

การเชื่อมโยงข้อมูลความเร็วสูงผ่านเลเซอร์

High Speed Laser Data Link



โดย

นายณัฐพล วลัยวิทย์

นายสฤษชัย สุทธิพนาวลัย

นายอภิพงษ์ อหันทริก



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ร.พ. ๘๖๓๔๓

๒๕๔๓

ปีการศึกษา ๒๕๔๓

เลขหน้.....

เลขทะเบียน..... 42170

วัน, เดือน, ปี 14 พ.ค. 2545

Box with labels .b..... and .i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

911205568

การเชื่อมโยงข้อมูลความเร็วสูงผ่านเลเซอร์

High Speed Laser Data Link

โดย

นายณัฐพล วลัยวิทย์ 41013011

นายสัณชัย สุตินาวลัย 41013033

นายอภิพงษ์ อหันทร 41013037

อาจารย์ที่ปรึกษา

ดร.สุทธิชัย นพนาถิพงษ์

อ.นภัทร สระเยี่ยม

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2543

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การเชื่อมโยงข้อมูลความเร็วสูงผ่านเลเซอร์

High Speed Laser Data Link

ผู้จัดทำ

1. นายณัฐพล วัลย์วิทย์ 41013011
2. นายศุภชัย สุทธิพนาวัดย์ 41013033
3. นายอภิพงษ์ อหันทริก 41013037



.....
(ดร. สุทธิชัย นพนาคิพงษ์)

อาจารย์ที่ปรึกษา



อาจารย์ที่ปรึกษา

.....
(อ. นภัทร สระเอี่ยม)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเชื่อมโยงข้อมูลความเร็วสูงผ่านเลเซอร์
High Speed Laser Data Link

โดย นายฉัฐพล วลัยวิทย์ 41013011
นายสัณชัย ฐิติพนาวลัย 41013033
นายอภิพงษ์ พิชัยจุมพล 41013037

อาจารย์ที่ปรึกษา ดร.สุทธิชัย นพนาถิพงษ์
อ.นภัทร สระเอี่ยม

บทคัดย่อ

ระบบการสื่อสารส่วนใหญในปัจจุบันนั้นเป็นการเชื่อมโยงระบบโดยข้อมูลทางดิจิทัลทั้งในแบบมีสายและไร้สาย เนื่องจากระบบข้อมูลทางดิจิทัลนั้นมีความผิดพลาดน้อยกว่าระบบแบบอนาล็อกมากจึงทำให้การสื่อสารข้อมูลดิจิทัล ถูกพัฒนาไปอย่างรวดเร็ว ดังเช่น บริการ ISDN, โทรศัพท์มือถือ, เทคโนโลยีดาวเทียม, ระบบโครงข่ายคอมพิวเตอร์ต่างๆ ฯลฯ

ในโครงการนี้เราจึงได้ทำการเสนอและพัฒนาระบบการสื่อสารข้อมูลดิจิทัลระหว่างเครื่องคอมพิวเตอร์กับเครื่องคอมพิวเตอร์ให้เป็นแบบไร้สายผ่านแสง โดยใช้การมอดูเลตสัญญาณดิจิทัลเป็นแบบพรีแควนซ์ชิปคีย์อิง อีกทั้งยังใช้เทคโนโลยีเลเซอร์มาทำการกำเนิดแสงอินฟราเรด เราจึงสามารถรับส่งข้อมูลทางดิจิทัลด้วยอัตราบิตเรทที่สูงกว่า 9600 bits/sec รวมถึงระยะทางที่มากกว่า 1 เมตร

Abstract

At present, the most of communication systems is linked by digital data, wire and wireless since it contains less mistakes than the analog systems. The digitally informative communication, such as ISDN services, mobile phones, satellite technology, computer network, etc. This project is aimed to presents and develop digitally information communication amongst computers, employ modulation digital signal to be Frequency shift keying and Laser to produce infrared light source. Digital data is then transferred with bit rate at more than 9600 bit/sec and distances at more than 1 metres.

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการหลักการพื้นฐานของการมอดูเลตชั้น	4
2.1 หลักการพื้นฐานของการมอดูเลตสัญญาณดิจิทัล	4
2.1.1 ปริมาณซิมป์ติคัล	4
2.2 เฟสล็อกกลุ๊ป	6
2.2.1 หลักการเฟสล็อกกลุ๊ป	6
2.2.2 คุณสมบัติของวงจรถ้าแอมพลิจูด	8
2.2.3 การใช้เฟสล็อกกลุ๊ปในการถ้าแอมพลิจูด	8
2.2.4 การดีมอดูเลตสัญญาณเอพอสเคด้วยเฟสล็อกกลุ๊ป	11
2.2.5 ทรานสเฟอร์ฟังก์ชันของกลุ๊ป	11
2.2.6 ข้อดีและข้อเสียของวงจรถ้าแอมพลิจูด	12
2.3 วงจรมิกซ์เจอร์และวงจรถ้าแอมพลิจูด	13
2.4 เทคนิคการสื่อสารข้อมูลดิจิทัลแบบอนุกรมโดยสังเขป	13
2.4.1 การส่งข้อมูลแบบอะซิงโครนัส	14
2.4.2 เปรียบเทียบประสิทธิภาพระหว่างการส่งข้อมูลแบบอะซิงโครนัส และแบบซิงโครนัส	16
2.6 อุปกรณ์เชื่อมต่อระหว่างคอมพิวเตอร์	17
2.5.1 RS-232C แบบใช้ DB-9	17
2.5.2 หน้าที่การทำงานของแต่ละขา	18
2.5.3 สัญญาณทางไฟฟ้า	18
2.5.4 การประยุกต์ใช้งาน RS-232C	19
2.5.5 RS-449,442A และ423A	20
2.5.6 จุดอ่อนของ EIA RS-232C	20
2.6 หลักการสื่อสารแบบฟูลดูเพล็กซ์ (Full Duplex) กับ ฮาร์ดฟูลดูเพล็กซ์	21
2.7 อุปกรณ์แสง	23
2.7.1 โครงสร้างการกำเนิดแสง	23
2.7.2 โครงสร้างและการทำงานของอุปกรณ์ปล่อยแสงของสารกึ่งตัวนำ	25
2.7.3 สารที่ใช้ในการสร้างอุปกรณ์ปล่อยแสง	28
2.7.4 โครงสร้างของอุปกรณ์ปล่อยแสง LD	29
2.7.5 โครงสร้างและการทำงานของอุปกรณ์รับแสง	31
2.7.6 สารของอุปกรณ์รับแสง	33
2.7.7 โครงสร้างของอุปกรณ์รับแสง	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.8 คุณสมบัติของอุปกรณ์รับแสง	35
2.8 วงจรกรองความถี่	37
2.9 วงจรขยายสัญญาณช่วงกว้าง	39
2.10 การตัดสินระดับลอจิกโดยใช้วงจรตัดสินระดับสัญญาณ	40
บทที่ 3 การคำนวณและการสร้าง	41
3.1 ออกแบบวงจรให้เป็นการรับส่งแบบทางเดียวผ่านสายโทรศัพท์	41
3.2 การออกแบบการเชื่อมต่อระหว่างคอมพิวเตอร์กับวงจรมอดูเลตและวงจรดีมอดูเลต	41
3.3 การนำสัญญาณดิจิทัลที่ได้จากคอมพิวเตอร์มาทำการมอดูเลตโดยใช้ IC เบอร์ NE564	42
3.4 การออกแบบวงจรดีมอดูเลตโดยใช้ IC เบอร์ NE564	47
3.5 วงจรขยายทรานซิสเตอร์	48
3.6 วงจรขับแสงเลเซอร์ไดโอด	49
3.7 ภาคจ่ายไฟ	50
3.8 ไฟล์ซอร์คการทำงานในโปรแกรมรับส่งข้อมูล	51
บทที่ 4 การทดลองและผลการทดลอง	55
4.1 การทดลองวงจร FSK มอดูเลตเตอร์และวงจร FSK ดีมอดูเลตเตอร์	55
4.1.1 ทำการปรับสัญญาณพาห้ที่ได้จากวงจรมอดูเลตเตอร์โดยการปรับค่าความต้านทาน ในที่นี้เราต้องการให้พาห้มีค่าประมาณ 15 MHz	55
4.1.2 ทำการปรับค่าความต้านทานเพื่อให้วงจรมอดูเลตเตอร์รับสัญญาณที่ความถี่ 15 MHz	55
4.1.3 ทำการวัดสัญญาณที่ เอาท์พุทเมื่อป้อนเครื่องกำเนิดบิทเข้ามายังอินพุท	55
4.1.4 ทำการทดสอบโดยส่งสัญญาณสี่เหลี่ยมที่ความถี่ 100 KHz – 2 MHz เข้าที่อินพุทของ วงจรมอดูเลตเตอร์พร้อมกับวัดสัญญาณที่จุดต่างๆ ที่ได้ทำการแสดงไว้ในรูป	56
4.2 ทำการต่อวงจรมอดูเลตเตอร์และดีมอดูเลตเตอร์เข้ากับคอมพิวเตอร์	59
บทที่ 5 บทวิจารณ์และบทสรุป	61

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 1.1 แผนภาพของระบบสื่อสาร	1
รูปที่ 1.2 บล็อกไดอะแกรมของภาคส่ง	2
รูปที่ 1.3 บล็อกไดอะแกรมของภาครับ	3
รูปที่ 2.1 การมอดูเลตสัญญาณดิจิทัลของ FSK	4
รูปที่ 2.2 พื้นฐานของ FSK	4
รูปที่ 2.3 สเปกตรัมทางความถี่ของ FSK	6
รูปที่ 2.4 แผนผังของเฟสล็อกกลูป	6
รูปที่ 2.5 แผนผังของหน่วยสังเคราะห์ความถี่	9
รูปที่ 2.6 คุณลักษณะในการเปลี่ยนความถี่เฟสล็อกกลูป	10
รูปที่ 2.7 วงจรเฟสล็อกกลูป	11
รูปที่ 2.8 รูปคลื่นแสดงอินพุต และ เอาท์พุทของวงจรมิติที่ทรานซิสเตอร์	13
รูปที่ 2.9 การส่งสัญญาณข้อมูลแบบอนุกรม	14
รูปที่ 2.10 การส่งสัญญาณข้อมูลดิจิทัลเป็นเฟรมโดยวิธีอะซิงโครนัส	15
รูปที่ 2.11 ตัวอย่างการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัสจากพอร์ตอนุกรมของเครื่อง PC	16
รูปที่ 2.12 การต่อนัดโมเด็ม	19
รูปที่ 2.13 หลักการสื่อสารแบบซิมเพล็กซ์ / ฮาล์ฟดูเพล็กซ์ / ฟูลดูเพล็กซ์	21
รูปที่ 2.14 วิธีการแบบ 2 สาย และ 4 สาย	22
รูปที่ 2.15 โครงสร้างและระดับพลังงานของอะตอม	23
รูปที่ 2.16 ระดับพลังงานในสารกึ่งตัวนำ	24
รูปที่ 2.17 ตัวอย่างการจัดอิเล็กตรอนและนิวเคลียสในสารกึ่งตัวนำ	25
รูปที่ 2.18 ระดับพลังงานในสารกึ่งตัวนำ	25
รูปที่ 2.19 หลักการของออสซิลเลเตอร์ของแสง	27
รูปที่ 2.20 การเกิดคลื่นนิ่งของแสง	27
รูปที่ 2.21 ความยาวคลื่นต่างๆ ของเลเซอร์	27
รูปที่ 2.22 ช่วงความยาวคลื่นแสงของไดโอดเปล่งแสง	28
รูปที่ 2.23 ความยาวคลื่นแสงที่ปล่อยออกมาของสารประกอบกึ่งตัวนำแต่ละชนิด	29
รูปที่ 2.24 โครงสร้างทั่วไปของ LD	30
รูปที่ 2.25 แสดงโครงสร้าง, ระดับพลังงานและลักษณะการเปลี่ยนแปลงค่าดัชนีหักเหของ LD	30
รูปที่ 2.26 บริเวณเขตปลอดพาหะ	32
รูปที่ 2.27 ความยาวคลื่นในการรับแสงของอุปกรณ์รับแสงแต่ละชนิด	33
รูปที่ 2.28 หลักการทำงานการรับแสงและระดับพลังงานของ PIN - PD	34
รูปที่ 2.29 หลักการทำงานการรับแสงและระดับพลังงานของ APD	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.30 แรงดันไฟฟ้าที่ป้อนให้และ Photo Current	36
รูปที่ 2.31 การกรองความถี่ในลักษณะสัญญาณต่างๆ กัน	38
รูปที่ 2.32 คุณลักษณะทางขนาดของวงจรความถี่ต่ำผ่านในทางอุดมคติ	39
รูปที่ 2.33 ขนาดของ Butterworth Function ของออร์เดอร์ต่างๆ	39
รูปที่ 2.34 ผลตอบสนองความถี่ของวงจรขยายสัญญาณช่วงกว้าง	40
รูปที่ 2.35 วงจรตัดลินระดับสัญญาณ	40
รูปที่ 3.1 บล็อกไดอะแกรมการสื่อสารข้อมูลคอมพิวเตอร์ผ่านแสงเลเซอร์	41
รูปที่ 3.2 บล็อกไดอะแกรมของระบบการรับส่งข้อมูลโดยยังไม่มีอุปกรณ์จับเลเซอร์	41
รูปที่ 3.3 ลักษณะการต่อ IC MAX232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์	42
รูปที่ 3.4 บล็อกไดอะแกรมการทำงานของ IC NE564 เมื่อนำมาต่อเป็นวงจรมอดูเลเตอร์	42
รูปที่ 3.5 วงจรสมมูลของวงจรจำกัดสัญญาณ	43
รูปที่ 3.6 วงจรสมมูลของวงจรเปรียบเทียบเฟส	43
รูปที่ 3.7 วงจรสมมูลของวงจร VCO	44
รูปที่ 3.8 แสดงค่าการเบี่ยงเบนของระดับ โวลต์แดงที่ขึ้นอยู่กับเฟสและกระแสการไบอัส	45
รูปที่ 3.9 กราฟแสดงความสัมพันธ์ของค่า C กับ f_0	46
รูปที่ 3.10 การนำ IC NE564 มาต่อเป็นวงจรมอดูเลเตอร์	46
รูปที่ 3.11 บล็อกไดอะแกรมการทำงานของ IC NE564 เมื่อออกแบบเป็นวงจรมอดูเลเตอร์	47
รูปที่ 3.12 การนำ IC NE564 มาต่อเป็นวงจรมอดูเลเตอร์	47
รูปที่ 3.13 การไบอัสวงจรมอดูเลเตอร์อิมพีแดนซ์	48
รูปที่ 3.14 การไบอัสวงจรมอดูเลเตอร์ไดโอด	49
รูปที่ 3.15 ภาควัดจ่ายไฟ	50
รูปที่ 3.16 โพลีชาร์ตการทำงานของโปรแกรมรับส่งข้อมูลระหว่างคอมพิวเตอร์	51
รูปที่ 3.17 โพลีชาร์ตของโปรแกรมรับส่งข้อมูลที่จุด 1	52
รูปที่ 3.18 โพลีชาร์ตของโปรแกรมรับส่งข้อมูลที่จุด 2	53
รูปที่ 3.19 โพลีชาร์ตของโปรแกรมรับส่งข้อมูลที่จุด 3	54
รูปที่ 4.1 การทดสอบวงจร FSK มอดูเลเตอร์และวงจร FSK ดิมอดูเลเตอร์	55
รูปที่ 4.2 แสดงสัญญาณพาห์ของวงจรมอดูเลเตอร์	55
รูปที่ 4.3 สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์ รูปล่าง สัญญาณทางเอาต์พุตของ วงจรมอดูเลเตอร์ โดยทำการทดสอบกับเครื่องกำเนิดคิพ	56
รูปที่ 4.4 รูปบนสัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์ รูปล่างสัญญาณทางเอาต์พุตของ วงจรมอดูเลเตอร์ โดยทำการทดสอบที่ 100 kHz	56
รูปที่ 4.5 รูปบนสัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์ รูปล่างสัญญาณทางเอาต์พุตของ วงจรมอดูเลเตอร์ โดยทำการทดสอบที่ 500 kHz	57
รูปที่ 4.6 รูปบนสัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์ รูปล่างสัญญาณทางเอาต์พุตของ	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.6 รูปบนสัญญาณทางเอาต์พุทของวงจรมอดูเลเตอร์ รูปล่างสัญญาณทางเอาต์พุทของ วงจรดีมอดูเลเตอร์ โดยทำการทดสอบที่ 1 MHz	57
รูปที่ 4.7 รูปบนสัญญาณทางเอาต์พุทของวงจรมอดูเลเตอร์ รูปล่างสัญญาณทางเอาต์พุทของ วงจรดีมอดูเลเตอร์ โดยทำการทดสอบที่ 1.5 MHz	58
รูปที่ 4.8 รูปบนสัญญาณทางเอาต์พุทของวงจรมอดูเลเตอร์ รูปล่างสัญญาณทางเอาต์พุทของ วงจรดีมอดูเลเตอร์ โดยทำการทดสอบที่ 2 MHz	58
รูปที่ 4.9 ลักษณะการต่อเพื่อทดสอบการรับส่งข้อมูลดิจิทัลโดยผ่านวงจรมอดูเลเตอร์และ วงจรดีมอดูเลเตอร์	59
รูปที่ 4.10 ค่าอัตราการผิดพลาดของข้อมูลในแต่ละบิต	60



สารบัญตาราง

	หน้า
ตารางที่ 2.1 การกำหนดค่า RS – 232 สำหรับคอนเน็กเตอร์อนุกรม 9 ขา	18
ตารางที่ 2.2 การเปรียบเทียบคุณสมบัติของอุปกรณ์รับแสง	37
ตารางที่ 4.1 ค่าอัตราการผิดพลาดของข้อมูล ในแต่ละบิต	60

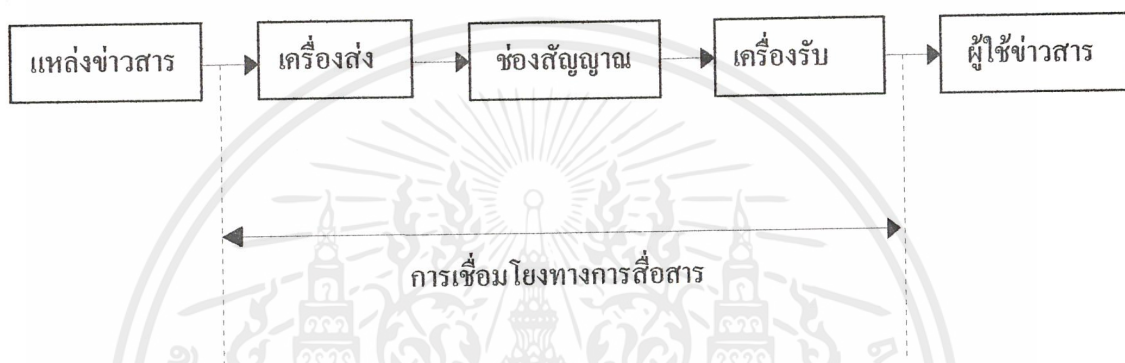


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

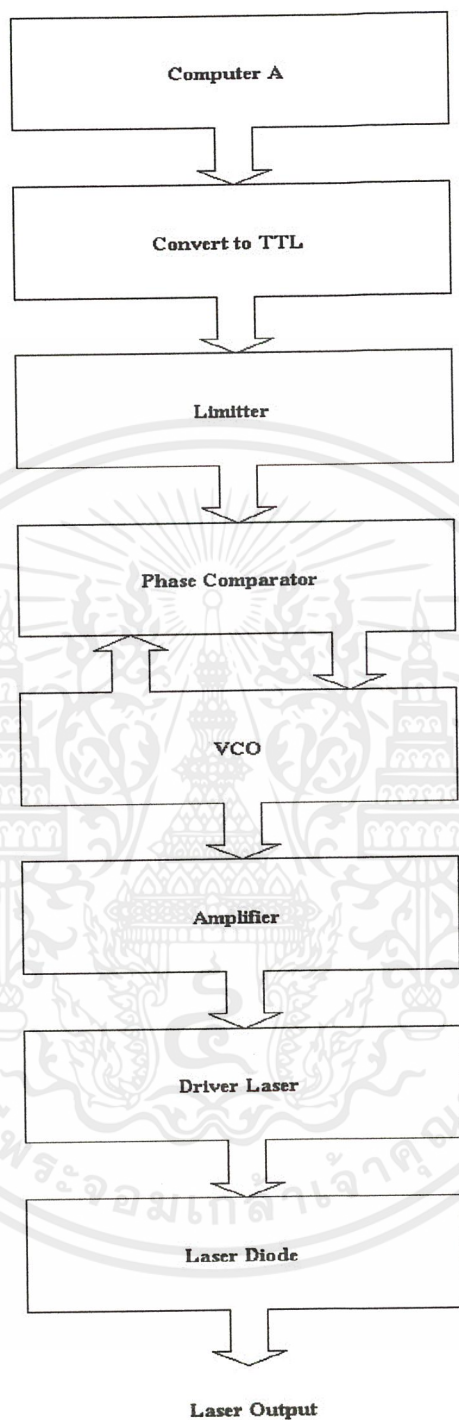
การสื่อสาร (Communication) หมายถึงการส่งข้อมูลที่มีความหมายในตัวจากแหล่งข้อมูลหนึ่ง ไปแหล่งข้อมูลหนึ่ง โดยผ่านตัวกลางเพื่อใช้เป็นทางนำข้อมูลจากเครื่องส่งไปยังเครื่องรับตัวกลางที่ใช้นำข้อมูลนี้มีชื่อเฉพาะว่า “ช่องสัญญาณ” (Channel) หรือ “ทรานสมิชชันลิงก์” (Transmission Link) แสดงหลักการสื่อสารด้วยบล็อกไดอะแกรมดังรูปที่ 1.1



รูปที่ 1.1 แผนภาพของระบบการสื่อสาร

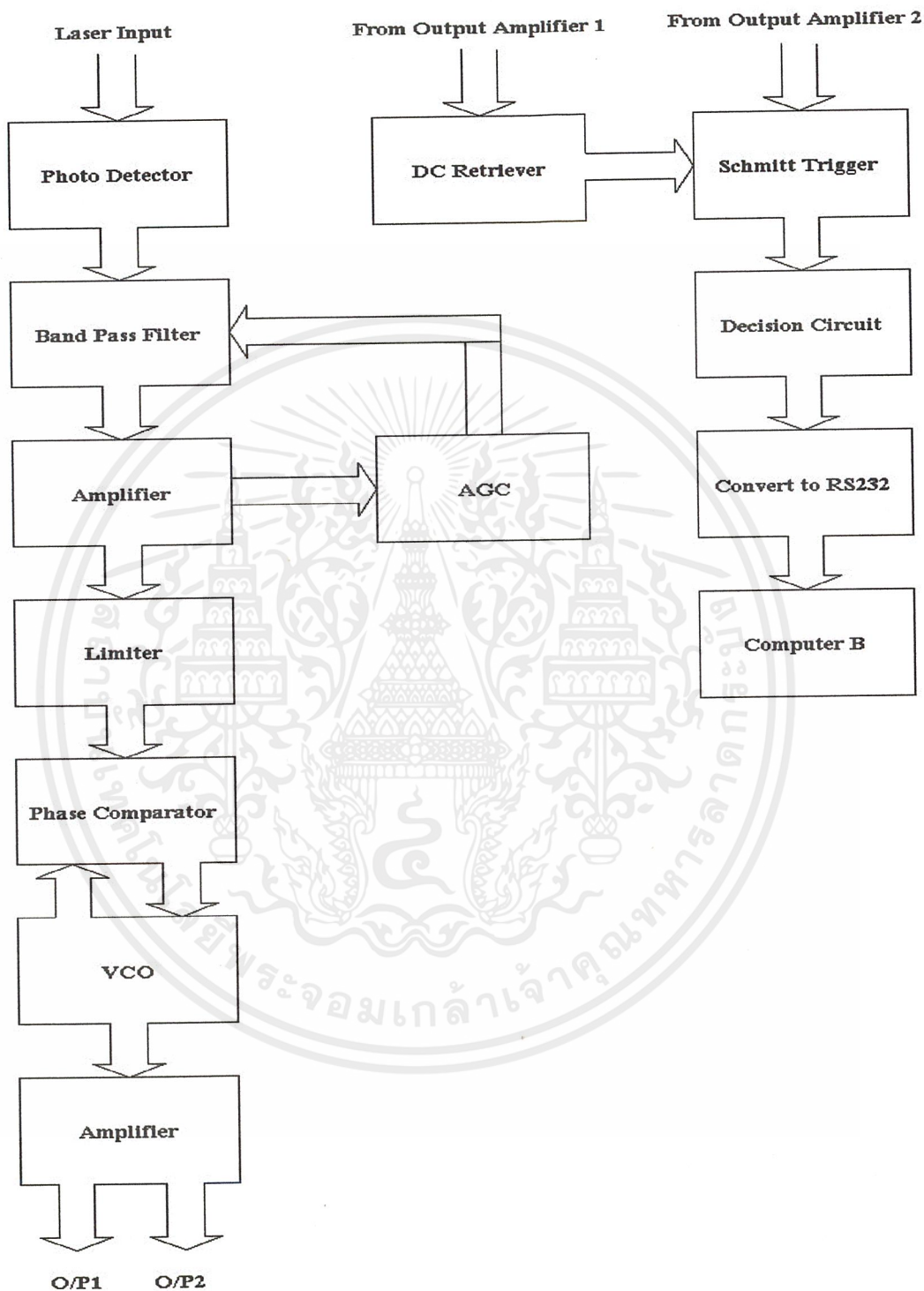
ในการส่งสัญญาณข้อมูลผ่านตัวกลางในทางปฏิบัตินั้น เราจะต้องมีวิธีการบางอย่างมาช่วย เช่น การอาศัยคลื่นที่มีความถี่สูงมาเป็นคลื่นพาห้ (Carrier) ช่วยนำข้อมูลนั้นผ่านบรรยากาศไปยังภาครับ กระบวนการฝากข้อมูลไปกับคลื่นพาห้ นี้เป็นกระบวนการที่รู้จักกันดีเรียกว่า “การมอดูเลตชัน (Modulation) โดยวงจรที่ทำหน้าที่นี้มีชื่อว่า “วงจรมอดูเลเตอร์” (Modulator) ย่อมเป็นที่แน่นอนว่าทางด้านเครื่องส่งมีกระบวนการฝากข้อมูลไปกับเครื่องพาห้แล้ว ทางด้านเครื่องรับก็ต้องมีกระบวนการในการแยกเอาข้อมูลออกจากคลื่นพาห้ เราเรียกว่า “การดีมอดูเลตชัน” ซึ่งในบางครั้งอาจเรียกว่า “การดีเทคชัน” (Detection) วงจรที่ทำหน้าที่นี้มีชื่อว่า “ดีมอดูเลเตอร์” (Demodulator) หรือในบางครั้งก็เรียกว่า “ดีเทคเตอร์” (Detector) ถ้ามอดูเลเตอร์กับดีมอดูเลเตอร์อยู่ร่วมกันแล้วมีชื่อเรียกเฉพาะว่า “โมเด็ม” ซึ่งได้มาจากอักษรนำของคำว่า Modulator และ Demodulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.2 บล็อกไดอะแกรมของภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3 บล็อกไดอะแกรมของภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

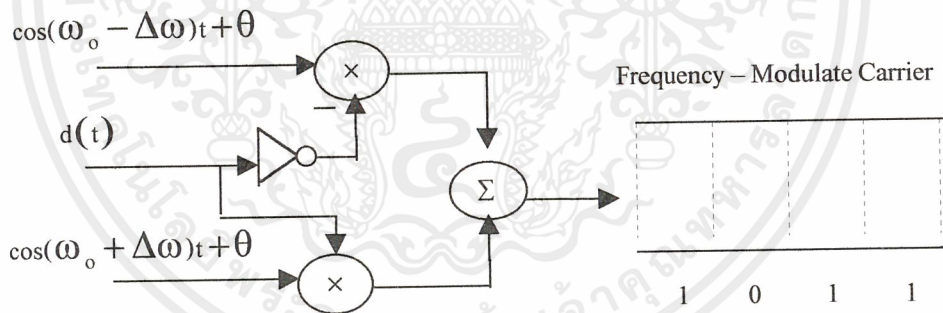
2.1 หลักการพื้นฐานของการมอดูเลตสัญญาณดิจิทัล

การส่งสัญญาณดิจิทัล โดยคลื่นวิทยุไมโครเวฟจำเป็นต้องเปลี่ยนสัญญาณดิจิทัลไปเป็นสัญญาณในย่านความถี่วิทยุเทคนิคในการมอดูเลตสัญญาณดิจิทัลนี้มี 3 แบบด้วยกันคือ

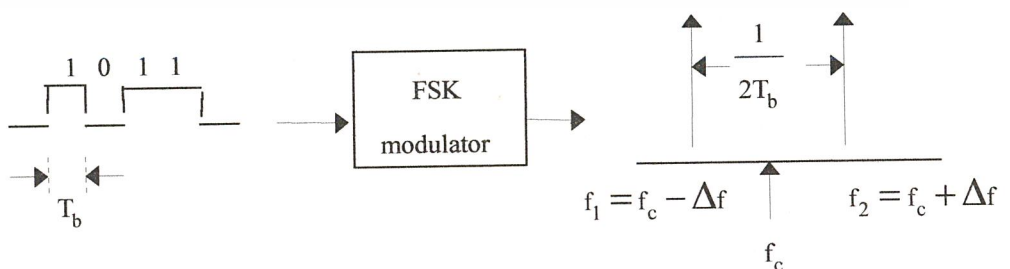
1. ฟรีแควนซีชิฟคีย์อิง (Frequency Shift Keying : FSK)
2. แอมพลิจูดชิฟคีย์อิง (Amplitude Shift Keying : ASK)
3. เฟสชิฟคีย์อิง (Phase Shift Keying : PSK)

2.1.1 ฟรีแควนซีชิฟคีย์อิง

ในที่นี้เราจะกล่าวถึงวิธีของฟรีแควนซีชิฟคีย์อิงเท่านั้น วิธีการของ ฟรีแควนซีชิฟคีย์อิงมอดูเลชัน เป็นการสร้างด้วยวิธีง่ายๆ ไม่ยุ่งยาก โดยจะผลิตความถี่พาห้ (Carrier) คือ $\omega_0 + \Delta\omega$ และ $\omega_0 - \Delta\omega$ โดยมีลอจิก 1 เป็นคลื่นพาห้ที่สูง และในทางตรงกันข้ามลอจิก 0 แสดงเป็นคลื่นพาห้ต่ำ มีวิธีการที่ไม่ยุ่งยากโดยการนำเอาสัญญาณดิจิทัลไปมอดูเลตกับคลื่นพาห้ เพื่อไปเปลี่ยนความถี่ ของคลื่นพาห้โดยจะมีขนาดของคลื่นพาห้คงที่ และมีผลต่างของสเปกตรัม (Spectrum) ของสัญญาณเล็กน้อย ดังรูปที่ 2.1 ด้วยเหตุนี้เอง FSK จึงเป็นที่นิยมใช้กันอย่างแพร่หลาย



รูปที่ 2.1 การมอดูเลตสัญญาณดิจิทัลของ FSK



รูปที่ 2.2 พื้นฐานของ FSK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุท (Output) ของ FSK ดังรูปที่ 2.2 เมื่ออินพุท (Input) เป็นสัญญาณดิจิทัลจากรูป ลอจิก 0 คือ ความถี่ f_1 และลอจิก 1 เป็นความถี่ f_2 ดังนั้นจะเกิดความถี่คาบเคลื่อน (Δf) จะหาได้ดังนี้

$$\Delta f = \frac{f_2 - f_1}{2} = \frac{1}{4T_b} \text{ Hz} \quad (2.1)$$

จากรูปที่ 2.2 สามารถหา f_1 และ f_2 ได้ดังนี้

$$f_1 = f_c - \Delta f = f_c - \frac{1}{4T_b} \quad (2.2)$$

และ

$$f_2 = f_c + \Delta f = f_c + \frac{1}{4T_b} \quad (2.3)$$

ใช้สมการ (2.2) และ (2.3) ทำให้สามารถจัดสมการของ FSK ได้ดังนี้

$$S_{fsk}(t) = A \cos[2(f_c \pm \Delta f)t] \quad (2.4)$$

หรือ

$$S_{fsk}(t) = A \cos(\pm 2\pi f_1) \cdot \cos(2\pi f_c t) - A \sin(\pm 2\pi f_1) \cdot \sin(2\pi f_c t) \quad (2.5)$$

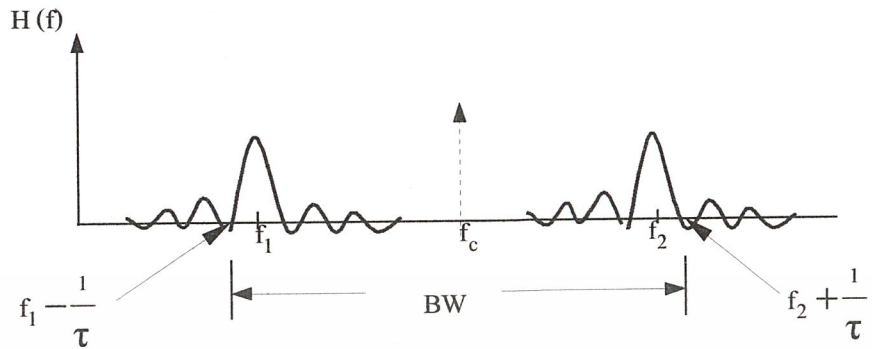
ใช้สมการ (2.1) สามารถจะจัดสมการ FSK ให้สัมพันธ์กับอัตราการส่งผ่านข้อมูล (Bit rate) ได้ดังนี้

$$S_{fsk}(t) = A \cos\left(\frac{\pm \pi t}{2T_b}\right) \cdot \cos(2\pi f_c t) - A \sin\left(\frac{\pm \pi t}{2T_b}\right) \cdot \sin(2\pi f_c t) \quad (2.6)$$

จากรูปที่ 2.2 FSK สามารถพิจารณาแล้วเกิดจาก 2 สัญญาณใดๆ คือ f_1 และ f_2 โดยมีสเปกตรัมทาง ความถี่ของคลื่นสัญญาณใดๆ และมีฟังก์ชันเป็น $\frac{\sin(x)}{x}$ สามารถแสดงสเปกตรัมของ FSK ได้ดังรูปที่ 2.3 แถบความถี่ของ FSK สามารถแสดงได้ดังสมการ

$$\begin{aligned} BW &= f_2 + \frac{2\pi}{\tau} - \left(f_1 - \frac{2\pi}{\tau} \right) \\ &= f_2 - f_1 + \frac{2}{\tau} \\ &= 2 \left(\Delta f + \frac{1}{\tau} \right) \end{aligned} \quad (2.7)$$

เมื่อ τ คือความกว้างของพัลส์



รูปที่ 2.3 สเปกตรัมทางความถี่ของ FSK

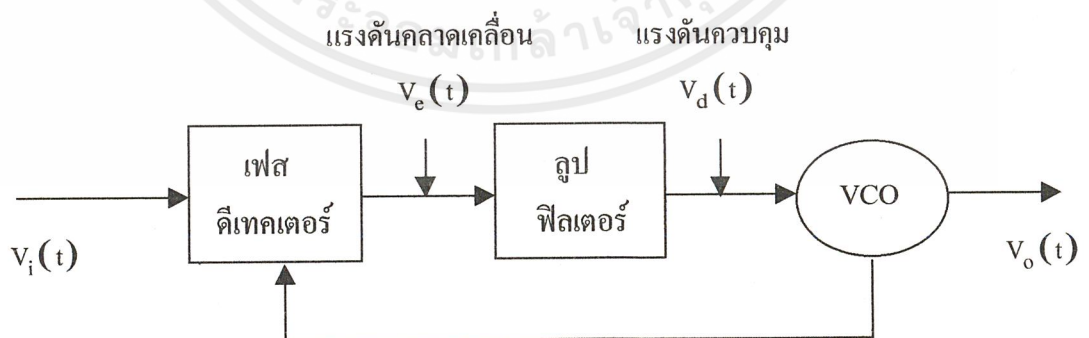
สำหรับกรณีของ FSK ความถี่ของคลื่นพาห้จะมี 2 ความถี่ เช่น ความถี่ f_1 สำหรับสัญญาณที่เป็น 1 และความถี่ f_2 สำหรับสัญญาณที่เป็น 0

$$S(t) = \begin{cases} A \cos(2\pi f_1 t) & \text{เมื่อสัญญาณเป็น 1} \\ A \cos(2\pi f_2 t) & \text{เมื่อสัญญาณเป็น 0} \end{cases}$$

2.2 เฟสล็อกลูป (Phase Lock Loop)

2.2.1 หลักการเฟสล็อกลูป (Phase Lock Loop)

เฟสล็อกลูปเป็นระบบป้อนกลับ ที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่ หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อกลูปประกอบด้วยภาคสำคัญ 3 ภาคหลักๆ คือ ภาคเทียบเฟสหรือเฟสดีเทคเตอร์ ภาคลูปฟิลเตอร์ และภาค VCO ดังรูปที่ 2.4



รูปที่ 2.4 แผนผังของเฟสล็อกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมติว่าสัญญาณความถี่อ้างอิงจากภายนอกเป็นสัญญาณที่เข้ามาทางค่านอินพุท ภาคเทียบเฟสทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจาก VCO เอาต์พุทที่ได้จากภาคเฟสดีเทกเตอร์จะเป็นแรงดันที่มีแอมพลิจูดเป็นสัดส่วนกับผลต่างในเฟสของสัญญาณทั้งสอง ที่ทำการเปรียบเทียบ แรงดันผลต่างนี้ป้อนไปให้วงจรรูปฟิลเตอร์ซึ่งเป็นฟิลเตอร์ชนิดกรองความถี่ต่ำผ่านเอาแต่เฉพาะความถี่ต่างๆ ที่ต้องการเพื่อส่งไปควบคุมการออสซิลเลเตอร์ของ VCO ต่อไป

เมื่อลูบอยู่ในสภาวะล็อก (Lock) ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณอินพุทพอดีอาจจะมีเฟสแตกต่างกันไปแต่ค่าเฟสที่แตกต่างนั้นจะมีค่าคงที่ (Constant Phase Difference) ในกรณีที่มีเฟสไม่ตรงกันภาคเฟสดีเทกเตอร์จะจ่ายแรงดันคลาดเคลื่อนไปควบคุมการทำงานของ VCO เพื่อให้เฟสคลาดเคลื่อนจนกว่าจะเข้าสู่สภาวะล็อกเอาต์พุทของ VCO จึงมีแอมพลิจูดคงที่เสมอ แต่ความถี่จะเปลี่ยนแปลงไปตามความถี่ของสัญญาณอินพุท

จากที่ได้กล่าวมาแล้ว เราอาจจะอธิบายการทำงานในลักษณะสมการทางไฟฟ้าได้อีกดังนี้ คือเมื่อมีสัญญาณเข้า ($V_i = 0$) แรงดัน V_d และ V_f (ที่ใช้ควบคุม VCO) จะเป็นศูนย์ VCO จะกำเนิดสัญญาณที่มีความถี่หนึ่งเรียกว่า ความถี่อิสระ (Free Running Frequency) f_{oo} เมื่อใส่สัญญาณเข้า V_i ที่วงจรรองความถี่ต่ำผ่านแรงดัน V_d ที่ใช้ควบคุม VCO จะยังคงเป็นศูนย์ และ VCO ยังคงทำงานที่ความถี่ f_{oo}

ถ้า f_{oo} ไม่ต่างจาก f_i มากนัก นั่นคือ $|f_i - f_{oo}| \leq \Delta f_p$ ($2\Delta f_p$ มีชื่อว่าช่วงดึงเข้า (Pull - In Range) สัญญาณ V_e จะมีลักษณะไม่สมมาตร กล่าวคือมีองค์ประกอบไปตรงไม่เท่ากับ 0 ดังนั้น V_d จะค่อยๆ เพิ่มค่าขึ้น และหลังจากช่วงเวลาหนึ่งเรียกว่า เวลาดึงเข้า (Pull - In Time) ความถี่ f_d ที่ค่อยๆ แปรไปยังค่า f_i จะมีต่างจาก f_i เพียง $|f_i - f_{oo}| = \Delta f_p$ ($2\Delta f_p$ มีชื่อว่าช่วงจับหรือ Capture Range) ถึงตอนนี้ f_o จะแปรเข้าสู่ค่า f_i อย่างรวดเร็วฉับพลันเรียกว่าเกิดการล็อก V_d ก็จะเปลี่ยนแปลงฉับพลันเช่นกัน ทั้งนี้สำหรับ VCO โดยทั่วไปความถี่ f_o เป็นปฏิภาคกับการบ่ยเบนจากความถี่อิสระ นั่นคือ

$$\omega_o - \omega_{oo} = K_o V_o K_d V_d$$

โดยที่ค่า K_o เรียกว่าความไวของ VCO มีหน่วยเป็น (rad/sec)/V การได้มาซึ่งการล็อกอาจใช้วิธีได้ดังนี้

(ก) ณ. ขณะหนึ่ง ความถี่ของ VCO ต่างจากความถี่เข้า f_i น้อยกว่า Δf_c จะเกิดการล็อกโดยฉับพลันเรียกว่า เกิดการจับ (Capture)

(ข) ณ. ขณะหนึ่ง ความถี่ของ VCO ต่างจากความถี่เข้า f_i มากกว่า Δf_c แต่น้อยกว่า Δf_p ความถี่ของ VCO จะค่อยเลื่อนเข้าหาความถี่ f_i เรียกว่า เกิดการดึงเข้า (Pull - In)

(ค) นอกช่วงดึงเข้าหรือในกรณีที่การดึงเข้าใช้เวลานานเกินไป อาจเพิ่มวงจรรองเพื่อควบคุมให้กับความถี่ของ VCO กว้างไปเพื่อเสาะหาความถี่ของสัญญาณ หรือถ้าเสียงรบกวนน้อย ก็อาจเพิ่มแถบความถี่ของวงจรรอง ซึ่งจะเพิ่มช่วงการจับและการดึงเข้า หรือเพิ่มเติมวงจรรองความถี่

เมื่อเกิดการล็อกแล้วถ้าความถี่สัญญาณแปรไป ความถี่ของ VCO จะแปรตามไปด้วยเรียกว่า เกิดการตามรอย (Tracking) ความถี่ของ VCO จะสามารถตามรอยความถี่ f_i ได้ตราบดีที่ $|f_i - f_{o0}| \leq \Delta f_H$ ($2 \Delta f_H$ มีชื่อว่าช่วงคงไว้หรือช่วงล็อก)

เราสามารถนำเฟสล็อกไปใช้สังเคราะห์ หรือผลิตความถี่ที่มีความเที่ยงตรงและเสถียรภาพเทียบเท่าสัญญาณอ้างอิงได้ วงจรนี้เรียกว่า วงจรสังเคราะห์ความถี่ ระบบสังเคราะห์ความถี่จะช่วยให้เราสามารถสังเคราะห์สัญญาณเอาท์พุท ให้มีความถี่ตามต้องการได้หลายความถี่โดยมีความเที่ยงตรงและเสถียรภาพสูงเทียบเท่ากับคริสตอลออสซิลเลเตอร์

2.2.2 คุณสมบัติของวงจรสังเคราะห์ความถี่

นอกจากวงจรสังเคราะห์ความถี่จะต้องมีคุณสมบัติเกี่ยวกับช่วงความถี่ (Frequency Range) ที่ต้องผลิตและเรโซลูชัน (Resolution) ระหว่างขั้นแล้ว คุณสมบัติอื่นๆ ของวงจรสังเคราะห์ความถี่ก็มีความสำคัญเช่นกัน

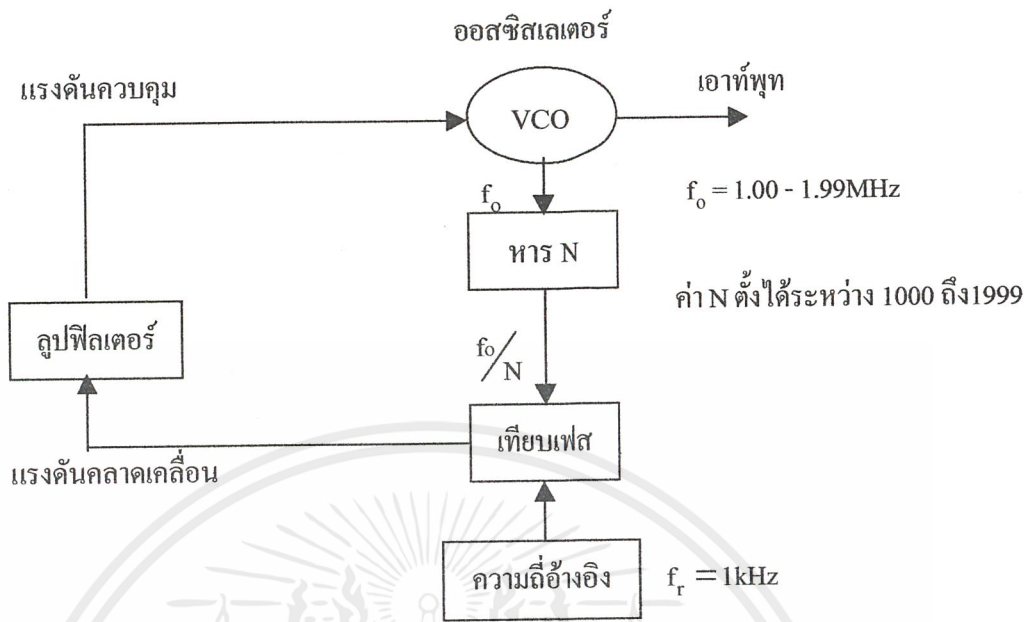
โดยปกติวงจรสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเพียงสัญญาณเดียวแต่เลือกความถี่ได้หลายค่าและมีความละเอียดของความถี่ขึ้นอยู่กับเรโซลูชันในกรณีที่เราเปลี่ยนความถี่จากค่าหนึ่งไปยังอีกค่าหนึ่ง วงจรสังเคราะห์ความถี่จะต้องเปลี่ยนตามได้เร็วทันทีกล่าวอีกอย่างหนึ่งคือ ล็อกความถี่ได้ในเวลาอันรวดเร็ว นั่นคือ ช่วงเวลาล็อก (Lock - Up Time) ต่ำ คุณสมบัติการล็อกความถี่ใหม่ได้รวดเร็วนั้นมีความจำเป็นอย่างยิ่ง

วงจรสังเคราะห์ความถี่ที่ดีจะต้องผลิตสัญญาณความถี่เดียวโดยปราศจากความถี่แปลกปลอมต่างๆ คุณสมบัตินี้เรียกว่า ความบริสุทธิ์ของสเปกตรัม (Spectrum Purity) นั่นคือความถี่ฮาร์มอนิกและสปีวเรียสต่างๆ จะต้องถูกกำจัดให้เหลือน้อยที่สุด นอกจากนี้รบกวนจากวงจรออสซิลเลเตอร์จะทำให้วงจรสังเคราะห์ความถี่ไม่บริสุทธิ์ ไม่ใช่เพียงความถี่เดียว ในช่วงใกล้เคียงกับความถี่ที่ต้องการ นอยส์ดังกล่าวเรียกว่า เฟส นอยส์ (Phase Noise)

ความเที่ยงตรง (Accuracy) และเสถียรภาพ (Stability) ทางความถี่ของวงจรสังเคราะห์ความถี่ขึ้นอยู่กับสัญญาณอ้างอิง โดยทั่วไปสัญญาณอ้างอิงมักจะเป็นวงจรออสซิลเลเตอร์ชนิดใช้แร่บังคับความถี่จะนั้น วงจรสังเคราะห์ความถี่จะมีเสถียรภาพ และความเที่ยงตรงเทียบเท่ากับคริสตอลออสซิลเลเตอร์

2.2.3 การใช้เฟสล็อกในการสังเคราะห์ความถี่

แม้ว่าระบบสังเคราะห์ความถี่จะมีการซับซ้อนเพียงใด เมื่อพิจารณาถึงลงไปแล้วจะพบว่าเฟสล็อกเป็นหัวใจในการสังเคราะห์ความถี่เสมอ รูปที่ 2.5 เป็นตัวอย่างระบบสังเคราะห์ความถี่อย่างง่าย ประกอบด้วย 5 ภาค คือ ภาค VCO เป็นออสซิลเลเตอร์ (Oscillation) กำเนิดสัญญาณเอาท์พุท ของระบบสังเคราะห์ความถี่ ภาคหารความถี่อ้างอิงคริสตอลออสซิลเลเตอร์หรือสัญญาณอื่นๆ (Reference Generator) ภาคเทียบเฟสและภาคฟิลเตอร์ซึ่งทำหน้าที่กรองเอาเฉพาะความถี่ต่ำไปใช้



รูปที่ 2.5 แผนผังของหน่วยสังเคราะห์ความถี่

1) ภาคเฟสดีเทคเตอร์

จากรูปจะเห็นว่าสัญญาณอินพุตของภาคเทียบเฟสมาจาก 2 แหล่งคือ

- จาก VCO มีความถี่เท่ากับ f/N
- จากสัญญาณอ้างอิงมีความถี่เท่ากับ f

เอาต์พุตที่ได้จากการเปรียบเทียบเฟสก็คือ ผลต่างระหว่างสัญญาณ f/N กับ f ซึ่งจะกรองเฉพาะความถี่ต่ำเท่านั้น เพื่อบังคับการออสซิลเลตของวงจร VCO ให้ทำการปรับแก้ความถี่ (หรือเฟส) ให้ตรงจนกว่าความถี่ของสัญญาณทั้งสองจะเท่ากันในสภาวะล็อกความถี่ของ VCO เมื่อผ่านวงจรหาร จะเท่ากับความถี่อ้างอิงนั่นคือ

$$f = N \times f_r \tag{2.8}$$

ภาคออสซิลเลเตอร์แบบควบคุมความถี่ด้วยระบบแรงดัน (VCO)

วงจร VCO นับว่ามีความสำคัญมากในระบบเฟสล็อกลูป เพราะจะเป็นตัวกำหนดเสถียรภาพเชิงความถี่ จะมีคุณสมบัติต่อไปนี้คือ

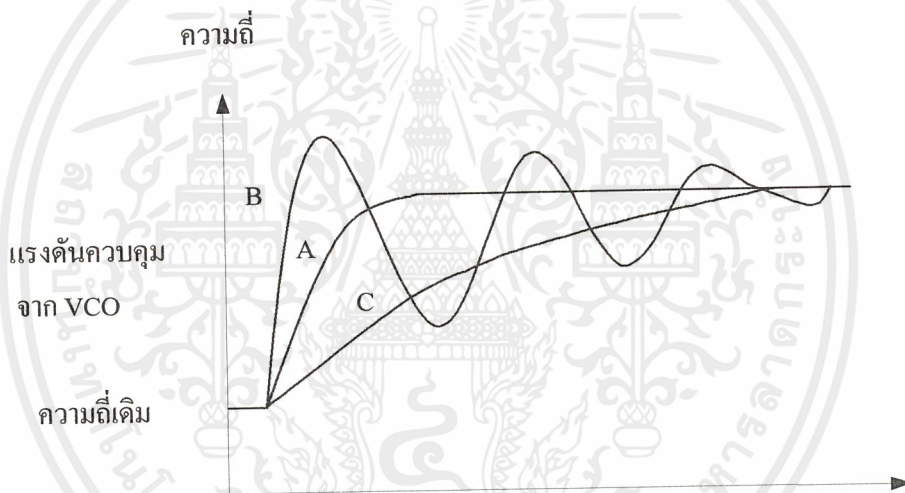
- การแปลงแรงดันเป็นความถี่มีลักษณะเป็นเชิงเส้น
- มีเสถียรภาพเชิงความถี่
- ทำงานได้ที่ความถี่สูง
- ช่วงตามรอยกว้าง
- ปรับเครื่องได้ง่าย

คุณสมบัติอาจจะขัดแย้งกันเองอยู่บ้าง เช่น มีเสถียรภาพในความถี่ อาจขัดแย้งกับข้ออื่นในกรณีนี้จะต้องออมชอม และเลือกชนิดของ VCO แล้วแต่ว่าต้องการจะเน้นคุณสมบัติใด

3) ภาคลูปฟิลเตอร์

เป็นวงจรฟิลเตอร์ชนิดกรองความถี่ต่ำผ่าน ทำหน้าที่เฉพาะสัญญาณความถี่ต่ำมาควบคุมความถี่ของ VCO และในที่นี้เราใช้ลูปฟิลเตอร์ประเภทพาสซีฟ ลูปฟิลเตอร์นี้เป็นตัวกำหนดคุณสมบัติการเปลี่ยนความถี่ก่อนเข้าสู่สถานะล็อกที่เรียกว่า คุณสมบัติชั่วคราว

ถ้าเลือกอัตราขยายลูปและค่าคงตัวของลูปไม่เหมาะสม ความถี่ของเฟสล็อกลูปจะไม่ล็อกและเปลี่ยนไปเปลี่ยนมา ดังนั้น ค่าคงตัวของลูปฟิลเตอร์จะต้องไม่มากเกินไป เพื่อว่าทุกครั้งที่เปลี่ยนความถี่เฟสล็อกลูปจะล็อกได้เร็วโดยไม่มีการสะดุด หรือใช้เวลาเปลี่ยนความถี่อย่างรวดเร็ว แต่ค่าคงตัวเวลาก็ไม่ควรจะน้อยเกินไปจนกระทั่งความถี่สั่นหรือไม่นิ่ง



รูปที่ 2.6 คุณสมบัติขณะในการเปลี่ยนความถี่เฟสล็อกลูป

รูปที่ 2.6 ซึ่งแสดงการเปลี่ยนความถี่ของ VCO จะเห็นว่าเส้นทางการเปลี่ยนแปลงแรงดันมี 3 เส้นทาง เส้นทาง A เป็นเส้นทาง Critically damped ใช้เวลาในการเปลี่ยนสู่ความถี่ใหม่ น้อยที่สุด เส้นทาง B เรียกว่าเส้นทาง Underdamped มีการสะดุด เนื่องจากโอเวอร์ชูต เส้นทาง C เป็นเส้นทาง Overdamped ไม่มีโอเวอร์ชูต แต่เวลาที่ใช้ในการเข้าสู่ความถี่ใหม่จะช้า เส้นทาง A เป็นเส้นทางที่ดีที่สุดในการออกแบบค่าคงตัวของลูปฟิลเตอร์ เพราะใช้เวลาเปลี่ยนความถี่เร็วและไม่มีโอเวอร์ชูต

4) ภาคหาร N

ภาคหาร N เวลาที่ใช้ในการล็อกความถี่เมื่อ มีค่าน้อยสุดจะไม่เท่ากับเมื่อ มี ค่ามากที่สุด วงจรหารเกิดจากวงจรนับเลขฐานสิบ หลายชุดๆ มาต่อร่วมกับเกตต่างๆ เพื่อให้สามารถเลือกสั่งให้วงจรนับทำหน้าที่หาร

ความถี่ได้ตามตัวเลขที่ตั้งไว้วงจรหาร N นี้เป็นตัวรับคำสั่งเกี่ยวกับความถี่ไปควบคุม VCO เพื่อให้กำเนิดสัญญาณตามที่ต้องการตัว N จะเป็นตัวที่กำหนดย่านความถี่และจำนวนของความถี่

ลักษณะการป้อนข้อมูล N ให้กับวงจรหาร N แบบขนาน คือข้อมูลแต่ละบิตจะป้อนเข้าพร้อมๆ กัน ส่วนลักษณะการป้อนข้อมูล N ให้กับวงจรหาร N แบบอนุกรมแต่ละบิตจะป้อนเข้าไม่พร้อมกัน วงจรหารประเภทนี้มีความซับซ้อนมากกว่า เพราะต้องมีสัญญาณนาฬิกา มีวงจรแลตช์ ในการป้อนข้อมูลวงจรหาร N ประเภทนี้จะควบคุมการทำงานด้วยไมโครคอมพิวเตอร์

ปัญหาสำคัญของซินทีไซเซอร์ (Synthesizer) อีกอย่างหนึ่งก็คือ วงจรหาร N ไม่สามารถทำงานที่ความถี่สูงกว่า 25 MHz ได้ ฉะนั้นเราจึงต้องหาทางลดทอนความถี่ที่ป้อนแก่วงจรหาร N ลง เพื่อให้ลอจิกของวงจรหาร N ทำงานได้ วิธีต่างๆ ที่นิยมใช้ได้แก่ใช้ความถี่จากออสซิลเลเตอร์พิเศษ (บางครั้งเรียกว่าออสซิลเลเตอร์ PLL) มา믹ซ์กับ VCO ให้ความถี่ลดลงก่อนที่จะป้อนให้แก่วงจรหาร

5) ภาคกำเนิดความถี่อ้างอิง

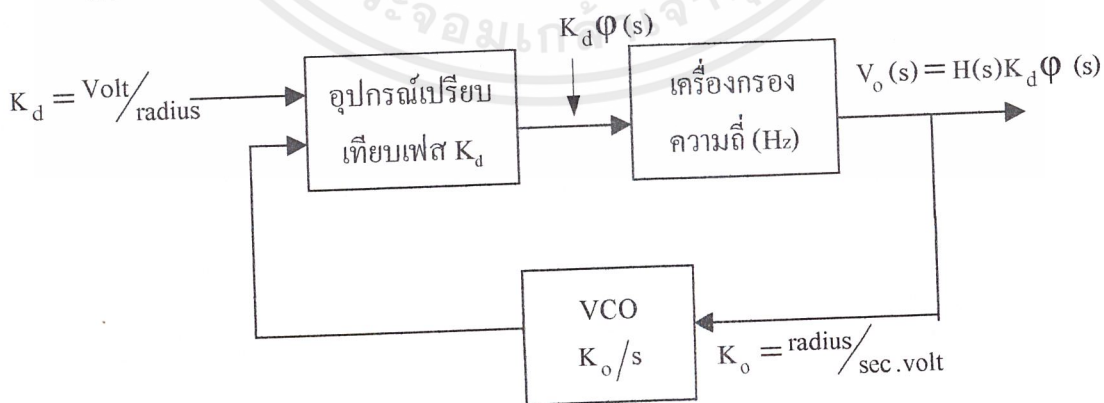
ภาคกำเนิดความถี่อ้างอิงนิยมใช้คริสตอลออสซิลเลเตอร์ ความถี่ออสซิลเลเตอร์อ้างอิงนี้ เป็นตัวกำหนดระโชลูชั่นและเสถียรภาพของความถี่อ้างอิงที่ดี จึงทำให้สามารถสังเคราะห์ความถี่ที่มีเสถียรภาพดีด้วย

2.2.4 การตีมอดูเลตสัญญาณเอฟเอสเคด้วยเฟสล็อกลูป

เฟสล็อกลูปเป็นระบบป้อนกลับ (Feedback System) ซึ่งประกอบด้วยเครื่องกำเนิดสัญญาณที่มีความถี่เปลี่ยนแปลงตามระดับแรงดันขาเข้า และอุปกรณ์เปรียบเทียบเฟส สัญญาณเข้าจะเปรียบเทียบเฟสกับสัญญาณอ้างอิงที่กำเนิดจาก VCO อุปกรณ์เปรียบเทียบเฟสจะให้แรงดันขาออกที่มีระดับขึ้นกับความแตกต่างระหว่างเฟสของสัญญาณเข้าทั้งสอง เมื่อผ่านเครื่องกรองความถี่ต่ำผ่านสัญญาณออกบางส่วนจะถูกป้อนกลับเพื่อควบคุมการกำเนิดความถี่ของ VCO จนกระทั่งความถี่ของทั้งสองสัญญาณเท่ากันแรงดันที่ป้อนกลับจะคงที่และทำให้ความถี่ทั้งสองเกาะกันไป โดยมีเฟสต่างกันที่ ค่าคงที่ความถี่กลาง

2.2.5 ทรานสเฟอร์ฟังก์ชันของลูป (Loop Transfer Function)

สมมติให้เป็นกรณีที่ขั้วออกของลูปอยู่ที่ขั้วออกของเครื่องกรองความถี่



รูปที่ 2.7 วงจรเฟสล็อกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.7 ได้แทนคุณลักษณะของส่วนประกอบต่างๆ ในรูปที่ 2.7 ด้วยทรานสเฟอร์ฟังก์ชันของแต่ละหน่วย ดังนั้นความสัมพันธ์ระหว่างสัญญาณขาเข้าและขาออกเป็นดังนี้

$$\frac{V_o(s)}{\varphi(s)} = \frac{K_o K_t(s)}{s + K_o K_d K_t(s)} \quad (2.15)$$

จากสมการ (2.15) ออเคอร์ของเฟสล็อกถูบจะขึ้นอยู่กับออเคอร์ของเครื่องกรองความถี่ ดังนั้นเสถียรภาพ (Stability) ของลูบจะขึ้นอยู่กับการศึกษาเลือกใช้ลักษณะสมบัติของเครื่องกรองความถี่ที่เครื่องกรองความถี่เป็น First Order ซึ่งเขียนในรูปทั่วไปได้ดังนี้

$$K_t(s) = 1 + \frac{\alpha}{s} \quad (2.16)$$

จะได้ทรานสเฟอร์ฟังก์ชันของระบบที่เป็น Second - Order PLL ดังนี้

$$\frac{V_o(s)}{\varphi(s)} = \frac{K_d(s + \alpha)}{s^2 + K_d K_o s + K_d K_o \alpha} \quad (2.17)$$

และเขียนเป็นรูปแบบทั่วไป ตามหลักระบบควบคุม ได้ดังนี้

$$\frac{V_o(s)}{\varphi(s)} = \frac{2\zeta\omega_n + \omega_n^2 s}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (2.18)$$

ในที่นี้ ζ คือ Damping Factor และ ω_n คือ ความถี่ธรรมชาติ (Natural Frequency)

2.2.6 ข้อดีและข้อเสียของวงจรเฟสล็อกถูบ

วงจรเฟสล็อกถูบมีข้อดีหลายประการสำหรับการใช้งานบางอย่าง ซึ่งไม่มีวงจรอื่นที่จะเทียบเท่าอย่างใดก็ตามในการใช้งานบางอย่างนั้นก็อาจใช้วงจรกรองแบบ LC หรือ RC แทนได้ ข้อดีของวงจรเฟสล็อกถูบเมื่อเทียบกับวงจรกรองแบบ RC ได้แก่

- 1) ทำงานได้ดีที่ความถี่สูง สามารถทำงานได้ที่ความถี่สูงกว่า 100 MHz ส่วนวงจรกรองความถี่แบบนี้ทำได้แค่ความถี่ประมาณ 100 MHz
- 2) อำนาจการเลือกสรร (Selectivity) และความถี่กลางไม่ขึ้นต่อกัน กล่าวคือความถี่กลางกำหนดโดยความถี่อิสระของ VCO ส่วนอำนาจการเลือกสรรขึ้นอยู่กับลักษณะของวงจรต่ำผ่านจึงไม่มีปัญหาการเรียงคลื่น (Alignment)
- 3) องค์ประกอบภายนอกวงจรประมวลมีน้อยและปรับคลื่นได้ง่าย โดยทั่วไปความถี่อิสระของ VCO กำหนดโดย C ตัวเดียว หรือ C กับ R ซึ่งจะปรับคลื่นได้ตั้งแต่ค่าต่ำกว่า 10 kHz ถึง 100 MHz องค์กรใดวงจรเฟสล็อกถูบก็มีข้อเสียเช่นกัน
- 4) ไม่ให้ข้อมูลเกี่ยวกับช่วงสูง วงจรเฟสล็อกถูบสนองตอบต่อความถี่เท่านั้น ตรวจจับที่สัญญาณเข้า มีขนาดใหญ่ว่าจะทำให้เกิดการล็อกถูบ วงจรจะไม่ตอบสนองต่อช่วงสูงของสัญญาณเข้า
- 5) สมองตอบสนองฮาร์มอนิก หรือฮาร์มอนิกย่อยของสัญญาณเข้า ทำให้การจับสัญญาณแทรกแซงมีความถี่เป็นอัตราส่วนจำนวนเต็มกับสัญญาณ ไม่สู้ได้ผลนัก

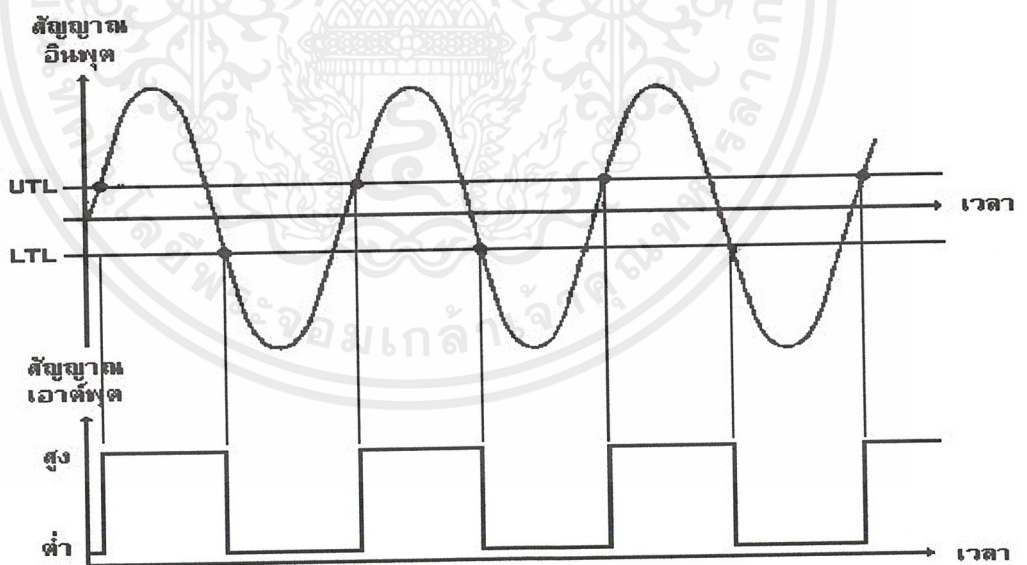
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6) ขาดเทคนิคการสังเคราะห์ เนื่องจากลักษณะการจับของวงจรมัลติเพล็กซ์เป็นแบบไม่เชิงเส้น เทคนิคการสังเคราะห์ให้ได้วงจรที่มีลักษณะเชิงความถี่ตามข้อกำหนดจึงเป็นเรื่องที่ยากมาก

2.3 วงจรชmitt์ทริกเกอร์ (Schmitt Trigger) และวงจรกำเนิดสัญญาณดิจิทัล

วงจรชmitt์ทริกเกอร์ เป็นวงจรที่มีการทำงานคล้ายกับวงจรมัลติไวยเบรเตอร์ โดยมากเราใช้วงจรชmitt์ทริกเกอร์ เป็นวงจรที่เปลี่ยนแปลงรูปคลื่น ลักษณะที่คล้ายกับวงจรมัลติไวยเบรเตอร์ ก็คือมีเอาต์พุต ที่มีสถานะตรงข้ามกัน 2 สถานะ รวมทั้งต้องมีสัญญาณทริกด้วย แต่สัญญาณทริกไม่ได้อยู่ในรูปของพัลส์ สี่เหลี่ยม แต่จะเป็นกระแสหรือแรงดัน ไฟสลับที่เปลี่ยนแปลงอย่างช้าๆ วงจรชmitt์ทริกเกอร์ ทำงานด้วยระดับของสัญญาณทริก ซึ่งมีอยู่ 2 ระดับ คือระดับทริกต่ำ (Lower Trigger Level - LTL) และระดับทริกสูง (Upper Trigger Level - UTL) อินพุตของวงจรชmitt์ทริกเกอร์ จะเป็นสัญญาณที่มีการเปลี่ยนแปลงอย่างช้าๆ เช่น คลื่นรูปไซน์ และให้เอาต์พุต เป็นสัญญาณดิจิทัล (ลอจิก 1 และ 0)

ในรูปที่ 2.8 แสดงรูปคลื่นอินพุต เอาต์พุตของวงจรชmitt์ทริกเกอร์ จะสังเกตว่าความถี่ของสัญญาณเอาต์พุต ยังคงเท่ากับความถี่ของสัญญาณอินพุต จากลักษณะนี้เองที่เรานำมาประยุกต์ใช้งานได้ เช่น เปลี่ยนระดับแรงดันไฟฟ้า 50 Hz เป็นสัญญาณนาฬิกาความถี่ 50 Hz หรือเป็นตัวตรวจจับ โดยให้สัญญาณเอาต์พุต ออกมา เมื่อระดับแรงดันทางอินพุตสูงกว่าระดับที่ตั้งไว้ (ระดับทริกสูง)



รูปที่ 2.8 รูปคลื่นแสดงอินพุต และ เอาต์พุตของวงจรชmitt์ทริกเกอร์

2.4 เทคนิคการสื่อสารข้อมูลดิจิทัลแบบอนุกรมโดยสังเขป

ในการสื่อสารข้อมูลโดยผ่านสายสื่อสารแบบอนุกรมนี้มีลักษณะเด่นๆ อยู่ 3 ประการ คือ

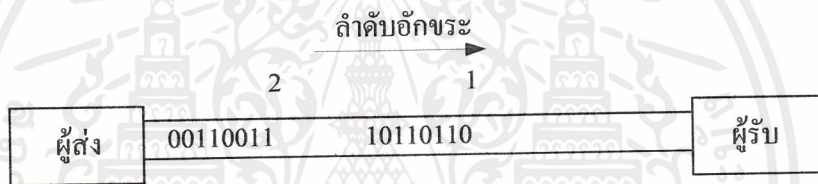
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) ลักษณะการส่งบิตแบบอนุกรม จะส่งแบบหนึ่งต่อหนึ่งเรียงลำดับกันไป ดังนั้นการส่งข้อมูล (หรือบิต)แบบอนุกรมจึงเป็นการส่งข้อมูลที่ละ 1 บิตต่อครั้งผ่านทางสายการสื่อสาร

2) การส่งข้อมูลแบบอนุกรมเป็นการส่งข้อมูลที่ละ 1 บิต ความผิดพลาดจึงเป็นไปได้้น้อยมาก จึงเหมาะสำหรับการส่งข้อมูลในระยะทางไกลๆ เช่น จากไมโครคอมพิวเตอร์ไปยังเทอร์มินัลที่อยู่คนละชั้น หรือคนละอาคารหรือไกลกว่านั้น

3) การเข้าจังหวะ (ซิงโครไนส์) แบบอนุกรมข้อมูลจะถูกส่งทีละ 1 บิต เรียงลำดับกันไป ลำดับของการส่งและการรับข้อมูลจะต้องตรงกัน นั่นคือผู้ส่งและผู้รับจะต้องส่งและรับข้อมูลด้วยความถี่เดียวกัน และด้วยอัตราเร็วเท่ากัน เราเรียกว่า “ การเข้าจังหวะบิต “ เทคนิคในการทำให้ลำดับของบิตทั้ง 2 ด้านตรงกัน คือการใช้สัญญาณนาฬิกา (Clock) กำหนดจังหวะของเวลาบิตเริ่มต้นและบิตจบ หรือทั้งอักขระให้พร้อมกันทั้งด้านผู้ส่งและผู้รับ

การเข้าจังหวะอักขระ (Character Synchronization) ในการส่งข้อมูลแบบอนุกรมนั้นผู้รับจะต้องจัดลำดับของบิตที่รับมารวมเป็นตัวอักขระ จะต้องถูกต้อง



รูปที่ 2.9 การส่งสัญญาณข้อมูลแบบอนุกรม

2.4.1 การส่งข้อมูลแบบอะซิงโครไนส์

ในการส่งข้อมูลดิจิทัลแบบอะซิงโครไนส์ กลุ่มของบิตจำนวน หรือ 8 บิต(รหัสแอสกี) จะแทนตัวอักขระที่ถูกส่งไปเป็นเฟรม (Frame) บางครั้งเรียกว่า “Start / Stop“

การส่งข้อมูลจะส่งทีละอักขระโดยที่ช่วงเวลาระหว่างอักขระจะเป็นเท่าไรก็ได้ ดังนั้นตัวเครื่องรับจะต้องตรวจสอบว่า บิตใดเป็นบิตเริ่มต้นของอักขระและบิตใดเป็นบิตสุดท้ายของอักขระ

ในการส่งอักขระแต่ละตัวจะประกอบด้วยบิตเริ่มต้น (1 บิต) + ข้อมูล (8 หรือ 7 บิต) + 1 พาริตีบิต (แต่อาจจะไม่มีก็ได้) + บิตจบ (1 บิต) รวมเป็น 10 บิต คิดเป็น 1 เฟรม

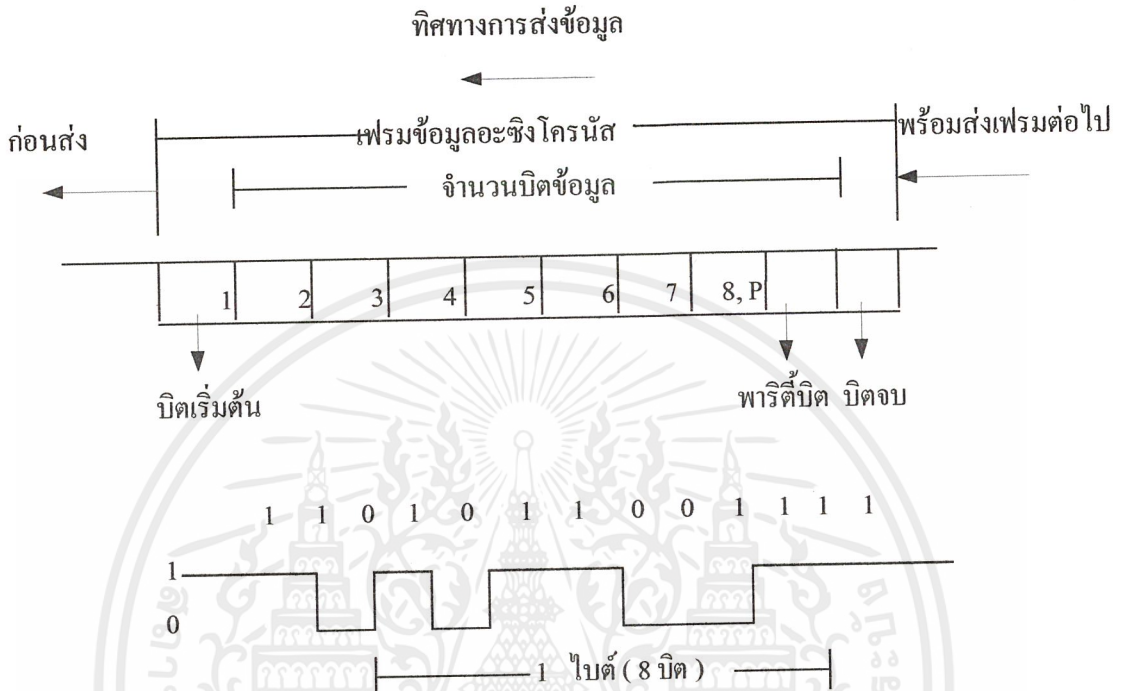
1) ขั้นตอนการส่งข้อมูล

ขั้นตอนของการส่งข้อมูลดิจิทัลโดยวิธีแบบอะซิงโครไนส์มีดังนี้

- ก่อนจะเริ่มทำการส่งข้อมูล สัญญาณจะมีค่าเป็น “1” ตลอดเวลา

- เมื่อเริ่มส่งข้อมูลสัญญาณของบิตแรกจะเปลี่ยนเป็น “0” นั่นคือบิตเริ่มต้น เครื่องรับจะเริ่มสัญญาณนาฬิกาของตัวเอง เมื่อเวลาผ่านไป 1/2 บิต ถ้าสัญญาณยังคงเป็น “0” ต่อไปอีก 1/2 บิตต่อมาก็จะเป็นสัญญาณ

เริ่มของสัญญาณข้อมูล แต่ถ้าสัญญาณกลับไปเป็น “1” อีก ก็แสดงว่าเกิดความผิดพลาดอันเกิดจากสัญญาณรบกวนในสายส่งและยังไม่มีสัญญาณข้อมูลใดๆ ส่งมายังปลายทาง



รูปที่ 2.10 การส่งสัญญาณข้อมูลดิจิทัลเป็นเฟรมโดยวิธี อะซิงโครนัส

- เมื่อเริ่มส่งข้อมูลสัญญาณของบิตแรกจะเปลี่ยนเป็น “0” นั่นคือบิตเริ่มต้น เครื่องรับจะเริ่มสัญญาณนาฬิกาของตัวเอง เมื่อเวลาผ่านไป 1/2 บิต ถ้าสัญญาณยังคงเป็น “0” ต่อไป อีก 1/2 บิตต่อมาก็จะเป็นสัญญาณเริ่มของสัญญาณข้อมูล แต่ถ้าสัญญาณกลับไปเป็น “1” อีก ก็แสดงว่าเกิดความผิดพลาดอันเกิดจากสัญญาณรบกวนในสายส่งและยังไม่มีสัญญาณข้อมูลใดๆ ส่งมายังปลายทาง

- หลังจากได้เริ่มบิตเริ่มต้นแล้ว ผู้ส่งจะเริ่มส่งรหัสบิตของอักขระ อาจจะเป็น 5 บิต หรือ 8 บิต หรือ 7 บิต แล้วตามด้วยพาริตีบิต (อาจจะใช้หรือไม่ใช้ก็ได้) ตามรูปที่ 2.10 เป็นการส่งข้อมูลสัญญาณขนาด 8 บิต สำหรับ 1 อักขระ โดยเป็นสัญญาณข้อมูล 7 บิต บิตที่ 8 เป็นพาริตีบิต (Odd) จากนั้นสัญญาณจะเป็น “1” ไปอีก 1 บิต ซึ่งถือว่าเป็นบิตจบ สัญญาณจะเป็น “1” ต่อไปเรื่อยๆ จนกว่าจะเริ่มมีการส่งสัญญาณข้อมูลในเฟรมต่อไป

การส่งสัญญาณข้อมูลแบบอะซิงโครนัสมีกันใช้อย่างกว้างขวาง เพราะเทคนิคการส่งข้อมูลแบบนี้ไม่ยาก รวมทั้งสายส่งสัญญาณก็มีราคาถูก ส่วนใหญ่ใช้ในการส่ง-รับข้อมูลกันระหว่างเครื่องคอมพิวเตอร์

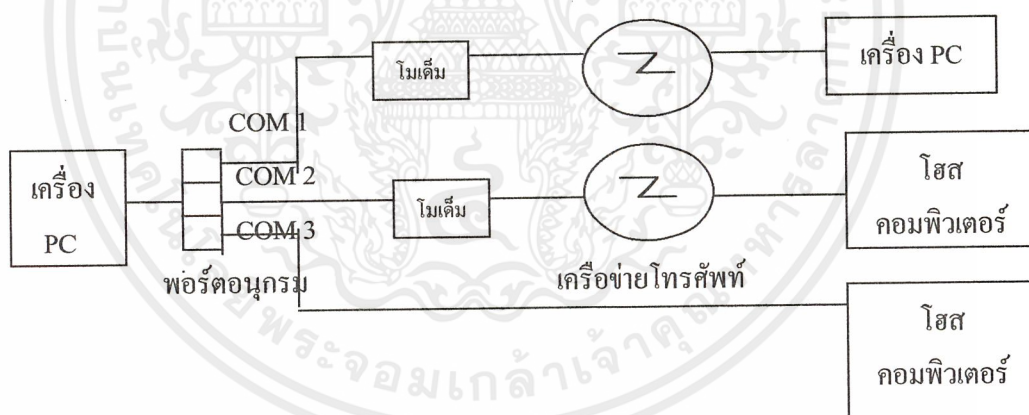
บุคคล (Personal Computer) กับศูนย์บริการข้อมูลที่อยู่ไกลออกไป เช่น โฮสคอมพิวเตอร์ของตลาดหลักทรัพย์ หรือระบบธนาคาร

เนื่องจากการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัสมีความเร็วในการส่งข้อมูลต่ำ จึงมักใช้ กับเทอร์มินัลที่ไม่มีบัฟเฟอร์ นอกจากนั้นเวลาประมาณ 20 % ของการส่งอักขระแต่ละตัวสูญเสียไปกับบิตเริ่มต้น บิตจบและพาริตีบิต

2) การตรวจสอบความผิดพลาด

การตรวจสอบความผิดพลาดของข้อมูลในการสื่อสารแบบข้อมูลดิจิทัลแบบอะซิงโครนัส เราสามารถตรวจสอบได้จากพาริตีบิต ซึ่งแบ่งเป็นพาริตีคี่ (Odd) และพาริตีคู่ (Even) เช่นถ้าเราส่งข้อมูลเป็นพาริตีคู่ นั่นคือเมื่อเราบิตของอักขระทั้งหมดที่เป็น “1” กับพาริตีบิต (ซึ่งอาจจะเป็น “0” หรือ “1”) แล้วจะได้เป็นจำนวนคู่ ซึ่งเมื่อเครื่องรับได้รับเฟรมข้อมูลไปแล้ว ถ้ารวมบิตของ “1” ทั้งหมดได้เป็นจำนวนเลขคี่แล้วแสดงว่าข้อมูลที่ได้รับมีความผิดพลาดเกิดขึ้น แต่ในกรณีที่มีการผิดพลาดเกิดขึ้น แต่นับบิต “1” ทั้งหมดได้จำนวนคู่เช่นกัน เราก็สามารถตรวจสอบความผิดพลาดได้

ตัวอย่างจากรูปที่ 2.11 บิตข้อมูล 7 บิตคือ 1011001 และกำหนดพาริตีบิตเป็นพาริตีคู่ ดังนั้นค่าของพาริตีบิตจึงเป็น “1” เพื่อให้จำนวนบิต “1” ทั้งหมดใน 8 บิต รวมกันเป็นเลขจำนวนคี่ วิธีตรวจสอบความผิดพลาดในการส่งข้อมูลแบบอะซิงโครนัสที่ได้กล่าวมาเรียกว่า “การตรวจสอบพาริตี” (Parity Check)



รูปที่ 2.11 ตัวอย่างการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัสจากพอร์ตอนุกรมของเครื่อง PC

2.4.2 เปรียบเทียบประสิทธิภาพระหว่างการส่งข้อมูลแบบอะซิงโครนัสและแบบซิงโครนัส

ถ้ากล่าวถึงประสิทธิภาพในการส่งข้อมูลในจำนวนบิตที่เท่ากันใน 1 เฟรม ข้อมูลการส่งข้อมูลแบบซิงโครนัสสามารถส่งบิตได้จำนวนมากกว่า เพราะไม่ได้ถูกจำกัดจำนวนของบิตของข้อมูลเช่นการส่งแบบอะซิงโครนัส นอกจากนั้นในการส่งข้อมูลแบบอะซิงโครนัสจะใช้เวลาจำนวนบิตสำหรับบิตส่วนหัวและส่วนท้ายประมาณ 20 % ของบิตของข้อมูล ในขณะที่ส่งข้อมูลแบบซิงโครนัสใช้บิตทั้งหมดสำหรับเฟรมและส่วน

ควบคุมโดยทั่วไปน้อยกว่า 100 บิต ดังนั้นถ้าในการส่งบล็อกข้อมูล 1,000 บิต โดยวิธีซิงโครนัสจะใช้จำนวนบิตทั้งหมดสำหรับเฟลคและส่วนควบคุมเพียง $(48 / 1048) \times 100 \% = 4.6 \%$ ของจำนวนบิตทั้งหมด อย่างไรก็ตามถ้าเกิดความผิดพลาดในการส่งข้อมูลก็ต้องส่งข้อมูลกันใหม่ทั้งบล็อก ซึ่งวิธีการแบบซิงโครนัสย่อมจะใช้เวลามากกว่า เพราะบล็อกข้อมูลมีขนาดใหญ่กว่า

สิ่งที่จำเป็นอย่างหนึ่งของการส่งข้อมูลแบบซิงโครนัสคือหน่วยความจำชั่วคราวหรือบัฟเฟอร์ทั้งในเครื่องรับและเครื่องส่ง เมื่อหน่วยความจำของบัฟเฟอร์เก็บข้อมูลที่ต้องการจะส่งครบแล้ว หรือบัฟเฟอร์เต็มแล้ว เครื่องส่งก็จะทำการส่งข้อมูลออกไปทั้งหมดด้วยความเร็วของสายสื่อสาร ทำให้การส่งข้อมูลแบบซิงโครนัสสามารถใช้สายสื่อสารได้อย่างเต็มประสิทธิภาพ

นอกจากนั้นการส่งข้อมูลแบบซิงโครนัสยังให้ประสิทธิภาพในการส่ง - รับได้อย่างถูกต้อง ถูกตำแหน่งและรวดเร็วว่าการแบบอะซิงโครนัส ส่วนการตรวจสอบความผิดพลาดก็สามารถตรวจสอบได้จากพาริตีบิตเช่นเดียวกับแบบอะซิงโครนัส ขึ้นอยู่กับว่าได้กำหนดวิธีการอ่านข้อมูลไว้อย่างไรในส่วนของบิตควบคุม

2.5 อุปกรณ์เชื่อมต่อระหว่างคอมพิวเตอร์

เพื่อที่จะทำให้อุปกรณ์จากผู้ผลิตต่างกันทำงานร่วมกันได้ มาตรฐานหลายชนิดจึงได้รับการออกแบบขึ้น มาตรฐานที่ใช้กันอยู่กว้างขวางที่สุดคือ RS-232C ถูกประกาศในปี 1969 โดย Electric Industries Association มาตรฐาน RS-232C ที่ร่างขึ้นในตอนเริ่มแรกสำหรับกำหนดการเชื่อมต่อระหว่างเทอร์มินอล และโมเด็มระบุคุณลักษณะทางไฟฟ้าของวงจรระหว่างอุปกรณ์สองตัวและกำหนดชื่อและหมายเลขแก่สายที่จำเป็นสำหรับการเชื่อมต่อวงจร

ตัวอย่างเช่น สายเส้นที่ 2 ที่ชื่อ BA แต่ใช้กับทั่วไปว่า TXD (Transmitted Data) ตามมาตรฐาน RS-232C สายเส้นที่ 2 นำข้อมูลจากเทอร์มินอลไปสู่โมเด็ม เพื่อให้การทำงานถูกต้องเทอร์มินอลต้องส่ง เอาท์พุทออกที่เส้นที่ 2 และโมเด็มต้องรับข้อมูลบนสายเส้นที่ 2 เพราะฉะนั้นสายเส้นที่ 2 เป็นสายส่งข้อมูลสำหรับอุปกรณ์อีกตัวหนึ่ง สามารถทำได้ต่อเมื่ออุปกรณ์หนึ่งส่งข้อมูลบนสายเส้นที่ 2 และอีกตัวหนึ่งรับข้อมูลสายที่ 2

เพื่อป้องกันไม่ให้อุปกรณ์ส่งข้อมูลบนสายเส้นเดียวกัน อุปกรณ์จึงถูกแบ่งออกเป็นสองชนิดอุปกรณ์อย่างเช่นเทอร์มินอลซึ่งใช้สายเส้นที่ 2 สำหรับเอาท์พุทเรียกว่า DTE (Data Terminal Equipment) อุปกรณ์อย่างเช่นโมเด็มซึ่งสายเส้นที่ 2 สำหรับอินพุทเรียกว่า DCE (Data Circuit Terminating)

2.5.1 RS-232C แบบใช้ DB-9

ขา	ฟังก์ชัน
1	Received Line Signal Detect
2	Received Data
3	Transmitted Data
4	Data Terminal Ready
5	Signal Ground
6	Data Set Ready
7	Request to Send
8	Clear to Send
9	Ring Indicator

ตารางที่ 2.1 การกำหนดขา RS-232 สำหรับคอนเน็กเตอร์อนุกรม 9 ขา

2.5.2 หน้าที่การทำงานของแต่ละขา

คำจำกัดความของแต่ละขบบนคอนเน็กเตอร์ นิยามตามหน้าที่ของด้าน DTE เป็นหลัก

ขา 1 Received Line Signal Detect เป็นตัวควบคุมการรับ ส่งสัญญาณ

ขา 2 Received Data (RxD) ส่งข้อมูลจาก DCE ไป DTE

ขา 3 Transmitted Data (TxD) ส่งข้อมูลจาก DATA ไป DCE

ขา 4 Data Terminal Ready เอาท์พุทอเนกประสงค์ โดยทั่วไปใช้เป็นสัญญาณบอก DCE ว่าอุปกรณ์ DTE ที่มันอินเทอร์เฟซด้วยมีไฟเลี้ยงที่พร้อมที่จะทำงาน

ขา 5 Signal Ground (SG) จุดอ้างอิงแรงดันระหว่างจุดสัญญาณ ในกระบวนการอินเทอร์เฟซ

ขา 6 Data Set Ready (DSR) อินพุท อเนกประสงค์ที่ใช้แจ้ง DTE ว่าอุปกรณ์ DCE มีไฟเลี้ยง

ขา 7 Request to Send (RTS) เอาท์พุท อเนกประสงค์สามารถนำไปประยุกต์ใช้ได้หลากหลาย ในโมเด็มแบบ Half Duplex ใช้สัญญาณนี้แสดงความต้องการส่งข้อมูล

ขา 8 Clear to Send (CTS) อินพุท อเนกประสงค์ นำไปใช้งานได้หลากหลาย ในโมเด็มแบบ Half Duplex สัญญาณนี้จะใช้อินพุทให้ส่งข้อมูลได้

ขา 9 Ring Indicator (RI) ไม่ค่อยได้ใช้งานเท่าไรนัก

2.5.3 สัญญาณทางไฟฟ้า

มาตรฐาน RS-232C กำหนดคุณลักษณะของสัญญาณไฟฟ้าที่ถือใช้ในการเชื่อมต่ออนุกรมโดยตรง มีเพียงสองลักษณะคือ Space แสดงถึง ไบนารี 0 หรือแรงดันบวก และ Mark แสดงไบนารี 1 หรือแรงดันลบ

บนสายข้อมูลเส้นที่ 2 และ 3 แรงดันไฟฟ้าบวกแสดงถึงค่าลอจิก 0 และแรงดันไฟฟ้าลบแสดงถึงค่าลอจิก 1 บนสายแฮนด์เช็คกิ้ง (เช่น DTR และ DSR) แรงดันไฟฟ้าบวกแสดงว่าส่งข้อมูลได้ ส่วนแรงดันไฟฟ้าลบหมายถึงหยุดส่งข้อมูล

แรงดันไฟฟ้าบวก อยู่ระหว่าง +5 ถึง +15 โวลต์ สำหรับเอาต์พุต และระหว่าง +3 ถึง +15 โวลต์ สำหรับอินพุต ความแตกต่างนี้มีไว้เพื่อกรณีที่แรงดันไฟฟ้าสูญหายเนื่องจากความยาวของสัญญาณ แรงดันไฟฟ้าลบ อยู่ระหว่าง -5 ถึง -15 โวลต์ สำหรับเอาต์พุต และระหว่าง -3 ถึง -15 โวลต์ สำหรับอินพุต

สังเกตว่า ถ้าให้สายสัญญาณยาวเกินไป ระดับแรงดันไฟฟ้าจะตกลงเกินขอบเขตที่ยอมรับได้ นอกจากนี้ ความจุไฟฟ้าที่เกิดขึ้นจะมีผลกับคุณภาพของสัญญาณ โดยทำให้การเปลี่ยนแปลงสถานะจากแรงดันไฟฟ้าบวกไปลบ ไม่ชัดเจน RS-232C ไม่ได้มุ่งหวังให้นำไปใช้กับระยะทางไกล และโดยทั่วไป 50 ฟุต เป็นระยะทางไกลที่สุดในการใช้สายสัญญาณปกติที่อัตราการส่งข้อมูลปกติ ถ้าอุปกรณ์อยู่ห่างกันมากอาจจำเป็นต้องใช้โมเด็ม หรือวิธีการอื่น

2.5.4 การประยุกต์ใช้งาน RS-232C

เทคนิคบางอย่างที่ช่วยในการแก้ปัญหาที่อาจพบขณะเชื่อมต่ออุปกรณ์แบบอนุกรมโดยวิธีนัลโมเด็ม ในรูปแบบการต่อแบบนัลโมเด็มจะใช้ในกรณีที่เมื่อจะต้องเชื่อมต่ออุปกรณ์สองตัวที่เป็น DTE ถึง DCE ทั้งคู่ แต่ในบางกรณี ที่อาจไม่ทราบว่าคุณสมบัติกำลังจะเชื่อมต่อเป็น DTE ถึง DCE เนื่องจากมีความเป็นไปได้เสมอที่อุปกรณ์ทั้งสองอาจจะเหมือนกัน จึงควรลองใช้นัลโมเด็มถ้าไม่สามารถส่งข้อมูลด้วยการต่อแบบตรงไปตรงมาได้

DB9	PIN		PIN	DB9
3	TX	————	RX	2
2	RX	————	TX	3
7	CTS]	RTS	8
8	RTS	[CTS	7
5	GND	————	GND	5
6	DSR		DSR	6
1	DCD]	DCD	1
4	DTR	[DTR	4

รูปที่ 2.12 การต่อนัลโมเด็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.5 RS-449,442A และ 423A

มาตรฐานที่ใหม่กว่า RS-232C มาตรฐานหนึ่งคือ RS-449 ซึ่งใช้จัดการกับปัญหาเดียวกัน แต่ยอมรับความเร็วในการส่งผ่านข้อมูลสูงกว่าและลดการเกิดครอสทอล์ค (Crosstalk) RS-449 กำหนดให้ใช้หัวต่อแบบ 37 ขา และในกรณีที่ไม่เพียงพออาจเพิ่มหัวต่อ 9 ขา อีกตัวหนึ่ง RS-449 ครอบคลุมข้อกำหนดทางกลและคำอธิบายวงจร แต่ไม่ได้รวมคุณลักษณะทางไฟฟ้า มันถูกมุ่งหวังให้ใช้การเชื่อมต่อกับ RS-422A และ RS-423A ซึ่งอธิบายคุณลักษณะทางไฟฟ้าของวงจรแบบสมดุล และแบบไม่สมดุล ตามลำดับ วงจรแบบสมดุลถูกใช้ในการส่งข้อมูลความเร็วสูงกว่า หรือในที่มีปัญหาในการส่งข้อมูลใช้สายสองเส้น สภาวะ Mark และ Space ถูกส่งโดยการเปลี่ยนขั้วของสายทั้งสอง ซึ่งอ้างอิงซึ่งกันและกัน แทนการใช้สายเส้นเดียวที่เปลี่ยนขั้วโดยอ้างอิงกับ ซิกแนลกราวด์ที่ใช้ร่วมกัน

Electronic Industries Association (EIA) กำลังพยายามโน้มน้าวให้ใช้คำว่า EIA แทน RS ในมาตรฐานต่าง ๆ แต่ในหนังสือเล่มนี้จะใช้ชื่อ RS ซึ่งเป็นที่รู้จักมากกว่า

การแฮนด์เชค เป็นกระบวนการ ที่อุปกรณ์หนึ่งใช้ตรวจสอบสถานะของอีกอุปกรณ์หนึ่ง ที่ต่อเข้าด้วยกัน และตอบสนองสถานะนั้นอย่างเหมาะสมและถูกจังหวะเวลา

2.5.6 จุดอ่อนของ EIA RS-232C

พอสรุปได้ 3 ประการ

- 1) ใช้ระดับแรงดันไฟเลี้ยง - 15 โวลต์นอกเหนือ - 5 โวลต์ ซึ่งใช้ในวงจรลอจิก
- 2) ค่าตัวเก็บประจุของวงจรรับสัญญาณ RS - 232 รวมทั้งตัวเก็บประจุ stray (Stray capacitance) ในสายจะต้องไม่มากกว่า 2500 pf สายที่รวมกันหลายๆ สายส่วนมากจะมีตัวเก็บประจุ stray ประมาณ 40 - 50 pf ต่อ 1 ฟุต ดังนั้นสายนี้จะต่อได้ยาวสุด 50 ฟุต ก่อนที่ค่าตัวเก็บประจุ stray จะมากกว่า 2500 pf ถ้าหากตัวเก็บประจุ stray มากกว่าที่กำหนดนี้ ช่วงเวลาระดับการเปลี่ยนแปลงระดับของสัญญาณจะมากกว่า 4 เพอร์เซ็นต์ตามที่ยอมให้ได้ในมาตรฐาน RS-232C เมื่อเป็นเช่นนี้จะทำให้ ฝ่ายรับตีความสัญญาณผิดไปจากความเป็นจริง มาร์กบิต (Mark Bit) จะยาวกว่าสเปซบิต (Space Bit) หรือ สเปซบิตยาวกว่า ขึ้นอยู่กับวงจรการตรวจสอบการผิดเพี้ยนแบบนี้เรียกว่า "Bias distortion"

3) ปัญหาที่ 3 เป็นปัญหาสัญญาณไฟฟ้าที่ EIA ไม่แก้เอาไว้ สำหรับวงจรที่ใช้ IC ก็คือปัญหาเรื่องกราวด์ที่แตกต่างกันตามมาตรฐาน EIA สัญญาณที่ส่งออกเทียบกับกราวด์ของเครื่องส่งเท่านั้น ถ้าหากเครื่องรับกับเครื่องส่งมีระดับแรงดันกราวด์แตกต่างกัน สมมติว่า 2 โวลต์ กระแสที่ไหลในเส้นที่เป็นกราวด์ (ขา 7) ก็จะเกิดขึ้นสมมติความต้านทานของสายเป็น 0 ความต่างศักย์ที่เกิดจากกระแสเท่าเดิม ระดับของ สัญญาณที่ฝ่ายส่งและฝ่ายรับมองเห็นก็จะแตกต่างกัน สมมติว่าระดับของแรงดันกราวด์ต่างกัน 2 โวลต์ ฝ่ายส่งใส่แรงดันเข้าไป 5 โวลต์ ฝ่ายรับจะมองเห็นแค่ 3 โวลต์ เท่านั้น ในทางกลับกันถ้าฝ่ายส่งใส่แรงดัน -5 โวลต์ ฝ่ายรับจะมองเห็นเป็น -7 โวลต์

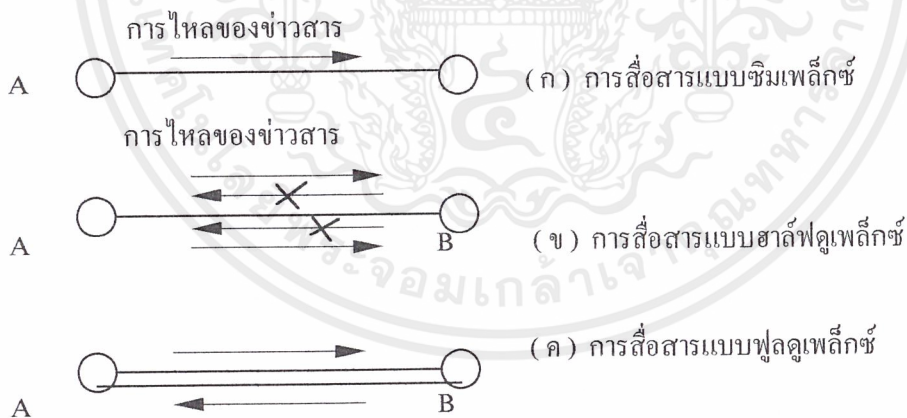
ความต่างศักย์ของกราวด์จะคงที่ 2 โวลต์ ไม่ว่าจะฝ่ายส่งจะใส่แรงดันเข้าไปเท่าไรก็ตาม ผลของกราวด์ที่แตกต่างกันนี้อาจจะเกิดมาจากสถานีรับและสถานีส่งมีระบบไฟฟ้ามีกราวด์แตกต่างกันก็ได้

เนื่องจากตระหนักถึงปัญหาเหล่านี้ EIA ได้ออกมาตรฐานออกมาใหม่ 2 มาตรฐานคือ RS-422 และ AR-423 ใน RS-422 แก้ปัญหา RS-432 โดยการส่งสัญญาณแบบแรงดันบาลานซ์ RS-423 ถ้าการแก้ปัญหาอีกวิธีหนึ่ง โดยการส่งสัญญาณแบบแรงดัน ไม่บาลานซ์

ในเครื่อง IBM PC หากใช้อะแดปเตอร์สื่อสารข้อมูลแบบอะซิงโครนัส มีหนทางให้เลือกการเชื่อมต่อกับอุปกรณ์อื่น 2 แบบ คือ แบบแรงดันตามกฎเกณฑ์ของ RS-232C (แต่แรงดันแค่ 0 ถึง 5 โวลต์) และแบบกระแสวนรอบ เพื่อขยายระยะทางการสื่อสารให้มากขึ้น

2.6 หลักการสื่อสารแบบฟูลดูเพล็กซ์ (Full Duplex) กับ ฮาล์ฟดูเพล็กซ์ (Half Duplex)

รูปแบบการสื่อสารแสดงดังในรูปที่ 2.13 มีทิศทางการไหลของข้อมูลได้ 3 รูปแบบสำหรับรูปที่ 2.14ก มีการไหลเฉพาะด้านเดียว คือ จำกัดการไหลจาก A ไป B เรียกว่า “การสื่อสารแบบซิมเพล็กซ์” (Simplex) สัญญาณกระแสจะนำเอาข่าวสาร สำหรับรูปที่ 2.14ก นั้นการไหลของกระแส จะไหลจากด้านส่งไปยังด้านรับ แล้ววนกลับมายังด้านส่ง ดังนั้นจึงจำเป็นต้องใช้ตัวกลางนำสัญญาณ 2 เส้นเรียกว่า “เส้นทางการส่งแบบ 2 สาย” สำหรับรูปที่ 2.14ข นั้นสามารถใช้กราวด์ (Ground) แทนสายตัวกลางนำสัญญาณหนึ่งในสองเส้น และเรียกว่า “วิธีการแบบเอิร์ธรีเทิร์น” (Earth Return) แต่วิธีนี้สามารถส่งด้วยความเร็วต่ำเท่านั้น เนื่องจากวิธีนี้จะมีการรบกวนจากสถานีอื่นๆ (เสียงสอดแทรก) และสัญญาณรบกวน

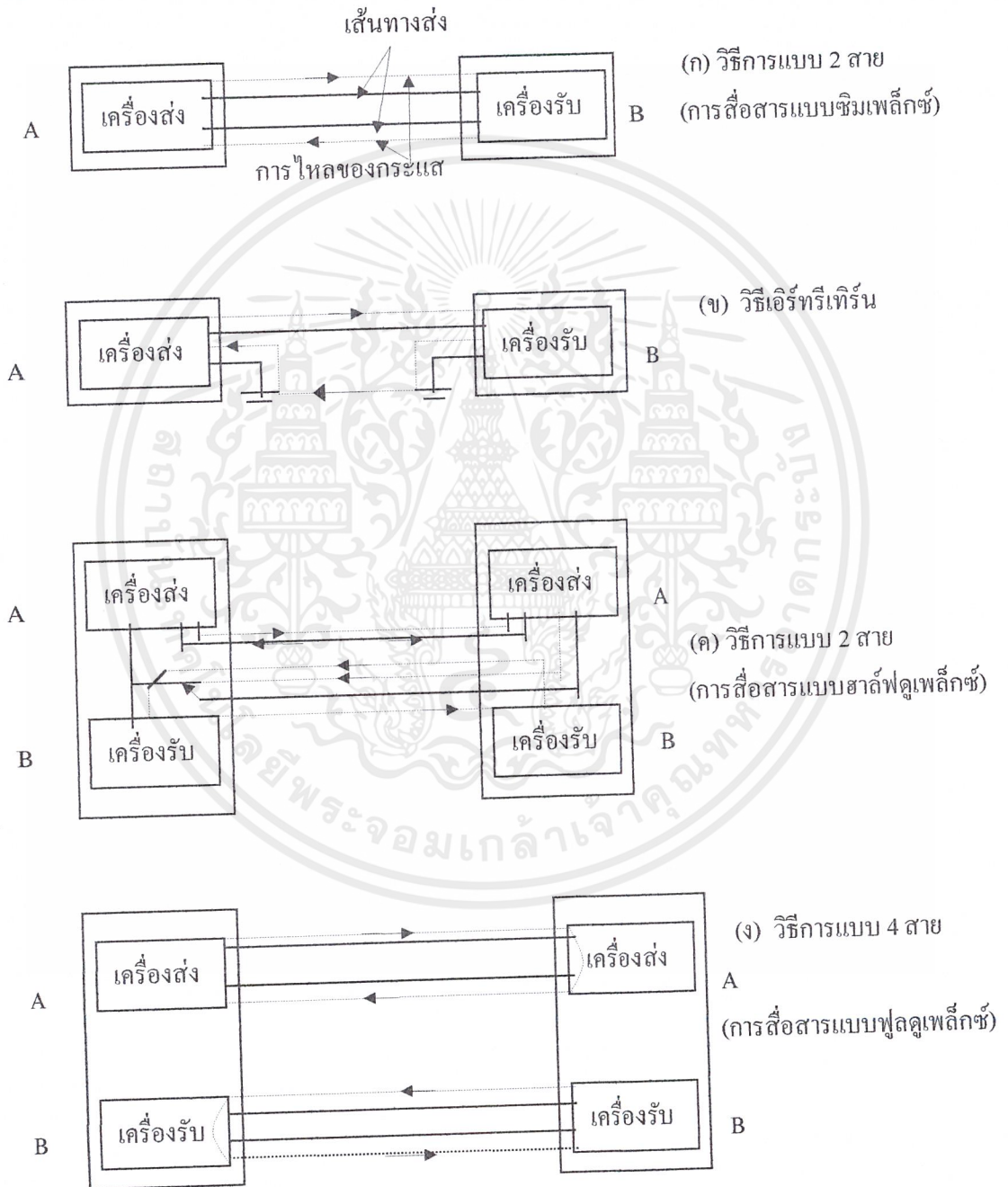


รูปที่ 2.13 หลักการสื่อสารแบบซิมเพล็กซ์ / ฮาล์ฟดูเพล็กซ์ / ฟูลดูเพล็กซ์

อย่างไรก็ตาม วิธีการส่งข่าวสารจาก A ไป B และจาก B ไป A ซึ่งเป็นการส่งแบบ 2 ทิศทางนั้นนิยมใช้กันมาก ในกรณีรูปที่ 2.14ข เมื่อมีการส่งจาก A ไป B จะไม่มีการส่งจาก B ไป A หรือในทางตรงกันข้ามเมื่อ

มีการส่งจาก B ไป A ก็จะไม่มีการส่งจาก A ไป B เรียกว่า “การสื่อสารแบบฮาล์ฟดูเพล็กซ์” (Half Duplex) ซึ่งใช้ตัวการนำสัญญาณ 2 เส้น ดังที่แสดงในรูป 2.27ค

สำหรับรูปที่ 2.14ค ในขณะที่มีการส่งจาก A ไป B เราสามารถส่งจาก B ไป A ได้อีกด้วย เรียกว่า “การสื่อสารแบบฟูลดูเพล็กซ์” (Full Duplex) ซึ่งจำเป็นต้องใช้ตัวกลางนำสัญญาณ 4 เส้น ดังที่ได้แสดงใน รูปที่ 2.14ง



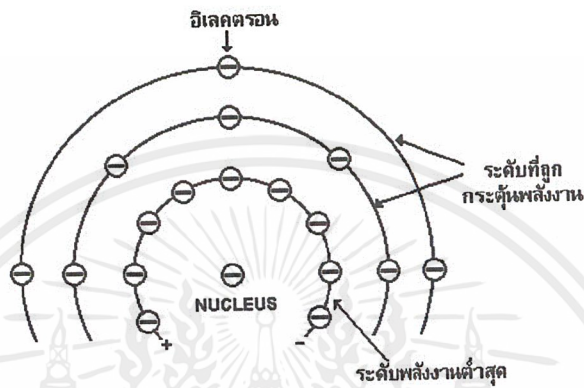
รูปที่ 2.14 วิธีการแบบ 2 สาย และ 4 สาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 อุปกรณ์แสง (Optical Device)

2.7.1 โครงสร้างการกำเนิดแสง

โดยทั่วไปแล้วอะตอม ที่ประกอบอยู่ในส่วนต่าง ๆ จะมีโครงสร้างดังรูป 2.15 นั่นคือมีส่วนที่เรียกว่า นิวเคลียส อยู่ตรงกลางและรอบๆ นิวเคลียส จะมีอิเล็กตรอน จำนวนหนึ่งหมุนอยู่รอบๆ นิวเคลียส โดยมีระยะห่างที่แน่นอน



รูปที่ 2.15 โครงสร้างและระดับพลังงานของอะตอม

อิเล็กตรอนเหล่านี้จะมีพลังงานที่เป็นสัดส่วนกับระยะทางจากนิวเคลียส พลังงานนี้เรียกว่าระดับพลังงาน มีระดับพลังงานที่ต่ำที่สุด (Ground State Level) และระดับพลังงานที่สูง (Stimulate Level) จำนวนอิเล็กตรอนที่มีอยู่ในระดับพลังงานจะมีจำนวนที่แน่นอนขึ้นอยู่กับชนิดของสาร แต่โดยปกติแล้วอิเล็กตรอนจะออกันอยู่ที่ระดับพลังงานต่ำ อันนี้เป็นคุณสมบัติโดยธรรมชาติของอิเล็กตรอน

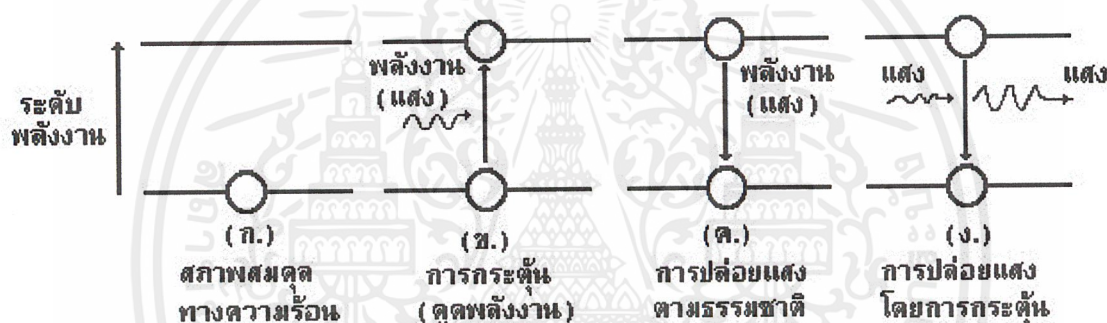
คราวนี้ลองสมมติว่ามีอิเล็กตรอนอยู่ในระดับต่ำ และไม่มีอิเล็กตรอนอยู่ในระดับสูงเลย ดังแสดงในรูปที่ 2.16ก ในสภาพนี้ถ้าหากเราให้พลังงานที่มีค่าเท่ากับผลต่างของระดับพลังงานทั้งสองนั่นคือถ้า E_1 เป็นพลังงานของระดับพลังงานต่ำและ E_2 เป็นพลังงานของระดับพลังงานสูงจะได้ผลต่างเป็น $E_1 - E_2$ แล้วอิเล็กตรอนจะดูดเอาพลังงานนี้และจะเลื่อนจากระดับพลังงานต่ำ ขึ้นไปอยู่ระดับพลังงานสูง ดังรูปที่ 2.16ข การให้พลังงานภายนอกจากอิเล็กตรอนเพื่อทำให้มันเลื่อนไปอยู่ในระดับพลังงานสูงนี้เรียกว่า การกระตุ้น (Stimulation) และการที่อิเล็กตรอนเลื่อนไปยังระดับพลังงานอื่นเรียกว่า การถ่ายเท (Transfer)

และเมื่อปล่อยอิเล็กตรอนที่อยู่ในสภาพเลื่อนขึ้นไปอยู่ในระดับพลังงานสูง E_2 ไว้อย่างนั้นมันจะถูกนิวเคลียสดึงกลับมาอยู่ในสภาพเดิม (Stable State) ดังรูปที่ 2.16ค อีก ในการที่อิเล็กตรอนกลับลงมาสู่สภาพเดิม นั่นคือกลับลงมาสู่พลังงานต่ำ E_1 อิเล็กตรอนจะปล่อยพลังงาน (Emission) เท่ากับ $E_2 - E_1$ ออกมาดังรูปที่ 2.16ง ปรากฏการณ์เช่นนี้เรียกว่า การปล่อยพลังงานออกมาตามธรรมชาติ (Natural Emission) กรณีที่ปล่อยพลังงานออกมาในรูปของแสง (Natural Light Emission) เนื่องจากว่าสารต่างๆ แบ่งออกได้เป็นพวกที่ทำให้เกิดแสงได้ง่ายกับพวกที่ทำให้เกิดแสงได้ยาก ซึ่งจะได้กล่าวถึงรายละเอียดในภายหลัง ดังนั้นจึงไม่สามารถ

กำหนดลงไปได้ว่าสารทุกชนิดจะทำให้เกิดแสงได้ จากทฤษฎีของแควนตัมไดนามิก (Quantum Dynamic) ความยาวคลื่นที่ได้จากการปล่อยแสงออกมานี้หาได้จากสมการดังนี้

$$\lambda = \frac{c \times h}{(E_2 - E_1)}$$

ในที่นี้ λ = ความยาวคลื่นแสง
 c = ความเร็วคลื่นแสง (3×10^8 m/sec)
 h = Plank Constants มีค่า 6.625×10^{-34} J.sec



รูปที่ 2.16 ระดับพลังงานในสารกึ่งตัวนำ

นั่นคือความยาวคลื่นแสงจะเป็นสัดส่วนกับผลต่างพลังงาน และผลต่างของพลังงานนี้ กำหนดจากชนิดของอะตอมที่ประกอบเป็นอุปกรณ์กำเนิดแสงด้วย ดังนั้นความยาวคลื่นแสงที่ปล่อยออกมาจึงมีค่าจำเพาะ อุปกรณ์กำเนิดแสงที่ใช้การปล่อยแสงตามธรรมชาตินี้ได้แก่ หลอดนีออนและไดโอดกำเนิดแสง

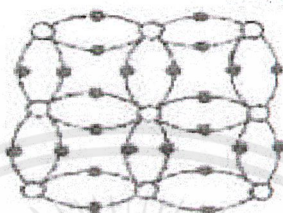
ต่อไปสมมติว่าเราป้อนแสงที่มีพลังงานเท่ากับ $E_2 - E_1$ ที่ใช้ในการกระตุ้นอิเล็กตรอนให้ไปอยู่ในระดับพลังงานสูงดังรูปที่ 2.16 ข อิเล็กตรอนที่อยู่ในระดับพลังงานเท่ากับ $E_2 - E_1$ ซึ่งพยายามที่จะกลับมาสู่ระดับพลังงานต่ำ E_1 อยู่แล้วนั้นก็จะดูดพลังงานของแสงที่ป้อนให้ไว้ และจะกลับลงมาสู่ระดับพลังงานต่ำ E_1 ในลักษณะถูกบังคับให้ลงมาเร็วกว่ากำหนดดังแสดงในรูปที่ 2.16 ปรากฏการณ์เช่นนี้เรียกว่า การกระตุ้นให้ปล่อยแสง และพลังงานที่เกิดขึ้นในกรณีนี้จะมีค่ามากกว่ากรณีของการปล่อยพลังงานออกมาตามธรรมชาติ และแสงที่ได้เรียกว่าแสงจากการกระตุ้น ความยาวคลื่นแสงที่ได้จากการกระตุ้นให้ปล่อยแสง จะเหมือนกับ การปล่อยพลังงานออกมาตามธรรมชาติ นั่นคือเป็นสัดส่วนกลับกับผลต่างของพลังงาน $E_2 - E_1$ อุปกรณ์กำเนิดแสงที่ใช้หลักการของการกระตุ้นให้ปล่อยแสง นี้ได้แก่ เลเซอร์ (Laser)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.2 โครงสร้างและการทำงานของสารกึ่งตัวนำ

ที่กล่าวมาข้างต้นเป็นหลักการพื้นฐานของการเปล่งแสง คราวนี้เราจะมาพิจารณาโครงสร้างการเปล่งแสงของสารกึ่งตัวนำ (Semiconductor) ซึ่งจะเป็นสารที่มีลักษณะต่างจากโลหะ กล่าวคือมันเป็นสารที่ไม่ค่อยจะยอมให้กระแสผ่านตัวมันได้มากนัก

อิเล็กทรอนิกส์



รูปที่ 2.17 ตัวอย่างการจัดอิเล็กตรอนและนิวเคลียสในสารกึ่งตัวนำ

สำหรับสารกึ่งตัวนำนั้นจะมีอะตอมจำนวนมากเรียงกันอย่างมีระเบียบดังในรูปที่ 2.17 ด้วยเหตุนี้ อิเล็กตรอนของแต่ละอะตอมจะทำหน้าที่เชื่อมโยงกับอะตอมข้างเคียงและมีตำแหน่งอยู่ระหว่างอะตอมทั้งสอง นั่นคือมันจะรับผลของการดึงดูดจากอะตอมข้างเคียงสภาพพลังงานที่อะตอมได้รับนั้นถ้าหากกล่าวในทางควอนตัม ไดนามิกส์แล้วจะแตกต่างจากกรณีที่มีอะตอมเพียงตัวเดียวดังที่กล่าวมาในรูปที่ 2.17 กล่าวคือในกรณีนี้มันจะแบ่งเป็น 2 สภาพ สภาพหนึ่งจะเป็นสภาพของระดับพลังงานสูง และอีกสภาพหนึ่งจะเป็นสภาพของระดับพลังงานต่ำ ทั้งสองนี้ต่างก็มีความกว้างของพลังงานอยู่ดังในรูปที่ 2.18



รูปที่ 2.18 ระดับพลังงานในสารกึ่งตัวนำ

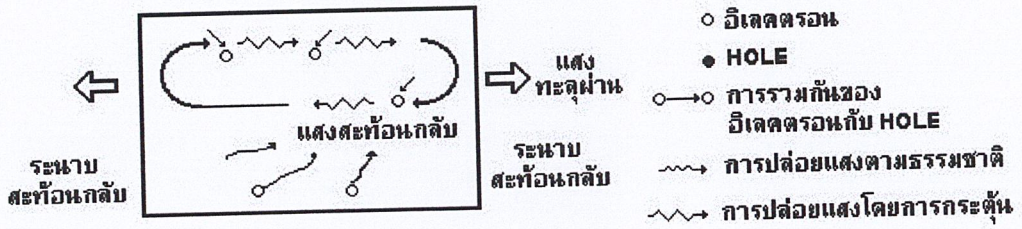
โดยปกติแล้วอิเล็กตรอนจำนวนมากจะรวมตัวกันอยู่ที่ระดับพลังงานต่ำ และจะมีอิเล็กตรอนจำนวนน้อยอยู่ในระดับพลังงานสูง ในตอนแรกนี้จะอธิบายเกี่ยวกับโครงสร้างและหลักการของเลเซอร์ที่สร้างจากสารกึ่งตัวนำ (Semiconductor Laser Diode: LD) ซึ่งเป็นสารกึ่งตัวนำที่มีระดับพลังงานที่กล่าวข้างบน และใช้วิธีกระตุ้นให้เปล่งแสงออกมา สมมติว่าจำนวนอิเล็กตรอนในสารกึ่งตัวนำมีค่าเป็น N และในจำนวน N นี้แบ่งไปอยู่ในระดับพลังงานต่ำ n_1 ตัวและไปอยู่ในระดับพลังงานสูงจำนวน n_2 ตัวในสภาพปกติ n_1 จะมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

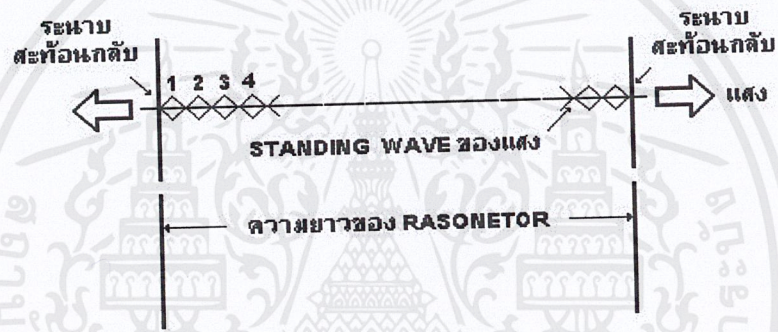
กว่า n_2 และในสภาพเช่นนี้ถ้าหากเราให้แสงจากภายนอกแก่มันจะทำให้เกิด การกระตุ้นให้มีการปล่อยแสง ออกมาและการดูดพลังงานซึ่งขนาดของมันจะเป็นอัตราส่วนของ n_2 และ n_1 เรียกว่าเกิดอินเวอร์ชันดิสทริบิวชัน (Inversion Distribution) ได้แล้วก็จะทำให้เกิดการกระตุ้นให้ปล่อยแสงออกมามีค่ามากกว่าการดูดพลังงาน ในกรณีนี้จะทำให้ความเข้มของแสงที่ป้อนเข้ามามีค่ามากขึ้น และเกิดปฏิกิริยาการขยายแสง (Light Amplification Distribution)

การทำให้ $n_2 > n_1$ สามารถถูกทำให้เกิดขึ้นได้จริง ๆ ด้วยการให้พลังงานจากภายนอกได้โดยยกตัวอย่าง การกระตุ้นอิเล็กตรอนด้วยการดูดพลังงานมาแล้วในรูปที่ 2.18 แต่สำหรับสารกึ่งตัวนำนี้ปกติจะใช้วิธีการฉีด (Injection) อิเล็กตรอนโดยการให้กระแสไหล ก็จะเกิดปฏิกิริยาการขยายทางกระแสได้ดังนั้นในกรณีของสาร กึ่งตัวนำ พลังงานจากภายนอกที่เป็นตัวทำให้เกิดการกระตุ้นให้มีการปล่อยแสงออกมาเมื่อปล่อยแสงออกมา นั้นก็เป็นอิเล็กตรอนที่ฉีดเข้าไปนั่นเองเมื่อสามารถทำให้เกิดการขยายดังกล่าวข้างบนได้ และเช่นเดียวกับกรณี ของวงจรไฟฟ้ากล่าวคือ โดยการให้ขยายกลับไปมาจะทำให้แสงเกิดการออสซิลเลชัน (Oscillation) ได้การ ขยายกลับไปมานั้นเป็นการทำให้เกิดคุณสมบัติพิเศษขึ้น หลักการขยายกลับไปมาทำได้โดยใช้ระนาบสะท้อน กลับ 2 อันวางหันหน้าเข้าหากันดังแสดงในรูปที่ 2.19 นั่นคือแสงที่เกิดจากการกระตุ้นให้ปล่อยแสงออกมานี้ จะถูกขยายไปพร้อมกับเคลื่อนที่ไปด้วยและเมื่อไปกระทบกับระนาบสะท้อนกลับแล้ว ส่วนหนึ่งของมันจะ ทะลุออกไปข้างนอก และส่วนที่เหลือจะสะท้อนกลับไปในทิศทางตรงกันข้ามกับครั้งแรกและเมื่อแสงที่ สะท้อนกลับนี้เมื่อ ไปยังระนาบสะท้อนกลับอีกด้านหนึ่งก็จะเกิดผลเช่นเดียวกับในตอนแรกที่กล่าวมาแล้วคือ ส่วนหนึ่งจะทะลุออกไปข้างนอกและส่วนที่เหลือจะสะท้อนกลับไปในทางตรงกันข้ามอีกในระหว่างที่ทำให้ เกิดการสะท้อนกลับเข้าไปมาอยู่อย่างนี้จะถึงจุดหนึ่งที่พลังงานที่ถูกขยายโดยการกระตุ้นให้ปล่อยแสงที่มีค่า มากกว่าพลังงานที่สูญเสียไป เนื่องจากการดูดอิเล็กตรอนที่อยู่ในระดับพลังงานต่ำและที่ทะลุออกไปจาก ระนาบที่ถูกสะท้อนกลับ ณ จุดนี้การออสซิลเลชันจะเริ่มขึ้นการทำให้เกิดแสงเช่นนี้เรียกว่า LASER (Light Amplification by Stimulated Emission of Radiation)

ในการที่จะทำให้เกิดการออสซิลเลชันขึ้นได้นั้นต้องใช้พลังงานจากภายนอกโดยการฉีดกระแสที่มี จำนวนมากกว่าค่าหนึ่งขึ้นไปและจำนวนกระแสที่ฉีดเข้าไปทำให้แสงเริ่มเกิดการออสซิลเลชัน (Threshold Value Current) ต่อไปเราจะพิจารณาถึงความยาวคลื่นแสงของเลเซอร์ จากที่ได้กล่าวมาแล้วว่า ความยาวคลื่น แสงนั้นกำหนดจากผลต่างของพลังงานในระดับพลังงาน แต่เนื่องจากว่าในระดับพลังงานทั้งสองต่างก็มีความ กว้างของพลังงานอยู่ ทำให้ความยาวคลื่นแสงก็มีค่าอยู่ในช่วงหนึ่งด้วยเช่นกัน แต่เนื่องจากในขั้นตอนการที่ ปล่อยแสงตามที่ได้กล่าวมาแล้วทำให้เกิดการสะท้อนกลับไปมา (Resonance) ระหว่างระนาบสะท้อนกลับนั้น ก็สามารถทำให้เกิดความยาวคลื่นนิ่ง เท่านั้นภายในระนาบสะท้อนกลับเท่านั้นดังในรูปที่ 2.20

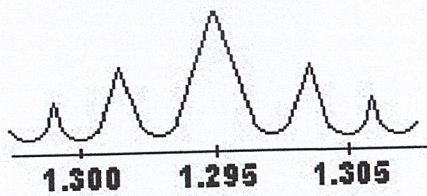


รูปที่ 2.19 หลักการของ Oscillation แสง



รูปที่ 2.20 การเกิด Standing Wave ของแสง

และเงื่อนไขที่ทำให้เกิดการสะท้อนกลับไปมา นี้ก็คือความยาวของระนาบสะท้อนกลับ จะมีค่าเป็นจำนวนเท่าที่เป็นเลขเต็มหน่วยของครึ่งหนึ่งของความยาวแสงนั่นคือ $n \times (\lambda / 2)$ โดยปกติแล้วความยาวของระนาบสะท้อนกลับ จะมากกว่าความยาวแสงมาก ดังนั้นแสงที่ได้จากเลเซอร์จะมีความยาวแสงกระจายออกเป็นจำนวนมากดังแสดงใน รูปที่ 2.21

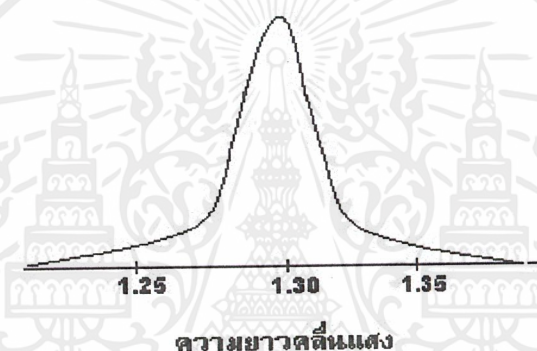


รูปที่ 2.21 ความยาวคลื่นต่างๆ ของเลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อนึ่งเกี่ยวกับคุณสมบัติของเลเซอร์นั้นต้องการให้มีการขยายกว้างออกของความยาวคลื่นน้อย นั่นคือต้องให้จำนวนของความยาวคลื่นแสงมีค่าน้อยมากเท่าไรยิ่งดี ด้วยเหตุนี้ได้มีการพัฒนาทำให้ความยาวคลื่นแสงมีค่าเดียวโดยการสร้าง Distributed Feedback Semiconductor LASER เรียกว่า DFB LASER ขึ้นมา

ส่วนทางด้านไดโอดเปล่งแสง นั้นต่างกับเลเซอร์คือแทนที่จะใช้ปรากฏการณ์กระตุ้นให้มีการปล่อยแสงออกมา แต่จะใช้ปรากฏการณ์ของการปล่อยแสงออกมาตามธรรมชาติแทน ดังนั้นแสงที่ได้มาจะมีความยาวคลื่นแสงกว้างมากทั้งนี้เพราะกำหนดจากความสัมพันธ์ของพลังงานของระดับพลังงานที่สูงกับระดับพลังงานที่มีความกว้างของพลังงานอยู่ในตัว และความยาวแสง และกำลังของไดโอดเปล่งแสง เมื่อเทียบกับเลเซอร์แล้วมีค่าน้อยกว่า แต่มีข้อดีคือโครงสร้างของไดโอดเปล่งแสงจะไม่ยุ่งยากทำให้สร้างได้ง่าย และมีราคาถูก ช่วงความยาวคลื่นแสงของไดโอดเปล่งแสงแสดงดังรูปที่ 2.22

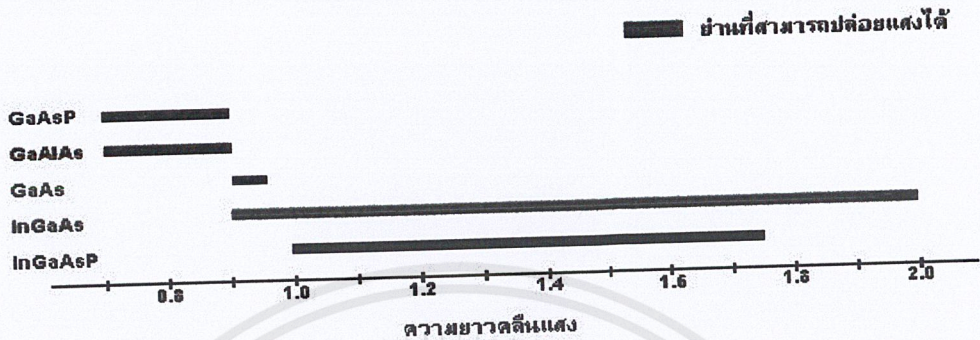


รูปที่ 2.22 ช่วงความยาวคลื่นแสงของไดโอดเปล่งแสง

2.7.3 สารที่ใช้ในการสร้างอุปกรณ์เปล่งแสง

ตามที่ได้กล่าวมาแล้วว่าปรากฏการณ์เปล่งแสงนั้น ไม่ได้เกิดขึ้นกับสารกึ่งตัวนำทุกชนิด ทั้งนี้ก็เพราะว่ามีสารพวกที่เกิดปรากฏการณ์เปล่งแสงง่ายกับพวกที่เกิดการเปล่งแสงยาก เนื่องจากการเปล่งแสงนั้นเกิดจากการที่อิเล็กตรอนถ่ายเทจากระดับพลังงานสูงไปยังระดับพลังงานต่ำ จึงแบ่งสารออกเป็นพวกที่อิเล็กตรอนถ่ายเทได้ง่ายกับพวกที่อิเล็กตรอนถ่ายเทได้ยาก ตัวอย่างของพวกที่อิเล็กตรอนถ่ายเทได้ง่าย (Direct Transfer Semiconductor) ได้แก่ สารประกอบของ Indium (IN), Gallium (GA), Arsenide (AS) และ ฟอสฟอรัส (P) คือ InGaAsP เป็นต้น เนื่องจากความยาวคลื่นแสงที่ปล่อยออกมานั้นเป็นสัดส่วนของผลต่างของพลังงานของ ระดับพลังงานสูงกับระดับพลังงานต่ำ แต่ทว่าผลต่างของพลังงานนี้จะมีค่าแตกต่างกันตามสารประกอบกึ่งตัวนำ จึงทำให้มีความยาวคลื่นแสงแบบต่างๆ ความสัมพันธ์ระหว่างความยาวคลื่นกับสารประกอบของอุปกรณ์เปล่งแสง แสดงดังรูป 2.23 และจากการพิจารณาถึงคุณสมบัติต่างๆ ของสารในทางปฏิบัตินั้นสำหรับย่านความยาวคลื่นสั้น 0.85 μm นิยมใช้ GaAlAs และผ่านความยาวคลื่น 1.3 μm นิยมใช้ InGaAsP ในระบบการ

สื่อสารด้วยเส้นใยแสง การเลือกใช้ความยาวคลื่นแสงถือเป็นองค์ประกอบที่สำคัญมาก จึงมีผลต่อการเลือกใช้สารประกอบซึ่งจะได้กล่าวถึงรายละเอียดภายหลัง

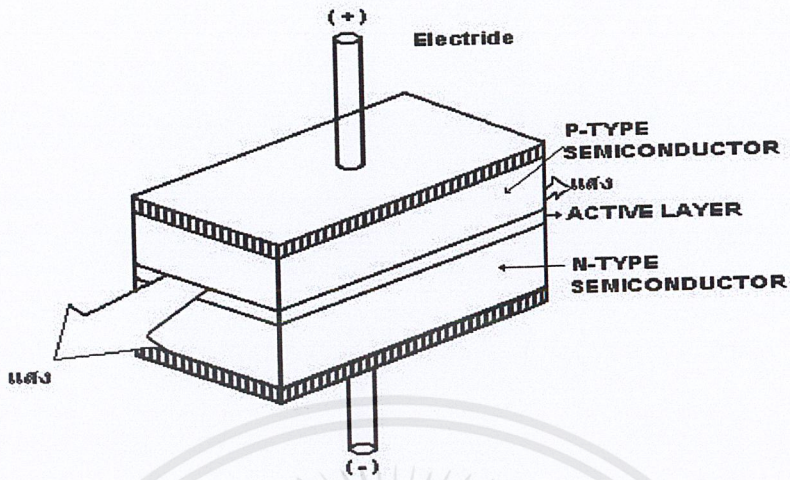


รูปที่ 2.23 ความยาวคลื่นแสงที่ปล่อยออกมาของสารประกอบกึ่งตัวนำแต่ละชนิด

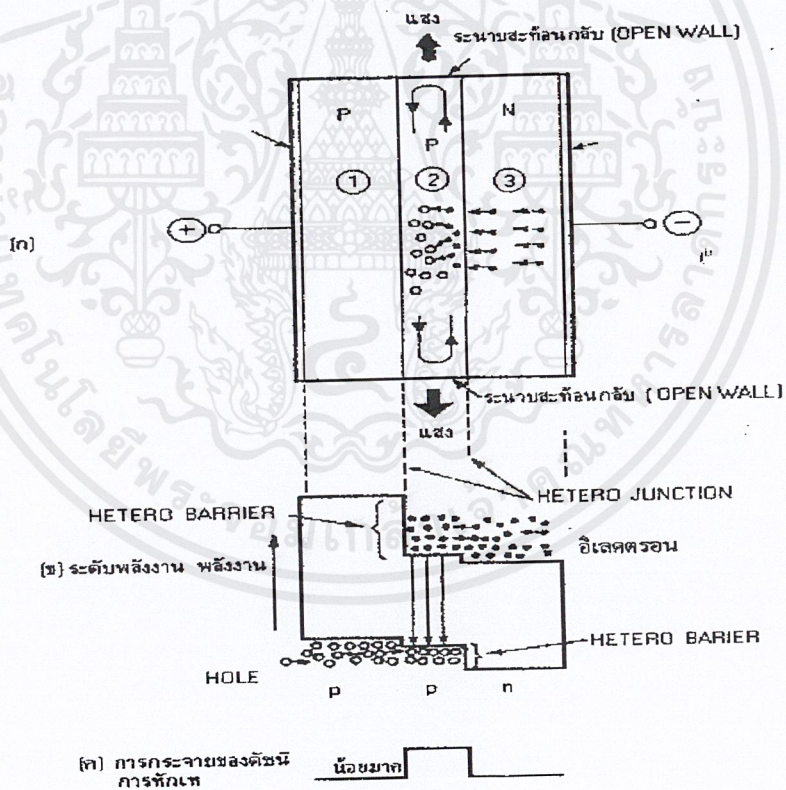
2.7.4 โครงสร้างของอุปกรณ์ปล่อยแสง LD (Laser Diode)

โดยทั่วไปแล้ว LD จะมีโครงสร้างเป็น 3 ชั้น (Three Layers) ดังแสดงในรูป 2.22 ในการทำให้เกิด Laser Oscillation นั้นคือส่วนที่ทำหน้าที่เป็น Resonator ซึ่งเรียกว่า Active layer ซึ่งมีตำแหน่งอยู่ระหว่าง P-Type Semiconductor กับ N-Type Semiconductor

จากรูป 2.23 ถ้าหากทำให้กระแสไหลจากขั้ว + ไปยังขั้ว - (ทำการฉีดกระแส : Current Injection) จะเกิดแสง Laser ออกมาในทิศทางที่แสดงด้วยลูกศร เกี่ยวกับวิธีการเกิด Oscillation ของ LD นั้นอธิบายโดยเน้นตรงบริเวณชั้นทั้ง 3 ของ P-Type, n-Type ของ Active Layer นี้สำหรับโครงสร้างของสารกึ่งตัวนำแบบนี้เรียกว่า Double Hetero Junction คำว่า Double Hetero นั้นหมายความว่า Junction ของ Layer ของสารที่ส่วนประกอบต่างกันนั้นมี 2 ด้าน โครงสร้าง, ระดับพลังงานและลักษณะการเปลี่ยนแปลงค่าดัชนีการหักเหของ LD แสดงดังรูป 2.24



รูปที่ 2.24 โครงสร้างทั่วไปของ LD



รูปที่ 2.25 โครงสร้าง, ระดับพลังงานและลักษณะการเปลี่ยนแปลงค่าดัชนีหักเหของ LD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำให้เกิด Laser Oscillation นั้นจะต้องทำให้ผลต่างระหว่างระดับพลังงานของ Conduction Band ของ P – Type Semiconductor และ Conduction Band ของ Active Layer มีค่าพร้อมทั้งทำให้ผลต่างระหว่างพลังงานของ Conduction band กับ Valence Band ของ N – Type Semiconductor มีค่าต่ำกว่าระดับพลังงานของ Valence Band ของ Active Layer ด้วยดังนั้นจึงนำมาเชื่อมต่อกันจะได้ระดับพลังงาน ดังแสดงในรูปที่ 2.25ข เมื่อทำให้มีกระแสไหลใน Semiconductor ที่มีการเชื่อมต่อกันในลักษณะที่กล่าวข้างต้นโดยให้มีทิศทางไหลจาก P – Type ไปหา N – Type จะเป็นผลให้อิเล็กตรอนส่วนเกินที่อยู่ใน N – Type ในรูป ดังแสดงในรูปที่ 2.25ก เคลื่อนที่ไปยัง P-Type และ Hole ในส่วนเกินที่มีอยู่ใน P-Type เคลื่อนที่ไปยัง N – Type ผลของการเคลื่อนที่ของอิเล็กตรอนและ Hole อยู่ภายใน Active Layer และโดยทั่วไป Active Layer นี้จะใช้สาร P – Type เมื่อมาถึงจุดนี้ให้สังเกตดูระดับพลังงานของ Layer ทั้ง 3 ที่แสดงในรูปที่ 2.25ข จะเห็นว่าเกิดมีกำแพงของพลังงาน เรียกว่า Hetero Barrier ขึ้นทำให้อิเล็กตรอนและ Hole ที่เคลื่อนที่ไปนั้นถูกขังอยู่ใน Active Layer เป็นผลให้เกิดสภาพ Inversion Distribution ได้อย่างดี ทำให้มีผลการขยายความเข้มของการปล่อยแสง

อนึ่ง โดยการให้ดัชนีการหักเหของ Active Layer มีค่ามากกว่า Layer ข้างเคียง ดังแสดงในรูป 2.25ค จะมีสภาพเหมือนกันกับเส้นใยแสง แสงที่ปล่อยออกมาจะถูกกักและเดินทางอยู่ใน Active Layer จากผลการกักอิเล็กตรอน และโฮลเอาไว้ใน Active Layer และ ผลการกักแสงเอาไว้ใน Active Layer ทำให้ได้การปล่อยแสงที่มีประสิทธิภาพดีได้

ตามที่ได้กล่าวมาแล้วว่าแสงจะออกมาจากระนาบสะท้อนกลับ โดยที่ระนาบสะท้อนกลับมานี้ทำจากการใช้สิ่งที่มีค่ามาก ๆ คล้ายใบมีดโกนไปตัดสารกึ่งตัวนำที่ประกอบกันเป็น LD ให้มีช่องเปิดเรียกว่า Open Wall โดยการทำให้เช่นนี้แสง Laser จะถูกกักขังอยู่ใน Active Layer ได้ดี แต่ทว่าเมื่อมันเดินทางมาถึง Open Wall มันจะหลุดออกมาข้างนอกตลอดแนวของ Open Wall นี้ทำให้ประสิทธิภาพของการเชื่อมแสงเข้ากับเส้นใยแสงได้ไม่ดีนัก โดยได้มีการปรับปรุงโครงสร้างเพื่อให้มีประสิทธิภาพดีขึ้น ซึ่งจะไม่กล่าวถึงในที่นี้

2.7.5 โครงสร้างและการทำงานของารรับแสง

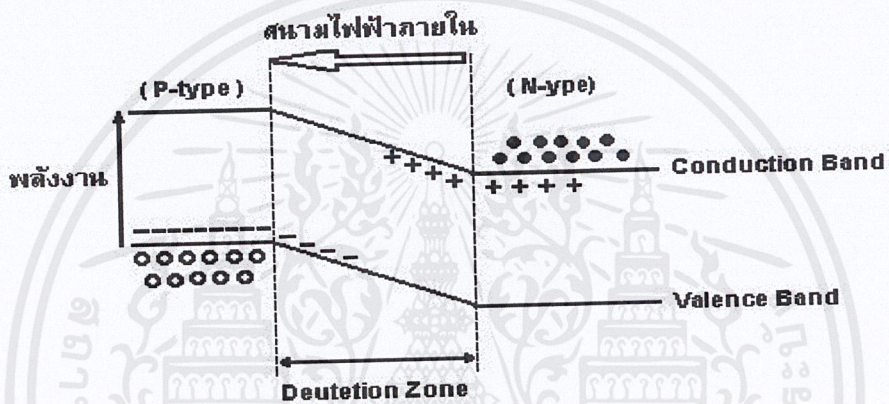
การรับแสงหมายถึง การเปลี่ยนแสงให้เป็นไฟฟ้า ในการทำงานนี้แบ่งออกได้เป็น 2 วิธีคือ วิธีที่หนึ่งเป็นการเปลี่ยนสัญญาณแสงให้เป็นไฟฟ้าโดยตรง วิธีที่สองทำโดยการเปลี่ยนพลังงานแสงให้เป็นพลังงานความร้อนก่อนแล้วจึงเปลี่ยนเป็นไฟฟ้า วิธีที่หนึ่งนั้นเรียกว่า Photo Electric Effect ส่วนวิธีที่สองเรียกว่า Sensitive Heat Effect

วิธีการตรวจแสงโดยใช้ Sensitive Heat Effect นั้นโดยทั่วไปจะมีการตอบสนองช้ามากและความไวไม่ดีจึงใช้กับ Thermocouple, barometer และอื่นๆ แต่ไม่นำมาใช้ในการสื่อสารด้วยแสงดังนั้นสำหรับการสื่อสารด้วยแสงจึงควรทำความเข้าใจโครงสร้าง และการทำงานของารรับแสงโดย Photo Electric Effect

หลักการของ Photo Electric Effect ใช้ขบวนการดูดพลังงานนั้นคือเมื่อมีแสงมากระทบสารกึ่งตัวนำ อิเล็กตรอนที่อยู่ใน Valence Band จะเลื่อนขึ้นไปอยู่ Conduction Band แต่การเลื่อนขึ้นไปนี้เป็นแต่เพียง

อิเล็กตรอนที่เคลื่อนที่ไปเท่านั้น และในที่สุดมันจะไปรวมกันใหม่กับ Hole ใน Valence Band อีกทำให้ไม่ได้รับ Photo Electric Effect ด้วยเหตุนี้ เพื่อที่จะเปลี่ยนแสงให้เป็นไฟฟ้าจะต้องใช้สภาพการแยกกันของอิเล็กตรอนกับ Hole ก่อนที่มันจะรวมกัน

สำหรับอุปกรณ์รับแสงสารกึ่งตัวนำ ก็เช่นเดียวกันกับอุปกรณ์กำเนิดแสง นั่นคือเพื่อที่จะแยกอิเล็กตรอนกับ Hole นั้นโดยทั่วไปใช้ PN – Junction ด้วยเหตุว่า ที่รอยต่อของ PN – Junction นั้นจะเกิดสนามไฟฟ้าในที่ว่าง (Space Electric Field) ขึ้น แต่มันจะถูกดึงด้วยอิเล็กตรอนของ N – Type และ Hole ของ P – Type ซึ่งมีประจุไฟฟ้าเป็น - และ + เป็นผลให้เกิดบริเวณที่ไม่มีอิเล็กตรอนและ Hole ขึ้นตรงรอยต่อ บริเวณนี้เรียกว่า Depletion Zone ดังแสดงในรูป 2.26



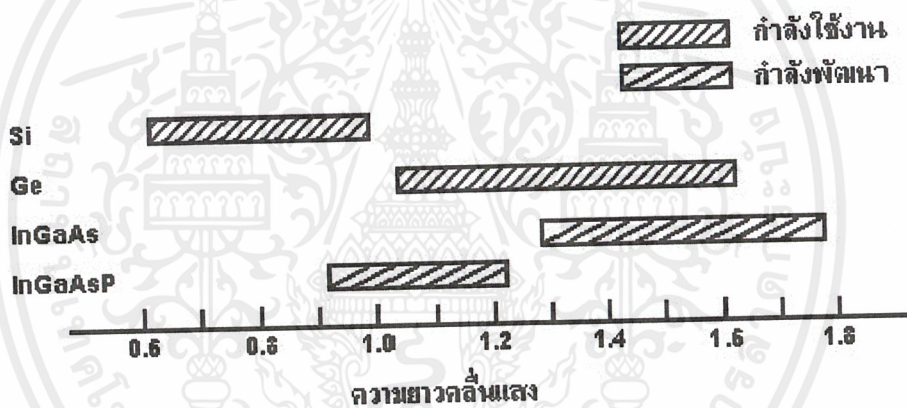
รูปที่ 2.26 บริเวณเขตปลอดพาหะ

ในสภาพอย่างนี้เมื่อมีแสงมากระทบจากทางด้านบริเวณ P – Type แสงนั้นจะถูกดูด พร้อมทั้งเคลื่อนที่ไปบริเวณ N – Type แต่ที่ Depletion Zone อิเล็กตรอนและ Hole ที่เกิดจากการดูดพลังงานจากแสงจะถูก Space Electric Field แยกไปในทิศทางตรงข้ามกล่าวคือ อิเล็กตรอนไปทางด้าน N และ Hole ไปทางด้าน P อนึ่งที่บริเวณซึ่งอยู่ห่างจาก Depletion Zone นั้นเนื่องจากไม่มีสนามไฟฟ้า อิเล็กตรอนและ Hole ที่เกิดจาก Photo Electric Effect จะรวมตัวกันใหม่ในระหว่างเคลื่อนที่ แต่สำหรับอิเล็กตรอนและ Hole ที่เคลื่อนที่เข้าไปใน Space Electric Field แล้วนั้นจะสามารถเข้าไปยังบริเวณตรงข้ามผลที่ได้คือ จะเกิดแรงดันไฟฟ้าที่เป็นสัดส่วนกับปริมาณของอิเล็กตรอนและ Hole ที่ถูกแยกขึ้นจากปลายทั้งสองของ P-Type และ N-Type ถ้าหากนำวงจรภายนอกมาต่อกับปลายทั้งสองนี้จะทำให้อิเล็กตรอนและ Hole สามารถรวมตัวกันได้ โดยผ่านวงจรภายนอก นั่นคือมีกระแสไหลนั่นเองกระแสที่เกิดที่ Depletion Zone เรียกว่า Drift Current ส่วนกระแสที่เกิดบริเวณที่อยู่ห่างจาก Depletion Zone เรียกว่า Diffusion Current และกระแสนี้เป็นหลักการเปลี่ยนแสงเป็นไฟฟ้า

2.7.6 สารของอุปกรณ์รับแสง

สำหรับอุปกรณ์รับแสงก็เช่นเดียวกับอุปกรณ์กำเนิดแสงนั่นคือมีสารหลายชนิด นอกจากนั้นผลต่างของพลังงานของ Conduction Band และ Valence Band ของอุปกรณ์รับแสงมีค่าแตกต่างกันทำให้มีย่านความยาวคลื่นต่างกันที่ดูดสัญญาณแสงที่เข้ามาได้ง่าย(ความไวในการรับแสงดี)

ในการออกแบบระบบการสื่อสารด้วยเส้นใยแสงนั้นจะต้องเลือกอุปกรณ์รับแสงที่เหมาะสมกับความยาวคลื่นที่ใช้เช่นเดียวกับอุปกรณ์กำเนิดแสง สำหรับย่านความยาวคลื่นที่ต่ำกว่า $1 \mu\text{m}$ จะใช้ Si (Silicon) สำหรับย่านความยาวคลื่นจาก $1 - 1.7 \mu\text{m}$ ใช้ Ge (Germanium) เป็นส่วนใหญ่ นอกจากนั้นปัจจุบันสำหรับความยาวคลื่นในช่วง $1.55 \mu\text{m}$ เป็นความยาวคลื่นที่มีการสูญเสียในเส้นใยแสงน้อยมากและเป็นความยาวคลื่นที่อยู่ใน Third Window การใช้งานอุปกรณ์รับแสงชนิดใหม่ที่ทำจากสารที่เป็นสารประกอบสารกึ่งตัวนำ InGaAs และอื่นๆ ซึ่งมีความไวในการรับแสงดีมากนั้น กำลังได้รับความนิยมขึ้นเรื่อยๆ



รูปที่ 2.27 ความยาวคลื่นในการรับแสงของอุปกรณ์รับแสงแต่ละชนิด

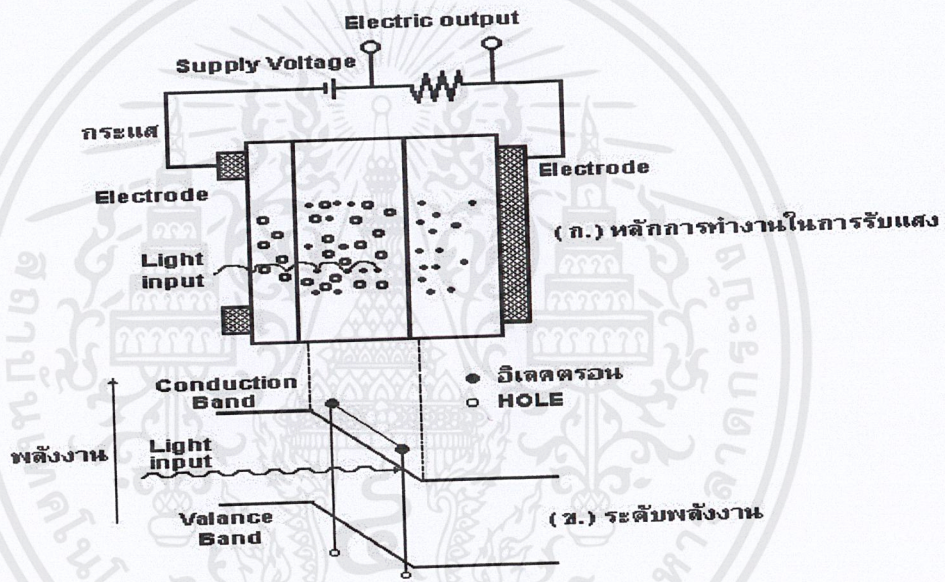
2.7.7 โครงสร้างของอุปกรณ์รับแสง

ในหัวข้อที่แล้วได้กล่าวถึง Space Electric Field ตรงรอยต่อ PN - Junction ที่ทำให้อิเล็กตรอนและ Hole เคลื่อนที่ไปในทิศทางตรงกันข้าม แต่ถ้าให้แรงดันไฟฟ้ากลับทิศทางภายนอกกล่าวคือทางด้าน P ให้ไฟฟ้า - และทางด้าน N ให้ไฟฟ้า + จะทำให้การเคลื่อนที่ของอิเล็กตรอนและ Hole ตรงรอยต่อมีอัตราเร่งเพิ่มขึ้น

อุปกรณ์รับแสงที่เป็นสารกึ่งตัวนำนี้แบ่งออกเป็นพวกใหญ่ ๆ ได้ 2 พวก ตามปริมาณแรงดันไฟฟ้าที่ป้อนให้จากภายนอกคือ

Photodiode: PD กับ Avalanche Photo Diode: APD พวก PD นั้นเป็นพวกที่ได้รับการป้อนแรงดันไฟฟ้าปริมาณน้อย ส่วนพวก APD เป็นพวกที่ได้รับการป้อนแรงดันไฟฟ้าปริมาณมาก

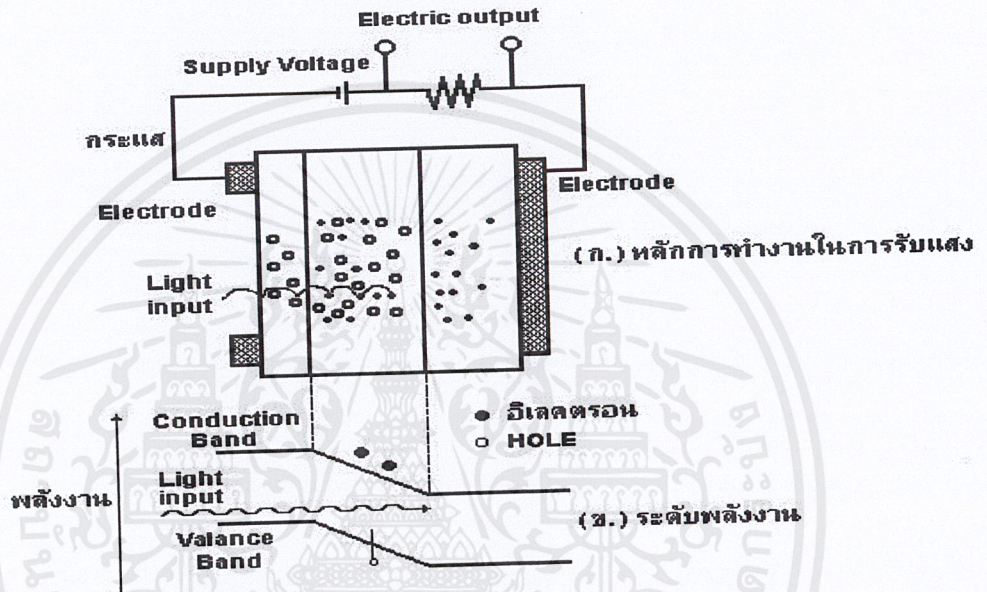
ตัวอย่างของ PD คือ PIN – PD ดังแสดงในรูปที่ 2.28 PIN หมายถึงในระหว่างสารกึ่งตัวนำ P – Type และ N – Type มีสารกึ่งตัวนำแบบที่เรียกว่า Intrinsic: I คั่นอยู่ ตามที่ได้กล่าวมาแล้วว่า Drift Current นั้นเกิดขึ้นใน Depletion Zone และผลของสนามไฟฟ้าทำให้มีการตอบสนองเร็ว แต่ในทางตรงกันข้าม Diffusion Current ที่เกิดขึ้นภายนอก Depletion Zone ยิ่งกว้างมากเท่าใด Quantum Efficiency และความเร็วของการตอบสนองความถี่ยิ่งดีขึ้น ความกว้างของ Depletion Zone นี้ถ้าความหนาแน่นของอิเล็กตรอนและ Hole ของ P – Type และ N – Type ยิ่งต่ำจะยิ่งกว้าง ดังนั้นสารกึ่งตัวนำแบบ I ที่คั่นกลางระหว่าง P – Type กับ N – Type จึงมีหน้าที่เพื่อทำความกว้างของ Depletion Zone กว้างนั่นเอง เนื่องจาก PD ที่ใช้ในระบบการสื่อสารนั้นโดยทั่วไปต้องการความเร็วในการตอบสนองสูง ดังนั้นส่วนใหญ่จะใช้ PIN – PD



รูปที่ 2.28 หลักการทำงานการรับแสงและระดับพลังงานของ PIN – PD

อนึ่ง APD นั้นใช้ปฏิกิริยาการขยาย Avalanche ของอิเล็กตรอนและ Hole ในสารกึ่งตัวนำเมื่อเปรียบเทียบกับ PD แล้วเป็นอุปกรณ์รับแสงที่ให้กระแสจำนวนมาก หลักการทำงานของ APD แสดงดังรูป 2.28 สำหรับโครงการนั้นส่วนใหญ่ทางด้าน P ของ PN – Junction จะมีสารกึ่งตัวนำแบบ P – Type ที่มีความหนาแน่นของ Hole สูงติดอยู่(ส่วนที่แสดงด้วย P+ ในรูป) โดยการทำให้สนามไฟฟ้าภายในของบริเวณใกล้ๆ รอยต่อที่มี P – Layer เป็นศูนย์กลางมีค่ามาก อิเล็กตรอนที่ดูดแสงที่ตกกระทบจากด้าน P+ และถูกกระตุ้นจาก Valence Band ไปยัง Conduction Band ในระหว่างที่มันได้รับอัตราเร่งและผ่าน P-Layer นั้นมันจะได้รับพลังงานจำนวนมากกว่าผลต่างของพลังงานของ Conduction Band กับ Valence Band จากผลนี้ทำให้สามารถกระตุ้นอิเล็กตรอนที่อยู่ใน Valence Band และทำให้การเกิดอิเล็กตรอนกับ Hole ใหม่ได้ และ

อิเล็กตรอนรอนกับ Hole ใหม่ยังถูกสนามไฟฟ้าเร่งอัตราเร่งให้อีก ทำให้เกิดอิเล็กตรอนรอนกับ Hole ใหม่ ออกมาอีก เมื่อขบวนการนี้เกิดอย่างต่อเนื่องกันจำนวนของอิเล็กตรอนรอนกับ Hole จะเพิ่มมากขึ้นเป็นจำนวนมากมาย (Avalanche) เป็นผลให้เกิดการขยายที่เรียกว่า Avalanche Multiplication ผลนี้ทำให้กระแสถูกขยาย นั้นเอง



รูปที่ 2.29 หลักการทำงานการรับแสงและระดับพลังงานของ APD

2.7.8 คุณสมบัติของอุปกรณ์รับแสง

ประสิทธิภาพของอุปกรณ์รับแสงประเมินจากคุณสมบัติต่างๆ ได้แก่ Quantum Efficiency ซึ่งแสดงว่าแสงที่รับมานั้นถูกเปลี่ยนเป็นไฟฟ้าได้มากเท่าไร ความไวการรับแสง(ระดับรับแสงต่ำที่สุดที่ต้องการสำหรับการส่งที่มีคุณภาพ) ซึ่งเป็นอุปกรณ์ที่สำคัญในการออกแบบระยะการถ่ายทอดของระบบการสื่อสารด้วยเส้นใยแสงที่จะกล่าวถึงภายหลัง, สัญญาณรบกวน (Noise) ที่เกิดขึ้นและความเร็วของการตอบสนองการทำงาน สำหรับ Quantum Efficiency กำหนดจากสารและโครงสร้างของอุปกรณ์รับแสงแต่สำหรับความไวของการรับแสงนั้นจะเกี่ยวข้องกับขนาดของแรงดันไฟฟ้าที่ป้อนให้

เนื่องจาก APD ใช้ปรากฏการณ์ขยาย Avalanche ตามที่กล่าวมาแล้วในตอนต้น ดังนั้นจึงมีความไวสูงประมาณ 10 – 20 dB (10 – 100 เท่า) เมื่อเทียบกับ PD สัญญาณรบกวนที่เกิดในอุปกรณ์รับแสงมีสิ่งๆที่เรียกว่า Shot Noise สิ่งนี้เป็น Noise อันเนื่องมาจากการเปลี่ยนแปลงของ Photo Current ที่เกิดจากการกระตุ้นอิเล็กตรอนรอนอย่างไม่เป็นระเบียบทางเวลาหรือทาง Space คุณสมบัติของ Shot Noise เป็นดังสมการต่อไปนี้

$$\text{Shot Noise Current} \propto I_0 M^{2+f} \quad (2.19)$$

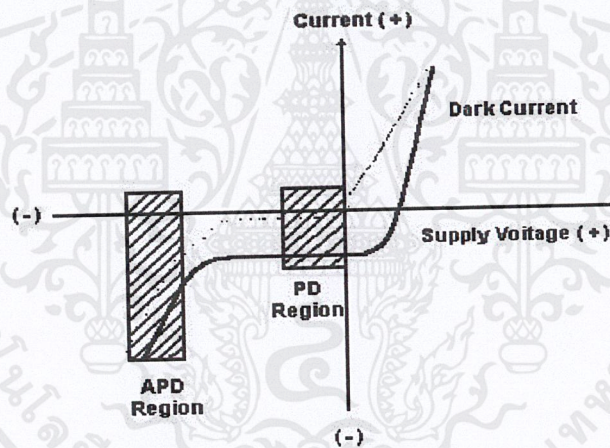
ในที่นี้ M เป็นอัตราขยายกระแสแสงของอุปกรณ์รับแสง

I_0 เป็น Photo Current เมื่อ $M = 1$ (กรณีของ PD)

f เป็น Excess Noise Figure มีค่ามากเมื่อเทียบกับ M

นั่นคือจากสมการจะเห็นว่าที่ระดับการรับแสงเท่ากัน ถ้าหากทำให้แรงดันไฟฟ้าในทิศทางกลับที่ป้อนให้มีค่าสูง และทำให้อัตราการขยายกระแสเพิ่มมากขึ้นนั้น สัญญาณออก (Output Signal $I_0 M^{2+f}$) จะเพิ่มมากขึ้นด้วยแต่ Shot noise ก็เพิ่มมากขึ้นเช่นเดียวกัน

คุณสมบัติของอุปกรณ์รับแสงทั่วไปแสดงดังรูป 2.30 จากรูปจะช่วยทำให้เข้าใจความแตกต่างของบริเวณการทำงานของ APD และ PD ได้ดีและในรูป 2.30 นี้ได้แสดงการไหลของกระแสที่เรียกว่า Dark Current ที่เกิดในสภาพที่มีแรงดันไฟฟ้าในทิศทางกลับป้อนให้แต่ไม่มีแสงเข้ามาด้วย



รูปที่ 2.30 แรงดันไฟฟ้าที่ป้อนให้และ Photo Current

กระแส Dark Current นี้มีลักษณะพิเศษคือมันจะเพิ่มขึ้นเร็วกว่าการเพิ่มขึ้นของ Output Signal Shot Noise เป็นสิ่งที่เกิดจาก Dark Current และอื่นๆ ที่เป็นแหล่งต้นกำเนิดกรณีของ PD เนื่องจาก $M = 1$ ดังนั้น Shot Noise จึงไม่มีค่ามาก แต่สำหรับกรณีของ APD จำเป็นต้องระวังเกี่ยวกับค่าของ M

ในการออกแบบระบบการสื่อสารด้วยเส้นใยแสง นอกจากจะต้องคำนึงถึง Shot Noise นี้แล้วยังมี Thermal Noise ที่เกิดในวงจรไฟฟ้าซึ่งไม่เกี่ยวกับสัญญาณแสงที่เข้ามา ดังนั้นในการออกแบบการสื่อสารด้วยเส้นใยแสง จำเป็นต้องเลือกค่า M ที่เหมาะสมที่ทำให้ผลรวมของ Thermal Noise กับ Shot Noise มีค่าต่ำมากเมื่อเทียบกับระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเร็วการตอบสนองความถี่ เป็นสิ่งที่กำหนดจากเวลาที่สัญญาณแสงเข้ามา จนกระทั่งเกิดปรากฏการณ์คูตแสง แต่ในปัจจุบันเนื่องจากทั้ง PD และ APD สามารถตอบสนองความเร็วได้ถึงหลาย GHz จึงไม่มีปัญหาในการใช้งาน การเปรียบเทียบคุณสมบัติต่างๆ ของ PD และ APD แสดงดังตาราง 2.2

หัวข้ออุปกรณ์รับแสง	PD	APD
Quantum Efficiency	-80%	-80%
ความไวการรับแสง	-15~20 dBm0	-30~40 dBm0
ความเร็วการตอบสนองความถี่	~หลาย GHz	~หลาย GHz
อัตราขยาย	1	~500
ค่าแรงดันไฟฟ้าที่ทำงาน	0~20 v	30~200 v

ตารางที่ 2.2 การเปรียบเทียบคุณสมบัติของอุปกรณ์รับแสง

2.8 วงจรกรองความถี่ (Band Pass Filter)

วงจรกรองความถี่ จะยอมให้ความถี่ที่เหมาะสมย่านหนึ่ง (ย่านความถี่ผ่าน) เท่านั้นผ่านไปได้กล่าวคือ ย่านความถี่สูงและต่ำจะถูกบล็อกไว้ คุณลักษณะของวงจรหลายๆ แบบในทางขนาดสำหรับแบนด์พาสฟิลเตอร์ ได้แสดงไว้ในรูปที่ 2.31 ช่วงของความถี่ที่ผ่านได้ถูกเรียกว่า Bandwidth (BW) และถูกจำกัดด้วยความแตกต่างระหว่างขอบเขตช่วงผ่าน โดยการ ω_1 และ ω_2 ได้แสดงดังรูปเพื่อกำหนดขอบของช่วงผ่านเราจะได้

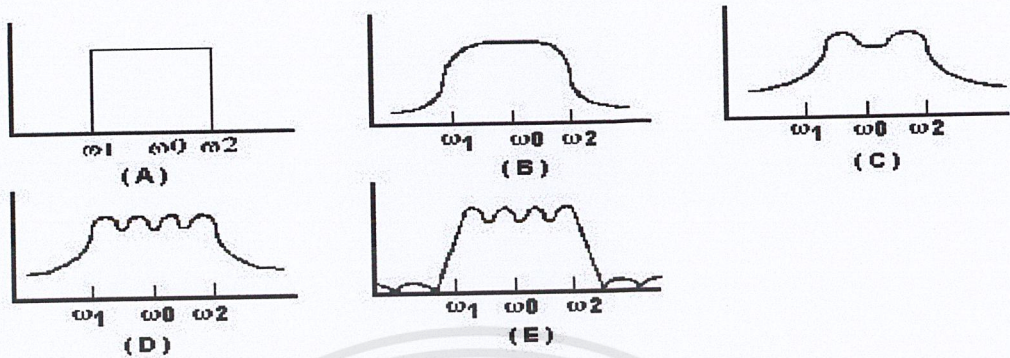
$$BW = \omega_2 - \omega_1 \text{ ความถี่กลาง } \omega_0 \text{ ของช่วงผ่านถูกจำกัดด้วยค่าเฉลี่ยทางคณิตศาสตร์ของความถี่ที่ขอบจะได้}$$

$$\omega_0 = \sqrt{\omega_1 \omega_2}$$

โดยที่รูปที่ 2.31a แสดงให้เห็นถึงคุณลักษณะของแบนพาสฟิลเตอร์ในอุดมคติ รูปที่ 2.31b แสดงคุณลักษณะของแบนพาสฟิลเตอร์ที่บริเวณของพาสแบนด์ไม่มีริบเบิ้ล (Monotonic) ซึ่งทั้งสองข้างของความถี่กลาง ไม่มีการเปลี่ยนแปลงเครื่องหมายคุณลักษณะทางขนาด คุณลักษณะทางขนาดของแบนด์พาสดังที่แสดงในรูป 2.31a และ b โดยทั่วไปฟังก์ชันของวงจรจะมีจุดที่เป็นศูนย์และจุดอนันต์ ดังนั้นเราจะได้รูปแบบของฟังก์ชันเป็น

$$N(s) = \frac{HS^{n/2}}{B(s)} \quad (2.20)$$

จากสมการ ค่า H จะเป็นค่าคงที่ และ n จะเป็นดีกรีของตัวส่วนของโพลีโนเมียล B(s) และจะเป็นจำนวนคู่ คุณลักษณะทางเฟสของฟังก์ชันจะเริ่มต้นที่ $(+90n/2)$ ที่ความถี่ศูนย์และลดลงเป็น $(-90n/2)$ ที่ความถี่ อนันต์และเป็นศูนย์ที่ความถี่กลาง ω_0



รูปที่ 2.31 การกรองความถี่ในลักษณะสัญญาณต่างๆ กัน

- บัตเตอร์เวิร์ทฟังก์ชัน (Butterworth Function)

จะเป็นการประยุกต์ใช้งานกฎเกณฑ์ Maximally Flat Magnitude พิจารณาฟังก์ชันของขนาดสำหรับ วงจรย่านความถี่ต่ำผ่าน จากพล็อตของฟังก์ชันจะแสดงคุณลักษณะที่ราบเรียบที่ย่านความถี่ต่ำและจะมีค่าลดต่ำลงที่ย่านความถี่สูงดังนั้นในทางอุดมคติเราอาจจะแสดงคุณลักษณะให้เห็นได้ดังรูป 2.32 ซึ่งในความเป็นจริงแล้วไม่มีความเป็นไปได้ ในทางปฏิบัติ จึงหาฟังก์ชันของความถี่ต่ำผ่านโดยการประมาณด้วยฟังก์ชันของ Magnitude-square $|N(j\omega)|^2$ ซึ่งโดยทั่วไป กฎเกณฑ์ maximally flat จะเป็นจริงได้ที่ $\omega = 0$ ถ้าเป็นไปตามกฎเกณฑ์นี้จะทำให้ได้เคิร์ฟที่ราบเรียบที่เราต้องการอย่างน้อยที่สุดก็ในย่านความถี่ต่ำ ขึ้นต่อไป เราจะพิจารณา Drop - Off ของคุณลักษณะที่ย่านความถี่สูง โดยเราจะกำหนดให้ตำแหน่งของ Zeroes ทั้งหมดอยู่ที่อนันต์ ดังนั้นจะได้เศษของ $N(j\omega)$ จะเป็นค่าคงที่และสัมประสิทธิ์ b_1 จะเป็นตัวเซต Zero ยกเว้นในกรณีของลำดับที่สูงที่สุด ผลลัพธ์ของฟังก์ชันที่มีขนาดเป็นสี่เหลี่ยมจะมีรูปแบบดังนี้

$$|N(j\omega)|^2 = \frac{H^2}{1 + \omega^{2n}} \tag{2.21}$$

ในที่นี้เราเลือกให้สัมประสิทธิ์ของการคูณเป็น ω^{2n} ในเทอมที่จะทำการนอ้มลไลซ์ความถี่ ฟังก์ชันนี้ถูกเรียกว่า Butterworth Function

สรุปคุณสมบัติของ Butterworth Function

ฟังก์ชันของบัตเตอร์เวิร์ทของวงจรมีรูปแบบดังในสมการ

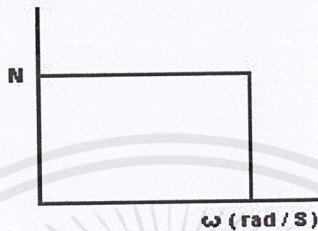
1. ช่วงของย่านความถี่ $0 \leq \omega \leq 1$ rad/s ถูกเรียกว่า Passband
2. ช่วงของย่านความถี่ $\omega \geq 1$ rad/s ถูกเรียกว่า Stopband
3. ที่ $\omega = 1$ rad/s $|N(j\omega)| = \frac{H}{\sqrt{1+1^2}} = \frac{H}{\sqrt{2}} = 0.707H$ โดยที่ไม่ขึ้นอยู่กับค่าของ n
4. ที่ $\omega = 1$ rad/s ความชันของ $|N(j\omega)|^2$ เป็นสัดส่วนกับ $-1/2n$

5. ฟังก์ชัน $|N(j\omega)|$ จะเป็นฟังก์ชันแบบโมนोटอนิก (มีการลดลงอย่างต่อเนื่อง) ของ ω

ฟังก์ชันที่ถุกนิยามในสมการ.... มักจะถูกอ้างอิงกับ Butterworth Function ที่ถุกนอมัลไลซ์เพราะว่า

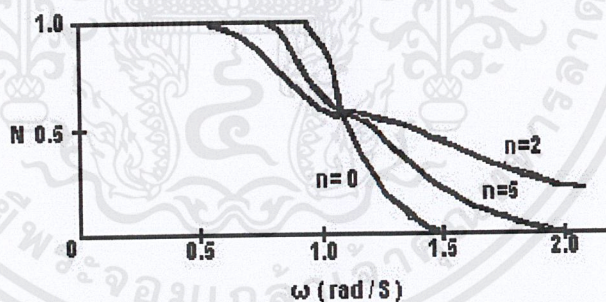
$$20 \log \frac{|N(j1)|}{|N(j0)|} = 20 \log 0.70711 = -3.0101 \text{ dB}$$

ความถี่ -3 dB หรือความถี่ 3 dB down



รูปที่ 2.32 คุณลักษณะทางขนาดของวงจรมวลที่ต่ำผ่านในทางอุดมคติ

พล็อตของขนาดของ Butterworth Function สำหรับ n ค่าต่างๆ ได้แสดงในรูป 2.33 ค่าในทางตัวเลขของ Butterworth Function จะอยู่ในรูปของฐานสิบหรือเดซิเบล สำหรับค่าของความถี่ที่มากเพียงพอจะมีการลดทอนเป็น 20 ndB/decade ที่ความถี่นอกเหนือจาก $\omega = 1$ เรเดียนต่อวินาที ที่ซึ่ง n เป็นดีกรีของฟังก์ชัน

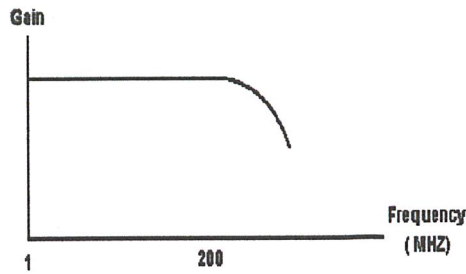


รูปที่ 2.33 ขนาดของ Butterworth Function ของออร์เดอร์ต่างๆ

2.9 วงจรขยายสัญญาณช่วงกว้าง (Wideband Amplifier)

วงจขยายสัญญาณต่างๆ ไป จะมีเกณฑ์ ในการขยายสัญญาณได้เท่ากันในช่วงความถี่หนึ่งเท่านั้น แต่สำหรับวงจขยายสัญญาณช่วงกว้างจะให้เกณฑ์ในการขยายสัญญาณที่เท่ากันได้ในช่วงความถี่ที่กว้างกว่า เช่น ตั้งแต่ $1\text{-}200 \text{ MHz}$ หรือ 1 MHz ถึง 1 GHz ดังนั้นวงจขยายสัญญาณช่วงกว้างจึงสามารถใช้งานได้หลากหลายมากกว่า คือสามารถรับสัญญาณทางด้านอินพุตได้ในช่วงความถี่ที่กว้างกว่า วงจขยายต่างๆ ไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

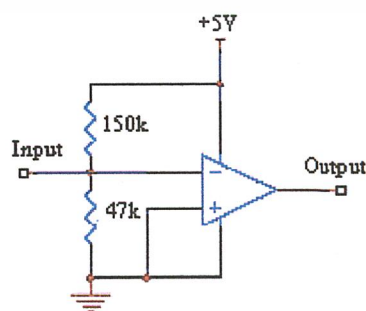


รูปที่ 2.34 ผลตอบสนองความถี่ของวงจรขยายสัญญาณช่วงกว้าง

นอกจากนี้ข้อดีอีกประการหนึ่งของวงจรขยายสัญญาณช่วงกว้างคือจะให้อิมพีแดนซ์ทั้งทางด้านอินพุตและเอาต์พุตมีค่าเข้าใกล้ 50 โอห์ม ทำให้สามารถใช้ในการแมทชิงอิมพีแดนซ์ได้ เป็นผลให้ค่า VSWR ของระบบดี ตัวอย่างเช่นเราสามารถต่อวงจรขยายสัญญาณช่วงกว้างเอาไว้กับวงจรพาสซีฟฟิลเตอร์เพื่อให้แมทซ์กับอิมพีแดนซ์ของพาสซีฟฟิลเตอร์ ข้อเสียของวงจรมันก็คือค่านอยส์ฟิกเกอร์ (Noise Figure) สูง แต่ก็สามารถแก้ไขได้โดยการใส่วงจรขยายสัญญาณรบกวนต่ำ (Low Noise Amplifier) ไว้ที่ภาคแรกก่อนเพื่อควบคุมค่านอยส์ฟิกเกอร์ของระบบ

2.10 การตัดสินใจระดับลอจิกโดยใช้วงจรตัดสินใจระดับสัญญาณ

เมื่อเราสามารถทำการถอดสัญญาณข้อมูลออกมาได้แล้ววงจรที่จำเป็นอีกอย่างที่เราจะต้องทำการต่อเข้าไปเพื่อตัดสินใจระดับลอจิกที่ได้มาว่าระดับของลอจิกใดนั้นคือวงจรตัดสินใจระดับสัญญาณ (Decision Circuit) วงจรตัดสินใจระดับสัญญาณเป็นวงจรส่วนถัดจากวงจรดีมอดูเลตเพื่อตัดสินใจสัญญาณที่ได้จากการดีมอดูเลตว่าเป็น 1 หรือ 0 และยังช่วยปรับรูปสัญญาณดิจิทัลให้ดีขึ้นด้วย โดยหน้าที่ดังที่กล่าวในที่นี่ใช้วงจร Comparator โดยใช้ออปแอมป์ LF357 เนื่องจากเป็นออปแอมป์ที่มี Slew rate ที่ดี โดยต่อวงจรดังรูป 2.35 สัญญาณอินพุต V_{in} จะถูกเปรียบเทียบกับระดับแรงดันที่กำหนดโดยค่าความต้านทาน 150k และ 4.7k ตามรูปที่ 2.35 ซึ่งสามารถปรับระดับแรงดันได้ตามความเหมาะสมถ้า V_{in} มากกว่าระดับแรงดันที่กำหนดสัญญาณเอาต์พุตจะได้เป็น +Vsat ของออปแอมป์ซึ่งในที่นี้ +Vsat = +15V และในทางตรงกันข้ามหากสัญญาณอินพุตต่ำกว่ากราวด์สัญญาณเอาต์พุตจะได้เป็น -V sat = -15V ซึ่งก็จะทำให้สัญญาณเอาต์พุตที่ได้มีรูปใกล้เคียงสี่เหลี่ยมมาก



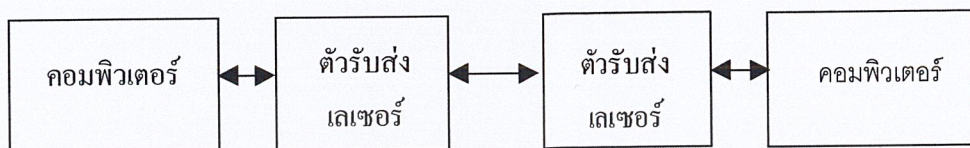
รูปที่ 2.35 วงจรตัดสินใจระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

ในโครงการนี้ได้ทำการส่งผ่านข้อมูลโดยใช้แสงเลเซอร์มาทำการส่งระดับสัญญาณดิจิทัลผ่านมาตรฐานของระบบพอร์ตอนุกรม ซึ่งพอร์ตอนุกรมนี้สนับสนุนการทำงานในลักษณะของการรับส่งข้อมูลในเวลาเดียวกัน (Full Duplex) ดังแสดงในรูปที่ 3.1

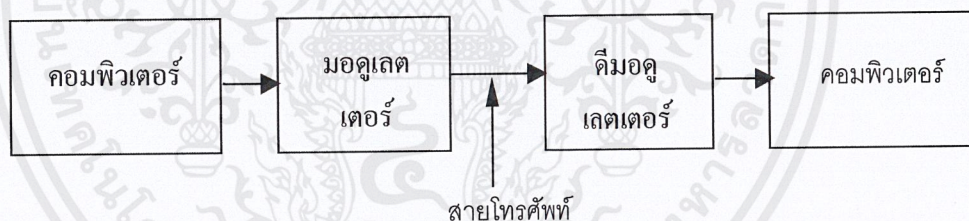


รูปที่ 3.1 บล็อกไดอะแกรมการสื่อสารข้อมูลคอมพิวเตอร์ผ่านแสงเลเซอร์

จากรูปจะเห็นได้ว่าข้อมูลนั้นเป็นการติดต่อสื่อสารแบบ 2 ทางโดยผ่านตัวรับส่ง ขั้นตอนของการออกแบบตัวรับส่งจะเป็นไปดังต่อไปนี้

3.1 ออกแบบวงจรให้เป็นการรับส่งแบบทางเดียวผ่านสายโทรศัพท์

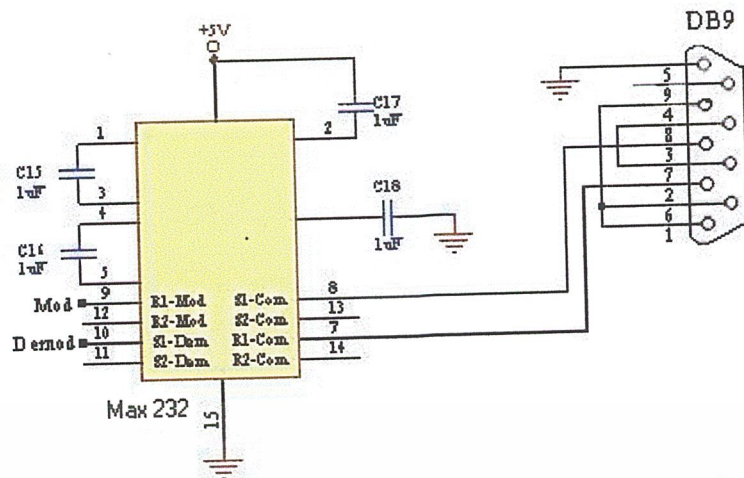
- ยังไม่ต้องมีอุปกรณ์ขับเลเซอร์ซึ่งจะสามารถแสดงได้ดังรูปที่ 3.2



รูปที่ 3.2 บล็อกไดอะแกรมของระบบการรับส่งข้อมูล โดยยังไม่มีอุปกรณ์ขับเลเซอร์

3.2 การออกแบบการเชื่อมต่อระหว่างคอมพิวเตอร์กับวงจรมอดูเลตและวงจรดีมอดูเลต

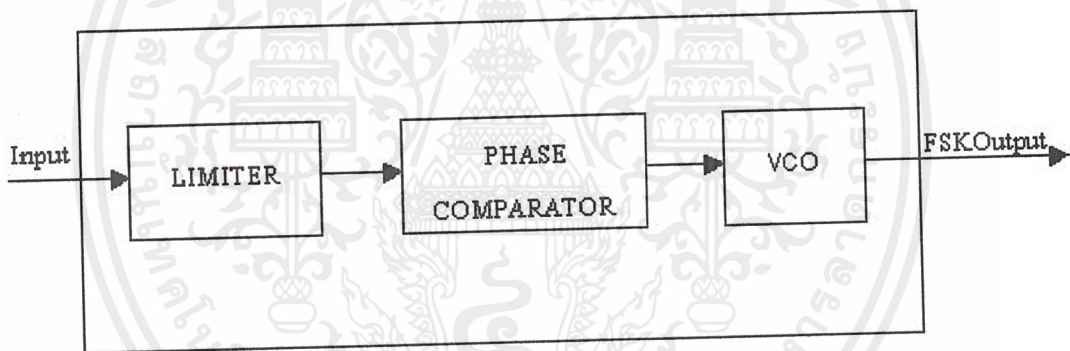
ในขั้นตอนนี้เราจะใช้ IC ที่มีคุณสมบัติในการปรับค่าระดับแรงดันจากคอมพิวเตอร์มาเป็นระดับของแรงดัน TTL และในทางตรงกันข้ามก็สามารถทำการปรับค่าแรงดัน TTL มาเป็นระดับแรงดันของคอมพิวเตอร์ได้ในที่นี้เราจะใช้ IC MAX232 ซึ่งได้แสดงลักษณะการต่อในไว้ในรูปที่ 3.3



รูปที่ 3.3 ลักษณะการต่อ IC MAX232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์

3.3 การนำสัญญาณดิจิทัลที่ได้จากคอมพิวเตอร์มาทำการมอดูเลตโดยใช้ IC เบอร์ NE564

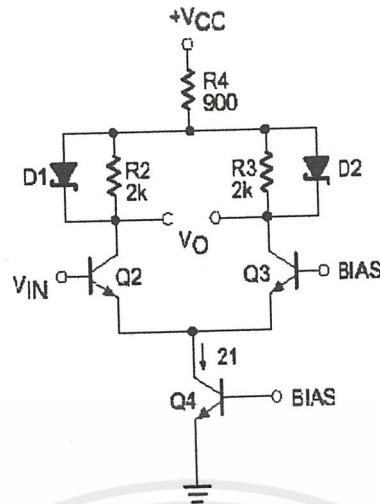
ในขั้นตอนนี้จะทำการออกแบบเพื่อกำหนดสถานะการทำงานของมันให้เป็นวงจรมอดูเลเตอร์ บล็อกไดอะแกรมของมันได้ทำการแสดงไว้ในรูปที่ 3.4



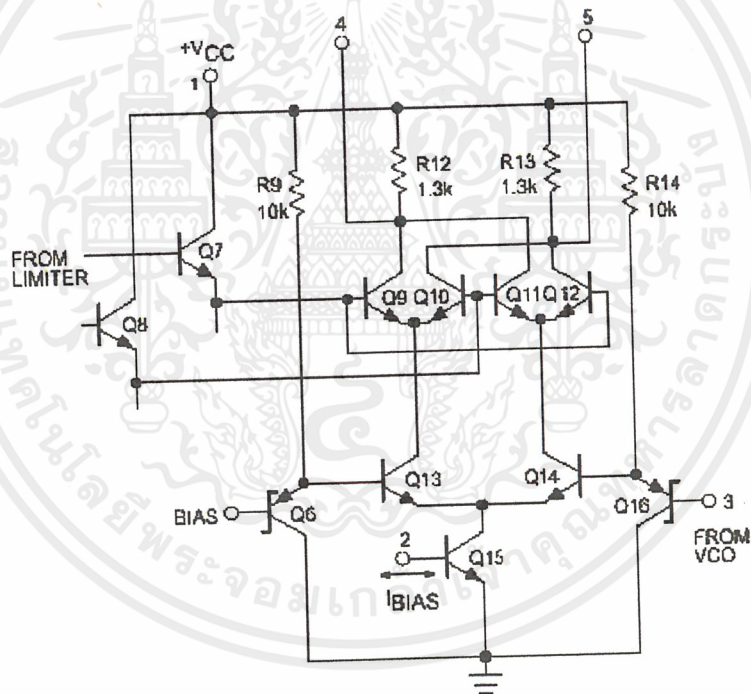
รูปที่ 3.4 บล็อกไดอะแกรมการทำงานของ IC NE564 เมื่อนำมาต่อเป็นวงจรมอดูเลเตอร์

จากรูปที่ 3.4 จะเห็นได้ว่าเมื่อนำ IC NE564 มาทำการออกแบบให้เป็นวงจรมอดูเลเตอร์จะมีความทำงานหลักๆ อยู่สามอย่างคือวงจรจำกัดสัญญาณ (Limiter), วงจรเปรียบเทียบเฟส (Phase Comparator) และวงจร VCO ซึ่งทั้งสามวงจรเราสามารถทำการอธิบายได้จากวงจรสมมูลของมันดังรูปที่ 3.5, 3.6 และ

3.7

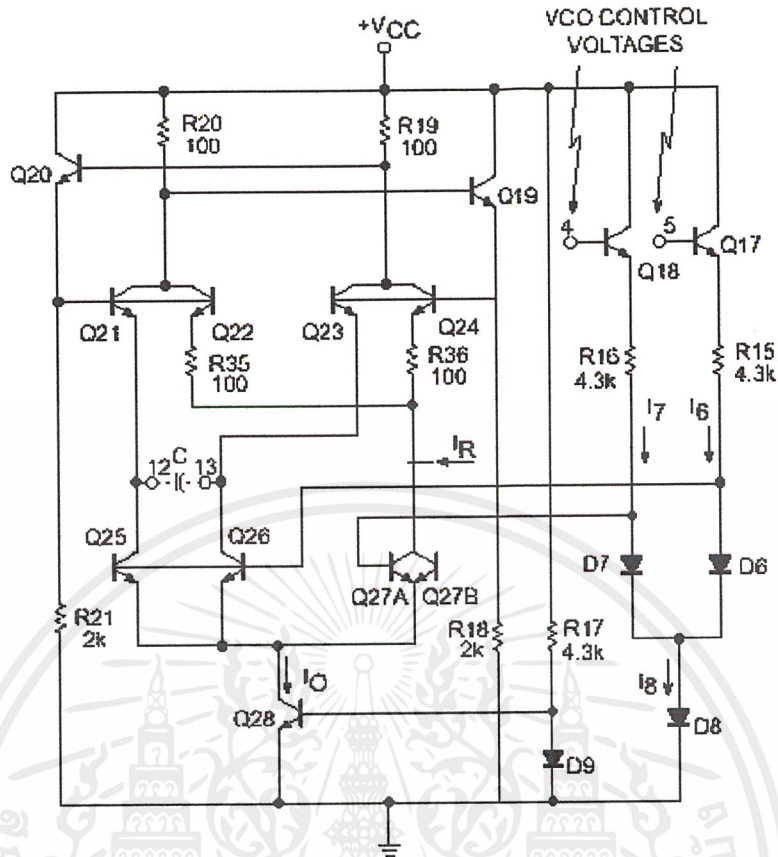


รูปที่ 3.5 วงจรสมมูลของวงจรจำกัดสัญญาณ



รูปที่ 3.6 วงจรสมมูลของวงจรเปรียบเทียบเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

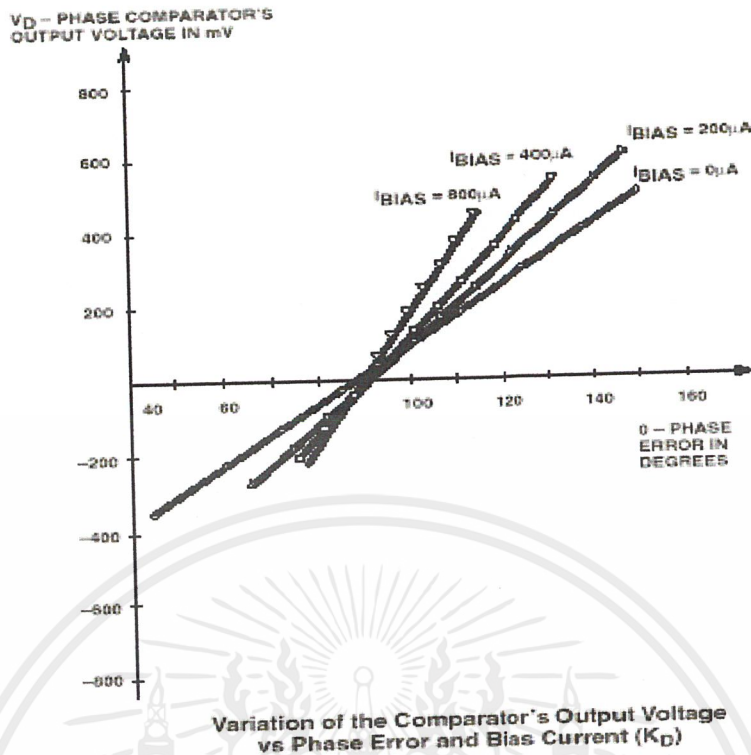


รูปที่ 3.7 วงจรสมมูลของวงจร VCO

ซึ่งเราสามารถที่จะทำการวิเคราะห์ลักษณะการทำงานได้ดังนี้

- วงจรจำกัดสัญญาณ วงจรนี้จะทำการจำกัดสัญญาณไม่ให้สูงหรือต่ำจนเกินไป
- วงจรเปรียบเทียบเฟส วงจรนี้ทำงานโดยใช้คุณสมบัติพื้นฐานของวงจร Double - Balanced mixer ซึ่งในที่นี้มันได้นำมาทำเป็นวงจรเฟสล็อกจะเห็นได้ว่าในรูปที่ 3.6 นั้น Q_{13} และ Q_{14} นั้นเป็นวงจรแบบดิฟเฟอเรนเชียลแอมพลิไฟเออร์ ทำงานโดยใช้กระแส (Mirror Current) ซึ่งควบคุมมาจาก Q_{15} ดังนั้นเราจะเห็นได้ว่าถ้าเราทำการควบคุมการไบอัสที่ตรงจุดนี้เราก็สามารถที่จะทำการควบคุมอัตราส่วนของแรงดันที่มาจากวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์ได้ ซึ่งเราก็จะออกแบบว่าต้องการให้กระแสที่จุดนี้เป็นเท่าไร โดยการต่อค่าความต้านทานที่เหมาะสมเข้าที่ขา 2 ของ IC จากการทำดังนี้ก็จะเป็นผลให้ค่าทรานคอนดักแตนซ์ (Transconductance) หรือ g_m เกิดการเปลี่ยนแปลงไปตามแต่การปรับระดับการไบอัสของเรา จะเห็นได้ว่าเมื่อ g_m เปลี่ยนแปลงเป็นผลให้ค่าการเปลี่ยนแปลงของเฟสในวงจรเปรียบเทียบเฟสนั้นมีค่าเปลี่ยนแปลงตาม K_v ซึ่งได้ทำการแสดงไว้ในรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แสดงค่าการเบี่ยงเบนของระดับโวลต์เตจที่ขึ้นอยู่กัฟเฟสและกระแสการไบอัส

ซึ่งถ้าเราทำการพิจารณาดีๆ แล้วเราก็จะพบว่าค่าของความชัน K_D นั้นก็จะเป็นเกน (Gain) ของวงจรเปรียบเทียบเฟสนั่นเองซึ่งจะได้สมการทั่วไปก็คือ

$$K_D \cong 0.66 \left(\frac{\text{volts}}{\text{rad}} \right) + 0.92 \times 10^{-4} \left(\frac{\text{volts}}{\text{rad} \times \mu\text{A}} \right) \times I_{\text{BIAS}} \mu\text{A} \quad (3.1)$$

และจากวงจรสมมูลจะสามารถสังเกตได้ว่ากระแสที่ไหลผ่าน R_{12}, R_{13} นั้นเป็นตัวกำหนดระดับแรงดันเอาท์พุทของ Common Mode ซึ่งระดับแรงดันนี้เราสามารถควบคุมได้โดยการต่อค่าความต้านทานปรับค่าได้ที่ขา 4 และขา 5

- วงจร VCO ดังที่ได้แสดงในรูป 3.7 นั้นจะเห็นได้ว่ามันจะประกอบด้วย $Q_{19}, Q_{20}, Q_{21}, Q_{23}$ ซึ่งมันจะถูกควบคุมโดยอัตราส่วนของกระแสที่มาจาก $Q_{25} - Q_{26}$ กับ Q_{27} ระดับแรงดันที่ขาขั้ววงจร VCO นั้นจะมาจากคอมมอนโหมดและดิฟเฟอเรนเชียลโหมดซึ่งได้มาจากวงจรเปรียบเทียบเฟสที่เราได้ทำการกล่าวถึงมาแล้วระดับสัญญาณไฟฟ้าที่ได้มาจะถูกเปรียบเทียบกับระดับของแรงดันที่ปรากฏที่ $Q_{17} - Q_{18}$ และ $R_{15} - R_{16}$ ค่าความต่างนี้จะเป็นตัวควบคุมการไบอัส Q_{27} และส่วนที่เป็นคอมมอนโหมด Q_{25} และ Q_{26} เป็นผลให้วงจรสามารถทำการกำเนิดความถี่ตามระดับแรงดันที่เปลี่ยนแปลงไปได้ เราสามารถทำการพิจารณาแรงดันที่ควบคุม VCO จากขา 4 และขา 5 ได้จากสมการ

$$V_4 = C_{C9} = V_{B18} = V_{CM} + 1/2V_{DM} \quad (3.2)$$

และในการทำงานเดียวกันก็สามารถทำการพิจารณาระดับแรงดันที่ Emitter-Followers Q_{17} และ Q_{18} ที่เป็นตัว

แปลงระดับแรงดันเข้าสู่ D_6 และ D_7 จะได้สมการดังนี้คือ

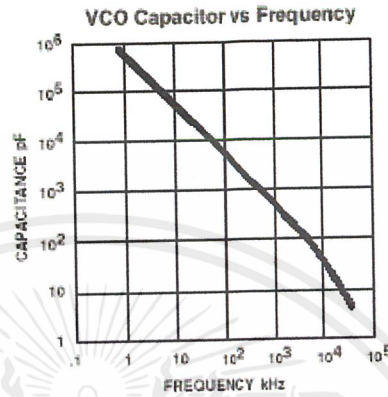
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_5 = C_{C12} = V_{B17} = V_{CM} + 1/2V_{DM} \quad (3.3)$$

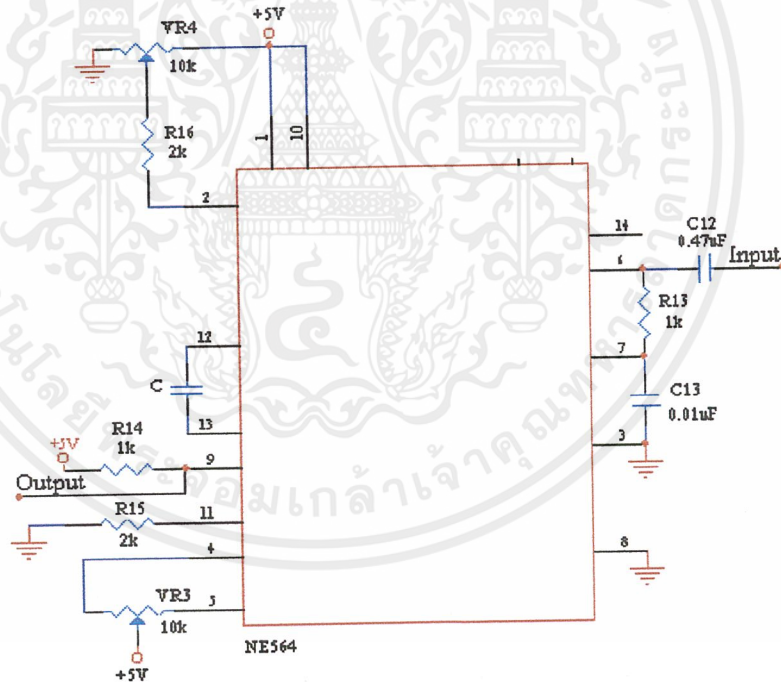
จากนั้นเราจะทำการหาค่าความถี่กลาง f_0 ของ NE564 ได้จากการหาค่า C ที่ต่อคร่อม ขา

12 และ 13 ได้จากสูตร

$$C \cong \frac{1}{2200f_0} \quad (3.4)$$



รูปที่ 3.9 กราฟแสดงความสัมพันธ์ของค่า C กับ f_0

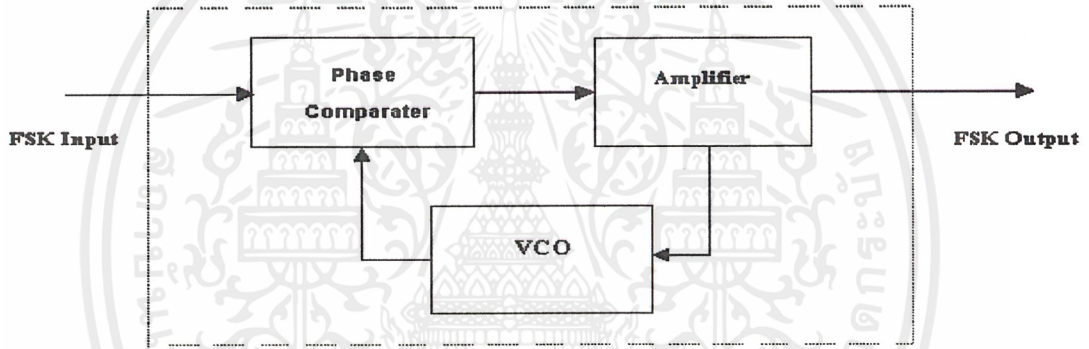


รูปที่ 3.10 การนำ IC NE564 มาต่อเป็นวงจรมอดูเลเตอร์

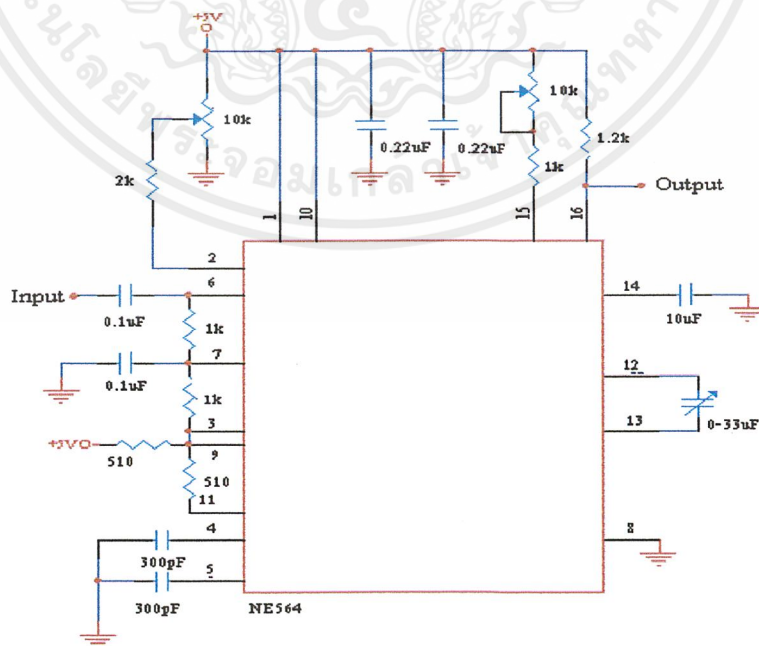
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การออกแบบวงจรดีมอดูเลตโดยใช้ IC เบอร์ NE564

เมื่อเราได้ทำการออกแบบวงจรดีมอดูเลตเรียบร้อยแล้วจากนั้นในขั้นตอนนี้เราก็ทำการออกแบบอุปกรณ์ที่ทำหน้าที่ดีมอดูเลต ในส่วนของวงจรดีมอดูเลตนั้นเราก็ได้นำเอา IC เบอร์ NE564 มาทำการประยุกต์ใช้อีกโดยเราอาศัยคุณสมบัติการที่มันสามารถทำงานเป็นวงจรเฟสล็อกูปมาทำการดีเทค (Detect) สัญญาณ กล่าวคือเนื่องจากการทำงานของวงจรนี้เป็นแบบ FSK ดังนั้นการดีมอดูเลตสัญญาณโดยใช้เฟสล็อกูปจึงเหมือนกับการใช้งานเฟสล็อกูปในวงจร FM Detector ทุกอย่างคือมันจะมีความถี่ที่รั้นนิ่ง เท่ากับความถี่กลาง (f_0) และในขณะที่ความถี่ทางด้านอินพุตเลื่อนไปเลื่อนมาระหว่าง f_m กับ f_s จะทำให้เกิดแรงดันคลาดเคลื่อนไปตรงซึ่งเป็นผลมาจากการเปรียบเทียบทางเฟสของสัญญาณอินพุต เนื่องจากความถี่ของสัญญาณอินพุตที่เข้ามายังวงจรเฟสล็อกูปมีเพียง 2 ความถี่คือ f_m และ f_s ดังนั้นค่าแรงดันที่ได้ดังกล่าวก็จะมีเพียงแค่สองค่าเท่านั้นซึ่งสามารถแทนด้วยระดับลอจิกว่าเป็นศูนย์หรือเป็นหนึ่ง ดังนั้นเมื่อความถี่ทางอินพุตเข้ามาเป็น f_m และ f_s ตามลำดับ เราจึงได้สัญญาณเอาต์พุตจากวงจรเฟสล็อกูปกลับมาเป็นข้อมูลไบนารีเหมือนกับตอนแรกที่ส่งมาทุกประการดังแสดงในรูปที่ 3.11



รูปที่ 3.11 บล็อกโคโอะแกรมการทำงานของ IC NE564 เมื่อออกแบบเป็นวงจรดีมอดูเลตเตอร์

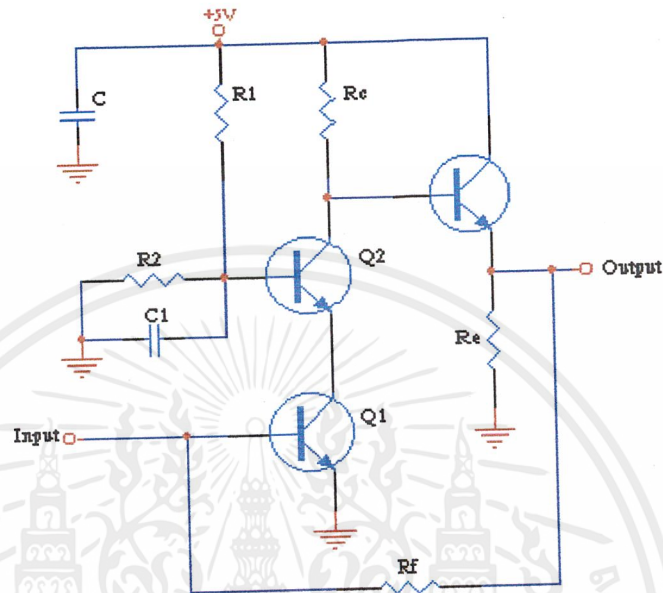


รูปที่ 3.12 การนำ IC NE564 มาต่อเป็น วงจรดีมอดูเลตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 วงจรขยายทรานซิมพีแดนซ์ (Transimpedance Amplifier)

การออกแบบวงจรขยายทรานซิมพีแดนซ์จะกำหนดให้ $I_{C3} = 10 \text{ mA}$, $V_{E3} = 2 \text{ V}$, $I_{C1} = I_{C2} = 5 \text{ mA}$, $V_{C1} = 1 \text{ V}$ และ $V_{CC} = 5 \text{ V}$ เพราะฉะนั้นจากรูปจะได้ $V_{B2} = 1.7 \text{ V}$, $V_{B1} = 0.7 \text{ V}$ และ $V_{B3} = 2.7 \text{ V} = V_{C2}$ ใช้ทรานซิสเตอร์ที่มี $\beta = 200$



รูปที่ 3.13 การไบอัสวงจขยายทรานซิมพีแดนซ์

จากรูป

$$R_E = \frac{V_{E3}}{I_{E3}} = \frac{2}{10 \times 10^{-3}} = 200 \Omega$$

$$I_{B1} = I_{B2} = \frac{I_{C1}}{\beta} = \frac{5 \times 10^{-3}}{200} = 2.5 \times 10^{-5} \text{ A}$$

$$R_F = \frac{V_{E3} - V_{B1}}{I_{B1}} = \frac{2 - 0.7}{2.5 \times 10^{-5}} = 52 \text{ K}\Omega$$

$$R_C = \frac{V_{CC} - V_{C2}}{I_{C2}} = \frac{5 - 2.7}{5 \times 10^{-3}} = 460 \Omega$$

สามารถหาค่า R_1 และ R_2 ได้โดยใช้ทฤษฎีของเทวินิน ดังนี้

$$\frac{1.7 - \frac{5R_2}{R_1 + R_2}}{I_{B2}} = \frac{R_1 R_2}{R_1 + R_2} \quad \text{กำหนดให้ } R_2 = 1 \text{ K}\Omega$$

$$1.7 - \frac{5(1000)}{R_1 + 1000} = \frac{R_1(1000)}{R_1 + 1000} (2.5 \times 10^{-5})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$1.7(R_1 + 1000) - 5000 = 2.5 \times 10^{-2} R_1$$

$$1.675R_1 = 3300$$

$$R_1 = 1.97 \text{K}\Omega \approx 2 \text{K}\Omega$$

$$I_{B3} = \frac{I_{C3}}{\beta} = \frac{10 \times 10^{-3}}{200} = 5 \times 10^{-5} \text{ A}$$

$$r_{\pi 1} = \frac{V_T}{I_{B1}} = \frac{25 \times 10^{-3}}{2.5 \times 10^{-5}} = 1 \text{K}\Omega$$

$$r_{\pi 2} = \frac{V_T}{I_{B3}} = \frac{25 \times 10^{-3}}{5 \times 10^{-5}} = 500 \Omega$$

$$A = \frac{\beta^2 R_E}{r_{\pi 1}} \cdot \frac{R_C}{R_C + (r_{\pi 2} + \beta R_E)}$$

จาก
$$= \frac{(200)^2 (200)(460)}{1000(460 + 500 + 200(200))} = 89.8$$

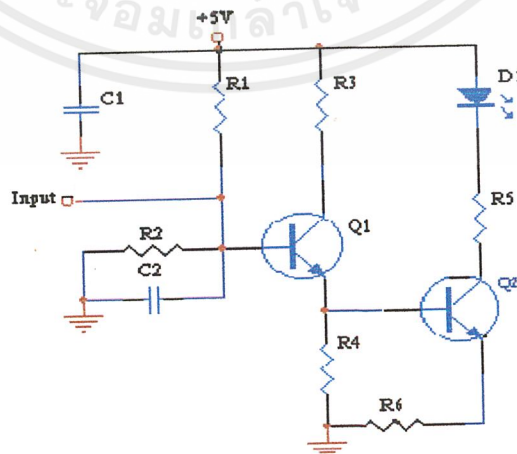
จาก
$$\beta = \frac{r_{\pi 1}}{(R_F + r_{\pi 1})} = \frac{1000}{52 \times 10^3 + 1000} = 0.019$$

จาก Transimpedance Gain =
$$\frac{A}{1 + A\beta} \left[\frac{r_{\pi 1} (R_E + R_F)}{r_{\pi 1} + R_E + R_F} \right]$$

$$= \frac{89.8}{1 + 89.8(0.019)} \frac{1000(200 + 52 \times 10^3)}{1000 + 200 + 52 \times 10^3} = 32.56 \text{K}\Omega$$

3.6 วงจรขับแสงเลเซอร์ไดโอด

การออกแบบวงจรขับจะกำหนดให้ $I_{C2} = 25 \text{mA}$, $I_{C1} = 5 \text{mA}$, $V_{CC} = 12 \text{V}$, $V_{C1} = V_{C2} = 5 \text{V}$, $\beta = 200$, สามารถหาค่า R_1 และ R_2 ได้โดยใช้ทฤษฎีของเทวินิน ดังนี้



รูปที่ 3.14 การไบอัสวงจรถักแสงเลเซอร์ไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{B1} \approx I_{E1} = \frac{I_{C1}}{\beta} = \frac{5 \times 10^{-3}}{200} = 2.5 \times 10^{-5} \text{ A}$$

$$I_{B2} \approx I_{E2} = \frac{I_{C2}}{\beta} = \frac{25 \times 10^{-3}}{200} = 125 \mu\text{A}$$

$$5 - \frac{12R_2}{R_1 + R_2} = \frac{R_1 R_2}{R_1 + R_2} \quad \text{กำหนดให้ } R_2 = 1\text{K}\Omega$$

$$5 - \frac{12(1000)}{R_1 + 1000} = \frac{R_1(1000)}{R_1 + 1000} (2.5 \times 10^{-5})$$

$$5(R_1 + 1000) - 12000 = 2.5 \times 10^{-2} R_1$$

$$4.975R_1 = 7000$$

$$R_1 = 1.41\text{K}\Omega \approx 1.5\text{K}\Omega$$

$$R_3 = \frac{12 - 7}{5 \times 10^{-3}} = 1\text{K}\Omega$$

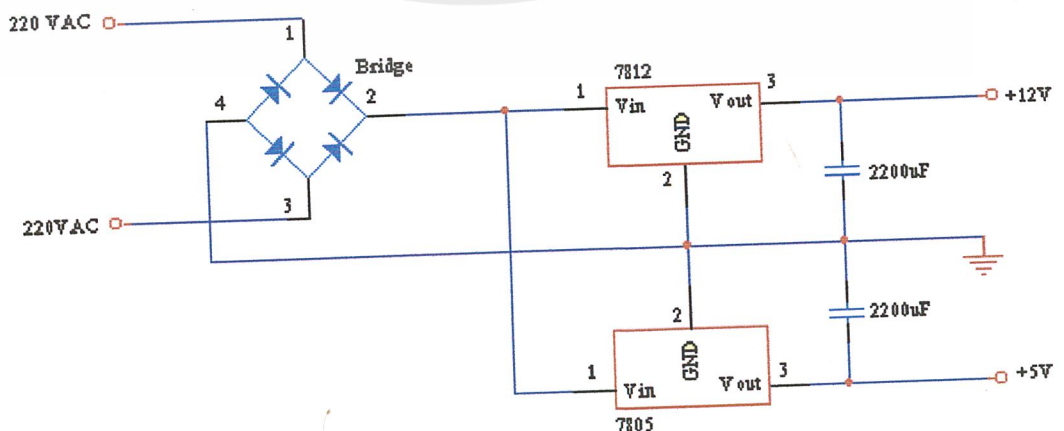
$$R_4 = \frac{5 - 0.7}{2.5 \times 10^{-5}} = 172\text{K}\Omega$$

$$R_5 = \frac{12 - 7}{125 \times 10^{-6}} = 40\text{K}\Omega$$

$$R_6 = \frac{4.3 - 0.7}{125 \times 10^{-6}} = 28.8\text{K}\Omega$$

3.7 ภาคจ่ายไฟ

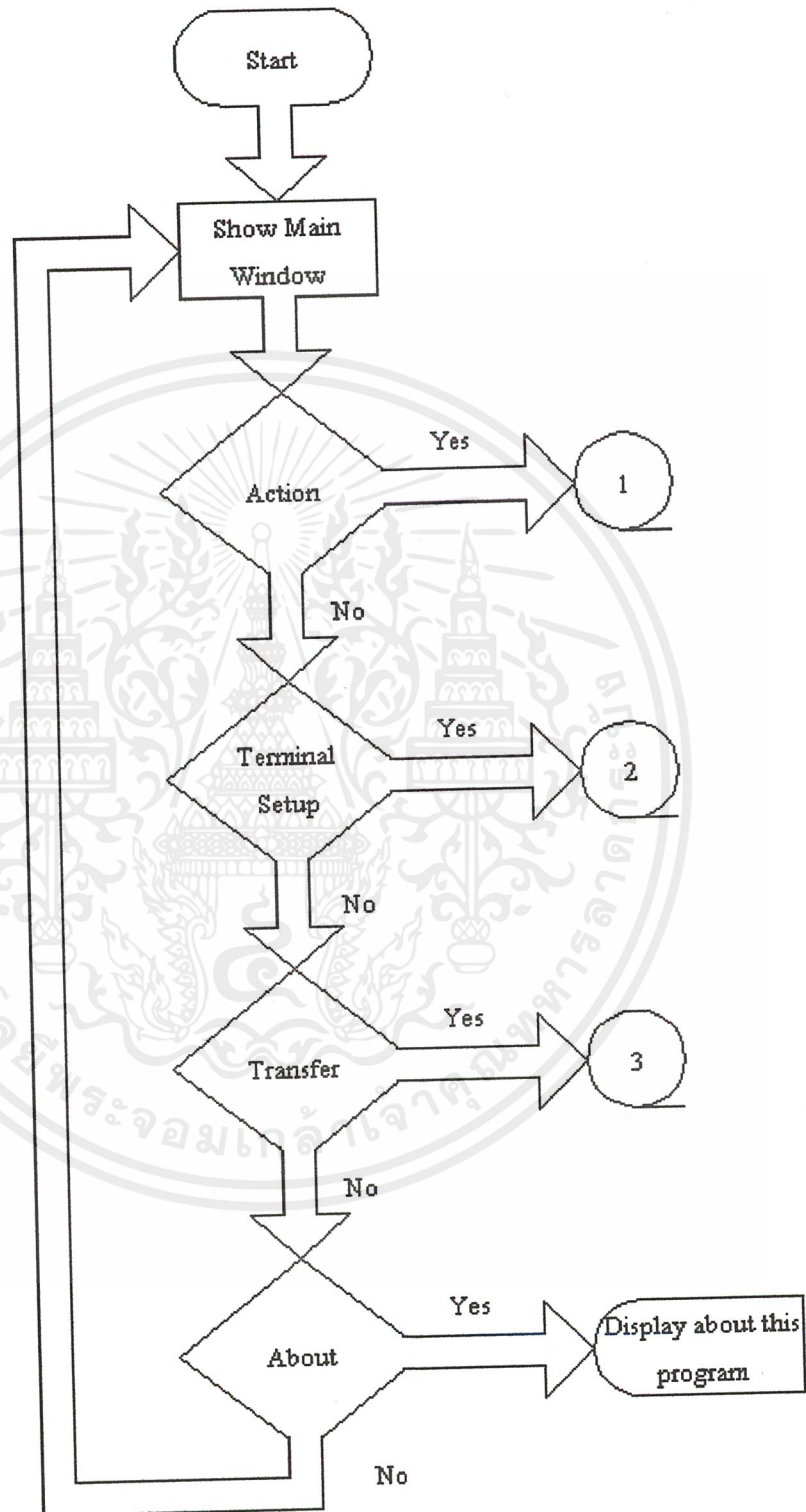
ในโครงการชิ้นนี้เน้นอุปกรณ์ที่มีขนาดเล็กดังนั้นจึงออกแบบภาคจ่ายไฟที่ใช้ไฟ +5V ใช้ป้อนให้กับวงจรมอดูเลเตอร์และดีมอดูเลเตอร์ ส่วน +12V จะใช้ป้อนให้กับวงจรภาคขับเคลื่อนและภาคขยายต่างๆดังรูป



รูปที่ 3.15 ภาคจ่ายไฟ

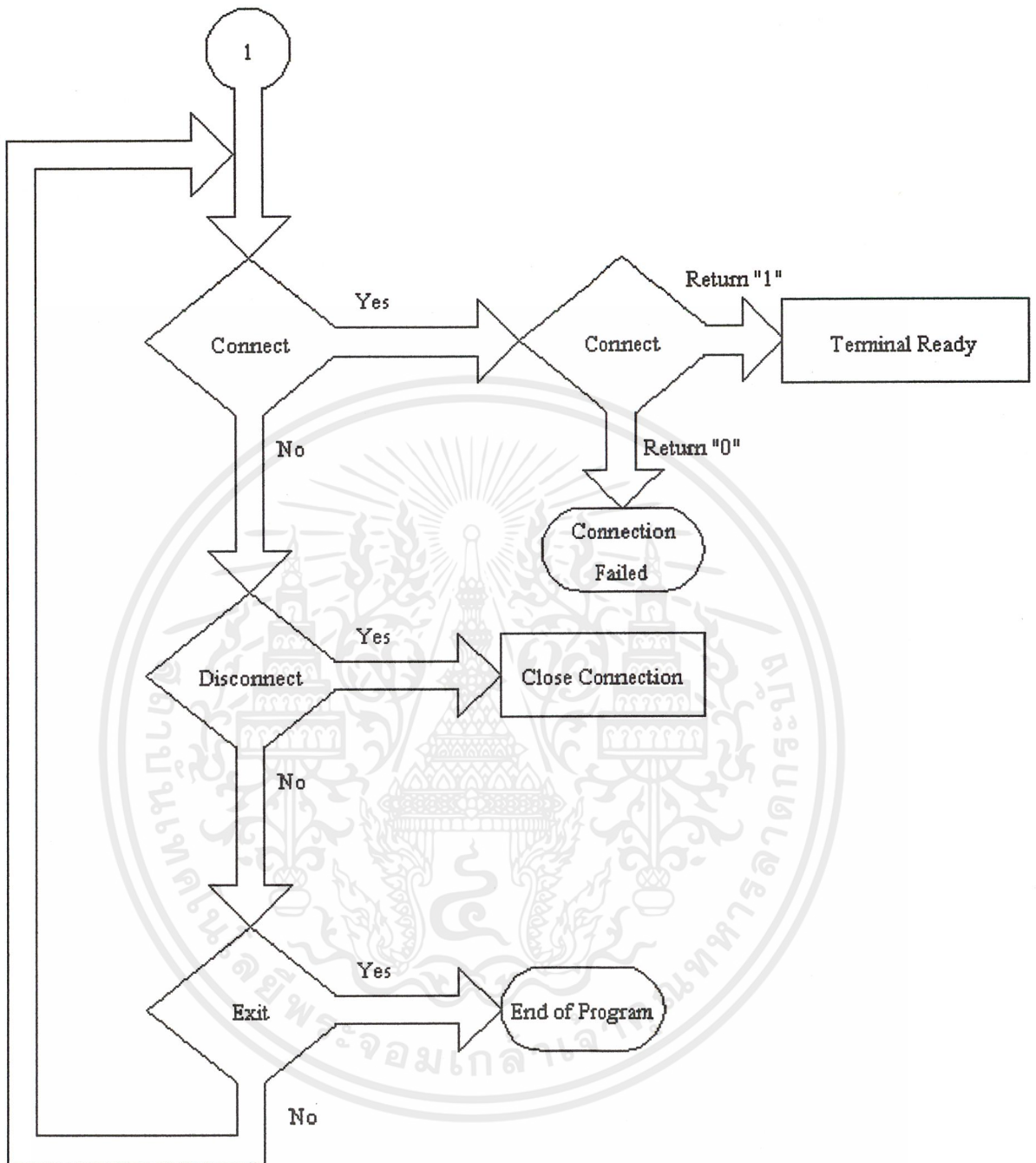
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 ไฟล์ชาร์ตการทำงานในโปรแกรมรับส่งข้อมูล



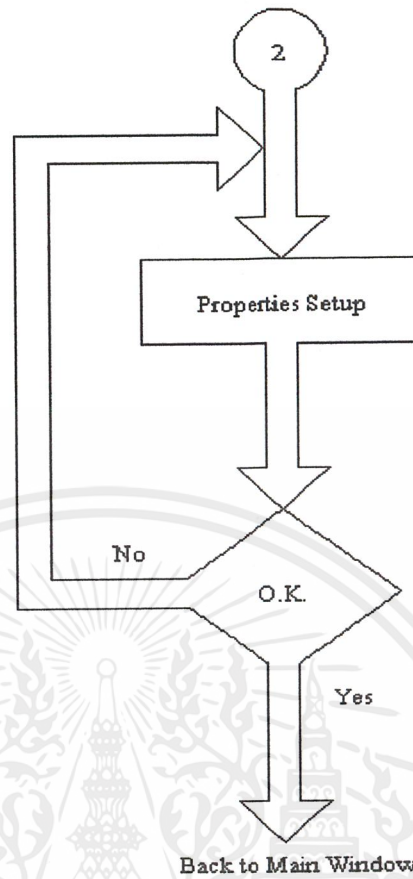
รูปที่ 3.16 ไฟล์ชาร์ตการทำงานของ โปรแกรมรับส่งข้อมูลระหว่างคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



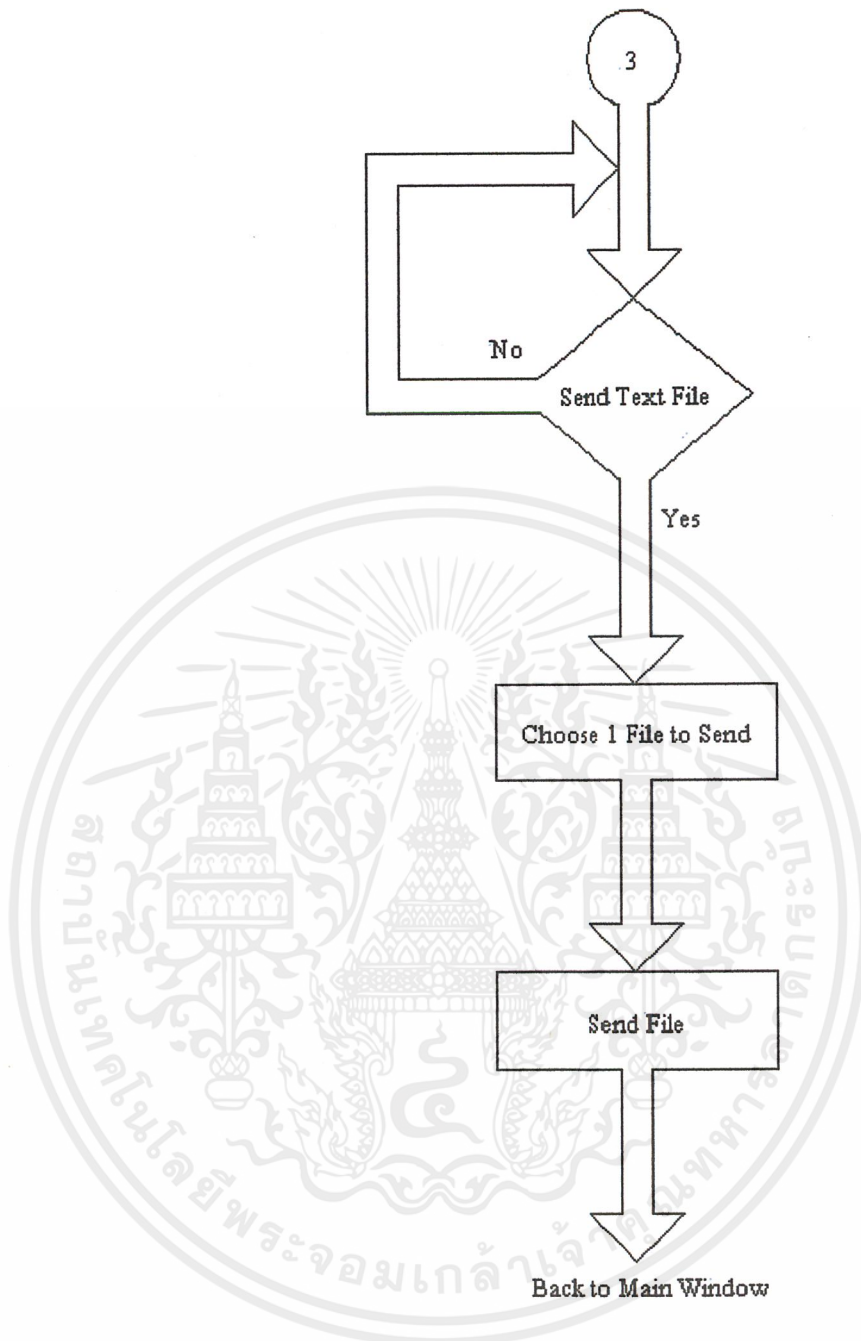
รูปที่ 3.17 โฟลว์ชาร์ตของโปรแกรมรับส่งข้อมูลที่จุด 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.18 ไฟล์ชาร์ตของ โปรแกรมรับส่งข้อมูล ที่จุด 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



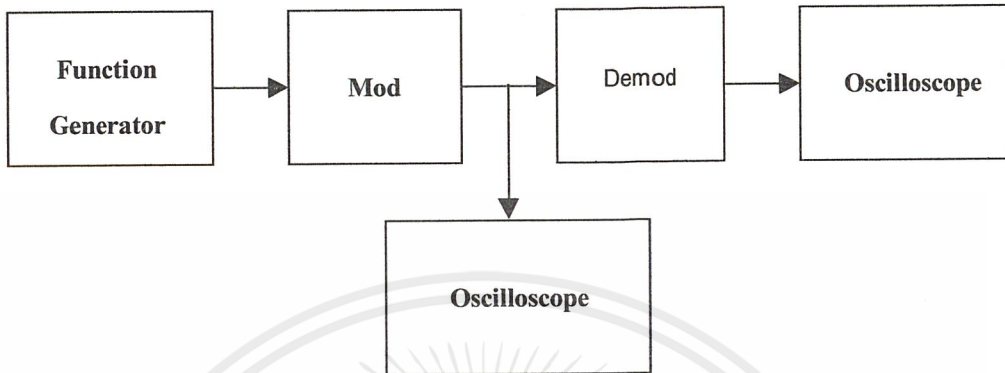
รูปที่ 3.19 โฟลว์ชาร์ตของโปรแกรมรับส่งข้อมูลที่จุด 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

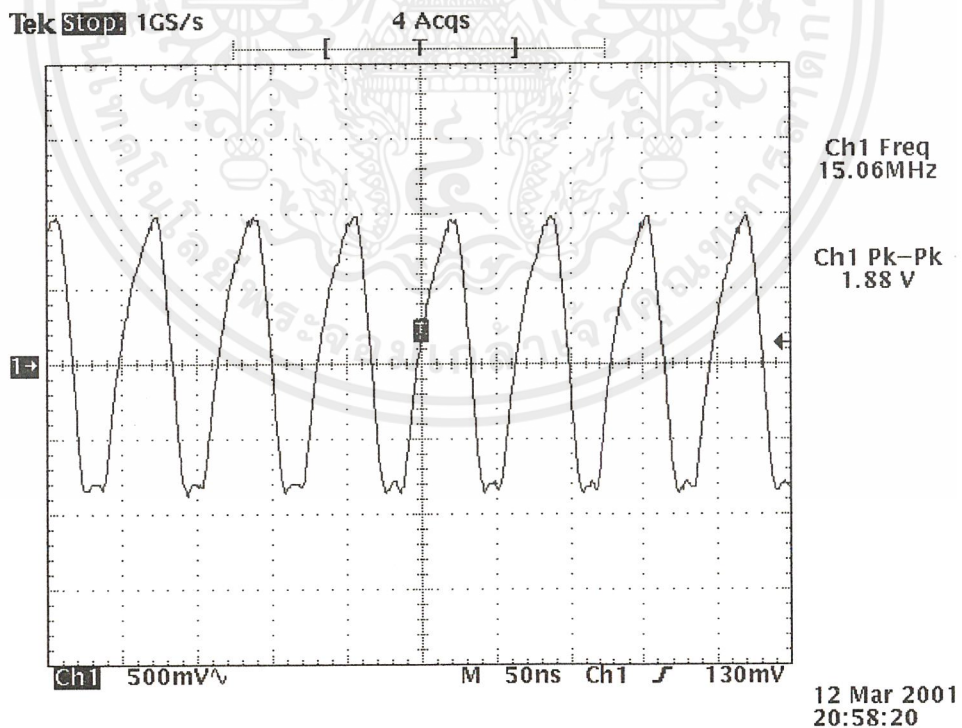
การทดลองและผลการทดลอง

4.1 การทดลองวงจร FSK มอดูเลเตอร์และวงจร FSK ดีมอดูเลเตอร์



รูปที่ 4.1 การทดสอบวงจร FSK มอดูเลเตอร์และวงจร FSK ดีมอดูเลเตอร์

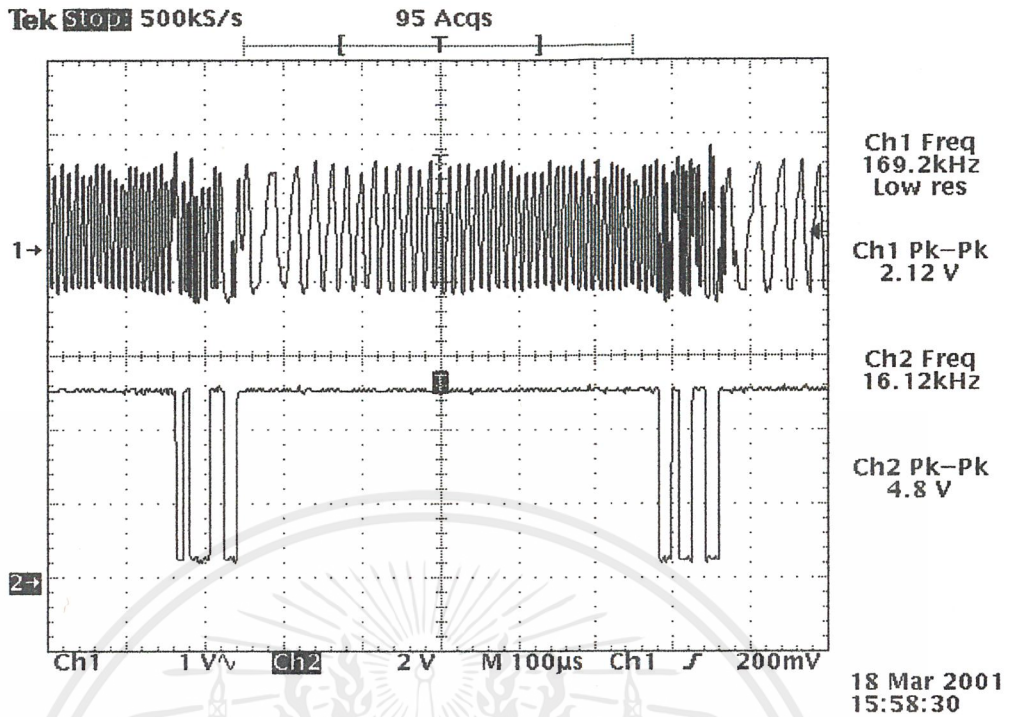
4.1.1 ทำการปรับสัญญาณพาหะที่ได้จากวงจรมอดูเลเตอร์โดยการปรับค่าความถี่ ในที่นี้เราต้องการให้พาหะมีค่าประมาณ 15 MHz



รูปที่ 4.2 แสดงสัญญาณพาหะของวงจรมอดูเลเตอร์

4.1.2 ทำการปรับค่าความถี่เพื่อให้วงจรดีมอดูเลเตอร์รับสัญญาณที่มีความถี่ 15 MHz ได้

4.1.3 ทำการวัดสัญญาณที่ เอาท์พุทเมื่อป้อนเครื่องกำเนิดคิบบิทเข้ามายังอินพุท

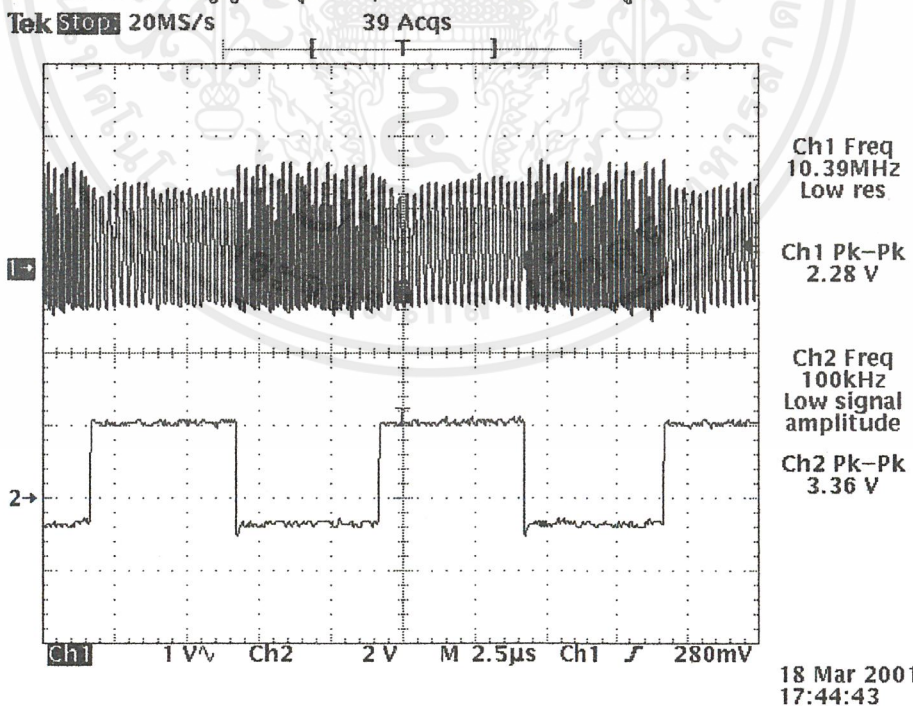


รูปที่ 4.3 สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

รูปล่าง สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

โดยทำการทดสอบกับเครื่องกำเนิดคิพ

4.1.4 ทำการทดสอบ โดยส่งสัญญาณสี่เหลี่ยมที่มีความถี่ 100 KHz – 2 MHz เข้าที่อินพุตของวงจรมอดูเลเตอร์พร้อมกับวัดสัญญาณที่จุดต่างๆ ที่ได้ทำการแสดงไว้ในรูป

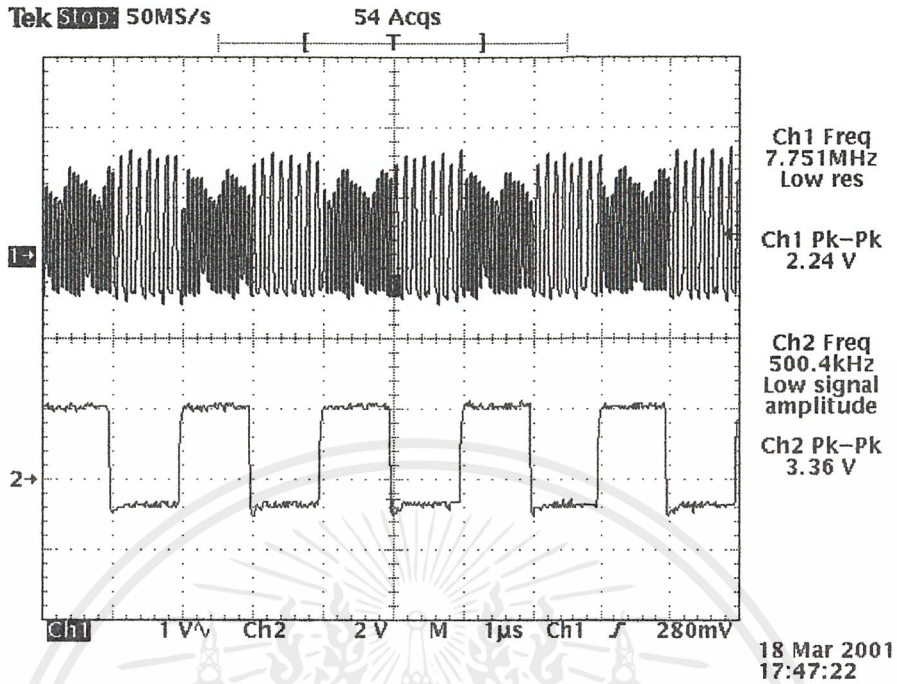


รูปที่ 4.4 รูปบน สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

รูปล่าง สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

โดยทำการทดสอบที่ 100 kHz

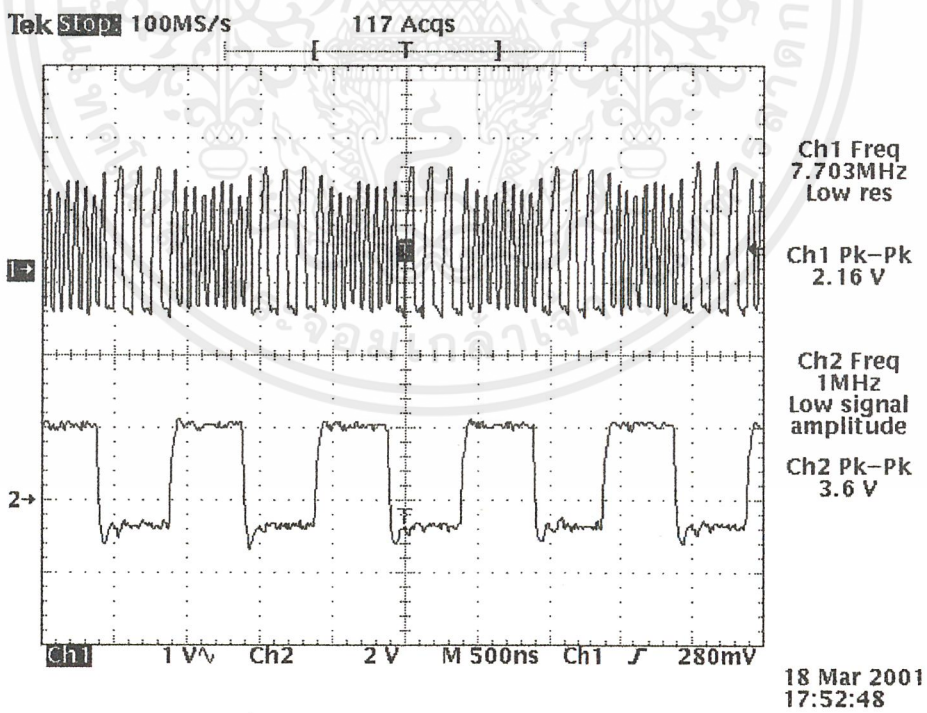
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 รูปบน สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

รูปล่าง สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

โดยทำการทดสอบที่ 500 kHz

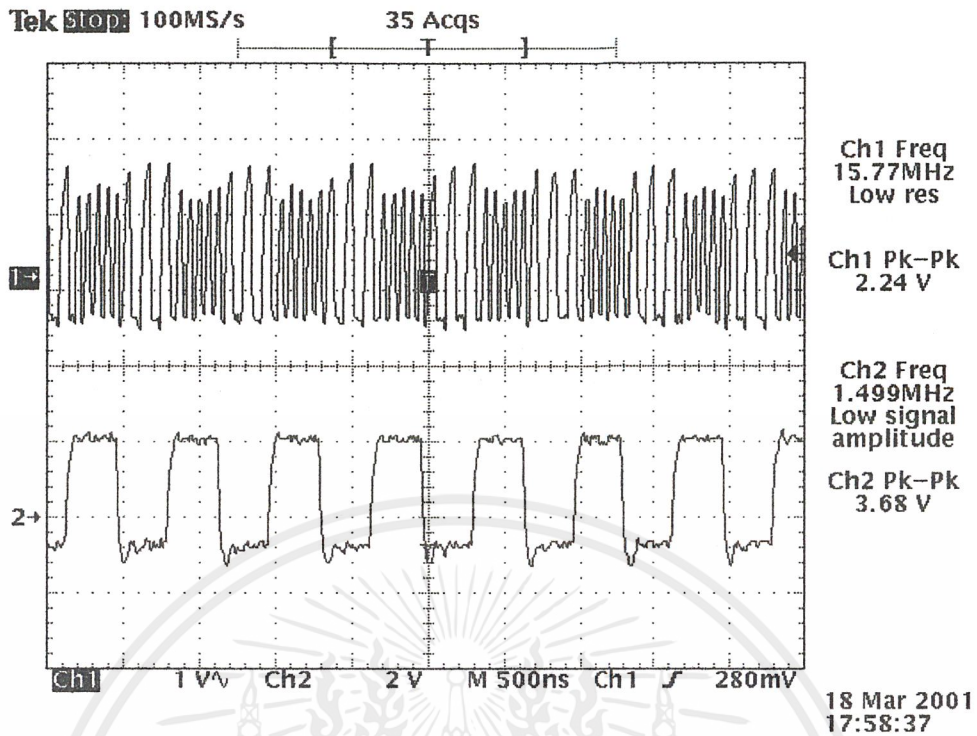


รูปที่ 4.6 รูปบน สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

รูปล่าง สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

โดยทำการทดสอบที่ 1 MHz

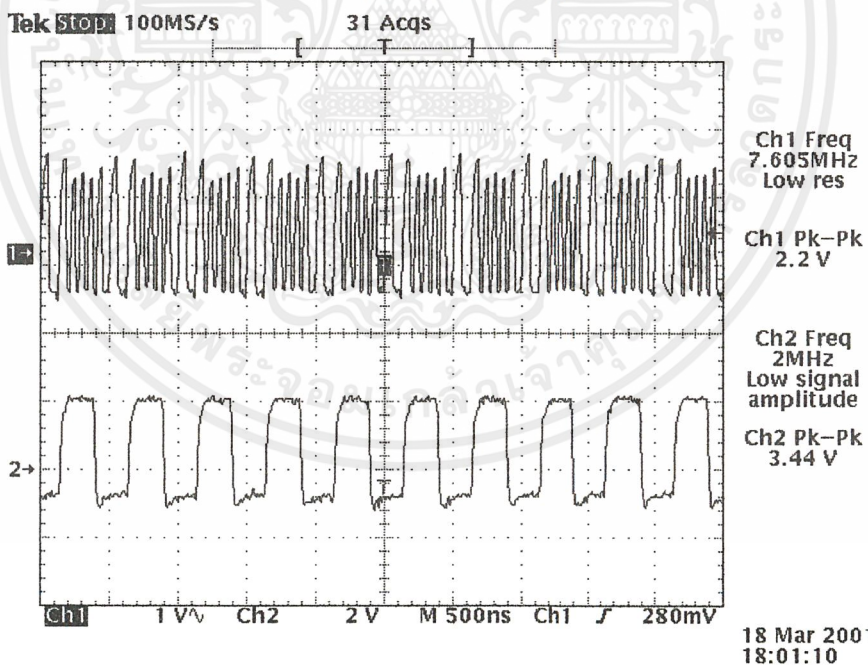
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 รูปบน สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

รูปล่าง สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

โดยทำการทดสอบที่ 1.5 MHz



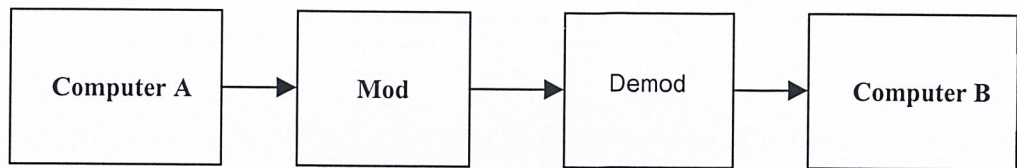
รูปที่ 4.8 รูปบน สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

รูปล่าง สัญญาณทางเอาต์พุตของวงจรมอดูเลเตอร์

โดยทำการทดสอบที่ 2 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ทำการต่อวงจรมอดูเลเตอร์และดีมอดูเลเตอร์เข้ากับคอมพิวเตอร์



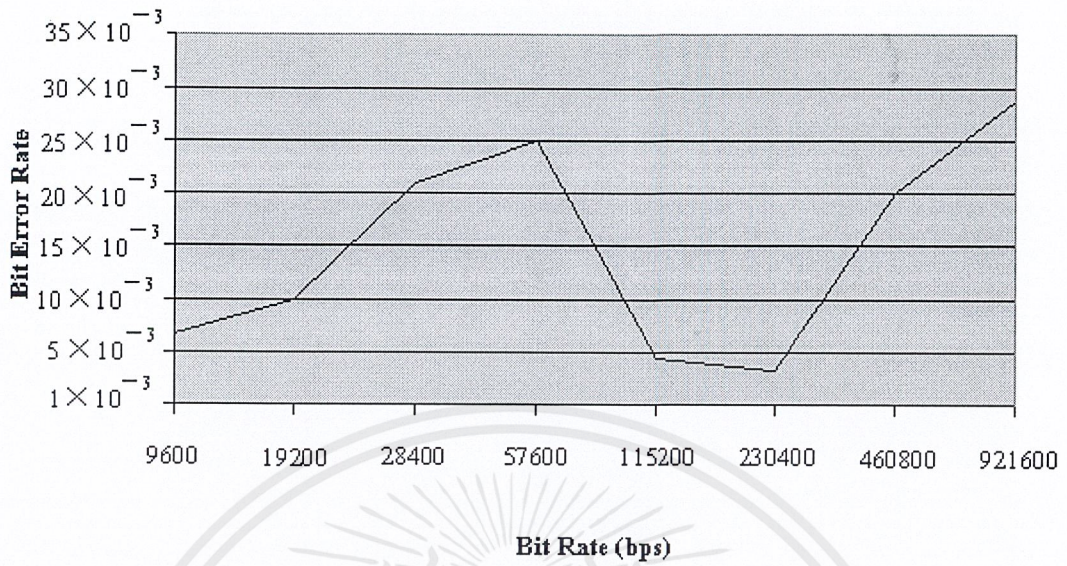
รูปที่ 4.9 ลักษณะการต่อเพื่อทดสอบการรับส่งข้อมูลดิจิทัล
โดยผ่านวงจรมอดูเลเตอร์และวงจรดีมอดูเลเตอร์

จากรูปที่ 4.9 ทำการทดสอบโดยการส่งข้อมูลที่เป็นตัวอักษร จำนวน 1800 ตัวอักษร ออกจาก Computer A เช่น “<<abcdefghijklmnopqrstuvwxy>>” จำนวน 60 ข้อความ แล้วเพิ่มความเร็ว Bit Rate ไปเรื่อยๆ ตั้งแต่ 9600 – 921600 บิต แล้วสังเกตข้อผิดพลาดดังตารางที่ 4.1 แล้วนำมาคิดหาค่าอัตราการผิดพลาดของบิต (Bit Error Rate)

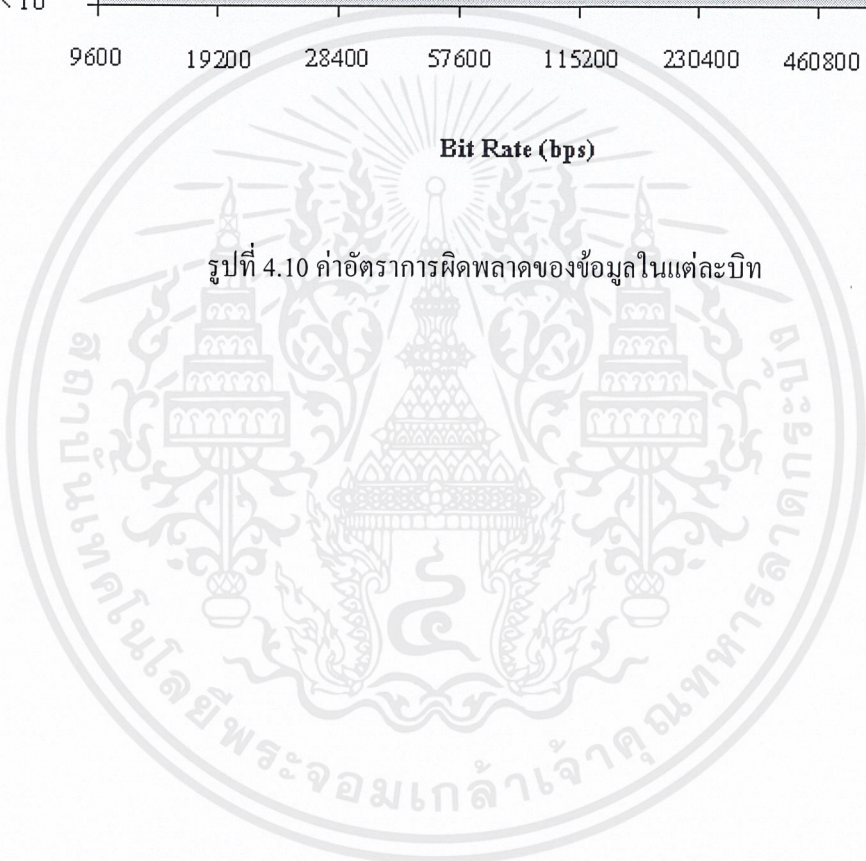
$$\text{อัตราการผิดพลาดของบิต} = \frac{\text{บิตข้อมูลที่ผิดพลาด}}{\text{บิตข้อมูลทั้งหมด}}$$

ความเร็วที่ทดสอบ	จำนวนที่ผิดพลาด(ตัว)	อัตราการผิดพลาดของบิต
9600	12	6.66×10^{-3}
19200	18	10×10^{-3}
38400	38	21×10^{-3}
57600	45	25×10^{-3}
115200	8	4.4×10^{-3}
230400	6	3.3×10^{-3}
460800	36	20×10^{-3}
921600	52	28.8×10^{-3}

ตารางที่4.1 ค่าอัตราการผิดพลาดของข้อมูลในแต่ละบิต



รูปที่ 4.10 ค่าอัตราการผิดพลาดของข้อมูลในแต่ละบิต



บทที่ 5

บทวิจารณ์และบทสรุป

ปริญญานิพนธ์นี้ได้ทำการคำนวณและสร้างวงจรรับส่งโดยวงจรรับส่งนี้จะทำการอินเทอร์เฟสอยู่กับเครื่องคอมพิวเตอร์ สัญญาณดิจิทัลที่เอาท์พุทของพอร์ตอนุกรมของคอมพิวเตอร์นั้นจะถูกทำการมอดูเลตในแบบเอฟเอสเค ซึ่งในการทำโครงการนี้ในตอนแรกได้พบปัญหาต่างๆ ดังนี้ คือทางด้านวงจรถอดรหัสสัญญาณเอฟเอสเค เมื่อทำการถอดรหัสสัญญาณออกมาแล้วผลปรากฏว่าในช่วงแรกของการถอดรหัสวงจรยังมีสัญญาณรบกวนมาก เนื่องจากตอนเริ่มต้นนั้นวงจรยังอยู่ในสถานะไม่คงตัว แต่เมื่อเวลาได้ผ่านไปสักพักสัญญาณที่ได้ออกมาก็จะได้เป็นสัญญาณปกติเดิมที่คมชัด ดังนั้นเราทำการแก้ปัญหาโดยการออกแบบค่า R และ C ที่มีผลในช่วงของสถานะการเริ่มต้นของวงจรใหม่ แล้วก็ได้ทำการต่อวงจรตัดสินสัญญาณไว้ที่เอาท์พุทของวงจรดีมอดูเลทเพื่อทำการตัดสินว่าผลของสัญญาณรูปนั้นว่าเป็นระดับลอจิกใดเป็นศูนย์หรือเป็นหนึ่ง เมื่อได้ดังนี้แล้วเราจึงส่งข้อมูลดิจิทัลชุดนั้นเข้าคอมพิวเตอร์โดยการต่อผ่าน IC MAX232 เพื่อทำการปรับระดับแรงดันให้คอมพิวเตอร์สามารถเข้าใจสถานะที่เราส่งนั้นว่าเป็นระดับลอจิกใด รวมทั้งได้ทำการชิลด์ (Shield) ในส่วนของ IC ภาคมอดูเลเตอร์และดีมอดูเลเตอร์เพื่อป้องกันสัญญาณรบกวนที่มาจากหลายๆสาเหตุ

โครงการนี้เป็นการพัฒนาการสื่อสารไร้สายโดยใช้เทคโนโลยีเลเซอร์มาประยุกต์ใช้ โดยที่เราได้ทำการส่งสัญญาณดิจิทัลนามามอดูเลตแล้วส่งสัญญาณนั้นผ่านเลเซอร์ซึ่งในตอนนี้นั้นเราสามารถพัฒนาให้มีการส่งที่ความเร็วในระดับที่มากกว่าความเร็วสูงสุดที่มาตรฐานของพอร์ตอนุกรมที่ได้ทำการใช้อยู่ ซึ่งจำกัดเรื่องการส่งในอัตราบิตเรทสูงๆ น้อยอยู่ที่การเลือกใช้อุปกรณ์ความเร็วสูงต่างๆ มาทำการออกแบบในวงจรของเราแล้ววงจรของเรามีเสถียรภาพที่ดีด้วย แต่ในประเทศไทยเราไม่สามารถหาอุปกรณ์ในลักษณะนี้ได้จึงยากนักจำเป็นต้องทำการสั่งจากต่างประเทศซึ่งมีค่าใช้จ่ายสูงมากเรายังไม่สามารถที่จะทำได้ แต่ในอนาคตนั้นโครงการนี้จะเป็นรากฐานที่ดีในการพัฒนาระบบการสื่อสารไร้สายในลักษณะเช่นนี้ เช่นเราสามารถเชื่อมต่อในระบบโครงข่ายคอมพิวเตอร์โดยใช้แสงอินฟราเรด ใช้ทำการเชื่อมต่อในลักษณะการประชุมผ่านทางระบบคอมพิวเตอร์จากตึกสู่ตึกได้ หรือเราจะทำการเชื่อมต่อเครื่องแม่ข่าย กับเครื่องที่เป็นลูกข่ายในระหว่างตึกที่ไม่สามารถทำการเดินสายได้สะดวก ฯลฯ

ข้อควรระวังเกี่ยวกับโครงการนี้คือ

1. การรบกวนของสัญญาณในภาคมอดูเลเตอร์กับภาคดีมอดูเลเตอร์ ดังนั้นจึงต้องมีการชิลด์ที่ดี และการจูนควรจะใช้ความถี่ปรับค่าแบบทิมพอต
2. การบิบแสงโดยใช้เลนซ์ อาจจะหาซื้อได้ที่ศึกษาภัณฑ์
3. ระวังการตอบสนองความถี่ของตัวเลเซอร์ กับตัวรับแสงว่าตอบสนองความถี่สูงได้ดีแค่ไหน
4. IC เบอร์ NE564 ถ้าหาไม่ได้สามารถไปขอได้ที่บริษัทฟิลิปป์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Phase-locked loop

NE/SE564

DESCRIPTION

The NE/SE564 is a versatile, high guaranteed frequency phase-locked loop designed for operation up to 50MHz. As shown in the Block Diagram, the NE/SE564 consists of a VCO, limiter, phase comparator, and post detection processor.

FEATURES

- Operation with single 5V supply
- TTL-compatible inputs and outputs
- Guaranteed operation to 50MHz
- External loop gain control
- Reduced carrier feedthrough
- No elaborate filtering needed in FSK applications
- Can be used as a modulator
- Variable loop gain (externally controlled)

APPLICATIONS

- High speed modems
- FSK receivers and transmitters
- Frequency Synthesizers

PIN CONFIGURATIONS

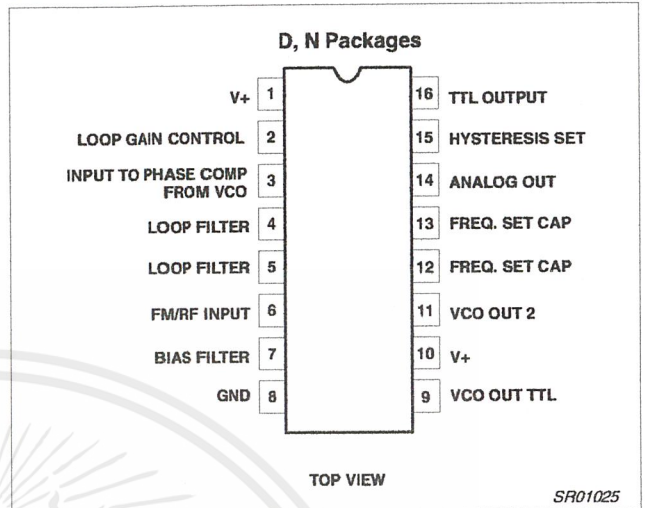


Figure 1. Pin Configuration

- Signal generators
- Various satcom/TV systems
- pin configuration

ORDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
16-Pin Plastic Small Outline (SO) Package	0 to +70°C	NE564D	SOT109-1
16-Pin Plastic Dual In-Line Package (DIP)	0 to +70°C	NE564N	SOT38-4
16-Pin Plastic Dual In-Line Package (DIP)	-55 to +125°C	SE564N	SOT38-4

BLOCK DIAGRAM

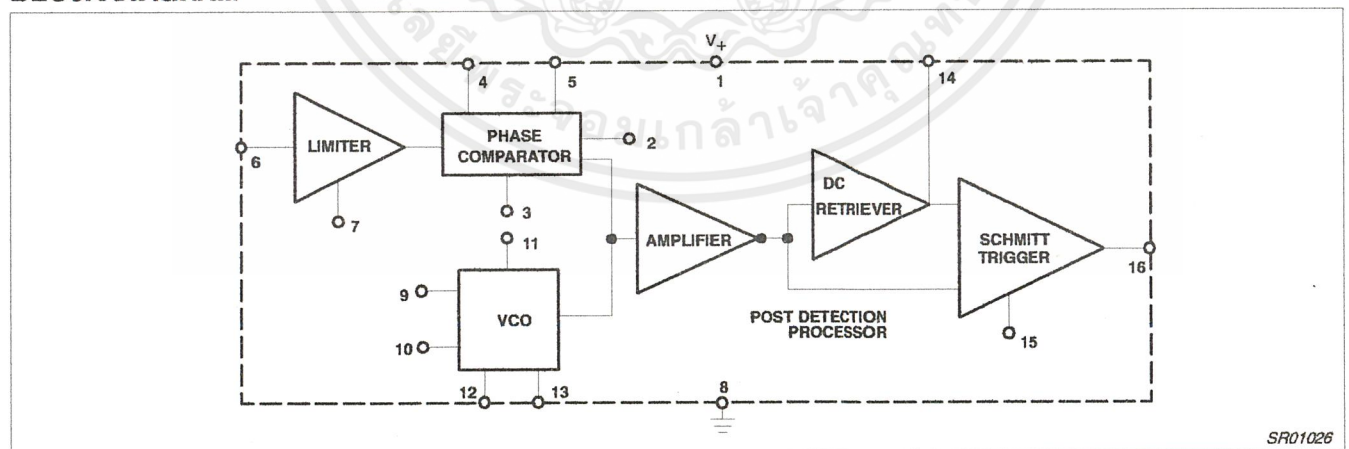


Figure 2. Block Diagram

Phase-locked loop

NE/SE564

ABSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER	RATING	UNITS
V+	Supply voltage Pin 1 Pin 10	14 6	V V
I _{OUT}	Sink Max (Pin 9) and sourcing (Pin 11)	11	mA
I _{BIAS}	Bias current adjust pin (sinking)	1	mA
P _D	Power dissipation	600	mW
T _A	Operating ambient temperature NE	0 to +70	°C
	SE	-55 to +125	°C
T _{STG}	Storage temperature range	-65 to +150	°C

NOTE:

Operation above 5V will require heatsinking of the case.

DC AND AC ELECTRICAL CHARACTERISTICS

V_{CC} = 5V; T_A = 0 to 25°C; f_O = 5MHz, I₂ = 400µA; unless otherwise specified.

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			LIMITS			UNITS
			SE564			NE564			
			MIN	TYP	MAX	MIN	TYP	MAX	
	Maximum VCO frequency	C ₁ = 0 (stray)	50	65		45	60		MHz
	Lock range	Input ≥ 200mV _{RMS}	40	70		40	70		% of f _O
		T _A = 25°C	20	30					
		T _A = 125°C	50	80					
		T _A = -55°C				70			
		T _A = 0°C				40			
	Capture range	T _A = 70°C							% of f _O
		Input ≥ 200mV _{RMS} , R ₂ = 27Ω	20	30		20	30		
	VCO frequency drift with temperature	f _O = 5MHz, T _A = -55°C to +125°C		500	1500				PPM/°C
		T _A = 0 to +70°C		300	800		600		
	VCO frequency drift with temperature	f _O = 5MHz, T _A = -55°C to +125°C					500		PPM/°C
		T _A = 0 to +70°C							
	VCO free-running frequency	C ₁ = 91pF R _C = 100Ω "Internal"	4	5	6	3.5	5	6.5	MHz
	VCO frequency change with supply voltage	V _{CC} = 4.5V to 5.5V		3	8		3	8	% of f _O
	Demodulated output voltage	Modulation frequency: 1kHz f _O = 5MHz, input deviation: 2%T = 25°C 1%T = 25°C 1%T = 0°C 1%T = -55°C 1%T = 70°C 1%T = 125°C	16	28			28		mV _{RMS} mV _{RMS} mV _{RMS} mV _{RMS} mV _{RMS} mV _{RMS}
			8	14		16	14		
			6	10		8	13		
							15		
			12	16					
	Distortion	Deviation: 1% to 8%		1			1		%
S/N	Signal-to-noise ratio	Std. condition, 1% to 10% dev.		40			40		dB
	AM rejection	Std. condition, 30% AM		35			35		dB
	Demodulated output at operating voltage	Modulation frequency: 1kHz f _O = 5MHz, input deviation: 1% V _{CC} = 4.5V V _{CC} = 5.5V	7	12		7	12		mV _{RMS} mV _{RMS}
			8	14		8	14		
I _{CC}	Supply current	V _{CC} = 5V I ₁ , I ₁₀		45	60		45	60	mA
	Output "1" output leakage current "0" output voltage	V _{OUT} = 5V, Pins 16, 9 I _{OUT} = 2mA, Pins 16, 9 I _{OUT} = 6mA, Pins 16, 9		1	20		1	20	µA V V
			0.3	0.6		0.3	0.6		
			0.4	0.8		0.4	0.8		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

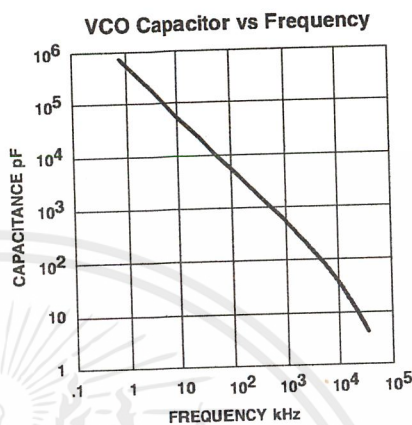
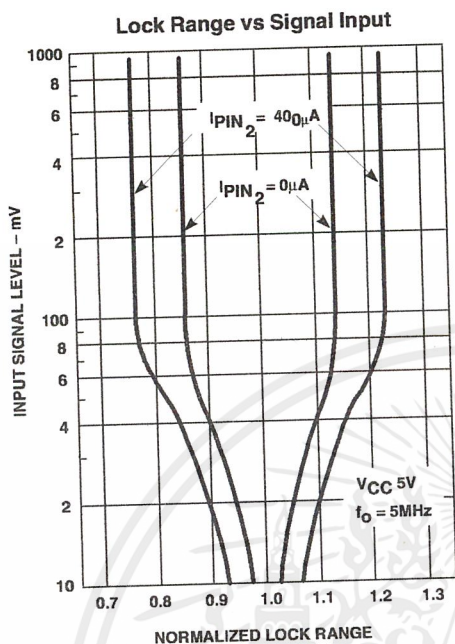
1994 Aug 31

2

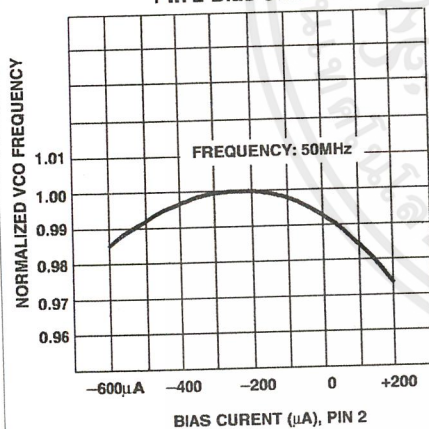
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Phase-locked loop

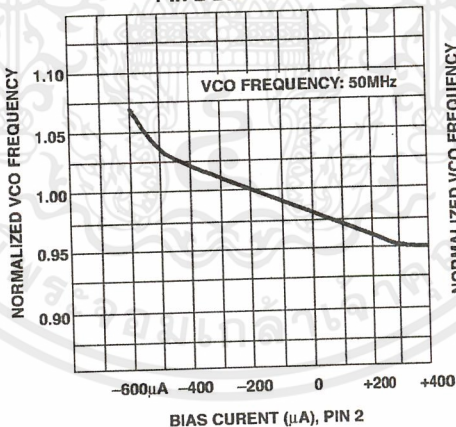
TYPICAL PERFORMANCE CHARACTERISTICS



Typical Normalized VCO Frequency as a Function of Pin 2 Bias Current



Typical Normalized VCO Frequency as a Function of Pin 2 Bias Current



Typical Normalized VCO Frequency as a Function of Temperature

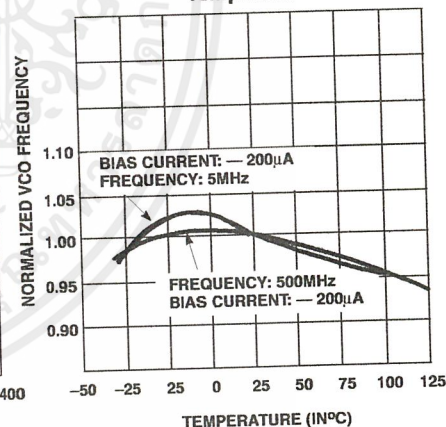


Figure 3. Typical Performance Characteristics

SR01027

Phase-locked loop

NE/SE564

TYPICAL PERFORMANCE CHARACTERISTICS (Continued)

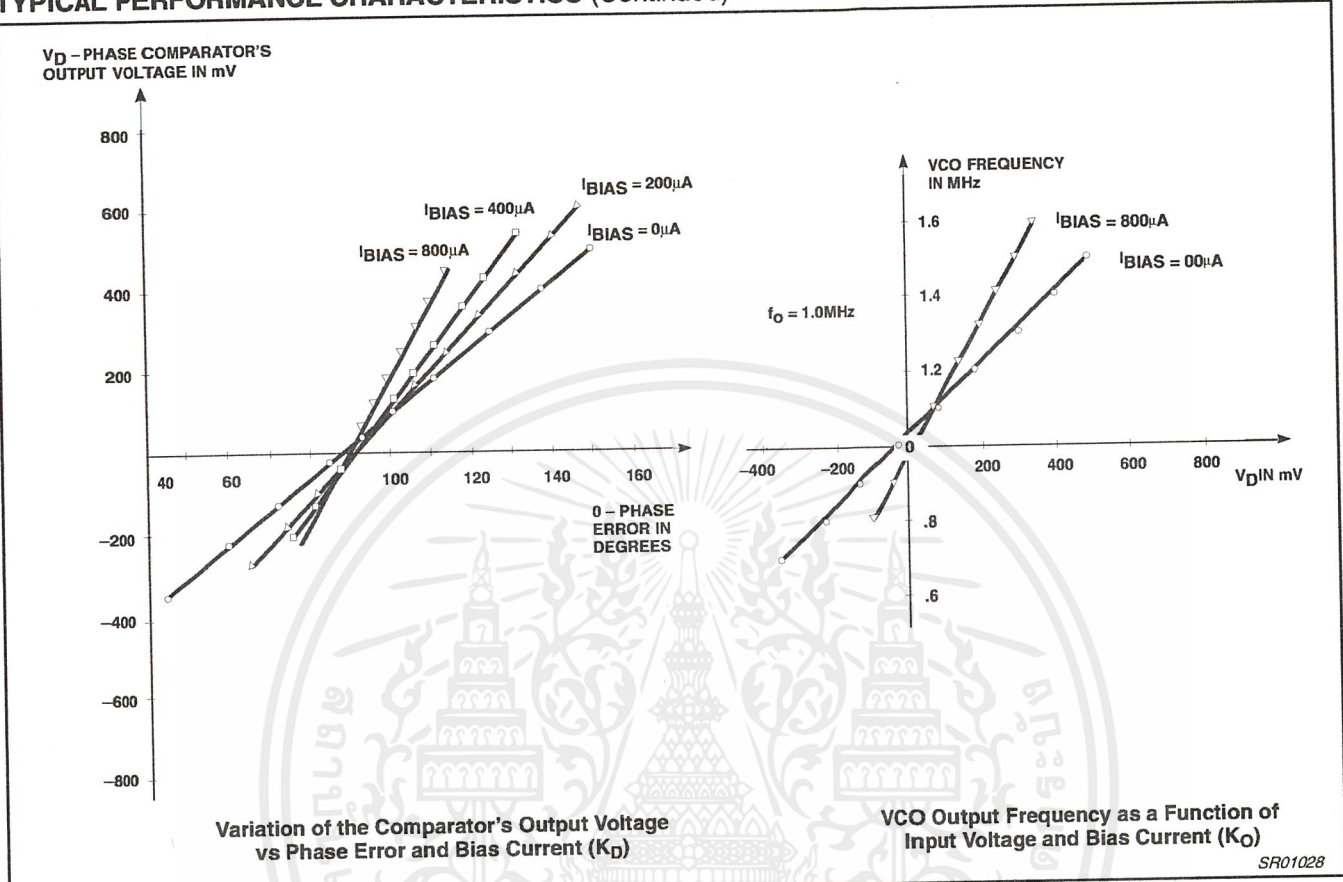


Figure 4. Typical Performance Characteristics (cont.)

TEST CIRCUIT

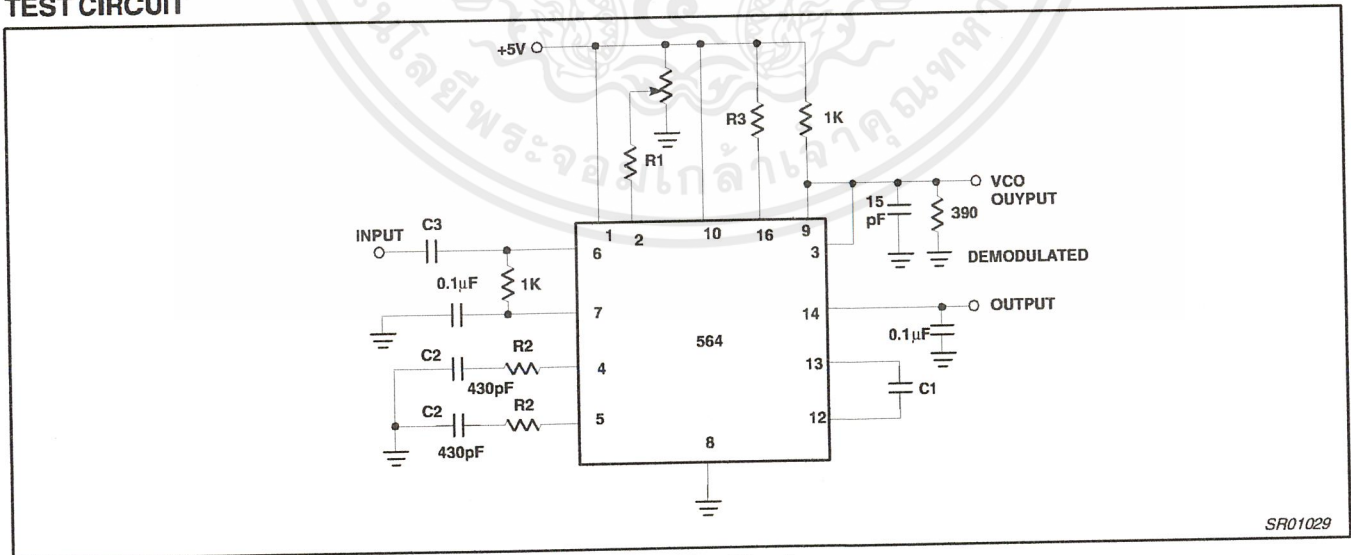


Figure 5. Test Circuit

Phase-locked loop

NE/SE564

FUNCTIONAL DESCRIPTION

(Figure 6)

The NE564 is a monolithic phase-locked loop with a post detection processor. The use of Schottky clamped transistors and optimized device geometries extends the frequency of operation to greater than 50MHz.

In addition to the classical PLL applications, the NE564 can be used as a modulator with a controllable frequency deviation.

The output of the PLL can be written as shown in the following equation:

$$V_O = \frac{(f_{IN} - f_O)}{K_{VCO}} \quad (1)$$

K_{VCO} = conversion gain of the VCO

f_{IN} = frequency of the input signal

f_O = free-running frequency of the VCO

The process of recovering FSK signals involves the conversion of the PLL output into logic compatible signals. For high data rates, a considerable amount of carrier will be present at the output of the PLL due to the wideband nature of the loop filter. To avoid the use of complicated filters, a comparator with hysteresis or Schmitt trigger is required. With the conversion gain of the VCO fixed, the output voltage as given by Equation 1 varies according to the frequency deviation of f_{IN} from f_O . Since this differs from system to system, it is necessary that the hysteresis of the Schmitt trigger be capable of being changed, so that it can be optimized for a particular system. This is accomplished in the 564 by varying the voltage at Pin 15 which results in a change of the hysteresis of the Schmitt trigger.

For FSK signals, an important factor to be considered is the drift in the free-running frequency of the VCO itself. If this changes due to temperature, according to Equation 1 it will lead to a change in the DC levels of the PLL output, and consequently to errors in the digital output signal. This is especially true for narrowband signals where the deviation in f_{IN} itself may be less than the change in f_O due to temperature. This effect can be eliminated if the DC or average value of the signal is retrieved and used as the reference to the comparator. In this manner, variations in the DC levels of the PLL output do not affect the FSK output.

VCO Section

Due to its inherent high-frequency performance, an emitter-coupled oscillator is used in the VCO. In the circuit, shown in the equivalent schematic, transistors Q21 and Q23 with current sources Q25 - Q26 form the basic oscillator. The approximate free-running frequency of the oscillator is shown in the following equation:

$$f_O \cong \frac{1}{22 R_C (C_1 + C_S)} \quad (2)$$

$R_C = R_{19} = R_{20} = 100\Omega$ (INTERNAL)

C_1 = external frequency setting capacitor

C_S = stray capacitance

Variation of V_D (phase detector output voltage) changes the frequency of the oscillator. As indicated by Equation 2, the frequency of the oscillator has a negative temperature coefficient due to the monolithic resistor. To compensate for this, a current I_R with negative temperature coefficient is introduced to achieve a low frequency drift with temperature.

Phase Comparator Section

The phase detection processor consists of a doubled-balanced modulator with a limiter amplifier to improve AM rejection. Schottky-clamped vertical PNPs are used to obtain TTL level inputs. The loop gain can be varied by changing the current in Q_4 and Q_{15} which effectively changes the gain of the differential amplifiers. This can be accomplished by introducing a current at Pin 2.

Post Detection Processor Section

The post detection processor consists of a unity gain transconductance amplifier and comparator. The amplifier can be used as a DC retriever for demodulation of FSK signals, and as a post detection filter for linear FM demodulation. The comparator has adjustable hysteresis so that phase jitter in the output signal can be eliminated.

As shown in the equivalent schematic, the DC retriever is formed by the transconductance amplifier $Q_{42} - Q_{43}$ together with an external capacitor which is connected at the amplifier output (Pin 14). This forms an integrator whose output voltage is shown in the following equation:

$$V_O = \frac{g_M}{C_2} \int V_{IN} dt \quad (3)$$

g_M = transconductance of the amplifier

C_2 = capacitor at the output (Pin 14)

V_{IN} = signal voltage at amplifier input

With proper selection of C_2 , the integrator time constant can be varied so that the output voltage is the DC or average value of the input signal for use in FSK, or as a post detection filter in linear demodulation.

The comparator with hysteresis is made up of $Q_{49} - Q_{50}$ with positive feedback being provided by $Q_{47} - Q_{48}$. The hysteresis is varied by changing the current in Q_{52} with a resulting variation in the loop gain of the comparator. This method of hysteresis control, which is a DC control, provides symmetric variation around the nominal value.

Design Formula

The free-running frequency of the VCO is shown by the following equation:

$$f_O \cong \frac{1}{22 R_C (C_1 + C_S)} \quad (4)$$

$R_C = 100\Omega$

C_1 = external cap in farads

C_S = stray capacitance

The loop filter diagram shown is explained by the following equation:

$$f_S = \frac{1}{1 + sRC_3} \text{ (First Order)} \quad (5)$$

$R = R_{12} = R_{13} = 1.3k\Omega$ (Internal)*

By adding capacitors to Pins 4 and 5, a pole is added to the loop transfer at

$$\omega = \frac{1}{RC_3}$$

NOTE:

*Refer to Figure 6.

Phase-locked loop

NE/SE564

FUNCTIONAL DESCRIPTION

(Figure 6)

The NE564 is a monolithic phase-locked loop with a post detection processor. The use of Schottky clamped transistors and optimized device geometries extends the frequency of operation to greater than 50MHz.

In addition to the classical PLL applications, the NE564 can be used as a modulator with a controllable frequency deviation.

The output of the PLL can be written as shown in the following equation:

$$V_O = \frac{(f_{IN} - f_O)}{K_{VCO}} \quad (1)$$

K_{VCO} = conversion gain of the VCO

f_{IN} = frequency of the input signal

f_O = free-running frequency of the VCO

The process of recovering FSK signals involves the conversion of the PLL output into logic compatible signals. For high data rates, a considerable amount of carrier will be present at the output of the PLL due to the wideband nature of the loop filter. To avoid the use of complicated filters, a comparator with hysteresis or Schmitt trigger is required. With the conversion gain of the VCO fixed, the output voltage as given by Equation 1 varies according to the frequency deviation of f_{IN} from f_O . Since this differs from system to system, it is necessary that the hysteresis of the Schmitt trigger be capable of being changed, so that it can be optimized for a particular system. This is accomplished in the 564 by varying the voltage at Pin 15 which results in a change of the hysteresis of the Schmitt trigger.

For FSK signals, an important factor to be considered is the drift in the free-running frequency of the VCO itself. If this changes due to temperature, according to Equation 1 it will lead to a change in the DC levels of the PLL output, and consequently to errors in the digital output signal. This is especially true for narrowband signals where the deviation in f_{IN} itself may be less than the change in f_O due to temperature. This effect can be eliminated if the DC or average value of the signal is retrieved and used as the reference to the comparator. In this manner, variations in the DC levels of the PLL output do not affect the FSK output.

VCO Section

Due to its inherent high-frequency performance, an emitter-coupled oscillator is used in the VCO. In the circuit, shown in the equivalent schematic, transistors Q21 and Q23 with current sources Q25 - Q26 form the basic oscillator. The approximate free-running frequency of the oscillator is shown in the following equation:

$$f_O \cong \frac{1}{22 R_C (C_1 + C_S)} \quad (2)$$

$R_C = R_{19} = R_{20} = 100\Omega$ (INTERNAL)

C_1 = external frequency setting capacitor

C_S = stray capacitance

Variation of V_D (phase detector output voltage) changes the frequency of the oscillator. As indicated by Equation 2, the frequency of the oscillator has a negative temperature coefficient due to the monolithic resistor. To compensate for this, a current I_R with negative temperature coefficient is introduced to achieve a low frequency drift with temperature.

Phase Comparator Section

The phase detection processor consists of a doubled-balanced modulator with a limiter amplifier to improve AM rejection. Schottky-clamped vertical PNPs are used to obtain TTL level inputs. The loop gain can be varied by changing the current in Q_4 and Q_{15} which effectively changes the gain of the differential amplifiers. This can be accomplished by introducing a current at Pin 2.

Post Detection Processor Section

The post detection processor consists of a unity gain transconductance amplifier and comparator. The amplifier can be used as a DC retriever for demodulation of FSK signals, and as a post detection filter for linear FM demodulation. The comparator has adjustable hysteresis so that phase jitter in the output signal can be eliminated.

As shown in the equivalent schematic, the DC retriever is formed by the transconductance amplifier $Q_{42} - Q_{43}$ together with an external capacitor which is connected at the amplifier output (Pin 14). This forms an integrator whose output voltage is shown in the following equation:

$$V_O = \frac{g_M}{C_2} V_{INDt} \quad (3)$$

g_M = transconductance of the amplifier

C_2 = capacitor at the output (Pin 14)

V_{IN} = signal voltage at amplifier input

With proper selection of C_2 , the integrator time constant can be varied so that the output voltage is the DC or average value of the input signal for use in FSK, or as a post detection filter in linear demodulation.

The comparator with hysteresis is made up of $Q_{49} - Q_{50}$ with positive feedback being provided by $Q_{47} - Q_{48}$. The hysteresis is varied by changing the current in Q_{52} with a resulting variation in the loop gain of the comparator. This method of hysteresis control, which is a DC control, provides symmetric variation around the nominal value.

Design Formula

The free-running frequency of the VCO is shown by the following equation:

$$f_O \cong \frac{1}{22 R_C (C_1 + C_S)} \quad (4)$$

$R_C = 100\Omega$

C_1 = external cap in farads

C_S = stray capacitance

The loop filter diagram shown is explained by the following equation:

$$f_S = \frac{1}{1 + sRC_3} \text{ (First Order)} \quad (5)$$

$R = R_{12} = R_{13} = 1.3k\Omega$ (Internal)*

By adding capacitors to Pins 4 and 5, a pole is added to the loop transfer at

$$\omega = \frac{1}{RC_3}$$

NOTE:

*Refer to Figure 6.

Phase-locked loop

NE/SE564

EQUIVALENT SCHEMATIC

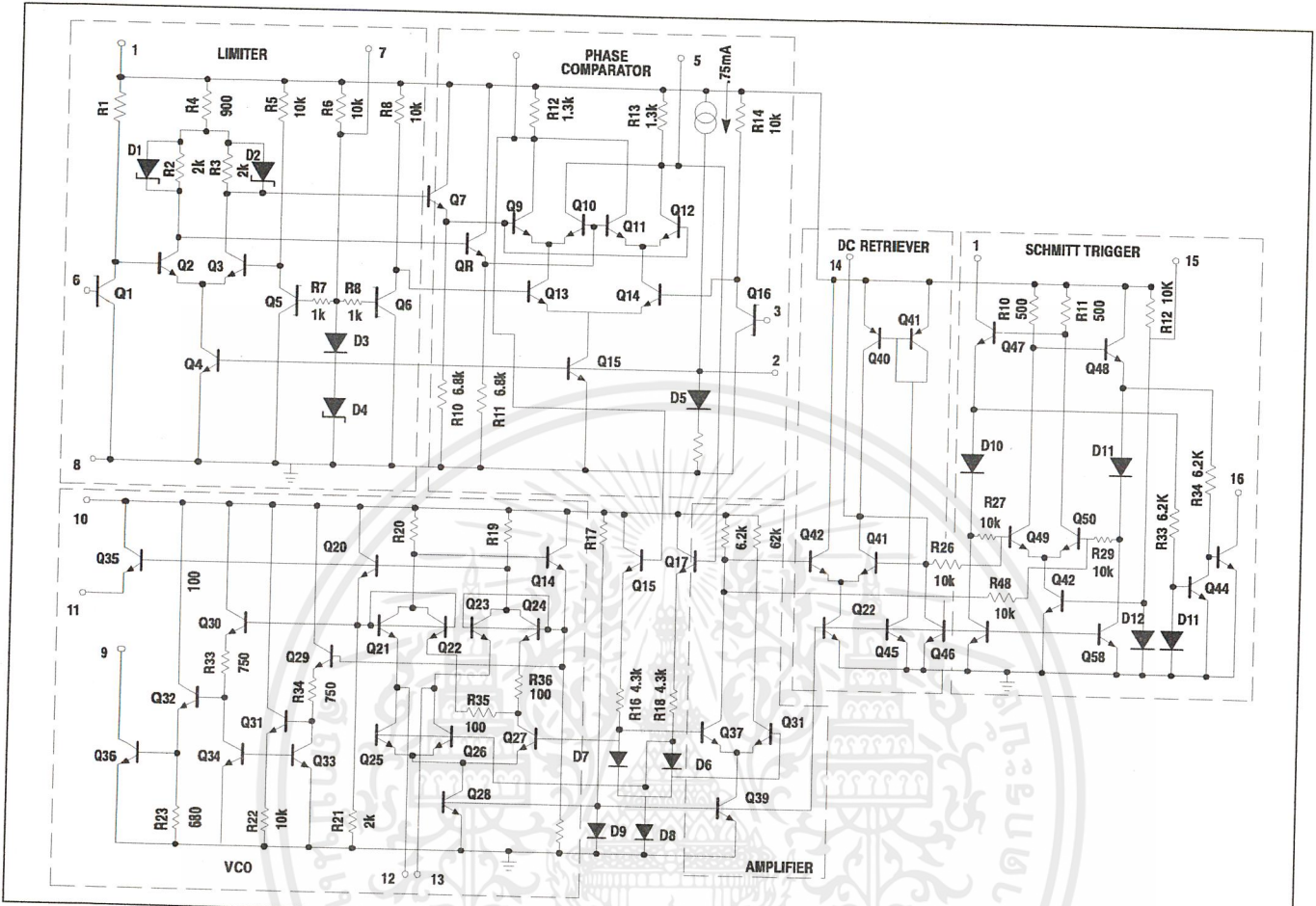


Figure 6. Equivalent Schematic

SR01030

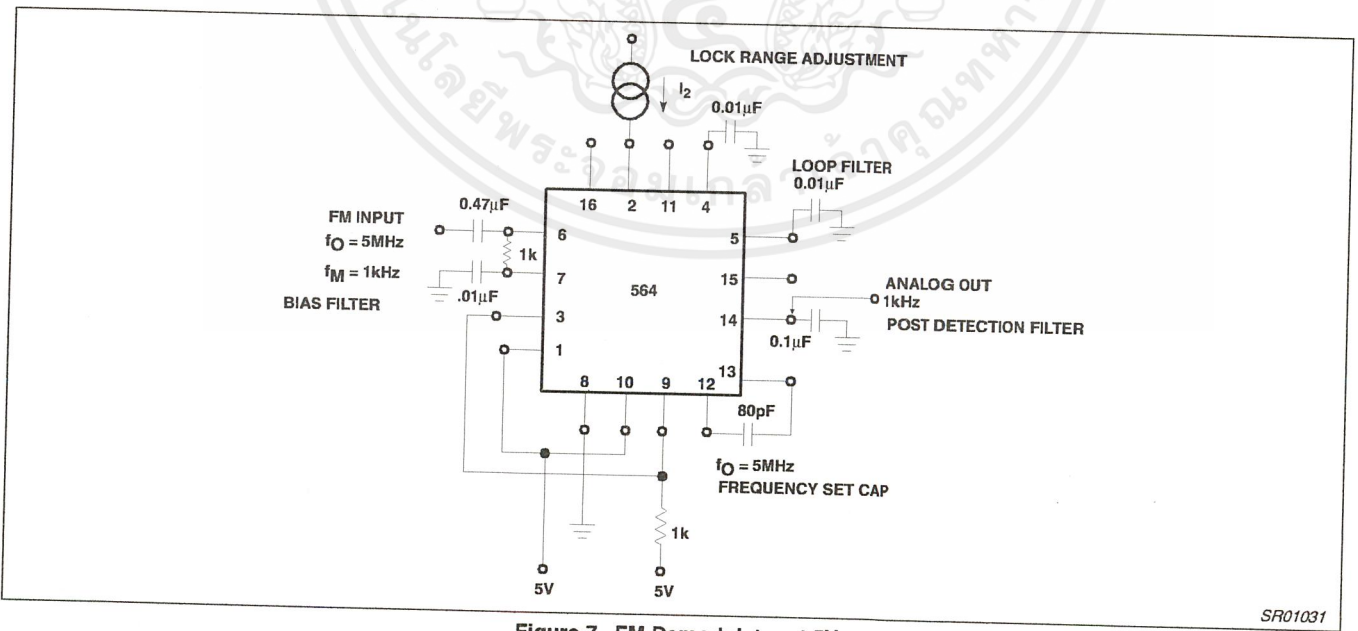


Figure 7. FM Demodulator at 5V

SR01031

Phase-locked loop

NE/SE564

APPLICATIONS

FM Demodulator

The NE564 can be used as an FM demodulator. The connections for operation at 5V and 12V are shown in Figures 7 and 8, respectively. The input signal is AC coupled with the output signal being extracted at Pin 14. Loop filtering is provided by the capacitors at Pins 4 and 5 with additional filtering being provided by the capacitor at Pin 14. Since the conversion gain of the VCO is not very high, to obtain sufficient demodulated output signal the frequency deviation in the input signal should be 1% or higher.

Modulation Techniques

The NE564 phase-locked loop can be modulated at either the loop filter ports (Pins 4 and 5) or the input port (Pin 6) as shown in Figure 9. The approximate modulation frequency can be determined from the frequency conversion gain curve shown in Figure 10. This curve will be appropriate for signals injected into Pins 4 and 5 as shown in Figure 9.

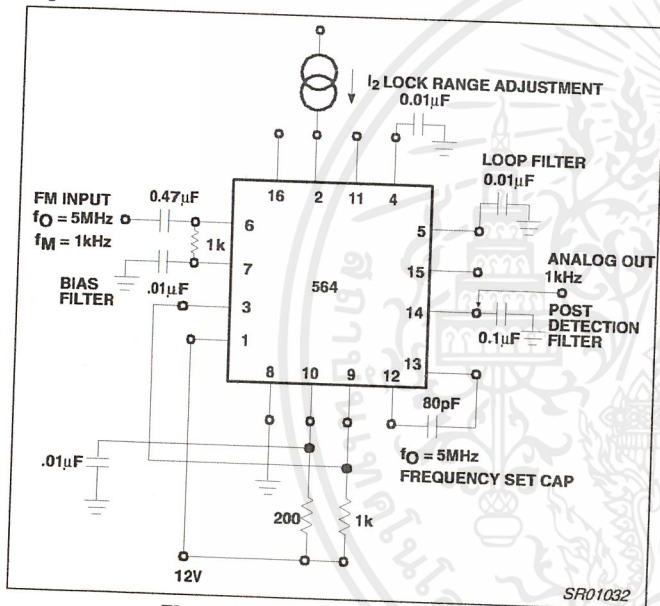


Figure 8. FM Demodulator at 12V

FSK Demodulation

The 564 PLL is particularly attractive for FSK demodulation since it contains an internal voltage comparator and VCO which have TTL compatible inputs and outputs, and it can operate from a single 5V power supply. Demodulated DC voltages associated with the mark and space frequencies are recovered with a single external capacitor in a DC retriever without utilizing extensive filtering networks. An internal comparator, acting as a Schmitt trigger with an adjustable hysteresis, shapes the demodulated voltages into compatible TTL output levels. The high-frequency design of the 564 enables it to demodulate FSK at high data rates in excess of 1.0M baud.

Figure 10 shows a high-frequency FSK decoder designed for input frequency deviations of $\pm 1.0\text{MHz}$ centered around a free-running frequency of 10.8MHz. The value of the timing capacitance required was estimated from Figure 8 to be approximately 40pF. A trimmer capacitor was added to fine tune f_0 10.8MHz.

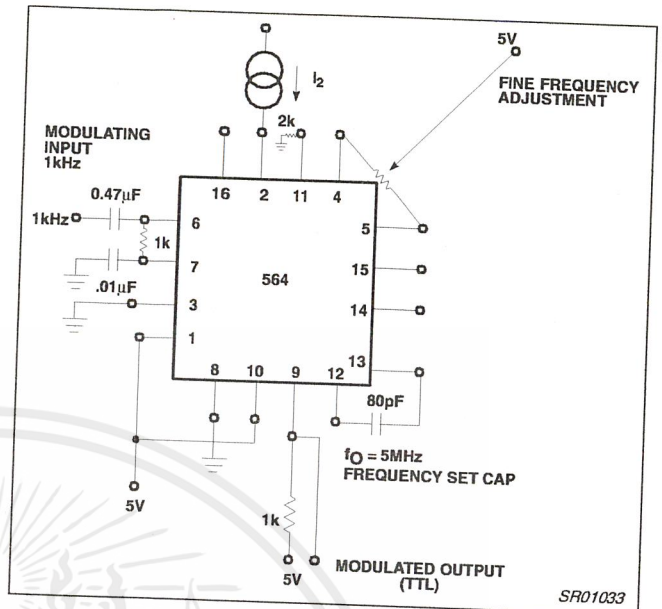


Figure 9. Modulator

The lock range graph indicates that the $\pm 1.0\text{MHz}$ frequency deviations will be within the lock range for input signal levels greater than approximately 50mV with zero Pin 2 bias current. (While strictly this figure is appropriate only for 50MHz, it can be used as a guide for lock range estimates at other f_0 frequencies).

The hysteresis was adjusted experimentally via the 10kΩ potentiometer and 2kΩ bias arrangement to give the waveshape shown in Figure 12 for 20k, 500k, 2M baud rates with square wave FSK modulation. Note the magnitude and phase relationships of the phase comparators' output voltages with respect to each other and to the FSK output. The high-frequency sum components of the input and VCO frequency also are viable as noise on the phase comparator's outputs.

OUTLINE OF SETUP PROCEDURE

1. Determine operating frequency of the VCO: $IF \div N$ in feedback loop, then $f_0 = N \times f_{IN}$.
2. Calculate value of the VCO frequency set capacitor:

$$C_0 \cong \frac{1}{2200 f_0}$$
3. Set I_2 (current sinking into Pin 2) for $\cong 100\mu\text{A}$. After operation is obtained, this value may be adjusted for best dynamic behavior, and replace with fixed resistor value of $R_2 = \frac{V_{CC} - 1.3V}{I_{B2}}$
4. Check VCO output frequency with digital counter at Pin 9 of device (loop open, VCO to ϕ det.). Adjust C_0 trim or frequency adj. Pins 4 - 5 for exact center frequency, if needed.
5. Close loop and inject input signal to Pin 6. Monitor Pins 3 and 6 with two-channel scope. Lock should occur with $\Delta\phi_{3-6}$ equal to 90° (phase error).

Phase-locked loop

NE/SE564

- 6. If pulsed burst or ramp frequency is used for input signal, special loop filter design may be required in place of simple single capacitor filter on Pins 4 and 5. (See PLL application section)
- 7. The input signal to Pin 6 and the VCO feedback signal to Pin 3 must have a duty cycle of 50% for proper operation of the phase detector. Due to the nature of a balanced mixer if signals are not

50% in duty cycle, DC offsets will occur in the loop which tend to create an artificial or biased VCO.

- 8. For multiplier circuits where phase jitter is a problem, loop filter capacitors may be increased to a value of 10 - 50 μ F on Pins 4, 5. Also, careful supply decoupling may be necessary. This includes the counter chain V_{CC} lines.

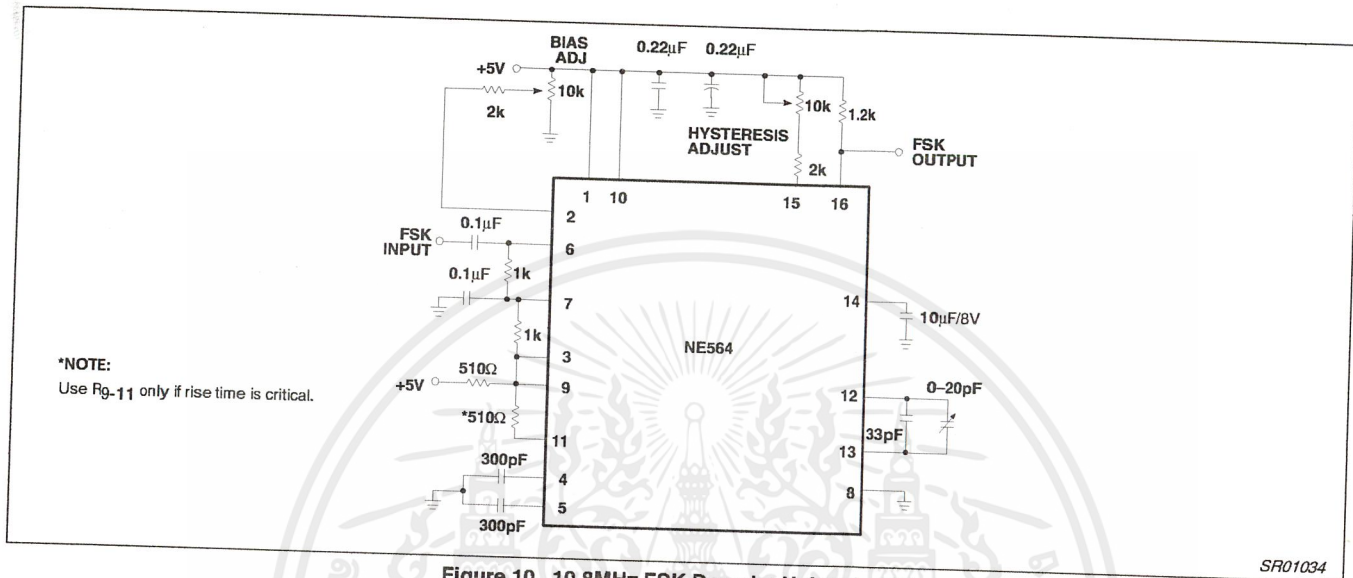
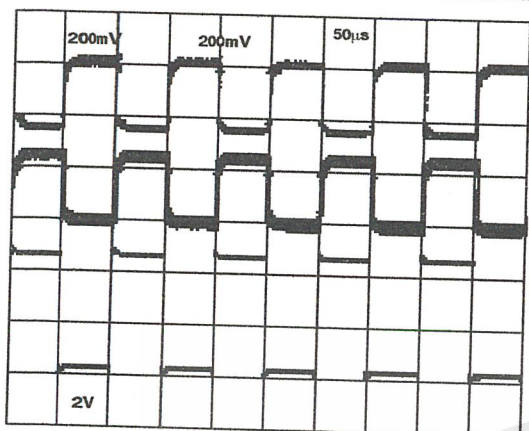


Figure 10. 10.8MHz FSK Decoder Using the 564

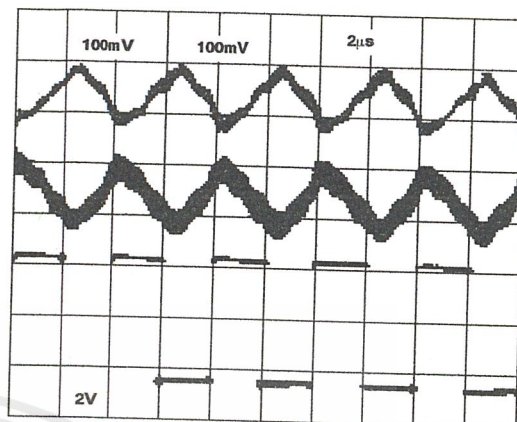
SR01034

Phase-locked loop

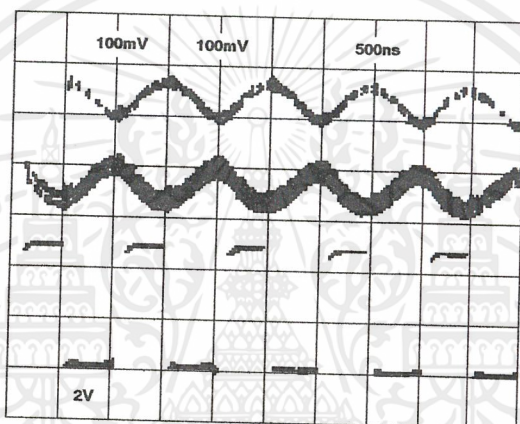
NE/SE564



a. Data Rate = 20k Baud



b. Data Rate = 500k Baud

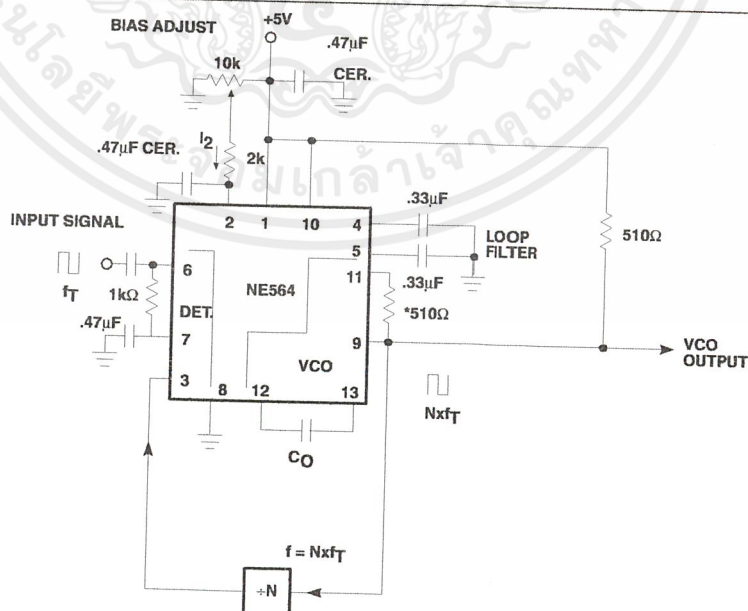


c. Data Rate = 2.0m Baud

NOTES:
 1. Top trace = Pin 4
 2. Center trace = Pin 5
 3. Bottom trace = Pin 16

Figure 11. Phase Comparator (Pins 4 and 5) and FSK (Pin 16) Outputs

SR01035



*NOTE:
 Use R9-11 only if rise time is critical.

Figure 12. NE564 Phase-Locked Frequency Multiplier

NPN switching transistors

2N2222; 2N2222A

FEATURES

- High current (max. 800 mA)
- Low voltage (max. 40 V).

APPLICATIONS

- Linear amplification and switching.

DESCRIPTION

NPN switching transistor in a TO-18 metal package.
PNP complement: 2N2907A.

PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector, connected to case

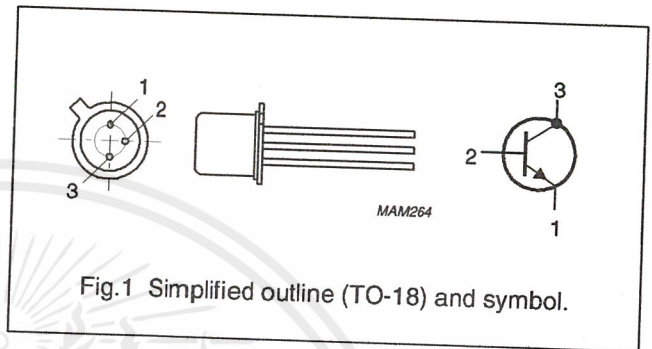


Fig.1 Simplified outline (TO-18) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CBO}	collector-base voltage 2N2222 2N2222A	open emitter	—	60	V
V_{CEO}	collector-emitter voltage 2N2222 2N2222A	open base	—	75	V
I_C	collector current (DC)		—	30	V
P_{tot}	total power dissipation	$T_{amb} \leq 25^\circ C$	—	40	V
h_{FE}	DC current gain	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}$	—	800	mW
f_T	transition frequency 2N2222 2N2222A	$I_C = 20\text{ mA}; V_{CE} = 20\text{ V}; f = 100\text{ MHz}$	75	—	
t_{off}	turn-off time	$I_{Con} = 150\text{ mA}; I_{Bon} = 15\text{ mA}; I_{Boff} = -15\text{ mA}$	250 300	—	MHz MHz
			—	250	ns

NPN switching transistors

2N2222; 2N2222A

CHARACTERISTICS

$T_j = 25\text{ °C}$ unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
I_{CBO}	collector cut-off current 2N2222	$I_E = 0; V_{CB} = 50\text{ V}$	–	10	nA
		$I_E = 0; V_{CB} = 50\text{ V}; T_{amb} = 150\text{ °C}$	–	10	μA
I_{CBO}	collector cut-off current 2N2222A	$I_E = 0; V_{CB} = 60\text{ V}$	–	10	nA
		$I_E = 0; V_{CB} = 60\text{ V}; T_{amb} = 150\text{ °C}$	–	10	μA
I_{EBO}	emitter cut-off current	$I_C = 0; V_{EB} = 3\text{ V}$	–	10	nA
h_{FE}	DC current gain	$I_C = 0.1\text{ mA}; V_{CE} = 10\text{ V}$	35	–	
		$I_C = 1\text{ mA}; V_{CE} = 10\text{ V}$	50	–	
		$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}$	75	–	
		$I_C = 150\text{ mA}; V_{CE} = 1\text{ V}; \text{note 1}$	50	–	
		$I_C = 150\text{ mA}; V_{CE} = 10\text{ V}; \text{note 1}$	100	300	
h_{FE}	DC current gain 2N2222A	$I_C = 10\text{ mA}; V_{CE} = 10\text{ V}; T_{amb} = -55\text{ °C}$	35	–	
h_{FE}	DC current gain 2N2222 2N2222A	$I_C = 500\text{ mA}; V_{CE} = 10\text{ V}; \text{note 1}$	30	–	
			40	–	
V_{CEsat}	collector-emitter saturation voltage 2N2222	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	–	400	mV
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	1.6	V
V_{CEsat}	collector-emitter saturation voltage 2N2222A	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	–	300	mV
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	1	V
V_{BEsat}	base-emitter saturation voltage 2N2222	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	–	1.3	V
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	2.6	V
V_{BEsat}	base-emitter saturation voltage 2N2222A	$I_C = 150\text{ mA}; I_B = 15\text{ mA}; \text{note 1}$	0.6	1.2	V
		$I_C = 500\text{ mA}; I_B = 50\text{ mA}; \text{note 1}$	–	2	V
C_c	collector capacitance	$I_E = I_C = 0; V_{CB} = 10\text{ V}; f = 1\text{ MHz}$	–	8	pF
C_e	emitter capacitance 2N2222A	$I_C = I_E = 0; V_{EB} = 500\text{ mV}; f = 1\text{ MHz}$	–	25	pF
f_T	transition frequency 2N2222 2N2222A	$I_C = 20\text{ mA}; V_{CE} = 20\text{ V}; f = 100\text{ MHz}$	250	–	MHz
			300	–	MHz
F	noise figure 2N2222A	$I_C = 200\text{ }\mu\text{A}; V_{CE} = 5\text{ V}; R_S = 2\text{ k}\Omega;$ $f = 1\text{ kHz}; B = 200\text{ Hz}$	–	4	dB

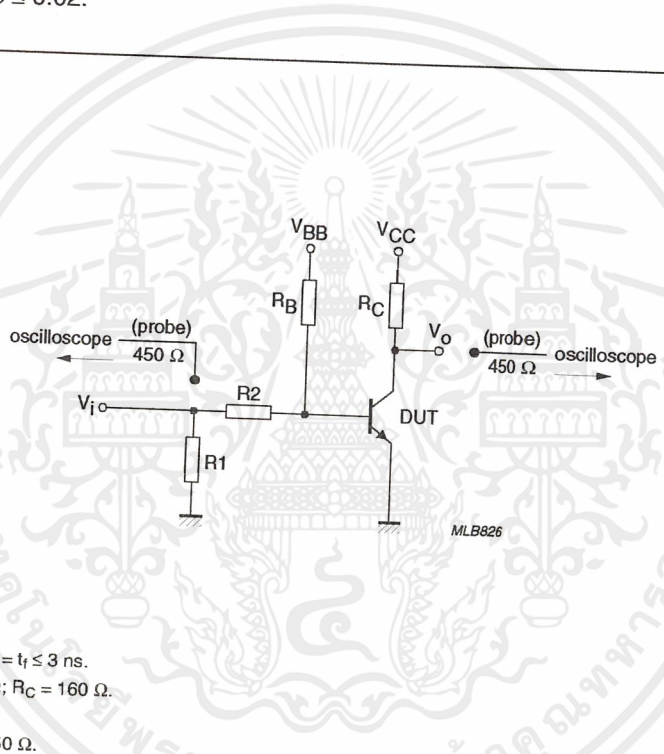
NPN switching transistors

2N2222; 2N2222A

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
Switching times (between 10% and 90% levels); see Fig.2					
t_{on}	turn-on time	$I_{Con} = 150 \text{ mA}; I_{Bon} = 15 \text{ mA}; I_{Boff} = -15 \text{ mA}$	—	35	ns
t_d	delay time		—	10	ns
t_r	rise time		—	25	ns
t_{off}	turn-off time		—	250	ns
t_s	storage time		—	200	ns
t_f	fall time		—	60	ns

Note

1. Pulse test: $t_p \leq 300 \mu\text{s}; \delta \leq 0.02$.



$V_i = 9.5 \text{ V}; T = 500 \mu\text{s}; t_p = 10 \mu\text{s}; t_r = t_f \leq 3 \text{ ns}.$
 $R_1 = 68 \Omega; R_2 = 325 \Omega; R_B = 325 \Omega; R_C = 160 \Omega.$
 $V_{BB} = -3.5 \text{ V}; V_{CC} = 29.5 \text{ V}.$
 Oscilloscope input impedance $Z_i = 50 \Omega.$

Fig.2 Test circuit for switching times.

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้จะสำเร็จลุล่วงไปได้ด้วยดี ต้องขอขอบพระคุณบิดามารดา ผู้ซึ่งคอยให้โอกาสและให้การสนับสนุนคณะผู้จัดทำ และต้องขอกราบขอบพระคุณท่านอาจารย์ที่ปรึกษา ดร.สุทธิชัย นพนาดีพงษ์ และ อ.นภัทร สระเอี่ยม ที่คอยให้คำปรึกษา และให้คำแนะนำต่างๆ ตลอดจนอุปกรณ์เครื่องมือต่างๆ ที่ใช้ในการดำเนินงาน นอกจากนี้คณะผู้จัดทำต้องขอขอบคุณ นายเศรษฐกร กาเมือง ที่คอยให้คำแนะนำ ทางคณะผู้จัดทำจึงขอขอบพระคุณไว้ ณ ที่นี้ด้วย

คณะผู้จัดทำ

นายณัฐพล วลัยวิทย์

นายสัณชัย ฐิติพนาวัลย์

นายอภิพงษ์ อหันทริก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ทวีชัย ภูริทิพย์, "ไขปัญหา RS-232", บริษัทซีเ็ดยูเคชั่น มหาชน, 2538
2. น.ต.ฉัตรชัย สุมาลย์, "การสื่อสารข้อมูลคอมพิวเตอร์และระบบเครือข่าย", สำนักพิมพ์บริษัทด้าน
สุธาการจำกัด, 2521
3. บัณฑิต ไรจน์อารยานนท์, "หลักการไฟฟ้าสื่อสาร", พิมพ์ครั้งที่ 6, สำนักพิมพ์ห้างหุ้นส่วนจำกัดวีเจ
พรีนติ้ง, 2539
4. ผศ.อภิรักษ์ มัณยานนท์, "การสื่อสารเส้นใยแสง", สำนักพิมพ์อักษรสยามการพิมพ์, 2537
5. SAROLD B. KILLEN, "Digital Communications with Fiber Optic and Satellite Applications",
PRENTICE-HALL, INC, 1989



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้