

VVVF อินเวอร์เตอร์

VVVF INVERTER



เลขหม.....  
เลขทะเบียน 46517  
วัน, เดือน, ปี 4 เม.ย. 2546

b.....  
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต  
ภาควิชาวิศวกรรมสารสนเทศ  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	VVVF อินเวอร์เตอร์		
TITLE	VVVF INVERTER		
โดย	นายชุมพจน์ เม่นแท้	รหัสประจำตัว	43015721
	นายเมธาสิทธิ์ กลิ่นหอม	รหัสประจำตัว	43015742
อาจารย์ผู้ควบคุมปริญญานิพนธ์	ผศ. อุทัย ศรีธีระวิโรจน์		
ภาควิชา	วิศวกรรมสารสนเทศ		
ปีการศึกษา	2544		

ปริญญานิพนธ์ฉบับนี้ได้รับการอนุมัติให้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร  
อุตสาหกรรมศาสตรบัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร  
ลาดกระบัง



( ผศ. อุทัย ศรีธีระวิโรจน์ )  
อาจารย์ผู้ควบคุมปริญญานิพนธ์

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	VVVF อินเวอร์เตอร์		
นักศึกษา	นายชุมพจน์	เม่นคุ้ม	รหัสประจำตัว 43015721
	นายเมธาสิทธิ์	กลิ่นหอม	รหัสประจำตัว 43015742
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ. อุทัย ศรีธีระวิโรจน์		
ระดับการศึกษา	ปริญญาอุตสาหกรรมศาสตรบัณฑิต		
	สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์		
ภาควิชา	วิศวกรรมสารสนเทศ		
ปีการศึกษา	2544		

**บทคัดย่อ**

วิทยานิพนธ์ชิ้นนี้เป็นการสร้างตัวขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสแบบพีคดับลิฟเอ็มอินเวอร์เตอร์ ที่ใช้วิธีการ natural sampling โดยใช้ third – harmonic – injection – sinusoidal wave เป็นสัญญาณสำหรับการมอดูเลต (modulating signal) เพื่อมาทำการมอดูเลตกับสัญญาณสามเหลี่ยม (triangular wave) ซึ่งจะทำให้ได้สัญญาณมอดูเลตมีแรงดันเอาต์พุต ได้สูงกว่าปกติโดยมีฮาร์โมนิกส้อมโพเนนต (harmonic components) ต่ำสุดทำให้สามารถนำไปใช้ขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟส โดยมีประสิทธิภาพในแง่ของพลังงานดี

การออกแบบตัวขับนี้ใช้ ROM look – up table และวงจรถือชี เป็นตัวกำเนิดสัญญาณ โดย third – harmonic – injection – sinusoidal wave ที่ได้จากการคำนวณด้วยเครื่องคอมพิวเตอร์ มาล่วงหน้าก่อนแล้ว ถูกนำมาเก็บไว้ในรอมแล้วเปลี่ยนให้เป็นปริมาณอนาล็อกด้วยวงจรถือชี โดยปรับขนาดของสัญญาณด้วย DAC Multiplying เพื่อให้สามารถปรับมอดูเลตอินเดคได้ (สำหรับ V/f Constant และ Voltage Boost) แล้วนำมามอดูเลตกับ สัญญาณสามเหลี่ยมที่ กำหนดจากวงจรถือชี อนาล็อก แล้วจัดการขยายกำลังสัญญาณนี้ ให้ขับกำลังงานได้สูงขึ้นด้วยไอจีบีที ที่จัดวงจรเป็น three – phase bridge inverter หรือกล่าวได้ว่า อินเวอร์เตอร์แบบนี้เป็นเครื่องขยายแบบสวิทซ์ (switching amplifier) ที่มีเครื่องกำเนิดสัญญาณอยู่ในตัว

ผลการออกแบบสร้างเครื่องต้นแบบตามวิทยานิพนธ์นี้ ทำให้ได้ตัวขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสแบบพีคดับลิฟเอ็มอินเวอร์เตอร์ชนิด VVVF อินเวอร์เตอร์ ที่สามารถปรับความถี่เอาต์พุตได้จาก 0 ถึง 60 เฮิรตซ์และมีกำลังขับได้สูงสุด 1 กิโลวัตต์ (2 กิโลวัตต์สำหรับ 200 เปอร์เซ็นต์ ไดนามิกทอร์ก(Dynamic Torque)) โดยได้จากการทำงานเชิงสวิทซ์ของไอจีบีที ภาคอินเวอร์เตอร์ด้วย ความถี่ 20 กิโลเฮิรตซ์ทำให้มีเสียงรบกวนอันเนื่องมาจากฮาร์โมนิกส์ความถี่สูงในทุกความเร็วรอบของมอเตอร์อยู่ในระดับต่ำ สำหรับใช้เป็นตัวขับเพื่อควบคุมความเร็วของอินดักชั่นมอเตอร์ 3 เฟส

<b>PROJECT TITLE</b>	<b>VVVF INVERTER</b>	
<b>STUDENT</b>	<b>Mr. Chumpoj Mentame</b>	<b>No. 43015721</b>
	<b>Mr. Maolee Glinhom</b>	<b>No. 43015742</b>
<b>ADVISOR</b>	<b>Asso. Prof. Uthai Sritheeravirojana</b>	
<b>COURSE</b>	<b>Bachelor of Industrial Technology in Electronics</b>	
<b>DEPARTMENT</b>	<b>Information Engineering</b>	
<b>YEAR</b>	<b>2001</b>	

### ABSTRACT

This thesis presents a three – phase induction motor PWM Drive. Its used natural sampling with third – harmonic – injection – sinusoidal wave as modulating signal for PWM modulate with triangular wave. Then modulated signal has giving larger output voltage with general. There have low harmonic components content. The VVVF PWM Drive use for driving a three – phase induction motor with high – energy efficiency.

Its design the PWM signal generator by used ROM look – up table and DAC as signal generator. This third – harmonic – injection – sinusoidal wave has generated from a computer and then stored into ROM. The digital data is converted to analog data by DAC. A magnitude of it adjusted by DAC Multiplying for modulation index adjustable (for V/f Constant and Voltage Boost). Used a third – harmonic – injection – sinusoidal wave signal modulated with triangular wave from analog circuit. Next step, modulated signal amplification for power booster with IGBT as three – phase bridge inverter or mention able the VVVF Inverter act as switching amplifier with internal signal generator.

Resulting the prototype design, VVVF Inverter for three – phase induction motor drive. As output frequency adjustable from 0 to 60 Hz and maximum drive power 1 kW (2 kW for 200% Dynamic Torque). By use as IGBT switching operation with frequency 20 kHz. Then low acoustic noise generation from system operation at all speed. This VVVF Inverter used for 220/380 V 50 Hz 1kW three – phase induction motor speed control as multiquadrant (4-Quadrant) control operation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

การทำปริยฐานิพนธ์นี้มีขึ้นได้ก็ด้วย อาจารย์อุทัย ศรีธีระวิโรจน์ อาจารย์ที่ปรึกษา  
เพื่อน ๆ ทุกคนที่ให้การช่วยเหลือด้านต่าง ๆ จึงขอขอบพระคุณทุกท่านเป็นอย่างสูงมา ณ ที่นี้ด้วย  
ท้ายที่สุดนี้ ข้าพเจ้าขอขอบพระคุณและน้อมรำลึกถึงบิดามารดาและผู้อุปการะที่มีส่วนใน  
ชีวิตจนได้ศึกษาต่อจนถึงขั้นปริยญาตรี สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูปภาพ	VII
สารบัญตาราง	XI
คำอธิบายสัญลักษณ์และคำย่อ	XII
บทที่ 1 บทนำ	1
1.1 จุดมุ่งหมาย	1
1.2 แนวความคิดและที่มา	1
1.3 ส่วนประกอบของโครงการ	2
1.4 ผลที่คาดว่าจะได้รับ	2
1.5 งบประมาณ	3
1.6 เครื่องมือที่จำเป็น	3
1.7 โครงสร้าง	3
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง (อินดักชันมอเตอร์)	5
2.1 บทนำ	5
2.2 ลักษณะโครงสร้าง	5
2.3 สนามแม่เหล็กหมุน	7
2.4 สลิปและความเร็วโรเตอร์	9
2.5 วงจรโรเตอร์	11
2.6 วงจรอินดักชันมอเตอร์ที่สมบูรณ์	13
2.7 กราฟแสดงความสัมพันธ์ระหว่างทอร์กกับสลิป (Torque-Speed Curve)	17
2.8 Variable – Voltage operation	19
2.9 Variable – frequency operation	20
บทที่ 3 การสร้างส่วนประกอบต่างๆ	24

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนวิชาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
3.1 บล็อกไดอะแกรมโดยรวมของโครงการ 24  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

เรื่อง	หน้า
3.2 ส่วนประกอบโดยรวมของโครงการ	25
3.3 ส่วนของวงจรขับเคลื่อน IGBT	25
3.3.1 วงจรกำเนิดสัญญาณสามเฟสแบบฮาร์โมนิกที่สาม	25
3.3.2 วงจร DAC และ MULTIPLYING DAC	30
3.3.3 วงจรแปลงแรงดันเป็นความถี่ (VFC)	34
3.3.4 วงจร COMPARATOR และ OPTOCOUPLER	41
3.3.5 วงจร ABSOLUTE VALUE	44
3.3.6 วงจร COMPARATOR (PWM)	46
3.3.7 วงจร SEPERATOR AND LOCKOUT TIMER	47
3.3.8 วงจร LOGICAL – OPTOCOUPLER FOR SHUTDOWN	50
3.3.9 วงจร SUMMING AMPLIFIER	51
3.3.10 วงจร FEEDBACK NETWORK	52
3.3.11 วงจร TRIANGULAR WAVEFORM	54
3.3.12 วงจร ANTIALIASING INPUT FILTER	60
3.3.13 วงจร SWITCHING AMPLIFIER	64
3.3.14 วงจร STATOR VOLTAGE COMPUTER	70
3.3.15 วงจร VECTOR COMPUTER	77
3.3.16 วงจร STATOR VOLTAGE COMPUTER	87
3.3.17 วงจร PHOTO DIODE	91
3.3.18 วงจร ANALOG OPTOCOUPLER	95
3.4 ส่วนของวงจรหลัก (Main Circuit)	102
บทที่ 4 ผลการทดลอง	106
4.1 ทำการทดลอง Control circuit section	106
4.2 ทำการทดลอง Main Circuit Section	108
บทที่ 5 สรุปผลและข้อเสนอแนะ	111
บรรณานุกรม	113
ภาคผนวก	114

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

เรื่อง

หน้า

1. วงจร Main circuit	114
2. วงจร Negative Bus Negative Overcurrent trip controller และวงจร Negative Bus Positive Overcurrent trip controller	114
3. วงจร Positive Bus Overcurrent (OC-P)	115
4. วงจร Bus Voltage sensor	115
5. วงจร REF. 1 (10 V)	116
6. วงจร Chopper control	116
7. วงจร Turn-On delay and Auto-Reset	117
8. วงจร Fault Flip Flop and Turn-On Auto-reset	117
9. วงจร Total Shut-Down	117
10. วงจร Under Voltage and Inrush Current Protection	118
11. วงจร High and Low Side Gate Drive	118
12. วงจร Logic-Opto Isolation (VDE0883)	119
13. วงจร Isolation Return Signal	119
14. วงจร SELV REF. Voltage, $\pm 10V$	120
15. วงจร Internal Power Supply	120
16. วงจร Analog Optocoupler (Isolation Amplifier)	121
17. วงจร Voltage Stall Prevention	121
18. วงจร VVVF Control Board II	122
19. วงจร Soft-Start และวงจร Stall Current Adj.	122
20. วงจร $V_b$ ADJ. และวงจร $R_s$ ADJ.	123
21. วงจร Run-Up controller	123
22. วงจร Limiter	124

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## สารบัญรูปภาพ (ต่อ)

รูปภาพ	หน้า
รูปที่ 3.4 รูปบล็อกไดอะแกรมสำหรับ โครงสร้างของวงจร ROM look up table	26
รูปที่ 3.5 รูปบล็อกไดอะแกรมที่สอดคล้องกับวงจร generator	27
รูปที่ 3.6 รูปแสดงไดอะแกรมการประกอบกันของ 4-bit counter	28
รูปที่ 3.7 วงจรนับเลขฐานสองแบบ 11 บิต	29
รูปที่ 3.8 วงจรต่อเฟสของรอมและวงจรแลคชั	30
รูปที่ 3.9 วงจร DAC และ MULTIPLYING DAC [ต่อเฟส]	31
รูปที่ 3.10 วงจร Logic-Controlled Noninverting/Inverting Amplifier	33
รูปที่ 3.11 รูปไดอะแกรมของ VFC	35
รูปที่ 3.12 วงจร integrator และลักษณะของสัญญาณอินพุตและเอาต์พุต	35-36
รูปที่ 3.13 วงจร Voltage-to-Frequency Converter (VFC) and Optocoupler Circuits	37
รูปที่ 3.14 แสดงวงจร comparator และ Optocoupler (optoisolator)	43
รูปที่ 3.15 บล็อก ไดอะแกรมสัญลักษณ์ของ Absolute value	44
รูปที่ 3.16 วงจร Absolute value	44
รูปที่ 3.17 วงจร Absolute value ที่ใช้ในทางปฏิบัติ	45
รูปที่ 3.18 แสดงวงจร Comparator (PWM)	46
รูปที่ 3.19 บล็อกไดอะแกรมของวงจร Separator and Lockout time	47
รูปที่ 3.20 ไทม์มิงไดอะแกรมสำหรับกรณีเกิด fault เพื่อปิดวงจรอินเวอร์เตอร์	47
รูปที่ 3.21 แสดงไทม์มิงไดอะแกรมของวงจร Separator and Lockout time	48
รูปที่ 3.22 แสดงไดอะแกรมของวงจร Separator and lockout timer	48
รูปที่ 3.23 วงจร Separator and Lockout Timer	49
รูปที่ 3.24 วงจร Logical-Optocoupler for Shutdown Circuit	51
รูปที่ 3.25 วงจร Summing Circuit (ต่อเฟส)	52
รูปที่ 3.26 ส่วนที่หนึ่งของวงจร Feedback (3เฟส)	53
รูปที่ 3.27 ส่วนที่สองของวงจร Feedback (ต่อเฟส)	53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ (ต่อ)

รูปภาพ	หน้า
รูปที่ 3.28 ไดอะแกรมของวงจร Triangle wave generator	55
รูปที่ 3.29 วงจร Triangular waveform generator	55
รูปที่ 3.30 วงจรเทียบเท่าของวงจร Hysteresis	56
รูปที่ 3.31 วงจรกรองความถี่ต่ำผ่านแบบ VCVS (VCVS filter)	61
รูปที่ 3.32 วงจรกรองความถี่ต่ำผ่านแบบ VCVS ที่นำมาใช้งาน	63
รูปที่ 3.33 บล็อกไดอะแกรมของวงจร Switch amplifier	64
รูปที่ 3.34 คุณลักษณะของวงจร Switching amplifier	66
a) การ Plot ของ root second-order characteristic equation ใน s plane	
b) ความสัมพันธ์ของ transient solution ใน time domain ที่ได้จาก step input กรณี underdamped-stable, $0 < \zeta < 1$	
รูปที่ 3.35 คุณลักษณะ Roots ของวงจร second order	67
รูปที่ 3.36 บล็อกไดอะแกรมของ Close loop	67
รูปที่ 3.37 บล็อกไดอะแกรมของ Stator voltage computer	71
รูปที่ 3.38 คุณลักษณะแรงดันต่อความถี่ (V/f) ของวงจร	71
รูปที่ 3.39 แสดงการเปรียบเทียบ equivalent circuit แบบประมาณเพื่อควบคุม air gap flux กับ RL-series circuit	74
a) Equivalent Circuit แบบประมาณเพื่อควบคุม Air gap flux	
b) RL-Series Circuit	
รูปที่ 3.40 บล็อกไดอะแกรมของวงจร VVVF generator	76
รูปที่ 3.41 บล็อกไดอะแกรมของ Vector computer	77
รูปที่ 3.42 วงจร Differential current input	80
รูปที่ 3.43 วงจร Transconductance และวงจร Summing Amplifier	82
รูปที่ 3.44 วงจร Vector computer ที่ใช้งานจริง	82
รูปที่ 3.45 วงจร PI Control (Noninverting amplifier)	88
รูปที่ 3.46 วงจร Stator Voltage Computer	88
รูปที่ 3.47 คุณลักษณะเบื้องต้นของวงจร Photo detector	92
รูปที่ 3.48 วงจร Linear response	93

เอกสารนี้เป็นเอกสารเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ (ต่อ)

รูปภาพ	หน้า
รูปที่ 3.49 วงจร Logarithmic	94
รูปที่ 3.50 วงจร Linear optical coupler Servo	94
รูปที่ 3.51 วงจร Analog optocoupler ชนิด Type I	95
รูปที่ 3.52 วงจร Analog optocoupler ชนิด Type II	96
รูปที่ 3.53 วงจร Analog optocoupler ที่นำมาใช้งาน	98
บทที่ 4 ผลการทดลอง	
รูปที่ 4.1 20 kHz; $\pm 10$ Vp Triangular wave carrier signal	106
รูปที่ 4.2 รูปคลื่น Modulating and Modulate signals	107
รูปที่ 4.3 รูปสัญญาณ ROM Generator Data Signal (D0, D1, D2)	107
รูปที่ 4.4 รูปคลื่นของวงจร Separator and Lockout Timer signal @ $t_r = 500$ ns	108
รูปที่ 4.5 รูปคลื่นของวงจร Analog Optocoupler step (square wave) response	109
รูปที่ 4.6 รูป Fault signal / Response @FAULT SD Short with 0.5 $\Omega$	110

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

### ตาราง

### หน้า

บทที่ 3 การสร้างส่วนประกอบต่างๆ

ตารางที่ 3.1 ผลที่ได้จากการใช้ฟิลเตอร์ (กรณี  $A_v$  หรือ 0 dB เมื่อ  $f = 0$ )

62-63

ตารางที่ 3.2 เป็นค่า  $V_s$  ที่สัมพันธ์กับความถี่ฐานที่พบบ่อย

77



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## คำอธิบายสัญลักษณ์และคำย่อ

### สัญลักษณ์และคำย่อ

### ความหมาย

DAC

Digital-to-Analog Converter

$f_c$

Carrier Frequency (Hz,rad/s)

$f_f$

Fundamental Frequency (Hz,rad/s)

PWM

Pulse Width Modulation

$t_{d(on)} / t_{d(off)}$

Turn-on / Turn-off delay time, เป็นช่วงที่อินพุตเปลี่ยนแปลงไป 10% ถึงเอาต์พุตเปลี่ยนแปลงจากเดิมไป 10%

$t_{on} / t_{off}$

Turn-on / Turn-off time, เป็นช่วงที่อินพุตเปลี่ยนแปลงไป 10% ถึงเอาต์พุตเปลี่ยนแปลงจากเดิมไป 90%

$t_r / t_f$

Rise / Fall time

VFC

Voltage-to-Frequency converter

VVVF

Variable Voltage Variable Frequency

V/f

ค่าสัดส่วนที่ได้จากแรงดันหารด้วยความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 จุดมุ่งหมาย

เพื่อศึกษาและออกแบบใช้งาน VVVF อินเวอร์เตอร์ชนิด Sinusoidal PWM ที่ใช้ Harmonic Inject Sinusoidal เป็น Modulating Signal พร้อม Current / Voltage – Stall Prevention สำหรับใช้เป็นตัวขับเพื่อควบคุมความเร็วของอินดักชันมอเตอร์ 3 เฟส 220 VAC ขนาด 1kW ในแบบ Multiquadrant ( 4-Quadrant ) Control

### 1.2 แนวความคิดและที่มา

ในปัจจุบัน VVVF อินเวอร์เตอร์ที่นิยมใช้งานกันมีอยู่หลายเทคนิคด้วยกัน เช่น sinusoidal PWM, PWM with uniform sampling และ selective harmonic elimination เป็นต้น โดยที่วิธี selective harmonic Elimination เป็นวิธีที่น่าจะเชื่อได้ว่าเป็นวิธีการที่มีประสิทธิภาพดีที่สุดในปัจจุบัน ทั้งนี้เนื่องมาจากความสามารถในการกำจัด low – order harmonic ในลำดับที่ต้องการได้ เป็นจำนวนเท่ากับจำนวนมุม switching ใน quarter wave ละด้วยหนึ่ง ส่วน high – order harmonic จะถูกกรองออกไปด้วย machine leakage reactance เองอยู่แล้ว แต่ด้วยความยุ่งยากในการคำนวณหา switching angle ซึ่งจะต้องคำนวณหาสมการได้ด้วยวิธี numerical methode แล้วอาศัยไมโครโปรเซสเซอร์และ look – up table ดังนั้นจะต้องมีการเก็บข้อมูล switching angle ไว้ใน ROM โดยแต่ละชุดของข้อมูลใช้สำหรับความถี่และแรงดันเอาต์พุตค่าหนึ่งๆ ดังนั้นหากต้องการแปรค่าแรงดัน ( เสมือนการแปรค่า modulation index ) ในแต่ละความถี่ได้หลายค่าจะทำให้ต้องอาศัยที่เก็บข้อมูลเป็นจำนวนมาก ยิ่งหากต้องการจำนวน switching angle มากๆ แล้วยังเป็นปัญหาอย่างมาก

วิธี sinusoidal PWM ซึ่งเป็นวิธีดั้งเดิมนั้น มีข้อดีในแง่ของความสามารถในการแปรค่าของความถี่และแรงดันเอาต์พุตแยกควบคุมได้โดยอิสระ โดยไม่ต้องเพิ่มเติม hardware พิเศษใดๆเข้ามาอีก อีกทั้งสามารถเพิ่ม switching frequency ได้โดยง่ายและเป็นอิสระ ทำให้สามารถลดปัญหา supply fluctuation ที่จะต้องใช้กับ high – frequency switching ที่สูงพอเพื่อให้ได้ low - order hamonic ซึ่งหากเป็นสมัยก่อนจะก่อให้เกิด switching loss มาก แต่ด้วยเทคโนโลยีการผลิตอุปกรณ์สารกึ่งตัวนำในปัจจุบันทำให้สามารถผลิต high - speed power MOSFET และ IGBT ทำให้เกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching loss ที่ต่ำ และด้วยการใช้ high - frequency switching ราวๆ 15 kHz – 20 kHz หรือสูงกว่า จึงทำให้เกิดเสียงรบกวนที่ตัวมอเตอร์ต่ำไปด้วยซึ่งนับเป็นข้อดีอีกข้อ

การควบคุมแรงดันเอาต์พุตแต่ละความถี่จะกำหนดได้จากคุณสมบัติของอินดิคชั่นมอเตอร์ ทำให้เกิดฟังก์ชันหลายอย่างเช่น V/F constant , torque(voltage) boost , constant flux operation , constant voltage operation

### 1.3 ส่วนประกอบของโครงการ

ประกอบไปด้วย 2 ส่วนหลักๆ ตามที่ได้แสดงไว้ในรูปบล็อกไดอะแกรม คือ

#### 1.3.1 Main Circuit

เป็นส่วนสำหรับจ่ายกำลังงาน หรือรับกำลังงานคืนจากอินดิคชั่นมอเตอร์รวมทั้งเป็นส่วนของวงจร fault protection , sensor และแหล่งจ่ายภายในของเครื่องอีกด้วย

#### 1.3.2 Control circuit

เป็นส่วนที่ทำหน้าที่ผลิตสัญญาณ ไปยัง main circuit โดยอาศัยข้อมูลจาก setting parameter และ setting frequency ข้อมูลจากเซนเซอร์และ fault protection บน main circuit เพื่อทำงานฟังก์ชันต่างๆ ดังนี้

- 4 Quadrant Speed Control with 0 ...120 Hz CW/CCW
- Current - Stall Prevention
- Voltage - Stall Prevention
- Parameter setting
- Good line regulation , 220 VAC +/- 10%
- Reduce supply fluctuation form ripple voltage
- DC Dynamic Braking

BLOCK DIAGRAM ของโครงการประกอบด้วยส่วนต่างๆ ดังนี้

1. บล็อกไดอะแกรมรวม แสดงรายละเอียดของฟังก์ชันบล็อก (Function block)
2. บล็อกไดอะแกรมแสดงรายละเอียดของฟังก์ชันบล็อก โดยเฉพาะ Control Circuit

### 1.4 ผลที่คาดว่าจะได้รับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1.4.1 เข้าใจคุณสมบัติของอินดักชันมอเตอร์ เพื่อให้สามารถออกแบบสร้าง VVVF อินเวอร์เตอร์ และใช้งานได้อย่างถูกต้อง
- 1.4.2 สามารถออกแบบสร้างงานด้านพาวเวอร์อิเล็กทรอนิกส์สำหรับ Main circuit ได้
- 1.4.3 สามารถออกแบบสร้างงานด้านวงจรอิเล็กทรอนิกส์ให้ทำงานตามฟังก์ชันบล็อกได้
- 1.4.4 สามารถออกแบบสร้าง VVVF อินเวอร์เตอร์ สำหรับใช้เป็นตัวขับเพื่อควบคุมความเร็วของอินดักชันมอเตอร์ 3 เฟส 220 VAC ขนาด 1 kW พร้อมคุณสมบัติตามข้อ 1.3.2

## 1.5 งบประมาณ

งบประมาณที่ใช้ทั้งสิ้นประมาณ 20,000 บาท

## 1.6 เครื่องมือที่จำเป็น

หากต้องการศึกษาในรายละเอียดสูง ๆ เช่นฮาร์โมนิก(harmonics) จะต้องวัดด้วย low – frequency spectrum analyzer ร่วมด้วย และหากมี current sensor ช่วยในการวัดกระแสโดยตรงก็จะสะดวกในการทดสอบ

## 1.7 โครงสร้าง

ด้วยในปัจจุบันนี้ความต้องการของระบบอัตโนมัติมีมากขึ้น อีกทั้งความต้องการทางด้าน precision ก็สูงมากขึ้นด้วย ระบบ servo – mechanism ได้แก่ความเร็ว (speed) และการควบคุมทอร์ก (torque control) เป็นต้น ล้วนอาศัยมอเตอร์เป็นต้นกำลังทางกลทั้งสิ้น โดยการที่จะทำให้ได้งานเป็นไปตามจุดประสงค์นั้นจะต้องควบคุมที่มอเตอร์โดยที่ระหว่างแหล่งจ่าย (supply) กับตัวมอเตอร์จะมีอินเวอร์เตอร์ (inverter) (กรณีมอเตอร์กระแสสลับ) คั่นอยู่ซึ่งจะทำหน้าที่ปรับ information ของ energy ที่ป้อนให้แก่มอเตอร์เสียใหม่ ทำให้คุณสมบัติของมอเตอร์เปลี่ยนไปจากปกติไปสู่แบบที่ต้องการที่เหมาะสมกับ load(สภาพของงาน) โดยที่ information ของ energy ที่สำคัญของอินดักชันมอเตอร์ คือความถี่และแรงดันไฟฟ้า

เพื่อให้สามารถสร้าง information ของ energy ได้ตามต้องการ มีวิธีการที่ได้รับความนิยมสูงคือนำ energy เข้ามาเก็บในลักษณะของไฟฟ้ากระแสตรง (ในตัวเก็บประจุเป็นต้น) แล้วเปลี่ยนจากไฟฟ้ากระแสตรงนี้ให้กลับเป็นไฟฟ้ากระแสสลับอีกครั้งหนึ่ง เครื่องมือดังกล่าวนี้เรียกโดยทั่วไปว่า “อินเวอร์เตอร์”

ด้วยอินเวอร์เตอร์ที่มีอยู่ในปัจจุบันนี้มีอยู่หลายแบบมาก โดยแบบที่ควบคุม information ของ energy ได้ดีเป็นแบบ pulse – width modulation (PWM) ซึ่งก็มีอยู่หลายแบบและหลายวิธีการสร้าง โดยที่โครงการนี้จะเน้นอินเวอร์เตอร์ที่มีประสิทธิภาพสูงและใช้ร่วมกับ controller ได้ด้วย

โดยที่อินเวอร์เตอร์ที่ได้จากโครงการนี้จะให้ความถี่เอาต์พุตได้ตั้งแต่ 0 ~ 120 Hz ทั้งหมดตามเข็มและทวนเข็มนาฬิกา โดยควบคุมจาก reference input(-10 ~ +10 Volts) และใช้กับมอเตอร์เหนี่ยวนำสามเฟส (three – phase induction motor) แบบ 220/380 V 50 Hz ขนาดสูงสุด 1 kW โดยตัวอินเวอร์เตอร์ต้องใช้กับแหล่งจ่ายแบบ 1 เฟส 220 V ดับบล็อกไดโอดแกรมในรูปแบบ

โดยระบบประกอบไปด้วย three – phase IGBT inverter ที่ถูกให้ทำงานที่ 20kHz Switching Frequency, DC Link , Rectifier , Dynamic Braking Chopper , Fault Protection , Voltage/Current Sensor , Control Circuit ที่ทำหน้าที่กำเนิดสัญญาณ PWM สำหรับ VVVF Inverter ให้กับ three – phase IGBT inverter โดยที่ใช้วิธีการ natural sampling โดยใช้ third – harmonic – injection – sinusoidal wave จาก ROM look – up table และ DAC เป็น analog signal generator สำหรับเป็น modulating signal เพื่อมา modulate (PWM) กับ 20 kHz triangular wave carrier อีกส่วนหนึ่งของ Control Circuit ทำงานเป็น V/f Constant , Voltage (Torque) Boost Function , Current/Voltage – Stall Prevention

## บทที่ 2

### ทฤษฎีที่เกี่ยวข้อง

เนื่องด้วยอินเวอร์เตอร์ คืออุปกรณ์ที่ทำหน้าที่แปลงข้อมูลพลังงานไฟฟ้า จากไฟฟ้ามาตรฐานทางพาณิชย์ 220 V /380 V , 50 / 60 Hz ให้มีข้อมูลพลังงานไฟฟ้าเปลี่ยนไป ตามความต้องการของอินดักชันมอเตอร์ ดังนั้นจะต้องมีการศึกษาถึงคุณลักษณะสมบัติและการควบคุมความเร็วของอินดักชันมอเตอร์ให้เข้าใจอย่างถ่องแท้ และศึกษาอิเล็กทรอนิกส์กำลังสำหรับออกแบบสร้างอินเวอร์เตอร์ ชนิด VVVF อินเวอร์เตอร์ (Variable – Voltage Variable – Frequency Inverter) ซึ่งหมายถึงอินเวอร์เตอร์ชนิดที่ปรับความถี่และแรงดันเอาต์พุตได้ โดยความถี่และแรงดันเอาต์พุตที่ได้สัมพันธ์กันด้วยฟังก์ชันที่เหมาะสมกับคุณลักษณะสมบัติของอินดักชันมอเตอร์และสภาพ โหลดนั้นๆ

### อินดักชันมอเตอร์ (INDUCTION MOTORS)

#### 2.1 บทนำ

จากไฟฟ้ามาตรฐานทางพาณิชย์ 220 V /380 V , 50 / 60 Hz จะทำให้ความเร็วของอินดักชันมอเตอร์เกือบจะคงที่ คือการทำงานจากสภาวะ no - load ไปยัง full - load จะทำให้ ความเร็วตกลงไปเพียงไม่กี่เปอร์เซ็นต์เท่านั้น อย่างไรก็ตามก็มีข้อเสียอยู่ ได้แก่ :

1. ควบคุมความเร็วได้ค่อนข้างยาก
2. เมื่อโหลดเบา มันจะรัน ( run) ด้วย low lagging power factor
3. กระแสสตาร์ท (starting current) ปกติจะเป็น 5 ถึง 7 เท่าของ full - load (rated) current

โดยทั่วไปแล้วอินดักชันมอเตอร์จะถูกใช้ในงาน open - loop constant - speed คุณสมบัติด้าน steady - state จึงมีความสำคัญที่สุด แต่สำหรับในการใช้งาน closed - loop adjustable - speed drive แล้วจะมีความสำคัญทั้ง static และ dynamic

#### 2.2 ลักษณะโครงสร้าง (CONSTRUCTION)

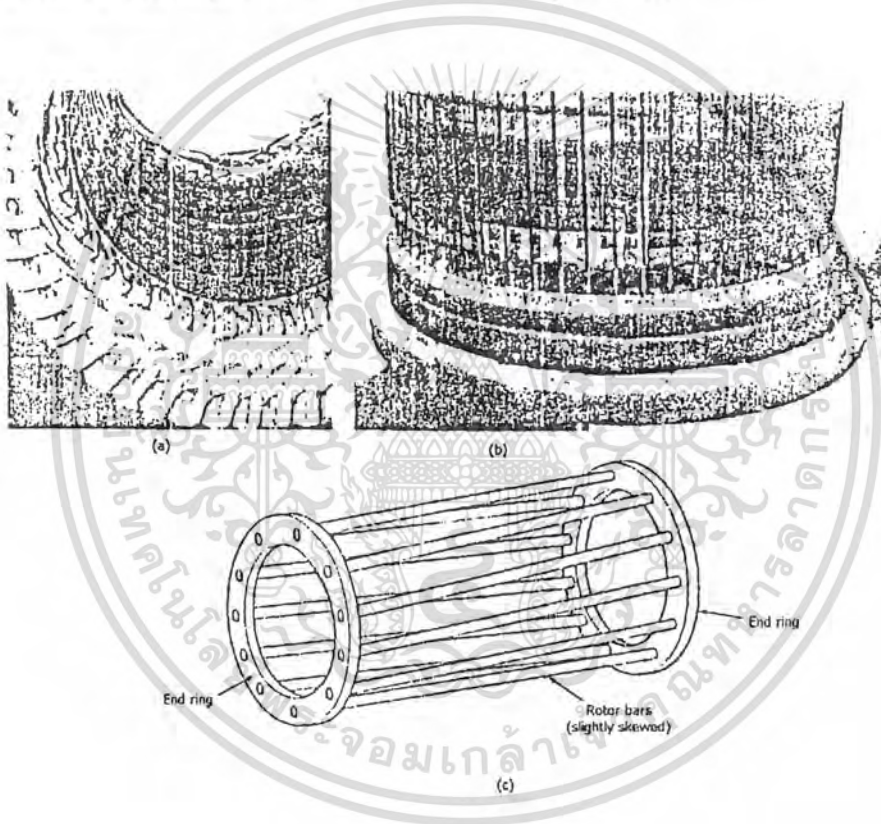
ส่วนที่หมุนของ induction motor โดยมากมักจะใช้ squirrel - cage rotor ลักษณะโครงสร้างของมอเตอร์โดยทั่วไปแสดงไว้ในรูปที่ 1 ซึ่งเป็นโครงสร้างของ stator และ squirrel - cage rotor

เอกสารฉบับนี้อาจมีข้อผิดพลาดได้บ้างในเนื้อหาบางส่วน เนื่องจากข้อจำกัดของระบบการพิมพ์อิเล็กทรอนิกส์ที่นำมาใช้ ไม่สามารถแก้ไขข้อผิดพลาดได้ทันที หากพบข้อผิดพลาด กรุณาแจ้งให้เราทราบโดยด่วนที่สุด เพื่อให้เราสามารถแก้ไขข้อผิดพลาดได้ทันเวลา

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของอินดักชันมอเตอร์แบบต่างๆ ไป โดยสเตเตอร์ประกอบขึ้นจาก high - grade steel แผ่นบางๆ มาวางซ้อนกัน และมีสล๊อต (slot) อยู่ในผิวหน้าโดยจัดให้เหมาะสมกับ three - phase winding ดังแสดงไว้ในรูปที่ 2.1 (a)

การออกแบบ rotor winding จะขึ้นอยู่กับคุณสมบัติของความต้องการควบคุมทอร์คหรือความเร็วโดย squirrel - cage winding ซึ่งเป็นแบบที่ใช้กันมากที่สุดนั้นแสดงดังรูปที่ 2.1(b) ประกอบขึ้นจากแท่ง solid copper alloy หรือ aluminum ฝังใน rotor slots และตัวนำแต่ละแท่งนี้จะถูกยึดด้วย end rings ดังแสดงเป็น schematic ในรูปที่ 2.1(c)



รูปที่ 2.1 ลักษณะโครงสร้างของอินดักชันมอเตอร์: (a) สเตเตอร์, (b) สไลควเรลเคจโรเตอร์, (c) รูปร่างคร่าว ๆ ของสไลควเรลเคจโรเตอร์  
[(a) และ (b) ได้รับความเอื้อเฟื้อจากSiemens]

สำหรับมอเตอร์ขนาดเล็กนั้น rotor winding จะประกอบขึ้นด้วย bar , end ring และพัดลมหล่อติดเป็นชิ้นเดียวกัน ส่วนมอเตอร์ขนาดใหญ่จะใช้ตัวนำมาเป็น bars (โดยปกติจะเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

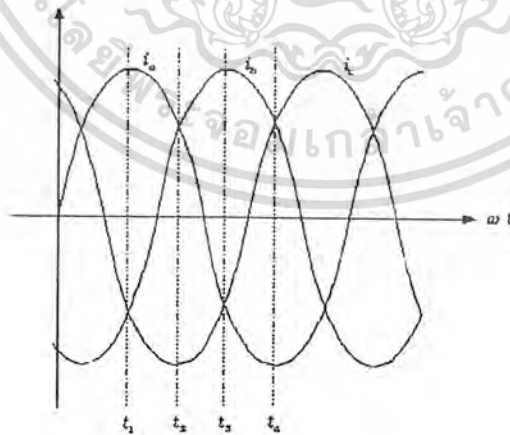
copper) ใส่งไปในสล็อตของโรเตอร์โดยมอเตอร์ทุกขนาดจะไม่มี slip rings หรือ carbon brushes อยู่ในโครงสร้างของมัน จึงแทบไม่ต้องการบำรุงรักษา

rotor conductors มีลักษณะเกือบจะขนานไปตามแนวของตัวเครื่องหรือ “เอียง” เล็กน้อย เพื่อให้ทอร์คมีความสม่ำเสมอให้มากที่สุด และลด noise ในระหว่างที่ทำงานลง ยิ่งไปกว่านั้นยังเป็นการป้องกัน rotor teeth กับ stator teeth เกิดปฏิกิริยาซึ่งกันและกันขึ้นและเกิดอาการ lock ซึ่งจะคล้ายกับการทำงานของฟันเฟืองอันเนื่องมาจาก reluctance torque

squirrel – cage rotor จะสร้างให้มี air gap ที่เล็กแต่ต้องมี clearance อยู่ เพราะมักจะใช้ close - fitting ball bearing กันมากกว่าที่จะใช้ sleeve bearing โดยการทำงานในสภาวะปกติ rotor bars (conductors) จะตัดกับ stator flux ทำให้เกิดแรงดันเหนี่ยวนำขึ้นใน rotor bars ด้วยปรากฏการณ์ transformer action และจะเกิดกระแสไหลใน rotor bars ที่ถูกลัดวงจรเอาไว้ นั่นจึงเป็นเหตุให้เกิด torque ขึ้นระหว่างกระแสใน rotor bars กับ rotating magnetic field ของสเตเตอร์ซึ่งจะสังเกตเห็นได้ว่า จำนวนขั้วและรูปร่างของ rotor bars ที่ใช้จะเป็นตัวกำหนดคุณสมบัติของมอเตอร์

### 2.3 สนามแม่เหล็กหมุน (THE ROTATING MAGNETIC FIELD)

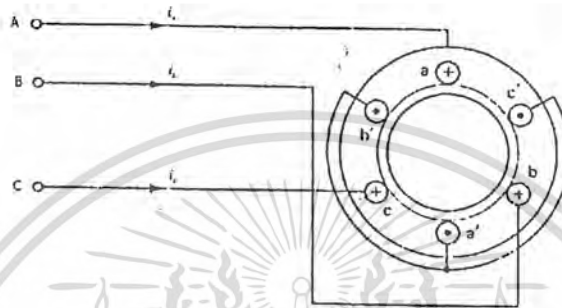
เมื่อ stator winding ถูกต่อเข้ากับ three – phase voltage supply จะเกิดกระแสไหลในแต่ละ phase ของ winding ด้วยระยะที่ห่างกัน  $120^\circ$  ดังแสดงในภาพที่ 2



รูปที่ 2.2 กระแสไฟฟ้าสามเฟสในขดลวดสเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาขณะที่เวลา  $t = t_1$  ในภาพที่ 2 จะได้ว่ากระแส  $i_a$  เป็นบวก ซึ่งเห็นว่าเวลาที่ผ่านไปอีก 3 ช่วง คือ  $t_2, t_3$  และ  $t_4$  ตามภาพที่ 2 จะทำให้ขั้วเหนือหมุนในทิศทางตามเข็มนาฬิกาไป  $180^\circ$  หรือระบบที่หมุนผ่านไป 1 pole



รูปที่ 2.3 แสดงขั้วของ two - pole three - phase stator winding ที่ใช้ positive phase currents ที่ทำให้ดูง่ายขึ้น

ซึ่งเห็นว่าเวลาที่ผ่านไปอีก 3 ช่วง คือ  $t_2, t_3$  และ  $t_4$  ตามภาพที่ 2.3 จะทำให้ขั้วเหนือหมุนในทิศทางตามเข็มนาฬิกาไป  $180^\circ$  หรือระบบที่หมุนผ่านไป 1 pole ซึ่งเป็นการหมุนที่เกิดขึ้นในช่วงครึ่ง cycle ของ supply frequency ดังนั้นจะได้ว่า field หมุนได้ระยะ 2 pole ในทุกๆ cycle ของ supply frequency จึงพิจารณาได้ว่า speed ของ rotating field จะเป็นส่วนกลับกับจำนวนของ pole pairs และเป็นสัดส่วนโดยตรงกับ frequency ดังนั้น sinusoidal flux density wave ใน air gap จะหมุนด้วย synchronous speed,  $N_e$  (บางตำราใช้  $n_s$ ) โดย

$$N_e = \frac{60 \cdot f_e}{(p/2)} = \frac{120 \cdot f_e}{p} \quad (2.1)$$

เมื่อ  $N_e$  : the speed in rpm (rev/min)  
 $f_e$  : the stator frequency in hertz  
 $p$  : จำนวน poles ของ stator

หากเรากลับ phase sequence ของแหล่งจ่ายโดยการกลับกระแสขั้วใดขั้วหนึ่งจะทำให้ sinusoidal flux density wave ใน air gap หมุนในทิศทางทวนเข็มนาฬิกา ดังนั้นการกลับทิศทางการหมุนของอินดักชันมอเตอร์ในทางปฏิบัติทำได้โดยการสลับสายที่ต่อเข้ามอเตอร์ขั้วใดขั้วหนึ่ง ซึ่งสามารถทำได้ง่ายจึงนับเป็นข้อดีของ three - phase machines อีกข้อหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาตรให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 สลิปและความเร็วโรเตอร์ (SLIP AND ROTOR SPEED)

โรเตอร์ของอินดักชันมอเตอร์ปกติแล้วจะหมุนในทิศทางเดียวกันกับการหมุนของ field ใน air gap หากเริ่มต้นด้วยโรเตอร์ที่อยู่กับที่จะทำให้ตัวนำ (conductors) ของโรเตอร์ที่อยู่ภายใต้การกวาดของสนามแม่เหล็ก (magnetic field) เห็นขวนำให้เกิดกระแสโรเตอร์ (rotor current) ด้วยความถี่เดียวกัน จึงเกิดปฏิกิริยาระหว่าง air gap flux กับ rotor magnetomotive force (mmf) ซึ่งจะทำให้เกิดทอร์คขึ้นในมอเตอร์แต่ที่ความเร็วซิงโครนัส (synchronous speed) (สถานะที่ rotor conductors เคลื่อนที่ไปพร้อมกับ field ใน air gap พอดี) flux จะไม่ตัดกับ rotor conductors จึงไม่เกิดเห็นขวนำดังนั้นจึงไม่เกิดทอร์ค

ซึ่งจะอธิบายให้เห็นชัดได้ ด้วยภาพที่ 2.4 โดยจินตนาการว่า rotating magnetic field หมุนตามเข็มนาฬิกา โดยให้ทิศทางชั่วขณะเป็น  $\theta_s$  แล้ว field จะกวาดผ่าน coil ( $a - a'$ ) บน rotor แล้วเกิดการเหนี่ยวนำ emf บน coil นี้ แต่เนื่องด้วยวงจร rotor ถูกลัดวงจรเอาไว้จึงทำให้เกิด induced current ขึ้นใน coil และไหลในทิศทางเดียวกับที่แสดงไว้ในรูป (หาได้จาก Lenz's law) ซึ่งทำให้เกิดแรงกระทำบน coil sides  $a$  และ  $a'$  โดยใช้ left - hand จะได้แรงที่  $a$  ในทิศทางที่แสดงไว้ด้วย  $F$  ดังนั้นทิศทางของ torque นี้จะทำให้ rotor หมุนในทิศทางเดียวกับ rotating field

จะเห็นได้อย่างชัดเจนว่าหาก rotor conductor หมุนไปด้วยความเร็วเท่ากับ rotating field จะไม่สามารถเหนี่ยวนำให้เกิด rotor currents และไม่มี torque ดังนั้นสำหรับการทำงานในสถานะอยู่ตัวโดยทั่วไปแล้ว จะต้องมีความแตกต่างระหว่าง synchronous speed,  $N_e$  และ rotor speed,  $N_r$  ซึ่งเรียกว่า slip โดยกำหนดเป็น per unit slip,  $S$  ได้เป็น

$$S = \frac{N_e - N_r}{N_e} = \frac{\omega_e - \omega_r}{\omega_e} = \frac{\omega_{sl}}{\omega_e} = \frac{f_e - f_r}{f_e} = \frac{f_{sl}}{f_e} \quad (2.2)$$

เมื่อ  $N_e$  : synchronous speed in rpm

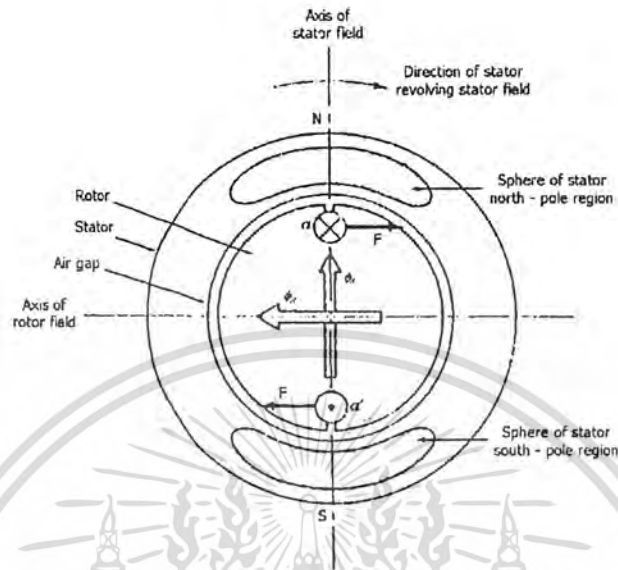
$N_r$  : rotor speed in rpm

$\omega_e, f_e$  : the stator angular frequency in rad/s , frequency in Hz

$\omega_r, f_r$  : the rotor electrical speed angular frequency in rad/s, frequency

in Hz

$\omega_{sl}, f_{sl}$  : the slip angular frequency in rad/s , frequency in Hz



รูปที่ 2.4 การตัดการณถึงการเกิดทอร์คที่ single rotor coil  $a - a'$  ของอินดิซันมอเตอร์

ดังนั้น air gap flux จะเคลื่อนที่ไปด้วย slip frequency,  $\omega_{sl}$  (หรือ  $f_{sl}$ ) สัมพันธ์กับ rotor induces slip frequency voltage ใน rotor และจะทำให้เกิด slip frequency current ด้วยความถี่เดียวกันใน rotor ที่ถูกลัดวงจรไว้

ดังนั้น rotor speed จึงเป็น

$$N_r = (1 - S) \cdot N_e \quad (2.3)$$

#### แรงดันและความถี่เหนี่ยวนำโรเตอร์ (ROTOR – INDUCED VOLTAGE AND FREQUENCY)

เมื่อ rotor อยู่หนึ่ง rotating field จะกวาด rotor bars ด้วยอัตราสูงสุด ทำให้แรงดันที่กำหนดโดยวงจร rotor มีค่าสูงสุด ซึ่งหาได้จากการคำนวณรอบของตัวนำ per pole บน rotor และการหมุนของ field นี้จะก่อให้เกิด back emf ขึ้นบน stator winding ซึ่งมีค่าเกือบเท่ากับแรงดันที่ป้อนเข้ามาอีกด้วย ดังนั้นที่สถานะตำแหน่งหยุดนิ่งนี้ flux ที่กวาดขดลวด stator ต่อ phase นั้นจะสัมพันธ์กันด้วย turns ratio เช่นเดียวกันกับในกรณีของ primary และ secondary ของ transformer ดังนั้นความถี่ของ rotor – induce voltage จะเท่ากับ line frequency และทำให้ slip,  $S = 1.0$  หรือ 100%

เมื่อ slip ลดลงอัตราการกวาดตัดของ flux ที่ conductors จะลดลงด้วยสัดส่วนโดยตรง ดังนั้น rotor emf จะมีค่าเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_r = S \cdot V_{br} \quad (2.4)$$

และ rotor frequency จะมีค่าเป็น

$$f_r = (1 - S) \cdot f_e \quad (2.5)$$

$$f_{sl} = S \cdot f_e$$

เมื่อ  $V_r$  : rotor – induced voltage ที่ slip,  $S$

$V_{br}$  : blocked rotor – induced voltage per phase

$f_r$  : rotor frequency in hertz

$f_e$  : the stator frequency in hertz

$f_{sl}$  : induced rotor frequency in hertz

## 2.5 วงจรโรเตอร์ (THE ROTOR CIRCUIT)

เนื่องด้วยโรเตอร์ของอินดักชันมอเตอร์สามเฟสจะแสดงตัวเป็นขดลวดขั้วของหม้อแปลงที่ถูกลัดวงจร โดยมันสามารถเคลื่อนที่ได้อย่างอิสระเทียบกับขดลวดขั้วของหม้อแปลงแบบง่าย ๆ ของมันจึงเทียบได้กับหม้อแปลง 1 เฟส โดยที่ induced rotor frequency per phase เป็น  $S \cdot f_e$  ทำให้เกิดแรงดันเหนี่ยวนำขึ้นบนขดลวดโรเตอร์ที่ถูกลัดวงจร ทำให้เกิดกระแสขึ้น และกระแสนี้จะถูกจำกัดด้วยโรเตอร์อิมพีแดนซ์ซึ่งประกอบด้วยสองส่วน คือ (1) ความต้านทานที่โรเตอร์,  $R_r$  และ (2) the leakage reactance,  $S \cdot X_{br}$  เมื่อ  $X_{br}$  คือ rotor reactance ในขณะที่โรเตอร์อยู่นิ่งเนื่องด้วย reactance เป็นฟังก์ชันของความถี่ ดังนั้น leakage reactance จึงเป็นส่วนสำคัญโดยตรงกับสลลิป ซึ่งจะพิจารณาได้ดังนี้ คือ

$$\omega_{sl} = S \cdot \omega_e \text{ และ } \omega_r = \omega_e - S \cdot \omega_e = (1 - S) \cdot \omega_e$$

blocked rotor reactance ;  $X_{br} = \omega_e \cdot L_{lr} = 2\pi \cdot f_e \cdot L_{lr}$

rotor reactance ;  $X_r = \omega_{sl} \cdot L_{lr} = S \cdot \omega_e \cdot L_{lr} = 2\pi \cdot f_{sl} \cdot L_{lr}$

ดังนั้นจะได้  $X_r = S \cdot X_{br}$  เมื่อ  $X_r$  คือ rotor reactance

ดังนั้นจะหา rotor current ได้โดย

$$I_r = \frac{V_r}{\sqrt{R_r^2 + X_r^2}} = \frac{S \cdot V_{br}}{\sqrt{R_r^2 + (S \cdot X_{br})^2}} \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อหารสมการที่ (2.6) ด้วย slip,  $S$  ทั้งเศษและส่วนจะได้

$$I_r = \frac{V_{br}}{\sqrt{(R_r/S)^2 + X_{br}^2}} \quad (2.7)$$

ซึ่งจะเห็นได้ว่ากระแส  $I_r$  ตามสมการที่ (2.7) นั้นเกิดจากแรงดัน  $V_{br}$  ของ line frequency ส่วนกระแส  $I_r$  ในสมการที่ (2.6) นั้นจะเกิดจาก slip frequency หรือพูดอีกอย่างหนึ่งได้ว่าการหารด้วย slip,  $S$  เป็นการเปลี่ยนจุด reference จากวงจรโรเตอร์ไปยังสเตเตอร์และจากสมการที่ (2.7) จะสามารถเปลี่ยนเป็นวงจรสมมูลทางไฟฟ้าได้ ดังรูปที่ 2.5(a)

โดยการจัดการกับ actual rotor resistance,  $R_r$  อย่างเหมาะสมก็สามารถแยกเทอม  $R_r/S$  ออกเป็นสองส่วนดังนี้

$$\begin{aligned} \frac{R_r}{S} &= \frac{R_r}{S} + R_r - R_r = R_r + R_r \left( \frac{1}{S} - 1 \right) \\ \frac{R_r}{S} &= R_r + R_r \cdot \frac{1-S}{S} \end{aligned} \quad (2.8)$$

สมการที่ (2.8) นี้จะสอดคล้องกับวงจรในรูปที่ 2.5 (b) และหากคูณสมการที่ (2.8) นี้ด้วย  $I_r^2$  ก็จะทำให้สมการที่แสดงถึง power terms ดังนี้

$$I_r^2 \cdot \frac{R_r}{S} = I_r^2 \cdot R_r + I_r^2 \cdot R_r \cdot \frac{1-S}{S} \quad (2.9)$$

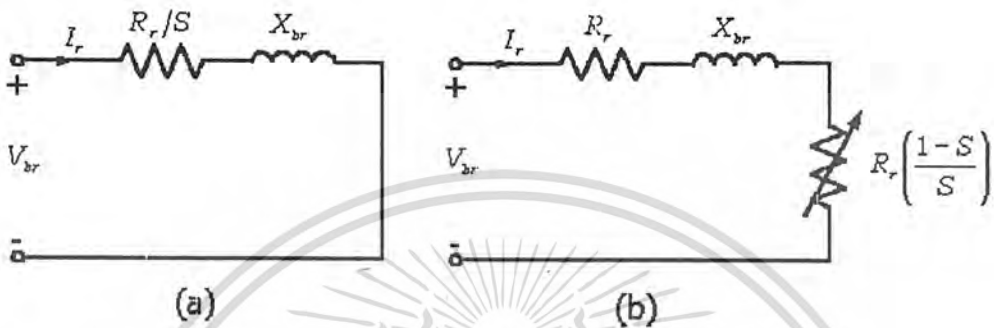
จากสมการที่ (2.9) ด้านซ้ายมือของสมการจะแสดงถึง total power input ที่จ่ายไปยังวงจร rotor ซึ่งด้านขวามือของสมการแยกออกได้เป็นสองส่วนคือ: (1) the power dissipated เป็น copper loss ของวงจร rotor ด้วยเทอม  $I_r^2 \cdot R_r$  และ (2) the electric power ซึ่งจะถูกเปลี่ยนไปเป็น mechanical power ด้วยค่า  $I_r^2 \cdot R_r (1-S)/S$  ดังนั้น rotor power input หรือ power across air gap ต่อ phase จะพิจารณาได้เป็น

$$\text{rotor power input} = \text{rotor copper loss} + \text{rotor power developed}$$

โดยที่ :

rotor power input per phase =  $I_r^2 \cdot \frac{R_r}{S}$  ไม่นอญาติให้นำไปใช้ประโยชน์ด้านการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned} \text{rotor copper loss per phase} &= I_r^2 \cdot R_r \\ \text{rotor power developed per phase} &= I_r^2 \cdot R_r \cdot \frac{1-S}{S} \end{aligned}$$



รูปที่ 2.5 วงจรโรเตอร์ต่อเฟสที่แสดงถึงผลของความต้านทานที่ทำให้เกิด rotor copper loss และ rotor power developed: (a) รวมกันอยู่, (b) แยกจากกัน

## 2.6 วงจรอินดักชันมอเตอร์ที่สมบูรณ์ (COMPLETE CIRCUIT DIAGRAM)

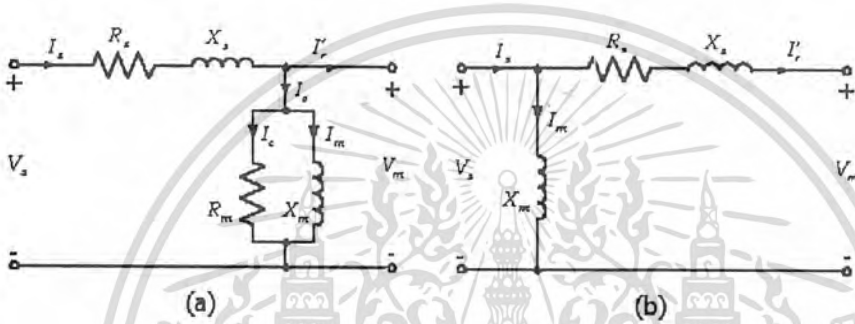
จากการที่วงจร rotor มี power ถูกส่งผ่านข้าม air gap ทำให้เกิด rotor copper losses และ mechanical power developed จาก motor เพื่อให้วงจรของ motor สมบูรณ์จะต้องรวมเอาวงจร stator เข้าไปด้วยซึ่ง stator phase winding จะประกอบไปด้วย resistance,  $R_s$  และ leakage reactance,  $X_s$  และยังมีสาขา magnetizing อีกด้วย โดยที่สาขา magnetizing นี้ไม่เหมือนกับวงจรสมมูลของ transformer เพราะว่ามันไม่สามารถละลายได้ เนื่องจากมันแสดงถึง air gap แต่โดยทั่วไปแล้ว(รวมทั้งโครงการนี้)จะมีการสันนิษฐานเกี่ยวกับคุณสมบัติของมอเตอร์ โดยไม่ทำให้ความเที่ยงตรงของการคำนวณเสียไป ดังนี้:

1. ถือว่า core loss มีค่าคงที่ โดยหาได้จาก no-load test ซึ่งก็หมายความว่า core loss จะละลายได้เพียงแต่ให้มีค่าคงที่เท่านั้น และจำเป็นจะต้องนำมาพิจารณาเพื่อคำนวณเกี่ยวกับ efficiency
2. จากการวิเคราะห์ transformer จะได้ว่า magnetizing current สามารถละลายได้ เนื่องจากมีขนาดเล็กเมื่อเทียบกับ rated current แต่ใน induction motor นี้จะเป็น 30 ถึง 40% ของ rated current โดยขึ้นอยู่กับขนาดของ motor ดังนั้น magnetizing reactance จึงเป็นอุปสรรคที่จำเป็นต่อวงจรสมมูล อย่างไรก็ตามก็ตีเพื่อให้ง่ายต่อการคำนวณโดยไม่ทำให้ความเที่ยงตรงเสียไปสามารถย้าย magnetizing reactance ไปยังขั้ว input ดังรูปที่ 6(b)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อจะนำวงจร stator และ rotor ที่ได้มานั้นเชื่อมต่อเข้าด้วยกัน จะต้องทำให้แรงดันที่จุดเชื่อมต่อนั้นเท่ากันเสียก่อน โดยใช้หลักการของ voltage transfer เช่นเดียวกับกับกรณีของ transformer นั่นคือ

$$\frac{V_m}{V_{br}} = \frac{1}{n} \quad \text{หรือ} \quad V_{br} = n \cdot V_m$$



รูปที่ 2.6 วงจรสมมูลของสเตเตอร์ต่อเฟสของอินดักชันมอเตอร์

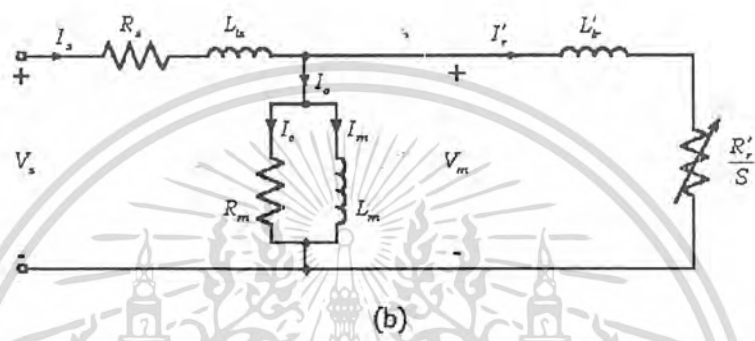
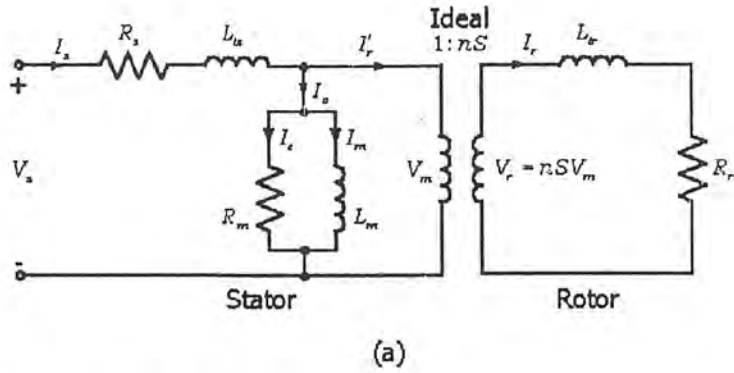
และจาก  $V_r = S \cdot V_{br}$  ดังนั้น  $V_r = n \cdot S \cdot V_m$

จึงเขียนเป็นวงจรที่สมมูลของอินดักชันมอเตอร์ได้ดังรูปที่ 2.7

ซึ่งจะมี

$$I'_r = n \cdot I_r = \frac{n^2 \cdot S \cdot V_m}{R_r + j\omega_{sl}L_{lr}} = \frac{V_m}{(R'_r/S) + j\omega_e L'_r}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 วงจรสมมูลต่อเฟสของอินดักชันมอเตอร์

โดย loss และ power ที่เกิดขึ้นใน machine สามารถสรุปได้ดังนี้ :

input power ,  $P_{in} = 3V_s I_s \cos \phi$  (2.10)

stator copper loss ,  $P_{ls} = 3I_s^2 R_s$  (2.11)

core loss ,  $P_{lc} = 3 \frac{V_m^2}{R_m}$  (2.12)

power across air gap ,  $P_g = 3I_r^2 \frac{R_r}{S}$  (2.13)

rotor copper loss ,  $P_{lr} = 3I_r^2 R_r$  (2.14)

output power ,  $P_o = P_g - P_{lr} = 3I_r^2 R_r \frac{1-S}{S} = (1-S) \cdot P_g$  (2.15)

shaft power ,  $P_{sh} = P_o - P_{FW}$  (2.16)

เมื่อ  $P_{FW}$  คือ friction loss และ windage loss

ซึ่ง output power จะทำให้เกิด developed torque ,  $T_e$  และ speed โดยที่ developed torque ,

$T_e$  จะเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

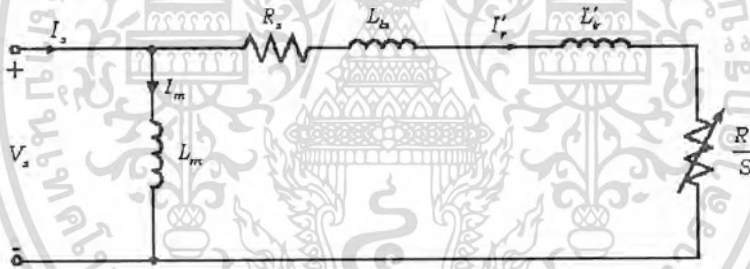
$$T_e = \frac{P_o}{\omega_m} = \frac{3}{\omega_m} I_r^2 R_r \frac{1-S}{S} = 3 \left( \frac{p}{2} \right) I_r^2 \frac{R_r}{S \omega_e} \quad (2.17)$$

เมื่อ  $\omega_m = (2/p) \cdot \omega_r$  คือ rotor mechanical speed (rad/s)

และโดยการแทนสมการที่ (2.13) ลงในสมการที่ (2.17) จะได้

$$T_e = \left( \frac{p}{2} \right) \frac{P_g}{\omega_e} \quad (2.18)$$

ดังนั้นจะเห็นได้ว่า torque สามารถคำนวณได้จาก air gap power หากรู้ค่า stator frequency ซึ่งโดยทั่วไปแล้ว power  $P_g$  จะถูกกำหนดด้วยทอร์คและมีหน่วยเป็น synchronous watts



รูปที่ 2.8 วงจรสมมูลโดยประมาณ (ต่อเฟส)

เราสามารถปรับวงจรสมมูลในรูปที่ 6 ให้ง่ายขึ้นดังรูปที่ 7 โดยที่ core-loss resistant,  $R_m$  จะถูกเอาออกไปและ magnetizing inductance,  $L_m$  จะถูกย้ายไปยัง input ซึ่งวงจรสมมูลโดยประมาณนี้ก็ยังคงถูกต้องอยู่สำหรับ machine ขนาดหลายๆ horsepower ซึ่งจะมี  $|R_s + j\omega_e L_s| \ll \omega_e L_m$  และจากรูปที่ 7 นี้กระแส  $I_r'$  จะหาค่าได้จาก

$$I_r' = \frac{V_s}{\sqrt{(R_s + R_r/S)^2 + \omega_e^2 (L_s + L_r/S)^2}} \quad (2.19)$$

และโดยการแทนสมการที่ (2.19) ลงในสมการที่ (2.17) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

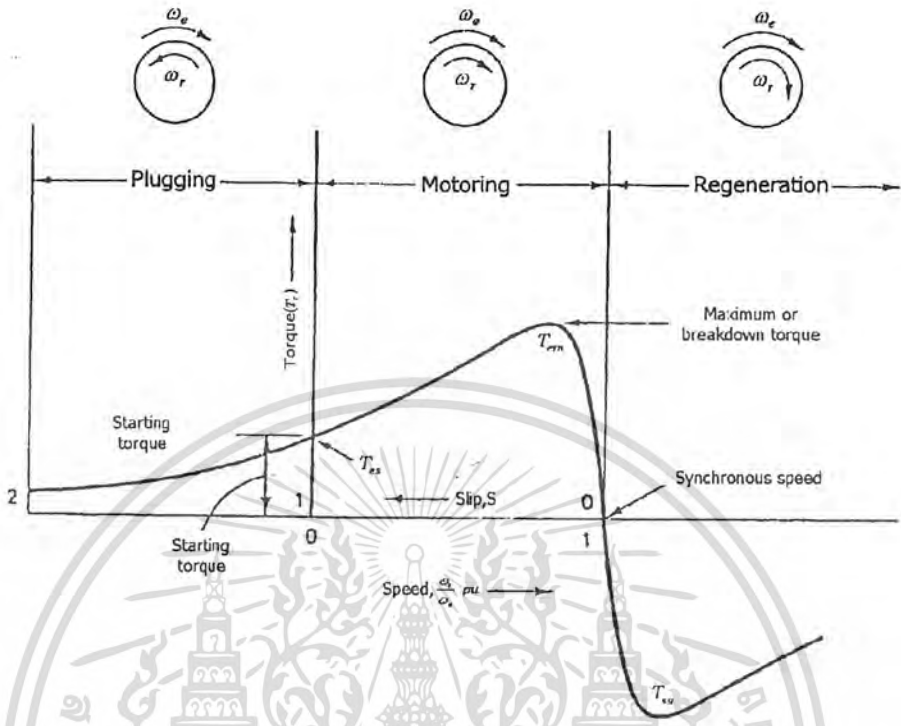
$$T_e = 3 \left( \frac{p}{2} \right) \frac{R_r}{S \omega_e} \cdot \frac{V_s^2}{(R_s + R'_r/S)^2 + \omega_e^2 (L_{ls} + L'_{lr})^2} \quad (2.20)$$

## 2.7 กราฟความสัมพันธ์ระหว่างทอร์กกับสปีด (Torque – Speed Curve)

หาก supply voltage และ frequency คงที่ จะคำนวณหา torque,  $T_e$  ซึ่งเป็นฟังก์ชันของ slip,  $S$  ได้จากสมการที่ 2.20 และแสดง torque – speed ( $\omega_r/\omega_e = 1 - S$ ) curve ได้ดังรูปที่ 2.9 โดยจะแบ่งเรียกเป็นย่านๆ ดังนี้ ย่าน plugging ( $1.0 \leq S \leq 2.0$ ) ย่าน motoring ( $0 \leq S \leq 1.0$ ) และย่าน regenerative ( $S < 0$ ) โดยในย่านการทำงานปกติของ motor เป็น motoring นั้นพิจารณาตั้งแต่  $T_e = 0$  ที่  $S = 0$  และเมื่อเพิ่ม  $S$  ขึ้น (speed ลดลง) จะทำให้  $T_e$  เพิ่มขึ้นแบบ quasi-linear curve จนกระทั่งถึงจุด breakdown torque,  $T_{em}$  ซึ่งในช่วงนี้จะมี stator drop เล็กน้อยและ air gap flux จะประมาณว่าคงที่ แต่ในย่านที่เกิน breakdown torque,  $T_{em}$  ไปแล้ว  $T_e$  จะลดลง ( $S$  เพิ่มขึ้น) โดย machine starting torque  $T_{es}$  เกิดที่  $S = 1$  ดังสมการที่ 2.21 ดังนี้

$$T_{es} = 3 \left( \frac{p}{2} \right) \frac{R_r}{\omega_e} \cdot \frac{V_s^2}{(R_s + R'_r)^2 + \omega_e^2 (L_{ls} + L'_{lr})^2} \quad (2.21)$$

ในย่าน plugging เป็นย่านที่ rotor หมุนในทิศทางตรงกันข้ามกับทิศทางหมุนของ air gap flux และมี  $S > 1$  ซึ่งเหตุการณ์เช่นนี้จะเกิดขึ้นได้ก็ต่อเมื่อมีการสลับ phase sequence ของ supply ที่จ่ายไปยัง stator ในขณะที่ rotor กำลังหมุนอยู่หรือจากการปรับปรุง (ซ่อมแซมหรือเปลี่ยนแปลง) เกี่ยวกับ load ซึ่งจะขับ rotor ให้หมุนในทิศทางตรงกันข้าม โดยที่ torque ในระหว่าง plugging นี้จะปรากฏเป็น braking torque และ energy อันเนื่องมาจาก plugging brake จะ dissipated ที่ภายใน machine ซึ่งอาจทำให้เกิดความร้อนสูงเกินใน machine ได้ จึงจำเป็นต้องระมัดระวังด้วย



รูปที่ 2.9 torque - speed curve ที่แรงดันและความถี่คงที่

ย่าน regeneration เป็นย่านที่ rotor หมุนด้วยความเร็วเกิน synchronous speed ในทิศทางเดียวกันกับ air gap flux ดังนั้น slip จึงเป็นลบและเป็นการสร้าง negative torque หรือ regeneration torque โดยที่ negative slip จะสอดคล้องกับ negative equivalent resistance,  $R'_r/S$  ดังในรูปที่ 8 ซึ่ง negative resistance,  $R'_r/S$  จะผลิตพลังงานและส่งกลับไปยัง source ดังนั้นขณะนี้ machine (load) จะทำงานเป็น induction motor drive ที่สามารถควบคุม stator frequency ให้ต่ำกว่า rotor speed ได้ ( $\omega_e < \omega_r$ ) ซึ่งจะเป็นผลให้เกิด regenerative braking ขึ้น ดังนั้นจึงสามารถใช้ induction motor ให้ทำงานอย่างต่อเนื่องเป็น generator ได้ โดยใช้ตัวขับเคลื่อนให้เพลามันหมุนด้วยความเร็วที่สูงกว่า synchronous speed อย่างต่อเนื่อง

จากสมการที่ (2.20) มาทำการ differentiated เทียบกับ slip แล้วกำหนดให้เท่ากับศูนย์ จะได้

$$S_m = \pm \frac{R'_r}{\sqrt{R_s^2 + \omega_e^2(L_{ls} + L'_{lr})^2}} \tag{2.22}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่  $S_m$  เป็น slip ที่สอดคล้องกับ breakdown torque,  $T_{em}$  และโดยการแทน  $+S_m$  ลงในสมการที่ (2.20) จะได้ motoring breakdown torque เป็น

$$T_{em} = \frac{3}{4} \cdot \frac{p}{\omega_e} \cdot \frac{V_s^2}{\sqrt{R_s^2 + \omega_e^2(L_{ls} + L'_{lr})^2 + R_s}} \quad (2.23)$$

และโดยแทน  $-S_m$  ลงในสมการที่ (2.20) จะได้ regeneration breakdown torque เป็น

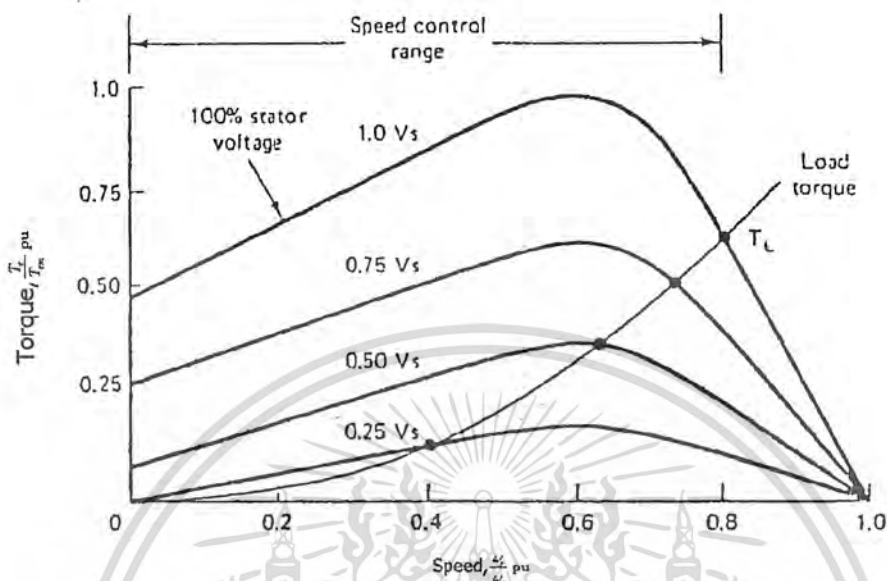
$$T_{eg} = \frac{3}{4} \cdot \frac{p}{\omega_e} \cdot \frac{V_s^2}{\sqrt{R_s^2 + \omega_e^2(L_{ls} + L'_{lr})^2 - R_s}} \quad (2.24)$$

จะสังเกตเห็นว่าหากเลข  $R_s$  แล้ว  $|T_{em}| = |T_{eg}|$  และจากวงจรในรูปที่ 7 สามารถทำให้ง่ายขึ้นอีกโดยเลข stator parameters,  $R_s$  และ  $L_s$  ซึ่งการกระทำเช่นนี้ เป็นการมีเหตุผลเพียงพอสำหรับกรณี machine ขนาดหลายแรงม้า และ speed สูงกว่า 10% ดังนั้นสมการ torque จะกลายเป็น

$$T_e = 3 \cdot \frac{p}{2} \cdot \frac{V_s^2}{\omega_e} \cdot \frac{\omega_{sl} R'_r}{R_r^2 + \omega_{sl}^2 L'^2_{lr}} \quad (2.25)$$

## 2.8 Variable – Voltage operation

เป็นวิธีการควบคุมความเร็วที่ง่าย จากรูปที่ 9 เป็น load – torque ของพัดลมหรือ blower – type drive,  $(T_l + \omega_r^2)$  ซึ่งจุดการทำงานที่สถานะสมดุลคือจุดตัดของ curve ทั้งสอง ด้วยวิธีการเช่นนี้จะทำให้ developed torque per ampere ของ stator voltage ลดลง ดังนั้นหากใช้วิธีการนี้กับ constant – load torque จะทำให้ stator current เพิ่มขึ้น เมื่อ speed ลดลง ผลที่เกิดขึ้นคือทำให้เกิด copper – loss มากและเป็นเหตุให้เกิดปัญหาความร้อนอย่างรุนแรงขึ้น



รูปที่ 2.10 Torque – speed curves กับ การเปลี่ยนแรงดัน stator

## 2.9 Variable – frequency operation

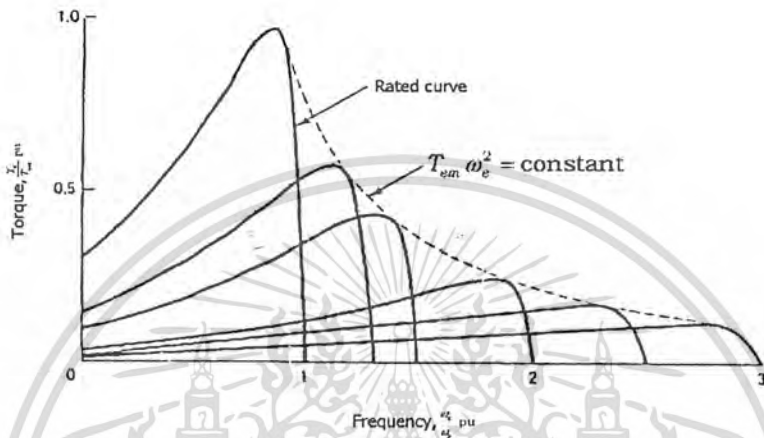
จากสมการที่ (2.20) สามารถพล็อตกราฟแสดงได้ดังรูปที่ 10 ซึ่ง air gap flux และ stator current จะลดลงเมื่อความถี่สูงขึ้น ซึ่งก็จะสอดคล้องกับ maximum developed torque ที่ลดลงด้วย โดย maximum torque ซึ่งเป็นฟังก์ชันของ slip หาได้จาก

$$T_{em} = 3 \cdot \frac{p}{2} \cdot \left( \frac{V_s}{\omega_e} \right)^2 \cdot \frac{\omega_{slm} R_r'}{R_r'^2 + \omega_{slm}^2 L_{lr}'^2} \quad (2.26)$$

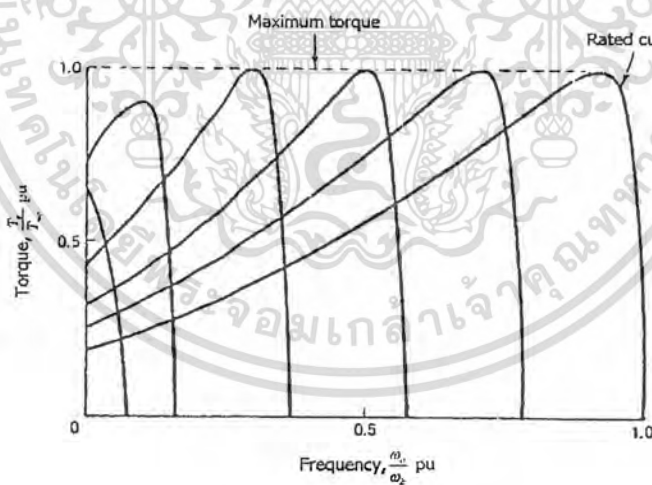
เมื่อ  $\omega_{slm} = R_r'/L_{lr}'$  เป็น slip frequency ที่ torque สูงสุด และสมการที่ได้นี้จะแสดงให้เห็นถึง  $T_{em} \omega_e^2 = \text{constant}$  และหากเราพยายามลด supply frequency ลง โดยยังคงแรงดันไว้ที่ rated voltage จะทำให้ air gap flux เกิด saturate ขึ้นดังนั้น ในย่านที่ต่ำกว่า base frequency,  $\omega_b$  จะต้องลดแรงดันและความถี่ไปพร้อมๆ กัน เพื่อรักษา air gap flux ให้คงที่ ซึ่งแสดงได้ด้วยรูปที่ 11 ซึ่งเป็นการพล็อต torque – speed curve เมื่ออัตราส่วนของ  $V_s/\omega_e$  มีค่าคงที่ ซึ่ง maximum torque,  $T_{em}$  จะเป็นดังสมการที่ (26) ซึ่ง air gap flux จะคงที่ ยกเว้นย่านความถี่ต่ำ air gap flux จะลดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก stator impedance drop ค้างนั้นในย่านความถี่ต่ำนี้ จะต้องมีการชดเชยโดยเพิ่ม voltage boost เพื่อให้ได้ torque สูงสุดอยู่เสมอ



รูปที่ 2.11 Torque - speed curve กับ การเปลี่ยนความถี่ เมื่อแรงดัน stator คงที่



รูปที่ 2.12 Torque - speed curve กับ การเปลี่ยนความถี่ เมื่อ volts / hertz คงที่

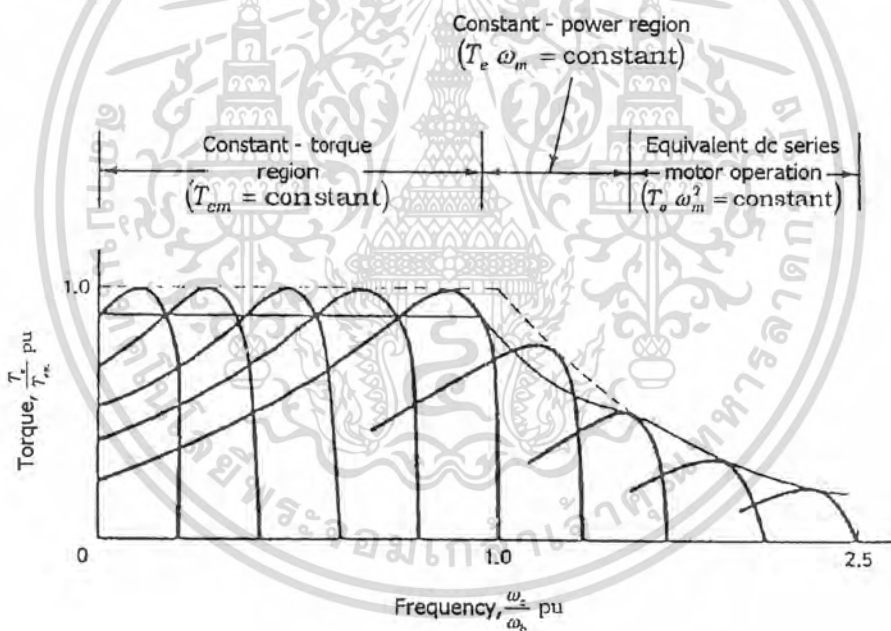
เมื่อ motor ทำงานที่ constant air gap flux ในย่าน constant torque จะทำให้ torque sensitivity per ampere ของ stator current มีค่าสูง ทำให้ได้ transient response ที่เร็ว อีกทั้งใน variable - voltage , variable frequency (VVVF) drive system จะทำให้ machine มี slip ต่ำ เป็นการช่วยเพิ่ม efficiency และช่วยให้ starting torque มีค่าสูงอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

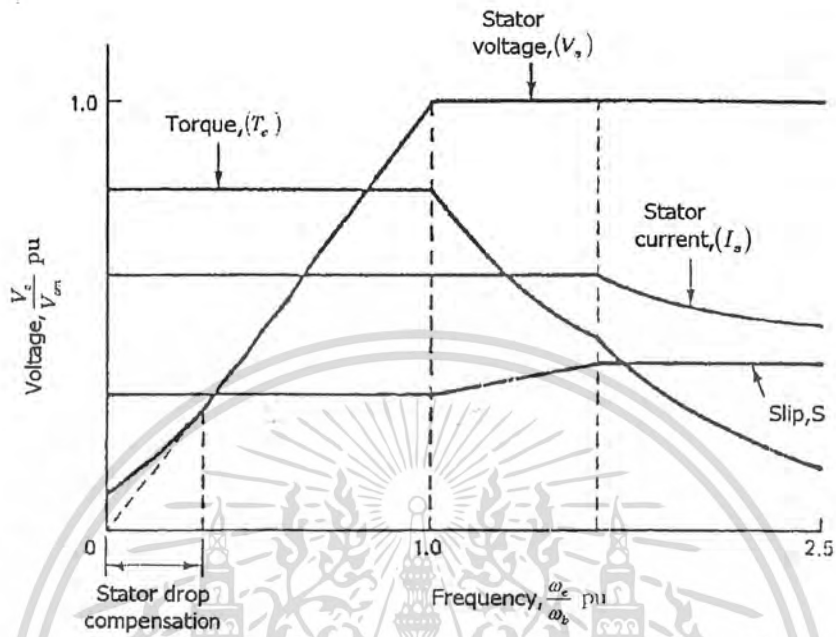
โดยย่านต่างจะแสดงได้ดังรูปที่ 2.13 และรูปที่ 2.14 และพิจารณาได้ดังนี้

- (1) ย่าน constant – torque จะได้ torque สูงสุด มีค่าต่ำกว่า breakdown torque อันเนื่องมาจากความสามารถในการจ่ายกระแสของ inverter มีค่าจำกัด
- (2) ย่าน constant – power แรงดัน inverter ให้ค่าสูงสุดตาม rated voltage เมื่อความถี่สูงขึ้นจะทำให้ air gap flux ลดลงและ stator current จะถูกรักษาให้คงที่ด้วยการเพิ่ม slip
- (3) ย่าน equivalent dc series เป็นย่านที่ slip มีค่าได้ถึงตำแหน่ง breakdown torque,  $T_{em}$  ที่กระแสต่ำกว่า rated current ของ inverter และ motor

ดังนั้นเพื่อให้การควบคุม speed ทำได้ โดยยังคงรักษาให้ torque มีขนาดสูงที่สุด จะต้องควบคุมแรงดันและความถี่ไปพร้อม ๆ กัน



รูปที่ 2.13 ย่านต่างๆ ของ torque – speed curve ที่ใช้กับ variable – voltage , variable – frequency(VVVF) power supply



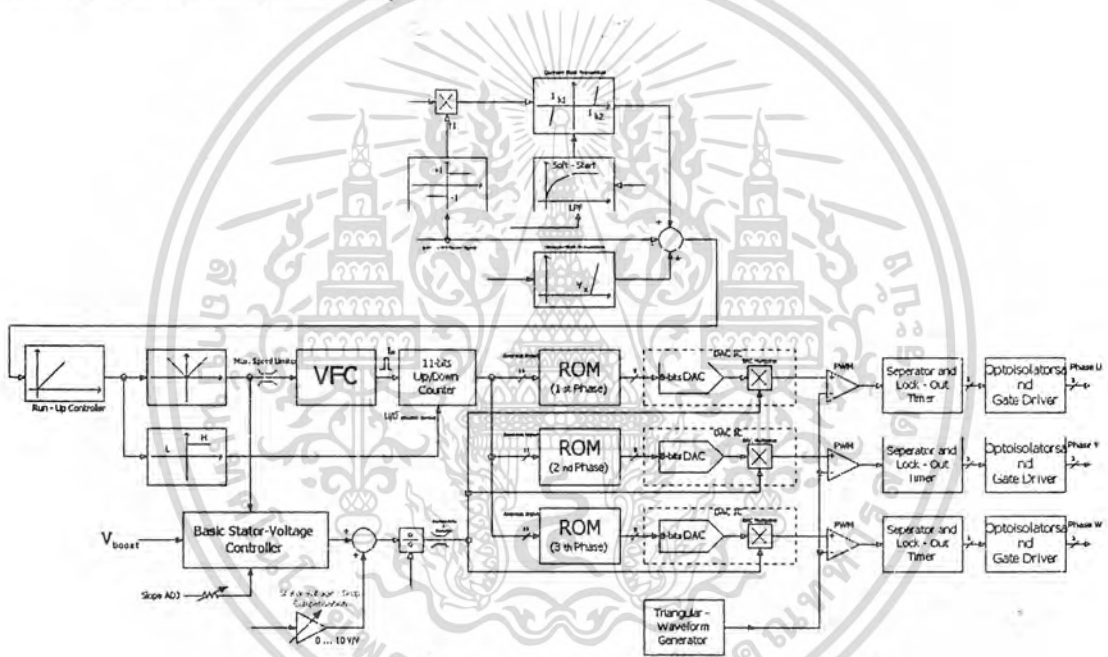
รูปที่ 2.14 ความสัมพันธ์ระหว่างแรงดัน กระแสและความถี่ของอินดักชันมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3 การสร้างส่วนประกอบต่าง ๆ

### 3.1 บล็อกไดอะแกรมโดยรวมของโครงการ

โครงการนี้เป็น การสร้างอินเวอร์เตอร์เพื่อใช้ควบคุมมอเตอร์เหนี่ยวนำแบบ 3 เฟสซึ่งมีบล็อกไดอะแกรมทั้งหมดแสดงดังรูปที่ 3.1



รูปที่ 3.1 แสดงบล็อกไดอะแกรมของ VVVF อินเวอร์เตอร์

จากรูปที่ 3.1 ประกอบไปด้วยบล็อกที่สำคัญคือ

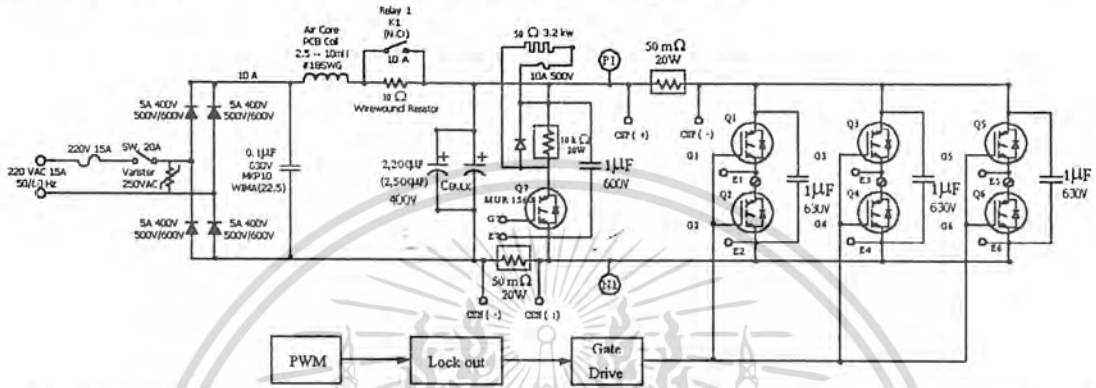
1. Voltage stall prevention
2. Current stall prevention
3. Soft start
4. Max. Speed limited
5. VFC
6. 11-bit Up-Down counter

ซึ่งรายละเอียดของวงจรจะได้กล่าวต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 ส่วนประกอบโดยรวมของโครงการ

ในหัวข้อนี้จะกล่าวถึงการออกแบบส่วนต่างๆ ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ ซึ่งรายละเอียดของวงจรในแต่ละส่วนของระบบได้แสดงไว้ดังรูปที่ 3.2



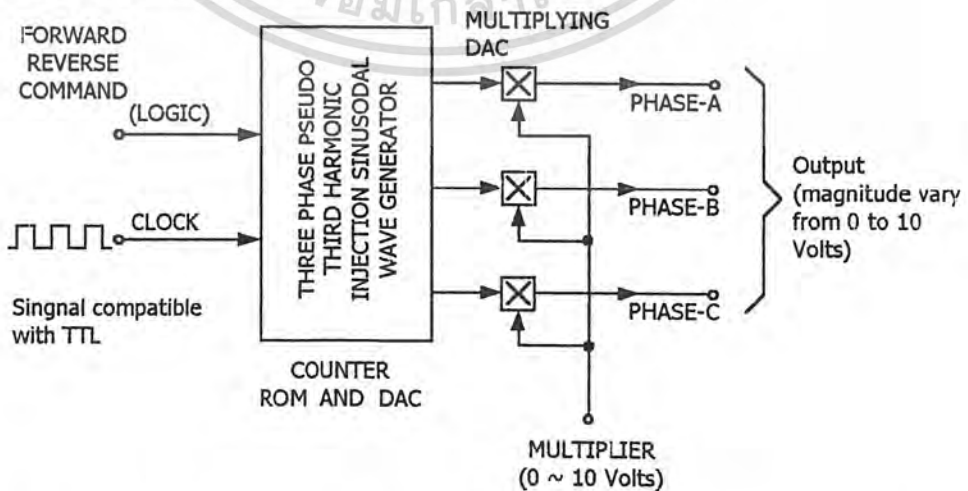
รูปที่ 3.2 แสดงวงจรทั้งหมดของชุดขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟสแบบ VVVF อินเวอร์เตอร์ จากรูปที่ 3.2 เป็นส่วนประกอบและวงจรต่างๆ ของโครงการนี้ซึ่งประกอบด้วยส่วนที่สำคัญ 2 ส่วนใหญ่ๆ ดังนี้คือ

1. ส่วนของวงจรขับเคลื่อน IGBT (Gate drive)
2. ส่วนของวงจรหลัก (Main circuit)

### 3.3 ส่วนของวงจรขับเคลื่อน IGBT

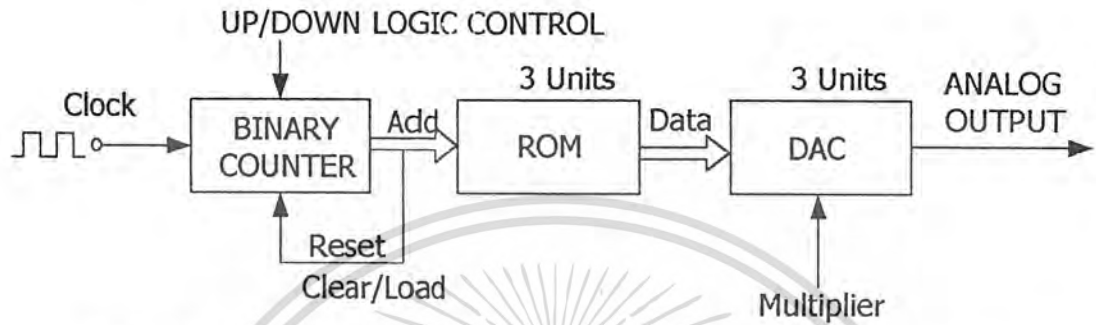
เป็นส่วนของวงจรที่ใช้สร้างสัญญาณในการขับเคลื่อน IGBT ซึ่งมีรายละเอียดการสร้างวงจรดังนี้

#### 3.3.1 วงจรกำเนิดสัญญาณสามเฟสแบบฮาร์โมนิกที่สาม



รูปที่ 3.3 แสดงบล็อกไดอะแกรมรูปจากส่วนหนึ่งของ VVVF สำหรับ ROM look-up table เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติหนาไปไซ่ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสามารถเขียนเป็นบล็อกไดอะแกรมสำหรับเตรียมจัดวงจรได้เป็น



รูปที่ 3.4 รูปบล็อกไดอะแกรมสำหรับโครงสร้างของวงจร ROM look up table generate

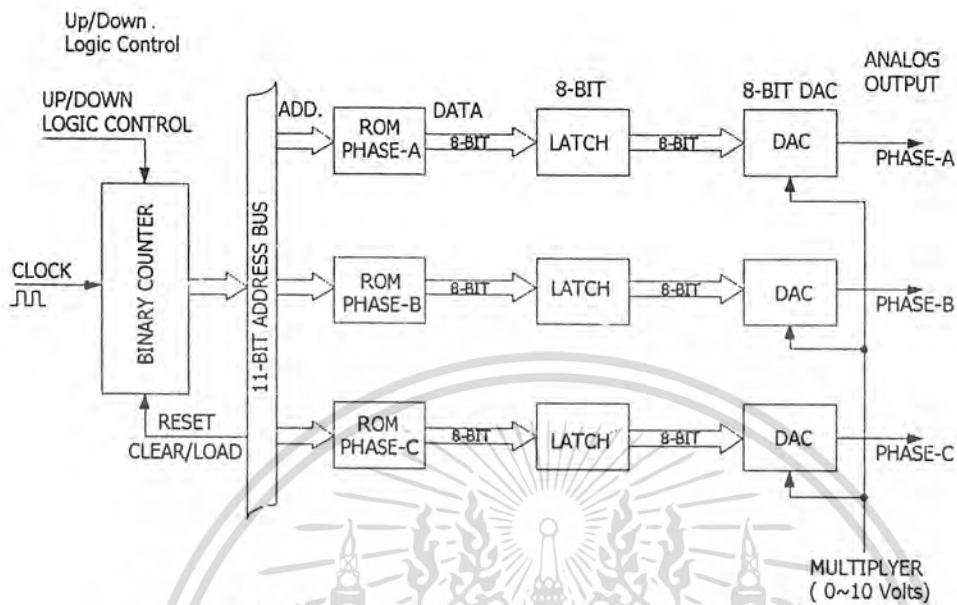
โดยที่การทำงานของ ROM look-up table waveform generator จะเป็น ดังนี้

1. วงจรนับฐานสอง (BINARY COUNTER) ทำหน้าที่นับสัญญาณนาฬิกาโดยให้เอาต์พุตเป็นแบบขนาน โดยมันจะถูกควบคุมการทำงานให้นับขึ้นหรือนับลงด้วยขาควบคุม U/D ดังนี้
  - นับขึ้นจะนับจาก 0 จนถึงค่าสูงสุด (เท่ากับ accessible address, N) แล้วจะถูกรีเซ็ตให้นับจาก 0 ขึ้นไปใหม่อีก
  - นับลงจะนับจากค่าที่ถูกโหลดมาจากวงจร (ค่าสูงสุดเท่ากับ accessible address, N) ลงไปจนถึง 0 แล้วจะทำการโหลดค่าเพื่อนับลงเช่นเดิมอีก
2. เอาต์พุตแบบขนานของวงจรมับจะถูกใช้เป็นอินพุต(Address) ของ ROM แต่ละเฟสเพื่อส่งไปเป็นข้อมูลของ ROM แต่ละตัว (โดยใช้ ROM 1 ตัวเก็บสัญญาณ เฟส) ดังนั้น ROM แต่ละตัวจะให้ข้อมูลที่ถูกต้องออกมาที่เอาต์พุตของมันซึ่งข้อมูลของ ROM ก็คือสัญญาณควบคุมแบบดิจิทัลของ เฟส A, เฟส B, และเฟส C ตามลำดับ
3. เนื่องจากการทำงานของวงจรมับและ access time ของ ROM จะก่อให้เกิด glitches (output spikes) บนเอาต์พุตของ DAC ได้เพื่อลดปัญหาดังกล่าวจึงต้องมีการ Buffer หรือ แลตช์ (Latch) ข้อมูลที่ได้จาก ROM ก่อนป้อนให้แก่ DAC
4. DAC นำเอาข้อมูลของ ROM ที่ผ่านการแลตช์แล้วมาทำการเปลี่ยนจากข้อมูลดิจิทัลไปเป็นข้อมูลเอาต์พุตแบบอนาล็อกโดยใช้ขา  $V_{ref}$  ( $I_{ref}$ ) เป็นตัวรับสัญญาณ Multiplier โดยที่

$$I_{FS} \cong \frac{+V_{ref}}{R_{ref}} \cdot \frac{255}{256} \quad (\text{กรณี 8-BIT D/A คอนเวอร์เตอร์})$$

และ บล็อกไดอะแกรมที่สอดคล้องกับวงจรแสดงดังรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



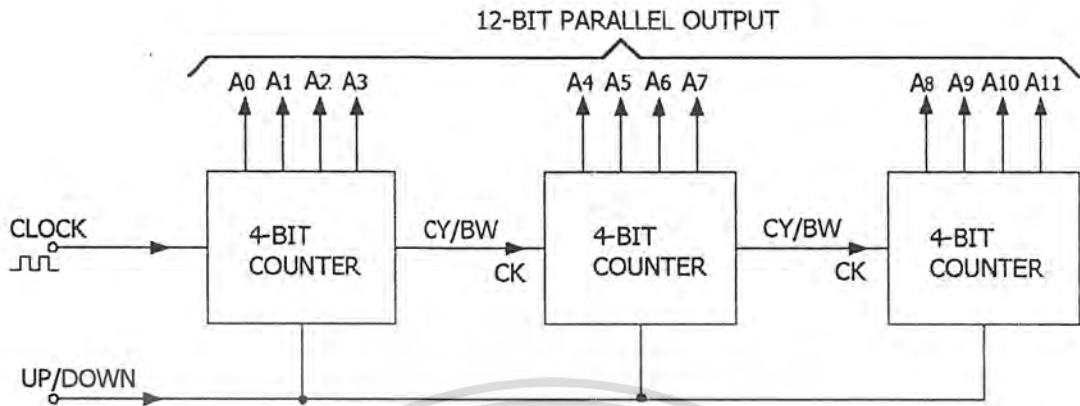
รูปที่ 3.5 รูปบล็อกไดอะแกรมที่สอดคล้องกับวงจร generator

### วงจรนับฐานสอง (BINARY COUNTER)

จากการที่ระบบนี้ต้องการ accessible address,  $N$  เท่ากับ  $2^{11} = 2048$  จึงต้องใช้สายแอดเดรสของ ROM จำนวน 11 เส้น

แต่วงจรนับฐานสองที่มีอยู่เป็นวงจรนับฐานสองแบบ 4 บิต (4-BIT BINARY UP/DOWN COUNTER) ดังนั้นการที่จะทำได้มาซึ่งเอาต์พุตแบบขนาน 11 บิต (11-bit parallel output) จะต้องใช้วงจรนับฐานสองแบบ 4 บิตจำนวน 3 หน่วยมาประกอบกัน (ซึ่งจะได้เป็นเอาต์พุต 12 บิตแบบขนาน)

หากพิจารณาวงจรนับฐานสองจะเห็นว่ากรนับเป็นแบบเลขฐานสองนั้นหากเรานับด้วยจำนวน  $N$  เป็น  $2^n$  (เมื่อ  $n$  เป็นจำนวนเต็มบวกใด ๆ) จะเกิดการลูป (loop) ของการนับวนได้เองเมื่อนับจากค่าต่ำสุดไปหาค่าสูงสุดหรือจากค่าสูงสุดไปหาค่าต่ำสุดดังนั้นหากเป็นวงจรนับเลขฐานสองแบบ 12 บิตก็สามารถใช้เป็นวงจรนับเลขฐานสองแบบ 11 บิตได้โดยละเลยบิตที่เป็น MSB นั้นเสีย ดังแสดงเป็นไดอะแกรมได้ดังรูปที่ 3.6



รูปที่ 3.6 รูปแสดงโคะแกรมการประกอบกันของ 4-bit counter เป็น 12-bits counter

#### หมายเหตุ

1. ทำเป็นวงจรรับเลขฐานสองแบบ 11 บิต โดย  $A_{11}$  ไม่ต่อใช้งาน
2. ไม่จำเป็นต้องทำการโหลดหรือเคลียร์คือจะเริ่มต้นจากค่าใดก่อนก็ได้
3. สำหรับวงจรรับเลขฐานสองแบบ 11 บิตสถานะของ  $A_{11}$  ("H" หรือ "L") จะไม่มีผลต่อ  $A_0 \sim A_{10}$

#### ออกแบบวงจร

ใช้ IC # 54169/74169 หรือ 54S169 Synchronous 4-Bit Up/Down Binary Counter

ซึ่งไอซีนี้สามารถทำเป็นวงจรรีนาแมเรียไจล (Ripple counter) ได้โดยไอซีแต่ละตัวต่อแบบ

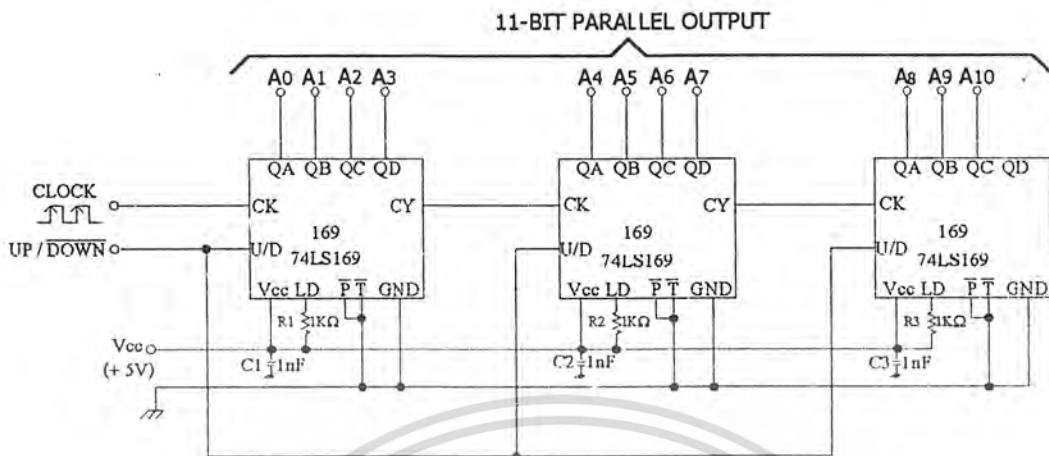
RIPPLE CARRY OUTPUT เข้ากับสัญญาณนาฬิกาของวงจรถัดไป

ขาโหลดทำให้เป็น INACTIVE ได้โดยต่อกับ "H" และเพื่อให้เกิดการนับอยู่เสมอจะให้ขา ENABLE เป็น "L"

จะทำงานเป็นวงจรรับขึ้นเมื่อขา U/D เป็น "H" และเป็นวงจรรับลงเมื่อขา U/D เป็น "L"

ขาเอาต์พุตต่าง ๆ ให้ปล่อยลอย (float) ไว้

ดังนั้นจะได้วงจรรับเลขฐานสองแบบ 11 บิต ดังภาพที่ 3.7



รูปที่ 3.7 วงจรวงจรมับเลขฐานสองแบบ 11 บิต

เลือก R1, R2, R3

R1 = R2 = R3 เป็น Noncritical component เลือก R1 = R2 = R3 = 1kΩ carbon film resistor with  $\pm 5\% \sim \pm 20\%$

แหล่งจ่าย

จ่ายแรงดัน Vcc = 5 Volts

จ่ายกระแสได้สูงสุด Icc(max)  $\cong$  64 mA

ROM สำหรับเฟส A, B, C และวงจรมัลติเพลกซ์ (LATCH)

จาก Accessible address = 2048 หรือ N = 2048 จะต้องใช้ ROM ตัวละ 2 กิโลไบต์นั่นคือใช้ ไอซีเบอร์ 2716 แต่เนื่องด้วยในความเป็นจริงแล้วไอซีเบอร์ 2716 ซึ่งเป็นขนาด 4 กิโลไบต์จะมีราคา ถูกกว่าจึงพิจารณาให้ใช้แทนได้ด้วยโดยที่วงจรมับเลขฐานสองแบบ 11 บิต จะทำการนับที่ขอบขา ขึ้นของสัญญาณที่เป็นบวก ( $\uparrow$ ) ดังนั้นที่ขอบขาลงของสัญญาณที่เป็นลบ ( $\downarrow$ ) จะทำให้ข้อมูล ที่ออกจากวงจรมับและเอาต์พุตของ ROM อยู่ในสภาวะเข้าที่และข้อมูลถูกต้องแล้ว (Valid data) ดังนั้นจะใช้ขอบสัญญาณขาลงที่เป็นลบ ( $\downarrow$ ) สำหรับเป็นตัวเปิดเกต (gate) ของวงจรมัลติเพลกซ์

อินพุต : A0~ A10 และสัญญาณนาฬิกา ( $\downarrow$ ) สำหรับวงจรมัลติเพลกซ์

เอาต์พุต : D0~ D7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



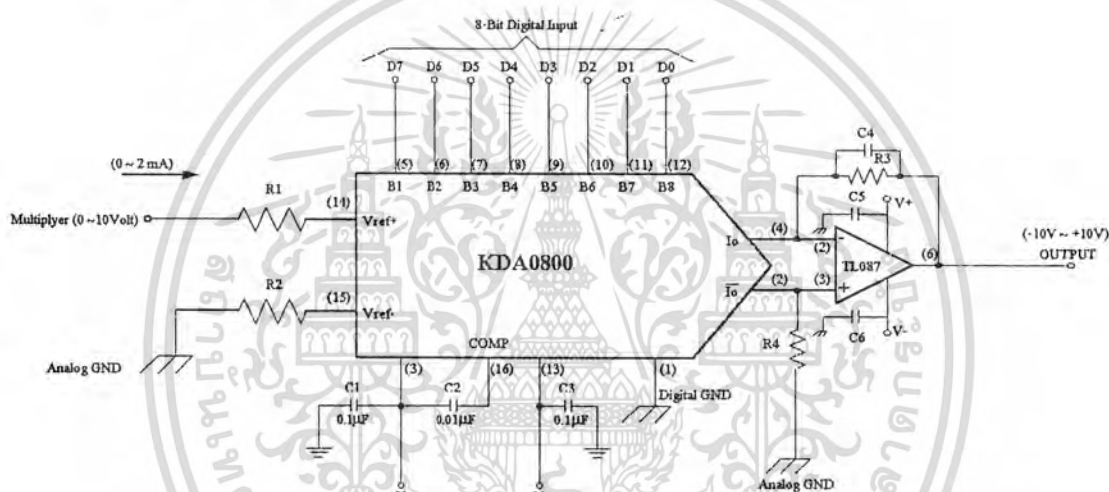
โดยที่  $R_1 \cong R_2$  และ  $R_3 = R_4$  ภายใน  $\pm 0.05\%$  และ  $R_1$  เป็นตัวกำหนด  $I_{ref} (max)$  (ซึ่งเลือกไว้ประมาณ 2 mA) และ  $R_2$  เป็น bias current cancellation

$$I_{FS} = \frac{V_{ref}}{R_{ref}} \cdot \frac{255}{256} = \frac{10}{R_1} \cdot \frac{255}{256}$$

เพื่อให้ได้แรงดันเอาต์พุตที่มีค่าสูงสุดเป็น 10V จะหาความสัมพันธ์ของ  $R_1$  และ  $R_3$  ได้จาก

$$\frac{R_3}{R_1} = \frac{V_{o(MAX)}}{V_{ref}} \cdot \frac{255}{256}$$

โดยที่  $R_1, R_3, R_4$  เป็น critical components



รูปที่ 3.9 วงจร DAC และ MULTIPLYING DAC [ต่อเฟส]

Noncritical components

$R_2$  : bias current cancellation

$C_A$  : High-frequency High-Pass Filter

$C_2$  : Frequency compensation

$C_1, C_3, C_5, C_6$  : Decoupling Capacitors

ออกแบบวงจร (ต่อเฟส)

$$\text{กำหนดให้ : } I_{R1(max)} \cong 2mA, I_{FS} = I_{R(max)}, V_{ref} = 10Volts$$

ห1 :  $R_1, R_3, R_4, R_2, C_4, C_7, C_2, C_1, C_3, C_5, C_7$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sol<sup>n</sup> :

$$1. \quad R1 = \frac{V_{ref}}{I_{FS}} \cdot \frac{255}{256} = R_{ref}$$

$$R1 = \frac{10V}{2mA} \cdot \frac{255}{256} = 4980 \Omega$$

และ  $\frac{R3}{R1} = \frac{V_o(max)}{V_{ref}} \cdot \frac{256}{255}$

$$R3 = \frac{V_o(max)}{V_{ref}} \cdot \frac{256}{255} \cdot R1$$

$$= \frac{10V}{10V} \cdot \frac{256}{255} \cdot R1$$

เลือก  $R1=R3=4.99 \text{ k}\Omega$

2. จาก  $R3 = R4$  ภายใน  $\pm 0.05\%$

เลือก  $R4 = 4.99 \text{ k}\Omega$

3.  $R2$  เป็น bias current cancellation โดย  $R1 \cong R2$

เลือก  $R2 = 5.1 \text{ k}\Omega$

4.  $C4$  ประกอบด้วย  $R3$  เป็น high-frequency High-Pass Filter

$$f_c = \frac{1}{2\pi RC} \quad \text{โดยเลือก } f_c \geq 100 f_{m(max)}$$

โดยที่  $f_{m(max)} = 360 \text{ Hz}$  (ขณะที่สัญญาณนาฬิกา = 245,760 Hz) ดังนั้นจะใช้  $f_c \geq 36 \text{ kHz}$

$$C4 = \frac{1}{2\pi \cdot f_c \cdot R4}$$

$$= \frac{1}{2\pi (36 \times 10^3) (4.99 \times 10^3)} = 885.966 \text{ pF}$$

เลือก  $C4 = 1 \text{ nF}$

ตรวจสอบ

จะได้  $f_c = 28.99 \sim 35.43 \text{ kHz}$

ซึ่งถือว่าใช้ได้เพราะโดยความเป็นจริงแล้วที่  $f_c \geq 10 f_{m(max)}$  ก็มีผลต่อ magnitude และเฟสเล็กน้อยมาก

5.  $C2$  เป็นค่าที่ผู้ผลิต ADC แนะนำ

$$C2 = 0.01 \mu\text{F}$$

6.  $C1, C3$  เป็นค่าที่ผู้ผลิต ADC แนะนำ

$$C1 = C3 = 0.1 \mu\text{F}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{จาก } f = \frac{1}{2\pi\sqrt{LC}}$$

$$Q = \frac{1}{R}\sqrt{\frac{L}{C}}$$

$$C = \frac{dI \cdot dt}{dv}$$

เลือก  $C5 = C6 = 0.01\mu\text{F}$

7. แหล่งจ่าย:  $V+ = +15\text{ Volts}$  ,  $V- = -15\text{ Volts}$

Maximum Supply current,  $I_{cc}(\text{max})$  of  $V+ = 10\text{ mA}$  / เฟส

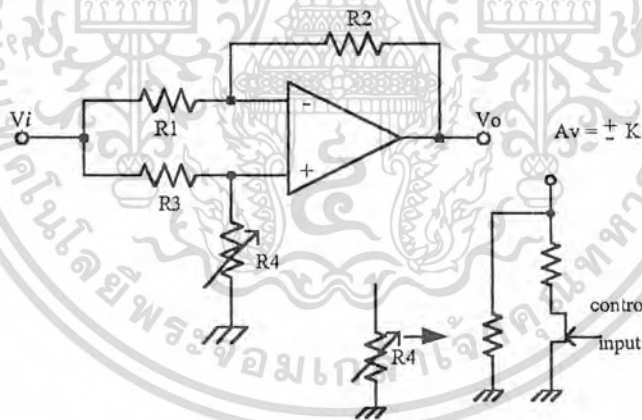
Maximum Supply current,  $I_{cc-, \text{max}}$  of  $V- = 15\text{ mA}$  / เฟส

$I_{cc+, \text{max}} = 30\text{ mA}$  (3 เฟส)

$I_{cc-, \text{max}} = 45\text{ mA}$  (3 เฟส)

#### Logic - Controlled Noninverting / Inverting Amplifier

สามารถถูกควบคุมให้ Voltage Gain เป็น +/- ได้ ที่ R4



รูปที่ 3.10 วงจร Logic-Controlled Noninverting/Inverting Amplifier

$$V_o = V_o' + V_o'' = A_v \cdot V_i$$

$$V_o = \left[ \frac{R4}{R3 + R4} \cdot \frac{R1 + R2}{R1} - \frac{R2}{R1} \right] \cdot V_i \quad (3.1)$$

พิจารณา

กรณี  $R4 = 0\Omega$ ,  $V_o = -\frac{R2}{R1} \cdot V_i$  นั่นคือ  $A_v = -\frac{R2}{R1}\text{ V/V}$   $R4 = \infty\Omega$ ,  $V_o = (1) \cdot V_i$  นั่นคือ

$AV = 1\text{ V/V}$

ดังนั้นหาก  $R1=R2$  และใช้ SW. แทน R4 จะได้  $AV = \pm 1\text{ V/V}$  ตามการ ON/OFF ของ SW.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ในทางปฏิบัติ

ใช้ Electronic switch แทน  $R_4$  ซึ่งจะต้องมีค่า  $r_{(on)}$  และ  $r_{(off)}$  จึงไม่สามารถออกแบบวงจรที่มี  $AV = \pm 1V/V$  ได้ แต่จะเลือกออกแบบ  $|AV| < 1$  โดยมี  $AV = \pm K$  แทนได้ดังนี้ (โดย  $0 < K < 1$ )

$$\text{จาก (3.1); } A_v = \frac{R_4}{R_3 + R_4} \cdot \frac{R_1 + R_2}{R_1} - \frac{R_2}{R_1} \quad (3.2)$$

$$\text{กำหนดให้ } R_2 = R_1 \quad (3.3)$$

$$(3.3) \rightarrow (3.2); \quad A_v = \frac{(2)R_4}{R_3 + R_4} - 1$$

$$\text{ดังนั้น} \quad \frac{R_3}{R_4} = \frac{1 - A_v}{1 + A_v}$$

ตัวอย่างการออกแบบเช่นต้องการ  $A_v = \pm 0.5 \text{ V/V}$  ทำได้ดังนี้

$$A_v = 0.5; \quad R_4 = (3) R_3$$

$$A_v = -0.5; \quad R_3 = (3) R_4 \quad \text{หรือ} \quad R_4 = (1/3) R_3$$

### 3.3.3 วงจรแปลงแรงดันเป็นความถี่ (VFC)

ทำหน้าที่เปลี่ยนจาก สัญญาณอินพุตที่เป็นอนาล็อกให้เป็นสัญญาณความถี่ (Logic) โดยที่สัญญาณจากภายนอกเป็นตัวกำหนดความถี่เอาต์พุต ( $f_o$ ) ของชุดกำเนิดสัญญาณซึ่งทำได้โดยให้กระแสที่ charge และ discharge ที่ตัวเก็บประจุขึ้นกับสัญญาณที่ใช้ควบคุม (control signal)

โดยแบ่งวงจรตามลักษณะสัญญาณที่ใช้ควบคุมได้เป็น 2 อย่าง คือ

1. Voltage - Controlled Oscillator (VCO)
2. Current - Controlled Oscillator (CCO)

ตามปกติแล้ว  $f_o$  จะขึ้นกับสัญญาณควบคุมแบบเชิงเส้น (linear) นั่นคือ

$$f_o = K_v \cdot V_i \quad \text{สำหรับ VCO}$$

$$\text{และ} \quad f_o = K_i \cdot I_i \quad \text{สำหรับ CCO}$$

เมื่อ

$V_i, I_i$  : control signal

$K_v$  : proportionality constant (sensitivity) [ Hz/V ]

$K_i$  : proportionality constant (sensitivity) [ Hz/A ]

หากแบ่งตามลักษณะการทำงานของวงจร จะพิจารณาได้เป็น 2 อย่างคือ

1. Variable - slope Constant - Threshold

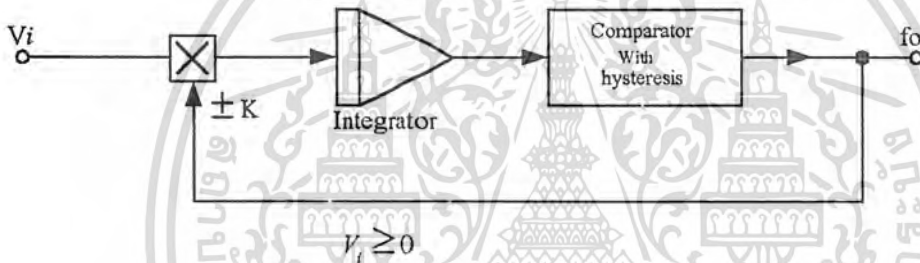
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. Constant - slope Variable - Threshold

### หมายเหตุ

โดยที่การเปลี่ยนแปลง (Vary) จะขึ้นกับสัญญาณควบคุม (control signal) จาก Variable-slope constant-Thresholdวิธีหนึ่งที่ทำได้ง่ายๆในทางปฏิบัติคือVariable-slope ได้จากการใช้วงจรอินทิเกรตกับวงจร analog input voltage/current

โดย slope จะแปรโดยตรงกับขนาดของสัญญาณควบคุม (Voltage/current) นี้และส่งผ่านไปยัง comparator with Hysteresis ที่มีค่า hysteresis คงที่ทำงานเป็น constant threshold ซึ่งหากจัดไดอะแกรม ให้เหมาะสมแล้วจะได้สัญญาณความถี่ที่เอาต์พุต  $f_o$  แปรตรงกับแรงดันสัญญาณอินพุตที่เป็นอนาล็อกนั่นก็คือเป็น voltage-to-Frequency Converter (VFC) ดังนี้

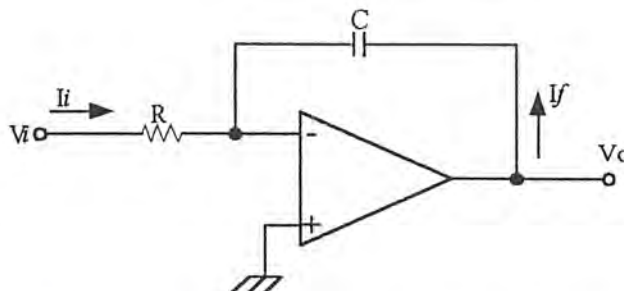


รูปที่ 3.11 รูปไดอะแกรมของ VFC

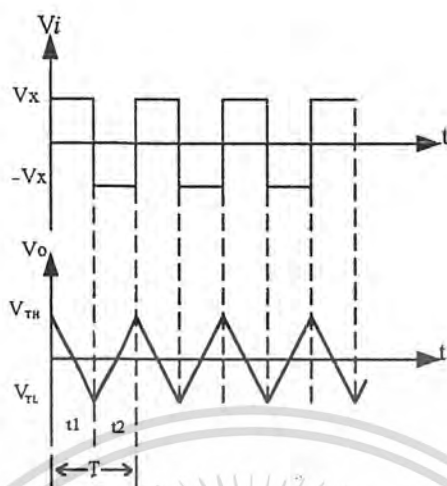
โดยที่ตัวคูณสัญญาณ (multiplier) จะได้จากการใช้วงจรควบคุมสัญญาณแบบ Noninverting หรือแบบ Inverting Amplifier ซึ่งจะถูกรวมจากเอาต์พุตให้เสมือนกับว่าคูณด้วย  $\pm K$  โดยมี

$$\text{Voltage gain } A_v = \pm K$$

### วงจร Integrator



เอกสารนี้เป็นเอกสารรูปที่ 3.12 วงจร integrator และลักษณะของสัญญาณอินพุตและเอาต์พุต ระเบียบข้อดำเนินการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 วงจร integrator และลักษณะของสัญญาณอินพุตและเอาต์พุต (ต่อ)

จาก  $i = C \frac{dv}{dt}$

$$V_o = \frac{1}{C} \int I_f dt + k_1$$

$$V_o = -\frac{1}{RC} \int V_i dt + k_1$$

Ramp - down time ( $t_1$ )

$$V_i = V_x, K_1 = V_{TH} \text{ และ } V_{o(t=t_1)} = V_{TL}$$

จะได้

$$V_o = \frac{V_x}{RC} \cdot t_2 + V_{TL} = V_{TH}$$

$$t_2 = (V_{TH} - V_{TL}) \cdot \frac{RC}{V_x}$$

Ramp-up time ( $t_2$ )

$$V_i = -V_x, K_1 = V_{TL} \text{ และ } V_{o(t=t_2)} = V_{TH}$$

จะได้

$$V_o = \frac{V_x}{RC} \cdot t_2 + V_{TL} = V_{TH}$$

พิจารณา 1 period (T)

$$(1) + (2); \quad T = t_1 + t_2 = \frac{2RC}{V_x} \cdot (V_{TH} - V_{TL})$$

$$\text{ดังนั้น } f_o = \frac{1}{T} = \frac{V_x}{2RC(V_{TH} - V_{TL})}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

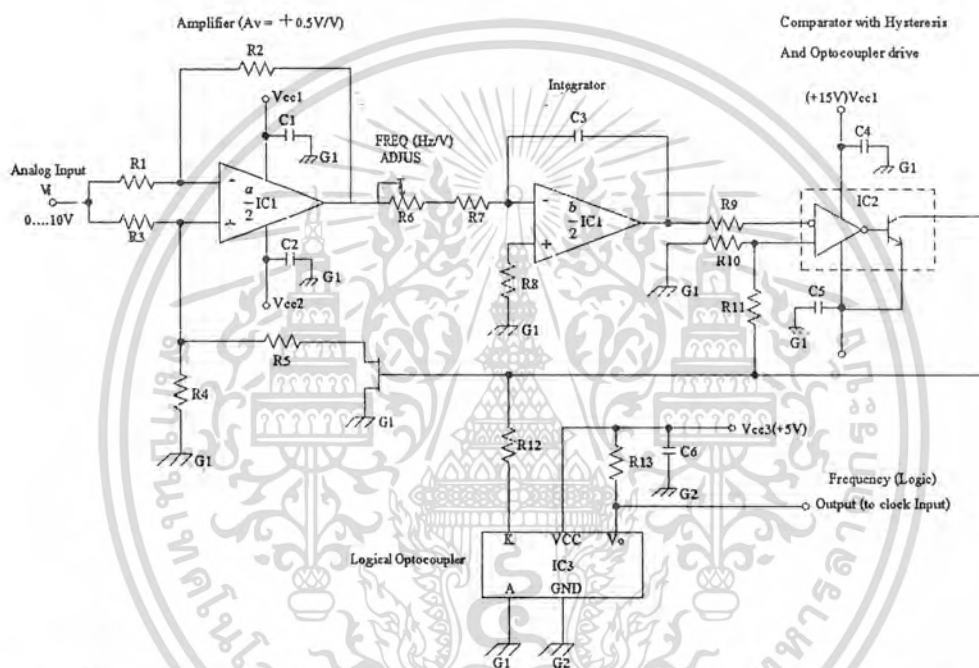
วงจร Voltage-to-Frequency Converter (VFC) and Optocoupler Circuits ดังแสดงในรูปที่ 3.13 จะดำเนินการหาค่าส่วนประกอบต่าง ๆ ของวงจรได้ดังนี้

### ข้อกำหนดและข้อควรพิจารณา

จากเอาต์พุต  $f_o$  จะพิจารณาเกี่ยวกับ Amplifier ได้เป็น

$$\text{Logic Output} = \text{"H"}; A_v = -0.5 \quad V/V$$

$$\text{Logic Output} = \text{"L"}; A_v = +0.5 \quad V/V$$



รูปที่ 3.13 วงจร Voltage-to-Frequency Converter (VFC) and Optocoupler Circuits

$IC_2$  เป็น Differential comparator ที่มีเอาต์พุตแบบ single-ended drive ซึ่งสามารถจัดแบบ Open collector และใช้ร่วมกับความต้านทาน pull-up เพื่อให้สามารถส่งเอาต์พุตเป็นแรงดัน 2 ระดับ (Logic) ได้ โดยช่วง Logical "L" จะมีเอาต์พุตอิมพีแดนซ์ต่ำสุด จึงใช้ drive ไปยัง LED ของ Optocoupler ได้

และโดยที่  $IC_2$  ทำงานเป็น comparator with Hysteresis จึงต้องจัด Threshold voltage ให้เหมาะสม โดยพิจารณาได้จาก

$$V_{ICR} = \pm 14 \text{ V for } \pm 15 \text{ V power supply}$$

$$V_{TH} = 0 \text{ V}$$

$$V_{TL} = (V_{CC2} + V_{OL}) \cdot \frac{R10}{R10 + R11}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติ

- ช่วงแรงดันอินพุตแบบอนาล็อกมีค่าอยู่ระหว่าง 0 ~ 10 Volts

- ช่วงความถี่เอาต์พุตมีค่าอยู่ระหว่าง 0 ~ 245,760 Hz

กำหนดให้

$V_{CC1} = 14.25 \sim 15.75$  Volts เลือกใช้ชนิด +15 Volts สำหรับ G1

$V_{CC2} = -14.25 \sim -15.75$  Volts เลือกใช้ชนิด +15 Volts สำหรับ G1

$V_{CC3} = +4.8 \sim +5.2$  Volts เลือกใช้ชนิด +15 Volts สำหรับ G2

ออกแบบวงจร

1. IC1 = TL287 I/C BIFET, Low offset (Dual Operational Amplifier)
2. IC2 = LM111 / LM211 / LM311 Differential comparator (JG OR P DIP)
3. IC3 = 6N137 High-Speed Logical-Optocoupler (8-Pin Plastic DIP)

หมายเหตุ

a) Switching time (max)

$$t_{PLH(max)} = 75 \text{ ns}, t_{PHL(max)} = 75 \text{ ns}$$

$$\text{ที่ } I_F = 7.5 \text{ mA}, R_L = 350, C_L = 15 \text{ pF}$$

b)  $V_{F(max)} = 1.75 \text{ V}$  ที่  $I_F = 10 \text{ mA}$

c)  $V_{OL(max)} = 0.6 \text{ V}$ ,  $V_{OL(typ)} = 0.5 \text{ V}$

$$\text{ที่ } I_F = 5 \text{ mA}, I_{OL} = 13 \text{ mA}, T_A = 0 \sim 70 \text{ C}$$

d) Isolation voltage (min) = 3 kV dc

e)  $V_{CC} = 5 \text{ Volts}$ ,  $I_{CC} = 7 \text{ mA (max)}$  เมื่อ  $V_O = "H"$

$$V_{CEO} = 30 \text{ Volts}, I_{OL(max)} = 50 \text{ mA}$$

f)  $V_{CE(sat)} = f(I_O, I_F)$

\* จากกราฟหา  $I_P$  จาก  $I_O$

$$* I_F \geq \frac{I_P}{374 \times 10^{-6}}$$

g) หาก  $V_E = "L"$  จะทำให้  $V_O = "H"$  (ไม่ขึ้นกับ  $I_P$ ) โดยที่หากปล่อยขา  $V_E$  ไว้จะเป็น  $V_E = "H"$

4. Q1: Electronic controlled-switch

Q1 = 2N4391 n-JFET (Silicon)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ

$$V_{GS(off)} = -4 \sim -10 \text{ Volts}$$

$$V_{DS(on)} = 30 \text{ (max)}$$

$$I_{D(off)} = 100 \text{ pA (max)}$$

$$I_{GSS} = 100 \text{ pA (max)}$$

Transition delay :

$$\text{turn on} = 15 \text{ nS(max)}$$

$$\text{turn off} = 20 \text{ nS(max)}$$

โดยที่ switch off เมื่อ  $V_{GS} \leq V_{GS(off)}$

5. R1, R2, R3: ทำหน้าที่ควบคุม input impedance และ voltage gain  $A_v$  โดยที่  $R2 = R1$

เลือก  $R1 = R2 = R3 = 10 \text{ k}\Omega$  metal film resistor,  $\pm 1\%$ ,  $1/8 \sim 1/4 \text{ W}$

6. R4, R5: เป็น network สำหรับ controlled-gain โดยที่  $A_v = 0.5 \text{ V/V}$  เมื่อ  $R4 = (3) \cdot R3$

$$A_v = -0.5 \text{ V/V} \text{ เมื่อ } R4 // \{R5 + r_{DS(on)}\} = (1/3) \cdot R3$$

ดังนั้น

$$R4 = (3) \cdot R3 \cong 30.1 \text{ k}\Omega$$

$$R5 = \frac{R3 \cdot R4}{3R4 - R3} - r_{DS(on)}$$

$$R5 \cong 3718 \Omega \approx 3.74 \text{ k}\Omega$$

เลือก  $R4 = 30.1 \text{ k}\Omega$ ,  $R5 = 3.74 \text{ k}\Omega$  metal film resistor,  $\pm 1\%$ ,  $1/8 \sim 1/4 \text{ W}$

7. R9, R10, R11:

R9: Bias current cancellation

R10, R11: กำหนด Hysteresis Voltage และเป็น pull - up resistor

โดยที่  $V_{TH} = 0 \text{ V}$

$$V_{TL} = \frac{R10}{R10 + R11} \cdot (V_{CC2} + V_{OL})$$

$$R9 \approx R10 + R11$$

$$V_{CC2} = -15 \text{ V}, V_{OL} = 0.4 \text{ V} @ I_{OL} = 8 \text{ mA}$$

ต้องการ  $V_{TL} = -10 \text{ V}$

ดังนั้น  $R10 = 10 \text{ k}\Omega$ ,  $R11 = 4.53 \text{ k}\Omega$ ,  $R9 = 15 \text{ k}\Omega$  เลือก  $R9 = 15 \text{ k}\Omega$  Carbon film

resistor,  $\pm 5\%$ ,  $1/8 \sim 1/4 \text{ W}$

เอกสารนี้เป็น R10 = 10 kΩ, R11 = 4.53 kΩ metal film resistor,  $\pm 1\%$ ,  $1/8 \sim 1/4 \text{ W}$  ไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ

$$V_{TL(\min)} = \frac{R10_{(\min)}}{R10_{(\min)} + R11_{(\max)}} \cdot (V_{CC2(\min)} + V_{OL(\max)})$$

$$V_{TL(\max)} = \frac{R10_{(\max)}}{R10_{(\max)} + R11_{(\min)}} \cdot (V_{CC2(\max)} + V_{OL(\min)})$$

$$V_{TL(\min)} = -8.72 \text{ V}$$

$$V_{TL(\max)} = -10.74 \text{ V}$$

8. R6, R7, C3

R6, R7 ทำหน้าที่เป็น V-to-I คอนเวอร์เตอร์สำหรับวงจรรินทิเกรตและกำหนดค่าอินพุตอิมพีแดนซ์ให้กับวงจรรินทิเกรต

C3 เป็น integrating capacitor

$$\text{จาก } f_o = \frac{V_i}{4RC(V_{TH} - V_{TL})}, (\text{จากที่ } V_x = (0.5) \cdot V_i$$

โดยกำหนดให้  $V_{i(\max)} = 10 \text{ V}$ ,  $f_{o(\max)} = 245,760 \text{ Hz}$

$$RC = \frac{V_{i(\max)}}{4f_{o(\max)} \cdot (V_{TH} - V_{TL})}$$

$$R_{C(\min)} = 947.16 \text{ nS}$$

$$R_{C(\max)} = 1.16657 \text{ }\mu\text{S}$$

R ที่คาดหวังไว้ประมาณ 10 k $\Omega$

$$C = \frac{R_{C(\min)} + R_{C(\max)}}{2R} \cong 105.69 \text{ pF} \cong 100 \text{ pF} (\pm 5\%)$$

$$R_{(\min)} = \frac{R_{C(\min)}}{C_{(\max)}} \cong 9020 \text{ }\Omega$$

$$R7 = 8931 \text{ }\Omega \sim 8.87 \text{ k}\Omega$$

$$R_{(\max)} = \frac{R_{C(\max)}}{C_{(\min)}} \cong 12.28 \text{ k}\Omega$$

$$R6_{(\max)} = R_{(\max)} - R7_{(\min)} \sim 3.498 \text{ k}\Omega$$

$$R6 = 3.67 \text{ K}$$

เลือก R6 = 4.7 k $\Omega$  (5 k $\Omega$ ) cremates potentiometer ขนาดเล็ก

R7 = 8.87 k $\Omega$  metal film resistor,  $\pm 1\%$ , 1/8~1/4 W

C3 = 100 pF NP0 ceramic capacitor,  $\pm 5\%$ , WV = 50 V

9. R13: เป็น pull-up resistor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือก R13 = 470  $\Omega$  carbon film resistor,  $\pm 5\%$ , 1/8~1/4 W

10. R1: เป็น series resistor ทำหน้าที่ควบคุม  $I_F$

$$R_{12(\max)} = \frac{|V_{CC2}|_{(\min)} - V_{OL(\max)} - V_{F(\max)}}{I_{F(\min)}}$$

จากการเลือกค่า R13 และ data sheet

$$I_{OL(\max)} = \frac{V_{CC3(\max)} - V_{OL(\min)}}{R_{13(\min)}} = 10.5 \text{ mA}$$

จะได้  $I_p \cong 2.5 \mu\text{A}$

$$\text{จาก } I_F \geq \frac{I_p}{374 \times 10^{-6}}$$

ดังนั้นจะต้องใช้  $I_F \geq 6.7 \text{ mA}$

$$\text{พิจารณา } R_{12(\max)} = \frac{(14.25 - 0.6 - 1.75) \text{ V}}{6.7 \text{ mA}} = 1776 \Omega$$

$$R_{12} = 1692 \Omega \cong 1.5 \text{ k}\Omega (\pm 5\%)$$

เลือก R12 = 1.5 k $\Omega$  carbon film resistor,  $\pm 5\%$ , 1/8~1/4 W

11. R8: เป็น Bias current cancellation resistor

$$\text{โดย } R_8 = R_6 + R_7 \approx R = 10 \text{ K}$$

เลือก R8 = 10 k $\Omega$  carbon film resistor,  $\pm 5\%$ , 1/8~1/4 W

12. C1, C2, C4, C5, C6: เป็น Decoupling capacitor

$$C_1 = C_2 = C_4 = C_5 = C_6 = 0.01 \mu\text{F disc ceramic capacitor, } \pm 5\% \sim \pm 20\%, \text{ WV} = 50 \text{ V}$$

13. แหล่งจ่ายแรงดัน:

สำหรับ G1

$$V_{CC1} = +15 \text{ V, } I_{CC1(\max)} = 8.7 \text{ mA}$$

$$V_{CC2} = -15 \text{ V, } I_{CC2(\max)} = 8.7 \text{ mA}$$

สำหรับ G2

$$V_{CC3} = +5 \text{ V, } I_{CC3(\max)} = 23 \text{ mA}$$

### 3.3.4 วงจร COMPARATOR (with zero) และ OPTOCOUPLER (OPTOISOLATION)

ทำหน้าที่เป็นอุปกรณ์ตรวจจับสัญญาณโดยตรวจจับค่าจาก Actual Synchronous Speed

Reference Signal หากสัญญาณมีค่าเป็นบวกจะให้เอาต์พุตที่ส่งไปยัง Forward/Reverse input ของ

Generator เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น Logical "H" (Forward) และหากเป็นลบจะเป็น Logical "L" (Reverse)

### ลักษณะของวงจร

- Rise time, fall time, และ storage time ปานกลาง
- Analog Input: -10 ~ +10 Volts
- Digital Output

Logical "L" : 0 ~ 0.3 Volts if  $V_{in} < 0$  V

Logical "H": 3.4 ~ 5.0 Volts if  $V_{in} > 0$  V

### กำหนดให้

เพื่อความเหมาะสม เลือกใช้ IC1 เป็น Differential Comparator และ IC2 เป็น Logical-Optocoupler (ที่ให้ output signal compatible with TTL)

โดยใช้ Supply voltage ดังนี้

$V_{cc1} = +1.5$  Volts (+14.25 ~ +15.375 Volts)

$V_{cc2} = -15$  Volts (-14.25 ~ -15.75 Volts)

$V_{cc3} = +5$  Volts (+4.8 ~ +5.2 Volts)

ซึ่งแหล่งจ่ายแรงดันเหล่านี้สามารถได้จาก standard IC voltage regulators

### ออกแบบวงจร

1. IC1 เป็น Comparator (with zero) และ IRED Driver ซึ่งต้องทำงานกับ input voltage range จาก -10 ~ +10 Volts

เลือก IC1 = LM111/LM211/LM311 Differential Comparator แบบ JG OR P DUAL-IN-LINE PACKAGE (8 ขา)

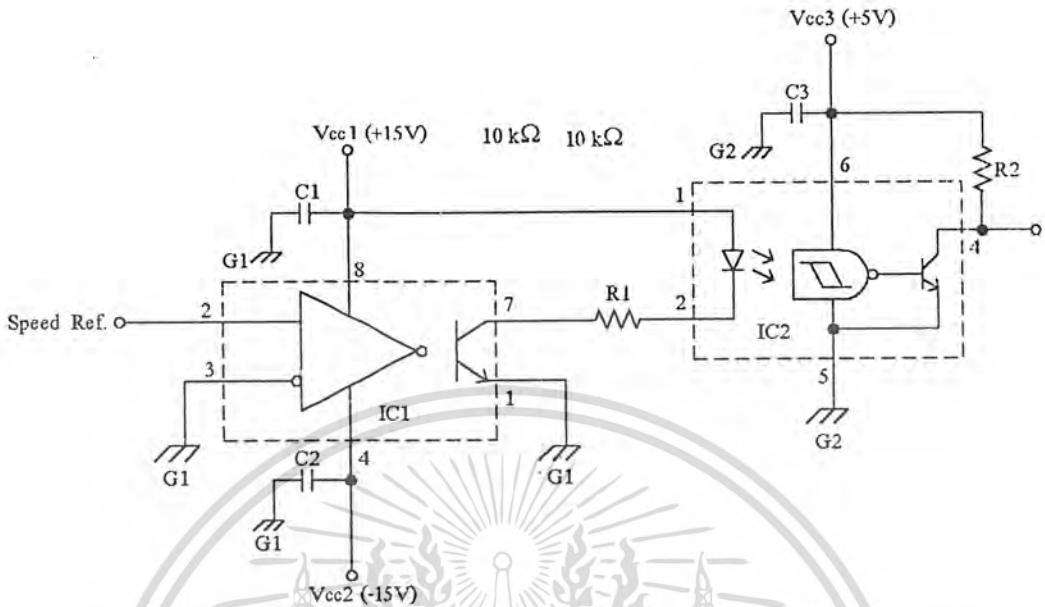
2. IC2 เป็น Optocoupler (Digital Logic Coupler)

เลือก IC2 = H11L1 OPTOCOUPLER (Digital Logic Coupler)

3. C1, C2, C3 เป็น Decoupling capacitor

เลือก C1 = C2 = C3 = 0.01  $\mu$ F ceramic capacitor with  $\pm 5\% \sim \pm 20\%$  tolerance and

WV = 50 V



รูปที่ 3.14 แสดงวงจร Comparator (with zero) และ Optocoupler (optoisolator)

4. R2 เป็นความต้านทานพูลอัพ (pull-up) ซึ่งจะเกี่ยวข้องกับ  $t_r$ ,  $t_f$  กับโหลดดังนี้

$$t_r = 2.19, \quad \delta_c = \frac{0.35}{f_c}$$

เพื่อให้สามารถขับ (drive) ตัวเก็บประจุ,  $C_L = 15 \text{ pF}$  โดยที่  $t_f, t_r \sim 50 \text{ ns}$  ดังนั้น  $R2 \leq 3.3 \text{ k}\Omega$

และจากค่าข้อมูลของ H11L1 จะให้  $I_{OH} = 100 \text{ mA}_{(max)}$  โดยที่

$$V_{CC3} = R3(I_{OH} - I_{IH}) + V_{OH}, \quad V_{OH} = 3.4 \sim 5.0 \text{ Volts}$$

จากค่าข้อมูลของ 74169 จะมีกระแส High - level input,  $I_{IH} = 20 \text{ mA}_{(max)}$

$$R2 = \frac{V_{CC3} - V_{OH}}{(I_{OH} - I_{IH})} = \frac{(5 - 3.4)V}{(100 - 20)\mu A} = 20 \text{ k}\Omega$$

หาก  $R2 < 20 \text{ k}\Omega$  จะทำให้  $V_{OH} > 3.4 \text{ Volts}$  ซึ่งไม่เป็นปัญหาในการใช้งาน

เลือก  $R2 = 3.3 \text{ k}\Omega$  carbon film resistor with  $\pm 5\%$  tolerance and  $1/8 \sim 1/4 \text{ W}$

5. R1: เป็นอุปกรณ์ควบคุม  $I_{IRED}$  ( $I_F$  ในขณะที่ ON) โดยที่

$$R1 = \frac{V_{CC1} - V_F - V_{CE(sat)}}{I_F} \quad \text{และ} \quad I_{F(on)} = 1.0 \text{ mA}_{(max)}$$

$$R1 = \frac{(15 - 1 - 0.3)V}{3.2 \text{ mA}} = 4.28 \text{ k}\Omega$$

เลือก  $R1 = 4.3 \text{ k}\Omega$  carbon film resistor with  $\pm 5\%$  tolerance and  $1/8 \sim 1/4 \text{ W}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6. แหล่งจ่ายแรงดัน:

$V_{cc1} = +15$  volts,  $I_{cc1(max)} = 14$  mA สำหรับ G1

$V_{cc2} = -15$  Volts,  $I_{cc2(max)} = 6.5$  mA สำหรับ G1

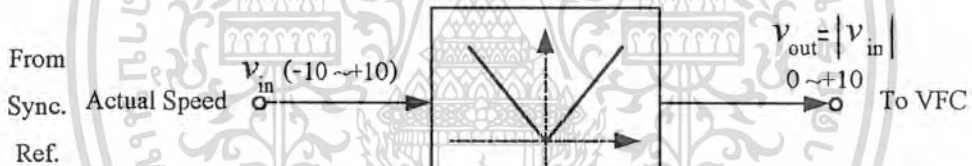
$V_{cc3} = +5$  volts,  $I_{cc3(max)} = 8$  mA สำหรับ G2

## 3.3.5 วงจร ABSOLUTE VALUE

ทำหน้าที่หาค่าสัมบูรณ์ของสัญญาณอินพุต

คุณสมบัติของวงจร

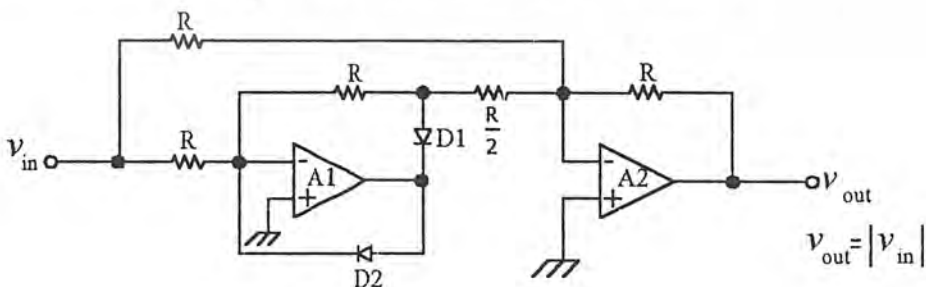
- Low output voltage offset
- มีความเร็วปานกลาง
- High linearity transfer characteristic



รูปที่ 3.15 บล็อก ไดอะแกรมสัญลักษณ์ของ Absolute value

หมายเหตุ

ความต้านทานอินพุต =  $\frac{R}{2}$ ,  $R=10$  k $\Omega$ ,  $D1 = D2 =$  LOW-LEAKAGE DIODE

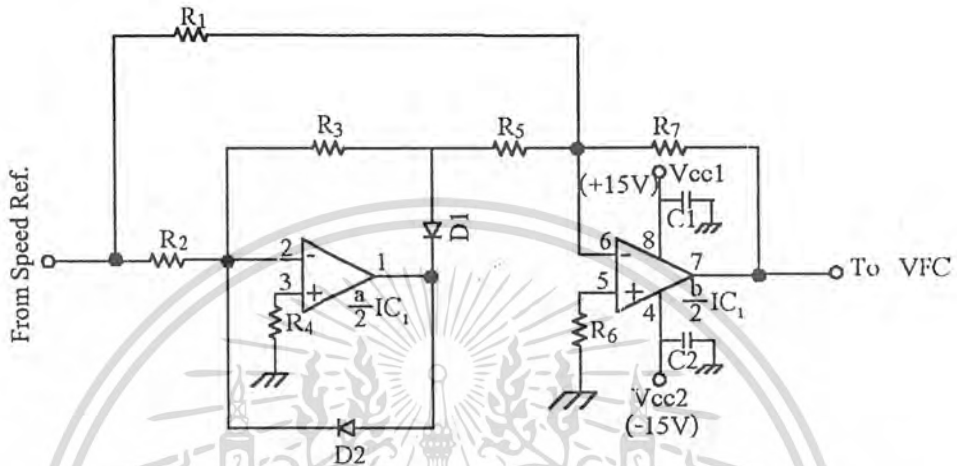


รูปที่ 3.16 วงจร Absolute value

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือกใช้งานพื้นฐานแบบ Reducing the Common Mode Input Voltage Swing on an Absolute-Value Circuit

จัดวงจรให้เหมาะสมในทางปฏิบัติได้เป็นภาพที่ 3.17



รูปที่ 3.17 วงจร Absolute value ที่ใช้ในทางปฏิบัติ

#### ออกแบบวงจร

1. IC1 เป็น Low offset dual operational amplifier

เลือก IC1=TL287 I/C BIFET, Low offset Operational Amplifier ตัวถังแบบ JG OR P DUAL-IN-LINE PACKAGE (8ขา)

2. R1, R2, R3, R5, R7: ทำหน้าที่ควบคุม Gain ที่ได้จาก positive/negative input Voltage จึงเป็น critical component

จากวงจรมาตรฐาน  $R = R1 = R2 = R3 = R7 = 20 \text{ k}\Omega$

$$R5 = \frac{R}{2} = 10 \text{ k}\Omega$$

เลือกค่า R1, R2, R3, R5, R7 ดังนี้

$R1 = R2 = R3 = R7 = 20 \text{ k}\Omega$ ,  $R5 = 10 \text{ k}\Omega$  metal film resistor with  $\pm 1\%$  tolerance and  $1/8 \sim 1/4 \text{ W}$

3. R4, R6: เป็น bias current cancellation

$$R4 = R2 // R3 = 20 \text{ k}\Omega // 20 \text{ k}\Omega = 10 \text{ k}\Omega$$

$$R6 = R1 // R5 // R7 = 20 \text{ k}\Omega // 10 \text{ k}\Omega // 20 \text{ k}\Omega = 5 \text{ k}\Omega$$

เลือก R4 = 10 k $\Omega$ , R6 = 5.1 k $\Omega$  carbon film resistor with  $\pm 5\%$  tolerance  $1/8 \sim 1/4 \text{ W}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. C1, C2: เป็น Decoupling Capacitor

เลือก  $C1 = C2 = 0.001 \mu\text{F}$  Ceramic capacitor with  $\pm 5\% \sim \pm 20\%$  tolerance and WV 50V

5. D1, D2: เป็น Low-Leakage Diode

เลือก  $D1 = D2 = 1\text{N}4148$  fast rectifier and Low-Leakage Diode

6. แหล่งจ่ายแรงดัน:

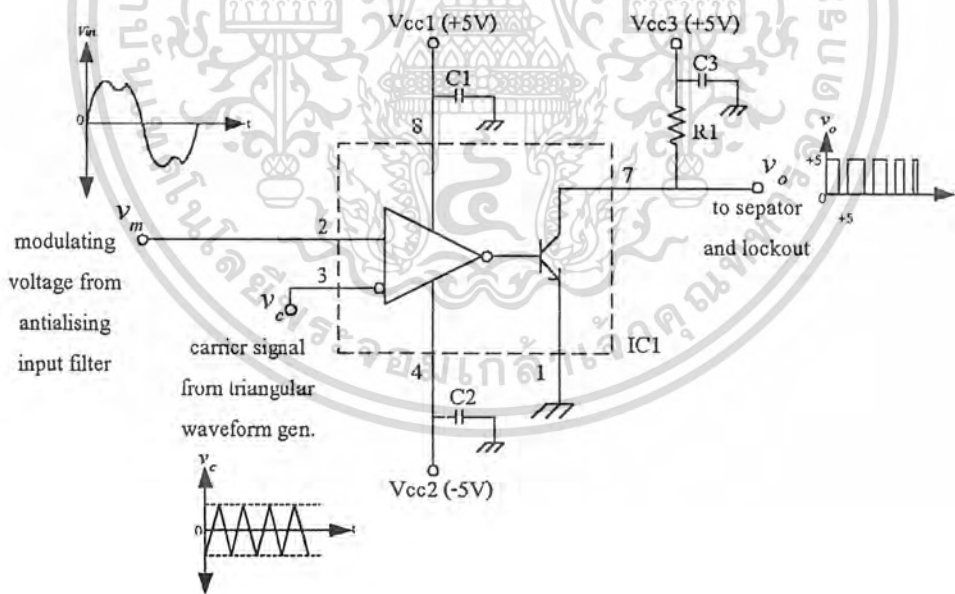
$V_{cc1} = +15$  volts (+14.25 ~ +15.75 volts),  $I_{cc1(\text{max})} = 7$  mA

$V_{cc2} = -15$  volts (-14.25 ~ -15.75 volts),  $I_{cc2(\text{max})} = 7$  mA

### 3.3.6 วงจร COMPARATOR (PWM) [ต่อเฟส]

#### ลักษณะของวงจร

- Common-mode Input Voltage Range ( $V_{ICR}$ )  $\pm 10$  Volts
- Differential Input Voltage ( $V_{ID}$ )  $\pm 20$  Volts
- Output Signal Compatible with TTL



รูปที่ 3.18 แสดงวงจร COMPARATOR (PWM)

#### ออกแบบวงจร

1. IC1 = LM111/ LM211/ LM311 Differential Comparator (8 Pin, JG OR P DIP)

2. C1 = C2 = C3 = 0.01  $\mu\text{F}$  Disc ceramic capacitor,  $\pm 5\% \sim \pm 20\%$ , WV = 50V

3. R1: Pull-up resistor R1 = 470  $\Omega$  carbon film resistor,  $\pm 5\%$ , 1/4 ~ 1/8 W

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การเขียนเพื่อการศึกษาเท่านั้น เมื่อผู้ผู้ใดเห็นนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

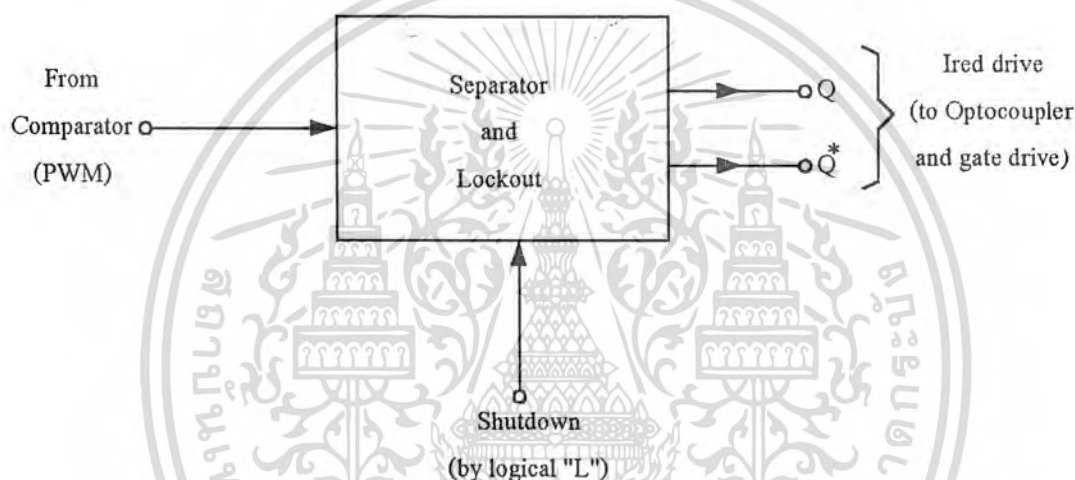
## 4. แหล่งจ่ายแรงดัน:

$$V_{CC1} = +15 \text{ V}, I_{CC1(\max)} = 10 \text{ mA}$$

$$V_{CC2} = -15 \text{ V}, I_{CC2(\max)} = 6.5 \text{ mA}$$

$$V_{CC3} = +5 \text{ V}, I_{CC3(\max)} = 14 \text{ mA}$$

## 3.3.7 วงจร SEPERATOR AND LOCKOUT TIMER [ต่อเฟส]

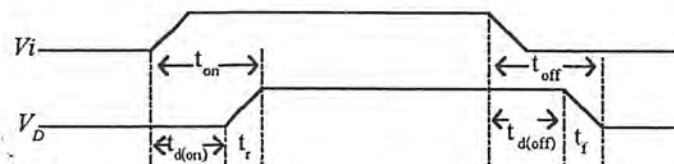


รูปที่ 3.19 บล็อก ไดอะแกรมของวงจร Separator and Lockout time

## คุณสมบัติ

การเปลี่ยนสถานะของลอจิกเอาต์พุตจาก “L” เป็น “H” จะหายไปเมื่อเทียบกับลอจิกอินพุตเป็นเวลา lockout time  $t_L$  (หรือ  $t_{\text{off}}$ ) เว้นไว้แต่ว่าลอจิกเอาต์พุตยังไม่เป็นลอจิก “L” แต่ถูกสั่งให้เป็น “H” อีกรู้ก็สามารถยกเว้นการ lockout ได้ โดยไม่เกิด shoot-through fault

SHUTDOWN ใช้สำหรับกรณีเกิด fault เพื่อปิดวงจรอินเวอร์เตอร์



รูปที่ 3.20 ไทมิ่ง ไดอะแกรมสำหรับกรณีเกิด Fault เพื่อปิดวงจรอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

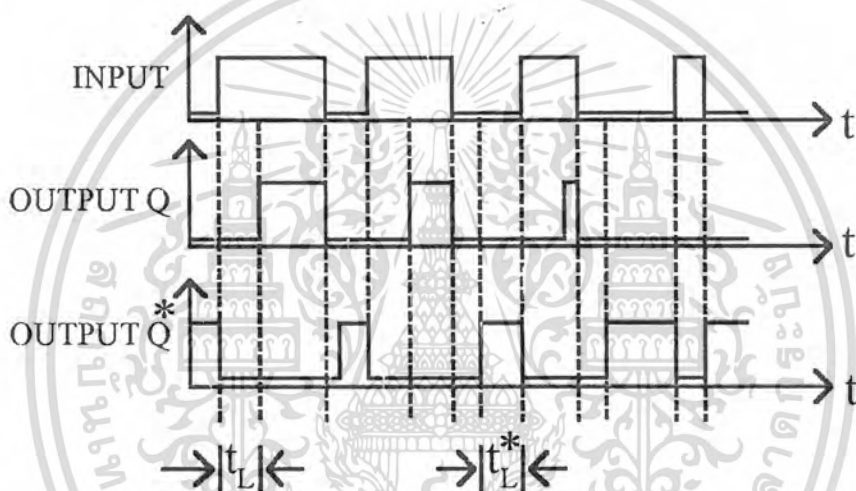
$t_{d(on)} / t_{d(off)}$  : Turn-on / Turn-off delay time

$t_{on} / t_{off}$  : Turn-on / Turn-off time

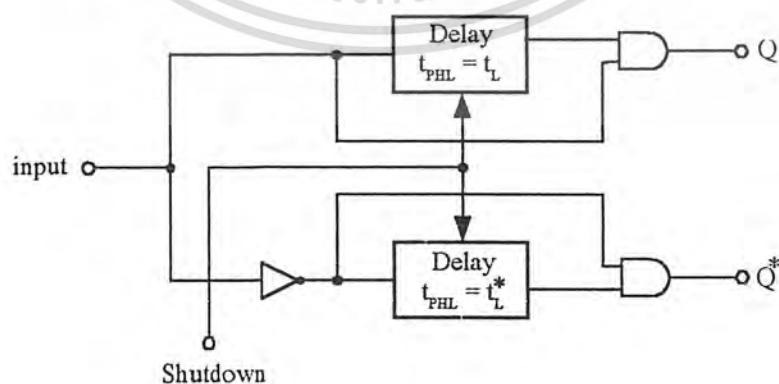
$t_r / t_f$  : Rise / Fall time

$$t_{on} = t_{d(on)} + t_r \text{ และ } t_{off} = t_{d(off)} + t_f$$

หมายเหตุ Storage time,  $t_s$  เท่ากับ Turn-off delay time,  $t_{d(off)}$



รูปที่ 3.21 แสดงไทมิ่งไดอะแกรมของวงจร Separator and Lockout time



รูปที่ 3.22 แสดงไดอะแกรมของวงจร Separator and lockout timer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออกแบบวงจรตามรูปที่ 3.22

$$V_{CC1} = 5 \text{ V และ } V_{CC2} = +15 \text{ V}$$

$$RC = R_1 C_1 = R_2 C_2 = \frac{-t_{PLH}}{\ln \left[ \frac{V_{CC1} - V_{TH}}{V_{CC1} - V_{OL}} \right]} = \frac{t_{PLH}}{\ln \left[ \frac{V_{CC1} - V_{OL}}{V_{CC1} - V_{TH}} \right]}$$

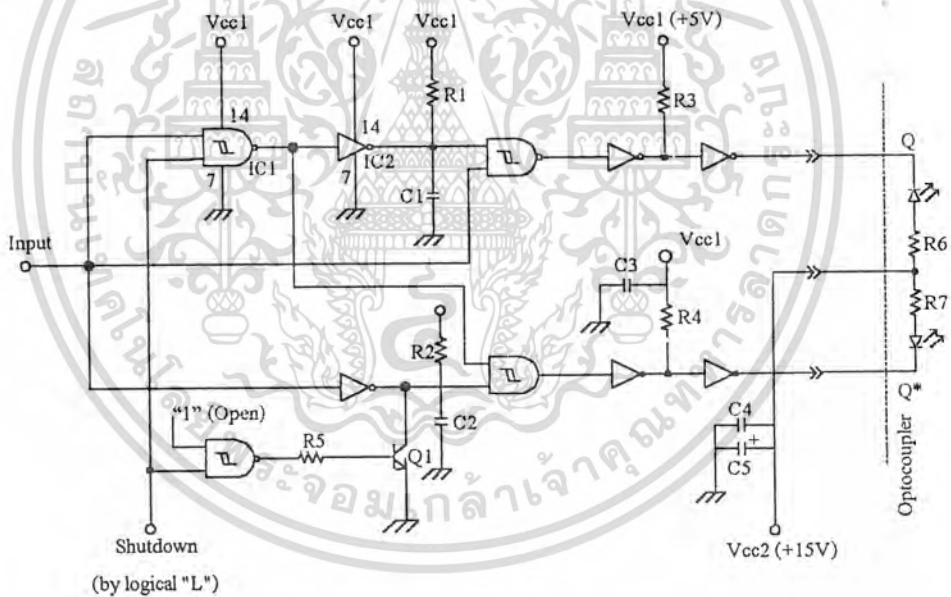
$$t_{PLH} = t_L = t_L^*$$

$$V_{TH(\min)} = 1.4 \text{ V และ } V_{OL} = 0.4 \text{ V จะได้}$$

$$Rc = 4 \cdot t_{PLH}$$

1. IC<sub>1</sub> = 47S132 Quadruple 2-Input Positive-NAND Schmidt Trigger

$$I_{OH(\max)} = -400 \mu A$$



รูปที่ 3.23 วงจร Separator and Lockout Timer

$$I_{OL(\max)} = 8 \text{ mA}$$

$$V_{TH} = 1.4 \sim 1.9 \text{ V}$$

$$I_{CC(\max)} = 14 \text{ mA}$$

2. IC<sub>2</sub> = 7406 Hex Inverter Buffer / Driver with Open-Collector High-Voltage Output

$$V_{OH(\max)} = 30 \text{ V}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{OL(max)} = 40 \text{ mA}$$

$$V_{OL} = 0.4 \text{ V @ } I_{OL} = 16 \text{ mA}$$

3.  $R_1, R_2, C_1, C_2$

ต้องการ  $t_{PHL} = t_L = t_L^* = 390 \text{ ns}$

$$R_1 = R_2 = 10 \text{ k}\Omega$$

$$C_1 = C_2 = 0.1 \text{ }\mu\text{F}$$

4.  $R_3, R_4$  : Pull-up resistor

$$R_3 = R_4 = 470 \text{ }\Omega \text{ carbon film resistor, } \pm 5\%, \frac{1}{8} \sim \frac{1}{4} \text{ W}$$

5.  $R_5$  : Bias current resistor

$$R_5 = 6.8 \text{ k}\Omega \text{ carbon film resistor, } \pm 5\%, \frac{1}{8} \sim \frac{1}{4} \text{ W}$$

6.  $Q_1 = BC549$  NPN,  $h_{FE} = 200(\text{min}) @ 2 \text{ mA}$ ,  $f_T = 300 \text{ MHz}$ ,  $V_{CEO} = 30 \text{ V}$  ตัวถังแบบ TO-92

7.  $C_3, C_4, C_5$  : Decoupling capacitor

$$C_3, C_4 = 0.1 \text{ }\mu\text{F} \text{ ceramic capacitor, } \pm 5\% \sim \pm 20\%, \text{ WV}=50 \text{ V}$$

$$C_5 = 1 \text{ }\mu\text{F} \text{ tantalum capacitor, } \pm 5\% \sim \pm 20\%, \text{ WV}=25 \text{ V}$$

8. แหล่งจ่าย:

$$V_{CC1} = +5 \text{ V, } I_{CC1(max)} = 92 \text{ mA}$$

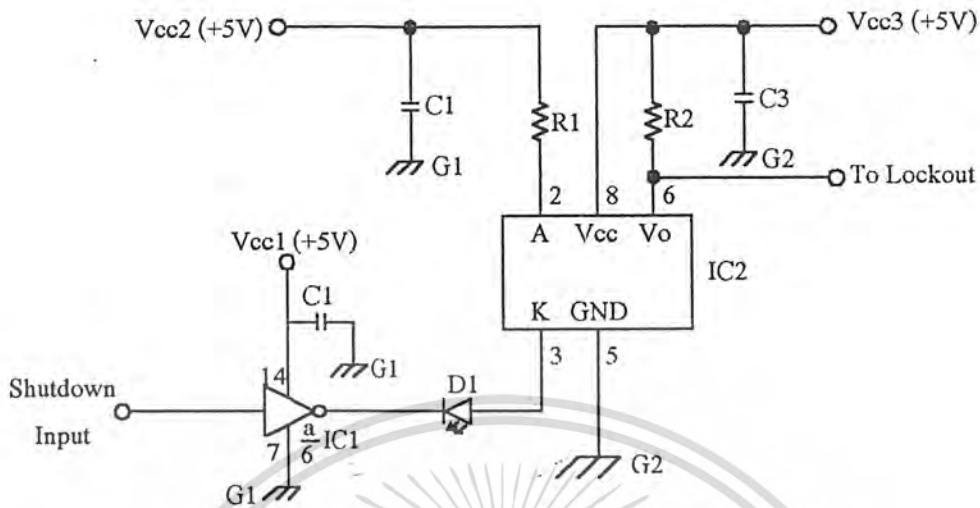
$$V_{CC2} = +15 \text{ V, } I_{CC2(max)} = 102 \text{ mA}$$

### 3.3.8 วงจร LOGICAL – OPTOCOUPLER FOR SHUTDOWN

#### คุณสมบัติของวงจร

- Inversion Logic
- เมื่อปล่อยอินพุตลอย (float) ไว้ถือว่าเป็น Logical “H”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.24 วงจร Logical-Optocoupler for Shutdown Circuit

#### ออกแบบวงจร

$V_{cc1} = +5\text{ V}$  และ  $V_{cc2} = +15\text{ V}$  สำหรับ GND1

$V_{cc3} = +5\text{ V}$  สำหรับ GND2

1. จากข้อมูลที่ออกแบบวงจร VFC

$R1 = 1.2\text{ k}\Omega$ ,  $R2 = 470\Omega$  carbon film resistors,  $\pm 5\%$ ,  $\frac{1}{8} \sim \frac{1}{4}\text{ W}$

2.  $C1 = C2 = C3 = 0.01\mu\text{F}$  disc ceramic capacitors,  $\pm 20\%$ , WV=50 V

3. IC3 – 7406 และ IC2 – 6N137

4. D1 = RED – LED ขนาดเล็ก

5. แหล่งจ่ายแรงดัน:

สำหรับ G1  $V_{cc1} = +5\text{ V}$ ,  $I_{cc1(\text{max})} = 66\text{ mA}$

$V_{cc2} = +15\text{ V}$ ,  $I_{cc2(\text{max})} = 13\text{ mA}$

สำหรับ G2  $V_{cc3} = +5\text{ V}$ ,  $I_{cc3(\text{max})} = 23\text{ mA}$

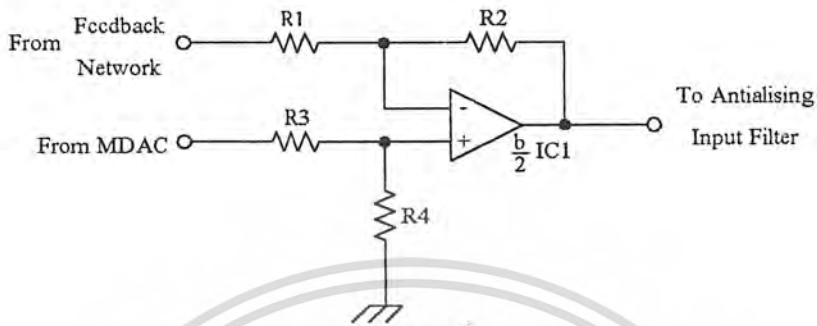
### 3.3.9 วงจร SUMMING AMPLIFIER (POINT) [ต่อเฟส]

#### คุณสมบัติ

$-A_v = 0.5\text{ v/v}$  เมื่อบมองจาก input source

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-  $A_v = -0.5$  v/v เมื่อมองด้าน feedback input



รูปที่ 3.25 วงจร Summing (ต่อเฟส)

ออกแบบวงจร

เมื่อ

$$V_o = \frac{R_2}{R_1} (V_2 - V_1)$$

$$\frac{R_4}{R_3} = \frac{R_2}{R_1}$$

1.  $IC_1$  ใช้ร่วมกับ Antialiasing Input Filter
2.  $R_1 = R_3 = 20 \text{ k}\Omega$  metal film resistors,  $\pm 1\%$ ,  $\frac{1}{8} \sim \frac{1}{4} \text{ W}$
3.  $R_2 = R_4 = 10 \text{ k}\Omega$  metal film resistors,  $\pm 1\%$ ,  $\frac{1}{8} \sim \frac{1}{4} \text{ W}$

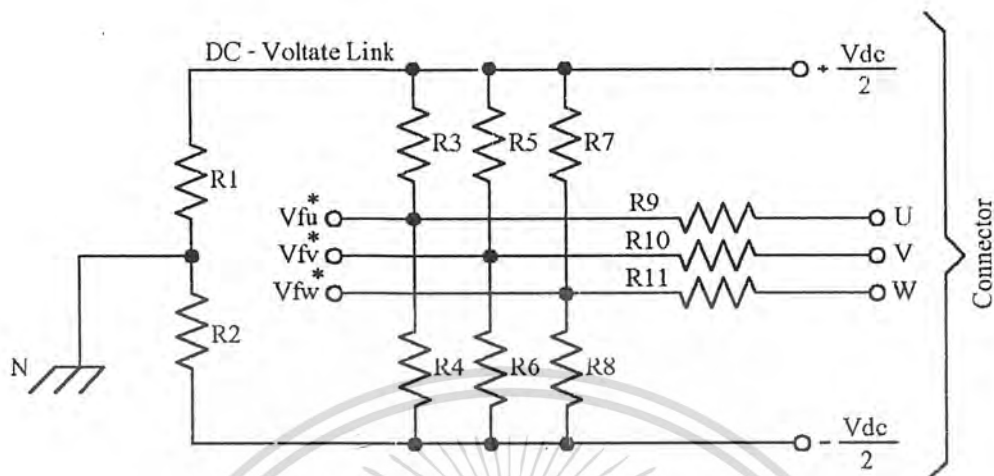
### 3.3.10 วงจร FEEDBACK NETWORK

คุณสมบัติ

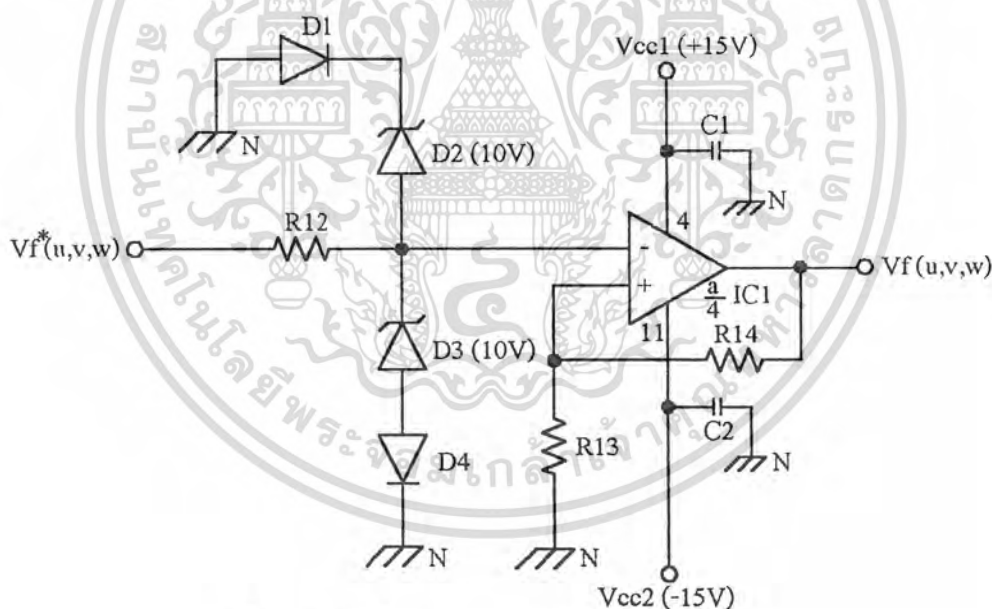
$$-\beta = \frac{1}{26.785} \text{ V/V}$$

$$-V_{f(\text{peak})} = 13 \text{ V} \quad (\text{จาก } V_{dc(\text{max})} = 700 \text{ V})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.26 ส่วนที่หนึ่งของวงจร Feedback (3เฟส)



รูปที่ 3.27 ส่วนที่สองของวงจร Feedback (ต่อเฟส)

ออกแบบวงจร

1.  $IC_1 = LM124 / LM224 / LM324$  QUADRUPLE OPERATIONAL AMPLIFIERS (14 Pin, J OR N DIP)
2.  $R_1 \sim R_8 = 200 \text{ k}\Omega$  metal film resistor,  $\pm 1\% \sim \pm 5\%$ , 2W
3.  $R_9, R_{10}, R_{11}$ : กำหนด  $\beta$  ของวงจร feedback

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\beta \equiv \frac{V_f}{V_o} = \frac{2V_F^*}{V_o} = \frac{2(R_3 // R_4)}{R_9 + (R_3 // R_4)}$$

$$R_q = \frac{R_3 \cdot R_4}{(R_3 + R_4)} \cdot \frac{(2 - \beta)}{\beta} = 5.257 \text{ M}\Omega$$

เลือก  $R_9 = R_{10} = R_{11} = 5.23 \text{ M}\Omega$  metal film resistor,  $\pm 1\%$ ,  $\frac{1}{4} \text{ W}$

4.  $R_{12} = 12 \text{ k}\Omega$  carbon film resistor,  $\pm 5\%$ ,  $\frac{1}{8} \sim \frac{1}{4} \text{ W}$

5.  $R_{13}, R_{14}$  : เป็นส่วนหนึ่งที่กำหนดค่า  $\beta$  โดยต้องใช้  $A_v = 2$  เพื่อให้ได้ค่า  $\beta$  ที่ถูกต้อง โดยมี  $V_F^*$  ค่าไม่เกิน  $V_{ICR}$  ของ CP-AMP

เลือก  $R_{13} = R_{14} = 10 \text{ k}\Omega$  metal film resistors,  $\pm 1\%$ ,  $\frac{1}{8} \sim \frac{1}{4} \text{ W}$

6.  $C_1 = C_2 = 0.1 \mu\text{F}$  Disc ceramic capacitor,  $\pm 5\% \sim \pm 20\%$ ,  $\text{WV} = 50 \text{ V}$

7.  $D_1 = D_4 = 1\text{N}4148$  Silicon diode

8.  $D_2 = D_3 = \text{Zener diode } 10 \text{ V}$ ,  $\frac{1}{4} \sim \frac{1}{2} \text{ W}$

9. แหล่งจ่าย:

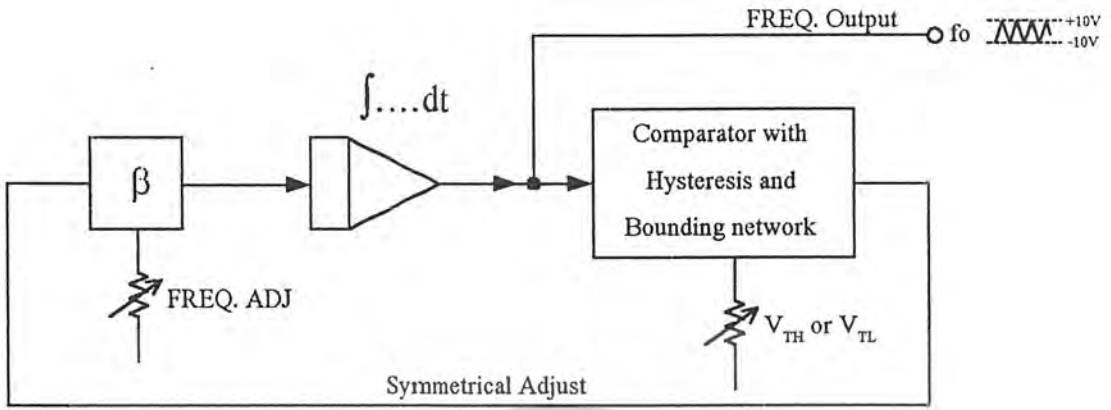
$$V_{CC1} = +15 \text{ V}, I_{CC1(\text{max})} = 2.4 \text{ mA}$$

### 3.3.11 TRIANGULAR WAVEFORM GENERATOR

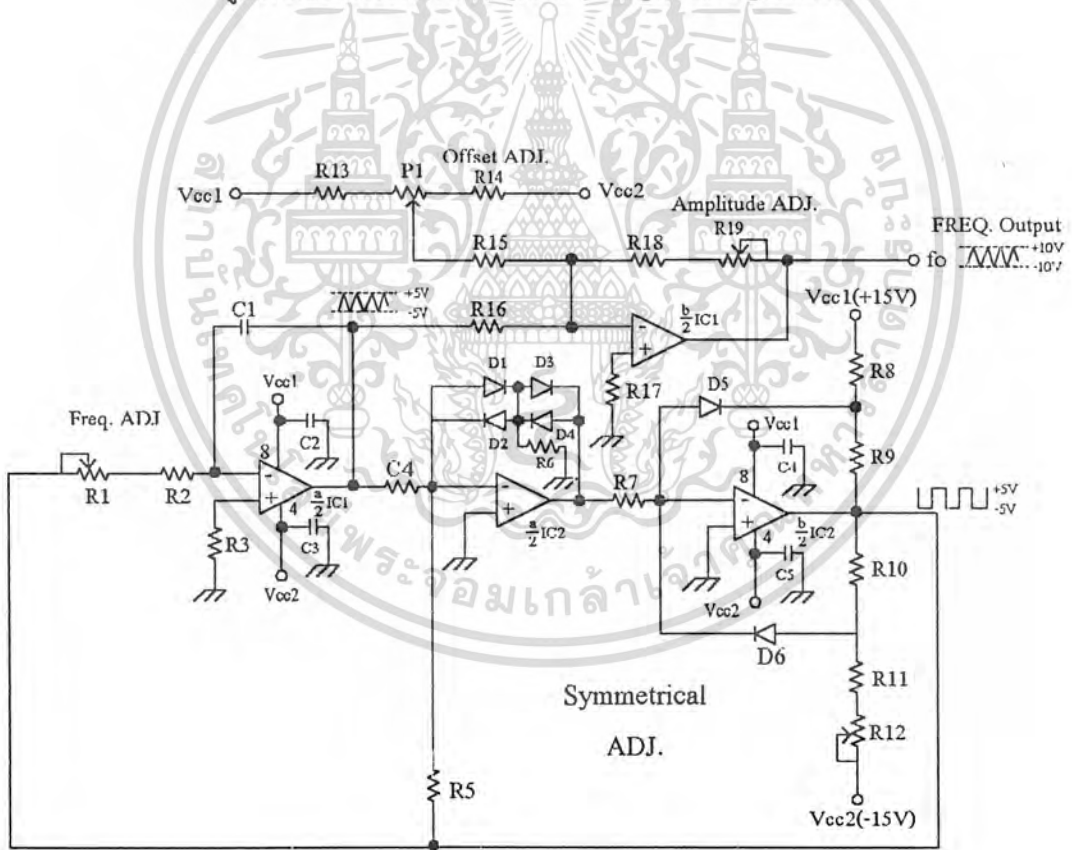
คุณสมบัติของวงจร

- มีแรงดันเอาต์พุต  $V_o = \pm 10 \text{ V}_{\text{peak}}$  (offset Voltage = 0)
- มีความถี่เอาต์พุต  $f_o = 20 \text{ kHz}$

โดย Ramp จะได้จากกรอินทิเกรตสัญญาณสี่เหลี่ยมซึ่งเป็นเอาต์พุตของคอมพาราเตอร์ ดังนั้นการปรับ  $V_p$  และ  $V_N$  ก็คือการปรับ symmetrical และความถี่เอาต์พุตคั้งไดอะแกรม (square-and triangle-wave generator) ดังต่อไปนี้



รูปที่ 3.28 โค้ดแกรมของวงจร Triangle wave generator



Note  
 $R7 \gg R9$   
 $R7 \gg R10$

รูปที่ 3.29 วงจร Triangular waveform generator

ออกแบบวงจรตามรูปที่ 3.28

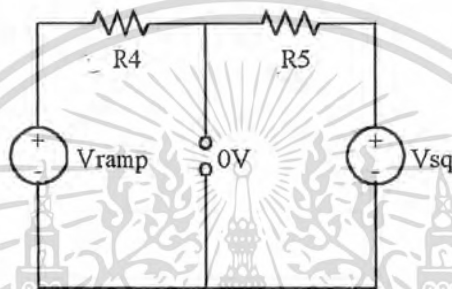
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้

$$V_{cc1} = 14.25 \sim 15.75 \text{ Volts}$$

$$V_{cc2} = -14.25 \sim -15.75 \text{ Volts}$$

1.  $IC_1 = IC_2 =$  TL 287 I/C BIFET , Low Offset (Dual Operational Amplifier)
2.  $D_1 = D_2 = D_3 = D_4 = D_5 = D_6 =$  1N4148
3.  $R_4, R_5$  เป็นความต้านทานของวงจร Hysteresis ตามรูปที่ 3.29



รูปที่ 3.30 วงจรเทียบเท่าของวงจร Hysteresis

โดยที่

$$V_p = +5 \text{ V}, V_N = -5 \text{ V}$$

$$\text{จาก } V_{ramp} = -\frac{R_4}{R_5} V_{sq}$$

$$\text{ดังนั้น } V_{TH} = -\frac{R_4}{R_5} V_N$$

$$\text{และ } V_{TL} = -\frac{R_4}{R_5} V_p$$

$$\text{ต้องการ } V_{TH} = |V_{TL}| \text{ ดังนั้น } R_4 = R_5 \text{ และ } V_p = |V_N|$$

$$\text{เลือก } R_4 = R_5 = 10 \text{ k}\Omega \text{ metal film resistor, } \pm 1\%, \frac{1}{8} \sim \frac{1}{4} \text{ W}$$

4.  $R_6$  เป็นความต้านทาน Isolation

$$R_6 = 3 \text{ k}\Omega \text{ carbon film resistor, } \pm 5\%, \frac{1}{8} \sim \frac{1}{4} \text{ W}$$

5.  $R_8, R_9$  เป็นส่วนประกอบของ bounding network ที่กำหนด  $V_N$  (เลือกใช้  $V_N = -5\text{V}$ )

$$\text{จาก } \frac{V_{sq} + V_D}{R_g} + \frac{V_{cc} + V_D}{R_8} = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้  $\frac{R_g}{R_8} = \frac{V_N + V_D}{V_D - V_{CC1}}$  โดยที่  $V_D \cong 0.5V$

ดังนั้น  $\frac{R_9}{R_8} = 0.3103$

เลือก  $R_8 = 5.11k\Omega, R_9 = 1.58k\Omega$  metal film resistor,  $\pm 1\%, \frac{1}{8} \sim \frac{1}{4}W$

6. R10, R11, R12 เป็นส่วนประกอบของ bounding ที่กำหนด  $V_p$  (เลือกใช้  $V_p = +5V$ ) ซึ่งจะมีผลถึง symmetrical ของ ramp ด้วย

โดย  $\frac{R_{10}}{R_{11} + R_{12}} = \frac{V_D - V_p}{V_D + V_{CC2}}$  โดยที่  $V_D \cong 0.4 \sim 0.6V$

$$V_N = \frac{R_9}{R_8}(V_D - V_{CC1}) - V_D$$

$$V_p = V_D - \frac{R_{10}}{R_{11} + R_{12}} \cdot (V_D + V_{CC2})$$

ดังนั้น  $V_{N(\min)} = -4.737V$  และ  $V_{N(\max)} = -5.424V$

$$R_{11} + R_{12} = \frac{V_D + V_{CC2}}{V_D - V_p} \cdot R_{10} = \frac{V_D + V_{CC2}}{V_D + V_N} \cdot R_{10}$$

โดยเลือกใช้  $R_{10} = R_9 = 1.58 k\Omega (\pm 1\%)$

ดังนั้น  $(R_{11} | R_{12})_{(\min)} = 4599 \Omega$

$$(R_{11} + R_{12})_{(\max)} = 5648 \Omega$$

$$R_{11(\max)} = (R_{11} + R_{12})_{(\min)} - 0.1[(R_{11} + R_{12})_{(\max)} - (R_{11} + R_{12})_{(\min)}]$$

$$R_{11(\max)} = 4494 \Omega$$

$$R_{11} = 4450 \Omega \cong 4.42 k\Omega (\pm 1\%)$$

$$R_{12(\min)} = (R_{11} + R_{12})_{(\max)} - R_{11(\min)}$$

$$R_{12(\min)} = 1272 \Omega \cong 1.5 k\Omega (pot.)$$

เลือก  $R_{10} = 1.58 k\Omega, R_{11} = 4.42 k\Omega$  metal firm resistor,  $\pm 1\%, \frac{1}{8} \sim \frac{1}{4}W$

$R_{12} = 1.5 k\Omega (2 k\Omega)$  cremate potentiometer ขนาดเล็ก

7.  $R_1, R_2$  และ  $C_1$  เป็นส่วนประกอบของวงจร integrator และมีส่วนในการกำหนดความถี่ เอาต์พุต

โดย  $f_o = \frac{V_{sq}}{2RC(V_{Th} - V_{TL})}$

โดยการออกแบบค่า  $R_4, R_5$  และ bounding circuit ทำให้  $V_{Th} = -V_N, V_{TL} = -V_p$  และ  $V_p = -V_N$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$RC = \frac{V_{sq}}{2f_o(V_{TH} - V_{TL})}$$

$$RC = \frac{1}{4f_o} = 12.5 \mu s$$

หากเลือก R ประมาณ 10 kΩ จะได้ C = 1.25 nF

เลือกใช้ C<sub>1</sub> = 1nF NPØ disc ceramic capacitor, ± 5%, WV = 50V

$$R_{(min)} = \frac{RC}{C_{(max)}} = 11.9 k\Omega$$

$$R_{(max)} = \frac{RC}{C_{(min)}} = 13.16 k\Omega$$

$$R_{2(max)} = R_{(min)} - 1.0[R_{(max)} - R_{(min)}]$$

$$R_{2(max)} = 11.78 k\Omega$$

$$R_2 = 11.66 k\Omega \cong 11 k\Omega (\pm 1\%)$$

$$R_{1(min)} = R_{(max)} - R_{2(min)} = 20267 k\Omega$$

$$R_1 = 2.39 k\Omega \cong 3 k\Omega (\pm 5\%)$$

เลือก R<sub>2</sub> = 11kΩ metal film resistor, ± 1%,  $\frac{1}{8} \sim \frac{1}{4} W$

R<sub>1</sub> - 3 kΩ creamte potentiometer ขนาดเล็ก

8. R<sub>3</sub> เป็น bias current cancellation resistor

$$R_3 \cong R_1 + R_2$$

$$R_3 = 12 k\Omega \text{ carbon film resistor, } \pm 5\%, \frac{1}{8} \sim \frac{1}{4} W$$

9. R<sub>16</sub>, R<sub>18</sub>, R<sub>19</sub>ควบคุม voltage gain เพื่อให้ V<sub>o</sub> = ±10V<sub>peak</sub>

ในขณะที่ V<sub>ramp</sub> = ±4.737 ~ ±5.242V<sub>peak</sub> นั่นคือ

$$|A_v| = \frac{|V_o|}{|V_{ramp}|} = 1.9 \sim 2.111 V/V$$

$$A_v = -\frac{(R_{18} + R_{19})}{R_{16}} \quad \text{หรือ} \quad |A_v| = \frac{(R_{18} + R_{19})}{R_{16}}$$

เลือก R<sub>16</sub> = 10 kΩ metal film resistor, ± 1%,  $\frac{1}{8} \sim \frac{1}{4} W$

$$(R_{18} + R_{19}) = |A_v| \cdot R_{16}$$

$$\text{ดังนั้น} \quad (R_{18} + R_{19})_{(min)} = |A_v|_{(min)} \cdot R_{16(min)} = 18810 \Omega$$

$$(R_{18} + R_{19})_{(max)} = |A_v|_{(max)} \cdot R_{16(max)} = 21321.1 \Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{18(\max)} = (R_{18} + R_{19})_{(\min)} - 0.1[(R_{18} + R_{19})_{(\max)} - (R_{18} + R_{19})_{(\min)}]$$

$$R_{18(\max)} = 18.55\text{k}\Omega$$

$$R_{18} = 18.37\text{k}\Omega \cong 18.2\text{k}\Omega(\pm 1\%)$$

$$R_{19(\min)} = (R_{18} + R_{19})_{(\max)} - R_{18(\min)}$$

$$R_{19(\min)} = 3.3\text{k}\Omega$$

$$R_{19} = 3.47\text{k}\Omega \cong 4.7\text{k}\Omega(5\text{k}\Omega)(\pm 5\%)$$

เลือก  $R_{18} = 18.2\text{k}\Omega$  Metal film resistor,  $\pm 1\%$ ,  $\frac{1}{8} \sim \frac{1}{4}W$

$R_{19} = 4.7\text{k}\Omega(5\text{k}\Omega)$  C-rotate potentiometer ขนาดเล็ก

10.  $R_{13}, R_{14}, P_1$  เป็นวงจรสำหรับปรับขดเซต offset อันเกิดจาก op-amp

$$R_{13} = R_{14} = 100\text{k}\Omega \text{ Metal film resistor, } \pm 1\%, \frac{1}{8} \sim \frac{1}{4}W$$

$P_1 = 10\text{k}\Omega$  C-rotate potentiometer ขนาดเล็ก

11.  $R_{15}$  เลือกความไวในการปรับ offset เพื่อให้ปรับเบี่ยงเบนสุดแล้วขดเซต output offset voltage 100 mV นั่นคือ

$$I_f = \frac{V_{os}}{R_{18}} = \frac{100\text{mV}}{18.2\text{k}\Omega} = 5.49\mu\text{A}$$

$$V_{th} = \pm 0.71\text{V} \text{ และ } R_{th} = \frac{V_{th}}{I_f} = [R_{13} // (P_1 + R_{14})] + R_{15}$$

เลือก  $R_{15} = 75.0\text{k}\Omega$  metal film resistor,  $\pm 1\%$ ,  $\frac{1}{8} \sim \frac{1}{4}W$

12.  $R_7$  เป็น  $R_{IN}$  ของ bounding circuit และมีเงื่อนไขว่า

$$R_7 \gg R_9 \text{ และ } R_7 \gg R_{10}$$

เลือก  $R_{17} = 30\text{k}\Omega$  Carbon film resistor,  $\pm 5\%$ ,  $\frac{1}{8} \sim \frac{1}{4}W$

13.  $R_{17}$  เป็น Bias current cancellation resistor โดย

$$R_{17} \approx R_{16} // (R_{18} + R_{19})$$

เลือก  $R_{17} = 5.6\text{k}\Omega$  Carbon film resistor,  $\pm 5\%$ ,  $\frac{1}{8} \sim \frac{1}{4}W$

14.  $C_2, C_3, C_4, C_5$  เป็น Decoupling capacitor

เลือก  $C_2, C_3, C_4, C_5 = 0.01\mu\text{F}$  disc cera 50 V

15. แหล่งจ่าย:

$$V_{CC1} = +15\text{V}, I_{CC1(\max)} = 20\text{mA}$$

$$V_{CC2} = -15\text{V}, I_{CC2(\max)} = 20\text{mA}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.12 วงจร ANTIALIASING INPUT FILTER

ทฤษฎีการสุ่ม (Sampling) เริ่มต้นโดย C.E Shannon (1949) ได้วางข้อจำกัดเกี่ยวกับส่วนประกอบของความถี่ของ time function signal  $x(t)$  ไว้ดังนี้

เพื่อให้การนำเอาสัญญาณ {Signal function  $x(t)$ } กลับขึ้นมาใหม่ (recover) มีความถูกต้อง จำเป็นต้องทำการสุ่ม  $x(t)$  ด้วยอัตรา (rate) สูงกว่าสองเท่าขององค์ประกอบของความถี่ที่สูงที่สุด (highest frequency component)

โดยหาก Sampling สัญญาณที่อัตราต่ำกว่าองค์ประกอบของความถี่สูงสุดผลที่ได้คือจะเกิดปรากฏการณ์ aliasing ขึ้น นั่นคือโดยทั่ว ๆ ไปแล้วจะออกแบบใช้ anti-aliasing เพื่อให้การ sampling เกิดขึ้นที่อัตรามากกว่าสองเท่าของความถี่สูงสุดที่จะถูก sampled

Antialiasing filter จะจำกัด spectrum ของสัญญาณให้มีค่าน้อยกว่า Nyquist frequency อย่างไม่รัดกุมในความเป็นจริงแล้ว filter ไม่เป็นแบบอุดมคติคือ attenuation จะไม่เป็นไปโดยทันทีทันใด การที่มีผลต่อเฟสในแต่ละองค์ประกอบของความถี่ และ pass band มิได้ราบเรียบเป็นเส้นตรง โดยมันจะขึ้นอยู่กับชนิดและ order ของ filter ดังนั้นจึงไม่สามารถบ่งบอกถึง band-limiting ของ frequency spectrum อย่างแท้จริงได้

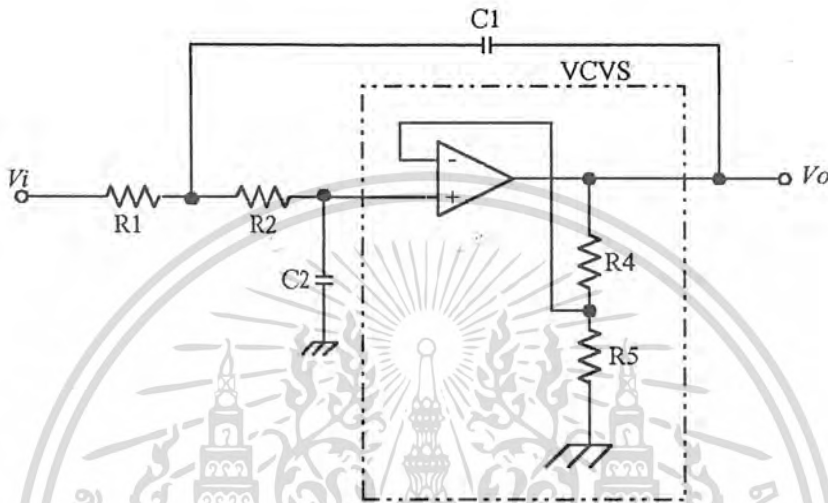
ในระบบ Sample date นั้น band-limiting จะได้จากการ attenuation ความถี่ที่สูงกว่า Nyquist frequency ให้มีระดับที่ไม่สามารถตรวจสอบได้ (undetectable) หรือไม่สามารถมองเห็นได้ (invisible) ด้วยระบบ analog-to-digital (A/D) converter ซึ่งโดยทั่วไปแล้วระดับสัญญาณนี้จะน้อยกว่า rms. Quantization noise level ที่ถูกกำหนดโดยคอนเวอร์เตอร์ที่ใช้พิจารณา filter ที่เหมาะในการใช้งาน

การออกแบบ filter แบบ Butterworth และ Tchebyscheff นั้นจะไม่คำนึงถึงสัญญาณต่อเฟส แต่ความสัมพันธ์ของเฟสนี้คือสิ่งสำคัญที่จะกำหนดผลของการใช้ฟิลเตอร์กับ complex waveform โดยเราต้องให้มี phase distortion ต่ำที่สุด นั่นก็คือ phase shift  $\phi$  ที่เกิดจากฟิลเตอร์ควรจะต้องแปรแบบเชิงเส้น (linearly) กับความถี่ซึ่งการแปรเปลี่ยนเฟสแบบเชิงเส้นไปกับความถี่จะได้ group delay  $\frac{d\phi(\omega)}{d\omega}$  เป็นค่าคงที่ ผลที่ได้ก็คือแต่ละความถี่ (Frequency component) ของ complex waveform จะมีค่า time delays เท่ากัน อย่างเช่นกรณีของ low pass filter หากเป็นความสัมพันธ์แบบ non-linear phase จะได้ filter transient response ที่มี overshoot และ ringing อย่างชัดเจน

การออกแบบด้วย Bessel filter จะได้ ideal linear phase / frequency characteristic แบบประมาณ แต่ magnitude/frequency response จะดีกว่าการออกแบบด้วย Butterworth หรือ

เอกส Tchebyscheff แบบอุดมคติโดยประมาณ เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากในโครงการนี้ใช้ Modulating signal เป็น complex wave คือเป็น third-harmonic-injection-sinusoidal-signal ( $1^{st}$ ,  $3^{rd}$ ) จึงเลือกใช้ Bessel filter (บางที่เรียกว่า Thomson filter) แบบ second order ชนิด VCVS low pass filter ดังรายละเอียดดังนี้



รูปที่ 3.31 วงจรกรองความถี่ต่ำผ่านแบบ VCVS (VCVS filter)

Transfer function:

$$\frac{V_o(s)}{V_i(s)} = \frac{A_b}{1 + b \frac{s}{W_o} + \frac{s^2}{W_o^2}}$$

โดยที่  $A_b = k = 1 + \frac{R_4}{R_3}$  ซึ่งก็คือ Gain ของ VCVS

$$W_o = \left( \frac{1}{R_1 R_2 C_1 C_2} \right)^{1/2}$$

$$b = \left( \frac{R_2 C_2}{R_1 C_1} \right)^{1/2} + \left( \frac{R_1 C_2}{R_2 C_1} \right)^{1/2} + \left( \frac{R_1 C_1}{R_2 C_2} \right)^{1/2} - K \left( \frac{R_1 C_1}{R_2 C_2} \right)^{1/2}$$

ซึ่งแบ่งได้เป็น 3 กรณี คือ

กรณีที่ 1 กำหนด  $A_b, W_o, b$  โดยที่  $A_b > 2$  และ  $C_1 = C_2 = C$  แล้วหาค่า  $R_1$  และ  $R_2$

กรณีที่ 2  $A_b$  เป็น free parameter โดยสามารถให้  $C_1 = C_2 = C$  และ  $R_1 = R_2 = R$  แล้วหา

ค่า  $K$  ได้จาก  $b=3-k$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีที่ 3  $K = A_0 = 1$  เลือกให้  $C_1 = C$  และ  $C_2 = \frac{C}{M}$  ให้มีค่าที่เหมาะสมโดยที่  $\frac{Mb^2}{4} \geq 1$  แล้วคำนวณหาค่า  $R_1$  และ  $R_2$

สำหรับกรณีที่ 1  $A_0 > 2$

1. ให้  $C_1 = C_2 = C$  (ให้มีค่าที่เหมาะสม)
2. เลือกค่า  $R_3$  และ  $R_4$  เพื่อให้

$$A_0 = K = 1 + \frac{R_4}{R_3}$$

3. หาค่า  $R_2$  จาก

$$R_2 = \frac{b}{2W_0C} \left[ 1 + \left\{ 1 + \frac{4(A_0 - 2)}{b^2} \right\}^{1/2} \right]$$

4. หาค่า  $R_1$  จาก

$$R_1 = \frac{1}{W_0^2 C^2 R_2}$$

โดยที่การเลือกค่าพารามิเตอร์  $b$ , และ  $\frac{1}{W_d}$  ที่เหมาะสมสามารถที่จะหาได้จากหนังสือคู่มือทางด้าน filter ทั่วไป จากความถี่สูงสุดด้านเอาต์พุตของอินเวอร์เตอร์เป็น  $120 \text{ Hz}$  ซึ่งได้จาก modulating signal ความถี่  $120 \text{ Hz}$  ที่มีส่วนประกอบเป็น 3<sup>rd</sup> harmonic ( $360 \text{ Hz}$ ) ดังนั้น bandwidth ของ modulating signal คือ  $360 \text{ Hz}$

เลือกใช้ 2<sup>nd</sup> order, Bessel, VCVS low pass filter ที่มี  $f_d = 1 \text{ kHz}$  สำหรับใช้กับสัญญาณที่มีความถี่สูงสุด  $360 \text{ Hz}$  ซึ่งจากตารางการออกแบบฟิลเตอร์ (Bessel designs) จะได้

$$- b = 1.732051$$

$$- W_0 = 1.732051 W_d$$

$$- -3 \text{ dB frequency} = 1.362 W_d$$

ตารางที่ 3.1 ผลที่ได้จากการใช้ฟิลเตอร์ (กรณี  $A_0 = 1$  หรือ  $0 \text{ dB}$  เมื่อ  $f = 0$ )

$\frac{f}{f_d}$	$f$ [Hz]	$ A_v $ [V/V]	$ A_v $ [dB]	$\phi = \angle A_v$ [DEG]	Delay time $t_d$ [μS]
0.0000001	0.0001	1.000	$-1.44 \times 10^{-14}$	$-5 \times 10^{-6}$	159
0.1	100	.0998	-0.015	-5.73	159
0.36	360	0.957	-0.191	-20.649	159

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\frac{f}{f_o}$	$f$ [Hz]	$ A_v $ [V/V]	$ A_v $ [dB]	$\phi = \angle A_v$ [DEG]	Delay time $t_d$ [μS]
0.5	500	0.958	-0.375	-28.61	159
1.0	1 k	0.832	-1.597	-56.31	156
1.362	1.362 k	0.707	-3.012	-74.346	152
10.0	10 k	0.030	-30.59	-162.814	45.2
20.0	20 k	0.007	-42.532	-171.4	23.8
40.0	40 k	0.002	-54.548	-175.7	12.2

$$\text{หมายเหตุ } t_d = -\frac{\phi}{360} \cdot T = -\frac{\phi}{360f}$$

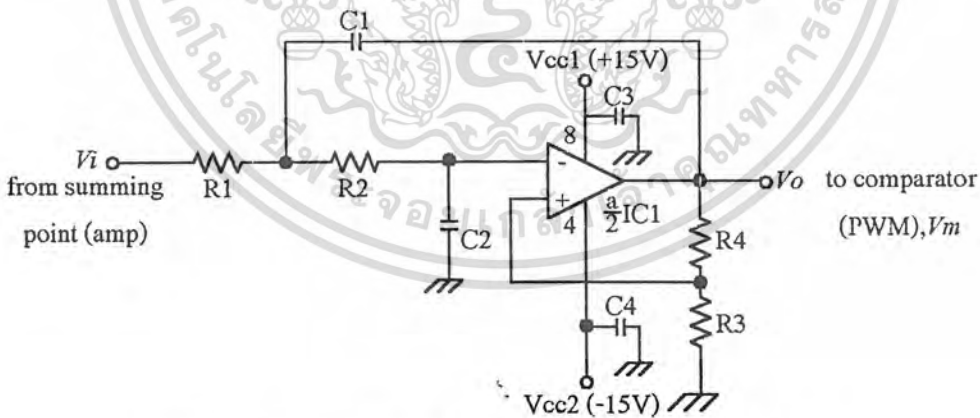
#### ANTIALLISING INPUT FILTER

ใช้ 2<sup>nd</sup> order, Bessel, VCVS low pass filter

-  $f_d = 1\text{kHz}$  ตารางที่ 3.1 ผลที่ได้จากการใช้ฟิลเตอร์ (กรณี  $A_v = 1$  หรือ 0 dB เมื่อ  $f = 0$ )

-  $b = 1.732051$

-  $W_o = 1.732051W_d$



รูปที่ 3.32 วงจรกรองความถี่ต่ำผ่านแบบ VCVS ที่นำมาใช้งาน

#### ออกแบบวงจร

จาก  $A_b = 15.849\text{V/V}$  จะได้  $R_4/R_3 = 14.849$

ดังนั้น  $R_3 = 1.00\text{k}\Omega (\pm 0.5 \sim \pm 1\%)$ ,  $R_4 = 15.0\text{k}\Omega (\pm 0.5 \sim \pm 1\%)$

เลือก  $C_1 = C_2 = C = 10\text{nF} (\pm 1\%)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{จาก } A_b = 15.0 + 1 = 16V/V$$

จะได้

$$R_2 = 43.2k\Omega (\pm 0.5\% \sim \pm 1\%)$$

$$R_1 = 1.96k\Omega (\pm 0.5\% \sim \pm 1\%)$$

1.  $R_1 = 1.96k\Omega, R_2 = 43.2k\Omega$  metal film resistors  $\pm 0.5\% \sim \pm 1\%, \frac{1}{8} \sim \frac{1}{4}W$

2.  $C_1 = C_2 = 10nF$  polycarbonate capacitor,  $\pm 1\% WV \geq 50V$

3.  $C_3, C_4$  เป็น decoupling capacitors

$$C_3 = C_4 = 0.1\mu F \text{ ceramic capacitor, } \pm 5\% \sim \pm 20\%, WV = 50V$$

4. IC1 - TL082 หรือ TL2871/C BIFET OPERATIONAL AMPLIFIER (JG OR P DIP)

### หมายเหตุ

IC1 จะใช้ร่วมกับ Summing amplifier

5.  $R_3$  และ  $R_4$  กำหนด voltage gain ให้กับ VCVS และเป็น  $A_b$

$$\text{จาก } A_b = 1 + \frac{R_4}{R_3}$$

เลือก  $R_3 = 1.00k\Omega, R_4 = 15.0k\Omega$  metal film resistors  $\pm 0.5\% \sim \pm 1\%, \frac{1}{8} \sim \frac{1}{4}W$

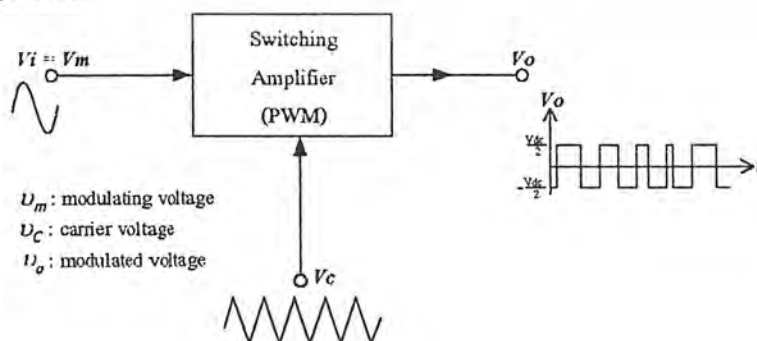
6. Supply:

$$V_{CC1} = +15V, I_{CC1(max)} = 8mA$$

$$V_{CC2} = -15V, I_{CC2(max)} = 8mA$$

### 3.3.13 วงจร SWITCHING AMPLIFIER

พิจารณา Voltage Gain



รูปที่ 3.33 บล็อกไดอะแกรมของวงจร Switch amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{กำหนดให้ } A_v \equiv \frac{v_{o(funda)}}{v_i} = \frac{V_{OUT(funda)}}{V_m} \quad (3.4)$$

$V_{OUT}$  : *rms* output / modulated voltage

$V_m$  : *rms* modulating voltage

M : modulation index

$$\text{จาก } v_{o(funda)}(t) = \frac{MV}{2} \cos(\omega_F t)$$

$$V_{OUT(phase, funda)} = \frac{M \cdot V_{dc}}{2 \cdot \sqrt{2}}$$

$$\text{หรือ } V_{OUT(phase, funda, peak)} = \frac{M \cdot V_{dc}}{2} \quad (3.5)$$

$$\text{โดยที่ } M \equiv \frac{\text{Peak-to-Peak Modulating Signal}}{\text{Peak-to-Peak Carrier Signal}} = \frac{V_{m(p-p)}}{V_{c(p-p)}}$$

$$(2)-(1); A_v = \frac{M \cdot V_{dc}}{2 \cdot V_{m(peak)}} = \frac{M \cdot V_{dc}}{V_{m(p-p)}} = \frac{V_{dc}}{V_{c(p-p)}}$$

$$\text{ตัวอย่างเช่น } V_{c(p-p)} = 20\text{Volts}, V_{dc} = 539\text{Volts}$$

$$\text{จะได้ } A_v = \frac{539}{20} = 26.95\text{V/V}$$

### พิจารณาอินเวอร์เตอร์ที่เป็น switching amplifier

จาก DC Link Voltage,  $V_{dc} = 511 \sim 700\text{Volts}$  โดยมี voltage drop 12 V(max) ที่ rate current อันเนื่องมาจาก  $r_{DS(ON)} = 4\Omega$  จึงพิจารณาได้คล้ายกับว่า  $V_{dc} = 487 \sim 676\text{Volts}$  โดยที่  $V_{c(p-p)} = 20\text{Volts}$  ดังนั้น  $A_v = 24.35 \sim 33.8\text{V/V}$

นั่นคือ Voltage Gain จาก Comparator (PWM) ไปยังเอาต์พุตของอินเวอร์เตอร์จะมี

$$A_v = 24.35 \sim 33.8\text{V/V}$$

$$\text{จาก Loop Gain} = A_{v(\text{summing})} \cdot A_{v(\text{filter})} \cdot A_{v(\text{PWM})} \cdot A_{v(\text{feedback})}$$

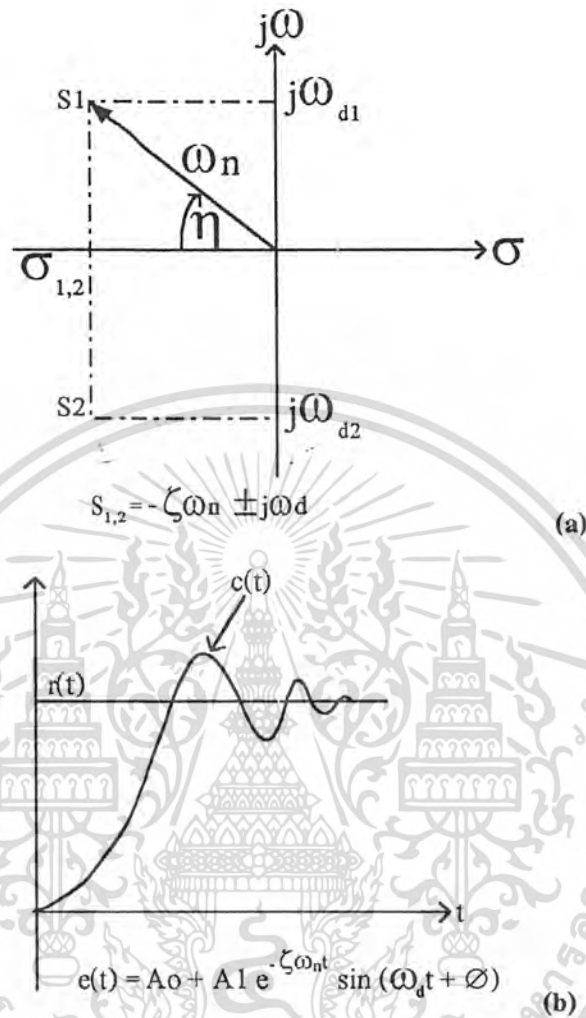
เนื่องจากที่อินเวอร์เตอร์ของ summing point (amplifier) เป็นการบวกกันของรูปคลื่นจึงทำให้ amplitude สูงขึ้น จึงกำหนดให้

$$A_{v(\text{summing})} = -0.5\text{V/V}$$

### Performance Characteristics

การสังเคราะห์ของผู้ออกแบบจะตัดมาพิจารณาบางส่วนที่ใช้ใน โครงงานนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.34 คุณสมบัติของวงจร Switching amplifier

(a) การ Plot ของ root second-order characteristic equation ใน s plane

(b) ความสัมพันธ์ของ transient solution ใน time domain ที่ได้จาก

step input กรณี underdamped-stable,  $0 < \zeta < 1$

Second-order system ใด ๆ จะมี control ratio เป็น

$$\frac{C(s)}{R(s)} = \frac{k}{s^2 + 2\zeta W_n s + W_n^2} \quad (3.6)$$

ซึ่งจะได้ Transient component ของผลตอบสนองอันเนื่องมาจาก step input เป็น

$$c(t) = C_1 e^{s_1 t} + C_2 e^{s_2 t} \quad (3.7)$$

$$\text{เมื่อ } s_{1,2} = -\zeta W_n \pm j W_n \sqrt{1 - \zeta^2} = \sigma + j W_d \quad (3.8)$$

โดย  $\zeta < 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{ดังนั้น } c(t) = Ae^{\sigma t} \sin(W_d t + \phi) \quad (3.9)$$

Plot of Characteristic Roots กรณี  $0 < \zeta < 1$

รัศมี  $r$  จากจุดกำเนิดไปยัง root  $s_1$  เป็น

$$r = \sqrt{W_{d1}^2 + \sigma_{1,2}^2} = \sqrt{W_n^2(1 - \zeta^2) + W_n^2\zeta^2} = W_n \quad (3.10)$$

$$\text{และ } \cos \eta = \left| \frac{-\sigma_{1,2}}{r} \right| = \frac{\zeta W_n}{W_n} = \zeta \quad (3.11)$$

$$\text{หรือ } \eta = \cos^{-1} \zeta$$

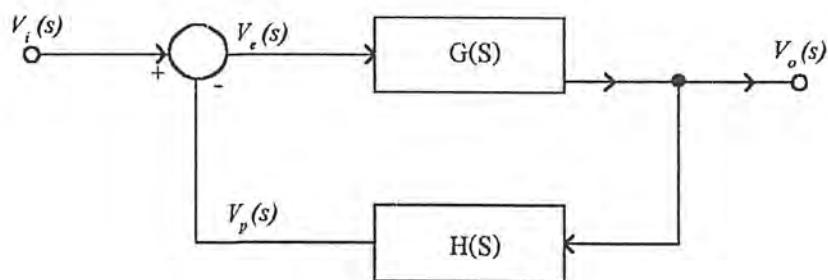


รูปที่ 3.35 คุณลักษณะ Roots ของวงจรร second order

โดยปกติแล้วค่า damping ratio  $\zeta$  ที่เหมาะสมจะมีค่าเป็น 0.707 จึงต้องจัดพารามิเตอร์ในรูปให้เหมาะสม

พิจารณา close loop system

เนื่องจาก Real-time waveform feedback ก็คือ close loop system แบบหนึ่ง จึงพิจารณาได้เป็น



รูปที่ 3.36 บล็อกไดอะแกรมของ Close loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{Close loop gain; } A_F(s) = \frac{G(s)}{1 + G(s) \cdot H(s)} \quad (3.12)$$

$$\text{โดย Forward part; } G(s) = \frac{G_F}{1 + b \cdot \frac{s}{W_o} + \frac{s^2}{W_o^2}} \quad (3.13)$$

$$\text{Feedback part; } H(s) = \beta \quad (3.14)$$

$$\text{เมื่อ } G(s) = A_{V(\text{summing})} \cdot A_{V(\text{filter})} \cdot A_{V(\text{PWM})}$$

โดย (3.13),(3.14) แทนลงใน (3.12) จะได้ Feedback transfer function:

$$A_F(s) = \frac{G_F}{1 + b \cdot \frac{s}{W_o} + \frac{s^2}{W_o^2} + G_F \cdot \beta} \quad (3.15)$$

พิจารณา characteristic equation (คือเฉพาะเทอมส่วน) ของสมการที่ (3.6) และ (3.15) โดย (3.6) = (3.15) จะได้

$$s^2 + 2\xi \cdot W_n \cdot s + W_n^2 = s^2 + b \cdot W_o \cdot s + (1 + G_F \cdot \beta) \cdot W_o^2$$

$$\text{จะได้ } 2\xi \cdot W_n = b \cdot W_o$$

$$W_n^2 = (1 + G_F \cdot \beta) \cdot W_o^2$$

$$W_n = W_o \sqrt{1 + G_F \cdot \beta} \quad (3.16)$$

$$\xi = \frac{b}{2\sqrt{1 + G_F \cdot \beta}} \quad (3.17)$$

$$\text{จาก(13); } G_F = \frac{1}{\beta} \left[ \frac{b^2}{4\xi^2} - 1 \right] \quad (3.18)$$

จะได้ loop gain (หรือ return ratio) เป็น

$$-G_F \cdot \beta = - \left[ \frac{b^2}{4\xi^2} - 1 \right]$$

ต้องการ magnitude of loop gain  $G_F \cdot \beta = 10$

$$\text{จะได้ } \xi = 0.26$$

$$W_n = 36.09 \times 10^3 \text{ rad / s}$$

จากกรณี  $\xi < 1$

$$\text{peak value ; } M_m = \frac{1}{2\xi\sqrt{1-\xi^2}} = 1.98 \text{ หรือ } 5.95 \text{ dB}$$

$$\text{peak frequency ; } W_m = W_n \cdot \sqrt{1-2\xi^2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$W_m = 33.54 \times 10^3 \text{ rad/s}$$

$$\text{หรือ } f_m = 5.34 \text{ kHz}$$

$$N = \text{dB of feedback} = 20 \log \left| \frac{A_f}{A} \right| = 20 \log \left| \frac{1}{1 + \beta A} \right| \text{ จะได้ } N = -20.8 \text{ dB}$$

นั่นคือ feedback Value = 20.8 dB

### พิจารณาค่า Feedback value ที่เลือกใช้

จาก Peak value = 1.98 (หรือ 5.95 dB) นั้นพอยอมรับได้เนื่องจากเกิดที่ความถี่ 5.34 kHz ซึ่งอยู่นอกเหนือจาก bandwidth ของสัญญาณอินพุตและ low-order harmonic ของมันพอสมควร

การลดค่า Low-order harmonic component โดย

$$B_{if} = \frac{B_i}{1 + \beta \cdot G(s)} = \frac{B_i}{D}$$

เมื่อ  $B_i$ :  $2^{\text{nd}}$  order harmonic component

$B_{if}$ : feedback,  $i$  nd - order harmonic component (ที่เอาต์พุต)

$D$ : return different

โดยที่

$$D = 1 + \beta \cdot G(s) \text{ แล } i = 2, 3, 4, \dots$$

เนื่องจาก  $G(s)$  และ  $\beta(s)$  ปกติจะเป็นฟังก์ชันของความถี่ ดังนั้นจึงต้องคำนวณหาค่า  $D$  ความถี่ ( $f$ ) หนึ่ง ๆ

เช่น  $B_{5f} \cong B_5 / 11$  ซึ่งก็คือถูกลดลงด้วยแฟกเตอร์ 1/11

พิจารณาค่า feedback transferfunction ( $\beta$ )

จากแรงดันเอาต์พุตของอินเวอร์เตอร์:

$$V_{o(peak)} = \frac{V_{dc}}{2} = \frac{487}{2} \sim \frac{676}{2} = 243.5 \sim 338V$$

$$\text{ต้องการ } A_f = \frac{V_{dc(min)}}{2 \cdot V_{i(peak)}} = \frac{487}{2(10)} = 24.35V/V$$

$$\text{จาก } A_f = \frac{G_f}{1 + \beta \cdot G_f} \text{ จะได้ } G_f = (1 + \beta \cdot G_f) \cdot A_f = 267.85V/V$$

โดยไม่ต้องทำให้  $\beta$  ขึ้นกับความถี่เพื่อให้ loop gain มี transfer function ที่ลักษณะเชิงความถี่ขึ้นกับ Antialiasing input filter เท่านั้น

$$\text{Feedback transfer function, } \beta = \frac{\beta \cdot G_f}{G_f}$$

$$\text{จะได้ } \beta = \frac{10}{267.85} = 37.33 \times 10^{-3} V/V$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{หรือ } \beta = \frac{1}{26.785} V/V$$

หาค่า  $A_b$  ของ Antialiasing input filter

$$\text{จาก } G_F = -A_{V(\text{summing})} \cdot A_b \cdot A_{V(\text{PWM})} = 350V/V$$

$$\text{ดังนั้น } A_b = \frac{G_F}{-A_{V(\text{summing})} \cdot A_{V(\text{PWM})}} = \frac{267.85}{(0.5)(33.8)} V/V$$

$$A_b = 15.849V/V$$

ตรวจสอบค่า  $V_{f(\text{peak})}$

$$\text{จาก } \beta \equiv \frac{V_{f(\text{peak})}}{V_{o(\text{peak})}} = \frac{2 \cdot V_{f(\text{peak})}}{V_{dc}}$$

$$V_{f(\text{max, peak})} = \frac{\beta \cdot V_{dc(\text{max})}}{2} = \frac{700}{2(26.785)} = 13V_{\text{peak}}$$

ตรวจสอบค่า  $A_F$

$$G_F = -A_{V(\text{summing})} \cdot A_b \cdot A_{V(\text{PWM})}$$

$$G_F = 192.96 \sim 267.848V/V$$

$$\beta = \frac{1}{26.785} V/V$$

$$A_F = \frac{G_F}{1 + \beta \cdot G_F} = 23.52 \sim 24.35V/V$$

### 3.3.14 วงจร STATOR VOLTAGE COMPUTER

ทำหน้าที่ควบคุม Stator voltage ให้เหมาะสมในแต่ละความเร็ว (หากแรงดันสูงเกินไปจะเกิดการ saturate ของ air gap flux ซึ่งเป็นเหตุให้เกิด stator current สูงไป แต่หากแรงดันต่ำเกินไป จะเกิดสลลิปมาก และ stator current สูง ทำให้เกิด copper loss มาก ซึ่งจะเป็นสาเหตุให้เกิดปัญหาด้านความร้อนแก่มอเตอร์อย่างรุนแรง โดยจะประกอบไปด้วย:

1. วงจร Vector Computer (ต่อหน่วย) และวงจร Limited

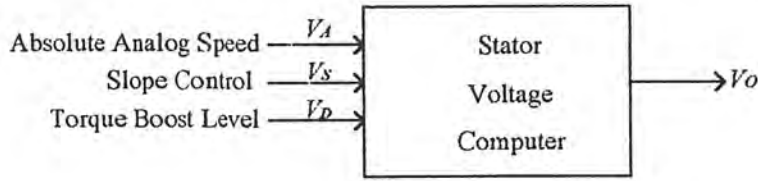
- Slope control เพื่อเลือกความถี่ฐาน (Base frequency) ของอินดิคชั่นมอเตอร์

$$(f_b = 50, 60, 100, 120\text{Hz})$$

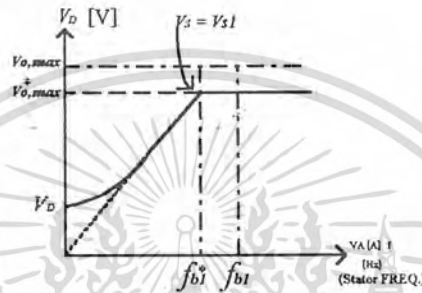
- Torque Boost Level เพื่อ Compensate แรงดันที่ตกคร่อมในส่วน resistive ของวงจร

สเตเตอร์ (ซึ่งจะเกิด stator impedance drop ซึ่งมีผลมากในย่านความถี่ต่ำ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.37 บล็อกไดอะแกรมของ Stator voltage computer



รูปที่ 3.38 คุณลักษณะแรงดันต่อความถี่ (V/Hz) ของวงจร

เนื่องด้วย Natural Sampling PWM Method ที่ใช้ triangular carrier มีสมการเป็น

$$v_o(t) = \frac{MV}{2} \cos(W_F t) + \frac{2V}{\pi} \sum_{m=1}^{\infty} J_o\left(mM \frac{\pi}{2}\right) \sin\left(m \frac{\pi}{2}\right) \cos(mw_c t) + \frac{2V}{\pi} + \sum_{m=1}^{\infty} \sum_{n=\pm 1}^{\pm \infty} \frac{J_n\left(mM \frac{\pi}{2}\right)}{m} \sin\left[(m+n) \frac{\pi}{2}\right] \cos(mW_c + nW_F t) \tag{3.19}$$

เมื่อ

$W_F$ : ความถี่ของ fundamental (reference)(rad/s)

$W_C$ : ความถี่ของ carrier signal (rad/s)

M: Modulation index

V: ค่าของแหล่งจ่ายแรงดันกระแสตรง

$J_o, J_n$ : Bessel function of the first kind

โดยที่เทอม 1 ให้ amplitude ของ fundamental ซึ่งจะเห็นว่ามันเป็นสัดส่วนโดยตรงกับ modulation index, M

$$v_{o(funda.)}(t) = \frac{MV}{2} \cos(W_F t) \tag{3.20}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{Per unit, } \frac{V_{o(\text{funda.})}(t)}{V_{o(\text{funda.,max})}} = \frac{M}{2} \cos(W_f t) \quad (3.21)$$

หากทำการมอดูเลตด้วย modulating signal ที่เป็น sinusoidal ตามวิธีการที่เคยใช้กันมาจะพิจารณาได้ดังนี้

$$V_{dc} = \sqrt{2} V_{in} \quad (3.22)$$

$V_{dc}$  : แรงดันไฟฟ้ากระแสตรง ( $\approx$  แหล่งจ่ายแรงดันสูงสุดของระบบไฟ 3 เฟส)

$V_{in}$  : line-to-line voltage (กรณีแหล่งจ่ายแรงดัน 3 เฟส)

เนื่องจากไม่ต้องการให้เกิด low order harmonic distortion ที่ line-to-line output voltage จึงไม่ใช้ Overmodulation ดังนั้น  $M=1$  จาก (2) จะได้แรงดันแอมพลิจูด (rms) เป็น

$$V_{out(\text{phase})} = \frac{V_{dc}}{2} \cdot \frac{1}{\sqrt{2}} \quad (3.23)$$

$$(3.22) \rightarrow (3.23); V_{out(\text{phase})} = \frac{\sqrt{2}V_{in}}{2} \cdot \frac{1}{\sqrt{2}} = \frac{V_{in}}{2}$$

ดังนั้น line-to-line output voltage จะเป็น

$$V_{out} = \sqrt{3} \frac{V_{in}}{2} = 0.866V_{in} \quad (3.24)$$

จะเห็นว่าแรงดันแอมพลิจูดสามเฟสมีค่าต่ำกว่าอินพุตอยู่มากจึงเป็นเหตุให้อินเวอร์เตอร์ที่ทำงานที่แหล่งจ่ายแรงดันมาตรฐานและขับ(drive)ไปยังอินดักชันมอเตอร์จะให้ขนาดแรงดันไม่ถูกต้องที่ความถี่ฐาน (ที่ถูกต้องคือ 0.866 ของความถี่ที่แหล่งจ่ายลงมาทำได้โดยปรับ slope ของ V/F Constant ให้มีจุดหักที่  $f_b^*$ )

ซึ่งสามารถแก้ไขได้โดยใช้ Harmonic Injection Method ซึ่งโครงงานนี้เลือกใช้ Third-Harmonic-Injection-Sinusoidal Wave เป็น modulating Signal (ยังมีแบบอื่นอีก เช่น  $1^{\text{st}}$ ,  $3^{\text{rd}}$ , และ  $9^{\text{th}}$  แต่ก็ให้ผลด้าน Amplitude เท่ากัน) เพื่อให้ bandwidth ของอินเวอร์เตอร์ไม่ต้องกว้างมากนัก (3 เท่าของปกติ) ดังนั้น modulating signal ที่ได้จะเป็น

$$y = \frac{1}{0.866} \left[ \sin wt + \frac{1}{6} \sin 3wt \right] \quad (3.25)$$

#### หมายเหตุ

สมการที่ (3.25) มี  $|y|_{\max} = 1$  จึงนำไป modulate เสมือน magnitude=1 โดยไม่เกิด overmodulation

จาก (3.20) ที่  $M = \frac{1}{0.866}$  จะได้ Fundamental Frequency มี Amplitude เป็น 1.1547 นั่นคือจะได้  $V_{out}$  มีขนาดเพิ่มขึ้นอีก 15.5% หรือ  $V_{out}$  ใน (3.24) จะมีขนาดเป็นค่าเดิมคูณด้วย แฟกเตอร์,  $K = \frac{1}{0.866}$  ดังนั้นกรณี 1<sup>st</sup>, 3<sup>rd</sup> จะได้

$$\text{จาก (3.20); } V_{OUT(phase)} = \frac{M \cdot V_{dc}}{2\sqrt{2}} = \frac{M \cdot \sqrt{2} \cdot V_{in}}{2\sqrt{2}} = \frac{M}{2} \cdot V_{in}$$

$$V_{OUT} = \frac{\sqrt{3}}{2} \cdot M \cdot V_{in} = 0.866 \cdot M \cdot V_{in}$$

$$\text{แต่ } M = \frac{1}{0.866} \text{ ดังนั้น}$$

$$V_{out(funda.)} = \frac{0.866}{0.866} V_{in} = V_{in} \quad (3.26)$$

โดยที่ 3<sup>rd</sup> harmonic จะไม่ปรากฏในระบบกำลังไฟฟ้าแต่สามารถทำให้  $V_{out(funda.)}$  มีค่าเท่ากับ  $V_{in}$  ได้

แต่โดยความเป็นจริงแล้ว  $V_{out(funda.)}$  จะมีค่าน้อยกว่า  $V_{in}$  อยู่เล็กน้อย ทั้งนี้เนื่องมาจาก forward voltage drop ในวงจรเรกติฟายและรีปีเลบน DC link ดังนั้นที่เอาต์พุตของ Air Gap Flux Control จะควบคุมให้เป็น  $v_{o,max}$  เกิดที่  $f \geq f_b$  แต่จำกัด  $v_o$  ไว้ที่  $v_{o,max}^*$  ด้วย limited ดังนั้นจะพูดได้ว่า  $v_o = v_{o,max}^*$  เมื่อ  $f \geq f_b^*$  โดยที่

$$\frac{V_{dc(actual)}}{\sqrt{2}V_{in(L-L)}} = \frac{v_{o,max}^*}{v_{o,max}} = \frac{f_b^*}{f_b} \quad (3.27)$$

พิจารณา DC Link Voltage

โดยใช้วงจรเรียงกระแสสามเฟสแบบบริดจ์จากระบบ 380 Volts 50/60 Hz ซึ่งจะทำให้ได้แรงดันดีซีเอาต์พุตเมื่อไม่มีฟิลเตอร์เป็น

$$V_{dc} = 1.35 \cdot V_{in} \quad (3.28)$$

ดังนั้น  $V_{dc} = 513$  Volts แต่เมื่อรวมผลจาก forward voltage drop ในวงจรเรกติฟาย 1.5 Volts และจาก drain-source resistance อีก 24 Volts จะได้  $V_{dc(actual)} = 487.5$  Volts โดยที่  $v_{o,max}^* = 10$  Volts

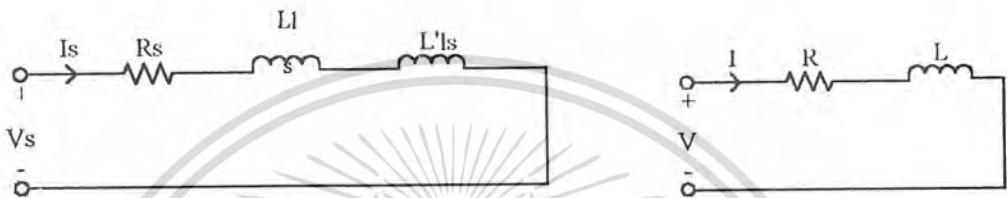
$$f_b^* = \frac{487.5}{380\sqrt{2}} \cdot f_b = 0.907 f_b$$

$$\text{จะได้ } V_{out} = \sqrt{3} \cdot \frac{V_{dc(actual)}}{2\sqrt{2}} = \frac{\sqrt{3}(487.5)}{2\sqrt{2}} = 298.5 \text{ V เป็นค่าสูงสุด}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### พิจารณาหา Variable Voltage Variable Frequency (VVVF) Generator Circuit

เนื่องจาก stator Voltage Computer ที่ใช้แบบ  $V_r / f$  constant นั้น โดยทางทฤษฎีแล้วจะให้ผลดีมาก แต่หากวงจรนี้ประกอบขึ้นจากอุปกรณ์อิเล็กทรอนิกส์อื่น ๆ แล้ววงจรจะมีความซับซ้อนมาก ทั้งนี้เนื่องมาจากความซับซ้อนของสมการ โครงการนี้จึงเลือกใช้การควบคุมแบบประมาณจาก RL-Series Circuit ซึ่งจะพิจารณาได้ดังนี้



(ก) วงจรเทียบเท่าแบบประมาณเพื่อควบคุม Air gap flux      ข) วงจร RL-Series  
รูปที่ 3.39 แสดงการเปรียบเทียบวงจรเทียบเท่าแบบประมาณเพื่อควบคุม air gap flux กับวงจร

RL-series

จากรูปที่ 3.38 ข) ต้องการค่ากระแสแสดงที่สำหรับทุกๆ ความถี่ดังนั้น

$$I = \frac{V}{R + j\omega L} = \text{constant} \quad (3.29)$$

หากแปรความถี่  $f = \frac{\omega}{2\pi}$  ไป จะต้องเปลี่ยนค่าแรงดันให้สัมพันธ์กัน โดย

$$V = R \cdot I + j\omega L \cdot I \quad (3.30)$$

แต่เนื่องด้วยอินดักชันมอเตอร์ที่ใช้งานอาจมีพารามิเตอร์  $X_{lr}/R_s$  และความถี่ฐานที่แตกต่างกันไปสำหรับแต่ละตัวดังนั้นวงจร VVVF generator จะต้องประกอบไปด้วยอินพุตที่สามารถรับการปรับค่าได้โดยสะดวก (ในแง่การใช้งานของผู้ใช้) จึงพิจารณาสมการที่จะนำไปพัฒนาให้เป็นวงจรไว้ในรูปแบบต่อหน่วยได้ดังนี้

$$\begin{aligned} \frac{V_o}{V_{o,\max}} &= \frac{\sqrt{(R \cdot I)^2 + (\omega L I)^2}}{\sqrt{(R \cdot I)^2 + (\omega_b L I)^2}} \\ \frac{V_o}{V_{o,\max}} &= \frac{\sqrt{R^2 + (\omega L)^2}}{\sqrt{R^2 + (\omega_b L)^2}} \end{aligned} \quad (3.31)$$

โดยที่ :

$$R = R_s (\Omega)$$

$$L = L_s + L'_{lr} (H)$$

$$\omega = \omega_e (\text{rad/s})$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\omega_b$ : ความถี่ฐานของอินดักซ์ชั่นมอเตอร์ (rad/s)

จาก (13) จะได้

$$\frac{V_o}{V_{o,\max}} = \frac{\sqrt{1 + (\omega L / R)^2}}{\sqrt{1 + (\omega_b L / R)^2}}$$

$$\frac{V_o}{V_{o,\max}} = \frac{\sqrt{1 + (X_{Lb} / R)^2}}{\sqrt{1 + (X_{Lb} / R)^2}} \quad (3.32)$$

โดยจาก (3.31) เพื่อความเหมาะสมในการพัฒนาวงจร จะแทน R,  $\omega L$  และ  $\omega_b L$  ด้วยแรงดันอินพุตที่เหมาะสมจากบล็อกไดอะแกรมในรูปที่ 3.39 จะได้เป็น

$$\frac{V_o}{V_{o,\max}} = \frac{\sqrt{V_B^2 + V_A^2}}{\sqrt{V_B^2 + V_S^2}} \quad (3.33)$$

จาก (3.33) จะได้

$$\frac{V_o}{V_{o,\max}} = \frac{\sqrt{1 + (V_A + V_B)^2}}{\sqrt{1 + (V_S + V_B)^2}} \quad (3.34)$$

จาก (3.31) และ (3.33) slope control voltage  $V_S$  จะพิจารณาจาก

$$\frac{V_S}{V_{S,\max}} = \frac{f_b}{f_{b,\max}} = \frac{f_b}{120}$$

$$V_S = V_{S,\max} \cdot \frac{f_b}{120} \quad (3.35)$$

จาก (3.32) และ (3.33) โดยการเทียบสัมประสิทธิ์จะได้ว่า

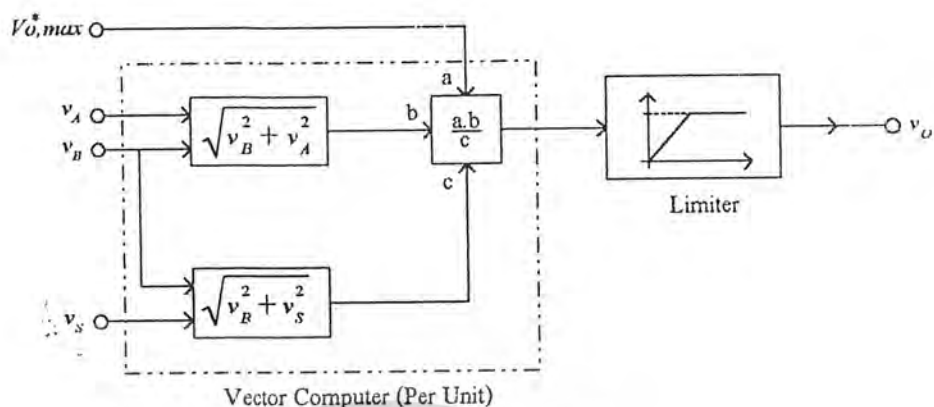
$$\frac{X_{Lb}}{R} = \frac{V_S}{V_B} \quad \text{โดยที่} \quad X_{Lb} = (L_s + L'_L) \cdot \omega_b$$

ดังนั้น torque boost voltage,  $V_B$  จะเป็น

สมการที่ให้แรงดันเอาต์พุต,  $V_o$  ของวงจร VVVF generator จะเป็น

$$V_o = V_{o,\max} \cdot \frac{\sqrt{V_B^2 + V_A^2}}{\sqrt{V_B^2 + V_S^2}} \quad (3.37)$$

จาก (3.37) จะเขียนเป็นบล็อกไดอะแกรมของวงจร VVVF ได้ดังนี้



รูปที่ 3.40 บล็อกไดอะแกรมของวงจร VVVF generator

เมื่อพิจารณาผลของ DC link voltage กับ line-to-line input voltage แล้วจะพิจารณาได้ว่า  $V_{o,max}$  จาก (3.37) จะหมายถึง  $V_{O^*,max}$  ของ (3.27) และ  $f_b$  จาก (3.35) จะหมายถึง  $f_b^* \omega_b$  จาก (3.36) จะหมายถึง  $\omega_b^*$  จึงดำเนินการปรับสมการดังกล่าวเสียใหม่ได้เป็น

$$\text{จาก (3.35); } V_s = V_{s,max} \cdot \frac{f_b^*}{120} = V_{s,max} \cdot \frac{0.907}{120} f_b \quad (3.38)$$

$$\text{จาก (3.36); } V_B = V_s \cdot \frac{R}{X_{Lb}^*} = V_s \cdot \frac{R_s}{(L_s + L'_r) \cdot \omega_b^*}$$

$$V_B = V_s \cdot \frac{R}{(0.907) \cdot X_{Lb}^*} = V_s \cdot \frac{R_s}{(0.907) \cdot (L_s + L'_r) \cdot \omega_b} \quad (3.39)$$

$$\text{จาก (3.37); } V_O = V_{O,max} \cdot \frac{\sqrt{V_B^2 + V_A^2}}{\sqrt{V_B^2 + V_s^2}} \quad (3.40)$$

การกำหนดค่าแรงดันอินพุต และ ช่วงแรงดันอินพุต

1.  $V_{O,max}^* = 10 \text{ V}$
2.  $V_{s,max} = 10 \text{ V}$
3.  $V_s = 0 \sim +10 \text{ V}$
4.  $V_B = 0 \sim +10 \text{ V}$
5.  $V_A = 0 \sim +10 \text{ V}$

การคำนวณค่าเพื่อป้อนแรงดันอินพุตที่เหมาะสม

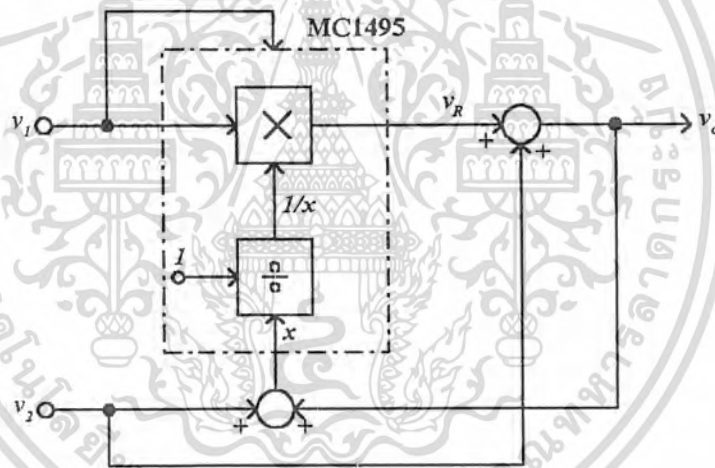
1.  $V_s = \frac{(10) \cdot (0.907)}{120} f_b = \frac{0.907}{120} f_b$
2.  $V_B = \frac{R \cdot f_b}{12 \cdot X_{Lb}} = \frac{R_s}{24\pi(L_s + L'_r)}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2 เป็นค่า  $V_s$  ที่สัมพันธ์กับความถี่ที่พบบ่อย

ความถี่ฐาน (Hz)	$V_s$
50	3.779
60	4.535
100	7.558
120	9.07

### 3.3.15 วงจร VECTOR COMPUTER



รูปที่ 3.41 บล็อกไดอะแกรมของ Vector computer

ในทางอุดมคติ

$$V_o = V_2 + \frac{V_1^2}{V_2 + V_o}$$

$$V_o = \frac{V_2^2 + (V_2 V_o) + V_1^2}{V_2 + V_o}$$

$$\text{ดังนั้น } V_o = \sqrt{V_1^2 + V_2^2} \quad (3.41)$$

ในทางปฏิบัติ

ให้  $K_1 \sim K_4$  : Summing Coefficient

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_R = \beta \cdot \frac{V_1^2}{X}$$

$$V_O = K_1 V_2 + \frac{K_2 \cdot \beta \cdot V_1^2}{g_o (K_3 V_2 + K_4 V_O)}$$

หากให้  $K_1 \sim K_4 = 1$  จะได้

$$V_O^2 = V_2^2 + \frac{\beta}{g_o} \cdot V_1^2$$

$$V_O = \sqrt{\frac{\beta}{g_o} \cdot V_1^2 + V_2^2}$$

(3.42)

โดยคุณสมบัติของไอซีเบอร์ MC1495

จะได้กระแสเอาต์พุตคือ 
$$I_A - I_B = \frac{2V_X V_Y}{(R_X + \frac{2Kt}{qI_{13}}) \cdot (R_Y + \frac{2KT}{qI_3}) \cdot I_3}$$

แต่เนื่องจาก  $R_X \gg \frac{2Kt}{qI_{13}}$  และ  $R_Y \gg \frac{2KT}{qI_3}$

ดังนั้น 
$$I_A - I_B = \Delta I \cong \frac{2V_X V_Y}{R_X R_Y I_3}$$

กรณีใช้วงจร level shift จะได้แรงดันเอาต์พุตเป็น

$$V_3 = (I_A - I_B) \cdot R_L = \frac{2R_L V_X V_Y}{R_X R_Y I_3}$$

ดังนั้น 
$$\beta = \frac{2R_L}{R_X R_Y} [A/V]$$

(3.43)

นั่นคือเราสามารถออกแบบให้  $\frac{\beta}{g_o} \cong 1$  ได้โดยเลือกค่าส่วนประกอบของวงจรที่เหมาะสม (เพื่อขัง

คงทำให้ linearity error มีค่าต่ำเพียงพอ)

ดังนั้นจาก (25); 
$$\beta = g_o = \frac{2R_L}{R_X R_Y} [A/V]$$

(3.44)

โดยที่  $x$  ของ Vector computer มีค่าเท่ากับ  $I_3$  ของ MC1495 Linear four quadrant multiplier IC (เป็น Divisor input) ซึ่งจะเป็นตัวกำหนดแรงดันอินพุตสูงสุดดังนี้

$$V_{X,\max} < I_{13} R_X$$

$$V_{Y,\max} < I_3 R_Y$$

เพื่อให้ผลดีในการใช้งานจะเป็น

$$I_3 R_Y \geq 1.5 V_{Y,\max}$$

และ 
$$I_{13} R_X \geq 1.5 V_{X,\max}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งนี้เพื่อรักษาความเที่ยงตรง (Accuracy) เอาไว้ นอกจากนี้  $I_3$  และ  $I_{13}$  ยังเกี่ยวข้องกับ Power dissipation limitation ( $I_3 = I_{13}$  10mA Maximum rating) ซึ่งค่าที่เหมาะสมสำหรับการใช้งานจะเป็น  $0.5 \sim 2\text{mA}$  (ปกติใช้  $\approx 1\text{mA}$ )

จึงจำเป็นต้องพิจารณา  $x$  ในฟังก์ชันของ  $v_1$  และ  $v_2$  ของวงจร Vector computer ซึ่งจะเป็นดังนี้คือ

$$I_3 = x = g_o(v_2 + \sqrt{v_1^2 + v_2^2}) \quad (3.45)$$

โดยเลือก  $v_{1(\max)} = v_{2(\max)} = 5\text{V}$  ดังนั้น

$$I_{3(\max)} = (12.07)g_o$$

พิจารณาค่าของ  $v_{R(\max)}$  จาก

$$v_2 = 0; v_{R(\max)} = \beta \frac{v_1^2}{I_3} = \beta \frac{v_{1\max}^2}{v_{1\max} \cdot g_o} = \frac{\beta}{g_o} v_{1\max}$$

แต่กำหนดให้ใช้  $\frac{\beta}{g_o} = 1$

ดังนั้น  $v_{R(\max)} = v_{1(\max)} = 5\text{V}$

โดยเลือกใช้  $I_{3(\max)} = 2.0\text{mA}$  จาก (28) จะได้

$$g_o = \frac{I_{3(\max)}}{(12.07)} = 165.685 \mu\text{mho}$$

ซึ่งเราต้องการ  $\beta = g_o$  ดังนั้น  $\beta = 165.865 \mu\text{mho}$  ด้วย

สูตรและข้อกำหนดของการออกแบบด้วย IC เบอร์ MC1495

$$1. R_Y \geq 1.5 \frac{V_{Y(\max)}}{I_3}$$

$$R_X \geq 1.5 \frac{V_{X(\max)}}{I_{13}}$$

$$2. I_{3(\max)} = I_{13} = 2\text{mA}$$

$$3. v_{1(\max)} = v_{2(\max)} = 5\text{V}$$

$$4. \beta = g_o = \frac{2R_L}{R_X R_Y} \cong 165.685 [\mu\text{A/V}]$$

5. แหล่งจ่ายแรงดันที่ขาต้อง  $\geq 2$  + แรงดันอินพุตสูงสุด

6. แรงดันเอาต์พุตที่ขา 2 และขา 14 ควรมีค่าประมาณครึ่งหนึ่งของแรงดันระหว่าง ขา 1 กับ

แหล่งจ่ายแรงดันด้านบวก ( $V_{CC+}$ )

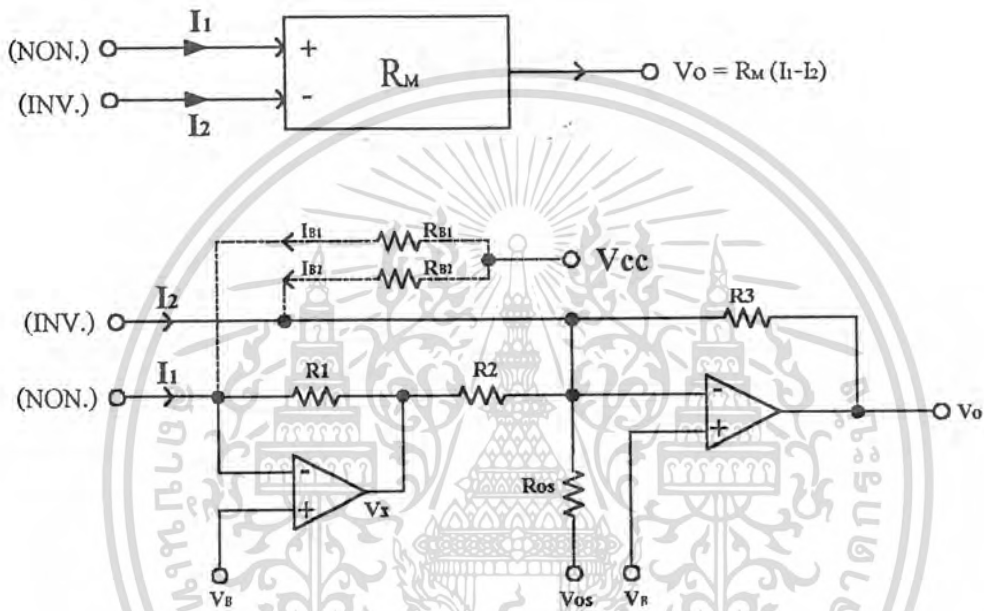
$$V_{\text{pin2(swing, max)}} = V^+$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{pin2(swing, min)} = V_{pin1}$$

$$V_{pin2} = V_{pin14} = \frac{V^+ + V_{pin1}}{2}$$

### Differential Current Input, Single-Ended Voltage Output Amplifier



รูปที่ 3.42 วงจร Differential current input

กรณี  $I_{B1} = 0$ ,  $V_X = V_B - R_1 I_1$  (3.46)

$$V_O = R_3 \left( \frac{R_1}{R_2} \cdot I_1 - I_2 \right) + V_B + \frac{R_3}{R_{OS}} \cdot (V_B - V_{OS})$$
 (3.47)

หากกำหนดให้  $R_1 = R_2$ ,  $V_O = R_3 (I_1 - I_2) + V_B + \frac{R_3}{R_{OS}} \cdot (V_B - V_{OS})$  (3.48)

จะพิจารณาได้เป็น  $V_O = V_o'(I_1, I_2) + V_o''(R_{OS}, V_{OS})$

คั้งนั้นกรณี  $(I_1 - I_2) = 0$  หรือ  $V_o'(I_1, I_2) = R_3 (I_1 - I_2) = 0$

จะได้  $V_O = V_o''(R_{OS}, V_{OS}) = V_B + \frac{R_3}{R_{OS}} (V_B - V_{OS})$

ซึ่งหากต้องการให้  $V_o''(R_{OS}, V_{OS}) = 0$  ต้องให้  $\frac{V_{OS}}{V_B} = \frac{R_3 + R_{OS}}{R_3}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่การนำไปใช้งานกรณีนี้ต้องการใช้ประโยชน์จาก  $R_{OS}$  มาใช้สำหรับทำหน้าที่ปรับ Output offset voltage,  $V_{OO}$  ซึ่งเกิดจาก  $R_3, I_{OO}$  อันเนื่องมาจาก  $I_{OO}$  ของ MC1495 จึงกำหนดเป็น

$$V_O^*(R_{OS}, V_{OS}) = V_B + \frac{R_3}{R_{OS}} \cdot (V_B - V_{OS}) = V_{OO} = R_3 I_{OO}$$

$$\text{ดังนั้น } R_{OS} = R_3 \cdot \frac{(V_{OS} - V_B)}{(V_B - V_{OO})} = R_3 \frac{(V_{OS} - V_B)}{(V_B \pm |V_{OO}|)} \quad (3.49)$$

พิจารณากรณี  $V_O^*(R_{OS}, V_{OS}) = 0$  จะได้

$$V_O = R_3 \cdot (I_1 - I_2) = R_M (I_1 - I_2) \quad (3.50)$$

$$\text{ดังนั้น } R_3 = R_M [V/A] \quad (3.51)$$

เพื่อเพิ่ม Dynamic range อันเนื่องมาจากขีดจำกัดของ  $V_x$  สามารถทำได้โดยใช้  $I_{BI}$  (ต่อเข้าไปยังอินพุตทั้งสอง) แล้วทำให้  $V_x = 0$  เมื่อ  $I_1 - I_2 = 0$  โดยไม่มีผลต่อ  $V_O$

$$\text{นั่นคือ } V_x = V_B - R_1 \left[ \frac{(I_1 + I_2)}{2} + I_{BI} \right] = 0$$

$$I_{BI} = \frac{V_B - (I_1 + I_2) \frac{R_1}{2}}{R_{BI}} = \frac{V_{CC} - V_B}{R_{BI}} \quad (3.52)$$

$$\text{ดังนั้น } R_{BI} = \frac{(V_{CC} - V_B)}{\left[ \frac{V_B - (I_1 + I_2)}{R_1} \right] \frac{1}{2}} \quad (3.53)$$

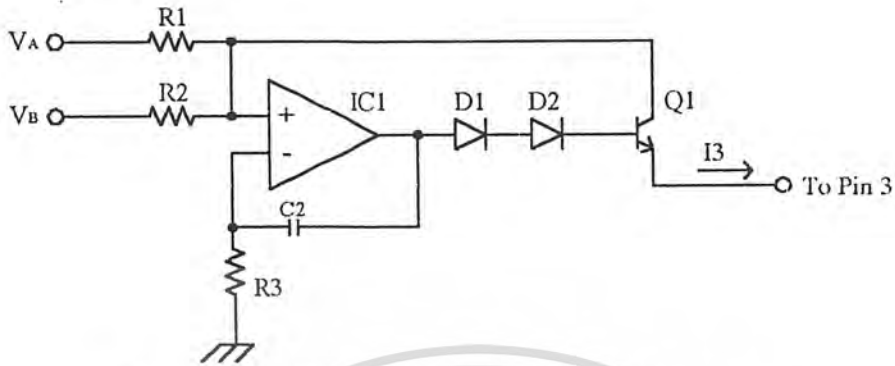
สรุปสูตรและข้อจำกัดสำหรับการใช้ในการออกแบบ

1.  $R_3 = R_M \frac{V_O}{(I_1 - I_2)} = \frac{\beta}{2} R_x R_y$
2.  $R_1 = R_2 \approx R_3$
3.  $R_{OS} = R_3 \cdot \frac{(V_{OS} - V_B)}{(V_B \pm |V_{OO}|)}$
4.  $R_{BI} = \frac{(V_{CC} - V_B)}{\left[ \frac{V_B - (I_1 + I_2)}{R_1} \right] \frac{1}{2}}$

#### Transconductance ( $g_o$ ) and Summing Amplifier

1.  $g_o = 165.685 \mu A/V$
2. โหลดต่อกับ Negative voltage supply
3.  $V_{O(max)} \leq -V_{CE(min)}$
4.  $R_{in} = \frac{1}{g_o} \Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

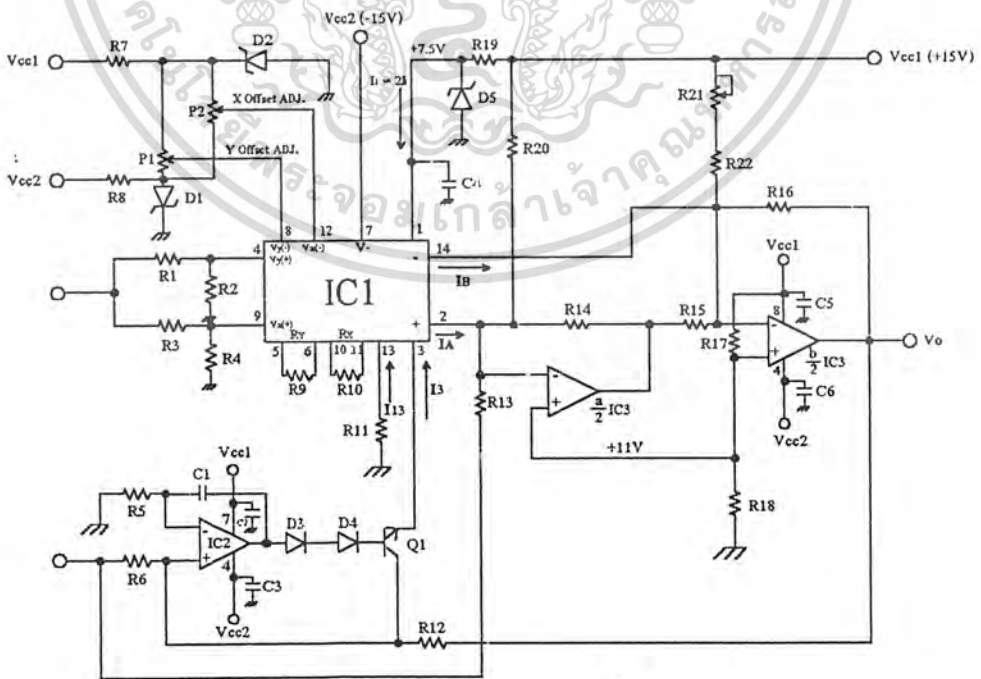


รูปที่ 3.43 วงจร Transconductance ( $g_o$ ) and Summing Amplifier

สูตรที่ใช้ในการออกแบบ

1.  $R_1 = R_2 = \frac{1}{g_o}$  เป็น Critical component
2.  $R_3 \cong R_1 // R_2$  เป็น Noncritical component
3.  $f_c = \frac{1}{2\pi R_3 C_1}$  เป็น Noncritical value

วงจร Vector Computer



รูปที่ 3.44 วงจร Vector computer ที่ใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ออกแบบวงจร

โดยกำหนดให้

$$V_{CC1} = +15V, V_{CC2} = -15V$$

$$V_{pin1} \geq 2 + \frac{1}{2} V_{1(max)} = 7V \quad \text{เลือก } V_{pin1} = 7.5V$$

$$V_B = \frac{V_{CC1} + V_{pin1}}{2} = 11.25 \quad \text{เลือก } V_B = 11V$$

1. IC1 เป็น Multiplier เลือกใช้ IC1 = MC1495L Linear four quadrant multiplier
2. IC2 เป็น Op-Amp แบบ Low input offset voltage เลือกใช้ IC2 = TL087 IC Single internally compensated operational Amplifier (BIFET, Low  $V_{10}$ )
3. IC3 เป็น Dual Op-Amp แบบ Low input offset voltage เลือกใช้ IC3 = TL287
4. R1, R2, R3 และ R4 เป็นวงจร Voltage divider เพื่อให้

$$V_X = V_Y = \frac{1}{2} V_1$$

และสะดวกในการ Offset Adjustment

$$R_1 = R_3 = R_2 // R_{INX} = R_4 // R_{INY}$$

จาก  $R_{INX} = 30M\Omega, R_{INY} = 20M\Omega$

ซึ่งโดยทั่วไปแล้ว  $R_2 \leq R_{INX}$  และ  $R_4 \leq R_{INY}$

ดังนั้น  $R_1 = R_2 = R_3 = R_4 = 10 k\Omega$

5. R7, R8, D1, D2, P1 และ P2

$$R7 = R8 = 2 k\Omega$$

$$P1 = P2 = 10 k\Omega$$

$$D1 = D2 = \text{Zener diode } 5.1 V$$

6. R9, R10 กำหนดแรงดันอินพุตสูงสุดที่จะทำให้ Multiplier ทำงานโดยมีความแม่นยำสูงเพียงพอ

$$R_9 = R_Y \geq 1.5 \frac{V_{Y(max)}}{I_3}$$

$$R_{10} = R_X \geq 1.5 \frac{V_{X(max)}}{I_{13}}$$

$$I_{3(max)} = I_{13} = 2mA, V_{X(max)} = V_{Y(max)} = 5V$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น  $R_9 = R_{10} \geq 3750 \Omega$ , เลือก  $R_9 = R_{10} = 11 \text{ k}\Omega$

7.  $R_{11}$  กำหนด  $I_{13} = 2 \text{ mA}$

$$\text{จาก } R_{13} + 500 \Omega = \frac{|V^-| - 0.7V}{I_{13}}$$

$$R_{13} = \frac{15 - 0.7}{2 \times 10^{-3}} - 500 = 6650 \Omega$$

ดังนั้นเลือก  $R_{11} = 6.8 \text{ k}\Omega$

8.  $R_{16}$  ทำหน้าที่ร่วมกับ  $R_9$  และ  $R_{10}$  เพื่อกำหนด  $\beta$  โดยที่

$$\beta = g_o = \frac{2R_{16}}{R_9 R_{10}} \cong 165.685 \quad [\mu\text{A/V}]$$

$$R_{16} = R_M = \frac{\beta}{2} R_9 R_{10} = 10.02 \text{ k}\Omega \cong 10.0 \text{ k}\Omega$$

ซึ่งจะได้  $\beta = 165.29 \mu\text{A/V}$

ดังนั้นเลือก  $R_{16} = 10 \text{ k}\Omega$

9.  $R_{13}, R_{14}, R_{15}$  สำหรับ Summing Amplifier โดยที่

$$R_{13} = R_{14} \approx R_{15} = R_{15}$$

$$R_{13} = R_{14} = R_{15} = 10 \text{ k}\Omega$$

10.  $R_{17}, R_{18}$  เป็น Voltage divider circuit เพื่อสร้าง  $V_B = 11 \text{ Volts}$  โดยที่

$$\frac{V_B}{V_{CC}} = \frac{R_{18}}{R_{17} + R_{18}}$$

$$\frac{R_{17}}{R_{18}} = \left( \frac{V_{CC}}{V_B} - 1 \right)$$

$$\text{และ } R_{TH} = R_{17} // R_{18} = \frac{R_{17} \cdot R_{18}}{R_{17} + R_{18}}$$

$$R_{17} = \frac{V_{CC}}{V_B} \cdot R_{TH}$$

$$R_{18} = \frac{V_B}{(V_{CC} - V_B)} \cdot R_{17}$$

$$\text{โดยกำหนดค่า } R_{TH} \cong \frac{R_{14}}{2} = 5 \text{ k}\Omega$$

$$\text{โดยต้องมีอัตราส่วน } \frac{R_{18}}{R_{17}} = 2.75$$

$$\text{ดังนั้นจะได้ } R_{17} = 6.81 \text{ k}\Omega, R_{18} = 18.7 \text{ k}\Omega$$

11.  $R_6, R_{12}$  เป็นส่วนประกอบของ Summing amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_6 = R_{12} = \frac{1}{g_o}$$

ต้องการ  $g_o = \beta$  โดยที่  $\beta$  ได้จากค่าอุปกรณ์ที่ใช้ในวงจรซึ่ง  $g_o = \beta = 165.29 \mu A/V$

ดังนั้น  $R_6 = R_{12} = 6050 \Omega$

เลือก  $R_6 = R_{12} = 6.04 \text{ k}\Omega$

ซึ่งจะได้  $g_o = 165.56 \mu A/V$

$R_{BI}$  เป็นความต้านทาน Bleeder ที่ช่วยปรับ  $V_x = 0V$  เมื่อ  $I_A - I_B = 0 A$

$$R_{BI} = \frac{(V_{CC} - V_B)}{\left[ \frac{V_B}{R_{14}} - \frac{(I_A + I_B)}{2} \right]}$$

$$I_A = I_2 = -I_{13} = -2 \text{ mA}$$

$$I_B = I_{14} = -I_{13} = -2 \text{ mA}$$

จะได้  $R_{BI} = 1.29 \text{ k}\Omega$

12.  $R_{20}$  เป็นความต้านทาน Bleeder ที่ช่วยปรับ  $V_X = 0$  เมื่อ  $I_A - I_B = 0 A$  และทำหน้าที่จ่ายกระแสเพื่อ Compensate กับการที่ใช้  $R_{13}$  ในวงจร

$$\text{โดย } R' = R_M \cdot \frac{V_{pin1}}{V_B} = R_{16} \cdot \frac{V_{pin1}}{V_B} = 6.818 \text{ k}\Omega$$

$$R_{20} = R_{BI} // R' = 1.29 \text{ k}\Omega // 6.818 \text{ k}\Omega = 1.08499 \text{ k}\Omega$$

ดังนั้นเลือก  $R_{20} = 1.1 \text{ k}\Omega$

13.  $R_{19}$  เป็นตัวต้านทานอนุกรมสำหรับ Shunt regulator

$$I_{1(max)} = 2I_{3(max)} = 2(2 \text{ mA}) = 4 \text{ mA}$$

$$I_{DZ(min)} = 2 \text{ mA}$$

$$R_{19} = \frac{V_{CC} - V_{pin1}}{I_{1(max)} + I_{DZ(min)}} = 1.25 \text{ k}\Omega \cong 1.3 \text{ k}\Omega$$

$$\text{จะได้ } I_{DZ(max)} = \frac{V_{CC} - V_{pin1}}{R_{19}} - I_{1(min)} = 5.8 \text{ mA}$$

14.  $D_5$  เป็น Shunt regulator

$$\text{โดยที่ } V_{pin1} = 7.5V, I_{DZ(max)} = 5.8 \text{ mA}$$

ดังนั้นเลือก  $D_5 = \text{Zener Diode } 7.5 \text{ V}$

15.  $D_3, D_4$  ทำหน้าที่เป็น Voltage clamping ให้แก่เอาต์พุตของ  $IC_2 = 2.4 \text{ V}$

ดังนั้นเลือก  $D_3, D_4 = 1N4148$

16.  $C_2, C_3, C_4, C_5, C_6$  เป็น Decoupling capacitor ทำงานที่ความถี่ค่อนข้างสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเลือก C2, C3, C4, C5, C6 = 0.1  $\mu$ F

17. Q1 เป็นส่วนประกอบของ Transconductance amplifier โดยเลือกค่า  $f_T$  สูงกว่า  $f_u$  ของ IC2 มาก ๆ เพื่อให้ผลตอบสนองความถี่ขึ้นอยู่กั  $f_u$  ของ IC2 เท่านั้น

ดังนั้นเลือก Q1 = BC549,  $h_{FE} = 200$ ,  $f_T = 300$  Hz,  $P_C = 500$  mW

18. R5, C1 เป็น Frequency compensation ให้กับ Transconductance amplifier โดยที่

$$f_c = \frac{1}{2\pi R_5 C_1}$$

และจากค่าตัวชี้ของ TL 287 เพื่อความเหมาะสมจะใช้  $f_c = 500$  kHz

$$R_5 \cong R_6 // R_{12} \cong 3k\Omega$$

$$C_1 = \frac{1}{2\pi R_5 f_c} = 100pF$$

19. R21, R22 ทำหน้าที่เป็นความต้านทาน Bleeder และ Output offset voltage adjustment อันเนื่องมาจาก  $I_{oo}$  ของ MC1495L และ Offset อันเนื่องจากอุปกรณ์ที่ประกอบเป็นวงจร I-to-V คอนเวอร์เตอร์

$$R_{OS} = R_{16} \cdot \frac{(V_{OS} - V_B)}{(V_B \pm |V_{OO}|)}$$

$$V_{OS} = V_{CC}, V_{OO} = I_{16} I_{OO}$$

โดยที่  $I_{OO(MAX)} = 100\mu A$  ดังนั้น  $V_{OO} = 0.115V$  แต่เนื่องจากยังมี Offset

อันเกิดจาก I-to-V คอนเวอร์เตอร์อีกส่วนหนึ่งจึงเลือกใช้  $V_{OO} \cong 0.5V$

$$R_{OS} = (10k\Omega) \cdot \frac{(15 - 11)}{(11 \pm 0.5)} = 3478 \sim 3809.5\Omega$$

ดังนั้นเลือก  $R_{22} = R_{OS(min)} // R_{B1} = 941\Omega \approx 931\Omega$

$$R_{21} = 2[(R_{OS(max)} // R_{B1}) - R_{22}] \cong 65.3\Omega = 100\Omega$$

20. แหล่งจ่าย

$$V_{CC1} = +15V, I_{CC1(max)} = 36mA$$

$$V_{CC2} = -15V, I_{CC2(max)} = 37mA$$

### Offset Adjustment

พิจารณาได้จาก

$$V_O = K(V_X \pm V_{IOX} \pm V_{off}) \cdot (V_Y \pm V_{IOY} \pm V_{off}) \pm V_{OO}$$

เมื่อ

K : Scale factor

$V_X$  : X input voltage

เอกสารนี้เป็นเอกสารที่ผลิตขึ้นโดยทีมงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- $V_Y$  : Y input voltage
- $V_{IOX}$  : X input offset voltage
- $V_{IOY}$  : Y input offset voltage
- $V_{Xoff}$  : X input offset adjust voltage
- $V_{Yoff}$  : Y input offset adjust voltage
- $V_{\infty}$  : output offset voltage

### ขั้นตอนการปรับแต่ง

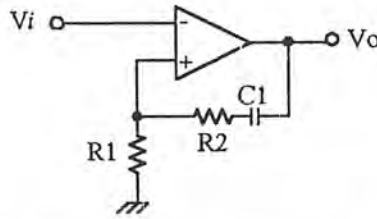
เพื่อให้ Offset voltage ไม่มีผลต่อ  $V_{\infty}$  จะต้องปรับแต่งดังนี้

1. X Input offset
  - a) ต่อ Oscillator ( 1 kHz, 5 Vpp sinewave) เข้าที่ “Y” input (pin 4)
  - b) ต่อ “X” input (pin9) ลง Ground
  - c) ปรับ “X” offset potentiometer, P2 จนกระทั่งไม่มี ac ปรากฏที่เอาต์พุต
2. Y Input offset
  - a) ต่อ Oscillator ( 1 kHz, 5 Vpp sinewave) เข้าที่ “X” input (pin 9)
  - b) ต่อ “Y” input (pin4) ลง Ground
  - c) ปรับ “Y” offset potentiometer, P1 จนกระทั่งไม่มี ac ปรากฏที่เอาต์พุต
3. Output offset
  - a) ต่อ “X” และ “Y” input ทั้งคู่ลง Ground
  - b) ปรับ Output offset variable resistor, R21 จนกระทั่ง output voltage  $V_o$  เป็น 0 V dc

### 3.3.16 วงจร STATOR VOLTAGE COMPUTER

วงจรนี้ได้มาจากการนำวงจร Vector computer มาดัดแปลงที่สำคัญคือเพิ่มเติมวงจร Bounding เข้าไปด้วยโดยที่วงจร Bounding จะอยู่บนพื้นฐานของ Differential amplifier, Rectifier และ PI Control (Noninverting amplifier)

PI Control (Noninverting amplifier)



รูปที่ 3.45 วงจร PI Control (Noninverting amplifier)

$$A_V \equiv \frac{V_o}{V_i} = \frac{Z_F}{Z_1} + 1$$

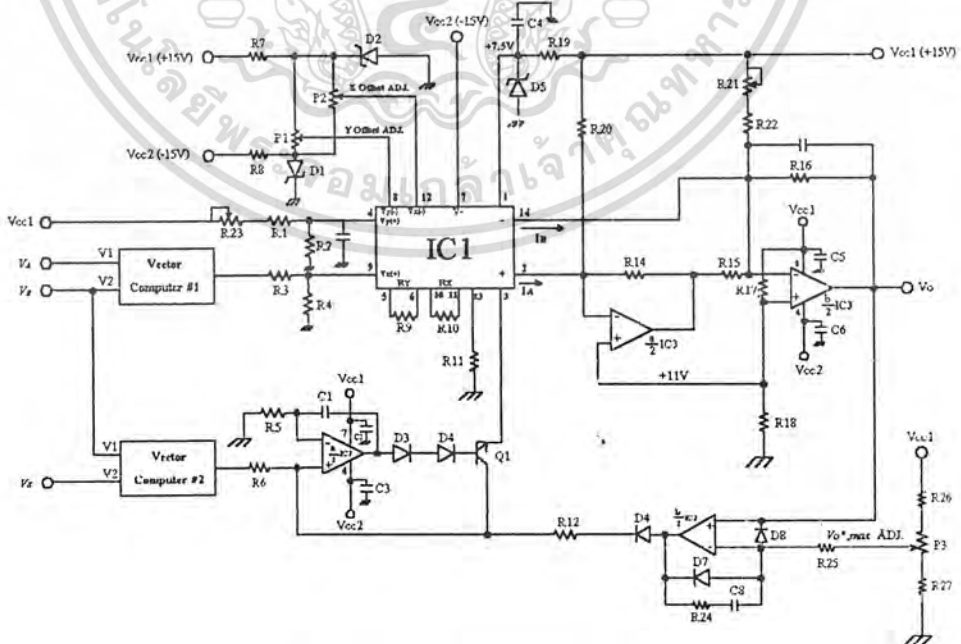
$$Z_F = \frac{R_2 C_1 S + 1}{C_1 S}, Z_1 = R_1$$

$$A_V(S) = \frac{R_2 C_1 S + 1}{R_1 C_1 S} + 1 = \frac{1 + (R_1 C_1 + R_2 C_2) S}{R_1 C_1 S}$$

$$A_V(S) = \frac{R_1 + R_2}{R_1} \cdot \frac{1 / (R_1 + R_2) C_1 + S}{S}$$

จะได้

$$A_R = \frac{R_1 + R_2}{R_1}, T_I = R_1 C_1, T_R = A_R T_I = (R_1 + R_2) C_1$$



รูปที่ 3.46 วงจร Stator Voltage Computer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ออกแบบวงจร

โดยที่ค่าต่างๆ และอุปกรณ์ส่วนใหญ่จะเท่ากับ Vector computer และ  $V_{cc1} = +14.24V \sim +15.75 V$  และ  $V_{cc2} = -15 V$  ส่วนวงจรที่แตกต่างกันและมีค่าอุปกรณ์ไม่เท่ากัน จะกำหนดหาเพิ่มเติมดังนี้

1. R13 คัดออก ( $R_{13} = \infty \Omega$ )
2. R20 เป็นตัวต้านทาน Bleeder ที่ช่วยปรับ  $V_x = 0$  เมื่อ  $I_A - I_B = 0$   
 $R_{20} = R_{BI} = 1.29 k\Omega$  ดังนั้นเลือก  $R_{20} = 1.30 k\Omega$
3. R1, R23 ทำหน้าที่เป็นตัวต้านทานแบ่งแรงดัน โดยร่วมกับ R2 เพื่อสร้างแรง

ดัน  $V_{pin4} = +5V$

กำหนดให้  $R_{IN} = R1 + R23$ ,  $V_{IN} = V_{cc1}$ ,  $V_O = V_{pin4}$

$$R_{IN} = \left( \frac{V_{IN}}{V_O} \right) \cdot R_2$$

$$R_{IN(min)} = \left( \frac{V_{IN(min)}}{V_O} - 1 \right) \cdot R_{2(min)}$$

$$R_{IN(max)} = \left( \frac{V_{IN(max)}}{V_O} - 1 \right) \cdot R_{2(max)}$$

$$R_1 \leq R_{IN(min)}$$

$$R_{13} \geq 2(R_{IN(max)} - R_1)$$

จะได้  $R_{IN(min)}, R_1 = 18.2 k\Omega$

$$R_{IN(max)}, R_{23} = 10 k\Omega$$

4. D6, D7, D8

D6 : Rectifier

D7 : Output voltage clamping (Bounding circuit)

D8 : Input protection circuit

เลือกใช้ D6 = D7 = D8 = 1N4148

5. IC2 เป็น Dual Op-amp แบบ Low input offset voltage

เลือกใช้ IC3 = TL287 (BIFET, Low offset)

6. R24, R25 กำหนด  $A_R$  ของวงจร Bounding โดยที่ต้องการ  $A_R = 10$  และ กำหนดให้ ความต้านทานอินพุทของวงจรแบ่งแรงดัน  $\approx R_{25}$

$$A_R = \frac{R_{24} + 2R_{25}}{2R_{25}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น  $R_{24} = 180 \text{ k}\Omega$  และ  $R_{25} = 10 \text{ k}\Omega$

### หมายเหตุ

จากการใช้ PI กับระบบที่เป็น Large and small first order delay โดย  $T_e = T_2 + T_3 + T_4 + \dots$   
และ  $T_1 > T_e$

$$T_R = T_1$$

$$A_R A_S = A_o = \frac{T_1}{2T_e}$$

หากใช้  $A_o$  ต่ำกว่าค่าที่คำนวณไว้จะทำให้ได้ผลตอบสนองช้าโดยที่เสถียรภาพจะยังคงคิอยู่

เลือก  $T_1 = 1 \text{ ms}$  โดย  $T_e = 1 \mu\text{s}$  นั่นคือสามารถใช้  $A_o$  ได้ถึง  $500 \text{ V/V}$

7. C8 Integrating capacity

$$C_8 = \frac{T_R}{R_{24} + 2R_{25}}$$

ดังนั้น  $C_8 = \frac{1 \text{ ms}}{(180 + 20) \text{ k}\Omega} = 5 \text{ nF} \approx 4.7 \text{ nF}$

8. C9 ทำงานร่วมกับ R16 เป็น Leading network เพื่อทำให้เกิด Large first order

โดยมี  $\omega_c = 1/T_R$  จาก

$$A_v = \frac{1}{R_{IN} C_I} \cdot \frac{1}{s + 1/R_F C_I}$$

$$\omega_c = \frac{1}{R_F C_I} = \frac{1}{T_R}$$

$$C_9 = C_I = \frac{T_R}{R_F} = \frac{940 \mu\text{s}}{R_{16}} = 94 \text{ nF} \approx 100 \text{ nF}$$

9. R26, R27, P3 ทำงานเป็นวงจรแบ่งแรงดันเพื่อกำหนด  $V_{O,MAX}^*$  ให้กับเอาต์พุต

$v_o$  โดยมันจะเป็นตัวสร้างแรงดันอ้างอิงในวงจร Bounding network โดยที่

$$V_{ref.} = V_{O,MAX}^* = +10 \text{ V}$$

$$R_A = \frac{V_{CC1}}{V_{ref.}} R_{TH}$$

$$R_B = \frac{V_{ref.}}{(V_{CC1} - V_{ref.})} R_A$$

โดยที่  $V_{CC1} = +14.25 \sim +15.75 \text{ V}$ ,  $V_{ref.} = +10 \text{ V}$ ,  $R_{TH} = 10 \text{ k}\Omega$

จะได้  $R_{A(\min)} = 14.25 \text{ k}\Omega$ ;  $R_{B(\max)} = 35.2 \text{ k}\Omega$

$R_{A(\max)} = 15.25 \text{ k}\Omega$ ;  $R_{B(\min)} = 55.195 \text{ k}\Omega$

ดังนั้น P3 -  $10 \text{ k}\Omega$ , R26 -  $14 \text{ k}\Omega$ , R27 -  $24.9 \text{ k}\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. C7 เป็น Decoupling capacitor เลือก  $C7 = 0.1 \mu\text{F}$

แหล่งจ่ายแรงดัน

$$V_{CC1} = +15\text{V}, I_{CC1(\text{max})} = 112\text{mA}$$

$$V_{CC2} = -15\text{V}, I_{CC2(\text{max})} = 115\text{mA}$$

### การปรับแต่งวงจร

ปฏิบัติเช่นเดียวกับ Vector computer circuit และปรับ R23 เพื่อให้  $V_{pin4}^* = +5.0\text{V}$

ปรับ  $V_{O,MAX}^*$  ที่เอาต์พุต  $v_o$  โดย  $v_A > v_B$  แล้วปรับที่ P3

### Photo detector

โฟโตไดโอดอาจใช้ตัวเดียว หรือต่อเข้ากับขาเบสของทรานซิสเตอร์จะมีความเป็นเชิงเส้นดีกว่าการใช้ โฟโตทรานซิสเตอร์เพียงตัวเดียว

$$\text{RZ (Return to zero) : } f_{RZ(\text{max})} < \frac{1}{2t_{p(\text{max})}}$$

เมื่อ  $t_{p(\text{max})}$  คือ  $t_{PLH}$  และ  $t_{PHL}$

### 3.3.17 วงจร PHOTODIODE

ความเร็วของการตอบสนองขึ้นอยู่กับ (Speed of response)

1. พื้นที่ในการรับแสง
2. ปริมาณ Reverse bias (ขั้วน้อย 5 V สำหรับความเร็วสูง)
3. ความต้านทานโหลด (Load resistance) จะมีผลต่อ rise/fall time constant
  - ถ้าความต้านทานโหลดมีค่าเล็กมากจะเหลือเพียงความต้านทานภายใน (internal resistance) ของโฟโตไดโอดเท่านั้นที่เป็นตัวจำกัดความเร็วในการทำงาน
  - ความต้านทานโหลดสาเหตุใหญ่เกิดจาก sheet resistance ของ P-diffusion ที่บางมาก ๆ โดยหากป้อน flux เข้าบริเวณตรงกลางกระแสจะไหลผ่าน sheet resistance สูงสุด ( $\approx 50\Omega$ )  
แต่หากป้อนบริเวณใกล้ๆ กับ Aluminum contact ring จะได้กระแสที่ไหลผ่าน sheet resistance ต่ำ

### Low noise

สัญญาณรบกวน (Noise) จะเกิดจาก Leakage current หรือ Thermal noise ซึ่งเกิดจาก leakage resistance และ flicker noise

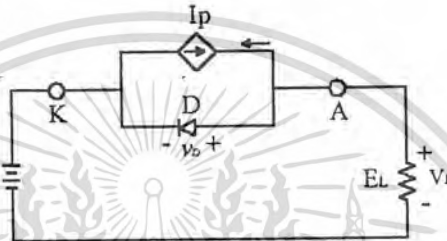
### Zero bias noise

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โฟโตไดโอดจะให้ noise ต่ำที่สุดเนื่องจากมีกระแสรั่วไหลต่ำที่สุด (Leakage current) ข้อดีของโฟโตไดโอด คือ

- ไม่มี flicker noise
- เหมาะสำหรับ Low noise operation
- เมื่อป้อน Signal flux ให้แก่โฟโตไดโอดจะเกิดการไหลของกระแสซึ่งจะไปผลิต shot noise อย่างเต็มที่และ S/N ratio ยังดีอยู่

#### Circuit model



รูปที่ 3.47 คุณลักษณะเบื้องต้นของวงจร Photo detector

รูปแบบอย่างง่าย ๆ ของวงจรประกอบไปด้วยไดโอดขนานกับแหล่งจ่ายกระแส ดังรูป

- Magnitude ของแหล่งจ่ายกระแสจะเป็นสัดส่วน โดยตรงกับ Radiant flux ที่ถูกจับโดยโฟโตไดโอด (ทิศทางตามรูปจะมีค่าเป็นบวก)
- Zero external bias ขั้วอานโหนดเป็นบวกเมื่อเทียบกับคาโทดเนื่องจากกระแสของโฟโตไดโอด ( $I_p$ ) ส่วนหนึ่งจะไหลผ่านไดโอดธรรมดา อีกส่วนหนึ่งจะไหลผ่านความต้านทาน  $R_L$  โดยหากความต้านทาน  $R_L$  มีค่าสูงมากหรือเปิดวงจรจะทำให้กระแสทั้งหมดไหลผ่านไดโอดธรรมดา

#### Photodiode Operation

แบ่งออกเป็นสองโหมดคือ Zero bias และ Reverse bias voltage

1. Operation ด้วย zero bias เรียกว่า Photovoltaic mode เพราะว่าโฟโตไดโอดเป็นตัวกำเนิดแรงดันที่จ่ายให้กับโหลดอย่างแท้จริง

Photovoltaic operation แบ่งออกเป็น linear และ logarithmic โดยขึ้นอยู่กับค่าของความต้านทานโหลด

- Logarithmic operation ได้จากค่าความต้านทานโหลดที่มีค่าสูงมาก (มากกว่า  $10^{11} \Omega$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Linear operation ได้จากค่าความต้านทานโหลดค่ามากเมื่อเทียบกับความต้านทานแบบ Dynamic ของโฟโตไดโอด
- Upper limit ของ linear zero bias operation,  $V_L \sim 100 \text{ mA}$  ทั้งนี้ขึ้นอยู่กับความถูกต้องของควมมีเสถียรภาพตามที่ต้องการ
- $R_L$  ค่าสูงจะทำให้ความไวในการตรวจจับสัญญาณที่ระดับต่ำมากๆ มีค่าเพิ่มขึ้นแต่จะทำให้ dynamic range ของควมมีเสถียรภาพของการตอบสนองลดลง
- $R_L$  สำหรับ linear zero bias operation ในทางปฏิบัติเป็น  $25 \text{ M}\Omega$  (สำหรับ large area photodiode) ถึง  $550 \text{ M}\Omega$  (สำหรับ device ขนาดเล็ก)

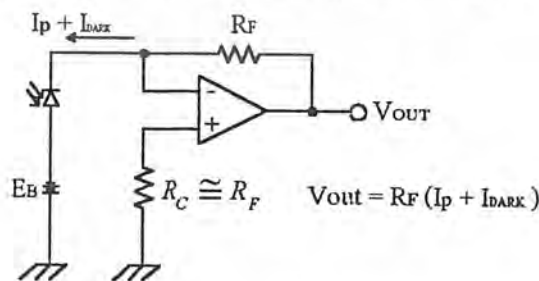
2. Operation ด้วย reverse bias เรียกว่า photocurrent mode หรือ photoconductive mode เมื่อเปรียบเทียบกับ Photovoltaic mode แล้ว Photocurrent mode มีข้อดีว่าดังนี้

1. มีความเร็วสูงกว่า
2. มีเสถียรภาพดีกว่า
3. Dynamic range กว้างกว่า
4. มีสัมประสิทธิ์ต่ออุณหภูมิที่ต่ำ
5. ปรับปรุง Long wavelength response ที่บริเวณภายในให้ดีขึ้น
6. ปรับปรุง Short wavelength response ที่บริเวณขอบให้ดีขึ้น

Photocurrent mode operation มี dark current ไหลอันเนื่องมาจาก reverse bias โดยมันจะมีขนาดแปรกับ Exponential ของอุณหภูมิ dark current จะทำให้เกิด flicker noise ใน diode และไหลผ่าน  $R_L$  ทำให้เกิด offset voltage แต่ offset และ flicker noise จะไม่ปรากฏเมื่อใช้ zero bias ดังนั้นจึงนับเป็นข้อดีของ photovoltaic mode

Linear operation amplifier

ควรใช้โฟโตไดโอดทำงานที่ความต้านทานโหลดที่เล็กที่สุดเท่าที่จะเป็นไปได้

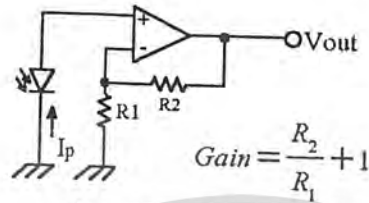


รูปที่ 3.48 วงจร Linear response

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Logarithmic operation amplifier

ต้องการให้โฟโตไดโอดทำงานกับความต้านทาน โหลดสูงสุดเท่าที่จะเป็นไปได้อย่างน้อย 40 GΩ ซึ่งสามารถทำได้ง่ายๆ โดยใช้ FET input Op-Amp



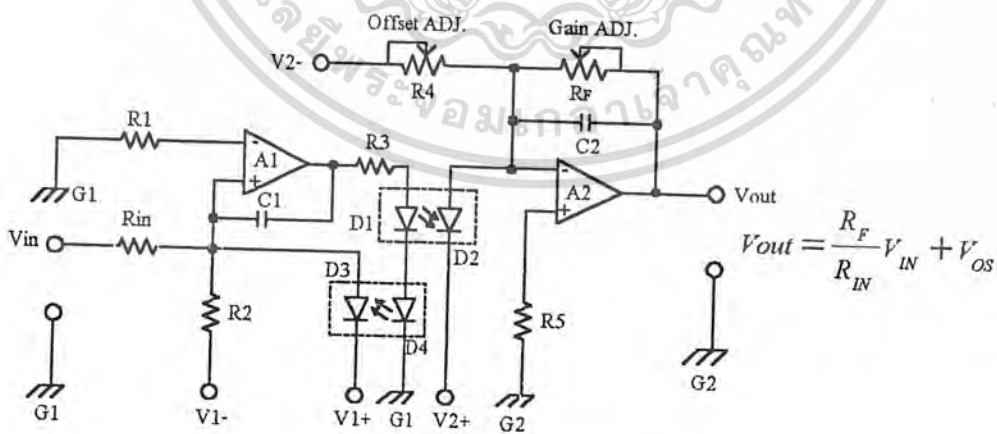
รูปที่ 3.49 วงจร Logarithmic

ความเร็วของผลตอบสนองของ Amplifier มีค่าต่ำมาก ( $\tau \sim 0.1$  s) หากต้องการความเร็วสูง ทางเลือกที่ดีที่สุดคือใช้ linear amplifier แล้วตามด้วย logarithmic converter

แนะนำการประยุกต์ใช้งาน

หากต้องการเสถียรภาพที่สูง (สำหรับ  $\lambda < 800$  nm) และทำงานด้วย ความเป็นเชิงเส้นที่มากกว่า 100dB โดยมีความผิดเพี้ยนน้อยกว่า 1% ทำได้โดยใช้ servo system

จาก LED ไปยังโฟโตไดโอดทั้งสองทำได้โดยใช้ beam splitter แต่หากต้องการให้สร้างได้ง่ายก็สามารถทำได้โดยใช้ไอซี Optocoupler นำมาออกแบบเป็น linear optical coupler (Isolation amplifier) โควงจรประกอบด้วย amplifier A1 และ optical feedback จาก D4 ไปยัง D3



รูปที่ 3.50 วงจร Linear optical coupler Servo

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

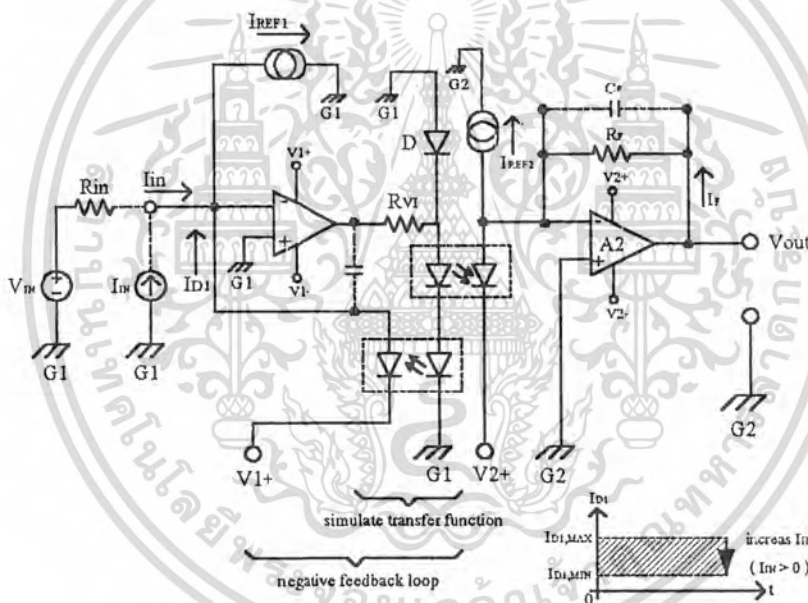
3.3.18 วงจร ANALOG OPTOCOUPLER (ISOLATION AMPLIFIER)

คุณสมบัติ

1. มีย่านความถี่ตั้งแต่ 0... $f_{3dB}$  Hz
2. มีความผิดเพี้ยนที่ต่ำ
3. มีสัมประสิทธิ์ต่ออุณหภูมิที่ต่ำ

ลักษณะของวงจร

1. Simulate Transfer Function (IRED, Photodiode)
2. Bipolar operation mode



รูปที่ 3.51 วงจร Analog optocoupler ชนิด Type I

หมายเหตุ

$$I_{REF1} > 0, I_{REF2} > 0, I_{REF1} \cong I_{REF2}$$

$$I_{IN} = 0 \Rightarrow I_{D1} \cong I_{REF1}, I_{D2} \cong I_{REF2} \Rightarrow V_{OUT} = 0$$

Forward coupling (current transfer ratio),  $CTR \cong \frac{I_C}{I_F}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$CTR \cong CTR1 \cong CTR2$$

$$V_{OUT} = R_F I_F = R_F (I_{REF2} - I_{D2})$$

$$I_{D2} \cong I_{D1} = I_{REF1} - I_{In}$$

$$V_{OUT} = R_F (I_{REF2} - I_{REF1}) = R_F I_{In} + V_{OS}$$

$$V_{OUT} = R_F I_{In} + R_F (I_{REF2} - I_{REF1}) = R_F I_{In} + V_{OS}$$

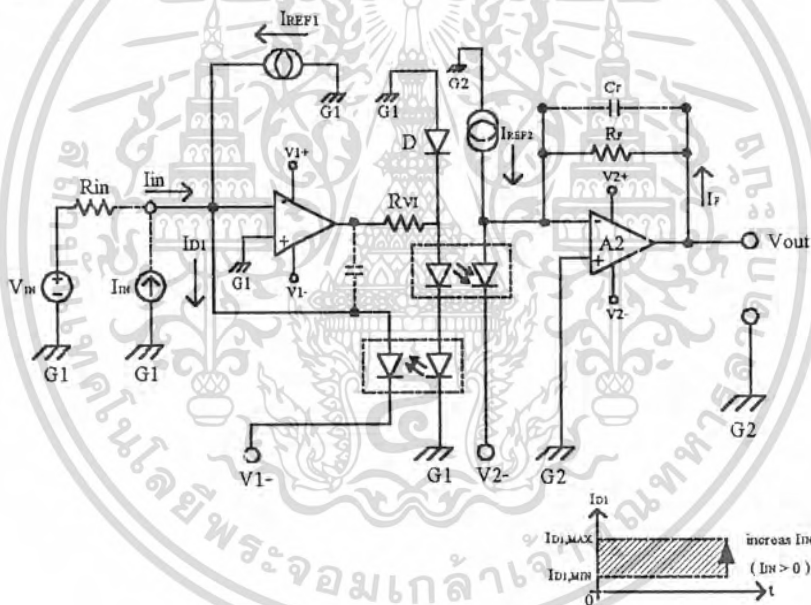
### Importance

$$I_{D1,min} \cong I_{D2,min} \cong 0.02 \mu A$$

$$I_{D1,max} \cong I_{D2,max} \cong 20 \mu A$$

โดยที่  $I_{D1,min}$  มีไว้เพื่อ Loop stabilized

### Type II



รูปที่ 3.52 วงจร Analog optocoupler ชนิด Type II

### หมายเหตุ

$$V_{OUT} = R_F I_F = R_F (I_{D2} - I_{REF2})$$

$$I_{D2} \cong I_{D1} = I_{REF1} + I_{In}$$

$$V_{OUT} = R_F (I_{REF1} + I_{In} - I_{REF2})$$

$$V_{OUT} = R_F I_{In} + R_F (I_{REF1} - I_{REF2})$$

$$V_{OUT} = R_F I_{In} + V_{OS}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การพิจารณา Gain Adjust และ Offset Adjust

$$V_{OUT} = R_F I_F = R_F (I_{D2} - I_{REF2})$$

$$D = \frac{I_{D2}}{I_{D1}}$$

$$I_{D2} = DI_{D1}$$

$$V_{OUT} = R_F (DI_{D1} - I_{REF2})$$

$$I_{D1} = I_{REF1} + I_{In}$$

$$V_{OUT} = R_F [D(I_{REF1} + I_{In}) - I_{REF2}]$$

$$V_{OUT} = R_F DI_{In} + R_F (DI_{REF1} - I_{REF2})$$

ห1RF

$$\frac{R_F}{R_{In}} \cdot D \equiv 1$$

$$R_F = \frac{R_{In}}{D}$$

$$R_{F(min)} = \frac{R_{In(min)}}{D_{(max)}}$$

$$R_{F(max)} = \frac{R_{In(min)}}{D_{(min)}}$$

ห1 I<sub>REF2</sub>

$$DI_{REF1} - I_{REF2} \equiv 0$$

$$I_{REF2} = DI_{REF1}$$

$$I_{REF2(min)} = D_{(min)} I_{REF1}$$

$$I_{REF2(max)} = D_{(max)} I_{REF1}$$

ห1D

$$CTR \equiv \frac{I_D}{I_F} \equiv \frac{I_C}{I_F}$$

$$D = \frac{I_{D2}}{I_{D1}} = \frac{I_{D2}}{I_F} \cdot \frac{I_F}{I_{D1}} \equiv \frac{CTR2}{CTR1}$$

$$D_{(min)} = \frac{CTR2_{(min)}}{CTR1_{(max)}}$$

$$D_{(max)} = \frac{CTR2_{(max)}}{CTR1_{(min)}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### วงจร Analog Optocoupler (Isolation Amplifier)

เลือกใช้วงจรชนิด Type II

ลักษณะ

1. ช่วงแรงดันอินพุต/เอาต์พุตมีค่าอยู่ระหว่าง 0 ....10 V
2. ช่วงความถี่มีค่าอยู่ระหว่าง 0 ....1 kHz หรือน้อยกว่า
3. อัตราส่วนของการส่งผ่านแรงดัน  $A_v = 1 \text{ V/V}$
4. แหล่งจ่ายกระแสเอาต์พุตมีค่าระหว่าง 0 ....6 mA



รูปที่ 3.53 วงจร Analog optocoupler ที่นำมาใช้งาน

หมายเหตุ

$V_{cc1}$  และ  $V_{cc2}$  ใช้กับ G1

$V_{cc3}$  และ  $V_{cc4}$  ใช้กับ G2

ออกแบบวงจร

กำหนดให้

$V_{cc1} = V_{cc3} = +14.25\text{V} \sim +15.75 \text{ V}$  ใช้งานที่ +15 V

$V_{cc2} = V_{cc4} = -14.25\text{V} \sim -15.75 \text{ V}$  ใช้งานที่ -15 V

1. IC1, IC4 เป็น BIFET, Low offset Op-Amp

เลือกใช้ IC1 = IC4 = TL087 (8pin DIP)

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. IC2, IC3 เป็น High voltage electrical isolation (2.5 kV)

เลือกใช้ IC2 = IC3 = 4N25 Optocoupler

หมายเหตุ

จากคาตั่วชี้ทของ 4N25

$$I_{C(ON)} = 2 \dots 8 \text{ mA}$$

$$I_F = 10 \text{ mA}$$

$$V_{CE} = 10 \text{ V}$$

$$I_B = 0 \text{ A}$$

$$V_{F(max)} = 1.5 \text{ V}$$

$$CTR_{(min)} = 0.2$$

$$CTR_{(max)} = 0.8$$

$$D_{(min)} = \frac{CTR_{(min)}}{CTR_{(max)}} = 0.25$$

$$D_{(max)} = \frac{CTR_{(max)}}{CTR_{(min)}} = 4$$

$$CTR = \frac{I_C}{I_F} = \frac{|\Delta I_C| + I_{C(min)}}{|\Delta I_F| + I_{F(min)}} = \frac{I_{In} + I_{R2}}{|\Delta I_F| + I_{F(min)}}$$

$$I_{F(max)} = |\Delta I_F|_{max} + I_{F(min)} = 6.67 \text{ mA}$$

$$I_{F(min)} = (25\%) I_{F(max)} = 1.67 \text{ mA}$$

$$CTR_{(min)}, I_{F(max)}, I_{F(min)}$$

$$I_{N(max)} = |\Delta I_C|_{max} = [I_{F(max)} - I_{F(min)}] CTR_{(min)}$$

$$I_{In(max)} = 1 \text{ mA}$$

3. R1 เป็นความต้านทานที่กำหนดค่าอินพุตอิมพีแดนซ์ของวงจรและมีผลต่อช่วงแรงดันอินพุตและ  $I_{F(max)}$  โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$CTR_{(\min)} = \frac{I_{C(\max)}}{I_{F(\max)}} = \frac{I_{IN(\max)} + I_{R2}}{I_{F(\max)}}$$

$$I_{F(\max)} = \frac{I_{IN(\max)} + I_{R2}}{CTR_{(\min)}} = \frac{I_{IN(\max)}}{CTR_{(\min)}} + (0.25)I_{F(\max)}$$

$$I_{IN(\max)} = (0.75)I_{F(\max)} \cdot CTR_{(\min)}$$

$$R_{IN} = \frac{V_{IN(\max)}}{(0.75)I_{F(\max)} \cdot CTR_{(\min)}}$$

$$I_{F(\max)} = 6.67 \text{ mA}$$

$$R_1 = R_{IN} = 10 \text{ k}\Omega$$

4. R2 กำหนด  $I_{F(\min)}$  เมื่อ  $V_{IN} = 0 \text{ V}$  โดยที่

$$I_{R2} = (0.25)I_{C(\max)}, \frac{I_{R2}}{CTR_{(\min)}} = (0.25)I_{F(\max)}$$

$$R_2 = \frac{V_{CC1}}{(0.25)I_{F(\max)} \cdot CTR_{(\min)}}$$

$$R_2 = 45 \text{ k}\Omega$$

5. R3, R9 เป็นความต้านทาน Bias current offset cancellation โดยหาก  $A_V = 1$  แล้ว

$$R_3 \cong R_9 = R_1 // R_2 = 8.19 \text{ k}\Omega$$

$$\text{เลือก } R_3 = R_9 = 8.2 \text{ k}\Omega$$

6. R4 ควบคุมการเปลี่ยนแรงดันเอาต์พุตของ IC1 ไปเป็น  $I_F$  โดยกำหนดให้ที่ช่วงแรงดันระหว่าง  $0 \dots 10 \text{ V}$  จะให้แรงดันเอาต์พุตของ IC1 ไม่เกิน  $-10 \text{ V}$  ดังนั้น

$$R_4 = \frac{|V_{O,\max}| - 2V_{F,\max}}{I_{F,\max}}$$

$$R_4 = 1050 \Omega \cong 10 \text{ k}\Omega$$

7. C2 เป็น Frequency compensation อันเนื่องมาจาก delay time ที่เกิดจาก IC3 โดยเลือก  $\omega_c \approx 10 \text{ krad/s}$  โดย simulate R4, IC3 เป็นความต้านทานป้อนกลับ (feedback resistor)  $R_F$  จะพิจารณาได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_F = \frac{\Delta V_O}{\Delta I_C} = \frac{\Delta I_F R_4}{\Delta I_C}$$

$$R_F = \frac{R_4}{CTR}$$

$$Z_F = \frac{R_F}{1 + R_F C_2 S}, A_V = -\frac{Z_F}{R_{IN}} = -\frac{R_F}{R_{IN}} \cdot \frac{1}{1 + R_F C_2 S}$$

$$\omega_C = \frac{1}{R_F C_2} = \frac{CTR}{R_4 C_2}$$

$$C_2 = \frac{CTR}{R_4 \omega_C} = \frac{0.5}{(1k\Omega)(10krad/s)} = 50nF$$

$$C_2 = 47nF$$

8. R7, R8 เป็นความต้านทานป้อนกลับ ( $R_F$ ) ทำหน้าที่ควบคุมอัตราการส่งผ่านแรงดันทั้งหมดของวงจรซึ่งเลือกใช้ 1V/V

$$R_{7(max)} = R_{F(min)} = \frac{R_{IN(min)}}{D_{(max)}} = 2475\Omega$$

$$R_7 = 2.49k\Omega$$

$$(R_7 + R_8)_{(min)} = R_{F(max)} = \frac{R_{IN(max)}}{D_{(min)}}$$

$$GAIN : R_{8(min)} = \frac{R_{IN(max)}}{D_{(min)}} - R_{7(min)} = 37.9k\Omega$$

$$R_8 = 39.8k\Omega$$

เลือก R8 = 50 k $\Omega$  (47 k $\Omega$ )

9. R5, R6 เป็นความต้านทานสำหรับการปรับ offset ของวงจรอันเนื่องมาจาก IC(MIN) และค่าผิดพลาดของอุปกรณ์โดยที่

$$I_{REF1} = \frac{V_{CC1}}{R_2}$$

$$I_{REF2(max)} = D_{(max)} \cdot \frac{V_{CC1(max)}}{R_{2(min)}}$$

$$R_{5(max)} = \frac{V_{CC3(min)}}{V_{CC1(max)}} \cdot \frac{R_{2(min)}}{D_{(max)}} = 10.14k\Omega$$

$$R_{6(min)} = \frac{V_{CC3(max)}}{V_{CC1(min)}} \cdot \frac{R_{2(max)}}{D_{(min)}} - R_{5(min)} = 192.3k\Omega$$

$$R_5 = 10k\Omega$$

$$R_6 = 200k\Omega (250k\Omega)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. D1 ป้องกัน  $I_{RED}$  ของ IC2, IC3 ไม่ให้ breakdown เมื่อ  $V_{IN} < 0$  เพียงพอเลือกใช้ D1 = 1N4148

11. C1, C3, C4, C6 เป็น Decoupling capacitor

เลือกใช้  $C1 = C3 = C4 = C6 = 0.1 \mu F$

12. C5 เป็น Frequency compensation โดยเลือก  $\omega_c \approx 10 rad / s$  โดยทำงานร่วมกับ

$$R_F \cong R_{IN} = R_1$$

$$\omega_c = \frac{1}{C_5 R_F}$$

$$C_5 \cong \frac{1}{R_1 \omega_c} = 10 nF$$

13. แหล่งจ่าย :

ที่ G1

$$V_{CC1} = +15V, I_{CC1(max)} = 4mA$$

$$V_{CC2} = -15V, I_{CC2(max)} = 14mA$$

ที่ G2

$$V_{CC3} = +15V, I_{CC3(max)} = 19mA$$

$$V_{CC4} = -15V, I_{CC4(max)} = 5mA$$

### 3.4 ส่วนของวงจรหลัก (Main circuit)

จากรูปที่ 3.2 วงจรหลัก (Main circuit) ซึ่งจะประกอบไปด้วย

1. Inverter main circuit

- Three phase IGBT bridge inverter with snubber
- DC Link
- Rectifier (Converter)
- Dynamic braking
- Inrush current protection

2. Fault protection

- Overload protection
- Under/Over voltage protection

3. Sensor

- Bus current,  $I_{BUS}$  sensor with Isolation amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Bus voltage,  $V_{BUS}$  sensor with Isolation amplifier

โดยมีการทำงานดังนี้คือ เริ่มจากการเปิดสวิตซ์ทำให้ภาคเร็คติไฟยทำการชาร์จประจุให้กับ bulk capacitor เพื่อลดกระแสชาร์จไม่ให้สูงเกินไป เมื่อแรงดันคร่อม DC link มีค่าประมาณ 80% ของแรงดันปกติวงจร inrush current controller จะต่อกับ inrush current relay contact โดยที่ภาคอินเวอร์เตอร์จะถูก shut down เอาไว้ก่อน

เมื่อ DC link voltage ถึง 80% แล้ว วงจรส่วนที่ทำหน้าที่ turn on delay และวงจรออโต้รีเซตจะหน่วงเวลาออกไปอีก 3 วินาทีจะทำให้ภาคอินเวอร์เตอร์ถูกปลดจากสถานะ shut down และยังใช้สัญญาณนี้สำหรับรีเซตวงจรส่วน soft start จาก control circuit section II เพื่อทำ “soft start” เมื่อถึงเวลานี้แล้วระบบอินเวอร์เตอร์จะส่งเอาต์พุต V/f (voltage/frequency) ออกไปยังมอเตอร์ตามเงื่อนไขการทำงานหากไม่มีข้อผิดพลาด (fault) ใดๆ เกิดขึ้น

หากมีข้อผิดพลาด ใดๆ เกิดขึ้นกับระบบ จะทำให้ระบบอินเวอร์เตอร์เกิดการทริป (trip) ทันทีซึ่งจะมีสาเหตุได้จาก

1. Positive bus overcurrent (OC-P) trip
2. Negative bus negative overcurrent trip (OC-N (-))
3. Negative bus positive overcurrent trip (OC-N (+))
4. Over voltage (OV) trip

การ “Reset” ผลจากทริปเพื่อให้ระบบอินเวอร์เตอร์กลับมาทำงานใหม่อีกทำได้โดยการปิดสวิตซ์ไว้สักครู่แล้ว ทำการเปิดใหม่อีกครั้งหนึ่งระบบจะทำการ Turn on auto reset

การทำงานของภาค Dynamic braking ทำงาน โดยถูกควบคุมด้วย dynamic braking chopper controller ซึ่งจะทำงานโดยอาศัยแรงดันจาก DC link ที่ได้จาก Bus voltage,  $V_{BUS}$  sensor โดยทำงานแบบ Hysteresis

High and Low side gate drive ใช้ IR2113/IR2110 ซึ่งจะทำหน้าที่ขับ gate current (charge/discharge) ให้กับ IGBT gate network

250 VAC/320VDC 0.4W วาริสเตอร์ (Varistor), MOV ทำหน้าที่ป้องกัน transient ให้กับภาคแปลงแรงดันไฟฟ้าจาก transient ของระบบไฟฟ้า

จากรูปที่ 3.1 บล็อกไดอะแกรมของ VVVF อินเวอร์เตอร์มีการทำงาน โดยสังเขปคือ

1. ภาคแปลงแรงดันไฟฟ้า (Rectifier) ทำหน้าที่แปลงแรงดันไฟฟ้าจาก 220V 50/60 Hz 1 เฟสให้เป็นแรงดันกระแสตรงบนภาค DC Link

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. Three phase inverter ทำหน้าที่เปลี่ยนจากแรงดันกระแสตรงบนภาค DC Link ให้เป็น Variable Voltage Variable Frequency (VVVF) แรงดันกระแสสลับ 3 เฟส
3. การทำงานในสภาวะ motoring ส่วนของ 3 เฟสอินเวอร์เตอร์ทำหน้าที่ส่งพลังงานจาก DC Link ไปยัง three phase terminal (Output) ส่วนการทำงานในสภาวะ regeneration ส่วนของ 3 เฟสอินเวอร์เตอร์จะทำหน้าที่รับพลังงานจาก three phase terminal ซึ่งค่อเข้ากับมอเตอร์ส่งพลังงานกลับไปยัง DC Link ทำให้แรงดันคร่อมตัวเก็บประจุที่ใช้กรองแรงดันมีค่าเพิ่มขึ้น มากกว่าปกติ  
ในกรณี regeneration นี้ หากแรงดันคร่อมถึงค่าหนึ่งจะทำให้ส่วนของ Dynamic braking ทำงานเพื่อส่งพลังงานจาก DC Link ออกไปที่ Dynamic braking resistor ซึ่งจะถูกลดลงไปเป็นพลังงานความร้อน ทำให้แรงดันที่ DC Link ลดค่าลงไปสู่ค่าที่ต้องการได้
4. Inrush current controller ทำหน้าที่ควบคุมกระแสชาร์จบน DC Link จากวงจรแปลงแรงดัน โดยตรวจจับแรงดัน DC Link ประมาณ 80 % ของแรงดันปกติขึ้นไปจึงทำการต่อหน้าสัมผัสของ delay
5. Control circuit section I ทำหน้าที่กำเนิดรูปแบบการสวิตช์ (Switching pattern) ให้กับอินเวอร์เตอร์ 3 เฟส โดยควบคุมความถี่ผ่านทางวงจรแปลงแรงดันเป็นความถี่ (VFC) และควบคุมแรงดัน โดยผ่านทางวงจร DAC multiplier และทางวงจร Stator voltage controller
6. Control circuit section II ทำหน้าที่กำหนดความถี่โดยผ่านทาง VFC และกำหนดแรงดันเอาต์พุต โดยผ่านทางวงจร Stator voltage controller โดยใช้เงื่อนไขจาก  $f$  setting,  $I_{BUS}$ ,  $V_{BUS}$
7. วงจร Current stall prevention แบ่งได้ 2 สภาวะคือ
  - กรณีสภาวะ Motoring ทำงาน โดยลดขนาดความถี่เอาต์พุตลง
  - กรณีสภาวะ Regeneration ทำงาน โดยเพิ่มขนาดความถี่เอาต์พุตขึ้น
8. วงจร Voltage stall prevention จะทำงานในสภาวะ Regeneration จนกระทั่ง DC Link มีแรงดันสูงถึงค่าหนึ่งเท่านั้นเมื่อทำงานจะเพิ่มขนาดความถี่เอาต์พุตขึ้น
9. วงจร Stator voltage drop compensation ทำหน้าที่ควบคุม Magnetizing voltage/current ให้คงที่ที่กระแสเอาต์พุตต่างๆ โดย
  - กรณีสภาวะ Motoring ทำงาน โดยเพิ่มขนาดแรงดันเอาต์พุตตามการเพิ่มขึ้นของกระแสเอาต์พุต ( $I_{BUS}$ )
  - กรณีสภาวะ Regeneration ทำงาน โดยลดขนาดแรงดันเอาต์พุตตามการเพิ่มขึ้นของกระแสเอาต์พุต ( $I_{BUS}$ )
10. วงจร DC Link voltage compensation ทำงานแบบ feedforward เพื่อควบคุมอัตราขยายของ switching amplifier ให้คงที่ หรือ “ขนาดแรงดันเอาต์พุตจะไม่ขึ้นอยู่กับขนาดของ DC Link”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11. วงจร Soft start ทำงานโดยเริ่มการทำงานจากค่า  $I_k$  ของ Current stall prevention เป็น 0 แล้วค่อยๆ เพิ่มค่าขึ้นไปสู่ค่าปกติตามที่ตั้งเอาไว้ซึ่งจะส่งผลให้ระบบเริ่มการทำงานในแบบค่อยๆ กับ PLL โดยความถี่เอาต์พุตจะติดตามความถี่เชิงค์โรตอร์ของมอเตอร์เพื่อให้การรับ/ส่งพลังงานระหว่างอินเวอร์เตอร์กับมอเตอร์เริ่มจาก 0 แล้วค่อยๆ เพิ่มขึ้นเพื่อความนุ่มนวลในการทำงานทุกครั้ง



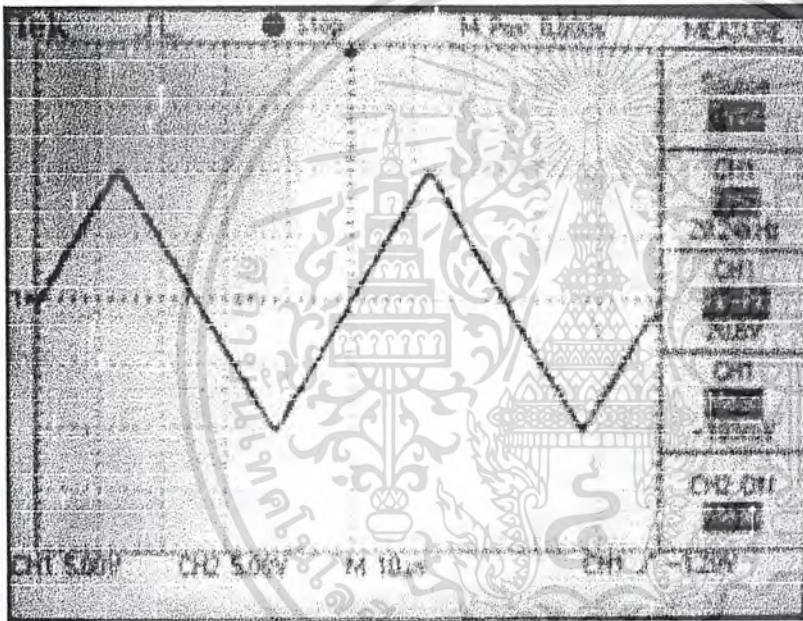
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### ผลการทดลอง

#### 4.1 ทำการทดลอง Control circuit section

เพื่อตรวจสอบการทำงานทั่วไปและทำการปรับแต่งวงจรให้ทำการผลิตสัญญาณตามที่  
ต้องการ ผลการวัดเอาต์พุตจากวงจร Triangular waveform generator ดังรูปที่ 4.1



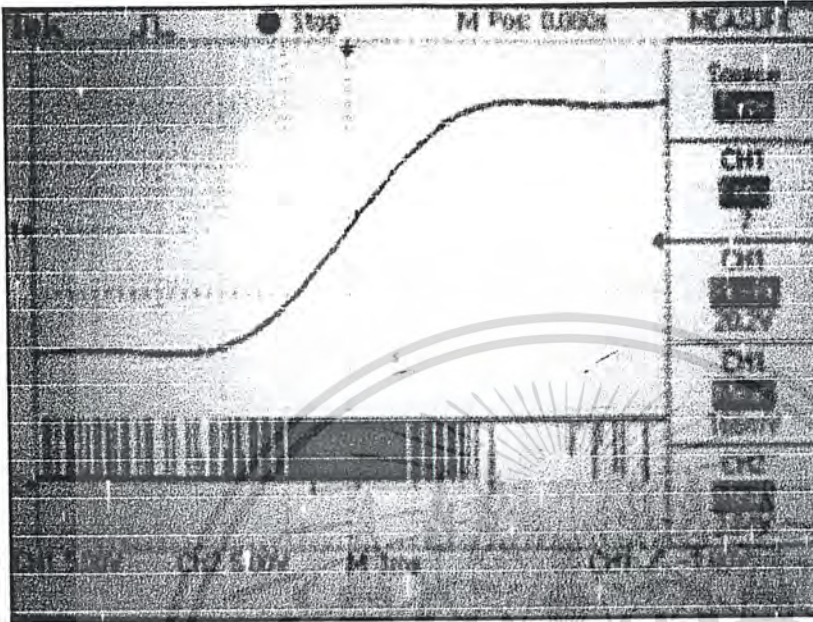
Trig. Source: CH1  
Time/Div: 10  $\mu$ s/Div  
CH1 V/Div: 5V/Div,DC

CH1 Output: TP6  
20.24kHz,  
20 V<sub>p-p</sub>,  
V<sub>avg</sub> = -103mV

รูปที่ 4.1 20 KHz;  $\pm 10$  Vp Triangular wave carrier signal

ทำการทดสอบและปรับแต่งวงจร VFC ให้ได้  $f_{\text{clock}} = 122.880$  kHz ที่  $V_{\text{in}} = +10$  Vdc สำหรับ  
ความถี่เอาต์พุตสูงสุดเป็น 60Hz แล้วป้อน MDAC IN - +10 Vdc วัดสัญญาณแรงดันอนาล็อกแบบ  
Pseudo Third Harmonic Injection Sinusoidal Wave ทั้ง 3 เฟสได้ดังรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

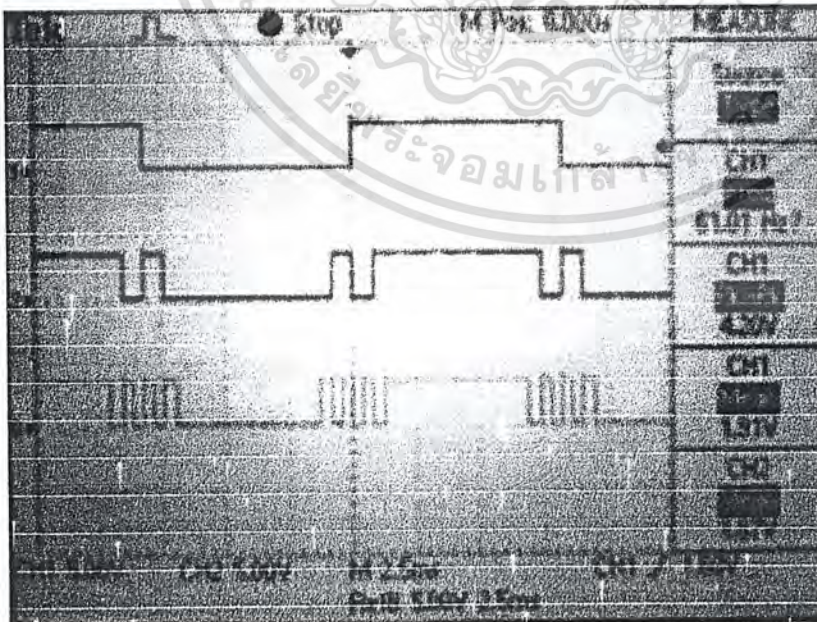


Trig. Source: CH1 LPF  
Time/Div: 10 ms/Div  
CH1 V/Div: 5V/Div  
CH2 V/Div: 5V/Div

CH1 Output:  
Modulating signal  
CH2 Output:  
Modulated signal  
(Pin 7 IC33)

รูปที่ 4.2 รูปคลื่น Modulating and Modulated signals

ซึ่งในขณะที่ขั้วกันหาแก้วสัญญาณดิจิทัลของส่วนอื่นของอุปกรณ์ เช่น D0, D1, D3 จะได้สัญญาณดังรูปที่ 4.3



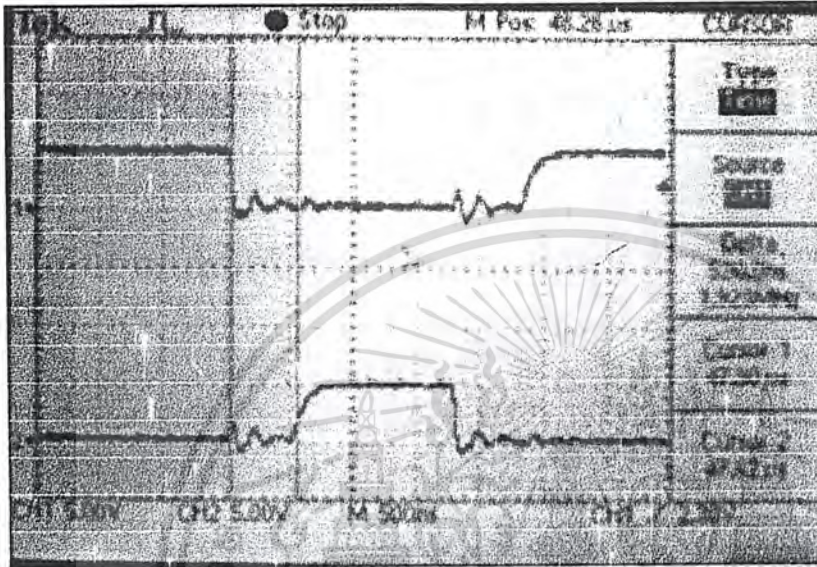
Trig. Source: CH1  
Time/Div: 2.5 ms/Div  
CH1 V/Div: 5V/Div  
CH2 V/Div: 5V/Div

CH1 Output: D0  
CH2 Output: D1  
@ 60 Hz output frequency

รูปที่ 4.3 รูปสัญญาณ ROM Generator Data Signal (D0, D1, D2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตรวจสอบสัญญาณจากวงจร Separator and Lock out Timer signal ว่ามีการทำงานที่ถูกต้องหรือไม่ เพราะสัญญาณนี้จะมีส่วนสำคัญอย่างมากต่อความเสียหายที่จะเกิดกับอุปกรณ์ Three phase IGBT bridge Inverter อย่างมาก หากค่า  $t_L$  ไม่ตรงตามความต้องการดังจะได้รูปคลื่นดังรูปที่ 4.4



Trig. Source: CH1  
Time/Div: 500 ns/Div  
CH1 V/Div: 5V/Div  
CH2 V/Div: 5V/Div

CH1 Output:  $Q_U$   
(R111)  
CH2 Output:  $Q_U^*$   
(R113)

รูปที่ 4.4 รูปคลื่นของวงจร Separator and Lockout Timer signal @  $t_L = 500\text{ns}$

## 4.2 ทำการทดลอง Main Circuit Section

ทำการทดลองโดยจ่ายไฟเฉพาะส่วนของ Fault protection และ Sensor ก่อนส่วน Inverter main circuit ยังไม่ต้องต่อไฟเข้า ทั้งนี้เนื่องจากต้องแน่ใจเสียก่อนว่า Fault protection ทำงานได้ถูกต้องซึ่งจะช่วยป้องกัน Inverter main circuit ไม่ให้เสียหายจาก fault และความผิดพลาดต่างๆ ของวงจรเอง

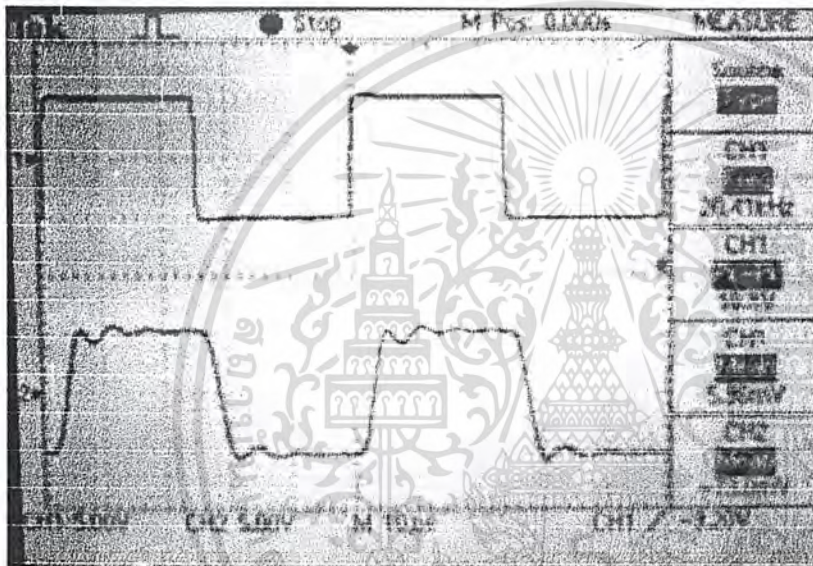
ทำการทดสอบการทำงานของ Fault protection โดยปลดขั้ว Sensor จาก  $v_{CSN(-)}$  ป้อน  $v_{CSN(-)} = \pm 1\text{ Vp}$  square wave จะได้สัญญาณ OC-N(-) มี  $t_{PDHL} = 44\ \mu\text{s}$  และได้ OC-N(+) มี  $t_{PDHL} = 35\ \mu\text{s}$  ซึ่งจะเห็นว่าช้ามาก โดยหากช้ากว่า  $10\ \mu\text{s}$  จะไม่สามารถป้องกัน IGBT Inverter จาก Short circuit fault ได้จึงปรับปรุงวงจรเฉพาะส่วนของ OC-N(+) โดยเติม Antisaturation Network (Diode+Zener Diode) วงก็ช่วยปรับปรุงเวลาของ OC-N(+) ได้เป็น  $t_{PDHL} = 24\ \mu\text{s}$  ซึ่งก็ยังไม่เพียงพอกับความต้องการจึงเพิ่มวงจร Analog comparator ที่ใช้ LM311 และใช้ส่งสัญญาณผ่านยัง Fault Flip Flop & turn on auto reset circuit โดยตรงซึ่งจะได้ผลเป็นดังนี้คือ Fault shut down delay =  $9.4\ \mu\text{s}$  @  $v_{CSN(-)} = -1\text{ V}$  และเป็น  $2.2\ \mu\text{s}$  @  $v_{CSN(-)} = -2\text{ V}$  ถึง  $-10\text{ V}$  ซึ่งถือว่าใช้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทดสอบการทำงานของวงจร Chopper control circuit ปรากฏว่าสามารถทำงานไปได้ถึง  $f_{max} \cong 37 \text{ kHz}$  ก่อนที่จะ ON อย่างคั่นเนื่อง

ทดสอบการทำงานของวงจร Under voltage & Inrush current protection โดยใช้  $V^*_{BUS} = \text{DC} + \text{AC}$  @  $f = 200 \text{ Hz}$  จะได้  $V_{OL}$  @  $V^*_{BUS} = 6.32 \text{ V}$  และ  $V^*_{BUS} = 5.36 \text{ V}$

ทำการปรับแต่งวงจร Analog Optocoupler เพื่อใช้แยกสัญญาณอนาล็อกจากส่วน Hazardous voltageside กับส่วน Safe Extra Low Voltage (SELV) ตามมาตรฐาน VDE0883 เพื่อความปลอดภัยแก่ผู้ใช้งาน ผลการทดสอบการทำงานเป็นดังรูปที่ 4.5



Trig. Source: CH1  
Time/Div: 500  $\mu\text{s}/\text{Div}$   
CH1 V/Div: 5V/Div DC  
CH2 V/Div: 5V/Div DC

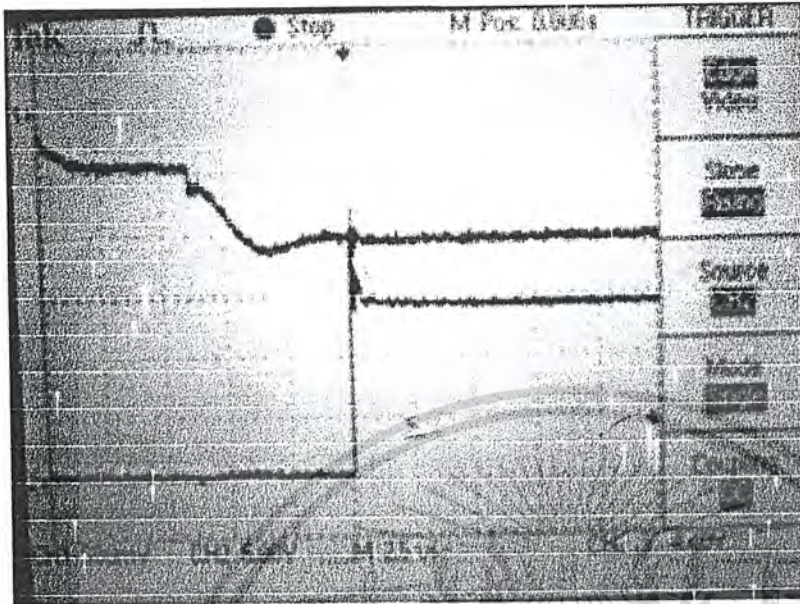
CH1 Input: 10Vp-p  
20kHz Square wave  
CH1 Output:  $Q_U$  (R111)  
CH2 Output:  $Q_U^*$  (R113)

รูปที่ 4.5 รูปคลื่นของวงจร Analog Optocoupler step (square wave) response

จากการทดสอบ Fault protection และ Sensor ทำให้มั่นใจได้ว่าภาค Fault protection จะสามารถช่วยป้องกัน Inverter main circuit ไม่ให้เสียหายได้แต่เพื่อเพิ่มความมั่นใจจะทำการลัดวงจรจริงๆ จากแรงดัน DC BUS ค่าต่ำๆ ก่อน ทำการทดสอบโดยจ่ายแรงดันให้ DC BUS มีค่าแรงดันเป็น 10 VDC และป้อนแรงดันให้แก่  $V^*_{BUS} = 6.5 \dots 8.5 \text{ Vdc}$  เพื่อทดสอบให้วงจร Under voltage protection ปลดอยให้ทำงานแล้วทำการ short BUS ทางด้าน Three phase inverter ด้วย  $R = 0.5 \Omega$

ผลที่ได้คือ FAULT SD ทำงานโดย Active "H" ด้วย  $t_{PHL} = 4.4 \mu\text{s}$  ดังรูปที่ 4.6 ซึ่งทำให้มั่นใจได้ว่า Fault protection จะช่วยป้องกันวงจรเมนของอินเวอร์เตอร์ได้ ให้ต่อวงจรต่างๆ กลับเข้าให้ถูกต้องทั้งหมด ต่อความต้านทาน R-L Load หรือมอเตอร์แล้วทำการเปิดสวิตช์เพื่อให้วงจรทั้งหมดทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Trig. Source: CH2 rising with 4.4V

Time/Div: 2.5  $\mu$ s/Div  
CH1 V/Div: 500mV/Div  
CH2 V/Div: 5V/Div DC

CH1 Input:  $v_{CSN(-)}$  = -1 V for BUS fault  
CH2 Output: Active "H" with  $t_{PHL}$  = 4.4 $\mu$ s

รูปที่ 4.6 รูป Fault signal / Response @FAULT SD Short with 0.5  $\Omega$  @  $V_{BUS}$  = 16VDC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปและข้อเสนอแนะ

ผลจากการดำเนินงานโครงการนี้ ทำให้ได้ตัวขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสแบบพีดับบลิว เอ็มอินเวอร์เตอร์ ที่ใช้วิธีการ natural sampling โดยใช้ third - harmonic - injection - sinusoidal wave เป็น modulating signal เพื่อมา modulate กับ triangular wave ซึ่งจะ ทำให้ modulated signal มีแรงดัน output ได้สูงกว่าปกติ 15.5% โดยมี harmonic components ต่ำสุด ทำให้สามารถนำไปใช้ขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟส โดยมีประสิทธิภาพในแง่ของพลังงานดี

การออกแบบตัวขับนี้ใช้ ROM look - up table และ DAC เป็น signal generator โดย third - harmonic - injection - sinusoidal wave ที่ได้จากการคำนวณด้วยเครื่องคอมพิวเตอร์มาล่วงหน้าก่อนแล้ว ถูกลำมาเก็บไว้ใน ROM แล้วเปลี่ยนให้เป็นปริมาณอนาล็อกด้วย DAC โดยปรับขนาดของสัญญาณด้วย DAC Multiplying เพื่อให้สามารถปรับ modulation index ได้ แล้วนำมามา modulate กับ triangular wave ที่กำเนิดจากวงจรอนาล็อก แล้วจัดการขยายกำลัง modulated signal นี้ให้ขับกำลังงานได้สูงขึ้นด้วย IGBT ที่จัดวงจรเป็น three - phase bridge inverter โดยสามารถเปลี่ยนความถี่ได้ด้วย VFC input

ผลการออกแบบสร้างเครื่องต้นแบบตามโครงการนี้ ทำให้ได้ตัวขับเคลื่อนมอเตอร์เหนี่ยวนำสามเฟสแบบพีดับบลิว เอ็มอินเวอร์เตอร์ชนิด VVVF Inverter ที่สามารถปรับความถี่เอาต์พุตได้จาก 0 ถึง 60 Hz จากเป้าหมายที่ตั้งไว้คือ 0 ถึง 120 Hz ทั้งนี้เนื่องมาจากปัญหาการทำงานที่ความถี่สูงของวงจร wide rang VFC ไม่สามารถทำงานได้ถึงความถี่ 245,760 Hz ซึ่งเป็นความถี่สัญญาณนาฬิกาที่ทำให้ได้ความถี่เอาต์พุตเป็น 120 Hz ดังนั้นหากทำการปรับปรุงเปลี่ยนแปลงสมรรถนะของ wide rang VFC ก็จะทำให้สามารถผลิตช่วงความถี่เอาต์พุตให้มีค่าตามที่ต้องการได้ อินเวอร์เตอร์ที่ได้มีกำลังขับได้สูงสุด 1 kW (2 kW สำหรับ 200% Dynamic Torque) จากการทำงานเชิงสวิตช์ของ IGBT ภาคอินเวอร์เตอร์ด้วยความถี่ 20 kHz ทำให้มีเสียงรบกวนอันเนื่องมาจากฮาร์โมนิกส์ความถี่สูงในทุกความเร็วรอบของมอเตอร์อยู่ในระดับต่ำ สำหรับใช้เป็นตัวขับเพื่อควบคุมความเร็วของอินดักชันมอเตอร์ 3 เฟส 220/380 V 50 Hz ขนาด 1 kW ในแบบ multiquadrant (4-Quadrant) control

อนึ่งโครงการนี้ยังเป็นเครื่องต้นแบบที่ออกแบบและสร้างขึ้นครั้งแรก จึงยังงมีปัญหาในการทำงานตามเป้าหมายที่ตั้งไว้อยู่บ้าง อีกทั้งตัวเครื่องที่ได้ยังมีขนาดใหญ่และน้ำหนักมากเกินไปซึ่งปัญหาต่างๆ เหล่านี้จะสามารถแก้ไขให้ลุล่วงไปได้ในการออกแบบสร้างเครื่องต้นแบบในครั้งถัดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประโยชน์ที่ได้รับจากการทำโครงการนี้ คือความรู้และทักษะในการออกแบบและสร้าง VVVF อินเวอร์เตอร์และการใช้งาน นอกจากนี้แล้วทางทีมงานคาดหวังว่า ผู้ที่สนใจศึกษาปริญญา นิพนธ์นี้จะได้รับความรู้ในการออกแบบและสร้าง VVVF อินเวอร์เตอร์บ้าง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

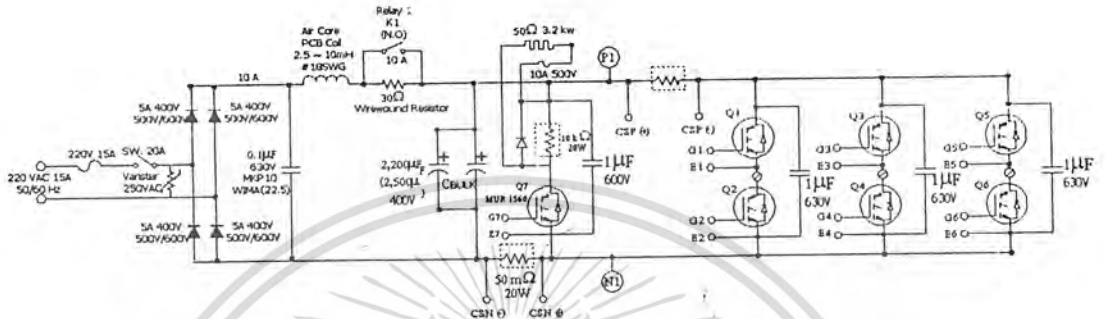
1. B.K. Bose , POWER ELECTRONICS AND AC DRIVE , Prentice – Hall , Englewood Cliffs , New Jersey , 1986
2. Perter F. Ryff , ELECTRIC MACHINERY , Prentice – Hall International , Inc. , 1988
3. Eiichi Ohno , Introduction to Power Electronics , CLARENDON PRESS – OXFORD , 1988



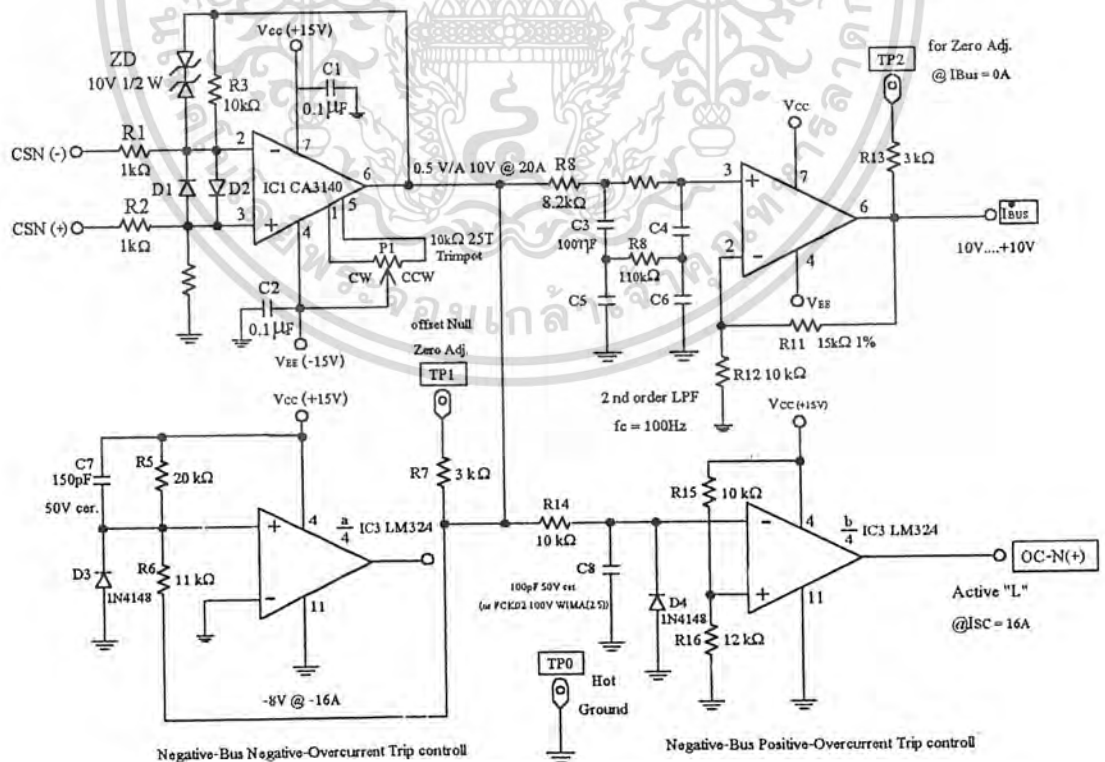
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก

### 1. วงจร Main circuit

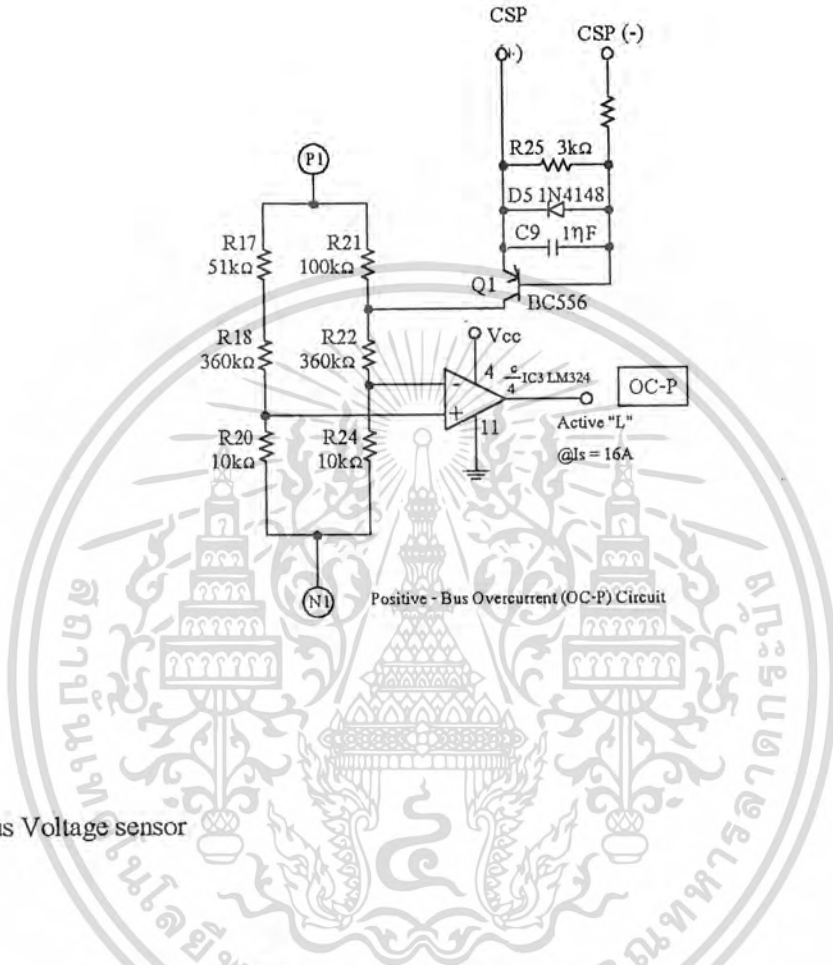


### 2. วงจร Negative Bus Negative Overcurrent trip controller และวงจร Negative Bus Positive Overcurrent trip controller

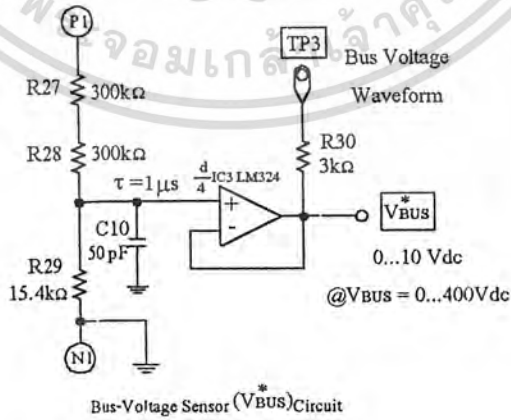


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจร Positive Bus Overcurrent (OC-P) circuit

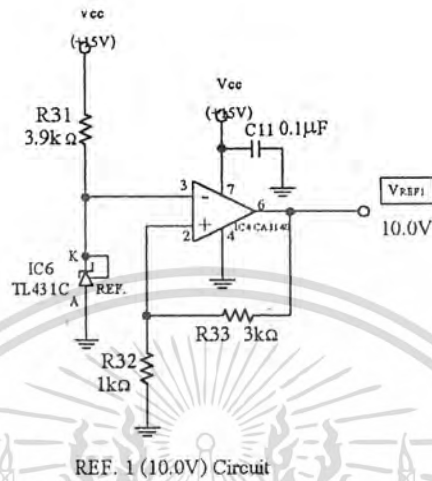


4. วงจร Bus Voltage sensor

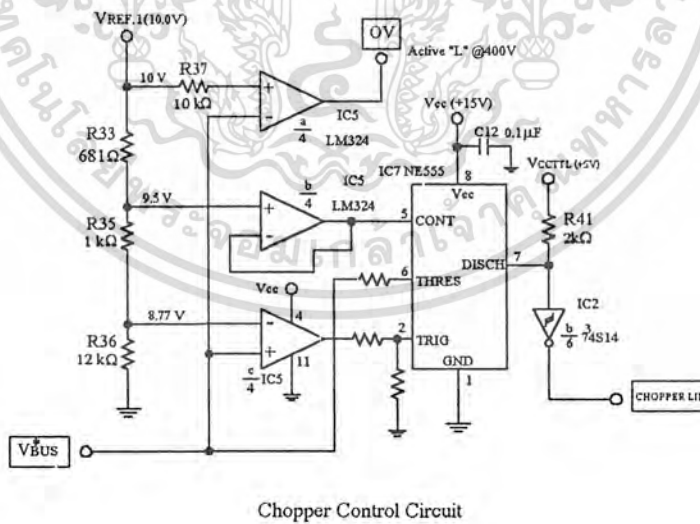


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5. วงจร REF. 1 (10 V)

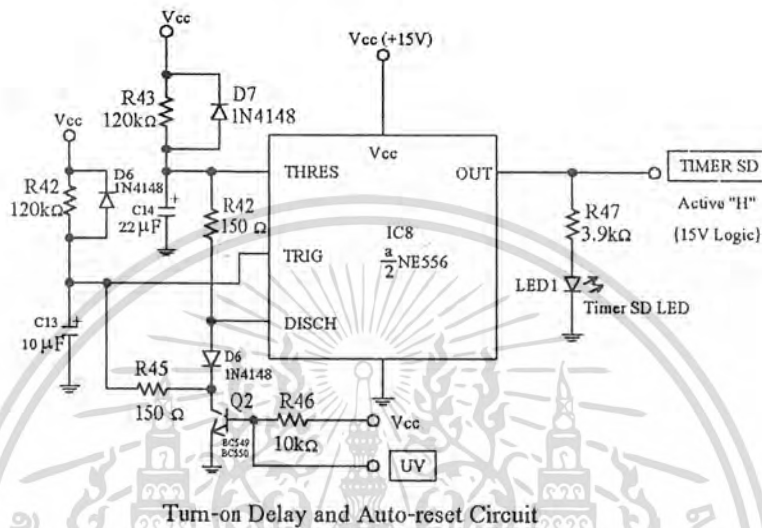


## 6. วงจร Chopper control

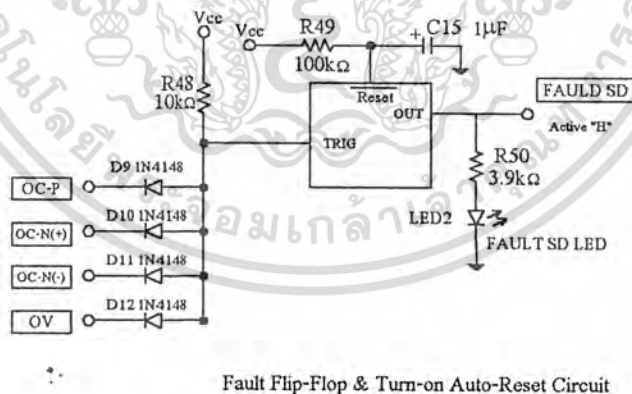


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

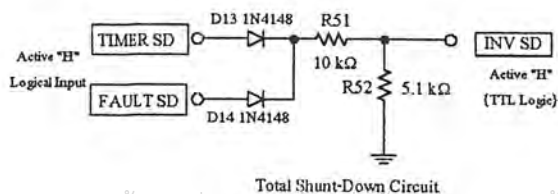
7. วงจร Turn-On delay and Auto-Reset



8. วงจร Fault Flip Flop and Turn-On Auto-reset

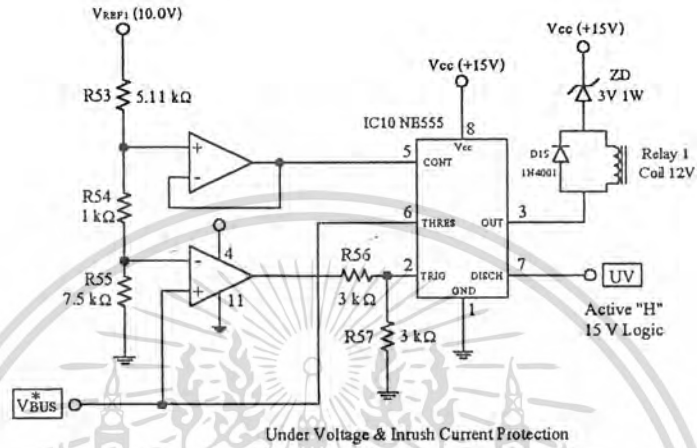


9. วงจร Total Shut-Down

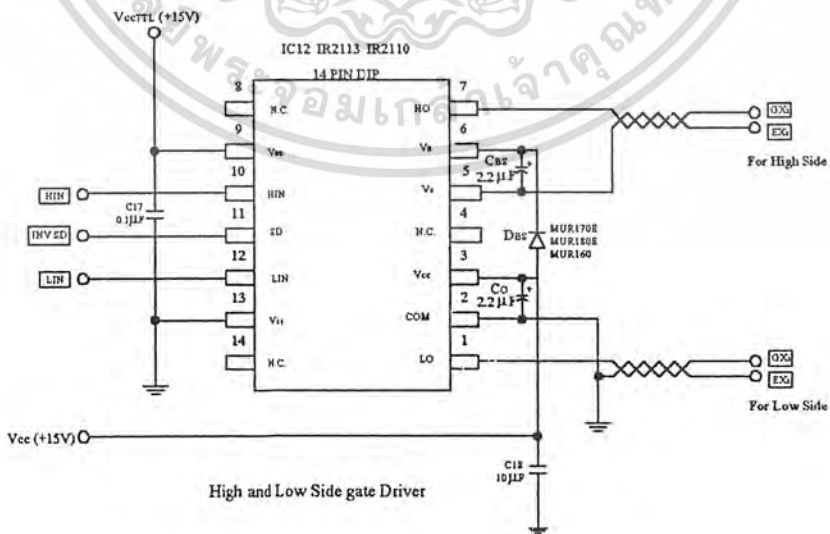


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. วงจร Under Voltage and Inrush Current Protection

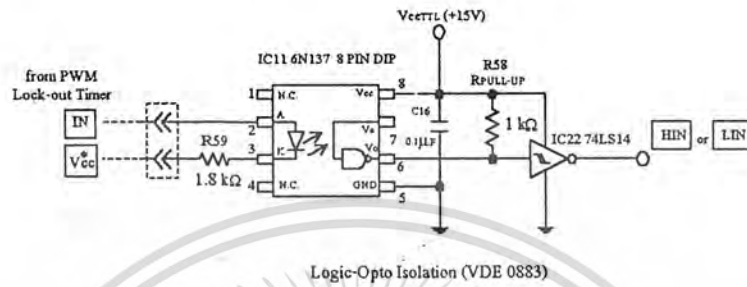


11. วงจร High and Low Side Gate Drive



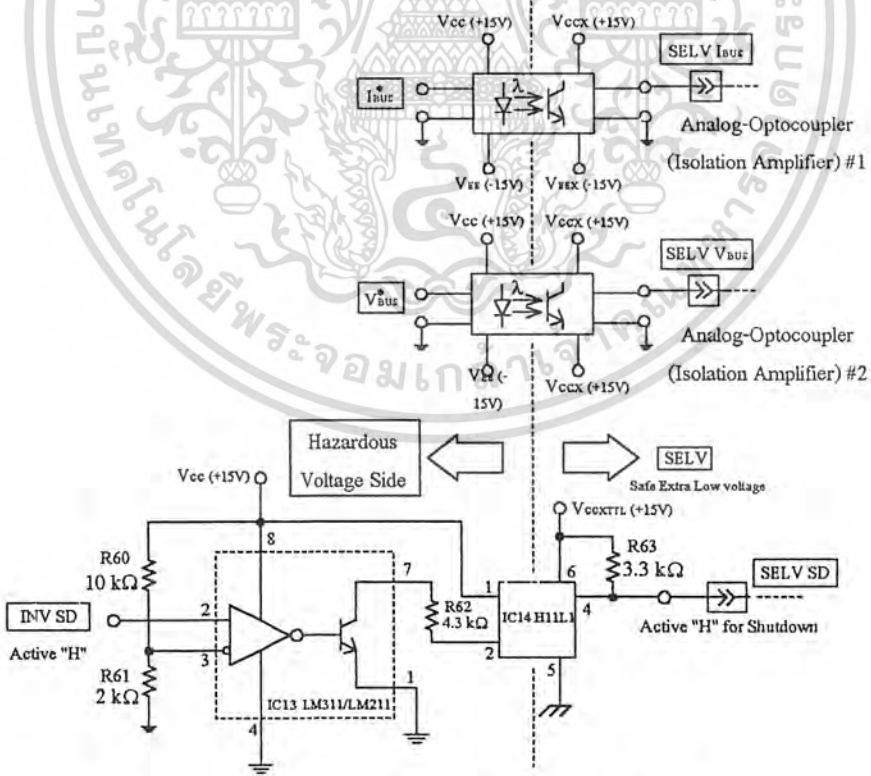
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12. วงจร Logic-Opto Isolation (VDE0883)



Logic-Opto Isolation (VDE 0883)

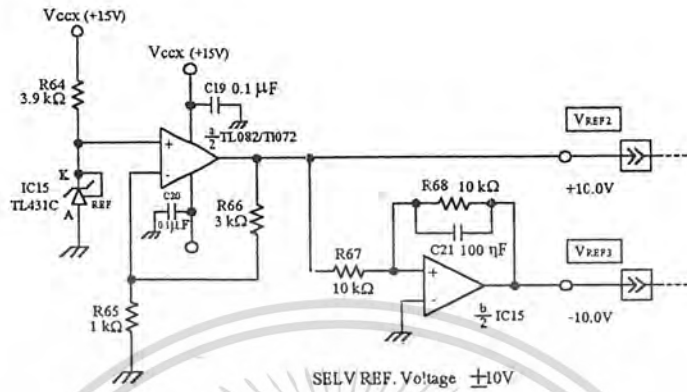
13. วงจร Isolation Return Signal



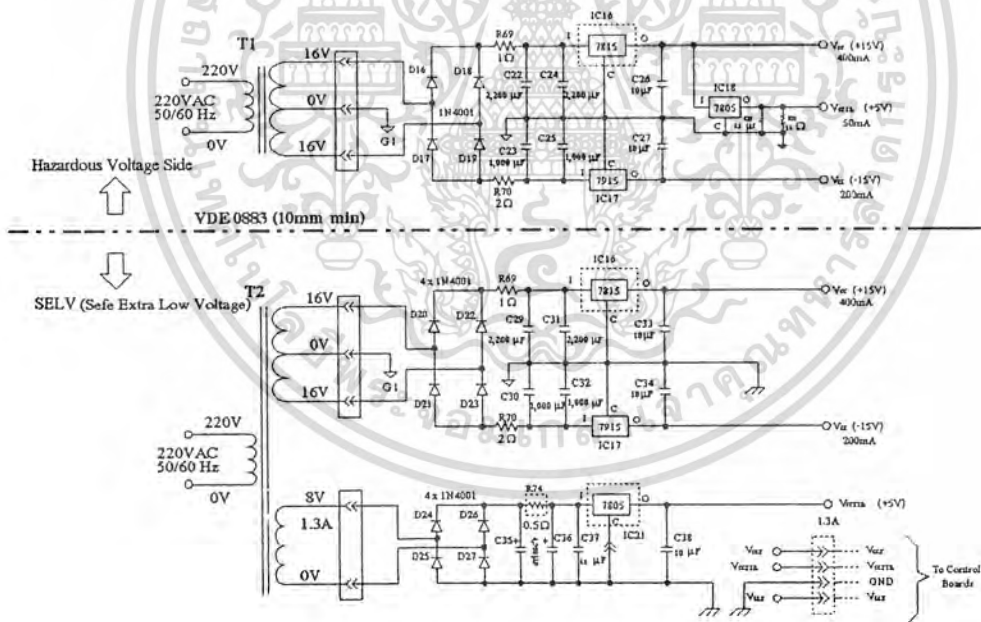
Isolation Return Signal Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

14. วงจร SELV REF. Voltage,  $\pm 10V$

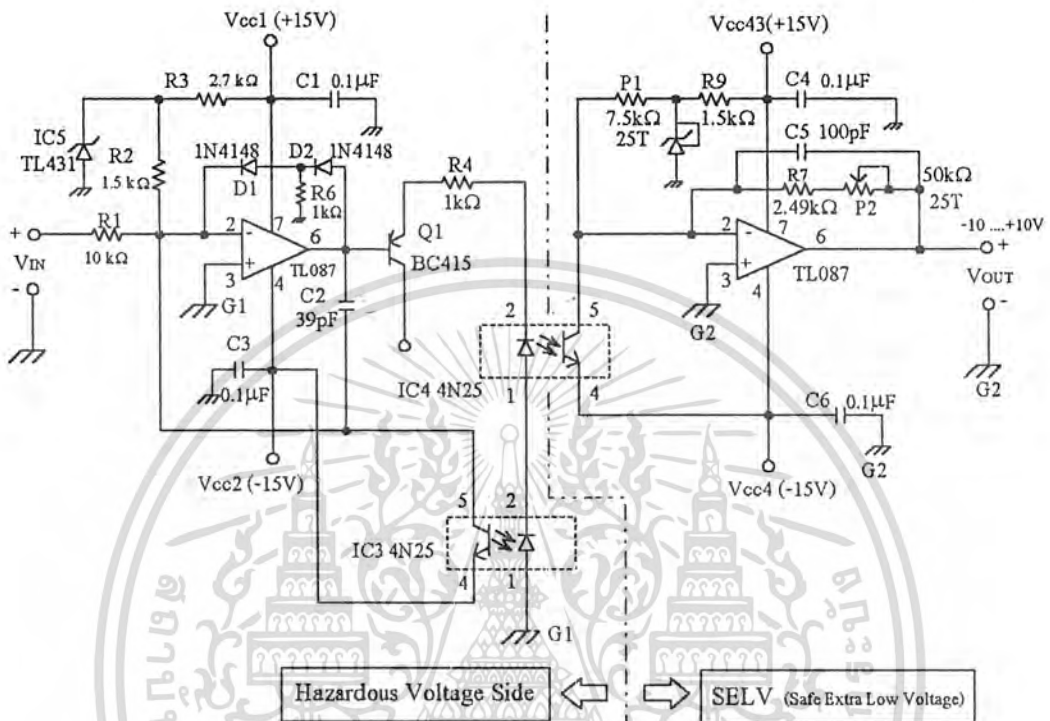


15. วงจร Internal Power Supply

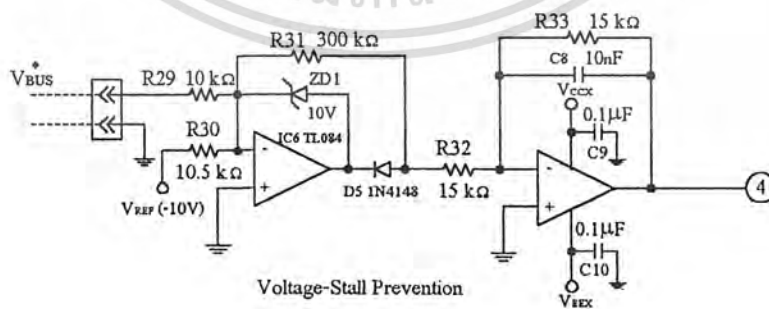


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 16. วงจร Analog Optocoupler (Isolation Amplifier)

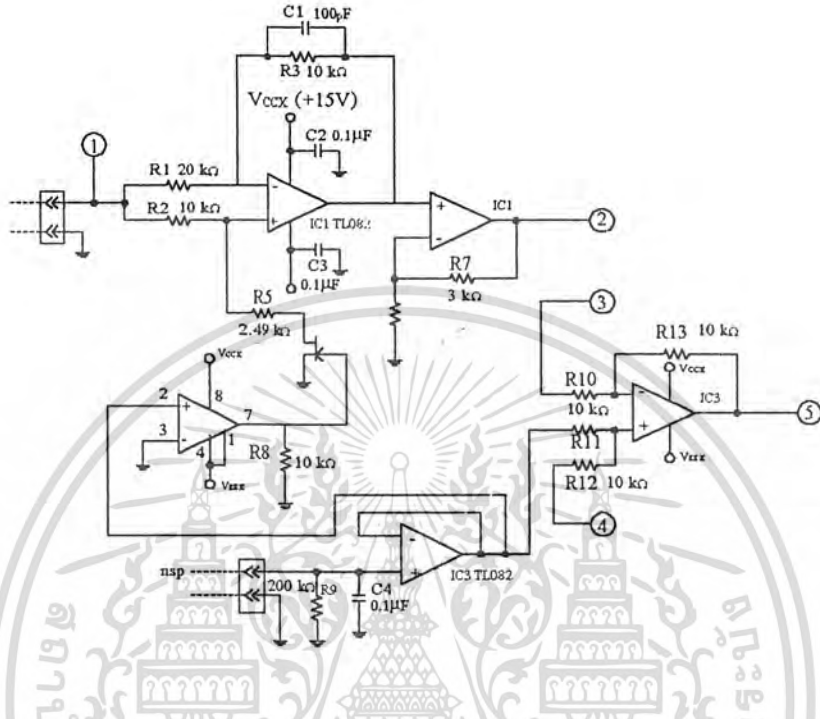


## 17. วงจร Voltage Stall Prevention

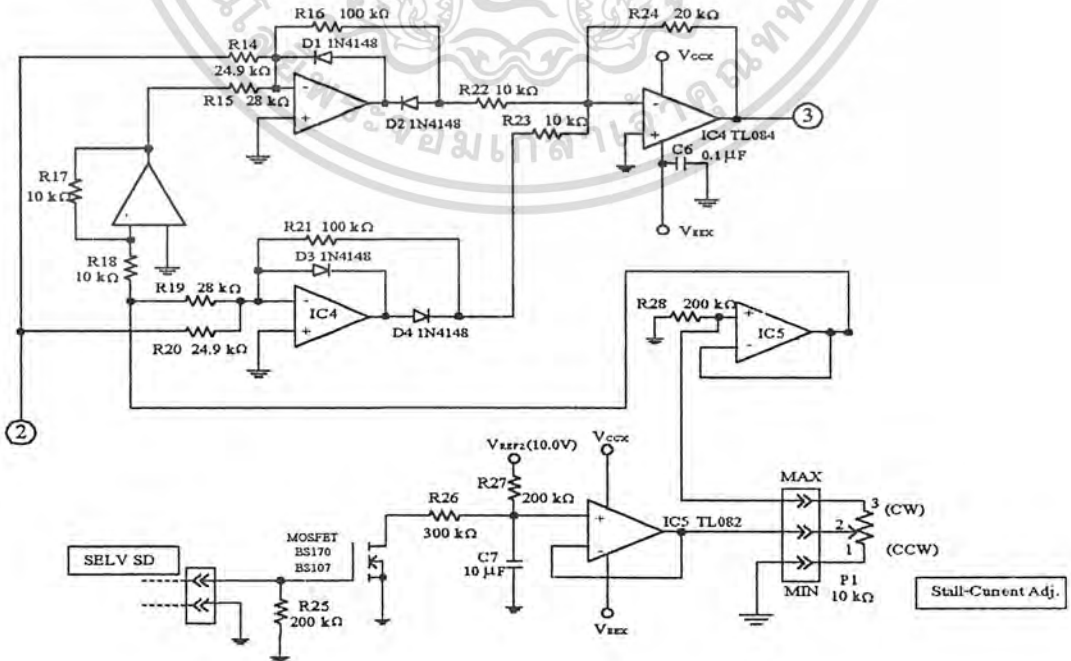


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

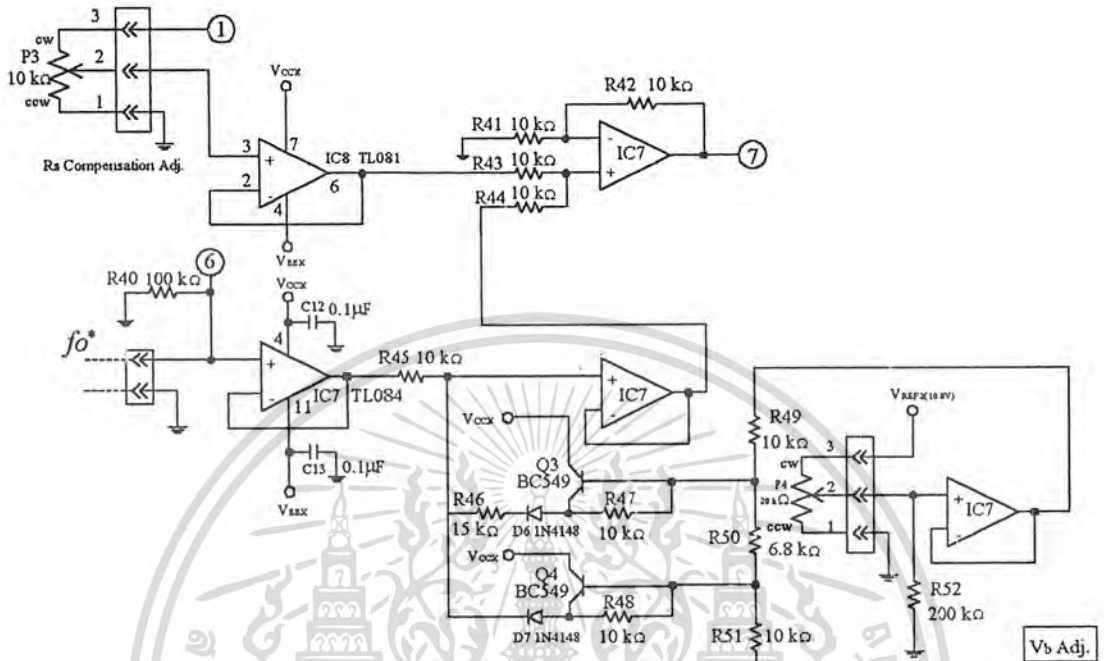
18. วงจร VVVF Control Board II



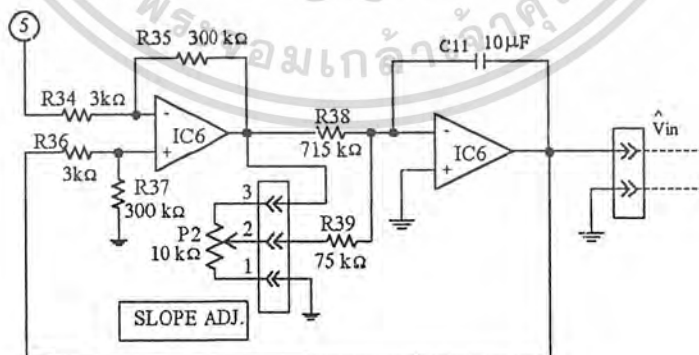
19. วงจร Soft-Start และวงจร Stall Current Adj.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

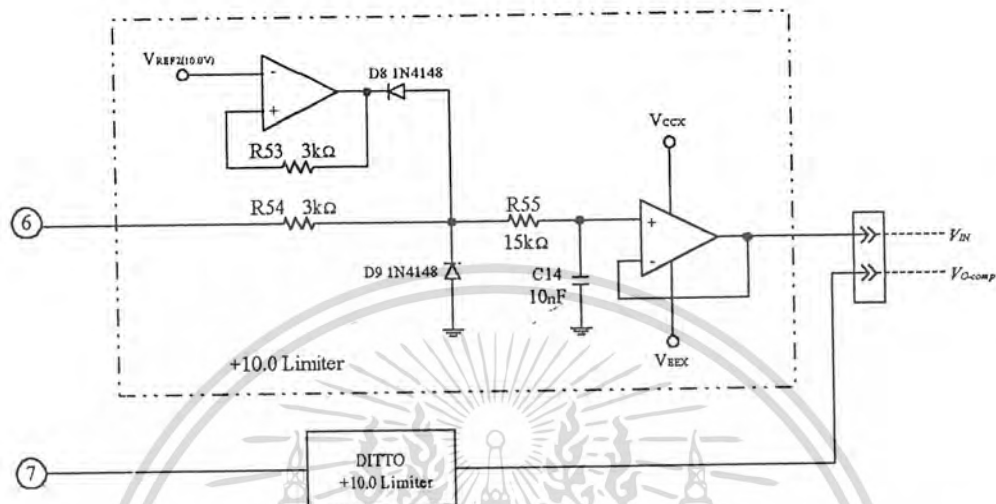
20. วงจร  $V_b$  ADJ. และวงจร  $R_s$  ADJ.

## 21. วงจร Run-Up controller

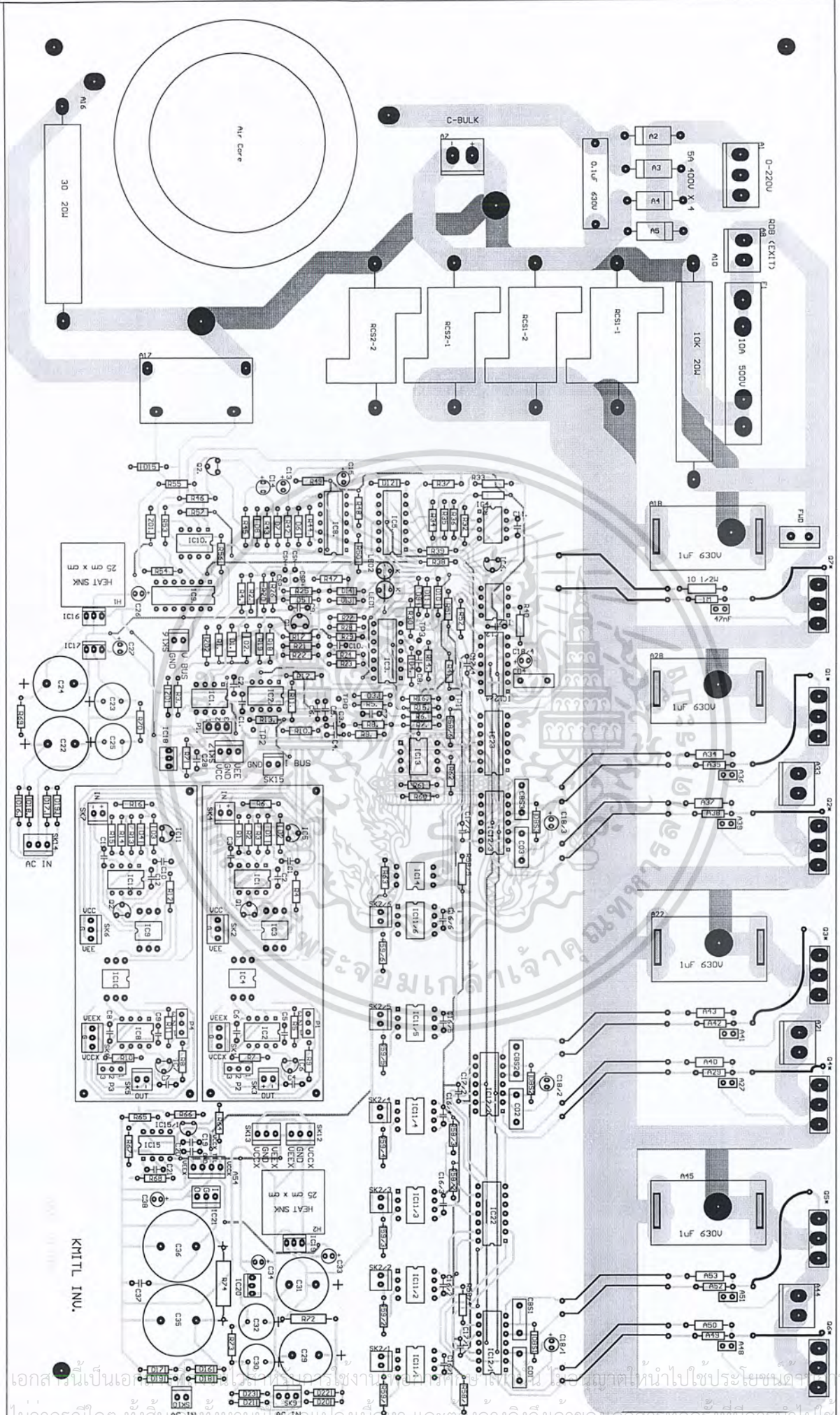


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

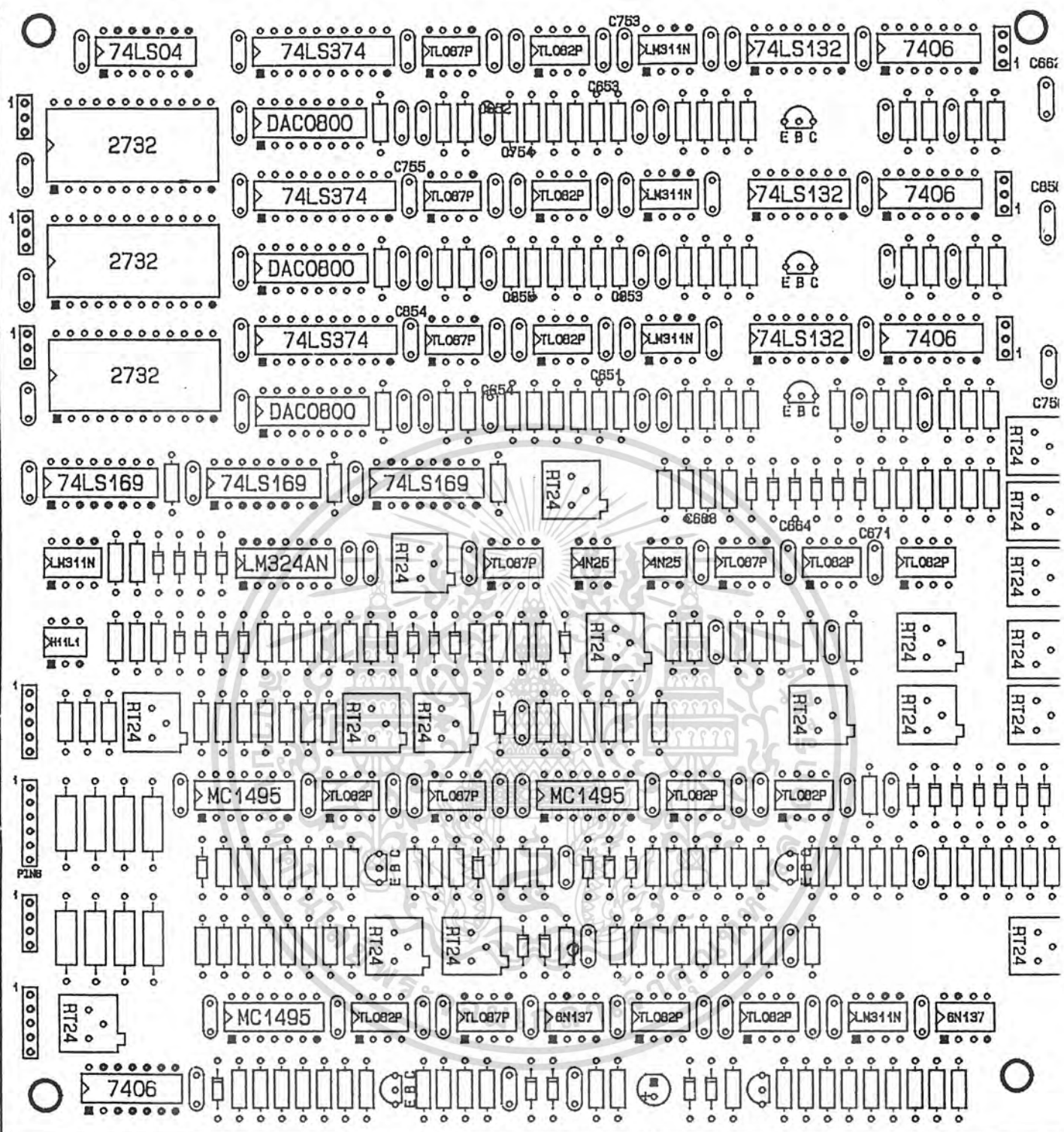
## 22. วงจร Limiter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี อนุญาตให้นำไปใช้ประโยชน์ตามสมควร  
 ไม่สามารถได้ ทั้งสิ้นของทั้งหมดนี้เพื่อแปลเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

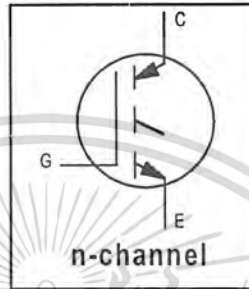


# IRG4BC40W

## INSULATED GATE BIPOLAR TRANSISTOR

### Features

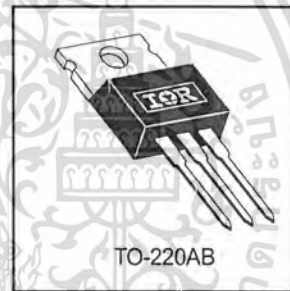
- Designed expressly for Switch-Mode Power Supply and PFC (power factor correction) applications
- Industry-benchmark switching losses improve efficiency of all power supply topologies
- 50% reduction of E<sub>off</sub> parameter
- Low IGBT conduction losses
- Latest-generation IGBT<sup>™</sup> design and construction offers tighter parameters distribution, exceptional reliability



$V_{CES} = 600V$
$V_{CE(on)} \text{ typ.} = 2.05V$
@ $V_{GE} = 15V, I_C = 20A$

### Benefits

- Lower switching losses allow more cost-effective operation than power MOSFETs up to 150 kHz ("hard switched" mode)
- Of particular benefit to single-ended converters and boost PFC topologies: 150W and higher
- Low conduction losses and minimal minority-carrier recombination make these an excellent option for resonant mode switching as well (up to >>300 kHz)



### Absolute Maximum Ratings

	Parameter	Max.	Units
$V_{CES}$	Collector-to-Emitter Breakdown Voltage	600	V
$I_C @ T_C = 25^\circ C$	Continuous Collector Current	40	A
$I_C @ T_C = 100^\circ C$	Continuous Collector Current	20	
$I_{CM}$	Pulsed Collector Current ①	160	
$I_{LM}$	Clamped Inductive Load Current ②	160	
$V_{GE}$	Gate-to-Emitter Voltage	$\pm 20$	V
$E_{ARV}$	Reverse Voltage Avalanche Energy ③	160	mJ
$P_D @ T_C = 25^\circ C$	Maximum Power Dissipation	160	W
$P_D @ T_C = 100^\circ C$	Maximum Power Dissipation	65	
$T_J$	Operating Junction and	-55 to + 150	°C
$T_{STG}$	Storage Temperature Range		
	Soldering Temperature, for 10 seconds	300 (0.063 in. (1.6mm) from case )	
	Mounting torque, 6-32 or M3 screw.	10 lbf·in (1.1N·m)	

### Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	0.77	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.5	—	
$R_{\theta JA}$	Junction-to-Ambient, typical socket mount	—	80	
Wt	Weight	2.0 (0.07)	—	g (oz)

# IRG4BC40W

International  
IR Rectifier

## Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)CES}$	Collector-to-Emitter Breakdown Voltage	600	—	—	V	$V_{GE} = 0V, I_C = 250\mu A$
$V_{(BR)ECS}$	Emitter-to-Collector Breakdown Voltage ①	18	—	—	V	$V_{GE} = 0V, I_C = 1.0A$
$\Delta V_{(BR)CES}/\Delta T_J$	Temperature Coeff. of Breakdown Voltage	—	0.44	—	$V/^\circ\text{C}$	$V_{GE} = 0V, I_C = 1.0mA$
$V_{CE(ON)}$	Collector-to-Emitter Saturation Voltage	—	2.05	2.5	V	$I_C = 20A$ $V_{GE} = 15V$ See Fig.2, 5
		—	2.36	—		
		—	1.90	—		
$V_{GE(th)}$	Gate Threshold Voltage	3.0	—	6.0		$V_{CE} = V_{GE}, I_C = 250\mu A$
$\Delta V_{GE(th)}/\Delta T_J$	Temperature Coeff. of Threshold Voltage	—	13	—	$mV/^\circ\text{C}$	$V_{CE} = V_{GE}, I_C = 250\mu A$
$g_{fe}$	Forward Transconductance ②	18	28	—	S	$V_{CE} = 100V, I_C = 20A$
$I_{CES}$	Zero Gate Voltage Collector Current	—	—	250	$\mu A$	$V_{GE} = 0V, V_{CE} = 600V$
		—	—	2.0		$V_{GE} = 0V, V_{CE} = 10V, T_J = 25^\circ\text{C}$
		—	—	2500		$V_{GE} = 0V, V_{CE} = 600V, T_J = 150^\circ\text{C}$
$I_{GES}$	Gate-to-Emitter Leakage Current	—	—	$\pm 100$	nA	$V_{GE} = \pm 20V$

## Switching Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$Q_g$	Total Gate Charge (turn-on)	—	98	147	nC	$I_C = 20A$ $V_{CC} = 400V$ $V_{GE} = 15V$ See Fig.8
$Q_{ge}$	Gate - Emitter Charge (turn-on)	—	12	18		
$Q_{gc}$	Gate - Collector Charge (turn-on)	—	36	54		
$t_{d(on)}$	Turn-On Delay Time	—	27	—	ns	$T_J = 25^\circ\text{C}$ $I_C = 20A, V_{CC} = 480V$ $V_{GE} = 15V, R_G = 10\Omega$ Energy losses include "tail" See Fig. 9,10, 14
$t_r$	Rise Time	—	22	—		
$t_{d(off)}$	Turn-Off Delay Time	—	100	150		
$t_f$	Fall Time	—	74	110		
$E_{on}$	Turn-On Switching Loss	—	0.11	—	mJ	See Fig. 10,11, 14
$E_{off}$	Turn-Off Switching Loss	—	0.23	—		
$E_{ts}$	Total Switching Loss	—	0.34	0.45		
$t_{d(on)}$	Turn-On Delay Time	—	25	—	ns	$T_J = 150^\circ\text{C}$ , $I_C = 20A, V_{CC} = 480V$ $V_{GE} = 15V, R_G = 10\Omega$ Energy losses include "tail" See Fig. 10,11, 14
$t_r$	Rise Time	—	23	—		
$t_{d(off)}$	Turn-Off Delay Time	—	170	—		
$t_f$	Fall Time	—	124	—		
$E_{ts}$	Total Switching Loss	—	0.85	—	mJ	
$L_E$	Internal Emitter Inductance	—	7.5	—	nH	Measured 5mm from package
$C_{ies}$	Input Capacitance	—	1900	—	pF	$V_{GE} = 0V$ $V_{CC} = 30V$ $f = 1.0MHz$ See Fig. 7
$C_{oes}$	Output Capacitance	—	140	—		
$C_{res}$	Reverse Transfer Capacitance	—	35	—		

### Notes:

- ① Repetitive rating;  $V_{GE} = 20V$ , pulse width limited by max. junction temperature. ( See fig. 13b )
- ②  $V_{CC} = 80\%(V_{CES})$ ,  $V_{GE} = 20V$ ,  $L = 10\mu H$ ,  $R_G = 10\Omega$ , (See fig. 13a)
- ③ Repetitive rating; pulse width limited by maximum junction temperature.
- ④ Pulse width  $\leq 80\mu s$ ; duty factor  $\leq 0.1\%$ .
- ⑤ Pulse width  $5.0\mu s$ , single shot.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

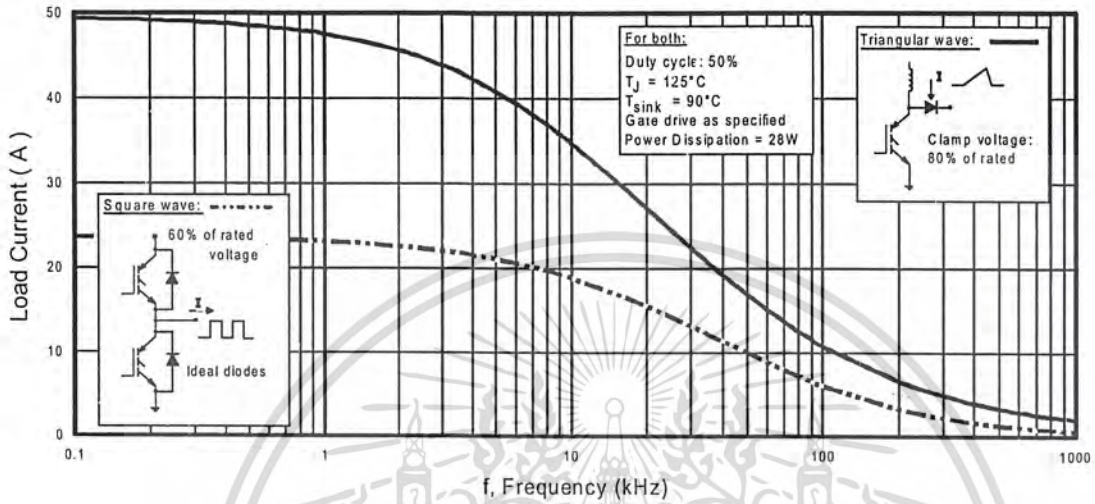


Fig. 1 - Typical Load Current vs. Frequency  
(Load Current =  $I_{RMS}$  of fundamental)

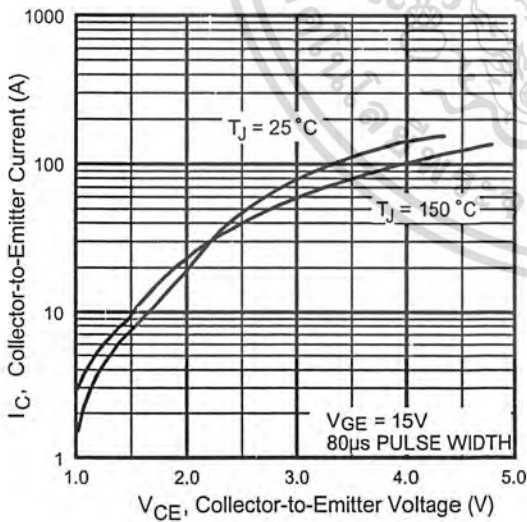


Fig. 2 - Typical Output Characteristics

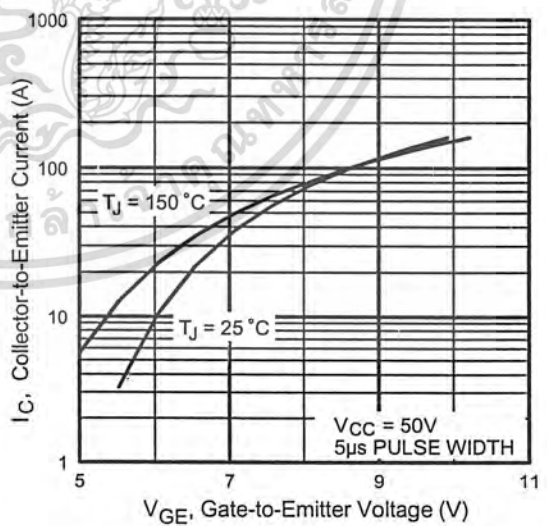


Fig. 3 - Typical Transfer Characteristics

# IRG4BC40W

International  
**IR** Rectifier

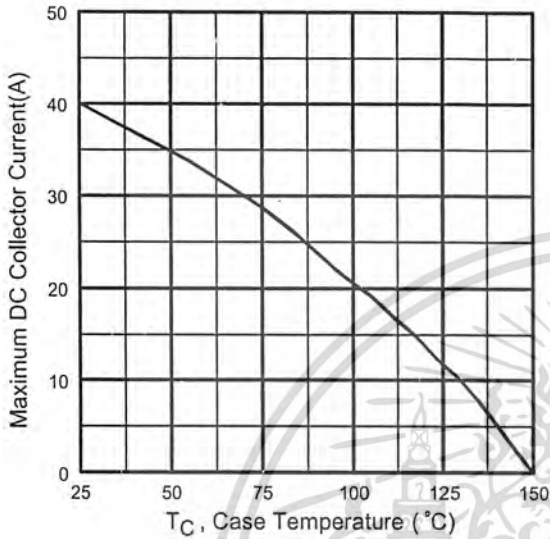


Fig. 4 - Maximum Collector Current vs. Case Temperature

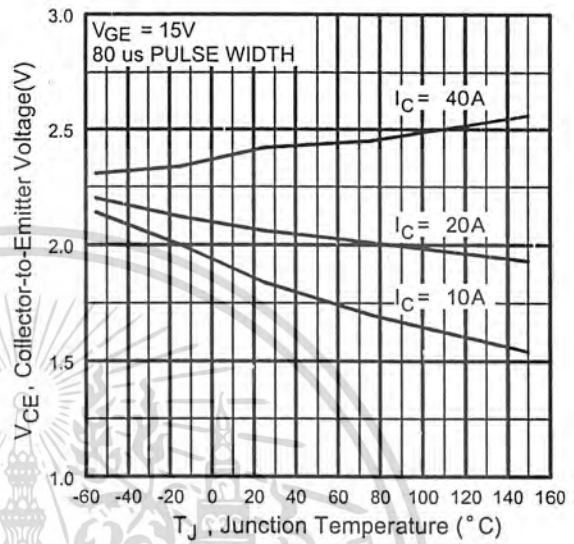


Fig. 5 - Typical Collector-to-Emitter Voltage vs. Junction Temperature

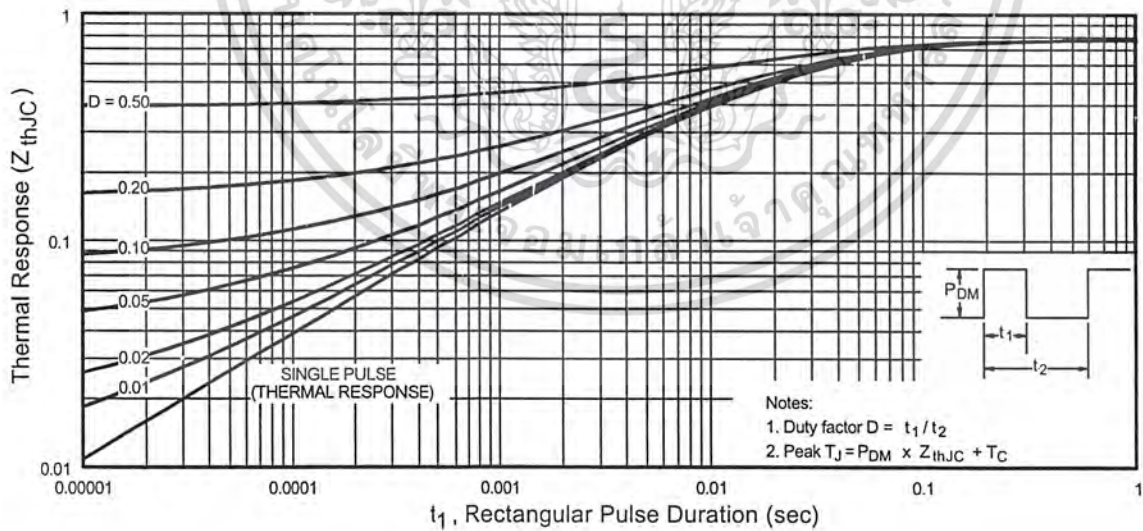


Fig. 6 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะวิธีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

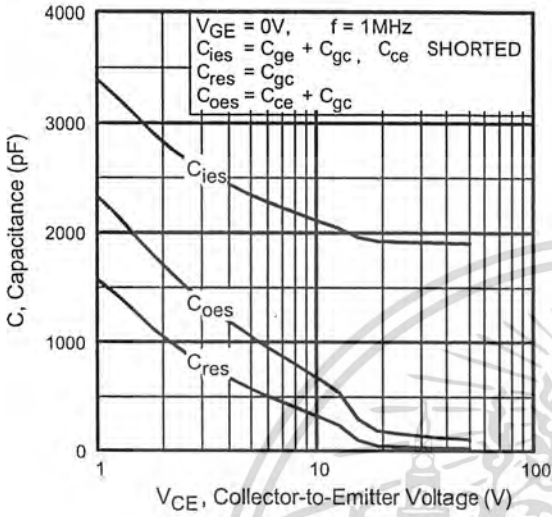


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

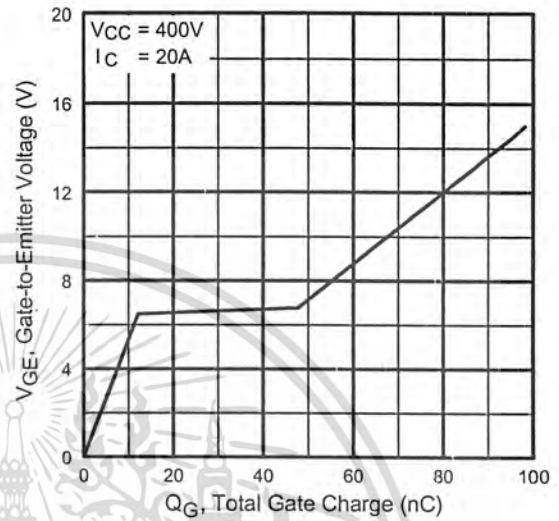


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

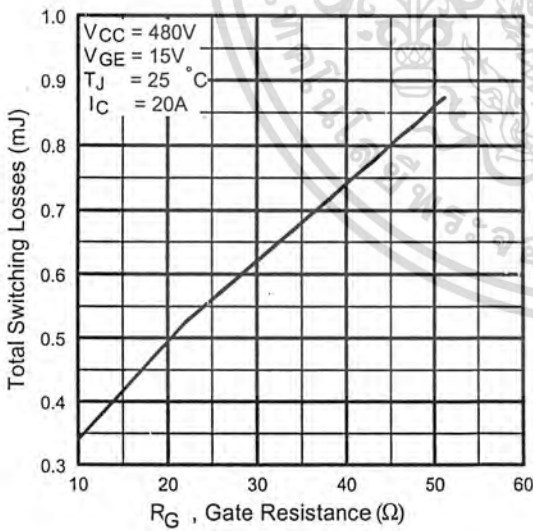


Fig. 9 - Typical Switching Losses vs. Gate Resistance

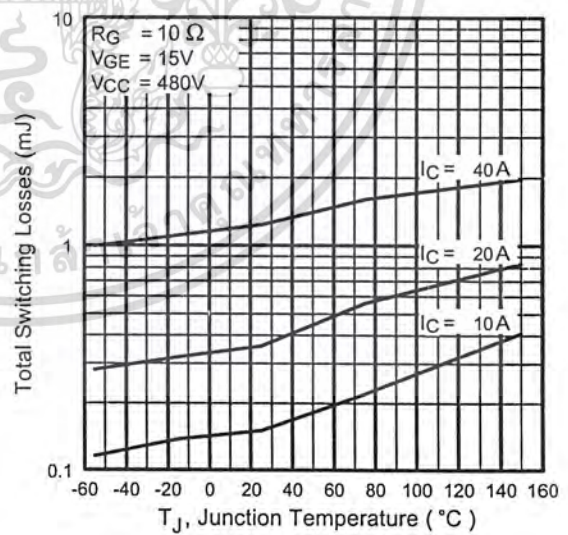


Fig. 10 - Typical Switching Losses vs. Junction Temperature

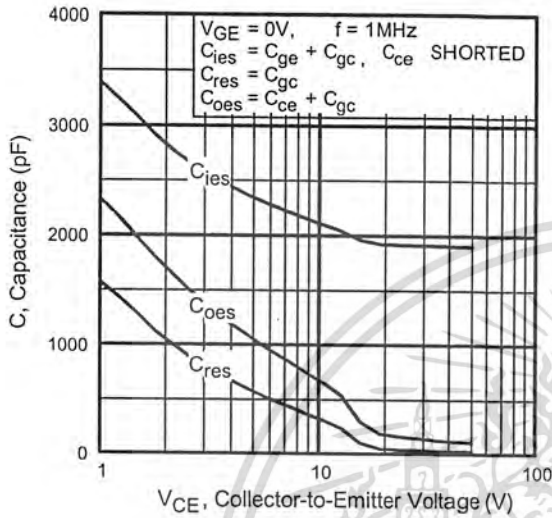


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

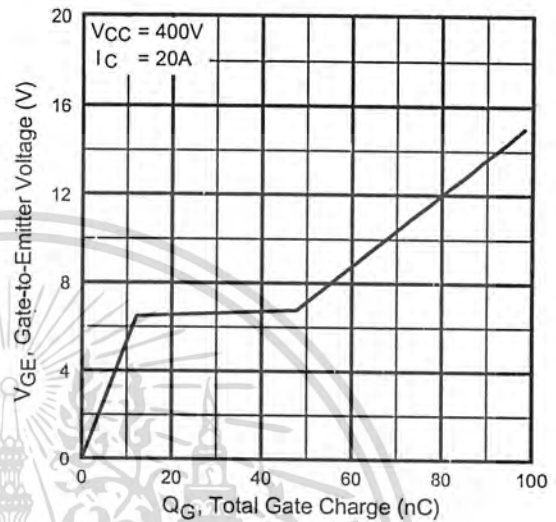


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

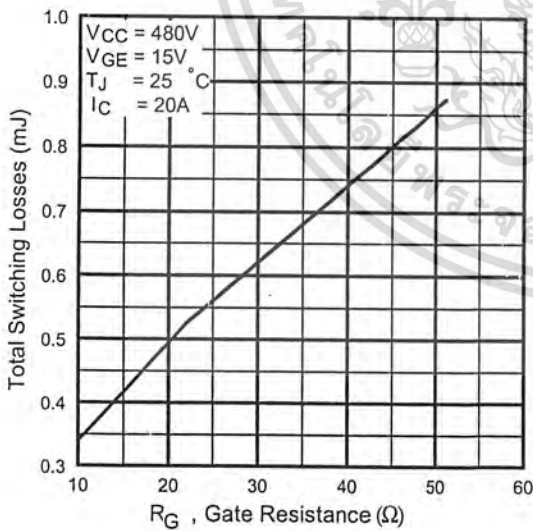


Fig. 9 - Typical Switching Losses vs. Gate Resistance

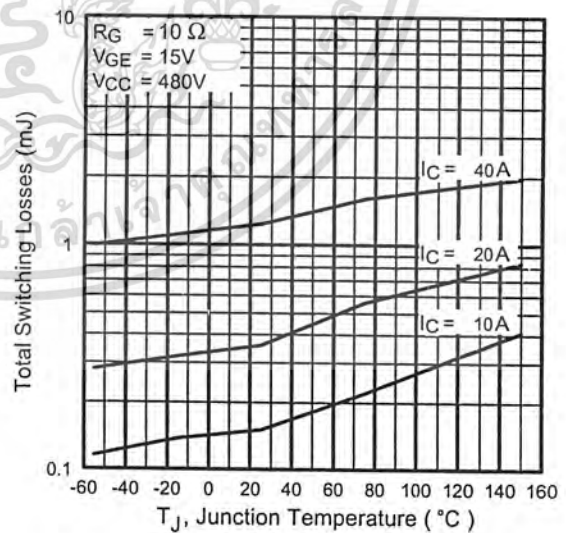


Fig. 10 - Typical Switching Losses vs. Junction Temperature

# IRG4BC40W

International  
**IGBT** Rectifier

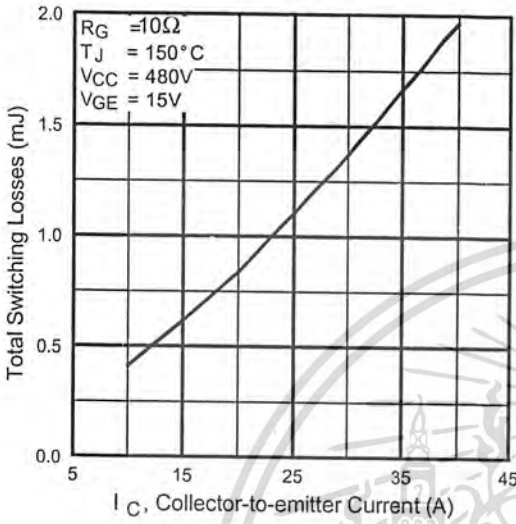


Fig. 11 - Typical Switching Losses vs. Collector-to-Emitter Current

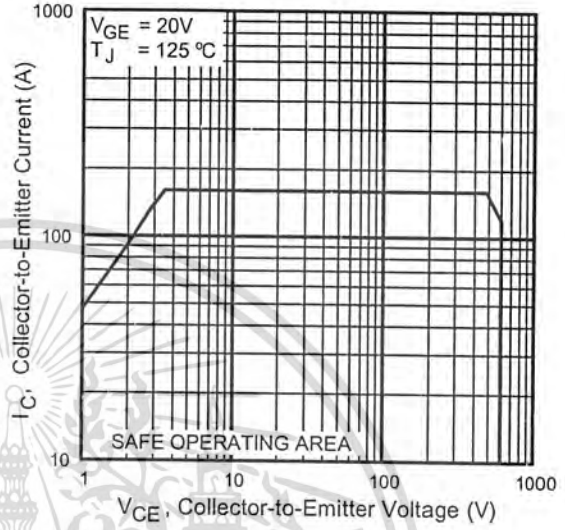
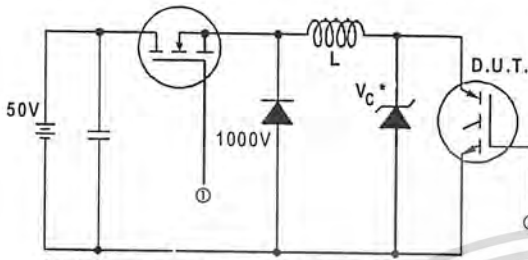


Fig. 12 - Turn-Off SOA



\* Driver same type as D.U.T.;  $V_c = 80\%$  of  $V_{ce(max)}$   
 \* Note: Due to the 50V power supply, pulse width and inductor will increase to obtain rated  $I_d$ .

Fig. 13a - Clamped Inductive Load Test Circuit

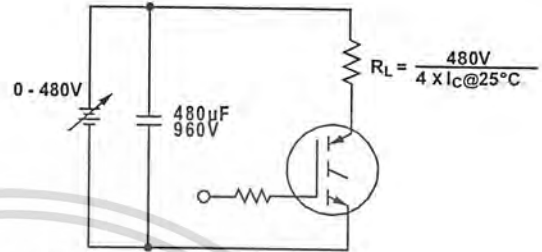


Fig. 13b - Pulsed Collector Current Test Circuit

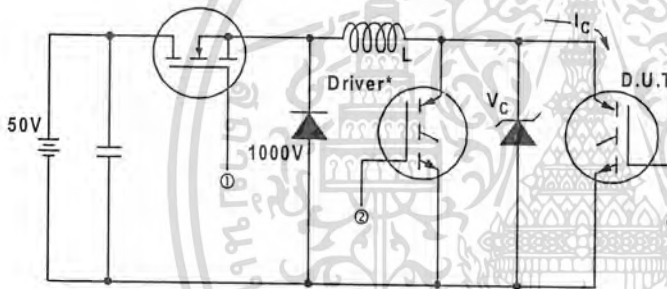


Fig. 14a - Switching Loss Test Circuit

\* Driver same type as D.U.T.,  $V_c = 480V$

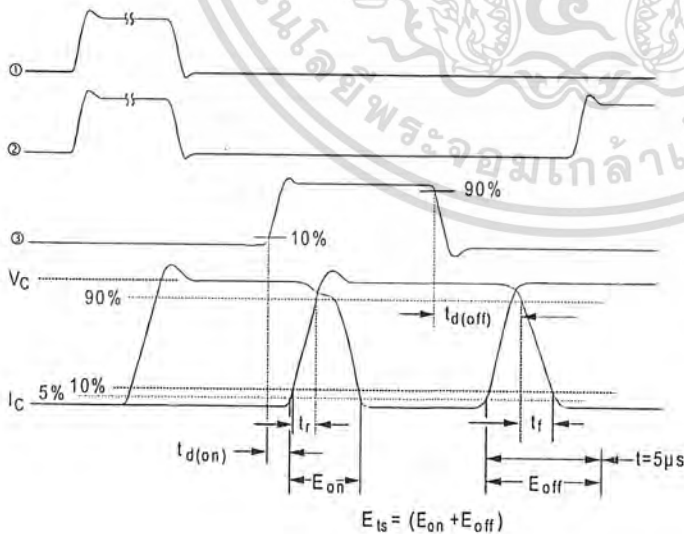
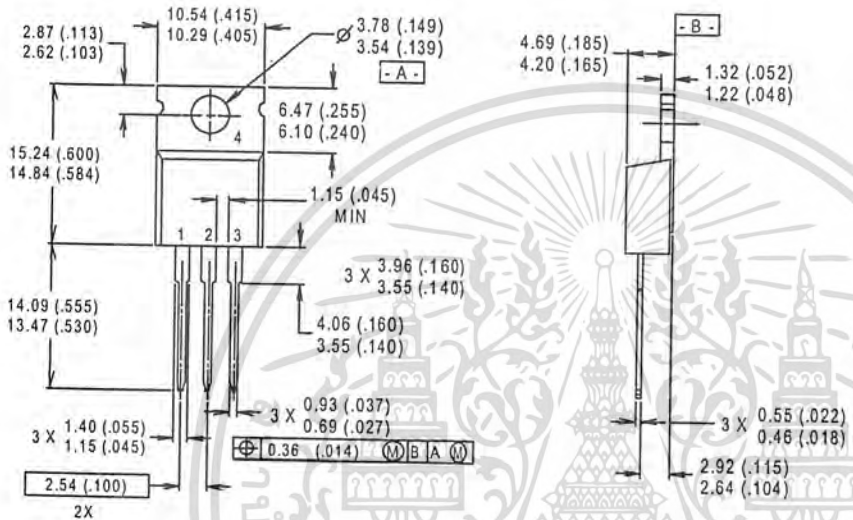


Fig. 14b - Switching Loss Waveforms

# IRG4BC40W

International  
**IR** Rectifier

## Case Outline and Dimensions — TO-220AB



International  
**IR** Rectifier

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245, USA Tel: (310) 252-7105  
 IR EUROPEAN REGIONAL CENTRE: 439/445 Godstone Rd, Whyteleafe, Surrey CR3 0BL, UK Tel: ++ 44 (0)20 8645 8000  
 IR CANADA: 15 Lincoln Court, Brampton, Ontario L6T3Z2, Tel: (905) 453 2200  
 IR GERMANY: Saalburgstrasse 157, 61350 Bad Homburg Tel: ++ 49 (0) 6172 96590  
 IR ITALY: Via Liguria 49, 10071 Borgaro, Torino Tel: ++ 39 011 451 0111  
 IR JAPAN: K&H Bldg., 2F, 30-4 Nishi-Ikebukuro 3-Chome, Toshima-Ku, Tokyo 171 Tel: 81 (0)3 3983 0086  
 IR SOUTHEAST ASIA: 1 Kim Seng Promenade, Great World City West Tower, 13-11, Singapore 237994 Tel: ++ 65 (0)838 4630  
 IR TAIWAN: 16 Fl. Suite D. 207, Sec. 2, Tun Haw South Road, Taipei, 10673 Tel: 886-(0)2 2377 9936  
 Data and specifications subject to change without notice. 10/00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# WIMA Snubber FKP



## High performance IGBT snubber-capacitors

- Low inductive construction with end-surface contacts.
- Excellent contact reliability because of metal sprayed end-surfaces.
- Low-loss polypropylene dielectric.
- Internally series-connected for high voltage and voltage overload.
- Self-healing construction.
- High current stability because of multiple direct contacts between end-surfaces and tabs.
- Available in various configurations for all applications in power electronics.

### Technical Data / General Data

Dielectric: Polypropylene film.

Capacitor electrodes: Aluminium foil and metallized plastic film.

Encapsulation: Flame-retardant plastic case.

UL 94 V-0, with epoxy resin seal. Colour: Green. Marking: Black.

Temperature range: -55° C to +100° C

Test category: 55/100/56 in accordance with IEC

Insulation resistance at +20° C:

$C \leq 0.33 \mu\text{F}$ :  $\geq 1 \times 10^5$  megohms

(mean value:  $5 \times 10^5$  megohms)

$C > 0.33 \mu\text{F}$ :  $\geq 30\,000$  sec (megohms  $\times \mu\text{F}$ )

(mean value: 100 000 sec)

Measuring voltage: 100 V/1 min.

Capacitance tolerances: +/-20%, +/-10%, +/-5%,

(closer tolerances are available subject to special enquiry).

Voltage derating: A voltage derating factor of 1.35 % per K must be applied from +85 °C for DC voltages and from +75 °C for AC voltages.

Dissipation factors at +20° C: tan delta

at f	$C \leq 0.1 \mu\text{F}$	$0.1 \mu\text{F} < C \leq 1 \mu\text{F}$	$C > 1 \mu\text{F}$
1 kHz	$\leq 3 \times 10^{-4}$	$\leq 3 \times 10^{-4}$	$\leq 3 \times 10^{-4}$
10 kHz	$\leq 4 \times 10^{-4}$	$\leq 6 \times 10^{-4}$	-
100 kHz	$\leq 10 \times 10^{-4}$	-	-

Test voltage: 1,6 Ur, 2 sec.

Maximum pulse rise time:

Capacitance $\mu\text{F}$	Pulse rise time V/ $\mu\text{sec}$ max. operation			
	630 VDC	1000 VDC	1600 VDC	2000 VDC
0.01 ... 0.022	-	5000	6400	7650
0.033 ... 0.068	2200	3800	4400	4500
0.1 ... 0.22	1300	2000	3200	3500
0.33 ... 0.68	1000	1800	2500	3000
1.0 ... 2.2	800	1200	2000	-



internal structure of a self-healing pulse capacitor with metal foil electrodes and internal series-connection

- plastic film dielectric
- metal foil electrodes
- electrode carrier plastic film with vacuum-deposited electrodes
- metal contact layer (schoopage)
- terminating tab

Snubber capacitors										
with metal foil electrodes and internal series - connection					with double-metallized film electrodes					
Snubber FKP					Snubber MKP					
Dielectric	Polypropylene film					Polypropylene film				
Test category in accordance with IEC	55/100/56					55/100/56				
Temperature range	-55° to 100°C					-55° to 100°C				
Dissipat. factor tan delta at 1 kHz and +20°C	$\leq 3 \times 10^{-4}$					$\leq 3 \times 10^{-4}$				
Insulation resistance at +20°C*	$\geq 1 \times 10^5$ MOhm > 0.33: $\geq 30000$ s					$\geq 1 \times 10^5$ MOhm > 0.33: $\geq 30000$ s				
Voltage ranges VDC	.630.	1000	1600	2000	...630...	...1000...	...1600...	...2000..		
Capacitances										
0.01 µF										
0.015 µF										
0.022 µF										
0.033 µF										
0.047 µF										
0.068 µF										
0.1 µF										
0.15 µF										
0.22 µF										
0.33 µF										
0.47 µF										
0.68 µF										
1.0 µF										
1.5 µF										
2.2 µF										
3.3 µF										
Capacitance tolerances	+/-20% +/-10% +/-5% (other tolerances*)					+/-20% +/-10% +/-5% (other tolerances*)				
	Snubber FKP					Snubber MKP				

\*The insulation resistance data refers to the lowest rated voltage of each range.  
 \*Closer tolerances are available subject to special enquiry.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IR2110/IR2113 (S)

## HIGH AND LOW SIDE DRIVER

### Features

- Floating channel designed for bootstrap operation  
Fully operational to +500V or +600V  
Tolerant to negative transient voltage  
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible  
Separate logic supply range from 3.3V to 20V  
Logic and power ground  $\pm 5V$  offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

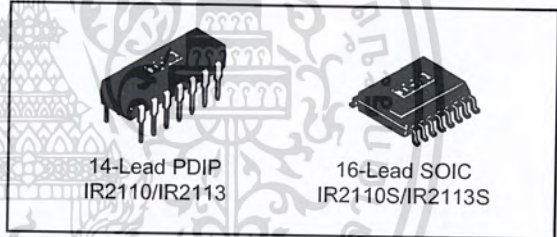
### Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

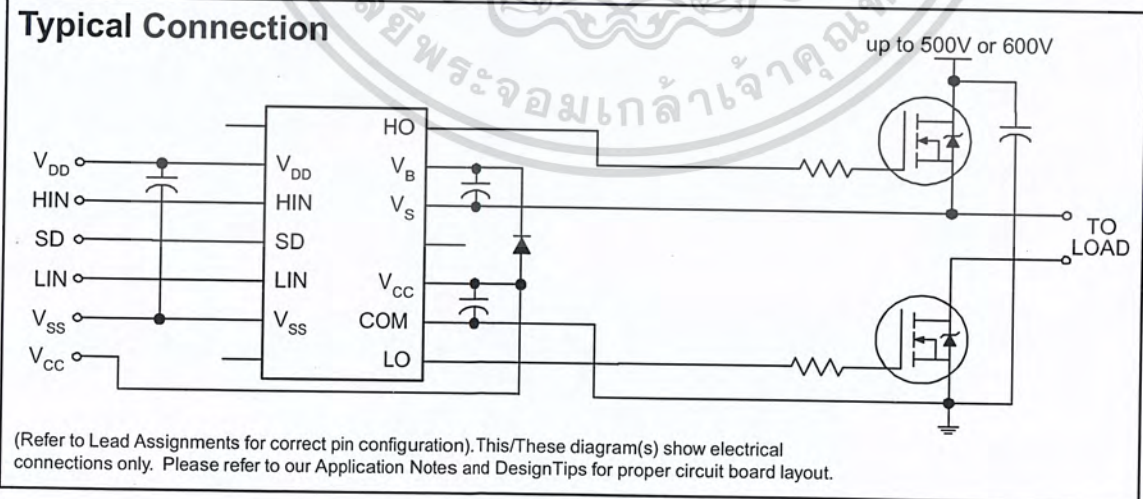
### Product Summary

$V_{OFFSET}$ (IR2110)	500V max.
(IR2113)	600V max.
$I_{O+/-}$	2A / 2A
$V_{OUT}$	10 - 20V
$t_{on/off}$ (typ.)	120 & 94 ns
Delay Matching	10 ns

### Packages



### Typical Connection



# IR2110/IR2113 (S)

International  
IR Rectifier

## Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units	
V <sub>B</sub>	High side floating supply voltage (IR2110)	-0.3	525	V	
	(IR2113)	-0.3	625		
V <sub>S</sub>	High side floating supply offset voltage	V <sub>B</sub> - 25	V <sub>B</sub> + 0.3		
V <sub>HO</sub>	High side floating output voltage	V <sub>S</sub> - 0.3	V <sub>B</sub> + 0.3		
V <sub>CC</sub>	Low side fixed supply voltage	-0.3	25		
V <sub>LO</sub>	Low side output voltage	-0.3	V <sub>CC</sub> + 0.3		
V <sub>DD</sub>	Logic supply voltage	-0.3	V <sub>SS</sub> + 25		
V <sub>SS</sub>	Logic supply offset voltage	V <sub>CC</sub> - 25	V <sub>CC</sub> + 0.3		
V <sub>IN</sub>	Logic input voltage (HIN, LIN & SD)	V <sub>SS</sub> - 0.3	V <sub>DD</sub> + 0.3		
dV <sub>S</sub> /dt	Allowable offset supply voltage transient (figure 2)		50		V/ns
P <sub>D</sub>	Package power dissipation @ T <sub>A</sub> ≤ +25°C	(14 lead DIP)	—	1.6	W
		(16 lead SOIC)	—	1.25	
R <sub>THJA</sub>	Thermal resistance, junction to ambient	(14 lead DIP)	—	75	°C/W
		(16 lead SOIC)	—	100	
T <sub>J</sub>	Junction temperature	—	150	°C	
T <sub>S</sub>	Storage temperature	-55	150		
T <sub>L</sub>	Lead temperature (soldering, 10 seconds)	—	300		

## Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V<sub>S</sub> and V<sub>SS</sub> offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units	
V <sub>B</sub>	High side floating supply absolute voltage	V <sub>S</sub> + 10	V <sub>S</sub> + 20	V	
V <sub>S</sub>	High side floating supply offset voltage	(IR2110)	Note 1		500
		(IR2113)	Note 1		600
V <sub>HO</sub>	High side floating output voltage	V <sub>S</sub>	V <sub>B</sub>		
V <sub>CC</sub>	Low side fixed supply voltage	10	20		
V <sub>LO</sub>	Low side output voltage	0	V <sub>CC</sub>		
V <sub>DD</sub>	Logic supply voltage	V <sub>SS</sub> + 3	V <sub>SS</sub> + 20		
V <sub>SS</sub>	Logic supply offset voltage	-5 (Note 2)	5		
V <sub>IN</sub>	Logic input voltage (HIN, LIN & SD)	V <sub>SS</sub>	V <sub>DD</sub>		
T <sub>A</sub>	Ambient temperature	-40	125	°C	

Note 1: Logic operational for V<sub>S</sub> of -4 to +500V. Logic state held for V<sub>S</sub> of -4V to -V<sub>BS</sub>. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V<sub>DD</sub> < 5V, the minimum V<sub>SS</sub> offset is limited to -V<sub>DD</sub>.

**Dynamic Electrical Characteristics**

$V_{BIAS} (V_{CC}, V_{BS}, V_{DD}) = 15V$ ,  $C_L = 1000 \text{ pF}$ ,  $T_A = 25^\circ\text{C}$  and  $V_{SS} = \text{COM}$  unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
$t_{on}$	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
$t_{off}$	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
$t_{sd}$	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
$t_r$	Turn-on rise time	10	—	25	35		
$t_f$	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	—	—	—	10		

**Static Electrical Characteristics**

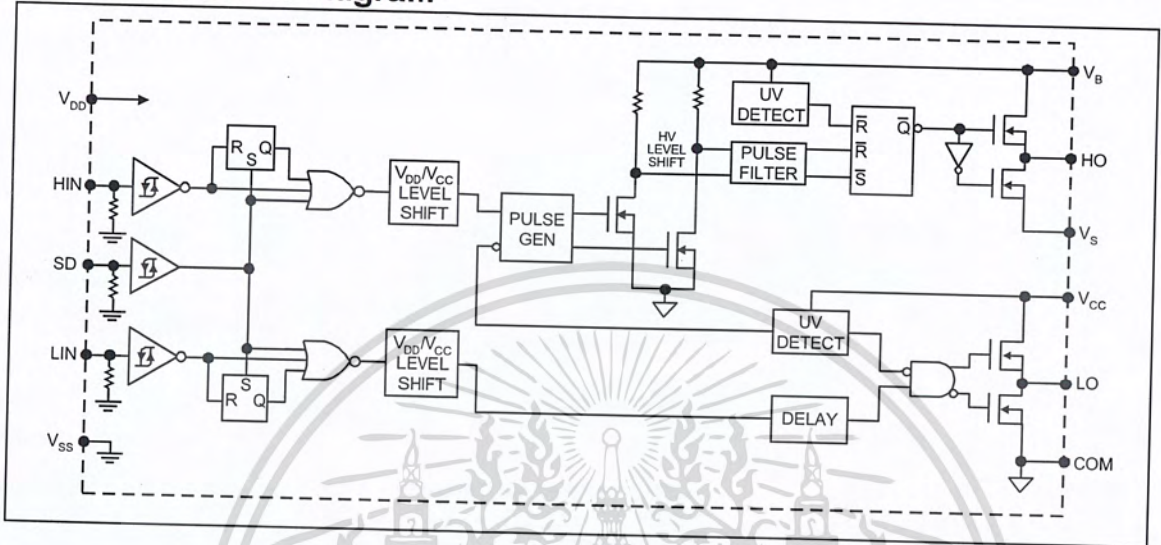
$V_{BIAS} (V_{CC}, V_{BS}, V_{DD}) = 15V$ ,  $T_A = 25^\circ\text{C}$  and  $V_{SS} = \text{COM}$  unless otherwise specified. The  $V_{IN}$ ,  $V_{TH}$  and  $I_{IN}$  parameters are referenced to  $V_{SS}$  and are applicable to all three logic input leads: HIN, LIN and SD. The  $V_O$  and  $I_O$  parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
$V_{IH}$	Logic "1" input voltage	12	9.5	—	—	V	
$V_{IL}$	Logic "0" input voltage	13	—	—	6.0		
$V_{OH}$	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
$V_{OL}$	Low level output voltage, $V_O$	15	—	—	0.1		$I_O = 0A$
$I_{LK}$	Offset supply leakage current	16	—	—	50	$\mu A$	$V_B = V_S = 500V/600V$
$I_{QBS}$	Quiescent $V_{BS}$ supply current	17	—	125	230		$V_{IN} = 0V \text{ or } V_{DD}$
$I_{QCC}$	Quiescent $V_{CC}$ supply current	18	—	180	340		$V_{IN} = 0V \text{ or } V_{DD}$
$I_{QDD}$	Quiescent $V_{DD}$ supply current	19	—	15	30		$V_{IN} = 0V \text{ or } V_{DD}$
$I_{IN+}$	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
$I_{IN-}$	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
$V_{BSUV+}$	$V_{BS}$ supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
$V_{BSUV-}$	$V_{BS}$ supply undervoltage negative going threshold	23	7.0	8.2	9.4		
$V_{CCUV+}$	$V_{CC}$ supply undervoltage positive going threshold	24	7.4	8.5	9.6		
$V_{CCUV-}$	$V_{CC}$ supply undervoltage negative going threshold	25	7.0	8.2	9.4		
$I_{O+}$	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V, V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
$I_{O-}$	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V, V_{IN} = 0V$ $PW \leq 10 \mu s$

# IR2110/IR2113 (S)

International  
**IR** Rectifier

## Functional Block Diagram



## Lead Definitions

Symbol	Description
VDD	Logic supply
HIN	Logic input for high side gate driver output (HO), in phase
SD	Logic input for shutdown
LIN	Logic input for low side gate driver output (LO), in phase
VSS	Logic ground
VB	High side floating supply
HO	High side gate drive output
VS	High side floating supply return
VCC	Low side supply
LO	Low side gate drive output
COM	Low side return

## Lead Assignments

<p>14 Lead PDIP</p>	<p>16 Lead SOIC (Wide Body)</p>
<b>IR2110/IR2113</b>	<b>IR2110S/IR2113S</b>
<b>Part Number</b>	

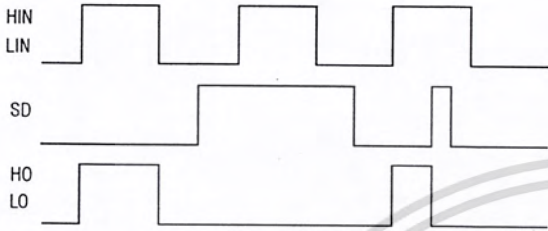


Figure 1. Input/Output Timing Diagram

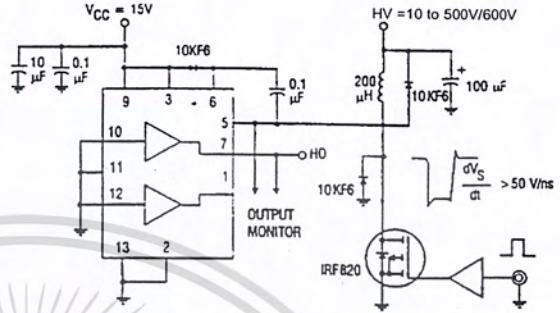


Figure 2. Floating Supply Voltage Transient Test Circuit

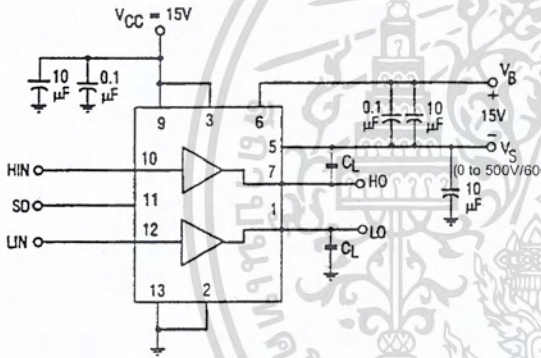


Figure 3. Switching Time Test Circuit

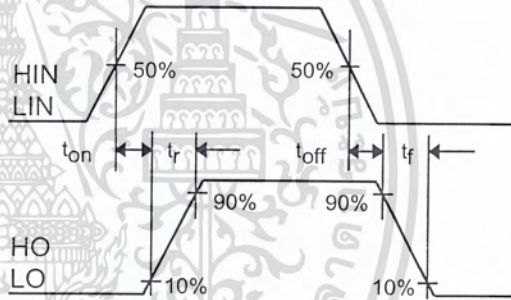


Figure 4. Switching Time Waveform Definition

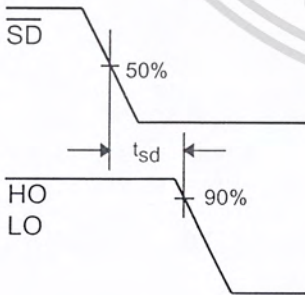


Figure 3. Shutdown Waveform Definitions

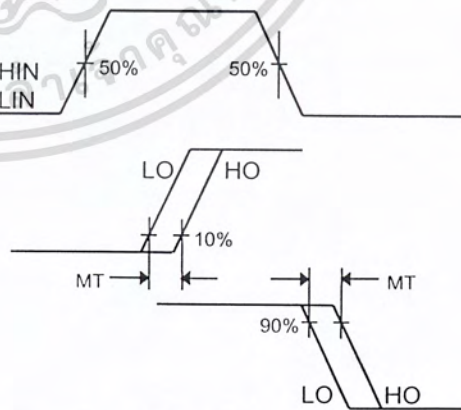


Figure 6. Delay Matching Waveform Definitions