

อินเวอร์เตอร์

INVERTER



โดย



นาย วรวิทย์ คงทน 42015703

นาย สมบัติ ลุผล 42015709

Handwritten notes:
2275
2546

เลขหมู่.....
เลขทะเบียน..... 46548
วัน, เดือน, ปี..... 4 เม.ย. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต
สาขาเทคโนโลยีโทรคมนาคม
คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

INVERTER

ชื่อนักศึกษา นายวรวุฒิ กงทน
นาย สมบัติ อุผล
อาจารย์ที่ปรึกษา อาจารย์ สมภพ แก้วมีชัย
ภาควิชา เทคนิคอุตสาหกรรม
ปีการศึกษา 2544

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาด
กระบัง อนุมัติให้นำปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรม
ศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ
(.....)

.....กรรมการ
(.....)

.....กรรมการ
(.....)

.....กรรมการ
(.....)

.....กรรมการ
(.....)

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์

โดย นาย วรวุฒิ กงทน
นาย สมบัติ ฤผล

อาจารย์ที่ปรึกษา อาจารย์ สมภพ แก้วมีชัย

ปีการศึกษา 2544

บทคัดย่อ

โครงการนี้นำเสนอถึงการพัฒนาและทดลองสร้างอินเวอร์เตอร์เพื่อนำไปใช้กับแหล่งจ่ายไฟต่อเนื่อง โดยจะใช้เทคนิคของพัลส์วิดท์มอดูเลชัน เป็นสัญญาณควบคุมเพื่อใช้ในการสวิตซึ่งให้กับวงจรกำลังซึ่งจะใช้เพาเวอร์มอสเฟตซึ่งต่อเข้ากับฟูลบริดจ์ ได้สัญญาณออกมาเป็นพัลส์ซึ่งมีความกว้างต่างกัน และเมื่อนำเอาสัญญาณนี้ไปผ่านวงจรกรอง ก็จะได้รูปคลื่นขึ้นบันไดที่มีความถี่ 50 เฮริทซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INVERTER

BY MR. Worawut Kongton

MR. Sombat Lupol

ADVISOR MR. Sompo Keawmeechai

YEAR 2001

ABSTRACT

This project present a development of the inverter for using in the uninterruptable power supply. We use the pulse width modulation technique to control the full bridge power mosfet. The power output signal passed through the filter stage to get 50 Hz step wave signal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาโทฉบับนี้สามารถสำเร็จลุล่วงไปได้ ก็เนื่องจากได้รับคำแนะนำและการช่วยเหลือ
ด้านต่างๆเป็นอย่างดีจากอาจารย์ที่ปรึกษาคืออาจารย์ สมภพ แก้วมีชัย และ ผศ. อุทัย ศรีธีระวิโรจน์
จึงขอขอบคุณไว้ ณ ที่นี้ด้วย

ขอขอบพระคุณบิดา มารดา อาจารย์ทุกท่านที่ให้ความรู้จนประสบความสำเร็จด้วยดี
ตลอดมารวมทั้ง พี่ๆ และผู้มีอุปการะคุณทุกท่านที่ช่วยเป็นกำลังใจและให้การสนับสนุนในด้านการศึกษามาเป็น
อย่างดียิ่งเสมอมา

กระผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์ของการทำโครงการ	1
1.2 ขอบเขตของโครงการ	1
บทที่ 2 อินเวอร์เตอร์	2
2.1 ความคุมระดับแรงดันไฟฟ้ามี่ 3 วิธี	2
2.2 ชนิดของอินเวอร์เตอร์	3
2.3 วงจรอินเวอร์เตอร์	3
2.4 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชัน	5
2.5 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิ่ง	7
บทที่ 3 โครงสร้างอินเวอร์เตอร์ที่ใช้ในโครงการ	10
3.1 วงจรสร้างสัญญาณควบคุม (PWM)	10
3.2 วงจรขับเพาเวอร์มอสเฟต	12
3.3 วงจรกำลัง	13
3.4 วงจรรองความถี่	14
3.5 วงจรป้อนกลับ	15
บทที่ 4 เพาเวอร์มอสเฟต	22
4.1 เพาเวอร์มอสเฟต	22
4.2 กำลังงานที่สูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	22
4.3 เส้นโซ่ของวงจรขับเพาเวอร์มอสเฟต	24
4.4 ค่าความจุไฟฟ้าด้านอินพุต	24
4.5 การกำหนดเวลาในการเปลี่ยนสถานะ	25
4.6 ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต	27
บทที่ 5 หม้อแปลงสวิตซิ่ง	30
5.1 ส่วนประกอบของหม้อแปลง	30
5.2 แกนเฟอร์ไรต์และการเลือกใช้	32
5.3 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของ หม้อแปลงสวิตซิ่ง	39
5.4 การพันขดลวดทองแดงและการกำหนดชั้นนำของขดลวด	40

5.5 ผลจากการนำกระแสแค่เพียงที่ผิวของขดลวดทองแดง	40
5.6 ผลจากเรียงซ้อนกันของขดลวด	41
บทที่ 6 ผลการทดลอง	45
บทที่ 7 สรุปผลการทดลอง	53
ภาคผนวก	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพ	หน้า
รูปที่ 2.1 แสดงรูปคลื่นเอาต์พุตแบบต่าง ๆ ของวงจรรีเลย์อินเวอร์เตอร์	3
รูปที่ 2.2 วงจรรีเลย์อินเวอร์เตอร์ แบบพุกพุก	4
รูปที่ 2.3 วงจรรีเลย์อินเวอร์เตอร์ แบบฮาร์ฟบริดจ์	4
รูปที่ 2.4 วงจรรีเลย์อินเวอร์เตอร์ แบบฟูลบริดจ์	4
รูปที่ 2.5 แสดงรูปคลื่น PWM (ก) แบบ 2 ระดับ (ข) แบบ 3 ระดับ	5
รูปที่ 2.6 ตัวอย่างการสร้างรูปคลื่น PWM โดยการใช้วงจรรีเลย์อินเวอร์เตอร์	6
รูปที่ 2.7 การสร้างรูปคลื่นแบบเนเทอรอลแซมปลิ่ง ชนิด 2 ระดับ	7
รูปที่ 2.8 การสร้างรูปคลื่นแบบเนเทอรอลแซมปลิ่ง ชนิด 3 ระดับ	8
รูปที่ 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิ่ง ชนิด 2 ระดับ	8
รูปที่ 2.10 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิ่ง ชนิด 3 ระดับ	9
รูปที่ 3.1 แสดงไดอะแกรมการทำงานของอินเวอร์เตอร์	10
รูปที่ 3.2 แสดงการจัดโครงสร้างภายในและการจัดขาของไอซี TL 494	11
รูปที่ 3.3 แสดงลักษณะการเปรียบเทียบกันของสัญญาณ	11
รูปที่ 3.4 แสดงสัญญาณควบคุมในการขับเพาเวอร์มอสเฟต	12
รูปที่ 3.5 วงจรขับเพาเวอร์มอสเฟต	13
รูปที่ 3.6 แสดงวงจรถูกตั้งที่ใช้เพาเวอร์มอสเฟต	13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพ	หน้า
รูปที่ 3.7 แสดงการขนานเพาเวอร์มอสเฟต	14
รูปที่ 3.8 แบบของวงจรกรองความถี่ในโครงการ	15
รูปที่ 3.9 แสดงหลักการของวงจรลูปิดในโครงการ	15
รูปที่ 3.10 แสดงวงจรการควบคุมแบบลูปิด	16
รูปที่ 3.11 วงจร INVERTER	17
รูปที่ 3.12 การวางตำแหน่งอุปกรณ์วงจร INVERTER	18
รูปที่ 3.13 ลายทองแดงด้านบน วงจร INVERTER	19
รูปที่ 3.14 ลายทองแดงด้านล่าง วงจร INVERTER	20
รูปที่ 4.2 แสดงลักษณะของกระแสและแรงดันตกคร่อมมอสเฟต	23
รูปที่ 4.3 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต	24
รูปที่ 4.4 แสดงลักษณะของแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอส	25
รูปที่ 4.5 แสดงตัวอย่างของ Gate Charge Chart	25
รูปที่ 4.6 แสดงลักษณะการชาร์จประจุที่จุดขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส	26
รูปที่ 4.7 แสดงตัวอย่างกราฟฟิสิกัลพลาตอกซ์ FBSOA ของเพาเวอร์มอสเฟต	28
รูปที่ 4.8 แสดงตัวอย่างกราฟฟิสิกัลพลาตอกซ์ SSOA ของเพาเวอร์มอสเฟต	29

สารบัญภาพ

ภาพ	หน้า
รูปที่ 5.1 แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง	30
รูปที่ 5.2 แสดงตัวอย่างและมาตรฐานของบอบบิ้นสำหรับแกน เฟอร์ไรต์แบบ EE , EC	31
รูปที่ 5.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE , EI , และ ETD	33
รูปที่ 5.4 แสดงเส้นโค้งฮิสเตอร์ซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8 (ก) และ 3C6A (ข)	
รูปที่ 5.5 แสดงลักษณะที่สมบูรณ์ของเส้นโค้ง ฮิสเตอร์รีซิส	36
รูปที่ 5.6 แสดงการกำหนดช่องอากาศกัน	37
รูปที่ 5.7 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง	39
รูปที่ 5.8 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดง	40
รูปที่ 5.9 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแสมีค่าลดลง	41
รูปที่ 5.10 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลง	42
รูปที่ 5.11 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่น ของฟลักซ์รั่ว Bx ที่ตำแหน่งต่าง ๆ	42
รูปที่ 5.12 แสดงผลของลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้กระแสไหลวน เกิดขึ้นที่ผิวด้านบนและด้านล่างของลวดทองแดง	43

สารบัญภาพ

ภาพ	หน้า
รูปที่ 5.13 แสดงการเปรียบเทียบสวดทองแดงที่พันเรียงกันให้เป็นลักษณะของแผ่นทองแดง	43
รูปที่ 6.1 สัญญาณพินเดี่ยวจากขาที่ 6 ของ IC TL 494	45
รูปที่ 6.2 สัญญาณพัลส์ จาก IC TL 494	46
รูปที่ 6.3 สัญญาณพัลส์ จาก IC TL 494 ตัวที่ 1	47
รูปที่ 6.4 สัญญาณพัลส์ จาก IC TL 494 ตัวที่ 2	48
รูปที่ 6.5 สัญญาณควบคุม ที่ขาเกต ซอสของ G1	49
รูปที่ 6.6 สัญญาณควบคุม ที่ขาเกต ซอสของ G2	50
รูปที่ 6.7 สัญญาณที่ขาเกต ซอส G 3	51
รูปที่ 6.8 สัญญาณพัลส์จากหม้อแปลง POWER STATE ทางด้านเอาต์พุท เมื่อ $V_{in} = 3.3 \text{ Volt}$	52

1. ความสำคัญ

การใช้งานของวงจรอิเล็กทรอนิกส์ จำเป็นที่จะต้องมีแหล่งจ่ายไฟ ให้กับตัวมันเอง ซึ่งแหล่งจ่ายไฟดังกล่าว สามารถที่จะแยก ได้หลายชนิด เช่นแหล่งจ่ายไฟกระแสตรง ที่ถูกแปลงมาจากกระแสไฟกระแสสลับ (DC Power Supply) และ แหล่งจ่ายไฟกระแสสลับที่ถูกแปลงมาจากไฟกระแสตรง (INVERTER) เท่านั้น ซึ่งในการสร้างวงจร INVERTER ที่มีควมถี่ สูง ๆ เราจะใช้ เพาเวอร์มอสเฟต (Power MOSFET) ซึ่งจะมีพิกัดแรงดันที่ไม่สูงมากนักใช้งานแทนทรานซิสเตอร์ (TRANSISTER) และ เอสซีอาร์ (SCR) และเพาเวอร์ มอสเฟต (Power MOSFET) สามารถควบคุมการทำงานในการเป็นเพาเวอร์สวิตช์ปิดและเปิด (Power Switch on,off) ได้ด้วยแรงดันที่ป้อนให้กับขาเกต (Gate) ให้ควบคุมการทำงานในการ เพาเวอร์สวิตช์ปิดและเปิด (Power Switch on,off) ในภาคเพาเวอร์สเตท

1.1 วัตถุประสงค์ ของการทำโครงการ

จากการเปรียบเทียบคุณสมบัติของเพาเวอร์มอสเฟต Power MOSFET) กับอุปกรณ์ที่ใช้กับการสวิตซ์ (Switching) อื่น ๆ เช่น เพาเวอร์ทรานซิสเตอร์ (Power Transistor) หรือ เอสซีอาร์ (SCR) จะพบว่าเพาเวอร์มอสเฟตมีความเหมาะสมที่จะนำมาใช้เป็นเพาเวอร์สวิตซ์ให้กับวงจรของโครงการนี้ ซึ่งเราจะต้องสร้างสัญญาณพัลส์มาควบคุมการทำงานของเพาเวอร์มอสเฟตที่ต่อแบบฟูลบริดจ์ทางภาคเพาเวอร์สเตท

1.2 ขอบเขตของโครงการ

ในโครงการนี้จะเป็นการสร้างอินเวอร์เตอร์ (INVERTOR) ที่มีพิกัดในการจ่ายโหลด 600W ที่แรงดันอินพุต 12 VOLT และแรงดันเอาท์พุตมีค่า 220 VOLT(AC) มีความถี่ 50 Hz

บทที่ 2

อินเวอร์เตอร์

1. ควบคุมระดับแรงดันไฟฟ้ามี 3 วิธีคือ

1.1 ควบคุมระดับแรงดันไฟฟ้าที่จ่ายให้กับวงจรอินเวอร์เตอร์

สามารถทำได้โดยใช้วงจรตัดไฟ (Rectifier) ที่สามารถควบคุมระดับแรงดันหรือใช้วงจรช็อปเปอร์ (Chopper)

1.2 ควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์ ใช้พัลส์มอดูเลชัน (Pulse Modulation)

หลายแบบเช่น พัลส์วิดท์มอดูเลชัน (Pulse Width Modulation) ซิงเกิ้ลพัลส์มอดูเลชัน (Single Modulation) ทำให้เอาต์พุตมีรูปร่างเปลี่ยนไป

1.3 ควบคุมระดับแรงดันเอาต์พุตโดยใช้ (Stepping Transformer)

วิธีการควบคุมแบบนี้ให้การตอบสนองช้าไม่ค่อยนิยม

การควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์ ด้วยการควบคุมระดับแรงดันไฟกระแสตรงที่จ่ายให้อินเวอร์เตอร์ ทั้ง 2 วิธีนิยมใช้กันมากโดยมี

ลักษณะข้อดีและข้อเสียดังนี้

ควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์	การควบคุมแรงดันไฟตรงที่จ่ายให้กับวงจรอินเวอร์เตอร์
1. การตอบสนองต่อความเร็ว	1. ตอบสนองช้ากว่า เพราะ Filtering ในแหล่งจ่าย
2. เหมาะกับโหลดสูงๆ	2. ไม่เหมาะกับโหลดสูงๆ
3. ฮาร์โมนิกส์เอาต์พุตที่เปลี่ยนแปลง	3. ฮาร์โมนิกส์เอาต์พุตคงที่
4. Filter ยากกว่า	4. Filter ง่าย

ซึ่งโครงการนี้ จะใช้ควบคุมแรงดันไฟฟ้าแบบปรับค่าแรงดันไฟฟ้า ภายในอินเวอร์เตอร์ซึ่งอินเวอร์เตอร์ที่ใช้นี้มีหลายแบบโดยแต่ละแบบ จะมีข้อดีและข้อเสียต่างกันซึ่งขึ้นอยู่กับว่าจะโหลดชนิดใด

ต้องการสัญญาณแบบไหน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ชนิดของอินเวอร์เตอร์ที่ใช้ควบคุมแรงดันไฟฟ้าแบบปรับค่าแรงดันไฟฟ้าภายในอินเวอร์เตอร์

2.1 แบบพัลส์วิตต์มอดูเลชัน (Pulse width Modulation)

แบบนี้จะให้ไม่เหมือนแบบอื่น โดยลักษณะสัญญาณเอาต์พุต เกิดขึ้นจากการ มอดูเลทระหว่างคลื่นไซน์กับคลื่นสามเหลี่ยม ซึ่งผลที่ได้จะมีฮาร์โมนิกส์ลำดับที่ต่ำน้อยมาก อุปกรณ์กรองความถี่ที่ใช้ จึงมีขนาดเล็กแต่สัญญาณแบบนี้ มีความยุ่งยากในการสร้างรูปแบบ (Pattern) และแบบนี้มีความเหมาะสมเฉพาะอินเวอร์เตอร์ที่มีพิกัดกำลังไม่ใหญ่มากนัก

3. วงจรอินเวอร์เตอร์

วงจรอินเวอร์เตอร์นั้น เอาต์พุตที่ได้จากการวงจร ยังไม่ได้เป็นคลื่นไซน์ ถ้าหากยังไม่ได้มีการกรองความถี่รูปคลื่นที่ได้จากวงจรอินเวอร์เตอร์จะมีลักษณะที่ประกอบไปด้วย ผลรวมระหว่างความคลื่นความถี่หลักมูล กับ องค์ประกอบฮาร์โมนิกส์ ที่มีความถี่เป็นจำนวนเท่าของความถี่หลักมูลของอินเวอร์เตอร์ เมื่อพิจารณาตามลักษณะ ของรูปคลื่นเอาต์พุต จะมีอยู่ด้วยกันหลายแบบดังแสดงในรูป

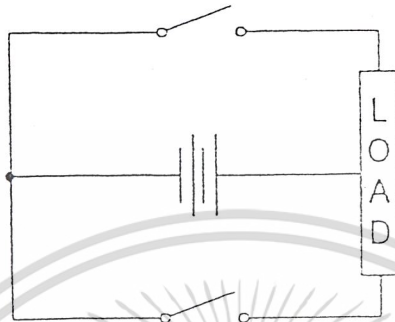


รูปที่ 2.1 แสดงรูปคลื่นเอาต์พุตแบบต่างๆ ของวงจรอินเวอร์เตอร์

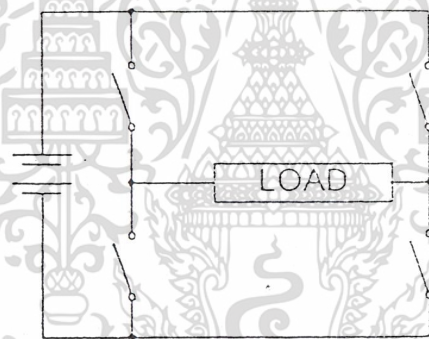
วงจรสวิตชิง อินเวอร์เตอร์ที่นิยมใช้กันมีหลายแบบ แต่ละแบบจะมีคุณสมบัติที่แตกต่างกันไปรวมทั้งคุณสมบัติของอุปกรณ์ในแต่ละวงจร และขนาดอุปกรณ์ก็จะแตกต่างกันไปโดยวงจรอิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

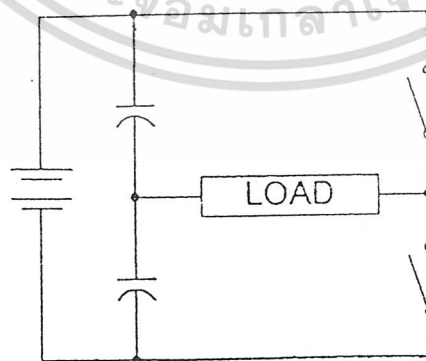
เวอร์เตอร์ที่นิยมใช้กันได้แก่ วงจรพุทพูล (Push pull) วงจรฮาร์ฟบริดจ์ (Half Bridge) วงจรฟูลบริดจ์ (Full Bridge)



รูปที่ 2.2 วงจรอินเวอร์เตอร์ แบบพุทพูล



รูปที่ 2.3 วงจรอินเวอร์เตอร์ แบบฮาร์ฟบริดจ์

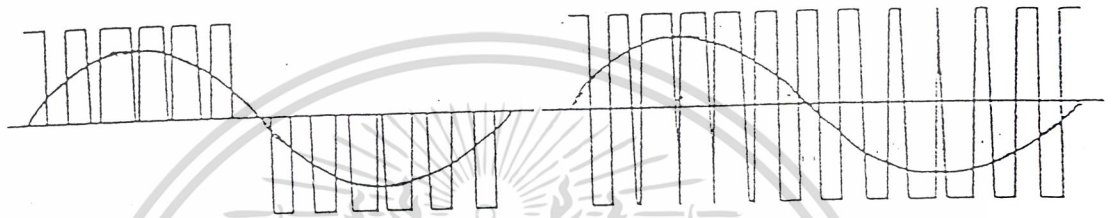


รูปที่ 2.4 วงจรอินเวอร์เตอร์ แบบฟูลบริดจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ความรู้พื้นฐานเกี่ยวกับพัลส์วิดโมดูเลชัน

การมอดูเลทความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่นใน 1 คาบ ออกเป็นพัลส์ย่อยหลายๆ พัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่น PWM ชนิดต่างๆ รวมทั้งเทคนิคในการสร้างรูปคลื่น PWM ในแนวความคิดต่างๆ



รูปที่ 2.5 แสดงรูปคลื่น PWM (ก) แบบ 2 ระดับ (ข) แบบ 3 ระดับ

4.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ

รูปคลื่น PWM มีอยู่ด้วยกันหลายชนิด แต่ชนิดที่นำมาใช้มากที่สุดและเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และแบบ 3 ระดับ

- PWM 2 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับคือ E, -E
- PWM 3 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสามระดับคือ E,Q,-E ในรูป 2.5 ข้างต้นเป็นการแสดงรูปคลื่น PWM เปรียบเทียบ กับคลื่นความถี่หลักมูล (Fundamental) ของรูปคลื่น PWM นั้น

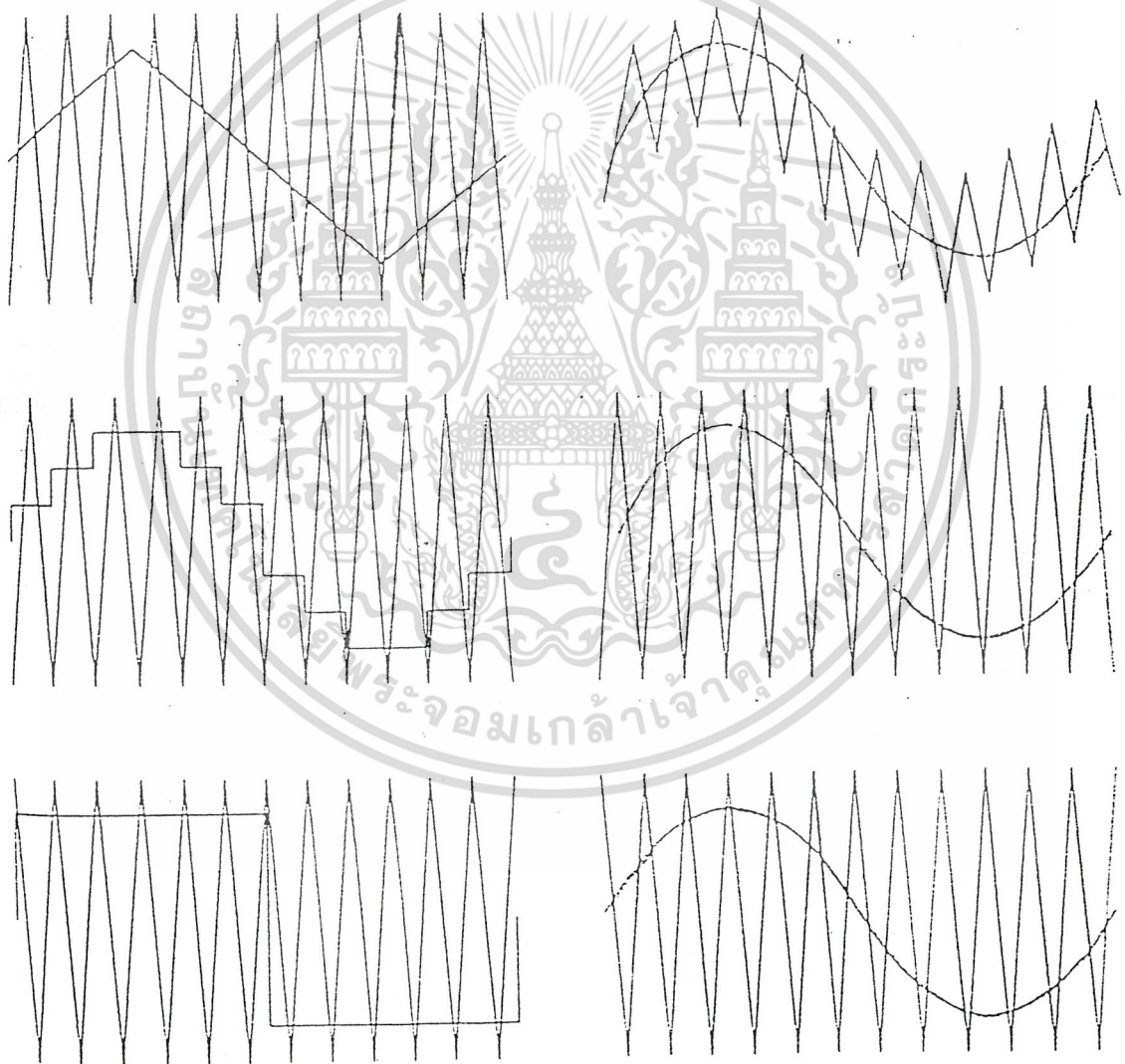
4.2 การสร้างรูปคลื่น PWM

รูปคลื่น PWM สามารถสร้างขึ้นมาได้โดยวิธีต่างๆ ได้แก่

- การใช้ไมโครโปรเซสเซอร์ ซึ่งสามารถกระทำได้โดยการ โปรแกรมให้ไมโครโปรเซสเซอร์ส่งสัญญาณ ซึ่งสอดคล้องกับมุมสวิทซ์ชิ่ง ผ่านทางพอร์ทเอาต์พุตซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่ามุมสวิทซ์มุมต่างๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำไมโครโปรเซสเซอร์ จะอาศัยข้อมูลในหน่วยความจำนั้น เพื่อสร้างรูปแบบ (pattern) สัญญาณ PWM ขึ้นมา แล้วจึงส่งผ่านพอร์ทเอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โดยการใช้วงจรอิเล็กทรอนิกส์ การสร้าง PWM จากวงจรอิเล็กทรอนิกส์นี้ วิธีที่สะดวกที่สุดคือใช้วงจรเปรียบเทียบ (comparator) เช่น ไอซีเบอร์ LM339 ,LM311 เป็นต้น ซึ่งสามารถทำได้โดยป้อนสัญญาณอินพุต 2 สัญญาณ เข้าสู่วงจรเปรียบเทียบสัญญาณอ้างอิง (Reference Signal) กับสัญญาณแครี่เรียร์ *Carrier Signal) สัญญาณอ้างอิงจะมีความถี่เท่ากับรูปคลื่น PWM ส่วนสัญญาณแครี่เรียร์จะมีความถี่สูงกว่าในโครงงานนี้ ใช้วิธีเปรียบเทียบโดย วงจรอิเล็กทรอนิกส์ในการสร้างสัญญาณ วิธีนี้มุมสวิทช์ของรูปคลื่น PWM ก็คือจุดตัดของสัญญาณทั้งสอง การสร้างโดยอาศัยวงจรเปรียบเทียบสามารถเลือกสัญญาณที่ใช้เปรียบเทียบได้หลายลักษณะดังรูป



รูปที่ 2.6 ตัวอย่างการสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การสร้างรูปคลื่น PWM แบบเนเทอร์อด และแบบเรกูลาร์

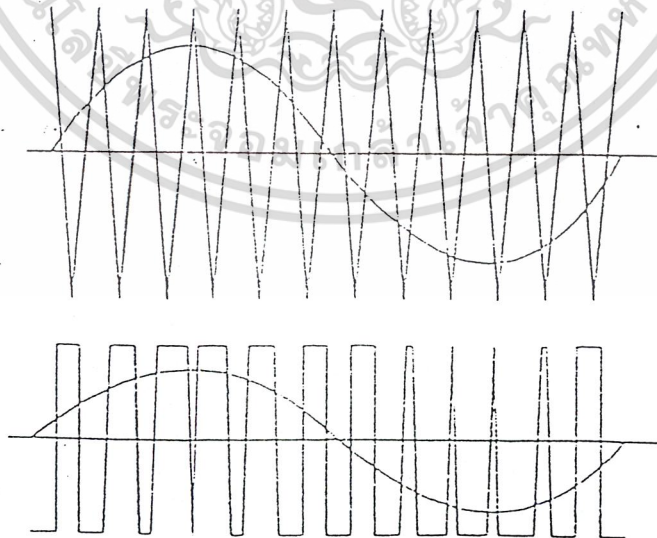
การสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ จะมีองค์ประกอบ 2 ประการจะเป็นตัวกำหนดลักษณะรูปคลื่น PWM ได้แก่

- อัตราส่วนความถี่ของสัญญาณแคร์เรียร์ ต่อสัญญาณอ้างอิง (Frequency Ratio)
- อัตราส่วนแอมพลิจูด ของสัญญาณอ้างอิงต่อสัญญาณแคร์เรียร์ หรืออัตราส่วนการมอดูเลชัน (Modulation Ratio, K)

จากทฤษฎีและข้อมูลเก่าที่มีการคำนวณและศึกษามาได้นำค่า K, N ไปวิเคราะห์หาค่าประกอบฮาร์โมนิกได้ ว่า โดยปกติแล้วค่าอัตราส่วนการมอดูเลชัน จะใช้ค่าอยู่ในช่วงไม่เกิน 1 ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์แต่ละพัลส์ โดยความกว้างของพัลส์จะมากขึ้นถ้าค่า K มีค่ามากขึ้น ส่วนค่าอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์ ให้มีจำนวนเท่ากับค่า N และจำนวนมุมสวิทช์จะมีจำนวน $2N$ มุม ทั้งนี้ต้องอยู่ในกรณีค่า N ไม่เกิน 1

5. การสร้างรูปคลื่นแบบเนเทอร์อดแชนเปลิ่ง

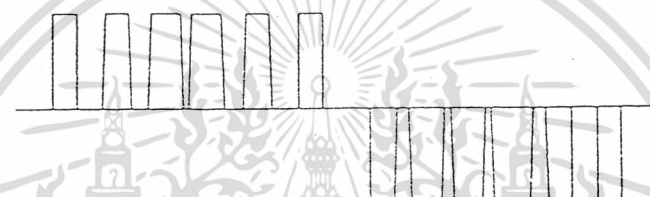
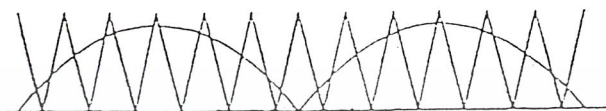
การสร้างแบบนี้จะใช้คลื่นซายน์เป็นสัญญาณอ้างอิงและคลื่นสามเหลี่ยมเป็นสัญญาณแคร์เรียร์ โดยสามารถสร้างได้ทั้ง แบบ 2 ระดับ และแบบ 3 ระดับ การสร้างแบบ 2 ระดับจะใช้คลื่นซายน์และคลื่นสามเหลี่ยมแบบเต็มรูปคลื่นช่วงที่ซายน์มากสามเหลี่ยมจะเป็นบวกและช่วงที่คลื่นซายน์มีขนาดเล็กกว่าจะเป็นลบ วิธีนี้ใช้ในส่วนของวงจรอินเวอร์เตอร์ของโครงการที่ทดลอง



รูปที่ 2.7 การสร้างรูปคลื่นแบบเนเทอร์อดแชนเปลิ่ง ชนิด 2 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

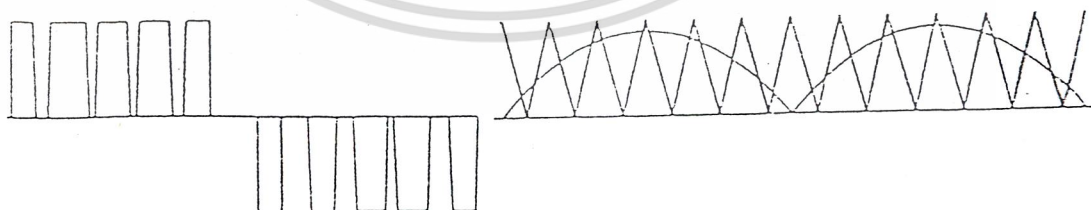
สำหรับการเปรียบเทียบ 3 ระดับนั้นจะใช้คลื่นไซน์ที่เรคตีไฟยขึ้นไปเป็นคลื่นฟูลเวฟ เปรียบเทียบกับคลื่นสามเหลี่ยม ที่ถูกยกระดับขึ้นไปอยู่เหนือเส้นกราวด์ (Ground) ช่วงที่คลื่นฟูลเวฟมีขนาดมากกว่า ในครึ่งคาบแรก การสวิตช์ จะมีค่าเป็นศูนย์ ดังแสดงในรูป 2.8



รูป 2.8 การสร้างรูปคลื่นแบบเนเทอร์อลแชนป์ถึง ชนิด 3 ระดับ

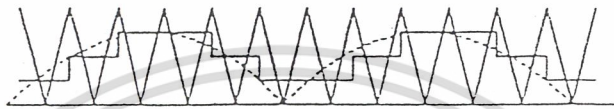
2.6 การสร้างรูปคลื่นแบบเรกูลาร์แชนป์ถึง

การสร้างแบบนี้ใช้หลักการแบบเดียวกันกับแบบเนเทอร์อล โดยตัดแปลงจากแบบเนเทอร์อลเนื่องจากการเปรียบเทียบแบบเนเทอร์อลนั้นระหว่างเปรียบเทียบแต่ละครึ่งส่วนของไซน์จะไม่



รูป 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แชนป์ถึง ชนิด 2 ระดับ

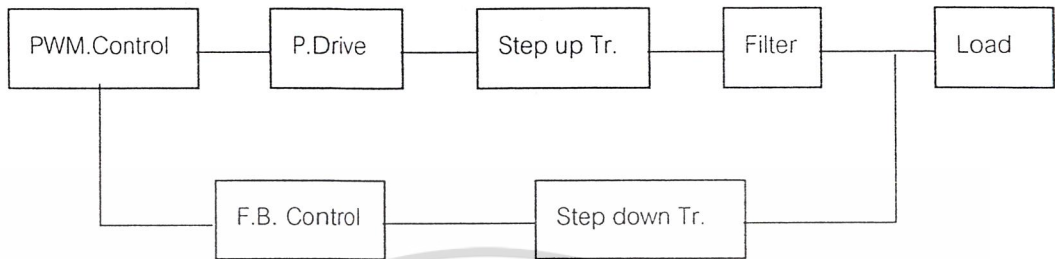
เป็นเชิงเส้นการเปรียบเทียบแบบเรกูลาร์ จะนำคลื่นซายน์ผ่านวงจรมอดูเลชัน และโฮลด์ (Sample and Hold) ที่มีความถี่การซมอดูเลชันเท่ากับความถี่ของคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่า ระหว่างการเปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้แบบ 2 ระดับเช่นเดียวกัน



รูป 2.10 การสร้างรูปคลื่นแบบเรกูลาร์ซมอดูเลชัน ชนิด 3 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างอินเวอร์เตอร์ที่ใช้ในโครงการ



รูปที่ 3.1 แสดงไดอะแกรมการทำงานของอินเวอร์เตอร์

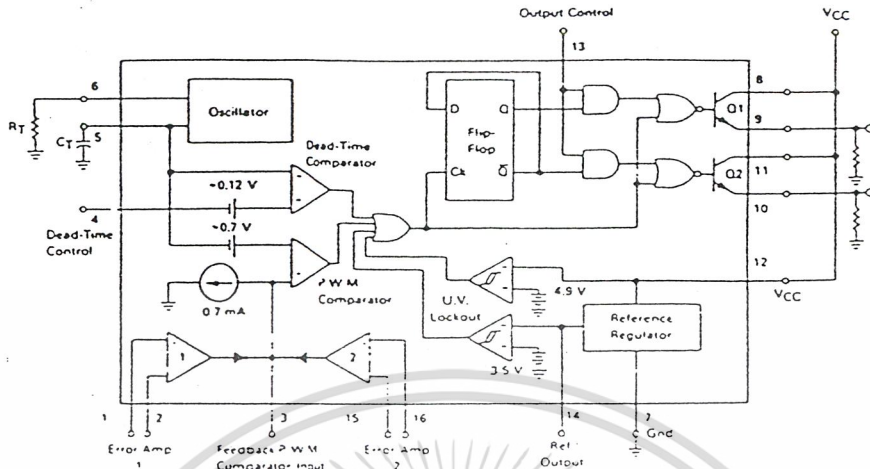
1. PWM Control จะทำหน้าที่สร้างสัญญาณควบคุมให้กับเพาเวอร์มอสเฟต
2. เพาเวอร์มอสเฟตประกอบด้วยวงจรมอสเฟต

ในโครงการนี้เราจะใช้ทรานซิสเตอร์เป็นตัวขับ (KSP 42050) ซึ่งทำหน้าที่ขยายสัญญาณควบคุมที่สร้างขึ้นให้มีกำลังสูงพอเพื่อที่จะขับมอสเฟตได้และอีกส่วนหนึ่งก็คือ วงจรกำลัง ซึ่งก็คือ ตัวเพาเวอร์มอสเฟตนั่นเอง ซึ่งทำหน้าที่แปลงแรงดันไฟตรงให้เป็นไฟกระแสสลับ

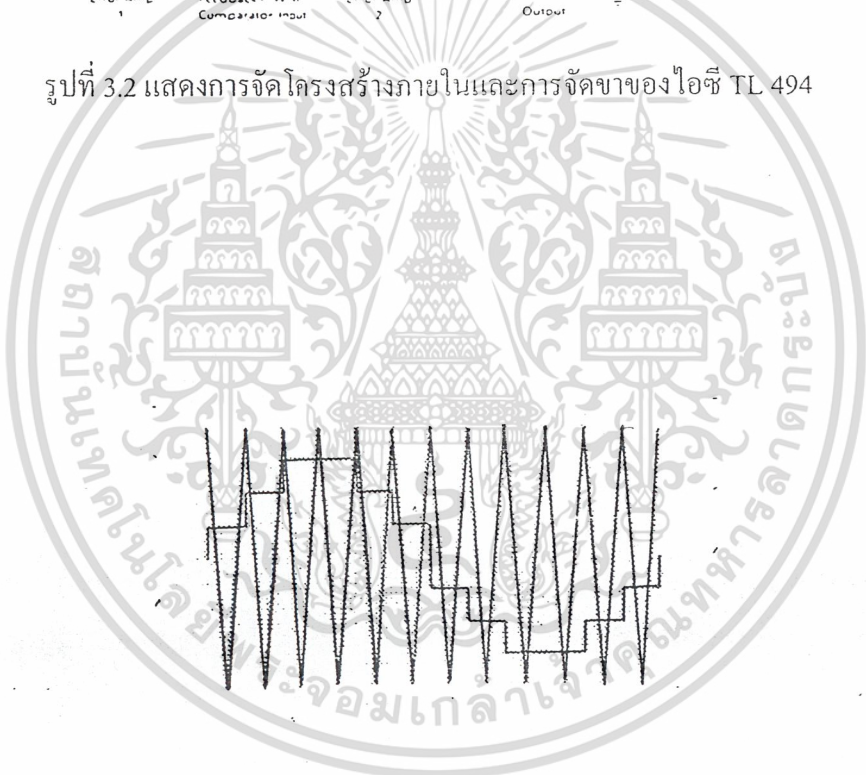
3. วงจรกรองความถี่ (Filter) ทำหน้าที่กรองฮาร์โมนิกส์ต่างๆ ที่เกิดขึ้นออกไปเนื่องจาก วงจรกำลังเป็นเป็นรูปพัลส์เพื่อที่ได้เอาที่พุทเป็น STEP WARE ที่สมบูรณ์
4. วงจรควบคุมการป้อนกลับ (Feedback Control) ทำหน้าที่รักษาระดับแรงดัน เอาท์พุทให้คงที่

1.1 วงจรสร้างสัญญาณควบคุม PWM (PWM Control)

การสร้างสัญญาณควบคุม PWM โดยทั่วไปจะ ได้จากการเปรียบเทียบ (Compare) ระหว่างสัญญาณชาน์เนลพกับสัญญาณสามเหลี่ยม มีทั้ง 2 ระดับและ 3 ระดับ แต่ในโครงการนี้จะใช้การเปรียบเทียบระหว่างสัญญาณ STEP WARE กับสัญญาณฟันเลื่อย โดยวงจรในการสร้างสัญญาณ PWM ในโครงการนี้ เราจะใช้ชิพสำเร็จรูป IC TL 494 เป็นการสร้าง PWM ออกมา

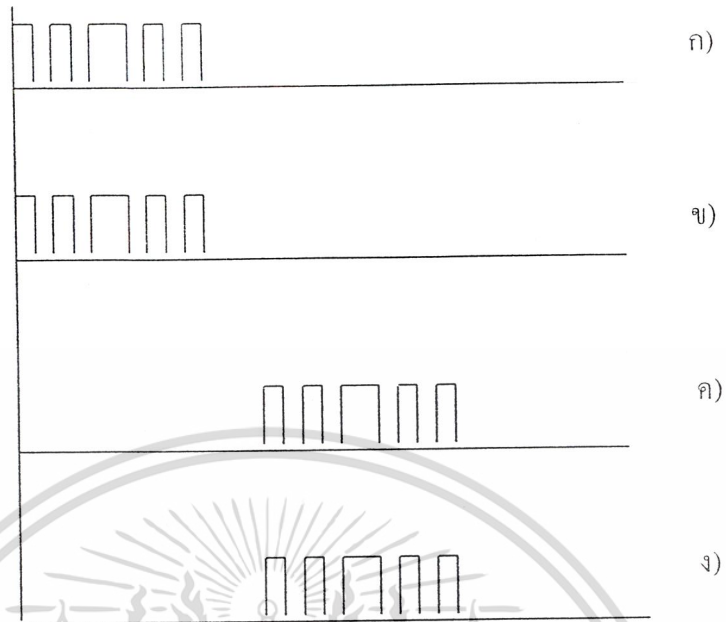


รูปที่ 3.2 แสดงการจัดโครงสร้างภายในและการจัดขาของไอซี TL 494



รูปที่ 3.3 แสดงลักษณะการเปรียบเทียบกันของสัญญาณ

ในโครงงานนี้จะใช้ความถี่ของสัญญาณฟันเลื่อยที่ประมาณ 1 KHz และสัญญาณฟันเลื่อยที่สร้างขึ้นภายในตัวไอซี จะมีระดับฐาน (Base Level) ของสัญญาณที่ 1.1 โวลต์ และระดับยอด Peak Level) ของสัญญาณที่ 5.6 โวลต์ จากรูปที่ 3.3 แสดงสัญญาณที่ต้องการใช้ขับเพาเวอร์มอสเฟต เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

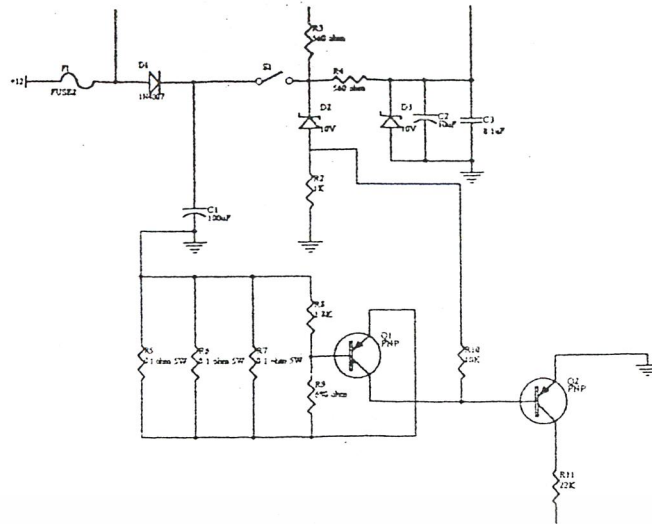


รูปที่ 3.4 แสดงสัญญาณควบคุมในการขับเพาเวอร์มอสเฟต

- (1) ไปวงจร Drive MOSFET 1
- (2) ไปวงจร Drive MOSFET 2
- (3) ไปวงจร Drive MOSFET 3
- (4) ไปวงจร Drive MOSFET 4

2.1 วงจรขับเพาเวอร์มอสเฟต

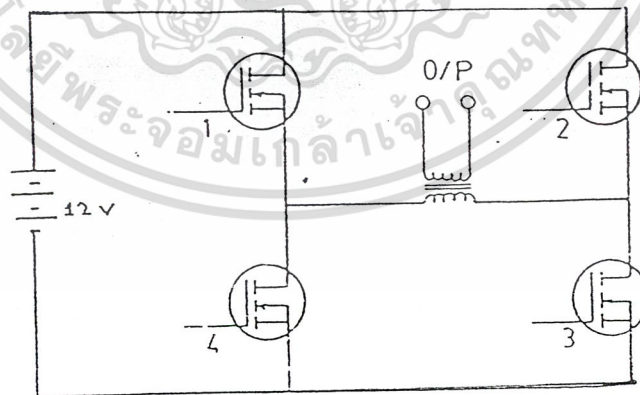
ในที่นี้จะใช้ทรานซิสเตอร์ในการขับเพาเวอร์มอสเฟต ซึ่งจะใช้ทรานซิสเตอร์เบอร์ KSP 42050 จำนวน 2 ตัว โดยทรานซิสเตอร์เบอร์นี้ใช้ในการขับเพาเวอร์มอสเฟต หรือ ไอจีบีทีซึ่งมันใช้กับแรงดันสูงได้



รูปที่ 3.5 วงจรขับเพาเวอร์มอสเฟต

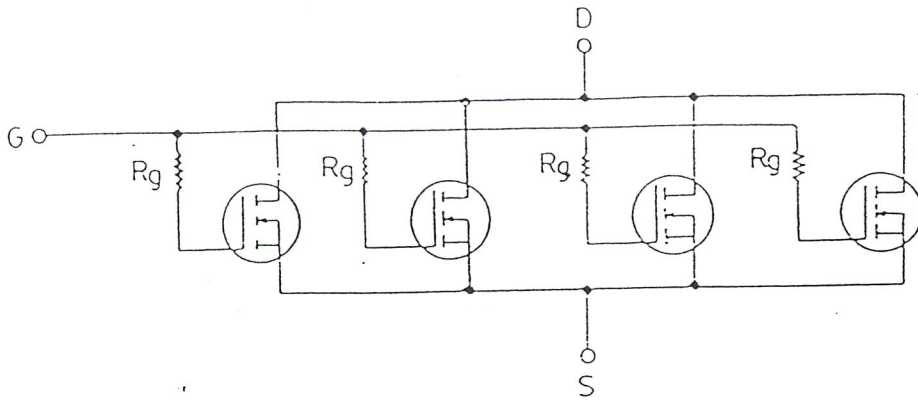
2.2 วงจรกำลัง

ในวงจรกำลังจะเป็นส่วนหนึ่งของวงจรเพาเวอร์ และเป็นส่วนที่จ่ายพลังงานไฟฟ้าให้กับโหลด ซึ่งก็คือ หม้อแปลงกำลัง (Power Transformer) โดยจะใช้เพาเวอร์มอสเฟตเป็นอุปกรณ์ในการสวิตชิง เพาเวอร์มอสเฟตเป็นอุปกรณ์ในการสวิตชิง และจะต่อเพาเวอร์มอสเฟตเป็นแบบวงจรบริดจ์ ดังรูปที่ 3.5 แต่เนื่องจากเพาเวอร์มอสเฟตเดี่ยวที่พิกัดกระแสสูง ๆ มีราคาแพงและหายากจึงจำเป็นที่จะเอาเพาเวอร์มอสเฟตที่มีพิกัดต่ำกว่ามาต่อขนานกัน ดังรูปที่ 3.6



รูปที่ 3.6 แสดงวงจรกำลังที่ใช้เพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงการขนานเพาเวอร์มอสเฟต

จากรูปที่ 3.5 จะเห็นได้ว่ามอสเฟตจะทำการสวิตช์ได้จากระดับไฟตรง 12 โวลต์ (V_{DC}) ให้เป็นสัญญาณตามสัญญาณควบคุมแต่มีแรงดันขอดเท่ากับ 12 โวลต์ ได้ออกมาเป็นสัญญาณ PWM แบบ 3 ระดับ และเมื่อผ่านการออกระดับ Step up transformer ก็จะเพิ่มแรงดันให้ถึงระดับที่ต้องการได้ จากนั้นก็นำไปผ่านวงจรกรองความถี่ เพื่อให้ได้สัญญาณ STEP WARE ที่มีความถี่ 50 Hz และขนาดที่ต้องการออกมา

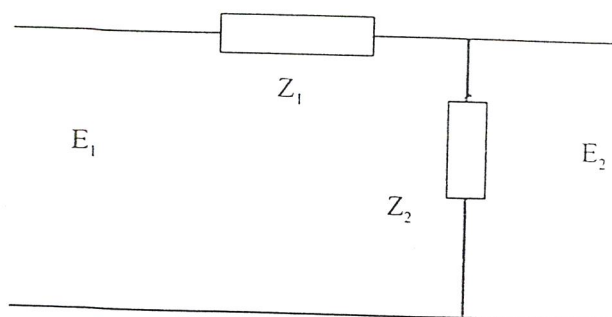
3.1 วงจรกรองความถี่

สัญญาณไฟสลับที่ได้จากการสวิตซ์หรือคลื่นสัญญาณอื่น ๆ ก็ตาม จะประกอบไปด้วยคลื่นที่มีสัญญาณรูปซายน์ที่มีความถี่ฮาร์โมนิกอันดับต่าง ๆ ผสมกันอยู่มากหรือน้อยแตกต่างกันออกไปรวมทั้งสัญญาณรูปพีคดับลิแวนด้วย สำหรับรูปคลื่นพีคดับลิแวนนั้นฮาร์โมนิกหลายอันดับที่กลายเป็ศูนย์กลางไป ถ้าหากว่าอันดับของฮาร์โมนิกเพิ่มสูงขึ้นขนาดของฮาร์โมนิกก็จะลดลงด้วย คลื่นที่ปรากฏจะเป็นผลลัพธ์ทางการรวมฮาร์โมนิกอันดับต่าง ๆ การทำงานของอินเวอร์เตอร์นั้นสัญญาณที่ได้จากการสวิตซ์ซึ่งจะยังไม่เป็นคลื่นที่สมบูรณ์ จะต้องผ่านวงจรกรองสัญญาณ (Filter) เพื่อกรองฮาร์โมนิกต่าง ๆ ที่ไม่ต้องการออกไป ให้เหลือแต่สัญญาณคลื่นที่ต้องการหรือสัญญาณความถี่มูลฐาน (Fundamental) ออกมายังเอาท์พุทเท่านั้น

วงจรกรองความถี่นั้นมี 2 ลักษณะด้วยกัน คือ

- Passive Filter เป็นวงจรกรองความถี่สำหรับวงจรกำลังสูง ๆ (High Power)
- Active Filter เป็นวงจรกรองความถี่สำหรับอุปกรณ์อิเล็กทรอนิกส์ที่มีขนาดกำลังไม่สูง (Low Power) ซึ่งโครงสร้างนี้ใช้ในการออกแบบวงจรกรองความถี่มีลักษณะดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

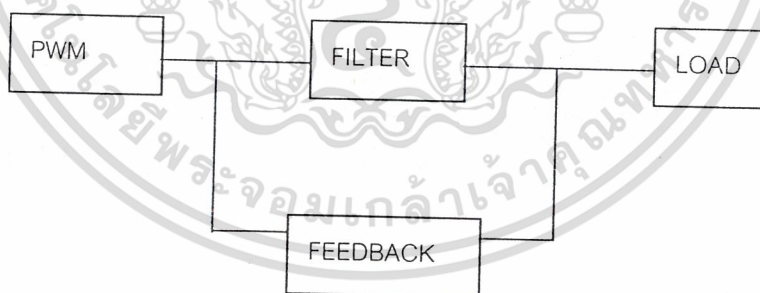


รูปที่ 3.8 แบบของวงจรกรองความถี่ในโครงการ

4.1 วงจรป้อนกลับ (Feedback)

4.1.1 การควบคุมวงจรภายในอินเวอร์เตอร์

ส่วนของวงจรป้อนกลับเป็นส่วนที่ใช้ในการปรับค่าของเอาต์พุตที่จะจ่ายให้กับโหลดอยู่ในขนาดที่คงที่ หรือเกือบจะคงที่ กล่าวคือเพื่อที่จะให้อาต์พุตออกมานั้นมีเรกูเลชั่น (Regulation) ที่ดีนั่นเอง ในขณะที่โหลดมีการเปลี่ยนแปลงซึ่งในโครงการนี้จะควบคุมแรงดันเอาต์พุตให้คงที่ โดยการควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์ ซึ่งจะทำให้โดยการปรับค่าความกว้างของพัลส์ให้มีความกว้างเพิ่มขึ้นเมื่อระดับแรงดันเอาต์พุตลดลง และปรับความกว้างของพัลส์ให้แคบลงเมื่อเอาต์พุตมีค่ามากขึ้นกว่าปกติ จากรูปที่ 3.8 แสดงหลักการเบื้องต้นของการควบคุมแรงดันแบบลูปปิด (Closed Loop)

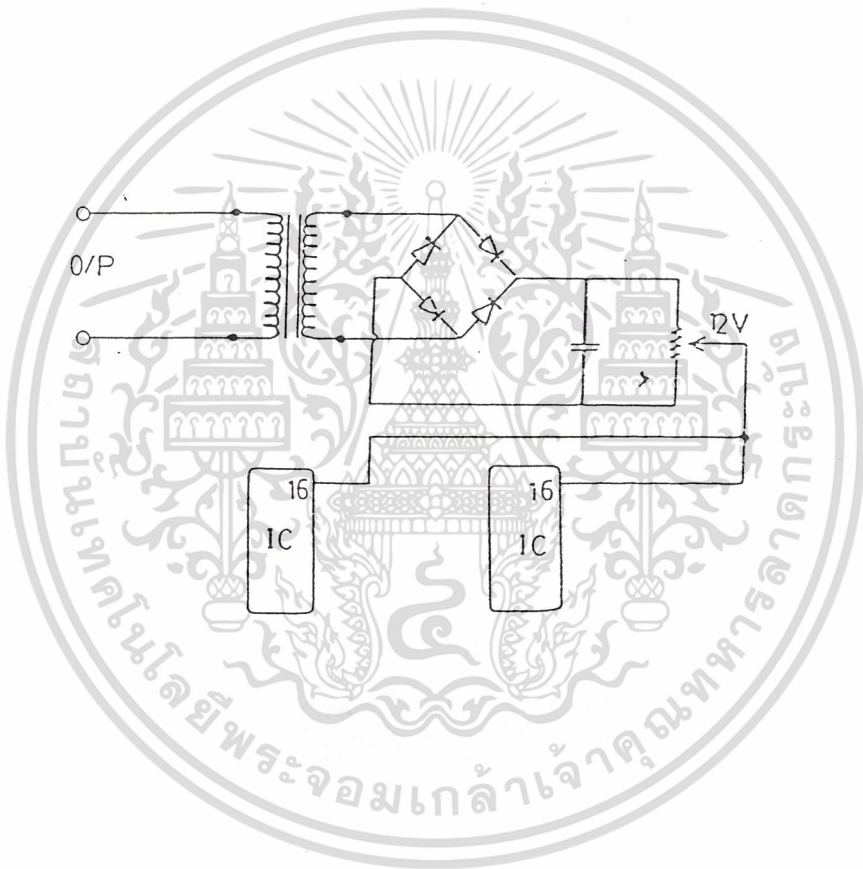


รูปที่ 3.9 แสดงหลักการของวงจรลูปปิดในโครงการ

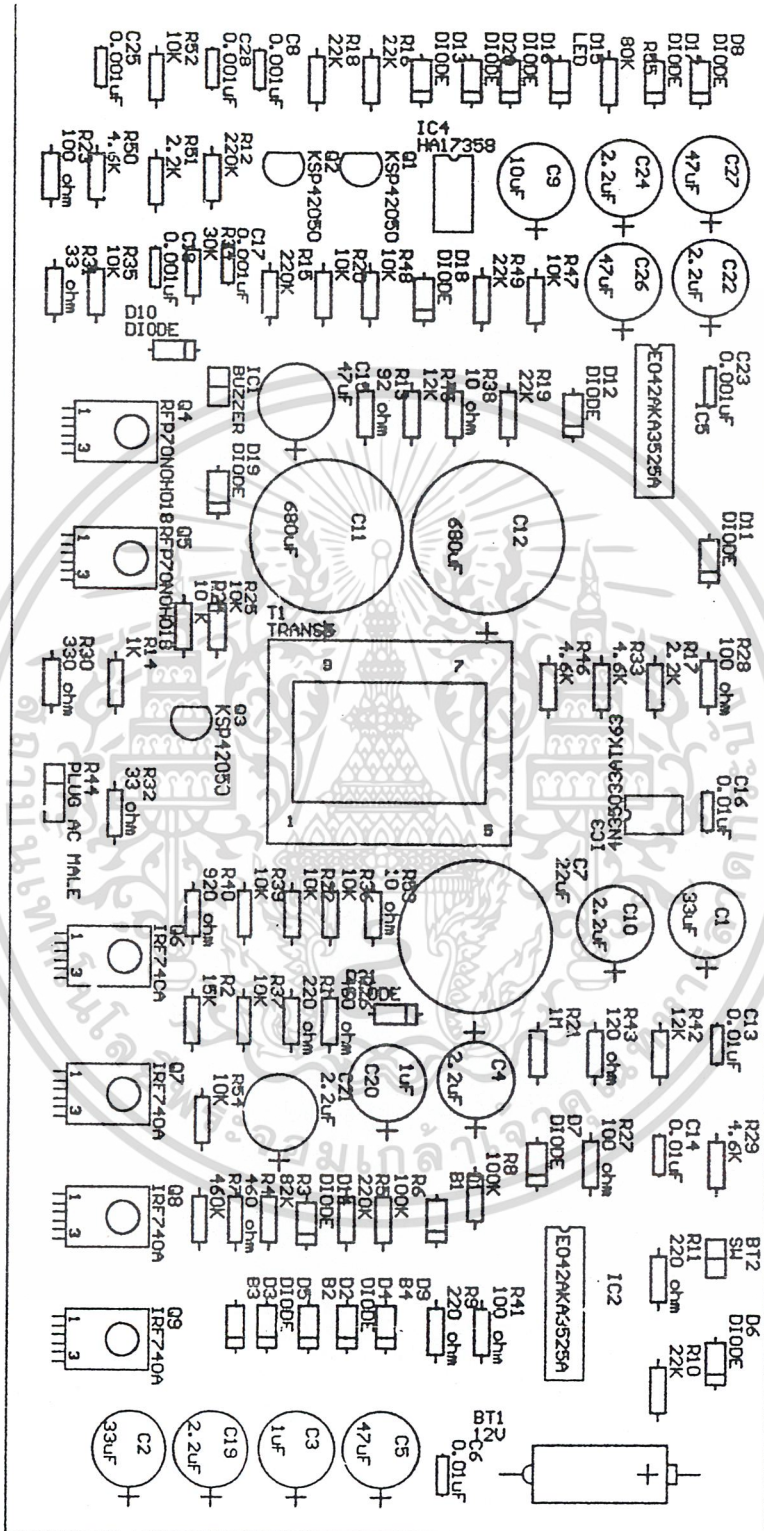
ซึ่งควบคุมแบบลูปปิดในโครงการนี้จะใช้ช้อปได้ ซึ่งเป็น ไดซีที่ทำหน้าที่ควบคุมระดับแรงไฟ โดยจะทำการตรวจจับแรงดันทางเอาต์พุตโดยผ่านหม้อแปลง เพื่อลดระดับของแรงดันลงมา แล้วนำผ่านวงจรบริดจ์ไดโอด (Bridge diode) แล้วผ่านคาปาซิเตอร์อีกทีหนึ่งเพื่อทำให้ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

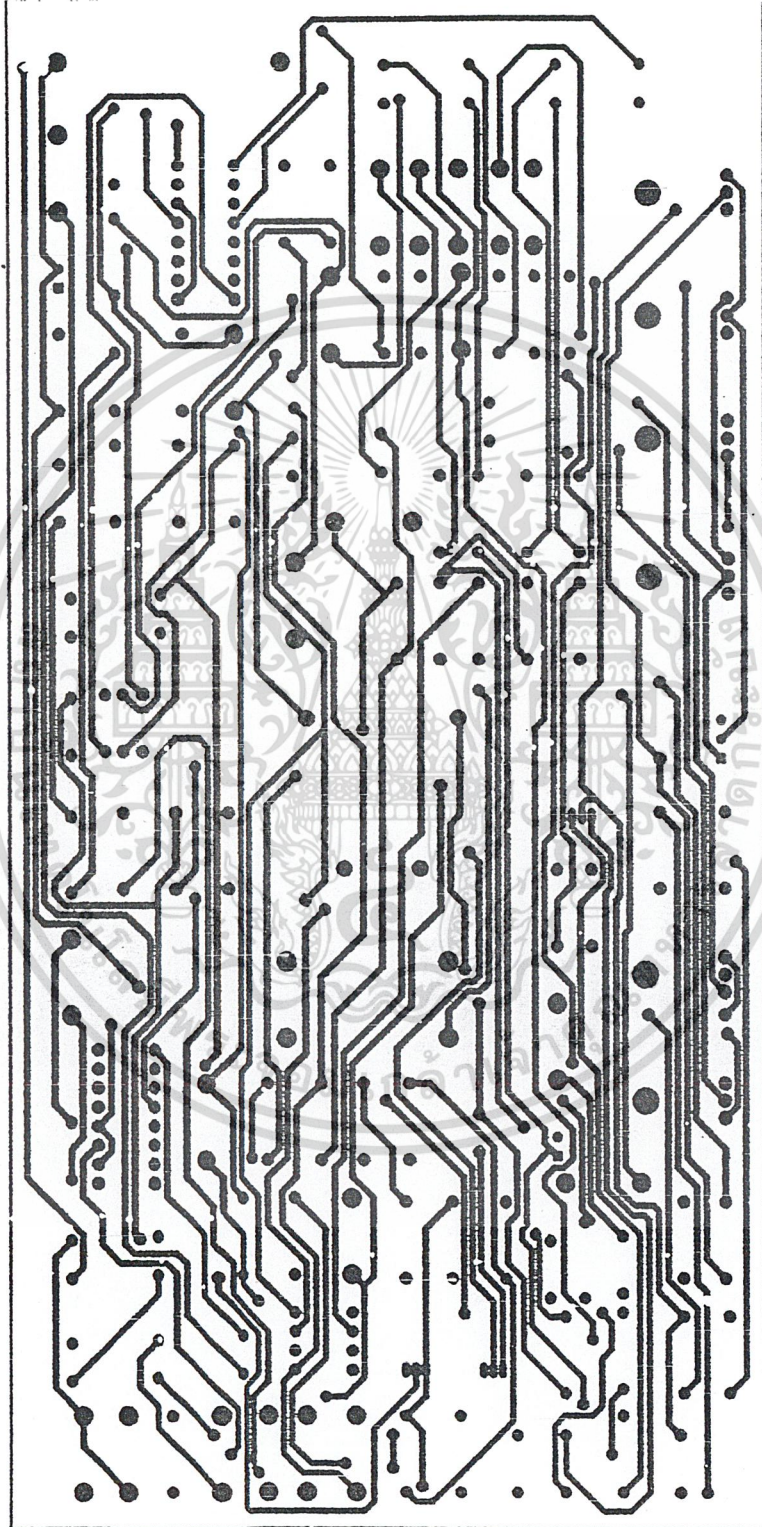
แรงดันที่ได้ออกมาเรียบ เมื่อได้แรงดันไฟกระแสตรงก็จะนำมาป้อนยังไอซีเบอร์ TL 494 ไอซีเบอร์ TL 494 มีหน้าที่ควบคุมขนาดของสัญญาณฟันเลื่อยให้มีขนาดเพิ่มขึ้นหรือลดลง คือถ้าแรงดันไฟตรงที่ขาไอซีมีค่าสูงขึ้นก็จะทำให้ขนาดของสัญญาณฟันเลื่อยมีค่าลดลงเป็นผลให้ความกว้างสัญญาณพัลส์มีค่าเพิ่มขึ้น และเมื่อระดับแรงดันไฟตรงลดลงก็จะทำให้ความสูงของสัญญาณฟันเลื่อยเพิ่มขึ้นเป็นผลให้ความกว้างของสัญญาณพัลส์แคบลงและจะไม่ทำให้ความถี่ของสัญญาณฟันเลื่อยที่ใช้อยู่เปลี่ยนไป



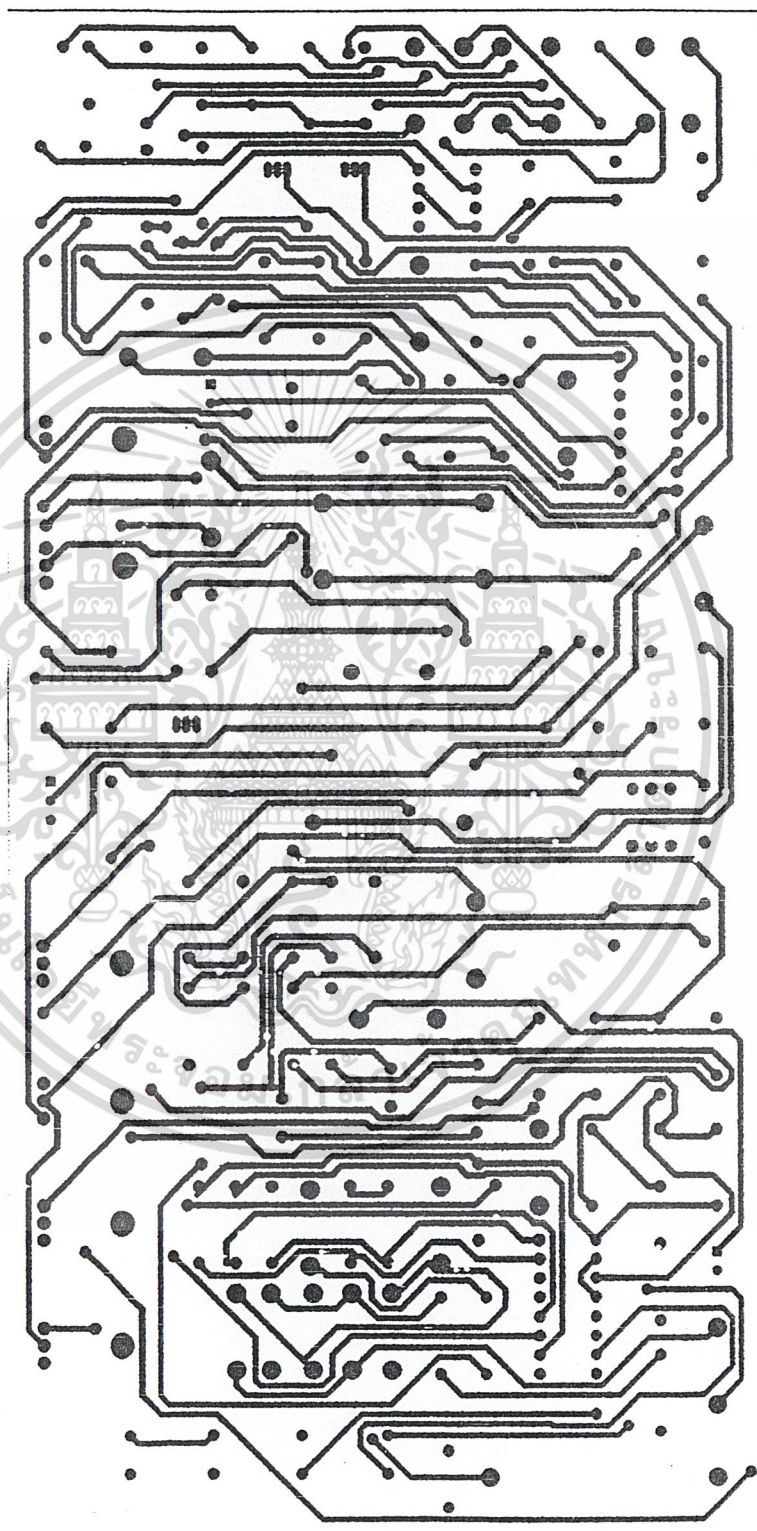
เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 3.10 แสดงวงจรในการควบคุมแบบลูปปิดให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 3.12 การวางตำแหน่งอุปกรณ์วงจร INVERTER นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้รูปที่ 3.13 ภายทองแดงด้านบนวงจร INVERTER ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนที่อาจารย์มอบหมายให้ไปออกแบบใช้ประโยชน์ด้านการค้า
รูปที่ 3.14 ลายทองแดงด้านล่าง วงจร INVERTER ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพาเวอร์มอสเฟต

4.1 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transistor) สามารถทำงาน ได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิรตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิรตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงาน ได้ที่ความถี่สูงขึ้นไปอีก ซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟต นั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุมเช่น UC 3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบ โพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิต สวิตซ์ซึ่งเพาเวอร์ซัพพลายในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งในลักษณะ N-channel และ P-channel อย่างไรก็ตาม ในบทนี้จะกล่าวถึงเฉพาะเพาเวอร์มอสเฟตชนิด N-channel เท่านั้น

4.1.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงาน จะไปได้ 2 ลักษณะเช่นเดียวกับไบ โพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังงานสูญเสียขณะนำกระแส และช่วงเวลาที่หยุดนำกระแสสั้นกว่าไบ โพลาร์เพาเวอร์ทรานซิสเตอร์มากเพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้น จึงไม่มีสัญญาณในลักษณะเดียวกับไบ โพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูง ความสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบ โพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 4.2 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตซ์

ถึงแม้ช่วงเวลาเริ่มนำกระแสและเริ่มหยุดกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิรตซ์การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตจะมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ

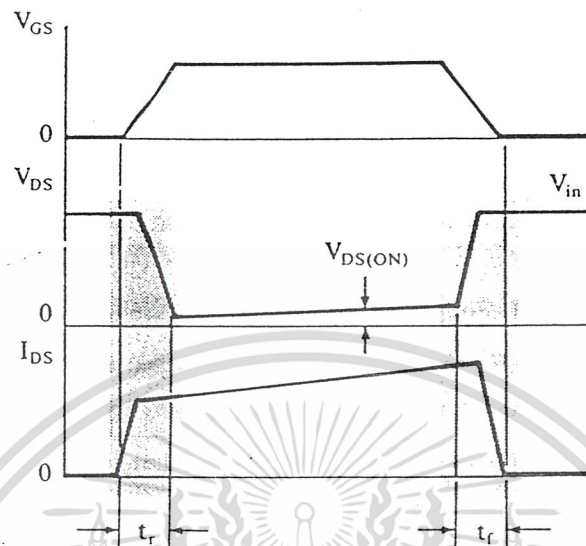
$$P_D = P_{SW(off)} + P_C \quad \dots\dots (4.1)$$

$$P_{SW(on)} = 0.5 I_{PR(on)} V_{in} \cdot t_r / T \quad \dots\dots (4.2)$$

$$P_{SW(off)} = 0.5 I_{PK(off)} V_{in} \cdot t_f / T \quad \dots\dots (4.3)$$

$$P_C = I_D^2 \cdot R_{DS} (T_j) \quad \dots\dots (4.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงลักษณะของกระแสแรงดันคั่นตกรวมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแส และเริ่มหยุดนำกระแส (ในส่วนของแรงจะเป็นส่วนที่จะเกิดการสูญเสียกำลังงานในรูปความร้อนได้สูง)

- $P_{SW(on)}$ คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต
- $P_{SW(off)}$ คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต
- P_C คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
- $I_{PK(on)}$ คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส
- $I_{PK(off)}$ คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส
- I_{Dms} คือ ค่ากระแสอาร์เอ็มเอส ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
- $R_{DS} (T_j)$ คือ ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงาน ^{ON} ของเพาเวอร์มอสเฟต
- t_r คือ ช่วงเวลาเริ่มนำกระแสเพาเวอร์มอสเฟต
- t_f คือ ช่วงเวลาเริ่มหยุดนำกระแสเพาเวอร์มอสเฟต

หมายเหตุ สำหรับเพาเวอร์มอสเฟต โดยทั่วไป ช่วงเวลาเริ่มนำกระแสในคาต่าซีตของผู้ผลิต ส่วนใหญ่มีกระบวนเป็นค่า t_r (current rise time) และ t_f (current fall time) ตามลำดับ ในที่นี้จึงใช้สัญลักษณ์เป็น t_r และ t_f แทน t_{on} และ t_{off} เมื่อเปรียบเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์

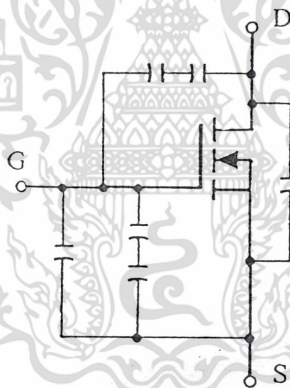
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจับเพาเวอร์มอสเฟตให้นำกระแสที่แตกต่างจากการจับกระแสไบแอสไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่แตกต่างกันสำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อ มีกระแสไบแอสไหลผ่านคร่อมที่ขาเกต และซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การจับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่ายและยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก

อย่างไรก็ตามเพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุดจึงจำเป็นต้องศึกษาเงื่อนไขต่างๆ สำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแสเป็นอันดับแรกเสียก่อน

4.1.3 ค่าความจุไฟฟ้าด้านอินพุต (Input Capacitance)

เนื่องจากลักษณะโครงสร้างภายในตัวเพาเวอร์มอสเฟตจึงเหมือนกับตัวเก็บประจุต่ออยู่รอบๆ ขาต่าง ๆ ของมันดังรูปที่ 4.3

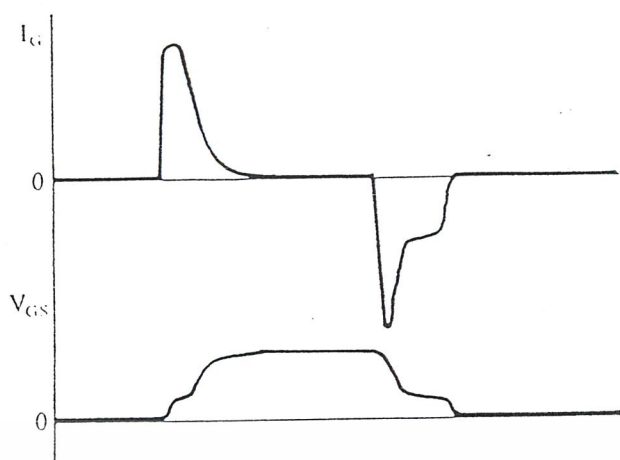


รูปที่ 4.3 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต

ตัวเก็บประจุเหล่านี้บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อนเพื่อให้แรงดันคร่อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแส ในทางกลับกันการหยุดการนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแส ลักษณะของกระแสแรงกันที่ขาเกตจึงมีลักษณะดังรูปที่ 4.4

โดยทั่วไปแล้ว ค่าความจุของตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน

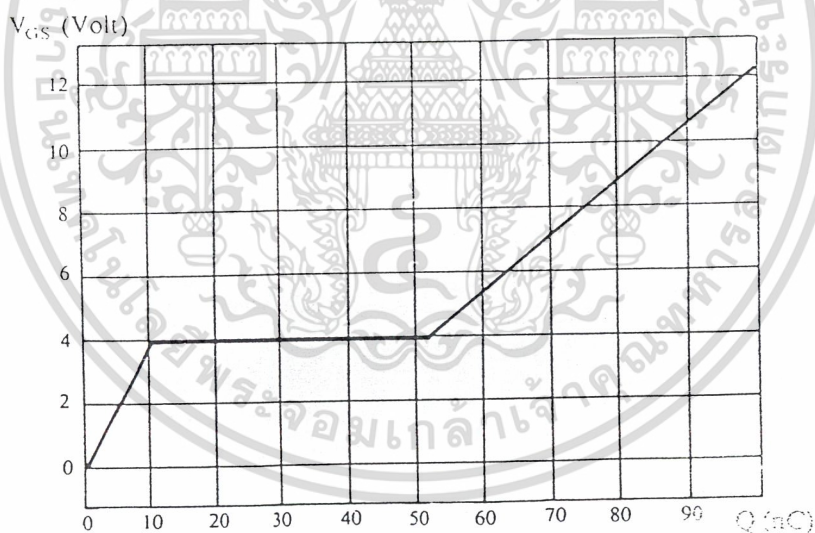
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงลักษณะของแรงดันและกระแสที่ขาเกตขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส

4.1.4 การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาในค่าต่ำซีตด้วย (รูปที่ 4.5) กราฟนี้มีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



รูปที่ 4.5 แสดงตัวอย่างของ Gate Charge Chart

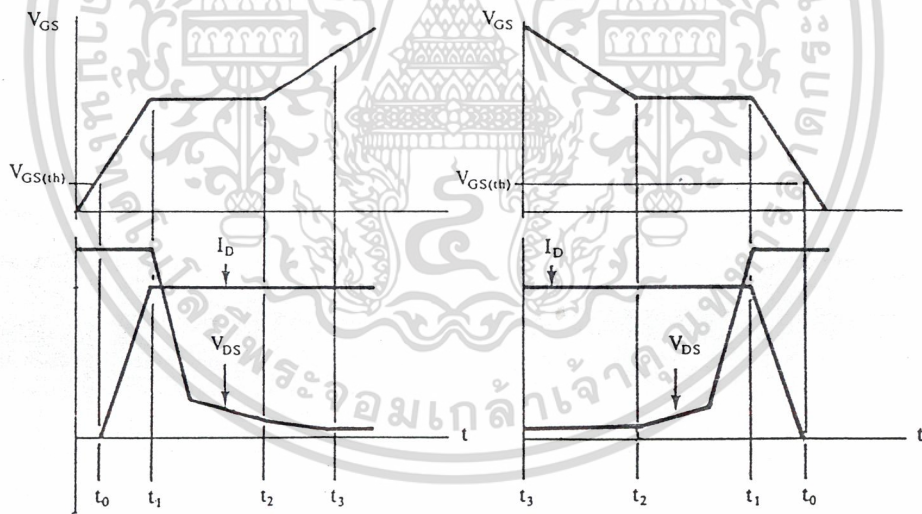
ลักษณะกราฟจะแบ่งออกได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลานำก่อนเริ่มนำกระแส (Turn-on Delay Time)
2. ช่วงเวลาเริ่มนำกระแส (Rise Time) t_0 — t_2
3. ช่วงเวลาสะสมประจุส่วนเกิน (Excess Charge Time) t_2 — t_3

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลานำก่อน

เอกสารเริ่มนำกระแส เมื่อแรงดันที่ขาเกตมากกว่าแรงดันขีดเริ่ม ($V_{GS(th)}$) จึงจะเริ่มมีกระแสไหลผ่านไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทรนและซอร์สที่เวลา t_0 ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อม 26
 เทรนและซอร์ส V_{DS} จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนถึงเหลือเพียง
 10 เปอร์เซ็นต์ของค่าแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟตจะนำกระแสไฟได้อย่างเต็มที่
 ในช่วงเวลาเริ่มนำกระแส t_1 ถึง t_2 นี้เอง และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่าเพาเวอร์
 มอสเฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 4.6 ในช่วงเวลาสะสมประจุส่วน
 เกินค่าความต้านทานระหว่างทรานและซอร์สจะมีค่าลดลงได้เรื่อย ๆ หากปล่อยให้มีการสะสมประจุ
 ต่อไปในช่วงเวลา t_2 ถึง t_3 แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส
 เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์
 มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็นจะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็น
 ผลเสีย



รูปที่ 4.6 แสดงลักษณะการชาร์จประจุที่จุดขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส (ก) และผล

เอกสารนี้เป็นเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต (ข) เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของ เพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเริ่มหยุดนำ กระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมจะมีช่วงเวลาน่องเพิ่มเนื่องจากต้องใช้เวลา ส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

จากกราฟในรูปที่ 4.5 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จำนวนหาค่าช่วงเวลาเริ่มนำกระแส t_r และช่วงเวลาหยุดนำกระแส t_f ได้จาก

$$t = Q_G / I_G$$

เมื่อ Q_G คือ ค่าประจุที่ได้จากกราฟ คูลอมบ์
 I_G คือค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่ แอมป์

หมายเหตุ กราฟ Gate Charge Chart ที่ได้จากคาต้าชีต ปกติในการวัดผู้ผลิตและกำหนด ให้กระแสเกต I_G สำหรับชาร์จประจามีค่าคงที่ ในการใช้งานจริงแล้ว วงจรขับเพาเวอร์มอสเฟต อาจให้ค่า I_G ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลทีนอกเหนือจากข้อมูลใน Gate Charge Chart ซึ่งจะไม่ขอกกล่าวในที่นี้ อย่างไรก็ตาม ถ้าสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแส ได้มากพอ การคำนวณที่ได้จากสมการที่ 4.5 ก็นับว่าใกล้เคียง

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการชาร์จประจุและ คายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายกระแสรับกระแส (Source and Sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย (ประมาณ 10 โวลต์)

4.1.5 ข้อพิจารณาในการเลือกใช้งานเพาเวอร์มอสเฟต

สำหรับเพาเวอร์มอสเฟต การเกิดเซกันด์ารีเบรคดาวน์ เช่น ในไบโพลาร์เพาเวอร์ทรานซิสเตอร์จะไม่เกิดขึ้น เพราะค่าความต้านทานระหว่างเดรนและซอร์สขณะนำกระแส $R_{DS(ON)}$ ของมันจะมีค่าเพิ่มขึ้นเมื่ออุณหภูมิเพิ่มขึ้น ทำให้กระแสที่ไหลผ่านมีค่าน้อยลง ต่างจากกรณีไบโพลาร์ทรานซิสเตอร์ขณะเกิดเซกันด์ารีเบรคดาวน์ เมื่ออุณหภูมิเพิ่มขึ้นกระแสจะไหลมากยิ่งขึ้นซึ่งจะเกิดการพังเสียหายได้อย่างรวดเร็ว เพาเวอร์มอสเฟตจึงมีพิภักความปลอดภัยในกราฟ SOA กว้างกว่าเมื่อเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ และเนื่องจากเพาเวอร์มอสเฟตไม่เกิดเซกันด์ารีเบรคดาวน์ อัตราทนกำลังสูงสุดของมันก็ถูกจำกัดด้วยค่าความร้อนที่เกิดขึ้นที่รอยต่อภายในตัวมันเท่านั้น

พิกัดปลอดภัย FBSOA

28

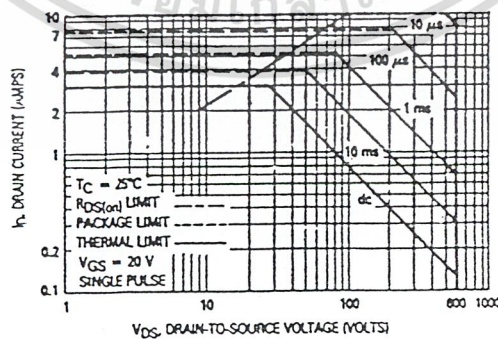
ขีดจำกัดกำลังที่พิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟตนั้น อาจแบ่งออกได้เป็น 4 ลักษณะดังนี้คือ

1. ขีดจำกัดแรงดันตกคร่อมทรานซิสเตอร์และซอร์ส V_{DS} สูงสุดที่สามารถทนได้ (Maximum Drain Source Voltage)
2. ค่ากระแสทรานซิสเตอร์ I_D สูงสุดที่สามารถไหลผ่านได้ และไม่ทำให้เกิดโครงสร้างภายในเสียหาย (Thermal Limit)
3. มีขีดจำกัดเนื่องจากค่าความต้านทานขณะนำกระแส ($R_{DS(on)}$ Limit) ตัวอย่างกราฟ FBSOA ของเพาเวอร์มอสเฟต แสดงไว้ในรูปที่ 4.7 และเช่นเดียวกับไบโพลาร์ทรานซิสเตอร์ การระวังไม่ให้เกิดเงื่อนไขที่ทำให้เพาเวอร์มอสเฟตต้องทำงานภายนอกพิกัดของกราฟ FBSOA เป็นสิ่งสำคัญ และผู้ออกแบบจะต้องให้ความสนใจก่อนการเลือกเพาเวอร์มอสเฟตมาใช้งานทุกครั้ง รวมถึงป้องกันการเกิดเงื่อนไขที่จะทำให้เพาเวอร์มอสเฟตเกิดพังเสียหายได้ขณะทำงานของวงจรที่ออกแบบด้วย

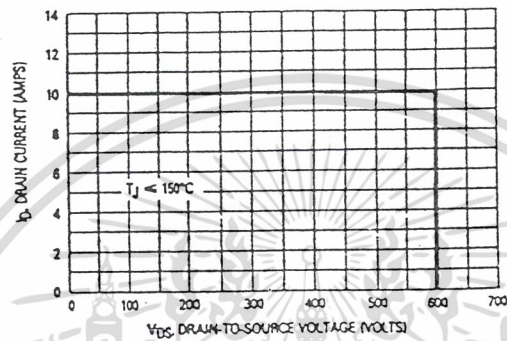
พิกัดปลอดภัย SSOA

SSOA (Switching Safe Operating Area) เป็นกราฟแสดงพิกัดกระแสและแรงดันใช้งานที่ปลอดภัยของเพาเวอร์มอสเฟตขณะเปลี่ยนสถานะ การใช้ SSOA สามารถใช้ได้ทั้งในการพิจารณาพิกัดปลอดภัยทั้งในช่วงเวลาเริ่มจะนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

ปกติกราฟ SSOA แสดงไว้ในรูปที่ 4.8 และเมื่อเปรียบเทียบกับกราฟ RBSOA ของไบโพลาร์ทรานซิสเตอร์แล้วจะเห็นได้ว่ากระแสทรานซิสเตอร์ I_D สูงสุดเท่านั้น



เอกสารรูปที่ 4.7 แสดงตัวอย่างกราฟพิกัดปลอดภัย FBSOA ของเพาเวอร์มอสเฟต (ที่มา: Motorola) ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงตัวอย่างกราฟฟิสิกส์พลอตกับ SSOA ของเพาเวอร์มอสเฟต (ที่มา : Motorola)

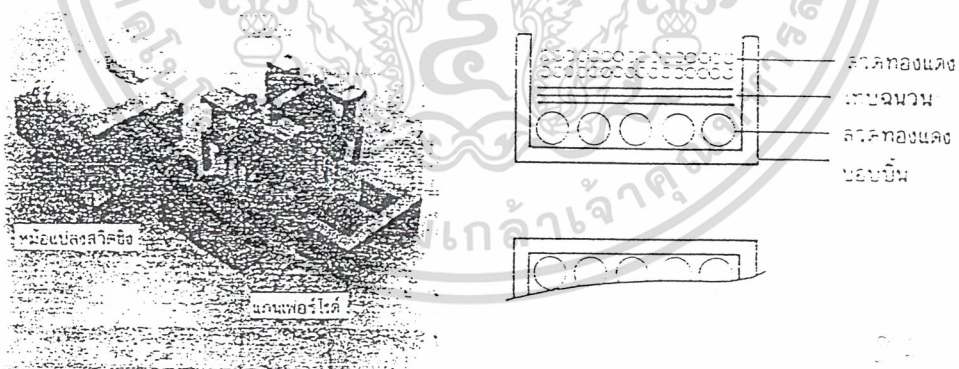
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
หม้อแปลงสวิตชิง

ซัพพลาย ผู้ออกแบบสวิตชิงเพาเวอร์ซัพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ ในลักษณะต่าง ๆ ของหม้อแปลงสวิตชิง ความเหมาะสมในการใช้งาน การคำนวณขนาดแกน เฟอร์ไรต์และขนาดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้าเพื่อความปลอดภัยและ ลดกำลังงานสูญเสียในหม้อแปลงสวิตชิงขณะทำงาน ดังจะได้กล่าวไว้โดยละเอียดในบทนี้

5.1 ส่วนประกอบของหม้อแปลงสวิตชิง

หม้อแปลงสวิตชิงมีหน้าที่หลักในการทดลองแรงดัน ไฟตรงที่อินพุตคอนเวอร์เตอร์ ซึ่งอาจมีค่าสูงได้ถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดัน ไฟค่าต่ำที่เอาท์พุต และทำให้เกิดการแยก จากกันทางไฟฟ้าระหว่างแรงดันอินพุตและแรงดันเอาท์พุตที่ได้ เพื่อป้องกันอันตรายจากการถูก ไฟฟ้าดูด ส่วนประกอบที่สำคัญของหม้อแปลงสวิตชิงไว้ในรูปที่ 5.1 โดยมีรายละเอียดดังนี้



รูปที่ 5.1 แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง (ก) และการพันขดลวดทองแดงอาบนํ้ายาบนบอบบิ้น (ข)

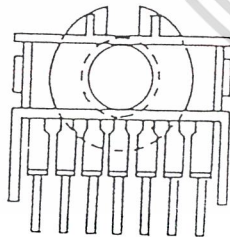
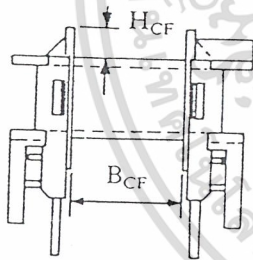
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.1 แกนเฟอร์ไรต์ (Ferrite Core)

เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูง ประมาณในช่วง 3,000 ถึง 4,000 เกาส์ และเกิดการสูญเสียในตัวมันต่ำที่ความถี่สูง ๆ ดังนั้นหม้อแปลงสวิตชิ่งจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด

5.1.2 บอบบิ้น (Bobbin)

บอบบิ้นหรือแบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟ บอบบิ้นจะช่วยให้การพันขดลวดบนแกนเฟอร์ไรต์สะดวกขึ้น และปกป้องปัญหาการลัดวงจรระหว่างขดลวดกับแกนเฟอร์ไรต์ได้ บอบบิ้นจะมีขนาดมาตรฐานของแกนเฟอร์ไรต์ตัวอย่างขนาดของบอบบิ้นดูได้จากรูปที่ 5.2 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาปักลวดทองแดง เพื่อความสะดวกในการพันขดลวดและบัดกรีติดกับแผ่น PCB รูปที่ 5.2



ETD
Bobbin

CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$l_{\Sigma}(\text{mm})$
ETD 34	1.23	21.0	6.0	59.94
ETD 39	1.74	25.6	6.9	68.58
ETD 44	2.13	29.6	7.3	76.2
ETD 49	2.71	32.8	8.4	85.09

- A_w = พื้นที่ช่องพันขดลวด
- B_{CF} = ความยาวแกนที่พันขดลวดได้
- H_{CF} = ระยะจำกัดความสูงของขดลวด
- l_{Σ} = ความยาวเฉลี่ยของลวดทองแดงที่พันบนแกนต่อหนึ่งรอบ

รูปที่ 5.2 แสดงตัวอย่างและมาตรฐานของบอบบิ้นสำหรับแกนเฟอร์ไรต์แบบ EE, EC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.3 ลวดทองแดงอาบน้ำยา (Enamelled Copper Wire)

32

การพันขลวดทั้งไฟรมารีและเซคชั่นคาร์ของหม้อแปลงสวิตชิงที่กำลังไม่สูงมากนัก ปกติจะใช้ลวดทองแดงอาบน้ำยาพันบนแกนบอบบิ้นเพื่อให้ได้จำนวนรอบตามต้องการขนาดของขลวดทองแดงที่จะใช้พันนั้น ขึ้นอยู่กับค่ากระแสที่ผ่านขลวด ความถี่และผลข้างเคียงอื่น ๆ

5.1.4 เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของขลวดในหม้อแปลงสวิตชิงและมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไฟรมารีและขดเซคชั่นคาร์ด้วยวัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Mylar) หรือโพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง 2.05-0.1 มิลลิเมตร การเลือกใช้ขึ้นอยู่กับการออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตชิงเป็นหลัก

5.2 แกนเฟอร์ไรต์และการเลือกใช้

5.2.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิงโดยทั่วไป จะถูกผลิตออกมาที่ขนาดและรูปทรงต่าง ๆ ตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือแกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของกลุ่มประกบ เพื่อความสะดวกในการประกอบเข้ากับบอบบิ้น การประกบแกนเฟอร์ไรต์บนบอบบิ้นจะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์มีลักษณะเป็นวงบรรจบได้ ตัวอย่างขนาดของแกนเฟอร์ไรต์แบบต่าง ๆ แสดงไว้ที่รูป 5.3

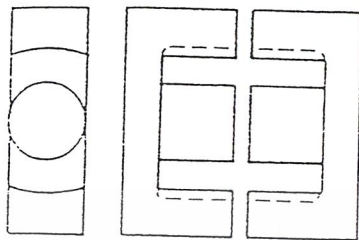
แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตชิงที่ไม่ต้องการกำลังสูง (ไม่เกิน 125 วัตต์) และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปทรงของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่องสำหรับให้ขลวดลอดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูง จะเป็นแกนแบบ EI, EE cjt ETD เนื่องจากสามารถพันขลวดรอบแกนบอบบิ้นได้สะดวก และแกนในกลุ่มนี้จะมีขนาดต่าง ๆ ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตาม สัญญาณรบกวน EMI/RFI ที่เกิดขึ้นจะมีค่ามากกว่าแกนแบบ POT

ยังมีแกนเฟอร์ไรต์ในแบบอื่น ๆ ที่สามารถนำมาใช้งานได้อีก เช่น แกนแบบ RM, PQ และ LP แต่มักไม่ค่อยพบเห็นตามท้องตลาดทั่วไป และไม่ค่อยเป็นที่นิยมจึงจะไม่ขอกล่าวถึง

5.2.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

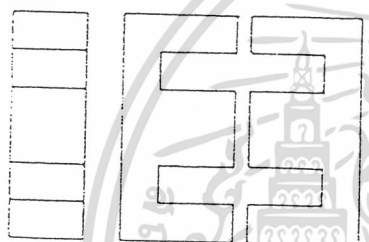
ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกัน จะให้คุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม ในแผ่นข้อมูลเนื้อสารด้านการค้าเอกสารนี้เป็นเอกสารที่จำหน่ายโดยไม่หวังกำไร หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และขออภัยถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ให้มา กับแกนเฟอร์ไรต์นั้น จะต้องมีรายละเอียดคุณสมบัติเนื้อสารแสดงไว้เสมอ
 ข้อมูลสำคัญที่ควรจะทำ ความเข้าใจและศึกษาไว้ก็คือเส้นโค้งฮิสเตอร์รีซิส (Hysteresis curve)
 และค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)



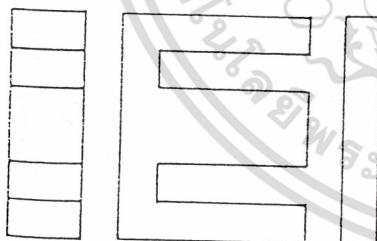
ETD

CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
ETD 34	0.971	1.220	7.64	78.6
ETD 39	1.250	1.740	11.50	92.2
ETD 44	1.740	2.130	18.00	103.0
ETD 49	2.110	2.710	24.20	114.0



EE

CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
EE 20/20/5	0.31	0.35	1.34	43.0
EE 30/30/7	0.59	0.73	4.00	66.9
EE 42/42/15	1.82	1.78	17.6	97.0
EE 42/42/20	2.36	1.78	23.1	97.4
EE 42/54/20	2.36	2.40	28.8	122.0
EE 42/66/20	2.36	3.40	34.5	143.0
EE 55/55/21	3.54	2.50	43.7	123.0
EE 55/55/25	4.20	2.50	52.0	123.0
EE 65/66/27	5.52	3.93	78.2	147.0



EI

CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
EI 19	0.24	0.517	0.950	39.6
EI 22/19	0.41	0.44	1.630	39.3
EI 25/19	0.42	0.819	2.02	48.6
EI 28/20	0.55	0.725	4.11	48.4
EI 30/26	1.11	0.791	6.45	58.1
EI 35/29	1.21	1.36	8.18	67.6
EI 40/35	1.48	1.08	11.3	76.9
EI 50/42	2.30	1.7	21.8	94.8
EI 60/44	2.48	2.94	27.2	109.7

A_c = ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์

A_w = ขนาดพื้นที่ช่องพันขดลวดของบอบบิ้น

V_c = ปริมาตรของแกนเฟอร์ไรต์

l_c = ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์

รูปที่ 5.3 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์แบบ EE, EI และ ETD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตชิงที่ไม่ต้องการกำลังสูง (ไม่เกิน 125 วัตต์) 34

และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปทรงของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่องสำหรับให้ขดลวดลวดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูง จะเป็นแกนแบบ EI;EE และ ETD เนื่องจากสามารถพันขดลวดรอบแกนขดขดขึ้นได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่าง ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตาม สัญญาณรบกวน EMI/RFI ที่เกิดขึ้นจะมีค่ามากกว่าแกนแบบ POT

ยังมีแกนเฟอร์ไรต์ในแบบอื่น ๆ ที่สามารถนำมาใช้งานได้อีก เช่น แกนแบบ RM,PQ และ LP แต่มักไม่ค่อยพบเห็นตามท้องตลาดทั่วไป และไม่ค่อยเป็นที่นิยมจึงจะไม่ขอกล่าวถึง

5.2.3 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

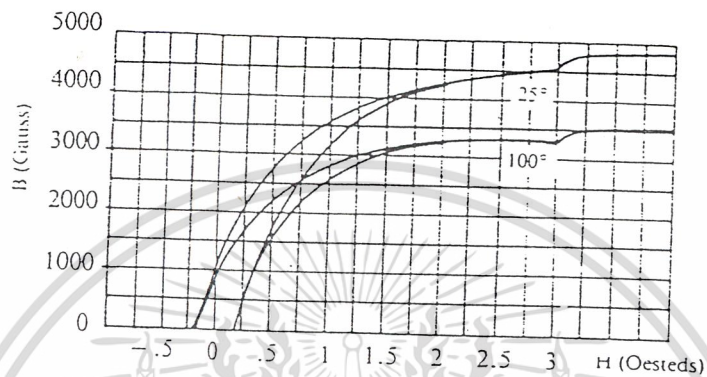
ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกัน

จะให้คุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม ในแผ่นข้อมูลเนื้อสารที่ให้มาให้กับแกนเฟอร์ไรต์นั้น จะต้องมียลละเอียดคุณสมบัติเนื้อสารแสดงไว้เสมอ ข้อมูลสำคัญที่ควรจะทำความเข้าใจและศึกษาไว้ก็คือ เส้นโค้งฮิสเตอร์รีซิส (Hysteresis curve) และค่าการสูญเสียในแกนเฟอร์ไรต์ (Cure Loss)

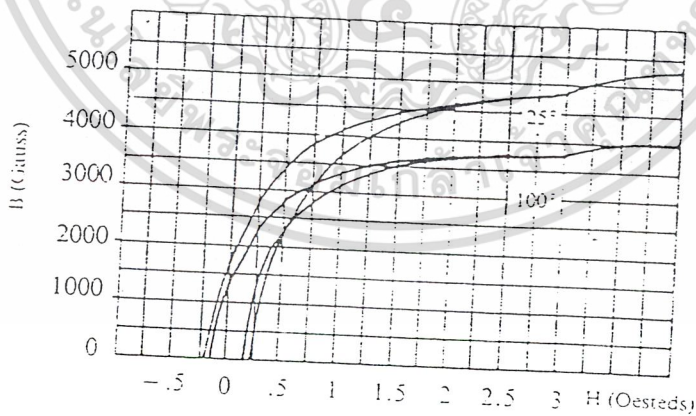
5.2.4 เส้นโค้งฮิสเตอร์รีซิสจะแสดงความสัมพันธ์ระหว่าง ค่าความหนาแน่น

ฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกนในรูปที่ 5.4(ก) และ 5.4(ข) จะแสดงลักษณะของเส้นโค้งฮิสเตอร์รีซิสของเนื้อสารชนิด 3C8 และ 3C6A ตามลำดับ ซึ่งผลิตโดยผู้ผลิตคือ FERROXCUBE จากรูปจะเห็นว่า ค่าความหนาแน่นฟลักซ์แม่เหล็ก B มีค่าเพิ่มขึ้นน้อยมาก แม้ว่าจะมีการเพิ่มขึ้นของความเข้มสนามแม่เหล็ก H ก็ตามจากจุดดังกล่าวเราจะเรียกว่า แกนเริ่มมีการอิ่มตัวของฟลักซ์แม่เหล็ก (Saturation)

โดยปกติผู้ผลิตจะแสดงกราฟของเส้นโค้งฮิสเตอร์รีซิสเพียงครั้งเดียว เนื่องจากอีกครึ่งหนึ่งของเส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะกลับกันเท่านั้น ดังแสดงในรูปที่ 5.5



3C8



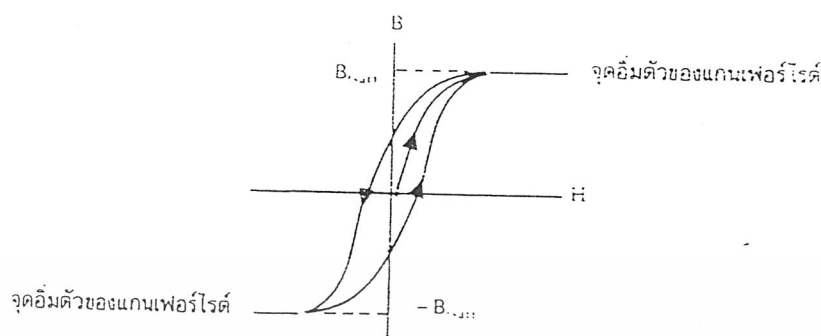
3C6A

(ข)

(จ)

รูปที่ 5.4 แสดงเส้นโค้งฮิสเตอร์รีซิสของแกนเฟอร์ไรต์ที่เป็นเนื้อสารชนิด 3C8 (ก)และ 3C6A(ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 แสดงลักษณะที่สมบูรณ์ของเส้น โค้งฮิสเตอร์รีซิสซึ่งมีลักษณะสมมาตรของกราฟซีกบนและซีกล่าง ปกติผู้ผลิตจะให้กราฟในซีกบนมาเท่านั้น ดังในรูปที่ 5.4 การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตช์ซึ่งต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ดังนั้นโดยทั่วไปในการออกแบบหม้อแปลงสวิตช์จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดก่อนอิ่มตัวของแกนเฟอร์ไรต์ เพื่อความปลอดภัย

5.2.5 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง
ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบขดลวดไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

- $\triangle B$ คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกน เป็นเกาท์
- V คือ ค่าแรงดันที่ตกคร่อมขดไพรมารี เป็นโวลต์
- N_p คือ ค่าจำนวนรอบของขดไพรมารี เป็นรอบ
- A_c คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร
- t คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

จะเห็นได้ว่ายิ่งจำนวนรอบของขดลวดไพรมารีมีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยังมีค่ามาก ซึ่งการลดจำนวนรอบของขดลวดไพรมารีลงจะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่ขึ้นได้ และสามารถทนกระแสได้สูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัวจะทำให้แรงดันตกคร่อมขดไพรมารีมีค่าลดลงอย่างรวดเร็ว แรงดันอินพุตจะไปตกคร่อมที่เพาเวอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซิสเตอร์ขณะที่กำลังนำกระแสสูง ๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ 37
 และความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย
 ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อ
 แปลงขณะทำงาน จึงมีข้อที่ควรคำนึงถึง 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิมตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานจะต้องเกิดการสูญเสียในแกนเฟอร์ไรต์ต่ำที่สุด

หมายเหตุ การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็ก ให้กำหนดเป็น 2 เท่า ของค่าที่อ่านได้จากกราฟ (2* B) และค่า B ไม่ควรกำหนดเกินเส้นประในกราฟ ซึ่งแสดงขีดจำกัดของ AB สำหรับคอนเวอร์เตอร์

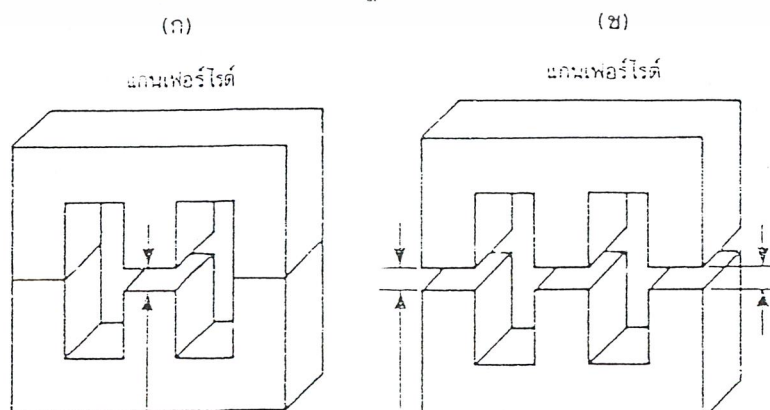
5.2.6 การเลือกขนาดแกนเฟอร์ไรต์ที่เหมาะสม

การใช้แกนเฟอร์ไรต์ที่มีขนาดใหญ่เกินไป สำหรับหม้อแปลงสวิตชิง จะเป็นการสิ้นเปลืองค่าใช้จ่ายโดยไม่จำเป็น ส่วนการใช้แกนเฟอร์ไรต์ที่มีขนาดเล็กเกินไป ขดลวดและแกนเฟอร์ไรต์จะร้อน กำลังงานสูงสุดที่เหมาะสมสำหรับแกนเฟอร์ไรต์ขนาดต่าง ๆ พิจารณาได้จาก ขนาดหน้าตัดของแกน (A_e) และขนาดช่องสำหรับพันขดลวดของบอบบิ้น (A_w)

5.2.7 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรต์เป็นวิธีการอย่างหนึ่ง ที่ใช้ป้องกันการอิมตัวของแกนเฟอร์ไรต์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลง สวิตชิงมีค่ามากขึ้น ได้ด้วย อย่างไรก็ตาม ช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจาย สัญญาณรบกวน EMI ออกมาและอาจรบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรต์แบบ EE, EI, ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 3.6(ก) และ (ข) คือ การกำหนดช่องอากาศคั่นที่แกนกลาง อย่างเดียว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



การค้นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าการค้นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศคันที่ต้องการนำมาคั่นระหว่างแกนนอนของคู่ประกบ ส่วนการกำหนดช่องอากาศคันที่แกนกลางต้องสั่งโดยตรงจากผู้ผลิตแกนเฟอร์ไรต์หรือซัดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศคันตามต้องการ

ข้อสังเกตคือ การค้นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคันที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคันที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึงสองครั้งในแกน ดังนั้นระยะช่องอากาศคันที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

5.2.8 แกนเฟอร์ไรต์สำหรับหม้อแปลงฟลายแบคและเอาต์พุตโซค

หม้อแปลงสวิตชิงสำหรับฟลายแบคคอนเวอร์เตอร์และตัวเอาต์พุตโซค จะทำงานในลักษณะที่ต้องเก็บสะสมพลังงานไว้ก่อนแล้วจึงถ่ายพลังงานออกไป จึงอาจกล่าวได้ว่า กำลังที่ได้จากหม้อแปลงจะมาจากค่าพลังงานที่หม้อแปลงสามารถสะสมไว้ได้นั่นเอง ในช่องที่มีการสะสมพลังงานของหม้อแปลงหรือเอาต์พุตโซค พลังงานที่ถูกสะสมไว้จะมีค่าเท่ากับ ความสัมพันธ์ระหว่างพลังงานสะสมกับขนาดของแกนเฟอร์ไรต์สามารถหาได้จาก

โดยที่ I_g	คือ ระยะห่างช่องอากาศคันแกนเฟอร์ไรต์เป็นเซนติเมตร
A_c	คือ ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์ เป็นตารางเซนติเมตร
$B(\max)$	คือ ค่าความหนาแน่นฟลักซ์สูงสุดในแกน เป็นเกาส์
L	คือค่าความเหนี่ยวนำขดไฟรวมารี่ของหม้อแปลงหรือค่าความเหนี่ยวนำของเอาต์พุตโซค เป็นเฮนรี่
$I_p(pk)$	คือ ค่ากระแสสูงสุดที่ผ่าน L เป็นแอมป์

ค่าของ $B(\max)$ โดยทั่วไปจะกำหนดไว้เป็นครึ่งหนึ่งของค่าอิ่มตัวของแกนเฟอร์ไรต์ จากสมการ จะเห็นได้ว่า เราสามารถเพิ่มค่าพลังงานสะสม (หรือเพิ่มกำลังของหม้อแปลง) ได้โดยการเพิ่มระยะช่องอากาศคัน L_g หรือโดยการเพิ่มขนาดของแกนเฟอร์ไรต์ให้ใหญ่ขึ้น (A_g เพิ่มขึ้น) ในทางปฏิบัติการเพิ่มระยะช่องอากาศคันจะเป็นที่นิยมใช้มากกว่า เพราะต้องการให้หม้อแปลงสวิตชิงและเอาต์พุตโซคมีขนาดเล็ก

อย่างไรก็ตาม แกนเฟอร์ไรต์ที่ขนาดต่าง ๆ ระยะของช่องอากาศคันสูงสุดจะถูกจำกัดด้วยค่าการสูญเสียที่เกิดขึ้นในขดลวดเพราะจำนวนรอบมีค่าเพิ่มขึ้น โดยจำนวนรอบจะมีค่าเพิ่มขึ้นตามระยะช่องอากาศที่เพิ่มขึ้น ดังสมการ (5.3)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ N คือ จำนวนรอบของขดไฟโรมารีของหม้อแปลงหรือเอาต์พุต ไซค์
 เนื่องจากกระแสปั่นบนบอบขึ้นมีค่าจำกัด และอาจมีเนื้อที่ไม่พอสำหรับจำนวนรอบที่เพิ่มขึ้น
 รวมถึงการสูญเสียที่เกิดในลวดทองแดงจะมากขึ้นเมื่อจำนวนรอบมากขึ้น ซึ่งจะทำให้หม้อแปลง
 หรือเอาต์พุต ไซค์ร้อน ผู้ออกแบบจึงต้องพิจารณาจุดที่เหมาะสมระหว่างการเพิ่มระยะช่องอากาศคั่น
 หรือการเพิ่มขนาดของแกนเฟอร์ไรต์ด้วย

5.3 ความสัมพันธ์ระหว่างขดไฟโรมารีและขดเซคันดารีของหม้อแปลงสวิตซิ่ง

หม้อแปลงสวิตซิ่งจะมีความสัมพันธ์ของขดไฟโรมารีและขดเซคันดารีเป็นไปตามทฤษฎีหม้อ
 แปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 5.7 จะเป็นดังนี้



รูปที่ 5.7 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ

- เมื่อ N_p คือ จำนวนรอบของขดไฟโรมารี
- N_s คือ จำนวนรอบของขดไฟโรมารี
- V_p คือ ค่าแรงดันตกคร่อมขดไฟโรมารี
- V_s คือ ค่าแรงดันตกคร่อมขดเซคันดารี
- L_p คือ ค่าความเหนี่ยวนำของขดไฟโรมารี
- L_s คือ ค่าความเหนี่ยวนำของขดเซคันดารี
- I_p คือ ค่ากระแสที่ไหลผ่านขดไฟโรมารี
- I_s คือ ค่ากระแสที่ไหลผ่านขดเซคันดารี

มีข้อสังเกตคือ แรงดัน V_p เป็นค่าแรงดันที่ตกคร่อมขดไฟโรมารีซึ่งเกิดจากการเปลี่ยนแปลง
 ของฟลักซ์แม่เหล็กภายในแกนของหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไฟโรมารี ไม่ใช่ค่า
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของ บริษัท... ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันอินพุต V_i และค่า V_p ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า V_i แต่ถ้าแกนเฟอร์ไรต์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันคคร่อม V_p จะมีค่าลดลงอย่างรวดเร็วเหมือนเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เกี่ยวข้อง

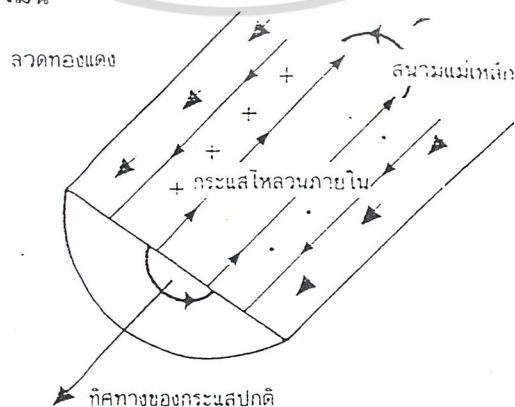
5.4 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ปกติการพันขดลวดในหม้อแปลงสวิตชิงจะใช้ลวดทองแดงอบน้ำยา (enameled copperwire) เป็นตัวพัน ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตชิง กระแสสลับที่ไหลผ่านขดลวดนั้นมีความถี่สูง ๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิว ซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของขดลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็มีผลทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน กำลังงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้น ในขณะที่หม้อแปลงทำงาน การกำหนด ขนาดและวิธีการพันขดลวดทองแดงจึงต้องทำอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

5.5 ผลจากการนำกระแสแค่เพียงที่ผิวของขดลวดทองแดง (Skin effect)

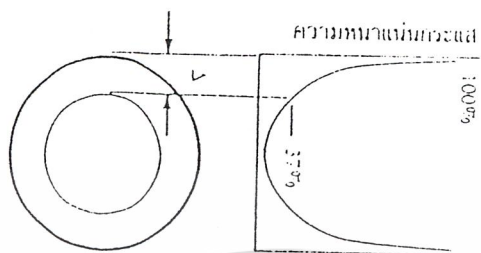
ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบ ๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy current) ขึ้นภายในลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของขดลวดทองแดง ดังแสดงในรูปที่ 5.8

ปริมาณของกระแสปกติจะยังมีค่าเท่าเดิม แต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเฉพาะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวนั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของขดลวดทองแดง และมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน



รูปที่ 5.8 แสดงลักษณะการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อมีกระแสสลับไหลผ่าน

ทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของทองแดง เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.9 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแสเมื่อค่าลดลงเหลือเพียงแค่ 37 เปอร์เซ็นต์ ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

จากผิวของลวดทองแดงที่กลวงมาในเนื้อลวดทองแดง จนถึงจุดที่ค่าความหนาแน่นของกระแสลดค่าลงเหลือเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนั้น เราจะเรียกระยะนี้ว่าเป็นความหนาผิวนำกระแสของลวดทองแดง (skin depth) ดังที่แสดงไว้ในรูปที่ 3.9 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่ และสำหรับลวดทองแดงที่ 100 เมกะเฮิรตซ์ความหนาของผิวนำกระแสจะมีค่า

เมื่อ คือ ความหนาผิวนำกระแส เป็นมิลลิเมตร

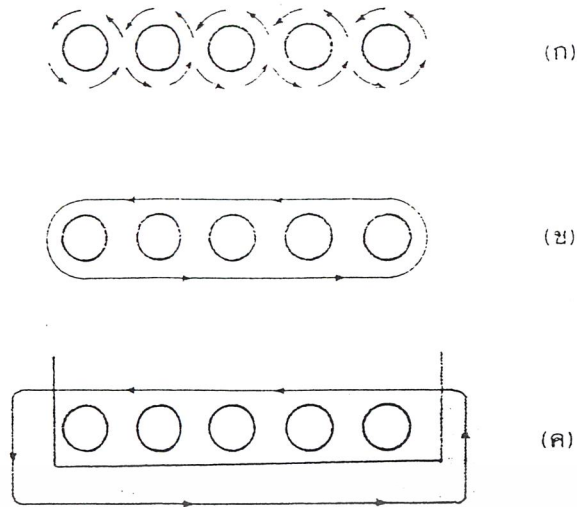
f คือ ความถี่ของกระแส เป็นกิโลเฮิรตซ์

5.6 ผลจากการเรียงซ้อนกันของขดลวด (Proximity effect)

ปกติค่าความซึมซาบแม่เหล็ก (permeability) μ (มีว) ของแกนเฟอร์ไรต์จะมีค่าสูงมากกว่าแกนจะจับฟลักซ์แม่เหล็กที่เกิดจากการเหนี่ยวนำของขดลวดในหม้อแปลงให้วิ่งอยู่ในแกนเฟอร์ไรต์เท่านั้นแต่โดยความเป็นจริงแล้ว ยังมีฟลักซ์บางส่วนสามารถวิ่งออกจากแกนตัดผ่านขดลวดได้ฟลักซ์เหล่านี้เรียกว่า ฟลักซ์รั่ว (leakage flux) ฟลักซ์รั่วไม่ได้เกิดจากคุณภาพที่ไม่ดีของวัสดุที่ใช้ทำแกนเฟอร์ไรต์ แต่เป็นผลซึ่งเกิดจากการพันขดลวดโดยตรงดังจะได้กล่าวต่อไป

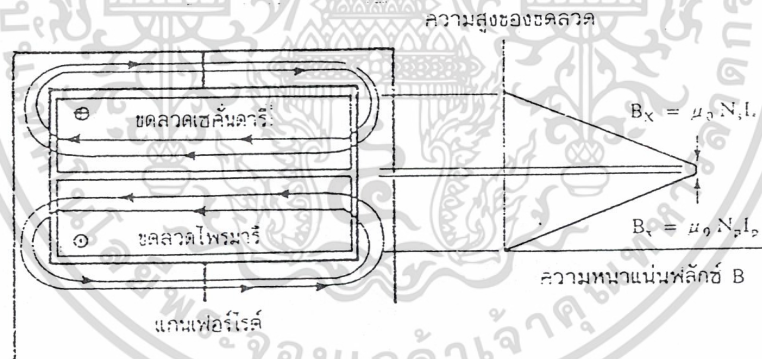
รูปที่ 5.10 แสดงภาพตัดขวางชั้นของขดลวดทองแดงในหม้อแปลง และเส้นวงฟลักซ์แม่เหล็กบางส่วนที่เกิดขึ้นขณะกระแสไหลผ่านขดลวด การหักล้างกันของฟลักซ์แม่เหล็กตัดแกนเฟอร์ไรต์ แกนจะบังคับให้ฟลักซ์วิ่งอยู่ในแกนเนื่องจากค่าซึมซาบแม่เหล็ก μ ของแกนมีค่าสูงมากดังรูปที่ 5.10 (ค) และเส้นแรงฟลักซ์ที่เกิดจากชั้นของขดลวดทองแดงหลาย ๆ ชั้นก็จะเป็น

เอกดังรูปที่ 5.11 ซึ่งเป็นฟลักซ์รั่วนั้นเองการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 แสดงลักษณะของการเกิดฟลักซ์รั่วภายในหม้อแปลงสวิตซ์

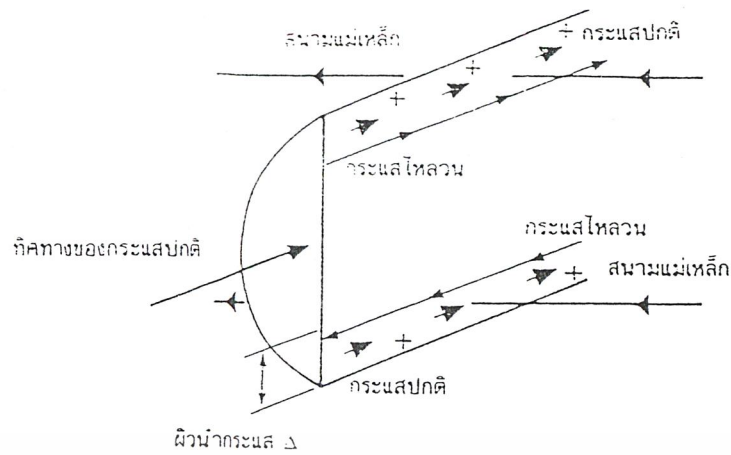
ค่าความหนาแน่นของฟลักซ์รั่ว B_x จะเพิ่มขึ้น เมื่อจำนวนชั้นของขดลวดทองแดงเพิ่มขึ้น จากรูปที่ 5.11 จะเห็นได้ว่า B_x มีค่าสูงสุดของขดลวดทองแดงจากแกนและมีค่าลดลงตามลำดับ ฟลักซ์รั่ววางตัวขนานกับชั้นขดลวดทองแดง โดยตัดผ่านและตั้งฉากกับเส้นลวดทองแดงในชั้น ซึ่งทำให้เกิดกระแสไหลวนขึ้นในลวดทองแดง



รูปที่ 5.11 แสดงลักษณะของฟลักซ์รั่วและค่าความหนาแน่นของฟลักซ์รั่ว B_x ที่ตำแหน่งต่าง ๆ ในหม้อแปลง สวิตซ์ โดย B_x จะมีค่ามากที่สุดที่ระยะชั้นสูงสุดของขดลวดทองแดง

เนื่องจากมีฟลักซ์รั่วเกิดขึ้นขดลวดทองแดงในหม้อแปลงจึงอยู่ในลักษณะเช่นเดียวกับการนำขดลวดไปวางในสนามแม่เหล็ก และจะเกิดกระแสไหลวนไหลที่บริเวณผิวหน้ากระแสนของขดลวดที่สัมผัสกับสนามแม่เหล็กดังรูปที่ 5.12

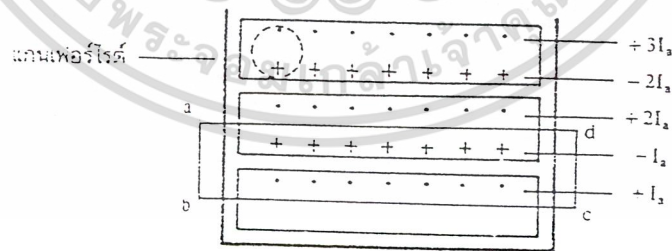
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12 แสดงผลของลวดทองแดงที่วางอยู่ในฟลักซ์รั่วทำให้มีกระแสไหลวนเกิดขึ้นที่ผิวด้านบนและด้านล่างของลวดทองแดง และทำให้ความหนาแน่นกระแสผิวด้านบนที่มีค่ามากกว่าผิวด้านล่าง

ยิ่งการซ้อนกันของขดลวดมีจำนวนชั้นมากขึ้น จะยังมีผลทำให้ความหนาแน่นของกระแสไหลวนมีค่ามากขึ้นด้วย ซึ่งจะพิจารณาได้ดังต่อไปนี้ เพื่อให้ง่ายแก่การเข้าใจเราจะกำหนดให้ขดลวดทองแดงที่เรียงกันอยู่ในแต่ละชั้นเปรียบเสมือนแผ่นทองแดงพันอยู่รอบแกนของหม้อแปลงแทนขดลวด แผ่นทองแดงนี้จึงวางอยู่ในฟลักซ์รั่ว

พิจารณาแผ่นทองแดงที่ชั้นแรกที่อยู่ติดกับแกนฟลักซ์รั่วจะตัดผ่านผิวด้านบนและทำให้เกิดกระแสไหลวนที่ผิวนำกระแสของแผ่นทองแดงสำหรับผิวด้านล่างติดกับแกนจะไม่มีฟลักซ์แม่เหล็กตัดผ่านผิวเนื่องจากอยู่ติดกับแกน ดังนั้นกระแสไหลวนเฉพาะที่ผิวด้านบนเท่านั้น



รูปที่ 5.13 แสดงการเปรียบเทียบลวดทองแดงที่พันเรียงกันให้เป็นลักษณะของแผ่นทองแดงที่มีความหนาแน่นเท่ากับเส้นผ่านศูนย์กลางของขดลวดทองแดง เพื่อพิจารณาค่าความหนาแน่นของกระแสไหลวนในแต่ละชั้น

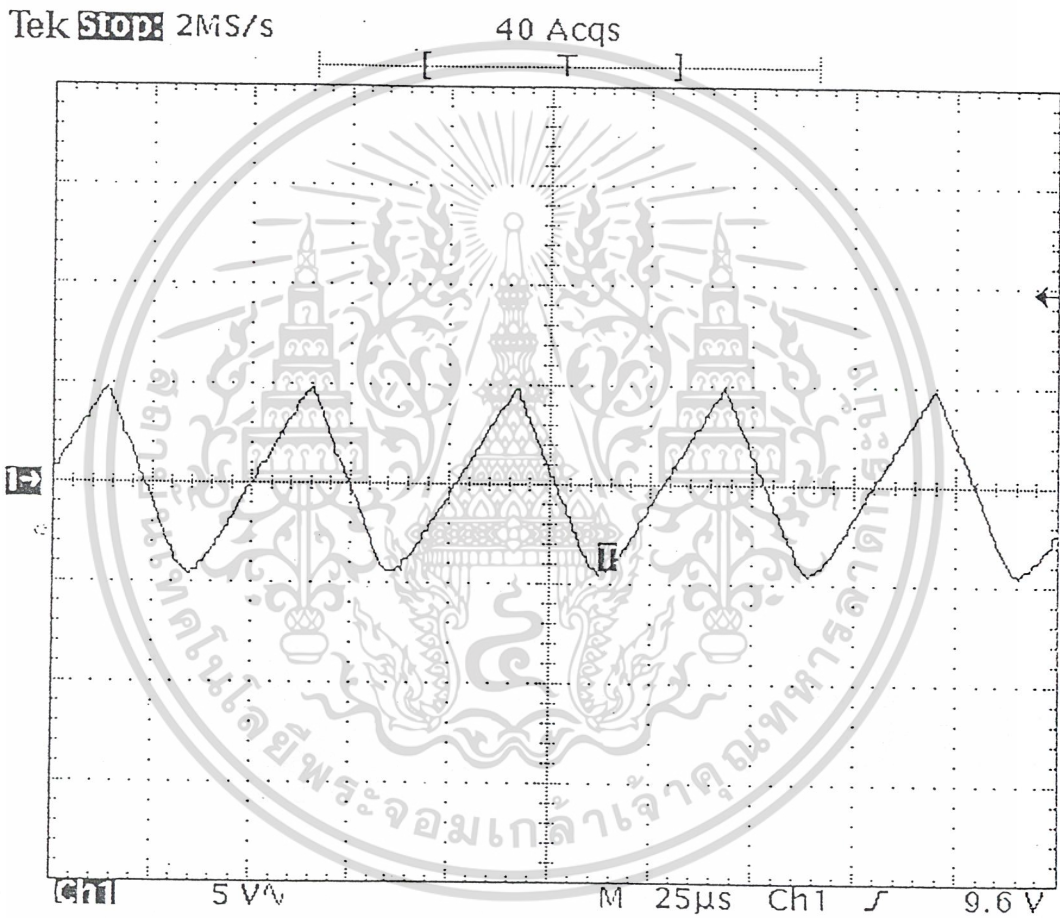
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าสมมติให้ค่ากระแสที่ผิวด้านบนของแผ่นทองแดงในชั้นแรกนี้มีค่าเท่ากับ $+I_a$ และเมื่อพิจารณาแผ่นทองแดงในชั้นที่สอง ผลของฟลักซ์รั่วจะทำให้กระแสไหลวนเกิดขึ้นที่ผิวนำกระแสทั้งด้านบนและด้านล่าง สำหรับที่เนื้อกลางของแผ่นทองแดงจะไม่มีกระแสไหลวน เนื่องจากสนามแม่เหล็กมีค่าเท่ากับศูนย์ (สนามแม่เหล็กสามารถทะลุผ่านตัวนำเข้ามาได้เพียงระยะผิวนำกระแสเท่านั้น) ดังนั้นผลรวมของสนามแม่เหล็กตามทาง(Hde) รอบวง จึงมีค่าเท่ากับศูนย์ และผลรวมของกระแสภายในวงรอบ abcd จะมีค่าเท่ากับศูนย์ด้วย ตามกฎของแอมแปร์ เนื่องจากค่ากระแสที่ผิวนบนของแผ่นทองแดงชั้นแรกมีค่าเท่ากับ $+I_a$ ดังนั้นค่ากระแสที่ผิวล่างทองแดงในชั้นที่สองจะต้องมีค่าเท่ากับ $-I_a$ และไหลในทิศทางตรงข้าม ผลรวมของกระแสจึงจะมีค่าเท่ากับศูนย์ แต่กระแสที่ไหลจริงในแผ่นทองแดงแต่ละชั้นมีค่าเท่ากัน (แผ่นทองแดงในชั้นที่สองจึงต้องมีค่าเท่ากับ $+2I_a$ ในทำนองเดียวกัน ค่ากระแสที่ผิวนบนของแผ่นทองแดงในชั้นที่สามก็จะมีค่าเท่ากับ $+3I_a$ และค่ากระแสที่ผิวนบนในแต่ละชั้นจะเพิ่มขึ้นเรื่อย ๆ ตามจำนวนชั้นที่เพิ่มขึ้น



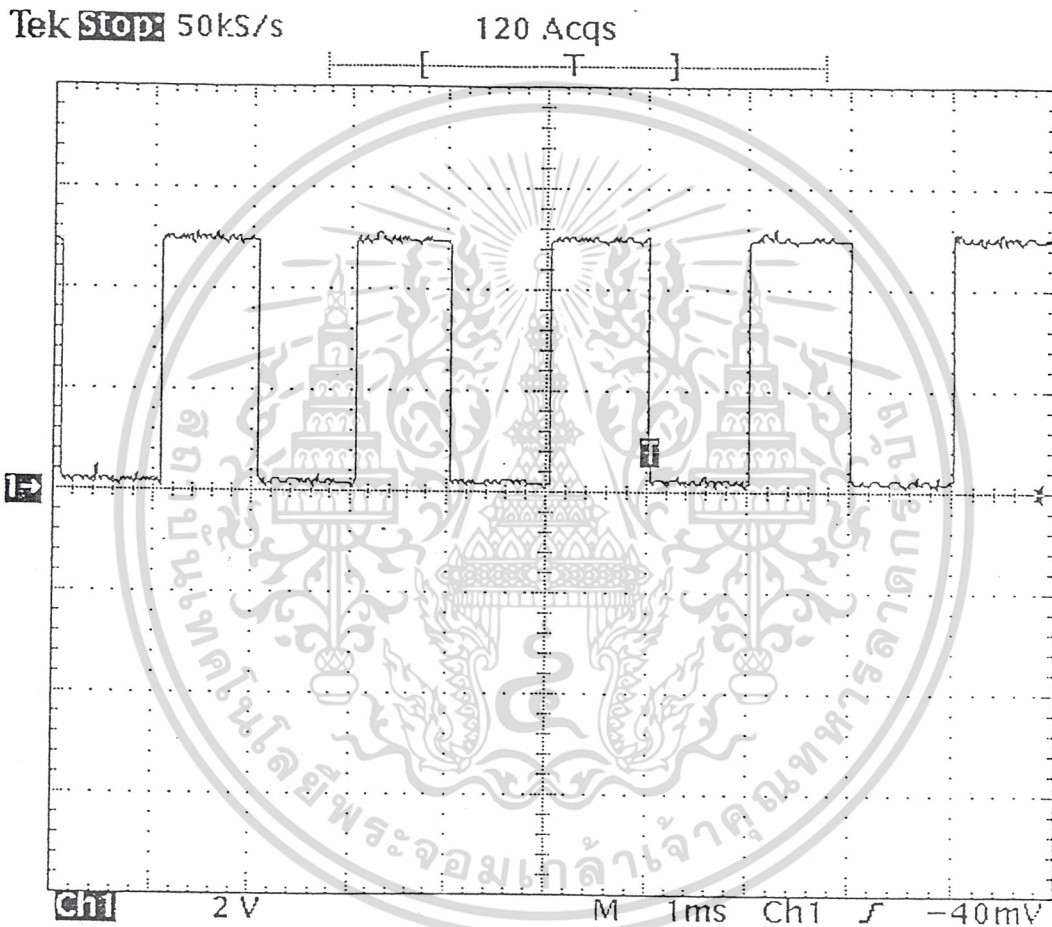
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง



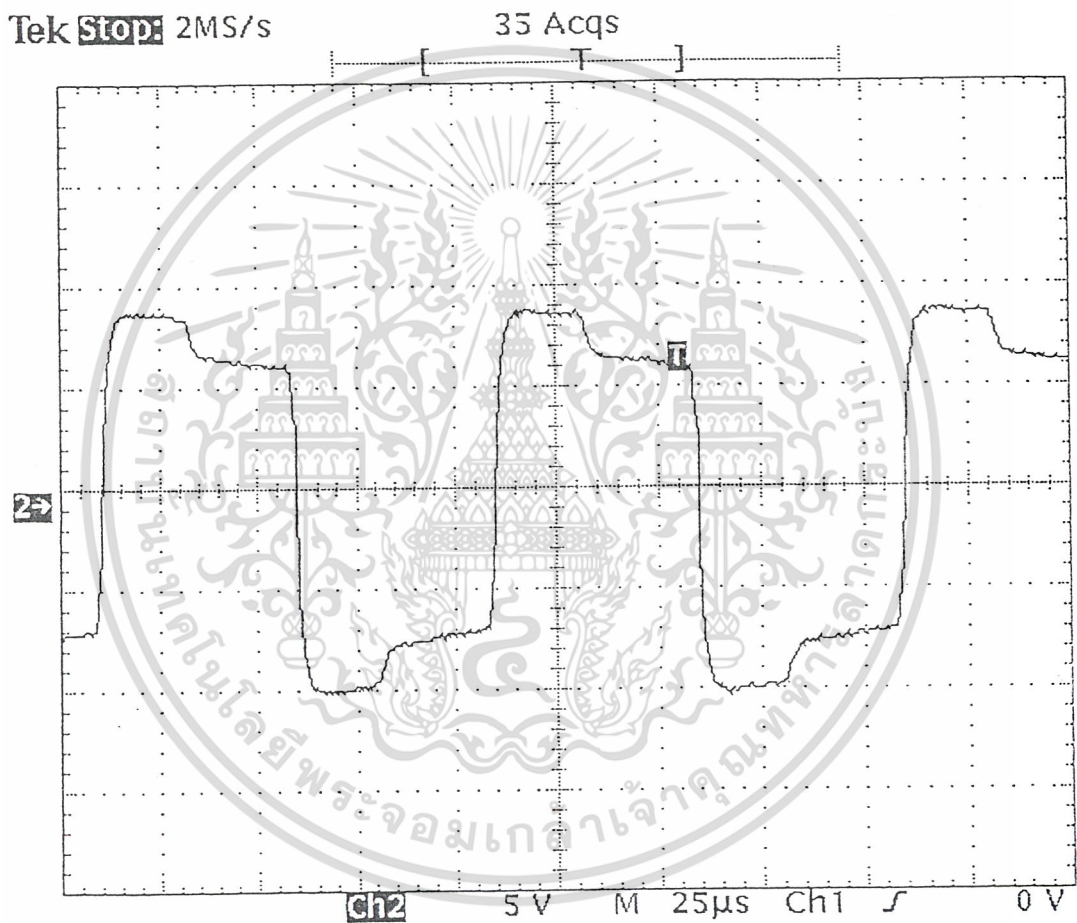
รูปที่ 6.1 สัญญาณพื่นเหลี่ยมจากขาที่ 6 ของ IC TL 494

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 สัญญาณพัลส์ จาก ICTL 494 ตัวที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

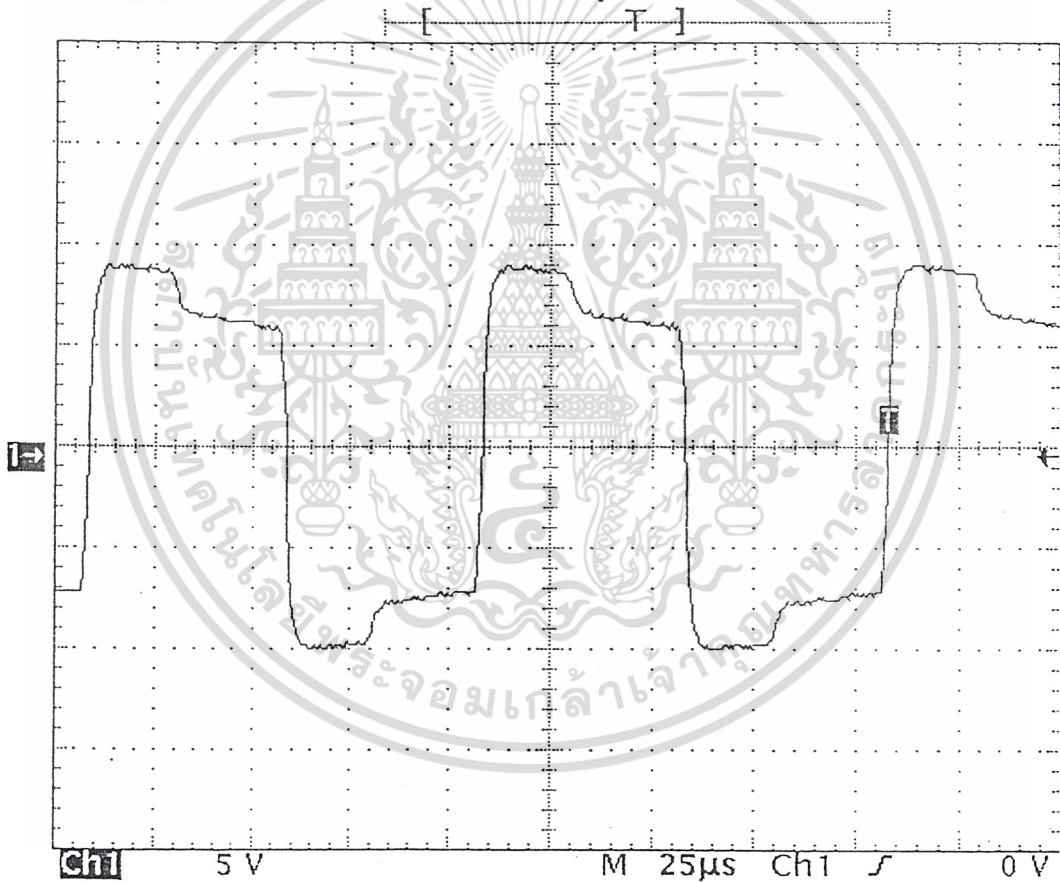


รูปที่ 6.5 สัญญาณคงบคุม ที่ขาเกต ซอสของ Q1

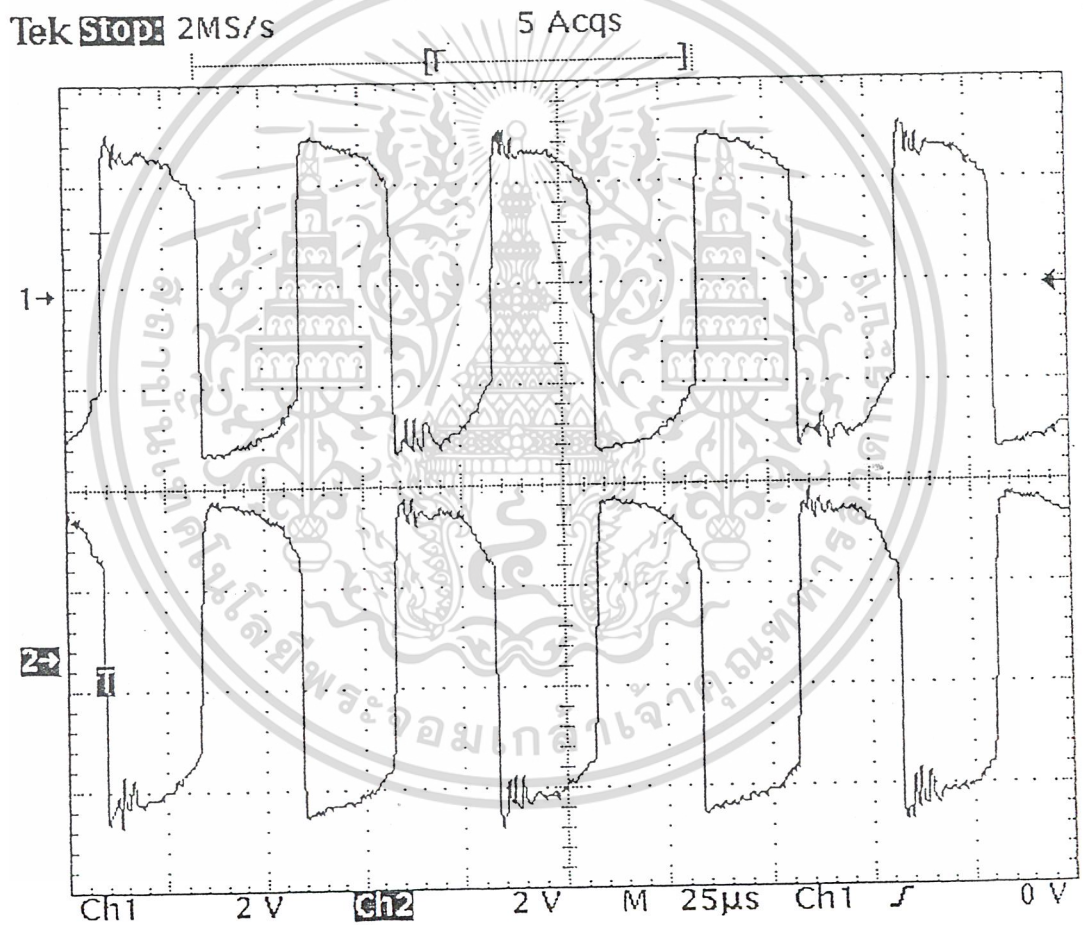
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Tek **Stop** 2MS/s

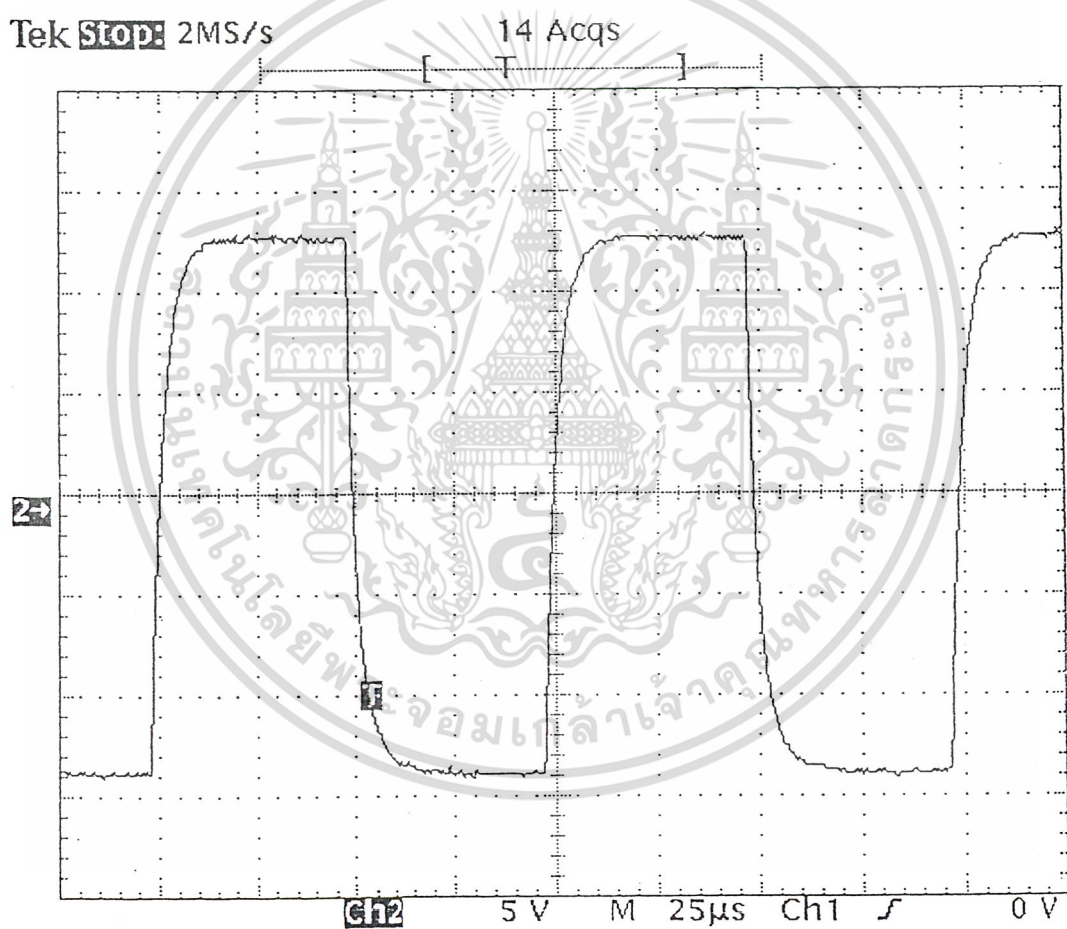
303 Acqs



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 6.6 สัญญาณควบคุม ที่ขาเก้ท ซอสของ Q2
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการรูปที่ 6.7 สัญญาณที่ขาเกต ๓ของ Q3 ตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารรูปที่ 6.8 สัญญาณพัลส์จากหม้อแปลง POWER STATE ทางด้านเอาต์พุตเมื่อ $V_{in} = 3.3V$ ในการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากผลการทดลองจะเห็นได้ว่าขณะไม่ได้ต่อโหลด (NO Load) สัญญาณเอาท์พุทจะออกมาใกล้เคียงรูปคลื่น (STEP WAVE) เมื่อทำการต่อโหลดจะเห็นได้ว่าสัญญาณที่ได้จะเปลี่ยนไปและระดับแรงดันของสัญญาณที่ได้มานี้จะมีค่าตกลงเมื่อมีการต่อโหลดมากขึ้นและสัญญาณจะมีการเพี้ยนไปมา และเมื่อมีการควบคุมแบบควบคุมแบบลูปปิดจะมีเรกกูเลชัน (Regulation) ของระดับที่คี่ขึ้นมาแต่แรงดันที่ได้ก็จะลดลง





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRF840/841/842/843 IRF840R/841R/842R/843R

N-Channel Power MOSFETs
Avalanche Energy Rated*

August 1991

Features

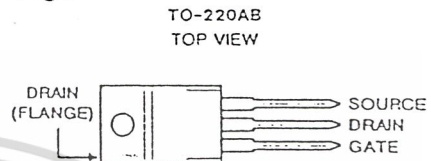
- 7A and 8A, 450V - 500V
- $r_{DS(on)} = 0.85\Omega$ and 1.1Ω
- Single Pulse Avalanche Energy Rated*
- SOA is Power-Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance

Description

The IRF840, IRF841, IRF842, and IRF843 are n-channel enhancement-mode silicon-gate power field-effect transistors. IRF840R, IRF841R, IRF842R and IRF843R types are advanced power MOSFETs designed, tested, and guaranteed to withstand a specified level of energy in the breakdown avalanche mode of operation. All of these power MOSFETs are designed for applications such as switching regulators, switching converters, motor drivers, relay drivers, and drivers for high-power bipolar switching transistors requiring high speed and low gate-drive power. These types can be operated directly from integrated circuits.

The IRF types are supplied in the JEDEC TO-220AB plastic package.

Package



Terminal Diagram

N-CHANNEL ENHANCEMENT MODE



Absolute Maximum Ratings ($T_C = +25^\circ\text{C}$), Unless Otherwise Specified

	IRF840 IRF840R	IRF841 IRF841R	IRF842 IRF842R	IRF843 IRF843R	UNITS	
Drain-Source Voltage (1)	V_{DS}	500	450	500	450	V
Drain-Gate Voltage ($R_{GS} = 20k\Omega$) (1)	V_{DGR}	500	450	500	450	V
Continuous Drain Current						
$T_C = +25^\circ\text{C}$	I_D	8.0	8.0	7.0	7.0	A
$T_C = +100^\circ\text{C}$	I_D	5.1	5.1	4.4	4.4	A
Pulsed Drain Current (3)	I_{DM}	32	32	28	28	A
Gate-Source Voltage	V_{GS}	± 20	± 20	± 20	± 20	V
Maximum Power Dissipation						
$T_C = +25^\circ\text{C}$	P_D	125	125	125	125	W
Linear Derating Factor		1.0	1.0	1.0	1.0	W/ $^\circ\text{C}$
Inductive Current, Clamped	I_{LM}	32	32	28	28	A
(See Figure 14, $L = 100\mu\text{H}$)						
Single Pulse Avalanche Energy Rating (4)	E_{AS}^*	510	510	510	510	mJ
Operating and Storage Junction	T_J, T_{STG}	-55 to +150	-55 to +150	-55 to +150	-55 to +150	$^\circ\text{C}$
Temperature Range						
Maximum Lead Temperature for Soldering	T_L	300	300	300	300	$^\circ\text{C}$
(0.063" (1.6mm) from case for 10s)						

NOTES:

1. $T_J = +25^\circ\text{C}$ to $+150^\circ\text{C}$.
 2. Pulse Test: Pulse width $\leq 300\mu\text{s}$, Duty Cycle $\leq 2\%$.
 3. Repetitive rating: Pulse width limited by maximum junction temperature. See Transient Thermal Impedance Curve (Figure 5).
 4. $V_{DS} = 50\text{V}$, starting $T_J = +25^\circ\text{C}$, $L = 14\text{mH}$, $R_{GS} = 25\Omega$, $I_{PEAK} = 8\text{A}$. See Figure 15.
- *R Suffix Types Only

CAUTION: These devices are sensitive to electrostatic discharge. Proper I.C. handling procedures should be followed.
Copyright © Harris Corporation 1991

File Number 2312.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRF840, IRF841, IRF842, IRF843 IRF840R, IRF841R, IRF842R, IRF843R

Electrical Characteristics $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

CHARACTERISTIC	SYMBOL	TEST CONDITIONS	LIMITS			UNITS
			MIN	TYP	MAX	
Drain-Source Breakdown Voltage IRF840/842, IRF840R/842R IRF841/843, IRF841R/843R	BV _{DSS}	$V_{GS} = 0V, I_D = 250\mu A$	500	-	-	V
			450	-	-	V
Gate Threshold Voltage	V _{GS(TH)}	$V_{DS} = V_{GS}, I_D = 250\mu A$	2.0	-	4.0	V
Gate-Source Leakage Forward	I _{GSS}	$V_{GS} = 20V$	-	-	500	nA
Gate-Source Leakage Reverse	I _{GSS}	$V_{GS} = -20V$	-	-	-500	nA
Zero Gate Voltage Drain Current	I _{DSS}	$V_{DS} = \text{Max Rating}, V_{GS} = 0V$ $V_{DS} = \text{Max Rating} \times 0.8, V_{GS} = 0V,$ $T_J = +125^\circ\text{C}$	-	-	250	μA
			-	-	1000	μA
On-State Drain Current (Note 2) IRF840/841, IRF840R/841R IRF842/843, IRF842R/843R	I _{D(ON)}	$V_{DS} > I_{D(ON)} \times R_{DS(ON)} \text{ Max}, V_{GS} = 10V$	8.0	-	-	A
			7.0	-	-	A
Static Drain-Source On-State Resistance (Note 2) IRF840/841, IRF840R/841R IRF842/843, IRF842R/843R	r _{DS(ON)}	$V_{GS} = 10V, I_D = 4.4A$	-	0.8	0.85	Ω
			-	1.0	1.1	Ω
			-	-	-	Ω
Forward Transconductance (Note 2)	g _{fs}	$V_{DS} \geq 50V, I_D = 4.4A$	4.9	7.4	-	S(j)
Input Capacitance	C _{ISS}	$V_{GS} = 0V, V_{DS} = 25V, f = 1.0\text{MHz}$ See Figure 10	-	1225	-	pF
Output Capacitance	C _{OSS}		-	200	-	pF
Reverse Transfer Capacitance	C _{RSS}		-	85	-	pF
Turn-On Delay Time	t _{d(ON)}	$V_{DD} = 250V, I_D = 8A, R_G = 9.1\Omega$ See Figure 16. (MOSFET switching times are essentially independent of operating temperature)	-	15	21	ns
Rise Time	t _r		-	21	35	ns
Turn-Off Delay Time	t _{d(OFF)}		-	50	74	ns
Fall Time	t _f		-	20	30	ns
Total Gate Charge (Gate-Source + Gate-Drain)	Q _g		$V_{GS} = 10V, I_D = 8A, V_{DS} = 0.8V \text{ Max}$ Rating. See Figure 17 for test circuit. (Gate charge is essentially independent of operating temperature.)	-	42	63
Gate-Source Charge	Q _{gs}		-	7.0	-	nC
Gate-Drain ("Miller") Charge	Q _{gd}		-	22	-	nC
Internal Drain Inductance	L _D	Measured from the contact screw on tab to center of die	-	3.5	-	nH
		Measured from the drain lead, 6mm (0.25in.) from package to center of die	-	4.5	-	nH
Internal Source Inductance	L _S	Measured from the source lead, 6mm (0.25in.) from header and source bonding pad.	-	7.5	-	nH
Junction-to-Case	R _{θJC}		-	-	1.0	$^\circ\text{C}/\text{W}$
Case-to-Sink	R _{θCS}	Mounting surface flat, smooth and greased	-	0.5	-	$^\circ\text{C}/\text{W}$
Junction-to-Ambient	R _{θJA}	Free air operation	-	-	80	$^\circ\text{C}/\text{W}$

Source Drain Diode Ratings and Characteristics

Continuous Source Current (Body Diode)	I _S	Modified MOSFET symbol showing the integral reverse P-N junction rectifier.	-	-	8.0	A
Pulse Source Current (Body Diode) (Note 3)	I _{SM}		-	-	32	A
Diode Forward Voltage (Note 2)	V _{SD}	$T_J = +25^\circ\text{C}, I_S = 8.0A, V_{GS} = 100A/\mu s$	-	-	2.0	V
Reverse Recovery Time	t _{rr}	$T_J = +25^\circ\text{C}, I_F = 8.0A, dI_F/dt = 100A/\mu s$	210	475	970	ns
Reverse Recovered Charge	Q _{RR}	$T_J = +25^\circ\text{C}, I_F = 8.0A, dI_F/dt = 100A/\mu s$	2.0	4.6	8.2	μC
Forward Turn-on Time	t _{ON}	Intrinsic turn-on time is negligible. Turn-on speed is substantially controlled by L _S + L _D .	-	-	-	-

NOTES: 1. $T_J = +25^\circ\text{C}$ to $+150^\circ\text{C}$

2. Pulse Test: Pulse width < 300 μs , Duty Cycle < 2%

3. Repetitive Rating: Pulse width limited by max. junction temperature. See Transient Thermal Impedance Curve (Figure 5)

4. $V_{DD} = 50V$, Start $T_J = -25^\circ\text{C}$, $L = 14\text{mH}$, $R_{GS} = 25\Omega$, $I_{PEAK} = 8A$ (See Figure 15)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRF840, IRF841, IRF842, IRF843 IRF840R, IRF841R, IRF842R, IRF843R

Performance Curves

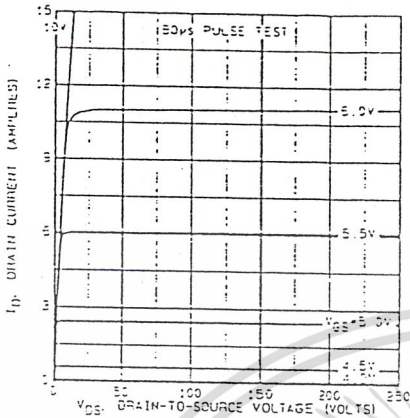


FIGURE 1. TYPICAL OUTPUT CHARACTERISTICS

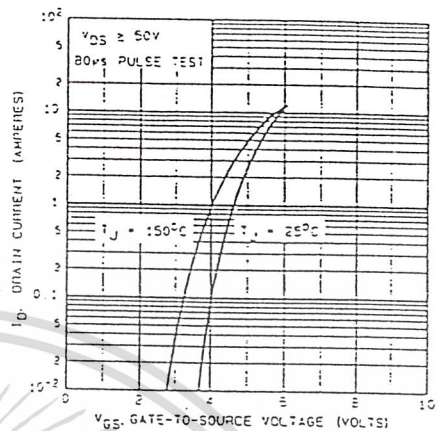


FIGURE 2. TYPICAL TRANSFER CHARACTERISTICS

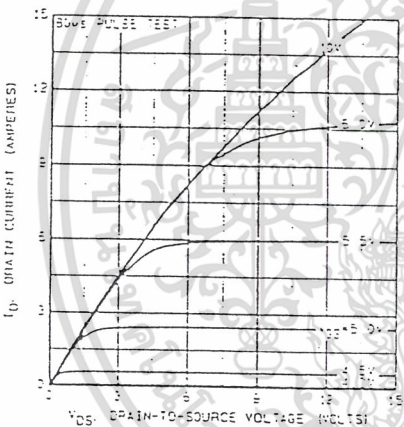


FIGURE 3. TYPICAL SATURATION CHARACTERISTICS

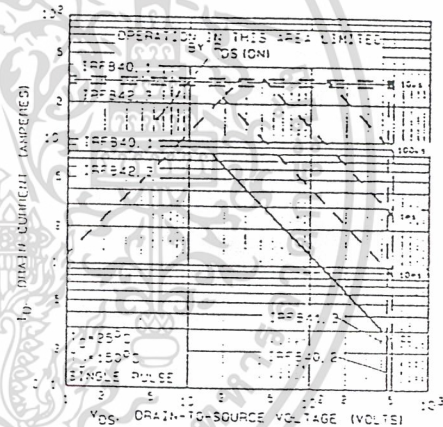


FIGURE 4. MAXIMUM SAFE OPERATING AREA

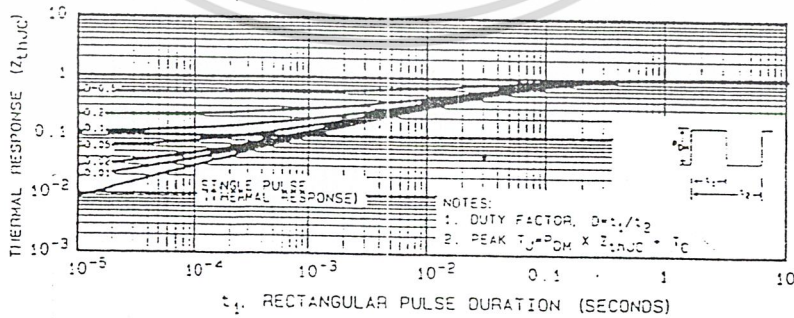


FIGURE 5. MAXIMUM EFFECTIVE TRANSIENT THERMAL IMPEDANCE, JUNCTION-TO-CASE vs PULSE DURATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Performance Curves (Continued)

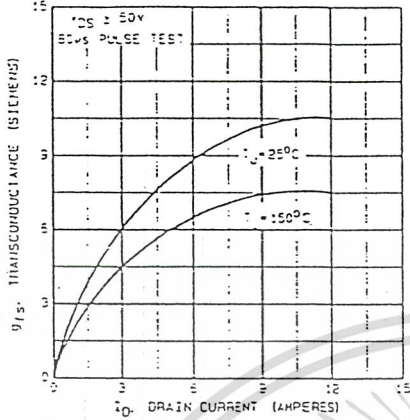


FIGURE 6. TYPICAL TRANSCONDUCTANCE vs DRAIN CURRENT

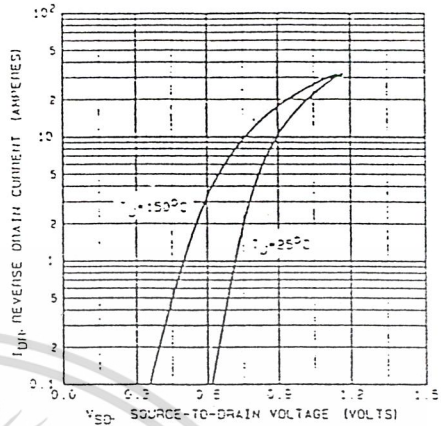


FIGURE 7. TYPICAL SOURCE-DRAIN DIODE FORWARD VOLTAGE

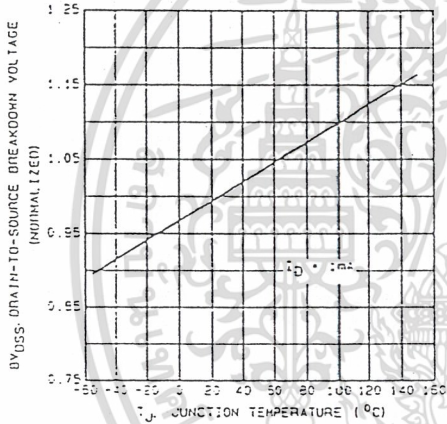


FIGURE 8. BREAKDOWN VOLTAGE vs TEMPERATURE

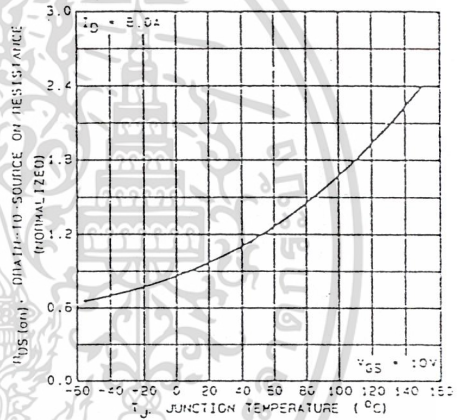


FIGURE 9. NORMALIZED ON-RESISTANCE vs TEMPERATURE

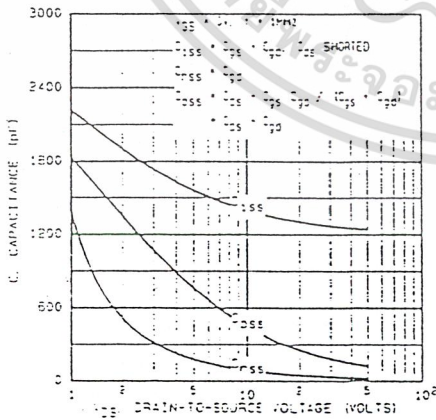


FIGURE 10. TYPICAL CAPACITANCE vs DRAIN-TO-SOURCE VOLTAGE

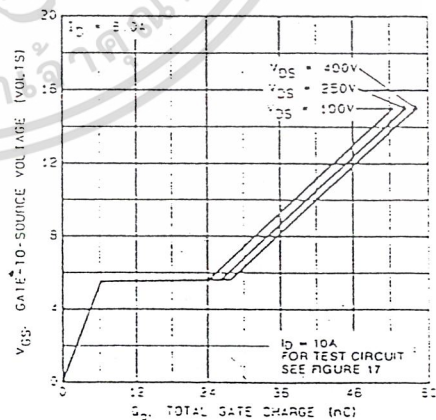


FIGURE 11. TYPICAL GATE CHARGE vs GATE-TO-SOURCE VOLTAGE

Performance Curves (Continued)

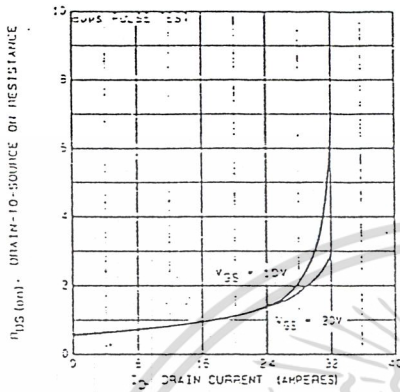


FIGURE 12. TYPICAL ON-RESISTANCE VS. DRAIN CURRENT

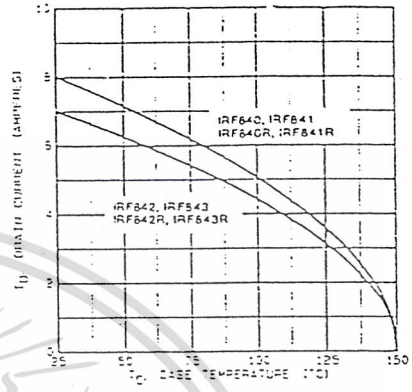


FIGURE 13. MAXIMUM DRAIN CURRENT VS. CASE TEMPERATURE

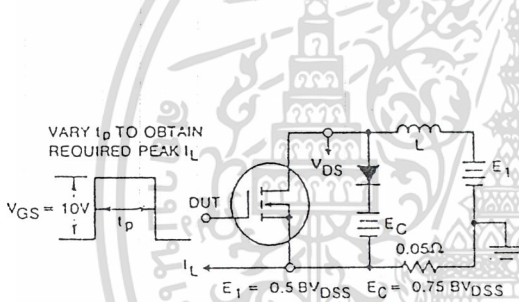


FIGURE 14a. CLAMPED INDUCTIVE TEST CIRCUIT

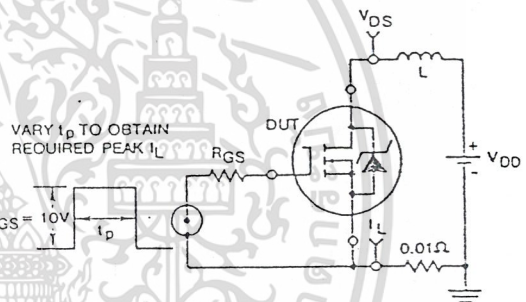


FIGURE 15a. UNCLAMPED ENERGY TEST CIRCUIT

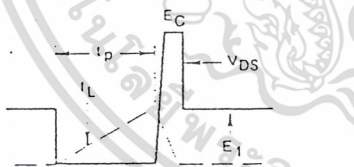


FIGURE 14b. CLAMPED INDUCTIVE WAVEFORMS

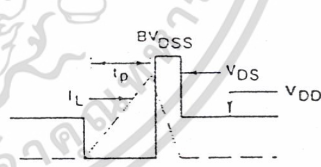


FIGURE 15b. UNCLAMPED ENERGY WAVEFORMS

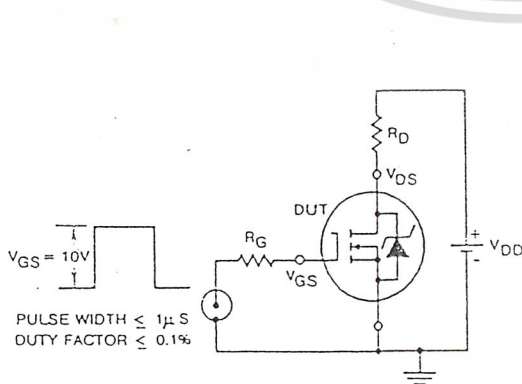


FIGURE 16. SWITCHING TIME TEST CIRCUIT

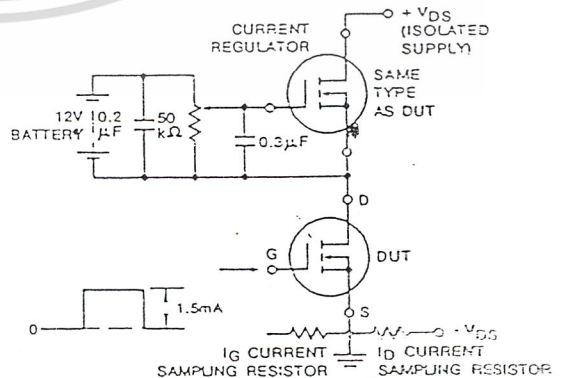


FIGURE 17. GATE CHARGE TEST CIRCUIT



IRFP250/251/252/253 IRFP250R/251R/252R/253R

N-Channel Power MOSFETs
Avalanche Energy Rated*

August 1991

Features

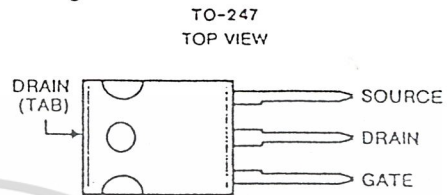
- 27A and 33A, 150V - 200V
- $r_{DS(on)} = 0.085\Omega$ and 0.120Ω
- Single Pulse Avalanche Energy Rated*
- SOA is Power-Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance

Description

The IRFP250, IRFP251, IRFP252, and IRFP253 are n-channel enhancement-mode silicon-gate power field-effect transistors. IRFP250R, IRFP251R, IRFP252R, and IRFP253R types are advanced power MOSFETs designed, tested, and guaranteed to withstand a specified level of energy in the breakdown avalanche mode of operation. All of these power MOSFETs are designed for applications such as switching regulators, switching converters, motor drivers, relay drivers, and drivers for high-power bipolar switching transistors requiring high speed and low gate-drive power. These types can be operated directly from integrated circuits.

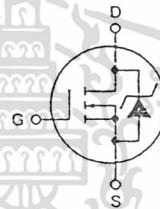
The IRFP types are supplied in the JEDEC TO-247 plastic package.

Package



Terminal Diagram

N-CHANNEL ENHANCEMENT MODE



Absolute Maximum Ratings ($T_C = +25^\circ\text{C}$), Unless Otherwise Specified

	IRFP250 IRFP250R	IRFP251 IRFP251R	IRFP252 IRFP252R	IRFP253 IRFP253R	UNITS	
Drain-Source Voltage (1)	V_{DS}	200	150	200	150	V
Drain-Gate Voltage ($R_{GS} = 20k\Omega$) (1)	V_{DGR}	200	150	200	150	V
Continuous Drain Current						
$T_C = +25^\circ\text{C}$	I_D	33	33	27	27	A
$T_C = +100^\circ\text{C}$	I_D	21	21	17	17	A
Pulsed Drain Current (3)	I_{DM}	130	130	110	110	A
Gate-Source Voltage	V_{GS}	± 20	± 20	± 20	± 20	V
Maximum Power Dissipation						
$T_C = +25^\circ\text{C}$	P_D	180	180	180	180	W
Linear Derating Factor		1.44	1.44	1.44	1.44	W/ $^\circ\text{C}$
Inductive Current, Clamped	I_{LM}	120	120	100	100	A
(See Figure 14, $L = 100\mu\text{H}$)						
Single Pulse Avalanche Energy Rating (4)	E_{as}^*	810	810	810	810	mJ
Operating and Storage Junction Temperature Range	T_J, T_{STG}	-55 to +150	-55 to +150	-55 to +150	-55 to +150	$^\circ\text{C}$
Maximum Lead Temperature for Soldering (0.063" (1.6mm) from case for 10s)	T_L	300	300	300	300	$^\circ\text{C}$

NOTES:

1. $T_J = +25^\circ\text{C}$ to $+150^\circ\text{C}$.
2. Pulse Test: Pulse width $\leq 300\mu\text{s}$, Duty Cycle $\leq 2\%$.
3. Repetitive Rating: Pulse width limited by max. junction temperature. See Transient Thermal Impedance Curve (Figure 5).
4. $V_{DS} = 50\text{V}$, starting $T_J = +25^\circ\text{C}$, $L = 1.1\text{mH}$, $R_{GS} = 50\Omega$, $I_{PEAK} = 33\text{A}$. See Figure 15.

* R Suffix Types Only

CAUTION: These devices are sensitive to electrostatic discharge. Proper I.C. handling procedures should be followed.
Copyright © Harris Corporation 1991

File Number 2330.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFP250, IRFP251, IRFP252, IRFP253 IRFP250R, IRFP251R, IRFP252R, IRFP253R

Electrical Characteristics $T_C = +25^\circ\text{C}$, Unless Otherwise Specified

CHARACTERISTIC	SYMBOL	TEST CONDITIONS	LIMITS			UNITS
			MIN	TYP	MAX	
Drain-Source Breakdown Voltage IRFP250/252, IRFP250R/252R IRFP251/253, IRFP251R/253R	BV_{DSS}	$V_{GS} = 0V, I_D = 250\mu A$	200	-	-	V
			150	-	-	V
Gate Threshold Voltage	$V_{GS(TH)}$	$V_{DS} = V_{GS}, I_D = 250\mu A$	2.0	-	4.0	V
Gate-Source Leakage Forward	I_{GSS}	$V_{GS} = 20V$	-	-	500	nA
Gate-Source Leakage Reverse	I_{GSS}	$V_{GS} = -20V$	-	-	-500	nA
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = \text{Max Rating}, V_{GS} = 0V$	-	-	250	μA
		$V_{DS} = \text{Max Rating} \times 0.8, V_{GS} = 0V, T_C = +125^\circ\text{C}$	-	-	1000	μA
On-State Drain Current (Note 2) IRFP250/251, IRFP250R/251R IRFP252/253, IRFP252R/253R	$I_{D(ON)}$	$V_{DS} > I_{D(ON)} \times r_{DS(ON) \text{ Max}}, V_{GS} = 10V$	33	-	-	A
			27	-	-	A
Static Drain-Source On-State Resistance (Note 2) IRFP250/251, IRFP250R/251R IRFP252/253, IRFP252R/253R	$r_{DS(ON)}$	$V_{GS} = 10V, I_D = 17A$	-	0.07	0.065	Ω
			-	0.09	0.120	Ω
Forward Transconductance (Note 2)	g_{fs}	$V_{DS} \geq 50V, I_D = 17A$	13	19	-	S(j)
Input Capacitance	C_{ISS}	$V_{GS} = 0V, V_{DS} = 25V, f = 1.0\text{MHz}$	-	2000	-	pF
Output Capacitance	C_{OSS}	See Figure 10	-	800	-	pF
Reverse Transfer Capacitance	C_{RSS}		-	300	-	pF
Turn-On Delay Time	$t_{d(ON)}$	$V_{DD} = 100V, I_D = 30A, R_G = 6.2\Omega$	-	18	30	ns
Rise Time	t_r	See Figure 16. (MOSFET switching times are essentially independent of operating temperature)	-	125	180	ns
Turn-Off Delay Time	$t_{d(OFF)}$		-	70	100	ns
Fall Time	t_f		-	80	120	ns
Total Gate Charge (Gate-Source + Gate-Drain)	Q_g	$V_{GS} = 10V, I_D = 30A, V_{DS} = 0.8 \text{ Max Rating}$. See Figure 17 for test circuit.	-	79	120	nC
Gate-Source Charge	Q_{GS}	(Gate charge is essentially independent of operating temperature.)	-	12	-	nC
Gate-Drain ("Miller") Charge	Q_{GD}		-	42	-	nC
Internal Drain Inductance	L_D	Measured between the contact screw on header that is closer to source and gate pins and center of center of die.	-	5.0	-	nH
Internal Source Inductance	L_S	Measured from the source lead, 6mm (0.25") from header and source bonding pad.	-	12.5	-	nH
Junction-to-Case	$R_{\theta JC}$		-	-	0.70	$^\circ\text{C/W}$
Case-to-Sink	$R_{\theta CS}$	Mounting surface flat, smooth and greased	-	0.1	-	$^\circ\text{C/W}$
Junction-to-Ambient	$R_{\theta JA}$	Free air operation	-	-	30	$^\circ\text{C/W}$

Source Drain Diode Ratings and Characteristics

Continuous Source Current (Body Diode)	I_S	Modified MOSFET symbol showing the integral reverse P-N junction rectifier.	-	-	33	A
Pulse Source Current (Body Diode) (Note 3)	I_{SM}		-	-	130	A
Diode Forward Voltage (Note 2)	V_{SD}	$T_J = +25^\circ\text{C}, I_S = 33A, V_{GS} = 0V$	-	-	2.0	V
Reverse Recovery Time	t_{rr}	$T_J = +25^\circ\text{C}, I_F = 30A, dI_F/dt = 100A/\mu s$	140	-	630	ns
Reverse Recovered Charge	Q_{RR}	$T_J = +25^\circ\text{C}, I_F = 30A, dI_F/dt = 100A/\mu s$	1.8	-	6.1	μC
Forward Turn-on Time	t_{ON}	Intrinsic turn-on time is negligible. Turn-on speed is substantially controlled by $L_S + L_D$.	-	-	-	-

NOTES: 1. $T_J = +25^\circ\text{C}$ to $+150^\circ\text{C}$

2. Pulse Test: Pulse width $\leq 300\mu s$, Duty Cycle $\leq 2\%$

3. Repetitive Rating: Pulse width limited by max. junction temperature. See Transient Thermal Impedance Curve (Figure 5)

4. $V_{DD} = 50V$, Start $T_J = +25^\circ\text{C}$, $L = 1.1\text{mH}$, $R_{GS} = 50\Omega$, $I_{PEAK} = 33A$ (See Figure 15)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

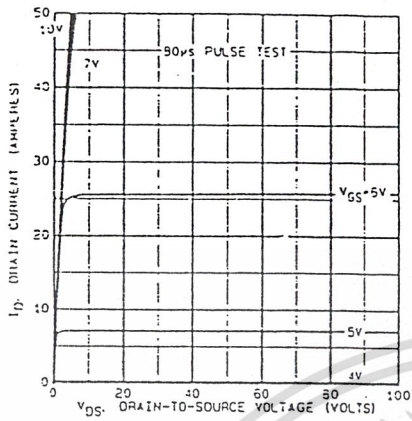


FIGURE 1. TYPICAL OUTPUT CHARACTERISTICS

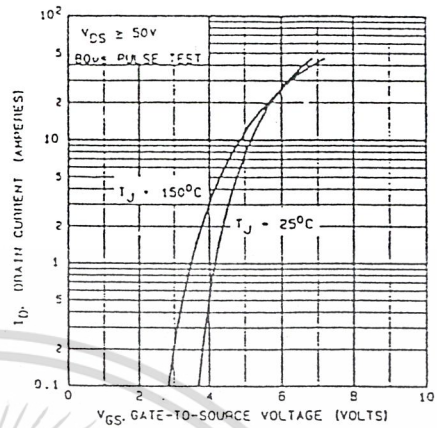


FIGURE 2. TYPICAL TRANSFER CHARACTERISTICS

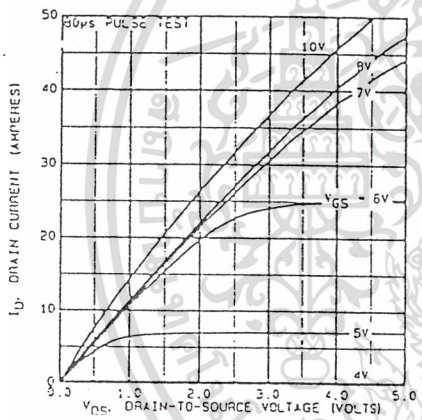


FIGURE 3. TYPICAL SATURATION CHARACTERISTICS

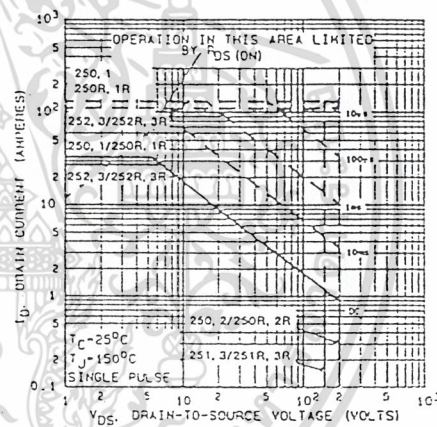


FIGURE 4. MAXIMUM SAFE OPERATING AREA

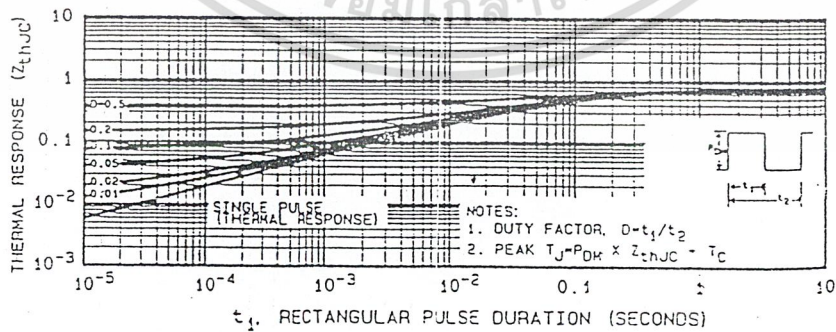


FIGURE 5. MAXIMUM EFFECTIVE TRANSIENT THERMAL IMPEDANCE, JUNCTION-TO-CASE vs. PULSE DURATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IRFP250, IRFP251, IRFP252, IRFP253 IRFP250R, IRFP251R, IRFP252R, IRFP253R

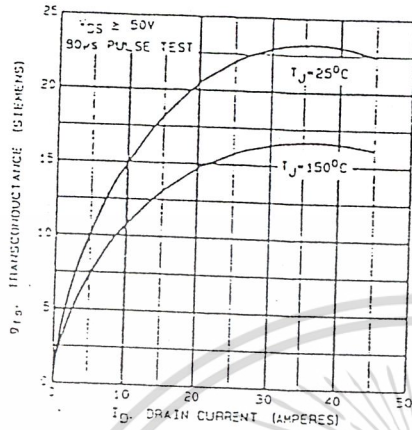


FIGURE 6. TYPICAL TRANSCONDUCTANCE vs DRAIN CURRENT

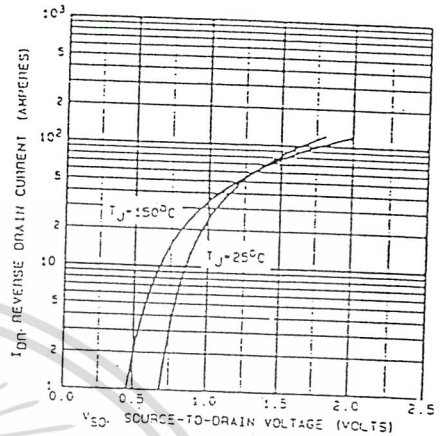


FIGURE 7. TYPICAL SOURCE-DRAIN DIODE FORWARD VOLTAGE

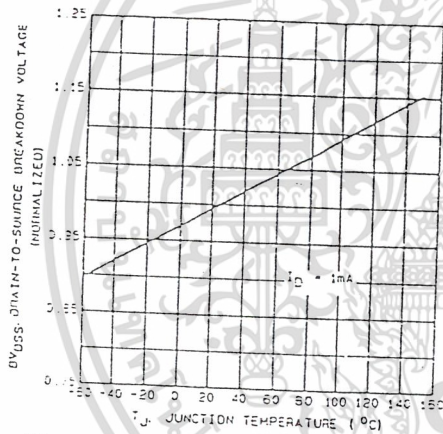


FIGURE 8. BREAKDOWN VOLTAGE vs TEMPERATURE

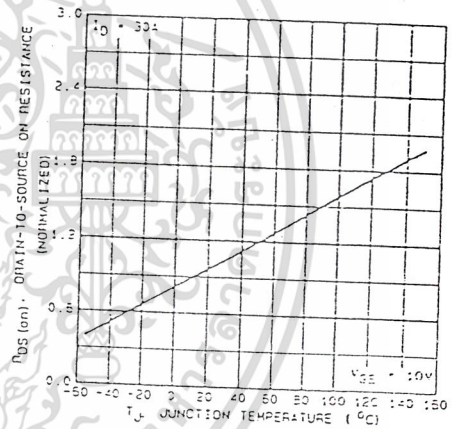


FIGURE 9. NORMALIZED ON-RESISTANCE vs TEMPERATURE

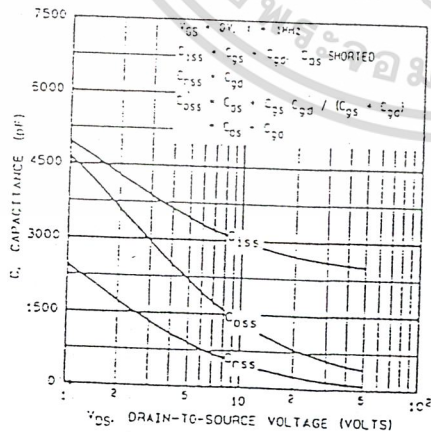


FIGURE 10. TYPICAL CAPACITANCE vs DRAIN-TO-SOURCE VOLTAGE

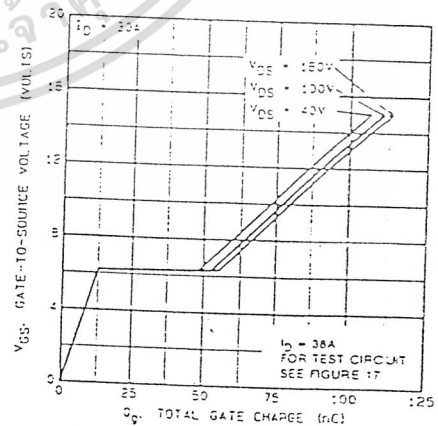


FIGURE 11. TYPICAL GATE CHARGE vs GATE-TO-SOURCE VOLTAGE

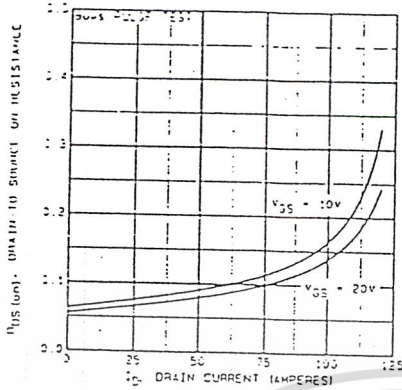


FIGURE 12. TYPICAL ON RESISTANCE vs DRAIN CURRENT

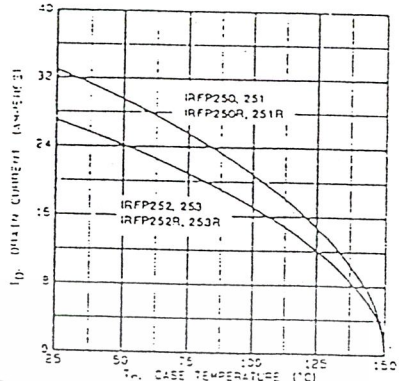


FIGURE 13. MAXIMUM DRAIN CURRENT vs CASE TEMPERATURE

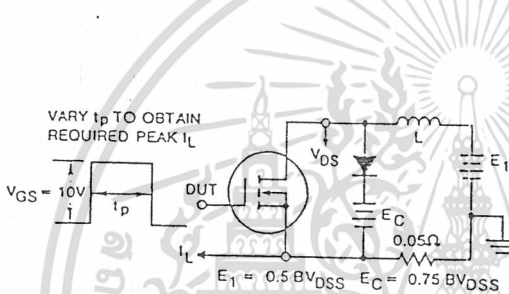


FIGURE 14a. CLAMPED INDUCTIVE TEST CIRCUIT

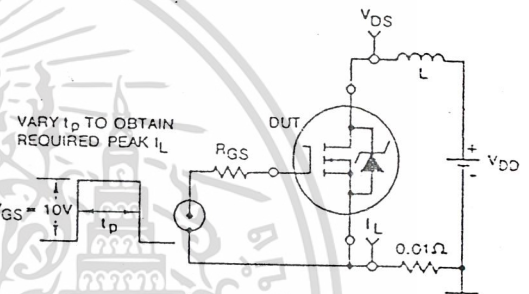


FIGURE 15a. UNCLAMPED ENERGY TEST CIRCUIT

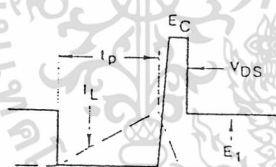


FIGURE 14b. CLAMPED INDUCTIVE WAVEFORMS

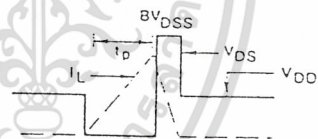


FIGURE 15b. UNCLAMPED ENERGY WAVEFORMS

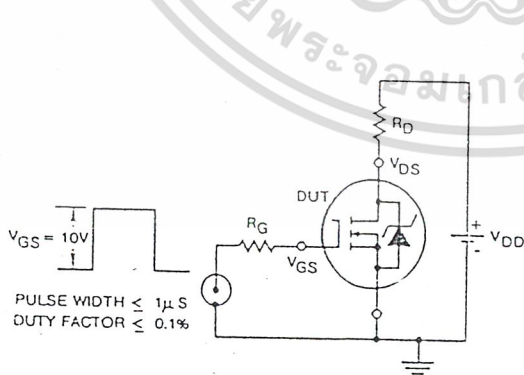


FIGURE 16. SWITCHING TIME TEST CIRCUIT

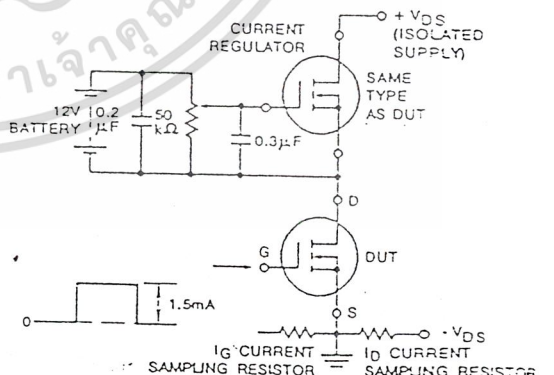


FIGURE 17. GATE CHARGE TEST CIRCUIT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

TL494 TL495

Specifications and Applications Information

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUITS

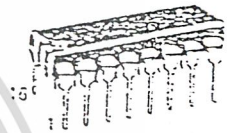
The TL494 and TL495 are fixed frequency, pulse width modulation control circuits designed primarily for Switchmode power supply control. These devices feature:

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator With Master Or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5 Volt Reference
- Adjustable Dead-Time Control
- Uncoupled Output Transistors For 200 mA Source Or Sink
- Output Control For Push-Pull Or Single-Ended Operation
- On-Chip 33% V_{BE} Zener (TL495 Only)
- Output Steering Control (TL495 Only)

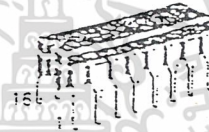
SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUITS

SILICON MONOLITHIC INTEGRATED CIRCUITS

TL494



N SUFFIX PLASTIC PACKAGE CASE 643-05

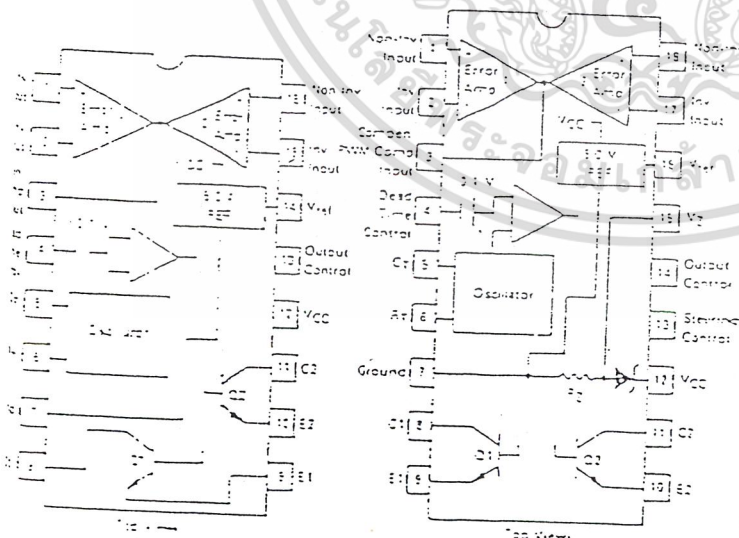


J SUFFIX CERAMIC PACKAGE CASE 820-02

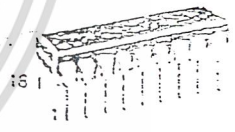
PIN CONNECTIONS

TL494

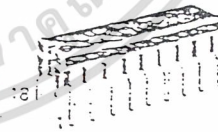
TL495



TL495



N SUFFIX PLASTIC PACKAGE CASE 707-02



J SUFFIX CERAMIC PACKAGE CASE 725-01

ORDERING INFORMATION

Device	Temperature Range	Package
TL494CN	0 To 70°C	Plastic DIP
TL494CJ	0 To 70°C	Ceramic DIP
TL494N	-25 To 85°C	Plastic DIP
TL494J	-25 To 85°C	Ceramic DIP
TL494NJ	-55 To 125°C	Ceramic DIP
TL495CN	0 To 70°C	Plastic DIP
TL495CJ	0 To 70°C	Ceramic DIP
TL495N	-25 To 85°C	Plastic DIP
TL495J	-25 To 85°C	Ceramic DIP

The TL494C and TL495C are specified over the commercial operating range of 0°C to 70°C. The TL494N/TL495N are specified over the industrial range of -25°C to 85°C. The TL494M is specified over the military range of -55°C to 125°C.

FIGURE 4 — OSCILLATOR FREQUENCY versus TIMING RESISTANCE

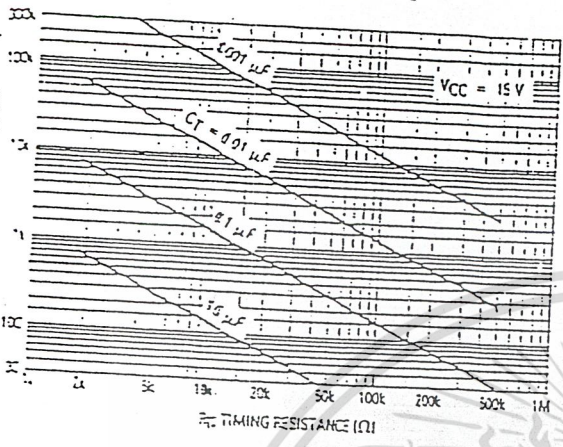


FIGURE 5 — OPEN LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

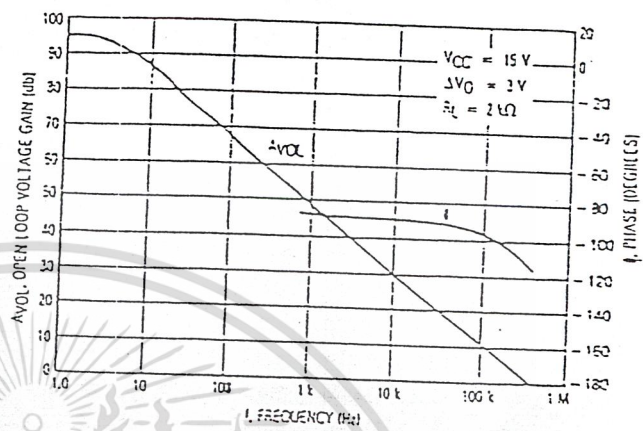


FIGURE 6 — PERCENT DEAD TIME versus OSCILLATOR FREQUENCY

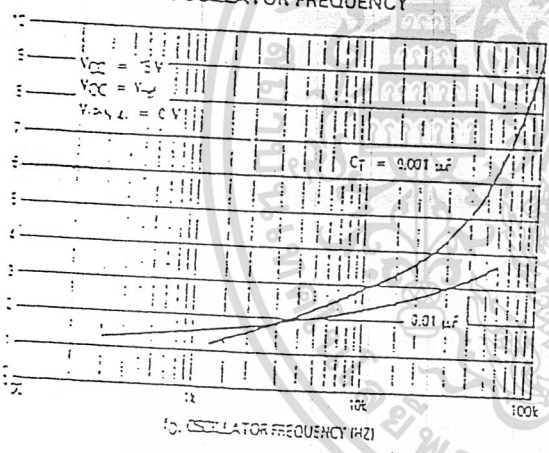


FIGURE 7 — PERCENT DUTY CYCLE versus DEAD-TIME CONTROL VOLTAGE



FIGURE 8 — EMITTER-FOLLOWER CONFIGURATION. OUTPUT-SATURATION VOLTAGE versus EMITTER CURRENT

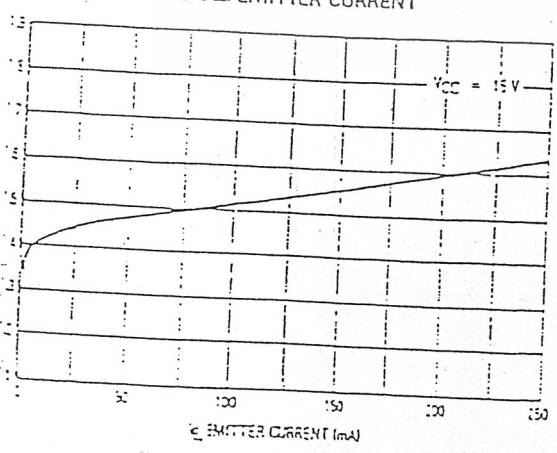
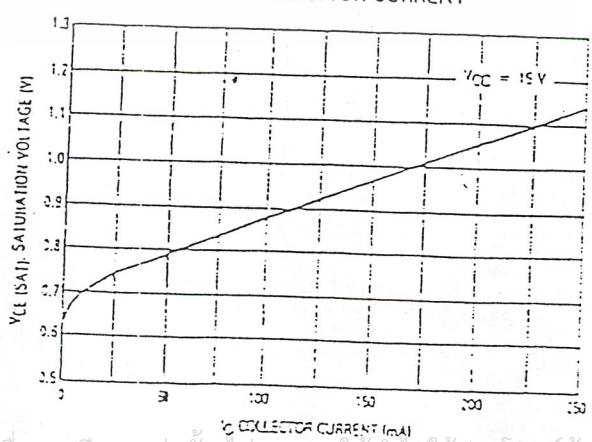


FIGURE 9 — COMMON-EMITTER CONFIGURATION. OUTPUT-SATURATION VOLTAGE versus COLLECTOR CURRENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

494, TL495

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $f_{osc} = 10\text{ kHz}$ unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494/TL495			Unit
		Min	Typ	Max	
PWM COMPARATOR SECTION (Test Circuit Figure 12)					
Input Threshold Voltage (Zero duty cycle)	V_{TH}	—	3.5	45	V
Input Sink Current ($V_{Pin\ 3} = 0.7\text{ V}$)	I_{I-}	0.3	0.7	—	mA
DEAD-TIME CONTROL SECTION (Test Circuit Figure 12)					
Input Bias Current (Pin 4) ($V_{in} = 0$ to 5.25 V)	$I_{IB} (OT)$	—	-2.0	-70	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode ($V_{in} = 0\text{ V}$, $C_T = 0.1\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{in} = 0\text{ V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45	48	50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{TH}	— 0	2.8 —	33 —	V
OSCILLATOR SECTION					
Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	—	40	—	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	$\sigma_{f_{osc}}$	—	3.0	—	%
Frequency Change with Voltage ($V_{CC} = 7.0\text{ V}$ to 40 V , $T_A = 25^\circ\text{C}$)	$\Delta f_{osc} (\Delta V)$	—	0.1	—	%
Frequency Change with Temperature ($\Delta T_A = T_{Low}$ to T_{High})	$\Delta f_{osc} (\Delta T)$	—	±1.0	±20	%

Characteristic	Symbol	TL495			Unit
		Min	Typ	Max	
STEERING CONTROL					
Input Current Low ($V_{Pin\ 13} = 0.4\text{ V}$)	I_{STL}	—	-25	-200	μA
Input Current High ($V_{Pin\ 13} = 2.4\text{ V}$) ($V_{Pin\ 13} = V_{ref}$)	I_{STH}	—	25 75	200 —	μA
ZENER CHARACTERISTICS					
Zener Breakdown Voltage ($I_Z = 2.0\text{ mA}$)	V_Z	—	39	—	V
Sink Current ($V_{Pin\ 15} = 1.0\text{ V}$)	I_{RZ}	—	0.3	—	mA
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref} , All Other Inputs and Outputs Open) ($V_{CC} = 15\text{ V}$) ($V_{CC} = 40\text{ V}$)	I_{CC}	— —	3.5 7.0	10 15	mA
Average Supply Current ($V_{Pin\ 4} = 2.0\text{ V}$) (See Figure 12.) ($C_T = 0.001$, $R_T = 12\ \text{k}\Omega$, $V_{CC} = 15\text{ V}$)	—	—	7.0	—	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{k=1}^N (x_k - \bar{x})^2}{N - 1}}$

$$\sigma = \sqrt{\frac{\sum_{k=1}^N (x_k - \bar{x})^2}{N - 1}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, TL495

MAXIMUM RATINGS (Full operating ambient temperature range applies unless otherwise noted.)

Rating	Symbol	TL494M	TL494M/TL495M	TL494C, TL495C	Unit
Power Supply Voltage	V _{CC}	42	42	42	V
Collector Output Voltage	V _{C1} , V _{C2}	42	42	42	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	250	250	250	mA
Amplifier Input Voltage	V _{in}	V _{CC} + .03	V _{CC} - .03	V _{CC} - .03	V
Power Dissipation @ T _A ≤ 45°C	P _D	1000	1000	1000	mW
Operating Junction Temperature	T _J	150	150	150	°C
Operating Ambient Temperature Range	T _A	-55 to 125	-25 to 85	0 to 70	°C
Storage Temperature Range	T _{stg}	-55 to +150	-65 to +150	-55 to +150	°C

THERMAL CHARACTERISTICS

Characteristics	Symbol	J Suffix Ceramic Package	N Suffix Plastic Package	Unit
Thermal Resistance, Junction to Ambient	R _{θJA}	700	20	°C/W
Power Derating Factor	r _{θJA}	10.0	12.5	mW/°C
Derating Ambient Temperature	T _A	50	45	°C

RECOMMENDED OPERATING CONDITIONS

Condition/Value	Symbol	TL494/TL495			Unit
		Min	Typ	Max	
Power Supply Voltage	V _{CC}	7.0	15	40	V
Collector Output Voltage	V _{C1} , V _{C2}	—	30	40	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	—	—	200	mA
Amplifier Input Voltage	V _{in}	-0.3	—	V _{CC} - 2.0	V
Current Into Feedback Terminal	I _{fb}	—	—	0.3	mA
Reference Output Current	I _{ref}	—	—	10	mA
Timing Resistor	R _T	1.8	30	500	kΩ
Timing Capacitor	C _T	0.47	1.0	10,000	nF
Oscillator Frequency	f _{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, f_{osc} = 10 kHz unless otherwise noted.)

For typical values T_A = 25°C, for min-max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494M			TL494C, TL495C, I			Unit
		Min	Typ	Max	Min	Typ	Max	
REFERENCE SECTION								
Reference Voltage (I _O = 1.0 mA)	V _{ref}	4.75	5.0	5.25	4.75	5.0	5.25	V
Reference Voltage Change with Temperature (ΔT _A = Min to Max)	ΔV _{ref} (ΔT)	—	0.2	2.0	—	1.3	2.5	%
Input Regulation (V _{CC} = 7.5 V to 40 V)	Reg _{line}	—	2.0	35	—	2.0	35	mV
Output Regulation (I _O = 1.0 mA to 10 mA)	Reg _{load}	—	3.0	15	—	3.0	15	mV
Short-Circuit Output Current (V _{ref} = 0 V, T _A = 25°C)	I _{SC}	10	35	50	—	35	—	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งหากมีการเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
MOTOROLA LINEAR INTERFACE DEVICES

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $f_{osc} = 10\text{ kHz}$ unless otherwise noted.)
 For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494A			TL494C, TL495C, I			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT SECTION								
Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(off)}$	—	2.0	∞	—	2.0	100	μA
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(off)}$	—	—	-150	—	—	-100	μA
Collector-Emitter Saturation Voltage Common-Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$)	$V_{sat(C)}$	—	1.1	1.5	—	1.1	1.3	V
Emitter-Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{sat(E)}$	—	1.5	2.5	—	1.5	2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4\text{ V}$)	I_{OCL}	—	10	—	—	10	—	μA
High State ($V_{OC} = V_{ref}$)	I_{OCH}	—	0.2	3.5	—	0.2	3.5	mA
Output Voltage Rise Time ($T_A = 25^\circ\text{C}$) Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_r	—	100	200	—	100	200	ns
Output Voltage Fall Time ($T_A = 25^\circ\text{C}$) Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_f	—	100	200	—	100	200	ns
		—	25	100	—	25	100	ns
		—	40	100	—	40	100	ns

Characteristic	Symbol	TL494/TL495			Unit
		Min	Typ	Max	
ERROR AMPLEPER SECTIONS					
Input Offset Voltage ($V_C = \text{Pin } 3 = 2.5\text{ V}$)	V_{IO}	—	2.0	10	mV
Input Offset Current ($V_C = \text{Pin } 3 = 2.5\text{ V}$)	I_{IO}	—	5.0	250	nA
Input Bias Current ($V_C = \text{Pin } 3 = 2.5\text{ V}$)	I_{IB}	—	0.1	1.0	μA
Input Common-Mode Voltage Range ($V_{CC} = 7.0\text{ V}$ to 40 V)	V_{ICR}	-0.5	—	$V_{CC} - 2.0$	V
Open-Loop Voltage Gain ($V_{IC} = 0.5\text{ V}$, $V_O = 0.5\text{ to } 3.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	A_{VOL}	70	85	—	dB
Unity-Gain Crossover Frequency ($V_{IC} = 0.5\text{ to } 3.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	f_c	—	350	—	kHz
Phase Margin at Unity-Gain ($V_{IC} = 0.5\text{ to } 3.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	ϕ_m	—	55	—	deg.
Common-Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	55	70	—	dB
Power Supply Rejection Ratio ($V_{IC} = 0.5\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	PSRR	—	100	—	dB
Output Sink Current ($V_{IC} = 0.5\text{ V}$, $V_O = 2.7\text{ V}$)	I_{O-}	0.5	0.7	—	mA
Output Source Current ($V_{IC} = 0.5\text{ V}$, $V_O = 3.5\text{ V}$)	I_{O+}	-2.1	-4.0	—	mA

Description

The TL494/495 are fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The oscillator frequency is determined by:

$$f_{osc} = \frac{1.1}{R_T \cdot C_T}$$

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the timing diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the dead-time control, the error amplifier inputs, or the feedback input. The dead-time control comparator has an effective 120 mV input offset which limits the minimum output dead time to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 95% with the output control grounded, and 48% with it connected to the reference line. Additional dead time may be imposed on the output by setting the dead time-control input to a fixed voltage, ranging between 0 to 3.3 V. The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the dead time control input, down to zero, as the

voltage at the feedback pin varies from 0.5 to 3.5 V. Both error amplifiers have a common-mode input range from -0.3V to $(V_{CC} - 2V)$, and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together to the non-inverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the dead-time comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494/495 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an accuracy of $\pm 5\%$ with a thermal drift of less than 50 mV over an operating temperature range of 0 to 70°C.

The TL495 contains an on-chip 39 volt zener diode for high voltage applications where V_{CC} is greater than 40 volts, and an output steering control that overrides the internal control of the pulse-steering flip-flop. (Refer to the functional table shown in Figure 3.)

FIGURE 3 — FUNCTIONAL TABLE

Inputs		Output Function	$\frac{I_{out}}{I_{osc}}$
Output Control	Steering Control		
Grounded	Oopen	Single-ended P.W.M. at Q1 and Q2	1
At V_{ref}	Oopen	Push-pull operation	0.5
At V_{ref}	$V1 < 0.4 V$	Single-ended P.W.M. at Q1 only	1
At V_{ref}	$V1 > 2.4 V$	Single-ended P.W.M. at Q2 only	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่จำกัดโดยทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 1 — BLOCK DIAGRAM

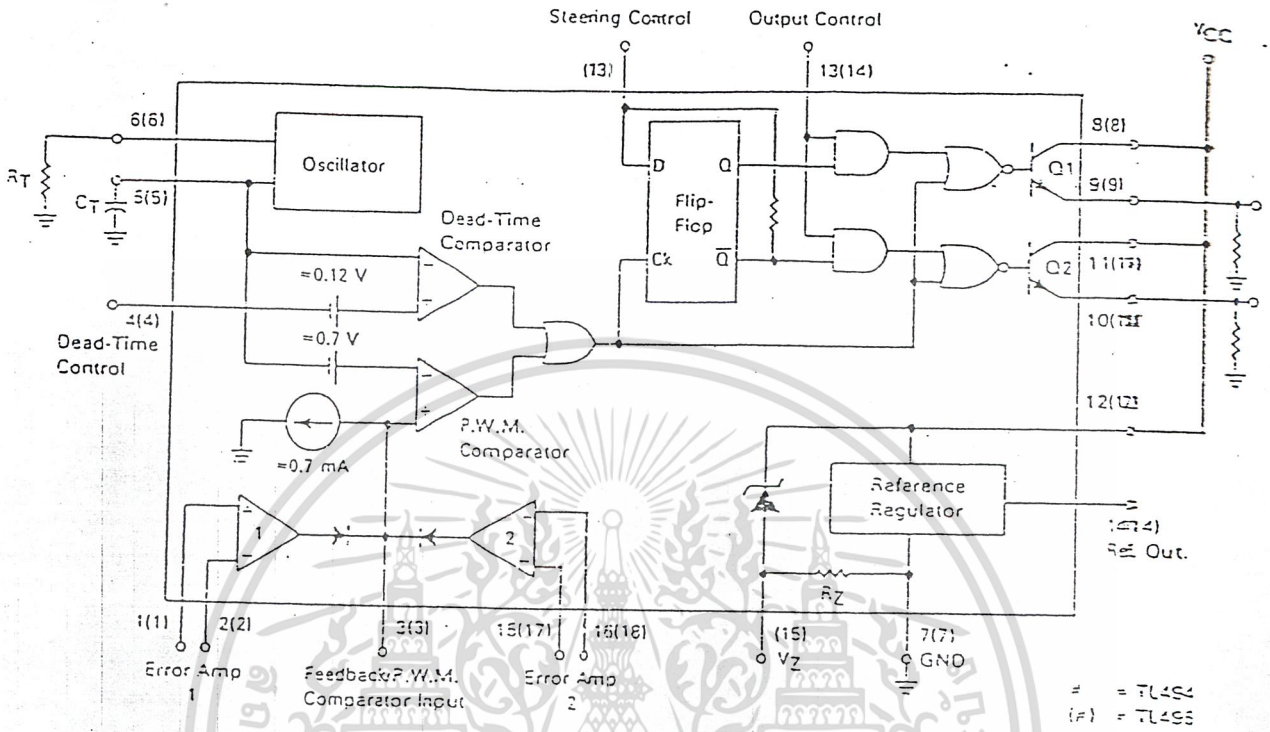


FIGURE 2 — TIMING DIAGRAM

