

โมเด็มไร้สาย

20 CH HALF DUPLEX TRANSCEIVER



โดย

นางสาวสุรัชญา แก้วมณี
นายอรรคเดช สุขประสาท

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เลขหมู่.....

เลขทะเบียน... 50388

วัน,เดือน,ปี 13 พ.ค. 2547



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมเต็มไร้สาย

20 CH HALF DUPLEX TRANSCEIVER

โดย

นางสาวสุรัชญา แก้วมณี

นายอรรคเดช สุขประสาท

อาจารย์ที่ปรึกษา

ผศ. ประภากร สุวรรณะ

ปฏิญานี้พนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2545

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

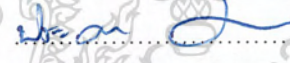
เรื่อง 20 CH HALF DUPLEX TRANSCEIVER

ผู้จัดทำ

1. นางสาวสุรัชญา แก้วมณี 42010405

2. นายอรรถเดช สุขประสาท 42010436



.....อาจารย์ที่ปรึกษา
(ผ.ศ. ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20 CH HALF DUPLEX TRANSCEIVER

นางสาวสุรัชญา แก้วมณี
นายอรรคเดช สุขประสาท
ผศ. ประภากร สุวรรณะ(อาจารย์ที่ปรึกษา)
ปีการศึกษา 2545

บทคัดย่อ

ในการแลกเปลี่ยนข้อมูลจากจุดหนึ่ง ไปสู่อีกจุดหนึ่งนั้น เราจำเป็นต้องใช้สื่อกลางในการติดต่อ สำหรับโครงการนี้ทำการรับส่งข้อมูลแบบ ฮาร์ฟดูเพล็กซ์ มีจำนวนช่องสัญญาณ 20 ช่องสัญญาณ ทำการรับส่งด้วยความถี่ 75.375 – 81.125 เมกกะเฮิร์ต มีแบนด์วิธ 250 กิโลเฮิร์ต ภาครับมีความถี่ ไอเอฟเท่ากับ 10.7 เมกกะเฮิร์ต ออกแบบมาเพื่อให้มีความกว้างของช่องสัญญาณที่มากเพื่อทำการรับส่งข้อมูลโดยเฉพาะ และออกแบบให้สามารถใช้เฟสล็อกคูป MC145151 เพียงตัวเดียวในการสร้างความถี่ที่ใช้ในการรับและการส่ง โดยทำการเพิ่มส่วนของภาคมิกเซอร์และส่วนของตัวคูณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20 CH HALF DUPLEX TRANSCEIVER

Suratchada Kaewmani

Arkadaj Sukprasat

Assist.Prof.Prapakorn Suwanna (Advisor)

Abstract

Transmission Data between point to point. It's need medium for transmission. The project describe the design and the construction of 20 CH HDX VHF transceiver, the frequency is 75.375-81.125MHz and bandwidth is 250KHz. It's designed for wide band transmission. The wide band's using for transmission many data. And this project is using the PLL IC MC145151 for frequencies stabilization.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ผู้จัดทำรายงานขอขอบคุณอาจารย์ที่ปรึกษา ท่าน ผศ.ประภากร สุวรรณะ ที่ได้ให้คำปรึกษาแนะนำ การทำโครงงานชิ้นนี้ ตลอดจนแนะนำแนวทางแก้ไขปัญหาดังกล่าวอย่างใกล้ชิดและเอาใจใส่จน โครงงานนี้ลุล่วงมาได้ด้วยดี ขอขอบคุณรุ่นพี่ปริญญาโทในห้องโปรเจ็กงานชิ้นนี้ และสุดท้ายนี้ขอขอบคุณ เพื่อนๆในห้องโปรเจ็กทุกคน ที่คอยแลกเปลี่ยนความรู้ด้วยกันตลอดเวลา

หากขาดซึ่งบุคคลดังกล่าว ผู้จัดทำรายงานคงประสบปัญหาที่ยุ่งยากในการทำรายงานจนมิอาจทำงานให้สำเร็จลุล่วงมาได้

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1 บทนำ	1.
บทที่ 2 ความรู้พื้นฐานของระบบข้อมูล	2.
2.1 จุดประสงค์ของการสื่อสาร	2.
2.2 องค์ประกอบของการสื่อสาร	2.
2.3 นิยามของการส่งข้อมูล	3.
บทที่ 3 หลักการสื่อสาร	7.
3.1 การมอดคูเลทหรือดีมอดคูเลท	9.
3.2 ชนิดของการมอดคูเลท	10.
3.3 การมอดคูเลทข้อมูลทางดิจิทัล	16.
บทที่ 4 ทฤษฎีวงจรร	17.
4.1 Phase Lock Loop (PLL)	17.
4.2 การนำ PLL ไปใช้ในการสังเคราะห์ความถี่	17.
4.3 การมอดคูเลทสัญญาณ FM ด้วย Phase Lock Loop	18.
4.4 ทรานเซอ์ที่งชั้นของ Loop	21.
4.5 MIXER	23.
4.6 กณิตศาสตร์ของสัญญาณผสมแบบสมดุล	25.
บทที่ 5 หลักการทำงานของวงจรร	27.
ภาคส่ง	29.
วงจรร VCO ภาคส่ง	30.
ส่วนของ LOW PASS FILTER ภาคส่ง	33.
ภาครับ	33.
ส่วนของ LOW PASS FILTER ภาครับ	36.
ส่วนของการ DETECT ภาครับ	37.
ส่วนของภาค SWITCH	38.
OSC 60.000MHz	39.
วงจรรเปรียบเทียบบเฟส MC145151	41.
บทที่ 6 ผลการทดลอง	42.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

บทที่ 2	
รูปที่ 2.2 แสดงการรบกวนในระบบสื่อสาร	3.
รูปที่ 2.3 แสดงระบบสื่อสารแบบซิมเพิล็กซ์	4.
รูปที่ 2.5 แสดงตัวอย่างการส่งข้อมูลแบบฮาล์ฟดูเพล็กซ์	5.
รูปที่ 2.6 แสดงระบบสื่อสารแบบฟูลดูเพล็กซ์	6.
บทที่ 3	
รูปที่ 3.1 บล็อกไดอะแกรมหลักของการส่งวิทยุ	8.
รูปที่ 3.2 บล็อกไดอะแกรมหลักของการรับวิทยุ	9.
รูปที่ 3.3 แสดงสัญญาณในการมอดทั้ง 3 แบบ	11.
รูปที่ 3.4 แสดงผลลัพธ์จากการมอดดูเลทเชิงความถี่ระหว่างคลื่นพาหะ f_c และ f_m	13.
รูปที่ 3.5 แสดงสเปกตรัมจากการมอดดูเลทของคลื่นพาหะ (10,000 Hz) และ sine (1000Hz)	14.
รูปที่ 3.6 แสดงภาพสัญญาณในการมอดดูเลททางความถี่	15.
รูปที่ 3.7 แสดงขั้นตอนการทำงานในภาคคีมอดดูเลท(FM)	16.
บทที่ 4	
รูปที่ 4.1 Block Diagram ของ Phase Lock Loop	17.
รูปที่ 4.2 Block Diagram การทำงานของวงจรสังเคราะห์ความถี่	17.
รูปที่ 4.3 phase lock loop ที่วิ่งไปเมื่อใช้จุดต่างเป็นเข้าออก	18.
รูปที่ 4.4 ลักษณะของเฟส comparator ชนิดอนาล็อก	19.
รูปที่ 4.5 ลักษณะสมบัติของเฟส comparator ชนิด ดิจิตอล	20.
รูปที่ 4.6 ลักษณะสมบัติของ VCO	20.
รูปที่ 4.7 วงจร PLL	22.
รูปที่ 4.8ก วงจรเลื่อนความถี่	23.
รูปที่ 4.8ข ความถี่เอาต์พุตที่ได้จากวงจรคูณความถี่	23.
รูปที่ 4.8ค สเปกตรัมของการ MIX	24.
บทที่ 5	
รูปที่ 5.1 บล็อกไดอะแกรมของ โครงงาน	27.
รูปที่ 5.2 BLOCK DIAGRAM ของภาคส่ง	29.
รูปที่ 5.3 วงจร VCO ภาคส่ง	30.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.4 แสดงค่า C รวม	32.
รูปที่ 5.5 วงจร LOW PASS ภาคส่ง	33.
รูปที่ 5.6 แสดง BLOCK DIAGRAM ของภาครับ	34.
รูปที่ 5.7 แสดงส่วน VCO ภาครับ	35.
รูปที่ 5.8 แสดงส่วน VCO ภายใน	35.
รูปที่ 5.9 ส่วนของ LOW PASS FILTER ภาครับ	36.
รูปที่ 5.10 แสดงภาครับของ MC 3356	37.
รูปที่ 5.11 วงจร SW	38.
รูปที่ 5.12 แสดงถึงภายใน MC 10116	40.
รูปที่ 5.13 แสดงวงจร OSC 60.000 MHz	40.
รูปที่ 5.14 แสดงการเปรียบเทียบความถี่อ้างอิง และความถี่อินพุท	41.
บทที่ 6	
รูปที่ 6.1 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 2 VOLTS	42.
รูปที่ 6.2 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 5 VOLTS	42.
รูปที่ 6.3 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 8 VOLTS	43.
รูปที่ 6.4 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 10 VOLTS	43.
รูปที่ 6.5 กราฟแสดงความถี่ กับ Voltage control frequency ของภาคส่ง	44.
รูปที่ 6.6 CH 1 วัดแรงดันที่จุด Output ของ TP ภาครับ ณ แรงดัน Freq Control 2 VOLTS	45.
รูปที่ 6.7 CH 1 วัดแรงดันที่จุด TP ของ VCOภาครับ ณ แรงดัน Freq Control 5 VOLTS	45.
รูปที่ 6.8 CH 1 วัดแรงดันที่จุด TP ของ VCOภาครับ ณ แรงดัน Freq Control 8 VOLTS	46.
รูปที่ 6.9 CH 1 วัดแรงดันที่จุด TP ของ VCOภาครับ ณ แรงดัน Freq Control 10 VOLTS	46.
รูปที่ 6.10 กราฟแสดงความถี่ กับ Voltage control frequency ของภาครับ	47.
รูปที่ 6.11 ถ่ายสัญญาณจากRF GEN. input 99dBu เข้าที่ขา 5 ของMc3356 วัดสัญญาณที่ขา 13 48.	
รูปที่ 6.12 ถ่ายสัญญาณจากRF GEN. input 80dBu เข้าที่ขา 5 ของMc3356 วัดสัญญาณที่ขา 13 48.	
รูปที่ 6.13 ถ่ายสัญญาณจากRF GEN. input 60dBu เข้าที่ขา 5 ของMc3356 วัดสัญญาณที่ขา 13 49.	
รูปที่ 6.14 ถ่ายสัญญาณจากRF GEN. input 40dBu เข้าที่ขา 5 ของMc3356 วัดสัญญาณที่ขา 13 49.	
รูปที่ 6.15 ถ่ายสัญญาณจากRF GEN. input 30dBu เข้าที่ขา 5 ของMc3356 วัดสัญญาณที่ขา 13 50.	
รูปที่ 6.16 ถ่ายสัญญาณจากRF GEN. input 25dBu เข้าที่ขา 5 ของMc3356 วัดสัญญาณที่ขา 13 50.	
รูปที่ 6.17 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่TP output mixer	51.
รูปที่ 6.18 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่TP output mixer	51.
รูปที่ 6.19 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่TP output mixer	52.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.20 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1ทำการวัดที่TP output mixer	52.
รูปที่ 6.21 วัดสัญญาณที่จุด FOUT ของภาค OSC 60.000 MHz	53.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

บทที่ 5

ตารางแสดงความถี่ที่ใช้รับส่ง 28.

บทที่ 6

ตารางที่ 6.1 ผลการทดลองวัดขนาดของสัญญาณ Tx ที่จุดต่างๆ 44.

ตารางที่ 6.2 ผลการทดลองวัดขนาดของสัญญาณ Rx ที่จุดต่างๆ 47.

ตารางที่ 6.3 แสดงค่าไบนารีกับความถี่การรับ และ ภาคส่ง และหลัง มิกเซอร์ 53.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

การสื่อสารไร้สายคาดว่าจะจะเป็นเทคโนโลยีหลักและสำคัญของการติดต่อของระบบเครือข่ายสื่อสารในอนาคตต่อไป นอกจากการบริการแล้วสื่อสารทางด้านวิทยุแล้ว AM และ FM และบริการใหม่ อย่างอื่นเช่นการบริการมัลติมีเดีย การสื่อสารข้อมูลอัตราเร็วสูง จะมีการให้บริการบนเครือข่ายสื่อสารไร้สายด้วย โครงงานโมเด็ม นี้ก็เช่นเดียวกันจะเป็นการติดต่อคอมพิวเตอร์ที่ใช้โมเด็ม ไร้สายหรือคลื่นวิทยุแทนสายเพราะว่าการติดต่อผ่านสายโทรศัพท์มีข้อจำกัดในเรื่องสถานที่แต่คลื่นสามารถเดินทางไปได้ทุกที่อีกทั้งไม่เกะกะในการติดตั้งง่ายต่อการพกพาไปในที่ต่างๆ เนื้อหาที่เกี่ยวข้องจะแบ่งเป็นบทๆ ดังต่อไปนี้

บทที่ 2 ความรู้พื้นฐานของระบบข้อมูล

บทที่ 3 หลักการสื่อสารข้อมูล

บทที่ 4 ทฤษฎีวงจร

บทที่ 5 หลักการทำงานของวงจร

บทที่ 6 ผลการทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ความรู้พื้นฐานของระบบการสื่อสารข้อมูล

2.1 จุดประสงค์ของการสื่อสาร

จะเห็นได้ว่ารูปแบบของการสื่อสารมีลักษณะต่างกันไป แต่ไม่ว่าจะเป็นรูปแบบใดก็ตามจุดประสงค์ของการสื่อสารจะเหมือนกันคือ การส่งข่าวสาร (Information) จากที่หนึ่งไปยังอีกที่หนึ่ง สำหรับข่าวสารที่ถูกส่งไปอาจจะเป็นเรื่องที่กำลังพูดคุยกัน เป็นข้อความในจดหมาย หรือเป็นเสียงดนตรีก็ได้ สำหรับในการสื่อสารข้อมูล จุดประสงค์ก็คือ การส่งข้อมูล (Data or Encoded information) เช่น ตัวอักษรซึ่งอยู่ในลักษณะของข้อมูลฐานสองที่ถูกเข้ารหัส เช่น รหัสแอสกี (ASCII Code) เป็นต้น

2.2 องค์ประกอบของระบบการสื่อสาร

โดยปกติ ในการส่งข่าวสารจากที่แห่งหนึ่งไปยังอีกที่แห่งหนึ่ง จะต้องมียุ่ประกอบอย่างน้อย 3 ประการ คือ

1. ผู้ส่ง (Source) : สร้างข้อมูลและส่งข้อมูลออกไป
2. ผู้รับ (Receiver) : ปลายทางของการส่งข่าวสาร
3. ตัวกลางในการส่ง (Transmission Medium) : นำข้อมูลจากผู้ส่งไปให้ผู้รับ

ตัวอย่างเช่น ในการอ่านหนังสือ ผู้ส่งก็คือผู้เขียน ผู้รับก็คือผู้อ่าน และตัวกลางก็คือหนังสือ ในการสนทนาระหว่างบุคคล ผู้ส่งคือผู้ที่กำลังพูด ผู้รับคือผู้ที่กำลังฟัง และตัวกลางในการสื่อสารก็คือ อากาศหรือคลื่นเสียง

นอกจากจะทราบถึงองค์ประกอบของการสื่อสารแล้ว ควรจะทราบถึงสิ่งซึ่งสัมพันธ์กับการทำงานของระบบสื่อสารด้วย ซึ่งจะทำให้ระบบการสื่อสารนั้นดีหรือเลวอย่างไร ได้แก่

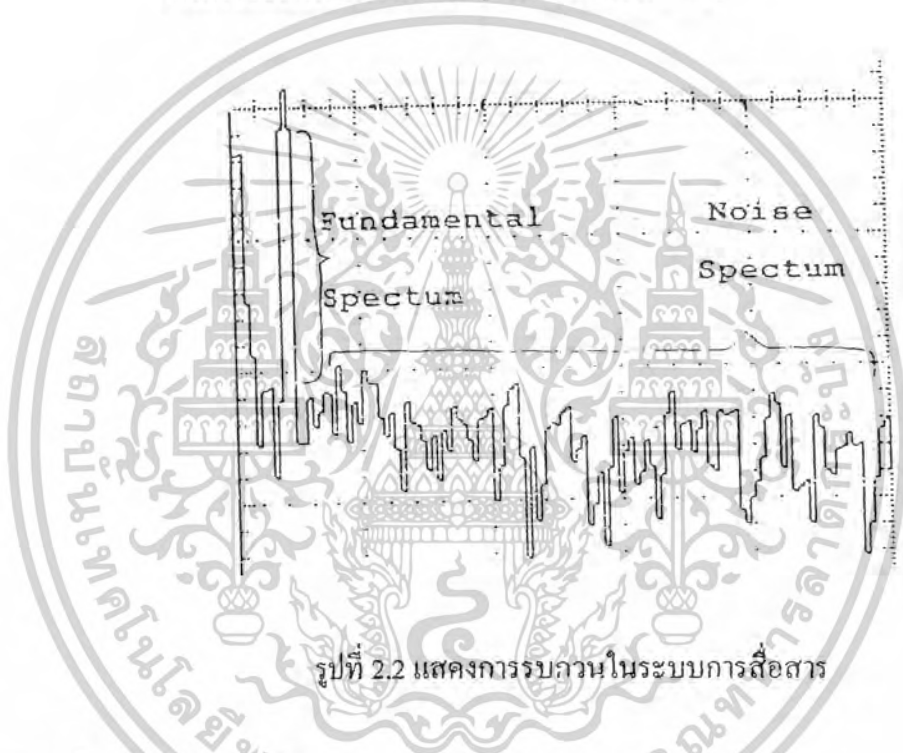
1. การสื่อสารจะมีประสิทธิภาพก็ต่อเมื่อข่าวสารสามารถเข้าใจได้ดี เช่น ในการพูดคุยกันจะประสบผลก็ต่อเมื่อใช้ภาษาที่ทั้งสองฝ่ายเข้าใจ หรือในกรณีของการส่งข้อมูลระหว่างอุปกรณ์คอมพิวเตอร์ 2 เครื่องนั้น หากฝ่ายส่งส่งข้อมูลด้วยอัตราเร็ว 1,200 bps (bit per second ช บิตต่อวินาที) แต่ฝ่ายรับถูกตั้งข้อมูลด้วยอัตราเร็ว 9,600 bps การรับข้อมูลนั้นก็จะไม่ประสบผลสำเร็จ

คุณลักษณะเฉพาะตัว (Individual Characteristics) ขององค์ประกอบแต่ละอย่าง ไม่ว่าจะผู้ส่ง ผู้รับ หรือตัวกลาง จะเป็นตัวกำหนดและจำกัดคุณลักษณะทั้งหมด (Overall Characteristics) ของระบบสื่อสารได้ เช่น การพูดคุยกันทางโทรศัพท์นั้น จะไม่สามารถเห็นหน้าตาท่าทางของผู้พูดได้ หรือในการส่งข้อมูลนั้น หากฝ่ายส่งสามารถส่งข้อมูลได้ถึง 9,600 bps และฝ่ายรับสามารถรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลได้ถึง 19,200 bps แต่ตัวกลางยอมให้ข้อมูลผ่านได้แค่ 2,400 bps ดังนั้นทั้งระบบจะถูกจำกัดให้ส่งข้อมูลได้แค่ 2,400 bps หรือเป็นกรณีที่เป็นกรการส่งข้อมูลระหว่างเครือข่าย (Internetwork) อัตราการส่งข้อมูลของระบบนั้นจะถูกจำกัดด้วยการส่งของเครือข่ายที่ยอมให้ข้อมูลผ่านด้วยอัตราที่ต่ำสุดคล้ายกับการไหลของน้ำที่ผ่านท่อขนาดต่างๆกัน อัตราการไหลของน้ำจะถูกจำกัดด้วยขนาดของท่อที่เล็กที่สุดเช่นเดียวกัน

3. การรบกวนเกิดขึ้นได้เสมอในระบบการสื่อสารใดๆ ซึ่งหากการรบกวนมีมากก็จะส่งผลให้เกิดความผิดพลาดของการส่งข้อมูลได้มาก และทำให้ข้อมูลที่ถูกส่งผ่านระบบการสื่อสารนั้นถูกส่งด้วยอัตราที่ต่ำลง



รูปที่ 2.2 แสดงการรบกวนในระบบการสื่อสาร

2.3 นิยามของการส่งข้อมูล

ในตอนต้นคงได้ทราบแล้วว่า องค์ประกอบของการสื่อสารอย่างน้อยต้องประกอบด้วย ผู้ส่ง ผู้รับ และ ตัวกลาง ซึ่งในการติดต่อสื่อสารเพื่อส่งข้อมูลระหว่างผู้ส่งและผู้รับ โดยผ่านตัวกลางนั้น ปกติทำได้ 3 ลักษณะคือ การสื่อสารแบบ ซิมเพิล็กซ์ (Simplex) ฮาล์ฟดูเพล็กซ์ (Half-duplex) และฟูลดูเพล็กซ์ (Full-duplex)

2.3.1 การสื่อสารแบบซิมเพิล็กซ์หรือการสื่อสารแบบทางเดียว (One-way communication)

ตัวกลาง ในการส่งข้อมูล อาจจะพูดได้ว่าประอบด้วยช่องสัญญาณ (channel) ซึ่งอนุญาตให้ข้อมูลผ่านได้ช่องเดียวหรือหลายช่อง ช่องสัญญาณนี้คล้ายกับท่อน้ำ โดยจะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไหลผ่านจากแหล่งกำเนิดน้ำไปยังแหล่งรับน้ำ ทำนองเดียวกับการส่งข้อมูลโดยแสดงดังรูปที่ 2.3 ซึ่งประกอบด้วยช่องสัญญาณเพียงช่องเดียวหรือ One-way communication ตัวอย่างเช่น การกระจายเสียงของสถานีวิทยุต่างๆ การแพร่ภาพทางโทรทัศน์ การส่งน้ำตามท่อหรือการจราจรระบบทางเดียว เป็นต้น



รูปที่ 2.3 แสดงระบบสื่อสารแบบขิมเพล็กซ์

2.3.2 การสื่อสารแบบฮาล์ฟดูเพล็กซ์หรือการสื่อสารแบบทางใดทางหนึ่ง(Either-way communication)

จากรูป 2.4 จะเห็นได้ว่าถ้าหากอุปกรณ์ปลายทางทั้งสองสามารถส่งหรือรับข้อมูลได้แล้วการส่งข้อมูลผ่านช่องสัญญาณเดียวนั้นจะสามารถส่งไปได้ทั้งสองทาง แต่ต้องสลับกัน จะส่งในเวลาเดียวกันไม่ได้ การส่งข้อมูลแบบนี้เรียกว่า “การสื่อสารแบบฮาล์ฟดูเพล็กซ์” ตัวอย่างเช่น วิทยุสื่อสารในรถตำรวจ ซึ่งเมื่อเวลาผู้พูดพูดจบ มักจะต่อท้ายด้วยคำว่า “เปลี่ยน” ทั้งนี้เพื่อให้ผู้รับสามารถทราบได้อย่างรวดเร็วว่าข้อมูลที่ส่งมานั้นหมดแล้วสามารถส่งข้อมูลตอบกลับไปได้ นั่นคือ เมื่อผู้รับได้รับข้อมูลแล้ว ผู้รับจะใช้ระยะเวลาหนึ่งในการตีความและทราบข้อมูลจากผู้ส่งหมดแล้ว และพร้อมที่จะตอบกลับไป ซึ่งช่วงเวลานี้เรียกว่า reaction time และเมื่อผู้รับต้องการส่งข้อมูลตอบกลับไป จะมีการกดสวิตช์ (switch) ซึ่งต้องใช้เวลาในการที่จะเปลี่ยนสถานะจากผู้รับไปเป็นผู้ส่ง ช่วงเวลาที่กดสวิตช์เรียกว่า line turnaround time ดังนั้นจะเห็นได้ว่าในระบบฮาล์ฟดูเพล็กซ์นั้นการเปลี่ยนแปลงการส่งข้อมูลจากด้านหนึ่งจะต้องเสียเวลาไป ซึ่งเวลานี้ประกอบด้วย reaction time และ line turnaround time รวมกันเรียกว่า system turnaround time

รูปที่ 2.5 แสดงถึงระบบฮาล์ฟดูเพล็กซ์อย่างง่าย ๆ ซึ่งจะเห็นว่าขณะนี้เป็นการส่งข้อมูลจากห้อง A ไปยังห้อง B และเมื่อคนในห้อง B พร้อมที่จะตอบกลับ จะต้องสับสวิตช์จากสถานะของการรับข้อมูลเป็นการส่งข้อมูล นอกจากนั้นจะเห็นว่ายังคงใช้สายไฟ 2 เส้น ในการเชื่อมโยงระหว่างผู้ใช้ทั้งสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงตัวอย่างของการส่งข้อมูลแบบฮาล์ฟดูเพล็กซ์

2.3.3 การสื่อสารแบบฟูลดูเพล็กซ์ หรือการสื่อสารแบบสองทาง (Both-way communication)

ในรูปที่ 2.6 จะเห็นว่าหากตัวกลางมีช่องสัญญาณ 2 ช่อง และอุปกรณ์ปลายทางสามารถส่งและรับข้อมูลได้พร้อมๆ กันแล้ว การส่งข้อมูลจะสามารถส่งได้ทั้งสองทิศทางพร้อมกัน การติดต่อส่งข้อมูลแบบนี้เรียกว่า “ฟูลดูเพล็กซ์” หรือ “การสื่อสารแบบสองทาง”

ตัวอย่างเช่นระบบการจราจร 2 ทาง ระบบโทรศัพท์ทั่วๆ ไป สำหรับในรูปที่ 2.7 แสดงถึงตัวอย่างระบบไฟฟ้าของการส่งข้อมูลชนิดนี้ จะเห็นได้ว่าการส่งข้อมูลทั้งสองทางไม่ต้องเสียเวลาในการสับสวิตช์ไปมา นั่นคือไม่ต้องเสีย line turnaround time ซึ่งต้องมีในระบบฮาล์ฟดูเพล็กซ์ แต่ในระบบนี้ยังคงต้องเสีย reaction time ในการที่ผู้ใช้ด้านหนึ่งสังเกตว่าอีกปลายด้านหนึ่งส่งข้อมูลมาหมดแล้ว และพร้อมที่จะตอบกลับข้อมูลที่ได้รับนั้น ดังนั้นในระบบฟูลดูเพล็กซ์นี้ system turnaround time จะสั้นกว่าระบบฮาล์ฟดูเพล็กซ์นั้น ตัวกลางจะต้องมีช่องสัญญาณ 2 ช่อง ฉะนั้นในบางกรณีสายไฟ 2 เส้นอาจถูกแบ่งเป็น 2 ช่องสัญญาณ ทำให้สามารถส่งข้อมูลแบบฟูลดูเพล็กซ์ได้ ข้อสังเกตของระบบฟูลดูเพล็กซ์คือ ถึงแม้ว่าตัวกลางตลอดจนอุปกรณ์ปลายทางทั้งสองข้างมีความสามารถในการรับส่งพร้อมกันได้ แต่ในการใช้งานจริงนั้น ผู้ใช้ปลายทางอาจส่งข้อมูลมาแบบฮาล์ฟดูเพล็กซ์ ซึ่งอาจเนื่องมาจากการทำงานของโอเปอเรเตอร์ (operator) ซึ่งปกติแล้วจะไม่สามารถแปลความหมายของข่าวสารที่เข้ามาและส่งข่าวสารออกไปในเวลาเดียวกันได้ แต่จะทำงานแยกอย่างใดอย่างหนึ่ง เช่นเดียวกับโปรแกรมประยุกต์ที่ทำงานบนคอมพิวเตอร์ ที่อาจจะเป็นตัวกำหนดให้การใช้งานของระบบการสื่อสารเป็นแบบฮาล์ฟดูเพล็กซ์ ซึ่งโปรแกรมประยุกต์เหล่านี้จะรอข้อมูลที่ส่งมาจากปลายทางอีกด้านหนึ่ง แล้วจึงประมวลผลตอบกลับข้อมูลนั้น ซึ่งในการตอบกลับนี้สามารถทำได้เร็วกว่าการใช้ระบบสื่อสารแบบฮาล์ฟดูเพล็กซ์ เนื่องจากไม่ต้องเสีย line turnaround time



รูปที่ 2.6 แสดงระบบการสื่อสารแบบฟูลดูเพล็กซ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

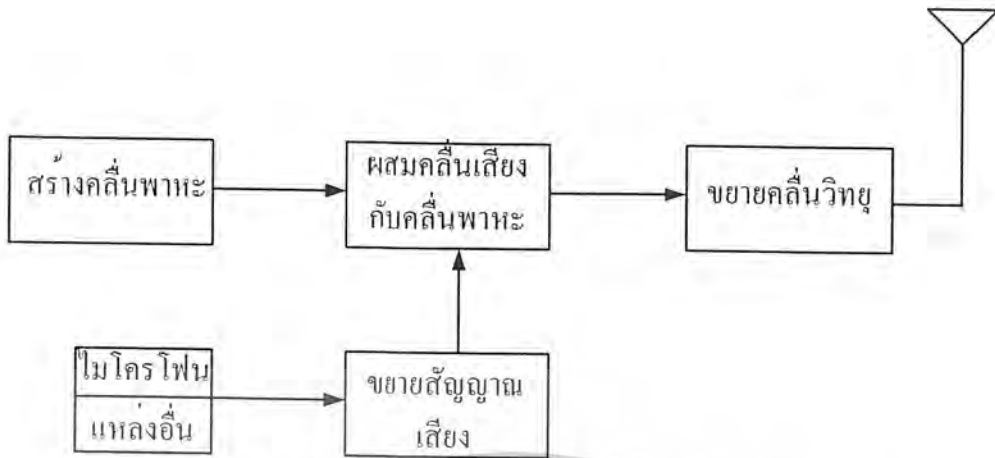
บทที่ 3 หลักการสื่อสาร

เมื่อเราสื่อสารกันเสียงเดินทางผ่านตัวกลางคือ อากาศไปยังหูผู้รับฟัง ซึ่งรับได้ในระยะใกล้ๆ ถ้าอยู่ห่างกันการพูดจะต้องตะโกนให้เสียงดังขึ้น และถ้าอยู่ห่างกันมากก็จะต้องใช้เครื่องขยายเสียงและลำโพงฮอร์น (Horn speaker) ช่วย แต่เสียงก็จะเดินทางไปได้ไม่ไกลนัก ประมาณ 4-5 km. ถ้าไกลกว่านี้ก็จะอ่อนกำลังซึ่งจะรับฟังไม่ได้ ทั้งนี้เพราะเสียงเดินทางผ่านตัวกลางจะไปได้ใกล้หรือไกลขึ้นอยู่กับความแรงของแหล่งพลังงานต้นเสียง การส่งเสียงหรือข่าวสารวิธีนี้ผู้คนที่อยู่ในรัศมีของเสียงก็จะได้ยินทุกคน คนที่อยู่ใกล้จะได้ยินเสียงดังแรงและได้ยินก่อน คนที่อยู่ไกลจะได้ยินเสียงเบาและได้ยินทีหลัง การส่งข่าวสารแบบดังกล่าวจึงเหมาะสำหรับชุมชน หรือหมู่บ้านที่มีบริเวณแคบ เมื่อมนุษย์ในโลกนี้อยู่กันห่างไกลหลายร้อยหลายพันกิโลเมตร การสื่อสารควรส่งข่าวสารได้เป็นระยะทางไกลๆ โดยไม่ต้องอาศัยตัวกลางและสามารถเข้าถึงผู้ฟังได้ทุกหนทุกแห่ง ด้วยความเร็ว และรับฟังได้พร้อมกันไม่ว่าอยู่ใกล้หรือไกล ข่าวสารที่ได้เหมือนกัน ดังเบาหรือแรงก็ได้ จะรับฟังหรือไม่รับฟังก็ได้ตามความประสงค์ของผู้รับ วิธีที่จะส่งเสียงไประยะทางไกลๆนั้นลำหึ่งเครื่องเสียงเองไม่สามารถไปได้ เมื่อนักวิทยาศาสตร์พบว่าคลื่นแม่เหล็กไฟฟ้าความถี่สูงซึ่งเรียกกันว่าคลื่นวิทยุความถี่ตั้งแต่ 10 kHz ขึ้นไปนั้นสามารถแพร่กระจายไปไกลๆได้ด้วย ความรวดเร็วและไม่ต้องอาศัยตัวกลาง แต่คลื่นวิทยุนี้มนุษย์ไม่อาจรับฟังได้ เพราะโดยปกติมนุษย์จะได้ยินเฉพาะคลื่นเสียงความถี่ประมาณ 20-20,000 Hz เท่านั้น ดังนั้นวิธีที่จะทำคลื่นเสียงให้ไปได้ไกลๆ จะต้องนำคลื่นวิทยุและคลื่นเสียงผสมกันให้ได้คลื่นวิทยุที่เป็นพาหะตัวนำคลื่นเสียงไปอย่างรวดเร็ว โดยคลื่นเสียงนั้นไม่เสีรูปร่าง ซึ่งหลักการนี้เรียกว่า การส่งวิทยุตนเอง

จากแนวคิดข้างต้นเราเขียนบล็อกโคอะแกรม ดังรูปที่ 3.1 เริ่มด้วยวงจรออสซิลเลเตอร์ (Oscillator) จะสร้างคลื่นวิทยุที่เป็นพาหะที่มีความถี่ตามที่ต้องการจะส่ง ป้อนเข้าไปยังวงจรมอดูเลเตอร์ (modulator) ไมโครโฟนรับคลื่นเสียงจากอากาศมาเป็นคลื่นสัญญาณไฟฟ้า ความถี่ประมาณ 20-20,000 Hz ผ่านวงจรขยายสัญญาณเสียงส่งเข้าไปผสมกับคลื่นพาหะในวงจรมอดูเลเตอร์ เมื่อผสมแล้วส่งสัญญาณคลื่นวิทยุเข้าไปขยายให้มีกำลังแรงขึ้นในวงจรขยายคลื่นวิทยุ แล้วจึงส่งคลื่นวิทยุขึ้นสายอากาศเพื่อกระจายคลื่นวิทยุออกไป ดังนั้นเมื่อคลื่นวิทยุเดินทางไกลถึงที่ใดก็ตามจะมีคลื่นเสียงไปด้วยเสมอ คลื่นเสียงนั้นนอกจากจะได้จากไมโครโฟนแล้วยังสามารถนำมาจากแหล่งเสียงอื่นๆเช่นจาก

เทป จากแผ่นเสียง หรือจากสัญญาณข้อมูลข่าวสารอื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

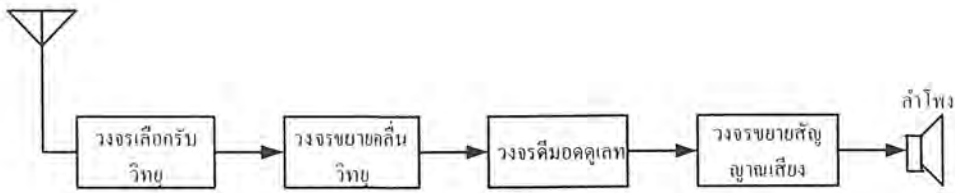


รูปที่ 3.1 บล็อกไดอะแกรมหลักการส่งวิทยุ

คลื่นวิทยุที่ผสมกับคลื่นเสียงแล้วจะแพร่กระจายออกไปรอบๆ เสาอากาศนั้นยังไม่สามารถรับฟังได้ ดังนั้นผู้ที่ต้องการรับฟังข่าวสารจากคลื่นเสียงจะต้องมีเครื่องรับที่มีความสามารถรับคลื่นวิทยุนี้ได้ แล้วแยกสัญญาณเสียงออกมาจากพาหะจึงจะได้รับฟังข่าวสารนั้นได้

จากรูปที่ 3.2 สายอากาศจะรับคลื่นวิทยุที่ถูกผสมคลื่นเสียงหรือข้อมูลข่าวสารจากสถานีส่งแล้วส่งเข้าวงจรเลือกรับคลื่นวิทยุ เพื่อเลือกเอาสถานีที่ต้องการส่งเข้าวงจรขยายคลื่นวิทยุ เพื่อให้สัญญาณแรงขึ้นส่งเข้าสัญญาณมอดูเลเตอร์ (Modulator) เพื่อแยกเอาเฉพาะสัญญาณเสียงหรือข้อมูลข่าวสารออกมาจากพาหะส่งเข้าวงจรขยายเสียง แปลงเสียงออกมาทางลำโพง ผู้ฟังจึงได้รับฟังข่าวสารได้ หากไม่ต้องการฟังก็ปิดเครื่องรับ เมื่อจะฟังก็สามารถปรับความดังของเสียงได้ เครื่องรับนี้สามารถนำไปรับฟังในที่ใดๆก็ได้ที่คลื่นวิทยุเดินทางไปถึง เช่น บนเกาะ บนภูเขา ในเมืองหรือชนบท ก็จะรับฟังข่าวสารได้เหมือนกัน และพร้อมกัน จึงยืนยันว่าเราสามารถส่งสัญญาณเสียงไปได้ไกลๆด้วยวิธีใช้คลื่นวิทยุช่วย โดยสามารถเลือกรับคลื่นได้ตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 บล็อกไดอะแกรมหลักการรับวิทยุ

3.1 การมอดคูเลทหรือตีมอดคูเลท (Modulation/Demodulation)

ในกรณีที่เราต้องการส่งสัญญาณเสียงคนตรี หรือเสียงคนพูด หรือสัญญาณข้อมูลคอมพิวเตอร์ จะพบว่าสเปคตรัมของความถี่ของสัญญาณพวกนี้ไม่เข้ากันกับตัวกลางที่ใช้

อย่างเช่น กรณีของการกระจายคลื่นวิทยุ สมมติว่าเราต้องการฟังดนตรีของสถานีวิทยุที่ความถี่ 96.3 MHz ซึ่งคลื่นของสถานีจะส่งออกไปที่ความถี่เท่านี้ และกระทบกับบรรยากาศของโลกกลับลงมาพื้นดินอีก ปัญหาอย่างหนึ่งที่เกิดขึ้นคือ เสียงคนตรีมีค่าอยู่ในช่วงของความถี่ 30-20,000 Hz เท่านั้น ทำอย่างไรจึงจะสามารถส่งเสียงคนตรีในย่านความถี่ 96.3 MHz ได้?

มีการคิดค้นวิธีขึ้นมาเพื่อแก้ปัญหานี้ โดยพอจะอธิบายในข้อความง่ายๆ ได้ดังนี้ ใช้คลื่นที่มีความถี่มากพอที่จะส่งผ่านในตัวกลางไปได้ (ในที่นี้ตัวกลางคืออากาศ) ซึ่งจัดว่าเป็นตัวกลางประเภทหนึ่งที่มีความกว้างแถบค่อนข้างมาก)

นำคลื่นที่มีความถี่สูงมารวมกับคลื่นของเสียงคนตรีในทางคณิตศาสตร์ เราจะได้คลื่นใหม่ที่พร้อมส่งผ่านอากาศไป

- คลื่นที่มีความถี่สูงมาก เรียกว่า คลื่นพาหะ
- วิธีนำมารวมกันทางคณิตศาสตร์ เรียกว่า มอดคูเลท

นี่แสดงให้เห็นถึงประโยชน์อย่างหนึ่งที่ได้จาก การมอดคูเลท เพราะยังมีการประยุกต์ใช้งานอีกมากในทางมอดคูเลท เช่น

- การมอดคูเลท เพื่อนำไปมัลติเพล็กซ์
- การมอดคูเลท เพื่อลดสัญญาณรบกวนเป็นต้น

ในทำนองเดียวกัน เมื่อสัญญาณวิทยุส่งมายังเครื่องรับวิทยุ จะต้องมีกรรมวิธีการแยกคลื่นเสียงคนตรี ซึ่งเราเรียกว่า “ตีมอดคูเลท”

3.2 ชนิดของวิธีมอดคูเลท

ในที่นี้เราใช้คลื่นพาหะรูปไซน์ (sin-wave carrier)

ซึ่งเราจะนำไปมอดคูเลทกับตัวแปร 3 ตัว คือ ขนาด, ความถี่ และ เฟส ทำให้เราสามารถแบ่งประเภทของวิธีมอดคูเลทได้ 3 ประเภท คือ

- การมอดคูเลทเชิงขนาด (Amplitude Modulation :AM)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การมอดคูเลทเชิงความถี่ (Frequency Modulation :FM)
 - การมอดคูเลทเชิงเฟส (Phase Modulation :PM)
- สำหรับคลื่นพาหะ แทนสมการได้ว่า

$$a_c = A_c \sin (2\pi f_c t + \theta_c)$$

ซึ่ง a_c แทน ค่าศักดาไฟฟ้าของคลื่นพาหะที่เวลา t

A_c แทน ขนาดที่มากที่สุดของคลื่นพาหะ

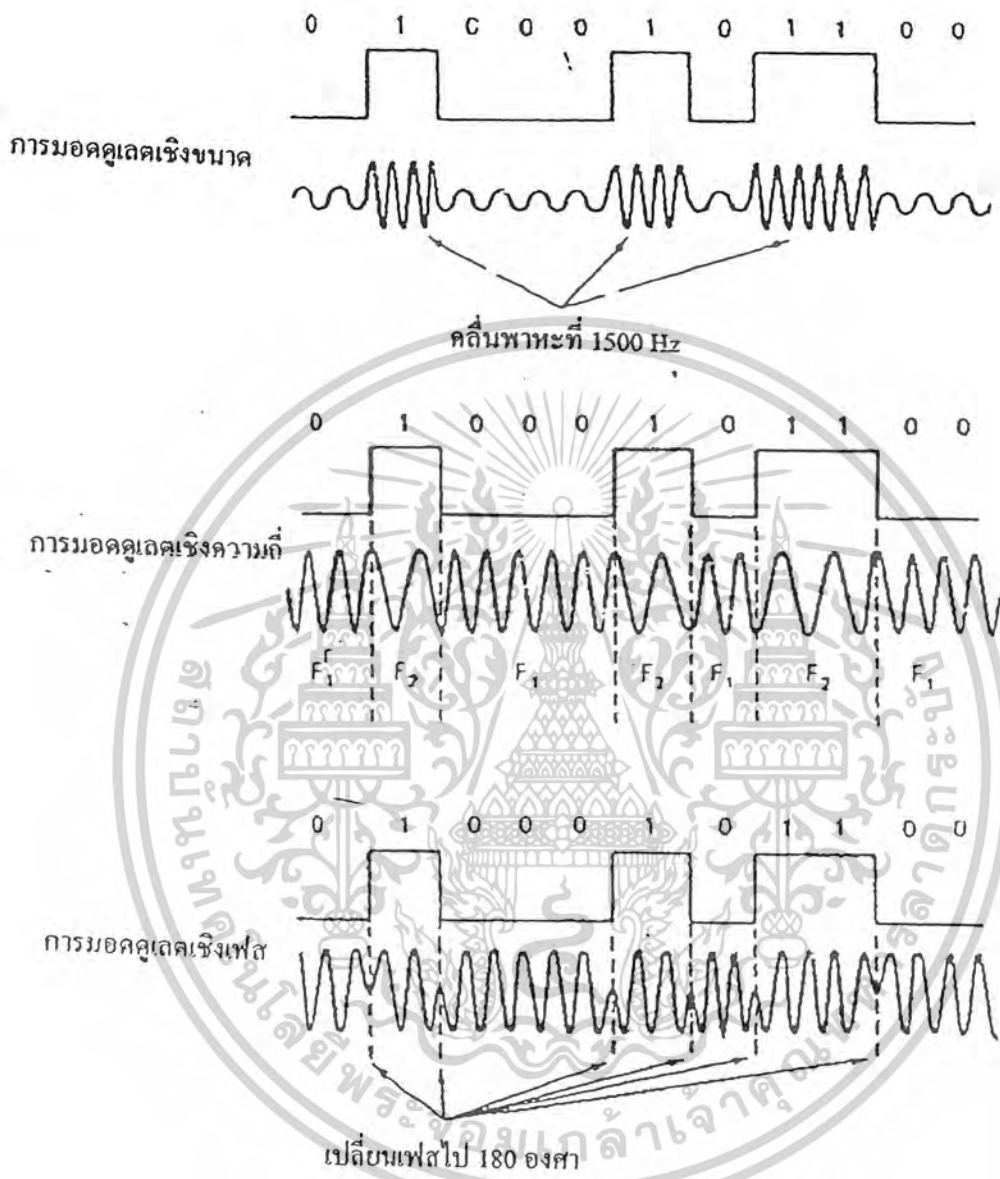
F_c แทน ความถี่ของคลื่นพาหะ

θ_c แทน เฟส

ค่า a_c , A_c , θ_c เป็นค่าที่สามารถเปลี่ยนค่าได้ ไม่ใช่ค่าคงที่
ขอให้พิจารณาในรูปที่ 3.3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงรูปสัญญาณในการมอดูเลตทั้ง 3 แบบ
 ซึ่งในที่นี้เราจะกล่าวเฉพาะการมอดูเลตเชิงควมถเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1 การมอดูเลตเชิงความถี่ (Frequency Modulation: FM)

สำหรับแบบนี้ความถี่ของคลื่นพาหะเปลี่ยนแปลงตามสัญญาณที่มอดูเลตมา เห็นได้ชัดจากรูปที่ 3.1 ซึ่งความถี่ของคลื่นพาหะมีค่าต่างกัน สำหรับการแทนค่าไบนารี "1" หรือบิต "0"

ข้อดีของแบบ FM ที่เหนือกว่าแบบ AM มีดังนี้

- สามารถนำมาใช้งานกระจายสัญญาณ ย่าน VHF
- ใช้เป็นสัญญาณเสียงระบบทีวีชนิด 625 เส้น
- ใช้ในระบบสื่อสารเคลื่อนที่ (Mobile System)
- ใช้กับโทรศัพท์ชนิดต่อหลายช่องสัญญาณในย่าน UHF

เรากำหนดให้คลื่นพาหะก่อนการมอดูเลต แทนด้วยสมการดังนี้

$$a_c = A_c \sin 2\pi f_c t \quad \dots(3.2)$$

และมีความถี่ของสัญญาณข้อมูลเท่ากับ f_m เราจะได้รูปสมการหลังจากการมอดูเลตเป็น

$$a_c = A_c \sin 2\pi(f_c + \Delta f_c \sin 2\pi f_m t)t \quad \dots(3.3)$$

เมื่อ Δf_c แทนค่าความถี่ที่เปลี่ยนแปลงได้มากที่สุด และอัตราส่วน $\Delta f_c / f_m$ แทนดัชนีการมอดูเลต (Modulation index)

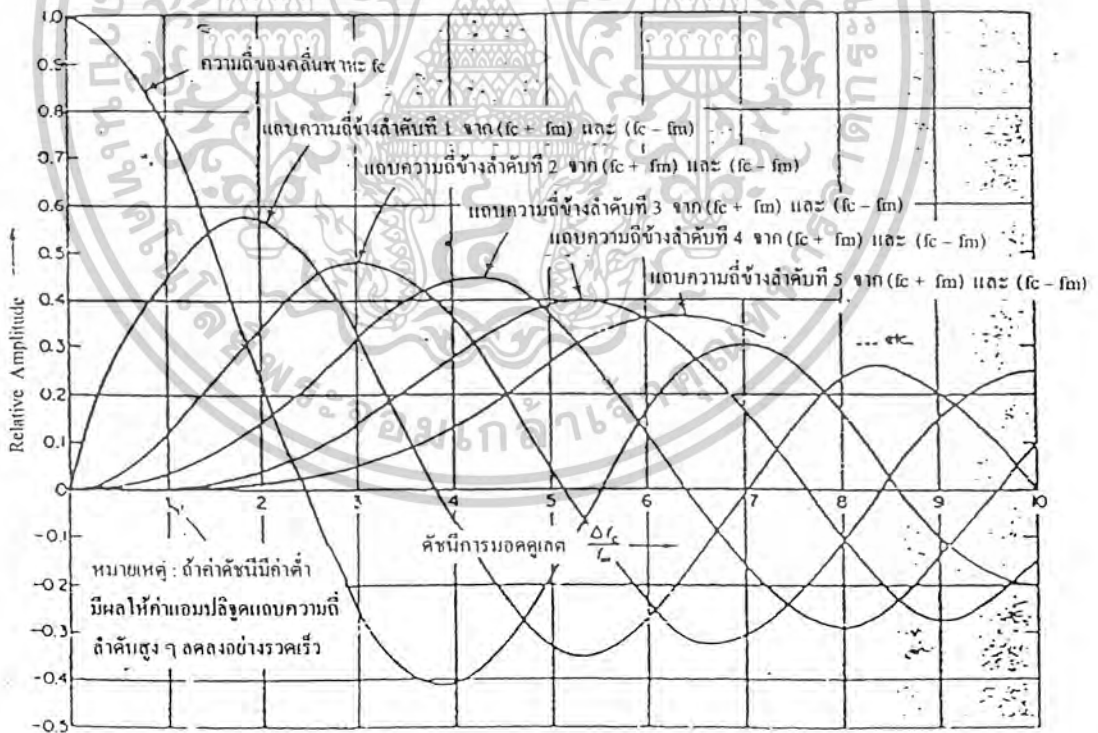
ส่วนผลลัพธ์ที่ได้จากการมอดูเลตเชิงความถี่ จะซับซ้อนกว่าแบบเชิงขนาดนั้น คือแถบความถี่ข้าง (side band) มีได้ดังนี้ $f_c + f_m$ และ $f_c - f_m$ รวมทั้ง $f_c + 2f_m, f_c - 2f_m, f_c + 3f_m, f_c + 4f_m, f_c - 4f_m$ และยังมีต่อไป ซึ่งหมายถึงจำนวนแถบความถี่ข้างมีได้ไม่จำกัด แสดงให้เห็นในรูปสมการเป็น

$$\begin{aligned} a_m = & A_c J_0(\Delta f_c / f_m) \sin 2\pi \\ & + A_c J_1(\Delta f_c / f_m) [\sin 2\pi (f_c + f_m)t - \sin 2\pi (f_c - f_m)t] \\ & + A_c J_2(\Delta f_c / f_m) [\sin 2\pi (f_c + 2f_m)t - \sin 2\pi (f_c - 2f_m)t] \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

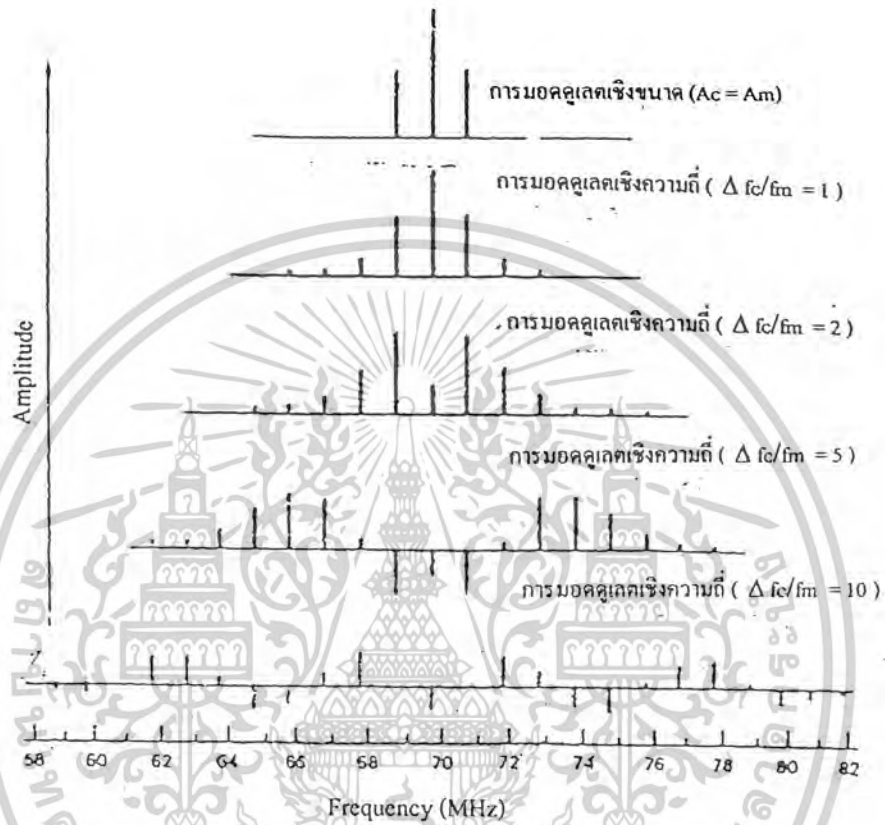
สำหรับค่า $J_0(\Delta f/f_m)$ คือค่าเบสเซล (Bessel) เป็นค่าที่มีส่วนกำหนดแอมพลิจูดของผลจากการมอดคูเลทแต่ละส่วน ดังรูป 3.4 โดยใช้ค่าแอมพลิจูดจากรูปที่ 3.11 เป็นอ้างอิง เราจะพิจารณารูปที่ 3.5 ซึ่งเป็นกรณีของคลื่นพาหะความถี่ 10,000 Hz และคลื่นรูปไซน์ความถี่ 1,000 Hz

จากรูปแสดงการเปรียบเทียบสเปคตรัมที่นำข้อมูลจะอยู่รวมกันในช่วงที่แคบลง ถ้าค่า $\Delta f/f_m$ มีค่าต่ำ ขอให้พิจารณาแอมพลิจูด (ค่า $\Delta f/f_m = 10$) พบว่าสัญญาณที่ได้ นั้นเราสามารถส่งออกจากระบบโดยใช้พลังงานต่ำ แต่มีบริเวณความกว้างแถบ (bandwidth) สูง ในขณะที่ตัวอย่างแอมพลิจูดค่า ($\Delta f/f_m = 1$) ต้องใช้ค่าพลังงานสูง แต่บริเวณความกว้างแถบค่า ซึ่งในระบบสื่อสารบางประเภทค่าพลังงานในการส่งสัญญาณมีได้มาก ทำให้สัญญาณมีค่าความถี่แถบน้อย เป็นการเพิ่มความจุของข้อมูลทั้งหมดด้วย ในขณะที่บางประเภทมีพลังงานน้อย จึงเป็นการบังคับให้ค่าความถี่แถบมากกว่าระบบอื่นๆ ในการสื่อสารโดยใช้ความถี่มีจำกัด จึงต้องมีความถี่แถบมากกว่าระบบอื่นๆ



รูปที่ 3.4 แสดงผลลัพธ์จากการมอดคูเลทเชิงความถี่ระหว่างคลื่นพาหะ(f_c)กับคลื่นรูปไซน์(f_m)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

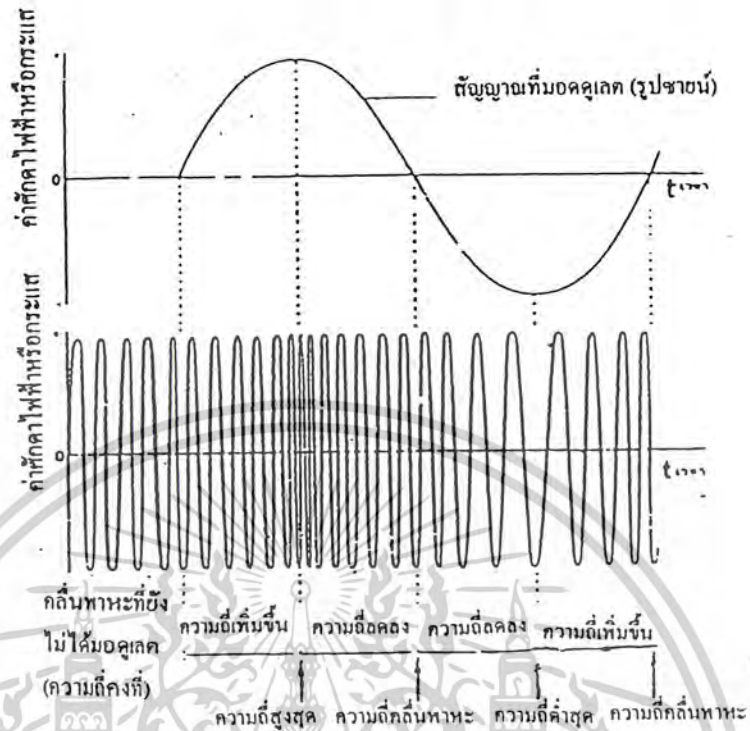


รูปที่ 3.5 แสดงสเปกตรัมจากการมอดูเลตของคลื่นพาหะ (1,000 Hz) และคลื่นรูปไซน์ (1,00 Hz)

ทั่วไปแล้วในการมอดูเลตเชิงความถี่มักกำหนดใช้ค่าดัชนีที่สูงพอควร โดยเฉพาะค่ามาตรฐานของช่องสัญญาณเสียงที่ 4 kHz ภายหลังจากการมอดูเลตแบบ FM มีค่าความกว้างแถบเท่ากับ 36 kHz

เราแสดงภาพแผนสัญญาณในการมอดูเลตให้เห็นชัดได้ดังรูป 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



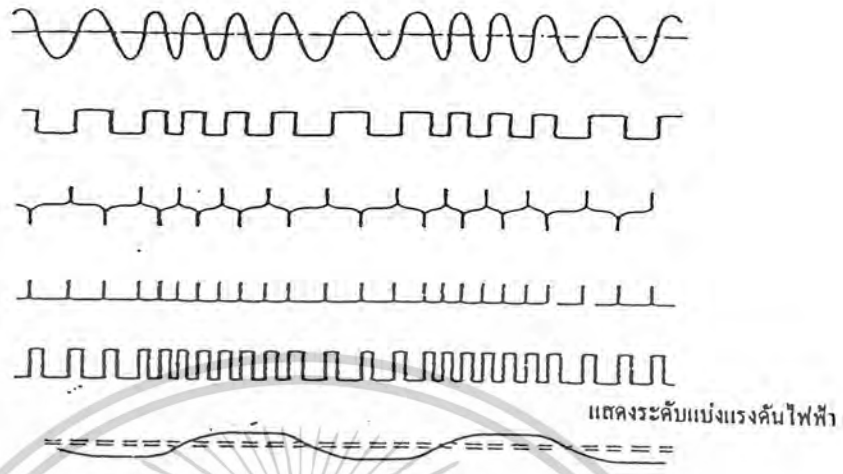
รูปที่ 3.6 แสดงภาพสัญญาณในการมอดูเลตเชิงความถี่

เห็นได้ว่า การเปลี่ยนแปลงค่าความถี่ขึ้นอยู่กับแอมพลิจูดของคลื่นที่จะมอดูเลตด้วย

3.2.2 ภาคคีมอดูเลต (FM)

สัญญาณจากการมอดูเลตเชิงความถี่ถูกส่งออกมาด้วยค่าแอมพลิจูดคงที่สัญญาณรบกวนมีโอกาสเกิดขึ้นเวลาที่เปลี่ยนความถี่ (แต่มีค่าน้อยมาก)

ในการคีมอดูเลต มีการใช้อุปกรณ์ที่เรียกว่า “ลิมิตเตอร์” (Limiter) ที่มีค่ามากกว่าแอมพลิจูดเท่ากับศูนย์ (สัญญาณเหนือเส้นระดับ) ให้เป็นรูปสามเหลี่ยม พิจารณาได้ดังรูป 3.7 เอาท์พุทจากวงจรลิมิตเตอร์จะถูกแยกความแตกต่าง โดยทริกที่ขอบขาขึ้นและขอบขาลงของสัญญาณจากนั้นใช้วงจรกลับรูปสัญญาณเพื่อเป็นพื้นที่ในการสร้างวงจรบีทซ์ขึ้นมา โดยใช้วงจรสร้างพัลส์ตามรูปสัญญาณที่รับเข้ามา



รูปที่ 3.7 แสดงขั้นตอนการทำงานในภาคคีมอดคูเลท (FM)

จากที่กล่าวมาแล้วทั้งหมดของวิธีการมอดคูเลท เรามักจะ ใช้กับข้อมูลอนาลอกเท่านั้น ถ้าใช้ข้อมูลแบบดิจิตอลแล้ว จะมีวิธีการต่างไปบ้าง แต่ก็ยังมีพื้นฐานหลักการเหมือนกัน

3.3 การมอดคูเลทข้อมูลทางดิจิตอล

ในการมอดคูเลท เมื่อข้อมูลเป็นดิจิตอลมี 3 วิธีดังนี้

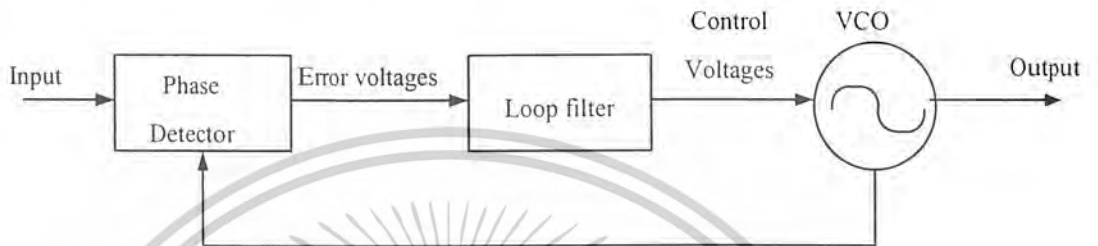
1. การมอดคูเลทคิจิตอลทางขนาด (Amplitude Shift Keying : ASK) เทียบได้กับการมอดคูเลทเชิงขนาด (AM) ในทางอนาลอก
2. การมอดคูเลทคิจิตอลทางความถี่ (Frequency Shift Keying : FSK) เทียบได้กับการมอดคูเลทเชิงความถี่ (FM) ในทางอนาลอก
3. การมอดคูเลทคิจิตอลทางเฟส (Phase Shift Keying : PSK)) เทียบได้กับการมอดคูเลทเชิงเฟส (PM) ในทางอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 ทฤษฎีวงจร

4.1 Phase Lock-Loop(PLL)

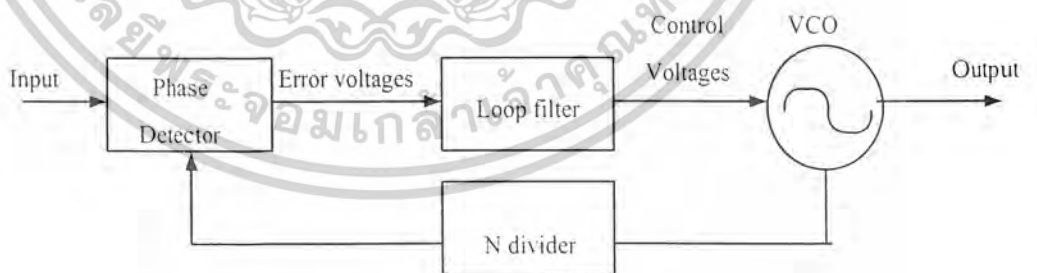
เป็นระบบป้อนกลับที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อกประกอบด้วยวงจรสำคัญ 3 วงจรคือวงจรเปรียบเทียบหรือเฟสดีเทคเตอร์ (phase deector), วงจรลูปฟิลเตอร์ (loop filter) และวงจรVCO ดังรูปที่4.1



รูปที่ 4.1 Block Diagram ของ Phase – Lock Loop (PLL)

4.2 การนำ PLL ไปใช้ในการสังเคราะห์ความถี่

ความหมายของการสังเคราะห์ความถี่คือ วงจรที่ทำหน้าที่ผลิตสัญญาณความถี่และให้มีความถี่ตามที่เรากำหนดคือสังหรือโปรแกรมได้ โดยหลักการทำงานเหมือนกับ PLL เพียงแต่เพิ่มวงจร N Divider เข้าไป วงจร N Divider หรือหาร N ทำหน้าที่หารความถี่แบบตั้งโปรแกรมให้หารด้วยค่าเลขตามที่ต้องการได้(Programmable Divider)สัญญาณอ้างอิงจะมาจากวงจรถ่ายความถี่โดยใช้คริสตอลออสซิลเลเตอร์หรือเป็นสัญญาณอื่นๆ(Referance Generator)



รูปที่ 4.2 Block Diagram การทำงานของวงจรสังเคราะห์ความถี่

จากรูปที่ 4.1 สัญญาณที่อินพุทของวงจรเฟสดีเทคเตอร์จะมีด้วยกัน 2 สัญญาณก็คือสัญญาณจากวงจร VCO ที่มีความถี่เท่ากับ f_n และจากสัญญาณอ้างอิงกำหนดให้มีความถี่เท่ากับ F_{ref}

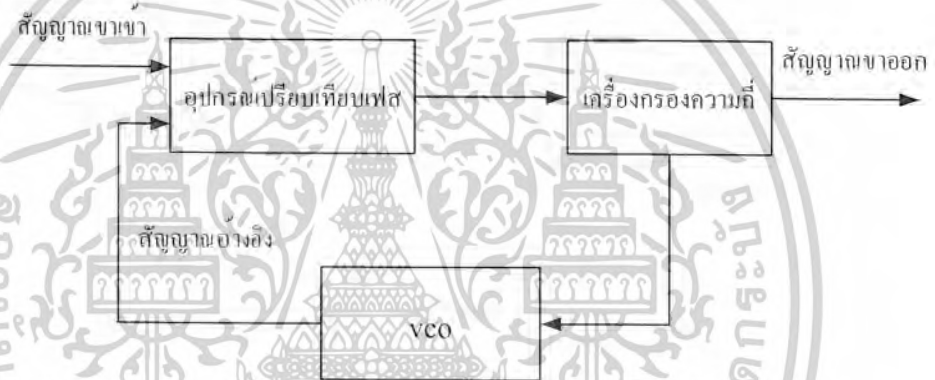
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาที่พู่จากวงจรเรสตีเทคเตอร์ก็ผลต่างระหว่างสัญญาณ $F_o \cdot N$ กับ F_r ซึ่งกรองเฉพาะความถี่ต่ำเท่านั้น เพื่อบังคับการออสซิลเลทของวงจร VCO ให้ทำการปรับแก้ความถี่(เฟส)ให้ตรงจนกว่าความถี่ของสัญญาณทั้งสองจะเท่ากัน

ในสภาวะล๊อค ความถี่ของวงจร VCO เมื่อผ่านวงจรหาร N จะมีค่าเท่ากับ $F_o = N F_r$ หรือเอาที่พู่จะมีความถี่เป็น N เท่าของความถี่อ้างอิง วงจรสังเคราะห์ความถี่จะสามารถผลิตความถี่ได้แต่เฉพาะในช่วงความถี่ที่วงจร VCO และวงจรหาร N ทำงานได้เท่านั้น

4.3 การดีโมดูเลทสัญญาณแอฟเอ็มด้วย phase locked loop

phase locked loop เป็นระบบป้อนกลับ (feedback system) ซึ่งประกอบด้วยเครื่องกำเนิดสัญญาณที่มีความถี่เปลี่ยนแปลงตามระดับแรงดันเข้า (VCO) และอุปกรณ์เปรียบเทียบเฟส (Phase comparator)



รูปที่ 4.3 phase locked loop ทั่วไปเมื่อใช้จุดต่างๆเป็นขาออก

สัญญาณเข้าจะเปรียบเทียบเฟสกับสัญญาณอ้างอิง (reference signal) ที่กำเนิดจาก VCO (Voltage Controlled Oscillator) อุปกรณ์เปรียบเทียบเฟสและแรงดันขาออกที่มีระดับขึ้นกับความแตกต่างระหว่างเฟสของสัญญาณเข้าทั้งสอง เมื่อผ่านเครื่องกรองความถี่ผ่านต่ำ สัญญาณออกบางส่วนจะถูกป้อนกลับ เพื่อควบคุมการกำเนิดความถี่ของ VCO จนกระทั่งความถี่ของทั้งสองสัญญาณเท่ากัน แรงดันที่ป้อนกลับจะคงที่และทำให้ความถี่ทั้งสองเกาะกันไป โดยมีเฟสต่างกันที่ค่าคงที่ค่าหนึ่ง ในกรณีไม่มีสัญญาณขาเข้า VCO จะได้รับค่าแรงดันคงที่หนึ่งที่ทำให้ VCO กำเนิดสัญญาณที่มีความถี่กลาง (center frequency หรือ free-running frequency)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปนี้จะอธิบายส่วนประกอบที่สำคัญของ phase locked loop

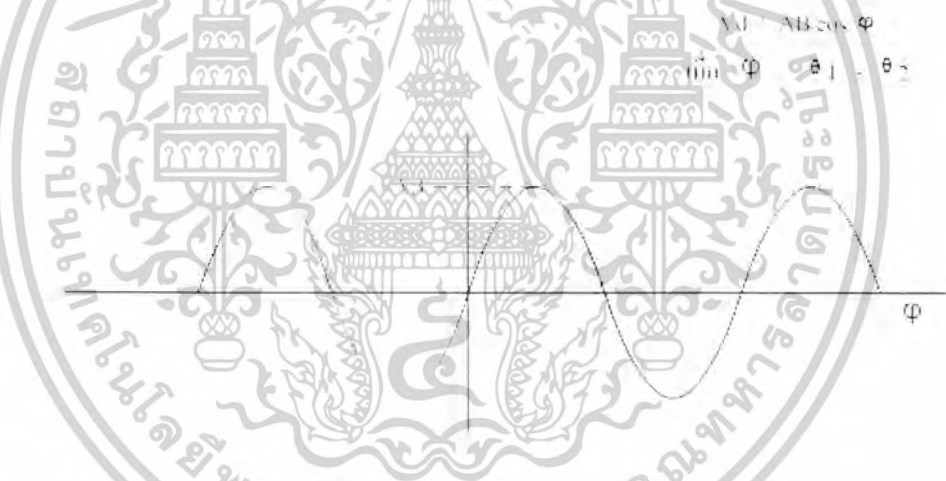
อุปกรณ์เปรียบเทียบเฟส มีอยู่ 2 ชนิด คือ ชนิดอนาล็อก (analog) และชนิดดิจิทัล (digital) phase comparator ที่เป็นอนาล็อกสร้างขึ้นโดยใช้ตัวผสม (mixer) หรือตัวคูณ (multiplier) ดังนี้

$$\begin{aligned} V_1(t) &= A \sin(\omega_1 t + \theta_1) \\ V_2(t) &= A \sin(\omega_2 t + \theta_2) \end{aligned} \quad \dots (4.1)$$

โดยที่ $V_1(t)$ และ $V_2(t)$ เป็นสัญญาณขาเข้า ซึ่งจะได้สัญญาณขาออก $V_o(t)$ ของการคูณดังนี้

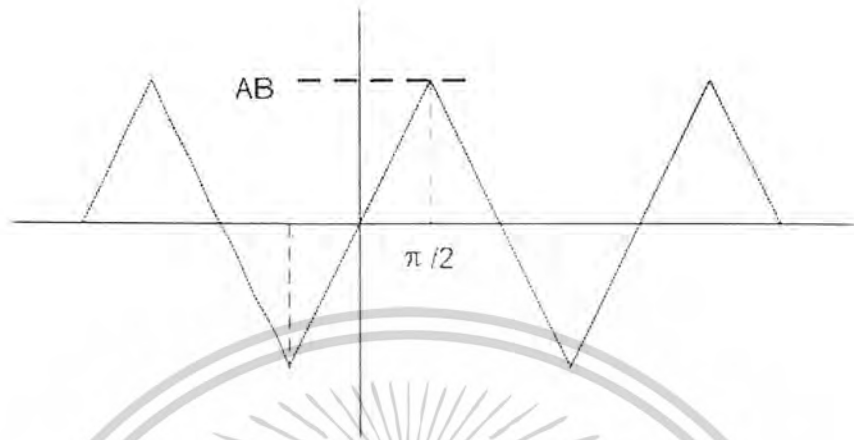
$$\begin{aligned} V_o(t) &= \frac{1}{2} AB \cos[(\omega_1 + \omega_2)t + (\theta_1 + \theta_2)] \\ &= \frac{1}{2} AB \cos[(\omega_1 - \omega_2)t + (\theta_1 - \theta_2)] \end{aligned} \quad \dots (4.2)$$

เมื่อผ่านเครื่องกรองความถี่ผ่านต่ำก็จะได้สัญญาณขาออกที่ขึ้นอยู่กับความแตกต่างของเฟสซึ่งมีลักษณะสมบัติดังในรูปที่ 4 เมื่อสัญญาณเข้าเป็นคลื่นไซน์



รูปที่ 4.4 ลักษณะของ phase comparator ชนิดอนาล็อก

สำหรับอุปกรณ์เปรียบเทียบเฟสชนิดดิจิทัลนั้นสร้างขึ้นได้หลายวิธี เช่น ใช้ Exclusive or หรืออุปกรณ์ที่มีความจำ เช่น ใช้ flip flop ซึ่งมีลักษณะสมบัติเช่นเดียวกับแบบอนาล็อกแต่จะต่างกันที่เป็นเส้นตรงในรูปที่ 4.5



รูปที่ 4.5 ลักษณะสมบัติของ phase comparator ชนิดดิจิทัล

VCO สามารถสร้างขึ้นได้หลายวิธี เช่นอาจใช้ Voltage-variable capacitance diode (VVC) ซึ่งรู้จักกันในนาม "Varactor" หรือ มัลติไวเบรเตอร์ (Multivibrator) ชนิดต่างๆที่สามารถควบคุมความถี่ได้ด้วยแรงดัน (Voltage) รูปที่ .6 เป็นลักษณะทั่วไปของ VCO



ตัวอย่าง PLL system

รูปที่ 4.6 ลักษณะสมบัติของ VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมติให้สัญญาณเฟสเข้ามาที่ phase comparator คือ

$$A \cos [\omega_c t + \psi(t)] \quad \dots(4.3)$$

ให้ความไวทางความถี่ (frequency sensitivity) ของ VCO คือ K_v rad/(sec) K_v คือ ค่าของความแตกต่างหรือการเปลี่ยนแปลงของความถี่เชิงมุมขณะใดขณะหนึ่ง ที่เกิด ω_c ที่เกิดจากการเปลี่ยนแปลงแรงดัน V ที่ขาเข้าของ VCO นั่นคือ

$$K_v = d\omega_c/dv$$

สัญญาณนี้จะกระตุ้นให้เกิดสัญญาณจากเครื่องที่สัมพันธ์กับความถี่ (Oscillator) ใน VCO ดังนี้

$$B \cos [\omega_c t + K_v \int v_o(\lambda) d\lambda] \quad \dots(4.5)$$

ถ้าให้สัญญาณขาเข้าและความถี่ของ VCO มีค่าสมดุลหรือเท่ากัน

$$d\psi(t)/dt = d/d(t) (K_v \int v_o(\lambda) d\lambda)$$

ให้ $d\psi(t)/dt = \omega$

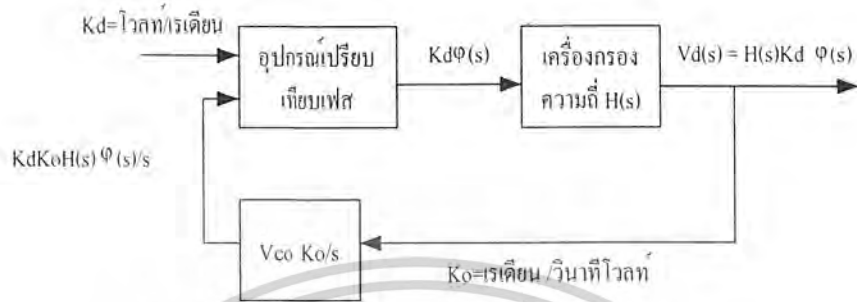
$$v_o(t) = \omega/K_v$$

จะเห็นได้ว่าสัญญาณออกของ VCO จะสับแปรเป็นสัดส่วนโดยตรงกับความเปลี่ยนแปลงความถี่ที่ต้องการในเครื่องดีโมดูเลทเฟสเอม ถ้าความถี่ของสัญญาณขาเข้าเปลี่ยนแปลงอย่างต่อเนื่องที่อัตราส่วนที่ PLL ทำงานในสภาวะสมดุลได้ สัญญาณออกของ PLL ก็จะสับแปรเป็นสัดส่วนโดยตรงอย่างต่อเนื่องกับการเปลี่ยนแปลงของอัตรา นั่นคือสัญญาณเฟสเอมสามารถดีโมดูเลทด้วย phase locked loop ตามที่ต้องการได้

จากลักษณะสมบัติของ VCO และ phase comparator จะพบว่าทั้ง VCO และ phase comparator มีขอบเขตจำกัดในการทำงาน กล่าวคือ VCO จะมีความสามารถในการกำเนิดความถี่ในช่วงจำกัดช่วงหนึ่ง และ phase comparator จะให้ระดับแรงดันที่แตกต่างกันได้ เฉพาะช่วงการทำงานที่มีค่ามุมแตกต่างกันอยู่ระหว่าง 0-180 องศา ดังนั้นความสามารถที่จะเกาะกันได้ นั้นจึงอยู่ในขอบเขตจำกัด ช่วงความถี่ของสัญญาณขาเข้าซึ่ง phase locked loop จึงสามารถเกาะตามสัญญาณได้นับจากเวลาเริ่มต้นที่เกาะอยู่แล้วเรียก locked range ส่วนของความถี่ของสัญญาณขาเข้า ซึ่ง phase locked loop สามารถเกาะ (locked) ได้จากขณะที่เริ่มต้นความถี่ยังไม่เกาะกันเรียกว่า capture range ฉะนั้น capture range จึงมีช่วงกว้างกว่า locked range

4.4 ทรานซ์เฟอร์ฟังก์ชันของลูป (Loop transfer function)

สมมติให้กรณีที่ขั้วออกของ Loop อยู่ที่ขั้วออกของเครื่องกรองความถี่



รูปที่ 4.7 วงจร PLL

จากรูป 4.7 ได้หาค่าลักษณะของส่วนประกอบต่างๆในรูปที่ 4.3 ด้วยทรานซ์เฟอร์ฟังก์ชัน (Transfer function) ของแต่ละหน่วย ดังนั้นความสัมพันธ์ระหว่างสัญญาณขาเข้าและขาออกเป็นดังนี้

$$v_o(s)/\phi(s) = K_u K_v(s) / (s + K_u K_o K_v(s)) \quad \dots(4.6)$$

จากสมการที่ 4.6 Order ของ PLL จะขึ้นอยู่กับ order ของเครื่องกรองความถี่ ดังนั้นเสถียรภาพ (stability) ของ loop จะขึ้นอยู่กับการศึกษาเลือกใช้ลักษณะสมบัติของเครื่องกรองความถี่ กรณีที่เครื่องกรองความถี่เป็น First order ซึ่งเขียนไว้ในรูปทั่วไปได้ง่าย ดังนี้

$$K_v(s) = 1 + a/s \quad \dots(4.7)$$

จะได้ทรานซ์เฟอร์ฟังก์ชันของระบบที่เป็น Second-order PLL ดังนี้

$$v_o(s)/\phi(s) = K_u(s+a) / s^2 + K_u K_o s + K_u K_o a \quad \dots(4.8)$$

และเขียนเป็นรูปแบบทั่วไป ตามหลักทฤษฎีวิศวกรรมควบคุม ได้ดังนี้

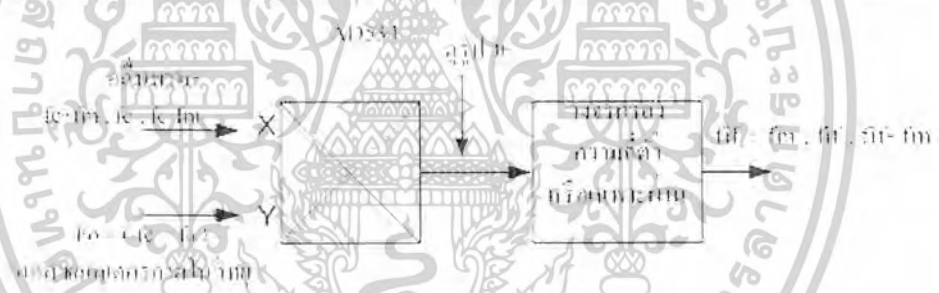
$$v_o(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad \dots(4.9)$$

ในที่นี้ ζ คือ damping factor และ ω_n คือ ความถี่ธรรมชาติ (natural frequency)

4.5 มิกเซอร์ (Mixer)

วงจรที่ใช้ในการสื่อสารวิทยุในปัจจุบันมักมีความจำเป็นที่จะต้องเลื่อนหรือเปลี่ยนแปลงความถี่พาหะเพื่อความเหมาะสมในการใช้งาน ตัวอย่างเช่น กรณีของการส่งสัญญาณกระจายใดๆจากสถานีวิทยุ จำเป็นต้องใช้ f_c ที่มีความถี่สูง เพื่อให้สายส่งและตัวรับมีขนาดเล็ก และสามารถส่งสัญญาณไปได้ไกลๆ ซึ่งเมื่อผู้รับรับสัญญาณนั้นๆ จากเสาอากาศวิทยุแล้ว (ซึ่งมักจะมีค่าน้อยมากซึ่งถ้าทำการแยกสัญญาณแบบวิธีธรรมดาจะต้องใช้วงจรพิเศษมากขึ้นและแพงขึ้น) ก็ต้องนำสัญญาณนั้นมาขยายเสียก่อน การทำวงจรขยายให้มีความถี่สูงนั้นทำได้ยากและมักมีราคาแพง ดังนั้นเมื่อรับความถี่ใดๆเข้ามาแล้ว จึงต้องมีการเปลี่ยนแปลงความถี่นั้นให้อยู่ในความถี่ที่เหมาะสม เรียกว่า ความถี่กลาง (intermediate frequency หรือ f_{IF}) ซึ่งจะช่วยให้ง่ายแก่การสร้างวงจรขยาย และได้คุณภาพที่ดีกว่า

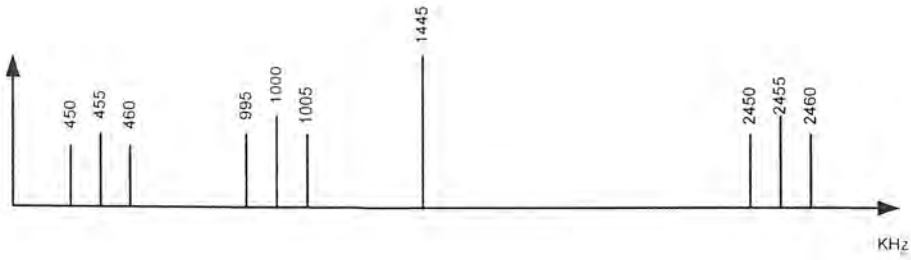
การเลื่อนความถี่ (frequency shifting) อาจทำได้โดยใช้วงจรคูณสัญญาณกับวงจรรองความถี่ต่ำเท่านั้น ดังในรูปที่ 4.8 (ก) สัญญาณผสมที่พาหะใดๆป้อนเข้าอินพุต Y ออสซิลเลเตอร์ที่อยู่ในวิทยุจะสร้างความถี่ f_c ซึ่งมีค่าเท่ากับความถี่ที่อยู่ระหว่างความถี่พาหะ f_c และความถี่กลางใหม่ที่ต้องการ f_{IF} เข้าที่อินพุต X ผลการคูณจะได้ความถี่ออกมาถึง 6 ความถี่ ดังในรูป 4.9 (ข) หลังจากก็กรองเอาเฉพาะช่วงความถี่ f_{IF} ออกมาโดยกำหนดให้ Gain = 1/20



ความถี่ที่เข้า Y KHz	OUTPUT ของวงจรคูณ	
	แรงดันขยอต(A)	แรงดันขยอต(B)
1005	(1*5) 20-0.25	1155+1005=2160
		1155-1005=150
1000	(4*5) 20-1.0	1155+1000=2155
		1155-1000=155
995	(1*5) 20-0.25	1155+995=2150
		1150-995=150

รูปที่ 4.8 ข ความถี่เอาท์พุทที่ได้จากวงจรคูณความถี่ในรูป
รูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8(ค)

ข้อสังเกต จากรูปที่ 4.8 (ก) ความถี่จากออสซิลเลเตอร์จะมีค่าเท่ากับ $F_o + f_{IF}$ ในขณะที่ความถี่ผสมที่รับเข้ามาประกอบด้วยความถี่ 3 ความถี่ด้วยกัน ส่วนในรูปที่ 4.8 (ก) ก็หมายความว่าเวลาส่งสัญญาณผสมดังกล่าวผู้ส่งไม่จำเป็นต้องส่งความถี่ต่ำ ทำให้สามารถใช้สายส่งและตัวรับมีขนาดเล็ก และสามารถส่งสัญญาณไปได้ไกลๆเพิ่มมากขึ้น

ตัวอย่าง

ถ้ากำหนดให้ขนาดและความถี่ของสัญญาณ AM เป็นดังต่อไปนี้ที่อินพุต y ของวงจรประกอบด้วย

f_c คือ ความถี่ของสัญญาณพาหะเท่ากับ 1,000 กิโลเฮิร์ตซ์ มีขนาด 4 โวลต์

$(f_c + f_m)$ และ $(f_c - f_m)$ ความถี่ด้านบนและความถี่ด้านล่างมีค่าเป็น 1005 และ 995 กิโลเฮิร์ตซ์ตามลำดับ และมีขนาด 1 โวลต์เท่ากับ จากตารางทั้ง 3 แสดงให้เห็นดังตาราง

ขนาดสูงสุด (V)	ความถี่(kHz)
1	$(f_c + f_m) = 1,005$
4	$(f_c + f_m) = 1,000$
1	$(f_c + f_m) = 995$

ที่อินพุต X ของวงจรประกอบด้วยสัญญาณจากออสซิลเลเตอร์รูปไซน์จาก local oscillator ที่มีขนาด 5 โวลต์ ความถี่ 1,445 กิโลเฮิร์ตซ์ ที่กำหนดความถี่เท่านี้เนื่องจากต้องการเลื่อนความถี่ให้ได้เป็นความถี่ 455 กิโลเฮิร์ตซ์ ซึ่งเป็นความถี่มาตรฐานที่ใช้กันอยู่โดยทั่วไป จากค่า

ของสัญญาณที่กำหนดให้นี้ จึงคำนวณหาขนาดและความถี่ของแต่ละสัญญาณที่ปรากฏขึ้นที่เอาท์พุท

วิธีทำ

ขนาดของแต่ละสัญญาณมีค่าเท่ากับขนาดของสัญญาณที่คูณกับตัวคูณกับ 1/20

ส่วนในเรื่องของความถี่จะเกิดความถี่ขึ้น 3 ชุด คือ ความถี่กลาง ความถี่ด้านล่าง ซึ่งประกอบด้วยความถี่ 450 , 455 , 460 และความถี่ด้านบนซึ่งประกอบด้วย 2,450 2,455 2,460 เมื่อผ่านวงจรกรองความถี่ต่ำผ่านจะเหลือความถี่ด้านล่างเท่านั้น รูปที่ 4.8 (ข) แสดงถึงค่าต่างๆที่เกิดขึ้นที่เอาท์พุท สำหรับรูปที่ 4.8 (ค) แสดงถึงสเปกตรัมของความถี่ที่เกิดขึ้นทั้งหมด

4.6 คณิตศาสตร์ของสัญญาณผสมแบบสมมูล

ก่อนที่จะทำการวิเคราะห์หาสมการของสัญญาณผสมแบบสมมูล เพื่อให้ง่ายแก่การคำนวณจะสมมติให้สัญญาณที่ป้อนแก่วงจรทุกตัวเป็นคลื่นรูปไซน์ทั้งหมด

ขั้นแรกของการวิเคราะห์ กำหนดให้สัญญาณความถี่สูงที่มีขนาดคงที่ตลอดว่าเป็นคลื่นพาหะ E_c โดยมีสมการเป็น

$$E_c = E_{cp} \sin 2\pi f_c t \quad \dots(4.10)$$

เมื่อ E_{cp} คือ ค่าแรงดันยอดของคลื่นที่มีความถี่เป็น f_c

สัญญาณอีกตัวหนึ่งที่ใช้คือ สัญญาณสำหรับนำมาผสม (E_m) โดยปกติคือสัญญาณที่ต้องการนำไปใช้งาน มักมีความถี่ต่ำ เขียนได้ด้วยสมการ

$$E_m = E_{mp} \sin 2\pi f_m t \quad \dots(4.11)$$

เมื่อ E_{mp} คือ ค่าแรงดันยอดของคลื่นที่มีความถี่เป็น f_m

ทั้ง E_c และ E_m ที่กำหนดไว้ให้นำไปป้อนเป็นอินพุทของวงจรคูณสัญญาณ โดยป้อน E_c ที่อินพุท X และป้อน E_m ที่อินพุท Y จะได้แรงดันเอาท์พุท V_o มีค่าเป็น

$$V_o = E_m E_c = E_{mp} E_{cp} (\sin 2\pi f_m t)(\sin 2\pi f_c t) \quad \dots(4.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปก็จะเป็นการจัดรูปสมการที่ (4.35) ใหม่ให้อยู่ในรูปที่สามารถอธิบายถึงผลของสัญญาณที่ได้ชัดเจนยิ่งขึ้น จากคณิตศาสตร์ในเรื่องของตรีโกณมิติ มีอยู่สูตรหนึ่งที่จะนำมาใช้คือ

$$(\sin A) (\sin B) = \frac{1}{2}[\cos(A-B) - \cos(A+B)]$$

แทนสมการที่ (4.366) ลงในสมการที่ (4.35) โดยที่ $A = \sin 2\pi f_c t$ และ $B = 2\pi f_m t$ จะได้

$$V_o = (E_{mp} E_{cp} \cos 2\pi(f_c - f_m)t) / 2 - (E_{mp} E_{cp} \cos 2\pi(f_c + f_m)t) / 2 \dots(4.12)$$

จากสมการที่ (4.12) ที่ได้นี้ถือว่าเป็นสมการที่สามารถจะแสดงให้เห็นถึงผลต่างๆ ที่เกิดขึ้นขณะที่ได้ทำการรวมสัญญาณแล้ว ดังจะได้วิเคราะห์ในหัวข้อต่อไป

ผลรวมและผลต่างของความถี่

หัวข้อนี้ต่อเนื่องมาจากหัวข้อที่แล้วคือ จะเป็นการวิเคราะห์ถึงสมการที่ (4.12) ที่คำนวณได้ในหัวข้อที่แล้ว โดยสมการที่ได้นี้ได้มาจากการคูณของ E_c และ E_m ซึ่งเป็นคลื่นรูปไซน์ด้วยกันทั้งคู่คือ

$$V_o = (E_{mp} E_{cp} \cos 2\pi(f_c - f_m)t) / 2 - (E_{mp} E_{cp} \cos 2\pi(f_c + f_m)t) / 2$$

ผลที่ได้จากสมการที่ (4.37) นี้แสดงถึงว่า V_o ที่ได้ประกอบไปด้วยสัญญาณไซน์สองสัญญาณที่มีความถี่แตกต่างกันขึ้นอยู่กับความถี่ของ E_c และ E_m ที่ป้อนให้แก่วงจร (ทั้งฟังก์ชัน ไซน์และโคไซน์ต่างก็เรียกว่าเป็นสัญญาณรูปไซน์เหมือนกัน) สัญญาณรูปไซน์แรกมีความถี่เป็น $f_c + f_m$ คือมีการบวกกันของความถี่

ถ้าพิจารณาจากลักษณะรูปสัญญาณของ V_o ถ้าเราลองลากเส้นเฉพาะ โครงร่างภายนอกสัญญาณ โดยวาดเฉพาะจุดยอดของ V_o ในแต่ละจุดทั้งทางด้านบวกและด้านลบ จะได้รูปที่มีลักษณะคล้ายรูปไซน์ โดยมีแรงดันยอดเป็น 2.5 โวลท์ (ในขณะที่ E_m และ E_c มีค่าเท่ากับ 5 โวลท์) อย่างไรก็ตาม รูปที่ได้ดังกล่าวจะมีลักษณะไม่เหมือนกับ E_m ซึ่งทำให้เราไม่สามารถนำวิธีการถอดสัญญาณแบบต่างๆเช่น ฟิลเตอร์หรือตัวเรกติไฟรี่ใดๆมากรองความถี่ของวงจรนี้ได้ V_o ที่มีรูปร่างที่สอดคล้องกับ E_m ซึ่งจุดนี้เองที่เป็นคุณสมบัติพิเศษของวงจรผสมสัญญาณแบบสมดุล (balance modulator)

การทำงานของวงจร

โครงการนี้เป็นการทำงานแบบ Half duplex ทำการส่งด้วยความถี่ 75.375 – 80.125 MHz และภาครับเราใช้ความถี่แตกต่างจากภาคส่งเท่ากับ 10.7 MHz ก็คือ 64.675 – 69.425 MHz ทั้งภาครับและภาคส่งจะประกอบด้วยส่วนที่เรานำไปใช้ในการส่งหรือดีเทคเตอร์ภาครับและส่วนการควบคุมความถี่ ส่วนที่เราทำการควบคุมความถี่เราจะทำการ Mix down ความถี่ลงมาเพื่อทำการป้อนเข้ากับเฟสดีเทคเตอร์ กับความถี่ 60.000 MHz เพราะว่าเฟสดีเทคเตอร์ MC 145151 เราสามารถรับความถี่ได้ประมาณไม่เกิน 20 MHz ผลต่างที่เราได้ออกมา จะถูกนำไปทำการหาร N ก่อนการเปรียบเทียบกับความถี่ภายในที่เราสร้างขึ้นมา จากความถี่ของ X' TAL 3.2 MHz ที่ทำการหาร A เรียบร้อยแล้ว

ข้อดีของการใช้ IC MC145151 ก็คือตัวของ IC มองมีขา Tx/Rx ที่สามารถเปลี่ยนค่า N จากค่าเดิมไปอีก 856 ดังนั้นถ้าเราจะสามารถทำการ SET ค่าส่งและรับได้เพียงการป้อนสัญญาณที่ขา Tx/Rx เพียงขาเดียว นั่นก็คือค่า N ค่าเดียวกันก็สามารถรับหรือส่งได้

ตารางที่ 5.1 ความถี่ที่ใช้ในการรับส่ง

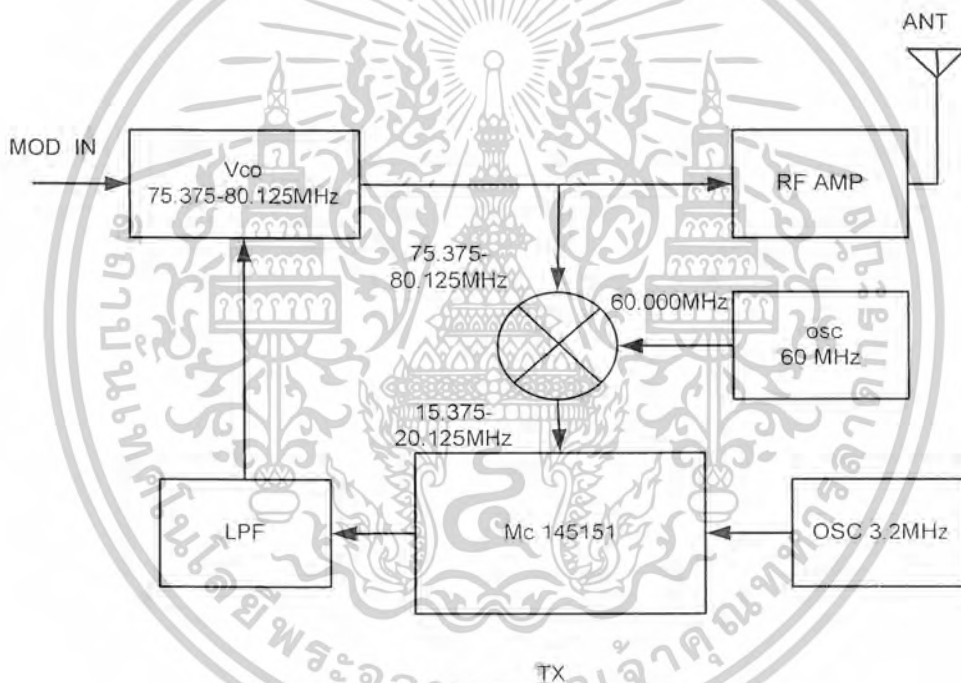
ความถี่ที่ใช้ในการส่ง(MHz) TX	ความถี่ที่ใช้ในการรับ(MHz)RX
75.375	64.675
75.625	64.925
75.875	65.175
76.125	65.425
76.375	65.675
76.625	65.925
76.875	66.175
77.125	66.425
77.375	66.675
77.625	66.925
77.875	67.175
78.125	67.425
78.375	67.675
78.625	67.925
78.875	68.175
79.125	68.425
79.375	68.675
79.625	68.925
79.875	69.175
80.125	69.425

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะเห็นได้ว่าความถี่ที่เราใช้ในการรับส่งนั้น ความถี่ที่ใช้ในการส่งจะมีความถี่ที่สูงกว่าความถี่ทางด้านรับ 10.7 MHz เท่ากับความถี่ IF ของภาครับพอดี้ ซึ่งมีทั้งหมด 20 CH

ภาคส่ง

เราส่งด้วยความถี่ 75.375 – 80.125 MHz ดังนั้นเราจะต้องสร้าง VCO ดังนั้นเราจะต้องสร้างความถี่ที่ครอบคลุมความถี่ดังกล่าว เราจะแยกออกเป็น 2 ส่วน คือ ส่วนที่เราจะนำไปขยายและส่งออกสู่อากาศ และ ส่วนที่เป็น LOOP ในการควบคุมความถี่ให้เที่ยงตรงและนิ่ง คือ ส่วนของ FREQUENCY SYNTHESIZER ที่ประกอบด้วย ภาคสร้างความถี่ 60 MHz, MIXER, PHASE LOCK LOOP (MC145151), LPF และ VCO



รูปที่ 5.2 BLOCK DIAGRAM ของภาคส่ง

สาเหตุที่เราต้องทำการ MIX ความถี่ให้ลดลงก่อนที่เราจะทำการเข้าสู่ MC 145151 เพราะว่า MC145151 นั้นสามารถรับความถี่ได้ประมาณ ไม่เกิน 20 MHz ที่ 25°C Vin 1 Vpp ac-coupled sine wave

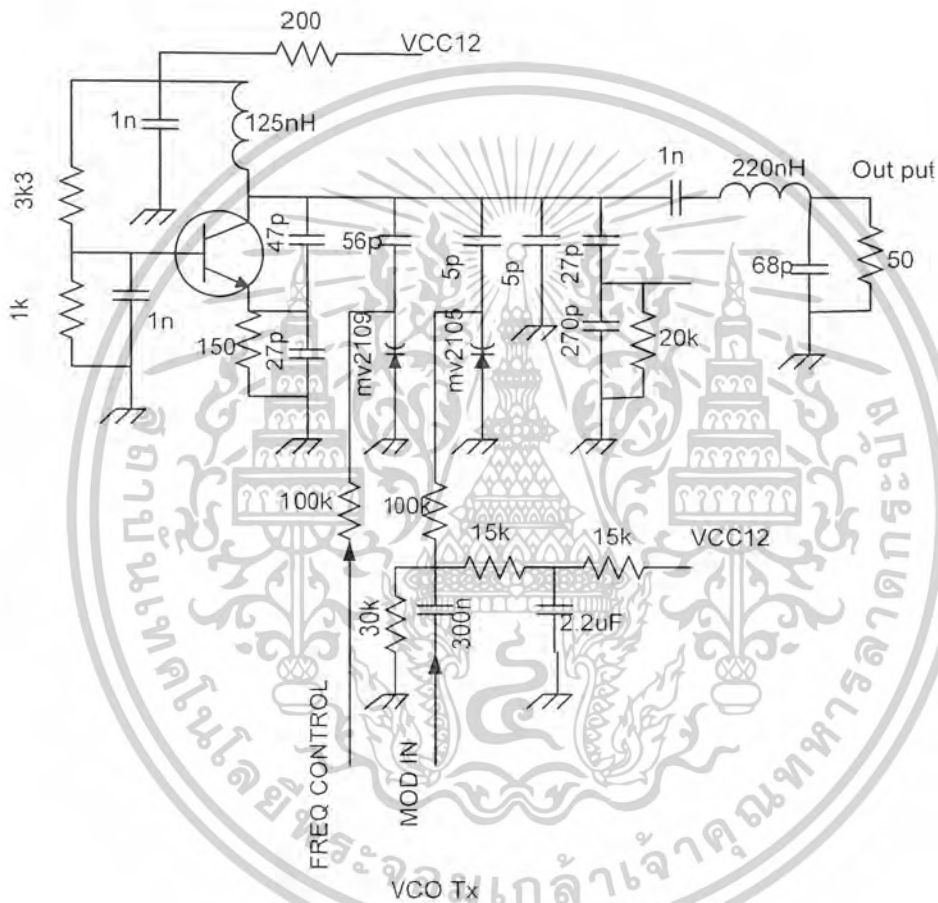
การเปรียบเทียบเฟส นั้นเราใช้ ความถี่ของ VCO 75.375 – 80.125 MHz ที่ถูกทำการ mix กับความถี่ 60 MHz และความถี่ ที่เราได้มาจาก OSC 3.2 MHz โดยที่เราใช้ หาร N เท่ากับ 12.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

KHz ของความถี่ที่เราได้มาจาก VCO และ OSC 3.2 MHz ทหาร A ที่เราได้ fix เอาไว้ มาเปรียบเทียบกัน

LPF เป็นส่วนที่ทำการ Integrate ความต่างของเฟสที่เราทำการเปรียบเทียบแล้ว ให้ออกมาในลักษณะของสัญญาณที่นิ่ง ๆ และไวพทที่เราจะต้องใช้ในการเปลี่ยนความถี่ ในแต่ละ CH ของการส่ง

วงจร VCO ภาคส่ง



รูปที่ 5.3 วงจร VCO ภาคส่ง

ภาคส่งจะเป็นตัวปรับความถี่ตามแรงดันที่เราใส่เข้าไป คือ FREQ CONTROL และ MOD IN โดยที่ FREQ CONTROL จะทำหน้าที่ควบคุมความถี่หลักของคลื่นพาหะที่ใช้ในการส่ง และ MOD IN เป็นตัวควบคุมของข้อมูลจะทำให้เกิดการเบี่ยงเบนความถี่ออกจากความถี่ที่เกิดจาก FREQ CONTROL คือการที่เราใส่ข้อมูลที่เราต้องการจะส่งนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการออกแบบทางด้านความถี่นั้น เราต้องทำการคิดว่าเราจะใช้ค่า L เท่าไหร่ที่เราสามารถพันมันขึ้นมาได้ ส่วนใหญ่ค่าที่เราใช้พันกันมีช่วงที่กว้างแต่เราต้องคำนึงถึงค่า C ที่เราใช้ในการต่อดั้วเช่นกัน ดังนั้นเราต้องคำนึงถึงค่าที่เราสามารถหามาได้ตามท้องตลาด จากวงจรเราใช้ค่า L เท่ากับ 125 nH โดยสมการของการพันคือ

$$L = (2.5 * D^2 * N^2) / (2.29 * I + 1.27 D)$$

L มีหน่วยเป็น nH

D เส้นผ่านศูนย์กลาง mm

I มีหน่วยเป็น mm

แทนค่า เราใช้ L เท่ากับ 125 nH เราใช้ขนาดลวด #22 มีขนาดลวดความหนา 0.6mm เส้นผ่านศูนย์กลางคอยล์ 6.0 mm

เราจะ ได้ค่าเท่ากับ N เท่ากับ 5 รอบ ทำให้เราค่า I เท่ากับ 0.6*5

คำนวณค่า L จะ ได้ค่าเท่ากับ 178.5nH แต่ว่าเราต้องการค่าเท่ากับ 125 ดังนั้นเราก็ควรยืดออกเพื่อเพิ่มระยะ I ออกมาอีกทำให้ค่า L ลดลง เป็นค่าเท่ากับ 5.851 mm ก็จะได้พอดี

ดังนั้นเราจะ ได้ค่า C ในช่วงดังต่อไปนี้คือ ค่า C น้อยที่สุดที่สามารถกำเนิดความถี่ได้ = 81.000MHz และค่า C มากที่สุดที่เกิดความถี่ที่ = 74.500MHz ดังนั้นเราจะ ได้ค่า C ในช่วงเท่ากับ

$$30.8858 - 36.515 \text{ PF}$$

ดังนั้น ค่า C ที่ฟิคหรือ C รวมของวงจรควรมีค่าเท่ากับค่า C ที่น้อยที่สุดคือค่า 30.8858PF ดังนั้นค่า C ที่ VARY นั่นคือค่าของความถี่ที่เราต้องเปลี่ยนแปลงเราจะใช้ค่านี้ในการออกแบบค่า C ที่เราทำอานต์อนุกรมกับ C VARY เราสามารถคำนวณได้จากผลรวมของค่า C ที่อนุกรมกันกันและสามารถทำให้เกิดความแตกต่างได้เท่ากับ

$$36.515 - 30.8858 = 7.01 \text{ PF}$$

ถ้า VARACTOR DIODE MV-2109 ของเราใช้ VOLTAGE ที่มาควบคุมอยู่ในช่วงคือ 0-12 V แล้วเราควรทำการเผื่อค่าของ volt เอาไว้ เราทำการ DESIGN ค่าของ VOLTAGE เอาไว้เท่ากับ 2-10

ดังนั้นค่า C ของ VARACTOR DIODE ที่ค่า REVERSE BIAS ที่ค่า 2-10 V มีค่าเท่ากับ

ดูจากรายที่ VCO 2 VOLTS เท่ากับ 41.72 PF

ดูจากรายที่ VCO 10 VOLTS เท่ากับ 24.20 PF

ถ้าเราหาค่า C ที่เอาไปอนุกรมแล้วได้ค่าความแตกต่างเท่ากับ 7.01 PF หาได้จก

$$(41.72 * C) / (41.72 + C) - (24.20 * C) / (24.20 + C) = 7.01$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าที่ได้ประมาณ C เท่ากับ 56PF ได้ค่าความแตกต่างเท่ากับ $7.056 *$ เราก็เลือกใช้ค่าเท่ากับ 56PF และ C รวมของชุดควบคุมความถี่ได้เท่ากับ 16.90-23.91 PF

ส่วนค่าของการ MODULATION เราทำการป้อนค่า DC ค่าที่นิ่งค่าหนึ่งก่อนการ MOD ที่ 6 VOLTS ลอยอยู่โดยการใช้ R DIVIDER ของแรงดันที่คร่อมอยู่ของ MV 2105 แล้วทำการ MOD ที่ Vpp 2 VOLTS โดยจะได้ค่า C เท่ากับ

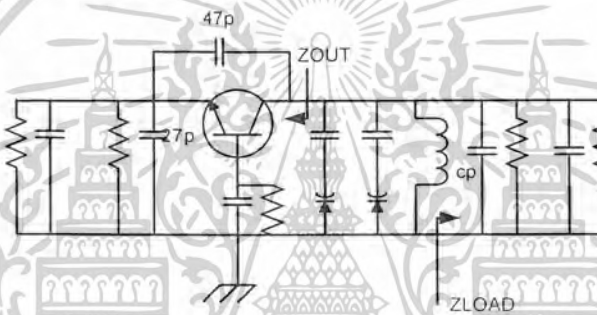
ดูจากรูปที่ VCO 5 VOLTS เท่ากับ 13.91 PF

ดูจากรูปที่ VCO 7 VOLTS เท่ากับ 12.41 PF

ใช้ค่า MOD DEVIATION เท่ากับ 75.00KHz

เราใช้ C ค่าเท่ากับ 5PF จะได้ค่า C ความต่างของการความถี่เท่ากับ 0.1136PF ที่ C ค่า ช่วงเท่ากับ 3.622PF

ค่า C รวมของวงจรเท่ากับ



รูปที่ 5.4 แสดงค่า C รวม

C ที่เรามองเข้า TR และรวมค่า 47.27 แล้ว มีค่าประมาณ 2-3.5 PF

C ที่เราทำการต่อเพื่อควบคุมความถี่ 16.90-23.91 PF

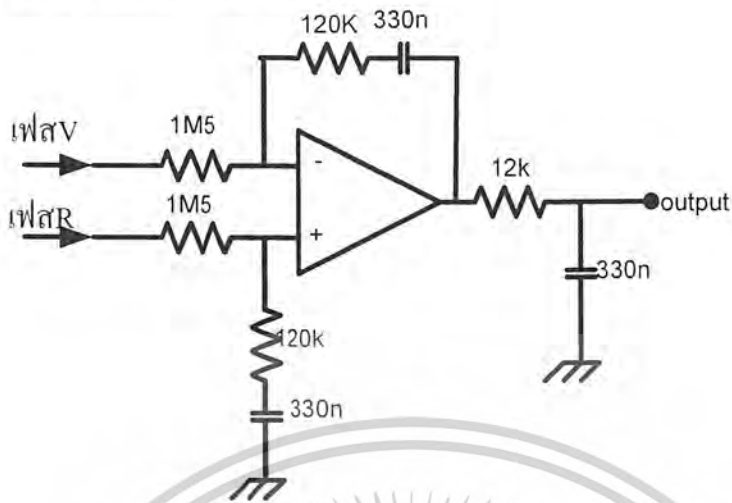
C ที่เราทำการ MOD ประมาณ 3.622PF

C ที่เรามองไปที่ MATCHING และ LOAD

ทั้งหมดรวมให้ได้ค่า C MIN เท่ากับ 30.886 PF และ C MAX เท่ากับ 36.515PF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของ LOW PASS FILTER ภาคส่ง



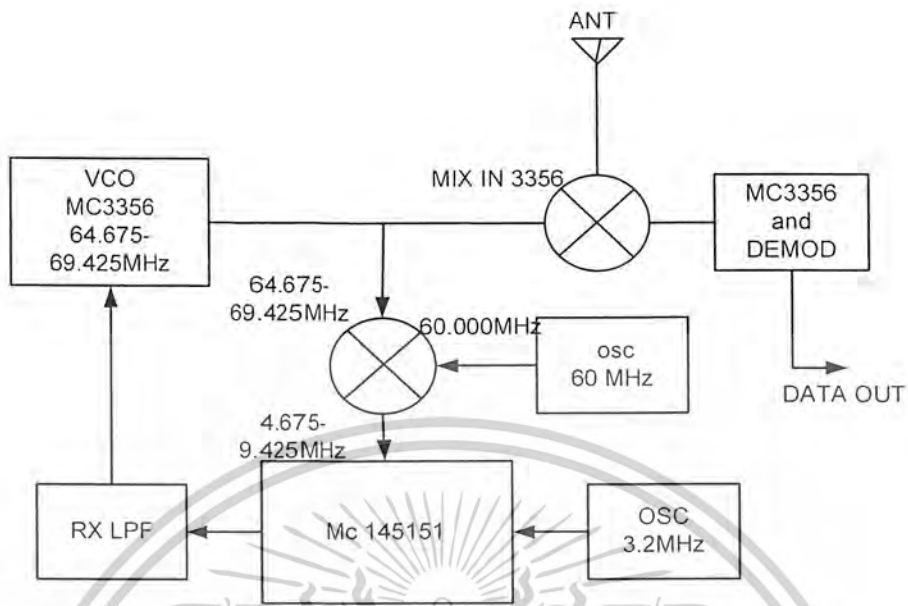
Lowpassภาคส่ง

รูปที่ 5.5 วงจร LOW PASS ภาคส่ง

ภาครับ

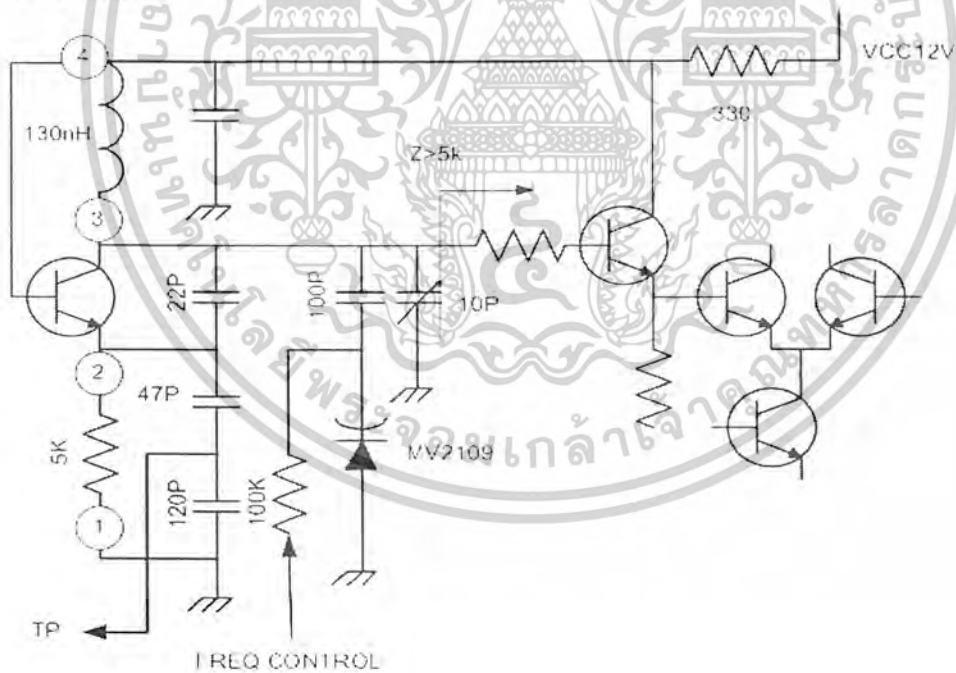
เราจะทำการรับสัญญาณโดยใช้ ความถี่ LO VCO ค่า 64.675 – 69.425 MHz ดังนั้นเราจะต้องสร้าง VCO ให้ครอบคลุมความถี่ดังกล่าว โดยมีค่าประมาณ 63.70-70.40MHz ซึ่งก็จะแยกออกไป 2 ส่วนเช่นกัน คือส่วนที่เข้าสู่ CONTROL LOOP และเข้าสู่ MC 3356 เพื่อทำการ MIX down ความถี่ลงมาให้ความถี่ IF เท่ากับ 10.7 MHz เพื่อเข้าสู่การ DETECT สัญญาณต่อไป ส่วนที่เข้าสู่ LOOP เพื่อทำให้ความถี่นิ่ง และตรงตามช่องสัญญาณที่ส่งออกมาแล้ว ประกอบด้วย ภาคสร้างความถี่ 60 MHz, MIXER, PHASE LOCK LOOP (MC145151), LPF และ VCO

การเปรียบเทียบเฟส นั้นเราใช้ความถี่ 64.675 – 69.425 MHz และ ของ X'TAL เช่นเดียวกันกับภาคส่ง ส่วนของ LPF นั้นก็ทำหน้าที่เช่นเดียวกัน



รูปที่ 5.6 แสดง BLOCK DIAGRAM ของภาครับ

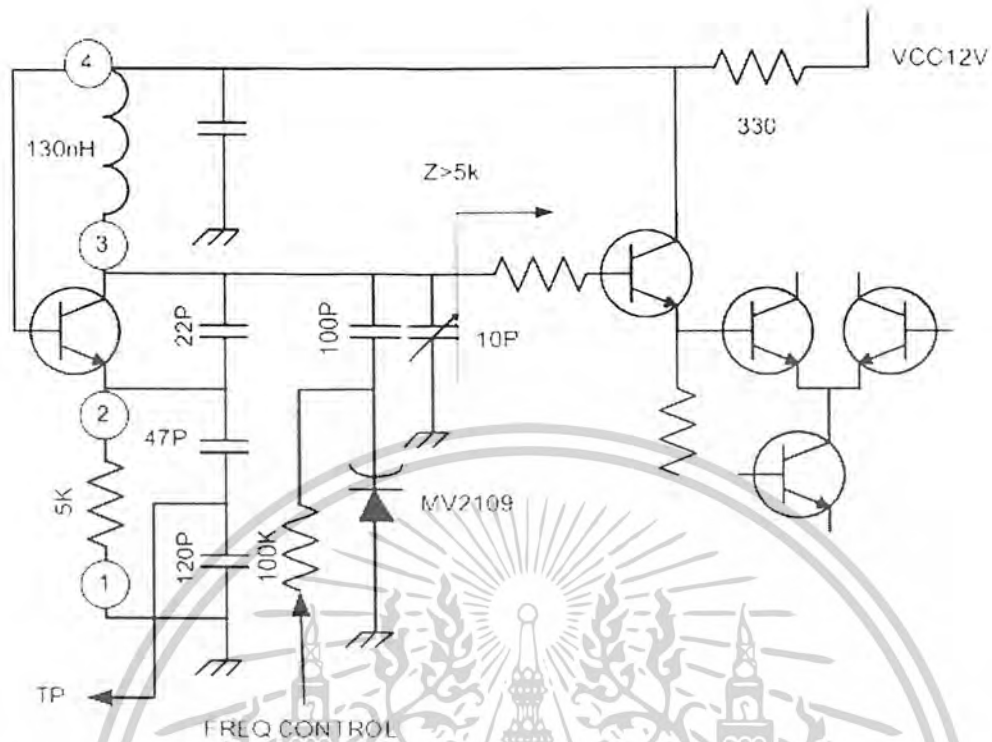
VCO ภาครับ



VCO DESIGN MC3356

รูปที่ 5.7 แสดงส่วน VCO ภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



VCO DESIGN MC3355

รูปที่ 5.8 แสดงส่วน VCO ภายใน

เราทำการออกแบบเหมือนกันกับ VCO กลาง เรากำหนดค่า L เท่ากับ 130nH ใช้ค่า D เท่ากับ 6.0mm ใช้ลวดเบอร์ 22#AWG ขนาดเส้นผ่านศูนย์กลาง 0.6mm พันจำนวน 5 รอบแล้ววัด ออกอีกประมาณ 5.8 mm เราก็จะได้ ค่า L ประมาณ 130 nH

การคำนวณค่า C ที่ความถี่เท่ากับ 63.70 MHz เราได้ค่า C เท่ากับ 48.019 PF

การคำนวณค่า C ที่ความถี่เท่ากับ 70.40 MHz เราได้ค่า C เท่ากับ 39.314 PF

เราจะได้ค่าความต่างของ C ที่เราต้อง VARY ค่าให้ได้ความต่างเท่ากับ 8.705 PF

จาก MV 2019 เราใช้ VOLTAGE ควบคุมตั้งแต่ค่าเท่ากับ 2-10 V เราจะได้ค่า C ที่ REVERSE เท่ากับ (ดูจากกราฟ) ที่ 2 V เท่ากับ 41.72 PF

ที่ 10 V เท่ากับ 24.20 PF

เราต้องทำการหาค่า C ที่นำมาอนุกรมแล้วได้ค่าใกล้เคียงกับ 8.705 PF ถ้าคำนวณเราจะได้ ค่าเท่ากับ ประมาณ 100PF

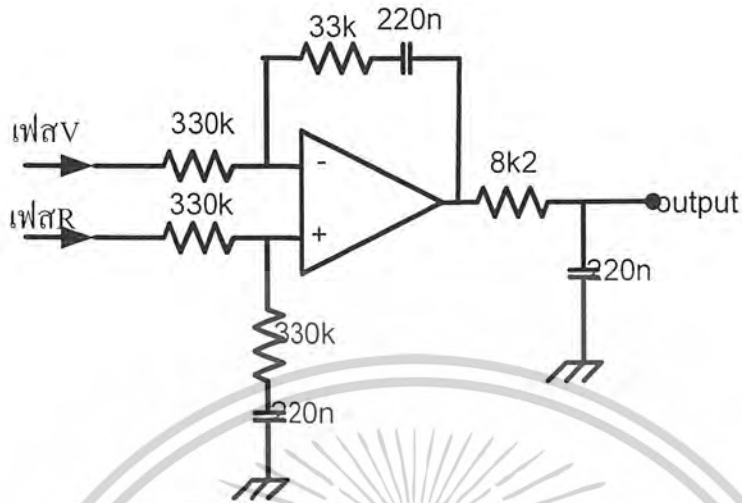
เราจะได้ค่า C เท่ากับ 19.49-29.44 PF

ข้อสังเกต C ภายในของวงจรเราไม่รวม C ที่เกิดจาก ชุดควบคุมความถี่มีค่าเท่ากับ

$$39.314-19.49 = 19.824PF$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของ LOW PASS FILTER ภาครีบ



Lowpassภาครีบ

รูปที่ 5.9 ส่วนของ LOW PASS FILTER ภาครีบ

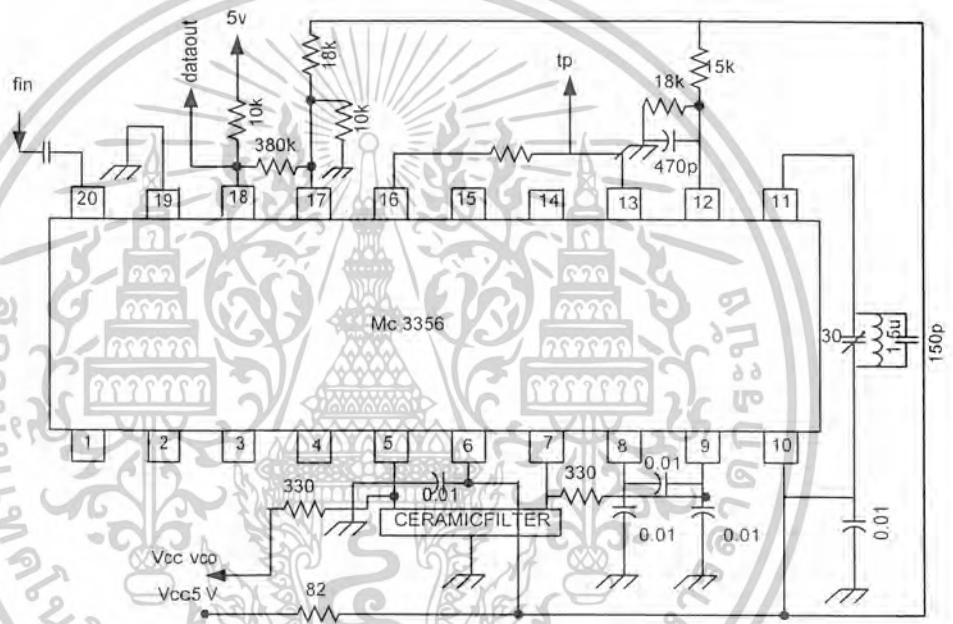
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของกร DETECT ภาครับ

เมื่อเราได้รับความถี่จาก VCO ออกมาแล้วเราส่วนหนึ่งเรานำมันไปทำการเปรียบเทียบเฟสเพื่อ การคอสโทรความถี่ให้ได้ความถี่ที่มีความเที่ยงตรงและนิ่งไม่สั่นหรือแกว่งโดย PHASE LOCK LOOP เมื่อเราได้รับความถี่มาแล้วก็ทำการนำไป MIX กับความถี่ที่ได้มาจากเสาอากาศเพื่อให้ได้ ความถี่ IF 10.7 MHz ออกมาโดยที่ทำการปรับ CH ของการส่งให้ตรงกัน

วงจรของภาครับ

จาก DATASHEET ดังรูปวงจร



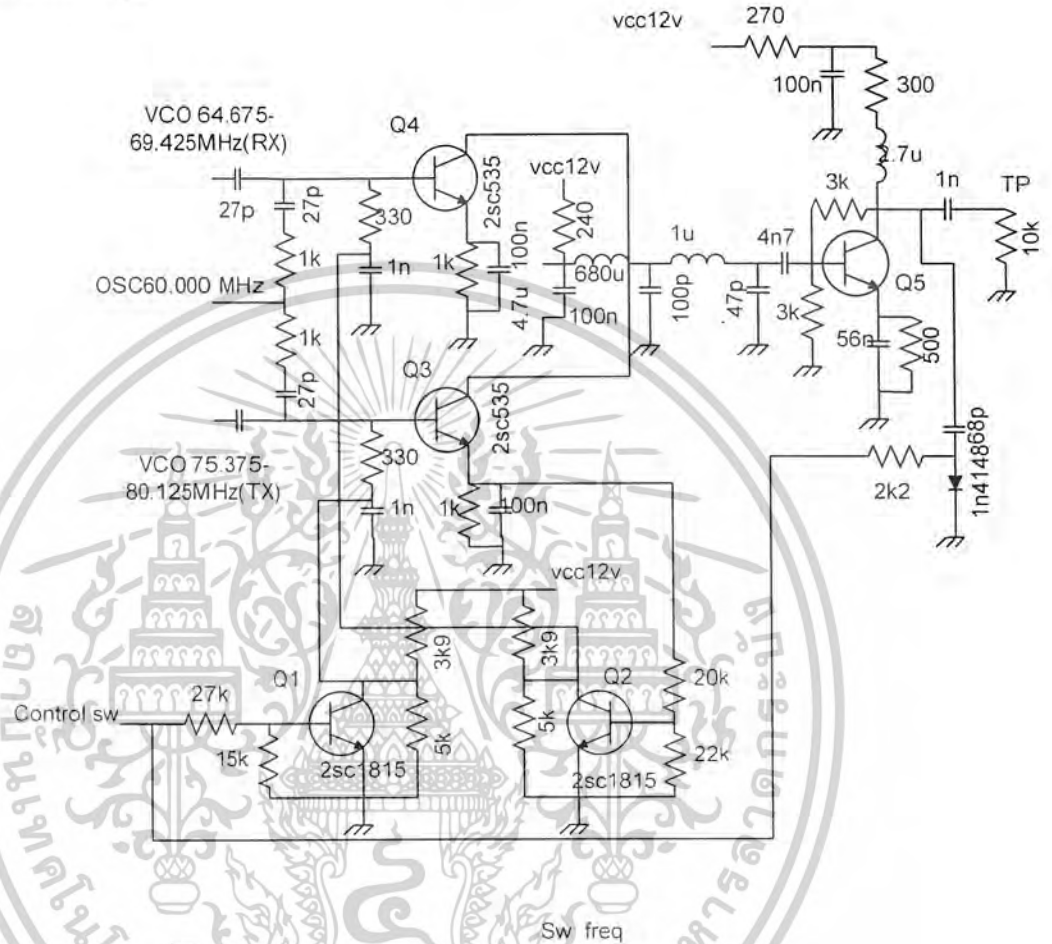
ภาครับของmc3356

รูปที่ 5.10 แสดงภาครับของ MC 3356

ทำการวัดผลของภาค limiter โดยการใช้ FUNCTION GEN. ที่ 10.7MHz MOD ที่ความถี่ 400 .1000 จ่ายเข้าที่ขา 5 โดยผ่าน C ขนาด 10n ก่อน ทำการวัดที่ขา 13 และต่อ R 5K สกราวด์ ปรับค่าแรงดันในการจ่ายให้มากที่สุดแล้วทำการปรับ C VARY 30PF ให้ได้ค่าที่ชัดเจนที่สุด ตาม ความถี่ที่เราทำการ MOD in เข้าไป แล้วปรับค่าแรงดันตั้งแต่ 99dbu - 25 dBu

ส่วนของภาค SWITCH

ที่ใช้ในการตัดต่อความถี่ระหว่างด้านส่งและด้านรับจะใช้คุณสมบัติของ TRANSISTOR มาทำการตัดต่อวงจร ดังรูป



รูปที่ 5.11 วงจร SW

การทำงานของ อาศัยหลักการของจุด BIAS ของ TRANSISTOR มาใช้ในการเลือกตัวที่จะให้ทำงาน ON OFF คือดังนี้

เมื่อเราป้อน 5V เข้าที่ขา CONTROL มันจะทำให้ Q1 เกิดการ ON ขึ้นทำให้เกิดการ DROP VOLTAGES ขึ้นที่ ขา COLECTOR ของทรานซิสเตอร์ทำให้ Q3 เกิดการ OFF ด้วยทำให้ Q2 เกิดการ OFF ทำให้ VOLTAGES ที่ขา COLLECTOR สูงพอที่จะทำให้ Q4 เกิดการ ON ขึ้นทำให้เกิดการขยายเกิดขึ้นที่ Q4 ทำให้เราได้ผลของการรวมของสัญญาณ RX กับ 60.000MHz เมื่อเราทำการขยายสัญญาณมันจะมีความไม่เป็นเชิงเส้นเกิดขึ้นทำให้เราได้ผลต่างออกมาด้วยแล้วเราก็ทำการกรองผลต่างออกมา ในทางกลับกันเมื่อเราทำการป้อน 0V เข้าที่ขา CONTROL มันจะทำให้ Q1 เกิดการ OFF เกิดขึ้นทำให้กระแสไม่สามารถมีการดึงเกิดขึ้นที่ 3K9 เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

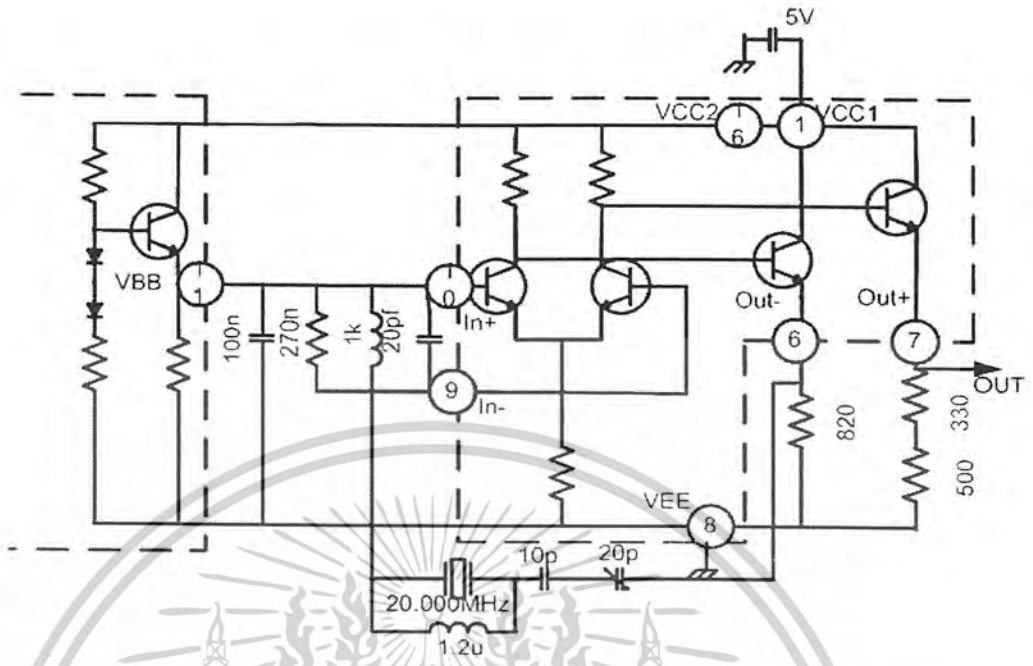
ผลทำให้มีค่าแรงดันมากพอที่จะทำให้ Q3 เกิดการ ON ขึ้นได้จะให้เราได้สัญญาณที่เป็นผลของ TX และ 60.000MHz ออกที่ LOW PASS เมื่อเรานำสัญญาณที่เราได้มาผ่านเราจะได้ผลต่างที่เป็น LOW FREQUENCY ออกมาเราก็จะนำมันไปทำการขยายอีกทีหนึ่งเพื่อทำให้ขนาดของสัญญาณมีขนาดที่ใหญ่มากขึ้นพอที่จะนำมันเข้า 145151 ได้ ส่วนของ 2K2 และ DIODE 4148 มันจะทำหน้าที่เมื่อป้อน 5 V จะได้สัญญาณของภาค RX ออกมาซึ่งมีความถี่น้อยกว่าของ TX ดังนั้นเมื่อทำการ ON จะทำให้ผลรวมของ C ที่ OUTPUT มีค่ามากขึ้นซึ่งมันสามารถช่วยลดความถี่สูงลงได้พอสมควร ก็คือเมื่อทำการ OFF In4148 จะมีค่าความจุมากกว่าตอนที่ In4148 ON เมื่อ In4148 ON ตัวมันจะมีค่าความต้านทานที่มีค่าต่ำมากทำให้ผลรวมของวงจรมีค่า C ที่สูง

OSC 60.000MHz

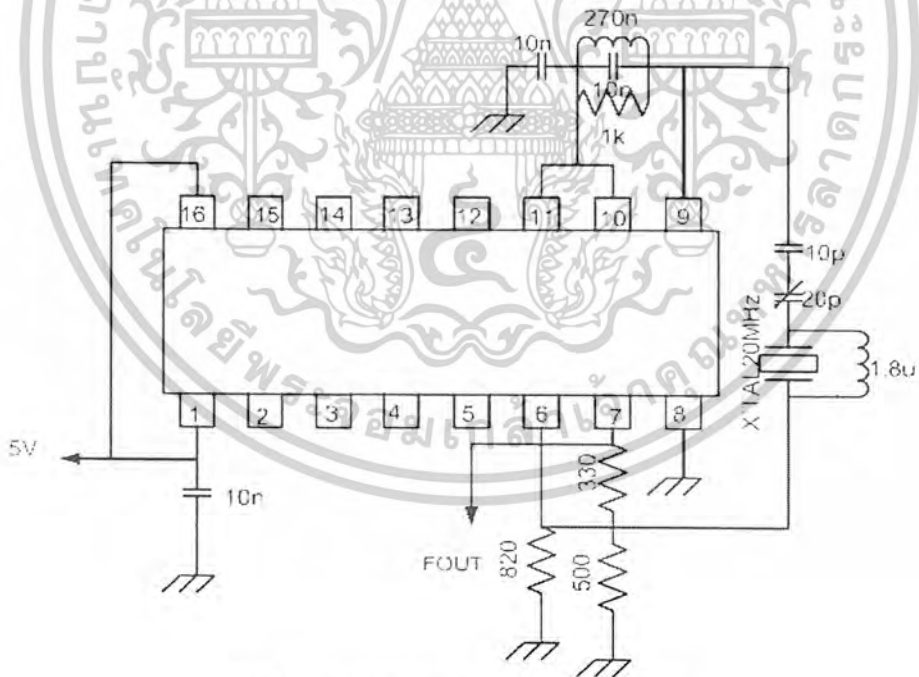
ออสซิลเลเตอร์

เราใช้ IC ประเภท ECL ในการทำการออกแบบความถี่ 60 MHz โดยการเลือกค่าของการ feedback ของความถี่ Harmonic ที่ 3 ของ X'TAL 20 MHz ออกมาแล้วทำการขยายในแบบ POSITIVE ของการซึ่งเป็นการทำงานของส่วนออสซิลเลเตอร์ที่สำคัญ เราจะนำสัญญาณที่ OUTPUT ลมมาทำการการ FEEDBACK โดยที่ทำการอนุกรมกับ X'TAL โดยใช้คุณสมบัติของมันคือ มันจะมีความถี่ที่ 2 เท่า 3 เท่า ที่มันสามารถสร้างขึ้นมาได้ดังนั้นเมื่อมีความถี่ 60 MHz ซึ่งเป็นความถี่ที่ 3 ของมันผ่านเข้าไปมันจะสามารถผ่านออกมาได้ดีเช่นกันเช่นเดียวกันกับ Fundamental ที่ 1 ดังนั้นเมื่อเราเลือกทำการกรองแต่ความถี่ 60 MHz ที่เราต้องการเข้าทำการขยายและทำการ Positive Feedback นั้นก็สามารถทำการออสซิลเลตได้

Bandpass ที่ทำการกรองความถี่ก่อนทำการขยายนั้นเราจะทำการกรองแบบ LOW Q กล่าวคือมีค่า BANDWIDTH ที่กว้างโดยการเพิ่มค่า R_{ik} เข้าไป



รูปที่ 5.12 แสดงถึงภายใน MC 10116



รูปที่ 5.13 แสดงวงจร OSC 60.000 MHz

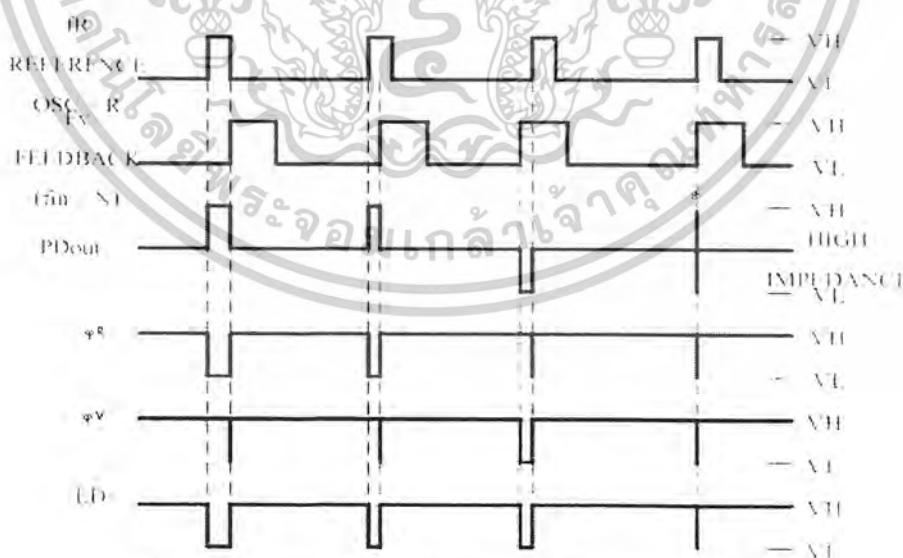
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเปรียบเทียบเฟส MC145151

เป็นวงจรที่ใช้เพื่อเปรียบเทียบเฟสของสัญญาณที่ได้รับจากวงจรวีซีโอ กับเฟสของความถี่อ้างอิงโดยวงจรสังเคราะห์ความถี่จะสามารถผลิตความถี่ได้ตรงตามความถี่ที่เราต้องการก็ต่อเมื่อเฟสของทั้งสองส่วนนี้เท่ากัน ในการทดลองนี้จะใช้ไอซีเบอร์ MC 145151 ซึ่งเป็นไอซีที่สามารถโปรแกรมได้ 14 บิต การออกแบบกำหนดให้ภายในไอซีมีความถี่อ้างอิง 12.5 กิโลเฮิร์ตซ์ เป็น f_{ref} ได้โดยการกำหนดค่า RA0,RA1 และ RA2 เป็น 1 0 1 ตามลำดับ ซึ่งจาก data sheet จะได้ว่าทำการหาร 256 ดังนั้นเมื่อเรานำไปหารค่าความถี่คริสตอลออสซิลเลเตอร์ 3.2MHz แล้ว ก็จะทำให้ได้ค่าความถี่อ้างอิงออกที่ขา 12.5 กิโลเฮิร์ตซ์ ตามที่กำหนด การที่จะโปรแกรมให้วงจรสามารถผลิตความถี่ที่ต้องการนั้นสามารถคำนวณได้จากสมการด้านล่าง เมื่อได้ค่า N แล้วก็ต้องทำการแปลงให้เป็นค่าเลขฐานสองก่อนที่จะป้อนเข้าสู่วงจร

$$f_{out} = NT * f_{ref} + f_{mix}$$

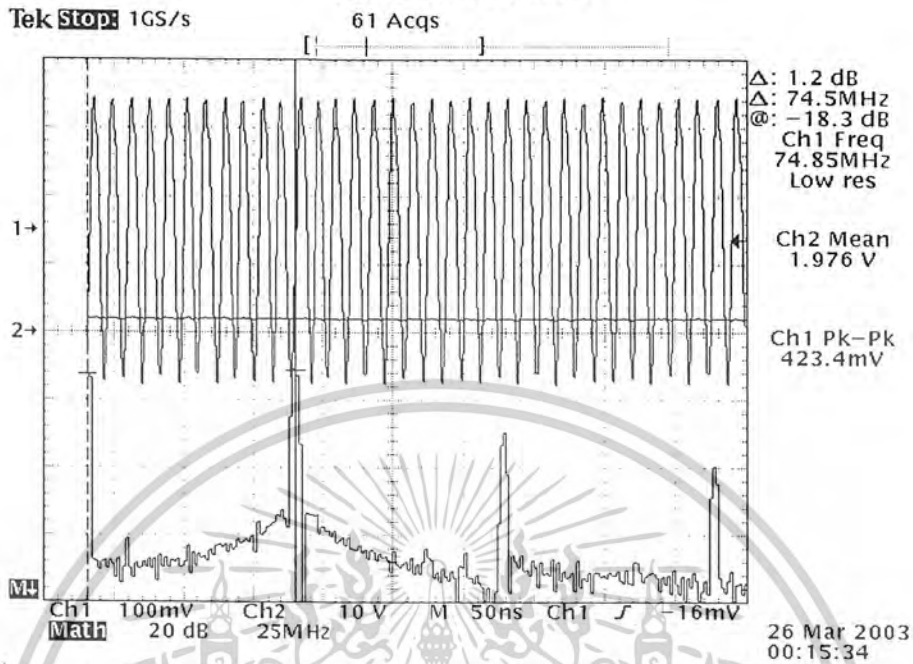
โดยที่ $f_{ref} = 125000 \text{ Hz}$ เมื่อ N คือค่าของ Channel 1-20 จะได้ ค่า $N = 374 - 754$ เพราะฉะนั้นเราจะได้ ค่าความถี่ตั้งแต่ 4.675-9.425 MHz ซึ่งเป็นความถี่ที่เราเอามาจากที่เรา เอาความถี่ที่เราต้องการมาทำการ ลดความถี่ลงมาโดยการ MIX DOWN ดังนั้นความถี่ที่แท้จริงที่เรานำไปใช้เท่ากับ $4.675-9.425 \text{ MHz} + 60 \text{ MHz}$ ส่วนของทางภาคส่งนั้น เราสามารถทำการ SET บิต TX RX ได้ เมื่อเราทำการรับเราต้องป้อนบิตการหารความถี่จะหารตามค่าที่ Set เอาไว้ แต่เมื่อหารที่เร หนึ่ง บิต0 การหารนั้นมันจะเป็นการบวกเพิ่มเข้าไปอีก 856 ซึ่งมีค่าเท่ากับ $856 * 12500 = 10.7 \text{ MHz}$ ซึ่งเป็นค่าความถี่ IF พอดี ดังนั้นเราสามารถทำการรับส่งได้โดยการ SET ค่าของขา Tx/Rx ได้โดยตรง



รูปที่ 5.14 แสดงการเปรียบเทียบความถี่อ้างอิง และความถี่อื่นๆ

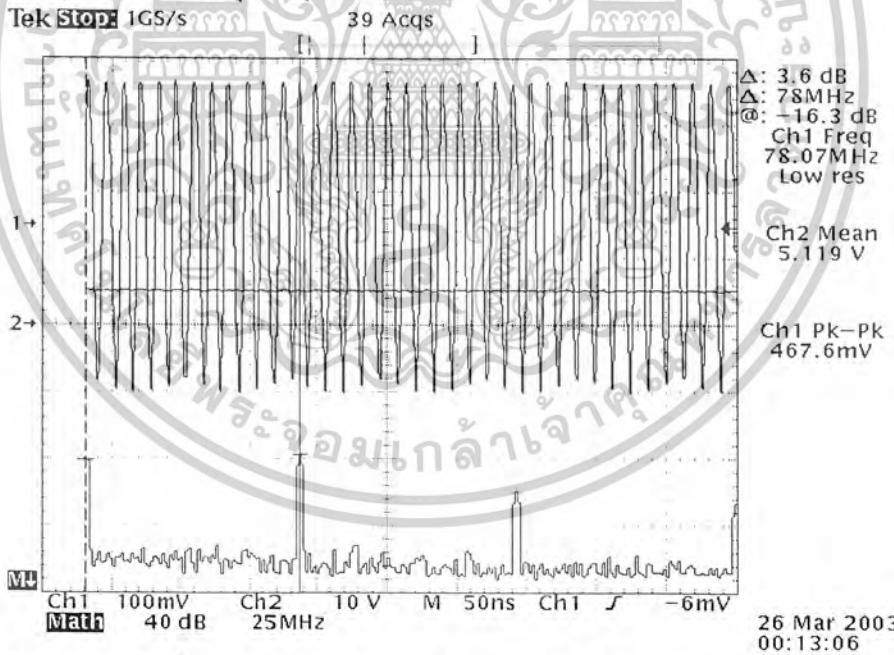
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6 ผลการทดลอง



รูปที่ 6.1 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 2 VOLTS

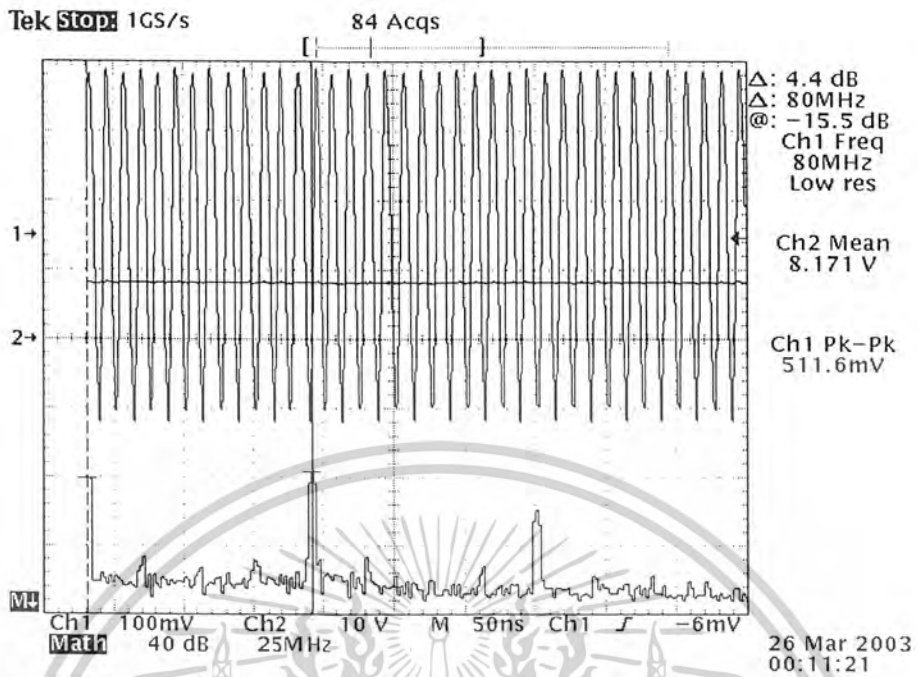
CH 2 วัดแรงดันที่ จุด Freq Control



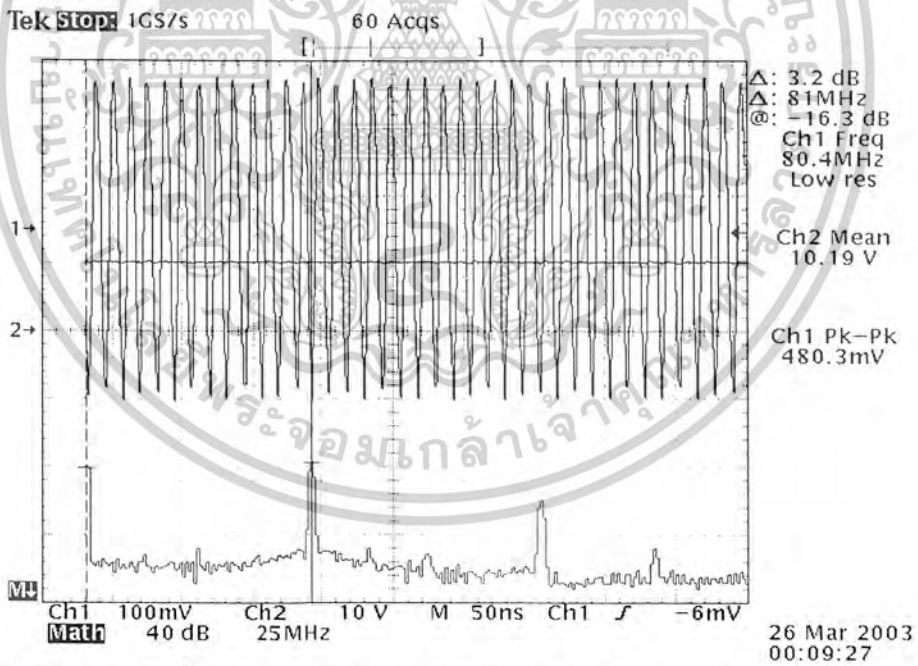
รูปที่ 6.2 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 5 VOLTS

CH 2 วัดแรงดันที่ จุด Freq Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 8 VOLTS
CH 2 วัดแรงดันที่ จุด Freq Control



รูปที่ 6.4 CH 1 วัดแรงดันที่จุด Output ของ VCOภาคส่ง ณ แรงดัน Freq Control 10 VOLTS
CH 2 วัดแรงดันที่ จุด Freq Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

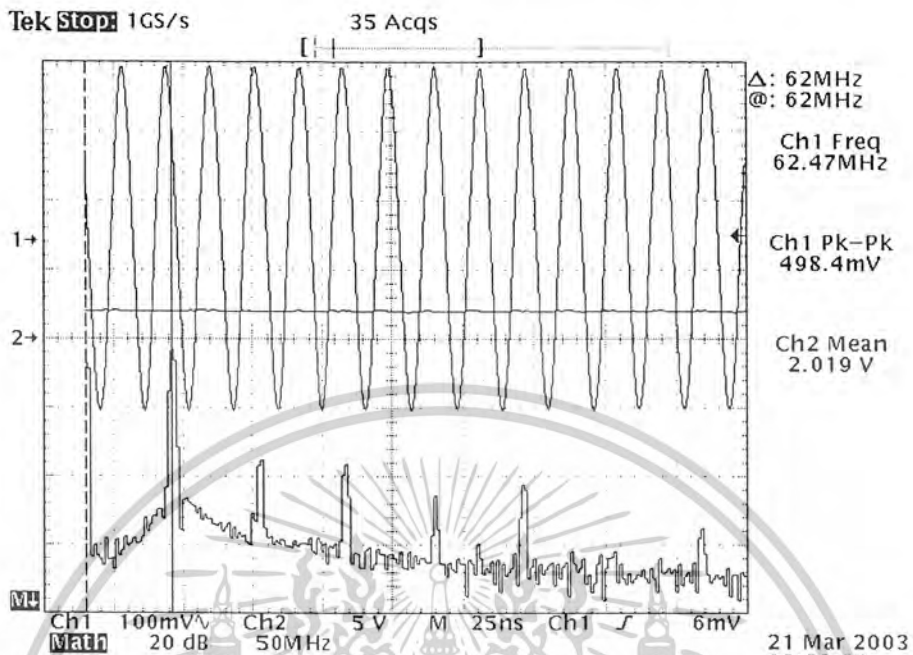
ตารางที่ 6.1 ผลการทดลองวัดขนาดของสัญญาณ Tx ที่จุดต่างๆ

VCO Tx (volts)	วัดที่จุด output vco Tx(MHz)	วัดที่จุด output vco Tx (Vpp)	ที่จุด TP MIXER(MHz)	ที่จุด TP MIXER (Vpp)
1	73.05	0.28	13.05	1
2	75.2	0.28	15.2	1
3	76.5	0.28	16.5	1.2
4	77.5	0.3	17.5	1.28
5	78.45	0.3	18.45	1.23
6	79	0.3	19	1.179
7	79.65	0.3	19.65	1
8	80.3	0.3	20.3	1
9	80.7	0.31	20.7	0.9
10	81.2	0.31	21.2	0.955
11	81.6	0.32	21.6	0.9



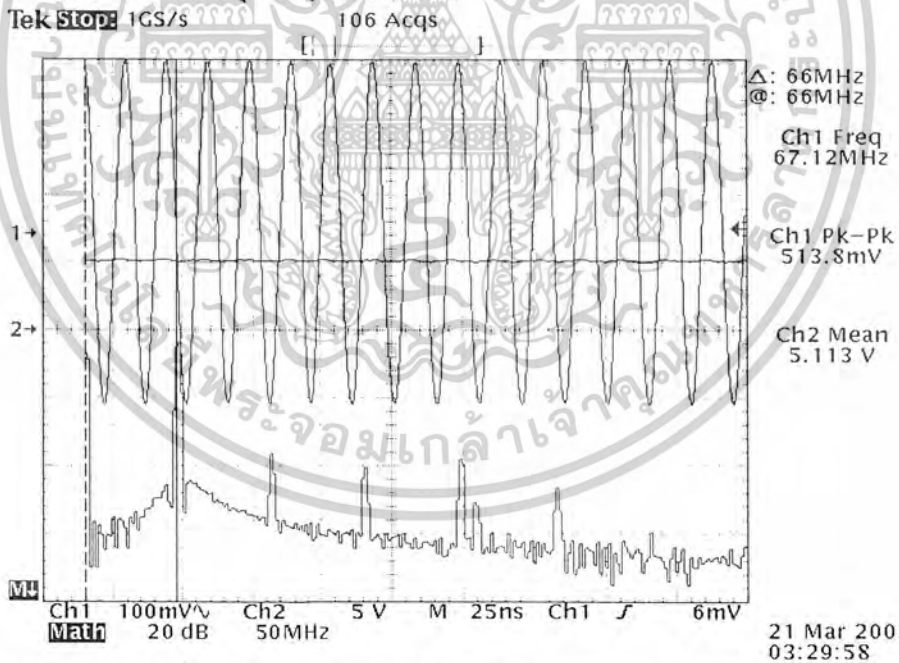
รูปที่ 6.5 กราฟแสดงความถี่ กับ Voltage control frequency ของภาส้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 CH 1 วัดแรงดันที่จุด Output ของ TP ภาครับ ณ แรงดัน Freq Control 2 VOLTS

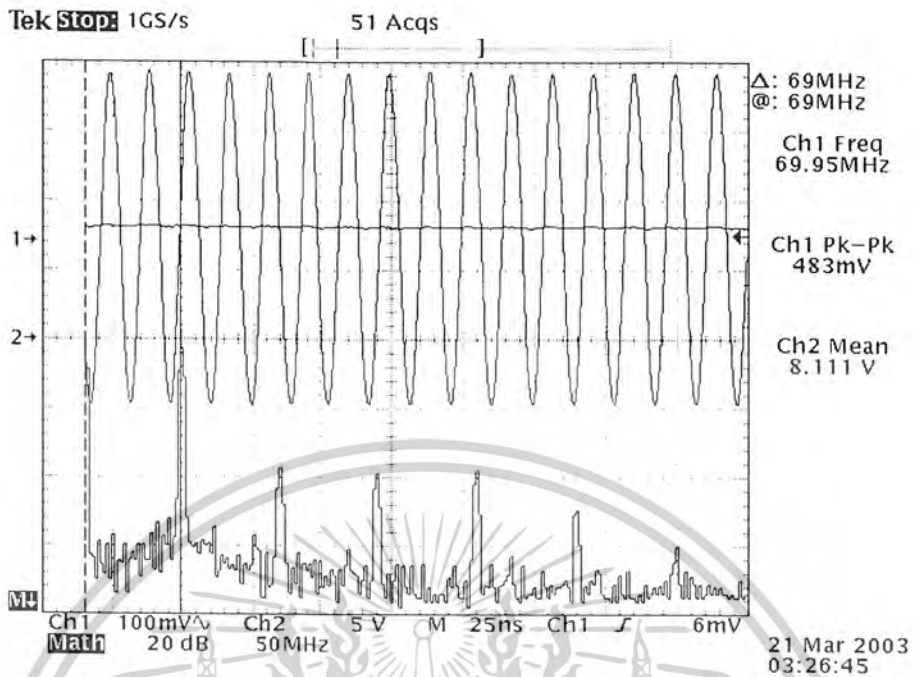
CH 2 วัดแรงดันที่ จุด Freq Control



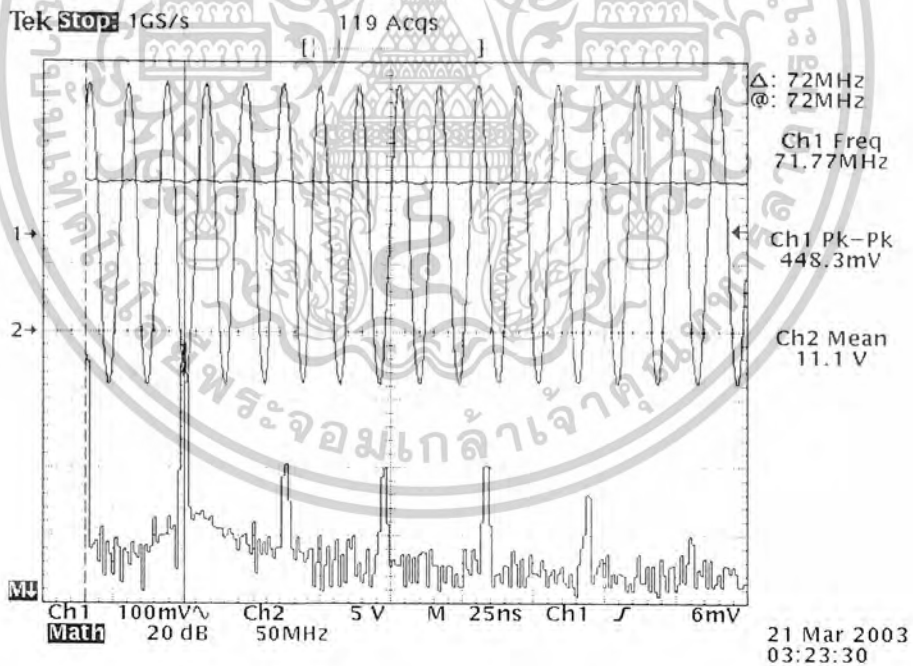
รูปที่ 6.7 CH 1 วัดแรงดันที่จุด TP ของ VCO ภาครับ ณ แรงดัน Freq Control 5 VOLTS

CH 2 วัดแรงดันที่ จุด Freq Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.8 CH 1 วัดแรงดันที่จุด TP ของ VCO ใกล้เคียง ณ แรงดัน Freq Control 8 VOLTS
 CH 2 วัดแรงดันที่ จุด Freq Control

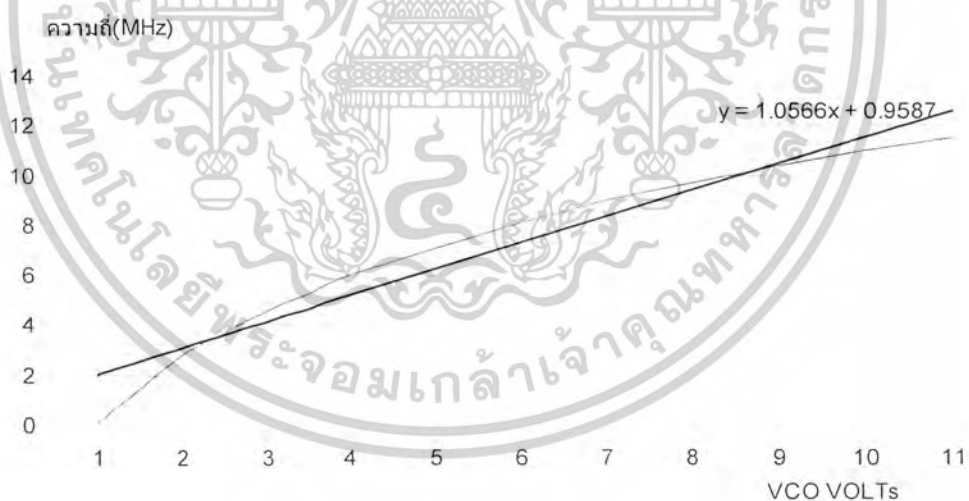


รูปที่ 6.9 CH 1 วัดแรงดันที่จุด TP ของ VCO ใกล้เคียง ณ แรงดัน Freq Control 10 VOLTS
 CH 2 วัดแรงดันที่ จุด Freq Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

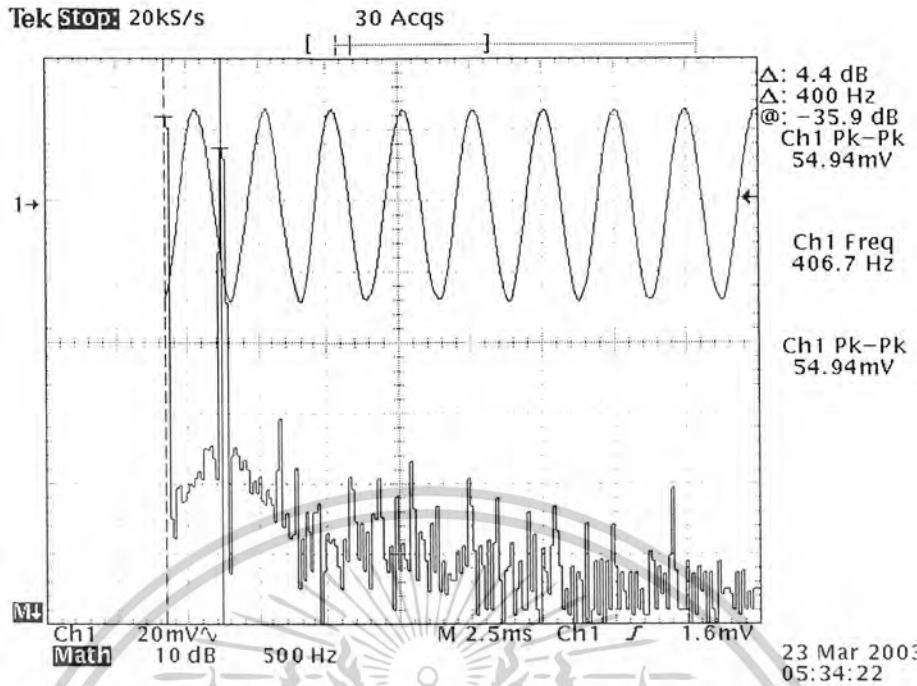
ตารางที่ 6.2 ผลการทดลองวัดขนาดของสัญญาณ Rx ที่จุดต่างๆ

VCO Rx (volts)	วัดที่จุด TP ของ ภาครับ (MHz)	วัดที่จุด TP ของ ภาครับ (Vpp)	วัดที่จุด TP ของ ภาค MIXER(MHz)	วัดที่จุด TP ของ ภาค MIXER (Vpp)
1	60.07	0.28	13.05	1
2	62.78	0.28	15.2	1
3	64.76	0.28	16.5	1.2
4	66.14	0.3	17.5	1.28
5	67.37	0.3	18.45	1.23
6	68.44	0.3	19	1.179
7	69.39	0.3	19.65	1
8	70.17	0.3	20.3	1
9	70.95	0.31	20.7	0.9
10	71.64	0.31	21.2	0.955
11	72.17	0.32	21.6	0.9

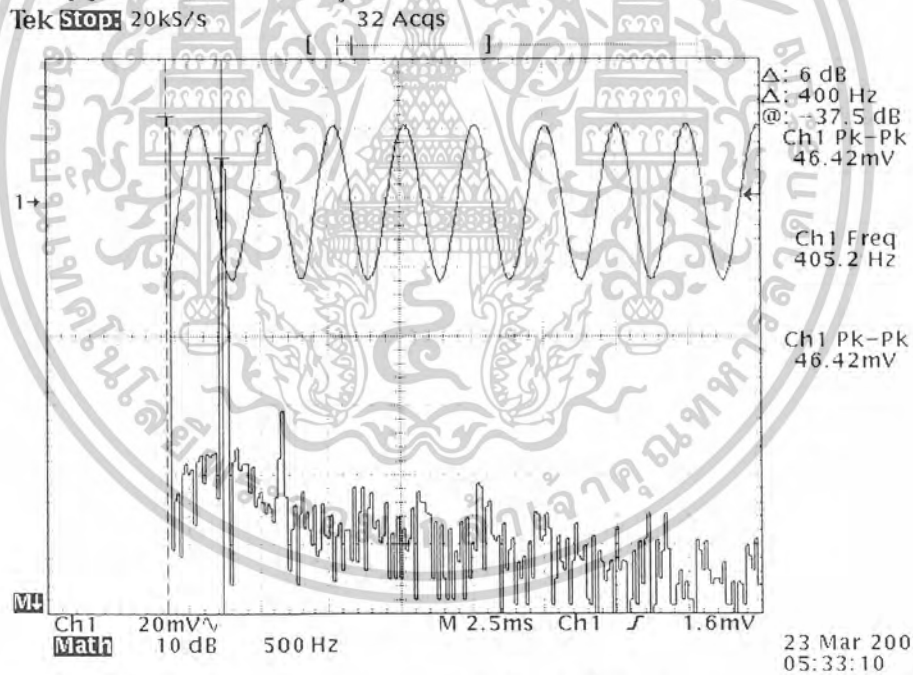


รูปที่ 6.10 กราฟแสดงความถี่ กับ Voltage control frequency ของภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

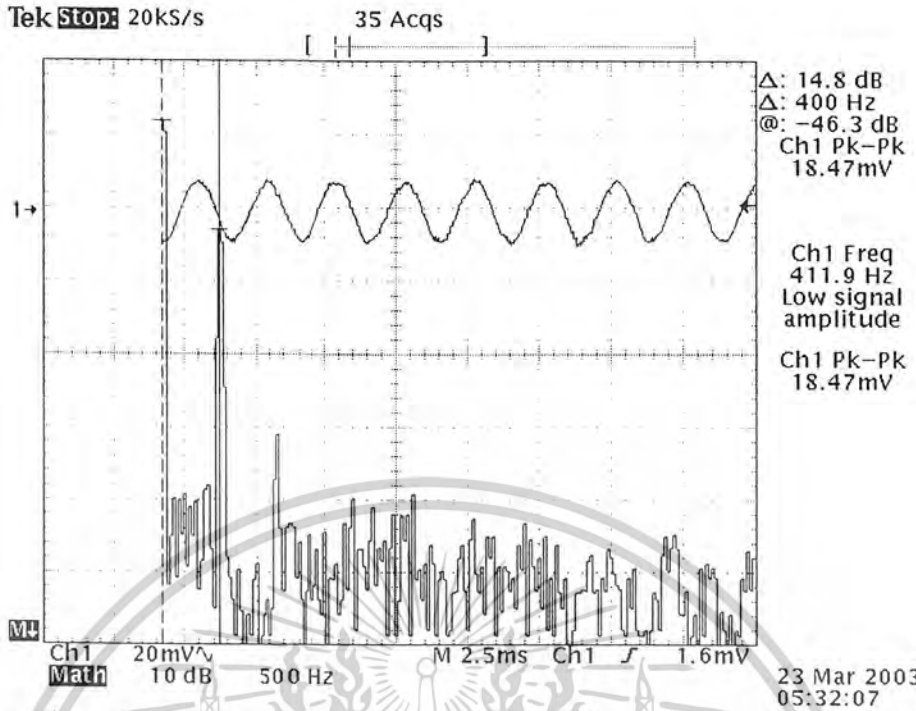


รูปที่ 6.11 ถ่ายสัญญาณจาก RF GEN. input 99dBu เข้าที่ข1 mixer output(5) ของ Mc3356 วัดสัญญาณที่ output ภาคคิมอดคูลเตเตอร์(13)

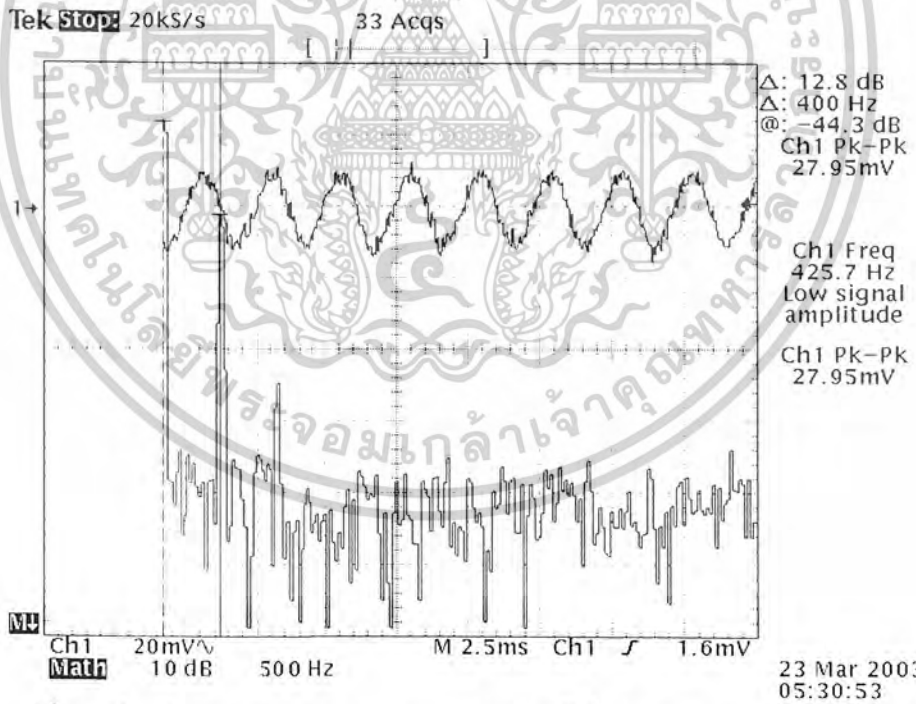


รูปที่ 6.12 ถ่ายสัญญาณจาก RF GEN. input 80dBu เข้าที่ข1 mixer output(5) ของ Mc3356 วัดสัญญาณที่ output ภาคคิมอดคูลเตเตอร์(13)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

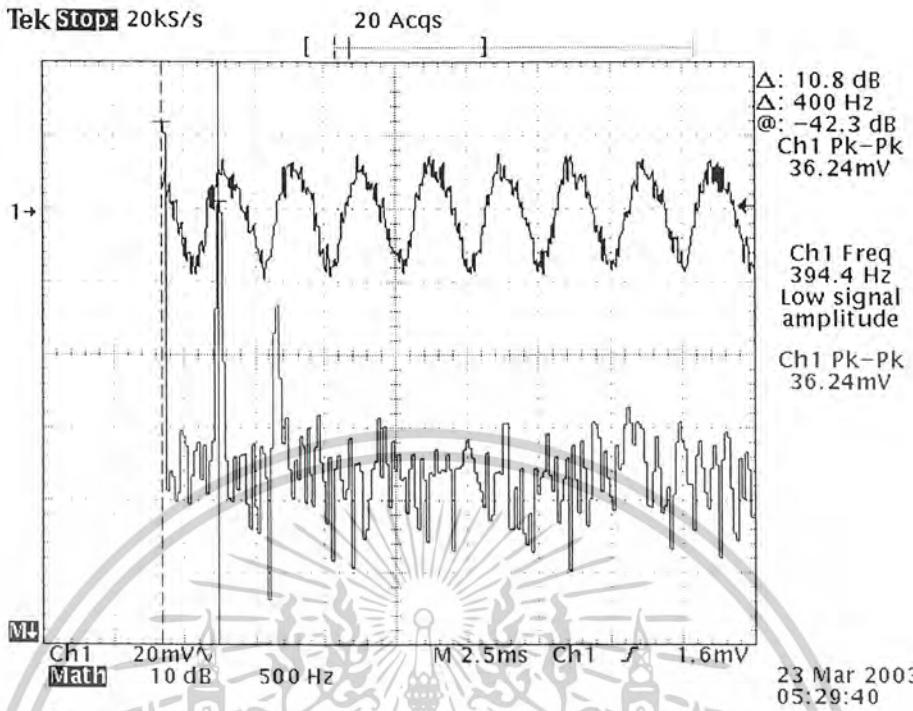


รูปที่ 6.13 จ่ายสัญญาณจาก RF GEN. input 60dBu เข้าที่ขา 1 mixer output(5) ของ Mc3356 วัดสัญญาณที่ output ภาคคิมอดคูเลเตอร์(13)

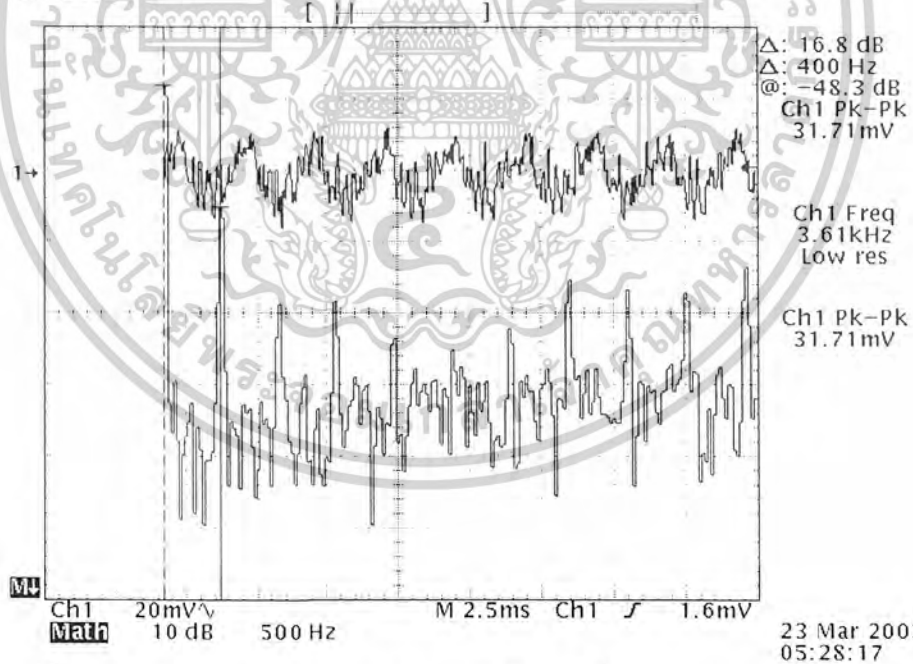


รูปที่ 6.14 จ่ายสัญญาณจาก RF GEN. input 40dBu เข้าที่ขา 1 mixer output(5) ของ Mc3356 วัดสัญญาณที่ output ภาคคิมอดคูเลเตอร์(13)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



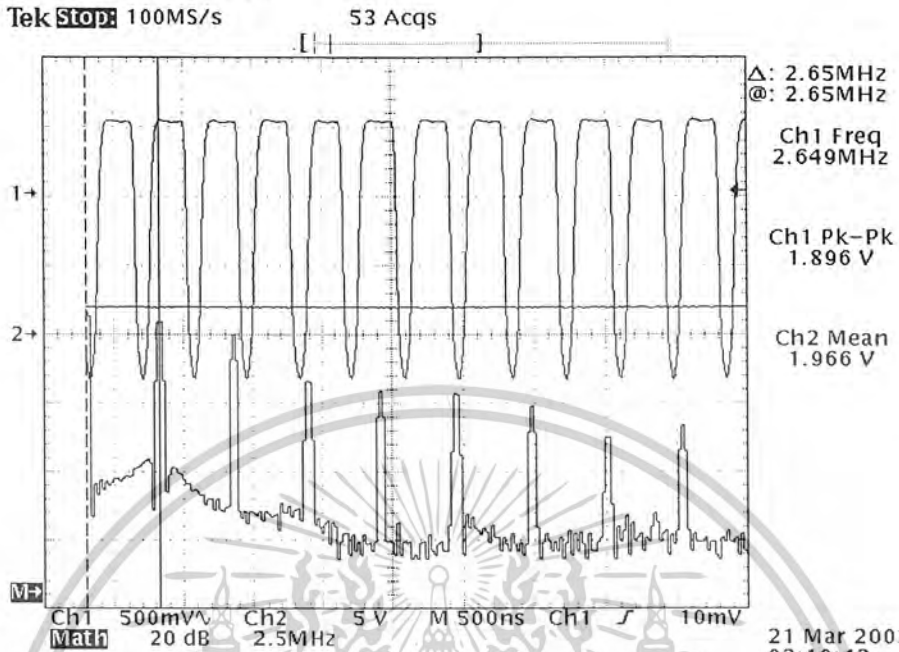
รูปที่ 6.15 ถ่ายสัญญาณจาก RF GEN. input 30dBu เข้าที่ขั้ว 1 mixer output(5) ของ Mc3356 วัดสัญญาณที่ output ภาคคีมอดคูเลเตอร์(13)



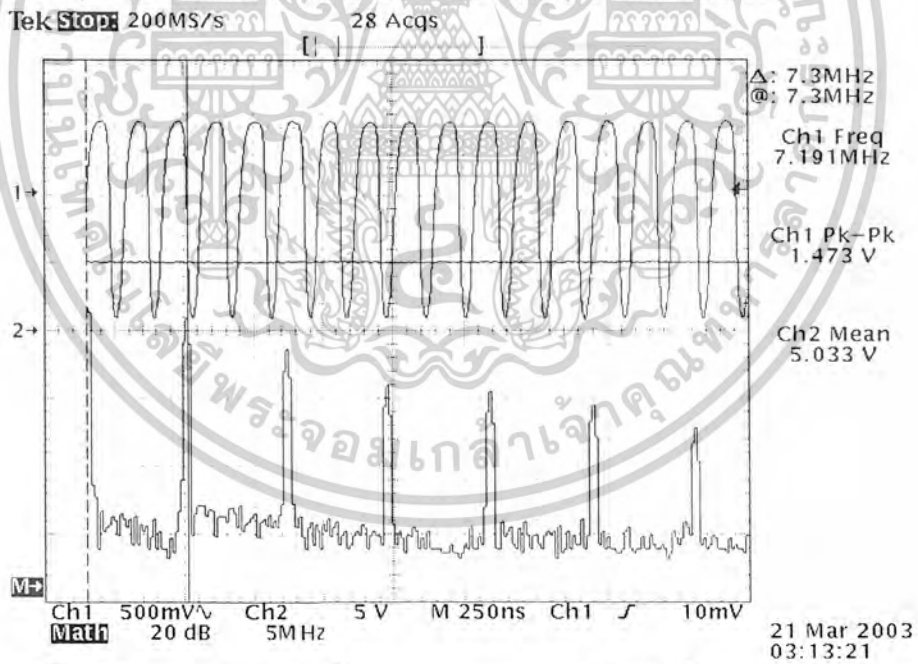
รูปที่ 6.16 ถ่ายสัญญาณจาก RF GEN. input 25dBu เข้าที่ขั้ว 1 mixer output(5) ของ Mc3356 วัดสัญญาณที่ output ภาคคีมอดคูเลเตอร์(13)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ป้อนสัญญาณCONTROL เป็น 5V

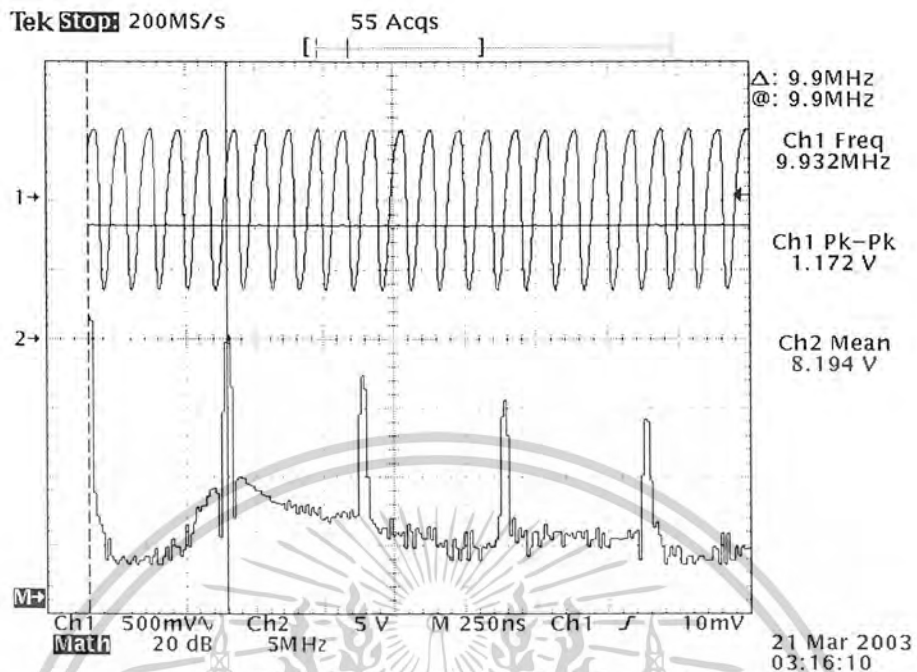


รูปที่ 6.17 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่ TP output mixer
CH2 ทำการวัดขนาดของ แรงดัน CONTROL VCO ภาถ RX 2V

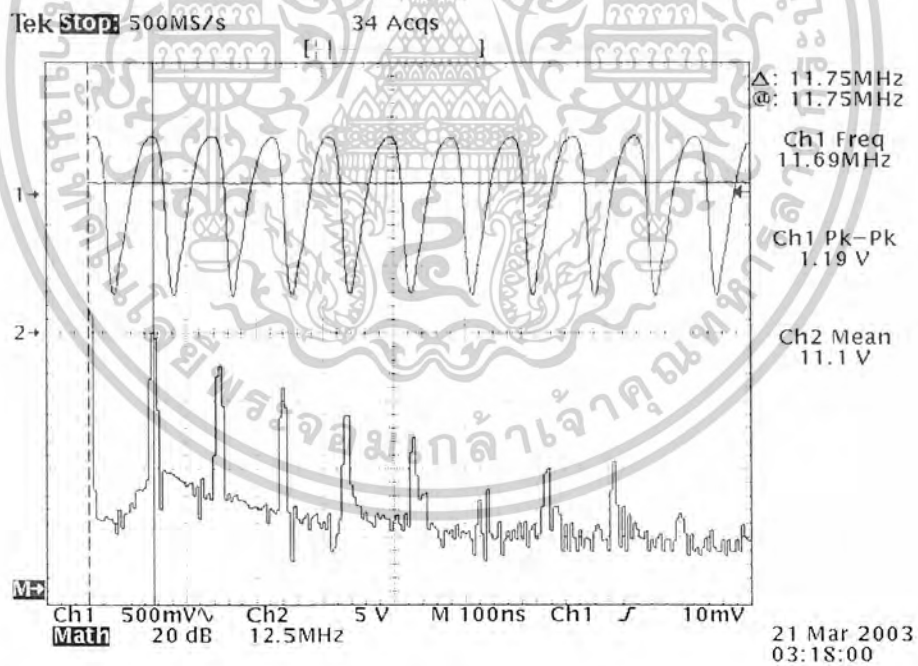


รูปที่ 6.18 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่ TP output mixer
CH2 ทำการวัดขนาดของ แรงดัน CONTROL VCO ภาถ RX 5V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

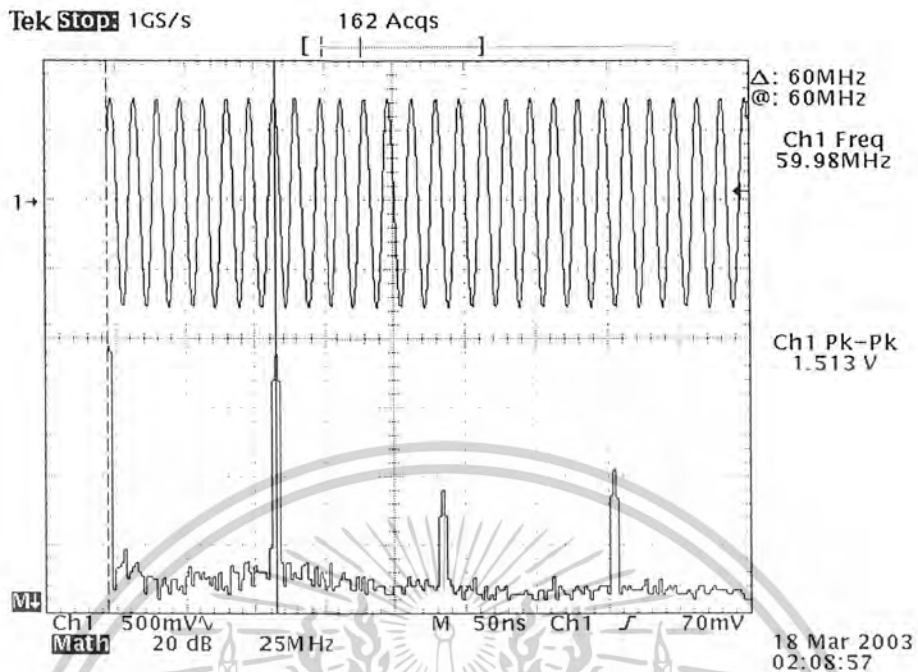


รูปที่ 6.19 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่ TP output mixer
CH2 ทำการวัดขนาดของ แรงดัน CONTROL VCO ภาค RX 8V



รูปที่ 6.20 ป้อนสัญญาณ VCO ที่ RX input mixer CH 1 ทำการวัดที่ TP output mixer
CH2 ทำการวัดขนาดของ แรงดัน CONTROL VCO ภาค RX 11V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.21 วัดสัญญาณที่จุด FOUT ของภาค VCO

ตารางที่ 6.3 แสดงค่าไบนารีกับความถี่ภาครับ และ ภาคส่ง และหลัง มิกเซอร์

ตัวเลขฐานสอง	แสดงความถี่ของภาครับกับเลขฐาน 2 (MHz)	วัดที่จุด Tp output mixer ความถี่ที่วัดได้ (MHz)	แสดงความถี่ของภาคส่งกับเลขฐาน 2 (MHz)	ความถี่เมื่อ control mixer=0 ใช้สัญญาณจากภาค TX (MHz) วัดที่จุด Tp output mixer
0101110110	64.675	4.67500	75.375	15.375
0110001010	64.925	4.92500	75.625	15.625
0110011110	65.175	5.17501	75.875	15.875
0110110010	65.425	5.42500	76.125	16.125
0111000110	65.675	5.67500	76.375	16.375
0111011010	65.925	5.92500	76.625	16.625
0111101110	66.175	6.17500	76.875	16.875
1000000010	66.425	6.42500	77.125	17.125
1000010110	66.675	6.67500	77.375	17.375
1000101010	66.925	6.92500	77.625	17.625
1000111110	67.175	7.17500	77.875	17.875
1001010010	67.425	7.42500	78.125	18.125
1001100110	67.675	7.67500	78.375	18.375
1001111010	67.925	7.92500	78.625	18.625
1010001110	68.175	8.17500	78.875	18.875

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1010100010	68.425	8.42500	79.125	19.125
1010110110	68.675	8.67501	79.375	19.375
1011001010	68.925	8.92500	79.625	19.625
1011011110	69.175	9.17500	79.875	19.875
1011110010	69.425	9.42501	80.125	20.125



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปและวิจารณ์

ในตอนแรกคาดการณ์ไว้ว่าจะทำ WIRELESS MODEM แต่เนื่องจากเกิดปัญหาในการทำงานเกิดขึ้นเมื่อ IC12017 และ MC145152 ที่คาดการณ์ว่าจะใช้โครงการเกิดของขาดตลาด เมืองไทยทำให้ไม่สามารถดำเนินการสร้าง WIRELESS MODEM ที่มีจำนวนช่องสัญญาณ 48 ช่องสัญญาณได้ตามที่คาดการณ์เอาไว้ในตอนแรก ดังนั้นได้จึงหันมาทำโครงการที่มีจำนวนช่องสัญญาณที่น้อยกว่า เปลี่ยนวงจรเปลี่ยนความถี่ที่ใช้ลดลงมาจากเดิมให้เหมาะสมกับโครงการ และเวลาที่เหลือ เราได้ทำการสร้าง 20 CH ที่ทำการส่งแบบ Half duplex ความกว้างของช่องสัญญาณ 250 KHz แต่เนื่องจากเวลาที่เหลือในการสร้างน้อยเกินไปจึงไม่สามารถสร้างภาครับที่มีคุณภาพที่ดีได้ เนื่องจากตารางอุปกรณ์ที่มีการกวาดน้อยเกินไป ทำให้มีสัญญาณรบกวนมาก ในภาครับไม่สามารถทำการรับได้ระยะทางที่ไกล ๆ

การวางอุปกรณ์เป็นสิ่งที่จะต้องคำนึงอย่างยิ่งสำหรับวงจรความถี่สูง ดังนั้นเราต้องคำนึงถึงให้มาก การวางอุปกรณ์เราต้องวางอุปกรณ์อย่างมีหลักการเช่นอุปกรณ์ที่มีฟังก์ชันกวาดเดียวกันควรวางอุปกรณ์ให้อยู่ใกล้กันและเอากวาดร่วมไว้ใกล้กันและควรจะมีขนาดที่ใหญ่ เพื่อที่จะให้วงจรแต่ละวงจรทำงานตามฟังก์ชันของมันควรจะเป็น

ตั้งอย่างที่เคยประสบมาเช่นการวัดกรวดคลื่นละที่มีผลอย่างมาก ได้สัญญาณที่แตกต่างกัน แม้แต่การวัดกรวดกับกรวดด้วยกันเองก็ตามยังมีขนาดสัญญาณที่ใหญ่ขึ้นแสดงถึงว่ามีสัญญาณความสามารถในการรบกวนกันของสัญญาณนั่นเอง

การวางตัว L ในวงจรที่มีตัว L หลายตัวเราต้องคำนึงถึงตำแหน่งและการวาง การวางเราควรที่จะวางไว้ให้ใกล้กันแต่หลีกเลี่ยงการตัดและหักล้างกันออกไป ก็คือเราควรวางให้ตั้งฉากซึ่งกันและกันและห่างกันมากที่สุดซึ่งถ้าไม่ทำเช่นนั้นแล้วมันจะเกิดผลทำให้เกิดความผิดพลาดของค่าอุปกรณ์ขึ้นได้และยังส่งผลกระทบต่ออุปกรณ์อื่น ๆ ด้วยสามารถทำให้เกิดการรบกวนกันของสัญญาณได้ง่ายเช่นเราไม่ควรมีตัว L ใกล้กับอุปกรณ์ที่มีความไวสูงๆ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2SC535

Silicon NPN Epitaxial Planar

HITACHI

ADE-208-1047 (Z)
1st. Edition
Mar. 2001

Application

VHF amplifier, mixer, local oscillator

Outline

TO-92 (2)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics ($T_a = 25^\circ\text{C}$)

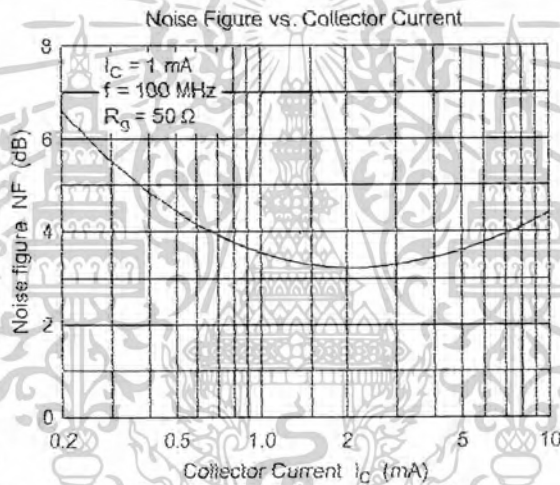
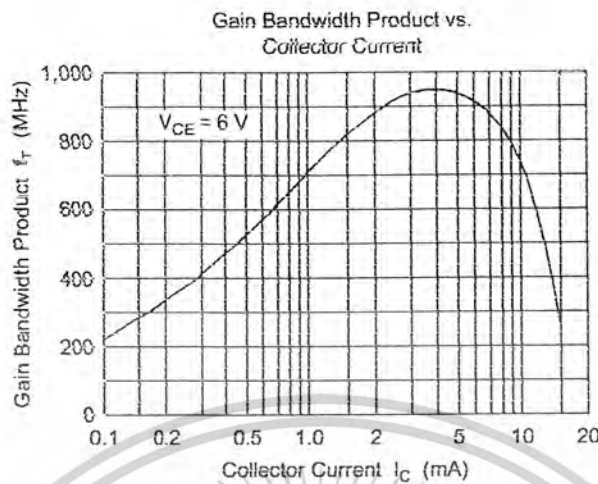
Item	Symbol	Min	Typ	Max	Unit	Test conditions
Collector to base breakdown voltage	$V_{(BR)CBO}$	30	—	—	V	$I_C = 10 \mu\text{A}, I_E = 0$
Collector to emitter breakdown voltage	$V_{(BR)CEO}$	20	—	—	V	$I_C = 1 \text{ mA}, R_{BE} = \infty$
Emitter to base breakdown voltage	$V_{(BR)EBO}$	4	—	—	V	$I_E = 10 \mu\text{A}, I_C = 0$
Collector cutoff current	I_{CBO}	—	—	0.5	μA	$V_{CB} = 10 \text{ V}, I_E = 0$
DC current transfer ratio	h_{FE}^{*1}	60	—	200	—	$V_{CE} = 6 \text{ V}, I_C = 1 \text{ mA}$
Base to emitter voltage	V_{BE}	—	0.72	—	V	$V_{CE} = 6 \text{ V}, I_C = 1 \text{ mA}$
Collector to emitter saturation voltage	$V_{CE(sat)}$	—	0.17	—	V	$I_E = 20 \text{ mA}, I_B = 4 \text{ mA}$
Gain bandwidth product	f_T	450	940	—	MHz	$V_{CE} = 6 \text{ V}, I_C = 5 \text{ mA}$
Collector output capacitance	C_{ob}	—	0.9	1.2	pF	$V_{CB} = 10 \text{ V}, I_E = 0, f = 1 \text{ MHz}$
Power gain	PG	17	20	—	dB	$V_{CE} = 6 \text{ V}, I_C = 1 \text{ mA}, f = 100 \text{ MHz}$
Noise figure	NF	—	3.5	5.5	dB	$V_{CE} = 6 \text{ V}, I_C = 1 \text{ mA}, f = 100 \text{ MHz}, R_s = 50 \Omega$
Input admittance (typ)	y_{ie}	1.3 + j5.3	—	—	mS	$V_{CE} = 6 \text{ V}, I_C = 1 \text{ mA}, f = 100 \text{ MHz}$
Reverse transfer admittance (typ)	y_{re}	-0.078 - j0.41	—	—	mS	
Forward transfer admittance (typ)	y_{fe}	32 - j10	—	—	mS	
Output admittance (typ)	y_{oe}	0.06 + j0.82	—	—	mS	

Note: 1. The 2SC535 is grouped by h_{FE} as follows.

B	C
60 to 120	100 to 200

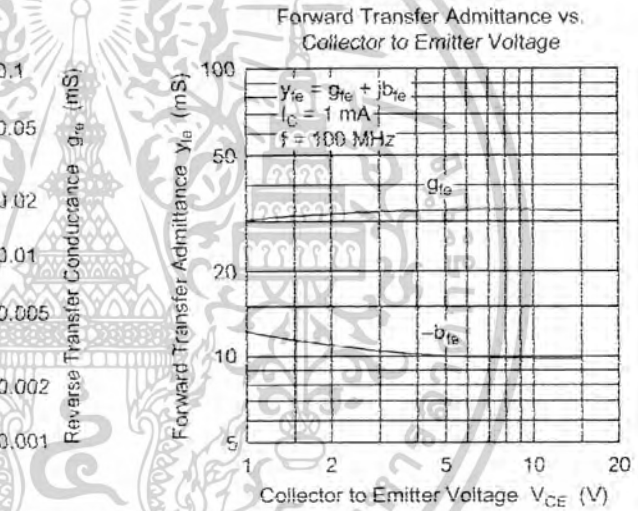
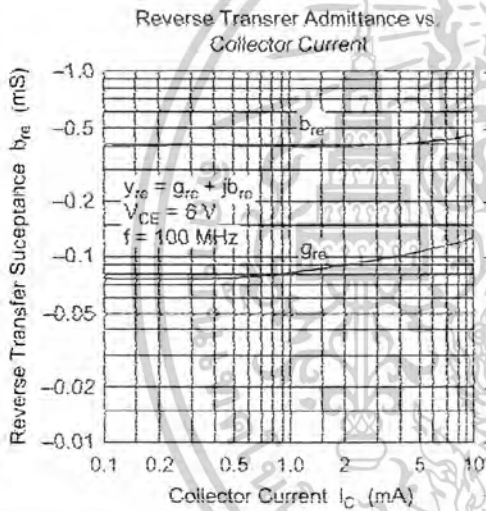
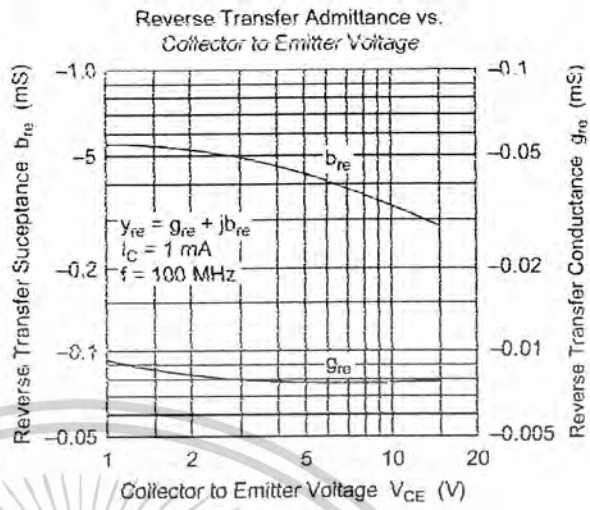
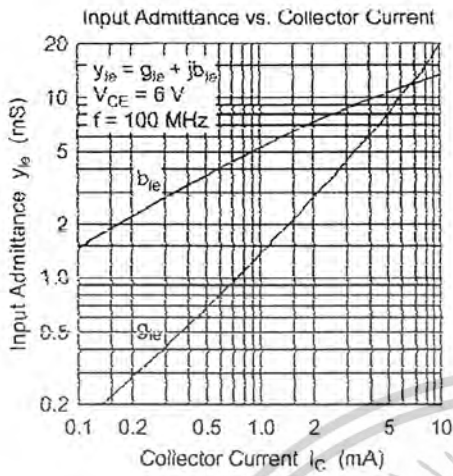
HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



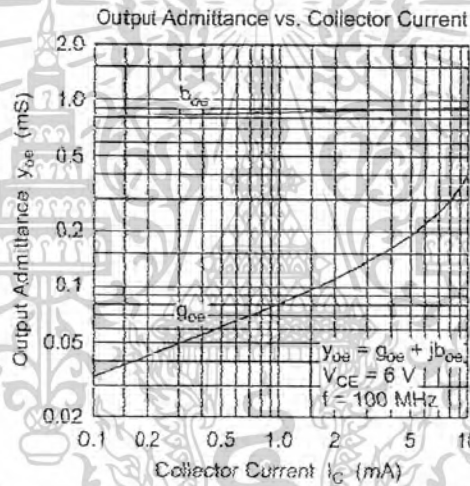
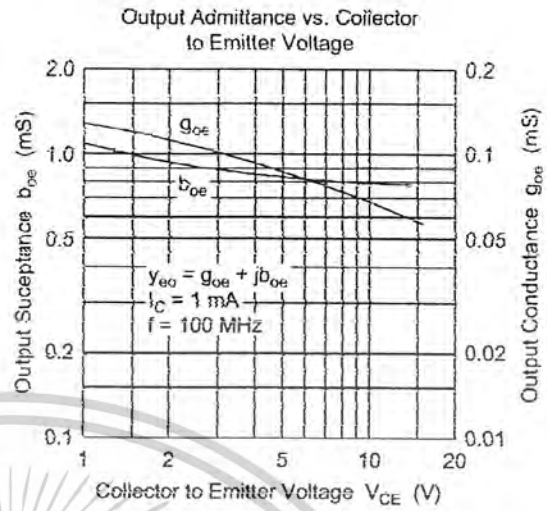
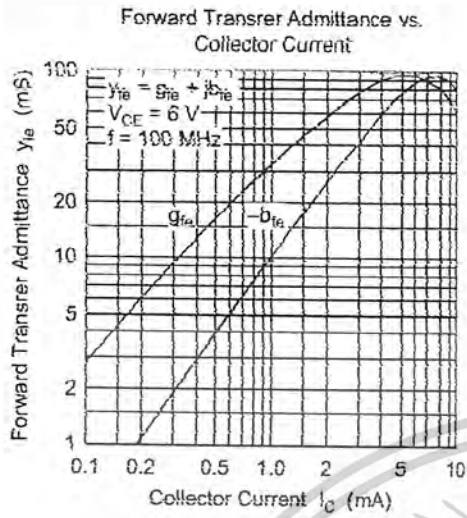
HITACHI

6
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



HITACHI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



HITACHI

MC3356

Wideband FSK Receiver

The MC3356 includes Oscillator, Mixer, Limiting IF Amplifier, Quadrature Detector, Audio Buffer, Squelch, Meter Drive, Squelch Status output, and Data Shaper comparator. The MC3356 is designed for use in digital data communications equipment.

- Data Rates up to 500 kilobaud
- Excellent Sensitivity: -3 dB Limiting Sensitivity
 $30 \mu\text{Vrms}$ @ 100 MHz
- Highly Versatile, Full Function Device, yet Few External Parts are Required
- Down Converter Can be Used Independently — Similar to NE602

WIDEBAND FSK RECEIVER

SEMICONDUCTOR
TECHNICAL DATA

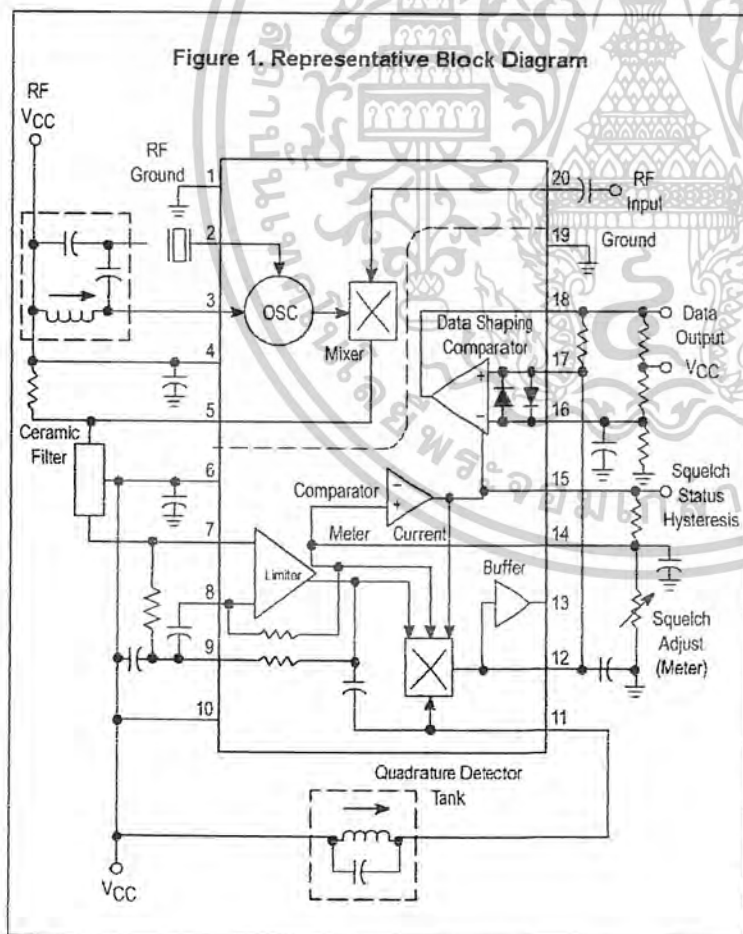


P SUFFIX
PLASTIC PACKAGE
CASE 738

DW SUFFIX
PLASTIC PACKAGE
CASE 751D
(SO-20L)



Figure 1. Representative Block Diagram



PIN CONNECTIONS

RF Ground	1	20	RF Input
OSC Emitter	2	19	Ground
OSC Collector	3	18	Data Output
RF VCC	4	17	+ Comparator
Mixer Output	5	16	- Comparator
IF VCC	6	15	Squelch Status
Limiter Input	7	14	Squelch Control
Limiter Bias	8	13	Buffered Output
Limiter Bias	9	12	Demodulator Filter
Quad Bias	10	11	Quad Input
			Squelch Adjust (Meter)
			Squelch Hysteresis
			VCC
			Data Output
			Ground
			RF Input

ORDERING INFORMATION

Device	Operating Temperature Range	Package
MC3356DW	$T_A = -40$ to $+85^\circ\text{C}$	SO-20L
MC3356P		Plastic DIP

MC3356

MAXIMUM RATINGS

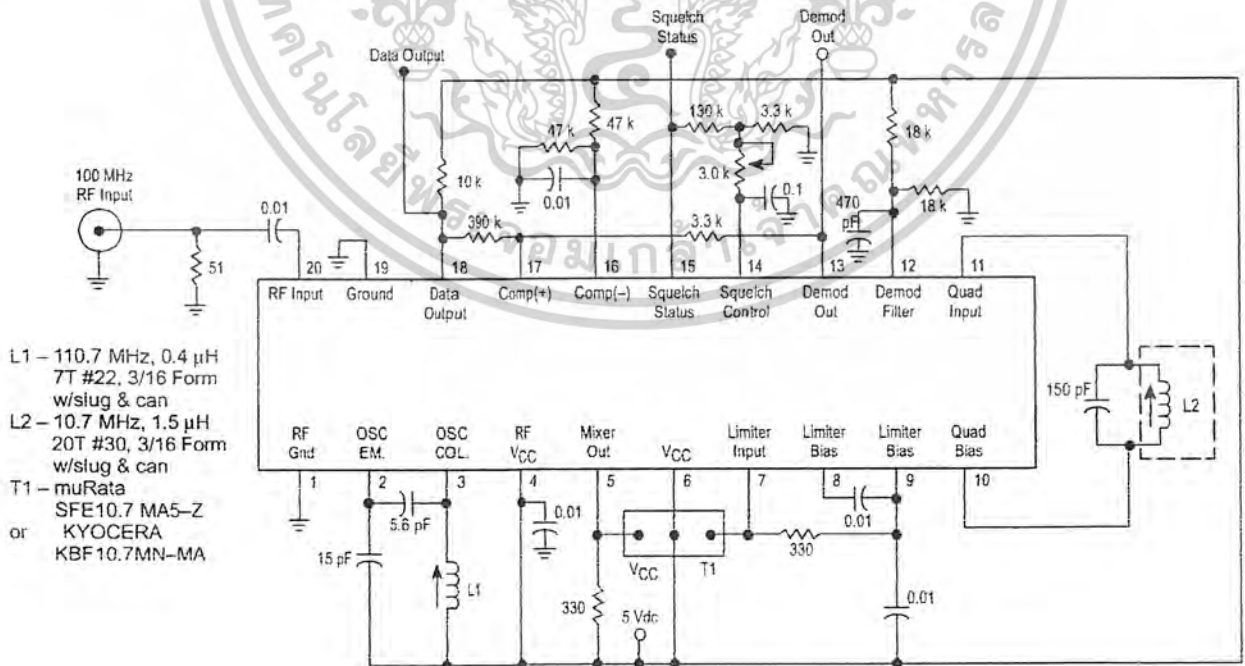
Rating	Symbol	Value	Unit
Power Supply Voltage	$V_{CC(max)}$	15	Vdc
Operating Power Supply Voltage Range (Pins 6, 10)	V_{CC}	3.0 to 9.0	Vdc
Operating RF Supply Voltage Range (Pin 4)	RF V_{CC}	3.0 to 12.0	Vdc
Junction Temperature	T_J	150	°C
Operating Ambient Temperature Range	T_A	-40 to +85	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C
Power Dissipation, Package Rating	P_D	1.25	W

ELECTRICAL CHARACTERISTICS ($V_{CC} = 5.0$ Vdc, $f_0 = 100$ MHz, $f_{osc} = 110.7$ MHz, $\Delta f = \pm 75$ kHz, $f_{mod} = 1.0$ kHz, 50Ω source, $T_A = 25^\circ\text{C}$, test circuit of Figure 2, unless otherwise noted.)

Characteristics	Min	Typ	Max	Unit
Drain Current Total, RF V_{CC} and V_{CC}	-	20	25	mAdc
Input for -3 dB limiting	-	30	-	μVrms
Input for 50 dB quieting ($\frac{S+N}{N}$)	-	60	-	μVrms
Mixer Voltage Gain, Pin 20 to Pin 5	2.5	-	-	
Mixer Input Resistance, 100 MHz	-	260	-	Ω
Mixer Input Capacitance, 100 MHz	-	5.0	-	pF
Mixer/Oscillator Frequency Range (Note 1)	-	0.2 to 150	-	MHz
IF/Quadrature Detector Frequency Range (Note 1)	-	0.2 to 50	-	MHz
AM Rejection (30% AM, RF $V_{in} = 1.0$ mVrms)	-	50	-	dB
Demodulator Output, Pin 13	-	0.5	-	Vrms
Meter Drive	-	7.0	-	$\mu\text{A/dB}$
Squelch Threshold	-	0.8	-	Vdc

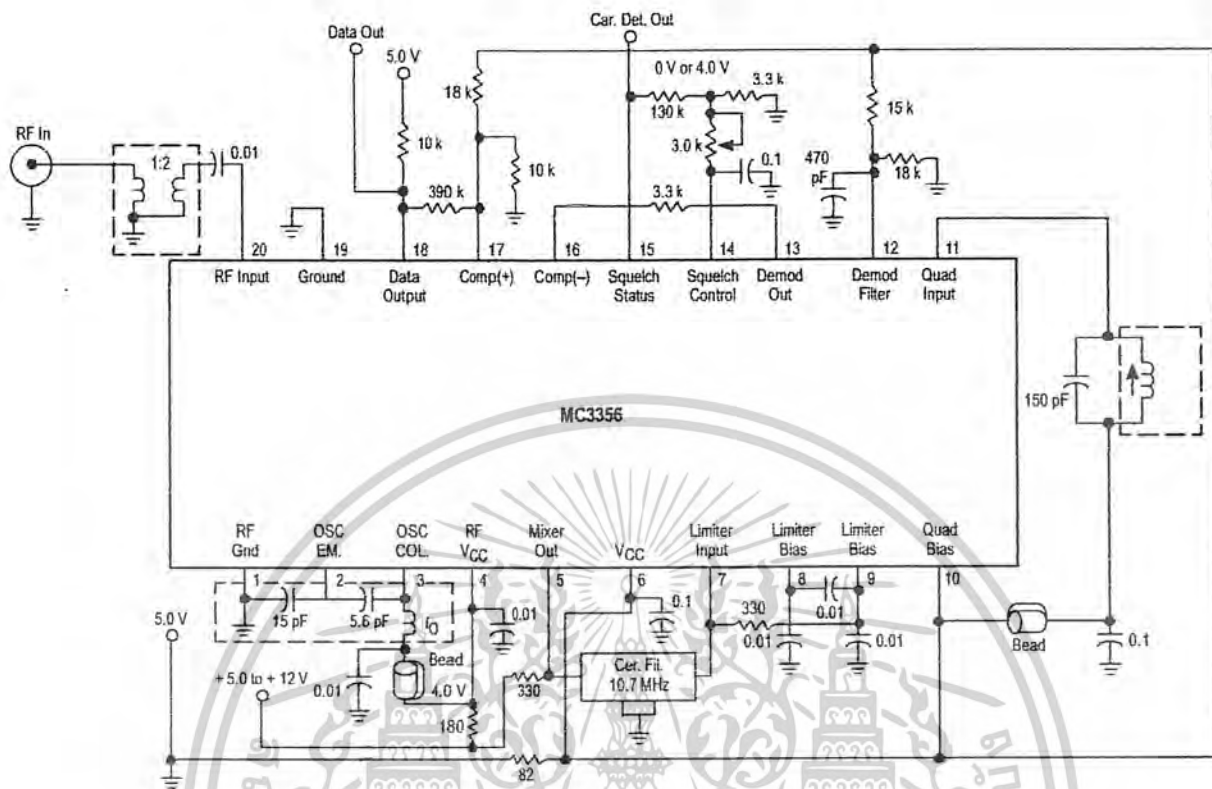
NOTE: 1. Not taken in Test Circuit of Figure 2; new component values required.

Figure 2. Test Circuit



MC3356

Figure 5. Application with Fixed Bias on Data Shaper



APPLICATION NOTES (continued)

Shielding, which includes the placement of input and output components, is important in minimizing electrostatic or electromagnetic coupling. The MC3356 has its pin connections such that the circuit designer can place the critical input and output circuits on opposite ends of the chip. Shielding is normally required for inductors in tuned circuits.

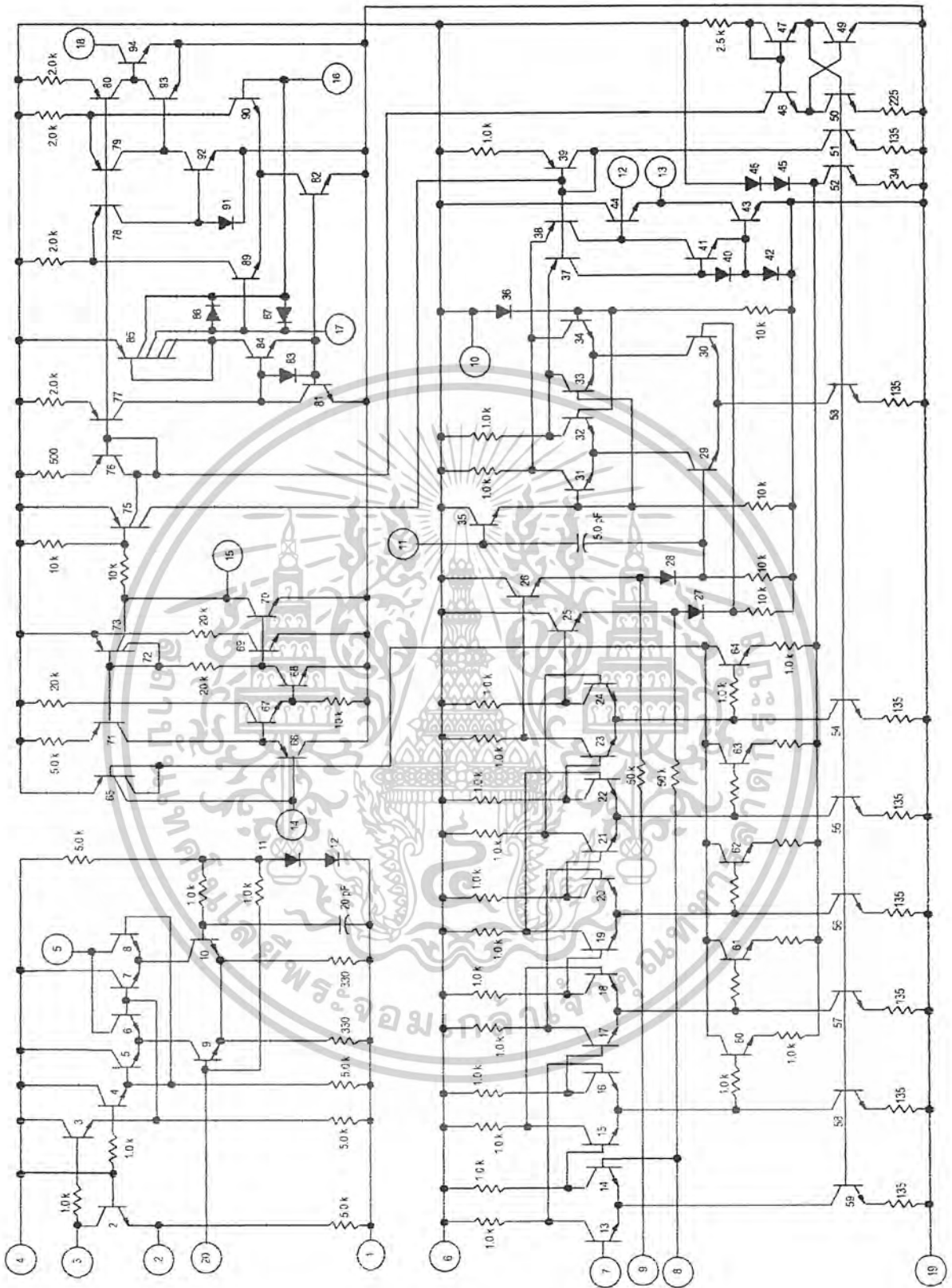
The MC3356 has a separate V_{CC} and ground for the RF and IF sections which allows good external circuit isolation by minimizing common ground paths.

Note that the circuits of Figures 1 and 2 have RF, Oscillator, and IF circuits predominantly referenced to the plus supply rails. Figure 5, on the other hand, shows a suitable means of ground referencing. The two methods produce identical results when carefully executed. It is important to treat Pin 19 as a ground node for either approach. The RF input should be "grounded" to Pin 1 and then the input and the mixer/oscillator grounds (or RF V_{CC} bypasses) should be connected by a low inductance path to Pin 19. IF and detector sections should also have their

bypasses returned by a separate path to Pin 19. V_{CC} and RF V_{CC} can be decoupled to minimize feedback, although the configuration of Figure 2 shows a successful implementation on a common 5.0 V supply. Once again, the message is: define a supply node and a ground node and return each section to those nodes by separate, low impedance paths.

The test circuit of Figure 2 has a 3 dB limiting level of 30 μ V which can be lowered 6 db by a 1:2 untuned transformer at the input as shown in Figures 5 and 6. For applications that require additional sensitivity, an RF amplifier can be added, but with no greater than 20 db gain. This will give a 2.0 to 2.5 μ V sensitivity and any additional gain will reduce receiver dynamic range without improving its sensitivity. Although the test circuit operates at 5.0 V, the mixer/oscillator optimum performance is at 8.0 V to 12 V. A minimum of 8.0 V is recommended in high frequency applications (above 150 MHz), or in PLL applications where the oscillator drives a prescaler.

Figure 7. Internal Schematic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

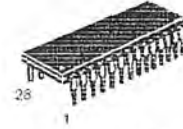
MC145151-2

Parallel-Input PLL Frequency Synthesizer
Interfaces with Single-Modulus Prescalers

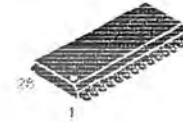
The MC145151-2 is programmed by 14 parallel-input data lines for the N counter and three input lines for the R counter. The device features consist of a reference oscillator, selectable-reference divider, digital-phase detector, and 14-bit programmable divide-by-N counter.

The MC145151-2 is an improved-performance drop-in replacement for the MC145151-1. The power consumption has decreased and ESD and latch-up performance have improved.

- Operating Temperature Range: - 40 to 85°C
- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On- or Off-Chip Reference Oscillator Operation
- Lock Detect Signal
- - N Counter Output Available
- Single Modulus/Parallel Programming
- 8 User-Selectable - R Values: 8, 128, 256, 512, 1024, 2048, 2410, 8192
- - N Range = 3 to 16383
- "Linearized" Digital Phase Detector Enhances Transfer Function Linearity
- Two Error Signal Options: Single-Ended (Three-State) or Double-Ended
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates



P SUFFIX
PLASTIC DIP
CASE 710



DW SUFFIX
SOG PACKAGE
CASE 751F

ORDERING INFORMATION

- MC145151P2 Plastic DIP
- MC145151DW2 SOG Package

PIN ASSIGNMENT

f_{in}	1	28	ID
VSS	2	27	OSC _{in}
VDD	3	26	OSC _{out}
PD _{out}	4	25	N11
RA0	5	24	N10
RA1	6	23	N13
RA2	7	22	N12
opr	8	21	T/R
ϕ_{V1}	9	20	N9
f_{V1}	10	19	N8
N0	11	18	N7
N1	12	17	N6
N2	13	16	N5
N3	14	15	N4

ϕ_R, ϕ_V

Phase Detector B Outputs (Pins 8, 9)

These phase detector outputs can be combined externally for a loop-error signal. A single-ended output is also available for this purpose (see **PD_{out}**).

If frequency f_V is greater than f_R or if the phase of f_V is leading, then error information is provided by ϕ_V pulsing low. ϕ_R remains essentially high.

If the frequency f_V is less than f_R or if the phase of f_V is lagging, then error information is provided by ϕ_R pulsing low. ϕ_V remains essentially high.

If the frequency of $f_V = f_R$ and both are in phase, then both ϕ_V and ϕ_R remain high except for a small minimum time period when both pulse low in phase.

f_V

N Counter Output (Pin 10)

This is the buffered output of the $\pm N$ counter that is inter-

nally connected to the phase detector input. With this output available, the $\pm N$ counter can be used independently

LD

Lock Detector Output (Pin 28)

Essentially a high level when loop is locked (f_R, f_V of same phase and frequency). Pulses low when loop is out of lock.

POWER SUPPLY

V_{DD}

Positive Power Supply (Pin 3)

The positive power supply potential. This pin may range from +3 to +9 V with respect to **V_{SS}**.

V_{SS}

Negative Power Supply (Pin 2)

The most negative supply potential. This pin is usually ground.

TYPICAL APPLICATIONS

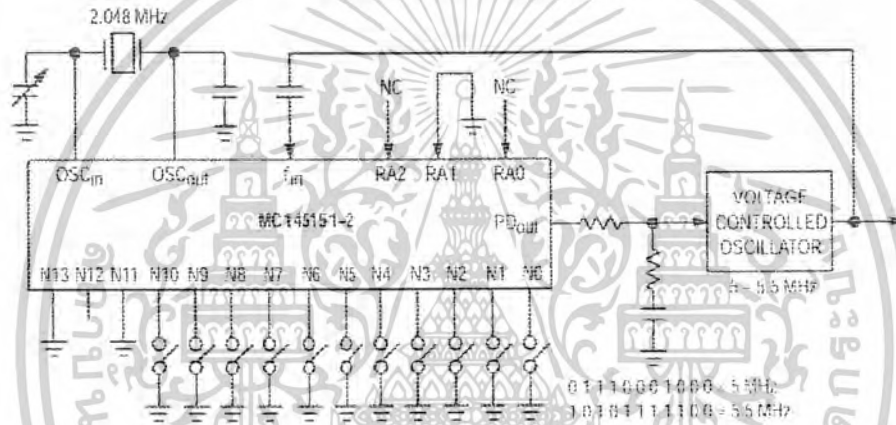
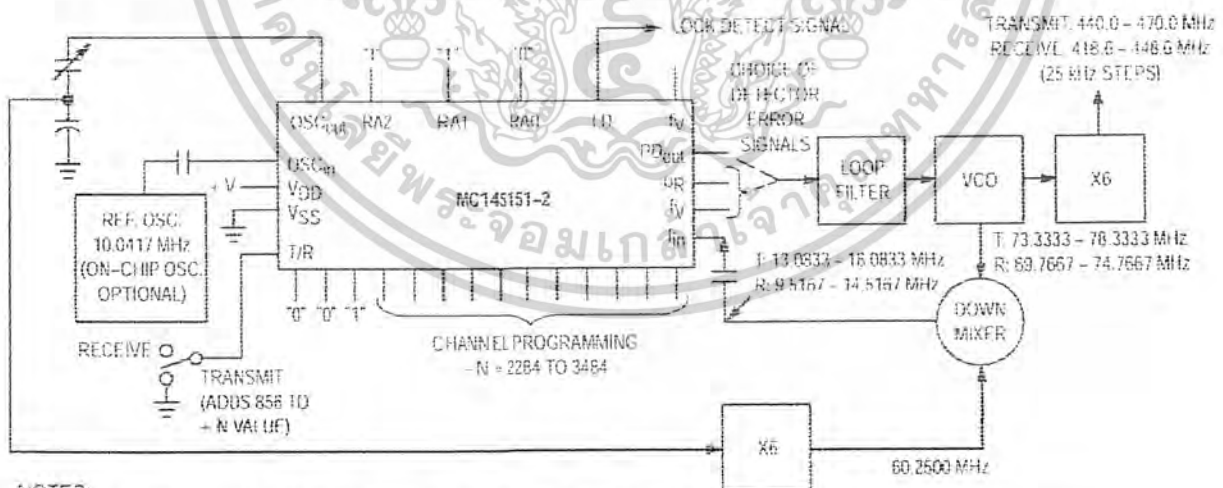


Figure 1. 5 MHz to 5.5 MHz Local Oscillator Channel Spacing = 1 kHz



NOTES:

- $f_R = 4.1667$ kHz; - R = 2410; 21.4 MHz low side injection during receive.
- Frequency values shown are for the 440 - 470 MHz band. Similar implementation applies to the 406 - 440 MHz band. For 470 - 512 MHz, consider reference oscillator frequency X9 for mixer injection signal (90.3750 MHz).

Figure 2. Synthesizer for Land Mobile Radio UHF Bands

MC145151-2 Data Sheet Continued on Page 15

MC14515X-2 FAMILY CHARACTERISTICS AND DESCRIPTIONS

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V _{DD}	DC Supply Voltage	-0.5 to +10.0	V
V _{in} , V _{out}	Input or Output Voltage (DC or Transient) except SW1, SW2	-0.5 to V _{DD} + 0.5	V
V _{out}	Output Voltage (DC or Transient). SW1, SW2 (R _{pull-up} = 4.7 kΩ)	-0.5 to +15	V
I _{in} , I _{out}	Input or Output Current (DC or Transient), per Pin	±10	mA
I _{DD} , I _{SS}	Supply Current, V _{DD} or V _{SS} Pins	±30	mA
P _D	Power Dissipation, per Package†	500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 seconds	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

†Power Dissipation Temperature Derating:

Plastic DIP: -12 mW/°C from 65 to 85°C
SOG Package: -7 mW/°C from 65 to 85°C

These devices contain protection circuitry to protect against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to these high-impedance circuits. For proper operation, V_{in} and V_{out} should be constrained to the range V_{SS} ≤ (V_{in} or V_{out}) ≤ V_{DD} except for SW1 and SW2.

SW1 and SW2 can be tied through external resistors to voltages as high as 15 V, independent of the supply voltage.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}), except for inputs with pull-up devices. Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Symbol	Parameter	Test Condition	V _{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
V _{DD}	Power Supply Voltage Range		—	3	9	3	9	3	9	V
I _{SS}	Dynamic Supply Current	f _{in} = OSC _{in} = 10 MHz, 1 V p-p ac coupled sine wave R = 125, A = 32, N = 125	3 5 9	—	3.5 10 30	—	3 7.5 24	—	3 7.5 24	mA
I _{SS}	Quiescent Supply Current (not including pull-up current component)	V _{in} = V _{DD} or V _{SS} I _{out} = 0 μA	3 5 9	—	600 1200 1600	—	600 1200 1600	—	1600 2400 3200	μA
V _{in}	Input Voltage — f _{in} , OSC _{in}	Input ac coupled sine wave	—	500	—	500	—	500	—	mV p-p
V _{IL}	Low-Level Input Voltage — f _{in} , OSC _{in}	V _{out} = 2.1 V Input dc V _{out} = 3.5 V coupled V _{out} = 6.3 V square wave	3 5 9	—	0 0 0	—	0 0 0	—	0 0 0	V
V _{IH}	High-Level Input Voltage — f _{in} , OSC _{in}	V _{out} = 0.9 V Input dc V _{out} = 1.5 V coupled V _{out} = 2.7 V square wave	3 5 9	3.0 5.0 9.0	—	3.0 5.0 9.0	—	3.0 5.0 9.0	—	V
V _{IL}	Low-Level Input Voltage — except f _{in} , OSC _{in}		3 5 9	—	0.9 1.5 2.7	—	0.9 1.5 2.7	—	0.9 1.5 2.7	V
V _{IH}	High-Level Input Voltage — except f _{in} , OSC _{in}		3 5 9	2.1 3.5 6.3	—	2.1 3.5 6.3	—	2.1 3.5 6.3	—	V
I _{in}	Input Current (f _{in} , OSC _{in})	V _{in} = V _{DD} or V _{SS}	9	±2	±150	±2	±25	±2	±22	μA
I _{il}	Input Leakage Current (Data, CLK, ENB — without pull-ups)	V _{in} = V _{SS}	9	—	-0.3	—	-0.1	—	-1.0	μA
I _{il}	Input Leakage Current (all inputs except f _{in} , OSC _{in})	V _{in} = V _{DD}	9	—	0.3	—	0.1	—	1.0	μA

(continued)

MOTOROLA

MC145151-2 through MC145158-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	V _{DD} V	-40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
I _{IL}	Pull-up Current (all inputs with pull-ups)	V _{in} = V _{SS}	9	-20	-400	-20	-200	-20	-170	μA
C _{in}	Input Capacitance		—	—	10	—	10	—	10	pF
V _{OL}	Low-Level Output Voltage — OSC _{out}	I _{out} = 0 μA V _{in} = V _{DD}	3	—	0.9	—	0.9	—	0.9	V
			5	—	1.5	—	1.5	—	1.5	
			9	—	2.7	—	2.7	—	2.7	
V _{OH}	High-Level Output Voltage — OSC _{out}	I _{out} = 0 μA V _{in} = V _{SS}	3	2.1	—	2.1	—	2.1	—	V
			5	3.5	—	3.5	—	3.5	—	
			9	6.3	—	6.3	—	6.3	—	
V _{OL}	Low-Level Output Voltage — Other Outputs	I _{out} = 0 μA	3	—	0.05	—	0.05	—	0.05	V
			5	—	0.05	—	0.05	—	0.05	
			9	—	0.05	—	0.05	—	0.05	
V _{OH}	High-Level Output Voltage — Other Outputs	I _{out} = 0 μA	3	2.95	—	2.95	—	2.95	—	V
			5	4.95	—	4.95	—	4.95	—	
			9	8.95	—	8.95	—	8.95	—	
V(BR)DSS	Drain-to-Source Breakdown Voltage — SW1, SW2	R _{pull-up} = 4.7 kΩ	—	15	—	15	—	15	—	V
I _{OL}	Low-Level Sinking Current — MC	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	1.30	—	1.10	—	0.66	—	mA
			5	1.90	—	1.70	—	1.08	—	
			9	3.80	—	3.30	—	2.10	—	
I _{OH}	High-Level Sourcing Current — MC	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.60	—	-0.50	—	-0.30	—	mA
			5	-0.96	—	-0.75	—	-0.50	—	
			9	-1.50	—	-1.25	—	-0.60	—	
I _{OL}	Low-Level Sinking Current — LD	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.25	—	0.20	—	0.15	—	mA
			5	0.64	—	0.51	—	0.36	—	
			9	1.30	—	1.00	—	0.70	—	
I _{OH}	High-Level Sourcing Current — LD	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.25	—	-0.20	—	-0.15	—	mA
			5	-0.64	—	-0.51	—	-0.36	—	
			9	-1.30	—	-1.00	—	-0.70	—	
I _{OL}	Low-Level Sinking Current — SW1, SW2	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.80	—	0.48	—	0.24	—	mA
			5	1.50	—	0.90	—	0.45	—	
			9	3.50	—	2.10	—	1.05	—	
I _{OL}	Low-Level Sinking Current — Other Outputs	V _{out} = 0.3 V V _{out} = 0.4 V V _{out} = 0.5 V	3	0.44	—	0.35	—	0.22	—	mA
			5	0.64	—	0.51	—	0.36	—	
			9	1.30	—	1.00	—	0.70	—	
I _{OH}	High-Level Sourcing Current — Other Outputs	V _{out} = 2.7 V V _{out} = 4.6 V V _{out} = 8.5 V	3	-0.44	—	-0.35	—	-0.22	—	mA
			5	-0.64	—	-0.51	—	-0.36	—	
			9	-1.30	—	-1.00	—	-0.70	—	
I _{OZ}	Output Leakage Current — PD _{out}	V _{out} = V _{DD} or V _{SS} Output in Off State	9	—	±0.3	—	±0.1	—	±1.0	μA
I _{OZ}	Output Leakage Current — SW1, SW2	V _{out} = V _{DD} or V _{SS} Output in Off State	9	—	±0.3	—	±0.1	—	±3.0	μA
C _{out}	Output Capacitance — PD _{out}	PD _{out} — Three-State	—	—	10	—	10	—	10	pF

AC ELECTRICAL CHARACTERISTICS ($C_L = 50$ pF, Input $t_r = t_f = 10$ ns)

Symbol	Parameter	VDD V	Guaranteed Limit 25 C	Guaranteed Limit - 40 to 85 C	Unit
t _{PLH} , t _{PHL}	Maximum Propagation Delay, f _{IN} to MC (Figures 1 and 4)	3	110	120	ns
		5	60	70	
		9	35	40	
t _{PHL}	Maximum Propagation Delay, ENB to SW1, SW2 (Figures 1 and 5)	3	160	180	ns
		5	80	95	
		9	50	60	
t _w	Output Pulse Width, φ _R , φ _V , and LD with f _R in Phase with f _V (Figures 2 and 4)	3	25 to 200	25 to 260	ns
		5	20 to 100	20 to 125	
		9	10 to 70	10 to 80	
t _{TLH}	Maximum Output Transition Time, MC (Figures 3 and 4)	3	115	115	ns
		5	60	75	
		9	40	60	
t _{THL}	Maximum Output Transition Time, MC (Figures 3 and 4)	3	60	70	ns
		5	34	45	
		9	30	38	
t _{TLH} , t _{THL}	Maximum Output Transition Time, LD (Figures 3 and 4)	3	180	200	ns
		5	90	120	
		9	70	90	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Other Outputs (Figures 3 and 4)	3	160	175	ns
		5	80	100	
		9	60	65	

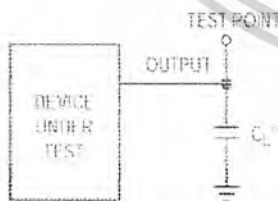
SWITCHING WAVEFORMS



Figure 1.

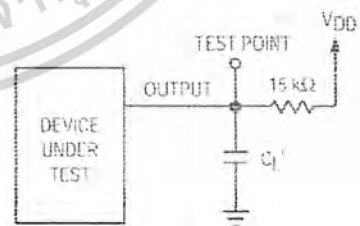
Figure 2.

Figure 3.



* Includes all probe and fixture capacitance.

Figure 4. Test Circuit



* Includes all probe and fixture capacitance.

Figure 5. Test Circuit

TIMING REQUIREMENTS (Input $t_r = t_f = 10$ ns unless otherwise indicated)

Symbol	Parameter	V _{DD} V	Guaranteed Limit 25 °C	Guaranteed Limit - 40 to 85 °C	Unit
f _{clk}	Serial Data Clock Frequency, Assuming 25% Duty Cycle NOTE: Refer to CLK t _{w(H)} below (Figure 6)	3 5 9	dc to 5.0 dc to 7.1 dc to 10	dc to 3.5 dc to 7.1 dc to 10	MHz
t _{su}	Minimum Setup Time, Data to CLK (Figure 7)	3 5 9	30 20 18	30 20 18	ns
t _h	Minimum Hold Time, CLK to Data (Figure 7)	3 5 9	40 20 15	40 20 15	ns
t _{su}	Minimum Setup Time, CLK to ENB (Figure 7)	3 5 9	70 32 25	70 32 25	ns
t _{rec}	Minimum Recovery Time, ENB to CLK (Figure 7)	3 5 9	5 10 20	5 10 20	ns
t _{w(H)}	Minimum Pulse Width, CLK and ENB (Figure 6)	3 5 9	50 35 25	70 35 25	ns
t _r , t _f	Maximum Input Rise and Fall Times — Any Input (Figure 8)	3 5 9	5 4 2	5 4 2	ns

SWITCHING WAVEFORMS



Figure 6.

Figure 7.

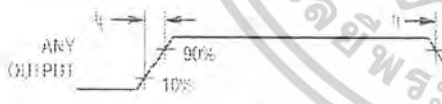
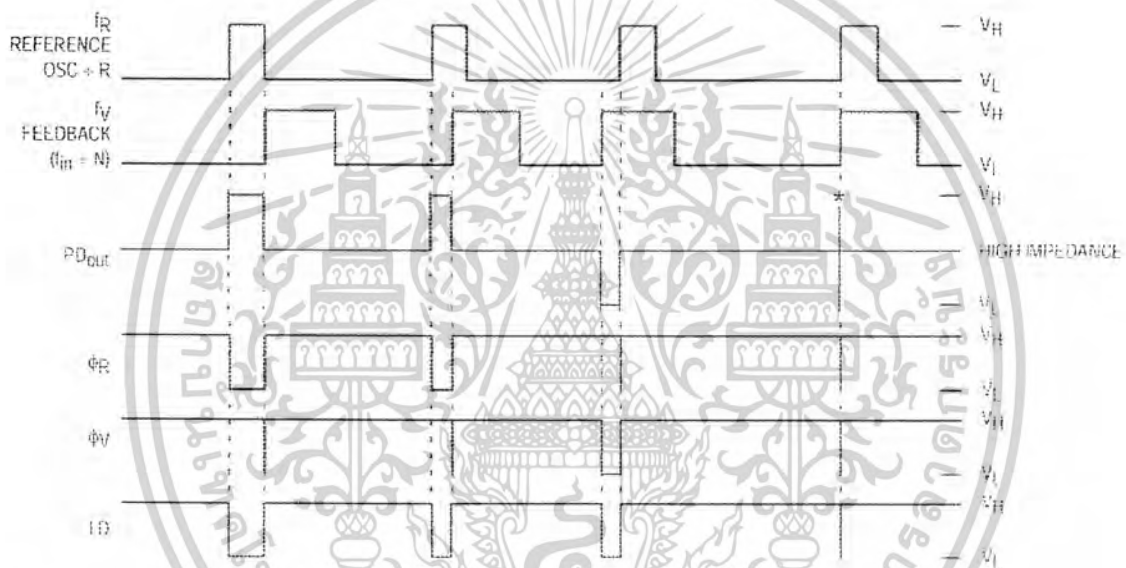


Figure 8.

FREQUENCY CHARACTERISTICS (Voltages Referenced to V_{SS}, C_L = 50 pF, Input t_r = t_f = 10 ns unless otherwise indicated)

Symbol	Parameter	Test Condition	V _{DD} V	- 40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
f _l	Input Frequency (f _{in} , OSC _{in})	R ≥ 8, A ≥ 0, N ≥ 8 V _{in} = 500 mV p-p ac coupled sine wave	3	—	6	—	6	—	6	MHz
			5	—	15	—	15	—	15	
			9	—	15	—	15	—	15	
		R ≥ 8, A ≥ 0, N > 8 V _{in} = 1 V p-p ac coupled sine wave	3	—	12	—	12	—	7	MHz
			5	—	22	—	20	—	20	
			9	—	25	—	22	—	22	
		R ≥ 8, A ≥ 0, N ≥ 8 V _{in} = V _{DD} to V _{SS} dc coupled square wave	3	—	13	—	12	—	8	MHz
			5	—	25	—	22	—	22	
			9	—	25	—	25	—	25	

NOTE: Usually, the PLL's propagation delay from f_{in} to MC plus the setup time of the prescaler determines the upper frequency limit of the system. The upper frequency limit is found with the following formula: $f = P / (t_p + t_{set})$ where f is the upper frequency in Hz, P is the lower of the dual modulus prescaler ratios, t_p is the f_{in} to MC propagation delay in seconds, and t_{set} is the prescaler setup time in seconds. For example, with a 5 V supply, the f_{in} to MC delay is 70 ns. If the MC12028A prescaler is used, the setup time is 16 ns. Thus, if the 64/65 ratio is utilized, the upper frequency limit is $f = P / (t_p + t_{set}) = 64 / (70 + 16) = 744$ MHz.



V_H = High Voltage Level.
V_L = Low Voltage Level.

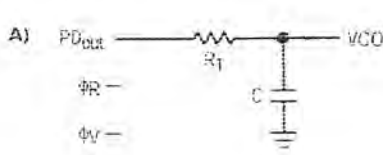
* At this point, when both f_R and f_V are in phase, the output is forced to near mid-supply.

NOTE: The PD_{out} generates error pulses during out-of-lock conditions. When locked in phase and frequency the output is high and the voltage at this pin is determined by the low-pass filter capacitor.

Figure 9. Phase Detector/Lock Detector Output Waveforms

DESIGN CONSIDERATIONS

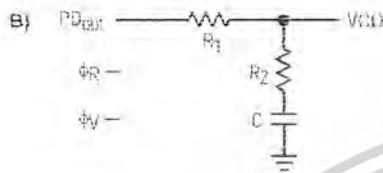
PHASE-LOCKED LOOP — LOW-PASS FILTER DESIGN



$$\omega_n = \sqrt{\frac{K_0 K_VCO}{NR_1 C}}$$

$$\zeta = \frac{N\omega_n}{2K_\phi K_VCO}$$

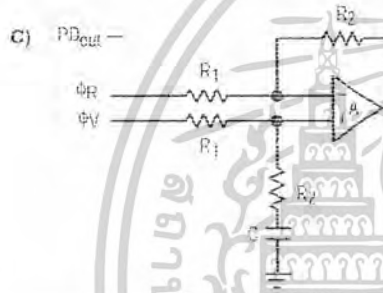
$$F(s) = \frac{1}{R_1 s C + 1}$$



$$\omega_n = \sqrt{\frac{K_0 K_VCO}{NC(R_1 + R_2)}}$$

$$\zeta = 0.5 \omega_n \left(R_2 C + \frac{N}{K_\phi K_VCO} \right)$$

$$F(s) = \frac{R_2 s C - 1}{(R_1 + R_2) s C + 1}$$



$$\omega_n = \sqrt{\frac{K_0 K_VCO}{NCR_1}}$$

$$\zeta = \frac{\omega_n R_2 C}{2}$$

ASSUMING GAIN A IS VERY LARGE THEN

$$F(s) = \frac{R_2 s C + 1}{R_1 s C}$$

NOTE: Sometimes R_1 is split into two series resistors, each $R_1 = 2$. A capacitor C_C is then placed from the midpoint to ground to further filter ϕ_V and ϕ_R . The value of C_C should be such that the corner frequency of this network does not significantly affect ω_n .

The ϕ_R and ϕ_V outputs swing rail-to-rail. Therefore, the user should be careful not to exceed the common mode input range of the op amp used in the combiner/loop filter.

DEFINITIONS:

N = Total Division Ratio in feedback loop

K_ϕ (Phase Detector Gain) = $V_{DD}/4$ for PD_{out}

K_ϕ (Phase Detector Gain) = $V_{DD}/2\pi$ for ϕ_V and ϕ_R

$$K_VCO \text{ (VCO Gain)} = \frac{2\pi N VCO}{\Delta VCO}$$

for a typical design ω_n (Natural Frequency) = $\frac{2\pi f_r}{10}$ (at phase detector input)

Damping Factor: $\zeta \cong 1$

RECOMMENDED READING:

Gardner, Floyd M., *Phase-Lock Techniques (second edition)*. New York, Wiley-Interscience, 1979.

Manassewitsch, Vadim, *Frequency Synthesizers: Theory and Design (second edition)*. New York, Wiley-Interscience, 1950.

Blanchard, Alain, *Phase-Locked Loops: Application to Coherent Receiver Design*. New York, Wiley-Interscience, 1976.

Egan, William F., *Frequency Synthesis by Phase Lock*. New York, Wiley-Interscience, 1961.

Rohde, Ulrich L., *Digital PLL Frequency Synthesizers: Theory and Design*. Englewood Cliffs, NJ, Prentice-Hall, 1983.

Berlin, Howard M., *Design of Phase-Locked Loop Circuits, with Experiments*. Indianapolis, Howard W. Sams and Co., 1978.

Kinley, Harold, *The PLL Synthesizer Cookbook*. Blue Ridge Summit, PA, Tab Books, 1980.

AN535, Phase-Locked Loop Design Fundamentals, Motorola Semiconductor Products, Inc., 1970.

AR254, Phase-Locked Loop Design Articles, Motorola Semiconductor Products, Inc., Reprinted with permission from *Electronic Design*, 1987.

MC10116

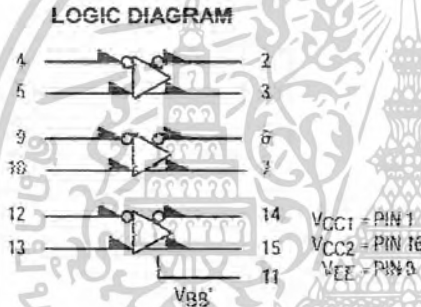
Triple Line Receiver

The MC10116 is a triple differential amplifier designed for use in sensing differential signals over long lines. The base bias supply (V_{BB}) is made available at pin 11 to make the device useful as a Schmitt trigger, or in other applications where a stable reference voltage is necessary.

Active current sources provide the MC10116 with excellent common mode noise rejection. If any amplifier in a package is not used, one input of that amplifier must be connected to V_{BB} (pin 11) to prevent upsetting the current source bias network.

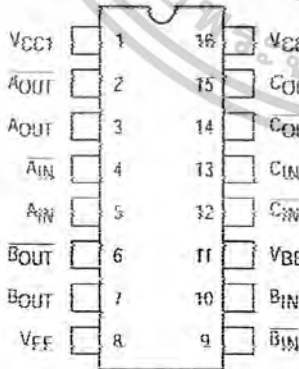
Complementary outputs are provided to allow driving twisted pair lines, to enable cascading of several amplifiers in a chain, or simply to provide complement outputs of the input logic function.

- $P_D = 85 \text{ mW typ/pkg (No Load)}$
- $t_{pd} = 2.0 \text{ ns typ}$
- $t_r, t_f = 2.0 \text{ ns typ (20\% - 80\%)}$



* V_{BB} to be used to supply bias to the MC10116 only and bypassed (when used) with $0.01 \mu\text{F}$ to $0.1 \mu\text{F}$ capacitor to ground (0 V). V_{BB} can source $\leq 1.0 \text{ mA}$.
When the input pin with the bubble goes positive, the output pin with the bubble goes positive.

DIP PIN ASSIGNMENT



Pin assignment is for Dual-in-Line Package.

For PLCC pin assignment, see the Pin Conversion Tables on page 18 of the ON Semiconductor MECL Data Book (DL122/D).



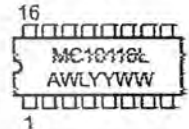
ON Semiconductor

<http://onsemi.com>

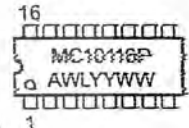
MARKING DIAGRAMS



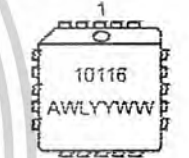
CDIP-16
L SUFFIX
CASE 620



PDIP-16
P SUFFIX
CASE 842



PLCC-20
FN SUFFIX
CASE 775



A = Assembly Location
WL = Wafer Lot
YY = Year
WW = Work Week

ORDERING INFORMATION

Device	Package	Shipping
MC10116L	CDIP-16	25 Units / Rail
MC10116P	PDIP-16	25 Units / Rail
MC10116FN	PLCC-20	46 Units / Rail

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC10116

ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	Pin Under Test	Test Limits						Unit		
			-30°C		+25°C		+85°C				
			Min	Max	Min	Typ	Max	Min		Max	
Power Supply Drain Current	I_E	8		23		17	21		23	mAdc	
Input Current	I_{inH}	4		150			95		95	μ Adc	
	I_{CBO}	4		1.5			1.0		1.0	μ Adc	
Output Voltage Logic 1	V_{OH}	2	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700	Vdc	
		3	-1.060	-0.890	-0.960		-0.810	-0.890	-0.700		
Output Voltage Logic 0	V_{OL}	2	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615	Vdc	
		3	-1.890	-1.675	-1.850		-1.650	-1.825	-1.615		
Threshold Voltage Logic 1	V_{OHA}	2	-1.080		-0.980			-0.910		Vdc	
		3	-1.080		-0.980			-0.910			
Threshold Voltage Logic 0	V_{OLA}	2		-1.655			-1.630		-1.595	Vdc	
		3		-1.655			-1.630		-1.595		
Reference Voltage	V_{BB}	11	-1.420	-1.280	-1.350		-1.230	-1.295	-1.150	Vdc	
Switching Times (50% Load)										ns	
Propagation Delay		t_{4+2+}	2	1.0	3.1	1.0	2.0	2.9	1.0		3.3
		t_{4-2-}	2	1.0	3.1	1.0	2.0	2.9	1.0		3.3
		t_{4+3-}	3	1.0	3.1	1.0	2.0	2.9	1.0		3.3
		t_{4-3+}	3	1.0	3.1	1.0	2.0	2.9	1.0		3.3
Rise Time (20 to 80%)		t_{2+}	2	1.1	3.6	1.1	2.0	3.3	1.1		3.7
		t_{3+}	3	1.1	3.6	1.1	2.0	3.3	1.1		3.7
Fall Time (20 to 80%)		t_{2-}	2	1.1	3.6	1.1	2.0	3.3	1.1		3.7
		t_{3-}	3	1.1	3.6	1.1	2.0	3.3	1.1		3.7

<http://onsemi.com>

2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC10116

ELECTRICAL CHARACTERISTICS (continued)

			TEST VOLTAGE VALUES (Volts)						
			V_{IHmax}	V_{ILmin}	V_{IHmin}	V_{ILmax}	V_{BB}	V_{EE}	
@ Test Temperature									
-30°C			-0.890	-1.890	-1.205	-1.500	From Pin 1†	-5.2	
+25°C			-0.810	-1.850	-1.105	-1.475		-5.2	
+85°C			-0.700	-1.825	-1.035	-1.440		-5.2	
Characteristic	Symbol	Pin Under Test	TEST VOLTAGE APPLIED TO PINS LISTED BELOW						(VCC) Good
			V_{IHmax}	V_{ILmin}	V_{IHmin}	V_{ILmax}	V_{BB}	V_{EE}	
Power Supply Drain Current	i_E	8		4, 9, 12			5, 10, 13	8	1, 16
Input Current	i_{inH}	4	4	9, 12			5, 10, 13	8	1, 16
	i_{CBO}	4		9, 12			5, 10, 13	8.4	1, 16
Output Voltage Logic 1	V_{OH}	2	4	9, 12			5, 10, 13	8	1, 16
		3	9, 12	4			5, 10, 13	8	1, 16
Output Voltage Logic 0	V_{OL}	2	9, 12	4			5, 10, 13	8	1, 16
		3	4	9, 12			5, 10, 13	8	1, 16
Threshold Voltage Logic 1	V_{OHA}	2		9, 12	4		5, 10, 13	8	1, 16
		3	9, 12		4	4	5, 10, 13	8	1, 16
Threshold Voltage Logic 0	V_{OLA}	2		9, 12		4	5, 10, 13	8	1, 16
		3	9, 12		4	4	5, 10, 13	8	1, 16
Reference Voltage	V_{BB}	11					5, 10, 13	8	1, 16
Switching Times (50Ω Load)					Pulse In	Pulse Out		-3.2 V	+2.0 V
Propagation Delay	t_{4+2+}	2			4	2	5, 10, 13	8	1, 16
	t_{4-2-}	2			4	2	5, 10, 13	8	1, 16
	t_{4+3-}	3			4	3	5, 10, 13	8	1, 16
	t_{4-3+}	3			4	3	5, 10, 13	8	1, 16
Rise Time (20 to 80%)	t_{2+}	2			4	2	5, 10, 13	8	1, 16
	t_{3+}	3			4	3	5, 10, 13	8	1, 16
Fall Time (20 to 80%)	t_{2-}	2			4	2	5, 10, 13	8	1, 16
	t_{3-}	3			4	3	5, 10, 13	8	1, 16

Each MECL 10,000 series circuit has been designed to meet the dc specifications shown in the test table, after thermal equilibrium has been established. The circuit is in a test socket or mounted on a printed circuit board and transverse air flow greater than 500 linear fpm is maintained. Outputs are terminated through a 50-ohm resistor to -2.0 volts. Test procedures are shown for only one gate. The other gates are tested in the same manner.

MMBV2101LT1 Series, MV2105, MV2101, MV2109, LV2205, LV2209

TYPICAL DEVICE CHARACTERISTICS

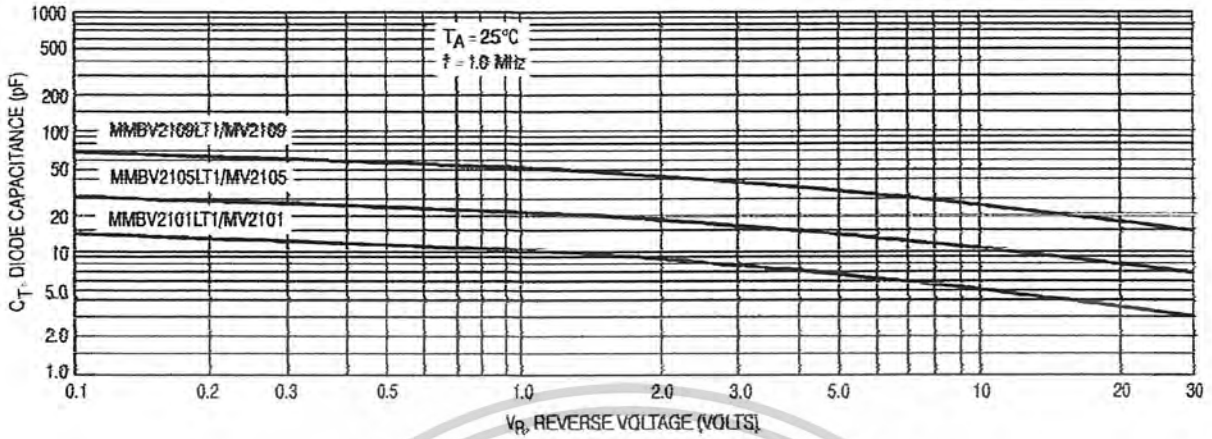


Figure 1. Diode Capacitance versus Reverse Voltage

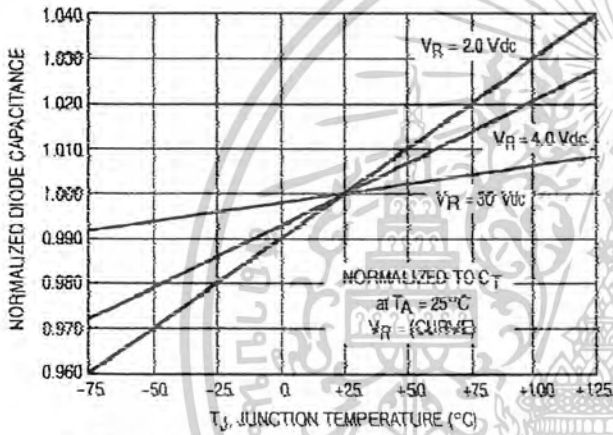


Figure 2. Normalized Diode Capacitance versus Junction Temperature

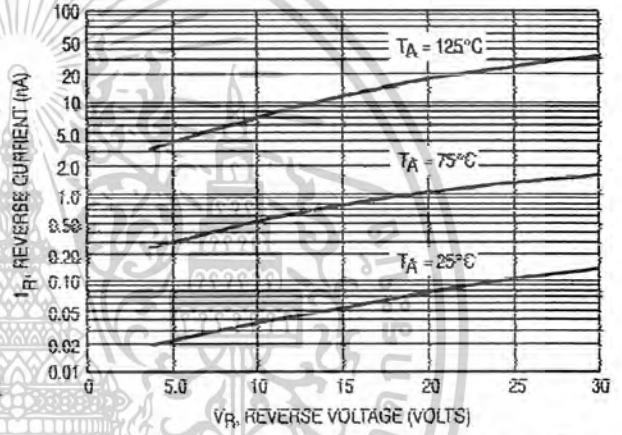


Figure 3. Reverse Current versus Reverse Bias Voltage

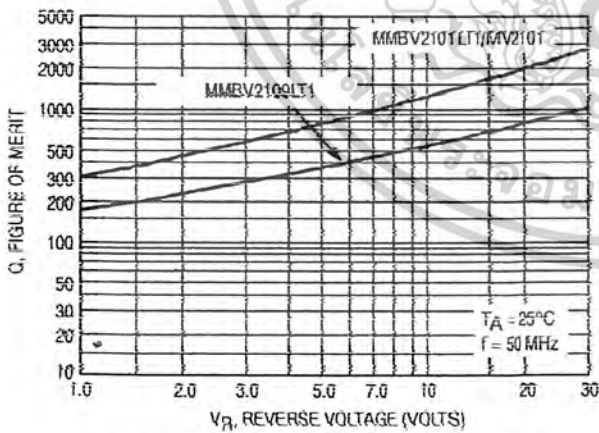


Figure 4. Figure of Merit versus Reverse Voltage

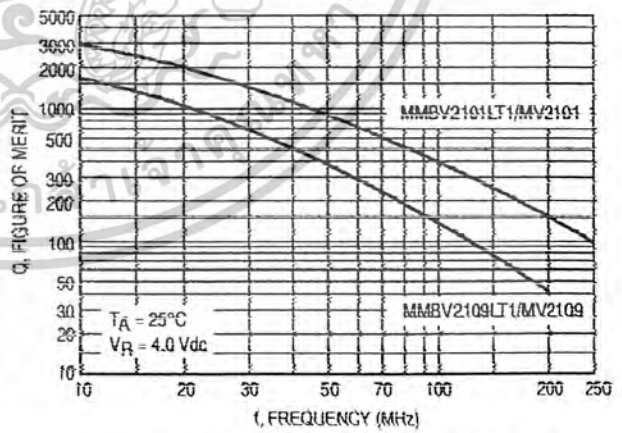


Figure 5. Figure of Merit versus Frequency

Matching Network Designs with Computer Solutions

Prepared by: Frank Davis

INTRODUCTION

One of the problems facing the circuit design engineer is the design of high-frequency matching networks. Careful design of a network that will accomplish the required matching, harmonic attenuation, bandwidth, etc., and yield components of practical size can result in many hours spent with pencil and slide rule.

The design of matching networks for high-frequency circuits involves an infinite number of possibilities, and a complete tabulation of possible network solutions would be virtually impossible. However, it is often necessary to design matching networks with a $50 + j0$ ohm impedance at one port. This, combined with a restricted range of impedance values to be matched, imposed by network and device limitations, makes practical a tabulation of some of the more commonly used networks. These design solutions are given in this report.

The network solutions included in this report have the limitation that one terminating impedance must be $50 + j0$ ohms. These networks are often used for matching in transistor RF power amplifier circuits that have a 50-ohm source or load. When the network does not have a 50-ohm termination at either port, the mathematical procedure given for each network in Appendix I can be used for the solution.

COMPONENT CONSIDERATIONS

Four networks are presented in this report with solutions in the form of computer tabulations. Each network has its own limitations. Although the network configuration is normally up to the discretion of the design engineer, it is sometimes necessary to use one configuration in preference to another in order to obtain component values that are more realistic from a practical standpoint.

Component selection in the UHF and VHF frequency ranges becomes a major problem, and the network configuration to obtain realistic component values is of vital importance to the design engineer. Design calculations for matching networks can become completely meaningless unless the components for the network are measured at the operating frequency.

For example, a 100 pF silver mica capacitor that meets all specifications at 1 MHz can have as much capacitance as 300 pF at 100 MHz. At some frequency, the capacitor's series lead inductance will finally tune out the capacitance, thus leaving the capacitor net inductive.

Values of inductance in the low nanohenry range are also difficult to obtain, since the inductance of a one-inch straight piece of #20 solid tinned wire is approximately 20 nH.

Component tolerances have no meaning at VHF frequencies and above unless they are specified at the operating frequency. It cannot be over-emphasized that components must be measured at the operating frequency.

NETWORK SOLUTIONS

The resistor and capacitor shown in the box labeled "device to be matched" represent the complex input or output impedance of a transistor. These complex impedances have been represented in series form in some cases and parallel form in others, depending on which form is most convenient for network calculation. The resultant impedance of the network, when terminated with $50 + j0$ ohms, must be equal to the conjugate of the impedance in the box. The computer tabulations provide this solution.

Network A (see Figure 1) is applicable only when the "device to be matched" has a series real part of less than 50 ohms. As we can see from the computer tabulation, as the series real part approaches 50 ohms, the reactance of C_1 approaches infinity. However, in RF power amplifiers, we normally find that the series real part of both the input and the output is less than 50 ohms, making this matching network applicable to most RF power amplifier stages. Where the terminating impedance is other than 50 ohms, the mathematical procedure for the network solution is given in Appendix I.

Network B (see Figure 2) is the Pi network widely used in vacuum tube transmitters. As is apparent from the computer tabulation, this network is often impractical for use where R_1 is small. For values of R_1 less than 50 ohms, the inductance of L becomes impractically small while the capacitance of both C_1 and C_2 become very large. Where the Pi network configuration must be used to match low values of impedance, a double Pi network, in which the Q of the first section is very low, can be utilized to yield practical components.

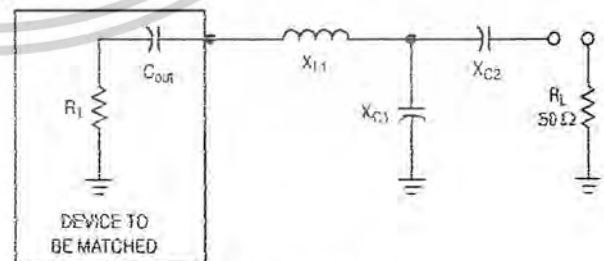


Figure 1. Network A

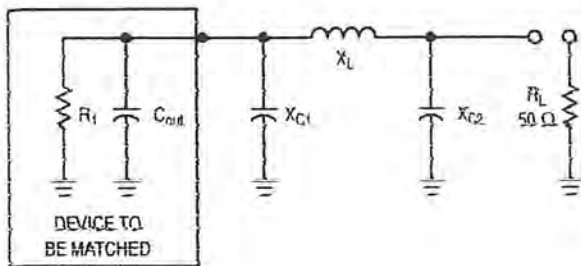


Figure 2. Network B

Network C has been solved in two forms (see Figure 3). Both of these networks have the limitation that R_1 must be less than 50 ohms. However, it must be stressed that this network configuration quite often yields the most practical components where low values of R_1 must be matched.

Network D (see Figure 4) is a "Tee" network. This network is useful for matching impedance less than or greater than 50 ohms. It has been observed in laboratory tests that this network configuration also yields very high collector efficiencies when used for output matching in transistor RF power amplifier stages.

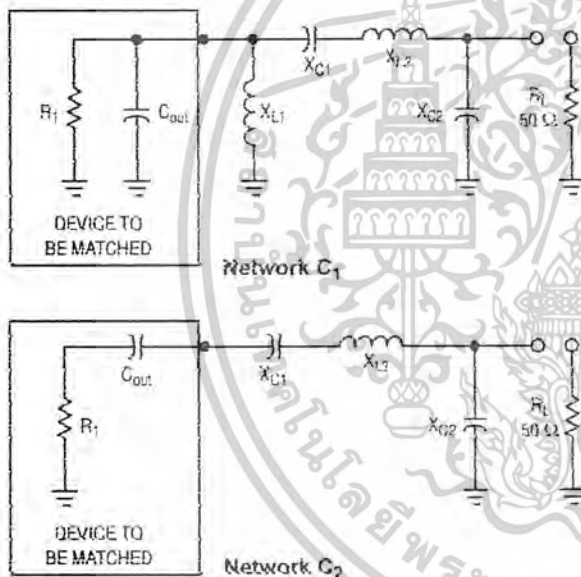


Figure 3.

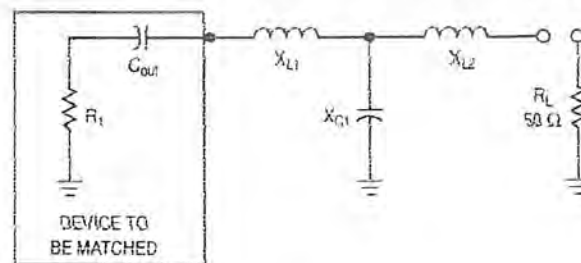


Figure 4. Network D

SUMMARY

Four computer-solved networks have been presented. The mathematical procedure for the solution of each network has been given in Appendix I.* Although the networks have found major use in matching solid-state RF power amplifier stages, they are also applicable to any circuit where the individual network's limitations are fulfilled.

*For the derivation of the equations used, refer to *Electronic Circuit Analysis*, Volume 1, "Passive Networks," Philip Cutler.

APPENDIX I

To convert a parallel resistance and reactance combination to series:

$$R_s = \frac{R_p}{1 + (R_p/X_p)^2}$$

$$X_s = R_s \frac{R_p}{X_p}$$

To convert a series resistance and reactance combination to parallel:

$$R_p = R_s [1 + (X_s/R_s)^2]$$

$$X_p = \frac{R_p}{X_s/R_s}$$

To solve network A:

1. Select a Q

$$X_{L1} = QR_1 + X_{Cout}$$

$$X_{C2} = AR_L$$

$$X_{C1} = \frac{(B/A)(B/Q)}{(B/A) - (B/Q)} = \frac{B}{Q - A}$$

where $A = \sqrt{\left[\frac{R_1(1+Q^2)}{R_L} \right] - 1}$

$$B = R_1(1+Q^2)$$

To solve network B:

1. Select a Q

$$X_{C1} = R_1/Q$$

$$X_{C2} = R_L \sqrt{\frac{R_1/R_L}{(Q^2 + 1) - (R_1/R_L)}}$$

$$X_{L2} = \frac{QR_1 + (R_1R_L/X_{C2})}{Q^2 + 1}$$

To solve network C1:

1. Select a Q

$$X_{L1} = X_{Cout}$$

$$X_{C1} = QR_1$$

$$X_{C2} = R_L \sqrt{\frac{R_1}{R_L - R_1}}$$

$$X_{L2} = X_{C1} + \left(\frac{R_1R_L}{X_{C2}} \right)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

To solve network C₂:

1. Select a Q
2. L₁ is not used in this network

$$X_{C1} = QR_1$$

$$X_{C2} = R_L \sqrt{\frac{R_1}{R_L - R_1}}$$

$$X_{L2} = X_{C1} + \left(\frac{R_1 R_L}{X_{C2}} \right) + X_{Cout}$$

To solve network D:

1. Select a Q

$$X_{L1} = (R_1 Q) + X_{Cout}$$

$$X_{L2} = R_L B$$

$$X_{C1} = \frac{(A/Q)(A/B)}{(A/Q) + (A/B)} = \frac{A}{Q + B}$$

$$\text{where } A = R_1 (1 + Q^2)$$

$$B = \sqrt{\left(\frac{A}{R_L} \right) - 1}$$



Electrical Characteristics ($T_J = 25^\circ\text{C}$ unless otherwise noted)

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
Reverse Breakdown Voltage	$V_{(BR)R}$	$I_R = 100\mu\text{A}$	100	—	—	V
Forward Voltage	V_F	$I_F = 10\text{mA}$	—	—	1.0	V
Leakage Current	I_R	$V_R = 20\text{V}$	—	—	25	nA
		$V_R = 75\text{V}$	—	—	5	μA
		$V_R = 20\text{V}, T_J = 150^\circ\text{C}$	—	—	50	μA
Capacitance	C_{tot}	$V_F = V_R = 0\text{V}$	—	—	4	pF
Voltage Rise when Switching ON (tested with 50mA Pulses)	V_{fr}	$t_p = 0.1\mu\text{s}$, Rise time $< 30\text{ns}$ $f_p = 5$ to 100kHz	—	—	2.5	ns
Reverse Recovery Time	t_{rr}	$I_F = 10\text{mA}, I_R = 1\text{mA},$ $V_R = 6\text{V}, R_L = 100\Omega$	—	—	4	ns
Rectification Efficiency	η_r	$f = 100\text{MHz}, V_{RF} = 2\text{V}$	0.45	—	—	—

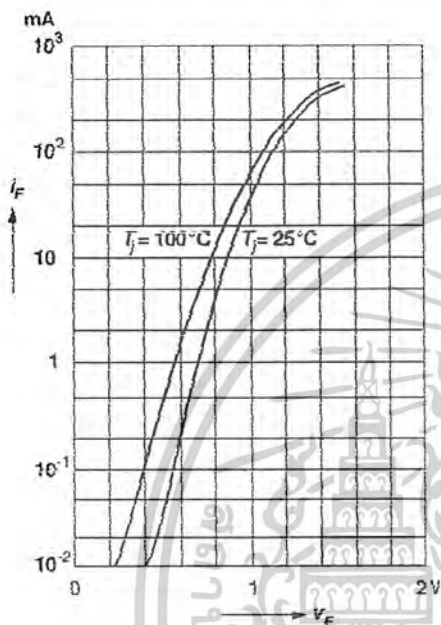
Rectification Efficiency Measurement Circuit



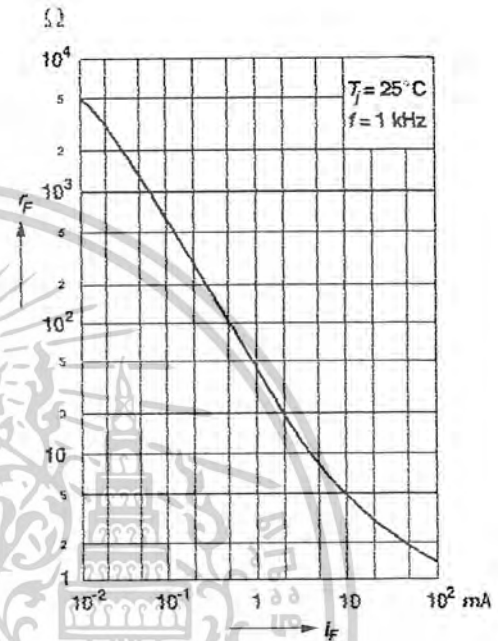


Ratings and
Characteristic Curves ($T_J = 25^\circ\text{C}$ unless otherwise noted)

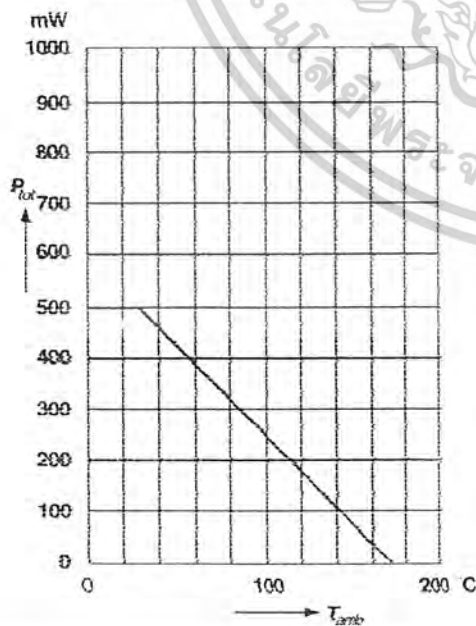
Forward characteristics



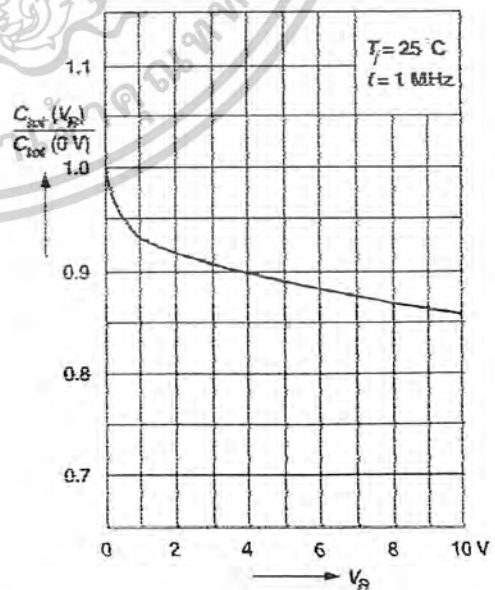
Dynamic forward resistance
versus forward current



Admissible power dissipation
versus ambient temperature
For conditions, see footnote in table
"Absolute Maximum Ratings"



Relative capacitance
versus reverse voltage



หนังสืออ้างอิง

1. ดร.วิวัฒน์ กิรานนท์, "พื้นฐานการสื่อสาร", ภาควิชาโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ, 2530
2. ดร.ประสิทธิ์ ประพัฒน์มงคล, "หลักการระบบสื่อสาร", ซีเอ็ดยูเคชั่น, กรุงเทพฯ, 2521
3. สุรชัย เพิ่มสินทวี, "นำทางสู่การใช้งาน การสื่อสารด้วยระบบ MODEM", ซีเอ็ดยูเคชั่น, กรุงเทพฯ, 2538



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้