สำนักวิทยบริการฯ พระจอมเกล้าลาดกระบัง

อุปกรณ์จับเวลาในการแข่งขันกีฬาว่ายน้ำ

TIMER/COUNTER BOARD FOR SWIMMING

นายศักดิ์ดา วรชินา

นายสุรเชษฐ์ วัชระวงศ์ทองดี

เลขหมู่.....
เลขทะเบียน 42524
วัน, เดือน, ปี 24 พ.ค. 2545

.b.....
.i.....

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMER/COUNTER BOARD FOR SWIMMING

SAKDA WORACHINA

SURACHED VATCHARAVONGTONGDEE

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING

DEPARTMENT OF INDUSTRIAL INSTRUMENTATION TECHNOLOGY

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

.....

หัวข้อปริญญานิพนธ์ อุปกรณ์จับเวลาในการแข่งขันกีฬาว่ายน้ำ

TIMER/COUNTER FOR SWIMMING

นักศึกษาผู้จัดทำ นายศักดิ์ดา วรชินา **รหัสประจำตัว** 41012100

นายสุรเชษฐ์ วัชระวงศ์ทองดี **รหัสประจำตัว** 41012113

ปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมการวัดคุม

ปีการศึกษา 2543

อาจารย์ผู้ควบคุมปริญญานิพนธ์	ลายมือชื่อ
รศ.พิพัฒน์ เลาหสงคราม	

วัน/เดือน/ปี ที่สอบ วันพฤหัสที่ 15 มีนาคม พ.ศ.2544

สถานที่สอบ ณ ห้องสอบปริญญานิพนธ์ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชารับรองแล้ว

(ผศ.ประสิทธ์ จุลเสรีวงศ์)

หัวหน้าภาควิชา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	อุปกรณ์จับเวลาในการแข่งขันกีฬาว่ายน้ำ
	TIMER/COUNTER BOARD FOR SWIMMING
นักศึกษาผู้จัดทำ	นายศักดิ์ดา วรชินา
	นายสุรเชษฐ์ วัชระวงศ์ทองดี
อาจารย์ที่ปรึกษา	รศ. พิพัฒน์ เลาหสงคราม
ปีการศึกษา	2543

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ นำเสนออุปกรณ์จับเวลาในการแข่งขันกีฬาว่ายน้ำ ซึ่งประกอบไปด้วยส่วนที่สำคัญคือ ส่วนของการ Start Timer ส่วนของ การ Stop(Touch Board) ส่วนแสดงผล (Score Board) และส่วนของ Controller ซึ่งจะควบคุมการทำงานโดยใช้ Singlechip AT89C51 และส่วนของฐานเวลาจะถูกกำหนดโดยภาษา Asembly สร้างฐานเวลา 1/100 วินาที ส่วนแสดงผลใช้ 7- Segment ต่อกันจำนวน 6 หลัก แต่ละหลักใช้ 7-Segment 32 ตัว แสดงผลโดยใช้หลักการของการแสดงผลแบบ Dynamic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Timer/Counter Board for Swimming
Authers	Mr. Sakda Worachina
	Mr. Surached Vatcharavongtongdee
Thesis Advisor	Assoc.Prof. Pipat Laohasongkram
Year	2000

Abstract

This project presents time checking device.It contains of 4 important parts,Which are starting part,stopping part (Touch Board),display part (Score Board) and controller which is controlled by singlechip AT89C51.Basetime is bulit by assembly and it is 1/100 second. Display part uses 7-Segment to show 6 units.Each unit use 32 pieces.Displaying uses dynamic principle.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลุล่วงได้ด้วยดี เพราะได้รับความอนุเคราะห์จาก รองศาสตราจารย์พิพัฒน์ เลาหสงคราม ที่ได้ให้คำแนะนำแก่ผู้จัดทำตลอดมา อีกทั้งยังเอื้อเฟื้ออุปกรณ์และเครื่องมือต่าง ๆ ในการทำวิทยานิพนธ์นี้ ผู้จัดทำรู้สึกซาบซึ้ง และขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ อาจารย์ภาควิชาวิศวกรรมการวัดคุมทุกท่าน ที่ให้คำแนะนำอันเป็นประโยชน์ต่อการทำปริญญานิพนธ์ฉบับนี้

ขอกราบขอบพระคุณพ่อ แม่ พี่น้อง อันเป็นที่รักยิ่งที่สนับสนุนและเป็นแรงบันดาลใจในการทำปริญญานิพนธ์ฉบับนี้

และที่ลืมเสียมิได้ขอขอบคุณเพื่อน ๆ ทุกคนที่คอยช่วยเหลือในทุกสิ่งทุกอย่าง ไม่ว่าจะเป็นการให้ยืมอุปกรณ์ คำแนะนำ คอยทำให้อารมณ์ดี และอีกหลาย ๆ อย่างที่ไม่สามารถพรรณนาออกมาได้และบุคคลอื่น ๆ ที่ไม่ได้กล่าวถึง ณ ที่นี้

คุณค่าและประโยชน์อันพึงมีจากปริญญานิพนธ์ฉบับนี้ ผู้จัดทำขอมอบแด่ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	**I**
บทคัดย่อภาษาอังกฤษ	**II**
กิตติกรรมประกาศ	**III**
สารบัญ	**IV**
สารบัญรูป	**VI**
สารบัญตาราง	**VIII**
บทที่ 1 บทนำ	**1**
1.1 ความสำคัญของโครงงาน	1
1.2 วัตถุประสงค์ของโครงงาน	1
1.3 ขอบเขตของโครงงาน	1
1.4 ขั้นตอนวิธีการดำเนินงาน	1
1.5 ประโยชน์ที่คาดว่าจะได้รับจากโครงงาน	2
บทที่ 2 ทฤษฎี	**3**
2.1 ไมโครคอนโทลเลอร์ตระกูล 8051	3
2.2 คุณลักษณะพื้นฐานของ 8051	4
2.3 ฐานเวลาในการทำงานของซีพียู 8051	6
2.4 หน่วยความจำข้อมูล	7
2.5 พอร์ตอินพุตและเอาต์พุต	11
2.6 การอินเตอร์รัปต์	15
บทที่ 3 การออกแบบและโครงสร้าง ของ Touch Board	**20**
3.1 Timer for Swimming	20
3.2 แผ่น Touch Board	21
บทที่ 4 วงจรที่เกี่ยวข้อง	**24**
4.1 การนำ Touch Board ไปใช้งาน	24
4.2 การขับ 7-Sengment	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

บทที่ 4 วงจรที่เกี่ยวข้อง(ต่อ) 24

4.3 การทำงานของไมโครคอนโทรลเลอร์ร่วมกับส่วนแสดงผล 28

4.4 การควบคุมตัวเลขหลักต่าง ๆ 30

4.5 รูปแบบวงจร 31

บทที่ 5 การทำงานของโปรแกรม 32

5.1 การทำงานของโปรแกรม 32

5.2 การขับ 7-Segment แบบมัลติเพล็กซ์ 34

5.3 โฟล์วชาร์ตแสดงการทำงานของโปรแกรม 34

บทที่ 6 โครงงานเมื่อทำการประกอบส่วนต่าง ๆ เรียบร้อยแล้ว 38

6.1 Touch Board เมื่อประกอบเรียบร้อยแล้ว 38

6.2 วงจรที่ใช้งานจริง 39

6.3 วงจรในส่วนของกล่อง Score Board 40

บทที่ 7 สรุปและวิจารณ์ 45

7.1 สรุป 45

7.2 วิจารณ์ 45

บรรณานุกรม 46

ภาคผนวก 47

ภาคผนวก ก. Source Code ของโปรแกรม MCS-51 48

ภาคผนวก ข. รายละเอียดข้อมูลของไอซีที่ใช้ในโครงงาน 55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
2.1	แผนภาพบล็อกแสดงหน่วยการทำงานพื้นฐานของไมโครคอนโทรเลอร์	5
2.2	การกำหนดหน้าที่ขาสัญญาณของไอซี 8051	5
2.3	แสดงแผนภาพเวลาพื้นฐานของ 8051 และลำดับช่วงเวลา State ในการทำคำสั่งหนึ่งไบต์	7
2.4	การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์	8
2.5	โครงสร้างของแต่ละบิตภายในพอร์ตอินพุต/เอาต์พุตของ 8051	14
2.6	แผนภาพแสดงโครงสร้างระบบอินเตอร์รัปต์ของ 8051	16
3.1	ส่วนประกอบของเครื่องจับเวลา	20
3.2	สถานะของส่วนต่าง ๆ	21
3.3	ลักษณะของ Strain gage	22
3.4	การนำสวิทช์มาใช้	22
3.5	การติดตั้งสวิทช์	23
3.6	ลักษณะของแผ่นพลาสติก	23
4.1	วงจรใช้งานส่วนของ SW	24
4.2	วงจรพื้นฐานการออกแบบ	25
4.3	แสดงการขับ 7- Segment 1 ตัว	26
4.4	การนำ 7- Segment มาเรียงเป็นตัวเลข 1 หลัก	27
4.5	การต่อ IC ULN 2003	28
4.6	การต่อ 8051 ร่วมกับ 74LS373	28
4.7	การต่อการใช้งานของขา control output	29
4.8	วงจรที่ใช้ในการทดลอง	31
4.9	แสดง Timer Diagram	31
5.1	วงจรแบบจำลอง	32
5.2	โฟลว์ชาร์ตแสดงการทำงานของโปรแกรมหลัก	35
5.3	โฟลว์ชาร์ตแสดงการแสดงผลของการขับตัวเลขแบบ Dynamic	36
5.4	โฟลว์ชาร์ตแสดงการตรวจสอบเงื่อนไขในการนับเลขแต่ละหลัก	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
6.1 Touch Board	38
6.2 Touch Board	39
6.3 รูปวงจรในกล่อง Control	39
6.4 การต่อขา Connector DB-25 เข้าที่ IC4 (74373)	40
6.5 การต่อ IC4 (74373) เข้าที่ IC5 (ULN2003)	41
6.6 การต่อ 7 – Segment 1 หลัก	42
6.7 โครงสร้างของ 7- Segment 1 ตัว	43
6.8 การต่อ 7-Segment เฉพาะส่วน a	43
6.9 การต่อ 7-Segment เฉพาะในส่วนมุม	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 ตารางแสดงไมโครคอนโทรลเลอร์ตระกูล MCS-51 ของบริษัทอินเทล	3
2.2 บริเวณแอดเดรส 00H-01FH	8
2.3 บริเวณแอดเดรสของกลุ่มรีจีสเตอร์	9
2.4 แสดงรีจีสเตอร์ใช้งานพิเศษ	11
2.5 แสดงสัญญาณอินเตอร์รัปต์และ Vector Address	15
2.6 บิตต่าง ๆ ของการอนุญาติการอินเตอร์รัปต์ภายใน Register IE	17
2.7 บิตต่าง ๆ ของการจัดระดับความสำคัญของการอินเตอร์รัปต์ภายใน Register IP	18
2.8 แสดงตำแหน่งของการอินเตอร์รัปต์	19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความสำคัญของโครงงาน

ในปัจจุบันอุปกรณ์จับเวลาในการแข่งขันว่ายน้ำนั้น ส่วนมากมีใช้เฉพาะในการแข่งขันระดับนานาชาติ ทั้งอุปกรณ์ตลอดจนบุคลากรที่เกี่ยวข้องทุกอย่าง มีการผูกขาดเพียงไม่กี่บริษัท ไม่ว่าจะเป็นแผ่น Touch Board หรือ ตัว Controller เอง ถ้ามีอุปกรณ์จับเวลาที่มีราคาถูก ใช้งานง่าย และสะดวกในการติดตั้ง สามารถผลิตได้เอง ก็จะสะดวก และลดค่าใช้จ่ายได้อย่างมาก จากแนวคิดนี้เอง โครงงานนี้จึงถูกสร้างขึ้น เพื่อตอบสนองวัตถุประสงค์ดังนี้

1.2 วัตถุประสงค์ของโครงงาน

1. เพื่อสร้างอุปกรณ์จับเวลาที่มีต้นทุนในการผลิตต่ำกว่าเครื่องต้นแบบในปัจจุบัน โดยอุปกรณ์ประกอบไปด้วยส่วนที่สำคัญคือ
   - แผ่น Touch Board
   - Controller
   - Score Board
2. อุปกรณ์จับเวลานี้สามารถใช้งานได้จริง
3. เพื่อศึกษาทฤษฎีของไมโครคอนโทรลเลอร์
4. เพื่อศึกษาการใช้งานร่วมของอุปกรณ์ต่าง ๆ ที่เกี่ยวข้องกับโครงงานนี้

1.3 ขอบเขตของโครงงาน

1. สามารถจับเวลาได้ละเอียดประมาณ 1/100 วินาที
2. สามารถใช้จับเวลาได้ 1 สู่ของสระว่ายน้ำจริง
3. สามารถจับเวลาได้สูงสุด 99 นาที 59.99 วินาที
4. แผ่น Touch Board มีขนาดเท่ากับมาตรฐานที่ใช้งานในการแข่งขันจริง

1.4 ขั้นตอนและวิธีการดำเนินงาน

1. ศึกษาเกี่ยวกับวัสดุอุปกรณ์ที่มีขายตามท้องตลาดที่สามารถนำมาประยุกต์ใช้งานได้
2. ศึกษาเกี่ยวกับการทำงานของ ไมโครคอนโทรลเลอร์ MCS-51 ที่เกี่ยวข้องกับโครงงาน
3. ศึกษาเกี่ยวกับการทำงานของอุปกรณ์ที่ใช้
4. ทดสอบการทำงานของโครงงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ปรับปรุงแก้ไข

6. สรุป

1.5 ประโยชน์ที่คาดว่าจะได้รับจากโครงงาน

1. อุปกรณ์ที่ประยุกต์ใช้สามารถนำไปใช้งานได้
2. ลดต้นทุนในการผลิตได้มาก
3. เข้าใจการทำงานของ ไมโครคอนโทรลเลอร์ MCS-51
4. เข้าใจการทำงานของการกำหนดฐานเวลาใน ไมโครคอนโทรเลอร์ MCS-51
5. สามารถออกแบบวงจรที่สามารถใช้งานได้จริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีที่เกี่ยวข้อง

2.1 ไมโครคอนโทรลเลอร์ ตระกูล 8051

บรรดาไมโครคอนโทรลเลอร์ที่มีการผลิตจากบริษัทต่าง ๆ จำนวนมากนั้น จะเห็นได้ว่าไมโครคอนโทรลเลอร์จากบริษัท อินเทล (INTEL CORPORATION) ในตระกูล MCS- 51 ได้มีการนำไปใช้งานกันแพร่หลายมากนับตั้งแต่ปี ค.ศ. 1980 เป็นต้นมาในระยะที่ผ่านมาก็ได้มีอีกหลายบริษัท เช่น บริษัท Phillips และ Siemens เป็นต้น ได้รับลิขสิทธิ์ในการไปผลิตจำหน่ายและได้มีการเพิ่มประสิทธิภาพและหน่วยการทำงานต่างๆ มากขึ้น ทำให้ในปัจจุบันมีไมโครคอนโทรลเลอร์จากผู้ผลิตต่างๆ ที่มีพื้นฐานมาจากไมโครคอนโทรลเลอร์ MCS-51 ของบริษัทอินเทลอยู่เป็นจำนวนมาก

ไมโครคอนโทรลเลอร์ตระกล MCS-51 ประกอบด้วย ไมโครคอนโทรลเลอร์หลายรุ่นซึ่งมี สถาปัตยกรรมพื้นฐานที่เหมือนกัน เพียงแต่มีขนาดหรือจำนวนของหน่วยทำงานภายในที่แตกต่างกันออกไป เพื่อความเหมาะสมในงานประยุกต์ต่างๆ ตามความต้องการดังแสดงให้เห็นในตารางที่ 2.1 โดยมีทั้งลักษณะที่ใช้เทคโนโลยีการผลิตไอซีวงจรรวมความจุสูงมากเช่น แบบ HMOS หรือ CHMOS ซึ่งมีคุณลักษณะที่สูงมากขึ้น และสิ้นเปลืองกำลังไฟฟ้าน้อยกว่ามาก

ตารางที่ 2.1 ตารางแสดงไมโครคอนโทรลเลอร์ตระกูล MCS- 51 ของบริษัทอินเทล

EMBEDDED CONTROLLERS										
Feature	8051AH	8031AH	8751H	80C51BH	80C31BH	87C51	8052AH	8032AH	8752	8044H
Program Memory (Bytes)	4K	-	4K	4K	-	4K	8K	-	8K	4K
RAM Memory (Bytes)	128	128	128	128	128	128	256	256	256	192
Program Memory Expansion (Off Chip) (Bytes)	64K	64K	64K	64K	64K	64K	64K	64K	64K	64K
Data Memory Expansion (Off Chip) (Bytes)	64K	64K	64K	64K	64K	64K	64K	64K	64K	64K
Max Clock Frequency (MHz)	12	12	12	16	16	16	16	12	12	12
Typical instruction Time (uS)	1	1	1	0.75	0.75	0.75	1	1	1	1
16-Bit Timer / Counters	2	2	2	2	2	2	3	3	3	2
Serial Communications	Synchronous Mode, Asynchronous Mode, 9 or 10 - Bit Programmable									HDLC/SDLC
No. of I/O Lines	32	16	32	32	16	32	32	16	32	32
Interrupt Sources	5	5	5	5	5	5	6	6	6	5
(Two Priority Levels) Power Requirements 125	125	250	24	24	29	175	175	175	200	
(ICC Max. mA) Programmable Power Modes Idle Power Down	-	-	-	4.0 mA 50 uA	4.0 mA 51 uA	4.0 mA 52 uA	-	-	-	- 30 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

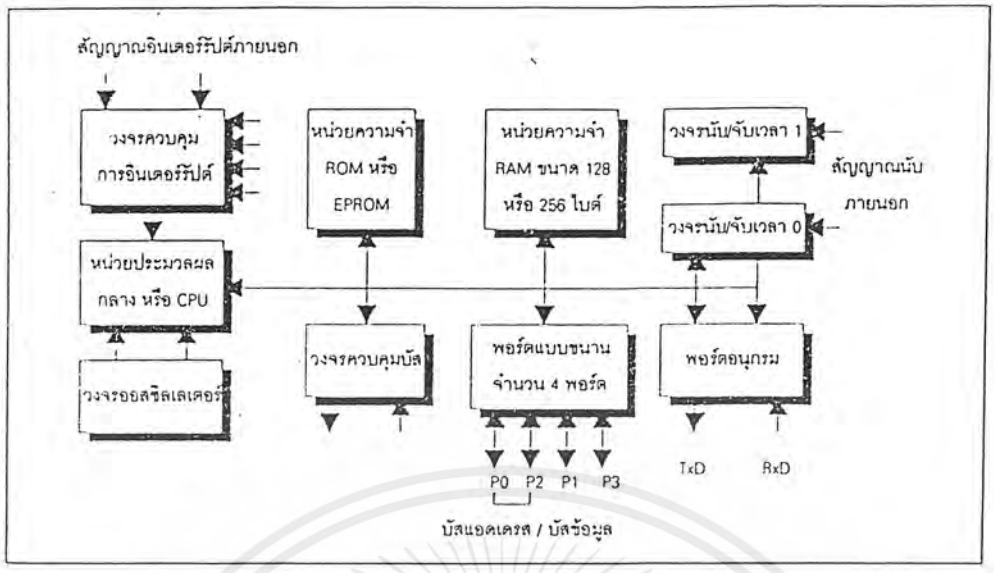
2.2 คุณลักษณะพื้นฐานของ 8051

จากแผนภาพในรูปที่ 2.1 นั้นแสดงให้เห็นถึงหน่วยการทำงานพื้นฐานของไมโครคอนโทรลเลอร์เบอร์ต่างๆ ที่จัดอยู่ภายในตระกูล MCS- 51 นี้ประกอบด้วย

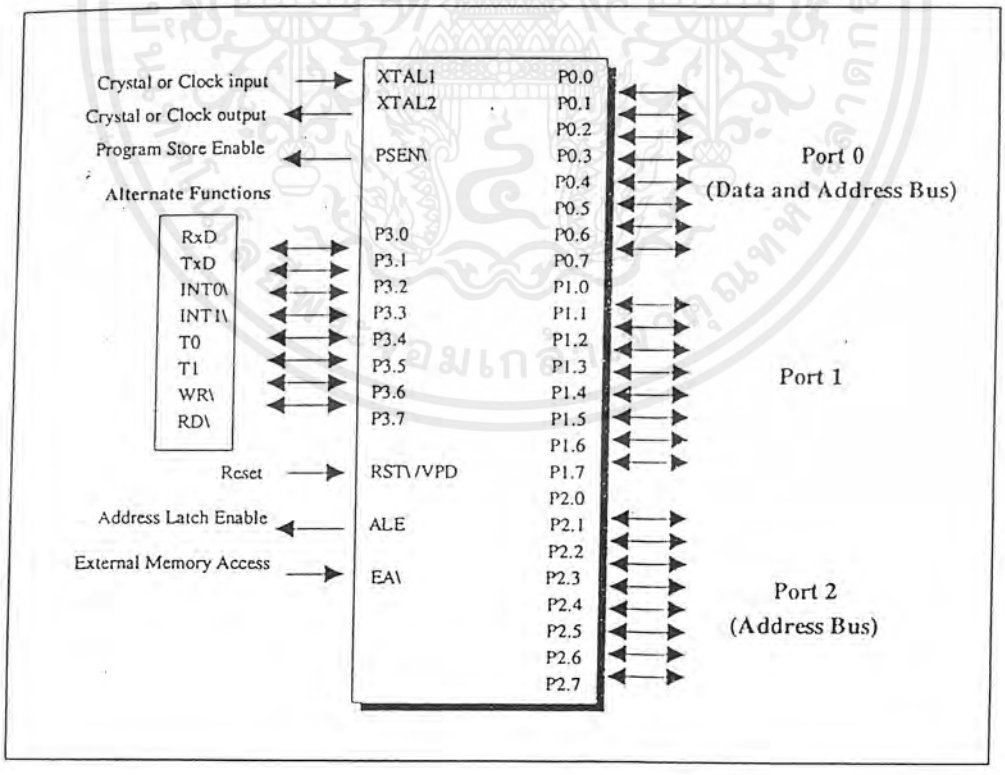
- หน่วยประมวลผลกลางขนาด 8 บิต
- มีหน่วยความจำโปรแกรม (Program Memory) ขนาด 4 กิโลไบต์ สำหรับเบอร์ 8051 และ 8031 สำหรับเบอร์ 8052 มีหน่วยความจำถึง 8 กิโลไบต์
- มีหน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ขนาด 128 ไบต์ สำหรับเบอร์ 8052 ขึ้นไปมีถึง 256 ไบต์
- สามารถอ้างตำแหน่งของหน่วยความจำข้อมูลและหน่วยความจำโปรแกรมแยกจากกันอย่างละ 64 กิโลไบต์
- มี ไทม์เมอร์ / เคาน์เตอร์ขนาด 16 บิต 2 ชุด (สำหรับ 8052 มี 3 ชุด) ทำงานได้ 4โหมด
- รับอินเตอร์รัพท์ได้ 6 แหล่ง 5 เวคเตอร์ สำหรับเบอร์ 8052 ขึ้นไปมี 8 แหล่ง 6 เวคเตอร์
- มีพอร์ต อินพุต / เอาต์พุต แบบขนานจำนวน 32 บิตสามารถแยกทำงานได้อิสระ
- มี พอร์ตรับส่งข้อมูลอนุกรม 2 พอร์ตแบบ Full Duplex เลือกรูปแบบได้ 4 โหมด

โดยมากแล้วไมโครคอนโทรลเลอร์ตระกูลนี้ มักจะมีรูปร่างของไอซีเป็นแบบ DIP ขนาด 40 ขาดังแผนภาพในรูปที่ 2.2 ซึ่งแต่ละขาของสัญญาณจะมีหน้าที่ที่ระบุชัดเจนตามสัญลักษณ์ชื่อย่อที่ กำกับในแต่ละขา อย่างไรก็ตามจะมีบางขาสัญญาณที่อาจจะมีหน้าที่ได้มากกว่าหนึ่งอย่าง (ซึ่งเขียนกำกับไว้ ว่า Alternate Function ในรูปที่ 2.2) ซึ่งจะไม่สามารถใช้งานในเวลาเดียวกันได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แผนภาพบล็อกแสดงหน่วยการทำงานพื้นฐานของไมโครคอนโทรลเลอร์



รูปที่ 2.2 การกำหนดหน้าที่ขาสัญญาณของไอซี 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ฐานเวลาในการทำงานของซีพียูภายใน 8051

8051 มีวงจรออสซิลเลเตอร์อยู่ภายใน สำหรับการสร้างพัลส์ของสัญญาณนาฬิกาซึ่งจะนำไปเป็นฐานเวลาหรือการกำหนดจังหวะการทำงานของหน่วยการทำงานทั้งหมดให้สอดคล้องกัน (Synchronization) โดยปกติแล้วก็มักจะทำโดยการใช้คริสตอลเชื่อมต่อเข้ากับขาสัญญาณ XTAL1และ XTAL2 พร้อมกับตัวเก็บประจุดังลักษณะในรูปที่ 2.3 หรืออาจจะเป็นสัญญาณนาฬิกาจากภายนอกก็ได้

พัลส์ความถี่ของสัญญาณนาฬิกาจะเรียกว่า Pulse (ใช้สัญลักษณ์เป็นตัวอักษร P) และคาบของสัญญาณนาฬิกานี้ เรียกว่า คาบเวลาออสซิลเลเตอร์ (Oscillator period) คาบเวลาออสซิลเลเตอร์จำนวนสองคาบเรียกว่า State (ใช้สัญลักษณ์ เป็นตัวอักษร S) ซึ่งจะนำไปใช้เป็นช่วงเวลาพื้นฐานการทำงานย่อยของไมโครคอนโทรลเลอร์ เช่น การนำคำสั่ง (Fetch) การถอดความหมาย (Decode) การประมวลผล (Execute) การเขียน ข้อมูล (Write) เป็นต้น ดังแสดงเป็นแผนภาพในรูปที่ 2.3 ช่วงเวลาของ State จำนวนหกครั้งจะเรียกว่า แมชชีน ไซเคิล (Machine Cycle) ดังนั้นค่าหนึ่งแมชชีน ไซเคิลจะใช้เวลา 12 คาบออสซิลเลเตอร์ ค่าของแมชชีนไซเคิลนี้จัดว่าเป็นช่วงเวลา ที่น้อยที่สุดในการทำคำสั่งใดคำสั่งหนึ่ง ซึ่งหากว่าเป็นคำสั่งที่ซับซ้อนมากก็จะต้องใช้เวลานานสองถึงสามแมชชีนไซเคิล

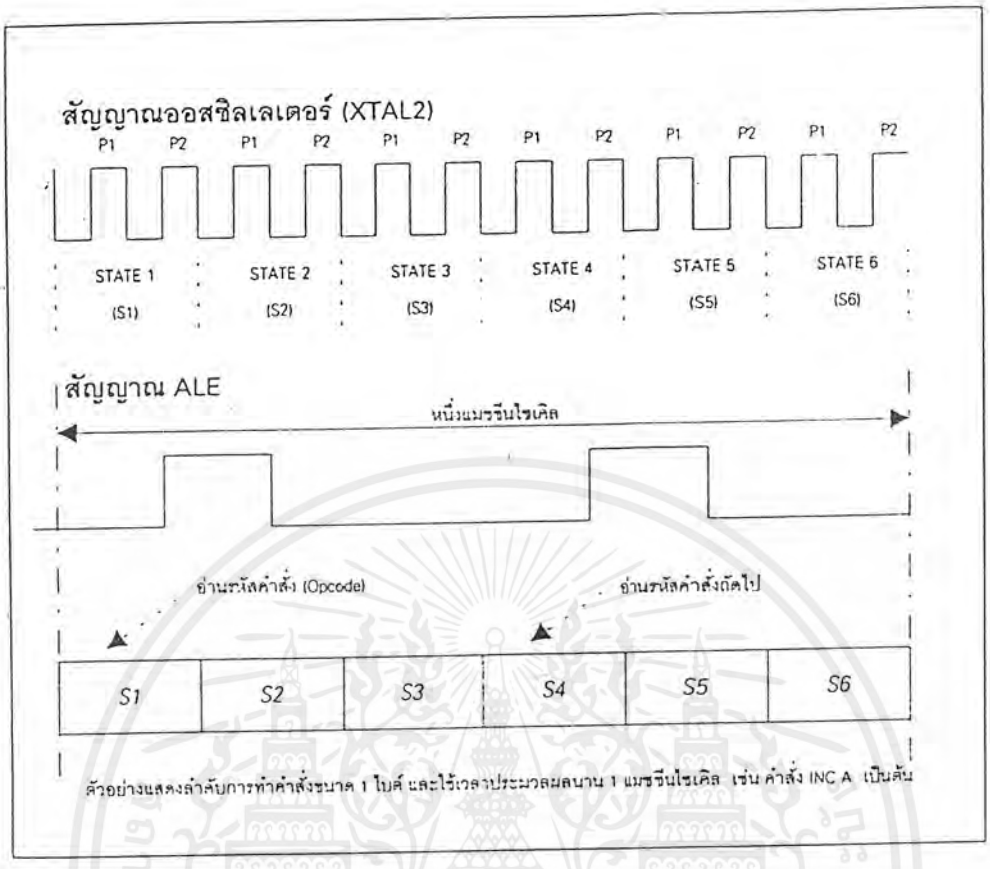
การคำนวณหาว่าเวลาที่ใช้ในการทำคำสั่งใดจนเสร็จสิ้น จะต้องดูว่าคำสั่งนั้นใช้จำนวนแมชชีนไซเคิลเป็นเท่าไหร่ในการประมวลผล เวลาที่ใช้จะคำนวณตามสูตร

$$T = \frac{C \times 12}{\text{Crystal Frequency}}$$

โดยที่ C เป็นค่าจำนวนแมชชีน ไซเคิลของคำสั่ง

Crystal Frequency เป็นค่าความถี่ของคริสตอลที่ใช้กับ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

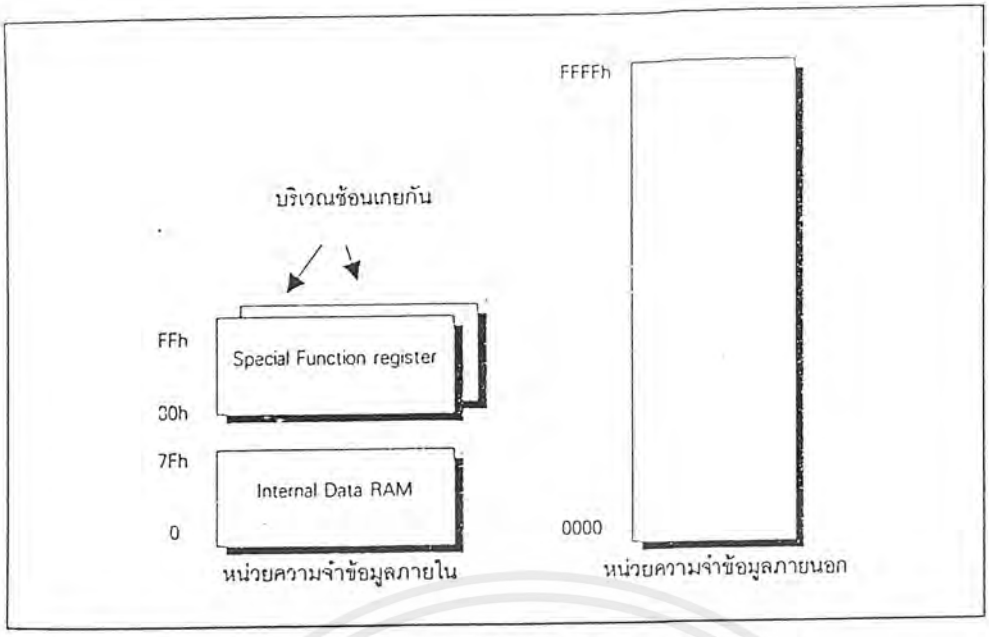


รูปที่ 2.3 แสดงแผนภาพเวลาพื้นฐานของ 8051 และลำดับช่วงเวลา State ในการทำคำสั่งหนึ่งไบต์

2.4 หน่วยความจำข้อมูล

หน่วยความจำข้อมูลที่มีหน้าที่สำหรับเก็บข้อมูล หรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำ RAM แบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟฟ้าให้กับระบบก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ภายในหน่วยความจำนี้สูญหายไป พื้นที่ของหน่วยความจำข้อมูลของ 8051 สามารถมีได้สูงสุดไม่ เกิน 64 กิโลไบต์ และแยกประเภทออกเป็นสองลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น ดังลักษณะของแผนภาพในรูปที่ 2.4 คือ หน่วยความจำโปรแกรมภายใน (Internal Data Memory) ซึ่งเป็น RAM ที่อยู่ภายในตัวของ ไอซีไมโครคอนโทรลเลอร์เองและหน่วยความจำข้อมูลภายนอก (External Data Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำ RAM มาเพิ่มเติมเข้าไปในวงจรซึ่งมีลักษณะเดียวกันกับการนำไอซี EPROM มาใช้งานเป็นหน่วยความจำโปรแกรมนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 การจัดพื้นที่หน่วยความจำข้อมูลสำหรับไมโครคอนโทรลเลอร์

หน่วยความจำข้อมูลภายใน

หน่วยความจำข้อมูลภายในของ 8052 มีทั้งหมด 256 ไบต์ โดยจำแนกออกได้เป็นสองลักษณะคือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลาง หรือ ซีพียู ใช้งานเท่านั้นซึ่งเรามักจะเรียกกันในอีกชื่อหนึ่งว่า รีจิสเตอร์ และพื้นที่ของหน่วยความจำข้อมูลภายในของ 8052 ซึ่งจำแนกออกเป็นสองส่วนดังนี้

หน่วยความจำขนาด 128 ไบต์แรก

บริเวณนี้จะมีตำแหน่งแอดเดรสอยู่ในช่วง 00H - 7FH ซึ่งยังได้มีการจำแนกย่อยออกไปอีกเป็นสามส่วนตามประเภทของการใช้งาน ดังนี้

บริเวณแอดเดรส 00H - 1FH เป็นจำนวน 32 ไบต์ จำแนกออกเป็นกลุ่ม หรือ แบงก์ (BANK) ข้อมูลจำนวน 8 ไบต์รวมทั้งหมดสี่กลุ่ม พื้นที่ข้อมูลในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ใช้งานทั่วไปซึ่งมีชื่อเรียกว่า รี จิสเตอร์ R0-R7 ดังตารางที่ 2.2

ตารางที่ 2.2 บริเวณแอดเดรส 00H - 1FH

แอดเดรส	รี จิสเตอร์แบงก์	ชื่อรี จิสเตอร์ใช้งาน
00H - 07H	0	R0 - R7
08H - 0FH	1	R0 - R7
10H - 17H	2	R0 - R7
18H - 1FH	3	R0 - R7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าชื่อของรี จิสเตอร์ไม่ว่าจะอยู่ในรี จิสเตอร์แบงก์ใดก็ตาม ก็จะมีชื่อ R0 – R7 เหมือนกันทั้งสิ้น (ดูตารางที่ 2.2) ดังนั้นในการใช้งานผู้ใช้จะต้องให้ความระมัดระวังว่าต้องการรีจิสเตอร์นั้นๆจากแบงก์ใด การสวิตช์เลือกแต่ละกลุ่มของรีจิสเตอร์นี้ก็ทำได้โดยเพียงการกำหนดค่าของบิต RS0 และ RS1 ที่อยู่ภายในรี จิสเตอร์ PSW ดังตารางที่ 2.3

ตารางที่ 2.3 บริเวณแอดเดรสของกลุ่มรี จิสเตอร์

รี จิสเตอร์	บิต RS0	บิต RS1	ตำแหน่งหน่วยความจำ
แบงก์ 0	0	0	0000H
แบงก์ 1	0	1	0008H
แบงก์ 2	1	0	0010H
แบงก์ 3	1	1	0018H

อย่างไรก็ตามโดยทั่วไปก็มักจะมีการใช้งานรี จิสเตอร์R0-R7เฉพาะในแบงก์ 0 เท่านั้น ดังนั้นพื้นที่ของแบงก์อื่น ๆ ที่เหลือก็สามารถนำมาใช้ในลักษณะของหน่วยความจำข้อมูลภายในปกติด้วยการอ้างถึงหมายเลขของแอดเดรสนั้น ๆ โดยตรง

บริเวณแอดเดรส 20H- 2FH จำนวน 16 ไบต์ บริเวณพื้นที่เป็นส่วนสำหรับผู้ใช้ซึ่งจะมีความพิเศษต่างไปจากหน่วยความจำอื่น ๆ เนื่องจากผู้ใช้สามารถอ้างถึงหน่วยความจำบริเวณนี้ได้ทั้งในลักษณะของไบต์ข้อมูลเหมือนปกติ หรืออาจจะเป็นแบบบิตได้โดยตรงดังนั้นหากว่ามองในลักษณะบิตข้อมูลแล้ว ก็จะมีพื้นที่ตัวแปรแบบบิตใช้งานได้ถึง 128 บิต โดยตำแหน่งแรกของบิตจะเป็นบิตซึ่งเริ่มต้นนับจากบิตนัยสำคัญต่ำสุด (LSB) ของแอดเดรส 20H เป็นต้นไปจนกระทั่งถึงบิตที่ 127 ซึ่งเป็นบิตนัยสำคัญสูงสุด (MSB) ของแอดเดรส 2FH

ความสามารถในการใช้งานพื้นที่ส่วนนี้แบบบิตข้อมูลโดยตรงนี้นับว่าน่าสนใจมาก และถือเป็นการใช้งาน 8051 อย่างเต็มประสิทธิภาพทีเดียว เนื่องจากว่า 8051 ได้รับการออกแบบมาสำหรับงานควบคุมเป็นพื้นฐานอยู่แล้ว ซึ่งส่วนมากงานลักษณะนี้หากเป็นการนำเข้าข้อมูลก็มักจะเป็นเพียงการอ่านค่าสถานะลอจิกของสายสัญญาณ หรือกรณีการส่งออกข้อมูลก็จะเป็นการกำหนดสภาวะ ลอจิกให้กับวงจรภายนอกผ่านทางบิตใดบิตหนึ่งอยู่แล้ว ดังนั้นหากว่ามีการกำหนดบิตหรืออ่านค่าของบิตมาโดยตรง แทนที่กระทำกันภายในโปรเซสเซอร์โดยทั่วไป ก็จะเพิ่มความสะดวกและรวดเร็วในการเขียนโปรแกรมควบคุมมาก บริเวณแอดเดรส 30H – 7FH เป็นบริเวณที่สามารถนำไปใช้งานได้อย่างอิสระ โดยสามารถอ้างถึงได้ในลักษณะของไบต์ข้อมูลตามปกติเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำขนาด 128 ไบต์ถัดไป

พื้นที่ตั้งแต่บริเวณตั้งแต่แอดเดรส 80H - FFH เป็นบริเวณของหน่วยความจำที่มีการใช้งานได้ตั้งแต่เบอร์ 8052 ขึ้นไป โดยจะนำมาใช้เป็นตำแหน่งของรี จิสเตอร์หน้าที่พิเศษ (Special Function Register หรือ SFR) จำนวน 20 ตำแหน่งดังแสดงในตารางที่ 2.4

สำหรับไมโครคอนโทรลเลอร์เบอร์ 8052 จะมีหน่วยความจำข้อมูลภายในสำหรับการใช้งานเพิ่มมากขึ้นกว่าเบอร์อื่น ๆ เช่น 8031 หรือ 8751 อีก 128 ไบต์ โดยจะอยู่บริเวณช่วงแอดเดรส 80H – FFH เช่นกัน ซึ่งแม้ว่าจะเป็นพื้นที่ที่มีหมายเลขแอดเดรสเดียวกับส่วนของรีจิสเตอร์หน้าที่พิเศษ แต่ในความเป็นจริงแล้วจะเป็นพื้นที่หน่วยความจำอีกบริเวณหนึ่ง ซึ่งจะมีการซ้อนทับ (Overlap) กันให้อยู่ในบริเวณแอดเดรสส่วนนี้ ซึ่งหากว่าผู้ใช้งานต้องการจะเก็บข้อมูลในพื้นที่บริเวณนี้ จะต้องอาศัยการอ้างถึงหน่วยความจำแบบอ้อม (Indirect Addressing) เท่านั้น

รีจิสเตอร์หน้าที่พิเศษ

รีจิสเตอร์หน้าที่พิเศษ (SFR) เป็นรี จิสเตอร์สำหรับการควบคุมหน้าที่และการทำงานของอุปกรณ์ หรือพอร์ตของ 8051 ทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H – FFH การใช้งานรีจิสเตอร์หน้าที่พิเศษเหล่านี้ สามารถทำได้ทางการระบุถึงชื่อของรี จิสเตอร์ หรือ ตำแหน่งแอดเดรสที่เป็นของรี จิสเตอร์นั้นก็ได้

สำหรับการอ้างถึงตำแหน่งของรี จิสเตอร์หน้าที่พิเศษต่าง ๆ นั้น จะต้องเป็นการระบุโดยการอ้างถึงหน่วยความจำโดยตรง (Direct addressing) เท่านั้น เพราะจะได้เป็นการแบ่งแยกพื้นที่ที่ซ้อนทับกันอยู่ได้ว่า พื้นที่ที่อ้างถึงนั้นเป็นของส่วนใด

ตารางต่อไปนี้แสดงให้เห็นลักษณะการจัดพื้นที่หน่วยความจำ สำหรับ SFR เหล่านี้โดยมีข้อสังเกตว่า รี จิสเตอร์ที่อยู่ในตำแหน่งแอดเดรสที่เป็นจำนวนทวีคูณของค่า 8 จะสามารถอ้างถึงระดับบิตได้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 แสดงรี จิสเตอร์ใช้งานพิเศษ (Special Function Register หรือ SFR)

สัญลักษณ์	ชื่อรี จิสเตอร์	แอดเดรส	การอ้างถึงแบบบิต
ACC	Accumulator	0E0H	ได้
B	B register	0F0H	ได้
PSW	Program Status Word	0D0H	ได้
SP	Stack Pointer	81H	ไม่ได้
DPTR	Data Pointer (DPH & DPL)	82H-83H	ไม่ได้
P0	Port 0	80H	ได้
P1	Port 1	90H	ได้
P2	Port 2	0A0H	ได้
P3	Port 3	0B0H	ได้
IP	Interrupt Priority	0B8H	ได้
IE	Interrupt Enable	0A8H	ได้
TMOD	Timer / Counter mode	89H	ไม่ได้
TCON	Timer / Counter control	88H	ได้
TH0	Timer / Counter 0 (high)	8CH	ไม่ได้
TL0	Timer / Counter 0 (low)	8AH	ไม่ได้
TH1	Timer / Counter 1 (high)	8DH	ไม่ได้
TL1	Timer / Counter 1 (low)	8BH	ไม่ได้
SCON	Serial Control	98H	ได้
SBUF	Serial data buffer	99H	ไม่ได้
PCON	Power control	87H	ไม่ได้

2.5 พอร์ตอินพุต และ เอาต์พุต

พอร์ต มีความหมายถึง แอดเดรสหนึ่งที่ได้รับการกำหนดไว้เพื่อการโอนย้ายข้อมูลระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอก การกำหนดประเภทของการติดต่อขึ้นอยู่กับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทิศทางการไหลของข้อมูลเมื่อพิจารณาจากไมโครคอนโทรลเลอร์เป็นหลัก ดังนั้นการนำเข้าข้อมูลจากภายนอกจึงเรียกว่า การอินพุต (input) และสำหรับในกรณีตรงกันข้ามกัน การส่งออกข้อมูลออกไปก็จะเรียกว่า การเอาต์พุต (output)

พอร์ตแบบขนานของ 8051

มีโครงสร้างของพอร์ตที่สามารถใช้งานแบบขนานได้จำนวนทั้งหมดสี่พอร์ต เรียกชื่อเรียงตามลำดับว่า พอร์ต 0, 1,2 และ 3 ซึ่งเป็นพอร์ตขนาด 8 บิตทั้งหมด การใช้งานพอร์ตสามารถทำได้ทั้งในลักษณะของเส้นสัญญาณเดี่ยว ๆ หรือกลุ่มของสัญญาณได้ นอกจากนี้พอร์ต 0,2 และ 3 ยังถูกนำไปใช้งานอื่นที่ไม่ใช่เป็นพอร์ตอินพุต หรือ เอาต์พุต ด้วยโดยที่ พอร์ต 0 จะทำหน้าที่มัลติเพล็กซ์ ระหว่างแอดเดรสไบต์ต่ำและบัสข้อมูลสำหรับการติดต่อกับวงจรภายนอก ซึ่งต้องรวมกับข้อมูลบัสแอดเดรสไบต์สูงซึ่งจะส่งออกมาทางพอร์ต 2 สำหรับพอร์ต 3 นั้นนอกเหนือไปจากความสามารถเช่นพอร์ตปกติแล้วยังประกอบไปด้วย

- P3.0 / RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม (UART)
- P3.1 / TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม (UART)
- P3.2 / INT0 (External Interrupt0) ใช้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์0
- P3.3 / INT1 (External Interrupt1) ใช้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์1
- P3.4 / T0 (Counter0 External Input) รับสัญญาณพัลซ์อินพุต เข้าไปยังวงจร Counter0
- P3.5 / T1 (Counter1 External Input) รับสัญญาณพัลซ์อินพุต เข้าไปยังวงจร Counter1
- P3.6 / WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลลงหน่วยความจำข้อมูลภายนอก
- P3.7 / RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำข้อมูลภายนอกการใช้งานพอร์ตลักษณะงานแบบอื่น ๆ ที่ไม่ใช่เป็นพอร์ตแบบอินพุต เอาต์พุต นี้จะดำเนินการโดย 8051 เองโดยอัตโนมัติ

โครงสร้างการทำงานของพอร์ต 8051

จากลักษณะโครงสร้างของแต่ละบิตภายในพอร์ตทั้งหมดของ 8051 ซึ่งได้แสดงไว้ในรูปที่ 2.5 นั้นจะเห็นว่ามีความคล้ายคลึงกันตามลักษณะโครงสร้างที่เรียกว่า Quasi- bidirectional port แต่ยกเว้น พอร์ต 0 ซึ่งเพียงแต่ไม่มีตัวต้านทานที่ทำหน้าที่ Pull- up สัญญาณไว้ภายในเท่านั้น วงจรประกอบอื่นภายในยังมีฟลิปฟลอปแบบ D ซึ่งมีผลทำให้พอร์ตสามารถแลตซ์หรือค้างสภาวะของสัญญาณไว้ได้ นอกจากนี้ในส่วนเอาต์พุตของฟลิปฟลอป เฉพาะของพอร์ต 0 และพอร์ต2 จะมีโครงสร้างที่ทำหน้าที่คล้ายกับสวิตซ์เพิ่มขึ้นเพื่อควบคุมเอาต์พุตนี้ต่อเข้ากับส่วนของทรานซิสเตอร์ในระหว่างที่ไม่ได้มีการทำงานในลักษณะของบัสแอดเดรสหรือบัสข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับบัฟเฟอร์จำนวนสองตัวของทุกบิตในพอร์ตนั้นมีการทำงานแยกกันโดยอิสระ โดยตัวที่อยู่ห่างทางด้านบนจะยอมให้สัญญาณผ่านได้ก็ต่อเมื่อการอ่านค่าข้อมูลที่ค้างไว้ ส่วนอีกตัวหนึ่งซึ่งอยู่ทางด้านล่างจะถูกใช้งานเฉพาะเมื่อได้มีการอ่านสถานะของขาสัญญาณเท่านั้น

การใช้งานพอร์ตเป็นการอินพุต

การใช้งานพอร์ตเป็นการอินพุต ข้อมูลจะต้องเริ่มด้วยการส่งข้อมูลที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ตนั้นก่อนเป็นลำดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุต ของบิตนั้นทำให้ขาสัญญาณของบิตนั้นถูกต่อเข้ากับตัวต้านทาน ซึ่งทำหน้าที่พูล อัพภายในซึ่งจะมีผลให้บิตนั้นๆ ของพอร์ต 1,2 และ 3 เป็นสภาวะลอจิกสูงตัวต้านทานนี้มีค่าประมาณ 50 kΩ ซึ่งเป็นค่าที่สูงมาก และทำให้อุปกรณ์ภายนอกสามารถขับสัญลักษณ์ของพอร์ตเหล่านี้เป็นลอจิกต่ำได้ง่าย สำหรับบิตของพอร์ต 0 นั้นแม้ว่าจะมีหลักการทำงานที่คล้ายคลึงกันกับบิตของพอร์ตอื่นๆ แต่เนื่องจากการที่ไม่มีตัวต้านทานที่ทำหน้าที่ Pull-up ภายในไว้ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุต นั้นหยุดการทำงาน ก็จะเป็นผลให้ขาสัญญาณนี้อยู่ในสภาวะอิมพีแดนซ์สูงแทน

การใช้งานพอร์ตเป็นการเอาต์พุต

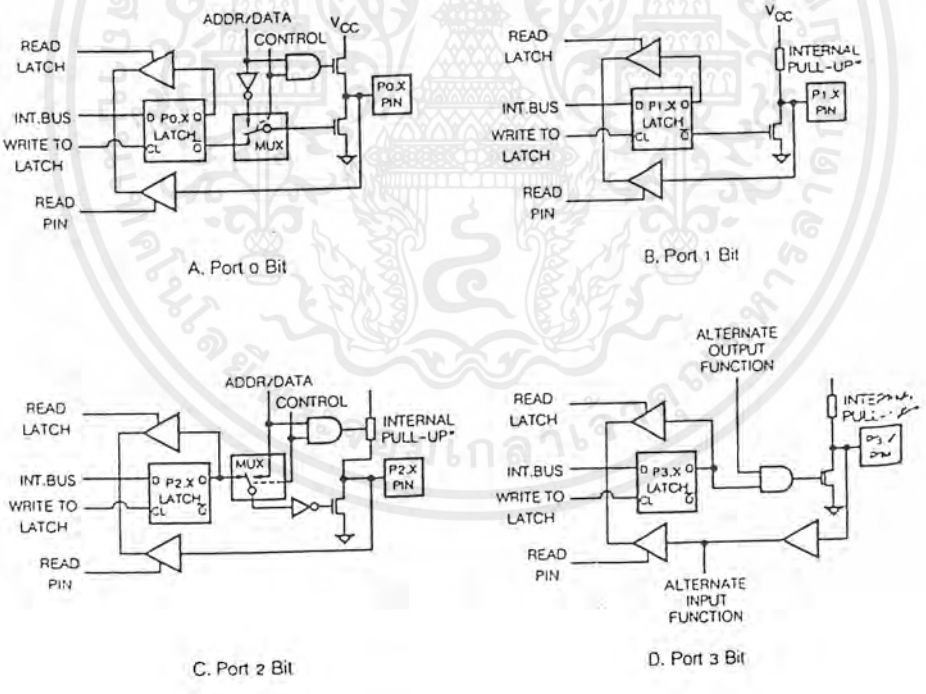
เมื่อมีการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ตทุกพอร์ต ข้อมูลนี้จะถูกส่งให้กับฟลิปฟลอบ ซึ่งจะค้างค่านี้ไว้ และจะมีผลทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นทำงานดังนั้นขาสัญญาณก็จะมีสภาวะลอจิกต่ำด้วย ส่วนการส่งข้อมูลที่มีค่าเป็น 1 ออกมานั้นในกรณีที่เป็นการทำงานแต่ละบิตของพอร์ต 1 ,2หรือ 3 จะทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุต นั้นหยุดการทำงานมีผลทำให้ขาของสัญญาณเป็นลอจิกสูงด้วยตัวต้านทานที่ Pull-up อยู่ภายใน แต่สำหรับการทำงานในแต่ละบิตของทางพอร์ต 0 นั้น จะมีผลที่แตกต่างกันออกไปโดยขาสัญญาณจะเป็นสภาวะอิมพีแดนซ์สูงแทนเนื่องจากไม่มีตัวต้านทานภายในเชื่อมอยู่นั่นเอง ดังนั้นในการใช้งานพอร์ต 0 เป็นการเอาต์พุต ข้อมูลจึงจำเป็นจะต้องใช้ตัวต้านทานทางภายนอก pull- up สัญญาณไว้กับลอจิกสูงแทน ความสามารถอีกประการหนึ่งเกี่ยวกับพอร์ตอินพุต / เอาต์พุต ของ 8051 เป็นวิธีการอ่านค่าลอจิกจากพอร์ตซึ่งมีได้สองวิธี คือ การอ่านค่าลอจิกที่ขาสัญญาณ (Port Pin) และการอ่านค่าลอจิกของการแลตช์ที่พอร์ต (Port Latch) ดังจะสังเกตได้จากรูปที่ 2.5 วิธีการอ่านค่าจากพอร์ตทั้งแบบนี้จะช่วยให้ระบบทำงานได้ด้วยความถูกต้องมากยิ่งขึ้น ยกตัวอย่างเช่น หากว่าพอร์ตถูกนำไปต่อกับขาเบสของทรานซิสเตอร์แบบ NPN และขาอิมิตเตอร์ต่อกับกราวด์ของระบบเมื่อมีการส่งค่าลอจิก 1 ออกไปจะมีผลทำให้ทรานซิสเตอร์ทำงาน ในขณะนั้นถ้าซีพียูมีการอ่านค่าลอจิกจากขาสัญญาณของพอร์ตนี้ก็จะมีการส่งค่าลอจิกต่ำเนื่องจากมองเห็นค่าศักย์ไฟฟ้าระหว่างขาเบสและขาอิมิตเตอร์ซึ่งมีค่าประมาณ 0.6 โวลต์แทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นในกรณีเช่นนี้ถ้าหากว่าเป็นการอ่านค่าจากลอจิกของการแลตซ์ ก็จะได้รับค่าระดับลอจิกสูง ซึ่งเป็นค่าที่ถูกต้องตามความเป็นจริง

ลักษณะสมบัติของพอร์ตอินพุต / เอาต์พุต

ดังได้กล่าวมาแล้วว่าพอร์ต 1,2 และ 3 ของ 8051 มีตัวต้านทาน (ซึ่งสร้างขึ้นจาก FET) ทำหน้าที่ Pull-up ขาสัญญาณไว้และมีค่าประมาณ 50kΩ ซึ่งถือว่ามีค่าที่สูงมาก เป็นผลทำให้การเปลี่ยนแปลงระดับสัญญาณลอจิกจากสูงไปต่ำทำได้อย่างรวดเร็ว แต่ในกรณีตรงข้ามจะใช้เวลาน้อยมาก ดังนั้นในการแก้ปัญหา จึงได้มีการออกแบบตัวต้านทานเพิ่มขึ้นอีกตัวขนานไว้โดยมีประมาณ 1 kΩ เรียกว่า Speed-up Resistor ซึ่งยอมให้กระแสไหลผ่านได้มากขึ้นประมาณ 50 - 100 เท่าและจะมีการเชื่อมต่อตัวต้านทานที่เพิ่มขึ้นนี้ เฉพาะเมื่อมีการเปลี่ยนระดับสัญญาณจากลอจิกต่ำไปเป็นลอจิกสูงเท่านั้น โดยใช้เวลาประมาณ 2 คล็อกไซเคิล



รูปที่ 2.5 โครงสร้างของแต่ละบิตภายในพอร์ตอินพุต / เอาต์พุตของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเตอร์รัปต์

การอินเตอร์รัปต์ คือ การขัดจังหวะโปรแกรมชั่วขณะแล้วมาทำโปรแกรมบริการอินเตอร์รัปต์ (Interrupt Service Routine; ISR) การตรวจสอบสัญญาณการร้องขออินเตอร์รัปต์จะตรวจสอบที่ตำแหน่ง S5P2 ของทุกๆ แมชชีน ไซเคิลเมื่อพบแล้วในช่วงแมชชีน ไซเคิลที่ 2 จะเป็นการตรวจสอบว่าเป็นของอุปกรณ์ใด และแมชชีน ไซเคิลที่ 3 จะกระโดดไปทำโปรแกรมบริการอินเตอร์ รัปต์ นั้นๆ

ประเภทของการอินเตอร์รัปต์

ไมโครคอนโทรลเลอร์ 8051 สามารถเกิดการอินเตอร์รัปต์ โดยจำแนกตามแหล่งที่มาของสัญญาณ (Signal Source) ของสัญญาณอินเตอร์รัปต์นั้นๆ ได้แก่

- สัญญาณอินเตอร์รัปต์จากภายนอก (External Interrupt) การตรวจสอบสัญญาณที่เข้าอินเตอร์รัปต์นี้ จะสามารถกำหนดให้มีการตรวจสอบในลักษณะเมื่อได้มีการเปลี่ยนแปลงระดับสัญญาณ (Level - Sensitive) ไปแล้วหรือในช่วงเวลาขณะเริ่มมีการเปลี่ยน แปลงสัญญาณจากลอจิกสูงไปเป็นลอจิกต่ำ
- สัญญาณอินเตอร์รัปต์ภายใน (Internal Interrupt) แหล่งกำเนิดของสัญญาณนี้จะเป็นวงจรภายในของไมโครคอนโทรลเลอร์เอง

โครงสร้างการอินเตอร์รัปต์

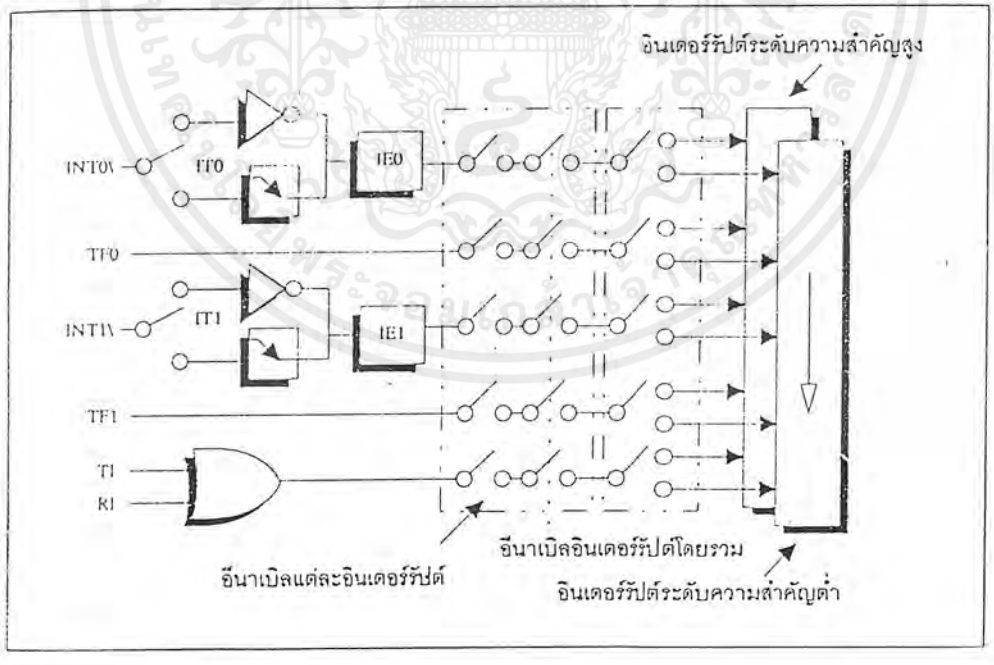
ตารางที่ 2.5 แสดงสัญญาณอินเตอร์รัปต์ และ Vector Address

ลำดับที่	ชื่อสัญญาณ	ความหมาย	Vector Address
1	IE0	สัญญาณอินเตอร์รัปต์จากภายนอกทางขาสัญญาณ P3.2 (INT0) โดย 8051 จะทำการสุ่มตัวอย่างเมื่อสิ้นสุดทุกแมชชีน ไซเคิล	0003H
2	TF0	สัญญาณการเกิดโอเวอร์โฟลว์ของ Timer 0	000BH
3	IE1	สัญญาณอินเตอร์รัปต์จากภายนอกทางขาสัญญาณ P3.3 (INT1) โดย 8051 จะทำการสุ่มตัวอย่างเมื่อสิ้นสุดทุกแมชชีน ไซเคิล	0013H
4	TF1	สัญญาณการเกิดโอเวอร์โฟลว์ของ Timer1	001BH
5	TI+RI	การเกิดอินเตอร์รัปต์ที่เกิดขึ้นจากการรับ/ ส่งข้อมูล อนุกรมทำให้มีผลต่อแฟลก อินเตอร์รัปต์ RI และ TI	0023H
6	TF2+EXF2	จาก Timer/ Counter 2 (มีเฉพาะเบอร์ 8252 ขึ้นไป)	002BH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากแผนภาพโครงสร้างระบบอินเตอร์รัปต์ของ 8051 ในรูปที่ 2.6 จะเห็นได้ว่าเมื่อเกิดการอินเตอร์รัปต์สัญญาณต่างๆขึ้น จะส่งผลให้มีการควบคุมเพื่อสั่งให้ไมโครโปรเซสเซอร์กระโดดไปทำงานที่ตำแหน่งแอดเดรสต่าง ๆ ตามประเภทของแหล่งกำเนิดสัญญาณอินเตอร์รัปต์ที่เกิดขึ้น ซึ่งปกติแล้วควรจะต้องมีการสร้างโปรแกรมที่ตำแหน่งเหล่านี้ไว้ เพื่อทำหน้าที่เป็นโปรแกรมย่อยบริการอินเตอร์รัปต์

การกำหนดให้ 8051 สามารถตอบรับการอินเตอร์รัปต์แต่ละประเภท ทำได้โดยการกำหนดบิตของข้อมูลที่เกี่ยวข้อง ซึ่งมักจะอยู่ภายในรี จิสเตอร์ TCON และ SCON หากว่าได้มีการกำหนดบิตของข้อมูลที่เกี่ยวข้อง ซึ่งมักจะอยู่ภายในรี จิสเตอร์ IE (Interrupt Enable Register) ด้วยแล้ว ก็สามารถตอบรับการอินเตอร์รัปต์ของสัญญาณนั้น ๆ ก็ได้ นอกจากนี้แล้วตามแผนภาพในรูปที่ 2.6 ยังแสดงให้เห็นว่าสัญญาณอินเตอร์รัปต์แต่ละประเภทนั้น ยังสามารถที่จะกำหนดระดับความสำคัญ (Priority) ของการอินเตอร์รัปต์ได้สองลักษณะ คือ ระดับความสำคัญสูง หรือต่ำ (Higher / Low Priority) กล่าวคือ ขณะที่กำลังประมวลผลอยู่ภายในส่วนของโปรแกรมย่อยบริการอินเตอร์รัปต์ ของสัญญาณที่มีระดับความสำคัญต่ำอยู่ ก็อาจจะถูกขัดจังหวะให้ไปประมวลผลของสัญญาณที่มี ระดับความสำคัญสูงกว่าได้ แต่หากว่าเป็นสัญญาณอินเตอร์รัปต์ที่มีระดับความสำคัญต่ำเช่นเดียวกันแล้ว ก็จะต้องรอให้เสร็จสิ้นการประมวลผลที่ดำเนินการอยู่ก่อน



รูปที่ 2.6 แผนภาพแสดงโครงสร้างระบบอินเตอร์รัปต์ของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การควบคุมอินเตอร์รัปต์

ตามโครงสร้างด้านการจัดอินเตอร์รัปต์ของ 8051 สามารถกำหนดเลือกเพื่อยินยอมหรือไม่ยินยอม (Enable / Disable) ให้มีการอินเตอร์รัปต์ของแต่ละสัญญาณได้ โดยวิธีการกำหนดค่าของบิตภายในรี จิสเตอร์ IE ซึ่งมีทั้งแบบที่ระบุถึงอินเตอร์รัปต์โดยรวมทั้งหมด (บิตที่ 7 : EA) และอินเตอร์รัปต์แต่ละประเภทได้ ในกรณีที่กำหนดค่าข้อมูลเป็น 1 ให้กับบิตจะมีความหมายถึงการยินยอมให้ มีการอินเตอร์รัปต์เกิดขึ้นได้ และจะเป็นกรณีตรงข้ามกันสำหรับการกำหนดค่าข้อมูลที่เป็น 0 หากลองย้อนกลับไปพิจารณาแผนภาพในรูปที่ 2.6 อีกครั้งจะเห็นว่าจะต้องทำการกำหนดให้ยินยอมการอินเตอร์รัปต์ทั้งหมดเกิดขึ้นก่อน จึงจะมีผลทำให้การกำหนดบิตเพื่อการยินยอมของแต่ละอินเตอร์รัปต์มีผลเกิดขึ้นได้

ชื่อ Register IE (Interrupt Enable Control) ตำแหน่ง : A8H ค่าเริ่มต้น : 0x00 0000b

EA	—	ET2	ES	ET1	EX1	ET0	EX0

ตารางที่ 2.6 บิตต่าง ๆ ของการอนุญาตการอินเตอร์รัปต์ภายใน Register IE

ชื่อบิต	ตำแหน่ง	การทำงาน
EA	IE.7	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์โดยรวม
—	IE.6	—
ET2	IE.5	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์ Timer 2
ES	IE.4	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์พอร์ตอนุกรม
ET1	IE.3	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์ Timer 1
EX1	IE.2	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์ INT1
ET0	IE.1	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์ Timer 0
EX0	IE.0	อีนาเบิล / ดิสเอเบิล การเกิดอินเตอร์รัปต์ INT0

<u>หมายเหตุ</u> ถ้าต้องการ Disable ทั้งหมดให้ใช้คำสั่ง CLR , EA เพียงคำสั่งเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

42524

ระดับความสำคัญของการอินเตอร์รัปต์

การกำหนดระดับความสำคัญให้กับสัญญาณอินเตอร์รัปต์ แต่ละประเภทนั้น สามารถทำได้โดยการกำหนดข้อมูลที่มีค่าเป็น 1 หรือ 0 ให้กับบิตภายในรีจิสเตอร์ IP (Interrupt Priority) ดังแสดงในตารางรูปที่ 2.7 โดยหากว่ามีค่าเป็น 1 ก็จะทำให้สัญญาณอินเตอร์รัปต์นั้น ๆ มีระดับความสำคัญสูง และในกรณีตรงข้ามกันสำหรับการกำหนดค่าเป็น 0

กรณีที่สัญญาณที่เข้ามาอินเตอร์รัปต์มีระดับความสำคัญเดียวกันเกิดขึ้นพร้อมกัน ก็อาจจะทำให้เกิดปัญหาขึ้นได้ อย่างไรก็ตาม 8051 ก็มีโครงสร้างทางด้านฮาร์ดแวร์ในการพิจารณาตามลำดับดังตารางที่ 5 ซึ่งลำดับความสำคัญเอาไว้ ตามลำดับ

ชื่อ Register IP (Interrupt Priority) ตำแหน่ง : B8H ค่าบิตเริ่มต้น : 0000 0000b

PCT	X	PT2	PS	PT1	PX1	PT0	PX0

ตารางที่ 2.7 บิตต่าง ๆ ของการจัดระดับความสำคัญของการอินเตอร์รัปต์ ภายใน Register IP

ชื่อบิต	ตำแหน่ง	การทำงาน
—	IP.7	—
—	IP.6	—
PT2	IP.5	ระดับความสำคัญของ Timer2
PS	IP.4	ระดับความสำคัญของพอร์ตอนุกรม
PT1	IP.3	ระดับความสำคัญของ Timer1
PX1	IP.2	ระดับความสำคัญของ INT1
PT0	IP.1	ระดับความสำคัญของ Timer0
PX0	IP.0	ระดับความสำคัญของ INT0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดการอินเตอร์รัปต์

เมื่อมีการอินเตอร์รัปต์เกิดขึ้น ไมโครคอนโทรลเลอร์จะทำคำสั่งที่กำลังดำเนินการอยู่แล้วให้เสร็จจากนั้นจึงจะทำการเก็บค่าตำแหน่งแอดเดรสของคำสั่งที่จะทำงานต่อไปไว้ยัง บริเวณของหน่วยความจำที่ถูกกำหนดไว้ให้เป็นที่เก็บสแต็ก (Stack) และกระโดดไปยังตำแหน่งแอดเดรสที่ได้มีการกำหนดไว้แน่นอนตำแหน่งหนึ่งโดยอัตโนมัติ (ดูตารางรูปที่ 2.8) ตำแหน่งนี้เรียกว่า แอดเดรสของอินเตอร์รัปต์เวคเตอร์ (Interrupt Vector Address) ซึ่งผู้ใช้จะต้องทำการเขียนโปรแกรมย่อย (Subroutine) ยังตำแหน่งแอดเดรสเหล่านี้ ซึ่งเรียกว่า โปรแกรมย่อยบริการอินเตอร์รัปต์ ตำแหน่งแอดเดรสเหล่านี้ได้แก่

รูปที่ 2.8 แสดงตำแหน่งของการอินเตอร์รัปต์

แหล่งกำเนิดสัญญาณ	สัญญาณ	ตำแหน่งแอดเดรส
IE0	อินเตอร์รัปต์ภายนอก0	0003H
TF0	วงจรนับ / จับเวลา 0	000BH
IE1	อินเตอร์รัปต์ภายนอก1	0013H
TF1	วงจรนับ / จับเวลา1	001BH
RI หรือ TI	วงจรรับ / ส่งข้อมูลอนุกรม	0023H

สิ่งที่ควรให้ความสนใจในการเขียนโปรแกรมย่อยบริการอินเตอร์รัปต์ คือ

- ส่วนเริ่มต้นของโปรแกรมย่อย ควรจะมีการเก็บค่าของรีจิสเตอร์หรือแฟล็กแสดงสถานะต่าง ๆที่จะต้องนำไปใช้ในโปรแกรมย่อย มิฉะนั้นอาจจะมีผลทำให้โปแกรมปกติที่ทำงานอยู่ก่อนหน้า การมาทำโปรแกรมย่อยตอบสนองอินเตอร์รัปต์ทำงานผิดพลาดได้
- บรรทัดสุดท้ายของโปรแกรมย่อยจะต้องสิ้นสุดด้วยคำสั่ง RETI (Return From Interrupt) เพื่อสั่งให้มีการนำค่าที่เก็บไว้ก่อนหน้าการกระโดดมายัง โปรแกรมย่อยบริการอินเตอร์รัปต์นี้ออก จากแสตกและกลับไปทำงานเดิมต่อไป นอกจากนี้แล้วยังมีผลทำให้แฟล็กสถานะที่เกี่ยวข้องกับ การอินเตอร์รัปต์นั้น ๆ ถูกรีเซตกลับไปเป็นค่าปกติเพื่อรอรับการอินเตอร์รัปต์ครั้งใหม่ต่อไปด้วย

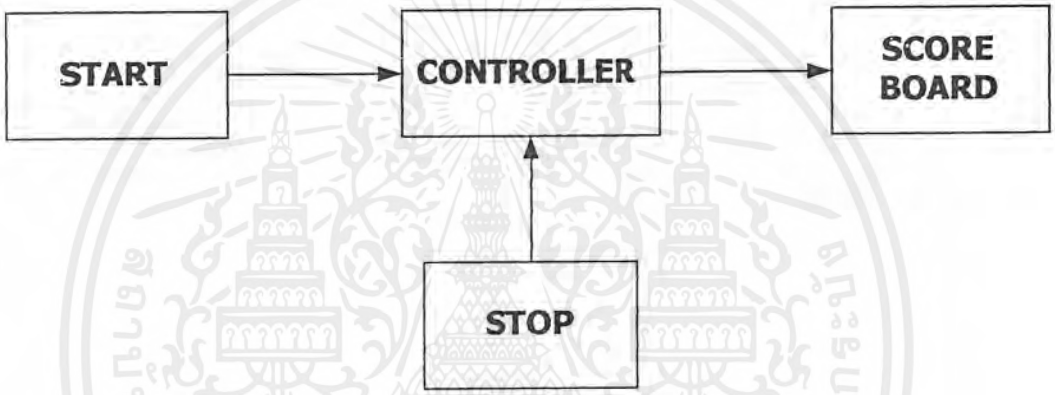
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

โครงสร้างของ Touch Board

3.1 Timer for Swimming

หลักการทำงานของเครื่องจับเวลาที่ใช้ในการแข่งขันว่ายน้ำ ประกอบด้วยส่วนสำคัญอยู่ 4 ส่วนด้วยกันคือ



รูปที่ 3.1 ส่วนประกอบของเครื่องจับเวลา

Start คือ ส่วนที่ทำหน้าที่เริ่มการทำงานของส่วน controller ให้ทำการจับเวลา โดยปกติในการแข่งขันจะใช้สัญญาณเสียงเป็นการแสดงให้เริ่มการว่ายน้ำ ดังนั้นในโครงงานเมื่อกดปุ่ม start จะมีเสียงออกมาด้วย

Controller คือ ส่วนที่ทำหน้าที่ควบคุมการทำงานทั้งหมดของเครื่องจับเวลา ประกอบด้วยการควบคุมการจับเวลา ควบคุมการแสดงผล ตรวจสถานะของตัว start และ stop

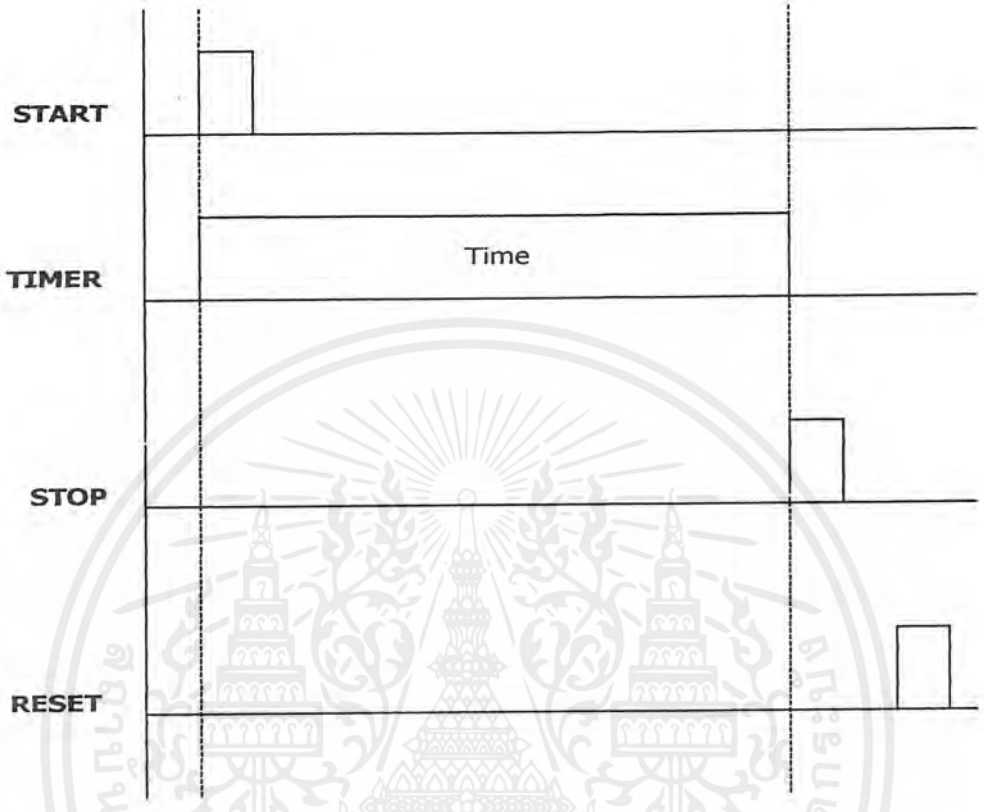
Stop หรือ Touch Board คือ ส่วนที่ทำหน้าที่ตรวจจับการเข้าเส้นชัยของนักกีฬา แล้วส่งสถานะดังกล่าวให้กับ controller

Score Board คือ ส่วนที่ทำหน้าที่แสดงผลของการนับ ซึ่งจะเป็นตัวเลข 6 หลักและมีขนาดใหญ่เพื่อให้สามารถมองเห็นได้ในระยะไกล ๆ

ซึ่งส่วนต่าง ๆ เหล่านี้จะได้กล่าวถึงรายละเอียดในหัวข้อต่อไป ลักษณะสถานะการทำงานของเครื่องจับเวลาโดยรวมสามารถแสดงได้จากรูปที่ 2 จะเห็นได้ว่าเครื่องจับเวลาจะเริ่มทำการจับเวลาเมื่อส่วน start มีสถานะเป็นหนึ่ง โปรแกรมจะเริ่มนับเวลาไปเรื่อย ๆ พร้อมทั้งมีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงผลออกทางส่วน score board จนกระทั่งสถานะของส่วน stop มีสถานะเป็นหนึ่งโปรแกรมการนับจะหยุดนับซึ่งช่วงเวลาที่ได้จะเป็นค่าเวลาของการว่ายน้ำนั่นเอง



รูปที่ 3.2 สถานะของส่วนต่าง ๆ

3.2 แผ่น Touch Board

หลักการในการออกแบบ

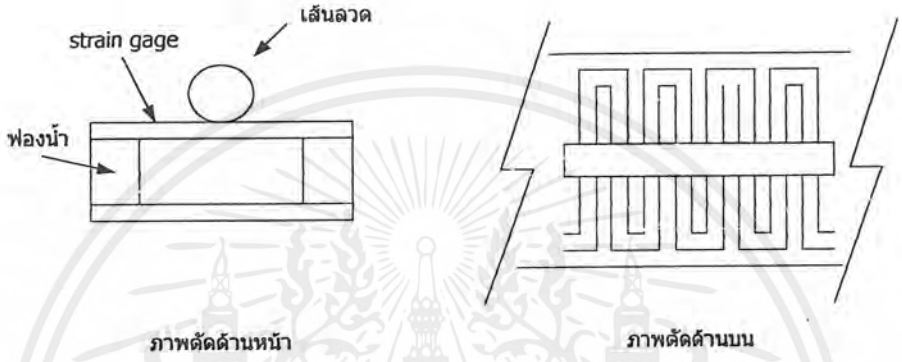
คุณสมบัติของแผ่น Touch board ที่สำคัญจะต้องสามารถรับรู้การแตะหรือการเข้าเส้นชัยของนักกีฬาได้โดยไม่ผิดพลาด และต้องประกอบด้วยคุณสมบัติอย่างอื่นคือสามารถทนต่อแรงกดที่เกิดจากความดันของน้ำที่ระดับความลึกต่าง ๆ หรือแรงที่มากดที่มาจากคลื่นน้ำ ซึ่งแรงกดเหล่านี้จะทำให้การทำงานของแผ่น Touch board เกิดความผิดพลาดได้

ขนาดของแผ่น Touch board ตามมาตรฐานที่ทางสหพันธ์กีฬาว่ายน้ำนานาชาติหรือ (FINA) ได้กำหนดเอาไว้ มี 2 มาตรฐานด้วยกัน คือ

- ขนาด 2.50 x 1 m. และ
- ขนาด 1.90 x 1 m.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

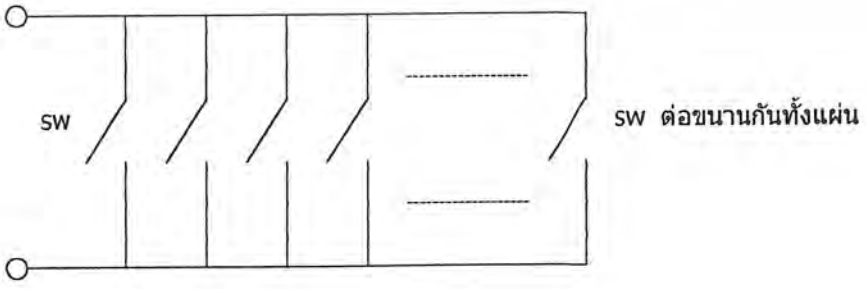
จากหลักการที่ได้กล่าวมา การออกแบบเพื่อหาอุปกรณ์ที่จะนำมาใช้ทำเป็นตัวเซ็นเซอร์ พบว่าในการใช้งานของเครื่องจับเวลาจริงยี่ห้อ seiko จะใช้ strain gage มีลักษณะเป็นเส้นยาว ๆ ขนานกับระดับน้ำ การทำงานของ strain gage จากรูปที่ 3 จะเห็นว่าจะมีเส้นลวดติดอยู่ด้านบนของตัว strain gage ซึ่งจะขนานตลอดความยาวของ strain gage เส้นลวดนี้จะทำหน้าที่ในการรับแรงกดจากแผ่นรับแรงของ Touch board ซึ่งจะทำให้เกิดการเปลี่ยนแปลงในส่วนของ strain gage ที่ต่ออยู่ในลักษณะ Bridge นอกจากนี้ strain gage ยังสามารถกันน้ำได้อีกด้วย



รูปที่ 3.3 ลักษณะของ strain gage

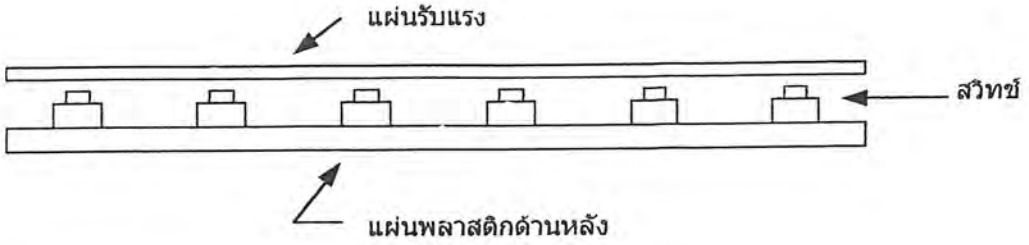
เนื่องจากอุปกรณ์นี้ไม่มีขายในท้องตลาด เป็นอุปกรณ์ที่ทางบริษัทผู้ผลิตได้ผลิตขึ้นเอง ดังนั้นในการออกแบบจึงต้องหาอุปกรณ์อื่นที่สามารถให้ผลการทำงานได้ตามที่ต้องการ คือสามารถรับรู้ถึงการแตะของนักกีฬาได้เท่านั้น

ดังนั้นการออกแบบจึงได้นำสวิทช์ซึ่งเป็นอุปกรณ์ที่หาได้ง่าย ราคาถูก นำมาประยุกต์ใช้ในโครงงานนี้ การนำสวิทช์มาใช้ได้แสดงดังรูปที่ 3.4



รูปที่ 3.4 การนำสวิทช์มาใช้

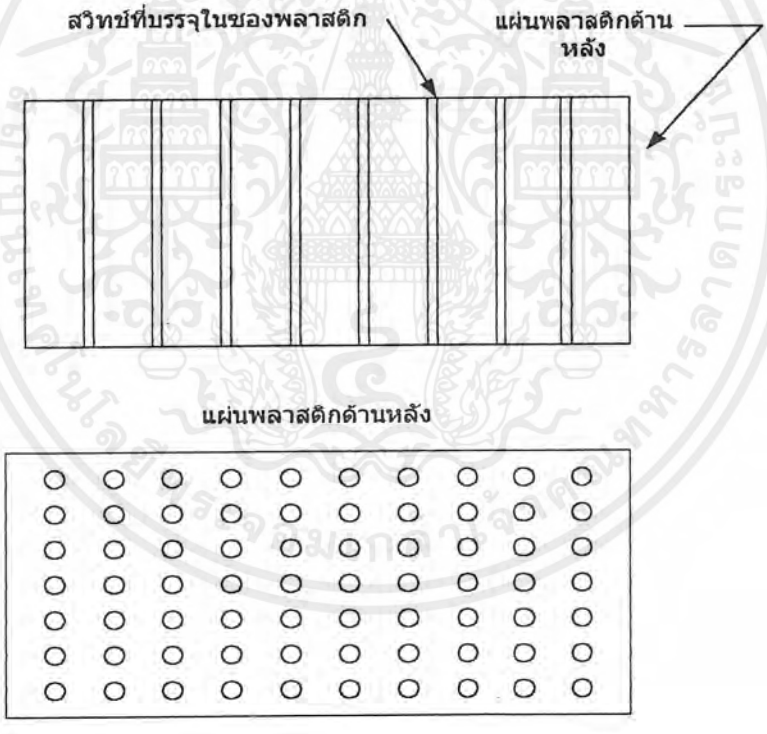
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 การติดตั้งสวิทช์

การนำสวิทช์มาใช้นั้น สวิทช์จะถูกบรรจุอยู่ในซองพลาสติกเพื่อป้องกันไม่ให้น้ำเข้า และจะติดอยู่ทั่วแผ่น Touch board เพื่อให้สามารถตรวจจับการแตะได้ทั่วทั้งแผ่น

แผ่นรับแรงที่ใช้จะต้องเจาะรูเล็ก ๆ ทั่วทั้งแผ่นเพื่อให้สามารถลดแรงที่เกิดจากคลื่นน้ำในระหว่างการแข่งขัน



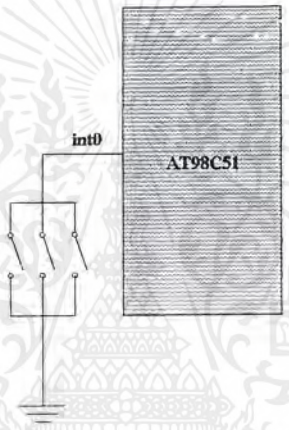
รูปที่ 3.6 ลักษณะของแผ่นพลาสติก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
วงจรที่เกี่ยวข้อง

4.1 การนำ Touch Board ไปใช้งาน

การนำ Touch Board ไปใช้งานนั้น แสดงได้ดังรูปที่ 4.1 เมื่อ Touch Board ได้รับแรงกด สวิทช์ที่ติดไว้ที่ตำแหน่งนั้น ๆ จะได้รับแรงกดทำให้มีสัญญาณเอาท์พุทของวงจรและจ่ายไปให้กับส่วน controller ที่ขาอินเตอร์รัพต์ ซึ่งเป็นสัญญาณที่จะทำให้ส่วน controller หยุดการนับ



รูปที่ 4.1 วงจรใช้งานส่วนของ SW

อย่างไรก็ตามสวิทช์ที่นำมาใช้งานจะต้องมีหน้าสัมผัสที่ค่อนข้างทนต่อการเป็นสนิม หรือไม่มีผลของความชื้นที่เกิดขึ้น และมีความแข็งแรงพอสมควรเนื่องจากต้องรับแรงที่เกิดจากการกลับตัวของนักกีฬา

4.2 การขับ 7 - segment

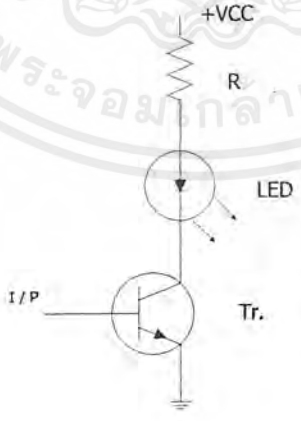
การแสดงผลของ score board จะใช้ ตัว 7 – segment ต่อเรียงกันเป็นตัวเลขคล้ายกับ 7 – segment ธรรมดา ในการแสดงผลแบบนี้ที่มีใช้กันอยู่โดยทั่วไปในปัจจุบัน จะใช้ LED หรือ Dot – matrix นำมาต่อเป็นตัวเลขหรือส่วนต่าง ๆ ของ 7 – segment แต่ในการใช้ LED หรือ Dot – matrix นี้ จะพบปัญหาในเรื่องของจำนวนของอุปกรณ์ เมื่อเปรียบเทียบกับการใช้ 7 – segment ในกรณีที่ขนาดของตัวเลขที่จะสร้างมีขนาดเท่ากันแล้ว การใช้ 7 – segment จะใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำนวนน้อยกว่า อีกทั้งในกรณีที่อุปกรณ์เกิดเสียหายขึ้นมา ในการเปลี่ยนอุปกรณ์นั้น การใช้ 7 – segment จะทำได้สะดวกกว่า เนื่องจากเราได้ออกแบบให้ 7 – segment เสียบอยู่บนตัว socket ซึ่งสามารถถอดเปลี่ยนได้สะดวก ต่างจากกรณีที่ใช้ LED หรือ Dot matrix ในการเปลี่ยนต้องใช้การบัดกรีซึ่งทำได้ยุ่งยากและเสียเวลา แต่อย่างไรก็ตามข้อเสียของการใช้ 7 – segment คือเมื่อมี segment ของ7 – segment เกิดเสียขึ้นมาแม้เพียง segment เดียวก็ต้องทำการเปลี่ยนทั้งชุด ทำให้ต้องเสียค่าใช้จ่ายมากกว่าการใช้ LED

ส่วนข้อดีอีกอย่างของการใช้ 7 – segment คือขนาดของแหล่งจ่ายจะมีขนาดเล็กกว่าหรือสามารถใช้แหล่งจ่ายที่มีพิกัดกำลังน้อยกว่าการใช้ LED เมื่อเปรียบเทียบที่ขนาดของตัวเลขเท่ากัน เนื่องจากการใช้ LED จะต้องใช้จำนวนมากกว่า ดังนั้นจึงต้องการกระแสที่มากกว่า แหล่งจ่ายก็ต้องมีพิกัดกำลังสูงกว่าตามไปด้วย ในทางปฏิบัติในการสร้างตัวเลขขึ้นมาโดยใช้ LED การออกแบบลายปริ้นซ์ ตลอดจนการเจาะรู การลงอุปกรณ์ต่าง ๆ จะต้องทำด้วยความปราณีตอย่างสูง ตำแหน่งของอุปกรณ์จะต้องตรงกันตามแบบตัวเลขที่ต้องการ ดังนั้นเมื่อเกิดความคลาดเคลื่อนของตำแหน่งขึ้นจะทำให้ตัวเลขที่ได้ไม่สวยงาม แต่การใช้ 7 – segment นั้นจะใช้ แผ่นปริ้นซ์สำเร็จรูประยะต่าง ๆ ของรูจึงมีขนาดเท่ากัน ดังนั้นตัวเลขที่ได้จะมีความสวยงามกว่า การสร้างก็ทำได้ง่ายสะดวกและรวดเร็วกว่าอีกด้วย

ในการออกแบบวงจรขับ 7 – segment นั้น เนื่องจากแต่ละ segment ของตัว 7 – segment จะมีพิกัดกระแสประมาณ 10 mA (อย่างไรก็ตามจากการทดลองที่ค่ากระแสประมาณ 7 mA ความสว่างของ segment เมื่อมองด้วยตาเปล่าแล้วไม่แตกต่างจากกระแส 10 mA) ซึ่งการออกแบบมีวิธีดังนี้



รูปที่ 4.2 วงจรพื้นฐานการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทรานซิสเตอร์ทำงานแรงดันตกคร่อมที่คอลเลคเตอร์ - อีมิตเตอร์ หรือ VCE = 0.3V และแรงดันตกคร่อมที่ไดโอดเปล่งแสงประมาณ 0.7 V ดังนั้นจะได้แรงดันตกคร่อมที่ตัวต้านทาน เท่ากับ

$$VR = Vcc - VD - VCE$$

เมื่อกำหนดให้มีกระแสไหลผ่านไดโอดเท่ากับ 10 mA จะได้ค่าความต้านทานเท่ากับ

$$R = VR / IR$$

แทนค่า ;

$$R = (VCC - VD - VCC) / IR$$

$$= (5 - 0.7 - 0.3) / 0.01$$

$$= 400 \text{ โอห์ม}$$

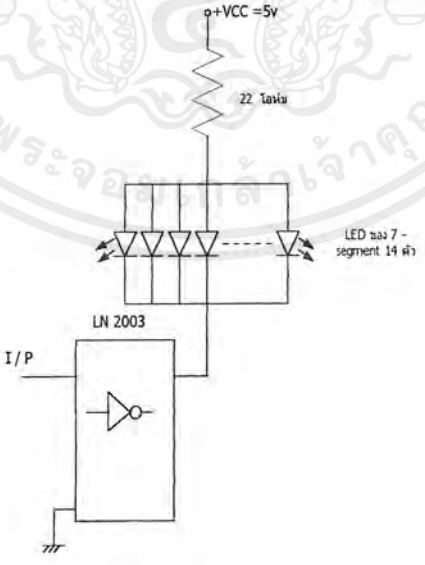
แต่ในทางปฏิบัติจะใช้ 7 – segment แบบเลขคู่ โดยให้ติดสว่างพร้อมกันทั้ง 14 segment ดังนั้นกระแสที่ไหลผ่านตัวต้านทานทั้งหมดเท่ากับ 14 x 10 mA = 140 mA

ดังนั้นค่าความต้านทานจะได้ ;

$$R = (5 - 0.7 - 0.3) / 0.14$$

$$= 28.57 \text{ โอห์ม}$$

เพื่อความสะดวกในการใช้งาน จะนำไอซีเบอร์ ULN 2003 ซึ่งเป็นไอซีไดร์ฟ แทนการใช้ทรานซิสเตอร์ ซึ่งไอซีชนิดนี้สามารถขับโหลดที่กระแสสูง ๆ ได้ นอกจากนั้นยังทำให้วงจรมีขนาดเล็กลงและไม่ซับซ้อนอีกด้วย ตัวอย่างของวงจรขับ 7 – segment 1 ตัวแสดงในรูปที่ 4.3



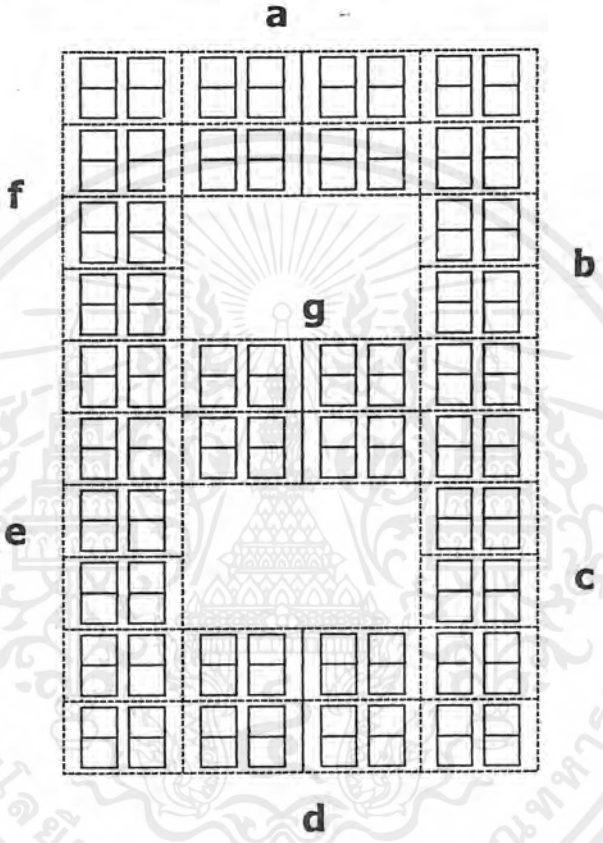
รูปที่ 4.3 แสดงการขับ 7 – segment 1 ตัว

เมื่อได้วงจรขับ 7 – segment ดังกล่าวแล้วจะนำมาเรียงกันเป็นตัวเลข จากชุดแสดงผลของโครงงานจะใช้ 7 – segment ชนิดตัวเลขคู่ ต่อตัวเลขหนึ่งหลักจำนวน 32 ตัว โดยแบ่งออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น segment ต่าง ๆ 7 segment คือ a , b , c , d , e , f และ g ซึ่งจำนวนของตัว 7 – segment ของแต่ละส่วนคือ ส่วน a , d และ g มีส่วนละ 4 ตัว ที่เหลือคือส่วน b , c , e และ f มีส่วนละ 5 ตัว ดังแสดงในรูปที่ 4.4 ส่วนชุดขับของ 7 – segment แต่ละตัวจะใช้ไอซี ULN 2003 ซึ่งในไอซีแต่ละตัวจะมีชุดขับตัวละ 7 ชุด ดังนั้นในตัวเลขหนึ่งหลักจะใช้ไอซีขับประมาณ 5ตัว

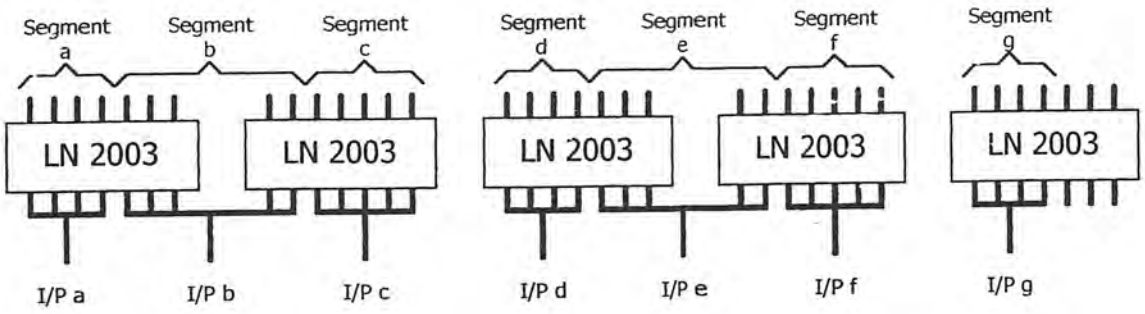
ในการสร้างจะสร้างชุดตัวเลขทั้งหมด 6 หลักด้วยกัน โดยประกอบด้วยหลักต่าง ๆ คือ นาที 2 หลัก วินาที 2 หลัก และจุดทศนิยมของวินาทีอีก 2 หลัก



รูปที่ 4.4 การนำ 7 – segment มาเรียงเป็นตัวเลขหนึ่งหลัก

สัญญาณอินพุทของชุดขับจะได้มาจากเอาท์พุทของไอซี Latch ซึ่งหลักการทำงานจะได้อธิบายในหัวข้อต่อไป ลักษณะการต่อสัญญาณอินพุทของชุดขับแสดงได้ดังรูปที่ 4.5 เมื่อมีสัญญาณเข้ามาที่อินพุทของไอซี ULN 2003 ซึ่งจะเป็นสัญญาณของส่วนต่าง ๆ ของตัวเลข (a - g) และจะแยกเข้าตามอินพุทที่แยกไว้เป็น a , b , c , d , e , f และ g จากนั้นไอซีจะทำการขับตามสัญญาณอินพุทที่เข้ามาออกทางเอาท์พุท จะทำให้มีกระแสไหลผ่าน 7 - segment ทำให้ 7 - segment สว่างเป็นตัวเลขตามสัญญาณที่เข้ามา

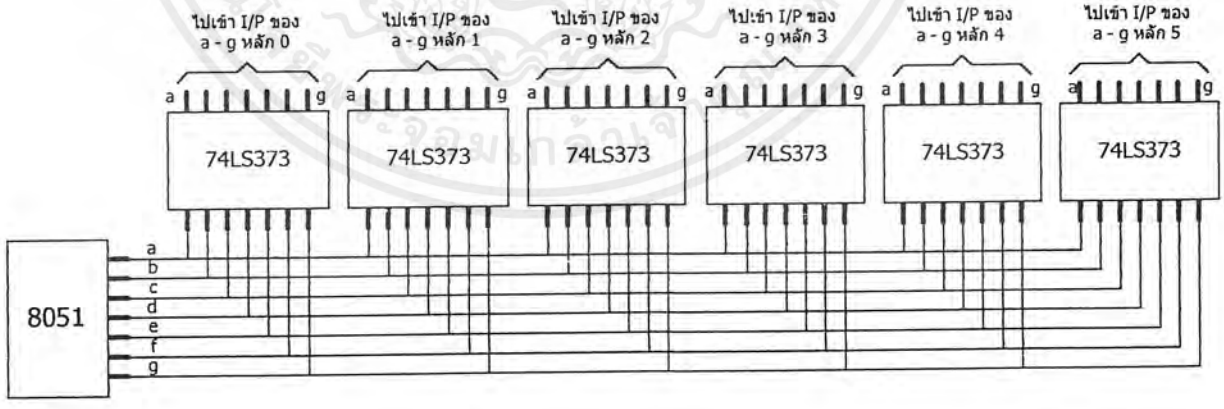
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 การต่อ ULN 2003

4.3 การทำงานของ Microcontroller ร่วมกับส่วนแสดงผล

เมื่อส่วนควบคุมการจับเวลา ส่งข้อมูลหรือผลของการจับเวลาซึ่งก็คือค่าเวลาที่ได้ ข้อมูลนี้จะถูกถอดรหัสให้อยู่ในรูปของข้อมูลของตัวเลข 7 ส่วน ซึ่งจ่ายออกมาทางพอร์ทเอาท์พุทของตัวควบคุม (8051) จำนวน 7 บิท ซึ่งบิทต่าง ๆ ของพอร์ทเอาท์พุททั้ง 7 บิทนี้จะต่ออยู่กับขาอินพุทของไอซี Latch เบอร์ 74LS373 ของตัวเลขแต่ละหลัก ดังรูปที่ 4.6 ดังนั้นข้อมูลที่ส่งออกมาจะปรากฏอยู่ที่อินพุทของ Latch เหมือนกันทุกตัว แต่ข้อมูลเหล่านี้จะยังไม่สามารถผ่านออกไปปรากฏที่เอาท์พุทได้ ต้องรอสัญญาณควบคุมการ Latch ก่อน ซึ่งรายละเอียดของสัญญาณควบคุมการ Latch จะได้กล่าวในหัวข้อต่อไป

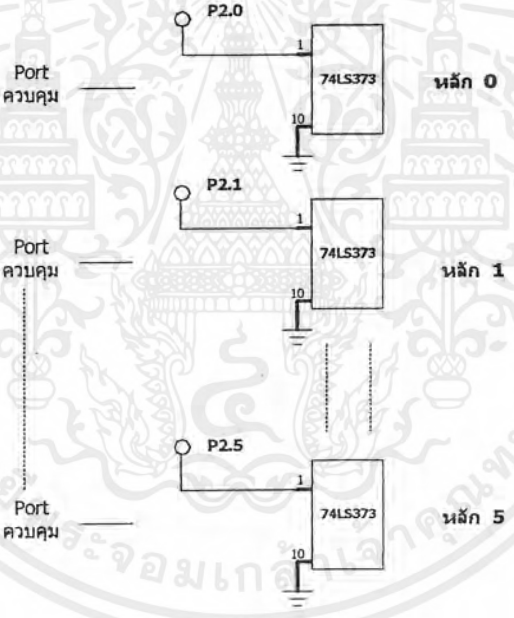


รูปที่ 4.6 การต่อ8051 ร่วมกับ 74LS373

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อมีสัญญาณควบคุมการ Latch ปรากฏที่ขา O / P Control หรือขา 1 ของไอซี Latch ซึ่งเปลี่ยนสถานะจาก High เป็น Low จะทำให้สัญญาณข้อมูลต่าง ๆ ทั้ง 7 บิท ที่อินพุทของ Latch ปรากฏที่เอาท์พุทของ Latch ทันที ซึ่งสัญญาณเหล่านี้ก็คือสัญญาณข้อมูลของตัวเลข 7 ส่วนนั่นเอง และจะไปเข้าเป็นอินพุทของชุดขับ 7 - segment นั่นก็คืออินพุทของ LN 2003

ตัวอย่างเช่น เมื่อต้องการแสดงผลเลข 3 ที่พอร์ทเอาท์พุทของ Controller จะส่งข้อมูลของเลข 3 ออกมาดังนั้นที่อินพุทของ Latch ของเลขแต่ละหลักจะมีข้อมูลของเลข 3 ปรากฏอยู่ เมื่อมีสัญญาณควบคุมการ Latch เข้ามาที่ขาควบคุมการ Latch ที่ไอซีตัวใดจะทำให้เอาท์พุทของไอซี Latch ตัวนั้นปรากฏมีข้อมูลของเลข 3 คือที่ ส่วน a = 1 , b = 1 , c = 1 ,d = 1 ,e = 0 , f = 0 และ f = 1 ซึ่งสัญญาณเหล่านี้จะเป็นอินพุทให้กับชุดขับ 7 - segment ดังนั้นที่ส่วนแสดงผลจึงปรากฏเป็นเลข 3



รูปที่ 4.7 การต่อการใช้งานของขา control output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การควบคุมการแสดงตัวเลขหลักต่าง ๆ

เนื่องจากตัวเลขที่ได้สร้างขึ้นมามีขนาดใหญ่และมีการใช้ตัว 7 - segment จำนวนมากในการที่จะทำให้แสดงผลออกมาทีเดียวพร้อมกันทั้ง 6 หลักหรือควบคุมให้ตัว 7 - segment แต่ละตัวนั้นจะต้องใช้พอร์ทในการควบคุมจำนวนมากซึ่งมีไม่เพียงพอ อีกทั้งการให้ตัวเลขทั้ง 6 หลักแสดงพร้อมกันจะต้องใช้แหล่งจ่ายกำลังที่มีพิกัดกระแสที่สูงขึ้นอีกหลายเท่าตัว ดังนั้นจากทฤษฎีการควบคุมการแสดงผลที่ได้กล่าวมาแล้วจะได้ถูกนำมาใช้ในส่วนนี้

การแสดงผลแบบไดนามิกจะควบคุมให้มีการแสดงผลทีละหลักในเวลาอันรวดเร็ว หรือทำให้ตัวเลขแต่ละหลักแสดงผลในเวลาที่ต่างกัน ดังนั้นจึงเสมือนว่าตัวเลขแต่ละหลักกระพริบนั่นเอง โดยปกติการกระพริบที่มากกว่า 50 ครั้งต่อวินาทีจะทำให้ตาของคนเราไม่สามารถมองเห็นถึงการกระพริบได้ จึงเหมือนกับว่าตัวเลขทุกตัวสว่างพร้อมกัน จากหลักการดังกล่าวได้นำมาออกแบบการควบคุมการแสดงผลได้ดังนี้

เมื่อกำหนดให้การกระพริบเท่ากับ 50 ครั้งต่อวินาที ;

จาก $f = 1 / T$

ดังนั้น $T = 1 / 50 = 20$ mS

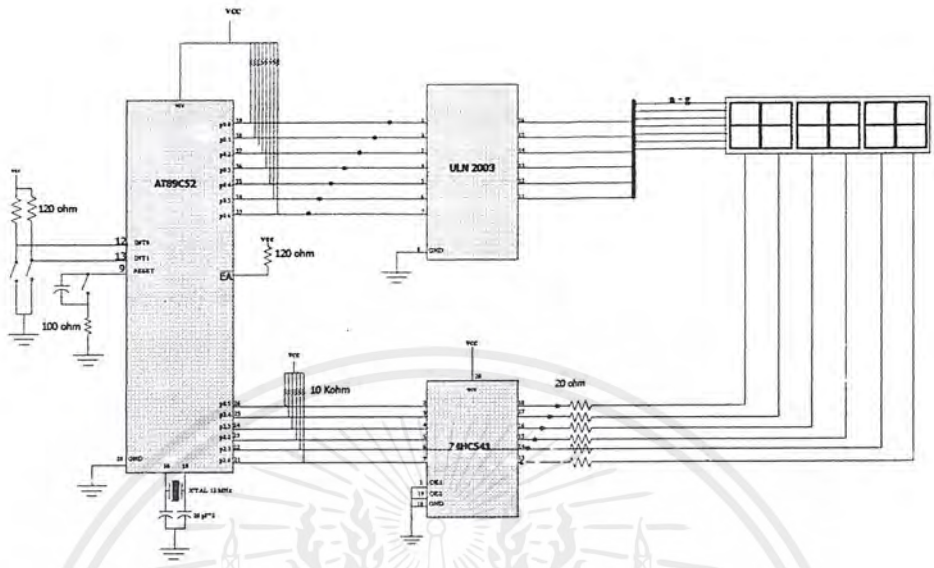
จะได้ Timing Diagram ดังรูปที่ 4.9

จาก Timing Diagram จะเห็นว่าคาบของสัญญาณของแต่ละบิทของพอร์ท 0 จะมีค่าเท่ากับ 20 mS เท่ากันทุกบิท และจะเห็นว่าแต่ละบิทจะถูกเซ็ทในเวลาที่ต่างกัน ความกว้างของพัลซ์จะมีค่าอย่างมากที่สุดไม่เกิน $20 / 6 = 3.33$ mS และจาก Timing Diagram จะเห็นว่าช่วงเวลาของการเปลี่ยนสถานะจาก 1 เป็น 0 ของบิทหนึ่งและจาก 0 เป็น 1 ของอีกบิทหนึ่งจะตรงกัน จากผลดังกล่าว จะเกิดการแสดงผลของตัวเลขทั้งสองหลักพร้อมกันที่ช่วงเวลานี้ จะทำให้แหล่งจ่ายต้องจ่ายให้กับโหลดพร้อมกันทั้งสองหลัก ในกรณีนี้ถ้าแหล่งจ่ายมีพิกัดกำลังสำหรับขับโหลดหรือตัวเลขเพียงหลักเดียวก็จะทำให้ตัวเลขมีความสว่างลดลง การแก้ปัญหานี้ทำได้โดยการลดค่าความกว้างของพัลซ์ลงและไม่ให้ช่วงการเปลี่ยนสถานะตรงกัน

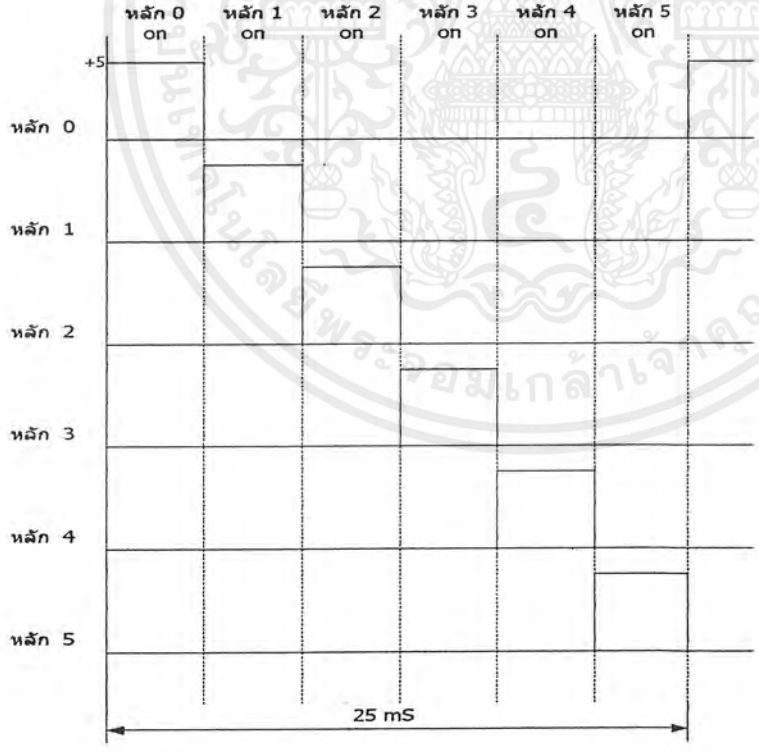
สัญญาณการควบคุมการแสดงผลนี้ จะถูกต่อไปเป็นสัญญาณควบคุมการ Latch เข้าที่ขา 1 ของ 74LS373 ซึ่งการควบคุมการ Latch นี้จะทำงานที่ขอบขาลงหรือการเปลี่ยนสถานะจาก High เป็น Low การต่อใช้งานแสดงดังรูปที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 รูปวงจร



รูปที่ 4.8 วงจรที่ใช้ในการทดลอง



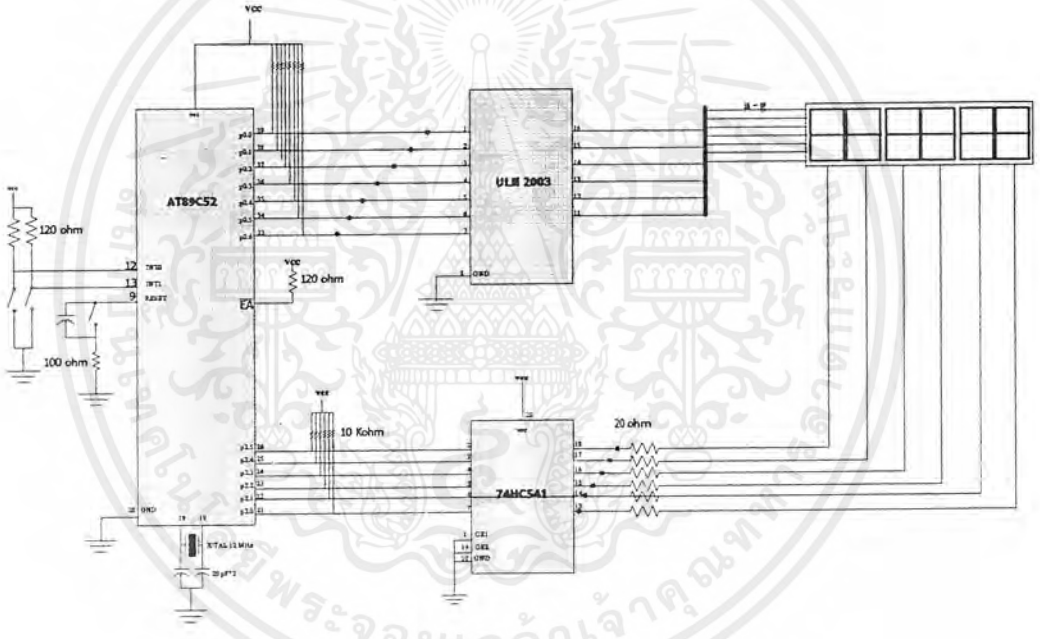
รูปที่ 4.9 แสดง Timer Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
การทำงานของโปรแกรม

5.1 การทำงานของโปรแกรม

รูปที่ 5.1 เป็นรูปวงจรหลักที่ใช้ในการขับตัวเลข 7 Segment แบบจำลองโดย 7 segment จำลองให้เป็น Scoreboard ที่ใช้ในงานจริง รูปที่ 5.2 เป็นโฟลว์ชาร์ตแสดงการทำงานส่วนหลักของโปรแกรม เริ่มต้นด้วยการกำหนดค่าเริ่มต้นให้กับ รีจีสเตอร์ต่าง ๆ ก่อน จากนั้นก็จะเป็นการส่งค่าเลข 0 ออกทาง scoreboard โดยการส่งผ่าน P0 ออกทั้ง 6 หลักแบบ dynamic ซึ่งจะกล่าวถึงในต่อไป จะทำการส่งไปเรื่อย ๆ จะรอการ INT0



รูปที่ 5.1 วงจรแบบจำลอง

รูปที่ 5.3 แสดงการส่งค่าตัวเลข 0 ออกทาง p0 โดย P2 เป็น Port ที่ใช้ในการ Scan ค่าที่ส่งออกไป ให้มีการแสดงผลแบบ dynamic โดยการหน่วงเวลาที่กำหนดขึ้นในโฟลชาร์ต จะหน่วงไว้ให้มีการส่งค่าออก Port ประมาณ 40 ครั้งต่อวินาที ด้วยความเร็วขนาดนี้ทำให้สายตาไม่อาจที่จะมองเป็นถึงการกระพริบที่มีอยู่ตลอดเวลาได้ และด้วยวิธีการขับแบบนี้จะทำให้ปริมาณกระแสที่จะขับโหลดน้อยลง

เมื่อมีการกด sw start เกิดขึ้น โปรแกรมจะกระโดดไปที่ส่วนของการ Start Timer0 (setb Tr = 1) การตรวจสอบเงื่อนไขในการนับแต่ละหลัก จะแสดงอยู่ในรูปที่ 5.4 เมื่อมีการกระตุ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาที่ INT0 Interupt Timer0 และโปรแกรมหน่วงเวลาจะเริ่มทำงาน โดยที่ตัวเลข ในหลักแรกซึ่งเป็นหลักที่แสดงเป็น 1/100 วินาที โดยมีส่วนตรวจสอบเงื่อนไขที่คอยตรวจสอบดูว่าค่าตัวเลขในหลักวินาทีนี้ว่ามันมีค่าเท่ากับ 9 หรือไม่ ถ้าหากส่วนตรวจสอบพบเงื่อนไขดังกล่าวก็จะทำการรีเซทให้ค่าในหลักวินาทีมีค่ากลับไปเป็นศูนย์ ในขณะเดียวกันก็จะไปเพิ่มค่าในหลักถัดไป ทีละหนึ่งและทำเช่นเดียวกันกับตัวเลขในหลักถัด ๆ ไป

จากนั้นค่าที่มีอยู่ในตัวแต่ละหลักนั้นก็จะถูกส่งไปยังส่วนขับตัวเลขแบบ dynamic ซึ่งในขณะนั้นถ้าหากมีการกระตุ้นเข้ามายัง INT1 ด้วยการกด sw 2 (Touch Board) ก็จะทำให้ Interrupt Timer0 หยุดการทำงาน และกลับไป Scan ตัวเลขอีกครั้งเพื่อส่งค่าไปที่ Scoreboard และจะทำเช่นนี้ไปเรื่อย ๆ จนกว่าจะกดรีเซต

โปรแกรมย่อยส่วนต่อไปที่จะมากล่าวถึงก็คือ ส่วนที่ควบคุมการขับตัวเลข ก่อนที่จะพูดถึงกันในรายละเอียดขอเกริ่นสักเล็กน้อยถึงกรรมวิธีในการขับตัวเลข โดยทั่วไปแล้วการขับตัวเลขนั้นมีอยู่ 2 วิธี คือการขับแบบ Static drive และการขับแบบ dynamic สำหรับการขับวิธีแรกทำได้โดยการขับตัวเลขทุก ๆหลักให้ติดสว่างไปพร้อม ๆ กัน แต่วิธีการขับแบบนี้คงไม่ใช่วิธีที่เหมาะสมนักในการนำมาใช้งานกับไมโครคอนโทรลเลอร์เพราะจำเป็นจะต้องใช้พอร์ตควบคุมจำนวนมากซึ่งโดยมากแล้วไมโครคอนโทรลเลอร์ขนาดเล็กที่มีพอร์ตใช้งานเพียงไม่กี่พอร์ตไม่สามารถขับแบบนี้ได้ เมื่อต้องการขับตัวเลขมาก ๆ หลัก

ยกตัวอย่างเช่นเมื่อต้องการขับตัวเลขในแบบ Static หมายความว่าเราจำเป็นต้องใช้พอร์ตควบคุมที่มากถึง 42 บิตเลยทีเดียว ซึ่งปัญหาที่เป็นข้อเสียข้อนี้สามารถแก้ไขได้ด้วยการขับแบบ dynamic เพราะการขับในแบบนี้ตัวเลขแต่ละหลักจะขับให้ติดสว่างกะพริบสลับกันไล่ตั้งแต่หลักแรกไปจนถึงหลักสุดท้ายและวนซ้ำด้วยความถี่ในการกระพริบที่มากว่า 40 ครั้งต่อวินาที ด้วยวิธีการนี้ทำให้จำนวนพอร์ตที่จำเป็นต้องใช้ในการตัวเลข 6 หลักเหลือ 13 บิตเท่านั้น ซึ่งในโครงงานนี้ก็ได้นำหลักการทำงานแบบเดียวกันนี้มาใช้เช่นเดียวกัน

สำหรับหลักสำคัญของโปรแกรมย่อยในการขับแบบ Dynamic อยู่ตรงที่การเข้าจังหวะกันระหว่างค่าของ 7-Segment ที่ถูกส่งออกมาจาก P0 กับการส่งค่าเพื่อเลือกหลักของตัวเลข ที่ต้องการให้ถูกแสดงโดยการกำหนดที่ P2 เห็นได้ว่าในโปรแกรมนับแบบเดินหน้านั้นค่าที่ถูกเก็บเอาไว้ในหน่วยความจำชั่วคราวที่ตำแหน่ง 08H-0DH จะถูกนำมาแปลงจากเดิมที่เป็นตัวเลขฐาน 2 ให้อยู่ในรูปของรหัส 7 Segment ด้วยวิธีการเปิดตาราง เพื่อให้สอดคล้องกับการแสดงผลบน LED บน 7 - Segmentจากนั้นค่าตัวเลขที่ถูกแปลงมาก็จะถูกเริ่มต้นส่งออกมาที่ P0 ซึ่งในเวลาเดียวกันนั้นเองที่ P21 ซึ่งควบคุมการติดสว่างของตัวเลขแต่ละหลักก็จะมีการส่งลอจิกที่เป็น 1 ที่บิตเพียงบิต ตามแต่ว่าข้อมูลที่ส่งออกมานั้นเป็นตัวเลขหลักใดและทำให้ตัวเลขหลักนั้นติดสว่างชั่วขณะหนึ่ง จากนั้นเหตุการที่เหมือน ๆ กันก็จะเกิดกับหลักถัด ๆ ไป วนอย่างนี้อย่างรวดเร็ว ทำให้เรามองไม่เห็นถึงการกระพริบซึ่งจริงๆ แล้ว มีอยู่ตลอดเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การขับ 7-Segment แบบมัลติเพล็ก (Dynamic)

ในกรณีที่ต้องการขับ 7- Segment ส่วนมากกว่า 1 หลัก โดยใช้จำนวนสายข้อมูลที่จำกัดนั้นสามารถทำได้โดยใช้การขับให้แสดงผลแบบมัลติเพล็กซ์ซึ่งนอกจากจะประหลัดสายสัญญาณที่ใช้เชื่อมต่อแล้วยังประหยัดพลังงานในการขับ 7-Segment เนื่องจากการขับแบบมัลติเพล็กซ์ 7-Segment จะติดทีละหลักด้วยอัตราเร็วที่ตาของมนุษย์ไม่สามารถตรวจจับได้ทัน จึงดูเหมือนว่า 7-Segment ทุกหลักติดสว่างอยู่ตลอดเวลา

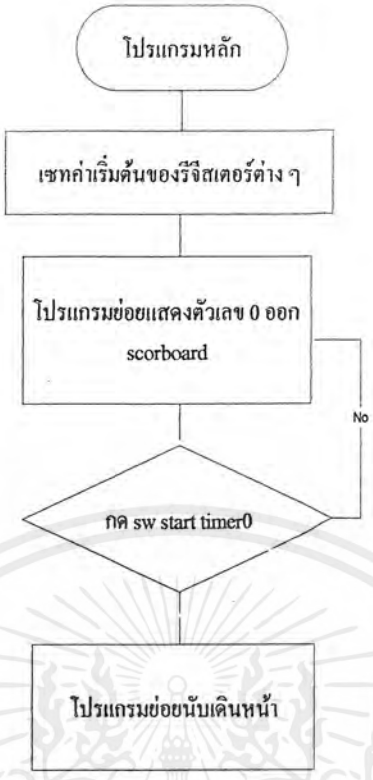
การแสดงผลแบบมัลติเพล็กซ์นี้มีประโยชน์หลายประการ ดังนี้

1.ช่วยลดพลังงานไฟฟ้าที่ใช้ ทำให้ขนาดของแหล่งจ่ายกำลังงานไฟฟ้าเล็กลง ส่งผลให้ขนาดโดยรวมของระบบเล็กลงด้วย

2. ใช้จำนวนสายสัญญาณน้อยโดยที่ถ้าขับ 7-Segment 1 หลักจะใช้สายสัญญาณ 8 เส้น ขับ 2 หลักเพิ่มเป็น 9 เส้นหรือถ้าขับ 4 หลักก็ใช้สายสัญญาณเพียงแค่ 11 เส้น

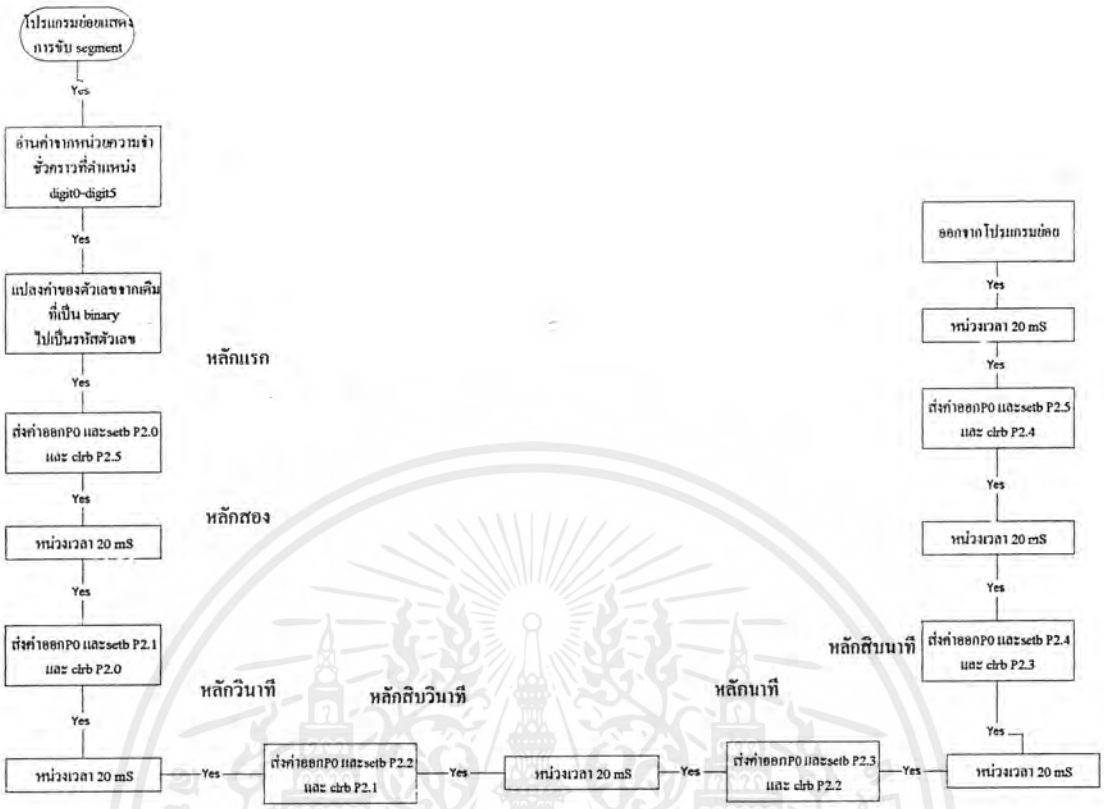
3. ลดจำนวนตัวต้านทานที่ใช้ในการจำกัดกระแสของ 7 – Segment หนึ่งหลักต้องใช้ตัวต้านทานจำกัดกระแส 8 ตัว ถ้าหากขับ 7-Segment 4 หลักต้องใช้ตัวต้านทานถึง 32 ตัว ในขณะที่หากใช้วิธีการแสดงผลแบบมัลติเพล็กซ์ยังคงใช้ความต้านทานเพื่อจำกัดกระแสให้ 7-Segment เพียง 8 ตัวไม่ว่าจะขับ 7- Segment กี่หลักก็ตาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



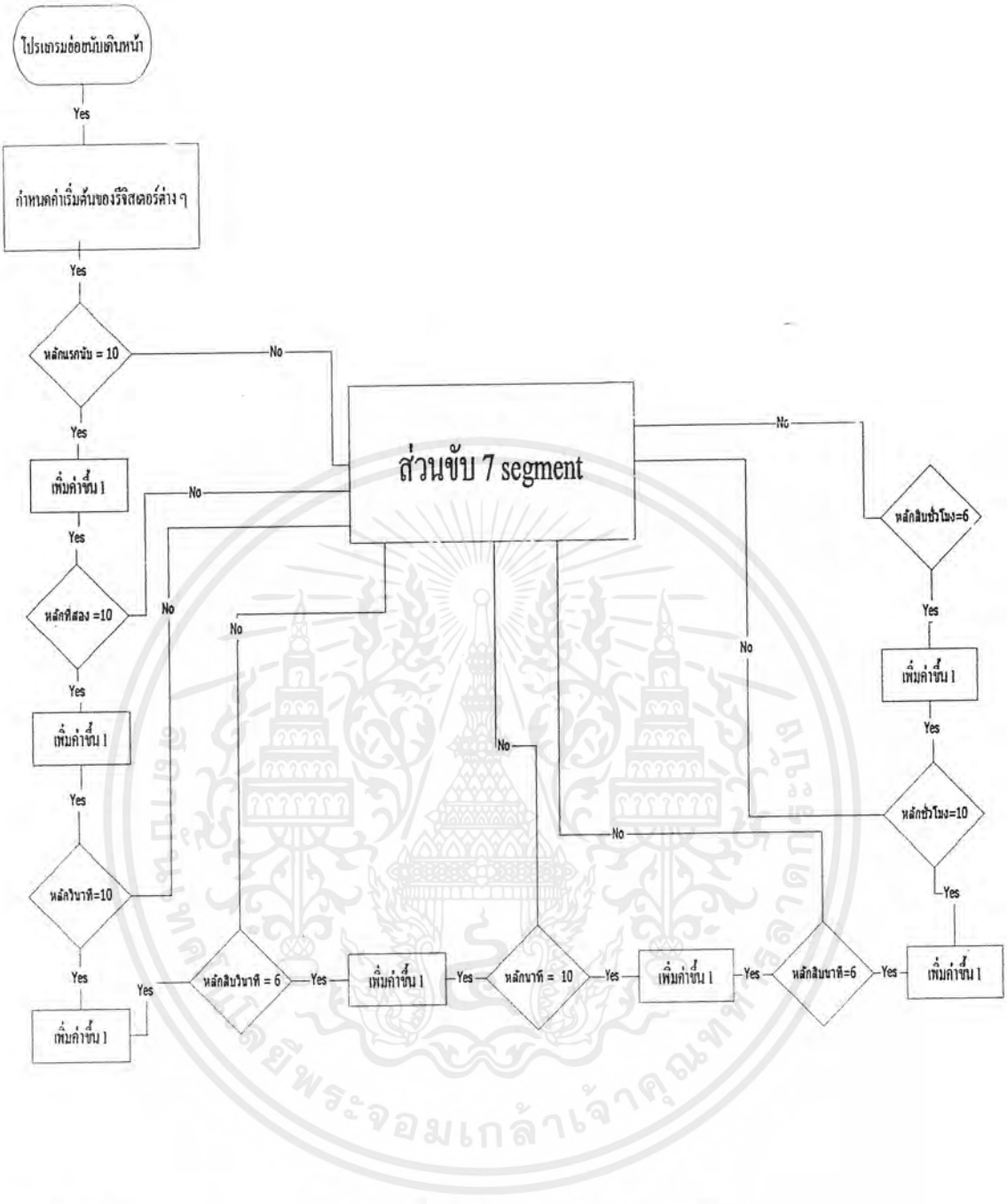
รูปที่ 5.2 โฟลชาร์ตแสดงการทำงานของโปรแกรมหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 โฟลชาร์ตแสดงการแสดงผลของการขับตัวเลขแบบ Dynamic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

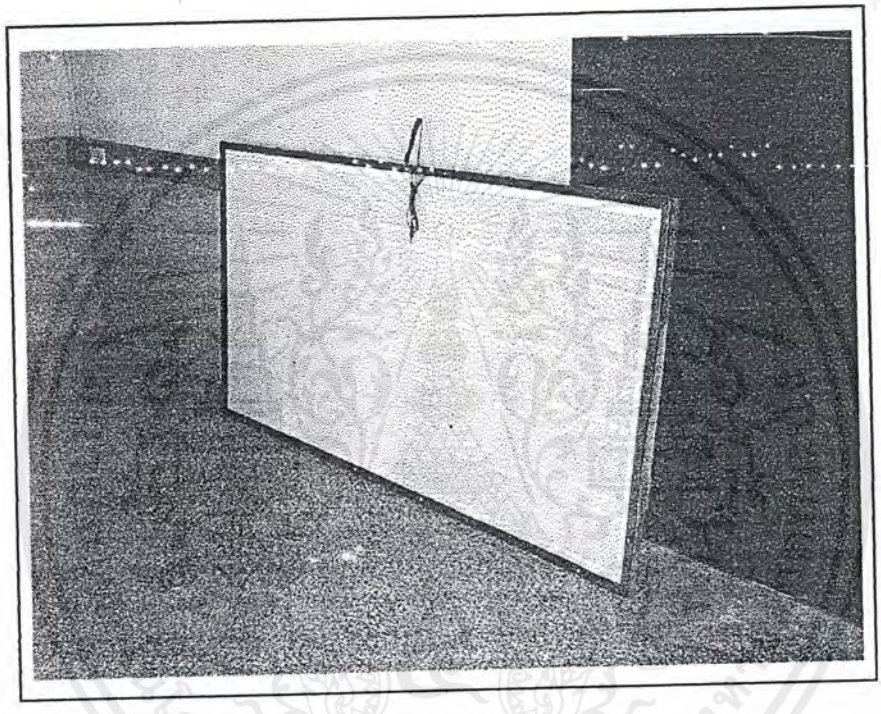


รูปที่ 5.4 โฟลชาร์ตแสดงการตรวจสอบเงื่อนไขในการนับเลขแต่ละหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

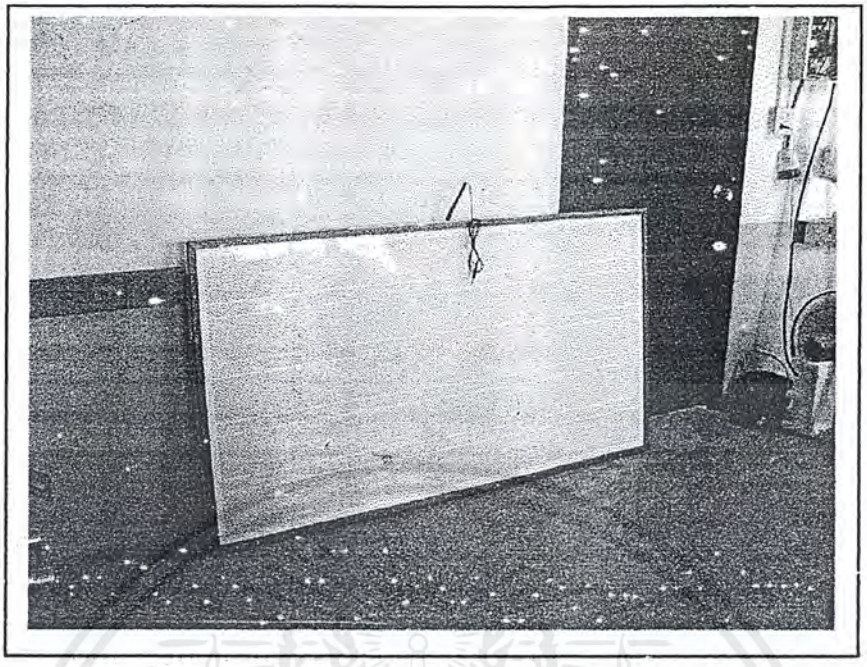
บทที่ 6
อธิบายโครงสร้างและวงจรที่ใช้งานจริง

6.1 Touch Board เมื่อทำการประกอบแล้ว



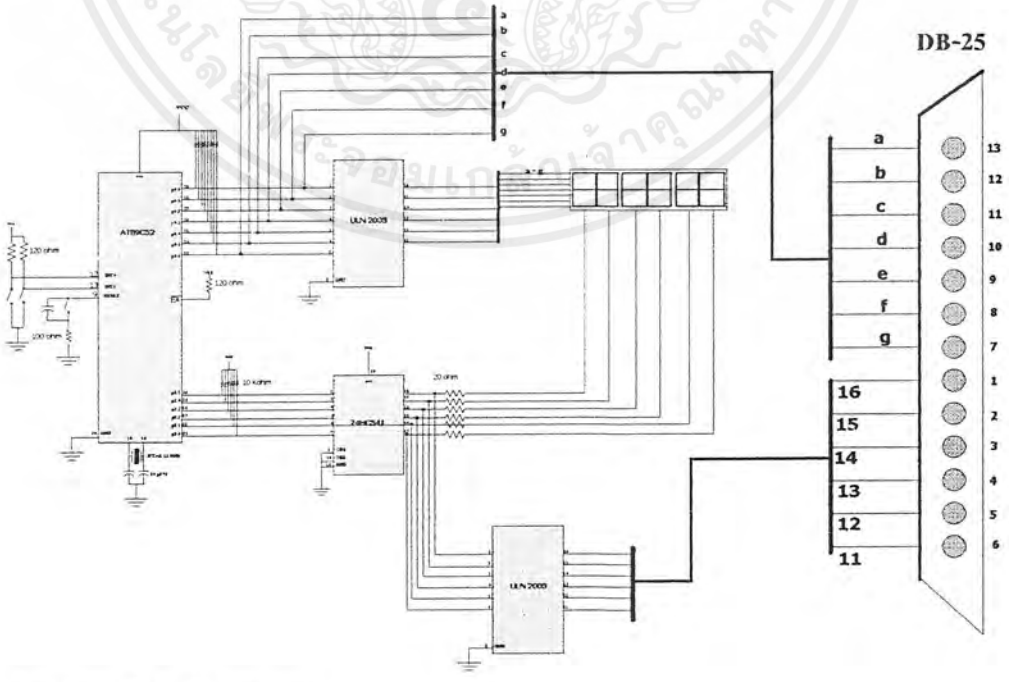
รูปที่ 6.1 Touch Board

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 Touch Board

6.2 วงจรที่ใช้ในงานจริง



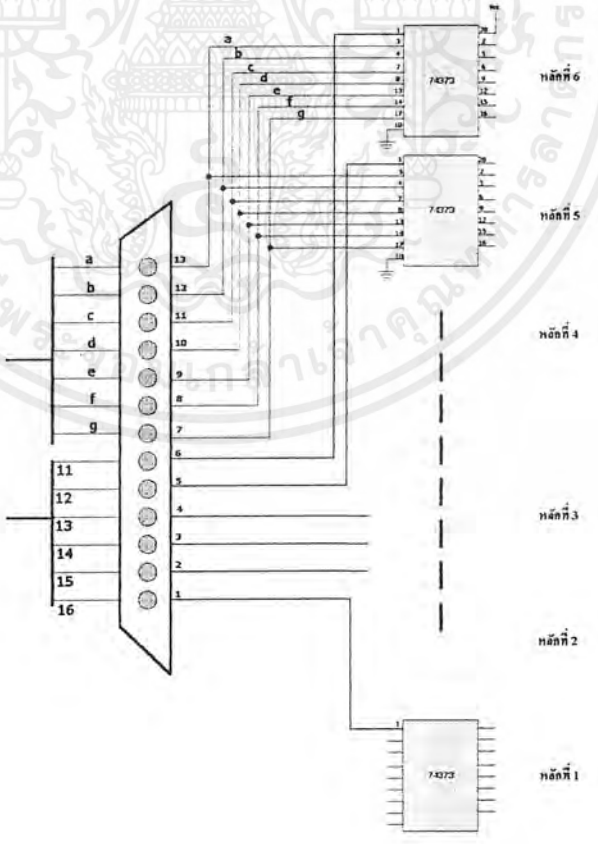
รูปที่ 6.3 รูปวงจรในกล่อง Control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะใช้ IC1 ต่อเข้าที่ P0 ของ AT89C51 เพื่อรับค่าการแสดงผลเป็นตัวเลข 0-9 โดยจะทำการติดตั้ง 7- Segment 6 หลักไว้ที่ตัวกล่อง Control ด้วย เพื่อทำการ Check ค่าว่าจะมีผลการแสดงตัวเลขที่ตรงกับค่าที่ตัว Score Board หรือไม่ ในส่วนของการ Scan ค่าแบบ Dynamic จะใช้ IC3 ต่อเข้าที่ P2 ของ AT89C51 และต่อ O/P ของ IC3 เข้าที่ขา Common ของ 7-Segment ในแต่ละหลักตามรูปที่ 6.3 และในส่วนของ Score Board จะทำการต่อผ่าน Connector DB-25 โดยทำการต่อตามรูปที่ 6.3 ในส่วนของการแสดงผลค่าตัวเลข 0-9 ก็จะต่อเข้าที่ขาของ DB-25 โดยตรง โดยที่ขา P0.0-P0.5 ต่อเข้าที่ขา 13-7 ลดไปตามลำดับ และในส่วนของการ Scan ค่าจะต่อจาก O/P ของ IC3 และผ่าน IC2 เพื่อทำการกลับ Bit เนื่องจากในส่วนของ Score Board จะใช้ IC เบอร์นี้ในส่วนของการขับกระแสซึ่งจะกล่าวถึงในลำดับต่อไป O/P ของ IC2 ขา 16-11 ต่อเข้าที่ขา 1-6 ของขา DB-25 ตามลำดับ ตามรูปที่ 6.3

6.3 วงจรในส่วนของกล่อง Score Board

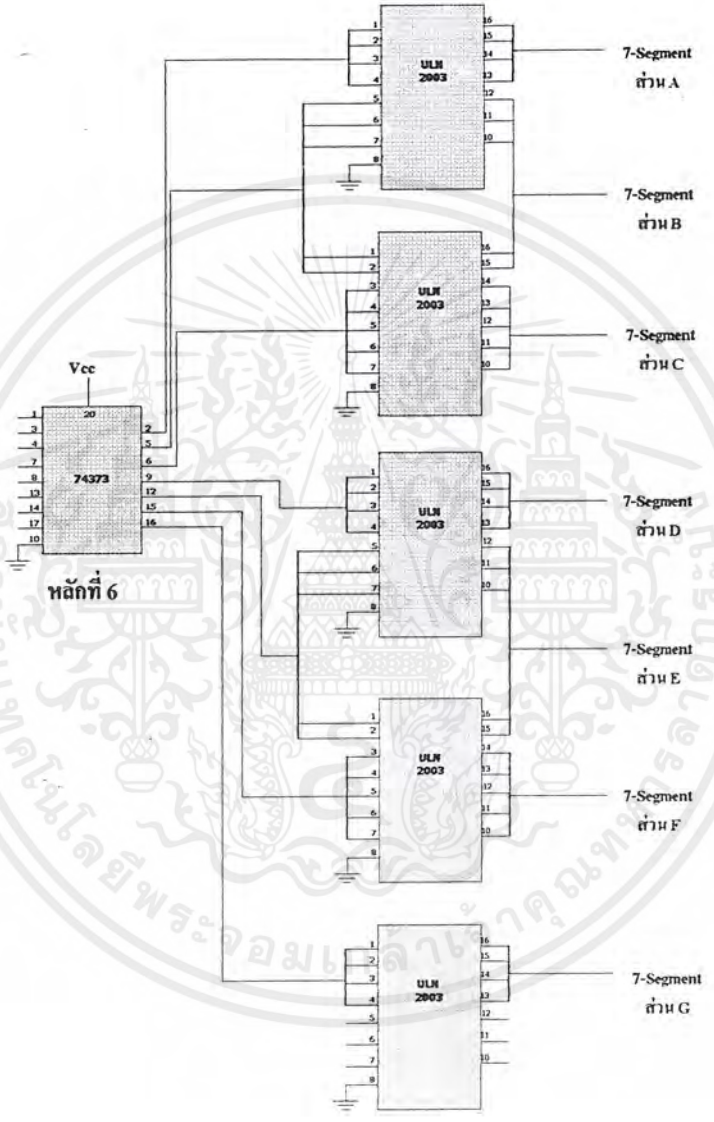
จากขา Connector ของ DB-25 ขา 1-6 เป็นขาที่ทำหน้าที่รับค่าการ Scan จะต่อเข้าที่ขา 1 ของ IC4 ในแต่ละหลักจำนวน 6 หลัก ซึ่งเป็นขา Control เพื่อทำการแลตท์ค่าข้อมูลไว้ก่อนตามรูปที่ 6.4 ในส่วนของการส่งค่าตัวเลข 0-9 จะผ่านขา 13-7 ของ DB-25 ต่อเข้าที่ I/P ที่เหลือของ IC4 ตามรูปที่ 6.4 เพื่อทำการส่งค่าตัวเลข 0-9 ไปเข้า IC5 เพื่อทำหน้าที่ขับ 7-Segment ทั้ง 7 ส่วน (a – g)



รูปที่ 6.4 การต่อขา Connector DB-25 เข้าที่ IC4 (74373)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

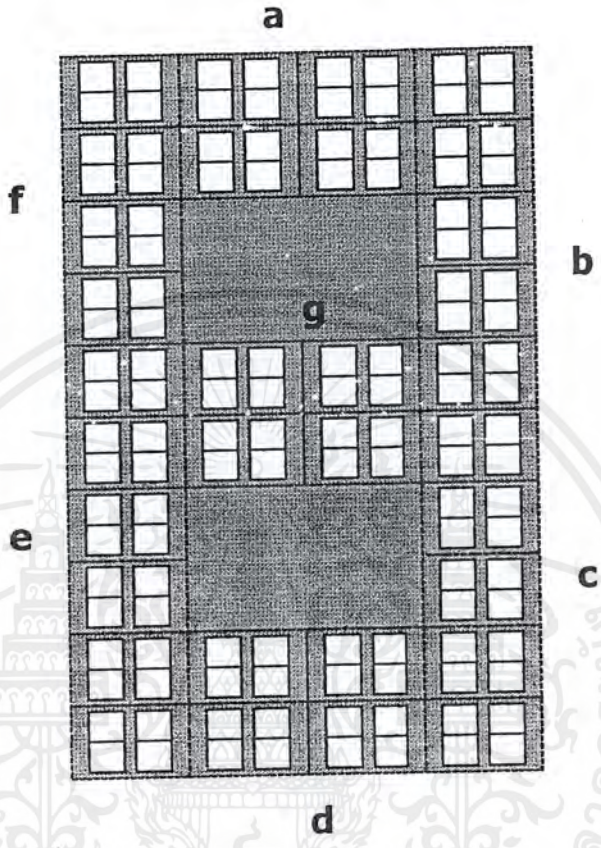
จาก IC4 ต่อเข้าที่ขา I/P ของ IC 5 เพื่อทำหน้าที่ขับ 7- Segment ทั้ง 7 ส่วน (a-g) ตามรูปที่ 6.5 โดยจะใช้ IC5 จำนวน 5 ตัวต่อตัวเลข 1 หลักในรูปที่ 6.5 แสดงเฉพาะหลักที่ 6



รูปที่ 6.5 การต่อ IC4 (74373) เข้าที่ IC5 (ULN2003)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

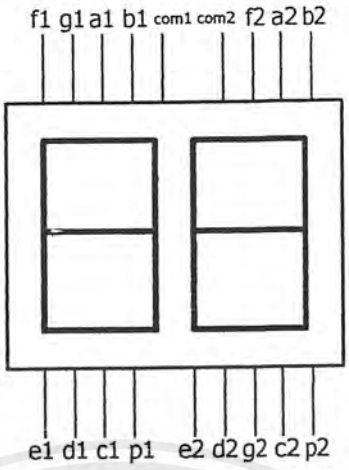
ในการแสดงผลที่ Score Board นั้น ในแต่ละหลักของตัวเลข จะใช้ 7-Segment จำนวน 32 ตัวต่อกันเป็นรูป 7 –Segment อีกทีหนึ่งทำการแบ่งส่วนของ a – g เช่นกันตามรูปที่ 6.6 และใช้ IC5 จำนวน 5 ตัวในการขับแต่ละหลักตามรูปที่ 6.5



รูปที่ 6.6 การต่อ 7- Segment 1 หลัก

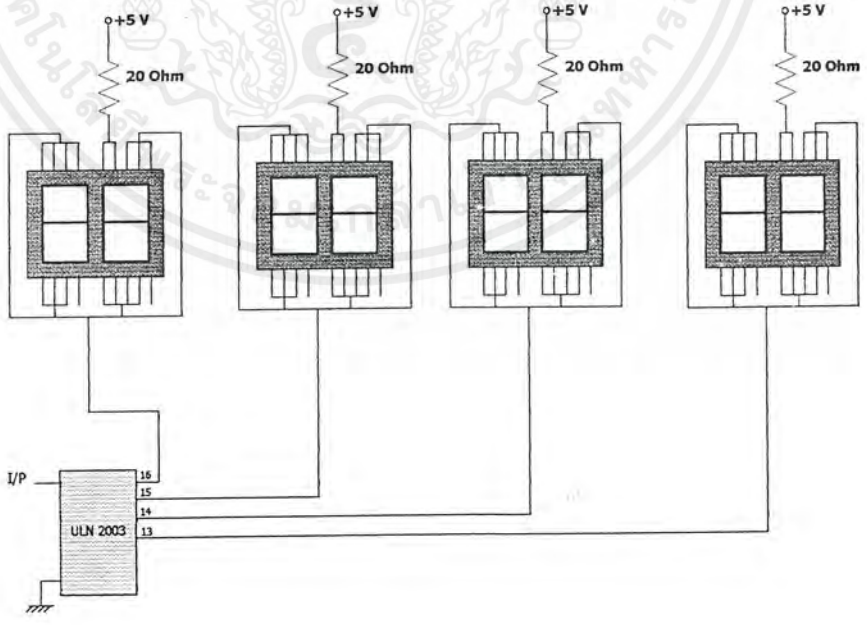
หลักการของการต่อก็คือทำการต่อแยกส่วน a – g ไว้โดยในแต่ละส่วนก็จะทำการต่อขนานกันไว้หมดทั้ง 6 หลัก ในแต่ละหลักต่อ Common ร่วมกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 โครงสร้างของ 7 – Segment 1 ตัว

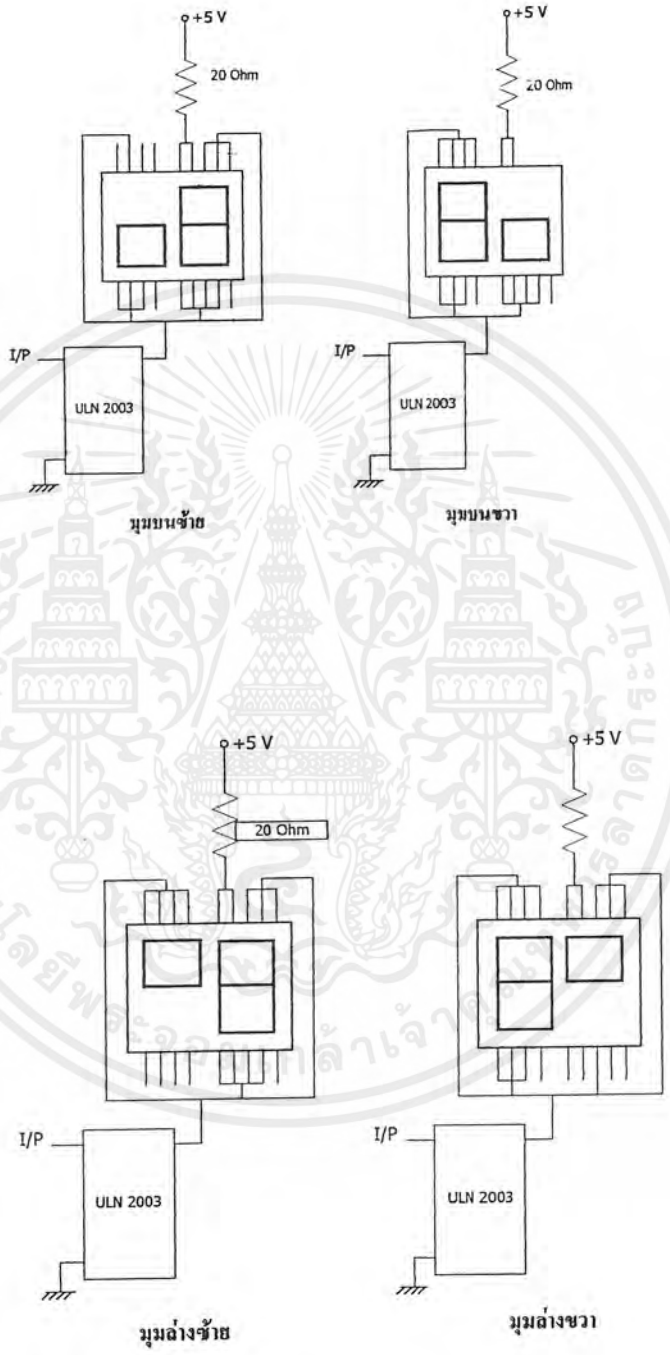
ยกตัวอย่างเฉพาะส่วนของ a ตามรูปที่ 6.8 จาก O/P ของ IC5 จะมี 4 ขา O/P (13-16) ที่ต่อเข้ากับส่วนของ a



รูปที่ 6.8 การต่อ 7 – Segment เฉพาะส่วน a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในส่วนของมุมทั้ง 4 ของตัวเลขแต่ละหลักจะมีต่อแบบตามรูปที่ 6.9



รูปที่ 6.9 การต่อ 7 – Segment เฉพาะในส่วนมุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7
สรุปและวิจารณ์

7.1 สรุป

อุปกรณ์จับเวลาในการแข่งขันกีฬาว่ายน้ำนั้น จะประกอบไปด้วยส่วนที่สำคัญ 3 ส่วนคือ ส่วนของการ Start Timer (แผ่น Touch Board) ,ส่วนของ Controller , และส่วนของการแสดงผล (Score Board) ในส่วนของการแผ่น Touch Board นั้นจะใช้หลักการของ Sw ติดตั้งตลอดทั้งแผ่น และทำการซีลด์ด้วยพลาสติกเพื่อป้องกันน้ำ ทำการเจาะรูด้านหน้าทั่วทั้งแผ่นเพื่อลดแรงต้านที่อาจจะเกิดขึ้นได้จากการกระเพื่อมของน้ำ ส่วนของ controller จะใช้ Singlechip Microcontrller AT89C51 ในการ Control ส่วนของการกำหนดฐานเวลา 1/100 วินาที ผ่านคริสตัล 12 MHz ใช้โปรแกรมภาษา Assembly ในการเขียน ส่วนของ Score Board ใช้ 7-segment ต่อเป็นตัวเลข 6 หลักแต่ละหลักใช้ 7-Segment 32 ตัว ใช้ IC ULN2003 เป็นตัวขับ 7- Segment และใช้ IC 74LS373 เป็นตัวแลตซ์ข้อมูลในแต่ละหลัก

7.2 วิจารณ์

ปัญหาที่สำคัญที่สุดสำหรับโครงงานนี้ก็คือราคาของวัสดุอุปกรณ์ที่จะนำมาประยุกต์ใช้ มีราคาสูงและคุณภาพก็ไม่เท่าเทียมกับอุปกรณ์ของเครื่องต้นแบบ ทำให้เสียเวลาในการทำโครงงานพอสมควร และอีกประการก็คือ วงจรที่ใช้มีความไม่เสถียรทำให้เสียเวลาในการทดวองใช้วงจรในรูปแบบต่าง ๆ ทำให้เสียเวลาและค่าใช้จ่ายเป็นอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7
สรุปและวิจารณ์

7.1 สรุป

อุปกรณ์จับเวลาในการแข่งขันกีฬาว่ายน้ำนั้น จะประกอบไปด้วยส่วนที่สำคัญ 3 ส่วนคือ ส่วนของการ Start Timer (แผ่น Touch Board) ,ส่วนของ Controller , และส่วนของการแสดงผล (Score Board) ในส่วนของการแผ่น Touch Board นั้นจะใช้หลักการของ Sw ติดตั้งตลอดทั้งแผ่น และทำการซีลด์ด้วยพลาสติกเพื่อป้องกันน้ำ ทำการเจาะรูด้านหน้าทั่วทั้งแผ่นเพื่อลดแรงต้านที่อาจจะเกิดขึ้นได้จากการกระเพื่อมของน้ำ ส่วนของ controller จะใช้ Singlechip Microcontrller AT89C51 ในการ Control ส่วนของการกำหนดฐานเวลา 1/100 วินาที ผ่านคริสตัล 12 MHz ใช้โปรแกรมภาษา Assembly ในการเขียน ส่วนของ Score Board ใช้ 7-segment ต่อเป็นตัวเลข 6 หลักแต่ละหลักใช้ 7-Segment 32 ตัว ใช้ IC ULN2003 เป็นตัวขับ 7- Segment และใช้ IC 74LS373 เป็นตัวแลตซ์ข้อมูลในแต่ละหลัก

7.2 วิจารณ์

ปัญหาที่สำคัญที่สุดสำหรับโครงงานนี้ก็คือราคาของวัสดุอุปกรณ์ที่จะนำมาประยุกต์ใช้ มีราคาสูงและคุณภาพก็ไม่เท่าเทียมกับอุปกรณ์ของเครื่องต้นแบบ ทำให้เสียเวลาในการทำโครงงานพอสมควร และอีกประการก็คือ วงจรที่ใช้มีความไม่เสถียรทำให้เสียเวลาในการทดวองใช้วงจรในรูปแบบต่าง ๆ ทำให้เสียเวลาและค่าใช้จ่ายเป็นอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณนานุกรม

1) รศ. สมยศ จุณณะปิยะ,**การประยุกต์ใช้งานไมโครคอนโทรลเลอร์**.กรุงเทพฯ:สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร ลาดกระบัง,2543
2) สุนทร วิทูสุรพจน์,**ไมโครคอนโทรลเลอร์ ตระกูล 8051**,กรุงเทพฯ:บริษัท ซีเอ็ด ยูเคชั่น จำกัด (มหาชน),2537
3) กฤษดา ใจเย็น,ชัยวัฒน์ ลิ้มพรจิตรวิไล,**เรียนรู้และปฏิบัติการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอก ผ่านพอร์ตขนาน**.กรุงเทพฯ:บริษัท อินโนเวทีฟ เอ็กเพอริเม้น จำกัด,2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

Source Code ของโปรแกรม Assembly

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ORG 0000H
SJMP START

ORG 0003H
SJMP INT0      ; START

ORG 000BH
LJMP TIMER0

START:  MOV IE,#10000011B
        MOV IP,#00000010B
        MOV TCON,#00000101B
        MOV TMOD,#00000001B
        MOV 8CH,#0D8H
        MOV 8AH,#0F0H

        MOV SP,#011H
        MOV R2,#0FFH
        MOV R1,#00H
        MOV R3,#00H
        MOV R4,#00H
        MOV R5,#00H
        MOV R6,#00H
        MOV R7,#00H

DIGIT0 EQU 08H
DIGIT1 EQU 09H
DIGIT2 EQU 0AH
DIGIT3 EQU 0BH
DIGIT4 EQU 0CH
DIGIT5 EQU 0DH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV DIGIT0,#3FH
MOV DIGIT1,#3FH
MOV DIGIT2,#3FH
MOV DIGIT3,#3FH
MOV DIGIT4,#3FH
MOV DIGIT5,#3FH

MOV P2,#00H    ; MONITOR ZERO

ZERO:  MOV P0,#3FH
       CLR P2.5
       SETB P2.0
       LCALL DEL_20mS

       MOV P0,#3FH
       CLR P2.0
       SETB P2.1
       LCALL DEL_20mS

       MOV P0,#3FH
       CLR P2.1
       SETB P2.2
       LCALL DEL_20mS

       MOV P0,#3FH
       CLR P2.2
       SETB P2.3
       LCALL DEL_20mS

       MOV P0,#3FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CLR P2.3
        SETB P2.4
        LCALL DEL_20mS

        MOV P0,#3FH
        CLR P2.4
        SETB P2.5
        LCALL DEL_20mS

        SJMP ZERO

INT0:

        MOV P2,#00H
        MOV P0,#00H
        SETB TCON.4     ; START TIMER0

IINT0:
        MOV P0,DIGIT0
        CLR P2.5
        SETB P2.0
        LCALL DEL_20mS

        MOV P0,DIGIT1
        CLR P2.0
        SETB P2.1
        LCALL DEL_20mS

        MOV P0,DIGIT2
        CLR P2.1
        SETB P2.2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        LCALL DEL_20mS

        MOV P0,DIGIT3
        CLR P2.2
        SETB P2.3
        LCALL DEL_20mS

        MOV P0,DIGIT4
        CLR P2.3
        SETB P2.4
        LCALL DEL_20mS

        MOV P0,DIGIT5
        CLR P2.4
        SETB P2.5
        LCALL DEL_20mS

        JNB P3.3,STOP     ; STOP TIMER0

        LJMP IINT0

STOP:   CLR TCON.4
        LJMP IINT0

TIMER0:
        MOV 8CH,#0D8H
        MOV 8AH,#0F0H
        INC R2
        MOV A,R2
        MOV DPTR,#TABLE
        MOVC A,@A+DPTR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV DIGIT0,A
CJNE R2,#0A,EXIT
MOV R2,#00H

INC R1
MOV A,R1
MOVC A,@A+DPTR
MOV DIGIT1,A
CJNE R1,#0AH,EXIT
MOV R1,#00H

INC R3
MOV A,R3
MOVC A,@A+DPTR
MOV DIGIT2,A
CJNE R3,#0AH,EXIT
MOV R3,#00H

INC R4
MOV A,R4
MOVC A,@A+DPTR
MOV DIGIT3,A
CJNE R4,#06H,EXIT
MOV R4,#0FFH

INC R5
MOV A,R5
MOVC A,@A+DPTR
MOV DIGIT4,A
CJNE R5,#0AH,EXIT
MOV R5,#00H
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        INC R6
        MOV A,R6
        MOVC A,@A+DPTR
        MOV DIGIT5,A
        CJNE R6,#0AH,EXIT
        MOV R5,#00H

EXIT:   RETI



DEL_20mS:
        MOV 0FH,#03H
DEL1:   MOV 10H,#00H
        DJNZ 10H,$
        DJNZ 0FH,DEL1
        RET

TABLE:  DB 3FH,06H,5BH,04FH,66H,6DH,7DH,07H,7FH,6FH,3FH

        END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.
รายละเอียดข้อมูลของ IC เบอร์ที่ใช้ในโครงงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54/74HC541A

Octal 3-State Non-Inverting Buffer/Line Driver/ Line Receiver

High–Performance Silicon–Gate CMOS

The MC54/74HC541A is identical in pinout to the LS541. The device inputs are compatible with Standard CMOS outputs. External pullup resistors make them compatible with LSTTL outputs.

The HC541A is an octal non–inverting buffer/line driver/line receiver designed to be used with 3–state memory address drivers, clock drivers, and other bus–oriented systems. This device features inputs and outputs on opposite sides of the package and two ANDed active–low output enables.

The HC541A is similar in function to the HC540A, which has inverting outputs.

- Output Drive Capability: 15 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS and TTL
- Operating Voltage Range: 2 to 6V
- Low Input Current: 1µA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance With the JEDEC Standard No. 7A Requirements
- Chip Complexity: 134 FETs or 33.5 Equivalent Gates

J SUFFIX
CERAMIC PACKAGE
CASE 732–03

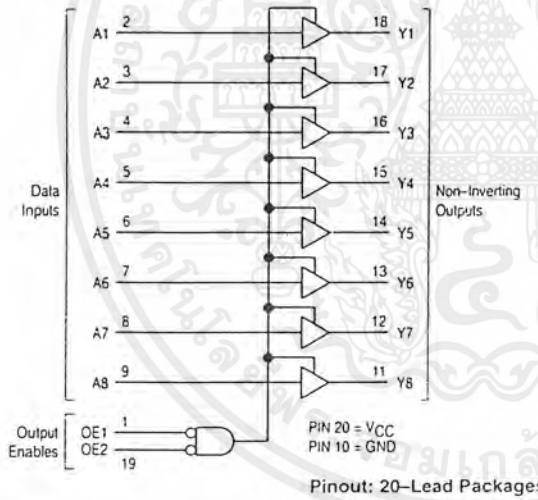
N SUFFIX
PLASTIC PACKAGE
CASE 738–03

DW SUFFIX
SOIC PACKAGE
CASE 751D–04

ORDERING INFORMATION

MC54HCXXXAJ	Ceramic
MC74HCXXXAN	Plastic
MC74HCXXXADW	SOIC

LOGIC DIAGRAM

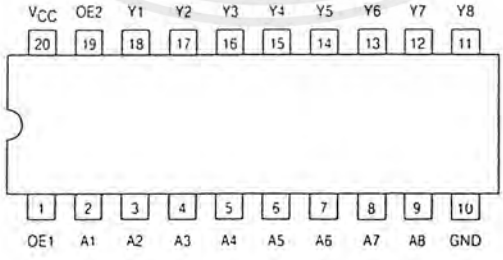


FUNCTION TABLE

Inputs			Output Y
OE1	OE2	A	
L	L	L	L
L	L	H	H
H	X	X	Z
X	H	X	Z

Z = High Impedance
X = Don't Care

Pinout: 20–Lead Packages (Top View)



© Motorola, Inc. 1995

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 35	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 75	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature Range	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	Plastic DIP or SOIC Package	260	
	Ceramic DIP)	300	

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
Ceramic DIP: – 10 mW/°C from 100° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature Range, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise/Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Condition	V_{CC} V	Guaranteed Limit –55 to 25°C	Guaranteed Limit ≤85°C	Guaranteed Limit ≤125°C	Unit
V_{IH}	Minimum High–Level Input Voltage	V_{out} = 0.1V, $\|I_{out}\|$ ≤ 20μA	2.0	1.50	1.50	1.50	V
			3.0	2.10	2.10	2.10	
			4.5	3.15	3.15	3.15	
			6.0	4.20	4.20	4.20	
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = V_{CC} – 0.1V, $\|I_{out}\|$ ≤ 20μA	2.0	0.50	0.50	0.50	V
			3.0	0.90	0.90	0.90	
			4.5	1.35	1.35	1.35	
			6.0	1.80	1.80	1.80	
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IL}, $\|I_{out}\|$ ≤ 20μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IL}, $\|I_{out}\|$ ≤ 3.6mA	3.0	2.48	2.34	2.20	
		$\|I_{out}\|$ ≤ 6.0mA	4.5	3.98	3.84	3.70	
		$\|I_{out}\|$ ≤ 7.8mA	6.0	5.48	5.34	5.20	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IH}, $\|I_{out}\|$ ≤ 20μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
		V_{in} = V_{IH}, $\|I_{out}\|$ ≤ 3.6mA	3.0	0.26	0.33	0.40	
		$\|I_{out}\|$ ≤ 6.0mA	4.5	0.26	0.33	0.40	
		$\|I_{out}\|$ ≤ 7.8mA	6.0	0.26	0.33	0.40	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Condition	V_{CC} V	Guaranteed Limit			Unit
				−55 to 25°C	≤85°C	≤125°C	
I_{in}	Maximum Input Leakage Current	V_{in} = V_{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I_{OZ}	Maximum Three-State Leakage Current	Output in High Impedance State V_{in} = V_{IL} or V_{IH} V_{out} = V_{CC} or GND	6.0	±0.5	±5.0	±10.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	V_{in} = V_{CC} or GND I_{out} = 0μA	6.0	4	40	160	μA

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High-Speed CMOS Data Book (DL129/D).

AC CHARACTERISTICS (C_L = 50 pF, Input t_r = t_f = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			−55 to 25°C	≤85°C	≤125°C	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Input A to Output Y (Figures 1 and 3)	2.0	80	100	120	ns
		3.0	30	40	55	
		4.5	18	23	28	
		6.0	15	20	25	
t_{PLZ}, t_{PHZ}	Maximum Propagation Delay, Output Enable to Output Y (Figures 2 and 4)	2.0	110	140	165	ns
		3.0	45	60	75	
		4.5	25	31	38	
		6.0	21	26	31	
t_{PZL}, t_{PZH}	Maximum Propagation Delay, Output Enable to Output Y (Figures 2 and 4)	2.0	110	140	165	ns
		3.0	45	60	75	
		4.5	25	31	38	
		6.0	21	26	31	
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 3)	2.0	60	75	90	ns
		3.0	22	28	34	
		4.5	12	15	18	
		6.0	10	13	15	
C_{in}	Maximum Input Capacitance		10	10	10	pF
C_{out}	Maximum Three-State Output Capacitance (Output in High Impedance State)		15	15	15	pF

NOTE: For propagation delays with loads other than 50 pF, and information on typical parametric values, see Chapter 2 of the Motorola High-Speed CMOS Data Book (DL129/D).

		Typical @ 25°C, V_{CC} = 5.0 V, V_{EE} = 0 V	
C_{PD}	Power Dissipation Capacitance (Per Buffer)*	35	pF

* Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the Motorola High-Speed CMOS Data Book (DL129/D).

SWITCHING WAVEFORMS

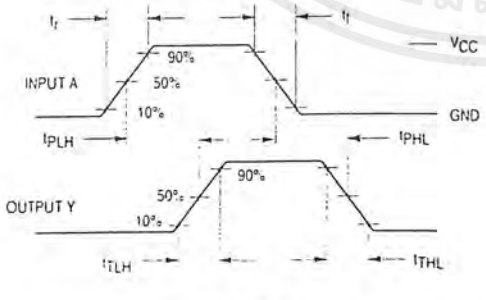


Figure 1.

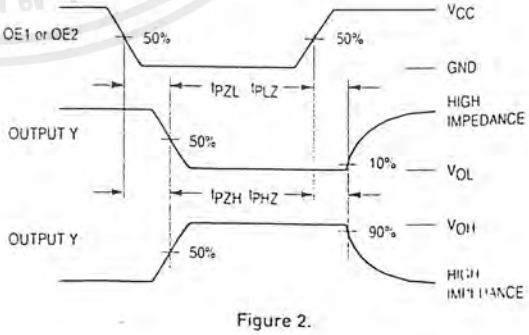
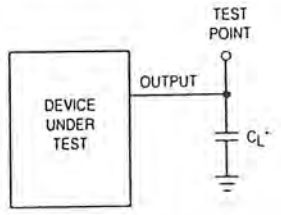


Figure 2.

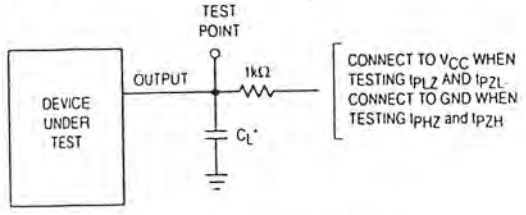
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS



*Includes all probe and jig capacitance

Figure 3.



*Includes all probe and jig capacitance

Figure 4.

PIN DESCRIPTIONS

INPUTS

A1, A2, A3, A4, A5, A6, A7, A8 (PINS 2, 3, 4, 5, 6, 7, 8, 9) — Data input pins. Data on these pins appear in non–inverted form on the corresponding Y outputs, when the outputs are enabled.

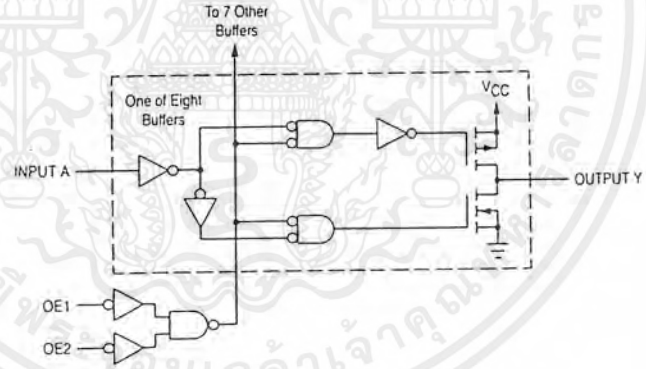
CONTROLS

OE1, OE2 (PINS 1, 19) — Output enables (active–low). When a low voltage is applied to both of these pins, the outputs are enabled and the device functions as an non–inverting buffer. When a high voltage is applied to either input, the outputs assume the high impedance state.

OUTPUTS

Y1, Y2, Y3, Y4, Y5, Y6, Y7, Y8 (PINS 18, 17, 16, 15, 14, 13, 12, 11) — Device outputs. Depending upon the state of the output enable pins, these outputs are either non–inverting outputs or high–impedance outputs.

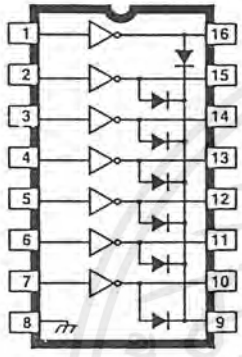
LOGIC DETAIL



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Sheet
29304F

HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON ARRAYS



Dwg. No. A-9594

Note that the ULN20xxA series (dual in-line package) and ULN20xxL series (small-outline IC package) are electrically identical and share a common terminal number assignment.

ABSOLUTE MAXIMUM RATINGS

Output Voltage, V_{CE}
(ULN200xA and ULN200xL) ..... 50 V
(ULN202xA and ULN202xL) ..... 95 V
Input Voltage, V_{IN} ..... 30 V
Continuous Output Current, I_C ..... 500 mA
Continuous Input Current, I_{IN} ..... 25 mA
Power Dissipation, P_D
(one Darlington pair) ..... 1.0 W
(total package) ..... See Graph
Operating Temperature Range, T_A ..... -20°C to +85°C
Storage Temperature Range, T_S ..... -55°C to +150°C

Ideally suited for interfacing between low-level logic circuitry and multiple peripheral power loads, the Series ULN20xxA/L high-voltage, high-current Darlington arrays feature continuous load current ratings to 500 mA for each of the seven drivers. At an appropriate duty cycle depending on ambient temperature and number of drivers turned ON simultaneously, typical power loads totaling over 230 W (350 mA x 7, 95 V) can be controlled. Typical loads include relays, solenoids, stepping motors, magnetic print hammers, multiplexed LED and incandescent displays, and heaters. All devices feature open-collector outputs with integral clamp diodes.

The ULN2003A/L and ULN2023A/L have series input resistors selected for operation directly with 5 V TTL or CMOS. These devices will handle numerous interface needs — particularly those beyond the capabilities of standard logic buffers.

The ULN2004A/L and ULN2024A/L have series input resistors for operation directly from 6 to 15 V CMOS or PMOS logic outputs.

The ULN2003A/L and ULN2004A/L are the standard Darlington arrays. The outputs are capable of sinking 500 mA and will withstand at least 50 V in the OFF state. Outputs may be paralleled for higher load current capability. The ULN2023A/L and ULN2024A/L will withstand 95 V in the OFF state.

These Darlington arrays are furnished in 16-pin dual in-line plastic packages (suffix "A") and 16-lead surface-mountable SOICs (suffix "L"). All devices are pinned with outputs opposite inputs to facilitate ease of circuit board layout. All devices are rated for operation over the temperature range of -20°C to +85°C. Most (see matrix, next page) are also available for operation to -40°C; to order, change the prefix from "ULN" to "ULQ".

FEATURES

- TTL, DTL, PMOS, or CMOS-Compatible Inputs
- Output Current to 500 mA
- Output Voltage to 95 V
- Transient-Protected Outputs
- Dual In-Line Plastic Package or Small-Outline IC Package

x = digit to identify specific device. Characteristic shown applies to family of devices with remaining digits as shown. See matrix on next page.

Allegro MicroSystems, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

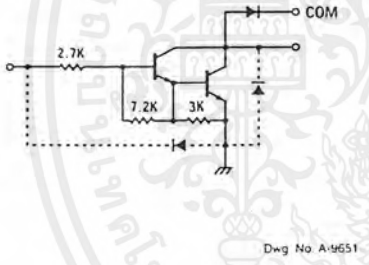
DEVICE PART NUMBER DESIGNATION

$V_{CE(MAX)}$	50 V	95 V
$I_{C(MAX)}$	500 mA	500 mA
Logic	Part Number	
5V TTL, CMOS	ULN2003A* ULN2003L*	*ULN2023A* ULN2023L
6-15 V CMOS, PMOS	ULN2004A* ULN2004L*	ULN2024A ULN2024L

*Also available for operation between -40°C and +85°C. To order, change prefix from "ULN" to "ULQ".

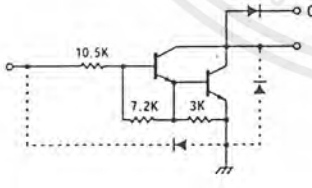
PARTIAL SCHEMATICS

ULN20x3A/L (Each Driver)

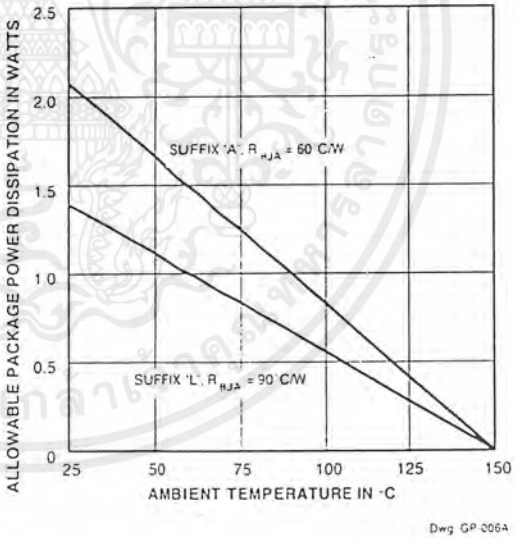


Dwg. No. A-9651

ULN20x4A/L (Each Driver)



Dwg. No. A-9898A



Dwg. GP-006A

X = Digit to identify specific device. Specification shown applies to family of devices with remaining digits as shown. See matrix above.

Allegro MicroSystems, Inc.

115 Northeast Cutoff, Box 15036
Worcester, Massachusetts 01615-0036 (508) 853-5000

Copyright © 1974, 1998 Allegro MicroSystems, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Types ULN2003A, ULN2003L, ULN2004A, and ULN2004L
ELECTRICAL CHARACTERISTICS at +25°C (unless otherwise noted).

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			
					Min.	Typ.	Max.	Units
Output Leakage Current	I_{CEX}	1A	All	V_{CE} = 50 V, T_A = 25°C	—	< 1	50	µA
				V_{CE} = 50 V, T_A = 70°C	—	< 1	100	µA
		1B	ULN2004A/L	V_{CE} = 50 V, T_A = 70°C, V_{IN} = 1.0 V	—	< 5	500	µA
Collector-Emitter Saturation Voltage	$V_{CE(SAT)}$	2	All	I_C = 100 mA, I_B = 250 µA	—	0.9	1.1	V
				I_C = 200 mA, I_B = 350 µA	—	1.1	1.3	V
				I_C = 350 mA, I_B = 500 µA	—	1.3	1.6	V
Input Current	$I_{IN(ON)}$	3	ULN2003A/L	V_{IN} = 3.85 V	—	0.93	1.35	mA
			ULN2004A/L	V_{IN} = 5.0 V	—	0.35	0.5	mA
				V_{IN} = 12 V	—	1.0	1.45	mA
	$I_{IN(OFF)}$	4	All	I_C = 500 µA, T_A = 70°C	50	65	—	µA
Input Voltage	$V_{IN(ON)}$	5	ULN2003A/L	V_{CE} = 2.0 V, I_C = 200 mA	—	—	2.4	V
				V_{CE} = 2.0 V, I_C = 250 mA	—	—	2.7	V
				V_{CE} = 2.0 V, I_C = 300 mA	—	—	3.0	V
			ULN2004A/L	V_{CE} = 2.0 V, I_C = 125 mA	—	—	5.0	V
				V_{CE} = 2.0 V, I_C = 200 mA	—	—	6.0	V
				V_{CE} = 2.0 V, I_C = 275 mA	—	—	7.0	V
				V_{CE} = 2.0 V, I_C = 350 mA	—	—	8.0	V
Input Capacitance	C_{IN}	—	All		—	15	25	pF
Turn-On Delay	t_{PLH}	8	All	0.5 E_{IN} to 0.5 E_{OUT}	—	0.25	1.0	µs
Turn-Off Delay	t_{PHL}	8	All	0.5 E_{IN} to 0.5 E_{OUT}	—	0.25	1.0	µs
Clamp Diode Leakage Current	I_R	6	All	V_R = 50 V, T_A = 25°C	—	—	50	µA
				V_R = 50 V, T_A = 70°C	—	—	100	µA
Clamp Diode Forward Voltage	V_F	7	All	I_F = 350 mA	—	1.7	2.0	V

Complete part number includes suffix to identify package style: A = DIP, L = SOIC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Types ULN2023A, ULN2023L, ULN2024A, and ULN2024L
ELECTRICAL CHARACTERISTICS at +25°C (unless otherwise noted).

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			
					Min.	Typ.	Max.	Units
Output Leakage Current	I_{CEX}	1A	All	V_{CE} = 95 V, T_A = 25°C	—	< 1	50	µA
				V_{CE} = 95 V, T_A = 70°C	—	< 1	100	µA
		1B	ULN2024A/L	V_{CE} = 95 V, T_A = 70°C, V_{IN} = 1.0 V	—	< 5	500	µA
Collector-Emitter Saturation Voltage	$V_{CE(SAT)}$	2	All	I_C = 100 mA, I_B = 250 µA	—	0.9	1.1	V
				I_C = 200 mA, I_B = 350 µA	—	1.1	1.3	V
				I_C = 350 mA, I_B = 500 µA	—	1.3	1.6	V
Input Current	$I_{IN(ON)}$	3	ULN2023A/L	V_{IN} = 3.85 V	—	0.93	1.35	mA
			ULN2024A/L	V_{IN} = 5.0 V	—	0.35	0.5	mA
				V_{IN} = 12 V	—	1.0	1.45	mA
	$I_{IN(OFF)}$	4	All	I_C = 500 µA, T_A = 70°C	50	65	—	µA
Input Voltage	$V_{IN(ON)}$	5	ULN2023A/L	V_{CE} = 2.0 V, I_C = 200 mA	—	—	2.4	V
				V_{CE} = 2.0 V, I_C = 250 mA	—	—	2.7	V
				V_{CE} = 2.0 V, I_C = 300 mA	—	—	3.0	V
			ULN2024A/L	V_{CE} = 2.0 V, I_C = 125 mA	—	—	5.0	V
				V_{CE} = 2.0 V, I_C = 200 mA	—	—	6.0	V
				V_{CE} = 2.0 V, I_C = 275 mA	—	—	7.0	V
				V_{CE} = 2.0 V, I_C = 350 mA	—	—	8.0	V
Input Capacitance	C_{IN}	—	All		—	15	25	pF
Turn-On Delay	t_{PLH}	8	All	0.5 E_{IN} to 0.5 E_{OUT}	—	0.25	1.0	µs
Turn-Off Delay	t_{PHL}	8	All	0.5 E_{IN} to 0.5 E_{OUT}	—	0.25	1.0	µs
Clamp Diode Leakage Current	I_R	6	All	V_R = 95 V, T_A = 25°C	—	—	50	µA
				V_R = 95 V, T_A = 70°C	—	—	100	µA
Clamp Diode Forward Voltage	V_F	7	All	I_F = 350 mA	—	1.7	2.0	V

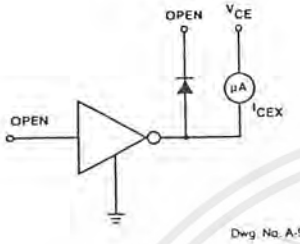
Complete part number includes suffix to identify package style: A = DIP, L = SOIC.

Allegro MicroSystems, Inc.
115 Northeast Cutoff, Box 15036
Worcester, Massachusetts 01615-0036 (508) 853-5000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

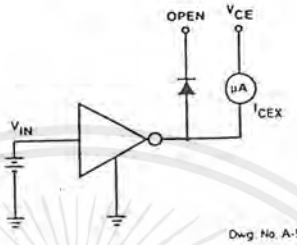
TEST FIGURES

FIGURE 1A



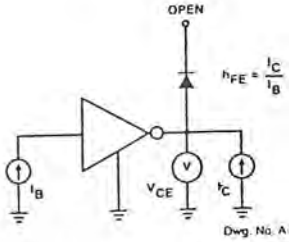
Dwg. No. A-9729A

FIGURE 1B



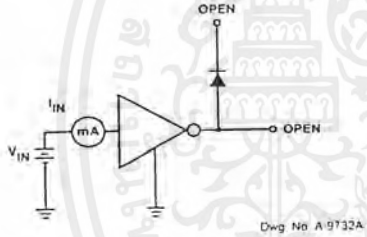
Dwg. No. A-9730A

FIGURE 2



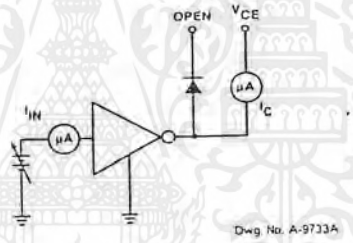
Dwg. No. A-9731A

FIGURE 3



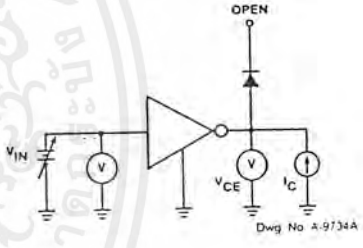
Dwg. No. A-9732A

FIGURE 4



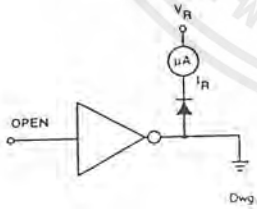
Dwg. No. A-9733A

FIGURE 5



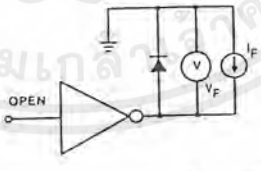
Dwg. No. A-9734A

FIGURE 6



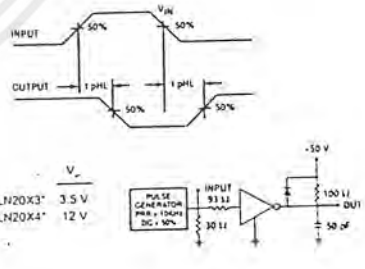
Dwg. No. A-9735A

FIGURE 7



Dwg. No. A-9736A

FIGURE 8



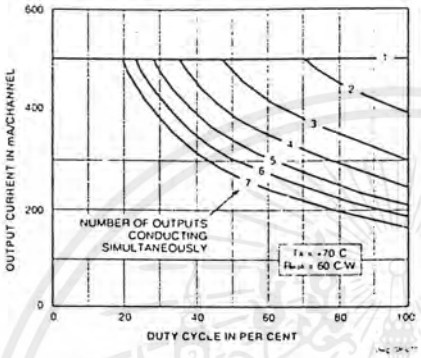
* Complete part number includes a final letter to indicate package.

X = Digit to identify specific device. Specification shown applies to family of devices with remaining digits as shown.

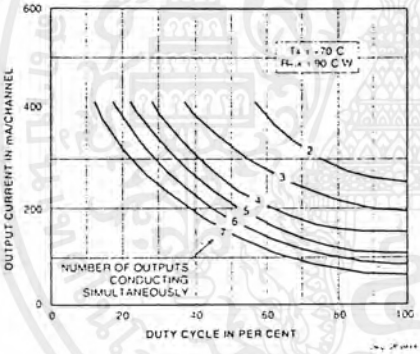
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ALLOWABLE COLLECTOR CURRENT AS A FUNCTION OF DUTY CYCLE

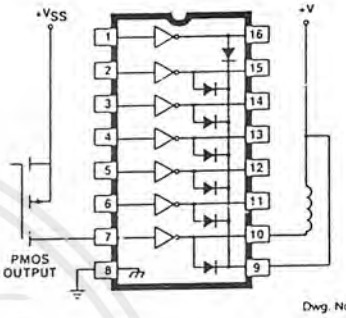
(Dual In-line-Packaged Devices, Suffix 'A,)



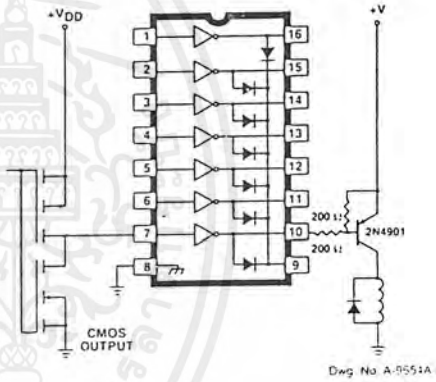
(Small-Outline-Packaged Devices, Suffix 'L,)



TYPICAL APPLICATIONS

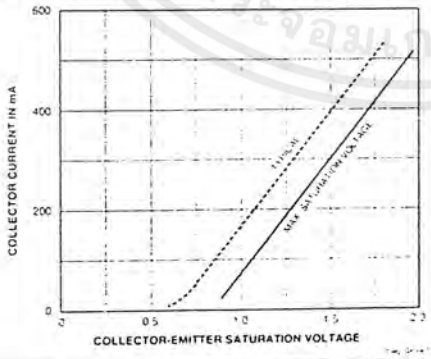


Dwg. No. A-9552

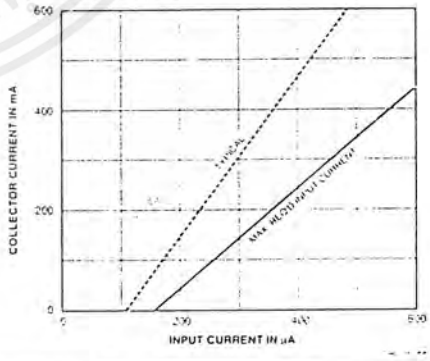


Dwg. No. A-9551A

SATURATION VOLTAGE AS A FUNCTION OF COLLECTOR CURRENT



COLLECTOR CURRENT AS A FUNCTION OF INPUT CURRENT

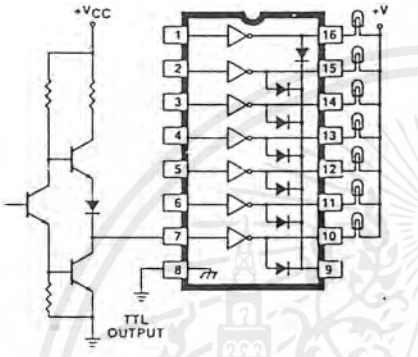


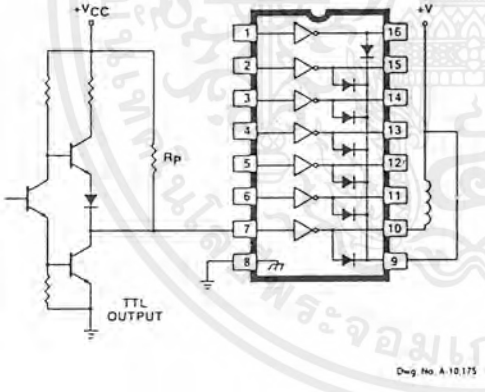
Allegro MicroSystems, Inc.

115 Northeast Cutoff, Box 15036
Worcester, Massachusetts 01615-0036 (508) 853-5000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

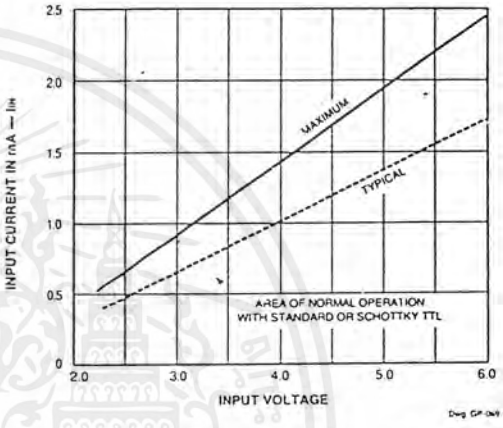
TYPICAL APPLICATIONS



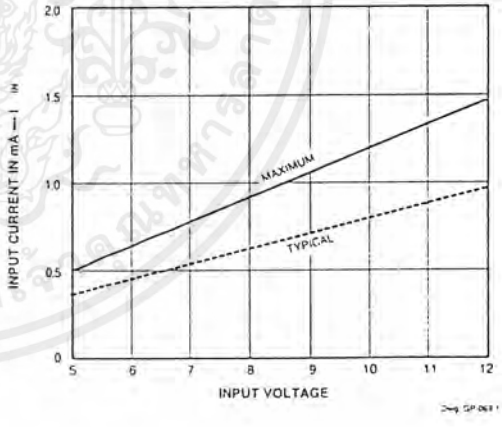


INPUT CURRENT AS A FUNCTION OF INPUT VOLTAGE

Types ULN2003A, ULN2003L, ULN2023A, and ULN2023L



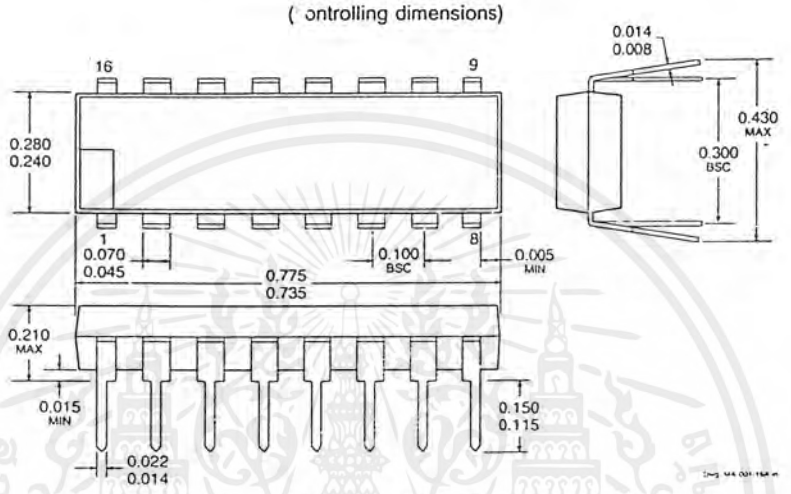
Types ULN2004A, ULN2004L, ULN2024A, and ULN2024L



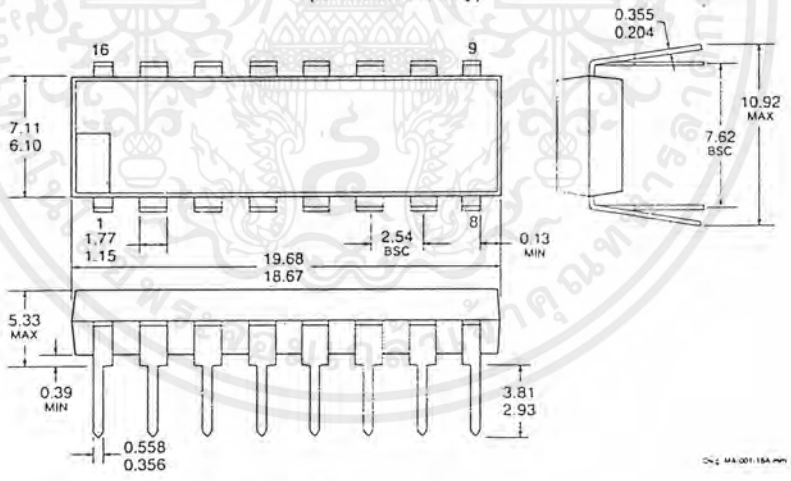
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE DESIGNATOR "A"

Dimensions in Inches
(Controlling dimensions)



Dimension in Millimeters
(for reference only)



NOTES: 1. Leads 1, 8, 9, and 16 may be half leads at vendor's option.
2. Lead thickness is measured at seating plane or below.
3. Lead spacing tolerance is non-cumulative.
4. Exact body and lead configuration at vendor's option within limits shown.

Allegro MicroSystems, Inc.
115 Northeast Cutoff, Box 15036
Worcester, Massachusetts 01615-0036 (508) 853-5000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้