

มิเตอร์วัดค่าแรงดันอาร์เอ็มเอส

TRUE RMS VOLTMETER



นายอนุ หนูเล็ก

2/4
2/6234
เลขที่ 22543
เลขทะเบียน 42534
วัน, เดือน, ปี 24 พ.ค. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุม
ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

b1120174

TRUE RMS VOLTMETER

ANU NOOLEX

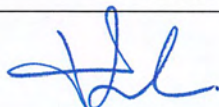
**A THESIS SUBMITTED IN PARTIAL FULILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING
DEPARTMENT OF INDUSTRIAL INSTRUMENTTATION TECHNOLOGY
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2000

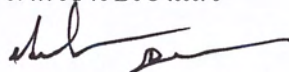
ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญานิพนธ์

.....

หัวข้อปริญญานิพนธ์ มิเตอร์วัดค่าแรงดันอาร์เอ็มเอส
TRUE RMS VOLTMETER
นักศึกษาผู้จัดทำ นายอนุ หนูเล็ก รหัสประจำตัว 41012115
ปริญญ วิศวกรรมศาสตรบัณฑิต
สาขาวิชา วิศวกรรมการวัดคุม
ปีการศึกษา 2543

อาจารย์ผู้ควบคุมปริญญานิพนธ์	ลายมือชื่อ
ผศ.ศักดิ์ยา ชิตวงศ์	

วัน/เดือน/ปี ที่สอบ วันจันทร์ที่ 10 เมษายน พ.ศ. 2544
สถานที่สอบ ณ ห้องสอบปริญญานิพนธ์ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชารับรองแล้ว

(ผศ. ประสิทธิ์ จุลเสรีวงศ์)
หัวหน้าภาควิชา ฯ

หัวข้อปริญญานิพนธ์ มิเตอร์วัดค่าแรงดันอาร์เอ็มเอส

TRUE RMS VOLTMETER

นักศึกษาผู้จัดทำ นายอนุ หนูเล็ก

อาจารย์ที่ปรึกษา ผศ.ศักรียา ชิตวงศ์

ปีการศึกษา 2543

บทคัดย่อ

ในปริญญานิพนธ์ฉบับนี้ ได้ถูกเรียบเรียงขึ้น จากผลงานที่ได้พัฒนาขึ้น เป็นเครื่องมือวัดค่า อาร์เอ็มเอสของ สัญญาณ ที่ไม่สามารถวัดค่า อาร์เอ็มเอส (Root mean square value) คือค่าประสิทธิ (Effective value) ซึ่งเป็นการแสดงค่าแรงดันไฟตรงโดยวงจรที่ได้สังเคราะห์ขึ้นใหม่ ปริญญานิพนธ์ฉบับนี้เสนอหลักการและขั้นตอนการวัดค่าอาร์เอ็มเอสจริงโดยใช้วงจรทำหน้าที่ตามฟังก์ชันคณิตศาสตร์ที่ใช้หาค่าอาร์เอ็มเอส (RMS Function) ซึ่งวงจรที่สังเคราะห์ขึ้นให้ผลการวัดได้ใกล้เคียงกับข้อกำหนดของไอซีเบอร์ 26569 และไอซีเบอร์ MC1495 นอกจากนั้น ได้ทำการวิเคราะห์วงจรทำหน้าที่คูณ วงจรยกกำลังของสัญญาณทางเข้าที่เป็นฟังก์ชันต่างๆ ที่ทำการวิจัยในปริญญานิพนธ์คือต้นแบบเครื่องวัดค่าอาร์เอ็มเอสจริง

Thsis Title	TRUE RMS VOLTMETER
Authers	Mr. Anu noolex
Thesis Advisor	Asst. Prof. Sakreya Chitwong
Year	2000

ABSTRACT

This thesis describe a developing of True RMS voltmeter project from root means square function. The aim of this is concerned with an analytical RMS function and then synthesis True RMS voltmeter circuit witch consist of descrete electronics devices. The experimental result almost nearly specification of IC 26569.and IC MC1495

However multiplier function circuit logarithm amplifier and nonlinear amplifier has been discussed. But not synthesis circuit.Prototype circuit of True RMS voltmeter has been show.

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยดี ก็เพราะได้รับความเอื้อเฟื้อจาก ผศ.ศักรียา ชิตวงศ์ แห่งภาควิชาเทคโนโลยีการควบคุมทางอุตสาหกรรมที่ได้ ให้คำแนะนำแก่ผู้จัดทำตลอดมา อีกทั้งยังเอื้อเฟื้ออุปกรณ์และเครื่องมือต่างๆทั้งนี้ท่านยังเป็นที่ปรึกษาในการจัดทำและการจัดสร้าง ตลอดมาเป็นอย่างยิ่ง

ทั้งนี้ขอขอบพระคุณ คณะอาจารย์ ภาควิชาเทคโนโลยีการควบคุมทางอุตสาหกรรม ที่ให้ คำแนะนำอันเป็นประโยชน์ทำให้ปริญญานิพนธ์นี้สำเร็จได้ด้วยดี

ขอขอบคุณทุกๆท่านที่มีการสนับสนุนและให้คำปรึกษาโดยตลอดมิได้กล่าวนามมา ณ โอกาสนี้ด้วยหวังเป็นอย่างยิ่งว่าปริญญานิพนธ์นี้จะเป็นประโยชน์สำหรับผู้ที่สนใจทุกท่านตลอดจน ผู้ที่นำไปประยุกต์ใช้งานได้ดีเป็นอย่างยิ่ง พร้อมทั้งยินดีน้อมรับคำชี้แนะจากผู้รู้ทุกท่าน เพื่อนำไป ปรับปรุงแก้ไขในโอกาสต่อไป

ผู้จัดทำ

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VI
สารบัญรูป.....	VII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและเหตุจูงใจของการวิจัย.....	1
1.2 วัตถุประสงค์ของปริญญานิพนธ์.....	1
1.3 ขอบเขตปริญญานิพนธ์.....	1
1.4 ขั้นตอนการศึกษา.....	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง.....	2
2.1 กล่าวนำ.....	2
2.2 วงจรกรอง.....	2
2.3 การจำแนกวงจรกรอง.....	3
2.4 การจำแนกชนิดวงจรกรองตามเทคนิคการต่อวงจร.....	8
2.5 การลดสัญญาณรบกวนประเภทต่างๆที่อาจเกิดขึ้นได้.....	11
2.6 การผิดเพี้ยนไม่เป็นเชิงเส้น.....	14
บทที่ 3 ทฤษฎีพื้นฐานเกี่ยวกับวงจรที่ใช้งานในโครงการ.....	16
3.1 วงจรออปแอมป์.....	16
บทที่ 4 บล็อกไดอะแกรมและการทำงาน.....	20
บล็อกไดอะแกรมการทำงาน.....	20
การทำงานวงจร Signal Amplifier.....	21
การทำงานวงจร Squarer.....	23
การทำงานวงจร Low-pass filter.....	24
การทำงานวงจร จ่ายไฟลบ.....	25
การทำงานวงจร จ่ายไฟบวก.....	26
การทำงานวงจร Dbm Amplifier.....	28

สารบัญ(ต่อ)

	หน้า
การทำงานวงจร Log Amplifier.....	29
การทำงานวงจร Square root.....	30
การลดทอนของสัญญาณของแต่ละย่านวัด.....	31
Attenuator 10 mV.....	31
Attenuator 100 mV.....	32
Attenuator 1 V.....	33
Attenuator 10 V.....	34
Attenuator 100 V.....	35
การทำงานวงจรแสดงผล.....	36
บทที่ 5 ผลการทดลองและวงจรรวม.....	37
5.1 ผลการทดลองและปรับค่าแรงดัน.....	37
5.2 กราฟแสดงผล.....	38
บทที่ 6 บทวิจารณ์ และสรุป.....	41
สรุปผลที่ได้จากโครงการ.....	41
ข้อเสนอแนะในการพัฒนาโครงการ.....	41
อุปสรรคในการทำโครงการ.....	42
บรรณานุกรม.....	43
ภาคผนวก.....	44
ภาคผนวก ก.	44
ภาคผนวก ข.	47

สารบัญตาราง

หน้า

ตารางที่

5.1 แสดงเมื่อความถี่ที่ป้อนเป็นไซน์เวฟ 1 kHz.....37

สารบัญรูป

หน้า

รูปที่

2.1 ผลตอบสนองเชิงความถี่ของวงจรกรองผ่านต่ำ.....	4
2.2 ผลตอบสนองเชิงความถี่ของวงจรกรองผ่านสูง	5
2.3 วงจรกรองผ่านแถบ.....	6
2.4 กรองหยุดแถบกว้าง.....	7
2.5 ตัวอย่างวงจรกรองหยุดจุด.....	8
2.6 สัญลักษณ์ของวงจรอัตราขยายต่ำ.....	9
2.7 ตัวขยายผลต่าง.....	10
2.8 รบกวนประเภทต่างๆ.....	13
2.9 แสดงของคุณลักษณะการโอนย้ายไม่เป็นอุดมคติ.....	14
3.1 วงจรออพแอมป์.....	16
3.2 วงจรไม่กลับเฟส.....	17
3.3 voltage follower.....	18
3.4 Differential Amp.....	19
4.1 บล็อกไดอะแกรมการทำงาน True Rms Voltmeter.....	20
4.2 ภาควิชา Signal Amplifier.....	21
4.3 วงจร Squarer.....	23
4.4 วงจร Low-pass filter.....	24
4.5 วงจรจ่ายไฟลบ.....	25
4.6 วงจรจ่ายไฟบวก.....	26
4.7 วงจร Dbm Amplifier.....	27
4.8 วงจร Log Amplifier.....	29
4.9 Square root.....	30
4.10 Attenuator 10 mV.....	31
4.11 Attenuator 100 mV.....	32
4.12 Attenuator 1 V.....	33
4.13 Attenuator 10 V.....	34
4.14 Attenuator 100 V.....	35

สารบัญรูป(ต่อ)

หน้า

รูปที่

4.15	วงจรในส่วนแสดงผล.....	36
5.1	กราฟเปรียบเทียบค่าในตารางที่ 5.1.....	38
5.2	วงจรรวม ของ TRUE RMS VOLTMETER.....	39
5.3	แผ่น PCB TRUE RMS VOLTMETER.....	40

บทที่ 1

บทนำ

1.1 ความเป็นมาและเหตุจูงใจ

ค่าผลต่างอาร์เอ็มเอส (RMS) จากการหาค่าเฉลี่ยของกระแส แรงดันคลื่นดังรูปไซน์นั้นค่าเป็นศูนย์กลางนั้นในทางปฏิบัติจึงนิยามค่าของหน่วยแรงดันหรือกระแสขึ้นใหม่ที่สามารถวัดค่าได้จริงหรือค่าอาร์เอ็ม (RMS) คำว่า อาร์เอ็มเอส (RMS) นั้นเป็นการเรียกชื่อตามนั้นเป็นการเรียกชื่อตามรูปแบบทางคณิตศาสตร์ซึ่งเป็นชื่อที่เข้าใจยากความหมายที่แท้จริงของค่าอาร์เอ็มเอส (RMS) คือค่าประสิทธิผล (effective value) คำว่าค่าประสิทธิผล หมายถึงค่าที่สัญญาณไฟสลับให้พลังงานความร้อนบนตัวต้านทานเดียวกันได้ผลเท่ากันซึ่งเปรียบเทียบโดยให้กระแสสลับที่ต้องการหาค่าอาร์เอ็มเอส (RMS) ไหลผ่านความต้านทานแล้ววัดพลังงานความร้อนบนตัวต้านทานนั้นจึงมีแนวคิดที่จะทำเครื่องวัดแทนการคำนวณ

1.2 วัตถุประสงค์

ปริญญานิพนธ์นี้จะเป็นการศึกษาและพัฒนาออกแบบสร้างวงจรทางอิเล็กทรอนิกส์เพื่อทำงานให้เป็นไปตามสมการทางคณิตศาสตร์และปรับแต่งค่าที่เอาต์พุตของวงจรที่ศึกษาเปรียบเทียบกับผลการประมวลผลจากคอมพิวเตอร์และจากการคำนวณเพื่อจุดประสงค์ในการนำวงจรที่ศึกษาไปประกอบรวมกันเป็นวงจรรวมว่าทำงานได้ตามจุดประสงค์ที่ตั้งไว้

1.3 ขอบเขตของปริญญานิพนธ์

ปริญญานิพนธ์เล่มนี้จะกล่าวถึงการพัฒนาและการออกแบบเครื่องวัดแรงดันอาร์เอ็มเอส (RMS) โดยการนำวงจรทางอิเล็กทรอนิกส์ที่ได้ศึกษามาประกอบรวมกันโดยการออกแบบแผ่นทองแดงรวมให้สามารถทำงานได้ทำทฤษฎีการหาค่าอาร์เอ็มเอส (RMS) โดยสามารถเลือกย่านการวัดจากด้านหน้า มีย่านการวัดคือ 10mV ,100mV ,1V,100V โดยการปรับแต่งให้ได้ใกล้เคียงจากการคำนวณมากที่สุด

1.4 ขั้นตอนการศึกษา

การทำโครงการในปริญญานิพนธ์แบบนี้มีขั้นตอนการศึกษาเริ่มจากการศึกษาวงจรจากหนังสือแล้วนำมาทดลองวัดเอาต์พุตเพื่อให้ทำงานตามฟังก์ชันทำการออกแบบวงจรรวมเป็นแผ่นทองแดงแล้วลงอุปกรณ์และทดสอบการทำงานปรับแต่ง

บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 กล่าวนำ

เราสามารถหาค่าแรงดันจริง (V_{rms}) ได้จากสมการ

$$V_{rms} = \sqrt{\left(\frac{1}{T} \int_0^T V_i^2(t) dt\right)} \quad (2.1)$$

เมื่อ

V_{rms} = ค่าแรงดันจริงของสัญญาณ อินพุต (V)

$V_i(t)$ = ค่าแรงดัน ช่วงขณะ

T = คาบเวลาของสัญญาณ อินพุต

t = เวลา

สมการที่แสดงนี้เป็นสมการที่ใช้หาค่าแรงดันจริง (V_{rms}) ของสัญญาณอินพุตโดยสัญญาณควรเป็นสัญญาณรูปคลื่นไซน์และค่าของเวลาในหนึ่งหน่วยคาบเวลาสามารถกำหนดได้และสัญญาณสามารถหาค่าเฉลี่ยได้

2.2 วงจรกรอง

วงจรกรองได้แก่ วงจรที่ทำหน้าที่ควบคุมหรือปรับแต่งลักษณะเชิงความถี่ของสัญญาณเดิมที่เราใช้องค์ประกอบพาสซีฟซึ่งได้แก่ ตัวต้านทาน ตัวเก็บประจุ ตัวเหนี่ยวนำ เพื่อต่อเป็นวงจรกรอง เมื่อมีการ พัฒนาออปแอมป์ขึ้น เราสามารถมา ใช้ในวงจรกรองได้โดยเลือกใช้ ตัวเหนี่ยวนำซึ่งเป็นองค์ประกอบที่มีข้อเสียหลายประการ เช่นความเป็นเชิงเส้น ขนาด น้ำหนัก เป็นต้น วงจรกรองแบบใหม่นี้มี ชื่อเรียกว่าวงจรกรองแบบ แอคทีฟฟิลเตอร์ (active filter) เมื่อเทียบกับวงจรกรองแบบ อาร์แอลซี (RLC Circuit) แบบเดิมแล้วปรากฏว่ามีข้อดีข้อเสียดังนี้

2.2.1 ข้อดีของวงจรกรอง

- ขนาดเล็กและน้ำหนักเบากว่า
- ตั้งคราะห์ง่ายและปรับแต่งความถี่ง่าย
- สามารถแยกวงจรกรองแต่ละหน่วยไม่ให้มีผลกระทบกระเทือน
- สามารถให้อัตราขยายสูง

2.2.2 ข้อเสียของวงจรกรอง

- มีขีดจำกัดด้านแรงดันและกระแส
- มีปัญหาที่จะต่อวงจรให้ลอย (float) คือไม่ต้องการเปรียบเทียบกับดิน
- มีปรากฏการณ์แทรกซ้อนอันเนื่องจากองค์ประกอบ เช่น การแกว่ง ออฟเซต กระแสไบอัส การเลื่อนไป ฯลฯ

โดยทั่วไปข้อดีจะมีมากกว่าข้อเสียในย่านความถี่ที่ไม่สูงมากนัก (100 กิโลเฮิร์ตซ์) และยังมีการพัฒนาออปแอมป์ที่มีใช้งานถึง 100 เมกะเฮิร์ตซ์ (MHz) ก็เป็นไปได้ที่ออกแบบวงจรกรองในย่านความถี่สูงถึงหลายเมกะเฮิร์ตซ์ (MHz)

2.3 การจำแนกชนิดวงจรกรอง

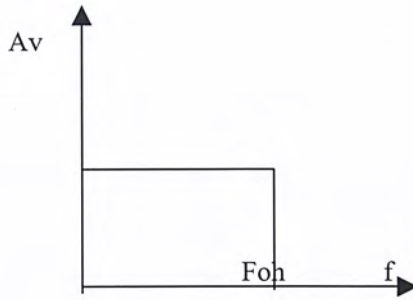
เรามีวิธีจำแนกวงจรกรองได้หลายวิธีแล้วแต่ว่าจะยึดอะไรเป็นเกณฑ์ถ้ายึดความถี่เป็นเกณฑ์ ก็จำแนกวงจรกรองได้ดังนี้

- วงจรกรองผ่านต่ำ
- วงจรกรองผ่านสูง
- วงจรกรองผ่านแถบซึ่งแบ่งเป็นแถบความถี่กว้างกับแถบความถี่แคบหรือวงจรเลือกความถี่
- วงจรกรองหยุดแถบซึ่งแบ่งเป็นหยุดแถบกว้างกับหยุดแถบแคบหรือวงจรหยุดจุด (notch filter)

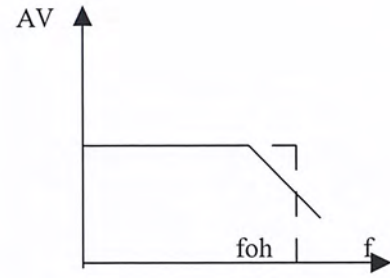
2.3.1 วงจรกรองผ่านต่ำ

วงจรกรองผ่านต่ำมีผลตอบเชิงความถี่ในอุดมคติตามรูปที่ 2.1 (ก) กล่าวคือขจัดความถี่ที่สูงกว่าความถี่ตัดออก (cut off) f_{OH} ออกไปหมดในทางปฏิบัติเรามีวิธีออกแบบหลายวิธีเพื่อได้ผลใกล้เคียงกรณีอุดมคติ วิธีที่สำคัญ ๆ ได้แก่

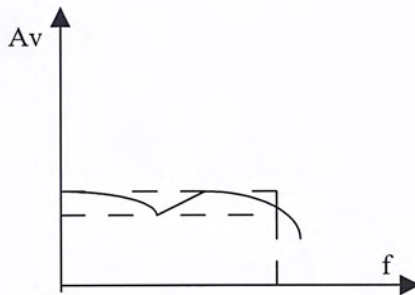
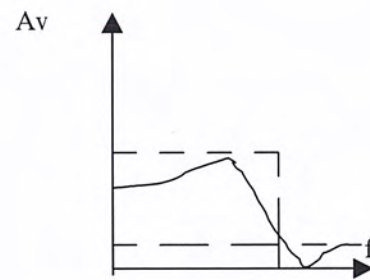
- วงจรกรองบัตเตอร์เวิร์ท (Butterworth) หรือวงจรกรองราบที่สุด คือออกแบบให้อัตราขยายมีความราบที่สุดไปจนถึงความถี่ตัดออก (cut off frequency) ดูรูปที่ 2.1 (ข)
- วงจรกรองเชฟบีเชฟ (Chebyshev) คือยอมให้อัตราขยายแปรขึ้นลงได้ภายในช่วงหนึ่ง เช่น 1 หรือ $\frac{1}{2}$ dB เพื่อจะให้ได้มาซึ่งความลาดที่จุดตัดออกที่ชันขึ้นรูปที่ 2.1 (ค)
- วงจรกรองทอมป์สัน หรือวงจรกรองที่ทำให้เฟสเป็นเชิงเส้นมากที่สุด
- วงจรกรองเอลลิปติกคือยอมให้อัตราขยายมีขดนูขึ้นบ้างและยอมให้การลดทอนสัญญาณความถี่ที่มีค่าจำกัดแต่ละจะได้ความลาดที่จุดความถี่ตัดออกที่ชันมากเนื่องจากศูนย์บนแกนจินตภาพทำให้อัตราขยายมีขนาดเป็นศูนย์ที่ความถี่ใกล้เคียงกับความถี่ตัดออกดูรูปที่ 2.1 (ง)



(ก) ผลตอบสนองเชิงความถี่อุดมคติ



(ข) กรณียุติ

(ค) ผลตอบสนองเชิงความถี่ของวงจร
กรองเชบิเชฟ(ง) ผลตอบสนองเชิงความถี่ของวงจร
กรองเอลิปติก

รูปที่ 2.1 ผลตอบสนองเชิงความถี่ของวงจรกรองผ่านต่ำ

วงจรกรองจะมีอันดับเท่ากับจำนวนขั้วอัตรายาววงจรกรองผ่านต่ำอันดับ 2 แบบราบสุด และเชบิเชฟจะมีอัตรายาวซึ่งมีนิพจน์ทั่วไปดังนี้

$$A_v(s) = \frac{A_v a_0}{s^2 + a_1 s + a_0} = \frac{A_v \omega_0^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.2)$$

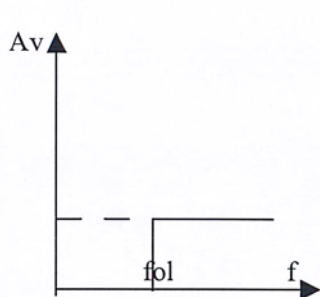
ค่าสัมประสิทธิ์ a_0, a_1 จะเป็นตัวกำหนดตำแหน่งของขั้วและผลตอบสนองเชิงความถี่ที่ขึ้นอยู่กับตำแหน่งของขั้วนั้นบางครั้งเรานิยมใช้สัญลักษณ์ ω_0 และ Q โดยที่ ω_0 คือความถี่ 3dB ซึ่งตรงกับความถี่ตัดออกด้วยกรณีที่ราบสุดแต่ในกรณีอื่น ω_0 ความถี่ 3dB และความถี่ตัดออกจะต่างกัน

ผลอัตรายาวของวงจรกรองเอลิปติกศูนย์เป็นเลขจินตภาพ และมีนิพจน์ทั่วไปดังนี้

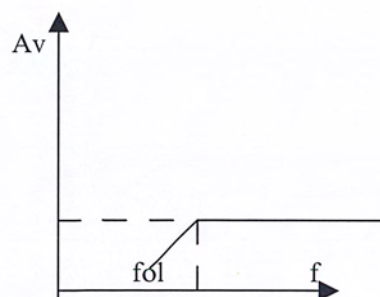
$$A_v(s) = \frac{A_v a_0}{b_0} \times \frac{s^2 + b_0}{s^2 + a_1 s + a_0} \quad (2.3)$$

2.3.2 วงจรกรองผ่านสูง

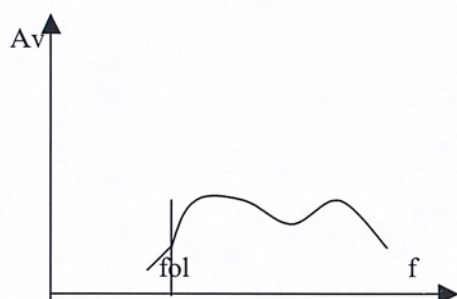
วงจรผ่านสูงมีผลตอบสนองเชิงความถี่ดังแสดงในรูป



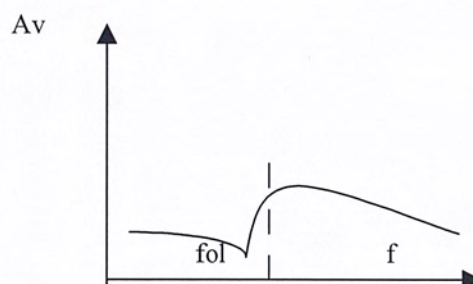
(ก) กรณีสอดคล้อง



(ข) กรณีสอดคล้องที่สุด



(ค) กรณีเชบิเชฟ



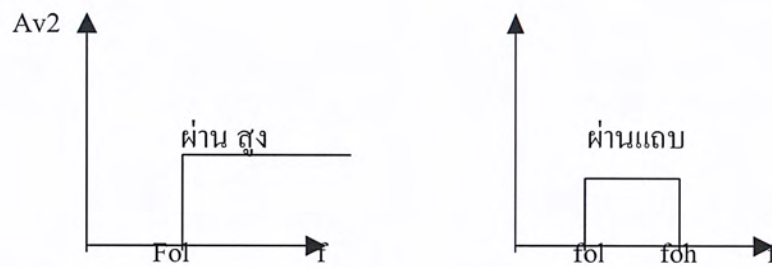
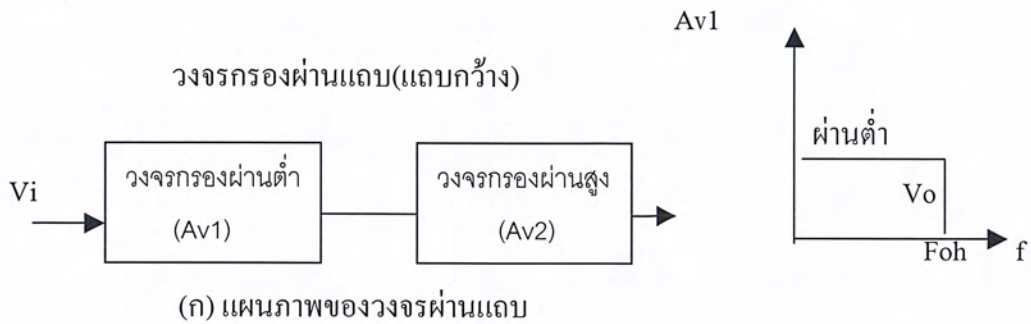
(ง) กรณีเอลิปติก

รูปที่ 2.2 ผลตอบสนองเชิงความถี่ของวงจรกรองผ่านสูง

$$\begin{aligned}
 A_V(s) &= \frac{A'_V s^2}{s^2 + a_1 s + a_0} \\
 &= \frac{A'_V s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2}
 \end{aligned} \tag{2.4}$$

อัตราขยายมีสองสูตรเท่ากับ 0 และมีค่าเท่ากับ A'_V ที่ความถี่สูง

2.2.3 วงจรกรองผ่านแถบ (แถบกว้าง)



(ข) ผลตอบเชิงความถี่ของวงจร

รูปที่ 2.3 วงจรกรองผ่านแถบ

เราอาจจะสร้างวงจรกรองผ่านแถบ(แถบกว้าง) โดยเอาวงจรกรองผ่านต่ำนำมาเรียงกันดังในรูป (ก) ผลตอบสนองเชิงความถี่จะเป็นดังแสดงในรูป (ข) จะเห็นได้ว่าความถี่ตัดออกของวงจรกรองทั้งสองสัมพันธ์กันดังนี้ $f_{0H} > f_{0L}$

2.3.4 วงจรกรองผ่านแถบ (แถบแคบ)

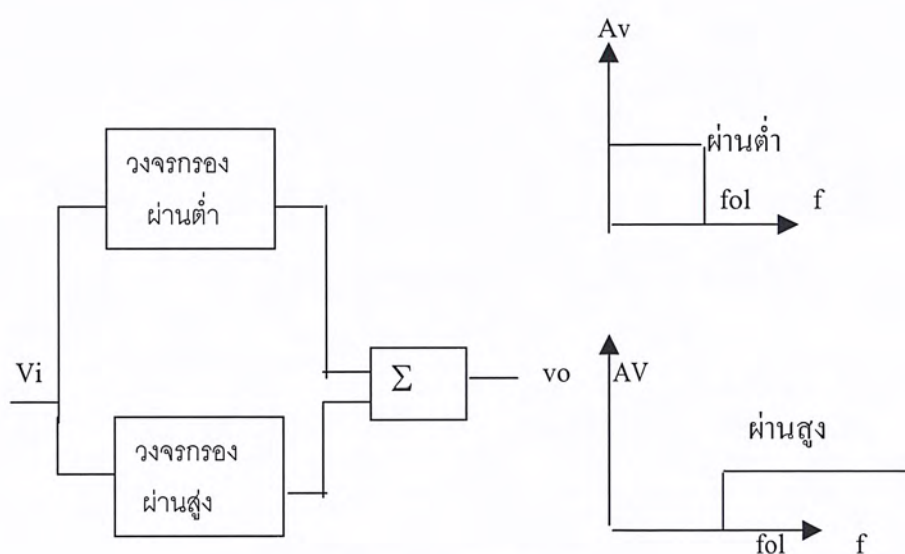
วงจรกรองผ่านแถบ (แถบแคบ) เหนือวงจรเลือกความถี่เป็นวงจรที่มีนิพจน์ของอัตราขยายอันดับ 2 จะเป็นดังนี้

$$A_V(s) = \frac{A_{V0} a_1 s}{s^2 + a_1 s + a_0} = \frac{A_{V0} \omega_0}{Q} \times \frac{s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.5)$$

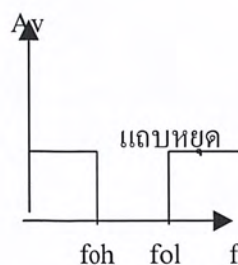
โดยที่ A_{V0} คืออัตราขยายที่ความถี่กลาง และ ω_0 คือความถี่ก้ำกัร

จากสมการที่เราสังเกตได้ว่าวงจรอันดับ 2 ย่อมมี 2 ขั้วและมีพจน์ของส่วน (denominator) เป็นโนโมเมียลของ s เหมือนกันหมดนิพจน์ของเศษ (numerator) จะแตกต่างกันไปคือค่าคงตัวในกรณีผ่านต่ำเป็น s ในกรณีผ่านแถบแคบ(แถบแคบ) เป็น s^2 ในกรณีผ่านสูง เป็น $S^2 + b_0$ ในกรณีที่ผ่านต่ำเอลลิปติก ส่วนกรณีที่เศษเป็นเศษโนโมเมียลของ s ที่สมบูรณ์คือ $S^2 + b_1s + b_0$ เป็นวงจรกรองความถี่อีกชนิดหนึ่ง เช่นอัตราขยายเท่ากับ $(S^2 - 2s + 1) / (S^2 + 2s + 1)$ วงจรกรองนี้อาจเรียกชื่อว่าผ่านหมด (all-pass) คืออัตราขยายจะมีขนาดคงตัวเท่ากับ 1 แต่มีเฟสที่ขึ้นอยู่กับความถี่ (วงจร phase equalizer)

2.3.5 วงจรกรองหยุดแถบกว้าง



(ก) ภาพบล็อกของวงจรหยุดแถบ



(ข) ผลตอบสนองเชิงความถี่ของวงจรกรองหยุดแถบ

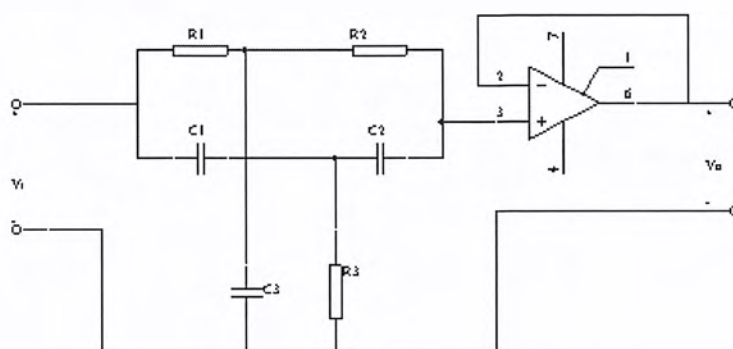
รูปที่ 2.4 กรองหยุดแถบกว้าง

เราอาจจะสร้างวงจรกรองหยุดแถบ(แถบกว้าง) ได้โดยเอาวงจรกรองผ่านต่ำและผ่านสูง ขนานกันดังในรูปที่ 2.4(ก) สัญญาณออกจะเป็นสัญญาณจากวงจรกรองผ่านต่ำหรือผ่านสูงแล้ว

แต่ว่าความถี่ของสัญญาณต่ำสูงนั่นเองผลตอบสนองเชิงความถี่จะเป็นดังแสดงในรูปที่ 2.4 (ข) จะเห็นว่าความถี่ตัดออกของวงจรทั้งสองสัมพันธ์กันดังนี้ $f_{0H} < f_{0L}$

วงจรกรองหยุดแถบ (แถบแคบ)

วงจรกรองหยุดแถบ(แถบแคบ) หรือวงจรหยุดจุดนั้นเรานิยมใช้วงจรพาสซีสแบบแฝด (twin-T) ส่วนวงจรกรองออปแอมป์อาจมีไว้เพื่อเป็นกันชนหรือเกิดอัตราขยายแบบที่ไม่มีผลกระทบกระทั่ง ดังเช่นในรูป



รูปที่ 2.5 ตัวอย่างวงจรกรองหยุดจุด

นิพจน์อัตราขยายจะคล้ายกับวงจรกรองเอลิปติกเพียงแต่อัตราขยายที่ความถี่ต่ำและความถี่สูงมักมีค่าเท่ากัน ($b_0 = a_0$) นั่นคือ

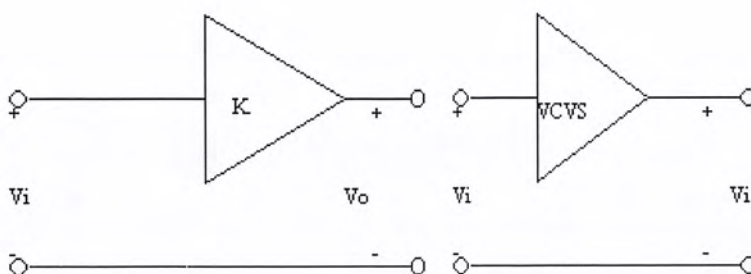
$$A_V(s) = A_{V0} \frac{S^2 + a_0}{S^2 + a_1 s + a_0} \quad (2.6)$$

ความถี่ที่ถูกขจัดออกไปก็คือ ความถี่ที่ตรงกับศูนย์ของอัตราขยาย ซึ่งในที่นี้ก็คือ $\sqrt{a_0}$

2.4 การจำแนกชนิดวงจรกรองตามเทคนิคการต่อวงจร

คงจะเป็นการยากที่จะจำแนกชนิดวงจรกรองให้ครบถ้วนตามเทคนิคการต่อวงจรทั้งนี้ เพราะมีเทคนิควิธีมากมาย และยังมีการคิดค้นเทคนิคใหม่ ๆ อยู่เสมอ อย่างไรก็ตามในข้อนี้จะขอกล่าวถึงเทคนิคการต่อวงจรที่สำคัญ ๆ ดังต่อไปนี้

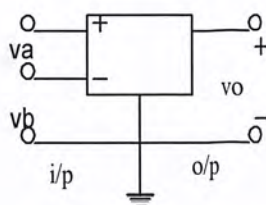
1. วงจรกรองที่ใช้วงจรอัตราขยายต่ำ (low-gain-amplifier filters) ในวงจรกรองชนิดนี้ได้แก่ ออปแอมป์ที่ป้อนกลับ จนมีอัตราขยายค่าลบหรือค่าบวกที่มีค่าต่ำจากกรุป



รูปที่ 2.6 สัญลักษณ์ของวงจรอัตราขยายต่ำ

และในบางครั้งเราเรียกววงจรขยายแรงดันเช่นนี้ว่าแหล่งแรงดันควบคุมโดยแรงดัน (Voltage controlled voltage source) ใช้ชื่อย่อว่า VCVS

2. วงจรกรองที่ใช้อัตราขยายอนันต์ (infinite gain amplifier filter)
3. ใช้โอปแอมป์เป็นวงจรบล็อกโดยตรง และสมมติว่าอัตราขยายโอปแอมป์เป็นอนันต์ วงจรกรองชนิดนี้ยังแบ่งออกเป็น วงจรกรองมีการป้อนกลับหลายทาง (multiple feedback) และวงจรกรองมีป้อนกลับทางเดียว (single feedback)
4. วงจรกรองตัวแปรอิสระ (state variable filters) วงจรกรองชนิดนี้จะใช้หลักเชิงอุปมานเพื่อเฉลยวงจรดิฟเฟอเรนเชียล ดังนั้นวงจรบล็อกได้แก่ วงจรบวกวงจรลบ และวงจรอินทิเกรเตอร์
5. วงจรกรองที่ใช้ไจเรเตอร์ (gyrator filters) ถ้าจะแปลคำว่าไจเรเตอร์ก็คงจะได้ทำนองว่า “ตัวหมุน” วงจรไจเรเตอร์มีหน้าที่ที่สำคัญคือหมุนสเปคเตตรัมของ C หรือ SC ให้เป็นรีเอกแตนซ์ SCR^2 กล่าวอีกนัยหนึ่งว่าวงจรไจเรเตอร์กับตัวเก็บประจุหนึ่งตัวที่จะใช้แทนตัวเหนี่ยวนำได้ เท่าที่ผ่านมามีการศึกษาวงจรกรองเฉื่อยงาน RLC ไว้อย่างละเอียด ดังนั้นวงจรกรอง RC ใงานอาจจะใช้ประโยชน์จากการศึกษาที่มีไว้เดิม โดยแทนตัวเหนี่ยวนำเทียมซึ่งได้แก่ วงจรไจเรเตอร์และตัวเก็บประจุ



รูปที่ 2.7 ตัวขยายผลต่าง

ตัวขยายผลต่างเป็นตัวขยายที่สามารถขยายผลต่างสัญญาณอินพุตได้ดีสามารถเขียนแทนด้วยไดอะแกรมได้ดังรูปที่ 2.7 ข้างล่างประกอบโนดกราวด์ (node) ซึ่งเป็นโนดอ้างอิงและอีก 3 โนด จะมีความสัมพันธ์กันในการประมวลสัญญาณรูปสัญลักษณ์วงจรขยายผลต่างในโนดที่แสดงไว้ด้วยเครื่องหมายบวก เรียกว่า ขาอินพุตไม่กลับขั้ว (noninverting input) และขาที่แสดงเครื่องหมายลบ เรียกว่า ขาอินพุตกลับขั้ว (inverting input) และถ้านำข้อมูลข่าวสารจะเข้าที่สองขานี้ของมันจะไม่รวมขากราวด์ซึ่งเรียกว่าอินพุตปลายคู่ (duble-ended input) และเอาต์พุตเพียงขาเดียวไม่รวมขากราวด์ ซึ่งเรียกว่าเอาต์พุตปลายเดี่ยว (single-ended output) ส่วนตัวขยายที่กล่าวในหัวข้อก่อนหน้านี้ เรียกว่าตัวขยายปลายเดี่ยว (single ended amplifier) เพราะมันมีขาอินพุตและขาเอาต์พุตเพียงด้านละหนึ่งขาเท่านั้นบางคนก็อาจจะใช้สัญลักษณ์สามเหลี่ยมแต่ในที่นี้จะใช้สัญลักษณ์สามเหลี่ยมกับออปแอมป์เท่านั้น

คุณสมบัติที่สำคัญของตัวขยายผลต่าง คือมีอัตราขยายแรงดันผลต่างสูงมากถ้าป้อนสัญญาณเข้าตัวขยายผลต่างที่คู่ของโนดอินพุตทั้ง V_a และ V_b สัญญาณที่เป็นแรงดันจะถูกเข้ารหัสที่โนด(node) ทั้งสองและสัญญาณที่มีการป้อนเข้าตัวขยายผลต่างแบบนี้เรียกว่าสัญญาณปลายคู่ (double ended signal) และสามารถอธิบายสัญญาณปลายคู่ในเทอมของส่วนประกอบสองส่วนคือส่วนที่เรียกว่าแบบวิธีผลต่าง (difference-mode) และแบบวิธีผลรวม (common mode) ซึ่งแบบวิธีผลต่างนิยม ดังนี้

$$V_d = V_a - V_b \quad (2.7)$$

นิยามได้ และแบบวิธีผลรวมคือ

$$V_c = \frac{V_a + V_b}{2} \quad (2.8)$$

ในเทอมของส่วนประกอบดังกล่าวตัวขยายผลต่าง ดังรูป 1.14 จะมีผลการทำงานหรือ ได้เอาต์พุตดังนี้

$$V_o = A_d V_d - A_c V_c \quad (2.9)$$

โดยที่ A_d เป็นอัตราขยายแบบวิธีผลต่าง และ A_c เป็นอัตราขยายวิธีแบบผลรวมซึ่งปกติแล้วส่วนประกอบที่เป็นแบบวิธีผลต่างจะใช้ประโยชน์ในการขยายข่าวสารหรือสัญญาณต่างๆ

สำหรับส่วนประกอบที่เป็นแบบวิธีผลรวมจะใช้จำกัดส่วนที่ไม่ต้องการออกไปเช่นสัญญาณรบกวนต่างๆ ดังนั้น ตัวขยายผลต่างจึงจำเป็นต้องออกแบบให้ A_d มีค่าสูงมากๆ และค่า A_c ต้องมีค่าต่ำมากๆ โดยทั่วไป A_c จะน้อยกว่าหนึ่ง เราจะเห็นว่าในกรณีสัญญาณอินพุตมีสัญญาณรบกวนรวมอยู่ด้วยไม่สามารถใช้เป็นตัวขยายปลายเดี่ยวได้เพราะมันจะขยายสัญญาณข่าวสารและสัญญาณรบกวนพร้อมๆกันในกรณีเช่นนี้มักใช้ตัวขยายผลต่างเพราะมันจะขยายสัญญาณข่าวสารที่เข้ามาทางอินพุตเป็นแบบวิธีผลต่าง ส่วนสัญญาณรบกวนส่วนใหญ่จะเข้ามาทางอินพุตเป็นแบบวิธีผลรวม (เนื่องจากเกิดจากแหล่งกำเนิดเดียวกัน) จึงถูกกดขนาดให้ลดต่ำลงหรือไม่ขยายนั่นเองหรือไม่ขยายนั่นเอง ส่วนวงจรที่มีการออกแบบวงจร ให้เป็นไปตามข้อกำหนดของตัวขยายผลต่างนี้เรียกว่า วงจรขยายผลต่าง

2.5 การลดสัญญาณรบกวนประเภทต่างๆ ที่อาจเกิดขึ้นได้

สัญญาณรบกวนแบบกราวด์ลูป (ground loop noise) เพื่อความเข้าใจจะอธิบายตามรูปที่ 2.6(ก) ประกอบการอธิบายสัญญาณรบกวนแบบกราวด์ลูป จากรูปที่ 2.8(ก) ถ้าใช้ตัวขยายสัญญาณปลายเดี่ยวต่อเข้ากับแหล่งจ่ายสัญญาณ V_s ส่วนแหล่งจ่ายตัวต้านทานที่เป็นเส้นประแทนแหล่งจ่ายของสัญญาณรบกวนซึ่งเกิดกับทุกระบบจริงๆ อันเนื่องมาจากความต่างศักย์ระหว่างกราวด์ของตัวขยายและกราวด์ของเครื่องกำเนิดสัญญาณทำให้เกิดรบกวนจากสายกำลัง 50 Hz ปรากฏขึ้นระหว่างกราวด์ที่แตกต่างกันได้ ซึ่งมีผลทำให้เกิดการฮัม (hum) ขึ้นทางปฏิบัติ และที่สำคัญกับแหล่งจ่ายสัญญาณรบกวนลักษณะนี้เป็นสิ่งที่มองไม่เห็นแต่สามารถตรวจจับมันด้วยโวลท์มิเตอร์ได้ตามปกติเมื่อต่อแหล่งจ่ายเข้ากับตัวขยายด้วยสายสองเส้น(เรียกว่าสายตัวนำคู่)เรามักเรียกชื่อว่าการกระทำแบบนี้ได้ว่าช็อตหรือลัดวงจรสัญญาณรบกวนไปแล้วแต่จริงๆหาเป็นเช่นนั้นไม่ เพราะตัวนำจริงๆจะมีความต้านทานประจำสายอยู่ค่าหนึ่งคือ R_w ได้ดังรูป 2.8 (ข) สังเกตความต้านทานตัวล่างได้รวมเอาแหล่งจ่ายสัญญาณรบกวนเข้าไปด้วยทำให้เกิดเป็นวงจรรูปขึ้นและเกิดกระแส i_w ขึ้นการเกิดกระแสต่อเนื่องจากกราวด์ที่มีลักษณะเป็นลูปนั้นสามารถแทนด้วยแหล่งจ่ายเทวินิน V_w' ได้โดยมันอนุกรมกับ V_s ในลูปอินพุตของตัวขยาย ดังรูปที่ 2.8(ค) ดังนั้นสัญญาณทั้งสองจึงปรากฏที่เอาต์พุต และถ้า $V_s \gg V_w'$ สัญญาณรบกวนนี้อาจจะไม่ก่อให้เกิดปัญหาได้ แต่อย่างไรก็ตามถ้าเป็นสัญญาณที่ระดับต่ำๆ V_n จะสร้างปัญหาให้เกิดความยุ่งยากได้เช่นกันเพราะจะทำให้ที่เราต้องการมีความผิดเพี้ยนไปและไม่สามารถแยกได้ว่าส่วนใดเป็นสัญญาณที่ต้องการจริงๆส่วนใดเป็นสัญญาณรบกวน

อย่างไรก็ตามผลของกราวด์ลูปที่เกิดขึ้นในกรณีการใช้ขยายปลายเดี่ยวสามารถแก้ไขได้โดยใช้ตัวขยายปลายคู่ดังรูปที่ 2.8 (ง) ในรูปนี้ซึ่งแสดงให้เห็นการต่อตัวขยายผลต่างโดยใช้สายที่มีความต้านทานภายใน R_{vv} ตามเส้นเพื่อต้องการบังคับสัญญาณรบกวนแบบกราวด์ลูปให้

ปรากฏที่อินพุตของตัวขยายผลต่าง ในลักษณะของ สัญญาณรบกวนแบบ วิถีผลรวมซึ่งจะเห็นได้ชัดเจนเมื่อเขียนวงจรสมมูลดังรูปที่ 2.8 (จ) โดยได้แทนกราวด์ลูปด้วยวงจรสมมูล เซวินินและแทนตัวแทนตัวขยายด้วยวงจรสมมูลจากรูปที่ 2.6 (ก) จากรูปนี้ สังเกตว่า เนื่องจากคุณสมบัติ ของขยายผลต่างในอุดมคติ มีความต้านทานอินพุต เป็นอนันต์ ดังนั้น กระแสในตัวทานทุกตัวเป็นศูนย์

และจากผลต่างของวงจรสมมูลของตัวขยายผลต่างดังนั้นในรูปที่ 2.8 (จ) กระแสในตัวทานทุกค่าเป็นศูนย์ดังนั้นจากวงจรนี้จะได้

$$V_n = V_{n'} + V_s$$

และ

(2.9)

$$V_b = V_{n'}$$

ซึ่งสามารถนิยามให้

$$V_d = V_s$$

(2.10)

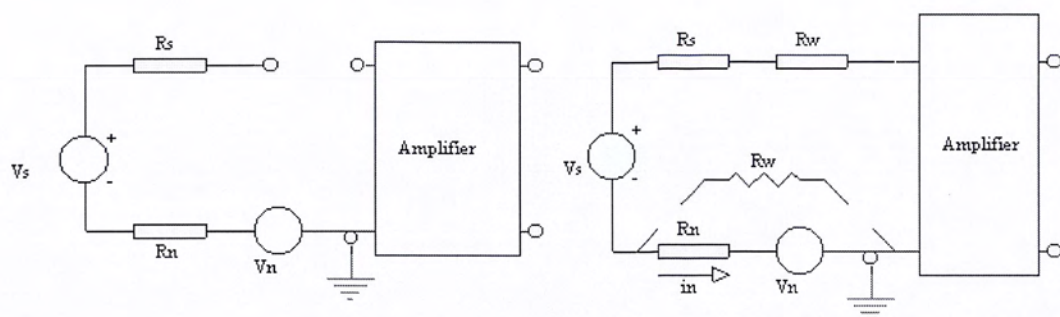
และ

$$V_c = V_{n'} + 0.5V_s$$

ดังนั้นจุดเด่นของการเดินสายอินพุตแบบนี้ทำให้ $V_{n'}$ ซึ่งเป็นสัญญาณรบกวนแบบกราวด์ลูปเดินทางเข้าไปในตัวขยายในลักษณะของสัญญาณแบบวิถีผลรวมส่วนสัญญาณที่ต้องการจะเข้าไปในลักษณะวิถีผลต่างและแรงดันเอาต์พุตจะได้

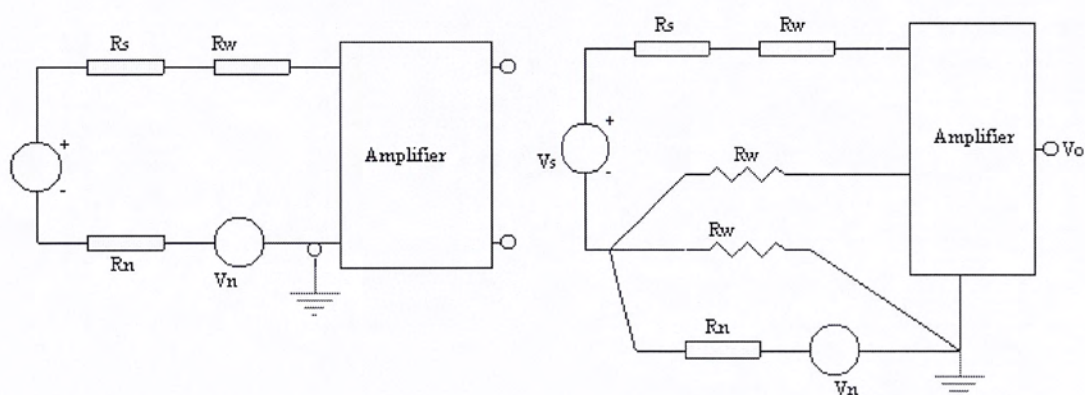
$$V_o = A_d v_s + A_c (V_{n'} + 0.5v_s) = (A_d + 0.5A_c)v_s + A_c V_{n'} \quad (2.11)$$

จากสมการนี้แสดงให้เห็นว่าพจน์แรกเป็นส่วนของสัญญาณแบบวิถีผลต่างที่เราต้องการคูณอยู่กับผลรวมของอัตราขยายผลต่างกับอัตราขยายผลรวมหรือสามารถประมาณอัตราขยายในวงเล็บเท่ากับอัตราขยายผลต่างได้เพราะมีค่าสูงมากส่วนพจน์ที่สองเป็นส่วนของสัญญาณแบบวิถีผลต่างรวมที่เกิดจากสัญญาณรบกวนจะคูณกับอัตราปฏิบัติสัญญาณแบบวิถีผลรวมอาจจะผ่านเข้ามาได้บ้างแต่ปริมาณเพียงเล็กน้อย



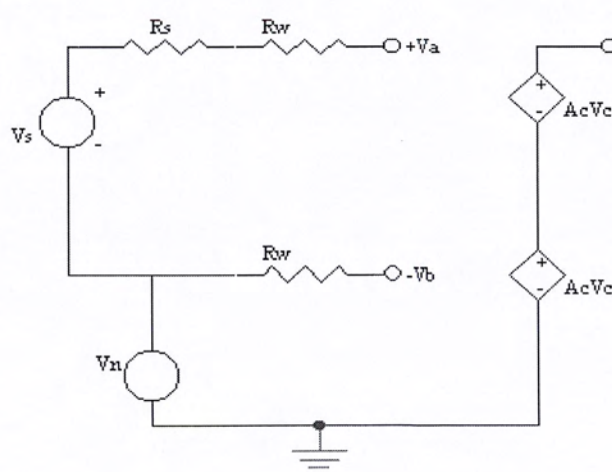
(ก)

(ข)



(ค)

(ง)

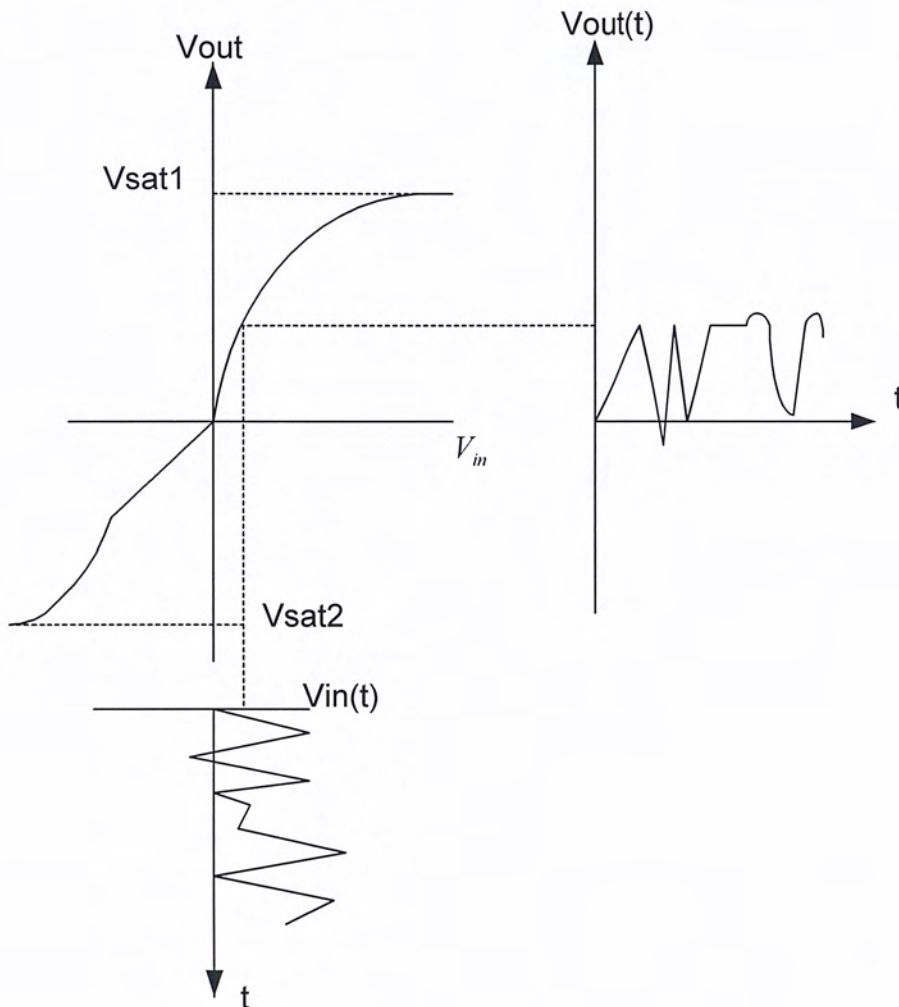


(จ)

รูปที่ 2.8 ircuit models

2.6 การผิดเพี้ยนไม่เป็นเชิงเส้น

จากรูปที่ 2.9 แสดงให้เห็นถึงปัญหาหนึ่งซึ่งเกิดจากส่วนโค้งของคุณลักษณะการโอนย้ายในภาคปฏิบัติเมื่อสัญญาณอินพุตมีขนาดใหญ่มากคุณลักษณะการโอนย้ายของมันจะค่อยๆเพิ่มไปตามแนวนอนซึ่งจริงๆควรจะเพิ่มเที่ยงไปแนวตั้งตามทฤษฎีปรากฏการณ์ลักษณะนี้เรียกว่าคุณลักษณะการโอนย้ายอ้อมตัวดังนั้นเมื่อสัญญาณอินพุตมีขนาดใหญ่ปรากฏการณ์อ้อมตัวดังกล่าวทำให้ขนาดเอาต์พุตไม่สามารถเพิ่มขึ้นได้เกินกว่าแรงดัน



รูปที่ 2.9 แสดงของคุณลักษณะการโอนย้ายไม่เป็นอุดมคติ

ขีดจำกัดบน (V_{sat1}) หรือไม่สามารถลดลงได้ต่ำกว่าขีดจำกัดแรงดันด้านล่าง (V_{sat2}) ไม่ว่าสัญญาณอินพุตจะเพิ่มมากขึ้นเท่าไรก็ตามและจากกราฟการโอนย้ายของตัวขยายรูปแสดงให้เห็นว่าส่วนที่ไม่เป็นเส้นตรง(เชิงเส้น)นั้นจะใช้ประโยชน์ได้ในกรณีที่แรงดันสัญญาณ อินพุต (V_{in}) มีขนาดไม่ใหญ่มากเท่านั้นและส่วนที่เป็นเชิงเส้นของกราฟคือส่วนที่มีการขยายได้อย่างถูกต้องไม่เกิดการบิดเบี้ยว อย่างไรก็ตามแรงดันอินพุตขนาดใหญ่ที่สอดคล้องกับส่วนของกราฟการโอนย้ายที่แบนราบในตอนปลายจะทำให้รูปร่างสัญญาณด้านเอาต์พุตไม่เหมือนกับรูปร่างสัญญาณด้านอินพุตหรือสัญญาณเกิดการบิดเบี้ยวเนื่องจากคุณลักษณะ การโอนย้ายของตัวขยายไม่เชิงเส้นนั่นเอง จึงมีชื่อเรียกที่เหมาะสมว่าการบิดเบี้ยวไม่เป็นเชิงเส้น (nonlinear distortion) อย่างไรก็ตามยังมีการบิดเบี้ยวอย่างอื่นๆ อีกมากแต่จะยกที่เกี่ยวข้องกับโครงการ

ในการขยายสัญญาณเสียงนั้นถือการบิดเบี้ยวไม่เป็นเชิงเส้นเป็นตัวทำให้คุณภาพของเสียงค่อยลงไปคือเสียงจะหยาบรุนแรงและไม่ราบรื่นก่อให้เกิดความรำคาญได้นอกจากนั้นการบิดเบี้ยวไม่เป็นเชิงเส้นจะกำเนิดความถี่ขึ้นมาใหม่ที่เอาต์พุตแม้ว่าไม่ได้กำหนดไว้ที่สัญญาณอินพุตก็ตามและตามความจริงแล้วตัวขยายทุกตัวในภาคปฏิบัติทุกตัวมีกราฟการโอนย้ายที่ไม่เป็นเชิงเส้นเกิดขึ้นเสมอ ดังนั้นการใช้งานเราจึงต้องระวังการใช้ขนาดอินพุตที่เหมาะสม เพื่อให้ช่วงการทำงานอยู่ในบริเวณที่เป็นเส้นตรงของกราฟ คุณลักษณะการโอนย้ายเพื่อลดการบิดเบี้ยวดังกล่าวได้จะเห็นได้ว่าการบิดเบี้ยวของสัญญาณมีความสำคัญและควรให้ความสำคัญกับจุดนี้ด้วยในทางปฏิบัติและนำมาวิเคราะห์การแสดงความสัมพันธ์ด้วยกราฟและคณิตศาสตร์ จริงแล้วยังมีการบิดเบี้ยวอีกหลายรูปแบบเช่น

- การบิดเบี้ยวเชิงขนาด
- การบิดเบี้ยวเชิงเฟส

ซึ่งก็มีผลต่อวงจรเช่นกันและมีความสำคัญมีส่วนทำให้การทำงานหรือคุณภาพของสัญญาณเปลี่ยนไปเช่นกันบางครั้ง เราจะพิจารณา การตอบสนองความถี่ของวงจรที่ใช้งานด้วยว่ามีความเหมาะสมในช่วงใดเพราะอิเล็กทรอนิกส์มุ่งศึกษาถึงสัญญาณการเปลี่ยนแปลงสัญญาณทำให้ระบบที่จะประมวลสัญญาณมีสองแบบคือ อานาล็อก และระบบ ดิจิตอล ซึ่งล้วนแล้วใช้อุปกรณ์โซลิดสเตต ซึ่งการบิดเบี้ยวและอุปกรณ์โซลิดสเตต ก็นำมาประยุกต์ใช้ใน โครงการนี้จึงเป็นเรื่องที่ไม่แปลกนักที่จะมีการผิดพลาดของอุปกรณ์และการตอบสนองที่ไม่ดีในบางช่วงจึงทำให้ผลที่ออกมามีความผิดพลาดบ้าง

บทที่ 3

ทฤษฎี พื้นฐานเกี่ยวกับวงจรที่ใช้งานในโครงการ

3.1 วงจรออปแอมป์

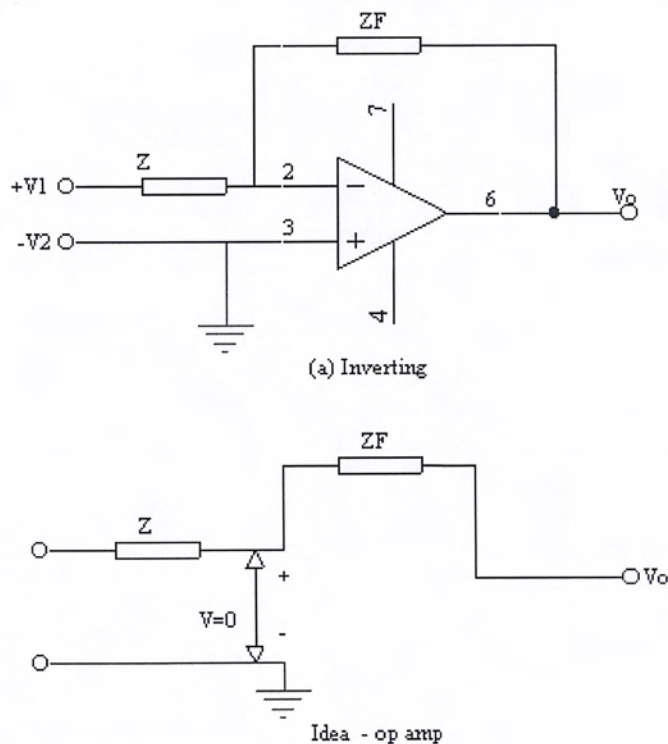
วงจรออปแอมป์เป็นวงจรขยายผลต่างที่มีอัตราขยายสูงมากและสามารถขยายไฟตรงได้
ด้วยและ มีการประกอบใช้งานมากมาย

ออปแอมป์ในอุดมคติมีลักษณะดังนี้

- ความต้านทานขาเข้า $R_i \sim \infty$
- ความต้านทานขาออก $R_o = 0$
- อัตราขยาย ผลต่าง $A_d \sim -\infty$
- อัตราขยาย ผลรวม $A_c = 0$

แถบความถี่ $B \sim \infty$

แรงดันไฟ $V_o = 0$ เมื่อ $V_1 = V_2$ ดังรูปข้างล่าง โดยไม่ขึ้นกับอุณหภูมิ



รูปที่ 3.1 วงจรออปแอมป์

สำหรับวงจรขยายผลต่างเรานิยามโดยใช้ความสัมพันธ์เชิงเส้นระหว่างแรงดันขาเข้า V_1 และ V_2 กับแรงดันขาออก V_o ดังนี้

$$V_o = A_d (V_1 - V_2) + A_c (V_1 + V_2)/2 \quad (3.1)$$

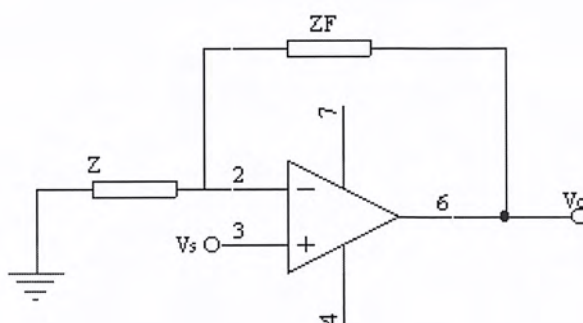
$V_1 - V_2$ ได้แก่ ผลต่างถ้า V_1 เป็นสัญญาณหลักของที่ขั้วเข้ากลับเฟสอัตราขยายผลต่าง A_d จะมีค่าเป็นลบ

$(V_1 + V_2)/2$ ได้แก่ค่าเฉลี่ยซึ่งมีชื่อเรียกว่าสัญญาณร่วม (Common mode Signal) เราได้กล่าวมาแล้วว่าที่ขั้วเข้าของวงจรออปแอมป์อุดมคติจะมี “เสมือน” วงจรลัดกล่าวคือแรงดันขั้วเข้าเป็นศูนย์และกระแสที่เข้าก็เป็นศูนย์เช่นกัน เราแทบจะไม่ใช้วงจรออปแอมป์เมื่อวงจรรอบเปิดจะต้องมีการป้อนกลับแบบลบชนิดสุ่มแรงดันผสมกระแสอยู่เสมอถ้าทำการป้อนกลับเช่นนี้อัตราขยายแรงดันจะเท่ากับ

$$A_{vf} = \frac{V_o}{V_s} = -\frac{Z_f}{Z} \quad (3.2)$$

วงจรขยายกลับเฟส และไม่กลับเฟส

วงจรในรูป 3.1 (a) เป็นวงจรขยายกลับเฟสคืออัตราขยายมีค่าลบ รูป 3.2 (a) ถ้าต้องการอัตราขยายค่าบวกให้ต่อวงจรตามรูปข้างล่าง



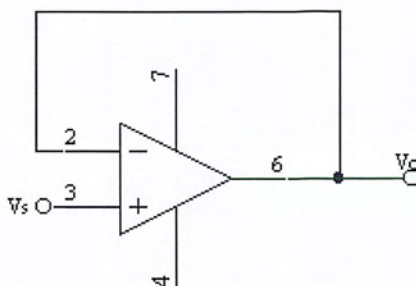
(a) Noninverting

รูปที่ 3.2 วงจรไม่กลับเฟส

อัตราขยายในรูป เท่ากับ

$$A_{vf} = \frac{V_o}{V_s} = \frac{Z + Z_f}{Z} \quad (3.3)$$

กรณีจำเพาะกรณีหนึ่งของวงจรขยายไม่กลับเฟส คือ $Z_F = 0$ หรือแทน Z_F วงจรลัดในกรณีนี้ $A_{vf} = 1$ นั่นคือแรงดันขาออกเท่ากับแรงดันขาเข้าดังรูปเราเรียกชื่อวงจรนี้ว่าวงจรแรงดันตาม (voltage follower)



(a) voltage follower (buffer)

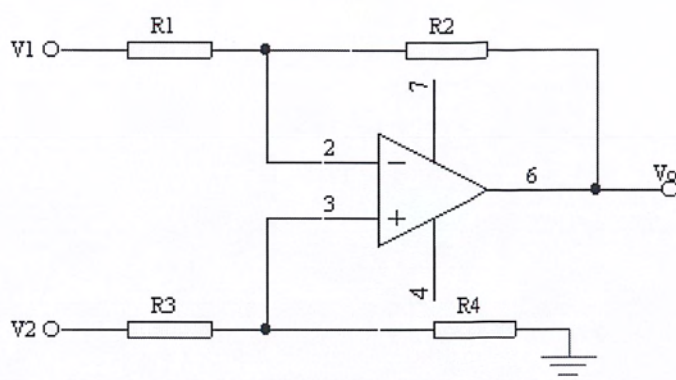
รูปที่ 3.3 voltage follower

วงจรแรงดันตามทำหน้าที่ เป็นกันชน (buffer) ได้เหมือนวงจรอิมิตเตอร์ตามนั้น คือความต้านทานขาเข้ามีค่าสูงและความต้านทานขาออกมีค่าต่ำ

วงจรขยายผลต่าง

การใช้วงจรออปแอมป์เป็นวงจรขยายผลต่างนั้นคือแรงดันขาออก V_o ขึ้นอยู่กับผลต่างระหว่างแรงดันขาเข้า V_1 และ V_2 ดังวงจรเราสามารถคำนวณแรงดันขาออกโดยใช้ทฤษฎีบทการทับซ้อน (superposition) ดังนี้

$$V_o = -\frac{R_2}{R_1}(V_1) + \frac{R_4}{R_3 + R_4} * \frac{R_1 + R_2}{R_1}(V_2) \quad (3.4)$$



(a) Differential Amp

รูปที่ 3.4 Differential Amp

ในกรณีอัตราส่วนความต้านทานหรือ $R1/R2 = R3/R4$ จะได้

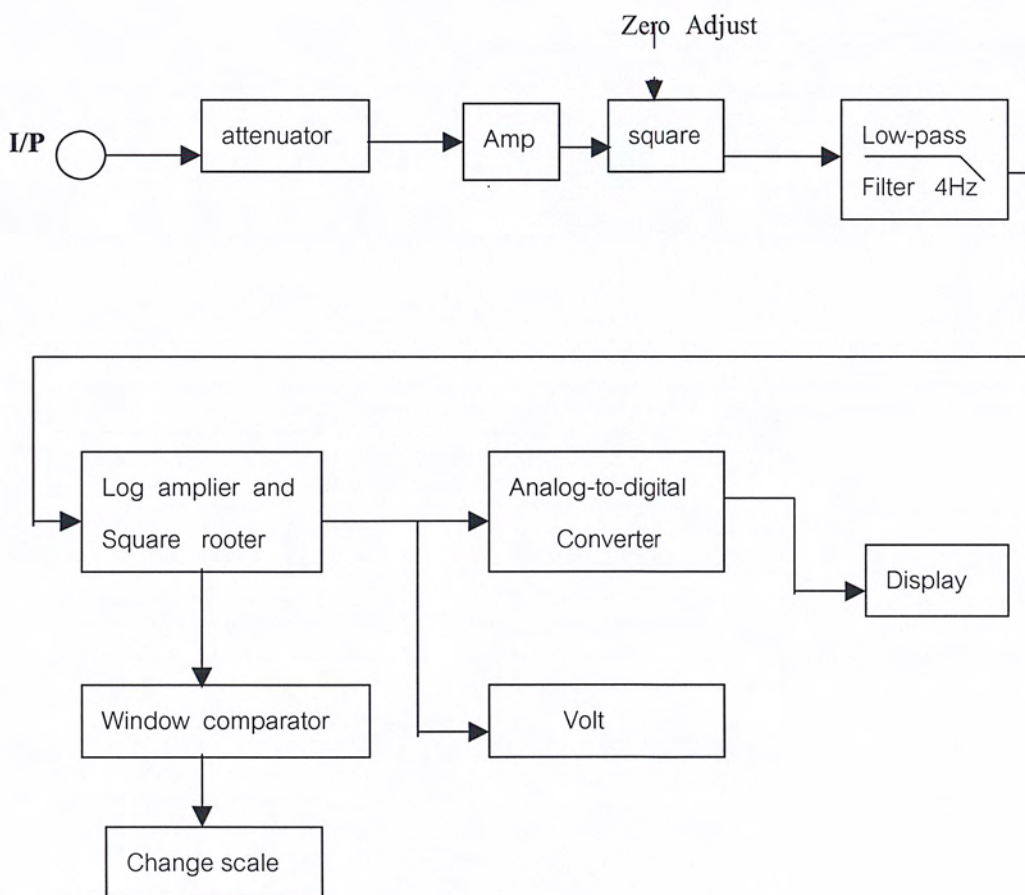
$$V_o = -\frac{R2}{R1}(V1 - V2) \quad (3.4)$$

เมื่อเปรียบเทียบแล้วจะเห็นว่า ในกรณีอุดมคติจะให้อัตรา ขยายผลรวม $A_c = 0$ และอัตราขยาย ผลต่าง A_d มีค่าเท่ากับ $-R1/R2$

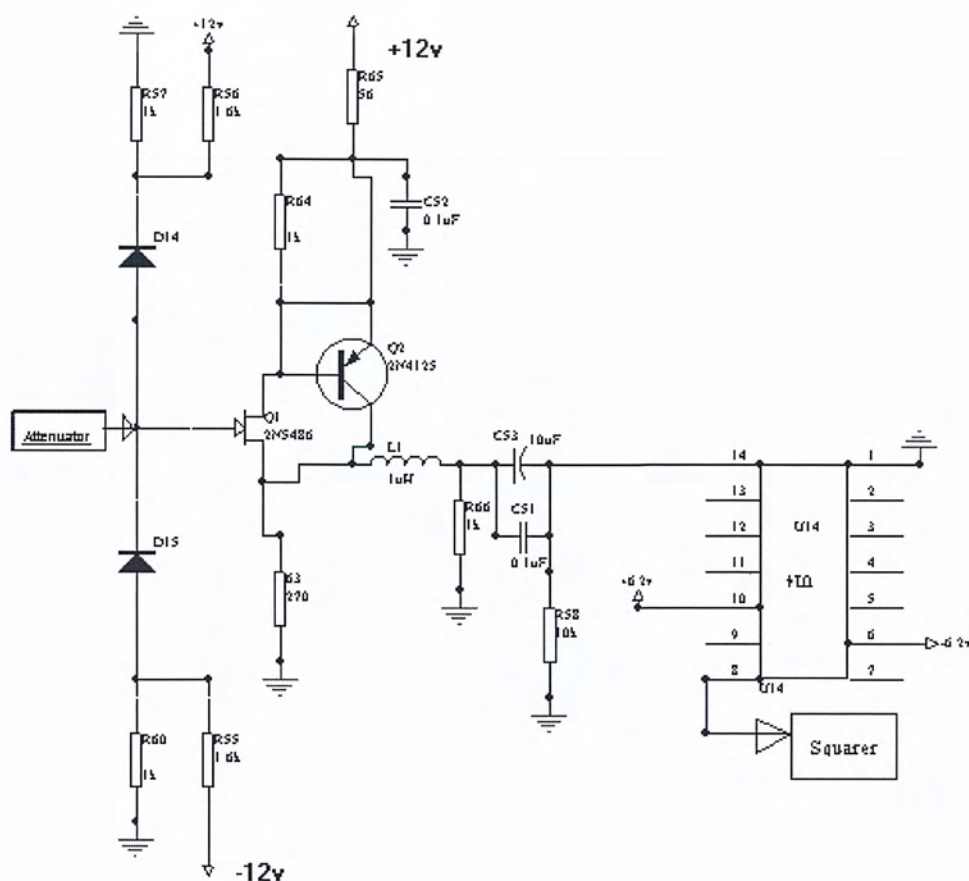
บทที่ 4

บล็อกไดอะแกรมและการทำงาน

การทำงานในแต่ละวงจรมีการทำงานตามบล็อกไดอะแกรมซึ่งจากบล็อกเราสามารถนำไปประยุกต์ใช้วงจรอิเล็กทรอนิกส์ เพื่อให้ได้การทำงานเป็นไปตามบล็อก



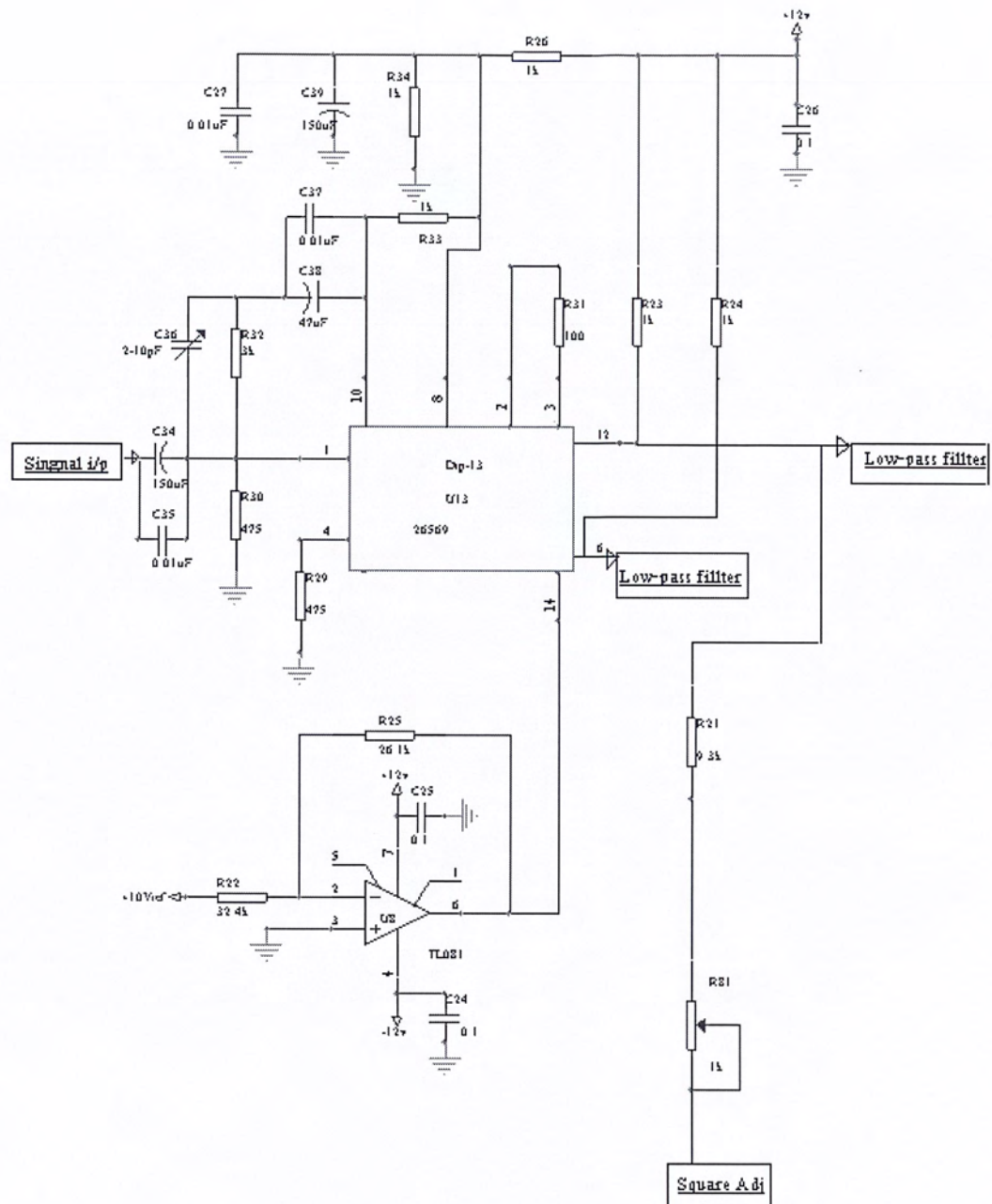
รูปที่ 4.1 บล็อกไดอะแกรมการทำงาน True Rms Voltmeter



รูปที่ 4.2 ภาค Signal Amplifier

การทำงานของ Signal Amplifier

ในภาคนี้จะมีอยู่สองขั้นตอนในขั้นตอนที่สองนั้นเป็นไอซีขยายโดยใช้ไอซีเบอร์ 26797 โดยไอซีนีมีเกนท์ประมาณ 5 เท่าและในส่วนแรกของเรานั้นจะใช้ J – FET เบอร์ 2N5486 และทรานซิสเตอร์เบอร์ 2N4125 โดยใช้ R63 และ R64 เป็นตัวแยกวงจรขยายกับวงจรภาคลดทอนสัญญาณ กับไอซี เบอร์ 26797 โดยไดโอด D14 (2N914) กับความต้านทาน R55, R56, R57 และ R60 เป็นตัวป้องกันและแยกวงจรขยายจากการโอเวอร์โวลต์เตจส่วนคอลล์ L1 ใช้สำหรับกรองความถี่ที่เหนือจากความถี่ 20 MHz ในขณะที่คาปาซิเตอร์ C51 และ C53 เป็นตัวกำจัดความถี่ที่เป็นกระแสดรจากสัญญาณหลักที่จะป้อนเป็นอินพุตให้กับไอซี 26797

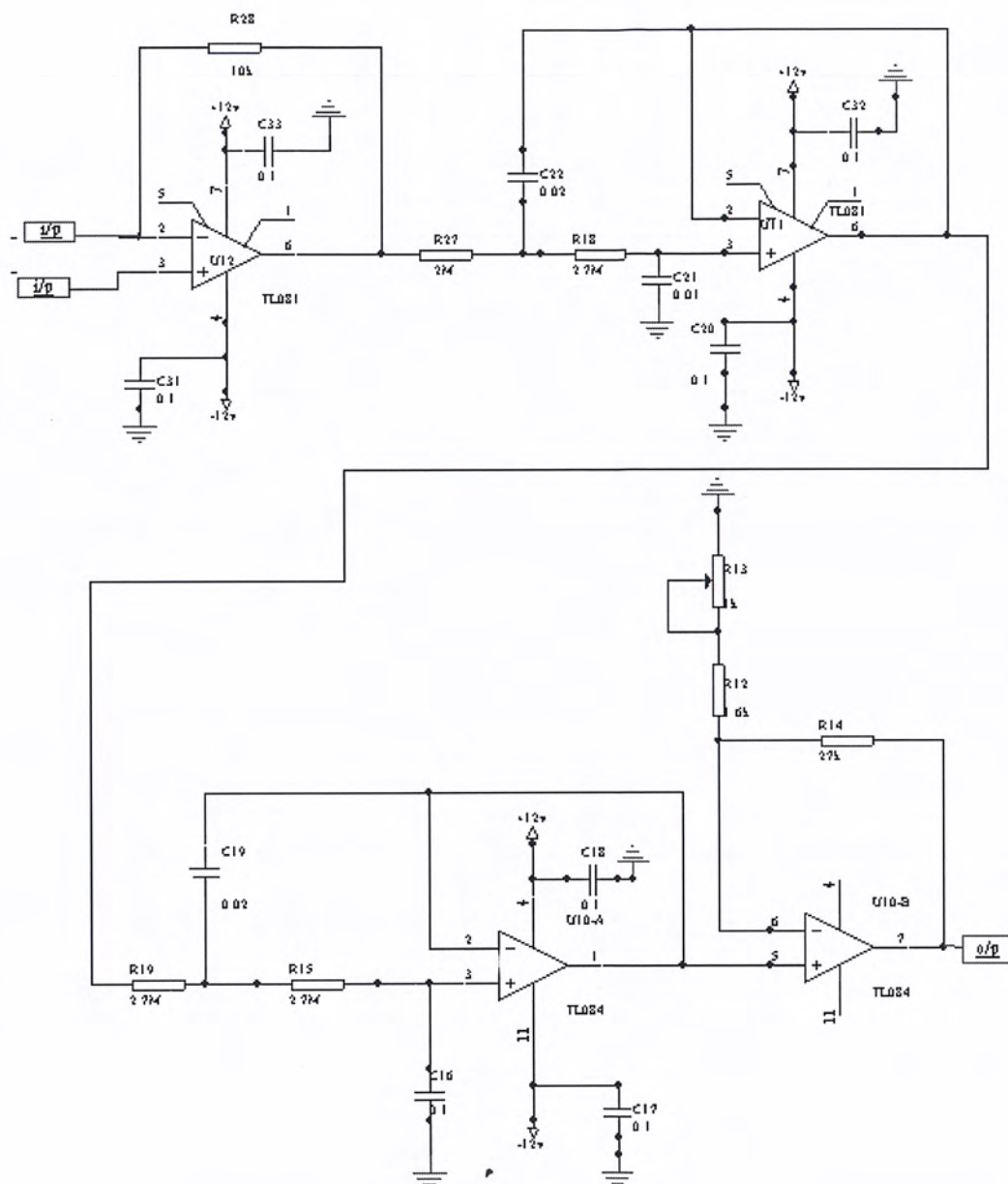


รูปที่ 4.3 วงจร Squarer

การทำงานของ Squarer

ในภาคนี้จะใช้ ไอซี 26569 (U13) เป็นตัวยกกำลังสองสัญญาณซึ่งไอซีตัวนี้มีค่าถูกต้องสูง และมีเสถียรภาพกับการเปลี่ยนแปลงอุณหภูมิดีมาก โดยจะใช้ ไอซี TL081(U8) เป็นตัวจ่ายไฟลบ -8V ให้กับค่าที่ 14 ของไอซีตัวนี้ โดยจะใช้แรงดันส่วนนี้เป็นแรงดันอ้างอิงที่ได้จากไอซีเบอร์ AD584 (U5) โดยความต้านทาน R26 และ R34 เป็นตัวแบ่งแรงดัน +6V ที่ขา 8 ของ ไอซี 26596 ขณะที่ ความต้านทาน R23 และ R24 เป็นตัวกำหนดขั้วระดับความแตกต่างของ เอาต์พุต ที่ขา 6 และ ขา 12 ของ ไอซี 26596 และแรงดันกระแสตรงนี้คือขา 6 และ 12 จะถูกจำกัดออกโดย U12 (TL081) ในขั้นต่อมา

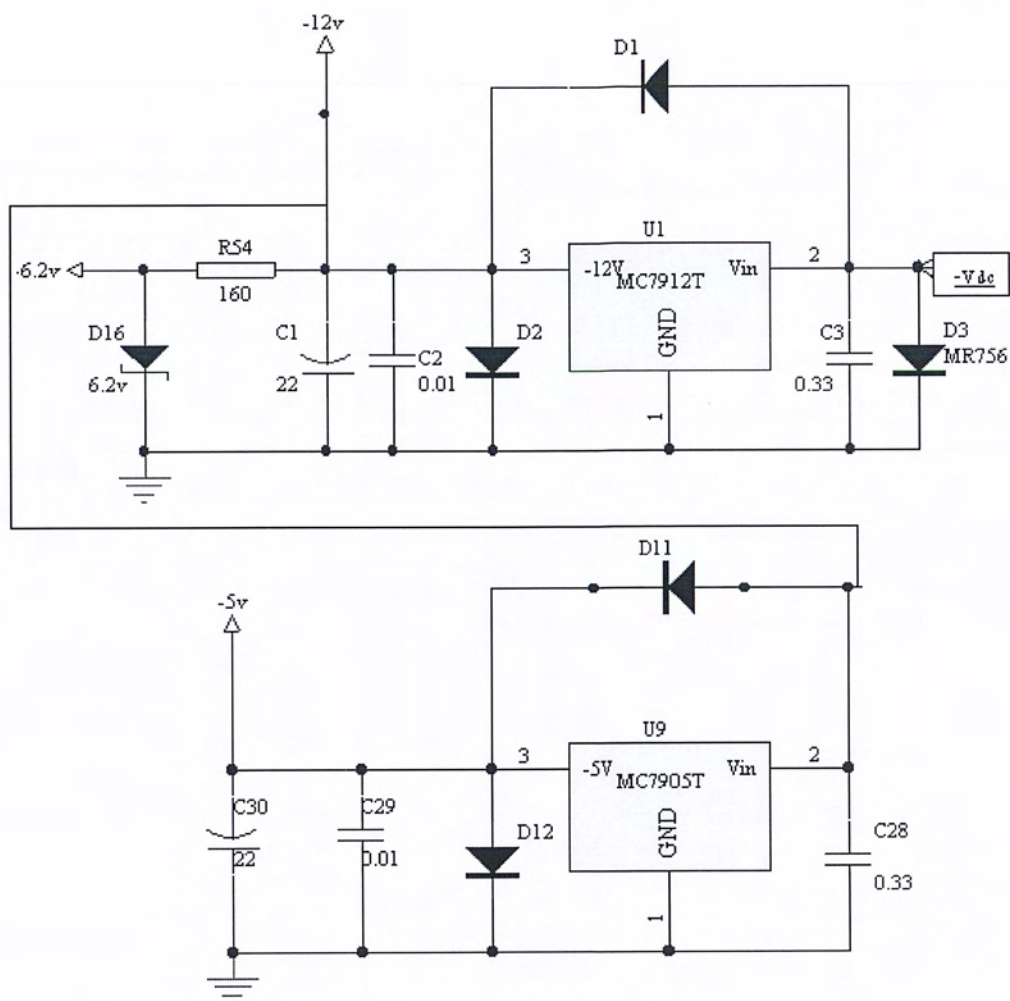
และใช้ความต้านทานขนาด $500\ \Omega$ และความต้านทานปรับค่าได้ขนาด $1K\Omega$ เป็นตัวกำหนดแรงดันดีซีซึ่งมีค่าอยู่ที่ขาเอาต์พุตของ IC เบอร์ 26569 ในขณะที่มีคาปาซิเตอร์ปรับค่า 1 ตัว ในส่วนทางเข้าดีซีซึ่งเป็นตัวปรับความถี่ที่เหมาะสมสำหรับอ่านให้กับไอซี 26569 ตัวนี้



รูปที่ 4.4 วงจร Low-pass filter

การทำงานของวงจร Low – pass filter

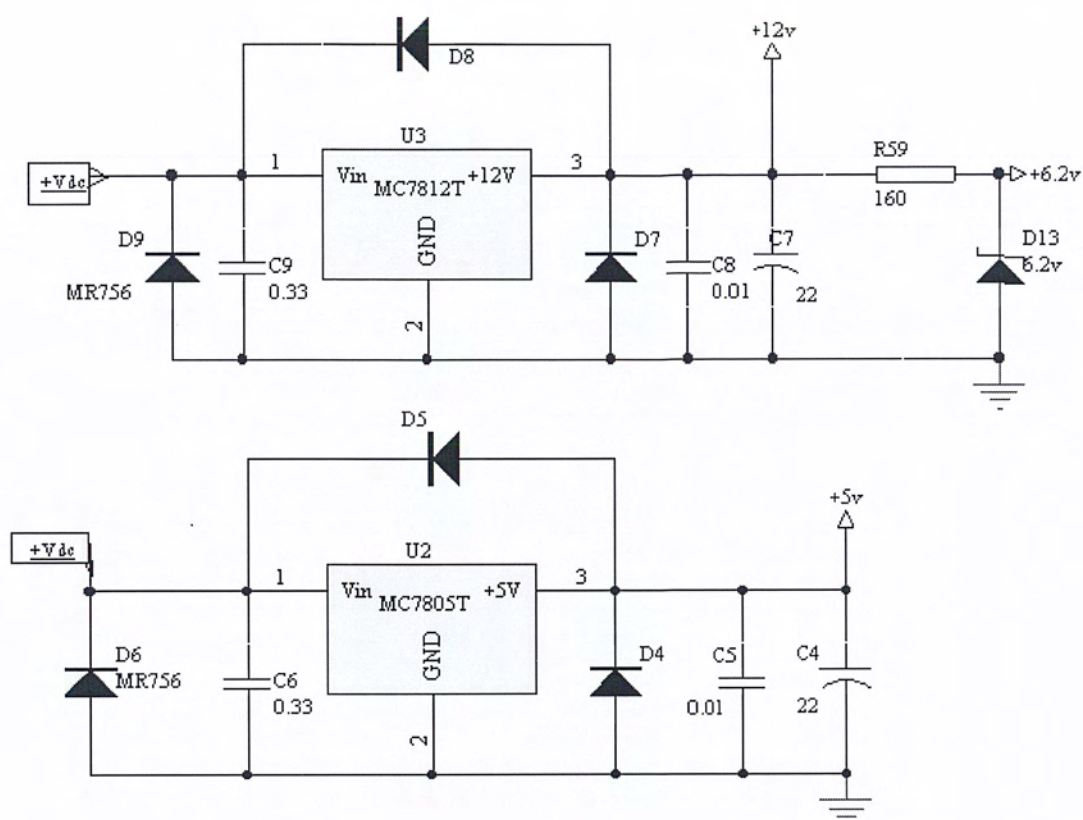
ในภาครองผ่านต่ำ (Low – pass filter) เป็น (Active filter) ซึ่งมีความถี่คutoff ประมาณ 4 Hz ประกอบด้วย 2 ชั้นซึ่งจะแสดงพฤติกรรมเป็น Second – order และเป็นแบบ Butter worth filter ในแบบอนุกรมโดยขั้นตอนที่ว่านี้ประกอบอปแอมป์ 2 ตัว คือ TL081 และ TL084 และใช้ออปแอมป์ (TL084) และความต้านทาน R12 และ R13,R14 เป็นตัวกำหนดอัตราขยายโดยใช้ความต้านปรับค่าได้ความต้านด้าน R13 เป็นตัวปรับเกณฑ์การขยายในภาคสุดท้าย



รูปที่ 4.5 วงจรจ่ายไฟลบ

การทำงานของวงจรแหล่งจ่ายไฟลบ

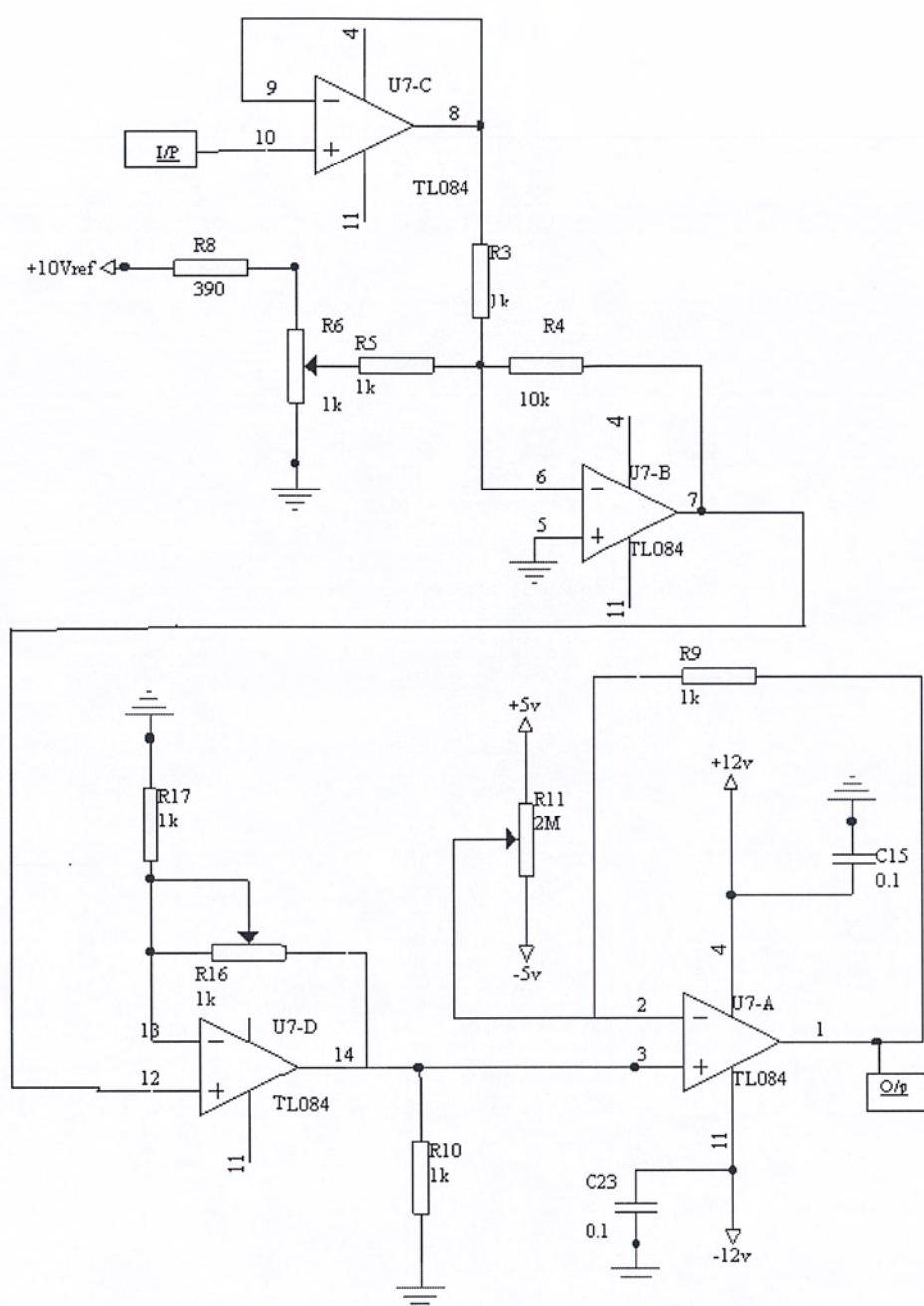
สำหรับไฟลบที่อ่านให้กับไอซี 7912 เป็นตัวจ่ายไฟลบให้กับวงจรรวมและใช้ไอซี 7905 จ่ายไฟลบ -5V ให้วงจรเช่นกันในเรกกูเลเตอร์ (Regulator) จะต้องมียไดโอด (Diode) ป้องกันการป้อนไฟผิดและเช่นกันสำหรับไฟ -6.2V จะใช้ซีเนอร์ (Zener) ต่อดออกมา



รูปที่ 4.6 วงจรจ่ายไฟบวก

การทำงานของวงจรแหล่งจ่ายไฟบวก

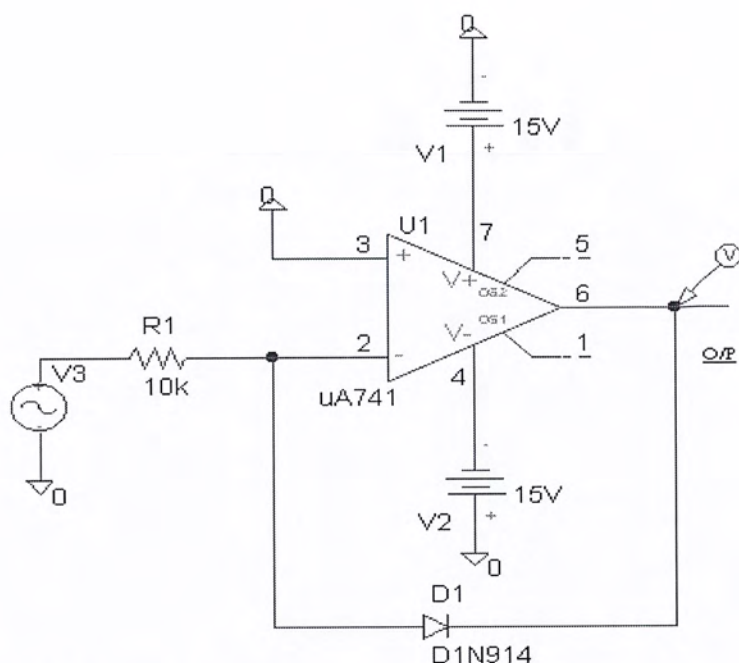
สำหรับไฟลบที่อ่านให้กับไอซี 7812 เป็นตัวจ่ายไฟลบให้กับวงจรรวมและใช้ ไอซี 7905 จ่ายไฟลบ -5 V ในวงจรเช่นกันในเร็กกูเลเตอร์ (Regulator) จะต้องมีไดโอด (Diode) ป้องกันแรงดันย้อนกลับ เช่นกันสำหรับไฟ +6.2 V จะใช้ ซีเนอ (Zener) ต่อกออกมา



รูปที่ 4.7 วงจร Dbm Amplifier

การทำงานภาค Dbm Amplifier

การทำงานในภาคนี้จะใช้ไอซี TL084 โดยภายใน TL084 จะประกอบด้วยออปแอมป์ 4 ตัว โดยสัญญาณอินพุตจะเข้าที่ออปแอมป์ตัวที่ (C) คือขาที่ 10 ของ TL084 โดยออปแอมป์ตัวแรกนี้จะใช้เป็นบัฟเฟอร์ที่ได้มาจากภาค Square Rooter โดยที่ 0 dBm จะอ้างอิงระดับจากการปรับ Adjusted ที่ออปแอมป์ (B) ที่ขา 6 ของ TL084 โดยมีความต้านทานปรับค่าได้ (R6) เป็นตัวปรับก่อนจะใช้ ออปแอมป์ (D) ที่ขา 12 ของ TL084 เป็นตัวขยายแต่ละย่านโดยสามารถปรับค่าได้ที่เอาต์พุตของ ออปแอมป์ (D) ที่ขา 14 ของ TL084 จะมีแรงดันไฟ DC ในลักษณะเดียวกันของสัญญาณ I/P ซึ่งในตัวปรับค่าในย่านการวัดที่ 13 dBm โดยมีความต้านทาน (R11) ซึ่งเป็นความต้านทานปรับค่าได้ เป็นตัวปรับเอาต์พุตของเอาต์พุตออฟเซตที่จะแสดงหน้าจอแสดงผลบวกโดยค่าของตัวแสดงผลจะมีค่าตามคี่ซีเอาต์พุตของขา 14 ของ TL084 สำหรับค่าในย่านการวัดอื่นค่าแรงดันจะเป็นไปตามอัตราส่วน 20 /dB เป็นการลบกันจากการบวกแรงดันที่อ้างอิงในย่านวัด 13 dB ดังนั้นระดับแรงดันไฟตาม -40 dB -20 dB 20 dB และ 40dB เป็นการบวกเข้าไปที่ขา 14 ของ TL084 เพื่อที่ -27dB 7dB 33dB และ 53 dB ตามลำดับจะเป็นค่าแต่ละย่านการวัดการกระทำขึ้นกับออปแอมป์ TL084 (A) ที่ขาของ TL084 โดยใช้ แรงดันไฟ แต่ละย่านวัดโดยค่าแรงดันในแต่ละย่านการวัดจะมีความต้านทานเป็นตัวปรับการปรับแต่ละครั้งสามารถทำได้โดยอิสระ



รูปที่ 4.8 วงจร Log Amplifier

การทำงานของวงจร Log Amplifier

วงจรล็อกคือวงจรที่ให้แรงดันขาออกเป็นฟังก์ชันล็อกของแรงดันขาเข้า เราจะใช้วงจรกำเนิดฟังก์ชันตามรูปเป็นวงจรพื้นฐานนั้นคือจะใช้ไดโอด เป็นวงจรป้อนกลับเนื่องจากฟังก์ชันโอนย้ายของไดโอด (Diode) เป็นฟังก์ชันเอ็กโพเนนเชียลแรงดันขาออกจะเป็นฟังก์ชันกลับซึ่งก็คือฟังก์ชันล็อก นั่นเอง

สำหรับวงจรนี้ซึ่งเป็นวงจรพื้นฐานของวงจรล็อก ความสัมพันธ์ระหว่าง กระแสและแรงดันของไดโอดจะเป็นดังนี้

$$i_f = I_s [e^{V_f / \eta V_T - 1}] \cong I_s e^{V_f / \eta V_T}$$

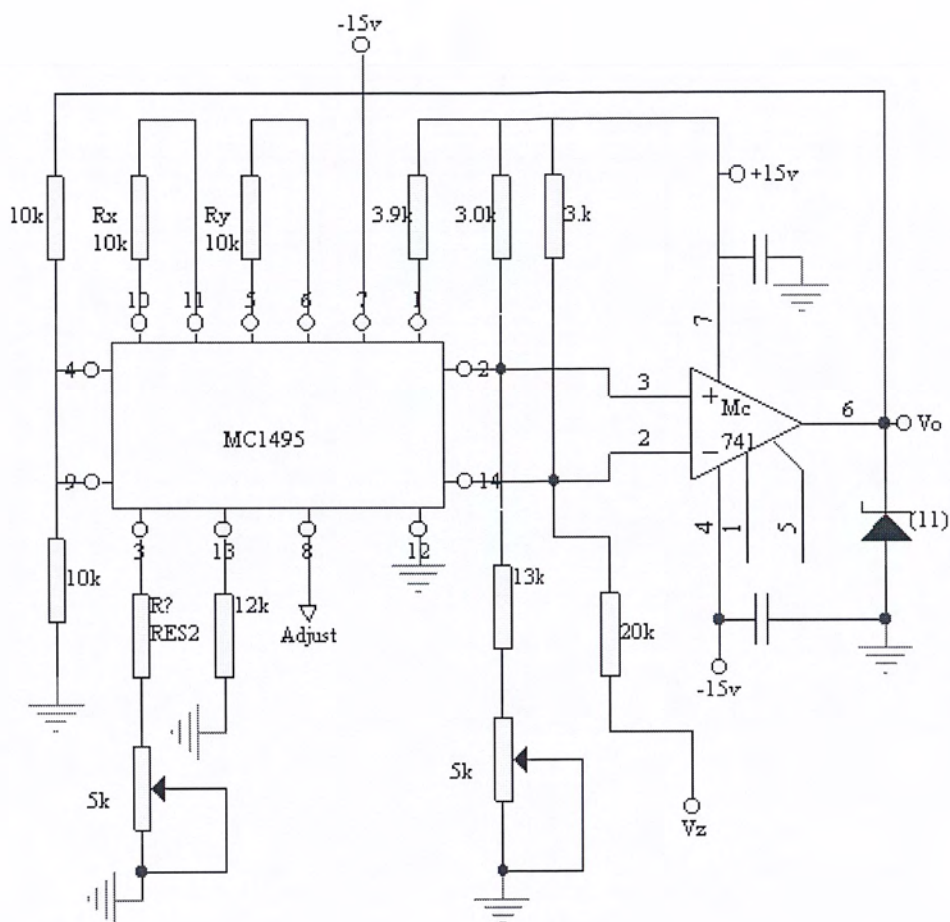
หรือ

(4.1)

$$V_f = \eta V_T (\ln I_f - \ln I_s)$$

โดยที่ I_s คือกระแสอิ่มตัวย้อนกลับ η เป็นพารามิเตอร์ที่แสดงถึงการรวมตัวของพาหะ แต่ $i_f = V_s / R$ และ $V_o = -V_f$ ดังนั้น

$$V_o = -\eta V_T \left(\ln \frac{V_s}{R} - \ln I_s \right) \quad (4.2)$$



รูปที่ 4.9 Square root

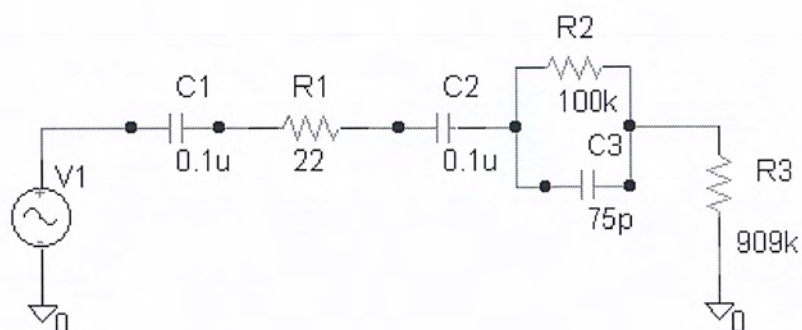
การทำงานของวงจร

การทำงานของวงจรในรูปที่ 4.9 จะใช้ไอซี MC1495 ซึ่งเป็นตัวคูณหรือทำหน้าที่เป็นตัวคูณ และใช้ ไอซี MC741 เป็นตัวขยายโดยใช้ ไอซี MC1495 เป็นตัวป้อนกลับและจะมีสมการดังนี้

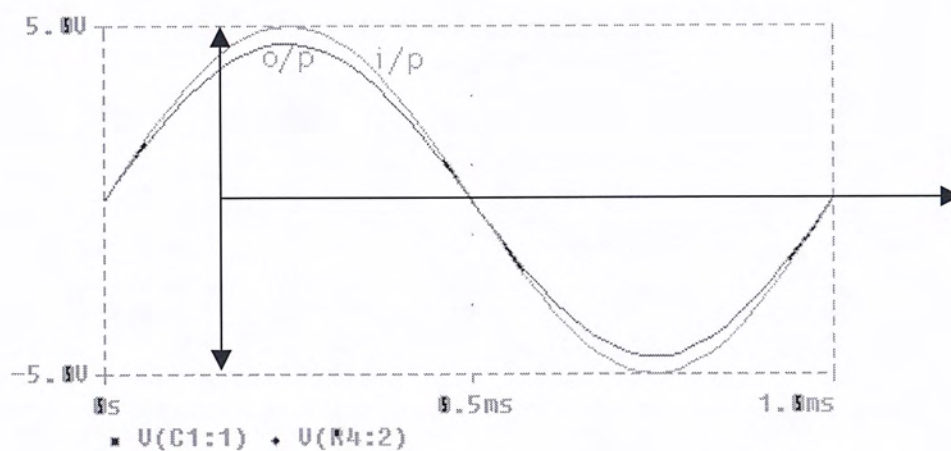
$$KV_o^2 = V_z$$

$$V_o = \sqrt{\frac{V_z}{K}}$$

การลดทอนของสัญญาณ ของแต่ละย่านการวัด



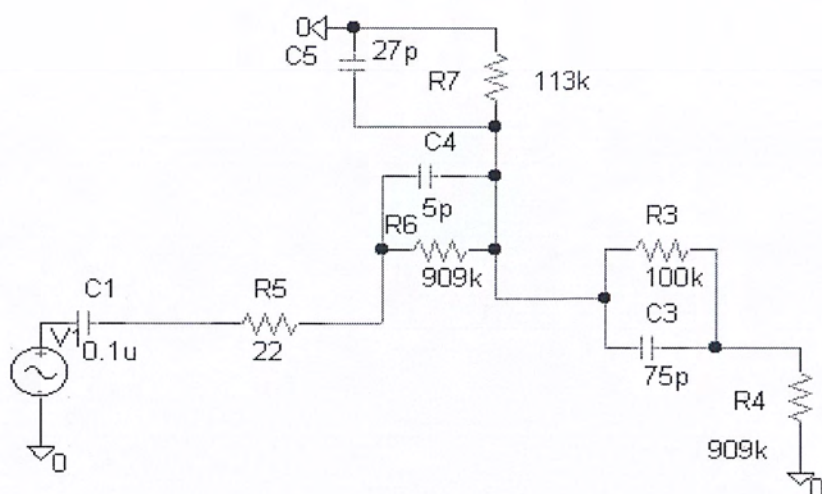
Attenuator 10 mV



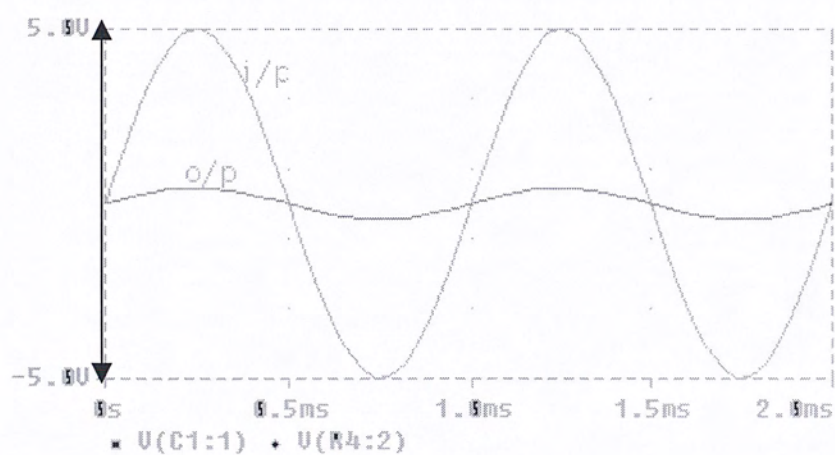
รูปที่ 4.10 Attenuator 10 mV

การทำงาน

การทำงานในภาคนี้อจะเป็น การลดทอนแอมพลิจูดของสัญญาณอินพุต (i/p) โดยใช้ ความต้านทาน (resistor) และ คาปาซิเตอร์ (capacitor) ในการลดค่าแอมพลิจูดโดยการปรับค่าความต้านทานและคาปาซิเตอร์โดยในแต่ละย่านการวัดจะมีการลดทอนที่ต่างกันจากรูป เมื่อมีการป้อนอินพุต 1 KHz มีแอมพลิจูดเท่ากับ 10 Vp-p จะมี เอาต์พุตดังรูป 4.10 ข้างบน

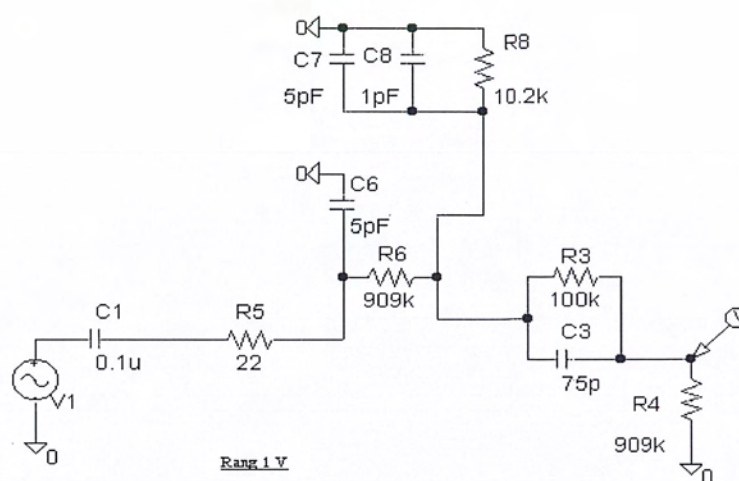


Atten 100 mV

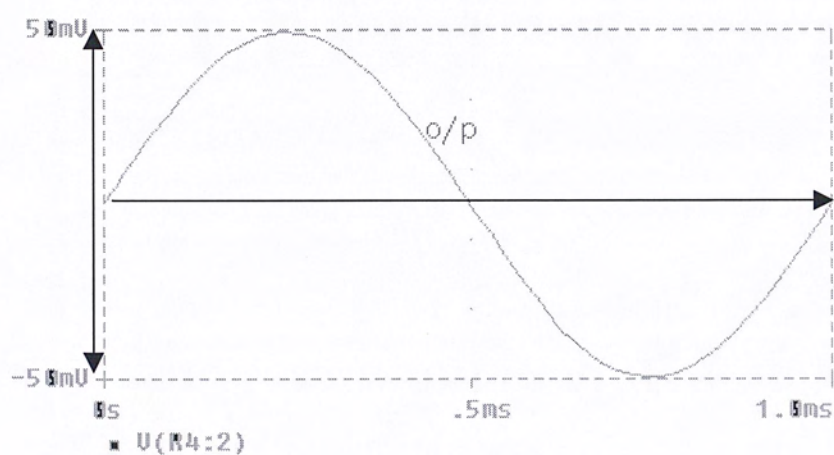


รูปที่ 4.11 Attenuator 100 mV

ป้อนอินพุต 1 KHz ,10 Vp-p เมื่อมีการลดทอนแล้วจะมี เอาต์พุตดังรูปที่ 4.11

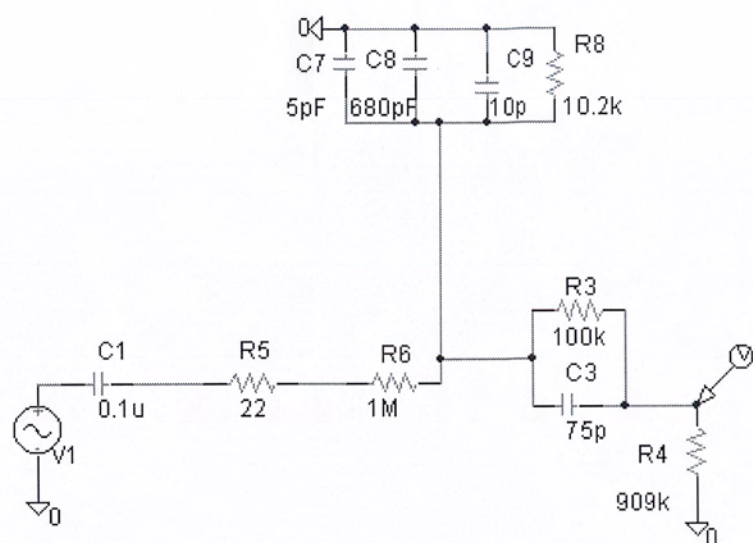


Atten 1 V

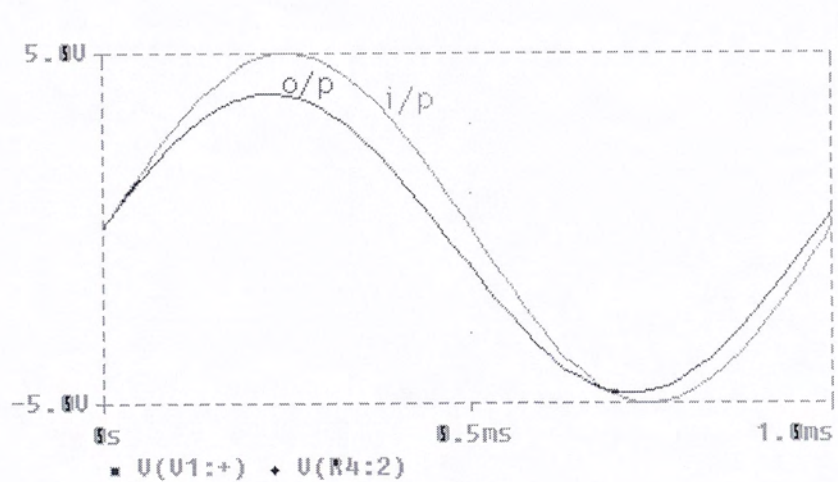


รูปที่ 4.12 Attenuator 1 V

ป้อนอินพุต 1 KHz ,10 Vp-p เมื่อมีการลดทอนแล้วจะมี เอาต์พุตดังรูปที่ 4.12

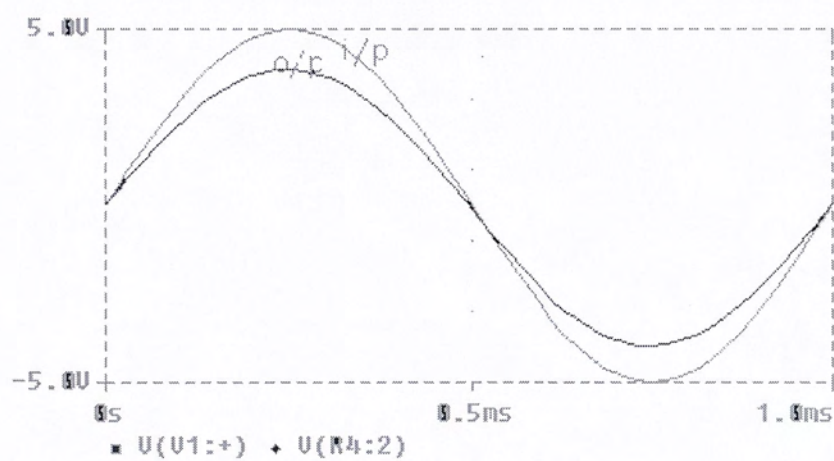
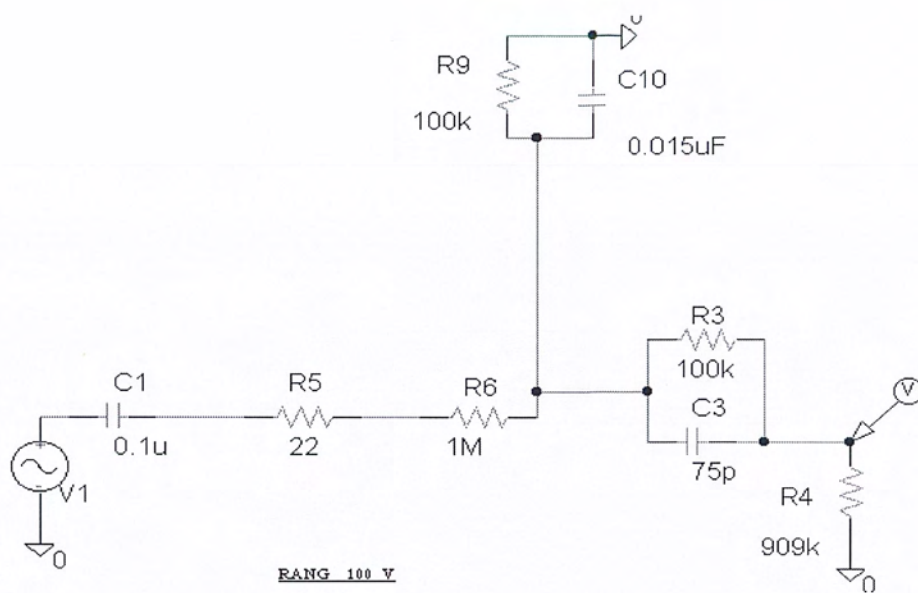


Atten 10v



รูปที่ 4.13 Attenuator 10 V

ป้อนอินพุต 1 KHz ,10 Vp-p เมื่อมีการลดทอนแล้วจะมีเอาต์พุตดังรูปที่ 4.13



รูปที่ 4.14 Attenuator 100 V

ป้อนอินพุต 1 KHz ,10 Vp-p เมื่อมีการลดทอนแล้วจะมีเอาต์พุตดังรูปที่ 4.14

บทที่ 5

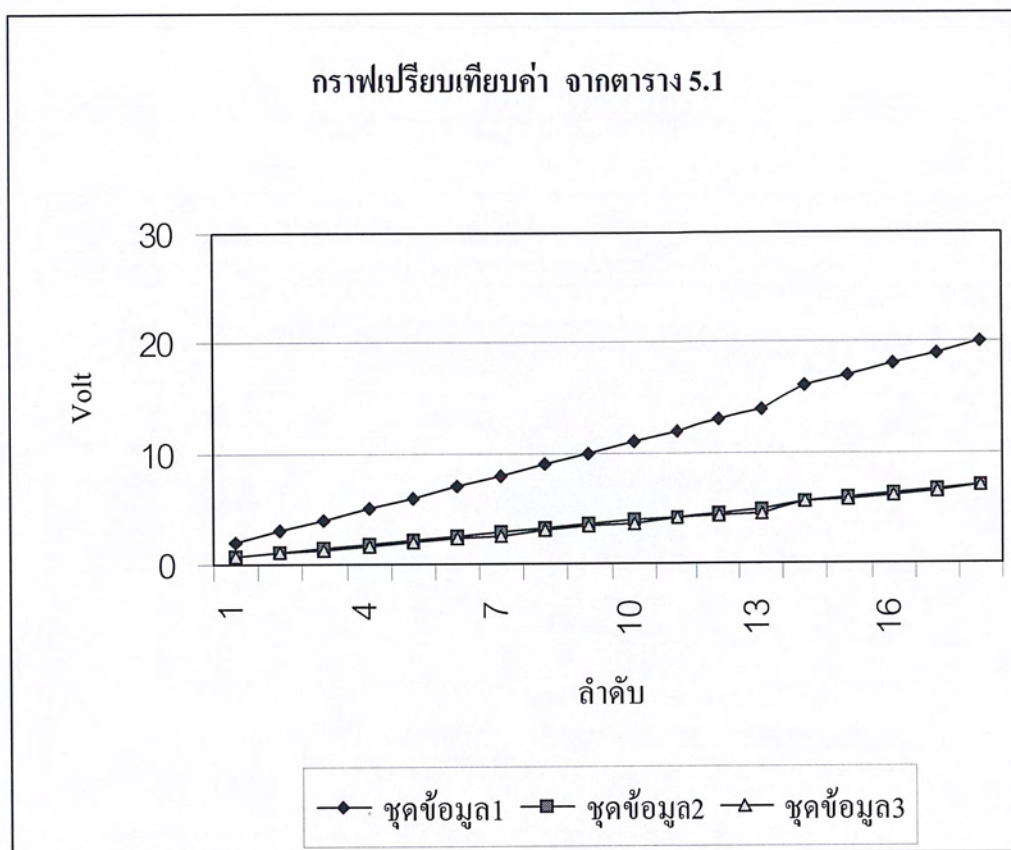
ผลการทดลองและวงจรรวม

5.1 การทดสอบและปรับค่าแรงดัน

ตารางที่ 5.1 แสดงเมื่อความถี่ที่ป้อนเป็นไซน์เวฟ (Sine wave) 1 kHz

Vp-p (V)	ค่า RMS ที่คำนวณ (V)	ค่าที่ได้จากการวัด (V)
2	0.707	.801
3	1.06	1.00
4	1.414	1.20
5	1.767	1.70
6	2.121	2.00
7	2.474	2.27
8	2.828	2.57
9	3.18	3.00
10	3.535	3.40
11	3.888	3.60
12	4.242	4.10
13	4.595	4.32
14	4.949	4.56
16	5.656	5.65
17	6.00	5.86
18	6.36	6.21
19	6.71	6.58
20	7.070	7.00

5.2 กราฟแสดงผล

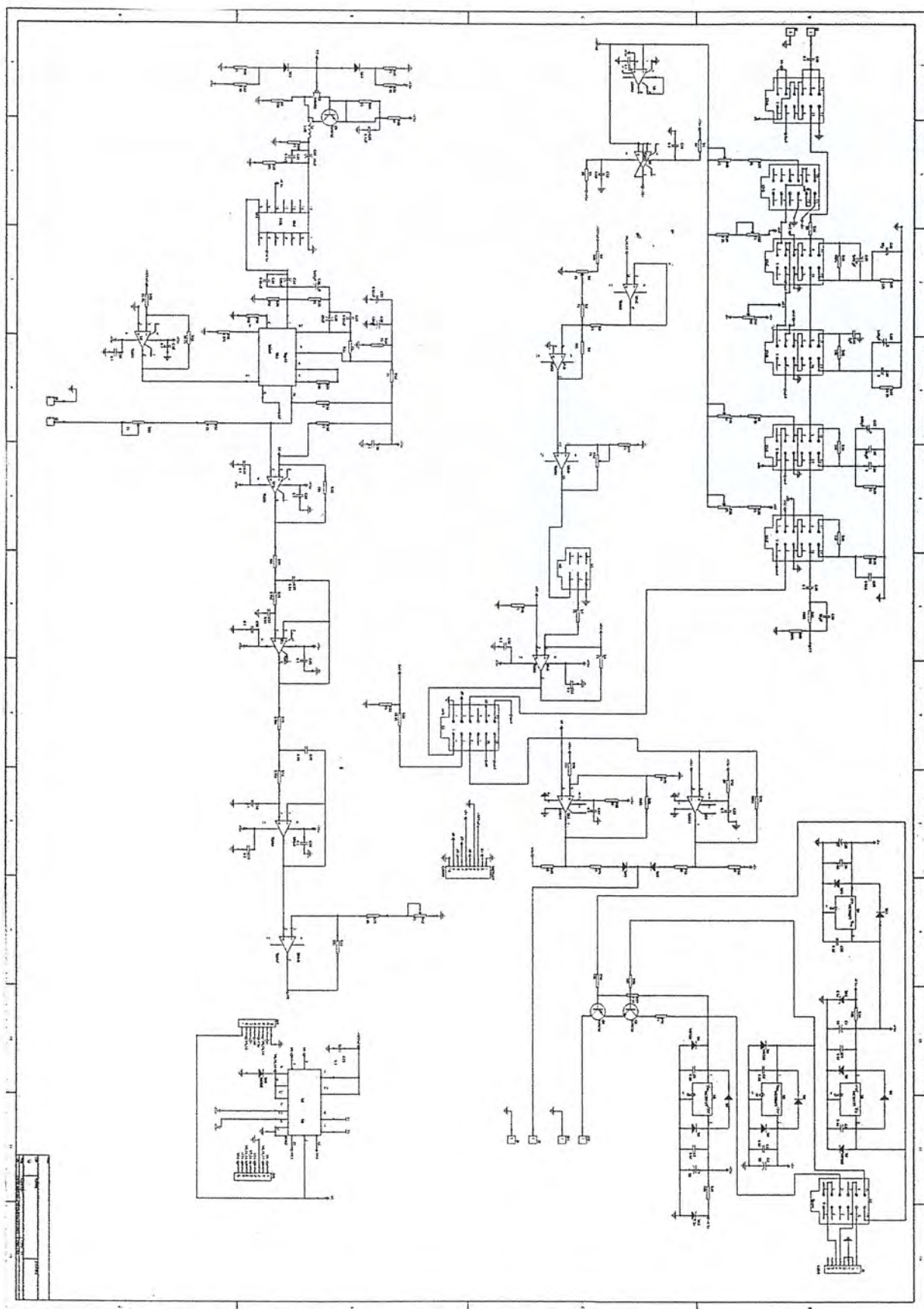


ชุดข้อมูล1= V_{p-p}

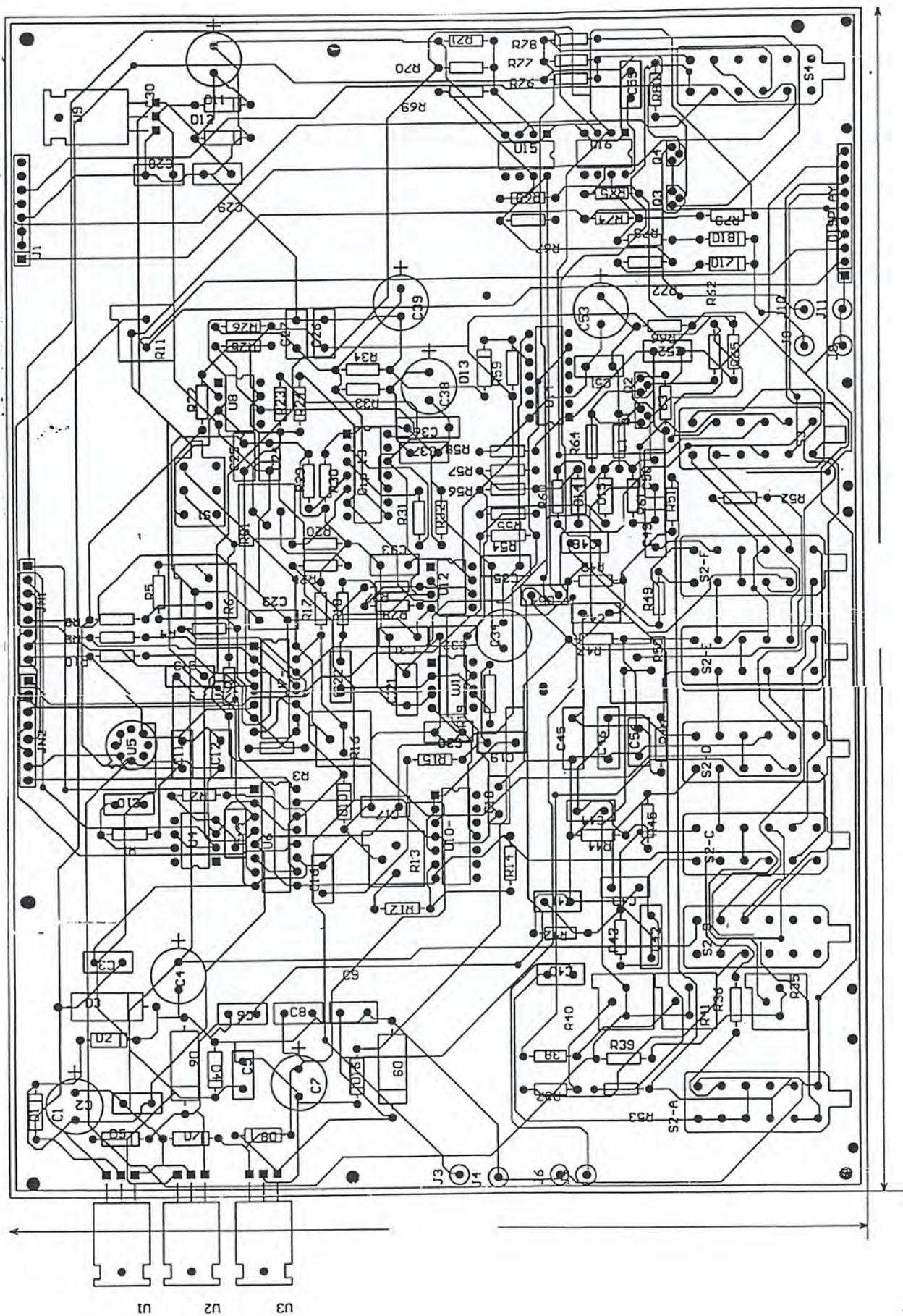
ชุดข้อมูล2= ค่าแรงดันจริงที่คำนวณ

ชุดข้อมูลที่3= ค่าแรงดันที่ทำการ ทดลองมา

รูปที่ 5.1 กราฟเปรียบเทียบค่าในตารางที่ 5.1



รูปที่ 5.2 วงจรรวมของ TRUE RMS VOLTMETER



รูปที่ 5.3 แผ่น PCB TRUE RMS VOLTMEETER

บทที่ 6

บทวิจารณ์และสรุป

จากการเริ่มทำโครงการปริญญานิพนธ์โดยทำการออกแบบและสร้างฮาร์ดแวร์ (Hardware) ของเครื่องวัดมัลติมิเตอร์วัดค่าอาร์เอ็มเอสจริงโดยใช้อุปกรณ์ที่มีขายทั่วไปตามท้องตลาดโครงการนี้ใช้วงจรที่มาจาก โครงสร้างภายในไอซี 26569, TL084, TL081, MC1495, LM741 IC26797, MC7805, MC7912 และใช้ทรานซิสเตอร์ที่มีขายทั่วไปในท้องตลาดและมีอุปกรณ์บางอย่างที่ไม่มีขายในท้องตลาดและใช้อุปกรณ์ที่ใกล้เคียงมากที่สุดเพื่อความถูกต้อง ของเครื่องวัดมัลติมิเตอร์วัดค่าอาร์เอ็มเอสจริง

สรุปผลที่ได้จากโครงการ

- ผลที่ได้จากโครงการนี้ได้ตามวัตถุประสงค์ สรุปโครงการที่ทำได้เป็นผลสำเร็จมีดังนี้
1. ศึกษาหาข้อมูล หลักการ และแนวความคิดต่างๆ ในการออกแบบและสร้างเครื่องวัด
 2. ออกแบบและสร้างวงจรที่ได้ออกแบบไว้ เช่น วงจรวัดผลทอนแอมป์ลิจูด
 3. จัดหาอุปกรณ์ในการทำโครงการนี้ทดลองวงจรแต่ละส่วน
 4. ควรสำรวจอุปกรณ์ที่จะนำมาประกอบวงจรว่าสามารถใช้งานได้หรือไม่เพราะเมื่อ นำอุปกรณ์มาต่อกันแล้วจะต้องมีการแก้ไขอีกมาก
 5. ทำการทดลองและประกอบวงจรเครื่องมือวัดมัลติมิเตอร์วัดค่าอาร์เอ็มเอสจริงเปรียบเทียบกับเครื่องวัดที่มีอยู่เช่น OSCILLOSCOPE และจากการคำนวณ

ข้อเสนอแนะในการพัฒนาโครงการ

ถึงแม้ว่าโครงการนี้จะสำเร็จลุล่วงไปได้ด้วยดีตามวัตถุประสงค์ที่ดำเนินการตามขั้นตอน ข้างต่างๆ เกิดปัญหาและอุปสรรคบ้างสรุปผลได้ดังนี้

1. การเลือกย่านวัดที่ใช้โครงการนี้ จะใช้สวิทช์เลือกย่านวัดทำให้เกิดสัญญาณรบกวน ควรใช้สวิทช์อิเล็กทรอนิกส์เป็นตัวเลือก
2. ในกรณีที่ความถี่สูงค่าการวัดจะเกิดความผิดพลาดได้ที่วงจรย่านวัดเนื่องจากข้อจำกัด ทางด้านความถี่อุปกรณ์
3. ในภาคแสดงผลความสามารถในการอ่านค่าหลักยังน้อย
4. วงจรทำงานได้ไม่ตรงตามทฤษฎีมากนักทั้งนี้เพราะความสามารถของอุปกรณ์ไม่ได้ตามที่กำหนด

ความไม่ลิเนียร์ (Nonlinear) หรือความไม่เป็นเชิงเส้นทำให้มีคัพผลาดมากในย่านการวัดที่สูงเช่นใน ย่านการวัด 100V ไม่สามารถคาลิเบส (Calibrate) ได้

อุปสรรคในการทำโครงการ

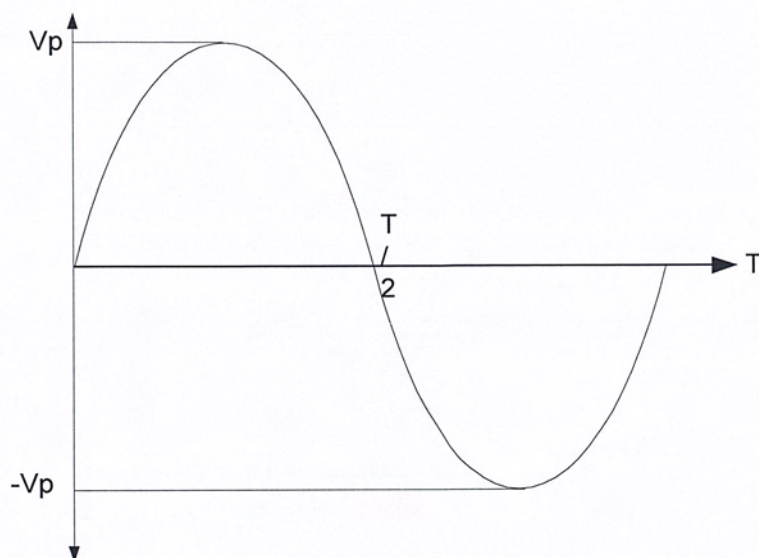
1. วงเปลี่ยนย่านวัดกระแสและแรงดันที่ใช้ความถี่สูงมากไม่ได้จึงต้องทำการเปลี่ยนวงจรใหม่
2. วงจรวัดค่าอาร์เอ็มเอสจริงจะได้ค่าที่ผิดพลาดถ้าสัญญาณอินพุตที่ป้อนมีดีซีรวมอยู่ด้วยซึ่งจะต้องเป็นสัญญาณเอซีเท่านั้นถึงจะได้ค่าที่ถูกต้อง
3. ภาควัดแสดงผลมีการเปลี่ยนแปลงไปมาเนื่องจากแรงดันไฟไม่คงที่โดยการใส่ตัวเก็บประจุที่มีค่ามากๆ
4. เนื่องจากวงจรมีความไวต่อสัญญาณรบกวนสูงจึงต้องเดินสายให้มีระยะทางสั้นที่สุดและใช้สายชีลด์ (Shield)
5. อุปกรณ์บางตัวไม่สามารถหาซื้อได้และใช้ค่าใกล้เคียงทำให้ผลต่อย่านการวัดและทำให้เกิดพลาดได้
6. การปรับแต่งไม่สามารถทำได้ดีเพราะไม่มีตัวที่เป็นมาตรฐานจึงใช้ค่าที่ได้จากคำนวณเป็นหลัก
7. ในย่านการวัด 100V ไม่สามารถปรับแต่งได้

บรรณานุกรม

1. Yujen wong/William, "Function circuit" , MCGRAW - HILL 1976.
2. Ramakant a,gayakwad, "Op – Amp And Linear integrated circuit",Prentice-Hall 1988.
3. Operational Amplifiers source book, Prentice – Hall,1997.
4. David F.Stout / Milton Kaufman, "Handbook of amplifier Circuit Design "Mcgraw – Hill,1976.
5. Jonn M.cage, "Electronic Measurement and Instrumenttation "Mcgraw – Hill,1986
6. A.J. Bower, "Digital Instrumenttation" , Mcgraw – Hill,1986.
7. กิติพงศ์ มะโน , “ วิศวกรรมอิเล็กทรอนิกส์ “,สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร-ลาดกระบัง.
8. มงคล ทองสงคราม,อิเล็กทรอนิกส์เบื้องต้น .

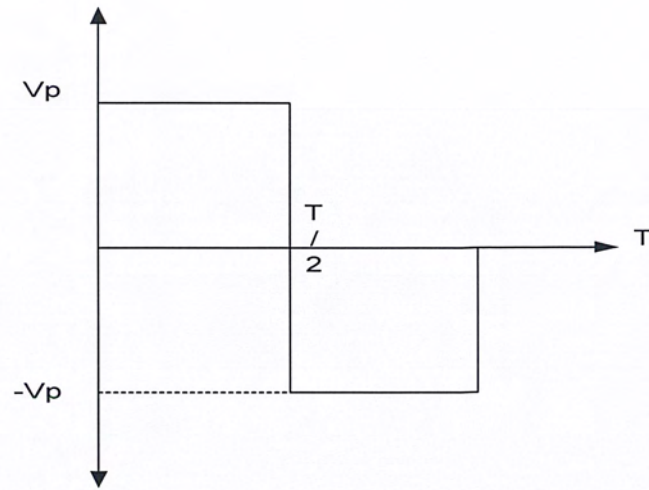
ภาคผนวก(ก)

การคำนวณ ค่า อาร์เอ็มเอส (RMS) ของ รูปคลื่น



$$f(t) = V_p \sin wt$$

$$\begin{aligned} V_{\text{rms}} &= V_p \sqrt{\frac{w}{2\pi} \int_0^{\frac{2\pi}{w}} (0.5 - 0.5 \cos 2wt) dt} \\ &= V_p \sqrt{\left(\frac{w}{2\pi} \left[\frac{t}{2} \right] - \frac{1}{2} \left[\frac{-\sin wt}{2w} \right] \right)} \\ &= V_p \sqrt{\left(\frac{w}{2\pi} \left[\frac{2\pi}{2\pi} - 0 \right] + \frac{1}{4w} \left[\frac{-\sin 2w2\pi}{2w} + \sin 0 \right] \right)} \\ &= V_p \left[\frac{1}{2} \right]^{0.5} = \frac{V_p}{\sqrt{2}} \end{aligned}$$



$$f(t) = \begin{cases} +V_p \longrightarrow \frac{T}{2} \\ -V_p \longrightarrow T \end{cases}$$

$$\begin{aligned} V_{\text{rms}} &= \sqrt{\left(\frac{1}{T} \int_0^{\frac{T}{2}} f(t)^2 dt \right)} \\ &= \sqrt{\left(\frac{1}{T} \int_0^{\frac{T}{2}} V_p^2 dt + \int_{\frac{T}{2}}^T V_p^2 dt \right)} \\ &= \sqrt{\left(\frac{1}{T} [V_p^2 t]_0^{\frac{T}{2}} + V_p^2 t \right)} \\ &= \sqrt{\left(\frac{1}{T} [V_p^2 (T/2 - 0) + V_p^2 (T - T/2)] \right)} \\ &= \sqrt{\left(\frac{1}{T} \left[\frac{V_p^2}{2} + \frac{V_p^2 T}{2} \right] \right)} \\ &= \sqrt{\left(\frac{V_p^2 T}{T} \right)} \\ &= V_p \end{aligned}$$

(ภาคผนวก ข.)

MC1741C

Internally Compensated, High Performance Operational Amplifier

The MC1741C was designed for use as a summing amplifier, integrator, or amplifier with operating characteristics as a function of the external feedback components.

- No Frequency Compensation Required
- Short Circuit Protection
- Offset Voltage Null Capability
- Wide Common Mode and Differential Voltage Ranges
- Low Power Consumption
- No Latch Up



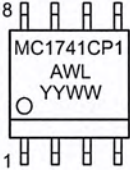
ON Semiconductor

<http://onsemi.com>

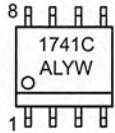
MARKING DIAGRAMS



PDIP-8
P1 SUFFIX
CASE 626

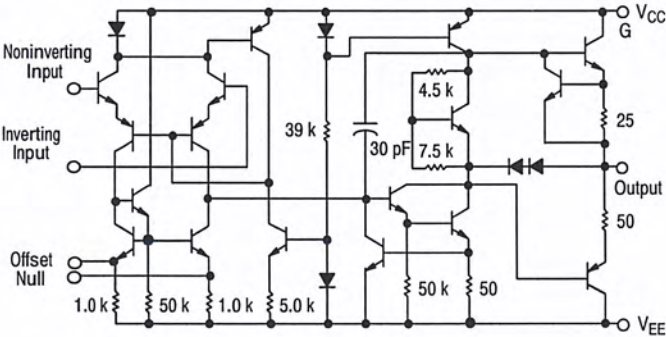


SO-8
D SUFFIX
CASE 751

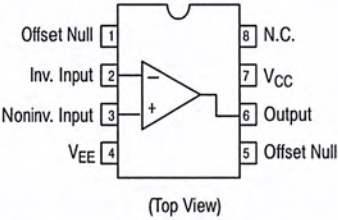


A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

Equivalent Circuit Schematic
(1/4 of Circuit Shown)



PIN CONNECTIONS



ORDERING INFORMATION

Device	Package	Shipping
MC1741CD	SO-8	98 Units/Rail
MC1741CDR2	SO-8	2500 Tape & Reel
MC1741CP1	PDIP-8	50 Units/Rail

MC1741C

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}, V_{EE}	± 18	Vdc
Input Differential Voltage	V_{ID}	± 30	V
Input Common Mode Voltage (Note 1.)	V_{ICM}	± 15	V
Output Short Circuit Duration (Note 2.)	t_{SC}	Continuous	—
Operating Ambient Temperature Range	T_A	0 to +70	°C
Storage Temperature Range	T_{stg}	–55 to +125	°C

- For supply voltages less than +15 V, the absolute maximum input voltage is equal to the supply voltage.
- Supply voltage equal to or less than 15 V.

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15$ V, $V_{EE} = -15$ V, $T_A = 25^\circ\text{C}$, unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ($R_S \leq 10$ k)	V_{IO}	—	2.0	6.0	mV
Input Offset Current	I_{IO}	—	20	200	nA
Input Bias Current	I_{IB}	—	80	500	nA
Input Resistance	r_i	0.3	2.0	—	M Ω
Input Capacitance	C_i	—	1.4	—	pF
Offset Voltage Adjustment Range	V_{IOR}	—	± 15	—	mV
Common Mode Input Voltage Range	V_{ICR}	± 12	± 13	—	V
Large Signal Voltage Gain ($V_O = \pm 10$ V, $R_L \geq 2.0$ k)	A_{VOL}	20	200	—	V/mV
Output Resistance	r_o	—	75	—	Ω
Common Mode Rejection ($R_S \leq 10$ k)	CMR	70	90	—	dB
Supply Voltage Rejection ($R_S \leq 10$ k)	PSR	75	—	—	dB
Output Voltage Swing ($R_L \geq 10$ k) ($R_L \geq 2.0$ k)	V_O	± 12 ± 10	± 14 ± 13	— —	V
Output Short Circuit Current	I_{SC}	—	20	—	mA
Supply Current	I_D	—	1.7	2.8	mA
Power Consumption	P_C	—	50	85	mW
Transient Response (Unity Gain, Noninverting) ($V_I = 20$ mV, $R_L \geq 2.0$ k, $C_L \leq 100$ pF) Rise Time ($V_I = 20$ mV, $R_L \geq 2.0$ k, $C_L \leq 100$ pF) Overshoot ($V_I = 10$ V, $R_L \geq 2.0$ k, $C_L \leq 100$ pF) Slew Rate	t_{TLH} os SR	— — —	0.3 15 0.5	— — —	μs % V/ μs

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15$ V, $V_{EE} = -15$ V, $T_A = T_{low}$ to T_{high} , unless otherwise noted.)*

Characteristic	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ($R_S \leq 10$ k Ω)	V_{IO}	—	—	7.5	mV
Input Offset Current ($T_A = 0^\circ$ to $+70^\circ\text{C}$)	I_{IO}	—	—	300	nA
Input Bias Current ($T_A = 0^\circ$ to $+70^\circ\text{C}$)	I_{IB}	—	—	800	nA
Supply Voltage Rejection ($R_S \leq 10$ k)	PSR	75	—	—	dB
Output Voltage Swing ($R_L \geq 2.0$ k)	V_O	± 10	± 13	—	V
Large Signal Voltage Gain ($R_L \geq 2.0$ k, $V_O = \pm 10$ V)	A_{VOL}	15	—	—	V/mV

* $T_{low} = 0^\circ\text{C}$ $T_{high} = 70^\circ\text{C}$

MC1741C

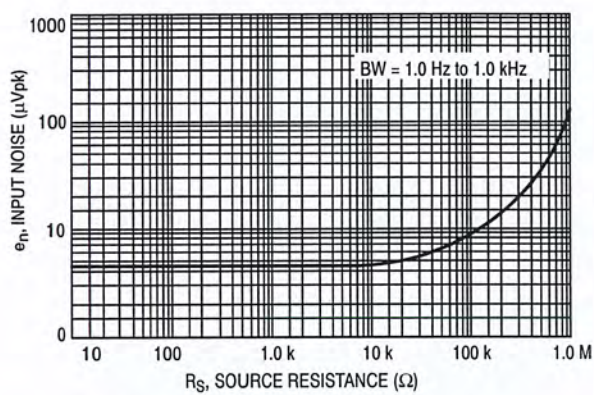


Figure 1. Burst Noise versus Source Resistance

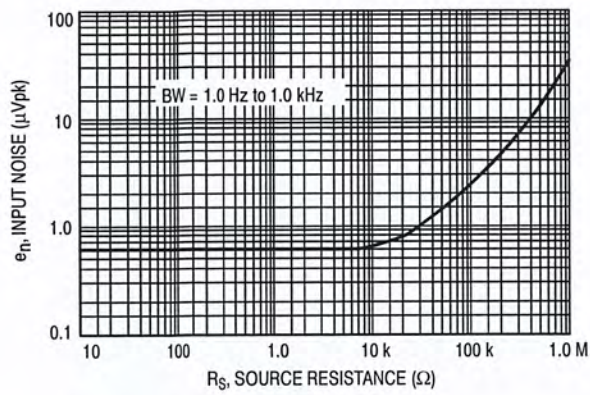


Figure 2. RMS Noise versus Source Resistance

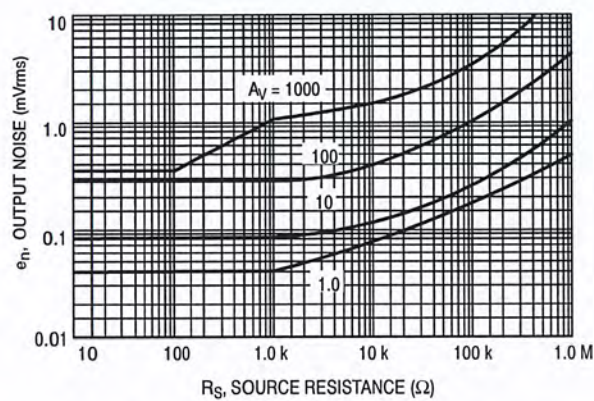


Figure 3. Output Noise versus Source Resistance

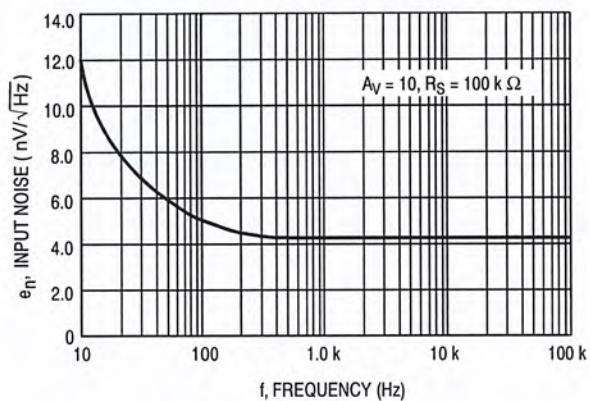
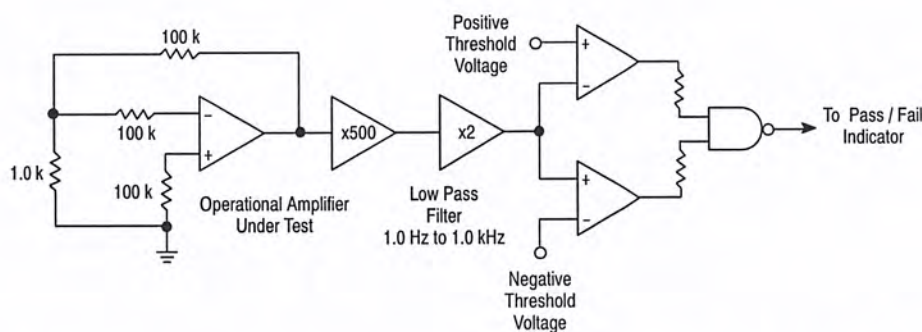


Figure 4. Spectral Noise Density



Unlike conventional peak reading or RMS meters, this system was especially designed to provide the quick response time essential to burst (popcorn) noise testing.

The test time employed is 10 sec and the 20 mV peak limit refers to the operational amplifier input thus eliminating errors in the closed loop gain factor of the operational amplifier.

Figure 5. Burst Noise Test Circuit

MC1741C

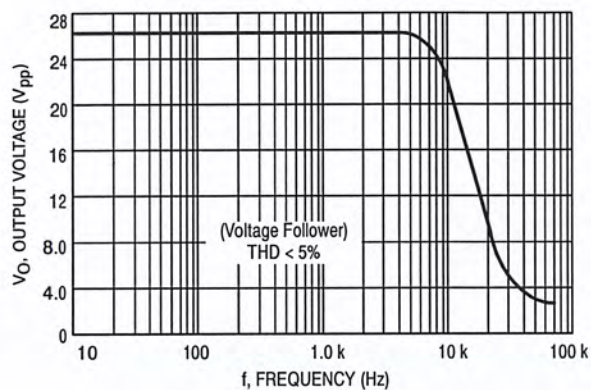


Figure 6. Power Bandwidth
(Large Signal Swing versus Frequency)

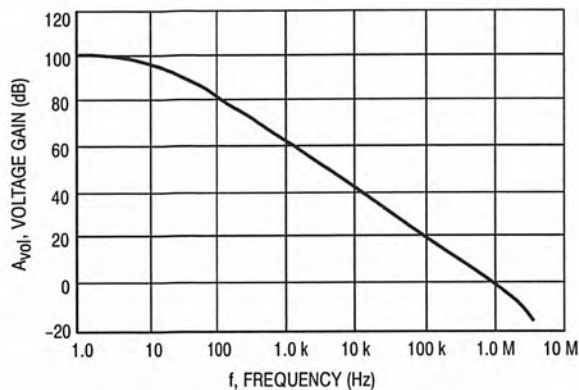


Figure 7. Open Loop Frequency Response

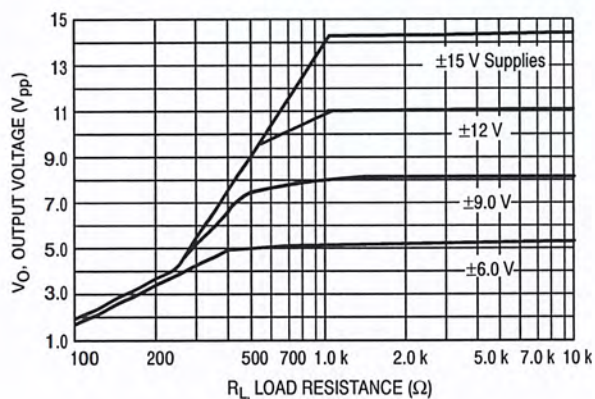


Figure 8. Positive Output Voltage Swing
versus Load Resistance

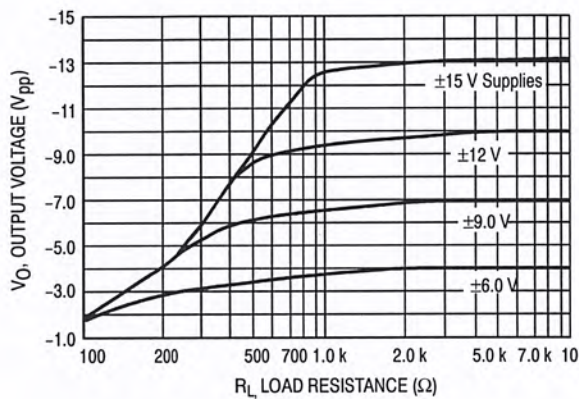


Figure 9. Negative Output Voltage Swing
versus Load Resistance

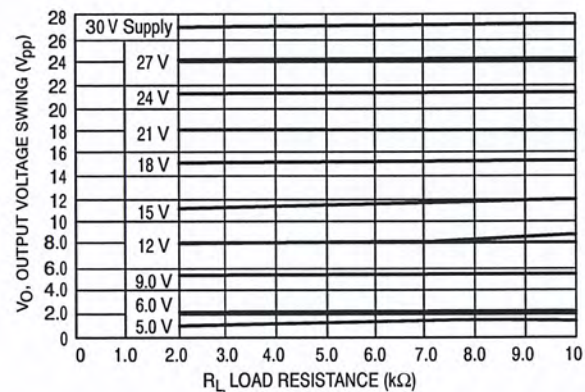


Figure 10. Output Voltage Swing versus
Load Resistance (Single Supply Operation)

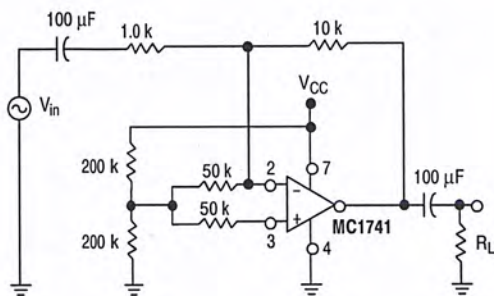


Figure 11. Single Supply Inverting Amplifier

MC1741C

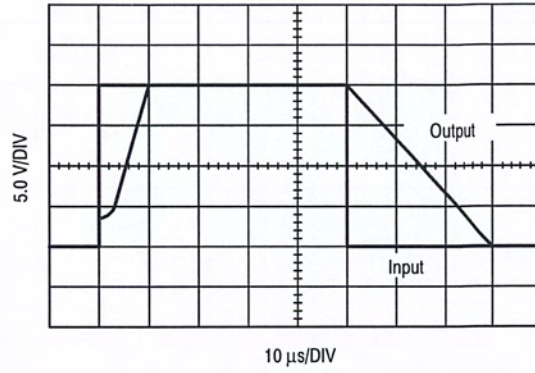


Figure 12. Noninverting Pulse Response

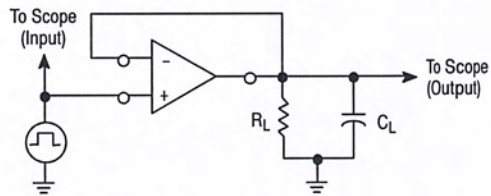


Figure 13. Transient Response Test Circuit

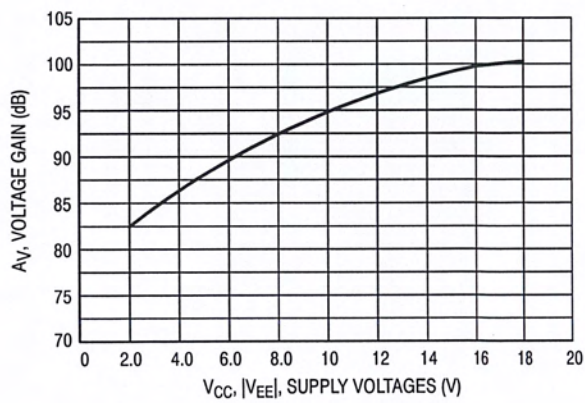
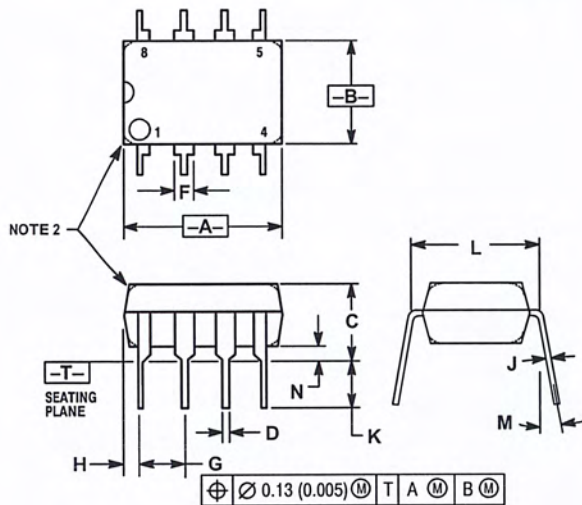


Figure 14. Open Loop Voltage Gain versus Supply Voltage

MC1741C

PACKAGE DIMENSIONS

PDIP-8
P1 SUFFIX
CASE 626-05
ISSUE K

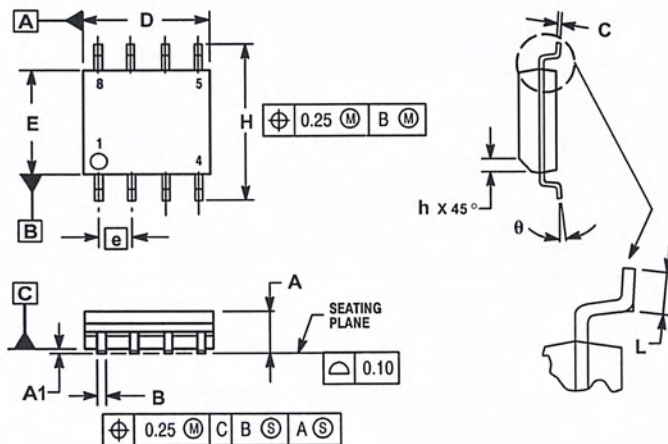


NOTES:

1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	---	10°	---	10°
N	0.76	1.01	0.030	0.040

SO-8
D SUFFIX
CASE 751-06
ISSUE T



NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. DIMENSIONS ARE IN MILLIMETER.
3. DIMENSION D AND E DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
5. DIMENSION B DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	1.35	1.75
A1	0.10	0.25
B	0.35	0.49
C	0.19	0.25
D	4.80	5.00
E	3.80	4.00
e	1.27 BSC	
H	5.80	6.20
h	0.25	0.50
L	0.40	1.25
θ	0°	7°

MC1741C

Notes

MC1741C

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

PUBLICATION ORDERING INFORMATION

NORTH AMERICA Literature Fulfillment:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: ONlit@hibbertco.com
Fax Response Line: 303-675-2167 or 800-344-3810 Toll Free USA/Canada

N. American Technical Support: 800-282-9855 Toll Free USA/Canada

EUROPE: LDC for ON Semiconductor – European Support

German Phone: (+1) 303-308-7140 (M-F 1:00pm to 5:00pm Munich Time)
Email: ONlit-german@hibbertco.com
French Phone: (+1) 303-308-7141 (M-F 1:00pm to 5:00pm Toulouse Time)
Email: ONlit-french@hibbertco.com
English Phone: (+1) 303-308-7142 (M-F 12:00pm to 5:00pm UK Time)
Email: ONlit@hibbertco.com

EUROPEAN TOLL-FREE ACCESS*: 00-800-4422-3781

*Available from Germany, France, Italy, England, Ireland

CENTRAL/SOUTH AMERICA:

Spanish Phone: 303-308-7143 (Mon-Fri 8:00am to 5:00pm MST)
Email: ONlit-spanish@hibbertco.com

ASIA/PACIFIC: LDC for ON Semiconductor – Asia Support

Phone: 303-675-2121 (Tue-Fri 9:00am to 1:00pm, Hong Kong Time)
Toll Free from Hong Kong & Singapore:
001-800-4422-3781
Email: ONlit-asia@hibbertco.com

JAPAN: ON Semiconductor, Japan Customer Focus Center
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan 141-0031
Phone: 81-3-5740-2745
Email: r14525@onsemi.com

ON Semiconductor Website: <http://onsemi.com>

For additional information, please contact your local Sales Representative.



MOTOROLA

JFET Input Operational Amplifiers

These low-cost JFET input operational amplifiers combine two state-of-the-art linear technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The BIFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

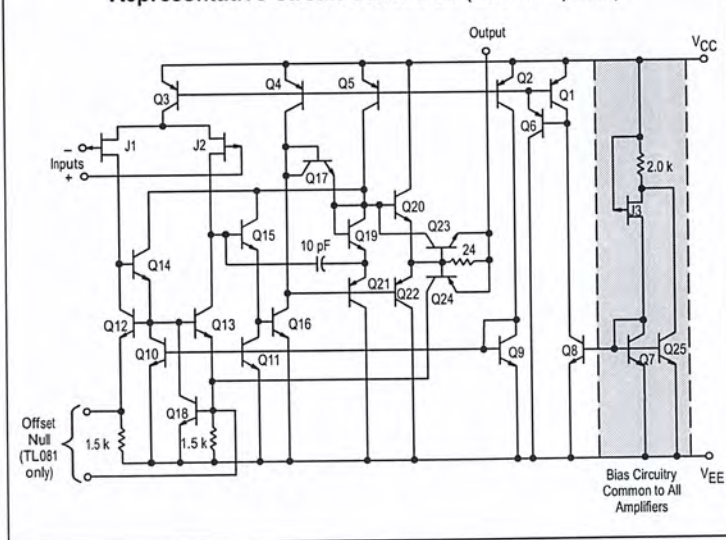
These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar products.

- Input Offset Voltage Options of 6.0 mV and 15 mV Max
- Low Input Bias Current: 30 pA
- Low Input Offset Current: 5.0 pA
- Wide Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13 V/ μ s
- Low Supply Current: 1.4 mA per Amplifier
- High Input Impedance: $10^{12} \Omega$

ORDERING INFORMATION

Op Amp Function	Device	Operating Temperature Range	Package
Single	TL081CD	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	SO-8
	TL081ACP		Plastic DIP
Dual	TL082CD	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	SO-8
	TL082ACP		Plastic DIP
Quad	TL084CN, ACN	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	Plastic DIP

Representative Circuit Schematic (Each Amplifier)



Order this document by TL081C/D

TL081C,AC TL082C,AC TL084C,AC

JFET INPUT OPERATIONAL AMPLIFIERS

SEMICONDUCTOR TECHNICAL DATA

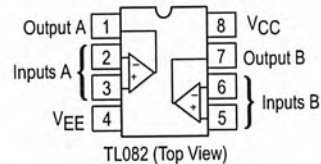
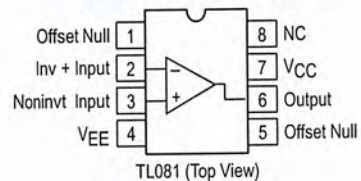


P SUFFIX
PLASTIC PACKAGE
CASE 626



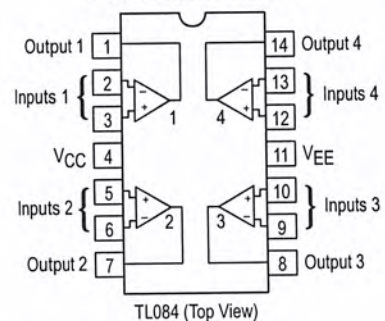
D SUFFIX
PLASTIC PACKAGE
CASE 751
(SO-8)

PIN CONNECTIONS



N SUFFIX
PLASTIC PACKAGE
CASE 646

PIN CONNECTIONS



TL081C,AC TL082C,AC TL084C,AC

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V_{CC} V_{EE}	18 -18	V
Differential Input Voltage	V_{ID}	± 30	V
Input Voltage Range (Note 1)	V_{IDR}	± 15	V
Output Short Circuit Duration (Note 2)	t_{SC}	Continuous	
Power Dissipation			
Plastic Package (N, P) Derate above $T_A = +47^{\circ}\text{C}$	P_D $1/\theta_{JA}$	680 10	mW mW/ $^{\circ}\text{C}$
Operating Ambient Temperature Range	T_A	0 to $+70$	$^{\circ}\text{C}$
Storage Temperature Range	T_{stg}	-65 to $+150$	$^{\circ}\text{C}$

NOTES: 1. The magnitude of the input voltage must not exceed the magnitude of the supply voltage or 15 V, whichever is less.
2. The output may be shorted to ground or either supply. Temperature and/or supply voltages must be limited to ensure that power dissipation ratings are not exceeded.
3. ESD data available upon request.

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = T_{low}$ to T_{high} [Note 1].)

Characteristics	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ($R_S \leq 10\text{ k}$, $V_{CM} = 0$) TL081C, TL082C TL084C TL08_AC	V_{IO}	- - -	- - -	20 20 7.5	mV
Input Offset Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IO}	- -	- -	5.0 3.0	nA
Input Bias Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IB}	- -	- -	10 7.0	nA
Large-Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L \geq 2.0\text{ k}$) TL08_C TL08_AC	A_{VOL}	15 25	- -	- -	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L \geq 10\text{ k}$) ($R_L \geq 2.0\text{ k}$)	V_O	24 20	- -	- -	V

NOTES: 1. $T_{low} = 0^{\circ}\text{C}$ for TL081AC,C $T_{high} = 70^{\circ}\text{C}$ for TL081AC
TL082AC,C TL082AC,C
TL084AC,C TL084AC,C
2. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

Figure 1. Unity Gain Voltage Follower

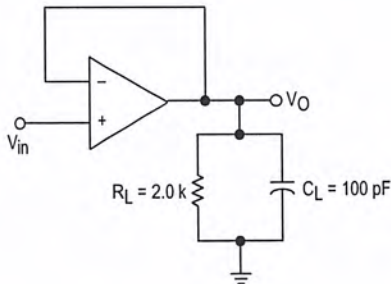
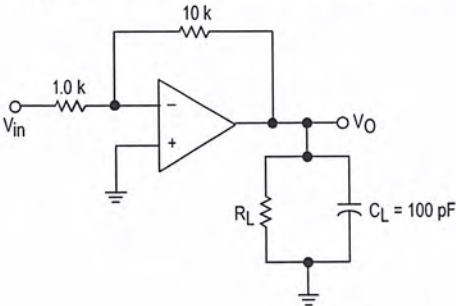


Figure 2. Inverting Gain of 10 Amplifier



TL081C,AC TL082C,AC TL084C,AC

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 25^\circ\text{C}$, unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
Input Offset Voltage ($R_S \leq 10\text{ k}$, $V_{CM} = 0$) TL081C, TL082C TL084C TL08_AC	V_{IO}	– – –	5.0 5.0 3.0	15 15 6.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 50\ \Omega$, $T_A = T_{low}$ to T_{high} (Note 1)	$\Delta V_{IO}/\Delta T$	–	10	–	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IO}	– –	5.0 5.0	200 100	pA
Input Bias Current ($V_{CM} = 0$) (Note 2) TL08_C TL08_AC	I_{IB}	– –	30 30	400 200	pA
Input Resistance	r_i	–	10^{12}	–	Ω
Common Mode Input Voltage Range TL08_C TL08_AC	V_{ICR}	± 10 ± 11	15, –12 15, –12	– –	V
Large Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L \geq 2.0\text{ k}$) TL08_C TL08_AC	A_{VOL}	25 50	150 150	– –	V/mV
Output Voltage Swing (Peak-to-Peak) ($R_L = 10\text{ k}$)	V_O	24	28	–	V
Common Mode Rejection Ratio ($R_S \leq 10\text{ k}$) TL08_C TL08_AC	CMRR	70 80	100 100	– –	dB
Supply Voltage Rejection Ratio ($R_S \leq 10\text{ k}$) TL08_C TL08_AC	PSRR	70 80	100 100	– –	dB
Supply Current (Each Amplifier)	I_D	–	1.4	2.8	mA
Unity Gain Bandwidth	BW	–	4.0	–	MHz
Slew Rate (See Figure 1) $V_{in} = 10\text{ V}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$	SR	–	13	–	V/ μs
Rise Time (See Figure 1)	t_r	–	0.1	–	μs
Overshoot ($V_{in} = 20\text{ mV}$, $R_L = 2.0\text{ k}$, $C_L = 100\text{ pF}$)	OS	–	10	–	%
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1000\text{ Hz}$	e_n	–	25	–	$\text{nV}/\sqrt{\text{Hz}}$
Channel Separation $A_V = 100$	CS	–	120	–	dB

NOTES: 1. $T_{low} = 0^\circ\text{C}$ for TL081AC,C TL082AC,C TL084AC,C
 $T_{high} = 70^\circ\text{C}$ for TL081AC TL082AC,C TL084AC,C

2. Input Bias currents of JFET input op amps approximately double for every 10°C rise in Junction Temperature as shown in Figure 3. To maintain junction temperature as close to ambient temperature as possible, pulse techniques must be used during testing.

TL081C,AC TL082C,AC TL084C,AC

Figure 3. Input Bias Current
versus Temperature

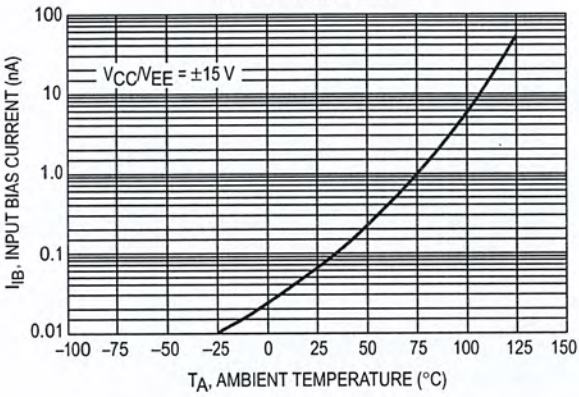


Figure 4. Output Voltage Swing
versus Frequency

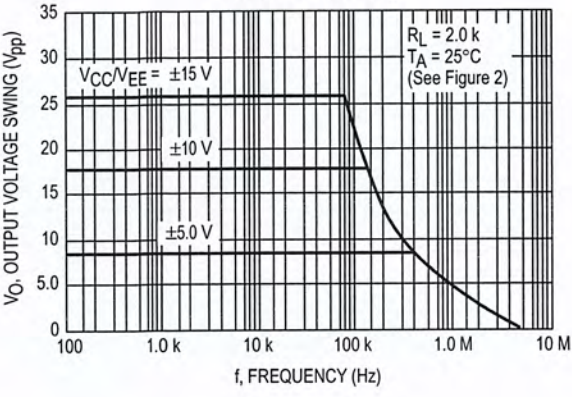


Figure 5. Output Voltage Swing
versus Load Resistance

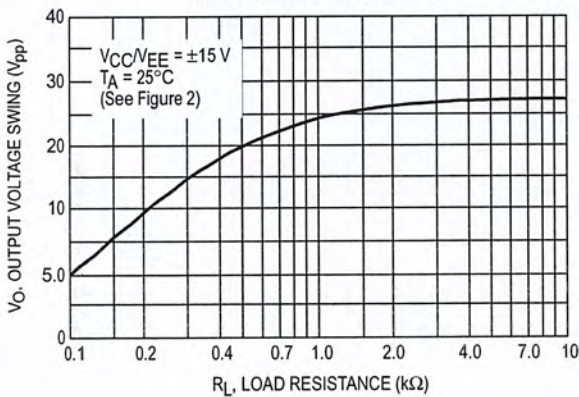


Figure 6. Output Voltage Swing
versus Supply Voltage

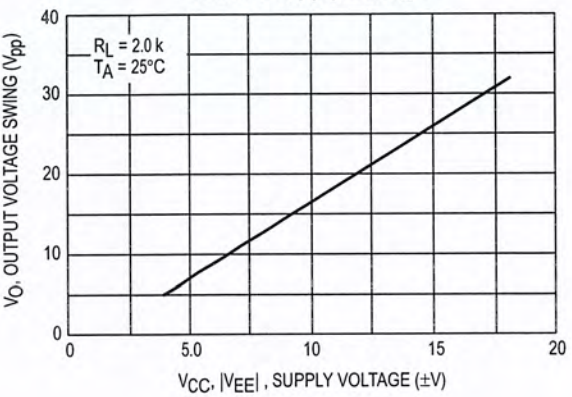


Figure 7. Output Voltage Swing
versus Temperature

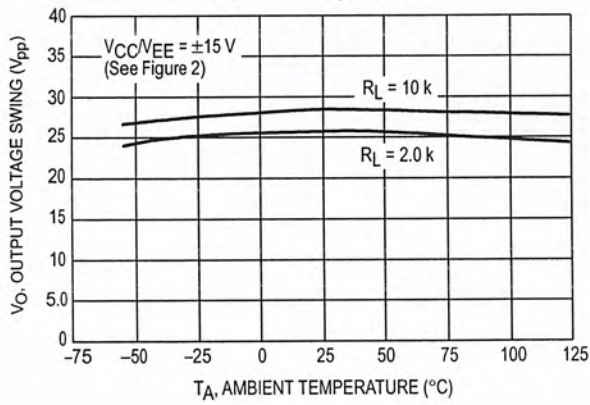
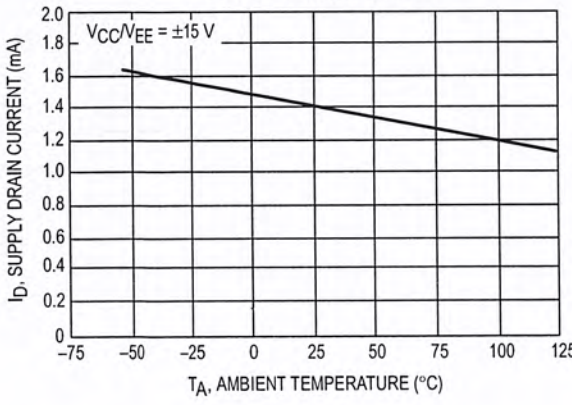


Figure 8. Supply Current per Amplifier
versus Temperature



TL081C,AC TL082C,AC TL084C,AC

Figure 9. Large Signal Voltage Gain and Phase Shift versus Frequency

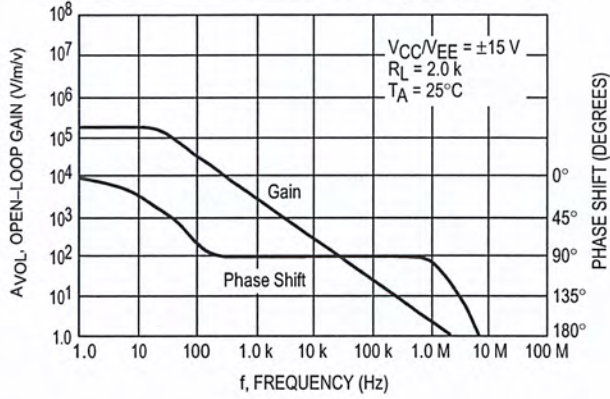


Figure 10. Large Signal Voltage Gain versus Temperature

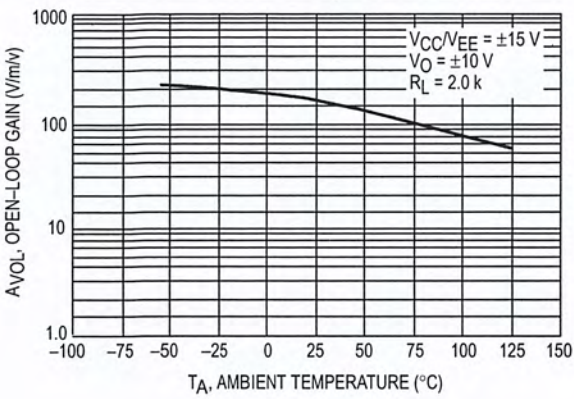


Figure 11. Normalized Slew Rate versus Temperature

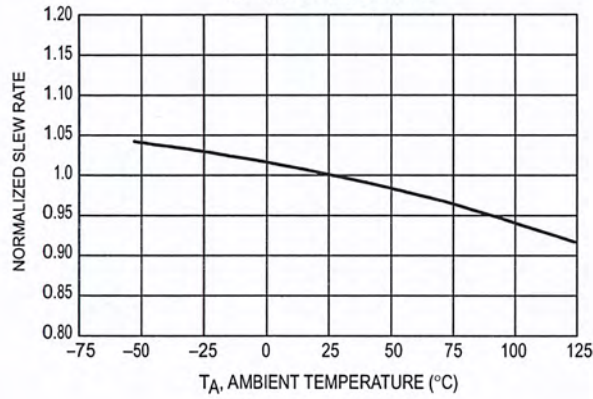


Figure 12. Equivalent Input Noise Voltage versus Frequency

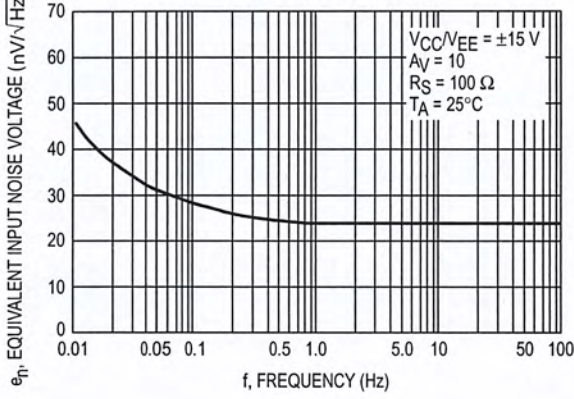
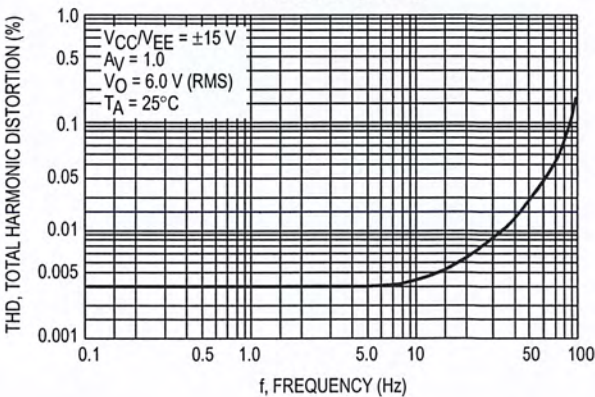


Figure 13. Total Harmonic Distortion versus Frequency



TL081C,AC TL082C,AC TL084C,AC

Figure 14. Positive Peak Detector

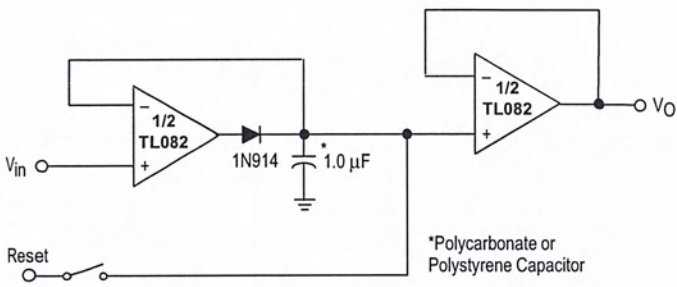


Figure 15. Voltage Controlled Current Source

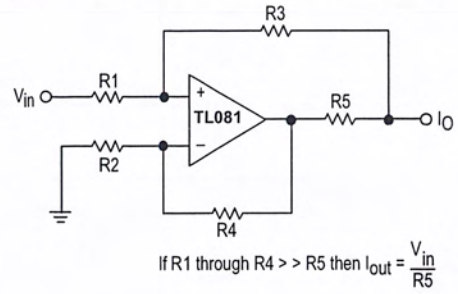
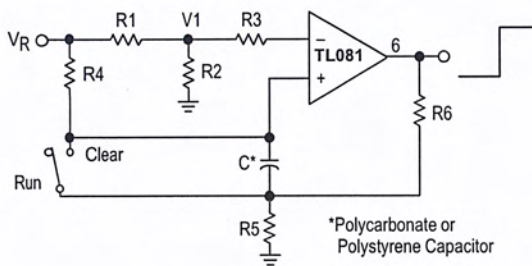


Figure 16. Long Interval RC Timer

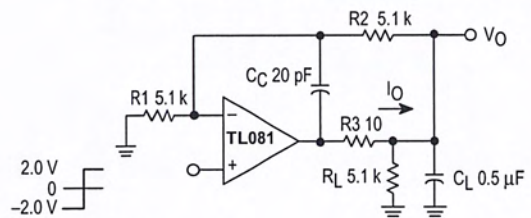


Time (t) = $R_4 C \ln(V_R/V_R - V_I)$, $R_3 = R_4$, $R_5 = 0.1 R_6$
If $R_1 = R_2$: $t = 0.693 R_4 C$

Design Example: 100 Second Timer

$V_R = 10 \text{ V}$ $C = 1.0 \text{ mF}$ $R_3 = R_4 = 144 \text{ M}$
 $R_6 = 20 \text{ k}$ $R_5 = 2.0 \text{ k}$ $R_1 = R_2 = 1.0 \text{ k}$

Figure 17. Isolating Large Capacitive Loads



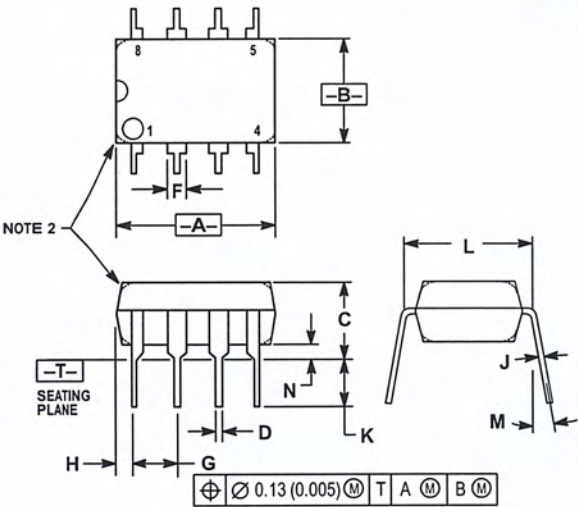
- Overshoot < 10%
- $t_s = 10 \mu\text{s}$
- When driving large C_L , the V_O slew rate is determined by C_L and $I_{O(\text{max})}$:

$$\frac{\Delta V_O}{\Delta t} = \frac{I_O}{C_L} \approx \frac{0.02}{0.5} \text{ V}/\mu\text{s} = 0.04 \text{ V}/\mu\text{s} \text{ (with } C_L \text{ shown)}$$

TL081C,AC TL082C,AC TL084C,AC

OUTLINE DIMENSIONS

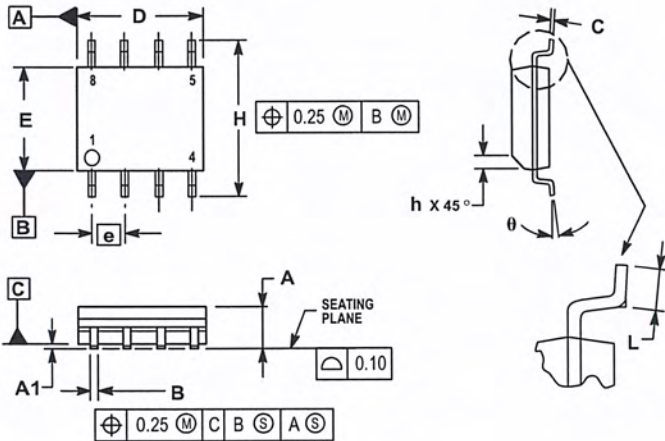
P SUFFIX PLASTIC PACKAGE CASE 626-05 ISSUE K



- NOTES:
1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
 2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
 3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	10°		10°	
N	0.76	1.01	0.030	0.040

D SUFFIX PLASTIC PACKAGE CASE 751-05 (SO-8) ISSUE S



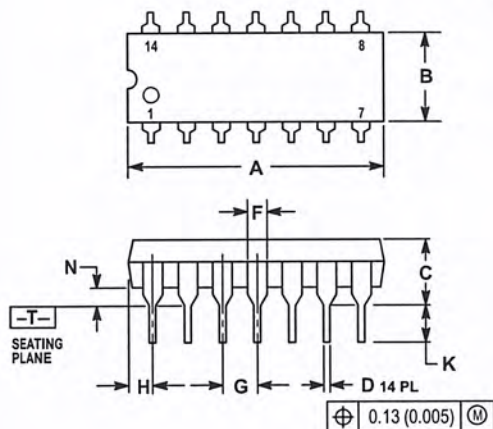
- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
 2. DIMENSIONS ARE IN MILLIMETERS.
 3. DIMENSION D AND E DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
 5. DIMENSION B DOES NOT INCLUDE MOLD PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS	
DIM	MIN	MAX
A	1.35	1.75
A1	0.10	0.25
B	0.35	0.49
C	0.18	0.25
D	4.80	5.00
E	3.80	4.00
e	1.27 BSC	
H	5.80	6.20
h	0.25	0.50
L	0.40	1.25
θ	0°	7°

TL081C,AC TL082C,AC TL084C,AC

OUTLINE DIMENSIONS

N SUFFIX
PLASTIC PACKAGE
CASE 646-06
ISSUE M



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.715	0.770	18.16	18.80
B	0.240	0.260	6.10	6.60
C	0.145	0.185	3.69	4.69
D	0.015	0.021	0.38	0.53
F	0.040	0.070	1.02	1.78
G	0.100 BSC		2.54 BSC	
H	0.052	0.095	1.32	2.41
J	0.008	0.015	0.20	0.38
K	0.115	0.135	2.92	3.43
L	0.290	0.310	7.37	7.87
M		10°		10°
N	0.015	0.039	0.38	1.01

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and (M) are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 1-303-675-2140 or 1-800-441-2447

JAPAN: Nippon Motorola Ltd.: SPD, Strategic Planning Office, 4-32-1,
Nishi-Gotanda, Shinagawa-ku, Tokyo 141, Japan. 81-3-5487-8488

Customer Focus Center: 1-800-521-6274

Mfax™: RMFAX0@email.sps.mot.com - TOUCHTONE 1-602-244-6609
Motorola Fax Back System - US & Canada ONLY 1-800-774-1848
- http://sps.motorola.com/mfax/

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

HOME PAGE: <http://motorola.com/sps/>



MOTOROLA

TL081C/D



MOTOROLA

MC1495

Wideband Linear Four-Quadrant Multiplier

The MC1495 is designed for use where the output is a linear product of two input voltages. Maximum versatility is assured by allowing the user to select the level shift method. Typical applications include: multiply, divide*, square root*, mean square*, phase detector, frequency doubler, balanced modulator/demodulator, and electronic gain control.

- Wide Bandwidth
- Excellent Linearity:
2% max Error on X Input, 4% max Error on Y Input Over Temperature
1% max Error on X Input, 2% max Error on Y Input at + 25°C
- Adjustable Scale Factor, K
- Excellent Temperature Stability
- Wide Input Voltage Range: ± 10 V
- ± 15 V Operation

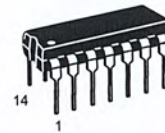
*When used with an operational amplifier.

LINEAR FOUR-QUADRANT MULTIPLIER

SEMICONDUCTOR TECHNICAL DATA



D SUFFIX
PLASTIC PACKAGE
CASE 751A
(SO-14)



P SUFFIX
PLASTIC PACKAGE
CASE 646

MAXIMUM RATINGS ($T_A = + 25^\circ\text{C}$, unless otherwise noted.)

Rating	Symbol	Value	Unit
Applied Voltage ($V_2-V_1, V_{14}-V_1, V_1-V_9, V_1-V_{12}, V_1-V_4,$ $V_1-V_8, V_{12}-V_7, V_9-V_7, V_8-V_7, V_4-V_7$)	ΔV	30	Vdc
Differential Input Signal	$V_{12}-V_9$ V_4-V_8	$\pm (6+I_{13} R_X)$ $\pm (6+I_{13} R_Y)$	Vdc
Maximum Bias Current	I_3 I_{13}	10 10	mA
Operating Temperature Range MC1495 MC1495B	T_A	0 to +70 - 40 to +125	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	- 65 to +150	$^\circ\text{C}$

ORDERING INFORMATION

Device	Tested Operating Temperature Range	Package
MC1495D	$T_A = 0^\circ \text{ to } +70^\circ\text{C}$	SO-14
MC1495P		Plastic DIP
MC1495BP	$T_A = -40^\circ \text{ to } +125^\circ\text{C}$	Plastic DIP

MC1495

ELECTRICAL CHARACTERISTICS (+V = +32 V, -V = -15 V, T_A = +25°C, I₃ = I₁₃ = 1.0 mA, R_X = R_Y = 15 kΩ, R_L = 11 kΩ, unless otherwise noted.)

Characteristics	Figure	Symbol	Min	Typ	Max	Unit
Linearity (Output Error in percent of full scale) T _A = +25°C -10 < V _X < +10 (V _Y = ±10 V) -10 < V _Y < +10 (V _X = ±10 V) T _A = T _{Low} to T _{High} -10 < V _X < +10 (V _Y = ±10 V) -10 < V _Y < +10 (V _X = ±10 V)	5	ERX ERY	- -	±1.0 ±2.0	±1.0 ±2.0	%
Square Mode Error (Accuracy in percent of full scale after Offset and Scale Factor adjustment) T _A = +25°C T _A = T _{Low} to T _{High}	5	ESQ	- -	±0.75 ±1.0	- -	%
Scale Factor (Adjustable) $(K = \frac{2R_L}{13 R_X R_Y})$	-	K	-	0.1	-	
Input Resistance (f = 20 Hz)	7	R _{inX} R _{inY}	- -	30 20	- -	MΩ
Differential Output Resistance (f = 20 Hz)	8	R _O	-	300	-	kΩ
Input Bias Current $I_{bx} = \frac{(I_9 + I_{12})}{2}$, $I_{by} = \frac{(I_4 + I_8)}{2}$ T _A = +25°C T _A = T _{Low} to T _{High}	6	I _{bx} , I _{by}	- -	2.0 2.0	8.0 12	μA
Input Offset Current $ I_9 - I_{12} $ $ I_4 - I_8 $ T _A = +25°C T _A = T _{Low} to T _{High}	6	I _{ioX} , I _{ioY}	- -	0.4 0.4	1.0 2.0	μA
Average Temperature Coefficient of Input Offset Current T _A = T _{Low} to T _{High}	6	TC _{ioI}	-	2.5	-	nA/°C
Output Offset Current $ I_{14} - I_2 $ T _A = +25°C T _A = T _{Low} to T _{High}	6	I _{ooI}	-	10 20	50 100	μA
Average Temperature Coefficient of Output Offset Current T _A = T _{Low} to T _{High}	6	TC _{iooI}	-	20	-	nA/°C
Frequency Response 3.0 dB Bandwidth, R _L = 11 kΩ 3.0 dB Bandwidth, R _L = 50 Ω (Transconductance Bandwidth) 3° Relative Phase Shift Between V _X and V _Y 1% Absolute Error Due to Input-Output Phase Shift	9,10	BW(3dB) TBW(3dB) f _φ f _θ	- - - -	3.0 80 750 30	- - - -	MHz MHz kHz kHz
Common Mode Input Swing (Either Input)	11	CMV	±10.5	±12	-	Vdc
Common Mode Gain (Either Input) T _A = +25°C T _A = T _{Low} to T _{High}	11	ACM	-50 -40	-60 -50	- -	dB
Common Mode Quiescent Output Voltage	12	V _{O1} V _{O2}	- -	21 21	- -	Vdc
Differential Output Voltage Swing Capability	9	V _O	-	±14	-	V _{pk}
Power Supply Sensitivity	12	S ⁺ S ⁻	- -	5.0 10	- -	mV/V
Power Supply Current	12	I ₇	-	6.0	7.0	mA
DC Power Dissipation	12	P _D	-	135	170	mW

NOTES: 1. T_{High} = +70°C for MC1495
= +125°C for MC1495B
T_{Low} = 0°C for MC1495
= -40°C for MC1495B

MC1495

Figure 1. Multiplier Transfer Characteristic

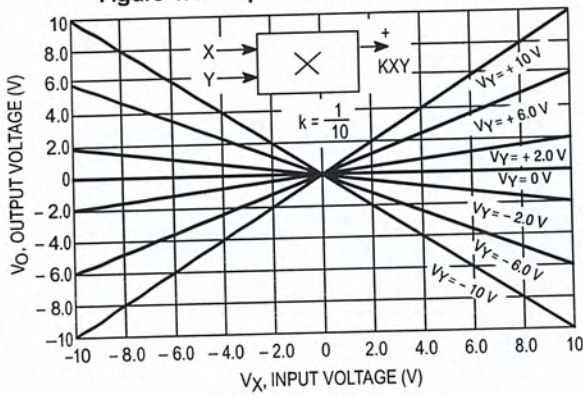


Figure 2. Transconductance Bandwidth

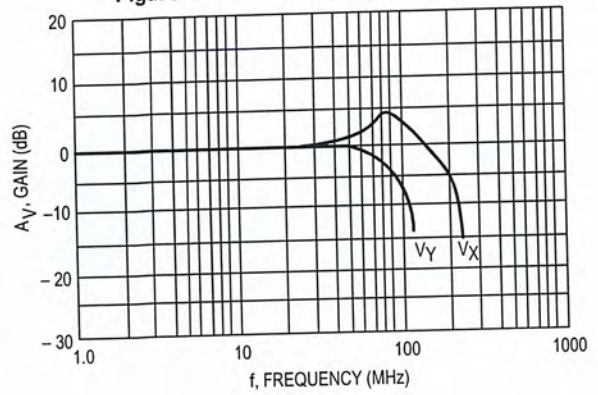
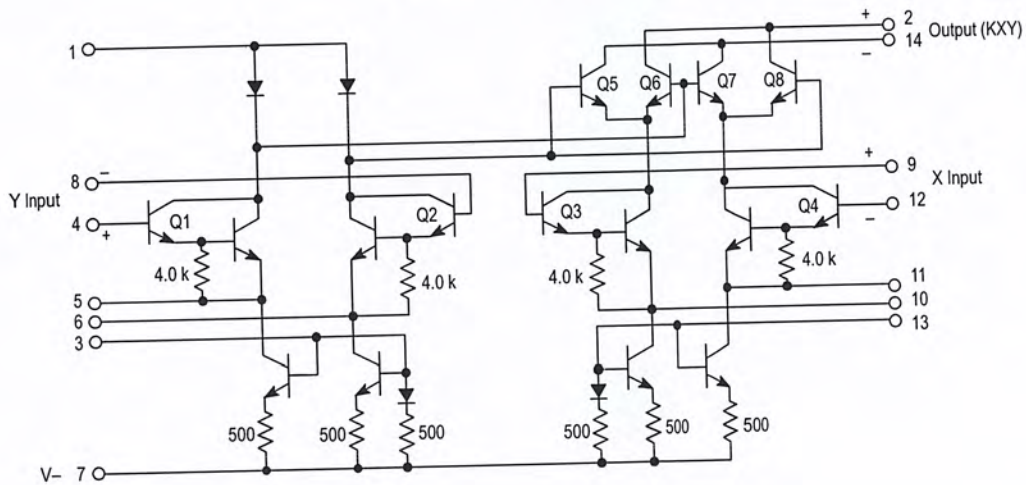
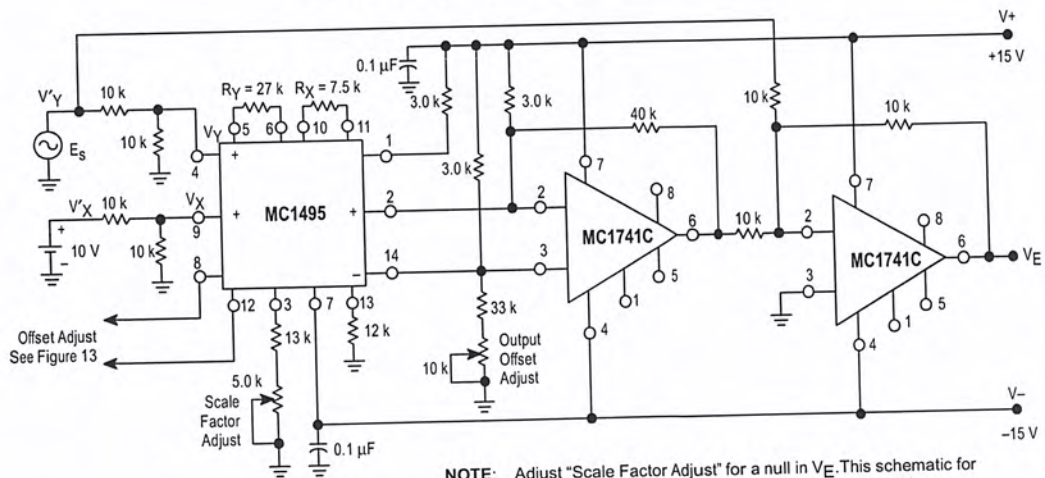


Figure 3. Circuit Schematic



This device contains 16 active transistors.

Figure 4. Linearity (Using Null Technique)



NOTE: Adjust "Scale Factor Adjust" for a null in V_E . This schematic for illustrative purposes only, not specified for test conditions.

MC1495

Figure 5. Linearity (Using X-Y Plotter Technique)

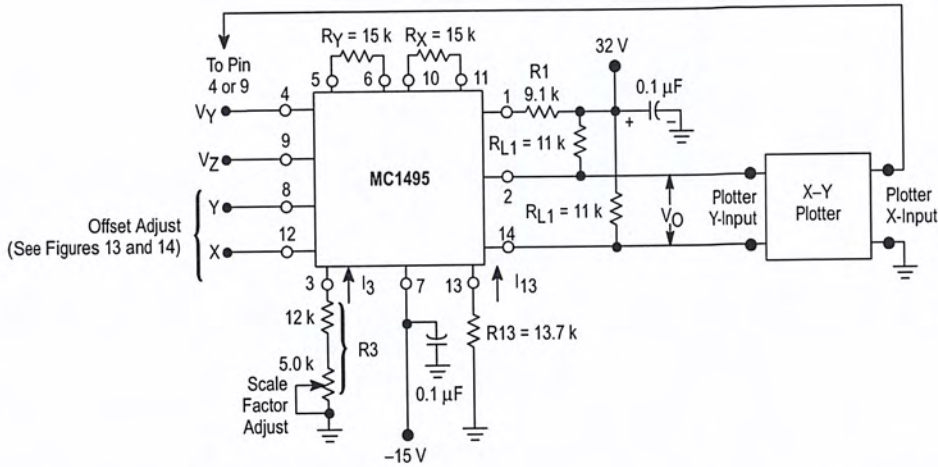


Figure 6. Input and Output Current

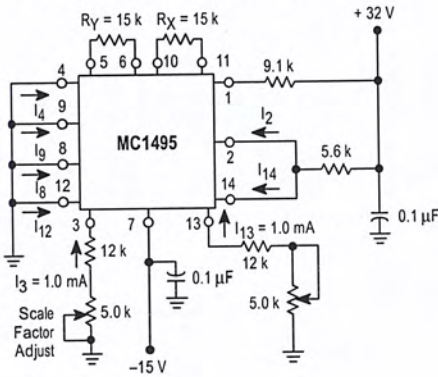


Figure 7. Input Resistance

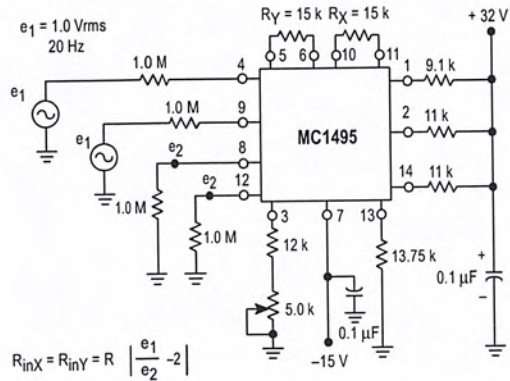


Figure 8. Output Resistance

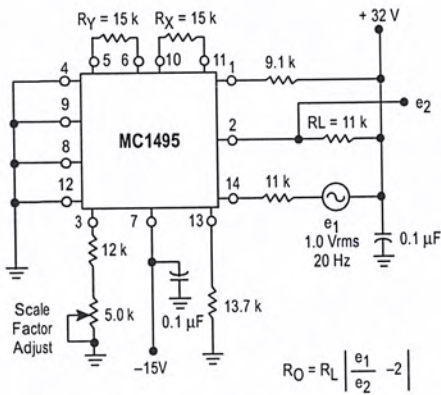
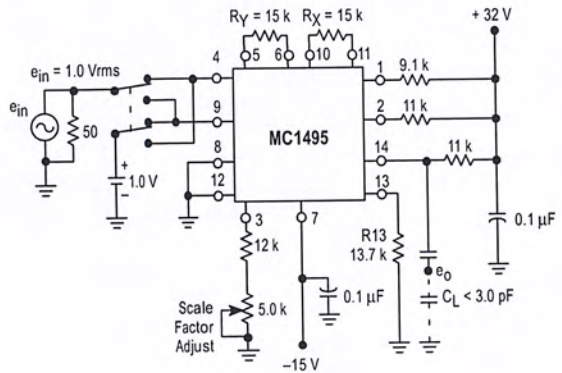


Figure 9. Bandwidth ($R_L = 11 \text{ k}\Omega$)



MC1495

Figure 10. Bandwidth ($R_L = 50 \Omega$)

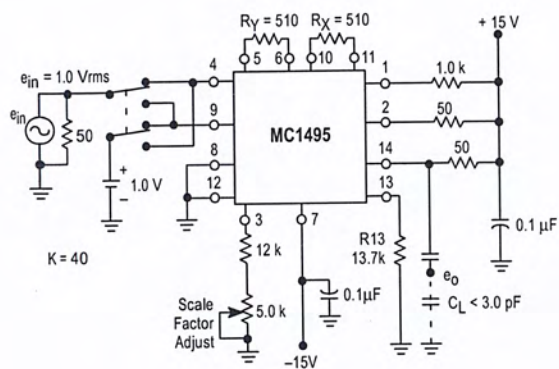


Figure 11. Common Mode Gain and Common Mode Input Swing

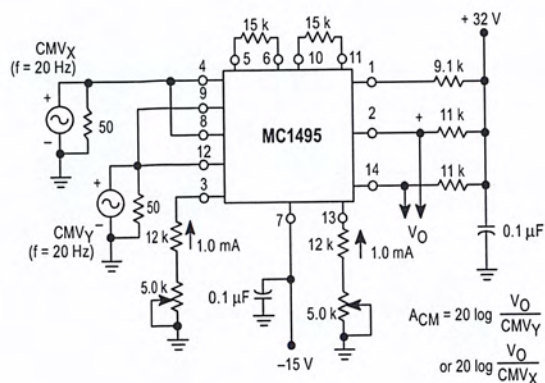


Figure 12. Power Supply Sensitivity

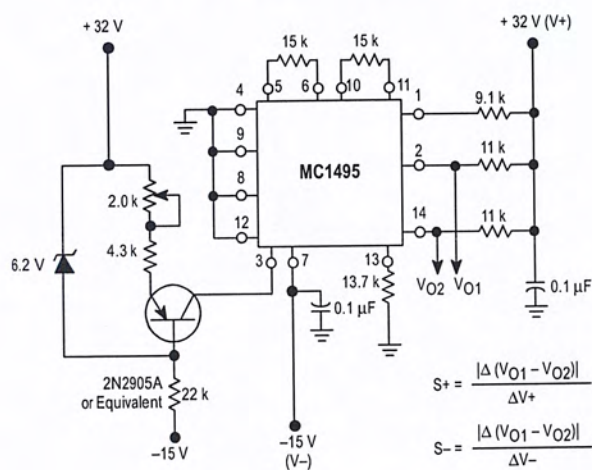


Figure 13. Offset Adjust Circuit

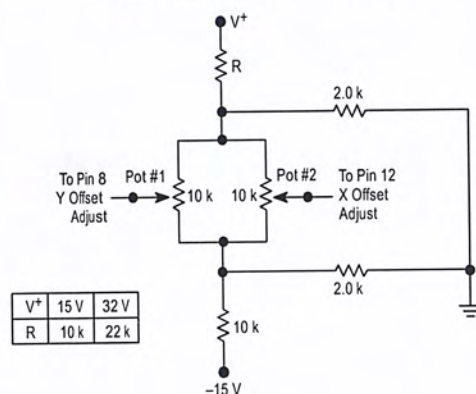
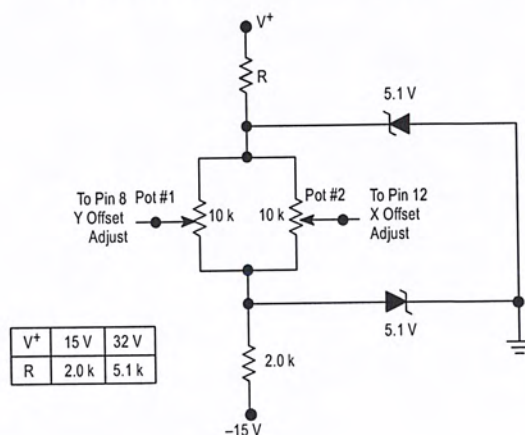


Figure 14. Offset Adjust Circuit (Alternate)



MC1495

Figure 15. Linearity versus Temperature

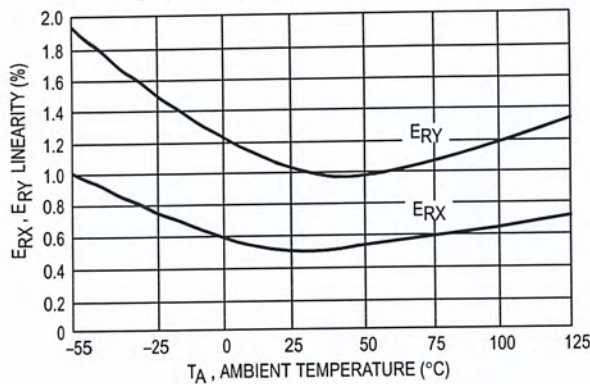


Figure 16. Scale Factor versus Temperature

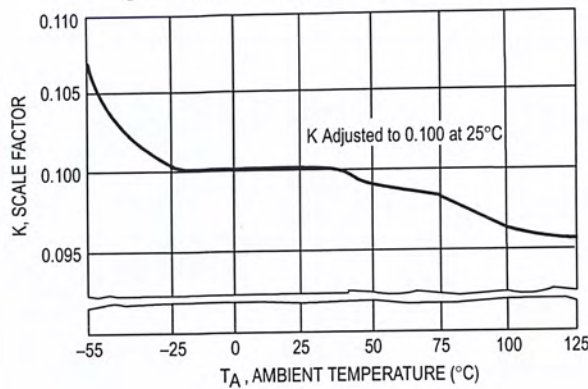


Figure 17. Error Contributed by Input Differential Amplifier

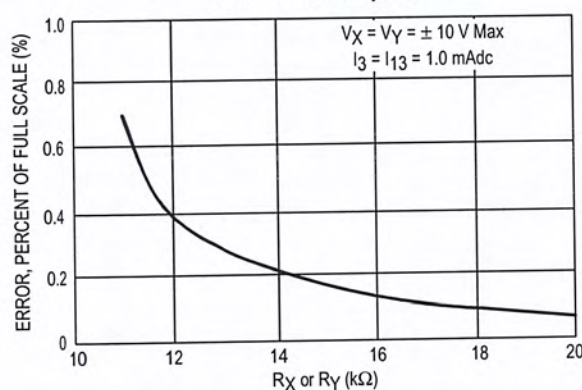


Figure 18. Error Contributed by Input Differential Amplifier

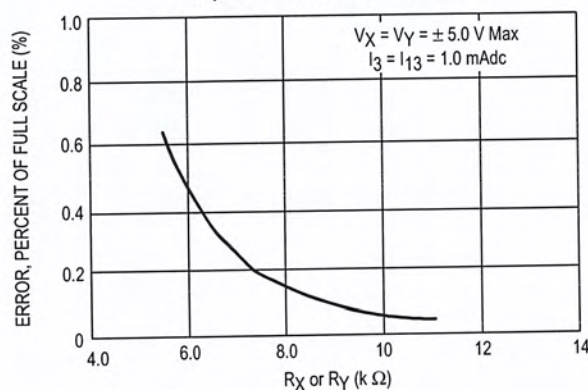
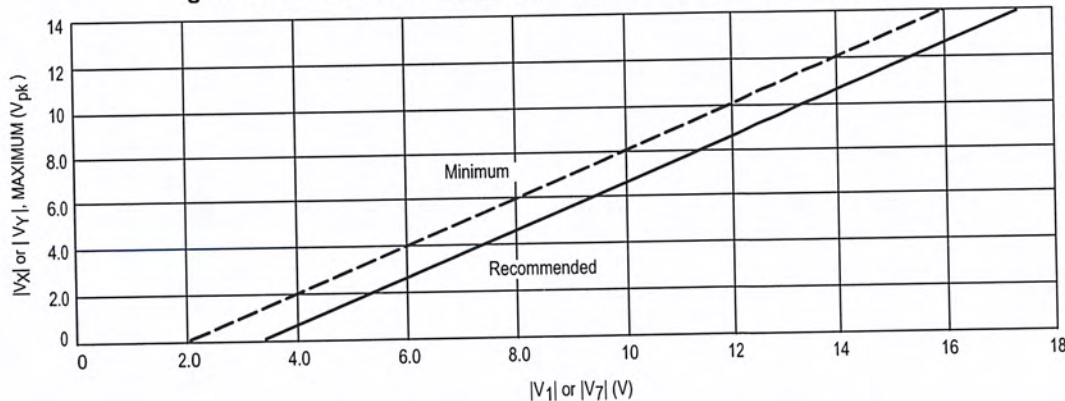


Figure 19. Maximum Allowable Input Voltage versus Voltage at Pin 1 or Pin 7



MC1495

OPERATION AND APPLICATIONS INFORMATION

Theory of Operation

The MC1495 is a monolithic, four-quadrant multiplier which operates on the principle of variable transconductance. A detailed theory of operation is covered in Application Note AN489, *Analysis and Basic Operation of the MC1595*. The result of this analysis is that the differential output current of the multiplier is given by:

$$I_A - I_B = \Delta I = \frac{2V_X V_Y}{R_X R_Y I_3}$$

where, I_A and I_B are the currents into Pins 14 and 2, respectively, and V_X and V_Y are the X and Y input voltages at the multiplier input terminals.

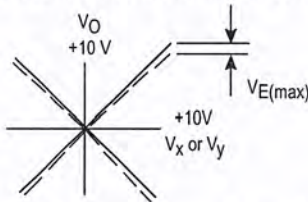
DESIGN CONSIDERATIONS

General

The MC1495 permits the designer to tailor the multiplier to a specific application by proper selection of external components. External components may be selected to optimize a given parameter (e.g. bandwidth) which may in turn restrict another parameter (e.g. maximum output voltage swing). Each important parameter is discussed in detail in the following paragraphs.

Linearity, Output Error, ER_X or ER_Y

Linearity error is defined as the maximum deviation of output voltage from a straight line transfer function. It is expressed as error in percent of full scale (see figure below).



For example, if the maximum deviation, $V_E(max)$, is ± 100 mV and the full scale output is 10 V, then the percentage error is:

$$ER = \frac{V_E(max)}{V_O(max)} \times 100 = \frac{100 \times 10^{-3}}{10} \times 100 = \pm 1.0\%$$

Linearity error may be measured by either of the following methods:

1. Using an X-Y plotter with the circuit shown in Figure 5, obtain plots for X and Y similar to the one shown above.
2. Use the circuit of Figure 4. This method nulls the level shifted output of the multiplier with the original input. The peak output of the null operational amplifier will be equal to the error voltage, $V_E(max)$.

One source of linearity error can arise from large signal nonlinearity in the X and Y input differential amplifiers. To avoid introducing error from this source, the emitter degeneration resistors R_X and R_Y must be chosen large enough so that nonlinear base-emitter voltage variation can be ignored. Figures 17 and 18 show the error expected from this source as a function of the values of R_X and R_Y with an operating current of 1.0 mA in each side of the differential amplifiers (i.e., $I_3 = I_{13} = 1.0$ mA).

3 dB Bandwidth and Phase Shift

Bandwidth is primarily determined by the load resistors and the stray multiplier output capacitance and/or the operational amplifier used to level shift the output. If wideband operation is desired, low value load resistors and/or a wideband operational amplifier should be used. Stray output capacitance will depend to a large extent on circuit layout.

Phase shift in the multiplier circuit results from two sources: phase shift common to both X and Y channels (due to the load resistor-output capacitance pole mentioned above) and relative phase shift between X and Y channels (due to differences in transadmittance in the X and Y channels). If the input to output phase shift is only 0.6° , the output product of two sine waves will exhibit a vector error of 1%. A 3° relative phase shift between V_X and V_Y results in a vector error of 5%.

Maximum Input Voltage

$V_X(max)$, $V_Y(max)$ input voltages must be such that:

$$\begin{aligned} V_X(max) &< I_{13} R_Y \\ V_Y(max) &< I_3 R_X \end{aligned}$$

Exceeding this value will drive one side of the input amplifier to "cutoff" and cause nonlinear operation.

Current I_3 and I_{13} are chosen at a convenient value (observing power dissipation limitation) between 0.5 mA and 2.0 mA, approximately 1.0 mA. Then R_X and R_Y can be determined by considering the input signal handling requirements.

$$\text{For } V_X(max) = V_Y(max) = 10 \text{ V;}$$

$$R_X = R_Y > \frac{10 \text{ V}}{1.0 \text{ mA}} = 10 \text{ k}\Omega$$

$$\text{The equation } I_A - I_B = \frac{2V_X V_Y}{R_X R_Y I_3}$$

$$\text{is derived from } I_A - I_B = \frac{2V_X V_Y}{(R_X + \frac{2kT}{qI_{13}})(R_Y + \frac{2kT}{qI_3})I_3}$$

$$\text{with the assumption } R_X \gg \frac{2kT}{qI_{13}} \text{ and } R_Y \gg \frac{2kT}{qI_3}$$

$$\text{At } T_A = +25^\circ\text{C and } I_{13} = I_3 = 1.0 \text{ mA,}$$

$$\frac{2kT}{qI_{13}} = \frac{2kT}{qI_3} = 52 \Omega$$

Therefore, with $R_X = R_Y = 10 \text{ k}\Omega$ the above assumption is valid. Reference to Figure 19 will indicate limitations of $V_X(max)$ or $V_Y(max)$ due to V_1 and V_7 . Exceeding these limits will cause saturation or "cutoff" of the input transistors. See Step 4 of General Design Procedure for further details.

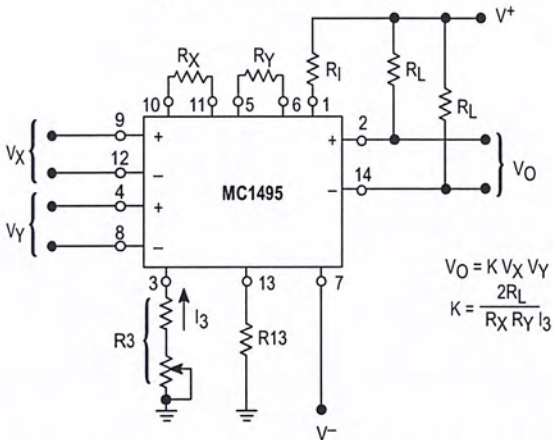
Maximum Output Voltage Swing

The maximum output voltage swing is dependent upon the factors mentioned below and upon the particular circuit being considered.

For Figure 20 the maximum output swing is dependent upon V^+ for positive swing and upon the voltage at Pin 1 for negative swing. The potential at Pin 1 determines the quiescent level for transistors Q_5 , Q_6 , Q_7 and Q_8 . This potential should be related so that negative swing at Pins 2 or 14 does not saturate those transistors. See General Design Procedure for further information regarding selection of these potentials.

MC1495

Figure 20. Basic Multiplier



GENERAL DESIGN PROCEDURE

Selection of component values is best demonstrated by the following example. Assume resistive dividers are used at the X and Y-inputs to limit the maximum multiplier input to ± 5.0 V [$V_X = V_Y(\text{max})$] for a ± 10 V input [$V_{X'} = V_{Y'}(\text{max})$] (see Figure 21). If an overall scale factor of 1/10 is desired,

$$\text{then, } V_O = \frac{V_{X'} V_{Y'}}{10} = \frac{(2V_X)(2V_Y)}{10} = 4/10 V_X V_Y$$

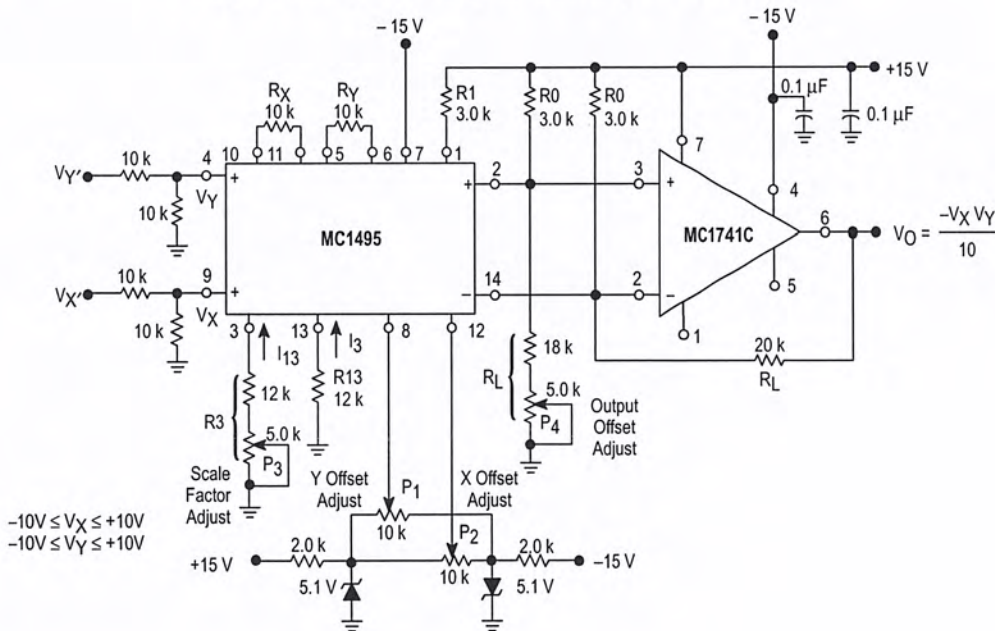
Therefore, $K = 4/10$ for the multiplier (excluding the divider network).

Step 1. The first step is to select current I_3 and current I_{13} . There are no restrictions on the selection of either of these currents except the power dissipation of the device. I_3 and I_{13} will normally be 1.0 mA or 2.0 mA. Further, I_3 does not have to be equal to I_{13} , and there is normally no need to make them different. For this example, let

$$I_3 = I_{13} = 1.0 \text{ mA.}$$

If an operational amplifier is used for level shift, as shown in Figure 21, the output swing (of the multiplier) is greatly reduced. See Section 3 for further details.

Figure 21. Multiplier with Operational Amplifier Level Shift



MC1495

To set currents I_3 and I_{13} to the desired value, it is only necessary to connect a resistor between Pin 13 and ground, and between Pin 3 and ground. From the schematic shown in Figure 3, it can be seen that the resistor values necessary are given by:

$$R_{13} + 500 \Omega = \frac{|V_-| - 0.7 \text{ V}}{I_{13}}$$

$$R_3 + 500 \Omega = \frac{|V_-| - 0.7 \text{ V}}{I_3}$$

Let $V_- = -15 \text{ V}$, then $R_{13} + 500 = \frac{14.3 \text{ V}}{1.0 \text{ mA}}$ or $R_{13} = 13.8 \text{ k}\Omega$

Let $R_{13} = 12 \text{ k}\Omega$. Similarly, $R_3 = 13.8 \text{ k}\Omega$, let $R_3 = 15 \text{ k}\Omega$

However, for applications which require an accurate scale factor, the adjustment of R_3 and consequently, I_3 , offers a convenient method of making a final trim of the scale factor. For this reason, as shown in Figure 21, resistor R_3 is shown as a fixed resistor in series with a potentiometer.

For applications not requiring an exact scale factor (balanced modulator, frequency doubler, AGC amplifier, etc.) Pins 3 and 13 can be connected together and a single resistor from Pin 3 to ground can be used. In this case, the single resistor would have a value of 1/2 the above calculated value for R_{13} .

Step 2. The next step is to select R_X and R_Y . To insure that the input transistors will always be active, the following conditions should be met:

$$\frac{V_X}{R_X} < I_{13}, \quad \frac{V_Y}{R_Y} < I_3$$

A good rule of thumb is to make $I_3 R_Y \geq 1.5 V_{Y(\text{max})}$ and $I_{13} R_X \geq 1.5 V_{X(\text{max})}$. The larger the $I_3 R_Y$ and $I_{13} R_X$ product in relation to V_Y and V_X respectively, the more accurate the multiplier will be (see Figures 17 and 18).

$$\begin{aligned} \text{Let } R_X = R_Y &= 10 \text{ k}\Omega, \\ \text{then } I_3 R_Y &= 10 \text{ V} \\ I_{13} R_X &= 10 \text{ V} \end{aligned}$$

since $V_{X(\text{max})} = V_{Y(\text{max})} = 5.0 \text{ V}$, the value of $R_X = R_Y = 10 \text{ k}\Omega$ is sufficient.

Step 3. Now that R_X , R_Y and I_3 have been chosen, R_L can be determined:

$$K = \frac{2R_L}{R_X R_Y I_3} = \frac{4}{10}, \text{ or } \frac{(2)(R_L)}{(10 \text{ k})(10 \text{ k})(1.0 \text{ mA})} = \frac{4}{10}$$

Thus $R_L = 20 \text{ k}\Omega$.

Step 4. To determine what power supply voltage is necessary for this application, attention must be given to the circuit schematic shown in Figure 3. From the circuit schematic it can be seen that in order to maintain transistors Q_1 , Q_2 , Q_3 and Q_4 in an active region when the maximum input voltages are applied ($V_X' = V_Y' = 10 \text{ V}$ or $V_X = 5.0 \text{ V}$, $V_Y = 5.0 \text{ V}$), their respective collector voltage should be at least a few tenths of a volt higher than the maximum input

voltage. It should also be noticed that the collector voltage of transistors Q_3 and Q_4 is at a potential which is two diode-drops below the voltage at Pin 1. Thus, the voltage at Pin 1 should be about 2.0 V higher than the maximum input voltage. Therefore, to handle +5.0 V at the inputs, the voltage at Pin 1 must be at least +7.0 V. Let $V_1 = 9.0 \text{ Vdc}$.

Since the current flowing into Pin 1 is always equal to $2I_3$, the voltage at Pin 1 can be set by placing a resistor (R_1) from Pin 1 to the positive supply:

$$R_1 = \frac{V^+ - V_1}{2I_3}$$

Let $V^+ = 15 \text{ V}$, then $R_1 = \frac{15 \text{ V} - 9.0 \text{ V}}{(2)(1.0 \text{ mA})}$

$$R_1 = 3.0 \text{ k}\Omega$$

Note that the voltage at the base of transistors Q_5 , Q_6 , Q_7 and Q_8 is one diode-drop below the voltage at Pin 1. Thus, in order that these transistors stay active, the voltage at Pins 2 and 14 should be approximately halfway between the voltage at Pin 1 and the positive supply voltage. For this example, the voltage at Pins 2 and 14 should be approximately 11 V.

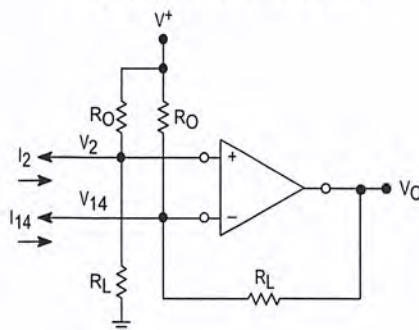
Step 5. For dc applications, such as the multiply, divide and square-root functions, it is usually desirable to convert the differential output to a single-ended output voltage referenced to ground. The circuit shown in Figure 22 performs this function. It can be shown that the output voltage of this circuit is given by:

$$V_O = (I_2 - I_{14}) R_L$$

$$\text{And since } I_A - I_B = I_2 - I_{14} = \frac{2I_X I_Y}{I_3} = \frac{2V_X V_Y}{I_3 R_X R_Y}$$

then $V_O = \frac{2R_L V_X' V_Y'}{4R_X R_Y I_3}$ where, V_X' , V_Y' is the voltage at the input to the voltage dividers.

Figure 22. Level Shift Circuit



The choice of an operational amplifier for this application should have low bias currents, low offset current, and a high common mode input voltage range as well as a high common mode rejection ratio. The MC1456, and MC1741C operational amplifiers meet these requirements.

MC1495

Referring to Figure 21, the level shift components will be determined. When $V_X = V_Y = 0$, the currents I_2 and I_{14} will be equal to I_{13} . In Step 3, R_L was found to be 20 k Ω and in Step 4, V_2 and V_{14} were found to be approximately 11 V. From this information R_O can be found easily from the following equation (neglecting the operational amplifiers bias current):

$$\frac{V_2}{R_L} + I_{13} = \frac{V^+ - V_2}{R_O}$$

$$\text{And for this example, } \frac{11 \text{ V}}{20 \text{ k}\Omega} + 1.0 \text{ mA} = \frac{15 \text{ V} - 11 \text{ V}}{R_O}$$

Solving for R_O : $R_O = 2.6 \text{ k}\Omega$, thus, select $R_O = 3.0 \text{ k}\Omega$

For $R_O = 3.0 \text{ k}\Omega$, the voltage at Pins 2 and 14 is calculated to be:

$$V_2 = V_{14} = 10.4 \text{ V.}$$

The linearity of this circuit (Figure 21) is likely to be as good or better than the circuit of Figure 5. Further improvements are possible as shown in Figure 23 where R_Y has been increased substantially to improve the Y linearity, and R_X decreased somewhat so as not to materially affect the X linearity. This avoids increasing R_L significantly in order to maintain a K of 0.1.

The versatility of the MC1495 allows the user to to optimize its performance for various input and output signal levels.

OFFSET AND SCALE FACTOR ADJUSTMENT

Offset Voltages

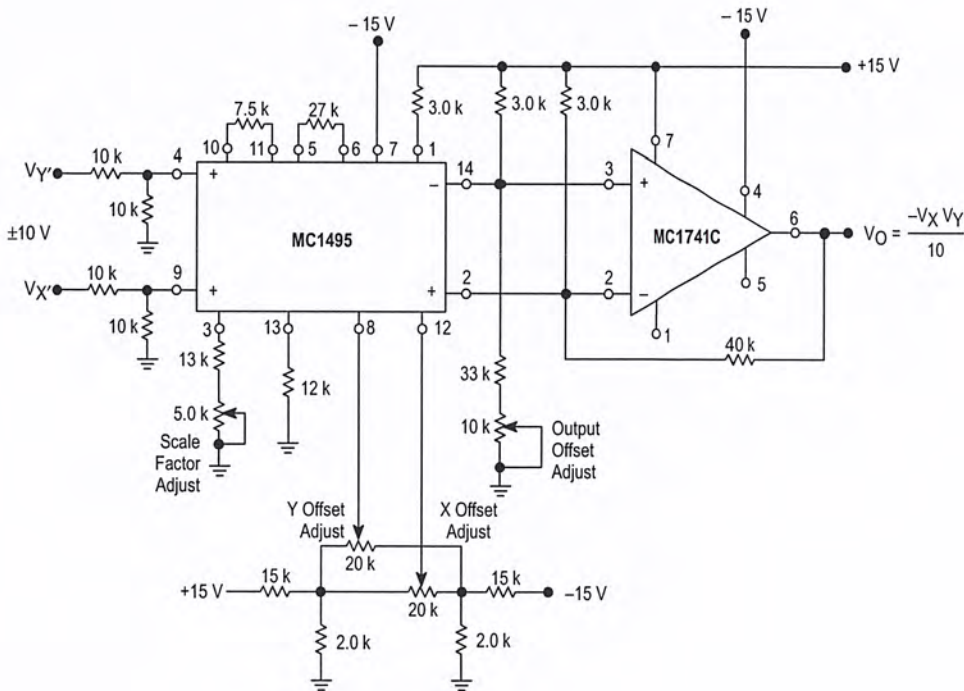
Within the monolithic multiplier (Figure 3) transistor base-emitter junctions are typically matched within 1.0 mV and resistors are typically matched within 2%. Even with this careful matching, an output error can occur. This output error is comprised of X-input offset voltage, Y-input offset voltage, and output offset voltage. These errors can be adjusted to zero with the techniques shown in Figure 21. Offset terms can be shown analytically by the transfer function:

$$V_O = K[V_X \pm V_{iox} \pm V_{X(off)}][V_Y \pm V_{ioy} \pm V_{Y(off)}] \pm V_{OO} \quad (1)$$

Where:

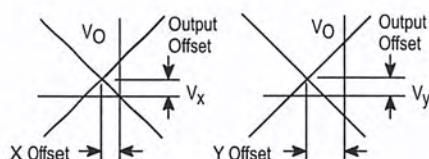
- K = scale factor
- V_X = "x" input voltage
- V_Y = "y" input voltage
- V_{iox} = "x" input offset voltage
- V_{ioy} = "y" input offset voltage
- $V_{X(off)}$ = "x" input offset adjust voltage
- $V_{Y(off)}$ = "y" input offset adjust voltage
- V_{OO} = output offset voltage.

Figure 23. Multiplier with Improved Linearity



MC1495

X, Y and Output Offset Voltages



For most dc applications, all three offset adjust potentiometers (P_1 , P_2 , P_4) will be necessary. One or more offset adjust potentiometers can be eliminated for ac applications (see Figures 28, 29, 30, 31).

If well regulated supply voltages are available, the offset adjust circuit of Figure 13 is recommended. Otherwise, the circuit of Figure 14 will greatly reduce the sensitivity to power supply changes.

Scale Factor

The scale factor K is set by P_3 (Figure 21). P_3 varies I_3 which inversely controls the scale factor K . It should be noted that current I_3 is one-half the current through R_1 . R_1 sets the bias level for Q_5 , Q_6 , Q_7 , and Q_8 (see Figure 3). Therefore, to be sure that these devices remain active under all conditions of input and output swing, care should be exercised in adjusting P_3 over wide voltage ranges (see General Design Procedure).

Adjustment Procedures

The following adjustment procedure should be used to null the offsets and set the scale factor for the multiply mode of operation, (see Figure 21).

1. X-Input Offset
 - (a) Connect oscillator (1.0 kHz, 5.0 V_{pp} sinewave) to the Y-input (Pin 4).
 - (b) Connect X-input (Pin 9) to ground.
 - (c) Adjust X offset potentiometer (P_2) for an ac null at the output.
2. Y-Input Offset
 - (a) Connect oscillator (1.0 kHz, 5.0 V_{pp} sinewave) to the X-input (Pin 9).
 - (b) Connect Y-input (Pin 4) to ground.
 - (c) Adjust Y offset potentiometer (P_1) for an ac null at the output.
3. Output Offset
 - (a) Connect both X and Y-inputs to ground.
 - (b) Adjust output offset potentiometer (P_4) until the output voltage (V_O) is 0 Vdc.
4. Scale Factor
 - (a) Apply +10 Vdc to both the X and Y-inputs.
 - (b) Adjust P_3 to achieve +10 V at the output.
5. Repeat steps 1 through 4 as necessary.

The ability to accurately adjust the MC1495 depends upon the characteristics of potentiometers P_1 through P_4 . Multi-turn, infinite resolution potentiometers with low temperature coefficients are recommended.

DC APPLICATIONS

Multiply

The circuit shown in Figure 21 may be used to multiply signals from dc to 100 kHz. Input levels to the actual multiplier are 5.0 V (max). With resistive voltage dividers the maximum could be very large however, for this application two-to-one dividers have been used so that the maximum input level is 10 V. The maximum output level has also been designed for 10 V (max).

Squaring Circuit

If the two inputs are tied together, the resultant function is squaring; that is $V_O = KV^2$ where K is the scale factor. Note that all error terms can be eliminated with only three adjustment potentiometers, thus eliminating one of the input offset adjustments. Procedures for nulling with adjustments are given as follows:

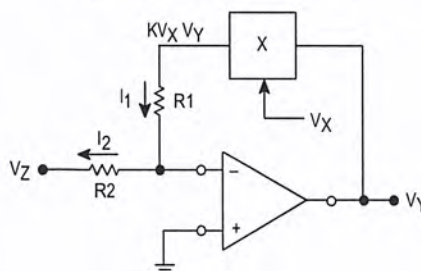
A. AC Procedure:

1. Connect oscillator (1.0 kHz, 15 V_{pp}) to input.
2. Monitor output at 2.0 kHz with tuned voltmeter and adjust P_3 for desired gain. (Be sure to peak response of the voltmeter.)
3. Tune voltmeter to 1.0 kHz and adjust P_1 for a minimum output voltage.
4. Ground input and adjust P_4 (output offset) for 0 Vdc output.
5. Repeat steps 1 through 4 as necessary.

B. DC Procedure:

1. Set $V_X = V_Y = 0$ V and adjust P_4 (output offset potentiometer) such that $V_O = 0$ Vdc.
2. Set $V_X = V_Y = 1.0$ V and adjust P_1 (Y-input offset potentiometer) such that the output voltage is +0.100 V.
3. Set $V_X = V_Y = 10$ Vdc and adjust P_3 such that the output voltage is +10 V.
4. Set $V_X = V_Y = -10$ Vdc. Repeat steps 1 through 3 as necessary.

Figure 24. Basic Divide Circuit



MC1495

Divide Circuit

Consider the circuit shown in Figure 24 in which the multiplier is placed in the feedback path of an operational amplifier. For this configuration, the operational amplifier will maintain a "virtual ground" at the inverting (–) input. Assuming that the bias current of the operational amplifier is negligible, then $I_1 = I_2$ and,

$$\frac{KV_X V_Y}{R_1} = \frac{-V_Z}{R_2} \quad (1)$$

$$\text{Solving for } V_Y, \quad V_Y = \frac{-R_1}{R_2 K} \frac{V_Z}{V_X} \quad (2)$$

$$\text{If } R_1 = R_2, \quad V_Y = \frac{-V_Z}{KV_X} \quad (3)$$

$$\text{If } R_1 = KR_2, \quad V_Y = \frac{-V_Z}{V_X} \quad (4)$$

Hence, the output voltage is the ratio of V_Z to V_X and provides a divide function. This analysis is, of course, the ideal condition. If the multiplier error is taken into account, the output voltage is found to be:

$$V_Y = -\left[\frac{R_1}{R_2 K}\right] \frac{V_Z}{V_X} + \frac{\Delta E}{KV_X} \quad (5)$$

where ΔE is the error voltage at the output of the multiplier. From this equation, it is seen that divide accuracy is strongly dependent upon the accuracy at which the multiplier can be set, particularly at small values of V_Y . For example, assume that $R_1 = R_2$, and $K = 1/10$. For these conditions the output of the divide circuit is given by:

$$V_Y = \frac{-10 V_Z}{V_X} + \frac{10 \Delta E}{V_X} \quad (6)$$

From Equation 6, it is seen that only when $V_X = 10$ V is the error voltage of the divide circuit as low as the error of the multiply circuit. For example, when V_X is small, (0.1 V) the error voltage of the divide circuit can be expected to be a hundred times the error of the basic multiplier circuit.

In terms of percentage error,

$$\text{percentage error} = \frac{\text{error}}{\text{actual}} \times 100\%$$

or from Equation (5),

$$PED = \frac{\frac{\Delta E}{KV_X}}{\left[\frac{R_1}{R_2 K}\right] \frac{V_Z}{V_X}} = \left[\frac{R_2}{R_1}\right] \frac{\Delta E}{V_Z} \quad (7)$$

From Equation 7, the percentage error is inversely related to voltage V_Z (i.e., for increasing values of V_Z , the percentage error decreases).

A circuit that performs the divide function is shown in Figure 25.

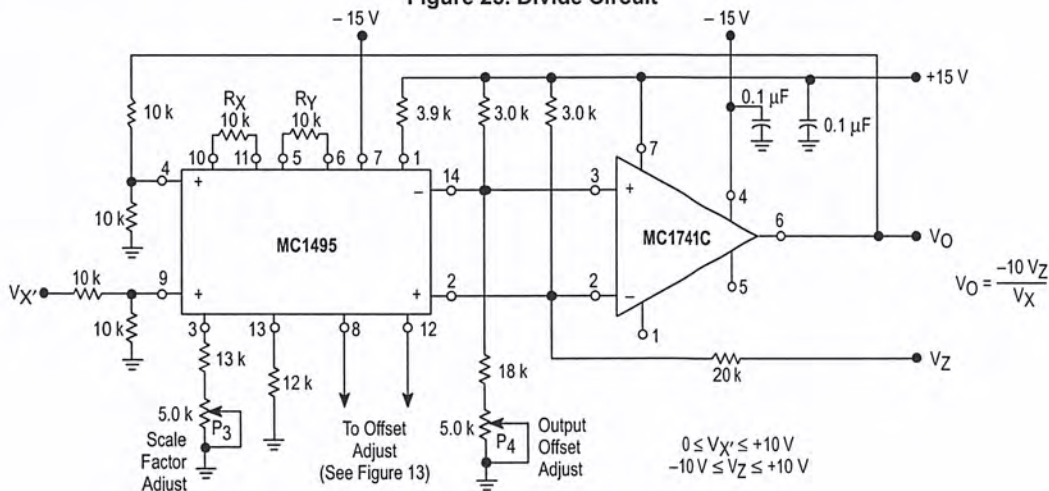
Two things should be emphasized concerning Figure 25.

1. The input voltage (V_X) must be greater than zero and must be positive. This insures that the current out of Pin 2 of the multiplier will always be in a direction compatible with the polarity of V_Z .
2. Pin 2 and 14 of the multiplier have been interchanged in respect to the operational amplifiers input terminals. In this instance, Figure 25 differs from the circuit connection shown in Figure 21; necessitated to insure negative feedback around the loop.

A suggested adjustment procedure for the divide circuit.

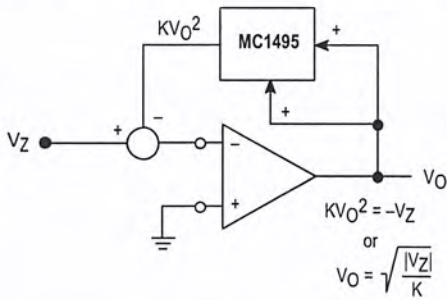
1. Set $V_Z = 0$ V and adjust the output offset potentiometer (P4) until the output voltage (V_O) remains at some (not necessarily zero) constant value as V_X is varied between +1.0 V and +10 V.
2. Keep V_Z at 0 V, set V_X at +10 V and adjust the Y input offset potentiometer (P1) until $V_O = 0$ V.
3. Let $V_X = V_Z$ and adjust the X-input offset potentiometer (P2) until the output voltage remains at some (not necessarily –10 V) constant value as $V_Z = V_X$ is varied between +1.0 and +10 V.
4. Keep $V_X = V_Z$ and adjust the scale factor potentiometer (P3) until the average value of V_O is –10 V as $V_Z = V_X$ is varied between +1.0 V and +10 V.
5. Repeat steps 1 through 4 as necessary to achieve optimum performance.

Figure 25. Divide Circuit



MC1495

Figure 26. Basic Square Root Circuit



Square Root

A special case of the divide circuit in which the two inputs to the multiplier are connected together is the square root function as indicated in Figure 26. This circuit may suffer from latch-up problems similar to those of the divide circuit. Note that only one polarity of input is allowed and diode clamping (see Figure 27) protects against accidental latch-up.

This circuit also may be adjusted in the closed-loop mode as follows:

1. Set V_Z to -0.01 V and adjust P_4 (output offset) for $V_O = +0.316$ V, being careful to approach the output from the positive side to preclude the effect of the output diode clamping.
2. Set V_Z to -0.9 V and adjust P_2 (X adjust) for $V_O = +3.0$ V.
3. Set V_Z to -10 V and adjust P_3 (scale factor adjust) for $V_O = +10$ V.
4. Steps 1 through 3 may be repeated as necessary to achieve desired accuracy.

AC APPLICATIONS

The applications that follow demonstrate the versatility of the monolithic multiplier. If a potted multiplier is used for these cases, the results generally would not be as good because the potted units have circuits that, although they optimize dc multiplication operation, can hinder ac applications.

Frequency doubling often is done with a diode where the fundamental plus a series of harmonics are generated. However, extensive filtering is required to obtain the desired harmonic, and the second harmonic obtained under this technique usually is small in magnitude and requires amplification.

When a multiplier is used to double frequency the second harmonic is obtained directly, except for a dc term, which can be removed with ac coupling.

$$e_o = KE^2 \cos^2 \omega t$$

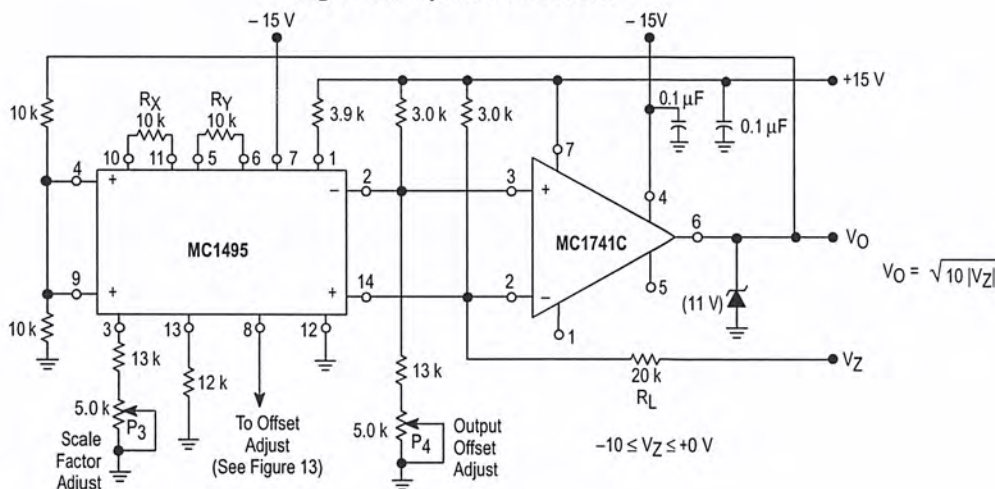
$$e_o = \frac{KE^2}{2} (1 + \cos 2\omega t).$$

A potted multiplier can be used to obtain the double frequency component, but frequency would be limited by its internal level-shift amplifier. In the monolithic units, the amplifier is omitted.

In a typical doubler circuit, conventional ± 15 V supplies are used. An input dynamic range of 5.0 V peak-to-peak is allowed. The circuit generates wave-forms that are double frequency; less than 1% distortion is encountered without filtering. The configuration has been successfully used in excess of 200 kHz; reducing the scale factor by decreasing the load resistors can further expand the bandwidth.

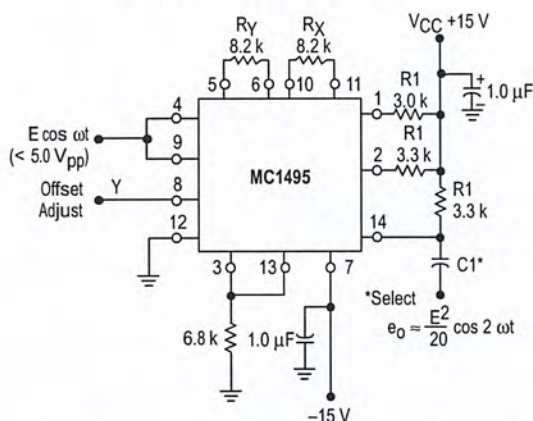
Figure 29 represents an application for the monolithic multiplier as a balanced modulator. Here, the audio input signal is 1.6 kHz and the carrier is 40 kHz.

Figure 27. Square Root Circuit



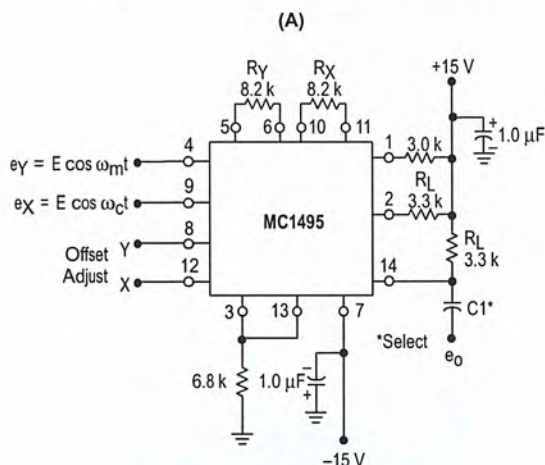
MC1495

Figure 28. Frequency Doubler

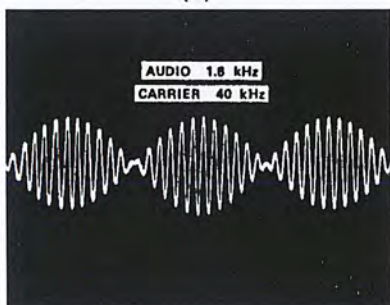


When two equal cosine waves are applied to X and Y, the result is a wave shape of twice the input frequency. For this example the input was a 10 kHz signal, output was 20 kHz.

Figure 29. Balanced Modulator



(B)



The defining equation for balanced modulation is

$$K(E_m \cos \omega_m t) (E_c \cos \omega_c t) =$$

$$\frac{KE_c E_m}{2} [\cos (\omega_c + \omega_m)t + \cos (\omega_c - \omega_m)t]$$

where ω_c is the carrier frequency, ω_m is the modulator frequency and K is the multiplier gain constant.

AC coupling at the output eliminates the need for level translation or an operational amplifier; a higher operating frequency results.

A problem common to communications is to extract the intelligence from single-sideband received signal. The ssb signal is of the form:

$$e_{ssb} = A \cos (\omega_c + \omega_m)t$$

and if multiplied by the appropriate carrier waveform, $\cos \omega_c t$,

$$e_{ssb} e_{carrier} = \frac{AK}{2} [\cos (2\omega_c + \omega_m)t + \cos (\omega_c)t].$$

If the frequency of the band-limited carrier signal (ω_c) is ascertained in advance, the designer can insert a low pass filter and obtain the $(AK/2) (\cos \omega_c t)$ term with ease. He/she also can use an operational amplifier for a combination level shift-active filter, as an external component. But in potted multipliers, even if the frequency range can be covered, the operational amplifier is inside and not accessible, so the user must accept the level shifting provided, and still add a low pass filter.

Amplitude Modulation

The multiplier performs amplitude modulation, similar to balanced modulation, when a dc term is added to the modulating signal with the Y-offset adjust potentiometer (see Figure 30).

Here, the identity is:

$$E_m(1 + m \cos \omega_m t) E_c \cos \omega_c t = KE_m E_c \cos \omega_c t + \frac{KE_m E_c m}{2} [\cos (\omega_c + \omega_m)t + \cos (\omega_c - \omega_m)t]$$

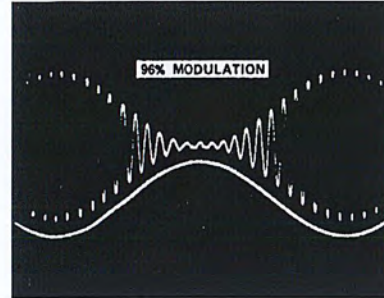
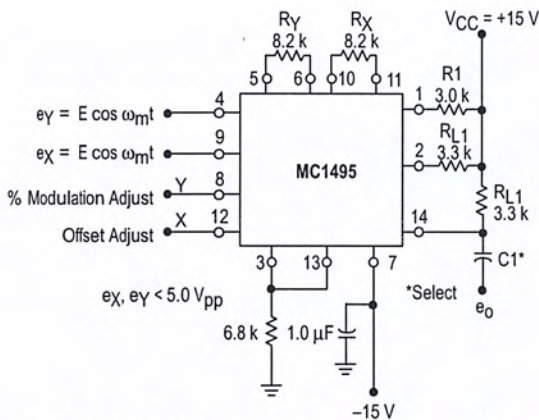
where m indicates the degrees of modulation. Since m is adjustable, via potentiometer P_1 , 100% modulation is possible. Without extensive tweaking, 96% modulation may be obtained where ω_c and ω_m are the same as in the balanced modulator example.

Linear Gain Control

To obtain linear gain control, the designer can feed to one of the two MC1495 inputs a signal that will vary the unit's gain. The following example demonstrates the feasibility of this application. Suppose a 200 kHz sinewave, 1.0 V peak-to-peak, is the signal to which a gain control will be added. The dynamic range of the control voltage V_C is 0 V to +1.0 V. These must be ascertained and the proper values of R_X and R_Y can be selected for optimum performance. For the 200 kHz operating frequency, load resistors of 100 Ω were chosen to broaden the operating bandwidth of the multiplier, but gain was sacrificed. It may be made up with an amplifier operating at the appropriate frequency (see Figure 31).

MC1495

Figure 30. Amplitude Modulation

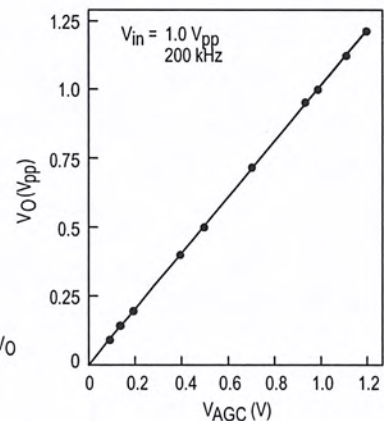
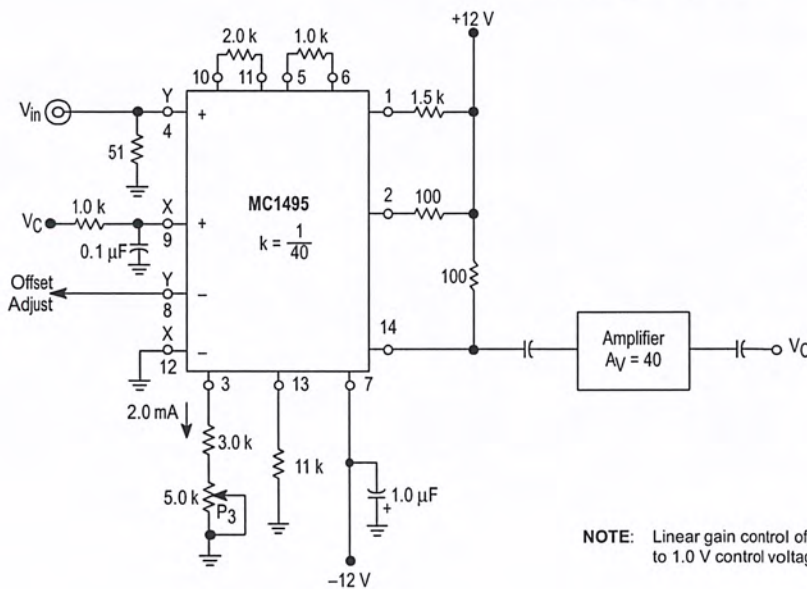


Hence, the scale factor for this configuration is:

$$K = \frac{R_L}{R_X R_Y I_3} = \frac{100}{(2 \text{ k}) (1 \text{ k}) (2 \times 10^3)} \text{ V}^{-1} = \frac{1}{40} \text{ V}^{-1}$$

The 2 in the numerator of the equation is missing in this scale factor expression because the output is single-ended and ac coupled.

Figure 31. Linear Gain Control

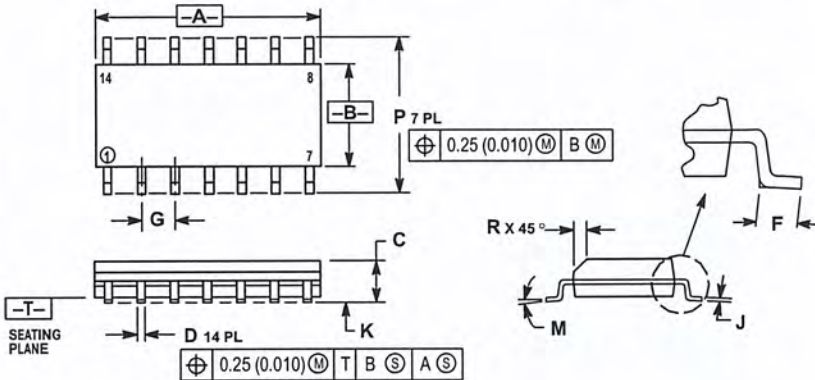


NOTE: Linear gain control of a 1.0 Vpp signal is performed with a 0 V to 1.0 V control voltage. If VC is 0.5 V the output will be 0.5 Vpp.

MC1495

OUTLINE DIMENSIONS

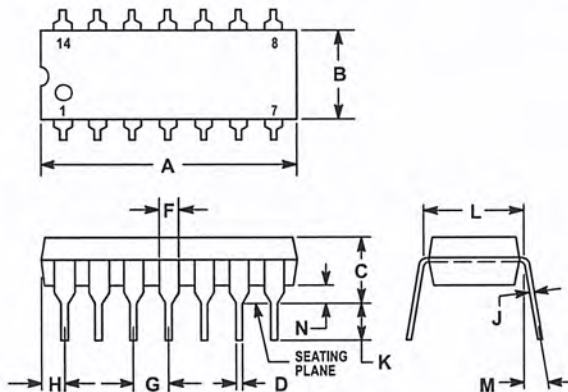
D SUFFIX PLASTIC PACKAGE CASE 751A-03 ISSUE F



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: MILLIMETER.
 3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
 5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	8.55	8.75	0.337	0.344
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.228	0.244
R	0.25	0.50	0.010	0.019

P SUFFIX PLASTIC PACKAGE CASE 646-06 ISSUE L



- NOTES:
1. LEADS WITHIN 0.13 (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.
 2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
 3. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
 4. ROUNDED CORNERS OPTIONAL.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	8.715	0.770	18.16	19.56
B	0.240	0.260	6.10	6.60
C	0.145	0.185	3.69	4.69
D	0.015	0.021	0.38	0.53
F	0.040	0.070	1.02	1.78
G	0.100 BSC		2.54 BSC	
H	0.052	0.095	1.32	2.41
J	0.008	0.015	0.20	0.38
K	0.115	0.135	2.92	3.43
L	0.300 BSC		7.62 BSC	
M	0°	10°	0°	10°
N	0.015	0.039	0.39	1.01

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE 602-244-6609
INTERNET: <http://Design-NET.com>

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,
3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MOTOROLA

MC1495/D

