สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การส่งข้อมูลผ่านเครือข่ายโทรศัพท์

Data Transmission Via Telephone Network

T 046484

โดย

นาย สมภพ รุ่งเรืองพินิจ

นาย อาทร อินทวงค์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เลขหมู่.....
เลขทะเบียน 46484
วัน, เดือน, ปี 2 เม.ย. 2546

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งข้อมูลผ่านเครือข่ายโทรศัพท์

Data Transmission Via Telephone Network

โดย

นาย สมภพ รุ่งเรืองพินิจ 42015069

นาย อาทร อินทวงค์ 42015081

อาจารย์ที่ปรึกษา

อ. สมเกียรติ ฤกษ์วรัญญู

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2544

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง **การส่งข้อมูลผ่านเครือข่ายโทรศัพท์**

Data Transmission Via Telephone Network

ผู้จัดทำ

1. นาย สมภพ รุ่งเรืองพินิจ 42015069

2. นาย อาทร อินทวงค์ 42015081

..... อาจารย์ที่ปรึกษา

(อ.สมเกียรติ ฤกษ์วรัญญู)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งข้อมูลผ่านเครือข่ายโทรศัพท์

Data Transmission Via Telephone Network

โดย 1. นาย สมภพ รุ่งเรืองพินิจ 42015069
2. นาย อาทร อินทวงค์ 42015081

อาจารย์ที่ปรึกษา อ.สมเกียรติ ฤกษ์วรัญญู

บทคัดย่อ

โครงงานนี้เป็นการประยุกต์ใช้งานระบบโครงข่ายโทรศัพท์ โดยนำมาใช้ในการรับส่งข้อมูลที่เป็นตัวอักษร เพื่อใช้ในการติดต่อสื่อสารระหว่างกัน ซึ่งข้อมูลตัวอักษรจะได้จากการป้อนคีย์บอร์ดที่ผ่านการประมวลผลผ่านอุปกรณ์ไมโครคอนโทรลเลอร์ หลังจากนั้นก็จะถูกส่งไปยังโมเด็มสำเร็จรูป เพื่อไปแสดงผลจอแอลซีดียังหมายเลขปลายทางที่ต้องการ

Abstract

This projcet is an application of Telephone Network System by transmittry the character data . It consists of keyboard, microcontroller, modem, LCD display . The charater data are generated from the key board and sent to microcontroller and passed to modem to display on LCD at destinstion number .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	
สารบัญ	
สารบัญภาพ	
สารบัญตาราง	
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการพื้นฐาน	2
2.1 ระบบโทรศัพท์	2
- 2.1.1 สัญญาณพื้นฐานในระบบโทรศัพท์	2 - 3
- 2.1.2 เครื่องโทรศัพท์	3 - 7
2.2 ทฤษฎีเกี่ยวกับคีย์บอร์ด	7 - 11
2.3 การทำงานของ LCD	12
- 2.3.1 คำสั่งใช้งาน LCD	12
- 2.3.2 ตำแหน่งตัวอักษร	13
- 2.3.3 การตั้ง DIP-SWITCH	13
- 2.3.4 การควบคุมผ่าน RS 232	13
- 2.3.5 รหัสแอสกีที่ใช้ควบคุมตัวอักษร	14
2.4 ไอซีถอดรหัสสัญญาณความถี่ DTMF	15 - 18
2.5 โมเด็ม	18
- 2.5.1 มาตรฐานของโมเด็ม	18 - 19
- 2.5.2 การแบ่งชนิดของโมเด็ม	19 - 20
- 2.5.3 ชุดคำสั่ง AT ใช้ในการควบคุมการทำงานของโมเด็ม	20 - 38
บทที่ 3 การออกแบบและการสร้าง	39
3.1 การทำงานของระบบ	39
3.2 วงจรผลิตความถี่ DTMF	40
3.3 วงจรถอดรหัสสัญญาณความถี่ DTMF	41
3.4 วงจรแปลงสัญญาณ BCD เพื่อแสดงผลบน Seven Segment	41 - 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า

บทที่ 4 การทดลองและผลการทดทอง 43

4.1 การทดลองวัดสัญญาณจากขาคีย์บอร์ด 43 - 47

4.2 การทดลองวงจรผลิตความถี่ DTMF 47 - 49

4.3 การทดลองวงจรถอดรหัสความถี่ DTMF 50 - 51

4.4 การทดลองวงจรแปลงสัญญาณ BCD เพื่อแสดงผลบน Seven Segment 51 - 52

4.5 การทดลองโปรแกรมการรับค่าอักษรจากคีย์บอร์ด แสดงผลบนจอLCD 53 - 55

4.6 การทดลองรับส่งข้อมูลระหว่างอุปกรณ์ภาครับและภาคส่ง 55 - 56

บทที่ 5 บทสรุปผลและบทวิจารณ์ 57

ภาคผนวก ก แสดงรูปชิ้นงานจริง

ภาคผนวก ข Flow Chart แสดงการทำงาน และ Data Sheet

กิตติกรรมประกาศ

เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่		หน้า
2.1	แสดงช่วงความถี่เสียงที่มีในสายสัญญาณ	2
2.2	แสดงการต่อ TIP และ RING	2
2.3	แสดงสัญญาณพื้นฐานที่ส่งมาจากชุมสายโทรศัพท์	3
2.4	แสดงการหมุนหมายเลข 3	4
2.5	แสดงความถี่ของโทรศัพท์ชนิดกดปุ่ม	5
2.6	แสดงสัญญาณระหว่างผู้เรียกและผู้รับโทรศัพท์	7
2.7	แสดงแฟรมการรับ-ส่ง ข้อมูลแบบ Synchronous	7
2.8	แสดง คอนเน็คเตอร์ ของคีย์บอร์ด	8
2.9	แสดงโครงสร้างภายในของไอซี MT 8870	15
2.10	แสดงรายละเอียดขาของไอซี MT 8870	16
2.11	แสดงความถี่ที่ได้จากภาคกรองความถี่	16
2.12	แสดงลักษณะรูปแบบการรับส่งข้อมูล	18
2.13	แสดงโมเด็มแบบภายนอก	19
2.14	แสดงโมเด็มแบบภายใน	20
3.1	แสดงบล็อกไดอะแกรมของระบบทั้งหมด	39
3.2	แสดงวงจรผลิตความถี่ DTMF	40
3.3	แสดงวงจรถอดรหัสสัญญาณความถี่ DTMF	41
3.4	แสดงวงจรแปลงรหัส BCD เพื่อแสดงผลบน Seven Segment	41
4.1	แสดงขาสัญญาณต่างๆของคีย์บอร์ด	43
4.2	แสดงสัญญาณ เมื่อกดปุ่ม A	43
4.3	แสดงสัญญาณ เมื่อปล่อยปุ่ม อักษรใด ๆ	44
4.4	แสดงสัญญาณ เมื่อกดปุ่ม Enter	44
4.5	แสดงสัญญาณ เมื่อกดปุ่ม Esc	44
4.6	แสดงสัญญาณ เมื่อกดปุ่ม Shift	45
4.7	แสดงสัญญาณ เมื่อกดปุ่ม F1	45
4.8	แสดงสัญญาณ เมื่อกดปุ่ม 1	45
4.9	แสดงสัญญาณ เมื่อกดปุ่ม +	46
4.10	แสดงสัญญาณ เมื่อกดปุ่ม ~	46
4.11	แสดงสัญญาณ เมื่อกดปุ่ม Caps Lock	46
4.12	แสดงสัญญาณ เมื่อกดปุ่ม ลูกศรลง	47
4.13	แสดงการต่อวงจรผลิตความถี่ DTMF	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

รูปที่		หน้า
4.14	แสดงสัญญาณจากการกดปุ่ม 1	48
4.14	แสดงสัญญาณจากการกดปุ่ม 9	48
4.15	แสดงสัญญาณจากการกดปุ่ม *	48
4.16	แสดงสัญญาณจากการกดปุ่ม #	49
4.17	แสดงการต่อวงจรถอดรหัสความถี่ DTMF	50
4.18	แสดงการต่อวงจรแปลงรหัส BCD เพื่อแสดงผลบน Seven Segment	51
4.19	แสดง Block Diagram อุปกรณ์การรับค่าอักษรจากคีย์บอร์ด แสดงผลบนจอ LCD	53
4.20	แสดงตัวอักษรบน LCD เมื่อเริ่มต้นการทำงาน	53
4.21	แสดงความพร้อมของ LCD ที่จะรับตัวอักษรจากคีย์บอร์ด	54
4.22	แสดงการพิมพ์ข้อมูลภาษาไทย	54
4.23	แสดงการส่งข้อมูลภาษาไทย เมื่อกดปุ่ม ENTER	54
4.24	แสดงการพิมพ์ข้อมูลภาษาอังกฤษ	54
4.25	แสดงการส่งข้อมูลภาษาอังกฤษ เมื่อกดปุ่ม ENTER	55
4.26	แสดง Block Diagram การรับส่งข้อมูลระหว่างภาครับและภาคส่ง	55
4.27	แสดงการส่งข้อมูล AAAAAAAAAA ทางภาคส่ง	56
4.28	แสดงการรับข้อมูล AAAAAAAAAA ทางภาครับ	56
4.29	แสดงการส่งข้อมูล กกกกกกกกกกก ทางภาคส่ง	56
4.30	แสดงการส่งข้อมูล กกกกกกกกกกก ทางภาครับ	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงค่าความถี่เมื่อกดหมายเลข	5
2.2 แสดงสัญญาณต่างๆของคีย์บอร์ด	8
2.3 แสดงข้อมูลที่ได้จากการกดคีย์บอร์ด	10
2.3 แสดงข้อมูลที่ได้จากการกดคีย์บอร์ด (ต่อ)	11
2.4 แสดงคำสั่งใช้งาน LCD	12
2.5 แสดงตำแหน่งตัวอักษร	13
2.6 แสดงรหัสแอสกีที่ใช้ควบคุมแสดงตัวอักษร	14
2.7 แสดงค่าที่ถอดรหัสได้จากความถี่ต่าง ๆ	17
2.8 แสดงความหมายของมาตรฐานต่าง ๆ ของโมเด็ม	19
4.1 แสดงผลการทดลองของวงจรถอดรหัส	50
4.2 แสดงผลของ Seven Segment เมื่อกดคีย์โทรศัพท์	52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันเป็นยุคที่มีการสื่อสารข้อมูลที่หลากหลายมีการพัฒนารูปแบบในการติดต่อสื่อสารอยู่ตลอดเวลาทำให้การรับส่งข้อมูลเป็นไปอย่างรวดเร็วถูกต้องและมีความปลอดภัยสูงยิ่งขึ้น การสื่อสารรูปแบบหนึ่งที่มีความสำคัญมากในการให้บริการ การสื่อสารรับส่งสัญญาณเสียงนั่นคือการสื่อสารผ่านเครือข่ายโทรศัพท์ ซึ่งเป็นการสื่อสารที่มีการวางโครงข่ายของระบบครอบคลุมไปทั่วทั้งประเทศ อีกทั้งยังมีการพัฒนาเครือข่ายโทรศัพท์ด้วยการวางระบบเส้นใยนำแสง (Fiber Optic) เพิ่มขึ้นอย่างต่อเนื่อง ทำให้ระบบสามารถรองรับจำนวนช่องสัญญาณได้มากขึ้นจึงมีการนำช่องสัญญาณดังกล่าวมาใช้กันอย่างกว้างขวางในการ รับส่งข้อมูล ภาพ และเสียง โดยอาศัยคอมพิวเตอร์เป็นตัวควบคุม การเชื่อมต่อผ่านโมเด็มเพื่อให้เกิดการติดต่อระหว่างกัน

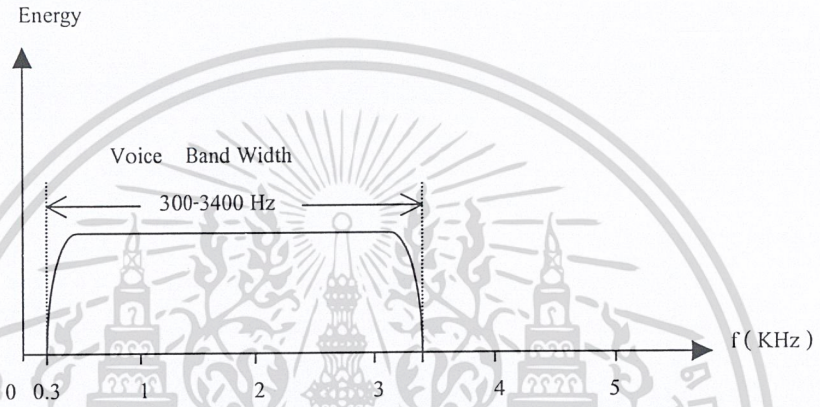
จากระบบการสื่อสารของโทรศัพท์ที่มีการวางโครงข่ายกว้างขวางก่อให้เกิดความสะดวกในการติดต่อสื่อสาร จึงเป็นแนวคิดที่จะนำเครือข่ายโทรศัพท์มีอยู่มาใช้ประโยชน์ในการรับส่งข้อมูล โดยข้อมูลที่ใช้ในโครงงานนี้เป็นข้อมูลตัวอักษรที่ได้จากคีย์บอร์ด ซึ่งจะถูกส่งผ่านระบบโทรศัพท์ด้วยการเชื่อมต่อผ่านโมเด็มไปทำการแสดงผลยังอุปกรณ์แอลซีดีที่ด้านรับข้อมูลดังกล่าวนี้จะถูกควบคุมการรับส่งด้วยไมโครคอมพิวเตอร์และสามารถเก็บข้อมูลตัวอักษรที่ทำการพิมพ์ไว้ได้ล่วงหน้า ก่อนที่จะทำการติดต่อปลายทางเพื่อส่งข้อมูลที่ทำการเก็บไว้นั้นไปแสดงผล จากหลักการในการเชื่อมต่อการรับส่งข้อมูลผ่านโมเด็มทำให้สามารถนำไปประยุกต์ในการรับส่งข้อมูลในรูปแบบอื่นที่แตกต่างออกไป เช่น ภาพ เสียง ข้อมูลแสดงสภาวะการทำงานของอุปกรณ์หรือเครื่องจักรซึ่งอยู่ในสถานที่ที่ไกลหรือไม่สะดวกในการอยู่ควบคุมในสถานที่นั้นๆได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎี

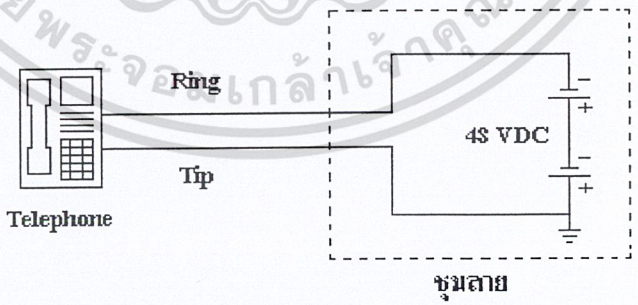
2.1 ระบบโทรศัพท์

ในการสื่อสารผ่านระบบเครือข่ายโทรศัพท์จะอาศัยสายสัญญาณ 2 เส้นคือ ทิป (Tip) และริง(Ring)เป็นสายรับ-ส่งสัญญาณในการติดต่อกันระหว่างเครื่องโทรศัพท์กับชุมสาย ซึ่งมีค่าอิมพีแดนซ์ของสายอยู่ในช่วงประมาณ 500-1000 โอห์ม และใช้รับส่งสัญญาณเสียงในช่วงความถี่ 300-3400 Hz โดยแสดงช่วงความถี่ได้ดังรูปที่ 2.1



รูปที่ 2.1 แสดงช่วงความถี่เสียงที่ในสายสัญญาณ

ส่วนรูปที่ 2.2 แสดงการต่อสายระหว่างชุมสายกับเครื่องโทรศัพท์ สายริง(Ring) จะถูกต่อกับสัญญาณไฟ –48 VDC ส่วนทิป(Tip) จะต่อกับกราวด์ ในขณะที่ไม่มีการยกหูโทรศัพท์ (Hook on) จะมีสัญญาณไฟ –48 V มายังเครื่องโทรศัพท์แต่เมื่อมีการยกหูโทรศัพท์ (Hook off) ระดับแรงดันระหว่างทิปกับริง จะมีค่าลดลงเหลือประมาณ 8 V



รูปที่ 2.2 แสดงการต่อสาย Tip และ Ring

2.1.1 สัญญาณพื้นฐานในระบบโทรศัพท์

การสื่อสารในระบบโทรศัพท์จะมีสัญญาณที่ใช้ในการติดต่อกันระหว่างชุมสายโทรศัพท์กับผู้ใช้ดังนี้

1. สัญญาณที่ส่งมาจากเครื่องโทรศัพท์

1.1 Off Hook คือ สภาพผู้เช่ายกหูโทรศัพท์สายจะมีสภาพ Closed Loop (Low Impedance)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 On Hook คือ สภาพผู้เช่าวางหู หรือสภาพวางสายมีสภาพ Open Loop(High Impedance)

1.3 Dilling คือ สภาพที่ผู้เช่าหมุนเลขหมายเลขปลายทางที่ต้องการติดต่อ อาจจะมาจากเครื่องแบบ Rotary Dial ที่มีลักษณะสัญญาณเป็น Pulsing ค่า Impedance จะสูง,ต่ำ สลับกันไปตามที่หมุนหมายเลขหรือถ้าเป็นเครื่องแบบกดปุ่ม Touch – Tone สัญญาณที่ออกมาจะเป็นความถี่ DTMF ส่งออกยังชุมสาย

2. สัญญาณที่ส่งมาจากชุมสาย

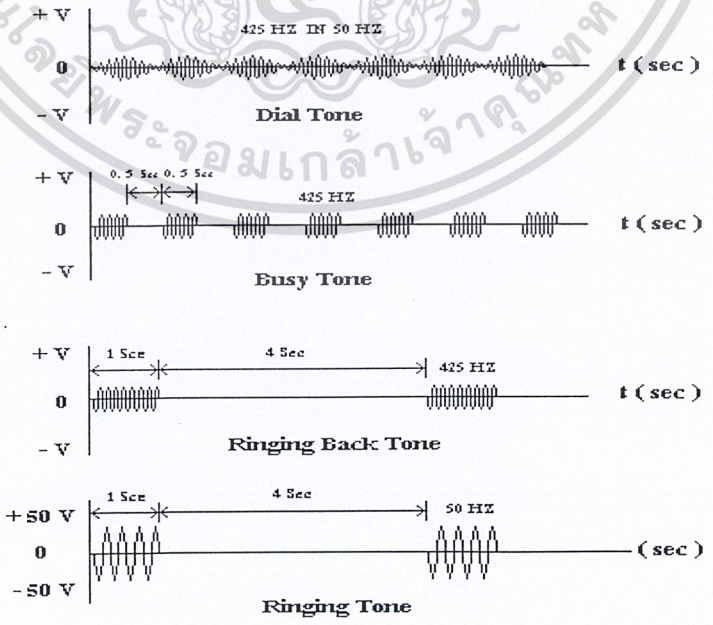
2.1 Dialling Tone คือ สัญญาณที่บอกถึงสภาพการว่างของอุปกรณ์ชุมสาย และชุมสายพร้อมที่จะรับ Code ที่จะทำการหมุนเข้ามาสัญญาณDial Toneนี้จะเป็นสัญญาณต่อเนื่องความถี่ 425Hz Moduleted ด้วยความถี่ 50 Hz ผู้เช่าจะได้ยินเมื่อทำการยกหูโทรศัพท์

2.2 Busy Tone คือสัญญาณที่บอกให้ทราบว่า อุปกรณ์ชุมสายไม่ว่าง แต่ถ้ายกหูแล้วได้สัญญาณนี้แสดงว่า อุปกรณ์ในชุมสายไม่ว่างและถ้าได้ยินเสียงนี้ หลังจากการหมุนเลขหมายแล้วแสดงว่าผู้เช่า ฝ่ายถูกเรียกไม่ว่าง ในกรณีเรียกต่างชุมสายลักษณะสัญญาณที่ส่งจะเป็นสัญญาณที่ขาดตอนเป็นช่วงๆ ส่ง 0.3 วินาที หยุด 0.5 วินาที ความถี่ของสัญญาณ 425 Hz (Sine Wave)

2.3 Ringing Back Tone เป็นสัญญาณที่ผู้เรียกได้ยินหลังจากการหมุนหมายเลขครบแล้ว เพื่อบอกให้ทราบว่าการต่อกระทำได้สำเร็จ ในขณะนี้ชุมสายจะส่งสัญญาณเรียก (Ringing Tone) ไปยังผู้ถูกเรียก ความถี่ของสัญญาณ 425 Hz (sine Wave) โดยจะส่ง 1 วินาทีหยุด 4 วินาที

2.4 Ringing Tone เป็นสัญญาณต่อเนื่องความถี่ของสัญญาณ 25 Hz ค่าแรงดัน 70-90 Vrms โดยส่งไปยังผู้เช่าฝ่ายถูกเรียก ส่ง 1 วินาที หยุด 4 วินาที

2.5 สัญญาณโทนอื่นๆ เช่น Nu Tone (Number Unobtainble Tone) บอกให้ทราบว่าเลขหมายที่หมุนมาไม่มีการใช้งานอยู่ เป็นต้น



รูปที่ 2.3 แสดงสัญญาณพื้นฐานที่ส่งมาจากชุมสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 เครื่องโทรศัพท์ (Telephone Set)

เครื่องโทรศัพท์จัดเป็นอุปกรณ์ปลายทางอย่างหนึ่งทำหน้าที่รับ-ส่งสัญญาณเสียงระหว่างผู้เช่า(Subscribe)โดยทำหน้าที่แปลงพลังงานเสียงเป็นพลังงานไฟฟ้าส่งไปในสายและในทางกลับกันเปลี่ยนพลังงานไฟฟ้ากลับมาเป็นพลังงานเสียง นอกจากนั้นเครื่องโทรศัพท์ยังทำหน้าที่ต่อไปนี้

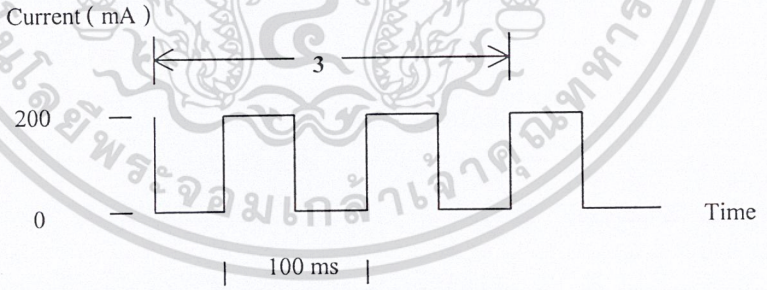
1. ทำหน้าที่ส่งสัญญาณเรียกไปยังชุมสายท้องถิ่น (Local – Exchange) , (Hook – off)
2. ทำหน้าที่ส่งสัญญาณ Code ที่ใช้แทนเลขหมายของผู้ถูกเรียก (B . Subscriber)
3. ทำหน้าที่รับเสียงโทน (Tone) ที่ตอบรับจากชุมสาย ตลอดจนสัญญาณเรียก (Ringing Tone)
4. ทำหน้าที่ส่งสัญญาณยกเลิกเรียกไปยังชุมสาย (Hook – on)

ส่วนประกอบหลักของเครื่องโทรศัพท์ แบ่งออกได้ 3 ส่วน ดังนี้

1. ส่วนรับ-ส่งสัญญาณเสียงพูด (Speech Transmission)
2. ส่วนกำเนิดสัญญาณ (Generate Tone) code เลขหมายของผู้ถูกเรียก
3. ส่วนที่รับสัญญาณเรียกจาก ชุมสาย (Ringing Tone)

นอกจากนี้ เครื่องโทรศัพท์ยังแบ่งออกเป็น 2 ชนิด คือ

1. แบบหมุน (Rotary dial) โทรศัพท์ชนิดนี้ สร้างสัญญาณจากกระแสลูปโดยต่อเข้ากับอุปกรณ์สวิตช์ทำหน้าที่ “เปิด” และ “ปิด” เข้ากับกลไกการหมุนเลขในเครื่อง ทำให้กระแสพัลส์ตอบสนอง เข้ากับหมายเลขที่หมุนดังรูปที่ 2.4



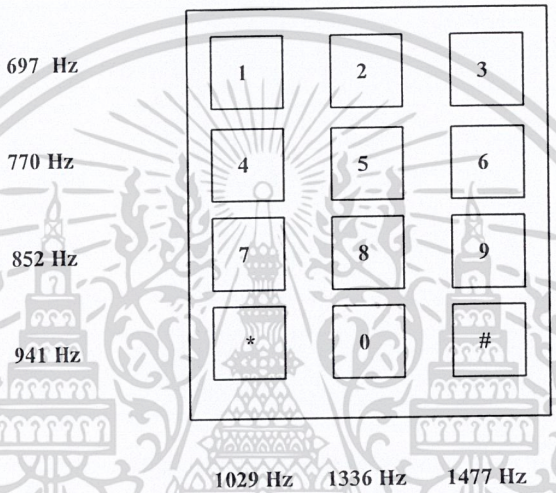
รูปที่ 2.4 แสดงการหมุนหมายเลข 3

จากรูปที่ 2.4 ช่วงพัลส์แต่ละลูกจะมีค่าเท่ากับ 100 มิลลิวินาที และจากการใช้มือหมุนพบว่า ช่วงเวลาเฉลี่ยก่อนหมุนแต่ละเลข มีค่าประมาณ 0.5 วินาที – 3 วินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. แบบกดปุ่ม (Touch tone) โทรศัพท์ชนิดนี้สร้าง DTMF (Dual Tone Multiple Frequency) ในการส่งหมายเลข โดยการกดแต่ละเลขหมายหน้าปัดโทรศัพท์ จากการกดแต่ละปุ่มจะมี 2 ความถี่ ส่งออกไปพร้อมกัน

โดยสาเหตุที่ต้องมีการส่งความถี่ออกไปสองความถี่ในการกดหมายเลขหนึ่งตัวเพื่อลดความผิดพลาดที่ทางชุมสายจะได้รับสัญญาณหมายเลขที่ต้องการกดที่ผิดอันเนื่องมาจากสัญญาณรบกวนต่าง ๆ ในระบบสายสัญญาณ นั่นคือถ้ามีการส่งสัญญาณไปเพียงความถี่เดียว ในการกดหมายเลขหนึ่งตัว หากมีสัญญาณรบกวนที่มีผลต่อความถี่นั้น ก็จะทำให้ที่ชุมสายได้รับสัญญาณหมายเลขที่ผิด แต่ถ้ามีการส่งสองความถี่ก็ยังมีอีกความถี่หนึ่งที่อาจจะไม่ถูกรบกวนทำให้ทางชุมสายสามารถทราบถึงหมายเลขที่ต้องการกดได้



รูปที่ 2.5 แสดงค่าความถี่ของโทรศัพท์ ชนิดกดปุ่ม

หมายเลข	กลุ่มความถี่สูง (Hz)	กลุ่มความถี่ต่ำ (Hz)
1	1209	697
2	1336	697
3	1477	697
4	1209	770
5	1336	770
6	1477	770
7	1209	852
8	1336	852
9	1477	852
0	1336	941
*	1209	941
#	1477	941

ตารางที่ 2.1 แสดงการค่าความถี่เมื่อกดหมายเลข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่แต่ละคู่ออกไป จะมีค่าประมาณ 40 มิลลิวินาที และช่วงเวลาระหว่างเลขหมายมีค่า 60 มิลลิวินาทีเป็นอย่างต่ำ โทรศัพท์แบบกดปุ่มจึงทำงานเร็วกว่าแบบหมุนอยู่ประมาณ 10 เท่า

การติดต่อระหว่างเครื่องโทรศัพท์ของผู้เรียกและผู้ถูกเรียก

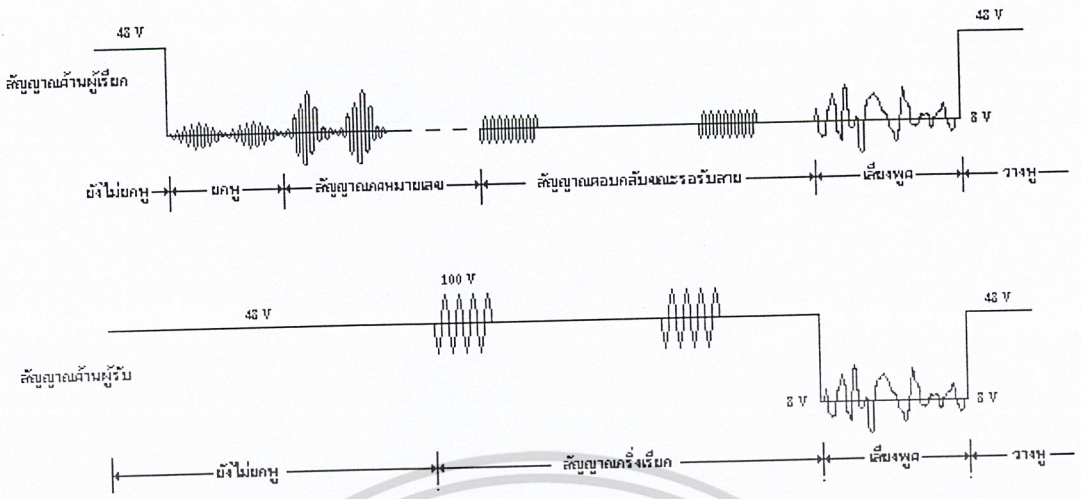
1. การติดต่อด้านผู้เรียก (Calling Sub)

ในด้านผู้เรียกเมื่อยังไม่มีการยกหู จะมีแรงดันไฟฟ้าตรง ที่คู่สายประมาณ –48 V เมื่อผู้เรียกยกหูโทรศัพท์ขึ้นทำการกดหมายเลขเพื่อโทรเรียกยังผู้รับจะทำให้ระดับแรงดันไฟตรงที่คู่สายโทรศัพท์เปลี่ยนแปลงจากระดับไฟ –48 V เป็น 6 V ชุมสายโทรศัพท์จะรับรู้ว่ามีการเริ่มต้นการเรียกชุมสายโทรศัพท์ก็จะทำการส่งสัญญาณให้หมุน (Dialling Tone)ไปยังผู้เรียก เมื่อผู้เรียกได้ยินสัญญาณให้หมุนก็จะกดหมายเลขผู้ถูกเรียก ในขณะที่กดหมายเลข วงจรภายในโทรศัพท์ก็จะสร้างสัญญาณ รหัสหมายเลขส่งไปยังชุมสายโทรศัพท์ตามหมายเลขที่กดชุมสายโทรศัพท์จะทำการตัดสัญญาณให้หมุนหมายเลขออกทันทีที่ได้รับหมายเลขโทรศัพท์ตัวแรกเมื่อชุมสายโทรศัพท์รับทราบหมายเลขของผู้ถูกเรียกแล้วจะทำการกำหนดเส้นทางระหว่างผู้เรียกและผู้ถูกเรียก เพื่อใช้ในการสนทนา แต่ถ้าหากคู่สายผู้ถูกเรียกไม่ว่าง ชุมสายก็จะส่งสัญญาณไม่ว่าง (Busy Tone)ไปให้ผู้เรียกทราบ เพื่อให้ผู้เรียกวางหูแล้วค่อยทำการเรียกใหม่ แต่ถ้าหากคู่สายผู้ถูกเรียกว่าง ชุมสายก็จะส่งสัญญาณกริ่ง (Ringing signal) เรียกไปยังเครื่องของผู้ถูกเรียกพร้อมทั้งส่งสัญญาณเรียกกลับ (Ringing Tone) ไปยังด้านผู้เรียก เพื่อแจ้งให้ทราบว่า สามารถทำการติดต่อได้แล้วเมื่อผู้ถูกเรียกได้ยินเสียงกริ่งและทำการยกหูโทรศัพท์ ชุมสายโทรศัพท์ก็จะทำการยกเลิกสัญญาณเรียกกลับ การสนทนาจึงเริ่มขึ้น

2. การติดต่อด้านผู้ถูกเรียก (Called Sub)

ด้านผู้ถูกเรียก เมื่อมีการเรียกเข้ามา ชุมสายโทรศัพท์จะส่งสัญญาณกริ่ง(Ringing Signal) ที่ความถี่ 25 Hz และขนาดแรงดันประมาณ 100 Vp-p ไปยังเครื่องผู้ถูกเรียก ทำให้เครื่องโทรศัพท์ดังขึ้นในกรณีที่ไม่มีผู้รับสายสัญญาณกริ่งเรียกจะดังอยู่ประมาณ 15 ครั้ง หลังจากนั้นชุมสายจะทำการตัดสัญญาณกริ่ง แล้วส่งสัญญาณไม่ว่าง (Busy Tone) ไปยังผู้เรียก เพื่อให้ผู้เรียกทำการวางหูโทรศัพท์ แล้วค่อยทำการเรียกใหม่แต่ถ้าในกรณีที่มีผู้รับสาย สัญญาณกริ่งก็จะถูกตัดออก จากนั้นผู้เรียกและผู้ถูกเรียกก็จะสามารถสนทนากันได้ ในตอนนี้หน้าที่การทำงานของชุมสายโทรศัพท์ในส่วนของการควบคุมก็จะหยุดลง มิเตอร์ค่าบริการของชุมสายก็จะเริ่มทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

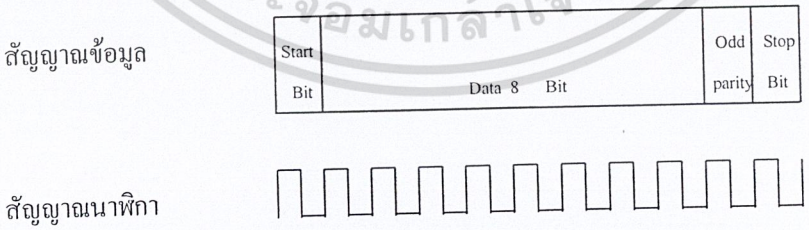


รูปที่ 2.6 แสดงสัญญาณระหว่างผู้เรียกและผู้รับโทรศัพท์

เมื่อการสนทนาสิ้นสุดลงคู่สนทนา ก็จะทำการวางหูระดับแรงดันในคู่สายโทรศัพท์ก็จะเปลี่ยนเป็น 48 V เหมือนเดิม เกิดสัญญาณตอบรับไปยังชุมสายโทรศัพท์ ให้ทราบว่าการสนทนาได้ยุติแล้ว

2.2 ทฤษฎีเกี่ยวกับคีย์บอร์ด

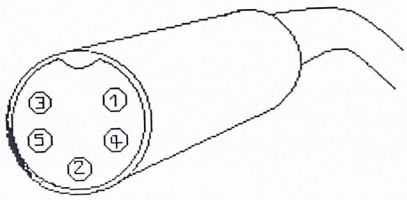
การรับ-ส่งข้อมูลของคีย์บอร์ดเป็นแบบ Synchronous ซึ่งจะประกอบด้วยสัญญาณข้อมูลและสัญญาณนาฬิกาโดยสัญญาณข้อมูล 1 ชุดจะมีขนาด 11 บิต จำแนกได้เป็น บิตแรกเป็นบิตเริ่มต้น (Start Bit) มีสภาวะเป็นลอจิก " 0 "ตามด้วยบิตข้อมูลขนาด 8 บิต, 1 บิตพาริตี้ (Parity Bit) โดยใช้พาริตี้ คี่ (Odd Parity)และบิตสุดท้ายจะเป็นบิตสิ้นสุด(Stop Bit)ซึ่งจะมีสภาวะเป็นลอจิก" 1 "การรับ-ส่งจะอาศัยสัญญาณนาฬิกาเพื่อสร้างความสอดคล้องกับอุปกรณ์ที่นำมาเชื่อมต่อ โดยสามารถแสดงได้ดังรูปที่ 2.7



รูปที่ 2.7 แสดงแฟรมการรับ-ส่ง ข้อมูลแบบ Synchronous

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตำแหน่งขาสัญญาณของคีย์บอร์ด



Pin	สัญญาณ
1	Keyboard Clock
2	Keyboard Data
3	Keyboard Reset
4	Ground
5	Vcc

รูปที่ 2.8 แสดง คอนเน็คเตอร์ ของคีย์บอร์ด ตารางที่ 2.2 แสดงขาสัญญาณต่าง ๆ ของคีย์บอร์ด

จากรูปที่ 2.8 เป็นคอนเน็คเตอร์ (Connecttor) แสดงขาสัญญาณของคีย์บอร์ดโดยมีรายละเอียดดังนี้

1. สัญญาณนาฬิกา (Keyboard Clock) เป็นขาสัญญาณที่สร้างความสอดคล้องระหว่างคีย์บอร์ดกับอุปกรณ์ที่มาเชื่อมต่อ ปกติจะมีสภาวะเป็นลอจิก " 1 " จะเป็นสัญญาณนาฬิกา (Clock) เมื่อมีการใช้งานคีย์บอร์ด
2. สัญญาณข้อมูล (Keyboard Data)สภาวะปกติเป็นลอจิก "1" จะเป็นสัญญาณข้อมูลเมื่อมีการใช้งานคีย์บอร์ดเมื่อมีการกดคีย์บอร์ดข้อมูลที่ออกมาที่ขาสัญญาณนี้จะขึ้นอยู่กับคีย์ที่กด (รายละเอียด ดังตารางที่ 2.2)
3. สัญญาณรีเซ็ท (Keyboard Reset) เป็นสัญญาณอินพุท ในการใช้งานปกติไม่ต้องต่อสัญญาณใดๆ
4. กราวน์ (Ground)
5. ไฟเลี้ยง 5 โวลท์ (Vcc)

จากตารางที่ 2.3 แสดงข้อมูลที่ได้จากการกดคีย์ โดยข้อมูลจะขึ้นอยู่กับการกดคีย์ที่กดโดยมีเงื่อนไขดังนี้

1. กดคีย์ 1 ครั้ง แล้วปล่อยคีย์จะได้ข้อมูลการกดคีย์ (Make Code)และข้อมูลการปล่อยคีย์ (Break Code)
2. กดคีย์ค้างไว้แล้วปล่อยคีย์ จะได้ข้อมูลของการกดคีย์ออกมาอย่างต่อเนื่องจนกว่าจะมีการปล่อยคีย์
3. กรณีที่มีการกดคีย์บอร์ด มากกว่า 1 คีย์ เช่น
   - กดคีย์ Shift ค้างไว้ ตามด้วยคีย์ตัวอักษร "A" แล้วปล่อยคีย์ จะได้ข้อมูลของการกดคีย์ Shift ออกมาอย่างต่อเนื่อง จนกว่าจะมีการกดคีย์ตัวอักษร "A" หลังจากนั้นข้อมูลการกดคีย์ Shift ก็จะหายไปโดยข้อมูลที่ได้จะเป็นข้อมูลการกดคีย์ "A"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อปล่อยคีย์ Shift หรือ “A” จะได้ข้อมูลของการปล่อยคีย์
- กดคีย์ Shift และคีย์ของตัวอักษร “A” ค้างไว้ จะได้มีข้อมูล Shift ออกมาอย่างต่อเนื่องจนกว่าจะมีการกดคีย์ตัวอักษร “A” หลังจากนั้นข้อมูลการกดคีย์ Shift ก็จะหายไปโดยข้อมูลที่ได้จะเป็นข้อมูลของคีย์ของตัวอักษร “A” จะได้ข้อมูลการปล่อยคีย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Key number	Make code	Break code	Key number	Make code	Break code
1	0EH	F0H 0EH	40	4CH	F0H 4CH
2	16H	F0H 16H	41	52H	F0H 52H
3	1EH	F0H 1EH	42	5DH	F0H 5DH
4	26H	F0H 26H	43	5AH	F0H 5AH
5	25H	F0H 25H	44	12H	F0H 12H
6	2EH	F0H 2EH	45	61H	F0H 61H
7	36H	F0H 36H	46	1AH	F0H 1AH
8	3DH	F0H 3DH	47	22H	F0H 22H
9	3EH	F0H 3EH	48	21H	F0H 21H
10	46H	F0H 46H	49	2AH	F0H 2AH
11	45H	F0H 45H	50	32H	F0H 32H
12	4EH	F0H 4EH	51	31H	F0H 31H
13	55H	F0H 55H	52	3AH	F0H 3AH
14	--	-- --	53	41H	F0H 41H
15	66H	F0H 66H	54	49H	F0H 49H
16	0DH	F0H 0DH	55	4AH	F0H 4AH
17	15H	F0H 15H	56	--	-- --
18	1DH	F0H 1DH	57	59H	F0H 59H
19	24H	F0H 24H	58	14H	F0H 14H
20	2DH	F0H 2DH	59	--	-- --
21	2CH	F0H 2CH	60	11H	F0H 11H
22	35H	F0H 35H	61	29H	F0H 29H
23	3CH	F0H 3CH	62	E0H 11H F0H	E0H 11H
24	43H	F0H 43H	63	-- -- --	-- --
25	44H	F0H 44H	64	E0H 14H F0H	E0H 14H
26	4DH	F0H 4DH	65	--	--
27	54H	F0H 54H	66	--	--
28	5BH	F0H 5BH	67	--	--
29	5DH	F0H 5DH	68	--	--
30	58H	F0H 58H	69	--	--
31	1CH	F0H 1CH	70	--	--
32	1BH	F0H 1BH	71	--	--
33	23H	F0H 23H	72	--	--
34	2BH	F0H 2BH	73	--	--
35	34H	F0H 34H	74	--	--
36	33H	F0H 33H	75	E0H 70H E0H	F0H 70H
37	3BH	F0H 3BH	76	E0H 71H E0H	F0H 71H
38	42H	F0H 42H	77	--	--
39	4BH	F0H 4BH	78	--	--

ตารางที่ 2.3 แสดงข้อมูลที่ได้จากการกดคีย์บอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

79	E0H 6BH	E0H F0H 6BH	103	74H	F0H 7AH
80	E0H 6CH	E0H F0H 6CH	104	71H	F0H 7AH
81	E0H 69H	E0H F0H 69H	105	7BH	F0H 7AH
82	-- --	-- -- --	106	79H	F0H 7AH
83	E0H 75H	E0H F0H 75H	107	--	-- --
84	E0H 72H	E0H F0H 72H	108	E0H 5AH	F0H 7AH 5AH
85	E0H 7DH	E0H F0H 7DH	109	--	-- --
86	-- --	-- -- --	110	76H	F0H 7AH
87	-- --	-- -- --	111	--	-- --
88	E0H 7AH	E0H F0H 7AH	112	05H	F0H 05H
89	E0H 74H	E0H F0H 74H	113	06H	F0H 06H
90	77H	F0H 77H	114	04H	F0H 04H
91	6CH	F0H 6CH	115	0CH	F0H 0CH
92	6BH	F0H 6BH	116	03H	F0H 03H
93	69H	F0H 69H	117	0BH	F0H 0BH
94	-- --	-- -- --	118	83H	F0H 11H
95	E0H 95H	E0H F0H 95H	119	0AH	F0H 0AH
96	75H	F0H 75H	120	01H	F0H 01H
97	73H	F0H 73H	121	09H	F0H 09H
98	72H	F0H 72H	122	78H	F0H 78H
99	70H	F0H 70H	123	07H	F0H 07H
100	7CH	F0H 7CH	124	E0H 12H E0H 7CH	E0H F0H 7CH E0H F0H 12H
101	7DH	F0H 7DH	125	7EH	F0H 7EH
102	74H	F0H 74H	126	--	-- --

ตารางที่ 2.3 แสดงข้อมูลที่ได้จากการกดคีย์บอร์ด (ต่อ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การทำงานของ LCD

จอแสดงผลชนิดLCDเป็นอุปกรณ์ที่สามารถแสดงผลในรูปแบบกราฟฟิกได้โดยมีประโยชน์ในการแสดงผลในรูปแบบของอักษรภาษาอังกฤษ,ภาษาไทย และกราฟฟิกต่างๆ ซึ่งLCD ที่เลือกใช้นี้เป็นรุ่น ET-LCDG240 มีคุณสมบัติในการใช้งานดังนี้

- แผง LCD MODULE ขนาด 180 *75 *35 mm สามารถทำงานได้ในโหมดตัวอักษรและโหมดกราฟฟิก ซึ่งทำงานร่วมกับไมโครคอนโทรลเลอร์
- มี Dip Switch 4 ตัว สำหรับเลือกโหมดการทำงานและความเร็วในการสื่อสาร (Baud Rate 1200 – 19200)
- สามารถเลือกใช้การติดต่อสื่อสารแบบ RS 232 หรือ RS 485/422
- มี VR เกือกม้าสำหรับปรับความเข้มของ LCD
- ระดับแรงดันไฟตรง 9 – 15 โวลต์ ใช้กำลังงานน้อยกว่า 2 วัตต์
- สนับสนุนการแสดงผลภาษาไทย โดยแสดงผลได้ 4 บรรทัด บรรทัดละ 30 ตัวอักษร
- สามารถปรับความเข้มการแสดงผลของ LCDได้โดยปรับตัวต้านทานปรับค่าได้
- เซตการทำงานเมื่อทำการจ่ายไฟภายใน 20 มิลลิวินาที

2.3.1 คำสั่งใช้งาน LCD

คำสั่ง	คีย์	หน้าที่	พารามิเตอร์	การตอบสนอง
03H	Crtl C	Goto Possitinn	0-77H*	None
04H	Crtl D	Curser On	none	None
05H	Crtl E	Curser Off	none	None
06H	Crtl F	Reset LCD	none	None
07H	-	-	-	-
08H	Crtl H	Back Space	none	None
1BH	Esc	Clear Screen	none	None

ตารางที่ 2.4 แสดงคำสั่งใช้งาน LCD

หมายเหตุ * หมายถึงตำแหน่งที่ต้องการแสดงผลข้อมูล

Back Space = เลื่อนเคอร์เซอร์ไปด้านซ้ายหนึ่งตำแหน่งพร้อมกับลบหนึ่งตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 ตำแหน่งตัวอักษร

0	1	2	3	4	5	6	7	…	1D
1E	1F	20	21	22	23	24	25	…	3B
3C	3D	3E	3F	40	41	42	43	...	59
5A	5B	5C	5D	5E	5F	60	61	…	77

ตารางที่ 2.5 แสดงตำแหน่งตัวอักษร

2.3.3 การตั้ง DIP-SWITCH

SW-1 (เลือกโหมดการทำงาน)

OFF โหมดตัวอักษร

ON โหมดกราฟิก

SW-2 (เลือกทดสอบการแสดงผลของ LCD)

OFF โหมดทดสอบไม่ทำงาน

ON โหมดทดสอบทำงาน

SW-3	SW-4	โหมดตัวอักษร	โหมดกราฟฟิก (เลือกอัตราการส่งข้อมูล)
OFF	OFF	1200	1200
OFF	ON	2400	2400
ON	OFF	4800	9600
ON	ON	9600	19200

2.3.4 การควบคุมผ่านทาง RS232

การควบคุมผ่านทาง RS232 จะใช้คุณสมบัติดังนี้

SPEED 1200,2400,4800,9600 เลือกได้ด้วย DIP-SW 3,4

DATA 8 BIT

STOP 1 BIT

PARITY NO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.5 รหัสแอสกีที่ใช้ควบคุมการแสดงตัวอักษร

DEC	0	1	2	3	4	5	6	7	8	9
3	NA	NA	Spc	!	"	#	$	%	&	'
4	(	)	*	+	,	-	.	/	0	1
5	2	3	4	5	6	7	8	9	:	;
6	<	=	>	?	@	A	B	C	D	E
7	F	G	H	I	J	K	L	M	N	O
8	P	Q	R	S	T	U	V	W	X	Y
9	Z	[	\	]	^	_	`	a	b	c
10	D	e	F	g	h	i	j	k	l	m
11	N	o	P	q	r	s	t	u	v	w
12	X	y	Z	{	¦	}	~	NA	NA	NA
13	NA	NA	NA	NA	NA	NA	NA	NA	NA	NA
14	NA	NA	NA	NA	NA	NA	NA	NA	NA	NA
15	NA	NA	NA	NA	NA	NA	NA	NA	NA	NA
16	NA	ก	ข	ฃ	ค	ฅ	ฆ	ง	จ	ฉ
17	ช	ซ	ฌ	ญ	ฎ	ฏ	ฐ	ฑ	ฒ	ณ
18	ด	ต	ถ	ท	ธ	น	บ	ป	ผ	ฝ
19	พ	ฟ	ภ	ม	ย	ร	ฤ	ล	ฦ	ว
20	ศ	ษ	ส	ห	ฬ	อ	ฮ	ฯ	ะ	
21	า								NA	NA
22	NA	NA	NA	NA	เ	แ	โ	ใ	ไ	NA
23	ๆ							NA	NA	NA
24	NA	NA	NA	NA	NA	NA	NA	NA	NA	NA
25	NA	NA	NA	NA	NA	NA	NA	NA	NA	NA

NA = Space

ตารางที่ 2.6 แสดงรหัสแอสกีที่ใช้ควบคุมการแสดงตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ไอซีถอดรหัสสัญญาณ ความถี่โทรศัพท์ (DTMF DECODER)

MT 8870 เป็นไอซีที่ใช้ในการถอดรหัสสัญญาณความถี่โทรศัพท์ ซึ่งจะแปลงสัญญาณที่ได้จากวงจรกำเนิดสัญญาณ DTMF ไปเป็นสัญญาณดิจิตอล เลขฐานสองขนาด 4 บิต โดย ไอซี MT 8870 มีคุณสมบัติการทำงานดังนี้

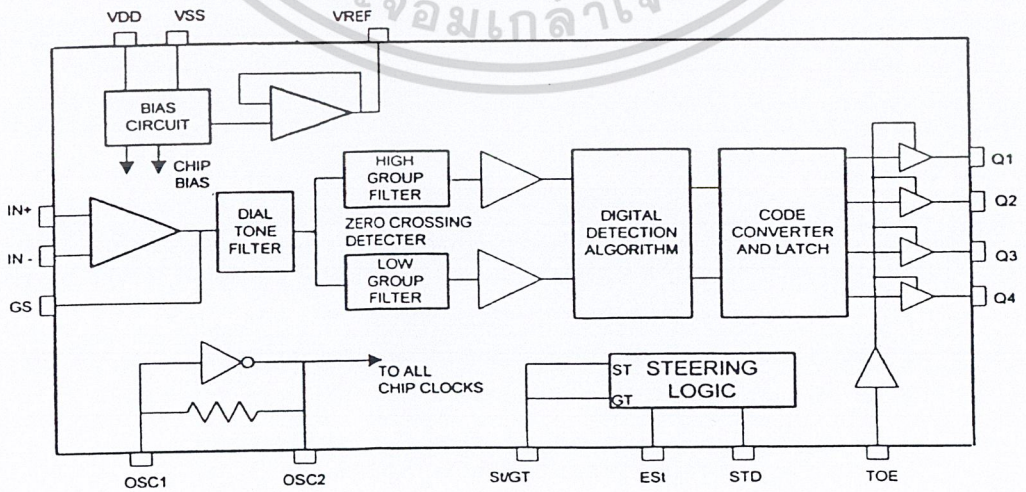
- เป็นตัวรับและถอดรหัสความถี่โทรศัพท์ (DTMF DECODER)
- ใช้กระแสไฟฟ้าน้อย และใช้ไฟเลี้ยงระดับเดียวกับ TTL
- สามารถตั้งอัตราการขยายภายในตัวไอซีได้
- สามารถปรับการ์ดไทม์ (Gurad time) ได้
- เป็นไอซีมีคุณภาพสูง

โครงสร้างของ MT 8870

โครงสร้างภายในของ MT 8870ประกอบไปด้วยวงจรกรองความถี่และวงจรรหัสฟังก์ชั่นทางดิจิตอล เป็นไอซีที่สร้างโดยใช้เทคโนโลยี IOS – CMOS ในส่วนของวงจรกรองความถี่ใช้เทคนิคของสวิทช์คาปาซิเตอร์ฟิลเตอร์ สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิตอลเพื่อตรวจจับและถอดรหัสทั้ง 16 ความถี่ ออกเป็นเลขฐานสองขนาด 4 บิต และเช็คช่วงเวลาที่สัญญาณเข้ามา ส่วนภาคอินพุทเป็นออปแอมป์ ซึ่งสามารถปรับอัตราขยายโดยต่ออุปกรณ์ภายนอกเอาท์พุทเป็นวงจรแลตซ์ 3 สถานะ โครงสร้างของ MT 8870 แสดงในรูปที่ 2.9 และรูปที่ 2.10

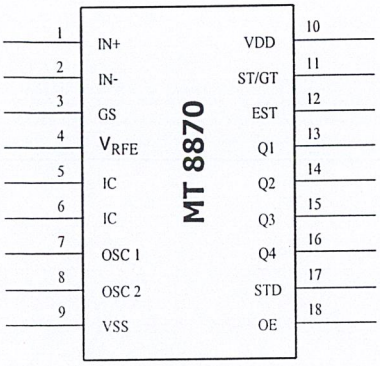
ฟังก์ชั่นการทำงานภายในของ MT 8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ

1. ภาคกรองความถี่ (Filter section)
2. ภาคถอดรหัส (Decoder section)
3. ภาคตรวจสอบสัญญาณ (Steering circuit)
4. ภาคกำเนิดความถี่ (Oscillater)
5. ภาคขยายสัญญาณความแตกต่าง (Differenttial input)



รูปที่ 2.9 แสดงโครงสร้างภายในของไอซี MT 8870

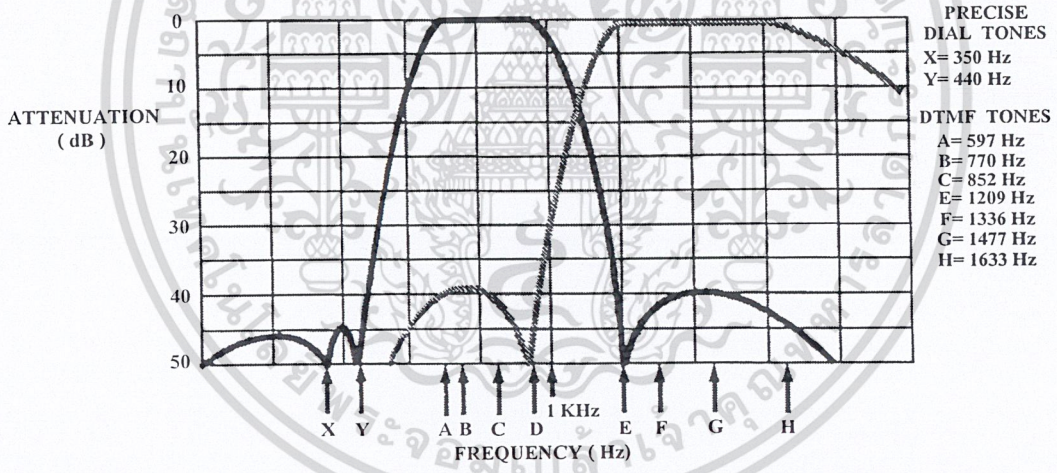
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงรายละเอียดขาของไอซี MT 8870

1. ภาคกรองสัญญาณความถี่ (Filter section)

ในส่วนนี้จะแยกสัญญาณ DTMF ที่เข้ามาเป็นสองกลุ่มความถี่ คือช่วงความถี่สูงและช่วงความถี่ต่ำ โดยใช้วงจรกรองความถี่ที่ อันดับ 6 ชนิดสวิทช์คาปาซิเตอร์ (Six order switched capacitor band pass filter) ซึ่งความถี่ที่แยกได้มี 2 ช่วง คือ ความถี่สูงและความถี่ต่ำ



รูปที่ 2.11 แสดงความถี่ที่ได้จากภาคกรองความถี่

2. ภาคถอดรหัส (Decoder section)

ความถี่ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิตอล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสมเมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา Est (Early Steering) ก็จะแอคทีฟ สำหรับค่าที่ถอดรหัสได้จากความถี่ต่างๆ นั้นแสดงดังตารางที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3. ภาคตรวจสอบสัญญาณ (Steering Circuit)

ก่อนที่จะมีการถอดรหัสความถี่ออกไปทางเอาท์พุท จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่โดยที่สังเกตจากระยะเวลาการกดปุ่มสวิทช์ความถี่เพื่อให้มีช่วงความถี่ที่ออกมาเป็นช่วงเวลาพอสมควร(อยู่ในช่วง การ์ดไทม์) มิฉะนั้นวงจรส่วนนี้จะไม่รับ โดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามารถตั้งได้โดยใช้ RC ต่อภายนอก สัญญาณที่ขา Est จะเป็น " HIGH " นานใกล้เคียงกับระยะเวลาที่ความถี่ DTMF เข้ามาทำให้แรงดัน V สูงขึ้นถึงค่า เทรชโฮลด์ (THRESHOLD) วงจรถอดรหัสจึงจะถอดรหัสออกมาเป็นตัวเลขขนาด 4 บิท

สำหรับคำว่า การ์ดไทม์ (Gurad time) นั้นหมายถึงช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะต้องนานเท่ากับหรือมากกว่า ช่วงเวลาที่ตั้งไว้จึงจะได้รับการยอมรับว่า สัญญาณความถี่นั้นถูกต้อง จึงจะมีการถอดรหัสดังกล่าว โดยช่วงเวลาที่เราตั้งไว้ (RC) ก็คือ การ์ดไทม์นั่นเอง

F (Low)	F (Hi)	NO	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1447	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

ตารางที่ 2.7 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ

4. ภาคกำเนิดความถี่ (Oscillator)

ใน ไอซี MT8870 จะมีวงจรออสซิลเลเตอร์อยู่ภายใน เพียงแต่ต่อคริสตอลขนาด 3.59 เมกกะเฮริตซ์ ก็สามารถใช้งานได้ทันที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

46484

5. ภาคขยายสัญญาณความแตกต่าง (Differential input)

ส่วนอินพุทของไอซี MT8870 เป็นภาคขยายออปแอป์ที่สามารถปรับอัตราขยายได้โดยต่อวงจรภายนอกเข้ากับอินพุท

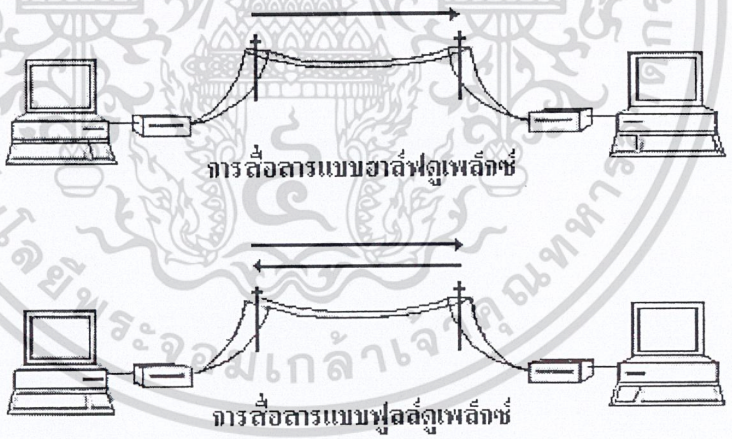
2.5 โมเด็ม (Modem)

โมเด็มเป็นชื่ออุปกรณ์ที่รวมเอาวงจรมอดูเลเตอร์ (modulator) และวงจรดีมอดูเลเตอร์ (demodulator) เอาไว้ด้วยกันซึ่งเป็นอุปกรณ์ที่ทำหน้าที่ในการจัดการสัญญาณที่จะส่งอยู่ในย่านความถี่ที่เหมาะสมกับตัวกลางที่จะส่งผ่านโดยโมเด็มที่ใช้กันในปัจจุบันนั้นทำหน้าที่ในการมอดูเลทสัญญาณดิจิตอลที่ได้จากคอมพิวเตอร์ให้อยู่ในรูปสัญญาณอนาล็อก เพื่อให้ส่งผ่านสายโทรศัพท์ไปได้ ส่วนโมเด็มที่ปลายทางก็จะทำการดีมอดูเลทสัญญาณอนาล็อกที่ส่งมากลับให้อยู่ในรูปสัญญาณดิจิตอลดังเดิม

ในการติดต่อสื่อสารในตัวโมเด็มส่วนใหญ่แล้วจะเป็นการแบบอะซิงโครนัสนั่นคือสัญญาณที่ใช้ในการรับส่งของตัวโมเด็มจะไม่ขึ้นอยู่กับสัญญาณนาฬิกา (Clock) ส่วนแบบซิงโครนัสก็ยังมีการใช้งานส่วนมากจะใช้ในการสื่อสารกับเมนเฟรมคอมพิวเตอร์

ลักษณะการทำงานของโมเด็มสามารถแบ่งได้ 2 แบบ

1. แบบที่สามารถรับส่งข้อมูลในเวลาเดียวกัน (Full – duplex)
2. แบบที่รับหรือส่งข้อมูลได้เพียงอย่างเดียวในขณะใดขณะหนึ่งเท่านั้น(Half – duplex)



รูปที่ 2.12 แสดงลักษณะรูปแบบการรับส่งข้อมูล

2.5.1 มาตรฐานของโมเด็ม

มาตรฐานในการติดต่อสื่อสารของตัวโมเด็มถูกกำหนดขึ้นโดยองค์การที่ชื่อว่า CCITT (Committee Consultative International Telegraph and Telephone) ซึ่งเป็นองค์การที่มีหน้าที่รับผิดชอบเกี่ยวกับการกำหนดมาตรฐาน ในการสื่อสารข้อมูลระหว่างประเทศ มาตรฐานในแต่ละชุดจะถูกแทนด้วยสัญลักษณ์ที่เป็นตัวอักษรภาษาอังกฤษ และมาตรฐานที่เกี่ยวข้องกับโมเด็มจะอยู่ในชุดมาตรฐาน V ซีรีส์ ซึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะมีรายละเอียดเกี่ยวกับ ความเร็ว (Speed) การตรวจสอบความผิดพลาด (Error – checking) และการบีบอัดข้อมูล (Data compression)

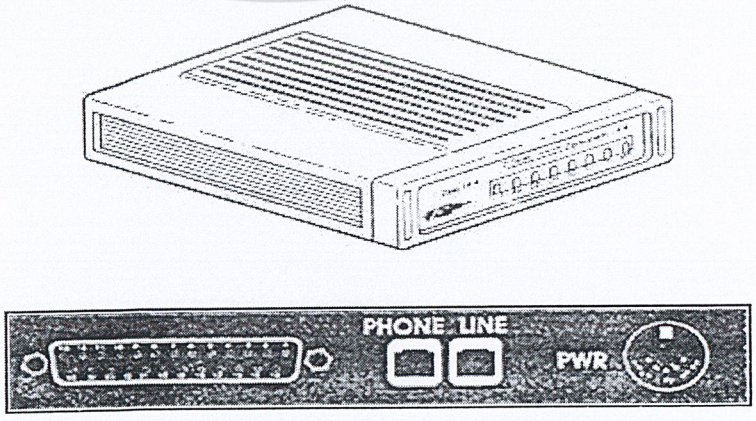
มาตรฐาน	ความหมาย	หน่วย (bps)	หมายเหตุ
V.21	ความเร็ว	300	เป็นมาตรฐานแรก
V.22, Bell 212A	ความเร็ว	1200	
V.22bis	ความเร็ว	2400	เป็นมาตรฐานที่ออกมาในปี 1994
V.32	ความเร็ว	4800 , 9600	
V.32bis	ความเร็ว	14400	รวมถึงความเร็วที่ V.32 มีอยู่ด้วย
V.32 terbo	ความเร็ว	19200	
V.34	ความเร็ว	28800 , 33600	
V.17	ความเร็วของแฟกซ์	14400	
V.42	การแก้ไขข้อผิดพลาด		เพื่อให้เกิดความน่าเชื่อถือในการสื่อสาร
V.42bis	การบีบอัดข้อมูล		เพิ่มความสามารถในการส่งผ่านข้อมูล

ตารางที่ 2.9 แสดงความหมายของมาตรฐานต่าง ๆของโมเด็ม

MNP (Microcom Networking Protocol) เป็นโปรโตคอลที่เกี่ยวกับเทคนิคในการตรวจสอบและแก้ไขข้อผิดพลาด (Error Correcting) และการบีบอัดข้อมูล (Data compression) โดยโปรโตคอลเหล่านี้ จะถูกโปรแกรมไว้ในตัวชิปโมเด็มอยู่แล้ว ซึ่งมีการพัฒนามาอย่างต่อเนื่อง คือ MNP-1 , MNP-2 , MNP-3 , MNP-4 , MNP-5 ตามลำดับ

2.5.2 การแบ่งชนิดของโมเด็มเราสามารถแบบโมเด็มได้ 2 แบบ คือ

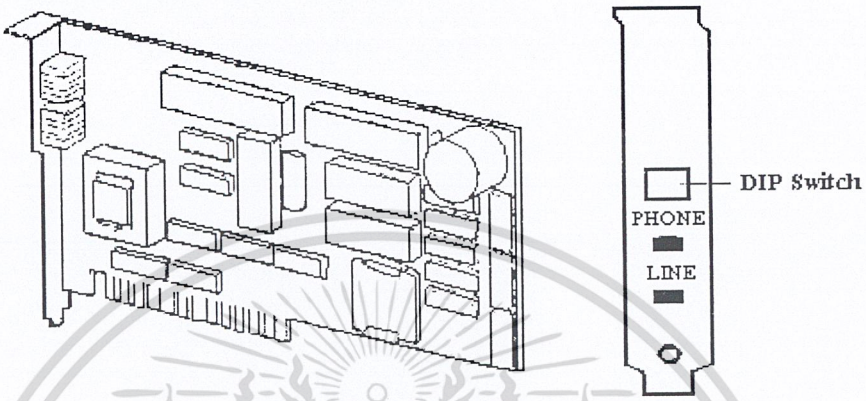
1. โมเด็มแบบต่อภายนอก (External Modem) เป็นโมเด็มที่ติดตั้งภายนอกคอมพิวเตอร์ ต้องมีสายสัญญาณไว้สำหรับต่อกับพอร์ตอนุกรมของคอมพิวเตอร์และต้องมีแหล่งจ่ายไฟให้กับ ตัวโมเด็ม ซึ่งโมเด็มชนิดนี้จะมีข้อดีคือ สามารถที่จะเคลื่อนย้ายได้สะดวกแต่จะมีราคาสูงกว่าโมเด็มชนิดต่อภายในเล็กน้อย



รูปที่ 2.13 แสดงโมเด็มแบบภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. โมเด็มแบบต่อภายใน (Internal Modem) โมเด็มชนิดนี้จะมีลักษณะเป็นการ์ด ซึ่งนำมาเสียบบนสล็อต ในเมนบอร์ดของคอมพิวเตอร์ เนื่องจากติดตั้งการ์ดไว้ภายในเครื่องคอมพิวเตอร์ จึงไม่ต้องมีแหล่งจ่ายไฟต่างหาก รวมถึงไม่ต้องมีสายพอร์ตเชื่อมต่อกับคอมพิวเตอร์และราคาค่อนข้างถูก แต่มีข้อเสียคือไม่สามารถที่จะเคลื่อนย้ายได้ง่ายเหมือนแบบชนิดต่อภายนอก



รูปที่ 2.14 แสดงโมเด็มแบบภายใน

2.5.3 ชุดคำสั่ง ATใช้ในการควบคุมการทำงานของโมเด็ม AT Attention

คำสั่งทุกคำสั่งของโมเด็มต้องขึ้นต้นด้วยตัวอักษร AT แล้วตามด้วยคำสั่งเดียวหรือหลายคำสั่งต่อเนื่องกันก็ได้ ยกเว้นคำสั่ง A/ และ Escape Sequence [+ + +] โดยคำสั่ง AT จะต้องเป็นตัวอักษรตัวใหญ่หรือเล็กทั้งหมด เท่านั้น โมเด็มจะไม่ยอมรับ " aT " หรือ "At " คำสั่งหลังอักษร AT สามารถที่จะเขียนเพียงคำสั่งเดียวหรือหลายคำสั่งต่อเนื่องก็ได้และสามารถที่จะเว้นวรรคระหว่างคำสั่งในบรรทัดเดียวกันเพื่อความสะดวกในการอ่านได้ แต่เมื่อสิ้นสุดบรรทัดแล้วจะต้องกด Enter ด้วย

ตัวอย่างเช่น ATS0=0Q0v1X4&c1\JO\N0

โมเด็มจะตอบสนองคำสั่งต่าง ๆ ด้วยรหัสรายงานการตอบสนองคำสั่งด้วยคำว่า OK ซึ่งหมายความว่า โมเด็มเข้าใจและสามารถปฏิบัติตามคำสั่งนั้นหรือด้วยคำว่า ERROR ซึ่งหมายความว่า โมเด็มไม่เข้าใจคำสั่งนั้นหรือผู้ใช้พิมพ์คำสั่งผิด

A/ ทวนซ้ำคำสั่งบรรทัดสุดท้าย

A/ จะเป็นคำสั่งการทวนคำสั่งสุดท้าย ตัวอย่างเช่น ใช้เมื่อสายโทรศัพท์ไม่ว่างหรือไม่มีการตอบรับ เป็นต้น คำสั่งนี้จะยกเว้นไม่ต้องขึ้นต้นด้วยอักษร AT และไม่ต้องกด Enter ตามด้วย

โหมดคำสั่ง (Command Mode) และโหมดออนไลน์ (Online Mode)

โดยปกติโมเด็มจะต้องอยู่ในโหมดใดโหมดหนึ่งระหว่างโหมดคำสั่งและโหมดออนไลน์ แต่จะเริ่มด้วยโหมดคำสั่ง ในโหมดนี้ข้อมูลที่ส่งไปยังโมเด็มจะถูกตีความว่าเป็นคำสั่งของโมเด็ม และเมื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ทำการติดต่อกับปลายทางได้ โมเด็มจะสวิตช์ไปยังโหมดออนไลน์ ในโหมดนี้โมเด็มจะเห็นทุกอย่างที่ส่งมาเป็นข้อมูลทั้งหมด

+ + + เครื่องหมายนี้เป็นรหัส Escape Scquence

เมื่อโมเด็มได้รับอักขระนี้จะเป็นจากโหมดออนไลน์ไปเป็นโหมดคำสั่ง และคำสั่งนี้ก็เป็นกรณีที่ยกเว้นที่ไม่ต้องมี อักษร AT นำหน้าและไม่ต้องมี Enter ตามหลัง

On เป็นคำสั่งออนไลน์

ในการเปลี่ยนจากโหมดคำสั่งไปเป็นโหมดออนไลน์ หากมีการสลับโมเด็มมาที่โหมดคำสั่ง การพิมพ์คำสั่ง ATO0 จะทำให้โมเด็มกลับมาอยู่ที่โหมดออนไลน์ขณะที่ยังมีเชื่อมต่ออยู่

O0 แนะนำให้โมเด็มออกจากโหมดคำสั่งออนไลน์และกลับไปที่โหมดข้อมูล

O1 การตั้งค่านี้คือ การป้อนคำสั่ง retrain ก่อนย้อนกลับมาที่โหมดข้อมูลออนไลน์

O2 การตั้งค่านี้คือ การป้อนคำสั่งการติดต่อเชื่อมโยงแบบเรตก่อนย้อนกลับมาที่โหมดข้อมูลออนไลน์

A Manual Answer

คำสั่งใช้ในการตอบรับการเรียกเข้ามา ใช้ในกรณีที่ไม่ได้เป็นการตอบรับอัตโนมัติ การพิมพ์ ATA ทำให้โมเด็มพร้อมที่จะยกหูโทรศัพท์ขึ้นเพื่อติดต่อโมเด็มปลายทางและตอบสนองต่อสายเรียกเข้าด้วยการสร้างสัญญาณพาหะและเริ่มกระบวนการกำหนดสัญญาณควบคุม (เสียงกระชั้นถี่ของโมเด็ม) คำสั่งนี้ต้องเป็นเพียงคำสั่งๆเดียวหรือคำสั่งสุดท้ายในสายคำสั่งหากขั้นตอนการกำหนดสัญญาณควบคุมประสบความสำเร็จและมีการเชื่อมต่อเกิดขึ้นข้อความ CONNECT จะปรากฏ หากไม่สามารถตรวจพบสัญญาณพาหะได้ภายในระยะเวลาที่กำหนดในรีจีสเตอร์-S ที่ตั้งเป็น S7 รหัสรายงานการตอบสนองคำสั่งด้วยคำว่า NO CARRIER จะปรากฏ

Bn คือ เลือกมาตรฐานการติดต่อสื่อสาร

คำสั่ง ATBn ทำหน้าที่เลือกมาตรฐานการติดต่อสื่อสาร (ITU หรือ Bell) ที่โมเด็มจะนำมาใช้ ดังรายละเอียดต่อไปนี้:

B0 ใช้มาตรฐาน ITU V.22 ที่ 1200bps B0 เลือกมาตรฐาน ITU V.22 ที่ 1200bps และมาตรฐาน ITU V.21 ที่ 300bps

B1 ใช้มาตรฐาน Bell 212A ที่ 1200bps B1 เลือกมาตรฐาน Bell 212A ที่ 1200bps และมาตรฐาน Bell 103J ที่ 300bps

B2 ไม่เลือกช่องรีเวิร์ส V.23

B3 เลือกช่องรีเวิร์ส V.23

B15 เลือก V.21 เมื่อโมเด็มทำงานที่ 300bps (เหมือนกับ B0)

B16 เลือกมาตรฐาน Bell103J เมื่อโมเด็มทำงานที่ 300bps (เหมือนกับ B1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระนั้นก็ดี การตั้งค่าพารามิเตอร์คำสั่ง ATB1 และ ATB16 อาจใช้ไม่ได้ในบางประเทศ ค่าตั้งต้นเป็นค่าเฉพาะของแต่ละประเทศ

Dn คือ ควบคุมการหมุนเบอร์โทรศัพท์

เป็นคำสั่งในการหมุนโทรศัพท์ คำสั่ง ATDn ใช้ในการหมุนเบอร์โทรศัพท์ (n แทนเลขหมายโทรศัพท์) การเว้นวรรค เครื่องหมายยติภังค์ (-) และวงเล็บ สามารถใช้เพื่อให้ดูเป็นระเบียบได้ เพราะว่าโมเด็มจะไม่สนใจในเครื่องหมายเหล่านี้ ถ้าไม่บ่งบอกว่าเป็นสัญญาณโทน (Tone) หรือ พัลส์ (Pulse) จะถือว่าเป็นระบบโทน และยังมีอักษรที่ใช้ร่วมกับคำสั่ง D นี้อีกมาก ดังจะพบต่อไป

T คือ วิธีหมุนหมายเลขโทรศัพท์ด้วยสัญญาณโทน

ตัวแปลงการหมุนหมายเลขโทรศัพท์ด้วย T จะใช้ร่วมกับคำสั่งหมุนหมายเลขโทรศัพท์ เพื่อแนะนำให้โมเด็มหมุนหมายเลขที่ตามมาด้วยสัญญาณโทน

P คือ วิธีหมุนหมายเลขโทรศัพท์แบบพัลส์

ตัวแปลงการหมุนหมายเลขโทรศัพท์ด้วย P จะนำมาใช้ร่วมกับคำสั่งหมุนหมายเลขโทรศัพท์ เพื่อแนะนำให้โมเด็มหมุนหมายเลขโทรศัพท์ที่ตามมาด้วยระบบพัลส์

W เป็นคำสั่งที่ทำให้โมเด็มหยุดเพื่อรอสัญญาณโทรศัพท์ เช่นเป็นการโทรออกจากสายภายใน (สำหรับบางแห่งที่มีการใช้ตู้สาขา) หลังจากตัด 9 แล้วจะหยุดรอสัญญาณว่าให้มีสายว่างก่อนที่จะหมุนหมายเลขเพื่อโทรออกภายนอกต่อไป เช่น

AT D 9 w 212-555-2525

Comma (,) เครื่องหมายนี้ใช้เพื่อให้โมเด็มหยุดเป็นเวลา 2 วินาที ก่อนที่จะหมุนหมายเลขต่อไป ปกติจะใช้สำหรับการโทรแบบ Call Waiting เพื่อจะรอให้มีการตอบรับเสียก่อน มีตัวอย่างรูปแบบการใช้ดังนี้

AT D *70,1 415 555 1212

Semicolon(;) ใช้เพื่อให้โมเด็มกลับไปสู่โหมดคำสั่ง หลังจากการหมุนหมายเลขซึ่งติดต่อกับโมเด็มปลายทางไม่ได้ จะเป็นประโยชน์มากในกรณีที่มีเลขหมายให้ติดต่อหลายเลขหมาย เช่น ในการติดต่อติดต่อกับธนาคาร เป็นต้น ตัวอย่างได้แก่ คำสั่งข้างล่างเป็นการโทรติดต่อกับเบอร์แรกแต่ไม่สำเร็จ จึงทำการหมุนเบอร์ที่สองซึ่งปรากฏว่าสำเร็จ

AT DT 9,1-916-555-1212;

AT DT 455-56733-844 #

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

En คือ สะท้อนคำสั่ง

คำสั่ง ATEn โดยที่ n แทน 0 หรือ 1 ทำหน้าที่กำหนดว่า ควรแสดง (สะท้อน) คำสั่งที่คุณป้อนด้วยแป้นคีย์ให้กับโมเด็มในโหมดคำสั่งไว้บนหน้าจอคอมพิวเตอร์หรือไม่

E0 ไม่ต้องแสดงคำสั่งบนคอมพิวเตอร์

E1 แสดงคำสั่งบนคอมพิวเตอร์ (ค่าตั้งต้น)

หากคำสั่งที่คุณพิมพ์ไม่ปรากฏบนหน้าจอคอมพิวเตอร์ เป็นไปได้ว่า มีการตั้งซอฟต์แวร์ของคุณเพื่อไม่ให้รับคำสั่งที่สะท้อนมาจากระบบระยะไกล คุณแก้ไขได้ด้วยการพิมพ์คำสั่ง ATE1 หากคำสั่งที่คุณพิมพ์ปรากฏบนหน้าจอคอมพิวเตอร์พร้อมด้วยตัวอักษรที่ปรากฏซ้ำ ๆ เช่นคำว่าIIKKEETTHHIISS ให้พิมพ์คำสั่ง ATE0

! คือ วางหูโทรศัพท์ชั่วคราว

ตัวแปลงการหมุนหมายเลขโทรศัพท์ด้วยเครื่องหมาย ! ทำหน้าที่เป็นสัญญาณสลับ (หรือสัญญาณวางหูโทรศัพท์ชั่วคราว) ตัวแปลงนี้ทำให้โมเด็มวางสาย (หรือเข้าสู่สภาวะวางหูโทรศัพท์) นานประมาณ 0.5 วินาทีหลังจากนั้นจึงกลับเข้าสู่สภาวะพร้อมหมุนหมายเลขโทรศัพท์

@ คือ รอระยะเวลาที่ไม่มีการรับสาย

ตัวแปลงการหมุนหมายเลขโทรศัพท์ด้วยเครื่องหมาย @ ในสตริงการโทรจะแนะนำให้โมเด็มรอระยะเวลาที่ไม่มีการรับสายนาน 5 วินาทีหลังจากหมุนหมายเลขโทรศัพท์ หากไม่พบ สัญญาณเงียบ โมเด็มจะส่งรหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า NO ANSWER ให้กับผู้ใช้

S บ่งบอกถึงเลขหมายที่โมเด็มเก็บเอาไว้ รูปแบบในการหมุนโทรศัพท์จากเบอร์ซึ่งได้บันทึกเอาไว้ในหน่วยความจำคือ

AT DS = n

เมื่อ n คือตำแหน่งในการเก็บหมายเลขโทรศัพท์ด้วยคำสั่ง &Z

DT Redial

คำสั่ง AT DT จะทวนหมายเลขสุดท้ายซึ่งคล้ายกับ A/ ต่างกันที่ต้องมี AT นำหน้า และจะหมุนหมายเลข โดยไม่ต้องทำคำสั่งอื่น ๆ ที่อยู่ในบรรทัดเหมือนกับที่ A/ ทำ

Hn คือ ตัวเลือกสลับการวางหูโทรศัพท์

คำสั่ง ATHn จะทำให้โมเด็มวางหูโทรศัพท์หรือเตรียมโมเด็มให้พร้อมสำหรับการหมุนหมายเลขโทรศัพท์

ATH0 ทำให้โมเด็มวางหูโทรศัพท์ (ค่าตั้งต้น)

ATH1 ทำให้โมเด็มยกหูโทรศัพท์ขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ln คือ ควบคุมเสียงของลำโพง

คำสั่ง ATLn ในการกำหนดเสียงของลำโพง

L0 เสียงค่อยมาก

L1 เสียงค่อย

L2 เสียงดังปานกลาง

L3 เสียงดังมาก

Mn คือ การเลือกเปิด/ปิดลำโพง

คำสั่ง ATMn ใช้ในการเปิดหรือปิดเสียง

M ปิดเสียงตลอดเวลา

M1 เปิดเสียงจนกระทั่งมีสัญญาณพาห์ (Carrier Detected)

M2 เปิดเสียงเมื่อโมเด็มอยู่สภาวะพร้อมหมุนหมายเลขโทรศัพท์

M3 ปิดเสียงขณะที่มีสัญญาณพาห์และระหว่างการหมุนโทรศัพท์

Nn คือ การติดต่อตัวเลือกกระบวนการเพื่อกำหนดสัญญาณควบคุม

คำสั่ง ATNnโดยที่ n แทน 0 หรือ 1 กำหนดว่าโมเด็มต้นทางควรจะแสดงให้ผู้ใช้ทราบถึงการติดต่อเชื่อมโยงกับโมเด็มปลายทางหากความเร็วของโมเด็มปลายทางแตกต่างจากโมเด็มต้นทางหรือไม่

N0 เมื่อทำหน้าที่สร้างการเชื่อมต่อหรือรับการเชื่อมต่อ สัญญาณการติดต่อเชื่อมโยงจะปรากฏเป็นสัญญาณมาตรฐานตามที่ระบุด้วยรีจีสเตอร์-S เป็น S37 และเมื่อผู้ใช้ ได้เลือกตัวเลือกคำสั่ง ATBnไว้แล้ว

N1 เมื่อทำหน้าที่สร้างการเชื่อมต่อหรือรับการเชื่อมต่อ สัญญาณการติดต่อเชื่อมโยงจะปรากฏเป็นสัญญาณมาตรฐานตามที่ระบุด้วยรีจีสเตอร์-S เป็น S37 และเมื่อผู้ใช้ ได้เลือกตัวเลือกคำสั่ง ATBn ไว้แล้ว ในระหว่างกระบวนการกำหนดสัญญาณควบคุมโมเด็มจะถอยกลับมาที่ความเร็วต่ำลงได้หากผู้ใช้ต้องการ (ค่าตั้งต้น)

^M Carriage return

^M หมายถึงการขึ้นบรรทัดใหม่ที่ใช้เมื่อจบคำสั่งในแต่ละบรรทัด

Qn คือ ตัวเลือกแสดงรหัสผลลัพธ์ (Result Codes) ทำงานหรือหยุดทำงาน

ใช้สั่งให้รหัสผลลัพธ์ที่โมเด็มจะแสดงออกมาให้เห็นบนหน้าจอคอมพิวเตอร์ทำงานหรือไม่ทำงานเช่น OK, CONNECT , BUSY , RING, ERROR และอื่น ๆ Q1 จะทำให้โมเด็มไม่แสดงค่าเหล่านี้ออกมา แต่ Q0 จะเป็นการยอมให้มีการแสดงค่าเหล่านี้ ปกติค่าเริ่มต้นจะเป็น Q0

Q0 การแสดงรหัสรายงานการตอบสนองคำสั่งของโมเด็มทำงาน

Q1 การแสดงรหัสรายงานการตอบสนองคำสั่งของโมเด็มไม่ทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Vn คือ ตัวเลือกการจัดรูปแบบรหัสรายงานการตอบสนองคำสั่งของโมเด็ม

คำสั่ง ATVn โดยที่ n แทน 0 หรือ 1 ทำหน้าที่กำหนดว่าควรแสดงรหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยรหัสที่เป็นตัวเลข(แบบย่อ)หรือตัวอักษร (แบบเต็ม) รหัสแบบตัวเลขจะประกอบด้วยตัวเลข 1 หรือ 2 ตัว และผู้ใช้จะสามารถใช้รูปแบบนี้เมื่อโปรแกรมที่ทำหน้าที่ควบคุมโมเด็มคือโปรแกรมอีมูลเลชั่นเทอร์มินัลซอฟต์แวร์ที่ใช้แฟ้มสคริปต์ ศึกษารายการรหัสรายงานการตอบสนอง คำสั่งของโมเด็มแบบย่อและแบบเต็มได้จากรายละเอียดที่ปรากฏในตอนต้น

พิมพ์คำสั่ง ATV หรือ ATV0 เพื่อเลือกรหัสแบบตัวเลข ค่าตั้งต้นจากโรงงานจะแสดงรหัสเป็นตัวอักษร (ATV1) คุณอาจเลือกป้อนคำสั่ง ATV1 เพื่อรีเซ็ตค่าตั้งต้นจากโรงงานหลังจากเปลี่ยนแปลงการตั้งค่านี้ไปก่อนหน้าแล้วหรือเลือกรหัสแบบเต็ม (ตัวอักษร) ข้อความแสดงขั้นตอนการติดต่อเชื่อมโยง (รหัสรายงานการตอบสนองคำสั่งของโมเด็มแบบเพิ่มเติม) คือ ข้อความที่ประกอบด้วยค่าที่เป็นตัวเลขตั้งแต่ 40 ตัวขึ้นไป

Wn คือ การเลือกข้อความแสดงขั้นตอนการติดต่อเชื่อมโยง

คำสั่ง ATWn โดยที่ n แทน 0, 1, หรือ 2 จะทำงานร่วมกับรีจีสเตอร์-S เป็น S95 เพื่อทำหน้าที่กำหนดว่าควรจะใช้รหัสย่อยของรหัสรายงานการตอบสนองคำสั่งของโมเด็ม หรือที่เรียกว่า ข้อความแสดงขั้นตอนการติดต่อเชื่อมโยงหรือรหัสรายงานการตอบสนองคำสั่งของโมเด็มแบบเพิ่มเติมอย่างไร เพื่อรายงานชนิดของการเชื่อมต่อ โปรโตคอลและเทคนิคการติดต่อสื่อสารอื่น ๆ ที่เกิดขึ้นจากกระบวนการเพื่อกำหนดสัญญาณควบคุมและการติดต่อเชื่อมโยงที่เกิดขึ้นในภายหลัง

ผู้ใช้สามารถแทน n ในคำสั่ง ATWn ได้ด้วยตัวเลือกต่าง ๆ ดังต่อไปนี้:

W0 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า " CONNECT " จะรายงานความเร็วของ DTE หากตั้งค่ารีจีสเตอร์-S เป็น S95=0 จะทำให้ฟังก์ชันรหัสรายงานการตอบสนองคำสั่งของโมเด็มแบบเพิ่มเติมไม่ทำงาน

W1 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "CONNECT" จะรายงานความเร็วของ DTE หากตั้งค่ารีจีสเตอร์-S เป็น S95=0 เฉพาะรหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า " CARRIER " และ " PROTOCOL " เท่านั้นที่จะทำงาน

W2 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "CONNECT" จะรายงานความเร็วของ DCE (โมเด็ม-ถึง-โมเด็ม)หากตั้งค่ารีจีสเตอร์-S เป็น S95=0 จะทำให้ฟังก์ชันรหัสรายงานการตอบสนองคำสั่งของโมเด็มแบบเพิ่มเติมทั้งหมดไม่ทำงาน

Xn คือ ตัวเลือกแสดงชนิดของรหัสรายงานการตอบสนองคำสั่งของโมเด็มเป็นเซ็ต/โทร

คำสั่ง ATXn โดยที่ n แทน 0-4 ทำหน้าที่ควบคุมวิธีที่โมเด็มจะตอบสนองต่อสัญญาณโทนและสัญญาณไม่ว่างและวิธีที่โมเด็มจะแสดงรหัสรายงานการตอบสนองคำสั่งด้วยคำว่า "CONNECT" ผู้ใช้สามารถระบุคำสั่ง ATXn ได้ด้วยตัวเลือกต่าง ๆ ดังต่อไปนี้:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

X0 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "0-4" ทำงาน การตรวจสอบสัญญาณไม่ว่างและสัญญาณโทนให้หมุนหมายเลขโทรศัพท์ไม่เปิดทำงาน

X1 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "0-5" และ "10" ทำงาน การตรวจสอบสัญญาณไม่ว่างและสัญญาณโทนให้หมุนหมายเลขโทรศัพท์ไม่เปิดทำงาน

X2 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "0-6" และ "10" การตรวจสอบสัญญาณไม่ว่างและสัญญาณโทนให้หมุนหมายเลขโทรศัพท์เปิดทำงาน

X3 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "0-5" , "7", และ "10" เปิดทำงาน การตรวจสอบสัญญาณไม่ว่างเปิดทำงาน ขณะที่การตรวจสอบสัญญาณโทนให้หมุนหมายเลขโทรศัพท์ไม่เปิดทำงาน

X4 รหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "0-7" และ "10"ทำงาน การตรวจสอบสัญญาณไม่ว่างและสัญญาณโทนให้หมุนหมายเลขโทรศัพท์เปิดทำงาน

ข้อควรระวัง:บางประเทศไม่อนุญาตให้ปิดการทำงานของตัวเลือกการตรวจสอบสัญญาณไม่ว่างและสัญญาณโทนให้หมุนหมายเลขโทรศัพท์

Yn คือ ตัวเลือกวางสายหากมีระยะเว้นวรรคนาน

คำสั่ง ATYn โดยที่ n แทน 0 หรือ 1 ทำหน้าที่กำหนดว่าโมเด็มควรจะวางสายที่โทรอยู่หรือไม่เมื่อโมเด็มรับสัญญาณที่มีระยะเว้นวรรคนาน ๆ (หยุดประมาณ 1.6 วินาที) ในระหว่างการเชื่อมต่อด้วยมาตรฐาน V.22bis

Y0 ทำให้ตัวเลือกการวางสายหากมีระยะเว้นวรรคนาน ๆ ไม่เปิดทำงาน(สนับสนุนเฉพาะเมื่อต้องการอ้างอิงความเข้ากันได้เท่านั้น)

Y1 ทำให้ตัวเลือกการวางสายหากมีระยะเว้นวรรคนาน ๆ เปิดทำงาน (ไม่สนับสนุน)

Zn คือ เรียกใช้ฐานข้อมูลที่จัดเก็บไว้

คำสั่ง ATZn โดยที่ n แทน 0 จะวางทุกสายที่กำลังอยู่ในขั้นตอนการเชื่อมต่อและโหลดโพรไฟล์การจัดรูปแบบผู้ใช้ที่จัดเก็บไว้ในหน่วยความจำ NVRAM ในฐานะโพรไฟล์การจัดรูปแบบที่กำลังเปิดใช้งานขึ้นมาอีกครั้งหนึ่ง

Z0 วางสายและโหลดโพรไฟล์ที่อยู่ในตำแหน่งการจัดเก็บ 0 ในฐานะโพรไฟล์การจัดรูปแบบที่กำลังเปิดใช้งานขึ้นมาอีกครั้งหนึ่ง

&Dn คือ ตัวเลือกเครื่องเทอร์มินัลพร้อมที่จะติดต่อกับโมเด็ม (DTR)

คำสั่ง AT&Dn โดยที่ n แทน 0-3 ทำหน้าที่ควบคุมวิธีการใช้สัญญาณเครื่องเทอร์มินัลพร้อมที่จะติดต่อกับโมเด็ม (DTR) ของโมเด็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

&D0 ไม่สนใจสัญญาณ DTR ที่ส่งมาจากคอมพิวเตอร์และกำหนดว่าสัญญาณนี้เปิดทำงานอยู่ตลอดเวลา

&D1 ควบคุมสัญญาณ DTR และเมื่อเกิดกระบวนการส่งสัญญาณ DTR จาก "เปิดสู่ปิด" คำสั่ง AT นี้จะสลับไปยังโหมดคำสั่ง ป้อนรหัสรายงานการตอบสนองคำสั่งของโมเด็มด้วยคำว่า "OK" และทำให้โมเด็มเชื่อมต่ออยู่เช่นนั้น

&D2 ควบคุมสัญญาณ DTR และเมื่อเกิดกระบวนการส่งสัญญาณ DTR จาก "เปิดสู่ปิด" คำสั่ง AT นี้จะทำการวางสายและสลับไปยังโหมดคำสั่ง

&D3 ควบคุมสัญญาณ DTR และเมื่อเกิดกระบวนการส่งสัญญาณ DTR จาก "เปิดสู่ปิด" คำสั่ง AT นี้จะทำการวางสาย เซ็ตโมเด็มขึ้นมาอีกครั้งและสลับไปยังสภาวะเมื่อเริ่มต้นการทำงานเป็นครั้งแรก

&Fn คือ การตั้งค่าเพื่อโหลดจากโรงงาน

คำสั่ง AT&F จะโหลดพารามิเตอร์ค่าตั้งต้นของโรงงานจาก ROM เข้าสู่โพรไฟล์การจัดรูปแบบที่กำลังเปิดใช้งาน พร้อมทั้งแทนที่พารามิเตอร์ที่จัดเก็บไว้ในโพรไฟล์ดังกล่าว คำสั่งนี้สามารถป้อนลงในเครื่องได้ด้วยตัวของมันเอง หากใช้คำสั่งนี้ร่วมกับคำสั่ง AT อื่น ๆ ฟังก์ชันของคำสั่งนี้จะไม่ได้รับการสนใจ

&F0 เรียกใช้การตั้งค่าจากโรงงานในฐานะการจัดรูปแบบที่กำลังเปิดใช้งานอีกครั้งหนึ่ง

&F5 เรียกใช้การตั้งค่าจากโรงงานที่เหมาะสมสำหรับโหมด ETC อีกครั้งหนึ่งในฐานะการจัดรูปแบบที่กำลังเปิดใช้งาน คำสั่งนี้ทำให้โหมด ETC เปิดการทำงาน คำสั่งนี้จะกำหนดการตรวจสอบโทรศัพท์ระบบเซลลูล่าร์ให้โดยอัตโนมัติ ตัวเลือกต่อไปนี้จะกำหนดด้วย &F5:

การตั้งค่าจากโรงงาน
การแก้ไขข้อผิดพลาดที่เป็น LAPM เพียงอย่างเดียว \N4
ระดับการส่งที่กำหนดตายตัวสำหรับโทรศัพท์ระบบเซลลูล่าร์ S92
รอสัญญาณพาหะ = 90 วินาที S7=90
หน่วงเวลาการสูญเสีย CD = 10 วินาที S10=100
ฟังก์ชัน FF/FB โดยอัตโนมัติเปิดทำงาน N/A
เริ่มต้นที่ 9600bps S40=2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

&Mn คือ โหมดการติดต่อสื่อสาร

คำสั่ง AT&Mn โดยที่ n แทน 0-4 ทำหน้าที่กำหนดวิธีการควบคุมการไหลของข้อมูลระหว่างคอมพิวเตอร์และโมเด็มท้องถิ่น

&M0 โหมดอะซิงโครนัส (ค่าตั้งต้น สำหรับความเข้ากันได้เท่านั้น)

&Qn คือ โหมดการติดต่อสื่อสารแบบอะซินโครนัส

&Q0 โหมดอะซิงโครนัสถูกบัฟเฟอร์ (เหมือนกับ \N0)

&Q5 โหมดการควบคุมความผิดพลาดถูกบัฟเฟอร์ (ค่าตั้งต้น เหมือนกับ \N3)

&Q6 โหมดอะซิงโครนัสถูกบัฟเฟอร์ (เหมือนกับ \N0)

&Sn คือ ตัวเลือกพร้อมส่งข้อมูล (DSR)

คำสั่ง AT&Sn ทำหน้าที่ควบคุมฟังก์ชันต่าง ๆ ของวงจร DSR ในโมเด็ม

&S0 สัญญาณ DSR จะเปิดการทำงานอยู่ตลอดเวลาเมื่อโมเด็มเปิดทำงาน (ค่าตั้งต้น)

&S1 สัญญาณ DSR จะเปิดการทำงานในระหว่างกระบวนการเพื่อกำหนดสัญญาณควบคุมและปิดการทำงานเมื่อสูญเสียสัญญาณพาหะ

&Tn คือ คำสั่งทดสอบตัวเอง

คำสั่ง AT&Tn อนุญาตให้ผู้ใช้ทำการทดสอบเพื่อตรวจหาข้อบกพร่องบนโมเด็ม

&T0 ล้มเหลว หยุดการทดสอบที่กำลังดำเนินการอยู่

&T1 วงรอบระบบอะนาล็อค การทดสอบนี้จะทำหน้าที่ตรวจสอบการทำงานของโมเด็มรวมถึงการเชื่อมต่อระหว่างโมเด็มและคอมพิวเตอร์ โมเด็มต้องอยู่ในสภาวะคำสั่ง (ออฟไลน์) เมื่อกำลังเปิดการทดสอบนี้

&T3 การทดสอบวงรอบย้อนกลับระบบอะนาล็อค

&T6 การทดสอบวงรอบย้อนกลับระบบดิจิตอลระยะไกล การทดสอบนี้สามารถตรวจสอบความพร้อมของโมเด็มต้นทาง การลิงค์ระบบการติดต่อสื่อสารและโมเด็มระยะไกลเมื่อทำการทดสอบนี้ โมเด็มต้องอยู่ในโหมดออนไลน์ขณะที่การควบคุมการไหลของข้อมูลไม่ทำงาน

&V คือ ดูโพรไฟล์การจัดรูปแบบ

คำสั่ง AT&V แสดงรายละเอียดของโพรไฟล์การจัดรูปแบบที่กำลังเปิดใช้งานอยู่

&Wn คือ เขียนโพรไฟล์ที่กำลังเปิดใช้งานลงไปที่หน่วยความจำ

คำสั่ง AT&Wn โดยที่ n แทน 0 จะช่วยให้คุณบันทึกสำเนาของโพรไฟล์การจัดรูปแบบที่กำลังเปิดใช้งานอยู่ลงใน NVRAM ผู้ใช้สามารถเรียกคืนโพรไฟล์นี้ได้ทุกเวลาด้วยการใช้คำสั่ง ATZ หรือรีเซ็ตพลังงานของโมเด็มกลับขึ้นมาใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

&Yn คือ เลือกโพรไฟล์ที่จัดเก็บไว้สำหรับการรีเซ็ต

คำสั่งนี้นำมารวมไว้สำหรับความเข้ากันได้กับโปรแกรมประยุกต์ที่ใช้คำสั่ง &Y0 คำสั่งนี้จะไม่ส่งผลต่อการทำงานของโมเด็ม

&Y0 เลือกโพรไฟล์ที่จัดเก็บไว้ใน 0 ขณะที่รีเซ็ตพลังงานของโมเด็มกลับขึ้นมาใหม่

&Y1 ไม่สนับสนุน ส่งข้อความ "ERROR"

&Zn=x คือ จัดเก็บหมายเลขโทรศัพท์

คำสั่ง AT&Zn=x จะนำมาใช้เพื่อจัดเก็บหมายเลขโทรศัพท์เพื่อโทรติดต่อในภายหลังโดยใช้คำสั่ง ATDS=n (หมุนหมายเลขโทรศัพท์ที่จัดเก็บไว้) โดยที่ n ในคำสั่งนี้จะแทน 0 หรือ 1 ซึ่งก็คือตำแหน่งที่จัดเก็บ 2 ตำแหน่งและ x คือหมายเลขโทรศัพท์ที่จัดเก็บไว้ สตริงการโทรประกอบด้วยตัวอักษรไม่เกิน 40 ตัวอักษร ตัวอย่างเช่น

AT &Z0 = *70,1-516-555-1212

ต่อไปเป็นตัวอย่างในการหมุนเลขหมายที่เพิ่งจัดเก็บไป เลขหมายที่จัดเก็บจะอยู่ในหน่วยความจำแม้ว่าจะปิดโมเด็มไปก็ตาม

AT DS = 0

\Gn คือ การควบคุมการไหลของข้อมูลบนพอร์ตโมเด็ม

คำสั่งAT\Gnทำหน้าที่กำหนดว่าการควบคุมการไหลของข้อมูลควรอยู่ในสถานะ XON/XOFF

\G0 ส่งข้อความ "OK" สำหรับความเข้ากันได้ (ค่าตั้งต้น)

\G1 ไม่สนับสนุน ส่งข้อความ "ERROR"

\Jn คือ ปรับอัตราการควบคุมเป็น BPS

\J0 ปิดคุณสมบัตินี้ (ค่าตั้งต้น)

\J1 เปิดคุณสมบัตินี้

\Kn คือ ยุติการควบคุม

คำสั่ง AT\Kn กำหนดวิธีที่โมเด็มจะใช้เพื่อจัดการกับสัญญาณหยุดที่รับจาก DTE ท้องถิ่นระหว่างขั้นตอนการเชื่อมต่อ (ออนไลน์)

\K5 โมเด็มจะส่งสัญญาณหยุดให้กับโมเด็มระยะไกลเป็นลำดับพร้อมด้วยข้อมูลที่ส่งชนิดไม่มีข้อผิดพลาด/ไม่เร่งจังหวะ (ค่าตั้งต้น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

\Nn คือ การเลือกโหมดควบคุมความผิดพลาด

คำสั่งAT\Nn กำหนดชนิดของการแก้ไขข้อผิดพลาดที่โมเด็มสนับสนุนเมื่อส่งหรือรับข้อมูล

\N0 โหมดบัฟเฟอร์ ไม่มีการควบคุมความผิดพลาด (เหมือนกับ &Q6)

\N1 โหมดบัฟเฟอร์ (เหมือนกับ \N0)

\N2 LAPM, MNPโหมดหยุดการเชื่อมต่อหรือที่รู้จักกันในอีกชื่อว่าโหมดที่เชื่อถือได้

\N3 LAPM, MNP, หรือบัฟเฟอร์ (ค่าตั้งต้น) โมเด็มพยายามเชื่อมต่อในโหมดควบคุมความผิดพลาด LAPM หากล้มเหลว โมเด็มจะพยายามเชื่อมต่อในโหมด MNP หากยังล้มเหลวอีก โมเด็มก็จะพยายามเชื่อมต่อในโหมดบัฟเฟอร์และทำงานต่อไป หรือที่รู้จักกันในชื่อ โหมดที่เชื่อถือได้โดยอัตโนมัติด้วยมาตรฐาน V.42 (เหมือนกับ &Q5)

\N4 LAPM หรือหยุดการเชื่อมต่อ โมเด็มพยายามเชื่อมต่อในโหมดควบคุมความผิดพลาด LAPM หากล้มเหลว สายจะถูกตัด

\N5 MNP หรือโหมดหยุดการเชื่อมต่อ โมเด็มพยายามเชื่อมต่อโดยใช้ขั้นตอนการควบคุมข้อผิดพลาดแบบ MNP 2-4 หากล้มเหลว โมเด็มจะตัดการเชื่อมต่อ หรือที่รู้จักกันในชื่อโหมดที่เชื่อถือได้ MNP

\Qn คือ การเลือกการควบคุมการไหลของข้อมูลในพื้นที่

คำสั่ง AT\Qn กำหนดประเภทของการควบคุมการไหลของข้อมูลที่ใช้บนพอร์ตซีเรียลเพื่อปรับความเร็วพอร์ตโมเด็มที่แตกต่างกัน

\Q0 ทำให้ฟังก์ชันควบคุมการไหลของข้อมูลไม่ทำงาน (เหมือนกับ &K0)

\Q1 กำหนดฟังก์ชันควบคุมการไหลของข้อมูลเป็น XON/XOFF (เหมือนกับ &K4)

\Q3 RTS/CTS เป็น DTE (ค่าตั้งต้น เหมือนกับ &K3)

\Tn คือ ตัวนับเวลาหยุดทำงานก่อนตัดการเชื่อมต่อ

คำสั่ง AT\Tn ระบุช่วงเวลา (เป็นนาที) ที่โมเด็มจะรอ ก่อนตัดการเชื่อมต่อเมื่อไม่มีการส่งหรือรับข้อมูล ช่วงเวลากำหนดเป็น n = 0 - 255 การตั้งค่าเป็น 0 จะทำให้ตัวนับเวลาไม่ทำงาน คุณสามารถเลือกกำหนดตัวนับเวลาในรีจีสเตอร์-S เป็น S30 ฟังก์ชันนี้จะใช้ได้เฉพาะในโหมดบัฟเฟอร์

%Cn คือ ควบคุมการบีบขนาดข้อมูล

คำสั่ง AT%Cn ทำหน้าที่กำหนดการทำงานของการบีบขนาดข้อมูลมาตรฐาน V.42bis และ MNP Class 5 การเปลี่ยนแปลงออนไลน์จะไม่เริ่มทำงานจนกว่าผู้ใช้จะหยุดการเชื่อมต่อ

%C0 การบีบขนาดข้อมูลด้วยมาตรฐาน V.42bis/MNP Class 5 ไม่ทำงาน (ไม่มีการบีบขนาดข้อมูล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

%C1 การบีบขนาดข้อมูลด้วยมาตรฐาน MNP Class 5 ทำงาน (ไม่ใช่ด้วยมาตรฐาน V.42bis)

%C2 การบีบขนาดข้อมูลด้วยมาตรฐาน V.42bis ทำงาน (ไม่ใช่ด้วยมาตรฐาน MNP Class 5)

%C3 การบีบขนาดข้อมูลด้วยมาตรฐาน V.42bis/MNP Class 5 ทำงาน (ค่าตั้งต้น)

S ริจิสเตอร์ (Registers)

โมเด็มที่เป็นเฮย์คอมแพททิเบิลจะเก็บค่าต่าง ๆ ที่เกี่ยวข้องกับโมเด็มไว้ในหน่วยความจำที่ชื่อ S รีจิสเตอร์เหล่านี้จะแบ่งเป็น S0 , S1 , S2 และเรียงต่อไปเรื่อยๆ จำนวนของ S รีจิสเตอร์จะขึ้นอยู่กับแต่ละโมเด็ม แต่โมเด็มส่วนใหญ่จะมี 30 หรือมากกว่า

การอ้างถึงรีจิสเตอร์-S

S0 คือ เสียงกริ่งเพื่อรับสาย

รายละเอียดของรีจิสเตอร์S0 เป็นตัวกำหนดจำนวนของเสียงกริ่งที่ต้องการก่อนที่โมเด็มจะเข้าสู่สภาวะพร้อมที่จะยกหูโทรศัพท์เพื่อรับสายเรียกเข้า (ตอบรับอัตโนมัติ) ค่าปรากฏระหว่าง 0 - 255 ส่วนATS0=0จะทำให้ฟังก์ชันตอบรับอัตโนมัติไม่ทำงาน ค่าตั้งต้นเป็น 0

S1 คือ ตัวนับเสียงกริ่ง

รีจิสเตอร์นี้สำหรับอ่านอย่างเดียว ค่าของ SI จะเพิ่มขึ้นทุกครั้งพร้อมกับเสียงกริ่ง หากไม่ปรากฏเสียงกริ่งระหว่างช่วงหยุดทุก ๆ 6 วินาที ย่อมแสดงว่า รีจิสเตอร์นี้ถูกลบออกแล้ว ค่าของ S1 กำหนดได้ตั้งแต่ 0 - 255 ค่าตั้งต้นคือ 0 แต่ทั้งนี้อาจมีข้อกำหนดเฉพาะในบางประเทศ

S2 คือ ตัวอักษรเอสเคปของคำสั่ง AT

รีจิสเตอร์ S2 กำหนดตัวอักษร ASCII ที่ใช้ในชุดลำดับเอสเคป คำสั่งนี้จะนำมาใช้เพื่อนำโมเด็มกลับเข้าสู่โหมดคำสั่งอีกครั้งโดยที่ยังเชื่อมต่ออยู่กับโมเด็มระยะไกล ค่าตั้งต้นคือ S2=43 ซึ่งก็คือเครื่องหมาย "+" ดังนั้นค่าตั้งต้นของชุดลำดับเอสเคปจึงเป็น +++ ค่า ASCII ที่กำหนดเป็น 127 และต่ำกว่านี้จะนำมาใช้ได้ ถ้าต้องการปิดการทำงานของชุดลำดับเอสเคปนี้ ให้ตั้ง S2 เป็นค่าที่สูงกว่า 127

S3 คือ ตัวอักษระเพื่อยกเลิกสายคำสั่ง

รีจิสเตอร์นี้ประกอบด้วยค่า ASCII ของตัวอักษรเพื่อยกเลิกสายคำสั่ง (หรือเครื่องหมายสิ้นสุดบรรทัด) ค่าตั้งต้นจากโรงงาน คือ ASCII13หรือเครื่องหมายแสดงสิ้นสุดบรรทัด คุณสามารถกำหนดรีจิสเตอร์S3 เป็นค่าใด ๆ ก็ได้ระหว่าง 0 และ 127

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S4 คือ ตัวอักษรเพื่อจัดรูปแบบการตอบสนอง

รีจิสเตอร์นี้ประกอบด้วยค่า ASCII ของตัวอักษรสำหรับการเลื่อนบรรทัด ค่าตั้งต้นจากโรงงาน คือ 10 คุณสามารถตั้งรีจิสเตอร์ S4 เป็นค่าใด ๆ ก็ได้ระหว่าง 0 และ 127 โมเด็มใช้ตัวอักษรสำหรับการเลื่อนบรรทัดในโหมดคำสั่งเมื่อโมเด็มตอบสนองต่อเครื่องคอมพิวเตอร์

S5 คือ ตัวอักษรเพื่อแก้ไขสายคำสั่ง

รีจิสเตอร์นี้ประกอบด้วยค่า ASCII ของตัวอักษรถอยกลับหนึ่งตำแหน่งและสามารถปรับใช้ร่วมกับการส่งสัญญาณแบบอะซิงโครนัสเท่านั้น ค่าตั้งต้นจากโรงงาน คือ 8 คุณสามารถตั้งรีจิสเตอร์ S5 เป็นค่าใด ๆ ก็ได้ระหว่าง 0 และ 32 หรือ 127 โมเด็มจะไม่ยอมรับตัวอักษรสำหรับถอยกลับหนึ่งตำแหน่งหากมีการตั้งรีจิสเตอร์ด้วยค่าที่สูงกว่า ASCII 32

S6 คือ รอก่อนหมุนหมายเลขโทรศัพท์

รีจิสเตอร์นี้กำหนดช่วงเวลาที่โมเด็มจะรอหลังจากเข้าสู่สภาวะพร้อมยกหูโทรศัพท์ก่อนหมุนตัวเลขตัวแรก ช่วงรอก่อนหมุนต้องนาน 2 วินาทีเป็นอย่างน้อย รีจิสเตอร์ S6 สามารถตั้งเป็นค่าใด ๆ ก็ได้ระหว่าง 2 และ 65 วินาที ค่าตั้งต้น คือ 2 วินาที ค่าของตัวแปลงการหมุนหมายเลขโทรศัพท์ W จะทำให้ค่าในรีจีสเตอร์ S6 ไม่ทำงาน อย่างไรก็ดี การทำงานในส่วนนี้อาจได้รับผลกระทบจากตัวเลือก ATX บางตัวเลือกอันเนื่องมาจากข้อจำกัดในบางประเทศ ทั้งนี้อาจมีข้อจำกัดหรือการตั้งค่าเป็นค่าตั้งต้นที่ใช้เฉพาะในบางประเทศ

S7 คือ หมดเวลาก่อนการเชื่อมต่อเสร็จสมบูรณ์

รีจิสเตอร์นี้ทำหน้าที่กำหนดจำนวนวินาทีที่โมเด็มต้นทางจะเริ่มต้นรอสัญญาณพาหะจากโมเด็มปลายทางก่อนจะวางสาย ตัวนับเวลาจะเริ่มต้นทำงานเมื่อโมเด็มหมุนหมายเลขโทรศัพท์ (เริ่มการทำงาน) เสร็จหรือเข้าสู่สภาวะพร้อมหมุนหมายเลขโทรศัพท์ (รับสาย) ในโหมดเริ่มการทำงาน ตัวนับเวลาจะถูกตั้งค่าใหม่เพื่อตรวจสอบสัญญาณรับสายหากข้อจำกัดในบางประเทศอนุญาต ตัวนับเวลายังทำหน้าที่กำหนดระยะเวลาไม่มีเสียงเพื่อรอสายด้วยตัวแปลงการหมุนหมายเลขโทรศัพท์ @ (เป็นวินาที) ไม่สามารถใช้ S7 ร่วมกับตัวแปลงการหมุนหมายเลขโทรศัพท์ด้วย W รีจิสเตอร์ S7 สามารถตั้งเป็น 1 - 255 วินาที โดยมีค่าตั้งต้นเป็น 50 วินาที ทั้งนี้ อาจมีข้อจำกัดหรือการตั้งค่าเป็นค่าตั้งต้นที่ใช้เฉพาะในบางประเทศ

S8 คือ ระยะเวลาที่หยุดรอสำหรับตัวแปลงการหมุนหมายเลขโทรศัพท์ด้วยเครื่องหมายจุลภาค (,)

รีจิสเตอร์นี้ ทำหน้าที่กำหนดจำนวนวินาทีเพื่อหยุดให้กับเครื่องหมายจุลภาค (,) แต่ละตัวในสตริงการโทรหรือสายคำสั่ง ค่าตั้งต้น คือ 2 วินาทีแต่โมเด็มยอมรับค่าต่าง ๆ ระหว่าง 0 - 65 ทั้งนี้ อาจมีข้อจำกัดหรือการตั้งค่าเป็นค่าตั้งต้นที่ใช้เฉพาะในบางประเทศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S10 คือ หน่วงเวลาระหว่างช่วงที่สูญเสียสัญญาณพาหะ/วางสาย

รีจิสเตอร์นี้ทำหน้าที่กำหนดระยะเวลา (1 ใน 10 ของวินาที) ที่โมเด็มจะรอหลังจากสัญญาณพาหะขาดหายไปก่อนที่จะวางสาย ค่าตั้งต้น คือ 20 (2.0 วินาที) รีจีสเตอร์S10 จะยอมรับค่า 1 - 254 ใน 1 ใน 10 ของวินาที (หรือ 0.1 - 25.4 วินาที) ทั้งนี้ อาจมีข้อจำกัดหรือการตั้งค่าเป็นค่าตั้งต้นที่ใช้เฉพาะในบางประเทศ

S11 คือ ช่วงเวลาที่หมุนโทรศัพท์แบบโทน

รีจิสเตอร์นี้ทำหน้าที่กำหนดความเร็วของการหมุนโทรศัพท์ด้วย "ระบบปุ่มสัมผัส" ซึ่งจะนำมาเติมหน้าให้สำหรับแต่ละประเทศ ค่าจะอยู่ระหว่าง 50 – 150 มิลลิวินาที ค่าตั้งต้น คือ 95 มิลลิวินาที ค่าของรีจีสเตอร์ S11 จะไม่ส่งผลกระทบต่อการหมุนหมายเลขโทรศัพท์ด้วยระบบพัลส์ ทั้งนี้ อาจมีข้อจำกัดหรือการตั้งค่าเป็นค่าตั้งต้นที่ใช้เฉพาะในบางประเทศ

S12 คือ ช่วงเวลาที่หยุดรอชุดลำดับเอสเคป

รีจิสเตอร์นี้ทำหน้าที่กำหนดค่า (เพิ่มขึ้นเป็น 20 นาที) ของระยะเวลาที่หยุดหลังชุดลำดับเอสเคป ค่าจะกำหนดเป็น 0 = 255 และค่าตั้งต้น คือ 50 หน่วยของ 0.02 วินาทีในแต่ละครั้ง หรือ 1 วินาที

S28 คือ การโมดูเลชั่นด้วยมาตรฐาน V.34 เปิดทำงาน/ปิดทำงาน

รีจิสเตอร์นี้จะทำให้การโมดูเลชั่นด้วยมาตรฐาน V.34 ทำงานหรือไม่ทำงาน ค่าตั้งต้นคือ 1 ค่าที่ถูกต้อง คือ 0 หรือ 1 ส่วนค่าที่เป็น 0 จะทำให้การโมดูเลชั่นมาตรฐาน V.34 ไม่ทำงาน ค่าอื่น ๆ ในช่วงดังกล่าวจะทำให้การโมดูเลชั่นมาตรฐาน V.34 ทำงาน

S30 คือ ระยะเวลาที่ตัวนับเวลาไม่ทำงาน

ค่าที่รีจิสเตอร์นี้กำหนดจะช่วยระบุระยะเวลาที่โมเด็มจะรอ (เป็นนาที) ก่อนตัดการเชื่อมต่อเมื่อไม่ได้ส่งหรือรับข้อมูลฟังก์ชันนี้จะนำมาใช้ได้เฉพาะเมื่ออยู่ในโหมดบัฟเฟอร์เท่านั้นฟังก์ชันนี้กำหนดได้ด้วย AT\Tn ค่าอยู่ระหว่าง 0-255 ส่วนค่าตั้งต้นคือ 0 (ไม่ทำงาน)

S34 คือ ระดับจำกัดของการส่งข้อมูลต่อหนึ่งวินาทีด้วยความเร็ว DTE

รีจิสเตอร์นี้กำหนดว่าโมเด็มควรหรือไม่ที่จะจำกัดการส่งข้อมูลต่อหนึ่งวินาที(ทรูพุต) เมื่อ DTE กำลังทำงานด้วยความเร็วสูง ๆ (57,600 หรือ 115,200 bps)

S34=0 ห้ามจำกัดสภาวะทรูพุต (ค่าตั้งต้น)

S34=1 จำกัดสภาวะทรูพุตเป็นความเร็วของ DTE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S35 คือ สัญญาณโทนสำหรับสายข้อมูล

รีจิสเตอร์จะเปิดหรือปิดสัญญาณความถี่และจังหวะเช่นที่ระบุใน V.25 เพื่อใช้แยกความแตกต่างระหว่างสายข้อมูล/แฟกซ์/สนทนา รีจิสเตอร์นี้กำหนดด้วย AT-Cn ความถี่อยู่ที่ 1300 Hz ขณะที่จังหวะตั้งเป็น 0.5 วินาทีขณะเปิดและ 2 วินาทีเมื่อปิด ค่าตั้งต้นกำหนดเฉพาะในแต่ละประเทศ บางประเทศจะไม่อนุญาตให้ปิดการทำงานของสัญญาณโทนสำหรับสายข้อมูล

S35=0 สัญญาณโทนสำหรับสายข้อมูลไม่ทำงาน (ค่าตั้งต้น)

S35=1 สัญญาณโทนสำหรับสายข้อมูลทำงาน

S36 คือ ย้อนกลับมาที่การติดต่อเพื่อสร้างการเชื่อมต่อ

รีจิสเตอร์นี้ทำหน้าที่กำหนดขั้นตอนที่จะปฏิบัติในกรณีที่การติดต่อสื่อสารล้มเหลวเมื่อได้เลือกการควบคุมความผิดพลาดไว้แล้ว

S36=0,2 วางสาย

S36=1,3 ย้อนกลับไปยังการเชื่อมต่อแบบอะซิงโครนัส

S36=4,6 พยายาม MNP หาก MNP ล้มเหลว ให้วางสาย

S36=5,7 พยายาม MNP หาก MNP ล้มเหลว ให้ย้อนกลับไปยังการเชื่อมต่อแบบอะซิงโครนัส ค่าตั้งต้นคือ 7

S37 คือ อัตราการหมุนโทรศัพท์

S37=0 ความเร็วสูงสุดของโมเด็ม (ค่าตั้งต้น)

S37=1 สำรอง

S37=2 1200/75 bps

S37=3 300 bps

S37=4 สำรอง

S37=5 พยายามเชื่อมต่อที่ 1200 bps

S37=6 พยายามเชื่อมต่อที่ 2400 bps

S37=7 พยายามเชื่อมต่อที่ 4800 bps

S37=8 พยายามเชื่อมต่อที่ 7200 bps

S37=9 พยายามเชื่อมต่อที่ 9600 bps

S37=10 พยายามเชื่อมต่อที่ 12000 bps

S37=11 พยายามเชื่อมต่อที่ 14400 bps

S37=12 พยายามเชื่อมต่อที่ 16800 bps

S37=13 พยายามเชื่อมต่อที่ 19200 bps

S37=14 พยายามเชื่อมต่อที่ 21600 bps

S37=15 พยายามเชื่อมต่อที่ 24000 bps

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S37=16 พยายามเชื่อมต่อที่ 26400 bps

S37=17 พยายามเชื่อมต่อที่ 28800 bps

S37=18 พยายามเชื่อมต่อที่ 31000 bps

S37=19 พยายามเชื่อมต่อที่ 33600 bps

S40 คือ อัตราการเริ่มต้นการทำงาน ETC โดยอัตโนมัติ

S40=0 เริ่มต้นด้วยอัตราการเริ่มต้นปกติ (ค่าตั้งต้น)

S40=1 เริ่มต้นด้วยอัตราการเริ่มต้นที่กำหนดเป็น 4800 หรือต่ำกว่า

S40=2 เริ่มต้นด้วยอัตราการเริ่มต้นที่กำหนดเป็น 9600 หรือต่ำกว่า

S42 คือ อัตราอัตโนมัติ

อัตราอัตโนมัติมาตรฐาน V.32bis และ V.22bis จะไม่ทำงาน การทำงานแบบรีเทรนจะไม่ทำงานหรือทำงานเมื่ออยู่ในโหมดวันที่ และการย้อนกลับจะไม่ทำงานเมื่ออยู่ในโหมดข้อมูล

S42=0 อัตราอัตโนมัติไม่ทำงาน

S42=1 อัตราอัตโนมัติทำงาน (ค่าตั้งต้น)

S43 คือ โหมดอัตโนมัติ

การทำงานของโหมดเริ่มต้นการทำงานอัตโนมัติด้วยมาตรฐาน V.32bis ไม่ทำงาน

S43=0 โหมดอัตโนมัติไม่ทำงาน

S43=1 โหมดอัตโนมัติทำงาน (ค่าตั้งต้น)

S46 คือ การเลือกการบีบขนาดข้อมูล

การตั้งค่ารีจิสเตอร์นี้จะนำมาใช้เพื่อเปิดหรือปิดฟังก์ชันการบีบขนาดข้อมูล รีจิสเตอร์นี้กำหนดได้ด้วย AT%Cn

การบีบขนาดข้อมูลจะทำงานเฉพาะเมื่อโมเด็มกำลังทำงานอยู่ในโหมดการควบคุมความผิดพลาด (EC) โดยใช้โปรโตคอล V.42 LAP-M หรือ MNP S46=0 โมเด็มจะไม่พยายามทำการติดต่อสำหรับการบีบขนาดข้อมูล

S46=2 โมเด็มจะติดต่อกับโมเด็มระยะไกลสำหรับการบีบขนาดข้อมูล (ค่าตั้งต้น)

S46=136 เหมือนกับ S46=0

S46=138 เหมือนกับ S46=2

S48 คือ การควบคุมความผิดพลาด LAPM และคุณสมบัติการสร้างการติดต่อ

S48=7 การติดต่อทำงาน

S48=128 การติดต่อไม่ทำงาน บังคับให้ใช้ตัวเลือกการย้อนกลับแบบฉับพลัน เช่นที่ระบุไว้ใน S36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การตั้งค่าการจัดรูปแบบสำหรับ S36 และ S48 ที่จำเป็นเพื่อติดต่อเชื่อมโยงในบางลักษณะ

S48=7 S48=128 หมายเหตุ

S36=0,2 LAPM หรือวางสาย ห้ามใช้

S36=1,3 LAPM หรือถูกบัฟเฟอร์ ถูกบัฟเฟอร์

S36=4,6 LAPM, MNP, หรือวางสาย MNP หรือวางสาย

S36=5,7 LAPM, MNP, หรือถูกบัฟเฟอร์ MNP หรือถูกบัฟเฟอร์

S89 โหมดนับเวลาถึงการควบคุมระยะเวลาเตรียมพร้อม

รีจิสเตอร์นี้แสดงจำนวนของวินาทีที่โมเด็มจะไม่ทำงาน(ไม่มีตัวอักษรใดที่ส่งมาจาก DTE และไม่ปรากฏคำว่า RING) ในสภาวะคำสั่งก่อนที่โมเด็มจะนำตัวเองกลับเข้าสู่โหมดเตรียมพร้อม การตั้งค่าเป็นศูนย์จะช่วยป้องกันโหมดเตรียมพร้อม ค่าตั้งต้น คือ 30 แบ่งช่วงเป็น 0 และ 5 - 65

S91 คือ ระดับการส่งของสายโทรศัพท์

รีจิสเตอร์นี้กำหนดระดับการส่งของสายในรูป dB พร้อมด้วยเครื่องหมาย - (เครื่องหมายลบ) ซึ่งมีนัยที่สำคัญ ค่าตั้งต้น คือ 15 dB ช่วงอยู่ที่ 6 - 15

S92 คือ ระดับการส่งการเชื่อมต่อโดยตรง

รีจิสเตอร์นี้กำหนดระดับการส่งในรูปของ dBm สำหรับระบบเซลลูล่าร์ที่เชื่อมต่อโดยตรง การตั้งค่านี้อาจแตกต่างกันสำหรับโทรศัพท์แต่ละเครื่อง ค่าตั้งต้น คือ 0 dBm

S95 คือ ตัวเลือกข้อความแสดงรายละเอียดการเชื่อมต่อ

รีจิสเตอร์นี้จะทำให้รหัสรายงานการตอบสนองคำสั่งของโมเด็มต่าง ๆ แสดงลำดับของเหตุการณ์ที่เกิดขึ้นในขั้นตอนการเชื่อมต่อที่มีการควบคุมความผิดพลาด รีจิสเตอร์ S นี้จะไม่ส่งผลกระทบต่อวิธีการเชื่อมต่อ รีจิสเตอร์นี้เพียงแต่จะช่วยให้สามารถส่งข้อความได้เพิ่มเติมขึ้นเท่านั้น

S95=0 ข้อความแสดงรหัสรายงานการตอบสนองคำสั่งโมเด็มเพิ่มเติมไม่ทำงาน

S95=1 ใช้ความเร็วแบบ DCE (โมเด็มถึงโมเด็ม) เมื่อรายงานรหัสรายงานการตอบสนองคำสั่งโมเด็มเป็น "CONNECT"

S95=2 เติมคำว่า "/ARQ" ให้กับรหัสรายงานการตอบสนองคำสั่งโมเด็ม "CONNECT"เมื่อ มีการสร้างการเชื่อมต่อที่มีการควบคุมความผิดพลาด (EC)

S95=4 ทำให้รหัสรายงานการตอบสนองคำสั่งโมเด็มด้วยคำว่า "CARRIER" ทำงาน

S95=8 ทำให้รหัสรายงานการตอบสนองคำสั่งโมเด็มด้วยคำว่า "PROTOCOL" ทำงาน

S95=32 ทำให้รหัสรายงานการตอบสนองคำสั่งโมเด็มด้วยคำว่า "COMPRESSION" ทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

S98 คือ ตัวเลือกการตรวจสอบสายเคเบิล

รีจิสเตอร์นี้ควบคุมการตรวจสอบโดยอัตโนมัติและรายงานให้ผู้ใช้ทราบถึงการเปลี่ยนแปลงใด ๆ ที่เกิดขึ้นในสายเคเบิลหรือการเปลี่ยนขั้วต่อที่ยึดติดอยู่กับโมเด็ม

S98=0 ทำให้ฟังก์ชันการตรวจสอบสายเคเบิลและรายงานผลไม่ทำงาน

S98=1 ทำให้ฟังก์ชันการตรวจสอบสายเคเบิลทำงานและการรายงานผลไม่ทำงาน

S98=2 ทำให้ฟังก์ชันการตรวจสอบสายเคเบิลและการรายงานผลทำงาน

S109 คือ การทำงานด้วยมาตรฐาน V.90 หรือ K56flex

รีจิสเตอร์นี้ควบคุมการตรวจสอบอัตโนมัติหรือการตั้งค่าเชิงบังคับของมาตรฐานV.90 หรือ K56flex สำหรับการทำงานด้วยความเร็วไม่เกิน 56Kbps

เฟิร์มแวร์ สำหรับโมเด็มขนาด 56K รวมถึงโปรแกรมสนับสนุนสำหรับมาตรฐานโมเด็ม V.90 56K เฟิร์มแวร์นี้ออกแบบขึ้นมาเพื่อเริ่มต้นการทำงานเพื่อสร้างการเชื่อมต่อด้วยมาตรฐาน V.90 ก่อนจะย้อนกลับมาใช้การเชื่อมต่อที่มาตรฐาน K56flex หากคอมพิวเตอร์โฮสที่ผ่านการหมุนหมายเลขโทรศัพท์ไม่สนับสนุนมาตรฐาน V.90 อย่างไรก็ดี เครื่องโฮสที่ผ่านการหมุนหมายเลขโทรศัพท์ต้องสนับสนุนฟังก์ชัน การตรวจสอบมาตรฐาน V.90 โดยอัตโนมัติสำหรับการเชื่อมต่อ V.90 เพื่อเริ่มต้นการทำงานด้วยค่าตั้งต้น หากเครื่องโฮสที่ใช้มาตรฐาน V.90 ที่คุณกำลังโทรไม่สนับสนุนฟังก์ชันการตรวจสอบอัตโนมัติ คุณจำเป็นต้องป้อนคำสั่ง ATS109=2 ให้กับโมเด็มเพื่อบังคับให้เกิดการเชื่อมต่อด้วยมาตรฐาน V.90 หากใช้คำสั่งนี้และยังไม่สามารถใช้การเชื่อมต่อแบบ V.90 โมเด็มจะกลับมาทำงานในแบบ V.34 โดยตรง (เมื่อ S109=2 การย้อนกลับจากมาตรฐาน V.90 เป็น K56Flex จะไม่ทำงาน) ถ้าต้องการตั้งค่านี้กลับมาเป็นค่าตั้งต้น ให้ป้อนคำสั่ง ATS109=1

S109=0 บังคับให้เชื่อมต่อด้วยมาตรฐาน K56flex ก่อนจะย้อนกลับมาที่มาตรฐาน V.34

S109=1 ติดต่อที่มาตรฐาน V.90 ก่อนเป็นอันดับแรก หากคอมพิวเตอร์โฮสสนับสนุนการ ตรวจสอบอัตโนมัติด้วยมาตรฐาน V.90 การติดต่อจะกลับมาที่มาตรฐาน 56Kbps เมื่อใช้มาตรฐาน K56flex หากการตรวจสอบอัตโนมัติ V.90 หรือ V.90ไม่สนับสนุน

S109=2 บีบให้เกิดการเชื่อมต่อด้วยมาตรฐาน V.90 หากคอมพิวเตอร์โฮสสนับสนุนให้ย้อนกลับมาที่มาตรฐาน V.34 โดยตรง

วิธีกำหนด S109

ถ้าต้องการเปลี่ยนค่าของรีจิสเตอร์S109ด้วยโปรแกรมอิมูลเลชั่นเทอร์มินัล(เช่น Hyperterminal) ให้ป้อน ATS109=n (โดยที่ n แทน 0, 1, หรือ 2) ในโหมดคำสั่งโมเด็ม

ถ้าต้องการเปลี่ยนค่าของรีจีสเตอร์ S109 ด้วยWindows 95 , 98 , หรือ NT Dial-Up Networkingให้มาที่คอนโทรลพาเนล (Control Panel) เลือกโมเด็ม (Modems) และ คลิกที่คุณสมบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Properties) คลิกที่ "การเชื่อมต่อ/ขั้นสูง"(Connection/Advanced) ป้อน S109=n (โดยที่ n แทน 0, 1, หรือ 2) ในกล่องการตั้งค่าพิเศษ (Extra Settings)

การอ่านค่า S รีจิสเตอร์

ใช้ดูรายระเอียดใน S รีจิสเตอร์ โดยใช้คำสั่ง

AT Sn?

เมื่อ n คือตำแหน่งของ S รีจิสเตอร์ที่ต้องการทราบ โดยปกติโมเด็มจะแสดงให้เห็นเป็นตัวเลข 3 ตัว และจะมีคำว่า "OK" ตามมาในบรรทัดต่อไปด้วย ดังตัวอย่าง ในการใช้คำสั่งเพื่อดูรายระเอียดใน รีจิสเตอร์ S3

AT S3?

โมเด็มจะตอบสนองดังนี้

013

OK

การเขียนลงใน S รีจิสเตอร์

ใช้ในการเขียนค่าลงใน S รีจิสเตอร์ โดยใช้คำสั่งดังนี้

AT Sn = value

โดยค่า n คือตำแหน่งของรีจิสเตอร์ที่ต้องการเขียน และ value คือค่าที่ต้องการใส่ลงในรีจิสเตอร์ ตัวอย่าง เช่น การเขียนค่า 3 ลงในรีจิสเตอร์ S0

AT S0 = 3

โมเด็มจะตอบสนองดังนี้

OK

ในโมเด็มบางรุ่นอาจจะมีคำสั่งเฉพาะโดยสามารถหาดูจากเอกสารคู่มือที่มากับโมเด็มนั้น ซึ่ง คู่มือจะบอกถึงคำสั่งที่สามารถใช้ควบคุมตัวโมเด็มมาด้วย

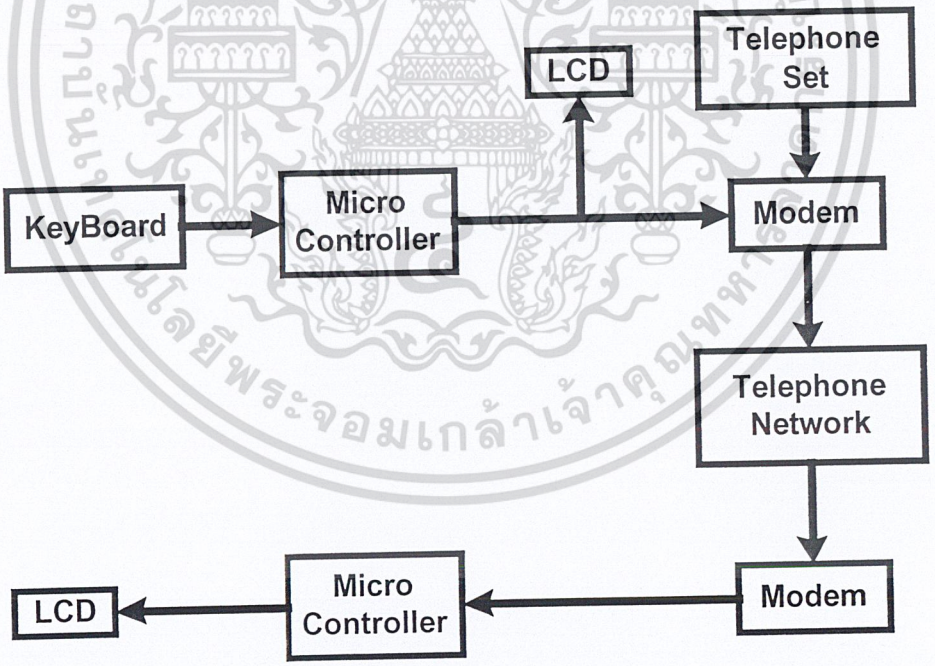
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบและการสร้าง

3.1 การทำงานของระบบ

การทำงานของระบบทั้งหมดจะเป็นการทำงานร่วมกันระหว่างส่วนของวงจรต่างๆกับส่วนของการควบคุมจากไมโครคอนโทรลเลอร์ซึ่งแสดงในบล็อกไดอะแกรม ตามรูปที่ 3.1 โดยสามารถอธิบายการทำงานได้ดังนี้

ในการส่งข้อมูลจะเริ่มต้นจากต้นทาง ทำการติดต่อผ่านระบบโทรศัพท์ไปยังเลขหมายปลายทางที่ต้องการจะส่งข้อมูลไป โดยใช้วงจรกำเนิดความถี่ DTMF เป็นตัวกดหมายเลขร่วมกับการทำงานของโมเด็มต้นทางที่ได้ถูกโปรแกรม ซึ่งจะมีการแสดงหมายเลขที่กดบน Seven Segment เมื่อโมเด็มปลายทางได้รับสัญญาณเรียกเข้าก็จะทำการตอบรับการติดต่อ ทำให้โมเด็มต้นทางและปลายทางเกิดการเชื่อมต่อกัน ในสภาวะนี้เองโมเด็มทั้งสองก็พร้อมที่จะรับส่งข้อมูล ซึ่งข้อมูลที่ใช้ในการรับส่งจะเป็นตัวอักษรที่ได้มาจากคีย์บอร์ด ที่ผ่านการควบคุมจากไมโครคอนโทรลเลอร์ หลังจากนั้นเมื่อข้อมูลตัวอักษรไปถึงโมเด็มทางด้านรับ ก็จะถูกนำไปประมวลผลผ่านไมรโครคอนโทรลเลอร์ เพื่อนำไปแสดงผลยังจอ LCD



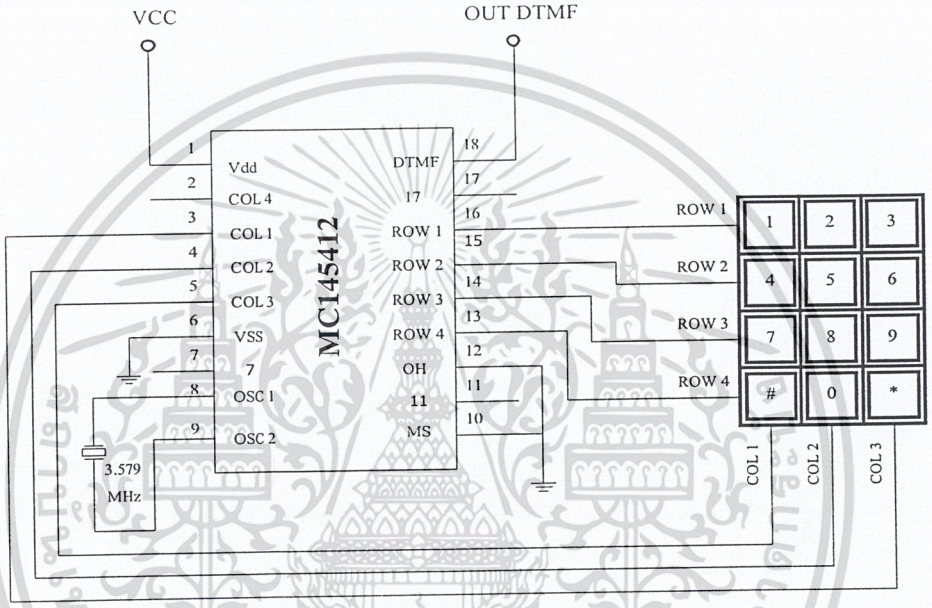
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของระบบทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของข้อมูลตัวอักษรที่ต้องการใช้ในการรับส่งนั้น สามารถที่จะพิมพ์เก็บไว้ล่วงหน้าก่อนได้ โดยข้อมูลดังกล่าวถูกเก็บไว้ในหน่วยความจำที่ต่อร่วมกับอุปกรณ์ไมโครคอนโทรลเลอร์ เมื่อถึงเวลาที่จะส่งข้อมูล แล้วจึงค่อยทำการติดต่อไปยังปลายทางเพื่อส่งข้อมูลนั้น

ในส่วนการออกแบบและการสร้างจะเป็นการออกแบบวงจรแต่ละส่วนต่างๆ ซึ่งประกอบด้วย วงจรผลิตสัญญาณความถี่ DTMF วงจรถอดรหัสสัญญาณความถี่ DTMF วงจรตรวจจับสัญญาณเรียกเข้า

3.2 วงจรผลิตสัญญาณความถี่ DTMF



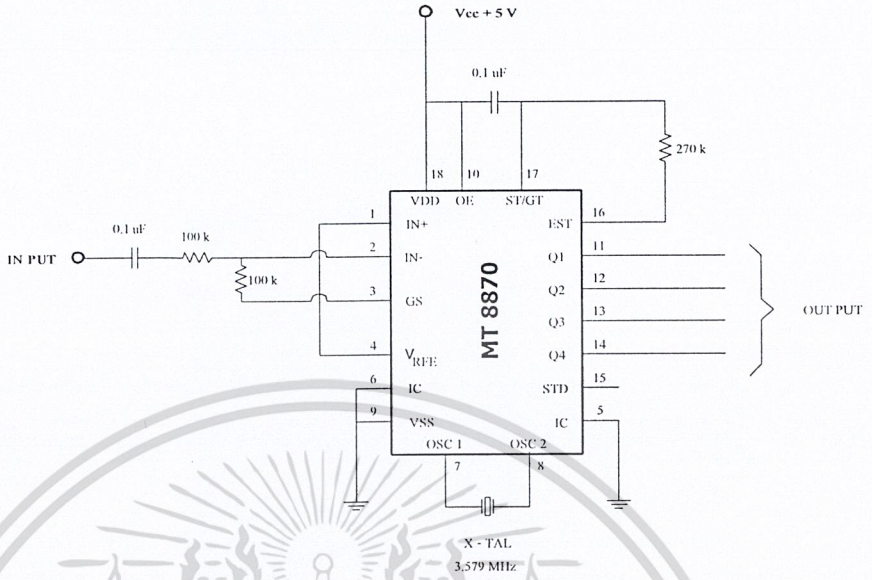
รูปที่ 3.2 แสดงวงจรผลิตความถี่ DTMF

วงจรผลิตสัญญาณความถี่ DTMF (Dual Tone Multiple Frequency) เป็นวงจรที่ทำหน้าที่ในการสร้างสัญญาณความถี่ในแต่ละหมายเลขที่ใช้ในการติดต่อกับชุมสายเพื่อให้ชุมสายทราบถึงเลขหมายปลายที่ต้องการติดต่อ โดยอาศัยไอซี เบอร์ MC145412 ที่มีคริสตอล ความถี่ 3.57945 เมกะเฮิรตซ์ เป็นตัวกำเนิดความถี่ และต่อรวมกับแป้นคีย์โทรศัพท์ที่มีปุ่ม 1,2,3,4,5,6,7,8,9,#,0,* ดังแสดงในรูปที่ 3.2

ในการกดหมายเลขบนแป้นคีย์โทรศัพท์แต่ละปุ่มไอซี MC145412 จะผลิตความถี่ออกมา 2 ความถี่ ซึ่งความถี่ทั้งสองจะถูกรวมและส่งออกมายังเอาท์พุท กลุ่มความถี่ทั้งสองจะประกอบด้วยกลุ่มความถี่ต่ำคือ 697 , 770, 852 , 941 Hz และกลุ่มความถี่สูงคือ 1209,1336,1477 Hz ในการรวมความถี่ทั้งสองจะเกิดจากการกดปุ่มต่างๆ ที่อยู่ในแต่ละ Row และ Column ซึ่งในการกดปุ่มแต่ละปุ่มก็จะเกิดผลรวมความถี่ในแต่ละ Row และ Column แตกต่างกันด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

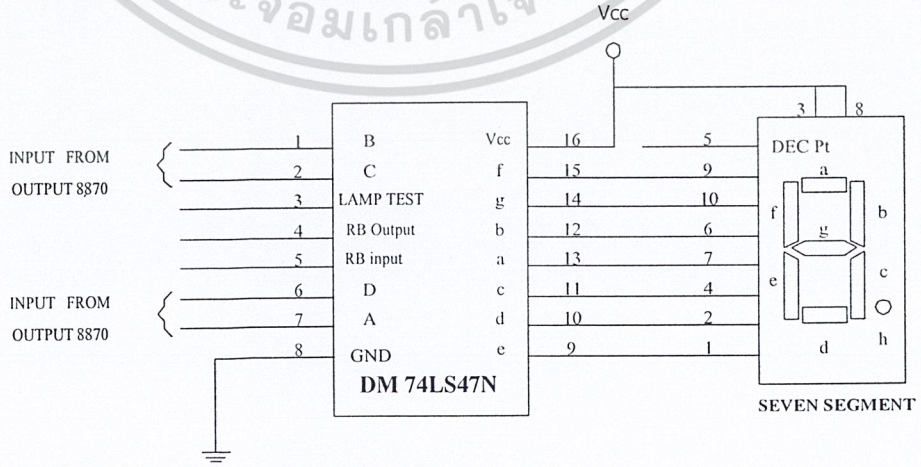
3.3 วงจรถอดรหัสสัญญาณความถี่ DTMF (DTMF decoder circuit)



รูปที่ 3.3 แสดงวงจรถอดรหัสสัญญาณความถี่ DTMF

วงจรถอดรหัสสัญญาณความถี่ DTMFเป็นวงจรที่ทำหน้าที่ในการเปลี่ยนสัญญาณความถี่ DTMF ให้อยู่ในรูปสัญญาณดิจิตอลฐานสอง สี่บิต โดยวงจรนี้จะอาศัย ไอซีเบอร์ MT8870 เป็นตัวถอดรหัสสัญญาณ DTMF ต่อร่วมกับคริสตอลความถี่ 3.57945 จากรูปที่ 3.3 เมื่อมีสัญญาณความถี่ DTMF เข้ามาทางด้านอินพุท ผ่านตัวต้านทาน R100 kและคาปาซิเตอร์ C 0.01 μF ซึ่งประกอบกันเป็นวงจรเพื่อใช้เปรียบเทียบสัญญาณที่เข้ามากับสัญญาณอ้างอิง หลังจากนั้นสัญญาณก็จะถูก decode สัญญาณให้เป็นสัญญาณดิจิตอลเลขฐานสอง ออกทางเอาท์พุทที่ขา 11-14 ของไอซี MT8870

3.4 วงจรแปลงรหัส BCDเพื่อแสดงผลบน SEVEN SEGMENT



รูปที่ 3.4 แสดงวงจรแปลงรหัส BCD เพื่อแสดงผลบน Seven Segment

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

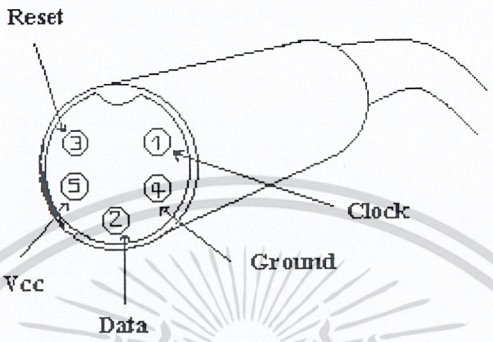
วงจรแปลงรหัส BCD เป็นวงจรที่อาศัยไอซี DM 74LS47N ในการแปลงสัญญาณดิจิตอลเลขฐานสอง 4 บิตที่ได้จากเอาท์พุทของวงจรถอดรหัสความถี่ DTMF มาให้อยู่ในรูปที่จะนำไปแสดงผลบน Seven Segment ซึ่งไอซีเบอร์นี้ จะใช้ Seven Segment ที่เป็นชนิด คอมมอนอาโนดในการแสดงผล การแสดงผลของ Seven Segment จะแสดงผลตามอินพุทที่ได้รับ โดยจะดูได้คู่มือไอซีจากภาคผนวก ส่วนวงจรการต่อสามารถแสดงได้ดังรูปที่ 3.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองวัดสัญญาณจากคีย์บอร์ด



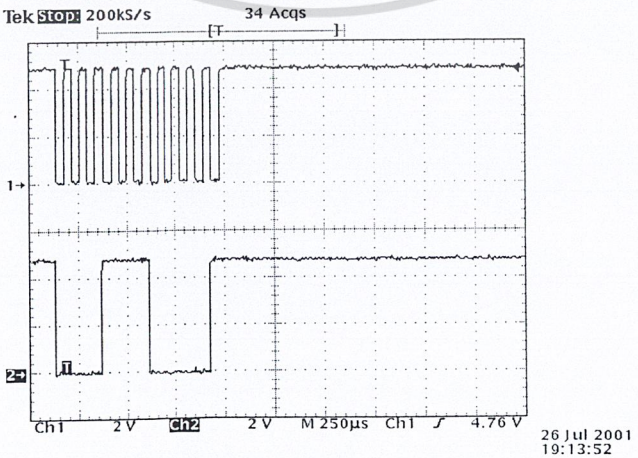
รูปที่ 4.1 แสดงขาสัญญาณต่าง ๆ ของคีย์บอร์ด

ขั้นตอนในการทดลอง

1. ทำการป้อนไฟเลี้ยง + 5 v ให้กับขา Vcc
2. นำออสซิลโลสโคป วัดสัญญาณที่ขา Data เปรียบเทียบกับ ขาสัญญาณ Clock
3. ทดลองกดปุ่มต่าง ๆ บนแป้นคีย์บอร์ด สังเกตลักษณะสัญญาณที่เกิดขึ้น
4. ทำการบันทึกรูปสัญญาณที่ได้จากการกดปุ่มต่าง

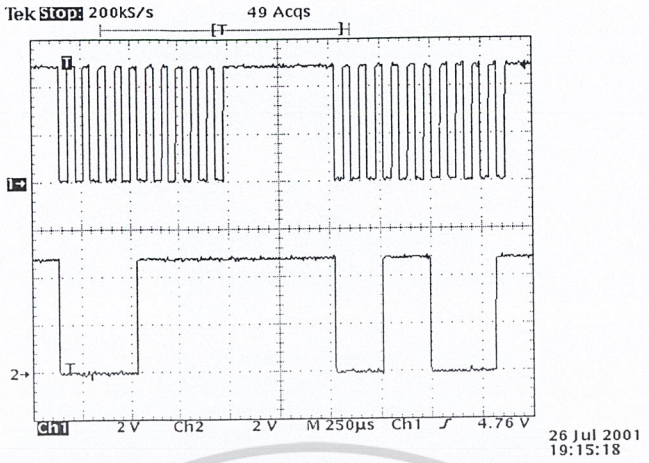
ผลการทดลอง

เมื่อทำการป้อนไฟเลี้ยงให้กับคีย์บอร์ดแล้ว วัดสัญญาณที่ขา Data เปรียบเทียบกับขาสัญญาณ Clockที่ได้จากการทดลองกดปุ่มคีย์ต่างๆ โดยผลการทดลองแสดงได้ตามรูปที่ 4.2 ถึง 4.12

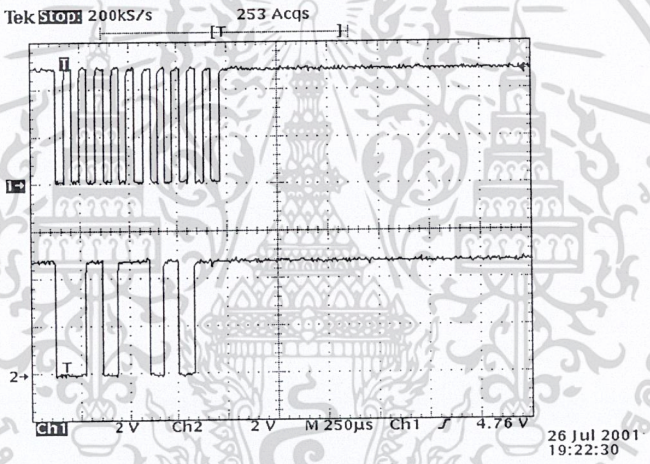


รูปที่ 4.2 แสดงสัญญาณ เมื่อกดปุ่ม A

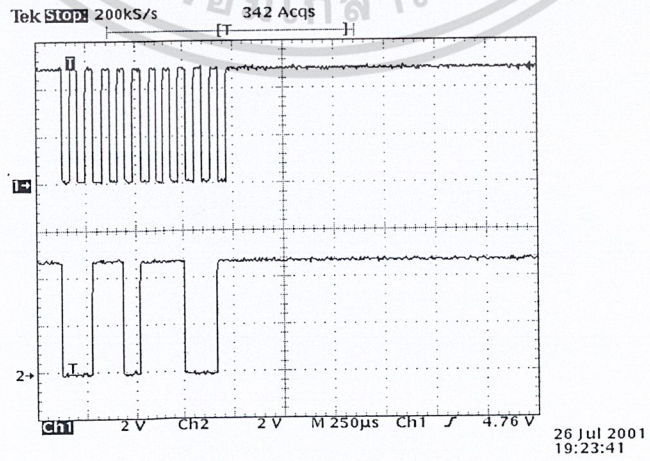
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แสดงสัญญาณ เมื่อปล่อยปุ่ม อักษรใดๆ

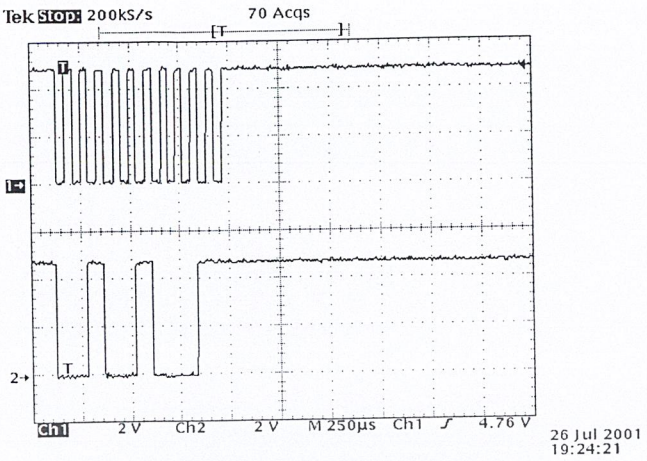


รูปที่ 4.4 แสดงสัญญาณ เมื่อกดปุ่ม Enter

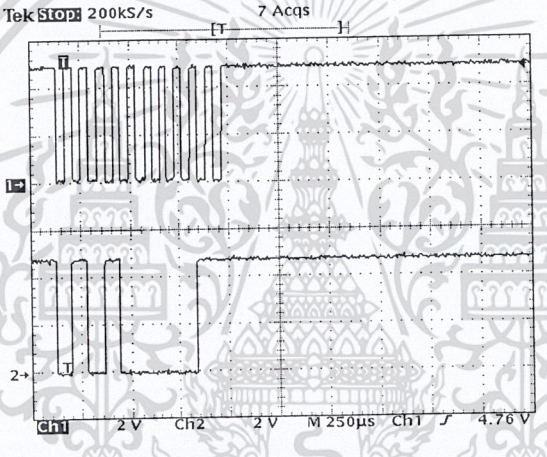


รูปที่ 4.5 แสดงสัญญาณ เมื่อกดปุ่ม Esc

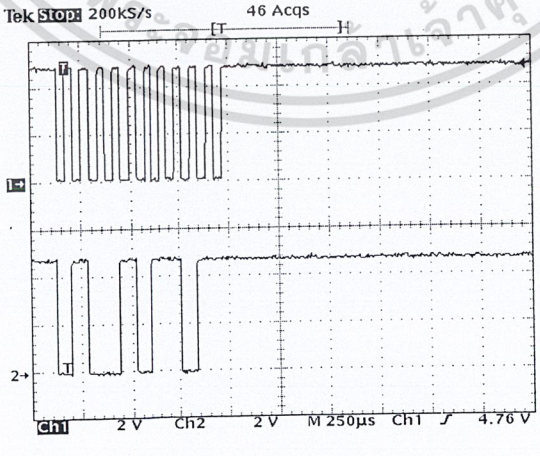
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงสัญญาณ เมื่อกดปุ่ม Shift

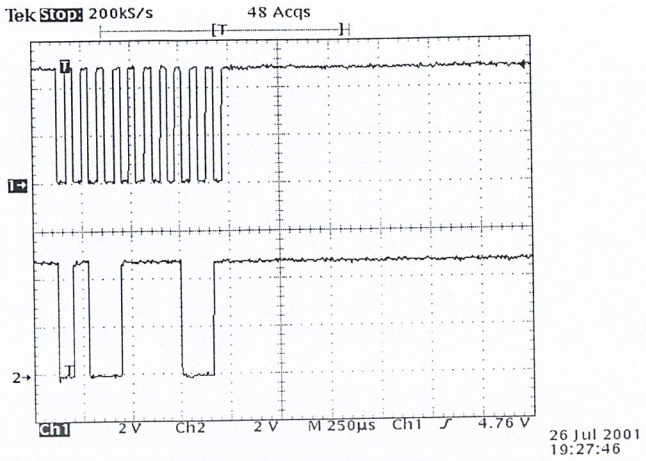


รูปที่ 4.7 แสดงสัญญาณ เมื่อกดปุ่ม F1

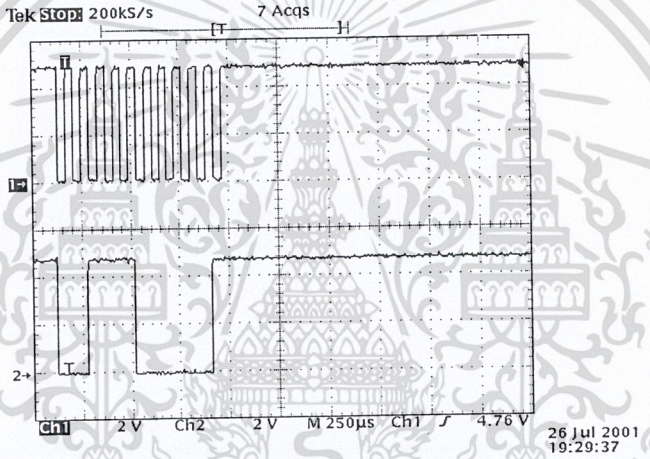


รูปที่ 4.8 แสดงสัญญาณ เมื่อกดปุ่ม 1

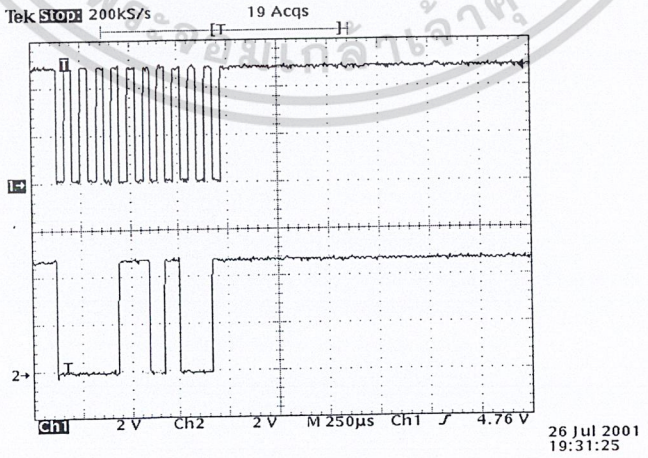
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 แสดงสัญญาณ เมื่อกดปุ่ม +

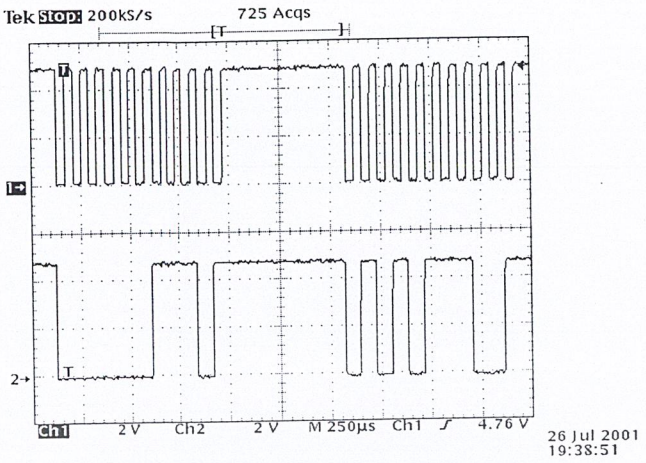


รูปที่ 4.10 แสดงสัญญาณ เมื่อกดปุ่ม ~



รูปที่ 4.11 แสดงสัญญาณ เมื่อกดปุ่ม Caps Lock

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 แสดงสัญญาณ เมื่อกดปุ่ม ลูกศรลง

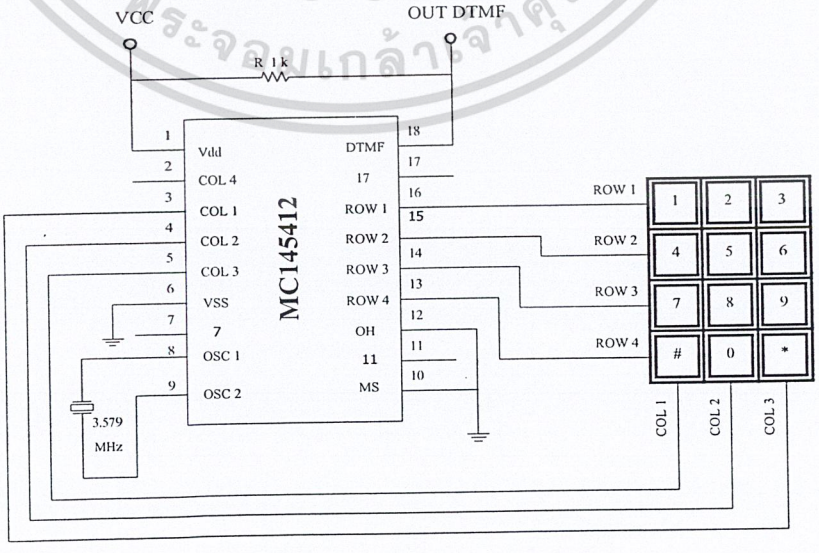
สรุปผลการทดลอง

ในการทดลองจะเห็นได้ว่า เมื่อทำการกดแป้นตัวอักษร ใด ๆ จะมีพัลส์ สัญญาณออกมา 1 ชุด ซึ่งมีทั้งหมด 11 บิต โดยลักษณะพัลส์ สัญญาณของแต่ละตัวอักษรที่กดก็จะมีลักษณะที่แตกต่างกัน ส่วนในขณะที่ปล่อยแป้นอักษรใด ๆ ก็จะมี พัลส์ สัญญาณออกมา 2 ชุด ชุดละ 11 บิต สัญญาณชุดแรกที่ออกมาจะมีลักษณะเหมือนกัน แล้วตามด้วย สัญญาณชุดที่ 2 ที่มีลักษณะเหมือนกับสัญญาณที่เกิดขึ้นในขณะกดแป้นนั้น ๆ

โดยในขณะที่มีสัญญาณข้อมูลออกมาจะสังเกตได้ว่าจะมีสัญญาณนาฬิกาออกมาควบคู่ด้วยเสมอ นอกจากแป้นอักษรนี้แล้ว ยังมีแป้นสัญลักษณ์อื่น ๆ อีก ซึ่งก็มีจำนวนชุดของสัญญาณในการกดและปล่อยเหมือนกันกับแป้นอักษร ยกเว้นแป้นบางปุ่ม เช่นปุ่มลูกศร ขึ้น ลง ซ้าย ขวา เป็นต้น

จากผลการทดลองทำให้เราสามารถสรุปได้ว่า สัญญาณข้อมูลที่ได้จากการกดแป้นคีย์ แต่ละปุ่มจะมีลักษณะพัลส์สัญญาณที่เฉพาะและจะมีความสอดคล้องกับสัญญาณนาฬิกา

4.2 การทดลองวงจรผลิตสัญญาณ DTMF



รูปที่ 4.13 แสดงการต่อวงจรผลิตความถี่ DTMF

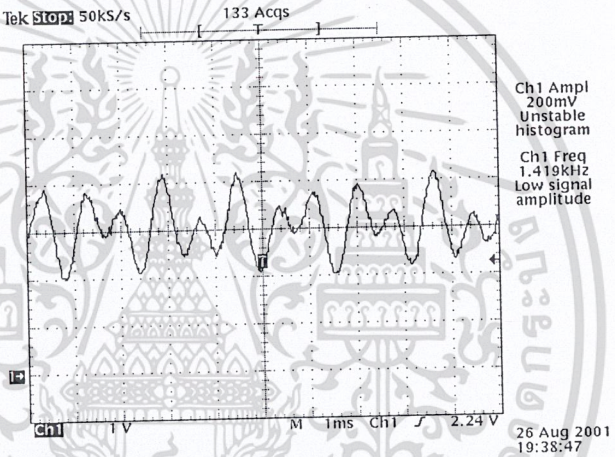
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการทดลอง

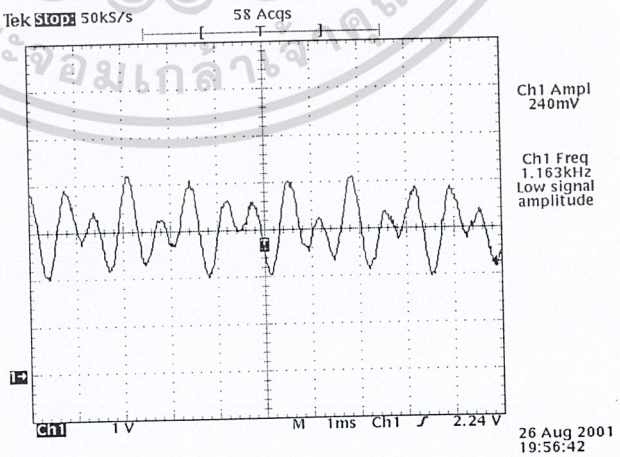
1. ทำการต่อวงจรกำเนิดสัญญาณความถี่ DTMF ตามรูปที่ 4.1
2. ป้อนไฟ +5 V ที่ขา 1ของ IC MC145412
3. ใช้ออสซิลโลสโคบ วัดสัญญาณที่ขา output
4. ทดลองกดปุ่มต่างๆที่แป้นคีย์โทรศัพท์ แล้วสังเกตลักษณะของสัญญาณที่ได้
5. ทำการบันทึกรูปสัญญาณที่ได้จากการกดปุ่มต่าง

ผลการทดลอง

จากการต่อวงจรตามรูปที่ 4.13 แล้วทำการวัดสัญญาณที่ได้จากการกดปุ่มต่างๆที่แป้นคีย์โทรศัพท์เราจะได้รูปลักษณะของสัญญาณจากการทดลองกดปุ่ม 1 , 9 , * , 0 , # แสดงได้ตามรูปที่ 4.14 ถึงรูปที่ 4.17 ตามลำดับ

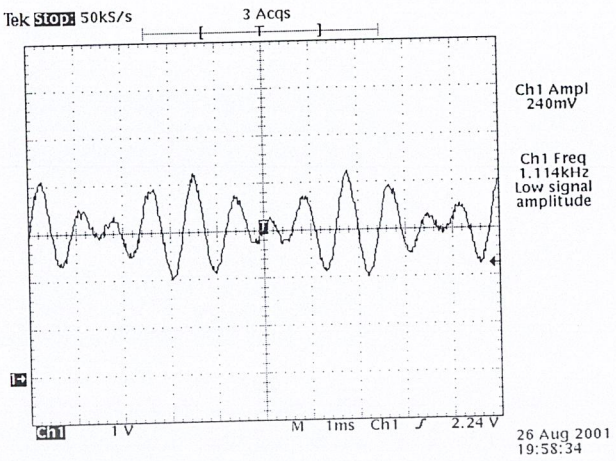


รูปที่ 4.14 แสดงสัญญาณจากการกดปุ่ม 1

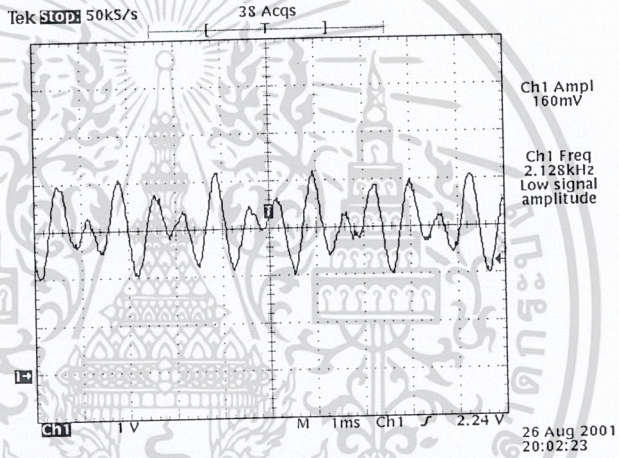


รูปที่ 4.15 แสดงสัญญาณจากการกดปุ่ม 9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 แสดงสัญญาณจากการกดปุ่ม *



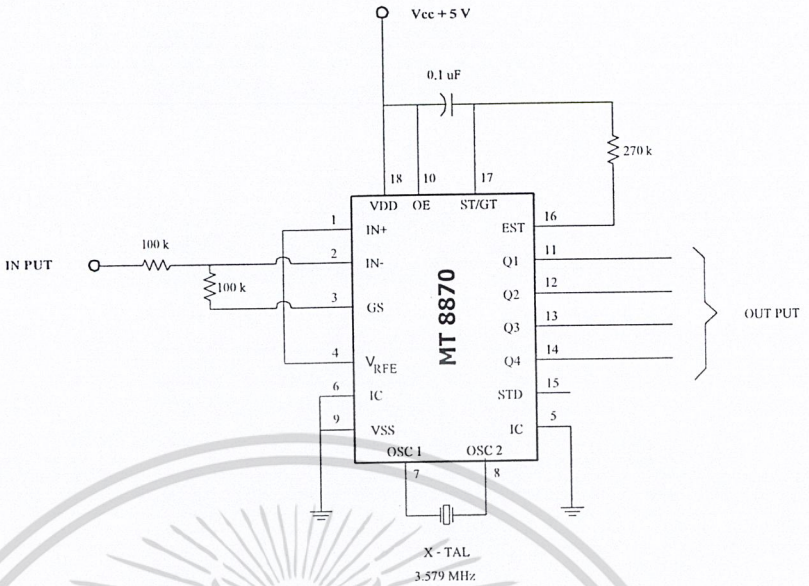
รูปที่ 4.17 แสดงสัญญาณจากการกดปุ่ม #

สรุปผลการทดลอง

จากรูปผลการทดลอง ที่ทำการเก็บผลมาจากออสซิลโลสโคบ จะเห็นได้ว่าสัญญาณที่ได้จากการกดปุ่มคีย์โทรศัพท์ต่าง ๆ จะมีลักษณะของสัญญาณที่เกิดจาก ผลรวมของความถี่สองความถี่ ซึ่งเป็นความถี่ที่ถูกผลิตขึ้นจากไอซี MC145412 โดยมีปุ่มคีย์ต่าง ๆ เป็นตัวรวมความถี่ที่จะส่งออกมาทางเอาท์พุท ปุ่มต่างๆเหล่านี้จะถูกจัดให้มีการรวมความถี่ตามแนวตั้งและแนวนอนที่ผลิตมาจากตัวไอซีผลิตความถี่ และจากผลการทดลองที่ได้ทำให้สามารถสรุปได้ว่าสัญญาณที่ได้จากการกดปุ่มโทรศัพท์แบบปุ่มกดจะประกอบด้วยผลรวมของสองความถี่ดังแสดงในรูปผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองวงจรถอดรหัสความถี่ DTMF



รูปที่ 4.18 แสดงการต่อวงจรถอดรหัสความถี่ DTMF

ขั้นตอนการทดลอง

1. ทำการต่อวงจรถอดรหัสตามรูปที่ 4.18
2. แล้วป้อนสัญญาณอินพุทด้วยสัญญาณเอาท์พุทของวงจรกำเนิดสัญญาณ DTMF
3. นำหลอด LED มาต่อที่เอาท์พุทของวงจรถอดรหัส
4. ทดลองกดปุ่มคีย์โทรศัพท์ของวงจร DTMF และสังเกตผลที่ได้จากการกดคีย์โทรศัพท์ต่างๆ

ผลการทดลอง

หมายเลข	Q4	Q3	Q2	Q1
1	OFF	OFF	OFF	ON
2	OFF	OFF	ON	OFF
3	OFF	OFF	ON	ON
4	OFF	ON	OFF	OFF
5	OFF	ON	OFF	ON
6	OFF	ON	ON	OFF
7	OFF	ON	ON	ON
8	ON	OFF	OFF	OFF
9	ON	OFF	OFF	ON
*	ON	OFF	ON	ON
0	ON	OFF	ON	OFF
#	ON	ON	OFF	OFF

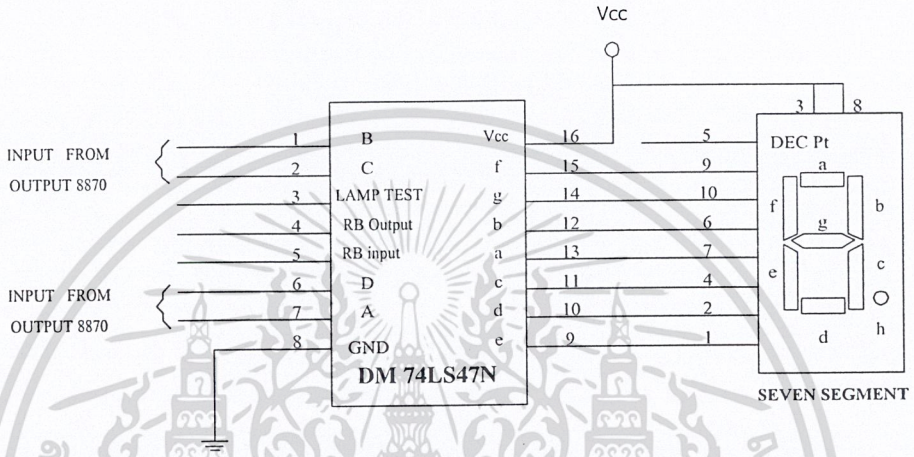
ตารางที่ 4.1 แสดงผลการทดลองวงจรถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

เมื่อทำการต่อวงจรตามรูปที่ 4.18 แล้วทำการทดลองกดปุ่มแป้นคีย์โทรศัพท์ต่างๆ และสังเกตผลที่หลอด LED ที่เอาท์พุท จะได้ผลการทดลองตามตารางที่ 4.1 สรุปได้ว่าวงจรถอดรหัสสัญญาณ DTMF สามารถที่จะถอดรหัสสัญญาณที่ได้จากวงจรผลิตสัญญาณความถี่ DTMF ให้อยู่ในรูปรหัสไบนารี 4 บิตได้อย่างถูกต้อง ตามแต่ละหมายเลขบนแป้นคีย์โทรศัพท์

4.3 การทดลองวงจรแปลงรหัส BCD เพื่อแสดงผลบน SEVEN SEGMENT



รูปที่ 4.19 แสดงการต่อวงจรแปลงรหัส BCD เพื่อแสดงผลบน Seven Segment

ขั้นตอนการทดลอง

1. ทำการต่อวงจรแปลงรหัส BCD เพื่อแสดงผล Seven segment ตามรูปที่ 4.19
2. ป้อนแหล่งไฟ +5 V ให้กับ ขา Vcc ของไอซี DM 74LS47N และ ขา Common Anode 1,2 ของ Seven Segment
3. ใช้สัญญาณที่ได้จากเอาท์พุทของวงจรถอดรหัสสัญญาณ DTMF ป้อนเป็นสัญญาณอินพุทให้กับวงจรแปลงรหัส BCD เพื่อแสดงผลบน Seven Segment
4. ทดลองกดปุ่มต่าง ๆ ที่แป้นคีย์โทรศัพท์ แล้วสังเกตผลที่ตัว Seven Segment

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

หมายเลข	a	b	c	d	e	f	g
1	OFF	ON	ON	OFF	OFF	OFF	OFF
2	ON	ON	OFF	ON	ON	OFF	ON
3	ON	ON	ON	ON	OFF	OFF	ON
4	OFF	ON	ON	OFF	OFF	ON	ON
5	ON	OFF	ON	ON	OFF	ON	ON
6	OFF	OFF	ON	ON	ON	ON	ON
7	ON	ON	ON	OFF	OFF	OFF	OFF
8	ON	ON	ON	ON	ON	ON	ON
9	ON	ON	ON	OFF	OFF	ON	ON
*	OFF	OFF	ON	ON	OFF	OFF	ON
0	OFF	OFF	OFF	ON	ON	OFF	ON
#	OFF	ON	OFF	OFF	ON	OFF	ON

ตารางที่ 4.2 แสดงผลของ Seven Segment เมื่อกดคีย์โทรศัพท์

สรุปผลการทดลอง

หลังจากต่อวงจรแปลงรหัส BCD เพื่อแสดงผลบน Seven Segment ตามรูปที่ 4.19 แล้ว ทดลองกดหมายเลขต่าง ๆ บนแป้นคีย์โทรศัพท์ ทำให้ได้ผลที่แสดงบน Seven Segment ดังตารางที่ 4.2 ทำให้สามารถสรุปได้ว่าวงจรที่ได้ทำการทดลองในข้างต้นสามารถที่จะแปลงรหัส BCDที่ได้จากการวงจรถอดรหัสสัญญาณ DTMF ให้แสดงผลบน Seven Segment ได้อย่างถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การทดลองโปรแกรมการรับค่าอักษรจากคีย์บอร์ด แสดงผลบนจอLCD

รูปที่ 4.20 แสดง Block Diagram อุปกรณ์การรับค่าอักษรจากคีย์บอร์ด แสดงผลบนจอLCD

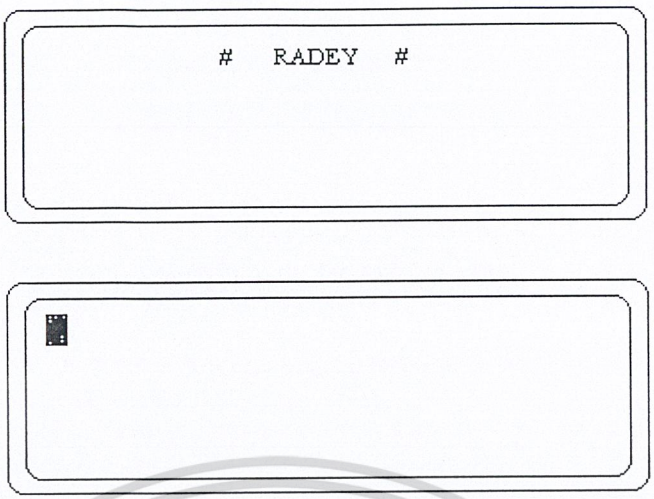
ขั้นตอนการทดลอง

1. ทำการบันทึกโปรแกรมการรับค่าอักษรจากคีย์บอร์ด และโปรแกรมการแสดงผลบนจอ LCD ดังแสดงใน ภาคผนวก ก ลงในหน่วยความจำของชุดไมโครคอนโทรเลอร์
2. ทำการต่ออุปกรณ์การทดลองตามรูปที่ 4.20
3. ป้อนแหล่งจ่ายไฟให้กับอุปกรณ์ทุก ๆ ส่วน แล้วสังเกตการแสดงผลของ LCD ในช่วงแรก
4. ทดลองป้อนข้อมูลจากคีย์บอร์ด แล้วดูผลตอบสนองบนจอ LCD
5. ทำการกดปุ่ม ENTER สังเกตการแสดงผลของLCD

ผลการทดลอง

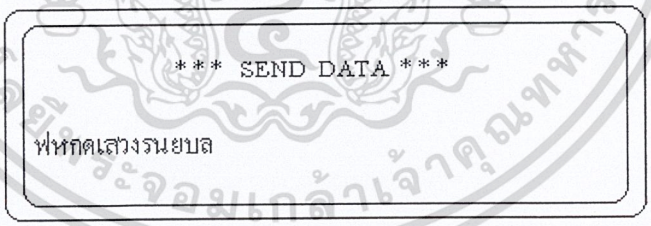
รูปที่ 4.21 แสดงตัวอักษรบน LCD เมื่อเริ่มต้นการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

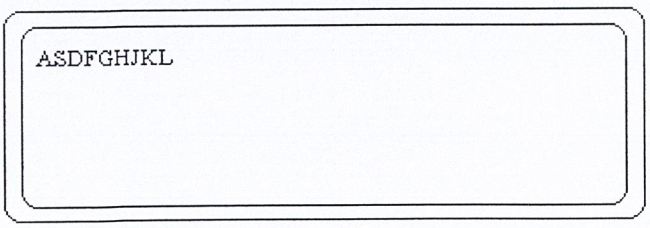


รูปที่ 4.22 แสดงความพร้อมของ LCD ที่จะรับตัวอักษรจากคีย์บอร์ด

รูปที่ 4.23 แสดงการพิมพ์ข้อมูลภาษาไทย

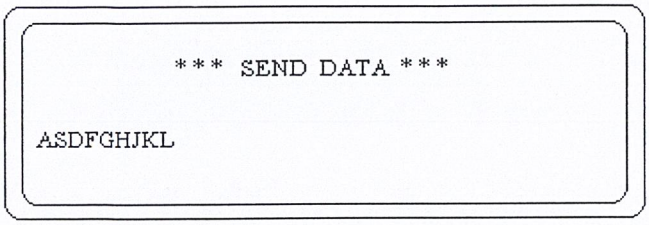


รูปที่ 4.24 แสดงการส่งข้อมูลภาษาไทย เมื่อกดปุ่ม ENTER



รูปที่ 4.25 แสดงการพิมพ์ข้อมูลภาษาอังกฤษ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

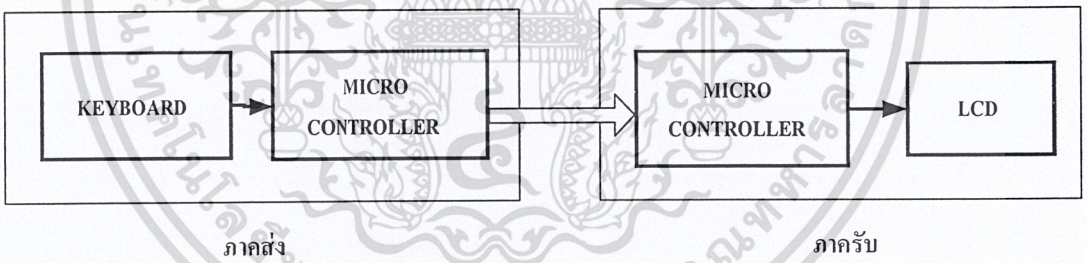


รูปที่ 4.26 แสดงการส่งข้อมูลภาษาอังกฤษ เมื่อกดปุ่ม ENTER

สรุปผลการทดลอง

เมื่อทำการต่ออุปกรณ์ตามรูปที่ 4.20 และสังเกตการแสดงผลของ LCD ตามขั้นตอนการทดลองจะเห็นได้ว่าในช่วงแรกLCDจะแสดงข้อมูลตัวอักษรที่ได้ทำการป้อนไว้ในโปรแกรม ตามรูปที่ 4.21 หลังจากนั้นก็จะหยุดอยู่ที่หน้าจอที่พร้อมจะแสดงการรับค่าจากคีย์บอร์ดตามรูปที่ 4.22 เมื่อทำการป้อนข้อมูล ข้อมูลที่ป้อนก็จะไปแสดงผลยังจอ LCD ดังแสดงได้ในรูปที่ 4.23 และ รูป 4.25 ส่วนในรูปที่ 4.24 และรูปที่ 4.26จะแสดงการส่งข้อมูลที่ทำการพิมพ์เมื่อกดปุ่ม ENTER ทำให้สรุปได้ว่าในส่วนของโปรแกรมการรับค่าตัวอักษรจากคีย์บอร์ดและส่วนโปรแกรมแสดงผลของ LCD สามารถทำงานได้อย่าง ถูกต้อง

4.6 การทดลองรับส่งข้อมูลระหว่างอุปกรณ์ภาครับและภาคส่ง

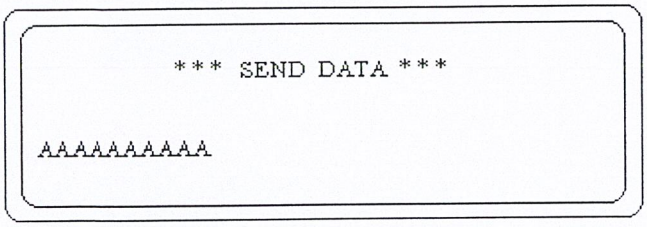


รูปที่ 4.27 แสดง Block Diagram การรับส่งข้อมูลระหว่างภาครับและภาคส่ง

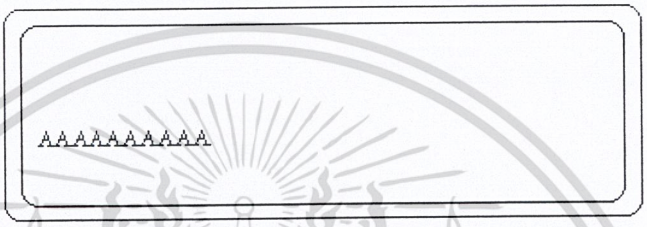
ขั้นตอนการทดลอง

1. ทำการบันทึกโปรแกรมการส่งข้อมูลตัวอักษร ลงในหน่วยความจำของชุดไมโครคอนโทรลเลอร์ภาคส่ง
2. ทำการบันทึกโปรแกรมการรับข้อมูลตัวอักษรเพื่อนำไปแสดงบนจอ LCD ลงในหน่วยความจำของชุดไมโครคอนโทรลเลอร์ภาครับ
3. เชื่อมต่อสายสัญญาณที่ใช้รับส่งข้อมูลระหว่างอุปกรณ์ภาครับและภาคส่ง
4. ทดลองส่งข้อมูลจากการกดแป้นคีย์บอร์ดทางภาคส่ง แล้วสังเกตการแสดงผลของจอ LCD ทางภาครับ

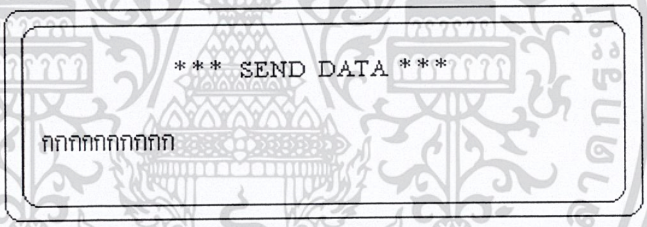
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



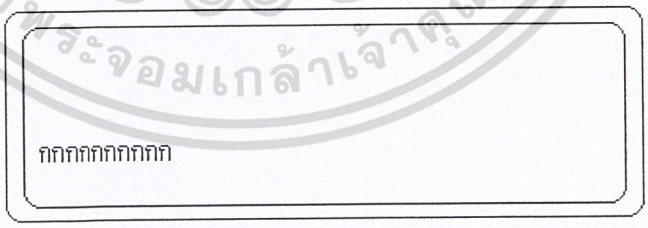
รูปที่ 4.28 แสดงการส่งข้อมูล AAAAAAAAAA ทางภาคส่ง



รูปที่ 4.29 แสดงการรับข้อมูล AAAAAAAAAA ทางภาครับ



รูปที่ 4.30 แสดงการส่งข้อมูล กกกกกกกกกกกก ทางภาคส่ง



รูปที่ 4.31 แสดงการส่งข้อมูล กกกกกกกกกกกก ทางภาครับ

สรุปผลการทดลอง

จากผลการทดลองเมื่อภาคส่งทำการป้อนข้อมูลที่ต้องการส่ง แล้วกดปุ่ม Enter หน้าจอ LCD ทางด้านส่งจะแสดง ข้อมูลที่จะถูกส่งไปยังภาครับ โดยแสดงได้ตามรูปที่ 4.28 และ 4.30 ส่วนทางภาครับก็จะปรากฏอักษรที่ทางภาคส่ง ได้ส่งมา ดังแสดงในรูปที่ 4.29 และ 4.31 ซึ่งจะเห็นได้ว่าการรับส่งตัวอักษรระหว่างภาครับและภาคส่งนั้นเป็นไปด้วยความถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุป

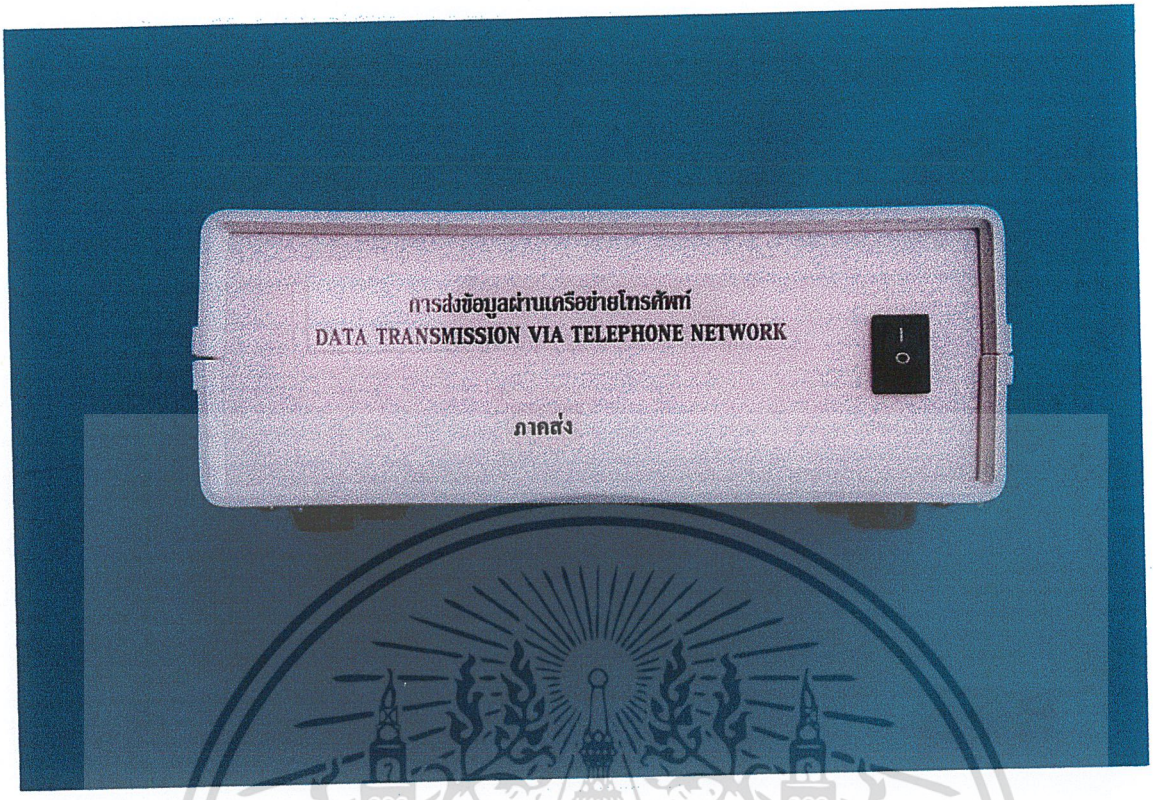
การรับส่งข้อมูลผ่านระบบเครือข่ายโทรศัพท์นี้ประกอบด้วยอุปกรณ์ ไมโครคอนโทรลเลอร์ , วงจรกำเนิดสัญญาณ DTMF, วงจร Decoder DTMF, วงจรแปลงรหัส BCD, โมเด็ม ซึ่งถูกนำมาใช้ในการประยุกต์ ใช้งานร่วมกับการเขียนโปรแกรมควบคุมการทำงาน โดยปัญหาที่เกิดขึ้นกับโครงงานสามารถแยกได้สองส่วน ส่วนแรกเป็นปัญหาที่เกิดจากตัว Hardware ในส่วนต่าง ๆ แต่ปัญหานี้สามารถแก้ไขได้ไม่ยากนัก ในส่วนที่สองเป็นปัญหาในส่วน Soft ware ที่ใช้ในการควบคุมการทำงานการรับค่าจากคีย์บอร์ดเพื่อนำไปแสดงผลยัง LCD และปัญหาในการโปรแกรมการทำงานให้กับโมเด็ม ทำการติดต่อเพื่อรับส่งข้อมูล ทำให้ต้องมีการปรับปรุงตัว Soft ware ค่อนข้างนาน

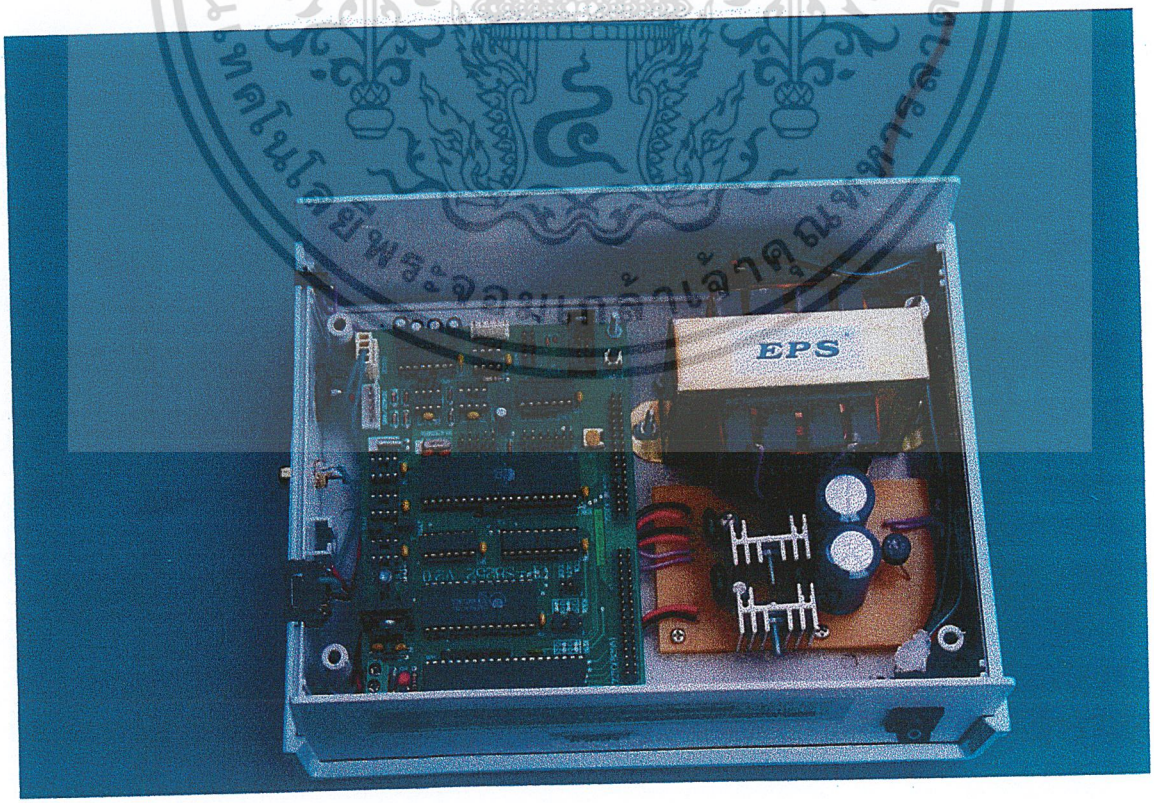
แนวทางในการพัฒนาประยุกต์การใช้งานต่อเนื่องจะเห็นได้จากหลักการทำงานของโครงงานนี้ สามารถที่จะนำไปประยุกต์ใช้ในการรับส่งข้อมูลต่างๆได้หลายรูบแบบ เช่น ภาพ เสียง ข้อมูลแสดงสภาวะการทำงานของอุปกรณ์หรือเครื่องจักรซึ่งอยู่ในสถานที่ที่ไกลหรือไม่สะดวกในการควบคุมในสถานที่นั้น ๆ ได้โดยต้องมีการพัฒนาในส่วนของ Hard ware ที่ต้องใช้ในการรับส่งข้อมูลนั้น ๆ ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

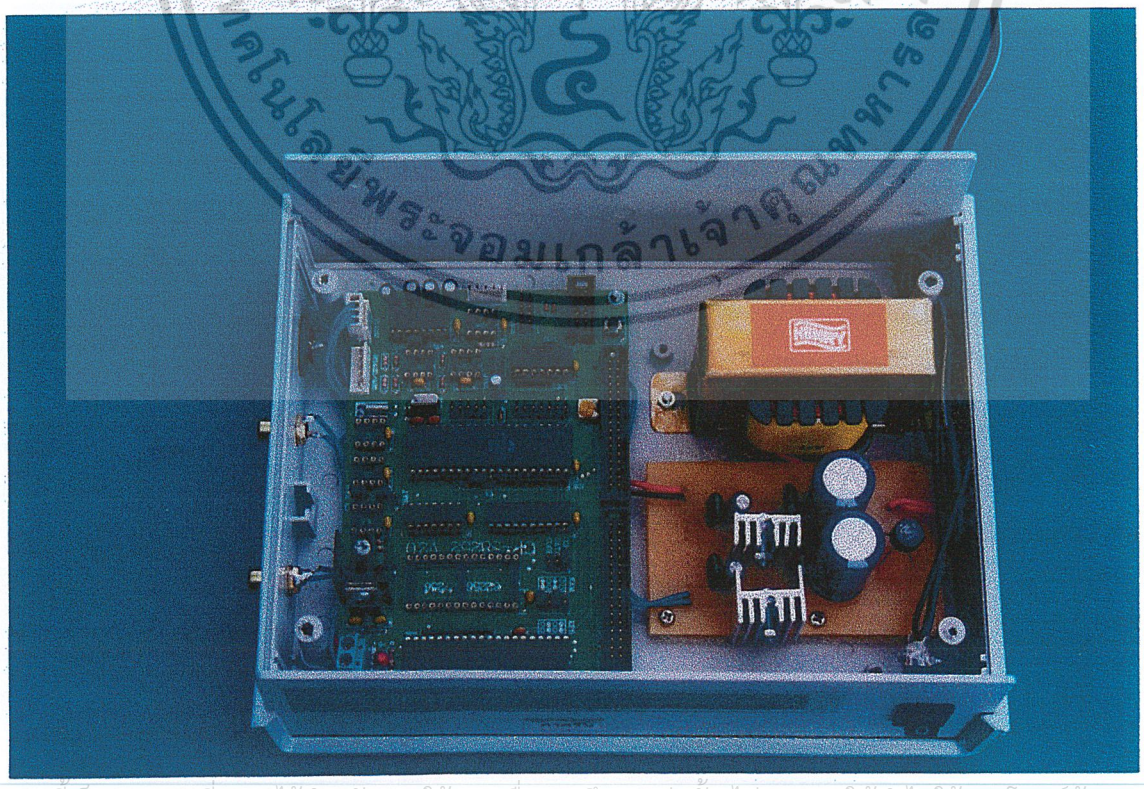
ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

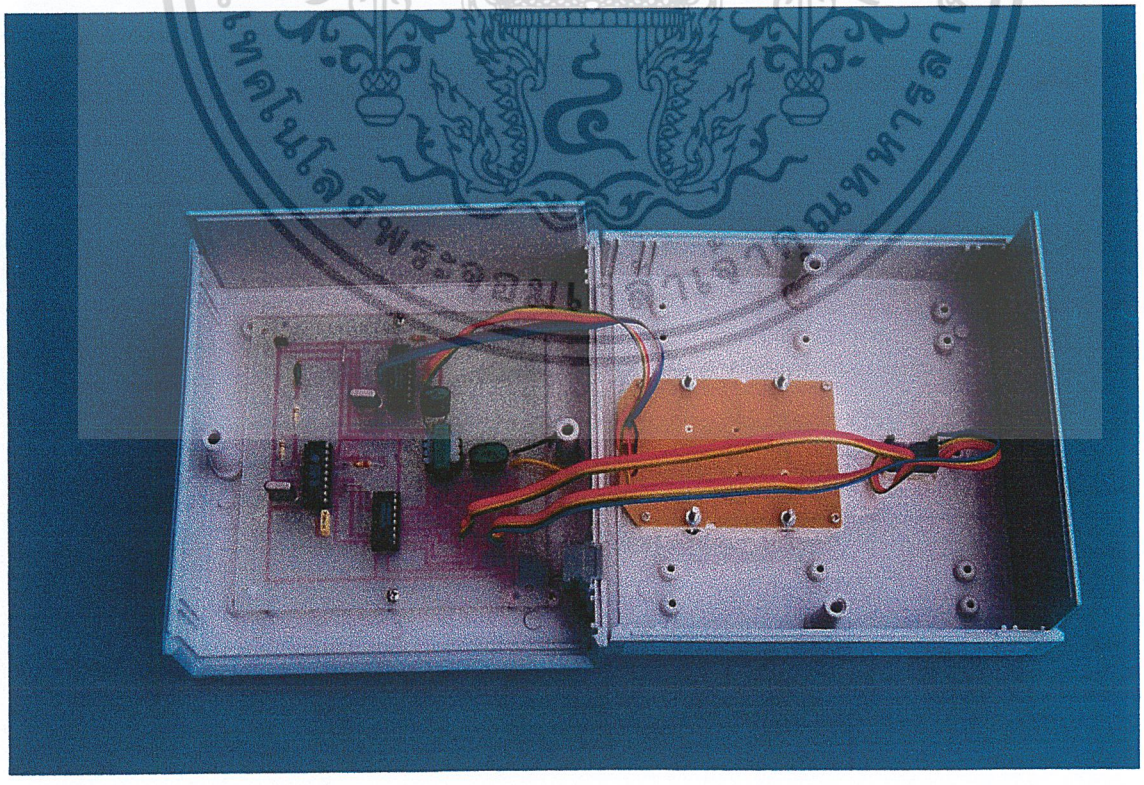




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



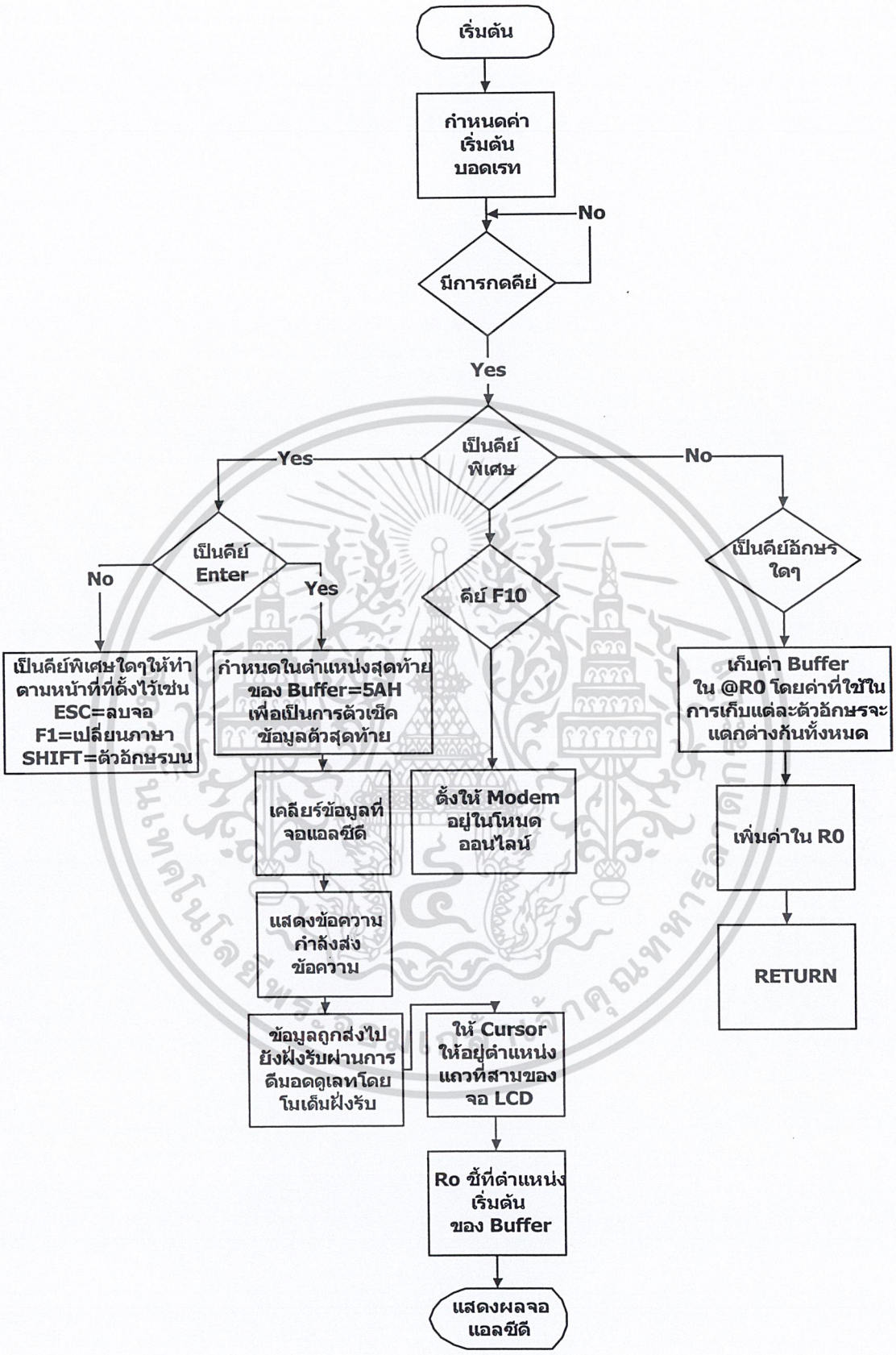
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Flowchart แสดงการทำงานของการส่งข้อมูลผ่านเครือข่ายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
  - SPI Serial Interface for Program Downloading
  - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
  - Endurance: 100,000 Write/Erase Cycles
- 4V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low-power Idle and Power-down Modes
- Interrupt Recovery From Power-down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power-off Flag

Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.

8-bit Microcontroller with 8K Bytes Flash

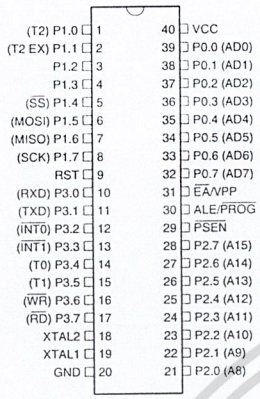
AT89S8252

Rev. 0401E–02/00

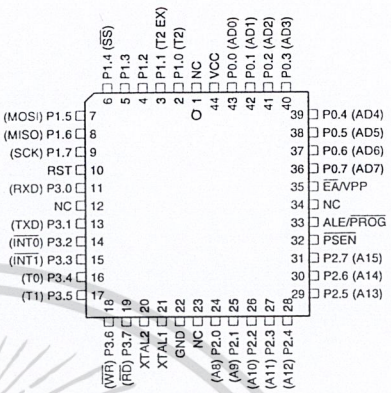
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Configurations

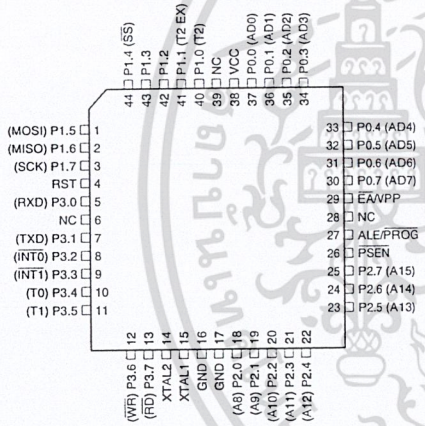
PDIP



PLCC



PQFP/TQFP



Pin Description

VCC

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open drain bbi-didirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

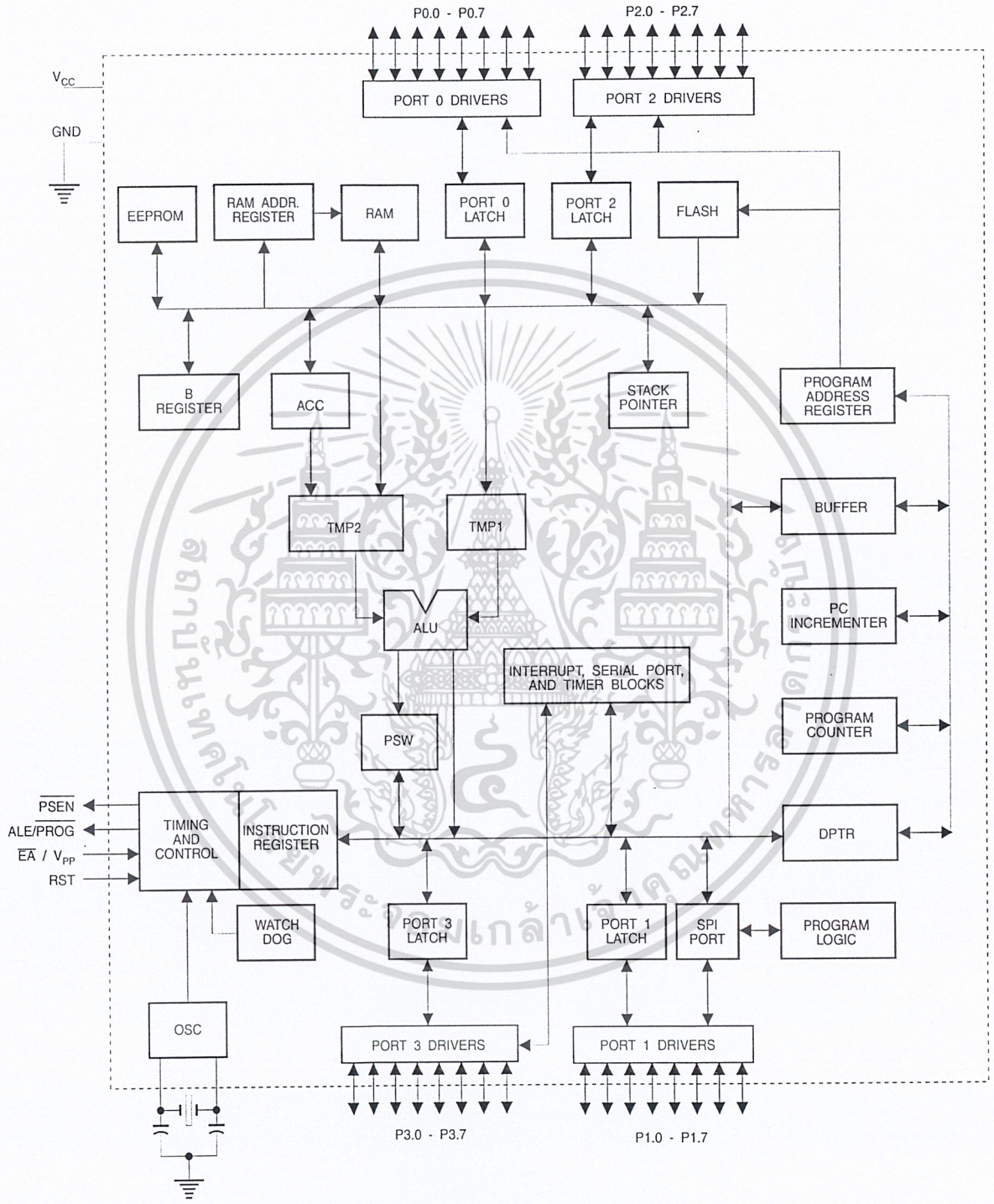
Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Pin Description

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	$\overline{SS}$ (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{PSEN}$

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{EA}$/VPP

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external pro-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

gram memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89S8252 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000					SPCR 000001XX			0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000		SPSR 00XXXXXX						0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111						WMCON 00000010		97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XXX0000	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

Table 2. T2CON—Timer/Counter 2 Control Register

T2CON Address = 0C8H — Reset Value = 0000 0000B

Bit Addressable

	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$
Bit	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/$\overline{T2}$	Timer or counter select for Timer 2. C/$\overline{T2}$ = 0 for timer function. C/$\overline{T2}$ = 1 for external event counter (falling edge triggered).
CP/$\overline{RL2}$	Capture/Reload select. CP/$\overline{RL2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/$\overline{RL2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Watchdog and Memory Control Register The WMCON register contains control bits for the Watchdog Timer (shown in Table 3). The EEMEN and EEMWE bits are used to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

Table 3. WMCON—Watchdog and Memory Control Register

WMCON Address = 96H — Reset Value = 0000 0010B

Bit	PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
	7	6	5	4	3	2	1	0

Symbol	Function
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.
EEMWE	EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed.
EEMEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1
WDTRST RDY/$\overline{BSY}$	Watchdog Timer Reset and EEPROM Ready/$\overline{Busy}$ Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/$\overline{BSY}$ flag in a Read-Only mode during EEPROM write. RDY/$\overline{BSY}$ = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/$\overline{BSY}$ bit equals "0" and is automatically reset to "1" when programming is completed.
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

Dual Data Pointer Registers To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag The Power Off Flag (POF) is located at bit_4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 4. SPCR—SPI Control Register

SPCR Address = D5H — Reset Value = 0000 01XXB

Bit	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
	7	6	5	4	3	2	1	0

Symbol	Function
SPIE	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.
SPE	SPI Enable. SPI = 1 enables the SPI channel and connects $\overline{SS}$, MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.
DORD	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.
MSTR	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.
CPOL	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.
CPHA	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.
SPR0 SPR1	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, $F_{osc.}$, is as follows: SPR1 SPR0 SCK = $F_{osc.}$ divided by 0 0 4 0 1 16 1 0 64 1 1 128

Table 5. SPSR – SPI Status Register

SPSR Address = AAH — Reset Value = 00XX XXXXB

Bit	SPIF	WCOL	–	–	–	–	–	–
	7	6	5	4	3	2	1	0

Symbol	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

Table 6. SPDR – SPI Data Register

SPDR Address = 86H — Reset Value = unchanged

Bit	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
	7	6	5	4	3	2	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Memory – EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. User software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the serial programming mode are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/$\overline{BSY}$ bit (read-only) in SFR WMCON. RDY/$\overline{BSY}$ = 0 means programming is still in progress and RDY/$\overline{BSY}$ = 1 means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the actual timer periods (at V_{CC} = 5V) are within ±30% of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			Period (nominal)
PS2	PS1	PS0	
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/$\overline{T2}$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

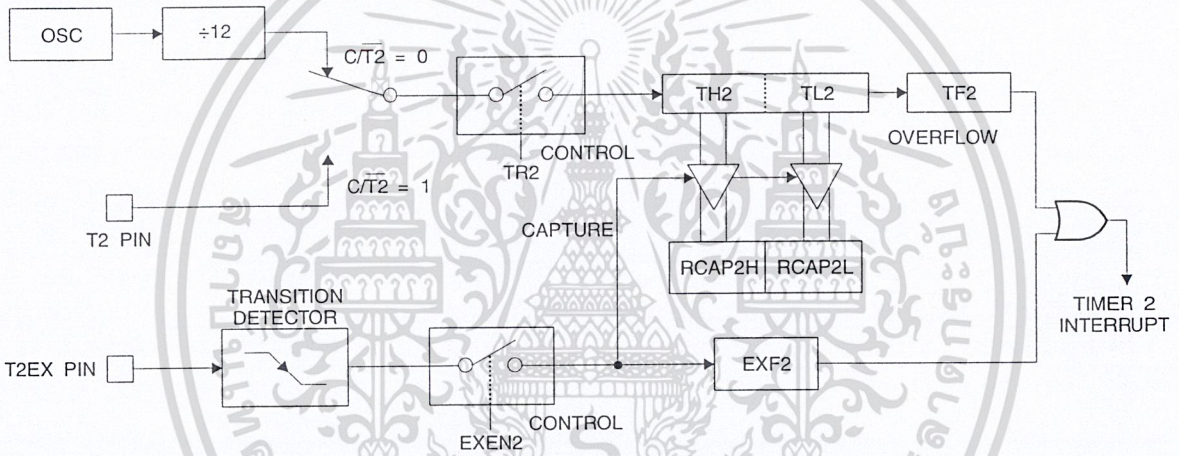
Table 8. Timer 2 Operating Modes

RCLK + TCLK	CP/$\overline{RL2}$	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16 bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

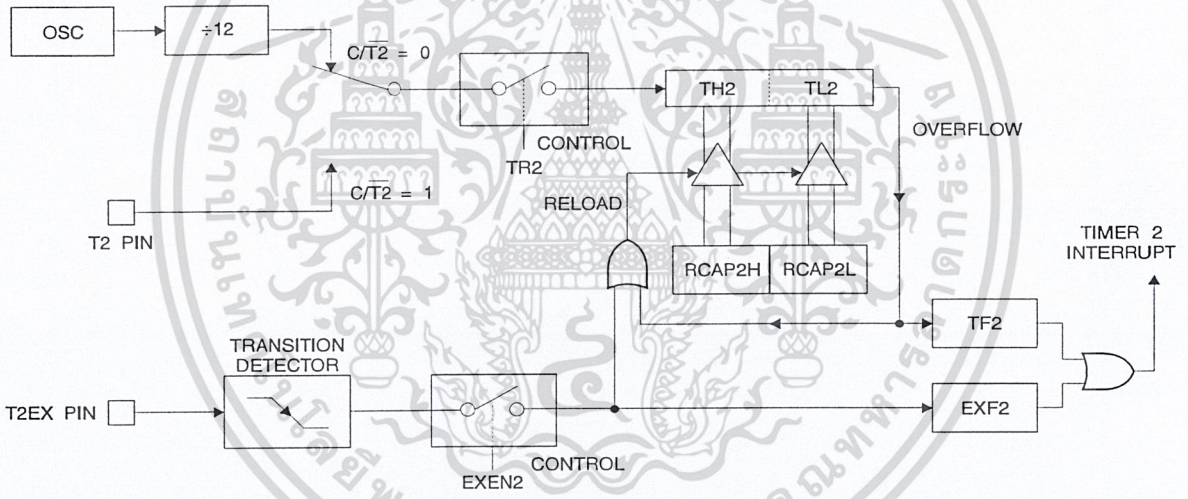


Table 9. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H — Reset Value = XXXX XX00B

Not Bit Addressable

	–	–	–	–	–	–	T2OE	DCEN
Bit	7	6	5	4	3	2	1	0

Symbol	Function
–	Not implemented, reserved for future use.
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

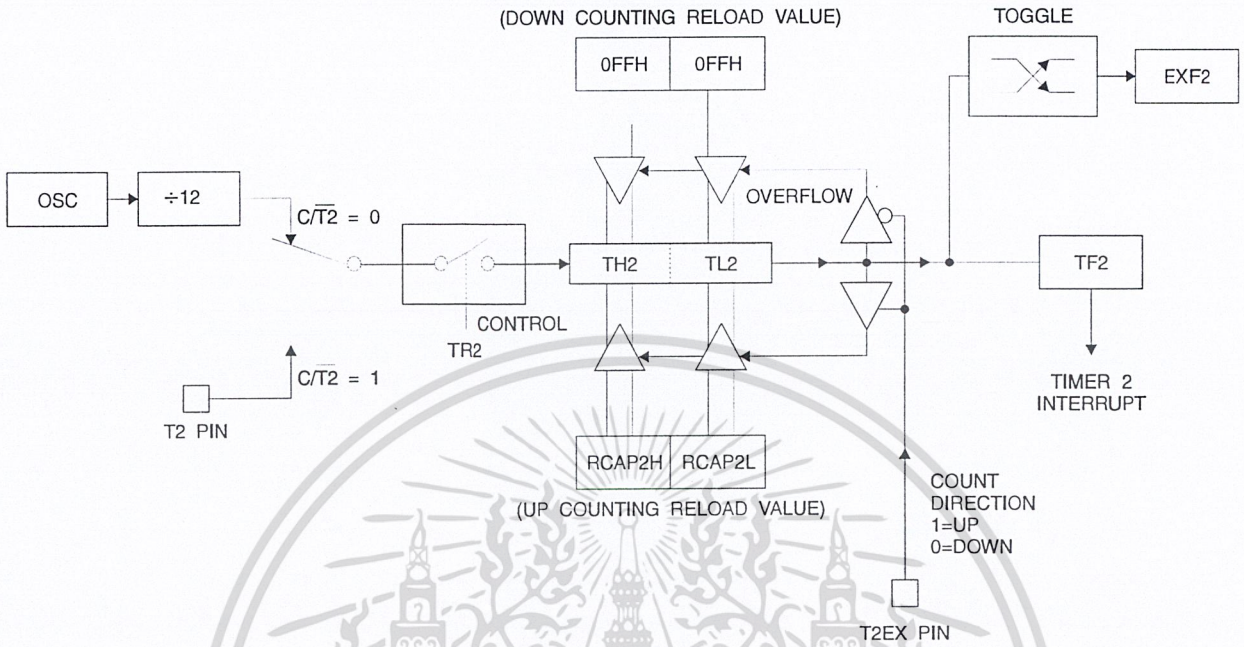
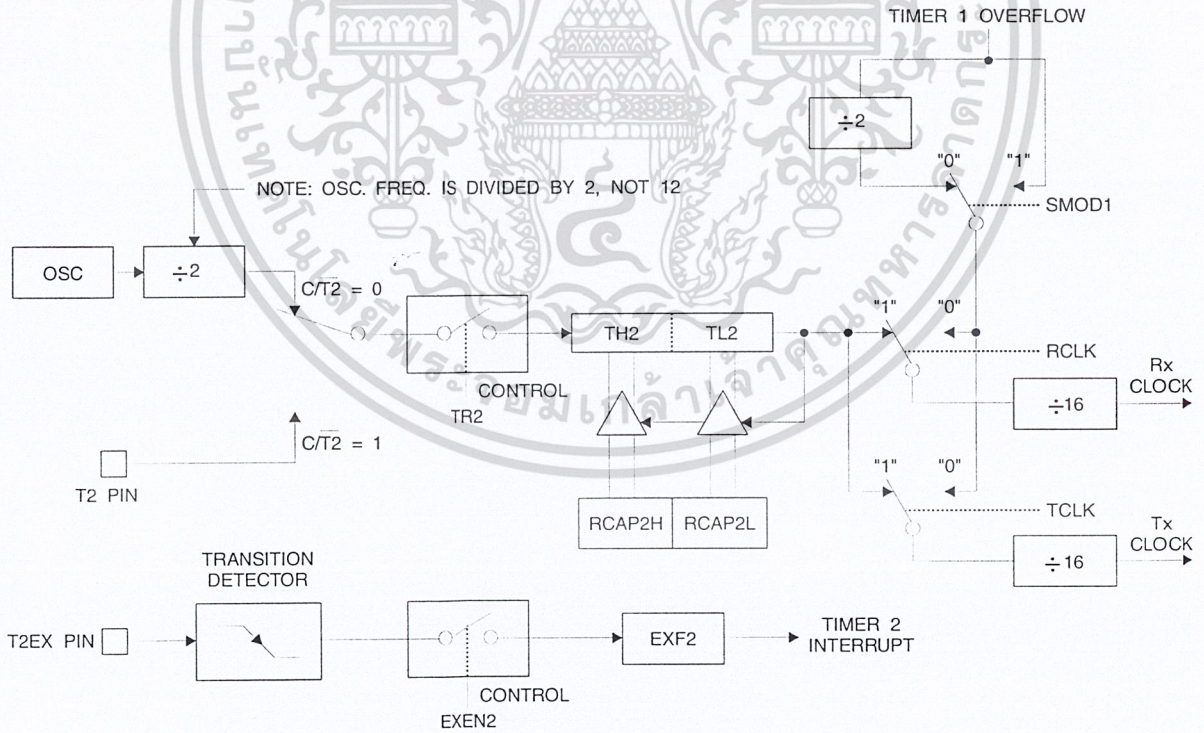


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16 bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($C/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16 bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit $C/\overline{T2}$ (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 5. Timer 2 in Clock-out Mode

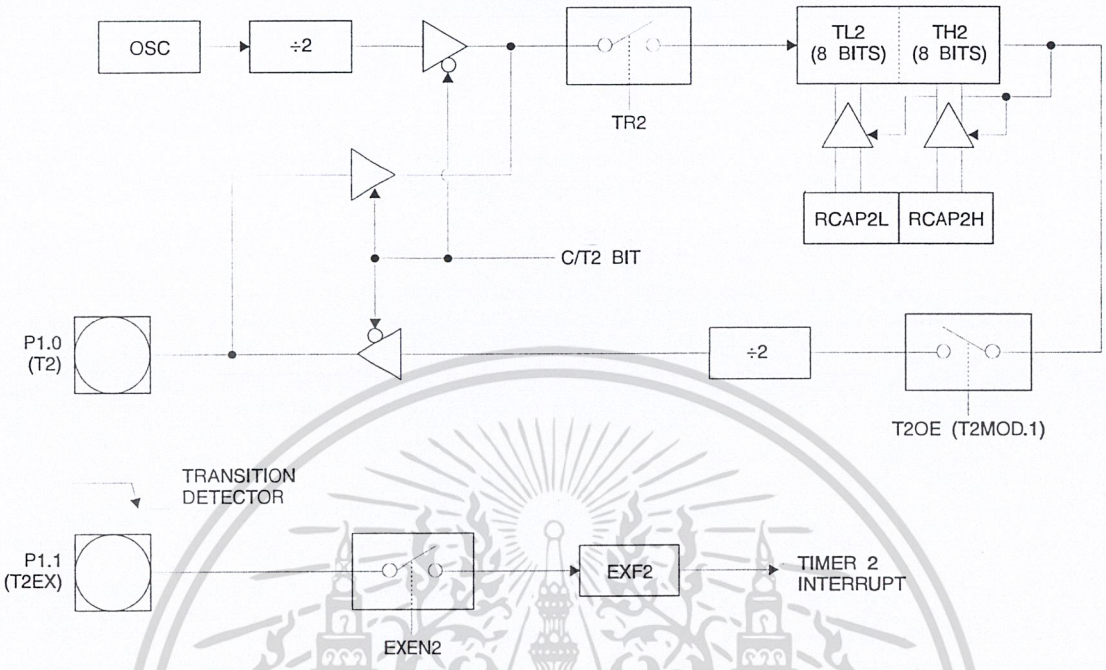
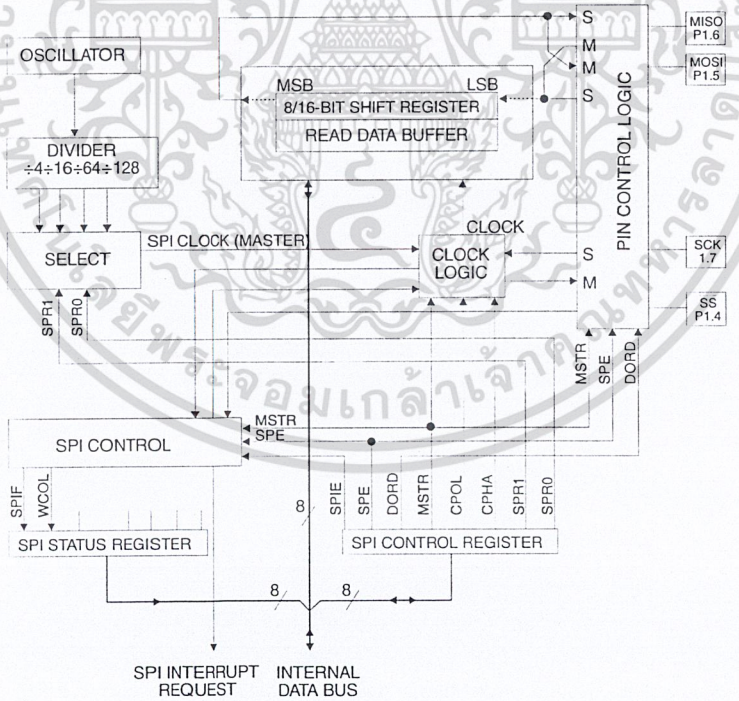


Figure 6. SPI Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UART

The UART in the AT89S8252 operates the same way as the UART in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-49, section titled, "Serial Interface."

Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and peripheral devices or between several AT89S8252 devices. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 1.5 MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag
- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input, $\overline{SS}$/P1.4, is set low to select an individual SPI device as a slave. When $\overline{SS}$/P1.4 is set high, the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figure 8 and Figure 9.

Figure 7. SPI Master-slave Interconnection

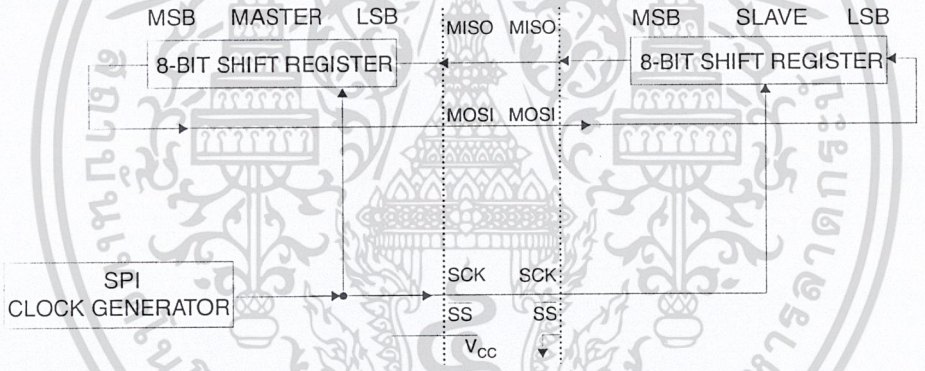
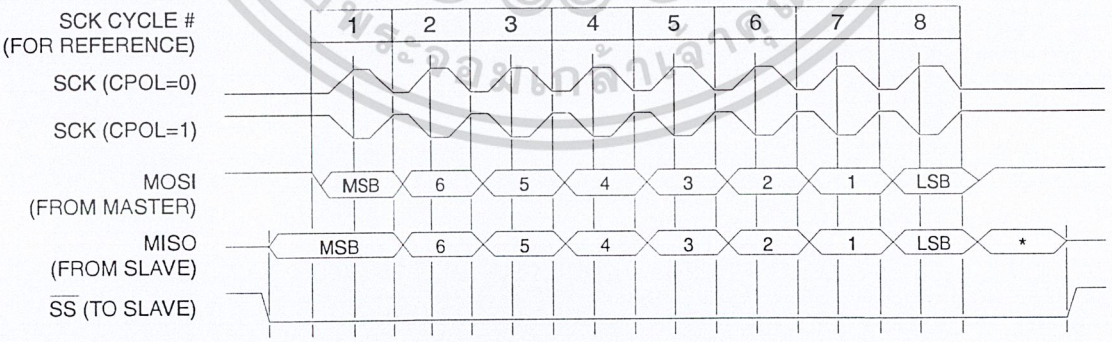


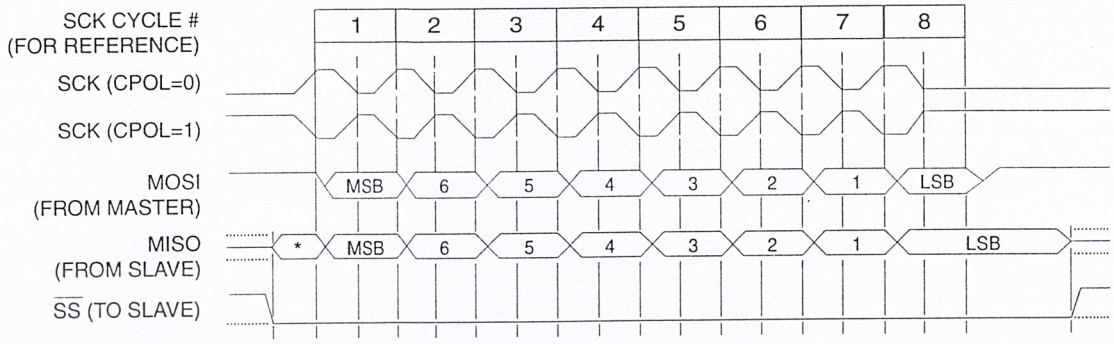
Figure 8. SPI transfer Format with CPHA = 0



*Not defined but normally MSB of character just received

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. SPI Transfer Format with CPHA = 1



*Not defined but normally LSB of previously transmitted character

Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Table 10. Interrupt Enable (IE) Register

(MSB)(LSB)

EA	–	ET2	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
–	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 10. Interrupt Sources

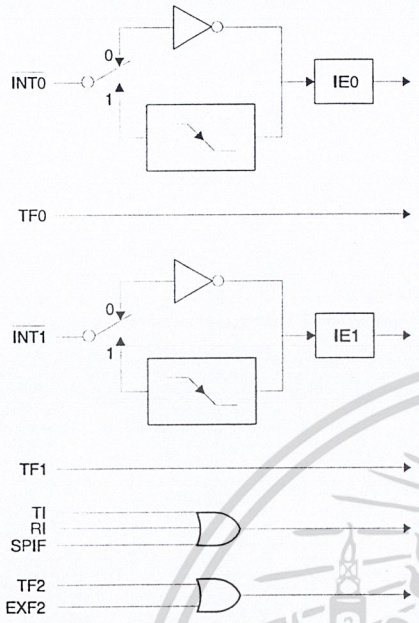
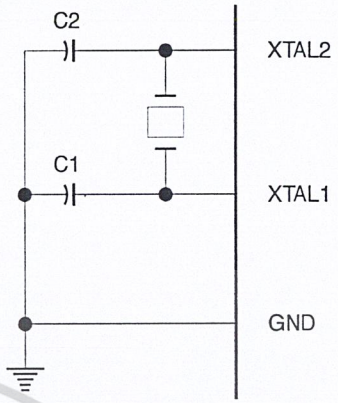
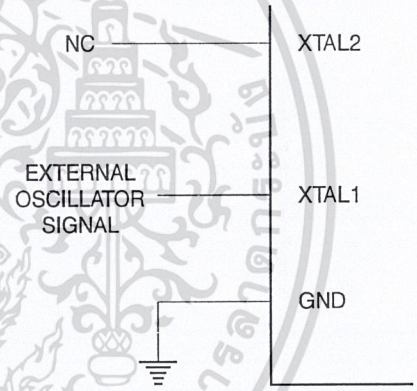


Figure 11. Oscillator Connections



Note: Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration



Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Power-down Mode

In the power-down mode, the oscillator is stopped and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. Exit from power-down can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

To exit power-down via an interrupt, the external interrupt must be enabled as level sensitive before entering power-down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

Program Memory Lock Bits

The AT89S8252 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{EA}$ must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

Lock Bit Protection Modes[1][2]

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No internal memory lock feature.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory. $\overline{EA}$ is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
3	P	P	U	Same as Mode 2, but parallel or serial verify are also disabled.
4	P	P	P	Same as Mode 3, but external execution is also disabled.

Notes: 1. U = Unprogrammed
2. P = Programmed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programming the Flash and EEPROM

Atmel's AT89S8252 Flash Microcontroller offers 8K bytes of in-system reprogrammable Flash Code memory and 2K bytes of EEPROM Data memory.

The AT89S8252 is normally shipped with the on-chip Flash Code and EEPROM Data memory arrays in the erased state (i.e. contents = FFH) and ready to be programmed. This device supports a High-voltage (12V) Parallel programming mode and a Low-voltage (5V) Serial programming mode. The serial programming mode provides a convenient way to download the AT89S8252 inside the user's system. The parallel programming mode is compatible with conventional third party Flash or EPROM programmers.

The Code and Data memory arrays are mapped via separate address spaces in the serial programming mode. In the parallel programming mode, the two arrays occupy one contiguous address space: 0000H to 1FFFH for the Code array and 2000H to 27FFH for the Data array.

The Code and Data memory arrays on the AT89S8252 are programmed byte-by-byte in either programming mode. An auto-erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram any memory location in the serial programming mode unless any of the lock bits have been programmed.

In the parallel programming mode, there is no auto-erase cycle. To reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

Parallel Programming Algorithm: To program and verify the AT89S8252 in the parallel programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between V_{CC} and GND pins.
   Set RST pin to "H".
   Apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Set $\overline{PSEN}$ pin to "L"
   ALE pin to "H"
   $\overline{EA}$ pin to "H" and all other pins to "H".
3. Apply the appropriate combination of "H" or "L" logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the Flash Programming Modes table.
4. Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.
   Apply data to pins P0.0 to P0.7 for Write Code operation.
5. Raise $\overline{EA}/V_{PP}$ to 12V to enable Flash programming, erase or verification.
6. Pulse ALE/$\overline{PROG}$ once to program a byte in the Code memory array, the Data memory array or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.
7. To verify the byte just programmed, bring pin P2.7 to "L" and read the programmed data at pins P0.0 to P0.7.
8. Repeat steps 3 through 7 changing the address and data for the entire 2K or 8K bytes array or until the end of the object file is reached.
9. Power-off sequence:
   Set XTAL1 to "L".
   Set RST and $\overline{EA}$ pins to "L".
   Turn V_{CC} power off.

In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

$\overline{Data}$ Polling: The AT89S8252 features $\overline{DATA}$ Polling to indicate the end of a write cycle. During a write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7 (parallel mode), and on the MSB of the serial output byte on MISO (serial mode). Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. $\overline{DATA}$ Polling may begin any time after a write cycle has been initiated.

Ready/$\overline{Busy}$: The progress of byte programming in the parallel programming mode can also be monitored by the RDY/$\overline{BSY}$ output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate $\overline{BUSY}$. P3.4 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed Code or Data byte can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

Chip Erase: Both Flash and EEPROM arrays are erased electrically at the same time. In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The Code and Data arrays are written with all "1"s in the Chip Erase operation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location will return 00H at the data outputs.

Serial Programming Fuse: A programmable fuse is available to disable Serial Programming if the user needs maximum system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

The AT89S8252 is shipped with the Serial Programming Mode enabled.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H and 031H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows:

(030H) = 1EH indicates manufactured by Atmel
(031H) = 72H indicates 89S8252

Programming Interface

Every code byte in the Flash and EEPROM arrays can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Serial Downloading

Both the Code and Data memory arrays can be programmed using the serial SPI bus while RST is pulled to V_{CC}. The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before program/erase operations can be executed.

An auto-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to first execute the Chip Erase instruction unless any of the lock bits have been programmed. The Chip Erase operation turns the content of every memory location in both the Code and Data arrays into FFH.

The Code and Data memory arrays have separate address spaces:

0000H to 1FFFH for Code memory and 000H to 7FFH for Data memory.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a 24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.

Serial Programming Algorithm

To program and verify the AT89S8252 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between VCC and GND pins.
   Set RST pin to "H".
   If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.
3. The Code or Data array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is written. The write cycle is self-timed and typically takes less than 2.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal operation.

Power-off sequence (if needed):
Set XTAL1 to "L" (if a crystal is not used).
Set RST to "L".
Turn V_{CC} power off.

Serial Programming Instruction

The Instruction Set for Serial Programming follows a 3-byte protocol and is shown in the following table:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instruction Set

Instruction	Input Format			Operation
	Byte 1	Byte 2	Byte 3	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	Enable serial programming interface after RST goes high.
Chip Erase	1010 1100	xxxx x100	xxxx xxxx	Chip erase both 8K & 2K memory arrays.
Read Code Memory	aaaa a001	low addr	xxxx xxxx	Read data from Code memory array at the selected address. The 5 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory	aaaa a010	low addr	data in	Write data to Code memory location at selected address. The address bits are the 5 MSBs of the first byte together with the second byte.
Read Data Memory	00aa a101	low addr	xxxx xxxx	Read data from Data memory array at selected address. Data are available at pin MISO during the third byte.
Write Data Memory	00aa a110	low addr	data in	Write data to Data memory location at selected address.
Write Lock Bits	1010 1100	x x111	xxxx xxxx	Write lock bits. Set LB1, LB2 or LB3 = "0" to program lock bits.

Note:
1. DATA polling is used to indicate the end of a write cycle which typically takes less than 2.5 ms at 5V.
2. "aaaaa" = high order address.
3. "x" = don't care.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash and EEPROM Parallel Programming Modes

Mode	RST	$\overline{PSEN}$	ALE/$\overline{PROG}$	$\overline{EA}$/V_{PP}	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Serial Prog. Modes	H	h(1)	h(1)	x						
Chip Erase	H	L	(2)	12V	H	L	L	L	X	X
Write (10K bytes) Memory	H	L		12V	L	H	H	H	DIN	ADDR
Read (10K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Write Lock Bits:	H	L		12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Read Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									@P0.2	X
Bit - 2									@P0.1	X
Bit - 3									@P0.0	X
Read Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Read Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Serial Prog. Enable	H	L	(2)	12V	L	H	L	H	P0.0 = 0	X
Serial Prog. Disable	H	L	(2)	12V	L	H	L	H	P0.0 = 1	X
Read Serial Prog. Fuse	H	L	H	12V	H	H	L	H	@P0.0	X

Notes:
1. "h" = weakly pulled "High" internally.
2. Chip Erase and Serial Programming Fuse require a 10 ms $\overline{PROG}$ pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.
3. P3.4 is pulled Low during programming to indicate RDY/$\overline{BSY}$.
4. "X" = don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 13. Programming the Flash/EEPROM Memory

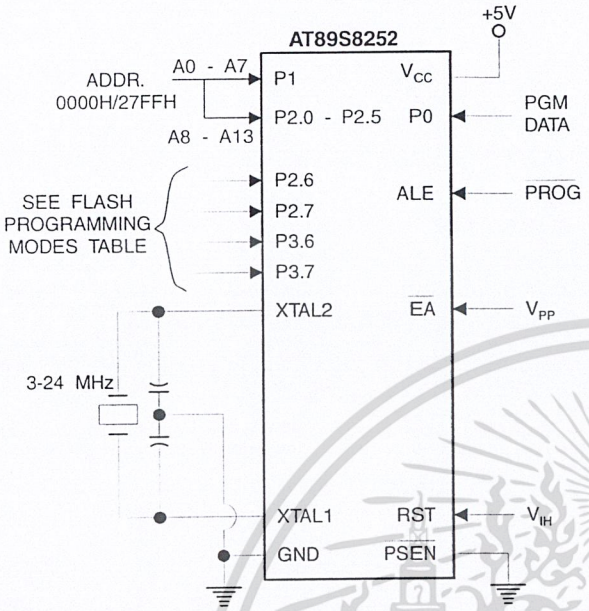


Figure 14. Verifying the Flash/EEPROM Memory

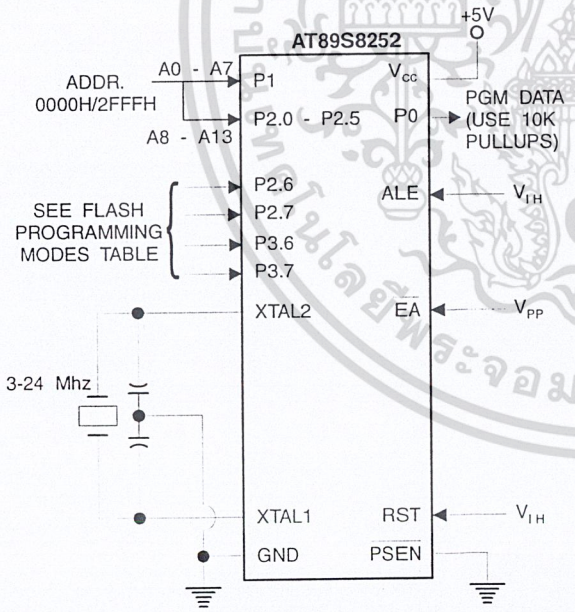
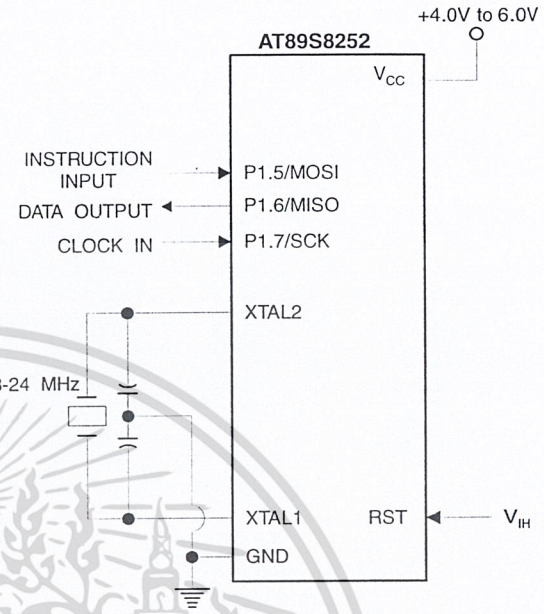


Figure 15. Flash/EEPROM Serial Downloading



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

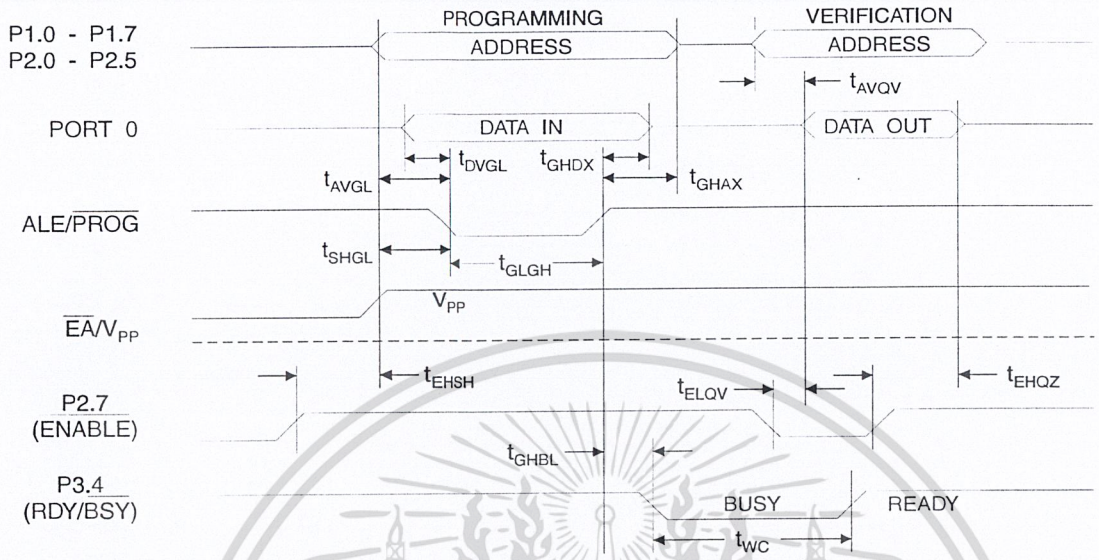
Flash Programming and Verification Characteristics – Parallel Mode

T_A = 0°C to 70°C, V_{CC} = 5.0V ± 10%

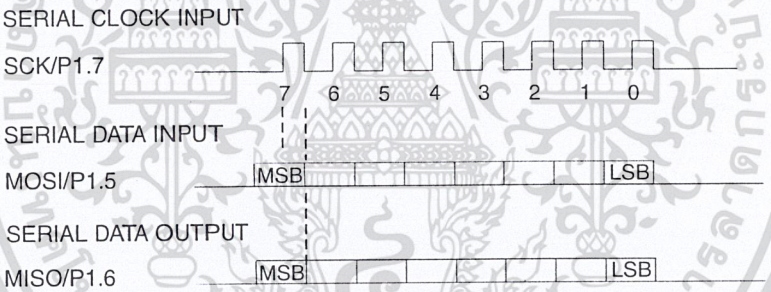
Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float after $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash/EEPROM Programming and Verification Waveforms – Parallel Mode



Serial Downloading Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for T_A = -40°C to 85°C and V_{CC} = 5.0V ± 20%, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC} - 0.1	V
V_{IL1}	Input Low-voltage ($\overline{EA}$)		-0.5	0.2 V_{CC} - 0.3	V
V_{IH}	Input Hifh-voltage	(Except XTAL1, RST)	0.2 V_{CC} + 0.9	V_{CC} + 0.5	V
V_{IH1}	Input Hifh-voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC} + 0.5	V
V_{OL}	Output Low-voltage (1) (Ports 1,2,3)	I_{OL} = 1.6 mA		0.5	V
V_{OL1}	Output Low-voltage (1) (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.5	V
V_{OH}	Output Hifh-voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output Hifh-voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, V_{CC} = 5V ± 10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pull-down Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode (2)	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8-bit port:
Port 0: 26 mA
Ports 1, 2, 3: 15 mA
Maximum total I_{OL} for all output pins: 71 mA
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

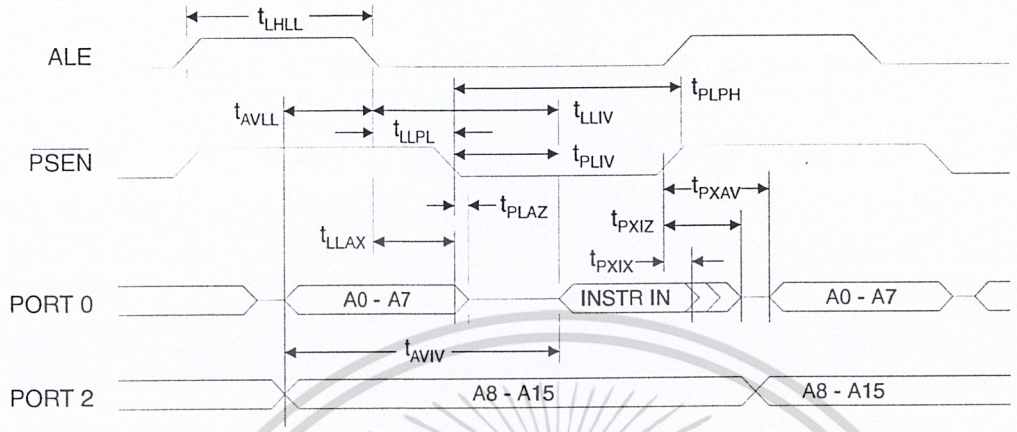
Under operating conditions, load capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

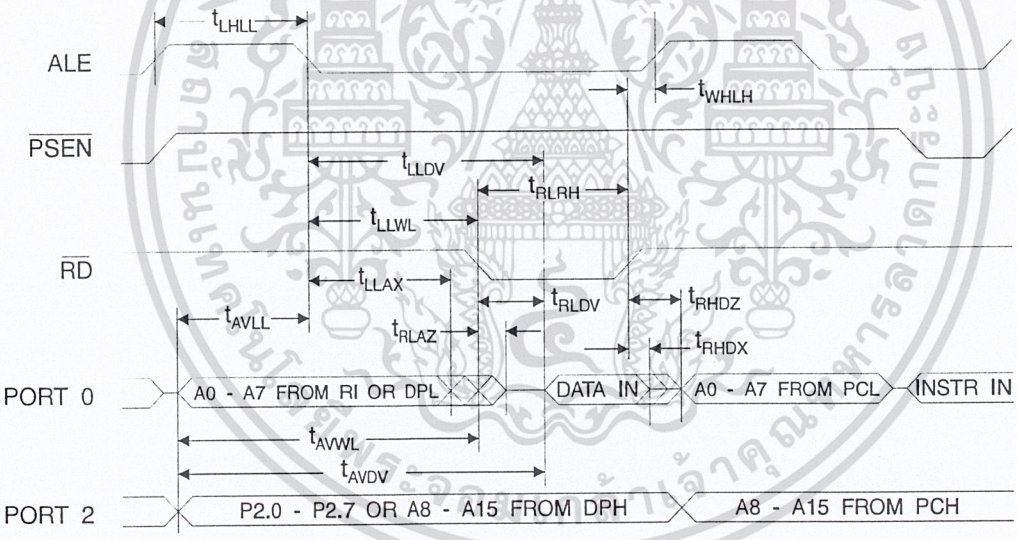
Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{LHLL}	ALE Pulse Width	$2t_{CLCL} - 40$		ns
t_{AVLL}	Address Valid to ALE Low	$t_{CLCL} - 13$		ns
t_{LLAX}	Address Hold after ALE Low	$t_{CLCL} - 20$		ns
t_{LLIV}	ALE Low to Valid Instruction In		$4t_{CLCL} - 65$	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	$t_{CLCL} - 13$		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	$3t_{CLCL} - 20$		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		$3t_{CLCL} - 45$	ns
t_{PXIX}	Input Instruction Hold after $\overline{PSEN}$	0		ns
t_{PXIZ}	Input Instruction Float after $\overline{PSEN}$		$t_{CLCL} - 10$	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	$t_{CLCL} - 8$		ns
t_{AVIV}	Address to Valid Instruction In		$5t_{CLCL} - 55$	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	$6t_{CLCL} - 100$		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	$6t_{CLCL} - 100$		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		$5t_{CLCL} - 90$	ns
t_{RHDX}	Data Hold after $\overline{RD}$	0		ns
t_{RHDZ}	Data Float after $\overline{RD}$		$2t_{CLCL} - 28$	ns
t_{LLDV}	ALE Low to Valid Data In		$8t_{CLCL} - 150$	ns
t_{AVDV}	Address to Valid Data In		$9t_{CLCL} - 165$	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	$3t_{CLCL} - 50$	$3t_{CLCL} + 50$	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	$4t_{CLCL} - 75$		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	$t_{CLCL} - 20$		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	$7t_{CLCL} - 120$		ns
t_{WHQX}	Data Hold after $\overline{WR}$	$t_{CLCL} - 20$		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	$t_{CLCL} - 20$	$t_{CLCL} + 25$	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

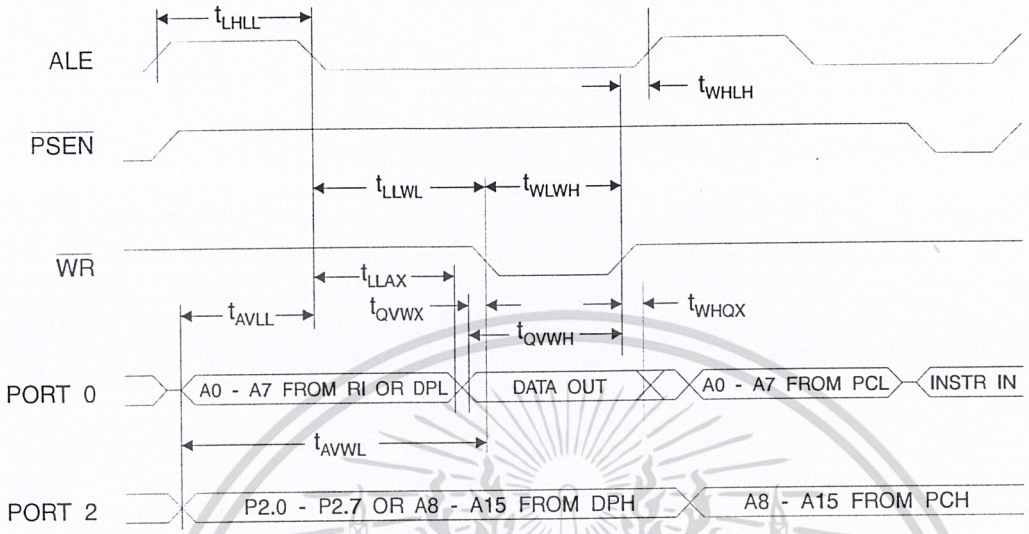


External Data Memory Read Cycle

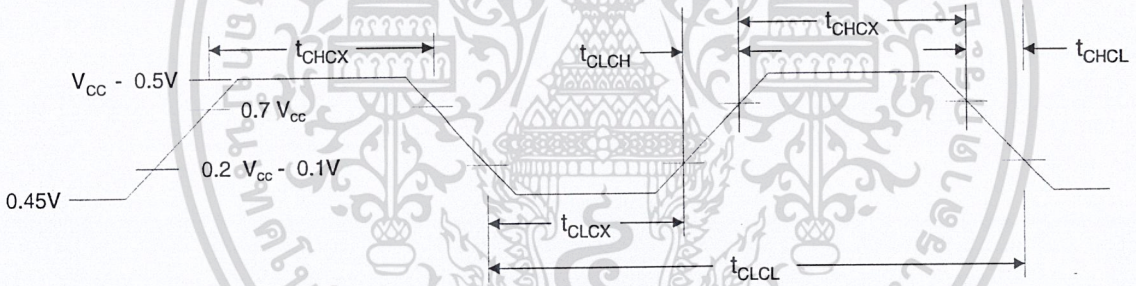


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	V_{CC} = 4.0V to 6.0V		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

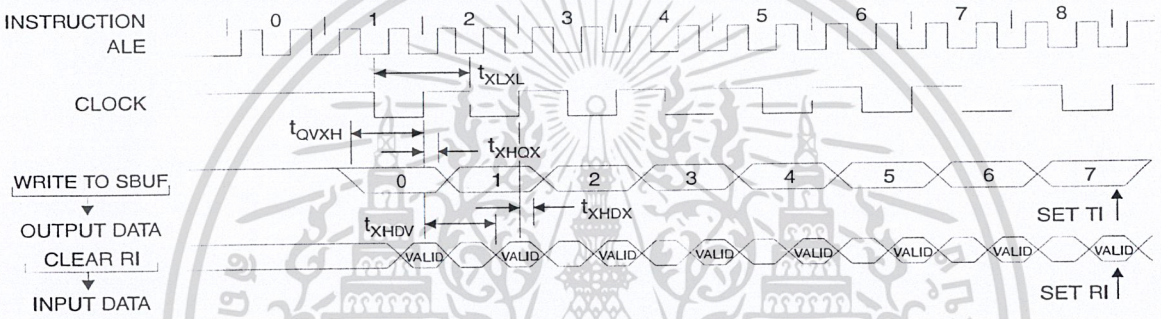
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

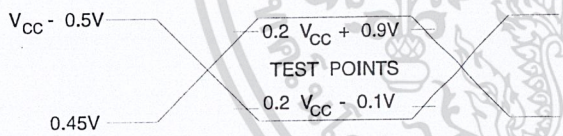
The values in this table are valid for V_{CC} = 4.0V to 6V and Load Capacitance = 80 pF.

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	$10t_{GLCL}$ - 133		ns
t_{XHQX}	Output Data Hold after Clock Rising Edge	$2t_{CLCL}$ - 117		ns
t_{XHDX}	Input Data Hold after Clock Rising Edge	0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		$10t_{CLCL}$ - 133	ns

Shift Register Mode Timing Waveforms

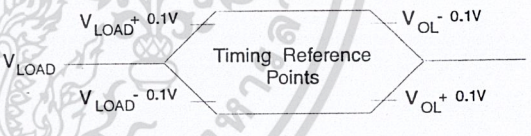


AC Testing Input/Output Waveforms(1)



Notes: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms(1)

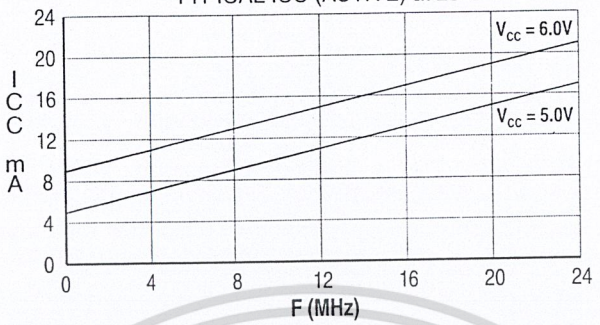


Notes: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

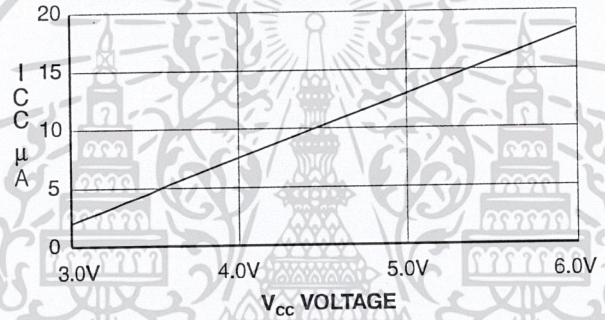
AT89S8252

TYPICAL ICC (ACTIVE) at 25°C



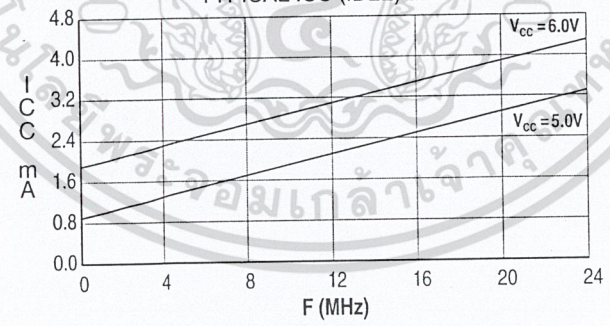
AT89S8252

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



AT89S8252

TYPICAL ICC (IDLE) at 25°C



Notes: 1. XTAL1 tied to GND for Icc (power-down)
2. Lock bits programmed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 6.0V	AT89S8252-24AC AT89S8252-24JC AT89S8252-24PC AT89S8252-24QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
	4.0V to 6.0V	AT89S8252-24AI AT89S8252-24JI AT89S8252-24PI AT89S8252-24QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
33	4.5V to 5.5V	AT89S8252-33AC AT89S8252-33JC AT89S8252-33PC AT89S8252-33QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)

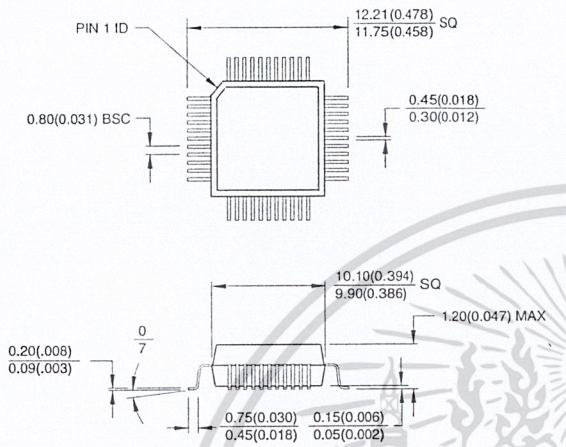
= Preliminary Information

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

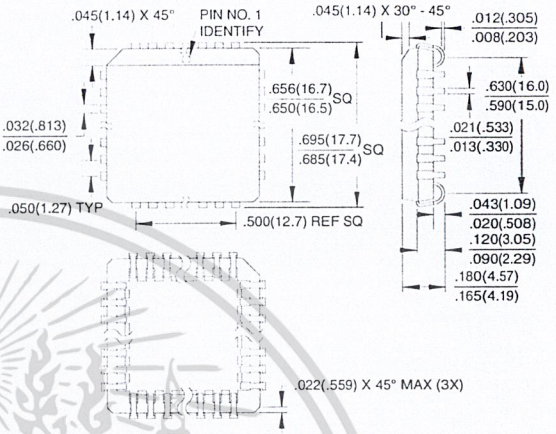
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-026 ACB

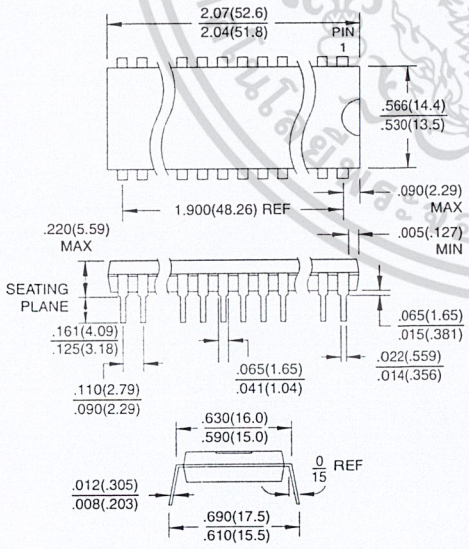


44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-018 AC

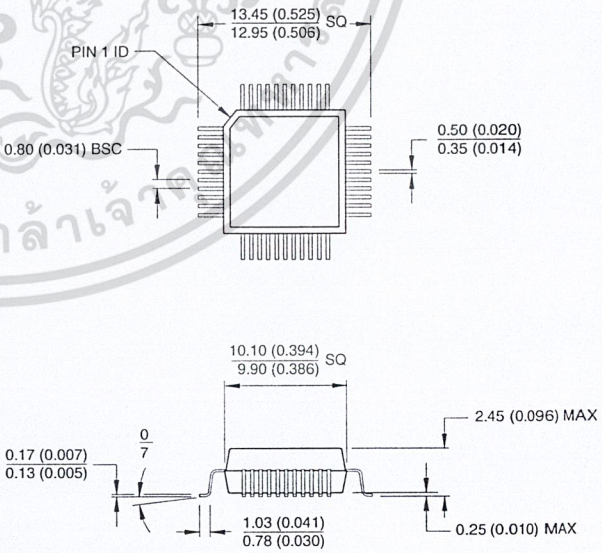


Controlling dimension: millimeters

40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Dimensions in Inches and (Millimeters)



44Q, 44-lead, Plastic Quad Flat Package (PQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทำปริญญานิพนธ์นี้สามารถที่จะสำเร็จลุล่วงไปได้ดีก็ด้วยเนื่องจากการให้คำปรึกษาแนะนำรวมถึงการให้ข้อมูลต่างๆของอาจารย์ภายในภาคโดยเฉพาะอย่างยิ่ง อ.สมเกียรติ ฤกษ์วรัญญู จึงขอขอบพระคุณมาไว้ ณ โอกาสนี้ด้วย และขอขอบคุณกลุ่มเพื่อนที่ให้การสนับสนุนและให้คำปรึกษาเป็นอย่างดี

นาย สมภพ รุ่งเรืองพินิจ
นาย อาทร อินทวงค์
ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

Bill Potts . The Simple Modem Book . เรียบเรียงโดย ประสิทธิ์ วิทยธิรากรณ์
กรุงเทพ ฯ : ฟิสิกส์เซ็นเตอร์, 2538

Sharon Crawfoad . Your First Modem . เรียบเรียงโดย บัญชา ยงฤทธิกุล และ คณะ
กรุงเทพ ฯ : ซีเอ็ดยูเคชั่น , 2538

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้