

ปีการศึกษา 2544

วงจรรกระดับแรงดันไฟฟ้ากระแสตรง เพื่อแก้ไขเพาเวอร์แฟกเตอร์  
ในโหมดการนำกระแสแบบต่อเนื่อง

**BOOST CONVERTER FOR POWER FACTOR CORRECTION  
IN CONTINUOUS CONDUCTION MODE**



โดย

นายบริสุทธิ์ สุขเสนา  
นายมนู ทัพทกิจ  
นายอิสระ ศรีหมอก  
นายภาณุรัตน์ จำรูญนาม

ป.พ.  
บ ๒๒๗๐  
๒๕๔๔

เลขที่.....  
เลขทะเบียน 45979  
วัน, เดือน, ปี 2.6.0.พ. 2546

b.....  
i.....

อาจารย์ที่ปรึกษา

รศ.ดร. วิริยะ พิเชฐจำเริญ  
อ. สุรินทร์ คำฝอย

ปริญญาโทปีการศึกษา 2544

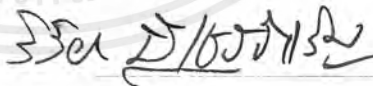
ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วจรยกระดับแรงดันไฟฟ้ากระแสตรง เพื่อแก้ไขเพาเวอร์แฟลคเตอร์  
ในโหมคการนำกระแสต่อเนื่อง

ผู้จัดทำ

- 
1. นาย บรสิสุทษ์ สุขเสนา
  2. นายมนู ทัพทกิจ
  3. นาย อิศระ ศรีหมอก
  4. นาย กานูรัตน์ จีารุณนาม



อาจารย์ที่ปรึกษา  
( รศ.ดร. วิริยะ พิเชฐจําเริญ )

\_\_\_\_\_  
อาจารย์ที่ปรึกษา  
( อ. สุรินทร์ คำฝอย )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรระดับแรงดันไฟฟ้ากระแสตรง (Boost Converter)  
เพื่อแก้ไขเพาเวอร์แฟกเตอร์ในโหมดการนำกระแสแบบต่อเนื่อง

นาย บริสุทธิ์	สุขเสนา	
นาย มนุ	ทัพหกิจ	
นาย อิศระ	ศรีหมอก	
นาย ภาณุรัตน์	จำรูญนาม	
รศ.ดร.วิริยะ	พิเชษฐจำเริญ	อาจารย์ที่ปรึกษา
อ. สุรินทร์	คำฝอย	อาจารย์ที่ปรึกษา

ปีการศึกษา 2544

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ได้นำเสนอหลักการทำการออกแบบและสร้างวงจร Boost Converter ที่ทำงานในโหมดการควบคุมกระแสไฟฟ้าแบบต่อเนื่องชนิดควบคุมค่าเฉลี่ย (Average Continuous Conduction Mode, ACCM) เพื่อนำไปประยุกต์ใช้ในวงจรแก้ไขเพาเวอร์แฟกเตอร์ (Power Factor Correction) ซึ่งสามารถควบคุมให้กระแสทางเข้า มีรูปสัญญาณชนิด Sinusoidal และ In-Phase กับศักดาไฟฟ้าที่ทางเข้า โดยการทดลองสร้างวงจร PFC ที่รองรับ Boost Converter ขนาด 500 W 400 V ให้ค่าเพาเวอร์แฟกเตอร์  $\approx 0.9$  ที่โหลด 100 %

## Boost Converter for Power Factor Correction in Continuous Conduction Mode

Borisut      Sooksana

Manoo      Tuphakit

Isara      Srimoac

Panurat      Jumroonnam

Assc.Prof.Dr. Viriya Pichetchumroen Advisor

Surin      Khomfoi      Advisor

2001

### Abstract

In this project, the principle, design, and construction of Boost Converter, operating in Average Continuous Conduction Mode (ACCM), are proposed. It is applied for the Power Factor Correction (PFC), this method can control the Boost converter circuit to draw the input current in an approximately sinusoidal wave form and to be in-phase with the input voltage. Using Boost converter to construct the Power Factor Correction in experiment at rate 500 W 400V yields the power factor  $\approx 0.9$  at load 100%

## สารบัญ

หน้า

บทคัดย่อ	I
ABSTRACT	II
สารบัญ	III
สารบัญรูป	V
บทที่ 1 บทนำ	1
บทที่ 2 เพาเวอร์แฟกเตอร์และแนวความคิดในการแก้ไขเพาเวอร์แฟกเตอร์	2
2.1 บทนำ	2
2.2 นิยามของเพาเวอร์แฟกเตอร์	2
2.2.1 เพาเวอร์แฟกเตอร์เมื่อสัญญาณกระแสไฟฟ้าเป็นชนิด Sinusoidal	4
2.2.2 เพาเวอร์แฟกเตอร์เมื่อสัญญาณกระแสไฟฟ้าไม่เป็นชนิด Sinusoidal	5
2.3 แนวความคิดในการแก้ไขเพาเวอร์แฟกเตอร์	7
2.4 ประโยชน์ที่จะได้รับจากการแก้ไขเพาเวอร์แฟกเตอร์	7
2.4.1 ผู้ใช้ไฟฟ้ารายย่อย	7
2.4.2 ผู้ใช้ไฟฟ้า	7
2.5 การแก้ไขเพาเวอร์แฟกเตอร์	9
2.5.1 การแก้ไขแบบสถาดิต	9
2.5.2 การแก้ไขแบบไดนามิก	9
บทที่ 3 Boost Converter	11
3.1 บทนำ	11
3.2 ทฤษฎีและหลักการ	11
3.3 การทดลองแบบ Open loop	17
บทที่ 4 หลักการ และ ทฤษฎีที่ใช้ในการออกแบบสร้างวงจร PFC	21
4.1 บทนำ	21
4.2 ชุดควบคุม	21
4.3 ชุดภาคกำลัง	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 5 การออกแบบสร้างวงจร PFC	47
5.1 บทนำ	47
5.2 การออกแบบวงจรกำลัง	47
5.3 การออกแบบวงจรควบคุม	55
บทที่ 6 การทดลอง, ผลการทดลอง และวิจารณ์ผลการทดลอง	64
6.1 บทนำ	64
6.2 การทดลองการทำงานของคอนเวอร์เตอร์ชนิด Boost	64
6.3 สรุปและวิจารณ์ผลการทดลอง	73
บทที่ 7 สรุปและวิจารณ์	74
ภาคผนวก	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	

## สารบัญรูป

	หน้า
รูปที่ 2.1 (ก) วงจร Rectifier ของ SMPS	3
รูปที่ 2.1 (ข) สัญญาณของวงจรที่ทางเข้า	3
รูปที่ 2.2 Power Vector ของวงจรที่มีกระแสไฟฟ้าที่ทางเข้าเป็นชนิด Sinusoidal	4
รูปที่ 2.3 Power Vector ของวงจรที่มีกระแสไฟฟ้าที่ทางเข้าไม่เป็นชนิด Sinusoidal	6
รูปที่ 2.4 จำนวนอุปกรณ์กับชุดจ่ายไฟฟ้า เมื่ออุปกรณ์ได้รับการแก้ไขเพาเวอร์แฟคเตอร์	8
รูปที่ 2.5 ขนาดของสายส่งไฟฟ้า เมื่ออุปกรณ์ได้รับการแก้ไขเพาเวอร์แฟคเตอร์	8
รูปที่ 2.6 การแก้ไขแบบสเตค	9
รูปที่ 2.7 (ก) การแก้ไขแบบไดนามิก	10
รูปที่ 2.7 (ข) สัญญาณของวงจรที่ทางเข้า	10
รูปที่ 2.8 (ก) Topology ชนิด Boost	10
รูปที่ 2.8 (ข) สัญญาณของวงจรที่ทางเข้า	10
รูปที่ 3.1 วงจร Boost Converter	11
รูปที่ 3.2 วงจรขณะเมื่อสวิตช์เปิดวงจร	13
รูปที่ 3.3 แรงดันที่ตกคร่อม L	13
รูปที่ 3.4 กระแสที่ไหลผ่าน L	13
รูปที่ 3.5 กระแสที่ไหลผ่านไดโอด	14
รูปที่ 3.6 วงจรขณะเมื่อสวิตช์เปิดวงจร	14
รูปที่ 3.7 การเปลี่ยนแปลงของ Ripple	17
รูปที่ 3.8 Block Diagram ของ UC3842	18
รูปที่ 3.9 การต่อ CT และ RT	19
รูปที่ 3.10 กราฟแสดงความสัมพันธ์ระหว่าง $t_d$ และ CT	19
รูปที่ 3.11 กราฟแสดงค่า CT ระหว่างค่า RT และ FREQUENCY	20
รูปที่ 3.12 วงจรรวมของ UC 3842	20
รูปที่ 3.13 การต่อ UC3842 ในการขับ MOSFET ของวงจร BOOST CONVERTER	21
รูปที่ 4.1 Block diagram ของไอซีเบอร์ L4981	22
รูปที่ 4.2 ภาพรวมของวงจร	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

	หน้า
รูปที่ 4.3 กราฟแสดงประสิทธิภาพ	24
รูปที่ 4.4 บล็อกแสดงลักษณะภายในของ IC	25
รูปที่ 4.5 ภาพรวมของการควบคุม	25
รูปที่ 4.6 วงจรภายในของ Multiplier Block	26
รูปที่ 4.7 การต่อ Ra และ Rb ที่ขา 3 และ วงจรภายใน	28
รูปที่ 4.8 การต่อวงจรที่ขา 4	28
รูปที่ 4.9 กระบวนการสร้าง PWM	29
รูปที่ 4.10 การ Modulation ของรูปคลื่น	29
รูปที่ 4.11 รูป Gain	30
รูปที่ 4.12(ก) การต่อวงจรที่ขา 7	30
รูปที่ 4.12(ข) รูป Gain	31
รูปที่ 4.13 วงจรภายในของบล็อก Multi	32
รูปที่ 4.13 (ก) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 1.7 V$ และ $V_{LFF} = 5.1 V$	32
รูปที่ 4.13 (ข) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 2.2 V$ และ $V_{LFF} = 5.1 V$	32
รูปที่ 4.13 (ค) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 4.4 V$ และ $V_{LFF} = 5.1 V$	32
รูปที่ 4.13 (ง) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 1.7 V$ และ $V_{LFF} = 2.5 V$	33
รูปที่ 4.13 (ฉ) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 5.3 V$ และ $V_{LFF} = 5.1 V$	32
รูปที่ 4.13 (จ) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 2.2 V$ และ $V_{LFF} = 2.5 V$	33
รูปที่ 4.13 (ช) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 4.4 V$ และ $V_{LFF} = 2.5 V$	33
รูปที่ 4.13 (ซ) กราฟแสดงค่าระหว่าง MULTI-OUT vs. $I_{AC}$ ที่ $V_{RMS} = 5.3 V$ และ $V_{LFF} = 2.5 V$	33
รูปที่ 4.14 การต่อวงจรที่ขา 11	34
รูปที่ 4.15 การทำงานภายในที่ขา 12	34
รูปที่ 4.16 (ก) การต่อใช้งานที่ขา 13	35
รูปที่ 4.16 (ข) รูป Gain	35
รูปที่ 4.17 Programmable Under Voltage Lockout Thresholds	37
รูปที่ 4.17 (ก) $V_{ccon}$ and $V_{ccoff}$	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

	หน้า
รูปที่ 4.17 (ข) ช่วงค่า RH และ RL ที่ช่วง Vcc on และ Vcc off ช่วงต่างๆ	38
รูปที่ 4.18 (ก) การต่อใช้งานที่ขา 12	38
รูปที่ 4.18 (ข) การ modulation ความถี่	38
รูปที่ 4.18 (ค) กราฟมุมระหว่าง Vi และ fsw	39
รูปที่ 4.19 Oscillator Diagram	40
รูปที่ 4.20 วงจรภายใน ในส่วนของ Gate driver output	41
รูปที่ 4.21 พลังงานสะสมใน Boost Inductor ในแต่ละช่วง Switching cycle	41
รูปที่ 5.1 วงจรสมบูร์ณของวงจร PFC	63
รูปที่ 6.1 รูปสัญญาณของคิกคาไฟฟ้า $V_{L1}$ และรูปสัญญาณของกระแส $I_{L1}$ ที่ความถี่ใช้งานของ Boost Converter	64
รูปที่ 6.2 รูปสัญญาณของคิกคาไฟฟ้า $V_1$ และรูปสัญญาณของกระแส $I_1$ ที่ทางเข้า ที่แรงดันไฟฟ้า 220 V ที่โหลด 100 W ของวงจร SMPS	65
รูปที่ 6.3 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 100 W ของวงจร SMPS	65
รูปที่ 6.4 รูปสัญญาณของคิกคาไฟฟ้า $V_1$ และรูปสัญญาณของกระแส $I_1$ ที่ทางเข้า ที่แรงดันไฟฟ้า 220 V ที่โหลด 300 W ของวงจร SMPS	66
รูปที่ 6.5 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 300 W ของวงจร SMPS	66
รูปที่ 6.6 รูปสัญญาณของคิกคาไฟฟ้า $V_1$ และรูปสัญญาณของกระแส $I_1$ ที่ทางเข้า ที่แรงดันไฟฟ้า 220 V ที่โหลด 500 W ของวงจร SMPS	67
รูปที่ 6.7 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 500 W ของวงจร SMPS	67
รูปที่ 6.8 รูปสัญญาณของคิกคาไฟฟ้า $V_1$ และรูปสัญญาณของกระแส $I_1$ ที่ทางเข้า ที่แรงดันไฟฟ้า 220 V ที่โหลด 100 W ของวงจร PFC	68
รูปที่ 6.9 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 100 W ของวงจร PFC	68
รูปที่ 6.10 รูปสัญญาณของคิกคาไฟฟ้า $V_1$ และรูปสัญญาณของกระแส $I_1$ ที่ทางเข้า ที่แรงดันไฟฟ้า 220 V ที่โหลด 300 W ของวงจร PFC	69
รูปที่ 6.11 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 300 W ของวงจร PFC	69

## สารบัญรูป(ต่อ)

หน้า

รูปที่ 6.12 รูปสัญญาณของศักดาไฟฟ้า $V_1$ และรูปสัญญาณของกระแส $I_1$ ที่ทางเข้า ที่แรงดันไฟฟ้า 220 V ที่โหลด 500 W ของวงจร PFC	70
รูปที่ 6.13 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 500 W ของวงจร PFC	70
รูปที่ 6.14 กราฟของศักดาไฟฟ้าที่ทางออก เมื่อ โหลดเปลี่ยนแปลง	71
รูปที่ 6.15 การเปรียบเทียบค่าเพาเวอร์แฟกเตอร์ เมื่อ โหลดเปลี่ยนแปลงของวงจร PFC กับวงจร SMPS แบบเดิม	72
รูปที่ 6.16 สัญญาณของศักดาไฟฟ้า $V_2$ และรูปสัญญาณของกระแสไฟฟ้า $I_2$ ที่ทางออก ของวงจร PFC	72

# บทที่ 1

## บทนำ

การพัฒนาประสิทธิภาพการใช้งานกำลังไฟฟ้าของวงจรไฟฟ้าด้วยวิธีแก้ไขเพาเวอร์แฟคเตอร์ให้มีค่าสูงสุด ( $\approx 1$ ) โดยควบคุมให้กระแสไฟฟ้าที่ทางเข้ามีค่า/ปริมาณ ของ Harmonic ต่ำที่สุดได้รับความสนใจอย่างมากในสภาวะปัจจุบัน ที่ต้องการประหยัดกำลังงานไฟฟ้า, แหล่งจ่ายกำลังชนิดสวิตชิ่ง (Switched-Mode Power Supplies, SMPS) ก็เป็นตัวอย่างของวงจรชนิดหนึ่งที่มีความต้องการพัฒนา ดังกล่าวเช่นกันเพราะว่าโดยทั่วไปวงจร Rectifier ทางค่านทางเข้าของ SMPS ประกอบด้วยวงจรไดโอดและวงจรกรองสัญญาณซึ่งมีตัวเก็บประจุขนาดใหญ่วงจรนี้ข้อจำกัดคือเพาเวอร์แฟคเตอร์มีค่าต่ำ ( $\leq 0.6$ ) เพราะสัญญาณของกระแสไฟฟ้าที่ทางเข้ามีลักษณะเป็นรูปสัญญาณพัลส์ ซึ่งมีค่า/ปริมาณของ Harmonic จำนวนมากจึงได้มีการพัฒนาวงจร เพื่อแก้ปัญหาดังกล่าว เช่น วงจร Power Factor Correction (PFC)

ซึ่งในปฏิญานิพนธ์ฉบับนี้ได้นำเอาวงจรคอนเวอร์เตอร์ชนิด Boost มาออกแบบและสร้างวงจร PFC เพราะวงจร Boost เป็นวงจรที่ไม่ซับซ้อนทั้งส่วนกำลังและส่วนควบคุมโดยศึกษาและสร้างวงจรขนาด 500 W 400 V

ปฏิญานิพนธ์ฉบับนี้จะนำเสนอหลักการทำงาน, การออกแบบ และการสร้าง วงจร PFC ซึ่งมีพื้นฐานมาจากคอนเวอร์เตอร์ชนิด Boost Converter โดยศึกษาจากวงจรขนาด 500 W 400 V

เนื้อหาของปฏิญานิพนธ์นี้แบ่งออกเป็น 7 บท ซึ่งในแต่ละบทมีเนื้อหาสาระดังนี้คือ

บทที่ 2 อธิบายถึงนิยามของเพาเวอร์แฟคเตอร์, ประโยชน์ที่ได้รับเมื่อสามารถควบคุมให้เพาเวอร์แฟคเตอร์มีค่าสูงสุด ( $\approx 1$ )

บทที่ 3 อธิบายถึงหลักการและทฤษฎีเบื้องต้นของ Boost Converter ซึ่งจะนำไปใช้เป็นวงจร PFC ต่อไป

บทที่ 4 อธิบายทฤษฎีและหลักการของการออกแบบวงจร PFC

บทที่ 5 อธิบายและแสดงการคำนวณในการออกแบบวงจร PFC

บทที่ 6 อธิบายถึงวิธีการทดลอง ผลการทดลอง และวิจารณ์ผลการทดลอง

บทที่ 7 เป็นการสรุปผลของปฏิญานิพนธ์ทั้งหมด

ในตอนท้ายของปฏิญานิพนธ์นี้ จะเป็นภาคผนวกที่จะแสดงรายละเอียดข้อมูลของไอซี ที่นำมาใช้ในวงจร PFC และเอกสารอ้างอิงที่ใช้ประกอบการเขียนปฏิญานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### เพาเวอร์แฟคเตอร์และแนวความคิดในการแก้ไขเพาเวอร์แฟคเตอร์

#### 2.1 บทนำ

เพาเวอร์แฟคเตอร์ของอุปกรณ์ไฟฟ้าใด ๆ เป็นพารามิเตอร์ที่สำคัญมากในทางไฟฟ้าอุตสาหกรรมเพราะเป็นพารามิเตอร์ที่จะบ่งบอกว่า อุปกรณ์ไฟฟ้านั้น มีการใช้กำลังงานไฟฟ้าได้คุ้มค่าหรือไม่ โดยทั่วไปเมื่อกล่าวถึงนิยามของเพาเวอร์แฟคเตอร์ (PF) ก็จะได้รับคำตอบว่า  $PF = \cos \varphi$  (เมื่อ  $\varphi$  เป็นมุมทางไฟฟ้าระหว่างรูปสัญญาณของศักดาไฟฟ้าสลับกับกระแสไฟฟ้าสลับ) ซึ่งนิยามดังกล่าวสามารถใช้ได้ก็เฉพาะในกรณีที่รูปสัญญาณของศักดาไฟฟ้าและรูปสัญญาณของกระแสไฟฟ้ามีลักษณะเป็นสัญญาณชนิด Sinusoidal ทั้งคู่เท่านั้น ดังนั้นก่อนที่จะนำเสนอถึงรายละเอียดแนวทางการแก้ไขเพาเวอร์แฟคเตอร์ของปริณูณานิพนธ์ฉบับนี้ ในบทนี้จะอธิบายถึงนิยามพื้นฐานเบื้องต้นของเพาเวอร์แฟคเตอร์ ประโยชน์ที่ได้รับเมื่อมีการแก้ไขเพาเวอร์แฟคเตอร์ การแก้ไขเพาเวอร์แฟคเตอร์ที่มีอยู่ในปัจจุบัน แนวความคิดและหลักการที่จะนำเสนอในการแก้ไขเพาเวอร์แฟคเตอร์ต่อไป

#### 2.2 นิยามของเพาเวอร์แฟคเตอร์

โดยปกติรูปสัญญาณของกระแสไฟฟ้าที่ทางเข้าของวงจรอิเล็กทรอนิกส์กำลังจะไม่ใช่เป็นชนิด Sinusoidal ดังเช่นกระแสไฟฟ้าที่ทางเข้า ( $i_1$ ) ของวงจร Rectifier ในรูปที่ 2.1 ก. มีรูปสัญญาณเป็นชนิดสัญญาณแบบพัลส์ ตามรูปที่ 2.1 ข.

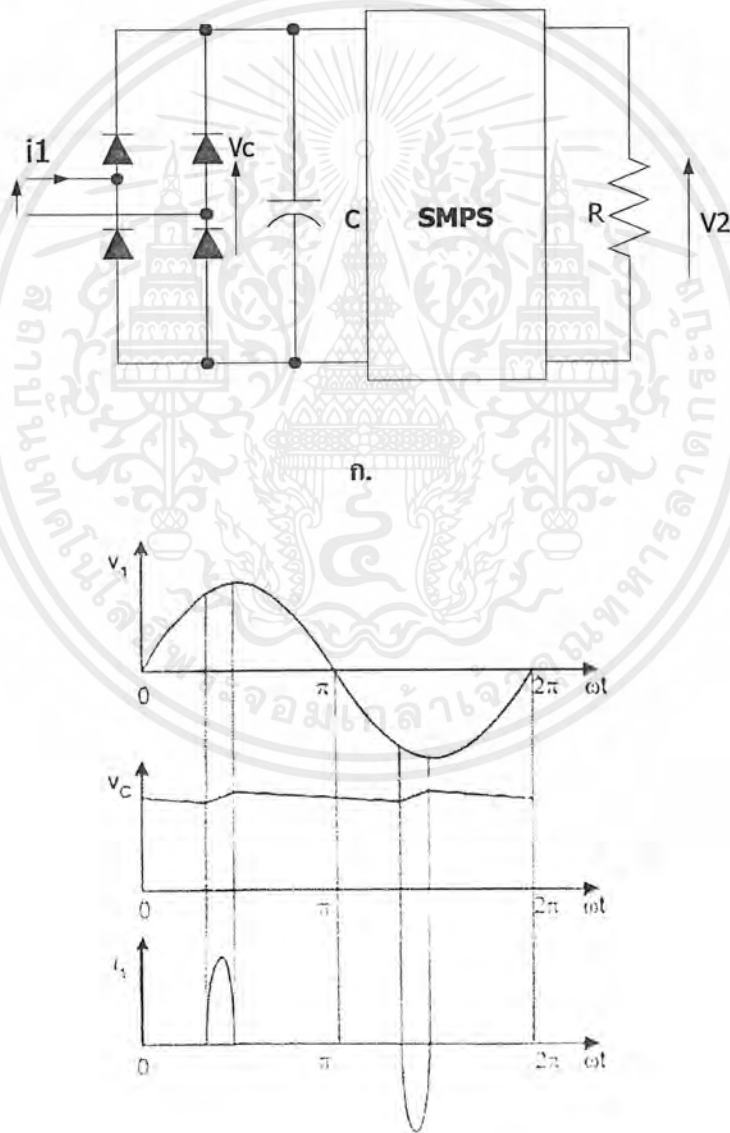
ดังนั้นการคำนวณเพาเวอร์แฟคเตอร์ด้วยนิยาม  $PF = \cos \varphi$  จึงใช้ไม่ได้ต้องคำนวณเพาเวอร์แฟคเตอร์จากนิยามที่พื้นฐานเบื้องต้นของเพาเวอร์แฟคเตอร์ กล่าวคือ

#### นิยามของเพาเวอร์แฟคเตอร์ :

$$PF = \frac{\text{กำลังงานไฟฟ้าจริง}}{\text{กำลังงานไฟฟ้าปรากฏ}} = \frac{\text{Real Power}}{\text{Total Apparent Power}} \quad (2.1)$$

**กำลังงานไฟฟ้าจริง (Real Power):** คือ กำลังงานไฟฟ้าซึ่งวัด ณ จุดนั้น เป็นกำลังงานไฟฟ้าที่ถูก  
วงจรรนำไปใช้ให้เกิดกำลังงานอย่างแท้จริง

**กำลังไฟฟ้าปรากฏ (Total Apparent Power) :** เป็นปริมาณทางไฟฟ้าที่จะต้องเตรียมให้กับวงจรไฟ  
ฟ้า เพื่อให้วงจรนั้นทำงานได้สมบูรณ์ ปริมาณกำลังงานไฟฟ้าปรากฏดังกล่าว แสดงปริมาณได้  
จากผลคูณของศักดาไฟฟ้าเอฟเฟกทีฟ (rms) ที่ใช้งาน ณ จุดนั้น กับกระแสไฟฟ้าเอฟเฟกทีฟ (rms)  
ที่เกิดขึ้น ณ จุดเดียวกัน



รูปที่ 2.1 วงจร Rectifier ของ SMPS (ก) และสัญญาณของวงจรที่ทางเข้า (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังงานไฟฟ้าปรากฏประกอบด้วยกำลังสองส่วน คือ

**กำลังงานไฟฟ้าจริง (Real Power):** เป็นส่วนที่ทำให้เกิดกำลังงาน

**กำลังงานไฟฟ้ารีแอกทีฟ (Reactive Power):** เป็นส่วนที่ทำให้อุปกรณ์ในวงจรนั้นทำงานได้

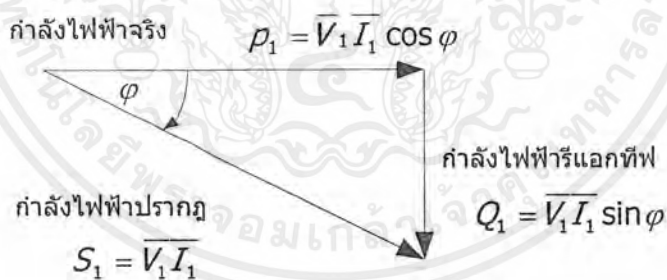
จากนิยามของเพาเวอร์แฟกเตอร์ดังกล่าวสามารถกล่าวได้ว่าเพาเวอร์แฟกเตอร์ที่ดีที่สุดเกิดขึ้นเมื่อวงจรนั้นใช้กำลังงานไฟฟ้าได้คุ้มค่าที่สุดกล่าวคือ กำลังที่เตรียมให้กับวงจรถูกวงจรนั้นนำไปใช้ก่อให้เกิดกำลังงานไฟฟ้าจริงได้ทั้งหมด คือ

$$\text{กำลังไฟฟ้าปรากฏ} = \text{กำลังงานไฟฟ้าจริง}$$

เมื่อเงื่อนไขดังกล่าวเป็นจริง ผลค่านวนเพาเวอร์แฟกเตอร์ตามสมการ 2.1 จะได้  $PF \approx 1$

### 2.2.1 เพาเวอร์แฟกเตอร์เมื่อสัญญาณกระแสไฟฟ้าเป็นชนิด Sinusoidal

เมื่อสัญญาณของศักดาไฟฟ้าที่ทางเข้า ( $V_1$ ) และสัญญาณกระแสไฟฟ้าที่ทางเข้า ( $i_1$ ) เป็นชนิด Sinusoidal และมีมุมทางไฟฟ้าระหว่าง  $V_1$  และ  $i_1$  เป็น  $\varphi$  สัญญาณทั้งสองดังกล่าวสามารถเขียนแทนด้วย Power Vector คือ



รูปที่ 2.2 Power Vector ของวงจรที่มีกระแสไฟฟ้าที่ทางเข้าเป็นชนิด Sinusoidal

ค่านวนเพาเวอร์แฟกเตอร์ได้คือ :

$$PF = \frac{P_1}{S_1} = \frac{\overline{V_1 I_1} \cos \varphi}{\overline{V_1 I_1}} = \cos \varphi \quad (2.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2.2 เทอเวอ์แฟคเตอร์เมื่อสัญญาณกระแสไฟฟ้าไม่เป็นชนิด Sinusoidal

เมื่อสัญญาณของศักดาไฟฟ้าที่ทางเข้า ( $V_1$ ) เป็นชนิด Sinusoidal แต่สัญญาณของกระแสไฟฟ้าที่ทางเข้า ( $i_1$ ) ไม่เป็น Sinusoidal เช่นตามรูปที่ 2.1 ข. ค่าแอฟเฟคทีฟของกระแสไฟฟ้า ( $\bar{I}_1$ ) นี้ สามารถเขียนกระจายได้ด้วยอนุกรมของ Fourier คือ

$$\bar{I}_1 = \sqrt{\bar{I}_{11}^2 + \sum_{n=2}^{\infty} \bar{I}_{1n}^2} \quad (2.3)$$

$\bar{I}_{11}$  : เป็นค่าแอฟเฟคทีฟของ Fundamental ของ  $i_1$

$\bar{I}_{1n}$  : เป็นค่าแอฟเฟคทีฟของ Harmonic ที่  $n$  ของ  $i_1$

$\bar{I}_{11}$  สามารถเขียนกระจายได้เป็นสองส่วนคือ In-Phase Component ( $\bar{I}_{11p}$ ) และ Quadrature Component ( $\bar{I}_{11q}$ ) ดังนั้นสมการ 2.3 สามารถจัดใหม่ได้คือ

$$\bar{I}_1 = \sqrt{\bar{I}_{11p}^2 + \bar{I}_{11q}^2 + \sum_{n=2}^{\infty} \bar{I}_{1n}^2} \quad (2.4)$$

คำนวณกำลังงานไฟฟ้าปรากฏ คือ

$$S_1 = \bar{V}_1 \bar{I}_1 = \sqrt{\bar{V}_1^2 \bar{I}_{11p}^2 + \bar{V}_1^2 \bar{I}_{11q}^2 + \bar{V}_1^2 \sum_{n=1}^{\infty} \bar{I}_{1n}^2} \quad (2.5)$$

$$S_1 = \sqrt{P_1^2 + Q_1^2 + D_1^2} \quad (2.6)$$

$$S_1 = \sqrt{S_{11}^2 + D_1^2} \quad (2.7)$$

เมื่อ  $S_{11}$  : กำลังงานไฟฟ้าปรากฏของ Fundamental

$P_1$  : กำลังงานไฟฟ้าจริง

$$P_1 = \bar{V}_1 \bar{I}_{11p} = \bar{V}_1 \bar{I}_{11} \cos \varphi_1 \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\varphi_1$  : เป็นมุมทางไฟฟ้าระหว่างศักดาไฟฟ้าที่ทางเข้ากับกระแสไฟฟ้า Fundamental ที่ทางเข้า

$Q_1$  : กำลังงานไฟฟ้ารีแอกทีฟ

$$Q_1 = \bar{V}_1 \bar{I}_{11Q} = \bar{V}_1 \bar{I}_{11} \sin \varphi_1 \quad (2.9)$$

$D_1$  : กำลังงานไฟฟ้าคิสทอร์ชัน (Distortion Power)

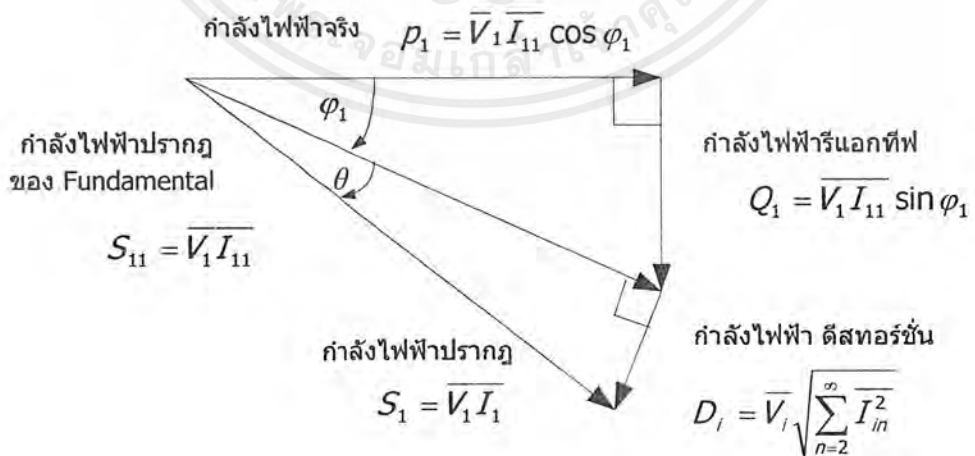
$$D_1 = \bar{V}_1 \sqrt{\sum_{n=2}^{\infty} \bar{I}_{1n}^2} \quad (2.10)$$

คำนวณเพาเวอร์แฟคเตอร์ได้คือ  $PF = \frac{P_1}{S_1} = \frac{\bar{V}_1 \bar{I}_{11} \cos \varphi_1}{\bar{V}_1 \bar{I}_1} = \frac{\bar{I}_{11}}{\bar{I}_1} \cos \varphi_1 \quad (2.11)$

ถ้ากำหนดให้  $\frac{\bar{I}_{11}}{\bar{I}_1} = \cos \theta \quad (2.12)$

ดังนั้น  $PF = \cos \theta \cos \varphi_1 \quad (2.13)$

จากสมการ 2.6, 2.7, 2.8, 2.9, 2.10 และ 2.12 สามารถเขียนแทนด้วย Power Vector คือ



### รูปที่ 2.3 Power Vector ของวงจรที่มีกระแสไฟฟ้าที่ทางเข้าไม่เป็นชนิด Sinusoidal

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 แนวความคิดในการแก้ไขเพาเวอร์แฟกเตอร์

เมื่อพิจารณารูปที่ 2.3 สังเกตได้ว่ากำลังงานไฟฟ้า  $Q_1$  และ  $D_1$  เป็นส่วนที่ทำให้ค่าเอฟเฟกทีฟของกระแสไฟฟ้าที่ทางเข้า ( $\bar{I}_1$ ) มากขึ้น เมื่อเปรียบเทียบกับ  $\bar{I}_{11}$  ซึ่งเป็นเหตุทำให้การใช้กำลังงานไฟฟ้าได้ไม่คุ้มค่า ดังนั้น เมื่อพิจารณาร่วมกับสมการ 2.13 การที่จะทำให้การใช้กำลังงานไฟฟ้าได้ดีขึ้นสามารถทำได้โดยทำให้  $PF \approx 1$  โดยพยายามบังคับให้  $\theta = 0$  และ  $\phi_1 \approx 0$  สามารถแยกได้เป็นสองกรณี คือ

การทำให้  $\theta = 0$  : (ทำให้  $D_1 = 0$ ) คือการทำให้รูปสัญญาณของกระแสไฟฟ้าที่ทางเข้าเป็นชนิด Sinusoidal โดยไม่มีสัญญาณ Harmonic ปะปนอยู่

การทำให้  $\phi_1 \approx 0$  : (ทำให้  $Q_1 = 0$ ) เมื่อทำให้สัญญาณของกระแสไฟฟ้าที่ทางเข้า เป็นชนิด Sinusoidal จากกรณีแรกแล้ว กรณีนี้ คือ การทำให้สัญญาณกระแสไฟฟ้า In-Phase กับศักดาไฟฟ้าที่ทางเข้า

## 2.4 ประโยชน์ที่ได้รับจากการแก้ไขเพาเวอร์แฟกเตอร์

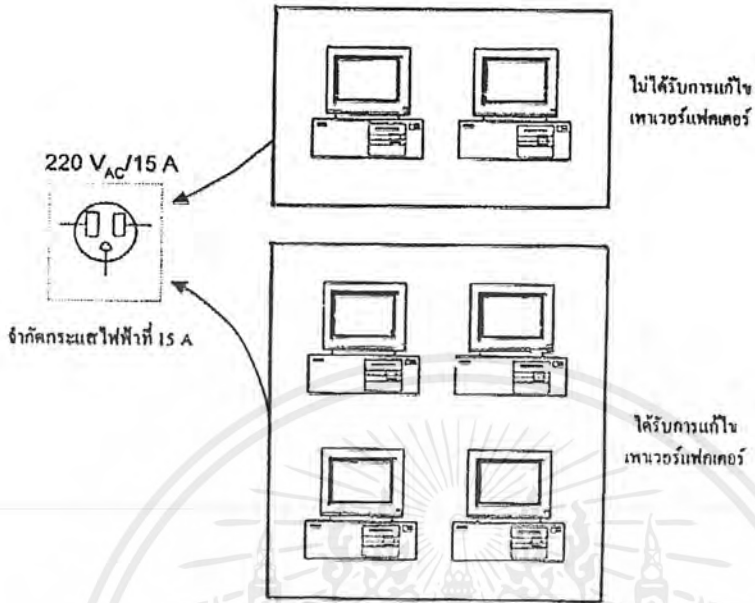
ประโยชน์ที่ได้รับจากการแก้ไขเพาเวอร์แฟกเตอร์สามารถแยกย่อยได้เป็นสองกรณีคือ

### 2.4.1 ผู้ใช้ไฟฟ้าย่อย

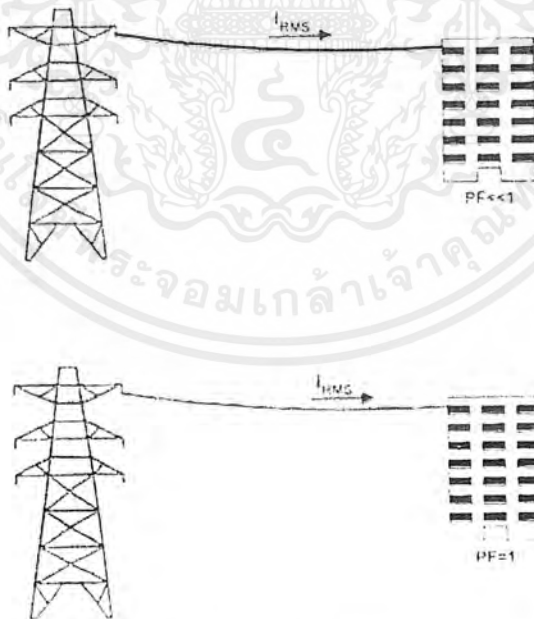
ถ้าวงจรที่ใช้งานมีค่าเพาเวอร์แฟกเตอร์  $PF \approx 1$  จะทำให้ผู้ใช้ไฟฟ้าย่อย สามารถต่อจำนวนอุปกรณ์กับชุดจ่ายไฟฟ้า ซึ่งจำกัดจำนวนกระแสไฟฟ้าที่จ่ายได้ ได้มากกว่าในกรณีที่ใช้งานที่มี  $PF < 1$  ดังแสดงในรูปที่ 2.4

### 2.4.2 ผู้จ่ายไฟฟ้า

ถ้า  $Q_1$  : กำลังงานไฟฟ้ารีแอกทีฟ และ  $D_1$  : กำลังงานไฟฟ้าดิสทอร์ชัน เป็นพารามิเตอร์ที่ทำให้กระแสไฟฟ้าเอฟเฟกทีฟมีค่าสูงขึ้น ก่อให้เกิดกำลังงานไฟฟ้าสูญเสียในระบบสายส่ง ดังนั้น ผู้จ่ายไฟฟ้าต้องเพิ่มขนาดของสายส่งไฟฟ้าตามรูปที่ 2.5 นอกจากนี้การเกิด Harmonic ในระบบสายส่งไฟฟ้าอาจจะก่อให้เกิดปัญหาการทำงานของระบบที่ต้องการ Zero Crossing Detection, ปัญหาเกิดการเพิ่มกระแสไฟฟ้าในสาย Neutral



รูปที่ 2.4 จำนวนอุปกรณ์กับชุดจ่ายไฟฟ้า เมื่ออุปกรณ์ได้รับการแก้ไขเพาเวอร์แฟกเตอร์



รูปที่ 2.5 ขนาดของสายส่งไฟฟ้า เมื่ออุปกรณ์ได้รับการแก้ไขเพาเวอร์แฟกเตอร์

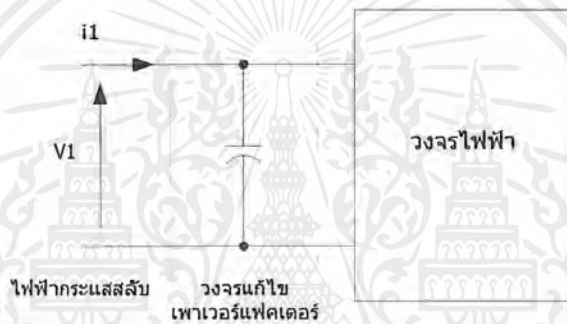
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5 การแก้ไขเพาเวอร์แฟกเตอร์

การแก้ไขเพาเวอร์แฟกเตอร์เพื่อให้ได้  $PF \approx 1$  สามารถแบ่งได้เป็นสองกรณีคือ

### 2.5.1 การแก้ไขแบบสถิต

เป็นการแก้ไขเพาเวอร์แฟกเตอร์โดยรวมของระบบ เช่น การแก้ไขเพาเวอร์แฟกเตอร์โดยการต่อคาปาซิเตอร์เข้าที่ทางเข้าของวงจรตามรูปที่ 2.6 การแก้ไขแบบนี้มีข้อดี คือ ง่ายและราคาถูกแต่ก็มีข้อจำกัดที่สำคัญ คือ เพาเวอร์แฟกเตอร์ที่ได้รับจากการแก้ไข อาจจะไม่ได้ดีที่สุดตลอดปีการทำงาน เพราะค่า  $C$  ที่ใช้มีค่าเป็นช่วง ๆ หรือ ถ้าเพาเวอร์แฟกเตอร์ของวงจรเปลี่ยนไป การแก้ไขก็ไม่สามารถทำได้ทันทีทันใด



รูปที่ 2.6 การแก้ไขแบบสถิต

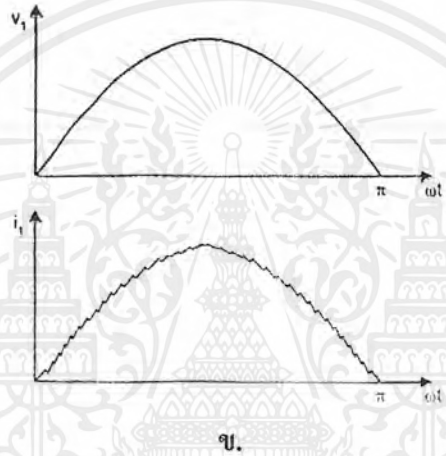
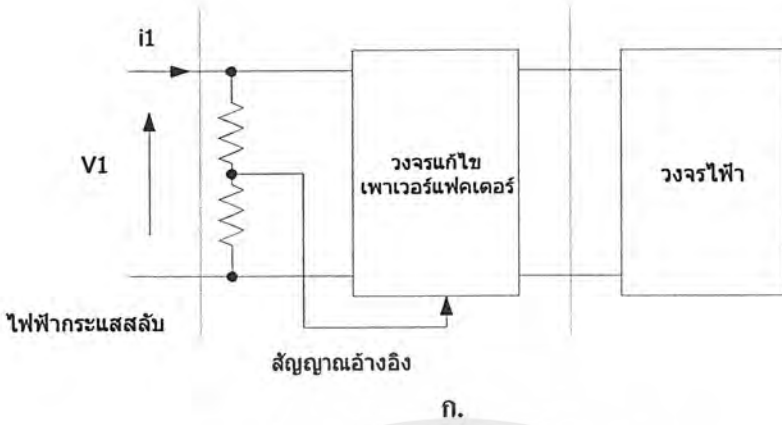
### 2.5.2 การแก้ไขแบบไดนามิก

คือการแก้ไขเพาเวอร์แฟกเตอร์แบบที่มีการแก้ไขในทันทีทันใดทุกจุดคลื่นของสัญญาณไฟฟ้าทางเข้าตามรูปที่ 2.7 ก.

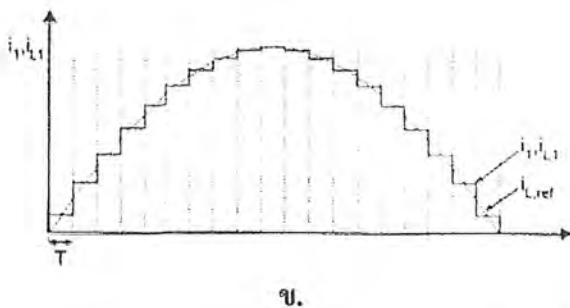
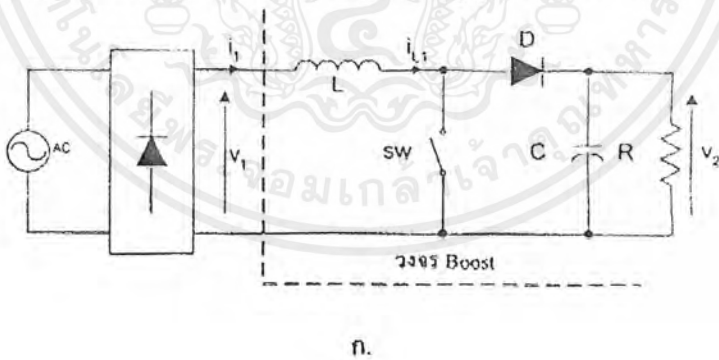
วงจรประเภทนี้จะพยายามบังคับให้กระแสไฟฟ้าที่ทางเข้าให้มีรูปสัญญาณเป็นชนิดใกล้เคียง Sinusoidal และ In-Phase กับศักดาไฟฟ้าที่ทางเข้ามากที่สุด ทำได้โดยใช้ระบบควบคุมที่ใช้รูปสัญญาณ Sinusoidal ของศักดาไฟฟ้าที่ทางเข้าเป็นสัญญาณอ้างอิงควบคุมกระแสไฟฟ้าที่ทางเข้า แสดงผลของกระแสไฟฟ้าที่ทางเข้าที่ได้ในรูปที่ 2.7 ข.

ปัจจุบันการแก้ไขแบบไดนามิกจะใช้วงจร เป็นชนิด Boost ตามรูปที่ 2.8 ก. ทั้งนี้เพราะว่า ลักษณะวงจร Boost ที่ทางเข้ามีอุปกรณ์ Inductance อยู่ ซึ่งทำให้มีลักษณะเป็น Current Source ถ้าสามารถควบคุมให้กระแสไฟฟ้าที่ไหลเข้ามา ( $i_i$ ) ในแต่ละช่วง Step ของเวลา  $T$  ของการทำงานของวงจร Boost เป็นไปตามที่กำหนด ( $i_{L,ref}$ ) ดังแสดงในรูปที่ 2.8 ข. กระแสไฟฟ้าที่ทางเข้าก็จะมีลักษณะใกล้เคียงกับศักดาไฟฟ้าที่ทางเข้าและ In-Phase กัน ถ้าลดขนาดของ  $T$  (เพิ่มความถี่การทำงาน ของ Boost,  $T = 1/f_{sw}$ ) สัญญาณที่ได้ก็จะมีลักษณะใกล้เคียง Sinusoidal มากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 การแก้ไขแบบไดนามิก (ก) และสัญญาณของวงจรที่ทางเข้า (ข)



รูปที่ 2.8 Topology ชนิด Boost (ก) และสัญญาณของวงจรที่ทางเข้า (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

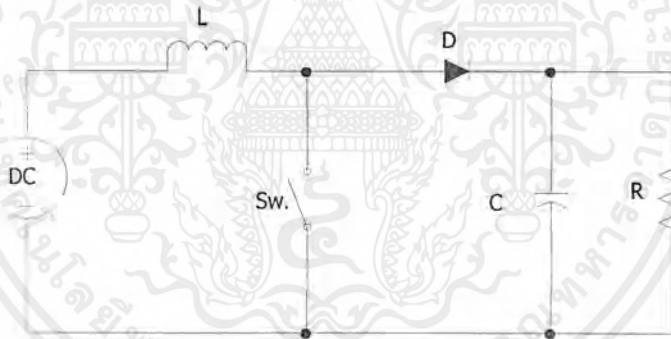
### BOOST CONVERTER

#### 3.1 บทนำ

บทนี้จะอธิบายถึง โครงสร้างและทฤษฎีพื้นฐานของคอนเวอร์เตอร์ชนิด Boost ซึ่งจะนำไปใช้ออกแบบและสร้างประยุกต์เป็นวงจร PFC เพื่อแก้ไขเพาเวอร์แฟกเตอร์

#### 3.2 ทฤษฎีและหลักการ

Boost Converter อาศัยหลักการทำงาน ปิดเปิดด้วยสวิตช์ อิเล็กทรอนิกส์ ในโครงงานนี้จะใช้ MOSFET ทำหน้าที่เป็นสวิตช์ ทำงานที่ความถี่สูง (50 KHz ในโครงงานนี้) ที่ถูกเรียกว่า Boost Converter เนื่องจากแรงดันที่เอาต์พุตจะมีค่ามากกว่าแรงดันที่อินพุตหรือเท่ากับอินพุต

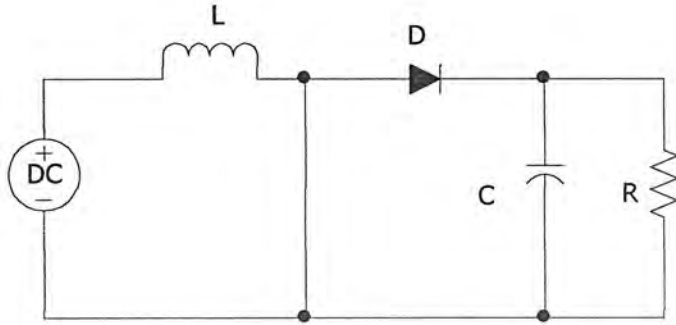


รูปที่ 3.1 วงจร Boost Converter

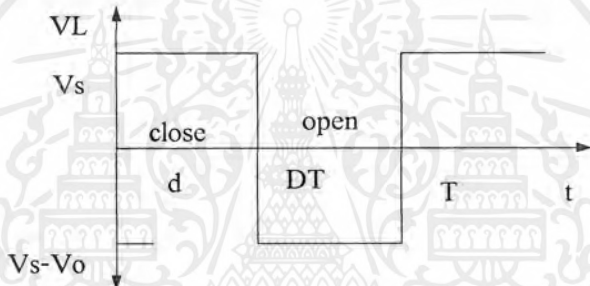
ความสัมพันธ์ระหว่างแรงดันและกระแส การวิเคราะห์ห้วงจรเราจะกำหนดให้

- 1 วิเคราะห์ในช่วงสภาวะคงตัว (Steady – state)
- 2 กำหนดให้คาบเวลาในการสวิตช์เท่ากับ  $T$ , และเวลาที่สวิตช์ปิดเท่ากับ  $DT$  และ เปิดเท่ากับ  $(1-D) T$
- 3 กระแสที่ไหลผ่าน Inductor (L) ต่อเนื่อง (เป็นบวกเสมอ)
- 4 Capacitor มีค่ามากและแรงดันด้านเอาต์พุตมีค่าคงที่  $V_o$
- 5 ส่วนต่างๆในวงจรจะเป็น Ideal

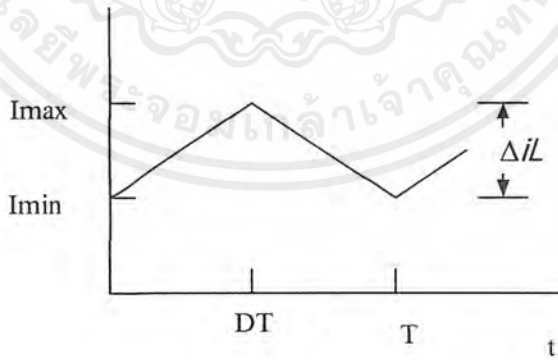
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 วงจรขณะเมื่อสวิตช์ปิดวงจร

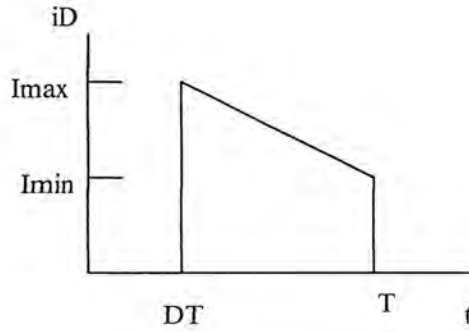


รูปที่ 3.3 แรงดันที่ตกคร่อม L



รูปที่ 3.4 กระแสที่ไหลผ่าน L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 กระแสที่ไหลผ่านไดโอด

## การวิเคราะห์ในช่วงสวิตช์ปิด

เมื่อสวิตช์ปิด ไดโอดจะถูกรีเวิร์คไบแอสตามกฎของ Kirchhoff's voltage law เราจะวิเคราะห์ได้ดังนี้

$$V_L = V_s = L \frac{di_L}{dt} \quad \text{หรือ} \quad \frac{di_L}{dt} = \frac{V_s}{L} \quad (3.1)$$

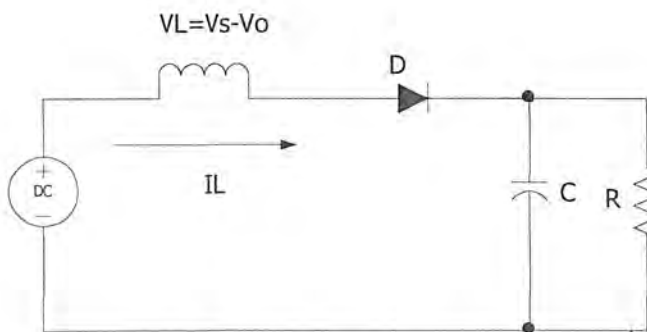
เมื่ออัตราการเปลี่ยนแปลงกระแสที่คิ่งนั้นกระแสจะเพิ่มขึ้นอย่างลิเนียร์เมื่อสวิตช์ถูกปิด

การเปลี่ยนแปลงกระแสที่ไหลผ่าน  $L$  คำนวณได้จาก

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_s}{L}$$

$\Delta i_L$  เมื่อสวิตช์ปิด

$$(\Delta i_L)_{close} = \frac{V_s DT}{L} \quad (3.2)$$



รูปที่ 3.6 วงจรขณะเมื่อสวิตช์เปิดวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การวิเคราะห์ในช่วงสวิตช์เปิด

เมื่อสวิตช์เปิดกระแสที่ไหลผ่าน  $L$  จะไม่เปลี่ยนแปลงอย่างทันทีทันใด ไดโอดจะถูกฟอร์เวิร์ดไบอัสทำให้กระแสที่ไหลผ่าน  $L$  เท่ากับกระแสที่ไหลผ่านไดโอดเราจะกำหนดให้แรงดันไฟฟ้าที่เอาต์พุตของที่ ( $V_o$ ) แรงดันที่ตกคร่อม  $L$  จะได้ว่าเท่ากับ

$$V_L = V_s - V_o = L \frac{di_L}{dt}$$

$$\frac{di_L}{dt} = \frac{V_s - V_o}{L}$$

อัตราการเปลี่ยนแปลงของกระแสที่ผ่าน  $L$  จะคงที่ ดังนั้นการเปลี่ยนแปลงของกระแสเมื่อสวิตช์เปิดจะได้

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-d)T} = \frac{V_s - V_o}{L}$$

หา  $\Delta i_L$

$$(\Delta i_L)_{open} = \frac{(V_s - V_o)(1-D)T}{L} \quad (3.3)$$

การวิเคราะห์ช่วงสภาวะคงตัว ในช่วง  $1T$  จะได้ผลรวมการเปลี่ยนแปลงกระแสใน  $L$  จะเท่ากับ 0

โดยใช้สมการที่ 3.2 และ 3.3

$$(\Delta i_L)_{closed} + (\Delta i_L)_{open} = 0$$

$$\frac{V_s D T}{L} + \frac{(V_s - V_o)(1-D)T}{L} = 0$$

หา  $V_o$

$$V_s (D+1-D) - V_o (1-D) = 0$$

$$V_o = \frac{V_s}{1-D}$$

(3.4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นแรงดันเฉลี่ยที่ตกคร่อม  $L$  เท่ากับ 0 ใน 1 คาบเวลา จะได้สมการแรงดันเฉลี่ยที่ตกคร่อม  $L$  ใน 1 คาบเวลาจะได้

$$V_L = V_s D + (V_s - V_o)(1-D) = 0$$

แรงดันตกคร่อม  $V_o$  ถ้าสวิตช์ถูกเปิดตลอดเวลา และ  $D$  เท่ากับ 0 แรงดันที่ตกคร่อมอินพุทจะเท่ากับแรงดันที่เอาต์พุท เมื่อค่า  $D$  เพิ่มขึ้น ตัวหารจากสมการที่ 3.4 จะน้อยลงจะทำให้แรงดันที่ตกคร่อมด้านเอาต์พุทเพิ่มขึ้นมากกว่าค่าแรงดันด้านอินพุท สรุปได้ว่า Boost Converter จะได้แรงดันด้านเอาต์พุทมากกว่าแรงดันด้านอินพุทหรือเท่ากับแรงดันด้านอินพุท

การหาค่ากระแสในตัว  $L$  นั้นสามารถหาได้จากค่ากำลังไฟฟ้าที่ด้านอินพุทหรือแหล่งจ่าย หรือจะหาได้จากทางด้านเอาต์พุทซึ่งรับกำลังไฟฟ้าซึ่งไหลคเป็นค่าความต้านทาน

$$P_o = \frac{V_o^2}{R}$$

กำลังไฟฟ้านินพุทเท่ากับ  $V_s I_s = V_s I_L$  กำลังไฟฟ้าด้านเอาต์พุท

$$V_s I_L = \frac{V_o^2}{R} = \frac{\left(\frac{V_s}{1-D}\right)^2}{R} = \frac{V_s^2}{(1-D)^2 R}$$

หรือ

$$I_L = \frac{V_s}{(1-D)^2 R} \quad (3.5)$$

กระแสสูงสุดหรือกระแสต่ำสุดที่ไหลผ่านตัว  $L$  หาได้โดยหาค่าเฉลี่ยจากการเปลี่ยนแปลงกระแสในสมการที่ 2

$$I_{\max} = I_L + \frac{\Delta i_L}{2} = \frac{V_s}{(1-D)^2 R} + \frac{V_s D T}{2L} \quad (3.6)$$

$$I_{\min} = I_L + \frac{\Delta i_L}{2} = \frac{V_s}{(1-D)^2 R} - \frac{V_s D T}{2L} \quad (3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการที่ 3.4 จะสามารถใช้ได้ในเงื่อนไขที่กระแสต่อเนื่องโดยที่ค่ากระแสต่ำสุดยังคงต่อเนื่องขอบเขตระหว่างกระแสต่อเนื่องและไม่ต่อเนื่องที่ไหลผ่านในตัว L นั้นหาได้จาก

$$I_{\min} = 0 = \frac{V_s}{(1-D)^2 R} - \frac{V_s DT}{2L}$$

หรือ

$$\frac{V_s}{(1-D)^2 R} = \frac{V_s DT}{2L} = \frac{V_s D}{2Lf}$$

ค่าต่ำสุดของ L และความถี่ในการทำงานย่านกระแสต่อเนื่องใน Boost Converter

$$(Lf)_{\min} = \frac{D(1-D)^2 R}{2}$$

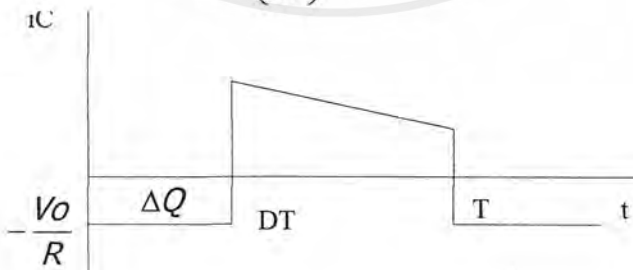
หรือ

$$L_{\min} = \frac{D(1-D)^2 R}{2f} \quad (3.8)$$

แรงดันริปเปิลเอาต์พุต

แรงดันพิกทูปิกที่เอาต์พุตริปเปิลสามารถหาได้จากกระแสที่ไหลผ่านคาปาซิเตอร์ จากรูปที่ 3.7 ข้างล่าง แสดงกระแสที่ไหลผ่าน C

$$|\Delta Q| = \left(\frac{V_o}{R}\right) DT = C \Delta V_o \quad (3.9)$$



รูปที่ 3.7 การเปลี่ยนแปลงของ Ripple

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนแปลงริปเปิ้ลจะได้จาก

$$\Delta V_o = \frac{V_o DT}{RC} = \frac{V_o D}{RCf}$$

หรือหาได้จาก

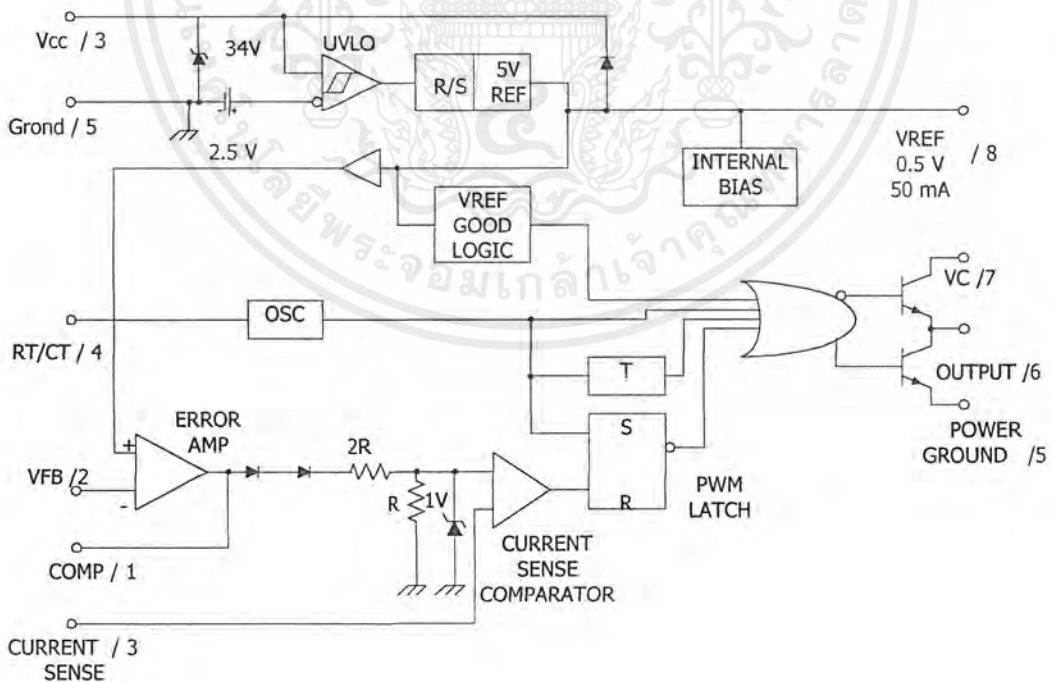
$$\frac{\Delta V_o}{V_o} = \frac{D}{RCf} \tag{3.10}$$

### 3.3 การทดลองแบบ Open loop

เป็นการทดลองขั้วมอสเฟตโดยใช้ไอซีเบอร์ UC 3842 เป็นการควบคุมแบบลูปเปิดโดยไม่มีส่วนของการป้อนกลับเพื่อทดลองและเก็บผลการทดลองเพื่อนำไปเปรียบเทียบกับวงจรสมรรถนะที่มีการควบคุม ส่วนรายละเอียดในชุดป้อนกลับนั้นจะอยู่ในชุดAuto ซึ่งจะอธิบายในบทต่อไป

#### Current Mode PWM Controller

ไอซีเบอร์ UC 3842 ใช้ควบคุมการทำงานของคอนเวอร์เตอร์โดยทำงานในโหมดควบคุมจากกระแส เอาท์พุทของไอซีสามารถจ่ายและรับกระแสได้สูงจึงสามารถใช้ขับเพาเวอร์มอสเฟตได้โดยตรงโดยมีโครงสร้างภายในและการจัดการของ UC 3842 แสดงในรูปที่ 3.8

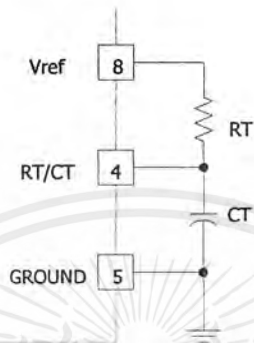


รูปที่ 3.8 Block Diagram ของ UC3842

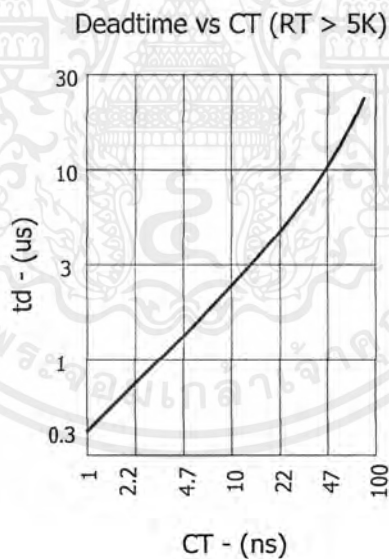
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การกำหนดคาบเวลาการทำงาน

คาบเวลาของวงจรรอสชิลเลเตอร์ซึ่งเป็นตัวกำหนดคาบเวลาของเอาต์พุตของไอซีด้วย สามารถกำหนดได้จากค่า RT และ CT ภายนอกที่ขา 8 และ 4 ของไอซีดังรูป

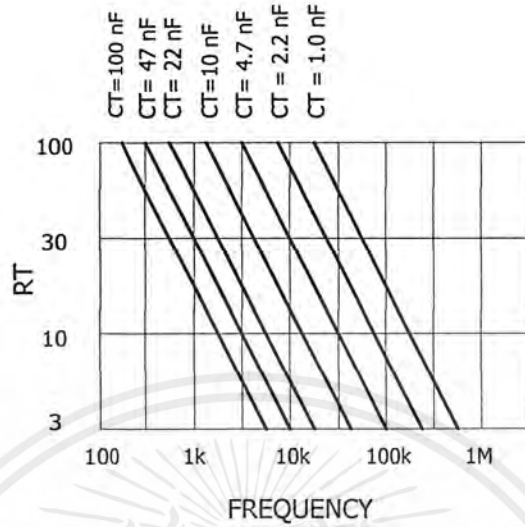


รูปที่ 3.9 การต่อ CT และ RT



รูปที่ 3.10 กราฟแสดงความสัมพันธ์ระหว่าง td และ CT

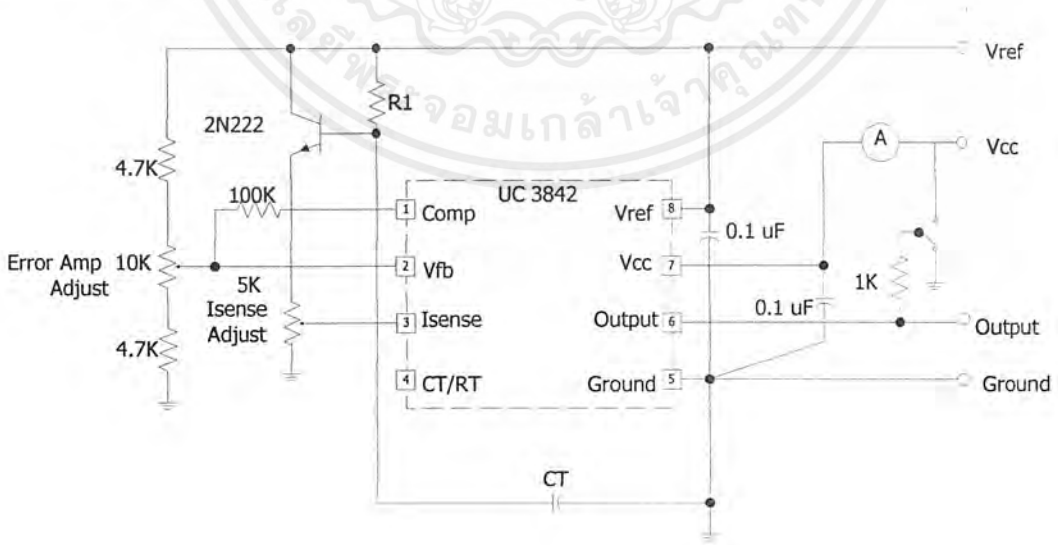
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 กราฟแสดงค่า CT ระหว่างค่า RT และ FREQUENCY

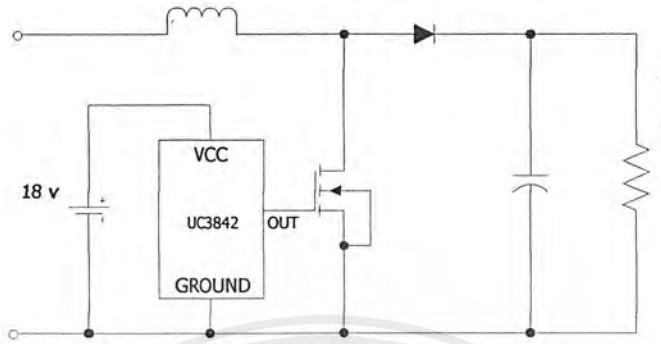
**เอาต์พุตของไอซี**

เอาต์พุตของ UC 3842 สามารถขับเพาเวอร์มอสเฟตและสามารถจ่ายกระแสได้สูงสุดถึง  $\pm 1.0$  แอมป์ โดยที่ UC 3842 ต้องการไฟเลี้ยงในช่วง 16 ถึง 30 โวลต์ มีแรงดันอ้างอิงในตัวเอง 5.0 โวลต์  $\pm 1\%$  ที่ อุณหภูมิ 25°



รูปที่ 3.12 วงจรรวมของ UC 3842

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 การต่อ UC3842 ในการขับ MOSFET ของวงจร BOOST CONVERTER

## บทที่ 4

### หลักการ และ ทฤษฎีที่ใช้ในการออกแบบสร้างวงจร PFC

#### 4.1 บทนำ

บทนี้จะอธิบายหลักการ และ ทฤษฎีที่ใช้ในการออกแบบสร้างวงจร PFC ซึ่งจะประกอบด้วย 2 ส่วนหลักๆคือ ในส่วนของชุดควบคุมและส่วนของชุดกำลัง โดยจะอธิบายการทำงานในแต่ละส่วนซึ่งมีรายละเอียดดังนี้

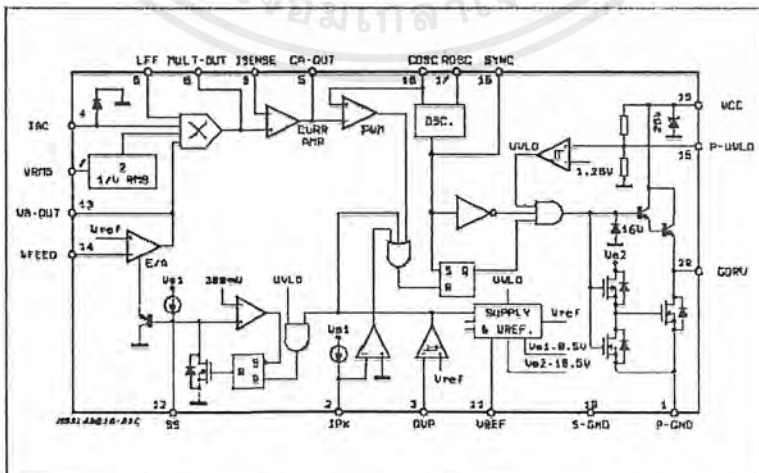
#### 4.2 ชุดควบคุม

ในชุดควบคุมนี้เราจะใช้ IC เบอร์ L4981A ซึ่งมีรายละเอียดดังนี้

IC L4981A จะทำงานในโหมดต่อเนื่อง ได้อย่างมีประสิทธิภาพสูง ในการแปลงพลังงานได้สูงแค่ไหนนั้นขึ้นอยู่กับการจัดเตรียมอุปกรณ์อื่นๆ ด้วย

จุดเด่นหลัก

- ความถี่ สวิตช์สูงถึง 200 kHz
- มีการป้องกันแรงดันและกระแส
- ความถูกต้อง ซึ่งวัดที่ขา IC
- ip/op
- กระแสเริ่มต้นน้อย
- มี Soft start

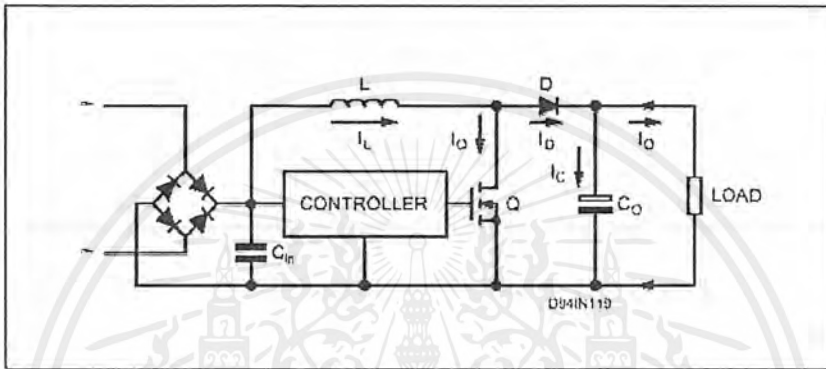


รูปที่ 4.1 Block diagram ของไอซีเบอร์ L4981

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### PFC Boost topology operation

แรงดันไฟ AC จะถูกแปลงเป็น DC โดยวงจร rectifier แล้วส่งต่อไปยัง ส่วนของวงจร Boost ในส่วนของวงจร boost หลักการ switching แบบ PWM โดยควบคุมแรงดัน DC input ให้เป็นแรงดัน  $V_o$  ซึ่งส่วนประกอบของวงจร Boost ประกอบด้วย L, Q, D,  $C_o$  และชุด Control ดังแสดงในรูปที่ 4.2



รูปที่ 4.2 ภาพรวมของวงจร

1. กระแส L,Q,D

$$I_{Lpk} = I_{Qpk} = I_{Dpk} = 2 \cdot \frac{P_o}{V_{IpK}}$$

2. กระแส  $L_{rms}$

$$I_{Lrms} = \sqrt{2} \cdot \frac{P_o}{V_{IpK}}$$

3. กระแส Switch rms

$$I_{Qrms} = \frac{P_o}{V_{IpK}} \cdot \sqrt{2 \pm \frac{16 \cdot V_{IpK}}{3 \cdot \pi \cdot V_o}}$$

4. ค่าเฉลี่ยของกระแสไดโอด

$$I_{Davg} = I_o$$

5. กระแส Diode rms

$$I_{Drms} = \frac{P_o}{V_{IpK}} \cdot \sqrt{\frac{16 \cdot V_{IpK}}{3 \cdot \pi \cdot V_o}}$$

6. Total RMS capacitor ( $C_o$ ) current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

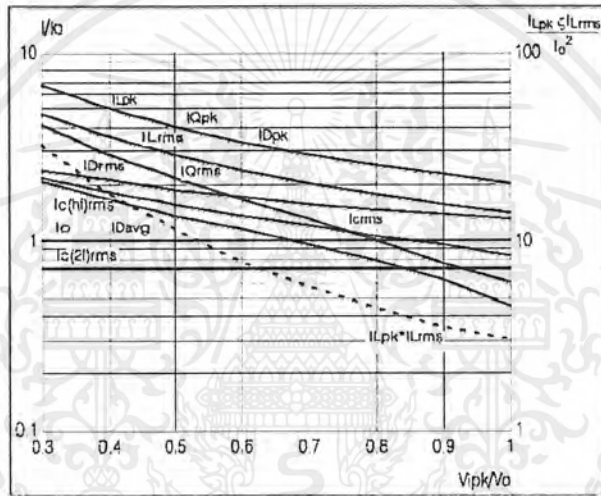
$$I_C = I_o \sqrt{\frac{16 \cdot V_o}{3 \cdot \pi \cdot V_{ipk}} \pm 1}$$

7. RMS twice line frequency capacitor current

$$I_{C(2f)r.ms} = \frac{I_o}{\sqrt{2}}$$

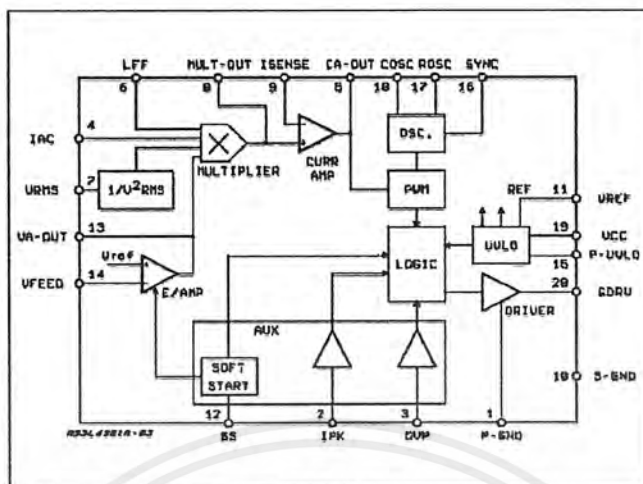
8. RMS high frequency capacitor current

$$I_{C(hf)r.ms} = I_o \sqrt{\frac{16 \cdot V_o}{3 \cdot \pi \cdot V_{ipk}} \pm 1.5}$$



รูปที่ 4.3 กราฟแสดงประสิทธิภาพ

จะเห็นได้ชัดว่า ในการใช้งานจริง ประสิทธิภาพจะน้อยกว่า 100 % เพราะว่าแรงดัน ripple ที่ output มีความสัมพันธ์กับ  $C_o$  ซึ่งเป็นพารามิเตอร์ที่สำคัญมาก Current Ripple ที่  $L$  เมื่อใช้งานที่ความถี่สูง จะเป็นพารามิเตอร์ ที่มีผลกระทบต่อค่า  $L$

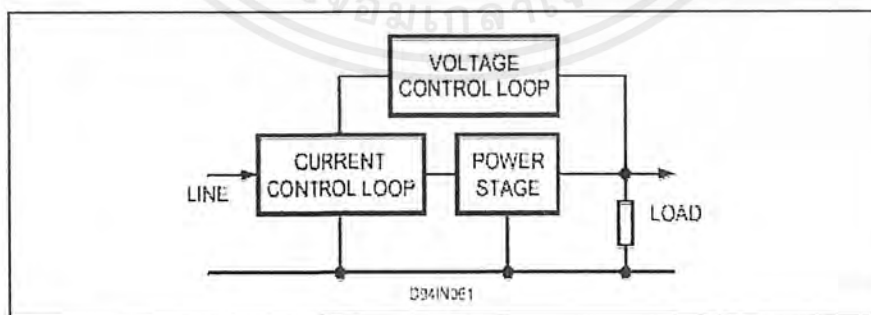


รูปที่ 4.4 บล็อกแสดงลักษณะภายในของ IC

**การ Control**

IC 4981 จะใช้ในการควบคุมกระแสเฉลี่ยในย่าน Continue mode โดยการควบคุมแบบ (Current loop and Voltage loop) ดังรูปที่ 4.5

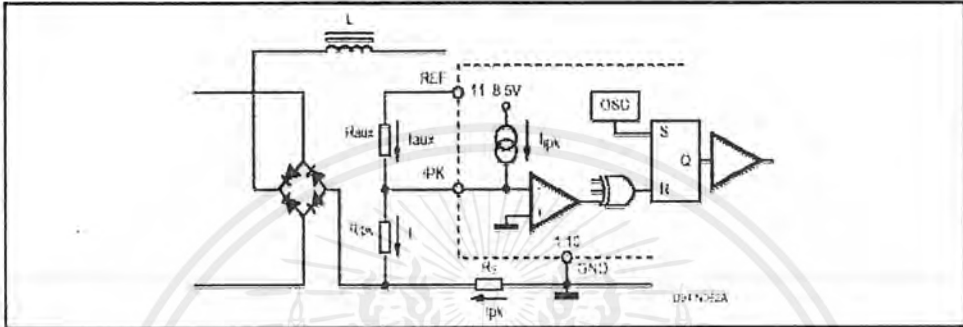
ส่วนลักษณะภายใน บล็อกจะแสดงรายละเอียดในรูปที่ 4.5 ซึ่งจะแสดงหลักการทำงาน วงจร แต่อย่างไรก็ตามรูปที่ 4.4 เป็นเพียงการสรุปเพียงสั้นๆของหลักการทำงาน



รูปที่ 4.5 ภาพรวมของการควบคุม

### Multiplier Block

Block นี้จะเป็นตัวผลิตกระแส output ซึ่งเป็นผลลัพธ์ ของสัญญาณ  $i/p$  อ้างอิง 4 ตัว (รายละเอียดรูปที่ 4.13) กระแส multiplier output จะไปยัง  $R_i$  ซึ่งจะต่อกับค่านลขของ  $R_{sens}$  ซึ่งจะได้สัญญาณ error ของ current loop



รูปที่ 4.6 วงจรภายในของ Multiplier Block

### Operational amplifier block

จะเป็น Amplifier ที่จะต้องผ่านการขอมของสัญญาณ 2 ตัวคือ (e/a) จะป้อนสัญญาณแรงดัน output กลับมา ( $V_o$ ) และจะส่ง output ไปยัง multiplier Block ส่วนนี้คือ (C/A) จะป้อนกระแสกลับมาและผลิตสัญญาณอ้างอิงเพื่อใช้ในส่วนของ PWM

### PWM Block

Block นี้จะเปรียบเทียบกับ saw tooth ที่ผลิตโดย oscillator กับสัญญาณอ้างอิงจาก C/A modulate เป็นสัญญาณ output ที่มีค่า duty cycle ซึ่งเป็น output ไปยังส่วนที่เป็น logic และส่วน drive ซึ่งจะเป็นตัวควบคุมสวิตช์ (Q) ซึ่งจะไป modulate กระแส  $I_L$

### Logic Block

จะควบคุมการไหลของสัญญาณ PWM และสัญญาณ Auxiliary และ soft start

### Driver Block

จะเป็นตัวป้อนสัญญาณ Gate เพื่อเปิด-ปิด สวิตช์ และสามารถส่งสัญญาณกระแสสูงสุดได้ถึง 1 A ทั้งยังประยุกต์ ใช้ในความถี่สูงได้อีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Aux. Function

จะเป็นส่วนมารับค่าความเครียดของอุปกรณ์ เพื่อนำมาประยุกต์ใช้อีกทีหนึ่ง

### Power Supply Block

วงจรนี้ จะเป็นตัวควบคุม แรงดัน Vcc และ Vref ซึ่งถ้ามีแรงดันต่ำกว่ากำหนดก็จะให้อยู่ในช่วง Standby เพื่อประหยัดพลังงาน

### P.F.C. BOOST DESIGN CRITERIA

Control โดยการต่ออุปกรณ์ที่ขา และการใส่ Bias ให้วงจร

#### ขา 1 P-GND

ใช้เป็นจุด Ground ให้มอสเฟต

#### ขา 2 IPK (Over current Protection Input)

จะจำกัดกระแสที่รับสัญญาณมาจากตัวเปรียบเทียบภายในโดยการลด Output Driver เมื่อแรงดันที่ IPK Input ต่ำลงถึง 0 ใน L4981A โดยในการใช้งานปกติจะตั้ง IPK ใช้ที่ประมาณ 85  $\mu$ A โดยจะตั้งที่แหล่งจ่ายกระแสภายใน โดยที่ค่ากระแสสูงสุดนี้จะสามารถโปรแกรมได้ ตามการต่อในรูปแบบที่ 4.6 ซึ่ง  $I_{pk}$  จะต่ออยู่ระหว่าง  $R_{ipk}$  กับ  $R_s$

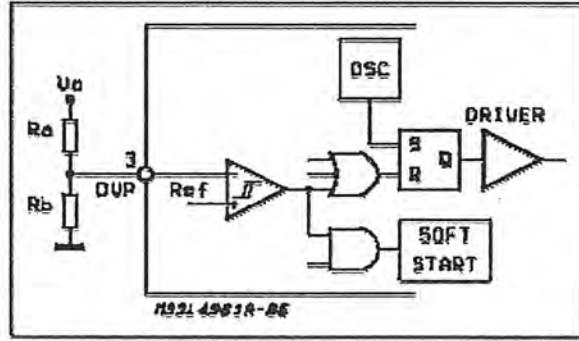
$$R_{ipk} = \frac{R_s \cdot I_{pk}}{I_{pk}}$$

#### ขา 3 OVP (Over voltage Protection Input)

จะเปรียบเทียบ แรงดันอ้างอิงที่ 5.1 V และ 250 mV ของ hysteresis เราจะพบว่าในสถานะ Standby และการ Discharge ของ คาปาซิเตอร์ ในการ Soft Start ที่ขา นี้ จะต้องต่อด้วยค่าความต้านทานที่แบ่งแรงดันของ Output

อัตราส่วนของการแบ่งแรงดันดังแสดงได้คือ

$$\frac{Ra}{Rb} = \frac{V_o + \Delta V_{OUT}}{5.1V} \pm 1$$



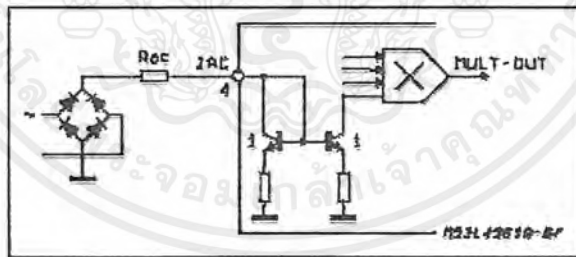
รูปที่ 4.7 การต่อ Ra และ Rb ที่ขา 3 และ วงจรภายใน

ขา 4 IAC (A.C.Current Input)

ขา 4 นี้ใช้ต่อกับความต้านทานตลอดถึงตัว Rectifier ส่วนอีกด้านหนึ่งจะต่อกับ Drive multiplier ด้วยกระแส  $I_{IAC}$  ซึ่งเป็นสัดส่วนกับแรงดัน Line

$$I_{IAC} = \frac{V_I}{R_{ac}}$$

ความสัมพันธ์ระหว่างกระแส Input และกระแส output ของส่วน MULT-OUT



รูปที่ 4.8 การต่อวงจรที่ขา 4

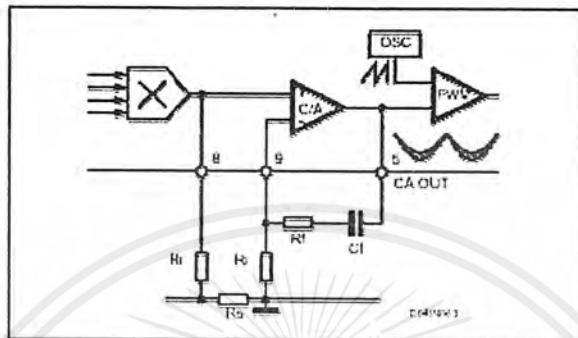
ขา 5 CA-OUTPUT (Current amplifier output)

เป็นตัวส่งสัญญาณ ไปที่ตัวเปรียบเทียบ PWM และค่าภายนอกจะถูกกำหนดใน Loop gain ให้เหมาะสม ซึ่งมีทั้ง multiplier output oscillation คือค่าสูงสุดของกระแสที่ L มีค่าต่ำกว่าสัญญาณ ramp

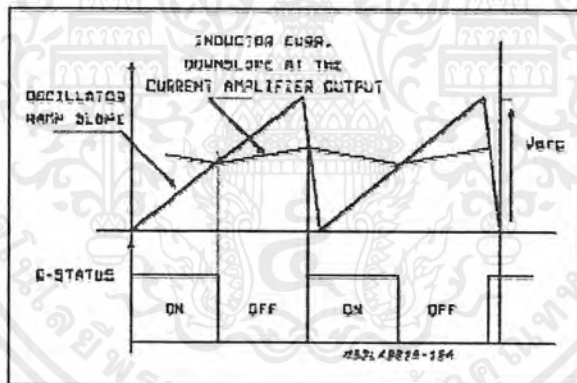
$$\frac{V_o}{L} \cdot R_s \cdot G_{ca} = V_{srp} \cdot f_{sw}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G_{ca} = \frac{V_{srp} \cdot f_{sw} \cdot L}{V_o \cdot R_s}$$



รูปที่ 4.9 กระบวนการสร้าง PWM



รูปที่ 4.10 การ Modulation ของรูปคลื่น

$$\frac{R_f}{R_i} = \frac{V_{srp} \cdot f_{sw} \cdot L}{V_o \cdot R_s} \pm 1$$

$$G_{avg} = \frac{V_{rs}}{V_{ca}}$$

$$V_{rs} = \frac{R_s \cdot V_o}{s \cdot L}$$

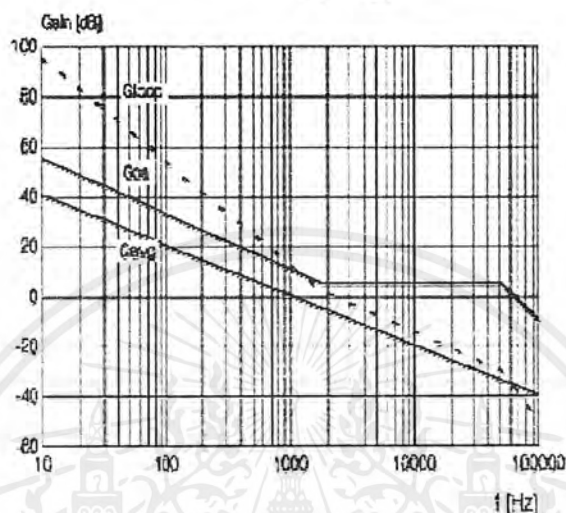
$$G_{avg} = \frac{R_s \cdot V_o}{V_{srp} \cdot 2\pi \cdot f \cdot L}$$

$$f_c = \frac{f_{sw}}{2\pi}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_z = \frac{f_{sw}}{4\pi} = \frac{1}{2\pi \cdot C_f \cdot R_f}$$

$$C_f = \frac{2}{R_f \cdot f_{sw}}$$



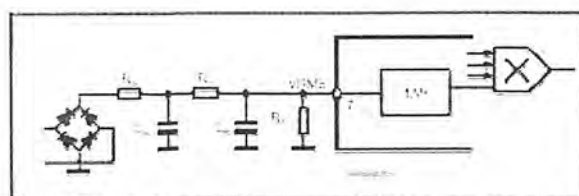
รูปที่ 4.11 รูป Gain

#### ขา 6 LFF (Load feed-forward input)

เป็นขา Voltage input เป็นตัวใช้ปรับแต่ง Output ของ multiplier output ซึ่งเป็นสัดส่วนกับ โหลดควบคุมการทำงาน โดยแรงดัน  $V_{lff}$  ระหว่าง 1.5 V ถึง 5.1 V ถ้าไม่ใช้ขานี้ LFF จะต่อกับขา  $V_{RFF}$

#### ขา 7 VRMS

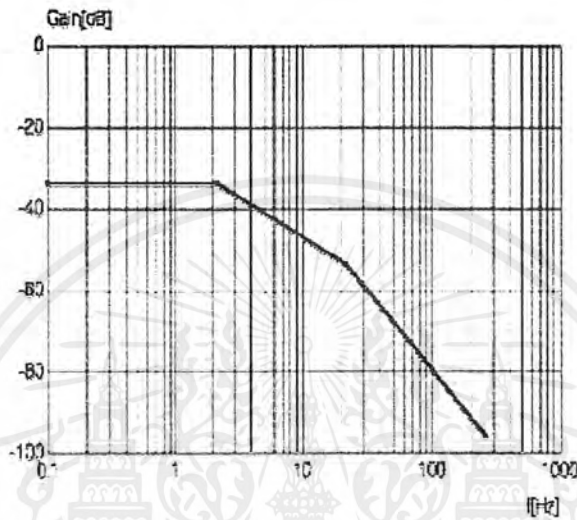
Input จะถูกแบ่ง โดย  $(1/V_{rms})$  เป็นการใช้งานในลักษณะ พิเศษ ซึ่งจะทำการชดเชย gain เมื่อ i/p Volt เปลี่ยนแปลง เมื่อขานี้ต่อกับวงจรภายนอก มันจะทำให้แรงดันเป็นสัดส่วนกับ main  $V_{rms}$  ในช่วงระหว่าง 1.5 V - 5.5 V



รูปที่ 4.12 (ก) การต่อวงจรที่ขา 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การหลีกเลี่ยงกระแส Distortion ระดับของแรงดัน ripple (2f) จะลดลง ถ้าใช้ two pole filter และค่าความต้านทาน 3 ตัวกับค่าความจุ 2 ตัว ตั้งค่า pole ต่ำที่สุด 2 Hz, ซึ่งเพียงพอที่จะลดระดับแรงดันลงเหลือ -80 ที่ gain 100Hz



รูปที่ 4.12 (ข) รูป Gain

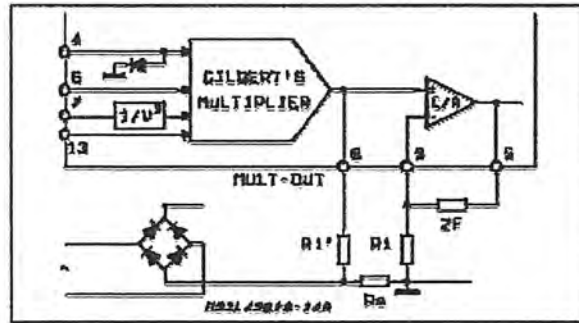
ขา 8 MULT-OUT (Output of the multiplier)

กระแสในส่วนนี้จะมีความสัมพันธ์ตามสมการดังนี้

$$I_{mult} = 0.37 \cdot I_{IAC} \cdot \frac{(V_{VA\pm OUT} \pm 1.28V) \cdot (0.8 \cdot V_{LFF} \pm 1.28V)}{VRMS^2}$$

ความเหมาะสมของการ Bias ในแต่ละช่วง การทำงาน คือความสัมพันธ์ระหว่าง  $I_{mult}$  และ สัญญาณ Input ว่าจะต้องต่อด้วยค่าความต้านทาน ( $R_i$ ) ที่ด้านลบของ  $R_s$  เป็นการรวม สัญญาณ ( $I_L$  กับ  $R_s$ ) และ ( $I_{mult}$  กับ  $R_i$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 วงจรภายในของบล็อก Multi

Figure 13a: MULTI-OUT vs.  $I_{AC}$  ( $V_{RMS} = 1.7V$ ;  $V_{LFF} = 5.1V$ )

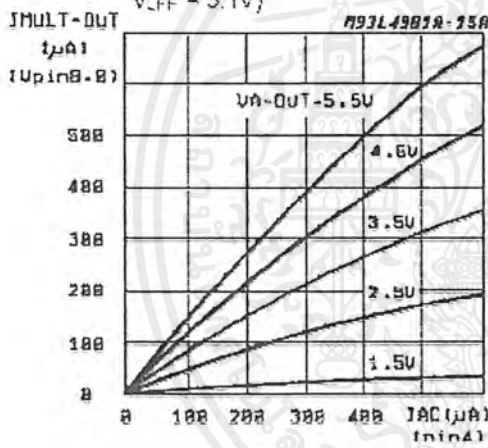


Figure 13b: MULTI-OUT vs.  $I_{AC}$  ( $V_{RMS} = 2.2V$ ;  $V_{LFF} = 5.1V$ )

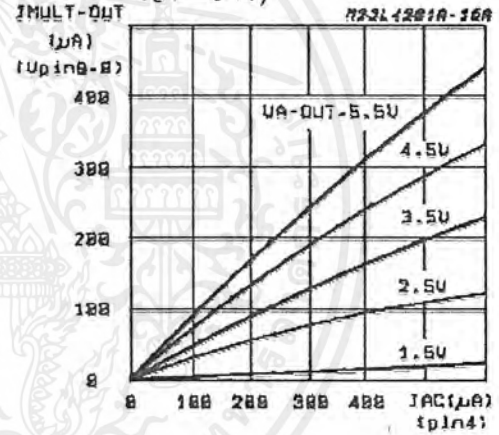


Figure 13c: MULTI-OUT vs.  $I_{AC}$  ( $V_{RMS} = 4.4V$ ;  $V_{LFF} = 5.1V$ )

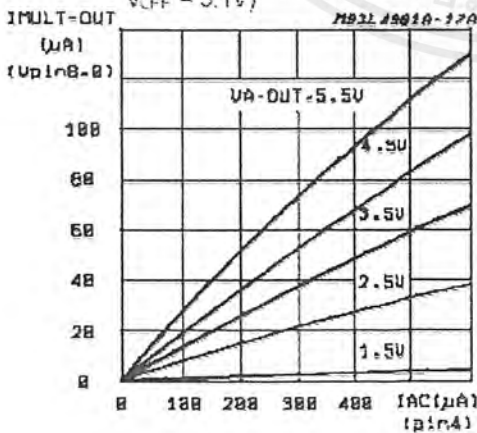
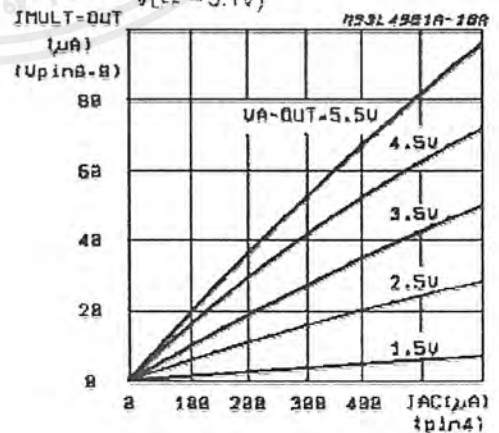
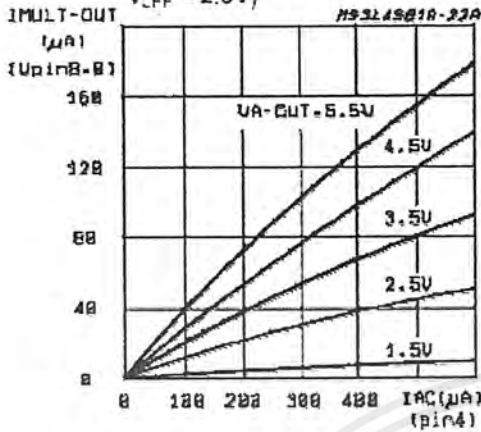
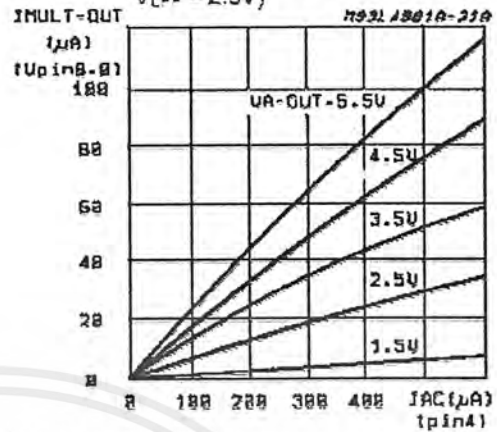
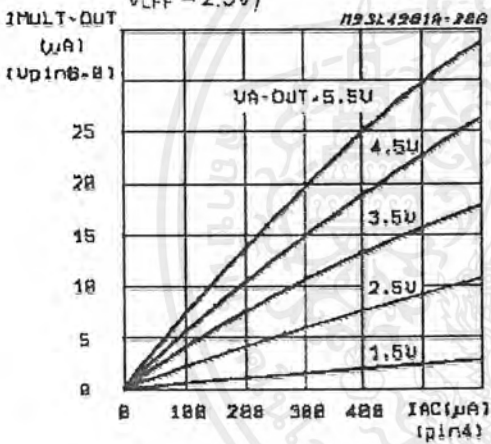
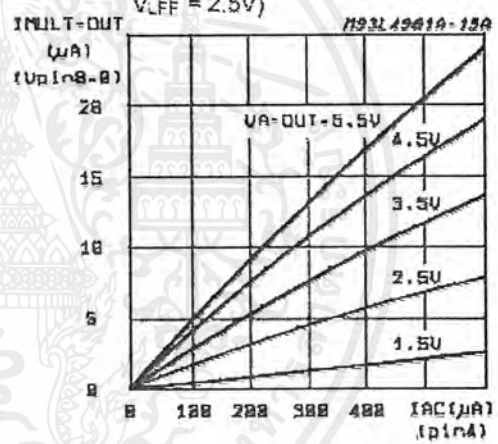


Figure 13d: MULTI-OUT vs.  $I_{AC}$  ( $V_{RMS} = 5.3V$ ;  $V_{LFF} = 5.1V$ )



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 13e: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 1.7V; V<sub>LFF</sub> = 2.5V)Figure 13f: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 2.2V; V<sub>LFF</sub> = 2.5V)Figure 13g: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 4.4V; V<sub>LFF</sub> = 2.5V)Figure 13h: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 5.3V; V<sub>LFF</sub> = 2.5V)ขา 9 ISENSE (Current Amplifier inverting input)

ขานี้จะเป็นขาที่ต่อกับวงจรภายนอก ที่ CA-OUT ซึ่ง R<sub>i</sub> กับ R<sub>i</sub>' จะมีค่าเหมือนกันเนื่องจาก มี loop ป้อนกลับแบบ high impedance

ขา 10 SGND (Signal ground)

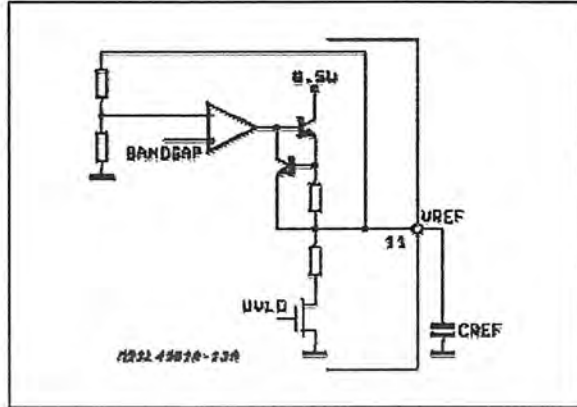
ขานี้เป็น Ground ของระบบ

ขา 11 VREF (Voltage reference)

ที่ขาี้จะมี Capacitor filter ต่ออยู่ (100nF ขึ้นไป) กับ ground ขานี้สามารถดึงกระแสได้ถึง

10 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

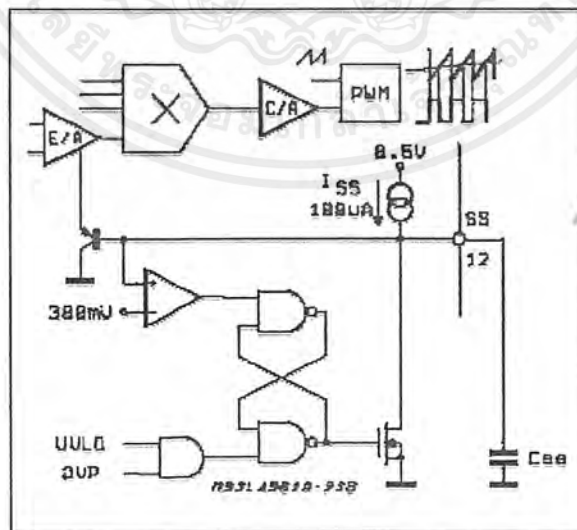


รูปที่ 4.14 การต่อวงจรที่ขา 11

## ขา 12 SS (Soft Start)

เป็นขาที่มีลักษณะในการหลีกเลี่ยง กระแส Over load ของ Mosfet ภายนอก ในระหว่างการเพิ่มแรงดัน Boost และภายในจะเสมือนมี สวิตช์ ที่คอยคายประจุให้ Capacitor ถ้าเกิด การ over Voltage หรือ under Voltage ขึ้น ช่วงเวลาในการ Soft Start หาได้โดย

$$t_{SS} = C_{SS} \cdot \frac{V_{VA \pm OUT}}{I_{SS}}$$



รูปที่ 4.15 การทำงานภายในที่ขา 12

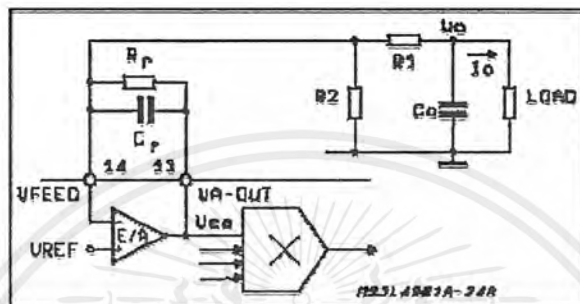
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาที่ได้นี้ ขึ้นอยู่กับ การใช้พารามิเตอร์ (Output Voltage, Input Voltage, Output Capacitor

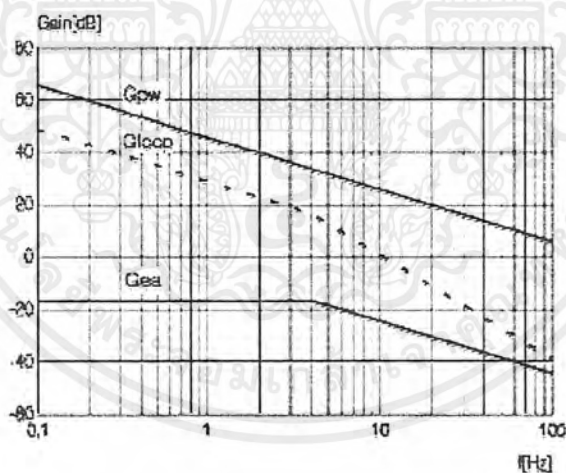
Boost Inductor size, etc)

ข1 13  $V_{VA-out}$  (Error amplifier output)

จะเป็น Output ของ E/A ซึ่งจะควบคุม การเพิ่มระดับแรงดัน รูป



รูปที่ 4.16 ก. การต่อใช้งานที่ขา 13



รูปที่ 4.16 ข. รูป Gain

$$G_{ea} = \frac{V_{ea}}{V_o} = \frac{1}{s \cdot R1 \cdot Cr}$$

$$G_{ea} = \frac{0.095V}{\Delta V_o}$$

$$Cr = \frac{1}{2\pi \cdot 2f \cdot R1 \cdot G_{ea}} \cdot Ka \frac{\Delta V_o}{R1}$$

$$G_{pw} = I_o \frac{X_{co}}{\Delta V_{ea}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G_{pw} = \frac{P_o \cdot X_{CO}}{V_o \cdot \Delta V_{ea}} = \frac{P_o}{V_o \cdot \Delta V_{ea}} \cdot \frac{1}{s \cdot C_o}$$

$$f_c = \sqrt{\frac{P_o}{V_o \cdot \Delta V_{ea}} \cdot \frac{1}{2\pi \cdot C_o}} \cdot \frac{1}{2\pi \cdot R_1 \cdot C_r} \quad R_r = \frac{2.75}{2\pi \cdot f_c \cdot C_r}$$

#### ขา14 VFEED (ERROR AMPLIFIER INPUT) (รูปที่ 4.16)

ขาที่จะต่อกับแรงดัน Boost o/p โดยผ่านการแบ่งโดยมองข้ามการช่วยของ c/a ที่ป้อนกลับทาง R<sub>r</sub> โดยใช้แรงดันอ้างอิง 5.1V และ DC output (V<sub>o</sub>) กำหนดอัตราส่วน

$$\frac{R_1}{R_2} = \frac{V_o}{5.1V} \pm 1$$

จากการพิจารณาค่าของ R<sub>1</sub> เป็นค่าที่รับการป้อนกลับของวงจร (ดูขา13) กำหนด E/A gain, ผลกระทบของ ต่อ load (กระแสน้อย, เพิ่มแรงดัน)

$$\Delta V_{O_{max}} = \frac{\Delta V_{ea} \cdot R_1}{R_r}$$

เมื่อ : V<sub>omax</sub> เป็น maximum out put ที่เปลี่ยนแปลงตาม E/A gain และการเปลี่ยนแปลง load R<sub>1</sub>, R<sub>2</sub> ใช้ค่าความต้านทานที่ใช้ความแม่นยำสูง

#### ขา15 P-UVLO (Programmable supply under voltage threshold)

จะแบ่งแรงดันระหว่างขา 19 และ 15 กับ ground และจะทำการเปรียบเทียบภายในคิ้วซึ่งมากกว่าค่า ของส่วน (รูปที่ 4.17) จะใช้ R<sub>H</sub> และ R<sub>L</sub> แบ่งแรงดัน ซึ่งสามารถจะเปลี่ยนค่า threshold ได้ R<sub>L</sub> เป็นตัวกำหนด turn on threshold เป็นตัวกำหนด ในการออกแบบ จะได้ supply threshold (รูปที่4.17) ซึ่งเป็นค่าตัวอย่าง ใช้ในการออกแบบในการแบ่งแรงดัน คือ R<sub>1</sub>=394 kΩ, R<sub>2</sub>=88 kΩ และ R<sub>3</sub> = 58 kΩ อย่างไรก็ตาม ในรูปที่ 4.17 ก./ข. จะใช้เป็นแนวทางในการกำหนดค่า R<sub>H</sub>, R<sub>L</sub>

#### ขา16 SYNC (In /Out synchronization) Only for L4981A

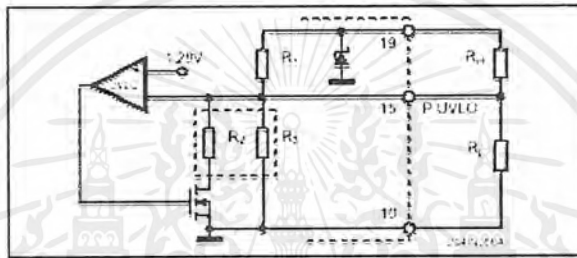
จะเป็นการทำ Synchronizes ด้วยวงจร (รูปที่ 4.18 ก.) เมื่อเป็นการออกแบบให้

Synchronizes กันภายนอกที่สัญญาณพิกาโดยต้องเพียงพอกับสถานะนี้ด้วย คือขนาดของสัญญาณ เอกสารเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

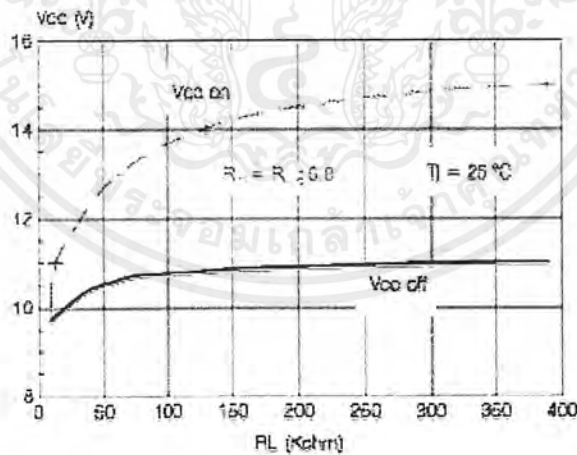
จะต้องมากกว่าค่าที่ออกแบบโดยค่า R-C Constant เล็กน้อยและความกว้างของพัลส์ต้องมากกว่า 800 nsec

ถ้าออกแบบ Synchronizes ด้วยวงจรอื่น สัญญาณจะถูกเลื่อนโดยขาที่เป็นพัลส์ ที่ 4.6 โวลต์ และช่วงเวลาของพัลส์จะเท่ากับช่วงที่ Sawtooth full-time

ลักษณะของการ Modulation ความถี่ (รูปที่ 4.18 ข.) ที่ขาจะต้องต่อผ่าน  $R_{tm}$  จาก Rectifier ซึ่งจะยอมให้เกิดการเปลี่ยนแปลงเคลื่อนที่และ  $C_{osc}$  จะชาร์จและคาย กระแสซึ่งจะเป็นตัวกำหนด ความชันของ ramp ของ OSC peak ( $V_{ipk}$ ) ผลรวมของความถี่ที่เปลี่ยนแปลง



รูปที่ 4.17 Programmable Under Voltage Lockout Thresholds

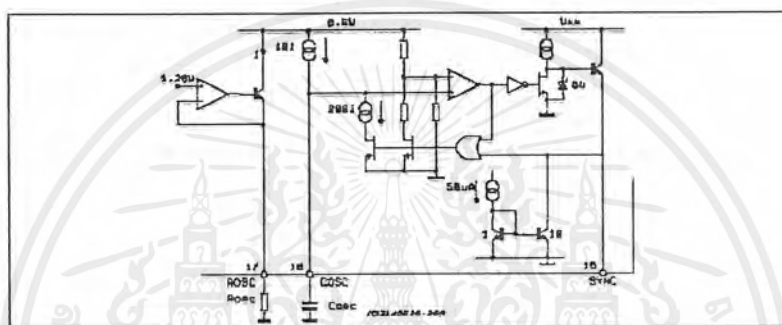


รูปที่ 4.17 (ก)  $V_{cc(on)}$  and  $V_{cc(off)}$

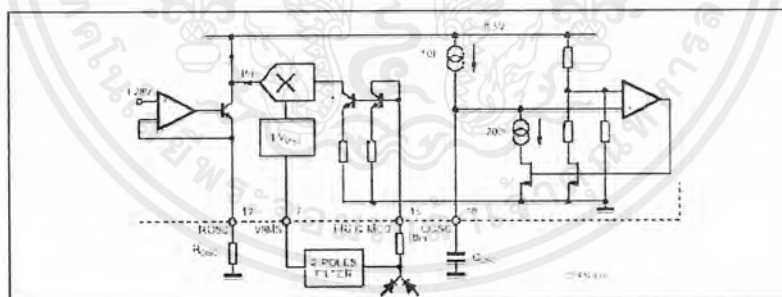
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{CC\ ON}$	$V_{CC\ OFF}$	RH	RL
11V	10V	82k $\Omega$	12k $\Omega$
12V	10.1V	220k $\Omega$	33k $\Omega$
13V	10.5V	430k $\Omega$	62k $\Omega$
14V	10.8V	909k $\Omega$	133k $\Omega$
14.5V	10.9V	1.36M $\Omega$	200k $\Omega$
15V	11V	2.7M $\Omega$	390k $\Omega$

รูปที่ 4.17 (ข) ช่วงค่า RH และ RL ที่ช่วง Vcc on และ Vcc off ช่วงต่างๆ

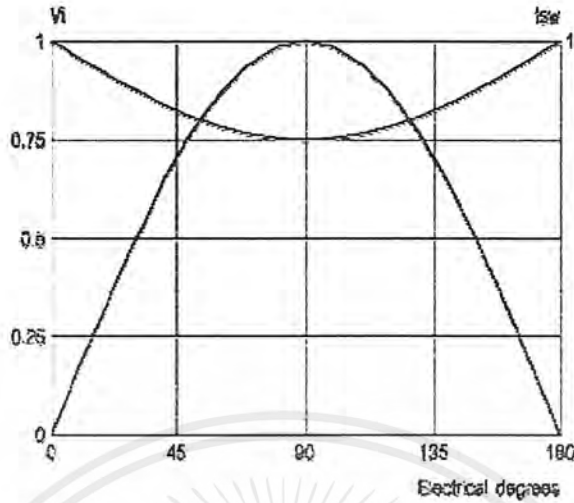


รูปที่ 4.18 (ก) การต่อใช้งานที่ขา 12



รูปที่ 4.18 (ข) การ modulation ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 (ค) กราฟมุมระหว่าง  $V_i$  และ  $f_{sw}$

$$\frac{\Delta f_{sw}}{f_{sw}} = K \frac{V_{IPK} \cdot R_{osc}}{V_{RMS} \cdot R_{fm}}$$

เมื่อ

$R_{fm}$  คือ Programming current resistance

$K$  คือ ค่าคงที่ ค่า = 0.1157

ขา 17 ROSC (Oscillator resistor)

ขา 17 นี้จะต่อตัวต้านทานที่ต่อภายนอกกับ Ground โดยมีการเก็บและคายค่าประจุกระแส ที่ขา 18 จะมีแรงจากคาปาซิเตอร์ (Cosc) โดยเทียบกับแรงดันที่ขา 17 คือ 1.28 V (ดูรูปที่ 4.18 ก./ข.)

โดยสามารถคำนวณค่า Charge กระแส ( $I_c$ ) ดังนี้

$$I_c = 10 \cdot \frac{1.28V}{R_{osc}}$$

และกระแส Discharge ( $I_d$ ) ดังนี้

$$I_d = 200 \cdot \frac{1.28V}{R_{osc}}$$

โดยมีค่ากระแส Discharge ( $I_d$ ) ค่าสูงสุดเท่ากับ 12 mA นั้นหมายความว่าตัวต้านทานค่าต่ำสุดมีค่าเท่ากับ 22 k $\Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

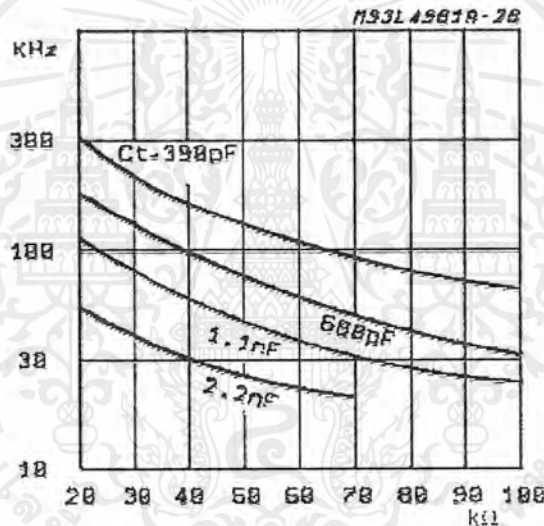
### ขา 18 COSC (Oscillator capacitor)

ขานี้จะต่อคาปาซิเตอร์(รูปที่ 4.18 ก./ข.) ต่อระหว่างขาและGround เพื่อกำหนดช่วง Full time และ rise time ของ Sawtooth OSC ตามที่กำหนดความสัมพันธ์ที่ขา 17 ซึ่งสามารถหาคาบเวลาได้ดังนี้

$$T = t_r + t_f = V_{sp} \cdot C_{osc} \frac{1}{I_C} + \frac{1}{I_d}$$

และความถี่สวิทซ์คือ

$$f_{sw} = \frac{1}{T} \cdot \frac{2.44}{R_{osc} \cdot C_{osc}}$$



รูปที่ 4.19 Oscillator Diagram

### ขา 19 VCC (Supply voltage input)

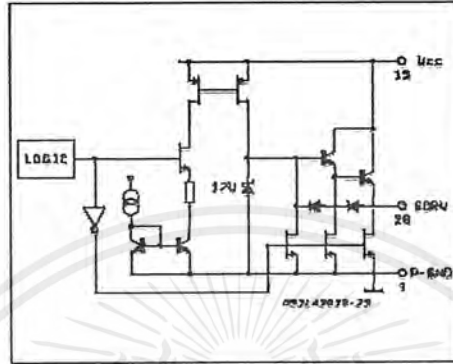
ก่อนการ Turn on threshold ค่ากระแสจะมีค่าต่ำมากเมื่อวงจรอยู่ในสถานะ Under Voltage ด้วย Hysteresis ที่ 5.5 V และแรงดันภายในเป็น 25 V ซึ่งแน่นอนว่า IC จะทำงานอยู่ในช่วงที่ปลอดภัย

### ขา 20 GDRV (Gate driver output)

ขานี้จะมีแรงดันภายในถึง 15 V (รูปที่ 4.20) เพื่อหลีกเลี่ยงปัญหาเกี่ยวกับ Gate Oxide Output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ Drive ปกติจะต่ออยู่กับขา gate ของอุปกรณ์ Power โดยผ่านค่าความต้านทานค่าประมาณ 5-50 โอห์ม เพื่อป้องกัน Overshoot และการ Control  $\frac{di}{dt}$  ของสวิตช์

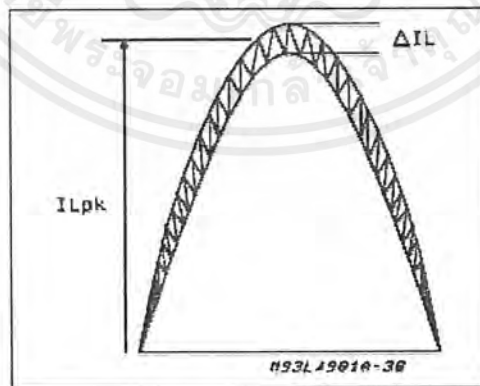


รูปที่ 4.20 วงจรภายใน ในส่วนของ Gate driver output

### 4.3 การออกแบบในภาค กำลัง

#### Booster Inductor

ในการออกแบบ Boost Inductor นั้นนำไปสู่ความสัมพันธ์ที่เกี่ยวกับพารามิเตอร์ซึ่งทำให้เกิดความแตกต่างโดยกำหนดจากพารามิเตอร์นั้นๆ



รูปที่ 4.21 พลังงานสะสมใน Boost Inductor ในแต่ละช่วง Switching cycle

ในการทำงานในโหมดต่อเนื่องนั้น พลังงานสะสมใน Boost Inductor ในแต่ละช่วง Switching cycle โดยจะไม่สมบรูณ์เนื่องจากการถ่ายเทของเอาท์พุท(bulk) คาปาซิเตอร์ ในการสะสม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พลังงานขนาดเล็กๆของวงจรแม่เหล็ก ซึ่งมันจะลดตามกระแสอินพุทริบเปิ้ล โดยมีค่าน้อยๆและจะลดลงตามขนาดของตัวกรองอินพุท(Input Filter) จากรูปที่ 4.21

โดยพลังงานจะถ่ายเทจาก Boost Inductor ไปสู่ Bulk Capacitor ในรอบแต่ละรอบ มีสมการดังนี้

$$E_{cycle} = \frac{1}{2}L \cdot (I_{LP}^2 \pm I_{LV}^2) = L \cdot I_{Lt} \cdot \Delta I_L$$

เพราะว่าค่ากระแส( $i_L$ )จะเกิดขึ้นในช่วงพริบตาเดียวซึ่งจะเกิดขึ้นในลักษณะเดียวกับค่ากระแสเฉลี่ยของ Inductor ในหนึ่งรอบ

$$I_{Lpk} = \sqrt{2} \cdot I_{Lrms}$$

$$I_{rms} = I_{Lrms} = \frac{P_I}{V_{Irms}}$$

$$P_I = \frac{P_O}{\eta}$$

เมื่อ

#### Input Bridge

Diode Bridge input จะออกแบบแบบ slow recovery ซึ่งราคาจะต่ำ ซึ่งในการพิจารณาในการเลือกอุปกรณ์จะต้องพิจารณาค่ากระแสและอุณหภูมิ

#### Input Capacitor

ตัวคาปาซิเตอร์อินพุทจะเป็นตัวช่วย โดยบังคับแรงดันริบเปิ้ล ระหว่างช่วง Turn on ของ mosfet

โดยค่าแรงดันริบเปิ้ลสูงสุดที่ความถี่สูงสุดสามารถหาค่าคาปาซิเตอร์ที่อินพุทได้ดังนี้

$$C_{in} = Kr \frac{I_{rms}}{2\pi \cdot f_{sw} \cdot r \cdot V_{Irms}}$$

เมื่อ Kr คือ ค่าสปส.ของกระแสริบเปิ้ล

$$r = 0.02-0.08$$

โดยที่ Cin ค่า max จะเป็นตัวกำหนดในการเบี่ยงเบนของกระแสได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Output Bulk Capacitor

ในการเลือก  $C_o$  จะขึ้นอยู่กับพารามิเตอร์หลายอย่างที่เกี่ยวข้อ ซึ่งจะมีผลกระทบต่อคุณสมบัติของ filter

แรงดัน DC output และ Overvoltage กำลังด้านเอาต์พุต และแรงดันริปเปิ้ลเป็นพารามิเตอร์อันดับแรกในการพิจารณา เมื่อ ค่า Ripple RMS Current ของคาปาซิเตอร์  $I_{C(2f)rms} = \frac{I_o}{\sqrt{2}}$  ดังนั้น  $\Delta V_o$  จะเท่ากับ

$$\Delta V_o = I_o \cdot \sqrt{\frac{1}{(2\pi \cdot 2f \cdot C_o)} + (ESR)^2}$$

$$C_o = \frac{I_o}{2\pi \cdot 2f \cdot \Delta V_o}$$

$$= \frac{P_o}{2\pi \cdot 2f \cdot \Delta V_o \cdot V_o}$$

โดยปกติค่า ESR จะไม่มีผลกระทบต่อค่าพารามิเตอร์ของริปเปิ้ลแต่จะเกี่ยวข้องกันในเรื่องของการ rectifier และความถี่ของสวิตช์  
ค่า  $C_o$  สามารถหาได้จากค่าพลังงานดังนี้

$$C_o = \frac{2 \cdot P_o \cdot t_{HOLD}}{V_{O\_min}^2 \pm V_{OP\_min}^2}$$

### Power Switch

มอสเฟต เป็น Active switch ที่มีจุดเด่นในด้านความถี่โดยเราจะเลือกค่าตามแรงดัน boost ที่ใช้และการส่งกำลังซึ่งจะมีกำลังสูญเสียเกิดขึ้น 2 ส่วนในมอสเฟตคือ conduction losses และ Sw losses ซึ่งสามารถหาค่า power losses ได้ดังนี้

$$P_{on-MOS} = I_{Qrms}^2 R_{dson}$$

โดยแยกเป็น 2 ส่วนดังนี้

$$P_{capacitive} = 5 \cdot C_{oss} \cdot V_o^{1.5} + \frac{1}{2} C_{ext} \cdot V_o^2$$

$$P_{crossover} = V_o \cdot I_{rms} \cdot f_{sw} \cdot P_{rec}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งนี้ทั้งนั้นกำลังสูญเสียในส่วนของ Crossover สามารถโดยการใส่วงจร Snubber ได้

### Booster Diode

Booster Diode จะต้องเลือกให้สามารถที่จะทนแรงดันเอาท์พุทและกระแสได้ ยิ่งไปกว่านั้น จะต้องมีความเร็วเพื่อลดการสูญเสียของสวิตช์ (Switching losses)

โดยการสูญเสียของสวิตช์สามารถแบ่งออกเป็น 2 ลักษณะ คือ Conduction losses และ switching losses

โดย Conduction losses สามารถประมาณได้ดังนี้

$$P_{Con} = V_{to} \cdot I_D + R_d \cdot I_{Drms}^2$$

เมื่อ

$V_{to}$  = แรงดัน threshold

$R_d$  = Differential resistance

### Sense Resistor

Sense Resistor เป็นตัวผลิตสัญญาณกระแสย้อนกลับและวงจรป้องกันกระแสเกิน เพื่อเป็นบรรทัดฐานที่ง่าย เพราะฉะนั้นเราจึงเลือก  $R_{sense}$  ที่ดีและค่าต่ำสุดเพื่อที่จะ ไม่มีผลกับ noise ratio

### ตัวอย่างที่ใช้ปฏิบัติ

จุดมุ่งหมายของการออกแบบ วงจร PFC

1. แรงดันอินพุทอยู่ในย่าน  $V_{ims} = 88V-264V$
2. แรงดันเอาท์พุท = 400 V
3. กำลังทางด้านเอาท์พุท = 200 W
4. full load output ripple =  $\pm 8 V$
5. ค่าสูงสุดของ Over voltage = 50 V
6. ความถี่สวิตช์ = 120 kHz
7. กระแสรีปเปิ้ลที่ความเหนี่ยวนำสูงสุด = 35% ของ  $I_{Lrms}$
8. ประสิทธิภาพต่ำสุด (ที่  $V_o$  ต่ำสุด) = 90%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการเลือกวัสดุที่ใช้ควรเลือกให้สอดคล้องกับอุปกรณ์ซึ่งจะมีความสำคัญมากซึ่งจะแสดงรายละเอียดและตัวอย่างดังนี้

### Power Mosfet

มอสเฟต จะต้องทนแรงดันได้ต่ำสุด ที่ 500 V ( $V_{DSS} + V_O + V_{OUT} + \Delta V_{OUT} + V_{Marg}$ ) ซึ่งการสูญเสียจะมีความสัมพันธ์กับ  $R_{dson}$  ซึ่งจะเป็นพารามิเตอร์ที่สำคัญมากโดยค่าการสูญเสียสูงสุดเมื่อทำงานที่ค่า  $V_O$  ต่ำสุดแสดงได้ดังนี้

$$\begin{aligned} P_{on-MOS\ max} &= I_{Qrms\ max}^2 \cdot R_{on} \\ &= 2.15 \cdot 0.8 \\ &= 3.7\ W \end{aligned}$$

และค่า Switching losses สามารถจะประมาณได้โดย

$$P_{crossover} = t_{cr} \cdot V_O \cdot f_{sw} \cdot I_{rms}$$

ซึ่งค่าของ Boost diode recovery จะมีผลกับการทำงานและเพื่อให้ง่ายต่อการคำนวณ เราจะใช้ค่ากระแส 2 ช่วงเวลา (ที่ turn-on) ซึ่งจะได้ค่า 1.5 เท่าของค่าจริง

$$\begin{aligned} P_{crossover} &= 1.5 \cdot 40ns \cdot 400v \cdot 100kHz \cdot 2.53A \\ &= 6\ W \end{aligned}$$

และค่า Capacitive losses ที่ช่วง turn-on จะเป็น

$$\begin{aligned} P_{capacitive} &= 5 \cdot C_{oss} \cdot V_O^{1.5} + \frac{1}{2} C_{ext} \cdot V_O^2 \cdot f_{sw} \\ &= 4\ W \end{aligned}$$

สามารถลดการสูญเสียของสวิตช์โดยใช้ Snubber (RCD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Boost Diode

การทำงานในโหมดต่อเนื่องนั้น ช่วงเวลา Turn-on ของมอสเฟต Boost diode จะมีช่วงคืนตัวน้อยจึงต้องเลือกใช้ไดโอดที่มีเวลาคืนตัวเร็ว โดยต้องสอดคล้องกับพารามิเตอร์ดังนี้ด้วย

ค่าพลังงานสูญเสียซึ่งเป็นค่าส่วนใหญ่ของ Conduction losses

$$\begin{aligned} P_D &= V_{to} \cdot I_O + R_d \cdot I_{drms}^2 \\ &= 1.15V \cdot 0.5A + 0.07\Omega \cdot 1.28A^2 \\ &= 0.7 \text{ W} \end{aligned}$$

เมื่อ

$V_{to}$  และ  $R_d$  เป็นพารามิเตอร์ของไดโอด

### Booster inductor

ในการออกแบบตัวเหนี่ยวนำ(L) จะต้องคำนึงถึงค่ากระแสรีเปิ้ล ซึ่งจะทำได้ค่าตัวเหนี่ยวนำต่ำสุด( $L_{min}$ )

### Output Filter Capacitor

ค่า Output Filter Capacitor เราจะกำหนดโดยดูจาก  $\Delta V_o$

### Input Filter Capacitor

โดยจะเลือก Input Filter Capacitor ที่ทำให้ค่ารีเปิ้ลที่ความถี่สูงมีความเรียบขึ้นซึ่งจะทำให้วงจรทำงานได้ดีขึ้น

### Sense Resistor

จะใช้ตัวต้านทานต่อขนานกัน 3 ตัว ( $0.22\Omega$ ) เพื่อให้ได้ผลรวม  $R_s = 73 \text{ m}\Omega$  ซึ่งจะทำให้สัญญาณของระบบดีขึ้นเมื่อเกิดกำลังงานสูญเสียสูงสุด

$$\begin{aligned} P_{RS} &= R_s (I_{Lrms}^2 + I_{Lhfrms}^2) \\ &= 0.46 \text{ W} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Supply Circuit

เราใช้วงจร Regulate จ่ายไฟกระแสตรง 18 Vdc โดยตรงให้ ไอซี โดยป้อนเข้าที่ขา 19 ของ ไอซี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### การออกแบบ และ สร้างวงจร PFC

#### 5.1 บทนำ

ในบทนี้จะนำเสนอการออกแบบการคำนวณวงจร PFC โดยละเอียด โดยอธิบายการคำนวณในแต่ละอุปกรณ์ของวงจร ซึ่งประกอบด้วยรายละเอียดหลักๆ 2 ส่วนคือ ส่วนกำลังและส่วนควบคุม และจะแสดงวงจรโดยรวมในตอนท้ายของบท

#### 5.2 การออกแบบวงจรกำลัง

พิกัดของวงจรที่จะสร้างขึ้นคือ

- ศักย์ไฟฟ้าที่ทางเข้า  $V_I = 88 \text{ Vac}$  ถึง  $264 \text{ Vac}$  50 Hz
- กำลังไฟฟ้าที่ทางออก  $P_{out} = 500 \text{ W}$
- ศักย์ไฟฟ้าที่ทางออก  $V_{out} = 400 \text{ Vdc}$
- ความถี่ที่ใช้งาน  $f_{sw} = 80 \text{ kHz}$
- ค่ากระแสกระเพื่อม  $\Delta I_L = 23 \%$
- ค่าแรงดันกระเพื่อมที่โหลดเต็มพิกัด  $\Delta V_{ripple} = \pm 8 \%$

ส่วนประกอบในภาค กำลัง

#### Input Diode Bridge

Input Diode Bridge, D1. สามารถใช้กับชนิด Slow recovery โดยใช้ค่าสูงสุดของแรงดัน Reverse breakdown, ค่าเฉลี่ยสูงสุดของกระแส forward, ค่าสูงสุดของกระแสกระชากและอุณหภูมิเป็นเกณฑ์ในการพิจารณา

Maximum peak reverse voltage

$$\begin{aligned}V_{prv} &= V_{1rms(max)} (\sqrt{2}) (1.2) (\text{safety margin}) \\ &= (246\text{V}) (\sqrt{2}) (1.2) = 448 \text{ V}\end{aligned}$$

เลือกใช้ พิกัด 600 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Maximum forward average current

$$I_{rms(max)} = \frac{P_{out}}{(V_{rms(min)}) (\eta)} = \frac{500}{(88)(0.9)} = 6.31 \text{ A}$$

$$I_{fave} = \frac{I_{rms(max)} \sqrt{2}}{\pi} = \frac{(6.31)(\sqrt{2})}{\pi} = 2.84 \text{ A}$$

อุณหภูมิจะพิจารณาจากกระแส  $I_{fave}$  โดยจะใช้ค่าที่มีค่ามากกว่าค่าที่คำนวณเพื่อนำไปพิจารณาหา heat sink ต่อไป

Maximum Surge Current

คือกระแสคอนเริ่มสตาร์ท โดยกำหนดจากขนาดของคาปาซิเตอร์ตัวที่ใหญ่ที่สุด C6 ที่ Output

Input Fuse

Input Fuse, F1, ควรเปิดในระหว่างที่กระแสมีค่าเกินพิกัด โดยพิจารณาจากค่ากระแสต่อเนื่องสูงสุด(6.3 Arms) ที่แรงดันต่ำสุด (88 V)  
เลือกฟิวส์ขนาด 10 A 250 VAC

Input Filter Capacitor

คาปาซิเตอร์ที่ใช้กรองด้านอินพุท, C3, จะอยู่ระหว่างไดโอดบริดจ์ด้านอินพุท โดยมีสมการ  
-> ด้านคำนวณดังนี้

$$C_{in} > Kr \left( \frac{I_{rms}}{2\pi(f_{sw})(\gamma)(V_{rms(min)})} \right)$$

$$= 0.25 \left( \frac{6.31}{2 \cdot \pi \cdot 80k \cdot 0.06 \cdot 88} \right) = 0.59 \mu F$$

เมื่อ : Kr คือ สปส.ของกระแสกระเพื่อม เมื่อ  $\gamma = 0.02 - 0.08$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือก ค่า  $0.68 \mu\text{F}$

### Output Capacitor

• โดยต้องพิจารณาถึงค่าของแรงดันเอาต์พุตที่ริปเปิ้ล โดยกำหนดที่  $\Delta V_{\text{ripple}} = \pm 8 \text{ V}$

$$\begin{aligned} C_{\text{out}} &= \frac{P_{\text{OUT}}}{2\pi \cdot 2f \cdot \Delta V_O \cdot V_O} \\ &= \frac{500}{2\pi \cdot 120 \cdot 8 \cdot 400} \\ &= 207 \mu\text{F} \end{aligned}$$

เลือก ค่าคาปาซิเตอร์ค่า  $330 \mu\text{F}$

โดยที่คาปาซิเตอร์ทางด้านเอาต์พุตต้องพิจารณาถึงพิกัดแรงดัน  $V_{\text{CAP}}$  ด้วย

$$\begin{aligned} V_{\text{CAP}} &> V_{\text{OUT}} + \Delta V_{\text{RIPPLE}} + V_{\text{MARGIN}} \\ &= 400 + 8 + 40 = 448 \text{ V} \end{aligned}$$

เลือกพิกัดแรงดันของคาปาซิเตอร์ที่เอาต์พุตเท่ากับ  $450 \text{ V}$

∴ เลือกคาปาซิเตอร์ทางด้านเอาต์พุตค่า  $207 \mu\text{F}$   $450 \text{ VDC}$

### Power Mosfet

Power Mosfet, Q1. โดยจะใช้ทำงานเป็นสวิตช์ความถี่สูง โดยสามารถรับได้โดยตรงจากการควบคุม

#### ← Voltage Rating

$$\begin{aligned} B_{\text{VDSS}} &> V_{\text{OUT}} + \Delta V_{\text{RIPPLE}} + V_{\text{MARGIN}} \\ &= 400 + 8 + 40 \\ &= 448 \text{ V} \end{aligned}$$

เลือกพิกัดแรงดันของเพาเวอร์มอสเฟตที่ค่า  $500 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Power Rating

พารามิเตอร์หลักๆที่จะพิจารณาคือ  $R_{DS(on)}$  และ คุณสมบัติของอุณหภูมิจากการสูญเสียหลักคืออยู่ที่ การสูญเสียของสวิตชิง โดยที่สามารถแยกการสูญเสียเป็น 2 ส่วนใหญ่ๆคือ

1. Capacitive losses
2. Crossover losses

โดยการสูญเสียทั้ง 2 อย่าง นั้นขึ้นอยู่กับค่าของ กระแส  $\frac{di}{dt}$  ค่าสูงสุด (ในสภาวะเปิด) ของการสูญเสียของเพาเวอร์มอสเฟตสามารถคำนวณได้ดังนี้

$$\begin{aligned}
 I_{QRMS(MAX)} &= \frac{P_{OUT}}{\eta \cdot \sqrt{2} \cdot V_{IRMS(MIN)}} \cdot \sqrt{2 - \frac{16 \cdot \sqrt{2} \cdot V_{IRMS(MIN)}}{3\pi \cdot V_{OUT}}} \\
 &= \frac{500}{0.9 \cdot \sqrt{2} \cdot 88} \cdot \sqrt{2 - \frac{16 \cdot \sqrt{2} \cdot 88}{3\pi \cdot 400}} \\
 &= 5.42 \text{ A} \\
 P_{onMAX} &= I_{QRMS}^2 \max \cdot R_{DS(on)} \max \\
 &= 5.42^2 \cdot 0.54 \\
 &= 15.86 \text{ W}
 \end{aligned}$$

เมื่อ  $R_{DS(on)}$  มีค่าเท่ากับ 0.54 ที่อุณหภูมิ 100 องศาเซลเซียส

$$\begin{aligned}
 P_{Capacitive} &= 5 \cdot C_{OSS} \cdot V_{OUT}^{1.5} + \frac{1}{2} \cdot C_{EXT} \cdot V_{OUT}^2 \cdot f_{SW} \\
 &= 5 \cdot 650 \cdot 10^{-12} \cdot 400^{1.5} + \frac{1}{2} \cdot 100 \cdot 10^{-12} \cdot 400^2 \cdot 80 \cdot 10^3 \\
 &= 2.7 \text{ W}
 \end{aligned}$$

$$\begin{aligned}
 \text{เมื่อ } C_{OSS} &= 650 \text{ pF} \\
 C_{EXT} &= 100 \text{ pF}
 \end{aligned}$$

$$\begin{aligned}
 P_{CROSSOVER} &= V_{OUT} \cdot I_{QRMS} \cdot f_{SW} \cdot t_{CR} + P_{REC} \\
 &= 400 \cdot 5.42 \cdot 80k \cdot 40ns + 1.5 \\
 &= 8.43 \text{ W}
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $t_{CR}$  คือ Cross Over Time

$P_{REC}$  คือ Boost Diode Recovery Power Losses

ชุดป้องกันมอสเฟตใช้ RCD Snubber ซึ่งมีการคำนวณดังนี้

$$\begin{aligned} C_{11} &= \frac{I_{Q1pk} \cdot t_{rise}}{\Delta V_{OUT}} \\ &= \frac{8.92 \cdot 40ns}{400} \\ &= 892 \text{ pF} \end{aligned}$$

เลือกคาปาซิเตอร์ของวงจร Snubber,  $C_{11}$  ค่า 820 pF 1000 VDC

โดยมี ค่าความต้านทาน R23-24 เป็นตัวสลายพลังงานที่สะสมอยู่ใน Snubber Capacitor ในช่วงทำงานของเพาเวอร์มอสเฟตโดยที่ค่าคาปาซิเตอร์ควรจะมีการคายประจุได้อย่างเต็มที่ระหว่างช่วงของลูกคลื่นสวิตช์ โดยที่

$$\begin{aligned} R &\leq \frac{1}{10} \cdot \frac{1}{f_{SW} \cdot C_{11}} \\ &= \frac{1}{10 \cdot 80k \cdot 820 \rho F} \\ &= 1524 \ \Omega \end{aligned}$$

โดยที่สามารถหาค่ากำลังในการสลายพลังงานในตัวความต้านทาน ซึ่งคำนวณได้ดังนี้

$$\begin{aligned} P_{diss} &= \frac{1}{2} \cdot C_{11} \cdot V_{OUT}^2 \cdot f_{SW} \\ &= \frac{1}{2} \cdot 820 \rho F \cdot 400^2 \cdot 80k \\ &= 5.25 \text{ W} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลือกตัวความต้านทาน R23-24 ค่า  $1k \Omega$  3 W

### Boost Diode

เกณฑ์ในการเลือก Boost Diode, D2 ต้องคำนึงถึงค่า Repetitive Peak Reverse Breakdown Voltage ( $V_{Rrms}$ ), ค่าเฉลี่ยของกระแส forward ( $I_{fave}$ ) Reverse Recovery time ( $t_r$ ) และอุณหภูมิ

### Voltage Rating

$$\begin{aligned} V_{Rrms} &> V_{OUT} + \Delta V_{ripple} + V_{margin} \\ &= 400 + 8 + 40 \\ &= 448 \text{ V} \end{aligned}$$

เลือกที่พิกัดแรงดัน 500 V

### Current Rating

ค่ากำลังสูญเสียใน Boost Diode จะเกิดจากการสูญเสียในการสับสวิตช์ (Switching losses) โดยที่ Switching losses จะเกี่ยวกับค่า Recovery Time ( $t_r$ ) และแรงดันเอาต์พุต ( $V_{OUT}$ )

$$I_{OUT} = \frac{P_{OUT}}{V_{OUT}} = \frac{500}{400} = 1.25 \text{ A}$$

$$\begin{aligned} I_{Drms} &= \frac{P_{in}}{\sqrt{2} \cdot V_{inrms(min)}} \cdot \sqrt{\frac{16 \cdot \sqrt{2} \cdot V_{inrms(min)}}{3 \cdot \pi \cdot V_{OUT}}} \\ &= 3.24 \text{ A} \end{aligned}$$

$$\begin{aligned} P_{Cond} &= V_{to} \cdot I_{OUT} + I_{Drms}^2 \cdot R_D \\ &= 1.15 \cdot 1.25 + 3.24^2 \cdot 0.043 \\ &= 1.89 \text{ W} \end{aligned}$$

เมื่อ  $V_{to} = 1.15 \text{ V}$

$R_D = 0.043 \Omega$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Boost Inductor

Boost Inductor,  $T1$ , สามารถออกแบบโดยการเริ่มจากการหาค่าความเหนี่ยวนำต่ำสุด ( $L_{MIN}$ ) โดยจำกัดด้วยกระแสกระเพื่อม (Current Ripple), ต่อมาก็หาจำนวนรอบ (N), ความยาวของช่องอากาศ (Air Gap) ของแกนเฟอร์ไรท์, ขนาดและชนิดของขนาดกำลังและสุดท้ายหาขนาดและชนิดของขดลวด

ในโหมดต่อเนื่องนั้นจะเป็นค่าใกล้เคียง โดยจะมีค่าแฟคเตอร์ของกระแสริปเปิ้ล ( $Kr$ ) เข้ามาเกี่ยวข้อง โดยจะกำหนดอยู่ในช่วง 10% - 35% จากออกแบบค่าสูงสุดของกระแสริปเปิ้ลจะเกิดขึ้นเมื่อแรงดันอินพุตมีค่าเท่ากับ  $\frac{V_{OUT}}{2}$

$$\begin{aligned} \Delta I_{Lmax} &= \frac{V_{OUT}}{4 \cdot f_{sw} \cdot L} \\ &= \frac{400}{4 \cdot 80k \cdot 0.5mH} \\ &= 2.5 \text{ A} \\ \text{Occurs at } V_{inpk} &= \frac{V_{out}}{2} = 200 \text{ V}; \quad V_{inrms} = 141 \text{ V} \\ \Delta I_L &= \frac{V_{inpk} (V_{out} - V_{inpk})}{V_{out} \cdot f_{sw} \cdot L} \\ Kr &= \frac{\Delta I_L}{2 \cdot I_{Lpk}}; \quad I_{Lpk} = \sqrt{2} \cdot I_{Lrms} = \frac{\sqrt{2} \cdot P_{in}}{V_{inrms}} \end{aligned}$$

โดยที่ค่าความเหนี่ยวนำต่ำสุดสามารถคำนวณได้ดังนี้

$$\begin{aligned} L_{min} &= \frac{V_{out}}{4 \cdot f_{sw} \cdot \Delta I_{Lmax}} \\ &= \frac{400}{4 \cdot 80k \cdot 2.5} \\ &= 0.5 \text{ mH} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำนวนรอบสามารถคำนวณได้ดังนี้

$$\begin{aligned}
 N &= \frac{L \cdot I_{Lpk}}{A_{eff} \cdot B_{max}} \\
 &= \frac{0.5mH \cdot 8.92mA}{211 \cdot 10^{-6} m^2 \cdot 0.36T} \\
 &= 59 \text{ Turns}
 \end{aligned}$$

เมื่อ

$L$  คือ ค่าความเหนี่ยวนำที่คำนวณจากค่าจำกัดของกระแสรีเบิ้ล,  $\Delta I_L$

$I_{Lpk}$  คือ ค่ากระแสที่ทำงาน ณ แรงดันอินพุตต่ำสุด ที่ 88 V

$A_{eff}$  คือ พื้นที่หน้าตัดของแกนเหล็ก

$B_{max}$  คือ ความหนาแน่นสูงสุดของแกนเหล็ก

โดยช่วงว่างอากาศ จะหาได้โดยจากการเทียบตาราง AL.value vs. gap length( ดูได้จากภาคผนวกด้านหลัง) โดยต้องพิจารณาค่าความเหนี่ยวนำ จำนวนรอบและชนิดแกนเหล็ก ซึ่งจะได้ค่าช่วงว่างอากาศมีค่าเท่ากับ 2.8 mm ส่วนปริมาตรของแกนเหล็กขนาดต่ำสุดจะแปรเปลี่ยนไปตามสมการดังนี้

$$Volume \geq k \cdot L [I_{Lpk} \cdot (I_{Lpk} + \Delta I_L)]$$

เมื่อ  $k$  คือ พลังงานคงที่ซึ่งจะขึ้นอยู่กับอัตราส่วนของความยาว gap และความยาว Effective (leff)

$$\begin{aligned}
 k &= 11.5 \cdot \frac{l_{eff}}{l_{gap}} \\
 &= 11.5 \cdot \frac{11.4}{2.8} \\
 &= 468
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

∴ เราจะสามารถคำนวณหาค่าปริมาตรต่ำสุดของแกนเหล็กได้ดังนี้

$$\begin{aligned} Volume &\geq 468 \cdot 0.5mH[8.92(8.92 + 2.5)] \\ &= 23.8 \text{ cm}^3 \end{aligned}$$

เลือกแกน ETD 49 ซึ่งมีคุณสมบัติดังนี้

Effective Core Volume	24	cm <sup>3</sup>
Effective Magnetic Path Length	114	mm
Effective Core Area	211	mm <sup>2</sup>
Effective Cross Section Area	231	mm <sup>2</sup>
Winding Area Of Core	373	mm <sup>2</sup>

ขนาดและขดลวดที่ใช้ ต้องคำนึงถึงค่าสูงสุดของความสูญเสียทางขดลวด (Copper losses) จากการออกแบบเลือกขดลวดเบอร์ 30 AWG ตีเกลียว 30 รอบ

### 5.3 การออกแบบวงจรควบคุม

รายละเอียดของ IC เบอร์ L4981A และส่วนควบคุม

PIN 1 P-GND (Power Stage Ground)

ขานี้จะอยู่ระหว่างแหล่งจ่าย (Source) และเพาเวอร์มอสเฟต, Q1

PIN 2 IPK (Over Current Protect Input)

เป็นขาที่ป้องกันกระแสเกินอินพุต โดยมี ความต้านทาน R12 และ R13 ซึ่งสามารถคำนวณได้ดังนี้

$$\begin{aligned} I_{aux} &= \frac{V_{ref}}{R_{13}} \\ &= \frac{5.1}{5.1k} \\ &= 1 \text{ mA} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 R_{12} &= \frac{R_{sense} \cdot I_{peak}}{I_{aux}} \\
 &= \frac{0.033 \cdot 17}{0.001} \\
 &= 561 \ \Omega
 \end{aligned}$$

เลือก  $R_{12} = 562 \ \Omega$ ,  $R_{13} = 5.1 \ \text{k}\Omega$

โดยกำหนดให้  $I_{peak} = 17 \ \text{A}$  และ  $R_{sense} = 0.033 \ \Omega$

### PIN 3 OVP (Overvoltage Protection Input)

เป็นขาที่ใช้ป้องกันแรงดันเกิน โดยใช้วิธีการแบ่งแรงดัน โดยแบ่งแรงดันที่คาปาซิเตอร์, C6 และที่ตัวความต้านทาน R11, R21 และ R22 ซึ่งสามารถคำนวณได้ดังนี้

$$\begin{aligned}
 \frac{R_{21} + R_{22}}{R_{11}} &= \frac{V_{out} + \Delta V_{out}}{V_{ref}} - 1 \\
 \frac{909k + 909k}{21k} &= \frac{400 + 47}{5.1} - 1
 \end{aligned}$$

เมื่อ  $\Delta V_{out} = 47 \ \text{V}$

### PIN 4 IAC (AC Current Input)

โดยขานี้จะต่อผ่านตัวความต้านทาน R1 และ R2 ไป Rectifier แล้วไปจับ Multiplier ด้วยกระแส  $I_{IAC}$

$$\begin{aligned}
 I_{IAC}(88V) &= \frac{V_{inpk}}{R_1 + R_2} \\
 &= \frac{\sqrt{2} \cdot 88}{806k + 806k} \\
 &= 77 \ \mu A \\
 I_{IAC}(264V) &= \frac{\sqrt{2} \cdot 264}{806k + 806k} \\
 &= 231 \ \mu A
 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น  $I_{LAC}$  จะอยู่ระหว่างค่ากระแสที่ 77  $\mu A$  ถึง 231  $\mu A$  ซึ่งจะมีผลระหว่าง  $I_{LAC}$  กับกระแส Multiplier Output ซึ่งก็คือในส่วนของขา 8 (MULT OUT) นั่นเอง

#### PIN 5 CA-OUT (Current Amplifier Output)

กระแส Amplifier Output จะส่งสัญญาณไปเปรียบเทียบกับ PWM โดยมีการต่อกับ Loop Gain ซึ่งเป็นกระบวนการ Multiplier Output ของสัญญาณกระแสของตัวเหนี่ยวนำโดยต้องห้วงเรื่องปัญหาของการ Oscillation, การตกลงของค่าเหนี่ยวนำสูงสุด ( $V_{out}/L$ ) ซึ่งควรต่ำกว่า Slope ของ Oscillator ( $V_{SRP} \cdot f_{sw}$ ) โดยมีค่า Gain ของกระแส Amplifier ความถี่สูงซึ่งสามารถคำนวณได้ดังนี้

$$\begin{aligned} G_{ca} &= \frac{R_{15}}{R_{14}} + 1 \leq \frac{V_{srp} \cdot f_{sw} \cdot L}{V_{out} \cdot R_{sense}} \\ &= \frac{5 \cdot 80k \cdot 0.5m}{400 \cdot 0.033} \\ &= 15.15 \end{aligned}$$

เมื่อ

$V_{SRP}$  คือแรงดัน Oscillator Ramp Peak-Peak

$G_{CA}$  คือ ค่ากระแส Amplifier Gain

$R_{SENSE}$  คือการต่อขานานของตัวต้านทาน R30-R32

ดังนั้น ใช้  $R_{14} = R_{16} = 207 \text{ K}\Omega$  และ  $R_{15} = 36 \text{ K}\Omega$

การหาค่า Compensation capacitor,  $C_9$ , เพื่อใช้ในการพิจารณาจุดเปิดของ Gain กระแส, หาได้โดยอัตราส่วนของแรงดันระหว่างตัวต้านทานที่ใช้ ตรวจสอบกับกระแส Amplifier แรงดันเอาต์พุต โดยมีความถี่ Crossover ดังนี้

$$\begin{aligned} f_c &= \frac{f_{sw}}{2\pi} \\ &= \frac{80k}{2\pi} \\ &= 12.7 \text{ kHz} \end{aligned}$$

โดยค่า Phase Margin ที่ดีที่สุดที่ความถี่ศูนย์ (Zero frequency) ควรมีค่าประมาณ  $f_c/2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_z = \frac{f_{sw}}{4\pi}$$

$$= \frac{1}{2\pi \cdot C_9 \cdot R_{15}}$$

เมื่อ

$$C_9 = \frac{2}{R_{15} \cdot f_{sw}} = 692 \text{ pF}$$

เลือก ใช้ค่า 680 pF

PIN 6 LFF (Load Feed-Forward input)

ขานี้จะยอมให้มีการเปลี่ยนแปลงค่ากระแส Multiplier Output ตามการเปลี่ยนแปลงของ โหลดในระดับที่มีการแก้ไข โหลดในสภาวะเวลา Transient ซึ่งไม่ควรใช้ฟังก์ชันนี้ โดยขานี้ต้องต่อกับขา Vref

PIN 7 VRMS (Voltage input)

ในฟังก์ชันนี้จะเป็นประโยชน์มากสำหรับการใช้ที่หลากหลายอินพุตเข้า โดยจะไปชดเชยการเปลี่ยนแปลงที่เกี่ยวกับการเปลี่ยนแปลงของแรงดันอินพุต โดยขานี้จะต่อผ่านวงจรด้านนอก ไปถึงวงจร Rectifier ด้านอินพุตโดยที่การควบคุมได้เมื่อแรงดันที่คิดควรจะถูกควบคุม Vrms ในระดับแรงดัน 1.5 V ถึง 5.5 V

$$V_{rmspin7} = \left[ \frac{R_3}{R_3 + R_4 + R_5 + R_6} \right] V_{rms \text{ line}}$$

$$f_{pole1} = \frac{1}{(R_5 + R_6) \cdot C_2}$$

$$= 3.66 \text{ Hz}$$

$$f_{pole2} = \frac{1}{R_4 \cdot R_1} = 12.6 \text{ Hz}$$

เมื่อ

$$R_3 = 33 \text{ k}\Omega, R_4 = 360 \text{ k}\Omega, R_5 = R_6 = 620 \text{ k}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C1 = C2 = 220 \text{ nF}$$

ที่ 88  $V_{rms}$ ,  $V_{pin 7} = 1.78 \text{ V}_{rms}$

264  $V_{rms}$ ,  $V_{pin 7} = 5.33 \text{ V}_{rms}$

Gain ที่ 2f (100 Hz) = -80 dB

สำหรับการทำงานหลัก, โดยที่ขา 11 สามารถต่อตรงกับ  $V_{ref}$  (pin11) หรือ Ground และวงจร RC สามารถเอาออกได้ ถ้ามีการต่อลงดิน (ground) ค่า  $V_{rms}$  Multiplier input ที่ 1.5 V

#### PIN 8 MULT-OUT (Output Of The Multiplier)

ขา 8 จะช่วยให้กระแส  $I_{mult}$  ใช้ กำหนดครดดันอ้างอิง สำหรับกระแส Amplifier โดย ขา 8 จะต่อกับ R14 กับ R30-32 เมื่อค่ากระแสเหนี่ยวนำ (IL) ผลรวมของสัญญาณแรงดัน Error ที่กระแส Amplifier non inverting input

โดยมีสมการ Multiplier Output Current ดังนี้

$$\begin{aligned} I_{mult} &= 0.37 \cdot I_{AC} \cdot \frac{(V_{va-out} - 1.28V) \cdot (0.8 \cdot V_{Iff} - 1.28V)}{V_{rms}^2} \\ &= I_{IAC} \cdot \frac{(V_{va-out} - 1.28V)}{V_{rms}^2} \end{aligned}$$

เมื่อ

$V_{va-out}$  คือ ช่วง Error Amplifier Output Voltage

$V_{Iff} = V_{ref} = 5.1 \text{ V}$

$V_{rms}$  = แรงดันที่ขา 4

$I_{iac}$  = กระแสอินพุทที่ ขา 4

#### PIN 9 ISENSE (Current Amplifier Inverting Input)

ขา 9 คือกระแส Amplifier Inverting Input โดยจะต่ออยู่ภายนอกวงจรก็คือที่ CA-OUT (ขา 5) โดยให้  $R14 = R16 = 2.7k$  ซึ่งมีค่าเท่ากันเพราะมีระบบป้อนกลับค่า Impedance สูง

ความต้านทานที่ใช้ตรวจจับ (Sense) R30-32 มีค่าเท่ากับ  $0.033 \Omega$  โดยเลือกค่าต่ำสุดที่ทำให้เกิดกำลังสูญเสียเมื่อมีกระแสเหนี่ยวนำโดยรวมไหลผ่านตัวต้านทาน โดยควรจะมีค่ามากเพียงพอที่จะให้สัญญาณที่ผิดและมีอัตราส่วนของสัญญาณรบกวนถึงกระแส Amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN 10 SGND (Signal Ground)

ขานี้ควรต่อปิด โดยเทียบกับแรงดัน ที่ Filler (C7)

PIN 11 VREF (Voltage Reference)

ขานี้จะต่อ คาปาซิเตอร์ฟัลเตอร์ ค่า  $1\mu\text{F}$ , C7 เพื่อใช้เป็นแรงดันอ้างอิงที่  $5.1\text{ V}$  ซึ่งสามารถจ่ายได้ถึง  $10\text{ mA}$

PIN 12 SS (Soft Start)

ขานี้จะเป็นลักษณะของการหลีกเลี่ยงของค่ากระแสเกินพิกัดที่ผ่านตัวเพาเวอร์มอสเฟต ในช่วงที่มีแรงดัน Boost ซึ่งภายใน สวิตช์จะมีการคายประจุของคาปาซิเตอร์ด้านแรงดันเกินทางค่านเอาท์พุท (OVP) หรือ VCC Under voltage (UVLO) โดยที่ขานี้จะแสดงค่า Error Amplifier และช่วงเวลา Soft-Start ซึ่งสามารถคำนวณได้ดังนี้

$$\begin{aligned} t_{ss} &= C_{ss} \frac{V_{Va-out}}{I_{ss}} \\ &= 1\mu\text{F} \frac{5.1\text{V}}{100\mu\text{A}} \\ &= 51\text{ms} \end{aligned}$$

เมื่อ

$$C_{ss} = C8 = 1\text{mF}$$

$$V_{Va-out} = 5.1\text{ V (ค่าใช้งานของ Error Amplifier Voltage Swing)}$$

PIN 13 Vva-out (Error Amplifier Output)

ในระบบที่แน่นอนและมีเสถียรภาพ การเปรียบเทียบจะมีการออกแบบให้ Phase Margin ให้มีค่าเพียงพอ และระบบควรจะไม่กำหนดความถี่หลักของความถี่และแรงดันริบเบิลในระดับที่ควรหลีกเลี่ยงกระแส Distortion ซึ่งมีการชดเชยด้วย C10 ซึ่งสามารถคำนวณได้ดังนี้

$$\begin{aligned} C_{10} &> \frac{1}{4 \cdot \pi \cdot f_{mains} \cdot (R_9 + R_{10}) \cdot G_{ea}} \\ &= K_a \frac{\Delta V_{out}}{R_9 + R_{10}} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$R9 + R10$  คือตัวความต้านทาน divider จากส่วนป้อนกลับของเอาต์พุต

$G_{ea}$  คือ สัญญาณ gain ของ Error Amplifier

$\Delta V_{out}$  คือ ค่าสูงสุดของแรงดัน Output Ripple

$K_a = 1/60$  สำหรับ 60 Hz

$$C_{10} > \frac{1}{60} \cdot \frac{8}{824k} = 162 \text{ nF}$$

เลือกใช้ 220 nF

แรงดัน Open loop จะมี 2 ขั้วที่จุดศูนย์ (Origin) ซึ่งจะเกี่ยวกับปัญหาด้านความเสถียรภาพ นั้นจะสามารถหลีกเลี่ยงโดยเลื่อน ค่า Error Amplifier จากจุด Origin ไปใกล้กับ Crossover frequency โดยสามารถทำได้โดยการใส่  $R19$  ขนาน กับ  $C10$  โดยสามารถคำนวณ Crossover frequency ได้ดังนี้

$$\begin{aligned} f_c &= \sqrt{\left( \frac{P_{out}}{V_{out} \cdot \Delta V_{ea} \cdot 2\pi \cdot C_{out}} \right) \left( \frac{1}{2\pi \cdot (R_9 + R_{10}) \cdot C_{10}} \right)} \\ &= \sqrt{\left( \frac{500}{400 \cdot 3.82 \cdot 2\pi \cdot 330 \mu F} \right) \left( \frac{1}{2\pi \cdot 824k \cdot 220 nF} \right)} \\ &= 11.77 \text{ Hz} \end{aligned}$$

เลือกใช้ค่า  $R19 = 120 \text{ kW}$

#### PIN 14 VFEED (Error Amplifier Input)

ขานี้คือ Error Amplifier inverting input โดยการต่อแบ่งความต้านทาน ตรงแรงดัน Boost Output โดยค่าความต้านทาน divider สามารถคำนวณได้ดังนี้

$$\begin{aligned} \frac{R9 + R10}{R20} &= \frac{824k}{10.6k} \\ &= \frac{V_{out}}{V_{ref}} - 1 = \frac{400}{5.1} - 1 \end{aligned}$$

เลือกใช้  $R9 = R10 = 412 \text{ kW}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN 15 P-UVLO (Programmable Supply Under Voltage Threshold)

ขานี้ใช้ในการปรับแต่งค่า Turn - on และ Turn - off ของแหล่งจ่าย โดยมีค่าใช้งานอยู่ที่ Turn - on ที่ค่า 15.5 V และ Turn - off ที่ค่า 10 V

PIN 16 SYNC (IN/OUT Synchronization)

เป็นฟังก์ชัน ที่ยอมให้เกิด Synchronization ในโหมคของตัวหลักและตัวรอง ซึ่งจะเกี่ยวกับวงจรในระบบด้วย

PIN 17 ROSC (Oscillator Resistor)PIN 18 COSC (Oscillator Capacitor)

ขานี้จะใช้ Oscillator ความถี่ โดยมี R17 ต่อกับขา Ground และ C4 ต่อกับขา 18 ลง Ground ซึ่งจะสามารถคำนวณความถี่ที่ใช้ได้คือ

$$\begin{aligned}
 f_{sw} &= \frac{2.44}{R_{osc} \cdot C_{osc}} \\
 &= \frac{2.44}{30.1k \cdot 1n} \\
 &= 80 \text{ kHz}
 \end{aligned}$$

PIN 19 VCC (Supply Voltage Input)

โดยไอซีจะต้องจ่ายไฟเลี้ยงที่ค่ากระแสต่ำๆที่ 0.3 mA ในระหว่างเริ่มต้นค่า Turn-on ควรอยู่ที่ 15.5 V

PIN 20 GDRV (Gate Drive Output)

ค่าเอาต์พุตจากขานี้มีค่า 15 V ใช้ในการป้องกันขาเกตของ เพาเวอร์มอสเฟต โดยมี ค่าความต้านทาน, R18, ค่า 15  $\Omega$  ที่ต่ออนุกรมกับขาเกตของ เพาเวอร์มอสเฟตเพื่อหลีกเลี่ยงการ

Overshoot และจำกัดค่า  $\frac{di}{dt}$  ของสวิตช์



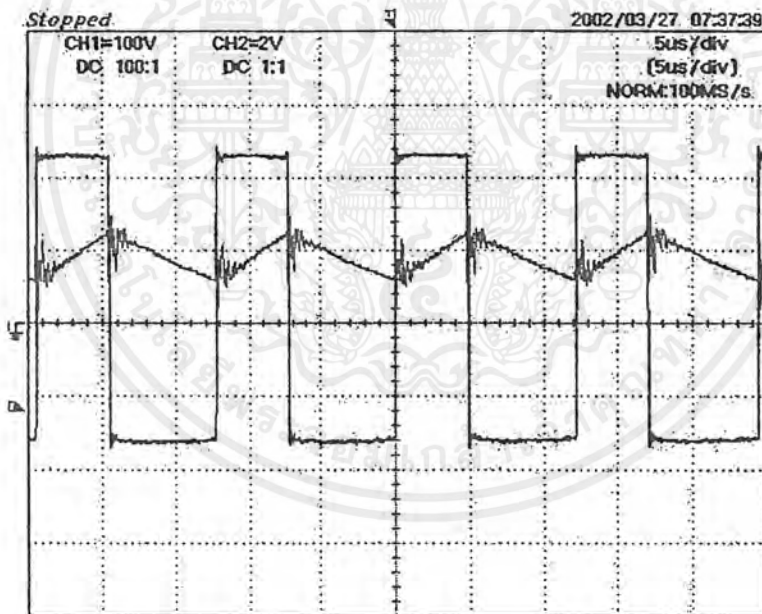
## บทที่ 6

### การทดลอง ผลการทดลอง และวิจารณ์การทดลอง

#### 6.1 บทนำ

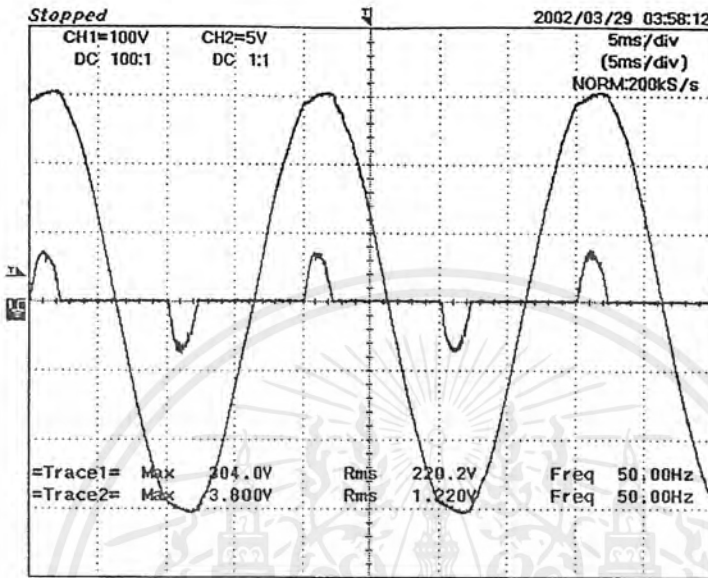
บทนี้จะแสดงถึงการทำงานของวงจร โดยแบ่งเป็น 2 กรณี คือการทำงานของคอนเวอร์เตอร์ Boost เพื่อให้ได้เพาเวอร์แฟคเตอร์ใกล้เคียง 1 และการทดสอบโดยรวมของวงจร PFC เมื่อนำมาเปรียบเทียบกับ SMPS วงจรที่ไม่ได้มีการแก้เพาเวอร์แฟคเตอร์

#### 6.2 การทดลองการทำงานของคอนเวอร์เตอร์ชนิด Boost

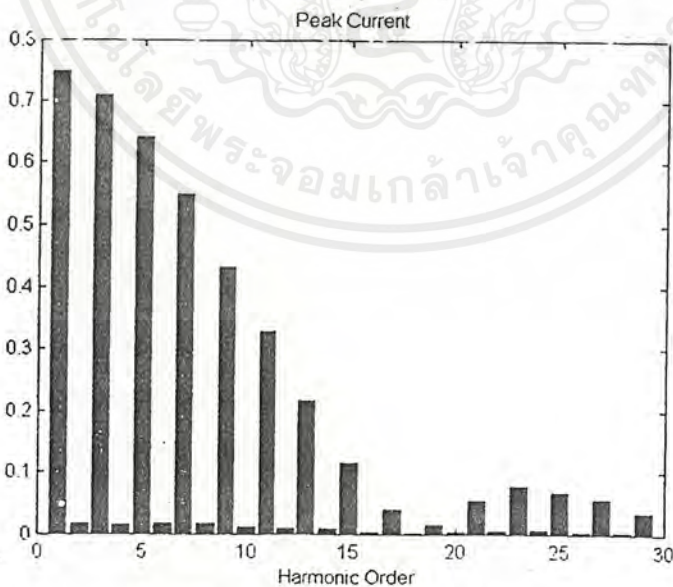


รูปที่ 6.1 รูปสัญญาณของสวิตช์คาไฟฟ้า  $v_{L1}$  และรูปสัญญาณกระแสไฟฟ้า  $i_{L1}$  ที่ความถี่ใช้งานของ Boost Converter

แสดงการเปรียบเทียบสัญญาณค้กคาคไฟฟ้า  $V_1$  และกระแสไฟฟ้า  $I_1$  ที่ทางเข้า และรูป Harmonic ของวงจร SMPS กับวงจร PFC ที่แรงค้ด้นไฟฟ้า 220 V



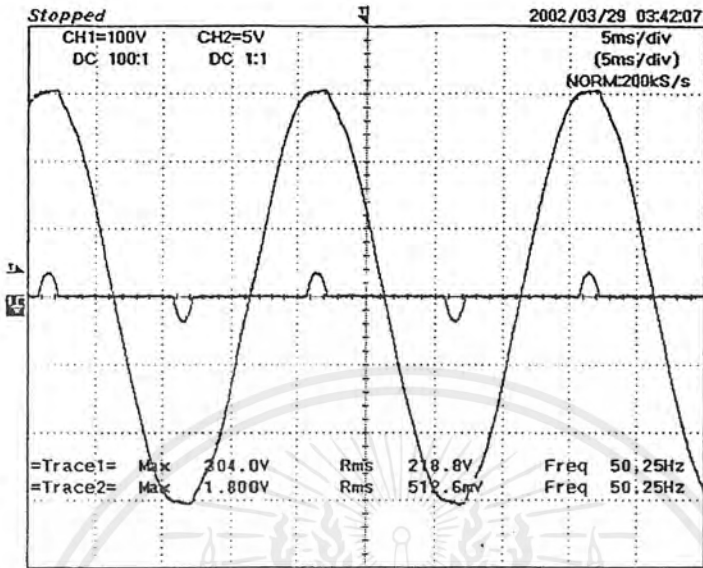
รูปที่ 6.2 รูปสัญญาณของค้กคาคไฟฟ้า  $V_1$  และรูปสัญญาณของกระแส  $I_1$  ที่ทางเข้าที่แรงค้ด้นไฟฟ้า 220 V ที่โหลด 100 W ของวงจร SMPS



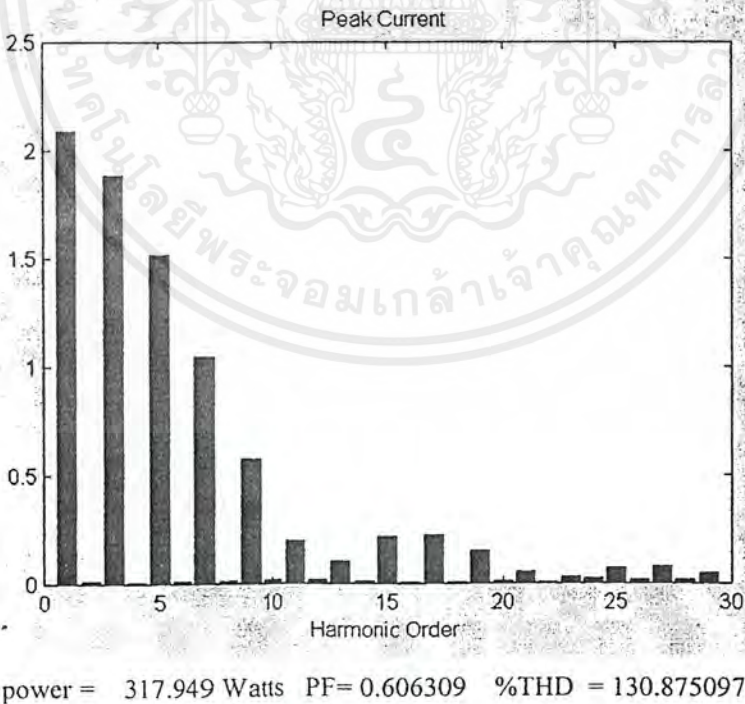
power = 14.328 Watts PF = 0.508972 %THD = 168.852456

รูปที่ 6.3 รูป Harmonic ที่แรงค้ด้นไฟฟ้า 220 V ที่กำลังไฟฟ้า 100 W ของวงจร SMPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

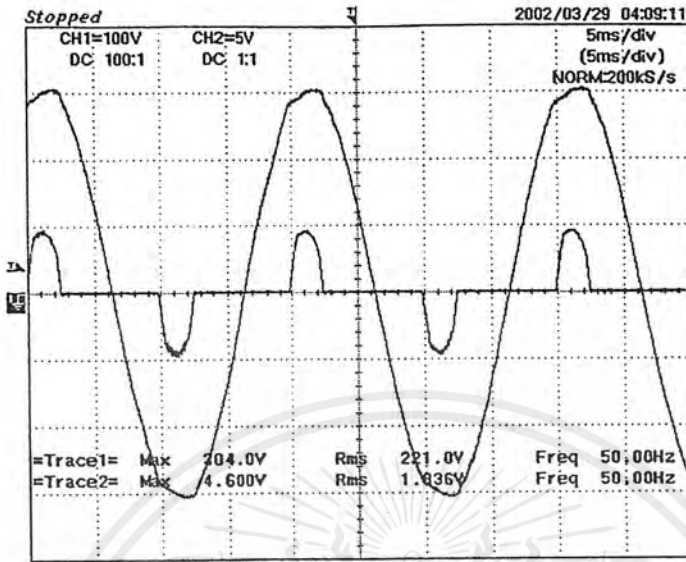


รูปที่ 6.4 รูปสัญญาณของศักดาไฟฟ้า  $V_1$  และรูปสัญญาณของกระแส  $I_1$  ที่ทางเข้าที่แรงดันไฟฟ้า 220 V ที่โหลด 300 W ของวงจร SMPS

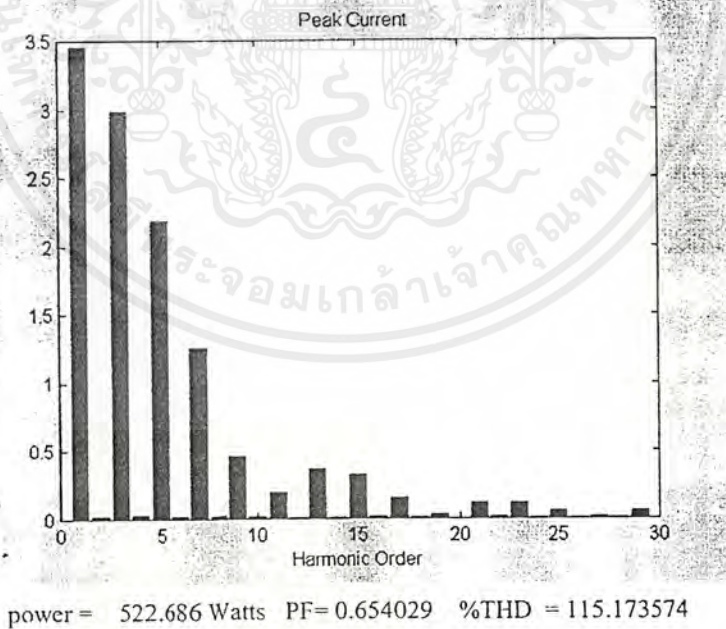


รูปที่ 6.5 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 300 W ของวงจร SMPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

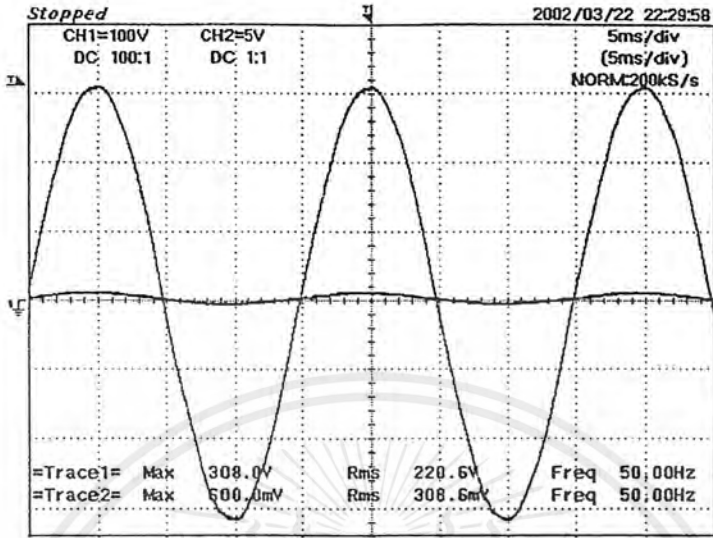


รูปที่ 6.6 รูปสัญญาณของศักดาไฟฟ้า  $V_1$  และรูปสัญญาณของกระแส  $I_1$  ที่ทางเข้าที่แรงดันไฟฟ้า 220 V ที่โหลด 500 W ของวงจร SMPS

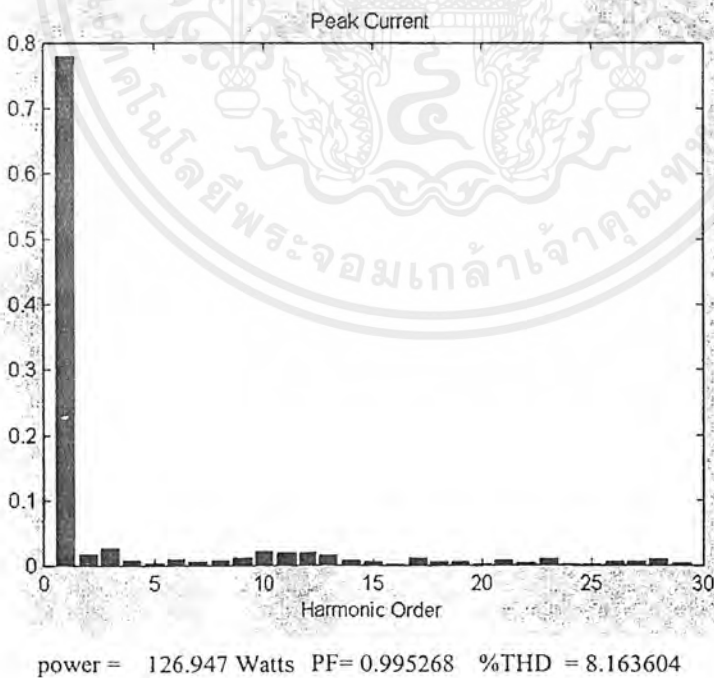


รูปที่ 6.7 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 500 W ของวงจร SMPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

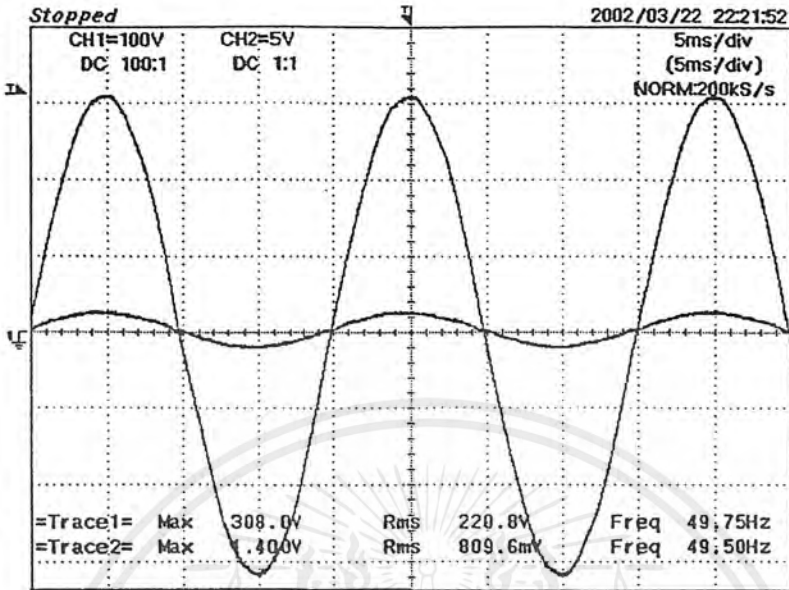


รูปที่ 6.8 รูปสัญญาณของศักดาไฟฟ้า  $V_p$  และรูปสัญญาณของกระแส  $I_p$  ที่ทางเข้าที่แรงดันไฟฟ้า 220 V ที่โหลด 100 W ของวงจร PFC

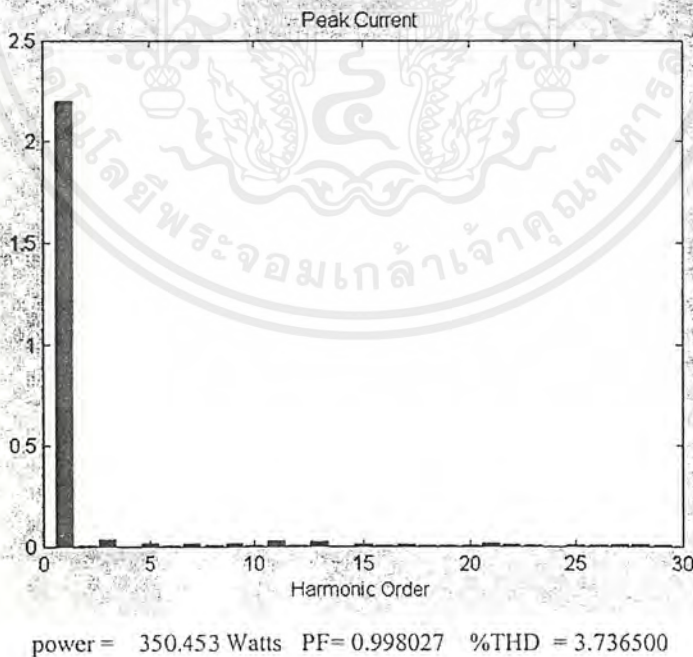


รูปที่ 6.9 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 100 W ของวงจร PFC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

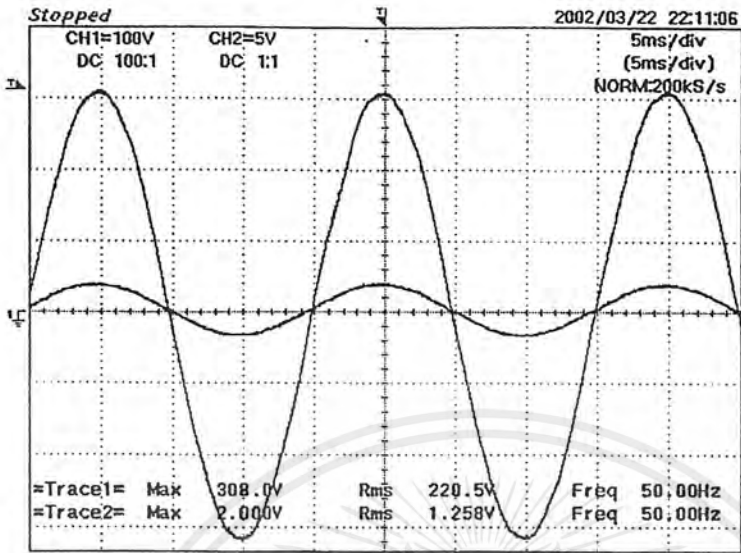


รูปที่ 6.10 รูปสัญญาณของศักดาไฟฟ้า  $V_1$  และรูปสัญญาณของกระแส  $I_1$  ที่ทางเข้าที่แรงดันไฟฟ้า 220 V ที่โหลด 300 W ของวงจร PFC

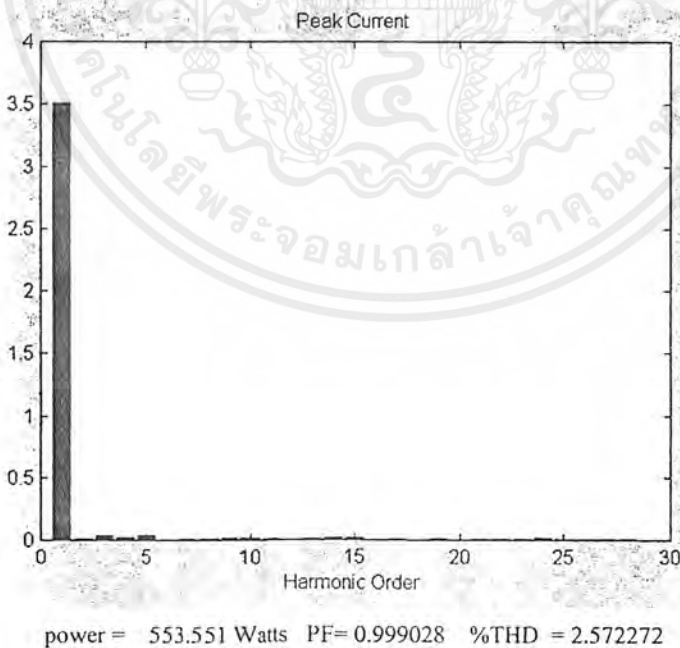


รูปที่ 6.11 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 300 W ของวงจร PFC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.12 รูปสัญญาณของศักดาไฟฟ้า  $V_1$  และรูปสัญญาณของกระแส  $I_1$  ที่ทางเข้าที่แรงดันไฟฟ้า 220 V ที่โหลด 500 W ของวงจร PFC



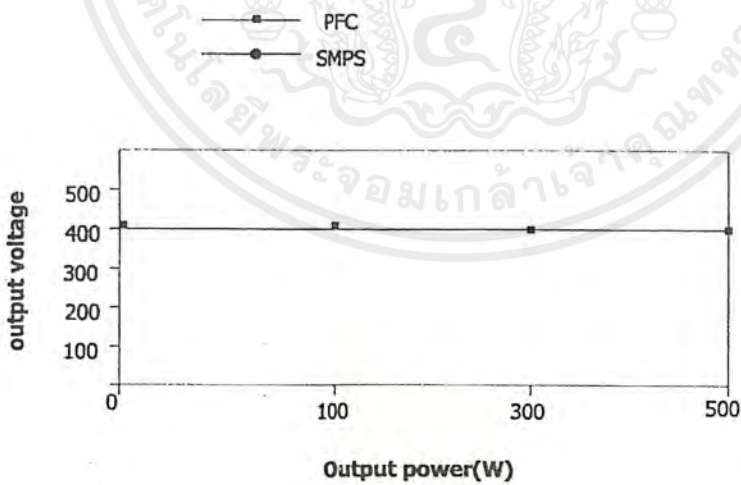
รูปที่ 6.13 รูป Harmonic ที่แรงดันไฟฟ้า 220 V ที่กำลังไฟฟ้า 500 W ของวงจร PFC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งมีรายละเอียดของผลการทดลองดังนี้

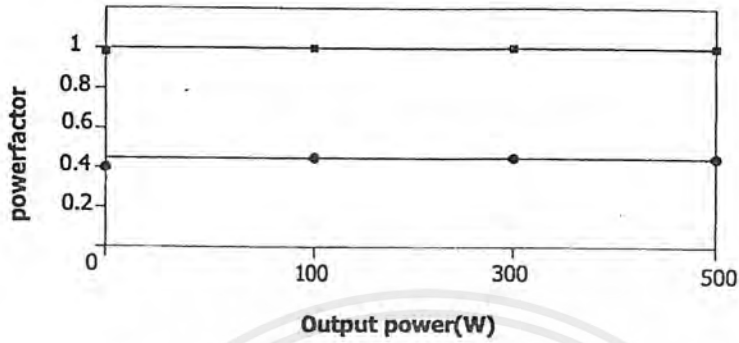
Vin(V)	Pout(W)	Iin(A)	Vout(V)	Pin(W)	P.F.in	%THD
175 V	100	0.67	417	116	0.99	5.3
	300	1.87	407	330	1.00	1.7
	500	3.01	399	530	1.00	1.3
220V	100	0.55	417	120	0.98	4.7
	300	1.52	408	330	0.99	3.2
	500	2.42	400	540	0.99	1.5
270V	100	0.49	416	123	0.96	5.8
	300	1.30	408	340	0.99	3
	500	2.06	400	540	0.99	1.8

เมื่อ

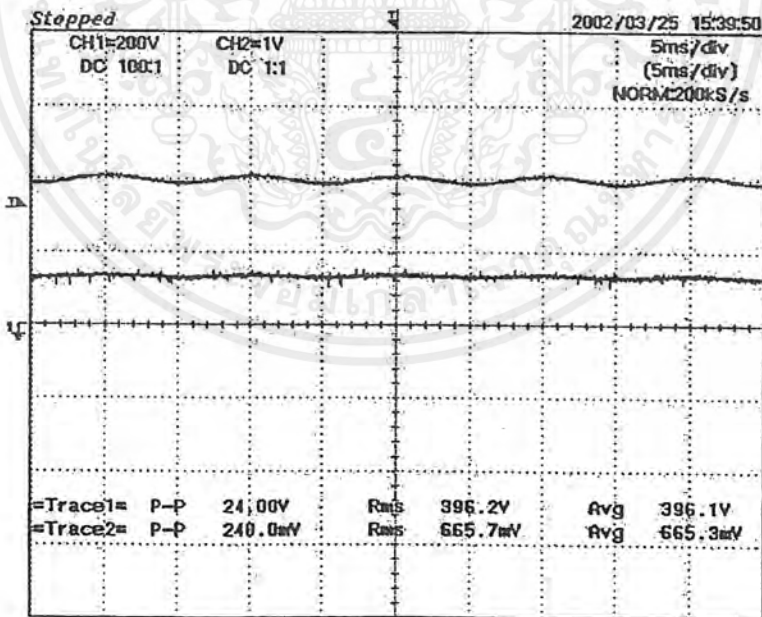


รูปที่ 6.14 กราฟของศักดาไฟฟ้าที่ทางออก เมื่อโหลดเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.15 การเปรียบเทียบค่าเพาเวอร์แฟคเตอร์เมื่อโหลดเปลี่ยนแปลง  
ของวงจร PFC กับวงจร SMPS แบบเดิม



รูปที่ 6.16 สัญญาณของศักดาไฟฟ้า  $V_2$  และรูปสัญญาณของ  
กระแสไฟฟ้า  $I_2$  ที่ทางออกของวงจร PFC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1995 SGS-THOMSON Microelectronics - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES

Australia - Brazil - France - Germany - Hong Kong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands - Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A.

## กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้สำเร็จลุล่วงไปได้ดีเพราะได้รับความเมตตาจาก รศ.ดร.วิริยะ พิเชฐ  
จำเริญ และ อ. สุรินทร์ คำฝอย ที่ได้ให้คำแนะนำ แก่ผู้วิจัยตลอดมา อีกทั้งยังเอื้อเฟื้ออุปกรณ์และ  
เครื่องมือต่างๆ ในการทำปริญญานี้ ผู้วิจัยรู้สึกซาบซึ้ง และขอกราบขอบพระคุณเป็นอย่างสูง  
ขอขอบคุณ ที่ระดับปริญญาโทที่ให้คำแนะนำ คอยดูแล และแก้ไขปัญหาให้ตลอดมา  
ขอขอบคุณ คุณนารีรัตน์ แยมมา ที่ช่วยในการจัดทำรูปแบบปริญญานี้  
ขอขอบพระคุณ อาจารย์ภาควิชาวิศวกรรมไฟฟ้าทุกท่าน ที่ให้คำแนะนำอันเป็นประโยชน์  
ต่อการทำปริญญานี้  
และที่ลืมเสียมิได้คือ ขอกราบขอบพระคุณ คุณพ่อ และคุณแม่ อันเป็นที่รักยิ่ง ที่สนับสนุน  
และเป็นแรงบันดาลใจในการทำปริญญานี้  
คุณค่าและประโยชน์อันพึงมีจากปริญญานี้ ผู้วิจัยขอมอบให้แก่ผู้มีพระคุณทุก  
ท่าน

คณะผู้จัดทำ

## เอกสารอ้างอิง

- [1] สุวัฒน์ คั่น, “สวิตซ์ิ่งเพาเวอร์ซัพพลาย”, ฝ่ายวิจัยและพัฒนา บริษัทเอนเทคไทย จำกัด, 2538
- [2] Ned Mohan, Tore M. Undeland, William P. Robbins, “Power Electronics Converter, Applications, and Design”, second Edition, John Wiley & sons, Inc., New York, 1995
- [3] Rashid M.H, “Power Electronic”, Pentice – Hall, Inc., USA, 1988



### 6.3 สรุปและวิจารณ์ผลการทดลอง

จากผลการทดลองของวงจร PFC ที่สร้างขึ้น สังเกตได้ว่ากระแสไฟฟ้าที่ทางเข้าจะมีลักษณะเป็นแบบ Sinusoidal และ In-phase กับศักดาไฟฟ้าที่ทางเข้า (รูปที่ 6.13 ก.) ดังนั้นค่าเพาเวอร์แฟคเตอร์ของวงจรจึงมีค่าสูงมาก (ประมาณ 1) แต่ถ้าพิจารณาถึงศักดาไฟฟ้าที่ทางออกเมื่อมีการเปลี่ยนแปลงโหลด (เพิ่มขึ้น) ค่า  $V_2$  จะลดลงจากการทดลองจะเห็นว่าที่โหลด 100% (500W) ค่า  $V_2$  มีค่า 400 V เพราะฉะนั้นที่โหลดน้อยกว่า 100% ค่า  $V_2$  จะมีค่ามากกว่า 400 V แต่ก็ไม่มากนัก และเมื่อเปรียบเทียบการทำงานของวงจร PFC และ SMPS แบบเดิม ผลของเพาเวอร์แฟคเตอร์ (รูปที่ 6.11) และกำลังไฟฟ้าปรากฏที่ทางเข้าที่วัดได้ จะสังเกตได้ชัดเจนว่าวงจร PFC ที่สร้างขึ้น สามารถทำงานได้ประสิทธิภาพการใช้กำลังงานไฟฟ้าได้ดีกว่า



## บทที่ 7

### สรุปและวิจารณ์

จากผลการทดลองที่ได้สามารถสรุปได้ว่าวงจร PFC ที่สร้างขึ้นสามารถควบคุมให้กระแสไฟฟ้าที่ทางเข้า In-Phase กับศักดาไฟฟ้าที่ตำแหน่งนั้น ทำให้ได้ค่าเพาเวอร์แฟคเตอร์ใกล้เคียง 1 มีผลทำให้พลังงานไฟฟ้าของระบบมีประสิทธิภาพสูงขึ้น

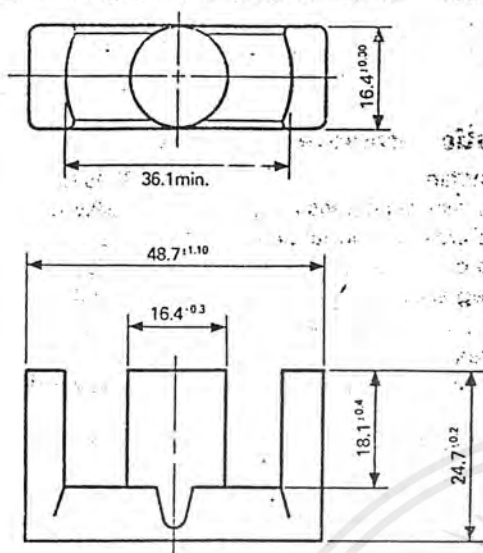
แต่อย่างไรก็ตาม วงจร PFC ที่สร้างขึ้นจากคอนเวอร์เตอร์ชนิด Boost ยังมีข้อจำกัดอยู่บ้าง ดังนี้คือ

- ใช้ได้เฉพาะกับระบบที่ต้องการศักดาไฟฟ้าที่ทางออก สูงกว่าศักดาไฟฟ้าสูงสุดทางเข้าเท่านั้น
- ไม่สามารถแยกระบบกราวด์ระหว่างทางเข้าและทางออก ซึ่งทำให้มาตรฐานความปลอดภัยที่ทางออกลดลง

โดยสรุปแล้ว วงจร PFC ที่สร้างจากคอนเวอร์เตอร์ชนิด Boost สามารถทำให้ประสิทธิภาพของระบบดีขึ้นเมื่อเทียบกับ SMPS แต่อาจจะต้องมีการปรับปรุงแก้ไขในข้อจำกัดข้างต้น จึงจำเป็นต้องมีการพัฒนาโดยการเปลี่ยนชนิดของคอนเวอร์เตอร์ เช่น ใช้คอนเวอร์เตอร์ชนิด SEPIC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### Magnetic Parameter

Core constant	$C_1$	0.53674 mm <sup>-1</sup>
Effective magnetic pass length	$l_e$	114 mm
Effective cross sectional area	$A_e$	231 mm <sup>2</sup>
Effective core volume	$V_e$	24300 mm <sup>3</sup>
Center leg area	$A_c$	211 mm <sup>2</sup>
Minimum cross sectional area (Center leg)	$A_{min}$	211 mm <sup>2</sup>
Winding area of core	$A_w$	373 mm <sup>2</sup>

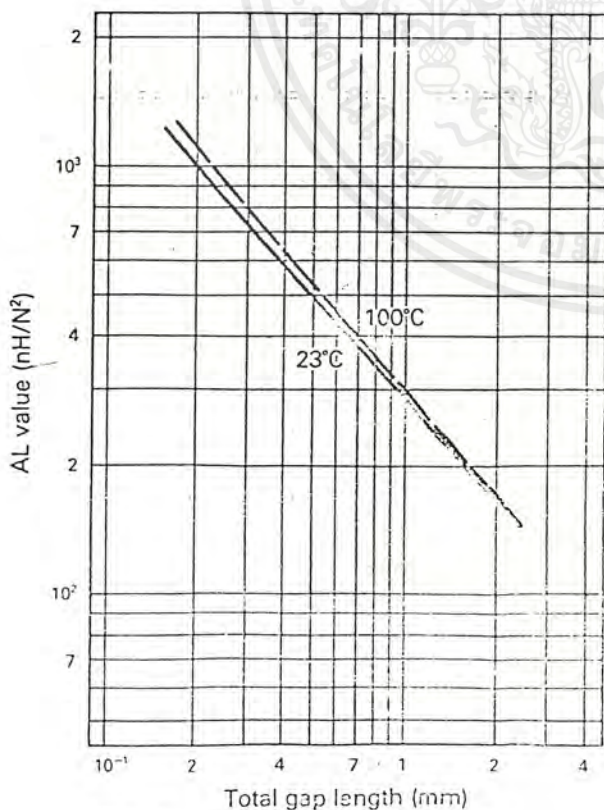
Approx. Weight

128 g/pair

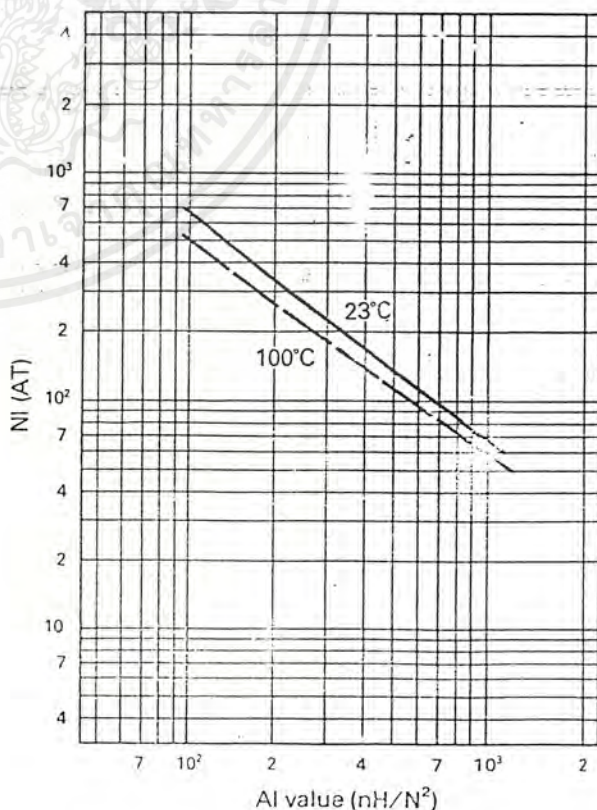
Unit: mm

Product code	AL Value (nH/N <sup>2</sup> )	Effective permeability $\mu_e$	Air gap approx.	Core loss (Max. 100kHz, 200mT (W))
6H20 EER49/49	4,800 ±25% (3,600~6,000)	1,870	0	12.2

AL value vs. gap length



NI vs. AL value



$23^\circ\text{C } AL = 292.5 \times G^{0.78334} \text{ (nH/N}^2\text{)}$   
 $G = 1407.0 \times AL^{1.27558} \text{ (mm)}$   
 $100^\circ\text{C } AL = 302.5 \times G^{0.81659} \text{ (nH/N}^2\text{)}$   
 $G = 1091.1 \times AL^{1.22460} \text{ (mm)}$

NI shows the point where the exciting current is 20% away from its extended linear part.


เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต  
 This document is a copyrighted document reserved for educational use only. It should not be distributed without permission.

**POWER FACTOR CORRECTOR**


ADVANCE DATA

- CONTROL BOOST PWM UP TO 0.99P.F.
- LIMIT LINE CURRENT DISTORTION TO < 5%
- UNIVERSAL INPUT MAINS
- FEED FORWARD LINE AND LOAD REGULATION
- AVERAGE CURRENT MODE PWM FOR MINIMUM NOISE SENSITIVITY
- HIGH CURRENT BIPOLAR AND DMOS TO-TEM POLE OUTPUT
- LOW START-UP CURRENT (0.3mA TYP.)
- UNDER VOLTAGE LOCKOUT WITH HYS-TERESIS AND PROGRAMMABLE TURN ON THRESHOLD
- OVERVOLTAGE, OVERCURRENT PROTEC-TION
- PRECISE 2% ON CHIP REFERENCE EX-TERNALLY AVAILABLE
- SOFT START

**MULTIPOWER BCD TECHNOLOGY**



DIP 20



SO 20

ORDERING NUMBERS: L4981X (DIP 20)  
L4981XD (SO 20)

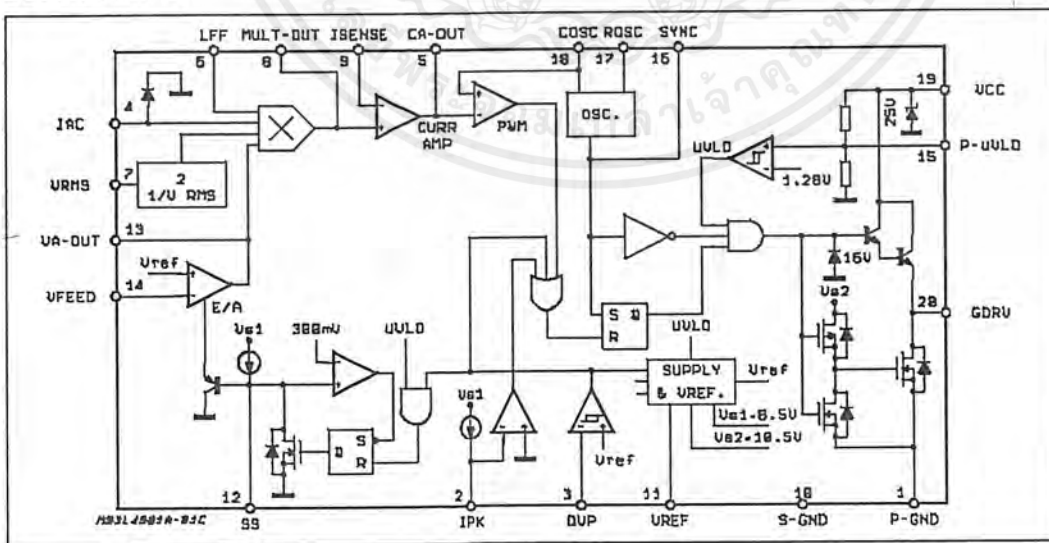
**DESCRIPTION**

The L4981 I.C. provides the necessary features to achieve a very high power factor up to 0.99. Realized in BCD 60II technology this power factor corrector (PFC) pre-regulator contains all the con-

trol functions for designing a high efficiency-mode power supply with sinusoidal line current consumption.

The L4981 can be easily used in systems with mains voltages between 85V to 265V without any line switch. This new PFC offers the possibility to work at fixed frequency (L4981A) or modulated frequency (L4981B) optimizing the size of the in-

**BLOCK DIAGRAM**



March 1995

1/17

This is advanced information on a new product now in development or undergoing evaluation. Details are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## L4981A - L4981B

put filter; both the operating frequency modes working with an average current mode PWM controller, maintaining sinusoidal line current without slope compensation.

Besides power MOSFET gate driver, precise voltage reference (externally available), error amplifier, undervoltage lockout, current sense and the

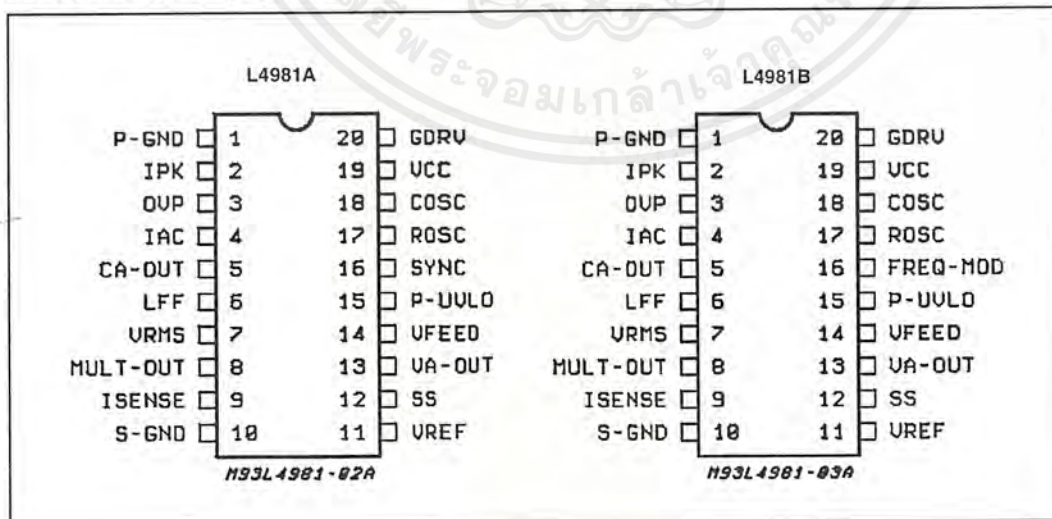
soft start are included. To limit the number of the external components, the device integrates protections as overvoltage and overcurrent. The overcurrent level can be programmed using a simple resistor for L4981A. For a better precision and for L4981B an external divider must be used.

### ABSOLUTE MAXIMUM RATINGS

Symbol	Pin	Parameter	Value	Unit	
VCC	19	Supply Voltage (I <sub>cc</sub> ≤ 50mA) (*)	selflimit	V	
IGDRV	20	Gate driv. output peak current (t = 1μs)	SINK	2	A
			SOURCE	1.5	A
VGDRV		Gate driv. output voltage t = 0.1μs		-1	V
		Voltages at pins 3, 14, 7, 6, 12, 15	-0.3 to 9	V	
VVA-OUT	13	Error Amplifier Voltage	-0.3 to 8.5	V	
IAC	4	AC Input Current	5	mA	
		Voltages at pin 8, 9	-0.5 to 7	V	
VCA-OUT	5	Current Amplifier Volt. (I <sub>source</sub> = -20mA; I <sub>sink</sub> = 20mA)	-0.3 to 8.5	V	
VROSC	17	Voltage at pin 17	-0.3 to 3	V	
		Voltage at pin 11, 18	-0.3 to 7	V	
ICOSC	18	Input Sink Current	15	mA	
IFREQ-MOD	16	Frequency Modulation Sink Current (L4981B)	5	mA	
VSYNC	16	Sync. Voltage (L4981A)	-0.3 to 7	V	
VIPK	2	Voltage at pin 2	-0.3 to 5.5	V	
		Voltage at Pin 2 t = 1μs	-2	V	
P <sub>lot</sub>		Power Dissipation at T <sub>amb</sub> = 70°C (DIP20)	1	W	
		Power Dissipation at T <sub>amb</sub> = 70°C (SO20)	0.6	W	
T <sub>stg</sub>		Storage Temperature	-55 to 150	°C	

(\*) Maximum package power dissipation limits must be observed.

### PIN CONNECTIONS (Top views)



## THERMAL DATA

Symbol	Parameter	DIP 20	SO 20	Unit
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	80	120	°C/W

## PIN FUNCTIONS

N.	Name	Description
1	P-GND	Power ground.
2	IPK	<b>L4981A</b> peak current limiting. A current limitation is obtained using a single resistor connected between Pin 2 and the sense resistor. To have a better precision another resistor between Pin 2 and a reference voltage (Pin 11) must be added.  <b>L4981B</b> peak current limiting. A precise current limitation is obtained using two external resistor only. These resistors must be connected between the sense resistor, Pin 2 and the reference voltage.
3	OVP	Overvoltage protection. At this input are compared an internal precise 5.1V (typ) voltage reference with a sample of the boost output voltage obtained via a resistive voltage divider in order to limit the maximum output peak voltage.
4	IAC	Input for the AC current. An input current proportional to the rectified mains voltage generates, via a multiplier, the current reference for the current amplifier.
5	CA-OUT	Current amplifier output. An external RC network determinates the loop gain.
6	LFF	Load feedforward; this voltage input pin allows to modify the multiplier output current proportionally to the load, in order to give a faster response versus load transient. The best control is obtained working between 1.5V and 5.3V. If this function is not used, connect this pin to the voltage reference (pin = 11).
7	VRMS	Input for proportional RMS line voltage. the VRMS input compesates the line voltage changes. Connecting a low pass filter between the rectified line and the pin 7, a DC voltage proportional to the input line RMS voltage is obtained. The best control is reached using input voltage between 1.5V and 6.5V. If this function is not used connect this pin to the voltage reference (pin = 11).
8	MULT-OUT	Multiplier output. This pin common to the multiplier output and the current amplifier N.I. input is an high impedance input like ISENSE. The MULT-OUT pin must be taken not below -0.5V.
9	ISENSE	Current amplifier inverting input. Care must be taken to avoid this pin goes down -0.5V.
10	S-GND	Signal ground.
11	VREF	Output reference voltage (typ = 5.1V). Voltage refence at $\pm 2\%$ of accuracy externally available, it's internally current limited and can deliver an output current up to 10mA.
12	SS	A capacitor connected to ground defines the soft start time. An internal current generator delivering 100 $\mu$ A (typ) charges the external capacitor defining the soft start time constant. An internal MOS discharge, the external soft start capacitor both in overvoltage and UVLO conditions.
13	VA-OUT	Error amplifier output, an RC network fixes the voltage loop gain characteristics.
14	VFEED	Voltage error amplifier inverting input. This feedback input is connected via a voltage divider to the boost output voltage.
15	P-UVLO	Programmable under voltage lock out threshold input. A voltage divider between supply voltage and GND can be connected in order to program the turn on threshold.
16	SYNC (L4981A)	This synchronization input/output pin is CMOS logic compatible. Operating as SYNC in, a rectangular wave must be applied at this pin. Operating as SYNC out, a rectangular clock pulse train is available to synchronize other devices.
	FREQ-MOD (L4981B)	Frequency modulation current input. An external resistor must be connected between pin 16 and the rectified line voltage in order to modulate the oscillator frequency. Connecting pin 16 to ground a fixed frequency imposed by $R_{OSC}$ and $C_{OSC}$ is obtained.
17	$R_{OSC}$	An external resistor connected to ground fixes the constant charging current of $C_{OSC}$ .
18	$C_{OSC}$	An external capacitor connected to GND fixes the switching frequency.
19	$V_{CC}$	Supply input voltage.
20	GDRV	Output gate driver. Bipolar and DMOS transistors totem pole output stage can deliver peak current in excess 1A useful to drive MOSFET or IGBT power stages.

## L4981A - L4981B

**ELECTRICAL CHARACTERISTICS** (Unless otherwise specified  $V_{CC} = 18V$ ,  $C_{OSC} = 1nF$ ,  $R_{OSC} = 24K\Omega$ ,  $C_{SS} = 1\mu F$ ,  $V_{CA-OUT} = 3.5V$ ,  $V_{ISENSE} = 0V$ ,  $V_{LFF} = V_{REF}$ ,  $I_{AC} = 100\mu A$ ,  $V_{RMS} = 1V$ ,  $V_{FEED} = GND$ ,  $V_{IPK} = 1V$ ,  $V_{OVP} = 1V$ ,  $T_J = 25^\circ C$ )

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
<b>ERROR AMPLIFIER SECTION</b>						
$V_{IO}$	Input Offset Voltage	$-25^\circ C < T_J < 85^\circ C$			$\pm 8$	mV
$I_{IB}$	Input Bias Current	$V_{FEED} = 0V$	-500	-50	500	nA
	Open Loop Gain		70	100		dB
$V_{13H}$	Output High voltage	$V_{FEED} = 4.7V$ $I_{VA-OUT} = -0.5mA$	5.5	6.5	7.5	V
$V_{13L}$	Output Low Voltage	$V_{FEED} = 5.5V$ $I_{VA-OUT} = 0.5mA$		0.4	1	V
$-I_{13}$	Output Source Current	$V_{FEED} = 4.7V$ ; $V_{VA-OUT} = 3.5V$	2	10		mA
$I_{13}$	Output Sink Current	$V_{FEED} = 5.5V$ ; $V_{VA-OUT} = 3.5V$	4	20		mA
<b>REFERENCE SECTION</b>						
$V_{ref}$	Reference Output Voltage	$-25^\circ C < T_J < 85^\circ C$	4.97	5.1	5.23	V
		$T_J = 25^\circ C$ $I_{ref} = 0$	5.01	5.1	5.19	V
$\Delta V_{ref}$	Load Regulation	$1mA \leq I_{ref} \leq 10mA$ $-25^\circ C < T_J < 85^\circ C$		3	15	mV
$\Delta V_{ref}$	Line Regulation	$12V \leq V_{CC} \leq 19V$ $-25^\circ C < T_J < 85^\circ C$		3	10	mV
$I_{ref\ sc}$	Short Circuit Current	$V_{ref} = 0V$	20	30	50	mA
<b>OSCILLATOR SECTION</b>						
$f_{osc}$	Initial Accuracy	$T_J = 25^\circ C$	85	100	115	KHz
	Frequency Stability	$12V \leq V_{CC} \leq 19V$ $-25^\circ C < T_J < 85^\circ C$	80	100	120	KHz
$V_{svp}$	Ramp Valley to Peak		4.7	5	5.3	V
$I_{18C}$	Charge Current	$V_{COSC} = 3.5V$	0.45	0.55	0.65	mA
$I_{18D}$	Discharge Current	$V_{COSC} = 3.5V$		11.5		mA
$V_{18}$	Ramp Valley Voltage		0.9	1.15	1.4	V
<b>SYNC SECTION (Only for L4981A)</b>						
$t_w$	Output Pulse Width	50% Amplitude	0.3	0.8		$\mu s$
$I_{16}$	Sink Current with Low Output Voltage	$V_{SYNC} = 0.4V$ $V_{COSC} = 0V$	0.4	0.8		mA
$-I_{16}$	Source Current with High Output Voltage	$V_{SYNC} = 4.5V$ $V_{COSC} = 6.7V$	1	6		mA
$V_{16L}$	Low Input Voltage				0.9	V
$V_{16H}$	High Input Voltage		3.5			V
$t_d$	Pulse for Synchronization		800			ns
<b>FREQUENCY MODULATION FUNCTION (Only for L4981B)</b>						
$f_{18max}$	Maximum Oscillation Frequency	$V_{FREQ-MOD} = 0V$ (Pin 16) $I_{req} = 0$	85	100	115	KHz
$f_{18min}$	Minimum Oscillator Frequency	$I_{FREQ-MOD} = 360\mu A$ (Pin 16) $V_{VRMS} = 4V$ (Pin 7)		74		KHz
		$I_{FREQ-MOD} = 180\mu A$ (Pin 16) $V_{VRMS} = 2V$ (Pin 7)		76		KHz
<b>SOFT START SECTION</b>						
$I_{SS}$	Soft Start Source Current	$V_{SS} = 3V$	60	100	140	$\mu A$
$V_{12sat}$	Output Saturation Voltage	$V_a = 6V$ , $I_{SS} = 2mA$		0.1	0.25	V

## ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
<b>SUPPLY VOLTAGE</b>						
V <sub>CC</sub>	Operating Supply Voltage				19.5	V
<b>OVER VOLTAGE PROTECTION COMPARATOR</b>						
V <sub>thr</sub>	Rising Threshold Voltage		V <sub>ref</sub> -20mV	5.1	V <sub>ref</sub> +20mV	V
V <sub>3Hys</sub>	Hysteresis		180	250	320	mV
I <sub>3</sub>	Input Bias Current			0.05	1	μA
t <sub>d</sub>	Propagation delay to output	V <sub>OVP</sub> = V <sub>thr</sub> + 100mV		1	2	μs
<b>OVER CURRENT PROTECTION COMPARATOR</b>						
V <sub>th</sub>	Threshold Voltage				±30	mV
t <sub>d</sub>	Propagation delay to Output	V <sub>OCP</sub> = V <sub>thr</sub> - 0.2V		0.4	0.9	μs
I <sub>pk</sub>	Current Source Generator	V <sub>IPK</sub> = -0.1V <b>only for L4981A</b>	65	85	105	μA
I <sub>L</sub>	Leakage Current	V <sub>IPK</sub> = -0.1V <b>only for L4981B</b>			5	μA
<b>CURRENT AMPLIFIER SECTION</b>						
V <sub>offset</sub>	Input Offset Voltage	V <sub>MULT OUT</sub> = V <sub>SENSE</sub> = 3.5V			±2	mV
I <sub>bias</sub>	Input Bias Current	V <sub>SENSE</sub> = 0V	-500	50	500	nA
	Open Loop Gain	1.1V ≤ V <sub>CA OUT</sub> ≤ 6V	70	100		dB
SVR	Supply Voltage Rejection	12V ≤ V <sub>CC</sub> ≤ 19V V <sub>MULT OUT</sub> = 3.5V V <sub>SENSE</sub> = 3.5V	68	90		dB
V <sub>SH</sub>	Output High Voltage	V <sub>MULT OUT</sub> = 200mV I <sub>CA OUT</sub> = -0.5mA, V <sub>IAC</sub> = 0V	6.2			V
V <sub>SL</sub>	Output Low Voltage	V <sub>MULT OUT</sub> = -200mV I <sub>CA OUT</sub> = 0.5mA, V <sub>IAC</sub> = 0V			0.9	V
-I <sub>s</sub>	Output Source Current	V <sub>MULT OUT</sub> = 200mV, V <sub>IAC</sub> = 0V, V <sub>CA-OUT</sub> = 3.5V	2	10		mA
I <sub>s</sub>	Output Sink Current	V <sub>MULT OUT</sub> = 200mV, V <sub>IAC</sub> = 0V, V <sub>CA-OUT</sub> = 3.5V	2	10		mA
<b>OUTPUT SECTION</b>						
V <sub>20L</sub>	Output Voltage Low	I <sub>SINK</sub> = 250mA		0.5	0.8	V
V <sub>20H</sub>	Output Voltage High	I <sub>SOURCE</sub> = 250mA V <sub>CC</sub> = 15V	11.5	12.5		V
t <sub>r</sub>	Output Voltage Rise Time	C <sub>OUT</sub> = 1nF		50	150	ns
t <sub>f</sub>	Output Voltage Fall Time	C <sub>OUT</sub> = 1nF		30	100	ns
V <sub>GDRV</sub>	Voltage Clamp	I <sub>SOURCE</sub> = 0mA	13	16	19	V
<b>TOTAL STANDBY CURRENT SECTION</b>						
I <sub>19start</sub>	Supply Current before start up	V <sub>CC</sub> = 14V		0.3	0.5	mA
I <sub>19on</sub>	Supply Current after turn on	V <sub>IAC</sub> = 0V, V <sub>COsc</sub> = 0, Pin17 = Open		8	12	mA
I <sub>19</sub>	Operating Supply Current	Pin20 = 1nF		12	16	mA
V <sub>CC</sub>	Zener Voltage	(*)	20	25	30	V
<b>UNDER VOLTAGE LOCKOUT SECTION</b>						
V <sub>th ON</sub>	Turn on Threshold		14.5	15.5	16.5	V
V <sub>th OFF</sub>	Turn off Threshold		9	10	11	V
	Programmable Turn-on Threshold	Pin 15 to V <sub>CC</sub> = 220K Pin15 to GND = 33K	10.6	12	13.4	V
<b>LOAD FEED FORWARD</b>						
I <sub>LFF</sub>	Bias Current	V <sub>6</sub> = 1.6V		70	140	μA
		V <sub>6</sub> = 5.3V		200	300	μA
V <sub>I</sub>	Input Voltage Range		1.6		5.3	V

(\*) Maximum package power dissipation limits must be observed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
<b>MULTIPLIER SECTION</b>						
	Multiplier Output Current	$V_{VA-OUT} = 4V, V_{RMS} = 2V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 50\mu A, C_{OSC} = 0V$	20	35	52	$\mu A$
		$V_{VA-OUT} = 4V, V_{RMS} = 2V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 200\mu A, C_{OSC} = 0V$	100	135	170	$\mu A$
		$V_{VA-OUT} = 2V, V_{RMS} = 2V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 100\mu A, C_{OSC} = 0V$	10	20	30	$\mu A$
		$V_{VA-OUT} = 2V, V_{RMS} = 4V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 100\mu A, C_{OSC} = 0V$	2	5.5	11	$\mu A$
		$V_{VA-OUT} = 4V, V_{RMS} = 4V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 100\mu A, C_{OSC} = 0V$	10	22	34	$\mu A$
		$V_{VA-OUT} = 4V, V_{RMS} = 2V, V_{MULTIOUT} = 0, V_{LFF} = 2.5V, C_{OSC} = 0V, I_{AC} = 200\mu A$	20	37	54	$\mu A$
		$V_{VA-OUT} = 4V, V_{RMS} = 4V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 200\mu A, C_{OSC} = 0V$	20	39	54	$\mu A$
		$V_{VA-OUT} = 2V, V_{RMS} = 4V, V_{MULTIOUT} = 0, V_{LFF} = 5.1V, I_{AC} = 0, C_{OSC} = 0V$	-2	0	2	$\mu A$
K	Multiplier Gain			0.37		

$$I_{MULTIOUT} = K \cdot I_{AC} \frac{(V_{VAOUT} \pm 1.28) \cdot (0.8 \cdot V_{LFF} \pm 1.28)}{(V_{RMS})^2}$$

if  $V_{LFF} = V_{REF}$ :  $I_{MULTIOUT} = I_{AC} \frac{(V_{VAOUT} \pm 1.28)}{(V_{RMS})^2} \cdot K1$

where:  $K1 = 1V$

Figure 1: MULTI-OUT vs.  $I_{AC}$  ( $V_{RMS} = 1.7V$ ;  $V_{LFFD} = 5.1V$ )

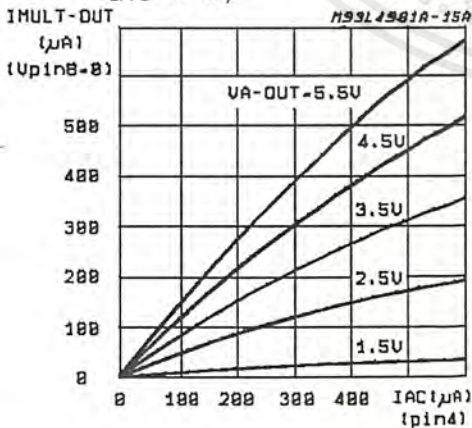
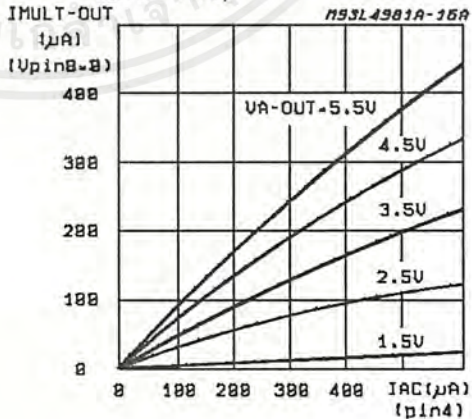


Figure 2: MULTI-OUT vs.  $I_{AC}$  ( $V_{RMS} = 2.2V$ ;  $V_{LFFD} = 5.1V$ )



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 4.4V; V<sub>LFFD</sub> = 5.1V)

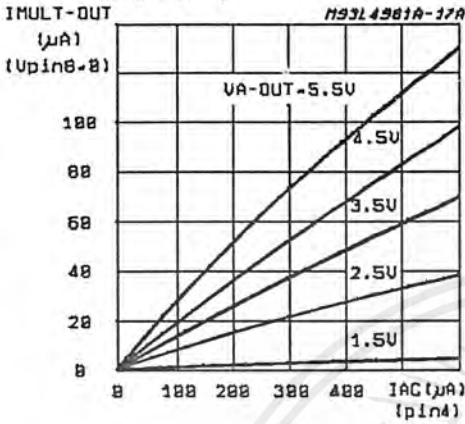


Figure 4: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 5.3V; V<sub>LFFD</sub> = 5.1V)

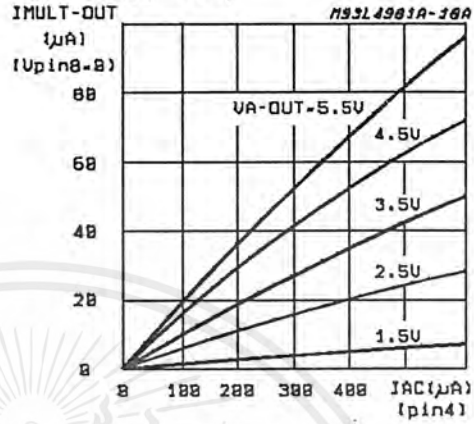


Figure 5: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 1.7V; V<sub>LFFD</sub> = 2.5V)

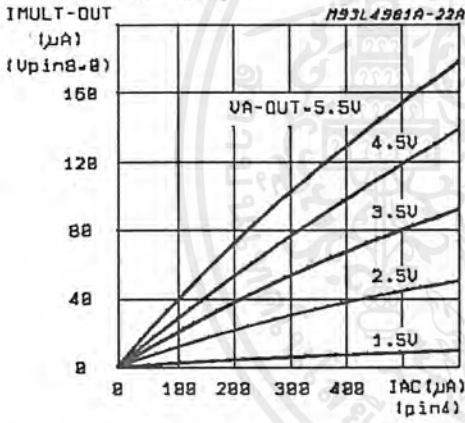


Figure 6: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 2.2V; V<sub>LFFD</sub> = 2.5V)

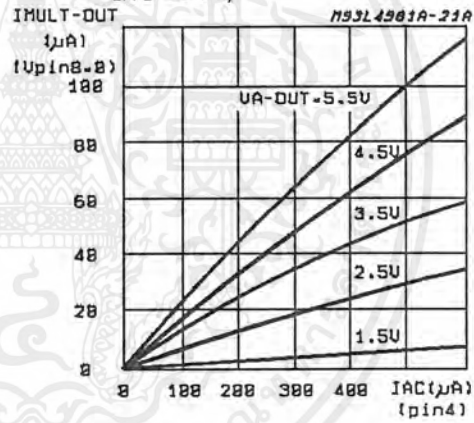


Figure 7: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 4.4V; V<sub>LFFD</sub> = 2.5V)

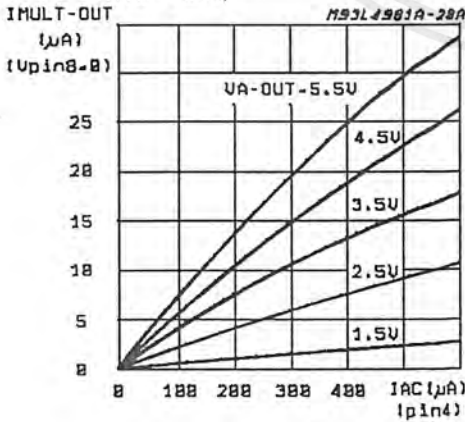
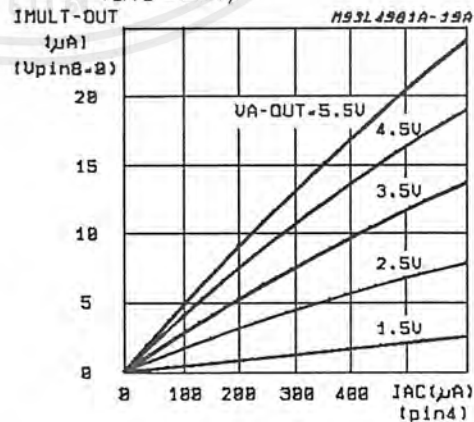


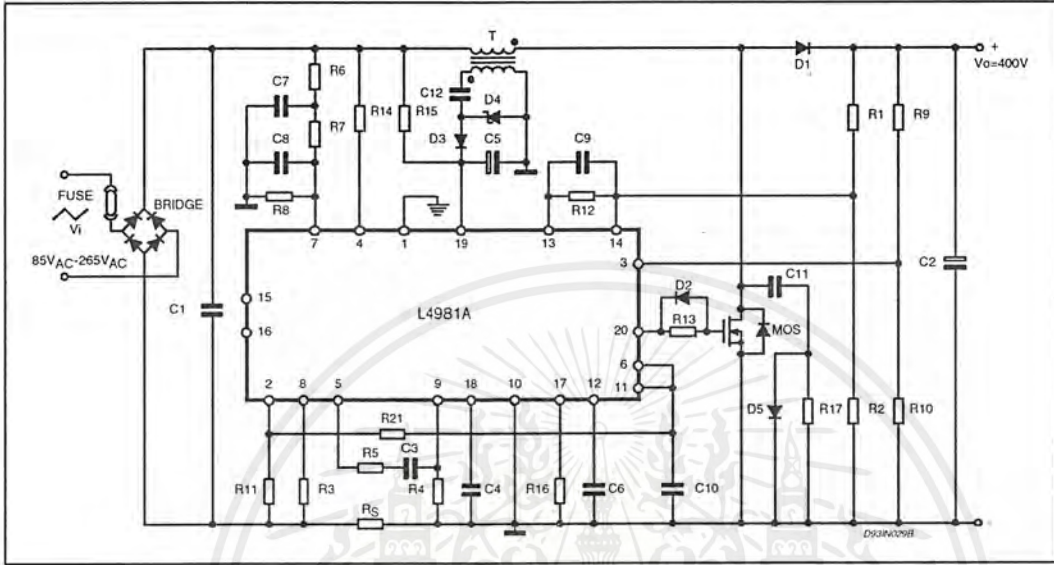
Figure 8: MULTI-OUT vs. I<sub>AC</sub> (V<sub>RMS</sub> = 5.3V; V<sub>LFFD</sub> = 2.5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L4981A - L4981B

Figure 9A: L4981A Power Factor Corrector (200W)



PART LIST

R <sub>S</sub>	0.07(3 x .22)	1/2W	5%
R1	820kΩ	1/4W	1%
R2	10kΩ	1/4W	1%
R3	1.8kΩ	1/4W	5%
R4	1.8kΩ	1/4W	5%
R5	18kΩ	1/4W	5%
R6	1.2MΩ	1/4W	5%
R7	360kΩ	1/4W	5%
R8	33kΩ	1/4W	5%
R9	1.8MΩ	1/4W	1%
R10	21kΩ	1/4W	1%
R11	402Ω	1/4W	1%
R12	120kΩ	1/4W	5%
R13	27Ω	1/4W	5%
R14	1MΩ	1/4W	1%
R15	120kΩ	1/2W	5%
R16	30kΩ	1/4W	5%
R17	1.8kΩ	4W	1%
R21	5.1kΩ	1/4W	1%

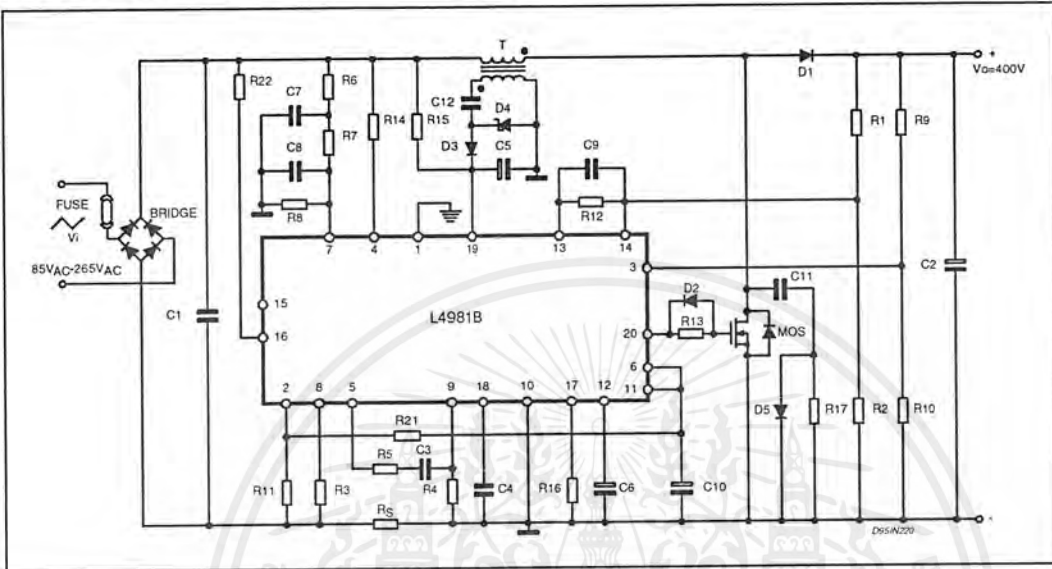
BRIDGE = 4 x P600M

C1	470nF	400V
C2	100μF	450V
C3	2.2nF	
C4	1nF	
C5	100μF	25V
C6	1μF	16V
C7	220nF	63V
C8	220nF	63V
C9	330nF	
C10	1μF	16V
C11	270pF	400V
C12	8.2nF	100V
D1	STTA506D	
D2, D3	1N4148	
D4	18V	1/2W
D5	BYT11-600	
MOS	STH15NA50	
FUSE = 4A/250V		

T = primary: 88 turns of 12 x 32 AWG (0.2mm)  
 secondary: 9 turns of # 27AWG (0.15mm)  
 core: B1ET3411A THOMSON - CSF  
 gap: 1,6mm for a total primary inductance of 0.9mH

f<sub>sw</sub> = 80kHz P<sub>O</sub> = 200W  
 V<sub>OUT</sub> = 400V I<sub>rms max</sub> = 2.53A  
 V<sub>OVP</sub> = 442V I<sub>PK max</sub> = 6.2A

Figure 9B: L4981B Power Factor Corrector (200W)



## PART LIST

R <sub>S</sub>	0.07(3 x .22)	1/2W	5%
R1	820kΩ	1/4W	1%
R2	10kΩ	1/4W	1%
R3	1.8kΩ	1/4W	5%
R4	1.8kΩ	1/4W	5%
R5	18kΩ	1/4W	5%
R6	1.2MΩ	1/4W	5%
R7	360kΩ	1/4W	5%
R8	33kΩ	1/4W	5%
R9	1.8MΩ	1/4W	1%
R10	21kΩ	1/4W	1%
R11	402Ω	1/4W	1%
R12	120kΩ	1/4W	5%
R13	27Ω	1/4W	5%
R14	1MΩ	1/4W	1%
R15	120kΩ	1/2W	5%
R16	24kΩ	1/4W	5%
R17	1.8kΩ	4W	1%
R21	5.1kΩ	1/4W	1%
R22	1.1MΩ	1/4W	1%

BRIDGE = 4 x P600M

C1	470nF	400V
C2	100μF	450V
C3	2.2nF	
C4	1.1nF	
C5	100μF	25V
C6	1μF	16V
C7	220nF	63V
C8	220nF	63V
C9	330nF	
C10	1μF	16V
C11	270pF	400V
C12	8.2nF	100V
D1	STTA506D	
D2, D3	1N4148	
D4	18V	1/2W
D5	BYT11-600	
MOS	STH15NA50	

FUSE = 4A/250V

T= primary: 88 turns of 12 x 32 AWG (0.2mm)  
 secondary: 9 turns of # 27AWG (0.15mm)  
 core: B1ET3411A THOMSON - CSF  
 gap: 1,6mm for a total primary inductance of 0.9mH

f<sub>sw</sub> = 80 to 92kHz P<sub>O</sub> = 200W  
 V<sub>OUT</sub> = 400V I<sub>rms max</sub> = 2.53A  
 V<sub>OV</sub> = 442V I<sub>PK max</sub> = 6.2A

Figure 10: Reference Voltage vs. Source Reference Current

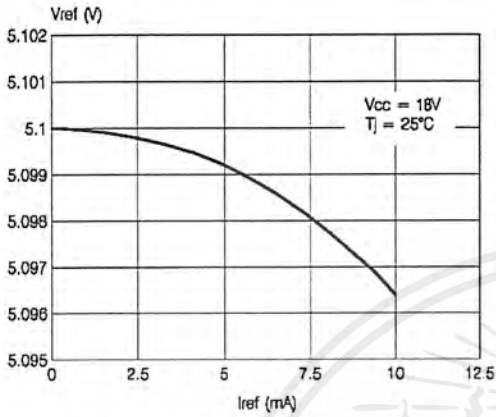


Figure 11: Reference Voltage vs. Supply Voltage

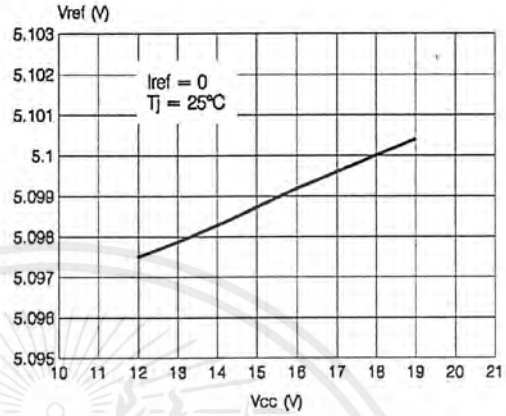


Figure 12: Reference Voltage vs. Junction Temperature

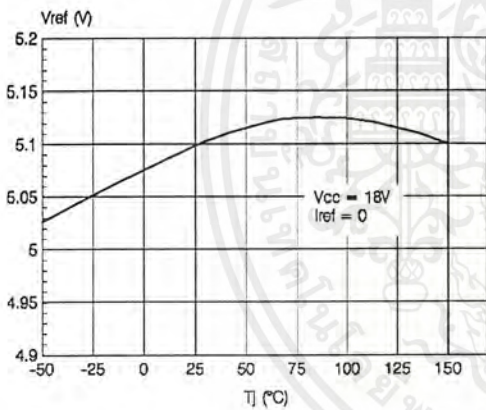


Figure 13: Switching Frequency vs. Junction Temperature

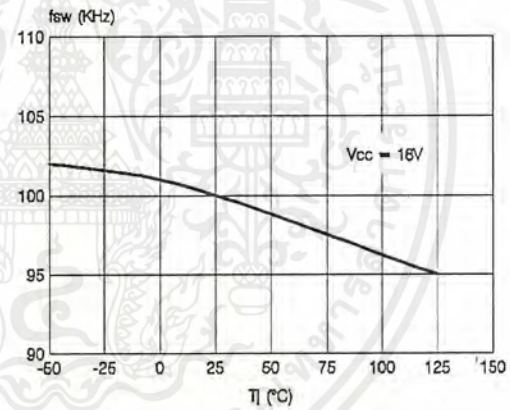


Figure 14: Gate Driver Rise and Fall Time

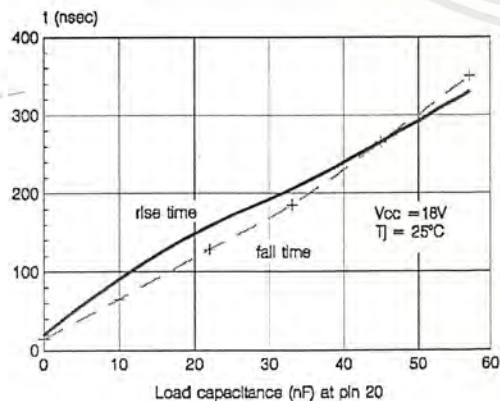


Figure 15: Operating Supply Current vs. Supply Voltage

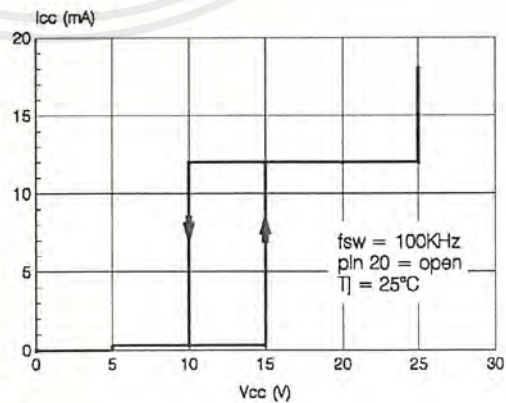


Figure 16: Programmable Under Voltage Lock-out Thresholds

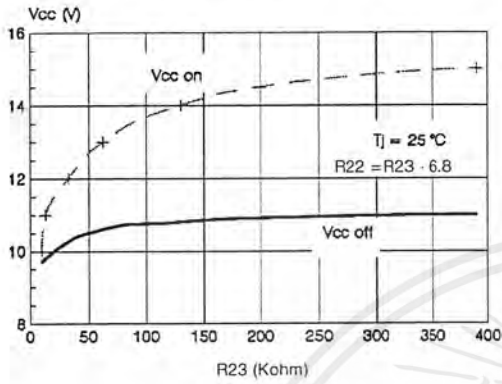


Figure 17: Modulation Frequency Normalized in an Half Cycle of the Mains Voltage

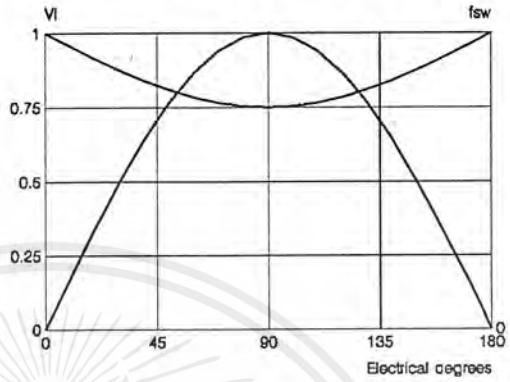
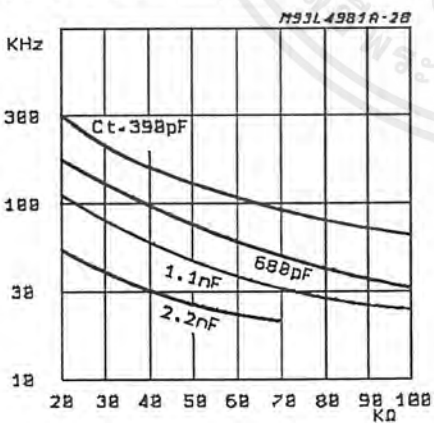


Table 1: Programmable Under Voltage Lockout Thresholds.

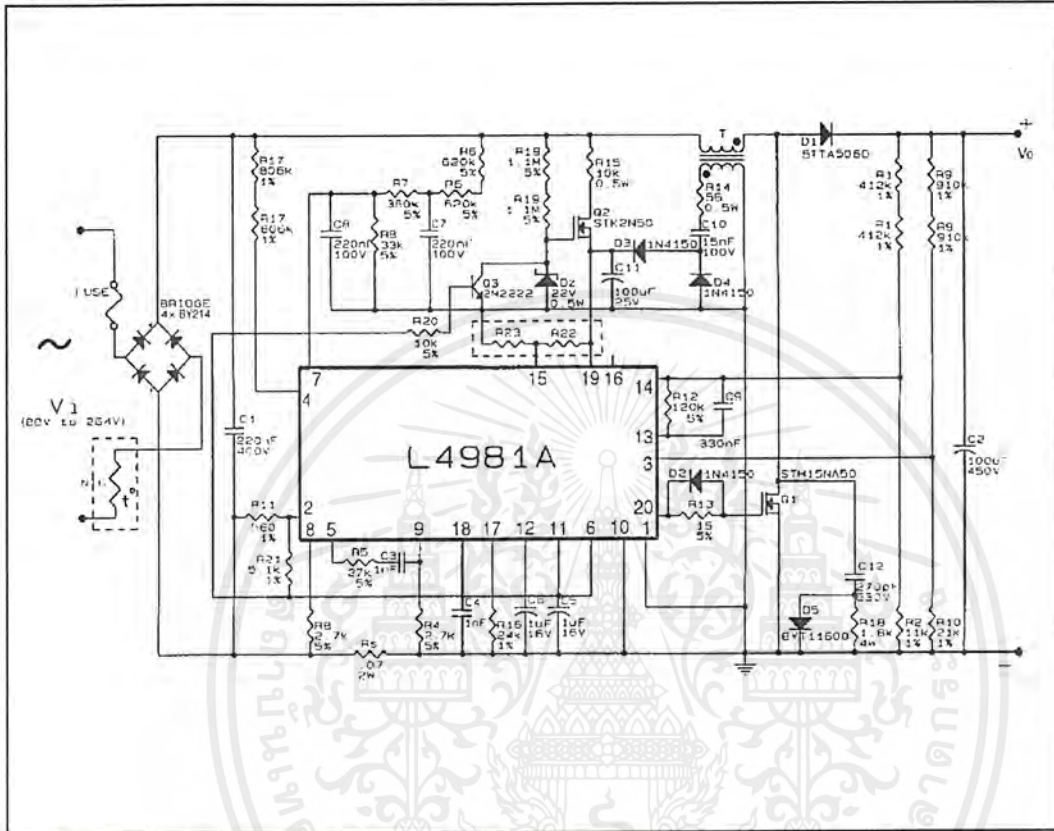
V <sub>CC ON</sub>	V <sub>CC OFF</sub>	R22	R23
11V	10V	82kΩ	12kΩ
12V	10.1V	220kΩ	33kΩ
13V	10.5V	430kΩ	62kΩ
14V	10.8V	909kΩ	133kΩ
14.5V	10.9V	1.36MΩ	200kΩ
15V	11V	2.7MΩ	390kΩ

Figure 18: Oscillator Diagram



L4981A - L4981B

Figure 19: 200W Evaluation Board Circuit.



T= primary: 75 turns of litz wire 20 x 32 AWG (0.2mm)  
 secondary: 8 turns of # 27AWG (0.15mm)  
 core: B1ET3411A THOMSON - CSF  
 gap: 1.4mm for a total primary inductance of 0.7mH  
 $f_{sw} = 100kHz$ ;  $V_o = 400V$ ;  $P_o = 200W$

**NOTE:**

**Start Up Circuit**

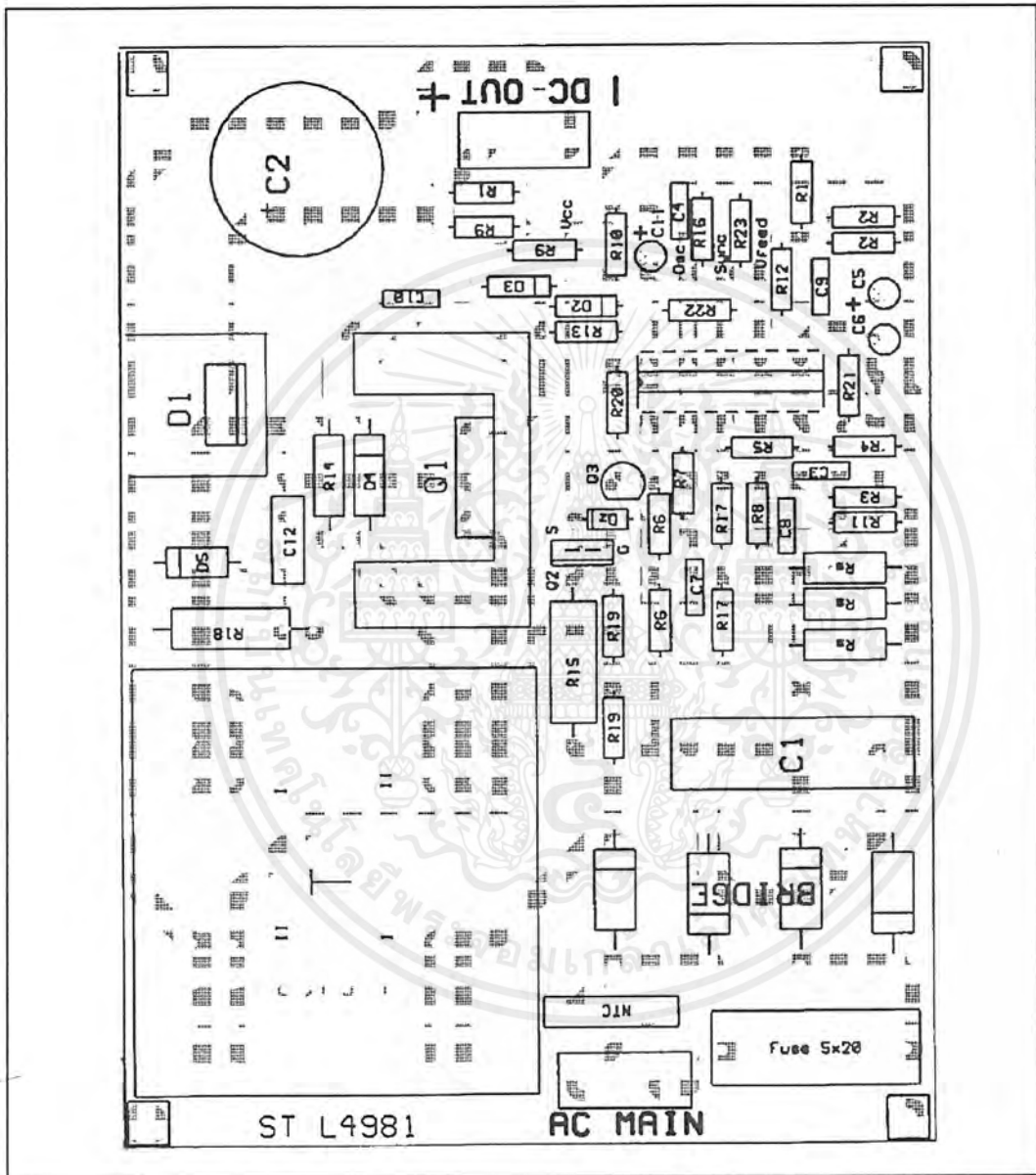
Usually the  $V_{CC}$  capacitor (C11 in fig. 19) can be charged by a resistor drawing current from the rectified mains. In the evaluation board instead the start up circuit composed by (Q2+R19+R15+Dz) has been designed to perform a fast and effective supply in all the conditions. Once that the L4981A/B has started, the reference

voltage available at pin 6 by R20 and Q3, ensures Q2 to be turned off.

**Programmable Under voltage Lockout**

The PCB allows to insert a couple of resistor (R22, R23) to modify the threshold input voltage. Please refer to fig. 16 and table 1.

Figure 20: P.C. Board and Component Layout of Evaluation Board Circuit (1:1 scale).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## L4981A - L4981B

The evaluation board has been designed using: a faster not dissipative start-up circuit, a diode (D2) to speed-up the MOS start-off time and (even if a single resistor can be used) an external divider to improve the precision of the overcurrent threshold.

Further there is a possibility to change the input threshold voltage using an external divider (R23 and R22) and if an inrush current problem arises

a NTC resistor can be used.

The PFC demoboard performances has been evaluated testing the following parameters:

PF (power factor), A-THD (percentage of current total harmonic distortion), H3..H9 (percentage of current's  $n^{\text{th}}$  harmonic amplitude),  $\Delta V_o$  (output voltage ripple),  $V_o$  (output voltage),  $\eta$  (efficiency).

The test configuration, equipments and results are:

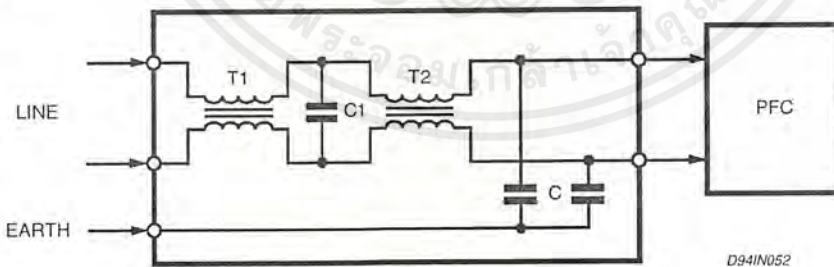


$V_i$ ( $V_{rms}$ )	$f$ (Hz)	$P_i$ (W)	PF	A-THD (%)	H3 (%)	H5 (%)	H7 (%)	H9 (%)	$V_o$ (V)	$\Delta V_o$ (V)	PO (W)	$\eta$ (%)
88	60	222	0.999	2.94	1.98	0.61	0.55	0.70	390	8	200	90.2
110	60	220	0.999	1.79	1.40	0.40	0.31	0.28	392	8	201	91.6
132	60	218	0.999	1.71	1.16	0.40	0.35	0.31	394	8	202	92.8
180	50	217	0.999	1.88	1.52	0.65	0.40	0.34	396	8	203	93.8
220	50	217	0.997	2.25	1.68	0.83	0.57	0.48	398	8	204	94.2
260	50	216	0.995	3.30	1.84	1.30	0.39	0.73	400	8	205	95.2

### EMI/RFI FILTER

The harmonic content measurement has been done using an EMI/RFI filter interposed between

the AC source and the demoboard under test, while the efficiency has been calculated without the filter contribution.



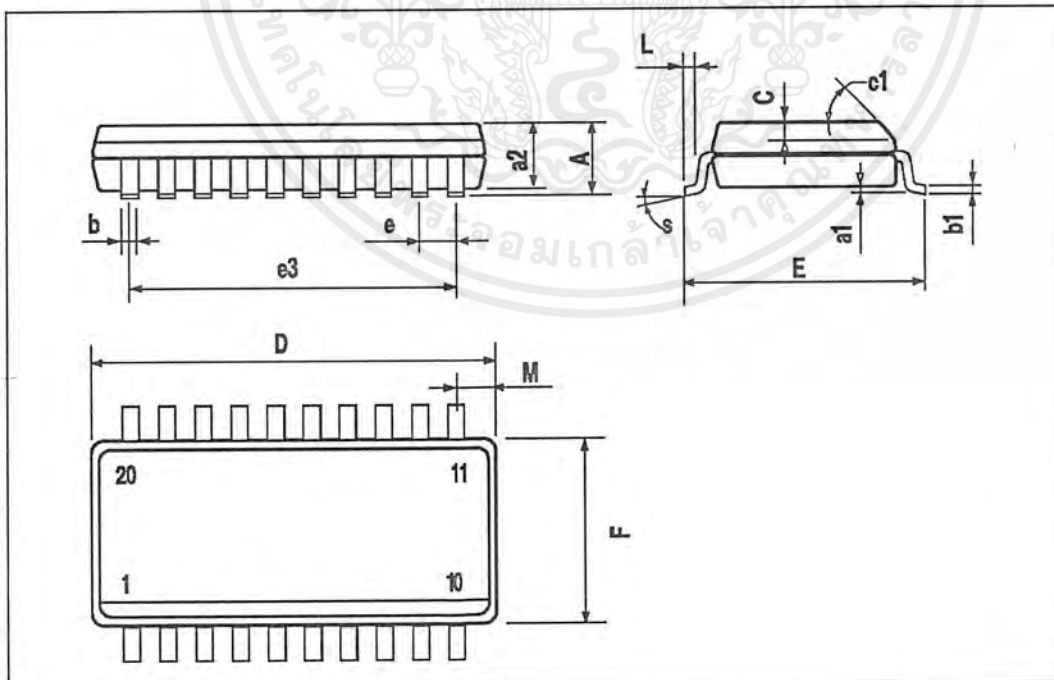
where:

$T1 = 1\text{mH}$        $C1 = 0.33\mu\text{F}, 630\text{V}$

$T2 = 27\text{mH}$        $C2 = 2.2\text{nF}, 630\text{V}$

## SO20 PACKAGE MECHANICAL DATA

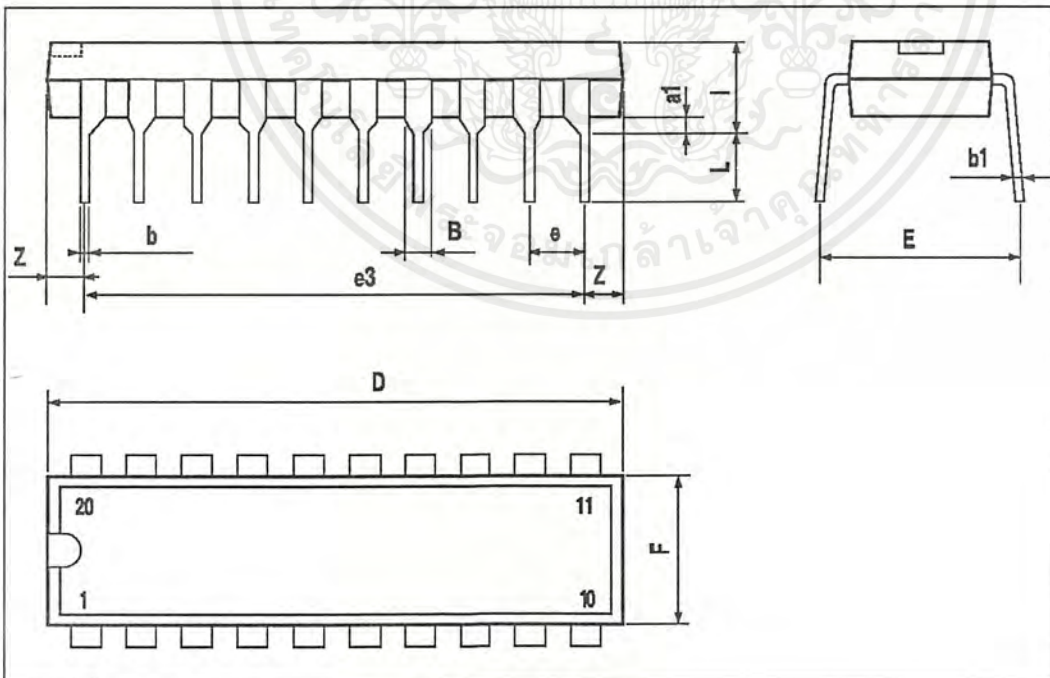
DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			2.65			0.104
a1	0.1		0.2	0.004		0.008
a2			2.45			0.096
b	0.35		0.49	0.014		0.019
b1	0.23		0.32	0.009		0.013
C		0.5			0.020	
c1	45° (typ.)					
D	12.6		13.0	0.496		0.510
E	10		10.65	0.394		0.419
e		1.27			0.050	
e3		11.43			0.450	
F	7.4		7.6	0.291		0.300
L	0.5		1.27	0.020		0.050
M			0.75			0.030
S	8° (max.)					



L4981A - L4981B

DIP20 PACKAGE MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.254			0.010		
B	1.39		1.65	0.055		0.065
b		0.45			0.018	
b1		0.25			0.010	
D			25.4			1.000
E		8.5			0.335	
e		2.54			0.100	
e3		22.86			0.900	
F			7.1			0.280
I			3.93			0.155
L		3.3			0.130	
Z			1.34			0.053





Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1995 SGS-THOMSON Microelectronics - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES

Australia - Brazil - France - Germany - Hong Kong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands - Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A.

## กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้สำเร็จลุล่วงได้ดีเพราะได้รับความเมตตาจาก รศ.ดร.วิริยะ พิเชฐ  
จำเริญ และ อ. สุรินทร์ คำฝอย ที่ได้ให้คำแนะนำ แก่ผู้วิจัยตลอดมา อีกทั้งยังเอื้อเพื่ออุปกรณ์และ  
เครื่องมือต่างๆ ในการทำปริญญาบัตรนี้ ผู้วิจัยรู้สึกซาบซึ้ง และขอกราบขอบพระคุณเป็นอย่างสูง  
ขอขอบคุณ พี่ๆระดับปริญญาโทที่ให้คำแนะนำ คอยดูแล และแก้ไขปัญหาให้ตลอดมา  
ขอขอบคุณ คุณนารีรัตน์ แย้มมา ที่ช่วยในการจัดทำรูปแบบปริญญาบัตร  
ขอขอบพระคุณ อาจารย์ภาควิชาวิศวกรรมไฟฟ้าทุกท่าน ที่ได้ให้คำแนะนำอันเป็นประโยชน์  
ต่อการทำปริญญาบัตรฉบับนี้

และที่ลืมเสียมิได้คือ ขอกราบขอบพระคุณ คุณพ่อ และคุณแม่ อันเป็นที่รักยิ่ง ที่สนับสนุน  
และเป็นแรงบันดาลใจในการทำปริญญาบัตรฉบับนี้

คุณค่าและประโยชน์อันพึงมีจากปริญญาบัตรฉบับนี้ ผู้วิจัยขอมอบให้แก่ผู้มีพระคุณทุก  
ท่าน

คณะผู้จัดทำ

## เอกสารอ้างอิง

- [1] สุวัฒน์ คั่น, “สวิตชิงเพาเวอร์ซัพพลาย”, ฝ่ายวิจัยและพัฒนา บริษัทเอนเทลไทย จำกัด, 2538
- [2] Ned Mohan, Tore M. Undeland, William P. Robbins, “Power Electronics Converter, Applications, and Design”, second Edition, John Wiley & sons, Inc., New York, 1995
- [3] Rashid M.H, “Power Electronic”, Pentice – Hall, Inc., USA, 1988

