

การศึกษาและออกแบบบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสง
Study and Design of Dimming Electronics Ballast



โดย

น.ส. เกศสุดา เพิ่มผลไพบุลย์
นายจิตติวัฒน์ ขนิษฐบุตร
นายจิรวุฒิ จุลศิริวัฒนกุล

เลขหมู่.....
เลขทะเบียน..... 45941
วัน, เดือน, ปี 26 ก.พ. 2546

b.....
i.....

ปริญญานิพนธ์นี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชา วิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณีนี้นำไปใช้

การศึกษาและออกแบบบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสง

Study and Design of Dimming Electronics Ballast

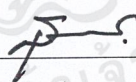
ผู้จัดทำ

1. น.ส. เกศสุดา เพิ่มผลไพบูลย์
2. นายจิตติวัฒน์ ขนิษฐบุตร
3. นายจิรวุฒิ จุลศิริวัฒนกุล



(ผศ.ดร. วิจิตร กิณเรศ)

อาจารย์ที่ปรึกษา



(อ.สุรินทร์ คำฝอย)

อาจารย์ที่ปรึกษา

ปริญญาานิพนธ์ ปีการศึกษา 2544

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาและออกแบบบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสง

น.ส.เกศสุดา เพิ่มผลไพบูลย์

นายจิตติวัฒน์ ขนิษฐบุตร

นายจิรวุฒิ จุลศิริวัฒนกุล

ผศ. ดร. วิจิตร กิณเรศ อาจารย์ที่ปรึกษา

อ. สุรินทร์ คำฝอย อาจารย์ที่ปรึกษา

ปีการศึกษา 2544

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้เป็นการนำเสนอบัลลาสต์อิเล็กทรอนิกส์ (Electronics ballast) ต้นแบบที่สามารถหรี่แสงหลอดฟลูออเรสเซนต์ชนิดประหยัดพลังงานขนาด 36 วัตต์ จำนวน 1 หลอด ได้อย่างสม่ำเสมอ (Smooth) โดยมี IC เบอร์ L6561 ทำหน้าที่ควบคุมแรงดันไฟตรงตกคร่อมขั้วหลอดให้คงที่ที่ประมาณ 400 โวลต์ และมี IC เบอร์ L6574 ทำหน้าที่ควบคุมความถี่ในการสวิตซ์ซิ่ง (Switching Frequency) ทั้งสองส่วนจะทำงานร่วมกันแบบลูปปิด (Close loop) ส่วนการจุดหลอดใช้วงจร Half-Bridge Inverter แบบ Parallel Loaded Resonant ซึ่งให้ค่าแรงดันจุดหลอดที่เหมาะสม และจ่ายกระแสเข้าขั้วหลอดคงที่ การวิเคราะห์ผลจะทำการเปรียบเทียบรูปคลื่นสัญญาณแรงดัน ความสว่างของหลอดประสิทธิภาพ ค่าพาวเวอร์แฟกเตอร์ และค่า %THD กับสัญญาณความถี่สวิตซ์ซิ่ง ที่ระดับความถี่ใช้งานต่ำสุดจนถึงสูง จุดมุ่งหมายของการดีไซน์นี้คือ สามารถหรี่แสงของหลอดฟลูออเรสเซนต์ชนิดประหยัดพลังงานขนาด 36 วัตต์ จำนวน 1 หลอด ได้อย่างสม่ำเสมอ

Study and Design of Dimming Electronics Ballast

Miss Kessuda Poempolpaiboon

Mr. Jittiwat Kanitabut

Mr. Jeerawut Julsiriwattanagul

Assoc.Prof.Dr. Vijit Kinnaras Adviser

Mr. Surin Khomfoi Adviser

2001

ABSTRACT

The purpose of this thesis presents the prototype of dimming electronics ballast, used for a energy-saving fluorescent lamps with 36 Watt. The light output can be varied smoothly. The dimming electronics ballast is consist of two part, worked in closed-loop control. The first part, the IC L6561, is used to control constant voltage at 400 Volts DC. The second part, the IC L6574, is used to control switching frequency. Generally, the topologies used for optimum ignition of fluorescent lamps and constant current is the Parallel Loaded Resonant Half-Bridge Inverter (PLRHB). Certainly, the improtant parameters such as Voltage, Illuminance, Efficeincy, Power factor and %THD are analyse with Switching Frequency, ranging form the minimum frequency to maximum frequency. The design approach is described and implemented successfully in a 1 X 36 W fluorescent lamp system.

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญ	III
สารบัญรูป	V
บทที่ 1 บทนำ	1
บทที่ 2 หลักการทำงานของหลอดไส้และหลอดฟลูออเรสเซนต์ที่ใช้คู่กับ บัลลาสต์อิเล็กทรอนิกส์	
2.1 วงจรการทำงานของหลอดไส้	3
2.2 วงจรการทำงานของบัลลาสต์ของหลอดฟลูออเรสเซนต์	3
2.3 หน้าที่ของบัลลาสต์	4
2.4 การทำงานของบัลลาสต์อิเล็กทรอนิกส์	5
2.5 คุณสมบัติและประสิทธิภาพของบัลลาสต์อิเล็กทรอนิกส์	5
บทที่ 3 ทฤษฎีพื้นฐาน	
3.1 ส่วนประกอบพื้นฐานที่สำคัญของบัลลาสต์อิเล็กทรอนิกส์	
3.1.1 AC-DC Converter (Rectifier)	6
3.1.2 DC-AC Converter (Inverter)	7
3.1.3 วงจรเรโซแนนท์ (Resonant)	8
3.2 ส่วนประกอบเพิ่มเติมจากบัลลาสต์อิเล็กทรอนิกส์	
3.2.1 ส่วนปรับปรุงค่าเพาเวอร์แฟกเตอร์ (Power Factor Correction : PFC)	12
3.2.2 ส่วนควบคุมการหรี่แสง (Diming Control)	18
บทที่ 4 วงจรการทำงาน	
4.1 ส่วนปรับปรุงค่าพาวเวอร์แฟกเตอร์	
4.1.1 วิธีการควบคุมการปรับปรุงค่าพาวเวอร์แฟกเตอร์	21
4.1.2 คุณสมบัติของไอซี L6561	22
4.1.3 วงจรการทำงานภายในของไอซี L6561	22
4.2 ส่วนควบคุมการหรี่แสง (Dimming Control)	
4.2.1 คุณสมบัติของไอซี L6574	25
4.2.2 วงจรการทำงานภายในของไอซี L6574	25

สารบัญ (ต่อ)

เรื่อง	หน้า
4.2.3 วงจรการทำงานของบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้	27
บทที่ 5 ผลการทดลองและการวิเคราะห์	
5.1 เครื่องมือและอุปกรณ์ที่ใช้ในการทดลองและวัดผล	30
5.2 ผลการทดลอง	31
5.3 การวิเคราะห์ผลการทดลอง	
5.3.1 เมื่อพิจารณาด้านเอาท์พุท	35
5.3.2 เมื่อพิจารณาด้านอินพุท	37
บทที่ 6 สรุป	39
เอกสารอ้างอิง	40
กิตติกรรมประกาศ	
ภาคผนวก ก – รูปถ่ายชิ้นงานจริงและอุปกรณ์ที่ใช้	
ภาคผนวก ข – ลายเส้นแผ่น PCB ที่ใช้งาน	
ภาคผนวก ค – รายละเอียดและคุณสมบัติของไอซี L6561	
ภาคผนวก ง – รายละเอียดและคุณสมบัติของไอซี L6574	
ภาคผนวก จ – รายละเอียดและคุณสมบัติของมอสเฟต (MOSFET) เบอร์ IRF840	
ภาคผนวก ฉ – รายละเอียดและคุณสมบัติของไดโอด (Diode) เบอร์ 1N4007	
ภาคผนวก ช – รายละเอียดและคุณสมบัติของไดโอด (Diode) เบอร์ BYV 26	
ภาคผนวก ซ – รายละเอียดและคุณสมบัติของไดโอด (Diode) เบอร์ 1N4937	
ภาคผนวก ฌ – Harmonics from Compact Fluorescent Lamp	
ภาคผนวก ฎ – An Electronic Ballast with Wide Dimming Range, High PF, and Low EMI	
ภาคผนวก ฏ – Design Considerations for Economical Electronic Ballast	
ภาคผนวก ฐ – Designing Dimmable Electronic Ballast with Frequency Control	

สารบัญรูป

รูปที่	หน้า
2.1	3
2.2	3
2.3	4
3.1	6
3.2	6
3.3	7
3.4	9
3.5	9
3.6	10
3.7	10
3.8	11
3.9	11
3.10	13
3.11	13
3.12	14
3.13	14
3.14	15
3.15	15
3.16	16
3.17	16
3.18	17
3.19	19
3.20	20
4.1	21
4.2	22
4.3	23

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.4 วงจร Multiplier	23
4.5 วงจรเปรียบเทียบสัญญาณกระแสและวงจร PWM Latch	24
4.6 วงจร Zero Current Detection และ วงจร Disable	24
4.7 วงจรการทำงานภายในของ ไอซี L6574	25
4.8 วงจร Current Feedback Loop	26
4.9 แสดงวงจรการป้องกันสถานะผิดปกติ	27
4.10 วงจรส่วนที่เป็นบัลลาสต์อิเล็กทรอนิกส์	28
4.11 ส่วนควบคุมการหรี่แสง	29
5.1 วงจรการวัดคุณลักษณะทางไฟฟ้า	30
5.2 ผลการทดลองที่ค่าตั้งเอาต์พุตสูงสุด (40 วัตต์)	31
5.3 ผลการทดลองที่ค่าตั้งเอาต์พุตต่ำสุด (15 วัตต์)	32
5.4 กราฟแสดงค่าต่าง ๆ เมื่อเทียบกับความถี่ในการสวิตช์ (F_s)	35
5.5 ค่า Current Crest Factor เมื่อเทียบกับความถี่ในการสวิตช์ (F_s)	36
5.6 ค่าต่าง ๆ เมื่อเทียบกับแรงดันอินพุท	37
5.7 ค่าต่าง ๆ เมื่อเทียบกับความถี่สวิตช์จริง	37
5.8 แสดงค่า%THDi, p.f. ด้านอินพุท และประสิทธิภาพของวงจร เมื่อเทียบกับความถี่ในการสวิตช์ (F_s)	38

บทที่ 1

บทนำ

ในปัจจุบันได้มีการรณรงค์เพื่อการประหยัดพลังงานไฟฟ้ากันมากขึ้น จึงมีการนำบัลลาสต์อิเล็กทรอนิกส์ (Electronics Ballast) มาใช้งานคู่กับหลอดฟลูออเรสเซนต์ (Fluorescent Lamp) กันอย่างแพร่หลาย ทั้งนี้เพราะสามารถประหยัดพลังงานได้มากกว่าการใช้หลอดไส้ (Incandescent Lamp) เมื่อใช้ในระยะเวลา

ถึงแม้ว่า การใช้บัลลาสต์อิเล็กทรอนิกส์คู่กับหลอดฟลูออเรสเซนต์จะช่วยให้ประหยัดพลังงานได้มากขึ้น แต่การใช้หลอดไส้ก็ยังไม่หมดความนิยมไป ทั้งนี้เป็นเพราะคุณสมบัติของหลอดไส้ที่สามารถนำมาปรับค่าแสงให้สว่างหรือมืดได้ตามความต้องการ ซึ่งคุณสมบัตินี้หลอดฟลูออเรสเซนต์ยังไม่สามารถนำมาทดแทนได้ทั้งหมด คือ ยังไม่สามารถหรี่ได้จนหลอดมืดสนิท ทำให้หลอดฟลูออเรสเซนต์ยังไม่สามารถใช้ประโยชน์ได้เต็มที่

จากปัญหาดังกล่าว จึงเป็นที่มาของการศึกษาและออกแบบบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้ โดยมีการนำบัลลาสต์อิเล็กทรอนิกส์ควบคุมแรงดัน (ส่วนที่1) แบบแอคทีฟ (Active) คือ ระดับแรงดันเอาต์พุตจะคงที่เมื่อแรงดันอินพุตเปลี่ยนแปลงอยู่ระหว่าง 198-242 โวลต์ โดยใช้วงจรบูสต์ (Boost Converter) คู่กับวงจรปรับปรุงค่าพาวเวอร์แฟกเตอร์ (PFC) เพื่อให้วงจรมีประสิทธิภาพที่ดีขึ้น โดยในปริยายานพินนี้จะใช้ไอซี (IC) L6561 เป็นตัวควบคุม และในส่วนของวงจรควบคุมการหรี่แสง ปริยายานพินนี้ได้ใช้ไอซีเบอร์ L6574 มาเป็นตัวปรับค่าความถี่ในการสวิตซ์ (Switching Frequency) สัญญาณขาเพาเวอร์มอสเฟตในวงจรฮาล์ฟบริดจ์อินเวอร์เตอร์ (Half-Bridge Inverter) เพื่อลดหรือเพิ่มกำลังไฟฟ้าของหลอด ส่วนการจุกหลอดใช้วงจรเรโซแนนซ์แบบขนานกับโหลด (Parallel Loaded Resonant) ซึ่งให้ค่าแรงดันจุกหลอดที่เหมาะสม และจ่ายกระแสเข้าหัวหลอดคงที่ ทั้งนี้เพราะความสว่างจะมีค่าแปรตามค่ากำลังไฟฟ้าของหลอดฟลูออเรสเซนต์ โดยใช้ต่อกับหลอดฟลูออเรสเซนต์ขนาด 36 วัตต์ จำนวน 1 หลอด ทั้งสองส่วนนี้จะทำงานร่วมกันแบบลูปปิด (Closed loop)

ประโยชน์ของการนำไปใช้งานของบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้

1. ปรกติตามอาคารต่างๆ จะติดหลอดฟลูออเรสเซนต์ไว้เพื่อการใช้งานทั่วไป และติดหลอดไส้ไว้เพื่อใช้งานในการหรี่แสง ดังนั้นหากนำบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้มาใช้ จะทำให้สามารถติดหลอดฟลูออเรสเซนต์เพียงชนิดเดียว ก็สามารถใช้งานแทนการติดหลอดไฟ 2 ชนิดได้

2. สามารถนำหลอดฟลูออเรสเซนต์ชนิด Warm White มาใช้แทนหลอดไส้ได้ เพราะให้สีของแสงใกล้เคียงกัน

3. สำหรับอาคารสำนักงานหรือตามโรงงานต่าง ๆ สามารถลดความสว่างลงเพื่อการประหยัดพลังงานและทางเศรษฐศาสตร์แทนการถอดหรือเปลี่ยนขนาดหลอดไฟ เพราะการถอดหลอดไฟออกบางส่วนอาจทำให้เกิดความไม่สม่ำเสมอของแสงไฟ และการเปลี่ยนขนาดของหลอดไฟจะทำให้เสียค่าใช้จ่ายและเกิดความยุ่งยากมาก

4. เมื่อลดค่ากำลังไฟฟ้าที่ตัวบัลลาสต์แล้ว มีผลทำให้ตัวบัลลาสต์และหลอดฟลูออเรสเซนต์มีค่าพลังงานความร้อนภายในตัวน้อยลง เป็นการช่วยประหยัดค่าไฟฟ้าของเครื่องปรับอากาศได้ในทางอ้อม

ปริญญาานิพนธ์ฉบับนี้ได้ทำการทดสอบบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้ เพื่อให้เป็นแนวทางในการศึกษาการพัฒนาวงจร และสามารถนำไปใช้ในการผลิตเชิงอุตสาหกรรมต่อไป

เนื้อหาในวิทยานิพนธ์นี้แบ่งออกเป็น

- บทที่ 1 บทนำ
- บทที่ 2 หลักการทำงานของหลอดไส้และหลอดฟลูออเรสเซนต์ที่ใช้คู่กับบัลลาสต์อิเล็กทรอนิกส์
- บทที่ 3 ทฤษฎีพื้นฐาน
- บทที่ 4 วงจรการทำงาน
- บทที่ 5 ผลการทดลองและการวิเคราะห์
- บทที่ 6 สรุป

บทที่ 2

หลักการทํางานของหลอดไส้ และหลอดฟลูออเรสเซนต์ที่ใช้คู่กับบัลลาสต์อิเล็กทรอนิกส์

2.1 วงจรการทํางานของหลอดไส้

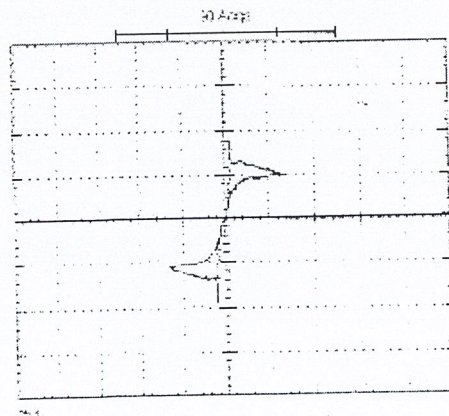
เนื่องจากหลอดไส้มีคุณสมบัติเหมือนความต้านทานตัวหนึ่ง ซึ่งมีค่าความต้านทานที่คงที่ (Constant Resistance) โดยอาศัยความยาวของไส้หลอดเป็นตัวจำกัดกระแสที่ไหลผ่านหลอด เมื่อเพิ่มแรงดันที่ตกคร่อมระหว่างขั้วหลอด ทำให้มีกระแสไหลขึ้น เกิดความร้อนที่ไส้หลอดจนถึงค่าหนึ่ง หลอดไส้ก็สามารถให้แสงสว่างออกมาได้ ดังนั้นเราจึงสามารถหริ้แสงหลอดไส้ได้โดยปรับแรงดันที่คร่อมขั้วหลอด



รูปที่ 2.1 วงจรการทํางานของหลอดไส้

2.2 วงจรการทํางานของหลอดฟลูออเรสเซนต์

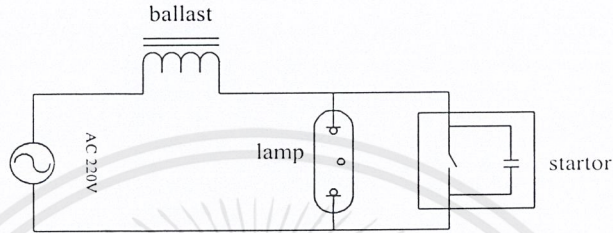
เนื่องจากหลอดฟลูออเรสเซนต์มีคุณสมบัติเป็นแบบไม่เชิงเส้น (Nonlinear) และมีค่าความต้านทานพลวัตเป็นลบ (Dynamic Resistance) คือ ขณะจุดหลอด ความต้านทานของหลอดจะมีค่ามาก และค่อยๆ ลดลงเรื่อยๆ จนถึงจุดที่แรงดันคงที่ ความต้านทานของหลอดจะคงที่ หรือกล่าวอีกนัยหนึ่งว่า เมื่อเพิ่มกระแสให้กับหลอด หลอดจะมีแรงดันตกคร่อมระหว่างขั้วหลอดลดลง



2.1

เอกสารรูปที่ 2.2 แสดงความสัมพันธ์ระหว่างแรงดันคร่อมหลอดและกระแสที่ไหลผ่านหลอดฟลูออเรสเซนต์
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นในการจ่ายไฟให้กับหลอด แหล่งจ่ายพลังงานจะต้องให้มีลักษณะใกล้เคียงแหล่งจ่ายกระแส (Current Source) เพื่อให้การทำงานของหลอดฟลูออเรสเซนต์มีเสถียรภาพ ลักษณะดังกล่าวนี้สามารถทำได้โดยใช้อิมพีแดนซ์ (Impedance : Z) ที่มีค่าสูงมาต่ออนุกรมกับแหล่งจ่าย คือ ความต้านทานแบบรีซิสแตนซ์ (Resistant) แต่จะเกิดพลังงานสูญเสียมากจากการใช้ความต้านทาน จึงได้ใช้บัลลาสต์แบบแมกเนติก (Magnetic Ballast) มาทำหน้าที่เป็นความต้านทานแบบรีแอคทีฟ (Reactive) ให้กับแหล่งจ่ายแรงดันแทน



รูปที่ 2.3 วงจรการทำงานของบัลลาสต์แบบแมกเนติก

สิ่งหนึ่งที่ทำให้หลอดใช้งานได้นานและมีประสิทธิภาพในการจุดหลอดดีขึ้น จำเป็นต้องมีการอุ่นไส้หลอด (Preheat) เพื่อให้การจุดหลอดง่ายขึ้น โดยในช่วงระหว่างการอุ่นไส้หลอด คุณสมบัติความต้านทานของหลอดจะมีค่าสูงมาก ดังนั้นกระแสจึงไหลผ่านแค้ไส้หลอด โดยความต้านทานของไส้หลอดจะขึ้นอยู่กับชนิดของหลอดนั้นๆ ตามผู้ผลิต แต่โดยทั่วไปแล้ว ขดลวดจะมีค่าความต้านทานต่ำและจะเพิ่มขึ้นประมาณ 5 เท่าในระหว่างการอุ่นไส้หลอด

หลังจากทำการอุ่นไส้หลอดแล้ว หลอดจะทำการจุดหลอดโดยจะเพิ่มแรงดันตกคร่อมหลอดและขนาดของแรงดันจะขึ้นอยู่กับชนิดของหลอดนั้นๆ และจะเพิ่มตามอายุการใช้งาน เช่น หลอดฟลูออเรสเซนต์ขนาด 58 วัตต์ จะใช้แรงดันไม่น้อยกว่า 1000 โวลต์

2.3 หน้าที่ของบัลลาสต์

1. กำหนดค่ากระแสที่เหมาะสมให้ไหลผ่านหลอดทำให้หลอดทำงานอย่างมีประสิทธิภาพ
2. ต้องสามารถให้แรงดันสูงพอขณะจุดหลอด
3. ต้องจ่ายกระแสที่คงที่ให้กับหลอด ไม่ว่าจะแรงดันที่แหล่งจ่ายเพิ่มขึ้นหรือลดลง จึงไม่สามารถทำการปรับแรงดันเพื่อทำการหรี่แสงได้
4. ต้องมีการอุ่นไส้สำหรับหลอดที่เป็นชนิดพรีฮีท (Preheat) หรือ ชนิดเรปปิดสตาร์ท (Rapid start)
5. กระแสที่ไหลผ่านหลอดต้องสมมาตร มีการไหลสลับไปมาระหว่างขั้วหลอดทั้งสอง

2.4 การทำงานของบัลลาสต์อิเล็กทรอนิกส์

จากความต้องการให้มีค่าอิมพีแดนซ์ที่อยู่ในตัวบัลลาสต์มีค่าสูงตั้งที่กล่าวมาแล้วข้างต้น จะทำให้เกิดการสูญเสียพลังงานในตัวบัลลาสต์มากหากใช้งานที่ความถี่ต่ำ ดังนั้นในการพัฒนาบัลลาสต์อิเล็กทรอนิกส์จึงมีจุดประสงค์หลัก คือ เพื่อลดพลังงานที่สูญเสียไปในบัลลาสต์แมกเนติก ซึ่งปกติแล้วบัลลาสต์แมกเนติกทำงานที่ความถี่ต่ำ ($f \approx 50\text{Hz}$) ทำให้ค่าตัวเหนี่ยวนำมีค่าสูง ในขณะที่บัลลาสต์อิเล็กทรอนิกส์ ทำงานที่ความถี่สูง ($f > 10\text{kHz}$) ทำให้สามารถใช้ตัวเหนี่ยวนำขนาดเล็กลงได้ (ค่าอิมพีแดนซ์ของตัวเหนี่ยวนำ $X_L = 2\pi fL$) ส่งผลให้ความสูญเสียลดลงด้วย นอกจากนี้การทำงานที่ความถี่สูงจะทำให้ประสิทธิภาพการส่องสว่างของหลอดสูงขึ้นอีกด้วย

การใช้งานหลอดฟลูออเรสเซนต์กับบัลลาสต์อิเล็กทรอนิกส์ จำเป็นต้องใช้อินเวอร์เตอร์ (Inverter) เป็นตัวสร้างแหล่งจ่ายไฟฟ้ากระแสสลับความถี่สูง ซึ่งอาจเกิดกำลังไฟฟ้าสูญเสียภายในอินเวอร์เตอร์เอง ดังนั้นตัวอินเวอร์เตอร์จำเป็นต้องมีประสิทธิภาพสูง (กำลังสูญเสียที่เกิดขึ้นต้องน้อยกว่ากำลังสูญเสียในตัวบัลลาสต์แมกเนติก) เพื่อให้สามารถลดกำลังสูญเสียรวมของระบบลงได้

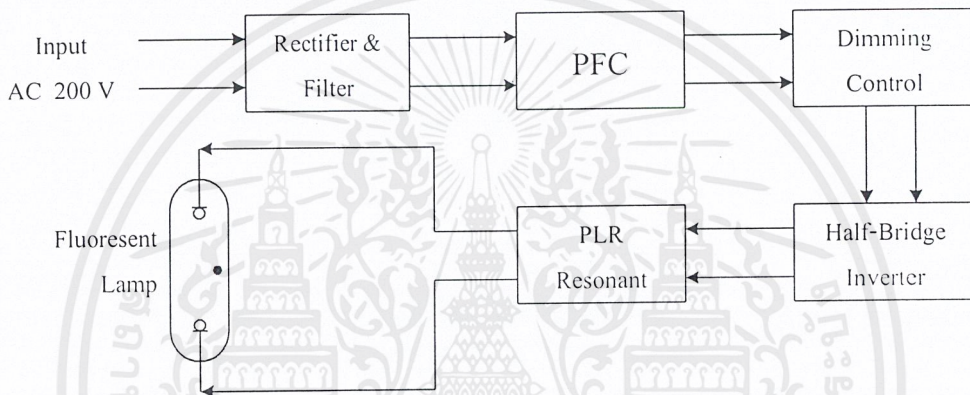
2.5 คุณสมบัติและประสิทธิภาพการทำงานของบัลลาสต์อิเล็กทรอนิกส์

การออกแบบบัลลาสต์อิเล็กทรอนิกส์ ต้องคำนึงถึงรายละเอียดต่างๆ ดังนี้ [14]

- 1) ประสิทธิภาพโดยรวมของวงจร (System Efficiency)
- 2) ลักษณะรูปคลื่นกระแสที่ไหลผ่านหลอด (Lamp Input current Wave Shapes)
- 3) ลักษณะรูปคลื่นแรงดันที่ไหลผ่านหลอด (Lamp Input Voltage Wave Shapes)
- 4) ฮาร์โมนิกของกระแสต้านเข้า (Harmonic of input current)
- 5) การแพร่กระจายของคลื่นแม่เหล็กไฟฟ้า (Conducted Radiated Tromagnetic Energy)
- 6) ค่าแสงสว่างที่ออกจากหลอด (Light output)
- 7) คุณสมบัติการใช้งานที่แรงดันไม่คงที่ (Voltage Regulation)
- 8) คุณสมบัติการจุดหลอด (Starting Characteristic)
- 9) เพาเวอร์แฟกเตอร์ด้านเอาต์พุต (Output Power Factor)
- 10) ค่าพลังงานอุ่นไส้หลอด (Filament Power)
- 11) การกระพริบ (Flicker)

บทที่ 3 ทฤษฎีพื้นฐาน

ในการวิเคราะห์การทำงานของบัลลาสต์อิเล็กทรอนิกส์แบบหรี่ไฟ จำเป็นต้องทราบถึงหลักการพื้นฐานของบัลลาสต์อิเล็กทรอนิกส์เสียก่อน ซึ่งหลักการสำคัญที่จะถูกกล่าวถึงในบทนี้จะประกอบด้วย ส่วนประกอบหลักของบัลลาสต์อิเล็กทรอนิกส์ ได้แก่ เรกติไฟเออร์, อินเวอร์เตอร์ และวงจรเรโซแนนท์ ส่วนที่เพิ่มเติมจากบัลลาสต์อิเล็กทรอนิกส์ทั่วไป คือ ส่วนปรับปรุณค่าเพาเวอร์แฟกเตอร์ และส่วนควบคุมการหรี่ไฟ

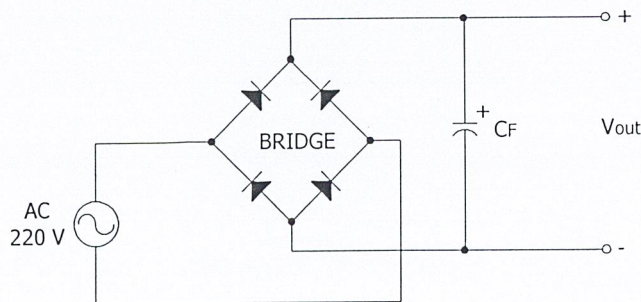


รูปที่ 3.1 Block Diagram ของบัลลาสต์อิเล็กทรอนิกส์หรี่ไฟ

3.1 ส่วนประกอบพื้นฐานที่สำคัญของบัลลาสต์อิเล็กทรอนิกส์

3.1.1 AC-DC Converter (Rectifier)

เป็นวงจรที่ทำหน้าที่ในการแปลงไฟฟ้ากระแสสลับ 50 Hz ให้เป็นไฟฟ้ากระแสตรงเพื่อจ่ายให้กับส่วนของอินเวอร์เตอร์ ซึ่งในปริยญาณิพนธ์นี้ใช้วงจรเรียงกระแสแบบฟลูบริดจ์ (Full-Bridge Rectifier) และใช้ตัวเก็บประจุทำหน้าที่เป็นวงจรกรองกระแส (Capacitor Filter) เพื่อลดการกระเพื่อมของแรงดันไฟฟ้ากระแสตรง สาเหตุที่ใช้วงจรนี้เพราะง่ายและราคาถูก



รูปที่ 3.2 วงจร Rectifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

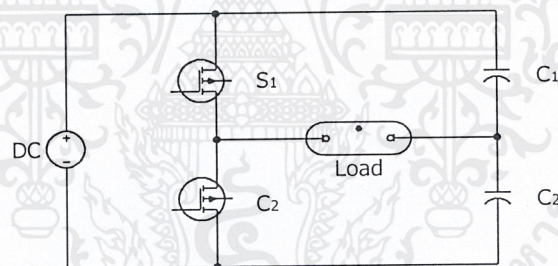
จากข้อกำหนดต่าง ๆ ในการเลือกใช้ไดโอดจะพบว่า ไดโอดที่เหมาะสมที่จะนำมาใช้ในวงจรเรียงกระแสแบบบริดจ์นี้คือ ไดโอดชนิด Rectifying Diode เบอร์ 1N4007 ซึ่งสามารถทนแรงดันย้อนกลับได้ 1000 โวลต์ ที่กระแส 1 แอมป์ ซึ่งไดโอดชนิดนี้เป็นเบอร์ที่มีราคาถูกและหาได้ง่าย

3.1.2 DC-AC Converter (Inverter)

เป็นวงจรที่ทำหน้าที่แปลงไฟฟ้ากระแสตรงไปเป็นไฟฟ้ากระแสสลับที่มีความถี่สูง อินเวอร์เตอร์มีหลายรูปแบบขึ้นอยู่กับลักษณะการจذبวงจรภายใน โดยแต่ละแบบจะมีข้อดีข้อเสียแตกต่างกันออกไป โดยเราพอจะแยกอินเวอร์เตอร์ที่พบบ่อยๆ ได้แก่ [14]

1. Flyback Inverter
2. Forward Inverter
3. Push-Pull Inverter
4. Half-Bridge Inverter
5. Full-Bridge Inverter

อินเวอร์เตอร์ที่สามารถนำมาประยุกต์ใช้งานมีหลายวงจรด้วยกัน แต่ในที่นี้จะกล่าวถึงเฉพาะแบบฮาล์ฟบริดจ์อินเวอร์เตอร์ เนื่องจากเป็นวงจรที่นิยมใช้กันมากในบัลลาสต์อิเล็กทรอนิกส์



รูปที่ 3.3 แสดงวงจร Half-Bridge Inverter

ข้อได้เปรียบของวงจรอินเวอร์เตอร์แบบ Half-Bridge

1. ค่าแรงดันที่ตกคร่อมตัวสวิตช์ซึ่งขณะหยุดนำกระแสจะมีค่าเท่ากับ ค่าแรงดันที่ด้านอินพุท ซึ่งน้อยกว่าการใช้งานแบบอื่นๆ เช่น Push-Pull, Forward Inverter
2. ลดการเกิดฟลักซ์แม่เหล็ก (Magnetic Flux) ไม่สมมาตรในขดไฟโพรมารี่ (Primary) ได้ (กรณีที่ใช้หม้อแปลงเป็นตัวเหนี่ยวนำ)
3. เป็นวงจรที่ใช้สวิตช์ทรานซิสเตอร์เพียง 2 ตัว ก็สามารถให้กระแสไหลผ่านโหลดมีรูปคลื่นเป็น Sine ได้จึงประหยัดกว่าวงจรแบบ Full-Bridge ที่ต้องใช้ทรานซิสเตอร์ถึง 4 ตัว
4. กำลังไฟฟ้าด้านเอาต์พุทของวงจรไม่สูงนัก เมื่อเทียบกับ Full-Bridge (สำหรับใช้งานเป็นบัลลาสต์อิเล็กทรอนิกส์) ดังนั้นการใช้สวิตช์เพียงสองตัว จึงทำให้การขับนำสวิตช์ไม่ยุ่งยาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อเสียเปรียบของวงจรคอนเวอร์เตอร์แบบ Half-Bridge

เนื่องจากแรงดันที่ตกคร่อมขดลวดไพรมารี (กรณีที่ใช้หม้อแปลงเป็นตัวเหนี่ยวนำ) มีค่าเป็นครึ่งหนึ่งของแรงดันด้านอินพุท ทำให้มีค่ากระแสไหลผ่านค่อนข้างสูง (ประมาณ 2 เท่าของ Push-pull)

ส่วนที่ใช้ในการขับสวิตช์ (Drive Switch)

วงจรที่ใช้ในการ Drive Switch ของวงจร Half-Bridge มีหลักการอยู่ 2 วิธี คือ

1. ใช้หลักการของ Saturable Reactor

หลักการนี้จะใช้ขดลวดเป็นหัวใจสำคัญของวงจร โดยจะให้ขดลวดด้านหนึ่งเป็นตัวเหนี่ยวนำให้อีก 2 ด้านทำงานสลับกัน เมื่อเกิดการอิ่มตัวของขดลวดไพรมารี โดยข้อดีของหลักการนี้ คือ ใช้แกน Terroide ซึ่งทำจากสาร Ferrite จึงมีคุณสมบัติที่สามารถทำงานที่ความถี่สูงได้โดยมีค่าการสูญเสียต่ำ แต่มีข้อเสียคือ อิ่มตัวได้ง่าย

2. ใช้หลักการของอิเล็กทรอนิกส์โดยใช้ IC

หลักการนี้จะลดความยุ่งยากของวงจรได้มากเนื่องจากใช้อุปกรณ์หลักคือ ไอซีมาใช้เป็นส่วนออสซิลเลต และสามารถนำไปใช้งานได้ง่าย เนื่องจากไม่ต้องหาจุดการทำงานที่เหมาะสม อีกทั้งยังทำให้ขนาดของบัลลาสต์เล็กลงและมีน้ำหนักเบา แต่มีข้อเสียคือ ค่อนข้างบอบบาง โดยต้องศึกษารายละเอียดและคุณสมบัติเฉพาะตัวของไอซีที่นำมาใช้งาน โดยละเอียด

ในปฏิญานิพนธ์ฉบับนี้ได้เลือกใช้ไอซีเป็นตัวขับสวิตช์ ซึ่งจะได้กล่าวไว้ในเรื่องของไอซี L6574 ในบทที่ 4 ต่อไป

3.1.3 วงจรเรโซแนนซ์ (Resonant)

ปรากฏการณ์เรโซแนนซ์ คือ ปรากฏการณ์ทางไฟฟ้าที่ความถี่ค่าใดค่าหนึ่ง ซึ่งทำให้ค่าอิมพีแดนซ์ของวงจร ($Z = R + X_L + X_C$; ในที่นี้จะกล่าวเฉพาะเรโซแนนซ์แบบอนุกรม) มีค่าเท่ากับค่าความต้านทานพอดิ กล่าวคือ ทำให้ค่า $X_L = X_C$ ณ จุดนี้กระแสที่ไหลผ่านวงจรจะมีค่ามากที่สุดและให้กำลังงานกับวงจรมากที่สุด

จากการทำงานของหลอดฟลูออเรสเซนต์ หลอดจะมีค่าความต้านทานที่สูงมากขณะจุดหลอด และจะลดลงอยู่ในสถานะที่เสถียรภาพ ดังนั้นวงจรที่นำมาประยุกต์ใช้ในการจุดหลอดจึงต้องเป็นวงจรที่ทำงานขึ้นกับโหลด (Load Dependent) คือ สามารถให้แรงดันด้านออกที่สูงมากพอในขณะที่จุดหลอด และลดลงเมื่อหลอดทำงานในสภาวะปกติ ทั้งนี้เมื่อหลอดทำงานที่ความถี่สูง จะเสมือนว่าโหลดที่เป็นความต้านทานเพียงอย่างเดียว ต่างจากการทำงานที่ความถี่ต่ำที่มีค่าอิมพีแดนซ์หลายแบบต่อรวมกันอยู่ ทั้งตัวเหนี่ยวนำ ตัวเก็บประจุและตัวต้านทาน

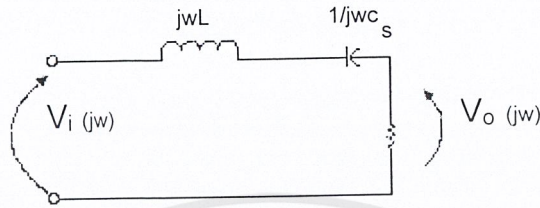
การพิจารณาเลือกชนิดของวงจรเรโซแนนซ์มาประยุกต์ใช้นั้น เราจะพิจารณาที่

อัตราขยาย (Gain) ของวงจร โดยเปรียบเทียบระหว่างแรงดันเข้ากับแรงดันออก ในการวิเคราะห์นี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราจะสมมุติอุปกรณ์ทุกตัวที่ใช้มีคุณสมบัติในอุดมคติ และพิจารณาว่าโหลดฟลูออเรสเซนต์เป็น โหลดที่เป็นความต้านทานเพียงอย่างเดียว ในปฏิญานิพนธ์ฉบับนี้มีการใช้วงจรพื้นฐานเรโซแนนซ์ แบบอนุกรม (Series Resonant) โดยสามารถแบ่งออกเป็น 3 แบบ คือ

1. วงจรเรโซแนนซ์อนุกรมกับโหลด (Series-loaded-Resonant : SLR)

จากรูปที่ 3.4 ความต้านทานที่เป็นโหลดจะต่ออนุกรมกับตัวเหนี่ยวนำและตัวเก็บประจุ



รูปที่ 3.4 แสดงวงจรพื้นฐานเรโซแนนซ์อนุกรมกับโหลด

ซึ่งเราสามารถหาทรานเฟอร์ฟังก์ชัน (Transfer Function) ได้ดังนี้

$$\left| \frac{V_o(j\omega)}{V_i(j\omega)} \right| = \frac{1}{\sqrt{1 + Q_s^2 \left[\frac{\omega}{\omega_s} - \frac{\omega_s}{\omega} \right]^2}}$$

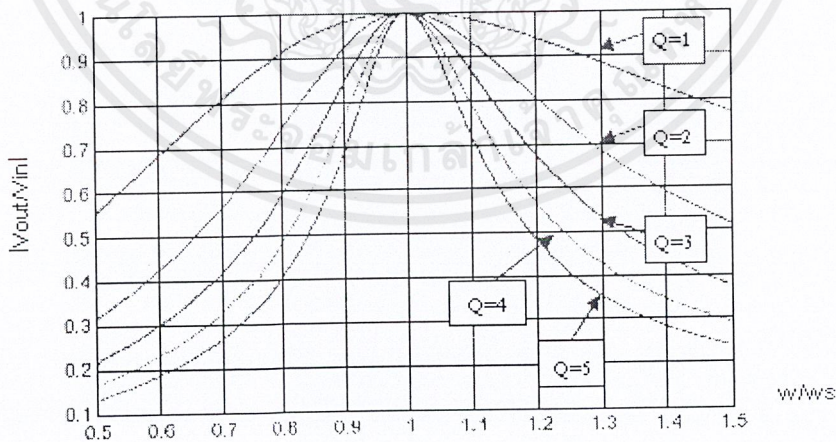
โดยที่

$$\omega_s = \frac{1}{\sqrt{LC_s}}$$

และ

$$Q_s = \frac{\omega_s L}{R} = \frac{1}{\omega_s C_s R}$$

จากทรานเฟอร์ฟังก์ชัน ของวงจร SLR เราสามารถนำมาวาด (Plot) กราฟได้ดังรูปที่ 3.5

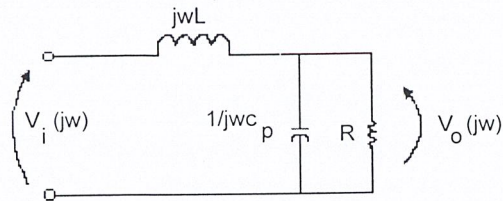


รูปที่ 3.5 กราฟแสดงความสัมพันธ์ระหว่างอัตราขยายเทียบกับความถี่เรโซแนนซ์

ของวงจรเรโซแนนซ์ชนิดอนุกรมกับโหลด(SLR) โดยมีค่า $Q=1-5$

2. วงจรเรโซแนนซ์ขนานกับโหลด (Parallel-loaded-Resonant : PLR)

สำหรับวงจรพื้นฐานแบบนี้ ตัวต้านทานที่จะเป็นโหลดจะต้องขนานกับตัวเก็บประจุแล้ว ต่ออนุกรมกับตัวเหนี่ยวนำ ดังรูปที่ 3.6



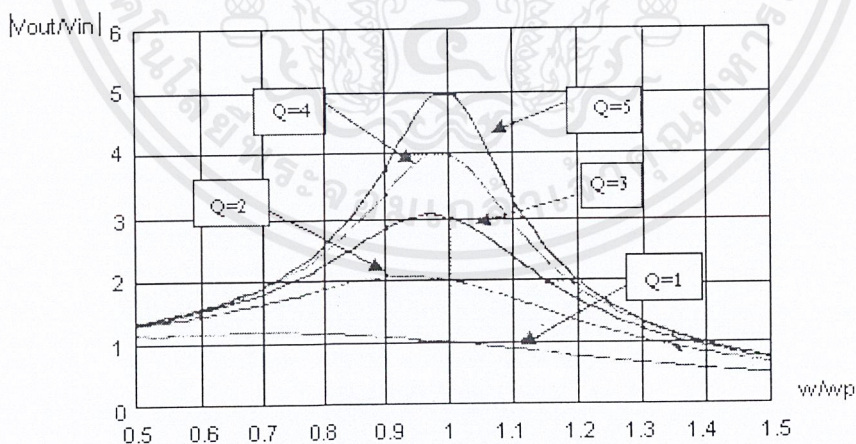
รูปที่ 3.6 วงจรพื้นฐานเรโซแนนซ์ขนานกับโหลด

จากรูปสามารถหาทรานเฟอร์ฟังก์ชันได้ดังนี้

$$\frac{|V_o(j\omega)|}{|V_i(j\omega)|} = \frac{1}{\sqrt{\left[1 - \left[\frac{\omega}{\omega_p}\right]^2\right]^2 + \left[\frac{\omega}{\omega_p Q_p}\right]^2}}$$

โดยที่ $\omega_p = \frac{1}{\sqrt{LC_p}}$ และ $Q_p = \frac{R}{\omega_p L} = \omega_p C_p R$

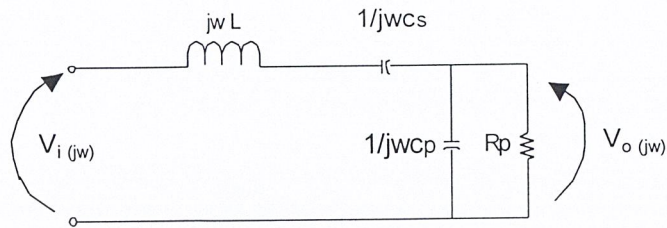
จากทรานเฟอร์ฟังก์ชันของ PLR เราสามารถนำมาวาดกราฟได้ดังรูป



รูปที่ 3.7 กราฟแสดงความสัมพันธ์ระหว่างอัตราขยายเทียบกับความถี่เรโซแนนซ์ของวงจรเรโซแนนซ์ขนานกับโหลด (PLR) โดยมีค่า $Q = 1-5$

3. วงจรพื้นฐานเรโซแนนซ์อนุกรม-ขนานกับโหลด (Series-parallel-Induct-Resonant : SPLR)

วงจรสุดท้ายเป็นวงจรที่มีการต่อทั้งอนุกรมและขนานอยู่ในวงจรเดียวกัน ลักษณะการต่อวงจรดังรูปที่ 3.8

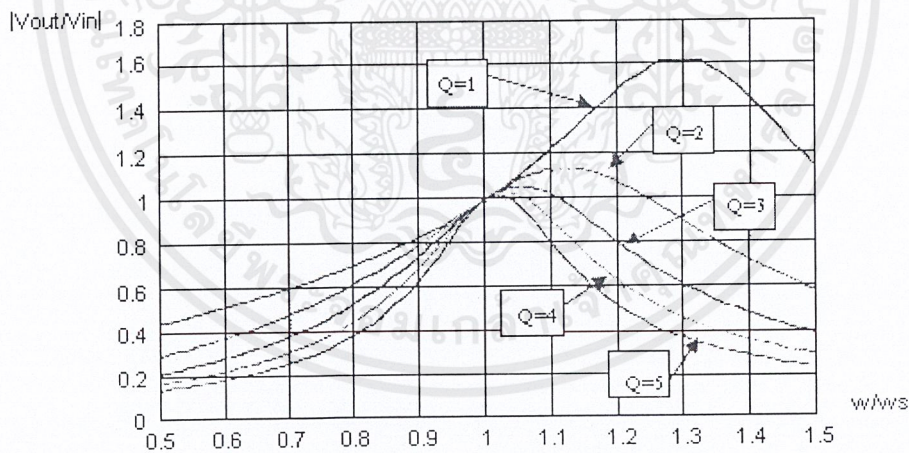


รูปที่ 3.8 วงจรพื้นฐานเรโซแนนซ์อนุกรม-ขนานกับโหลด

จากรูปสามารถเขียนเป็นทรานเฟอร์ฟังก์ชันกรณีที $C_p = C_s$ ได้ดังนี้

$$\left| \frac{V_o(j\omega)}{V_i(j\omega)} \right| = \frac{1}{\sqrt{\left[2 - \left[\frac{\omega}{\omega_p} \right]^2 \right]^2 + Q_s^2 \left[\frac{\omega}{\omega_s} - \frac{\omega_s}{\omega} \right]^2}}$$

จากทรานเฟอร์ฟังก์ชันของ SPLR เราสามารถนำมาวาด กราฟได้ดังรูป เมื่อ $C_s = C_p$



รูปที่ 3.9 กราฟแสดงความสัมพันธ์ระหว่างอัตราขยายเทียบกับความถี่เรโซแนนซ์ของวงจรเรโซแนนซ์ชนิดอนุกรม-ขนานกับโหลด (SPLR) โดยมีค่า $Q = 1-5$

จากกราฟทั้ง 3 แบบเราจะพบว่าวงจรเรโซแนนซ์ทุกแบบจะทำงานเป็นวงจรกรองความถี่ โดยที่ SLR และ SPLR จะเป็นวงจรกรองความถี่แบบ Band Pass Filter ในขณะที่วงจร PLR จะเป็นวงจรกรองความถี่แบบ Low Pass Filter

จากรูปที่ 3.5 จะพบว่าวงจร SLR ให้ค่าอัตราขยาย (Gain) ได้มากที่สุดไม่เกิน 1 ซึ่งหมายความว่า การนำวงจร SLR มาประยุกต์ใช้กับบัลลาสต์อิเล็กทรอนิกส์นั้น แรงดันด้านเข้าต้องมียิ่งกว่าแรงดันที่ใช้ในการจุดหลอดฟลูออเรสเซนต์ หรือเราอาจจำเป็นต้องใช้หม้อแปลงปรับแรงดันสูงขึ้นมาเพื่อช่วยในการจุดหลอด ดังนั้นเราจึงไม่นำวงจรนี้มาใช้

จากรูปที่ 3.7 จะพบว่าค่า Gain นั้นจะเป็นสัดส่วนโดยตรงกับความต้านทานของโหลด ดังนั้นจากคุณสมบัติดังกล่าวจะทำให้แรงดันด้านออกมีค่าสูงมากพอในการจุดหลอด และค่า Gain ที่ได้จะมีค่ามากทำให้เหมาะสมที่จะใช้งาน โดยที่แรงดันด้านเข้ามีค่าแรงดันต่ำได้

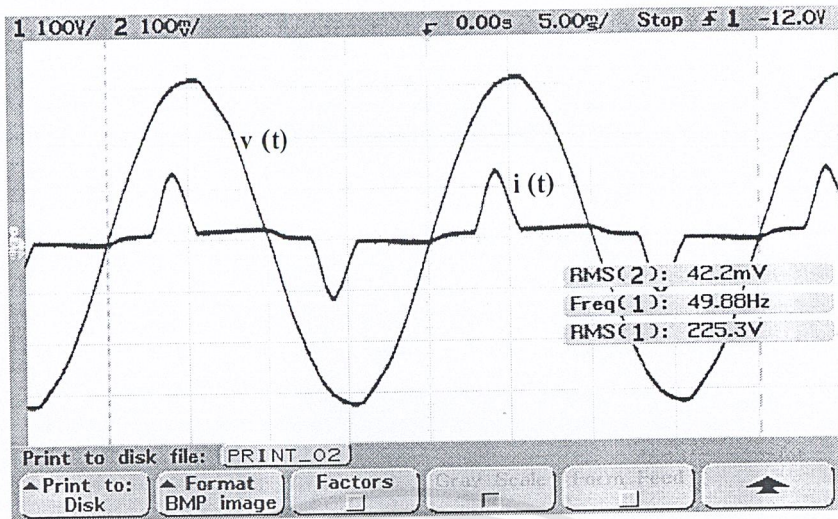
จากรูปที่ 3.9 จะพบว่าค่า Gain ที่วงจรสามารถให้ได้มีค่ามากกว่า 1 แต่ถึงอย่างไรก็ตาม หากแรงดันด้านเข้ามีค่าแรงดันต่ำ ก็อาจทำให้แรงดันด้านออกมีไม่มากพอที่จะจุดหลอด จำเป็นต้องใช้หม้อแปลงปรับแรงดันให้สูงขึ้นมาเพื่อช่วยในการจุดหลอด

โดยสรุปแล้วจะเห็นได้ว่า หากมีการนำวงจรพื้นฐานเรโซแนนซ์มาประยุกต์เป็นบัลลาสต์อิเล็กทรอนิกส์ที่มีแรงดันด้านเข้าต่ำแล้ว วงจรเรโซแนนซ์แบบอนุกรมชนิดขนานกับโหลด (PLR) จะเหมาะสมมากที่สุด

3.2 ส่วนประกอบเพิ่มเติมจากบัลลาสต์อิเล็กทรอนิกส์

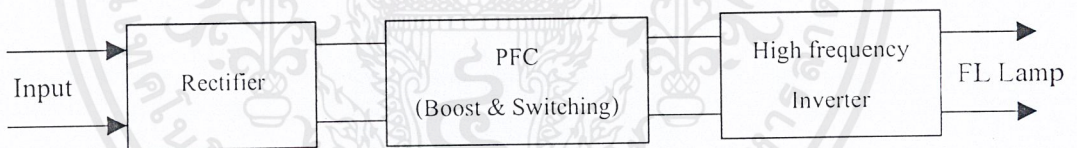
3.2.1 ส่วนปรับปรุงค่าเพาเวอร์แฟกเตอร์ (Power Factor Correction : PFC)

สัญญาณที่ออกมาจากส่วน Full-Bridge Rectifier [1] จะมีค่าพาวเวอร์แฟกเตอร์ต่ำ (ประมาณ 0.5-0.7) มีฮาร์โมนิกและ Ripple สูง ดังนั้นเพื่อให้สัญญาณมีความเรียบมากขึ้น การปรับปรุงค่าเพาเวอร์แฟกเตอร์ (PFC) และลดทอนความผิดเพี้ยนของสัญญาณ (Harmonic Distortion) จึงทำได้โดยการต่อตัวเก็บประจุกรองสัญญาณ (Capacitor Filter : C_f) ขนานกับส่วนเอาต์พุตของวงจร Rectifier โดย Rectifier จะทำงานเมื่อแรงดันของแหล่งจ่ายมีค่ามากกว่าแรงดันที่ C_f ผลที่ได้คือกระแสจะถูกดึงจากแหล่งจ่ายเป็นระยะเวลาดังนั้น สังกะสีได้จากรูปที่ 3.10 รูปคลื่นกระแสจะเป็นสัญญาณ Sine ที่สั้นเป็นผลทำให้เกิดฮาร์โมนิก



รูปที่ 3.10 กราฟแสดงแรงดันและกระแสของแหล่งจ่ายไฟก่อนการปรับปรุงค่าพาวเวอร์แฟกเตอร์

ถึงแม้ว่าการต่อ C_F เข้ากับวงจร Rectifier ทำให้สัญญาณมีความเรียบมากขึ้น แต่ก็ทำให้ค่า I_{Peak} และ I_{RMS} ของทางด้านอินพุตมีค่าสูงมากขึ้น เกิด Overcurrent ในสายนิวตรอนและในระบบไฟฟ้า 3 เฟส จึงใช้หลักการสวิตซ์ซิ่ง (PFC preregulator) ต่อระหว่างวงจร Rectifier กับ C_F เพื่อลดทอนกระแสหลักที่เป็น Guasi-sinusoidal ทำให้กระแสอินเฟสกับแรงดันมากที่สุด และค่าพาวเวอร์แฟกเตอร์มีค่าใกล้เคียง 1 มากขึ้น



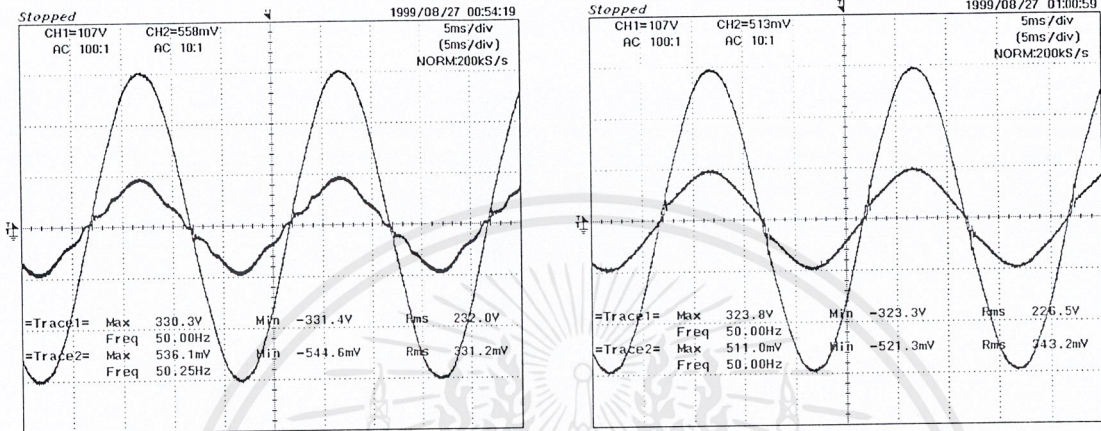
รูปที่ 3.11 หลักการพื้นฐานของบัลลาสต์อิเล็กทรอนิกส์

คอนเวอร์เตอร์ทั่วไปที่ใช้กับบัลลาสต์อิเล็กทรอนิกส์นั้น นิยมใช้การสวิตซ์ซิ่งชนิดบูสต์คอนเวอร์เตอร์ (Boost Converter) คือ มีการเพิ่มแรงดันไฟฟ้ากระแสตรงที่ออกจากวงจร Rectifier ให้มีค่ามากขึ้น ซึ่งมีข้อได้เปรียบกว่าแบบอื่น ๆ คือ

- ใช้ส่วนประกอบภายนอกน้อยมาก ทำให้มีราคาถูก
 - ตัวเหนี่ยวนำในวงจร Boost จะต่อระหว่างวงจร Rectifier กับวงจรสวิตซ์ซิ่ง ทำให้ค่า di/dt ด้านอินพุตต่ำ เป็นการป้องกันการเกิดสัญญาณรบกวนด้านอินพุต
 - เป็นการสวิตซ์ซิ่งจากแหล่งจ่ายที่มีกราวด์ ทำให้ต่อการควบคุมการสวิตซ์ซิ่งง่ายขึ้น
- อย่างไรก็ตาม การใช้หลักการนี้ จะทำให้แรงดันไฟตรงที่ออกจากวงจร Boost มีค่ามากกว่าแรงดันไฟตรงที่ออกจากวงจร Rectifier และการไม่แยกวงจร (Isolate) ระหว่างอินพุตและ

เอาที่พุด ทำให้เมื่อเกินสภาวะผิดปกติขึ้นที่ตำแหน่งจ่ายแล้วจะสามารถส่งผ่านไปยังด้านอินพุทของ วงจร Boost ได้

การปรับปรุงค่าตัวประกอบกำลัง [9] และการลดทอนความผิดเพี้ยนของสัญญาณทำได้ 2 วิธี คือ การปรับปรุงแบบพาสซีฟ (Passive Method) และการปรับปรุงแบบแอคทีฟ (Active Method)



(ก) มิวจรปรับปรุง p.f แบบพาสซีฟ

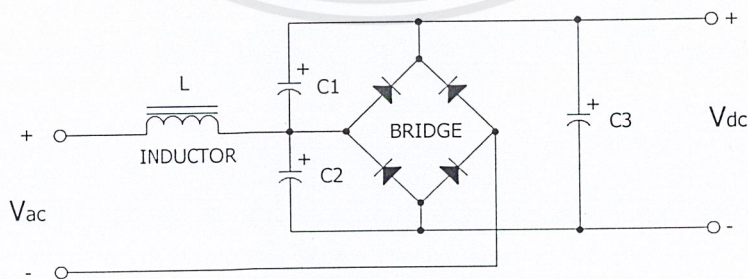
(ข) มิวจรปรับปรุง p.f แบบแอคทีฟ

รูปที่ 3.12 แสดงแรงดันและกระแสทางด้านอินพุทของบัลลาสต์อิเล็กทรอนิกส์

1. Passive power factor correction

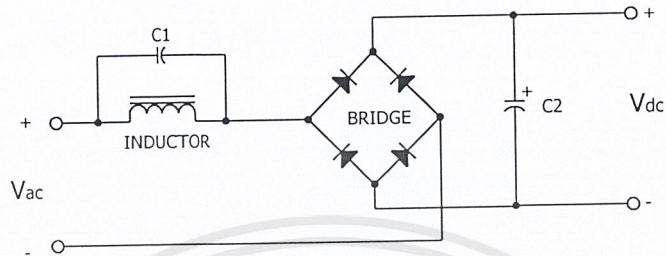
การปรับปรุงค่าเพาเวอร์แฟกเตอร์ และลดทอนความผิดเพี้ยนของสัญญาณ ด้วยวิธี Passive Correction จะใช้ตัวเหนี่ยวนำและตัวเก็บประจุเป็นอุปกรณ์หลักของวงจร มีลักษณะการต่อ L กับ C เข้ากับวงจร 5 แบบด้วยกัน

แบบที่ 1 ต่อ LC Series Network เข้ากับวงจร โดยต่ออยู่ด้านหน้าวงจร Rectifier การคำนวณค่า L, C ที่เหมาะสมจะคำนวณที่ 2.5-3 เท่าของความถี่ของแหล่งจ่าย



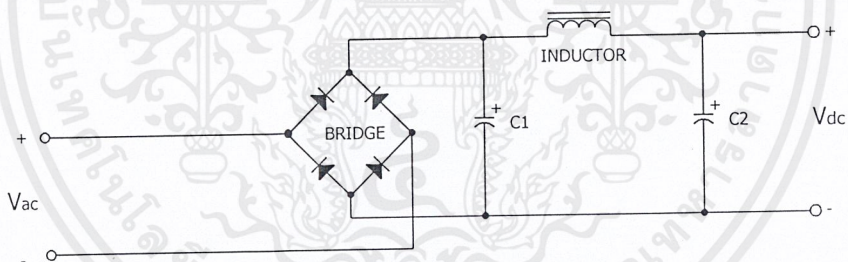
รูปที่ 3.13 Passive power factor correction แบบที่ 1

แบบที่ 2 ต่อ LC Parallel Resonant ตรงตำแหน่งเดียวกับแบบที่ 1 ข้อดีของ วงจรนี้จะช่วยลดทอนสัญญาณฮาร์โมนิกส์อันดับที่ 3 และปรับปรุงค่าเพาเวอร์แฟกเตอร์ให้ดีขึ้น อีกทั้งยังได้เปรียบในเรื่องของราคาและขนาดของวงจรที่ไม่ใหญ่ แต่มีข้อเสีย คือ ฮาร์โมนิกส์ในอันดับที่สูงกว่าอันดับที่ 3 จะยังปรากฏอยู่และการพันตัวเหนี่ยวนำให้เสียงครางอยู่ในระดับที่ยอมรับได้ค่อนข้างยาก



รูปที่ 3.14 Passive power factor correction แบบที่ 2

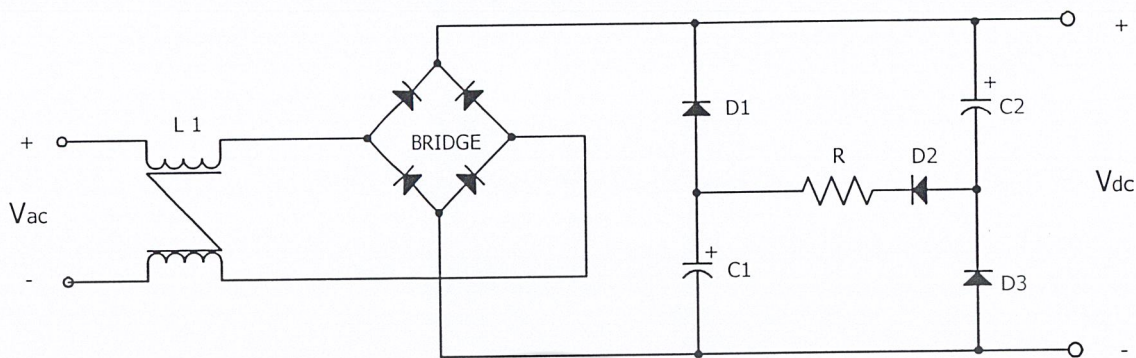
แบบที่ 3 มีลักษณะของวงจรคล้ายกับแบบที่ 1 คือ ใช้ LC Series Network แต่นำไปต่อด้านหลังของวงจร Rectifier มีข้อดีคือ ให้ค่าเพาเวอร์แฟกเตอร์ที่ดี และมีตัวเหนี่ยวนำขนาดเล็ก ทำให้ราคาอุปกรณ์ไม่แพง แต่มีข้อจำกัดในการปรับปรุงค่าการลดทอนความผิดเพี้ยนของสัญญาณ (Harmonics Distortion)



รูปที่ 3.15 Passive power factor correction แบบที่ 3

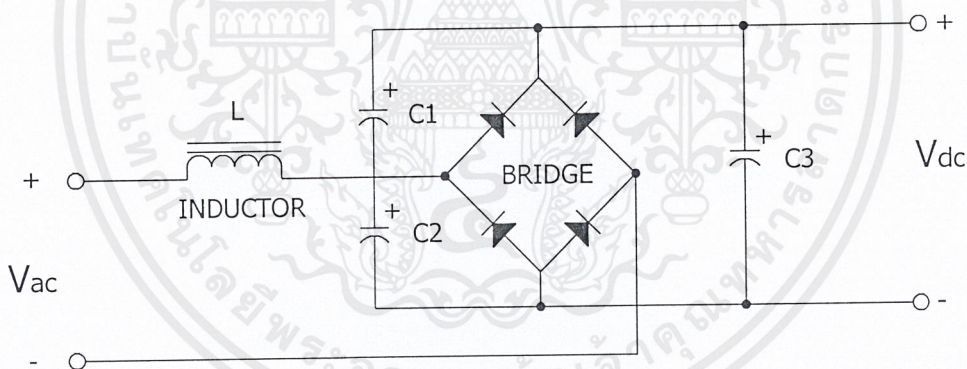
แบบที่ 4 เป็นวิธีการปรับปรุงค่าเพาเวอร์แฟกเตอร์ หรือที่รู้จักกันในชื่อของ “Valley fill” เป็นวงจรที่ช่วยปรับค่าเพาเวอร์แฟกเตอร์ และลดทอนความผิดเพี้ยนของสัญญาณให้พอเหมาะ โดยตัวเก็บประจุ C_1 และตัวเก็บประจุ C_2 จะถูก Charge ด้วยแรงดันค่ายอดของแหล่งจ่าย ทำให้แรงดันตกคร่อมตัวเก็บประจุแต่ละตัวมีขนาดเป็นครึ่งหนึ่งของแรงดันค่ายอดของแหล่งจ่าย เมื่อแรงดันของแหล่งจ่ายลดลงต่ำกว่า 50% ตัวเก็บประจุแต่ละตัวจะทำการ Discharge ไปยังโหลดแทนแหล่งจ่าย เพื่อป้องกันไม่ให้แรงดันคร่อมโหลดเป็นศูนย์ ดังนั้นขนาดของตัวเก็บประจุจะต้องสามารถชดเชย Ripple ที่เกิดขึ้นได้ประมาณ 50 % ผลของฮาร์โมนิกส์ที่เกิดขึ้นจะถูกลดทอนลงประมาณ 75 % และเมื่อต่อ L อนุกรมกับ D_2 แล้วทำให้การลดทอนผลของฮาร์

โมดูลส์จะมีค่าสูงขึ้นอีกด้วย ส่วนคู่ L ที่ต่อหน้า Bridge Rectifier หรือที่เรียกว่า balun นั้นจะช่วยป้องกันภาวะ Transient ที่เกิดขึ้นและช่วยกำจัด Radio Frequency Interference (RFI)



รูปที่ 3.16 Passive power factor correction แบบที่ 4

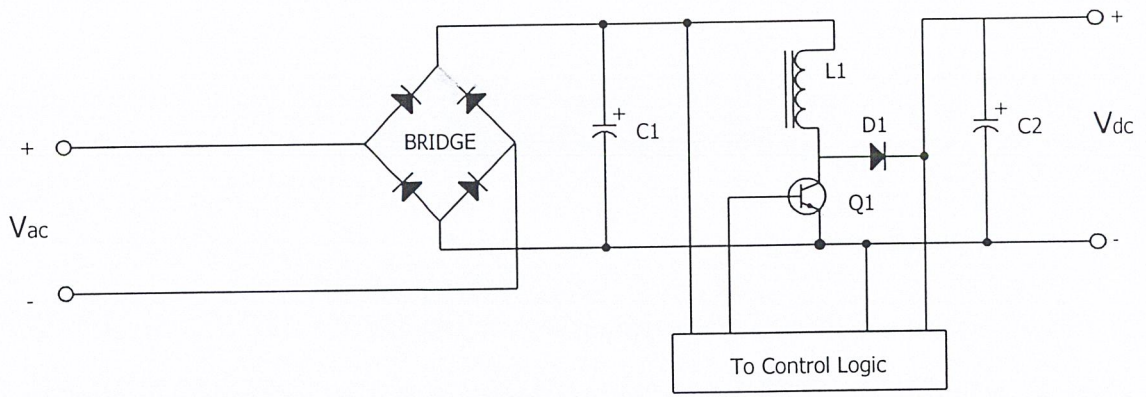
แบบที่ 5 เป็นวงจรอีกแบบหนึ่ง ช่วยลดพลังงานของฮาร์โมนิกส์ที่เกิดขึ้น โดยจะเรโซแนนซ์กับสัญญาณฮาร์โมนิกส์อันดับที่ 3 ส่วนพลังงานฮาร์โมนิกส์อันดับอื่นยังสามารถไหลผ่านโหลดได้ ทำให้อุปกรณ์ที่ต่อภายในวงจรมีขนาดที่เล็กลงได้



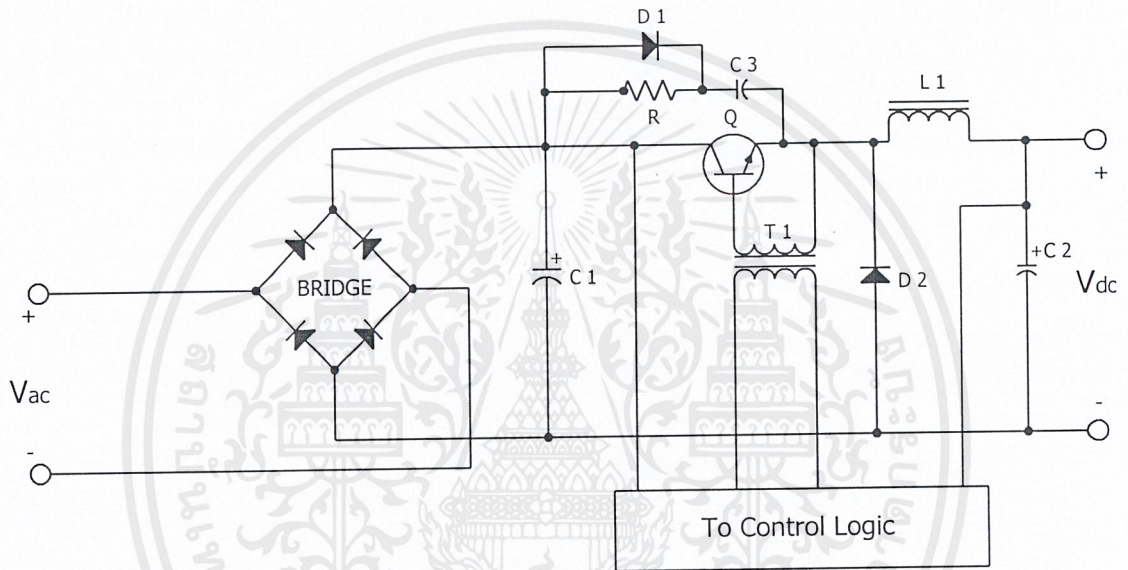
รูปที่ 3.17 Passive power factor correction แบบที่ 5

2. Active power factor correction

จากรูปที่ 3.18 (ก) และ (ข) จะเห็นว่าส่วนประกอบของวงจรแบบ Active ซึ่งมีลักษณะเหมือนกับวงจร Flyback หรือ วงจร Boost แต่ที่ต่างกันคือจะใช้ค่าตัวเก็บประจุ C_1 มีขนาดเล็กเป็นตัวกรองสัญญาณรบกวนและจะใช้ตัวเก็บประจุ C_2 ขนาดใหญ่เป็นตัวกรองสัญญาณ (C_r) สามารถปรับ Duty cycle เพื่อควบคุมแรงดันเอาต์พุตและปรับแรงดันอินพุตให้ Ripple มีค่าเป็นศูนย์ นิยมนำไปต่อใช้กับแหล่งจ่ายไฟ (power supply)



(ก) boost



(ข) buck

รูปที่ 3.18 Active power factor correction

เปรียบเทียบคุณสมบัติต่างๆ ระหว่างแบบ Passive และแบบ Active

1) ราคา

Passive - ถูก เพราะมีอุปกรณ์หลักเพียงตัวเหนี่ยวนำและตัวเก็บประจุเท่านั้น

Active - แพง เพราะมีวงจรมอเตอร์อิเล็กทรอนิกส์สำหรับควบคุมการทำงาน

2) Regulation

Passive - ปรับแรงดันให้คงที่ได้แต่ไม่ละเอียดและไวมากนัก จึงเหมาะกับพื้นที่ที่มีแรงดันคงที่ เช่น ภาคกลาง เป็นต้น

Active - ใช้ปรับแรงดันให้คงที่ได้ละเอียด และไว เพราะใช้ Control Logic จึงเหมาะกับพื้นที่ที่มีแรงดันแกว่งมาก เช่น ภาคใต้ เป็นต้น

3) ขนาด (พิจารณาเมื่อใช้คู่กับหลอดฟลูออเรสเซนต์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหามาใช้อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Passive - เมื่อใช้กับกำลังไฟฟ้าสูงๆ จะมีขนาดใหญ่มาก

Active - ไม่มีปัญหาเรื่องขนาดและน้ำหนักเมื่อใช้กำลังไฟฟ้าสูงๆ เนื่องจากเป็น วงจรอิเล็กทรอนิกส์ ขนาดจึงไม่ใหญ่มากนัก

เมื่อพิจารณาจากคุณสมบัติต่างๆ แล้ว ถ้านำวงจร PFC ไปใช้งานในบัลลาสต์ ควรที่จะต้องมี ขนาดเล็ก น้ำหนักเบา และมีความเสถียรภาพเพื่อให้การทำงานของหลอดฟลูออเรสเซนต์ดี ดังนั้น จะเห็นว่าวงจรแบบ Active จะดีกว่าแบบ passive ในปฏิญญาฉบับนี้ได้นำไอซี L6561 มา ใช้ ซึ่งจะกล่าวถึงรายละเอียดในบทต่อไป

3.2.2 ส่วนควบคุมการหรี่แสง (Dimmable Control)

ในส่วนควบคุมการหรี่ไฟ เราจะอาศัยหลักการเพิ่มและลดกำลังไฟฟ้าของหลอดไฟ โดยค่าความสว่างของหลอดไฟจะมีค่าแปรตามกำลังไฟฟ้า ตามปกติแล้วตัวแปร 3 ตัวที่สามารถใช้ในการปรับกำลังไฟฟ้าของหลอดฟลูออเรสเซนต์ คือ DC Link Voltage, Duty ratio และ Switching Frequency ของวงจรอินเวอร์เตอร์

1. DC Link Voltage Control

DC Link คือวงจรส่วนที่อยู่ระหว่างวงจร Rectifier กับวงจร Inverter เช่น วงจร ทรานส์ดิวเดอร์หรือวงจรคอนเวอร์เตอร์ เป็นต้น โดยรับไฟกระแสตรงจากวงจร Rectifier แล้วส่งต่อไปให้กับวงจรอินเวอร์เตอร์ต่อไป ในส่วนของบัลลาสต์อิเล็กทรอนิกส์ วงจร DC Link คือส่วนของ Boost Converter (PFC) นั้นเอง

หลักการทำงาน เมื่อมาใช้กับบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้

- 1) ควบคุมแรงดันไฟกระแสตรงด้านออกของวงจร Boost Converter เพื่อควบคุมกำลังไฟฟ้าของหลอดไฟ
- 2) ใช้ค่า duty cycle (Duty Cycle) ที่คงที่ (ใกล้กับ 0.5) สำหรับการสวิตช์วงจร Half-Bridge Inverter เพื่อให้กระแสที่จ่ายให้หลอดมีความต่อเนื่องในช่วงกว้าง ทำให้ควบคุมการสวิตช์ซึ่งได้ง่ายขึ้น
- 3) Boost Converter ควรมีความถี่การสวิตช์ที่คงที่เพื่อให้ค่าตัวเหนี่ยวนำและตัวเก็บประจุของวงจรเรโซแนนซ์เป็นค่าที่เหมาะสมกับการจุดหลอด

ข้อดีของ DC Link Voltage Control

- 1) มีประสิทธิภาพสูง เพราะเราสามารถเลือกความถี่ที่ใช้ในการ Switching ครอบคลุมความถี่เรโซแนนซ์ได้ เพื่อให้ค่า Power Reactive loss มีค่าต่ำที่สุด
- 2) สามารถออกแบบอุปกรณ์ Reactive ได้ง่ายเพราะความถี่ที่ใช้คงที่
- 3) Zero Voltage Switching สามารถใช้ได้ในช่วงกว้างประมาณ 5-10 % ของกำลังหลอดไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

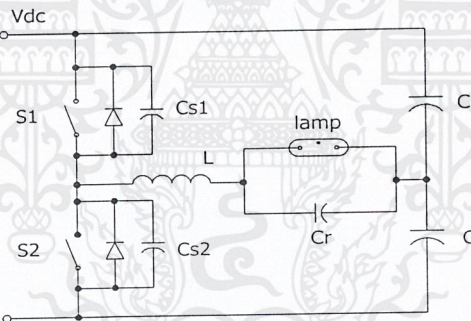
- 4) การควบคุมกำลังไฟฟ้าเป็นแบบ linear
- 5) ราคาต่ำ เพราะสามารถใช้ MOSFET และตัวเก็บประจุที่มีค่าแรงดันต่ำ
- 6) กระแสที่ไหลผ่านหลอดจะเป็นสัดส่วนกับแรงดันกระแสตรงของคอนเวอร์เตอร์ การหรี่แสงจะเป็นเส้นตรงเมื่อเทียบกับแรงดันกระแสตรงของคอนเวอร์เตอร์ ขณะเปลี่ยนแปลง

ข้อเสียของ DC Link Voltage Control

ที่ V_{DC} ต่ำมาก ๆ จะทำให้สูญเสียการ Soft Switching กระแสที่ไหลผ่าน L จะไม่ต่อเนื่อง ทำให้ไม่สามารถรับความสว่างของหลอดได้ในย่านแรงดันต่ำๆ แต่การทำงานลักษณะนี้จะไม่เป็นปัญหามากนักเพราะ Switching Stress และความสูญเสียที่ค่า V_{DC} ต่ำๆ จะมีค่าน้อยมาก

2. Duty Cycle Control

วิธีที่ง่ายที่สุดในการปรับค่ากำลังไฟฟ้าของโหนดในวงจร Half-Bridge Inverter คือ การควบคุม Duty Cycle ของสวิตช์ S_1 และ S_2 และทำการ Switch ที่ Zero Voltage โดยค่า Duty Cycle อุดมคติ คือ 0.5 แต่ในทางปฏิบัติ ค่าที่มากที่สุดจะมีค่าน้อยกว่า 0.5 และมี Dead time เพียงเล็กน้อย



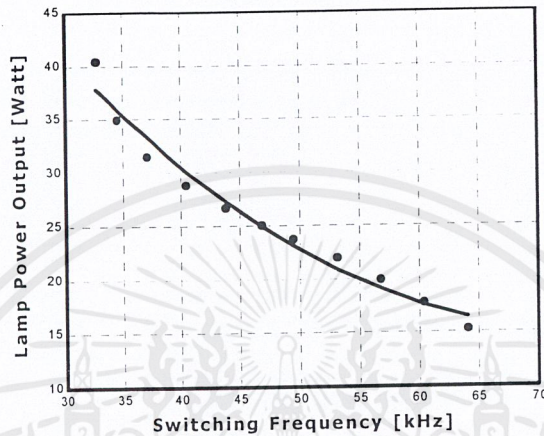
รูปที่ 3.19 วงจร Duty Cycle Control

วิธีการนี้มีข้อเสียคือ ขณะที่สวิตช์ทำงานที่ Zero Voltage หากกระแสของขดลวดเหนี่ยวนำต่อเนื่องและตามหลังแรงดันจะมีค่าไม่เป็นศูนย์ อาจทำให้อุปกรณ์เสียหายได้ อย่างไรก็ตามเราสามารถลดความรุนแรงของกระแสได้โดยการใช้ Snubber Capacitor ต่อขนานเข้าไป ทำให้กระแสมีค่าใกล้เคียงศูนย์

ข้อดีของวงจรนี้คือ ขณะที่ทำงานที่ Zero Voltage ค่า EMI และความเครียดของการสวิตช์ในตัวสวิตช์จะลดลงอย่างมาก อย่างไรก็ตามหากค่า Duty Cycle มีค่าน้อยมาก (ช่วง Turn on น้อยกว่า Turn off) กระแสที่ไหลผ่านขดลวดจะไม่ต่อเนื่อง สภาวะ Zero Voltage จะไม่เกิดขึ้น จะทำให้สวิตช์เกิดความเครียดสูงเพราะแรงดันของ DC Link มีค่าสูงมาก กรณีเช่นนี้ จะทำให้เกิด EMI มากขึ้น และระบบขาดความน่าเชื่อถือลง

3. Switching Frequency Control

วงจรมีใช้หลักการควบคุมความถี่การ Switching เพื่อควบคุมกำลังไฟฟ้า วิธีนี้นิยมกันมากในการควบคุมการหรี่ไฟ ถ้าความถี่เพิ่มมากขึ้น ค่าอิมพีแดนซ์ L จะมากขึ้น ทำให้กระแสที่ไหลผ่าน L มีค่าลดลง เราสามารถสังเกตความสัมพันธ์ได้ดังแสดงในรูป จะเห็นว่ากำลังไฟฟ้าของหลอดลดลง (แสงสว่างลดลง) เมื่อเพิ่มความถี่ Switching



รูปที่ 3.20 ความสัมพันธ์ระหว่างกำลังไฟฟ้ากับความถี่ในการ Switching

ข้อเสียของ Switching Frequency Control คือ วงจรอินเวอร์เตอร์จะทำให้เกิด Soft Switching ที่ค่าโหลดต่ำๆ (หลอดสว่างเต็มที่) ได้ยาก เกิดความเครียดและ EMI ขึ้นที่ตัวสวิตช์ ผลเกิดการสูญเสียที่ตัวสวิตช์ซึ่งเพิ่มขึ้น ทำให้ประสิทธิภาพลดลง นอกจากนี้หลอดฟลูออเรสเซนต์จะมีการแผ่รังสีอินฟราเรดออกมาในความถี่เดียวกับรีโมทคอนโทรล (Remote Control) จึงควรระมัดระวังการส่งผลกระทบต่อการทำงานของรีโมท หากต้องใช้ความถี่ในการสวิตช์สูง และเมื่อหลอดเกิดสถานะผิดปกติจะทำให้กระแสไม่ต่อเนื่องกลายเป็นการเปิดวงจร (Open Circuit) โดยเฉพาะที่ความถี่ต่ำกว่าที่จำกัดไว้

ข้อดีของ Switching Frequency Control คือ ช่วงความกว้างของการปรับค่ากำลังไฟฟ้ามืดสว่างมาก สามารถปรับได้ระดับต่ำกว่าวิธีอื่นๆ จนถึงระดับสูงสุด (หลอดสว่างเต็มที่) โดยกำหนดได้จากช่วงความกว้างของความถี่ในการสวิตช์ และกระแสที่ไหลผ่านหลอดจะแปรผกผันกับความถี่การควบคุมการหรี่ไฟจะมีค่าราบเรียบ (Smooth)

จะเห็นว่าการควบคุมการหรี่ไฟโดยใช้วิธี Switching Frequency Control สามารถปรับระดับความสว่างได้ในย่านที่กว้างกว่าวิธีอื่นๆ ทำให้สามารถรองรับการใช้งานได้ในสถานะต่างๆ ได้มากกว่า และสามารถป้องกันการแผ่รังสีได้โดยการใส่วงจรลงในโครงเหล็กได้ในปริมาณ

บทที่ 4

วงจรการทำงาน

วงจรการทำงานของบัลลาสต์อิเล็กทรอนิกส์หรือแสงได้ ส่วนที่เพิ่มเติมจากวงจรของบัลลาสต์อิเล็กทรอนิกส์ทั่วไป ในปฏิญญาพันธบัตรฉบับนี้ได้เลือกส่วนต่างๆ ดังต่อไปนี้

4.1 ส่วนปรับปรุงค่าพาวเวอร์แฟกเตอร์ (Power Factor Correction : PFC)

4.1.1 วิธีการควบคุมการปรับปรุงค่าพาวเวอร์แฟกเตอร์ มีอยู่ 2 วิธีคือ [1]

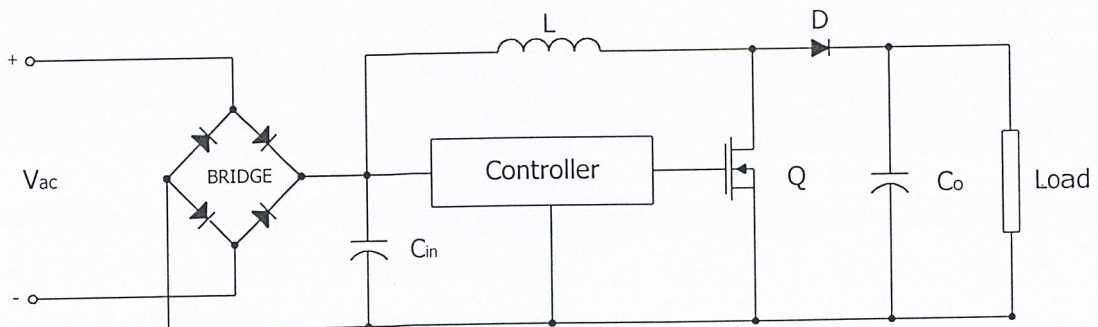
1) คงที่ความถี่ของกระแสเฉลี่ยในโหมบคของ PWM

วิธีนี้มีการควบคุมการทำงานที่ซับซ้อน ตัวเหนี่ยวนำในวงจรต้องทำงานในสถานะต่อเนื่องตลอด จึงสามารถทำงานที่กำลังไฟสูงๆ ได้

2) คงที่เวลา On-time ของตัวสวิตช์ และปรับความถี่ในการสวิตช์ (Transition Mode:TM)

วิธีที่สองนี้มีการควบคุมที่ง่าย ตัวเหนี่ยวนำทำงานในสถานะ boundary ระหว่างสถานะต่อเนื่องและไม่ต่อเนื่อง ทำงานโดยใช้กระแสสูงสุดที่สูงมาก จึงนิยมใช้กับวงจรที่มีกำลังไฟฟ้าต่ำๆ (น้อยกว่า 150 วัตต์) ต่อกับวงจรภายนอกไม่มาก และราคาไม่แพง

หลักการการทำงานของ TM คือ รับแรงดันไฟฟ้ากระแสสลับจากแหล่งจ่าย จากนั้นจะถูกเรียงกระแส (Rectify) ให้เป็นแรงดันไฟฟ้ากระแสตรงโดยผ่านวงจร Bridge Rectifier แล้วส่งผ่านไปยังส่วนของวงจร Boost โดยในส่วนของวงจร Boost จะประกอบด้วยตัวเหนี่ยวนำ, ตัวสวิตช์ (มอสเฟต), ไดโอด, ตัวเก็บประจุด้านเอาท์พุท และส่วนควบคุม โดยมีเป้าหมาย คือ ทำการเลื่อนมุมระหว่างแรงดันและกระแสให้ตรงกัน (Inphase) และพยายามรักษาสัญญานรูปคลื่นกระแสให้เป็นรูป Sine เพื่อปรับปรุงค่าพาวเวอร์แฟกเตอร์ให้ดีขึ้น ในปฏิญญาพันธบัตรฉบับนี้ได้เลือกไอซี L6561 มาใช้งาน

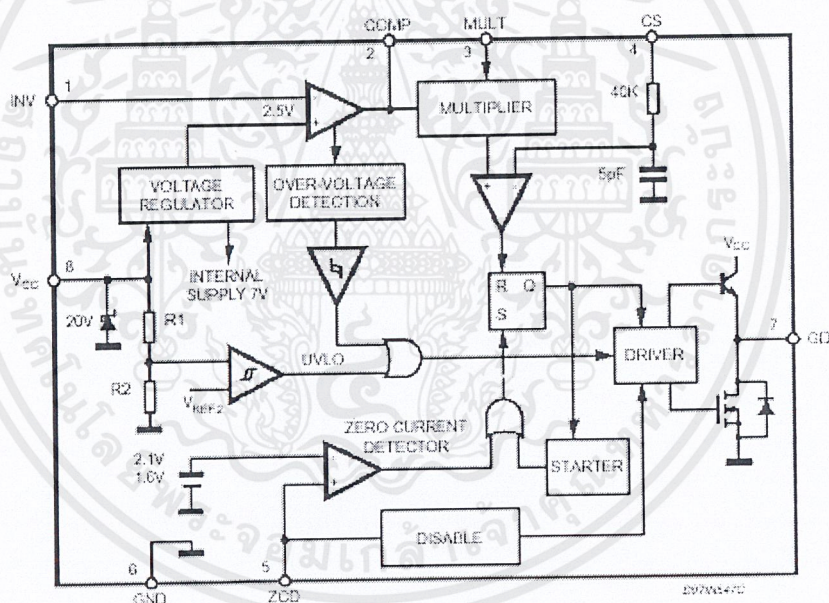


รูปที่ 4.1 วงจรการทำงานของ TM PFC Operation ที่ใช้กับไอซี L6561

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 คุณสมบัติของไอซี L6561

1. ใช้งานได้ที่แรงดันอินพุทในช่วงกว้างตั้งแต่ 85-265 โวลต์ มีค่า THD ต่ำ
2. สำหรับการป้อนแรงดันย้อนกลับ มี Low Pass Filter ภายในตัวจึงไม่ต้องต่อจากภายนอกช่วยลดจำนวนอุปกรณ์ในการคำนวณ
3. มี Under Voltage Lockout ด้วย Hysteresis
4. ใช้กระแสขณะเริ่มต้น (Start up Current) และกระแสระหว่างการทำงาน (Stand by Current) ต่ำ (μA) จึงไม่สิ้นเปลืองพลังงานมากนอกจากนี้ยังให้กระแสเอาต์พุตสำหรับการขับสวิตช์ MOSFET มีค่า $\pm 400 \text{ mA}$
5. อุปกรณ์ภายในมีความคลาดเคลื่อนเพียง 1%
6. ส่วนที่มีความเสียหายจะถูกตัดออกและมีการลดกระแสเลี้ยงวงจร
7. มีระบบป้องกันแรงดันเกิน (Over Voltage) 2 ระดับ
8. มี RC Filter สำหรับ Current sense



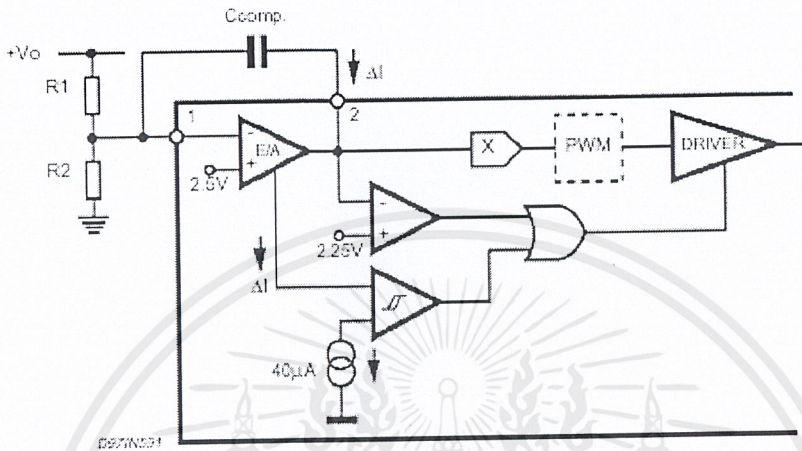
รูปที่ 4.2 วงจรภายในของ L6561

4.1.3 วงจรการทำงานภายในของไอซี L6561

เริ่มจากการทำงานของ Error Amplifier (E/A) โดยเปรียบเทียบสัญญาณแรงดันที่ได้มาจากการแบ่งแรงดันกันระหว่างตัวต้านทาน 2 ตัวที่ต่อภายนอกที่ขา 1 (INV) กับแรงดันอ้างอิงภายใน (2.5 โวลต์) สร้างเป็นสัญญาณเอาต์พุตที่ต่างกัน (Error Signal) ของ E/A และจะต่อตัวเก็บประจุภายนอกที่ขา 2 (COMP) เพื่อใช้สำหรับแก้ไขความถี่ โดยต้องมีช่วงความถี่ (Bandwidth) ที่แคบ เพราะเอาต์พุตของ E/A ต้องคงที่ เพื่อให้ได้ค่าพาวเวอร์แฟกเตอร์ที่สูง

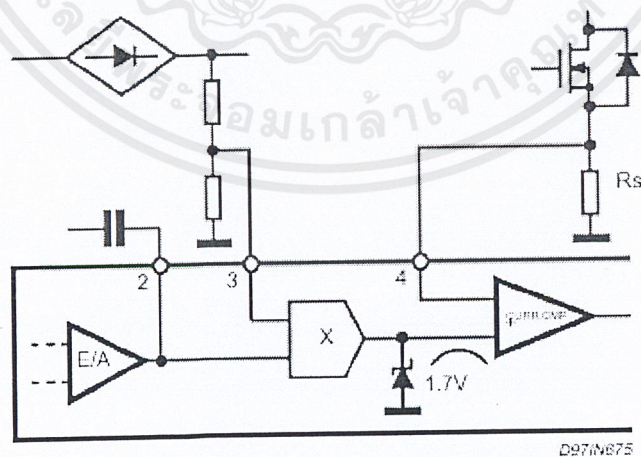
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการป้องกันแรงดันเกินจะทำงานโดยอาศัยกระแสเอาต์พุตของ E/A โดยมี การป้องกันแรงดัน 2 ระดับ คือ Soft Breaking ทำงานเมื่อแรงดันเกินมีค่าไม่มาก จะค่อยๆ หยุดวงจรลงเรื่อยๆ และ Sharp Breaking จะทำงานเมื่อแรงดันเกินมีค่ามาก และ Soft Breaking ทำงานไม่ทันก็จะหยุดวงจรทันที ดังแสดงในรูปที่ 4.3



รูปที่ 4.3 วงจร Error Amplifier และ Overt Voltage Detector

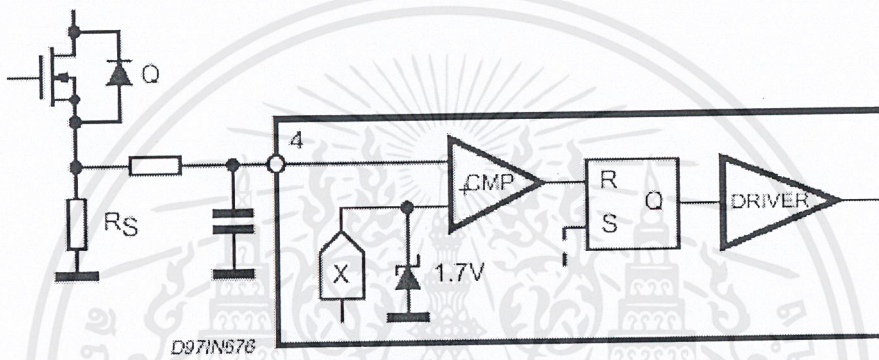
สัญญาณ Error จะถูกส่งไปยังวงจร Multiplier ดังรูปที่ 4.4 เพื่อทำการ Multiply กับสัญญาณแรงดันที่รับจากแหล่งจ่ายที่ออกจากวงจร Rectifier โดยตรงที่ขา 3 (MULT) ถ้าแรงดันที่ออกจาก E/A มีค่าคงที่ สัญญาณแรงดันเอาต์พุตของ Multiplier จะมีลักษณะเหมือนกับสัญญาณที่ได้รับมาจากวงจร Rectifier



รูปที่ 4.4 วงจร Multiplier

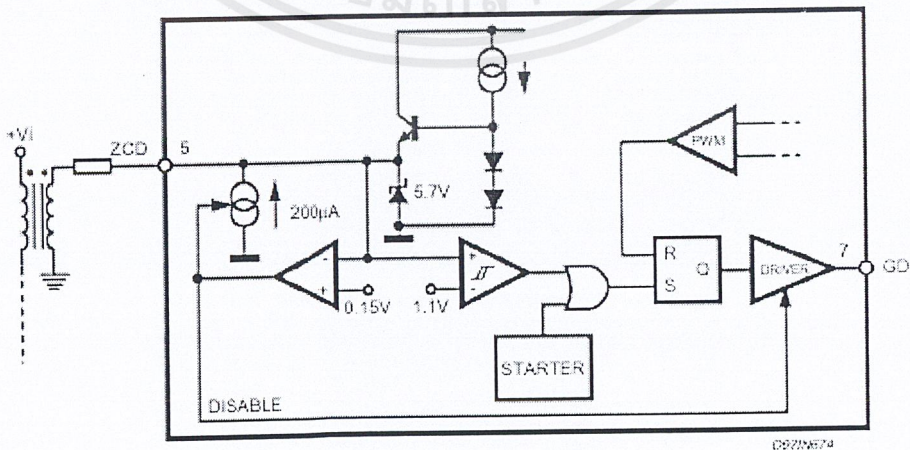
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเอาต์พุตของ Multiplier จะถูกส่งต่อไปเป็นสัญญาณอินพุตของวงจรเปรียบเทียบสัญญาณกระแส (Current Comparator:C/C) ดังรูปที่ 4.5 โดยอินพุตอีกตัวหนึ่งจะรับสัญญาณ Current Sense จาก R_S ที่ขา 4 (CS) ซึ่งจะถูกรักษาไว้ด้วยแรงดันอ้างอิง 1.7 โวลต์ ที่ขาบวกของ Comparator เป็นการจำกัดกระแสที่เกิดขึ้นถ้าแรงดันตกคร่อม R_S ถึงค่า 1.7 โวลต์ ในสภาวะนี้มอสเฟตที่ต่อภายนอกขา 7 (GD) จะ Turn off ผลที่ตามมา คือ กระแสสูงสุดของตัวเหนี่ยวนำจะเป็นสัญญาณ sine ซึ่งจะเป็นการพิสูจน์ให้เห็นว่าการทำงานนี้จะสร้างช่วงเวลาการ ON ที่คงที่ และส่วนของ PWM Latch จะป้องกันไม่ให้มอสเฟตทำงานเมื่อได้รับสัญญาณจากสัญญาณรบกวน (Noise)



รูปที่ 4.5 วงจรเปรียบเทียบสัญญาณกระแสและวงจร PWM Latch

หลังจากมอสเฟต Turn off แล้ว ตัวเหนี่ยวนำในวงจร Boost จะจ่ายพลังงานไปให้โหลดจนกระทั่งกระแสที่ตัวเหนี่ยวนำมีค่าเป็นศูนย์ แรงดันที่ตัวเหนี่ยวนำจะลดลงเร็วกว่าแรงดันด้านแหล่งจ่าย วงจรป้องกัน Zero Current (Zero Current Detetion:ZCD) ที่รับสัญญาณจากขา 5 (ZCD) จะจับสัญญาณให้มอสเฟต เริ่มทำงานใหม่และกลับเข้าสู่สภาวะเริ่มต้นอีกครั้ง ดังแสดงในรูปที่ 4.6



รูปที่ 4.6 วงจร Zero Current Detetion และ วงจร Disable

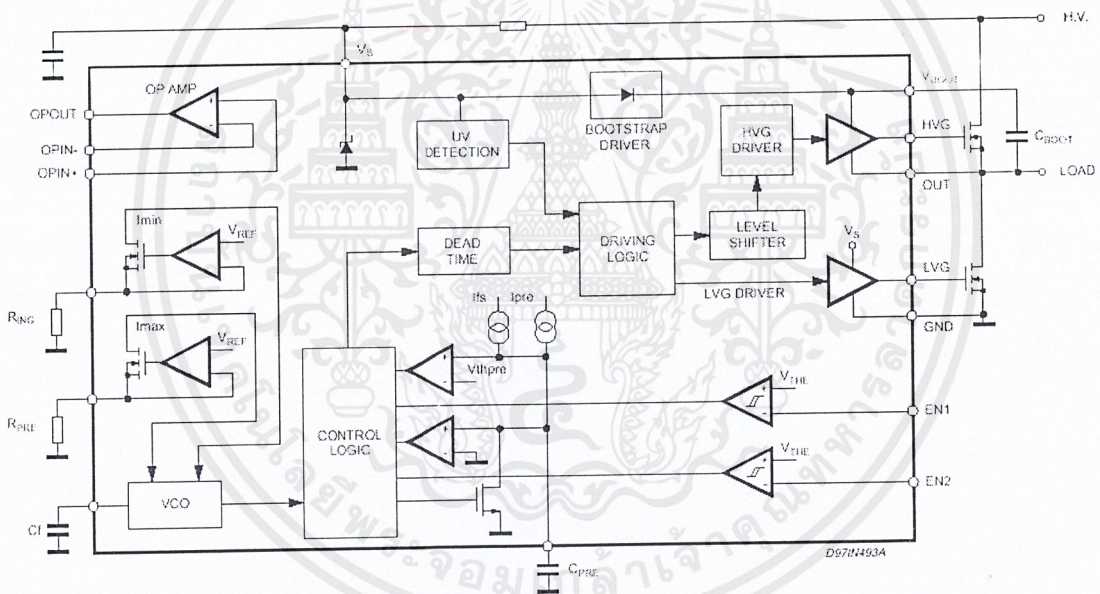
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ส่วนควบคุมการหรี่แสง (Dimmable Control)

ในส่วนการควบคุมการหรี่แสง การใช้อินเวอร์เตอร์ควบคุมให้ความถี่เปลี่ยนแปลง จำเป็นต้องใช้วงจรภายนอกเข้ามาช่วยมาก ดังนั้นจึงได้นำไอซี L6574 มาใช้งานซึ่งทำการควบคุมการหรี่แสงโดยใช้วิธี Switching Frequency Control

4.2.1 คุณสมบัติของไอซี L6574

1. ใช้งานได้ที่แรงดันสูงถึง 600 โวลท์
2. กระแสที่ใช้ในการขับสวิตช์มีค่า 240 มิลลิแอมป์ที่แหล่งจ่าย และมีค่า 450 มิลลิแอมป์ที่กราวด์
3. มีวงจรมองกันแรงดันต่ำกว่ากำหนด (UVLO)
4. มีฟังก์ชันช่วยอุ่นไส้หลอดและมีฟังก์ชันการเลื่อนสัญญาณความถี่
5. ทำงานเป็นลูปปิด มีความเที่ยงตรงในการควบคุมความถี่ของกระแสสูง



รูปที่ 4.7 วงจรการทำงานภายในของไอซี L6574

4.2.2 วงจรการทำงานภายในของไอซี L6574

1. การอุ่นไส้หลอดและการจุดหลอด (Preheating and Ignition)

หลอดฟลูออเรสเซนต์จะแบ่งการทำงานออกเป็น 3 ช่วงคือ การอุ่นไส้หลอด (Preheating), การจุดหลอด (Ignition) และการทำงานในสภาวะปกติ โดยในช่วง Preheat จะทำงานที่ความถี่สูงสุด (f_{max}) เป็นเวลา T_{pre} เมื่อ

$$T_{pre} = 1.5s/\mu F \cdot C_{pre}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ช่วงการจุดหลอดความถี่จะถูกลดลงมาโดยจะทำงานที่ความถี่ต่ำสุด (f_{min}) เป็นเวลา T_{sh} การกำหนดค่าความถี่และเวลาในการทำงานสามารถเลือกได้จากค่าอุปกรณ์ภายนอกที่ต่อกับไอซี [2] เมื่อ

$$f_{min} = 1.41/R_{ign}.C_f$$

$$f_{max} = 1.41.(R_{pre} + R_{ign})/R_{pre}.R_{ign}.C_f$$

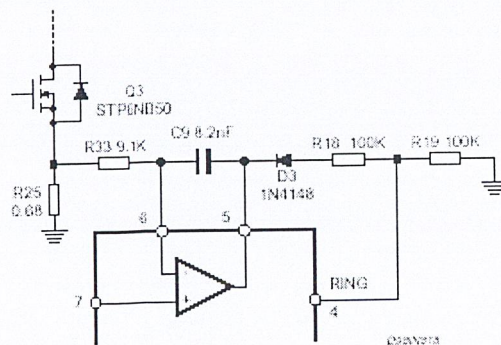
2. Ballast Section

แรงดันไฟฟ้ากระแสตรง 400 โวลต์จากส่วนของวงจร PFC ถูกส่งไปยังส่วนของ VCO (Voltage Control Oscillator) ที่อยู่ในโมดของ Ballast Section ซึ่งเป็นส่วนที่ควบคุมการขับสัญญาณทริคคาเกทของมอสเฟตในวงจร Half-Bridge Inverter ในส่วนของโหนดประกอบด้วยวงจร Series resonant (L_1 และ C_{19}) กับหลอดฟลูออเรสเซนต์ วงจรลักษณะนี้จะทำให้เกิดการทำงานในโหมด ZVS เพื่อลดการเกิด Switching losses และคลื่นแม่เหล็กที่รบกวนที่เกิดจากสายเอาท์พุทของหลอด ตัวเก็บประจุ Blocking (C_{17}/C_{18}) ทำให้กระแสเฉลี่ยที่ไหลผ่านหลอดเป็นศูนย์ในสถานะคงที่แรงดันที่ตกคร่อมตัวเก็บประจุนี้มีค่าประมาณ 200 โวลต์

3. Current Feedback Loop

การควบคุมกระแสเฉลี่ยของหลอด (ควบคุมกำลังทางเอาท์พุทของหลอด) ทำได้โดยปรับความถี่สวิทช์ของ VCO โดย OP-AMP จะเปรียบเทียบค่ากระแสที่ไหลผ่าน Half-Bridge Inverter ที่ผ่าน R_{25} เพื่อให้เป็นแรงดันอ้างอิง ด้านเอาท์พุทของออปแอมป์จะต่ออยู่กับขา 4 โดย D_3 กับ R_{18} จำเป็นต้องต่อไว้เพื่อหลีกเลี่ยงความถี่สวิทช์ลดลงต่ำกว่าค่าที่ตั้งไว้โดย R_{19}

แรงดันเริ่มต้นที่ตกคร่อม R_{25} ช่วงอุ่นไส้หลอดจะมีค่าต่ำมาก (เมื่อเปรียบเทียบกับแรงดันของชุดควบคุมการหรีไฟ) ดังนั้น inverting input ของออปแอมป์ที่ขา 6 จะมีค่าต่ำด้วย ในขณะที่ non inverting input (ขา 7) จะถูกตั้งค่าให้เป็นแรงดันคงที่โดย R_{13} , R_{14} , R_{15} ทำให้สัญญาณเอาท์พุทของออปแอมป์ที่ขา 5 จะมีค่า 5 โวลต์ เป็นแรงดันไบอัสย้อนกลับของ D_3 ในสภาวะนี้ L6574 จะให้กำเนิดความถี่ F_{pre} เพื่อการอุ่นไส้หลอด เมื่อหลอดจุดติดแล้ว แรงดันเฉลี่ยที่ตกคร่อม R_{25} และส่วน Feedback จะเริ่มทำการ ควบคุมค่ากระแสไหลที่ไหลผ่านหลอด



รูปที่ 4.8 วงจร Current Feedback Loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

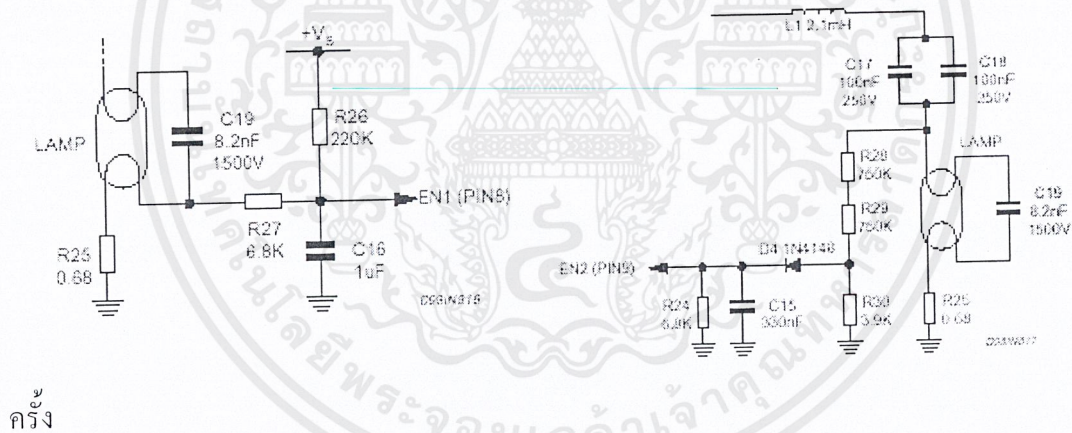
4. Start-up and Supply

การเริ่มต้นทำงานมีความสำคัญมากในการประกอบส่วนของ Ballast และ ส่วนวงจร PFC โดยส่วนของ Ballast จะเริ่มก่อนวงจร PFC เพื่อหลีกเลี่ยงแรงดันผิดปกติที่เกิดขึ้นที่เอาต์พุทของ PFC โดยในส่วนของ PFC เอง จะมีไอซี L6561 ป้องกัน OVP อยู่แล้ว เพราะช่วง Threshold ของ V_s ของ L6574 ต่ำกว่าของ L6561

เมื่อส่วนของบัลลาสต์ทำงาน ตัว Charge Pump (C_{11} , R_{16} , D_2 , DZ_1) จะเป็นแหล่งจ่ายของทั้ง 2 ส่วน R_{16} จะเป็นตัวลดค่ากระแสสูงสุด

5. Safety Circuitry

ในสภาวะปรกติที่มีหลอดไฟต่ออยู่วงจร หากเกิดสภาวะไม่ปกติ เช่น สภาวะแรงดันต่ำเกินไปหรือสูงเกินไป สภาวะวงจรเปิด (Open Circuit) โหมด Zero Voltage Switching จะทำงาน แต่ถ้าหลอดไม่ได้ถูกต่อเข้าไป จะทำให้เกิด Switching losses ที่ตัวมอสเฟตเพิ่มขึ้น เพื่อป้องกันเหตุการณ์เช่นนี้ จึงได้มีการออกแบบตัวป้องกันขึ้นมา เมื่อต่อหลอดแล้วขา 8 (EN1 input) ของ L6574 จะต่อกับ R_{27} ไล่หลอดและ R_{25} ลงกราว์น แต่ถ้าไม่ได้ไล่หลอด EN1 จะมีค่าเป็น V_s โดย R_{26} ของ L6574 จะอยู่ในสถานะปิด และถ้าจะให้เข้าสู่การทำงานปรกติ จะต้องปิด แล้วเปิดใหม่อีก



(ก) วงจรป้องกันการ Open Circuit

(ข) วงจรป้องกันไฟเกิน

รูปที่ 4.9 แสดงวงจรการป้องกันสภาวะผิดปกติ

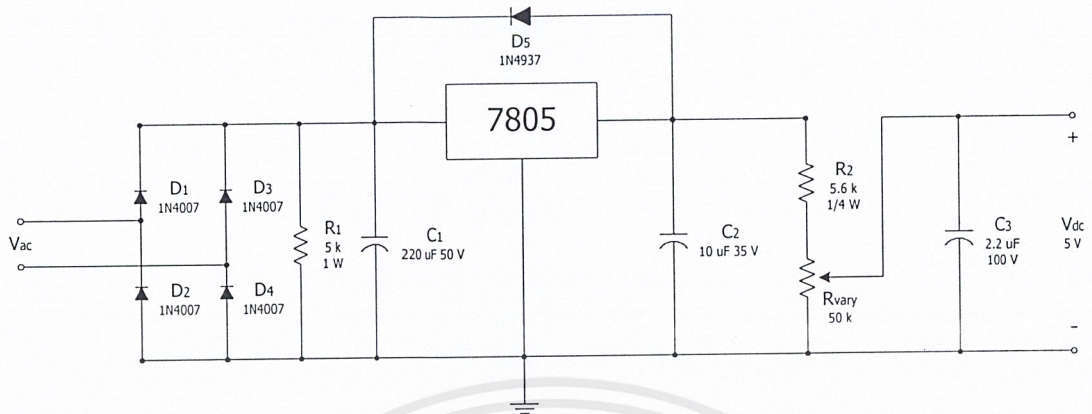
4.2.3 วงจรการทำงานของบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้

แบ่งออกเป็น 2 ส่วน คือ ส่วนที่ทำหน้าที่เป็นบัลลาสต์อิเล็กทรอนิกส์ และส่วนที่ใช้ในการหรี่แสง

1. ส่วนที่ทำหน้าที่เป็นบัลลาสต์อิเล็กทรอนิกส์

ดังแสดงในรูปที่ 4.10

2. ส่วนควบคุมการการหรี่แสง



รูปที่ 4.11 ส่วนควบคุมการการหรี่แสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

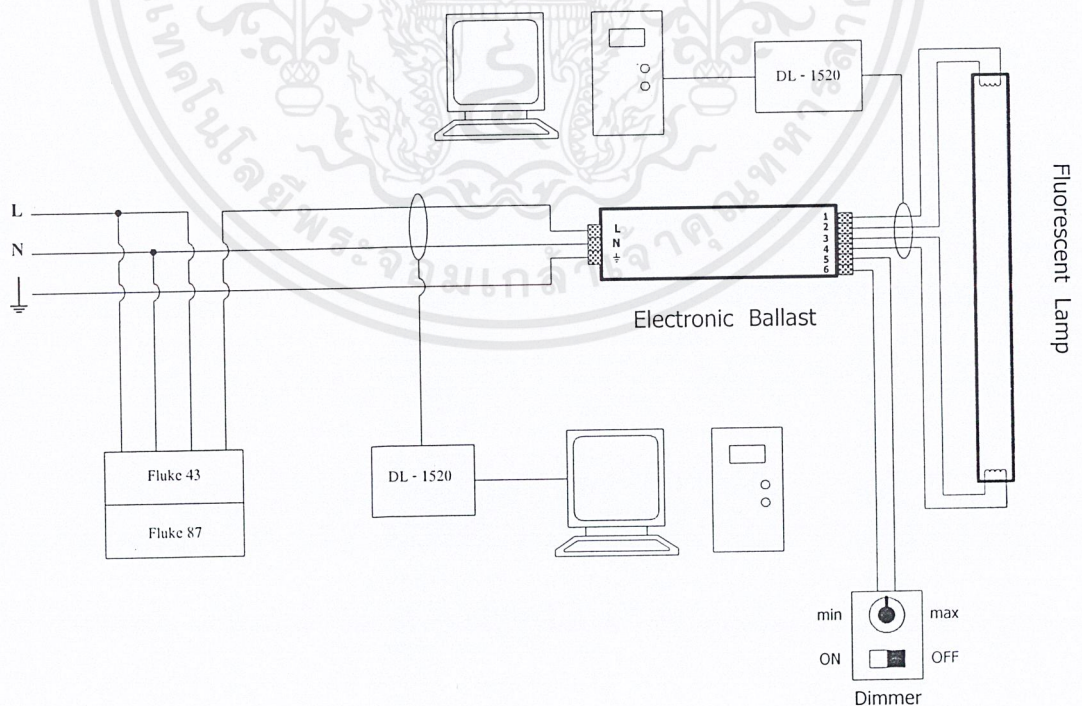
บทที่ 5

ผลการทดลองและการวิเคราะห์

จากการกำหนดค่าแรงดันแหล่งจ่ายไฟฟ้ากระแสสลับขนาด 220 โวลต์ ความถี่ 50 เฮิรซ์ ต่อกับวงจรบัลลาสต์อิเล็กทรอนิกส์แบบหรี่แสงได้ โดยมีโหลดเป็นหลอดฟลูออเรสเซนต์ขนาด 36 วัตต์ จำนวน 1 หลอด จะได้ผลการทดลองดังต่อไปนี้

5.1 เครื่องมือและอุปกรณ์ที่ใช้ในการทดลองและวัดผล

1. YOGOKAWA DL1520 : Digital Oscilloscope
2. FLUKE : Multimeter
3. EXTECH : Foot Candel/Lux Meter
4. AGILENT 54622D : Mixed Signal Oscilloscope
5. YOGOKAWA PZ4000 : Power Analyzer
6. แผงต่อหลอดฟลูออเรสเซนต์

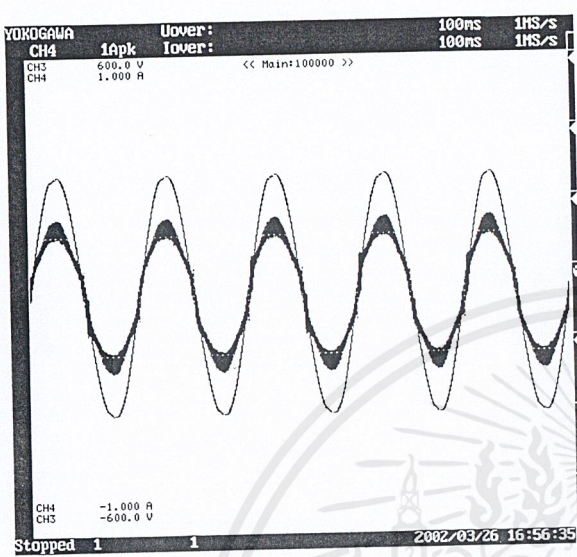


รูปที่ 5.1 วงจรการวัดคุณลักษณะทางไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ผลการทดลอง

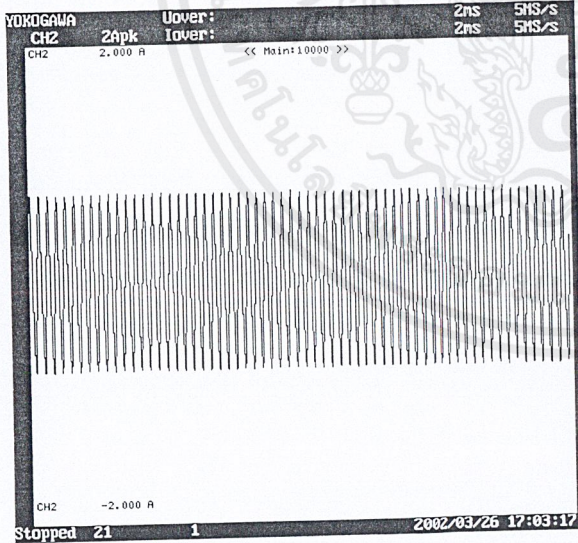
หลังจากที่โหลดพลูออเรสเซนส์ติดโดยสมบูรณ์ที่ค่ากำลังไฟฟ้าสูงสุด (40 วัตต์) แล้ว การวัดค่าได้ดังต่อไปนี้



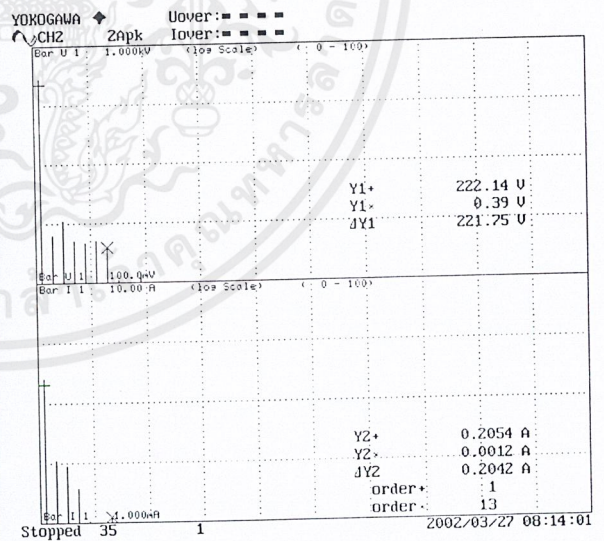
(ก) แรงดันและกระแสด้านอินพุท



(ข) แรงดันและกระแสด้านเอาต์พุท



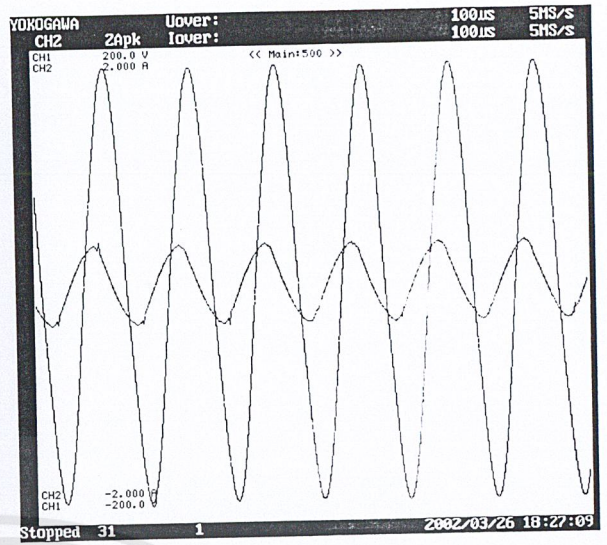
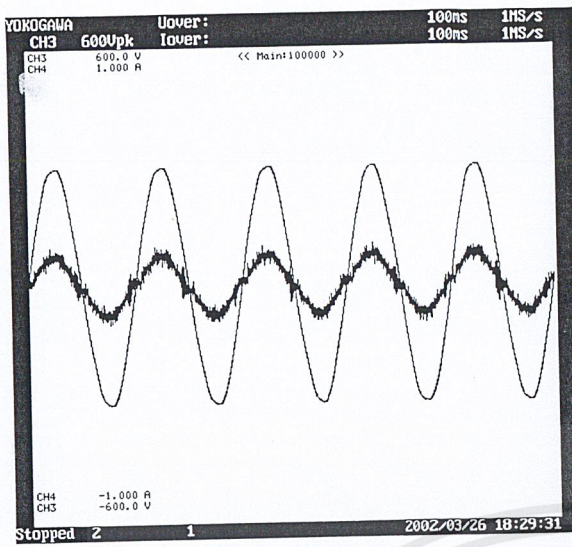
(ค) ค่า Crest Factor



(ง) ค่า %THDi และ %THDv

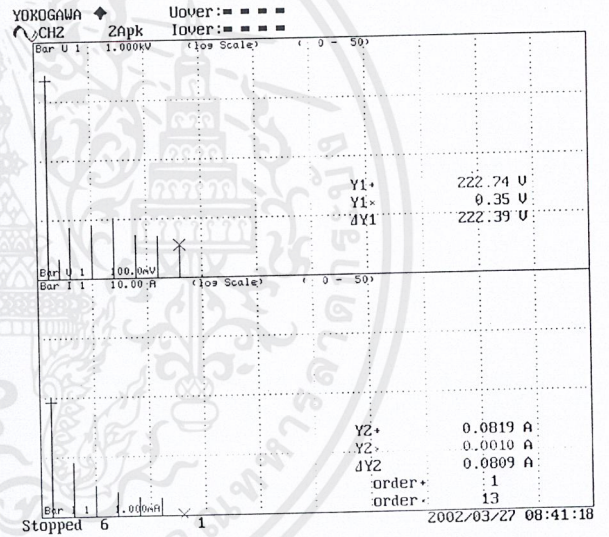
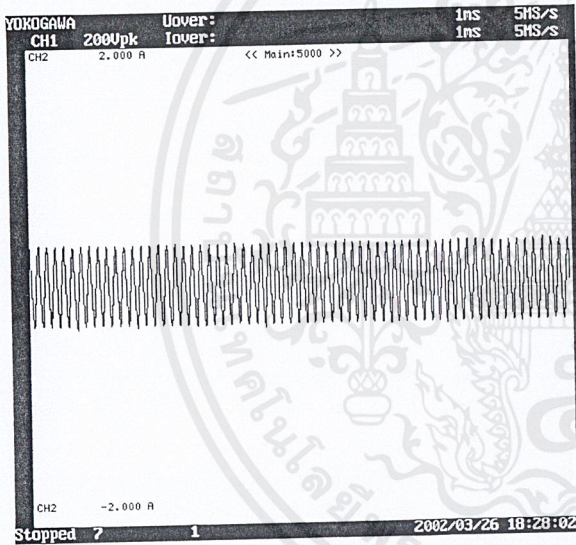
รูปที่ 5.2 ผลการทดลองที่กำลังเอาต์พุทสูงสุด (40 วัตต์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) แรงดันและกระแสค่านอินพุท

(ข) แรงดันและกระแสค่านเอาต์พุท



(ค) ค่า Crest Factor

(ง) ค่า %THDi และ %THDv

รูปที่ 5.3 ผลการทดลองที่ค่าลึงเอาต์พุทต่ำสุด (15 วัตต์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.1 ผลการทดลองเมื่อวัดค่าต่างๆ ทางด้านเอาท์พุท

Freq o/p (kHz)	Vrms (V)	Irms (A)	Po (Watt)	ϕ	p.f	Creast Factor	Illuminance (Lux)			
							Lux1	Lux2	Lux3	Lux avg.
32.707	89.50	0.460	40.50	10.36	0.9983	1.532	432	451	460	4477
34.441	86.29	0.412	35.02	10.11	0.9984	1.530	385	397	403	3950
36.946	90.49	0.395	31.60	13.45	0.9972	1.372	356	366	370	3640
40.462	96.84	0.314	28.88	18.22	0.9949	1.518	330	340	333	3343
43.732	101.80	0.286	26.74	23.05	0.9918	1.545	312	323	309	3147
46.838	106.44	0.267	25.11	27.77	0.9881	1.548	295	290	284	2897
49.505	110.23	0.254	23.75	32.12	0.9841	1.525	281	286	282	2830
53.191	113.35	0.243	21.96	37.24	0.9787	1.528	257	261	253	2570
56.818	117.82	0.235	20.00	43.62	0.9708	1.545	239	236	223	2327
60.386	121.98	0.229	17.85	50.24	0.9613	1.525	213	212	194	2063
64.103	127.49	0.228	15.31	58.16	0.9878	1.617	180	182	181	1810

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

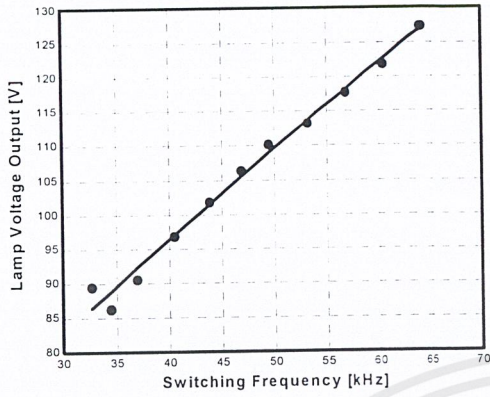
5.2.2 ผลการทดลองเมื่อวัดค่าต่างๆ ทางด้านอินพุท

Freq. o/p (kHz)	Vrms (V)	Irms (A)	Pin (Watt)	ϕ	p.f	%THDv	%THDi	%Eff.
32.707	216.03	0.210	44.98	7.32	0.9992	0.71	7.03	0.90
34.441	214.10	0.182	38.66	6.27	0.9994	0.78	6.16	0.91
36.946	215.67	0.163	34.97	5.59	0.9995	0.69	4.75	0.90
40.462	215.22	0.149	32.03	5.17	0.9996	0.76	4.18	0.90
43.732	215.70	0.139	29.85	5.12	0.9996	0.76	5.05	0.90
46.838	215.49	0.130	27.98	5.5	0.9995	0.7	5.61	0.90
49.505	216.09	0.129	27.44	8.85	0.9988	0.74	6.15	0.87
53.191	214.83	0.115	24.59	6.81	0.9993	0.71	8.35	0.89
56.818	216.59	0.106	22.73	8.01	0.9990	0.75	9.92	0.88
60.386	214.70	0.098	20.73	8.03	0.9990	0.72	10.67	0.86
64.103	216.74	0.086	18.38	10.69	0.9982	0.78	11.05	0.83

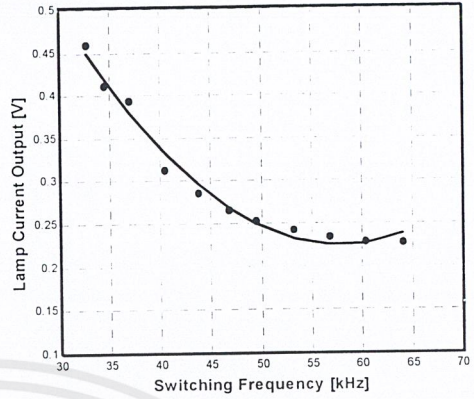
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 วิเคราะห์ผลการทดลอง

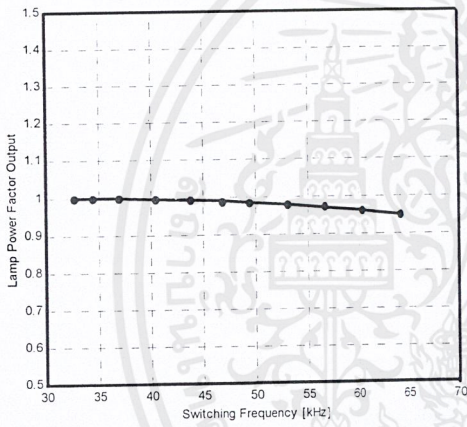
5.3.1 เมื่อพิจารณาในด้านเอาท์พุท



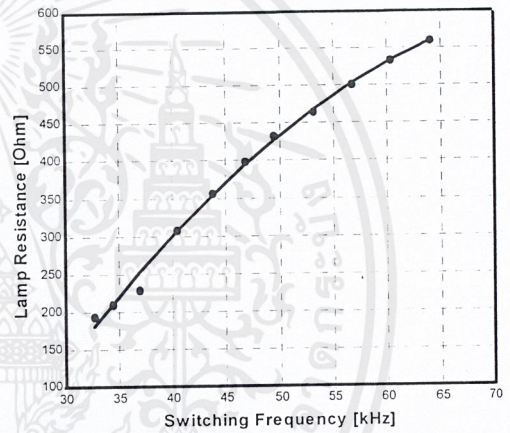
(ก) แรงดันเอาท์พุท ($V_{RMS\cdot O/P}$)



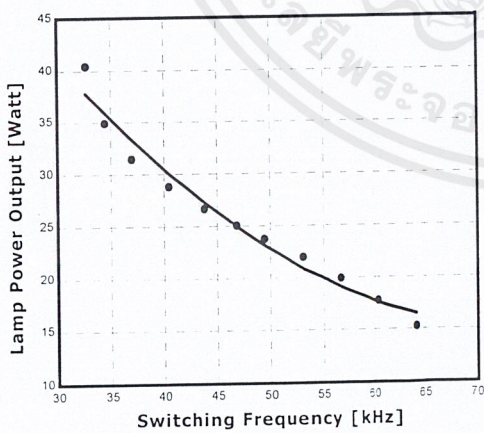
(ข) กระแสเอาท์พุท ($I_{RMS\cdot O/P}$)



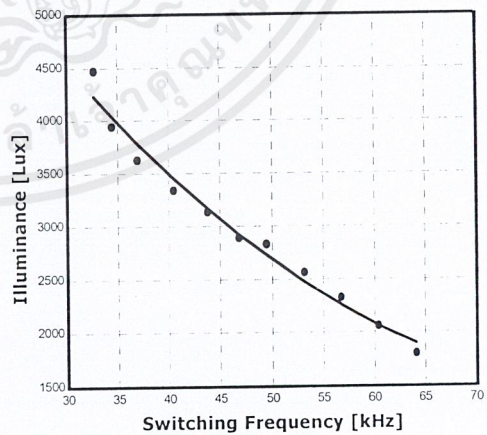
(ค) พาวเวอร์แฟกเตอร์เอาท์พุท



(ง) ความต้านทานเอาท์พุท



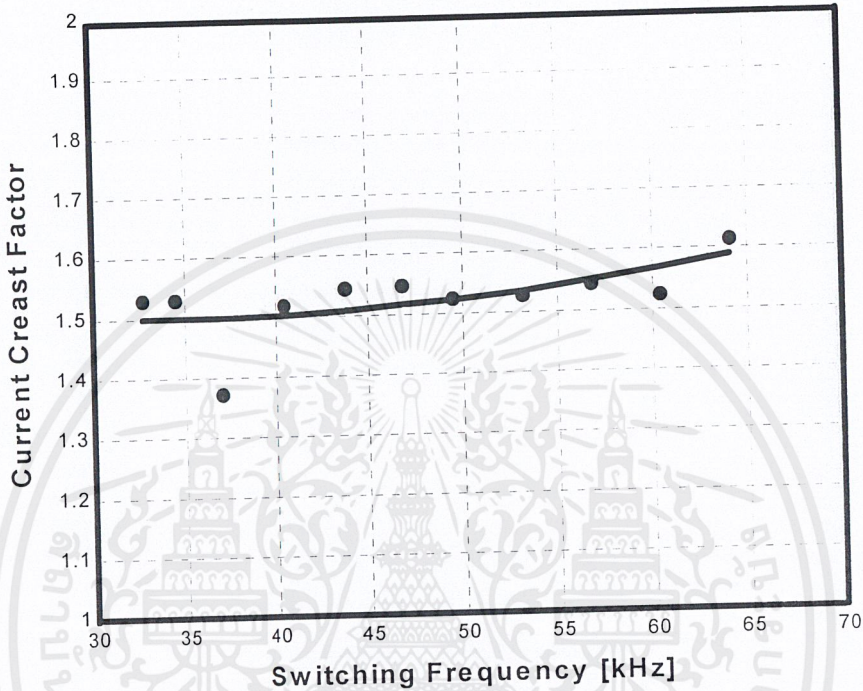
(จ) กำลังไฟฟ้าเอาท์พุท ($P_{O/P}$)



(ฉ) ความสว่างของหลอด (Lux)

รูปที่ 5.4 กราฟแสดงค่าต่างๆ เมื่อเทียบกับความถี่ในการสวิตช์ (F_s)

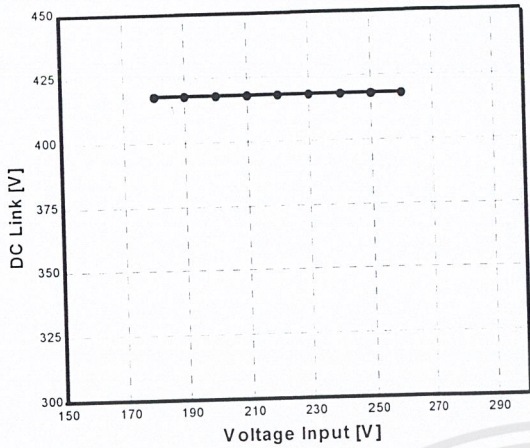
จากรูปที่ 5.3 (ก)-(ข) จะเห็นว่าเมื่อความถี่ในการสวิตช์มีค่ามากขึ้นจะทำให้ค่าความเหนี่ยวนำมีค่ามากขึ้น ($X_L=2\pi fL$) ส่งผลให้ค่าความต้านทานของโหลดมากขึ้น แรงดันที่ตกคร่อมโหลดจึงมากขึ้น กระแสไหลผ่านโหลดน้อยลง พาวเวอร์แฟกเตอร์ของโหลดน้อยลง ส่งผลให้กำลังไฟฟ้าของโหลดลดลง แสงสว่างของหลอดจึงลดลงตามเพราะหลอดฟลูออเรสเซนต์มีค่าลูเมนต่อวัตต์คงที่



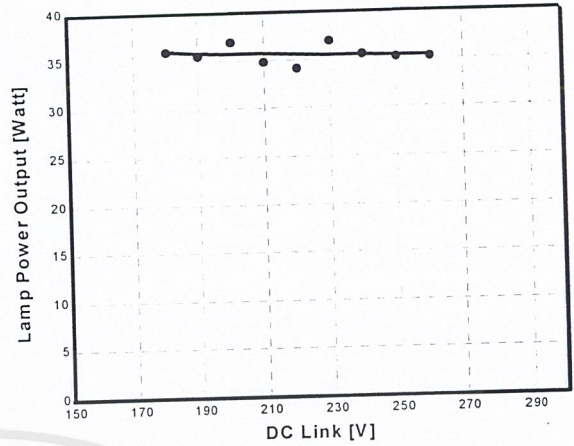
รูปที่ 5.5 ค่า Current Crest Factor เมื่อเทียบกับความถี่ในการสวิตช์ (F_s)

จากรูปที่ 5.4 ค่า มีแนวโน้มเพิ่มขึ้นเล็กน้อย เมื่อความถี่ในการสวิตช์มีค่ามากขึ้น ซึ่งถ้าค่า Current Crest Factor ที่ได้ไม่เกิน 1.7 (ตามมาตรฐาน มอก.1506-2541) กระแสจะไม่ทำให้เกิดอันตรายต่อขั้วหลอด

5.3.2 เมื่อพิจารณาด้านอินพุท



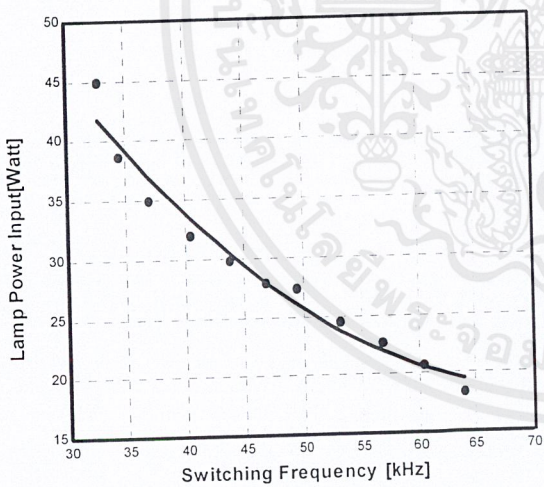
(ก) แรงดัน DC Link



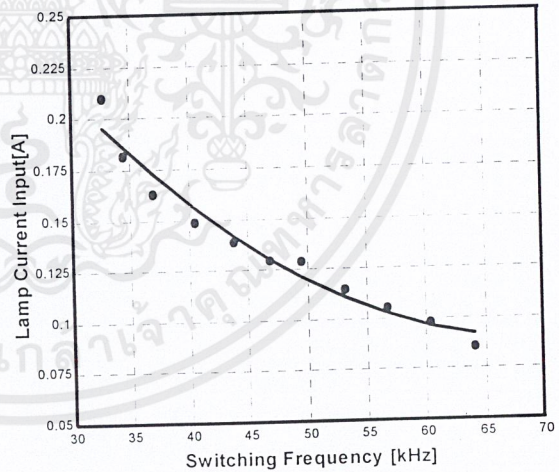
(ข) กำลังไฟฟ้าด้านเอาต์พุท

รูปที่ 5.6 ค่าต่างๆ เมื่อเทียบกับแรงดันอินพุท

จากรูปที่ 5.5 เมื่อทำการปรับค่าแรงดันอินพุท 220 โวลต์ให้มีความเพิ่มขึ้นและลดลงประมาณ 20 % (180-260 โวลต์) จะเห็นว่าวงจร PFC ในส่วนของ L6561 จะทำหน้าที่คงที่แรงดันอยู่ที่ประมาณ 400 โวลต์ ทำให้กำลังไฟฟ้าด้านเอาต์พุทมีค่าค่อนข้างคงที่ ในกรณีที่ไม่มีกรับปรับความถี่สวิตซ์ซิ่ง



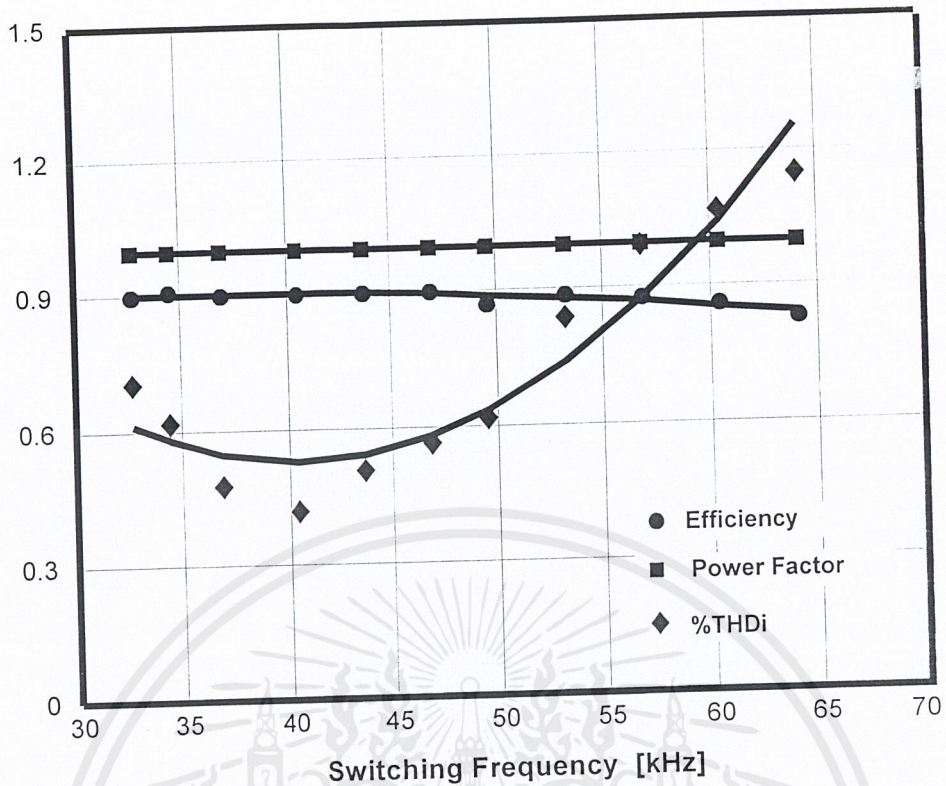
(ก) กำลังไฟฟ้าด้านอินพุท



(ข) กระแสไฟฟ้าด้านอินพุท

รูปที่ 5.7 ค่าต่างๆ เมื่อเทียบกับความถี่สวิตซ์ซิ่ง

จากรูปที่ 5.6 จะเห็นว่าเมื่อความถี่สวิตซ์ซิ่งมีค่ามากขึ้น กระแสและกำลังไฟฟ้าด้านอินพุทจะลดลง ทั้งนี้เป็นเพราะกำลังไฟฟ้ที่ออกจากหลอดมีค่าน้อยลง จึงมีการรับพลังงานทางด้านอินพุทน้อยลงตาม



รูปที่ 5.8 แสดงค่า%THDi, p.f. ด้านอินพุท และประสิทธิภาพของวงจร
เมื่อเทียบกับความถี่ในการสวิตช์ (F_s)

จากรูปที่ 5.7 จะเห็นว่า%THDi มีแนวโน้มเพิ่มขึ้น ขณะที่ p.f. ด้านอินพุทมีค่าค่อนข้างคงที่อันเป็น
ผลมาจากวงจร PFC และประสิทธิภาพของวงจรมีค่าลดลงเล็กน้อย เมื่อความถี่ในการสวิตช์มีค่า
เพิ่มมากขึ้น

บทที่ 6

สรุป

บัลลาสต์อิเล็กทรอนิกส์แบบหรีแสงได้มีการคิดค้นขึ้นเพื่อให้หลอดฟลูออเรสเซนต์มีรูปแบบการทำงานได้หลากหลายทัดเทียมกับหลอดไส้ ซึ่งวิธีที่นิยมใช้กันมากที่สุด คือ การควบคุมกำลังไฟฟ้าที่ส่งจ่ายให้หลอดด้วยการควบคุมความถี่สวิตซ์ที่วงจรอินเวอร์เตอร์ เนื่องจากวิธีนี้มีคุณสมบัติที่ดี คือ ช่วงในการปรับแสงสว่างมีช่วงกว้างและการหรีแสงมีค่าราบเรียบ (Smooth) แต่ก็ยังมีข้อเสีย คือ เมื่อหรีแสงให้น้อยลงที่ความสว่างต่ำๆ (ความถี่ในการสวิตซ์สูง) จะทำให้หลอดฟลูออเรสเซนต์เกิดสถานะเป็นริ้ว (Flicker) และจากผลการทดลองจะเห็นว่าประสิทธิภาพมีค่าลดลง

สาเหตุของการเกิดริ้วเมื่อหรีที่แสงต่ำ อาจเกิดได้จากหลายสาเหตุ เช่น แรงดันตกคร่อมหลอด, กระแสไหลผ่านหลอด, ความถี่ในการใช้งาน หรืออาจเป็นที่ความสามารถในการส่งสัญญาณป้อนกลับของตัวไอซีที่นำมาใช้งาน เป็นต้น

จากผลการทดลองจะเห็นว่า ประสิทธิภาพของบัลลาสต์ตัวนี้ยังไม่ดีพอที่สถานะความถี่สวิตซ์สูง ซึ่งคาดว่าอาจเป็นเพราะสัญญาณฮาร์โมนิกส์ที่เกิดขึ้นในวงจร, การสูญเสียจากการสวิตซ์ที่ความถี่สูงๆ, คุณภาพของอุปกรณ์อิเล็กทรอนิกส์ หรือแม้กระทั่งการวางตำแหน่งของอุปกรณ์ต่างๆ ในวงจรกำเนิดสัญญาณรบกวนกันและกัน

สุดท้ายคณะผู้จัดทำหวังเป็นอย่างยิ่งว่า ปริญญาานิพนธ์ฉบับนี้จะเป็นแหล่งข้อมูลในการทำงานวิจัย และเป็นประโยชน์ต่อผู้ทำการพัฒนาต่อไป

เอกสารอ้างอิง

- [1] SGS-Thomson Microelectronics, “ L6561, Enhanced Transition Mode Power Factor Corrector ”, AN966 Application note, www.st.com, October 2001.
- [2] SGS-Thomson Microelectronics, “ Electronic Ballast with PFC using L6574 with L6561”, AN993 Application note, www.st.com, July 1999.
- [3] SGS-Thomson Microelectronics, “ L6561, Power Factor Corrector ”, Datasheet, www.st.com, February 2001
- [4] SGS-Thomson Microelectronics, “ L6574, CFL/TL Ballast Driver Preheat and Dimming ”, Datasheet, www.st.com, May 2001
- [5] Gunter Semiconductor GmbH, “ GFC440 N Channel Power MOSFET with low $R_{DS(on)}$ ”, Datasheet
- [6] Fairchild Semiconductor, “ L6574, CFL/TL Ballast Driver Preheat and Dimming ”, Datasheet, www.fairchildsemi.com, 2001
- [7] Philips Semiconductors, “ BYV26 series ”, Datasheet, <http://193.144.75.44>, May 2001
- [8] Pan Jit International Inc. , “ 1N4933 THRU 1M4937 ”, Datasheet, www.panjit.com.tw, May 2001
- [9] Rudolph R. Verderber, Fellow, IEEE, Oliver C. Morse and William R. Alling, “Harmonics from Compact Fluorescent Lamp”, IEEE Transaction on Industry Application, Vol. 29, No. 3, May/June 1993, pp. 670-674
- [10] S. Y. Ron Hui, senior Member, IEEE, Leung Ming Lee, Henry Shu-Hung Chung, Member, IEEE, and Y. K. Ho, “An Electronic Ballast with Wide Dimming Range, High PF, and Low EMI”, IEEE Transaction on Power Electronic, vol. 16, No. 4, July 2001, pp. 465-471
- [11] Sujit K. Biswas, Sr. Member and R.P. Dhanuka, “Desing Considerations for Economical Electronic Ballast”, IEEE Catalogue No. 95TH8025, April 1995, pp. 411-416 – เรื่อง line harmonic distortion
- [12] Chin S. Moo, Hung L. Cheng, Tsai F. Lin and Hau C. Yen, “Designing Dimmable Electronic Ballast with Frequency Control”, IEEE Transaction on Power Electronic, June 1999, pp. 727-733

- [13] นายพิพัฒน์ รัชชนะต, “บัลลัสต์อิเล็กทรอนิกส์”, ปริญญานิพนธ์หลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2541
- [14] นายพรรัตน์ ช่วยชู, “บัลลัสต์อิเล็กทรอนิกส์”, ปริญญานิพนธ์หลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พ.ศ. 2543



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้คงจะสำเร็จลุล่วงมิได้หากไม่ได้รับการสนับสนุนจากท่านทั้งหลายดังต่อไปนี้

ขอขอบพระคุณ พ่อ แม่ พี่ (ไม่มีน้องกันเลยซักคน) ที่เป็นกำลังใจและส่งเงินมาช่วยเหลือค่าโปรเจกต์อยู่เสมอ (เพราะเงินของคณะมาช้ามากและไม่พอด้วย)

ขอขอบพระคุณท่านอาจารย์ที่ปรึกษา ผศ.ดร. วิจิตร กิณเรศ และ อาจารย์สุรินทร์ คำฝอย ที่ให้คำแนะนำที่มีประโยชน์เสมอมา ทั้งในเรื่องเรียนและเรื่องอื่นๆ ที่เป็นประโยชน์ต่อการดำเนินชีวิตทั้งชีวิต

ขอขอบพระคุณสำหรับคำแนะนำตลอด 24 ชั่วโมงของพี่ ป.โท

- พี่มิลค์ ที่ชอบเอาคอมที่ใช้งานอยู่ไปเล่น CM
 - พี่โรมัส ที่พูดเร็วมากจนต้องขอให้พูดใหม่อยู่เรื่อย (หรือพวกเราโง่ก็ไม่รู้)
 - พี่ทัต ที่ตามหาตัวไม่ค่อยเจอและไม่ค่อยยิ้มนอกจากอยู่ในวงเหล้า
 - พี่เอ๋ ที่ช่วยแอบเอาเครื่อง Printer ของอาจารย์วิริยะมาให้ใช้
- ฯลฯ

ขอขอบพระคุณพี่ๆ กลุ่ม อินเทอร์เน็ตแอร์ 1 เฟส สำหรับคอมที่สามารถเล่นเน็ตได้อย่างรวดเร็ว (เพราะเล่นได้อยู่เครื่องเดียวด้วย)

ขอขอบคุณเพื่อนๆ กลุ่ม อินเทอร์เน็ตแอร์ 3 เฟส ที่ใช้ห้องโปรเจกต์เดียวกัน ช่วยเป็นหนุทดลองว่า บัลลัสต์อิเล็กทรอนิกส์มี EMI จริง โดยการที่ทำให้วงจรของกลุ่มเพื่อนเสียหายไปหลาย

ขอขอบคุณเพื่อนๆ กลุ่ม อื่นๆ ที่ช่วยเดินเข้าเดินออกห้องโปรเจกต์มาทักทายให้หายเหงายามดึก (ที่จริงมาเยี่ยมของ)

ขอขอบคุณลุงเสริม สำหรับอาหารเสริมที่ให้กินแก้หัว

ขอขอบคุณ แมวที่ภาค 2 ตัว กับหมาที่ภาค 3 ตัวที่ให้แก่งยามเครียด (บาปจริงหนอ)

ขอขอบคุณ โชคชะตาที่เล่นตก ทำให้วงจรเสียตอน 7 โมงเช้าก่อนส่งงาน

สุดท้าย ...

ขอขอบคุณเพื่อนๆ ในกลุ่มโปรเจกต์เดียวกันที่เสี่ยงตายมาลงเรือลำเดียวกัน

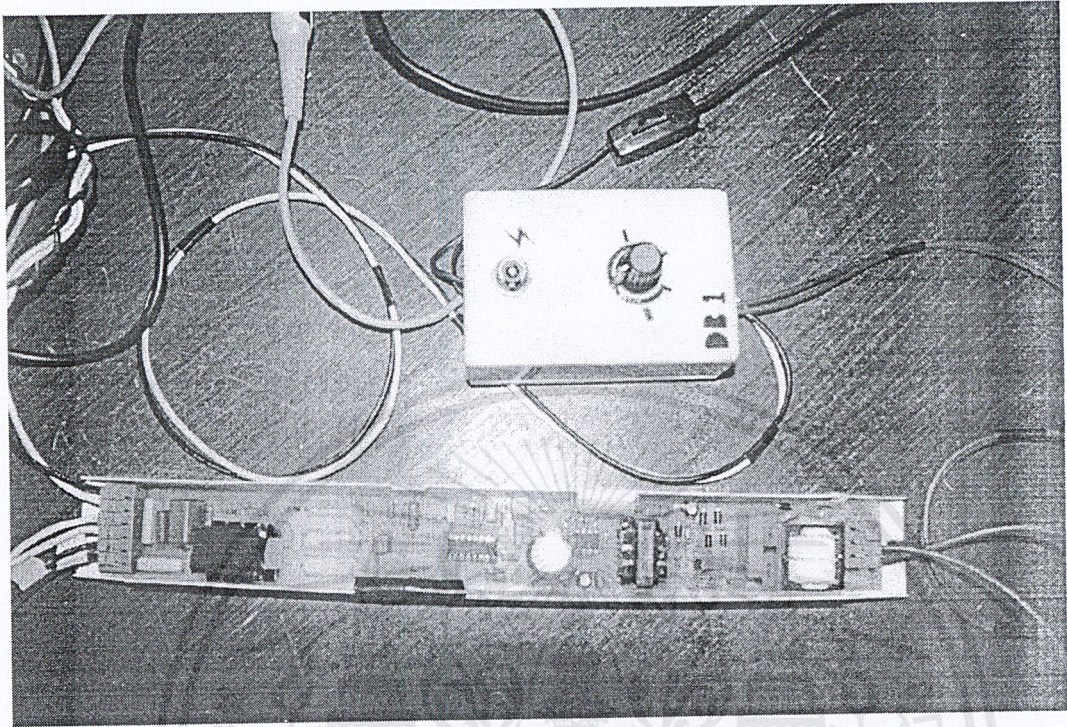
ในที่สุดเราก็รอดแล้วเพื่อน...



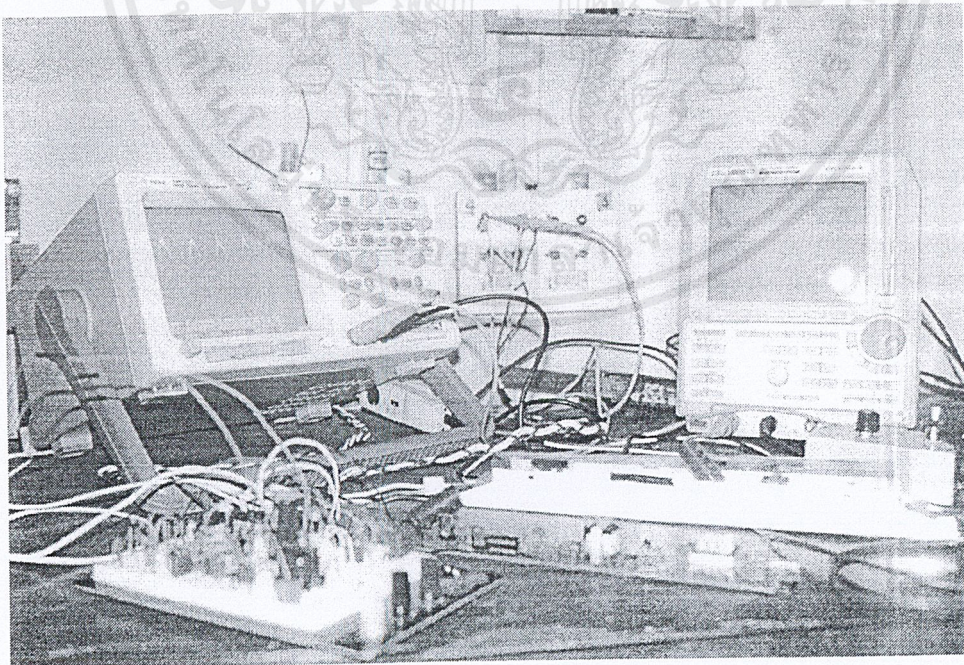
ภาคผนวก ก
รูปถ่ายชิ้นงานจริงและอุปกรณ์ที่ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปถ่ายชิ้นงานจริงและอุปกรณ์ที่ใช้



รูปที่ ก.1 รูปถ่ายชิ้นงานจริง



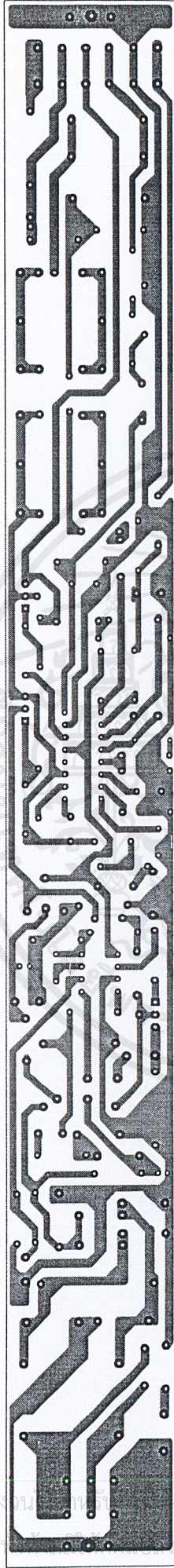
รูปที่ ก.2 อุปกรณ์ที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

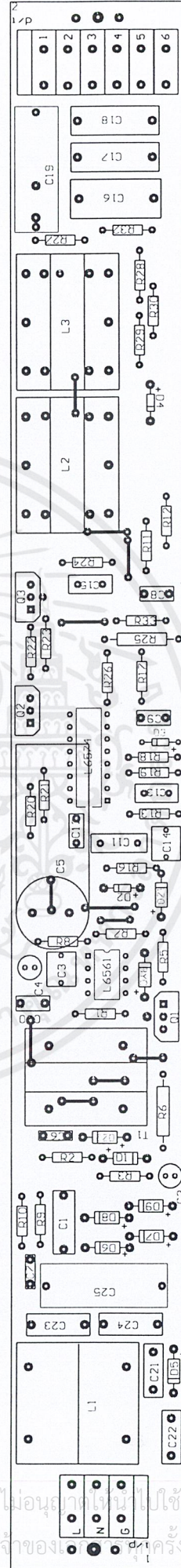


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกํารใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลายเส้นแผ่น PCB ที่ใช้งาน



รูปที่ ข.1 ลายเส้นแผ่น PCB



รูปที่ ข.2 การวางอุปกรณ์



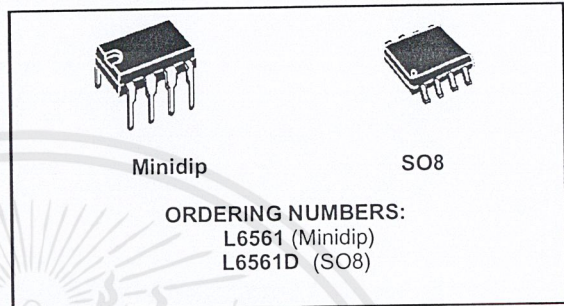
ภาคผนวก ค

รายละเอียดและคุณสมบัติของไอซี L6561

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER FACTOR CORRECTOR

- VERY PRECISE ADJUSTABLE OUTPUT
- OVERVOLTAGE PROTECTION
- MICROPOWER START-UP CURRENT (50µA TYP.)
- VERY LOW OPERATING SUPPLY CURRENT (4mA TYP.)
- INTERNAL START-UP TIMER
- CURRENT SENSE FILTER ON CHIP
- DISABLE FUNCTION
- 1% PRECISION (@ $T_j = 25^\circ\text{C}$) INTERNAL REFERENCE VOLTAGE
- TRANSITION MODE OPERATION
- TOTEM POLE OUTPUT CURRENT: $\pm 400\text{mA}$
- DIP8/SO8 PACKAGES



DESCRIPTION

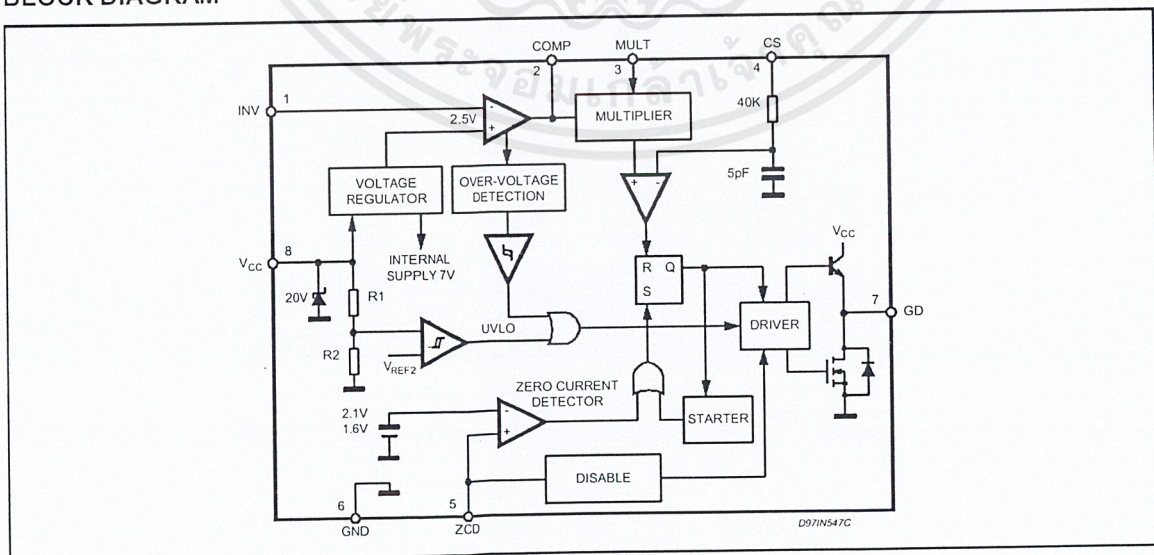
L6561 is the improved version of the L6560 standard Power Factor Corrector. Fully compatible with the standard version, it has a superior performant multiplier making the device capable of working in wide input voltage range applications (from 85V to 265V) with an excellent THD. Furthermore the start up current has been reduced at few tens of μA and a disable function has been implemented on the ZCD pin, guaranteeing lower current consumption in stand by mode.

Realised in mixed BCD technology, the chip gives the following benefits:

- micro power start up current
- 1% precision internal reference voltage ($T_j = 25^\circ\text{C}$)
- Soft Output Over Voltage Protection
- no need for external low pass filter on the current sense
- very low operating quiescent current minimises power dissipation

The totem pole output stage is capable of driving a Power MOS or IGBT with source and sink currents of $\pm 400\text{mA}$. The device is operating in transition mode and it is optimised for Electronic Lamp Ballast application, AC-DC adaptors and SMPS.

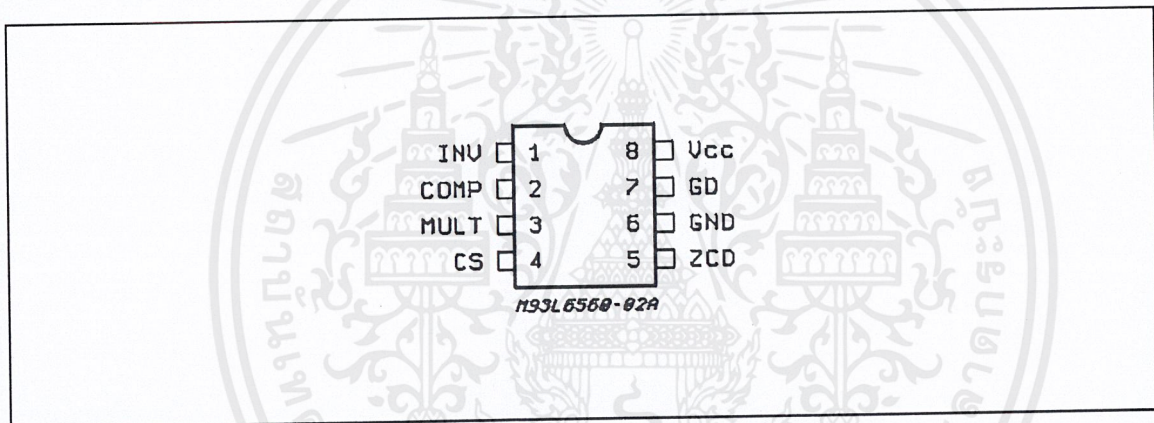
BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Pin	Parameter	Value	Unit
I_{VCC}	8	$I_{CC} + I_Z$	30	mA
I_{GD}	7	Output Totem Pole Peak Current (2 μ s)	± 700	mA
INV, COMP MULT	1, 2, 3	Analog Inputs & Outputs	-0.3 to 7	V
CS	4	Current Sense Input	-0.3 to 7	V
ZCD	5	Zero Current Detector	50 (source) -10 (sink)	mA mA
P_{tot}		Power Dissipation @ $T_{amb} = 50^\circ C$	1 0.65	W
T_j		Junction Temperature Operating Range	-40 to 150	$^\circ C$
T_{stg}		Storage Temperature	-55 to 150	$^\circ C$

PIN CONNECTION



THERMAL DATA

Symbol	Parameter	SO 8	MINIDIP	Unit
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	150	100	$^\circ C/W$

PIN FUNCTIONS

N.	Name	Function
1	INV	Inverting input of the error amplifier. A resistive divider is connected between the output regulated voltage and this point, to provide voltage feedback.
2	COMP	Output of error amplifier. A feedback compensation network is placed between this pin and the INV pin.
3	MULT	Input of the multiplier stage. A resistive divider connects to this pin the rectified mains. A voltage signal, proportional to the rectified mains, appears on this pin.
4	CS	Input to the comparator of the control loop. The current is sensed by a resistor and the resulting voltage is applied to this pin.
5	ZCD	Zero current detection input. If it is connected to GND, the device is disabled.
6	GND	Current return for driver and control circuits.
7	GD	Gate driver output. A push pull output stage is able to drive the Power MOS with peak current of 400mA (source and sink).
8	Vcc	Supply voltage of driver and control circuits.

ELECTRICAL CHARACTERISTICS ($V_{CC} = 14.5V$; $T_{amb} = -25^{\circ}C$ to $125^{\circ}C$; unless otherwise specified)
SUPPLY VOLTAGE SECTION

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
V_{CC}	8	Operating Range	after turn-on	11		18	V
$V_{CC\ ON}$	8	Turn-on Threshold		11	12	13	V
$V_{CC\ OFF}$	8	Turn-off Threshold		8.7	9.5	10.3	V
Hys	8	Hysteresis		2.2	2.5	2.8	V

SUPPLY CURRENT SECTION

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
$I_{START-U}$	8	Start-up Current	before turn-on ($V_{CC} = 11V$)	20	50	90	μA
I_q	8	Quiescent Current			2.6	4	mA
I_{CC}		Operating Supply Current	$C_L = 1nF @ 70KHz$		4	5.5	mA
			in OVP condition $V_{pin1} = 2.7V$		1.4	2.1	mA
I_q		Quiescent Current	$V_{PIN5} \leq 150mV, V_{CC} > V_{CC\ off}$		1.4	2.1	mA
	$V_{PIN5} \leq 150mV, V_{CC} < V_{CC\ off}$			20	50	90	μA
V_Z	8	Zener Voltage	$I_{CC} = 25mA$	18	20	22	V

ERROR AMPLIFIER SECTION

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
V_{INV}	1	Voltage Feedback Input Threshold	$T_{amb} = 25^{\circ}C$	2.465	2.5	2.535	V
			$12V < V_{CC} < 18V$	2.44		2.56	
		Line Regulation	$V_{CC} = 12$ to $18V$		2	5	mV
I_{INV}	1	Input Bias Current			-0.1	-1	μA
G_v		Voltage Gain	Open loop	60	80		dB
GB		Gain Bandwidth			1		MHz
I_{COMP}	2	Source Current	$V_{COMP} = 4V, V_{INV} = 2.4V$	-2	-4	-8	mA
		Sink Current	$V_{COMP} = 4V, V_{INV} = 2.6V$	2.5	4.5		mA
V_{COMP}	2	Upper Clamp Voltage	$I_{SOURCE} = 0.5mA$		5.8		V
		Lower Clamp Voltage	$I_{SINK} = 0.5mA$		2.25		V

MULTIPLIER SECTION

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
V_{MULT}	3	Linear Operating Voltage		0 to 3	0 to 3.5		V
$\frac{\Delta V_{CS}}{\Delta V_{mult}}$		Output Max. Slope	$V_{MULT} =$ from 0V to 0.5V	1.65	1.9		
			$V_{COMP} =$ Upper Clamp Voltage				
K		Gain	$V_{MULT} = 1V, V_{COMP} = 4V$	0.45	0.6	0.75	1/V

CURRENT SENSE COMPARATOR

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
V_{CS}	4	Current Sense Reference Clamp	$V_{MULT} = 2.5V$ $V_{COMP} =$ Upper Clamp Voltage	1.6	1.7	1.8	V
I_{CS}	4	Input Bias Current	$V_{OS} = 0$		-0.05	-1	μA
$t_d (H-L)$	4	Delay to Output			200	450	ns
	4	Current Sense Offset			0	15	mV

ELECTRICAL CHARACTERISTICS (continued)
ZERO CURRENT DETECTOR

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
V_{ZCD}	5	Input Threshold Voltage Rising Edge	(1)		2.1		V
		Hysteresis	(1)	0.3	0.5	0.7	V
V_{ZCD}	5	Upper Clamp Voltage	$I_{ZCD} = 20\mu A$	4.5	5.1	5.9	V
V_{ZCD}	5	Upper Clamp Voltage	$I_{ZCD} = 3mA$	4.7	5.2	6.1	V
V_{ZCD}	5	Lower Clamp Voltage	$I_{ZCD} = -3mA$	0.3	0.65	1	V
I_{ZCD}	5	Sink Bias Current	$1V \leq V_{ZCD} \leq 4.5V$		2		μA
I_{ZCD}	5	Source Current Capability		-3		-10	mA
I_{ZCD}	5	Sink Current Capability		3		10	mA
V_{DIS}	5	Disable threshold		150	200	250	mV
I_{ZCD}	5	Restart Current After Disable	$V_{ZCD} < V_{DIS}; V_{CC} > V_{CCOFF}$	-100	-200	-300	μA

OUTPUT SECTION

V_{GD}	7	Dropout Voltage	$I_{GDsource} = 200mA$		1.2	2	V
			$I_{GDsource} = 20mA$		0.7	1	V
			$I_{GDsink} = 200mA$			1.5	V
			$I_{GDsink} = 20mA$			0.3	V
t_r	7	Output Voltage Rise Time	$CL = 1nF$		40	100	ns
t_f	7	Output Voltage Fall Time	$CL = 1nF$		40	100	ns
$I_{GD off}$	7	I_{GD} Sink Current	$V_{CC} = 3.5V \quad V_{GD} = 1V$	5	10	-	mA

OUTPUT OVERVOLTAGE SECTION

I_{OVP}	2	OVP Triggering Current		35	40	45	μA
		Static OVP Threshold		2.1	2.25	2.4	V

RESTART TIMER

t_{START}		Start Timer		70	150	400	μs
-------------	--	-------------	--	----	-----	-----	---------

(1) Parameter guaranteed by design, not tested in production.

OVER VOLTAGE PROTECTION OVP

The output voltage is expected to be kept by the operation of the PFC circuit close to its nominal value. This is set by the ratio of the two external resistors R1 and R2 (see fig. 2), taking into consideration that the non inverting input of the error amplifier is biased inside the L6561 at 2.5V.

In steady state conditions, the current through R1 and R2 is:

$$I_{R1sc} = \frac{V_{out} - 2.5}{R1} = I_{R2} = \frac{2.5V}{R2}$$

and, if the external compensation network is made only with a capacitor C_{comp} , the current through C_{comp} equals zero. When the output voltage increases abruptly the current through R1 becomes:

$$I_{R1} = \frac{V_{outsc} + \Delta V_{OUT} - 2.5}{R1} = I_{R1sc} + \Delta I_{R1}$$

Since the current through R2 does not change, ΔI_{R1} must flow through the capacitor C_{comp} and enter the error amplifier.

This current is monitored inside the L6561 and when reaches about $37\mu A$ the output voltage of the multiplier is forced to decrease, thus reducing the energy drawn from the mains. If the current exceeds $40\mu A$, the OVP protection is triggered (Dynamic OVP), and the external power transistor is switched off until the current falls approximately below $10\mu A$.

However, if the overvoltage persists, an internal comparator (Static OVP) confirms the OVP condition keeping the external power switch turned off (see fig. 1).

Finally, the overvoltage that triggers the OVP function is:

$$\Delta V_{out} = R1 \cdot 40\mu A.$$

Typical values for R1, R2 and C are shown in the application circuits. The overvoltage can be set independently from the average output voltage. The precision in setting the overvoltage threshold is 7% of

the overvoltage value (for instance $\Delta V = 60V \pm 4.2V$).

Disable function

The zero current detector (ZCD) pin can be used

for device disabling as well. By grounding the ZCD voltage the device is disabled reducing the supply current consumption at 1.4mA typical (@ 14.5V supply voltage).

Releasing the ZCD pin the internal start-up timer will restart the device.

Figure 1.

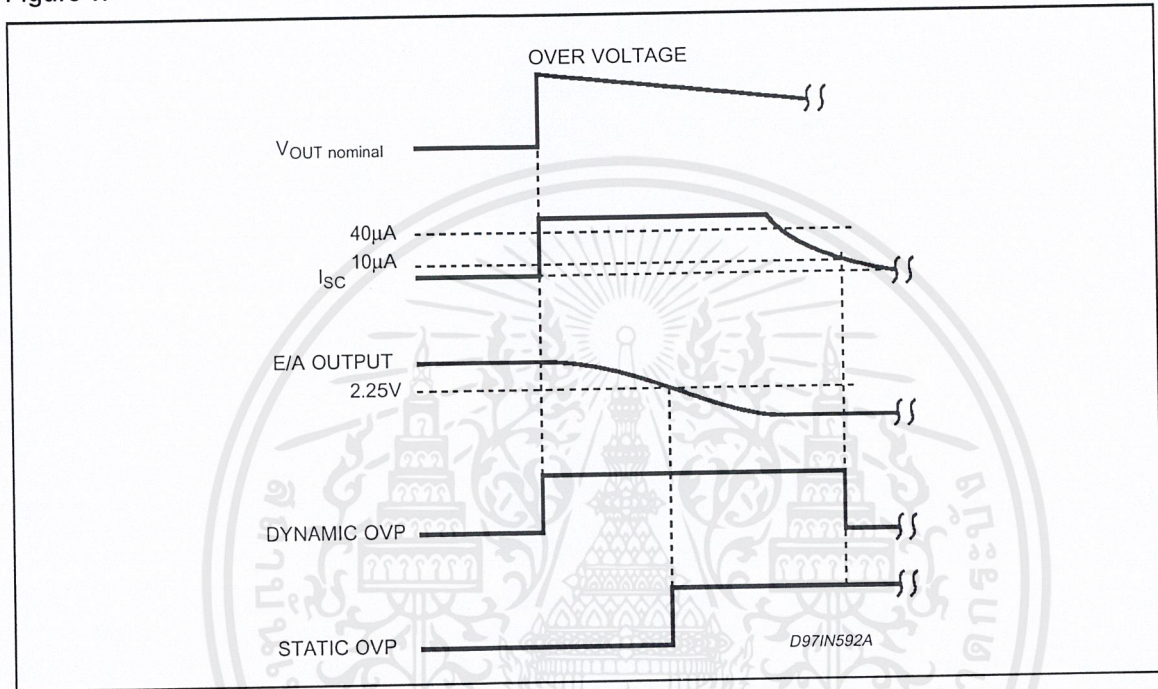


Figure 2. Overvoltage Protection Circuit

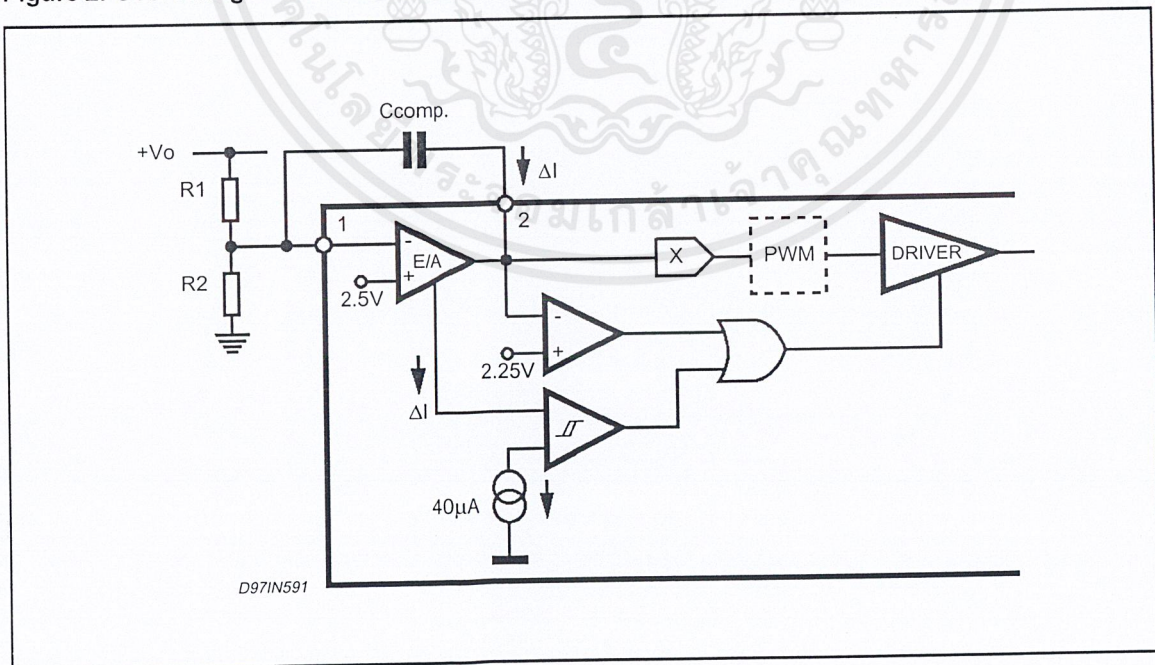


Figure 3. Typical Application Circuit (80W, 110VAC)

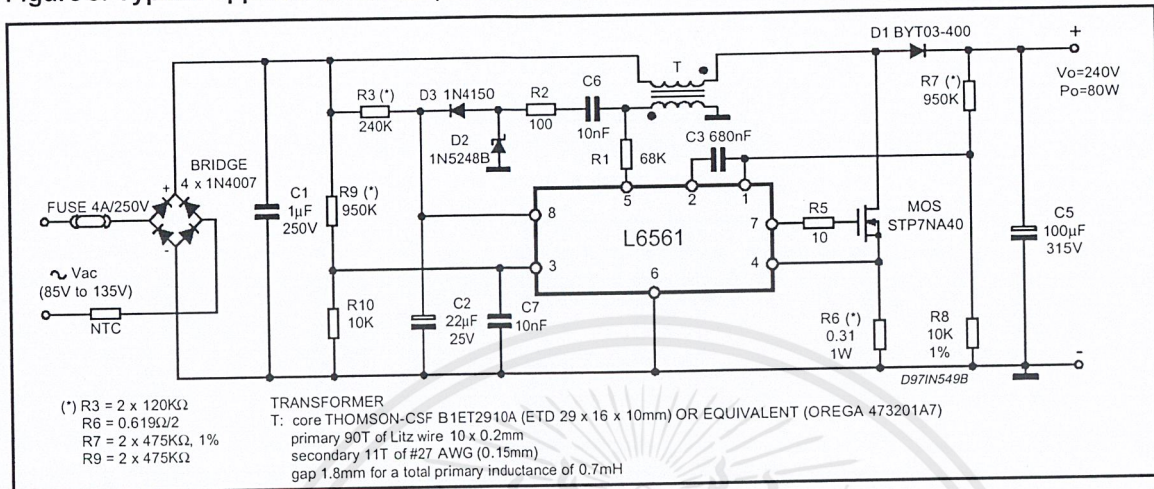


Figure 4. Typical Application Circuit (120W, 220VAC)

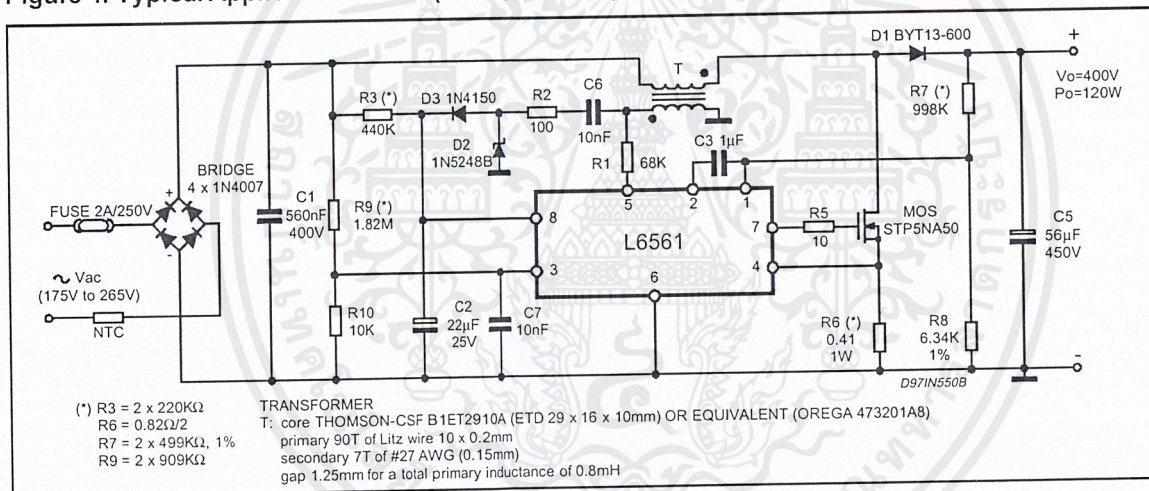


Figure 5. Wide-Range Application (80W)

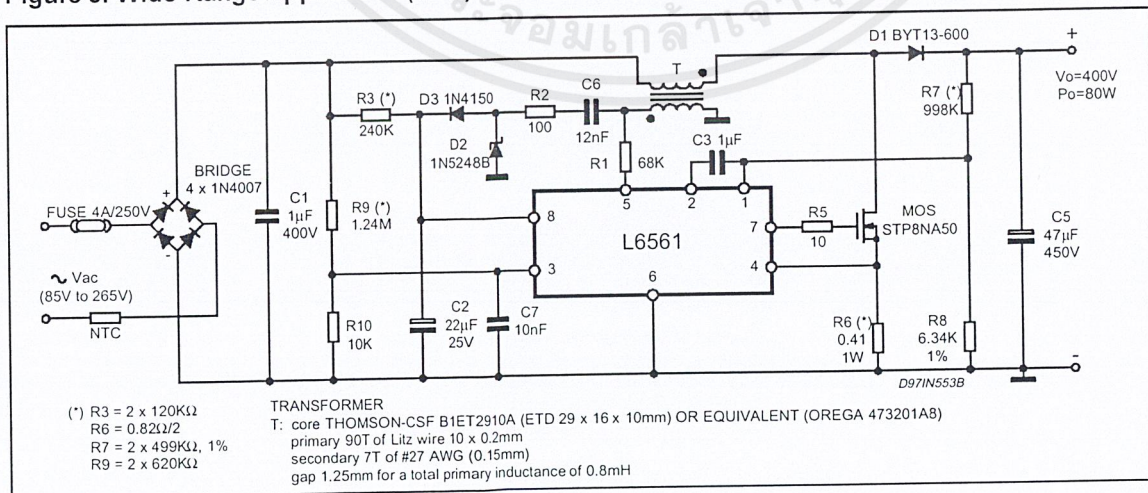


Figure 6. P.C. Board and Components Layout of the Fig. 3, 4 and 5 (1:1.25 scale)

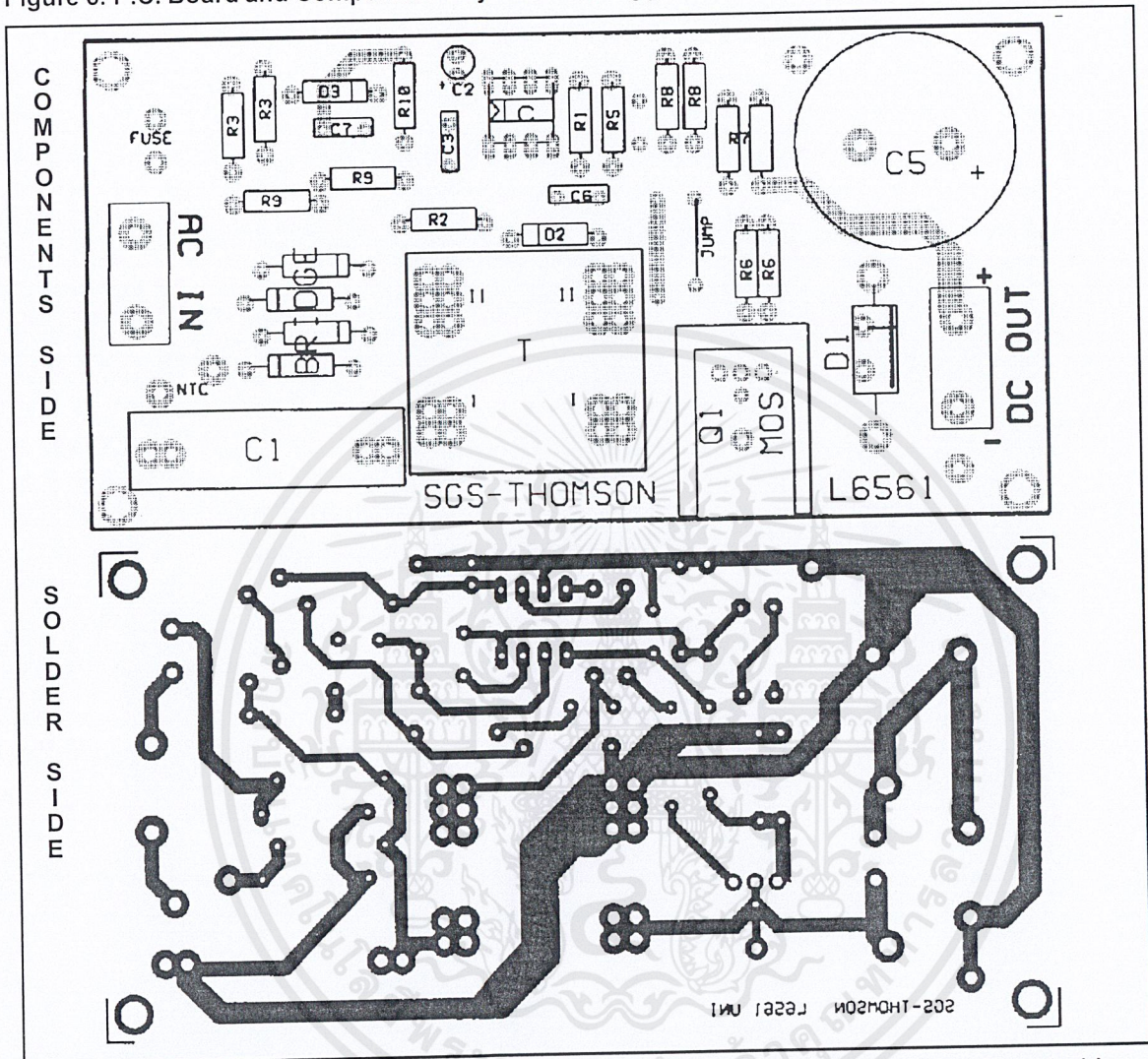


Figure 7. OVP Current Threshold vs. Temperature

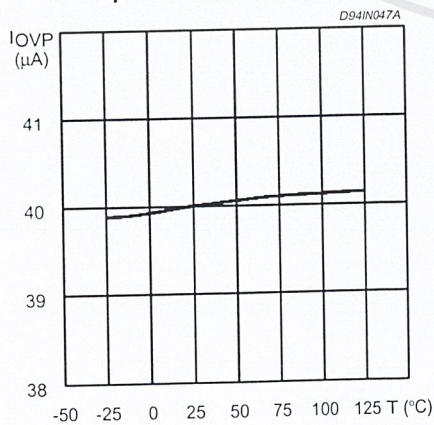
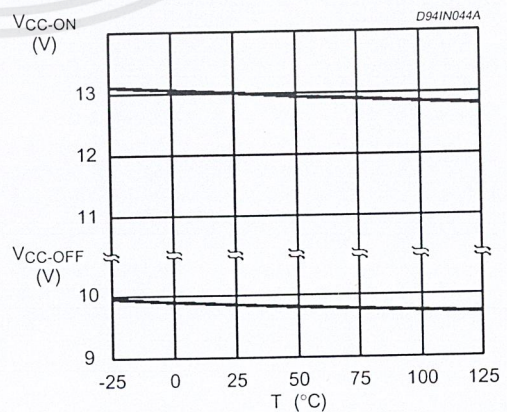


Figure 8. Undervoltage Lockout Threshold vs. Temperature



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. Supply Current vs. Supply Voltage

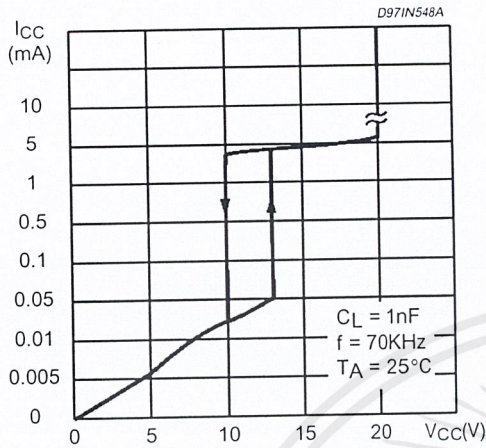


Figure 10. Voltage Feedback Input Threshold vs. Temperature

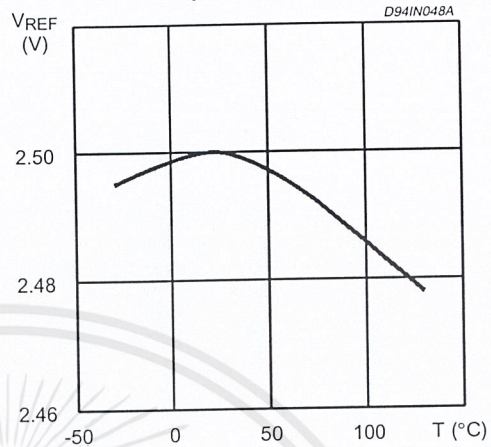


Figure 11. Output Saturation Voltage vs. Sink Current

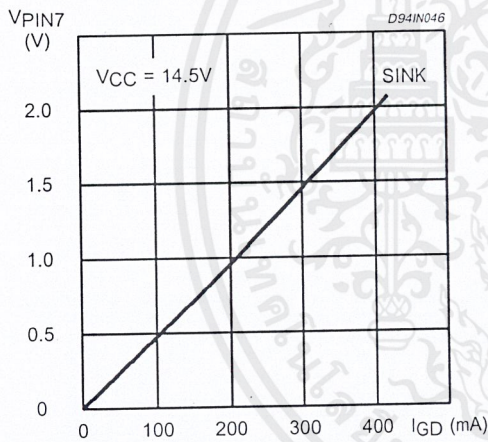


Figure 12. Output Saturation Voltage vs. Source Current

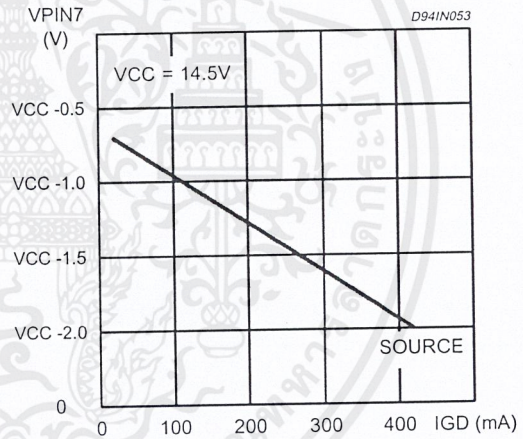
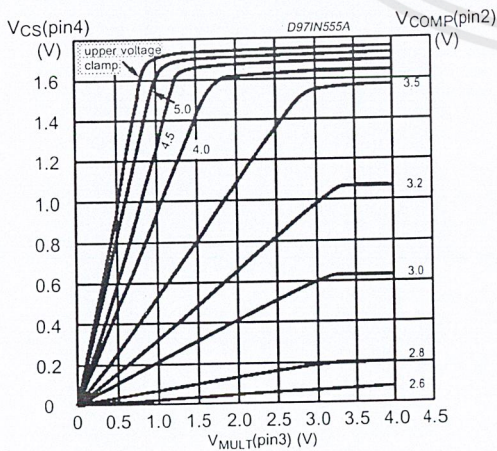
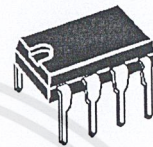


Figure 13. Multiplier Characteristics Family

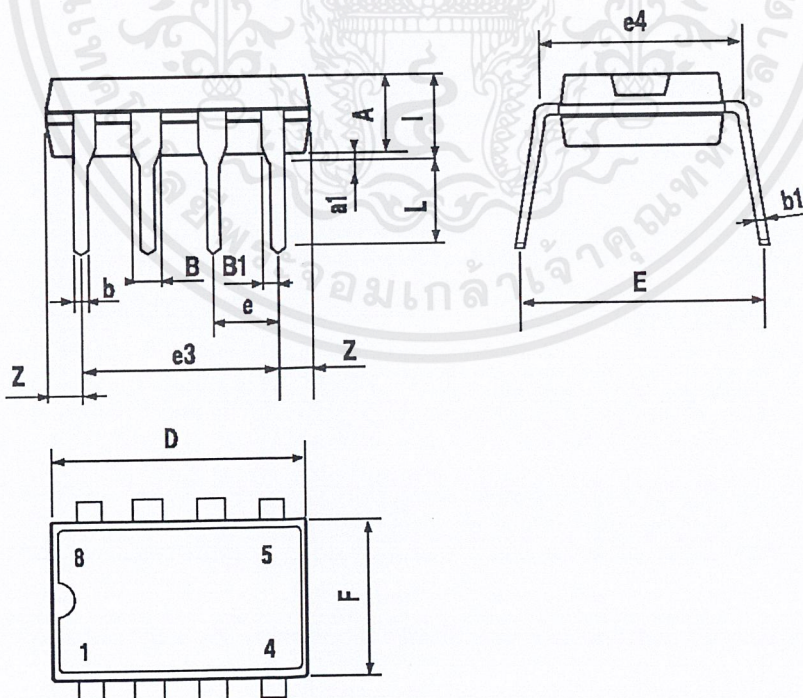


DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
I			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

OUTLINE AND MECHANICAL DATA

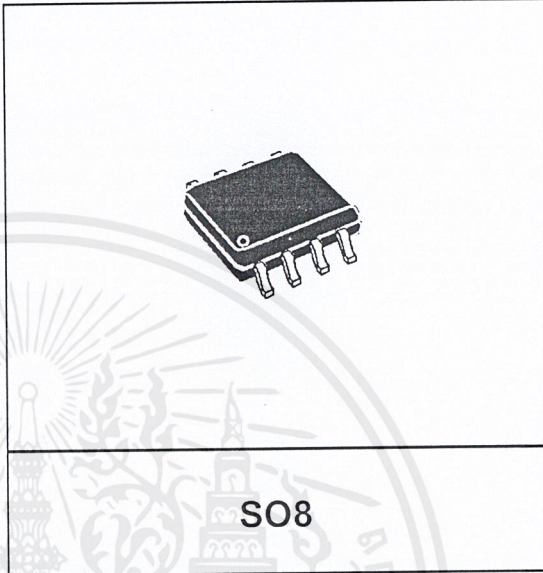


Minidip

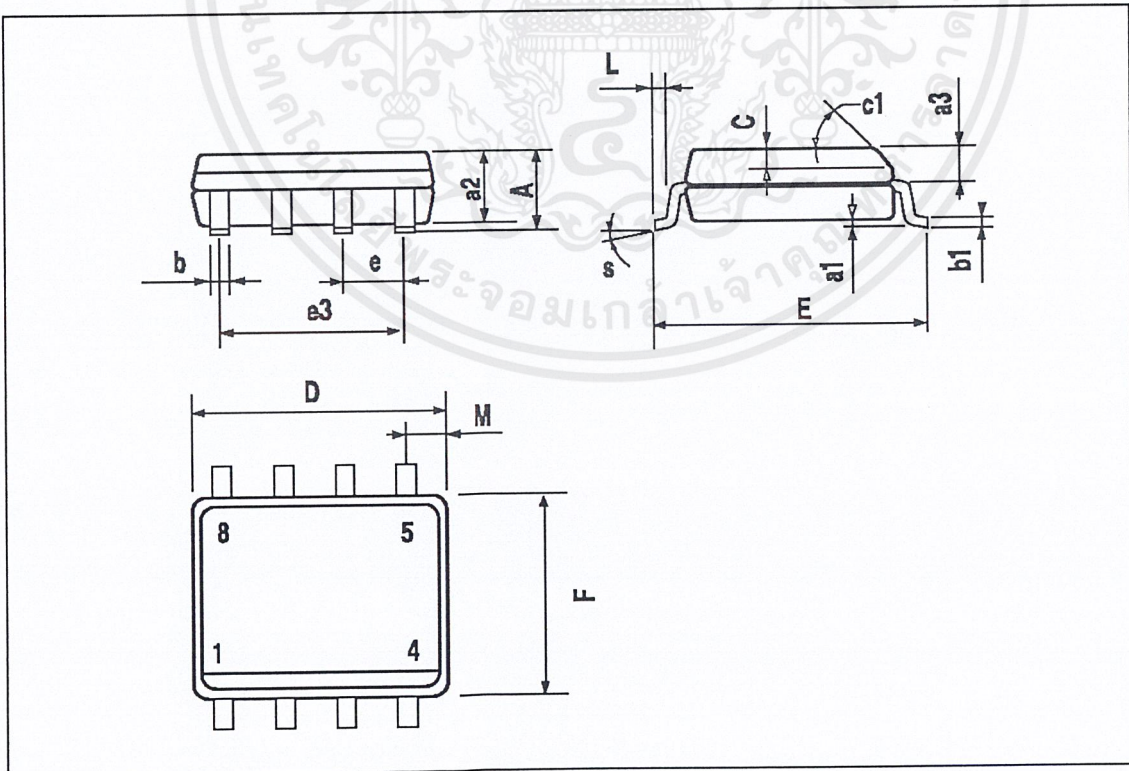


DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			1.75			0.069
a1	0.1		0.25	0.004		0.010
a2			1.65			0.065
a3	0.65		0.85	0.026		0.033
b	0.35		0.48	0.014		0.019
b1	0.19		0.25	0.007		0.010
C	0.25		0.5	0.010		0.020
c1	45° (typ.)					
D (1)	4.8		5.0	0.189		0.197
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		3.81			0.150	
F (1)	3.8		4.0	0.15		0.157
L	0.4		1.27	0.016		0.050
M			0.6			0.024
S	8° (max.)					

OUTLINE AND MECHANICAL DATA



(1) D and F do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm (.006inch).





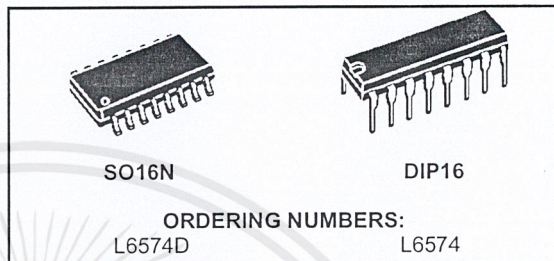
ภาคผนวก ง

รายละเอียดและคุณสมบัติของไอซี L6574

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CFL/TL BALLAST DRIVER PREHEAT AND DIMMING

- HIGH VOLTAGE RAIL UP TO 600V
- dV/dt IMMUNITY ± 50 V/ns IN FULL TEMPERATURE RANGE
- DRIVER CURRENT CAPABILITY:
250mA SOURCE
450mA SINK
- SWITCHING TIMES 80/40ns RISE/FALL WITH 1nF LOAD
- CMOS SHUT DOWN INPUT
- UNDER VOLTAGE LOCK OUT
- PREHEAT AND FREQUENCY SHIFTING TIMING
- SENSE OP AMP FOR CLOSED LOOP CONTROL OR PROTECTION FEATURES
- HIGH ACCURACY CURRENT CONTROLLED OSCILLATOR
- INTEGRATED BOOTSTRAP DIODE
- CLAMPING ON V_s .
- SO16, DIP 16 PACKAGE



The device is intended to drive two power MOSFETS, in the classical half bridge topology, ensuring all the features needed to drive and properly control a fluorescent bulb.

A dedicated timing section in the L6574 allows the user set the necessary parameters for proper preheat and ignition of the lamp.

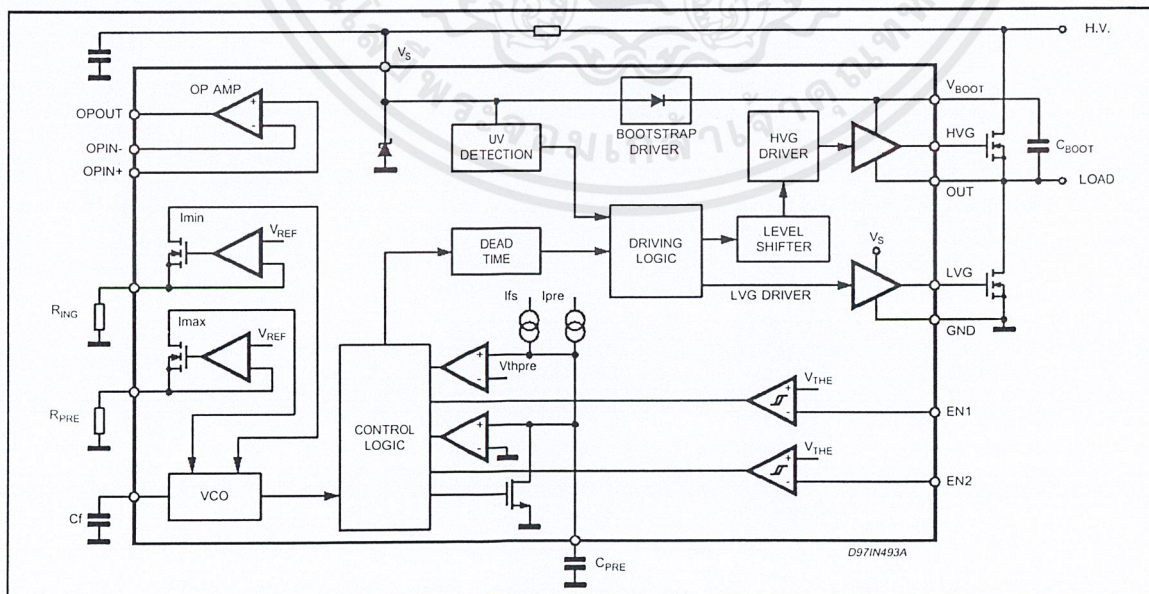
Also, an OP AMP is available to implement closed loop control of the lamp current during normal lamp burning.

An integrated bootstrap section, eliminating the normally required bootstrap diode and the zener clamping on V_s , makes the L6574 well suited for low cost applications where few additional components are needed to build a high performance ballast.

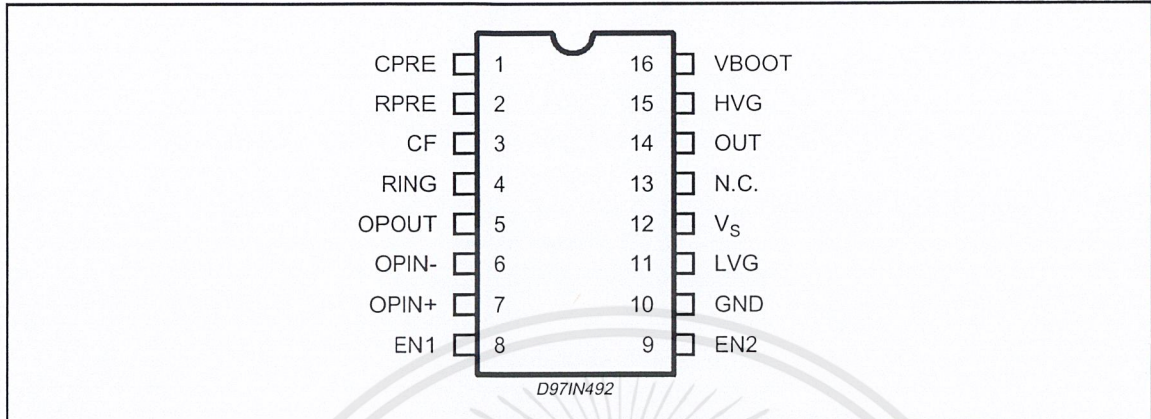
DESCRIPTION

In order to ensure voltage ratings in excess of 600V, the L6574 is manufactured with BCD OFF LINE technology, which makes it well suited for lamp ballast applications.

BLOCK DIAGRAM



PIN CONNECTION



THERMAL DATA

Symbol	Parameter	DIP16	SO16N	Unit
$R_{th\ j-amb}$	Thermal Resistance Junction to ambient	Max. 80	120	°C/W

PINS DESCRIPTION

N.	Name	Function
1	Cpre	Preheat Timing Capacitor
2	Rpre	Maximum Oscillation Frequency Setting. Low Impedence Voltage Source. See also Cf
3	Cf	Oscillator Frequency Setting (see also Ring, Rpre)
4	Ring	Minimum Oscillation Frequency Setting. Low Impedence Voltage Source. See also Cf
5	OPout	Sense OP AMP Output. Low Impedence
6	OPin-	Sense OP Amp Inverting Input. High Impedence
7	OPin+	Sense OP AMP Non Inverting Input High Impedence.
8	EN1	Half Bridge Enable
9	EN2	Half Bridge Enable
10	GND	Ground
11	LVG	Low Side Driver Output
12	Vs	Supply Voltage with Internal Zener Clamp.
13	N.C.	Non Connected
14	OUT	High Side Driver Reference
15	HVG	High Side Driver Output
16	Vboot	Bootstrapped Supply Voltage

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
I_S	Supply Current (*)	25	mA
V_{LVG}	Low Side Output	-0.3 to $V_S + 0.3$	V
V_{OUT}	High Side Reference	-1 to $V_{BOOT} - 18$	V
V_{HVG}	High Side Output	-1 to V_{BOOT}	V
V_{BOOT}	Floating Supply Voltage	-1 to 618	V
dV_{BOOT}/dt	V_{BOOT} pin Slew rate (repetitive)	± 50	V/ns
dV_{OUT}/dt	OUT pin Slew Rate (repetitive)	± 50	V/ns
V_{ir}	Forced Input Voltage (pins Ring, Rpre)	-0.3 to 5	V
V_{ic}	Forced Input Voltage (pins Cpre, Cf)	-0.3 to 5	V
V_{EN1}, V_{EN2}	Enable Input Voltage	-0.3 to 5	V
I_{EN1}, I_{EN2}	Enable Input Current	± 3	mA
V_{opc}	Sense Op Amp Common Mode Range	-0.3 to 5	V
V_{opd}	Sense Op Amp Differential Mode Range	± 5	V
V_{opo}	Sense Op Amp Output Voltage (forced)	4.6	V
T_{stg}, T_j	Storage Temperature	-40 to +150	°C
T_{amb}	Ambient Temperature	-40 to +125	°C

(*) The device has an internal Clamping Zener between GND and the Vcc pin, it must not be supplied by a Low Impedance Voltage Source.
 Note: ESD immunity for pins 14, 15 and 16 is guaranteed up to 900V (Human Body Model)

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
V_S	Supply Voltage	10 to V_{CL}	V
$V_{OUT} (*)$	High Side Reference	-1 to $V_{BOOT} - V_{CL}$	V
$V_{BOOT} (*)$	Floating Supply Voltage	500	V

(*) If the condition $V_{boot} - V_{out} < 18$ is guaranteed, V_{out} can range from -3 to 580V.

ELECTRICAL CHARACTERISTICS ($V_S = 12V$; $V_{BOOT} - V_{OUT} = 12V$; $T_{amb} = 25^\circ C$)

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
Supply Voltage							
V_{supv}	12	V_S Turn On Threshold		9.5	10.2	10.9	V
V_{suvn}		V_S Turn Off Threshold		7.3	8	8.7	V
V_{suvh}		Supply Voltage Under Voltage Hysteresys			2.2		V
V_{cl}		Supply Voltage Clamping		14.6	15.6	16.6	V
I_{su}		Start Up Current	$V_S < V_{suvn}$			250	μA
I_q		Quiescent Current, $f_{out} = 60kHz$, no load.	$V_S > V_{supv}$			2	mA
High voltage Section							
$I_{bootleak}$	16	BOOT pin leakage current	$V_{BOOT} = 580V$			5	μA
$I_{outleak}$	14	OUT pin Leakage Current	$V_{OUT} = 562V$			5	μA
High/Low Side Drivers							
I_{hvgso}	15	High Side Driver Source Current	$V_{HVG} - V_{OUT} = 0$	170	250		mA
I_{hvgSI}	15	High Side Driver Sink Current	$V_{HVG} - V_{BOOT} = 0$	300	450		mA
I_{lvgsO}	11	Low Side Drive Source Current	$V_{LVG} - GND = 0$	170	250		mA
I_{lvgsI}	11	Low Side Drive Source Current	$V_{LVG} - V_S = 0$	300	450		mA
t_{rise}	15,	Low/High Side Output Rise Time	$C_{load} = 1nF$		80	120	ns
t_{fall}	11	Low/High Side Output Fall Time	$C_{load} = 1nF$		50	80	ns

ELECTRICAL CHARACTERISTICS (Continued)

Symbol	Pin	Parameter	Test Condition	Min.	Typ.	Max.	Unit
Oscillator							
D _C	14	Output Duty Cycle		48	50	52	%
f _{ing}		Minimum Output Oscillation Frequency	C _F = 470pF; R _{ing} = 50kΩ	58.2	60	61.8	kHz
f _{pre}		Maximum Output Oscillation Frequency	C _F = 470pF; R _{ing} = 50kΩ; R _{pre} = 47kΩ	114	120	126	kHz
V _{ref}	2,4	Voltage to current converters threshold		1.9	2	2.1	V
t _d	14	Dead Time between Low and High Side Conduction		0.8	1.25	1.7	μs
Timing Section							
k _{pre}	1	Pre Heat Timing constant	C _{pre} = 330nF	1.15	1.5	1.85	s/μF
k _{fs}		Frequency Shift Timing Constant	C _{pre} = 330nF	0.115	0.15	0.185	s/μF
V _{thpre}		Pre Heat Timing Comparator Threshold		3.3	3.5	3.7	V
Sense OP AMP							
I _{ib}	6,7	Input Bias current				0.1	μA
V _{io}		Input Offset Voltage		-10		10	mV
R _{out}	5	Output Resistance		200		300	Ω
I _{out+}		Sink Output Current	V _{out} = 0.2V	0.5			mA
I _{out-}		Source Output Current	V _{out} = 4.5V	0.5			mA
V _{ic}	6,7	Common Mode Input Range		-0.2		3	V
GBW		Sense Op Amp Gain Band Width Product			1		MHz
G _{dc}		DC Open Loop Gain			80		dB
Comparators							
V _{the}	8,9	Enabling Comparators Threshold		0.56	0.6	0.64	V
V _{hys}		Enabling Comparators Hysteresis		20		100	mV
t _{pulse}		Minimum Pulse length			200		ns

High/Low Side Driving Section:

High and low side driving sections provide the proper drive to the external power MOSFET. A high sink/source driving current (450/250 mA typical) ensures fast switching times when a size 4 external power MOSFET needs to be driven.

Bootstrap Section:

A patented integrated bootstrap section replaces an external bootstrap diode. This section together with a bootstrap capacitor provides the bootstrap voltage to drive the high side power MOSFET. This function is achieved using a high voltage DMOS driver which is driven synchronously with the low side external power MOSFET. For a safe operation, current flow into the Vboot pin is inhibited, even though ZVS operation may not be ensured.

Timing Section:

To set the proper preheat time ($t_{pre} = k_{pre} \cdot C_{pre}$) for the bulb, a capacitor is connected to the Cpre pin which is charged with a fixed current. During tpre, the output is switching at fpre (see Oscillator Section). When the tpre expires, the Cpre capacitor is discharged and then recharged with a different current. This sets a second time interval tsh (0.1 times the selected preheat time tpre) during which frequency shifting from fpre to fing is performed to ensure lamp ignition.

Oscillator Section:

A voltage controlled oscillator, with the selected frequencies fpre and fing, drives the output half bridge. Independently selected, fpre is effective during tpre and fing is effective during normal lamp burning. When working open loop, fpre and

ring are the highest and lowest allowed oscillation frequencies.

Closed loop control of the lamp current under normal operation can be achieved with the L6574. This is accomplished by automatic adjustment of the oscillator frequency. The OP AMP output is fed through a resistor diode network to the Ring pin. See AN 993.

OP AMP Section:

The integrated OP AMP offers low output impedance, wide bandwidth, high input impedance and wide common mode range. It can be readily used to implement closed loop control (see Oscillator Section) of the lamp current.

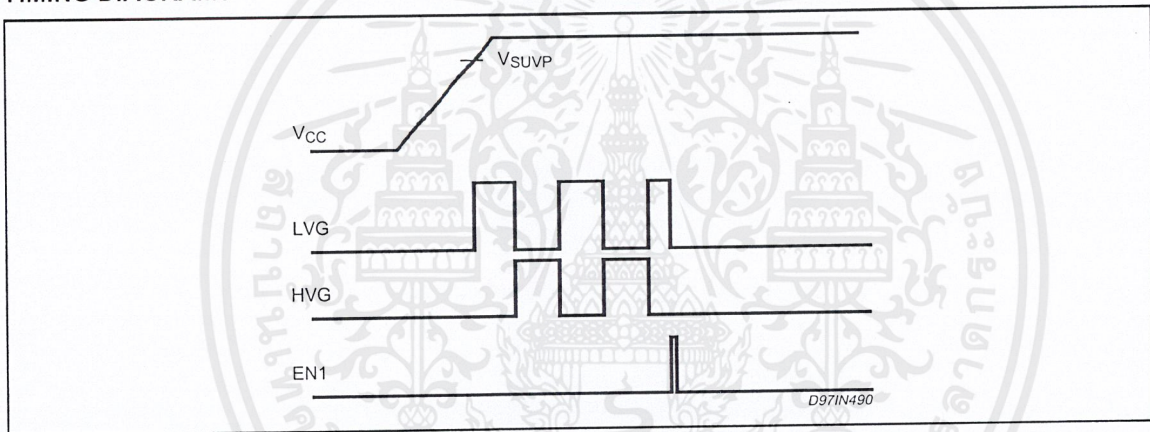
EN1, EN2 Comparators:

Two CMOS comparators, with thresholds set at 0.6 V (typical) are available to implement protection methods (such as overvoltage, lamp removal, etc.). Short pulses (>200nsec) at the comparator inputs are recognized.

The EN1 input (active high) forces the L6574 in the shut down state (e.g. LVG low, HVG low, oscillator stopped) in the event of an undervoltage condition. Normal operating condition is resumed after a power-off power-on sequence or when EN2 input is high.

The EN2 input (active high) also restarts a pre-heat sequence (see timing diagrams).

TIMING DIAGRAMS



TIMING DIAGRAMS

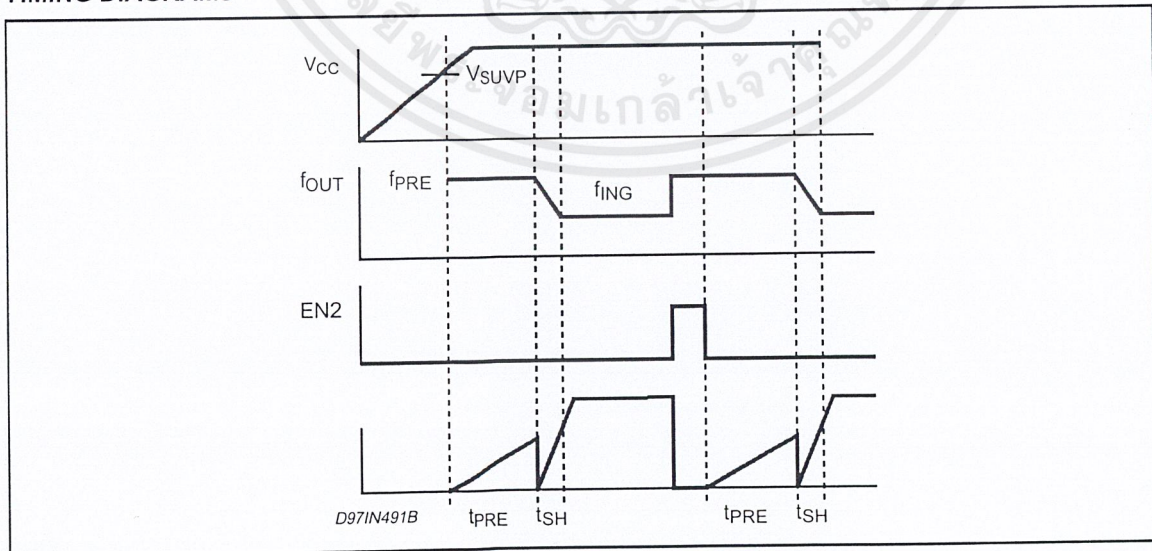


Figure 1. f_{ING} vs. R_{ING} .

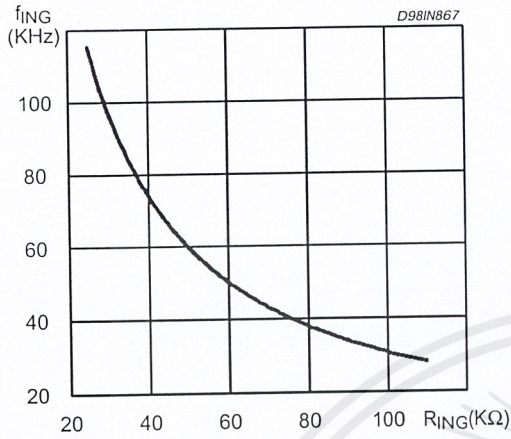


Figure 2. Δf vs. R_{PRE} , with $R_{ING} = 33k\Omega$

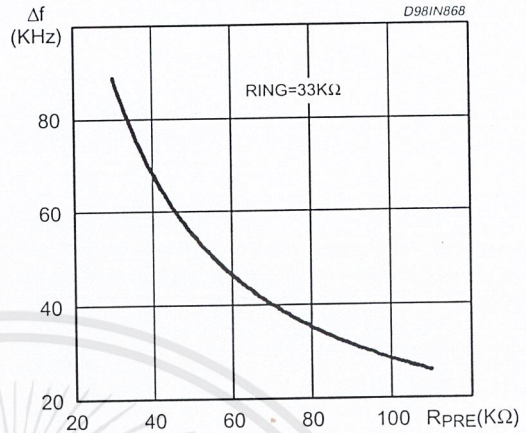


Figure 3. Δf vs. R_{PRE} , with $R_{ING} = 50k\Omega$

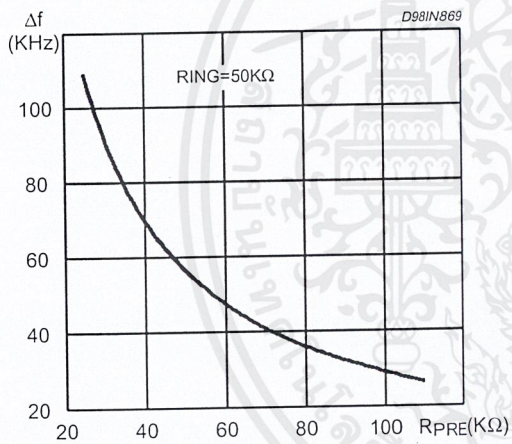


Figure 4. Δf vs. R_{PRE} , with $R_{ING} = 100k\Omega$

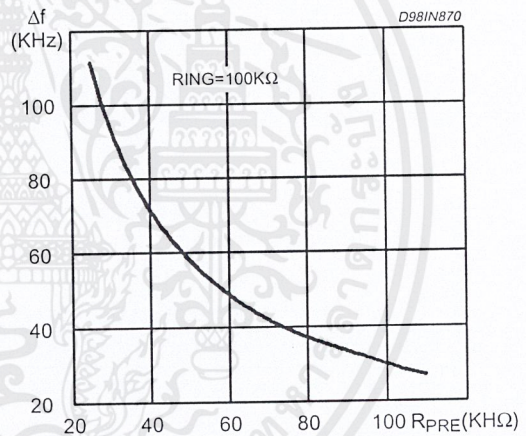


Figure 5. f_{ING} vs. temperature.

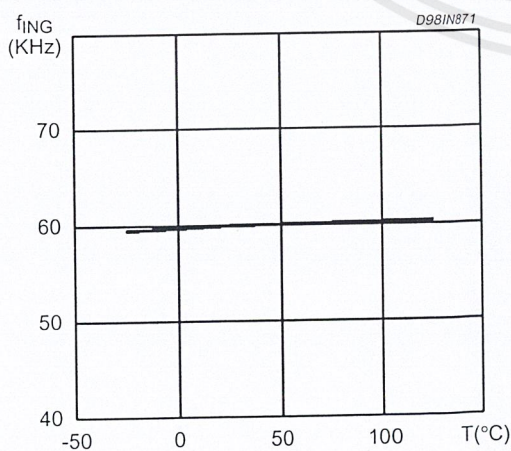
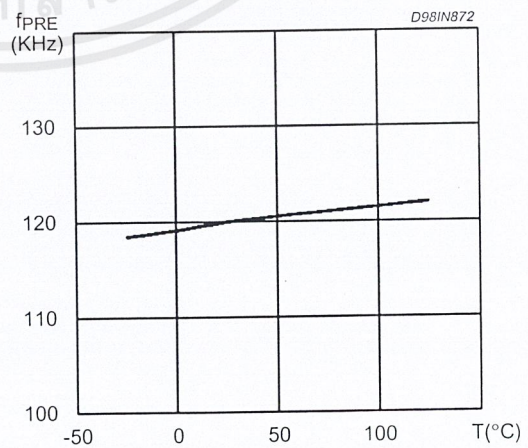
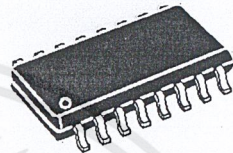


Figure 6. f_{PRE} vs. temperature.



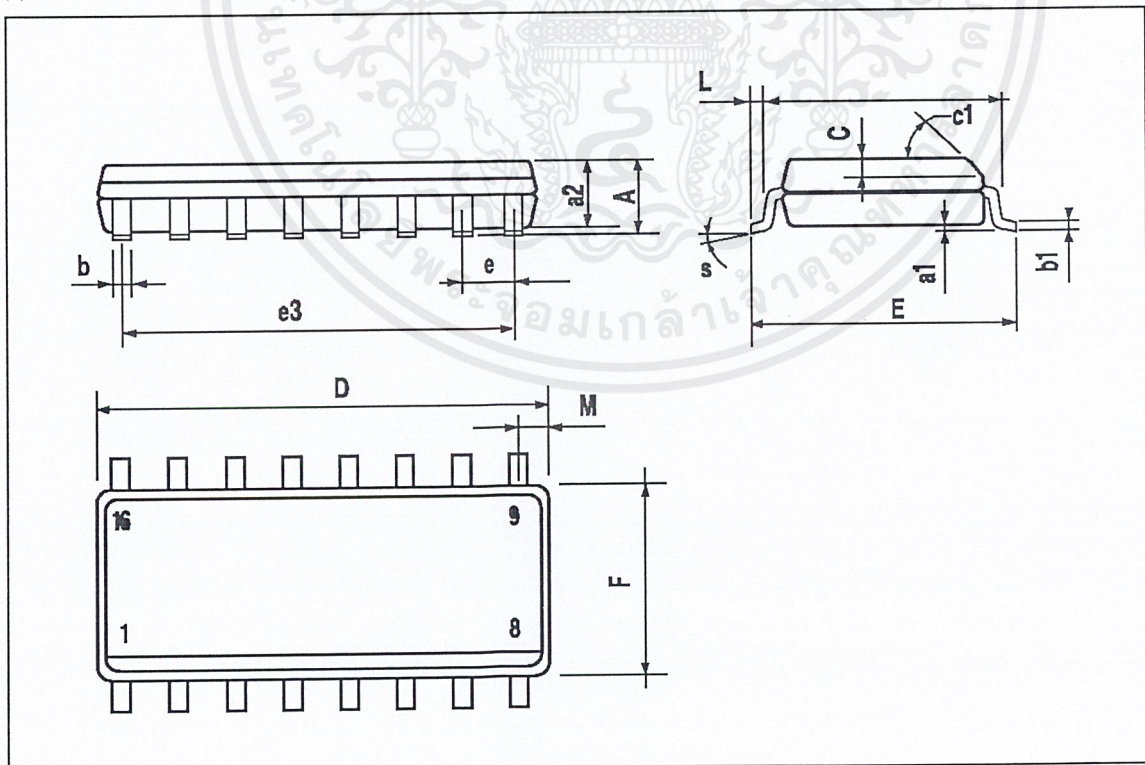
DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			1.75			0.069
a1	0.1		0.25	0.004		0.009
a2			1.6			0.063
b	0.35		0.46	0.014		0.018
b1	0.19		0.25	0.007		0.010
C		0.5			0.020	
c1	45° (typ.)					
D (1)	9.8		10	0.386		0.394
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		8.89			0.350	
F (1)	3.8		4	0.150		0.157
G	4.6		5.3	0.181		0.209
L	0.4		1.27	0.016		0.050
M			0.62			0.024
S	8°(max.)					

OUTLINE AND MECHANICAL DATA



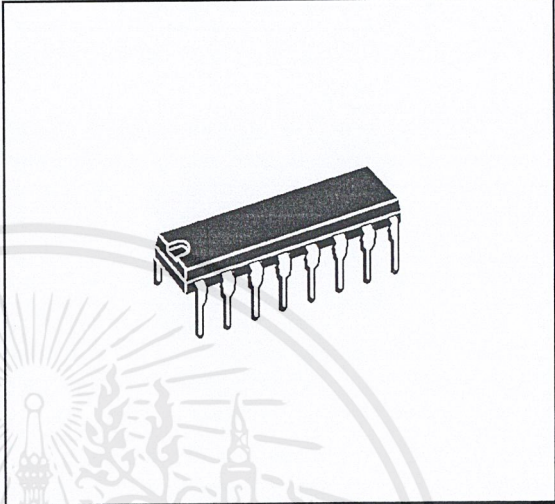
SO16 Narrow

(1) D and F do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm (.006inch).

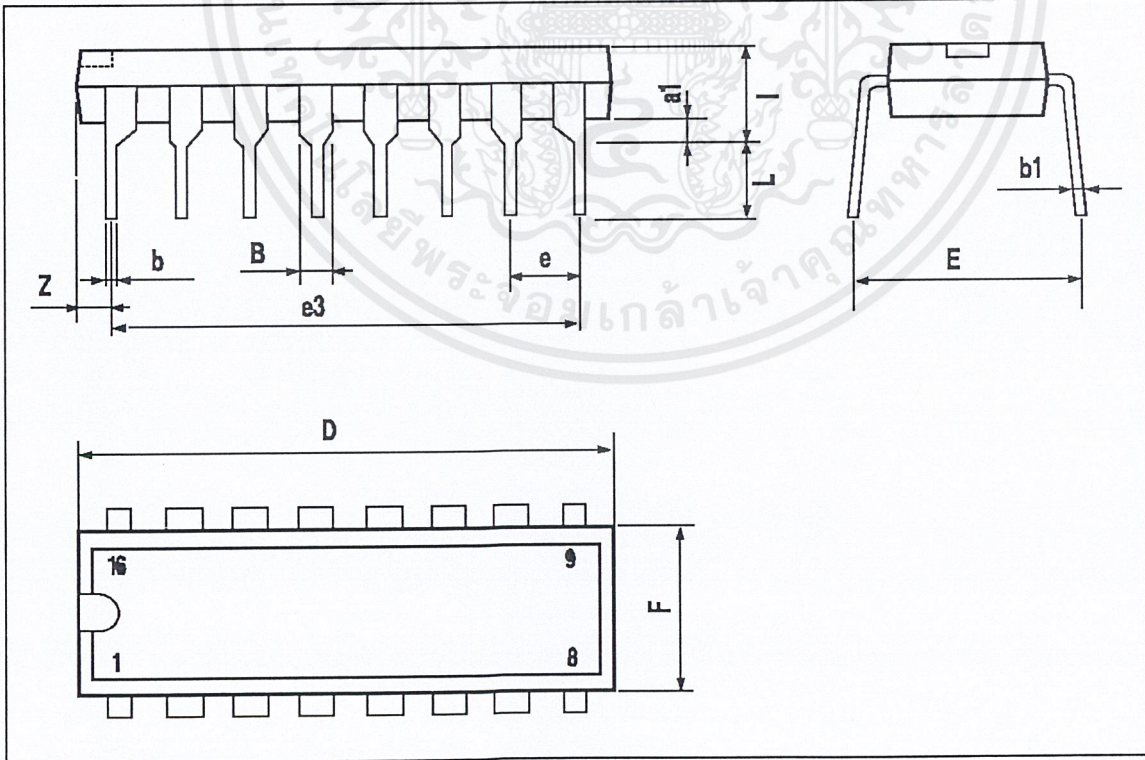


DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.51			0.020		
B	0.77		1.65	0.030		0.065
b		0.5			0.020	
b1		0.25			0.010	
D			20			0.787
E		8.5			0.335	
e		2.54			0.100	
e3		17.78			0.700	
F			7.1			0.280
I			5.1			0.201
L		3.3			0.130	
Z			1.27			0.050

OUTLINE AND MECHANICAL DATA



DIP16





ภาคผนวก จ
รายละเอียดและคุณสมบัติของ MOSFET เบอร์ IRF840

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Gunter Semiconductor GmbH

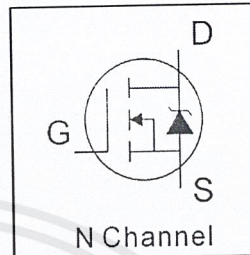
GFC440

N Channel Power MOSFET with low RDS(on)

Chip Specification

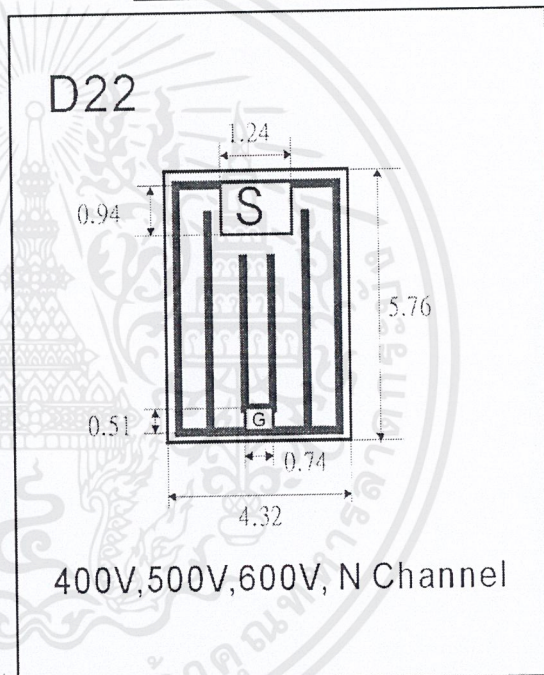
General Description:

- * Advanced Process Technology
- * Dynamic dV/dt Rating
- * 150°C Operating Temperature
- * Fast Switching
- * Fully Avalanche Rated
- * Low RDS(on)



Mechanical Data:

D22	
Dimension	4.32mm x 5.76mm
Thickness:	400 μm
Metallization:	
Top :	Al
Backside :	CrNiAg / Au
Suggested Bonding Conditions:	
Die Mounting:	Solder Perform
	95/5 PbSn or 92.5./2.5/5 PbAgIn
Source Bonding Wire:	12 mil Al



Absolute Maximum Rating

@Ta=25°C

Characteristics	Symbol	Limit	Unit	Test Conditions
Drain-to-Source Breakdown Voltage	V(BR)DSS	500	V	VGS=0V, ID=250μA
Static Drain-to - Source On-resistance	RDS(ON)	0.85	Ω	VGS=10V, ID=4A
Continuous Drain current (in target package)	ID@25°C	8	A	VGS=10V
Continuous Drain current (in target package)	ID@100°C	5.1	A	VGS=10V
Operation Junction	Tj	-55~150	°C	
Storage Temperature	TSTR	-55~150	°C	

Target Device: IRF840


TO-220AB

PD

134

W

@Tc=25°C



ภาคผนวก ฉ
รายละเอียดและคุณสมบัติของไดโอด (Diode) เบอร์ 1N4007

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1N4001 - 1N4007

Features

- Low forward voltage drop.
- High surge current capability.



DO-41
COLOR BAND DENOTES CATHODE

General Purpose Rectifiers (Glass Passivated)

Absolute Maximum Ratings* T_A = 25°C unless otherwise noted

Symbol	Parameter	Value							Units
		4001	4002	4003	4004	4005	4006	4007	
V _{RRM}	Peak Repetitive Reverse Voltage	50	100	200	400	600	800	1000	V
I _{F(AV)}	Average Rectified Forward Current, .375" lead length @ T _A = 75°C	1.0							A
I _{FSM}	Non-repetitive Peak Forward Surge Current 8.3 ms Single Half-Sine-Wave	30							A
T _{stg}	Storage Temperature Range	-55 to +175							°C
T _J	Operating Junction Temperature	-55 to +175							°C

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

Thermal Characteristics

Symbol	Parameter	Value	Units
P _D	Power Dissipation	3.0	W
R _{θJA}	Thermal Resistance, Junction to Ambient	50	°C/W

Electrical Characteristics T_A = 25°C unless otherwise noted

Symbol	Parameter	Device							Units
		4001	4002	4003	4004	4005	4006	4007	
V _F	Forward Voltage @ 1.0 A	1.1							V
I _{rr}	Maximum Full Load Reverse Current, Full Cycle T _A = 75°C	30							μA
I _R	Reverse Current @ rated V _R T _A = 25°C T _A = 100°C	5.0 500							μA μA
C _T	Total Capacitance V _R = 4.0 V, f = 1.0 MHz	15							pF

General Purpose Rectifiers (Glass Passivated)

(continued)

1N4001-1N4007

Typical Characteristics

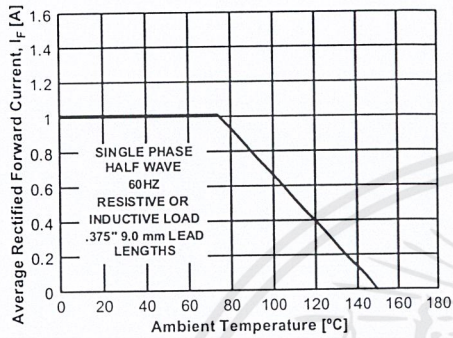


Figure 1. Forward Current Derating Curve

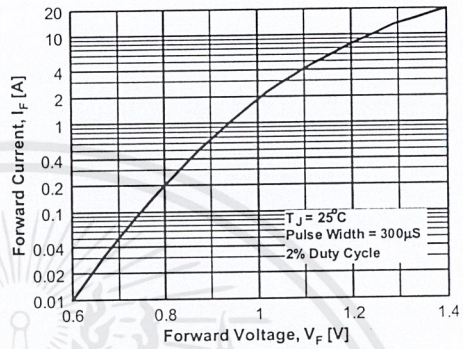


Figure 2. Forward Voltage Characteristics

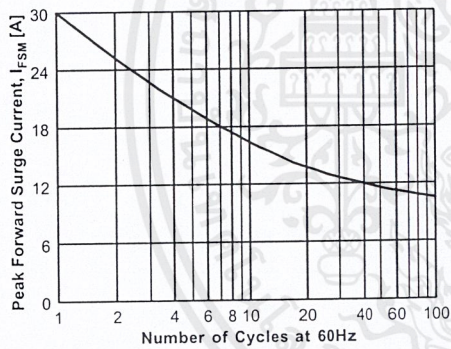


Figure 3. Non-Repetitive Surge Current

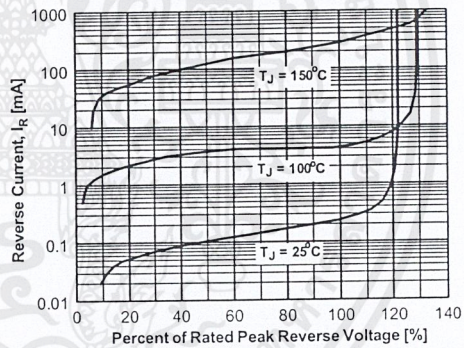
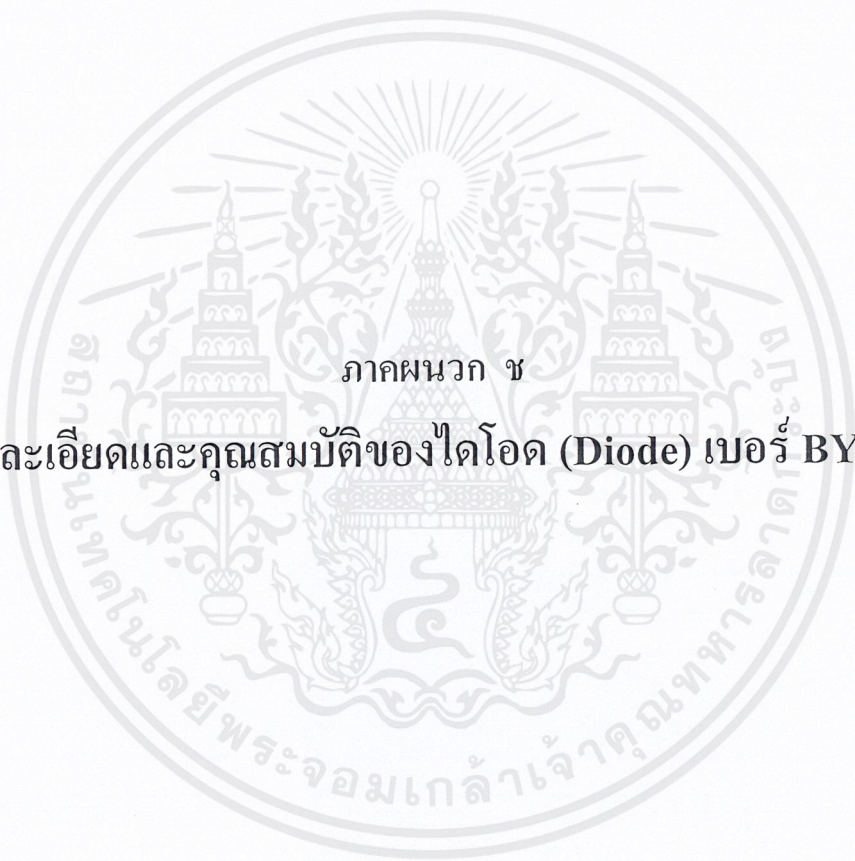


Figure 4. Reverse Current vs Reverse Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ข
รายละเอียดและคุณสมบัติของไดโอด (Diode) เบอร์ BYV 26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fast soft-recovery controlled avalanche rectifiers

BYV26 series

FEATURES

- Glass passivated
- High maximum operating temperature
- Low leakage current
- Excellent stability
- Guaranteed avalanche energy absorption capability
- Available in ammo-pack.

DESCRIPTION

Rugged glass SOD57 package, using a high temperature alloyed construction.

This package is hermetically sealed and fatigue free as coefficients of expansion of all used parts are matched.

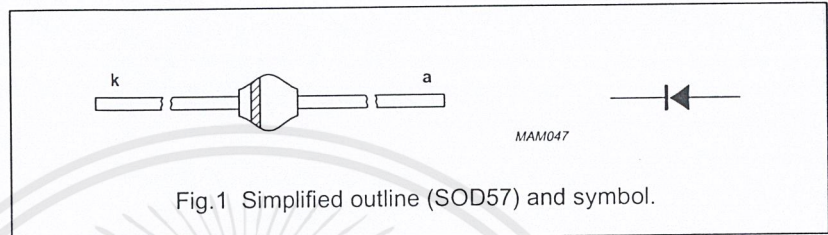


Fig.1 Simplified outline (SOD57) and symbol.

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V _{RRM}	repetitive peak reverse voltage				
	BYV26A		–	200	V
	BYV26B		–	400	V
	BYV26C		–	600	V
	BYV26D		–	800	V
	BYV26E		–	1000	V
	BYV26F		–	1200	V
BYV26G		–	1400	V	
V _R	continuous reverse voltage				
	BYV26A		–	200	V
	BYV26B		–	400	V
	BYV26C		–	600	V
	BYV26D		–	800	V
	BYV26E		–	1000	V
	BYV26F		–	1200	V
BYV26G		–	1400	V	
I _{F(AV)}	average forward current	T _{tp} = 85 °C; lead length = 10 mm; see Figs 2 and 3;			
	BYV26A to E BYV26F and G	averaged over any 20 ms period; see also Figs 10 and 11	–	1.00	A
I _{F(AV)}	average forward current	T _{amb} = 60 °C; PCB mounting (see Fig.19); see Figs 4 and 5;			
	BYV26A to E BYV26F and G	averaged over any 20 ms period; see also Figs 10 and 11	–	0.65	A
I _{FRM}	repetitive peak forward current	T _{tp} = 85 °C; see Figs 6 and 7			
	BYV26A to E BYV26F and G		–	10.0	A
			–	9.6	A

Fast soft-recovery
controlled avalanche rectifiers

BYV26 series

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
I_{FRM}	repetitive peak forward current	$T_{amb} = 60\text{ °C}$; see Figs 8 and 9	–	6.0	A
	BYV26A to E		–	6.4	A
I_{FSM}	non-repetitive peak forward current	$t = 10\text{ ms}$ half sine wave; $T_j = T_{j\max}$ prior to surge; $V_R = V_{RRM\max}$	–	30	A
	BYV26F and G		–	30	A
E_{RSM}	non-repetitive peak reverse avalanche energy	$I_R = 400\text{ mA}$; $T_j = T_{j\max}$ prior to surge; inductive load switched off	–	10	mJ
T_{stg}	storage temperature		–65	+175	°C
T_j	junction temperature	see Figs 12 and 13	–65	+175	°C

ELECTRICAL CHARACTERISTICS

 $T_j = 25\text{ °C}$ unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V_F	forward voltage	$I_F = 1\text{ A}$; $T_j = T_{j\max}$; see Figs 14 and 15	–	–	1.3	V
	BYV26A to E		–	–	1.3	V
V_F	forward voltage	$I_F = 1\text{ A}$; see Figs 14 and 15	–	–	2.50	V
	BYV26A to E		–	–	2.15	V
$V_{(BR)R}$	reverse avalanche breakdown voltage	$I_R = 0.1\text{ mA}$	–	–	–	–
	BYV26A		300	–	–	V
	BYV26B		500	–	–	V
	BYV26C		700	–	–	V
	BYV26D		900	–	–	V
	BYV26E		1100	–	–	V
	BYV26F		1300	–	–	V
	BYV26G		1500	–	–	V
I_R	reverse current	$V_R = V_{RRM\max}$; see Fig. 16	–	–	5	μA
		$V_R = V_{RRM\max}$; $T_j = 165\text{ °C}$; see Fig. 16	–	–	150	μA
t_{rr}	reverse recovery time	when switched from $I_F = 0.5\text{ A}$ to $I_R = 1\text{ A}$; measured at $I_R = 0.25\text{ A}$; see Fig. 20	–	–	30	ns
	BYV26A to C		–	–	75	ns
	BYV26D and E		–	–	150	ns
C_d	diode capacitance	$f = 1\text{ MHz}$; $V_R = 0\text{ V}$; see Figs 17 and 18	–	45	–	pF
	BYV26A to C		–	40	–	pF
	BYV26D and E		–	35	–	pF

Fast soft-recovery
controlled avalanche rectifiers

BYV26 series

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$\left \frac{dI_R}{dt} \right $	maximum slope of reverse recovery current	when switched from $I_F = 1$ A to $V_R \geq 30$ V and $dI_F/dt = -1$ A/ μ s; see Fig.21	-	-	7	A/ μ s
	BYV26A to C					
	BYV26D and E					
	BYV26F and G				6	A/ μ s
					5	A/ μ s

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\ j-tp}$	thermal resistance from junction to tie-point	lead length = 10 mm	46	K/W
$R_{th\ j-a}$	thermal resistance from junction to ambient	note 1	100	K/W

Note

- Device mounted on an epoxy-glass printed-circuit board, 1.5 mm thick; thickness of Cu-layer ≥ 40 μ m, see Fig.19. For more information please refer to the "General Part of associated Handbook".



ภาคผนวก ข
รายละเอียดและคุณสมบัติของไดโอด (Diode) เบอร์ 1N4937

1N4933 THRU 1N4937

FAST SWITCHING PLASTIC RECTIFIER

VOLTAGE - 50 to 600 Volts CURRENT - 1.0 Ampere

FEATURES

- High surge current capability
- Plastic package has Underwriters Laboratory Flammability Classification 94V-O Utilizing Flame Retardant Epoxy Molding Compound
- Void-free Plastic in a DO-41 package
- 1.0 ampere operation at $T_A=55 \bullet\bullet$ with no thermal runaway
- Fast switching for high efficiency
- Exceeds environmental standards of MIL-S-19500/228

MECHANICAL DATA

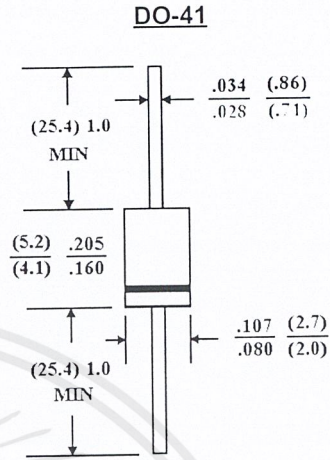
Case: Molded plastic, DO-41

Terminals: Axial leads, solderable per MIL-STD-202, Method 208

Polarity: Band denotes cathode

Mounting Position: Any

Weight: 0.012 ounce, 0.3 gram



Dimensions in inches and (millimeters)

MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

Ratings at 25 •• ambient temperature unless otherwise specified.

Single phase, half wave, 60Hz, resistive or inductive load.

For capacitive load, derate current by 20%.

	1N4933	1N4934	1N4935	1N4936	1N4937	UNITS
Maximum Recurrent Peak Reverse Voltage	50	100	200	400	600	V
Maximum RMS Voltage	35	70	140	280	420	V
Maximum DC Blocking Voltage	50	100	200	400	600	V
Maximum Average Forward Rectified Current .375"(9.5mm) lead length at $T_A=55 \bullet\bullet$						A
Peak Forward Surge Current 8.3ms single half sine wave superimposed on rated load(JEDEC method)						A
Maximum Forward Voltage at 1.0A						V
Maximum Reverse Current $T_J=25 \bullet\bullet$						•• A
at Rated DC Blocking Voltage $T_J=100 \bullet\bullet$						•• A
Typical Junction capacitance (Note 1) CJ						pF
Maximum Reverse Recovery Time(Note 2)						ns
Typical Thermal Resistance (Note 3) R •• JA						•• /W
Storage and Operating Temperature Range	-55 to +150					••

NOTES:

1. Measured at 1 MHz and applied reverse voltage of 4.0 VDC
2. Reverse Recovery Test Conditions: $I_F=.5A$, $I_R=1A$, $I_{rr}=.25A$
3. Thermal resistance from junction to ambient and from junction to lead at 0.375"(9.5mm) lead length P.C.B. mounted

RATING AND CHARACTERISTIC CURVES

1N4933 THRU 1N4937

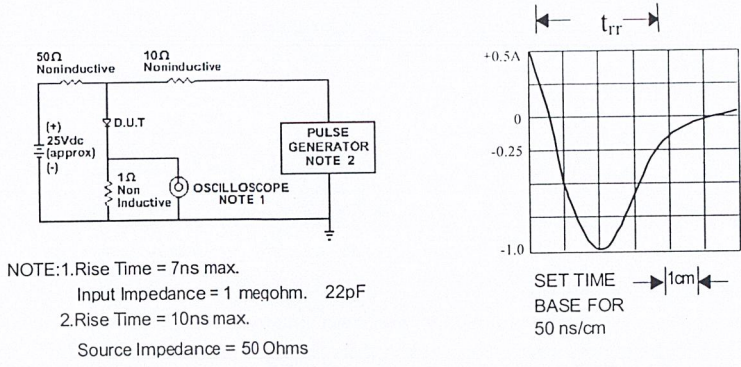


Fig. 1-REVERSE RECOVERY TIME CHARACTERISTIC AND TEST CIRCUIT DIAGRAM

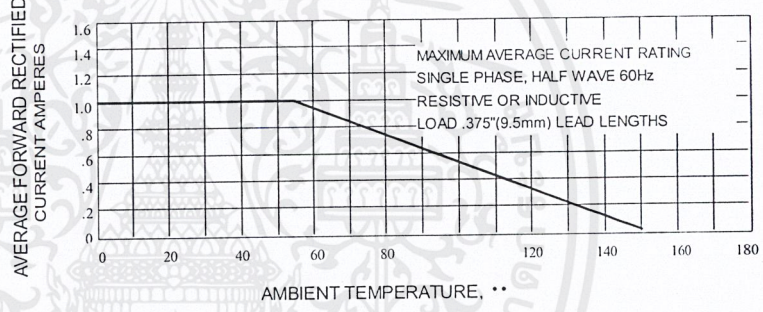
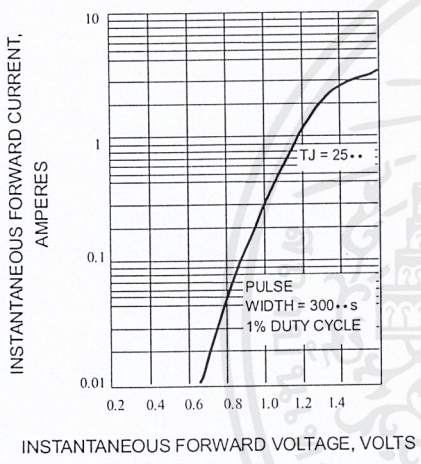


Fig. 2-TYPICAL INSTANTANEOUS FORWARD CHARACTERISTICS

Fig. 3-FORWARD CURRENT DERATING CURVE

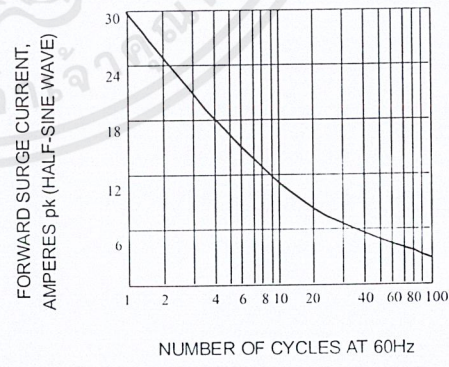
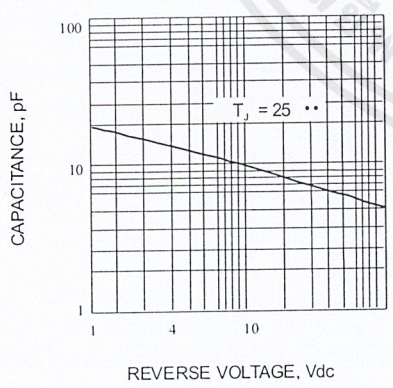


Fig. 4-TYPICAL JUNCTION CAPACITANCE

Fig. 5-PEAK FORWARD SURGE CURRENT

The seal of Rajabhat Buriram University is a circular emblem. It features a central sunburst with rays emanating from a central point. Below the sunburst are three tiered stupas or pagodas, each supported by a decorative base. The entire emblem is surrounded by a circular border containing Thai text. The text at the top reads "มหาวิทยาลัยราชภัฏบุรีรัมย์" (Mahavithayalai Rajabhat Buriram) and the text at the bottom reads "พระจอมเกล้าเจ้าคุณทหารลาดกระบัง" (Prachonkhaeng Chao Khan Thara Ladkrabang).

ภาคผนวก ฅ
Harmonics from Compact Fluorescent Lamp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Harmonics from Compact Fluorescent Lamps

Rudolph R. Verderber, *Fellow, IEEE*, Oliver C. Morse, and William R. Alling

Abstract— Measured characteristics of compact fluorescent lamps (CFL's) and incandescent lamps with diode-type devices have low power factor (47 to 67%) and/or high total harmonic distortion (100% THD). There is little effect on a building's power quality if the CFL's comprise less than 10% of the buildings' load. Even if the CFL is as high as 26% of the building's load, the voltage distortion is less than 5%. Circuits and their estimated costs are presented to correct for power factor and suppress the harmonics.

I. INTRODUCTION

THIS PAPER presents some data on the performance of compact fluorescent lamps (CFL's) and other types of devices for use in incandescent sockets to improve the efficacy or reduce energy. These systems have low power factor and/or high total harmonic distortion (THD), and their impacts on the power quality is of primary concern. Utilities have also expressed concern since they have been actively recommending their use in their demand-side management (DSM) programs through giveaways and rebates. At present, no serious power quality problems have been reported with the use of CFL's. One reason may be that these lamp systems presently comprise a very small portion of the lamp market and are usually only a small portion of a building's load. However, if their use continues to escalate such that they are a major portion of a building's load power, quality may suffer. In fact, the poor power factor and/or high harmonics might limit the use of CFL's as an efficacious replacement for the incandescent lamp. Their potential impact on power quality of the electrical load is described for a building where the lighting is initially 50% of the load and resistive (100% power factor and no harmonics). The lighting load is gradually refitted with a CFL operated at high frequency, and the change in power quality is determined.

Although the CFL lamps are generally cost effective, their high initial cost compared with the incandescent lamp has limited their acceptance. Thus, manufacturers have introduced the simplest ballast (magnetic and electronic) designs. These low-cost designs employ neither power factor corrections nor harmonic filters. Several circuit approaches that could be used

Paper IUSD 92-5, approved by the Production and Application of Light Committee of the IEEE Industry Applications Society for presentation at the 1991 Industry Applications Society Annual Meeting, Dearborn, MI, September 28–October 4. This work was supported by the Assistant Secretary for Conservation and Renewable Energy, Office of Buildings and Community Systems, Building Equipment Division of the U.S. Department of Energy under Contract DE-AC03-76F00098. Manuscript released for publication September 9, 1992.

R. R. Verderber and O. C. Morse are with Lawrence Berkeley Laboratories, University of California, Berkeley, CA 94720.

W. R. Alling is with Diablo Scientific Laboratories, Danville, CA 94526.
IEEE Log Number 9208781.

to reduce the harmonic content of these lamps are described and discussed in terms of their cost and applicability for CFL's.

II. EXPERIMENTAL

New CFL's were obtained and burned in for 100 hr. Lamps were operated at 60 Hz with either magnetic ballasts or at high frequency with electronic ballasts. The integrating sphere was calibrated with a standard NBS lamp. The lamps were positioned base up when burned in and measured to assure that the lamp's cold spot and mercury reservoir coincided. The lamps operated in this position provided maximum light output and efficacy [1]. The CFL characteristic measured included the light output, input power, voltage, line current, and harmonics (fundamental up to the 32nd). In addition to the CFL's, incandescent lamp systems that had diodes and triacs in series were also measured.

The building simulated assumed i) total initial building load was 100 kVA at 0.85 lagging power factor, ii) lighting was 50% of the total load at unity power factor with no harmonics (incandescent), and iii) the CFL replacements have a THD of 115% (0.60 PF); the CFL's voltage and current are in phase and are four times more efficacious than the incandescent lamps.

III. RESULTS

Lamp Performance

Tables I and II list the electrical and optical data collected for the incandescent lamp systems and for the CFL's, respectively. The incandescent lamp with the diode will have high even harmonics because of asymmetry (dc component), whereas the lamp with the triac had high uneven harmonics (no dc component). The two incandescent lamps with diodes of opposite polarity are a resistive load. Table II shows that all of the CFL tested have low power factors (between 47 and 67%). The low power factor of the lamps operated at high frequency is primarily due to high total harmonic content with some leading phase component. One should notice that the ballast factor determines the lamp's light output and varies from a low of 62% to over 114%. It is essential for the lighting designer to know a ballast's ballast factor for the CFL in order to obtain the specified illuminance. The data shows CFL's operated at high frequency are sometimes twice as efficacious as CFL's operated at 60 Hz.

Building Model

Table III list the power quality of the building when sockets are refitted with CFL's. When the CFL replacements are about

TABLE I
INCANDESCENT-TYPE LAMPS

	100W	100W DIODE	(2) 100W* (2) DIODE	100W TRIAC
POWER (W)	101.3	85.5	175	88.5
CURRENT (A)	0.85	1.03	1.46	0.81
POWER FACTOR	1.00	0.70	1.00	0.92
LIGHT OUT (lm)	1740	780	1584	1290
EFFICACY(lm/W)	17.2	9.2	9.7	14.5
HARMONICS (%)				
2nd	0.1	39.5	0.1	1.8
3rd	2.9	3.9	2.5	22.2
4th	0.1	10.5	0.1	1.8
5th	2.0	1.5	1.8	14.2
7th	1.1	1.2	1.4	9.1
9th	0.4	0.5	0.6	5.6
THD	3.7	41.0	3.4	29.0

* Two 100 watt lamps with diodes in reverse polarity

TABLE II
COMPACT FLOURESCENT LAMPS

	60 HZ					HIGH FREQUENCY				
	7W	7W	15W	20W	20W	11W	15W	18W	20W	20W
POWER (W)	9.5	9.3	19.7	20.3	20.3	10.7	14.3	17.3	17.8	23.3
CURRENT(A)	0.17	0.16	0.40	0.33	0.34	0.13	0.18	0.31	0.23	0.32
POWER FACTOR	0.47	0.50	0.41	0.51	0.50	0.67	0.65	0.47	0.64	0.61
LIGHT (lm)	380	320	560	1040	1030	610	930	1260	1040	1370
RATED LO (lm)	400	400	900	1200	1200	600	900	1100	1200	1200
BALLAST FACTOR	0.95	0.80	0.62	0.87	0.86	1.02	1.03	1.15	0.87	1.14
EFF. (LM/W)	40	34	28	51	51	57	65	73	59	59
HARMONICS (%)										
3rd	8.1	8.6	17.8	12.4	15.3	79.4	81.3	95.7	64.5	79.1
5th	2.3	2.6	1.9	2.3	2.6	48.5	50.8	86.3	35.1	48.9
7th	1.1	1.3	1.3	2.2	2.2	18.4	20.6	72.6	40.8	30.5
9th	0.6	0.8	0.2	1.1	0.9	13.5	16.2	58.1	35.1	32.1
THD	8.1	9.1	18.0	12.5	15.7	100	106	162	98	114

TABLE III
100-KVA BUILDING SIMULATION LOAD
PERCENT RETROFIT WITH COMPACT FLUORESCENT

	10	25	50	100
TOTAL HARMONICS (%)	1.7	4.5	9.8	23.5
TOTAL POWER FACTOR	0.84	0.82	0.78	0.65
% CFL LOAD	1.5	4.1	9.4	26.3
VOLTAGE DISTORTION (%)	0.3	0.7	1.5	4.4

25%, the building's power factor is reduced by about 5%. When all of the CFL's are installed (26.3% of the building load), the voltage distortion at the service entrance is still within the IEEE-519 recommended limits (5%). Fig. 1 is a plot showing the impact of a harmonic source of 115 and 55% on voltage distortion as a function of its relative load. For a load with a THD just above 100%, the 5% voltage distortion limit is exceeded when its relative load to the system is about 30%.

IV. METHOD OF CORRECTION

Power Factor

Power factor correction and suppression of harmonic distortion go hand in hand. There are two methods for correcting

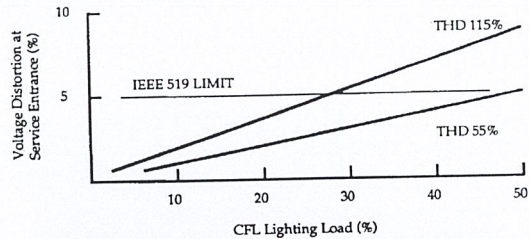


Fig. 1. Voltage distortion versus percent CFL load.

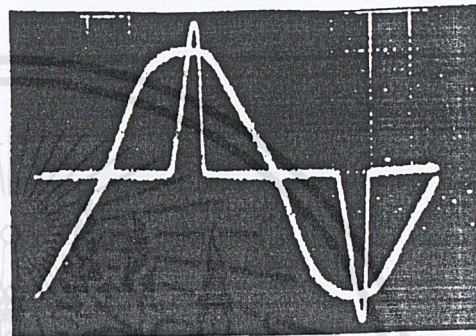


Fig. 2. Typical voltage and current waveform for an IBM computer power supply unit. The sine wave is the input line voltage waveform, and the spiked wave is the input current. This produces extremely high harmonic distortion, and the measurement will normally measure a power factor of 0.4-0.6. The types of losses associated with this type of distortion can be significantly greater than the losses associated with the 0.5 power factor.

power factor. There are passive methods and active methods. Simple power factor correction can be accomplished using a capacitor to shift phase angle until the line current and voltage are in phase, i.e., power factor = 1.0.

The electronic correction of power factor and/or suppression of harmonic distortion is more complex. The front end of electronic fluorescent ballasts convert the alternating line current to dc. This is accomplished using a full-wave rectifier bridge followed by a filter capacitor. The bridge conducts during the period of the cycle when the line current exceeds the capacitor voltage. The effect is that current is drawn from the power source over a very short time, as shown in Fig. 2. The line current is no longer sinusoidal, which results in the generation of harmonics. The amount of harmonic distortion is generally expressed as a percentage of the fundamental 60-Hz current. European Standards (IEC 555-2) express the amount of harmonic distortion in absolute terms as the maximum permissible current allowed at each harmonic frequency.

Conventional Magnetic Ballasts

Most CFL's operated at 60 Hz employ uncorrected magnetic ballasts and suffer from a poor lagging power factor as shown in Table I. In this case, a capacitor is added to the circuit to correct the power factor. A more unique circuit [2] developed for the Navy's 20-W F20 T-12 lamp is shown in Fig. 3. This circuit not only corrects the power factor but reduced

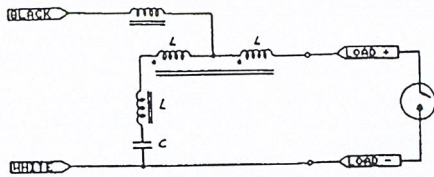


Fig. 3. Power factor correction for magnetic ballast.

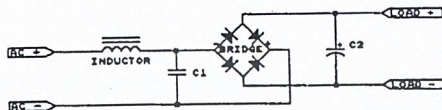


Fig. 4. Passive power factor correction I.

the third harmonic to less than 3% for the 20-W F20 T-12 fluorescent lamp. This circuit could also be applied to the CFL's. Although the slight extra size might limit applications for the CFL with adaptors that fit into the Edison sockets, there are many suitable hard-wired CFL applications where the additional size poses no restraints.

Electronic Ballasts

With electronic ballasts, there are more methods of correcting power factor and suppressing harmonic distortion. The obvious method of solving the harmonic problem is the elimination of the filter capacitor that causes the problem. Unfortunately, without the filter capacitor, the unfiltered dc is 100% modulated at 120 Hz. This modulated wave is undesirable for fluorescent systems, reducing system efficacy and lamp life while increasing the lamps flicker. The latter will be the source of stroboscopic and subliminal flicker effects. At present, most CFL's operated at high frequency employ no filtering, as evidenced by their large harmonic content.

Passive Correction Methods

Five methods of passive correction are described. Fig. 4 shows a method using a tuned series LC network before the input bridge (L_1, C_1). The value of L_1 and C_1 is calculated to be between 2.5 to 3.0 times the line frequency. C_2 is the filter capacitor and can provide nearly ripple-free output, depending on the size of the capacitor. This circuit corrects the power factor and provides limited harmonic distortion improvements to meet the current U.S. recommendations but not the current European standards. Placing the inductor before the diode bridge provides the power supply with considerable protection against line spikes and transients.

Fig. 5 shows a parallel-tuned resonant circuit similar to the circuit shown in Fig. 4. L_1, C_1 are tuned to the third harmonic, and this circuit provides good power factor correction and limited harmonic distortion suppression. The main advantage of this circuit is that of cost and size and the attenuation of the third harmonic. The major disadvantages include virtually no attenuation of the higher harmonics and a slightly more challenging task of building L_1 with acceptable levels of audible noise.

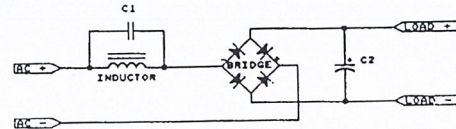


Fig. 5. Passive power factor correction II.

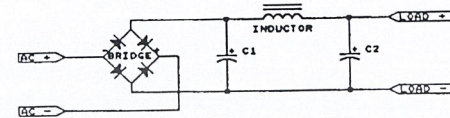


Fig. 6. Passive power factor correction III.

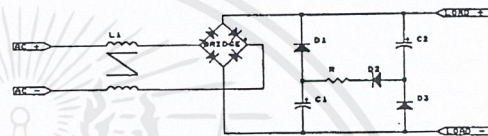


Fig. 7. Passive power factor correction IV.

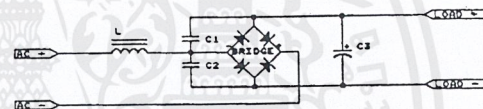


Fig. 8. Passive power factor correction V.

Fig. 6 is a circuit similar to the circuit shown in Fig. 4 with L_1, C_1 placed after the bridge, which allows a smaller and cheaper magnetically biased inductor. This circuit provides good power factor correction but limited improvement in harmonic distortion.

Fig. 7 is a method of correction sometimes known as the "valley fill" circuit. It has adequate power factor correction and moderate amounts of harmonic distortion suppression. Capacitors C_1, C_2 are charged in series to the peak line voltage such that each will have one half the peak line voltage across it. When the line voltage drops below the 50% point, the capacitors discharge, filling the valley and preventing the voltage from going to zero. The load must be able to tolerate or compensate for a ripple of about 50%. The cost of this circuit is reasonable, and the harmonic distortion levels are reduced by about 75%. Further improvements in the harmonic distortion are possible by putting an inductor in series with D_2 . In addition, a pair of input inductors or a balun should be used for transient protection and RFI suppression.

Fig. 8 shows another variation of the previous correction methods that allows for a substantial reduction in harmonic energy. The method is also resonant at the third harmonic, but here, the extra harmonic energy flows into the load, and it is possible to use smaller components to accomplish the same end result. This circuit has the potential of meeting most European standards at reasonable cost.

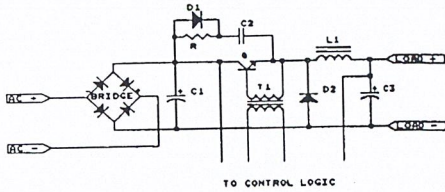


Fig. 9. Active power factor correction I.

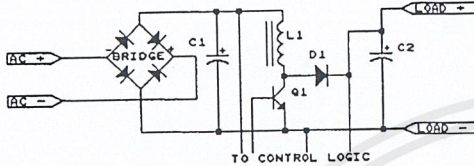


Fig. 10. Active power factor correction II.

Active Correction Methods

For the higher wattage CFL's, the size and weight of the passive corrective components increases significantly, and corrections using active devices become more economically feasible. Fig. 9 shows a circuit of correcting power factor with active devices. Although the circuit looks like a conventional switching regulator, the novelty lies in the fact that C_1 is very small, and the line frequency ripple is filtered by a large capacitor C_3 . The output voltage is controlled by the duty cycle of the switching frequency, but unlike other circuits, the duty cycle is held constant over each half cycle and changes only when the input ripple voltage is held to zero.

Fig. 10 shows the same implementation of a fly-back or boost method of correcting power factor, which is being used by many power supply companies who sell in the European market. Again, the output capacitor is large and the input capacitor small. For further information on active power factor correction, see U.S. patents 4 737 636, 4 277 728 and U.K. patents 2 024 544 and 2 124 045. Since these active circuits for power factor correction and harmonic distortion suppression can add significant cost, they most likely are not used for the low-wattage CFL's until they are imposed to regulations.

V. DISCUSSION

Incandescent Lamps

The semiconductor devices in series with incandescent lamps are used in two ways. There are retrofits (diode button types) that are placed in sockets or incorporated in a standard incandescent lamp in which the life of the lamp is greatly extended. As shown in Table I, the efficacy is also greatly reduced and becomes economic effective only if the labor to change a lamp is high [3]. Some special incandescent lamps are designed to be operated with a diode in series. The diode reduces the 120-V input voltage to about 85 V. This allows smaller size, lower resistant filaments that operate at a higher current (increasing filament temperature), permitting better optical control and higher efficacies with little sacrifice

of life. Their effects on power quality has been described in [4]. However, the results show that if these lamps are made with diodes of opposite polarity in a random manner, the poor power quality aspect will be greatly reduced.

CFL

In most commercial buildings where incandescent lamps are a small portion of the lighting load power, quality problems are unlikely if retrofitted with CFL's. In the above example of a building, the voltage distortion at the service entrance met the IEEE-519 voltage distortion when all the incandescent lamps were replaced. Another concern is the high harmonic triplens for the CFL since they will increase the neutral currents in three-phase electrical distribution systems. Even if both the transformer and neutral wire are properly sized to carry the additional load, the I^2R line and transformer losses will be increased. Care must be exercised to assure that these circuits do not become unbalanced by placing all the CFL retrofits on a single three-phase branch, further increasing the neutral currents.

Today, there are no power factor or harmonic standards for CFL systems. In fact, there are no harmonic standards for any gas discharge lamp system. The IEEE-519 Standard is only concerned with the harmonics for a complete electrical distribution system and not any particular component. There is a consensus by the ANSI Fluorescent Lamp and Ballast Committee for the 4- and 8-ft fluorescent ballasts that recommends limiting THD to 32% and the third harmonic to 27%. Some utilities have offered rebates only for electronic ballasts that limit their THD to 20% or less. The electronic ballast manufacturers have responded to this challenge by introducing a low-harmonic version at a slight increase in cost. In the future, a similar approach may be taken by the utilities for CFL's or they may consider providing higher rebates for CFL's with lower harmonics as an incentive to the end user for the added cost of this product.

Cost and Other Considerations

Table IV describes the relative cost and merits of implementing each of the corrective scenarios previously described. Although there can be wide variations in cost between different manufacturers, the authors' (WRA) experience has been that the simple power factor correction method can be implemented for a direct labor and material cost of between \$0.50 and \$0.75 in 1991 dollars. The active schemes can be implemented for between \$2.00 and \$2.50. The reader should bear in mind that the specific costs are highly dependent on purchasing volumes, degree of factory automation, and learning curve experience.

VI. SUMMARY

The measured performance of CFL's and some rectified incandescent lamps will cause considerable harmonic distortion of the input power. This includes both the electronically and magnetically ballasted CFL's with poor power factors and/or high harmonics. The model of a building's electrical load indicate that there is little cause for concern for power quality problems when the CFL's are less than 25% of the building's

TABLE IV
COSTS AND SIZES OF CORRECTIVE CIRCUITS

CIRCUIT	COST	SIZE	COMPLEXITY
Figure 4	Lowest	Largest	Minor
Figure 5	Low	Large	Minor
Figure 6	Low	Large	Minor
Figure 7	Moderate	Large	Medium
Figure 8	Low	Large	Minor
Figure 9	Highest	Small	Major
Figure 10	Highest	Small	Major

total load. Several reasonable low-cost passive circuits that can improve the power factor as well as suppress the harmonic distortion have been described. The use of active circuits will be more effective but more costly. The active methods are best considered for the larger wattage CFL's (above 30 W) and for special applications where minimum harmonics are required.

REFERENCES

- [1] M. J. Siminovitch, F. M. Rubinstein, and R. E. Whiteman, "Thermally efficient compact fluorescent lamps," in *Proc. IEEE-IAS Ann. Conf.*, (Seattle, WA), Oct. 7-12, 1990.
- [2] L. J. Perper, "Lamp ballast with near unity power factor and low harmonic content," U.S. Patent 4 538 094, Aug. 27, 1985.
- [3] R. R. Verderber and O. Morse, "Cost effectiveness of long life incandescent lamps and energy buttons," *ECM*, vol. 80, no. 55, 1981.
- [4] T. E. Anderson, N. W. Miller and A. J. Henderson, "Effects of incandescent lamps with series diodes on power distribution systems," *J. IES*, vol. 17, no. 3, Winter 1988.



Rudolph R. Verderber (F'93) received the B.S. degree from Syracuse University, the M.S. degree from Florida State University, and the Ph.D. degree from the University of Lancaster, all in physics.

He has been a staff scientist at Lawrence Berkeley Laboratory since 1977, where he has been assigned to the Lighting Systems Research Group. His research involves the development, demonstration and tehrefmaster of advanced lighting equipment and concepts. Specific projects have included electronic ballasts, compact fluorescent lamps, lighting management systems, and the thermal performance of fixtures.

Dr. Verderber is a fellow in the Illuminating Engineering Society. He was the Golden Gate Section President of the Energy Management Committee in 1990. He is also the Papers Chairman for the IEEE Industry Applications Society's Production and Application of Light Committee. He is with the Professional Advisory Group and the Advanced Lighting Professional Advisory Group for the California Energy Commission.



Oliver C. Morse received the B.E. degree from Yale University in 1955, the M.S. degree from the University of New Hampshire in 1962, and the Ph.D. degree from the University of California, Berkeley, in 1970, all in electrical engineering.

After graduating from Yale, he designed temperature control systems at MIT. He then worked on missile acoustics at White Sands Missile Range in New Mexico. Later, he was Deputy Scientific Leader at the South Pole Station in Antarctica, where he studied the ionosphere and VLF radiation.


In 1973, he joined the staff at the University of California as a plant engineer. He presently works on advanced lighting systems research at Lawrence Berkeley Laboratory.



William R. Alling was employed as a Design Engineer at ACF Industries, which later became part of Singer Simulation Systems. At Singer, he shared responsibility for the design, development, and field service functions for a variety of aircraft and fire-control simulation projects. At Singer, he later advanced to become the National Sales and Marketing Director for Singer Traffic Controls, which applied early microcomputer technology to the control of motor vehicles. He then was employed as Director of New Product Development and head

of LearAvia, which manufactures aviation related electronics equipment. He has been active in the field of electronic ballasts and lighting control systems for the past 18 years. He is a co-founder of Luminoptics, which is one of the pioneering electronic ballast companies, where he was the principle shareholder and Executive Vice President and was responsible for the definition, development, and production of all solid-state systems for commercial and industrial lighting applications. In 1980, he was elected President of the Corporation and, in late 1981, sold the Company to Universal Manufacturing Corporation, which is one of the worlds largest merchant suppliers of ballasts for lighting, where he remained as a Vice President for approximately two years. During his tenure at Luminoptics, he developed many of the concepts of using controllable output electronic ballasts and computerized lighting control systems in a commercial environment. He is an active participant in the ANSI standards making organization and served as President of the Diablo Section of the Illuminating Engineering Society. Currently, he is President of LMP Corporation, Diablo Scientific Laboratories Ltd. (DSL) and Stevens Management Corporation, which develops high-efficiency power supplies with good power quality characteristics including very high power factor with low levels of distortion.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ญ

**An Electronic Ballast with Wide Dimming Range,
High PF, and Low EMI**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

An Electronic Ballast with Wide Dimming Range, High PF, and Low EMI

S. Y. Ron Hui, *Senior Member, IEEE*, Leung Ming Lee, Henry Shu-Hung Chung, *Member, IEEE*, and Y. K. Ho

Abstract—The authors describe an electronic ballast design with the capability of low radiated and conducted EMI over a wide dimming range. It overcomes some limitations of traditional electronic ballasts that use frequency variation for dimming control. The proposed design allows soft switching of the ballast from full-power operation down to less than 10% power. Low-cost and low-voltage power metal oxide semiconductor field effect transmitters (MOSFETs) can be used in the proposed dimmable electronic ballast. The design approach is described and implemented successfully in a 2×36 W fluorescent lamp system.

Index Terms—Dimmable electronic ballasts, electromagnetic interference, power factor correction.

I. INTRODUCTION

ELECTRONIC ballasts have now been recognized as an effective means of energy saving in lighting systems. Typically, electronic ballasts reduce the power consumption of tubular fluorescent lamps by 15%–20% when compared with passive ballasts. The use of dimmable electronic ballasts can further reduce power consumption in building areas where continuous full-power operation of the fluorescent lamps is not necessary. Most of the modern electronic ballast design and research proposals employ resonant converters as the power circuits for driving the lamps [1], [3]–[8] as shown in Fig. 1. The basic concept is to utilize the resonant voltage across the resonant capacitor C_r to cause the lamp arc to strike at high frequency, typically from 25 kHz to 50 kHz. Because of the high frequency of the excitation voltage, the lamp is essentially in a continuous on-state condition, therefore providing high-quality illumination by eliminating the flickering effect.

In this paper, the potential problems of some traditional dimming control methods using the half-bridge resonant converters are discussed [11]. A dimmable electronic ballast with a variable dc link voltage is proposed. A front-end SEPIC ac–dc converter with input power factor correction and variable dc voltage is used to feed a half-bridge resonant inverter which, in turn, is used as the electronic ballast. This dimming control by varying the dc link voltage enables soft-switching to be achieved over a very wide dimming range. Consequently, the proposed ballast has low radiated and conducted electromagnetic interference (EMI) emission, and low switching stress. Although three power switches are needed in such topology, the maximum dc link voltage can be

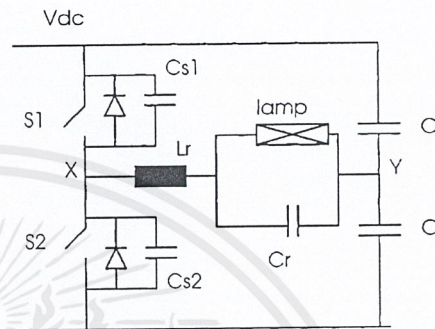


Fig. 1. Half-bridge resonant inverter for electronic ballast applications.

chosen so that relatively low-voltage and low-cost power MOSFETs can be employed in the half-bridge inverter. This feature greatly reduces the overall cost of the electronic ballast. For example, standard electronic ballasts have dc link voltage ranging from 310 V to 400 V. In this implementation, a maximum dc link voltage of 120 V is adopted, allowing low-cost power MOSFETs with 200 V voltage rating to be used in the ballast circuit. It is also important to note that the half-bridge inverter operates at constant switching frequency, thus making the ballast component design very simple. The proposal can be applied to both single lamp and multiple lamp systems, and has been successfully tested in a 2×36 W fluorescent lamp system [2].

II. EXISTING DIMMING CONTROL METHODS AND THEIR LIMITATIONS IN HALF-BRIDGE RESONANT CONVERTER

Most of the existing electronic ballasts employ a nominally constant converter dc voltage V_{dc} . Two commonly used power control methods can be used in this type of power converters. These methods are

- 1) duty-cycle control;
- 2) frequency control.

A. Dimming Control by Duty-Cycle Control

The simplest method to vary the load power in a half-bridge inverter is to control the duty cycle (d) of the switches $S1$ and $S2$. The ideal maximum duty cycle is 0.5. In practice, the maximum d should be slightly less than 0.5 so that a small dead time (Off time for both $S1$ and $S2$.) is available to avoid shoot-through in $S1$ and $S2$.

Potential Problems: The switches can be turned on at zero-voltage conditions if the inductor current is continuous and lagging the half bridge voltage V_{xy} . The turn off transition however has to be alleviated with snubber capacitors to achieve

Manuscript received December 1, 1999; revised February 28, 2000. This work was supported by e.Energy Technology, Ltd., the City University of Hong Kong and the University of Sydney, Sydney, Australia. Recommended by Associate Editor L. R. Nerone.

The authors are with the Department of Electronic Engineering, City University of Hong Kong, Kowloon, Hong Kong (e-mail: eeronhui@cityu.edu.hk).

Publisher Item Identifier S 0885-8993(01)05953-1.

near ZCS. This is advantageous because the zero-voltage switching method [14] can be employed. Thus, EMI emission and switching stress in the power switches can be substantially reduced. However, if the duty cycle is too small that the inductor current becomes discontinuous, zero-voltage switching conditions will be lost and the switches will suffer high switching stress because the dc link voltage is very high. This discontinuous current operation could lead to reduced reliability and increased EMI emission. The problem is explained with several consecutive operating states in this section. (The schematics highlight the main current paths. Capacitors C are assumed to be large enough that the voltage at point Y is $V_{dc}/2$.)

Stage 1: $S1$ is ON and $S2$ is OFF.

Consider the state that $S1$ is turned on and $S2$ is turned off. The conducting path is shown in Fig. 2(a).

Stage 2: $S1$ and $S2$ are OFF. $Cs1$ is charged and $Cs2$ is discharged.

Then $S1$ is turned off whilst $S2$ is still off. Fig. 2(b) shows the conducting paths. During this stage, $Cs2$ will be discharged and $Cs1$ will be charged up to V_{dc} . When $Cs2$ is discharged, the anti-parallel diode of $S2$ will start to conduct.

Stage 3A: $S1$ and $S2$ are OFF, anti-parallel diode of $S2$ is ON.

If the duty cycle is not too small so that continuous inductor current is maintained, the anti-parallel diode of $S2$ is conducting, clamping the voltage across $S2$ to almost 0 V. When $S2$ is turned on later, it is turned on under zero-voltage condition. Stage 3B will not exist under continuous inductor current operation. If the duty cycle is very small and the inductor current decays to zero before $S2$ is turned on, discontinuous inductor mode exists as described in Stage 3B.

Stage 3B: (Discontinuous Current Mode) $S1$ and $S2$ are OFF, i_{Lr} decays to zero.

When the inductor current drops to zero before $S2$ is turned on, the voltage across $S2$ is not clamped to near-zero voltage. As both $S1$ and $S2$ are turned off, the voltage across $S2$ and thus the capacitor $Cs2$ will rise. When $S2$ is turned on in the next stage, the stored energy in $Cs2$ will be dissipated in $S2$. A large current will discharge in $S2$, causing high discharge current, switching loss and stress in $S2$.

Besides the small duty cycle, discontinuous current operation problem also occurs when the lamp becomes faulty. When the faulty lamp behaves like an open circuit, the inductor current will flow through the resonant capacitor, which is normally a very small capacitor with very large impedance. Thus, the converter may operate in discontinuous current mode. Unless the switches are protected by snubber circuits, they will suffer severe switching stress.

B. Dimming Control by Varying Switching Frequency

A second method to reduce lamp power is to control the switching frequency [10]. This is in fact the most common method for dimming control. If the switching frequency is increased, the inductor's impedance is increased. Thus, the inductor current is reduced. Measurements of a 4-ft, 40 W

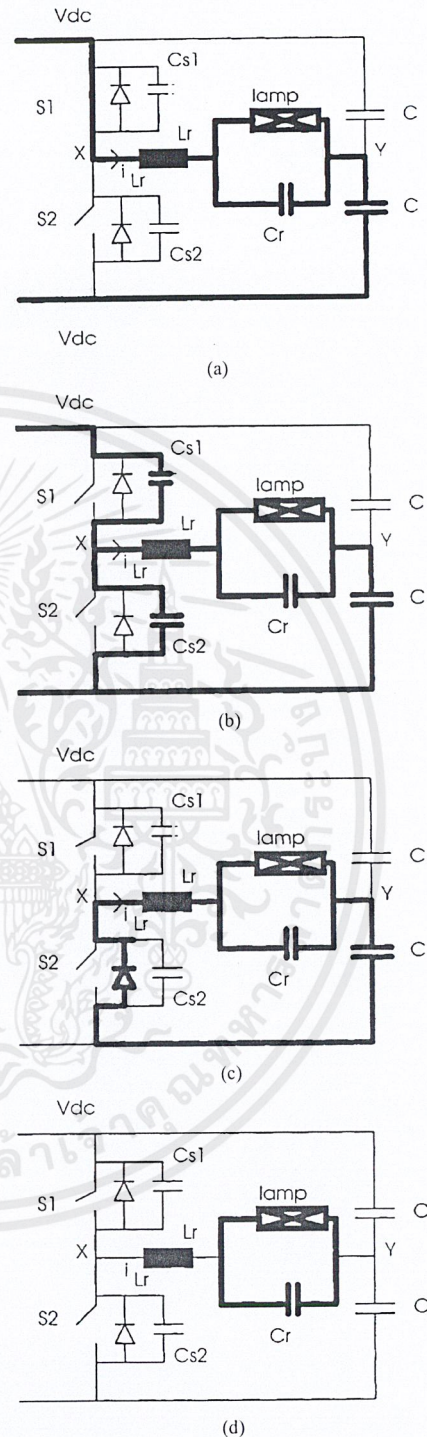


Fig. 2. (a) Schematic of the half-bridge inverter with main current path highlighted for Stage 1. (b) Schematic of the half-bridge inverter with main current path highlighted for Stage 2. (c) Schematic of the half-bridge inverter with main current path highlighted for Stage 3A. (d) Schematic of the half-bridge inverter with main current path highlighted for Stage 3B (discontinuous current mode).

fluorescent lamp versus switching frequency is shown in Fig. 3. It can be seen that the lamp power (and therefore light intensity) decreases with increasing switching frequency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Measured Lamp Power Versus Switching Frequency

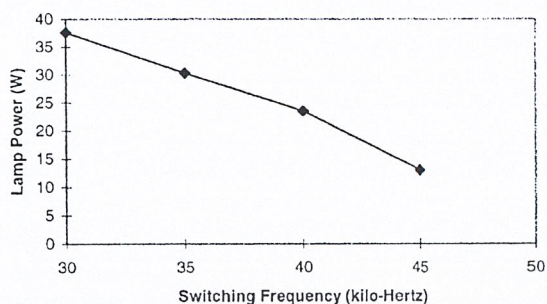


Fig. 3. Typical measurements of lamp power versus switching frequency for a 4-ft, 40 W fluorescent lamp (duty cycle is 0.45).

The limitations of this frequency control are as follows.

- 1) The dimming range is restricted by the switching frequency range. The power range of the dimming control is limited if the switching frequency range is small.
- 2) In order to achieve dimming control at low lamp power operation, the switching frequency range has to be very wide (e.g., from 25 kHz to 50 kHz). The frequency range of the magnetic cores, the gate drive circuits and electronic control circuit may limit the range of dimming control.
- 3) Soft switching is not easily achieved over the entire switching frequency range. At light load, soft switching cannot be achieved and the switching stress on the power electronic devices will become large. The switching transients due to hard switching are major sources of electromagnetic interference (EMI) emission.
- 4) If the inverter bridge is not soft-switched, the switching loss of the inverter will be increased, leading to reduced efficiency.
- 5) Fluorescent lamps radiate a low level of infrared (IR) ray at frequency similar to that used in IR for remote controls. If the variation of the switching frequency of the ballast is large, other IR remote controlled systems such as TV sets could be adversely affected [16].
- 6) The lamp current is approximately inversely proportional to the inverter frequency. Dimming control is not linear with frequency variation.
- 7) When the lamp is faulty and becomes an open circuit, discontinuous current mode will occur, especially when the switching frequency is at or near the lower frequency limit.

III. PROPOSED DC CONVERTER VOLTAGE (V_{dc}) CONTROL

A. Dimming Control By Varying V_{dc}

Unlike the traditional electronic ballasts that use a nominally constant dc converter voltage (V_{dc}), we propose the use of variable converter dc voltage as the means to provide a smooth and desirable dimmer control for fluorescent lamp systems. The front-end ac-dc PFC converter is designed to provide a nominal dc voltage that can be optimized for the full lamp power for a given L_r - C_r resonant tank and the fluorescent lamp type.

The proposed method is to

- 1) control the output dc voltage V_{dc} of the front-end converter in order to control the lamp power;
- 2) use constant duty cycle (near 0.5) for the switching of the half-bridge inverter in order to ensure a wide power range of continuous inductor current operation for soft-switching operation. (This also makes the switching control simple);
- 3) use constant switching frequency in the converter (so that the L_r - C_r tank can be optimized for a given type of lamp).

B. Advantages

The new proposal, as shown in Fig. 4, comprises an ac-to-dc SEPIC converter (or other types of ac-dc power factor corrector with dc output voltage control capacity) providing a variable dc voltage and a standard half bridge L - C resonant converter operating at fixed frequency as the electronic ballast. The standard half bridge L - C resonant converter for driving fluorescent lamps can be easily designed to operate with ZVS under fixed frequency. The turn-off loss is virtually eliminated with snubber capacitors connected across the switches. Lamp power can then be controlled by varying the dc voltage V_{dc} . With this configuration a number of advantages can be seen.

- 1) Higher efficiency may be obtained because the switching frequency can be chosen just above the resonant frequency to minimize the reactive power.
- 2) The reactive component can easily be designed with fixed frequency operation based the fluorescent model [12].
- 3) The ZVS condition can be maintained over a much wider range (5% to 100% of lamp power).
- 4) At extremely low V_{dc} , soft switching at turn off may be lost. discontinuous inductor current operation may exist. However, this operation is no longer a problem because the switching stress and loss at very low V_{dc} is very small. Also hard-switching of power devices at low V_{dc} (say 20 V) does not generate much EMI emission.
- 5) Smooth and almost linear lamp power control can be achieved.
- 6) Low cost solution can be obtained. The input dc voltage for the converter can be chosen at a much lower voltage. (in this case 30 V–120 V over the full dimming range of 5%–100%). Low voltage MOSFETs and capacitors can be used. This cost saving feature compensates the need for a two-stage circuit configuration.
- 7) The dimming control is essentially achieved by controlling the SEPIC converter since the second stage is operated at constant frequency. So a simple ac-dc controller can be used for the dimming control.
- 8) The lamp current is approximately proportional to the dc converter voltage. Dimming control is almost linear with dc converter voltage variation.

The ac-to-dc SEPIC converter preceding the half-bridge electronic ballast will ensure high input power factor and low conducted EMI whilst providing a controllable dc voltage. A SEPIC converter was chosen because it automatically operates with unity power factor at fixed frequency in the DCM with duty cycle control [15]. Some other advantages of using the SEPIC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

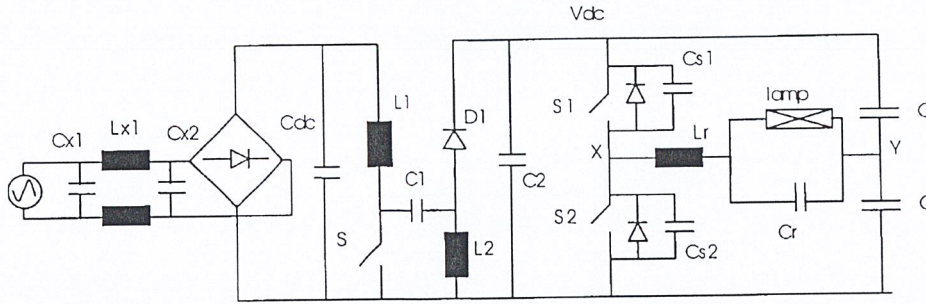


Fig. 4. Electronic ballast with SEPIC PFC and half bridge resonant converter.

TABLE I
CIRCUIT PARAMETERS OF THE
SEPIC PFC

Parameter	Values
L1	1 mH
L2	250 uH
C1	0.22 uF
C2	200 uF

converter operating in the DCM as PFC pre-regulator are listed as follows.

- 1) It operates as a voltage follower, meaning that their input current naturally follows the input voltage profile without the need for any active current loop.
- 2) The input current is defined at the design stage by the correct choice of the input inductor.
- 3) The main switch can be zero-current switched ON and the output diode can be turned OFF naturally. Only a simple and small turn-off snubber is needed for the main switch. But this is the only lossy snubber in the entire system.

IV. CIRCUIT DESCRIPTION AND DESIGN

A. SEPIC Converter

In Fig. 4, a SEPIC converter is operated as a PFC with variable output dc voltage. C_{X1} , C_{X2} , and L_{X1} form the input filter for filtering the switching ripple current. Switch S , $L1$, $L2$, $C1$ and $D1$ are the main component of the SEPIC converter. $C2$ is a large capacitor to smooth the ripple voltage. The following analysis shows how to design the converter to operate in the DCM under all loading conditions.

The averaged output current is given by

$$\bar{I}_o = \frac{V_1^2 d^2 T_s}{4L_{eq} V_{dc}} \quad (1)$$

where

- V_1 amplitude of the ac voltage;
- d duty ratio of S ;
- T_s switching period;
- L_{eq} the equivalent inductance of L_1 and L_2 in parallel;
- V_{dc} the dc output voltage.

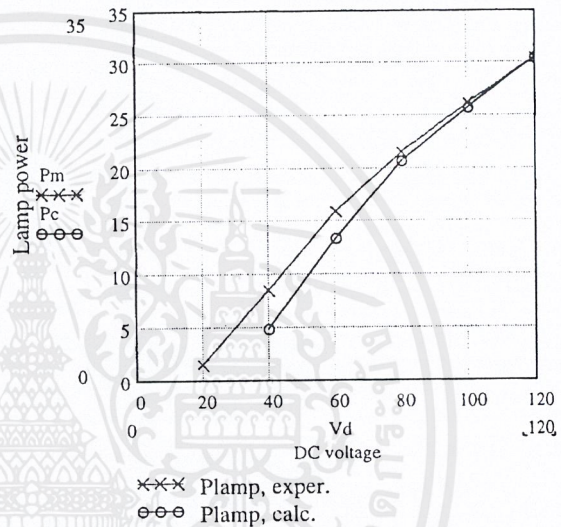


Fig. 5. Measured and calculated lamp power.

The averaged input current is given by

$$\bar{I}_1 = \frac{V_1 d^2 T_s}{2L_{eq}} \quad (2)$$

In order to operate in the DCM, the duty cycle of the converter must satisfy

$$d \leq \frac{M}{M+1} \quad (3)$$

where M is the dc voltage conversion ratio $M = V_{dc}/V_1$.

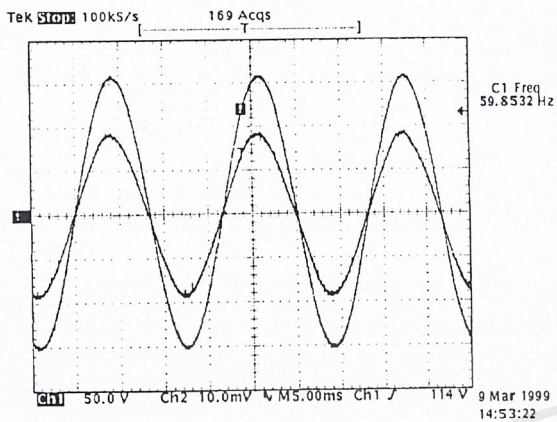
Substituting (3) into (1) we obtain the criterion for operation under DCM

$$L_{eq} \leq \frac{M V_1 T_s}{4(M+1)^2 I_o} \quad (4)$$

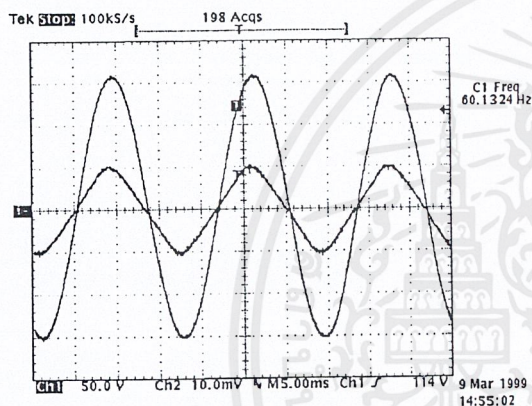
Design example: The SEPIC PFC is designed with the following characteristics:

- V_s 155 V;
- V_{dc} 30 to 120 V;
- f_s 45 kHz;
- T_s 22.5 us;
- P 5 W at min load to 72 W at full load;
- I_o 0.6 A;
- I_{rip} 20% of I_1 at full load.

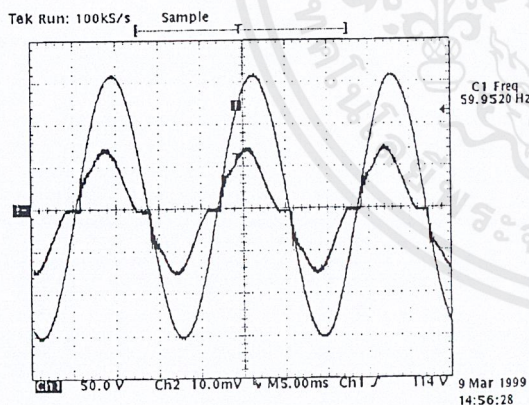
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)



(c)

Fig. 6. (a) Input voltage (50 V/div) and current (0.5 A/div) of the electronic ballast at 100% rated power. (b) Input voltage (50 V/div) and current (0.5 A/div) of the electronic ballast at 30% rated power. (c) Input voltage (50 V/div) and current (0.5 A/div) of the electronic ballast at 8% rated power.

Inspection of (4) reveals that the right hand side increases with M for all $0 < M < 1$. With these specifications, the range of the dc voltage conversion ratio M is

$$0.2 \leq M \leq 0.8.$$

Therefore the minimum value for L_{eq} occurs when M is minimum and the circuit parameters are listed in Table I.

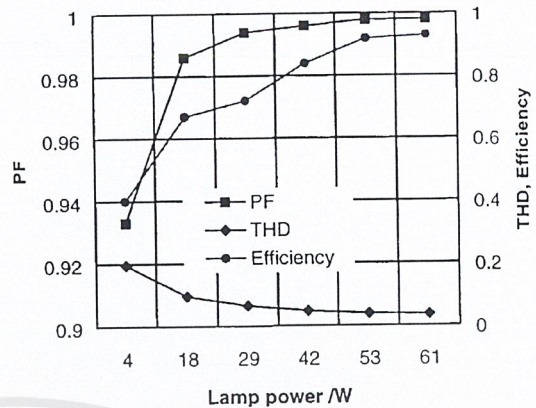


Fig. 7. Power factor, efficiency, and THD of the system.

B. Half Bridge LC Resonant Ballast Driver

A half bridge LC resonant circuit is used for electronic ballast application with wide dimming range. The two MOSFETs are switched alternatively at a fixed frequency. L_r and C_r resonate at the switching frequency.

Before the gas inside the lamp has been ionized, the lamp behaves like an open circuit and the tuned circuit has a very high Q factor, thus high voltage is available for ignition. After the lamp has been triggered, the fluorescent lamp behaves as a nonlinear resistance [12] and the lamp power is controlled by properly designing the resonant inductor and capacitor for the specific dc voltage and switching frequency [13].

The circuit component of the half bridge circuit are designed as follows.

- 1) The maximum dc input voltage was chosen to be 120 V allowing the use of 200 V low voltage MOSFET. A switching frequency of 50 kHz has been chosen (This frequency was limited by the power dissipation of the low-cost standard gate drive IC used in the prototype). The resonant inductor and capacitor values were calculated to be: $L_r = 0.5$ mH, $C_r = 0.022$ nF.
- 2) Theoretical and measured lamp power: Theoretical predictions were obtained from a simple fluorescent lamp model reported in [12]. The calculated and measured lamp power is plotted in Fig. 5. The calculated lamp power and the measured lamp power agree well with each other when the lamp power is above half of the full power. The discrepancy widens when the lamp power is low because the assumption made in the lamp model [12] that the lamp voltage is constant is no longer valid under such low lamp power condition.

V. EXPERIMENTAL RESULTS

The SEPIC PFC uses a commercially available control IC, UC3801, configured with voltage mode control. An IRF740 MOSFET (400 V, 8 A) was used as the main switch S . A simple RC snubber is used to protect S and also to reduce EMI from the switching of S . This is the only lossy snubber used in the entire system. $D1$ is an ultra-fast switching diode and MUR1560 has been chosen. A self-oscillating driver control IC, IR2155,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

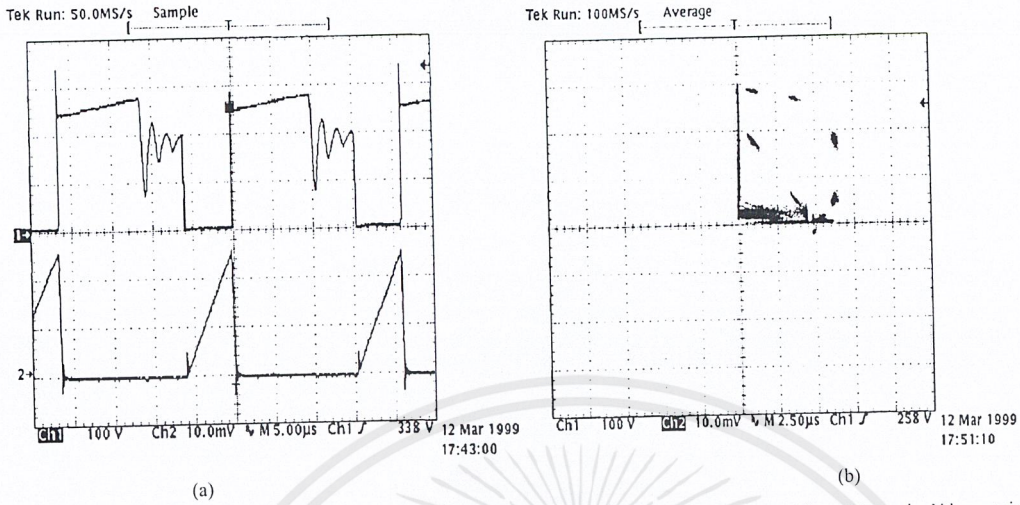


Fig. 8. Switching waveforms of the MOSFET used in the SEPIC PFC. (a) Upper: Vds (100 V/div.), lower: Id (2 A/div.). (b) x-axis: Vds, y-axis: Id.

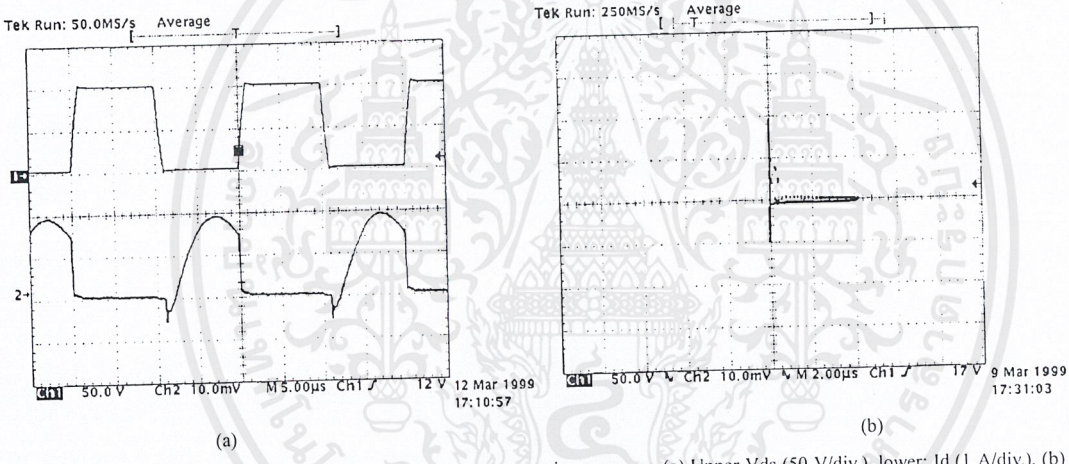


Fig. 9. Switching waveform of the MOSFET in the half-bridge converter at maximum power. (a) Upper Vds (50 V/div.), lower: Id (1 A/div.). (b) x-axis: Vds, y-axis: Id.

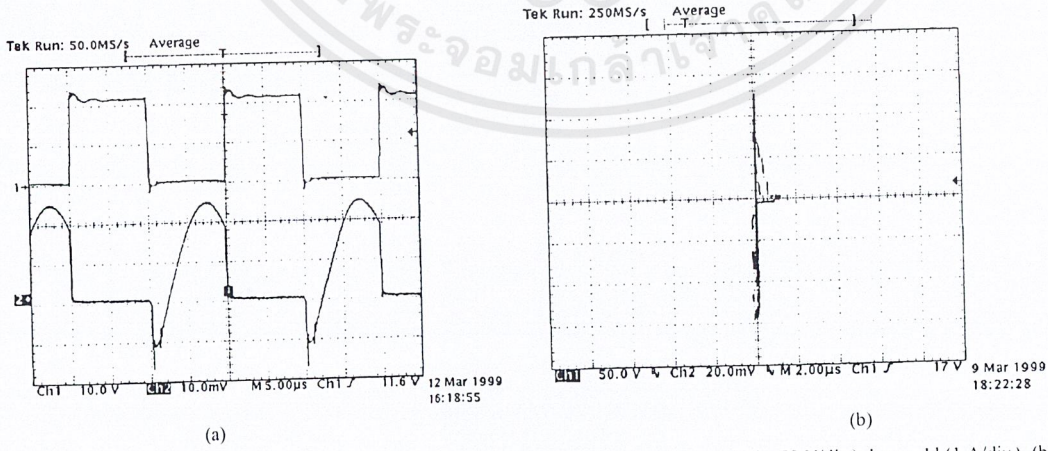


Fig. 10. Switching waveform of the MOSFET in the half-bridge converter at minimum power. (a) Upper Vds (50 V/div.), lower: Id (1 A/div.). (b) x-axis: Vds, y-axis: Id.

was used in the half-bridge resonant circuit to provide the fixed frequency gate drives to the half bridge MOSFETs. Two 200 V IRF620 MOSFET (200 V, 5 A) were used.

1) **Power quality**: The complete system was built and tested with an ac power supply set at 110 V, 60 Hz. Fig. 6(a)–(c) show the input current and voltage waveforms under three

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

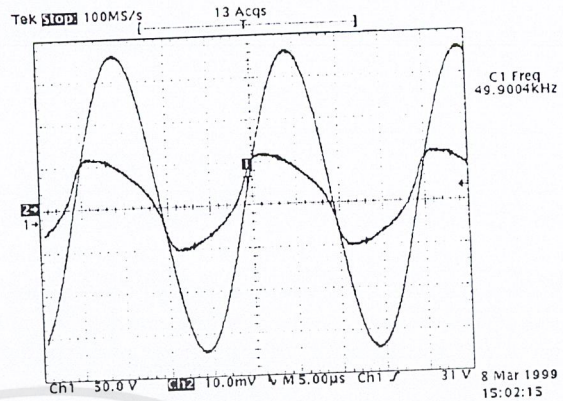
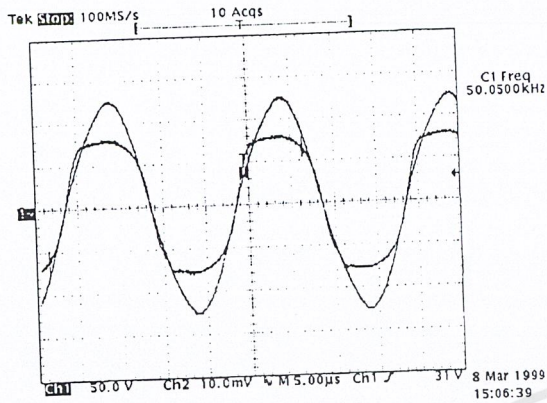


Fig. 11. Lamp voltage and current with $V_{dc} = 100$ V (50 V/div.; 0.2 A/div.).

Fig. 12. Lamp voltage and current with $V_{dc} = 20$ V (50 V/div.; 0.02 A/div.).

different lamp output power levels (100%, 30% and 8% of full lamp power). The line current follows the input voltage closely under both 30% and 100% power showing a PF very close to unity. Current distortion is negligible. The operation at 8% power reveals that the line current is slightly distorted around the zero crossing intervals. This is due to the input filter interaction. The capacitance of the input filter becomes dominant when the output power is reduced to such low levels.

Fig. 7 shows the measured power factor, current THD and efficiency of the system over the entire dimming range, i.e., from 10% to 100% of the full lamp power. Apart from the lowest lamp power level, a very high power factor (> 0.99) can be seen throughout the range of dimming levels whilst the THD is well under 10%. The overall efficiency of the system increases with output power. An efficiency of 92% at the full rated power has been achieved.

- 2) **Switching waveforms:** Fig. 8 shows the switching waveforms of the MOSFET used in the SEPIC PFC captured around the peak of the input ac voltage waveform. It is clear that the MOSFET turns on with almost ZCS. In order to reduce the turn-off switching stress, a small RC snubber can be connected across the MOSFET in the SEPIC converter. This is the only "lossy" snubber required in the proposed system. Because the size of this snubber capacitor can be very small (typically 220 pF), the turn-off loss is not significant.

Fig. 9 shows the switching waveforms of the MOSFET used in the half-bridge converter when the input voltage is 100 V, the $X-Y$ plot shows the switch voltage and current. It can be seen that the switch voltage is a well-controlled trapezium waveform. ZVS can be observed at turn on since the switched current is negative, carrying by the body diode before the MOSFET is switched on. The turn off is also a soft transition effected by the snubber capacitors. These can also be visualized in the $X-Y$ plot.

Fig. 10(a) shows the switching waveforms when the dc voltage is 22 V. The switch voltage appears clean without any significant switching noise. ZVS is still maintained at turn on whilst the transition at turn off is slightly affected, as shown in the switching trajectory in Fig. 10(b).

However, this is not a problem since the switch voltage has been reduced by five-fold to a very low voltage.

- 3) **Fluorescent lamp voltage and current waveforms:** Fig. 11 shows the lamp voltage and current waveforms when at 100% lamp power. The lamp current and lamp voltage are in phase, but the nonlinear $V-I$ characteristic of the fluorescent lamp is clear. Fig. 12 shows the same waveforms at 10% lamp power, the lamp current and lamp voltage are not in phase and the nonlinearity of the lamp impedance is still present.

VI. CONCLUSIONS

The authors present an alternative approach to the design of dimmable electronic ballast. The dimming control is achieved by controlling the dc link voltage [17] of the half-bridge electronic ballast instead of frequency control or duty-cycle control. Examination of the experimental results confirm that wide dimming range, high power factor and soft switching can be achieved over a wide dimming range in the proposed method. It has been previously proved that such soft-switching technique can significantly reduce EMI emission [9]. Despite the use of a two-stage approach, low-cost and low-voltage power devices and components can be used in the half-bridge ballast circuit. Such advantages have been verified in the practical implementation. By using appropriate choice of constant switching frequency, IR interference with other remote controlled systems can also be avoided.

REFERENCES

- [1] H. Kobayashi, S. Tokunaga, F. Kamiya, and K. Ohe, "Energy saving lighting control MESL-D series," *Toshiba Rev.*, no. 137, pp. 27-31, Jan-Feb. 1982.
- [2] R. Verderber, O. Morse, and F. Rubinstein, "Performance of electronic ballast and controls with 34- and 40-watt F40 fluorescent lamps," *IEEE Trans. Ind. Applicat.*, vol. 25, pp. 1049-1059, Nov./Dec. 1989.
- [3] N. Aoiike, K. Yuhara, and Y. Nobuhara, "Electronic ballast for fluorescent lamp lighting system of 100 lm/W overall efficiency," *J. IES*, pp. 225-239, Oct. 1984.
- [4] M. Mahmoud, "Design parameters for high frequency series resonance energy converter used as fluorescent lamp electronic ballast," in *Proc. EPE Conf.*, Aachen, Germany, 1989, pp. 367-371.
- [5] G. Gambirasio, W. Kaiser, and L. Matakas Jr, "High frequency power converter for fluorescent lamps," in *Proc. EPE Conf.*, Aachen, 1989, pp. 337-339.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [6] L. R. Nerone, "A mathematical model of the class D converter for compact fluorescent ballast," *IEEE Trans. Power Electron.*, vol. 10, pp. 708–715, Nov. 1995.
- [7] M. Kazimierczuk and W. Szaraniec, "Electronic ballast for fluorescent lamps," *IEEE Trans. Power Electron.*, vol. 8, pp. 386–395, Oct. 1993.
- [8] K. H. Lee, E. C. Nho, and G. H. Cho, "High-frequency resonant inverter for group dimming control of fluorescent lamp lighting systems," in *Proc. IECON*, vol. 1, 1984, pp. 149–154.
- [9] S. H. Chung, S. Y. R. Hui, and K. K. Tse, "Reduction of EMI in power converters using soft-switching techniques" Reduction of EMI in power converters using fully soft-switching technique," *IEEE Trans. Electro-magn. Compat.*, vol. 40, pp. 282–287, Aug. 1998.
- [10] Micro Linear, Inc., A 0–10 V dc controllable ballast using the ML4833, Appliat. Note 63, Nov. 1996.
- [11] M. K. Kazimierczuk and D. Czarkowski, *Resonant Power Converters*. New York: Wiley, 1995.
- [12] P. Zhu and S. Y. R. Hui, "Modeling of a high-frequency operated fluorescent lamp in an electronic ballast environment," *Proc. Inst. Elect. Eng. A*, vol. 145, no. 2, May 1998.
- [13] R. P. Massey and E. C. Snyder, "High voltage single-ended dc-dc converter," in *Proc. IEEE PESC*, 1977, pp. 160–179.
- [14] J. A. Sabate, V. Vlatkovic, R. B. Ridley, F. C. Lee, and B. H. Cho, "Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM converter," in *Proc. IEEE APEC*, 1990, pp. 275–284.
- [15] D. S. L. Simonetti, J. Sebastian, and J. Uceda, "The discontinuous conduction mode SEPIC and Cuk power factor preregulators: analysis and design," *IEEE Trans. Ind. Electron.*, vol. 44, pp. 630–637, Oct. 1997.
- [16] S. Kataoka and K. Atagi, "Prevention of IR interference from high frequency fluorescent lighting to IR remote controlled systems," in *Proc. IEEE APEC*, 1995, pp. 677–683.
- [17] S. Y. R. Hui and L. M. Lee, "Pimring control of electronic ballasts with low EMI and low switching stress by varying PC converter voltage." U.S. Patent 09 170 512, 2001.



Leung-Ming Lee received the B.Eng. degree in electronic engineering from the City University of Hong Kong in 1998 where he is currently pursuing the M.Phil degree.

He is an Engineering Superintendent of the Hong Kong Tunnels and Highways Management Company, Ltd., responsible for the supervision of the electronic and computing facilities. His research interests include electronic ballasts and dimming control for lighting systems.



Henry Shu-Hung Chung (S'92–M'95) received the B.Eng. degree (with first class honors) in electrical engineering and the Ph.D. degree from The Hong Kong Polytechnic University, in 1991 and 1994, respectively.

Since 1995, he has been with the City University of Hong Kong. He is currently an Associate Professor in the Department of Electronic Engineering. His research interests include time-domain and frequency-domain analysis of power electronic circuits, switched-capacitor-based converters, random-switching techniques, digital audio amplifiers, and soft-switching converters. He has authored two research book chapters, and over 110 technical papers including 50 refereed journal papers in the current research area.

Dr. Chung received the China Light and Power Prize and the Scholarship and Fellowship of the Sir Edward Youde Memorial Fund, in 1991 and 1993, respectively. He is currently Chairman of the Council of the Sir Edward Youde Scholar's Association and an IEEE student branch counselor. He was track chair of the technical committee on power electronics circuits and power systems of IEEE Circuits and Systems Society, from 1997 to 1998. He is an Associate Editor of the IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS: PART I—FUNDAMENTAL THEORY AND APPLICATIONS.



S. Y. Ron Hui (SM'94) was born in Hong Kong in 1961. He received the B.Sc degree (with honors) from the University of Birmingham, Birmingham, U.K., in 1984, and the D.I.C. and Ph.D. degrees from the Imperial College of Science and Technology, University of London, London, U.K., in 1987.

He was a Lecturer in power electronics at the University of Nottingham, U.K., from 1987 to 1990. In 1990, he had a lectureship at the University of Technology, Sydney, Australia, where he became a Senior Lecturer in 1991. He joined the University of Sydney

in 1993 and was promoted to Reader of electrical engineering and Director of Power Electronics and Drives Research Group in 1996. Presently, he is a Chair Professor of electronic engineering and an Associate Dean of the Faculty of Science and Engineering, City University of Hong Kong. He has published over 150 technical papers, including about 80 refereed journal publications and book chapters. His research interests include all aspects of power electronics.

Dr. Hui received the Teaching Excellence Award in 1999 and the Grand Applied Research Excellence Award in 2001 from the City University of Hong Kong. He has been appointed an Honorary Professor by the University of Sydney, Australia since 2000. He is a Fellow of the WE, the IEAust, and the HKTE. He has been an Associate Editor of the IEEE TRANSACTIONS ON POWER ELECTRONICS since 1997.



Y. K. Ho was born in Hong Kong in 1965. He received the B.Eng. degree in electronic and computer engineering (with first class honors) and the Ph.D. degree in power electronics, both from the University of Birmingham, U.K., in 1992 and 1996, respectively.

He was a Consultant to British Rail Projects, U.K., before returning to Hong Kong in 1997. He then joined the Advanced Power Department, ASTEC, Hong Kong, as Engineering Supervisor, working on the research and development of switched mode power supply. In October 1997, he became

a Research Fellow at the City University of Hong Kong. He is the Technical Director of S&V Lighting Limited, responsible for technical support for the development of electronic ballasts. His research interests include modeling, control, and simulation of power converters.

Dr. Ho received the Overseas Research Scholarship, Hong Kong, from 1994 to 1996, the Croucher Foundation Fellowship, Hong Kong, in 2000, and the Sebastian Z. de Ferranti Premium from the IEE in 1998.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก

Design Considerations for Economical Electronic Ballast

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The seal of Rajabhat Buriram University is a circular emblem. It features a central sunburst with rays emanating from a central point. Below the sunburst are three tiered stupas or pagodas, each supported by a lotus flower. The entire emblem is surrounded by a decorative border. The Thai text "สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง" is written around the inner edge of the seal.

ภาคผนวก ฎ

Design Considerations for Economical Electronic Ballast

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DESIGN CONSIDERATIONS FOR ECONOMICAL ELECTRONIC BALLASTS

SUJIT K. BISWAS, Sr. Member
Dept. of Electrical Engg.
Jadavpur University
Calcutta-700 032, INDIA

R. P. DHANUKA
Hertz Electronic Devices
P-23B, (Sch-52) C.I.T. Road.
Calcutta-700 014, INDIA.

Abstract : Electronic ballasts generating high frequency supply are being widely used for fluorescent lighting applications to reduce the power consumption of the circuit, improve lamp efficacy, eliminate flicker and provide instant start. Lighting represents quite a substantial amount of energy consumed and thus the technology of electronic ballasts is receiving wide acceptance. However, in order to compete with the lower cost conventional ballast system, the demand is more for economical designs of the electronic ballasts, without significant sacrifice to the benefits obtainable, nor to the system reliability. This paper presents the design considerations for electronic ballasts such that economical designs take these into account. Typical circuit configurations suitable for economical designs are discussed.

INTRODUCTION

Fluorescent lighting is widely used in industrial and commercial applications mainly due to its high efficacy rating compared to incandescent lamps. The fluorescent lamps are usually 36w/40w (4 feet long) or 18w/20w (2 feet long). Conventional fluorescent lighting systems operate from the 230 V, 50 Hz ac mains using a simple series choke coil as the ballast, whose function is to create enough voltage to start the lamp (with the help of an auto-disconnecting glow starter) and also to limit the lamp current once it has started. Such a system is simple and economical, but suffers from several disadvantages like low input power factor, additional loss in the choke, delayed start, flicker and stroboscopic effect.

Electronic ballasts utilizing transistor inverters are in use for quite some time and it is well known that energising the lamp with a high frequency supply results in several advantages like increased efficacy, no flicker or stroboscopic effect, instant start even at low supply voltage, reduced heating load on air conditioning system, etc. Lighting represents quite a substantial percentage of energy consumed and thus the technology of electronic ballasts is being widely used in commercial and industrial applications, mainly to reduce the energy consumption without reducing the light output. With an electronic ballast, firstly, the fluorescent lamp generates more light output per watt of energy consumed, when energised at high frequency. Secondly, the loss in the ballast itself is

reduced by using electronic power converters. However, even today, the electronic ballast cannot compete significantly with conventional ballasts since the total cost investment in a fluorescent lighting system with electronic ballast is higher than that of a conventional choke system, even though the amount of energy savings per year in an installation consisting of over few tens of fluorescent lamps, can be significant with electronic ballasts, to partially offset the high initial cost. On the other hand, inadequately designed low cost electronic ballasts with poor performance and reliability can do enough harm to the application market by earning a bad reputation for electronic ballasts in general. Thus, in order to satisfy the demand, there should not be significant sacrifice to the benefits obtainable from the electronic ballast, nor to the reliability of the system. Several types of ballast circuits have been developed, with varying power circuit topologies, but the commonly used circuit options for economical system are discussed. They utilize a rectifier - filter circuit at the input so as to obtain a direct voltage from the ac mains and then uses self-oscillating resonant high frequency inverter circuit to produce sinusoidal lamp voltage and current with high efficiency and minimum RFI problems. This paper highlights the important design considerations for electronic ballasts such that their performance or reliability is not sacrificed [1-3] when selecting a low-cost circuit topology.

INPUT RECTIFIER - FILTER STAGE

Electronic ballasts must be designed to withstand a hostile environment when put into service in industrial or commercial application. Of particular importance in the design of the input rectifier filter stage are the following criterion:

- a) Input power factor
- b) Line harmonic distortion
- c) Output voltage ripple
- d) Line transient protection
- e) In-rush current limiting
- f) RFI-EMI generation

a) Input power factor : This is required to be at least 0.90 as per standard requirements for commercial and industrial lighting ballasts. Non-sinusoidal input currents contribute significantly to poor power factor since the proper way to

IEEE Catalogue No. 95TH8025
0-7803-2423-4/95/\$4.00©1995 IEEE

calculate power factor is to divide input watts by the product of true-rms line voltage and line current. Thus the presence of harmonics [4] increase the true-rms current magnitude, causing reduction in power factor. Poor input power factor means more current for the same watts consumed, causing additional losses in the supply lines and transformers. Also, many installations use diesel generator sets to overcome commercial power interruption problems and poor power factor means increased volt-ampere loading on the generator i.e., a higher size (and more costly) generator is required. Alternatively, for a given size of generator, more number of tubes can be operated if their ballast power factor is high. Both passive and active techniques can be used for power factor improvement.

b) Line harmonic distortion : This is not specified at present in most countries. The line voltage distortion is caused by the voltage drop in the line series impedance due to the flow of harmonic currents. Thus, unless the line impedance is very high or the total lighting current in an installation is very large, this may not be a necessary criterion for economical designs. Also to be noted is the fact that if line harmonics are kept within limits to ensure good input power factor, the line voltage distortion will also be reasonably low. However, if diesel generator sets are used for supplying the lighting load during commercial power interruption, then severe distortion of the voltage can result from the relatively large source impedance of the generator.

c) Input current harmonics : As already pointed out, harmonics in the input line create problems with both power factor and line voltage waveform [4]. In addition, the flow of harmonic currents cause heating in the supply transformers and lines thereby increasing the power loss in the systems. Harmonic currents through transformers cause increased audible noise, copper loss, stray flux loss and iron loss. Harmonic currents flowing through wiring cables cause increased copper loss due to both increased magnitude of total current as well as increase in conductor resistance due to skin effect of high frequency harmonics. In addition, parasitic heating of the cable will be caused by dielectric loss at the harmonic frequencies. In particular, the third order harmonic currents flow through the neutral of a 3-Phase 4-wire system, which can significantly increase losses in the neutral wire since it is always of lower size than the phase wires. Excessive harmonic currents can result in blowout of fuses in usual power factor correction capacitor banks since the capacitors provide a low impedance shunt path to the flow of harmonic currents compared to the line series impedance. Above all, the common energy meter, designed and calibrated for sinusoidal current, give erroneous readings in the presence of harmonics[5]. It is well known that this error is positive when operated with rectifier type loads, i.e., the meter runs at a higher speed than what it should. This is undesirable for the owner of the ballast installation,

although the percentage error may not be large unless severe amount of harmonics are generated.

d) Output voltage ripple : The presence of large low frequency ripple on the output voltage causes modulation of the light output, similar to the usual stroboscopic effect. For economy reason, the dc voltage is hardly regulated and thus filtering should be adequate to keep ripple at its minimum. Due to cost constraints, usually only a capacitor filter is used instead of inductor-capacitor types. If the value of capacitance is increased to improve output ripple, its charging current from the ac supply becomes more peaked, resulting in stress to the rectifier diodes and increased line current harmonics. Thus, a compromise must be reached.

e) Line transient protection : Power line disturbances in the form of voltage surges can result in immediate failure of the ballast due to the higher susceptibility of semiconductor devices to failure than the conventional electromagnetic ballasts. There is hardly any definite standard available for electronic ballasts. Thus it is accepted that general guidelines for electronic instrumentation should be adequate. This implies the essential use of Metal Oxide Varistor for suppressing transient voltage spikes and the use of small LC filters at input. Design is difficult since provisions must be already kept to permit continuous operation at the steady state highest expected line voltage excursion, but cut off transient voltages beyond this value. This increases the cost of capacitor and semiconductors due to the high voltage rating required.

f) In-rush current limiting : Since the input stage uses a capacitor filter, it draws a large charging current from the ac input upon energisation from the mains when the ballast is switched on. It is important to keep this within limits since very high currents at switch-on can cause spurious tripping of the circuit breakers feeding the ballast load. This may also require derating of the circuit breaker when used on electronic ballasts.

g) RFI - EMI generation : Electronic ballasts are likely to be used in areas where other communication equipment or entertainment equipment are likely to be operated. Since the supply for the ballasts is the same for these equipments, conducted RFI through the supply lines cause disturbances on these equipment in various ways. Even if the supply lines are not the same, the wiring for the ballast carries the harmonic currents around the area, creating unwanted EMI disturbances, which are easily picked up by other audio-visual equipment used in the same area. Apart from these, any sensitive metering or other instrumentation is likely to be disturbed by the RFI/EMI generated by the electronic ballasts.

The most commonly used rectifier-filter topology suitable for low-cost designs are shown in Fig. 1. The circuit of Fig 1a shows a simple diode bridge rectifier followed by a capacitor filter. This circuit has low cost since it uses only

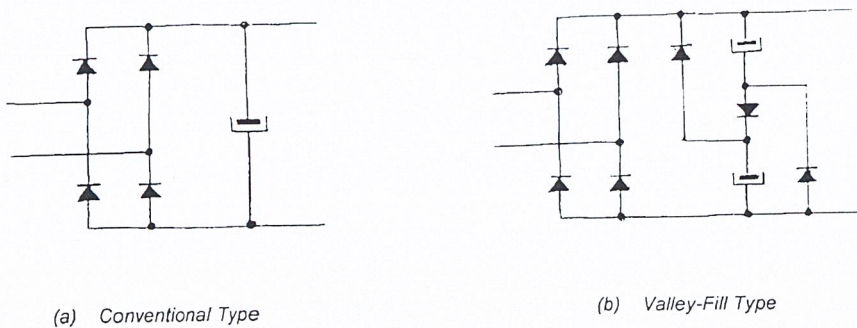


Fig 1 : Typical Rectifier-Filter Circuits

four diodes and one capacitor, but it suffers from the disadvantages of poor input power factor (about 0.6) and high line current harmonics. The output dc voltage ripple can be kept low (less than 20%) by increasing the size of the capacitor, although a compromise is necessary against increase in the peak current drawn from the supply, which stresses the rectifier current ratings. A small resistor in the charging path helps to reduce the stress.

Several techniques for improving the input power factor along with reduction of line current harmonics are known, but the prime consideration is usually low cost. Thus system designs involving inductor filters and active correction are not attractive. Under this situation the so called "valley fill" technique shown in Fig 1b is cost-effective. Here, input is rectified into dc by using a bridge circuit, but two (instead of one) filter capacitors are connected across the output through a network of three more diodes. The objective is to charge these two capacitors from the rectified mains in series so that each charge to half the peak voltage. Thus, only when the rectified dc after the bridge falls below half the peak voltage at the end of a mains half-cycle, the capacitors start discharging in parallel, filling the valley between two peaks of the rectified voltage. This charging/discharging of the capacitors is facilitated by the additional diode network. This technique gives adequate power factor correction (about 0.92) and small amount of harmonic currents at moderate cost. However, the dc voltage output has a ripple of about 50%, which will give rise to modulation of the light output. Thus, the inverter system must be able to tolerate or compensate this ripple. However, in general, the flicker caused is not too large and thus the system is usually acceptable. Note that the circuit cost is slightly higher than that of Fig 1a due to the increase in number of diodes and capacitors, even though each capacitor is rated only at half the peak voltage.

In order to provide protection against line voltage

transients and flow of RFI/EMI disturbances, a filter is connected in series with the input as shown in Fig 2, consisting of small capacitors C1, C2 and a small ferrite-core common-mode choke L1. A Metal Oxide Varistor (MOV) is connected across the filter output to cut-off voltage transients beyond the permissible limit so as to protect the semiconductor circuit that follows. Often, in order to reduce cost, the filter components C1 and L1 are not used, when the line residual inductance does give a small amount of filtering effect in conjunction with C2.

In order to limit inrush currents during switch-on, a negative temperature coefficient resistor (NTC) of suitable value and wattage is connected in series with the mains.

OUTPUT INVERTER

The major design considerations for the inverter section are :

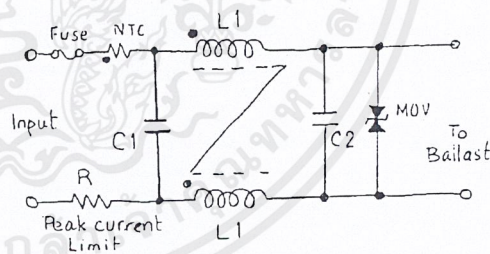


Fig 2 : Input Filter with Protections

a) Open circuit voltage : This should be high enough to initiate ionisation of the medium inside the lamp and thus start the lamp properly without flicker. However excessively high voltages can reduce lamp life. Also during lamp replacement, it is desirable that a very high voltage should not exist at the lamp terminals, to reduce the risk of shock hazard to the service personnel. Thus it is convenient to use a circuit that will generate the correct starting voltage only when the circuit is completed after proper insertion of the lamp into the holder.

b) Flicker : In conventional electromagnetic ballasts, flicker is caused by the fact that the lamp arc is extinguished at every zero crossing of the current and is re-struct automatically again at a rate twice that of the supply frequency. This gives a stroboscopic effect to the light, which often generates problems in the work area being illuminated by such lamps. The problems vary from difficulty in vision-based precision measurement, adjustment of small parts, to physiological problems like headaches and eye strain. In electronic ballasts, due to the high frequency of operation, the medium inside the lamp does not get enough time to deionise at the current zero crossings, thus creating a continuous arc. However, the presence of ripples on the dc input voltage to the inverter can create modulation of the lamp current, thereby introducing an effect similar to the flicker in conventional ballast. Thus adequate care should be taken to restrict the flicker, although the effect will be less in some types of phosphor coating.

c) Lamp starting : During the starting process in conventional ballasts, the neon glow starter takes several attempts before a stable arc is struck inside the tube. This causes an irritable delayed operation of the lamp with large flicker during starting. In the electronic ballast, the circuit must be designed to provide instant and flicker-free starting to the lamp. This is possible by using both the techniques of filament heating and application of high voltage across the lamp so as to result in very quick ionisation of the medium and thus instant start. During this interval, both the filament current and lamp voltage must be kept within limits in order to extend the lamp life. An additional requirement often expected from electronic ballasts is that they should be able to start the lamp from very low voltage so that dimming is possible.

d) Lamp current waveshape : The waveshape of the lamp current, measured by its crest factor, (which is the ratio of peak value to rms value) plays a significant role in its reliability. It has been shown that higher crest factors of lamp current not only reduce the lamp life, but also generate higher RF/EMI problems. Thus, it is desirable that the current should be as close to a sine wave as possible, with its crest factor never crossing 1.7.

e) Lamp life expectancy : The life expectancy of lamps operated from electronic ballasts must be maximum.

Factors that contribute to reduction in lamp life are excessive open circuit voltage and lack of filament heating. The tungsten filaments are coated with alkaline rare earth material to achieve thermal emission at low filament temperatures. If the starting voltage is not right, considerable sputtering of the lamp electrodes take place, resulting in end discoloration, decreased lumens and reduced lamp life. Removal of filament power for lamps operated at high frequency has been shown to result in reduction in lamp life due to similar effects.

f) Lamp-ballast system efficacy : This is defined as the ratio of light output from the lamp in lumens divided by the input power to the lamp-ballast system in watts. It is well known that the efficacy of the lamp increases with increase in supply frequency to about 20 kHz and then flattens. Thus, operating the lamp with a supply greater than 20 kHz will extract maximum light output per watts consumed. However, the lamp efficacy is a function of lamp wall temperature, being highest around 35°C. Thus, the ballast current must be controlled to prevent unnecessary temperature rise of the lamp. On the other hand, the ballast itself must be designed for high efficiency so that the overall system efficacy is high. Also, higher ballast efficiency implies less heat generation in the ballast, and consequently lesser temperature rise inside a lamp fixture so that lamp efficacy does not deteriorate.

g) RF/EMI : The switching process in the inverter generates high frequency disturbances in the form of RF and EMI. This must be kept within limits by suitable designs in the inverter itself.

h) Regulation of light output : As the voltage changes about the center design point, there is a corresponding change in the light output. Highly regulated ballasts provide reasonably constant light output over the allowable voltage range, but low cost designs are loosely coupled. In the latter ballast applications, the lighting design should use higher average light levels to compensate for input voltages below the center design voltage. However, loosely coupled ballasts provide the inherent advantage that they can be used to dim the fluorescent lamps by centrally controlling the supply voltage.

A wide range of power circuit topologies and control techniques are available for high frequency ballasts [6]. The topology may either be the voltage fed or current fed inverter type, but both utilize resonant circuit techniques due to the distinct advantages of near-sinusoidal lamp current (which means low crest factor and less RF/EMI problem) and high voltage generation during start. The voltage fed type is simpler and cheaper and is commonly used for economical ballast design. A LC type of output filter is used, such that it forms a series resonant circuit with the lamp load connected across the filter capacitor.

When the circuit is energised by turning on the power

transistor, while the fluorescent tube is off, the circuit behaves as a series LC circuit (since lamp impedance is infinite now) with its own resonant frequency. This generates the necessary high voltage across the capacitor, permitting early ionisation of the medium inside the fluorescent lamp. During this period, the lamp current flows through the filaments which are also in series with the capacitor, causing easy ionisation in the lamp. The magnitude of current is limited by the value of series inductor. When the tube is fully ionised, the arc is struck, causing its impedance to drop to a low value depending on the lamp characteristics. This increases the damping across the capacitor, shifting the resonant frequency. However the lamp current keeps flowing through the filaments so as to extract maximum lamp life. Also, note that this feature ensures that the series circuit is disconnected when the lamp is removed, preventing very high voltages from being generated during lamp replacement.

Two specific topologies of voltage fed resonant converter are suitable for economical designs: the asymmetrical bridge and the half bridge, as shown in Fig 3 both using bipolar transistor as the commonly used device for low cost. The main power circuit of Fig 3a shows an asymmetrical bridge topology, using a single capacitor in series with the output, whose purpose is to block the flow of dc current. It is chosen so that its reactance is small compared to the output filter capacitor such that the value of the former does not significantly affect the resonance frequency. It has the advantage of simplicity, but the power dissipation in the two transistors is unequal. The half

bridge converter of Fig 3b does not theoretically need a separate dc blocking capacitor and generates a symmetrical output waveform with same heating of both transistors. However, in practise, a series dc-blocking capacitor is necessary due to asymmetry of the circuit component characteristics.

In order to maintain simplicity, the circuit is designed to self-oscillate, using a current feed-back transformer to provide drive to the corresponding transistor. Starting is initiated by a RC circuit and diac trigger to the lower transistor, initiating its turn-on. The resulting current flow through the current transformer adds to the base drive of the lower transistor. Due to resonance of the output stage, the lamp current is near sinusoidal and as soon as it attempts to reverse, the lower transistor base drive is reversed, turning it off, while the upper transistor is automatically driven by a positive base current. In this way the oscillations are sustained and the starting diac oscillator is deactivated by forced discharge of its capacitor through a diode every time the lower transistor turns on.

The most severe design problem with these circuits is the starting transient, resulting in high inrush currents and high starting voltages. It also demands gain linearity of the bipolar over the current range from inrush value to steady value. The design of the current transformer is also critical since the core size, core material, primary and secondary turns, all affect normal operation. The situation is complicated due to the shift of the circuit oscillating frequency from starting time to steady state. Small snubbers are necessary across the transistors.

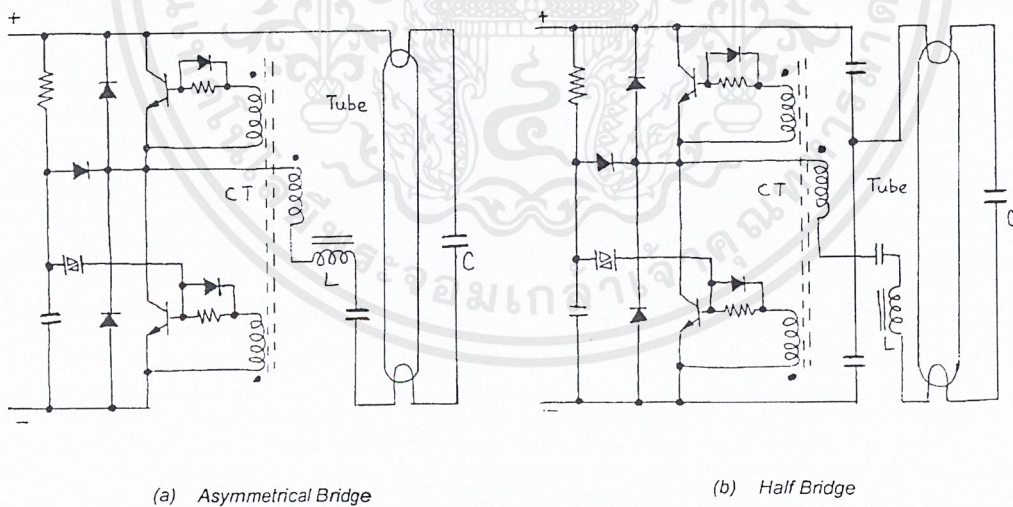


Fig 3 : Typical Inverter Circuits

CONCLUSION

The important design parameters for electronic ballasts have been discussed such that these are taken into account for reliable designs of economical ballasts. Lower cost is necessary in order to compete with conventional electro-magnetic ballasts, but the performance characteristics cannot be sacrificed. For this purpose, the importance of the circuit topology and various components have been highlighted, providing a guideline for the reliable design of low-cost electronic ballasts.

REFERENCES

- [1] R. R. Verderber, O. C. Morse and F. M. Rubinstein, "Performance of electronic ballasts and controls with 34- and 40-watt F40 fluorescent lamps", IEEE Transactions on Ind. Appl., vol 25, No 6, pp1049-1059, Nov/Dec 1989.
- [2] W. R. Alling, "Important design parameters for solid state ballasts", IEEE Transactions on Ind. Appl., vol 25, No 2, pp 203-207, Mar/Apr 1989.
- [3] S. K. Biswas and R. P. Dhanuka, "Reliability of electronic ballasts in industrial fluorescent lighting applications", Conference Record 1992, Ind. Appl. Society, pp 1915-1919.
- [4] R. R. Verderber, O. C. Morse and W. R. Alling, "Harmonics from compact fluorescent lamps", IEEE Transactions on Ind. Appl., vol 29, No 1, pp 670-674, May/June 1993.
- [5] A. E. Emanuel and F. J. Levitsky, "Induction watt-hour meter performance on rectifier/inverter circuits", IEEE transactions on Pwr. App. & Systems, vol 100, No 11, PP 4422-4427, Nov 1981.
- [6] D. Tadesse, F. P. Dawson and S. B. Dewan, "A comparison of power circuit topologies and control techniques for a high frequency ballast". Conference Record 1993, Ind. Appl. Society, pp 2341-2347.



ภาคผนวก ก

**Designing Dimmable Electronic Ballast
with Frequency Control**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Designing Dimmable Electronic Ballast with Frequency Control

Chin S. Moo Hung L. Cheng Horn N. Chen

Hau C. Yen

Power Electronics Laboratory, Department of Electrical Engineering,
National Sun Yat-Sen University, Kaohsiung, Taiwan, R.O.C.
Tel :886-7-5252000 EXT 4150, Fax:886-7-5254199
e-mail: mooxx@ee.nsysu.edu.tw

Department of Electrical Engineering
Fortune Junior College of Technology and Commerce
Chi Shan, Kaohsiung Hsien, Taiwan, R.O.C.
Tel :886-7-6618851 EXT 3123, Fax: 886-7-6618850

Abstract-This paper provides a guideline for designing a frequency controlled dimmable electronic ballast for the fluorescent lamp. The design equations are derived based on a power-dependent lamp model. The dimming characteristics of fluorescent lamp by frequency control can be predicted by incorporating the lamp model into the electronic ballast. The circuit parameters are designed by considering both the starting voltage and the filament power during the dimming operation. An electronic ballast with the half-bridge series-resonant parallel-load inverter is used as an example for illustrating the design procedure. The calculated results are verified by experimental tests on a laboratory prototype circuit.

Index Terms- Fluorescent lamp, electronic ballast, dimming operation, resonant inverter.

I. INTRODUCTION

High-frequency electronic ballasts have been widely used to drive fluorescent lamps for improving light quality [1], [2]. In addition to numerous benefits over electromagnetic counterparts, electronic ballasts can provide dimming capability with additional control circuitry [3]-[7]. Basically, three parameters of an electronic ballast can be controlled for regulating the power of the fluorescent lamp: the dc-link voltage, the duty-ratio, and the switching frequency. Among several control methods, the frequency control method has a wider dimming range with simple circuit configuration, and thus is popularly adopted in practical implementation.

An electronic ballast mainly consists of a load resonant inverter operating at a frequency higher than audio frequency. The fluorescent lamp takes part in the operation of the resonant inverter. Therefore, the design of an electronic ballast has to include the electrical circuit model of the lamp. Various models had been proposed for precisely describing the electrical dynamic characteristics of a fluorescent lamp [8], [9]. These models however are too complicated to be used in the design of an electronic ballast, especially for those with dimmable capability. In practice, a fluorescent lamp can be characterized as a resistor when driven by a high-frequency electronic ballast. The lamp resistance does not keep consistent but should be power dependent. When a dimmable electronic ballast is designed, a lamp model based

on power-dependent resistance appears to be simple and accurate [10], [11].

In this paper, a power-dependent lamp model is obtained from experimental tests. Based on the model, the electronic ballast incorporating with the fluorescent lamp can be analyzed with a simplified equivalent circuit. With the simple equivalent circuit, the design equations can be derived, and then the operating characteristics of the lamp within the dimming range can be precisely calculated. The circuit parameters are determined by considering the starting voltage and the filament power to achieve a longer lamp life-time and wider dimming range. The design considerations and the design procedure are discussed by an illustrative example.

II. ELECTRONIC BALLAST AND EQUIVALENT CIRCUIT

Fig. 1 is the basic circuit configuration of an electronic ballast with the half-bridge series-resonant parallel-load inverter. Two active power switches are turned on and off alternately by gate circuits to drive the load resonant circuit at a high frequency which is preferably higher than 20 kHz. The load resonant circuit consists of a resonant energy tank, a capacitor, C_f , and the fluorescent lamp. The resonant energy tank is formed by an inductor, L_s , and a capacitor, C_s . The functions of capacitor C_f are to provide a sufficiently high voltage across the lamp during starting transient, and then a proper filament current at steady state. In addition to these functions, C_f reduces current harmonics through the lamp and improves the crest factor of lamp current because the reactance of the capacitor at its harmonics becomes much smaller than the lamp resistance.

By symmetrically driving two active switches, a square-wave voltage source with a DC term of $V_{dc}/2$ is applied to the resonant circuit. For a well-designed electronic ballast, almost all the harmonic voltages, as well as the DC term, can be filtered out by the resonant circuit. Only the fundamental component of the square-wave voltage at the switching frequency will be present in the load resonant inverter [12], [13]. Therefore, an approximate analysis can be made using phasor representation of the fundamental component. The equivalent circuit of the load resonant inverter for the fundamental approximation is shown in Fig. 2.

A power-dependent resistance model for the lamp is used in the equivalent circuit. The lamp arc is modeled by a power-dependent resistance, $R(P)$, and a constant resistance, r_f , represents the lamp filament at each terminal [10]. Actually, the resistance of a filament is distributed from one end to the other end. The lamp model with lumped circuit used in [11] may be more accurate to account for the lamp power distribution. However, it will increase the complexity in circuit analysis. It is known that the voltage drops on the filaments are so small as compared with the lamp voltage, and thus can be neglected. Moreover, It should be noted that the lamp arc power can not be measured independently from the filament power since the lamp arc current flows through the filaments. The lamp voltage measured from the left side of the lamp (Points A and B in Fig. 1) inevitably includes a part of voltage drop across the filaments, and thus the measured lamp arc power includes a part of filament power. Therefore, the measured lamp voltage and power will be consistent with calculated results by using the model in Fig. 2.

The dimmable electronic ballast with frequency control is discussed by an illustrative example designed for a rapid-start fluorescent lamp of 40-W T12 1160mm. Table 1 lists the lamp specifications from the manufacturer in which only parameters at the rated power are specified. The total lamp power includes the arc power of 38W and the filament power of 2W. The dimming operation is limited to approximate 10% of the rated power, in this case, 4W. According to Table 1, the lamp starting voltage, V_{start} , has to be greater than $220V_{rms}$ to ensure successful starting. However, the starting voltage should be as low as possible for retaining a longer lamp life.

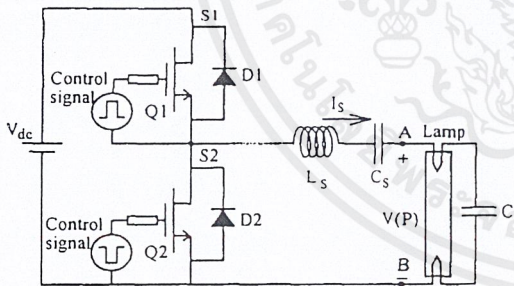


Fig. 1 Basic circuit configuration

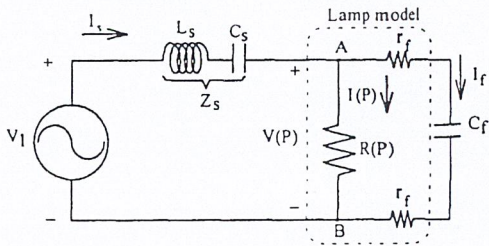


Fig. 2 Equivalent circuit of the electronic ballast

TABLE 1 LAMP SPECIFICATIONS (40-W T12 1160MM)

Rated lamp arc power $P_{(rate)}$	38 Watts
Rated filament power P_{rf}	2 Watts
Filament resistance r_f	9.6 Ω
Starting voltage V_{start}	$\geq 220 V_{rms}$

The lamp model can be obtained from experimental tests. The lamp voltage can be represented by a power-dependent voltage equation [10]. The voltage equation for the lamp in the illustrative example is:

$$V(P) = 123 - 0.747P. \quad (1)$$

The lamp resistance can then be derived.

$$R(P) = \frac{V(P)^2}{P} \quad (2)$$

III. CIRCUIT ANALYSIS

In Fig. 2, the rms value of the fundamental component of the square-wave voltage is:

$$V_1 = \frac{\sqrt{2}V_{dc}}{\pi}. \quad (3)$$

The fundamental frequency, f_s , is identical to the switching frequency of the inverter. For facilitating the analysis, Fig. 2 can be further simplified to its Thevenin equivalent circuit with respect to the lamp, as shown in Fig. 3. The voltage source and the series impedance are:

$$\overline{V_{eq}} = V_1 \frac{\overline{Z_p}}{\overline{Z_s} + \overline{Z_p}} \quad (4)$$

$$\overline{Z_{eq}} = \frac{\overline{Z_s Z_p}}{\overline{Z_s} + \overline{Z_p}} \quad (5)$$

where

$$\overline{Z_s} = jZ_s = j\left(2\pi f_s L_s - \frac{1}{2\pi f_s C_s}\right) \quad (6)$$

$$\overline{Z_p} = 2r_f + jZ_{cf} = 2r_f - j\frac{1}{2\pi f_s C_f} = Z_p \angle \theta_p. \quad (7)$$

It is found from Fig. 3, that a change in the operating frequency would cause a variation in the impedance of the Thevenin equivalent circuit, and hence a variation in lamp power. Thus, one may regulate the power delivered to the lamp by varying the switching frequency of the inverter.

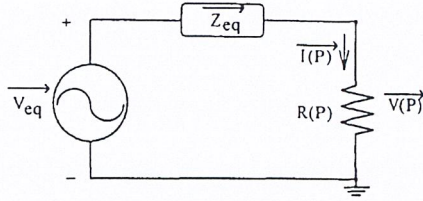


Fig. 3 Thevenin equivalent circuit

From Fig. 3, the lamp voltage can be expressed as :

$$V(P) = \left| \frac{R(P)}{Z_{eq} + R(P)} \right| |V_{eq}| \quad (8)$$

Before ignition, the lamp resistance can be regarded as an open circuit, therefore, the starting voltage, V_{start} , is equal to the magnitude of the Thevenin equivalent voltage, V_{eq} .

$$V_{start} = |V_{eq}| \quad (9)$$

Neglecting the heat produced from the arc current flowing the filament, the filament power can be expressed as :

$$P_{rf}(P) = 2r_f \left(\frac{V(P)}{|Z_p|} \right)^2 \quad (10)$$

IV. DESIGN PROCEDURE

The circuit parameters at rated lamp power operation are determined from Step 1 to Step 3 :

Step 1: Determine the switching frequency at rated lamp power.

Theoretically, the switching frequency at rated power can be arbitrarily chosen. Considering the voltage and current stresses and switching losses of the inverter, it is desired to operate the inverter at a frequency range in which the load resonant circuit always presents inductive [4], [12]. More importantly, the increase in the frequency will reduce the lamp arc power and will cause a smaller impedance of C_f . As a result, the filament power will be increased as the lamp arc power is reduced. This is helpful to maintain a stable arc current at the lower lamp arc power, and hence to have a wider dimming range. It is because that not only the I_f produces filament heat but also the arc current flowing through filaments provides self-heating at steady state operation. In this design, the rated switching frequency is chosen to be 36 kHz.

Step 2: Calculate the parallel capacitance, C_f .

The current flowing through C_f can be obtained from the filament power and resistance.

$$I_f = \sqrt{\frac{P_{rf}}{2r_f}} \quad (11)$$

Since the filament resistance is very small as compared with the reactance of C_f , C_f can be calculated by using (12).

$$|Z_p| = \frac{V(P)}{I_f} \approx \frac{1}{2\pi f_s C_f} \quad (12)$$

Here, the lamp is designed to operate at the rated power at 36kHz switching frequency. Then, C_f is 15nF.

Step 3: Calculate Z_s at the rated power.

Ideally, an electronic ballast is able to start the fluorescent lamp with the minimum starting voltage under any required output power. Such an ideal operation can be achieved only when the dc-link voltage is adjustable. Before switching on the ballast, the dc-link voltage has to be pre-adjusted in accordance with the desired lamp power. This needs an adjustable dc-link voltage with a sophisticated control circuit.

For an electronic ballast with only a fixed dc-link voltage, the lamp is started at a specific power and then adjusted to the desired lamp power after start-up. In other words, the ballast is operated at a starting frequency to produce the minimum required starting voltage on the lamp, and then is adjusted to a frequency to produce the desired lamp power. In such a design, there can be two cases depending on whether the dc-link voltage is pre-specified or not.

Case 1: The dc-link voltage is pre-specified.

For many practical applications, the dc-link voltage is pre-specified by the rectifier stage. In this case, the other circuit parameters has to be designed to meet this operation condition. Substituting (4) and (5) into (8), we can rewrite (8) as :

$$\left| \frac{\overline{Z_s}}{R(P)} + \frac{\overline{Z_s}}{Z_p} + 1 \right| = \frac{V_1}{V(P)} \quad (13)$$

Substituting (6) and (7) into (13) and rearranging it, we get

$$\left[R^2(P)Z_{cf}^2 + (Z_p^2 + 2R(P)r_f) \right]^2 Z_s^2 + 2R^2(P)Z_p^2 Z_{cf} Z_s + R^2(P)Z_p^4 \left(1 - \left(\frac{V_1}{V(P)} \right)^2 \right) = 0 \quad (14)$$

From (14), Z_s can be solved.

$$Z_s = \frac{-R^2(P)Z_p^2Z_{cf} \pm \sqrt{\left(R^2(P)Z_p^2Z_{cf}\right)^2 - \left(R^2(P)Z_{cf}^2 + \left(Z_p^2 + 2R(P)r_f\right)^2\right)\left(R^2(P)Z_p^4\left(1 - \left(\frac{V_1}{V(P)}\right)^2\right)\right)}}{R^2(P)Z_{cf}^2 + \left(Z_p^2 + 2R(P)r_f\right)^2} \quad (15)$$

For the illustrative example, let the dc-link voltage be 310V. There are two solutions of Z_s .

$$\vec{Z}_s = j325.7 \Omega, -j113.5 \Omega$$

Since the electronic ballast is preferred with an inductive load, the value of $-j113.5$ is not adopted.

Case 2: The dc-link voltage can be arbitrarily chosen.

In this case, the dc-link voltage can be chosen to produce the required starting voltage at the rated switching frequency. Preferably, the dimming circuit should be designed so that the lamp is started up at full light output with the minimum starting voltage. This requirement can be fulfilled by using an appropriate dc-link voltage and starting the lamp with the specific frequency. Once the starting voltage and the starting frequency have been determined, Z_s at rated power can be solved by substituting (5) and (9) into (8).

$$\left| \frac{\vec{Z}_s \vec{Z}_p}{\vec{Z}_s + \vec{Z}_p} + R(P) \right| = \frac{V_{start} R(P)}{V(P)} \quad (16)$$

From (16), the Z_s value can be obtained by computer calculation. For the illustrative example, the two solutions of Z_s are $j182.3\Omega$ and $j793\Omega$. The dc-link voltage can be solved by substituting (3) and (9) into (4).

$$V_{dc} = \frac{\pi}{\sqrt{2}} V_{start} \left| \frac{\vec{Z}_s + \vec{Z}_p}{\vec{Z}_p} \right| \quad (17)$$

The dc-link voltages corresponding to the two solutions are :

$$V_{dc} = 188.7V_{rms} \quad \text{for } Z_s = j182.3$$

$$V_{dc} = 825.0V_{rms} \quad \text{for } Z_s = j793.0$$

Obviously, the second solution is impracticable since it requires a much higher dc-link voltage.

Step 4: Calculate the characteristics of dimming operation.

Theoretically, there are infinite different pairs of L_s and C_s with the impedance of Z_s obtained at Step 3. The dimming operation for each pair can be calculated by using the equations derived above with the aid of computer calculations. The calculated results for Cases 1 and 2 are shown in Figs. 4 and 5, respectively.

Figs. 4(a) and 5(a) illustrate the curves of the lamp arc power versus the switching frequency. Each curve represents

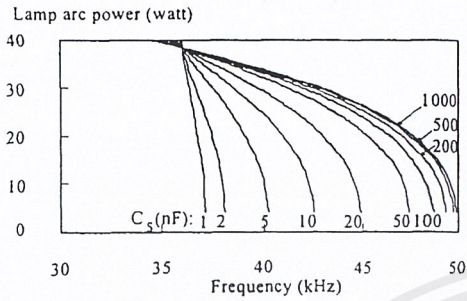
the variation of the lamp arc power for a specific value of C_s . The curves for the two cases are similar except for that the curves of Case 2 are with wider operating frequency ranges. All these curves have an intersection at the point with the rated lamp power and the rated switching frequency of 36kHz, but have different frequency ranges. At the point of intersection, the values of Z_s for all curves are the same. As predicted, the lamp power is reduced as the operating frequency is increased for all curves. As C_s is decreased, the lamp arc power becomes more sensitive to the variation of the switching frequency.

The starting voltages corresponding to different starting frequencies are illustrated in Figs. 4(b) and 5(b). For Case 1, the starting voltage is about $1100 V_{rms}$, which is impracticably high, when the ballast is started at the rated switching frequency. Such a high voltage may destroy the lamp. In this case, the ballast should be started with a higher frequency at which the lamp will be operated at a lower power when it has been started up. Therefore, the starting frequency should be properly chosen to obtain an adequate starting voltage. For Case 2, the starting voltages at the rated switching frequency for all curves are designed to be exactly $220V_{rms}$. One can find another frequency in each curve with which a starting voltage of $220V_{rms}$ can be obtained. However, starting voltages at other frequencies may be too high, resulting in detrimental effects to lamp life, or may be too low to start the lamp.

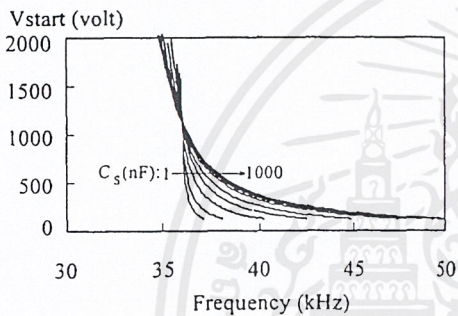
Step 5: Chose adequate L_s and C_s to meet the specifications from the calculated results.

Figs. 4(c) and 5(c) illustrates the variation of the filament power. For both cases, the filament power are designed to be 2W at the rated power. The filament power is increased as the lamp arc power is decreased. The increase becomes significant when a large C_s is used. In order to maintain a stable lamp arc at reduced lamp power levels, it is suggested that during dimmed operation, the filament power should be adequately increased as the arc current decreases to make up the self-heating resulting from arc current. However, excessive filament heating can cause premature end-blackening and degrade lamp life. The filament power in the dimming range should be well designed for proper heating. It is suggested that the filament power should be increased from 2W at the rated lamp power to about 4.5W at the lowest lamp power. Among these curves, it is found that the curve with $C_s = 10nF$ for both cases can match the suggested value at the lowest lamp power. Then, L_s is calculated to be 3.39 mH of case 1 and 2.76 mH of case 2, respectively..

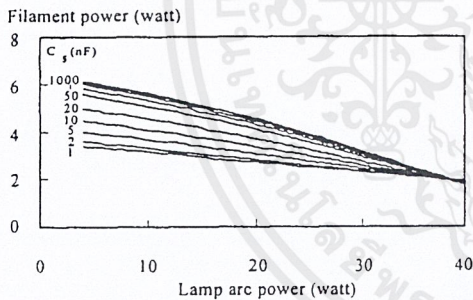
case 1 and 2.76 mH of case 2, respectively..



(a)

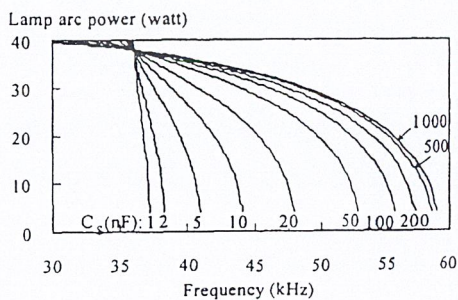


(b)

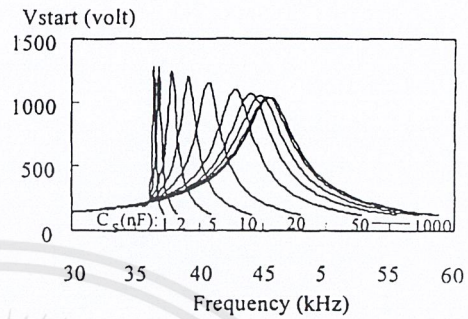


(c)

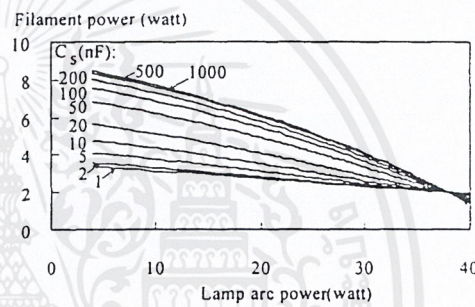
Fig. 4 Calculated results for Case 1 (a) lamp arc power vs. switching frequency (b) starting voltage vs. switching frequency (c) filament power vs. lamp arc power



(a)



(b)



(c)

Fig. 5 Calculated results for Case 2 (a) lamp arc power vs. switching frequency (b) starting voltage vs. switching frequency (c) filament power vs. lamp arc power

V. EXPERIMENTAL RESULTS

A prototype circuit was built and tested to verify the theoretical prediction. From Figs. 4 (c) and 5 (c), the curves of C_s around 10nF will be selected. The measured values of the circuit components are as the followings:

Case1: $V_{dc}=310.0V_{rms}$, $C_p=14.67nF$, $C_s=10.26nF$, $L_s=3.37mH$

Case2: $V_{dc}=188.7V_{rms}$, $C_p=14.67nF$, $C_s=10.26nF$, $L_s=2.72mH$

The experimental results are shown in Fig. 6 to Fig. 9. It is found that experimental results agree well with theoretical predictions. Dimming operation from 38W to 4W was obtained by controlling the switching frequency from approximately 36 kHz to 44 kHz. In this dimming range, the filament power varies from 2W to 4.4W. When 220V_{rms} starting voltage is desired, according to the calculated results, the starting frequencies are 39.7 kHz and 36 kHz for Case1 and Case 2, respectively. Figs. 8 and 9 show the lamp voltage and current waveforms from starting to steady state for Case 1 and case 2. The starting voltages are 220V_{rms} for both cases. After start-up the lamp is operated at 27W for Case 1, and at the rated power for Case 2.

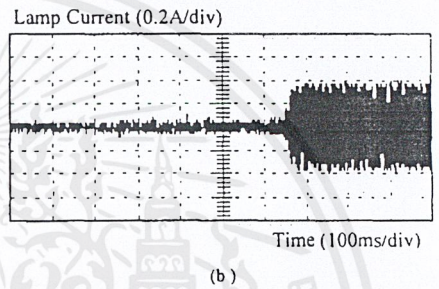
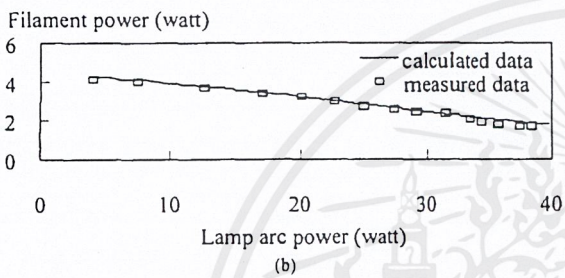
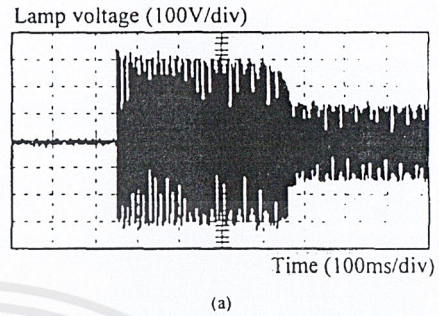
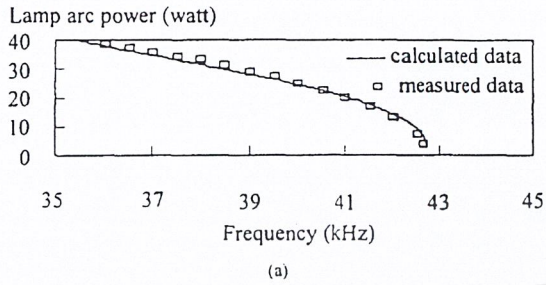


Fig. 6 Experiment results of Case 1 (a) lamp arc power vs. switching frequency (b) filament power vs. lamp arc power

Fig. 8 Experimental result of Case 1 (a) Lamp voltage (b) lamp arc current

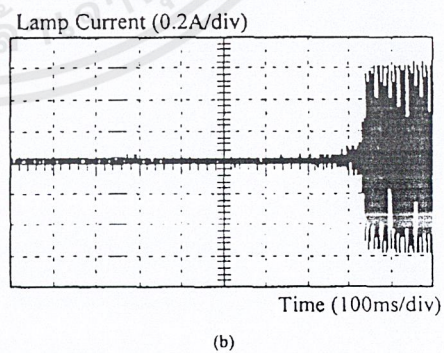
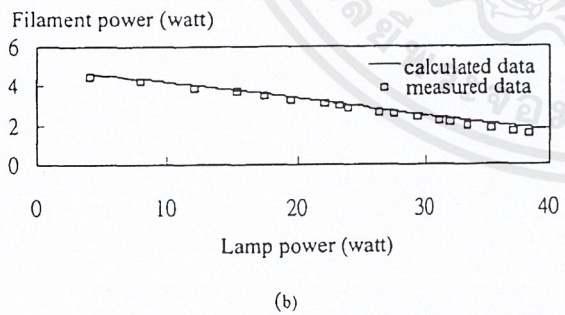
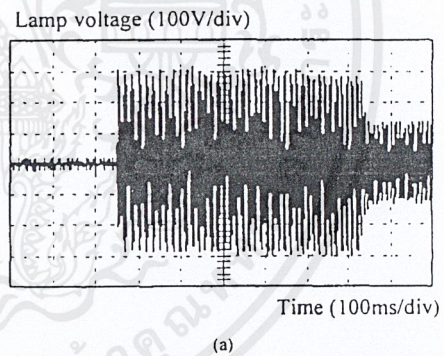
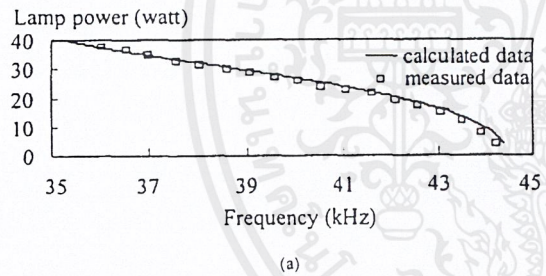


Fig. 7 Experiment results of Case 2 (a) lamp arc power vs. switching frequency (b) filament power vs. lamp arc power

Fig. 9 Experimental result of Case 2 (a) Lamp voltage (b) lamp arc current

VI. CONCLUSIONS

Dimming operation of an electronic ballast driven fluorescent lamp can be achieved by controlling the switching frequency. The design equations are derived from the Thevenin equivalent circuit based on the power-dependent lamp model. Using the derived equations, the circuit performances including starting voltage, lamp power, and filament power can be calculated, and the circuit parameters can be determined accordingly.

The design criteria are created under practical considerations, such as: the voltage stress on the circuit components, the operating frequency range, and the available dc-link voltage. More importantly, the lamp life-time was conserved by considering both the starting voltage and the variation of filament power during dimming operation.

A design example is given to illustrate how the design was done step by step. The laboratory circuit with the designed circuit parameters was built and tested. The experimental results show that design equations can predict the circuit behavior precisely.

REFERENCES

- [1] E. E. Hammer, "High frequency characteristics of fluorescent lamps up to 500kHz," *Journal of the Illuminating Engineering Society*, Winter 1987, pp. 52-61.
- [2] E. E. Hammer, and T. K. McGowan, "Characteristics of various F40 fluorescent systems at 60Hz and high frequency," *IEEE Trans. on Industry Applications*, vol. 21, No. 1, Jan./Feb. 1985, pp. 11-16.
- [3] W. R. Alling, "Important design parameters for solid-state ballasts," *IEEE Trans. on Industry Applications*, vol. 25 No. 2, March/April 1989, pp. 203-207.
- [4] M. K. Kazimierzczuk, and W. Szaraniec, "Electronic ballast for fluorescent lamps," *IEEE Trans. on Power Electronics*, vol. 8, No. 4, Oct. 1993, pp.386-395.
- [5] M. Gulko and Sam Ben-Yaakov, "Current-sourcing push-pull parallel-resonance inverter (CS-PPRL): Theory and application as a discharge lamp driver," *IEEE Trans. on Industrial Electronics*, vol. 41, No. 3, June 1994, pp. 285-291.
- [6] M. C. Cosby, and R. M. Nelms, "A resonant inverter for electronic ballast applications," *IEEE Trans. on Industrial Electronics*, vol. 41, No. 4, Aug. 1994, pp. 418-425.
- [7] T. F. Wu, T. H. Yu and M. C. Chiang, "Single-stage electronic ballast with dimming feature and unity power factor," *IEEE Trans. on Power Electronics*, vol. 13, No. 3, May 1998, pp. 586-596.
- [8] U. Mader and P. Horn, "A dynamic model for the electrical characteristics of fluorescent lamps," *IEEE Industry Applications Society IAS Annual Meeting 1992*, pp. 1929-1934.
- [9] N. Sun and B. Hesterman, "Pspice high frequency dynamic fluorescent lamp model." *Conference Record of IEEE Applied Power Electronics Conference*, 1996, pp. 641-647.
- [10] C. S. Moo, Y. C. Chuang, Y. H. Huang, and H. N. Chen, "Modeling of fluorescent lamps for dimmable electronic ballasts," *IEEE Industry Applications Society IAS Annual Meeting 1996*, pp. 2231-2236.
- [11] T. J. Ribarich and J. J. Ribarich, "A new control method for dimmable high-frequency electronic ballasts." *IEEE Industry Applications Society IAS Annual Meeting 1998*, pp. 2038-2043.
- [12] R. L. Steigerwald, "A comparison of half-bridge resonant converter topologies," *IEEE Trans. on Power Electronics*, vol. 8, No. 4, Oct. 1993, pp.386-395.
- [13] R. Sevens, "Topologies for three-element resonant converter," *IEEE Trans. on Power Electronics*, vol. 7, No. 1, Jan. 1992, pp.89-98.