

วงจรรขยายกำลังคลาสดี

CLASS D POWER AMPLIFIER



โดย
นายภาคภูมิ ผลพิธิษฐ์
นายมานนท์ สมนสรน้อย
นายรัฐวีร์ หอศิลป์

เลขทบท.....
เลขทะเบียน..... 46297
วัน, เดือน, ปี..... 1 ส.ค. 2546

.b.....
.i.....

ปริญญาานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายกำลังคลาสดี
CLASS D POWER AMPLIFIER



ปริญญาานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2544

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วงจรขยายกำลังคลาสดี

CLASS D POWER AMPLIFIER

ผู้จัดทำ

1. นาย ภาคภูมิ พลพิธิษฐ์ 41014331
2. นาย มานนท์ สมนสรระน้อย 41014340
3. นาย รัฐวีร์ หอศิลป์ 41014356



..... อาจารย์ที่ปรึกษา
(ผศ. ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLASS D POWER AMPLIFIER

นาย มานนท์ สนสระน้อย

นาย ภาคภูมิ ผลพิศิษฐ์

นาย รัฐวีร์ หอศิลป์

ผศ. ประภากร สุวรรณะ (อาจารย์ที่ปรึกษา)

ปีการศึกษา 2544

บทคัดย่อ

โครงการนี้เป็นโครงการออกแบบและสร้าง CLASS D POWER AMPLIFIER ซึ่งเป็น AMPLIFIER ที่มีประสิทธิภาพสูง ประกอบด้วย วงจรต่าง ๆ ดังนี้ วงจรสร้างสัญญาณฟันเลื่อย (Sawtooth Generator), วงจร Pulse Width Modulator (PWM), วงจรขับกำลัง (Driver), วงจร Switching Amplifier, วงจรกรองความถี่ต่ำผ่าน (Low pass Filter) และ วงจรป้อนกลับสัญญาณ (Feedback) โดย CLASS D POWER AMPLIFIER นี้ เหมาะที่จะเป็นวงจรขยายที่ใช้ในปัจจุบัน เพราะมีขนาดเล็ก และเกิดการสูญเสียน้อย โดยใช้สัญญาณฟันเลื่อยความถี่ 150 kHz ทดสอบกับสัญญาณ ความถี่ 1 kHz ได้ประสิทธิภาพสูงสุด 38.10 % ที่กำลังงาน 7 วัตต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLASS D POWER AMPLIFIER

MR. Pakpoom phonpisit 41014331

MR. Manon Sonsanoi 41014340

MR. Rattawee Horsin 41014356

Asst. Prof. Praphakorn Suwanna (Advisors)

Education 2544

Abstract

This project present a Class D Power Amplifier that is contain with Sawtooth Generator, Pulse Width Modulator (PWM),Driver, Switching Amplifier, Lowpass Filter and Feedback.This **CLASS D POWER AMPLIFIER** is prefer to use in this present time because it's a small size Amplifier, and low loss .The 150 kHz sawtooth signal test on 1 kHz Sinewave signal. The experiment is shown that the maximum efficiency of 38.10%

สารบัญ

	หน้า
บทคัดย่อ	I,II
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	
2.1 วงจรขยายกำลัง	2
2.2 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดุมอดคูเลชั่น	4
2.3 วงจรภาค Drive	9
2.4 วงจรป้อนกลับ	9
2.5 วงจรกรองความถี่	10
2.6 คำศัพท์ที่เกี่ยวข้องกับ Power Amplifier	13
บทที่ 3 POWER MOSFET	
3.1 ชนิดของ MOSFET	16
3.2 Steady – State Characteristic	18
3.3 Switching Characteristic	22
3.4 Gate Drive	22
บทที่ 4 การออกแบบและการสร้างวงจร	
4.1 วงจรสร้างสัญญาณฟันเลื่อย	24
4.2 วงจรพัลส์วิดุมอดคูเลเตอร์	26
4.3 วงจรขับกำลัง	27
4.4 วงจรสวิชชิง	28
4.5 วงจรกรองความถี่ต่ำผ่าน	29
4.6 วงจรป้อนกลับสัญญาณ	31
บทที่ 5 ผลการทดลอง	32
บทที่ 6 สรุปและวิจารณ์ผลการทดลอง	44
กิตติกรรมประกาศ	
ภาคผนวก	
บรรณานุกรม	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 2.1 Class A Amplifier	2
รูปที่ 2.2 Class B Amplifier	3
รูปที่ 2.3 Class C Amplifier	3
รูปที่ 2.4 Class D Amplifier	4
รูปที่ 2.5 รูปคลื่นแบบ PWM (Pulse Width Modulation)	4
รูปที่ 2.6 การสร้างรูปคลื่นแบบเนเทอร์อลแชนเปลิ่ง	6
รูปที่ 2.7 การสร้างรูปคลื่นแบบเนเทอร์อลแชนเปลิ่ง ชนิด 3 ระดับ	7
รูปที่ 2.8 การสร้างรูปคลื่นแบบเรกูลาร์แชนเปลิ่ง 2 ระดับ	8
รูปที่ 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แชนเปลิ่ง ชนิด 3 ระดับ	8
รูปที่ 2.10 วงจรภาค Driver Power ของ MOSFET	9
รูปที่ 2.11 แสดง Block Diagram ของวงจรขยายที่มีการป้อนกลับ	9
รูปที่ 2.12 วงจร Low Pass Filter	11
รูปที่ 3.1 Depletion – Type MOSFET	17
รูปที่ 3.2 Enhancement – Type MOSFET	18
รูปที่ 3.3 Transfer Characteristic of MOSFET	20
รูปที่ 3.4 Output Characteristics of Enhancement – Type MOSFET	20
รูปที่ 3.5 Steady – State Switching Model of MOSFET	21
รูปที่ 3.6 Parasitic Mode of Enhancement – Type MOSFET	22
รูปที่ 3.7 Switching Model of MOSFET	22
รูปที่ 3.8 Fast – Turn – On Gate Circuit	23
รูปที่ 4.1 วงจรสร้างสัญญาณฟันเลื่อย	24
รูปที่ 4.2 (a) สัญญาณ Sawtooth ที่ถูกยกกระด้างขึ้นทางซีกบวก	25
รูปที่ 4.2 (b) สัญญาณ Sawtooth ที่ถูกลดกระด้างลงทางซีกลบ	25
รูปที่ 4.3 หลักการทำงานของ PWM	26
รูปที่ 4.4 วงจรขับกำลัง (Driver)	27
รูปที่ 4.5 Switching Amplifier	28
รูปที่ 4.6 สเปกตรัมของสัญญาณที่เอาต์พุตของ MOSFET	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 4.7 Second Order Low pass Filter	31
รูปที่ 4.8 วงจรป้อนกลับสัญญาณ	31
รูปที่ 5.1 วงจรขยาย ปริแอมป์	26
รูปที่ 5.2 สัญญาณเอาต์พุตที่ได้จากวงจร ปริแอมป์	32
รูปที่ 5.3 วงจรสร้าง Sawtooth	33
รูปที่ 5.4 สัญญาณ Sawtooth ที่ถูกยกระดับขึ้นทางซีกบวก	34
รูปที่ 5.5 สัญญาณ Sawtooth ที่ถูกลดระดับลงทางซีกลบ	34
รูปที่ 5.6 เปรียบเทียบสัญญาณ Sawtooth กับ Sine wave	35
รูปที่ 5.7 วงจร Comparator	35
รูปที่ 5.8 สัญญาณ PWM	36
รูปที่ 5.9 วงจรภาคขับเคลื่อนกำลัง	37
รูปที่ 5.10 วงจร Switching Amplifier	37
รูปที่ 5.11 สัญญาณที่นำไปขับ p MOS	38
รูปที่ 5.12 สัญญาณที่นำไปขับ n MOS	38
รูปที่ 5.13 สัญญาณก่อนผ่านและหลังผ่าน Low Pass Filter	39
รูปที่ 5.14 วงจรป้อนกลับ	40
รูปที่ 5.15 สัญญาณที่นำไปป้อนกลับ	40
รูปที่ 5.16 กราฟแสดงประสิทธิภาพของวงจขยายกำลังคลาสดี	42
รูปที่ 5.17 กราฟแสดงผลการตอบสนองความถี่ของวงจขยายกำลัง คลาสดี	43

บทที่ 1

บทนำ

ปัจจุบันเทคโนโลยีต่างๆ ได้พัฒนาขึ้นมากโดยมีแนวโน้มไปในเรื่องที่จะทำให้ ขนาดเล็กลง และประสิทธิภาพเพิ่มขึ้น ดังอาจยกตัวอย่างได้จากการเข้ามาแทนที่ของ Switching Power Supply ที่เข้ามาแทน Linear Power Supply เกือบ 100% แล้วทางคณะผู้จัดทำได้เล็งเห็นถึงความสำคัญในข้อนี้ จึงได้ทำการศึกษา ออกแบบและสร้าง Power Amplifier ให้มีขนาดเล็กลง และมีประสิทธิภาพสูง โดยมุ่งไปที่ Class D Power Amplifier ซึ่งอาศัยหลักการ ของ Switching

Class D Power Amplifier อาศัยหลักการทำงานของ Pulse width modulator โดย สัญญาณ Input จะถูกนำไป Modulate กับ สัญญาณ สามเหลี่ยม เพื่อให้ได้เป็นสัญญาณ Pulse ที่มี ความกว้างแปรตามขนาดของสัญญาณ Input สัญญาณ Pulse ที่ได้จะถูกนำไปป้อนให้แก่วงจรสวิทช์ ต่อไป หลุดจากสัญญาณถูกขยายแล้วก็จะถูกนำไปป้อนผ่านวงจร Low Pass Filter เพื่อให้ได้สัญญาณ Output ที่มีรูปร่างเช่นเดียวกับสัญญาณ Input แต่ต่างกันตรงที่ขนาด Amplitude ของสัญญาณที่ถูก ขยายขึ้นไป

ข้อดีของ Class D Power Amplifier คือมีประสิทธิภาพในการทำงานสูงทำให้ ประหยัดพลังงานมีการสูญเสียที่ Transistor น้อยทำให้ขนาดของแผ่นระบายความร้อน (Heat Sink) เล็กลงน้ำหนักเบาขึ้น ซึ่งจะเหมาะสำหรับเครื่องที่ต้องการให้มีขนาดเล็ก และมีอายุใช้งานของ แบตเตอรี่ นานๆ สำหรับข้อเสียนั้น ก็มาจากการทำงานที่เป็นแบบ Switching ซึ่งจะทำให้คุณภาพ เสียงยังไม่ดีเท่าที่ควร คือยังมีความเพี้ยนสูงเมื่อเทียบกับ Power Amplifier แบบอื่นๆ ซึ่งสามารถ แก้ไขได้โดยใช้ความถี่ในการทำงานที่สูงขึ้น แต่ก็ทำให้ต้องใช้อุปกรณ์ที่มีความเร็วในการทำงานสูง และมีราคาสูงตามไปด้วย

บทที่ 2

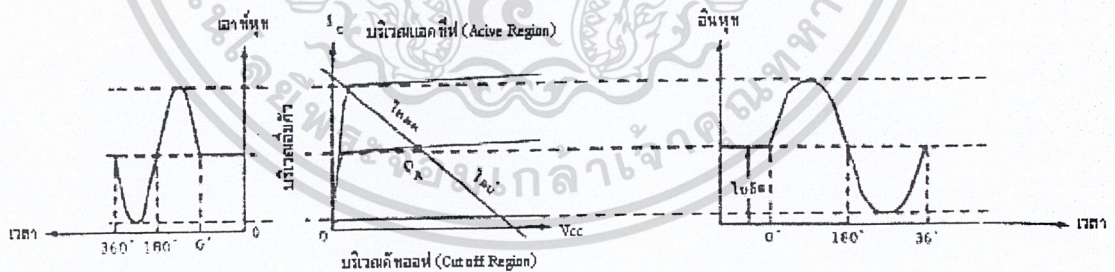
ทฤษฎีที่เกี่ยวข้อง

2.1 วงจรขยายกำลัง

ในบทนี้จะกล่าวถึงการขยายสัญญาณแบบต่าง ๆ โดยย่อ เพื่อเปรียบเทียบข้อดีและข้อเสียของการขยายสัญญาณแบบต่าง ๆ เพื่อแสดงผลว่า ทำไมจึงเลือกใช้วงจรขยายสัญญาณแบบ Class D

เราอาจแบ่ง Power Amplifier ออกเป็น Class ต่าง ๆ ตามลักษณะของการ Bias ที่ให้แก่ทรานซิสเตอร์ หรือ อีกนัยหนึ่งตามตำแหน่งของจุดปฏิบัติการ Q (Quiescent Point) บน Load Line ได้ 4 แบบ คือ

1. จุดปฏิบัติการ Q อยู่ในส่วนของ Active Region ซึ่งจะทำให้มีกระแสไหลผ่านตัว Transistor ตลอดเวลาไม่ว่าจะมีสัญญาณ Input หรือ ไม่มีก็ตาม หรือ Transistor จะนำกระแสตลอดช่วง 360 องศา ของสัญญาณ Input การ Bias ในลักษณะนี้ เรียกว่า Class A จะพบได้ในส่วนที่ระดับสัญญาณที่มีค่าต่ำ ๆ ประสิทธิภาพสูงสุดคือ 50%
ข้อดีของ Class A คือมีความเพี้ยนต่ำกว่า Class อื่น ๆ ทั้งนี้เพราะมีกระแสไหลผ่านตัว Transistor ตลอด 360° ของสัญญาณ Input ทำให้กระแส Collector ยังคงมีรูปร่างเป็น Sine

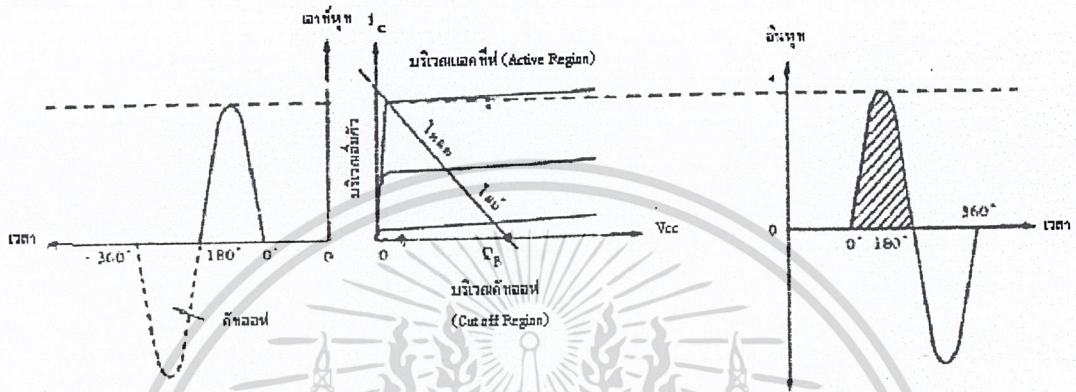


รูปที่ 2.1 Class A Amplifier

2. จุดปฏิบัติการ Q อยู่ที่จุด Cut off พอที่จะทำให้กระแสไหลผ่านตัว Transistor เฉพาะช่วงเวลาบางส่วน ของซีกใดซีกหนึ่งของสัญญาณ Input เท่านั้น หรือ Transistor จะนำกระแสในช่วง 180 องศา ของสัญญาณ Input และ ในขณะที่ไม่มีสัญญาณ Input จะไม่มีกระแสไหล ซึ่งจะทำให้มี

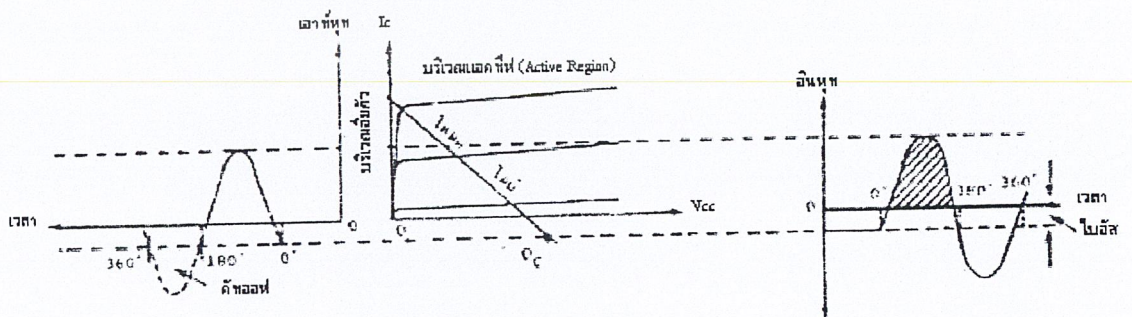
ประสิทธิภาพสูงขึ้น การ Bias ในลักษณะนี้คือ Class B เนื่องจากจะมีกระแสไหลผ่านตัว Transistor เฉพาะส่วนหนึ่งของสัญญาณอินพุตเท่านั้น ไม่อนุญาตให้เอาต์พุตเป็นสัญญาณที่ผิดเพี้ยนไปจากอินพุต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพียงซีกเดียว จึงต้องใช้ Transistor 2 ตัวสลับกันทำงานตัวละ 180 องศา ของ Input เรียกการทำงาน
 อย่งนี้ว่า Push – Pull เราจะพบว่าวงจร Class B ในส่วนที่สัญญาณที่ค่าสูงเช่น ภาคขยายภาคสุดท้าย
 ประสิทธิภาพสูงสุดของ Class B คือ 78.5 %



รูปที่ 2.2 Class B Amplifier

3. จุดปฏิบัติการ Q อยู่ในส่วน Cut off Region ซึ่งจะทำให้มีกระแสไหลผ่านตัว
 Transistor เฉพาะช่วงเวลาบางส่วนของซีกใดซีกหนึ่งของสัญญาณ Input หรือ Transistor จะ
 นำกระแสในช่วงน้อยกว่า 180 องศา ของสัญญาณ Input หรือ Transistor จะนำกระแสในช่วงน้อย
 กว่า 180 องศา ของสัญญาณ Input ในขณะที่ไม่มีสัญญาณ Input จะไม่มีกระแสไหลผ่านตัว
 Transistor เรียกการ Bias ในลักษณะนี้ว่า Class C วงจรขยาย Class C นี้จะใช้งานได้เฉพาะความถี่ใด
 ความถี่หนึ่งเท่านั้น เช่น ในส่วน Power Amplifier ของเครื่องส่งวิทยุประสิทธิภาพของ Class C จะ
 ขึ้นกับจุด Bias และความถี่ที่ใช้งาน

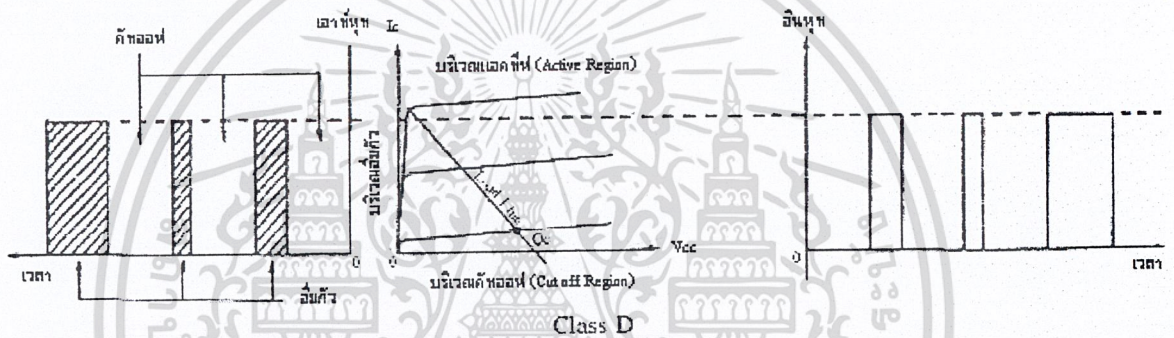


รูปที่ 2.3 Class C Amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะภายในเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Transistor ทำงานในลักษณะของ Switching จุดปฏิบัติการจะอยู่ที่เดียวกับ Class B แต่ Transistor ในวงจรจะทำงานในลักษณะ Switch คือ นำกระแสอิ่มตัว (Saturate) กับ ไม่นำกระแส (Cut off) กระแสที่ไหลผ่านตัว Transistor จะมีลักษณะเป็นพัลส์สี่เหลี่ยม (Rectangular pulse) วงจรที่ทำงานในลักษณะเช่นนี้คือ Class D บางครั้งอาจเรียกว่า Class S วงจร Class D อาจจะมี ประสิทธิภาพสูงถึง 90 %

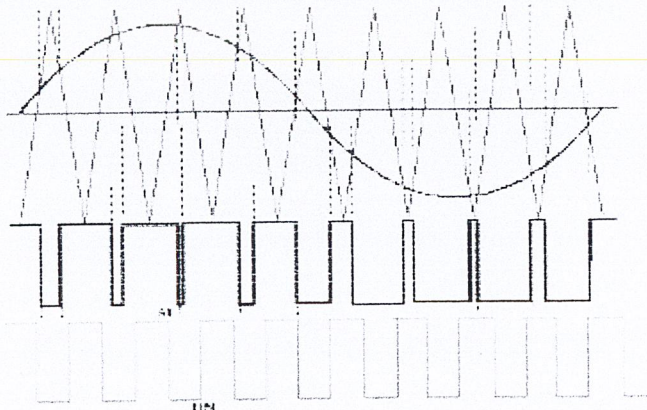
ข้อดีของ Switching Power Amplifier คือมีประสิทธิภาพในการทำงานสูง ทำให้ประหยัด พลังงานการสูญเสียที่ตัว Transistor น้อยลง เป็นผลให้ขนาดของแผ่นระบายความร้อนเล็กลง ขนาด ของเครื่องก็จะเล็กลงน้ำหนักเบาขึ้น ซึ่งจะเหมาะสำหรับเครื่องที่ต้องการทำให้มีขนาดเล็ก และ ประหยัด พลังงาน



รูปที่ 2.4 Class D Amplifier

2.2 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชัน

การมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่น ใน 1 คาบออกเป็นพัลส์ย่อยๆ หลายพัลส์ โดยแต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่น PWM ชนิดต่าง ๆ โดยรวมทั้งเทคนิคในการสร้างรูปคลื่น PWM ในแนวคิดแบบ ต่าง ๆ



รูปที่ 2.5 แสดงรูปคลื่นแบบ PWM (Pulse Width Modulation)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยไม่ประสงค์การค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่น PWM มีอยู่ด้วยกันหลายชนิด แต่ชนิดที่นำมาใช้กันมากที่สุดและเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และแบบ 3 ระดับ

- PWM 2 ระดับเป็นคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับ คือ E,-E
- PWM 3 ระดับ เป็นคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับ คือ E,0,-E

จากรูปที่ 2.5 เป็นการแสดงรูปคลื่น PWM (Pulse Width Modulation) เปรียบเทียบกับคลื่นความถี่หลัก (Fundamental) ของรูปคลื่น PWM นั้น

การสร้างรูปคลื่น PWM

รูปคลื่น PWM สามารถสร้างขึ้นมาได้โดยวิธีต่าง ๆ ได้แก่

1. การใช้ไมโครโปรเซสเซอร์

ซึ่งสามารถทำได้โดยการใช้โปรแกรมให้ไมโครโปรเซสเซอร์ ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิตช์ ซึ่งผ่านทางพอร์ทเอาต์พุท (OUTPUT PORT) ซึ่งวิธีนี้ต้องมีการคำนวณหรือกำหนดค่ามุมสวิตช์ต่าง ๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำ ไมโครโปรเซสเซอร์จะอาศัยข้อมูลในหน่วยความจำนั้นเพื่อสร้างรูปแบบ (PATTERN) สัญญาณ PWM ขึ้นมา แล้วจึงส่งผ่านพอร์ทเอาต์พุทออกมา

2. การใช้วงจรมัลติเพล็กซ์

การสร้าง PWM จากวงจรมัลติเพล็กซ์นี้ วิธีที่สะดวกที่สุดคือการใช้วงจรมัลติเพล็กซ์ (Comparator) เช่น ไอซีเบอร์ LM339, LM311 เป็นต้น ซึ่งสามารถทำได้โดยป้อนสัญญาณอินพุท 2 สัญญาณ เข้าสู่วงจรมัลติเพล็กซ์ คือ สัญญาณอินพุท (Input signal) กับสัญญาณแครี่เรียร์ (Carrier Signal) ในโครงการนี้จะใช้วิธีเปรียบเทียบโดยใช้วงจรมัลติเพล็กซ์ในการสร้างสัญญาณวิธีนี้มุมสวิตช์ของรูปคลื่น PWM คือจุดตัดของสัญญาณทั้งสอง การสร้างโดยอาศัยวงจรมัลติเพล็กซ์

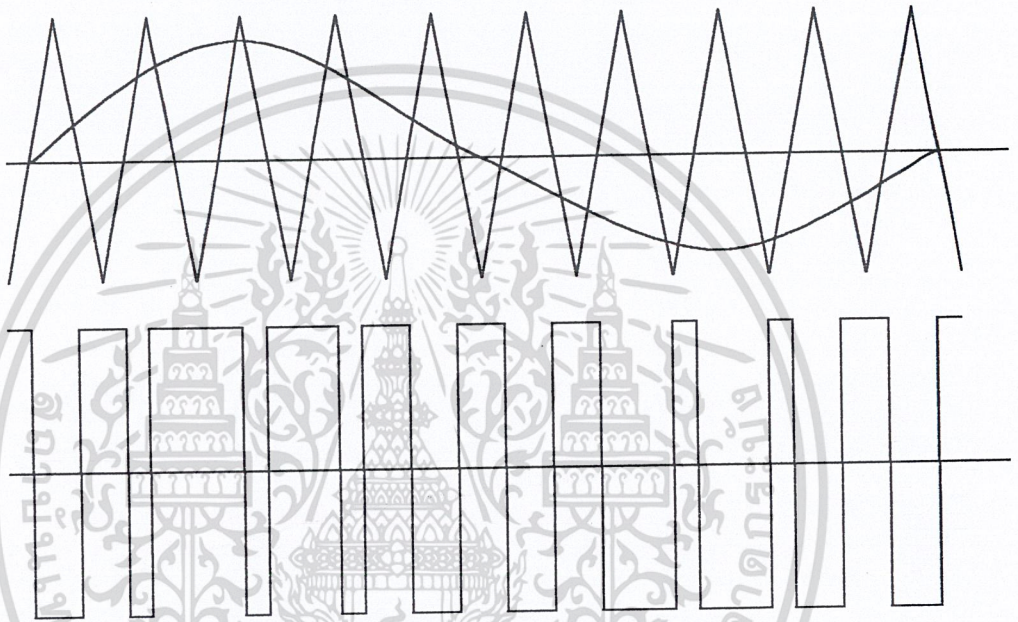
การสร้าง รูป PWM แบบเนเทอรอล และแบบเรกูลาร์

การสร้างโดยใช่วงจรมัลติเพล็กซ์ จะมีองค์ประกอบ 2 ประการที่จะเป็นตัวกำหนดลักษณะรูปคลื่น PWM ได้แก่

1. อัตราส่วนของสัญญาณแครี่เรียร์ ต่อสัญญาณอ้างอิง (Frequency Ratio)
2. อัตราส่วนแอมพลิจูดของสัญญาณอ้างอิง ต่อสัญญาณแครี่เรียร์ หรือ อัตราส่วนการมอดูเลชัน (Modulation Ratio)

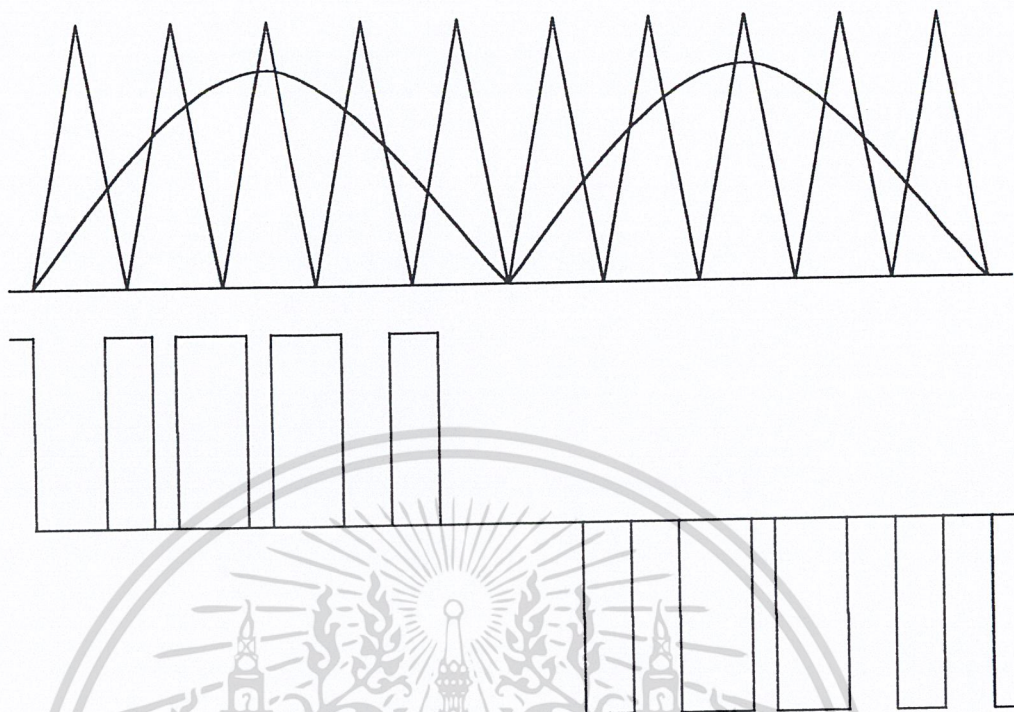
การสร้างรูปคลื่นแบบเนเทอร์อลแซมพลิง

การสร้างแบบนี้จะใช้คลื่นไซน์เป็นสัญญาณอ้างอิง และคลื่นสามเหลี่ยมเป็นสัญญาณแครี่เรียร์ โดยสามารถสร้างได้ทั้ง 2 ระดับ และ 3 ระดับ ในการสร้างแบบ 2 ระดับ จะใช้คลื่นไซน์ และ คลื่นสามเหลี่ยมเต็มรูปคลื่น ช่วงที่สัญญาณไซน์มากกว่าสัญญาณสามเหลี่ยมจะเป็นบวก และ ในช่วงที่สัญญาณไซน์มีขนาดน้อยกว่าสัญญาณสามเหลี่ยมจะเป็นลบ



รูปที่ 2.6 การสร้างรูปคลื่นแบบเนเทอร์อลแซมพลิง

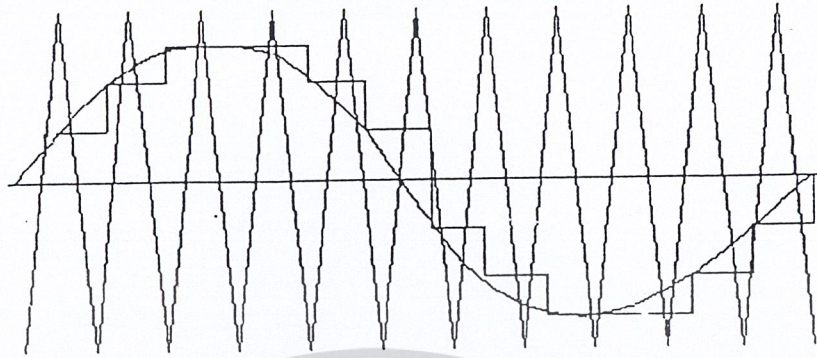
สำหรับการเปรียบเทียบแบบ 3 ระดับนั้นจะใช้คลื่นไซน์ที่ Rectifier ไปเป็นคลื่นฟูลเวฟ เปรียบเทียบกับคลื่นสามเหลี่ยมที่ถูกยกระดับขึ้นไปเหนือเส้นกราวด์ (Ground) ช่วงที่คลื่นฟูลเวฟมีขนาดมากกว่าในครึ่งคาบแรกการสวิทช์จะมีค่าเป็นศูนย์



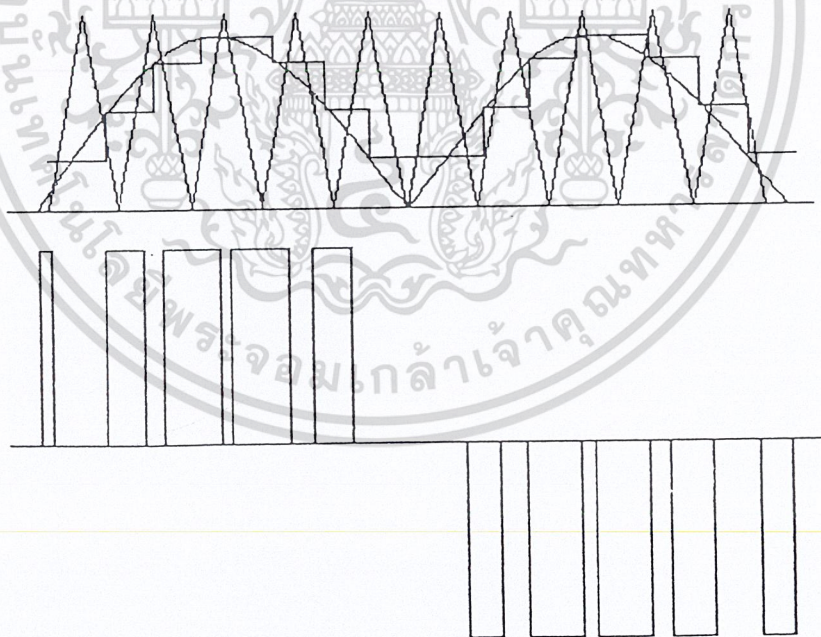
รูปที่ 2.7 การสร้างรูปคลื่นแบบเนเทอร์อดแซมพลิง ชนิด 3 ระดับ

การสร้างคลื่นแบบเรกูลาร์แซมพลิง

การสร้างแบบนี้จะใช้หลักการเดียวแบบเนเทอร์อด โดยคัดแปลงมาจากแบบเนเทอร์อด เนื่องจากการเปรียบเทียบแบบเนเทอร์อดนั้นระหว่างเปรียบเทียบแต่ละครั้ง ส่วนของสัญญาณชาวนั้นจะไม่เป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์จะนำคลื่นชาวนั้นผ่านวงจร Sample and Hold ที่มีความถี่ของการ Sample เท่ากับความถี่ของคลื่นตามเหลี่ยมซึ่งจะเห็นได้ว่า ระหว่างการเปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้ทั้งแบบ 2 ระดับ และ แบบ 3 ระดับ



รูปที่ 2.8 การสร้างรูปคลื่นแบบเรกูลาร์แซมพลิง ชนิด 2 ระดับ



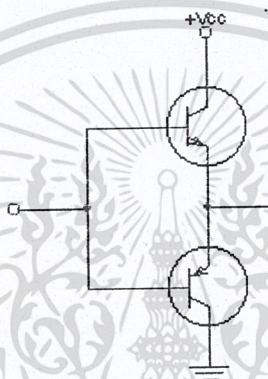
รูปที่ 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แซมพลิง ชนิด 3 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ภาค DRIVE

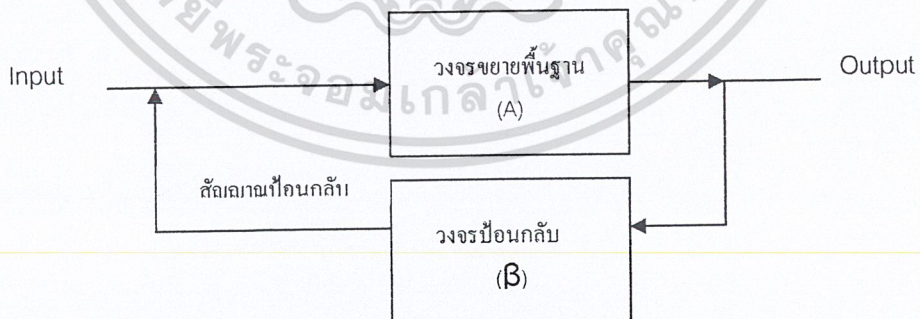
วงจรในส่วนนี้มีหน้าที่ในการเพิ่มกระแสให้มากขึ้น เพื่อที่จะไป Drive Power MOSFET ให้สามารถทำงานได้

วงจรไคร้เวอร์ ควรจะใช้ทรานซิสเตอร์สองตัวที่ทนกระแสได้สูง เพราะถ้าทรานซิสเตอร์ทนกระแสได้ต่ำ ทรานซิสเตอร์อาจพังได้ เนื่องจากการประจุและคายประจุของตัวเก็บประจุที่อยู่ใน Power MOSFET จากสัญญาณพัลส์



รูปที่ 2.10 แสดงแนวคิดวงจรภาค Driver Power ของ MOSFET

2.4 วงจรป้อนกลับ (Feedback Circuit)



รูปที่ 2.11 แสดง Block Diagram ของวงจรขยายที่มีการป้อนกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถแบ่งวงจรป้อนกลับออกเป็น 2 ชนิด

1. วงจรป้อนกลับแบบบวก
2. วงจรป้อนกลับแบบลบ

ในวงจรป้อนกลับแบบบวกนั้นจะให้ค่าอัตราขยายที่มีขนาดสูง แต่อัตราขยายนั้นจะไวต่อการเปลี่ยนแปลงของพารามิเตอร์ของทรานซิสเตอร์ และของวงจร มีผลการตอบสนองที่แคบลง ความเพี้ยนและสัญญาณรบกวน (Noise) เพิ่มขึ้น ดังนั้นเราจึงไม่นิยมเอาวงจรป้อนกลับชนิดบวกมาใช้งาน

ส่วนในวงจรป้อนกลับแบบลบนั้น ไม่ว่าอุณหภูมิ พารามิเตอร์ของทรานซิสเตอร์ แหล่งจ่ายไฟตรง หรือองค์ประกอบของวงจรจะเปลี่ยนไปอย่างไรก็ตาม ถ้าค่าของ $|A\beta| \ll 1$ ($|A\beta|$ คือ ค่าอัตราขยายวงรอบ หรือสัญญาณที่ผ่านวงจรพื้นฐาน ผ่านวงจรป้อนกลับมาครบ Loop กัน) อัตราขยายที่มีการป้อนกลับจะยังมีค่าเกือบคงตัว และขึ้นอยู่กับอัตราการป้อนกลับเท่านั้น นอกจากนี้ วงจรป้อนกลับแบบลบนั้นจะลดความเพี้ยนของสัญญาณ Output และเพิ่มผลการตอบสนองความถี่ของวงจรให้ดีขึ้นได้ด้วย

2.5 วงจรกรองความถี่ (FILTER)

โดยทั่วไป Filter แบ่งออกเป็นหลายรูปแบบ เช่น

1. Filter ชนิด Analog หรือ Digital
2. Filter ประเภท Passive หรือ Active
3. Filter ย่านความถี่เสียง (Audio Frequency) หรือ (Radio Frequency)

แต่ถ้าเรานิ่งถึงชิ้นส่วนที่นำมาประกอบเป็นวงจร Filter แล้วเราสามารถที่จะแบ่งวงจร Filter ออกเป็น 2 ประเภท คือ

1. วงจรกรองความถี่แบบเฉื่อยงาน (Passive Frequency) จะประกอบด้วย ตัวต้านทาน, ตัวเก็บประจุ, ตัวเหนี่ยวนำ โดยไม่มีอุปกรณ์ที่ใช้ในการขยาย เช่น IC หรือ Transistor รวมอยู่ในวงจร
 2. วงจรกรองความถี่แบบไวงาน (Active Filter) ซึ่งจะประกอบด้วยอุปกรณ์ขยายสัญญาณ จำพวก Transistor หรือ IC ในรูปของ Op – Amp และตัวต้านทาน, ตัวเก็บประจุ ทำงานร่วมกัน
- วงจรกรองความถี่แบบไวงาน และแบบเฉื่อยงานแบ่งตามลักษณะการทำงานได้ 5 แบบ

1. Lowpass Filter
2. Highpass Filter
3. Bandpass Filter
4. Band Reject หรือ Bandstop Filter
5. Allpass Filter

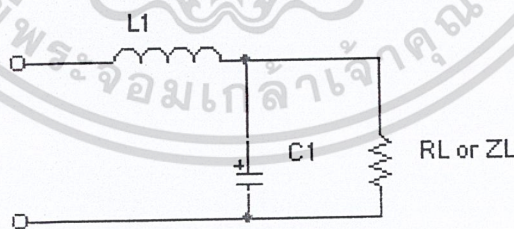
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในโครงการนี้ได้ใช้วงจร Lowpass Filter ประเภทเฉื่อยงาน เนื่องจากวงจร Filter ชนิดเฉื่อยงานนี้สามารถนำไปใช้งานในขอบเขตของกำลังไฟฟ้าอย่างไม่จำกัดซึ่งอาจมีค่าสูงได้ถึง 100 kW แต่ถ้าเป็นกรณีของวงจร Filter ชนิดไวงาน นั้นการนำไปใช้งานในขอบเขตของกำลังไฟฟ้านั้นได้ไม่เกิน 10 mW เนื่องจากวงจร Filter ชนิดไวงานนั้นมีอุปกรณ์ที่ทนกำลังไฟฟ้าได้ต่ำเช่น Op-Amp หรือ Transistor เป็นต้น ฉะนั้นจึงขอกว่าถึงเฉพาะวงจร Lowpass Filter ชนิดเฉื่อยงานเท่านั้น

วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)

วงจรในส่วนนี้ทำหน้าที่กรองสัญญาณความถี่สูงออก ให้เหลือแต่สัญญาณความถี่ต่ำ โดยสัญญาณที่ได้จากการ Modulation จะเป็นการผสมกันระหว่างคลื่นพาหะ (สัญญาณพื่นถี่) กับสัญญาณ Input โดยคลื่นพาหะจะเป็นคลื่นความถี่สูง และ สัญญาณ Input จะเป็นสัญญาณที่มีความถี่ต่ำ ในวงจรกรองความถี่ต่ำ จะกรองเอาสัญญาณพื่นถี่ออกมาให้เหลือแต่สัญญาณ Input โดยการใช่วงจรกรองความถี่ต่ำผ่าน ที่ประกอบด้วย ตัวเหนี่ยวนำ และ ตัวเก็บประจุ

ในรูปแสดงตัวอย่างวงจรซึ่งเป็นแบบ L โดยอาศัยข้อดีจากความจริงที่ว่า ตัวเหนี่ยวนำ กับตัวเก็บประจุ ทำงานกลับกันในกรณีของกระแสสลับ นั่นคือ ค่า Inductive Reactance เพิ่มขึ้นตามความถี่ ส่วนค่า Capacitance Inductance ลดลงตามความถี่ ดังนั้นในวงจรกรองความถี่ต่ำผ่าน จะมีค่า Reactance ลดลงเมื่อ ความถี่เพิ่มขึ้น จึงเป็นการ Bypass ความถี่สูง แต่จะมีค่า Reactance เพิ่มขึ้นต่อความถี่ต่ำสำหรับกรณี Parallel Unit (ตัวเก็บประจุต่อคร่อม Load) จะมีค่า Reactance ต่อความถี่สูงขึ้นและผ่านความถี่ต่ำไปได้ ในกรณีของ Series Unit (Coil ต่อกับ Load)



รูปที่ 2.12 วงจร Low pass Filter

สัญญาณ PWM ที่ออกจากภาค Switching Power Amplifier จะถูกนำมาผ่านวงจรกรองความถี่ต่ำเพื่อที่จะกรองสัญญาณพาหะออกไปซึ่งจะได้สัญญาณที่มีลักษณะเหมือนสัญญาณอินพุทกลับมาซึ่งจากการทดลองใช้วงจรกรองความถี่แบบเฉื่อยงาน Second Order แล้วจะได้ผลดีกว่าแบบเอกสวดอื่น ๆ เนื่องจากจะได้สัญญาณที่มีลักษณะเหมือนสัญญาณ Input และมีขนาดของสัญญาณ ที่โตกว่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกรองความถี่ Order อื่น ๆ และได้เลือกใช้ วงจรกรองความถี่ต่ำผ่าน แบบ บัทเทอร์เวิร์ท (Butterworth Low pass Filter) โดยเป็นการต่อแบบ T ซึ่งเป็นลักษณะของ Two Pole Filter ซึ่งมีอัตราการลดทอนในช่วง Stop Band เท่ากับ 40 dB/decade และมี Ripple ในช่วง Pass band ต่ำ ซึ่งค่าของ L และ C นั้น นำมาจากการคำนวณโดยอาศัย ค่า Normalized ของค่า L และ C โดยอาศัยตารางค่า Normalized โดยเลือกค่า R_s มีค่าเท่ากับ 0 เมื่อ ได้ค่า Normalized ของค่า L และ C แล้ว จึงนำมาแปลงความถี่ (Frequency Transformation) และแปลงค่าอิมพีแดนซ์ (Impedance Transformation) ตามสมการ

$$C' = \frac{C_n}{\omega_c R_L}$$

สมการที่ 4.2

$$L' = \frac{L_n R_L}{\omega_c}$$

สมการที่ 4.3

โดยที่ C' คือ ค่า C ที่ใช้ที่ความถี่ Cut off เท่ากับ ω_c
 L' คือ ค่า L ที่ใช้ที่ความถี่ Cut off เท่ากับ ω_c
 ω_c คือ ค่าความถี่ Cut off
 C_n คือ ค่า Normalize ของค่า C
 L_n คือ ค่า Normalize ของค่า L
 R_L คือ ค่าโหลด ของวงจรส่วน Low pass Filter

2.6 คำศัพท์ที่เกี่ยวข้องกับ Power Amp.

Distortion (ความเพี้ยน)

คำนี้ถ้าแปล กว้าง ๆ จะหมายถึง อะไรก็ตามที่เข้าไปเปลี่ยนแปลงหรือต่อเติมเข้ากับต้นฉบับเดิมๆ ปกติคำนี้หมายถึงสิ่งไม่พึงปรารถนาเท่านั้น ไม่นับการเปลี่ยนแปลงหรือเพิ่มเติมที่เราตั้งใจทำ เช่น อีควอไลเซอร์ หรือตัวปรับเสียงที่เราใส่เข้าไปแต่งเติมสัญญาณเสียงให้ผิดไปจากต้นฉบับเดิม แต่ที่เราตั้งใจให้เป็นเช่นนั้น ผลของมันจึงไม่นับเป็นความเพี้ยนแต่อย่างใด ความเพี้ยนสามารถแบ่งออกได้ 3 ประเภทดังนี้

Total Harmonics Distortion (ความเพี้ยนฮาร์โมนิก)

เขียนย่อ ๆ ว่า THD เป็นความเพี้ยนชนิดที่คุ้นเคยกันมากในวงการเครื่องเสียง THD เกิดขึ้นที่ความถี่ฮาร์โมนิกหรือความถี่ที่สูงกว่าความถี่หลักเป็นจำนวนเท่าตัว คุณจำนวนเต็ม เช่น สัญญาณเสียง 1000 Hz นั้นจะมีความเพี้ยนฮาร์โมนิกที่ความถี่ 2 kHz, 3 kHz, 4 kHz, 5 kHz และสูงขึ้นไปเรื่อย ๆ ปกติแล้วความเพี้ยนฮาร์โมนิกจะมีขนาดลดลงไปเรื่อย ๆ ตามจำนวนเท่าของความถี่ที่เพิ่มขึ้น โดยกำหนดได้เป็น x dB ลงมาจากความถี่หลัก หรืออาจบอกเป็นเปอร์เซ็นต์เทียบกับความถี่หลักก็ได้ THD นี้สามารถวัดได้โดยใช้เครื่องมือที่เรียกว่า Distortion Analyzer หรือ Spectrum Analyzer

Intermodulation Distortion (ความเพี้ยนของการผสมสัญญาณข้ามความถี่)

หรือ IM จะเกิดเมื่อป้อนสัญญาณตั้งแต่ 2 ความถี่ขึ้นไปเข้าสู่วงจร ทำให้เกิดความถี่ใหม่ขึ้น (ปกติจะเป็นผลบวกและผลต่างของ 2 ความถี่นั้น) ผู้กำหนดวิธีวัดความเพี้ยน IM ให้เป็นมาตรฐานคือสมาคมวิศวกรรมภาพยนตร์และโทรทัศน์ (Society of Motion Picture and television Engineer, SMPTE) โดยอาจใช้เครื่องมือวัดเฉพาะงานหรือเครื่องมือวัดมาตรฐานทั่วไปก็ได้

Transient Intermodulation Distortion (ความเพี้ยนของการผสมสัญญาณข้ามความถี่ฉับพลัน)

หรือ ITM ความเพี้ยนชนิดนี้จะเกิดในขณะที่สัญญาณเสียงหรือดนตรีมีลักษณะฉับพลัน (เช่น เสียงกระแทก ฯลฯ) และเกิดเพียงชั่วครู่เท่านั้น ซึ่งต่างจาก THD และ IM ที่จะเกิดตลอดเวลา แม้ขณะสัญญาณอินพุตคงที่ก็ตาม ความเพี้ยนชนิดนี้ทำให้ลดน้อยลงได้โดยใช้วงจรที่ออกแบบมาอย่างดี การวัด TIM ยังไม่มีมาตรฐานเนื่องจากเป็นสิ่งที่ใหม่และซับซ้อนยังไม่สามารถเข้าใจได้หมด ดังนั้นการวัดในปัจจุบันขึ้นอยู่กับผู้ผลิตเครื่องวัดแต่ละรายเป็นผู้กำหนด วิธีการตามเครื่องมือของตนที่ผลิตขึ้นเฉพาะเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power (กำลังงาน)

กำลังงานเป็นสิ่งที่เรากำลังเป็นอันดับแรก เมื่อกล่าวถึงเครื่องขยายเสียง มีศัพท์หลายตัวที่เกี่ยวข้องกับกำลังงานในระบบเสียงดังนี้

Average Power (กำลังงานแบบเฉลี่ย)

การเฉลี่ยค่ากำลังงานของสัญญาณไฟฟ้าคือ การวัดกำลังงานที่แท้จริง และเป็นค่าที่เท่ากับค่ากำลังงานความร้อนที่ได้จากตัวต้านทานเมื่อถูกขับเคลื่อนด้วยสัญญาณเดียวกัน หรือเป็นค่าที่ได้จากการคูณแอมพลิจูด RMS ด้วยกระแส RMS (โดยใช้ RMS มิเตอร์) การวัดแบบนี้จะเป็นสัดส่วนโดยตรงกับผลจากการเฉลี่ยกำลังงานในรูปคลื่นทางคณิตศาสตร์

Peak Power (กำลังงานสูงสุด)

กำลังงานสูงสุดของสัญญาณคือกำลังงานที่เปล่งออกมาสูงกว่าระดับปกติในช่วงสั้น ๆ ปกติจะประมาณ 0.1 วินาที หรือน้อยกว่า แต่กำลังงานสูงสุดของเครื่องขยายเสียงจะหมายถึง ค่ากำลังงานสูงสุดที่เครื่องขยายสามารถให้ได้ในช่วงสั้น ๆ ในเสียงดนตรีนั้นอาจมีระดับสัญญาณสูงสุดได้สูงถึง 10 dB เหนือระดับเฉลี่ย ดังนั้นคุณสมบัติในการมีกำลังงานสูงสุด ๆ จึงจำเป็นในระบบไฮไฟ เครื่องขยายเสียงที่จ่ายพลังงานเกินได้สูง ๆ จะสามารถให้สัญญาณสูงสุดได้โดยไม่เกิดความเพี้ยน แต่คุณสมบัตินี้ก็ไม่ได้ถูกใช้บ่อยนักในชีวิตประจำวัน

Sensitivity (ความไว)

การวัดความไวหมายถึง การวัดความสามารถของไมโครโฟนในการเปลี่ยนสัญญาณเสียงไปเป็นสัญญาณไฟฟ้า หรือในกรณีของลำโพงจะเป็นการวัดความสามารถในการเปลี่ยนสัญญาณไฟฟ้า ไปเป็นสัญญาณเสียง หรือเป็นการวัดประสิทธิภาพนั่นเอง

มีหน่วยสำหรับวัดความไวอยู่มากมาย แต่ละหน่วยก็สัมพันธ์กันดังตัวอย่างนี้

1 ไมโครบาร์ เท่ากับ 74 dB SPL

1 Pa เท่ากับ 94 dB SPL

1.013 ไมโครบาร์ เท่ากับ 1 dyn/cm²

1 N/m³ เท่ากับ 1 Pa

1 Pa เท่ากับ 10 ไมโครบาร์ = 10 dyn/cm²

dB (EIA) = dBm/10 dyn/cm² -94 dB

dBm/10 dyn/cm² = dBv/ไมโครบาร์ +22.2 dB (ที่อิมพีแดนซ์เท่ากับ 150 Ω)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{dBV/ไมโครบาร์} = 20 \log [(mV/Pa)/1000] - 20 \text{ dB}$$

$$mV/Pa = 104 + [(dBV/ไมโครบาร์)/20]$$

ความไวของลำโพงสามารถวัดได้คร่าว ๆ ได้เท่ากับค่า SPL ที่แนวแกนลำโพง ณ ระยะห่าง 4 ฟุต หรือ 1 เมตร โดยป้อนสัญญาณความถี่ที่กำหนดค่า 1 วัตต์ ค่านี้จะเป็นความไว/วัตต์/เมตร หรือ ความไว/วัตต์/4 ฟุต ตามแต่ระยะที่ใช้

Signal – to – Noise Ratio

เขียนย่อได้ว่า S/N หรือ SNR อัตราส่วนของอุปกรณ์นี้หรือวงจรใด ๆ หมายถึง ความแตกต่างระหว่างระดับสัญญาณกับระดับสัญญาณรบกวน ในเรื่องของสัญญาณของวงจรอิเล็กทรอนิกส์ สัญญาณรบกวนจะเกิดจากอุณหภูมิ, เกาเซียนนอยส์ในวงจร ส่วนในงานบันทึกเสียง/ภาพ สัญญาณรบกวนหมายถึง เสียงรบกวน ในเนื้อเทป, เม็ดหยาบ ๆ ของเนื้อฟิล์ม ฯลฯ ระดับสัญญาณอาจถูกเพิ่มเติมจากภายนอกได้ เช่นการสอดแทรกทางแม่เหล็กไฟฟ้า เป็นต้น

บทที่ 3

POWER MOSFET

Bipolar Junction Transistor (BJT) เป็นอุปกรณ์ควบคุมกระแสและต้องการกระแส Base สำหรับเป็นกระแสไหลผ่านไปยัง Collector เนื่องจากกระแสที่ Collector ขึ้นอยู่กับกระแสที่ Base (กระแสอินพุต) และ Current Gain ขึ้นอยู่กับอุณหภูมิที่รอยต่อ

Power MOSFET เป็นอุปกรณ์ควบคุมสวิตช์ไฟฟ้าและ ต้องการเพียงกระแส Input ที่มีขนาดเล็กๆเท่านั้น ความเร็วในการ Switching อยู่ในหน่วย nanosecond (ns)

3.1 ชนิดของ MOSFET

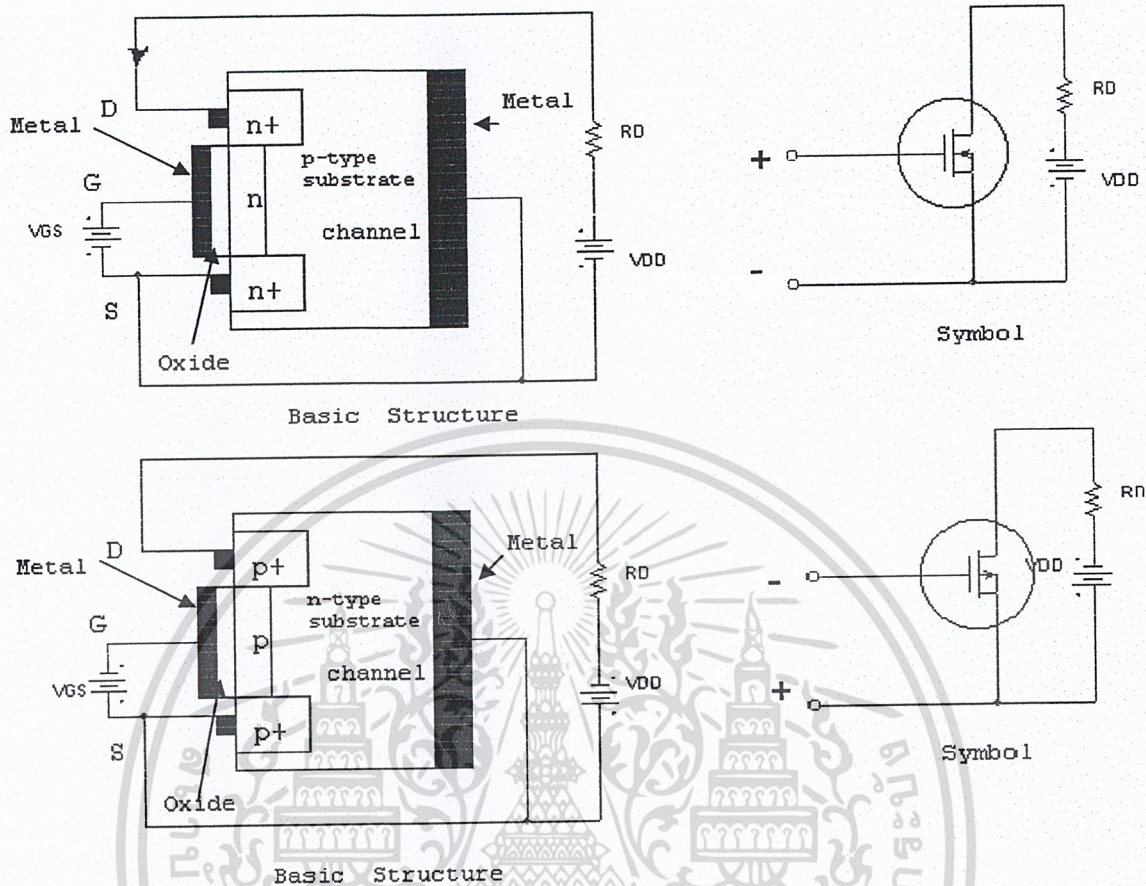
MOSFET มี 2 ชนิด

1. Depletion MOSFET
2. Enhancement MOSFET

1. Depletion MOSFET

แสดงตามรูป ที่ 3.1 (a) Channel n จะประกอบด้วย n^+ Silicon เพื่อต่อเป็นค่าความต้านทานต่ำ ที่ Gate นี้จะถูกแยกออกมาจากแชนเนล ด้วยชั้นของออกไซด์บาง ๆ MOSFET นี้จะประกอบด้วยขั้ว 3 ขั้ว เรียกว่า Gate, Drain และ Source โดยปกติให้ศักดาไฟฟ้าลบต่ออยู่กับ Source โดยค่าของศักดาไฟฟ้าที่ขั้ว Gate และ Source คือ V_{gs} ทั้งนี้ค่าของ V_{gs} เป็นได้ทั้งบวกและลบ

เมื่อ V_{gs} เป็นลบ อิเล็กตรอนจำนวนหนึ่งที่ขั้ว gate จะเหนี่ยวนำให้เกิดประจุบวกมาอยู่บริเวณ channel ซึ่งจะไปหักล้างอิเล็กตรอนที่มีอยู่เดิม และถ้า V_{gs} มีค่าเป็นลบเพียงพอที่สามารถหักล้างอิเล็กตรอนที่มีอยู่เดิมได้พอดี จะเกิดเป็นช่องว่างที่ไม่นำกระแส และทำให้ไม่มีกระแสไหลจาก Drain ไปยัง Source ดังนั้น $I_{DS} = 0$ และเราเรียกค่าของ V_{gs} ปรากฏการณ์นี้ว่า Pinch-off Voltage (V_p) ถ้า V_{gs} เป็นบวก ที่ channel จะเปิดกว้างขึ้นและค่าของ I_{ds} จะมีค่าเพิ่มขึ้นเนื่องจาก R_{ds} มีค่าลดลง ทำให้ค่าของ I_{ds} จะมีค่าเพิ่มขึ้น

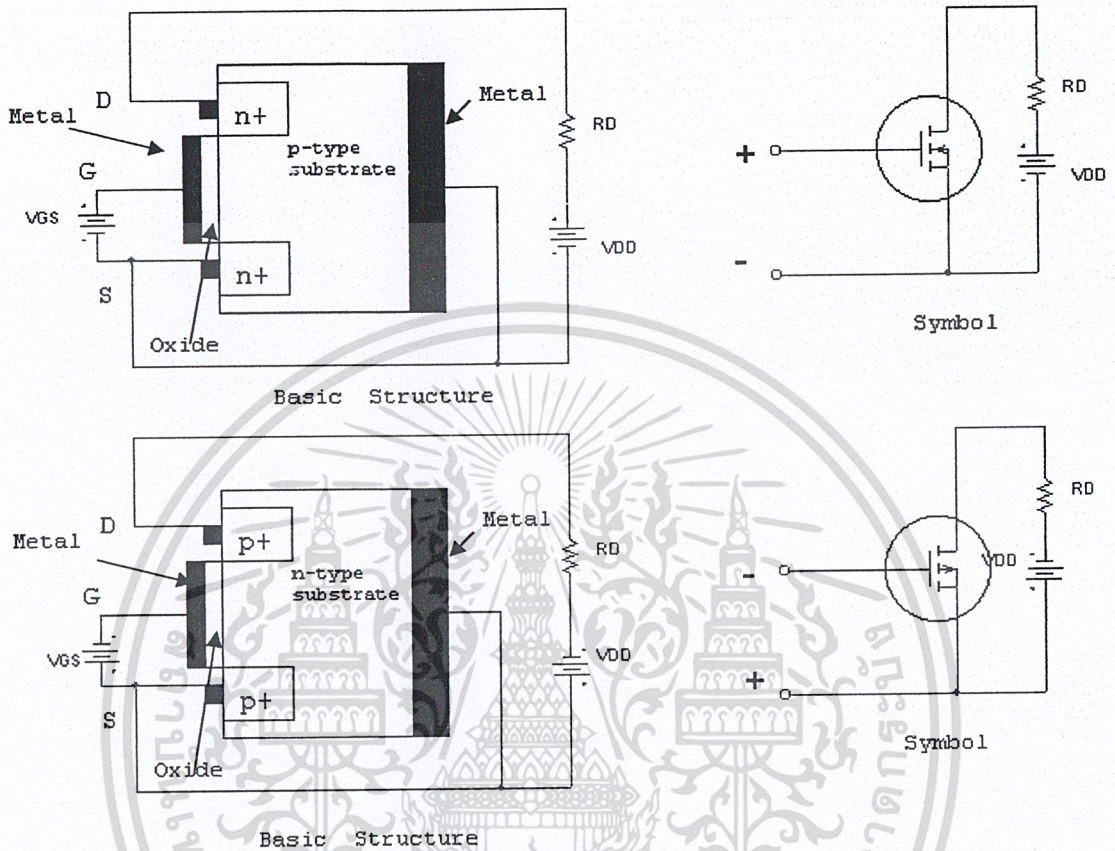


รูปที่ 3.1 Depletion – Type MOSFET

- (a) n- Channel Depletion – Type MOSFET
- (b) p- Channel Depletion – Type MOSFET

2. Enhancement MOSFET

สำหรับ n-channel ดังรูปที่ 3.2(a) ถ้า V_{gs} มีค่าเป็นบวกประจุบวกที่ขา Gate จะเหนี่ยวนำให้เกิดประจุลบขึ้นที่ Channel และ ถ้า V_{gs} มีค่ามากกว่าหรือเท่ากับ Threshold Voltage (V_t) ประจุลบที่ถูกเหนี่ยวนำขึ้นที่ Channel จะก่อให้เกิดช่องทางเดินของกระแสขึ้นทำให้สามารถมีกระแสไหลระหว่างขา Drain และ Source ได้



รูปที่ 3.2 Enhancement – Type MOSFET

- (a) n – Channel Enhancement Type MOSFET
 (b) p – Channel Enhancement Type MOSFET

3.2 Steady – State Characteristics

เนื่องจาก MOSFET เป็นอุปกรณ์แบบ Voltage – Controlled และมี Input Impedance สูงมาก โดยที่ Gate มีกระแสรั่วไหลเพียงเล็กน้อย

ค่าของ Transconductance จะเป็นค่าที่สำคัญ ซึ่งจะเป็นอัตราส่วนระหว่างกระแส แดริน (Drain Current) กับค่าของ ความต่างศักย์ที่เกต-ซอร์ส (Gate-Source Voltage)

$$\text{Transconductance} = \frac{\text{Drain Current}}{\text{Gate Source Voltage}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนค่า Transfer Characteristics ของ n-Channel และ p-Channel ของ MOSFET แสดงตามรูป 3.3 และรูป 3.4 แสดง Output Characteristics ของ n-Channel Enhancement MOSFET และมีย่านการทำงาน 3 ช่วงคือ

1. ย่าน Cut off Region ($V_{gs} \leq V_t$)
2. ย่าน Pinch Off Region หรือ Saturation Region ($V_{ds} \geq V_{gs} - V_t$)
3. ย่าน Linear Region ($V_{ds} \leq V_{gs} - V_t$)

ในย่าน Linear Region ค่าของกระแสเดรนแปรผันกับค่า Drain Source Voltage (V_{ds}) เนื่องจากกระแสเดรนสูง และศักดาเดรนต่ำ Power Transistor มีการทำงานแบบสวิตซ์ซึ่ง ในช่วง Linear Region ในย่าน Saturation Region ค่ากระแสเดรนจะมีค่าเกือบจะคงที่โดยจะมีการเพิ่มเพียงเล็กน้อยในค่าของ V_{ds} และการใช้งานของทรานซิสเตอร์ในย่านนี้จะนำไปใช้ประโยชน์เป็น Voltage Amplification

รูปแบบการ Steady-State ซึ่งทั้ง Depletion-Type และ Enhancement-Type MOSFET แสดงในรูป 3.5 ค่าของ Transconductance (g_m) กำหนดโดย

$$g_m = \frac{\Delta I_d}{\Delta V_{gs}} : V_{ds} = \text{constant}$$

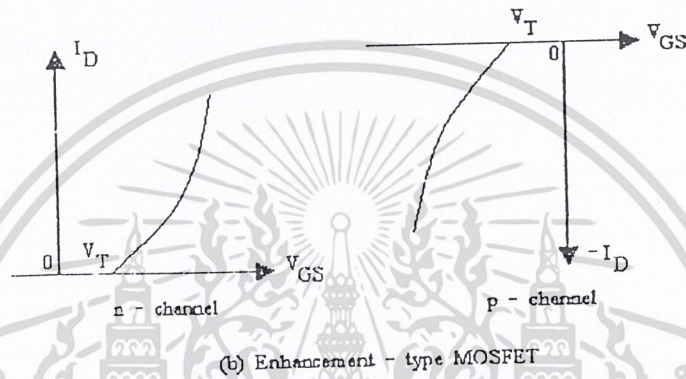
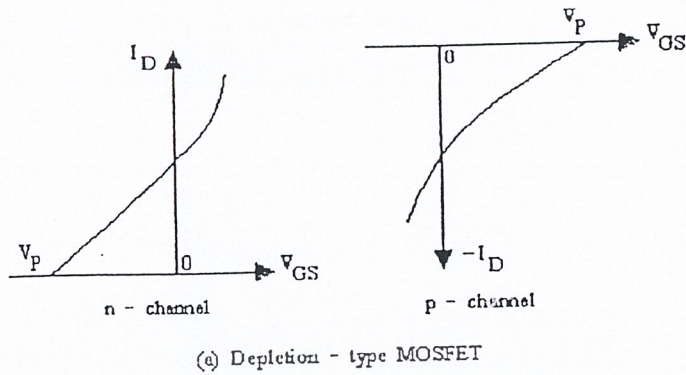
ค่าความต้านทานทางด้าน Output

$$r_o = R_{ds}$$

$$R_{ds} = \frac{\Delta V_{ds}}{\Delta I_d}$$

ซึ่งจะมีค่าสูงมาก ๆ ในย่าน Pinch-Off (Megaohms) จะมีค่าน้อย มาก ๆ ในย่าน Linear

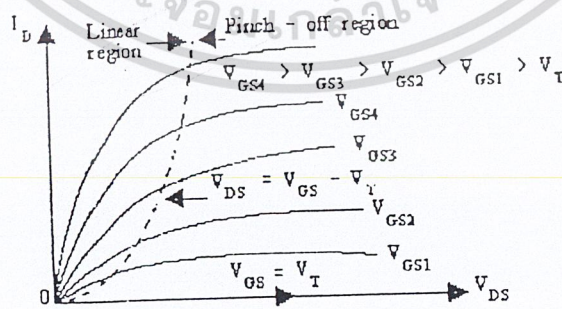
Region



รูปที่ 3.3 Transfer Characteristic of MOSFET

(a) Depletion - Type MOSFET

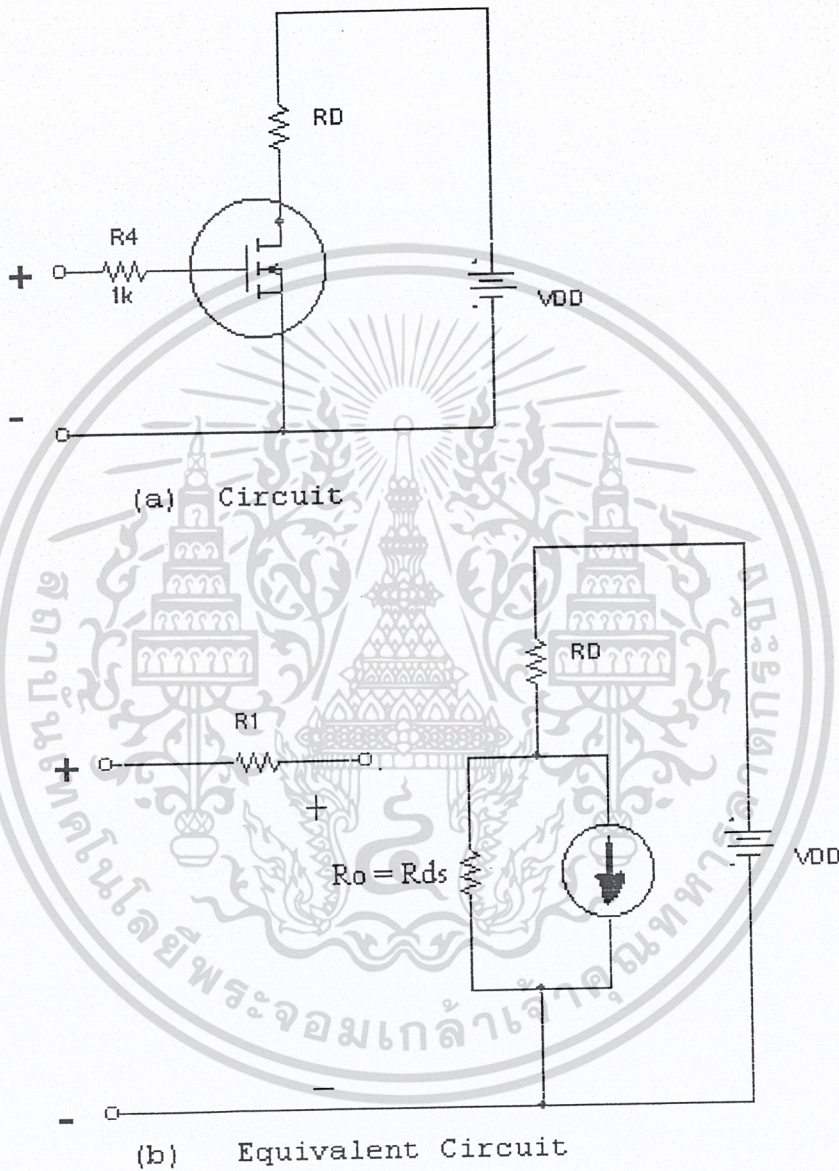
(b) Enhancement - Type MOSFET



รูปที่ 3.4 Output Characteristics of Enhancement - Type MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับ Depletion – Type n – Channel MOSFET ค่าของ Gate (หรือ input) จะเป็นบวกหรือลบก็ได้ แต่ใน Enhancement – Type n – Channel MOSFET คักคาไฟฟ้าที่ Gate จะเป็นบวกเท่านั้น



รูปที่ 3.5 Steady – State Switching Model of MOSFET

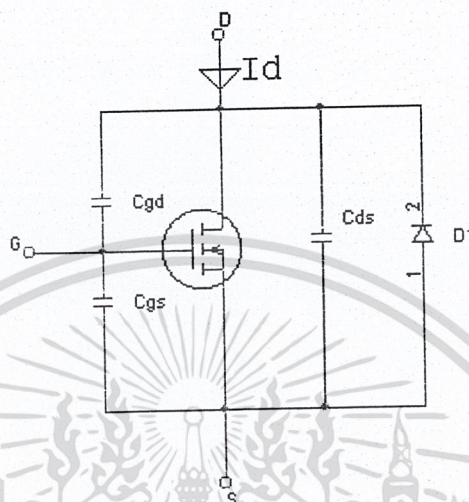
(a) Circuit Diagram

(b) Equivalent Diagram

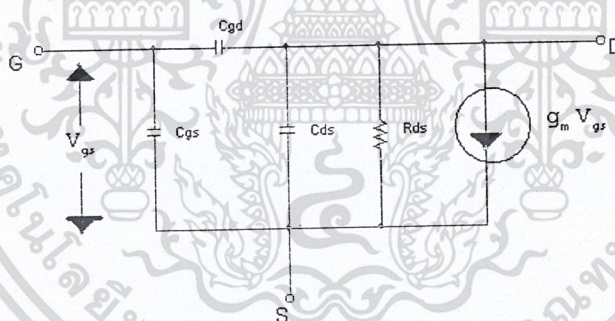
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 Switching Characteristics

เมื่อไม่มีสัญญาณ Gate Enhancement Mode เราจะพิจารณาเป็น Parasitic Capacitance ต่อกับ Source (C_{gs}) และที่ Drain, C_{ds} และไดโอดต่อแบบ Reverse Bias จาก Drain ไปยัง Source, C_{ds}



รูปที่ 3.6 Parasitic Mode of Enhancement – Type MOSFET with Internal Diode



รูปที่ 3.7 Switching Model of MOSFET

3.4 Gate Drive

เวลาในการ Turn – Off ของ MOSFET ขึ้นอยู่กับช่วงเวลาในการประจุตัวเก็บประจุของ Input หรือ Gate Capacitance โดยช่วงเวลาในการ Turn – Off นี้จะลดลงได้โดยทำการต่อวงจร RC เข้าไปโดยแสดงไว้ในรูป เพื่อทำการ Charge Gate Capacitance ให้เร็วขึ้นเมื่อ Gate Voltage Turn On กระแสเริ่มต้นในการ Charging ของ Capacitance คือ

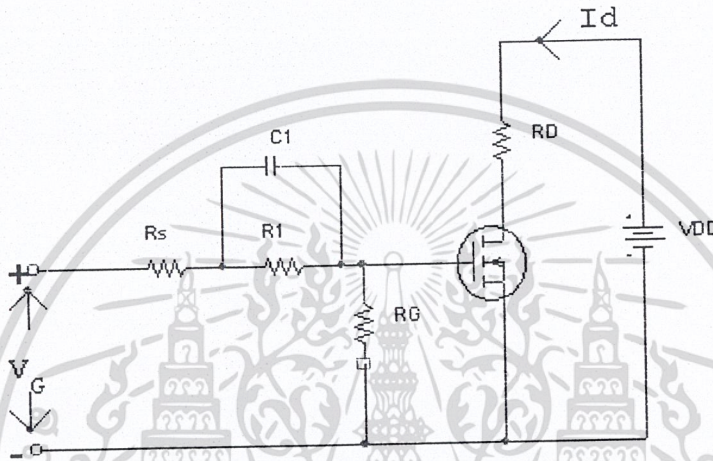
$$I_g = \frac{V_g}{R_s}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และค่า Steady - State ของศักย์ไฟฟ้าที่ Gate คือ

$$V_{gs} = \frac{(R_g * V_g)}{(R_s + R_1 + R_g)}$$

เมื่อ R_s คือค่าความต้านทานของแหล่งกำเนิดของ Gate Drive Source



รูปที่ 3.8 Fast - Turn On Gate Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

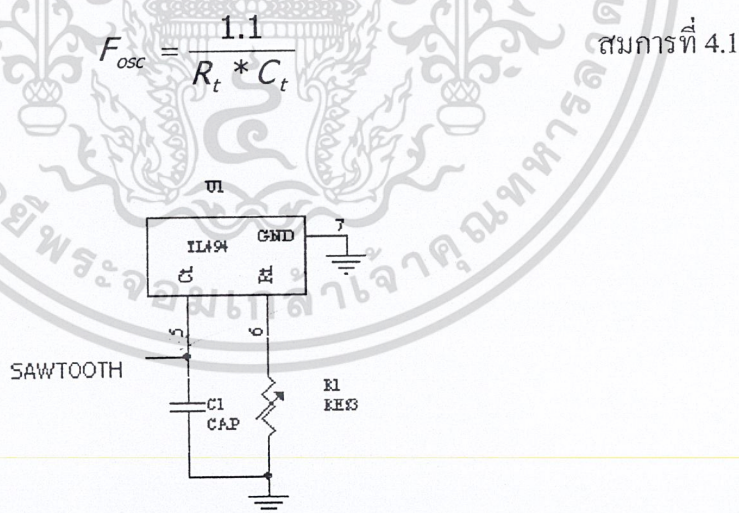
การออกแบบและการสร้างวงจร

CLASS D POWER AMPLIFIER ประกอบด้วยส่วนต่าง ๆ ดังนี้

1. วงจรสร้างสัญญาณฟันเลื่อย (Sawtooth Generator)
2. วงจร Pulse Width Modulator (PWM)
3. วงจรขับกำลัง (Driver)
4. วงจร Switching Amplifier
5. วงจรกรองความถี่ต่ำผ่าน (Low pass Filter)
6. วงจรป้อนกลับสัญญาณ (Feedback)

4.1 วงจรสร้างสัญญาณฟันเลื่อย (Sawtooth Generator)

สำหรับการออกแบบการสร้างวงจรสร้างสัญญาณฟันเลื่อย (Sawtooth Generator) นี้ เราได้ใช้ IC เบอร์ TL494



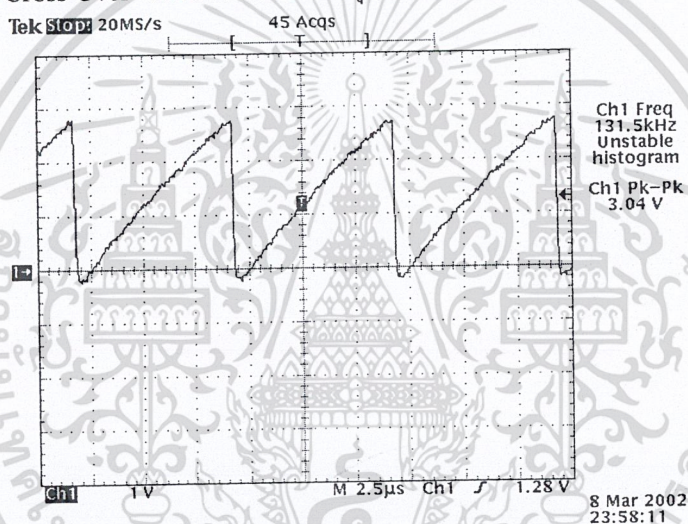
รูปที่ 4.1 แสดงวงจรสร้างสัญญาณฟันเลื่อย

ซึ่งวงจรประกอบด้วย IC TL 494 เพียงตัวเดียว โดยสามารถสร้างความถี่ Oscillate ออกมาได้จากค่า R และ C ตามสมการที่ 4.1 ซึ่งวงจรที่ 4.1 ได้ออกแบบมาเพื่อกำเนิดสัญญาณ Sawtooth ที่ความถี่ประมาณ 150 kHz โดยจะเป็น Carrier ที่มีความถี่สูงกว่าความถี่ของ สัญญาณ Input อยู่ 7 เท่า

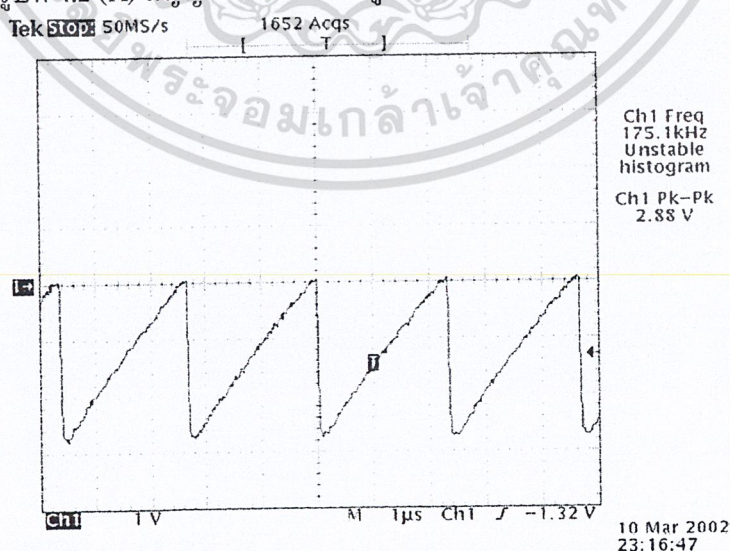
เอกสารเพื่อเหตุผลในการลดความเสียหายของ Class D Power Amp นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสัญญาณฟันเลื่อย ที่จะนำมาทำการ Modulate นี้ จะต้องมีการสวิง จาก -2.8 Vp ถึง $+2.8 \text{ Vp}$ เพราะเนื่องจากส่วนของวงจร Switching Amp. ต่อยู่ในลักษณะของวงจร push – pull โดยมีเพาเวอร์ทรานซิสเตอร์สองตัวทำงานสลับกัน ดังนั้นสัญญาณที่จะไปทำการขับทรานซิสเตอร์ จะต้องมีทั้งซีกบวกและซีกลบ เราจึงนำสัญญาณ ฟันเลื่อย ที่จะนำไปเปรียบเทียบกับสัญญาณ Input จะต้องถูกแบ่งเป็นสองส่วนคือการเปรียบเทียบระหว่างสัญญาณซีกบวกและสัญญาณ Input และสัญญาณซีกลบ และสัญญาณ Input ที่ต้องการ

ในการปรับระดับสัญญาณฟันเลื่อย สามารถทำได้โดยการ ใช้ไดโอดแคลมป์ปีสัญญาณ ปรับให้ระดับ สัญญาณฟันเลื่อย ขึ้น และ ลง ไปอยู่ในซีกบวกและลบตามระดับที่ต้องการ ซึ่งเป็นการแก้ปัญหาของจุด Cross Over ของวงจรทางเอาท์พุทที่เป็นภาคเพาเวอร์ได้ด้วย



รูปที่ 4.2 (A) สัญญาณฟันเลื่อย ที่ถูกยกระดับขึ้นทางซีกบวก

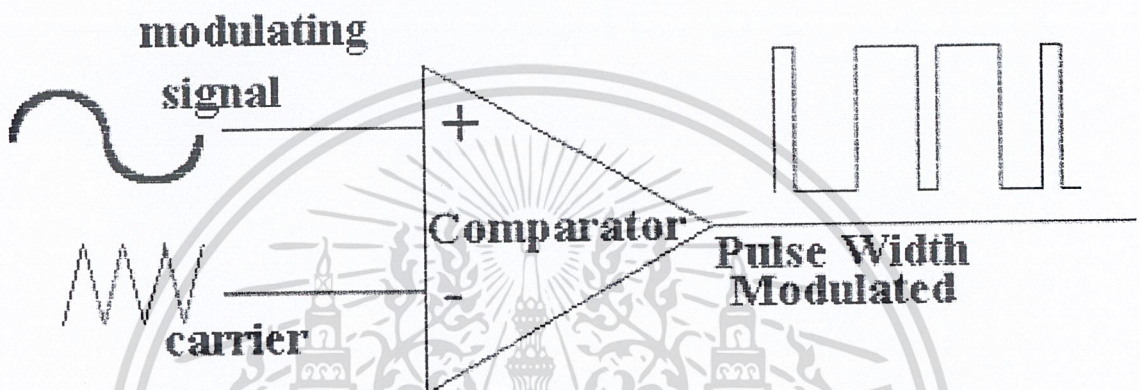


รูปที่ 4.2 (B) สัญญาณ ฟันเลื่อย ที่ถูกยกระดับลงทางซีกลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรพัลส์วีดมอดูเลเตอร์ (Pulse Width Modulator)

ในภาคนี้จะประกอบด้วยวงจรสองส่วน โดยส่วนแรกนั้นจะเป็นวงจรสร้างสัญญาณฟันเลื่อย จากหัวข้อ 4.1 และส่วนที่สองก็คือ วงจรเปรียบเทียบแรงดัน (Voltage Comparator) ซึ่งใช้สำหรับเปรียบเทียบสัญญาณ Input กับสัญญาณฟันเลื่อย ที่จะใช้เป็นสัญญาณพาหะ



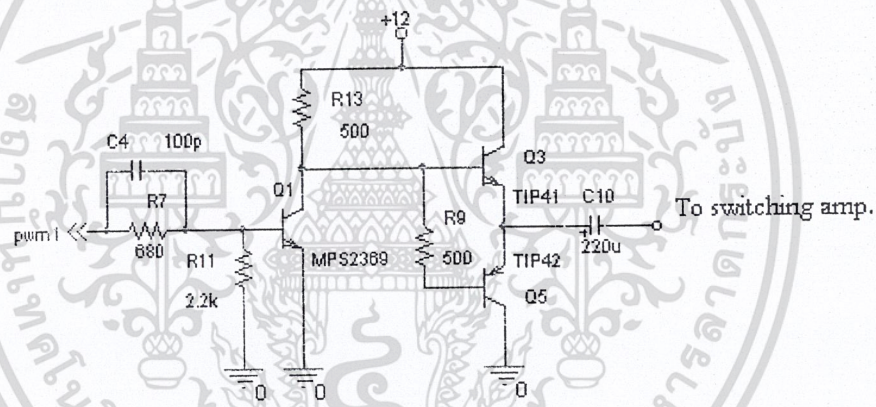
รูปที่ 4.3 หลักการทำงานของ PWM

จากรูปที่ 4.3 จะเห็นว่า สัญญาณ Input ของเรานั้นจะป้อนเข้าที่ขา Non - Inverting และ สัญญาณ Carrier นั้นถูกป้อนเข้าที่ Inverting ซึ่งถ้าสัญญาณที่ป้อนเข้ามาที่ขา Non - Inverting มีค่ามากกว่าสัญญาณที่ป้อนเข้ามาที่ขา Inverting แล้ว Output ที่ได้จะมีค่าเท่ากับ $+V_{CC}$ แต่ ถ้าสัญญาณที่ป้อนเข้ามาที่ขา Non - Inverting มีค่าน้อยกว่าสัญญาณที่เข้ามาที่ขา Inverting แล้ว Output ที่ได้จะมีค่าเท่ากับ $-V_{CC}$ เพราะฉะนั้น สัญญาณเอาต์พุตที่ได้จาก Comparator จะเป็นพัลส์ที่สวิงทั้งซีกบวกและซีกลบ ซึ่งในโครงการนี้เราจะออกแบบโดยเลือกใช้ IC เบอร์ LM311 ซึ่งเป็น Op - Amp. Voltage Comparator โดยลักษณะของ Output Pulse ที่ได้จะมีความกว้างของสัญญาณเปลี่ยนแปลงไปตามขนาดของสัญญาณ Input

4.3 วงจรขับกำลัง (Driver)

วงจรในส่วนนี้ทำหน้าที่เพิ่มกระแสให้มากขึ้น เพื่อที่จะไป Drive Power MOSFET ให้สามารถทำงานได้ คือมีกระแสเพียงพอที่ทำให้ MOSFET เกิดการเหนี่ยวนำจนเกิดเซนแนลที่ใช้นำกระแส

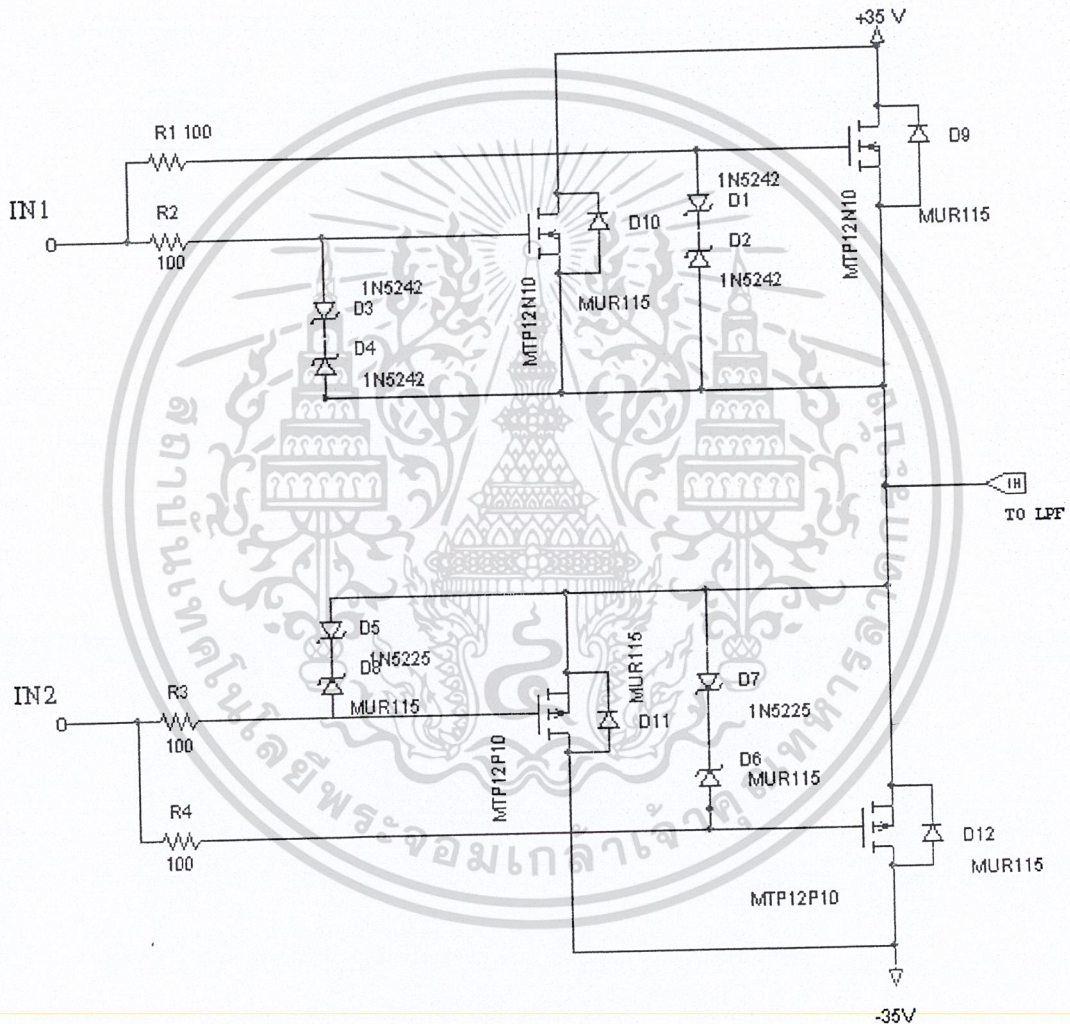
วงจรขับกำลังนี้จะใช้ทรานซิสเตอร์ 3 ตัว โดย ทรานซิสเตอร์ตัวแรกจะเป็นสวิชชิ่ง ทรานซิสเตอร์ (MPS2369) ซึ่งทำหน้าที่เป็นสวิชชิ่งเพื่อเลือกการทำงานของทรานซิสเตอร์คู่ Complementary ต่อไป ส่วนทรานซิสเตอร์อีกสองตัวจะต่อแบบ Complementary Emitter Follower โดยการเลือกทรานซิสเตอร์คู่ Complementary นี้ โดยจะต้องเลือกใช้ทรานซิสเตอร์ที่มีสามารถขับกำลังได้สูง และเป็นทรานซิสเตอร์ชนิดตรงข้ามกัน คือ เป็น npn – transistor และ pnp - transistor ซึ่งในโครงการานเลือกใช้คู่ทรานซิสเตอร์เบอร์ TIP 41 และ TIP 42 ดังรูปที่ 4.4



รูปที่ 4.4 วงจรขับกำลัง (Driver)

4.4 วงจร Switching Amplifier

วงจรในส่วนนี้จะใช้ Power MOSFET เป็นตัวสวิตช์โดย Power MOSFET ทั้งสองตัวจะสลับกันทำงาน เนื่องจากสัญญาณ PWM ที่ป้อนเข้าที่ขาเกต ของ Power MOSFET เป็นตัวควบคุมการเปิดและปิด ดังรูปที่ 4.5



รูปที่ 4.5 วงจร Switching Amplifier

จากรูปที่ 4.5 จะเห็นว่าเราจะใช้ Power MOSFET สองตัวคือ p-Channel MOSFET จะทำงานเมื่อสัญญาณเข้าเป็นลบ (V_{gs} มีค่าเป็นลบ) และ n'-Channel MOSFET จะทำงานเมื่อสัญญาณเข้าเป็นบวก (V_{gs} มีค่าเป็นบวก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโครงการนี้เราเลือกใช้ Power MOSFET เบอร์ MTP 12N10 และ MTP12P10 ซึ่งตามโครงสร้างของ Power MOSFET ทั้งสองตัวนี้แล้ว จะสามารถทนแรงดันสูงสุดได้ถึง 100 V และ ทนกระแสได้สูงสุดถึง 12 A

ไดโอดเสมือนที่อยู่ภายในตัว Power MOSFET จะทำหน้าที่ให้กระแสที่ได้จากการคายประจุระหว่างขาเดรนและซอสไหลกลับ ซึ่งจะคล้ายกับ Free – Wheeling Diode แต่เนื่องจากเราใช้ Power MOSFET ตัวนี้ทำงานเป็นสวิชซึ่ง ทำให้ไดโอดเสมือนตัวนี้ไม่สามารถทำงานได้ดี (โดยไดโอดเสมือนตัวนี้ มีค่า Reverse Recovery Time : T_{RR} เท่ากับ 300 ns) ดังนั้นเราจึงใช้ Schottkey Diode แทน โดยจะใช้ MUR115 ซึ่งมีค่า T_{RR} เพียง 35ns สามารถใช้งานในด้าน สวิชซึ่งได้ดีกว่า

4.5 วงจรกรองความถี่ต่ำผ่านแบบ พาสซีฟ (Passive Low pass Filter)

สัญญาณ PWM ที่ออกจากภาค Switching Power Amplifier จะถูกนำมาผ่านวงจรกรองความถี่ต่ำเพื่อที่จะกรองสัญญาณพหุออกไปซึ่งจะได้สัญญาณที่มีลักษณะเหมือนสัญญาณอินพุทกลับมาซึ่งจากการทดลองใช้วงจรกรองความถี่แบบเนื้อยางาน Second Order แล้วจะได้ผลดีกว่าแบบอื่น ๆ เนื่องจากจะได้สัญญาณที่มีลักษณะเหมือนสัญญาณ Input และมีขนาดของสัญญาณ ที่โตกว่าวงจรกรองความถี่ Order อื่น ๆ ซึ่งเป็นการเลือกใช่วงจรกรองความถี่ต่ำผ่าน แบบ บัทเทอร์เวิร์ท (Butterworth Low pass Filter) โดยเป็นการต่อแบบ T ซึ่งเป็นลักษณะของ Two Pole Filter ซึ่งมีอัตราการลดทอนในช่วง Stop Band เท่ากับ 40 dB/decade และมี Ripple ในช่วง Pass band ต่ำ ซึ่งค่าของ L และ C นั้น นำมาจากการคำนวณโดยอาศัย ค่า Normalized ของค่า L และ C โดยอาศัยตารางค่า Normalized โดยเลือกค่า R_s มีค่าเท่ากับ 0 เมื่อได้ค่า Normalized ของค่า L และ C แล้ว จึงนำมาแปลงความถี่ (Frequency Transformation) และแปลงค่าอิมพีแดนซ์ (Impedance Transformation) ตามสมการ

$$C' = \frac{C_n}{\omega_c R_L} \quad \text{สมการที่ 4.2}$$

$$L' = \frac{L_n R_L}{\omega_c} \quad \text{สมการที่ 4.3}$$

โดยที่ C' คือ ค่า C ที่ใช้ที่ความถี่ Cut off เท่ากับ ω_c

L' คือ ค่า L ที่ใช้ที่ความถี่ Cut off เท่ากับ ω_c

ω_c คือ ค่าความถี่ Cut off

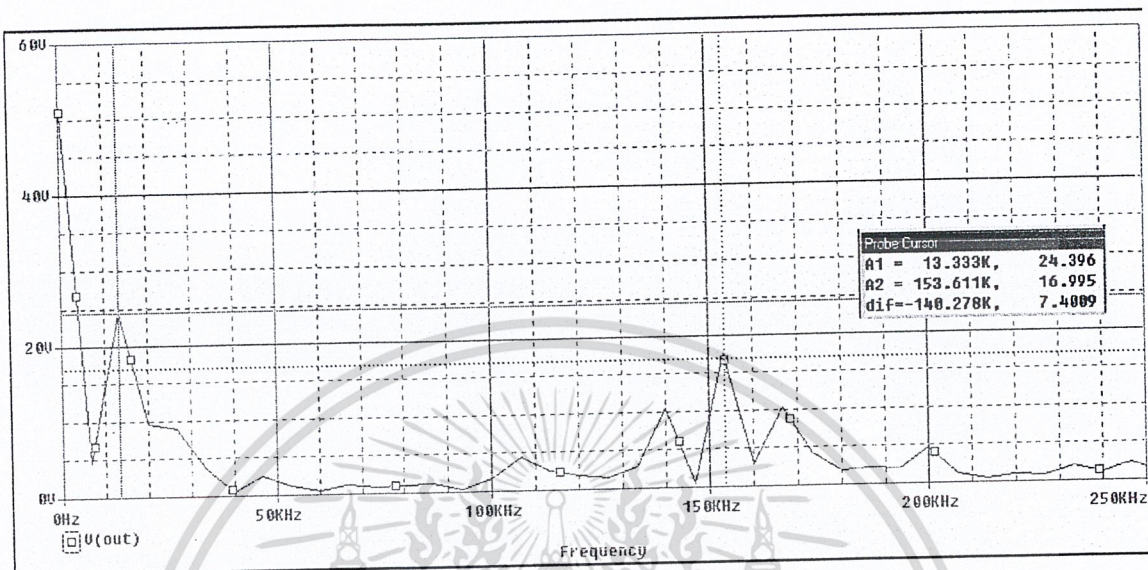
C_n คือ ค่า Normalize ของค่า C

L_n คือ ค่า Normalize ของค่า L

R_L คือ ค่าโหลด ของวงจรถ่วง Low pass Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจากวิเคราะห์สเปกตรัมของสัญญาณที่เอาต์พุตของ MOSFET ดังรูปที่ 4.6



รูปที่ 4.6 สเปกตรัมของสัญญาณที่เอาต์พุตของ MOSFET

เราจึงเลือกใช้ค่าความถี่ Cut off ที่ 20 kHz แล้วจึงนำค่า ความถี่ Cut off ไปคำนวณต่อ

จากตารางค่า Normalized ของ Butterworth Low pass Filter ที่ $\frac{R_L}{R_S} = \infty$ และเลือกใช้

Second Order จะได้

$$L_n = 1.4142$$

$$C_n = 0.7071$$

$$\omega_c = 2\pi \times 20k$$

$$R_L = 8 \Omega$$

ดังนั้น

$$C' = \frac{C_n}{\omega_c R_L}$$

$$= \frac{0.7071}{2\pi * 20k * 8}$$

$$C' = 703 \text{ nF}$$

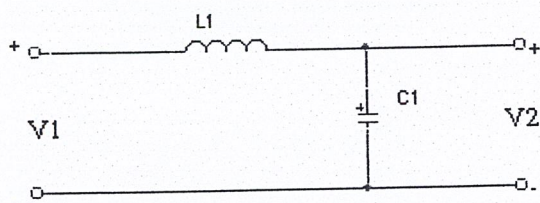
$$L' = \frac{L_n R_L}{\omega_c}$$

$$= \frac{1.4142 * 8}{2\pi * 20k}$$

$$L' = 90.03 \mu\text{H}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

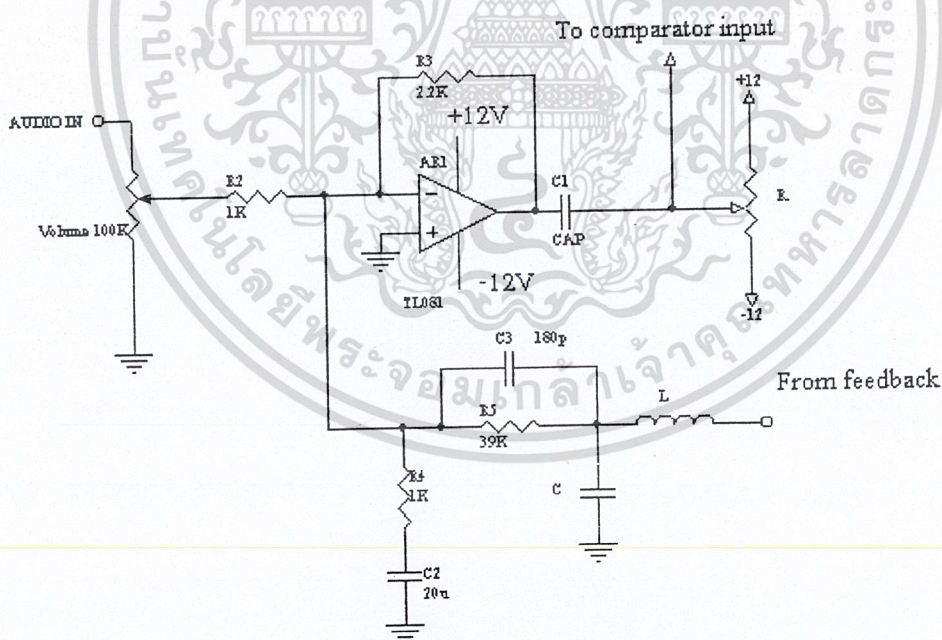
จะได้วงจรวงจรดังรูปที่ 4.7



รูปที่ 4.7 Second Order Low pass Filter

4.6 วงจรป้อนกลับสัญญาณ (Feedback)

วงจรถ่วงนี้เป็นการทำงานโดยการ ป้อนกลับสัญญาณ Output แบบลบ (Negative Feedback) เพื่อลดความเพี้ยนของ Output และเพิ่มการตอบสนอง ความถี่ของวงจรถ่วงให้ดีขึ้น ซึ่งในโครงการนี้ ใช้หลักการของการแบ่งแรงดัน แล้วป้อนเข้าที่ขา Inverting เพื่อทำการปรับเฟสของสัญญาณ Input ที่เข้ามาอีกครั้ง เพื่อไม่ให้เกิดการ Oscillate ขึ้น



รูปที่ 4.8 วงจรป้อนกลับสัญญาณ (Feedback)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

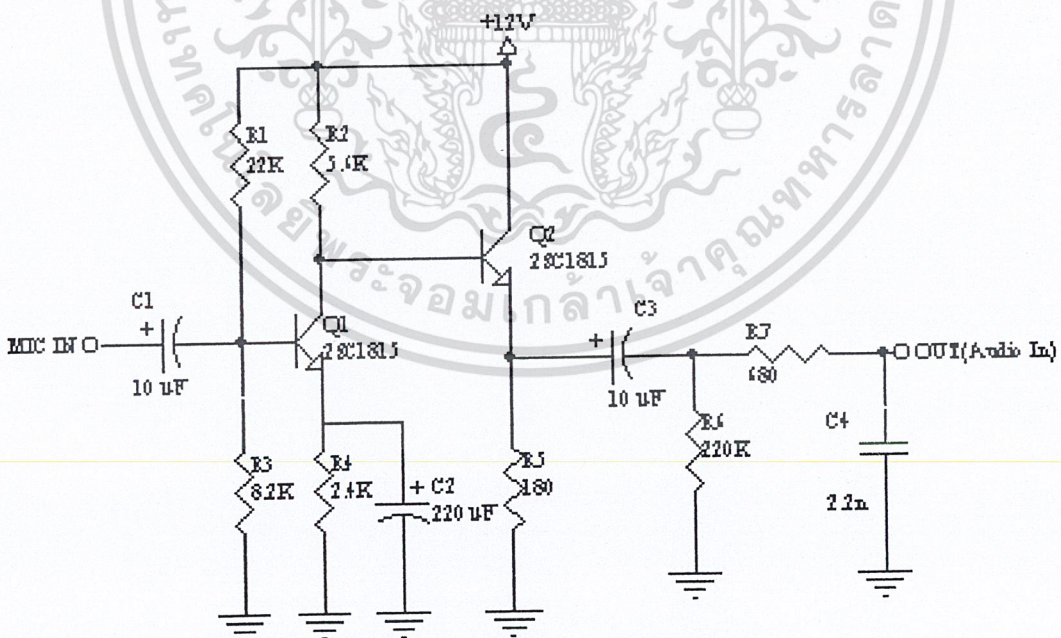
ผลการทดลอง

จากวงจรทั้งหมดเราสามารถแบ่งตัววงจรได้เป็น 4 ส่วนใหญ่ ๆ คือ ส่วน Pulse Width Modulation (PWM) , ภาคขับกำลัง (Driver), วงจรกรองความถี่ต่ำผ่าน และ ภาควงจรป้อนกลับ (Feed back)

5.1 ภาค Pulse Width Modulation (PWM)

ภาค Pulse Width Modulation ประกอบด้วยส่วน วงจรขยาย (Pre Amp.), วงจรสร้างสามเหลี่ยม (Sawtooth Generator) และ วงจรเปรียบเทียบแรงดัน (Comparator) ซึ่งผลที่ได้ จะแบ่งตามวงจรต่าง ๆ ดังนี้

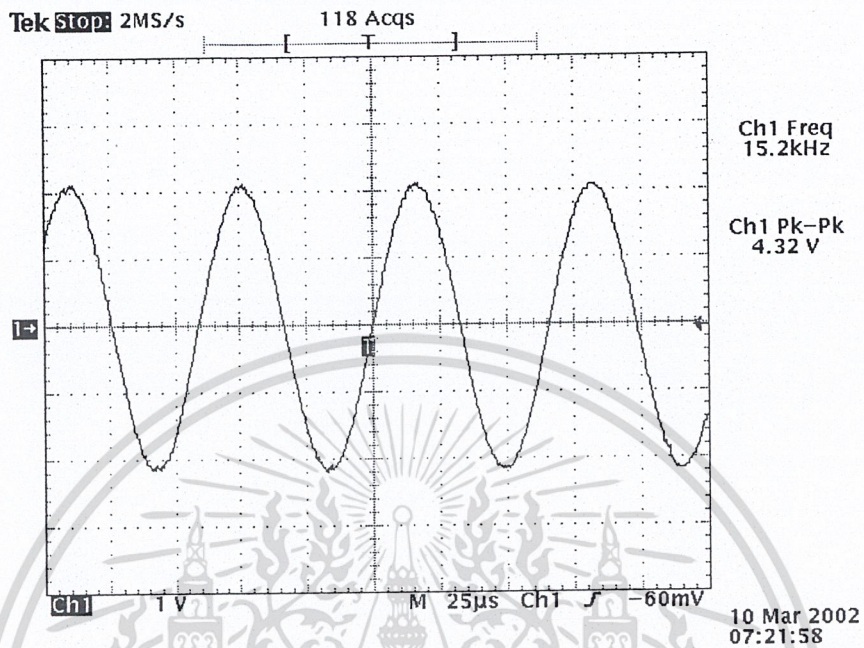
5.1.1 วงจรขยาย (Pre-Amp.)



รูปที่ 5.1 วงจรขยาย (Pre Amp.)

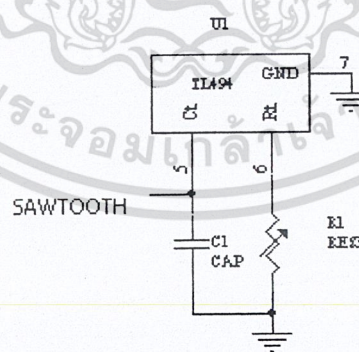
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทดลองนี้เราได้ป้อนสัญญาณ Sine Wave ที่มีความถี่ 15 kHz ขนาด 20 mV เป็นอินพุทของวงจร Pre-Amp ซึ่งจะได้เอาต์พุทขนาด 4.32 V ดังรูปที่ 5.2



รูปที่ 5.2 สัญญาณเอาต์พุทที่ได้จากวงจร Pre Amp

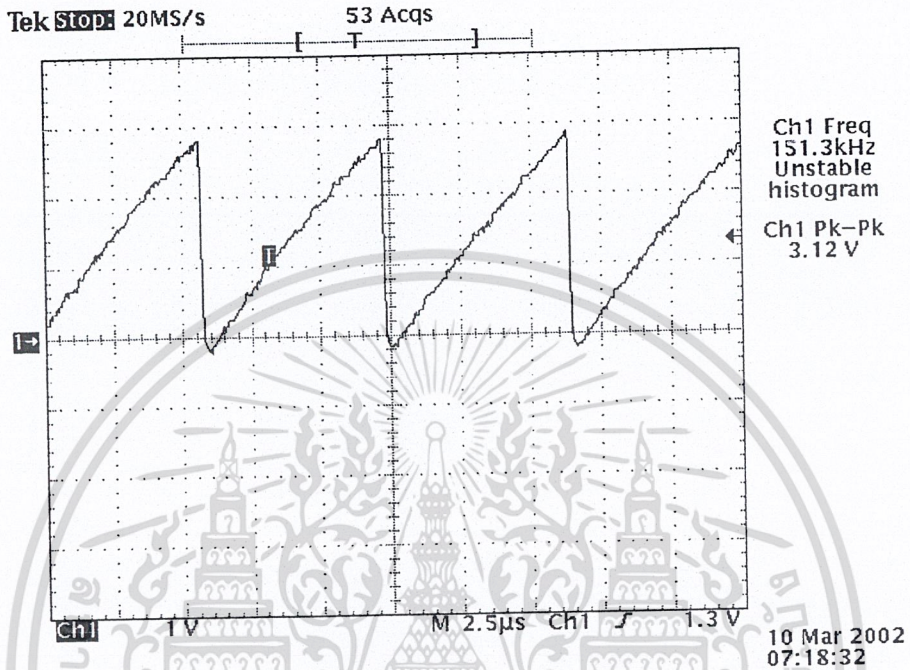
5.1.2 วงจรสร้างสัญญาณฟันเลื่อย (Sawtooth Generator)



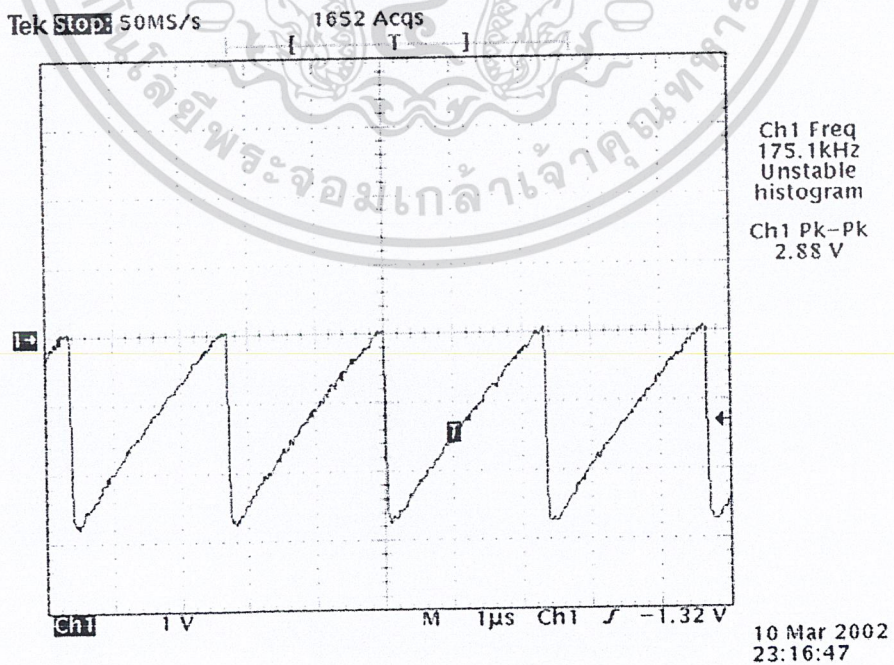
รูปที่ 5.3 วงจรสร้างสัญญาณฟันเลื่อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการวัดสัญญาณที่ได้จากเอาต์พุตของวงจรสร้างสัญญาณฟันเลื่อยในรูปที่ 5.3 จะได้สัญญาณเอาต์พุตดังรูปที่ 5.4 และ 5.5 ซึ่งในที่นี้เลือกใช้ความถี่ 150 kHz



รูปที่ 5.4 สัญญาณฟันเลื่อยที่ถูกยกกระดบขึ้นในซีกบวก

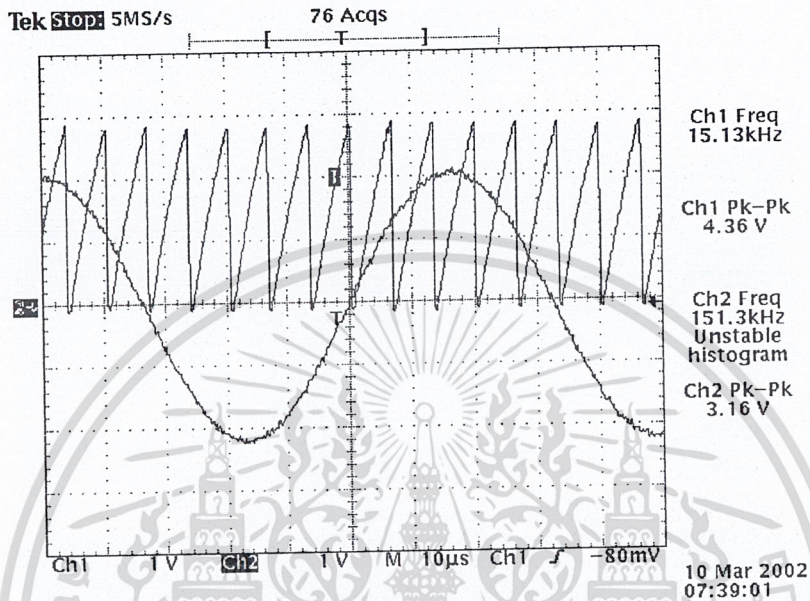


รูปที่ 5.5 สัญญาณฟันเลื่อยที่ถูกลดกระดบลงในซีกลบ

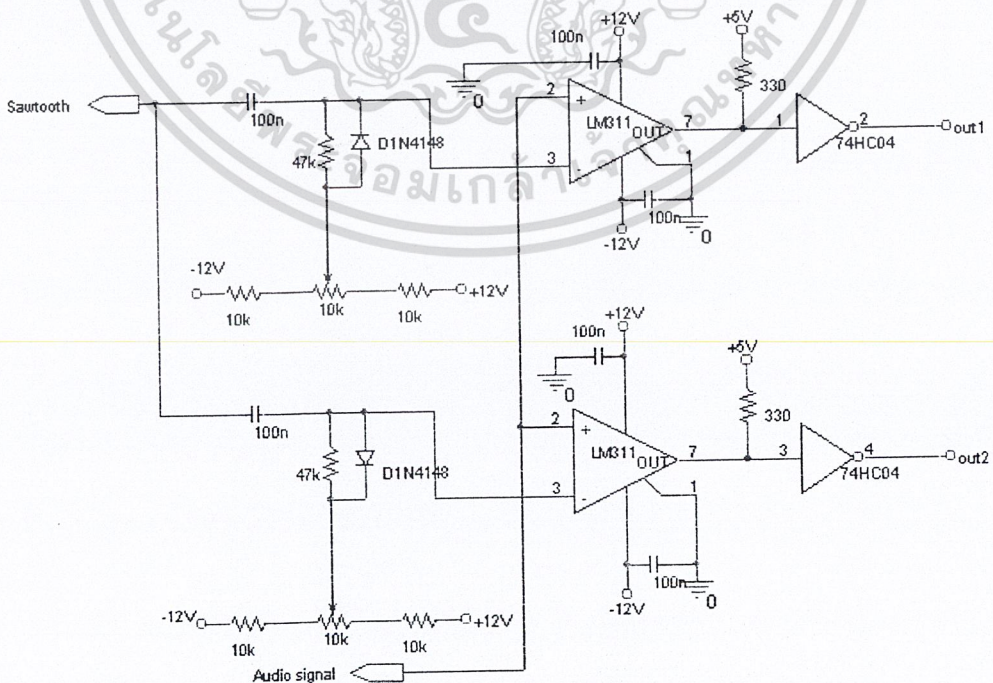
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.3 วงจรเปรียบเทียบแรงดัน (Voltage Comparator)

เมื่อเราได้สัญญาณ Sine Wave ที่มีขนาดใหญ่ตามต้องการแล้ว เราจะนำสัญญาณ Sine Wave นี้มาทำการเปรียบเทียบกับสัญญาณฟันเลื่อย ซึ่งจะ ได้กราฟตามรูป 5.6



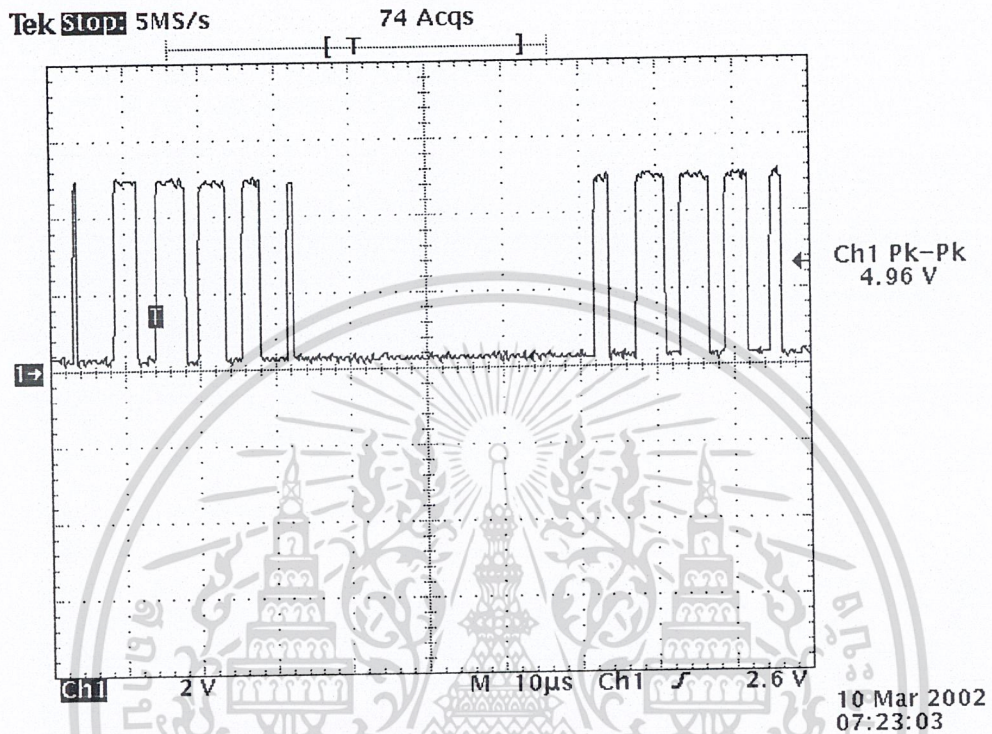
รูปที่ 5.6 เปรียบเทียบสัญญาณฟันเลื่อย และสัญญาณ Sine wave ในการ Modulate สัญญาณเสียงและสัญญาณฟันเลื่อยเข้าด้วยกันนั้น เราเลือกใช้ IC Differential Comparator เบอร์ LM311 ซึ่งให้สัญญาณเอาต์พุตออกมาในรูปแบบสัญญาณ Pulse Width Modulation ซึ่งมีรูปวงจรเป็นดังรูปที่ 5.7



รูปที่ 5.7 วงจร Comparator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเรานำสัญญาณฟันเลื่อย และ สัญญาณ Input มา Modulate กัน โดยใช้วงจร Comparator ดังรูปที่ 5.7 จะได้สัญญาณเอาต์พุตเป็นดังรูปที่ 5.8

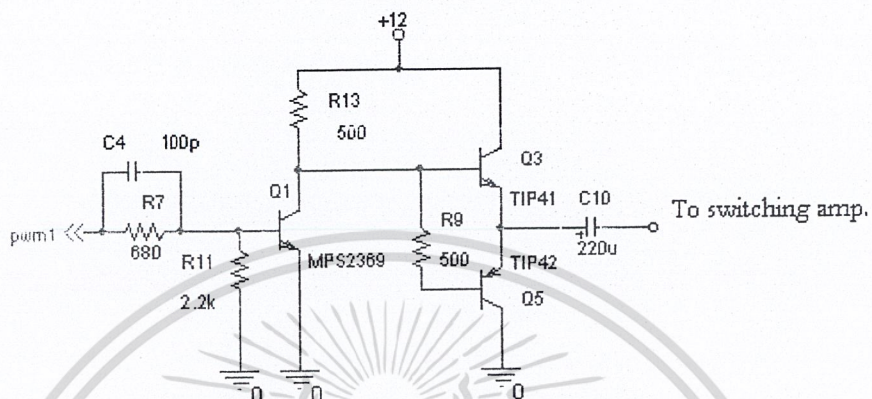


รูปที่ 5.8 รูปสัญญาณ Pulse Width Modulation

จากสัญญาณเอาต์พุตที่ได้จะเห็นว่าสัญญาณเอาต์พุตที่ได้จะมีลักษณะเป็นสัญญาณ Pulse ที่มีความกว้างเปลี่ยนแปลงไปตาม Amplitude ของสัญญาณอินพุต และมีความถี่เท่ากับความถี่ของสัญญาณฟันเลื่อยซึ่งเป็นไปตามทฤษฎี Pulse Width Modulation นั้นเอง

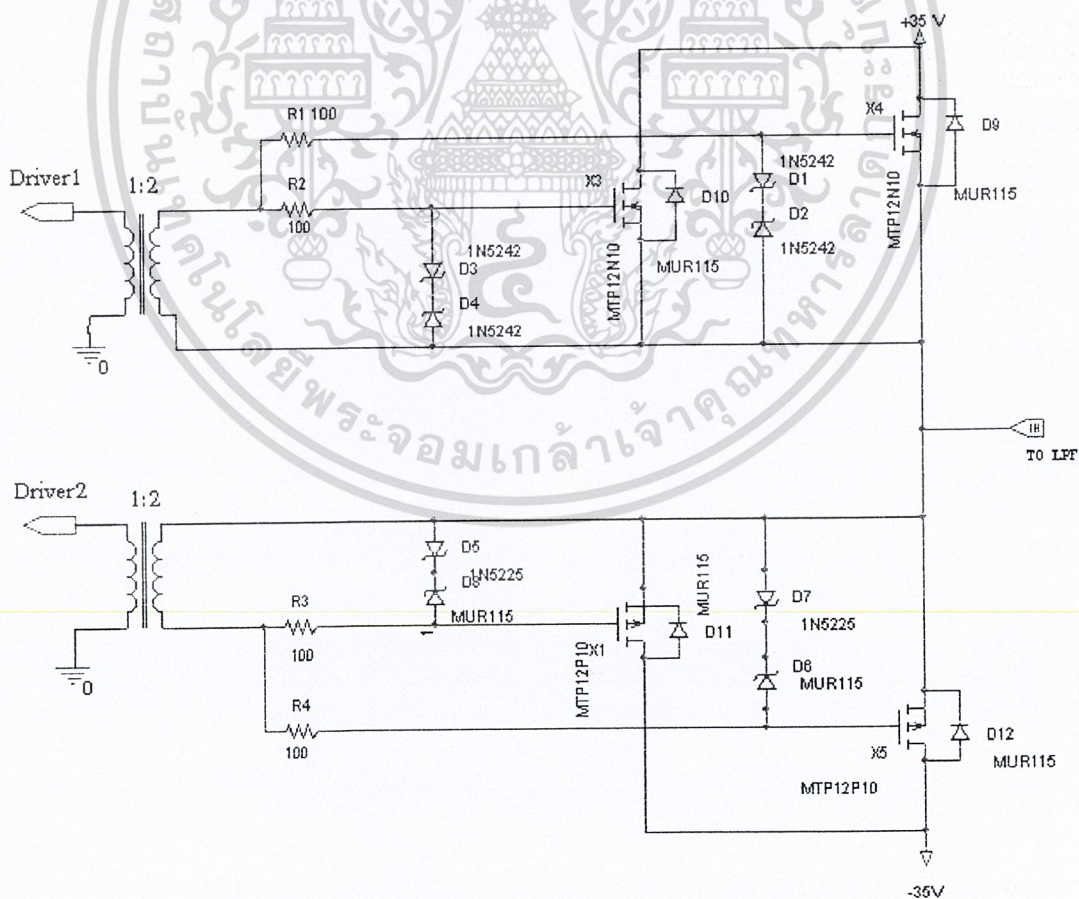
5.2 ภาคขับกำลัง (Driver)

ภาคขับกำลัง (Driver) ประกอบด้วยสองส่วนสำคัญ คือ ส่วนขับกำลัง และ ส่วน สวิตชิงแอมพลิไฟเออร์ (Switching Amplifier) โดยส่วนขับกำลัง มีวงจร ดังรูปที่ 5.8



รูปที่ 5.9 วงจรภาคขับกำลัง (Driver)

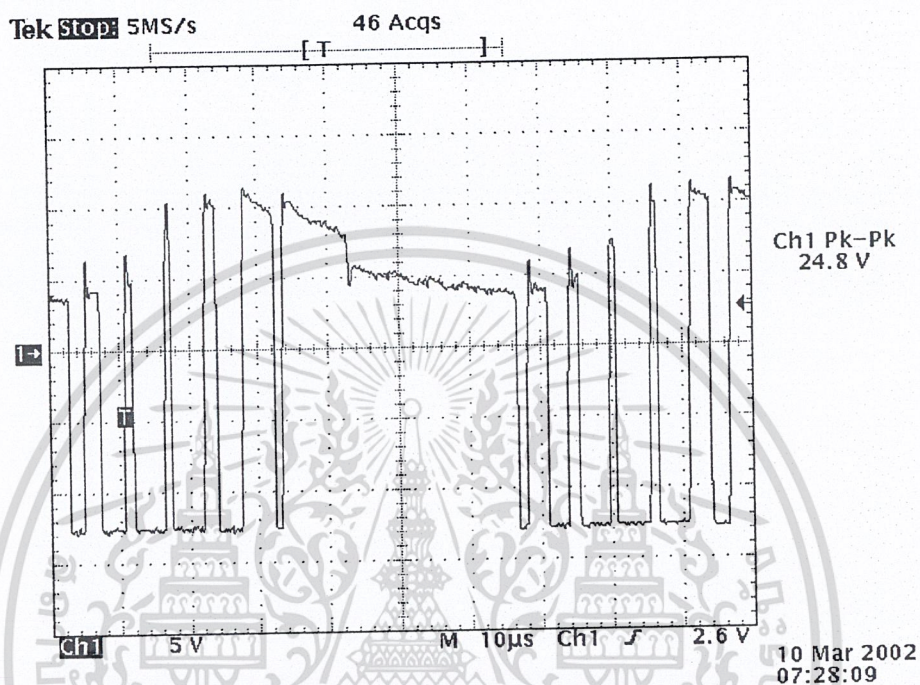
ส่วน สวิตชิงแอมพลิไฟเออร์ (Switching Amplifier) มีวงจрдังรูป



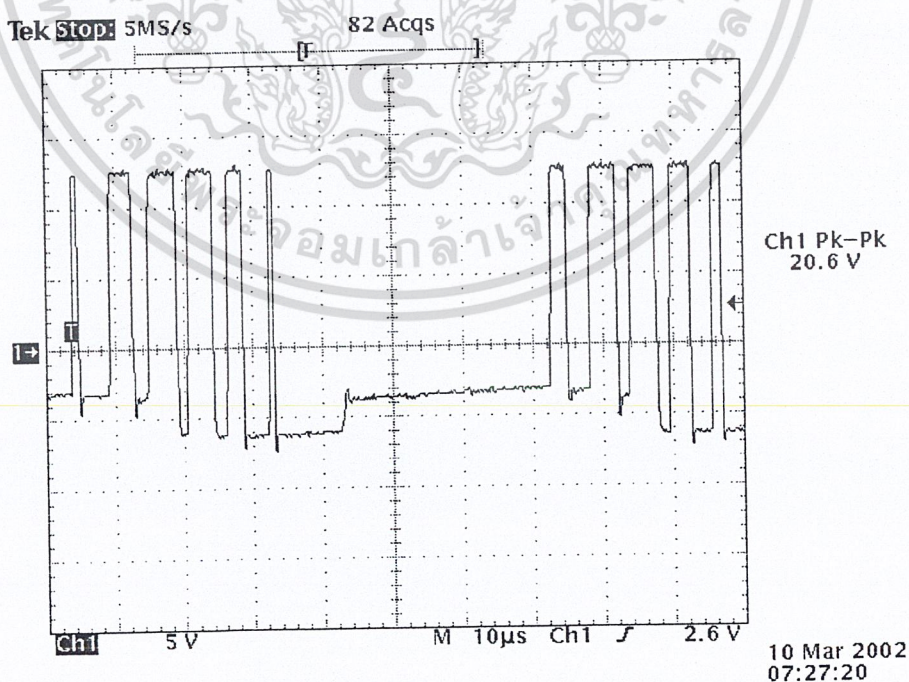
รูปที่ 5.10 สวิตชิงแอมพลิไฟเออร์ (Switching Amplifier)

* เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ โดยผู้จัดทำเอกสารนี้ขึ้นไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำออกเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารได้ หากมีการนำออกไปใช้โดยไม่ได้รับอนุญาต เจ้าของเอกสารจะดำเนินการฟ้องดำเนินคดีตามกฎหมายที่เกี่ยวข้อง

โดยในส่วนของภาคขับกำลังจะให้ส่วนของ Pulse Width Modulation ออกมา 2 ส่วนคือ ส่วนที่ใช้ทำงานในทรานซิสเตอร์ชนิด p MOS และส่วนที่ทำงานในทรานซิสเตอร์ชนิด n MOS ซึ่งจะมีผลดังรูปที่ 5.11 และ 5.12 ตามลำดับ



รูปที่ 5.11 สัญญาณที่นำไปขับตัวทรานซิสเตอร์ชนิด P MOS

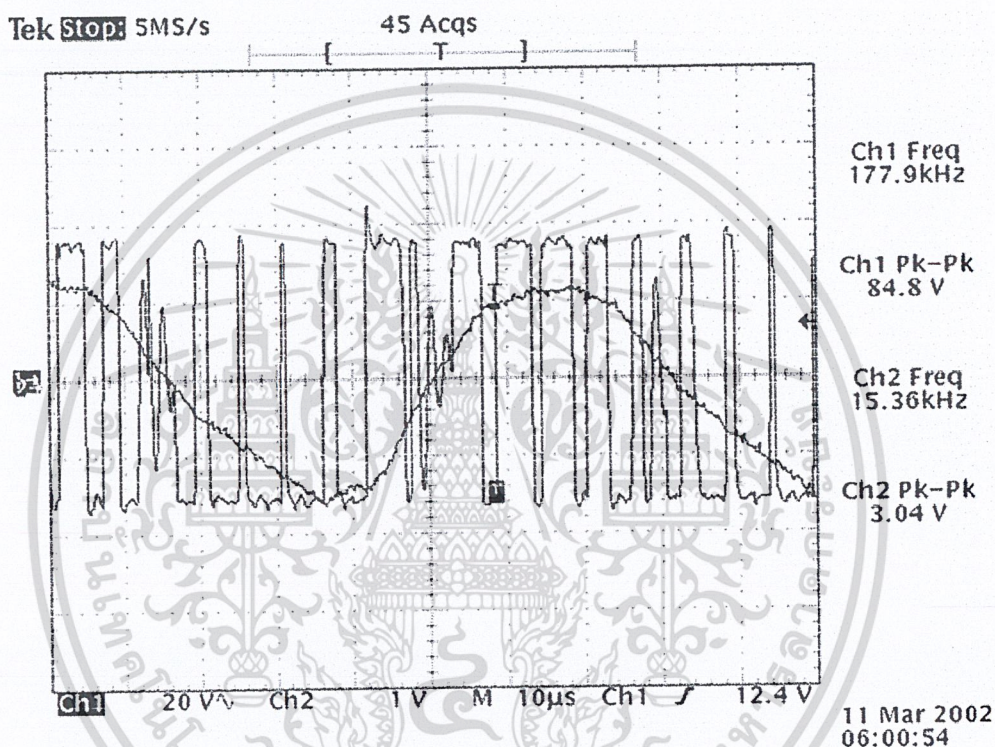


รูปที่ 5.12 สัญญาณที่นำไปขับตัวทรานซิสเตอร์ชนิด N MOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 วงจรกรองความถี่ต่ำผ่าน (Low pass Filter)

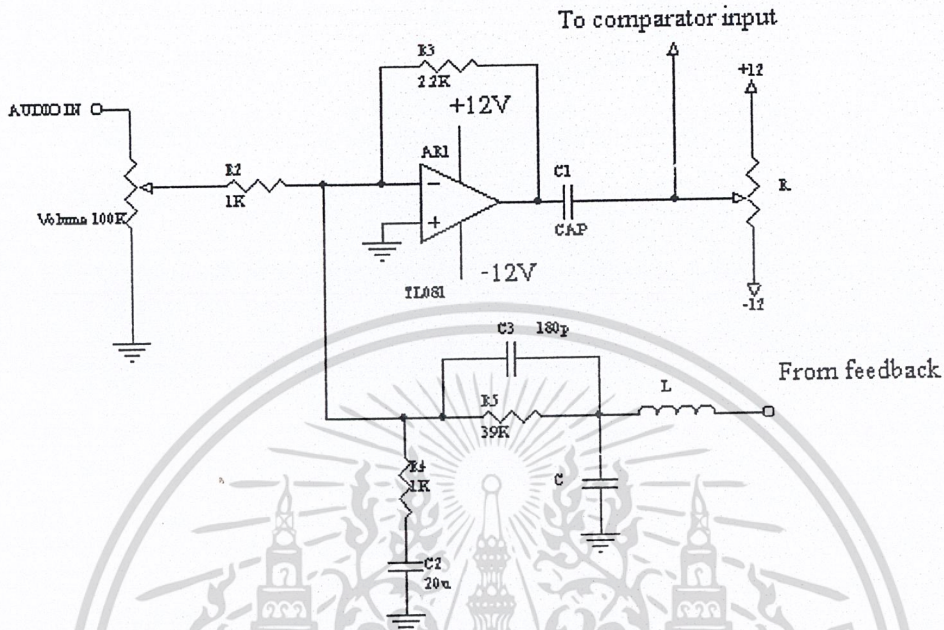
หลังจากผ่าน วงจร MOSFET switching แล้ว จะทำให้ได้สัญญาณ พัลส์ มาสัญญาณหนึ่ง แต่เราไม่สามารถนำสัญญาณพัลส์นี้ไปใช้งานได้ จะต้องนำไปผ่านวงจรกรองความถี่ต่ำผ่านเสียก่อน และจะได้สัญญาณดังรูปที่ 5.13 คือ จะมีรูปร่าง คล้ายกับสัญญาณ Input (ในการทดลองนี้ได้ใช้สัญญาณ Sine wave เป็นสัญญาณ Input)



รูปที่ 5.13 สัญญาณก่อนผ่าน LPF และ สัญญาณที่ได้หลังจากผ่าน LPF

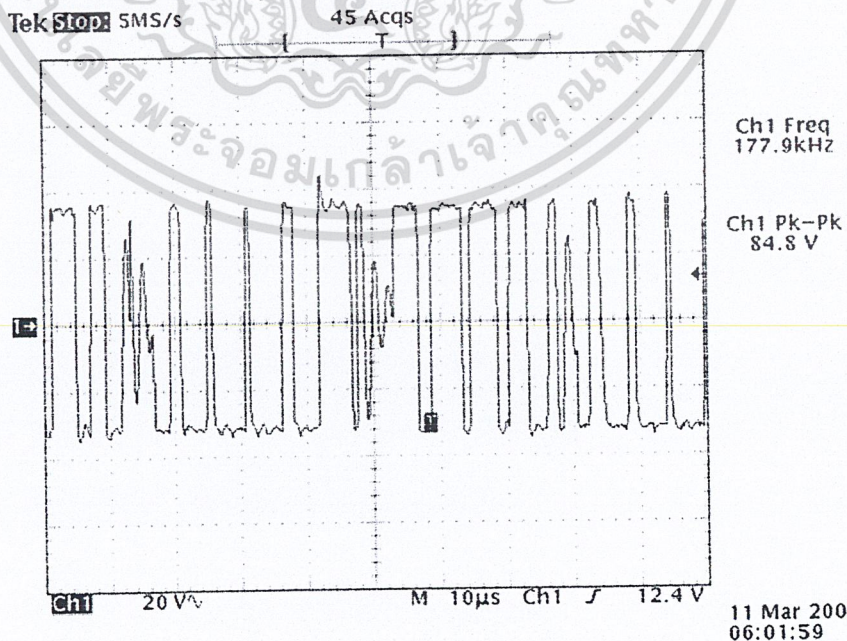
5.3 ภาควงจรป้อนกลับ (Feed back)

ภาควงจรป้อนกลับประกอบด้วยส่วนต่าง ๆ ดังรูปที่ 5.14



รูปที่ 5.14 วงจรป้อนกลับ (Feed back)

ก่อนที่จะนำสัญญาณไปผ่าน Low pass Filter สัญญาณส่วนนี้จะถูกนำไปป้อนกลับแบบลบ (Negative Feedback) เพื่อที่จะปรับขนาดของ Input ที่เข้ามา เพื่อไม่ให้เกิดการ Oscillate โดยสัญญาณที่จะนำไปป้อนกลับนั้น เป็นดังรูปที่ 5.15



รูปที่ 5.15 สัญญาณที่นำไปป้อนกลับ (Feedback)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประสิทธิภาพที่ได้

จากการทำการทดสอบไปใช้งานจริง เราสามารถวัดประสิทธิภาพโดยทดสอบกับ โหลด 6Ω ที่สัญญาณ sinewave ความถี่ 1 kHz

Power Output (Wrms)	Efficiency (%)
1	14.43
2	20.40
3	25.00
4	28.86
5	32.28
6	35.36
7	38.10
8	29.30

ซึ่งสามารถคำนวณหาได้จากสูตรดังต่อไปนี้

$$P_L = \frac{V_L^2}{8R_L}$$

$$P_S = I_1|V_1| + I_2|V_2|$$

$$\%Efficiency = \frac{P_L}{P_S} * 100$$

โดยที่

V_L = แรงดันไฟฟ้าที่ตกคร่อมโหลด (Vp-p)

R_L = ความต้านทานของ โหลด (Ω)

I_1 = กระแสที่ใช้ทางซีกบวก (A_{rms})

V_1 = แรงดันไฟตรงที่ใช้ทางซีกบวก (V)

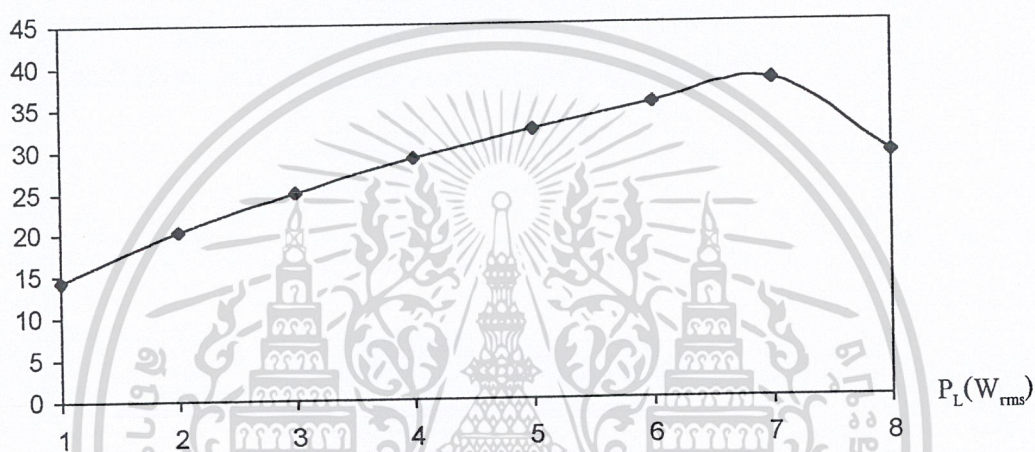
I_2 = กระแสที่ใช้ทางซีกลบ (A_{rms})

V_2 = แรงดันไฟตรงที่ใช้ทางซีกลบ (V)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดสอบและการคำนวณ สามารถแสดงกราฟประสิทธิภาพของวงจร ที่กำลัง
เอาต์พุตค่าต่าง ๆ ได้ดังรูป

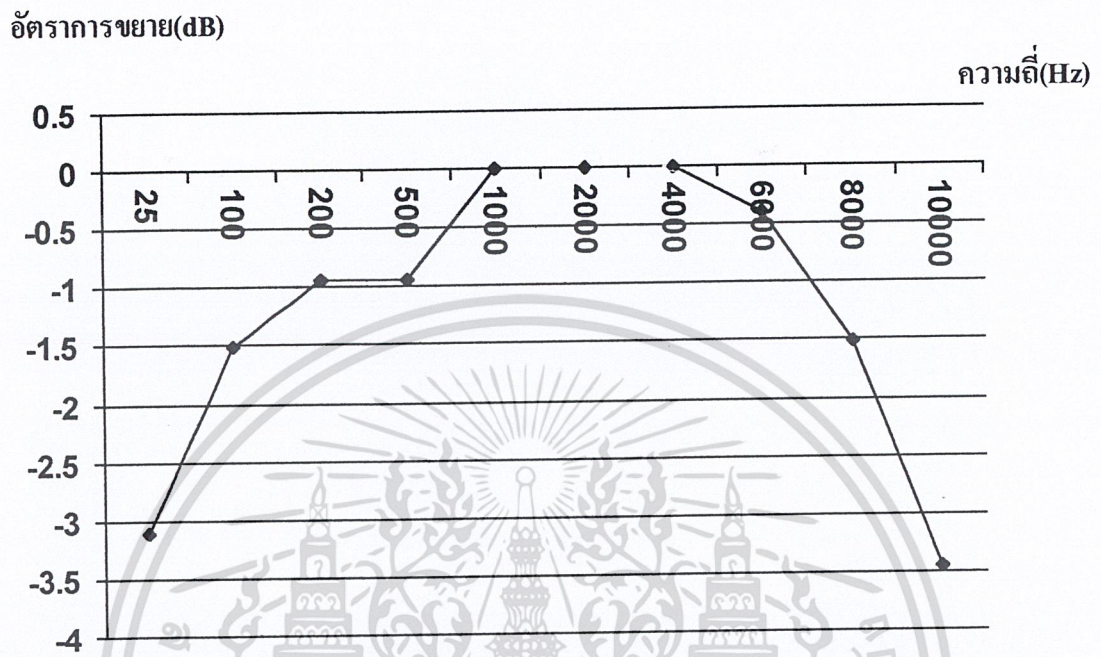
Efficiency(%)



รูปที่ 5.16 กราฟแสดงประสิทธิภาพของวงจรขยายกำลังคลาสดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของย่านตอบสนองความถี่ของวงจร จากการทดลองนั้น ได้ผลดังกราฟ



รูปที่ 5.17 กราฟแสดงผลการตอบสนองความถี่ของวงจรขยายกำลัง คลาสดี

ซึ่งจากการทดสอบจะได้ผลการตอบสนองความถี่ของวงจรขยายกำลังมีค่าอยู่ในช่วง 25Hz – 9.5 kHz

บทที่ 6

สรุปและวิจารณ์ผลการทดลอง

จากการทดลอง เราจะพบว่าประสิทธิภาพของวงจรมีค่า 38.10 % ที่ขนาดกำลังไฟฟ้าที่ 7 W_{rms} ซึ่งประสิทธิภาพของวงจรขยายคลาสดี นี้ จะมีค่าค่อนข้างสูงกว่าวงจรขยาย คลาสอื่น ๆ ตามทฤษฎี แต่ยังมีปัญหาในเรื่องของการสูญเสียพลังงานในรูปของความร้อนที่ตัว Power MOSFET และที่แกนของขดลวด ซึ่งมีการสูญเสียค่อนข้างมาก โดยเฉพาะที่แกนของขดลวด อีกทั้งผลของความต้านทานแฝงของขดลวดเหนี่ยวนำและตัวเก็บประจุที่ใช้ในภาคของวงจรรองความถี่ต่ำผ่านอีกด้วย

ข้อเสียของวงจรขยายคลาสดีคือ จะมีความเพี้ยนของสัญญาณเอาต์พุตมากกว่าวงจรขยาย คลาสอื่น ๆ หรือจะกล่าวว่าคุณภาพเสียงไม่ดีเท่ากับคลาสอื่น ๆ แต่เมื่อเราเพิ่มความถี่พาหะ (Carrier) ให้สูงขึ้น ซึ่งในโครงงานนี้เราใช้ 7 เท่าของความถี่เสียง และใช้วงจรป้อนกลับในการควบคุม Input ซึ่งจะทำให้ได้คุณภาพเสียงที่ดีขึ้น อย่างสามารถสังเกตได้ชัดเจน

ปัญหาอีกอย่างหนึ่งนอกจากเรื่องของคุณภาพเสียงก็คือ เรื่องของสัญญาณรบกวนทำให้ต้องมีการปรับแก่วงจรไประหว่างที่ทำกรทดลอง โดยจะเห็นว่าในบางช่วงของวงจร จะมีการใส่ RC Filter เข้าไป เพื่อกรองสัญญาณรบกวนออกไป หรือให้ปรากฏน้อยที่สุด

การที่จะปรับปรุงพัฒนาวงจรขยายกำลังคลาสดีขึ้นไปใช้งานเพื่อให้อำนาจมีประสิทธิภาพดีขึ้น ควรเลือกใช้ Power MOSFET ที่มีค่าของความต้านทานในเดรน-ซอส ($R_{DS(ON)}$) ต่ำ ๆ โดยให้หมีค่าความต้านทานต่ำกว่าความต้านทานของโหลดมากที่สุด และปัญหาการสูญเสียกำลังงานในแกนของขดลวด อาจมาจากการที่วงจร Low pass Filter นั้นยังมีประสิทธิภาพและความเหมาะสมในการใช้งานที่ไม่ดีพอ ซึ่งจะใช้เวลาในการทดลองหาชุด Low pass Filter นั้นนานพอสมควร เพื่อที่จะให้ได้วงจร Low pass Filter ที่เหมาะสมในการใช้งานที่สุด ทั้งในด้านกำลังสูญเสียที่น้อยลง และความเพี้ยนที่ลดลงของสัญญาณ เอาต์พุตอีกด้วย

กิตติกรรมประกาศ

ในการจัดทำโครงการเรื่อง วงจรขยายกำลังคลาสดี (Class D Power Amplifier) และการจัดทำปริญญาานิพนธ์ฉบับนี้ต้องขอขอบพระคุณ ผศ. ประภากร สุวรรณะ อาจารย์ที่ปรึกษาที่คอยดูแลและให้คำปรึกษา ให้คำแนะนำต่าง ๆ เป็นอย่างดี ขอขอบคุณชุมชนอิเล็กทรอนิกส์ที่เอื้อเพื่ออุปกรณ์บางส่วนและสถานที่ในบางครั้ง และต้องขอขอบคุณเพื่อน ๆ ทุกคนที่ช่วยให้คำชี้แนะและเป็นกำลังใจเป็นอย่างดี จึงขอขอบคุณมา ณ ที่นี้ ผู้จัดทำหวังว่าโครงการ และ ปริญญาานิพนธ์ฉบับนี้จะมีประโยชน์ในการที่จะนำชุด วงจรขยายกำลังคลาสดี ไปใช้เป็นวงจรขยายเสียง และนำวงจรขยายนี้ไปพัฒนาในโอกาสต่อไป และเป็นประโยชน์ให้ผู้อ่านบ้างเป็นบางแง่มุม ถ้าปริญญาานิพนธ์ฉบับนี้มีข้อผิดพลาดประการใด คณะผู้จัดทำต้องขออภัยไว้ ณ ที่นี้ด้วย

.....
ภาคภูมิ ผลพิสิษฐ์
(นาย ภาคภูมิ ผลพิสิษฐ์)

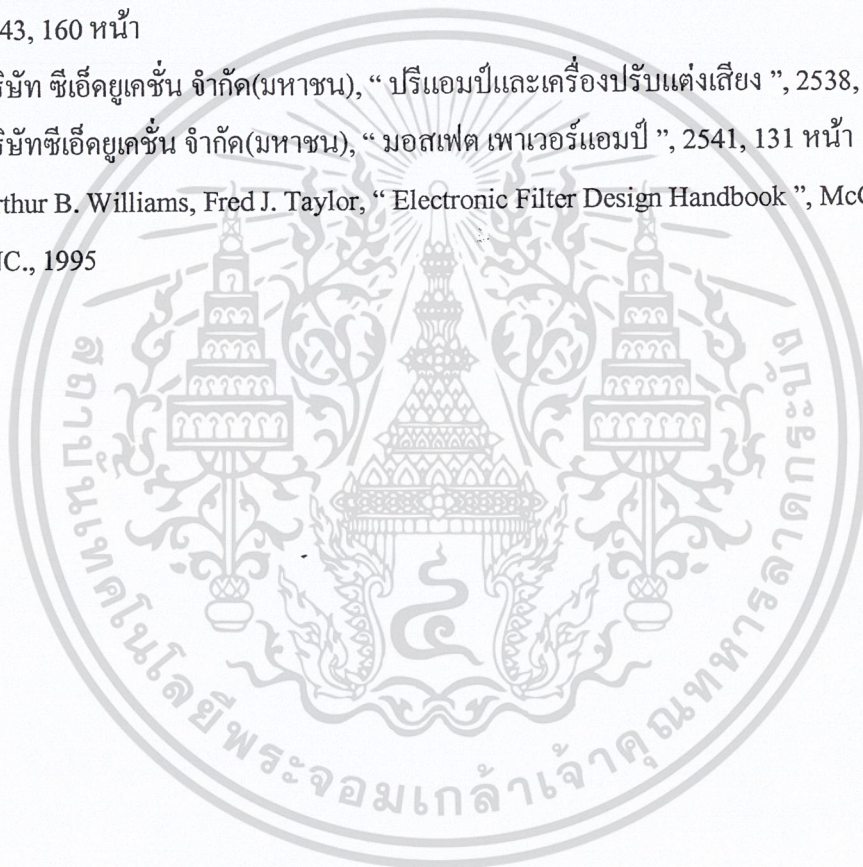
.....
Nanon
(นาย มานนท์ สนสระน้อย)

.....
(นาย รัฐวีร์ หอศิลป์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ผศ.ดร. อภินันท์ ธนชยานนท์, “เอกสารการสอนวิชา Active Network”, ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
2. ผศ. ประภากร สุวรรณะ, “เอกสารการสอนวิชา Electronic Engineering”, ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
3. เจน สงสมพันธุ์, “เครื่องขยายเสียง 1”, กรุงเทพฯ, สถาบันอิเล็กทรอนิกส์กรุงเทพรังสิต, 2543, 160 หน้า
4. บริษัท ซีเอ็ดดูเคชั่น จำกัด(มหาชน), “ปริแอมป์และเครื่องปรับแต่งเสียง”, 2538, 137 หน้า
5. บริษัทซีเอ็ดดูเคชั่น จำกัด(มหาชน), “มอสเฟต เพาเวอร์แอมป์”, 2541, 131 หน้า
6. Arthur B. Williams, Fred J. Taylor, “Electronic Filter Design Handbook”, McGraw-Hill, INC., 1995





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

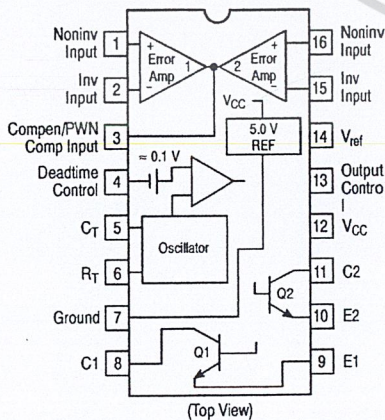
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V_{CC}	42		V
Collector Output Voltage	V_{C1}, V_{C2}	42		V
Collector Output Current (Each transistor) (Note 1.)	I_{C1}, I_{C2}	500		mA
Amplifier Input Voltage Range	V_{IR}	-0.3 to +42		V
Power Dissipation @ $T_A \leq 45^\circ\text{C}$	P_D	1000		mW
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	80		$^\circ\text{C/W}$
Operating Junction Temperature	T_J	125		$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to +125		$^\circ\text{C}$
Operating Ambient Temperature Range	T_A	0 to +70 -40 to +85		$^\circ\text{C}$
Derating Ambient Temperature	T_A	45		$^\circ\text{C}$

1. Maximum thermal limits must be observed.

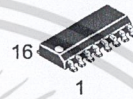
PIN CONNECTIONS



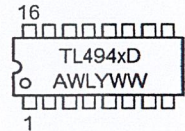
ON Semiconductor

<http://onsemi.com>

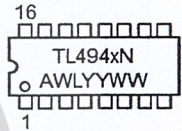
MARKING DIAGRAMS



SO-16
D SUFFIX
CASE 751B



PDIP-16
N SUFFIX
CASE 648



x = C or I
A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

ORDERING INFORMATION

Device	Package	Shipping
TL494CD	SO-16	48 Units/Rail
TL494CDR2	SO-16	2500 Tape & Reel
TL494CN	PDIP-16	500 Units/Rail
TL494IN	PDIP-16	500 Units/Rail

TL494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	–0.3	–	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15$ V, $C_T = 0.01$ μ F, $R_T = 12$ k Ω , unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

REFERENCE SECTION

Reference Voltage ($I_O = 1.0$ mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0$ V to 40 V)	Reg_{line}	–	2.0	25	mV
Load Regulation ($I_O = 1.0$ mA to 10 mA)	Reg_{load}	–	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0$ V)	I_{SC}	15	35	75	mA

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	–	2.0	100	μ A
Emitter Off-State Current $V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	–	–	–100	μ A
Collector–Emitter Saturation Voltage (Note 2.) Common–Emitter ($V_E = 0$ V, $I_C = 200$ mA) Emitter–Follower ($V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	– –	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4$ V) High State ($V_{OC} = V_{ref}$)	I_{OCL} I_{OCH}	– –	10 0.2	– 3.5	μ A mA
Output Voltage Rise Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_r	– –	100 100	200 200	ns
Output Voltage Fall Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_f	– –	25 40	100 100	ns

2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

ERROR AMPLIFIER SECTION

Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	–0.3 to $V_{CC}-2.0$			V
Open Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	–	dB
Unity-Gain Crossover Frequency ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	f_{C-}	–	350	–	kHz
Phase Margin at Unity-Gain ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	–	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA

PWM COMPARATOR SECTION (Test Circuit Figure 11)

Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{(Pin\ 3)} = 0.7\text{ V}$)	I_{I-}	0.3	0.7	–	mA

DEADTIME CONTROL SECTION (Test Circuit Figure 11)

Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\text{ V}$ to 5.25 V)	$I_{IB(DT)}$	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	– 0	2.8 –	3.3 –	V

OSCILLATOR SECTION

Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	$\sigma_{f_{osc}}$	–	3.0	–	%
Frequency Change with Voltage ($V_{CC} = 7.0\text{ V}$ to 40 V , $T_A = 25^\circ\text{C}$)	$\Delta f_{osc}(\Delta V)$	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	$\Delta f_{osc}(\Delta T)$	–	–	12	%

UNDERVOLTAGE LOCKOUT SECTION

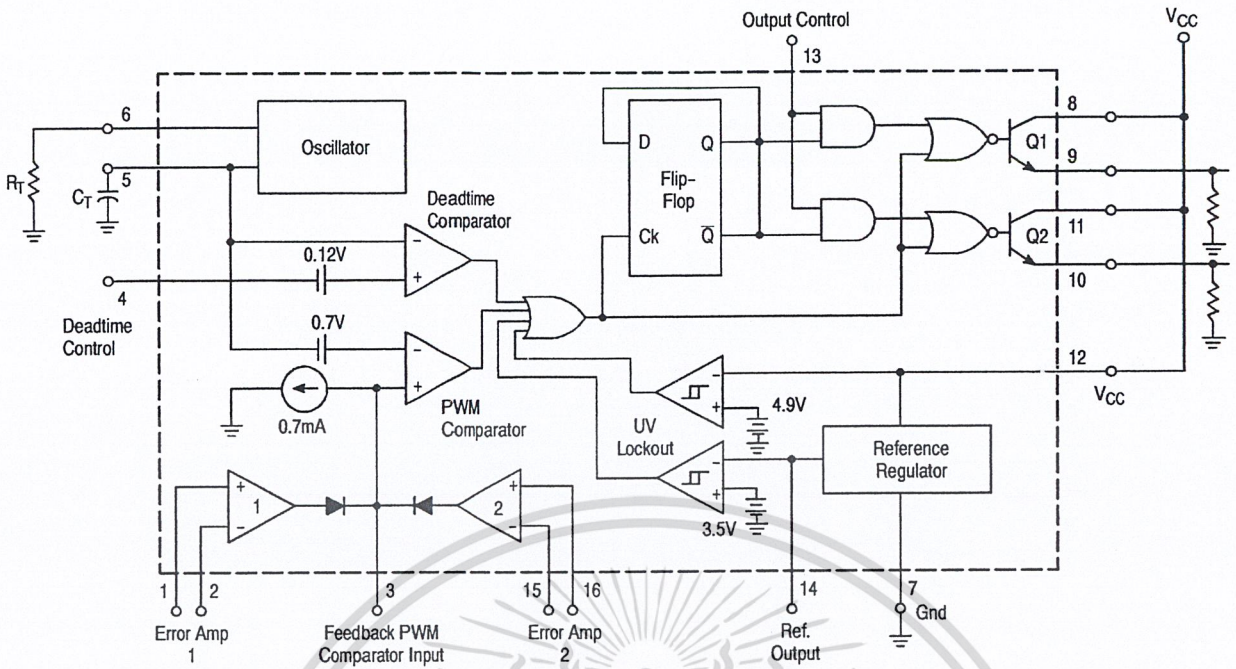
Turn-On Threshold (V_{CC} increasing, $I_{ref} = 1.0\ \text{mA}$)	V_{th}	5.5	6.43	7.0	V
---	----------	-----	------	-----	---

TOTAL DEVICE

Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\text{ V}$) ($V_{CC} = 40\text{ V}$)	I_{CC}	– –	5.5 7.0	10 15	mA
Average Supply Current ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{(Pin\ 4)} = 2.0\text{ V}$) ($V_{CC} = 15\text{ V}$) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$

TL494



This device contains 46 active transistors.

Figure 1. Representative Block Diagram

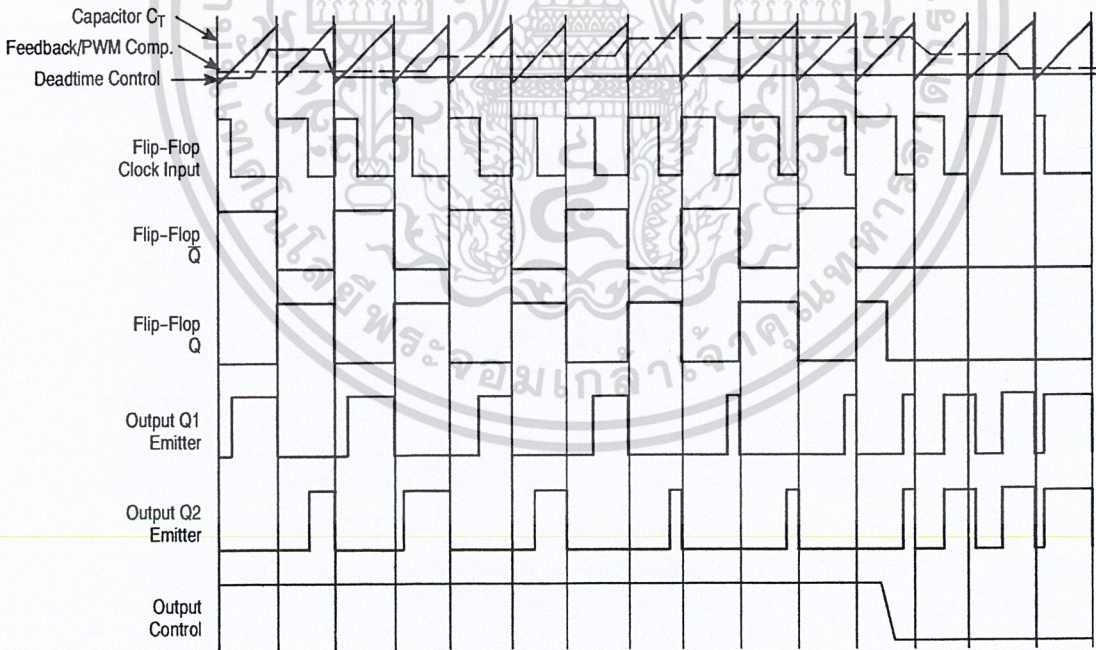


Figure 2. Timing Diagram

APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a

common mode input range from -0.3 V to $(V_{CC} - 2V)$, and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

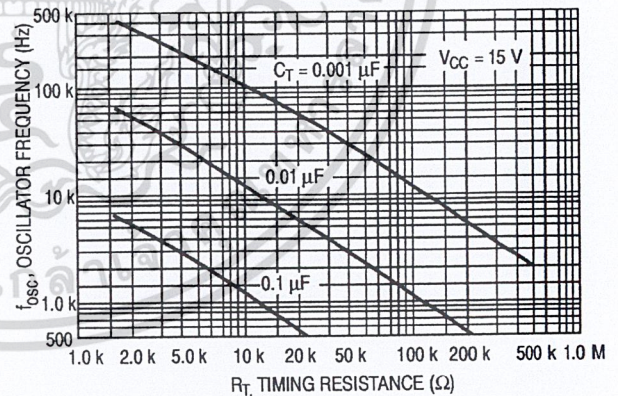


Figure 3. Oscillator Frequency versus Timing Resistance

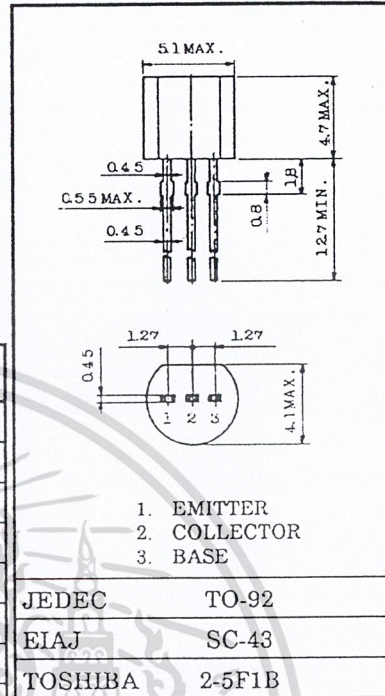
TOSHIBA TRANSISTOR SILICON NPN EPITAXIAL TYPE (PCT PROCESS)

2SC1815

AUDIO FREQUENCY GENERAL PURPOSE AMPLIFIER APPLICATIONS.
DRIVER STAGE AMPLIFIER APPLICATIONS.

Unit in mm

- High Voltage and High Current
: $V_{CE0} = 50V$ (Min.), $I_C = 150mA$ (Max.)
- Excellent h_{FE} Linearity
: $h_{FE(2)} = 100$ (Typ.) at $V_{CE} = 6V$, $I_C = 150mA$
: $h_{FE} (I_C = 0.1mA) / h_{FE} (I_C = 2mA) = 0.95$ (Typ.)
- Low Noise : $NF = 1dB$ (Typ.) at $f = 1kHz$
- Complementary to 2SA1015 (O, Y, GR class)



MAXIMUM RATINGS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V_{CBO}	60	V
Collector-Emitter Voltage	V_{CEO}	50	V
Emitter-Base Voltage	V_{EBO}	5	V
Collector Current	I_C	150	mA
Base Current	I_B	50	mA
Collector Power Dissipation	P_C	400	mW
Junction Temperature	T_j	125	$^\circ C$
Storage Temperature Range	T_{stg}	-55~125	$^\circ C$

ELECTRICAL CHARACTERISTICS ($T_a = 25^\circ C$)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I_{CBO}	$V_{CB} = 60V, I_E = 0$	—	—	0.1	μA
Emitter Cut-off Current	I_{EBO}	$V_{EB} = 5V, I_C = 0$	—	—	0.1	μA
DC Current Gain	$h_{FE(1)}$ (Note)	$V_{CE} = 6V, I_C = 2mA$	70	—	700	
	$h_{FE(2)}$	$V_{CE} = 6V, I_C = 150mA$	25	100	—	
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$I_C = 100mA, I_B = 10mA$	—	0.1	0.25	V
Base-Emitter Saturation Voltage	$V_{BE(sat)}$	$I_C = 100mA, I_B = 10mA$	—	—	1.0	V
Transition Frequency	f_T	$V_{CE} = 10V, I_C = 1mA$	80	—	—	MHz
Collector Output Capacitance	C_{ob}	$V_{CB} = 10V, I_E = 0, f = 1MHz$	—	2.0	3.5	pF
Base Intrinsic Resistance	$r_{bb'}$	$V_{CE} = 10V, I_E = -1mA, f = 30MHz$	—	50	—	Ω
Noise Figure	NF	$V_{CE} = 6V, I_C = 0.1mA, f = 1kHz, R_G = 10k\Omega$	—	1.0	10	dB

Note : h_{FE} Classification 0 : 70~140 Y : 120~240 GR : 200~400 BL : 350~700

961001EAA2

● TOSHIBA is continually working to improve the quality and the reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to observe standards of safety, and to avoid situations in which a malfunction or failure of a TOSHIBA product could cause loss of human life, bodily injury or damage to property. In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent products specifications. Also, please keep in mind the precautions and conditions set forth in the TOSHIBA Semiconductor Reliability Handbook.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Transistors

NPN Silicon

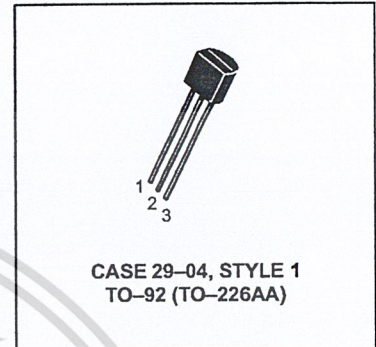
MPS2369

MPS2369A*

*ON Semiconductor Preferred Device

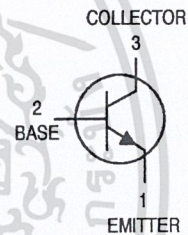
MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector–Emitter Voltage	V_{CEO}	15	Vdc
Collector–Emitter Voltage	V_{CES}	40	Vdc
Collector–Base Voltage	V_{CBO}	40	Vdc
Emitter–Base Voltage	V_{EBO}	4.5	Vdc
Collector Current — Continuous	I_C	200	mA _{dc}
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625 5.0	mW mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	$^\circ\text{C}$



THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C}/\text{W}$



ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector–Emitter Breakdown Voltage ⁽¹⁾ ($I_C = 10 \text{ mA}_{dc}, I_B = 0$)	MPS2369A	15	—	—	Vdc
Collector–Emitter Breakdown Voltage ($I_C = 10 \mu\text{A}_{dc}, V_{BE} = 0$)	MPS2369,A	40	—	—	Vdc
Collector–Base Breakdown Voltage ($I_C = 10 \mu\text{A}_{dc}, I_E = 0$)	MPS2369,A	40	—	—	Vdc
Emitter–Base Breakdown Voltage ($I_E = 10 \mu\text{A}_{dc}, I_C = 0$)	MPS2369,A	4.5	—	—	Vdc
Collector Cutoff Current ($V_{CB} = 20 \text{ Vdc}, I_E = 0$) ($V_{CB} = 20 \text{ Vdc}, I_E = 0, T_A = 125^\circ\text{C}$)	MPS2369,A	—	—	0.4 30	μA_{dc}
Collector Cutoff Current ($V_{CE} = 20 \text{ Vdc}, V_{BE} = 0$)	MPS2369,A	—	—	0.4	μA_{dc}

1. Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2.0\%$.

Preferred devices are ON Semiconductor recommended choices for future use and best overall value.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MPS2369 MPS2369A

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted) (Continued)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

ON CHARACTERISTICS

DC Current Gain ⁽¹⁾ ($I_C = 10\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$) ($I_C = 10\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$, $T_A = -55^\circ\text{C}$) ($I_C = 10\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$) ($I_C = 10\text{ mAdc}$, $V_{CE} = 0.35\text{ Vdc}$) ($I_C = 10\text{ mAdc}$, $V_{CE} = 0.35\text{ Vdc}$, $T_A = -55^\circ\text{C}$) ($I_C = 30\text{ mAdc}$, $V_{CE} = 0.4\text{ Vdc}$) ($I_C = 100\text{ mAdc}$, $V_{CE} = 2.0\text{ Vdc}$) ($I_C = 100\text{ mAdc}$, $V_{CE} = 1.0\text{ Vdc}$)	MPS2369A MPS2369 MPS2369 MPS2369A MPS2369A MPS2369A MPS2369 MPS2369A	h_{FE}	— 20 40 40 20 30 20 20	— — — — — — — —	120 — 120 — — — — —	—
Collector–Emitter Saturation Voltage ⁽¹⁾ ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$, $T_A = +125^\circ\text{C}$) ($I_C = 30\text{ mAdc}$, $I_B = 3.0\text{ mAdc}$) ($I_C = 100\text{ mAdc}$, $I_B = 10\text{ mAdc}$)	MPS2369 MPS2369A MPS2369A MPS2369A MPS2369A	$V_{CE(sat)}$	— — — — —	— — — — —	0.25 0.20 0.30 0.25 0.50	Vdc
Base–Emitter Saturation Voltage ⁽¹⁾ ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$) ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$, $T_A = +125^\circ\text{C}$) ($I_C = 10\text{ mAdc}$, $I_B = 1.0\text{ mAdc}$, $T_A = -55^\circ\text{C}$) ($I_C = 30\text{ mAdc}$, $I_B = 3.0\text{ mAdc}$) ($I_C = 100\text{ mAdc}$, $I_B = 10\text{ mAdc}$)	MPS2369 MPS2369A MPS2369A MPS2369A MPS2369A	$V_{BE(sat)}$	0.7 0.5 — — —	— — — — —	0.85 — 1.02 1.15 1.60	Vdc

SMALL–SIGNAL CHARACTERISTICS

Output Capacitance ($V_{CB} = 5.0\text{ Vdc}$, $I_E = 0$, $f = 1.0\text{ MHz}$)	MPS2369,A	C_{obo}	—	—	4.0	pF
Small–Signal Current Gain ($I_C = 10\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f = 100\text{ MHz}$)	MPS2369,A	h_{fe}	5.0	—	—	—

SWITCHING CHARACTERISTICS

Storage Time ($I_{B1} = I_{B2} = I_C = 10\text{ mAdc}$) (Figure 3)	MPS2369,A	t_s	—	5.0	13	ns
Turn–On Time ($V_{CC} = 3.0\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = 3.0\text{ mAdc}$) (Figure 1)	MPS2369,A	t_{on}	—	8.0	12	ns
Turn–Off Time ($V_{CC} = 3.0\text{ Vdc}$, $I_C = 10\text{ mAdc}$, $I_{B1} = 3.0\text{ mAdc}$, $I_{B2} = 1.5\text{ mAdc}$) (Figure 2)	MPS2369,A	t_{off}	—	10	18	ns

1. Pulse Test: Pulse Width $\leq 300\ \mu\text{s}$, Duty Cycle $\leq 2.0\%$.

MPS2369 MPS2369A

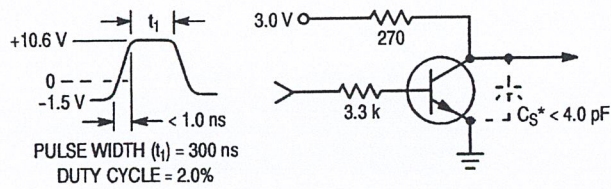


Figure 1. t_{on} Circuit

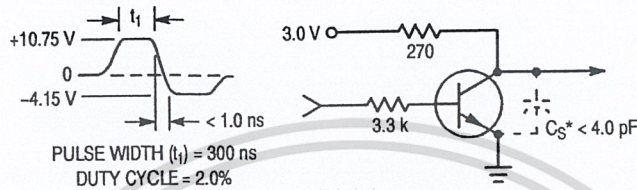


Figure 2. t_{off} Circuit

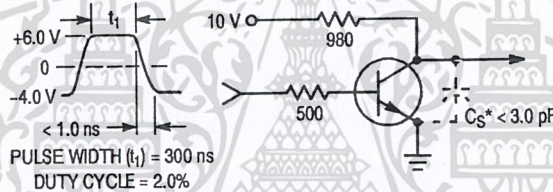


Figure 3. Storage Test Circuit

*Total shunt capacitance of test jig and connectors.

LM111/LM211/LM311 Voltage Comparator

General Description

The LM111, LM211 and LM311 are voltage comparators that have input currents nearly a thousand times lower than devices like the LM106 or LM710. They are also designed to operate over a wider range of supply voltages: from standard $\pm 15V$ op amp supplies down to the single 5V supply used for IC logic. Their output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, they can drive lamps or relays, switching voltages up to 50V at currents as high as 50 mA.

Both the inputs and the outputs of the LM111, LM211 or the LM311 can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM106 and LM710 (200 ns response time vs

40 ns) the devices are also much less prone to spurious oscillations. The LM111 has the same pin configuration as the LM106 and LM710.

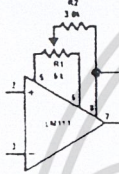
The LM211 is identical to the LM111, except that its performance is specified over a $-25^{\circ}C$ to $+85^{\circ}C$ temperature range instead of $-55^{\circ}C$ to $+125^{\circ}C$. The LM311 has a temperature range of $0^{\circ}C$ to $+70^{\circ}C$.

Features

- Operates from single 5V supply
- Input current: 150 nA max. over temperature
- Offset current: 20 nA max. over temperature
- Differential input voltage range: $\pm 30V$
- Power consumption: 135 mW at $\pm 15V$

Typical Applications**

Offset Balancing

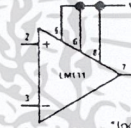


Strobing



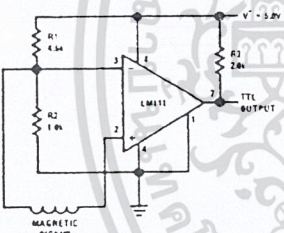
**Note: Pin connections shown on schematic diagram and typical applications are for HO8 metal can package.

Increasing Input Stage Current*

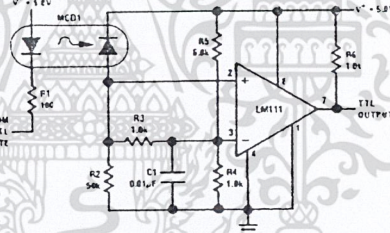


*Increases typical common mode slew from $7.0V/\mu s$ to $1.8V/\mu s$.

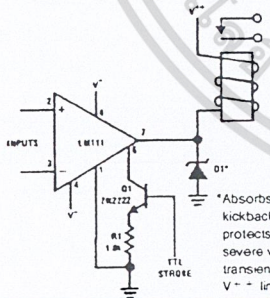
Detector for Magnetic Transducer



Digital Transmission Isolator



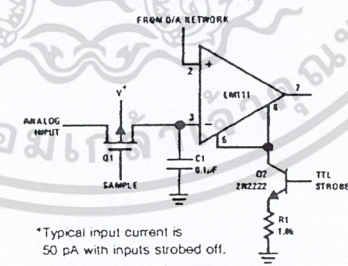
Relay Driver with Strobe



*Absorbs inductive kickback of relay and protects IC from severe voltage transients on V^- line.

Note: Do Not Ground Strobe Pin.

Strobing off Both Input* and Output Stages



*Typical input current is 50 pA with inputs strobed off.

Note: Do Not Ground Strobe Pin.

TL/H/5704-1

Absolute Maximum Ratings for the LM111/LM211

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 7)

Total Supply Voltage (V_{B4})	36V
Output to Negative Supply Voltage (V_{74})	50V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 1)	$\pm 15V$
Output Short Circuit Duration	10 sec
Operating Temperature Range LM111	$-55^{\circ}C$ to $125^{\circ}C$
LM211	$-25^{\circ}C$ to $85^{\circ}C$

Lead Temperature (Soldering, 10 sec)	$260^{\circ}C$
Voltage at Strobe Pin	$V^{+} - 5V$
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	$260^{\circ}C$
Small Outline Package	
Vapor Phase (60 seconds)	$215^{\circ}C$
Infrared (15 seconds)	$220^{\circ}C$
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD Rating (Note 8)	300V

Electrical Characteristics for the LM111 and LM211 (Note 3)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^{\circ}C$, $R_S \leq 50k$		0.7	3.0	mV
Input Offset Current	$T_A = 25^{\circ}C$		4.0	10	nA
Input Bias Current	$T_A = 25^{\circ}C$		60	100	nA
Voltage Gain	$T_A = 25^{\circ}C$	40	200		V/mV
Response Time (Note 5)	$T_A = 25^{\circ}C$		200		ns
Saturation Voltage	$V_{IN} \leq -5$ mV, $I_{OUT} = 50$ mA $T_A = 25^{\circ}C$		0.75	1.5	V
Strobe ON Current (Note 6)	$T_A = 25^{\circ}C$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 5$ mV, $V_{OUT} = 35V$ $T_A = 25^{\circ}C$, $I_{STROBE} = 3$ mA		0.2	10	nA
Input Offset Voltage (Note 4)	$R_S \leq 50$ k			4.0	mV
Input Offset Current (Note 4)				20	nA
Input Bias Current				150	nA
Input Voltage Range	$V^{+} = 15V$, $V^{-} = -15V$, Pin 7 Pull-Up May Go To 5V	-14.5	13.8, 14.7	13.0	V
Saturation Voltage	$V^{+} \geq 4.5V$, $V^{-} = 0$ $V_{IN} \leq -6$ mV, $I_{OUT} \leq 8$ mA		0.23	0.4	V
Output Leakage Current	$V_{IN} \geq 5$ mV, $V_{OUT} = 35V$		0.1	0.5	μA
Positive Supply Current	$T_A = 25^{\circ}C$		5.1	6.0	mA
Negative Supply Current	$T_A = 25^{\circ}C$		4.1	5.0	mA

Note 1: This rating applies for ± 15 supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LM111 is $150^{\circ}C$, while that of the LM211 is $110^{\circ}C$. For operating at elevated temperatures, devices in the HOB package must be derated based on a thermal resistance of $165^{\circ}C/W$, junction to ambient, or $20^{\circ}C/W$, junction to case. The thermal resistance of the dual-in-line package is $110^{\circ}C/W$, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$ and Ground pin at ground, and $-55^{\circ}C \leq T_A \leq +125^{\circ}C$, unless otherwise stated. With the LM211, however, all temperature specifications are limited to $-25^{\circ}C \leq T_A \leq +85^{\circ}C$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 6: This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Note 7: Refer to RETS111X for the LM111H, LM111J and LM111J-8 military specifications.

Note 8: Human body model, 1.5 k Ω in series with 100 pF.

Absolute Maximum Ratings for the LM311

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Total Supply Voltage (V_{S4})	36V
Output to Negative Supply Voltage (V_{74})	40V
Ground to Negative Supply Voltage (V_{14})	30V
Differential Input Voltage	$\pm 30V$
Input Voltage (Note 1)	$\pm 15V$
Power Dissipation (Note 2)	500 mW
ESD Rating (Note 7)	300V

Output Short Circuit Duration	10 sec
Operating Temperature Range	0° to $70^\circ C$
Storage Temperature Range	$-65^\circ C$ to $150^\circ C$
Lead Temperature (soldering, 10 sec)	$260^\circ C$
Voltage at Strobe Pin	$V^+ - 5V$
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	$260^\circ C$
Small Outline Package	
Vapor Phase (60 seconds)	$215^\circ C$
Infrared (15 seconds)	$220^\circ C$

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics for the LM311 (Note 3)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^\circ C, R_S \leq 50k$		2.0	7.5	mV
Input Offset Current (Note 4)	$T_A = 25^\circ C$		6.0	50	nA
Input Bias Current	$T_A = 25^\circ C$		100	250	nA
Voltage Gain	$T_A = 25^\circ C$	40	200		V/mV
Response Time (Note 5)	$T_A = 25^\circ C$		200		ns
Saturation Voltage	$V_{IN} \leq -10$ mV, $I_{OUT} = 50$ mA $T_A = 25^\circ C$		0.75	1.5	V
Strobe ON Current (Note 6)	$T_A = 25^\circ C$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 10$ mV, $V_{OUT} = 35V$ $T_A = 25^\circ C, I_{STROBE} = 3$ mA $V^- = Pin 1 = -5V$		0.2	50	nA
Input Offset Voltage (Note 4)	$R_S \leq 50k$			10	mV
Input Offset Current (Note 4)				70	nA
Input Bias Current				300	nA
Input Voltage Range		-14.5	13.8, -14.7	13.0	V
Saturation Voltage	$V^+ \geq 4.5V, V^- = 0$ $V_{IN} \leq -10$ mV, $I_{OUT} \leq 8$ mA		0.23	0.4	V
Positive Supply Current	$T_A = 25^\circ C$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^\circ C$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LM311 is $110^\circ C$. For operating at elevated temperature, devices in the HO8 package must be derated based on a thermal resistance of $165^\circ C/W$, junction to ambient, or $20^\circ C/W$, junction to case. The thermal resistance of the dual-in-line package is $100^\circ C/W$, junction to ambient.

Note 3: These specifications apply for $V_S = \pm 15V$ and Pin 1 at ground, and $0^\circ C < T_A < 70^\circ C$, unless otherwise specified. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.

Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

Note 6: This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Note 7: Human body model, 1.5 k Ω in series with 100 pF.

Application Hints

CIRCUIT TECHNIQUES FOR AVOIDING OSCILLATIONS IN COMPARATOR APPLICATIONS

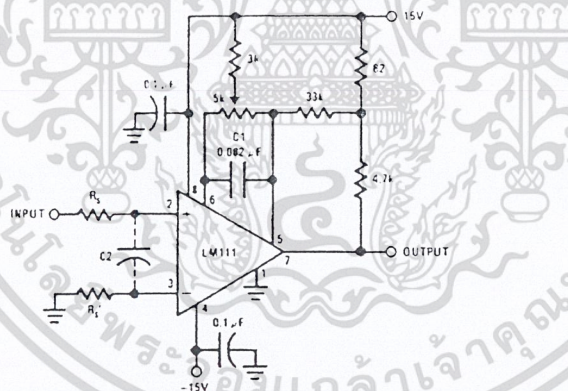
When a high-speed comparator such as the LM111 is used with fast input signals and low source impedances, the output response will normally be fast and stable, assuming that the power supplies have been bypassed (with 0.1 μF disc capacitors), and that the output signal is routed well away from the inputs (pins 2 and 3) and also away from pins 5 and 6.

However, when the input signal is a voltage ramp or a slow sine wave, or if the signal source impedance is high (1 $\text{k}\Omega$ to 100 $\text{k}\Omega$), the comparator may burst into oscillation near the crossing-point. This is due to the high gain and wide bandwidth of comparators like the LM111. To avoid oscillation or instability in such a usage, several precautions are recommended, as shown in Figure 1 below.

1. The trim pins (pins 5 and 6) act as unwanted auxiliary inputs. If these pins are not connected to a trim-pot, they should be shorted together. If they are connected to a trim-pot, a 0.01 μF capacitor C1 between pins 5 and 6 will minimize the susceptibility to AC coupling. A smaller capacitor is used if pin 5 is used for positive feedback as in Figure 1.
2. Certain sources will produce a cleaner comparator output waveform if a 100 pF to 1000 pF capacitor C2 is connected directly across the input pins.
3. When the signal source is applied through a resistive network, R_S , it is usually advantageous to choose an R_S of substantially the same value, both for DC and for dynamic (AC) considerations. Carbon, tin-oxide, and metal-film resistors have all been used successfully in comparator input circuitry. Inductive wirewound resistors are not suitable.

4. When comparator circuits use input resistors (eg. summing resistors), their value and placement are particularly important. In all cases the body of the resistor should be close to the device or socket. In other words there should be very little lead length or printed-circuit foil run between comparator and resistor to radiate or pick up signals. The same applies to capacitors, pots, etc. For example, if $R_S = 10 \text{ k}\Omega$, as little as 5 inches of lead between the resistors and the input pins can result in oscillations that are very hard to damp. Twisting these input leads tightly is the only (second best) alternative to placing resistors close to the comparator.

5. Since feedback to almost any pin of a comparator can result in oscillation, the printed-circuit layout should be engineered thoughtfully. Preferably there should be a groundplane under the LM111 circuitry, for example, one side of a double-layer circuit card. Ground foil (or, positive supply or negative supply foil) should extend between the output and the inputs, to act as a guard. The foil connections for the inputs should be as small and compact as possible, and should be essentially surrounded by ground foil on all sides, to guard against capacitive coupling from any high-level signals (such as the output). If pins 5 and 6 are not used, they should be shorted together. If they are connected to a trim-pot, the trim-pot should be located, at most, a few inches away from the LM111, and the 0.01 μF capacitor should be installed. If this capacitor cannot be used, a shielding printed-circuit foil may be advisable between pins 6 and 7. The power supply bypass capacitors should be located within a couple inches of the LM111. (Some other comparators require the power-supply bypass to be located immediately adjacent to the comparator.)



Pin connections shown are for LM111H in the H08 hermetic package

TL/H/5704-29

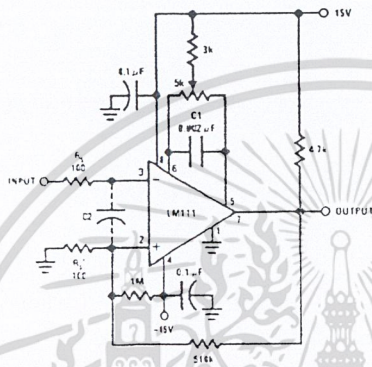
FIGURE 1. Improved Positive Feedback

Application Hints (Continued)

6. It is a standard procedure to use hysteresis (positive feedback) around a comparator, to prevent oscillation, and to avoid excessive noise on the output because the comparator is a good amplifier for its own noise. In the circuit of *Figure 2*, the feedback from the output to the positive input will cause about 3 mV of hysteresis. However, if R_S is larger than 100Ω , such as $50\text{ k}\Omega$, it would not be reasonable to simply increase the value of the positive feedback resistor above $510\text{ k}\Omega$. The circuit of *Figure 3* could be used, but it is rather awkward. See the notes in paragraph 7 below.
7. When both inputs of the LM111 are connected to active signals, or if a high-impedance signal is driving the positive input of the LM111 so that positive feedback would be disruptive, the circuit of *Figure 1* is ideal. The positive

feedback is to pin 5 (one of the offset adjustment pins). It is sufficient to cause 1 to 2 mV hysteresis and sharp transitions with input triangle waves from a few Hz to hundreds of kHz. The positive-feedback signal across the 82Ω resistor swings 240 mV below the positive supply. This signal is centered around the nominal voltage at pin 5, so this feedback does not add to the V_{OS} of the comparator. As much as 8 mV of V_{OS} can be trimmed out, using the 5 k Ω pot and 3 k Ω resistor as shown.

8. These application notes apply specifically to the LM111, LM211, LM311, and LF111 families of comparators, and are applicable to all high-speed comparators in general, (with the exception that not all comparators have trim pins).



Pin connections shown are for LM111H in the HOB hermetic package.

FIGURE 2. Conventional Positive Feedback

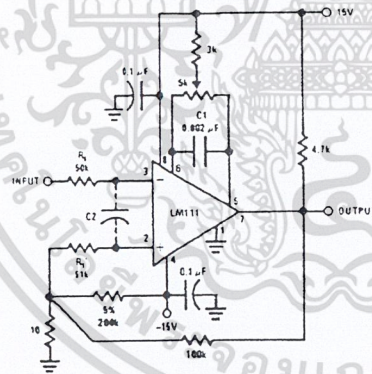


FIGURE 3. Positive Feedback with High Source Resistance



Complementary Silicon Plastic Power Transistors

... designed for use in general purpose amplifier and switching applications.

- Collector–Emitter Saturation Voltage —
 $V_{CE(sat)} = 1.5 \text{ Vdc (Max) @ } I_C$
 $= 6.0 \text{ Adc}$
- Collector–Emitter Sustaining Voltage —
 $V_{CEO(sus)} = 60 \text{ Vdc (Min) — TIP41A, TIP42A}$
 $= 80 \text{ Vdc (Min) — TIP41B, TIP42B}$
 $= 100 \text{ Vdc (Min) — TIP41C, TIP42C}$
- High Current Gain — Bandwidth Product
 $f_T = 3.0 \text{ MHz (Min) @ } I_C$
 $= 500 \text{ mAdc}$
- Compact TO–220 AB Package

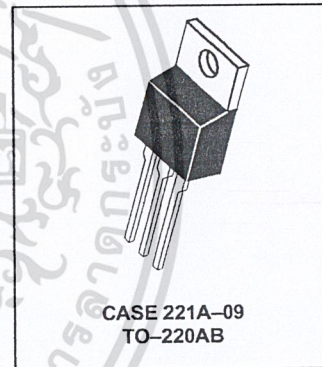
NPN
TIP41A
TIP41B*
TIP41C*
PNP
TIP42A
TIP42B*
TIP42C*

*ON Semiconductor Preferred Device

6 AMPERE
POWER TRANSISTORS
COMPLEMENTARY
SILICON
60–80–100 VOLTS
65 WATTS

***MAXIMUM RATINGS**

Rating	Symbol	TIP41A TIP42A	TIP41B TIP42B	TIP41C TIP42C	Unit
Collector–Emitter Voltage	V_{CEO}	60	80	100	Vdc
Collector–Base Voltage	V_{CB}	60	80	100	Vdc
Emitter–Base Voltage	V_{EB}		5.0		Vdc
Collector Current — Continuous Peak	I_C		6 10		Adc
Base Current	I_B		2.0		Adc
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D		65 0.52		Watts W/ $^\circ\text{C}$
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D		2.0 0.016		Watts W/ $^\circ\text{C}$
Unclamped Inductive Load Energy (1)	E		62.5		mJ
Operating and Storage Junction Temperature Range	T_J, T_{stg}		–65 to +150		$^\circ\text{C}$



THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	62.5	$^\circ\text{C/W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.92	$^\circ\text{C/W}$

(1) $I_C = 2.5 \text{ A, L} = 20 \text{ mH, P.R.F.} = 10 \text{ Hz, } V_{CC} = 10 \text{ V, } R_{BE} = 100 \Omega$

Preferred devices are ON Semiconductor recommended choices for future use and best overall value.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIP41A TIP41B TIP41C TIP42A TIP42B TIP42C

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit	
OFF CHARACTERISTICS					
Collector–Emitter Sustaining Voltage (1) ($I_C = 30\text{ mAdc}$, $I_B = 0$)	TIP41A, TIP42A TIP41B, TIP42B TIP41C, TIP42C	$V_{CE(sus)}$	60 80 100	— — —	Vdc
Collector Cutoff Current ($V_{CE} = 30\text{ Vdc}$, $I_B = 0$) ($V_{CE} = 60\text{ Vdc}$, $I_B = 0$)	TIP41A, TIP42A TIP41B, TIP41C TIP42B, TIP42C	I_{CEO}	— — —	0.7 0.7 0.7	mAdc
Collector Cutoff Current ($V_{CE} = 60\text{ Vdc}$, $V_{EB} = 0$) ($V_{CE} = 80\text{ Vdc}$, $V_{EB} = 0$) ($V_{CE} = 100\text{ Vdc}$, $V_{EB} = 0$)	TIP41A, TIP42A TIP41B, TIP42B TIP41C, TIP42C	I_{CES}	— — —	400 400 400	μAdc
Emitter Cutoff Current ($V_{BE} = 5.0\text{ Vdc}$, $I_C = 0$)		I_{EBO}	—	1.0	mAdc
ON CHARACTERISTICS (1)					
DC Current Gain ($I_C = 0.3\text{ Adc}$, $V_{CE} = 4.0\text{ Vdc}$) ($I_C = 3.0\text{ Adc}$, $V_{CE} = 4.0\text{ Vdc}$)		h_{FE}	30 15	— 75	—
Collector–Emitter Saturation Voltage ($I_C = 6.0\text{ Adc}$, $I_B = 600\text{ mAdc}$)		$V_{CE(sat)}$	—	1.5	Vdc
Base–Emitter On Voltage ($I_C = 6.0\text{ Adc}$, $V_{CE} = 4.0\text{ Vdc}$)		$V_{BE(on)}$	—	2.0	Vdc
DYNAMIC CHARACTERISTICS					
Current–Gain — Bandwidth Product ($I_C = 500\text{ mAdc}$, $V_{CE} = 10\text{ Vdc}$, $f_{test} = 1.0\text{ MHz}$)		f_T	3.0	—	MHz
Small–Signal Current Gain ($I_C = 0.5\text{ Adc}$, $V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$)		h_{fe}	20	—	—

(1) Pulse Test: Pulse Width $\leq 300\ \mu\text{s}$, Duty Cycle $\leq 2.0\%$.

TIP41A TIP41B TIP41C TIP42A TIP42B TIP42C

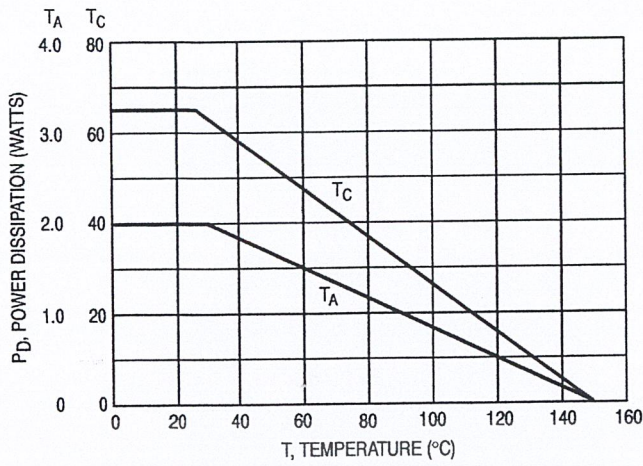


Figure 1. Power Derating

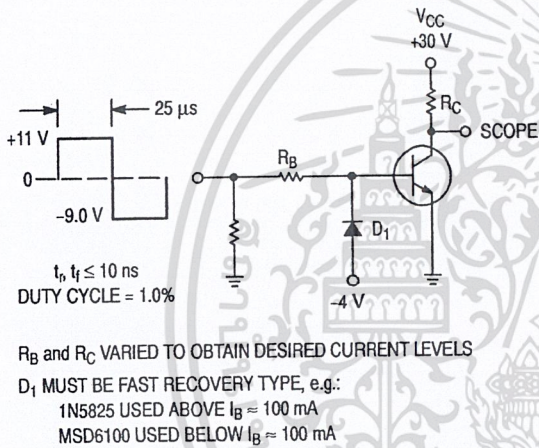


Figure 2. Switching Time Test Circuit

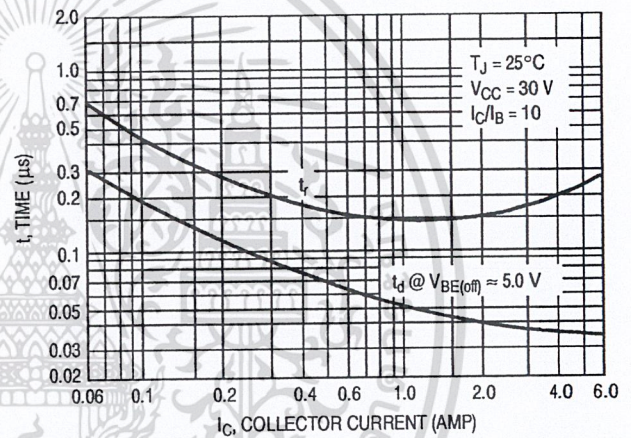


Figure 3. Turn-On Time

TIP41A TIP41B TIP41C TIP42A TIP42B TIP42C

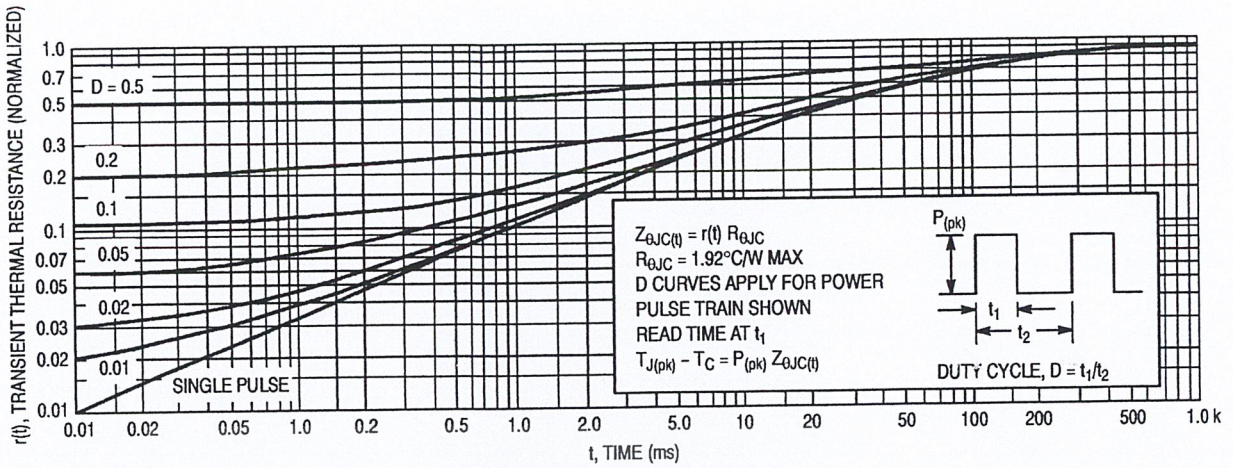


Figure 4. Thermal Response

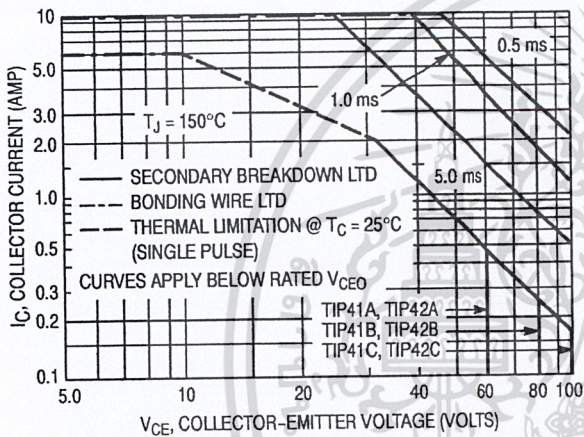


Figure 5. Active-Region Safe Operating Area

There are two limitations on the power handling ability of a transistor: average junction temperature and second breakdown. Safe operating area curves indicate $I_C - V_{CE}$ limits of the transistor that must be observed for reliable operation; i.e., the transistor must not be subjected to greater dissipation than the curves indicate.

The data of Figure 5 is based on $T_{J(pk)} = 150^{\circ}\text{C}$; T_C is variable depending on conditions. Second breakdown pulse limits are valid for duty cycles to 10% provided $T_{J(pk)} \leq 150^{\circ}\text{C}$. $T_{J(pk)}$ may be calculated from the data in Figure 4. At high case temperatures, thermal limitations will reduce the power that can be handled to values less than the limitations imposed by second breakdown.

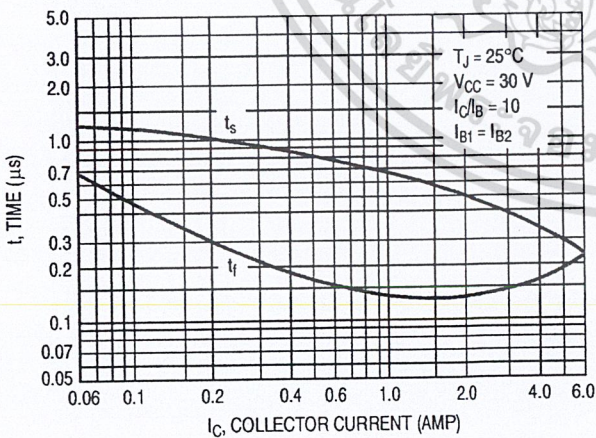


Figure 6. Turn-Off Time

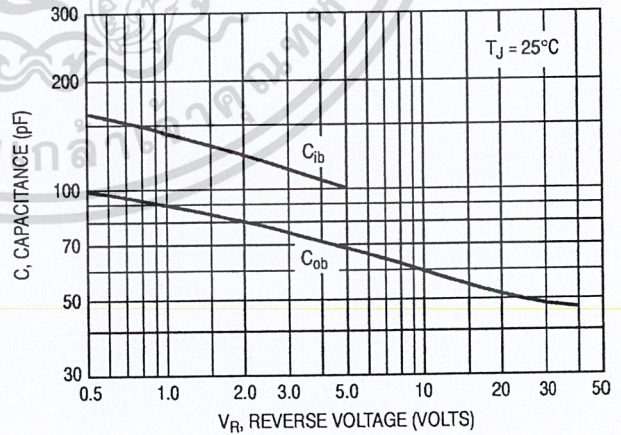


Figure 7. Capacitance

TIP41A TIP41B TIP41C TIP42A TIP42B TIP42C

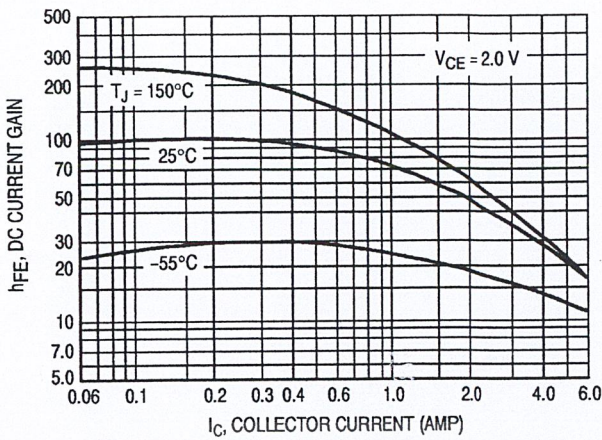


Figure 8. DC Current Gain

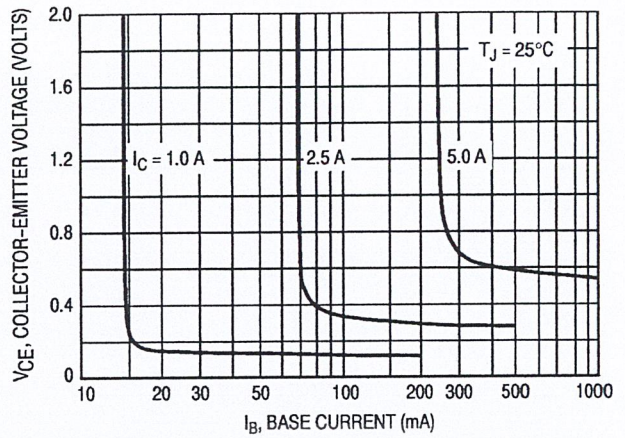


Figure 9. Collector Saturation Region

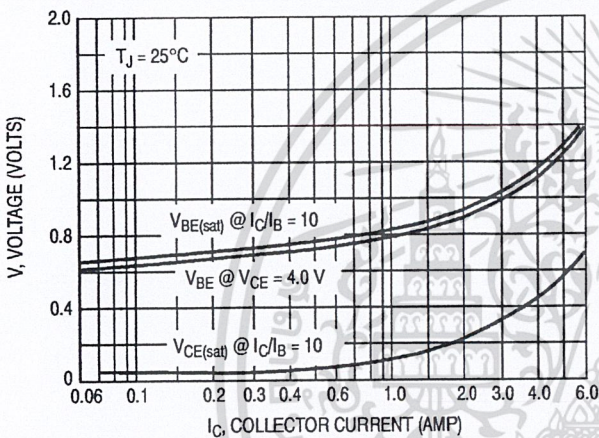


Figure 10. "On" Voltages

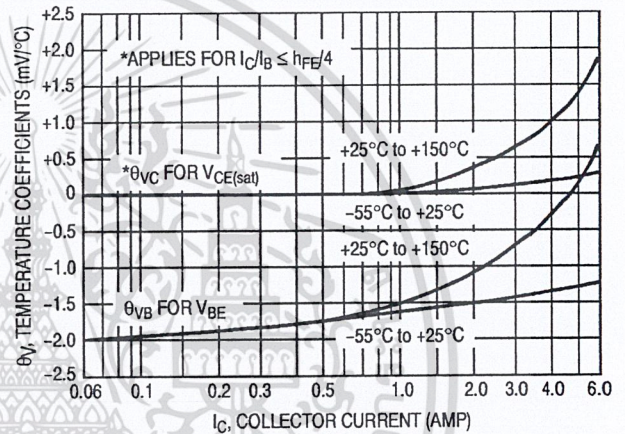


Figure 11. Temperature Coefficients

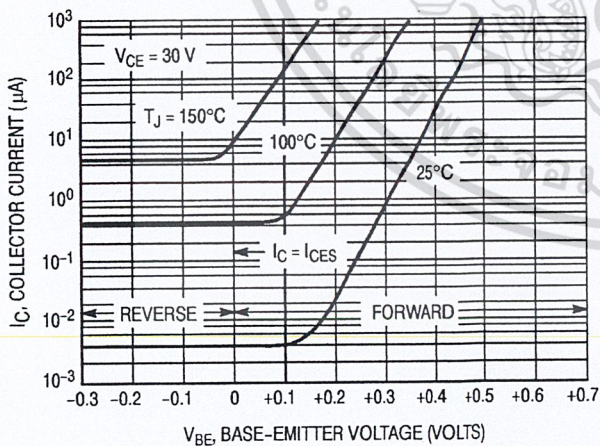


Figure 12. Collector Cut-Off Region

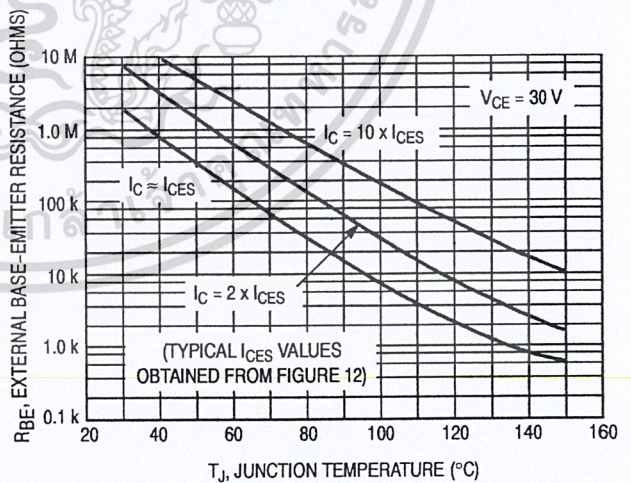


Figure 13. Effects of Base-Emitter Resistance

MUR120 Series

Preferred Devices

SWITCHMODE™ Power Rectifiers

MUR105, MUR110, MUR115, MUR120,
MUR130, MUR140, MUR160

... designed for use in switching power supplies, inverters and as free wheeling diodes, these state-of-the-art devices have the following features:

- Ultrafast 25, 50 and 75 Nanosecond Recovery Times
- 175°C Operating Junction Temperature
- Low Forward Voltage
- Low Leakage Current
- High Temperature Glass Passivated Junction
- Reverse Voltage to 600 Volts

Mechanical Characteristics:

- Case: Epoxy, Molded
- Weight: 0.4 gram (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead and Mounting Surface Temperature for Soldering Purposes: 220°C Max. for 10 Seconds, 1/16" from case
- Shipped in plastic bags, 1000 per bag
- Available Tape and Reeled, 5000 per reel, by adding a "RL" suffix to the part number
- Polarity: Cathode Indicated by Polarity Band
- Marking: MUR105, MUR110, MUR115, MUR120, MUR130, MUR140, MUR160

MAXIMUM RATINGS

Please See the Table on the Following Page



ON Semiconductor™

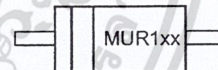
<http://onsemi.com>

ULTRAFAST RECTIFIERS
1.0 AMPERE
50-600 VOLTS



AXIAL LEAD
CASE 59-04
PLASTIC

MARKING DIAGRAM



MUR1 = Device Code
xx = Specific Device Code

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 2 of this data sheet.

Preferred devices are recommended choices for future use and best overall value.

MUR120 Series

MAXIMUM RATINGS

Rating	Symbol	MUR							Unit
		105	110	115	120	130	140	160	
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V_{RRM} V_{RWM} V_R	50	100	150	200	300	400	600	Volts
Average Rectified Forward Current (Square Wave Mounting Method #3 Per Note 2.)	$I_{F(AV)}$	1.0 @ $T_A = 130^\circ\text{C}$				1.0 @ $T_A = 120^\circ\text{C}$			Amps
Nonrepetitive Peak Surge Current (Surge applied at rated load conditions, halfwave, single phase, 60 Hz)	I_{FSM}	35							Amps
Operating Junction Temperature and Storage Temperature	T_J, T_{stg}	- 65 to +175							$^\circ\text{C}$

THERMAL CHARACTERISTICS

Maximum Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	See Note 2.	$^\circ\text{C/W}$
---	-----------------	-------------	--------------------

ELECTRICAL CHARACTERISTICS

Maximum Instantaneous Forward Voltage (Note 1.) ($I_F = 1.0$ Amp, $T_J = 150^\circ\text{C}$) ($I_F = 1.0$ Amp, $T_J = 25^\circ\text{C}$)	V_F	0.710 0.875	1.05 1.25	Volts
Maximum Instantaneous Reverse Current (Note 1.) (Rated dc Voltage, $T_J = 150^\circ\text{C}$) (Rated dc Voltage, $T_J = 25^\circ\text{C}$)	i_R	50 2.0	150 5.0	μA
Maximum Reverse Recovery Time ($I_F = 1.0$ Amp, $di/dt = 50$ Amp/ μs) ($I_F = 0.5$ Amp, $i_R = 1.0$ Amp, $I_{REC} = 0.25$ A)	t_{rr}	35 25	75 50	ns
Maximum Forward Recovery Time ($I_F = 1.0$ A, $di/dt = 100$ A/ μs , I_{REC} to 1.0 V)	t_{fr}	25	50	ns

1. Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$.

ORDERING INFORMATION

Device	Marking	Package	Shipping
MUR105	MUR105	Axial Lead	1000 Units/Bag
MUR105RL	MUR105	Axial Lead	5000 Units/Tape & Reel
MUR110	MUR110	Axial Lead	1000 Units/Bag
MUR110RL	MUR110	Axial Lead	5000 Units/Tape & Reel
MUR115	MUR115	Axial Lead	1000 Units/Bag
MUR115RL	MUR115	Axial Lead	5000 Units/Tape & Reel
MUR120	MUR120	Axial Lead	1000 Units/Bag
MUR120RL	MUR120	Axial Lead	5000 Units/Tape & Reel
MUR130	MUR130	Axial Lead	1000 Units/Bag
MUR130RL	MUR130	Axial Lead	5000 Units/Tape & Reel
MUR140	MUR140	Axial Lead	1000 Units/Bag
MUR140RL	MUR140	Axial Lead	5000 Units/Tape & Reel
MUR160	MUR160	Axial Lead	1000 Units/Bag
MUR160RL	MUR160	Axial Lead	5000 Units/Tape & Reel

<http://onsemi.com>

2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MUR120 Series

MUR105, MUR110, MUR115, MUR120

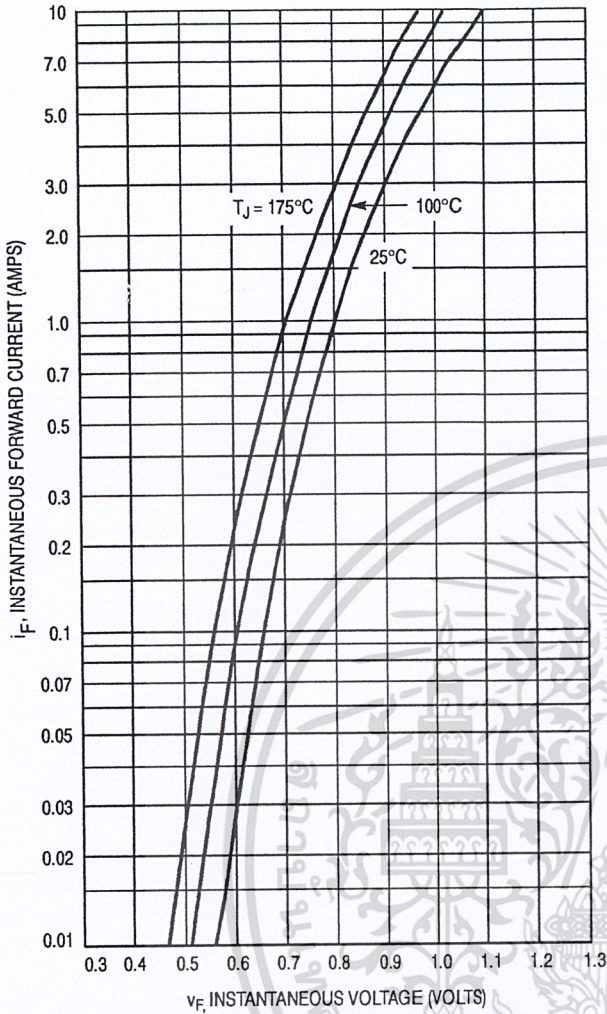


Figure 1. Typical Forward Voltage

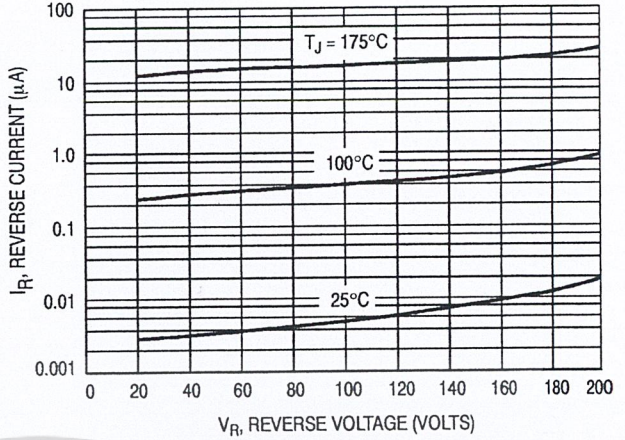


Figure 2. Typical Reverse Current*

* The curves shown are typical for the highest voltage device in the voltage grouping. Typical reverse current for lower voltage selections can be estimated from these same curves if V_R is sufficiently below rated V_R .

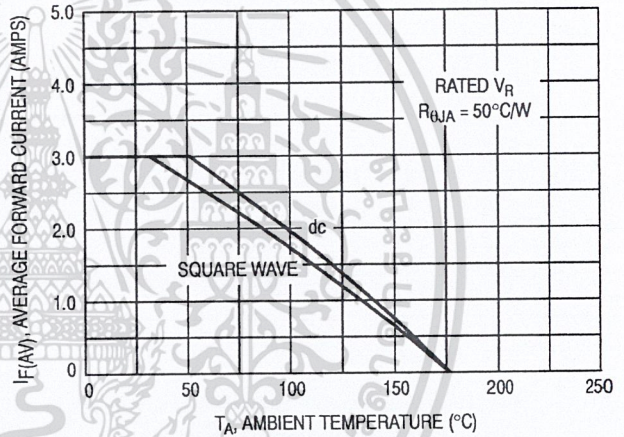


Figure 3. Current Derating (Mounting Method #3 Per Note 1)

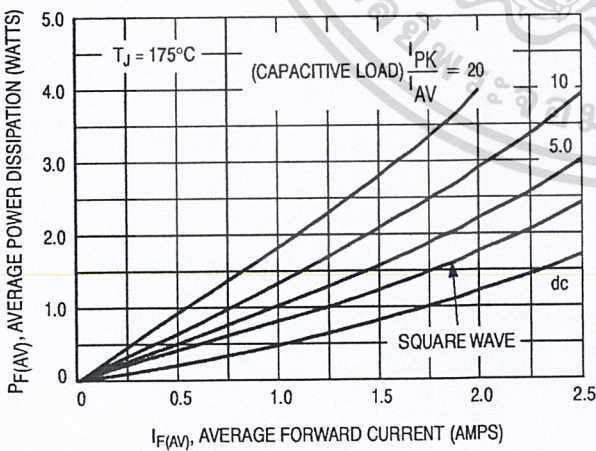


Figure 4. Power Dissipation

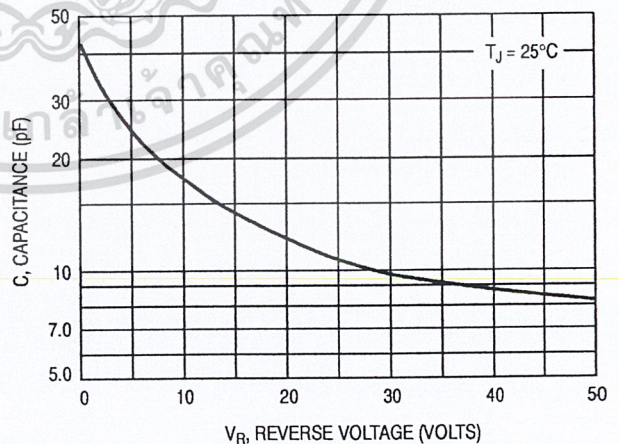


Figure 5. Typical Capacitance

MUR120 Series

MUR130, MUR140, MUR160

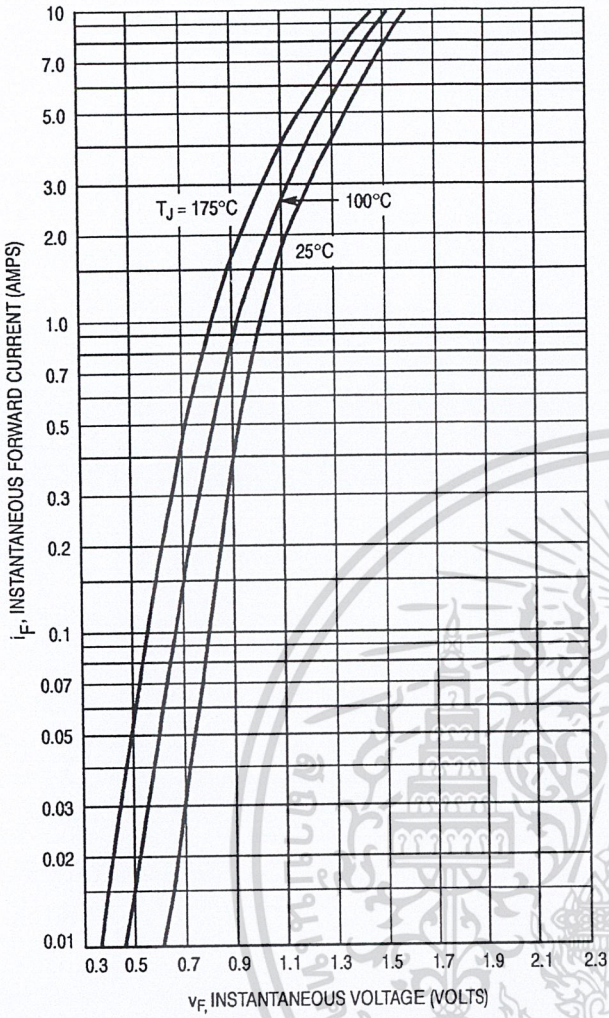


Figure 6. Typical Forward Voltage

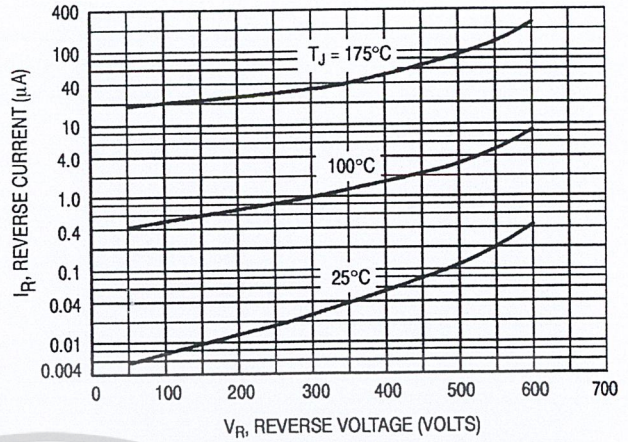


Figure 7. Typical Reverse Current*

* The curves shown are typical for the highest voltage device in the voltage grouping. Typical reverse current for lower voltage selections can be estimated from these same curves if V_R is sufficiently below rated V_R .

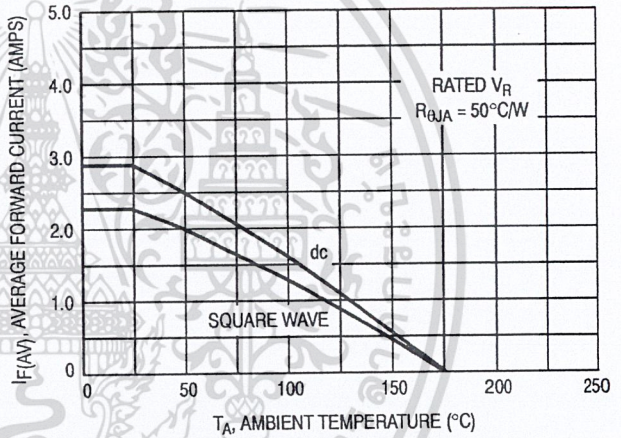


Figure 8. Current Derating (Mounting Method #3 Per Note 1)

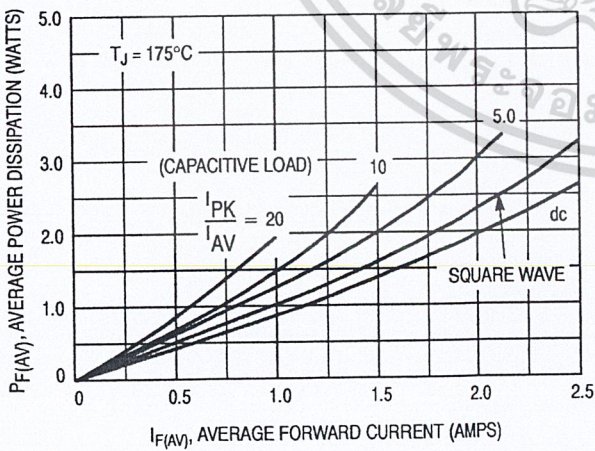


Figure 9. Power Dissipation

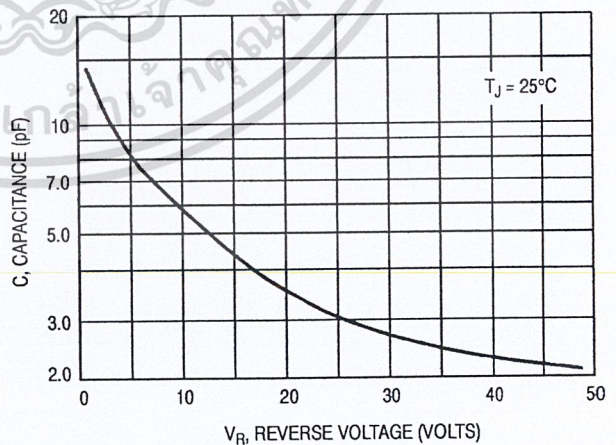
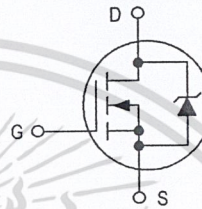


Figure 10. Typical Capacitance

Designer's™ Data Sheet
TMOS E-FET™
Power Field Effect Transistor
N-Channel Enhancement-Mode Silicon Gate

This advanced TMOS E-FET is designed to withstand high energy in the avalanche and commutation modes. The new energy efficient design also offers a drain-to-source diode with a fast recovery time. Designed for low voltage, high speed switching applications in power supplies, converters and PWM motor controls, these devices are particularly well suited for bridge circuits where diode speed and commutating safe operating areas are critical and offer additional safety margin against unexpected voltage transients.

- Designed to Eliminate the Need for External Zener Transient Suppressor — Absorbs High Energy in the Avalanche Mode
- Commutating Safe Operating Area (CSOA) Specified for Use in Half and Full Bridge Circuits
- Source-to-Drain Diode Recovery Time Comparable to a Discrete Fast Recovery Diode
- Diode is Characterized for Use in Bridge Circuits
- I_{DSS} and $V_{DS(on)}$ Specified at Elevated Temperature



MTP12N10E
Motorola Preferred Device

TMOS POWER FET
12 AMPERES
100 VOLTS
 $R_{DS(on)} = 0.16 \text{ OHM}$

CASE 221A-06, Style 5
TO-220AB

MAXIMUM RATINGS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DSS}	100	Vdc
Drain-Gate Voltage ($R_{GS} = 1.0 \text{ M}\Omega$)	V_{DGR}	100	Vdc
Gate-Source Voltage — Continuous	V_{GS}	± 20	Vdc
— Single Pulse ($t_p \leq 50 \mu\text{s}$)		± 40	
Drain Current — Continuous	I_D	12	Adc
— Single Pulse ($t_p \leq 10 \mu\text{s}$)	I_{DM}	30	
Total Power Dissipation @ $T_C = 25^\circ\text{C}$	P_D	79	Watts
Derate above 25°C		0.53	W/ $^\circ\text{C}$
Operating and Storage Temperature Range	T_J, T_{stg}	-55 to 175	$^\circ\text{C}$

UNCLAMPED DRAIN-TO-SOURCE AVALANCHE CHARACTERISTICS ($T_J \leq 175^\circ\text{C}$)

Single Pulse Drain-to-Source Avalanche Energy — Starting $T_J = 25^\circ\text{C}$ ($V_{DD} = 25 \text{ V}$, $V_{GS} = 10 \text{ V}$, $L = 4.03 \text{ mH}$, $R_G = 25 \Omega$, Peak $I_L = 12 \text{ A}$) (See Figures 15, 16 and 17)	EAS	290	mJ
---	-----	-----	----

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case	$R_{\theta JC}$	1.9	$^\circ\text{C}/\text{W}$
— Junction to Ambient	$R_{\theta JA}$	62.5	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 10 seconds	T_L	260	$^\circ\text{C}$

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

E-FET and Designer's are trademarks of Motorola, Inc. TMOS is a registered trademark of Motorola, Inc.

Preferred devices are Motorola recommended choices for future use and best overall value.

REV 1

© Motorola, Inc. 1996



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTP12N10E

ELECTRICAL CHARACTERISTICS (T_J = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Drain-to-Source Breakdown Voltage (V _{GS} = 0, I _D = 250 μAdc) Temperature Coefficient (positive)	V _{(BR)DSS}	100 —	— 110	— —	V _{dc} mV/°C
Zero Gate Voltage Drain Current (V _{DS} = 100 V, V _{GS} = 0) (V _{DS} = 100 V, V _{GS} = 0, T _J = 150°C)	I _{DSS}	— —	— —	10 100	μA
Gate-Body Leakage Current, Forward (V _{GSF} = 20 Vdc, V _{DS} = 0)	I _{GSSF}	—	—	100	nAdc
Gate-Body Leakage Current, Reverse (V _{GSR} = 20 Vdc, V _{DS} = 0)	I _{GSSR}	—	—	100	nAdc

ON CHARACTERISTICS*

Gate Threshold Voltage (V _{DS} = V _{GS} , I _D = 250 μAdc) Temperature Coefficient (negative)	V _{GS(th)}	2.0 —	3.0 6.0	4.0 —	V _{dc} mV/°C
Static Drain-Source On-Resistance (V _{GS} = 10 Vdc, I _D = 6.0 Adc)	R _{DS(on)}	—	0.125	0.16	Ohm
Drain-Source On-Voltage (V _{GS} = 10 Vdc) (I _D = 12 Adc) (I _D = 6.0 Adc, T _J = 150°C)	V _{DS(on)}	— —	1.5 1.4	2.4 1.92	V _{dc}
Forward Transconductance (V _{DS} ≥ 15 V, I _D = 6.0 A)	g _{FS}	4.0	5.0	—	mhos

DYNAMIC CHARACTERISTICS

Input Capacitance	(V _{DS} = 25 V, V _{GS} = 0, f = 1.0 MHz) See Figure 14	C _{iss}	—	600	—	pF
Reverse Transfer Capacitance		C _{rss}	—	70	—	
Output Capacitance		C _{oss}	—	230	—	

SWITCHING CHARACTERISTICS (T_J = 100°C)

Turn-On Delay Time	(V _{DD} = 50 V, I _D = 12 A, V _{GS} = 10 V, R _G = 12 Ω) See Figure 7	t _{d(on)}	—	10	—	ns
Rise Time		t _r	—	64	—	
Turn-Off Delay Time		t _{d(off)}	—	21	—	
Fall Time		t _f	—	30	—	
Gate Charge	(V _{DS} = 80 V, I _D = 12 A, V _{GS} = 10 Vdc) See Figures 5 and 6	Q _T	—	18	26	nC
		Q ₁	—	4.0	—	
		Q ₂	—	10	—	
		Q ₃	—	8.0	—	

SOURCE-DRAIN DIODE CHARACTERISTICS*

Forward On-Voltage (I _S = 12 A, V _{GS} = 0) (I _S = 12 A, V _{GS} = 0, T _J = 150°C)	V _{SD}	— —	1.0 0.83	2.5 —	V _{dc}
Reverse Recovery Time (I _S = 12 A, V _{GS} = 0, di _S /dt = 100 A/μs, V _R = 50 V)	t _{rr}	—	110	—	ns

INTERNAL PACKAGE INDUCTANCE

Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)	L _d	— —	3.5 4.5	— —	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad)	L _s	—	7.5	—	

* Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.

TYPICAL ELECTRICAL CHARACTERISTICS

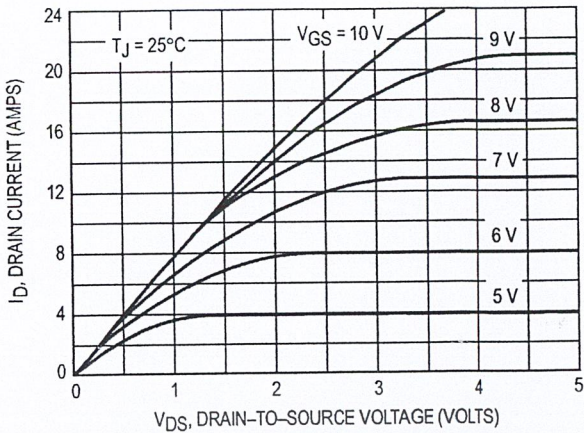


Figure 1. On-Region Characteristics

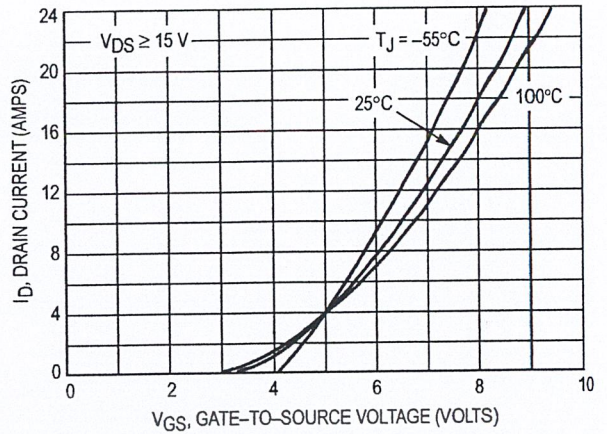


Figure 2. Transfer Characteristics

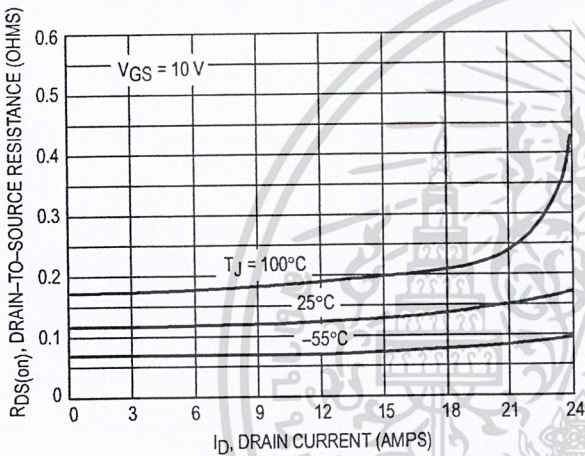


Figure 3. On-Resistance versus Drain Current

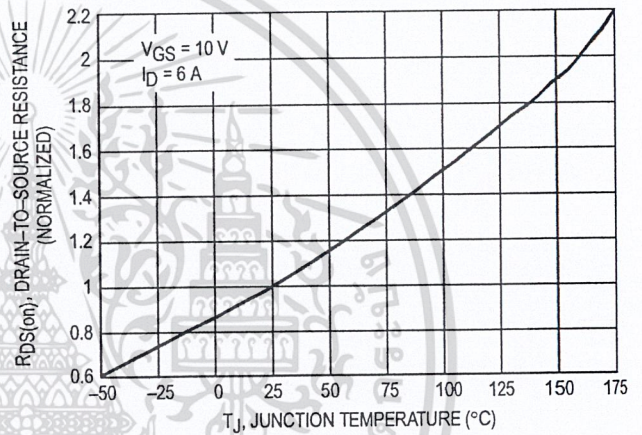


Figure 4. On-Resistance Variation with Temperature

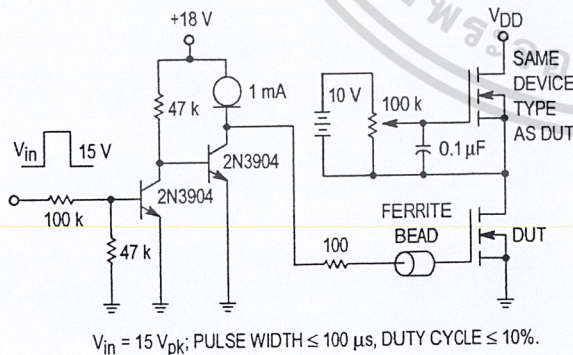


Figure 5. Gate Charge Test Circuit

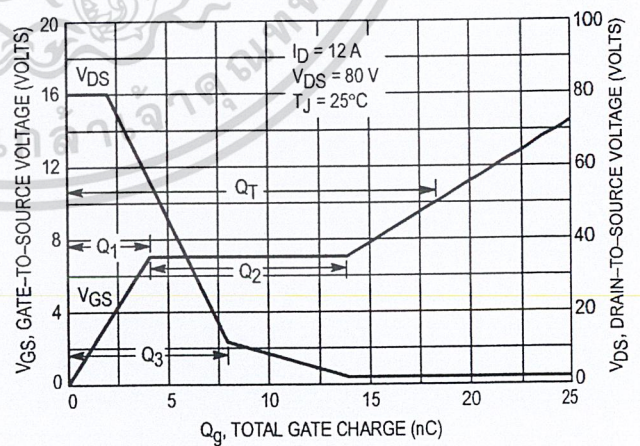


Figure 6. Gate-to-Source and Drain-to-Source Voltage versus Gate Charge

SAFE OPERATING AREA INFORMATION

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 175°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance—General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 9 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} and the breakdown voltage, BV_{DSS} . The switching SOA shown in Figure 9 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_{J(max)} - T_C}{R_{\theta JC}}$$

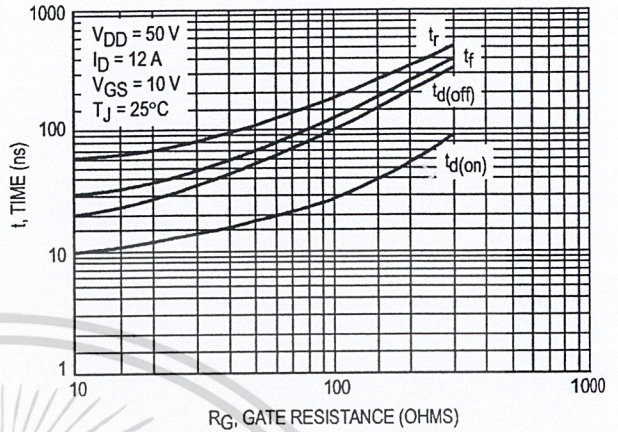


Figure 7. Resistive Switching Time versus Gate Resistance

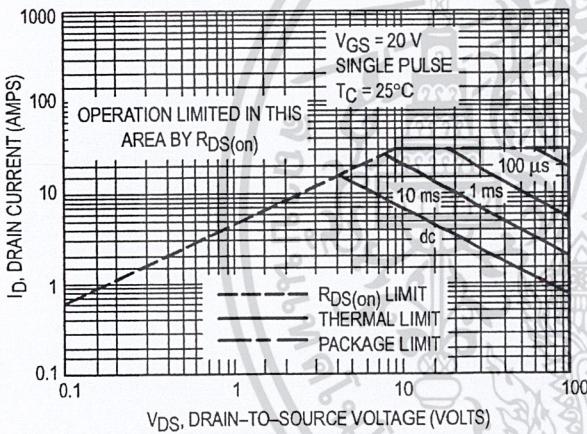


Figure 8. Maximum Rated Forward Biased Safe Operating Area

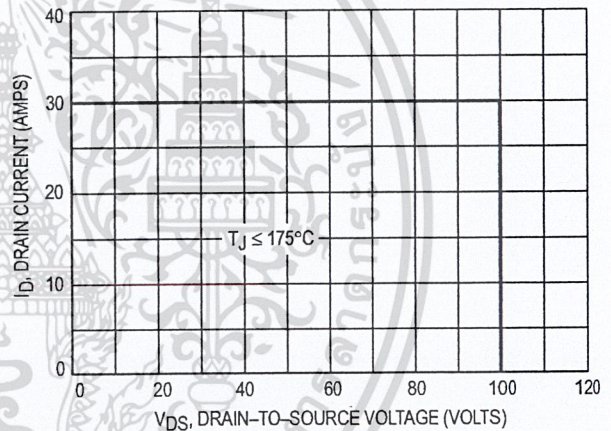


Figure 9. Maximum Rated Switching Safe Operating Area

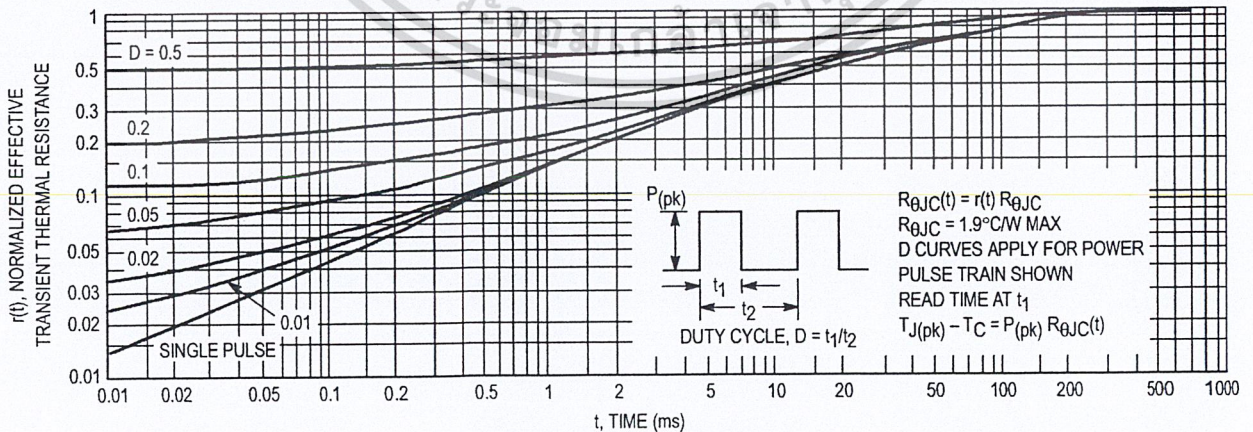


Figure 10. Thermal Response

MTP12N10E

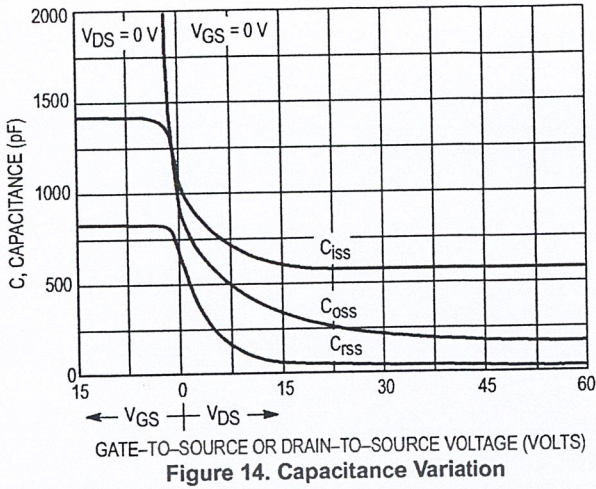


Figure 14. Capacitance Variation

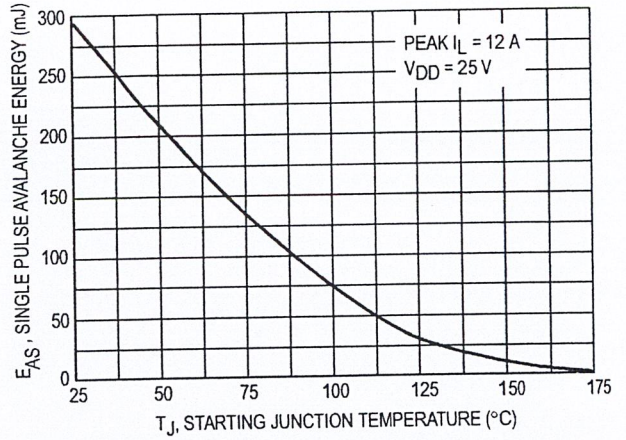


Figure 15. Maximum Avalanche Energy versus Starting Junction Temperature

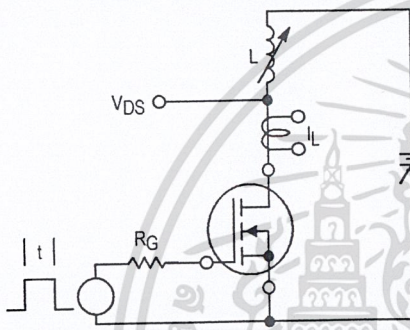


Figure 16. Unclamped Inductive Switching Test Circuit

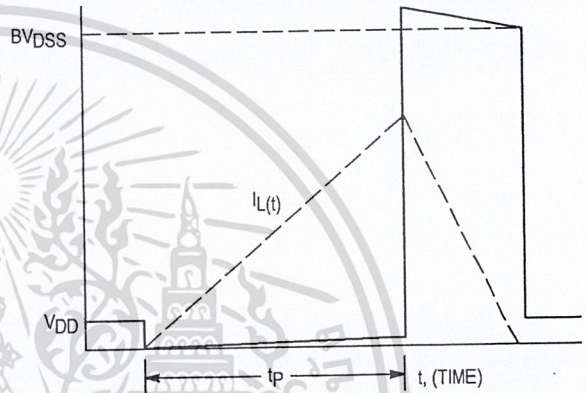


Figure 17. Unclamped Inductive Switching Waveforms

PACKAGE DIMENSIONS

NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1992.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.

STYLE 5:
PIN 1. GATE
2. DRAIN
3. SOURCE
4. DRAIN

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.570	0.620	14.48	15.75
B	0.380	0.405	9.66	10.28
C	0.160	0.190	4.07	4.82
D	0.025	0.035	0.64	0.88
F	0.142	0.147	3.61	3.73
G	0.095	0.105	2.42	2.66
H	0.110	0.155	2.80	3.93
J	0.018	0.025	0.46	0.64
K	0.500	0.562	12.70	14.27
L	0.045	0.060	1.15	1.52
N	0.190	0.210	4.83	5.33
Q	0.100	0.120	2.54	3.04
R	0.080	0.110	2.04	2.79
S	0.045	0.055	1.15	1.39
T	0.235	0.255	5.97	6.47
U	0.000	0.050	0.00	1.27
V	0.045	—	1.15	—
Z	—	0.080	—	2.04

CASE 221A-06 TO-220AB ISSUE Y

How to reach us:

USA / EUROPE: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE (602) 244-6609
INTERNET: http://Design-NET.com

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,
6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-8315

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MTP12N10E/D



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปโดยไม่ขออนุญาตจากทางบริษัทฯ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Designer's™ Data Sheet
Power Field Effect Transistor
P-Channel Enhancement-Mode Silicon Gate

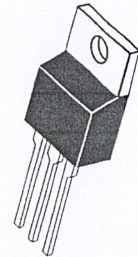
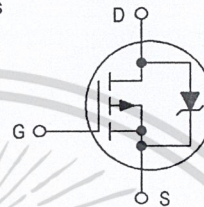
MTP12P10

This TMOS Power FET is designed for medium voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.



TMOS POWER FET
12 AMPERES
100 VOLTS
RDS(on) = 0.3 OHM

- Silicon Gate for Fast Switching Speeds — Switching Times Specified at 100°C
- Designer's Data — I_{DSS} , $V_{DS(on)}$, $V_{GS(th)}$ and SOA Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads



CASE 221A-06, Style 5
TO-220AB

MAXIMUM RATINGS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DSS}	100	Vdc
Drain-Gate Voltage ($R_{GS} = 1.0\text{ M}\Omega$)	V_{DGR}	100	Vdc
Gate-Source Voltage — Continuous	V_{GS}	± 20	Vdc
— Non-repetitive ($t_p \leq 50\ \mu\text{s}$)	V_{GSM}	± 40	Vpk
Drain Current — Continuous	I_D	12	Adc
— Pulsed	I_{DM}	28	
Total Power Dissipation	P_D	75	Watts
Derate above 25°C		0.6	W/ $^\circ\text{C}$
Operating and Storage Temperature Range	T_J, T_{stg}	-65 to 150	$^\circ\text{C}$

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case	$R_{\theta JC}$	1.67	$^\circ\text{C/W}$
— Junction to Ambient	$R_{\theta JA}$	62.5	
Maximum Lead Temperature for Soldering Purposes, 1/8" from case for 10 seconds	T_L	260	$^\circ\text{C}$

Designer's Data for "Worst Case" Conditions — The Designer's Data Sheet permits the design of most circuits entirely from the information presented. SOA Limit curves — representing boundaries on device characteristics — are given to facilitate "worst case" design.

Designer's is a trademark of Motorola, Inc.

REV 1

© Motorola, Inc. 1996



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MTP12P10

ELECTRICAL CHARACTERISTICS (T_J = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit	
OFF CHARACTERISTICS					
Drain–Source Breakdown Voltage (V _{GS} = 0, I _D = 0.25 mA)	V _{(BR)DSS}	100	—	Vdc	
Zero Gate Voltage Drain Current (V _{DS} = Rated V _{DSS} , V _{GS} = 0) (V _{DS} = Rated V _{DSS} , V _{GS} = 0, T _J = 125°C)	I _{DSS}	— —	10 100	μAdc	
Gate–Body Leakage Current, Forward (V _{GSF} = 20 Vdc, V _{DS} = 0)	I _{GSSF}	—	100	nAdc	
Gate–Body Leakage Current, Reverse (V _{GSR} = 20 Vdc, V _{DS} = 0)	I _{GSSR}	—	100	nAdc	
ON CHARACTERISTICS*					
Gate Threshold Voltage (V _{DS} = V _{GS} , I _D = 1.0 mA) T _J = 100°C	V _{GS(th)}	2.0 1.5	4.5 4.0	Vdc	
Static Drain–Source On–Resistance (V _{GS} = 10 Vdc, I _D = 6.0 Adc)	R _{DS(on)}	—	0.3	Ohm	
Drain–Source On–Voltage (V _{GS} = 10 V) (I _D = 12 Adc) (I _D = 6.0 Adc, T _J = 100°C)	V _{DS(on)}	— —	4.2 3.8	Vdc	
Forward Transconductance (V _{DS} = 15 V, I _D = 6.0 A)	g _{FS}	2.0	—	mhos	
DYNAMIC CHARACTERISTICS					
Input Capacitance	(V _{DS} = 25 V, V _{GS} = 0, f = 1.0 MHz) See Figure 10	C _{iss}	—	920	pF
Output Capacitance		C _{oss}	—	575	
Reverse Transfer Capacitance		C _{rss}	—	200	
SWITCHING CHARACTERISTICS* (T_J = 100°C)					
Turn–On Delay Time	(V _{DD} = 25 V, I _D = 0.5 Rated I _D , R _G = 50 Ω) See Figures 12 and 13	t _{d(on)}	—	50	ns
Rise Time		t _r	—	150	
Turn–Off Delay Time		t _{d(off)}	—	150	
Fall Time		t _f	—	150	
Total Gate Charge	(V _{DS} = 0.8 Rated V _{DSS} , I _D = Rated I _D , V _{GS} = 10 V) See Figure 11	Q _g	33 (Typ)	50	nC
Gate–Source Charge		Q _{gs}	16 (Typ)	—	
Gate–Drain Charge		Q _{gd}	17 (Typ)	—	
SOURCE–DRAIN DIODE CHARACTERISTICS*					
Forward On–Voltage	(I _S = Rated I _D , V _{GS} = 0)	V _{SD}	4.0 (Typ)	5.5	Vdc
Forward Turn–On Time		t _{on}	Limited by stray inductance		
Reverse Recovery Time		t _{rr}	300 (Typ)	—	ns
INTERNAL PACKAGE INDUCTANCE (TO–204)					
Internal Drain Inductance (Measured from the contact screw on the header closer to the source pin and the center of the die)	L _d	5.0 (Typ)	—	nH	
Internal Source Inductance (Measured from the source pin, 0.25" from the package to the source bond pad)	L _s	12.5 (Typ)	—	nH	
INTERNAL PACKAGE INDUCTANCE (TO–220)					
Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)	L _d	3.5 (Typ) 4.5 (Typ)	— —	nH	
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad)	L _s	7.5 (Typ)	—	nH	

* Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2%.

TYPICAL ELECTRICAL CHARACTERISTICS

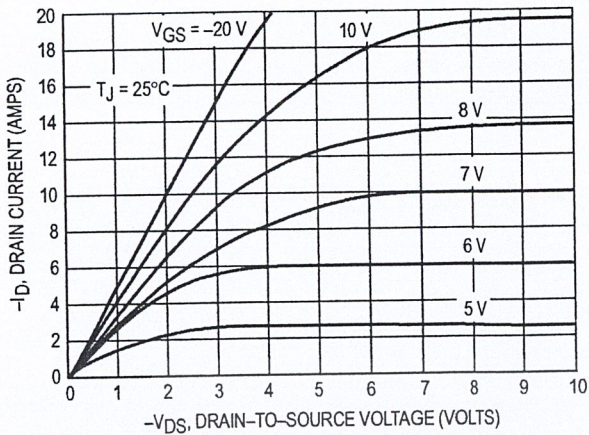


Figure 1. On-Region Characteristics

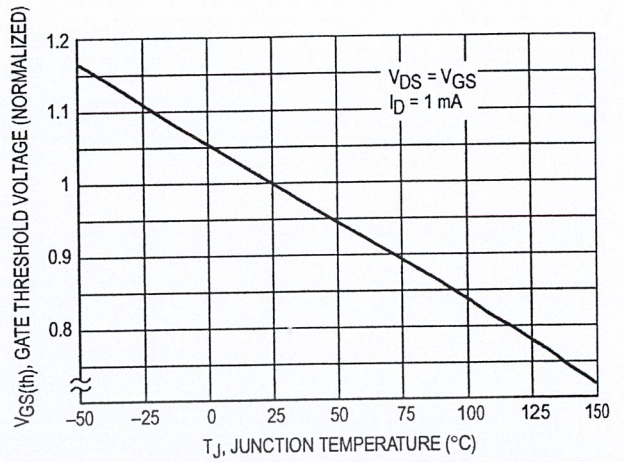


Figure 2. Gate-Threshold Voltage Variation With Temperature

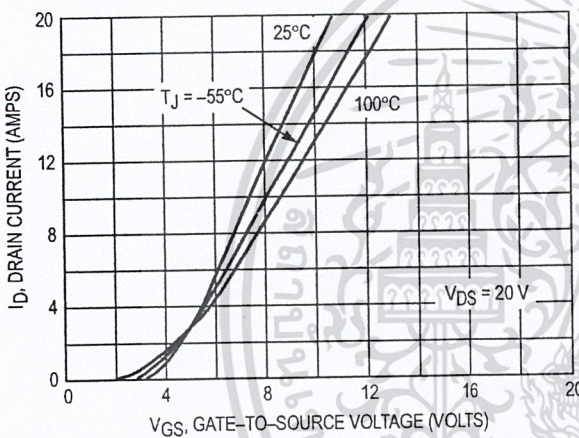


Figure 3. Transfer Characteristics

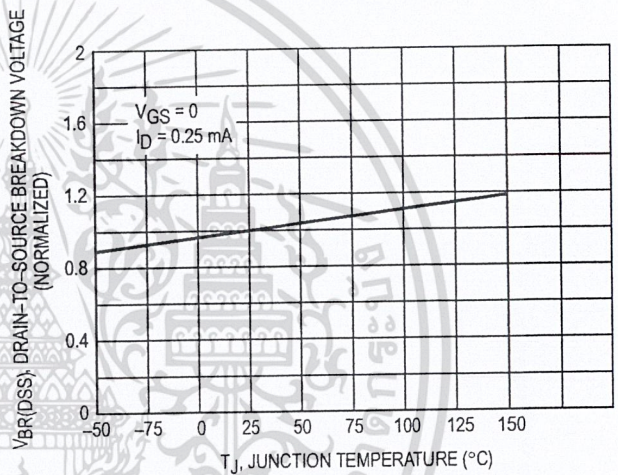


Figure 4. Normalized Breakdown Voltage versus Temperature

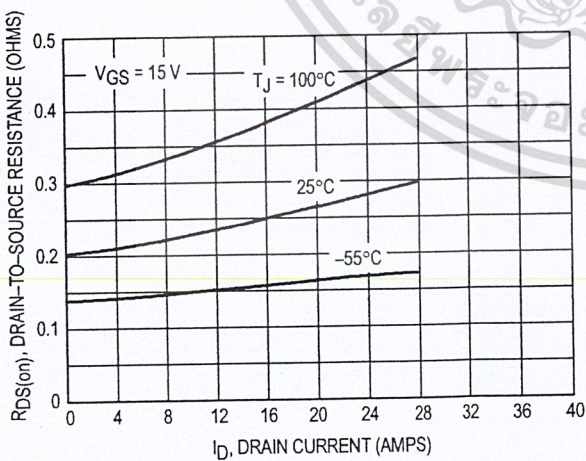


Figure 5. On-Resistance versus Drain Current

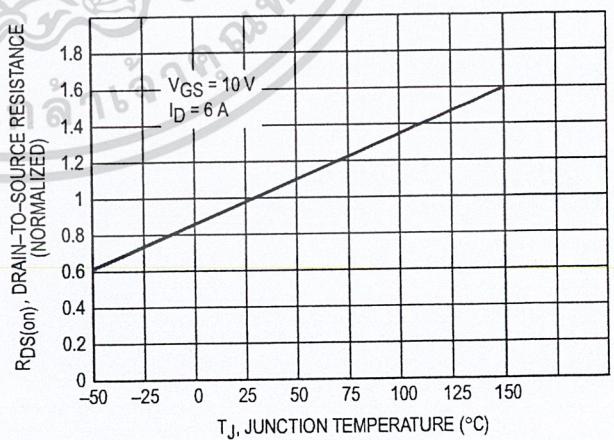


Figure 6. On-Resistance Variation With Temperature

SAFE OPERATING AREA INFORMATION

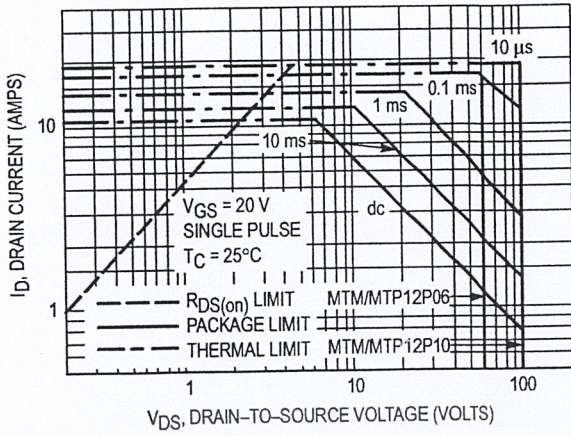


Figure 7. Maximum Rated Forward Biased Safe Operating Area

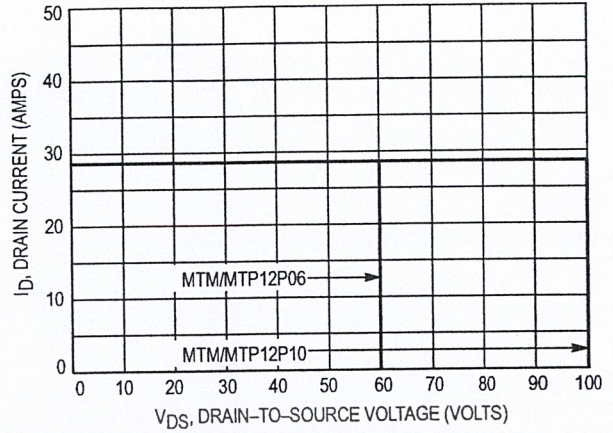


Figure 8. Maximum Rated Switching Safe Operating Area

FORWARD BIASED SAFE OPERATING AREA

The FBSOA curves define the maximum drain-to-source voltage and drain current that a device can safely handle when it is forward biased, or when it is on, or being turned on. Because these curves include the limitations of simultaneous high voltage and high current, up to the rating of the device, they are especially useful to designers of linear systems. The curves are based on a case temperature of 25°C and a maximum junction temperature of 150°C. Limitations for repetitive pulses at various case temperatures can be determined by using the thermal response curves. Motorola Application Note, AN569, "Transient Thermal Resistance—General Data and Its Use" provides detailed instructions.

SWITCHING SAFE OPERATING AREA

The switching safe operating area (SOA) of Figure 8 is the boundary that the load line may traverse without incurring damage to the MOSFET. The fundamental limits are the peak current, I_{DM} and the breakdown voltage, $V_{(BR)DSS}$. The switching SOA shown in Figure 8 is applicable for both turn-on and turn-off of the devices for switching times less than one microsecond.

The power averaged over a complete switching cycle must be less than:

$$\frac{T_J(max) - T_C}{R_{\theta JC}}$$

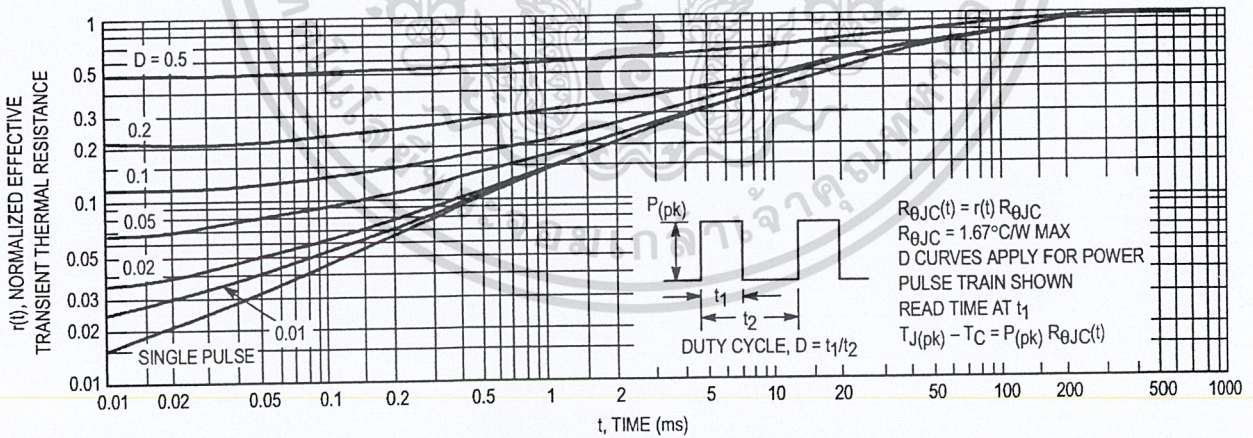


Figure 9. Thermal Response

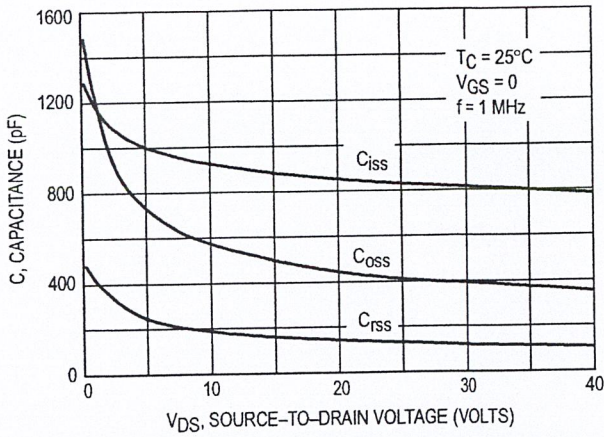


Figure 10. Capacitance Variation

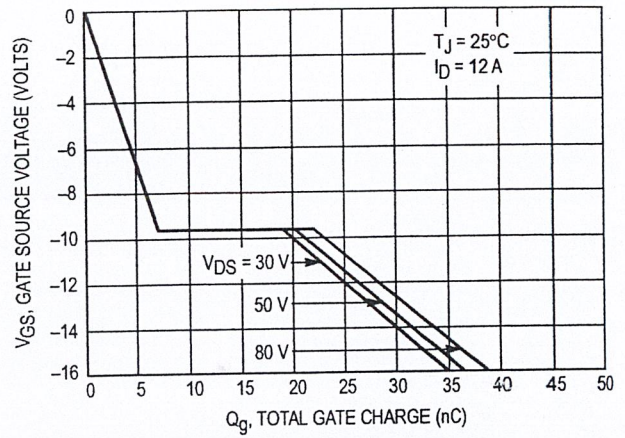


Figure 11. Gate Charge versus Gate-To-Source Voltage

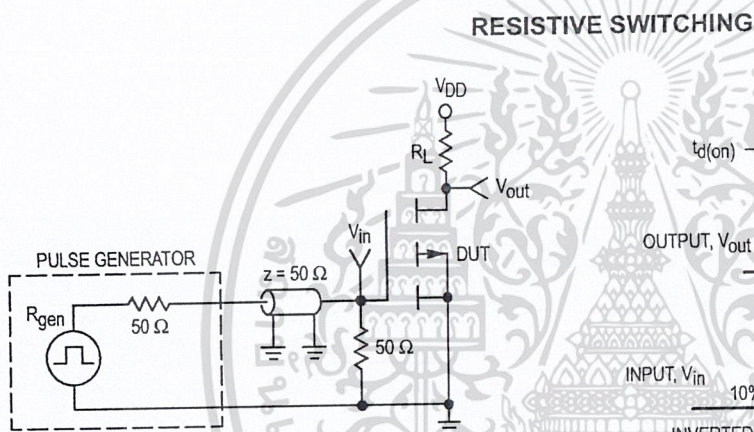


Figure 12. Switching Test Circuit

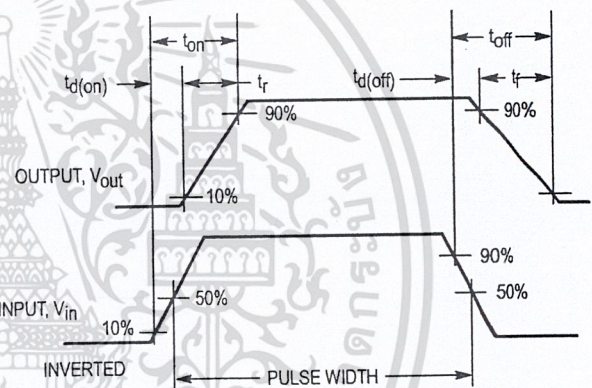
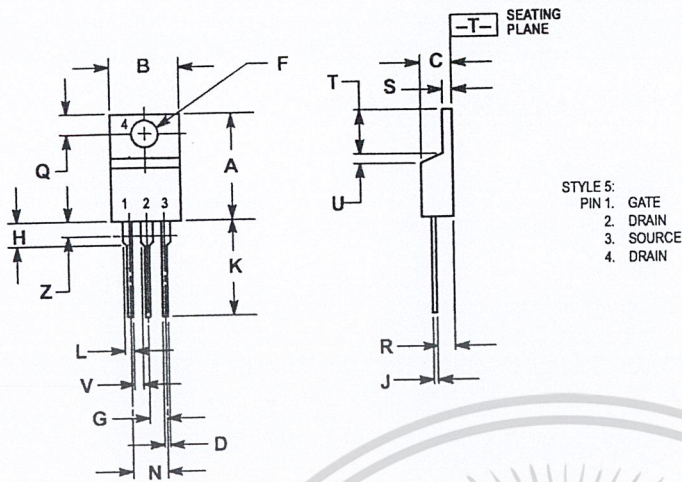


Figure 13. Switching Waveforms

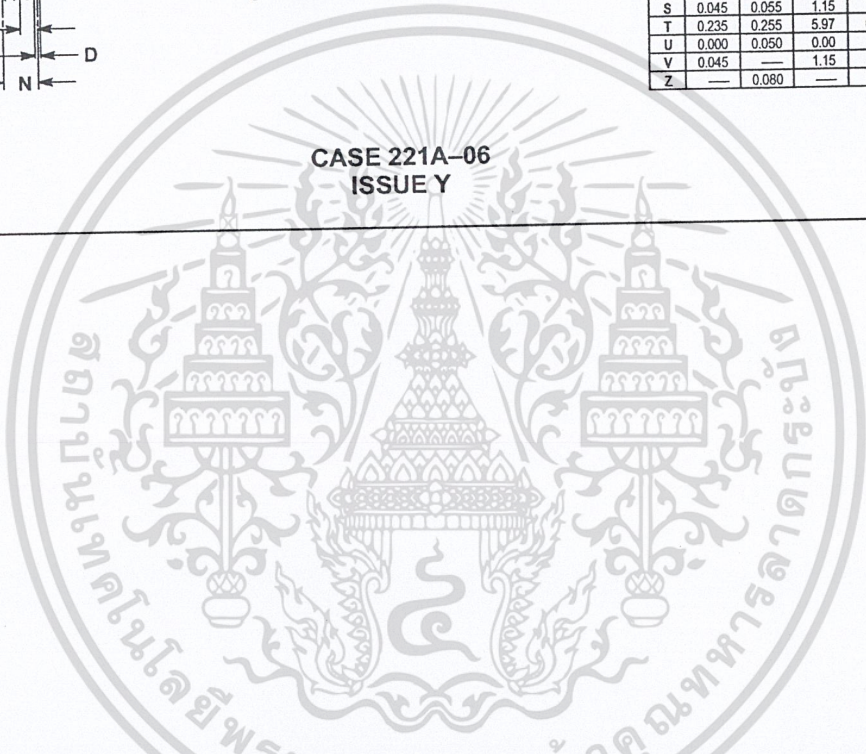
PACKAGE DIMENSIONS



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.570	0.620	14.48	15.75
B	0.380	0.405	9.66	10.28
C	0.160	0.190	4.07	4.82
D	0.025	0.035	0.64	0.88
F	0.142	0.147	3.61	3.73
G	0.095	0.105	2.42	2.66
H	0.110	0.155	2.80	3.93
J	0.018	0.025	0.46	0.64
K	0.500	0.562	12.70	14.27
L	0.045	0.060	1.15	1.52
N	0.190	0.210	4.83	5.33
Q	0.100	0.120	2.54	3.04
R	0.080	0.110	2.04	2.79
S	0.045	0.055	1.15	1.39
T	0.235	0.255	5.97	6.47
U	0.000	0.050	0.00	1.27
V	0.045	—	1.15	—
Z	—	0.080	—	2.04

CASE 221A-06
ISSUE Y



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:
USA / EUROPE: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,
6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-8315

MFAX: RMFA00@email.sps.mot.com – TOUCHTONE (602) 244-6609
INTERNET: http://Design-NET.com

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MTP12P10/D



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ขออนุญาตจากทางบริษัทฯ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้