

หูฟังสเตอริโอไร้สาย

Cordless Stereo Headphone



โดย

นางสาววิมลรัตน์ ตั้งตันทรานนท์

นางสาวสายชลี ล้อมอภิชาติ

เลขหมู่.....

เลขทะเบียน 42733

วัน, เดือน, ปี - 7 ส.ย. 2545

.b.....

.i.....

ปฏิญานិพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณินำไปใช้

หูฟังสเตอริโอไร้สาย  
(Cordless Stereo Headphone)



โดย  
นางสาววิมลรัตน์ ตั้งต้นทรานนท์ เลขประจำตัว 40010740  
นางสาวสายชติ ลิ้มอภิชาติ เลขประจำตัว 40010841

อาจารย์ที่ปรึกษา  
ผศ. ประภากร สุวรรณะ

ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานปีการศึกษา 2543  
ภาควิชา อิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
เรื่อง หูฟังสเตอริโอไร้สาย  
ผู้จัดทำ 1.นางสาววิมลรัตน์ ตั้งต้นทรานนท์ เลขประจำตัว40010740  
2.นางสาวสายชลี ลิ้มอภิชาติ เลขประจำตัว40010841



*ดร.อนันต์*.....อาจารย์ที่ปรึกษา  
(ศส. ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อโครงการภาษาไทย หูฟังสเตอริโอไร้สาย

ชื่อโครงการภาษาอังกฤษ Cordless Stereo Headphone

ชื่อนักศึกษาและเลขประจำตัว 1.นางสาววิมลรัตน์ ตั้งตันตรานนท์ เลขประจำตัว40010740

2.นางสาวสายชลี ลีมอภิชาติ เลขประจำตัว40010841

โครงการได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการตรวจสอบได้



.....  
(ผศ. ประภากร สุวรรณะ)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## หูฟังสเตอริโอไร้สาย

นางสาววิมลรัตน์ ตั้งตันตรานนท์ 40010740

นางสาวสายชลี ถิ่นอภิชาติ 40010841

ผศ. ประภากร สุวรรณะ (อาจารย์ที่ปรึกษา)

ปีการศึกษา 2543

## บทคัดย่อ

รายงานฉบับนี้เป็นการศึกษาและสร้างเครื่องรับส่งวิทยุในย่านวีเอชเอฟ ซึ่งสามารถนำไปประยุกต์ใช้เป็นหูฟังแบบไร้สาย ในหูฟังสเตอริโอไร้สายนี้สามารถเปลี่ยนแปลงความถี่ในการรับส่งได้ 16 ช่องโดยใช้ระบบการสังเคราะห์ความถี่ โดยความถี่คลื่นพาห์ของเครื่องส่งอยู่ระหว่าง 75.125 เมกกะเฮิร์ตซ์ ถึง 79.875 เมกกะเฮิร์ตซ์ ในการสังเคราะห์ความถี่เราใช้ไอซีเบอร์ MC 145162 ซึ่งใช้ในการปรับปรุงการทำงานในเรื่องเสถียรภาพให้ดีขึ้น

รายงานฉบับนี้มีเนื้อหาเกี่ยวกับโครงการนี้ทั้งในส่วนของภาคทฤษฎีและปฏิบัติ และเมื่อเสร็จสิ้นขั้นตอนของการออกแบบและการสร้าง ผู้จัดทำได้ทดลองวัดคุณสมบัติต่างๆของวงจร และได้นำผลการทดสอบมาแสดงไว้ในรายงานฉบับนี้ด้วย

Cordless Stereo Headphone

Miss Wimolrath Tangtantranon 40010740

Miss Saichalee Limaphichat 40010841

Mr. Prapakorn Suwanna ( Advisor )

Education Year 2000

Abstract

The report is concerned with the study and design of VHF (Very High Frequency) transmitter and receiver for a cordless stereo headphone. The cordless stereo headphone contains 16 channel for transmitting and receiving. The transmitter uses carriers covering the frequencies from 75.125 MHz to 79.875 MHz rang. This cordless stereo headphone uses a phase lock loop system which synthesize frequencies. The heart of frequency synthesizer is the integrated circuit ,MC 145162 which improve the stability of the frequency.

## สารบัญ

เรื่อง	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
สารบัญรูป	VI
สารบัญตาราง	IX
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีเบื้องต้น	3
2.1 มอดูเลชันและดีมอดูเลชัน	3
2.2 การผสมคลื่นแบบเอฟเอ็ม	4
2.3 เปอร์เซนต์มอดูเลชัน	5
2.4 มัลติเพล็กซ์และดีมัลติเพล็กซ์	6
2.4.1 Frequency Division Multiplex ( FDM )	7
2.4.2 Time Division Multiplex ( TDM )	9
บทที่ 3 การสังเคราะห์ความถี่ด้วยเฟสล็อกคูลูป	11
3.1 คุณสมบัติของวงจรสังเคราะห์ความถี่	12
3.2 เทคนิคของการสังเคราะห์ความถี่	13
3.3 ออสซิลเลเตอร์แบบคอลพิทส์	16
3.4 รายละเอียดของไอซี MC 145162	17
3.4.1 คุณสมบัติของ MC 145162	17
3.4.2 การเขียนโปรแกรมควบคุม MC 145162	17
3.4.2.1 การโปรแกรมในส่วนของ Control Register	18
3.4.2.2 การโปรแกรมในส่วนของตัวนับความถี่อ้างอิง	19
3.4.2.3 การโปรแกรมในส่วนของตัวนับด้านรับและด้านส่ง	19
3.4.3 การเลือกและการโปรแกรมความถี่อ้างอิง	20
บทที่ 4 ระบบเอฟเอ็มสเตอริโอมัลติเพล็กซ์	21
4.1 ระบบเอฟเอ็มสเตอริโอมัลติเพล็กซ์	21
4.2 หลักการส่งวิทยุ FM สเตอริโอมัลติเพล็กซ์	21
4.3 รายละเอียดของสัญญาณ FM สเตอริโอมัลติเพล็กซ์	22

	หน้า
4.4 หลักการรับวิทยุ FM สเตอริโอ มัลติเพล็กซ์	24
4.5 หลักการถอดรหัสสัญญาณสเตอริโอ	24
บทที่ 5 ระบบการรับส่ง FM	27
5.1 บล็อกไดอะแกรมเครื่องรับวิทยุเอฟเอ็ม สเตอริโอ มัลติเพล็กซ์	27
5.2 การทำงานในแต่ละภาคของเครื่องรับ	27
5.2.1 สายอากาศ	27
5.2.2 ภาคขยาย RF	27
5.2.3 ภาคมิกเซอร์	28
5.2.4 ภาคโลคอลออสซิลเลเตอร์	28
5.2.5 ภาคขยายความถี่ IF	28
5.2.6 ภาคเอฟเอ็ม ดีเทกเตอร์	30
5.2.7 ภาค AFC	31
5.2.8 ภาค AGC	31
5.2.9 ภาคเอฟเอ็ม สเตอริโอ ดีโค้ดเดอร์	31
5.2.10 ภาคขยายเสียง	31
5.3 ภาคส่ง	32
5.4 เครื่องส่งวิทยุ FM	32
5.4.1 การผสมคลื่น FM แบบใช้วงจรรีแอกแตนซ์	33
5.4.2 การผสมคลื่น FM แบบใช้วาเรกเตอร์ไดโอด	33
บทที่ 6 การทำงานของภาคส่งและการทดลอง	35
6.1 บล็อกไดอะแกรมภาคส่ง	35
6.2 การทำงานของวงจรภาคส่ง	35
6.3 การทำงานของวงจรสเตอริโอ มัลติเพล็กซ์	37
6.4 การทำงานของวงจรเอฟเอ็ม มอดูเลท	40
6.4.1 ส่วนของคอนโทรลเลอร์	40
6.4.2 ส่วนของออสซิลเลเตอร์ มอดูเลเตอร์ และพรีสเกลเลอร์	41
6.5 การทดสอบวงจรในส่วนต่างๆของภาคส่ง	43
6.5.1 การทดลองในส่วนสเตอริโอ มัลติเพล็กซ์	44
6.5.2 ส่วนเอฟเอ็ม มอดูเลท	46

	หน้า
บทที่ 7 การทำงานของภาครับและการทดลอง	51
7.1 บล็อกไดอะแกรมภาครับ	51
7.2 ภาคเครื่องรับ	53
7.3 ภาคสเตอริโอดีโด้เตอร์	54
7.4 ภาคขยายเสียง	55
7.5 การทดสอบวงจรในส่วนต่างๆของภาครับ	56
7.5.1 ส่วนของโวลท์เตจคอนโทรลอสซิลเลเตอร์	56
7.5.2 วัตถุประสงค์ที่ข่าต่างๆของ TEA5591A	58
7.5.3 ทดสอบความไวของวงจร	60
7.5.4 ทดสอบคุณสมบัติของภาคสเตอริโอดีโด้เตอร์	61
บทที่ 8 สรุปและวิจารณ์ผลการทดลอง	63
ภาคผนวก ก โปรแกรมของ MSC – 51	
ภาคผนวก ข Datasheet	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

## สารบัญรูป

	หน้า
รูปที่ 2.1 บล็อกไดอะแกรมของการมอดูเลตในเครื่องส่งวิทยุ	3
รูปที่ 2.2 การผสมคลื่นแบบเอฟเอ็ม	4
รูปที่ 2.3 อัตราการเบี่ยงเบนในคลื่นเอฟเอ็ม	5
รูปที่ 2.4 บล็อกไดอะแกรมของการส่งสัญญาณแบบมัลติเพล็กซ์	6
รูปที่ 2.5 (ก) บล็อกไดอะแกรมของ FDM มัลติเพล็กซ์	7
(ข) ตัวอย่างของ FDM ซึ่งใช้ในการส่งโทรทัศน์ระบบ PAL	7
รูปที่ 2.6 (ก) บล็อกไดอะแกรมอย่างง่ายของ FDM ดีมัลติเพล็กซ์	8
(ข) บล็อกไดอะแกรมของ FDM ดีมัลติเพล็กซ์ของเครื่องรับโทรทัศน์ระบบ PAL	9
รูปที่ 2.7 TDM มัลติเพล็กซ์	9
รูปที่ 2.8 TDM ดีมัลติเพล็กซ์	10
รูปที่ 3.1 บล็อกไดอะแกรมหลักการทำงานของเฟสล็อกกลูป	11
รูปที่ 3.2 แสดง PLL แบบโดยตรง	13
รูปที่ 3.3 แสดง PLL แบบคุณความถี่	14
รูปที่ 3.4 แสดง PLL แบบพรีสเกลเลอร์	14
รูปที่ 3.5 แสดง PLL แบบมิกซิงนอกกลูป	15
รูปที่ 3.6 แสดง PLL แบบมิกซิงในกลูป	15
รูปที่ 3.7 แสดงวงจรออสซิลเลเตอร์แบบคอลลพิทส์ และวงจรคาปาซิทีฟโวลเตจดีไวเดอร์	16
รูปที่ 4.1 บล็อกไดอะแกรมของการส่งวิทยุ FM ระบบสเตอริโอ มัลติเพล็กซ์	21
รูปที่ 4.2 แถบความถี่สัญญาณสเตอริโอ	23
รูปที่ 4.3 ตำแหน่งของภาคสเตอริโอ ดีโค้ดเดอร์ในเครื่องรับ FM	24
รูปที่ 4.4 บล็อกไดอะแกรมการทำงานของภาคสเตอริโอ ดีโค้ดเดอร์	25
รูปที่ 5.1 บล็อกไดอะแกรมเครื่องรับวิทยุเอฟเอ็ม สเตอริโอ มัลติเพล็กซ์	27
รูปที่ 5.2 หม้อแปลงรีโซแนนซ์และเซรามิกฟิลเตอร์	29
รูปที่ 5.3 หลักการของ FM ควอดราเจอร์ ดีเทกเตอร์	30
รูปที่ 5.4 แสดงบล็อกไดอะแกรมของภาคเครื่องส่ง	32
รูปที่ 5.5 บล็อกไดอะแกรมเครื่องส่งวิทยุ FM อย่างง่าย	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 5.6 การผสมคลื่น FM ทางเบส	33
รูปที่ 5.7 คุณสมบัติและการใช้งานวาเรคเตอร์ไดโอด	34
รูปที่ 5.8 ตัวอย่างวงจรเครื่องส่งวิทยุเอฟเอ็มโดยใช้วาเรคเตอร์ไดโอดในการผสมคลื่น	34
รูปที่ 6.1 แสดงบล็อกไดอะแกรมของภาคส่ง	35
รูปที่ 6.2 วงจรภาคส่งทั้งหมด	36
รูปที่ 6.3 แสดงบล็อกไดอะแกรมของส่วนสเตอริโอมีลติเพล็กซ์	37
รูปที่ 6.4 วงจรส่วนสเตอริโอมีลติเพล็กซ์	39
รูปที่ 6.5 แสดงบล็อกไดอะแกรมของส่วน Frequency Synthesizer	40
รูปที่ 6.6 วงจร FM Modulate	42
รูปที่ 6.7 สัญญาณ L+R ที่ได้จากการนำสัญญาณ L มารวมกับ R	44
รูปที่ 6.8 สัญญาณ L-R ที่ได้จากการนำสัญญาณ L มาลบกับ R	45
รูปที่ 6.9 สัญญาณ Balance Mod ที่นำสัญญาณ L-R กับ 38 kHz มา Mod กันที่ MC 1496	45
รูปที่ 6.10 สัญญาณที่ได้จากการรวมของสัญญาณ L+R, L-R SUBCARRIER , 19 kHz วัตต์ที่ ขา 7 ของ ไอซี 5/2 ( TL082 )	46
รูปที่ 6.11 กราฟแสดงคุณสมบัติของ VCO	47
รูปที่ 6.12 สัญญาณ Carrier ที่เครื่องส่งผลิตจาก 2SC2570 ที่ CH 0	48
รูปที่ 6.13 สัญญาณ Carrier ที่เครื่องส่งผลิตจาก 2SC2570 ที่ CH 8	48
รูปที่ 6.14 สัญญาณ Carrier ที่เครื่องส่งผลิตจาก 2SC2570 ที่ CH 15	49
รูปที่ 7.1 แสดงบล็อกไดอะแกรมของภาครับ	51
รูปที่ 7.2 วงจรทั้งหมดของภาครับ	52
รูปที่ 7.3 วงจรส่วนของภาครับ	53
รูปที่ 7.4 วงจรภาคสเตอริโอดีโมเดเตอร์	54
รูปที่ 7.5 วงจรภาคขยายเสียง	55
รูปที่ 7.6 กราฟแสดงคุณสมบัติของ VCO	57
รูปที่ 7.7 สัญญาณความถี่ของออสซิลเลเตอร์ 86.28 MHz	57
รูปที่ 7.8 สัญญาณความถี่ของออสซิลเลเตอร์ 88.04 MHz	58
รูปที่ 7.9 สัญญาณความถี่ของออสซิลเลเตอร์ 90.04 MHz	58
รูปที่ 7.10 สัญญาณจากขาเอาต์พุทของมิกเซอร์ ( ขา 20 ของ TEA5591A )	59

เอกสารนี้เป็นลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 7.12 สัญญาณ AUDIO OUTPUT (ขา 11 ของ TEA5591A )	60
รูปที่ 7.13 กราฟแสดงความไวในการรับสัญญาณของวงจร	61
รูปที่ 7.14 เมื่อป้อนอินพุทให้เฉพาะด้านขวา 3 kHz ขนาด 200 mV	61
รูปที่ 7.15 เมื่อป้อนอินพุทให้เฉพาะด้านซ้าย 5 kHz ขนาด 200 mV	62



## สารบัญตาราง

	หน้า
ตารางที่ 3.1 ตารางแสดงหน้าที่ของ bit ต่างๆ ใน control register	18
ตารางที่ 6.1 โวลต์เตจคอนโทรลลออสซิลเลเตอร์ (VCO)	47
ตารางที่ 6.2 แสดงค่าความถี่ที่ใช้งานทั้ง 16 ช่อง	50
ตารางที่ 7.1 โวลต์เตจคอนโทรลลออสซิลเลเตอร์ (VCO)	56
ตารางที่ 7.2 ตารางแสดงความไวในการรับสัญญาณของวงจร	60



## บทที่ 1

### บทนำ

ระบบวิทยุโดยทั่วไป ในที่นี้เราแสดงไว้เฉพาะการติดต่อทางเดียวจากเครื่องส่งไปยังเครื่องรับเท่านั้น จะเห็นว่าประกอบด้วยส่วนสำคัญ คือ เครื่องส่ง เครื่องรับ สายอากาศ และสัญญาณข่าวสาร (เช่น จากเสียงพูดจากไมโครโฟน) ถูกป้อนเข้าที่อินพุตทำให้เกิดเอาต์พุตเป็นคลื่นที่ได้รับการมอดูเลต แล้วแผ่กระจายออกจากสายอากาศส่งไปยังเครื่องรับ คลื่นที่รับได้จากสายอากาศรับจะถูกแปลงโดยเครื่องรับ เพื่อให้สัญญาณข่าวสารกลับคืนออกมา (เช่น เป็นเสียงพูดออกทางลำโพง)

ที่เครื่องส่ง สัญญาณข่าวสารและสัญญาณพาหะความถี่สูงจะถูกส่งไปยังวงจรมอดูเลตซึ่งทำหน้าที่มอดูเลตสัญญาณข่าวสารลงบนสัญญาณพาหะความถี่สูง สัญญาณพาหะที่ถูกมอดูเลตแล้วจะต้องไปผ่านการขยายให้มีกำลังมากขึ้น แล้วจึงป้อนแก่สายอากาศส่ง เพื่อให้สามารถส่งไปได้ไกลโดยที่เครื่องรับสามารถรับได้ชัดเจน คลื่นจากเครื่องส่งนี้จะแผ่กระจายออกจากสายอากาศส่งโดยมีทิศทางมุ่งไปยังเครื่องรับ

ที่เครื่องรับ คลื่นที่ส่งมาจะรับได้โดยสายอากาศรับ เครื่องรับจะเลือกรับเฉพาะคลื่นที่ต้องการเท่านั้น แล้วขยายให้คลื่นนั้นมีกำลังแรงขึ้นเพื่อป้อนให้วงจรดีมอดูเลต(หรือดีมอด)ทำหน้าที่แปลงคลื่นพาหะที่ถูกมอดูเลตกลับมากขึ้นเพื่อให้สัญญาณข่าวสารที่ต้องการตามเดิม

ข้อสังเกตในระบบวิทยุก็คือ ถ้ามีเครื่องส่งหลายเครื่องอยู่ในพื้นที่ใกล้เคียงกัน เราจะต้องใช้ความถี่คนละความถี่ มิฉะนั้นสัญญาณที่เครื่องรับจะสับสน(รับสัญญาณรบกวนหรือแข่งกัน) เราสามารถใช้ความถี่เครื่องส่งซ้ำกันได้ก็ต่อเมื่อเครื่องส่งแต่ละเครื่องอยู่ห่างไกลกันและไม่ทำให้เกิดการรบกวน ทั้งนี้เพราะคลื่นวิทยุจะมีความแรงลดลงที่ระยะห่างไกลจากเครื่องส่งมากขึ้น

รายงานฉบับนี้ ผู้จัดทำได้เรียบเรียงเพื่อใช้ประกอบการศึกษาและใช้ในการให้ความรู้กับผู้ที่สนใจทั่วไปสามารถนำไปประยุกต์ใช้กับงานที่เกี่ยวข้องกันหรือเพิ่มประสิทธิภาพให้สูงกว่าแล้วแต่วัตถุประสงค์การนำไปใช้ โดยที่ผู้จัดทำได้ใช้ไอซี MC 145162 ซึ่งเป็นไอซีตระกูลเฟสล็อกถูกลงในการสังเคราะห์ความถี่ เพื่อให้คลื่นพาหะมีเสถียรภาพสูง ซึ่งเป็นคุณสมบัติพื้นฐานที่สำคัญประการหนึ่งของการสื่อสารแบบไร้สาย ( Wireless Communication )

รายงานเล่มนี้จะประกอบไปด้วยเนื้อหาต่างๆ โดยที่จะแยกเป็นบทดังต่อไปนี้

บทที่ 2 เป็นเรื่องเกี่ยวกับทฤษฎีเบื้องต้นทั่วไปที่เกี่ยวกับ โครงงาน

บทที่ 3 เป็นบทที่กล่าวถึงการสังเคราะห์ความถี่ด้วยเฟสล็อกถูกลง

บทที่ 4 จะเป็นการรับและส่งสัญญาณวิทยุในระบบเอ็ฟเอ็มสเตอร์โอโมลติเพล็กซ์

บทที่ 5 เป็นบทที่อธิบายการทำงาน โดยทั่วไปเกี่ยวกับส่วนต่างๆของเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6 จะอธิบายการทำงานของวงจรส่วนภาคส่งโดยละเอียดและผลการทดลองในส่วนนี้ด้วย

บทที่ 7 บทนี้จะเป็นบทที่อธิบายการทำงานของภาครับรวมทั้งแสดงถึงผลการทดลอง

บทที่ 8 สรุปและวิจารณ์ผลการทดลอง

สำหรับภาคผนวก ผู้จัดทำได้รวบรวมข้อมูลเกี่ยวกับ ไอซีเบอร์ต่างๆ ที่จำเป็นต้องใช้ในโครงการนี้ออกแบบ นอกจากนั้นแล้วยังมีส่วนของโปรแกรมที่ใช้กับ ไอซี MC 145162 ด้วย ผู้จัดทำพยายามอย่างยิ่ง ที่จะให้รายงานฉบับนี้สมบูรณ์ที่สุดเท่าที่จะทำได้ หากมีข้อบกพร่องประการใดเกิดขึ้นผู้จัดทำต้องกราบขอภัยไว้ ณ ที่นี้เป็นอย่างสูง

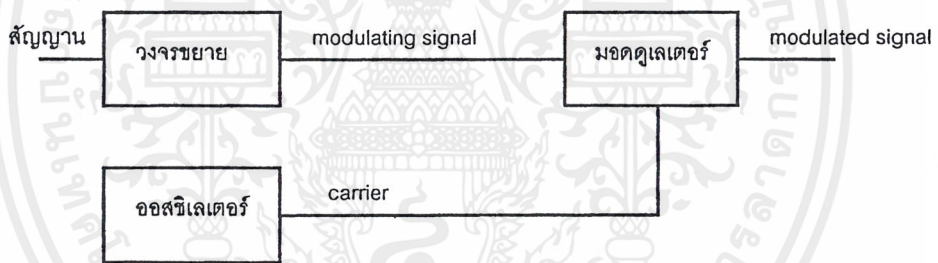


## บทที่ 2

### ทฤษฎีเบื้องต้น

#### 2.1 มอดูเลชัน และดีมอดูเลชัน

ความถี่ของข้อมูลหรือสัญญาณโดยทั่วไป มักจะมีความถี่ต่ำ การแพร่กระจายของคลื่นแม่เหล็กไฟฟ้าความถี่ต่ำจะกระทำไม่ได้ เพราะสัญญาณความถี่ต่ำจะมีความยาวคลื่นมาก เราสามารถที่จะเลื่อนความถี่ของสัญญาณให้มีค่าสูงขึ้นได้โดยการมอดูเลท สัญญาณที่ต้องการจะส่งกับคลื่นพาห้(carrier) ความถี่สูง หรือกล่าวอีกนัยหนึ่งได้ว่าการมอดูเลทคือ กระบวนการที่สัญญาณจะส่ง(Modulating Signal) ทำให้คุณสมบัติของคลื่นพาห้(ขนาด ความถี่ และเฟส) เปลี่ยนแปลงไปตามสถานะของสัญญาณ สัญญาณที่ได้จากการมอดูเลทเรียกว่า Modulated signal (wave) ดังในรูปที่ 2.1



รูปที่ 2.1 บล็อกไดอะแกรมของการมอดูเลทในเครื่องส่งวิทยุ

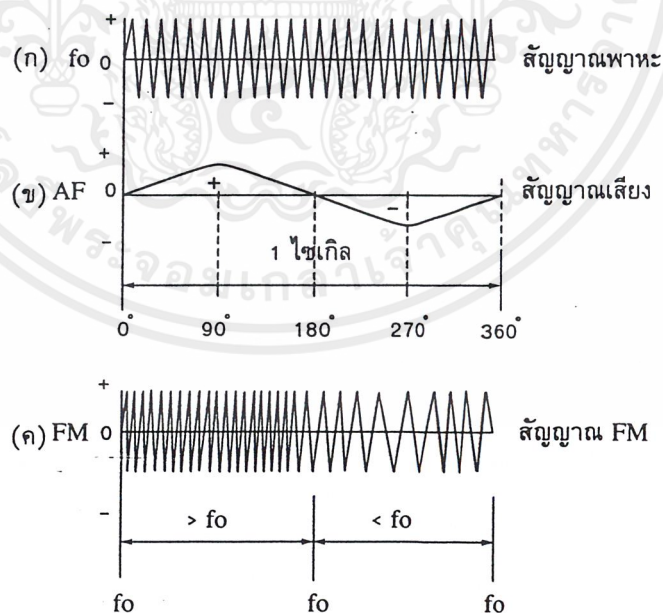
การมอดูเลทจึงสามารถแบ่งได้เป็น 3 ประเภทใหญ่ๆคือ

- 1) Amplitude Modulation (AM) ขนาดของคลื่นพาห้จะเปลี่ยนไปตามขนาดของสัญญาณ
- 2) Frequency Modulation (FM) และ Phase Modulation (PM) ความถี่ของคลื่นพาห้หรือเฟสของคลื่นพาห้จะเปลี่ยนแปลงไปตามขนาดของสัญญาณ ลักษณะของ Modulated wave ของ FM กับ PM จะคล้ายกัน
- 3) Pulse Modulation คลื่นพาห้จะเป็นพัลส์ สัญญาณจะทำให้คุณสมบัติต่างๆของพัลส์เปลี่ยนแปลงไป เช่น ขนาดของพัลส์ ความกว้างของพัลส์ เป็นต้น

## 2.2 การผสมคลื่นแบบเอฟเอ็ม

การผสมคลื่นแบบเอฟเอ็ม หมายถึงการนำเอาสัญญาณความถี่เสียงเข้าไปผสมหรือมอดูเลตกับสัญญาณความถี่พาหะ เมื่อทำการผสมแล้วอิทธิพลจากแอมพลิจูดของคลื่นเสียงจะทำให้ความถี่วิทยุซึ่งเป็นพาหะนั้นเบี่ยงเบนเปลี่ยนไปจากความถี่เดิม เมื่อเรากำหนดความถี่พาหะขึ้นมาจะเรียกว่าความถี่กึ่งกลาง (center frequency) การเอาสัญญาณความถี่เสียงที่เป็นไซน์เข้าไปผสมนั้นเมื่อแอมพลิจูดของของสัญญาณเสียงมีขนาดเพิ่มขึ้นทางบวกจะทำให้คลื่นพาหะค่อยๆเพิ่มความถี่ขึ้นกว่าความถี่กลาง แต่ถ้าแอมพลิจูดของสัญญาณเสียงมีขนาดลดลงคลื่นพาหะจะค่อยๆลดความถี่ต่ำลงจนกระทั่งสัญญาณเสียงลดลงเป็นศูนย์ ความถี่ของคลื่นพาหะก็จะมีค่าเท่ากับความถี่กลาง

ในทำนองเดียวกันเมื่อสัญญาณเสียงผ่านระดับศูนย์เริ่มเข้าสู่ช่วงลบ คลื่นพาหะก็จะค่อยๆลดความถี่ลง เมื่อสัญญาณเสียงมีแอมพลิจูดเป็นลบสูงสุดแล้วก็จะค่อยๆลดลงวิ่งเข้าหาระดับศูนย์ (เพิ่มขึ้นทางบวก) ความถี่ของคลื่นพาหะก็จะค่อยๆเพิ่มขึ้น จนเท่ากับความถี่กึ่งกลางอีกครั้ง จึงเห็นได้ว่าความถี่กึ่งกลางของคลื่นพาหะเปลี่ยนแปลงเบี่ยงเบน(deviation)สูงขึ้นหรือต่ำลงครบรอบเท่ากับคลื่นเสียง 1 ไซเคิลพอดี



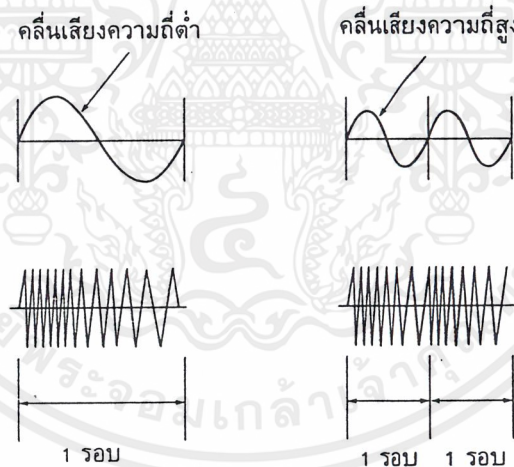
รูปที่ 2.2 การผสมคลื่นแบบเอฟเอ็ม

สัญญาณเสียงความถี่ต่ำ จะมีอัตราการครอบรอบไซเคิลช้า เมื่อเข้าไปผสมแบบเอฟเอ็ม แล้วจะทำให้อัตราการเบี่ยงเบนของความถี่ครอบรอบต่ำ และถ้าสัญญาณเสียงความถี่สูงจะมีการครอบรอบไซเคิลเร็ว เมื่อเข้าไปผสมแบบเอฟเอ็ม แล้วอัตราการเบี่ยงเบนของคลื่นเอฟเอ็มก็จะสูงตามด้วย นั่นก็คือถ้าเอาเสียงทุ้มเข้าไปผสมคลื่นเอฟเอ็มที่ได้จะมีอัตราการเบี่ยงเบนต่ำ และถ้าเอาเสียงแหลมเข้าไปผสมคลื่นเอฟเอ็มที่ได้จะมีอัตราการเบี่ยงเบนสูง ดังนั้นอัตราการเบี่ยงเบนของคลื่นพาหะในเอฟเอ็มจึงขึ้นอยู่กับความถี่ของคลื่นที่นำมาผสม ดังรูปที่ 2.3

กล่าวโดยสรุป สัญญาณเอฟเอ็มมีคุณสมบัติที่สำคัญดังนี้

1. มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนแปลงตามสัญญาณที่เข้ามามอดูเลต
2. อัตราการเบี่ยงเบนความถี่ของสัญญาณพาหะ มีค่าเท่ากับความถี่สัญญาณที่เข้ามามอดูเลต
3. ช่วงความถี่เบี่ยงเบน(deviation)เป็นสัดส่วนกับแอมพลิจูดของ สัญญาณที่เข้ามามอดูเลต

มอดูเลต



รูปที่ 2.3 อัตราการเบี่ยงเบนในคลื่นเอฟเอ็ม

### 2.3 เปอร์เซนต์มอดูเลชัน

สำหรับการกระจายเสียงของวิทยุระบบ FM ในทางพาณิชย์นั้นจะมอดูเลตที่ 100% โดยมีการเปลี่ยนแปลงความถี่เป็น  $\pm 75$  KHz (Carrier Swing = 150 KHz) การมอดูเลชันนั้นแรงดันจะขึ้นอยู่กับ การเปลี่ยนแปลงพาหะของความถี่ซึ่งพาหะความถี่จะเปลี่ยนแปลงในลักษณะเชิงเส้น และการเปลี่ยนแปลงเป็นสัดส่วนที่มีความสัมพันธ์กับเปอร์เซนต์การมอดูเลชัน (Percentage of Modulation)

ซึ่งเปอร์เซ็นต์มอดูเลชันจะเป็นอัตราส่วนของความถี่เบี่ยงเบนจริงกับความถี่เบี่ยงเบนสูงสุดที่ใช้ได้  
จะเป็นความสัมพันธ์ดังนี้

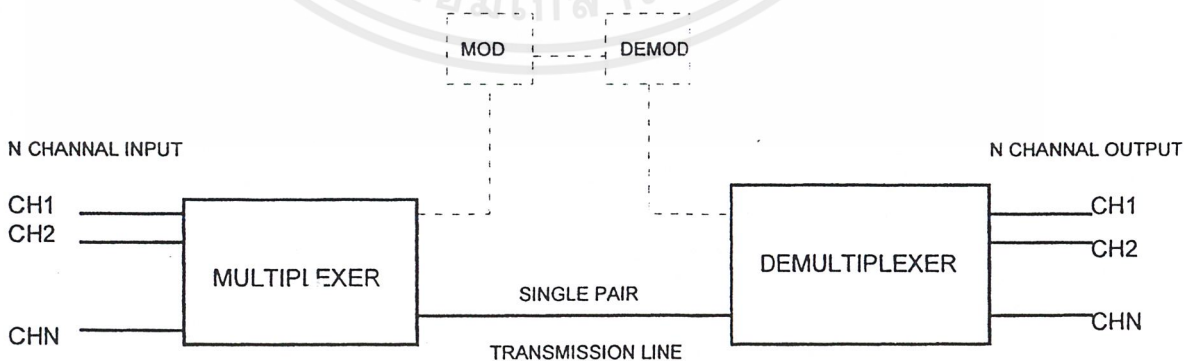
$$\text{เปอร์เซ็นต์มอดูเลชัน (M)} = \frac{\Delta f_{actual}}{\Delta f_{max}}$$

โดยที่  $\Delta f_{actual}$  คือ ค่าของความถี่พาหะที่เปลี่ยนแปลง

$\Delta f_{max}$  คือ ค่าของความถี่พาหะที่เปลี่ยนแปลงไปสูงสุด

#### 2.4 มัลติเพล็กซ์และดีมัลติเพล็กซ์

ถ้าเราต้องการส่งสัญญาณหลายๆสัญญาณไปพร้อมกัน เช่นสัญญาณซ้ายและขวาของระบบสเตอริโอ เราอาจจะทำได้โดยใช้เครื่องส่ง 2 เครื่อง ซึ่งมีความถี่ของคลื่นพาหะไม่เท่ากัน ซึ่งวิธีดังกล่าวนี้จะไม่สะดวกและไม่ประหยัดเพราะทางด้านส่งต้องใช้เครื่องส่ง 2 เครื่อง ทางด้านรับก็เช่นเดียวกัน จะต้องใช้เครื่องรับ 2 เครื่อง เราสามารถที่จะใช้เครื่องส่งเครื่องเดียวส่งสัญญาณหลายๆสัญญาณได้พร้อมกัน โดยการนำสัญญาณมารวมกันก่อนแล้วจึงส่งออกไป ทางด้านรับก็จะมีวงจรที่สามารถแยกสัญญาณต่างๆเหล่านั้นออกจากกันได้ ขบวนการที่ใช้ในการรวมสัญญาณหลายๆสัญญาณเข้าด้วยกันนี้เรียกว่ามัลติเพล็กซ์(Multiplex) และเรียกขบวนการแยกสัญญาณที่รวมกันอยู่ออกจากกันว่า ดีมัลติเพล็กซ์ (Demultiplex) ในรูปที่ 2.4 เป็นบล็อกไดอะแกรมของการส่งสัญญาณหลายๆสัญญาณผ่านเครื่องส่งหรือสายส่งเพียงช่องเดียว

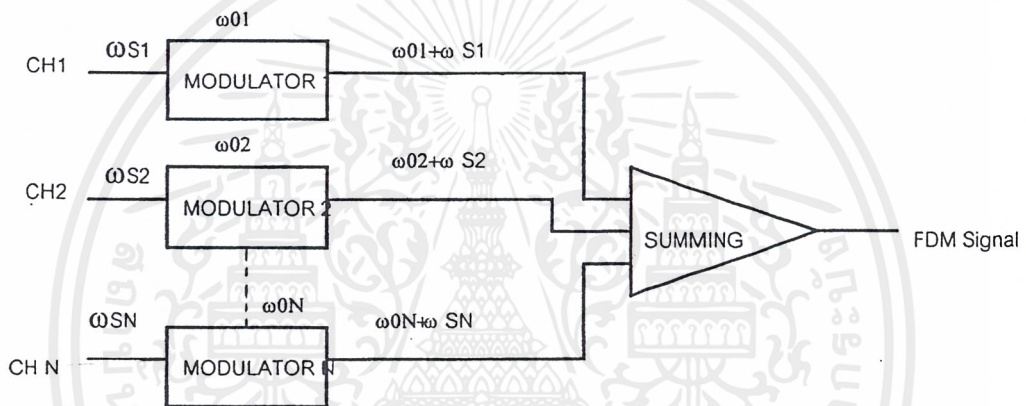


รูปที่ 2.4 บล็อกไดอะแกรมของการส่งสัญญาณแบบมัลติเพล็กซ์

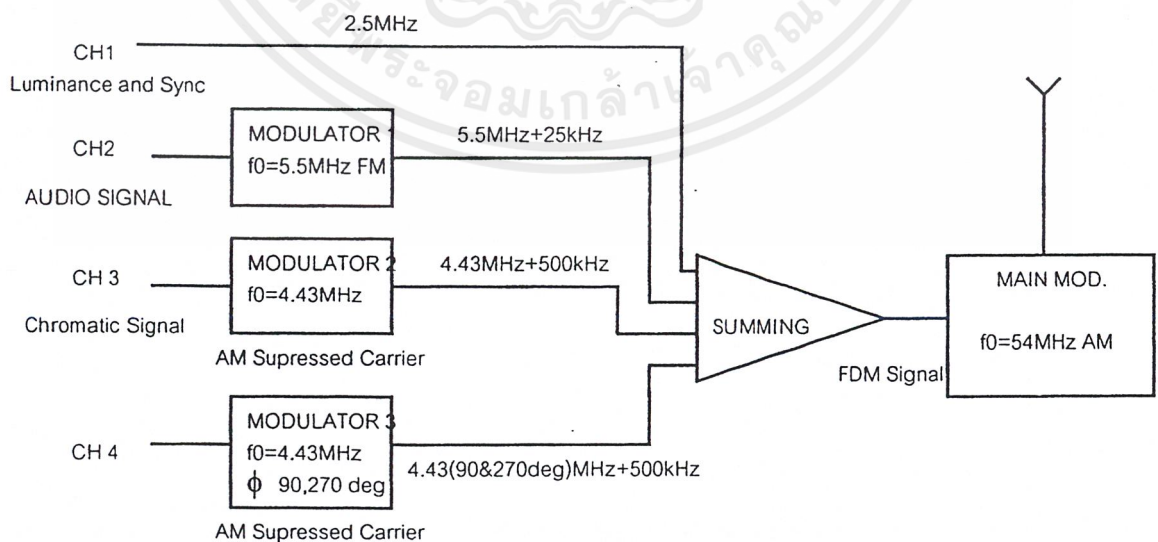
การมัลติเพล็กซ์สามารถทำได้ 2 แบบ คือ การมัลติเพล็กซ์แบบ FDM และ การมัลติเพล็กซ์แบบ TDM

### 2.4.1 Frequency Division Multiplex (FDM)

การมัลติเพล็กซ์แบบ FDM จะจัดสเปกตรัมความถี่ของ Modulating signal ในช่องต่างๆ ไปมอดูเลตกับคลื่นพาห้รอง ( sub carrier ) ซึ่งความถี่ของคลื่นพาห้รองจะมีค่าไม่เท่ากันหลังจากนั้นก็รวมสัญญาณที่ถูกมอดูเลตด้วยคลื่นพาห้รองเข้าด้วยกัน ดังรูปที่ 2.5 (ก)



(ก) บล็อกไดอะแกรมของ FDM มัลติเพล็กซ์เซอร์



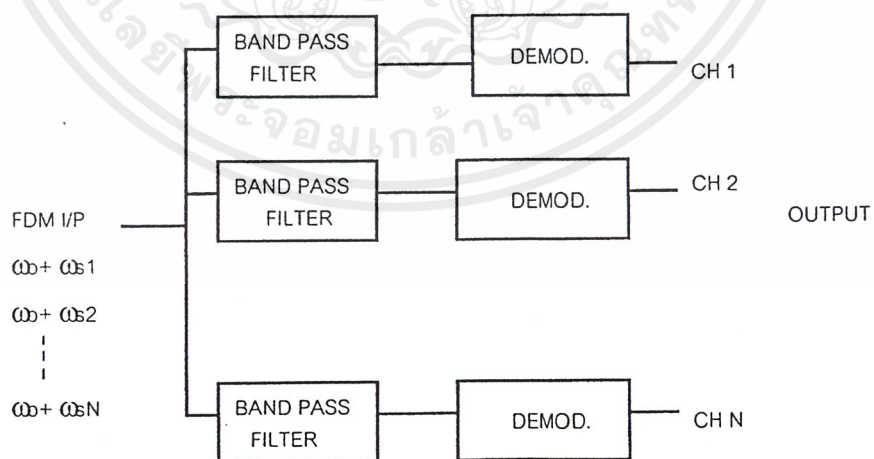
(ข) ตัวอย่างของ FDM ซึ่งใช้ในการส่งโทรทัศน์ระบบ PAL

รูปที่ 2.5 FDM มัลติเพล็กซ์เซอร์

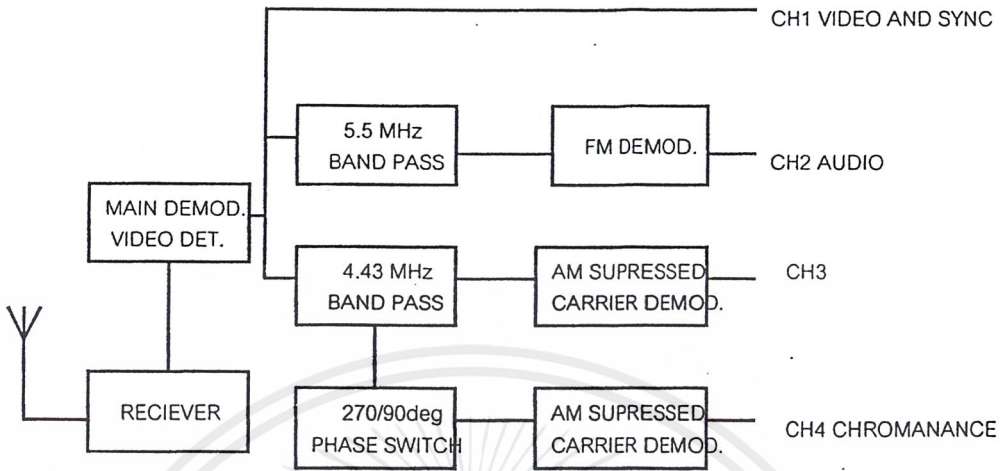
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างเช่นในการส่งโทรทัศน์สีข้อมูลที่เป็นจะประกอบด้วยสัญญาณความสว่างหรือสัญญาณภาพขาวดำ (Luminance) สัญญาณสี(chrominance) และเสียง ถ้าเราไม่ทำการส่งแบบมัลติเพล็กซ์แล้ว จะต้องใช้คลื่นพาห้หลายความถี่ โดยการใช้วิธีของ Frequency Division Multiplex เราสามารถที่จะส่งสัญญาณทั้งหมดโดยใช้คลื่นพาห้เพียงความถี่เดียว สัญญาณเสียงจะถูกมอดูเลทกับคลื่นพาห้รองความถี่ 5.5 MHz (4.5 MHz ในระบบ NTSC) แบบ FM สัญญาณสีจะถูกมอดูเลทกับคลื่นพาห้รองความถี่ 4.43 MHz (3.58 MHz ในระบบ NTSC) แบบ AM สัญญาณเสียง สัญญาณสีที่ถูกมอดูเลทแล้วจะนำไปรวมกัน และรวมสัญญาณภาพ แล้วจึงนำสัญญาณรวมทั้งหมดไปมอดูเลทกับคลื่นพาห้ของช่องต่างๆส่งออกอากาศ

การคิมัลติเพล็กซ์สัญญาณ FDM ก็ประกอบด้วยวงจรรองความถี่ Band pass filter ซึ่งจะกรองเฉพาะความถี่ของคลื่นพาห้รองกับ side band ของสัญญาณย่อยในช่วงต่างๆ และวงจรมอดูเลท ดังในรูปที่ 2.6 (ก) สัญญาณ fdm จะมีสเปกตรัมความถี่ต่างๆเป็น  $(\omega_c + \omega_{s1}, \omega_c + \omega_{s2}, \dots, \omega_c + \omega_{sn})$  ซึ่งความถี่  $\omega_c$  จะป้อนให้กับวงจร Band Pass Filter ของแชนเนลต่างๆ ซึ่งจะกรองเฉพาะสัญญาณ side band ของคลื่นพาห้รองของสัญญาณย่อยต่างๆสัญญาณที่ได้จากวงจรรองความถี่ของช่องต่างๆก็จะเหลือเพียง คลื่นพาห้รองกับ side band ของสัญญาณย่อยในช่องต่างๆซึ่งจะนำไปป้อนให้กับวงจรมอดูเลทเตอร์ของแชนเนลต่างๆในที่สุดก็จะได้สัญญาณเดิม  $\omega_{s1}, \omega_{s2}, \dots, \omega_{sn}$  ของช่องต่างๆ



(ก) บล็อกไดอะแกรมอย่างง่ายของ FDM คิมัลติเพล็กซ์เซอร์

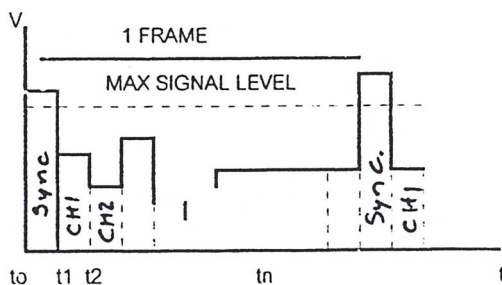
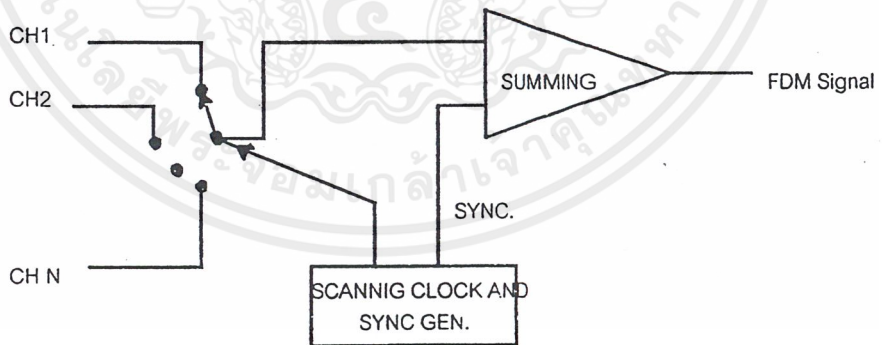


(ข) บล็อกไดอะแกรมของ FDM คีมัลติเพล็กซ์ของเครื่องรับโทรทัศน์สีแบบ PAL

รูปที่ 2.6 FDM คีมัลติเพล็กซ์

2.4.2 Time Division Multiplex(TDM)

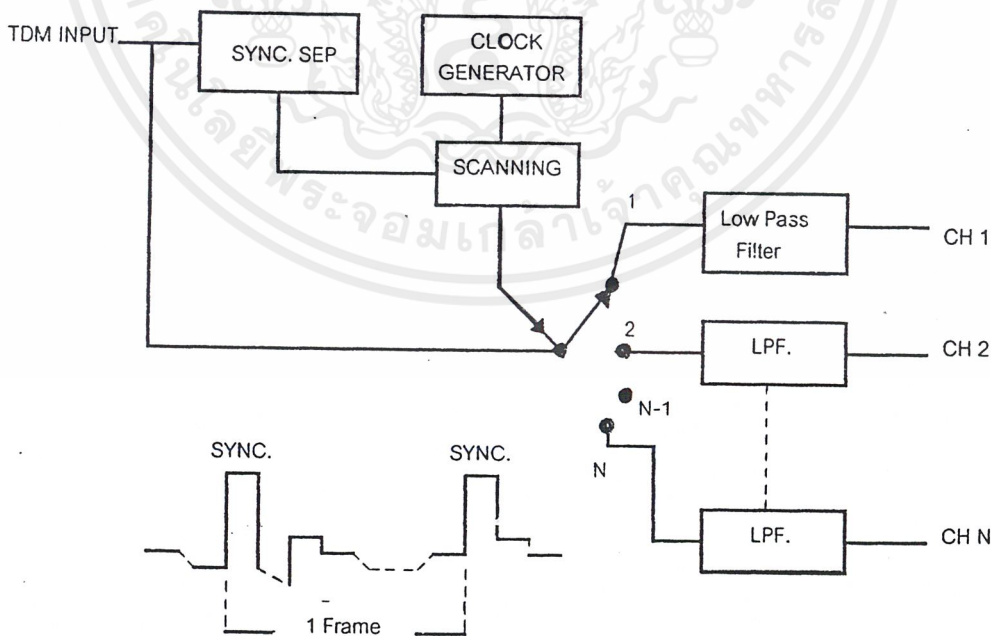
การมัลติเพล็กซ์แบบ TDM กระทำโดยจัดเวลาของการส่งสัญญาณของสัญญาณย่อยในช่องต่างๆเรียงต่อเนื่องกันไปช่วงเวลา  $t_1$  จะส่งสัญญาณของช่องที่ 1  $t_2$  จะส่งสัญญาณของช่องที่ 2 จนครบทุกช่องที่เวลา  $t_n$  หลังจากนั้นก็จะกลับมาส่งสัญญาณของช่องที่ 1 ใหม่ เรียงลำดับไปเรื่อยๆ



รูปที่ 2.7 TDM มัลติเพล็กซ์

ให้ทางด้านรับสามารถจะเรียงลำดับของสัญญาณย่อยในช่องต่างๆได้ ทางด้านส่งจะต้องส่งสัญญาณซิงค์(SYNC) ไปด้วยทุกๆครั้งก่อนที่จะส่งสัญญาณของช่องที่ 1 ดังในรูปที่ 2.7 สวิตช์ SW1 เป็นตัวเลือกว่าจะส่งสัญญาณของช่องใดออกไป การกวาดสัญญาณของ SW จะถูกควบคุมโดยสัญญาณนาฬิกา ซึ่งจะมีสัญญาณนาฬิกาส่วนหนึ่งใช้เป็นสัญญาณซิงค์ร่วมไปกับสัญญาณย่อยช่องต่างๆส่งออกไปยังด้านรับ

ในรูปที่ 2.8 เป็นบล็อกไดอะแกรมของ TDM ดิจิทัลเพิลิกเซอร์ทางเครื่องรับสัญญาณซิงค์ จะถูกแยกออกจากสัญญาณ TDM โดยวงจรแยกซิงค์ (SYNC separator) ซึ่งวงจรแยกซิงค์มักจะเป็นวงจรเปรียบเทียบแรงดัน (voltage comparator) วงจรสร้างสัญญาณนาฬิกาของเครื่องรับ จะถูกควบคุมโดยสัญญาณซิงค์ เพื่อให้มีความถี่และเฟสเหมือนทางเครื่องส่ง ซึ่งในส่วนนี้จะเป็น เฟสล็อกคัลป (phase lock loop) สัญญาณนาฬิกาที่ได้จะมีความถี่และเฟสเหมือนทางด้านส่งซึ่งจะไปควบคุมการกวาดของสวิตช์ SW2 ให้มีตำแหน่งและลำดับตรงกับ SW1 ของเครื่องส่ง ดังนั้นที่เวลา  $t_1$  ในขณะที่ SW1 อยู่ที่ตำแหน่งที่ 1 SW2 ก็จะมีอยู่ที่ตำแหน่งที่ 1 สัญญาณของช่องที่ 1 ก็จะสามารถส่งผ่านถึงปลายทางได้อย่างถูกต้อง เนื่องจากสัญญาณย่อยของช่องต่างๆถูก sampling มาเพียงบางส่วนให้สัญญาณที่รับได้มีรูปร่างเหมือนเดิม ก็จะต้องนำสัญญาณที่ถูก sampling นั้นมาผ่านวงจรรองความถี่ต่ำ

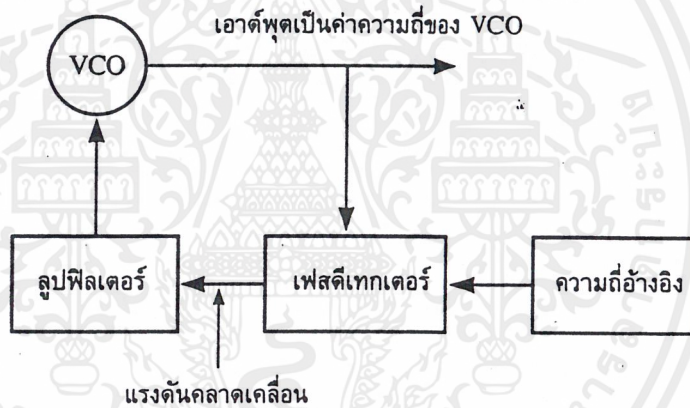


รูปที่ 2.8 TDM ดิจิทัลเพิลิกเซอร์

### บทที่ 3

#### การสังเคราะห์ความถี่ด้วยเฟสล็อกคูล

เฟสล็อกคูล (PLL: phase lock loop ) เป็นระบบการป้อนกลับในวงรอบ เพื่อเปลี่ยนแปลงความถี่หรือเฟสของความถี่ออสซิลเลเตอร์ด้วยความถี่อ้างอิง มีหลักการทำงานดังที่แสดงไว้ในรูปที่ 3.1 วงจรออสซิลเลเตอร์ที่ใช้ผลิตเป็นแบบใช้แรงดันควบคุม (VCO : voltage control oscillator) แล้วใช้ความถี่อ้างอิงมาเปรียบเทียบกับเอาต์พุตของออสซิลเลเตอร์ เพื่อให้ได้แรงดันคลาดเคลื่อน (error voltage) ออกไปควบคุมการทำงานของออสซิลเลเตอร์ เพื่อให้ผลิตความถี่ได้เช่นเดียวกับความถี่อ้างอิง และมีเฟสหรือความถี่เช่นเดียวกัน ส่วนประกอบของเฟสล็อกคูล คือ ออสซิลเลเตอร์ เฟสดีเทกเตอร์ และลูปฟิลเตอร์



รูปที่ 3.1 บล็อกไดอะแกรมหลักการทำงานของเฟสล็อกคูล

VCO เป็นวงจรออสซิลเลเตอร์แบบใช้แรงดันควบคุม โดยหลักจะประกอบไปด้วย วาร์เพนเตอร์ไดโอด ขดลวด และตัวขยาย เพื่อทำหน้าที่ผลิตความถี่ออกจากเอาต์พุต ซึ่งค่าความถี่ที่ได้นั้นขึ้นอยู่กับแรงดันไฟฟ้าตรงที่ป้อนตรงจากวงจรลูปฟิลเตอร์

เฟสดีเทกเตอร์จะรับความถี่เข้ามา 2 ความถี่ ความถี่แรกจากเอาต์พุตของ VCO และอีกความถี่เป็นความถี่อ้างอิง แล้วนำมาเปรียบเทียบเพื่อตรวจจับความแตกต่างของเฟสของความถี่ทั้งสอง ได้สัญญาณเป็นแรงดันคลาดเคลื่อนออกไปเข้าวงจรลูปฟิลเตอร์เพื่อกรองให้เป็นความดันไฟฟ้าตรงพอที่จะป้อนเข้าควบคุมการผลิตของ VCO ซึ่งการทำงานจะวนเป็นวงรอบจาก VCO ได้ความถี่เอาต์พุตออกไปตรวจสอบกับเฟสความถี่อ้างอิง แล้วได้แรงดันคลาดเคลื่อนไปเข้าลูปฟิลเตอร์ ทำการกรองแล้วป้อนกลับเข้าควบคุม VCO ครบวงรอบเป็นไปอย่างนั้นแรงดันคลาดเคลื่อนคงที่ แสดงว่าอยู่ในสภาวะล็อกความถี่ได้ VCO ก็จะมีค่าความถี่คงที่ ถ้าความถี่อ้างอิงเปลี่ยนเป็นความถี่เอาต์พุตของ

เอกสาร VCO ก็จะเปลี่ยนด้วยการนำเฟสล็อกคูลไปใช้งานในเครื่องรับวิทยุจะใช้ในเครื่องรับวิทยุสมัยใหม่ คำ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่น วงจรแยกสัญญาณเสียงจากสัญญาณ FM วงจรถอดรหัสสัญญาณสเตอริโอ และวงจรจูนเนอร์แบบสังเคราะห์ความถี่ เป็นต้น

### 3.1 คุณสมบัติของวงจรสังเคราะห์ความถี่

นอกจากวงจรสังเคราะห์ความถี่จะต้องมีคุณสมบัติที่เกี่ยวกับช่วงความถี่ (Frequency range) ที่ต้องผลิตและเรโซลูชันระหว่างขั้นแล้ว คุณสมบัติอื่น ๆ ของวงจรสังเคราะห์ความถี่ก็มีความสำคัญสำหรับเครื่องรับส่งวิทยุอีกด้วย ดังจะได้อธิบายต่อไปนี้

โดยปกติวงจรสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเพียงสัญญาณเดียว แต่เลือกความถี่ได้หลายค่า (ในช่วงความถี่ที่ใช้งาน) และมีความละเอียดของความถี่ขึ้นอยู่กับเรโซลูชัน ในกรณีที่เราเปลี่ยนความถี่จากค่าหนึ่งไปยังอีกค่าหนึ่ง วงจรสังเคราะห์ความถี่จะต้องเปลี่ยนได้เร็วตามทันที หรือจะกล่าวได้อีกอย่างหนึ่งก็คือ ล็อคค่าของความถี่ได้ในเวลาอันรวดเร็ว นั่นคือ ช่วงเวลาล็อค (Lock-up time) ต่ำ คุณสมบัติการล็อคความถี่ใหม่ได้รวดเร็วขึ้นนั้นมีความจำเป็นอย่างยิ่งสำหรับเครื่องรับส่งวิทยุ โดยเฉพาะในระหว่างการเปลี่ยนจากสภาวะส่ง (รับ) มาเป็นสภาวะรับ (ส่ง) หรือในกรณีสแกนความถี่

วงจรสังเคราะห์ความถี่ที่ดีจะต้องผลิตสัญญาณความถี่เดียว โดยปราศจากความถี่แปลกปลอมต่าง ๆ คุณสมบัตินี้เรียกว่า ความบริสุทธิ์ของสเปกตรัม (Spectrum purity) นั่นคือความถี่ฮาร์โมนิกส์และสปีวเรียสต่าง ๆ จะต้องถูกกำจัดให้เหลือน้อยที่สุด นอกจากนั้นนอยส์จากวงจรออสซิลเลเตอร์จะทำให้วงจรสังเคราะห์ความถี่มีความถี่ไม่บริสุทธิ์ ไม่ใช่เพียงความถี่เดียว ในช่วงใกล้เคียงกับความถี่ที่ต้องการ นอยส์ดังกล่าวนี้จะเรียกว่า เฟสนอยส์ (Phase noise)

ความเที่ยงตรง (Accuracy) และเสถียรภาพ (Stability) ทางความถี่ของวงจรสังเคราะห์ความถี่จะขึ้นอยู่กับสัญญาณอ้างอิง โดยทั่วไปสัญญาณอ้างอิงมักจะเป็นวงจรออสซิลเลเตอร์ชนิดที่ใช้แร่บังคับความถี่ ฉะนั้นวงจรสังเคราะห์ความถี่ จะมีเสถียรภาพและความเที่ยงตรงเทียบเท่ากับคริสตัล

ออสซิลเลเตอร์

วงจรสังเคราะห์ความถี่ที่ใช้กับเครื่องรับส่งวิทยุในย่านความถี่ HF (3 ถึง 30 MHz) ก่อนข้างที่จะมีความซับซ้อน เพราะการใช้งานในย่านความถี่นี้ เราต้องการเรโซลูชันที่ละเอียดถึง 100 Hz. เป็นอย่างน้อย บางเครื่องสามารถทำได้ถึง 10 Hz นอกจากนี้ช่วงความถี่ 3 ถึง 30 MHz ก่อนข้างที่จะกว้างมาก ๆ วงจรสังเคราะห์ความถี่ที่ครอบคลุมช่วงความถี่ที่กว้าง ๆ และมีเรโซลูชันที่ละเอียด เช่นนี้ จะต้องถูกออกแบบเป็นกรณีพิเศษเพื่อให้มีคุณสมบัติที่น้อยที่สุด และช่วงเวลาล็อคที่สั้นรวดเร็ว โดยทั่วไปอัตราส่วนของความถี่สูงสุดและต่ำสุดระหว่างช่วงความถี่ที่ใช้งานจะมีค่าความถี่ไม่เกิน 2

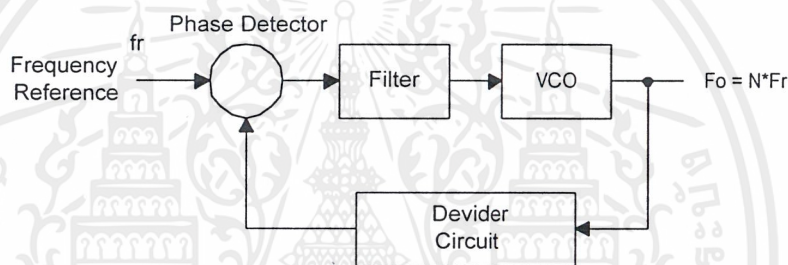
เท่าในกรณีที่มีอัตราส่วนเกิน 2 เท่า เราต้องใช้วงจร VCO หลายชุด แล้วมีสวิตช์เลือกเพื่อป้องกันการล๊อคความถี่

ฮาร์โมนิกส์ และเพื่อให้ได้คุณสมบัติที่น้อยที่สุดสำหรับช่วงเวลาที่ล๊อคที่รวดเร็ว นั้น เราทำได้โดยการใช้ลูปซ้อนกันหลาย ๆ ลูป (Multi loop)

### 3.2 เทคนิคของการสังเคราะห์ความถี่

การสังเคราะห์ความถี่มีอยู่หลายแบบ ตัวอย่างที่จะกล่าวถึงต่อไปนี้เป็นหน่วยสังเคราะห์ความถี่ ซึ่งมีขั้นตอนการตั้งความถี่ขึ้นละ  $f_r$  เท่ากับความถี่อ้างอิง

PLL แบบ โดยตรง



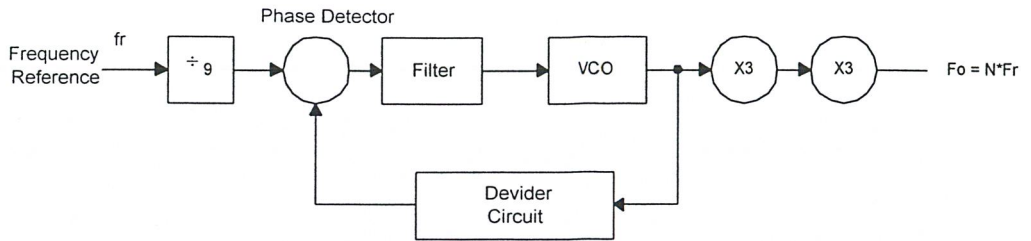
รูปที่ 3.2 แสดง PLL แบบ โดยตรง

วิธีการสังเคราะห์ความถี่วิธีการนี้จะใช้ PLL โดยตรง นับว่าเป็นวิธีที่ง่าย ความถี่เอาท์พุทมีค่าเป็น N เท่าของความถี่อ้างอิง (ดูรูปที่ 3.2) ในที่นี้ VCO ต้องสามารถทำงานได้ตลอดย่านความถี่เอาท์พุท ความถี่อาจจะขึ้นไปได้ถึง 200 MHz. อย่างไรก็ตาม วงจรนับที่โปรแกรมตัวหาร N นั้นมีราคาแพงจริง

จำเป็นที่จะต้องปรับปรุงวิธีสังเคราะห์ความถี่เป็นแบบอื่น

#### PLL แบบคูณความถี่

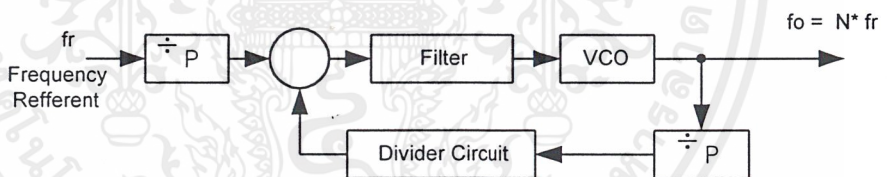
จะสังเกตเห็นว่าในรูปที่ 3.3 เราทำการหารความถี่อ้างอิง  $f_r$  ลง 9 เท่า ก่อนที่จะป้อนให้แก่ วงจรเฟสดีเทกเตอร์ และเอาท์พุทจาก VCO ก็คูณความถี่ขึ้นไป 9 เท่า วิธีนี้จะช่วยลดความถี่การทำงานของวงจรหาร N ลง แต่ก็ทำให้ผลตอบสนองต่อการเปลี่ยนแปลงความถี่ที่ใช้ในการเทียบเฟสต่ำลง



รูปที่ 3.3 แสดง PLL แบบคูณความถี่

### PLL แบบพรีสเกลเลอร์

PLL ในรูปที่ 3.4 ใช้วิธีการหารความถี่อ้างอิง  $f_r$  ลง  $P$  เท่า ก่อนที่จะป้อนให้แก่จอร์เฟสดีเทกเตอร์ และใช้วิธีการคูณความถี่ขึ้นไป  $P$  เท่าภายในลูบ แทนที่จะคูณความถี่ภายนอกดังเช่น PLL แบบคูณความถี่ วงจร VCO ในกรณีนี้ต้องทำงานขึ้นไปถึงความถี่ใช้งาน โดยไม่ต้องมีวงจรมัลติพลาย

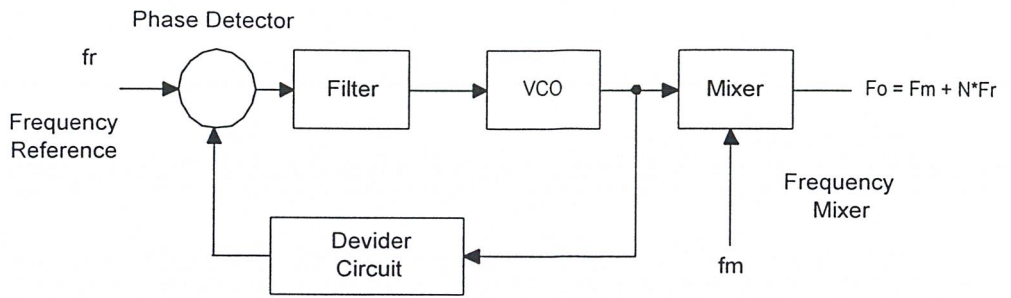


รูปที่ 3.4 แสดง PLL แบบพรีสเกลเลอร์

วงจรมหาร  $P$  เป็นชุดวงจรฟลิปฟล็อปธรรมดา ซึ่งตัวหารกำหนดไว้ตายตัวจะสามารถทำงานที่ความถี่สูงได้ เราเรียกว่า วงจรพรีสเกลเลอร์ ส่วนวงจรมหาร  $N$  ซึ่งโปรแกรมตัวหารได้นั้นทำงานที่ความถี่ต่ำลงเช่นเดียวกับ PLL ในรูปที่ 3.3

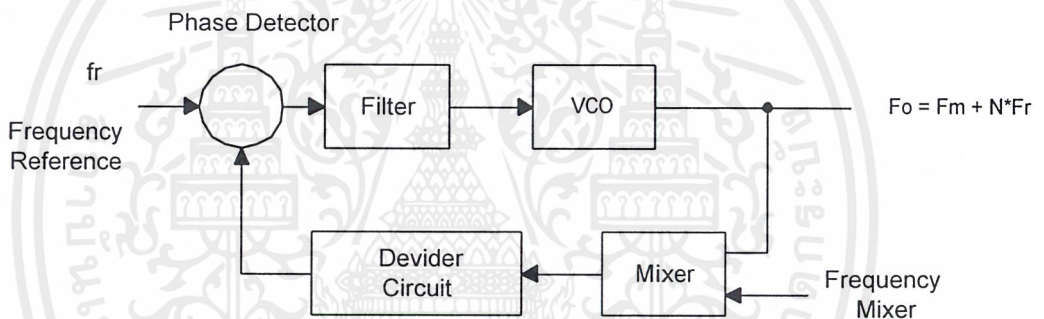
### PLL แบบมิกซ์นอกลูบ

PLL ในรูปที่ 3.5 อาศัยความถี่อีกความถี่หนึ่งเพื่อผสม (มิกซ์) กับความถี่ VCO ให้เอาท์พุทของ PLL มีค่าความถี่ที่สูงขึ้น ในที่นี้เราปรับขึ้นความถี่ได้ขึ้นละ  $f_r$  เท่ากับความถี่อ้างอิง และความถี่เอาท์พุทเท่ากับผลรวมความถี่ที่นำมามิกซ์กับความถี่จาก VCO



รูปที่ 3.5 แสดง PLL แบบมิกซิงนอกloop

PLL แบบมิกซิงในloop



รูปที่ 3.6 แสดง PLL แบบมิกซิงในloop

PLL ในรูปที่ 3.6 เป็นการมิกซิงอีกแบบหนึ่ง ซึ่งได้นำการมิกซิงมาไว้ในloop สัญญาณจาก VCO และความถี่มิกซ์  $f_m$  จะบิตกันได้ความถี่ต่ำลง แล้วจึงป้อนเข้าสู่วงจรรีบหาร N ความถี่เอาท์พุทเท่ากับผลรวมของความถี่ที่นำมามิกซ์  $f_m$  กับความถี่ VCO เช่นเดียวกับในรูปที่ 3.5

ถ้าโมดูลัส (ตัวหาร) ของพริสเกลเลอร์มีค่ามาก ตัวหารต่ำสุดก็จะมีค่ามากยิ่งขึ้นไปอีก ซึ่งจะเหมาะสมกับระบบสังเคราะห์ความถี่ที่ผลิตความถี่สูง ๆ และช่วงห่างระหว่างช่องแคบ

เหตุผลที่สำคัญในการใช้พริสเกลเลอร์ชนิดสองโมดูลัสก็เพื่อลดทอนความถี่สูง และให้ใช้กับ

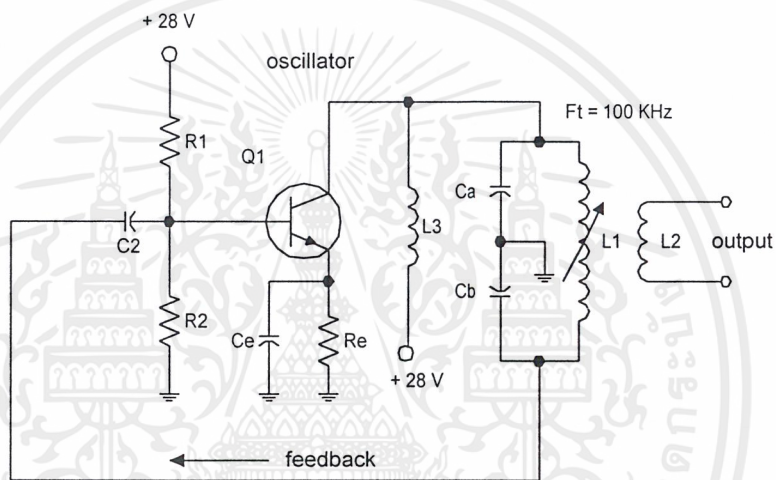
วงจรรีบหาร N ตระกูล TTL หรือ CMOS ได้ ถ้าใช้พริสเกลเลอร์แบบ 256/257 ก็จะสามารถสังเคราะห์ความถี่ไปถึงย่าน UHF ได้ ข้อดีอีกอย่างหนึ่งของพริสเกลเลอร์ชนิดสองโมดูลัสก็คือ ทำให้การกำเนิดความถี่ที่ไม่ตรงกับความถี่ที่แสดง เช่น ในสภาวะโลคอลออสซิลเลเตอร์จะผลิตความถี่แตกต่างจากความถี่ที่ใช้งานอยู่เท่ากับความถี่ IF ของเครื่องรับ อีกตัวอย่างหนึ่ง คือ ในกรณีของการ

เลื่อนความถี่ภาคส่งสำหรับรีพีทเตอร์ (Repeater offset) เป็นต้น ลักษณะเด่นของระบบสังเคราะห์

ความถี่แบบนี้ก็สามารถทำงานที่ความถี่สูง (High speed operation) ได้โดยอาศัยเทคนิคทางคิจิตอลมาช่วย

### 3.3 ออสซิลเลเตอร์แบบคอลพิทส์

ลักษณะที่เด่นชัดของวงจรชนิดนี้ก็คือ มีคาปาซิทิฟโวลเตจดีไวเดอร์ สำหรับการป้อนกลับ สัญญาณอยู่อย่างชัดเจน



รูปที่ 3.7 แสดงวงจรออสซิลเลเตอร์แบบคอลพิทส์ และวงจรคาปาซิทิฟโวลเตจดีไวเดอร์

ดังรูปที่ 3.7 (วงจรโวลเตจดีไวเดอร์ : คือ วงจรแบ่งแรงดันไฟฟ้าคกร่วม ที่ใช้งานกันบ่อยได้แก่วงจรโวลเตจดีไวเดอร์)  $C_A$  และ  $C_B$  ประกอบกันขึ้นเป็นวงจรดีไวเดอร์อนุกรมคกร่วมคอยล์  $L_1$  ในส่วนของวงจรคอลเลคเตอร์ และแรงดันไฟฟ้าที่คร่อม  $C_3$  จะถูกป้อนกลับแบบบวกไปยังขาเบส

จุดต่อระหว่าง  $C_A$  และ  $C_B$  จะถูกต่อลงกราวด์ ดังนั้นจึงเป็นเสมือนว่าวงจรคาปาซิทิฟดีไวเดอร์นั้นเป็นวงจรเทียบเท่ากับการเทปคอยล์ สำหรับสัญญาณของวงจรออสซิลเลเตอร์ แรงดันไฟฟ้า  $V_{CA}$  และ  $V_{CB}$  จะมีขั้วตรงข้ามกันเมื่อเทียบกับจุดกราวด์ การป้อนกลับแบบบวกของ  $V_{CB}$  จะถูกคัปปลิ่งโดย  $C_2$  ซึ่งในขณะเดียวกัน  $C_2$  ก็จะทำให้การป้องกันสัญญาณแรงดันไฟตรงจากคอลเลคเตอร์ไม่ให้ผ่านไปสู่ขาเบสได้

เอาท์พุทของวงจรจะถูกคัปปลิ่งโดยคอยล์  $L_2$  ไปสู่วงจรภาคถัดไป วงจรดังรูปใช้การป้อนสัญญาณแบบขนานโดยสัญญาณแรงดันไฟฟ้าคอลเลคเตอร์ถูกป้อนผ่าน  $L_3$  ซึ่ง  $L_3$  คือ RF โช๊คซึ่งมีเอกสารหน้าที่ป้องกันการลัดวงจรของสัญญาณจากวงจรออสซิลเลเตอร์ผ่านเข้าไปยังแหล่งจ่ายไฟด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรดังรูปเนื่องจากว่าคาปาซิแตนซ์ของวงจรรีโซแนนซ์ LC ถูกแบ่งไปในวงจรออสซิลเลเตอร์ ดังนั้นการปรับแรงดันไฟฟ้าของวงจรจึงเปลี่ยนมาใช้ในการปรับแต่ง โดย  $L_1$  แทน หรือมิฉะนั้นแล้ว  $C_A$  และ  $C_B$  จะต้องต่อกันแบบแก๊งค์ (Ganged capacitance)

คอลพิทท์ออสซิลเลเตอร์มีการประยุกต์ใช้งานทั้งในด้านความถี่วิทยุขนาด 100 KHz ไปจนถึงย่านความถี่ VHF ที่มีแถบความถี่สูงถึง 300 MHz ได้

### 3.4 รายละเอียดของไอซี MC 145162

เนื่องจากโครงการนี้ในส่วนของวงจร FM Modulate จะมีการสังเคราะห์ความถี่ด้วยเฟสล็อก โดยใช้ IC PLL เบอร์ MC 145162 เป็นหัวใจสำคัญ เนื้อหาในบทนี้จะกล่าวถึงการทำงานของ IC เบอร์นี้ดังต่อไปนี้

#### 3.4.1 คุณสมบัติของ MC 145162

MC 145162 เป็นไอซีที่มีเฟสล็อกที่ใช้สังเคราะห์ความถี่อยู่ 2 รูป ซึ่งสามารถนำไปประยุกต์ใช้งานได้หลายอย่าง เช่น ใช้งานเป็นโทรศัพท์ไร้สาย สามารถที่จะสังเคราะห์ความถี่ได้สูงถึง 60 MHz

คุณสมบัติที่สำคัญของ MC 145162 คือ สามารถที่จะโปรแกรมได้ทั้งเคาน์เตอร์ด้านรับ เคาน์เตอร์ด้านส่ง และเคาน์เตอร์ที่ความถี่อ้างอิง โดยการอินเตอร์เฟสกับไมโครโปรเซสเซอร์แบบอนุกรม MC 145162 นั้นประกอบด้วย Phase Detector 2 ตัวแยกอิสระกัน คือทางด้านส่งและด้านรับ โดยใช้ความถี่อ้างอิงที่ผลิตจากออสซิลเลเตอร์ร่วมกัน และยังมีเคาน์เตอร์ที่ความถี่อ้างอิงเสริมเป็นส่วนเพิ่มเติมให้สามารถเลือกใช้ความถี่อ้างอิงได้มากขึ้นอีกด้วย

#### 3.4.2 การเขียนโปรแกรมควบคุม MC 145162

ในการเขียนโปรแกรมควบคุม MC 145162 สามารถแบ่งออกได้เป็น 2 รูปแบบ ซึ่งจะถูกควบคุมโดยสัญญาณ ENB ( Enable Input )

-- ถ้าหากสัญญาณ ENB เป็น Logic "1" จะเป็นการส่งข้อมูลอนุกรมไปโปรแกรม Control Register และ ความถี่อ้างอิง

-- ถ้าหากสัญญาณ ENB เป็น Logic "0" จะเป็นการส่งข้อมูลไปยังเคาน์เตอร์ทางด้านรับและด้านส่ง ( Transmit and Receive Counter )

โดยในการส่งสัญญาณไปยังเคาน์เตอร์ทางด้านรับและด้านส่ง จะสามารถส่งโดยผ่านขา Adin และ Din ซึ่งจะเป็ข้อมูลทั้งด้านรับและด้านส่ง โดยการส่งข้อมูลของทางด้านรับและด้านส่ง จะถูกส่งเข้าไปเก็บในรีจิสเตอร์ โดยใช้สัญญาณนาฬิกา (Clock) ซึ่งข้อมูลจะถูกเลื่อนเข้าไปในรีจิส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เตอร์ทุกๆ ขอบขาขึ้นของสัญญาณนาฬิกา ดังนั้น ข้อมูลในตัวนับทั้งทางด้านรับและด้านส่งเราสามารถเปลี่ยนแปลงได้ต่อเนื่องกัน โดยที่เราไม่มีความจำเป็นที่จะต้องป้อนข้อมูลให้กับชุดตัวนับที่ใช้เป็นตัวอ้างอิงความถี่ใหม่ ถ้าหากเราใช้ความถี่อ้างอิงเพียงความถี่เดียว ก็ไม่จำเป็นที่จะต้องป้อนข้อมูลให้ตัวนับที่ความถี่อ้างอิง ( Auxillary/Reference Counter ) อีก

#### 3.4.2.1 การโปรแกรมในส่วนของ Control Register

ข้อมูลที่จะป้อนเข้าไปในขา Din เรียกว่า “Control Word” ซึ่งมีทั้งหมด 8 บิต ดังรูปที่ 8 ของ data sheet ในภาคผนวก

การโปรแกรมในส่วนของ Control Register นั้น สัญญาณ ENB จะต้องเป็น Logic “1” และบิตแรกของ Control Word คือ MSB จะต้องเป็น “1” รูปแบบการโปรแกรมในส่วนนี้ดูได้จากตารางที่ 3.1

ตารางที่ 3.1 ตารางแสดงหน้าที่ของบิตต่างๆใน Control Register

Test Bit	<ul style="list-style-type: none"> <li>- เมื่อถูกเซ็ตเป็น 1 : เป็นการทดสอบที่ตัวนับที่ Tx/Rx</li> <li>- เมื่อถูกเซ็ตเป็น 0 : เป็นการใช้งานในสภาวะปกติ</li> </ul>
Aux Data Select	<ul style="list-style-type: none"> <li>- เมื่อถูกเซ็ตเป็น 1 : ที่ขา Adin จะส่งข้อมูล 16 บิตไปยังตัวนับภาคส่งและขา Din จะส่งข้อมูล 16 บิตไปยังตัวนับทางด้านภาครับ ซึ่งการส่งในลักษณะนี้จะใช้กับอินเทอร์เฟซ (Interface) แบบ 4 ขา</li> <li>- เมื่อถูกเซ็ตเป็น 0 : เป็นการใช้งานในสภาวะปกติ ส่วนขา Adin นั้นไม่ได้ใช้งานจะถูกต่อลงกราวด์ (Vss)</li> </ul>
TxPD Enable	<ul style="list-style-type: none"> <li>- เมื่อถูกเซ็ตเป็น 1 : เคาน์เตอร์ทางด้านส่งและ Phase Detector ทางด้านส่งจะไม่ทำงาน (Power Down Mode) ที่ขา TxPS/f<sub>TX</sub> จะถูกเซ็ตให้เป็น logic “1”</li> </ul>
RxPD Enable	<ul style="list-style-type: none"> <li>- เมื่อถูกเซ็ตเป็น 1 : เคาน์เตอร์ทางด้านรับและ Phase Detector ทางด้านรับจะไม่ทำงาน (Power Down Mode) ที่ขา RxPS/f<sub>RX</sub> จะถูกเซ็ตให้เป็น logic “1”</li> </ul>

Ref PD Enable	- เมื่อถูกเซ็ตเป็น 1 : ข้อมูลที่ 12 บิตและ 14 บิตของเคาน์เตอร์ที่ความถี่อ้างอิงจะไม่ทำงาน (Power Down Mode)
---------------	---

### 3.4.2.2 การโปรแกรมในส่วนของตัวนับที่ความถี่อ้างอิง

สำหรับความถี่อ้างอิง ( Reference Frequency ) ข้อมูลที่ป้อนทั้งหมดจะมี 32 บิต ซึ่งประกอบไปด้วย ข้อมูลของความถี่อ้างอิง 12 บิต , ข้อมูลของความถี่อ้างอิงเสริม 14 บิต , ข้อมูลที่ช่วยในการสร้างความถี่อ้างอิงทั้งด้านรับและด้านส่งอย่างละ 2 บิต รวมเป็น 4 บิต ( ได้แก่ Tx-0 Select ,

Rx-0 Select ,  $fr_1-S_1$  ,  $fr_1-S_2$  ) , มีบิต Aux Ref Enable , มีบิตแรกคือ MSB จะต้องเป็น “0”

ถ้าหากว่าบิต Aux Ref ENB เป็น Logic “1” เคาน์เตอร์ 14 บิตที่ช่วยในการสร้างความถี่อ้างอิงเสริมจะช่วยผลิตความถี่อ้างอิงให้กับลูปเพิ่มขึ้น

ถ้าหากว่าบิต Aux Ref ENB เป็น Logic “0” เคาน์เตอร์ 14 บิตที่ช่วยในการสร้างความถี่อ้างอิงเสริมก็จะไม่ทำงาน คืออยู่ในสภาวะ Power Down Mode และที่ขอบขาของสัญญาณ ENB

ข้อมูลจะถูกเก็บไว้ในรีจิสเตอร์

### 3.4.2.3 การโปรแกรมในส่วนของตัวนับด้านรับและด้านส่ง

รูปแบบการอินเตอร์เฟสโดยทั่วไปมี 2 รูปแบบ คือ

- การอินเตอร์เฟสแบบ 3 ขา ( Three Pin Interfacing ) เหมาะแก่การใช้กับ MCU SPI ( Serial Peripheral Interface ) ดังรูป 10 ของ data sheet ในภาคผนวก
- การอินเตอร์เฟสแบบ 4 ขา ( Four Pin Interfacing ) ใช้กับการต่อ พอร์ตอินพุท/เอาต์พุท ทั่วไป ดังรูป 11 ของ data sheet ในภาคผนวก

การอินเตอร์เฟสแบบ 3 ขา - ใช้สัญญาณที่ส่งออกไป 3 เส้น คือ Din , CLK , ENB เมื่อใช้การอินเตอร์เฟสแบบ 3 ขา บิต Aux Ref ENB ของการโปรแกรมที่ Auxillary/Reference Frequency Counter จะถูกเซตให้เป็น Logic “0” และ บิต Aux Data Select ของการโปรแกรมที่ Control Word จะถูกเซตให้เป็น Logic “0” ข้อมูลทั้งหมดทั้ง 32 บิต ซึ่งประกอบด้วย ข้อมูลของเคาน์เตอร์ทางด้านส่ง 16 บิต และข้อมูลของเคาน์เตอร์ทางด้านรับ 16 บิต จะถูกส่งไปยังรีจิสเตอร์ทางขา Din ทุกๆขอบขาขึ้นของสัญญาณนาฬิกา ( CLK ) ดังรูป 12 และ 13 ของ data sheet ในภาคผนวก

สำหรับการอินเทอร์เฟซแบบ 4 ขา ( Four Pin Interfacing Scheme ) - บิต Aux Ref ENB ของการโปรแกรมที่ Auxillary/Reference Frequency Counter จะถูกเซตให้เป็น Logic “1” และ บิต Aux Data Select ของการโปรแกรมที่ Control Word จะถูกเซตให้เป็น Logic “1” สำหรับการอินเทอร์เฟซแบบนี้ ข้อมูล 16 บิตของเคาน์เตอร์ด้านส่งจะถูกส่งผ่านออกทางขา Adin และในขณะเดียวกันข้อมูล 16 บิตของเคาน์เตอร์ด้านรับก็จะถูกส่งผ่านออกไปยังขา Din ดังนั้นเวลาที่ใช้ในการส่งข้อมูลของการอินเทอร์เฟซแบบ 4 ขา จะใช้เวลาน้อยลงครึ่งหนึ่งของการอินเทอร์เฟซแบบ 3 ขา

ในการโปรแกรมเคาน์เตอร์ของทางด้านส่งและด้านรับ สัญญาณ ENB จะต้องให้พัลส์ที่เป็นขอบขาลง ( Falling Edge ) เพื่อใช้ในการเลื่อนข้อมูล หลังจากเกิดสัญญาณนาฬิกาถูกสุดท้าย อัตราเร็วในการส่งข้อมูลสูงสุดคือ 500 Kbit

### 3.4.3 การเลือกและการโปรแกรมความถี่อ้างอิง

จากรูปที่ 16 ของ data sheet ในภาคผนวก แสดงหน้าที่ของบิตที่ใช้ในการเลือกความถี่อ้างอิงและการโปรแกรมลงในรีจิสเตอร์ที่ควบคุมการสร้างความถี่อ้างอิง โดยเราสามารถเลือกใช้ความถี่อ้างอิงที่ผลิตมาจากแหล่งสร้างความถี่อ้างอิง 2 ช่อง คือ เคาน์เตอร์ 12 บิต และเคาน์เตอร์ 14 บิต โดยทั่วไปแล้วเคาน์เตอร์ 12 บิตที่ใช้ในการสร้างความถี่อ้างอิงใหม่โดยการหาร 4 และหาร 25 และสามารถที่จะสร้างความถี่อ้างอิงได้จากเคาน์เตอร์ 14 บิต

บทที่ 4

ระบบเอฟเอ็มสเตอริโอมัลติเพล็กซ์

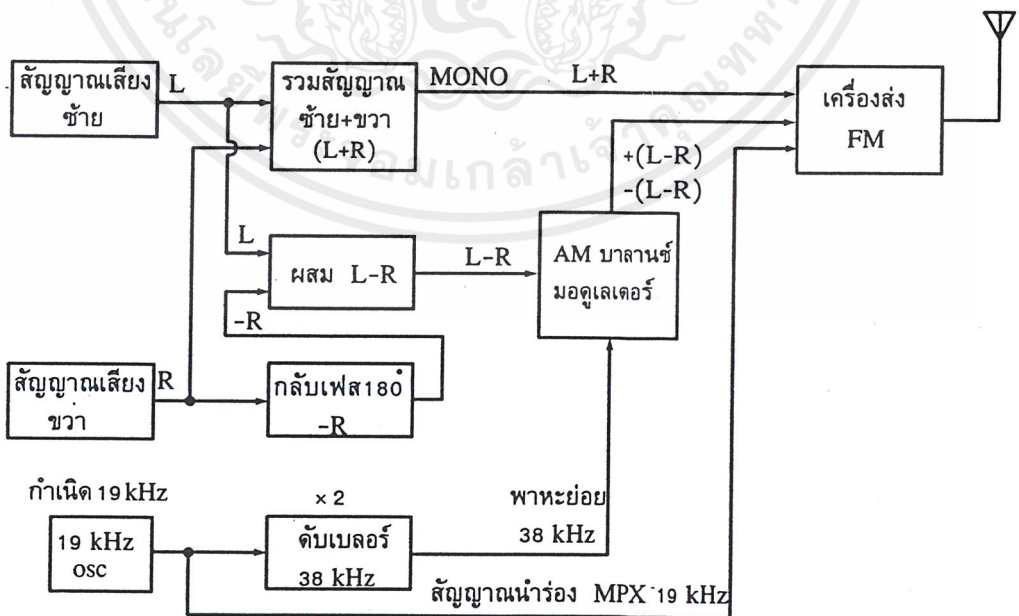
4.1 ระบบเอฟเอ็มสเตอริโอมัลติเพล็กซ์

FM สเตอริโอมัลติเพล็กซ์ ( FM stereo multiplex ) หมายถึงสัญญาณ FM รวมที่มีการผสมสัญญาณเสียง โมโนและสัญญาณเสียงสเตอริโอซ้ายและขวาผ่านมาด้วย

FM โมโน ( FM mono ) หมายถึงสัญญาณ FM ที่ผสมสัญญาณเสียงทุกๆความถี่รวมกันมาไม่มีทิศทาง เมื่อเครื่องรับวิทยุ FM ทำการแยกสัญญาณจะได้สัญญาณเสียงออกมาทางเดียวไม่ได้แยกสัญญาณเสียงซ้ายขวา สัญญาณเสียงที่แยกซ้ายขวาไม่ออกจึงบอกทิศทางไม่ได้ เราเรียกกันว่า “โมโน ” ซึ่งคำว่าโมโนหมายถึงหนึ่งหรือเดี่ยว

4.2 หลักการส่งวิทยุ FM สเตอริโอมัลติเพล็กซ์

หลักการส่งวิทยุ FM สเตอริโอมัลติเพล็กซ์ได้แสดงดังบล็อกไดอะแกรมของรูปที่ 4.1 สามารถอธิบายได้ดังนี้



รูปที่ 4.1 บล็อกไดอะแกรมการส่งวิทยุ FM ระบบสเตอริโอมัลติเพล็กซ์

1. แหล่งสัญญาณเสียงซ้ายและขวาจะถูกนำมารวมกัน ได้สัญญาณซ้ายบวกขวา(L+R) หรือสัญญาณโมโนส่งเข้าเครื่องส่ง FM
2. สัญญาณเสียงขวาส่งเข้าภาคกลับเฟสให้ต่างไป 180 องศา ได้เป็นสัญญาณลบขวา (-R) ส่งเข้าไปผสมกับสัญญาณเสียงซ้าย ได้เป็นซ้ายลบขวา (L-R) ส่งเข้าภาค AM บาลานซ์ มอดูเลเตอร์ ( AM balance modulator )
3. ภาคกำเนิดสัญญาณ 19 kHz เป็นความถี่ของสัญญาณนำร่องหรือไพลोटโทน(pilot tone) ส่งไปผสมกับสัญญาณ FM และส่งออกอากาศทางเครื่องส่ง
4. ความถี่ 19 kHz ส่วนหนึ่งถูกมาทวีความถี่เป็น 2 เท่า ได้ความถี่เป็น 38 kHz เป็นความถี่พาหะย่อย (sub carrier) ของสัญญาณสเตอริโอส่งเข้าภาค AM บาลานซ์มอดูเลเตอร์
5. ภาคบาลานซ์มอดูเลเตอร์จะผสมเคลื่อนพาหะย่อย 38 kHz เข้ากับสัญญาณ L-R โดยการผสมแบบ AM ได้สัญญาณ +(L-R) และ -(L-R) เรียกว่า สัญญาณสเตอริโอส่งเข้าผสมแบบ FM และส่งออกทางเครื่องส่ง
6. คลื่นวิทยุ FM ที่ออกอากาศจึงประกอบไปด้วยสัญญาณเสียงโมโน สัญญาณสเตอริโอและสัญญาณนำร่อง สัญญาณทั้งหมดนี้รวมกัน เรียกว่า สัญญาณ FM สเตอริโอมัลติเพล็กซ์ วิธีการเอาสัญญาณมารวมกันเรียกว่าการเข้ารหัสหรือเอ็นโค้ด(encode )

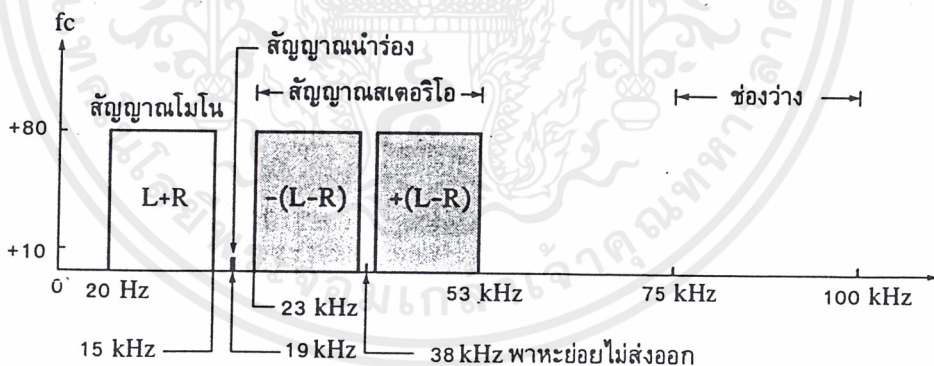
#### 4.3 รายละเอียดของสัญญาณ FM สเตอริโอมัลติเพล็กซ์

1. สัญญาณเสียงโมโน ( L+R ) สัญญาณเสียงที่เราเคยพูดถึงกันมีค่าความถี่ระหว่าง 20 ถึง 20,000 Hz หรือระหว่าง 20 Hz ถึง 20 kHz ซึ่งเป็นทางทฤษฎีการแบ่งช่วงความถี่ ในทางปฏิบัติจริงแล้วมนุษย์ได้ยินเสียงอย่างสูงประมาณ 15 kHz นั่นก็คือ สัญญาณเสียงซ้ายหรือขวามีความถี่อยู่ในช่วง 20 Hz ถึง 15 kHz เมื่อเอาสัญญาณเสียงซ้ายและขวามารวมกันก็จะได้ความถี่ในช่วงนี้เท่านั้น สัญญาณโมโนที่ส่งออกอากาศไปจะทำให้เครื่องรับ FM โมโนแยกสัญญาณเสียงออกมาได้อย่างปกติ และสัญญาณ โมโน (L+R) นี้ยังนำไปอ้างอิงเพื่อถอดรหัสสัญญาณเสียงซ้ายขวาทางเครื่องรับสเตอริโอได้อีกด้วย สัญญาณโมโนจะผสมแบบ FM กับความถี่พาหะด้วยเปอร์เซ็นต์มอดูเลชัน 80 เปอร์เซ็นต์
2. สัญญาณนำร่อง 19 kHz เป็นความถี่ที่มนุษย์ไม่ได้ยินถูกผสมออกอากาศกับคลื่นพาหะประมาณ 10 เปอร์เซ็นต์ ใช้สำหรับเครื่องรับสเตอริโอเข้าไปสร้างความถี่พาหะย่อย ในเครื่องรับให้สัมพันธ์หรือซิงโครไนซ์ ( synchronize ) กับทางเครื่องส่ง เพื่อการถอดสัญญาณซ้ายและขวาออกมาถูกต้อง และส่วนหนึ่งของสัญญาณนำร่องนี้จะนำไปกระตุ้น

เพื่อจุดหลอดสัญญาณสเตอริโออีกด้วย สัญญาณ 19 kHz นี้ เครื่องรับโมโนไม่สามารถจะตรวจจับและแยกออกมาให้ได้ยินเสียงทางลำโพงได้ จึงไม่เกิดประโยชน์หรือโทษต่อเครื่องรับโมโนเลย

- สัญญาณสเตอริโอ คือ แถบความถี่ไซด์แบนด์ของพาหะย่อย 38 kHz เมื่อผสมแบบ AM กับสัญญาณ (L-R) แถบความถี่ปลายบนสูงสุด  $+(L-R)$  คือ  $38+15 = 53$  kHz และแถบความถี่ปลายล่างต่ำสุด  $-(L-R)$  คือ  $38-15 = 23$  kHz ความถี่พาหะย่อย 38 kHz ถูกจำกัดทิศทางเครื่องส่ง ซึ่งจะเอาเฉพาะไซด์แบนด์ทั้งแถบบนและแถบล่าง ผสมส่งออกอากาศ เพื่อให้เครื่องรับสเตอริโอนำมาถอดรหัสให้ได้สัญญาณเสียงซ้ายและขวา เครื่องรับโมโนจะไม่ได้ใช้ประโยชน์จากสัญญาณเสียงนี้เลย

ตามมาตรฐานของการผสมคลื่น FM เพื่อกระจายเสียงยอมให้ผสมความถี่ได้  $\pm 75$  kHz (ดูรูปที่ 4.2 ประกอบ) สถานีส่งแบบโมโนจะใช้แถบความถี่ประมาณ  $\pm 15$  kHz สถานีส่งแบบสเตอริโอมัลติเพล็กซ์ใช้แถบความถี่  $\pm 53$  kHz ยังมีแถบความถี่เหลืออีก 22 kHz จึงจะเต็ม 75 kHz และแต่ละสถานีจะมีแถบความถี่เป็นช่องว่าง เพื่อเป็นกันชนสงวนไว้อีก 25 kHz (ในช่วง 75 ถึง 100 kHz)

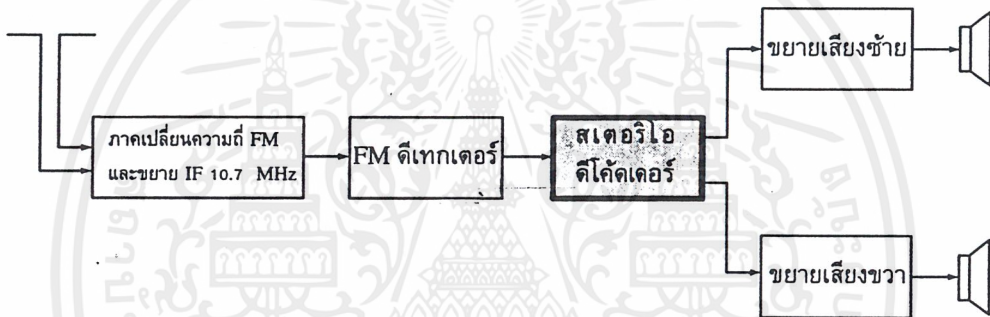


รูปที่ 4.2 แถบความถี่สัญญาณสเตอริโอมัลติเพล็กซ์

สำหรับสถานีวิทยุกระจายเสียงระบบ FM สเตอริโอมัลติเพล็กซ์ในประเทศไทยแต่ละสถานีจะห่างกัน 0.25 MHz หรือ 250 kHz นั่นก็คือ แถบความถี่ของสถานีสามารถมอดูเลตความถี่ได้สูงกว่ามาตรฐานถึงสถานีละ 50 kHz

#### 4.4 หลักการรับวิทยุ FM สเตอริโอ มัลติเพล็กซ์

เมื่อเรามีเครื่องรับวิทยุ FM โมโนธรรมดา รับสัญญาณจากสถานีส่ง FM สเตอริโอ มัลติเพล็กซ์ เครื่องรับจะถอดแยกสัญญาณเสียงออกมาให้รับฟังได้เฉพาะสัญญาณ โมโน (L+R) เท่านั้น สัญญาณอื่นที่ฝากมาและถอดแยกออกมาได้ซึ่งเราไม่ได้ยินก็คือ สัญญาณนำร่องไฟลิตโทน 19 kHz และสัญญาณสเตอริโอ  $+(L-R)$  กับ  $-(L-R)$  การจะถอดรหัสแยกสัญญาณสเตอริโอซ้ายขวา ออกมาได้ ต้องมีกรรมวิธีถอดรหัสสัญญาณหรือสเตอริโอ ดีโคเดอ์ (stereo decoder) ซึ่งต้องมีวงจรเพิ่มเติมขึ้นมาหลังจากภาค FM ดีเทกเตอร์



รูปที่ 4.3 ตำแหน่งของภาคสเตอริโอ ดีโคเดอ์ในเครื่องรับ FM

จากรูปที่ 4.3 แสดงภาคตำแหน่งของสเตอริโอ ดีโคเดอ์ต่อไว้ภาคหลัง FM ดีเทกเตอร์ ภาคสเตอริโอ ดีโคเดอ์ จะทำหน้าที่ถอดรหัสสัญญาณสเตอริโอ มัลติเพล็กซ์ ให้เป็นสเตอริโอ ได้ สัญญาณเสียงซีกซ้ายและซีกขวา ซึ่งเหมือนสัญญาณที่สถานีส่งทุกอย่าง เพื่อเข้าเครื่องขยายเสียงต่อไป

#### 4.5 หลักการถอดรหัสสัญญาณสเตอริโอ

สัญญาณมัลติเพล็กซ์ที่สัญญาณวิทยุส่งมาจะประกอบด้วย 3 สัญญาณ คือ สัญญาณเสียงโมโน (L+R) สัญญาณนำร่อง 19 kHz และสัญญาณสเตอริโอซ้ายและขวา ซึ่งเป็นไซค์แบนด์บนและล่างของความถี่พาหะย่อย 38 kHz คือสัญญาณ  $+(L-R)$  กับ  $-(L-R)$  ความถี่พาหะย่อย 38 kHz ขึ้นเองจากสัญญาณนำร่อง 19 kHz เพื่อเป็นกุญแจในการถอดรหัสแยกสัญญาณสเตอริโอ การถอดรหัสใช้วิธีผสมสัญญาณ โมโน (L+R) เข้ากับสัญญาณสเตอริโอ  $+(L-R)$  และ  $-(L-R)$  ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

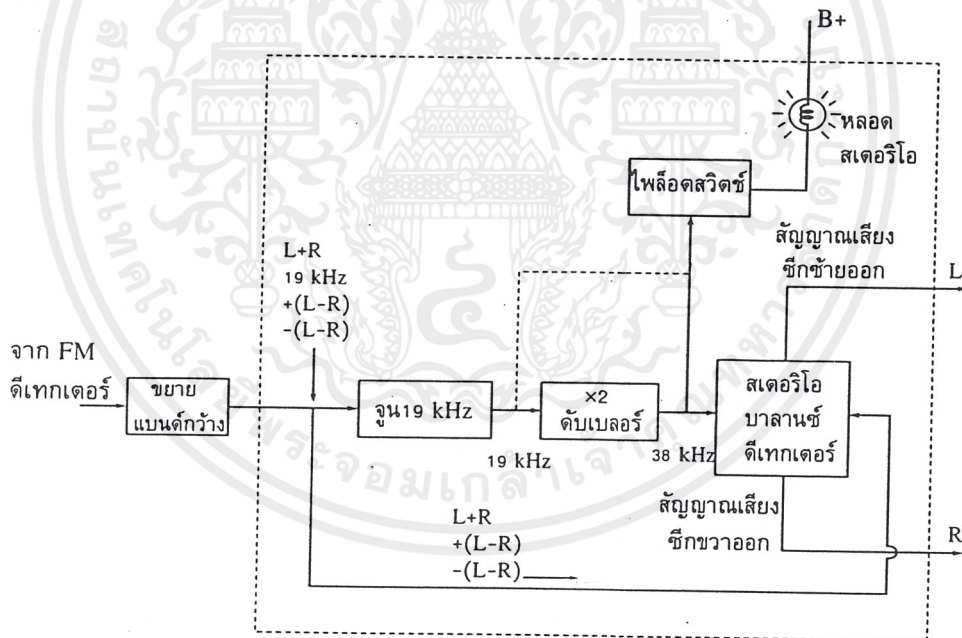
กรณีถอดรหัสแยกสัญญาณเสียงซีกซ้ายใช้วิธีบวก

$$\begin{aligned} (L+R) + (L-R) &= L+R+L-R \\ &= 2L \\ &= \text{สัญญาณเสียงซีกซ้าย} \end{aligned}$$

กรณีถอดรหัสแยกสัญญาณเสียงซีกขวาใช้วิธีลบ

$$\begin{aligned} (L+R) - (L-R) &= L+R-L+R \\ &= 2R \\ &= \text{สัญญาณเสียงซีกขวา} \end{aligned}$$

จากหลักการดังกล่าวเราสามารถถอดรหัสแยกสัญญาณซ้ายและขวาออกจากเครื่องรับได้โดยเราสนใจเฉพาะสัญญาณ L และ R ( ส่วนตัวเลข 2 เป็นผลของการบวกลบไม่เอาไปใช้งาน) ต่อไปเราจะศึกษาบล็อกไดอะแกรมภาคสเตอริโอไดค็อดเดอร์



รูปที่ 4.4 บล็อกไดอะแกรมการทำงานของภาคสเตอริโอไดค็อดเดอร์

การทำงานของภาคสเตอริโอไดค็อดเดอร์ตามรูปที่ 4.4 อธิบายได้ดังนี้

1. สัญญาณที่ออกจากภาค FM ดีเทกเตอร์เข้าภาคขยายความถี่แบนด์กว้าง เพื่อให้ขนาดสัญญาณรวมโตขึ้นความถี่ 19 kHz จะถูกจูนเข้าวงจรดับเบิล (doubler) เพื่อทวีความถี่สองเท่าเป็น 38 kHz ส่งเข้าภาคสเตอริโอบาลานซ์ดีเทกเตอร์ (stereo balance detector)

สัญญาณ 38 kHz นี้มีเฟสสัมพันธ์กับ 38 kHz ทางสถานีส่ง และเป็นหัวใจสำคัญในการแยกสัญญาณสเตอริโอซ้ายขวาถูกต้อง

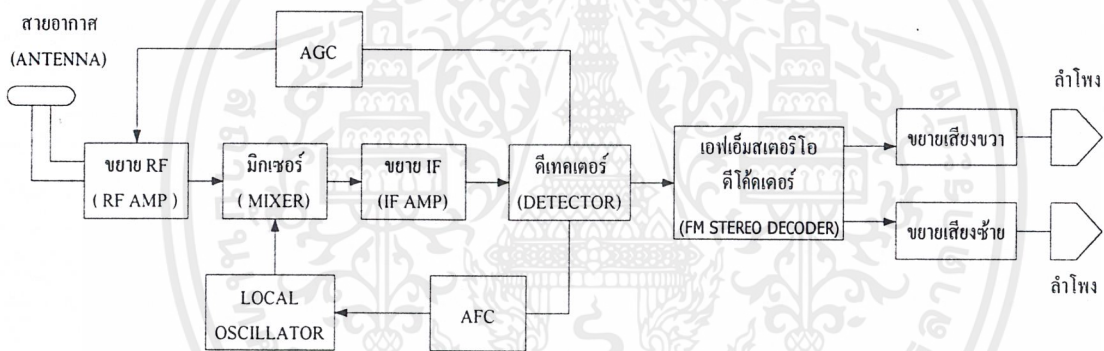
2. สัญญาณ 38 kHz ส่วนหนึ่งถูกตรวจจับนำไปเป็นสัญญาณเพื่อขับไฟลิตสวิทช์ให้หลอดไฟสัญญาณสเตอริโออินดิเคเตอร์ติดสว่าง แสดงว่าสัญญาณวิทยุที่รับขณะนั้นเป็นระบบสเตอริโอ การตรวจจับเพื่อขับไฟลิตสวิทช์อาจจะตรวจจับเอาสัญญาณ 19 kHz (ตามเส้นประ) มาใช้โดยตรงก็ได้
3. สัญญาณโมน (L+R) สัญญาณสเตอริโอ+(L-R) กับ -(L-R) แยกจากสัญญาณ 19 kHz หลังภาคขยายความถี่แบนด์กว้างผ่านเข้าถึงภาคสเตอริโอบาลานซ์ดีเทกเตอร์โดยตรง
4. ภาคสเตอริโอบาลานซ์ดีเทกเตอร์จะทำการแยกสัญญาณเสียงซ้ายและขวาออกจากเอาต์พุท โดยใช้วิธีเฟสของความถี่ 38 kHz เป็นตัวช่วยเลือกสัญญาณเสียงให้ถูกถอดรหัสได้ สัญญาณซ้ายและขวาที่ถูกต้องตรงตามสถานีส่ง ถ้าเฟสของสัญญาณ 38 kHz ผิดพลาด สัญญาณเสียงซ้ายและขวาก็จะถูกถอดรหัสออกมาผิด ถ้าไม่มีสัญญาณ 38 kHz หลอดสเตอริโอจะไม่สว่าง การถอดรหัสสัญญาณสเตอริโอจะได้เป็นสัญญาณรวมโมน (L+R) ออกมาทั้งซ้ายและขวา

## บทที่ 5

### ระบบการรับส่ง FM

สถานีวิทยุระบบ FM ในประเทศไทยส่งกระจายเสียงย่านความถี่ VHF ความถี่ระหว่าง 88-108 MHz สถานีส่งวิทยุ FM ส่วนมากจะมีกำลังของเครื่องส่งค่อนข้างสูงทำให้การรับวิทยุสามารถรับได้ชัดเจน โดยใช้เสาอากาศภายในตัวเครื่องรับ สำหรับผู้ที่อยู่ห่างไกลสถานีอาจต้องใช้เสาอากาศขนาดใหญ่ติดตั้งไว้นอกบ้าน

#### 5.1 บล็อกไดอะแกรมเครื่องรับวิทยุเอฟเอ็มสเตอริโอโมดูลิเฟล็กซ์



รูปที่ 5.1 บล็อกไดอะแกรมเครื่องรับวิทยุเอฟเอ็มสเตอริโอโมดูลิเฟล็กซ์

#### 5.2 การทำงานในแต่ละภาคของเครื่องรับ

**5.2.1 สายอากาศ ( Antenna )** จะทำหน้าที่รับสัญญาณคลื่นวิทยุที่ส่งจากสถานีต่างๆเข้ามาทั้งหมดโดยไม่จำกัดว่าเป็นสถานีใด ส่วนใหญ่สายอากาศของเครื่องรับวิทยุ FM จะเป็นแบบไดโพล ( Di-Pole ) ซึ่งเป็นสายอากาศแบบสองขั้ว จะช่วยทำให้การรับสัญญาณดีขึ้น ส่งต่อสัญญาณวิทยุ (RF) ไปเข้าภาคขยาย RF

**5.2.2 ภาคขยาย RF ( RF Amplifier )** ทำหน้าที่รับสัญญาณวิทยุในย่าน FM 88 –108 MHz เข้ามาและเลือกรับสัญญาณ FM เพียงสถานีเดียว โดยวงจร RF และขยายสัญญาณ RF นั้นให้แรงขึ้น เพื่อส่งต่อไปเข้าภาคมิกเซอร์ ความแตกต่างของภาคขยาย RF ของวิทยุ AM และ FM ตรงที่เอกสารวิทยุ FM ใช้ความถี่สูงกว่า AM ดังนั้นการเลือกอุปกรณ์มาใช้ในวงจรขยายจะต้องหาอุปกรณ์ที่ค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การตอบสนองความถี่ในย่าน FM ได้ และต้องขยายช่วงความถี่ที่กว้างของ FM ได้ ( AM มีแบนด์วิดท์ 10 kHz , FM มีแบนด์วิดท์ 200 kHz )

**5.2.3 ภาคมิกเซอร์ ( Mixer )** จะรับสัญญาณเข้ามาสองสัญญาณ ได้แก่ สัญญาณ RF จากภาคขยาย RF และสัญญาณออสซิลเลเตอร์ ( OSC ) จากภาคโลคอลออสซิลเลเตอร์ เพื่อผสมสัญญาณ ( MIX ) ให้ได้สัญญาณออกเอาต์พุตตามต้องการ สัญญาณที่ออกจากภาคมิกเซอร์มีทั้งหมด 4 ความถี่ คือ

- ก. ความถี่ RF ที่รับเข้ามาจากวงจร RF ( RF )
- ข. ความถี่ OSC ที่ส่งมาจากภาคโลคอลออสซิลเลเตอร์ ( OSC )
- ค. ความถี่ผลต่างระหว่าง OSC กับ RF ( OSC - RF ) = IF = 10.7 MHz
- ง. ความถี่ผลบวกระหว่าง OSC กับ RF ( OSC + RF )

ความถี่ที่วงจร IF ให้ผ่านมีความถี่เดียวคือ ความถี่ IF ( OSC - RF ) เท่ากับ 10.7 MHz ไม่ว่าภาคขยาย RF จะรับความถี่เข้ามาเท่าไรก็ตาม และภาค OSC จะผลิตความถี่ขึ้นมาเท่าไรก็ตาม เมื่อเข้าผสมกันที่ภาคมิกเซอร์แล้วจะได้ความถี่ IF เท่ากับ 10.7 MHz ออกเอาต์พุตเสมอ

**5.2.4 ภาคโลคอลออสซิลเลเตอร์ ( Local Oscillator )** จะผลิตความถี่ที่มีความแรงคงที่ขึ้นมา ความถี่ที่ผลิตขึ้นจะสูงกว่าความถี่ที่วงจร RF รับเข้ามาเท่ากับความถี่ IF คือ 10.7 MHz เช่น วงจร RF รับความถี่เข้ามา 100 MHz ความถี่ OSC จะผลิตขึ้นมา 100 MHz + 10.7 MHz = 110.7 MHz ความแตกต่างของภาคนี้ระหว่างวิทยุ AM และ FM อยู่ที่วงจรเรโซแนนซ์ที่กำหนดความถี่ขึ้นมาต่างกัน ทำให้ LC ที่ใช้ใน FM จะใช้ค่าน้อยกว่าของ AM และการกำเนิดความถี่ออสซิลเลเตอร์ของวิทยุ FM จะต้องมียกจกร AFC ( Automatic Frequency Control ) มาคอยควบคุมเพื่อควบคุมให้ความถี่ OSC กำเนิดขึ้นมา เมื่อผสมกับความถี่ RF แล้วได้ความถี่ IF 10.7 MHz ที่เพิ่มขึ้นหรือลดลงตามสัญญาณเสียงที่ผสมมา ในระบบการผสมคลื่นแบบ FM ความถี่ IF จะเพิ่มขึ้นเมื่อมีสัญญาณเสียงช่วงบวกผสมและจะลดลงเมื่อสัญญาณเสียงช่วงลบผสม ดังนั้นวงจร OSC จะต้องมีค่าเพิ่มขึ้นเล็กน้อยเมื่อความถี่ RF ที่รับเข้ามามีสัญญาณเสียงช่วงลบผสม เมื่อผสมสัญญาณที่ภาคมิกเซอร์จึงได้ IF ที่ถูกต้อง AFC ดังกล่าวจะถูกส่งมาจากภาคดีเทกเตอร์ และจะทำงานโดยอัตโนมัติ

### 5.2.5 ภาคขยายความถี่ IF ( IF Amplifier )

#### 5.2.5.1 แบบใช้หม้อแปลงเชื่อมโยงสัญญาณ

วงจรภาคขยายสัญญาณ IF ของเครื่องรับวิทยุ FM มีไว้เพื่อขยายสัญญาณ IF ความถี่ 10.7 MHz ให้มีขนาดแอมพลิจูดของสัญญาณสูงขึ้นอย่างพอเพียง และเหมาะสมกับการดีเทกให้ได้สัญญาณเสียงที่มีคุณภาพดี สัญญาณ IF ของ FM เป็นคลื่นผสมทางความถี่ IF 10.7 MHz กับ

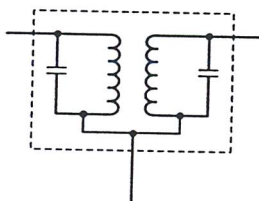
สัญญาณเสียง 20 ถึง 20000 Hz ดังนั้นความถี่ 10.7 MHz จึงเบี่ยงเบนตามความถี่เสียง ซึ่งมาตรฐานสากลอนุญาตให้การส่งสัญญาณ FM เบี่ยงเบนได้  $\pm 75$  kHz และมีช่องว่างระหว่างสถานีบนและสถานีล่างข้างละ 25 kHz ดังนั้นช่วงแบนด์วิดท์ของการส่ง FM จึงมีสถานีละ 200 kHz เมื่อเรานำสัญญาณจากสถานีที่รับเข้ามาผ่านคอนเวอร์เตอร์ สัญญาณ IF 10.7 MHz ที่ได้จะต้องเบี่ยงเบนจากความถี่กลาง 10.7 MHz ไป  $\pm 100$  kHz ด้วยเช่นกัน วงจรขยาย IF ที่ดี นอกจากจะให้อัตราขยายสูงแล้วจะต้องมีแบนด์วิดท์กว้างถึง 200 kHz จึงจะทำให้ได้สัญญาณออกทางเอาต์พุตครบถ้วน

การใช้ทรานซิสเตอร์ขยายสัญญาณ IF โดยทั่วไปจะใช้ขยายติดต่อกัน 3 ภาคการเชื่อมโยงระหว่างภาคใช้หม้อแปลง IF แบบจูนความถี่ผ่าน

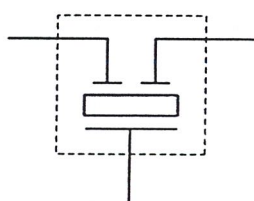
### 5.2.5.2 แบบใช้เซรามิกฟิลเตอร์

เซรามิกฟิลเตอร์ (Ceramic Filter) เป็นอุปกรณ์ที่สร้างขึ้นมาสำหรับใช้แทนหม้อแปลงความถี่สูง ซึ่งมีความถี่เฉพาะ เช่น หม้อแปลง IF ของเครื่องรับวิทยุ และ IF ของเครื่องรับโทรทัศน์ เซรามิกฟิลเตอร์ทำจากสารจำพวกเพียโซอิเล็กทริก ซึ่งจะมีค่าเรโซแนนซ์เฉพาะตัว เมื่อป้อนสัญญาณความถี่เข้าไปในเซรามิกฟิลเตอร์ สัญญาณที่ผ่านได้คือ ความถี่ที่เรโซแนนซ์กับตัวมันเท่านั้น หากสัญญาณที่ป้อนเข้าไปมีความถี่ไม่ถูกต้องตามค่าเรโซแนนซ์ ด้านเอาต์พุตก็จะมีสัญญาณออกมา ตัวอย่างความถี่ของเซรามิกฟิลเตอร์ เช่น 455 kHz สำหรับภาค IF ของเครื่องรับ AM หรือ ความถี่ 10.7 MHz สำหรับเครื่องรับ FM

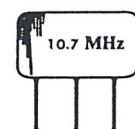
เซรามิกฟิลเตอร์มีขนาดเล็ก สามารถใช้แทนหม้อแปลงที่เชื่อมโยงเฉพาะความถี่ได้โดยตรง ทำให้ไม่ต้องจูนหรือปรับแต่งความถี่ แต่เซรามิกฟิลเตอร์เป็นอุปกรณ์พาสซีฟ ขยายสัญญาณไม่ได้ สัญญาณที่ใส่เข้าไปจะสูญเสียภายในตัวเซรามิกฟิลเตอร์ (Insertion Loss) สัญญาณที่ออกทางเอาต์พุตจะถูกบั่นทอนลงไปประมาณ 30 เปอร์เซ็นต์ เซรามิกฟิลเตอร์แบบ 3 ขา ใช้สำหรับส่งผ่านสัญญาณจะเรียกว่า ตัวคัปปลิงฟิลเตอร์ (coupling filter) อีกแบบหนึ่งจะเป็น 2 ขา เป็นตัวบายพาสฟิลเตอร์ เพื่อการบายพาสความถี่ที่ไม่ต้องการทิ้ง



(ก) หม้อแปลงเรโซแนนซ์



(ข) สัญลักษณ์เซรามิกฟิลเตอร์



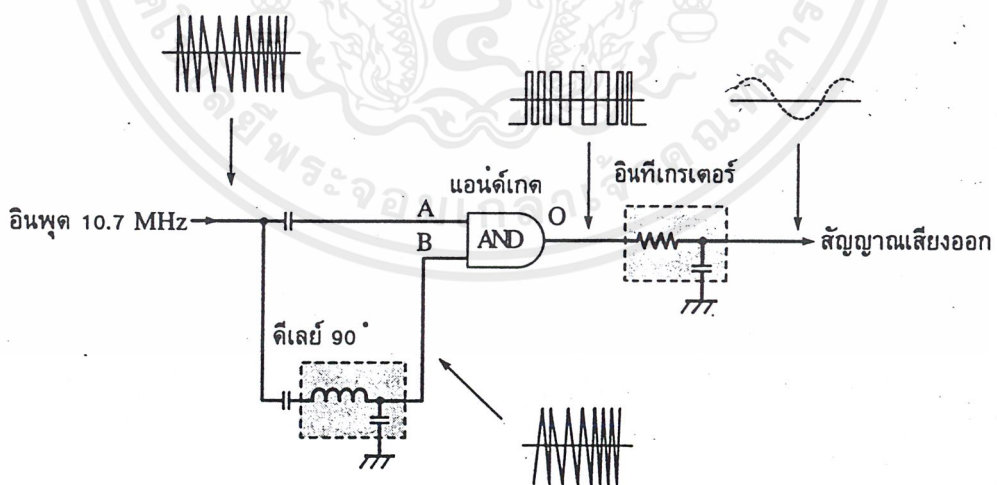
(ค) รูปร่างเซรามิกฟิลเตอร์

รูปที่ 5.2 หม้อแปลงเรโซแนนซ์และเซรามิกฟิลเตอร์

5.2.6 ภาค FM Detector ( เอฟเอ็มดีเทกเตอร์ ) ทำหน้าที่ตรวจจับเพื่อแยกสัญญาณเสียงออกจากความถี่ IF ของ FM ความถี่ 10.7 MHz การดีเทก FM มีหลายวิธี บางวิธีต้องเพิ่มวงจรมิตเตอร์ เพื่อตัดแต่งสัญญาณ FM ให้มีแอมพลิจูดเท่ากันเสียก่อน แต่วิธีที่นิยมกันคือ เรโซดิเทกเตอร์ โดยประหยัดไม่ต้องมีภาคลิมิตเตอร์ ผลของการดีเทกเตอร์จะได้สัญญาณบางส่วนนำไปสร้างเป็นสัญญาณ AFC และสัญญาณ AGC มาตรฐานของการมอดูเลตแบบ FM ยอมให้มีความถี่เบี่ยงเบนได้  $\pm 75$  kHz และมีช่องเผื่อไว้อีกด้านละ 25 kHz รวมเป็น  $\pm 100$  kHz นั่นคือสัญญาณ IF มีความถี่ 10.7 MHz ความถี่ที่เบี่ยงเบนสูงสุดคือ 10.8 MHz และความถี่ต่ำสุดคือ 10.6 MHz

หลักการของควอดราเจอร์ดีเทกเตอร์

ควอดราเจอร์ดีเทกเตอร์ ( Quadrature detector ) เป็นการดีเทกสัญญาณ FM โดยใช้หลักการของแอนด์เกต (AND gate) การใช้งานจริงจะทำการเป็นไอซีสำเร็จรูป หลักการคือ เอาสัญญาณ IF ของ FM มาแยกเป็นสองสัญญาณ สัญญาณแรกใช้งานได้โดยตรง ส่วนอีกสัญญาณผ่านวงจรถิเลย์ ( delay ) เพื่อหน่วงเวลาสัญญาณให้เข้าไป 90 องศา สัญญาณทั้งสองจะถูกนำมารวมกันด้วยวงจรรวมแอนด์เกตแบบ 2 อินพุต ซึ่งจะให้อาท์พุทเป็น 1 ออกมา ขณะที่อินพุททั้งสองเป็น 1 พร้อมกัน สัญญาณเอาท์พุทจะมีลักษณะเป็นพัลส์สี่เหลี่ยมที่มีความกว้างแปรตามค่าเบี่ยงเบนของ FM เมื่อเอาสัญญาณพัลส์สี่เหลี่ยมที่มีความกว้างขนาดต่างๆมาผ่านวงจรรวมอินทิเกรเตอร์ จะได้สัญญาณที่มีลักษณะเป็นค่ายอดเฉลี่ยรูปร่างเช่นเดียวกับสัญญาณที่มอดูเลตมาจากเครื่องส่ง



รูปที่ 5.3 หลักการของ FM ควอดราเจอร์ดีเทกเตอร์

จากรูปที่ 5.3 สัญญาณ IF ความถี่ 10.7 MHz เบี่ยงเบนตามขอบเขตของ FM บวกลบ 75 kHz สูงสุด สัญญาณ IF นี้จะส่งเข้าอินพุท A ของแอนด์เกตโดยตรง สัญญาณ IF อีกส่วนหนึ่งผ่านวงจรถิเลย์ให้ช้าลง 90 องศา ป้อนเข้าอินพุท B ของแอนด์เกต สัญญาณพัลส์สี่เหลี่ยมที่เกิดทางเอาท์พุท O เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ในทางค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของแอนด์เกด ซึ่งจะเกิดเฉพาะขณะที่อินพุท A และ B มีเฟสบวกเหมือนกัน จึงจะเกิดเป็นพัลส์สี่เหลี่ยม แล้วนำสัญญาณนี้เข้าอินทิเกรเตอร์เพื่อรวมสัญญาณพัลส์ให้เป็นคลื่นตามลักษณะของสัญญาณเสียงหรือข้อมูลข่าวสารที่มอดูเลตเข้ามา

**5.2.7 ภาค AFC ( automatic frequency control )** สัญญาณแรงดันไฟ AFC ได้มาจากภาค FM ดีเทกเตอร์ วงจร AFC เป็นวงจรที่จะช่วยควบคุมความถี่ของออสซิลเลเตอร์ให้สม่ำเสมอคงที่อยู่ตลอดเวลา เพราะปัญหาที่เกิดขึ้นกับเครื่องรับก็คือ เมื่อเราจูนรับคลื่นจากสถานีได้แล้วเสียงออกมาชัดเจนดี ก็เพราะออสซิลเลเตอร์ของเราผลิตความถี่ถูกต้องออกมาได้สัญญาณ IF 10.7 MHz หากเปิดเครื่องทิ้งไว้เสียงที่เคยชัดเจนอาจบู๊บี้หรือไม่ชัดเจนได้ สาเหตุก็คือ อุปกรณ์ในวงจรออสซิลเลเตอร์อาจเปลี่ยนคุณสมบัติเนื่องจากความร้อนจนทำให้ความถี่ออสซิลเลเตอร์เคลื่อนไป ความถี่ IF ที่ออกมาก็จะผิดไปด้วย สัญญาณเสียงที่ออกมาจึงเพี้ยนไป บางคนเรียกววงจร AFC ว่าเป็นตัวล็อกสถานีซึ่งหมายถึงการทำให้คลื่นที่รับได้นิ่งอยู่กับที่นั่นเอง

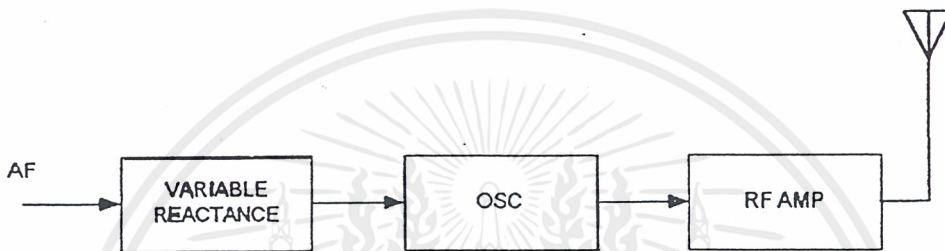
**5.2.8 ภาค AGC ( automatic gain control )** การขยายคลื่น RF ของ FM อาจจะใช้ทรานซิสเตอร์ธรรมดาขยายแบบอิมิตเตอร์ร่วม แบบเบสร่วมหรือใช้ทรานซิสเตอร์แบบเฟด ปัญหาที่เกิดขึ้นกับภาคขยาย RF ก็คือมีอัตราขยายคงที่ เมื่อมีสัญญาณ FM จากสถานีที่มีกำลังส่งแรงจะได้อำนาจที่พูดแรง และเมื่อรับคลื่นจากสถานีกำลังส่งต่ำ อำนาจที่พูดที่ได้ก็จะต่ำ นั่นก็คือ ความไวในการรับคลื่นวิทยุจะด้อยนั่นเอง เพื่อให้การรับคลื่นวิทยุ FM มีความไวเท่าเทียมกันทุกๆสถานี จำเป็นจะต้องควบคุมอัตราขยายของวงจรขยาย RF ให้เป็นไปโดยอัตโนมัติด้วยวงจร AGC ความต้องการเราก็คือ เมื่อรับคลื่นสถานีที่มีความแรงมาก การขยายของภาค RF จะลดลง และเมื่อรับคลื่นสถานีที่มีกำลังอ่อน การขยายของภาค RF จะเพิ่มขึ้นเพื่อชดเชยกัน และให้อำนาจพูดมีความแรงพอๆกัน สัญญาณควบคุม AGC จะนำมาจากภาคขยาย IF หรือนำมาจากภาค FM ดีเทกเตอร์ก็ได้

**5.2.9 ภาคเอฟเอ็มสเตอริโอดีโค๊ดเดอร์ ( FM Stereo Decoder )** ทำหน้าที่แยกสัญญาณเสียงที่ส่งมาจากเครื่องส่งวิทยุระบบ FM สเตอริโอโมดูลิเฟล็กซ์ในรูปแบบสัญญาณคอมโพสิทสเตอริโอ (Composit Stereo Signal ) ที่ประกอบด้วย สัญญาณ L+R , สัญญาณ L-R SUBCARRIER และสัญญาณไฟลิต 19 kHz ให้ออกมาเป็นสัญญาณเสียงด้านซ้าย ( L ) และสัญญาณเสียงด้านขวา (R) เหมือนกับสัญญาณเสียงจากต้นกำเนิด ซึ่งได้กล่าวโดยละเอียดไว้ในบทที่4 แล้ว

**5.2.10 ภาคขยายเสียง ( AF amplifier )** ทำหน้าที่ ขยายสัญญาณเสียงที่ส่งมาจากภาคดีเทกเตอร์ให้มีความแรงมากขึ้นพอที่จะไปขับลำโพงให้สั่นตามสัญญาณเสียง และการขยายสัญญาณต้องไม่ผิดเพี้ยน

5.3 ภาคส่ง

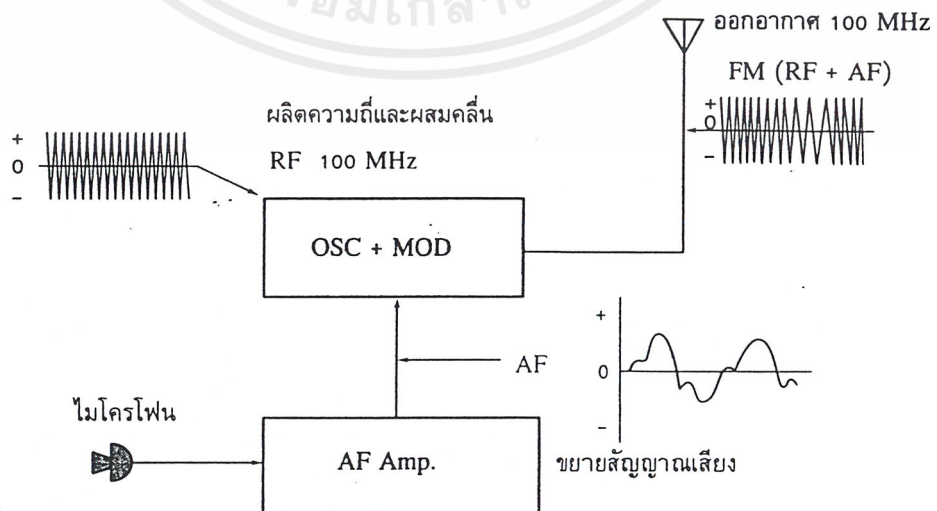
ภาคส่งของ FM จะมีบล็อกไดอะแกรมดังรูปที่ 5.4 ซึ่งจะเป็นเครื่องส่งพื้นฐาน โดยจะมีอุปกรณ์วาเร็กเตอร์ ( Varactor ) ซึ่งสามารถเปลี่ยนค่าความจุตามแรงดันย้อนกลับ ทำให้ความถี่ของออสซิลเลเตอร์เปลี่ยนแปลงได้เป็นสัญญาณ FM แล้วผ่านภาคขยาย RF แล้วส่งออกไป



รูปที่ 5.4 แสดงบล็อกไดอะแกรมภาคส่ง

5.4 เครื่องส่งวิทยุ FM

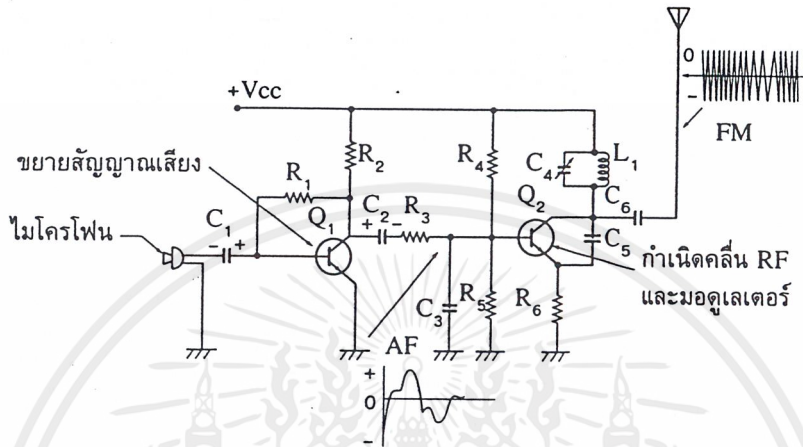
วงจรรูปที่ 5.5 วงจรออสซิลเลเตอร์จะกำเนิดความถี่สูงย่านความถี่วิทยุในแบนด์ของ FM มีแอมพลิจูดคงที่ ซึ่งความถี่นี้จะถูกส่งออกอากาศ เช่น ออสซิลเลเตอร์กำเนิดความถี่ขึ้นมา 100 MHz ความถี่ที่ออกอากาศก็คือ 100 MHz โดยทางภาคเสียงประกอบด้วย ไมโครโฟน รับเสียงเข้ามาในภาคขยาย AF เมื่อขยายแล้วจะป้อนเข้าผสมในวงจรออสซิลเลเตอร์ ซึ่งความถี่ที่กำลังออกอากาศจะเบี่ยงเบนตามแอมพลิจูดของคลื่นเสียงที่มาผสม แต่ก็จะอยู่ในช่วง +75 และ -75 kHz ดังนั้นคลื่นที่ออกอากาศมีความถี่กึ่งกลาง 100 MHz และเบี่ยงเบนอยู่ในช่วง 99.925 ถึง 100.075 MHz



รูปที่ 5.5 บล็อกไดอะแกรมเครื่องส่งวิทยุ FM อย่างง่าย

การผสมคลื่นแบบ FM กระทำได้หลายวิธี ในที่นี้จะกล่าวถึงวิธีผสมสัญญาณ FM แบบง่ายๆ 2 วิธี คือ การใช้วงจรแอคแทนซ์ และ การใช้วาร์กเตอร์ไดโอด (Varactor diode)

#### 5.4.1 การผสมคลื่น FM แบบใช้วงจรแอคแทนซ์ (Reactance)

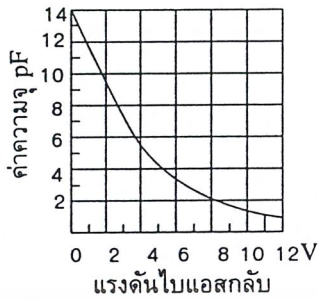


รูปที่ 5.6 การผสมคลื่น FM ทางเบส

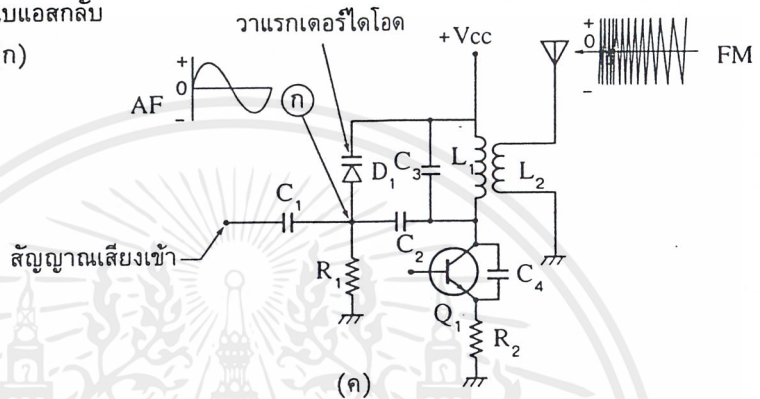
จากรูปที่ 5.6 ให้ทรานซิสเตอร์ Q2 ทำหน้าที่กำเนิดคลื่น RF โดยใช้วงจรโซแนนซ์ C4-L1 เป็นตัวกำหนดความถี่กึ่งกลาง C5 เป็นตัวป้อนกลับสัญญาณให้เกิดออสซิลเลต ภายในตัวทรานซิสเตอร์ระหว่างขา B กับ C มีรอยต่อดัวยสาร PN ซึ่งรอยต่อนี้ถูกไบแอสกลับ (Reverse bias) จึงทำให้เกิดเป็นตัวเก็บประจุขึ้น ตัวเก็บประจุนี้คือ ตัวเก็บประจุเปลี่ยนค่าตามการไบแอส เมื่อคลื่นเสียงเข้ามาทาง R3 แรงดันไบแอส ที่ขา B ของ Q2 จะเปลี่ยนแปลง ค่าความจุระหว่างขาทรานซิสเตอร์จะเปลี่ยนแปลงด้วย ทำให้ความถี่กำเนิดจาก Q2 เบี่ยงเบนจากความถี่กึ่งกลางได้เป็นสัญญาณ FM ส่งออกอากาศผ่านทาง C6 ส่วนทาง Q1 นั้น ทำหน้าที่ขยายสัญญาณเสียงจากไมค์

#### 5.4.2 การผสมคลื่น FM แบบใช้วาร์กเตอร์ไดโอด

วาร์กเตอร์ไดโอด (varactor diode) หรือ วาริแคป (varicap) เป็นไดโอดที่สร้างจากสารกึ่งตัวนำ ผู้สร้างจงใจทำรอยต่อระหว่าง PN ให้มีคุณสมบัติเป็นตัวเก็บประจุที่เปลี่ยนแปลงค่าได้ตามแรงดันไบแอส การใช้งาน เราต้องใส่ไบแอสกลับ เป็นแรงดันไฟตรงคร่อมตัววาร์กเตอร์ไดโอดไว้ค่าหนึ่ง แล้วป้อนสัญญาณเสียงเข้ามาทำให้ไบแอสที่ตั้งไว้เปลี่ยนแปลงตามสัญญาณเสียง ค่าตัวเก็บประจุของวาร์กเตอร์ไดโอดก็จะเปลี่ยนแปลง เมื่อแอมพลิจูดของสัญญาณเสียงสูงค่าความจุจะต่ำ และเมื่อแอมพลิจูดของสัญญาณเสียงต่ำค่าความจุจะสูง ดังนั้นเมื่อเราเอาวาร์กเตอร์ไดโอดไปใส่ไว้ในวงจรโซแนนซ์ของวงจรกำเนิดความถี่ ความถี่ที่กำเนิดขึ้นมาจึงเบี่ยงเบนไปตามสัญญาณเสียงในลักษณะของสัญญาณ FM



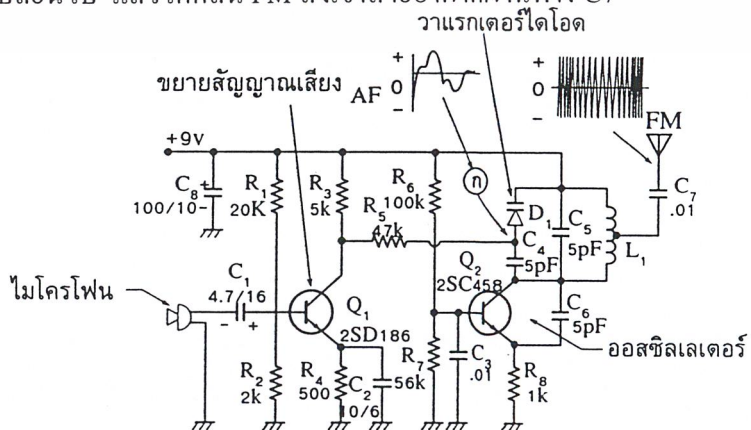
(ก)



รูปที่ 5.7 คุณสมบัติและการใช้งานวาทเรกเตอร์ไดโอด

จากรูปที่ 5.7 ถ้าให้แรงดันไบแอสแก่วาทเรกเตอร์ไดโอด เปลี่ยนแปลงเบี่ยงเบน +3 ถึง -3 V ค่าความจุก็จะเบี่ยงเบน +3 ถึง -3 pF ด้วย รูปที่ 5.7 (ค) D1 เป็นวาทเรกเตอร์ไดโอดต่ออนุกรมกับ C2 แล้วไปขนานอยู่กับวงจรเรโซแนนซ์ C3-L1 ส่วน R1 เป็นตัวไบแอสแก่ D1 เมื่อสัญญาณเสียงเข้ามาไบแอสจุด ก จะเปลี่ยนแปลง ค่าความจุของ D1 จะเปลี่ยนแปลงและค่าเรโซแนนซ์ของวงจรก็จะเปลี่ยนด้วย ดังนั้นความถี่ที่ Q1 ผลิตขึ้นจึงอยู่ในลักษณะ FM เชื่อมโยงออกอากาศทาง L2

จากวงจรรูปที่ 5.8 จะให้ Q1 ทำหน้าที่ขยายสัญญาณเสียงที่รับมาจากไมโครโฟน ซึ่งการขยายสัญญาณเสียงจะทำให้เกิดการเปลี่ยนแปลงแรงดันไบแอสที่จุด ก โดยทรานซิสเตอร์ Q2 เป็นตัวกำเนิดความถี่ร่วมกับวงจรเรโซแนนซ์ L1-C5-C4 และ D1 เมื่อแรงดันจุด ก เปลี่ยนแปลง ค่าความจุใน D1 ก็เปลี่ยนไป แล้วได้คลื่น FM ส่งเข้าสายอากาศผ่านทาง C7



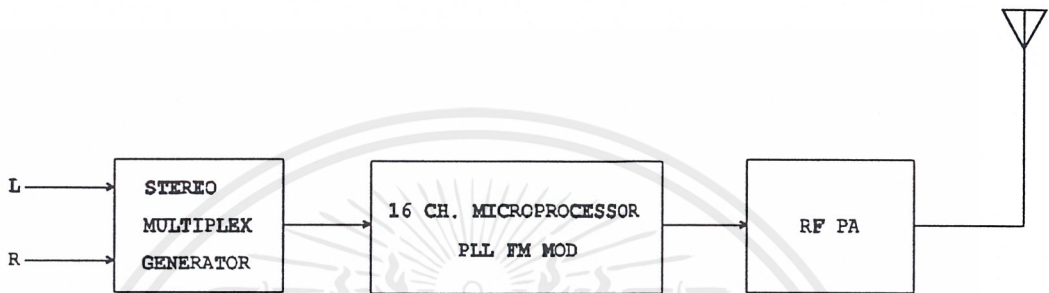
รูปที่ 5.8 ตัวอย่างวงจรเครื่องส่งวิทยุ FM โดยใช้วาทเรกเตอร์ไดโอดผสมคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่บนสื่อออนไลน์ การค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### การทำงานของภาคส่งและการทดลอง

#### 6.1 บล็อกไดอะแกรมภาคส่ง

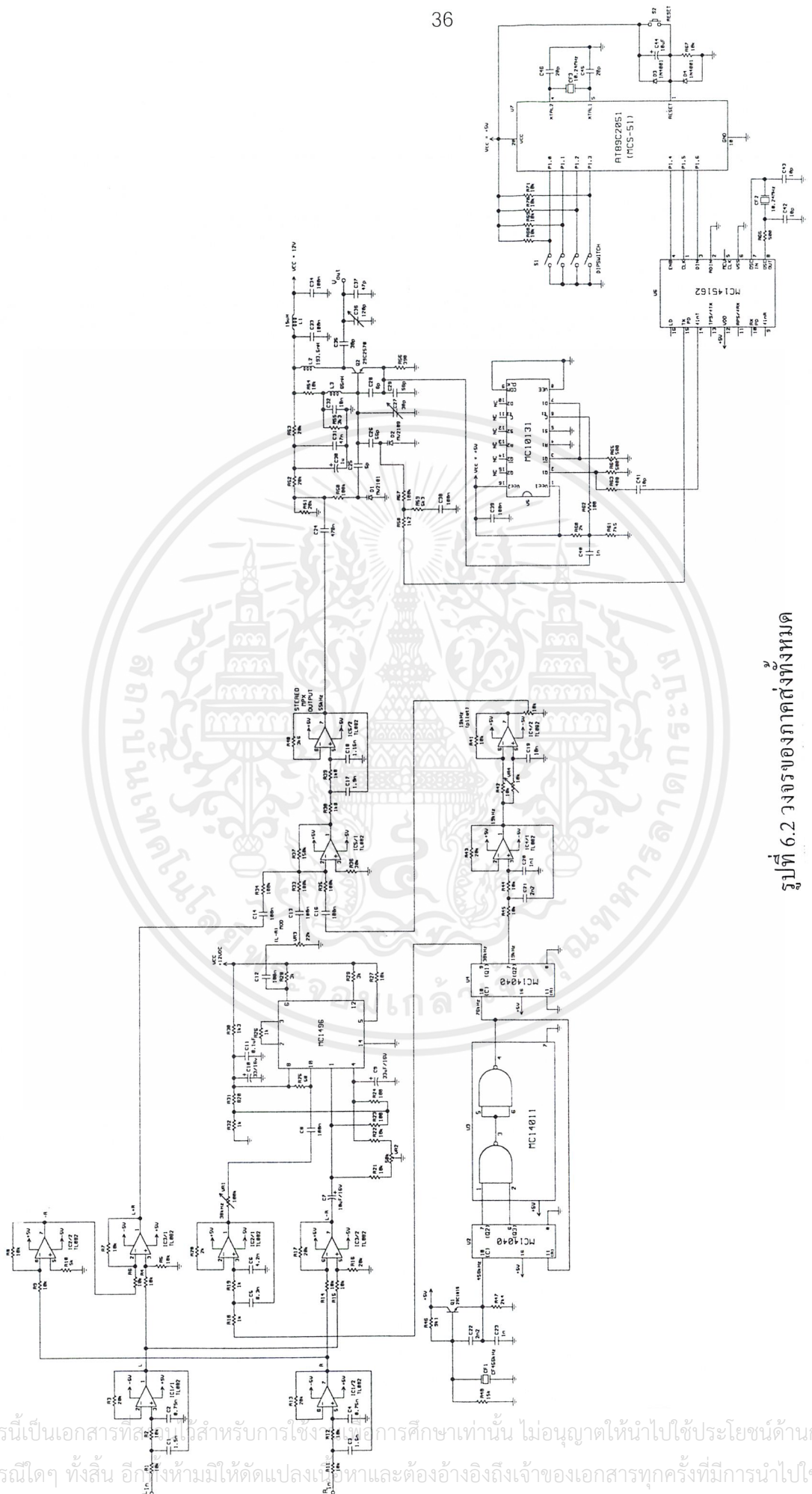


รูปที่ 6.1 แสดงบล็อกไดอะแกรมของภาคส่ง

จากรูปที่ 6.1 จะเห็นได้ว่า เราได้รับสัญญาณเสียงซีกซ้ายและขวาเข้ามายังส่วนสเตอริโอ มัลติเพล็กซ์ เพื่อรวมสัญญาณทั้งสองซีกเข้าด้วยกัน ก่อนที่มันจะถูกส่งไปมอดูเลตกับคลื่นพาห์ (Carrier) ที่ใช้ในการส่งออกอากาศ โดยส่งเข้าไปในวงจร VCO ซึ่งผลิตความถี่ 16 ช่องความถี่ คือ 75.50 – 79.25 MHz สุดท้ายก็จะส่งสัญญาณที่มีการมอดูเลตแล้วไปยังวงจรขยาย RF (RF PA) เพื่อขยายเสียงให้ส่งได้ไกลตามต้องการ

#### 6.2 การทำงานของวงจรภาคส่ง

ในส่วนของวงจรภาคส่งดังรูปที่ 6.2 จะประกอบด้วย 3 ส่วนใหญ่ๆด้วยกัน คือ วงจร สเตอริโอ มัลติเพล็กซ์ (Stereo Multiplex Generator) , วงจรส่วนมอดูเลต (FM Modulate) และ วงจรขยาย RF (RF Amplifier) ซึ่งจะแยกอธิบายแต่ละส่วนต่อไป

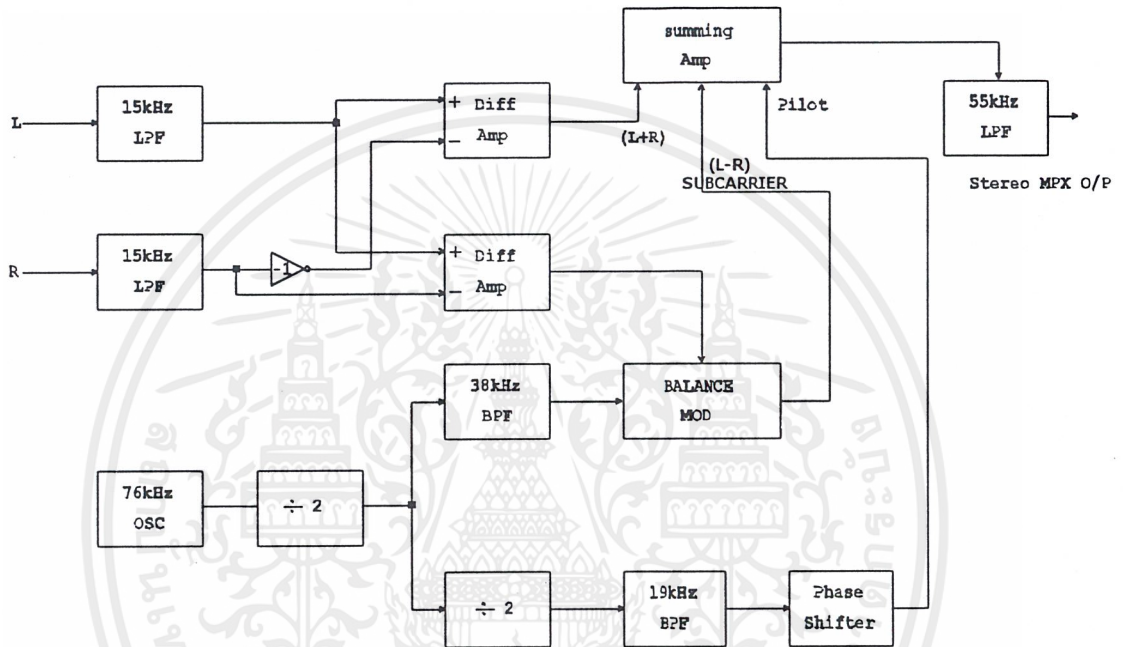


รูปที่ 6.2 วงจรของภาคส่งทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้ทางการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 6.3 การทำงานของวงจรสเตอริโอแมัลติเพล็กซ์ (Stereo Multiplex)

จะใช้หลักการเหมือนเอฟเอ็มสเตอริโอแมัลติเพล็กซ์ทั่วไปทุกประการ ซึ่งได้อธิบายรายละเอียดไว้แล้วข้างต้น มีบล็อกไดอะแกรมดังรูปที่ 6.3



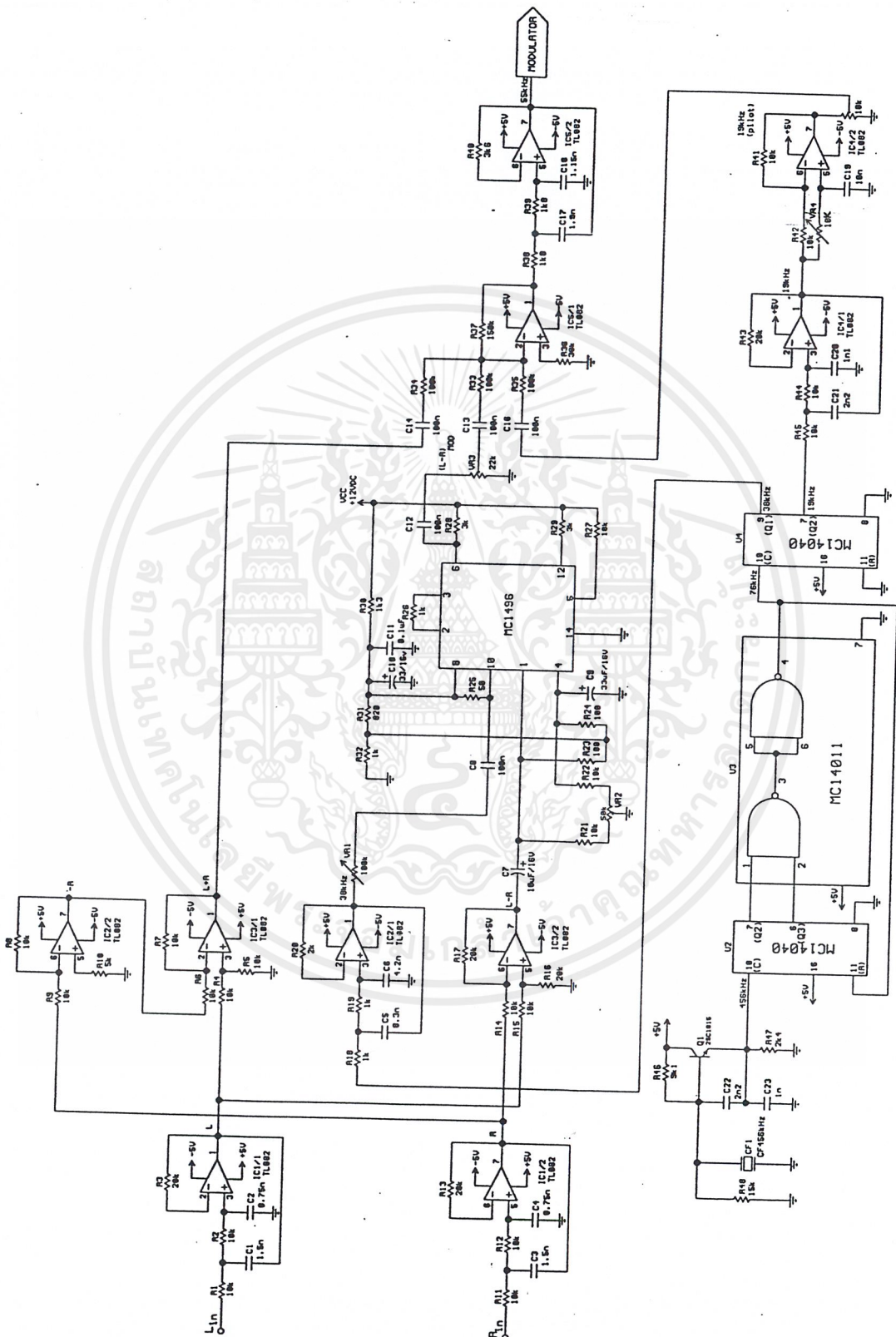
รูปที่ 6.3 แสดงบล็อกไดอะแกรมของส่วนสเตอริโอแมัลติเพล็กซ์

จากรูปที่ 6.4 แสดงวงจรส่วนสเตอริโอแมัลติเพล็กซ์ โดยสัญญาณเสียงซีกซ้ายและขวาจะเข้ามาทาง  $L_{in}$  และ  $R_{in}$  ผ่านวงจรกรองความถี่ต่ำผ่านที่มีความถี่คัทออฟ 15 kHz จากนั้นสัญญาณซีกขวา ส่วนหนึ่งของ IC 1/2 จะถูกส่งไปที่ IC 2/2 ภาคอินเวอร์เตอร์ เพื่อกลับเฟสสัญญาณไปจากเดิม 180 องศา กลายเป็นสัญญาณ  $-R$  ส่งไปรวมกับสัญญาณซีกซ้ายที่ Differential Amp IC 3/1 ได้เอาท์พุทออกมาคือสัญญาณ  $(L+R)$

นอกจากนั้นสัญญาณซีกขวา(R) และ สัญญาณซีกซ้าย(L) จะถูกส่งเข้าไปที่ Differential Amp IC 3/2 ได้เอาท์พุทออกมาคือสัญญาณ  $(L-R)$  แล้วสัญญาณนี้จะถูกส่งไปยังภาคมอดูเลเตอร์ ซึ่งใช้ MC 1496 เพื่อมอดูเลตกับคลื่นพาหะรอง 38 KHz ได้เอาท์พุทเป็นคลื่นพาหะรอง  $L-R$  ( $L-R$  Subcarrier)

ดังที่ได้อธิบายมาก่อนแล้วว่า ทางด้านเครื่องส่งจะต้องกำเนิดสัญญาณไฟลิต 19 KHz และคลื่นพาหะรอง 38 KHz ซึ่งในที่นี้ใช้ CF 456 KHz และ Q1 เป็นตัวให้กำเนิดสัญญาณ 456 KHz ผ่าน U2 และ U3 ได้เป็นสัญญาณ 76 KHz จากนั้นผ่านส่วนการหารความถี่ U4 อีกครั้ง ซึ่งจะได้สัญญาณ 38 KHz และ 19 KHz ออกมา สัญญาณความถี่ที่ได้เหล่านี้จะเป็นสัญญาณรูปคลื่นสี่เหลี่ยม ซึ่งเราต้องการสัญญาณที่เป็นรูปไซน์ จึงต้องมีวงจรกรองเพื่อให้ได้สัญญาณที่มีรูปไซน์ตามที่เราต้องการ โดยมีวงจรกรองอยู่ 2 ชุดคือชุด IC 2/1 สำหรับกรองความถี่ 38 KHz และชุด IC 4/1 สำหรับกรองความถี่ 19 KHz ซึ่งจากสัญญาณไฟลิต 19 KHz จะส่งไปยังวงจร phase shifter IC 4/2 เพื่อทำการเลื่อนเฟสให้ตรงกับพาหะรอง 38 KHz โดยปรับที่ความต้านทานปรับค่าได้ 10 K

สัญญาณ (L+R) สัญญาณคลื่นพาหะรอง L-R (L-R Subcarrier) และ สัญญาณไฟลิต 19 KHz จะถูกออกแบบมาให้ได้ระดับสัญญาณที่ถูกต้อง ส่งเข้าไปยังวงจรมรวมสัญญาณรวม (Summing Amp) IC 5/1 เอาท์พุทที่ได้ออกมาจะนำไปเข้าวงจรกรองความถี่ต่ำที่มีค่าคัทออฟ 55 KHz นั่นคือ IC 5/2 ได้เป็นสัญญาณสเตอริโอมีดัลทิเพล็กซ์ (Stereo Multiplex) เพื่อนำไปมอดูเลตกับคลื่นพาหะที่ใช้ในการส่งออกอากาศยังภาค FM Modulate ต่อไป



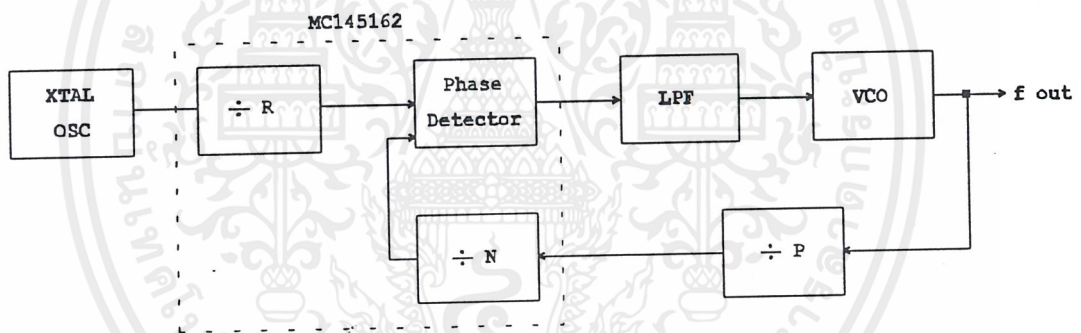
รูปที่ 6.4 วงจรส่วนเสตอริโอมีกตพิลลั

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 6.4 การทำงานของวงจรเฟรมมอดูเลต ( FM Modulate )

ในส่วนของวงจร FM Modulate นั้น จะต้องมีคลื่นพาหะ ( Carrier ) ซึ่งคุณสมบัติพื้นฐานที่สำคัญประการหนึ่งของการสื่อสารแบบไร้สาย ( Wireless Communication ) คือ เสถียรภาพของความถี่คลื่นพาหะของเครื่องส่ง ดังนั้นเพื่อให้คลื่นพาหะมีเสถียรภาพสูง เราจึงใช้ Phase Lock Loop ( PLL ) ในการควบคุมความถี่ของคลื่นพาหะ ดังบล็อกไดอะแกรมรูปที่ 6.5

เนื่องจากตัวหาร N ใน MC 145162 ใช้งานได้สูงสุดเพียง 60 MHz ซึ่งต่ำกว่าย่านความถี่ที่เราต้องการนั้นคือ 75.50 – 79.25 MHz เราจึงแก้ปัญหาโดยวิธีใช้ตัวพรีสเกลเลอร์ ( Prescaler ) โดยทำการหารความถี่เอาท์พุทของ VCO ด้วย 2 ก่อนส่งเข้าไปในภาคหาร N ( N Divider ) ภายใน MC 145162



รูปที่ 6.5 แสดงบล็อกไดอะแกรมของส่วน Frequency Synthesizer

### 6.4.1 ส่วนของคอนโทรลเลอร์ ( ส่วนควบคุมความถี่และเลือกช่องสัญญาณ )

ในส่วนนี้ไมโครคอนโทรลเลอร์จะทำหน้าที่ ในการควบคุมความถี่ โดยป้อนข้อมูลไปยัง IC PLL เบอร์ MC 145162 ซึ่งการติดต่อระหว่าง MC 145162 และ Controller จะติดต่อกันโดยการรับส่งข้อมูลแบบอนุกรมโดยผ่านทางขา  $P_{1,4}$  ,  $P_{1,5}$  และ  $P_{1,6}$  ในการควบคุมความถี่จะใช้ DIP SWITCH 4 บิตในการเลือกช่องสัญญาณ ซึ่งในที่นี้โปรแกรมความถี่ไว้ที่ 16 ช่องสัญญาณ

จากรูปที่ 6.6 เป็นวงจรส่วนที่ควบคุมความถี่ และเลือกช่องสัญญาณ ซึ่งใช้ IC PLL เบอร์ MC 145162 เป็นหัวใจสำคัญ ซึ่งไอซีตัวดังกล่าวนี้สามารถโปรแกรมค่าการหารความถี่ได้จากข้อมูลแบบอนุกรม โดยจากรูปเริ่มจาก CRYSTAL 10.24 MHz จะถูกหารด้วยตัวหารขนาด 12

เอกสารนี้เป็นลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
 ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งค่า Control Word ให้แก่ Control Register โดยผ่านขา Din ของ MC 145162 ค่าที่ใช้ส่งคือ 80H ( หมายถึง TEST BIT : Normal , AUX DATA SELECT : No Adin , REF OUT : ÷4 , TxPD : No Power Down , RxPD : No Power Down , RefPD : No Power Down ) ซึ่งจะเป็นการกำหนดค่าเริ่มต้นต่างๆ ส่วนการกำหนดค่า ของตัวหารขนาด 12 บิต( ตัวหารมีค่า 800H ) ให้ได้ความถี่อ้างอิงทำโดยส่งค่า 38004000H ผ่านขา Din ของ MC 145162 ( AUX REF ENABLE : No Enable , Tx-0 SELECT : 1 , Rx-0 SELECT : 1 , 12-BIT REF FREQ DATA : 800H ,  $f_{R1-S1} : 0$  ,  $f_{R1-S2} : 1$  , 14-BIT AUX REF FREQ DATA : 00H ) โดย CRYSTAL จะถูกหารด้วยค่า 800H เพื่อเป็นความถี่อ้างอิง 5 kHz ให้ Phase Detector

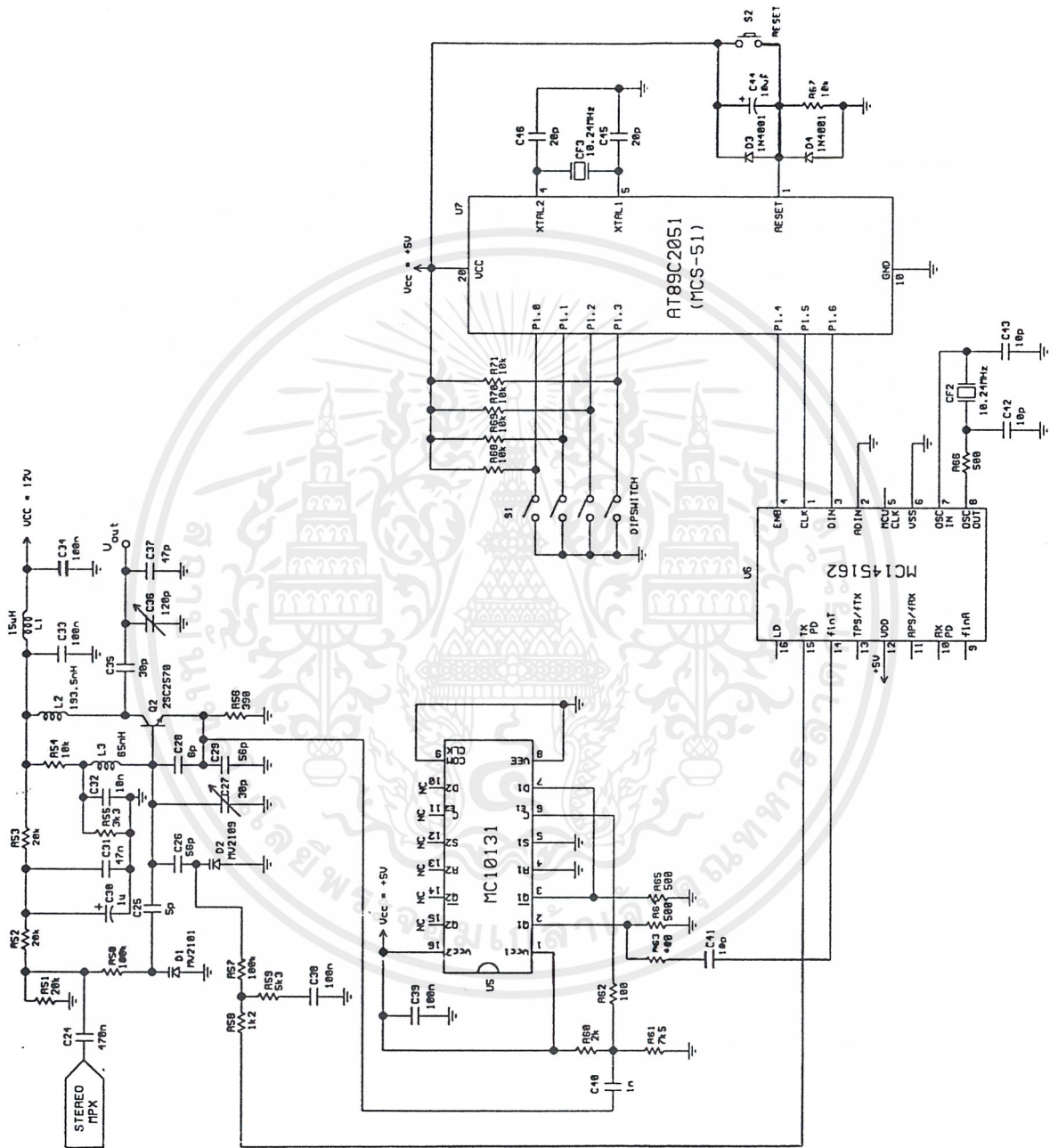
ในการส่ง control data ให้กับ MC 145162 นั้นจะส่งแบบอนุกรมโดยใช้ Microcontroller ตระกูล MCS-51 ในการควบคุมการส่งข้อมูล นั่นคือการควบคุมความถี่จะใช้ DIP SWITCH 4 บิต ในการเลือกช่องสัญญาณ โดย Microcontroller จะรับคีย์ที่กดเข้ามาเพื่อใช้ในการกำหนดค่าของตัวหาร N ที่จะทำให้ได้ความถี่ที่ตรงตามช่องสัญญาณที่เลือกไปซึ่งใช้ ค่า N ทั้งหมด 16 ค่า ตามจำนวนช่องสัญญาณที่กำหนด 16 ช่องที่ทำให้ได้  $f_{out}$  ในช่วง 75.50 – 79.25 MHz ส่วนโปรแกรมที่ใช้ใน Microcontroller นั้น แสดงอยู่ในภาคผนวก ก.

#### 6.4.2 ส่วนของออสซิลเลเตอร์ มอดูเลเตอร์และพรีสเกลเลอร์

ออสซิลเลเตอร์จะทำหน้าที่ในการกำเนิดสัญญาณรูปไซน์เพื่อใช้เป็นพาหะในการนำสัญญาณที่ต้องการจะส่งออกอากาศ ซึ่งจะกำเนิดความถี่ตั้งแต่ 75.50 MHz ถึง 79.25 MHz

จากรูปที่ 6.6 จะมีวงจร VCO ( Voltage Control Oscillator ) คือใช้แรงดันควบคุมความถี่ที่ผลิต และวงจรกรองความถี่ต่ำผ่าน ( Low Pass Filter ) ต่อจาก MC 145162 โดยส่วนของ Low Pass Filter จะประกอบไปด้วย R58 , R59 และ C38 ซึ่งอินพุทของ Low Pass Filter จะมาจาก Phase Detector ของ MC 145162 เมื่อผ่าน Low Pass Filter แล้ว สัญญาณแรงดันคลาดเคลื่อน ( Error Signal ) จาก Phase Detector จะถูกกรองจนเป็นไฟตรงไปควบคุมความถี่ของวงจร VCO

ภาค VCO จะรับแรงดันจากส่วน Low Pass Filter ( LPF ) ซึ่งจะเป็นแรงดันย้อนกลับ ( Reverse Bias Voltage ) ป้อนให้แก่ D2 ซึ่งเป็นวาเรกเตอร์ไดโอดเบอร์ MV2109 ดังนั้นเมื่อแรงดันที่ได้จาก Low Pass Filter มีการเปลี่ยนแปลงก็จะทำให้ค่าความจุของ D2 เปลี่ยนแปลง ซึ่งเป็นผลทำให้ความถี่ออสซิลเลเตอร์เปลี่ยนแปลงไปด้วย ส่วน Q2 จะทำหน้าที่เป็นออสซิลเลเตอร์



รูปที่ 6.6 วงจร FM Modulate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากตัวหาร N ใน MC 145162 ใช้งานได้สูงสุดเพียง 60 MHz ซึ่งต่ำกว่าย่านความถี่ที่เราต้องการนั่นคือ 75.50 – 79.25 MHz เราจึงแก้ปัญหาโดยวิธีใช้ตัวพรีสเกลเลอร์ (Prescaler) โดยทำการหารความถี่เอาท์พุทของ VCO ด้วย 2 ก่อนส่งเข้าไปในภาคหาร N (N Divider) ภายใน MC 145162 โดยผ่าน C41 ซึ่งทำหน้าที่คัปปลิงสัญญาณ โดยที่ภาคหาร N นั้นสามารถให้หารเลขตามต้องการได้โดยการส่งงานทางไมโครโปรเซสเซอร์ผ่านทางขา Clock, Din และ Enable ของ MC 145162 โดยความถี่ที่ได้จากภาคหาร N นั้นจะถูกเปรียบเทียบกับความถี่อ้างอิง 5 kHz ในภาค Phase Detector ภายใน MC 145162 โดยเมื่อมีการเปลี่ยนความถี่จากการ Dip Switch เพื่อเลือกช่องใหม่ แล้วกด SW RESET ก็จะทำให้ MC 145162 เปลี่ยนค่า N ส่งผลให้ ความถี่และเฟสของอินพุททั้งสองของ Phase Detector แตกต่างกัน ซึ่งจะทำให้เกิดแรงดันคลาดเคลื่อนที่ Phase Detector และถูกส่งไปยังภาค Low Pass Filter เพื่อให้เป็นไฟตรงป้อนให้กับภาค VCO ทำให้ได้ความถี่ที่เอาท์พุทของ VCO เปลี่ยนตามการกดสวิทช์เลือกช่องสัญญาณนั้นๆ ว่าต้องการความถี่เท่าไร และล็อกความถี่นั้นไว้ด้วย ในที่นี้จะสามารถเปลี่ยนความถี่คลื่นพาหะได้ทั้งหมด 16 ค่าความถี่ตามที่ได้โปรแกรมไว้

ตามบล็อกไดอะแกรมจะเห็นได้ว่า สัญญาณที่ผ่านการมอดูเลตแล้วจะถูกส่งมายังภาค RF AMPLIFIER เพื่อทำการขยายสัญญาณให้มีขนาดใหญ่ขึ้น แต่เนื่องจาก สัญญาณเอาท์พุทของออสซิลเลเตอร์มีขนาดแรงมากอยู่แล้ว เราจึงมีเพียงส่วนของการแมทชิงอิมพีแดนซ์โดยเราจะมี C ปรับค่าได้ เพื่อปรับให้เกิดการแมทชิงอิมพีแดนซ์ (matching impedance) ทำให้ได้ค่าเอาท์พุทที่มีขนาดใหญ่มากที่สุด

## 6.5 การทดสอบวงจรในส่วนต่างๆของภาคส่ง

จากวงจรทั้งภาคส่งและภาครับในโครงงานนี้เรามีทั้งวงจรในส่วนความถี่ต่ำและความถี่สูง ในส่วนของความถี่ต่ำเราสามารถทดลองในส่วนของโปรโตบอร์ดก่อนได้แต่สำหรับวงจรความถี่สูง เราไม่สามารถจะทำการทดลองโดยการต่ออุปกรณ์ลงบนโปรโตบอร์ด (protoboard) ได้เนื่องจากเมื่อเราต่อวงจรลงบนโปรโตบอร์ดจะเสมือนมีค่าคาปาซิเตอร์เพิ่มขึ้นในวงจร และในวงจรความถี่สูงเมื่อค่าคาปาซิเตอร์เพิ่มขึ้นเพียงเล็กน้อย ก็จะมีผลทำให้การทำงานของวงจรเปลี่ยนไป ฉะนั้น เราจึงต้องต่ออุปกรณ์ลงบนแผ่นปริ้นซ์ โดยเราจะทำการออกแบบลายปริ้นซ์จากวงจร ให้มีส่วนของกราวนด์เพลน (Ground plane) มากที่สุดเท่าที่จะทำได้หรือใช้แผ่นทองแดงเพิ่มกราวนด์ให้กับวงจรเป็นการแก้ปัญหา เมื่อเราออกแบบวงจรมีพื้นที่ของกราวนด์เพลนมาก เพื่อเป็นการป้องกันสัญญาณอื่นๆไม่ให้เข้ามารบกวน โดยจะลงกราวนด์ไป ทำให้รับสัญญาณที่ต้องการได้ดีขึ้น แล

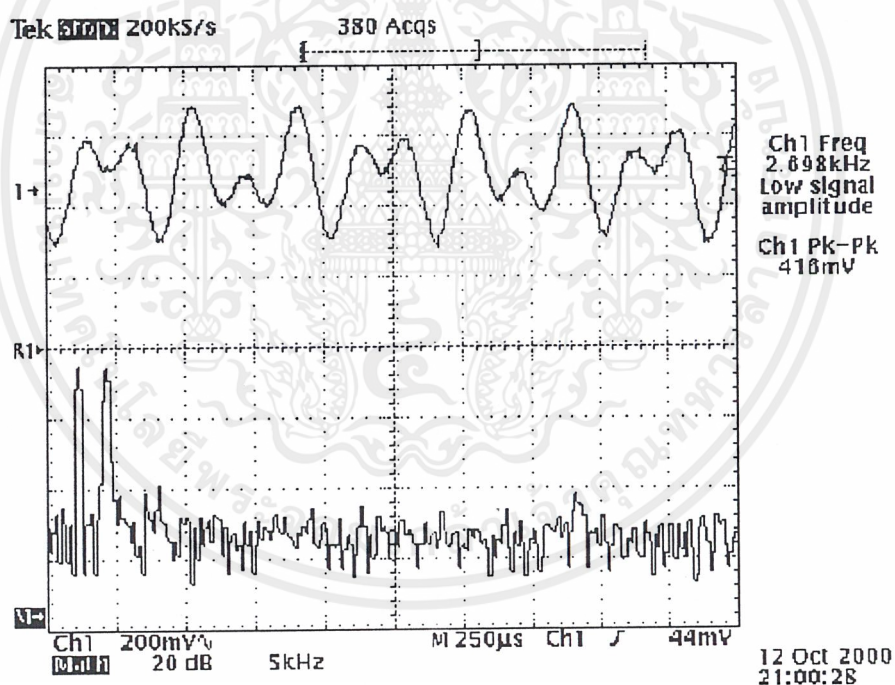
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่ไปยังเว็บไซต์อื่นใดโดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อต่ออุปกรณ์ลงบนแผ่นปริ้นซ์เรียบร้อยแล้ว ในบทนี้เราจะทำการทดสอบวงจรแต่ละภาคของเครื่องดังกล่าว

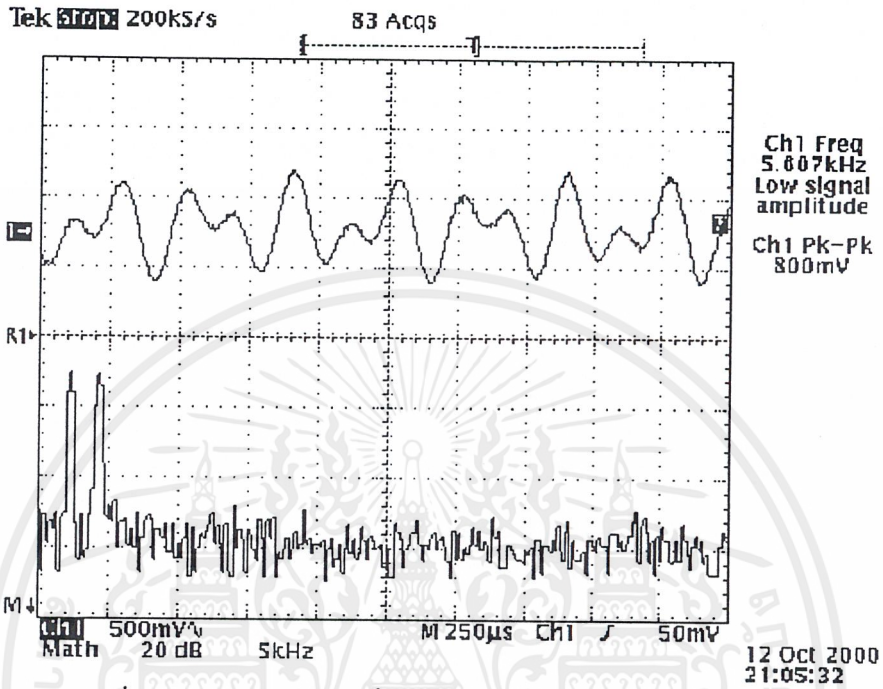
ในส่วนของภาคส่งซึ่งประกอบด้วย ส่วนของสเตอริโอมัลติเพล็กซ์ ส่วน FM Modulate และภาคขยายเสียง จะทำการทดลองดังนี้

### 6.5.1 การทดลองในส่วนสเตอริโอมัลติเพล็กซ์

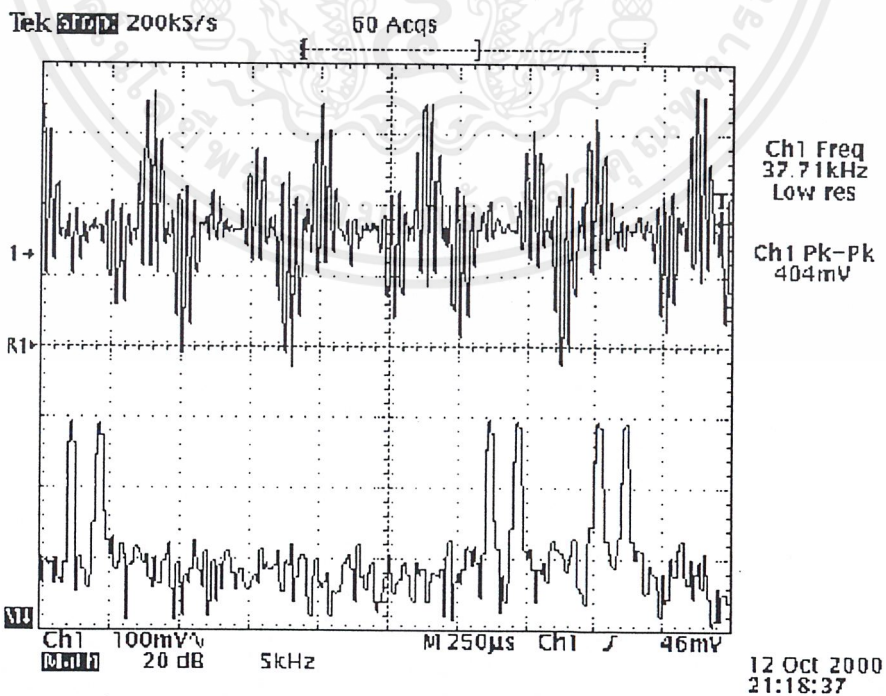
เราจะทำการให้สัญญาณความถี่ 5 KHz และสัญญาณความถี่ 3 KHz เข้าไปในวงจร เพื่อให้วงจรผลิตสัญญาณสเตอริโอมัลติเพล็กซ์แล้วส่งเข้าไปมอดูเลตกับความถี่โกลบอลออสซิลเลเตอร์ต่อไป ซึ่งเราจะแสดงให้เห็นถึงสัญญาณที่จุดต่างๆของวงจร



รูปที่ 6.7 สัญญาณ L+R ที่ได้จากการนำสัญญาณ L และ R มารวมกัน

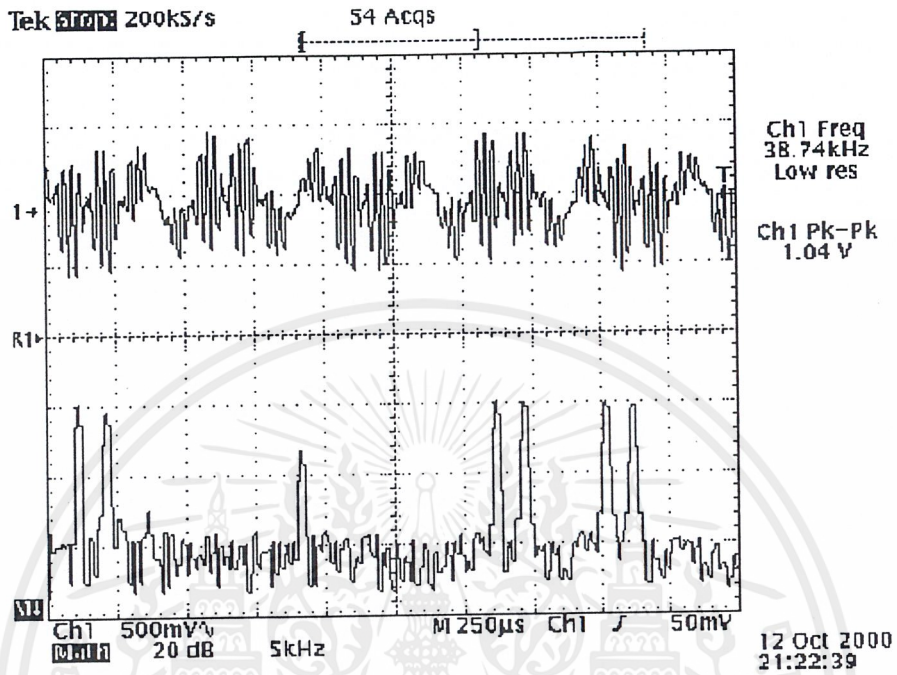


รูปที่ 6.8 สัญญาณ L-R ที่ได้จากก็นำสัญญาณ L และ R มาลบกัน



รูปที่ 6.9 สัญญาณ BALANCE MOD ที่นำสัญญาณ L-R กับ 38 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานภายในคณะที่ MC1496 ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



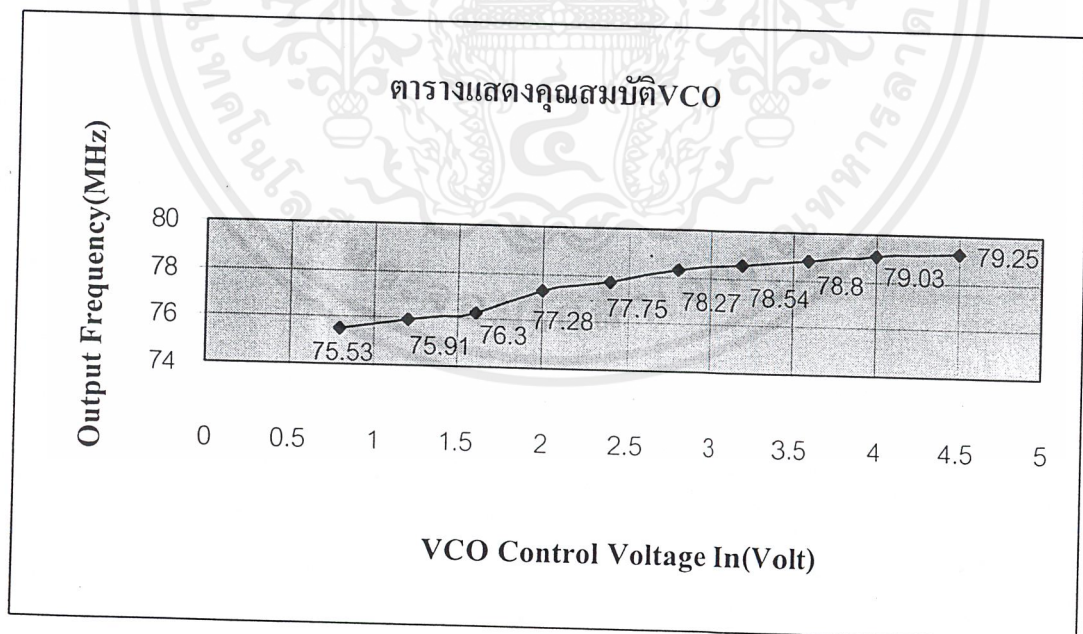
รูปที่ 6.10 สัญญาณที่ได้จากการรวมของสัญญาณ L+R, L-R SUB CARRIER, 19 KHz  
วัดที่ขา 7 ของ IC 5/2 (TL 082)

### 6.5.2 ส่วน FM MODULATE

ซึ่งเราทดลองเพื่อต้องการดูว่า VCO ของเรานั้นสามารถกำเนิดคลื่นไฟฟ้า เพื่อนำไปสร้างความถี่ในย่านที่เราต้องการได้ โดยเราจะทำการวัดค่าคลื่นไฟฟ้าของ VCO แต่ละค่า และวัดค่าความถี่ที่ค่าคลื่นไฟฟ้านั้นสามารถผลิตได้

ตารางที่ 6.1 โวลท์เตจคอนโทรลลออสซิลเลเตอร์(VCO)

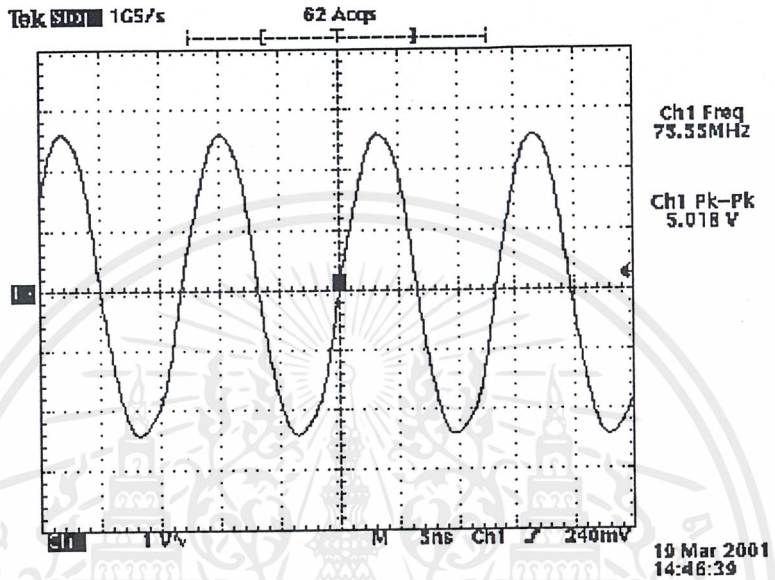
VCOIN(volt)	ความถี่ของ $V_o$ (MHz)
0.8	75.53
1.2	75.91
1.6	76.30
2.0	77.28
2.4	77.75
2.8	78.27
3.2	78.54
3.6	78.80
4.0	79.03
4.5	79.25



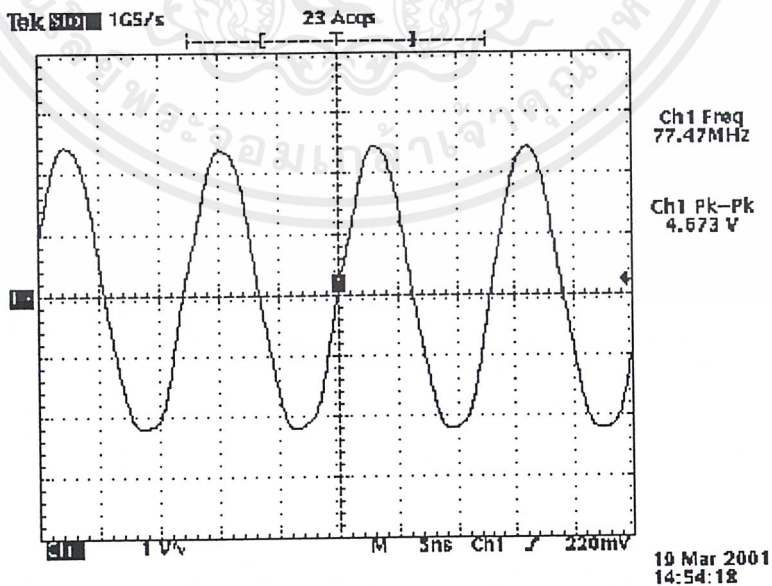
รูปที่ 6.11 กราฟแสดงคุณสมบัติของ VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.12-6.14 แสดงถึงรูปสัญญาณของโลคอลลอสซิเลเตอร์ที่ความถี่ 75.55,77.47,79.23 MHz ซึ่งแสดงให้เห็นว่าออสซิลเลเตอร์สามารถผลิตความถี่ได้ในช่วงที่เราต้องการ

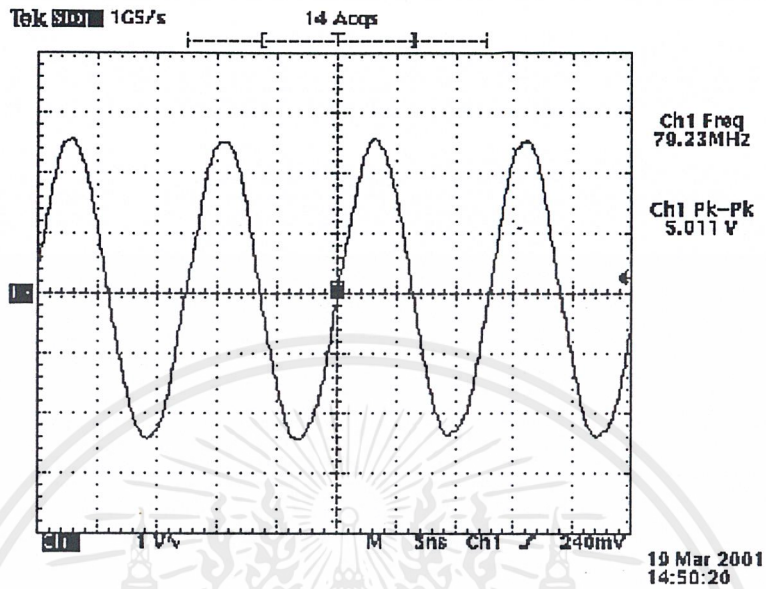


รูปที่ 6.12 สัญญาณ CARRIER ที่เครื่องส่งผลิตจาก 2SC2570 ที่ CH 0



รูปที่ 6.13 สัญญาณ CARRIER ที่เครื่องส่งผลิตจาก 2SC2570 ที่ CH 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.14 สัญญาณ CARRIER ที่เครื่องส่งผลิตจาก 2SC2570 ที่ CH15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.2 แสดงค่าความถี่ที่ใช้งานทั้ง 16 ช่อง

ช่อง	ค่าที่ได้จากการ ออกแบบ(MHz)	ค่าที่ได้จากการ วัดจริง(MHz)	เปอร์เซ็นต์ความ ผิดพลาด(%)
0	75.50	75.53	0.039
1	75.75	75.78	0.039
2	76.00	76.03	0.039
3	76.25	76.28	0.039
4	76.50	76.53	0.039
5	76.75	76.78	0.039
6	77.00	77.03	0.038
7	77.25	77.28	0.038
8	77.50	77.53	0.038
9	77.75	77.78	0.038
10	78.00	78.03	0.038
11	78.25	78.28	0.038
12	78.50	78.53	0.038
13	78.75	78.78	0.038
14	79.00	79.03	0.037
15	79.25	79.28	0.037

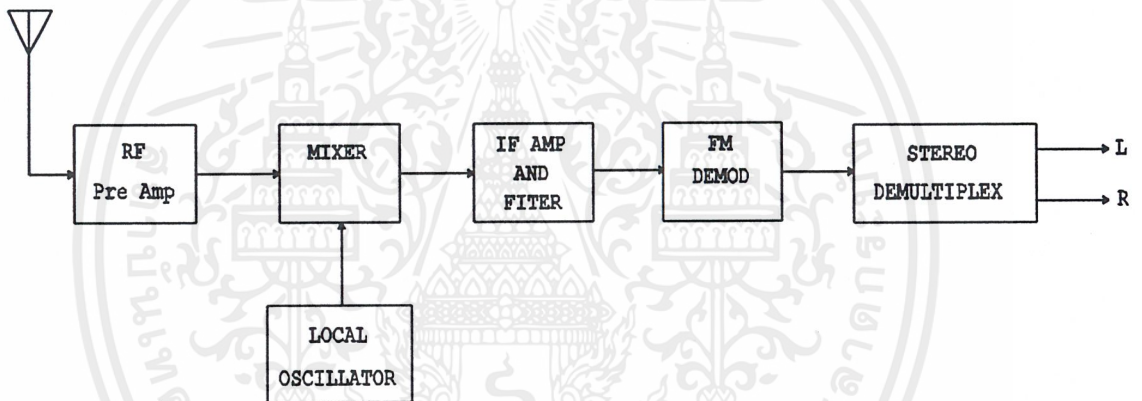
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 7

## การทำงานของภาครับและการทดลอง

## 7.1 บล็อกไดอะแกรมภาครับ

จากบล็อกไดอะแกรมภาครับ ซึ่งประกอบด้วย ภาควิทยารับ RF (RF Amp) , ภาควิทยามิกเซอร์ (MIXER) , ภาควิทยาลออสซิลเลเตอร์ (Local Oscillator) , ภาควิทยารับ IF (IF AMP) , ภาควิทยาดำเนินการ (FM Demodulate) , ภาควิทยาถอดรหัสสเตอริโอ (FM Stereo Decoder) และ ภาควิทยาย่อยเสียง



รูปที่ 7.1 แสดงบล็อกไดอะแกรมของภาครับ

จากรูปที่ 7.1 สัญญาณ RF ที่รับได้จากสายอากาศจะป้อนเข้าสู่วงจรขยาย RF เพื่อทำการขยายสัญญาณให้มีขนาดสูงขึ้น แล้วส่งมายังวงจรมิกเซอร์ ซึ่งทำหน้าที่ผสมสัญญาณจากวงจรขยาย RF กับสัญญาณจากวงจรโลคอลออสซิลเลเตอร์ ซึ่งจะได้ความถี่ผลต่างมีค่าเท่ากับความถี่ IF นั่นคือมีค่า 10.7 MHz ป้อนเข้าสู่วงจรขยาย IF จากนั้นก็จะผ่านไปยังส่วนดีมอดูเลตเพื่อทำการแยกสัญญาณเสียงออกจากสัญญาณพาหะ และส่งต่อไปยังส่วนของสเตอริโอดีโคเดอร์ เพื่อทำการตีผลตีเพ็ล็กซ์ออกเป็นแชนแนลซ้ายและขวา ส่งไปยังภาควิทยาย่อยเสียงออกสู่ลำโพงต่อไป

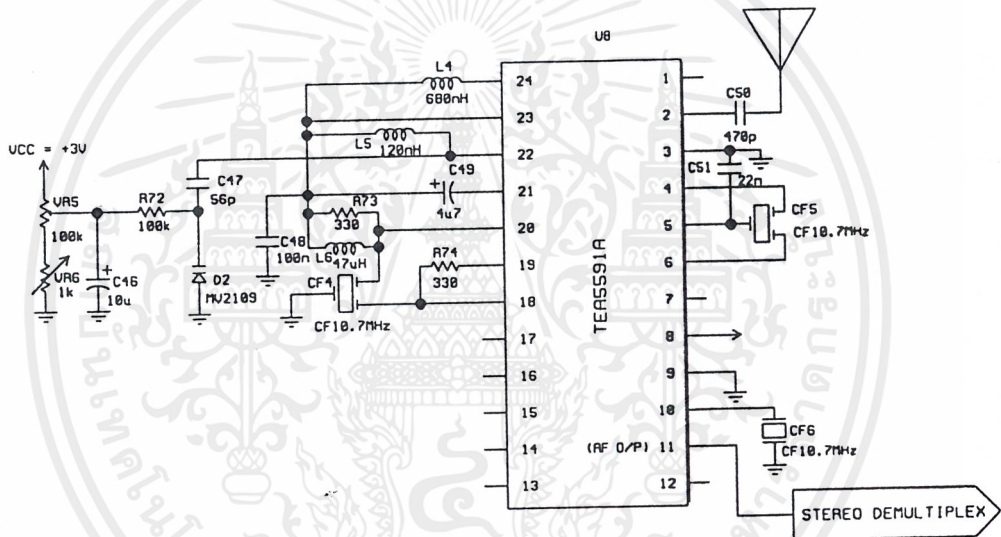
จะเห็นได้ว่าหลักการเหมือนเครื่องรับเอฟเอ็มสเตอริโอทั่วไป เพียงแต่ย่านความถี่ในการรับคลื่นจะเป็นค่า 75.50 – 79.25 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



7.2 ภาคเครื่องรับ

ในส่วนของเครื่องรับนี้ จะใช้ไอซี TEA5591A เป็นตัวถอดสัญญาณเสียง ซึ่งใช้กับไฟเลี้ยงได้ตั้งแต่ 1.8 ถึง 15 โวลท์ และสามารถใช้งานได้ทั้งเครื่องรับ AM และ FM ในตัวเดียวกัน สำหรับโครงงานนี้เราจะใช้ส่วนของ FM เท่านั้น ซึ่งมีส่วนประกอบได้แก่ ภาคขยายอินพุท RF ดับเบิลบาลานซ์มิกเซอร์ ออสซิลเลเตอร์ ภาคขยาย IF 2 ภาค ภาคดีมอดูเลเตอร์แบบควอดราเจอร์ สำหรับเซรามิกฟิลเตอร์ และยังมีภาค AFC อยู่ภายในด้วย



รูปที่ 7.3 วงจรส่วนของภาคเครื่องรับ

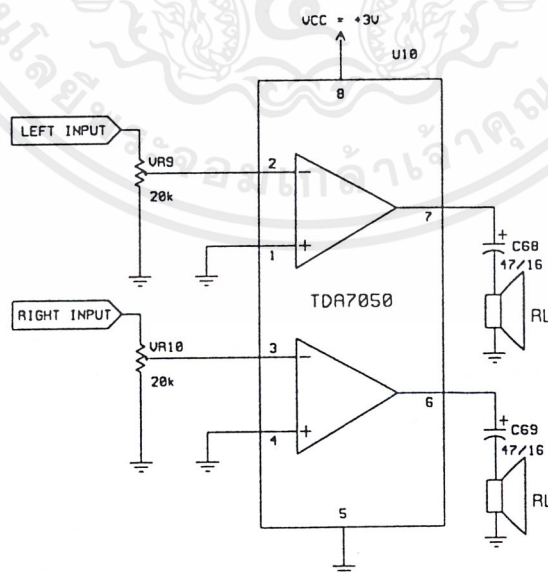
การทำงานจะเริ่มจาก นำสัญญาณ RF ที่ได้รับจากเสาอากาศปลิงผ่าน C ไปเข้าที่ขาอินพุทของไอซี (ขา 2) เพื่อทำการขยายให้มีกำลังแรงขึ้นที่ภาค RF AMP และเข้าสู่มิกเซอร์ภายในตัวไอซี ซึ่งสัญญาณในส่วนนี้จะถูกนำไปมิกซ์กับความถี่ออสซิลเลเตอร์ที่ผลิตภายในตัวไอซีที่ขา 22 ซึ่งเป็นแบบ Voltage Control Oscillator (VCO) คือใช้แรงดันควบคุมความถี่ที่ผลิตให้ได้ความถี่โลคอลออสซิลเลเตอร์ 86.25 – 90.00 MHz ซึ่งมีความถี่ต่างจากสัญญาณ RF ที่เข้ามา (75.50 – 79.25 MHz) อยู่ 10.7 MHz โดยที่ D1 (MV 2105) เป็น Varicap Diode ทำให้สามารถเปลี่ยนแปลงความถี่ได้จากการเปลี่ยนแปลงแรงดันที่ตกคร่อมตัว D1 เอง เมื่อทำการมิกซ์ระหว่างสัญญาณอินพุทและ โลคอลออสซิลเลเตอร์แล้วจะได้ความถี่เท่ากับ 10.7 MHz ซึ่งเป็นความถี่ปานเอกซาร์นี้เป็นเอกสารที่ส่วนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



โดยเอาที่พุดจาก TEA5591A ซึ่งเป็นสัญญาณคอมโพสิต จะถูกคัปปลิ่งผ่าน C เข้าไปยังขา 2 ของ LA3361 เพื่อทำการแยกสัญญาณสเตอริโอ ภูเขาสำคัญคือ พหุข้อย 38 kHz ที่เครื่องรับต้องสร้างขึ้นเองจากสัญญาณนำร่อง 19 kHz จะต้องมีเฟสสัมพันธ์กับ 38 kHz ทางเครื่องส่ง ดังนั้นเราจะต้องทำการปรับ VR 10 k $\Omega$  เพื่อให้ได้สัญญาณนำร่องก่อน จากนั้นปรับ VR4 ที่เครื่องส่ง เพื่อให้เฟสของ 38 kHz ตรงกัน ก่อนที่พหุข้อย 38 kHz จะถูกส่งเข้าภาคสเตอริโอ บาลานซ์ดีเทกเตอร์เพื่อทำการแยกสัญญาณเสียงซ้ายและขวา จากนั้นสัญญาณซ้ายและขวาที่ขา 5 และ 4 ของไอซีก็จะผ่านส่วนของ LPF ได้เป็นเอาต์พุตไปเข้าภาคขยายเสียงต่อไป

#### 7.4 ภาคขยายเสียง

สัญญาณเสียงซ้ายและขวาที่ถูกแยกแล้วจากภาคสเตอริโอดีโมดูเลเตอร์ ซึ่งออกจากขา 5 และขา 4 ของ LA3361 ตามลำดับ ต่างก็ถูกคัปปลิ่งโดย C และผ่าน VR 22 k $\Omega$  ปรับความแรงของสัญญาณเพื่อให้ได้ระดับเสียงตามต้องการ และจะถูกส่งต่อไปยังไอซี TDA7050 ที่ขา 2 (L) และขา 3 (R) เพื่อขยายสัญญาณเสียงให้แรงขึ้น โดย สัญญาณเอาต์พุตจะออกมาจากขา 7 (L) และขา 6 (R) ของไอซี ขับให้เสียงออกที่ลำโพงซ้ายและขวา



รูปที่ 7.5 วงจรภาคขยายเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

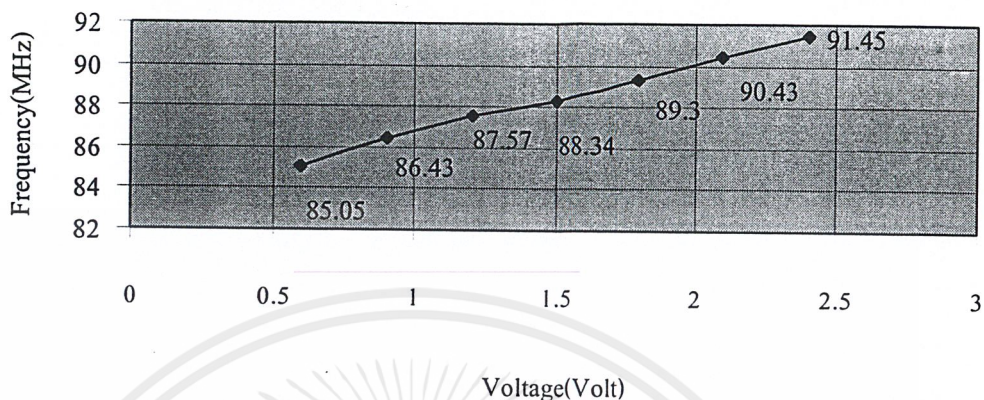
## 7.5 การทดสอบวงจรในส่วนต่างๆของภาครับ

ในส่วนของภาครับซึ่งประกอบด้วย ภาคเครื่องรับ ภาคสเตอริโอดีโด้เตอร์ และภาคขยายเสียง จะทำการทดลองดังนี้

7.5.1 ส่วนของโวลต์เตจคอนโทรลอสซิลเลเตอร์ (VCO) จุดประสงค์ในการทดลองเพื่อแสดงให้เห็นว่า VCO ของเรานั้นสามารถกำเนิดศักดาไฟฟ้า เพื่อนำไปสร้างความถี่ในย่านที่เราต้องการได้ ซึ่งอยู่ในย่าน 86.25 – 90.00 MHz โคนเราจะทำการวัดค่าศักดาไฟฟ้าของ VCO แต่ละค่า และวัดค่าความถี่ที่ค่าศักดาไฟฟ้านั้นสามารถผลิตได้

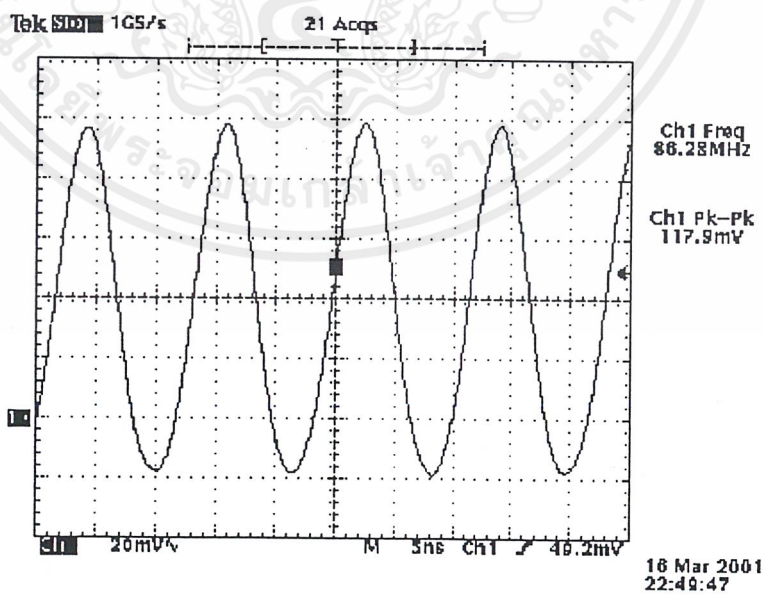
ตารางที่ 7.1 โวลต์เตจคอนโทรลอสซิลเลเตอร์ (VCO)

VCO ( Volt )	ความถี่ ( MHz )
0.6	85.05
0.9	86.43
1.2	87.57
1.5	88.34
1.8	89.30
2.1	90.43
2.4	91.45



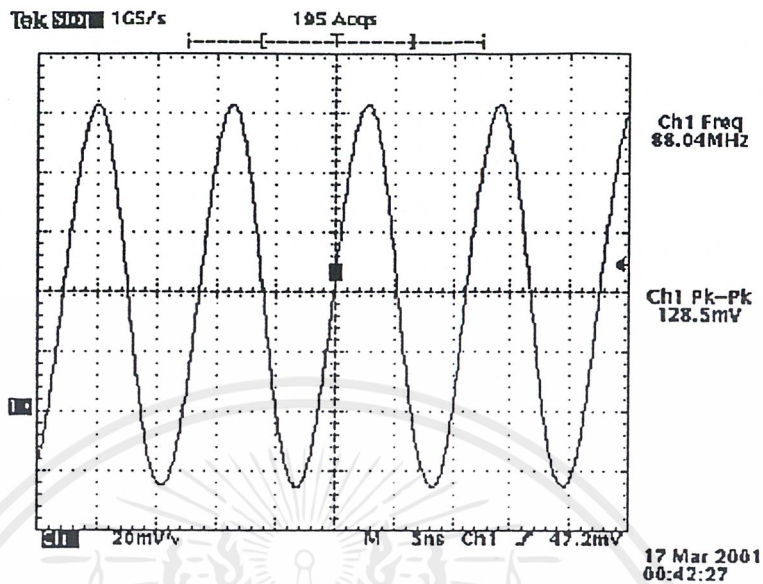
รูปที่ 7.6 กราฟแสดงคุณสมบัติของ VCO

รูปที่ 7.7-7.9 แสดงถึงรูปสัญญาณของโวลเตจของออสซิลเลเตอร์ที่ความถี่ 86.28, 88.04, 90.04 MHz ซึ่งแสดงให้เห็นว่าออสซิลเลเตอร์สามารถผลิตความถี่ได้ในช่วงที่เราต้องการ

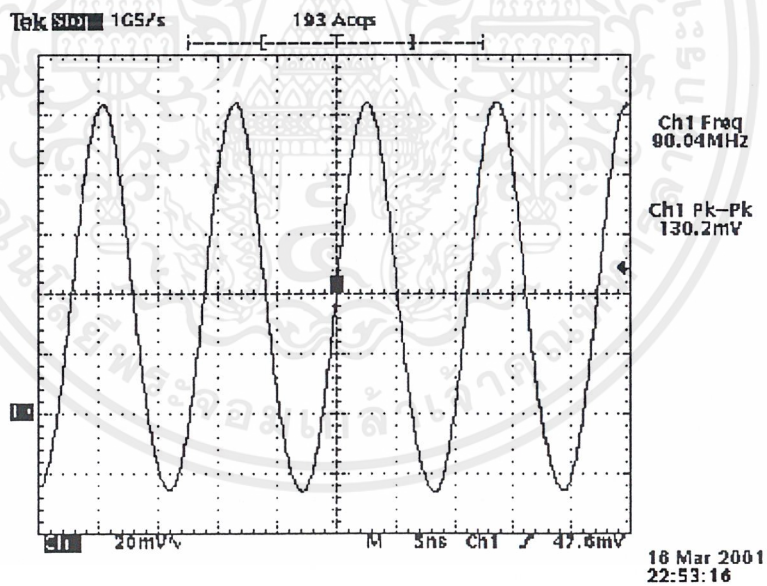


รูปที่ 7.7 รูปสัญญาณความถี่ของออสซิลเลเตอร์ 86.28 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



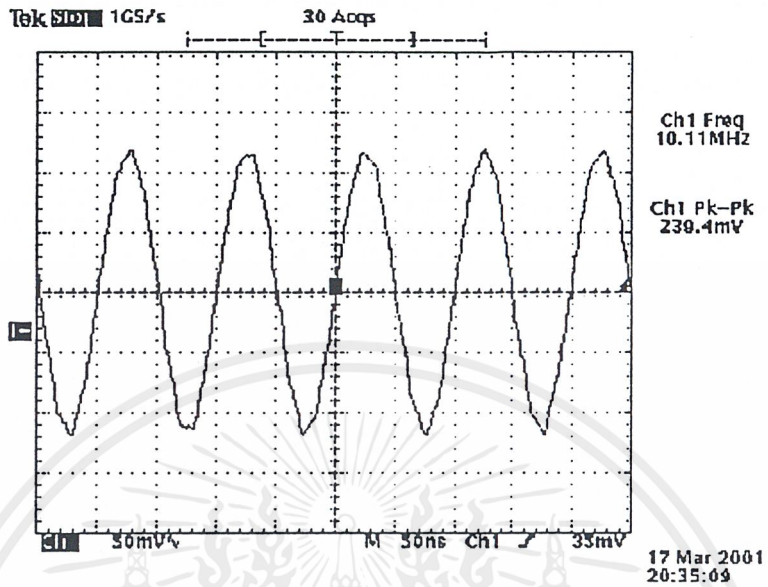
รูปที่ 7.8 รูปสัญญาณความถี่ของออสซิลเลเตอร์ 88.04 MHz



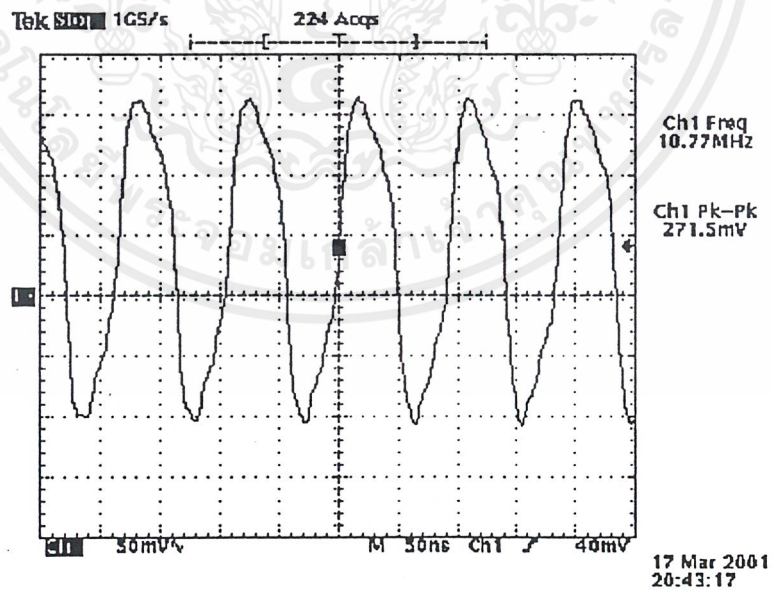
รูปที่ 7.9 รูปสัญญาณความถี่ของออสซิลเลเตอร์ 90.04 MHz

7.5.2 วัดสัญญาณที่ขาต่างๆของ TEA5591A เพื่อให้รู้ถึง ลักษณะการทำงานในส่วนต่างๆของ วงจร โดยการป้อนความถี่ที่มีการมอดูเลทจาก SYNTHESIZER ความถี่ 88.11 MHz -10 dBm แล้วทำการวัดสัญญาณที่จุดต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

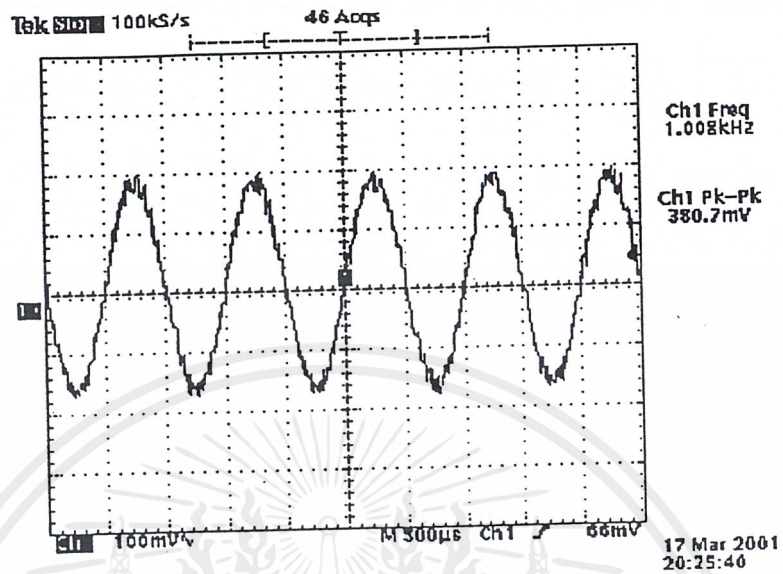


รูปที่ 7.10 สัญญาณจากขาเอาต์พุตของมิกเซอร์ (ขา 20 ของ TEA5591A)



รูปที่ 7.11 สัญญาณ IF AMP OUTPUT 1 (ขา 6 ของ TEA5591A)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.12 สัญญาณ AUDIO OUTPUT ( ขา 11 ของ TEA5591A )

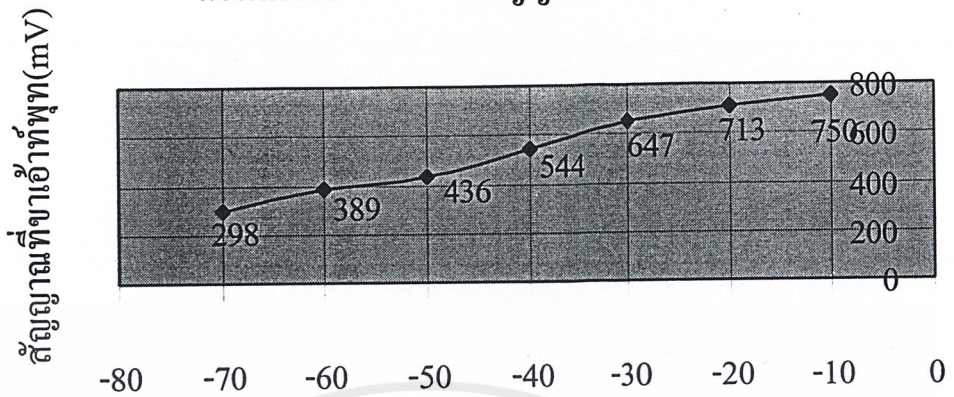
7.5.3 ทดสอบความไวของวงจร ( Sensitivity ) โดยการป้อนสัญญาณมอดูเลทจาก SYNTHESIZER ความถี่ 88.11 MHz แล้วทำการวัดสัญญาณเอาต์พุตเมื่อแรงดันที่อินพุตมีค่าต่างๆ ดังตารางที่ 7.2

ตารางที่ 7.2 ตารางแสดงความไวในการรับสัญญาณของวงจร

ความแรงของอินพุต ( dBm )	สัญญาณที่ขาเอาต์พุต ( mV )
-10	750
-20	713
-30	647
-40	544
-50	436
-60	389
-70	298

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

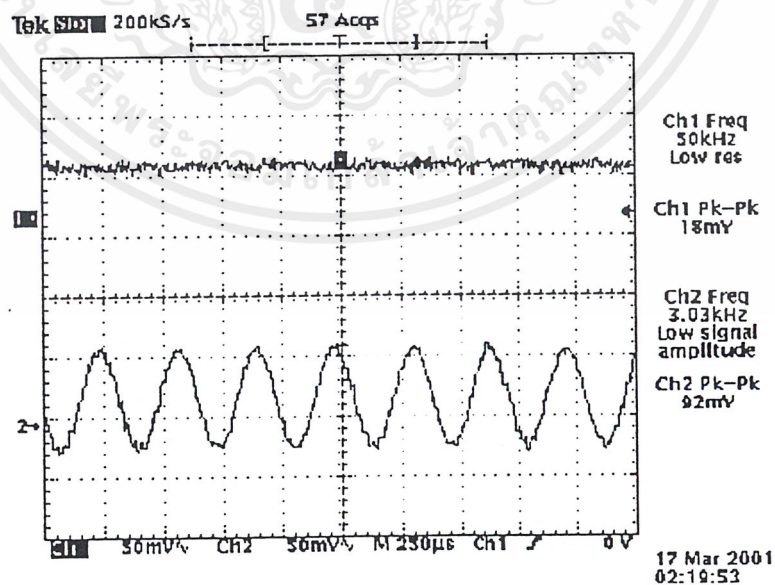
กราฟความไวในการรับสัญญาณของเครื่องรับ



รูปที่ 7.13 กราฟแสดงความไวในการรับสัญญาณของวงจร

7.5.4 ทดสอบคุณสมบัติของภาคสเตอริโอไดโคคเคเตอร์ (LA3361)

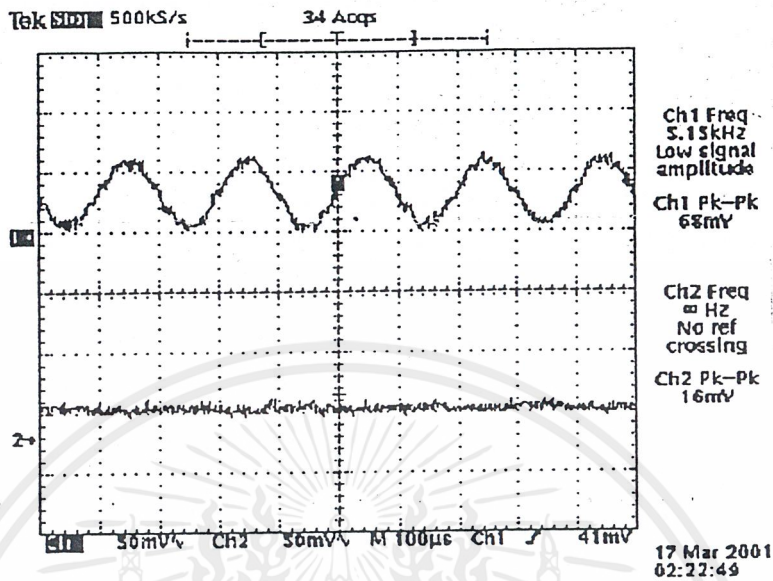
ในภาคนี้เราจะทำการทดลองวัดคุณสมบัติในเรื่องของ Channel Separation โดยเราจะทำการป้อนสัญญาณอินพุตที่ภาคสเตอริโอแมกนิตเพล็กซ์ทางเครื่องส่งเพียงข้างเดียว ( L หรือ R ) แล้วทำการวัดสัญญาณเอาต์พุตทั้งสองข้างเปรียบเทียบขนาดดูว่าต่างกันเพียงใด



รูปที่ 7.14 เมื่อป้อนอินพุตให้เฉพาะด้านขวา 3 kHz ขนาด 200 mV

(CH-1 :เอาต์พุตด้านซ้าย , CH-2 :เอาต์พุตด้านขวา)

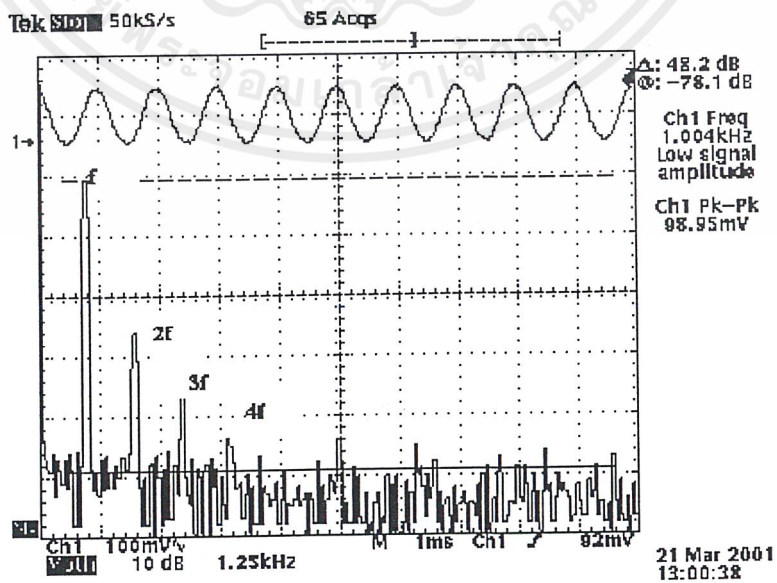
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.15 เมื่อป้อนอินพุทให้เฉพาะด้านซ้าย 5 kHz ขนาด 200 mV (CH-1 : เอาท์พุทด้านซ้าย , CH-2 : เอาท์พุทด้านขวา)

### 7.5.5 การทดลองหาค่า Harmonic Distortion

เราทดลองโดยการส่งสัญญาณ carrier ที่ถูกมอดูเลชันโดยความถี่ 1 kHz หลังจากนั้นเราจะทำการวัดที่ภาคดีเทกเตอร์ของเครื่องรับแล้วสังเกตดูค่า Harmonic ต่างๆของสัญญาณ 1 kHz แล้วนำมาคำนวณค่า



รูปที่ 7.16 กราฟแสดงสัญญาณ 1 kHz และ Harmonic ที่รับได้ที่ Detector

เราจะทำการคำนวณ Harmonic Distortion ได้จากสูตร

$$THD = (\sqrt{\sum V_{rms}^2(nf)} * 100) / (\sqrt{V_{rms}^2 \text{ ของความถี่ fundamental}})$$

เราจะคำนวณโดย normalize ให้ค่า voltage ที่ความถี่ fundamental เท่ากับ  $1 V_{rms}$  หลังจากนั้นเราจะทำการวัดค่าความต่างระหว่างความถี่ fundamental กับ Harmonic ค่าต่างๆ และนำมาคำนวณหาค่า voltage ที่ความถี่ Harmonic นั้นๆ เช่นในรูปเราจะเห็นค่า Harmonic ที่ 2 และ 3 ฉะนั้นเราจะทำการหาค่า Voltage ที่ Harmonic ที่ 2, 3 และ 4 ได้ดังนี้

จากรูปเราจะเห็นได้ว่า Harmonic ที่ 2 ต่างจากความถี่ fundamental อยู่ 25.4 dB ฉะนั้นค่า Voltage ของ Harmonic ที่ 2 เท่ากับ 53.7 mV

จากรูปเราจะเห็นได้ว่า Harmonic ที่ 3 ต่างจากความถี่ fundamental อยู่ 34.8 dB ฉะนั้นค่า Voltage ของ Harmonic ที่ 3 เท่ากับ 18.2 mV

จากรูปเราจะเห็นได้ว่า Harmonic ที่ 4 ต่างจากความถี่ fundamental อยู่ 42.8 dB ฉะนั้นค่า Voltage ของ Harmonic ที่ 4 เท่ากับ 7.5 mV

$$THD = (\sqrt{(53.7/1000)^2 + (18.2/1000)^2 + (7.5/1000)^2}) * 100 / (\sqrt{1})$$

$$= 0.326\%$$

ฉะนั้นสรุปได้ว่าเครื่องรับมีค่า % Harmonic Distortion เท่ากับ 0.326% และจากรูปที่ 7.16 เราจะเห็นได้ว่า signal to noise ratio ของเครื่องรับมีค่า 42.8 dB

## บทที่ 8

### สรุปและวิจารณ์ผลการทดลอง

วัตถุประสงค์ของโครงการ ในภาคเรียนแรก เป็นการสร้างเครื่องส่งวิทยุสำหรับหูฟัง สเตอริโอไร้สาย ซึ่งเปลี่ยนแปลงความถี่ในการส่งได้ 16 ช่อง โดยใช้ระบบการสังเคราะห์ความถี่ ในช่วง 75.50 ถึง 79.25 MHz ในโครงการนี้เราได้ใช้ไอซี MC 145162 ในการควบคุมความถี่ของคลื่นพาหะ

สำหรับส่วนสเตอริโอมัลติเพล็กซ์ได้ทำการทดลองวัดสัญญาณที่จุดต่างๆดังรูปที่ 6.7 – 6.10 และจากรูปที่ 6.10 แสดงสเปกตรัมของสัญญาณที่มัลติเพล็กซ์แล้ว ( Multiplex Signal ) จะเห็นได้ว่า ประกอบด้วย สัญญาณ L+R , L-R SUBCARRIER , สัญญาณไฟลิต 19 kHz มารวมกันตามทฤษฎี

ในส่วน FM Modulate จากตารางที่ 6.1 แสดงค่าความถี่ที่ VCO ค่าต่างๆ จะเห็นได้ว่า ออสซิลเลเตอร์สามารถผลิตความถี่ได้ในช่วงที่เราต้องการ คือประมาณ 75.50 ถึง 79.25 MHz และ จากตารางที่ 6.2 แสดงค่าความถี่ที่ใช้งานทั้ง 16 ช่อง และเปอร์เซ็นต์ความผิดพลาด จะเห็นว่า สามารถเลือกช่องสัญญาณต่างๆทั้ง 16 ช่องได้โดยการกดคิพสวิทช์ 4 บิต และมีความผิดพลาดเพียงเล็กน้อยเท่านั้น

สำหรับส่วนของเครื่องรับ เราจะทำการสังเคราะห์ความถี่ในช่วง 86.25 – 90.00 MHz เพื่อให้สามารถรับความถี่ที่เครื่องส่งส่งมาได้ทั้ง 16 ช่อง และทำการดีเทคให้ได้สัญญาณสเตอริโอที่เราส่งมา โดยใช้ไอซี TEA5591A ในส่วนของภาคสเตอริโอดีมัลติเพล็กซ์เราใช้ไอซี LA3361 ในการแยกสัญญาณซ้ายและขวาที่เราส่งมา

การทดลองในส่วนของสเตอริโอมัลติเพล็กซ์ เราได้ทำการป้อนสัญญาณที่ละข้างทางเครื่องส่ง แล้ววัดเอาท์พุททั้งสองช่องที่ด้านเครื่องรับ จะเห็นได้จากรูปที่ 7.14 และ 7.15 ว่าถ้าเราทำการส่งสัญญาณด้านใดมา เอาท์พุทที่เครื่องรับก็จะมีเฉพาะสัญญาณด้านนั้น หรืออาจจะมียกด้านหนึ่งด้วยแต่มีขนาดต่ำมาก

ในด้านประสิทธิภาพเราได้ทำการวัดความไวในการรับสัญญาณของเครื่องรับ ซึ่งเครื่องรับของเราสามารถรับสัญญาณได้ต่ำถึงประมาณ  $-70$  dBm

ในส่วนสุดท้ายเราทำการรับ-ส่งจริงได้ประมาณ 20 เมตร และเครื่องรับกินกระแส 25 mA จากการทดลอง ผู้จัดทำได้เห็นถึงปัญหาต่างๆที่เกิดขึ้น ดังนี้ เนื่องจากในโครงการหูฟัง สเตอริโอไร้สายนี้ เป็นโครงการที่มีย่านความถี่ใช้งานสูง ซึ่งมักจะเกิดสัญญาณรบกวนในวงจรขึ้นได้ง่าย ดังนั้นหลักในการทำก็คือ เราจะต้องวางอุปกรณ์ที่ต่อถึงกันให้อยู่ใกล้กันมากที่สุด เพื่อลด

ค่าคาปาซิเตอร์ ที่เกิดจากระยะการเดินทางของสัญญาณ และควรจะทำแบบให้วงจรมีกราวนด์  
เพลนหลายๆ เพื่อดูดซับสัญญาณรบกวนที่ไม่ต้องการ



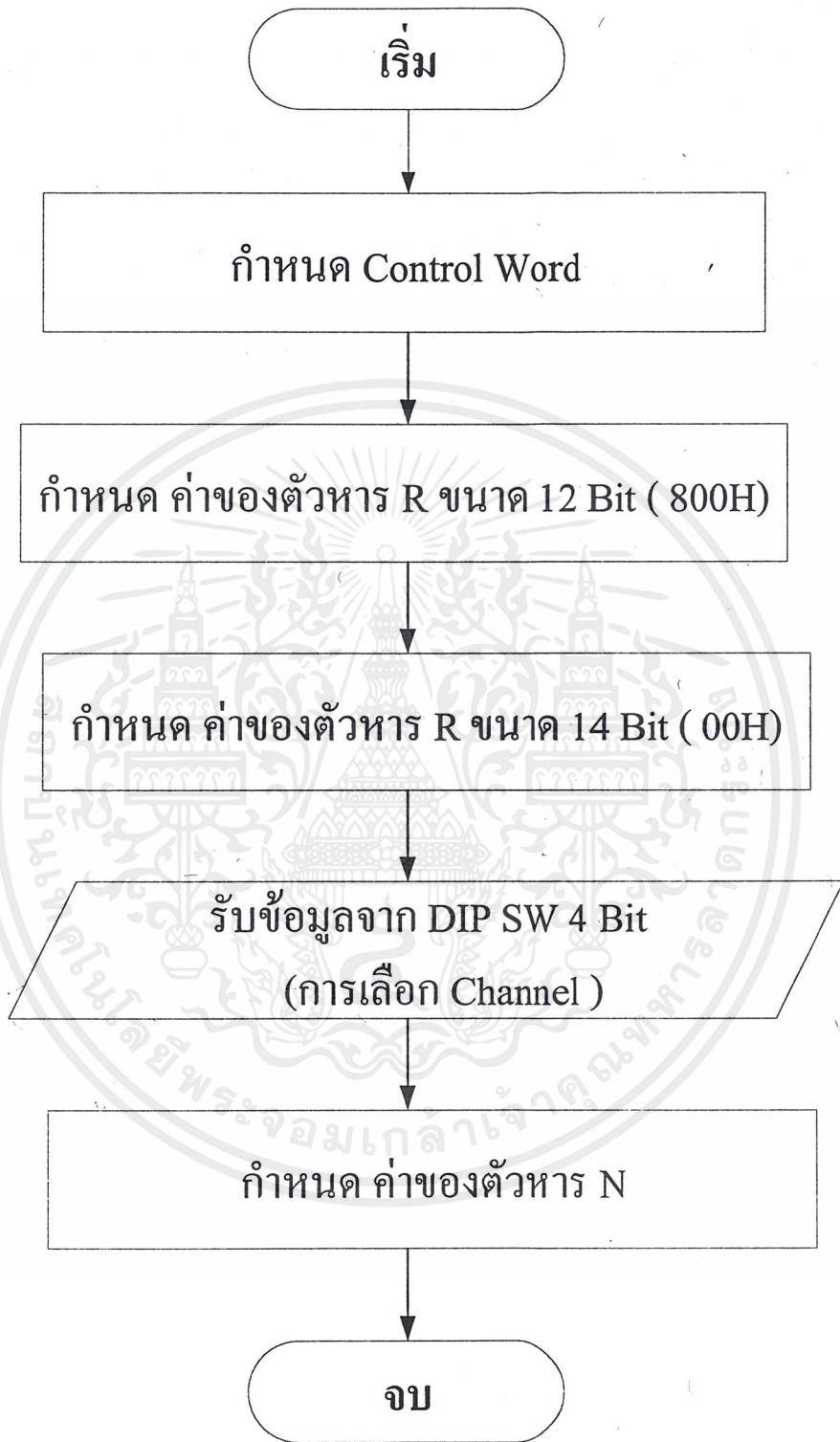
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก



โปรแกรมของ AT89C2051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### Flowchart แสดงขั้นตอนการเขียนโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; *****
; ***** PROGRAM FOR MC145162 *****
; *****

DIN EQU P1.6 ; Serial input pin
CLK EQU P1.5 ; shift clock pin
ENB EQU P1.4 ; Latch enable pin

; ***** MAIN PROGRAM *****
;
MAIN: ORG 8100H
;
; *** 1. SEND DATA TO CONTROL REGISTER ***
;
CTRL: MOV A,#80H ; *** CONTROL WORD *****
SETB ENB
LCALL SERI_OUT
CLR ENB ; end of sending 1 byte
CLR CLK
CLR DIN
LCALL DELAY
;
; *** 2. SEND DATA TO REFERENCE FREQUENCY ***
;
REF_FREQ: MOV R0,#00H
MOV R3,#04H
SETB ENB

SUB_FR: MOV A,R0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    DPTR,#FRE_BUF
MOVC   A,@A+DPTR
LCALL  SERI_OUT
INC    R0
DJNZ   R3,SUB_FR
CLR    ENB
CLR    CLK
CLR    DIN
LCALL  DELAY
;
;*** 3. SEND DATA TO TX,RX COUNTER ***
;
SEND_N: CLR    ENB    ; clear enable LOW
MOV     A,P1    ; select channel from dip sw
ANL    A,#0FH
RL     A
LCALL  COND
SJMP   $        ; %%%%% STOP MAIN PROGRAM %%%

; ***** END OF MAIN PROGRAM *****
; ***** THIS IS SUBPROGRAM *****

COND:  PUSH   DPL
       PUSH   DPH
       MOV    DPTR,#DATA_TBL
       MOV    R3,A
       MOVC   A,@A+DPTR
       LCALL  SERI_OUT    ; send high byte of Tx
       MOV    A,R3
       INC    A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVC    A,@A+DPTR
LCALL   SERI_OUT    ; send low byte of Tx
MOV     A,#00H
LCALL   SERI_OUT    ; send high byte of Rx
MOV     A,#00H
LCALL   SERI_OUT    ; send low byte of Rx

```

```

CLR     CLK          ; end of sending Tx/Rx
CLR     DIN
SETB    ENB
LCALL   DELAY
CLR     ENB
LCALL   DELAY
POP     DPL
POP     DPH
RET     ; ( cond )

```

```

;
; *** SUB PROGRAM TO SEND CONTROL WORD,FR,TX/RX ***
;

```

```

SERI_OUT: MOV    R2,#08H    ; counter data out
          CLR     CY
BIT_OUT:  RLC     A         ; shift out data MSB..LSB
          MOV    DIN,C
          CLR     CLK      ; shift clock
          LCALL  DELAY
          SETB   CLK
          LCALL  DELAY
          DJNZ   R2,BIT_OUT
          RET

```

```

;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

; *** DELAY SUB ***
;
DELAY:  MOV    R6,#0FH
DEL:    MOV    R7,#0FH
        DJNZ   R7,$
        DJNZ   R6,DEL
        RET
;
FRE_BUF: DB 38H,00H,40H,00H
DATA_TBL: DB 1DH,7EH    ; == channel 1 ==
          DB 1DH,97H    ; == channel 2 ==
          DB 1DH,0B0H   ; == channel 3 ==
          DB 1DH,0C9H   ; == channel 4 ==
          DB 1DH,0E2H   ; == channel 5 ==
          DB 1DH,0FBH   ; == channel 6 ==
          DB 1EH,14H    ; == channel 7 ==
          DB 1EH,2DH    ; == channel 8 ==
          DB 1EH,46H    ; == channel 9 ==
          DB 1EH,5FH    ; == channel 10 ==
          DB 1EH,78H    ; == channel 11 ==
          DB 1EH,91H    ; == channel 12 ==
          DB 1EH,0AAH   ; == channel 13 ==
          DB 1EH,0C3H   ; == channel 14 ==
          DB 1EH,0DCH   ; == channel 15 ==
          DB 1EH,0F5H   ; == channel 16 ==
END

```

ภาคผนวก ข



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 60 MHz and 85 MHz Universal Programmable Dual PLL Frequency Synthesizers CMOS

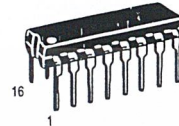
The MC145162 is a dual phase-locked loop (PLL) frequency synthesizer especially designed for CT-1 cordless phone applications worldwide. This frequency synthesizer is also for any product with a frequency operation at 60 MHz or below.

The MC145162-1 is a high frequency derivative of the MC145162, for products with operating frequencies of 85 MHz or below.

The device features fully programmable receive, transmit, reference, and auxiliary reference counters accessed through an MCU serial interface. This feature allows this device to operate in any CT-1 cordless phone application. The device consists of two independent phase detectors for transmit and receive loops. A common reference oscillator, driving two independent reference frequency counters, provides independent reference frequencies for transmit and receive loops. The auxiliary reference counter allows the user to select an additional reference frequency for receive and transmit loops if required.

- Operating Voltage Range: 2.5 to 5.5 V
- Operating Temperature Range: -40 to +75°C
- Operating Power Consumption: 3.0 mA @ 2.5 V
- Maximum Operating Frequency:
  - MC145162 — 60 MHz @ 200 mV p-p, V<sub>DD</sub> = 2.5 V
  - MC145162-1 — 85 MHz @ 250 mV p-p, V<sub>DD</sub> = 2.5 V
- Three or Four Pins Used for Serial MCU Interface
- Built-In MCU Clock Output with Frequency of Reference Oscillator ÷ 3/ ÷ 4
- Power Saving Mode Controlled by MCU
- Lock Detect Signal
- On-Chip Reference Oscillator Supports External Crystals to 16.0 MHz
- Reference Frequency Counter Division Range: 16 to 4095
- Auxiliary Reference Frequency Counter Division Range: 16 to 16,383
- Transmit Counter Division Range: 16 to 65,535
- Receive Counter Division Range: 16 to 65,535

### MC145162 MC145162-1



**P SUFFIX**  
PLASTIC DIP  
CASE 648



**D SUFFIX**  
SOG PACKAGE  
CASE 751B

#### ORDERING INFORMATION

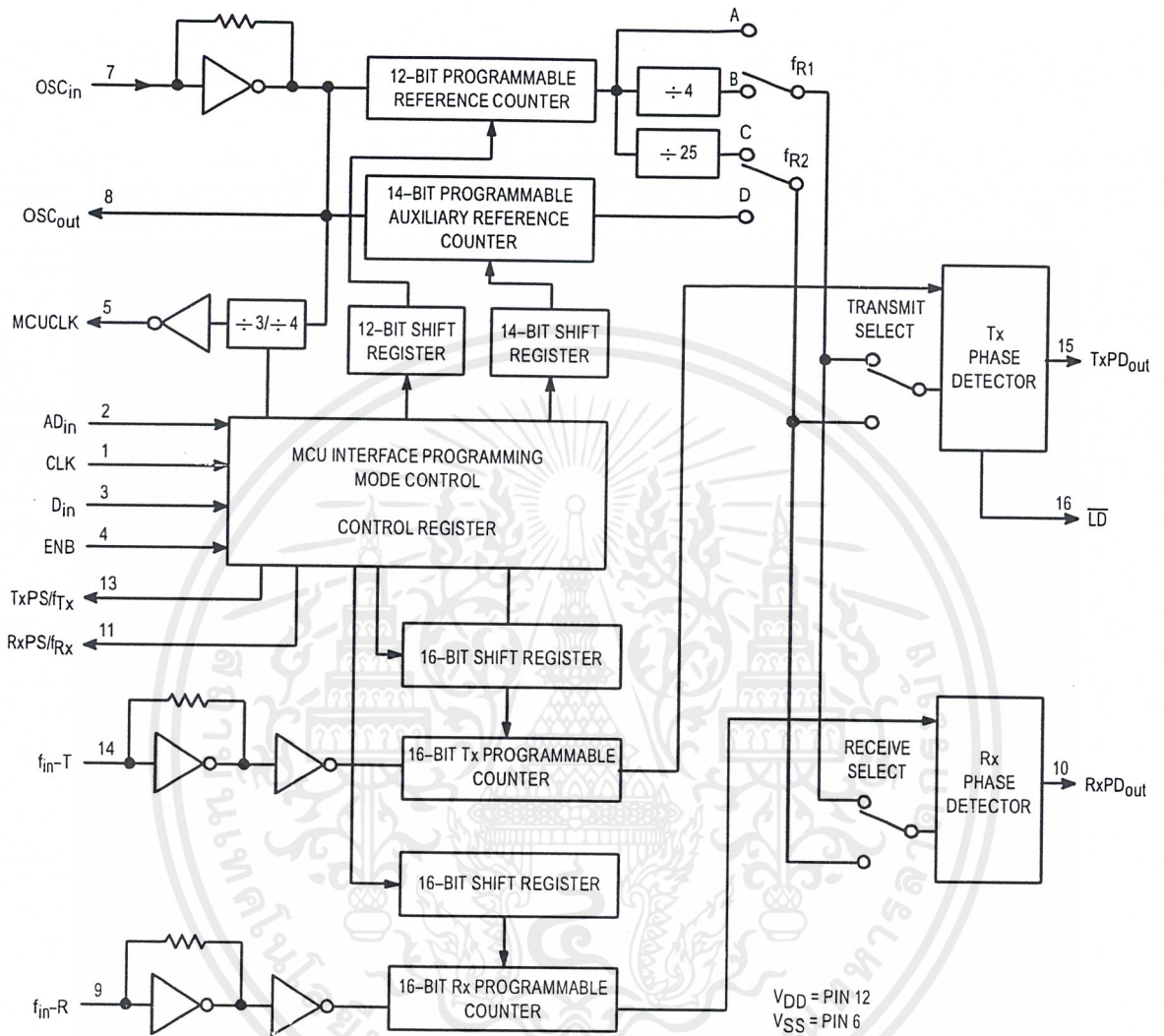
MC145162P	Plastic DIP
MC145162D	SOG Package
MC145162P1	Plastic DIP
MC145162D1	SOG Package

#### PIN ASSIGNMENT

CLK	1	16	$\overline{LD}$
AD <sub>in</sub>	2	15	TxPD <sub>out</sub>
D <sub>in</sub>	3	14	f <sub>in-T</sub>
ENB	4	13	TxPS/f <sub>Tx</sub>
MCUCLK	5	12	V <sub>DD</sub>
V <sub>SS</sub>	6	11	RxPS/f <sub>Rx</sub>
OSC <sub>in</sub>	7	10	RxPD <sub>out</sub>
OSC <sub>out</sub>	8	9	f <sub>in-R</sub>



BLOCK DIAGRAM



**MAXIMUM RATINGS\*** (Voltages Referenced to V<sub>SS</sub>)

Symbol	Rating	Value	Unit
V <sub>DD</sub>	DC Supply Voltage	- 0.5 to + 6.0	V
V <sub>in</sub>	Input Voltage, All Inputs	- 0.5 to V <sub>DD</sub> + 0.5	V
I <sub>in</sub> , I <sub>out</sub>	DC Current Drain Per Pin	10	mA
I <sub>DD</sub> , I <sub>SS</sub>	DC Current Drain V <sub>DD</sub> or V <sub>SS</sub> Pins	30	mA
T <sub>stg</sub>	Storage Temperature Range	- 65 to + 150	°C

\* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V<sub>in</sub> and V<sub>out</sub> should be constrained to the range V<sub>SS</sub> ≤ (V<sub>in</sub> or V<sub>out</sub>) ≤ V<sub>DD</sub>.

Unused pins must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>). Unused outputs must be left open.

**ELECTRICAL CHARACTERISTICS** (Voltages Referenced to V<sub>SS</sub>, T<sub>A</sub> = 25°C)

Symbol	Characteristic	V <sub>DD</sub>	Guaranteed Limit		Unit
			Min	Max	
V <sub>DD</sub>	Power Supply Voltage Range	—	2.5	5.5	V
V <sub>OL</sub>	Output Voltage (I <sub>out</sub> = 0)	0 Level 2.5 5.5	—	0.1 0.1	V
V <sub>OH</sub>	(V <sub>in</sub> = V <sub>DD</sub> or 0)	1 Level 2.5 5.5	2.45 5.45	— —	
V <sub>IL</sub>	Input Voltage (V <sub>out</sub> = 0.5 V or V <sub>DD</sub> - 0.5 V)	0 Level 2.5 5.5	—	0.75 1.65	V
V <sub>IH</sub>		1 Level 2.5 5.5	1.75 3.85	— —	
I <sub>OH</sub>	Output Current (V <sub>out</sub> = 2.2 V) (V <sub>out</sub> = 5.0 V)	Source 2.5 5.5	- 0.18 - 0.55	— —	mA
I <sub>OL</sub>	(V <sub>out</sub> = 0.3 V) (V <sub>out</sub> = 0.5 V)	Sink 2.5 5.5	0.18 0.55	— —	
I <sub>IL</sub>	Input Current (V <sub>in</sub> = 0)	OSC <sub>in</sub> , f <sub>in-T</sub> , f <sub>in-R</sub> 2.5 5.5	— —	- 30 - 66	µA
I <sub>IH</sub>	(V <sub>in</sub> = V <sub>DD</sub> - 0.5)	AD <sub>in</sub> , CLK, D <sub>in</sub> , ENB 2.5 5.5	— —	- 1.0 - 1.0	
I <sub>IH</sub>		OSC <sub>in</sub> , f <sub>in-T</sub> , f <sub>in-R</sub> 2.5 5.5	— —	30 66	
I <sub>IH</sub>		AD <sub>in</sub> , CLK, D <sub>in</sub> , ENB 2.5 5.5	— —	5.0 5.0	
I <sub>OZ</sub>	Three-State Leakage Current (V <sub>out</sub> = 0 V or 5.5 V)	5.5	—	± 100	nA
C <sub>in</sub>	Input Capacitance	—	—	8.0	pF
C <sub>out</sub>	Output Capacitance	—	—	8.0	pF
I <sub>DD</sub> (stdby)	Standby Current (All Counters are in Power-Down Mode with Oscillator On)	2.5 5.5	— —	0.3 1.5	mA
I <sub>DD</sub>	Operating Current MC145162: 200 mV p-p input at f <sub>in-T</sub> and f <sub>in-R</sub> = 60 MHz MC145162-1: 250 mV p-p input at f <sub>in-T</sub> and f <sub>in-R</sub> = 85 MHz with OSC = 10.24 MHz	2.5 5.5	— —	3.0 10	mA

SWITCHING CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ ,  $C_L = 50\text{ pF}$ )

Symbol	Characteristic	Figure No.	$V_{DD}$	Guaranteed Limit		Unit
				Min	Max	
$t_{TLH}$	Output Rise Time	1	2.5 5.5	— —	200 100	ns
$t_{THL}$	Output Fall Time	1	2.5 5.5	— —	200 100	ns
$t_r, t_f$	Input Rise and Fall Time	$OSC_{in}$ 2	2.5 5.5	— —	5.0 4.0	$\mu\text{s}$
$t_w$	Input Pulse Width	CLK and ENB 3	2.5 5.5	80 60	— —	ns
$f_{max}$	Input Frequency Input = Sine Wave @ $\geq 200\text{ mV p-p}$ for MC145162 Input = Sine Wave @ $\geq 250\text{ mV p-p}$ for MC145162-1	$OSC_{in}$ $f_{in-R}, f_{in-T}$ $f_{in-R}, f_{in-T}$	2.5 – 5.5 2.5 – 5.5 2.5 – 5.5	— — —	16 60 85	MHz
$t_{st}$	Minimum Start-Up Time				10	ms
$t_{su}$	Setup Time	DATA to CLK ENB to CLK	2.5 5.5	100 200	— —	ns
$t_h$	Hold Time	CLK to DATA	3.0 5.0	80 40	— —	ns
$t_{rec}$	Recovery Time	ENB to CLK	3.0 5.0	80 40	— —	ns
$t_{su1}$	Setup Time	ENB to CLK	2.5 – 5.5	80	—	ns
$t_{h1}$	Hold Time	CLK to ENB	2.5 – 5.5	600	—	ns
$f$	Phase Detector Frequency			dc	12.5	kHz
$f_{MCUCLK}$	Output Clock Frequency ( $OSC_{in} \div 3$ )	MCUCLK		dc	5.33	MHz

SWITCHING WAVEFORMS

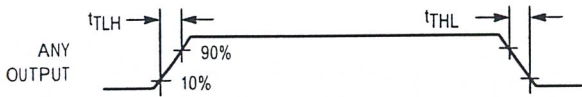


Figure 1.

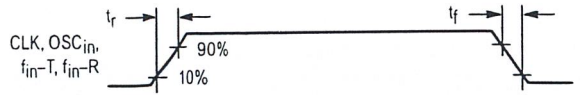


Figure 2.

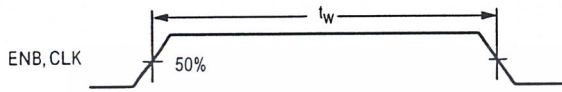


Figure 3.

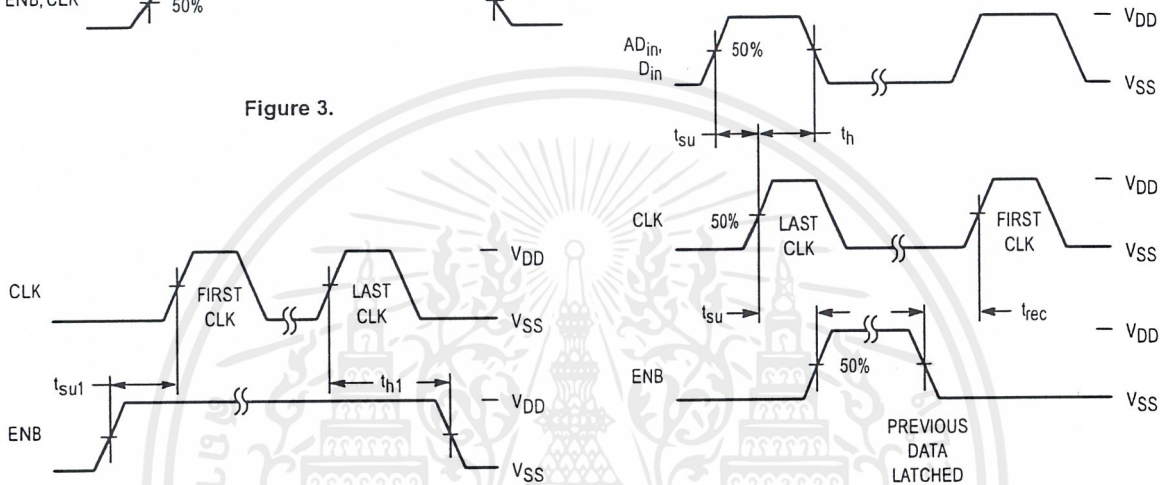


Figure 4. ENB High During Serial Transfer

Figure 5. ENB Low During Serial Transfer

## PIN DESCRIPTIONS

### INPUT PINS

#### OSC<sub>in</sub> / OSC<sub>out</sub> Reference Oscillator Input/Output (Pins 7, 8)

These pins form a reference oscillator when connected to an external parallel-resonant crystal. Figure 6 shows the relationship of different crystal frequencies and reference frequencies for cordless phone applications in various countries. OSC<sub>in</sub> may also serve as input for an externally generated reference signal which is typically ac coupled.

#### MCUCLK System Clock (Pin 5)

This output pin provides a signal of the crystal frequency (OSC<sub>out</sub>) divided by 3 or 4 that is controlled by a bit in the control register.

This signal can be a clock source for the MCU or other system clocks.

#### AD<sub>in</sub>, D<sub>in</sub>, CLK, ENB Auxiliary Data In, Data In, Clock, Enable (Pins 2, 3, 1, 4)

These four pins provide an MCU serial interface for programming the reference counter, the transmit-channel counter, and the receive-channel counter. They also provide various controls of the PLL including the power saving mode and the programming format.

#### TxPS/f<sub>Tx</sub>, RxPS/f<sub>Rx</sub> Transmit Power Save, Receive Power Save (Pins 13, 11)

For a normal application, these output pins provide the status of the internal power saving mode operation. If the transmit-channels counter circuitry is in power down mode, TxPS/f<sub>Tx</sub> outputs a high state. If the receive-channels counter circuitry is in power down mode, RxPS/f<sub>Rx</sub> is set high. These outputs can be applied for controlling the external power switch for the transmitter and the receiver to save MCU control pins.

In the Tx/Rx channel counter test mode, the TxPS/f<sub>Tx</sub> and RxPS/f<sub>Rx</sub> pins output the divided value of the transmit channel counter (f<sub>Tx</sub>) and the receive channel counter (f<sub>Rx</sub>), respectively. This test mode operation is controlled by the

control register. Details of the counter test mode are in the Tx/Rx Channel Counter Test section of this data sheet.

#### f<sub>in-T</sub>/f<sub>in-R</sub> Transmit/Receive Counter Inputs (Pins 14, 9)

f<sub>in-T</sub> and f<sub>in-R</sub> are inputs to the transmit and the receive counters, respectively. These signals are typically driven from the loop VCO and ac coupled. The minimum input signal level is 200 mV p-p @ 60.0 MHz.

### OUTPUT PINS

#### TxPD<sub>out</sub>/RxPD<sub>out</sub> Transmit/Receive Phase Detector Outputs (Pins 15, 10)

These are three-state outputs of the transmit and receive phase detectors for use as loop error signals (see Figure 7 for phase detector output waveforms). Phase detector gain is V<sub>DD</sub>/4 π volts per radian.

Frequency f<sub>v</sub> > f<sub>R</sub> or f<sub>v</sub> leading: output = negative pulse.  
Frequency f<sub>v</sub> < f<sub>R</sub> or f<sub>v</sub> lagging: output = positive pulse.  
Frequency f<sub>v</sub> = f<sub>R</sub> and phase coincidence: output = high-impedance state.

NOTE: f<sub>R</sub> is the divided-down reference frequency at the phase detector input and f<sub>v</sub> is the divided-down VCO frequency at the phase detector input.

#### LD Lock Detect (Pin 16)

The lock detect signal is associated with the transmit loop. The output at a high level indicates an out-of-lock condition (see Figure 7 for the LD output waveform).

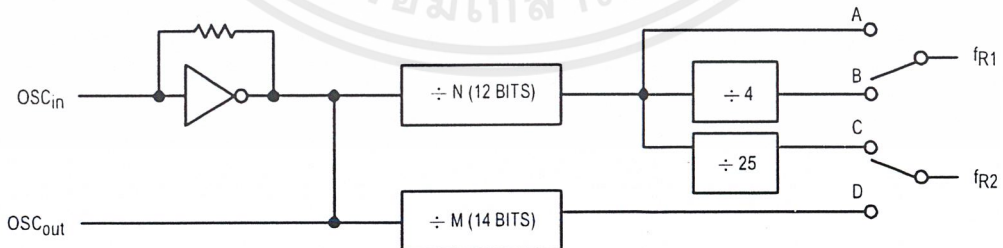
### POWER SUPPLY

#### V<sub>DD</sub> Positive Power Supply (Pin 12)

V<sub>DD</sub> is the most positive power supply potential ranging from 2.5 to 5.5 V with respect to V<sub>SS</sub>.

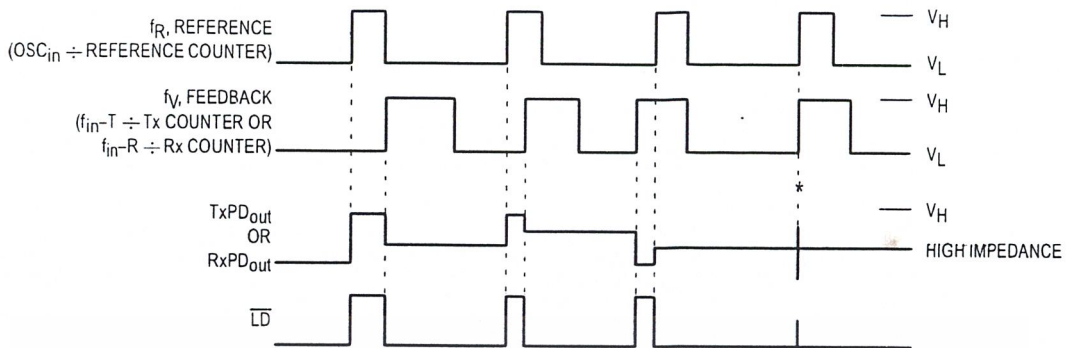
#### V<sub>SS</sub> Negative Power Supply (Pin 6)

V<sub>SS</sub> is the most negative supply potential and is usually connected to ground.



Crystal	÷ N Value	f <sub>R1→B</sub>	f <sub>R2→C</sub>
11.150 MHz	446	6.25 kHz	1.0 kHz
11.150 MHz	223	12.5 kHz	
10.240 MHz	512	5.0 kHz	
12.000 MHz	600	5.0 kHz	

Figure 6. Reference Frequencies for Cordless Phone Applications of Various Countries



$V_H$  = High voltage level.

$V_L$  = Low voltage level.

\*At this point, when both  $f_R$  and  $f_V$  are in phase, the output is forced to near mid supply.

NOTE: The TxPD<sub>out</sub> and RxPD<sub>out</sub> generate error pulses during out-of-lock conditions. When locked in phase and frequency, the output is high impedance and the voltage at that pin is determined by the low-pass filter capacitor.

Figure 7. Phase Detector/Lock Detector Output Waveforms

## MCU PROGRAMMING SCHEME

The MCU programming scheme is defined in two formats controlled by the ENB input. If the enable signal is high during the serial data transfer, control register/reference frequency programming is selected. If the ENB is low, programming of the transmit and receive counters is selected. During programming of the transmit and receive counters, both AD<sub>in</sub> and D<sub>in</sub> pins can input the data to the transmit and receive counters. Both counters' data is clocked into the PLL internal shift register at the leading edge of the CLK signal. It is not necessary to reprogram the reference frequency counter/control register when using the enable signal to program the transmit/receive channels.

In programming the control register/reference frequency scheme, the most significant bit (MSB) of the programming word identifies whether the input data is the control word or the reference frequency data word. If the MSB is 1, the input data is the control word (Figure 8). Also see Figure 8 and Table 1 for control register and bit function. If the MSB is 0, the input data is the reference frequency (Figure 9).

The reference frequency data word is a 32-bit word containing the 12-bit reference frequency data, the 14-bit auxiliary reference frequency counter information, the reference frequency selection plus, the auxiliary reference frequency counter enable bit (Figure 9).

If the AUX REF ENB bit is high, the 14-bit auxiliary reference frequency counter provides an additional phase reference frequency output for the loops. If AUX REF ENB bit is low, the auxiliary reference frequency counter is forced into

power-down mode for current saving. (Other power down modes are also provided through the control register per Table 2 and Figure 8.) At the falling edge of the ENB signal, the data is stored in the registers.

There are two interfacing schemes for the universal channel mode: the three-pin and the four-pin interfacing schemes. The three-pin interfacing scheme is suited for use with the MCU SPI (serial peripheral interface) (Figure 10), while the four-pin interfacing scheme is commonly used for general I/O port connection (Figure 11).

For the three-pin interfacing scheme, the auxiliary data select bit is set to 0. All 32 bits of data, which define both the 16-bit transmit counter and the 16-bit receive counter, latch into the PLL internal register through the data in pins at the leading edge of CLK. See Figures 12 and 13.

For the four-pin interfacing scheme, the auxiliary data select bit is set to 1. In this scheme, the 16-bit transmit counter's data enters into the AD<sub>in</sub> pin at the same time as the 16-bit receive counter's data enters into the D<sub>in</sub> pin. This simultaneous entry of the transmit and receive counters causes the programming period of the four-pin scheme to be half that of the three-pin scheme (see Figures 14 and 15).

While programming Tx/Rx Channel Counter, the ENB pin must be pulsed to provide falling edge to latch the shifted data after the rising edge of the last clock. Maximum data transfer rate is 500 kbps.

### NOTE

10 ms should be allowed for initial start-up time for the oscillator to allow all registers to clear and enable programming of new register values.

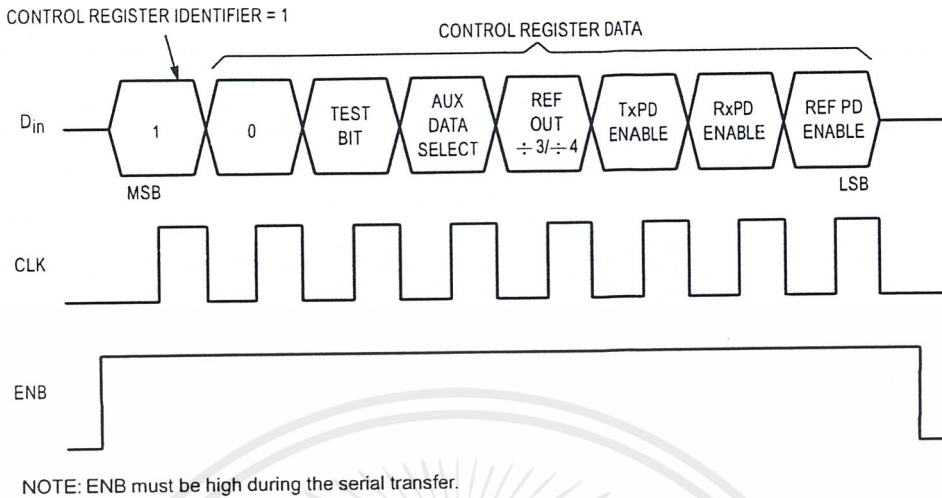


Figure 8. Programming Format of the Control Register

Table 1. Control Register Function Bits Description

Test Bit	Set to 1 for Tx/Rx channel counter test mode Set to 0 for normal application
Aux Data Select	Set to 1 for both AD <sub>in</sub> and D <sub>in</sub> pins inputting the transmit 16-bits data and receive 16-bits data respectively. Set to 0 for normal application interfacing with MCU serial peripheral interface. Does not use AD <sub>in</sub> pin; tie AD <sub>in</sub> to V <sub>SS</sub> .
REF <sub>out</sub> ÷ 3/ ÷ 4	If set to 1, REF <sub>out</sub> output frequency is equal to OSC <sub>out</sub> ÷ 3. If set to 0, REF <sub>out</sub> output is OSC <sub>out</sub> ÷ 4.
TxPD Enable	If set to 1, the transmit counter, transmit phase detector, and the associated circuitry is in power-down mode. Tx PS/f <sub>Tx</sub> is set "High".
RxPD Enable	If set to 1, the receive counter, receive phase detector, and the associated circuitry is in power-down mode. Rx PS/f <sub>Rx</sub> is set "High".
Ref PD Enable	If set to 1, both 12-bit and 14-bit reference frequency counters are in power-down mode.

Table 2. Control Register Power Down Bits Function

TxPD Enable	RxPD Enable	REF PD Enable	Tx-Channel Counter	Rx-Channel Counter	Reference Frequency Counter
0	0	0	—	—	—
0	0	1	—	—	Power Down
0	1	0	—	Power Down	—
0	1	1	—	Power Down	Power Down
1	0	0	Power Down	—	—
1	0	1	Power Down	—	Power Down
1	1	0	Power Down	Power Down	—
1	1	1	Power Down	Power Down	Power Down

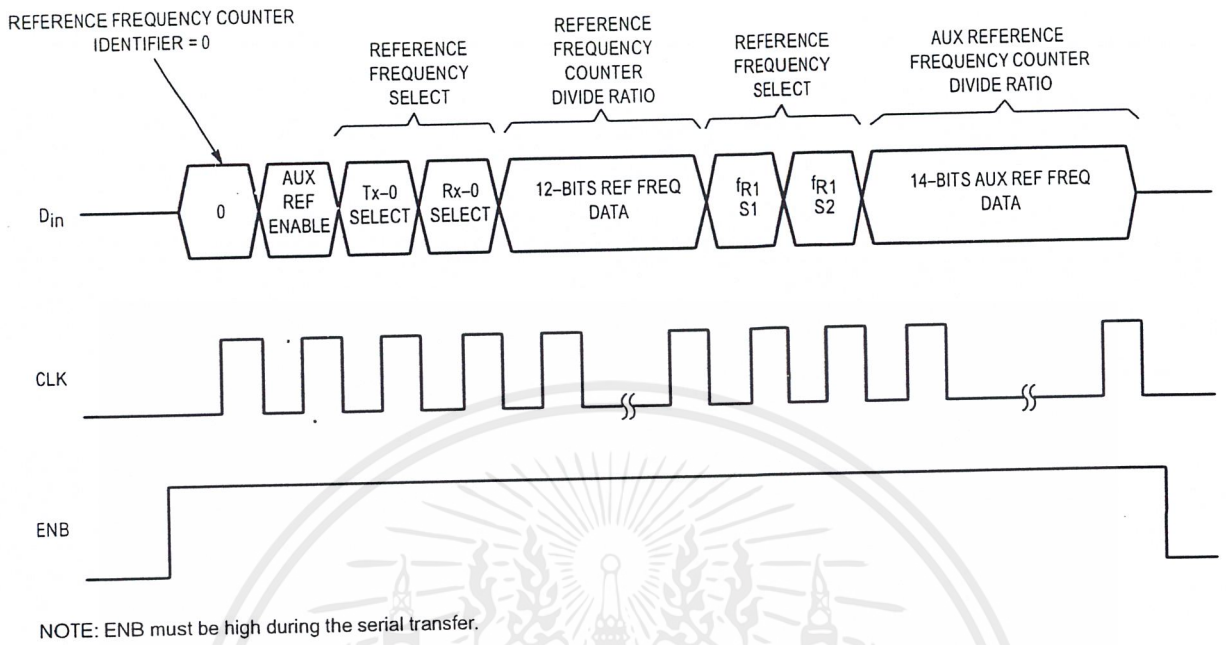


Figure 9. Programming Format of the Auxiliary/Reference Frequency Counters

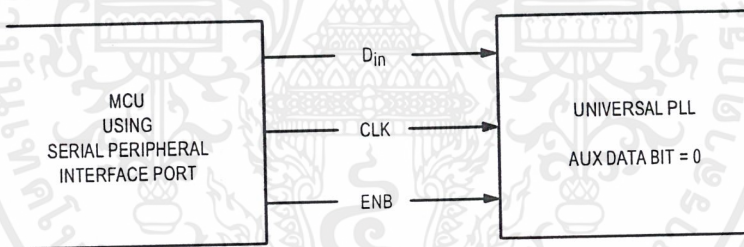


Figure 10. MCU Interface Using SPI

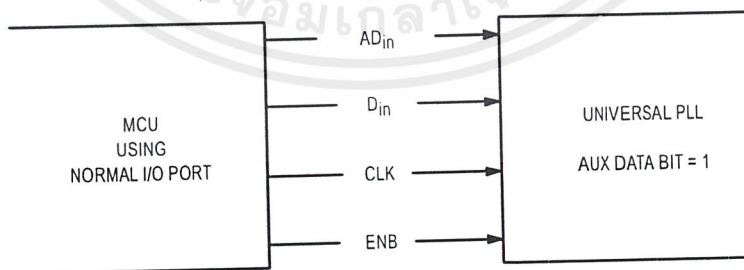
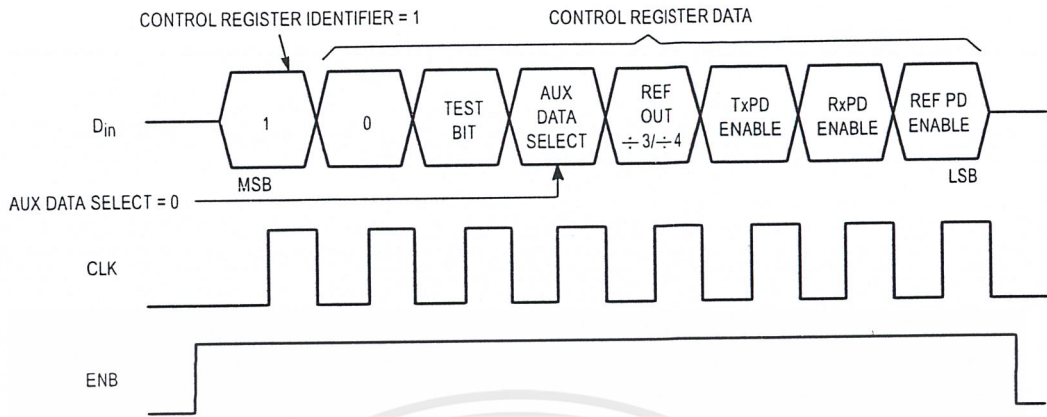
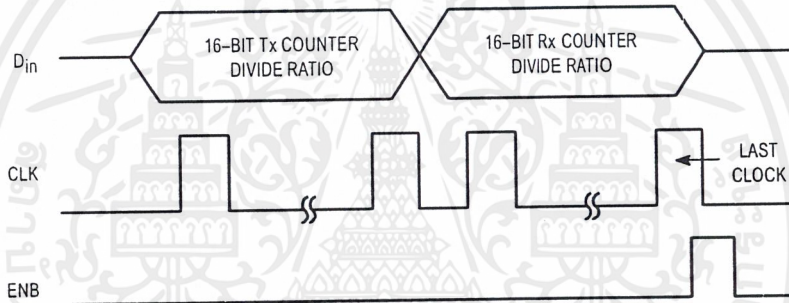


Figure 11. MCU Interface Using Normal I/O Ports with Both  $D_{in}$  and  $AD_{in}$  for Faster Programming Time



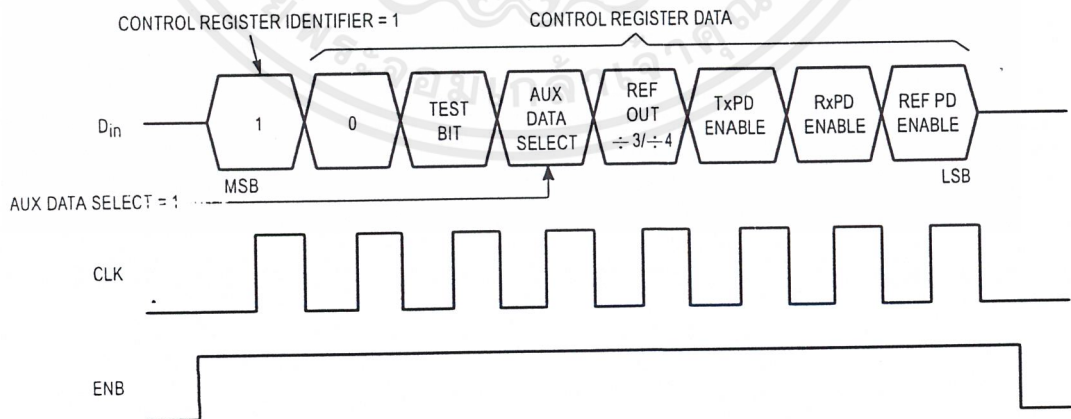
NOTE: ENB must be high during the serial transfer.

Figure 12. Programming Format for Control Register (3-Pin Interfacing Scheme)



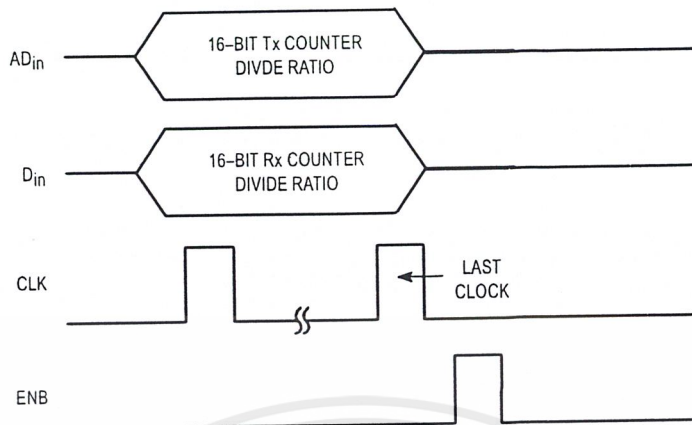
NOTE: ENB must be low during the serial transfer.

Figure 13. Programming Format for Transmit and Receive Counters (3-Pin Interfacing Scheme)



NOTE: ENB must be high during the serial transfer.

Figure 14. Programming Format for Control Register (4-Pin Interfacing Scheme)



NOTE: ENB must be low during the serial transfer.

Figure 15. Programming Format for Transmit and Receive Counters (4-Pin Interfacing Scheme)

Table 3. Global CT-1 Reference Frequency Setting vs Channel Frequencies

Country	Channels Frequency	f <sub>R1</sub>	f <sub>R2</sub>
U.S.A.	46/49 MHz (10, 15, 25 Channels)	5.0 kHz	—
France	26/41 MHz	6.25 kHz/12.5 kHz	—
Spain	31/41 MHz	5.0 kHz	—
Australia	30/39 MHz	5.0 kHz	—
U.K.	1.7/47 MHz	6.25 kHz	1.0 kHz
New Zealand	1.7/34/40 MHz	6.25 kHz	1.0 kHz

### REFERENCE FREQUENCY SELECTION AND PROGRAMMING

Figure 16 shows the bit function of the reference frequency programming word. The user can either select the “fixed” reference frequency for all channels accordingly or provide a specific reference frequency for a particular channel by using two reference frequency counters (e.g., for an application in France, the base set transmit channel common fixed reference frequency is 6.25 kHz or 12.5 kHz). (See Table 3 and Figure 6 for reference frequencies for various countries.) However, transmit channels 6, 8, and 14 can be set to 25 kHz, and channel 8 reference frequency can be set to 50 kHz. But this reference frequency may not be applied to the receiving side; therefore, the receiving side reference frequency must be generated by another reference frequency counter. The higher the reference frequency, the better the phase noise performance and faster the lock time, but the PLL consumes more current if both reference frequency counters are in operation.

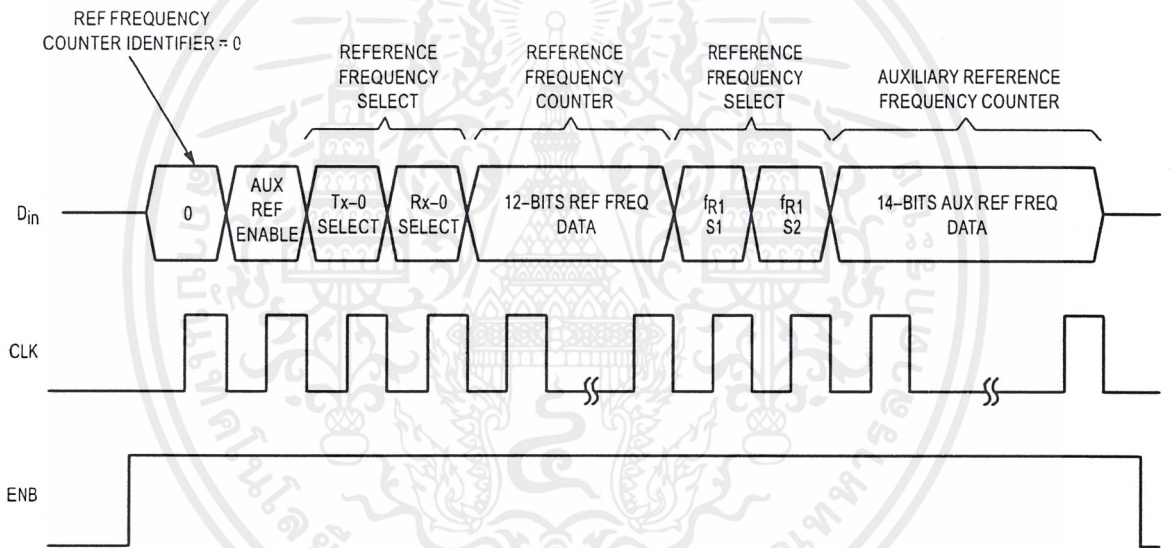
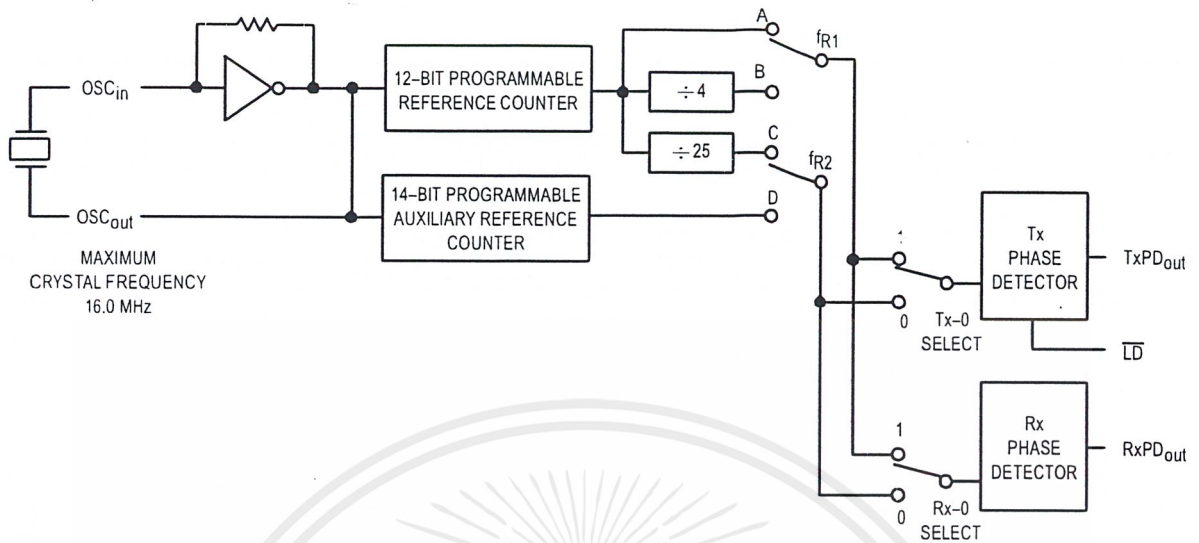
In general, the 12-bit reference frequency counter plus the ÷ 4 and ÷ 25 module can offer all the reference frequencies

for global CT-1 transmit and receive channel requirements. Users can select their own reference frequency by introducing the additional 14-bit auxiliary reference frequency counter.

Again, the 14-bit auxiliary reference frequency counter can be shut down by the auxiliary reference enable bit in the reference counter programming word by setting the bit to 0. At this state, the f<sub>R2</sub> is automatically connected to point C (the ÷ 25 block output), and f<sub>R1</sub> can be connected to point A or B by setting the f<sub>R1</sub>-S1 and f<sub>R1</sub>-S2 bits in the reference counter program word. The 14-bit auxiliary reference frequency counter data will be in “Don't Care” state.

If the 14-bit auxiliary reference frequency counter is enabled (auxiliary reference enable = 1), then f<sub>R2</sub> is automatically connected to point D (14-bit counter output), and f<sub>R1</sub> can be selected to connect to point A, B, or C, depending on the bit setting of f<sub>R1</sub>-S1 and f<sub>R1</sub>-S2.

Table 4 and Figure 16 describe the functions of the auxiliary reference enable bit and the f<sub>R1</sub>-S1 and f<sub>R1</sub>-S2 bits selection.



NOTE: ENB must be high during the serial transfer.

Figure 16. Reference Frequency Counter/Selection Programming Mode

Table 4. Bit Function and the Reference Frequency Selection Bit Setting of the Reference Frequency Counter Programming Word

AUX REF Enable	Auxiliary Reference Frequency Counter Mode	Module Select	f <sub>R1</sub> S1	f <sub>R1</sub> S2	f <sub>R1</sub> Routing
0	14-Bit Auxiliary Reference Frequency Counter Disable	f <sub>R2</sub> → C	0	0	N/A
			0	1	f <sub>R1</sub> → A
			1	0	f <sub>R1</sub> → B
			1	1	N/A
1	14-Bit Auxiliary Reference Frequency Counter Enable	f <sub>R2</sub> → D	0	0	N/A
			0	1	f <sub>R1</sub> → A
			1	0	f <sub>R1</sub> → B
			1	1	f <sub>R1</sub> → C

N/A = Not Applicable

## POWER SAVING OPERATION

This PLL has a programmable power-saving scheme. The transmit and receive counters and the reference frequency counter can be powered down individually by setting the TxPD enable, RxPD enable, and Ref PD enable bits of the control register. The functions of the power down control bits are explained in Table 2 and the programming format is in Figure 8.

The output pins TxPS/f<sub>Tx</sub> and RxPS/f<sub>Rx</sub> output the status of the internal power saving setting. If the bit TxPD enable is set "high" (transmit counter is set to power-down mode), then the TxPS/f<sub>Tx</sub> pin will also output a "high" state. This TxPS/f<sub>Tx</sub> output can control an external power switch to switch off the transmitter, as shown in Figure 17. This scheme can be applied to the RxPS/f<sub>Rx</sub> output to control the receiver power saving operation as required.

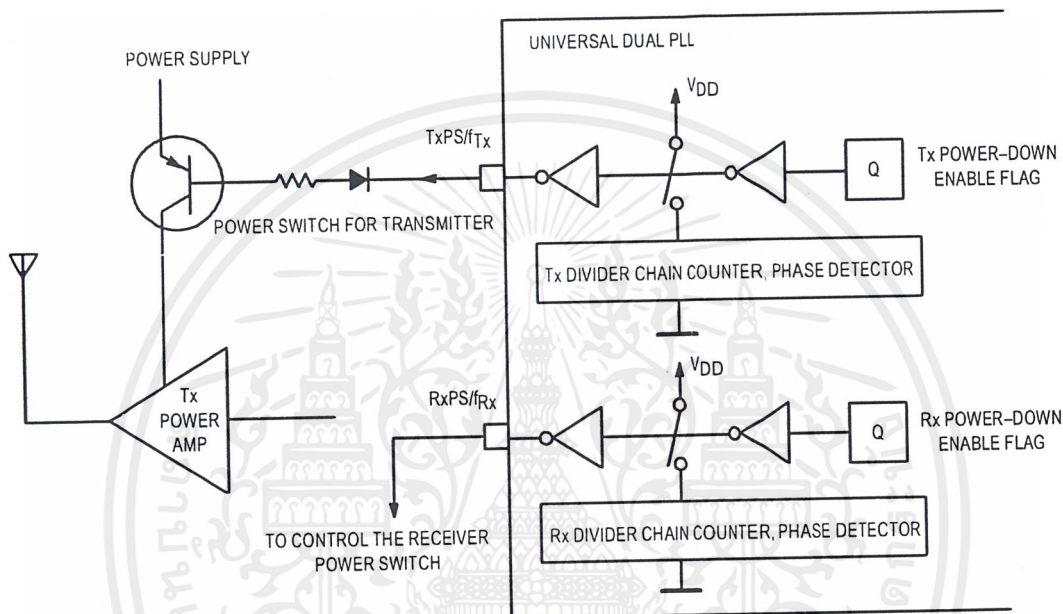


Figure 17. TxPS/f<sub>Tx</sub> and RxPS/f<sub>Rx</sub> Outputs to Control Power Switches of the Transmitter and the Receiver

### Tx/Rx CHANNEL COUNTER TEST

In normal applications, the TxPS/f<sub>Tx</sub> and the RxPS/f<sub>Rx</sub> output pins indicate the power saving mode status. However, the user can examine the Tx and Rx channel counter outputs by setting the Test bit in the control register to 1. The final value

of the transmit-channel counter and the receive-channel counter multiplex out to TxPS/f<sub>Tx</sub> and RxPS/f<sub>Rx</sub> respectively. The user can verify the divided-down output waveform associated with the RF input level in the PLL circuitry implementation (Figure 18).

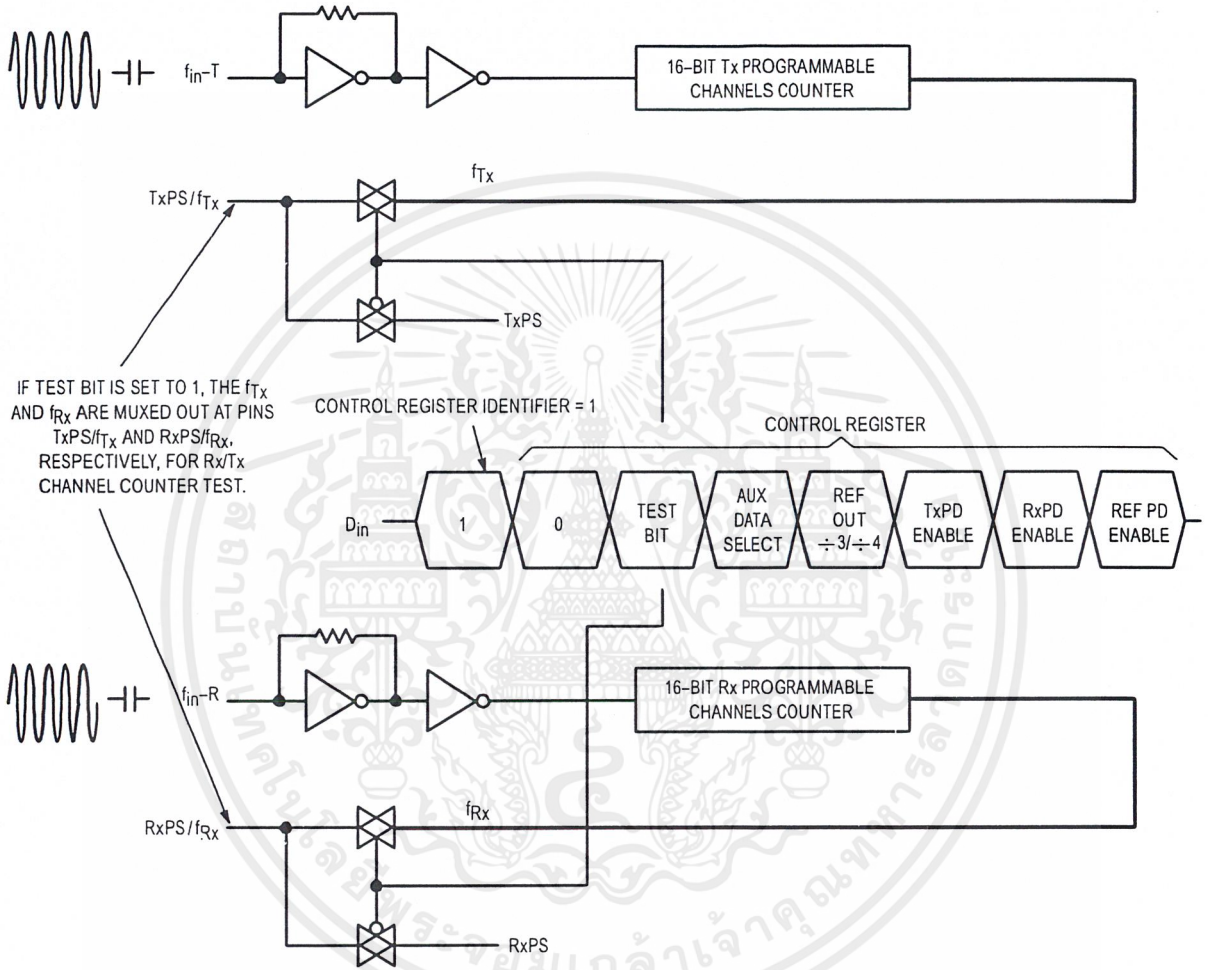


Figure 18. RF Buffer Sensitivity



Order this document by MC1496/D

# MC1496, B

## Balanced Modulators/ Demodulators

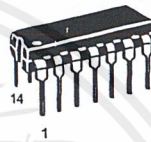
These devices were designed for use where the output voltage is a product of an input voltage (signal) and a switching function (carrier). Typical applications include suppressed carrier and amplitude modulation, synchronous detection, FM detection, phase detection, and chopper applications. See Motorola Application Note AN531 for additional design information.

- Excellent Carrier Suppression -65 dB typ @ 0.5 MHz  
-50 dB typ @ 10 MHz
- Adjustable Gain and Signal Handling
- Balanced Inputs and Outputs
- High Common Mode Rejection -85 dB typical

This device contains 8 active transistors.

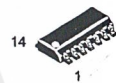
### BALANCED MODULATORS/DEMODULATORS

#### SEMICONDUCTOR TECHNICAL DATA

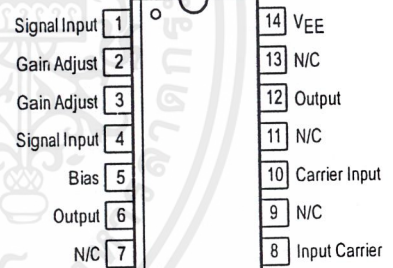


**D SUFFIX**  
PLASTIC PACKAGE  
CASE 751A  
(SO-14)

**P SUFFIX**  
PLASTIC PACKAGE  
CASE 646



#### PIN CONNECTIONS



#### ORDERING INFORMATION

Device	Operating Temperature Range	Package
MC1496D	$T_A = 0^\circ\text{C to } +70^\circ\text{C}$	SO-14
MC1496P		Plastic DIP
MC1496BP	$T_A = -40^\circ\text{C to } +125^\circ\text{C}$	Plastic DIP

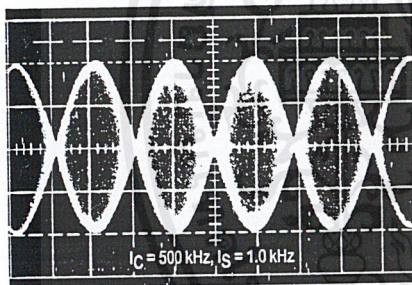


Figure 1. Suppressed Carrier Output Waveform

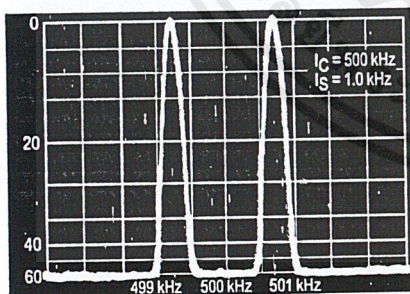


Figure 2. Suppressed Carrier Spectrum

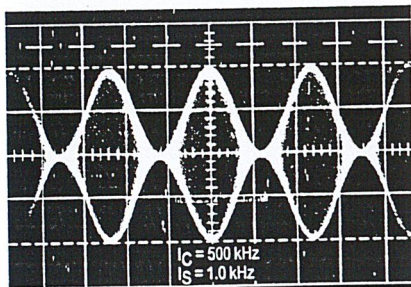
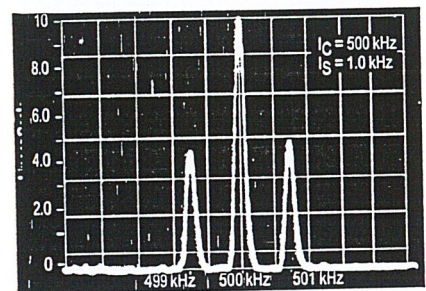


Figure 3. Amplitude Modulation Output Waveform

Figure 4. Amplitude-Modulation Spectrum



## MC1496, B

### MAXIMUM RATINGS (T<sub>A</sub> = 25°C, unless otherwise noted.)

Rating	Symbol	Value	Unit
Applied Voltage (V <sub>6</sub> – V <sub>8</sub> , V <sub>10</sub> – V <sub>1</sub> , V <sub>12</sub> – V <sub>8</sub> , V <sub>12</sub> – V <sub>10</sub> , V <sub>8</sub> – V <sub>4</sub> , V <sub>8</sub> – V <sub>1</sub> , V <sub>10</sub> – V <sub>4</sub> , V <sub>6</sub> – V <sub>10</sub> , V <sub>2</sub> – V <sub>5</sub> , V <sub>3</sub> – V <sub>5</sub> )	ΔV	30	Vdc
Differential Input Signal	V <sub>8</sub> – V <sub>10</sub> V <sub>4</sub> – V <sub>1</sub>	+5.0 ±(5 + 15R <sub>e</sub> )	Vdc
Maximum Bias Current	I <sub>5</sub>	10	mA
Thermal Resistance, Junction-to-Air Plastic Dual In-Line Package	R <sub>θJA</sub>	100	°C/W
Operating Temperature Range	T <sub>A</sub>	0 to +70	°C
Storage Temperature Range	T <sub>stg</sub>	–65 to +150	°C

NOTE: ESD data available upon request.

**ELECTRICAL CHARACTERISTICS** (V<sub>CC</sub> = 12 Vdc, V<sub>EE</sub> = –8.0 Vdc, I<sub>5</sub> = 1.0 mAdc, R<sub>L</sub> = 3.9 kΩ, R<sub>e</sub> = 1.0 kΩ, T<sub>A</sub> = T<sub>low</sub> to T<sub>high</sub>, all input and output characteristics are single-ended, unless otherwise noted.)

Characteristic	Fig.	Note	Symbol	Min	Typ	Max	Unit
Carrier Feedthrough V <sub>C</sub> = 60 mVrms sine wave and offset adjusted to zero V <sub>C</sub> = 300 mVpp square wave: offset adjusted to zero offset not adjusted	5	1	V <sub>CFT</sub>	–	40 140	–	μVrms mVrms
Carrier Suppression f <sub>S</sub> = 10 kHz, 300 mVrms f <sub>C</sub> = 500 kHz, 60 mVrms sine wave f <sub>C</sub> = 10 MHz, 60 mVrms sine wave	5	2	V <sub>CS</sub>	40	65 50	–	dB k
Transadmittance Bandwidth (Magnitude) (R <sub>L</sub> = 50 Ω) Carrier Input Port, V <sub>C</sub> = 60 mVrms sine wave f <sub>S</sub> = 1.0 kHz, 300 mVrms sine wave Signal Input Port, V <sub>S</sub> = 300 mVrms sine wave  V <sub>C</sub>   = 0.5 Vdc	8	8	BW <sub>3dB</sub>	–	300	–	MHz
Signal Gain (V <sub>S</sub> = 100 mVrms, f = 1.0 kHz;  V <sub>C</sub>   = 0.5 Vdc)	10	3	A <sub>VS</sub>	2.5	3.5	–	V/V
Single-Ended Input Impedance, Signal Port, f = 5.0 MHz Parallel Input Resistance Parallel Input Capacitance	6	–	r <sub>ip</sub> c <sub>ip</sub>	–	200 2.0	–	kΩ pF
Single-Ended Output Impedance, f = 10 MHz Parallel Output Resistance Parallel Output Capacitance	6	–	r <sub>op</sub> c <sub>oo</sub>	–	40 5.0	–	kΩ pF
Input Bias Current I <sub>bS</sub> = $\frac{I_1 + I_4}{2}$ ; I <sub>bC</sub> = $\frac{I_8 + I_{10}}{2}$	7	–	I <sub>bS</sub> I <sub>bC</sub>	–	12 12	30 30	μA
Input Offset Current I <sub>ioS</sub> = I <sub>1</sub> –I <sub>4</sub> ; I <sub>ioC</sub> = I <sub>8</sub> –I <sub>10</sub>	7	–	I <sub>ioS</sub>    I <sub>ioC</sub>	–	0.7 0.7	7.0 7.0	μA
Average Temperature Coefficient of Input Offset Current (T <sub>A</sub> = –55°C to +125°C)	7	–	TC <sub>lio</sub>	–	2.0	–	nA/°C
Output Offset Current (I <sub>6</sub> –I <sub>9</sub> )	7	–	I <sub>oo</sub>	–	14	80	μA
Average Temperature Coefficient of Output Offset Current (T <sub>A</sub> = –55°C to +125°C)	7	–	TC <sub>loo</sub>	–	90	–	nA/°C
Common-Mode Input Swing, Signal Port, f <sub>S</sub> = 1.0 kHz	9	4	CMV	–	5.0	–	Vpp
Common-Mode Gain, Signal Port, f <sub>S</sub> = 1.0 kHz,  V <sub>C</sub>   = 0.5 Vdc	9	–	ACM	–	–85	–	dB
Common-Mode Quiescent Output Voltage (Pin 6 or Pin 9)	10	–	V <sub>out</sub>	–	8.0	–	Vpp
Differential Output Voltage Swing Capability	10	–	V <sub>out</sub>	–	8.0	–	Vpp
Power Supply Current I <sub>6</sub> + I <sub>12</sub> I <sub>14</sub>	7	6	I <sub>CC</sub> I <sub>EE</sub>	–	2.0 3.0	4.0 5.0	mAdc
DC Power Dissipation	7	5	P <sub>D</sub>	–	33	–	mW

# MC1496, B

## GENERAL OPERATING INFORMATION

### Carrier Feedthrough

Carrier feedthrough is defined as the output voltage at carrier frequency with only the carrier applied (signal voltage = 0).

Carrier null is achieved by balancing the currents in the differential amplifier by means of a bias trim potentiometer (R1 of Figure 5).

### Carrier Suppression

Carrier suppression is defined as the ratio of each sideband output to carrier output for the carrier and signal voltage levels specified.

Carrier suppression is very dependent on carrier input level, as shown in Figure 22. A low value of the carrier does not fully switch the upper switching devices, and results in lower signal gain, hence lower carrier suppression. A higher than optimum carrier level results in unnecessary device and circuit carrier feedthrough, which again degenerates the suppression figure. The MC1496 has been characterized with a 60 mVrms sinewave carrier input signal. This level provides optimum carrier suppression at carrier frequencies in the vicinity of 500 kHz, and is generally recommended for balanced modulator applications.

Carrier feedthrough is independent of signal level,  $V_S$ . Thus carrier suppression can be maximized by operating with large signal levels. However, a linear operating mode must be maintained in the signal-input transistor pair – or harmonics of the modulating signal will be generated and appear in the device output as spurious sidebands of the suppressed carrier. This requirement places an upper limit on input-signal amplitude (see Figure 20). Note also that an optimum carrier level is recommended in Figure 22 for good carrier suppression and minimum spurious sideband generation.

At higher frequencies circuit layout is very important in order to minimize carrier feedthrough. Shielding may be necessary in order to prevent capacitive coupling between the carrier input leads and the output leads.

### Signal Gain and Maximum Input Level

Signal gain (single-ended) at low frequencies is defined as the voltage gain,

$$A_{VS} = \frac{V_O}{V_S} = \frac{R_L}{R_e + 2r_e} \quad \text{where } r_e = \frac{26 \text{ mV}}{I_5(\text{mA})}$$

A constant dc potential is applied to the carrier input terminals to fully switch two of the upper transistors "on" and two transistors "off" ( $V_C = 0.5 \text{ Vdc}$ ). This in effect forms a cascode differential amplifier.

Linear operation requires that the signal input be below a critical value determined by  $R_E$  and the bias current  $I_5$ .

$$V_S \leq I_5 R_E \quad (\text{Volts peak})$$

Note that in the test circuit of Figure 10,  $V_S$  corresponds to a maximum value of 1.0 V peak.

### Common Mode Swing

The common-mode swing is the voltage which may be applied to both bases of the signal differential amplifier, without saturating the current sources or without saturating the differential amplifier itself by swinging it into the upper

switching devices. This swing is variable depending on the particular circuit and biasing conditions chosen.

### Power Dissipation

Power dissipation,  $P_D$ , within the integrated circuit package should be calculated as the summation of the voltage-current products at each port, i.e. assuming  $V_{12} = V_6$ ,  $I_5 = I_6 = I_{12}$  and ignoring base current,  $P_D = 2 I_5 (V_6 - V_{14}) + I_5 (V_5 - V_{14})$  where subscripts refer to pin numbers.

### Design Equations

The following is a partial list of design equations needed to operate the circuit with other supply voltages and input conditions.

#### A. Operating Current

The internal bias currents are set by the conditions at Pin 5.

Assume:

$$I_5 = I_6 = I_{12},$$

$$I_B < I_C \quad \text{for all transistors}$$

then:

$$R_5 = \frac{V - \phi}{I_5} - 500 \quad \Omega \quad \text{where: } R_5 \text{ is the resistor between Pin 5 and ground}$$
$$\phi = 0.75 \text{ at } T_A = +25^\circ\text{C}$$

The MC1496 has been characterized for the condition  $I_5 = 1.0 \text{ mA}$  and is the generally recommended value.

#### B. Common-Mode Quiescent Output Voltage

$$V_6 = V_{12} = V_+ - I_5 R_L$$

### Biasing

The MC1496 requires three dc bias voltage levels which must be set externally. Guidelines for setting up these three levels include maintaining at least 2.0 V collector-base bias on all transistors while not exceeding the voltages given in the absolute maximum rating table;

$$30 \text{ Vdc} \geq [(V_6, V_{12}) - (V_8, V_{10})] \geq 2 \text{ Vdc}$$

$$30 \text{ Vdc} \geq [(V_8, V_{10}) - (V_1, V_4)] \geq 2.7 \text{ Vdc}$$

$$30 \text{ Vdc} \geq [(V_1, V_4) - (V_5)] \geq 2.7 \text{ Vdc}$$

The foregoing conditions are based on the following approximations:

$$V_6 = V_{12}, V_8 = V_{10}, V_1 = V_4$$

Bias currents flowing into Pins 1, 4, 8 and 10 are transistor base currents and can normally be neglected if external bias dividers are designed to carry 1.0 mA or more.

### Transadmittance Bandwidth

Carrier transadmittance bandwidth is the 3.0 dB bandwidth of the device forward transadmittance as defined by:

$$\gamma_{21C} = \frac{i_o \text{ (each sideband)}}{v_s \text{ (signal)}} \Big|_{V_O = 0}$$

Signal transadmittance bandwidth is the 3.0 dB bandwidth of the device forward transadmittance as defined by:

$$\gamma_{21S} = \frac{i_o \text{ (signal)}}{v_s \text{ (signal)}} \Big|_{V_C = 0.5 \text{ Vdc}, V_O = 0}$$

# MC1496, B

## GENERAL OPERATING INFORMATION

### Carrier Feedthrough

Carrier feedthrough is defined as the output voltage at carrier frequency with only the carrier applied (signal voltage = 0).

Carrier null is achieved by balancing the currents in the differential amplifier by means of a bias trim potentiometer (R1 of Figure 5).

### Carrier Suppression

Carrier suppression is defined as the ratio of each sideband output to carrier output for the carrier and signal voltage levels specified.

Carrier suppression is very dependent on carrier input level, as shown in Figure 22. A low value of the carrier does not fully switch the upper switching devices, and results in lower signal gain, hence lower carrier suppression. A higher than optimum carrier level results in unnecessary device and circuit carrier feedthrough, which again degenerates the suppression figure. The MC1496 has been characterized with a 60 mVrms sinewave carrier input signal. This level provides optimum carrier suppression at carrier frequencies in the vicinity of 500 kHz, and is generally recommended for balanced modulator applications.

Carrier feedthrough is independent of signal level,  $V_S$ . Thus carrier suppression can be maximized by operating with large signal levels. However, a linear operating mode must be maintained in the signal-input transistor pair – or harmonics of the modulating signal will be generated and appear in the device output as spurious sidebands of the suppressed carrier. This requirement places an upper limit on input-signal amplitude (see Figure 20). Note also that an optimum carrier level is recommended in Figure 22 for good carrier suppression and minimum spurious sideband generation.

At higher frequencies circuit layout is very important in order to minimize carrier feedthrough. Shielding may be necessary in order to prevent capacitive coupling between the carrier input leads and the output leads.

### Signal Gain and Maximum Input Level

Signal gain (single-ended) at low frequencies is defined as the voltage gain,

$$A_{VS} = \frac{V_O}{V_S} = \frac{R_L}{R_e + 2r_e} \quad \text{where } r_e = \frac{26 \text{ mV}}{I_5(\text{mA})}$$

A constant dc potential is applied to the carrier input terminals to fully switch two of the upper transistors "on" and two transistors "off" ( $V_C = 0.5 \text{ Vdc}$ ). This in effect forms a cascode differential amplifier.

Linear operation requires that the signal input be below a critical value determined by  $R_E$  and the bias current  $I_5$ .

$$V_S \leq I_5 R_E \text{ (Volts peak)}$$

Note that in the test circuit of Figure 10,  $V_S$  corresponds to a maximum value of 1.0 V peak.

### Common Mode Swing

The common-mode swing is the voltage which may be applied to both bases of the signal differential amplifier, without saturating the current sources or without saturating the differential amplifier itself by swinging it into the upper

switching devices. This swing is variable depending on the particular circuit and biasing conditions chosen.

### Power Dissipation

Power dissipation,  $P_D$ , within the integrated circuit package should be calculated as the summation of the voltage-current products at each port, i.e. assuming  $V_{12} = V_6$ ,  $I_5 = I_6 = I_{12}$  and ignoring base current,  $P_D = 2 I_5 (V_6 - V_{14}) + I_5 (V_5 - V_{14})$  where subscripts refer to pin numbers.

### Design Equations

The following is a partial list of design equations needed to operate the circuit with other supply voltages and input conditions.

#### A. Operating Current

The internal bias currents are set by the conditions at Pin 5.

Assume:

$$I_5 = I_6 = I_{12},$$

$$I_B \ll I_C \text{ for all transistors}$$

then:

$$R_5 = \frac{V - \phi}{I_5} - 500 \Omega \quad \text{where: } R_5 \text{ is the resistor between Pin 5 and ground}$$

$$\phi = 0.75 \text{ at } T_A = +25^\circ\text{C}$$

The MC1496 has been characterized for the condition  $I_5 = 1.0 \text{ mA}$  and is the generally recommended value.

#### B. Common-Mode Quiescent Output Voltage

$$V_6 = V_{12} = V^+ - I_5 R_L$$

### Biasing

The MC1496 requires three dc bias voltage levels which must be set externally. Guidelines for setting up these three levels include maintaining at least 2.0 V collector-base bias on all transistors while not exceeding the voltages given in the absolute maximum rating table;

$$30 \text{ Vdc} \geq [(V_6, V_{12}) - (V_8, V_{10})] \geq 2 \text{ Vdc}$$

$$30 \text{ Vdc} \geq [(V_8, V_{10}) - (V_1, V_4)] \geq 2.7 \text{ Vdc}$$

$$30 \text{ Vdc} \geq [(V_1, V_4) - (V_5)] \geq 2.7 \text{ Vdc}$$

The foregoing conditions are based on the following approximations:

$$V_6 = V_{12}, V_8 = V_{10}, V_1 = V_4$$

Bias currents flowing into Pins 1, 4, 8 and 10 are transistor base currents and can normally be neglected if external bias dividers are designed to carry 1.0 mA or more.

### Transadmittance Bandwidth

Carrier transadmittance bandwidth is the 3.0 dB bandwidth of the device forward transadmittance as defined by:

$$\gamma_{21C} = \frac{i_o \text{ (each sideband)}}{v_s \text{ (signal)}} \Big|_{V_O = 0}$$

Signal transadmittance bandwidth is the 3.0 dB bandwidth of the device forward transadmittance as defined by:

$$\gamma_{21S} = \frac{i_o \text{ (signal)}}{v_s \text{ (signal)}} \Big|_{V_C = 0.5 \text{ Vdc}, V_O = 0}$$

## MC1496, B

Figure 9. Common Mode Gain

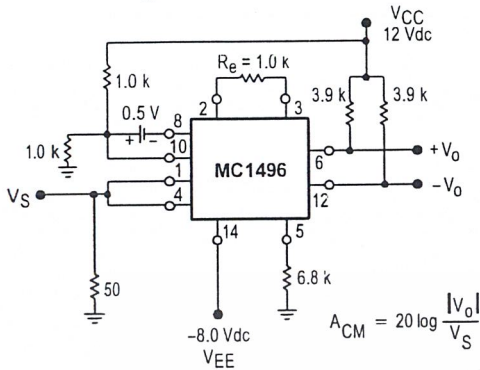
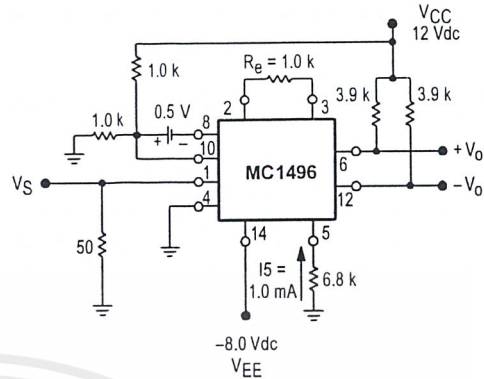


Figure 10. Signal Gain and Output Swing



### TYPICAL CHARACTERISTICS

Typical characteristics were obtained with circuit shown in Figure 5,  $f_C = 500$  kHz (sine wave),  $V_C = 60$  mVrms,  $f_S = 1.0$  kHz,  $V_S = 300$  mVrms,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.

Figure 11. Sideband Output versus Carrier Levels

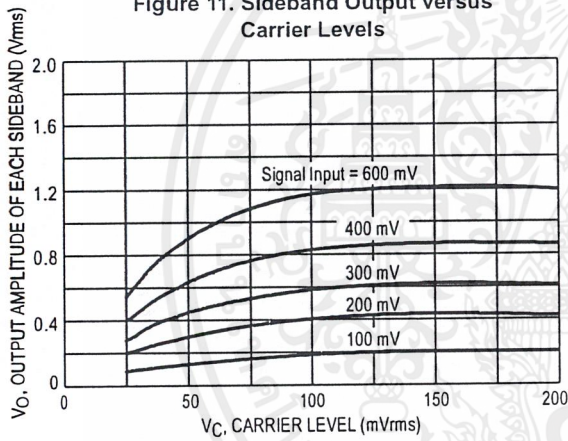


Figure 12. Signal-Port Parallel-Equivalent Input Resistance versus Frequency

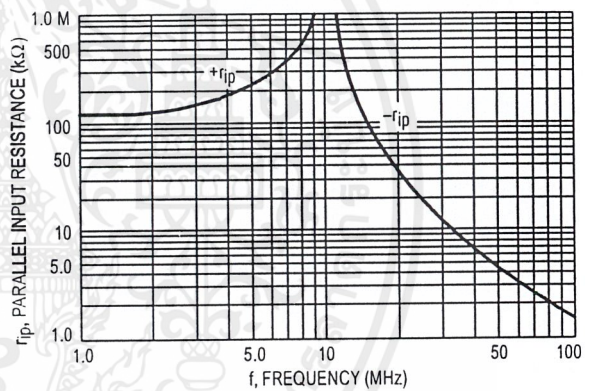


Figure 13. Signal-Port Parallel-Equivalent Input Capacitance versus Frequency

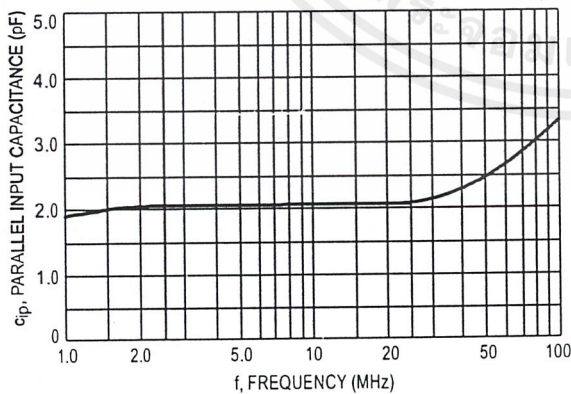
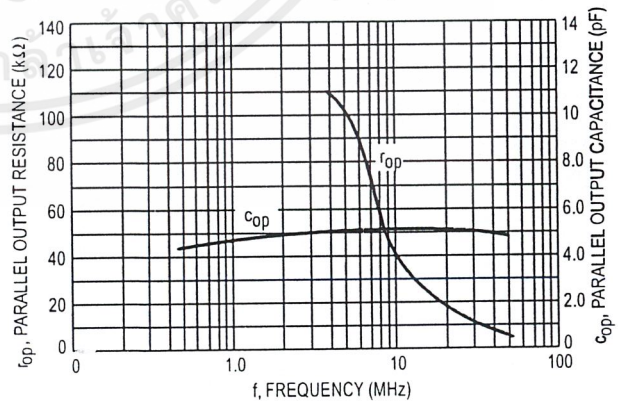


Figure 14. Single-Ended Output Impedance versus Frequency



# MC1496, B

## TYPICAL CHARACTERISTICS (continued)

Typical characteristics were obtained with circuit shown in Figure 5,  $f_C = 500$  kHz (sine wave),  $V_C = 60$  mVrms,  $f_S = 1.0$  kHz,  $V_S = 300$  mVrms,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.

Figure 15. Sideband and Signal Port Transmittances versus Frequency

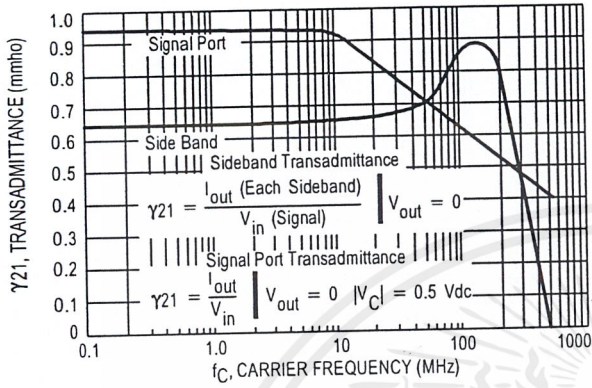


Figure 16. Carrier Suppression versus Temperature

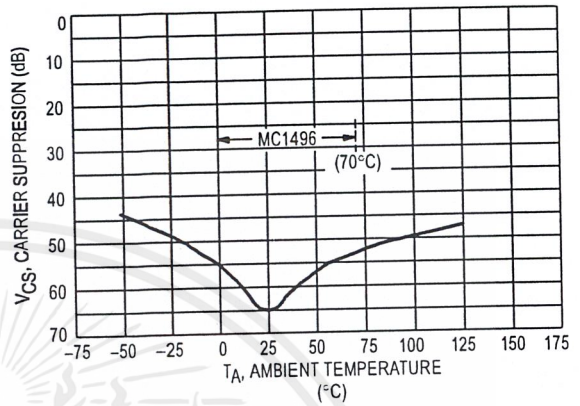


Figure 17. Signal-Port Frequency Response

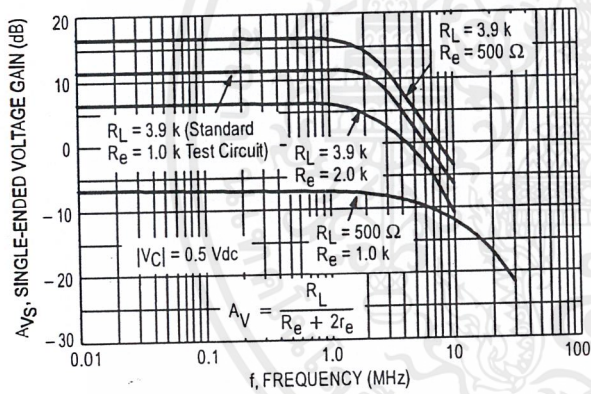


Figure 18. Carrier Suppression versus Frequency

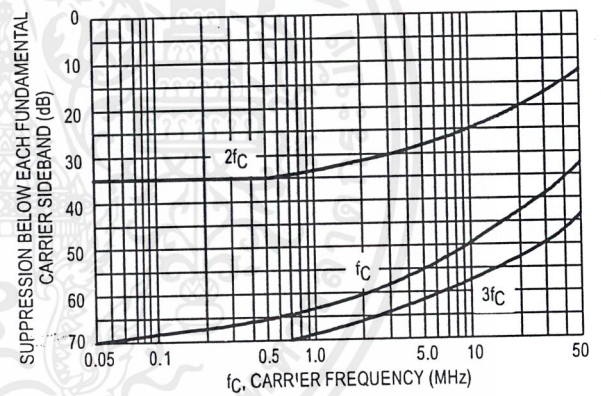


Figure 19. Carrier Feedthrough versus Frequency

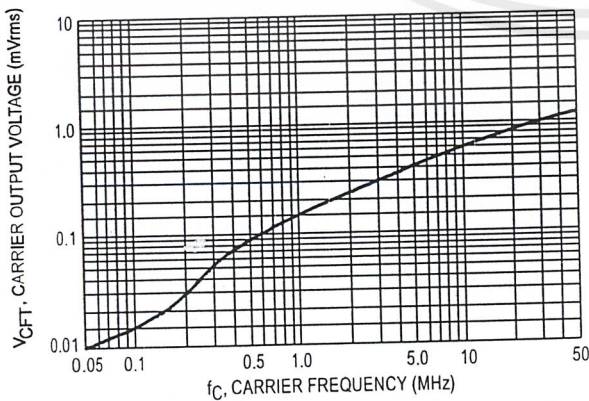
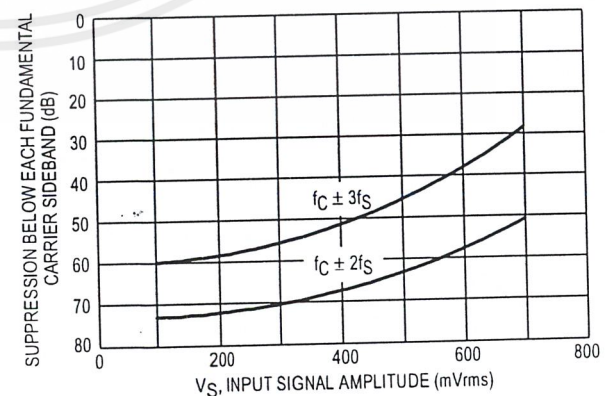


Figure 20. Sideband Harmonic Suppression versus Input Signal Level



## MC1496, B

Figure 21. Suppression of Carrier Harmonic Sidebands versus Carrier Frequency

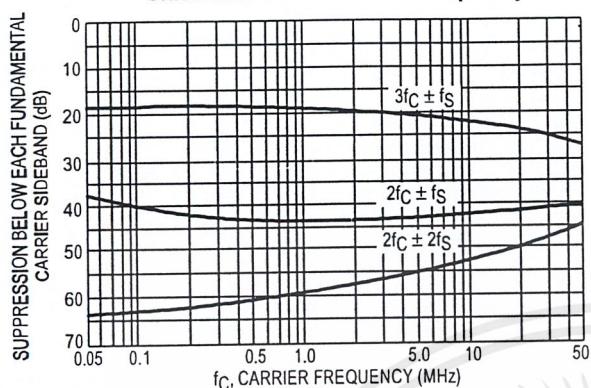
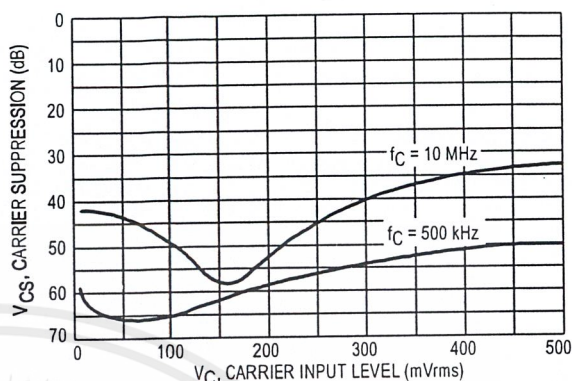


Figure 22. Carrier Suppression versus Carrier Input Level



### OPERATIONS INFORMATION

The MC1496, a monolithic balanced modulator circuit, is shown in Figure 23.

This circuit consists of an upper quad differential amplifier driven by a standard differential amplifier with dual current sources. The output collectors are cross-coupled so that full-wave balanced multiplication of the two input voltages occurs. That is, the output signal is a constant times the product of the two input signals.

Mathematical analysis of linear ac signal multiplication indicates that the output spectrum will consist of only the sum and difference of the two input frequencies. Thus, the device may be used as a balanced modulator, doubly balanced mixer, product detector, frequency doubler, and other applications requiring these particular output signal characteristics.

The lower differential amplifier has its emitters connected to the package pins so that an external emitter resistance may be used. Also, external load resistors are employed at the device output.

#### Signal Levels

The upper quad differential amplifier may be operated either in a linear or a saturated mode. The lower differential amplifier is operated in a linear mode for most applications.

For low-level operation at both input ports, the output signal will contain sum and difference frequency components

and have an amplitude which is a function of the product of the input signal amplitudes.

For high-level operation at the carrier input port and linear operation at the modulating signal port, the output signal will contain sum and difference frequency components of the modulating signal frequency and the fundamental and odd harmonics of the carrier frequency. The output amplitude will be a constant times the modulating signal amplitude. Any amplitude variations in the carrier signal will not appear in the output.

The linear signal handling capabilities of a differential amplifier are well defined. With no emitter degeneration, the maximum input voltage for linear operation is approximately 25 mV peak. Since the upper differential amplifier has its emitters internally connected, this voltage applies to the carrier input port for all conditions.

Since the lower differential amplifier has provisions for an external emitter resistance, its linear signal handling range may be adjusted by the user. The maximum input voltage for linear operation may be approximated from the following expression:

$$V = (15) (R_E) \text{ volts peak.}$$

This expression may be used to compute the minimum value of  $R_E$  for a given input voltage amplitude.

Figure 23. Circuit Schematic

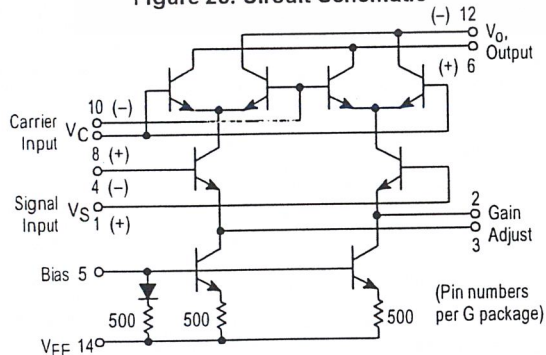
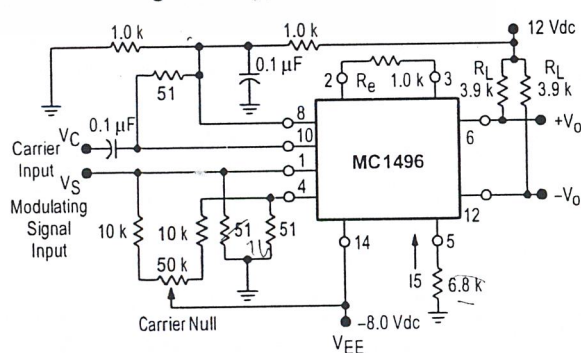


Figure 24. Typical Modulator Circuit



## MC1496, B

Figure 25. Voltage Gain and Output Frequencies

Carrier Input Signal (V <sub>C</sub> )	Approximate Voltage Gain	Output Signal Frequency(s)
Low-level dc	$\frac{R_L V_C}{2(R_E + 2r_e) \left(\frac{KT}{q}\right)}$	f <sub>M</sub>
High-level dc	$\frac{R_L}{R_E + 2r_e}$	f <sub>M</sub>
Low-level ac	$\frac{R_L V_C(\text{rms})}{2\sqrt{2} \left(\frac{KT}{q}\right) (R_E + 2r_e)}$	f <sub>C</sub> ± f <sub>M</sub>
High-level ac	$\frac{0.637 R_L}{R_E + 2r_e}$	f <sub>C</sub> ± f <sub>M</sub> , 3f <sub>C</sub> ± f <sub>M</sub> , 5f <sub>C</sub> ± f <sub>M</sub> , . . .

- NOTES: 1. Low-level Modulating Signal, V<sub>M</sub>, assumed in all cases. V<sub>C</sub> is Carrier Input Voltage.  
 2. When the output signal contains multiple frequencies, the gain expression given is for the output amplitude of each of the two desired outputs, f<sub>C</sub> + f<sub>M</sub> and f<sub>C</sub> - f<sub>M</sub>.  
 3. All gain expressions are for a single-ended output. For a differential output connection, multiply each expression by two.  
 4. R<sub>L</sub> = Load resistance.  
 5. R<sub>E</sub> = Emitter resistance between Pins 2 and 3.  
 6. r<sub>e</sub> = Transistor dynamic emitter resistance, at 25°C:  

$$r_e = \frac{26 \text{ mV}}{I_5 \text{ (mA)}}$$
  
 7. K = Boltzmann's Constant, T = temperature in degrees Kelvin, q = the charge on an electron.  

$$\frac{KT}{q} = 26 \text{ mV at room temperature}$$

The gain from the modulating signal input port to the output is the MC1496 gain parameter which is most often of interest to the designer. This gain has significance only when the lower differential amplifier is operated in a linear mode, but this includes most applications of the device.

As previously mentioned, the upper quad differential amplifier may be operated either in a linear or a saturated mode. Approximate gain expressions have been developed for the MC1496 for a low-level modulating signal input and the following carrier input conditions:

- 1) Low-level dc
- 2) High-level dc
- 3) Low-level ac
- 4) High-level ac

These gains are summarized in Figure 25, along with the frequency components contained in the output signal.

### APPLICATIONS INFORMATION

Double sideband suppressed carrier modulation is the basic application of the MC1496. The suggested circuit for this application is shown on the front page of this data sheet.

In some applications, it may be necessary to operate the MC1496 with a single dc supply voltage instead of dual supplies. Figure 26 shows a balanced modulator designed for operation with a single 12 Vdc supply. Performance of this circuit is similar to that of the dual supply modulator.

#### AM Modulator

The circuit shown in Figure 27 may be used as an amplitude modulator with a minor modification.

All that is required to shift from suppressed carrier to AM operation is to adjust the carrier null potentiometer for the proper amount of carrier insertion in the output signal.

However, the suppressed carrier null circuitry as shown in Figure 27 does not have sufficient adjustment range. Therefore, the modulator may be modified for AM operation by changing two resistor values in the null circuit as shown in Figure 28.

#### Product Detector

The MC1496 makes an excellent SSB product detector (see Figure 29).

This product detector has a sensitivity of 3.0 microvolts and a dynamic range of 90 dB when operating at an intermediate frequency of 9.0 MHz.

The detector is broadband for the entire high frequency range. For operation at very low intermediate frequencies down to 50 kHz the 0.1 μF capacitors on Pins 8 and 10 should be increased to 1.0 μF. Also, the output filter at Pin 12 can be tailored to a specific intermediate frequency and audio amplifier input impedance.

As in all applications of the MC1496, the emitter resistance between Pins 2 and 3 may be increased or decreased to adjust circuit gain, sensitivity, and dynamic range.

This circuit may also be used as an AM detector by introducing carrier signal at the carrier input and an AM signal at the SSB input.

The carrier signal may be derived from the intermediate frequency signal or generated locally. The carrier signal may be introduced with or without modulation, provided its level is sufficiently high to saturate the upper quad differential

## MC1496, B

amplifier. If the carrier signal is modulated, a 300 mVrms input level is recommended.

### Doubly Balanced Mixer

The MC1496 may be used as a doubly balanced mixer with either broadband or tuned narrow band input and output networks.

The local oscillator signal is introduced at the carrier input port with a recommended amplitude of 100 mVrms.

Figure 30 shows a mixer with a broadband input and a tuned output.

### Frequency Doubler

The MC1496 will operate as a frequency doubler by introducing the same frequency at both input ports.

Figures 31 and 32 show a broadband frequency doubler and a tuned output very high frequency (VHF) doubler, respectively.

### Phase Detection and FM Detection

The MC1496 will function as a phase detector. High-level input signals are introduced at both inputs. When both inputs are at the same frequency the MC1496 will deliver an output which is a function of the phase difference between the two input signals.

An FM detector may be constructed by using the phase detector principle. A tuned circuit is added at one of the inputs to cause the two input signals to vary in phase as a function of frequency. The MC1496 will then provide an output which is a function of the input signal frequency.

## TYPICAL APPLICATIONS

Figure 26. Balanced Modulator (12 Vdc Single Supply)

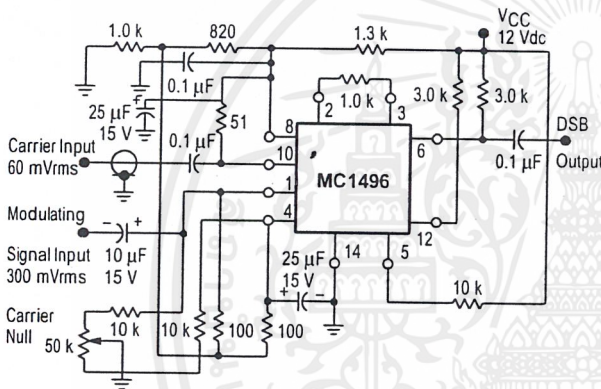


Figure 27. Balanced Modulator-Demodulator

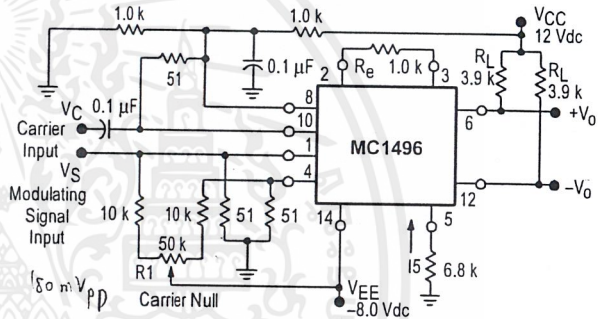


Figure 28. AM Modulator Circuit

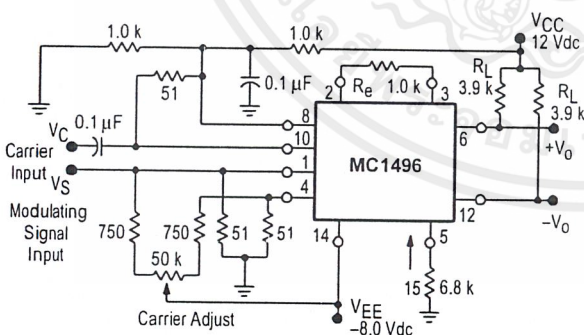
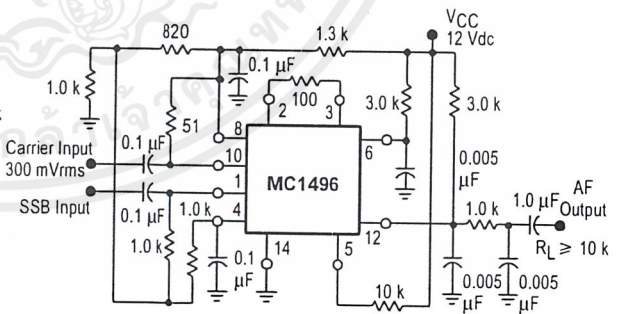
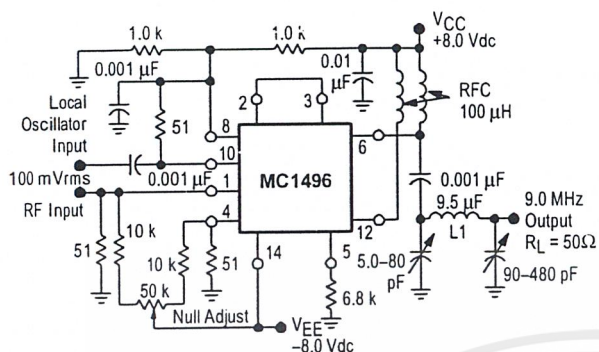


Figure 29. Product Detector (12 Vdc Single Supply)



## MC1496, B

Figure 30. Doubly Balanced Mixer  
(Broadband Inputs, 9.0 MHz Tuned Output)



L1 = 44 Turns AWG No. 28 Enameled Wire, Wound on Micrometals Type 44-6 Toroid Core.

Figure 31. Low-Frequency Doubler

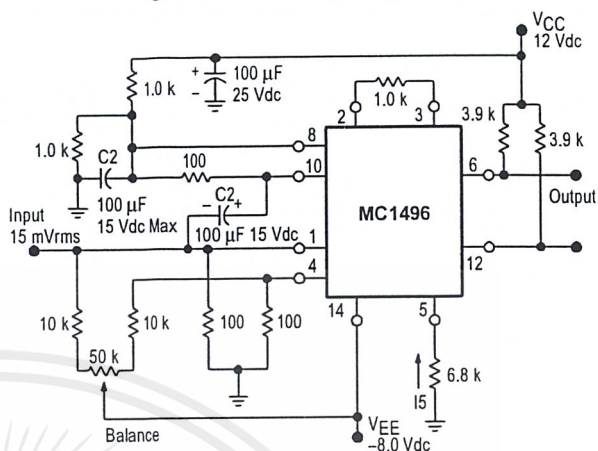
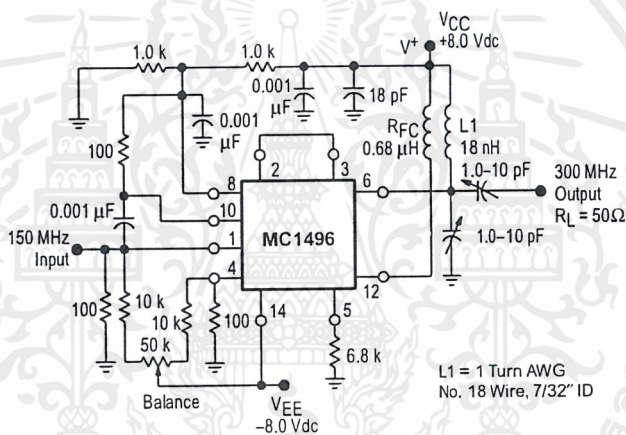
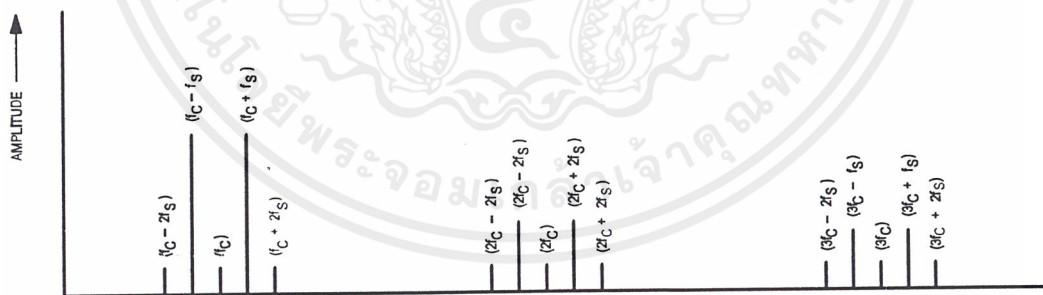


Figure 32. 150 to 300 MHz Doubler



L1 = 1 Turn AWG No. 18 Wire, 7/32" ID



### DEFINITIONS

$f_C$	Carrier Fundamental	$f_C \pm n f_S$	Fundamental Carrier Sideband Harmonics
$f_S$	Modulating Signal	$n f_C$	Carrier Harmonics
$f_C \pm f_S$	Fundamental Carrier Sidebands	$n f_C \pm n f_S$	Carrier Harmonic Sidebands

## MC1496, B

### Coupling and Bypass Capacitors

Capacitors C1 and C2 (Figure 5) should be selected for a reactance of less than  $5.0 \Omega$  at the carrier frequency.

### Output Signal

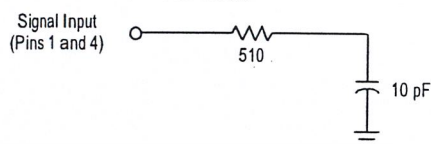
The output signal is taken from Pins 6 and 12 either balanced or single-ended. Figure 11 shows the output levels of each of the two output sidebands resulting from variations in both the carrier and modulating signal inputs with a single-ended output connection.

### Negative Supply

$V_{EE}$  should be dc only. The insertion of an RF choke in series with  $V_{EE}$  can enhance the stability of the internal current sources.

### Signal Port Stability

Under certain values of driving source impedance, oscillation may occur. In this event, an RC suppression network should be connected directly to each input using short leads. This will reduce the Q of the source-tuned circuits that cause the oscillation.



An alternate method for low-frequency applications is to insert a  $1.0 \text{ k}\Omega$  resistor in series with the input (Pins 1, 4). In this case input current drift may cause serious degradation of carrier suppression.

## TEST CIRCUITS

Figure 5. Carrier Rejection and Suppression

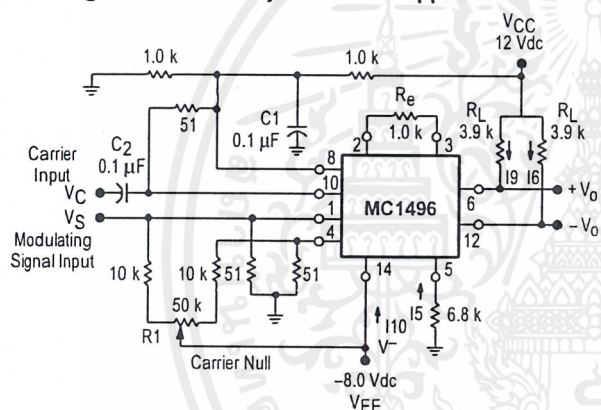
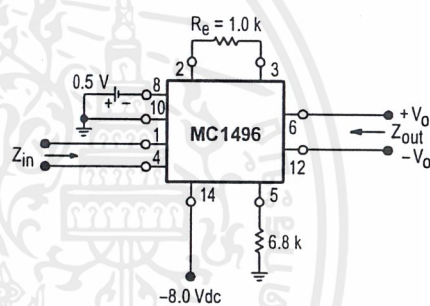


Figure 6. Input-Output Impedance



NOTE: Shielding of input and output leads may be needed to properly perform these tests.

Figure 7. Bias and Offset Currents

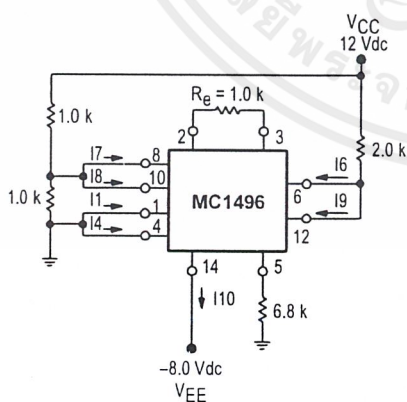
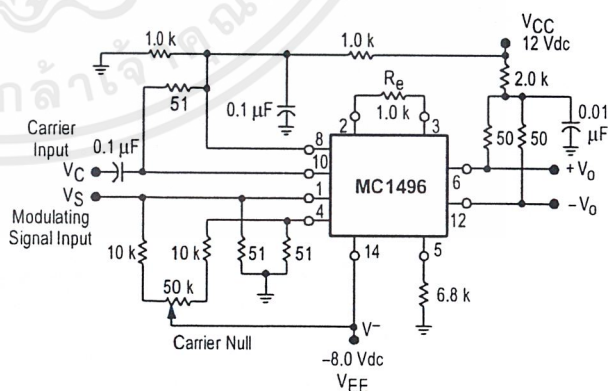


Figure 8. Transconductance Bandwidth



## AM/FM radio receiver circuit

## TEA5591A

### GENERAL DESCRIPTION

The TEA5591A is a 24-pin integrated radio circuit, derived from the TEA5591 and is designed for use in AM/FM portable radios and clock radios. The TEA5591A differs from the TEA5591 in that it has:

- Separate IF input pins for AM and FM
- A split-up AM-IF stage (for distributed selectivity)
- An LED driver indicator

The main advantage of the TEA5591A is its ability to operate over a wide range of supply voltages (1.8 to 15 V) without any loss of performance.

The AM circuit incorporates:

- A double balance mixer
- A 'one-pin' oscillator with amplitude control operating in the 0.6 to 30 MHz frequency range
- A split-up IF amplifier
- A detector
- An AGC circuit which controls the IF amplifier and mixer.

The FM circuit incorporates:

- An RF input amplifier
- A double balanced mixer
- A 'one-pin' oscillator
- Two IF amplifiers (for distributed selectivity)
- A quadrature demodulator for a ceramic filter
- Internal AFC

### Features

- LED AM/FM indicator
- A DC AM/FM switch facility
- Three separate stabilizers to enable operation over a wide range of supply voltages (1.8 to 15 V)
- All pins (except pin 10) are ESD protected

### PACKAGE OUTLINE

24-lead shrink DIL; plastic (SOT234); SOT234-1; 1996 September 9.

## AM/FM radio receiver circuit

TEA5591A

## QUICK REFERENCE DATA

PARAMETER	CONDITIONS	SYMBOL	MIN.	TYP.	MAX.	UNIT
Supply voltage (pin 8)		$V_P$	1.8	–	15	V
Total current consumption						
AM part		$I_P$	–	14	–	mA
FM part		$I_P$	–	17	–	mA
Operating ambient temperature range		$T_{amb}$	–15	–	+60	°C
<b>AM performance (pin 1)</b>	note 1					
Sensitivity	$V_o = 10$ mV (S + N)/N = 26 dB	$V_i$	–	3.5	–	$\mu$ V
		$V_i$	–	17	–	$\mu$ V
Signal-to-noise ratio	$V_i = 1$ mV	(S + N)/N	–	48	–	dB
AF output voltage		$V_o$	–	45	–	mV
Total harmonic distortion		THD	–	0.7	–	%
Signal handling	$m = 80\%$ ; THD = 8%	$V_i$	–	100	–	mV
<b>FM performance (pin 2)</b>	note 2					
Limiting sensitivity	–3 dB	$V_i$	–	2.3	–	$\mu$ V
Signal-to-noise ratio	$V_i = 2.5$ $\mu$ V	(S + N)/N	–	26	–	dB
	$V_i = 1$ mV	(S + N)/N	–	60	–	dB
AF output voltage		$V_o$	–	90	–	mV
Total harmonic distortion		THD	–	0.8	–	%
Signal handling		$V_i$	–	100	–	mV
AM suppression	$100 \mu$ V < $V_i$ < 100 mV	AMS	–	40	–	dB

## Notes to the quick reference data

- All parameters are measured in the application circuit (see Fig.4) at nominal supply voltage  $V_P = 3$  V;  $T_{amb} = 25$  °C; unless otherwise specified. RF conditions: Input frequency 1 MHz; 30% modulated with  $f_{mod} = 1$  kHz; unless otherwise specified.
- All parameters are measured in the application circuit (see Fig.4) at nominal supply voltage  $V_P = 3$  V;  $T_{amb} = 25$  °C; unless otherwise specified. RF conditions: Input frequency 100 MHz; frequency deviation  $\Delta f = 22.5$  kHz and  $f_{mod} = 1$  kHz; unless otherwise specified.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

February 1990 ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AM/FM radio receiver circuit

## TEA5591A

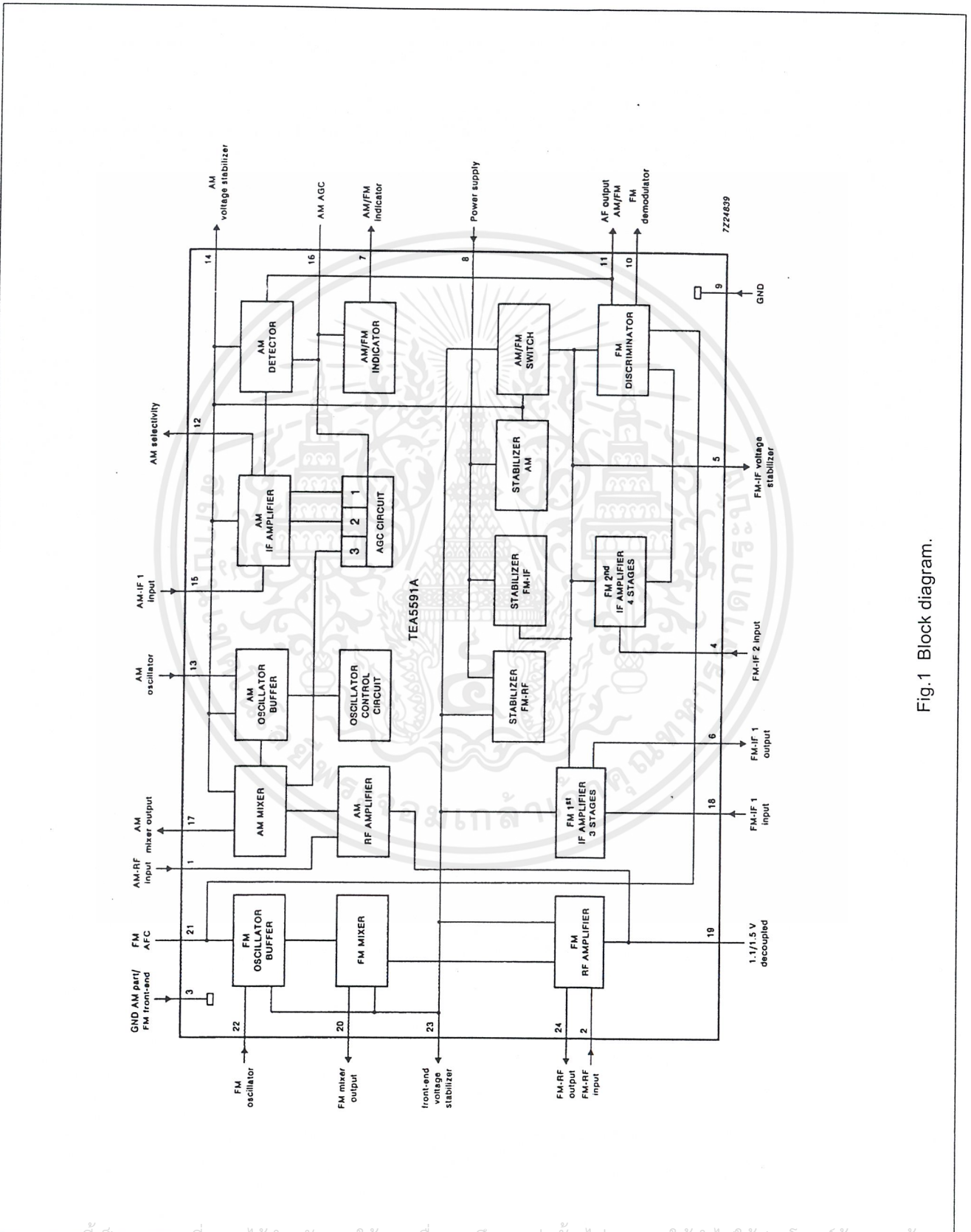


Fig. 1 Block diagram.

AM/FM radio receiver circuit

TEA5591A

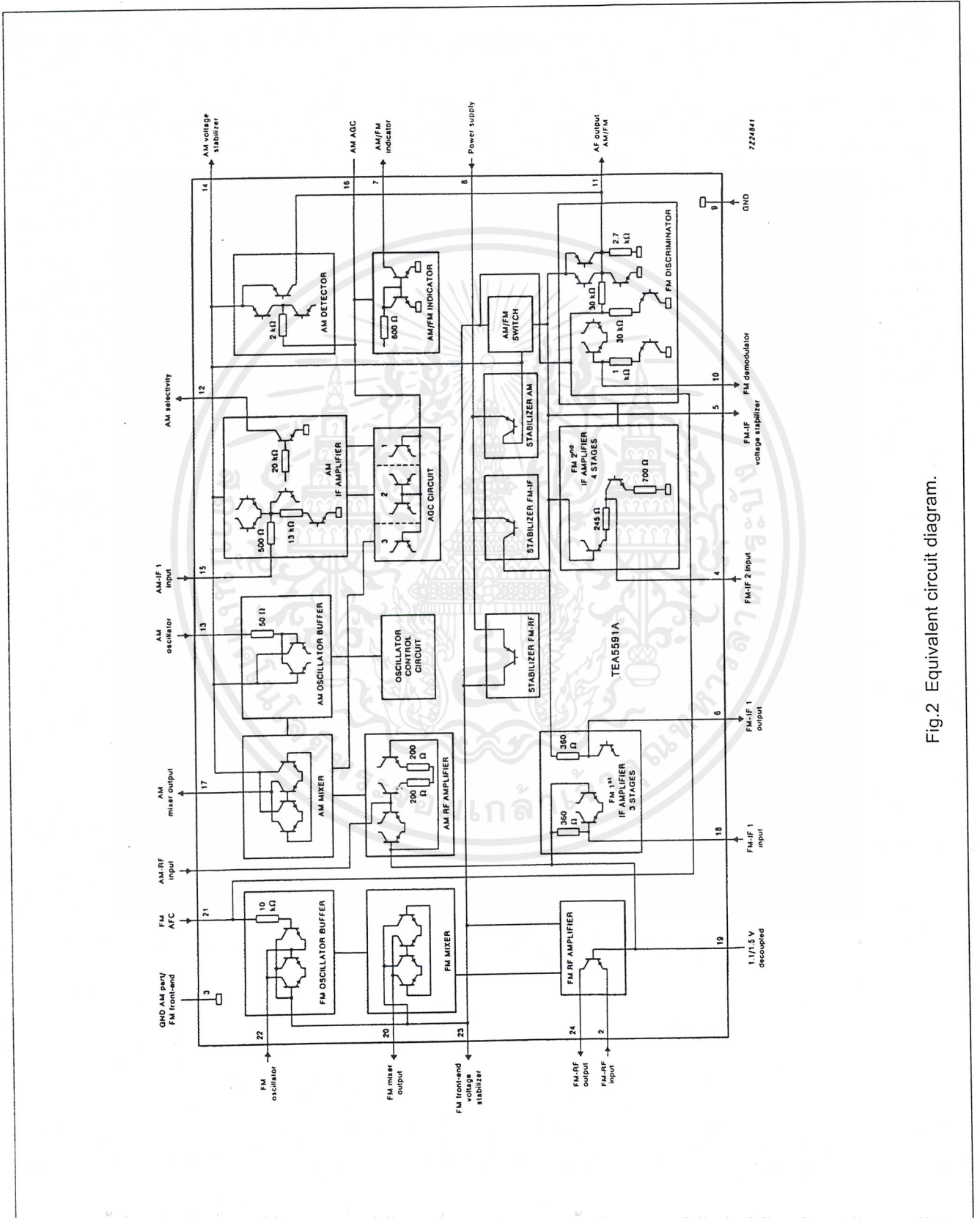


Fig.2 Equivalent circuit diagram.

AM/FM radio receiver circuit

TEA5591A

PINNING

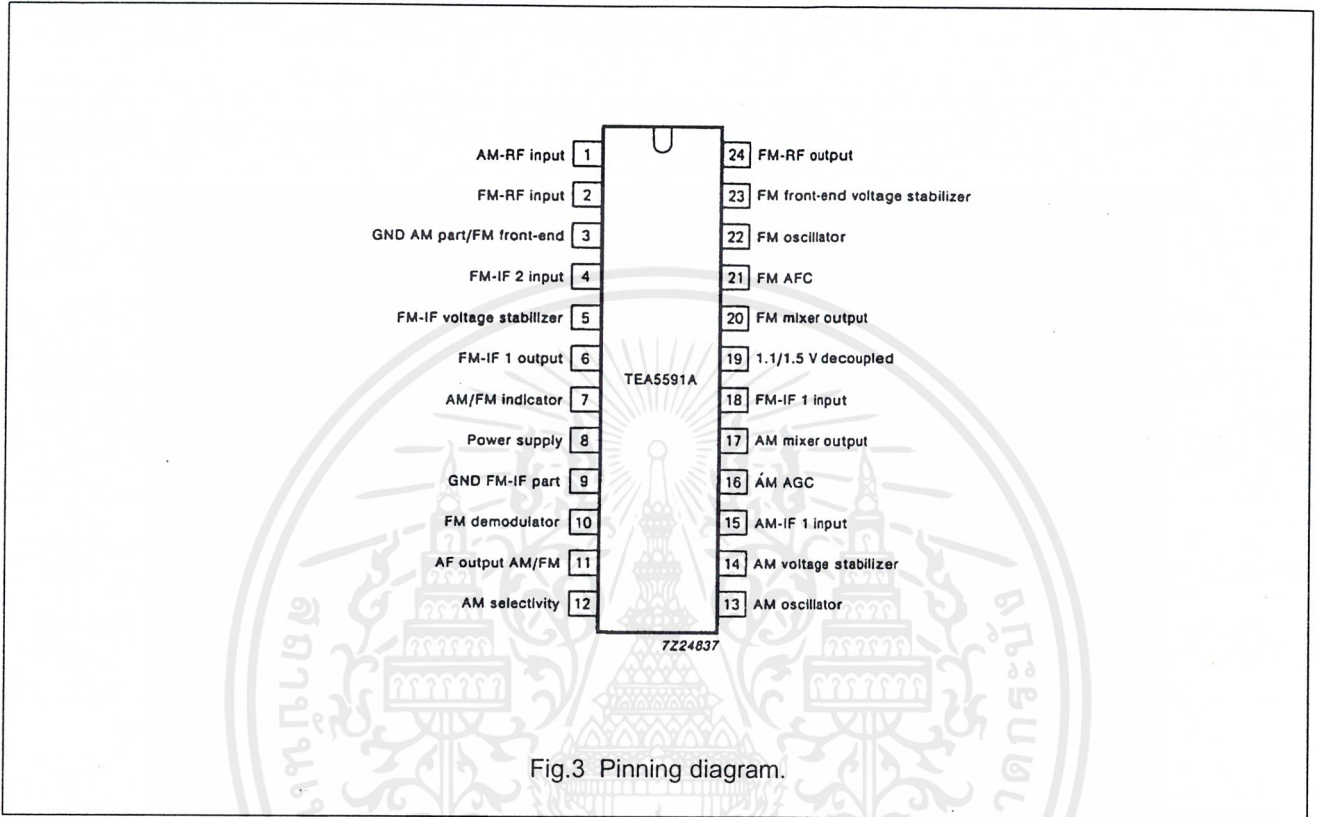


Fig.3 Pinning diagram.

AM/FM radio receiver circuit

TEA5591A

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

PARAMETER	SYMBOL	MIN.	MAX.	UNIT
Supply voltage (pin 8)	$V_P$	-	18	V
LED current (pin 7)	$I_7$	-	tbf	mA
Total power dissipation	$P_{tot}$	see Fig.4		
Storage temperature range	$T_{stg}$	-65	+150	°C
Operating ambient temperature range	$T_{amb}$	-15	+60	°C
Electrostatic handling <sup>(1)</sup>	$V_{es}$	-1000	+1000	V

Note

1. Equivalent to discharging a 100 pF capacitor through a 1500 Ω series resistor.

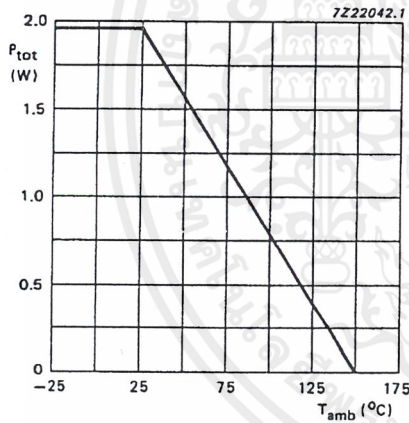


Fig.4 Power derating curve.

## AM/FM radio receiver circuit

TEA5591A

## DC CHARACTERISTICS

All voltages are referenced to pin 3 and pin 9; all input currents are positive; all parameters are measured in test set-up (see Fig.6) at nominal supply voltage  $V_P = 3\text{ V}$ ;  $T_{\text{amb}} = 25\text{ °C}$  unless otherwise specified

PARAMETER	CONDITIONS	SYMBOL	MIN.	TYP.	MAX.	UNIT
Supply voltage		$V_P$	1.8	3.0	15	V
<b>Voltages (FM)</b>						
pin 2		$V_2$	–	0.90	–	V
pin 4		$V_4$	–	0.85	–	V
pin 5		$V_5$	–	1.60	–	V
pin 6		$V_6$	–	1.48	–	V
pin 10		$V_{10}$	–	1.05	–	V
pin 18		$V_{18}$	–	1.60	–	V
pin 19		$V_{19}$	–	1.58	–	V
pin 21		$V_{21}$	–	0.69	–	V
pin 23		$V_{23}$	–	1.60	–	V
<b>Voltages (AM)</b>						
pin 14		$V_{14}$	–	1.60	–	V
pin 16		$V_{16}$	–	1.54	–	V
pin 19		$V_{19}$	–	1.10	–	V
Total current consumption	note 1					
AM part		$I_P$	–	14	19	mA
FM part		$I_P$	–	17	23	mA

## Note to the DC characteristics

- Without LED current.

## AM/FM radio receiver circuit

## TEA5591A

## AC CHARACTERISTICS

All parameters are measured in test set-up (see Fig.6) at nominal supply voltage  $V_P = 3\text{ V}$ ;  $T_{\text{amb}} = 25\text{ }^\circ\text{C}$  unless otherwise specified

PARAMETER	CONDITIONS	SYMBOL	MIN.	TYP.	MAX.	UNIT
<b>AM part</b>						
<i>AM front end</i>						
(pin 1 to 17)	note 1					
Conversion transconductance	$V_i = 10\text{ mV}$ $V_{\text{AGC}}(\text{pin } 16) = V_{14} - 0.1\text{ V}$	$S_C$	9.3	12	13.5	mA/V
	$V_i = 10\text{ mV}$ $V_{\text{AGC}}(\text{pin } 16) = V_{14} - 0.45\text{ V}$	$S_C$	0.75	1.1	1.3	mA/V
IF suppression	note 2 $V_i = 10\text{ mV}$	$\alpha$	20	26	–	dB
<i>Oscillator (pin 13)</i>						
Voltage	$f = 1.5\text{ MHz}$	$V_{\text{osc}}$	110	175	200	mV
	$f = 1.5\text{ MHz}$ $V_P = 1.5\text{ V}$	$V_{\text{osc}}$	60	160	–	mV
<i>IF and detector part</i>						
(pin 15 to 11)	note 3					
IF sensitivity; AF output voltage	no AGC; $V_i = 45\text{ } \mu\text{V}$	$V_o$	12	20	55	mV
Signal + noise to noise ratio for an IF input	no AGC; $V_i = 45\text{ } \mu\text{V}$	$S + N/N$	23	25	–	dB
AF output voltage	$V_i = 1\text{ mV}$	$V_o$	35	45	60	mV
Total harmonic distortion	$V_i = 10\text{ mV}$ $m = 80\%$	THD	–	1	2.2	%
<i>LED-indicator circuit</i>						
(pin 7)						
Output current	$V_i = 0\text{ V}$	$I_{\text{ind}}$	–	(8)	(8)	$\mu\text{A}$
	$V_i = 1\text{ mV}$	$I_{\text{ind}}$	(8)	(8)	–	mA
<i>Overall performance</i>						
(pin 1 to 11)	note 4					
Total harmonic distortion	$V_i = (8)\text{ mV}$	THD	–	4.5	8	%
<b>FM part</b>						
<i>FM front end</i>						
(pin 2 to 20)	note 5					
Conversion transconductance	$V_i = 1\text{ mV}$	$S_C$	7.5	11	13.5	mA/V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

February 1990 ทุกสิ่งทุกอย่างที่ห้ามมิให้ตัดแปลงเนื้อหาและห้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## AM/FM radio receiver circuit

## TEA5591A

PARAMETER	CONDITIONS	SYMBOL	MIN.	TYP.	MAX.	UNIT
<i>Oscillator (pin 22)</i>						
Voltage	$V_{AFC}$ (pin 21) = 0.8 V	$V_{osc}$	155	200	245	mV
	$V_{AFC} = 0.8$ V $V_P = 1.5$ V	$V_{osc}$	60	120	–	mV
AFC control; change in oscillator frequency	$V_{AFC} = 0.8$ V	f	–	111.2	–	MHz
	$\Delta V_{AFC} = -0.6$ V	$\Delta f$	–	+420	–	kHz
	$\Delta V_{AFC} = +0.6$ V	$\Delta f$	–	-620	–	kHz
<i>IF and demodulator part (pin 18 to 11)</i>						
IF sensitivity;	note 6					
AF output voltage	note 7					
Signal + noise to noise ratio for an IF input	$V_i = 100$ $\mu$ V	$V_o$	-3	-1	0	dB
AF output voltage	$V_i = 100$ $\mu$ V; out of limiting	S + N/N	26	30	–	dB
	$V_i = 1$ mV	$V_o$	75	90	120	mV
Total harmonic distortion	$\Delta f = 75$ kHz $V_i = 50$ mV	THD	–	3	–	%
<i>LED-indicator circuit (pin 7)</i>						
Output current	$V_i = 0$ V	$I_{ind}$	–	–	20	$\mu$ A
	$V_i = 1$ mV	$I_{ind}$	0.6	1	1.9	mA

**Notes to the AC characteristics**

- Input frequency = 1 MHz; output frequency = 468 kHz.
- $\alpha = \frac{(V_o \text{ at } f_i = 1\text{MHz})}{(V_o \text{ at } f_i = 468\text{kHz})}$ .
- Input frequency = 468 kHz; m = 30% modulated with  $f_{mod} = 1$  kHz; unless otherwise specified.
- Front-end connected to IF plus detector part. Input frequency = 1 MHz; m = 80% modulated with  $f_{mod} = 1$  kHz.
- Input frequency = 100 MHz; output frequency = 10.7 MHz.
- Input frequency = 10.7 MHz; frequency deviation,  $\Delta f = 22.5$  kHz and  $f_{mod} = 1$  kHz; unless otherwise specified.
- Reference: AF output voltage = 0 dB at  $V_i = 1$  mV.
- Value to be fixed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

# AM/FM radio receiver circuit

# TEA5591A

## APPLICATION AND TEST INFORMATION

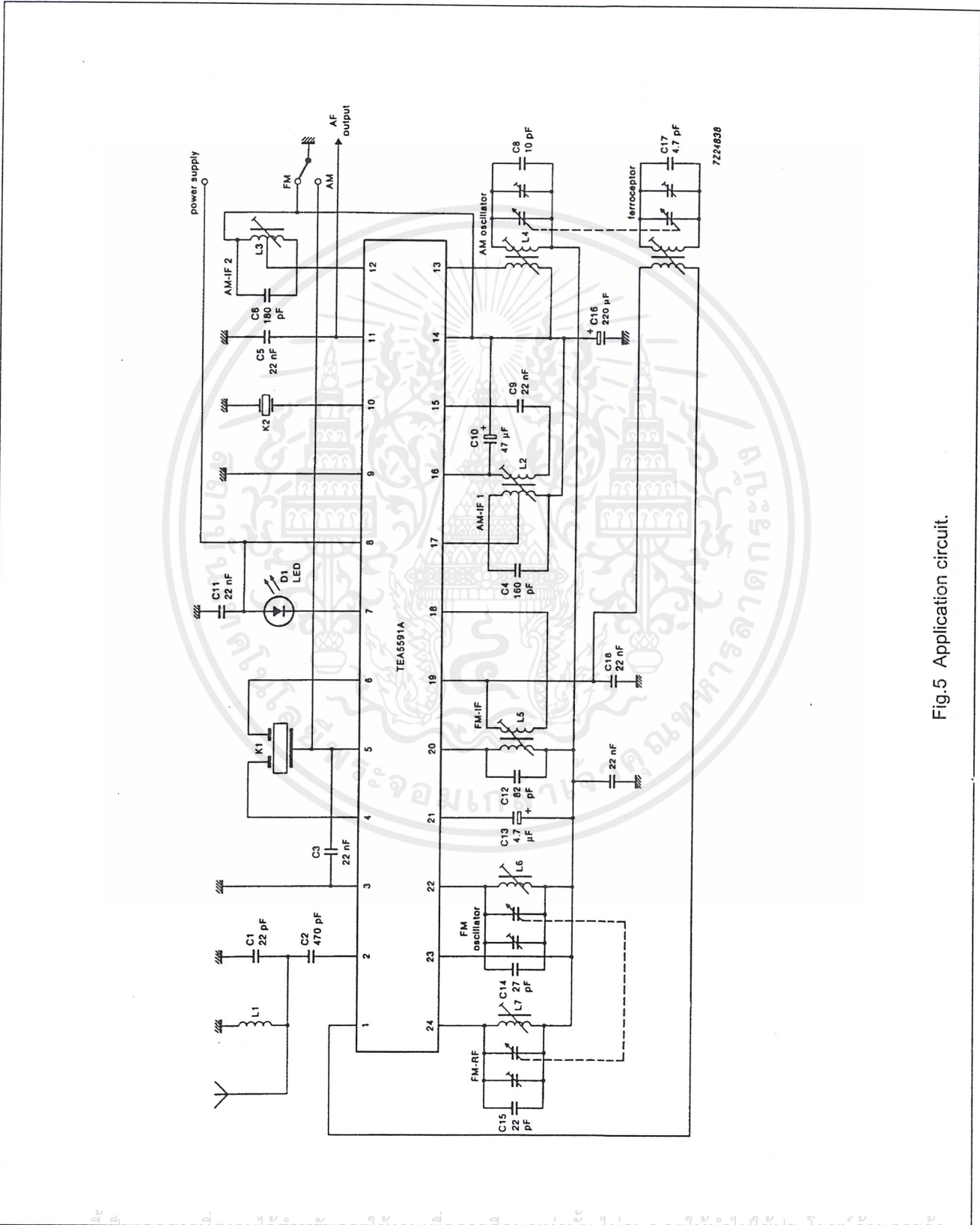


Fig.5 Application circuit.

# AM/FM radio receiver circuit

# TEA5591A

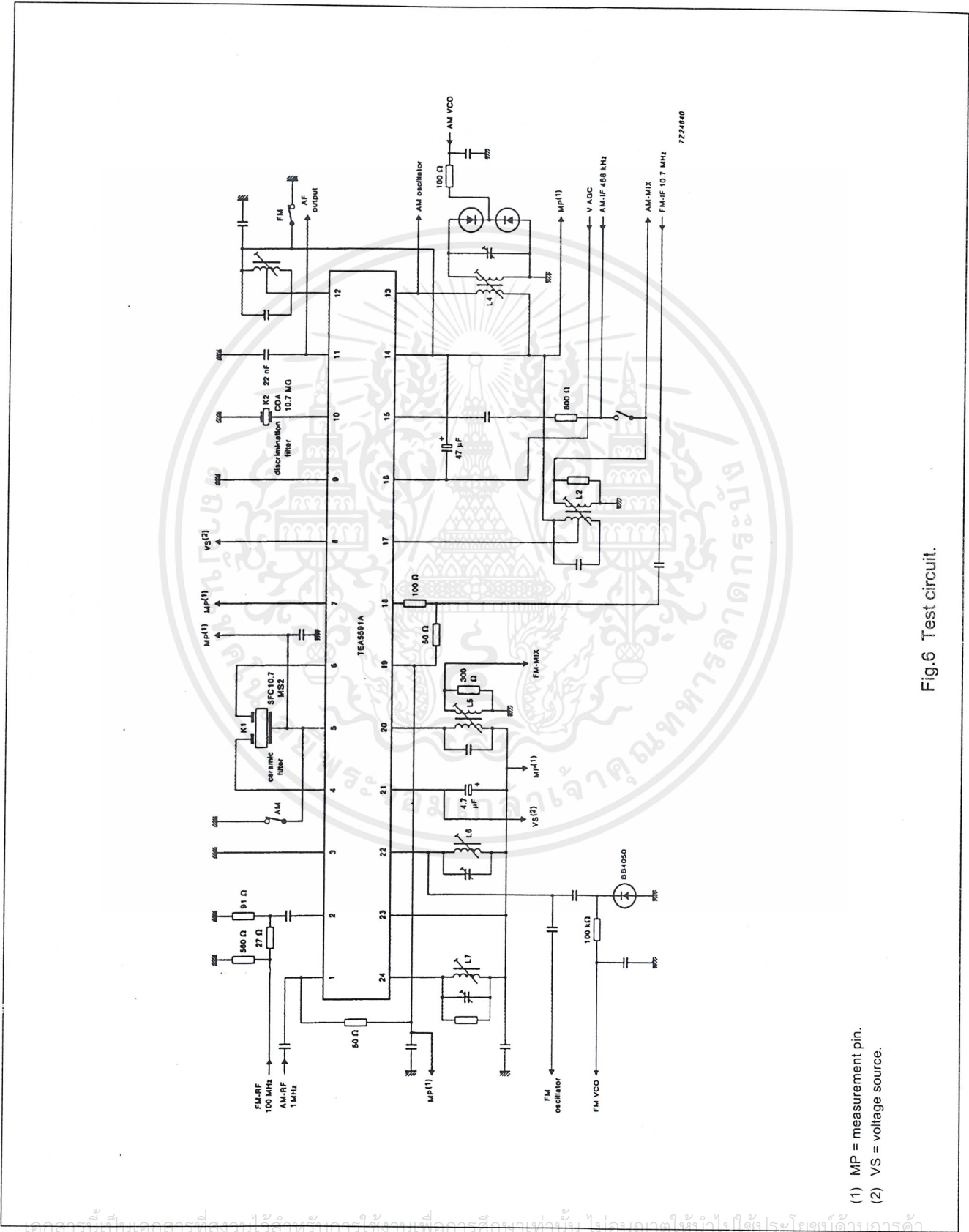


Fig.6 Test circuit.

- (1) MP = measurement pin.
- (2) VS = voltage source.

## Low voltage mono/stereo power amplifier

## TDA7050

### GENERAL DESCRIPTION

The TDA7050 is a low voltage audio amplifier for small radios with headphones (such as watch, pen and pocket radios) in mono (bridge-tied load) or stereo applications.

#### Features

- Limited to battery supply application only (typ. 3 and 4 V)
- Operates with supply voltage down to 1,6 V
- No external components required
- Very low quiescent current
- Fixed integrated gain of 26 dB, floating differential input
- Flexibility in use— mono BTL as well as stereo
- Small dimension of encapsulation (see package design example)

### QUICK REFERENCE DATA

Supply voltage range	$V_P$	1,6 to 6,0 V
Total quiescent current (at $V_P = 3$ V)	$I_{tot}$	typ. 3,2 mA
<b>Bridge tied load application (BTL)</b>		
Output power at $R_L = 32 \Omega$ $V_P = 3$ V; $d_{tot} = 10\%$	$P_o$	typ. 140 mW
D.C. output offset voltage between the outputs	$4V $	max. 70 mV
Noise output voltage (r.m.s. value) at $f = 1$ kHz; $R_S = 5$ k $\Omega$	$V_{no(rms)}$	typ. 140 $\mu$ V
<b>Stereo application</b>		
Output power at $R_L = 32 \Omega$ $d_{tot} = 10\%$ ; $V_P = 3$ V	$P_o$	typ. 35 mW
$d_{tot} = 10\%$ ; $V_P = 4,5$ V	$P_o$	typ. 75 mW
Channel separation at $R_S = 0 \Omega$ ; $f = 1$ kHz	$\alpha$	typ. 40 dB
Noise output voltage (r.m.s. value) at $f = 1$ kHz; $R_S = 5$ k $\Omega$	$V_{no(rms)}$	typ. 100 $\mu$ V

### PACKAGE OUTLINE

8-lead DIL; plastic (SOT97); SOT97-1; 1996 July 23.

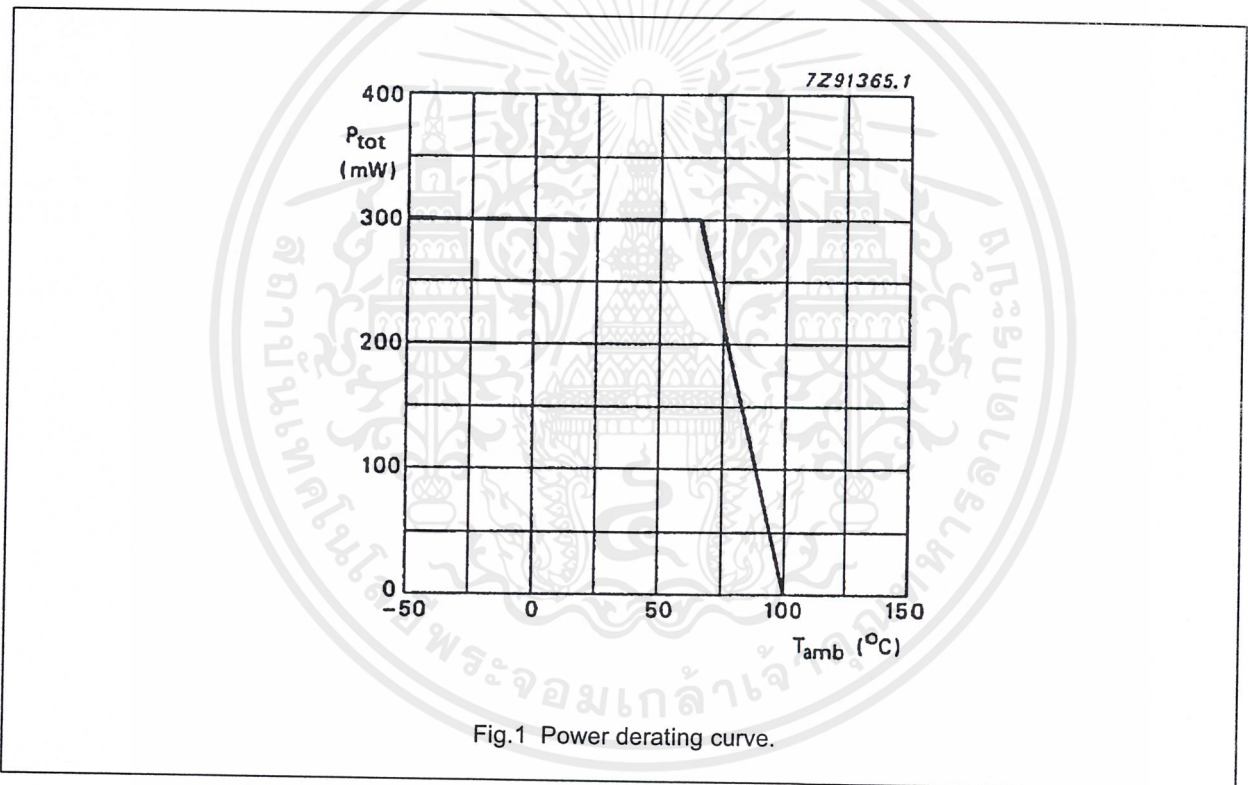
Low voltage mono/stereo power amplifier

TDA7050

**RATINGS**

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Supply voltage	$V_P$	max.	6 V
Peak output current	$i_{OM}$	max.	150 mA
Total power dissipation			see derating curve Fig.1
Storage temperature range	$T_{stg}$		-55 to + 150 °C
Crystal temperature	$T_C$	max.	100 °C
A.C. and d.c. short-circuit duration at $V_P = 3,0$ V (during mishandling)	$t_{sc}$	max.	5 s



**THERMAL RESISTANCE**

From junction to ambient

$$R_{thj-a} = 110 \text{ K/W}$$

Low voltage mono/stereo power amplifier

TDA7050

CHARACTERISTICS

$V_P = 3\text{ V}$ ;  $f = 1\text{ kHz}$ ;  $R_L = 32\ \Omega$ ;  $T_{amb} = 25\text{ }^\circ\text{C}$ ; unless otherwise specified

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
<b>Supply</b>					
Supply voltage	$V_P$	1,6	–	6,0	V
Total quiescent current	$I_{tot}$	–	3,2	4	mA
<b>Bridge-tied load application (BTL); see Fig.4</b>					
Output power; note 1					
$V_P = 3,0\text{ V}$ ; $d_{tot} = 10\%$	$P_o$	–	140	–	mW
$V_P = 4,5\text{ V}$ ; $d_{tot} = 10\%$ ( $R_L = 64\ \Omega$ )	$P_o$	–	150	–	mW
Voltage gain	$G_v$	–	32	–	dB
Noise output voltage (r.m.s. value)					
$R_S = 5\text{ k}\Omega$ ; $f = 1\text{ kHz}$	$V_{no(rms)}$	–	140	–	$\mu\text{V}$
$R_S = 0\ \Omega$ ; $f = 500\text{ kHz}$ ; $B = 5\text{ kHz}$	$V_{no(rms)}$	–	tbf	–	$\mu\text{V}$
D.C. output offset voltage (at $R_S = 5\text{ k}\Omega$ )	$ \Delta V $	–	–	70	mV
Input impedance (at $R_S = \infty$ )	$ Z_i $	1	–	–	M $\Omega$
Input bias current	$I$	–	40	–	nA
<b>Stereo application; see Fig.5</b>					
Output power; note 1					
$V_P = 3,0\text{ V}$ ; $d_{tot} = 10\%$	$P_o$	–	35	–	mW
$V_P = 4,5\text{ V}$ ; $d_{tot} = 10\%$	$P_o$	–	75	–	mW
Voltage gain	$G_v$	24.5	26	27.5	dB
Noise output voltage (r.m.s. value)					
$R_S = 5\text{ k}\Omega$ ; $f = 1\text{ kHz}$	$V_{no(rms)}$	–	100	–	$\mu\text{V}$
$R_S = 0\ \Omega$ ; $f = 500\text{ kHz}$ ; $B = 5\text{ kHz}$	$V_{no(rms)}$	–	tbf	–	$\mu\text{V}$
Channel separation					
$R_S = 0\ \Omega$ ; $f = 1\text{ kHz}$	$\alpha$	30	40	–	dB
Input impedance (at $R_S = \infty$ )	$ Z_i $	2	–	–	M $\Omega$
Input bias current	$I$	–	20	–	nA

Note

- Output power is measured directly at the output pins of the IC. It is shown as a function of the supply voltage in Fig.2 (BTL application) and Fig.3 (stereo application).

## กิตติกรรมประกาศ

โครงการนี้ใช้เวลาในการศึกษาหาข้อมูล รวบรวมข้อมูล และเก็บรายละเอียดปลีกย่อยต่างๆ ประมาณหนึ่งเทอม ซึ่งแต่ละขั้นตอนของการทำงานได้พบอุปสรรคต่างๆมากมาย แต่ก็สำเร็จลุล่วงไปได้ด้วยดี ทั้งนี้เพราะได้ ผศ. ประภากร สุวรรณะ ซึ่งเป็นอาจารย์ที่ปรึกษาช่วยให้ความรู้และคำแนะนำต่างๆ และยังได้รับการช่วยเหลือเป็นอย่างดีจาก อ.เทอดศักดิ์ ลีวาทอง และพี่ประพิศ ชุ่มชัยรัตน์ รวมทั้งเพื่อนๆที่คอยแลกเปลี่ยนความรู้กันในระหว่างการทำโครงการนี้

ผู้จัดทำขอขอบพระคุณอาจารย์ที่ปรึกษา พี่ๆและเพื่อนๆทุกคนที่ให้ความช่วยเหลือเป็นอย่างดี ตลอดจนบิดามารดาและญาติพี่น้องที่คอยเป็นกำลังใจและให้การสนับสนุนมาโดยตลอดจนงานนี้บรรลุวัตถุประสงค์ที่ตั้งไว้ด้วยดี

วิมลรัตน์ ตั้งตันตรานนท์  
(นางสาววิมลรัตน์ ตั้งตันตรานนท์)

สายชลี ลีหมอกิชาติ  
(นางสาวสายชลี ลีหมอกิชาติ)

## หนังสืออ้างอิง

บุญชาติ เนติศักดิ์ , ทฤษฎีและปฏิบัติ เครื่องรับวิทยุ AM/FM บริษัท ซีเอ็ดยูเคชั่น จำกัด,กรุงเทพฯ,  
พ.ศ.2540

สุชาติ กังวารจิตต์ ,หลักการทำงานเครื่องรับเครื่องส่งวิทยุและระบบวิทยุสื่อสาร,พิมพ์ครั้งที่ 1,  
บริษัท ซีเอ็ดยูเคชั่น จำกัด,กรุงเทพฯ,พ.ศ.2540

Hardy James K , high frequency circuit design, EESTON PUBLISHING COMPANY ,INC  
Page 246-263

Adel S. Sedra , Kenneth C. Smith , MICROELECTRONIC CIRCUITS, OXFORD  
UNIVERSITY PRESS , FOURTH EDITION,1998,Page 988-993

Active-Filter Cookbook by Don Lancaster,Howard W. Sams &Co.,Inc.,Page 43-47,73,119-125,

David F. Stout / Milton Kaufman , Handbook of Operational Amplifier Circuit Design ,  
McGraw-Hill Book Company

Gobind Daryanani , Principles of Active Network Synthesis and Design , John Wiley & Sons,  
Inc.