

บอร์ดเก็บข้อมูล
DATA LOGGER



รายงานนี้เป็นส่วนหนึ่งของการศึกษาหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

7/14/21
5/1/24

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เลขหมู่.....
เลขทะเบียน **46239**
วัน, เดือน, ปี **2 1 ส.ค. 2546**

b.....
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บอร์คเก็บข้อมูล
DATA LOGGER



นาย เทพนมิตร ลักณะปานทิพย์ 41014163

นาย นพดล ลอยความสุข 41014204

อาจารย์ที่ปรึกษา

ดร. สุรพันธุ์ เอื้อไพบูลย์

รายงานนี้เป็นส่วนหนึ่งของการศึกษาหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์เรื่อง	บอร์ดเก็บข้อมูล	
	Data Logger	
จัดทำโดย	นาย เทพนมิตร ลักนะปานทิพย์	41014163
	นาย นพดล ถอยความสุข	41014204
อาจารย์ที่ปรึกษา	ดร. สุรพันธุ์ เอื้อไพบูรณ์	



ปริญญานิพนธ์ฉบับนี้ได้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว
ลงชื่อ..... อาจารย์ที่ปรึกษา
(ดร. สุรพันธุ์ เอื้อไพบูรณ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บอร์ดเก็บข้อมูล

นาย เทพนมิตร ลักณะปานทิพย์

นาย นพดล ลอยความสุข

ดร. สุรพันธุ์ เอื้อไพฑูริย์ (อาจารย์ที่ปรึกษา)

ปีการศึกษา 2544

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้ กล่าวถึง ขั้นตอนการสร้าง และการออกแบบบอร์ดเก็บข้อมูล ซึ่ง
ควบคุมการทำงานโดยใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 สามารถบันทึกค่าข้อมูลที่ต้องการ
ได้โดยอัตโนมัติ และนำไปติดตั้งนอกสถานที่ได้ มีเซ็นเซอร์ตรวจจับสัญญาณซึ่งในโครงการนี้ใช้
อุณหภูมิเป็นค่าตัวอย่าง และเปลี่ยนปริมาณทางกายภาพเป็นปริมาณทางไฟฟ้าที่ต่อเนื่องอยู่ในช่วง
0-5 โวลท์ แล้วใช้ ADC แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลความละเอียด 8 บิต ข้อมูลที่
ได้จะถูกเก็บไว้ในหน่วยความจำ (RAM) ขนาด 32 กิโลไบต์ เมื่อต้องการนำข้อมูลที่บันทึกไว้ไป
ทำการวิเคราะห์ สามารถนำบอร์ดเก็บข้อมูล ไปเชื่อมต่อกับคอมพิวเตอร์ได้ โดยการผ่านทางพอร์ต
อนุกรม และจะแสดงข้อมูลออกมาในรูปแบบกราฟแบบต่างๆได้

DATA LOGGER

Mr. Tepnimit Lukanapantip

Mr. Noppadol Loykhwamsuk

Mr. Surapan Airphaiboon (Advisor)

Educational Year 2001

Abstract

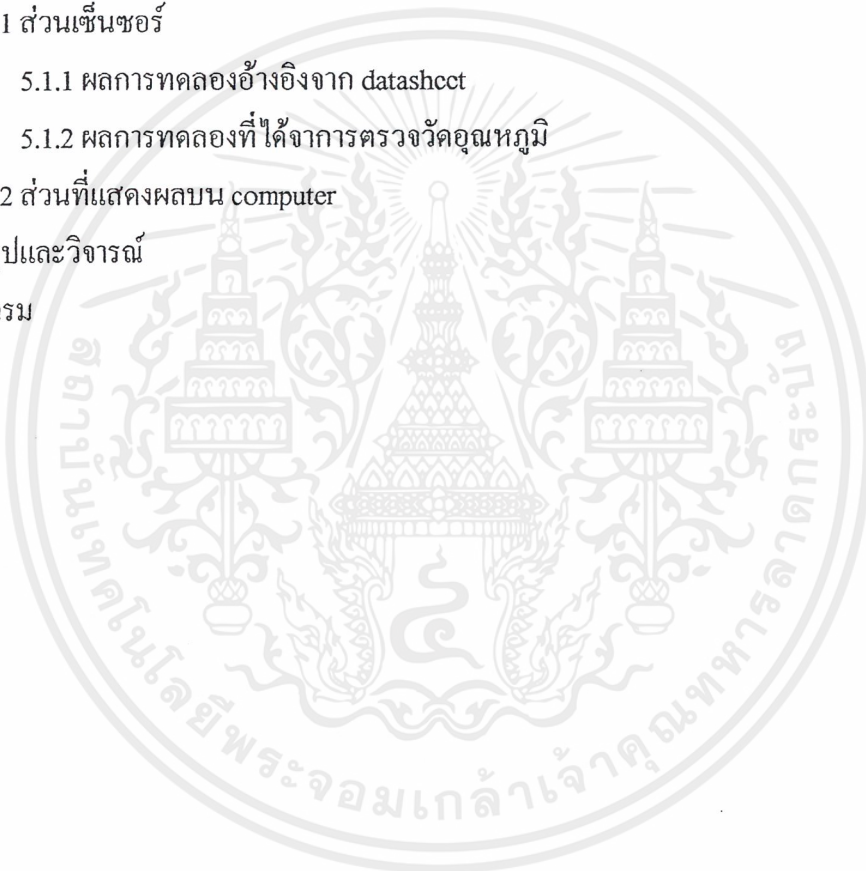
This Report concerns about inventing and design of Data Logger that is controlled by microcontroller family MCS-51. It can record data automatically and is portable to outdoors. A physical data, that in this thesis is temperature, is detected and transferred to 0-5 volt analogue signal by sensor. ADC convert signal to 8 bits digital data. Then they are store in 32 Kbytes RAM before will be sent to microcomputer via serial port. The recorded data can be displayed on monitor in graph characteristics

สารบัญ

บทที่ 1 บทนำ	1
1.1 ความเป็นมาของ โครงการงาน	1
1.2 โครงสร้างของโครงการงาน	1
1.3 คุณสมบัติของบอร์ดเก็บข้อมูล	1
บทที่ 2 ทฤษฎีพื้นฐานของไมโครคอนโทรลเลอร์	3
2.1 สมบัติทางเทคนิคของไมโครคอนโทรลเลอร์	5
2.2 การจัดขาของไมโครคอนโทรลเลอร์ MCS-51	5
2.3 โครงสร้างและการทำงานของพอร์ต	8
2.3.1 การใช้งานเป็นพอร์ตอินพุต	10
2.3.2 การใช้งานเป็นพอร์ตเอาต์พุต	11
2.4 จังหวะในการทำงานของไมโครคอนโทรลเลอร์	11
2.5 พอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51	14
2.5.1 รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของพอร์ตอนุกรมใน MCS-51	15
2.5.2 โหมดการทำงานของพอร์ตอนุกรม MCS-51	16
2.5.3 อัตราบอดของพอร์ตอนุกรม	22
2.6 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์	23
2.7 มาตรฐาน RS-232	24
บทที่ 3 อุปกรณ์เซ็นเซอร์ และการแปลงสัญญาณอนาล็อกเป็นดิจิตอล	26
3.1 อุปกรณ์เซ็นเซอร์อุณหภูมิ	26
3.2 การแปลงสัญญาณอนาล็อกเป็นดิจิตอล	28
3.2.1 ทฤษฎีการสุ่ม	29
3.2.2 การจัดระดับสัญญาณ	32
3.2.3 การเข้ารหัส	33
3.3 การแปลงสัญญาณอนาล็อกเป็นสัญญาณเชิงเลขแบบประมาณรวบยอด	34
บทที่ 4 การออกแบบและหลักการทํางาน	38
4.1 ส่วนเซ็นเซอร์	38
4.2 ส่วนประมวลผล	39
4.2.1 การเชื่อมต่อ ADC0804 กับ ไมโครคอนโทรลเลอร์ MCS-51	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 การเชื่อมต่อหน่วยความจำภายนอก กับ ไมโครคอนโทรลเลอร์	40
4.2.3 การสร้างฐานเวลาให้กับไมโครคอนโทรลเลอร์	41
4.3 ส่วนแสดงผล	44
4.3.1 การเชื่อมต่อ LCD Module กับ ไมโครคอนโทรลเลอร์	44
4.3.2 การเชื่อมกับพอร์ตอนุกรมของคอมพิวเตอร์	45
4.4 ซอฟต์แวร์	46
บทที่ 5 ผลการทดลอง	47
5.1 ส่วนเซ็นเซอร์	47
5.1.1 ผลการทดลองอ้างอิงจาก datasheet	47
5.1.2 ผลการทดลองที่ได้จากการตรวจวัดอุณหภูมิ	48
5.2 ส่วนที่แสดงผลบน computer	51
บทที่ 6 สรุปและวิจารณ์	53
บรรณานุกรม	54



สารบัญรูป

รูปที่ 1-1 บล็อกไดอะแกรมของบอร์ดเก็บข้อมูล	2
รูปที่ 2-1 โครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS – 51 แบบแฟลช	6
รูปที่ 2-2 ขาของ MCS – 51	6
รูปที่ 2-3 วงจรภายในของพอร์ตทุกพอร์ต	9
รูปที่ 2-4 วงจรพูลอัพภายใน	10
รูปที่ 2-5 ไซเคิลการทำงานของ MCS –51	12
รูปที่ 2-6 รูปแบบข้อมูลอนุกรมแบบอะซิงโครนัส	14
รูปที่ 2-7 การทำงานใน mode 0 ของ MCS – 51	17
รูปที่ 2-8 การทำงานใน mode 1 ของ MCS – 51	18
รูปที่ 2-9 การทำงานใน mode 2 ของ MCS – 51	20
รูปที่ 2-10 การทำงานใน mode 3 ของ MCS – 51	21
รูปที่ 2-11 วงจรเชื่อมต่อ MAX232 หรือ ICL232 เข้ากับพอร์ตอนุกรม ของคอมพิวเตอร์ และ MCS-51	23
รูปที่ 2-12 แสดงขาสัญญาณของ Serial Port ของคอมพิวเตอร์	24
รูปที่ 3-1 แสดงตำแหน่งขาสัญญาณของ LM335	27
รูปที่ 3-2 แสดงการต่อวงจร Centigrade Thermometer	27
รูปที่ 3-3 การสุ่มสัญญาณ	28
รูปที่ 3-4 การเกิดความถี่ Aliasing	30
รูปที่ 3-5 บล็อกไดอะแกรมของ Successive Approximation ADC	35
รูปที่ 3-6 แสดงไดอะแกรมเวลาของการทำงาน	35
รูปที่ 4-1 บล็อกไดอะแกรมของบอร์ดเก็บข้อมูล	37
รูปที่ 4-2 วงจรตรวจวัดอุณหภูมิ	38
รูปที่ 4-3 การเชื่อมต่อ ADC0804 กับ ไมโครคอนโทรลเลอร์ MCS51	39
รูปที่ 4-4 วงจรใช้งานแรมภายนอก	40
รูปที่ 4-5 แสดงถึงส่วนประกอบหลักที่สำคัญของ DS1307	41
รูปที่ 4-6 การเชื่อมต่อไมโครคอนโทรลเลอร์กับไอซีเรียลไทม์คล็อก	42
รูปที่ 4-7 การส่งข้อมูลบน Serial Bus ของ DS1307	43
รูปที่ 4-8 การเชื่อมต่อ LCD Module กับ ไมโครคอนโทรลเลอร์	45
รูปที่ 4-9 การจัดหาและโครงสร้างภายในของ ICL232	46
รูปที่ 5-1 วิธีการทดลองวงจรเซ็นเซอร์อุณหภูมิ	48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5-2 การทดสอบคุณสมบัติของภาคเซ็นเซอร์

49

รูปที่ 5-3 รูปกราฟเปรียบเทียบค่าอุณหภูมิที่อ่านได้

50



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 2-1 การเลือกอัตราบอดของวงจรถอ้อนุกรม	22
ตารางที่ 3-1 แสดงความสัมพันธ์ระหว่างค่าอุณหภูมิหน่วย °C,K และ Vout	28
ตารางที่ 3-2 แสดงการเข้ารหัสสัญญาณ	31
ตารางที่ 4-1 การเลือกความถี่ของสัญญาณพัลส์	43
ตารางที่ 5-1 แสดงความสัมพันธ์ระหว่างค่าอุณหภูมิหน่วย °C,K และ Vout (จากการคำนวณ)	48
ตารางที่ 5-2 แสดงความสัมพันธ์ระหว่างค่าอุณหภูมิหน่วย °C,K และ Vout (จากการทดลอง)	49



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

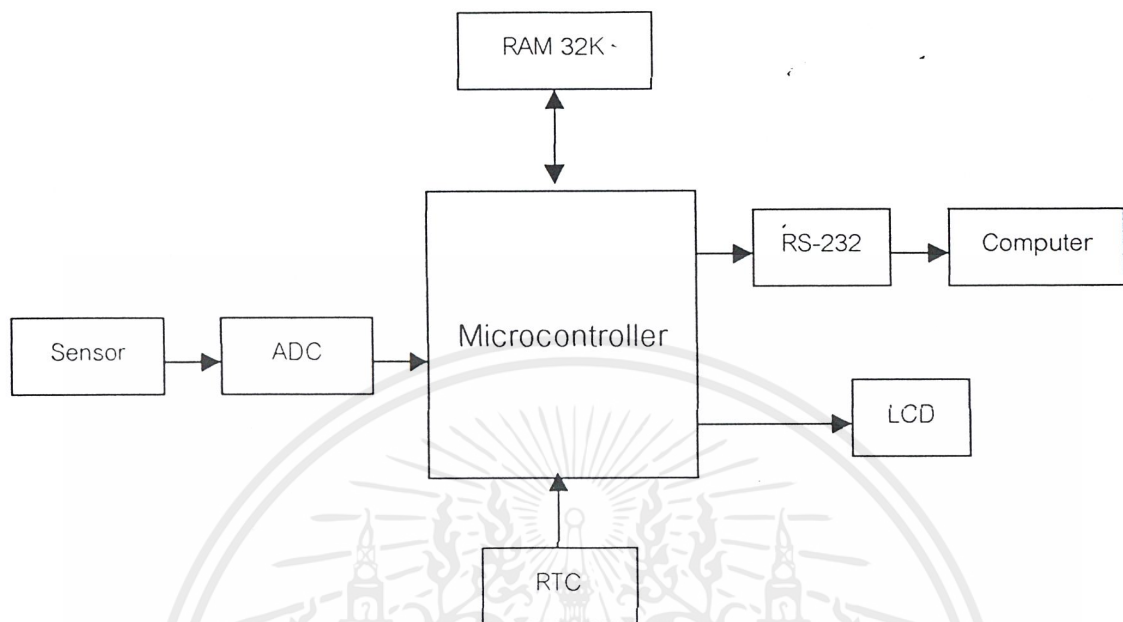
1.1 ความเป็นมาของโครงการ

ข้อมูลต่างๆ ไม่ว่าจะเป็นข้อมูลเชิงสถิติ หรือตัวเลขข้อมูลที่ต้องการเก็บบันทึก อาจเป็นข้อมูลที่มีจำนวนมาก ใช้เวลานานในการเก็บบันทึก และสถานที่อาจไม่เอื้ออำนวยต่อการเดินทาง โครงการนี้ได้เสนอแนวคิด ในการทำบอร์ดเก็บข้อมูล (Data Logger) ซึ่งจะช่วยให้การเก็บข้อมูลนั้นเป็นไปอย่างสะดวก ไม่จำเป็นต้องมีผู้เก็บบันทึกข้อมูลตลอดเวลา สามารถจัดเก็บข้อมูลได้ปริมาณมากโดยมีขนาดทางกายภาพที่เล็ก เหมาะกับการเก็บข้อมูลในบริเวณที่ห่างไกล เนื่องจากมีขนาดเล็กและกินกำลังงานน้อย โดยใช้เซ็นเซอร์เปลี่ยนปริมาณทางกายภาพ ให้อยู่ในรูปแบบทางไฟฟ้าที่ต่อเนื่อง (Analog Signal) แล้วทำการแปลงสัญญาณจากอนาล็อกเป็นสัญญาณดิจิทัล (Digital Signal) เพื่อให้เหมาะสมกับการจัดเก็บและประมวลผลต่อไป

การแสดงผลสามารถแสดงค่าข้อมูล ณ จุดที่ทำการวัดด้วย LCD Module และเมื่อต้องการนำข้อมูลไปประมวลผลสามารถนำบอร์ดเก็บข้อมูล ไปเชื่อมต่อกับคอมพิวเตอร์ทางพอร์ตอนุกรม การแสดงผลที่ได้จะอยู่ในรูปแบบของกราฟ และสามารถนำข้อมูลเชิงกราฟไปวิเคราะห์ด้วยกระบวนการ อื่นๆต่อไปได้

1.2 โครงสร้างของโครงการ

บอร์ดเก็บข้อมูล (Data Logger) ที่เสนอในโครงการนี้ ควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ MCS-51 มีอุปกรณ์เซ็นเซอร์ (Sensor) เปลี่ยนปริมาณทางกายภาพ (ค่าอุณหภูมิ) ให้อยู่ในรูปแบบทางไฟฟ้า แล้วใช้ ADC แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล เพื่อเข้าสู่ไมโครคอนโทรลเลอร์ แล้วทำการบันทึกลงหน่วยความจำภายนอก (Ram) โดยมีวงจรสร้างฐานเวลา (RTC : Real Time Clock) สร้างข้อมูลเวลาจริง ส่วนการแสดงผลใช้ LCD Module แสดงค่าอุณหภูมิ ณ จุดวัด และ หลังจากเก็บข้อมูลได้ตามช่วงเวลาที่กำหนดก็ทำการเชื่อมต่อกับคอมพิวเตอร์ ทางพอร์ตอนุกรม RS-232 ดังแสดงในรูปที่ 1-1



รูปที่ 4-1 บล็อกไดอะแกรมของบอร์ดเก็บข้อมูล

1) เซ็นเซอร์ (Sensor)

ในโครงการนี้ จะทดลองเก็บค่าที่ได้จากการวัดอุณหภูมิ ในส่วนของการวัดอุณหภูมิ จะใช้ไอซีเบอร์ LM335 เป็นตัวตรวจจับอุณหภูมิ โดยวัดออกมาเป็นโวลต์เตท (Voltage) และนำไปขยายสัญญาณโดยใช้ ออปแอมป์ (Op-amp) เพื่อส่งค่าไปยังวงจร อนุลอก หู ดิจิตอล ค่อยไป

2) ADC (Analog to Digital Converter)

ไอซีที่ใช้คือ ADC0804 ใช้การแปลงแบบ Successive Approximate มีความละเอียดในการแปลงสัญญาณ 8 บิต ซึ่งมีความละเอียดที่ละเอียดพอสมควร มีขาต่อสัญญาณอนุลอกเพียง 1 ขา และมีความเที่ยงตรงสูง

3) ไมโครคอนโทรลเลอร์ (Microcontroller)

ใช้ไอซีตระกูล MCS-51 เป็นตัวควบคุมการทำงานทั้งหมด ที่เลือกใช้ไอซีตระกูลนี้เพราะหาได้ง่าย ใช้งานได้สะดวก มีพอร์ตใช้งานมากถึง 4 พอร์ต มีคู่มืออ้างอิงที่ใช้ในการศึกษาเป็นจำนวนมาก ภาษาที่ใช้เขียน คือ ภาษาแอสเซมบลี (Assembly) ซึ่งเป็นภาษาที่เหมาะสมสำหรับการเขียนโปรแกรมควบคุมอุปกรณ์ต่างๆ ผ่านไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) หน่วยความจำภายนอก (RAM : Random Access Memory)

หน่วยความจำภายในของ MCS-51 มีค่าไม่เพียงพอสำหรับการเก็บข้อมูลจำนวนมาก ที่ได้จากเซ็นเซอร์ จึงต้องต่อหน่วยความจำภายนอกเข้าไป โดยโครงงานนี้ใช้ไอซีเบอร์ 62256 เป็นหน่วยความจำภายนอก มีขนาด 32 K และใช้ไอซีเบอร์ 74HC573 เป็นตัวพักข้อมูล (Latch)

5) วงจรฐานเวลาจริง (RTC : Real Time Clock)

เวลาที่ได้จากการวัดค่าอุณหภูมิที่เวลาต่างๆ จะไม่เท่ากัน และต้องมียังจรส่วนนี้เพื่อบอกเวลาจริงของการเก็บข้อมูล เวลาในการเก็บข้อมูลสามารถเลือกได้ว่าจะเก็บทุกๆกี่นาที จนถึง ทุกๆกี่เดือน โดยติดต่อกับผู้ใช้ผ่านสวิทช์ และจอผลึกเหลว (LCD) วงจรส่วนนี้ใช้ไอซีเบอร์ DS1307 ซึ่งเป็นอุปกรณ์ระบบบัส I²C ซึ่งสามารถควบคุมได้ด้วยสายสัญญาณเพียง 2 เส้น คือ สายข้อมูลอนุกรม SDA (Serial Data line) และ สายสัญญาณนาฬิกา SCL (Serial Clock line)

6) ส่วนแสดงผล และติดต่อกับผู้ใช้

ใช้จอผลึกเหลว LCD ขนาด 16x1 ในการติดต่อกับผู้ใช้ เช่น การเลือกเวลาที่ต้องการเก็บ และแสดงค่าของอุณหภูมิขณะนั้น และเวลาขณะนั้นจาก RTC

7) การเชื่อมต่อพอร์ตของคอมพิวเตอร์

โครงงานนี้จะใช้การติดต่อผ่านพอร์ตอนุกรม เนื่องจากพอร์ตอนุกรมใช้สายสัญญาณน้อย ทำให้ประหยัดสายสัญญาณ แต่การใช้งานก็ยากขึ้นด้วย การใช้งานวงจรพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 นิยมใช้การติดต่อแลกเปลี่ยนข้อมูลผ่านพอร์ตอนุกรมในมาตรฐาน RS-232 แต่เนื่องจากระดับสัญญาณของพอร์ตอนุกรม RS-232 มีระดับตั้งแต่ ± 3 ถึง ± 12 โวลต์ ในขณะที่ระดับสัญญาณของไมโครคอนโทรลเลอร์ MCS-51 อยู่ในระดับทีทีแอล จึงต้องอาศัยการเชื่อมต่อผ่านไอซี ICL232 ที่ทำหน้าที่ในการแปลงระดับสัญญาณ

8) คอมพิวเตอร์ (Computer)

จะรับข้อมูลต่างๆผ่านทางพอร์ตอนุกรม และนำมาประมวลผลออกมาในรูปแบบกราฟ

1.3 คุณสมบัติของบอร์ดเก็บข้อมูล

- 1) รับค่าอุณหภูมิจากเซ็นเซอร์ อะนาล็อก (Analog sensor) ได้ 1 Channel
- 2) มีความละเอียดในการแปลงสัญญาณอะนาล็อกเป็นดิจิตอล 8 บิต
- 3) มีวงจรสร้างค่าเวลาจริงตลอดเวลา
- 4) สามารถกำหนดได้ว่าจะเก็บข้อมูลทุกๆกี่นาที
- 5) เก็บข้อมูลได้มาก 32K (ขึ้นอยู่กับขนาดของแรมที่ใช้)
- 6) สามารถเลือกช่วงเวลาการเก็บข้อมูลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 7) ติดต่อผู้ใช้ผ่านจอผลึกเหลว (LCD)
- 8) ติดต่อกับคอมพิวเตอร์ผ่านพอร์ตอนุกรมมาตรฐาน RS-232
- 9) แสดงข้อมูลที่เก็บไว้ผ่านคอมพิวเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีพื้นฐานของไมโครคอนโทรลเลอร์

ความหมายของไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์มาจากคำ 2 คำรวมกัน คือ “ไมโคร” (micro) ซึ่งหมายถึง ไมโครโพรเซสเซอร์(microprocessor)ซึ่งเป็นอุปกรณ์ประมวลผลข้อมูลขนาดเล็กซึ่งภายในประกอบด้วยหน่วยประมวลผลกลาง หรือซีพียู(CPU : Central Processing Unit) หน่วยคำนวณทางคณิตศาสตร์และลอจิก(ALU : Arithmetic Logic Unit) วงจรเชื่อมหน่วยความจำ และวงจรเชื่อมต่อสัญญาณนาฬิกา อีกคำหนึ่งคือคำว่า “คอนโทรลเลอร์” (controller) หมายถึงอุปกรณ์ควบคุม ดังนั้นไมโครคอนโทรลเลอร์ จึงเป็นอุปกรณ์ที่ใช้ในการควบคุม

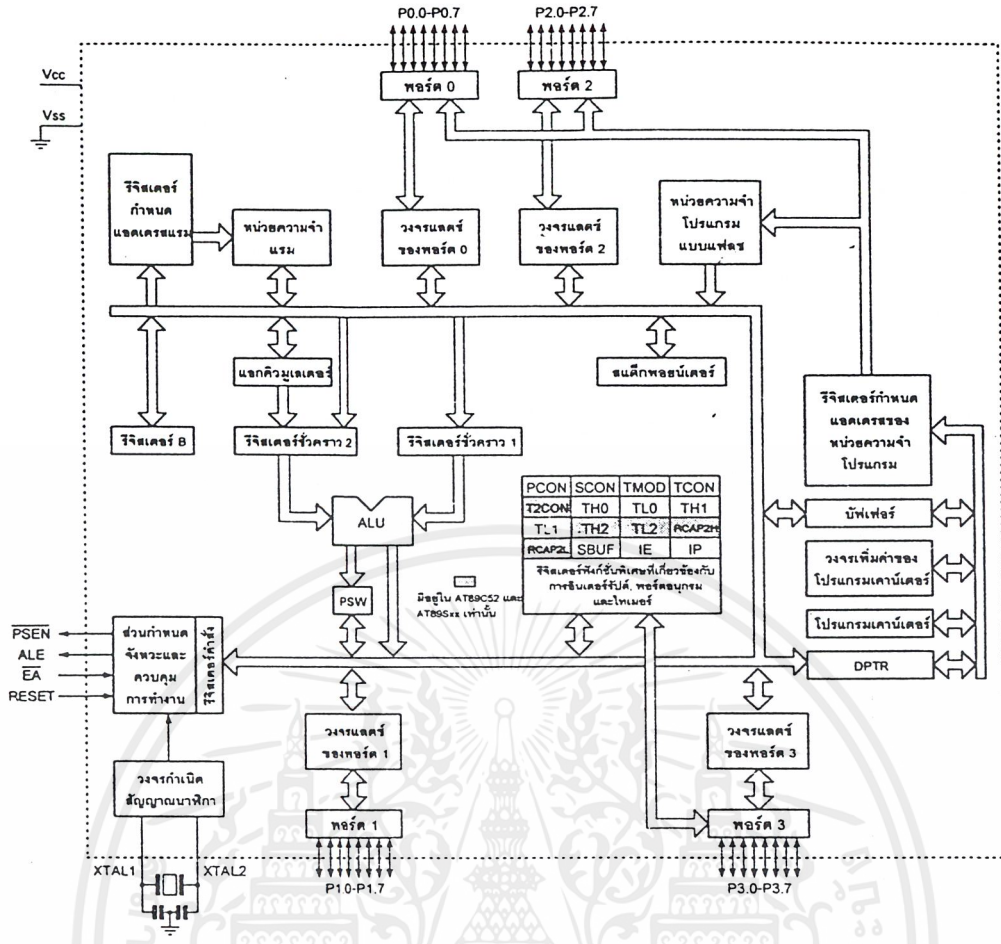
2.1 สมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ตระกูล MCS-51 อนุกรม AT89xx

- เป็นไมโครคอนโทรลเลอร์ที่ใช้ซีพียูขนาด 8 บิต
- ภายในมีหน่วยความจำโปรแกรมเป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง
- หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรม ในบางเบอร์จะมีหน่วยความจำแบบอีอีพรอมเพิ่มเติม
- ขาพอร์ตเป็นแบบสองทิศทาง สามารถใช้งานเป็น ได้ทั้งอินพุตและเอาต์พุต
- มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์
- ไทมเมอร์/คานต์เคอร์ขนาด 16 บิต อย่างน้อย 2 ตัว
- สามารถรองรับแหล่งกำเนิดอินเตอร์รัปต์ได้ 6 ประเภท
- สามารถขยายหน่วยความจำภายนอกเพิ่มเติมได้สูงสุด 64 กิโลไบต์
- มีวงจรกำเนิดสัญญาณนาฬิกาอยู่ในชิป
- มีวงจรสื่อสารอนุกรมแบบ SPI สำหรับอนุกรม AT89Sxx
- มีวอตช์ดีดอทไทมเมอร์ในตัว สำหรับอนุกรม AT89Sxx

2.2 การจัดขาของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51ทุกเบอร์ จะมีสถาปัตยกรรมและขาใช้งานพื้นฐานเหมือนกัน ดังแสดงในรูปที่ 2-1 และ 2-2 โดยมีรายละเอียดขั้นต้นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-1 โครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS - 51 แบบแฟลช



รูปที่ 2-2 ขาของ MCS - 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา Vcc ใช้สำหรับต่อไฟเลี้ยง +5V

ขา GND เป็นขากราวด์ สำหรับต่อกับกราวด์ของระบบ

ขาพอร์ต0(P0.0-P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต0 ขาใดขาหนึ่งเป็นอินพุต สามารถทำได้โดยการเขียนข้อมูล"1"ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย(float) จึงมีอินพุตอิมพีแดนซ์สูงที่สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนี้ ขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ค่าของหน่วยความจำภายนอก(A0-A7) และขาข้อมูล(D0-D7)โดยใช้ในกระบวนการมัลติเพล็กซ์ เข้าช่วย เพื่อสลับการทำงานให้เป็นได้ทั้งขาติดต่อกับแอดเดรสและขาข้อมูล

ขาพอร์ต1(P1.0-P1.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป หากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุต สามารถทำได้โดยการเขียนข้อมูล"1"ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย นอกจากนี้อนุกรม AT89Sxx จะใช้ขา P1.0 เป็นขาอินพุตสำหรับนับค่าของไทมเมอร์ในขณะที่ขาP1.4-1.7 เป็นขาสำหรับเชื่อมต่อแบบSPI เพื่อทำการโปรแกรมข้อมูลในระบบ

ขาพอร์ต2(P2.0-P2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป หากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุต สามารถทำได้โดยการเขียนข้อมูล"1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย(float) จึงมีอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนี้ ขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับแอดเดรสไบต์สูงของหน่วยความจำภายนอก(A8-A15)

ขาพอร์ต3(P3.0-P3.7) มี 8 ขา สามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไป หากต้องการกำหนดให้ขาพอร์ตขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล"1"ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย(float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาอินพุตได้ นอกจากนี้ ขาพอร์ต 3 ยังเป็นขาที่มีหน่วยการใช้งานมากเป็นพิเศษ ดังมีรายละเอียดขั้นต้นต่อไปนี้

P3.0 ใช้เป็นขาอินพุตสำหรับข้อมูลจากการสื่อสารแบบอนุกรมหรือขาRxD

P3.1 ใช้เป็นขาอินพุตสำหรับส่งข้อมูลจากการสื่อสารแบบอนุกรม

P3.2 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเทอร์รัปต์จากภายนอกช่องที่ 0 หรือขาINT0

P3.3 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเทอร์รัปต์จากภายนอกช่องที่ 1 หรือขาINT1

P3.4 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทมเมอร์จากภายนอกช่องที่0 หรือขา T0

P3.5 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเทอร์รัปต์จากภายนอกช่องที่ 1 หรือขาT1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

P3.6 ใช้เป็นขาสัญญาณ WR ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

P3.7 ใช้เป็นขาสัญญาณ RD ในกรณีที่ใช้เชื่อมต่อกับสัญญาณภายนอก

ขารีเซ็ต ใช้ในการรีเซ็ตการทำงานของไมโครคอนโทรลเลอร์ โดยในการป้อนสัญญาณเพื่อรีเซ็ต สถานะที่ขานี้ต้องอยู่ในระดับรีเซ็ตอย่างน้อย 2 แมกซ์ไซเกิล โดยที่วงจรกำเนิดสัญญาณนาฬิกา ยังคงทำงานต่อเนื่องไปอย่างปกติ

ขา ALE/PROG (Address Enable/Program pulse input) เป็นขาที่ใช้ในการควบคุมแลตซ์ขอพอร์ต0 เมื่อมีการใช้งานหน่วยความจำภายนอก นอกจากนั้น ขานี้ยังใช้เป็นขาสำหรับรับพัลส์ของการโปรแกรมสำหรับโปรแกรมข้อมูลลงไปไมโครคอนโทรลเลอร์ MCS-51 ในรุ่นที่มีหน่วยความจำโปรแกรมเป็นแบบอีอีพรอม

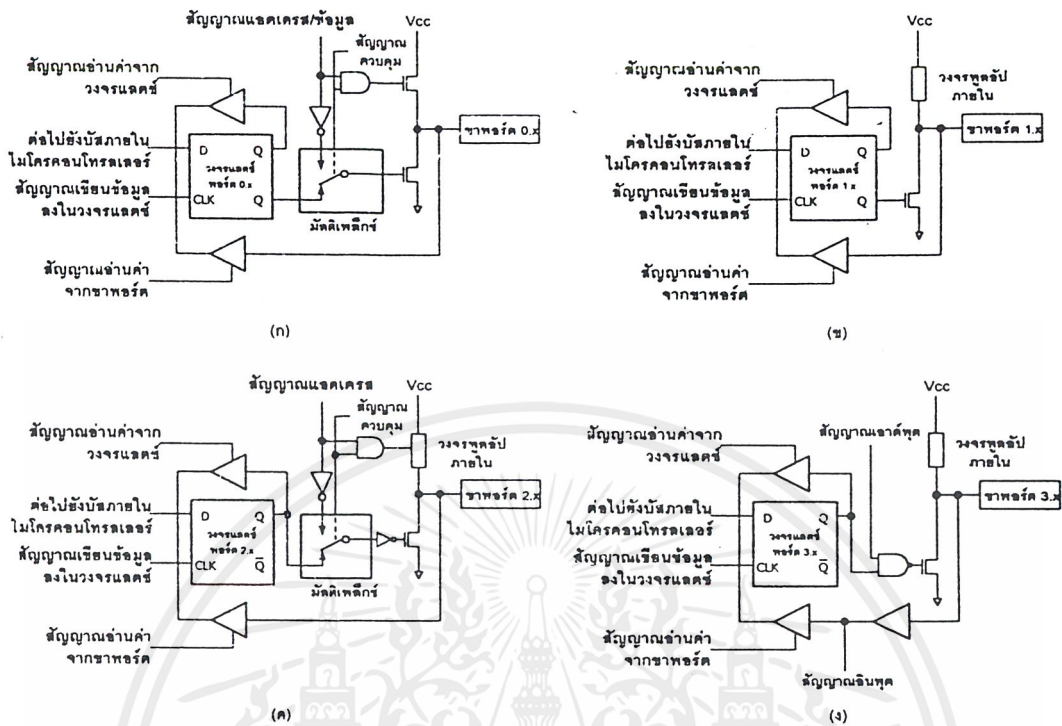
ขา PSEN (program Store Enable) ขานี้ใช้ในการส่งสัญญาณร้องขอติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำภายนอก ตัวไมโครคอนโทรลเลอร์ จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้งในแต่ละแมกซ์ไซเกิล แต่ถ้าหากต้องติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะไม่มีการส่งสัญญาณใดๆออกมา

ขาEA/Vpp(External Access enable/Programming voltage input) ใช้สำหรับเลือกการติดต่อกับหน่วยความจำโปรแกรมจากภายนอก หรือภายในตัวไมโครคอนโทรลเลอร์ ถ้าหากขานี้เป็น"0"เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอก แต่ถ้าหากขานี้เป็น"1" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ นอกจากนี้ ขานี้ยังใช้เป็นขาอินพุตสำหรับแรงดันไฟสูงสำหรับโปรแกรมหน่วยความจำภายในไมโครคอนโทรลเลอร์ สำหรับไมโครคอนโทรลเลอร์MCS-51 แบบแฟลชต้องการแรงดันสำหรับการโปรแกรม +12V

ขาXTAL1และXTAL2 เป็นขาสำหรับต่อคริสตัลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

2.3 โครงสร้างและการทำงานของพอร์ต

ไมโครคอนโทรลเลอร์MCS-51 แบบแฟลชมีพอร์ตให้ใช้งานทั้งสิ้น 4 พอร์ตคือ พอร์ต0ถึงพอร์ต3 แต่ละพอร์ตมีขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง กล่าวคือ สามารถเป็นได้ทั้งอินพุตสำหรับรับสัญญาณข้อมูลเข้า และ เอาต์พุตสำหรับส่งสัญญาณข้อมูลออก ทุกพอร์ตของไมโครคอนโทรลเลอร์MCS-51แบบแฟลช มีวงแลตซ์และวงจรขับคลอจันบัฟเฟอร์อินพุต ดังแสดงให้เห็นในสถาปัตยกรรมรูปที่ 2-1



รูปที่ 2-3 วงจรภายในของพอร์ตทุกพอร์ต

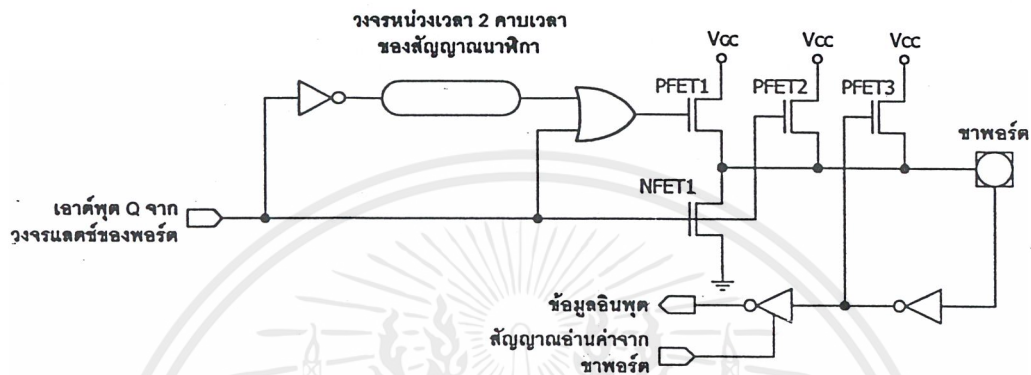
ในรูปที่ 2-3 แสดงวงจรภายในของแต่ละพอร์ตของไมโครคอนโทรลเลอร์ MCS-51แบบ แฟลชโดยในรูปที่ 2-3 (ก) เป็นวงจรของพอร์ต0 วงจรของแต่ละบิตในแต่ละพอร์ตคือวงจรดีฟลิป ฟลอปนั่นเอง การอ่านค่าสถานะของพอร์ตและสถานะของวงจรแลตซ์ สามารถทำได้อย่างอิสระต่อกันด้วยสัญญาณที่แยกจากกัน นั่นคือ สัญญาณอ่านข้อมูลจากชาพอร์ต และสัญญาณอ่านข้อมูลจาก วงจรแลตซ์ ส่วนการเขียนข้อมูลมายังพอร์ตต้องส่งข้อมูลมายังขา CLK ของดีฟลิปฟลอป ในขณะที่ ข้อมูลจะส่งผ่านมาจากขาบัสข้อมูลภายใน เข้าสู่ขา D ของดีฟลิปฟลอป

ที่พอร์ตนี้จะมีวงจรมัลติเพล็กซ์สำหรับกำหนดลักษณะการทำงานของพอร์ตว่า ต้องการให้ งานเป็นชาพอร์ตอินพุตเอาต์พุตปกติ หรือใช้ในการติดต่อ กับ หน่วยความจำภายนอกไมโคร คอนโทรลเลอร์

เนื่องจากที่ชาพอร์ต 0 ไม่มีวงจรพูลอัปภายใน หากมีการนำพอร์ต 0 ไปใช้งานเป็นพอร์ตอิน พุตจะต้องต่อตัวต้านทานพูลอัปภายนอกที่ชาพอร์ต0 ทุกขาด้วย

ในรูปที่ 2-3 (ข) เป็นวงจรของพอร์ต1 ซึ่งมีลักษณะโดยทั่วไปคล้ายกับพอร์ต 0 หากแต่ไม่มี วงจรมัลติเพล็กซ์ เนื่องจากพอร์ตนี้จะไม่ใช้ในการติดต่อกับหน่วยความจำภายนอก แต่จะมีวงจรพูล อัป ภายในที่แต่ละบิตของพอร์ตนี้แทน สำหรับรายละเอียดของวงจรพูลอัปแสดงในรูปที่ 2-4

ในรูปที่ 2-3 (ค) เป็นวงจรภายในของพอร์ต 2 จะคล้ายกับพอร์ต 0 มาก ต่างกันเพียงมีวงจรพูลอัพเพิ่มเติมเข้ามา ส่วนในรูปที่ 2-3 (ง) เป็นวงจรภายในของพอร์ต 3 จะเห็นว่าคล้ายกับพอร์ต 1 มีการเพิ่มวงจรบัฟเฟอร์ และวงจรอินพุตเอาต์พุต เมื่อทำงานในฟังก์ชันพิเศษเข้ามา เนื่องจากพอร์ต 3 สามารถนำไปใช้งานได้ในหน้าที่พิเศษทุกสาขา



วงจรพูลอัพประกอบด้วยเฟตชนิดพีแชนเนล 3 ตัวคือ PFET1-PFET3 โดย NFET1 จะทำงานเมื่อได้รับลอจิก "1" จากขา Q และหยุดทำงานเมื่อได้รับลอจิก "0" วงจรพูลอัพจะเริ่มต้นทำงานเมื่อ NFET1 ได้รับลอจิก "1" PFET1 จะทำงานนานประมาณ 2 คาบเวลาของสัญญาณนาฬิกาภายใน หลังจากที่เกิดการเปลี่ยนแปลงจากลอจิก "0" เป็นลอจิก "1" ในขณะที่ PFET1 ทำงาน จะทำให้ PFET3 ทำงานตามไปด้วย ทำให้เกิดการพูลอัพขาพอร์ต

รูปที่ 2-4 วงจรพูลอัพภายใน

2.3.1 การใช้งานเป็นพอร์ตอินพุต

เนื่องจาก พอร์ตทั้งหมดของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช สามารถเป็นได้ทั้งอินพุตและเอาต์พุต ดังนั้นจึงมีความจำเป็นอย่างยิ่งที่ต้องทำความเข้าใจถึงการกำหนดลักษณะการทำงาน ให้แก่พอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

ในการกำหนดให้เป็นพอร์ตอินพุต ต้องเริ่มต้นด้วยการเขียนข้อมูล "1" มาที่แต่ละบิตของพอร์ตที่ต้องการใช้งานเป็นอินพุต เพื่อหยุดการทำงานของเฟตที่ใช้ในการจับสัญญาณเอาต์พุตของบิตนั้นๆ ทำให้ขาสัญญาณของพอร์ตเชื่อมต่อเข้ากับวงจรพูลอัพภายในโดยตรง ส่งผลให้ขาพอร์ตนั้นมีลอจิกเป็น "1" สามารถรับสัญญาณลอจิก "0" จากอุปกรณ์ภายนอกได้ง่าย สัญญาณข้อมูลจากอุปกรณ์ภายนอกจะถูกส่งเข้ามาแล้วเก็บไว้ในวงจรบัฟเฟอร์ภายในพอร์ต แล้วรอให้ซีพียูมาอ่านค่าเข้าไป เมื่อเป็นเช่นนี้ อุปกรณ์ภายนอกที่เชื่อมสัญญาณกับพอร์ตอินพุตของ ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชควรกำหนดให้ทำงานในสถานะลอจิก "0" จะดีและสะดวกที่สุด (ซึ่งในปัจจุบัน อุปกรณ์อินพุตที่เชื่อมต่อไมโครคอนโทรลเลอร์แทบทั้งหมด ทำหน้าที่ลอจิก "0" แล้ว)

2.3.2 การใช้งานเป็นพอร์ตเอาต์พุต

โดยปกติแล้วขาพอร์ตจะกำหนดให้มีลักษณะเป็นเอาต์พุตอยู่แล้ว ดังนั้นจึงสามารถส่งข้อมูลออกไปได้อย่างง่ายดายและตรงไปตรงมา กล่าวคือเมื่อต้องการส่งข้อมูล "0" ออกไปทางเอาต์พุตก็ให้งานก็จะเกิด ลอจิก "0" ขึ้น ในทางตรงกันข้าม หากต้องการส่งข้อมูล "1" ออกไป ก็ให้เขียนข้อมูล "1" ไปยังวงจรถ่วงแล้ว ช่วงจรจับก็จะหยุดทำงาน ทำให้ที่ขาพอร์ตเชื่อมต่อกับวงจรถ่วงออปภายในเกิดเป็นลอจิก "1" ที่ขาพอร์ต ซึ่งจะคล้ายกับการกำหนดให้เป็นขาอินพุตมากเพียงแต่แตกต่างกันที่กระบวนการในการเคลื่อนย้ายข้อมูล โดยถ้าเป็นอินพุตจะมีสัญญาณมาอ่านข้อมูลที่บัฟเฟอร์ แต่ถ้าเป็นเอาต์พุตจะไม่มี การอ่านข้อมูลที่บัฟเฟอร์แต่อย่างใด เว้นแต่ในกรณีที่ต้องการตรวจสอบข้อมูลที่ส่งออกมาทางเอาต์พุต

เมื่อใช้งานพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเป็นพอร์ตเอาต์พุต แต่ละขา (หรือแต่ละบิต) ของแต่ละพอร์ตมีความสามารถในการจ่ายกระแสหรือที่เรียกว่า กระแสซอร์ส (Source current) ได้สูงสุด 10mA และทุกขา รวมกันในแต่ละพอร์ต (ทั้ง 8 บิต) สูงสุด 26mA สำหรับพอร์ต 0 และ 15mA สำหรับพอร์ต 1-3 ในกรณีที่ใช้งานทุกพอร์ตเอาต์พุตจะสามารถจ่ายกระแสได้รวมกันสูงสุด 71 mA ดังนั้นในการใช้งานเป็นพอร์ตเอาต์พุตเพื่อไม่ให้เกิดปัญหาเกี่ยวกับ ความสามารถในการจ่ายกระแส จึงควรต่อครบวงจรถ่วงบัฟเฟอร์ทางเอาต์พุตเพื่อช่วยในการขับกระแสอีกทางหนึ่ง

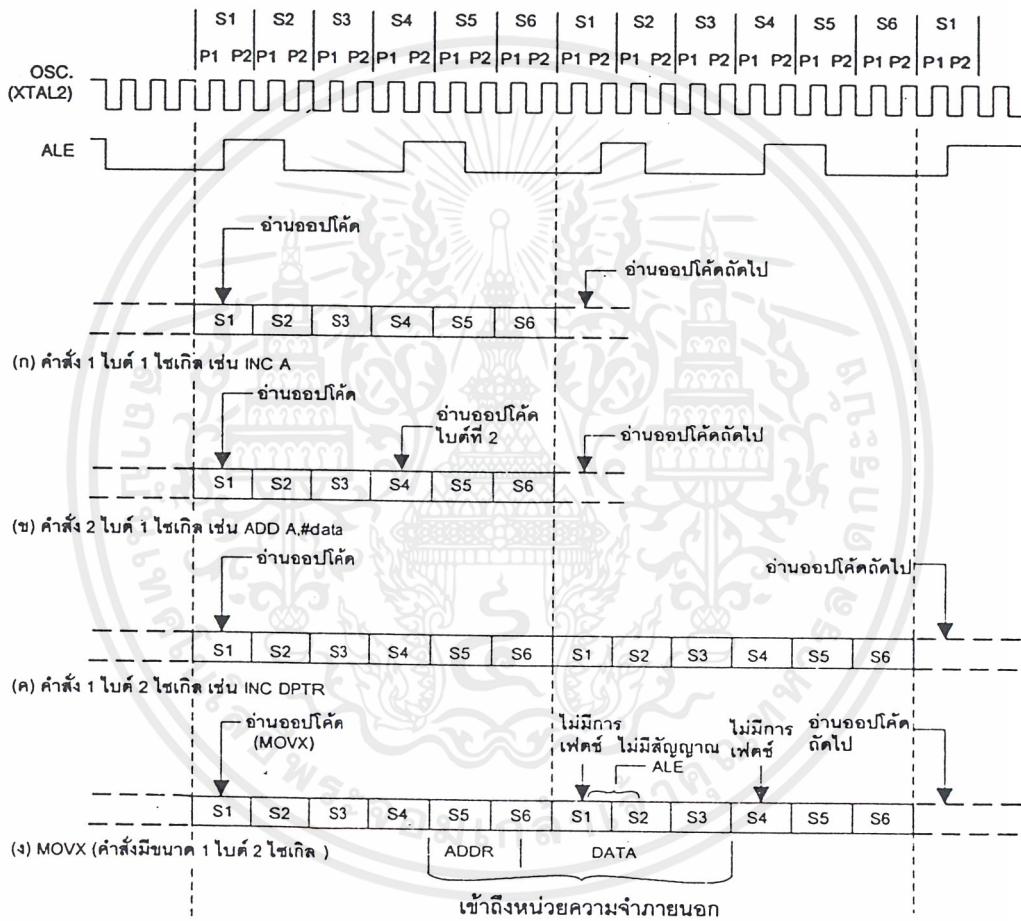
2.4 จังหวะในการทำงานของไมโครคอนโทรลเลอร์

ในการทำงานของไมโครคอนโทรลเลอร์ MCS-51 จะต้องทำความเข้าใจถึงจังหวะการทำงานของซีพียูและลำดับขั้นตอนการประมวลคำสั่ง ในการประมวลคำสั่งของซีพียู จะมีขั้นตอนหลักๆ 2 ขั้นตอนคือ กระบวนการเฟตช์ (fetch) เป็นการเรียกคำสั่งออกจากหน่วยความจำโปรแกรม แล้วทำการแปลรหัสคำสั่งเป็นภาษาเครื่องเพื่อเตรียมการประมวลผล ขั้นตอนต่อมาคือกระบวนการเอ็กซีคิวต์ (execute) เป็นการกระทำตามคำสั่งที่กำหนดหรือตามที่เฟตช์ขึ้นมา โดนกระบวนการก่อนหน้า เมื่อทำการเอ็กซีคิวต์คำสั่งเรียบร้อยแล้ว ก็จะไปเริ่มกระบวนการเฟตช์คำสั่งใหม่ต่อไป

เมื่อเริ่มจ่ายไฟให้แก่ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช จะเกิดการรีเซตในลักษณะที่เรียกว่า เพาเวอร์ออนรีเซต (power-on reset) ทำให้ซีพียูไปเริ่มต้นการทำงานที่แอดเดรส 0000H ของหน่วยความจำ จังหวะการทำงานของซีพียูจะเป็นไปตามรูปแบบ โดนได้รับการกำหนดมาจากรอบการทำงาน หรือแมชชีนไซเคิล (machine cycle) ในรูปที่ 2-5 เป็นไคอะแกรมเวลาแสดงจังหวะการทำงานของไมโครคอนโทรลเลอร์ MCS-51 โดยใน 1 รอบการทำงานหรือแมชชีนไซเคิล จะแบ่งย่อยออกเป็น 6 สเตต (state) กำหนดชื่อเป็น S1-S6 ในแต่ละสเตตมีคาบเวลาเท่ากับ 2 คาบเวลาของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณนาฬิกา ถ้าสัญญาณนาฬิกาที่มีความถี่เท่ากับ 12 MHz จะมีความยาวเท่ากับ 1ms ความยาวทั้งสองภายในหนึ่งสแตต จะเรียกว่า เฟส1 (phase 1) และเฟส2 (phase 2)



รูปที่ 2-5 ไส้เคิลการทำงานของ MCS -51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2-5 (ก) และ(ข) จะเป็นการเอ็ทซิวคิต์คำสั่งที่ใช้เวลา 1 ไชเกิลเริ่มต้นที่สเตต 1 จะเป็นการอ่านค่าออปโค้ด อันจะเป็นกระบวนการแอดซ์ค่าของออปโค้ดส่งไปให้รีจิสเตอร์คำสั่ง (Instruction Register: IR) การแพตซ์ครั้งที่สองจะเกิดขึ้นที่สเตตที่4 ภายในแมชีนไชเกิลเดียวกัน ในกรณีที่เป็นคำสั่งไบต์เดียว การแพตซ์ครั้งที่ 2 ภายในแมชีนไชเกิลเดียวกันจะถูกตัดทิ้งไป ในคำสั่งที่มีใช้เวลา 1 ไชเกิลจะสิ้นสุดการทำงานลงในสเตตที่6 ของแมชีนไชเกิลเดียวกัน

ในกรณีที่คำสั่งใช้เวลา 2 ไชเกิล การทำงานของคำสั่งนั้นจะสิ้นสุดลงในสเตตที่ 6 ของแมชีนไชเกิล ที่2 คังในไคอะแกรมรูปที่ 2-5 (ค) สำหรับในการกระทำคำสั่งMOVX ซึ่งเป็นคำสั่งขนาด1 ไบต์ 2 ไชเกิล จะไม่มีการแพตซ์เกิดขึ้นในไชเกิลที่ 2 ของคำสั่ง MOVXนี้ เนื่องจากซีพียูจะไปทำการติดต่อกับหน่วยความจำภายนอกดังแสดงในไคอะแกรมรูปที่ 2-5 (ง) จะเห็นได้ว่า เวลาในการเอ็ทซิวคิต์ ไม่ได้ขึ้นอยู่กับว่าทำการติดต่อกับหน่วยความจำโปรแกรมภายในหรือภายนอก

ในรูปที่ 2-5 แสดงสัญญาณและไคอะแกรมเวลาของการเข้าถึงหน่วยความจำโปรแกรมภายนอก โดยในรูปที่ 2-5 (ก) เป็นไคอะแกรมเวลาในขณะที่ยังไม่มีมีการกระทำคำสั่งMOVX สัญญาณที่ขา ALE และPSEN จะเกิดการแอกตีฟ 2 ครั้ง ภายในหนึ่งแมชีนไชเกิล ในทุกครั้งที่ ALE เกิดการแอกตีฟที่พอร์ต1 (P0) จะมีค่าของรีจิสเตอร์PC ในไบต์ค่าออกมา ในขณะที่พอร์ต2 (P2) ก็จะมีค่าของPC ในไบต์สูงเพื่อซีไปยังแอดเดรสต่อไปที่ต้อไปดำเนินการสำหรับขาPSEN ก็จะมีการแอกตีฟเมื่อมีการติดต่อกับหน่วยความจำโปรแกรมภายนอก ในกรณีที่กระทำคำสั่งMOVX เพื่อเข้าถึงหน่วยความจำข้อมูลภายนอก ที่เข้า PSEN จะไม่เกิดแอกตีฟ 2 ครั้งภายในหนึ่งแมชีนไชเกิล เนื่องจากตัวแอดเดรส และบัสข้อมูลจะถูกใช้ในการติดต่อกับหน่วยความจำข้อมูลภายนอกแทน แต่สำหรับสัญญาณ ALE ยังคงแอกตีฟตามจังหวะการทำงานเหมือนเดิม

จากไคอะแกรมเวลาทั้งหมดสามารถสรุปได้ว่า ในการทำงาน 1 รอบ หรือ 1 แมชีนไชเกิล ซีพียู ในไมโครคอนโทรลเลอร์MCS-51 จะใช้เวลา 12คาบเวลา ของสัญญาณนาฬิกา นั่นคือ เวลาในการทำงาน 1 ไชเกิล มีค่าเท่ากับ 1ms หรือมีความเร็วในการทำงานภายใน 1MHz ในกรณีที่ใช้ความถี่สัญญาณนาฬิกา 12 MHz ดังนั้นถ้าต้องการทราบความเร็วในการทำงานภายในของไมโครคอนโทรลเลอร์ MCS-51 สามารถหาได้จาก ค่าความถี่สัญญาณนาฬิกา หารด้วย 12 และถ้าต้องการหาค่าเวลา 1 รอบของการทำงาน หรือ 1 แมชีนไชเกิล สามารถทำได้โดย การหาส่วนกลับของความเร็ว ในการทำงานภายในของไมโครคอนโทรลเลอร์MCS-51 สามารถสรุปเป็นสูตรทางคณิตศาสตร์ได้ดังนี้

ความเร็วในการทำงานภายในของไมโครคอนโทรลเลอร์เท่ากับ

ความถี่ของสัญญาณนาฬิกา(ค่าของคริสตอลที่ต่ออยู่ที่ขาXTAL1 และ XTAL2) / 12

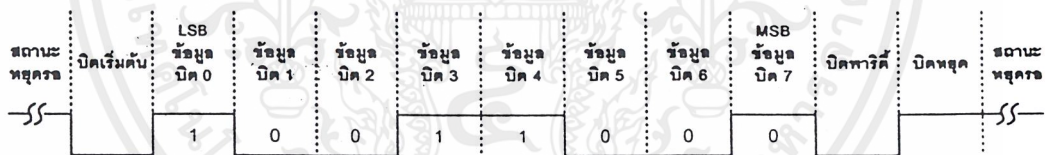
เวลา 1 แมชีนไชเกิล = 1/ความเร็วในการทำงานภายในของไมโครคอนโทรลเลอร์

2.5 พอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์ 1 ชุด (วงจรสื่อสารแบบฟูลดูเพล็กซ์ หมายถึง วงจรสื่อสารที่สามารถทำการรับและส่งข้อมูลในลักษณะ 2 ทิศทางได้ในเวลาเดียวกัน) โดยใช้ขาสัญญาณของพอร์ต 3 คือ ขา P3.0 เป็นขารับข้อมูลเข้า หรือ RxD และขาส่งข้อมูลออก หรือ TxD โดยวงจรสื่อสารข้อมูลแบบอนุกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นแบบอะซิงโครนัส ปกติแล้วพอร์ตอนุกรมไมโครคอนโทรลเลอร์ตระกูล MCS-51 จะใช้ในการติดต่อสื่อสารกับพอร์ตอนุกรมคอมพิวเตอร์ โดยใช้มาตรฐาน RS-232 แต่ในปัจจุบันสามารถติดต่อสื่อสารกันในมาตรฐาน RS-422 หรือ RS-485 ได้แล้ว

การสื่อสารข้อมูลแบบอะซิงโครนัส คือ การรับส่งข้อมูลโดยไม่จำเป็นต้องมีสัญญาณนาฬิกา แต่จะใช้การกำหนดอัตราเร็วในการรับส่งข้อมูลให้เท่ากันซึ่งเรียกว่าอัตราบอด หรืออัตราเรต มีหน่วยเป็น bit/second ซึ่งประกอบด้วย 4 ส่วนดังนี้

1. Start bit มีขนาด 1 bit
2. Data bit มีขนาด 8 bit
3. Parity bit มีขนาด 1 bit หรืออาจจะไม่มีก็ได้
4. Stop bit มีขนาด 1 bit



รูปที่ 2-6 รูปแบบข้อมูลอนุกรมแบบอะซิงโครนัส

รูปที่ 2-6 แสดงข้อมูลอนุกรมเมื่อไม่มีการส่งข้อมูล ขา data จะมีสถานะ '0' เรียกว่าสถานะหยุด การเริ่มส่งข้อมูลเริ่มต้นจากให้ขา data มี logic '0' ด้วยเวลา 1 bit เรียก bit นี้ว่า bit เริ่มต้น และต่อจากนั้นจะส่งข้อมูลออกไปโดยเริ่มจากบิตสุดท้ายก่อน (LSB) จนครบ 8 บิตจากนั้นตามด้วย parity bit ซึ่งเป็น bit ตรวจสอบความผิดพลาด และบิตสุดท้ายที่จะส่งคือ stop bit คือ การทำให้ขา data มีสถานะ '1' อีกครั้งเพื่อแสดงว่าสิ้นสุดข้อมูลแล้ว

2.5.1 รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของพอร์ตอนุกรมใน MCS-51

มีรีจิสเตอร์ที่เกี่ยวข้องอยู่ 2 ตัวดังนี้

1. รีจิสเตอร์บัฟเฟอร์ของพอร์ตอนุกรมหรือ SBUF(Serial data buffer register)

มีแอดเดรสอยู่ที่ 99H มีการแบ่งเป็น 2 ส่วนคือรีจิสเตอร์บัฟเฟอร์สำหรับส่งข้อมูลและ รีจิสเตอร์บัฟเฟอร์สำหรับรับข้อมูล เมื่อมีการเขียนข้อมูลมาที่รีจิสเตอร์ SBUF ข้อมูลจะถูกส่งไปยังบัฟเฟอร์สำหรับส่งข้อมูล เพื่อส่งออกจากไมโครคอนโทรลเลอร์ผ่านทาง TxD และเมื่อต้องการอ่านข้อมูลจาก รีจิสเตอร์บัฟเฟอร์ SBUF ข้อมูลจะถูกส่งไปยังบัฟเฟอร์สำหรับรับข้อมูล เพื่อส่งต่อไปยังไมโครคอนโทรลเลอร์ผ่านทาง RxD

2. รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรมหรือ SCON(serial port control register)

เป็นรีจิสเตอร์ 8 bit มีแอดเดรสอยู่ที่ 98H มีรายละเอียดดังนี้

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

SM0-SM1 (serial port mode bit 0-1) ใช้ในการเลือก mode การทำงาน

SM2 ใช้ในการเลือกสื่อสารแบบ multiprocessor

REN(Enable serial reception) ใช้ในการอินทิเกรตการรับข้อมูลของพอร์ตอนุกรม ทำการเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์ ถ้าต้องการให้มีการรับข้อมูลต้องเซตบิตนี้ให้เป็น "1"

TB8: ใช้สำหรับเก็บข้อมูลบิตที่ 9 ที่ต้องการส่งออกไปในการทำงานโหมด 2 และ 3 ของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 เซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

RB8: ใช้สำหรับรับข้อมูลบิตที่ 9 ที่เข้ามาในการทำงานโหมด 2 และ 3 ของพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 แต่ถ้าหากพอร์ตอนุกรมทำงานอยู่ในโหมด 0 และบิต SM2 เป็น "0" ข้อมูลที่บิต RB8 คือข้อมูลของบิตหยุด(STOP bit)สำหรับในการทำงานโหมด 0 บิตนี้จะไม่ใช้งาน บิต RB8 นี้สามารถเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

TI(Transmit Interrupt flag) : ใช้ในการแสดงการเกิดอินเตอร์รัปต์เมื่อมีการส่งข้อมูลออกจากพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 สามารถเซตได้ด้วยการบวนการทางฮาร์ดแวร์ เมื่อทำการส่งข้อมูลบิตที่ 8 ไปเรียบร้อยแล้วในการทำงานโหมด 0 ส่วนในการทำงานโหมดอื่น บิตนี้ จะเซตเมื่อ มีการเริ่มต้นส่งบิตหยุดออกไป การเคลียร์บิตนี้ต้องใช้กระบวนการทางซอฟต์แวร์เท่านั้น

RI(Receive Interrupt flag): ใช้ในการแสดงการเกิดอินเตอร์รัปต์เมื่อมีการรับข้อมูลเข้าสู่พอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 สามารถเซตได้ด้วยการบวนการทางฮาร์ดแวร์ เมื่อ

ทำการรับข้อมูลบิตที่ 8 เรียบร้อยแล้วในการทำงานโหมด 0 ส่วนในการทำงานโหมดอื่น บิตนี้จะเซตเมื่อมีสามารถรับบิตหยุดของข้อมูลอนุกรมไปได้ครึ่งทางแล้ว ยกเว้นในกรณีที่บิต SM2 มีการเซต บิตนี้จะเซตได้ก็ต่อเมื่อการรับบิตหยุดหรือบิตที่ 9 เกิดขึ้นอย่างสมบูรณ์แล้ว การเคลียร์บิตนี้ต้อง ใช้กระบวนการทางซอฟต์แวร์เท่านั้น

2.5.2 โหมดการทำงานของพอร์ตอนุกรม MCS-51

มีทั้งหมด 4 โหมด

1. โหมด 0 เป็นการกำหนดให้พอร์ตอนุกรมทำงานในลักษณะชิพตรีเจสเตอร์
2. โหมด 1 เป็นการกำหนดให้เป็น UART ขนาด 8 บิตเลือกอัตราบอดได้
3. โหมด 2 เป็นการกำหนดให้เป็น UART ขนาด 9 บิต อัตราบอดคงที่
4. โหมด 3 เป็นการกำหนดให้เป็น UART ขนาด 9 บิต เลือกอัตราบอดเรตได้

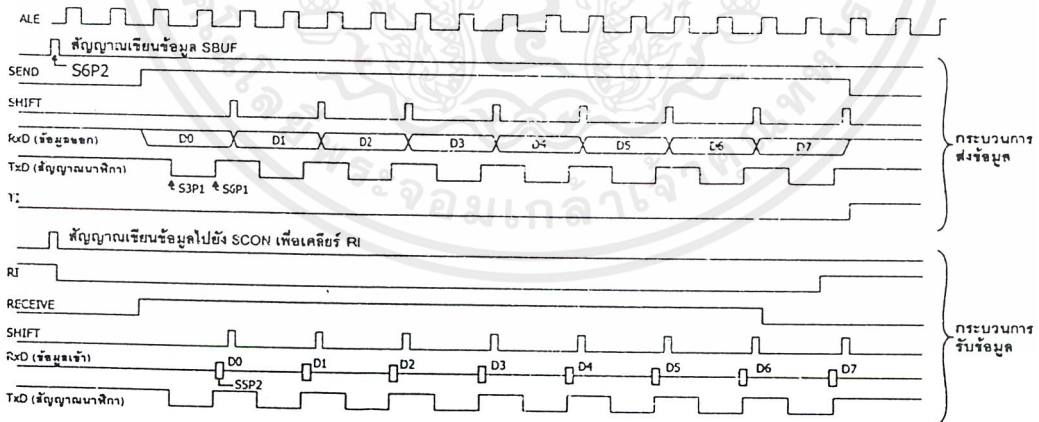
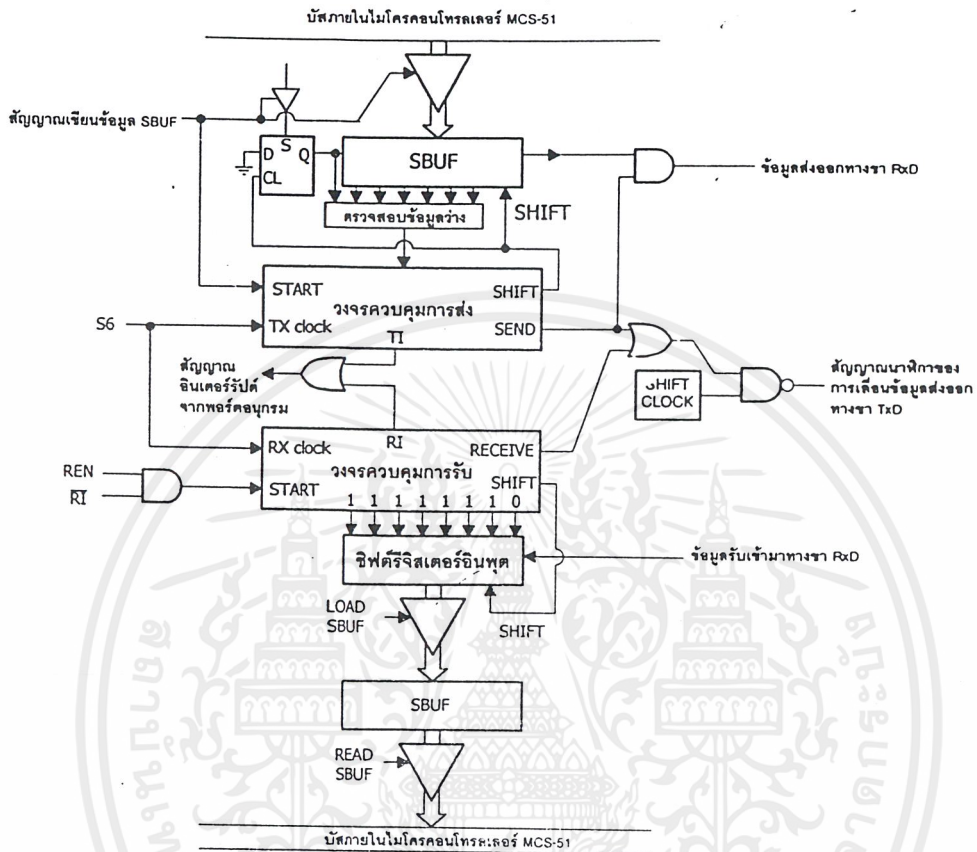
การทำงานในโหมด 0 ของวงจรถ่ายพอร์ตอนุกรม

ข้อมูลอนุกรมจะผ่านเข้าออกทางขา Rx/D ส่วนขา Tx/D ทำหน้าที่เป็นสัญญาณนาฬิกาของการเลื่อนข้อมูล ในโหมดนี้มีจำนวนข้อมูล 8 บิต โดยทำการรับส่งข้อมูลในบิต LSB ก่อน อัตราในการรับส่งข้อมูลหรืออัตราบอดถูกกำหนดไว้คงที่ที่ $1/12$ ของความถี่ clock

จากรูปที่ 2-7 เริ่มต้นส่งข้อมูลจากการเขียนข้อมูลที่ต้องการส่งมายังรีจิสเตอร์ SBUF สัญญาณเขียนข้อมูล SBUF active เป็น '1' ที่สแตต6 เฟส 2 (S6P2) ของเมทซินไซเคิล ส่งมายังวงจรถวลการส่ง ทำให้วงจรถวลการส่งเริ่มการส่งข้อมูล สัญญาณ SEND จะแอกตีฟเป็น '1' ตลอดขบวนการส่งข้อมูล

ข้อมูลจากรีจิสเตอร์ SBUF จะถูกเลื่อนออกที่ขา Rx/D ครั้งละบิตตามจังหวะของสัญญาณนาฬิกาที่ส่งออกจากขา Tx/D โดยสัญญาณ clock ของการเลื่อนข้อมูลจะมีขอบขาลงของสัญญาณที่สแตต 3 เฟส 1 และมีขอบขาขึ้นของสัญญาณที่สแตต 6 เฟส 1 จนเมื่อส่งข้อมูลครบ 8 bit แล้ว บิต TI ในรีเจสเตอร์ SCON จะเซตเพื่อแจ้งว่าส่งข้อมูลครบแล้ว เมื่อเสร็จสิ้นการรับข้อมูลแล้ว สัญญาณ SEND จะกลายเป็น '0'

ในการรับข้อมูล เริ่มต้นด้วยการเซต REN ให้เป็น '1' และเคลียร์บิต RI ในรีเจสเตอร์ SCON ก่อนที่ สแตต6 เฟส2 วงจรถวลการรับจะทำการเขียนข้อมูลและแอกตีฟสัญญาณ RECEIVE ให้เป็น '1' เมื่อสัญญาณ RECEIVE แอกตีฟ จะเกิดการส่งสัญญาณนาฬิกาของการเลื่อนข้อมูลผ่านทางขา Tx/D เพื่อกำหนดจังหวะ จนกระทั่งเมื่อเสร็จกระบวนการรับข้อมูล บิต RI จะถูกsci เพื่อให้รู้ว่าส่งเสร็จแล้วและสัญญาณ RECEIVE จะเป็น '0' จนกว่าจะส่งข้อมูลใหม่อีกครั้ง



รูปที่ 2-7 การทำงานใน mode 0 ของ MCS - 51

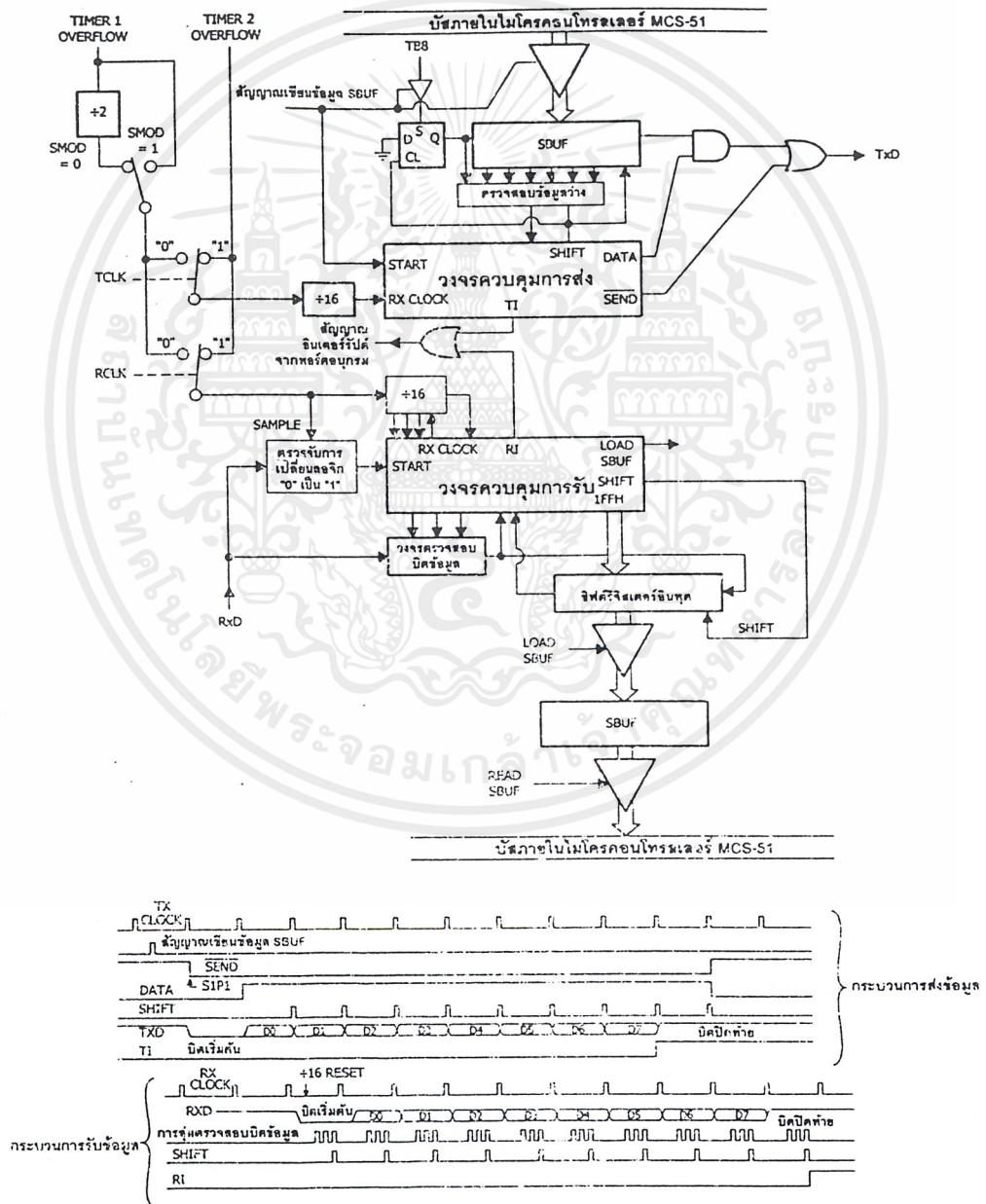
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานในโหมด 1 ของวงจรถอดอนุกรม

โหมดนี้จะรับส่งข้อมูลรวม 10 บิตประกอบด้วย

1. บิตเริ่มต้น มีค่าเป็น '0' จำนวน 1 บิต
2. บิตข้อมูลจำนวน 8 บิต
3. บิตหยุดจำนวน 1 บิต

บิตหยุดจะถูกเก็บไว้ในรีจิสเตอร์ RB8 ในรีจิสเตอร์ SCON อัตราบอดในโหมดนี้ได้รับการกำหนดโดยอัตราการเกิดโอเวอร์โฟลวของ timer 1



รูปที่ 2-8 การทำงานใน mode 1 ของ MCS - 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งข้อมูล เริ่มจากการแอกทีฟสัญญาณเขียนข้อมูลมายังรีจิสเตอร์ SBUF ส่งมายังวงจรควบคุมการส่ง จากนั้นวงจรควบคุมการส่งจะทำการแอกทีฟสัญญาณ SEND ที่สแตต 1 เฟส 1 ของแมชชีนไชเคิลต์ต่อมา โดยสัญญาณ SEND จะเป็น '0' ตลอดกระบวนการส่งข้อมูล เมื่อสัญญาณ SEND แอกทีฟ จะทำการส่งบิตเริ่มต้นก่อนเป็นบิตแรก โดยมีคาบเวลาของบิตเริ่มต้นเท่ากับ 1 แมชชีนไชเคิลต์ จากนั้นตามด้วยการส่งข้อมูล 8 บิต เรียงลำดับจากบิต LSB โดยข้อมูลที่ทำการส่งจะถูกเรียกออกมาจากรีเจสเตอร์บัฟเฟอร์สำหรับการส่งข้อมูล ในทุกๆบิตข้อมูลที่ส่งออกไปจะเกิดพัลส์ SHIFT ขึ้นเพื่อให้เรียกข้อมูลในแต่ละบิตจากรีจิสเตอร์บัฟเฟอร์ จึงหะการส่งจะถูกกำหนดโดยสัญญาณนาฬิกาของขา Tx โดยสัญญาณนี้ได้มาจากหารสัญญาณ TCLK จากไทมเมอร์ 1 ด้วย 16 หลังจากส่งข้อมูลเสร็จก็จะทำการส่งบิตหยุด ดังนั้นจะใช้สัญญาณนาฬิกาทั้งหมด 10 ลูกเมื่อส่งข้อมูลเสร็จ จะทำการเซตบิต TI ในรีเจสเตอร์ SCON หลังจากทำการอินเตอร์รัปต์หรือส่งข้อมูลเรียบร้อยแล้ว ต้องทำการ clear บิต TI ก่อนเพื่อให้เกิดกระบวนการรับส่งข้อมูลได้ต่อไป

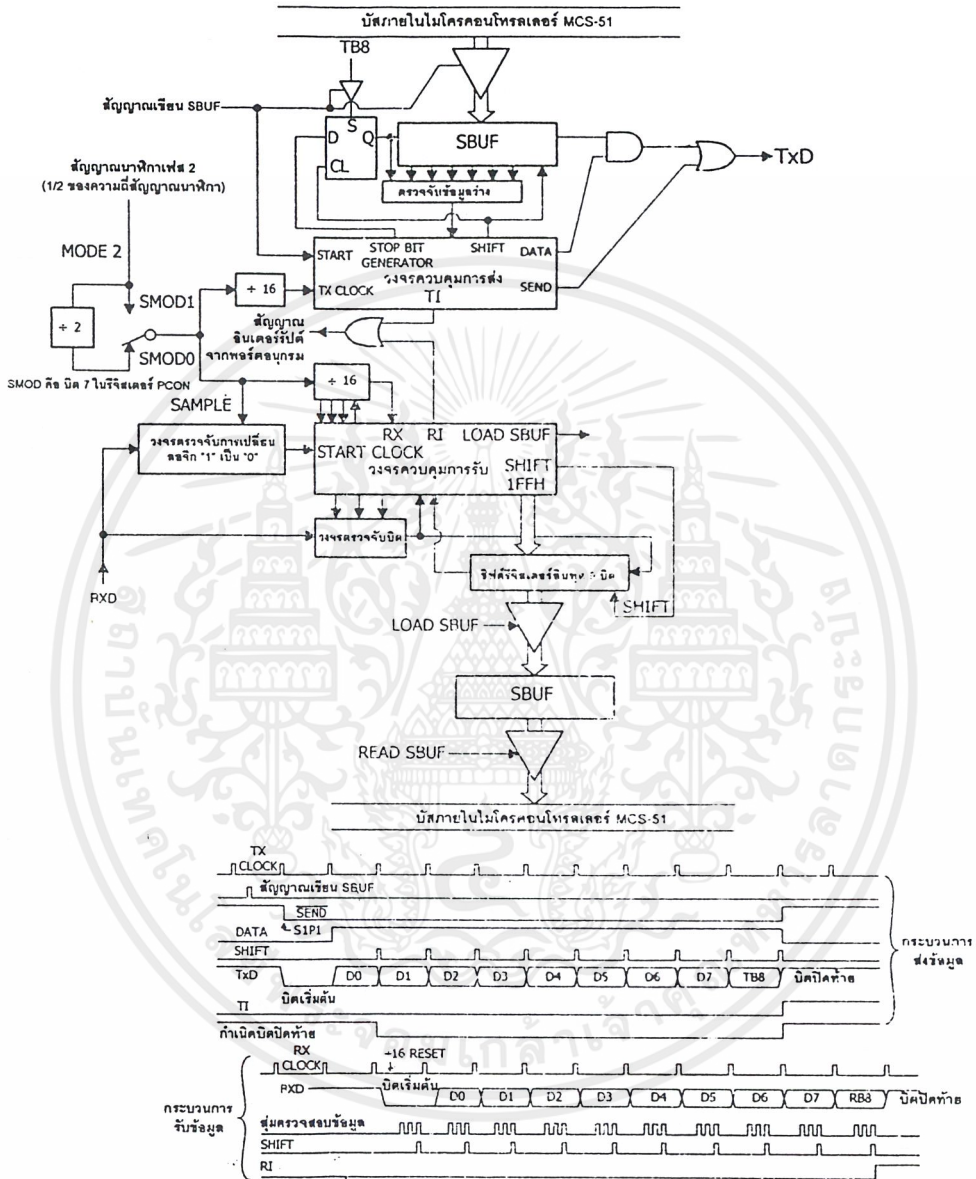
ในการรับข้อมูลจะเริ่มจากการเดินทางผ่านขา RxD ในการตีความว่าเป็นบิต 1 หรือ 0 จะคล้ายกับการส่งข้อมูล รับข้อมูลได้ที่ละบิตจะมี SHIFT เกิดขึ้นเพื่อทำการเลื่อนข้อมูลเข้าสู่รีเจสเตอร์บัฟเฟอร์การรับข้อมูล การกำหนดจังหวะในการรับข้อมูลจะถูกกำหนดโดย RX clock หลังจากสัญญาณนาฬิกาถูกสุกดท้าย หมายถึงรับข้อมูลครบแล้ว วงจรควบคุมการรับข้อมูลจะทำการส่งข้อมูลจากรีเจสเตอร์บัฟเฟอร์ไปยังรีเจสเตอร์ SBUF และ บิต RB8 ในรีเจสเตอร์SCON โดยข้อมูลในบิต RB8 คือข้อมูลบิตหยุดนั่นเองและจะทำการ set bit RI ในรีเจสเตอร์ SCON ด้วย หลังจากทำการอินเตอร์รัปต์หรือรับข้อมูลเสร็จแล้วต้องทำการเคลียร์บิต RI ก่อนเสมอเพื่อจะได้เริ่มต้นกระบวนการรับส่งข้อมูลต่อไปได้

การทำงานในโหมด 2 และ 3 ของวงจรพอร์ตอนุกรม

ทั้ง 2 โหมดนี้จะใช้ข้อมูลรวม 11 บิตประกอบด้วย

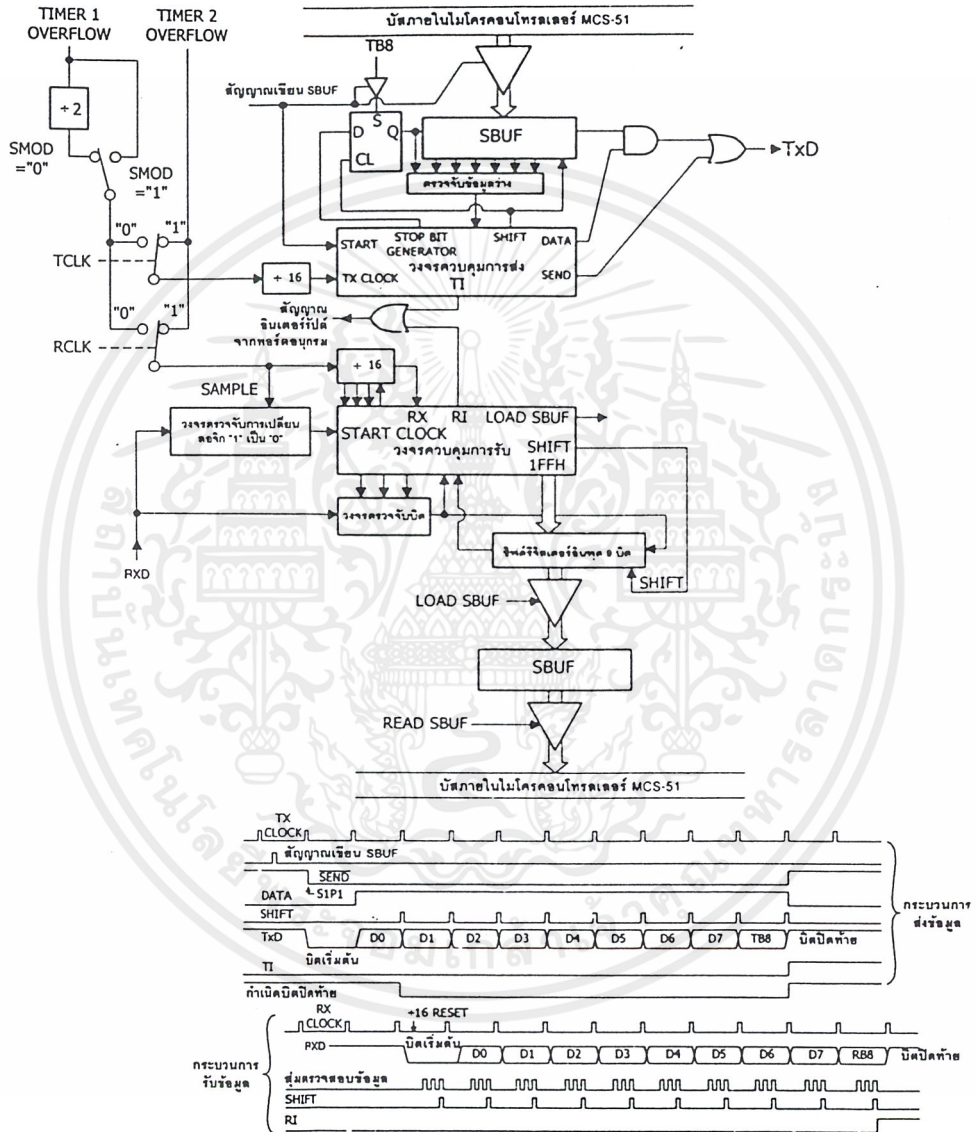
1. บิตเริ่มต้นมีค่าเป็น '0' จำนวน 1 บิต
2. บิตข้อมูลจำนวน 8 บิต
3. บิตปิดท้ายอาจเป็นพาริตีบิตหรือตัวเลือกของการส่งแบบ multi processor
4. บิตหยุดจำนวน 1 บิต

ในการส่งข้อมูลบิตที่ 9 จะเก็บไว้ใน TB8 ในรีเจสเตอร์ SCON และในการรับข้อมูลบิตที่ 9 จะถูกเก็บไว้ใน RB8 ในรีจิสเตอร์ SCON



รูป 2-9 การทำงานใน mode 2 ของ MCS - 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2-10 การทำงานใน mode 3 ของ MCS - 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.3 อัตราบอดของพอร์ตอนุกรม

โหมด 0

อัตราบอดของโหมดนี้มีค่าคงที่ คำนวณจาก

$$\text{อัตราบอดของโหมด 0} = \text{ความถี่ของสัญญาณนาฬิกา} / 12 \text{ (หน่วยเป็น บิตต่อวินาที)}$$

โหมด 1 และ 3

เนื่องจากทั้งสองโหมดนี้ สามารถเลือกแหล่งกำเนิดอัตราบอดได้ 2 แหล่ง คือ จากการโอเวอร์ โฟลวของไทมเมอร์ 1 สำหรับอัตราบอดเมื่อใช้การโอเวอร์ โฟลวของไทมเมอร์ 1 จะต้องใช้ค่าของบิต SMOD ในรีจิสเตอร์ PCON มาพิจารณาประกอบ โดยคำนวณอัตราบอดจาก

$$\text{อัตราบอด} = (2^{\text{ค่าของบิต SMOD}} / 32) * \text{อัตราโอเวอร์ โฟลวของไทมเมอร์ 1}$$

ถ้าหากไทมเมอร์ 1 ไม่ได้เ็นเปิดการอินเตอร์รัปต์ไว้สามารถคำนวณหาอัตราบอดได้จาก

$$\text{อัตราบอด} = (2^{\text{ค่าของบิต SMOD}} / 32) * (\text{ความถี่ของสัญญาณนาฬิกา} / \{12 * [256 - (TH1)]\})$$

ในตารางที่ 2-1 แสดงการกำหนดอัตราบอดโดยใช้ไทมเมอร์ 1

ตารางที่ 2-1 การเลือกอัตราบอดของวงจรพอร์ตอนุกรม

อัตราบอด (บิตต่อวินาที : bps)	ความถี่ สัญญาณนาฬิกา	SMOD	ไทมเมอร์ 1		
			C/T	โหมด	ค่ารีโหลด
โหมด 0 : สูงสุด 1 MHz	12 MHz	X	X	X	X
โหมด 2 : สูงสุด 375K	12 MHz	1	X	X	X
โหมด 1,3 : 62.5K	12 MHz	1	0	2	FFH
19.2K (19,200)	11.0592 MHz	1	0	2	FDH
9.6K (9,600)	11.0592 MHz	0	0	2	FDH
4.8K (4,800)	11.0592 MHz	0	0	2	FAH
2.4K (2,400)	11.0592 MHz	0	0	2	F4H
1.2K (1,200)	11.0592 MHz	0	0	2	E8H
137.5	11.0592 MHz	0	0	2	1DH
110	6 MHz	0	0	2	72H
110	12 MHz	0	0	1	FEEBH

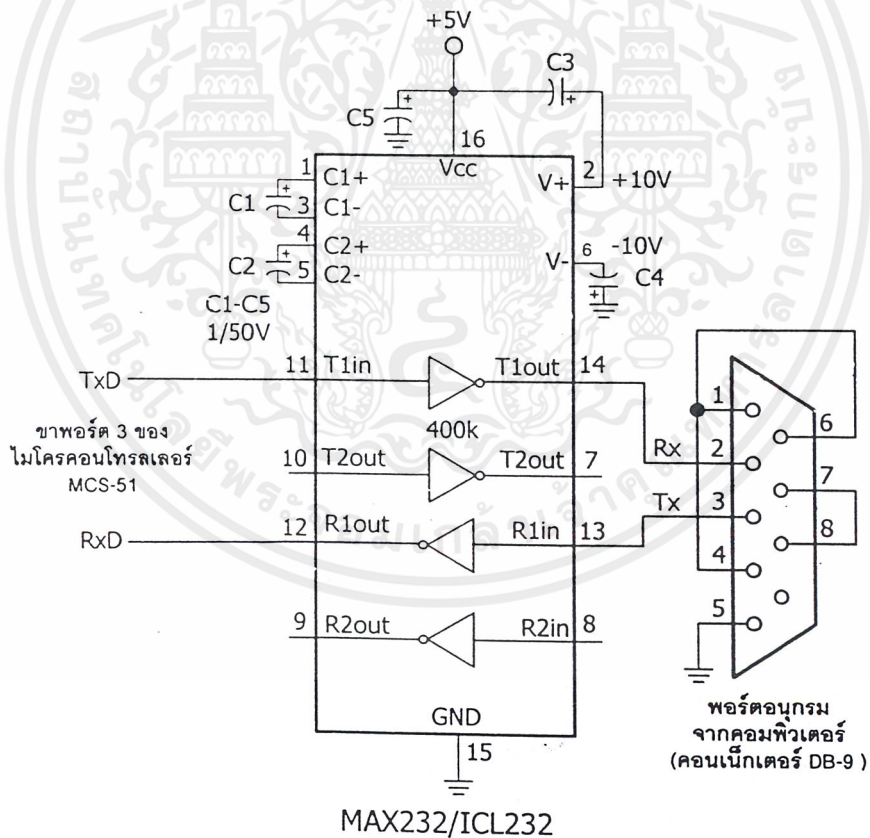
โหมด 2

ในโหมดนี้การกำหนดอัตราบอดจะขึ้นอยู่กับ ค่าของบิต SMOD ในรีจิสเตอร์ PCON ถ้า SMOD เป็น “0” อัตราบอดจะเท่ากับ 1/64 ความถี่ของสัญญาณนาฬิกา ในขณะที่ SMOD เป็น “1” อัตราบอดจะเท่ากับ 1/32 ความถี่ของสัญญาณนาฬิกา สามารถแสดงสูตรคำนวณได้ดังนี้

$$\text{อัตราบอด} = (2^{\text{ค่าของบิต SMOD}} / 64) * \text{ความถี่ของสัญญาณนาฬิกา}$$

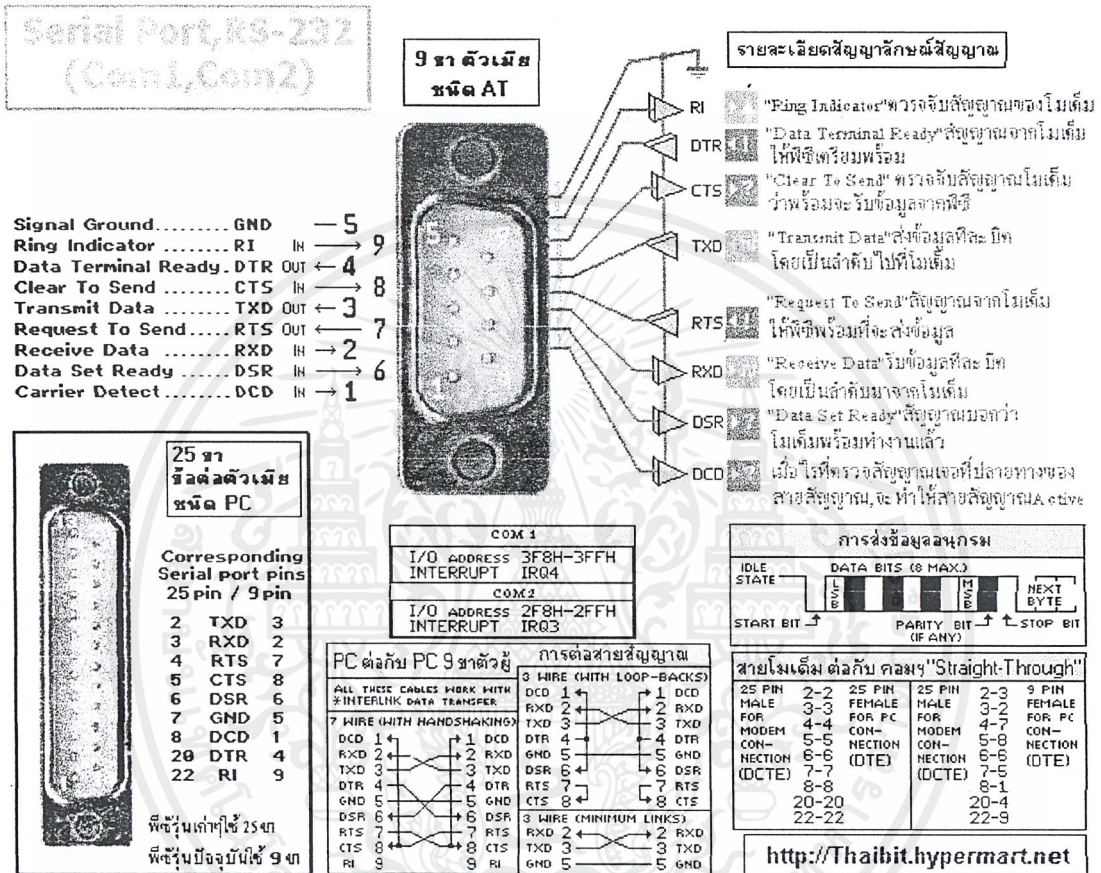
2.6 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์

การใช้งานวงจรพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 มักนิยมใช้ในการติดต่อเพื่อแลกเปลี่ยนข้อมูลกับคอมพิวเตอร์ผ่านทางอนุกรมในมาตรฐาน RS-232 เป็นส่วนใหญ่ แต่เนื่องจากระดับสัญญาณของพอร์ตอนุกรม RS-232 มีระดับ ± 3 ถึง ± 12 V ในขณะที่ระดับสัญญาณของไมโครคอนโทรลเลอร์ MCS-51 อยู่ในระดับ TTL ดังนั้นจึงไม่สามารถเชื่อมต่อพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์ได้โดยตรง จึงต้องอาศัยการเชื่อมต่อผ่านไอซีที่ทำหน้าที่แปลงสัญญาณ ซึ่งต้องทำการแปลงข้อมูลส่งของไมโครคอนโทรลเลอร์ MCS-51 จากระดับ TTL ไปเป็นระดับ RS-232 และทำการแปลงข้อมูลรับของคอมพิวเตอร์จากระดับ RS-232 เป็นระดับ TTL ไอซีดังกล่าวมีอยู่หลายเบอร์ เช่น MAX232 ของ MAXIM และ ICL232 ของ HARRIS ซึ่งแสดงไอซีและการเชื่อมต่อ ไว้ดังรูปที่ 2-11



รูปที่ 2-11 วงจรเชื่อมต่อ MAX232 หรือ ICL232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์ และ MCS-51

2.7 มาตรฐาน RS-232



รูปที่ 2-11 แสดงขาสัญญาณของ Serial Port ของคอมพิวเตอร์

ลักษณะการส่งข้อมูลแบบอนุกรมนั้น ข้อมูลจะถูกส่งมาทีละบิต จากตัวอุปกรณ์ส่งไปยังอุปกรณ์รับ ช่องสัญญาณในการส่งข้อมูลอาจจะใช้เพียง 1 หรือ 2 สัญญาณเท่านั้น ทำให้ค่าใช้จ่ายในการสื่อสารถูกกว่าแบบขนาน แต่อัตราการส่งข้อมูลจะช้ากว่าการส่งแบบขนาน ในการส่งข้อมูลแบบอนุกรม ข้อมูลที่ต้องการส่งจะอยู่ในลักษณะเป็นไบนารี จะถูกทยอยส่งทีละบิต และทางอุปกรณ์รับจะต้องรับข้อมูลมาทีละบิต แล้วมารวมกันเป็นไบนารีซึ่งทางด้านอุปกรณ์รับจะต้องคอยตรวจสอบว่าบิตใดเป็นบิตเริ่มแรกของไบนารีนั้น การตรวจสอบจะขึ้นอยู่กับรูปแบบของรหัสของบิตที่ใช้ในการรับส่งข้อมูลแบบอนุกรม ระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอกนั้น จำเป็นต้องมีมาตรฐานในการรับส่งข้อมูล ซึ่งมาตรฐานที่นิยมมากที่สุดก็คือ มาตรฐาน RS-232

มาตรฐาน RS-232C ใช้สัญญาณเส้นเดียว ในการส่งสัญญาณ โดยสัญญาณที่ส่งจะส่งไป ได้ทิศทางเดียว สำหรับความเร็ว และ ระยะทางของการเชื่อมต่อ RS-232C สามารถเชื่อมต่อการถ่าย โอนข้อมูลได้ถึง 200 Kbps ซึ่งเพียงพอสำหรับไมโครคอนโทรลเลอร์ที่มีอัตรา 110-9600 บอด ความยาวของสายเชื่อมสัญญาณ ระหว่าง อุปกรณ์รับส่งข้อมูลปลายทาง (Data Terminal Equipment :DTE) และ อุปกรณ์สื่อสารข้อมูล (Data Communication Equipment :DCE) โดย สัญญาณตามมาตรฐาน RS-232 จำกัดอยู่ที่ 50 ฟุต หรือ ประมาณ 15 เมตร ซึ่งเพียงพอสำหรับการสื่อสารไมโครคอมพิวเตอร์ กับ อุปกรณ์ภายนอก สำหรับแรงดันของระดับสัญญาณจะถูกกำหนดภายใน 2 บริเวณ คือ

- แรงดันไฟบวก (สถานะ Space) อยู่ระหว่าง +5 ถึง +15 V สำหรับเอาต์พุต และ ระหว่าง +3 ถึง +15 V สำหรับอินพุต ความแตกต่างมีไว้เพื่อกรณีที่แรงดันไฟฟ้าสูญหาย เนื่องจาก ความยาวของสายสัญญาณ
- แรงดันไฟลบ (สถานะ Mark) อยู่ระหว่าง -5 ถึง -15 V สำหรับเอาต์พุต และ ระหว่าง -3 ถึง -15 V สำหรับอินพุต

ซึ่งจะเห็นได้ว่าถ้าให้สายสัญญาณยาวเกินไป ระดับสัญญาณไฟฟ้าจะตกลงเกินขอบเขตที่กำหนดนอกจากนี้ค่าความจุไฟฟ้าที่เกิดขึ้น จะมีผลกับคุณภาพของสัญญาณ โดยทำให้การเปลี่ยนสถานะจากแรงดันไฟบวกไปเป็นแรงดันไฟลบนั่นไม่ชัดเจน เนื่องจาก RS-232 ไม่ได้ออกแบบให้นำไปใช้กับระยะทางไกล ดังนั้นถ้าอุปกรณ์อยู่ห่างกันมากอาจจำเป็นต้องใช้ โมเด็มหรือวิธีการอื่น

บทที่ 3

อุปกรณ์เซ็นเซอร์ และการแปลงสัญญาณอนาล็อกเป็นดิจิทัล

เซ็นเซอร์เป็นองค์ประกอบสำคัญในการวัดสถานะ หรือ ปริมาณทางกายภาพของตัวกลาง หรือ วัตถุใดๆในหัวข้อต่อไปนี้จะกล่าวถึงอุปกรณ์เซ็นเซอร์อุณหภูมิพอสังเขป เพื่อให้เข้าใจถึงแนวคิดของระบบที่ออกแบบขึ้นมา และ ในหัวข้อถัดไปจะกล่าวถึงพื้นฐานการแปลงสัญญาณเบื้องต้นที่เน้นเฉพาะแบบที่นำมาใช้งาน

3.1 อุปกรณ์เซ็นเซอร์อุณหภูมิ

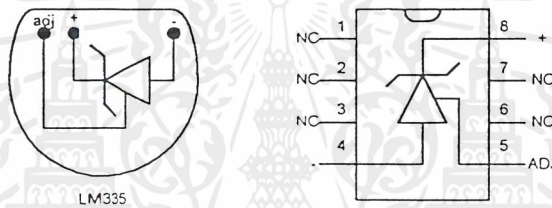
อุปกรณ์ที่ใช้ในการตรวจวัดอุณหภูมิ มีอยู่หลายชนิดด้วยกัน โดยอุปกรณ์แต่ละชนิดจะมีหลักการเปลี่ยนแปลงคุณสมบัติเฉพาะของสาร คือ จะต้องมีการเปลี่ยนแปลงค่าเมื่ออุณหภูมิที่วัดเปลี่ยนแปลงไป และ การเปลี่ยนแปลงที่วัดได้จะต้องคงที่แน่นอน ซึ่งหลักการที่ใช้วัดอุณหภูมิโดยทั่วไป มีดังนี้

- อาศัยการเปลี่ยนแปลงคุณสมบัติเชิงกล
- อาศัยการเปลี่ยนแปลงความดันก๊าซ
- อาศัยการเปลี่ยนแปลงคุณสมบัติทางไฟฟ้า
- อาศัยการเปลี่ยนแปลงคุณสมบัติทางแสงและการแผ่รังสี
- อาศัยการเปลี่ยนแปลงโดยวิธีทางเคมี

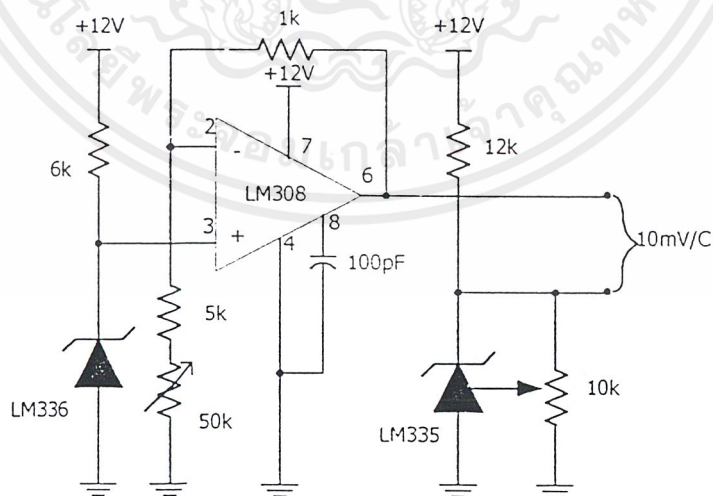
ในโครงการนี้การตรวจวัดอุณหภูมิ จะใช้หลักการเปลี่ยนแปลงคุณสมบัติทางไฟฟ้า เนื่องจากสัญญาณที่ได้จากอุปกรณ์นี้สามารถนำไปใช้งานร่วมกับ อุปกรณ์อิเล็กทรอนิกส์เพื่อวัดผลได้สะดวก อุปกรณ์กลุ่มนี้โดยทั่วไปจะอยู่ในรูปของตัวต้านทาน ไคโอต หรือ ไอซี ซึ่งอุปกรณ์ดังกล่าวจะใช้วัดอุณหภูมิในช่วง -50 องศาเซลเซียสถึง 150 องศาเซลเซียส และโครงสร้างภายนอกจะมีขนาดเล็ก

เซ็นเซอร์ที่มีโครงสร้างภายในเป็นตัวต้านทาน ค่าความต้านทานจะเปลี่ยนค่าตามอุณหภูมิ หรือ กรณีเป็นซีเนอร์ไคโอตสามารถเปลี่ยนแปลง แรงดันพังทะลายตามระดับอุณหภูมิ ดังนั้นเมื่อไบอัสย้อนกลับแล้วอุณหภูมิโดยรอบที่เปลี่ยนแปลง แรงดันที่ตกคร่อมอุปกรณ์เซ็นเซอร์ดังกล่าวจะเปลี่ยนแปลงตามไปด้วย จึงสามารถนำการเปลี่ยนแปลงดังกล่าวมาประมวลผล เพื่อวัดอุณหภูมิออกมาได้

ในโครงการนี้จะใช้เซ็นเซอร์แบบสารกึ่งตัวนำเบอร์ LM335 (Precision Temperature Sensor) ซึ่งเป็นวงจรรวมที่มีคุณสมบัติทางอุณหภูมิคล้าย เซ็นเซอร์ไดโอด สามารถทำงานได้ในย่านอุณหภูมิ -40 องศาเซลเซียส ถึง 100 องศาเซลเซียส มีความเที่ยงตรงสูงในย่านที่ใช้งาน เมื่อต่อเป็นวงจรใช้งานร่วมกับ อุปกรณ์ภายนอกดังแสดง ในรูปที่ 3-2 จะสามารถให้แรงดันเอาต์พุตเป็นปฏิภาคโดยตรงกับอุณหภูมิโดยรอบ ในวงจรจะใช้ LM336 จ่ายแรงดันอ้างอิงเปรียบเทียบกับเอาต์พุตของ LM335 จะได้แรงดันเอาต์พุตที่เป็นผลต่างนี้ในอัตรา $+10\text{mV}/^{\circ}\text{C}$ ซึ่งจะขยายแรงดันผลต่างด้วย วงจรขยายความแตกต่าง (Differential Amplifier) ซึ่งจะมีค่าแรงดันเหมาะสมกับ วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล



รูปที่ 3-1 แสดงตำแหน่งขาสัญญาณของ LM335



รูปที่ 3-2 แสดงการต่อวงจร Centigrade Thermometer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3-1 แสดงความสัมพันธ์ระหว่างค่าอุณหภูมิหน่วย °C และ Vout

อุณหภูมิ		
องศาเซลเซียส	องศาเคลวิน	Vout
0	273	2.732
25	298	2.982
50	323	3.232
75	348	3.482
100	373	3.732

โดยการแรงดันที่ได้จากเอาต์พุตของตัวอุปกรณ์เซ็นเซอร์ ได้มาจากการคำนวณด้วยสมการ

$$V_{OUT_T} = V_{OUT_{T_0}} \times \frac{T}{T_0} \quad (2.1)$$

เมื่อ T คืออุณหภูมิที่เราสามารถรู้ได้ (°K)

T_0 คืออุณหภูมิอ้างอิง (298°K)

$V_{OUT_{T_0}}$ คือค่าแรงดันเอาต์พุตที่อุณหภูมิอ้างอิง (2.982V ที่ 25°C)

V_{OUT_T} คือแรงดันเอาต์พุตที่ LM335

3.2 การแปลงสัญญาณอนาล็อกเป็นดิจิทัล (Analog to Digital Converter : ADC)

การนำสัญญาณอนาล็อกมาประมวลผลในวงจรดิจิทัล จำเป็นต้องอาศัยตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัล หรือเรียกว่า ADC ซึ่งความละเอียดของการแปลงสัญญาณ ขึ้นอยู่กับจำนวนบิตของ ADC ในการแปลงสัญญาณ อนาล็อกเป็นดิจิทัล นั้นมีขั้นตอนที่ซับซ้อนอยู่พอสมควรกว่าจะได้เป็นสัญญาณดิจิทัลที่มีค่าผิดพลาด ต่ำ ซึ่งโดยส่วนใหญ่แล้ว จะประกอบด้วยขั้นตอนที่สำคัญอยู่ 3 ขั้นตอน คือ การสุ่ม (Sampling) การจัดระดับ (Quantizing) และการเข้ารหัส (Encoder) โดยทั้งหมดนั้นถือเป็นทฤษฎีพื้นฐานในการแปลงสัญญาณอนาล็อก เป็นดิจิทัล

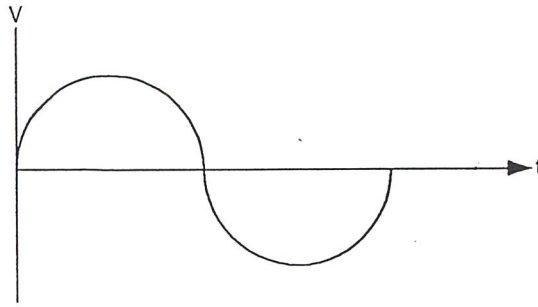
3.2.1 ทฤษฎีการสุ่ม (Sampling Theory)

ในการแปลงสัญญาณอนาล็อกเป็นดิจิทัลนั้น ADC จำเป็นต้องใช้เวลาช่วงหนึ่งในการจัดการ ซึ่งช่วงเวลาดังกล่าวนั้น ขึ้นอยู่กับหลายปัจจัยต่างๆ เช่น ความละเอียดของการแปลงสัญญาณ เทคนิคของการแปลงสัญญาณ และ ความเร็วในการทำงานของอุปกรณ์ร่วมอื่นๆ การกำหนดความเร็วของการแปลงสัญญาณ ขึ้นอยู่กับการประยุกต์ใช้งานเฉพาะอย่าง และ ความแม่นยำที่ต้องการ ช่วงเวลาในการแปลงสัญญาณ บางครั้งอาจเรียกว่า Aperture Time ซึ่งหมายถึง ช่วงเวลาที่เกิดความไม่แน่นอนขึ้นในการวัด และ ผลก็คือความผิดพลาด (error) ต่อค่าที่วัดได้

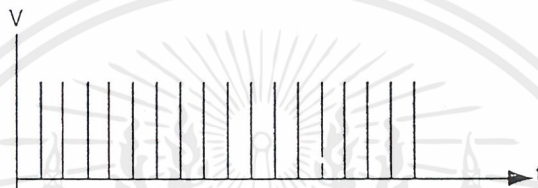
วงจร Sampling & Hold จะทำการสุ่มสัญญาณอินพุต และ นำสัญญาณที่สุ่มนั้นมาเก็บ (Hold) ไว้ในช่วงเวลาหนึ่ง ซึ่งส่วนใหญ่จะใช้การประจุแรงดันนั้น ไว้ในตัวเก็บประจุที่รั่วไหลค่า Aperture Time ของการ Sampling & Hold คือ เวลาตั้งแต่เริ่มสุ่มสัญญาณจนเก็บค่าประจุแรงดันจนถึงค่าที่สุ่ม ซึ่งค่า Aperture Time สำหรับ ค่าความถี่ในการสุ่มนั้น จะขึ้นอยู่กับ แบนด์วิดธ์ของสัญญาณ

ในการสุ่มสัญญาณอนาล็อกจะถูกสุ่มเป็นระยะๆ คงที่ตาม รูปที่ 3-3 ค การสุ่มจะเป็นการตัดต่อสัญญาณ อนาล็อกในช่วงเวลาอันสั้น ด้วยสวิทซ์ที่ทำงานด้วยความเร็วสูง ผลของการสุ่มสัญญาณด้วยความเร็วจะเสมือน การคูณขบวนสัญญาณพัลส์แคบๆ กับสัญญาณอนาล็อก ซึ่งจะได้เป็นสัญญาณที่มีมอดดูเลทระหว่างขบวนพัลส์กับ สัญญาณอนาล็อก โดยเสมือนว่าสัญญาณอนาล็อกจะซ้อนทับมาบนขบวนพัลส์ ถ้าหากสัญญาณอนาล็อกที่ถูกสุ่ม ถูก hold จนกว่าสัญญาณค่าใหม่จะถูกสุ่มเข้ามาซึ่งจะได้ลักษณะของเอาท์พุท ที่แสดงในรูปที่ 3-3 ง

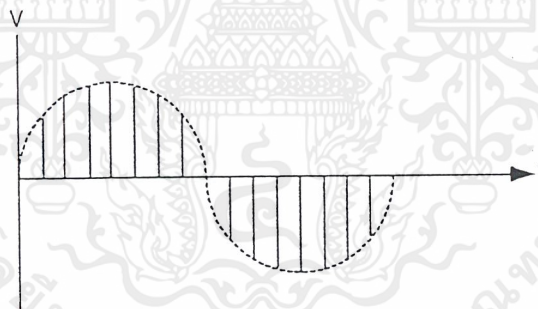
ถ้าสัญญาณต่อเนื่อง ซึ่งมีความถี่ และ ฮาร์โมนิคส์ ไม่เกิน f_c ถูกสุ่มด้วยอัตราการสุ่มไม่น้อยกว่า $2f_c$ แล้ว สัญญาณดังกล่าวจะสามารถเปลี่ยนกลับมาได้อย่างเดิม โดยไม่สูญเสียรายละเอียดหรือ ผิดเพี้ยนไป



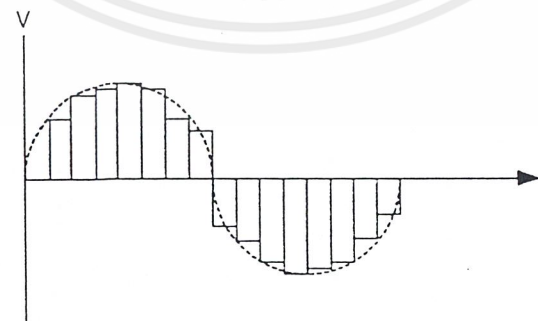
ก. สัญญาณอนาล็อกอินพุต



ข. พัลส์ที่นำมาสุ่มสัญญาณ



ค. สัญญาณอนาล็อกหลังการสุ่ม



ง. สัญญาณอนาล็อกหลังการสุ่ม และ hold ไว้

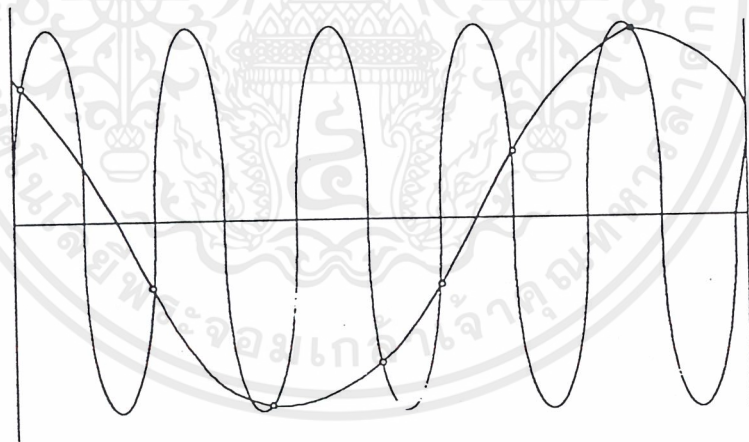
รูปที่ 3-3 การสุ่มสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลของการใช้อัตราการสุ่มที่ไม่เหมาะสม จะทำให้เกิดสัญญาณรบกวนความถี่ต่ำกว่า เรียกว่า Aliasing Frequency เมื่อสัญญาณถูกเปลี่ยนกลับมาเช่นเดิมหลังจากถูกสุ่มแล้ว ดังรูปที่ 3-4 จะเห็นว่าความถี่ Aliasing จะแตกต่างจากความถี่เดิมไปมาก Anti Aliasing Filter เป็นวงจรกรองความถี่ต่ำ ที่จะช่วยลดสัญญาณในแถบความถี่ที่ทำให้เกิด Aliasing Frequency ในขณะที่ไม่ต้องการให้เกิดความผิดพลาดของสัญญาณ ในแบนด์วิดท์ที่ใช้งาน และไม่ลดความแม่นยำในการวัดโดยรวมอีกด้วย นอกจากการใช้ฟิลเตอร์ฮาโมนิกส์ที่สูงๆ แล้วพยายามให้การสุ่มเป็นไปอย่างรวดเร็วมากที่สุดซึ่งปกติจะสูงกว่าความถี่ต่ำสุดตามทฤษฎี Sampling คือ $2f_c$

การใช้ Anti Aliasing Filter ขึ้นอยู่กับ

- ความถี่สูงสุดที่สนใจ
- อัตราการสุ่ม
- ความละเอียดของการแปลงสัญญาณ



รูปที่ 3-4 การเกิดความถี่ Aliasing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากทฤษฎีการสุ่มที่ว่าให้ $f_s > 2f_c$ นั้นก็เพื่อจัดการซ้อนกันของสเปกตรัม (Aliasing Effect) เพื่อจำกัดแบนวิธของสัญญาณที่ถูกแปลงไม่ให้เกินไปกว่า $(f_s/2)$ ซึ่งในทางปฏิบัติแล้วจะยังคงเกิด Frequency Folding ได้เสมอจากส่วนฮาร์โมนิกส์ของสัญญาณ และสเปกตรัมของสัญญาณรบกวนที่ยังคงมีอยู่แม้ว่าจะทำการฟิลเตอร์ แล้วก็ตาม

3.2.2 การจัดระดับสัญญาณ (Quantizing)

อีกขั้นตอนหนึ่งที่สำคัญหลังจากที่สัญญาณผ่านการสุ่มมาแล้ว ก็คือ ขั้นตอนการจัดระดับของสัญญาณ โดยสัญญาณที่ผ่านการสุ่มมาแล้วจะมีลักษณะที่ไม่ต่อเนื่อง (Discrete Signal) และเนื่องจากสัญญาณอนาล็อกส่วนใหญ่จะมีสัญญาณรบกวนปะปนมาด้วยเสมอ จึงจำเป็นจะต้องกำจัดสัญญาณเหล่านี้ออกไป เพื่อไม่ให้เกิดความผิดพลาดในการประมวลผลแบบดิจิทัล และสามารถนำไปเข้ารหัสได้ง่าย

เมื่อผ่านการสุ่ม และ การจัดระดับ แล้วข้อมูลที่เป็นสัญญาณอนาล็อกจะถูกเปลี่ยนเป็นระดับสัญญาณที่แน่นอน และมีลักษณะไม่ต่อเนื่องเป็นระดับต่างๆกัน ในแต่ละสถานะของสัญญาณดิจิทัลเอาท์พุท จะแทนขนาดของสัญญาณอนาล็อกค่าใดค่าหนึ่งในช่วงแคบๆ ระหว่างจุดแบ่งระดับ เรียกช่วงเล็กๆนี้ว่า Analog Quantization หรือ หนึ่งควันตัม (Quantum) หรือ 1 LSB (Least Significant Bit) ของการแปลงสัญญาณคลาดเคลื่อน (Error) ในการแทนค่าอนาล็อกในช่วงนั้นๆ อยู่ด้วย ค่าความคลาดเคลื่อนนี้เป็นธรรมชาติของการ Quantizing ซึ่งทำการแก้ไขไม่ได้นอกจากการเพิ่มจำนวนบิตของ Quantizer ให้มากขึ้น และ อีกอย่างหนึ่งที่สำคัญมาก ก็คือ ความละเอียด (Resolution) ของคั้งแปลงว่ามีกี่บิต เพราะว่า จำนวนบิตของตัวแปลงจะบอกถึง จำนวนระดับสัญญาณ โดย

$$\text{จำนวนระดับสัญญาณ (Q)} = 2^n ; n \text{ คือ จำนวนบิต}$$

ถ้าเราใช้ตัวแปลง 8 บิต กับขนาดสัญญาณอนาล็อกที่สูงสุด 10 โวลต์ จะได้จำนวนระดับสัญญาณเท่ากับ 256 ระดับ ดังนั้นค่าของบิตขวาสุด (Least Significant Bit : LSB) จะมีค่าเป็น

$$\text{ค่าหนึ่งบิตด้านต่ำ} = \text{แรงดันสัญญาณด้านสูง} / \text{จำนวนระดับสัญญาณ}$$

ในบางครั้งเราเรียก LSB ว่า “Step Size” โดยใช้สัญญาณจากตัวแปลง 8 บิต และขนาดสัญญาณ 10 โวลต์ จะมีค่า $10/2^8 = 10/256 = 0.039 \text{ V}$ แล้วอาจเขียนสมการในการหาค่า (Δ) ใหม่ได้ว่า

$$\Delta = \text{FSR} / Q$$

เมื่อ	Q	คือ จำนวนระดับสัญญาณ
	FSR	คือ ช่วงเต็มสเกลของแรงดันอนาล็อก (Full Scale Range)
	Δ	คือ ค่าความผิดพลาดจากการจัดระดับสัญญาณ

จะเห็นว่าจำนวนบิตยิ่งมากค่า Δ จะยิ่งลดลงจะทำให้ค่าความผิดพลาดลดลงไปด้วย โดยค่าความผิดพลาด จะอยู่ระหว่าง 0 ถึง $\Delta/2$ ซึ่งค่าความผิดพลาดอาจจะเป็นศูนย์ถ้าสัญญาณอนาล็อกมีค่าที่กึ่งกลางของควันตัมพอดี

3.2.3 การเข้ารหัส (Encoding)

ในการเข้ารหัสสัญญาณที่ผ่านการสุ่ม และการจัดระดับมาแล้วนั้น ส่วนใหญ่จะแปลงไปอยู่ในรูปของรหัสตัวเลขฐานสอง (Binary Code) แล้วการเปลี่ยนจากข้อมูลแบบขนานให้เป็นแบบอนุกรม เพื่อสามารถลดช่องสัญญาณในการส่งข้อมูลให้เหลือเพียงช่องสัญญาณเดียวได้

จากตารางที่ 3-2 จะแสดงการเข้ารหัสของระดับแรงดันจากการสุ่มสัญญาณขนาด 0 ถึง 5 โวลต์ และผ่านการจัดระดับสัญญาณมาแล้ว ซึ่งที่ระดับแรงดันต่ำที่สุดก็จะมีขนาด 8 บิต เลขฐานสองเป็น 0000 0000 ส่วนระดับแรงดันสูงที่สุด ก็จะมีรหัสเลขฐานสองเป็น 1111 1111 เป็นต้น

จากขั้นตอนทั้งหมดของการแปลงสัญญาณอนาล็อกเป็นดิจิตอลนั้นเราสามารถกำหนดความสามารถ หรือ คุณภาพในการแปลงได้ด้วยปัจจัยหนึ่งที่สำคัญมากก็คือ ความละเอียด (Resolution) ซึ่งขึ้นอยู่กับจำนวนบิต นั้นเอง แต่ในการใช้งานจริงแล้วยังมีเรื่องความเร็วในการแปลงอีกด้วย

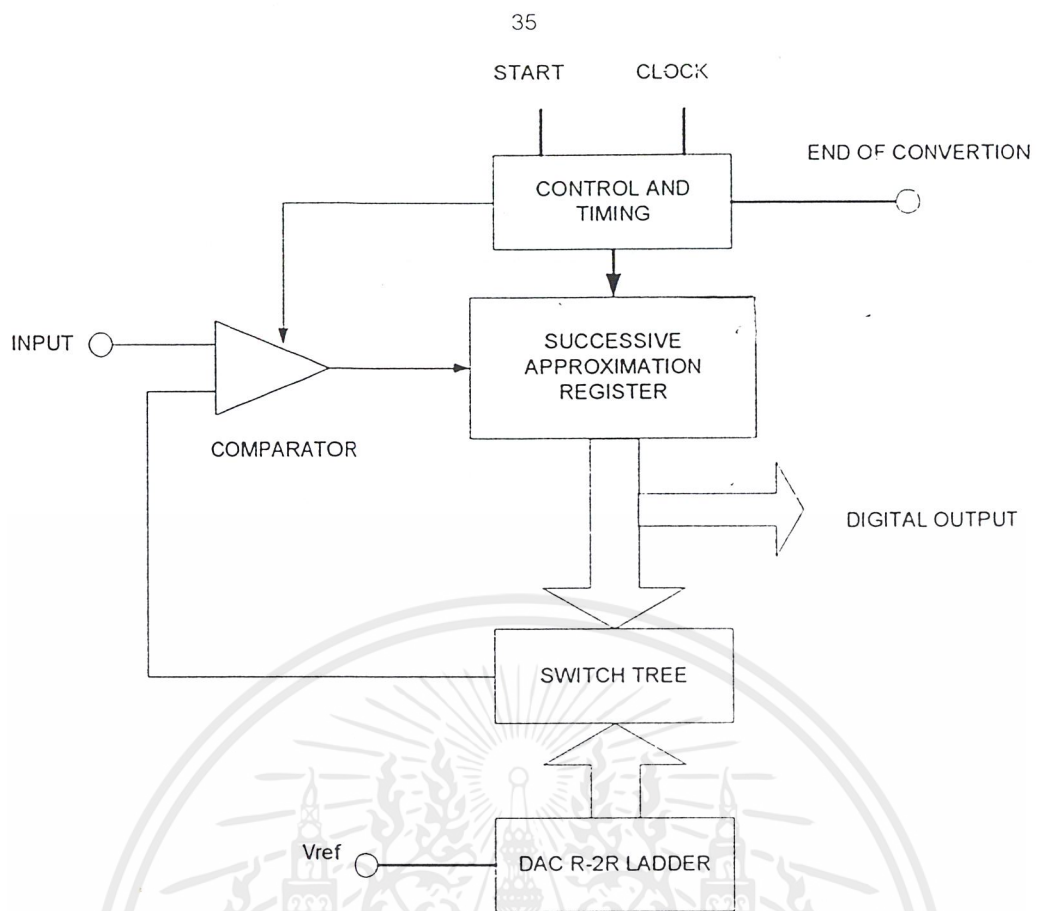
ตารางที่ 3-2 แสดงการเข้ารหัสสัญญาณ

Vin	Binary Code
0.0	0000 0000
0.5	0001 1101
1.0	0011 0011
1.5	0100 1011
2.0	0110 0111
2.5	1000 0000
3.0	1001 1100
3.5	1011 0010
4.0	1100 1111
4.5	1110 1001
5.0	1111 1111

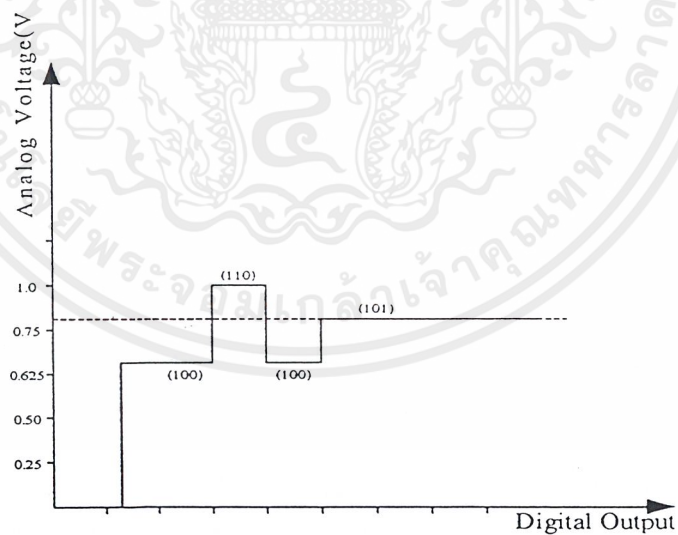
3.3 การแปลงสัญญาณอนาล็อกเป็นสัญญาณเชิงเลขแบบประมาณรวบยอด

(Successive Aproximation ADC)

เทคนิคการประมาณค่าหลายๆครั้ง (ประมาณรวบยอด) เป็นวงจร ADC ที่ได้รับความนิยมและเหมาะต่อการเลือกใช้เนื่องจากราคาถูก ความเร็วปานกลาง และค่อนข้างสูงมีความละเอียดพอสมควร ซึ่งสามารถใช้ในการแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลได้ดีและมีประสิทธิภาพ เพราะไม่เกิดการออสซิลเลต แต่ว่ากระบวนการของเทคนิคแบบนี้จะเข้าใจได้ยากกว่าเทคนิคแบบอื่นๆ ซึ่งหัวใจของ SA Converter ก็คือ อุปกรณ์ “ Successive Approximation Register : SAR ” ซึ่งเป็นอุปกรณ์ที่มีจุดประสงค์แตกต่างจากวงจรนับทั่วไปอย่างมาก เพราะ เป็นไอซี MSI (Medium Scale Integrate Circuit) ที่ได้รับการออกแบบเป็นพิเศษเพื่อทำหน้าที่นี้ โดยเฉพาะและการจัดวงจรคล้ายกับแบบเคาน์เตอร์ที่ทำงานในลักษณะการป้อนกลับ ซึ่งบล็อกไดอะแกรมได้แสดงไว้ในรูปที่ 3-5



รูปที่ 3-5 บล็อกไดอะแกรมของ Successive Approximation ADC



รูปที่ 3-6 แสดงไดอะแกรมเวลาของการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3-6 แสดงไทม์มิ่งไดอะแกรมของ ADC ที่มีระดับอนาล็อก 0.625 V เมื่อป้อนสัญญาณนาฬิกาเข้าไป 1 ลูกจะทำให้ MSB บิตที่ 4 เป็น “1” ทุกบิตอื่นยังคงเป็น “0” จะเปลี่ยนเอาต์พุตของ SAR เป็นอนาล็อกเปรียบเทียบกับสัญญาณอนาล็อกอินพุต ถ้าผลการเปรียบเทียบแรงดันบอกว่าน้อยกว่าอินพุต ก็ให้คงบิตนั้นเป็น “1” ไว้ แต่ถ้าว่ามากกว่าจะให้บิตนั้นเป็น “0” จากนั้นทำการทดสอบบิตถัดไป โดยทำให้เป็น “1” หากผลรวมของสองบิต หรือบิตหลังมากกว่าก็ทำให้บิตนั้นเป็น “0” แต่ถ้าน้อยกว่าให้คง “1” ไว้ แล้วทดสอบบิตถัดไปตามกรรมวิธีดังกล่าวจนครบทุกบิต หรือจนกว่าเอาต์พุตจะต่างจาก V_{in} ไม่เกิน 1 LSB

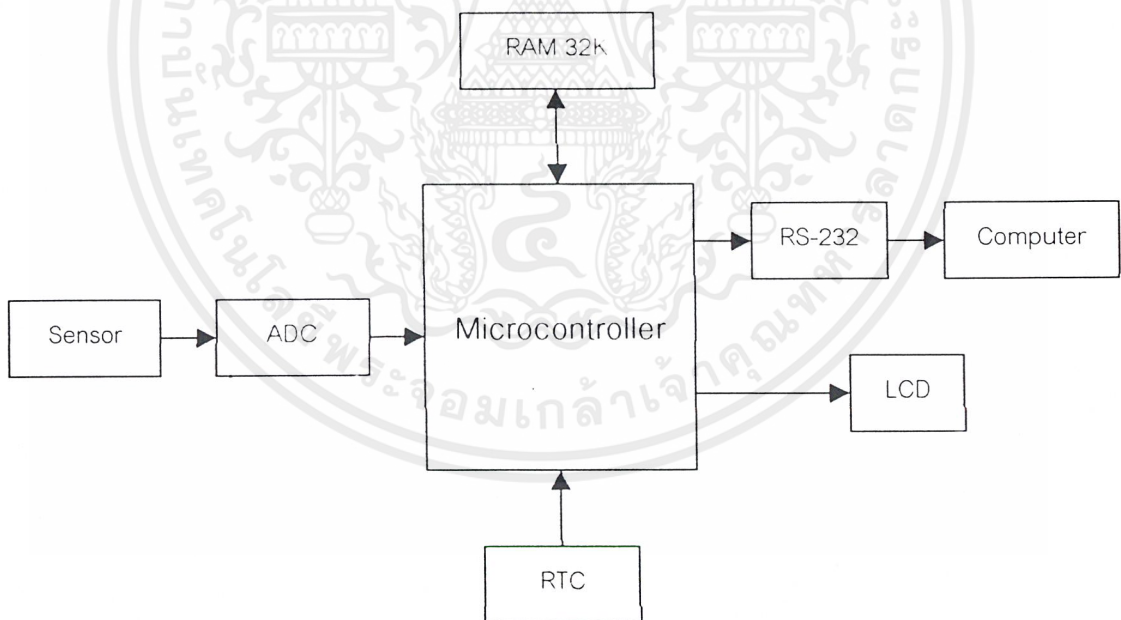
มีข้อจำกัดประการหนึ่ง สำหรับการใช้งาน คือ สัญญาณอนาล็อกอินพุตจะต้องคงที่ในช่วงเวลาที่ทำการ เปลี่ยนแปลงสัญญาณ โดยเปลี่ยนได้ไม่เกิน $\frac{1}{2}$ LSB วงจร ADC แบบนี้สามารถทำงานได้สองโหมด คือ โหมด ที่ทำงานโดยอิสระ (Free Running) และ โหมดที่รอกำสั่ง Start Conversion จากภายนอกเวลาที่ใช้ในการเปลี่ยน แปลงสัญญาณใช้ (n+1) ลูกของพัลส์ clock โดย clock ลูกแรกจะใช้ในการรีเซ็ตรีจิสเตอร์ภายในสุดท้ายคุณภาพ ของระบบนี้จะขึ้นอยู่กับคุณภาพของวงจรเปลี่ยนสัญญาณดิจิทัลเป็นอนาล็อก (DAC) ด้วย

บทที่ 4

การออกแบบและหลักการทำงาน

บอร์ดเก็บข้อมูลในโครงการนี้ ใช้งานได้ทั้ง ติดตั้งอยู่กับสถานที่ และในลักษณะพกพา ถึงที่ต้องคำนึงถึง คือ ขนาดเล็กเพื่อสะดวกในการนำไปใช้งานในสถานที่ต่างๆ อุปกรณ์ที่ใช้ต้องใช้พลังงานน้อย เพื่อประหยัดไฟและสามารถใช้แบตเตอรี่เป็นแหล่งพลังงานได้ ซึ่งในโครงการนี้ได้เลือกใช้อุปกรณ์ส่วนใหญ่ของระบบเป็นอุปกรณ์ประเภทซีมอส (CMOS : Complementary Metal Oxide Semiconductor) เนื่องจากเป็นอุปกรณ์ที่กินกระแสต่ำ

องค์ประกอบหลักๆ ของบอร์ดเก็บข้อมูล ประกอบด้วย 3 ส่วน คือ ส่วนเซ็นเซอร์ ส่วนประมวลผล และ ส่วนแสดงผล ซึ่งมีทั้งการแสดงผลทั้ง บนคอมพิวเตอร์ และบน LCD Module ซึ่งเชื่อมต่อกับไมโครคอนโทรลเลอร์ ดังบล็อกไดอะแกรมที่แสดงในรูปที่ 4-1



รูปที่ 4-1 บล็อกไดอะแกรมของบอร์ดเก็บข้อมูล

4.1 ส่วนเซ็นเซอร์

ในการตรวจวัดอุณหภูมิ โครงงานนี้เลือกใช้ LM335 (Precision Temperature Sensor) เป็นวงจรที่มีคุณสมบัติทางอุณหภูมิคล้ายเซ็นเซอร์ไดโอด สามารถทำงานได้อย่างต่อเนื่องในช่วงอุณหภูมิ -40 องศาเซลเซียส ถึง 100 องศาเซลเซียส มีความเที่ยงตรงสูงในย่านที่ใช้งาน มีอินพุตอิมพีแดนซ์ต่ำ และให้แรงดันทางขาออกเป็นเชิงเส้น โดยมีความผิดพลาด 0.5% ที่อุณหภูมิห้อง (25 °C) แรงดันเอาต์พุตของตัวเซ็นเซอร์ สามารถคำนวณได้จาก

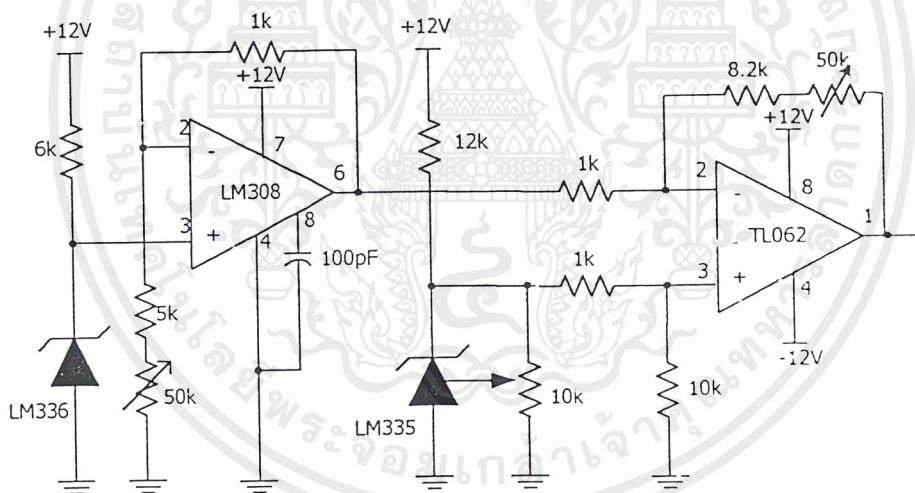
$$V_{OUT_T} = V_{OUT_{T_0}} \times \frac{T}{T_0}$$

เมื่อ T คืออุณหภูมิที่เราสามารถรู้ได้ (°K)

T_0 คืออุณหภูมิอ้างอิง (298°K)

$V_{OUT_{T_0}}$ คือค่าแรงดันเอาต์พุตที่อุณหภูมิอ้างอิง (2.982V ที่ 25°C)

V_{OUT_T} คือแรงดันเอาต์พุตที่ LM335



รูปที่ 4-2 วงจรตรวจวัดอุณหภูมิ

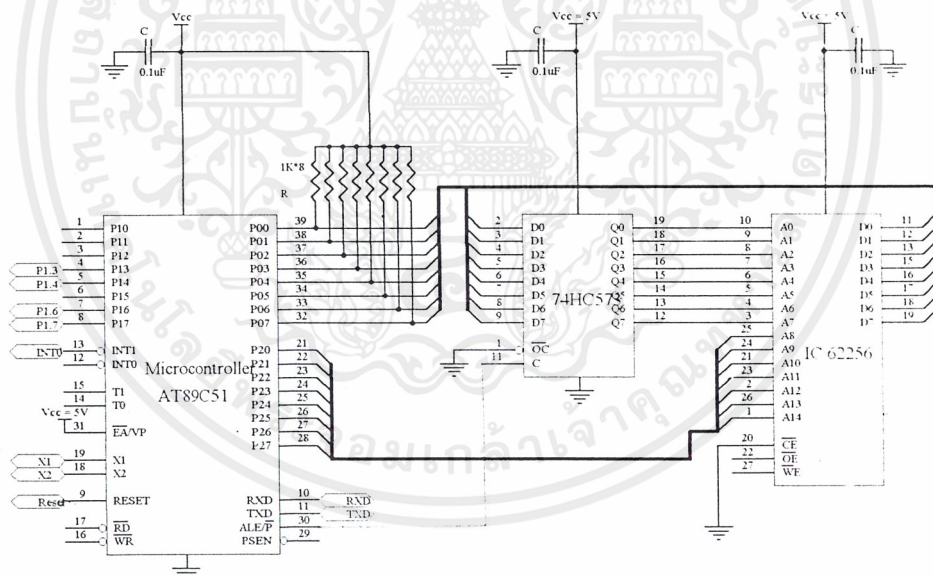
จากวงจรรูปที่ 4-2 จะใช้ LM336 เป็นตัวสร้างแรงดันอ้างอิงให้กับวงจร ในที่นี้คือ 2.5 โวลต์ หลังจากนั้นก็จะไปผ่าน LM308 ซึ่งเป็นวงจรขยายที่สามารถปรับอัตราขยาย เพื่อให้เราได้แรงดันเอาต์พุต (ที่ขา 6) ตามที่เราต้องการ โดยที่เอาต์พุตของ LM308 เราจะปรับค่าแรงดัน R_1 จนทำให้ได้แรงดันที่เอาต์พุตเท่ากับ 2.731 โวลต์ ที่อุณหภูมิห้อง ค่าที่ได้นี้จะคงที่ตลอดเวลาไม่มีการเปลี่ยนแปลงตามอุณหภูมิแต่อย่างใด และที่เอาต์พุตของอุปกรณ์เซ็นเซอร์ (LM335) เราจะปรับค่า R_2 เพื่อให้ได้แรงดันที่ เอาต์พุตค่า 2.982 โวลต์ (ที่อุณหภูมิห้อง 25 °C ถ้าอุณหภูมิห้องไม่ใช่เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแปลงสัญญาณอนาล็อกเป็นดิจิทัล จำเป็นที่จะต้องเริ่ม Start A/D ก่อน โดยทำให้ขา WR เป็น Low ความเร็วในการแปลงสัญญาณ (Conversion Time) ของ ADC0804 มีค่าประมาณ 100 μ s เมื่อแปลงเสร็จแล้วจะมีสัญญาณออกมาที่ขา INTR เป็น High (สัญญาณนี้ A/D บางเบอร์ เรียกว่า EOC : End Of Conversion) ดังนั้นในการเขียนโปรแกรมเราจึงทำการเขียนพอร์ท A/D ก่อน (เพื่อทำให้ WR และ CS ของ A/D แอคทีฟ) หลังจากนั้นก็รอขา INTR เป็น High แล้วจึงอ่านข้อมูลไปเก็บเป็นการสิ้นสุดการทำงาน 1 รอบ หรืออีกวิธีหนึ่งเมื่อทำการ Start A/D แล้วทำการวนลูปรอจนกว่าจะกินเวลาครบ 100 μ s จึงมาอ่านค่า A/D ไปเก็บ

4.2.2 การเชื่อมต่อหน่วยความจำภายนอก กับ ไมโครคอนโทรลเลอร์

Static RAM เป็นหน่วยความจำที่ง่ายต่อการใช้งาน โดยไอซีที่นำมาต่อเป็นหน่วยความจำภายนอก ได้แก่ ไอซีเบอร์ 62256 มีหน่วยความจำ 32 กิโลไบต์ ในการคิดค่าขนาดของหน่วยความจำนั้น สามารถคำนวณได้จากขาแอดเดรสของแรม จะเห็นได้ว่า แรมเบอร์ 62256 มีขาแอดเดรส A0 - A14 หรือ 15 บิต ขนาดหน่วยความจำก็จะเท่ากับ 2^{15} ซึ่งเท่ากับ 32 กิโลบิต



รูปที่ 4-4 วงจรใช้งานแรมภายนอก

ในการใช้งานหน่วยความจำภายนอก จากวงจรในรูปที่ 4-4 จะใช้พอร์ท 0 ของไมโครคอนโทรลเลอร์ในการอ้างแอดเดรสไบต์ค่า และใช้พอร์ท 2 ในการอ้างแอดเดรสไบต์สูงให้กับแรมภายนอก โดยจะเห็นว่าพอร์ท 0 ต่อเข้ากับ พอร์ท Databus ของแรมภายนอก ซึ่งพอร์ท 0 นั้นไม่สามารถที่จะใช้งานในการอ้างแอดเดรสไบต์ค่า และ อ่านเขียนข้อมูลไปในแรมได้พร้อมกัน ด้วยเหตุนี้จึงได้ใช้ ไอซี 74HC573 ร่วมเข้าไปเพื่อช่วยในการแลตซ์ค่าแอดเดรสไบต์ค่าให้กับแรมภายนอก โดยขา

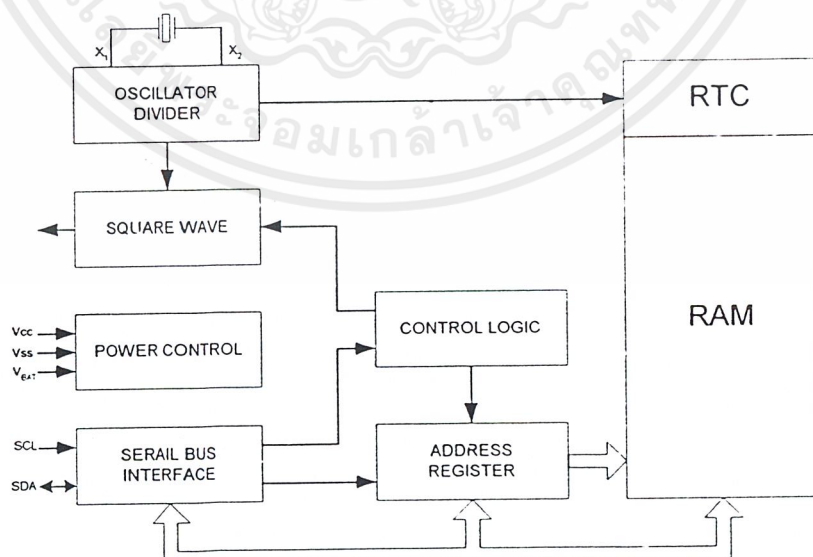
ALE ของไมโครคอนโทรลเลอร์ จะเป็นตัวควบคุมจังหวะการการแลตซ์ให้กับ ไอซี 74HC573 และในขณะที่ ไอซี 74HC573 แลตซ์ค่าแอดเดรสไบต์ต่ำอยู่นั้น พอร์ต 0 จะทำการอ่านเขียนข้อมูลกับแรมภายนอกได้ จากวงจรจะเห็นว่าแรมภายนอกนั้นจะมีสัญญาณในการควบคุมการอ่านเขียนข้อมูลโดยใช้ขาสัญญาณ RD และ WR ของไมโครคอนโทรลเลอร์ ส่วนในพอร์ต 2 ไม่มีปัญหาแต่อย่างใด เพราะใช้ในการอ้างแอดเดรสไบต์สูงเพียงหน้าที่เดียว

4.2.3 การสร้างฐานเวลาให้กับไมโครคอนโทรลเลอร์

ในการสร้างฐานเวลาให้กับไมโครคอนโทรลเลอร์ใช้ไอซี DS1307 โดยจะใช้ข้อมูลเกี่ยวกับเวลาจริงทั้งหมด ไม่ว่าจะเป็นค่าของเวลาที่ละเอียดถึงหลัก วินาที นาที ชั่วโมง วันที่ วันในสัปดาห์ เดือน และ ปี ด้วยคุณสมบัติทางเทคนิคดังนี้

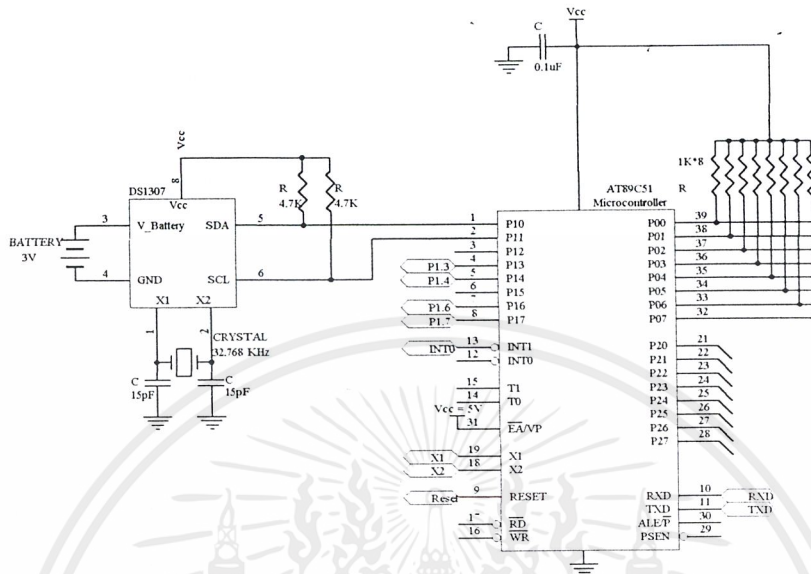
- เป็นไอซีเรียลไทม์คล็อกให้ข้อมูลตั้งแต่วินาทีจนถึงปี
- มีหน่วยความจำอนโวลตาไทม์แรม 56 ไบต์ อยู่ในใน สามารถใช้เก็บข้อมูลทั่วไปได้
- ใช้เชื่อมต่อแบบระบบ I²C
- มีวงจรจับไฟเลี้ยงต่ำ หรือ ขาดหายไปอย่างอัตโนมัติ และสามารถรักษาข้อมูลเวลาไว้ได้ แม้ไม่มีไฟเลี้ยงไอซี

ขา 1 และ 2 ใช้ต่อกับคริสตอลความถี่มาตรฐาน 32.768 Hz เพื่อใช้เป็นฐานเวลาในการสร้างค่าเวลาจริง ในการใช้งานต้องต่อคริสตอลเข้ากับขาทั้งสองนี้ และที่แต่ละขาต้องต่อตัวเก็บประจุค่าต่ำๆ ประมาณ 15pF คร่อมกับขากราวด์ด้วย



รูปที่ 4-5 แสดงถึงส่วนประกอบหลักที่สำคัญของ DS1307

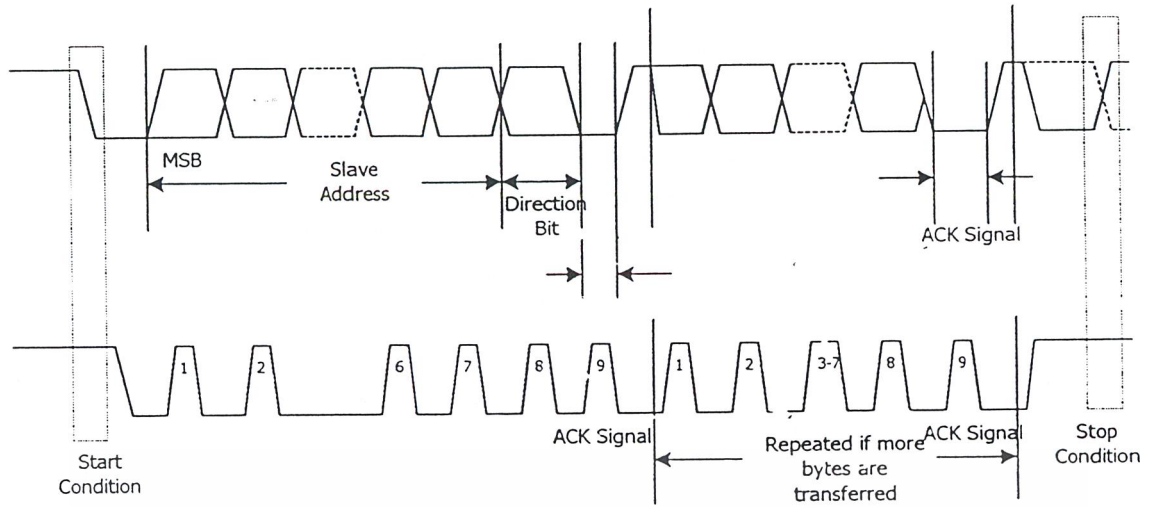
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-6 การเชื่อมต่อไมโครคอนโทรลเลอร์กับไอซีเรียลไทม์คล็อก

การทำงานของ DS1307

วงจรรอสซิทิลเลเตอร์ ถือเป็นหัวใจหลักของไอซีกำหนดสัญญาณนาฬิกาจริง (Real Time Clock) เนื่องจากเป็นจุดเริ่มต้นของการสร้างข้อมูลเวลาจริง ในขณะที่ DS1307 ทำงานที่ขา SQW/OUT จะมีสัญญาณพัลส์สี่เหลี่ยมส่งออกมาตลอดเวลา ในกรณีที่มีการอินเวิร์ตวงจรกำเนิดสัญญาณพัลส์ที่รีจิสเตอร์ควบคุม ค่าความถี่ของสัญญาณนี้สามารถเลือกได้ 4 ค่า คือ 1 Hz , 4 KHz , 8 KHz , 32 KHz โดยการกำหนดค่า RS1 และ RS0 ดังแสดงในตาราง 4-1 พร้อมกันนั้นจะมีการเก็บค่าของเวลาไว้ในหน่วยความจำซึ่งมีขนาด 64 ไบต์ แต่จัดสรรให้ใช้เก็บข้อมูลเวลา 8 ไบต์ และเป็นหน่วยความจำสำหรับเก็บข้อมูลทั่วไปอีก 56 ไบต์



รูปที่ 4-7 การส่งข้อมูลบน Serial Bus ของ DS1307

รีจิสเตอร์ควบคุม (Control Register) ที่ใช้สำหรับควบคุมการทำงานของขา SQW/OUT

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
OUT	X	X	SQWE	X	X	RS1	RS0

OUT (Output Control) : บิตนี้ใช้ควบคุมระดับเอาต์พุตของขา SQW/OUT ในกรณีที่มีการติดเปิดการกำเนิดสัญญาณพัลส์ ถ้า SQWE = "0" ระดับสัญญาณลอจิกที่ขา SQW/OUT จะเท่ากับ "0" และจะเท่ากับ "1" เมื่อขา SQWE = "1"

SQWE (Square Wave Enable) : บิตนี้เมื่อเซตค่าลอจิกเป็น "1" จะเป็นการอินเวทเอาต์พุตของซิงเคลเตอร์ ความถี่ของสัญญาณพัลส์จะขึ้นอยู่กับค่าของบิต RS0 และ RS1

RS (Rate Select) : บิตเหล่านี้ใช้ในการควบคุมความถี่เอาต์พุตพัลส์ ตารางที่ 4-1 แสดงถึงรายละเอียดของการเลือกความถี่คลื่นพัลส์ โดยบิต RS ทั้งสองตัว

SDA และ SCL (ขา 5 และ 6) : เป็นขาสำหรับเชื่อมต่อกับไมโครคอนโทรลเลอร์ บนระบบ I²C ซึ่งในที่นี่ต่อกับขา P1.0 และ P1.1 ตามลำดับ

ตารางที่ 4-1 การเลือกความถี่ของสัญญาณพัลส์

RS1	RS2	SQW/OUT Frequency
0	0	1 Hz
0	1	4 KHz
1	0	8 KHz
1	1	32 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการส่งข้อมูลทุกๆครั้งจะเริ่มต้นด้วย สถานะเริ่มต้น (Start Condition) และสิ้นสุดการส่งข้อมูลด้วย สถานะหยุด (Stop Condition) จำนวนไบต์ของข้อมูลที่ทำการส่งในระหว่างสถานะเริ่มต้น จนถึง สถานะหยุด การส่งนั้นจะไม่มีขีดจำกัด แต่จะถูกลำหนดโดยอุปกรณ์ควบคุม ในการส่งไบต์ข้อมูลนั้นอยู่ที่อุปกรณ์รับจะมีการส่งสัญญาณ เพื่อตอบรับการส่งข้อมูล (Acknowledge Signal) ไปที่ตัวส่งเพื่อบอกให้รู้ว่าสามารถส่งข้อมูลได้เรียบร้อยแล้วหรือไม่ โดยอุปกรณ์ตัวรับจะต้องส่งสัญญาณสัญญาณดังกล่าวไปพร้อมกับ บิตที่ 9 หลังจากที่มีการรับข้อมูลทุกครั้ง

วงจรควบคุมพลังงานไฟฟ้าจะคอยตรวจสอบสถานะของไฟเลี้ยงไอซี หากไฟเลี้ยงต่ำกว่า $1.25 V_{BAT}$ หรือประมาณ 3.75 โวลต์ ในกรณีที่ V_{BAT} เท่ากับ 3 โวลต์ หากไฟเลี้ยงมีค่าต่ำกว่า V_{BAT} ไอซีจะเข้าสู่โหมดสำรองข้อมูลกระแสต่ำทันที จะไม่มีการส่งสัญญาณพัลส์ออกมาที่ขา SQW/OUT แต่วงจรสร้างฐานเวลายังคงทำงานเพื่อให้ค่าของเวลาเดินไปอย่างไม่ผิดพลาด เมื่อมีไฟเลี้ยงปรากฏขึ้นอีกครั้ง DS1307 ก็จะสามารถให้ค่าของเวลาที่จริงต่อไป

4.3 ส่วนแสดงผล

4.3.1 การเชื่อมต่อ LCD Module กับ ไมโครคอนโทรลเลอร์

LCD Module จะมีส่วนประกอบหลักๆ 3 ส่วน ดังนี้

- ตัวแสดงผล (Display) : ภายนอกเป็นผลึกเหลวที่สามารถแสดงผลให้เห็นโดยอาศัยแสงจากภายนอก ดังนั้นจึงต้องมีมุมในการมองข้อมูลที่แสดงผลบนจอ LCD
- ตัวควบคุม (Controller) : เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาควบคุมการทำงานของ LCD Module เช่น ลบจอภาพ แสดงตัวอักษร หรือ เลื่อนเคอร์เซอร์
- ตัวขับ (Driver) : เป็นตัวรับสัญญาณจากตัวควบคุม ขับไฟให้ตัวแสดงผลแสดงผลตามที่กำหนด

ในการเชื่อมต่อ LCD Module กับ ไมโครคอนโทรลเลอร์ ใช้ไอซีเบอร์ 74HC541 ทำหน้าที่เป็นไอซีขับเฟอ์ เพื่อเพิ่มกระแสจากพอร์ตของไมโครคอนโทรลเลอร์ที่จะไปขับ LCD นั้นมีค่าสูงขึ้น เนื่องจากว่า กระแสที่ขาพอร์ตของไมโครคอนโทรลเลอร์นั้นมีค่าต่ำไม่สามารถที่จะขับ LCD ให้สว่างได้

LCD Module ขนาด 16 x 1 มีการต่อขาทั้งสิ้น 14 ขา มีการจัดวางขาดังรูปที่ 4-8 สำหรับรายละเอียดการทำงานแต่ละขา ดังนี้

V_{SS} (ขา1) : ต่อกราวด์

V_{DD} (ขา2) : ต่อไฟเลี้ยง +5 V

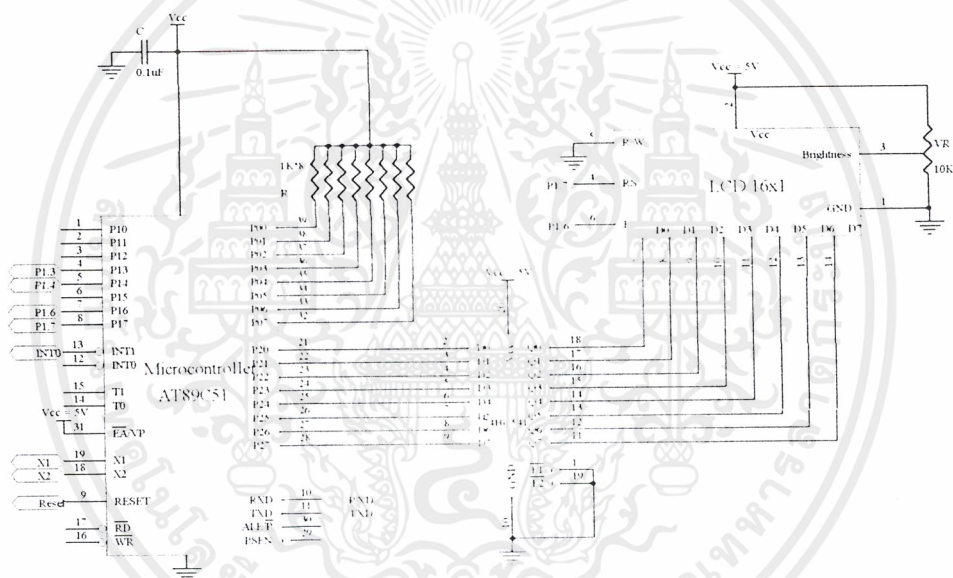
V_0 (ขา3) : เป็นขาอินพุตแรงดันเพื่อปรับความเข้มของการแสดงผล

RS (ขา4) : เป็นขาอินพุตใช้ในการแยกชนิดของข้อมูลที่ทำการประมวลผล ในขณะที่นั้นว่าเป็นคำสั่งสำหรับรีจิสเตอร์ IR หรือ เป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าขานี้เป็น “0” ข้อมูลที่ส่งมาจะเป็นคำสั่ง แต่ ถ้าขาเป็น “1” ข้อมูลที่ส่งมาจะเป็นข้อมูลสำหรับการแสดงผล

R/W (ขา5) : เป็นขาที่ใช้เลือกการอ่าน หรือ เขียนข้อมูลกับ LCD ถ้าเป็น “0” เป็นการกำหนดให้เขียนข้อมูล แต่ถ้าเป็น “1” เป็นการอ่านข้อมูล

E (ขา6) : เป็นขาอินเบิล LCD ให้ทำงาน

D0-D7 (ขา7-14) : เป็นขาที่ใช้ เป็นทางผ่านข้อมูลระหว่าง LCD กับ อุปกรณ์ภายนอก ขนาด 8 บิต



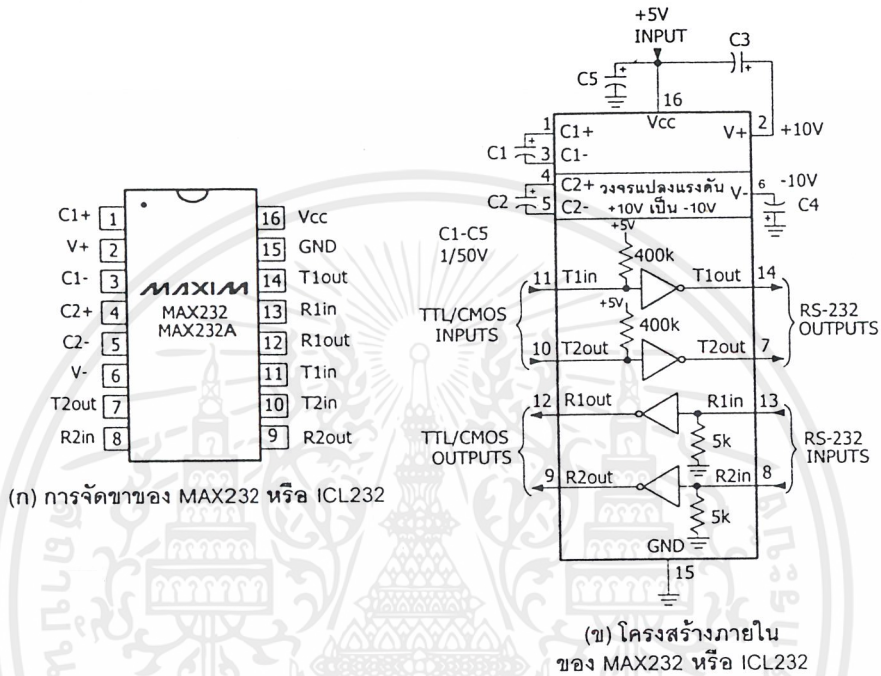
รูปที่ 4-8 การเชื่อมต่อ LCD Module กับ ไมโครคอนโทรลเลอร์

4.3.2 การเชื่อมกับพอร์ตอนุกรมของคอมพิวเตอร์

การใช้งานวงจรพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 มักนิยมใช้การติดต่อเพื่อแลกเปลี่ยนข้อมูลกับคอมพิวเตอร์ผ่านทางพอร์ตอนุกรมในมาตรฐาน RS-232 เป็นส่วนใหญ่ แต่เนื่องจากระดับสัญญาณของพอร์ตอนุกรม RS-232 มีระดับสัญญาณตั้งแต่ $\pm 3\text{ V}$ ถึง $\pm 12\text{ V}$ ในขณะที่ระดับสัญญาณของไมโครคอนโทรลเลอร์จะอยู่ในระดับที่ที่แอล ดังนั้นจึงไม่สามารถเชื่อมต่อกันโดยตรงได้ต้องอาศัยการเชื่อมต่อผ่าน ไอซีพิเศษที่ทำหน้าที่ในการแปลงระดับสัญญาณ ใครงานนี้จะใช้ ICL232 ซึ่งทำหน้าที่ ในการแปลงระดับสัญญาณข้อมูลส่งของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCS-51 จากระดับที่ทีแอล (TTL) ไปเป็นระดับของ RS-232 และทำการแปลงข้อมูลรับจากคอมพิวเตอร์จากระดับของ RS-232 เป็นระดับที่ทีแอล เพื่อให้สามารถถ่ายทอดไปยังไมโครคอนโทรลเลอร์ได้ รูปที่ 4-9 แสดงให้เห็นถึงการจัดวางตำแหน่งขาสัญญาณ และโครงสร้างภายในของไอซี ICL232 ที่จะใช้เชื่อมต่อกับอนุกรมของคอมพิวเตอร์



รูปที่ 4-9 การจัดขาและโครงสร้างภายในของ ICL232

4.4 ซอฟต์แวร์ (Software)

ในการทำงานของ บอร์ดเก็บข้อมูล ส่วนที่สำคัญอีกส่วนคือ ส่วนของการเขียนโปรแกรม ซึ่งถ้าไม่มีการเขียนโปรแกรม หรือ การเขียนโปรแกรมเกิดข้อผิดพลาด การทำงานของวงจรก็จะผิดพลาดด้วยการเขียนโปรแกรมจึงต้องมีความละเอียดสูง

สำหรับโครงงานนี้ ภาษาที่ใช้เขียนให้กับไมโครคอนโทรลเลอร์ MCS-51 คือ ภาษาแอสเซมบลี ซึ่งเป็นภาษาระดับต่ำ คือ เป็นภาษาที่มีความใกล้เคียงกับภาษาเครื่องสูง การทำงานของภาษาแอสเซมบลี จำเป็นต้องมีตัวแปลภาษา หรือคอมไพเลอร์ (Compiler) เพื่อแปลงคำสั่งการทำงานเป็นตัวเลขฐาน 16 ซึ่งไมโครคอนโทรลเลอร์ สามารถเข้าใจได้ ในที่นี้ใช้ SXAS1 เป็นคอมไพเลอร์ การทำงานของวงจรสามารถแสดง โฟลว์ชาร์ต ได้ดังนี้

บทที่ 5

ผลการทดลอง

5.1 ส่วนเซ็นเซอร์

5.1.1 ผลที่อ้างอิงจากสูตรคำนวณใน datasheet

สามารถคำนวณค่าแรงดันผลต่างที่เอาต์พุตได้ โดยใช้สมการดังนี้

$$V_{\text{sensor}} = V_{\text{OUT}_{T_0}} \times \frac{T}{T_0} \quad (5.1)$$

$$V_{\text{diff}} = (V_{\text{sensor}} - V_{\text{ref}}) \quad (5.2)$$

$$V_{\text{OUT}} = A_v \times V_{\text{diff}} \quad (5.3)$$

กำหนดให้

T : คืออุณหภูมิที่เราสามารถรู้ได้ ($^{\circ}\text{K}$)

T_0 : คืออุณหภูมิอ้างอิง (298°K)

$V_{\text{OUT}_{T_0}}$: คือค่าแรงดันเอาต์พุตที่อุณหภูมิอ้างอิง (2.982V ที่ 25°C)

V_{sensor} : คือแรงดันเอาต์พุตที่ LM335

V_{diff} : แรงดันผลต่าง

V_{ref} : ค่าแรงดันอ้างอิงเท่ากับ 2.731 โวลท์

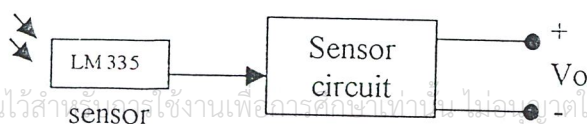
$A_v = 10$: ค่าอัตราขยายของวงจรขยายแรงดันผลต่าง (Differential Amplifier)

ตารางที่ 5-1 แสดงความสัมพันธ์ระหว่างค่าอุณหภูมิใน หน่วย °C , °K และ แรงดันเอาต์พุต (จากการคำนวณ)

อุณหภูมิ		V_{diff} (V)	V_{out} (V)
°C	°K		
0	273	0.00	0.00
5	278	0.05	0.50
10	283	0.10	1.00
15	288	0.15	1.50
20	293	0.20	2.00
25	298	0.25	2.50
30	303	0.30	3.0
35	308	0.35	3.5
40	313	0.401	4.01
45	318	0.451	4.51
50	323	0.501	5.01

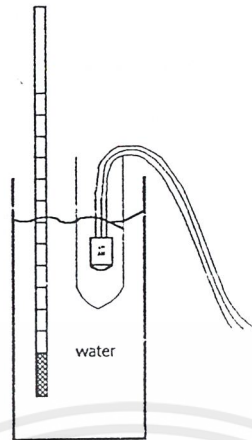
5.1.2 ผลการทดลองที่ได้จากการตรวจวัดอุณหภูมิ

ในการทดสอบหาคุณสมบัติภาคเซ็นเซอร์ โดยการปรับ Gain ของ TL062 เท่ากับ 10 ช่วงการเปลี่ยนค่าอุณหภูมิ $100\text{mV}/^{\circ}\text{C}$ ทำการทดลองวัดค่าอุณหภูมิจากน้ำที่ร้อน 50°C แล้วค่อยๆ ปล่อยให้เย็นลง โดยการเปรียบเทียบค่าที่วัดได้จากเซ็นเซอร์กับค่าที่วัดได้จากเทอร์โมมิเตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5-1 วิธีการทดลองวงจรเซ็นเซอร์อุณหภูมิ



รูปที่ 5-2 การทดสอบคุณสมบัติของภาคเซ็นเซอร์

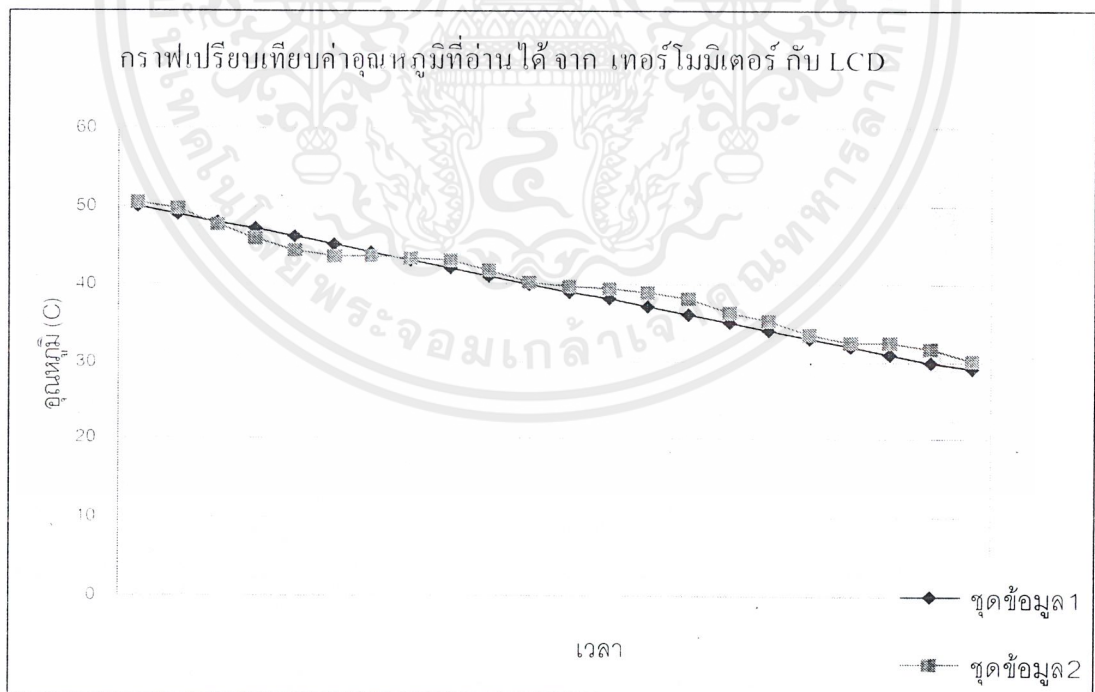
ซึ่งจะเห็นได้ว่าผลที่ได้จากการทดลอง กับ ผลที่ได้จากการคำนวณ มีความแตกต่างกันค่อนข้างมาก อาจเนื่องมาจากการทดลองใส่ตัวเซ็นเซอร์ลงไปหลอดแก้วใส เพื่อป้องกันการ short circuit กันระหว่างขาตัวเซ็นเซอร์ ซึ่งได้ผลตามตารางที่ 5-2

ตารางที่ 5-2 แสดงความสัมพันธ์ระหว่างค่าอุณหภูมิใน หน่วย °C และ แรงดันเอาต์พุต (จากการทดลอง)

อุณหภูมิจากเทอร์โมมิเตอร์(°C)	ค่า V จากตัวเซ็นเซอร์ LM335 (V)	V _{out} จาก TL062 (V)	อุณหภูมิที่อ่านได้จาก LCD (°C)
29	0.29	2.94	30.2
30	0.31	3.18	32.4
31	0.31	3.12	31.8
32	0.32	3.20	32.4
33	0.33	3.29	33.6
34	0.34	3.41	35.2
35	0.36	3.57	36.4
36	0.37	3.69	38.0
37	0.39	3.86	38.8
38	0.39	3.83	39.4
39	0.39	3.89	39.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุณหภูมิจาก เทอร์โมมิเตอร์(°C)	ค่า V จากตัวเซ็นเซอร์ LM335 (V)	V _{out} จาก TL062 (V)	อุณหภูมิที่อ่านได้จาก LCD (°C)
40	0.39	3.90	40.2
41	0.41	4.07	41.6
42	0.43	4.32	43.2
43	0.43	4.28	44.2
44	0.42	4.23	43.6
45	0.42	4.19	43.6
46	0.42	4.18	43.0
47	0.45	4.47	45.8
48	0.46	4.62	47.6
49	0.48	4.83	49.7
50	0.49	4.98	50.4

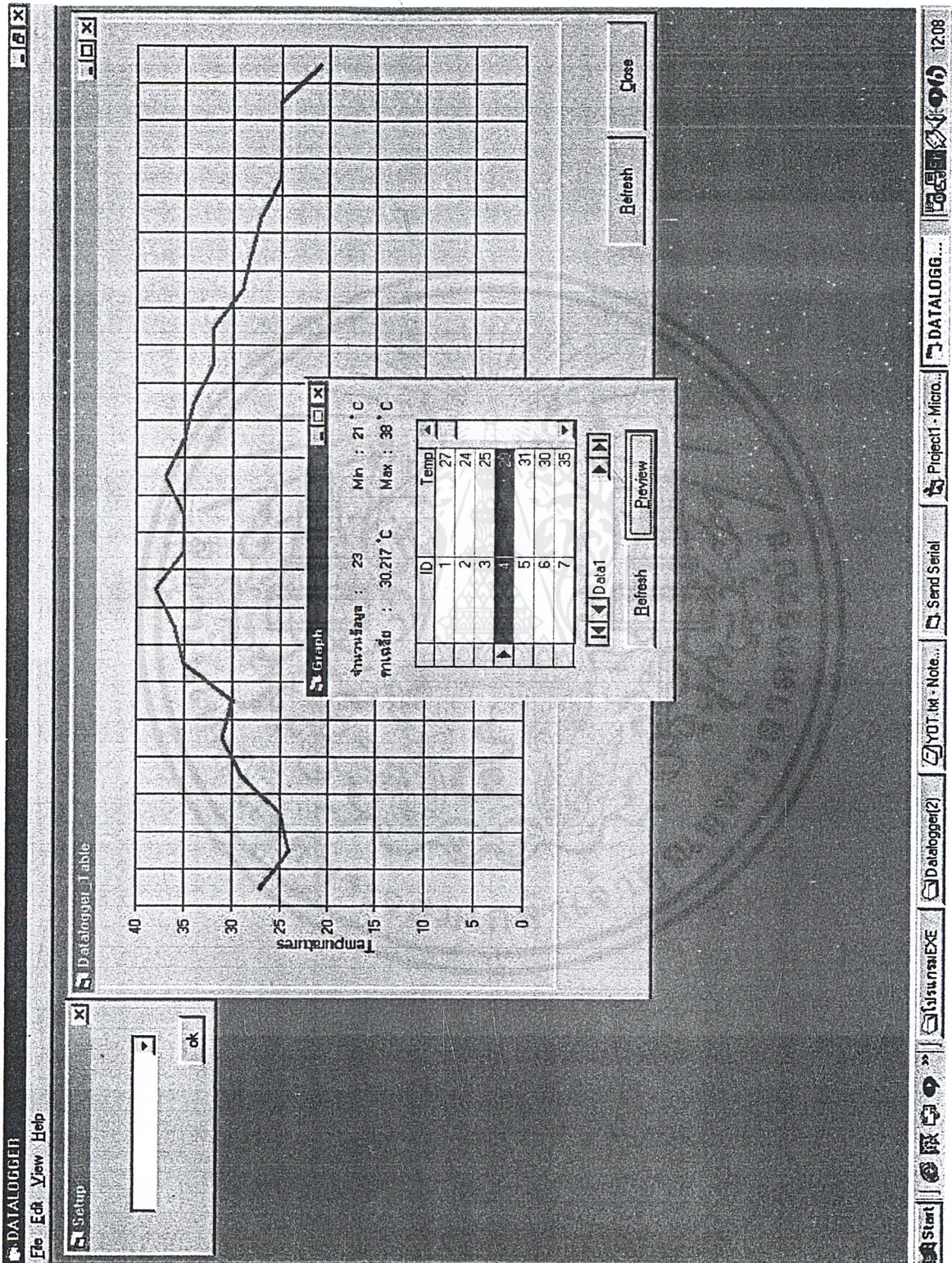


รูปที่ 5-3 รูปกราฟเปรียบเทียบค่าอุณหภูมิที่อ่านได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ส่วนที่แสดงผลบน computer

จากด้านล่างนี้เป็นผลที่ได้จากการทดลองโดยการวัดค่าอุณหภูมิ แล้วเชื่อมต่อกับ Computer โดยใช้โปรแกรม Visual Basic แสดงเป็นกราฟ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The screenshot displays the Microsoft Access application window. The main area shows a table named 'Datalogger_Table' with the following data:

ID	Temp
1	27
2	24
3	25
4	29
5	31
6	30
7	35
8	36
9	38
10	35
11	35
12	37
13	36
14	34
15	32
16	32
17	29
18	28
19	27
20	25

The interface includes a menu bar with options like 'การเรียง', 'แบบสอบถาม', 'ฟอร์ม', 'รายงาน', and 'แก้ไข'. The status bar at the bottom shows 'Microsoft Access', 'Project1 - M...', 'Send Serial', and 'DATALOG...'. The window title is 'Datalogger_Table : ตาราง'.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปและวิจารณ์

จากแนวความคิดที่วางไว้ในการสร้างบอร์ดเก็บข้อมูล ในปริิณยานิพนธ์ฉบับนี้ได้กล่าวถึงความเป็นมาของการทำ โดยได้ให้รายละเอียดทฤษฎีที่จำเป็นสำหรับการสร้าง ได้แก่ ทฤษฎีไมโครคอนโทรลเลอร์ การแปลงสัญญาณอนาล็อกเป็นดิจิทัล รวมทั้งอุปกรณ์เซ็นเซอร์ ซึ่งในโครงการนี้ได้ใช้อุณหภูมิเป็นค่าตัวอย่างในการวัดทดลอง แต่ในการใช้งานจริงก็สามารถประยุกต์ใช้งานได้โดยเลือกอุปกรณ์เซ็นเซอร์ที่เหมาะสมเพื่อใช้งานตามต้องการ

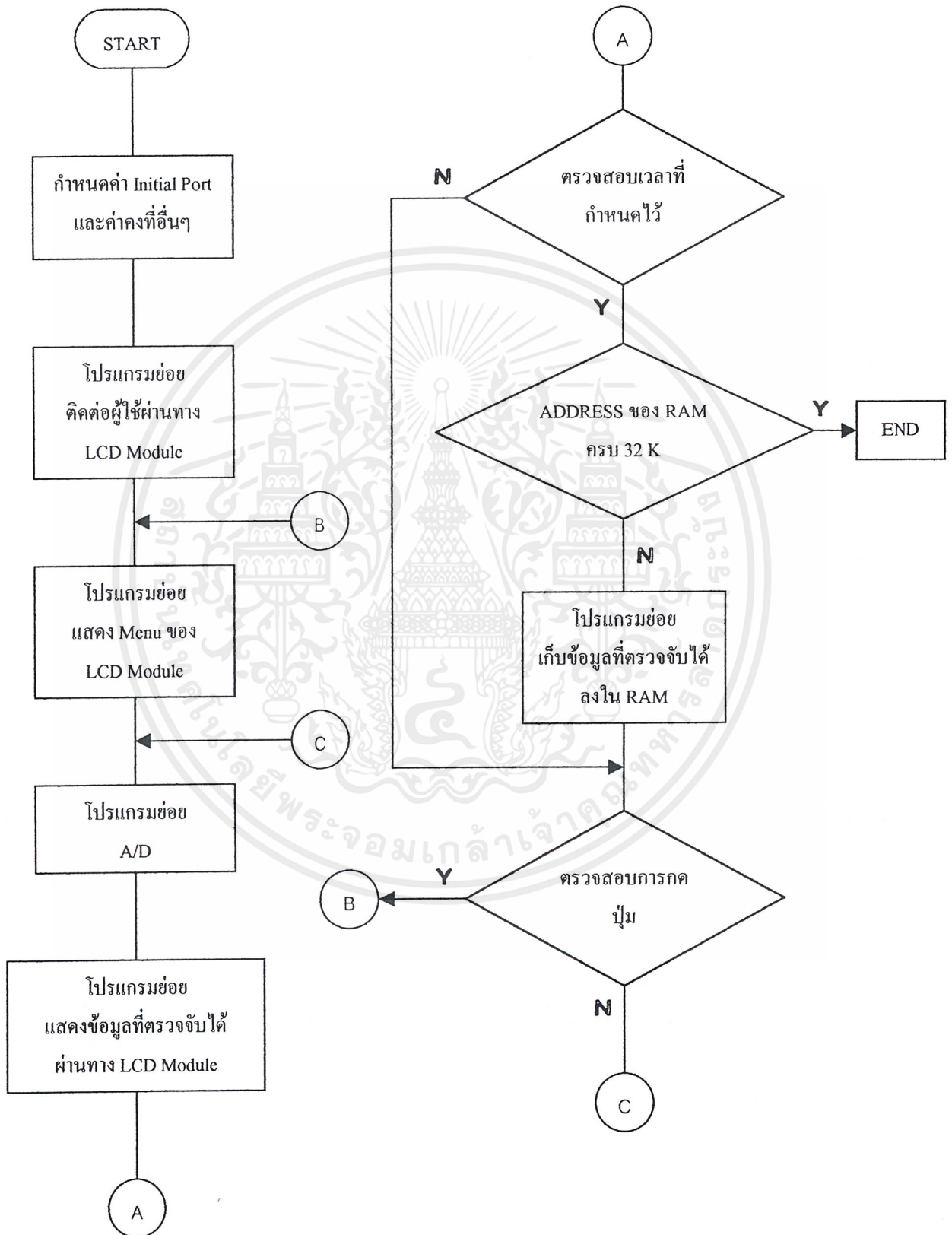
จากการดำเนินโครงการมาทั้งหมด สามารถสรุปความก้าวหน้าของโครงการได้ดังนี้

- ระบบสามารถเก็บข้อมูล ณ เวลาใดก็ได้ที่ผู้ใช้ต้องการ โดยการกดสวิทช์เพื่อเลือกเวลาการเก็บข้อมูล ซึ่งเป็น ชั่วโมง นาที วินาที โดยข้อมูลเวลาถูกกำหนดไปตามค่าเวลาใน Real Time Clock นอกจากนี้ยังมีการแสดงผลโดย LCD ณ จุดวัด
- ข้อมูลที่เก็บได้จะถูกพักไว้ที่หน่วยความจำขนาด 32 กิโลไบต์ เพื่อที่จะนำไปแสดงผลที่คอมพิวเตอร์
- การแสดงผลบนคอมพิวเตอร์ จะเป็นกราฟแสดงการเปลี่ยนแปลงของข้อมูล ณ เวลาต่างๆ ที่หน้าจอแสดงเวลาเริ่มต้นในการเก็บข้อมูล และแสดงค่า Sampling Time ที่ใช้ในการเก็บข้อมูล



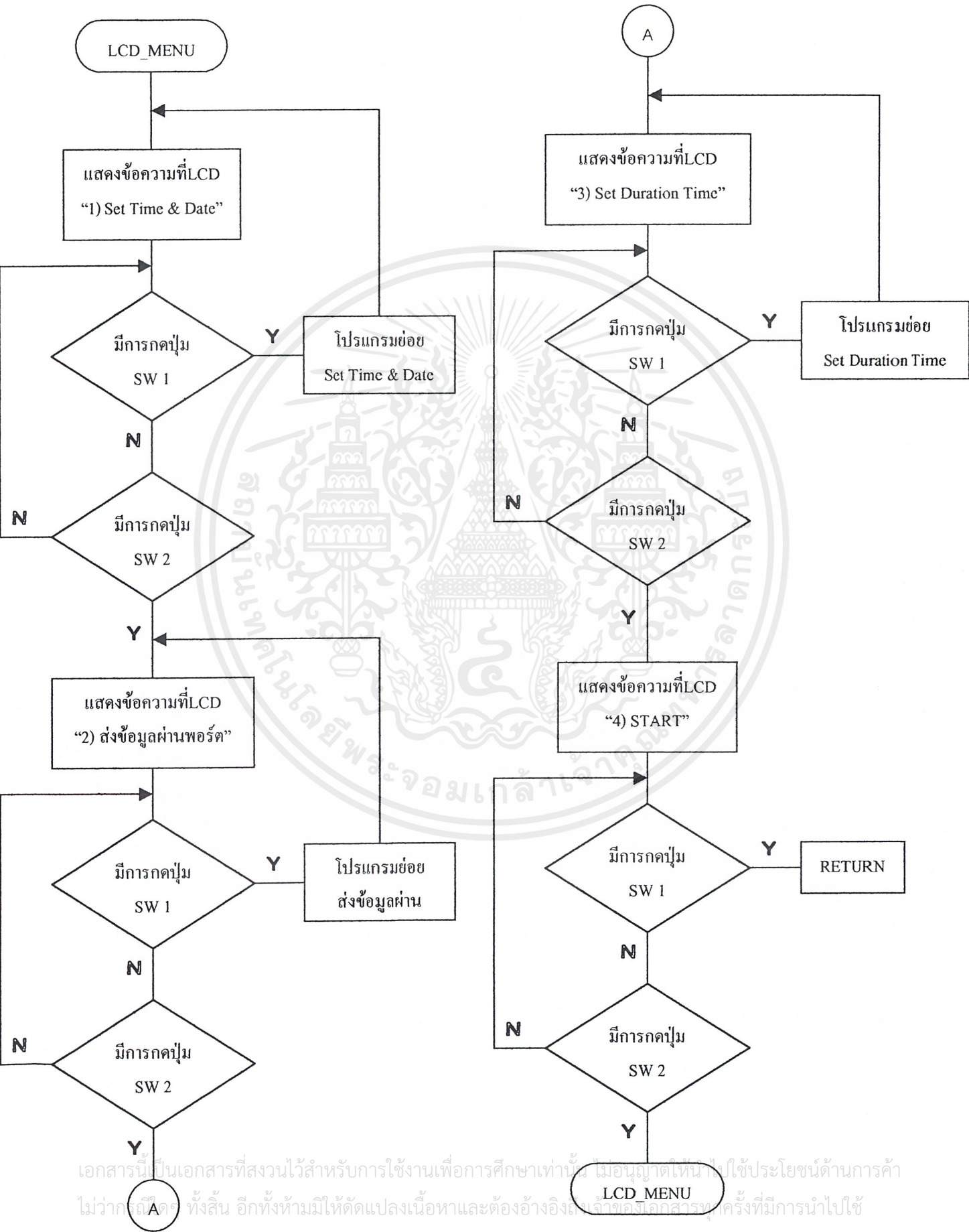
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โฟลว์ชาร์ต แสดงโปรแกรมควบคุมการทำงานหลัก ของ บอร์ดเก็บข้อมูล

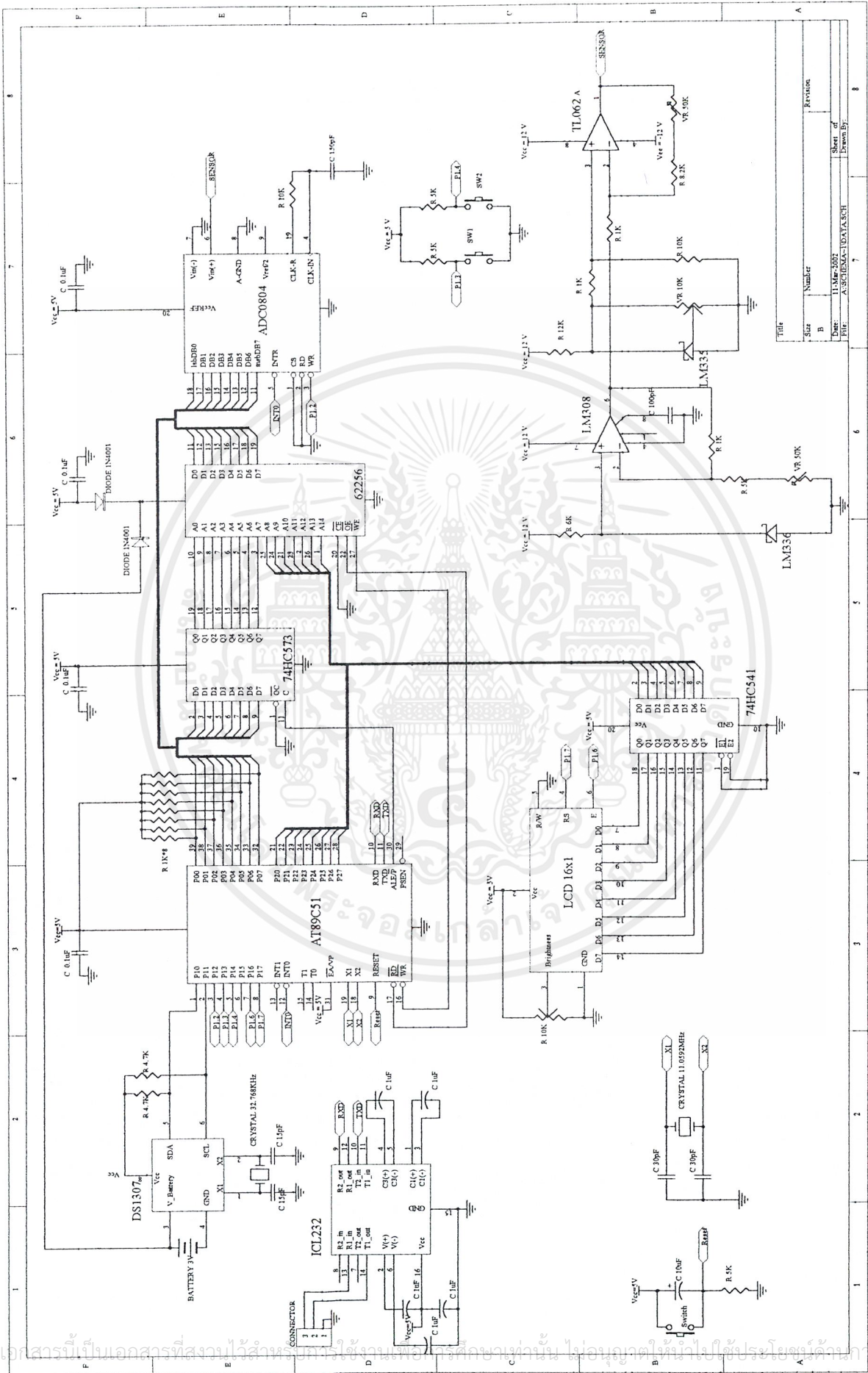


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟลัวร์ชาร์ต แสดงโปรแกรมย่อยควบคุมการทำงานของเมนูบอร์ดเก็บข้อมูล

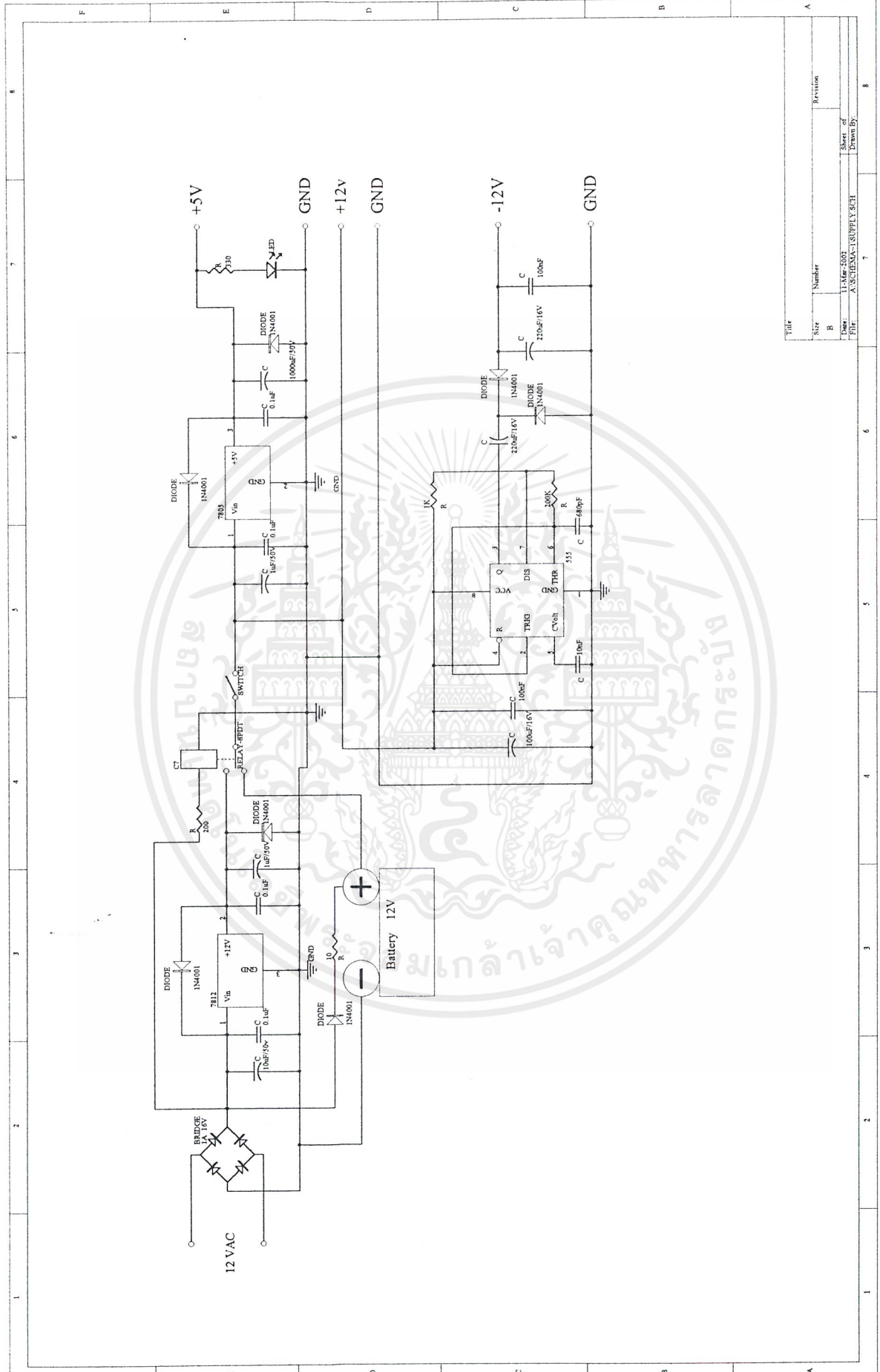


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้แก้ไข ประโยชน์ด้านการค้า
 ไม่ว่าจะโดยใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงแหล่งที่มาของเอกสารทุกครั้งที่มีการนำไปใช้



Title		Revision	
Size	Number		
Doc	11.05.2003	Sheet of	
File	ASSTGEMAX-1001.A55H	Drawn By	

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับใช้เฉพาะในวงแคบๆ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าการณใดๆ ทั้งสิ้น อีกทั้งห้ามให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	
Size	Number
Rev	Revision
Date	11-Mar-2023
Drawn by	A.SUCESNA-TRUPPEY.SCH
Sheet of	1
Drawn by	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM135/LM235/LM335, LM135A/LM235A/LM335A Precision Temperature Sensors

General Description

The LM135 series are precision, easily-calibrated, integrated circuit temperature sensors. Operating as a 2-terminal zener, the LM135 has a breakdown voltage directly proportional to absolute temperature at +10 mV/°K. With less than 1Ω dynamic impedance the device operates over a current range of 400 μA to 5 mA with virtually no change in performance. When calibrated at 25°C the LM135 has typically less than 1°C error over a 100°C temperature range. Unlike other sensors the LM135 has a linear output.

Applications for the LM135 include almost any type of temperature sensing over a -55°C to +150°C temperature range. The low impedance and linear output make interfacing to readout or control circuitry especially easy.

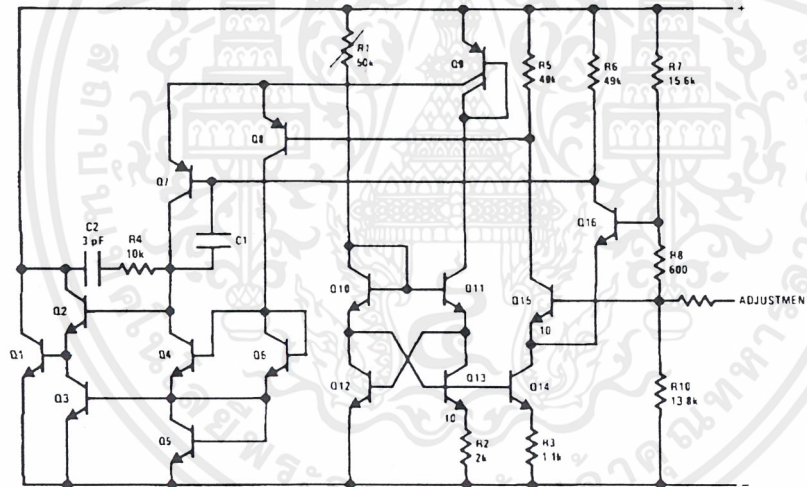
The LM135 operates over a -55°C to +150°C temperature range while the LM235 operates over a -40°C to +125°C

temperature range. The LM335 operates from -40°C to +100°C. The LM135/LM235/LM335 are available packaged in hermetic TO-46 transistor packages while the LM335 is also available in plastic TO-92 packages.

Features

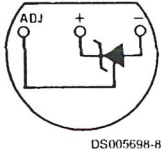
- Directly calibrated in °Kelvin
- 1°C initial accuracy available
- Operates from 400 μA to 5 mA
- Less than 1Ω dynamic impedance
- Easily calibrated
- Wide operating temperature range
- 200°C overrange
- Low cost

Schematic Diagram



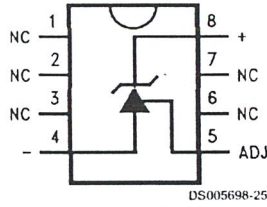
Connection Diagrams

TO-92
Plastic Package



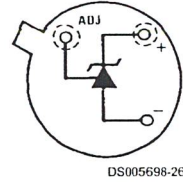
DS005698-8
Bottom View
Order Number LM335Z
or LM335AZ
See NS Package
Number Z03A

SO-8
Surface Mount Package



DS005698-25
Order Number LM335M
See NS Package
Number M08A

TO-46
Metal Can Package*



DS005698-26
*Case is connected to negative pin

Bottom View
Order Number LM135H,
LM135H-MIL, LM235H,
LM335H, LM135AH,
LM235AH or LM335AH
See NS Package
Number H03H



Absolute Maximum Ratings (Note 4)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Reverse Current	15 mA
Forward Current	10 mA
Storage Temperature	
TO-46 Package	-60°C to +180°C
TO-92 Package	-60°C to +150°C
SO-8 Package	-65°C to +150°C

Specified Operating Temp. Range

	Continuous	Intermittent (Note 2)
LM135, LM135A	-55°C to +150°C	150°C to 200°C
LM235, LM235A	-40°C to +125°C	125°C to 150°C
LM335, LM335A	-40°C to +100°C	100°C to 125°C

Lead Temp. (Soldering, 10 seconds)

TO-92 Package:	260°C
TO-46 Package:	300°C
SO-8 Package:	300°C
Vapor Phase (60 seconds):	215°C
Infrared (15 seconds):	220°C

Temperature Accuracy (Note 1)

LM135/LM235, LM135A/LM235A

Parameter	Conditions	LM135A/LM235A			LM135/LM235			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$	2.97	2.98	2.99	2.95	2.98	3.01	V
Uncalibrated Temperature Error	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$		0.5	1		1	3	°C
Uncalibrated Temperature Error	$T_{\text{MIN}} \leq T_C \leq T_{\text{MAX}}, I_R = 1\text{ mA}$		1.3	2.7		2	5	°C
Temperature Error with 25°C Calibration	$T_{\text{MIN}} \leq T_C \leq T_{\text{MAX}}, I_R = 1\text{ mA}$		0.3	1		0.5	1.5	°C
Calibrated Error at Extended Temperatures	$T_C = T_{\text{MAX}}$ (Intermittent)		2			2		°C
Non-Linearity	$I_R = 1\text{ mA}$		0.3	0.5		0.3	1	°C

Temperature Accuracy (Note 1)

LM335, LM335A

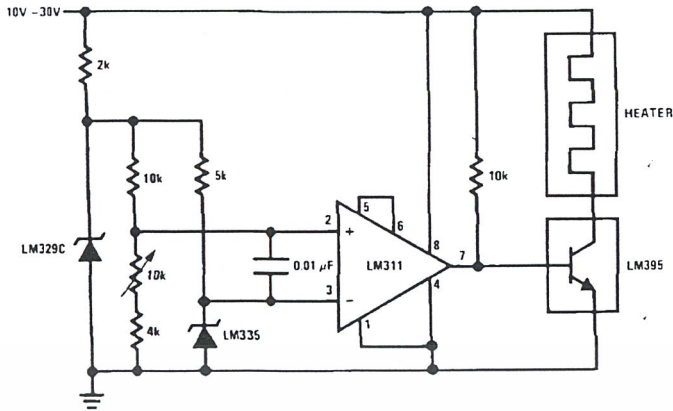
Parameter	Conditions	LM335A			LM335			Units
		Min	Typ	Max	Min	Typ	Max	
Operating Output Voltage	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$	2.95	2.98	3.01	2.92	2.98	3.04	V
Uncalibrated Temperature Error	$T_C = 25^\circ\text{C}, I_R = 1\text{ mA}$		1	3		2	6	°C
Uncalibrated Temperature Error	$T_{\text{MIN}} \leq T_C \leq T_{\text{MAX}}, I_R = 1\text{ mA}$		2	5		4	9	°C
Temperature Error with 25°C Calibration	$T_{\text{MIN}} \leq T_C \leq T_{\text{MAX}}, I_R = 1\text{ mA}$		0.5	1		1	2	°C
Calibrated Error at Extended Temperatures	$T_C = T_{\text{MAX}}$ (Intermittent)		2			2		°C
Non-Linearity	$I_R = 1\text{ mA}$		0.3	1.5		0.3	1.5	°C

Electrical Characteristics (Note 1)

Parameter	Conditions	LM135/LM235 LM135A/LM235A			LM335 LM335A			Units
		Min	Typ	Max	Min	Typ	Max	
		Operating Output Voltage Change with Current	$400\ \mu\text{A} \leq I_R \leq 5\text{ mA}$ At Constant Temperature		2.5	10		
Dynamic Impedance	$I_R = 1\text{ mA}$		0.5			0.6		Ω
Output Voltage Temperature Coefficient			+10			+10		mV/°C
Time Constant	Still Air		80			80		sec
	100 ft/Min Air		10			10		sec
	Stirred Oil		1			1		sec
Time Stability	$T_C = 125^\circ\text{C}$		0.2			0.2		°C/khr

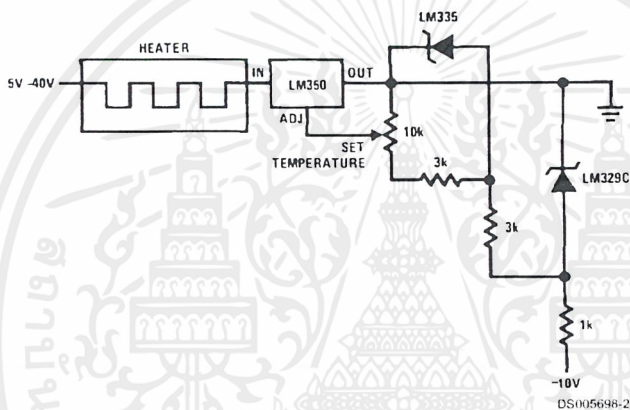
Typical Applications (Continued)

Simple Temperature Controller



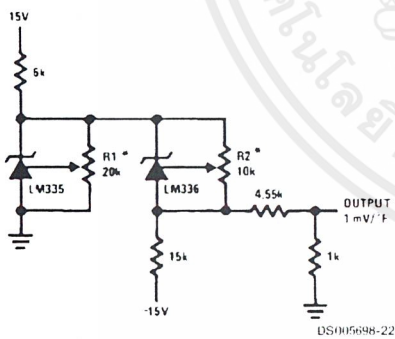
DS005698-5

Simple Temperature Control



DS005698-21

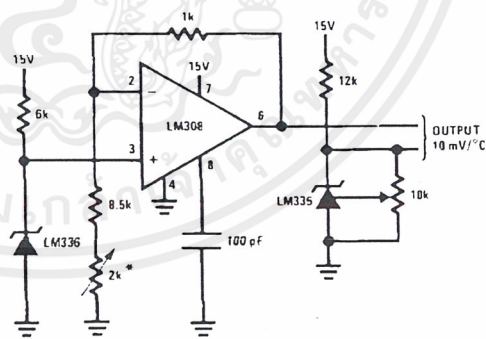
Ground Referred Fahrenheit Thermometer



DS005698-22

*Adjust R2 for 2.554V across LM336.
Adjust R1 for correct output.

Centigrade Thermometer



DS005698-23

*Adjust for 2.7315V at output of LM308

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder — similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE[®] output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

- Compatible with 8080 μ P derivatives — no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

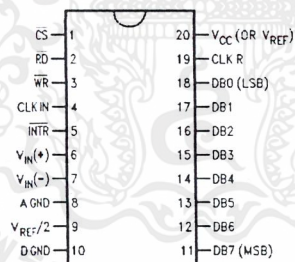
- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V_{DC} , 2.5 V_{DC} , or analog span adjusted voltage reference

Key Specifications

- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Connection Diagram

ADC080X
Dual-In-Line and Small Outline (SO) Packages



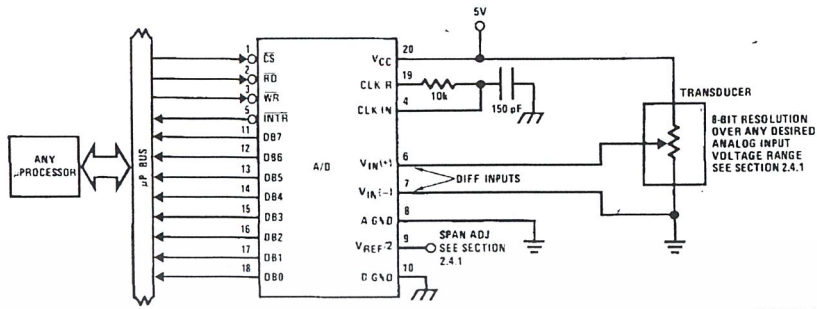
See Ordering Information

Ordering Information

TEMP RANGE		0°C TO 70°C	0°C TO 70°C	-40°C TO +85°C
ERROR	$\pm 1/4$ Bit Adjusted			ADC0801LCN
	$\pm 1/2$ Bit Unadjusted	ADC0802LCWM		ADC0802LCN
	$\pm 1/2$ Bit Adjusted		ADC0804LCN	ADC0803LCN
	± 1 Bit Unadjusted	ADC0804LCWM		ADC0805LCN/ADC0804LCJ
PACKAGE OUTLINE		M20B — Small Outline	N20A — Molded DIP	

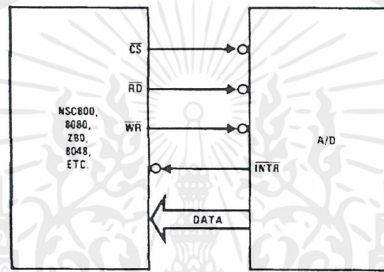
TRI-STATE[®] is a registered trademark of National Semiconductor Corp.
Z-80P is a registered trademark of Zilog Corp.

Typical Applications



DS005671-1

8080 Interface



DS005671-31

Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)

Part Number	Full-Scale Adjusted	$V_{REF}/2 = 2.500 V_{DC}$ (No Adjustments)	$V_{REF}/2 = \text{No Connection}$ (No Adjustments)
ADC0801	$\pm 1/4$ LSB		
ADC0802		$\pm 1/2$ LSB	
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ($V_{CC}+0.3V$)
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C

Infrared (15 seconds)	220°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
ESD Susceptibility (Note 10)	800V

Operating Ratings (Notes 1, 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0804LCJ	-40°C $\leq T_A \leq$ +85°C
ADC0801/02/03/05LCN	-40°C $\leq T_A \leq$ +85°C
ADC0804LCN	0°C $\leq T_A \leq$ +70°C
ADC0802/04LCWM	0°C $\leq T_A \leq$ +70°C
Range of V_{CC}	4.5 V_{DC} to 6.3 V_{DC}

Electrical Characteristics

The following specifications apply for $V_{CC}=5 V_{DC}$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK}=640$ kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2=2.500 V_{DC}$			$\pm 1/2$	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2=2.500 V_{DC}$			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$ -No Connection			± 1	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 0.75	8.0 1.1		k Ω k Ω
Analog Input Voltage Range	(Note 4) V(+) or V(-)	Gnd-0.05		$V_{CC}+0.05$	V_{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/8$	LSB
Power Supply Sensitivity	$V_{CC}=5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/8$	LSB

AC Electrical Characteristics

The following specifications apply for $V_{CC}=5 V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_C	Conversion Time	$f_{CLK}=640$ kHz (Note 6)	103		114	μs
T_C	Conversion Time	(Notes 5, 6)	66		73	$1/f_{CLK}$
f_{CLK}	Clock Frequency	$V_{CC}=5V$, (Note 5)	100	640	1460	kHz
	Clock Duty Cycle		40		60	%
CR	Conversion Rate in Free-Running Mode	INTR tied to WR with $\overline{CS}=0 V_{DC}$, $f_{CLK}=640$ kHz	8770		9708	conv/s
$t_{W(WR)L}$	Width of WR Input (Start Pulse Width)	$\overline{CS}=0 V_{DC}$ (Note 7)	100			ns
t_{ACC}	Access Time (Delay from Falling Edge of RD to Output Data Valid)	$C_L=100$ pF		135	200	ns
t_{IH} , t_{OH}	TRI-STATE Control (Delay from Rising Edge of RD to Hi-Z State)	$C_L=10$ pF, $R_L=10k$ (See TRI-STATE Test Circuits)		125	200	ns
t_{WI} , t_{RI}	Delay from Falling Edge of WR or RD to Reset of INTR			300	450	ns
C_{IN}	Input Capacitance of Logic Control Inputs			5	7.5	pF

AC Electrical Characteristics (Continued)

The following specifications apply for $V_{CC}=5 V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=5.25 V_{DC}$	2.0		15	V_{DC}
$V_{IN}(0)$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=4.75 V_{DC}$			0.8	V_{DC}
$I_{IN}(1)$	Logical "1" Input Current (All Inputs)	$V_{IN}=5 V_{DC}$		0.005	1	μA_{DC}
$I_{IN}(0)$	Logical "0" Input Current (All Inputs)	$V_{IN}=0 V_{DC}$	-1	-0.005		μA_{DC}
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	V_{DC}
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	V_{DC}
V_H	CLK IN (Pin 4) Hysteresis (V_{T+})-(V _{T-})		0.6	1.3	2.0	V_{DC}
$V_{OUT}(0)$	Logical "0" CLK R Output Voltage	$I_O=360 \mu A$ $V_{CC}=4.75 V_{DC}$			0.4	V_{DC}
$V_{OUT}(1)$	Logical "1" CLK R Output Voltage	$I_O=-360 \mu A$ $V_{CC}=4.75 V_{DC}$	2.4			V_{DC}
DATA OUTPUTS AND INTR						
$V_{OUT}(0)$	Logical "0" Output Voltage Data Outputs INTR Output	$I_{OUT}=1.6 mA, V_{CC}=4.75 V_{DC}$ $I_{OUT}=1.0 mA, V_{CC}=4.75 V_{DC}$			0.4	V_{DC}
					0.4	V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O=-360 \mu A, V_{CC}=4.75 V_{DC}$	2.4			V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O=-10 \mu A, V_{CC}=4.75 V_{DC}$	4.5			V_{DC}
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT}=0 V_{DC}$ $V_{OUT}=5 V_{DC}$	-3			μA_{DC}
					3	μA_{DC}
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A=25^\circ C$	4.5	6		mA_{DC}
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A=25^\circ C$	9.0	16		mA_{DC}
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current) ADC0801/02/03/04LCJ/05 ADC0804LCN/LCWM	$f_{CLK}=640 kHz$, $V_{REF}/2=NC, T_A=25^\circ C$ and $\overline{CS}=5V$				
				1.1	1.8	mA
			1.9	2.5		mA

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.

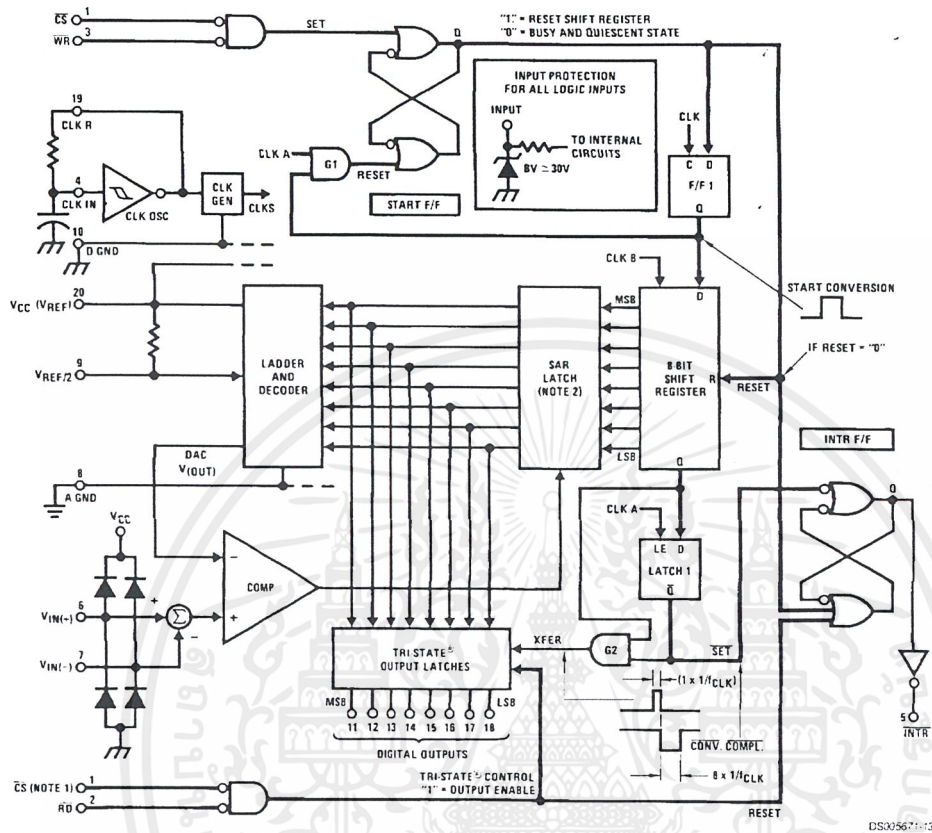
Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: For $V_{IN}(-) > V_{IN}(+)$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to $5 V_{DC}$ input voltage range will therefore require a minimum supply voltage of $4.950 V_{DC}$ over temperature variations, initial tolerance and loading.

Note 5: Accuracy is guaranteed at $f_{CLK} = 640 kHz$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 4 and section 2.0.

Functional Description (Continued)



Note 13: \overline{CS} shown twice for clarity.

Note 14: SAR = Successive Approximation Register.

FIGURE 4. Block Diagram

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the INTR input signal.

Note that this \overline{SET} control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at $1/4$ of the frequency of the external clock). If the data output is continuously enabled (\overline{CS} and \overline{RD} both held low), the INTR output will still signal the end of conversion (by a high-to-low transition), because the \overline{SET} input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This INTR output will therefore stay low for the duration of the \overline{SET} signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode (INTR pin tied to \overline{WR} and \overline{CS} wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the INTR signal. This resets the SHIFT REGISTER

which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the \overline{Q} output will go high, which then allows this INTR F/F to be RESET. This reduces the width of the resulting INTR output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both \overline{CS} and \overline{RD} being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs (\overline{CS} , \overline{RD} , and \overline{WR}) meet standard T²L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the \overline{CS} input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the \overline{WR} input (pin 3) and the Output Enable function is caused by an active low pulse at the \overline{RD} input (pin 2).

Functional Description (Continued)

2.2 Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D has additional applications flexibility due to the analog differential voltage input. The $V_{IN(-)}$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA–20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input.

The time interval between sampling $V_{IN(+)}$ and $V_{IN(-)}$ is 4-½ clock periods. The maximum error voltage due to this slight time difference between the input voltage samples is given by:

$$\Delta V_e(\text{MAX}) = (V_P) (2\pi f_{cm}) \left(\frac{4.5}{f_{CLK}} \right)$$

where:

- ΔV_e is the error voltage due to sampling delay
- V_P is the peak value of the common-mode voltage
- f_{cm} is the common-mode frequency

As an example, to keep this error to ¼ LSB (–5 mV) when operating with a 60 Hz common-mode frequency, f_{cm} , and using a 640 kHz A/D clock, f_{CLK} , would allow a peak value of the common-mode voltage, V_P , which is given by:

$$V_P = \frac{[\Delta V_e(\text{MAX})] (f_{CLK})}{(2\pi f_{cm}) (4.5)}$$

or

$$V_P = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_P \approx 1.9V.$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

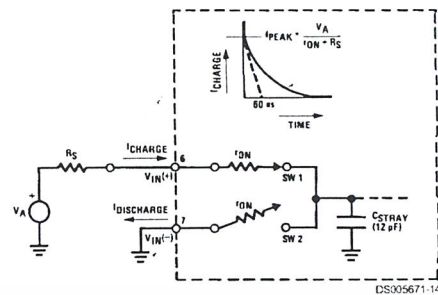
An analog input voltage with a reduced span and a relatively large zero offset can be handled easily by making use of the differential input (see section 2.4 Reference Voltage).

2.3 Analog Inputs

2.3.1 Input Current

Normal Mode

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 5.



t_{ON} of SW 1 and SW 2 $\approx 5 \text{ k}\Omega$

$t_{ON} C_{STRAY} \approx 5 \text{ k}\Omega \times 12 \text{ pF} = 60 \text{ ns}$

FIGURE 5. Analog Input Impedance

The voltage on this capacitance is switched and will result in currents entering the $V_{IN(+)}$ input pin and leaving the $V_{IN(-)}$ input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and *do not cause errors* as the on-chip comparator is strobed at the end of the clock period.

Fault Mode

If the voltage source applied to the $V_{IN(+)}$ or $V_{IN(-)}$ pin exceeds the allowed operating range of $V_{CC} + 50 \text{ mV}$, large input currents can flow through a parasitic diode to the V_{CC} pin. If these currents can exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the V_{CC} pin (with the current bypassed with this diode, the voltage at the $V_{IN(+)}$ pin can exceed the V_{CC} voltage by the forward voltage of this diode).

2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN(+)}$ input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the $V_{IN(+)}$ input at 5V, this DC current is at a maximum of approximately 5 μA . Therefore, *bypass capacitors should not be used at the analog inputs or the $V_{REF/2}$ pin for high resistance sources ($> 1 \text{ k}\Omega$)*. If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, *will not cause errors* as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor ($\leq 1 \text{ k}\Omega$) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, ($\leq 1 \text{ k}\Omega$), a 0.1 μF bypass capacitor at the inputs will prevent noise pickup due to series lead inductance of a long wire. A

AC Electrical Characteristics (Continued)The following specifications apply for $V_{CC}=5 V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=5.25 V_{DC}$	2.0		15	V_{DC}
$V_{IN}(0)$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=4.75 V_{DC}$			0.8	V_{DC}
$I_{IN}(1)$	Logical "1" Input Current (All Inputs)	$V_{IN}=5 V_{DC}$		0.005	1	μA_{DC}
$I_{IN}(0)$	Logical "0" Input Current (All Inputs)	$V_{IN}=0 V_{DC}$	-1	-0.005		μA_{DC}
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	V_{DC}
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	V_{DC}
V_H	CLK IN (Pin 4) Hysteresis ($V_{T+} - V_{T-}$)		0.6	1.3	2.0	V_{DC}
$V_{OUT}(0)$	Logical "0" CLK R Output Voltage	$I_O=360 \mu A$ $V_{CC}=4.75 V_{DC}$			0.4	V_{DC}
$V_{OUT}(1)$	Logical "1" CLK R Output Voltage	$I_O=-360 \mu A$ $V_{CC}=4.75 V_{DC}$	2.4			V_{DC}
DATA OUTPUTS AND INTR						
$V_{OUT}(0)$	Logical "0" Output Voltage Data Outputs INTR Output	$I_{OUT}=1.6 mA, V_{CC}=4.75 V_{DC}$ $I_{OUT}=1.0 mA, V_{CC}=4.75 V_{DC}$			0.4 0.4	V_{DC} V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O=-360 \mu A, V_{CC}=4.75 V_{DC}$	2.4			V_{DC}
$V_{OUT}(1)$	Logical "1" Output Voltage	$I_O=-10 \mu A, V_{CC}=4.75 V_{DC}$	4.5			V_{DC}
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT}=0 V_{DC}$ $V_{OUT}=5 V_{DC}$	-3		3	μA_{DC} μA_{DC}
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A=25^\circ C$	4.5	6		$m A_{DC}$
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A=25^\circ C$	9.0	16		$m A_{DC}$
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current) ADC0801/02/03/04L.CJ/05 ADC0804LCN/LCWM	$f_{CLK}=640 kHz$, $V_{REF}/2=NC, T_A=25^\circ C$ and $\overline{CS}=5V$				
				1.1	1.8	mA
				1.9	2.5	mA

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.

Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: For $V_{IN}(-) \geq V_{IN}(+)$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.950 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Accuracy is guaranteed at $f_{CLK} = 640 kHz$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 4 and section 2.0.

Functional Description (Continued)

2.2 Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D has additional applications flexibility due to the analog differential voltage input. The $V_{IN(-)}$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA–20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input.

The time interval between sampling $V_{IN(+)}$ and $V_{IN(-)}$ is $4\frac{1}{2}$ clock periods. The maximum error voltage due to this slight time difference between the input voltage samples is given by:

$$\Delta V_e(\text{MAX}) = (V_P) (2\pi f_{cm}) \left(\frac{4.5}{f_{CLK}} \right)$$

where:

ΔV_e is the error voltage due to sampling delay

V_P is the peak value of the common-mode voltage

f_{cm} is the common-mode frequency

As an example, to keep this error to $\frac{1}{4}$ LSB (~ 5 mV) when operating with a 60 Hz common-mode frequency, f_{cm} , and using a 640 kHz A/D clock, f_{CLK} , would allow a peak value of the common-mode voltage, V_P , which is given by:

$$V_P = \frac{[\Delta V_e(\text{MAX}) (f_{CLK})]}{(2\pi f_{cm}) (4.5)}$$

or

$$V_P = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_P \approx 1.9V.$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

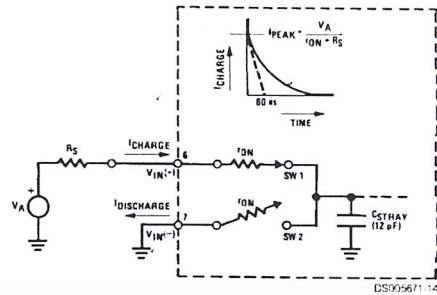
An analog input voltage with a reduced span and a relatively large zero offset can be handled easily by making use of the differential input (see section 2.4 Reference Voltage).

2.3 Analog Inputs

2.3.1 Input Current

Normal Mode

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 5.



r_{ON} of SW 1 and SW 2 ≈ 5 k Ω

$r_{ON} C_{STRAY} \approx 5$ k $\Omega \times 12$ pF = 60 ns

FIGURE 5. Analog Input Impedance

The voltage on this capacitance is switched and will result in currents entering the $V_{IN(+)}$ input pin and leaving the $V_{IN(-)}$ input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and *do not cause errors* as the on-chip comparator is strobed at the end of the clock period.

Fault Mode

If the voltage source applied to the $V_{IN(+)}$ or $V_{IN(-)}$ pin exceeds the allowed operating range of $V_{CC} + 50$ mV, large input currents can flow through a parasitic diode to the V_{CC} pin. If these currents can exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the V_{CC} pin (with the current bypassed with this diode, the voltage at the $V_{IN(+)}$ pin can exceed the V_{CC} voltage by the forward voltage of this diode).

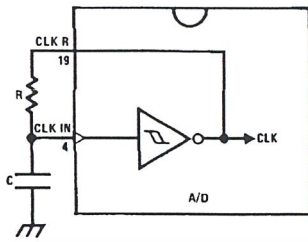
2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN(+)}$ input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the $V_{IN(+)}$ input at 5V, this DC current is at a maximum of approximately 5 μ A. Therefore, *bypass capacitors should not be used at the analog inputs or the $V_{REF/2}$ pin for high resistance sources (> 1 k Ω)*. If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, *will not cause errors* as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor (≤ 1 k Ω) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, (≤ 1 k Ω), a 0.1 μ F bypass capacitor at the inputs will prevent noise pickup due to series lead inductance of a long wire. A

Functional Description (Continued)



DS905671-17

$$f_{\text{CLK}} \approx \frac{1}{1.1 RC}$$

$$R \approx 10 \text{ k}\Omega$$

FIGURE 8. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than 50 pF, such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard TTL buffer).

2.7 Restart During a Conversion

If the A/D is restarted ($\overline{\text{CS}}$ and $\overline{\text{WR}}$ go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The $\overline{\text{INTR}}$ output simply remains at the "1" level.

2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the $\overline{\text{CS}}$ input is grounded and the $\overline{\text{WR}}$ input is tied to the $\overline{\text{INTR}}$ output. This $\overline{\text{WR}}$ and $\overline{\text{INTR}}$ node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (6800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers

(low power Schottky such as the DM74LS240 series is recommended) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

2.10 Power Supplies

Noise spikes on the V_{CC} supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter V_{CC} pin and values of 1 μF or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V_{CC} supply.

2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any $V_{\text{REF}}/2$ bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of $1/4$ LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 9.

For ease of testing, the $V_{\text{REF}}/2$ (pin 9) should be supplied with $2.560 V_{\text{DC}}$ and a V_{CC} supply voltage of $5.12 V_{\text{DC}}$ should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of $5.090 V_{\text{DC}}$ ($5.120 - 1/2$ LSB) should be applied to the $V_{\text{IN}}(+)$ pin with the $V_{\text{IN}}(-)$ pin grounded. The value of the $V_{\text{REF}}/2$ input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of $V_{\text{REF}}/2$ should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table 1 shows the fractional binary equivalent of these two 4-bit groups. By adding the voltages obtained from the "VMS" and "VLS" columns in Table 1, the nominal value of the digital display (when $V_{\text{REF}}/2 = 2.560\text{V}$) can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are $3.520 + 0.120$ or $3.640 V_{\text{DC}}$. These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

Functional Description (Continued)

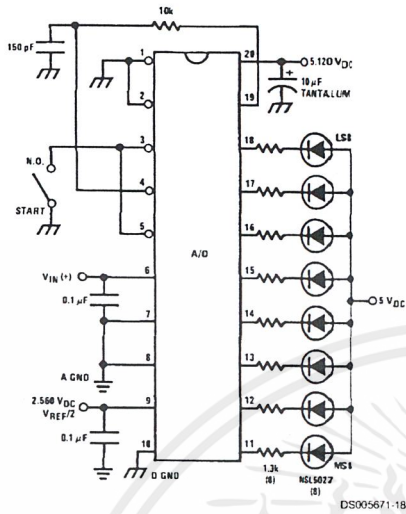


FIGURE 9. Basic A/D Tester

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A-C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis).

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 11, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides 1/4 LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for CS and the MEMR and MEMW strobes) or it can be controlled as an I/O device by using the I/O R and I/O W strobes and decoding the address bits A0 → A7 (or address bits A8 → A15 as they will contain the same 8-bit address information) to obtain the CS input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 12.

MM74HC540 • MM74HC541 Inverting Octal 3-STATE Buffer • Octal 3-STATE Buffer

General Description

The MM74HC540 and MM74HC541 3-STATE buffers utilize advanced silicon-gate CMOS technology. They possess high drive current outputs which enable high speed operation even when driving large bus capacitances. These circuits achieve speeds comparable to low power Schottky devices, while retaining the advantage of CMOS circuitry, i.e., high noise immunity, and low power consumption. Both devices have a fanout of 15 LS-TTL equivalent inputs.

The MM74HC540 is an inverting buffer and the MM74HC541 is a non-inverting buffer. The 3-STATE control gate operates as a two-input NOR such that if either G1 or G2 are HIGH, all eight outputs are in the high-impedance state.

In order to enhance PC board layout, the MM74HC540 and MM74HC541 offers a pinout having inputs and outputs on opposite sides of the package. All inputs are protected from damage due to static discharge by diodes to V_{CC} and ground.

Features

- Typical propagation delay: 12 ns
- 3-STATE outputs for connection to system buses
- Wide power supply range: 2–6V
- Low quiescent current: 80 μ A maximum (74HC Series)
- Output current: 6 mA

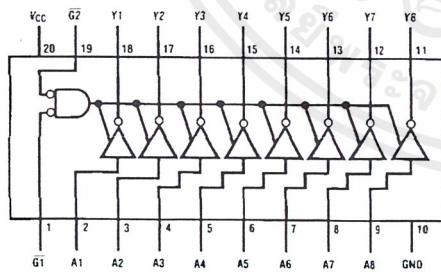
Ordering Code:

Order Number	Package Number	Package Description
MM74HC540WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
MM74HC540SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
MM74HC540MTC	MTC20	20-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
MM74HC540N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
MM74HC541WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
MM74HC541SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
MM74HC541MTC	MTC20	20-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
MM74HC541N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

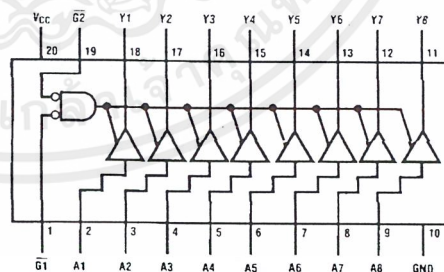
Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagrams

Pin Assignments for DIP, SOIC, SOP and TSSOP



Top View
MM74HC540



Top View
MM74HC541

Octal D-type transparent latch; 3-state

74HC/HCT573

FEATURES

- Inputs and outputs on opposite sides of package allowing easy interface with microprocessors
- Useful as input or output port for microprocessors/microcomputers
- 3-state non-inverting outputs for bus oriented applications
- Common 3-state output enable input
- Functionally identical to the "563" and "373"
- Output capability: bus driver
- I_{CC} category: MSI

GENERAL DESCRIPTION

The 74HC/HCT573 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT573 are octal D-type transparent latches featuring separate D-type inputs for each latch and 3-state outputs for bus oriented applications.

A latch enable (LE) input and an output enable (\overline{OE}) input are common to all latches.

The "573" consists of eight D-type transparent latches with 3-state true outputs. When LE is HIGH, data at

the D_n inputs enter the latches. In this condition the latches are transparent, i.e. a latch output will change state each time its corresponding D-input changes.

When LE is LOW the latches store the information that was present at the D-inputs a set-up time preceding the HIGH-to-LOW transition of LE.

When \overline{OE} is LOW, the contents of the 8 latches are available at the outputs. When \overline{OE} is HIGH, the outputs go to the high impedance OFF-state. Operation of the \overline{OE} input does not affect the state of the latches.

The "573" is functionally identical to the "563" and "373", but the "563" has inverted outputs and the "373" has a different pin arrangement.

QUICK REFERENCE DATA

GND = 0 V; T_{amb} = 25 °C; t_r = t_f = 6 ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t _{PHL} / t _{PLH}	propagation delay	C _L = 15 pF; V _{CC} = 5 V			
	D _n to Q _n		14	17	ns
	LE to Q _n		15	15	ns
C _I	input capacitance		3.5	3.5	pF
C _{PD}	power dissipation capacitance per latch	notes 1 and 2	26	26	pF

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz; f_o = output frequency in MHz

$\sum (C_L \times V_{CC}^2 \times f_o)$ = sum of outputs

C_L = output load capacitance in pF; V_{CC} = supply voltage in V

2. For HC the condition is V_I = GND to V_{CC}; for HCT the condition is V_I = GND to V_{CC} - 1.5 V

ORDERING INFORMATION

See "74HC/HCT/HCU/HCMOS Logic Package Information".

Octal D-type transparent latch; 3-state

74HC/HCT573

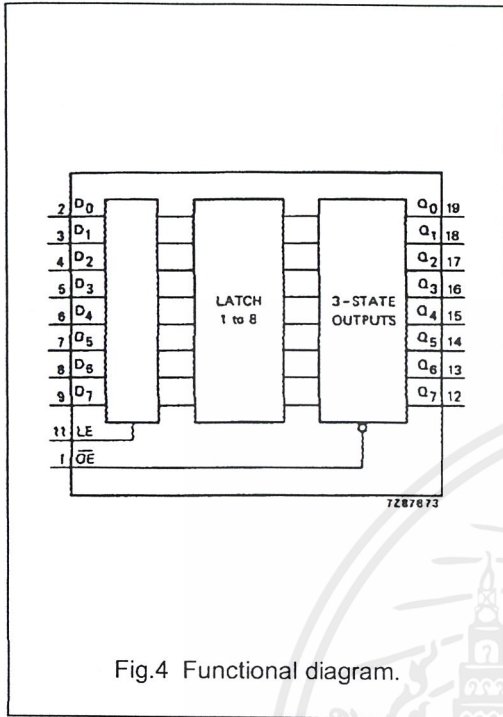


Fig.4 Functional diagram.

FUNCTION TABLE

OPERATING MODES	INPUTS			INTERNAL LATCHES	OUTPUTS
	\overline{OE}	LE	D_N		Q_0 to Q_7
enable and read register (transparent mode)	L	H	L	L	L
	L	H	H	H	H
latch and read register	L	L	l	L	L
	L	L	h	H	H
latch register and disable outputs	H	L	l	L	Z
	H	L	h	H	Z

Notes

- 1. H = HIGH voltage level
- h = HIGH voltage level one set-up time prior to the HIGH-to-LOW LE transition
- L = LOW voltage level
- l = LOW voltage level one set-up time prior to the HIGH-to-LOW LE transition
- Z = high impedance OFF-state

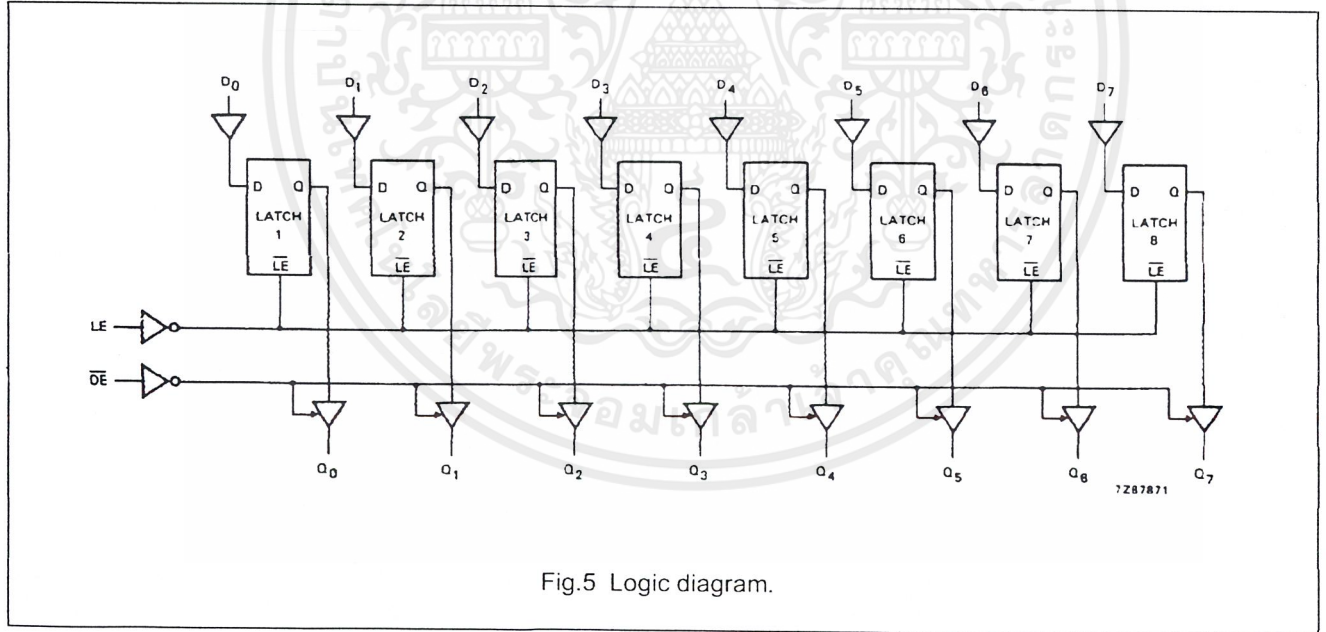
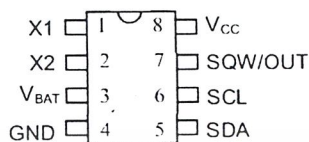


Fig.5 Logic diagram.

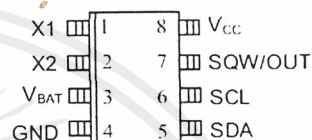
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 56 byte nonvolatile RAM for data storage
- 2-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500 nA in battery backup mode with oscillator running
- Optional industrial temperature range -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Recognized by Underwriters Laboratory

PIN ASSIGNMENT



DS1307 8-Pin DIP (300 mil)



DS1307Z 8-Pin SOIC (150 mil)

PIN DESCRIPTION

V _{CC}	- Primary Power Supply
X1, X2	- 32.768 kHz Crystal Connection
V _{BAT}	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square wave/Output Driver

ORDERING INFORMATION

DS1307	8-Pin DIP
DS1307Z	8-Pin SOIC (150 mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

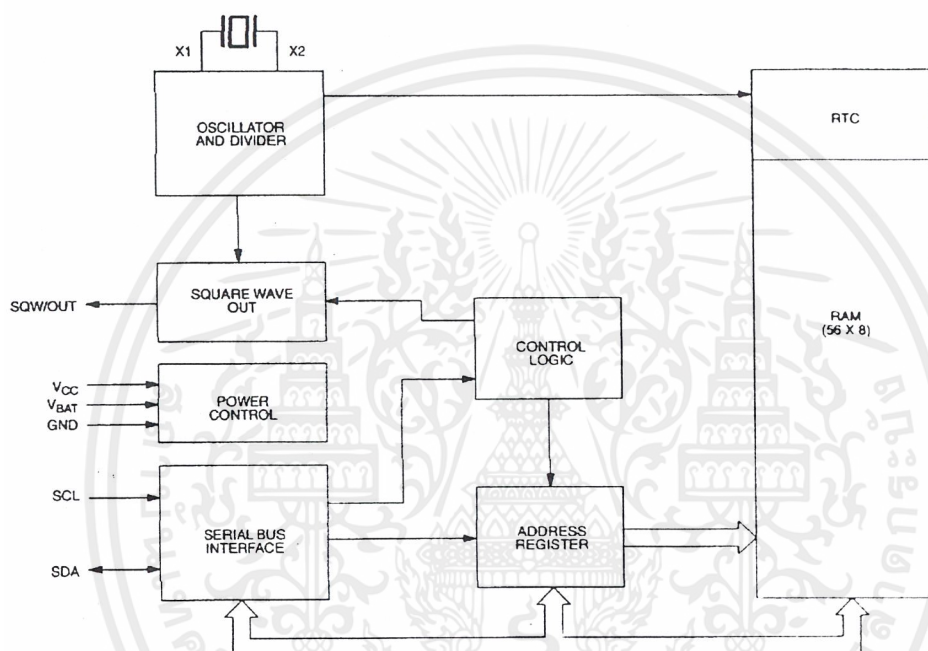
DESCRIPTION

The DS1307 Serial Real Time Clock is a low power, full BCD clock/calendar plus 56 bytes of nonvolatile SRAM. Address and data are transferred serially via a 2-wire bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit which detects power failures and automatically switches to the battery supply.

OPERATION

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When V_{CC} falls below $1.25 \times V_{BAT}$ the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When V_{CC} falls below V_{BAT} the device switches into a low current battery backup mode. Upon power up, the device switches from battery to V_{CC} when V_{CC} is greater than $V_{BAT} + 0.2V$ and recognizes inputs when V_{CC} is greater than $1.25 \times V_{BAT}$. The block diagram in Figure 1 shows the main elements of the Serial Real Time Clock.

DS1307 BLOCK DIAGRAM Figure 1



SIGNAL DESCRIPTIONS

V_{CC} , GND - DC power is provided to the device on these pins. V_{CC} is the +5 volt input. When 5 volts is applied within normal limits, the device is fully accessible and data can be written and read. When a 3-volt battery is connected to the device and V_{CC} is below $1.25 \times V_{BAT}$, reads and writes are inhibited. However, the Timekeeping function continues unaffected by the lower input voltage. As V_{CC} falls below V_{BAT} the RAM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at V_{BAT} .

V_{BAT} - Battery input for any standard 3-volt lithium cell or other energy source. Battery voltage must be held between 2.0 and 3.5 volts for proper operation. The nominal write protect trip point voltage at which access to the real time clock and user RAM is denied is set by the internal circuitry as $1.25 \times V_{BAT}$ nominal. A lithium battery with 48 mAhr or greater will back up the DS1307 for more than 10 years in the absence of power at 25 degrees C.

SCL (Serial Clock Input) - SCL is used to synchronize data movement on the serial interface.

SDA (Serial Data Input/Output) - SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

SQW/OUT (Square Wave/ Output Driver) - When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1 Hz, 4 kHz, 8 kHz, 32 kHz). The SQW/OUT pin is open drain which requires an external pullup resistor. SQW/OUT will operate with either Vcc or Vbat applied.

X1, X2 - Connections for a standard 32.768 kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5 pF.

For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks." The DS1307 can also be driven by an external 32.768 kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

Please review Application Note 95, "Interfacing the DS1307 with a 8051-Compatible Microcontroller" for additional information.

RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The real time clock registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

DS1307 ADDRESS MAP Figure 2

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The real time clock registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the Binary-Coded Decimal (BCD) format. Bit 7 of Register 0 is the Clock Halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

Please note that the initial power on state of all registers is not defined. Therefore it is important to enable the oscillator (CH bit=0) during initial configuration.

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

DS1307 TIMEKEEPER REGISTERS Figure 3

BIT 7										BIT 0	
00H	CH	10 SECONDS				SECONDS				00-59	
X		10 MINUTES				MINUTES				00-59	
X	12 24	10 HR A/P	10 HR		HOURS				01-12 00-23		
X	X	X	X	X	DAY				1-7		
X	X	10 DATE				DATE				01-28/29 01-30 01-31	
X	X	X	10 MONTH		MONTH				01-12		
		10 YEAR				YEAR				00-99	
07H	OUT	X	X	SQWE	X	X	RS1	RS0			

CONTROL REGISTER

The DS1307 Control Register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	X	X	SQWE	X	X	RS1	RS0

OUT (Output control): This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE=0, the logic level on the SQW/OUT pin is 1 if OUT=1 and is 0 if OUT=0.

SQWE (Square Wave Enable): This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits.

RS (Rate Select): These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

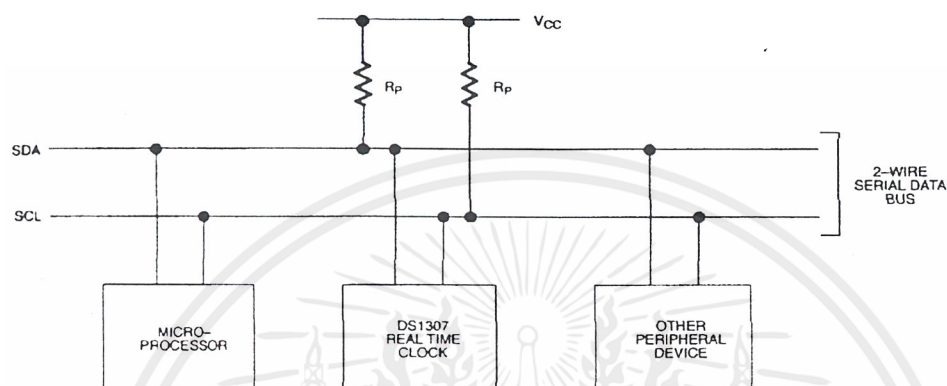
SQUAREWAVE OUTPUT FREQUENCY Table 1

RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1 Hz
0	1	4.096 kHz
1	0	8.192 kHz
1	1	32.768 kHz

2-WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device which generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is show in Figure 4.

TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

Bus not busy: Both data and clock lines remain HIGH.

Start data transfer: A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

Stop data transfer: A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

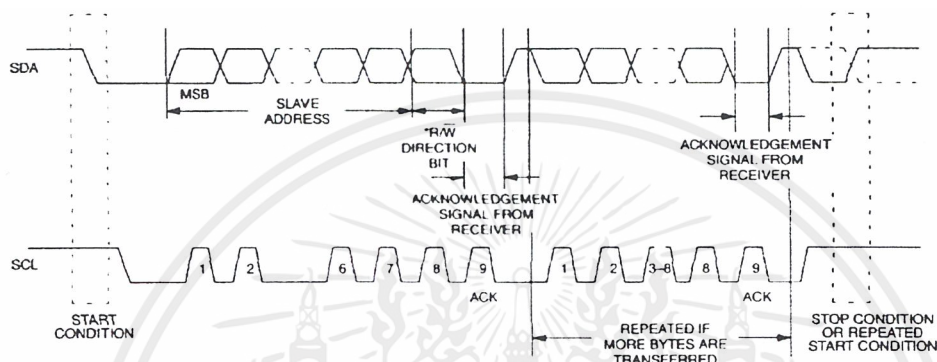
Data valid: The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a ninth bit. Within the 2-wire bus specifications a regular mode (100 kHz clock rate) and a fast mode (400 kHz clock rate) are defined. The DS1307 operates in the regular mode (100 kHz) only.

Acknowledge: Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the R/W bit, two types of data transfer are possible:

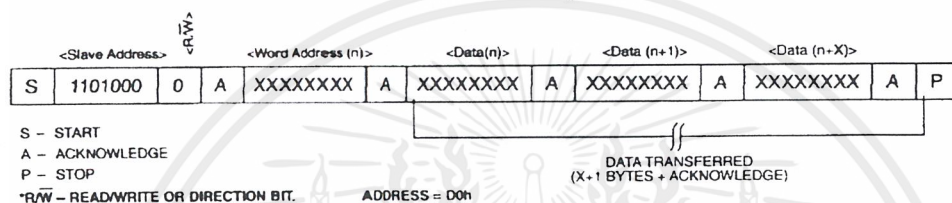
1. **Data transfer from a master transmitter to a slave receiver.** The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.
2. **Data transfer from a slave transmitter to a master receiver.** The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a 'not acknowledge' is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

The DS1307 may operate in the following two modes:

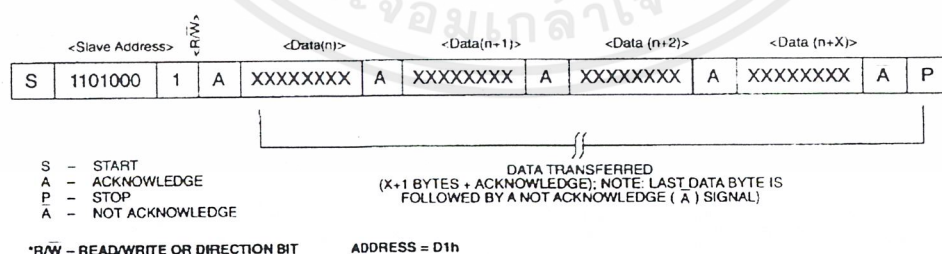
1. **Slave receiver mode (DS1307 write mode):** Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and *direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the *direction bit (R/\overline{W}) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307 This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

DATA WRITE - SLAVE RECEIVER MODE Figure 6



2. **Slave transmitter mode (DS1307 read mode):** The first byte is received and handled as in the slave receiver mode. However, in this mode, the *direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the *direction bit (R/\overline{W}) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a Not Acknowledge to end a read.

DATA READ - SLAVE TRANSMITTER MODE Figure 7



Features

- Meets All RS-232C and V.28 Specifications
- Requires Only Single +5V Power Supply
- Onboard Voltage Doubler/Inverter
- Low Power Consumption
- 2 Drivers
 - $\pm 9V$ Output Swing for +5V Input
 - 300Ω Power-off Source Impedance
 - Output Current Limiting
 - TTL/CMOS Compatible
 - $30V/\mu s$ Maximum Slew Rate
- 2 Receivers
 - $\pm 30V$ Input Voltage Range
 - $3k\Omega$ to $7k\Omega$ Input Impedance
 - $0.5V$ Hysteresis to Improve Noise Rejection
- All Critical Parameters are Guaranteed Over the Entire Commercial, Industrial and Military Temperature Ranges

Applications

- Any System Requiring RS-232 Communications Port
 - Computer - Portable and Mainframe
 - Peripheral - Printers and Terminals
 - Portable Instrumentation
 - Modems
- Dataloggers

Description

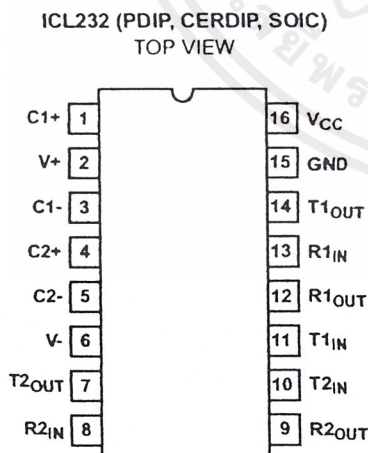
The ICL232 is a dual RS-232 transmitter/receiver interface circuit that meets all EIA RS-232C and V.28 specifications. It requires a single +5V power supply, and features two onboard charge pump voltage converters which generate +10V and -10V supplies from the 5V supply.

The drivers feature true TTL/CMOS input compatibility, slew-rate-limited output, and 300Ω power-off source impedance. The receivers can handle up to $\pm 30V$, and have a $3k\Omega$ to $7k\Omega$ input impedance. The receivers also have hysteresis to improve noise rejection.

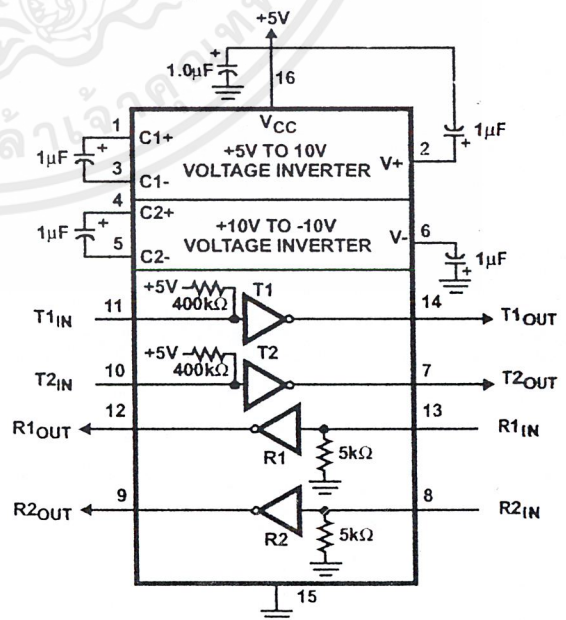
Ordering Information

PART NUMBER	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL232CPE	0 to 70	16 Ld PDIP	E16.3
ICL232CBE	0 to 70	16 Ld SOIC	M16.3
ICL232IPE	-40 to 85	16 Ld PDIP	E16.3
ICL232IBE	-40 to 85	16 Ld SOIC	M16.3
ICL232MJE	-55 to 125	16 Ld Cerdip	F16.3

Pinout



Functional Diagram



CAUTION. These devices are sensitive to electrostatic discharge, follow proper IC Handling Procedures.

1-888-INTERSIL or 321-724-7143 | Intersil and Design is a trademark of Intersil Americas Inc. | Copyright © Intersil Americas Inc. 2001

File Number **3020.6**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกหรือเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

V_{CC} to Ground (GND -0.3V) < V_{CC} < 6V
 V+ to Ground (V_{CC} -0.3V) < V+ < 12V
 V- to Ground -12V < V- < (GND +0.3V)
 Input Voltages
 T1_{IN}, T2_{IN} (V- -0.3V) < V_{IN} < (V+ +0.3V)
 R1_{IN}, R2_{IN} ±30V
 Output Voltages
 T1_{OUT}, T2_{OUT} (V- -0.3V) < V_{TXOUT} < (V+ +0.3V)
 R1_{OUT}, R2_{OUT} (GND -0.3V) < V_{RXOUT} < (V_{CC} +0.3V)
 Short Circuit Duration
 T1_{OUT}, T2_{OUT} Continuous
 R1_{OUT}, R2_{OUT} Continuous

Thermal Information

Thermal Resistance (Typical, Note 1)	θ _{JA} (°C/W)	θ _{JC} (°C/W)
CERDIP Package	80	18
PDIP Package	100	N/A
SOIC Package	100	N/A
Maximum Junction Temperature		
Plastic Packages		150°C
Ceramic Package		175°C
Maximum Storage Temperature		-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)		300°C

Operating Conditions

Temperature Ranges
 ICL232C 0°C to 70°C
 ICL232I -40°C to 85°C
 ICL232M -55°C to 125°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications

Test Conditions: V_{CC} = +5V ±10%, T_A = Operating Temperature Range. Test Circuit as in Figure 8 Unless Otherwise Specified

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Transmitter Output Voltage Swing, T _{OUT}	T1 _{OUT} and T2 _{OUT} Loaded with 3kΩ to Ground	±5	±9	±10	V
Power Supply Current, I _{CC}	Outputs Unloaded, T _A = 25°C	-	5	10	mA
T _{IN} , Input Logic Low, V _{IL}		-	-	0.8	V
T _{IN} , Input Logic High, V _{IH}		2.0	-	-	V
Logic Pullup Current, I _P	T1 _{IN} , T2 _{IN} = 0V	-	15	200	μA
RS-232 Input Voltage Range, V _{IN}		-30	-	+30	V
Receiver Input Impedance, R _{IN}	V _{IN} = ±3V	3.0	5.0	7.0	kΩ
Receiver Input Low Threshold, V _{IN} (H-L)	V _{CC} = 5V, T _A = 25°C	0.8	1.2	-	V
Receiver Input High Threshold, V _{IN} (L-H)	V _{CC} = 5V, T _A = 25°C	-	1.7	2.4	V
Receiver Input Hysteresis, V _{HYST}		0.2	0.5	1.0	V
TTL/CMOS Receiver Output Voltage Low, V _{OL}	I _{OUT} = 3.2mA	-	0.1	0.4	V
TTL/CMOS Receiver Output Voltage High, V _{OH}	I _{OUT} = -1.0mA	3.5	4.6	-	V
Propagation Delay, t _{PD}	RS-232 to TTL	-	0.5	-	μs
Instantaneous Slew Rate, SR	C _L = 10pF, R _L = 3kΩ, T _A = 25°C (Notes 2, 3)	-	-	30	V/μs
Transition Region Slew Rate, SR _T	R _L = 3kΩ, C _L = 2500pF Measured from +3V to ±3V or ±3V to +3V	-	3	-	V/μs
Output Resistance, R _{OUT}	V _{CC} = V+ = V- = 0V, V _{OUT} = ±2V	300	-	-	Ω
RS-232 Output Short Circuit Current, I _{SC}	T1 _{OUT} or T2 _{OUT} Shorted to GND	-	±10	-	mA

NOTES:

2. Guaranteed by design.
3. See Figure 4 for definition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits

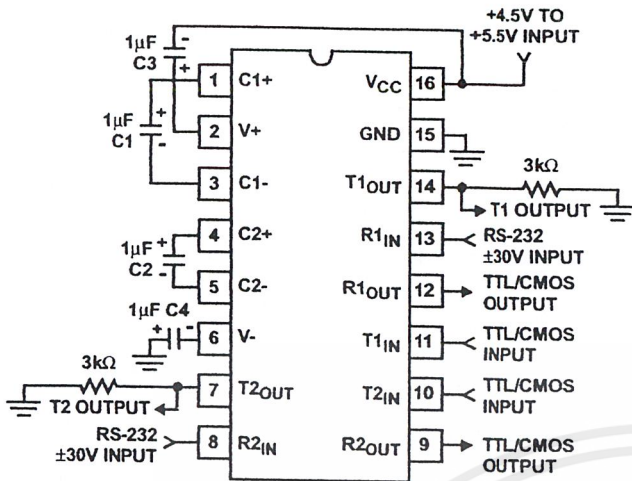


FIGURE 1. GENERAL TEST CIRCUIT

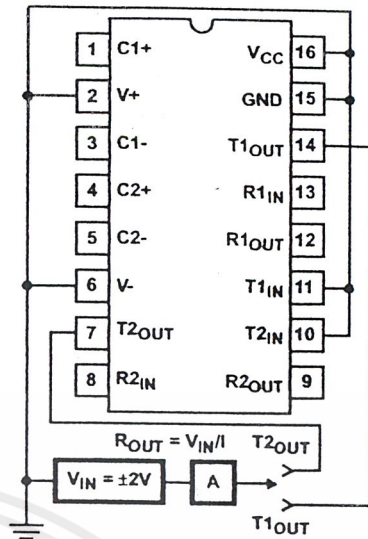


FIGURE 2. POWER-OFF SOURCE RESISTANCE CONFIGURATION

Typical Performance Curves

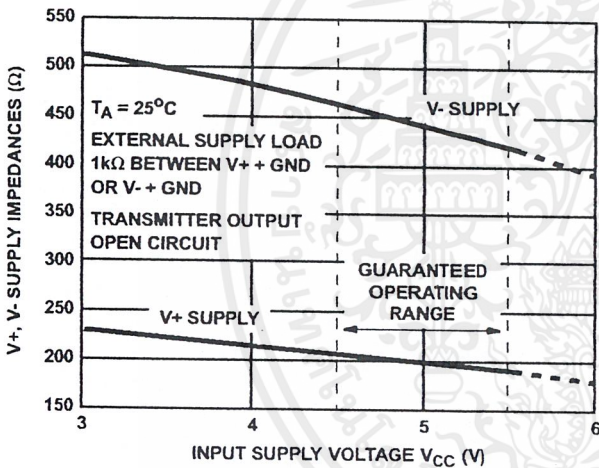


FIGURE 3. V+, V- OUTPUT IMPEDANCES vs V_{CC}

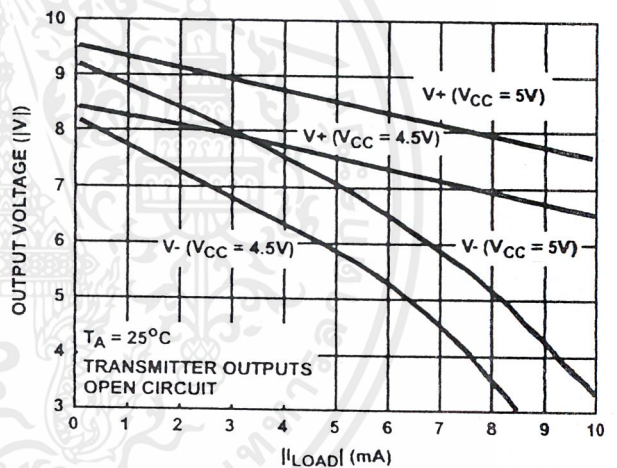


FIGURE 4. V+, V- OUTPUT VOLTAGES vs LOAD CURRENT

Pin Descriptions

PDIP, CERDIP	SOIC	PIN NAME	DESCRIPTION
1	1	C1+	External capacitor "+" for internal voltage doubler.
2	2	V+	Internally generated +10V (typical) supply.
3	3	C1-	External capacitor "-" for internal voltage doubler.
4	4	C2+	External capacitor "+" internal voltage inverter.
5	5	C2-	External capacitor "-" internal voltage inverter.
6	6	V-	Internally generated -10V (typical) supply.
7	7	T2OUT	RS-232 Transmitter 2 output ±10V (typical).
8	8	R2IN	RS-232 Receiver 2 input, with internal 5K pull-down resistor to GND.
9	9	R2out	Receiver 2 TTL/CMOS output.
10	10	T2IN	Transmitter 2 TTL/CMOS input, with internal 400K pull-up resistor to V _{CC} .

กิตติกรรมประกาศ

โครงการนี้สำเร็จได้เนื่องจากได้รับคำแนะนำจากอาจารย์ ดร.สุรพันธุ์ เอื้อไพบูลย์ และ อาจารย์ทุกท่านของภาควิชาอิเล็กทรอนิกส์ อีกทั้งได้รับความกรุณาจากบิดา มารดา และ เพื่อนทุกๆคนจึงขอกราบขอบพระคุณทุกท่านมา ณ โอกาสนี้ หากปริญญานิพนธ์ฉบับนี้มีข้อผิดพลาดประการใด ทางผู้จัดทำขอน้อมรับและขออภัยมา ณ ที่นี้ด้วย



เทพนิมิตร ลักณะปานทิพย์
(นายเทพนิมิตร ลักณะปานทิพย์)

นพดล ลอยความสุข
(นาย นพดล ลอยความสุข)

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

กฤษดา ใจเย็น, อรรถพล บุญยะ โภคา และ ชัยวัฒน์ ลิ้มพรจิตรวิไล, เรียนรู้และปฏิบัติการ
เชื่อมต่อคอมพิวเตอร์ กับ อุปกรณ์ภายนอกผ่านพอร์ตอนุกรม, บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์
จำกัด

ชัยวัฒน์ ลิ้มพรจิตรวิไล และ วรพจน์ กรแก้ววัฒนากุล, เรียนรู้และปฏิบัติการไมโครคอน
โทรเลอร์ MCS-51, บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด

ธาริน สติธรรมชารี, คู่มือการเขียนโปรแกรม Microsoft Visual Basic Version 6.0, บริษัท
ซัคเซส มีเดีย จำกัด

ตั้จจะ จรัสรุ่งรวีวร, คู่มือการสร้างแอปพลิเคชันด้วย Visual Basic 6 Basic&Advanced,
สำนักพิมพ์ อินโฟเพรส

กิตติ ภัคคีวัฒนะกุล และ จำลอง ทรูอุตสาหะ, Visual Basic 6 ฉบับโปรแกรมเมอร์, บริษัท
เลทีพี คอมพ์ แอนด์ คอนซัลท์ จำกัด