

ปีการศึกษา 2544

การศึกษาและการออกแบบ EMI ฟิวเตอร์

STUDY AND DESIGN EMI FILTER



โดย

นาย รัชชัย เศษะสกุล

นาย อรรถสิทธิ์ สุทธิทรงธรรม

นาย เอกรัตน์ ศรีสุจินต์

๖๖๑๔๐

๖๕๗๔

เลขหมู่.....

เลขทะเบียน 45952

วัน, เดือน, ปี 26 ก.พ. 2546

.b.....
.i.....

อาจารย์ที่ปรึกษา

ผศ.ประภาส ไพโรสุวรรณ

อาจารย์สุรินทร์ คำฝอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2544

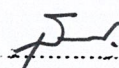
ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การศึกษาและการออกแบบ EMI ฟิลเตอร์



.....อาจารย์ที่ปรึกษา
(ผศ. ประภาส ไพรสุวรรณ)

..........อาจารย์ที่ปรึกษา
(อาจารย์สุรินทร์ คำฝอย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาและการออกแบบ EMI ฟิลเตอร์

รวิชัย เดชะสกุล
 อัครสิทธิ์ สุทธิทรงธรรม
 เอกรัตน์ ศรีสุจินต์

ผศ.ประภาส ไพรสวรรณา
 อ.สุรินทร์ คำฝอย
 อาจารย์ที่ปรึกษา
 ปีการศึกษา 2544

บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้เกี่ยวกับการศึกษาและการออกแบบ EMI ฟิลเตอร์ซึ่งเป็นอุปกรณ์อิเล็กทรอนิกส์ใช้ในการลดทอนสัญญาณรบกวน(noise) ที่ออกมาจากอุปกรณ์ทางอิเล็กทรอนิกส์ซึ่งมีอุปกรณ์สารกึ่งตัวนำเป็นส่วนประกอบอยู่ และทำงานย่านความถี่สูง ตัวอย่างเช่น สวิตซ์โหมดพาวเวอร์ซัพพลาย(Switched-mode power supply) สัญญาณรบกวนที่ออกมาจากแหล่งกำเนิดจะแพร่ออกสู่ระบบไฟฟ้า โดยจะแบ่งออกเป็น Conducted Noise และ Radiated Noise ในส่วนของการศึกษาจะศึกษาสัญญาณรบกวนชนิด Conducted Noise ซึ่งสามารถแบ่งออกได้เป็น คอมมอนโหมด (CM Mode) และดิฟเฟอเรนเชียลโหมด(DM Mode) โดยอุปกรณ์ที่เป็นแหล่งกำเนิดของสัญญาณรบกวนจะใช้วงจรที่มีการสวิตซ์ในการทำงาน ซึ่งในที่นี้จะนำวงจร Off-Line Regulator มาใช้ในการศึกษาชนิดของ Conducted Noise โดยอุปกรณ์แต่ละส่วนในวงจรจะส่งสัญญาณรบกวนต่างชนิดกัน เมื่อทราบลักษณะของสัญญาณรบกวนแล้วจะทำการศึกษาน้ำที่ของแต่ละส่วนประกอบในวงจร EMI Filter ที่มีใช้โดยทั่วไป โดยจะแบ่งออกเป็นส่วนที่กรองสัญญาณรบกวนชนิดคอมมอนโหมด และส่วนที่กรองสัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมด แล้วจึงนำความรู้ที่ได้มาทำการออกแบบ EMI Filter เพื่อใช้ในการทดสอบกับวงจร Off-Line Regulator โดยในการทดสอบจะแบ่งออกเป็น 2 การทดสอบคือ ทดสอบโดยใช้ Current Probe ร่วมกับ EMI Receiver เพื่อวัด Conducted Noise ทั้งสองโหมด และทดสอบโดยใช้ EMI Receiver เพื่อวัดสัญญาณรบกวนชนิดคอมมอนโหมด แล้วนำผลที่ได้มาวิเคราะห์เปรียบเทียบกับทฤษฎีที่ได้ทำการศึกษา

STUDY AND DESIGN EMI FILTER

Thawatchai Techaskul

Utthasit Suthisongtham

Ekarat Srisujin

Assoc. Prof. Prapart Prisuwan

Surin Khomfoi

Adviser

Semester 2001

Abstract

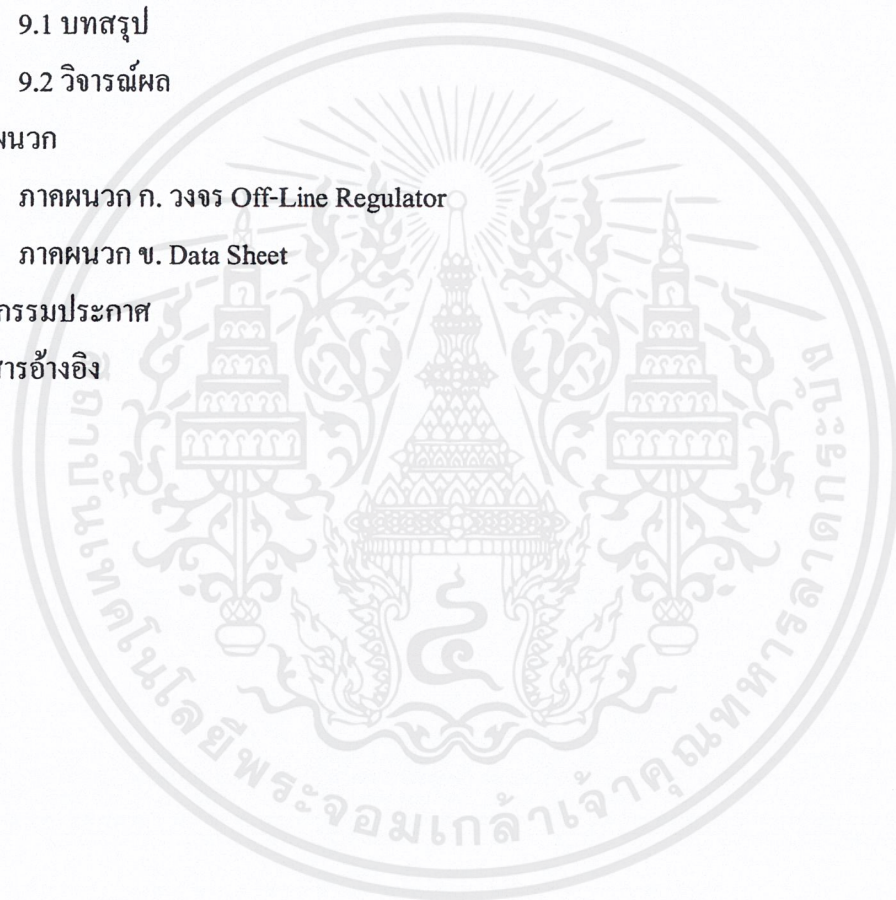
This thesis presents a study and design about EMI filter, that use for attenuate noise from semi-conductor electronics component which use in high frequency. For example, switched mode power supply can spread noise to the system. Generally, noise composed of two kind, conducted noise and radiated noise, but in this thesis considers only conducted noise. One type is common mode (CM), another is differential mode (DM). We use off-line regulator as noise source for studying any type conducted noise. Different part of the source will spread differential noise, when the noise can specify then we will study in any component in EMI Filter circuit. The circuit can divide in two parts, one is common mode filter, another is differential mode filter. And then we use this knowledge for designing EMI filter that use for testing off-line regulator. There are two types of the testing, one is testing by current probe and EMI- receiver for identify both of conducted noise. Two is testing by EMI receiver for identify CM noise. And then we use all result for analyzing and comparing with the theory.

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
สารบัญภาพ	V
สารบัญตาราง	VIII
บทที่ 1 บทนำ	1
1.1 ความหมายของสัญญาณรบกวน	1
1.2 ชนิดของสัญญาณรบกวน	1
1.3 ทางเดินของสัญญาณรบกวน	2
บทที่ 2 แหล่งกำเนิดสัญญาณรบกวน(EMI)	4
2.1 วงจรทดสอบ	4
2.2 แหล่งกำเนิดสัญญาณรบกวนแต่ละโหมดในวงจรทดสอบ	5
บทที่ 3 สัญญาณรบกวนชนิดคิฟเฟอเรนเชียล โหมดและคอมมอน โหมด ในวงจร Off-Line Regulator	8
3.1 สัญญาณรบกวนชนิดคิฟเฟอเรนเชียล โหมดในวงจรทดสอบ	8
3.2 สัญญาณรบกวนชนิดคอมมอน โหมดในวงจรทดสอบ	10
บทที่ 4 เบื้องต้นกับ EMI Filter	11
4.1 วงจร EMI Filter	11
4.2 วงจรสมมูลสำหรับคอมมอน โหมดและคิฟเฟอเรนเชียล โหมด	12
4.3 การทำงานของ EMI Filter ในแต่ละโหมดของสัญญาณรบกวน	13
บทที่ 5 การหา Single-Ended analysis circuit จาก Schematic circuit	16
5.1 ขั้นตอนการวิเคราะห์	16
5.2 พิจารณาส่วนของคิฟเฟอเรนเชียล โหมด	17
5.3 พิจารณาส่วนของคอมมอน โหมด	18
บทที่ 6 การวิเคราะห์สัญญาณรบกวน โดยพิจารณากระแส Noise	19
6.1 การพิจารณาส่วนประกอบของ EMI Filter ที่มีผลต่อ สัญญาณรบกวนในช่วงความถี่ต่างๆ	19
6.2 การทดลองและการพิจารณาผลของสัญญาณรบกวนในช่วงความถี่ต่างๆ	20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7 การออกแบบ EMI Filter	27
บทที่ 8 การทดลองและผลการทดลอง	
8.1 การทดลองและผลการทดลองจากศูนย์ทดสอบผลิตภัณฑ์PTEC	33
8.2 การทดลองและผลการทดลองของการวัดสัญญาณรบกวน ด้วยการใช้ Current Probe	54
บทที่ 9 สรุปและวิจารณ์ผล	69
9.1 บทสรุป	69
9.2 วิจารณ์ผล	70
ภาคผนวก	
ภาคผนวก ก. วงจร Off-Line Regulator	
ภาคผนวก ข. Data Sheet	
กิตติกรรมประกาศ	
เอกสารอ้างอิง	



สารบัญภาพ

	หน้า
รูปที่ 1.1 ทางเดินของสัญญาณรบกวน	2
รูปที่ 2.1 กระแสดิฟเฟอเรนเชียล โหมด	5
รูปที่ 2.2 กระแสคอมมอน โหมด	5
รูปที่ 2.3 วงจรสมมูลของคาปาซิเตอร์	6
รูปที่ 2.4 การเกิดค่าคาปาซิเตอร์จาก Heat Sink	6
รูปที่ 2.5 การเกิดคาปาซิเตอร์กับโลหะรอบๆ	7
รูปที่ 2.6 วงจร Off-Line Regulator	7
รูปที่ 3.1 วงจร Off-Line Regulator ขณะสวิตช์ ON	8
รูปที่ 3.2 ผลของพาราซิติกในคาปาซิเตอร์	8
รูปที่ 3.3 วงจร Off-Line Regulator ขณะสวิตช์ OFF	9
รูปที่ 3.4 การทำงานของไดโอด	9
รูปที่ 3.5 ทิศทางของกระแสดิฟเฟอเรนเชียล โหมด	10
รูปที่ 4.1 รูปแบบ EMI FILTER ทั่วไป	11
รูปที่ 4.2 วงจรสมมูลสำหรับคอมมอน โหมด	12
รูปที่ 4.3 วงจรสมมูลสำหรับดิฟเฟอเรนเชียล โหมด	12
รูปที่ 4.4 รูปแบบ EMI FILTER ชนิดใช้ L_1 แทน L_2	13
รูปที่ 4.5 การทำงานของ EMI FILTER สำหรับคอมมอน โหมด	13
รูปที่ 4.6 การทำงานของ EMI FILTER สำหรับดิฟเฟอเรนเชียล โหมด	14
รูปที่ 4.7 คอมมอน โหมด โช้ค	15
รูปที่ 5.1 Composite circuit schematic	16
รูปที่ 5.2 ผลจากพาราซิติก	16
รูปที่ 5.3 ส่วนประกอบของดิฟเฟอเรนเชียล โหมด	17
รูปที่ 5.4 single-Ended circuit	17
รูปที่ 5.5 ส่วนประกอบของคอมมอน โหมด	18
รูปที่ 5.6 Collapse to Single-Ended circuit	18
รูปที่ 6.1 ชนิดของสัญญาณรบกวนในช่วงความถี่ต่างๆ	19
รูปที่ 6.2 การวัดสัญญาณคอมมอน โหมด	20

รูปที่ 6.3 การวัดสัญญาณคิฟเฟอเรนเชียล	21
รูปที่ 6.4 ผลของConducted emissionของ CM , DM , TOTAL โดยไม่มีฟิลเตอร์	22
รูปที่ 6.5 ผลของConducted emissionของ CM , DM , TOTAL โดยเพิ่มY-CAP 3,300 pF	23
รูปที่ 6.6 ผลของConducted emissionของ CM , DM , TOTAL โดยเพิ่มX-CAP 0.1 uF	24
รูปที่ 6.7 ผลของConducted emissionของ CM , DM , TOTAL โดยเพิ่มL _{GW} 1 mH	25
รูปที่ 6.8 ผลของConducted emissionของ CM , DM , TOTAL โดยเพิ่มL _{cm} 28 mH	26
รูปที่ 7.1 แสดงวงจร EMI FILTER แบบ 2 สเตท	31
รูปที่ 8.1 แสดงเส้นมาตรฐานการทดสอบ EN 55022	34
รูปที่ 8.2 แสดงอุปกรณ์ที่ใช้ในการทดสอบ	34
รูปที่ 8.3 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.1	35
รูปที่ 8.4 แสดงผลสัญญาณของการทดลองที่ 8.1.1	35
รูปที่ 8.5 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.2	36
รูปที่ 8.6 แสดงผลสัญญาณของการทดลองที่ 8.1.2	36
รูปที่ 8.7 แสดงผลสัญญาณของการทดลองที่ 8.1.3	37
รูปที่ 8.8 แสดงผลสัญญาณของการทดลองที่ 8.1.4	38
รูปที่ 8.9 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.5	39
รูปที่ 8.10 แสดงผลสัญญาณของการทดลองที่ 8.1.5	40
รูปที่ 8.11 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.6	40
รูปที่ 8.12 แสดงผลสัญญาณของการทดลองที่ 8.1.6	40
รูปที่ 8.13 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.7	41
รูปที่ 8.14 แสดงผลสัญญาณของการทดลองที่ 8.1.7	41
รูปที่ 8.15 แสดงผลสัญญาณของการทดลองที่ 8.1.8	42
รูปที่ 8.16 แสดงผลสัญญาณของการทดลองที่ 8.1.9	43
รูปที่ 8.17 แสดงผลสัญญาณของการทดลองที่ 8.1.10	44
รูปที่ 8.18 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.11	45
รูปที่ 8.19 แสดงผลสัญญาณของการทดลองที่ 8.1.11	45
รูปที่ 8.20 แสดงผลสัญญาณของการทดลองที่ 8.1.12	46
รูปที่ 8.21 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.13	47
รูปที่ 8.22 แสดงผลสัญญาณของการทดลองที่ 8.1.16	47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 8.23 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.14	48
รูปที่ 8.24 แสดงผลสัญญาณของการทดลองที่ 8.1.14	48
รูปที่ 8.25 แสดงผลสัญญาณของการทดลองที่ 8.1.15	49
รูปที่ 8.26 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.16	50
รูปที่ 8.27 แสดงผลสัญญาณของการทดลองที่ 8.1.16	50
รูปที่ 8.28 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.17	51
รูปที่ 8.29 แสดงผลสัญญาณของการทดลองที่ 8.1.17	51
รูปที่ 8.30 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.18	52
รูปที่ 8.31 แสดงผลสัญญาณของการทดลองที่ 8.1.18	52
รูปที่ 8.32 การทดลองที่ 8.2.1	54
รูปที่ 8.33 การทดลองที่ 8.2.2	54
รูปที่ 8.34 การทดลองที่ 8.2.3	54
รูปที่ 8.35 การทดลองที่ 8.2.4	54
รูปที่ 8.36 การทดลองที่ 8.2.5	54
รูปที่ 8.37 การทดลองที่ 8.2.6	54
รูปที่ 8.38 การทดลองที่ 8.2.7	55
รูปที่ 8.39 การทดลองที่ 8.2.8	55
รูปที่ 8.40 การทดลองที่ 8.2.9	55
รูปที่ 8.41 การทดลองที่ 8.2.10	55
รูปที่ 8.42 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.1	58
รูปที่ 8.43 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.2	59
รูปที่ 8.44 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.3	60
รูปที่ 8.45 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.4	61
รูปที่ 8.46 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.5	62
รูปที่ 8.47 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.6	63
รูปที่ 8.48 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.7	64
รูปที่ 8.49 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.8	65
รูปที่ 8.50 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.9	66
รูปที่ 8.51 ผลการวัดสัญญาณรบกวนCM , DM , TOTALของการทดลองที่ 8.2.10	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 7.1 ค่าความถี่คัทออฟจาก F_0 The Easy Way	29
ตารางที่ 7.2 ค่าความถี่คัทออฟที่ได้ใหม่	29
ตารางที่ 7.3 ค่าความถี่คัทออฟในคอมมอนโหมด	30
ตารางที่ 7.4 ค่าความถี่คัทออฟที่ได้ใหม่	31
ตารางที่ 8.1 ผลของค่าความถี่คัทออฟจากการทดลองที่ 1	33



บทที่ 1

บทนำ

ปัจจุบันได้มีการนำวงจรไฟฟ้าและอิเล็กทรอนิกส์ไปใช้งานอย่างแพร่หลาย ทำให้วงจรต่างๆต้องทำงานในระยะเวลาใกล้เคียงกันมากขึ้นยิ่งขึ้น ผลก็คือ วงจรเหล่านั้นอาจสร้างสัญญาณรบกวนซึ่งกันและกัน โดยเฉพาะอย่างยิ่งการรบกวนเรื่องสนามแม่เหล็กไฟฟ้า นอกจากนี้ยังนำวงจรจำนวนมากมารวมกัน ดังนั้นเพื่อให้วงจรจำนวนมากมารวมกันภายใต้พื้นที่เล็กลงอย่างเช่นใน วงจรอินทิเกรตจะมีส่วนในการเพิ่มปัญหาเรื่องสัญญาณรบกวนดังนั้นเพื่อให้วงจรสามารถทำงานได้ดีในสถานะแวกด์คือจริง ผู้ออกแบบวงจรจำเป็นต้องคำนึงถึงปัญหาเรื่องสัญญาณรบกวนด้วยโดยวงจรนั้นต้องไม่สร้างสัญญาณรบกวนแก่วงจรอื่น อีกทั้งจะต้องไม่ถูกรบกวนจากวงจรอื่นเช่นกัน

1.1 ความหมายของสัญญาณรบกวน

สัญญาณรบกวน (Noise) คือ สัญญาณไฟฟ้าในวงจรที่เกิดขึ้นนอกเหนือจากสัญญาณที่ได้ ออกแบบไว้แต่ต้องเข้าใจว่าสัญญาณเอาต์พุต (Output Signal) ที่มีความสัมพันธ์แบบไม่เชิงเส้น (Non-linear) กับอินพุต (Input) นั้นไม่ใช่สัญญาณรบกวนแต่เป็นปัญหาที่เกิดจากการออกแบบเว้นแต่ว่าสัญญาณดังกล่าวนี้ไปรบกวนวงจรอื่นเราจะเรียกสัญญาณนี้ว่าเป็นสัญญาณรบกวน

การรบกวน (Interference) คือ ผลของสัญญาณรบกวนที่ทำให้วงจรทำงานได้ไม่ดีเท่าที่ควร โดยมากแล้วเราไม่สามารถกำจัดสัญญาณรบกวนออกไปให้หมดสิ้นแต่สามารถลดสัญญาณจนกระทั่งไม่ก่อให้เกิดการรบกวนได้

ความไวต่อสัญญาณรบกวน (Susceptibility) แสดงให้เห็นความสามารถของอุปกรณ์หรือวงจร ในการตอบสนองสัญญาณรบกวน โดยที่วงจรนี้ยังสามารถทำงานต่อไปได้อย่างเป็นที่น่าสนใจ

1.2 ชนิดของสัญญาณรบกวน

เราสามารถแบ่งสัญญาณรบกวนออกได้เป็น 3 ชนิด คือ

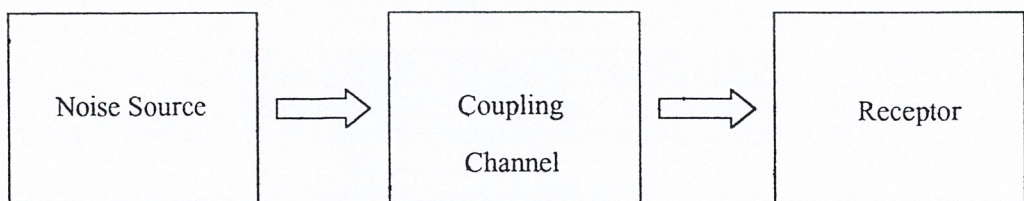
- 1.2.1 เกิดจากการไหลของกระแสผ่านกัมแพงค์กซ์ ซึ่งเป็นผลมาจากการปล่อยอิเล็กตรอน หรือโฮล (Hole) ไม่แน่นอนสัญญาณรบกวนชนิดนี้ได้ทั้งหลอดสุญญากาศและอุปกรณ์เซมิคอนดักเตอร์ อีกทั้งยังสามารถเกิดจากผลของอุณหภูมิทำให้เกิด อิเล็กตรอนแปรปรวนซึ่งเป็นอิเล็กตรอนในความต้านทาน เช่น เทอร์มัลนอยส์ (Thermal noise) และช็อตนอยส์ (Shot noise) เป็นต้น

- 1.2.2 แหล่งกำเนิดสัญญาณรบกวนที่สร้างโดยมนุษย์(Man-made noise source) มนุษย์ได้คิดสร้างเครื่องทุ่นแรงระบบเครื่องยนต์กลไก เช่น มอเตอร์ หรือ สวิตช์ เป็นต้น ในสมัยแรกๆวิวัฒนาการทางด้านอิเล็กทรอนิกส์ที่ใช้ในงานอุตสาหกรรมยังมีน้อยแต่ในปัจจุบันได้พัฒนาอิเล็กทรอนิกส์ควบคุมให้มีมากขึ้นความไวในการตัดต่อ (Switching)และการจุดระเบิด(Ignition) มีมากขึ้นการทำงานมักจะทำให้เกิดสัญญาณรบกวนซึ่งเป็นที่ไม่ต้องการเกิดขึ้นมาด้วย
- 1.2.3 แหล่งกำเนิดสัญญาณรบกวนจากธรรมชาติ(Natural noise source) เช่น ฟ้าผ่า,ฟ้าร้อง เป็นต้น ซึ่งเกิดจากการเคลื่อนที่ของอิเล็กตรอนจำนวนมหาศาลจากจุดหนึ่งไปยังอีกจุดหนึ่งที่มีศักดาไฟฟ้าสูงกว่าเพื่อทำให้เกิดความสมดุลย์ทางไฟฟ้าการเกิดการเคลื่อนที่ของอิเล็กตรอนนี้จะทำให้เกิดแสงเสียง และที่สำคัญคือเกิด สนามแม่เหล็กความเข้มสูงแผ่กระจายไปทั่วทุกทิศทุกทาง

สำหรับสัญญาณรบกวนที่จะศึกษา คือสัญญาณรบกวนที่เกิดจากคลื่นแม่เหล็กไฟฟ้าหรือเรียกว่า EMI (Electromagnetic Interference) EMI มี 2 ชนิดคือ Conducted EMI เกิดขึ้นที่สายตัวนำ และ Radiated EMIเกิดในอากาศโดยการแผ่คลื่นแม่เหล็กไฟฟ้าจากตัวอุปกรณ์ไปยังสิ่งแวดล้อมรอบข้าง โดยในโครงงานฉบับนี้จะศึกษาการลดสัญญาณที่เกี่ยวกับสายตัวนำ หรือConducted EMI เท่านั้น

1.3 ทางเดินของสัญญาณรบกวน

ทางเดินของสัญญาณรบกวน คือ เส้นทางเชื่อมโยงสัญญาณจากแหล่งกำเนิดไปยังตัวรับหรือการคับปลิง(Coupling) และวงจรตัวรับสัญญาณรบกวนดังแสดงดังรูป



รูปที่ 1.1 ทางเดินของสัญญาณรบกวน

จากรูปจะเห็นได้ว่าปัญหาสัญญาณรบกวนจะเกิดได้นั้นต้องอาศัยองค์ประกอบ 3 อย่างคือ

1. Noise Source เป็นตัวสร้างสัญญาณรบกวน
2. Receptor เป็นตัวรับสัญญาณรบกวน
3. Coupling Channel เป็นตัวส่งผ่านสัญญาณรบกวนจากตัวสร้างสัญญาณรบกวนไปยังตัวรับสัญญาณรบกวน

ในการวิเคราะห์เกี่ยวกับปัญหาเรื่องสัญญาณรบกวนนั้นจำเป็นต้องตรวจสอบแหล่งกำเนิดและตัวรับสัญญาณรบกวนอยู่ที่ใดและสัญญาณถูกคัปปลิงผ่านทางใดคังนั้นจึงสามารถป้องกันสัญญาณรบกวนได้ 3 วิธี คือ

1. ป้องกันไม่ให้แหล่งกำเนิดส่งสัญญาณรบกวนออกไป
2. ทำให้ตัวรับไม่ตอบสนองต่อสัญญาณรบกวน
3. ลดการส่งสัญญาณผ่านทางคัปปลิงลงให้น้อยที่สุด

บทที่ 2

แหล่งกำเนิดสัญญาณรบกวน(EMI)

ในปัจจุบันอุปกรณ์ไฟฟ้าต่างๆที่ใช้ในชีวิตประจำวัน ส่วนใหญ่จะมีการนำอุปกรณ์ประเภทสารกึ่งตัวนำมาเข้ามามีส่วนในการผลิต อุปกรณ์ประเภทสารกึ่งตัวนำนี้เองที่เป็นสาเหตุหลักของการเกิดสัญญาณรบกวน(EMI) ดังนั้นเราควรให้ความสนใจกับแหล่งกำเนิดของสัญญาณรบกวน เพื่อหาวิธีการป้องกันสัญญาณรบกวนจากแหล่งกำเนิดหรือลดการส่งสัญญาณผ่านทางคัปปลิงลงไปให้น้อยที่สุดซึ่งจัดเป็นการป้องกันเบื้องต้นและการป้องกันในขั้นต่อมาตามลำดับ

อุปกรณ์สารกึ่งตัวนำมักจะถูกใช้ในวงจรไฟฟ้าชนิดที่มีการสวิตซ์ซึ่งเมื่อนำไปใช้งาน เช่น สวิตซ์โหมดเพาเวอร์ซัพพลาย(Switched-mode Power Supplies :SMPSs) , วงจรลดทอนแรงดัน (Buck-converter) , วงจรทบแรงดัน(Boost-converter) , Off-Line Regulator ฯลฯ อุปกรณ์จำพวกนี้จะสร้างสัญญาณรบกวน(EMI) ซึ่งสามารถแบ่งออกเป็น 2 ชนิดคือ

1. Conducted EMI
2. Radiated EMI

สัญญาณรบกวนจะถูกส่งกลับเข้ามายังระบบไฟฟ้า ทำให้เกิดปัญหาสัญญาณรบกวนในระบบไฟฟ้าขึ้น

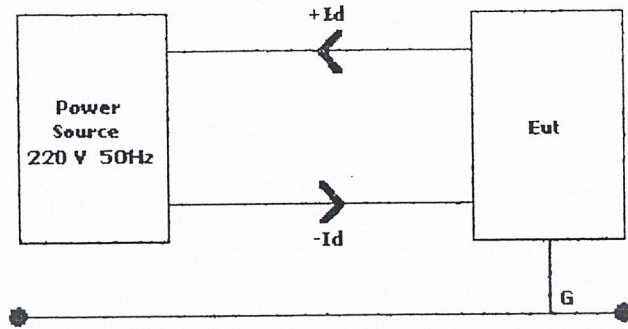
2.1 วงจรทดสอบ

สำหรับโครงการการศึกษาและออกแบบEMI ฟิลเตอร์ ได้สร้างวงจร Off-Line Regulator ขึ้นมาเพื่อใช้ในการศึกษาแหล่งกำเนิดสัญญาณรบกวนชนิดConducted EMI และใช้ในการทดสอบ EMI ฟิลเตอร์แต่ละแบบที่ได้ออกแบบมา

Conducted EMI สามารถแบ่งได้เป็น 2 ชนิดดังนี้

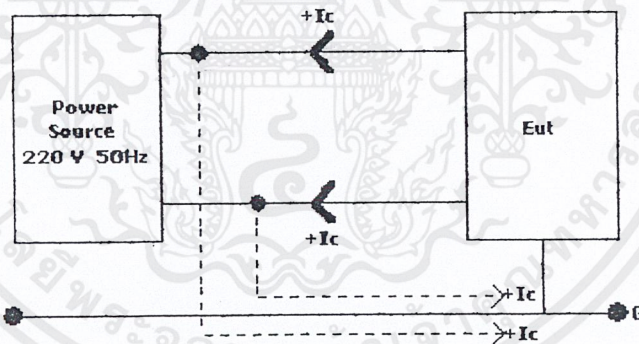
1. คอมมอน โหมด(Common Mode)
2. ดิฟเฟอเรนเชียลโหมด(Differential Mode)

ดิฟเฟอเรนเชียลโหมด (Differential Mode) คือ สัญญาณรบกวนที่จะเดินทางจากLineไปยังNeutral สัญญาณรบกวนในที่นี้คือกระแสดิฟเฟอเรนเชียล(I_{dm}) ซึ่งเป็นกระแสที่มีความถี่สูงและมีแอมพลิจูดต่ำ แสดงได้ดังรูป



รูปที่ 2.1 กระแสดิฟเฟอเรนเชียลโหมด

คอมมอนโหมด (Common Mode) คือสัญญาณรบกวนที่จะเดินทางจากLine ไปยังGround และNeutral ไปยังGround สัญญาณรบกวนในที่นี่คือกระแสคอมมอน(Icm) ซึ่งเป็นกระแสที่มีความถี่สูงและมีแอมพลิจูดต่ำแต่กระแสเดินทางเป็นลูป(loop)ใหญ่จึงส่งผลให้เกิดปัญหาEMC ดังนั้น Icm จึงส่งผลเสียมากกว่า Idm แสดงได้ดังรูป



รูปที่ 2.2 กระแสคอมมอนโหมด

2.2 แหล่งกำเนิดสัญญาณรบกวนแต่ละโหมด ในวงจรทดสอบ

พิจารณาแหล่งกำเนิด Conducted EMI โดยแบ่งออกได้ดังนี้

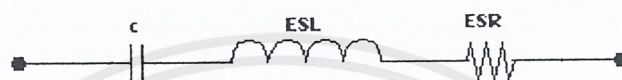
1. แหล่งกำเนิดสัญญาณรบกวนดิฟเฟอเรนเชียลโหมด
2. แหล่งกำเนิดสัญญาณรบกวนคอมมอนโหมด

สัญญาณรบกวนดิฟเฟอเรนเชียลโหมด มีสาเหตุเกิดจากการใช้ไดโอดหรือคาปาซิเตอร์ร่วม

ในวงจร โดยตัวไดโอดจะมีช่วงเวลาในการคืนตัวจึงทำให้เกิดกระแสไหลได้ในขณะเกิดไปอัสซ็อน-

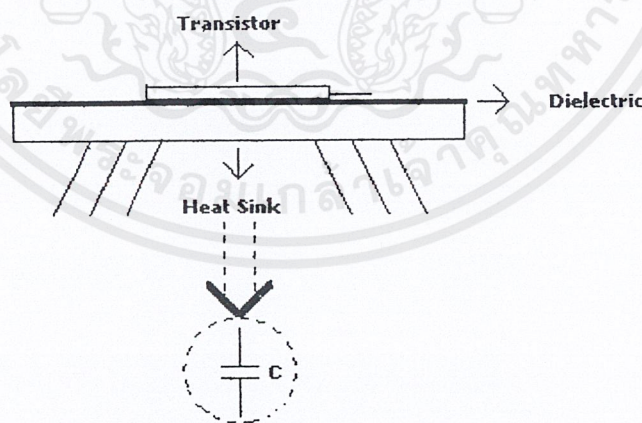
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลับส่งผลให้กระแสไฟฟ้าเฟอเรนเซียลไหลออกมาสู่ระบบได้ ส่วนในตัวคาปาซิเตอร์ไม่ได้มีแค่คุณสมบัติของการเป็นคาปาซิเตอร์เท่านั้นแต่ยังมีคุณสมบัติของการเป็นอินดักเตอร์และรีซิสเตอร์อยู่ด้วยซึ่งเป็นส่วนที่ไม่ต้องการให้เกิดในตัวคาปาซิเตอร์เลยเพราะเป็นแหล่งกำเนิดกระแสไฟฟ้าเฟอเรนเซียล ในบางครั้งส่วนนี้จะถูกเรียกว่า พาราซิติค (Parasitic) แสดงได้ดังรูป



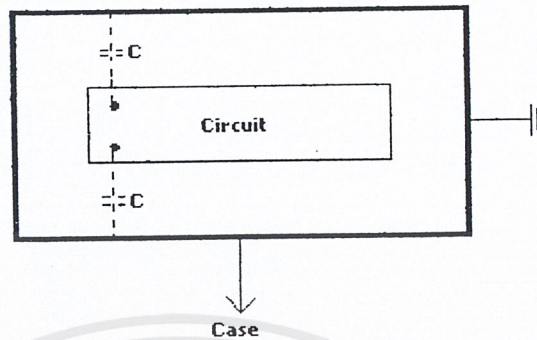
รูปที่ 2.3 วงจรสมมูลของคาปาซิเตอร์

สัญญาณรบกวนคอมมอนโหมด มีสาเหตุเกิดจากการใช้ Heat Sink เป็นตัวระบายความร้อนให้กับอุปกรณ์ที่ทำหน้าที่สวิตซ์ซิ่ง เช่น มอสเฟต, ทรานซิสเตอร์ ฯลฯ โดยขาที่ต่อกับ Heat Sink จะเป็นตัวทำให้เกิดค่าของคาปาซิเตอร์ โดยมีแผ่นไมก้าเป็นฉนวนกัน โดยเมื่อ Heat Sink ต่อกับโครงที่ได้ต่อลงกราวด์ไว้แล้ว จะทำให้เกิดมีกระแสรั่วออกจากระบบลงกราวด์ อีกสาเหตุก็คือ การเกิดค่าของคาปาซิเตอร์ระหว่างจุดเชื่อมต่อที่ไม่ดีกับโลหะรอบๆ โดยมีอากาศเป็นฉนวน แสดงได้ดังรูป



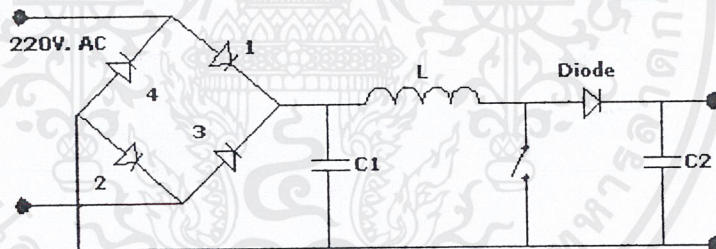
รูปที่ 2.4 การเกิดค่าคาปาซิเตอร์จาก Heat Sink

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 การเกิดค่าคาปาซิเตอร์กับโลหะรอบๆ

การพิจารณาแหล่งกำเนิดสัญญาณรบกวนในที่นี้คือ สัญญาณรบกวนชนิดคอมมอนโหมด และดิฟเฟอเรนเชียลโหมด ภายในแหล่งกำเนิดสัญญาณรบกวนที่ได้จัดทำขึ้น คือ Off-Line Regulator สามารถแสดงได้ดังนี้



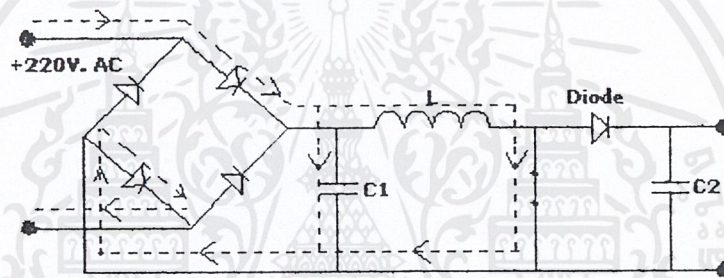
รูปที่ 2.6 Off-Line Regulator

บทที่ 3

สัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดและคอมมอนโหมด ในวงจร Off-Line Regulator

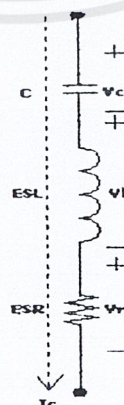
3.1 สัญญาณรบกวนชนิด DM โหมดในวงจรทดสอบ

สัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดใน Off-Line Regulator พิจารณาได้ดังนี้
ช่วงสวิตช์ปิดและอินพุตเป็นบวกแสดงได้ดังรูป



รูปที่ 3.1 วงจร Off-Line Regulator ขณะสวิตช์ On

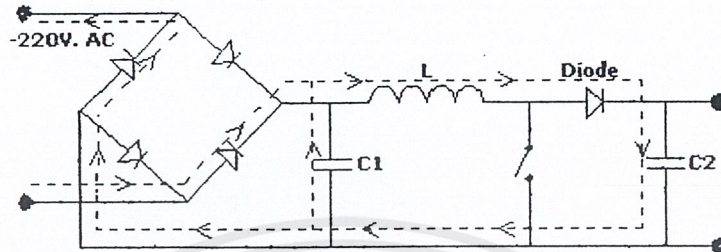
ไดโอดหมายเลข 1 และ 2 นำกระแสเนื่องจากเกิดไปฮัสตรง กระแสจะไหลผ่านอินดักเตอร์และคาปาซิเตอร์ (C1) ซึ่งทำให้เกิด โวลต์เตจตกคร่อมทั้ง 2 ส่วน แต่เนื่องจากการเกิดผลของพาราซิติคใน คาปาซิเตอร์ส่งผลทำให้เกิด โวลท์เตจตกคร่อมอินดักเตอร์และรีซิสเตอร์ที่อยู่ภายในคาปาซิเตอร์ (C1) แสดงได้ดังรูป



รูปที่ 3.2 ผลของพาราซิติคในคาปาซิเตอร์ (C1)

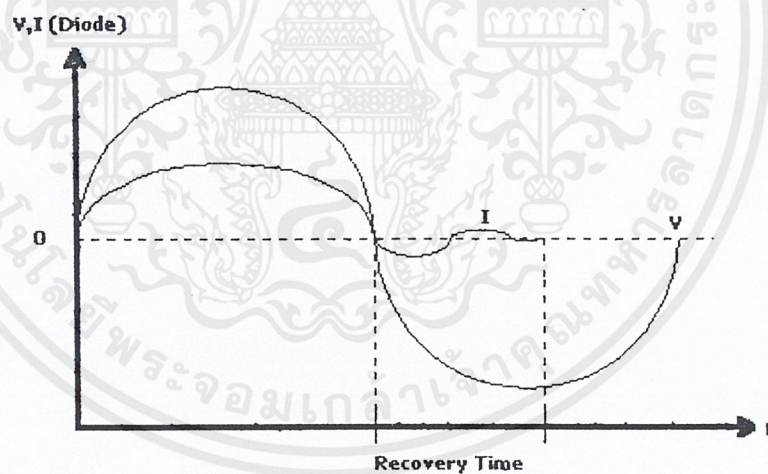
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในโครงการวิจัยเท่านั้น ผู้ใช้ควรพิจารณาไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงสวิตช์เปิดและอินพุทเป็นลบแสดงวงจรได้ดังรูป



รูปที่3.3 วงจร Off-Line Regulator ขณะสวิตช์ Off

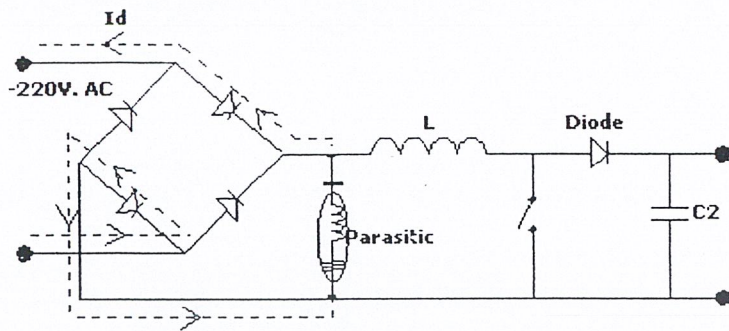
ไดโอดหมายเลข 3 และ 4 นำกระแสเนื่องจากเกิดไปอัสตรง ส่วนไดโอดหมายเลข 1 และ 2 กำลังอยู่ในช่วงเวลาคืนตัวสามารถกราฟการทำงานของไดโอดหมายเลข 1 และ 2 ได้ดังนี้



รูปที่3.4 การทำงานของไดโอด

คาปาซิเตอร์(C1)จะทำหน้าที่เป็นแหล่งกำเนิดกระแสที่จะจ่ายไปยังโหลด แต่อินดักเตอร์และ รีซิสเตอร์ที่เกิดจากผลของพาราซิติคภายในคาปาซิเตอร์(C1) จะทำหน้าที่เป็นแหล่งกำเนิดกระแสดิฟเฟอเรนเชียล(I_{dm}) โดยกระแสนี้จะถูกจ่ายผ่านไดโอดหมายเลข 1 และ 2 ซึ่งกำลังอยู่ในช่วงเวลาคืนตัว นั่นคือกระแสปริมาณน้อยๆ(I_{dm}) จะสามารถไหลย้อนกลับไปยังระบบไฟฟ้าได้ทำให้เกิดสัญญาณรบกวนในระบบไฟฟ้าเป็น Conducted Emission ชนิด ดิฟเฟอเรนเชียลโหมดนั่นเอง

เอกสารนี้แสดงการทำงานดังรูปสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 ทิศทางของกระแสไฟเฟอร์เรนเชียล

3.2 สัญญาณรบกวนชนิดคอมมอนโหมด (CM) ในวงจรทดสอบ

สัญญาณรบกวนชนิดคอมมอนโหมดใน Off-Line Regulator พิจารณาได้ดังนี้จากที่ได้กล่าวมาในบทที่ 2 คือกระแสคอมมอนโหมด (I_{cm}) จะเกิดจากความบกพร่องเล็กน้อยในการประกอบแต่ละส่วนของวงจรเข้าด้วยกัน เช่น การบัดกรีขาของอุปกรณ์ต่างๆ ในวงจร, การประกอบส่วนต่างๆ เข้ากับโครงเช่น Heat Sink จุดบกพร่องเล็กน้อยพวกนี้ เป็นสิ่งที่สำคัญมากสำหรับการพิจารณาในด้าน EMI การใช้ EMI ฟิลเตอร์ ในอุปกรณ์ต่างๆ ไม่ใช่การป้องกันปัญหาการเกิด EMI จากแหล่งกำเนิด แต่เป็นการป้องกันไม่ให้ EMI ที่เกิดออกมาจากแหล่งกำเนิดแล้วออกมารบกวนระบบไฟฟ้าภายนอก จะเห็นได้ว่าเราควรแก้ปัญหาที่ต้นเหตุจะดีกว่าเพื่อให้อุปกรณ์ที่ผลิตอยู่ในเกณฑ์มาตรฐาน โดยไม่ต้องใช้ EMI ฟิลเตอร์ เนื่องจากจะเป็นการเพิ่มต้นทุนการผลิตแล้วยังเกิดการสูญเสียในตัวฟิลเตอร์อีกด้วย

บทที่ 4

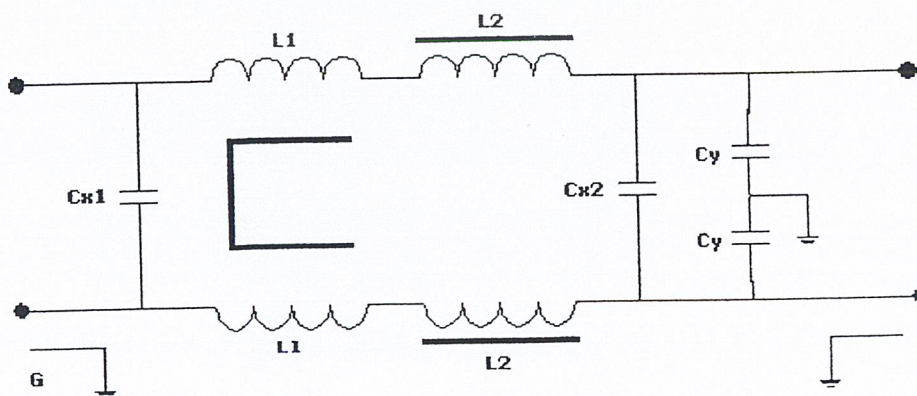
เบื้องต้นกับ EMI Filter

เป็นที่ทราบกันดีอยู่แล้วว่าในอุปกรณ์ไฟฟ้าประเภทที่มีสารกึ่งตัวนำเป็นส่วนประกอบในวงจรไฟฟ้า จะมีการส่งสัญญาณรบกวนออกมาสู่ระบบไฟฟ้า ในขณะที่เกิดการใช้งานขึ้น และสัญญาณรบกวนชนิดนี้มีเดินทางในสายตัวนำ (Conducted EMI) จะถูกแบ่งเป็น 2 ประเภท คือ DM และ CM ซึ่งสัญญาณรบกวนนี้จะขึ้นอยู่กับชนิดของแหล่งกำเนิดสัญญาณรบกวน และเส้นทางการเดินของสัญญาณ-รบกวน

EMI Filter จะประกอบด้วยส่วนที่ทำหน้าที่กรองสัญญาณรบกวนชนิด CM และส่วนที่ทำหน้าที่กรองสัญญาณชนิดดิฟเฟอเรนเชียล(DM)อย่างไรก็ตาม การวัดสัญญาณทั้ง 2 ชนิด จำเป็นที่จะต้องมือที่ เหมาะสมในการวัดสัญญาณ เพื่อที่จะได้สามารถทำการออกแบบ EMI Filter ให้มีขนาดที่เหมาะสมได้ สำหรับโปรเจกศึกษาและการออกแบบ EMI Filter นี้ จะใช้การวัดสัญญาณรบกวนโดยใช้ Current probe ร่วมกับ LISN และ EMI receiver ในการวัด จึงจะสามารถวัดสัญญาณได้ทั้งชนิดคอมมอน โหมด(CM)และชนิดดิฟเฟอเรนเชียลโหมด(DM) เพื่อจะได้นำเอาผลที่ได้ไปปรับปรุง EMI Filter ให้มีความเหมาะสมยิ่งขึ้น

4.1 วงจร EMI Filter

รูปแบบทั่วไปของ EMI Filter จะประกอบไปด้วย คอมมอน โหมด ใช้อินดักแตนซ์ (L_1) , ดิฟเฟอเรนเชียลโหมด ใช้อินดักแตนซ์ (L_2) , ดิฟเฟอเรนเชียลโหมดคาปาซิเตอร์ (C_{x1}, C_{x2}) , คอมมอนโหมดคาปาซิเตอร์ (C_y) แสดงได้ดังรูป

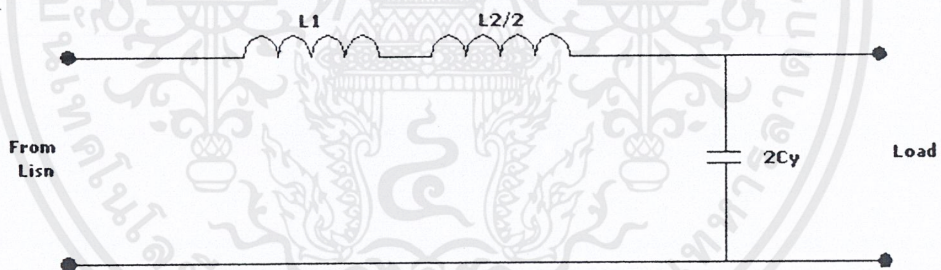


รูปที่ 4.1 รูปแบบ EMI Filter ทั่วไป

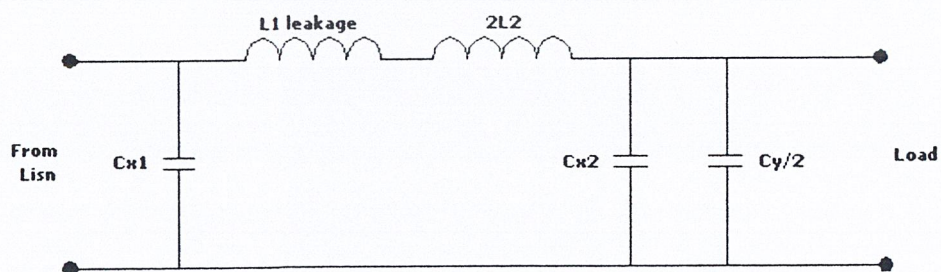
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรสมมูลสำหรับคอมมอนโหมด(CM)และดิฟเฟอเรนเชียลโหมด(DM)

คอมมอนโหมดไอซ์จะประกอบไปด้วย ขดลวด 2 ขดต่อบนแกนเดียวกันโดยทิศทางของการพันลวดตัวนำจะพันไปในทิศทางเดียวกัน ซึ่งคอมมอนโหมดไอซ์ในอุดมคติจะไม่ส่งผลต่างสัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมด เนื่องจากฟลักซ์ที่เกิดจากกระแสดิฟเฟอเรนเชียลโหมด (I_{dm}) จะหักล้างกันหมดทำให้สัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดจะมองคอมมอนโหมดไอซ์เป็นตัวนำธรรมดา แต่ในความเป็นจริง คอมมอนโหมดไอซ์จะเกิดลิกเกจอินดักแตนซ์ (Leakage Inductance) โดยมีสาเหตุมาจากการพันขดลวดทั้ง 2 ขดไม่เหมือนกันทุกประการในทางปฏิบัติ จึงทำให้ฟลักซ์ที่เกิดจากกระแสดิฟเฟอเรนเชียล (I_{dm}) หักล้างกันไม่หมด จึงทำให้เกิดค่า Inductance สำหรับสัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดได้ โดยปกติค่าลิกเกจอินดักแตนซ์ (Leakage Inductance) จะมีค่าประมาณ 0.5-2% ของคอมมอนโหมดอินดักแตนซ์ เป็นที่สังเกตได้ว่าแต่ละส่วนใน EMI Filter ไม่ได้มีผลต่อสัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดทุกส่วน และในสัญญาณรบกวนชนิดคอมมอน โหมดก็เช่นกัน โดย วงจรสมมูลของ EMI Filter สำหรับสัญญาณรบกวนชนิดคอมมอน โหมด และดิฟเฟอเรนเชียล โหมด แสดงได้ดังรูป

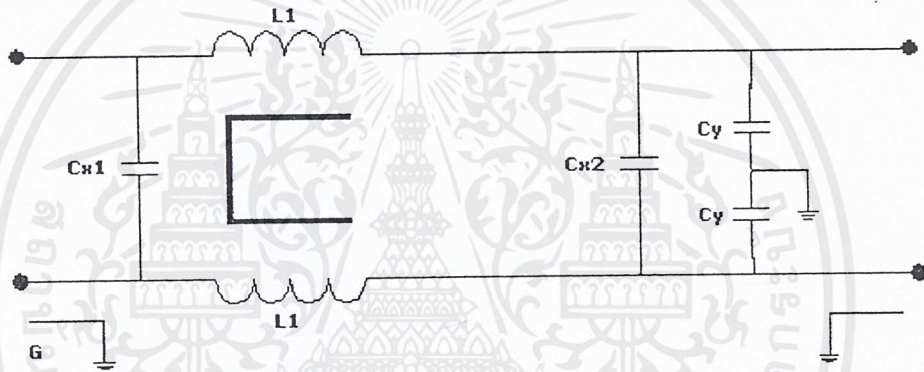


รูปที่ 4.2 วงจรสมมูลสำหรับคอมมอนโหมด



รูปที่ 4.3 วงจรสมมูลสำหรับดิฟเฟอเรนเชียลโหมด

จะเห็นได้ว่าในรูปที่ 4.3 ดิฟเฟอเรนเชียลโหมดคาปาซิเตอร์ (C_{x1} , C_{x2}) จะหายไป และ สัญญาณรบกวนชนิดคอมมอนโหมดจะมองดิฟเฟอเรนเชียลโหมดคาปาซิเตอร์ (C_y) ต่อกันอยู่ และ ดิฟเฟอเรนเชียลโหมดใช้ต่อกันอยู่ ส่วนในรูปที่ 14 คอมมอนโหมดใช้จะหายไป แต่ยังมีผลของลิกเกจอินดักแตนซ์ (Leakage Inductance) อยู่ จึงเกิดค่า L_1 ลิกเกจอิน และ L_2 ยังมีผลต่อดิฟเฟอเรนเชียลโหมดอยู่ ส่วน C_{x1} และ C_{x2} ยังคงอยู่ สัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดจะมอง C_y ที่ต่ออนุกรมอยู่จึงมีค่าเท่ากับ $C_y/2$ ใน Filter บางตัวจะใช้ L_1 แทน L_2 ไปเลย เนื่องจากมีผลของ ลิกเกจอินดักแตนซ์ (Leakage Inductance) อยู่แล้ว สามารถแสดงได้ดังรูป

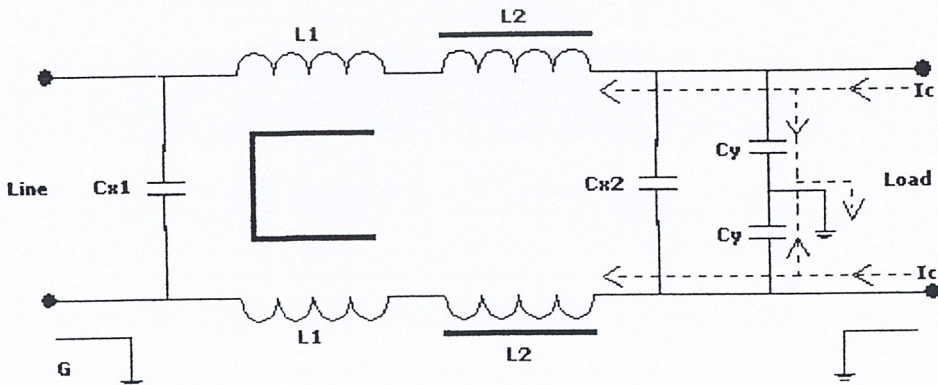


รูปที่ 4.4 รูปแบบ EMI Filter ชนิดใช้ L_1 แทน L_2

4.3 การทำงานของ EMI Filter แต่ละโหมดของสัญญาณรบกวน

การทำงานของ EMI Filter สำหรับสัญญาณรบกวนชนิดคอมมอนโหมด (CM)

จากที่ได้ทราบมาข้างต้นแล้วว่าสัญญาณรบกวนชนิดคอมมอนโหมดจะเดินทางจาก Line และ Neutral ลงสู่ Ground ดังนั้นจะสามารถแสดงการทำงานของ EMI Filter ได้ดังนี้



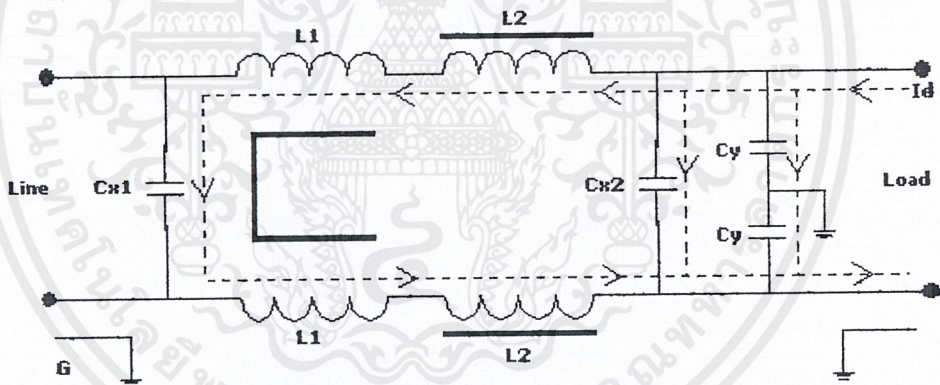
รูปที่ 4.5 การทำงานของ EMI Filter สำหรับคอมมอนโหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น อนุญาตให้นำไปใช้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ I_{cm} ไหลออกมาเจอ C_y จะมอง C_y มีค่าอิมพีแดนซ์ต่ำๆ ดังนั้น กระแสส่วนใหญ่จะไหลลงกราวด์ โดยจะไหลจากไลน์ไปกราวด์และนิวตรอนไปกราวด์ทำให้ C_y ดูเสมือนว่าต่อขนานกันจึงมีค่าในวงจรสมมูลเท่ากับ $2C_y$ ส่วน L_2 จะมองเสมือนต่อขนานกันอยู่จึงได้เป็น $L_2 / 2$ แต่ L_1 จะมีค่าเป็น $2L_1$ เนื่องจากฟลักซ์ที่เกิดจาก I_{cm} จะเสริมกันเป็น 2 เท่า จึงมองเสมือนว่ามีอินดักเตอร์ขนาด $2L_1$ ต่อขนานกันอยู่จึงมีค่าในวงจรสมมูลเท่ากับ L_1 และกระแสส่วนที่ไหลลงกราวด์ ไม่หมดจะพยายามไหลมายังฝั่งไลน์ เมื่อมาถึงอินดักเตอร์ทั้ง 2 ตัวจะมองเสมือนว่ามีค่าอิมพีแดนซ์สูงๆ จึงมองเป็น เปิดวงจร (Open circuit) กระแสคอมมอนโหมด (I_{cm}) จะสลายโดยเปลี่ยนรูปไปเป็นพลังงานความร้อนในขดลวดของอินดักเตอร์ทั้ง 2 ตัว

การทำงานของ EMI Filter สำหรับสัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมด(DM)

จากที่ได้ทราบมาแล้วข้างต้นว่า สัญญาณรบกวนชนิดดิฟเฟอเรนเชียลโหมดจะเดินทางจากไลน์ไปนิวตรอนดังนั้นจะสามารถแสดงการทำงานของ EMI Filter ได้ดังนี้



รูปที่ 4.6 การทำงานของ EMI Filter สำหรับดิฟเฟอเรนเชียลโหมด

เมื่อ I_{dm} ไหลออกมาเจอ C_y จะมอง C_y เสมือนต่ออนุกรมกัน จึงมีค่าในวงจรสมมูลเท่ากับ $C_y / 2$ จากนั้นจะไหลต่อมายัง C_{x2} แล้วกลับลงสู่นิวตรอนและจากนั้นจะไหลไปยัง L_1, L_2 โดย L_1 จะเป็นผลจาก Leakage Inductance มีค่าประมาณ 0.5-2% ของคอมมอนโหมดอินดักเตนซ์ สุดท้ายจะไหลไปยัง C_{x1} และกลับสู่นิวตรอน ค่ากระแสจะถูกส่งกลับ ไปนิวตรอน และบางส่วนจะสลายไปเป็นพลังงานความร้อนในอินดักเตอร์ทั้ง 2 ตัว

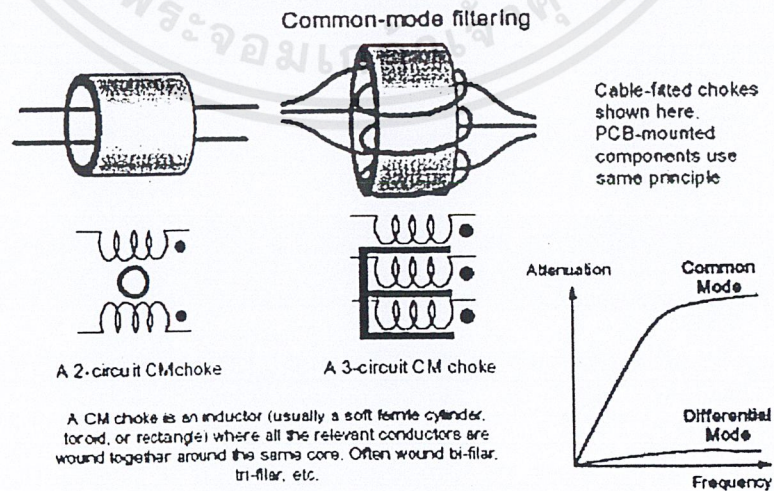
ในการทดลองเพื่อดูหน้าที่ของแต่ละอุปกรณ์ใน EMI Filter จะแสดงได้ใน บทการทดลอง และผลการทดลอง

การเลือกใช้อุปกรณ์ต่างๆใน EMI Filter มีความสำคัญมาก เนื่องจากอุปกรณ์แต่ละชนิดจะมีผลต่อการเกิดสัญญาณรบกวนในตัวของมันเองด้วย ดังนั้นในโครงการการศึกษาและการออกแบบ EMI Filter ได้ทำการทดสอบและพบว่าอุปกรณ์ที่มีความเหมาะสมเป็นดังนี้

คิฟเฟอร์เนเชียลโหมคคาปาซิเตอร์ (Cx_1, Cx_2) จะเลือกใช้คาปาซิเตอร์แบบวิมา (wima) ซึ่งเป็นคาปาซิเตอร์ที่ใช้งานในย่านความถี่สูง เนื่องจากจะไม่ค่อยเกิดผลของพาราซิติค (Parasitic) ทำให้ไม่เกิดแหล่งกำเนิดสัญญาณรบกวนชนิดคิฟเฟอร์เนเชียลโหมค

คอมมอนโหมคคาปาซิเตอร์ (Cy) จะเลือกใช้คาปาซิเตอร์ชนิดโวลต์เตจสูง มีลักษณะเป็นตัวยาวเล็ก สีฟ้า กลมๆ แบน คล้ายกระดุม จัดเป็นคาปาซิเตอร์แบบเซรามิกและแบบไมราเหมาะกับการใช้งานในย่านความถี่สูง เช่นเดียวกับกับ คิฟเฟอร์เนเชียลโหมคคาปาซิเตอร์

คอมมอนโหมคโซ๊ค จะใช้แกนเป็นชนิดปิดเพื่อไม่ให้เกิดฟลักซ์รั่วไหลออกไปสู่ภายนอก เพื่อให้คงความเป็นคอมมอนโหมคโซ๊คเอาไว้ให้มากที่สุด แต่จากที่ได้กล่าวมา ระบบจะเกิดฟลักซ์รั่วไหล (Flux Leakage) ในคอมมอนโหมคโซ๊คด้วยในขณะที่ฟิลเตอร์ทำงาน ทำให้สามารถทำงานแทนคิฟเฟอร์เนเชียลโหมคโซ๊ค ได้เลยลักษณะขดลวดที่พันจะมีขนาดขึ้นอยู่กับปริมาณของกระแสที่ไหลผ่านฟิลเตอร์ ไปสู่โหลดในการพันขดลวดจะต้องระมัดระวังการเกิดการลัดวงจรระหว่างขดลวดด้วยตัวเอง และต้องระมัดระวังการเกิดการลัดวงจรระหว่างขดลวดกับแกนเทอร์รอยด์อีกด้วย ดังนั้นเราจึงควรใช้แกนเทอร์รอยด์แบบที่มีพลาสติก หรือมีฉนวนหุ้ม เพื่อเป็นการป้องกันการเกิดการลัดวงจร การพันขดลวดผ่านแกนเทอร์รอยด์ มีลักษณะในการพันคือ จะพันไปในทิศทางเดียวกันเพื่อให้ฟลักซ์หักล้างกันเมื่อเกิดกระแสคิฟเฟอร์เนเชียลโหมค (I_{cm}) ไหลผ่าน และทำให้ฟลักซ์มีทิศทางที่เสริมกัน เมื่อเกิดกระแสคอมมอนโหมค (I_{cm}) ไหลผ่าน สามารถแสดงได้ดังรูป



รูปที่ 4.7 คอมมอน โหมค โซ๊ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

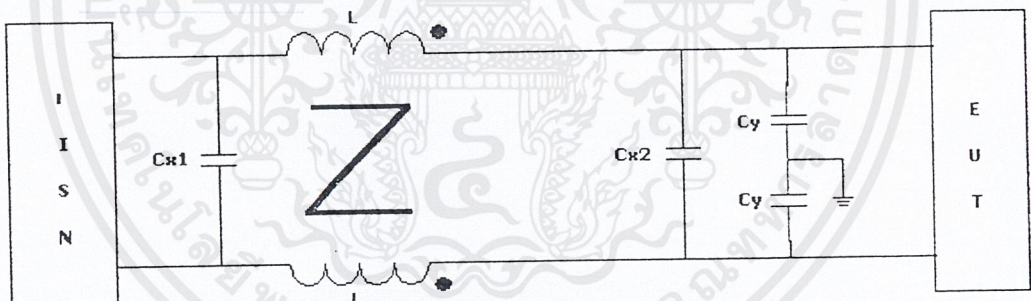
บทที่ 5

การหา Single-Ended analysis circuit Schematic circuit

การออกแบบฟิลเตอร์ในแต่ละโหมด (CM,DM) เราจะต้องรู้ถึงอิทธิพลของแต่ละส่วนประกอบ(component) เพื่อหาวงจรสมมูล(Equivalent circuit)ที่เหมาะสม เพื่อวิเคราะห์แต่ละโหมด

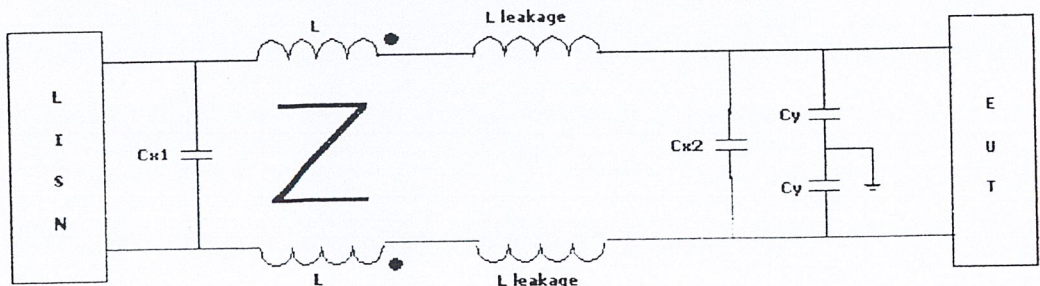
5.1 ขั้นตอนการวิเคราะห์

ขั้นตอนสำคัญของการวิเคราะห์ คือ แปลง Schematic circuit ไปเป็นวงจรสมมูล (Equivalent circuit) เพื่อการวิเคราะห์ในแต่ละโหมด จาก Schematic circuit เราต้องพิจารณาถึง Parasitics components ที่อาจเกิดขึ้นในวงจรนั้น จากนั้นเราต้องแยกส่วนประกอบที่เป็น Common mode(CM) และ Differential mode(DM) ออกจากกัน จึงแปลงวงจรนั้นเป็น Single-Ended equivalent circuit แสดงวงจรได้ดังรูป



รูปที่ 5.1 Composite circuit schematic

เมื่อพิจารณาผลของ Parasitics จะได้ดังรูป



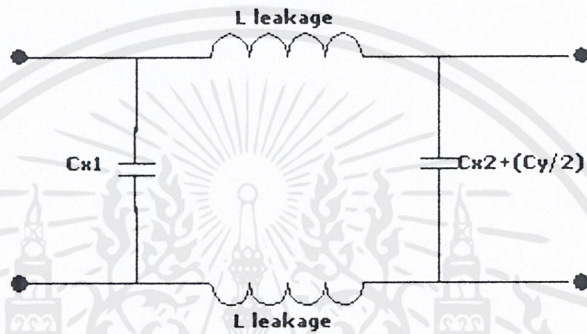
รูปที่ 5.2 ผลจากพาราซิติค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$L_{leakage}$ คือ ค่าอินดักแตนซ์ที่เกิดจาก Leakage inductance ใน Common mode choke นั้นเอง

5.2 พิจารณาส่วนของดิฟเฟอเรนเชียลโหมด (DM)

เราจะพิจารณาส่วนประกอบ(Component) ที่มีผลต่อ Differential mode inductor (โดยการตัด Ideal common mode choke ออกไป) ดังรูป



รูปที่ 5.3 ส่วนประกอบของดิฟเฟอเรนเชียล โหมด (Differential mode component)

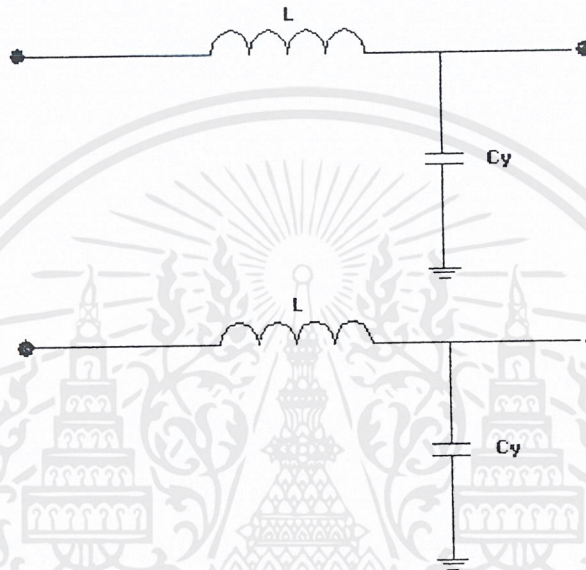
หลังจากนั้นเราต้องแปลงวงจรจาก Balanced circuit ไปเป็น Single-Ended circuit สำหรับการวิเคราะห์ แสดงได้ดังรูป โดยค่า L_{leak} จะมีค่าประมาณ 0.2-5% ของค่า L



รูปที่ 5.4 Single-Ended Circuit

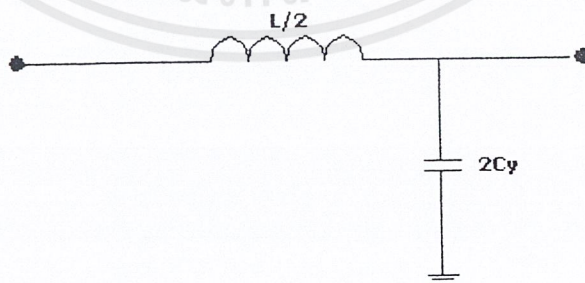
5.3 พิจารณาส่วนของคอมมอนโหมด (CM)

เราจะพิจารณาถึงส่วนประกอบ(Component)ที่มีผลต่อ Common mode impedance (โดยการตัด line to line capacitor ออกไป) เราก็จะได้ส่วนประกอบของคอมมอนโหมด (Common mode component) ดังแสดงในรูป



รูปที่ 5.5 ส่วนประกอบของคอมมอนโหมด (Common mode component)

แปลงเป็น Single-Ended equivalent circuit ดังแสดงได้ดังรูป



รูปที่ 5.6 Collapse to Single-Ended circuit

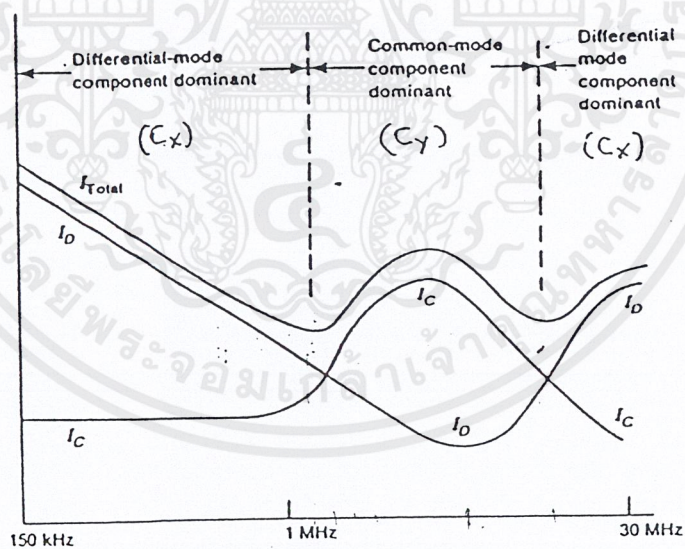
บทที่ 6

การวิเคราะห์สัญญาณรบกวนโดยพิจารณากระแส Noise

1. ถ้า C_x ประพทิตัวเหมือนคาปาซิเตอร์ในอุดมคติ จะทำให้กระแสดิฟเฟอเรนเชียลโหมด(I_{dm}) มีค่าน้อย
2. การใช้ Common mode choke, C_y และ L_{CW} (Green Wire Inductor) จะทำให้กระแสคอมมอนโหมด(I_{cm}) มีค่าน้อย

6.1 พิจารณาส่วนประกอบของEMI Filterที่มีผลต่อสัญญาณรบกวนในช่วงความถี่ต่างๆ

ในกรณีนี้จะชี้ให้เห็นถึง จุดเล็กๆที่เป็นปัญหาในการออกแบบ EMI Filter เพื่อไปใช้งาน โดยเมื่อนำไปตรวจสอบ Conducted Emission แล้วไม่ผ่านมาตรฐาน ทั้งๆที่ในการออกแบบได้ทำอย่างสมบูรณ์แบบแล้ว จากกราฟที่ได้จากการทดลอง ดังรูป



รูปที่ 6.1 ชนิดของสัญญาณรบกวนในช่วงความถี่ต่างๆ

สังเกตได้ว่า I_{total} จะมากหรือน้อยในช่วงความถี่ไหน ขึ้นอยู่กับชนิดของกระแสสัญญาณรบกวนที่มีผลคือ I_{total} ในช่วงความถี่นั้นๆ หรือกล่าวได้อีกอย่างหนึ่ง คือ ค่า I_{total} ในช่วงความถี่ต่างๆกันจะขึ้นอยู่กับส่วนประกอบ (component) สำหรับลักษณะที่มีโหมดต่างกันด้วย ดังนั้นเราจึง

สามารถอธิบายได้ว่า ส่วนประกอบต่างๆใน Filter จะมีผลต่อ Total noise ในช่วงความถี่นั้นแน่นอน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

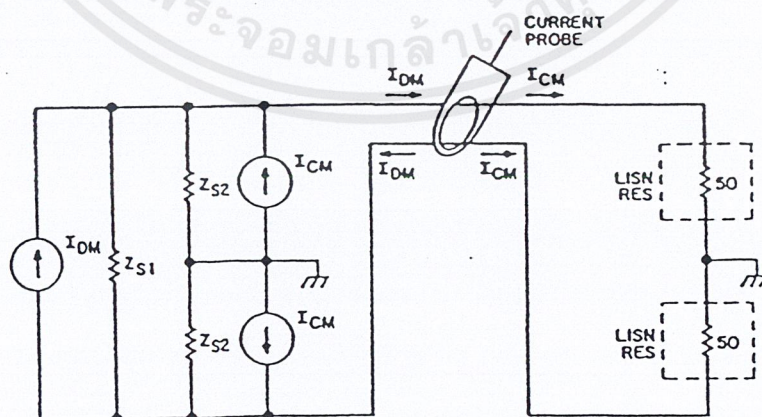
การที่เราต้องการจะลด I_{total} เราต้องพิจารณาค่าความถี่ที่เราต้องการลดเพื่อให้สอดคล้องกับส่วนประกอบที่มีผลต่อช่วงความถี่นั้นๆ ถ้าในการทดสอบอุปกรณ์ (Conducted Emission Test) พบว่ามีช่วงความถี่ใดๆ ที่มีค่า Total noise สูงเกินมาตรฐานที่กำหนดไว้ เราจะต้องทำการปรับปรุงค่าของส่วนประกอบใน Filter ที่มีผลต่อช่วงความถี่นั้นๆ

ตัวอย่าง สมมุติว่า I_{cm} dominates I_{dm} ที่ความถี่ซึ่งทำให้ Conducted Emission มีค่าเกิน regulatory limit ถ้าเพิ่มค่า C_x จะมีผลทำให้ค่าของ I_{dm} ลดลงเท่านั้น และไม่ไปทำให้ Conducted Emission โดยรวมมีค่าลดลง เนื่องจาก I_{dm} ไม่ได้เป็น dominant component ที่ความถี่นี้ในตัวเองเดียวกัน ถ้า I_{dm} dominates I_{cm} ที่ความถี่ซึ่งทำให้ค่า Conducted Emission มีค่าเกิน regulatory limit ถ้าเราเพิ่มค่า L_{gw} (green wire inductance) จะไปทำให้ I_{cm} ลดลงแต่จะไม่มีผลทำให้ Conducted Emission ที่ความถี่นี้ลดลง เนื่องจาก I_{dm} เป็น dominant

สรุป การอธิบาย อย่างง่าๆนี้เป็นพื้นฐานที่จะนำไปปรับปรุงค่าส่วนประกอบ(component) ต่างๆ ใน Filter เพื่อที่จะปรับปรุงค่า Conducted Emission ที่ช่วงความถี่ที่ต้องการได้ และส่วนประกอบใน Filter ที่ไม่เกี่ยวกับช่วงความถี่นี้อาจจะลดค่าลงได้

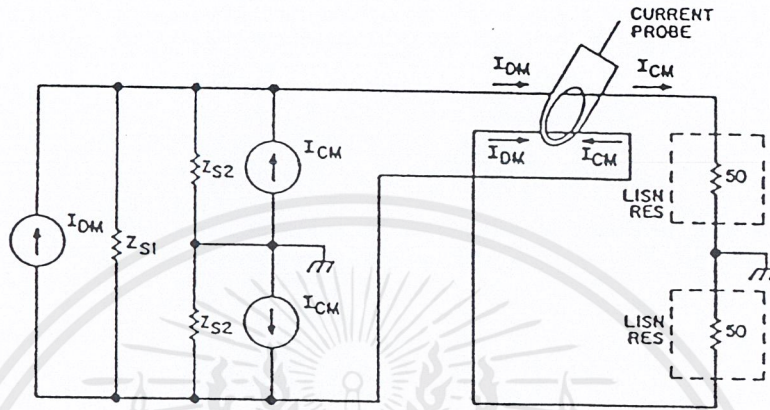
6.2 การทดลองและการพิจารณาผลของสัญญาณรบกวนในช่วงความถี่ต่างๆ

รูปการทดลอง



รูปที่ 6.2 การวัดสัญญาณคอมมอนโหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

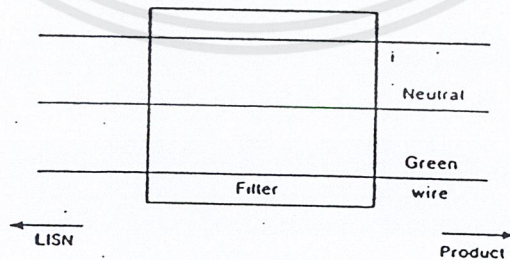


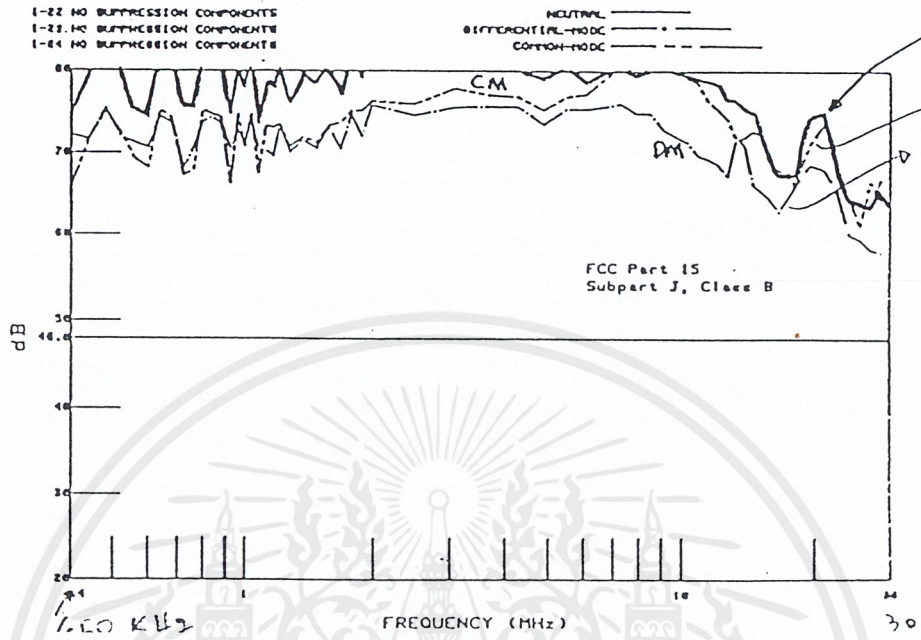
รูปที่ 6.3 การวัดสัญญาณคิฟเฟอร์เนเชียลโหมด

การทดสอบอุปกรณ์เค็ดิจิตอล ที่ประกอบด้วยสวิทซ์ซึ่งพาวเวอร์ซัพพลาย(Switching Power Supply) และ เอซี พาวเวอร์ ฟิลเตอร์(AC Power Filter) แบ่งการทดลองได้ดังนี้

1.ไม่มี เอซี พาวเวอร์ ฟิลเตอร์

ขั้นแรกเราเอา เอซี พาวเวอร์ ฟิลเตอร์ ออกจากวงจร แล้วจึงวัดค่า Conducted emission ผลการวัดแสดงดังรูป



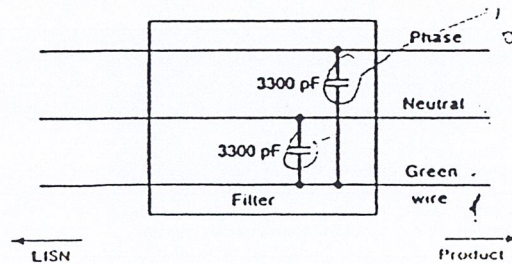


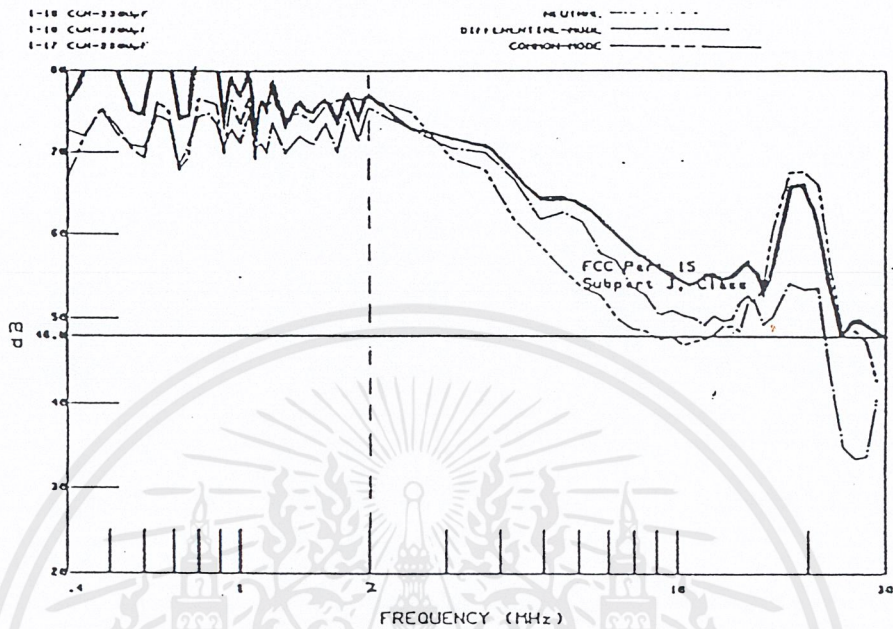
รูปที่ 6.4 ผลของ Conducted emission ของ CM , DM , TOTAL โดยไม่มีฟิลเตอร์

จากรูปจะเห็นได้ว่า Conducted emission เกินกว่ากติกาสอบของ FCC Class B ประมาณ 30 dB ส่วนองค์ประกอบของ คอมมอน โหมดและดิฟเฟอเรนเชียลโหมด ได้มีค่าใกล้เคียงกัน

2. เพิ่ม C_Y (line to ground capacitors) = 3300 pF

ขั้นที่ 2 ทำการทดลองเพิ่ม Y-CAP ค่าเท่ากับ 3300 pF เข้าในส่วนของฟิลเตอร์จะได้ผลการวัด Conducted emission ดังแสดงในรูป



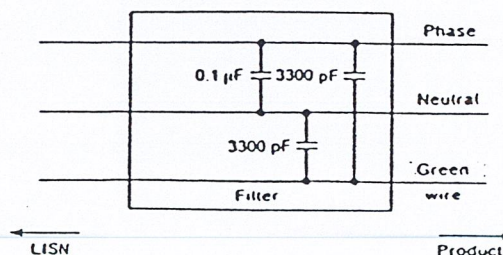


รูปที่ 6.5 ผลของ Conducted emission ของ CM , DM , TOTAL โดยเพิ่ม Y-CAP 3300 pF

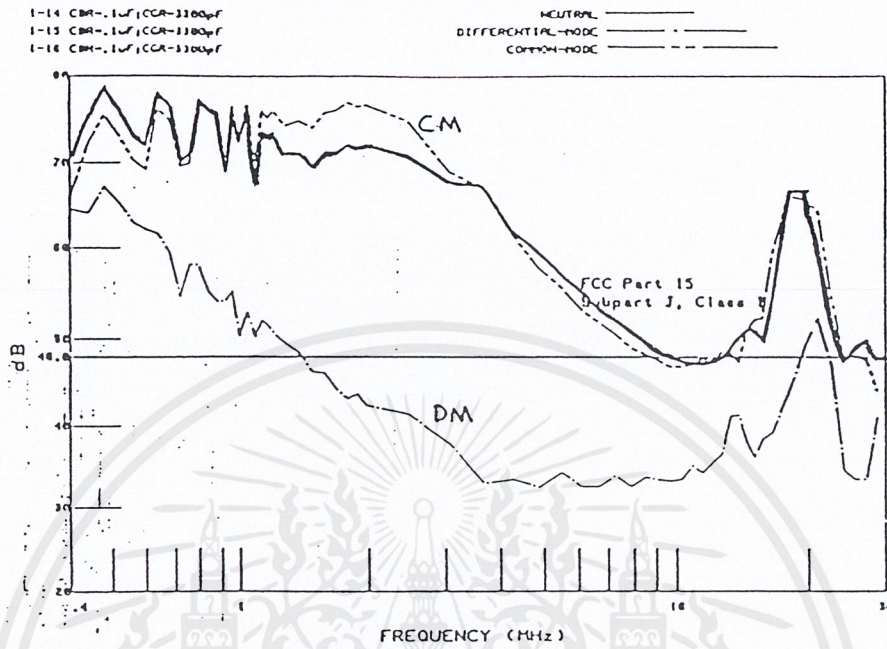
จะสังเกตเห็นได้ว่าเมื่อเพิ่ม Y-CAP มีผลทำให้ คอมมอน โหมด และ ดิฟเฟอเรนเชียลโหมด มีค่าลดลงได้ด้วยปริมาณพอๆกันที่ความถี่สูงกว่า 2 MHz Y-CAP 3300 pF จะค่อขนานกับ 50 Ω เป็นค่าความต้านทานของ LISNและที่ความถี่ 1 MHz Y-CAP จะมีอิมพีแดนซ์ เท่ากับ 50 Ω ดังนั้น Y-CAP ทั้ง 2 ตัวจะเริ่มต้นขั้นตัดกับกระแสทั้งคอมมอนโหมด และดิฟเฟอเรนเชียลโหมด ที่ความถี่สูงกว่า 1 MHz ซึ่งก็จะทำให้องค์ประกอบ คอมมอนและดิฟเฟอเรนเชียลโหมดมีค่าลดลง

3. เพิ่ม C_x (line to line capacitors) = 0.1 μ F

ขั้นที่ 3 เราทำการทดลองเพิ่ม X-CAP ค่า เท่ากับ 0.1 μ F เข้าส่วนของไลน์ฟิลเตอร์จะได้ผลการวัด Conducted emission ดังแสดงในรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 ผลของ Conducted emission ของ CM , DM , TOTAL โดยเพิ่ม X-CAP 0.1 uF

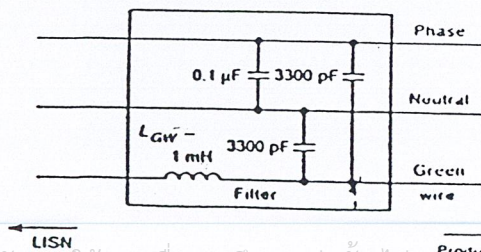
สังเกตได้ว่าองค์ประกอบคอมมอนโหมด ไม่มีการเปลี่ยนแปลงต่อองค์ประกอบคิฟเฟอร์เร็นเซียลจะมีค่าลดลงอย่างเห็นได้ชัด ดังนั้น X-CAP จะมีผลกระทบเฉพาะ คิฟเฟอร์เร็นเซียลโหมด

$$X-CAP + \frac{Y - CAP}{2} = 50 \Omega \text{ ที่ความถี่ } 15.7 \text{ kHz} \text{ ซึ่ง } (X-CAP + \frac{Y - CAP}{2} = 50 \Omega) \text{ ที่จะต่อ}$$

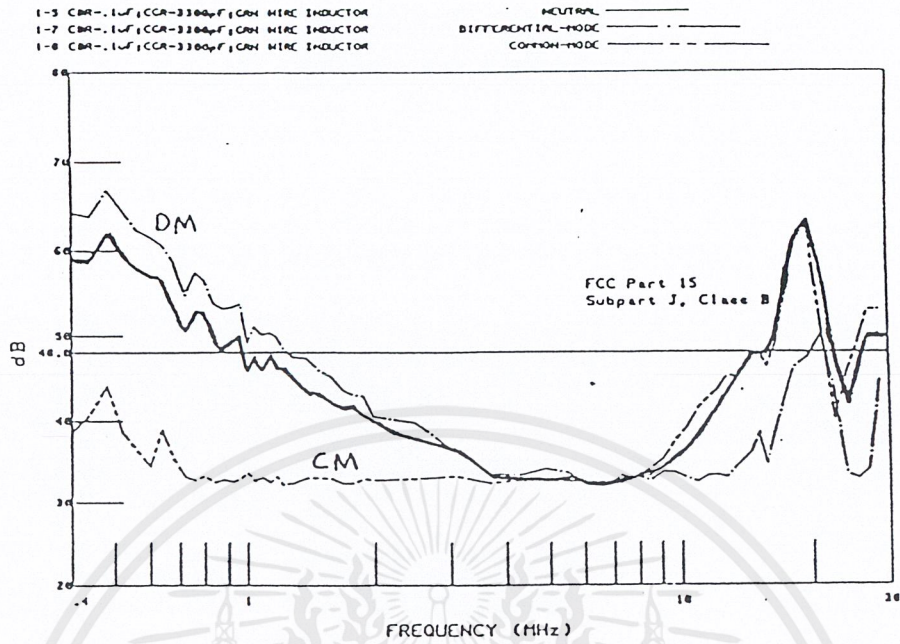
ขนานกับ 100 Ω ของ LISN และตั้งแต่ความถี่ที่สูงกว่า 15.7 kHz จะทำให้องค์ประกอบของคิฟเฟอร์เร็นเซียล ลดลงแล้ว และคงเหลือส่วนที่เป็นคอมมอนโหมดที่จะต้องลดลงเพื่อลด Conducted emission โดยรวม

4. เพิ่ม L_{GW} (Green wire inductor) = 1 mH

ขั้นที่สี่ ทดลองเพิ่ม $L_{GW} = 1 \text{ mH}$ เข้าในส่วนของ line filter จะได้ผลการวัด Conducted emission แสดงดังรูป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

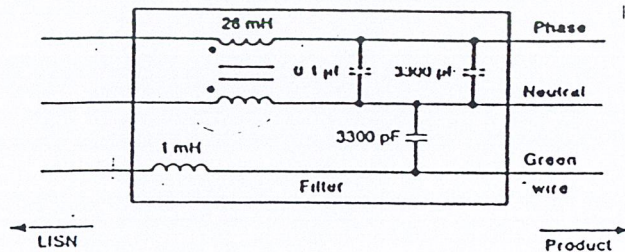


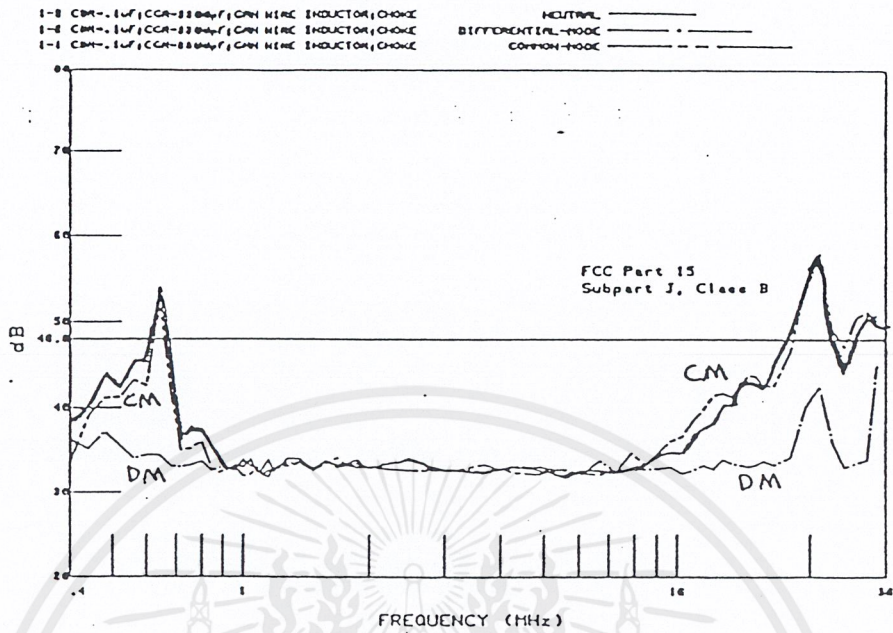
รูปที่ 6.7 ผลของ Conducted emission ของ CM , DM , TOTAL โดยเพิ่ม L_{GW} 1 mH

จะสังเกตได้ว่า ส่วนประกอบของดิฟเฟอเรนเชียลโหมด(Differential mode component) ไม่มีการเปลี่ยนแปลง แต่ส่วนประกอบของคอมมอนโหมด(Common mode component) มีค่าลดลงอย่างเห็นได้ชัด ที่ความถี่ 4kHz ค่า impedance ของ $2L_{GW} = 50 \Omega$ ซึ่งเป็นจุดเริ่มต้นทำให้ส่วนประกอบของ คอมมอนโหมด(Common mode component) มีค่าลดลง

5. เพิ่ม L_{CM} (Common mode choke) = 28 mH

ขั้นสุดท้ายทดลองเพิ่ม $L_{CM} = 28$ mH เข้าในส่วนของ Power line filter จะได้ผลการวัดแสดงดังรูป





รูปที่ 6.8 ผลของ Conducted emission ของ CM , DM , TOTAL โดยเพิ่ม L_{CM} 28 mH

จะเห็นได้ว่าการเพิ่ม Common mode choke ไม่ได้ทำให้ส่วนประกอบของคอมมอนโหมด (Common mode component) ลดลง แต่กลับไปลดค่าของส่วนประกอบของดิฟเฟอเรนเชียลโหมด (Differential mode component) ลง เนื่องจากค่าของ Non-Ideal leakage inductance (L_{Leak}) ของ Choke และสาเหตุที่ส่วนประกอบของคอมมอนโหมดไม่ลดค่าลง เพราะว่า เราได้เพิ่ม L_{CW} (Green wire inductor) ไว้ก่อนหน้านี้อแล้ว ซึ่งจะทำให้ส่วนประกอบของคอมมอนโหมดลดลงอย่างมากไปแล้ว และมีค่าต่ำกว่า Noise floor ของ Spectrum analyzer ดังนั้นจึงไม่พบว่าจะสามารถลดค่าลงได้อีก และใน Switching power supply บางแบบจะมี Small air-core inductor in phase และ Neutral line เพื่อลดค่าของกระแสดิฟเฟอเรนเชียลโหมด (I_{dm}) เราจะไม่ใช้แกนเฟอร์ไรท์ ในที่นี้ เนื่องจาก High-level 60 Hz กระแสดิฟเฟอเรนเชียลโหมด (I_{dm}) จะทำให้แกนเฟอร์ไรท์ อิ่มตัว

บทที่ 7

การออกแบบ EMI FILTER

การออกแบบ EMI FILTER สิ่งที่สำคัญในการกำหนดค่าองค์ประกอบของฟิลเตอร์ คือ ค่า L , C ของฟิลเตอร์หรือการออกแบบนั้น จำเป็นต้องคำนึงถึงเงื่อนไขแวดล้อมต่างๆของระบบที่จะพิจารณานั้น คือ

1. แรงดันต่ำสุด (Minimal RMS Line Voltage)
2. กระแสสูงสุด(Maximum RMS Line Current)
3. ชนิดของโหลด
4. ความถี่ไลน์(Power Line Frequency)
5. ค่าความสูญเสียที่ต้องการ(Loss Required)ที่ต้องการลดทอน(ได้จากการทดลอง)

ตัวอย่างเช่น ระบบที่ใช้เป็นซิงเกิลเฟส(Single phase) 50 Hz แรงดัน RMS 220 V ค่ากระแสสูงสุดที่ใช้ 2 A โดยสามารถเพิ่มค่าขึ้นได้อีก 10 % กำหนดชนิดโหลดของฟิลเตอร์ เช่น Off – Line Regulator , Power Factor Correction หรือ โหลดความต้านทาน ฯลฯ

ขั้นตอนการออกแบบ

1. เลือกชนิดของฟิลเตอร์ที่ต้องการใช้ โดยพิจารณาจากโหลดค่าความสูญเสียที่ต้องการและการเลือกออกแบบใน Common mode หรือ Differential mode
2. กำหนดค่าซีไซน์อิมพีแดนซ์จาก อัตราส่วนระหว่างค่าแรงดันต่ำสุดกับค่ากระแสโหลดสูงสุดโดยใช้ได้กับทั้ง Common mode และ Differential mode
3. กำหนดค่าความถี่คัทออฟของฟิลเตอร์ ทั้ง Common mode และ Differential mode โดยสามารถหาได้ 2 วิธี คือ การหาค่าโดยการใส่ Chain Matrix และ การคำนวณค่าโดยคิดจากค่าความสูญเสียในฟิลเตอร์(F_0 The easy way) ในที่นี้จะกล่าวถึง วิธี เซน เมตริกซ์ (Chain Matrix) อย่างคร่าวๆ เนื่องจากในโครงการนี้ได้พิจารณาค่าความถี่คัทออฟ(Cut-Off Frequency)จากวิธี F_0 The easy way

3.1 หากจากวิธี เช่น เมตริกซ์ ซึ่งจะมี เมตริกซ์ ในรูปแบบต่างๆ ที่เกี่ยวข้องกับระบบ ซึ่งประกอบด้วยเมตริกซ์ R_s คือค่าความต้านทานของแหล่งจ่าย , LISN(Line Impedance Stabilization Network) คือการจำลองค่าอิมพีแดนซ์ของระบบเป็น 50Ω เพื่อใช้ในการทดสอบฟิลเตอร์ , เมตริกซ์ของฟิลเตอร์ เช่น L , π , T รวมไปถึงวงจรอื่นๆที่ต่อร่วมกัน เช่น RCSHU เป็นต้นโดยการนำเมตริกซ์ของฟิลเตอร์ของแต่ละส่วนมาคูณเรียงกันไปจาก แหล่งจ่ายถึงส่วนสุดท้ายที่อยู่ติดกับโหลดโดยคิดถึงทุกเมตริกซ์ หมายถึงถ้าเป็น Multiple L ฟิลเตอร์ ก็ต้องคูณเมตริกซ์ L สองครั้ง ตัวอย่างของเมตริกซ์ ดังเช่น LC เมตริกซ์ คือ

$$\begin{bmatrix} V_i \\ I_i \end{bmatrix} = \begin{bmatrix} 1 - K^2 & JKR_D \\ \frac{JK}{R_D} & 1 \end{bmatrix} \begin{bmatrix} V_i \\ I_i \end{bmatrix} \quad (7.1)$$

$$\text{โดยค่า } K = \frac{F}{F_0}$$

F คือ ค่าความถี่ที่พิจารณา

F_0 คือ ค่าความถี่คัทออฟ

ด้วยวิธีการคิดค่าเมตริกซ์นั้น จะหาค่าความถี่คัทออฟโดยการเปลี่ยนค่า K ไปเรื่อยๆจนได้ค่าตามค่าความสูญเสียที่ต้องการ โดยจะใช้ร่วมกับ ซอฟต์แวร์โปรแกรม

3.2 การเลือกค่าความถี่คัทออฟจาก F_0 The easy way

ฟิลเตอร์เกือบจะทั้งหมดสามารถออกแบบได้โดยไม่ปราศจากโปรแกรมคอมพิวเตอร์ ถ้าเป็นการออกแบบ แบบธรรมดาได้ กล่าวคือไม่มี ส่วนของวงจร RCSHU หรือ Cauer

ส่วนวิธีการคำนวณเริ่มต้นจากการกำหนดค่าความสูญเสียที่ต้องการให้เกิดในฟิลเตอร์ และความถี่ที่สนใจ เช่น 46 dB ที่ความถี่ 20 kHz ที่ความถี่ไลน์ 400 Hz ค่าดีไซน์อิมพีแดนซ์ เท่ากับ 10Ω ถ้าเลือกใช้ L ฟิลเตอร์ ที่ให้ค่า 12dB per octave ของการลดทอน (6 dB per octave สำหรับแต่ละส่วนประกอบ)

ความถี่(kHz)	dB
20	46
10	34
5	22
2.5	10
1.25	-2

ตารางที่ 7.1 ค่าความถี่คัทออฟจาก F_0 The easy way

โดยเราทำการหารค่าความถี่ด้วย 2 และลบค่า dB ออกทีละ 12 dB สำหรับค่าการลดทอนจนได้ค่า dB เป็นค่าประมาณ -3 dB (เนื่องจากค่าความถี่คัทออฟจะเกิดที่ -3 dB) โดยในการพิจารณาความถี่คือวงจรเพราะเนื่องจากถ้าเป็นการออกแบบใน ดิฟเฟอเรนเชียลโหมด ค่าความถี่คัทออฟที่ได้ต้องมีค่าเหนือกว่าฮาร์โมนิกส์(Harmonics) ลำดับที่ 9 ของความถี่ไซน์ เนื่องจากว่าค่าฮาร์โมนิกส์ที่ความถี่เหนือกว่าขึ้นไปไม่มีค่ามากนัก เมื่อเราพิจารณาจากตัวอย่างค่านบนและค่าในตาราง จะเห็นได้ว่าถ้าเป็นในโหมดของดิฟเฟอเรนเชียลแล้วค่าความถี่คัทออฟที่ได้นั้นมีค่าน้อยกว่า 10 เท่าของความถี่ไซน์เพราะฉะนั้นจึงต้องเปลี่ยนเป็นเสตทของฟิลเตอร์เป็น 2 เสตท (Multiples) โดยเปลี่ยนค่าการลดทอนของฟิลเตอร์ จาก 12 dB เป็น 24 dB ตามรูปของวงจร L ฟิลเตอร์

ความถี่(kHz)	dB
20	46
10	22
5	-2

ตารางที่ 7.2 ค่าความถี่คัทออฟที่ได้ใหม่

จะเห็นได้ว่าค่าความถี่คัทออฟที่ได้ใหม่นั้นมีค่าเท่ากับ 5 kHz ซึ่งเป็นค่าที่ใช้ได้จากนั้นนำค่ามาคำนวณตามสมการ

$$L = \frac{R_D}{2\pi F_0} \quad (7.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$C = \frac{1}{2\pi F_0 R_D} \quad (7.3)$$

ซึ่งค่า L และ ค่า C ที่ได้มานั้นสามารถนำไปใช้ได้เลยสำหรับในกรณีดิฟเฟอเรนเชียลโหมด แต่สำหรับใน คอมมอนโหมด จะมีขั้นตอนที่เพิ่มขึ้น โดยจะอธิบายประกอบตัวอย่างเพื่อความเข้าใจ โดยจะพิจารณาที่ ค่าความสูญเสียที่ต้องการเท่ากับ 46 dB ที่ความถี่ 50 kHz ความถี่ไถ่น์ 400Hz R_D เท่ากับ 10Ω

$$\frac{10}{2\pi 3125} = 509.3 \text{ mH}$$

ความถี่(kHz)	dB
50	46
25	34
12.5	22
6.25	10
3.125	-2

ตารางที่ 7.3 ค่าความถี่คัทออฟในคอมมอน โหมด

ค่าคาปาซิเตอร์ที่ต่อถึงกราวด์(Capacitor to Ground) เราสามารถกำหนดค่าขึ้นได้โดยที่ค่าคาปาซิเตอร์นั้นต้องมีค่าไม่เกิน 0.02 uF สำหรับ 400 Hz และ 0.1 uF สำหรับ 60 Hz (จาก Military Standard 461) เลือกใช้ค่า $2 \times 0.02 \text{ uF}$ หรือ 0.04 uF ค่าคาปาซิเตอร์ที่คิดจากสมการที่ (7.3) ได้ค่า 5.09 uF จากนั้น หาค่า 5.09 uF ด้วย 0.04 uF จะได้ค่า 127.32 นำค่าที่ได้ไปคูณกับค่า L ที่คำนวณได้จะได้ค่า L เท่ากับ 64.8 mH แต่เนื่องจากค่า L ที่ได้นั้นยังมีค่าสูงอยู่มากเพราะฉะนั้นเราสามารถทำเป็น 2 เสตทได้โดยใช้วิธีเดียวกับวิธีที่ได้อธิบายมาข้างต้นแล้ว

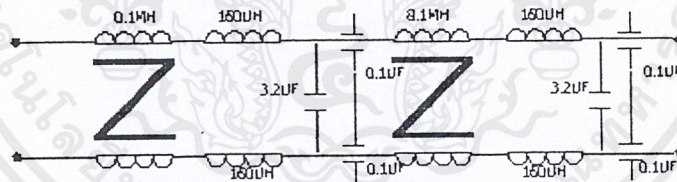
ความถี่(kHz)	dB
50	46
25	22
12.5	-2

ตารางที่ 7.4 ค่าความถี่คัทออฟที่ได้ใหม่

$$L = \frac{10}{2\pi 12500} = 127.3 \text{ uH}$$

$$C = \frac{1}{2\pi 12500 * 10} = 1.273 \text{ uF}$$

ใช้ค่าคาปาซิเตอร์ รวม 0.02 uF (0.01 uF 4 ตัว) หาร 1.273 ด้วย 0.02 uF จะได้ 63.65 เพราะฉะนั้นจะได้ค่าอินดักเตอร์ 8.1 mH แสดงวงจรดังรูป



รูปที่ 7.1 แสดงวงจร EMI Filter แบบ 2 สเตท

จากตัวอย่างเมื่อเราใช้เทคนิคนี้ในการเปลี่ยนค่าอินดักเตอร์แต่ค่าความถี่คัทออฟที่ได้นั้นยังคงมีค่าใกล้เคียงค่าเดิมที่ได้จากตาราง

$$\frac{1}{2\pi \sqrt{0.0081 * 0.02 * 10^{-6}}} = 12504.4 \text{ Hz}$$

ข้อควรระวังก็คือเทคนิคการเปลี่ยนค่าอินคักเตอร์นั้นใช้ได้กับในกรณีของคอมมอน โหมด เท่านั้น ไม่ใช่กับกรณีของคอมมอน โหมด เพราะสาเหตุจากเรื่องของการ match impedance ซึ่งจะต้องคำนึงถึงในดิฟเฟอเรนเชียล โหมด

จากวิธีการหาค่า F_0 easy way สามารถนำไปใช้กับทั้ง π และ T ฟิเตอร์ โดยการเปลี่ยนค่า จาก 12 dB เป็น 18 dB (π และ T มีส่วนประกอบ 3 ส่วน) ซึ่งถ้าเป็น T ฟิเตอร์ 2 สเตจ จะได้ค่าเป็น 30dB per octave เราสามารถสรุปเป็นการหา F_0 ได้ดังนี้

$$F_0 = \frac{F}{2^x} \quad (7.4)$$

F_0 คือ ค่าความถี่คัทออฟ

F คือ ค่าความถี่ที่พิจารณา

X คือ $\frac{dB}{L}$

dB คือ ค่าความสูญเสียที่ต้องการให้เกิดที่ความถี่ที่พิจารณา

L คือ ค่า per octave ของฟิเตอร์ เท่ากับ $12N$ ถ้าเป็น π หรือ T จะได้เป็น $(2N+1)6$ โดยที่

N คือ จำนวนสเตจ

4. เมื่อเราได้ค่าตามหัวข้อ 2 และ 3 แล้วนำค่ามาใช้ตามสมการ (1) และ (2) โดยใส่ค่าตามลักษณะ ฟิเตอร์ L, π, T ตามที่เราต้องการออกแบบ

บทที่ 8

การทดลองและผลการทดลอง

8.1 การทดลองและผลการทดลองจากศูนย์ทดสอบผลิตภัณฑ์ PTEC

การทดลองที่ 8.1.1

กำหนด ค่าความถี่ที่พิจารณา คือ 50 kHz ค่าความสูญเสียที่ต้องการ(Required Loss) 46 dB จากการคำนวณการทำเพียงเสตทเดียวจะให้ค่าอินดักเตอร์ที่มีขนาดใหญ่จึงแยกทำเป็น 2 เสตทแสดงตัวอย่างการคำนวณได้ดังนี้ จากวงจรที่ใช้ทดสอบ(Off – Line Regulator) มีค่า แรงดัน 220 V กระแสไหลลัดคิดเป็นค่า 2 A เพราะฉะนั้นค่า R_D มีค่า 110 Ω ค่าความถี่คัทออฟคิดได้จาก

ความถี่(kHz)	dB
50	46
25	22
12.5	-2

ตารางที่ 8.1.1 ผลของค่าความถี่คัทออฟจากการทดลองที่ 1

$$L = \frac{R_D}{2\pi F_0}$$

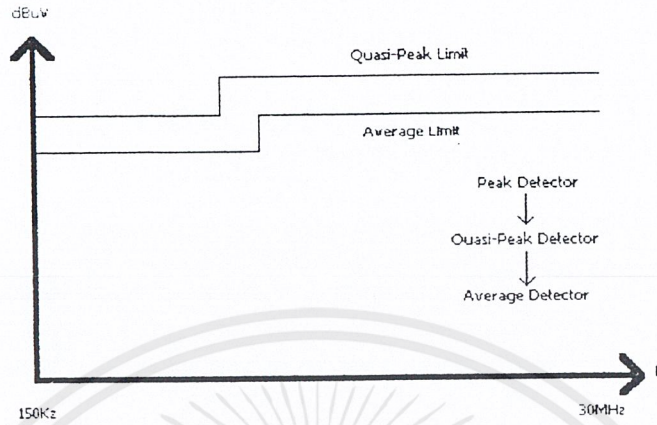
$$C = \frac{1}{2\pi F_0 R_D}$$

ได้ค่า $L = 1.4$ mH และค่า $C = 0.116$ uF กำหนดค่า C-line to ground 0.05 uF เพราะฉะนั้นค่าอินดักเตอร์ในคอมมอนโหมคจะมีค่าเท่ากับ

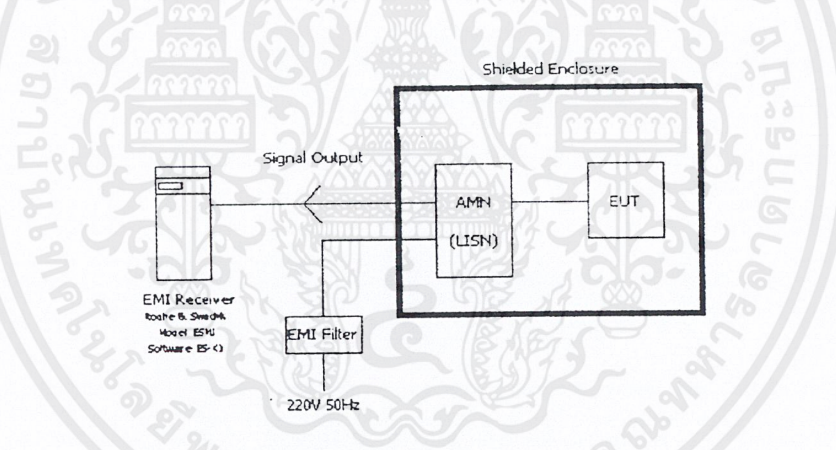
$$(0.116/0.1) * 1.4 = 1.624 \text{ mH}^{**}$$

โดยการทดลองจะทำการเปรียบเทียบกับค่าสัญญาณรบกวนขณะมีและยังไม่มีฟิลเตอร์โดยกำหนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.1 แสดงเส้นมาตรฐานการทดสอบ EN 55022

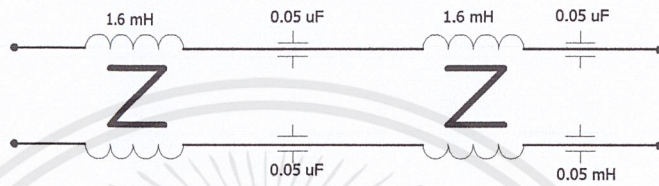


รูปที่ 8.2 แสดงอุปกรณ์ที่ใช้ในการทดสอบ

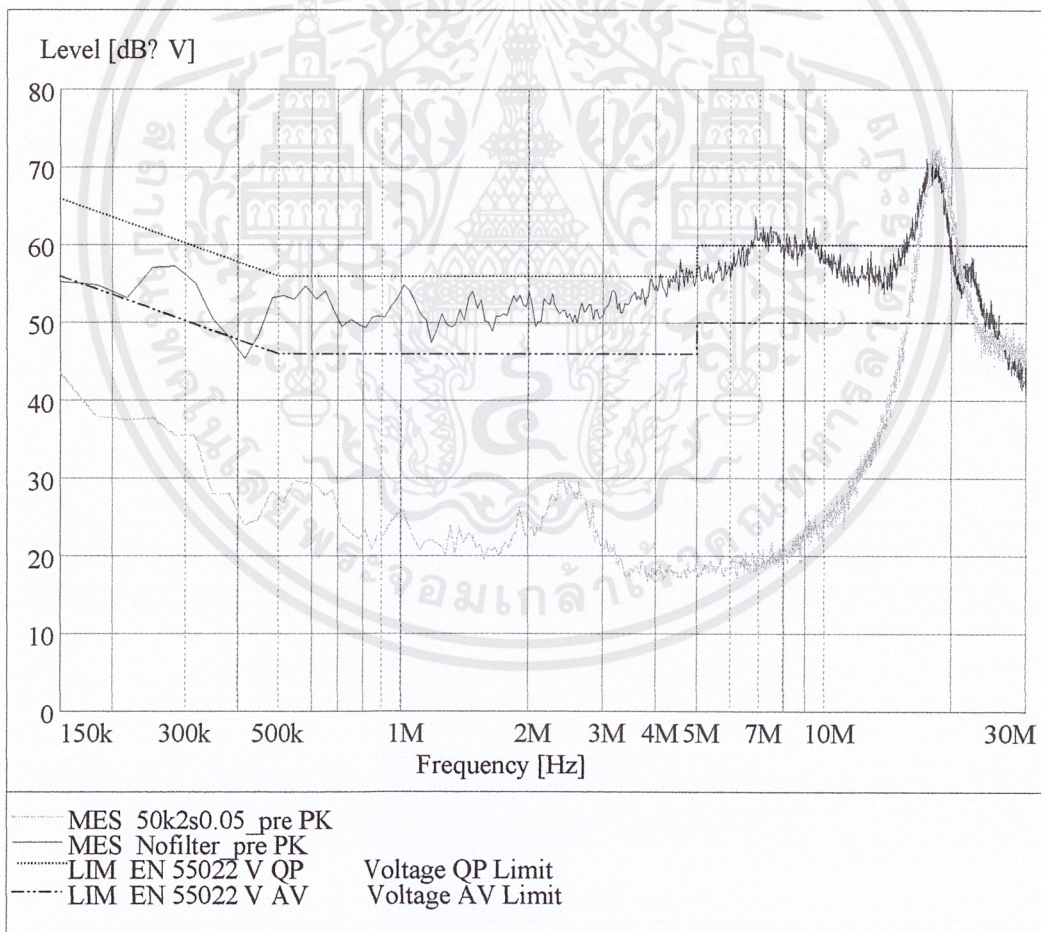
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แทนขณะใส่ฟิลเตอร์ -----
- แทนขณะไม่มีฟิลเตอร์ _____
- แทนเส้น EN 55022 V QP
- แทนเส้น EN 55022 V AV - - - - -

แสดงรูปวงจรและผลการทดลองได้ดังนี้



รูปที่ 8.3 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.1

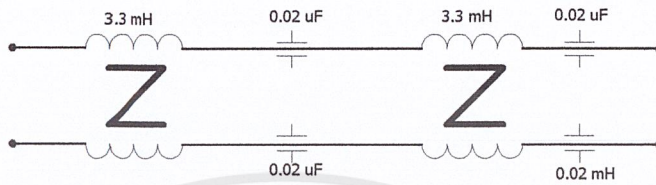


รูปที่ 8.4 แสดงผลสัญญาณจากการทดลองที่ 8.1.1

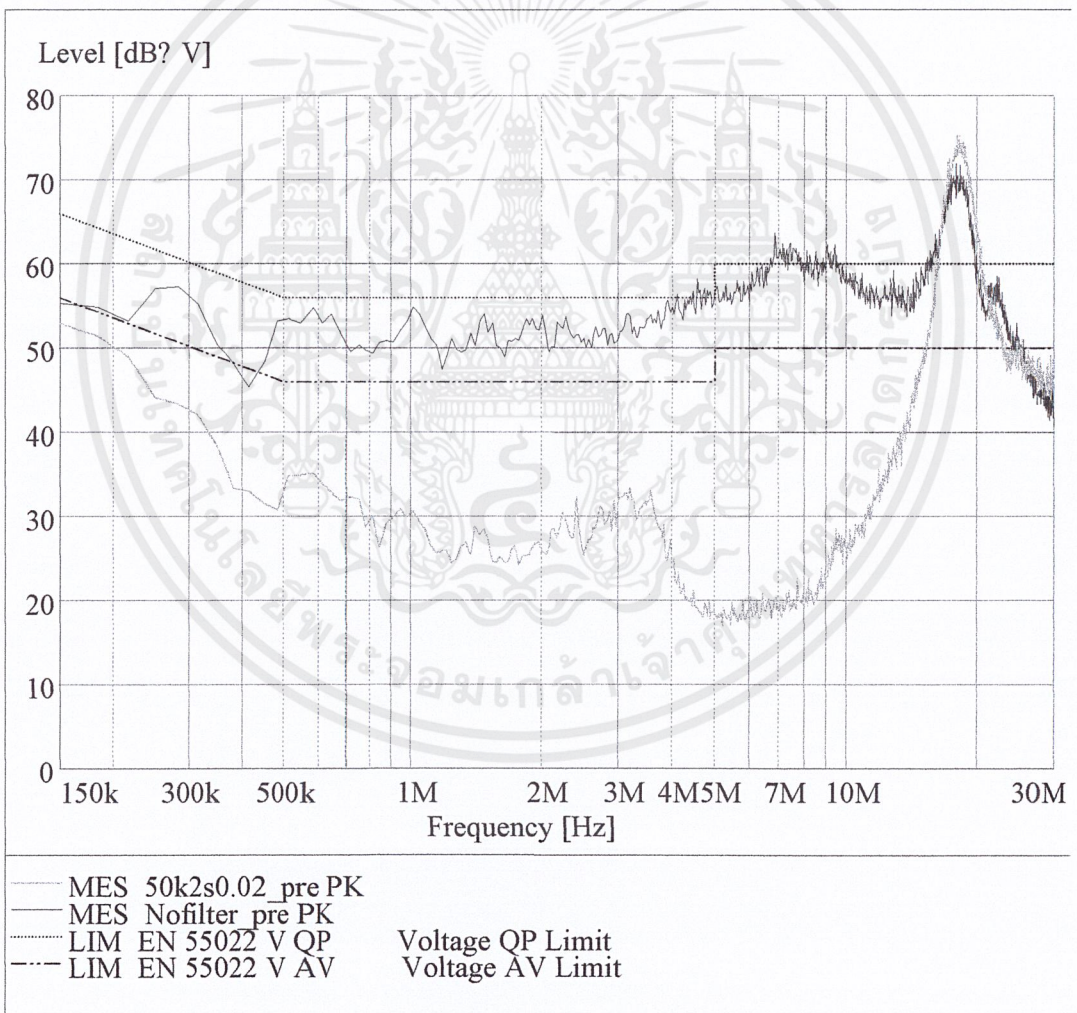
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.2

เหมือนการทดลองที่ 8.1.1 แต่ทำการเปลี่ยนค่า C – line to ground เป็นค่า 0.02 uF จะได้ค่าอินดักเตอร์ใหม่เป็น 3.3 mH



รูปที่ 8.5 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.2

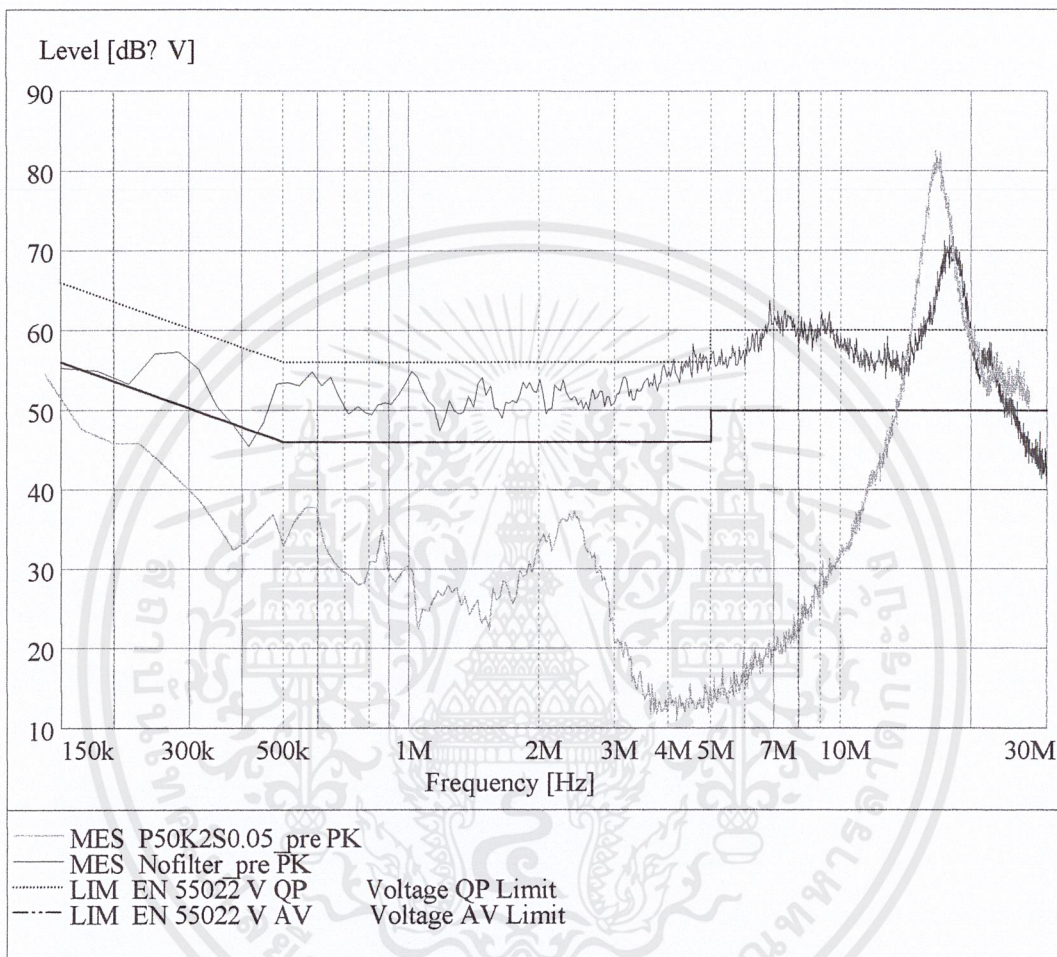


รูปที่ 8.6 แสดงผลสัญญาณจากการทดลองที่ 8.1.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.3

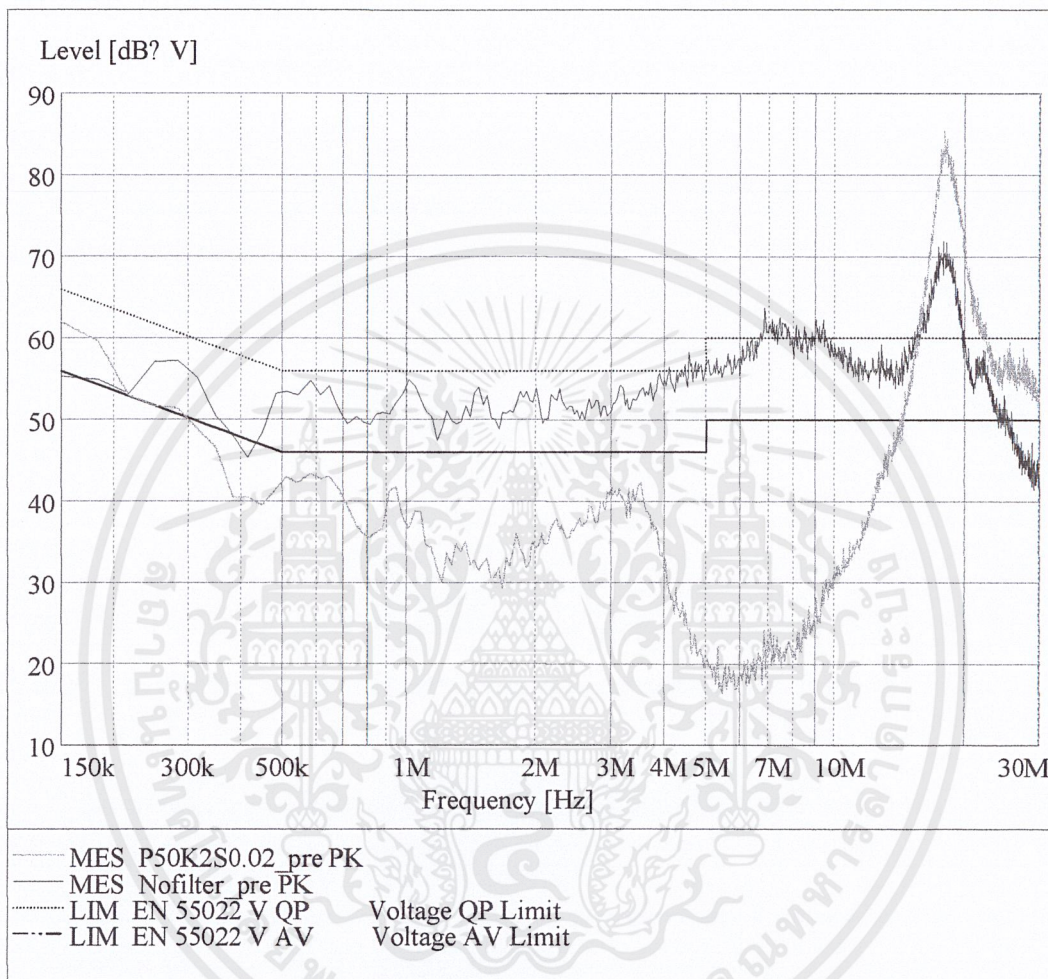
เหมือนการทดลองที่ 8.1.1 แต่เปลี่ยนจากแผ่นปรินท์ไข่ปลาเป็นแผ่นปรินท์ที่กัดลายแทน



รูปที่ 8.7 แสดงผลสัญญาณจากการทดลองที่ 8.1.3

การทดลองที่ 8.1.4

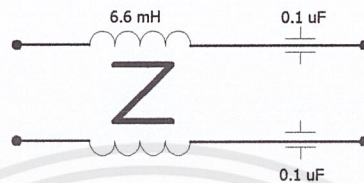
เหมือนการทดลองที่ 8.1.2 แต่เปลี่ยนจากแผ่นปริ้นท์ไข่ปลาเป็นแผ่นปริ้นท์ที่กัดลายแทน



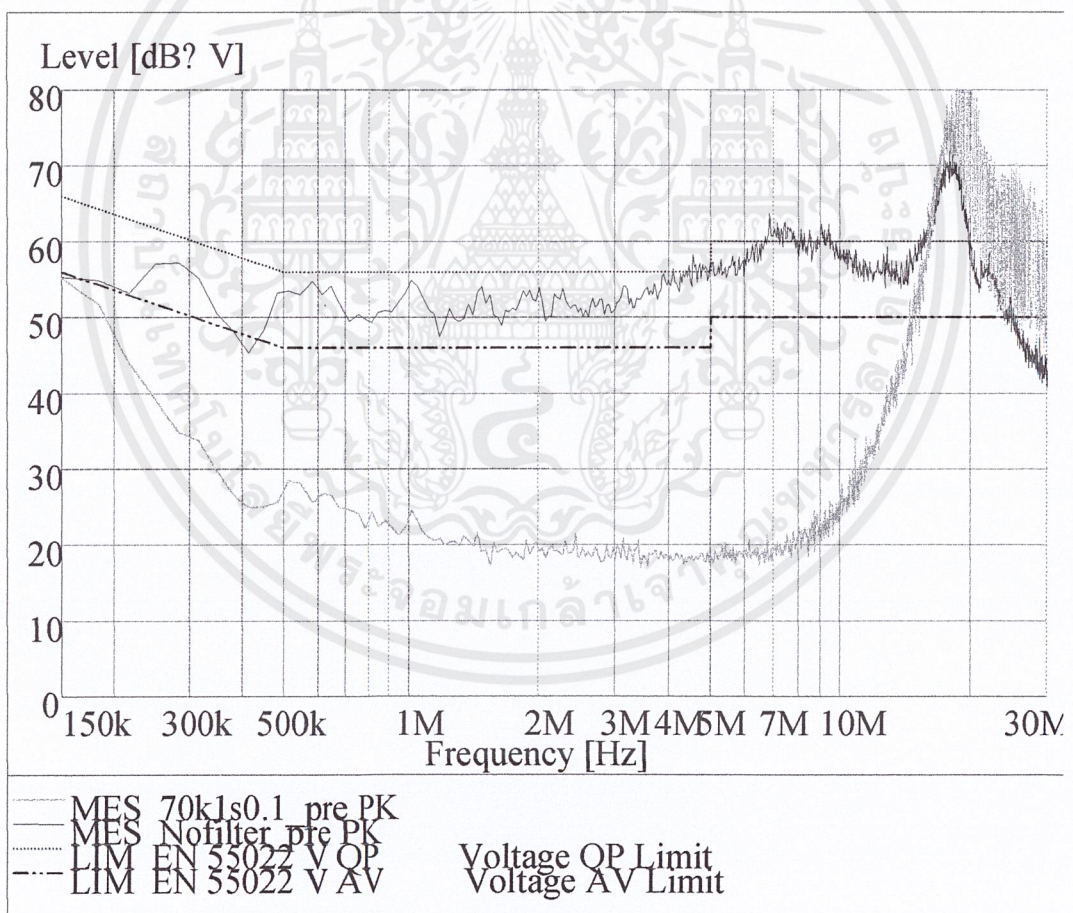
รูปที่ 8.8 แสดงผลสัญญาณจากการทดลองที่ 8.1.4

การทดลองที่ 8.1.5

เปลี่ยนค่าความถี่ที่พิจารณาเป็น 70 kHz ค่าความสูญเสียที่ต้องการ(Required Loss) 46 dB
ใช้วิธีการคำนวณเดียวกับที่แสดงไปแล้ว แสดงวงจรและผลการทดลองดังรูป



รูปที่ 8.9 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.5

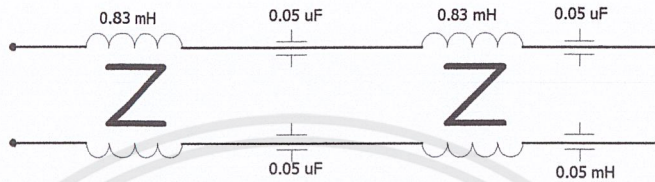


รูปที่ 8.10 แสดงผลสัญญาณจากการทดลองที่ 8.1.5

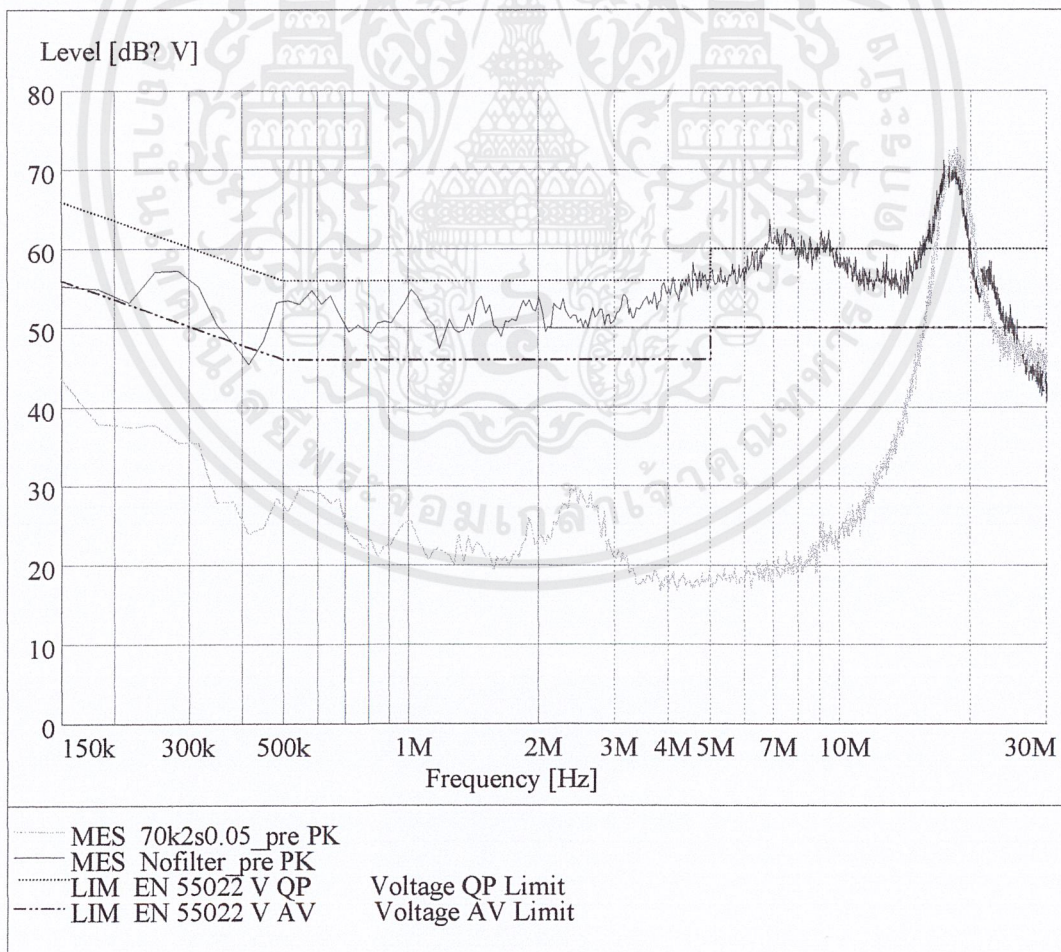
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.6

ทำการแบ่งค่าอินดักเตอร์ออกเป็น 2 เซต ตามตัวอย่างการคำนวณในบทที่เกี่ยวกับการออกแบบ



รูปที่ 8.11 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.6

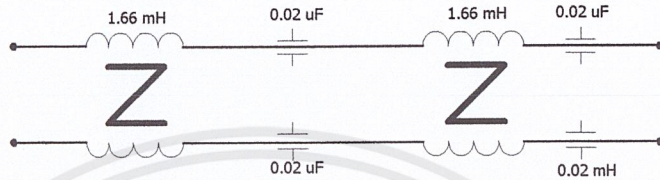


รูปที่ 8.12 แสดงผลสัญญาณจากการทดลองที่ 8.1.6

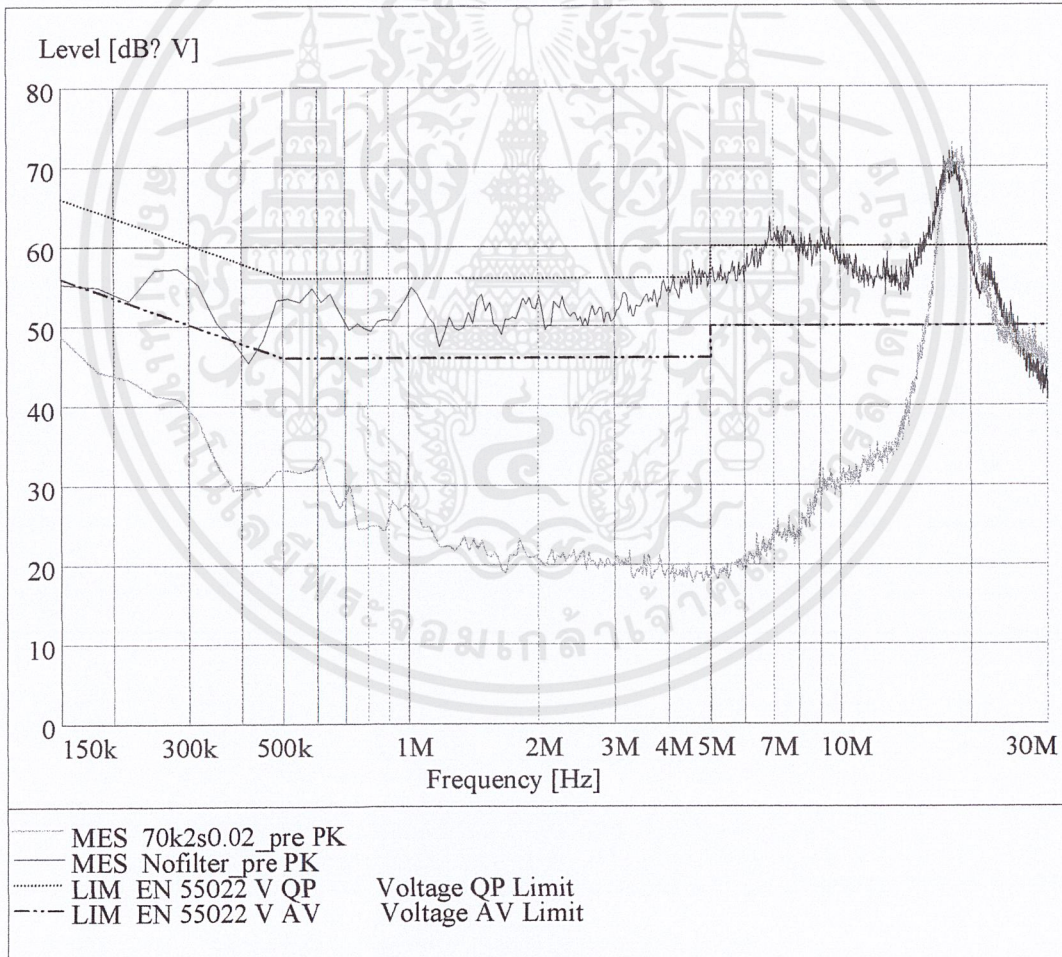
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.7

เหมือนการทดลองที่ 8.1.6 แต่ทำการเปลี่ยนค่า C – line to ground เป็นค่า 0.02 uF จะได้ค่าอินดักเตอร์ใหม่เป็น 1.66 mH



รูปที่ 8.13 แสดงวงจรฟีดเตอร์ของการทดลองที่ 8.1.7

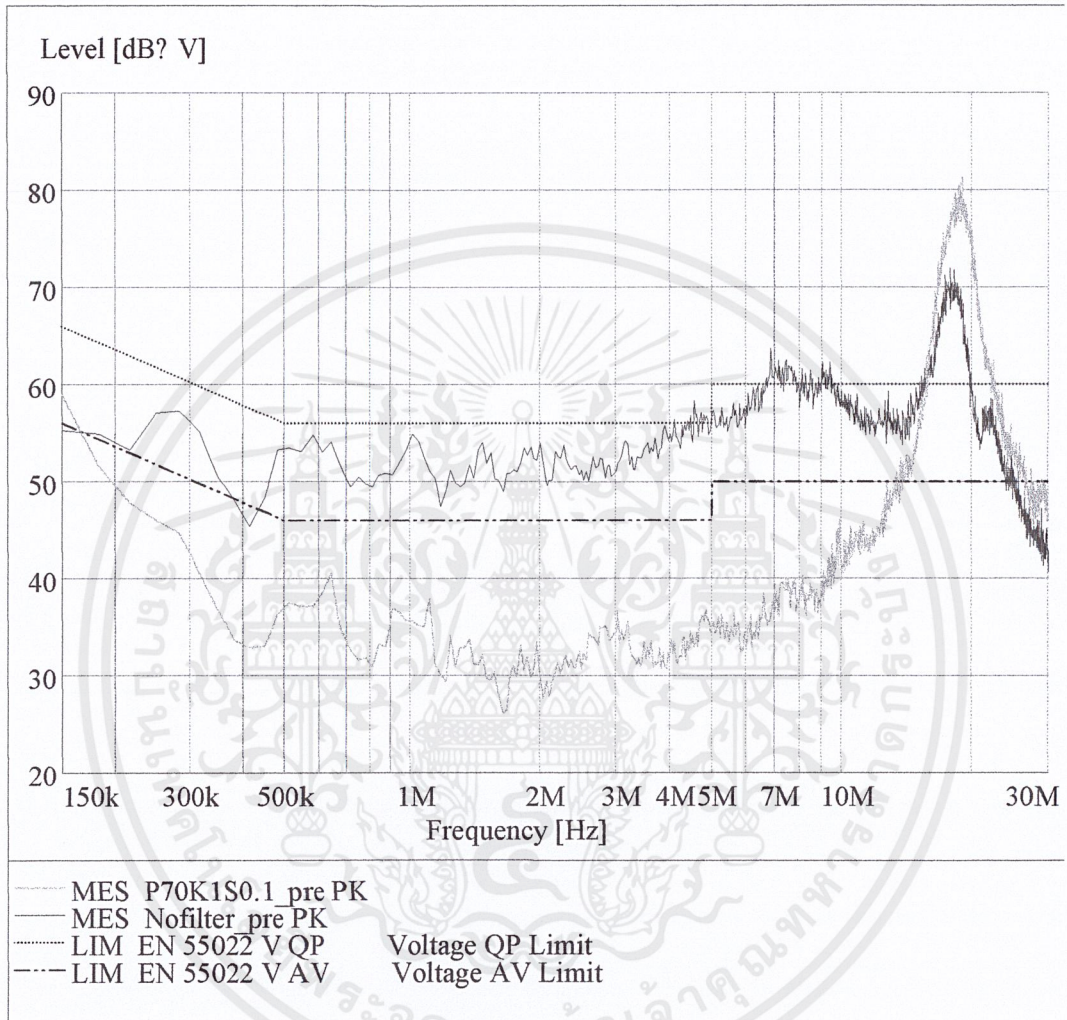


รูปที่ 8.14 แสดงผลสัญญาณจากการทดลองที่ 8.1.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.8

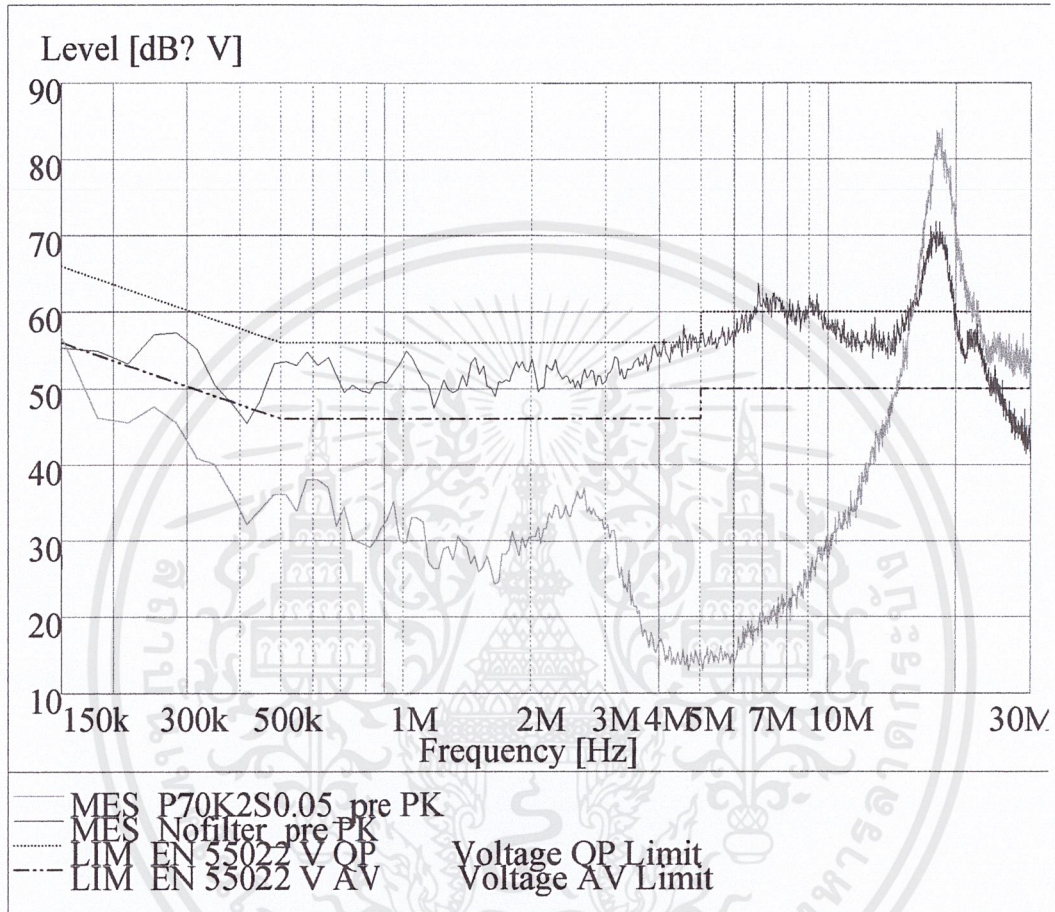
เหมือนการทดลองที่ 8.1.5 แต่เปลี่ยนจากแผ่นปริ้นท์ไข่ปลาเป็นแผ่นปริ้นท์ที่กัดลายแทน



รูปที่ 8.15 แสดงผลสัญญาณจากการทดลองที่ 8.1.8

การทดลองที่ 8.1.9

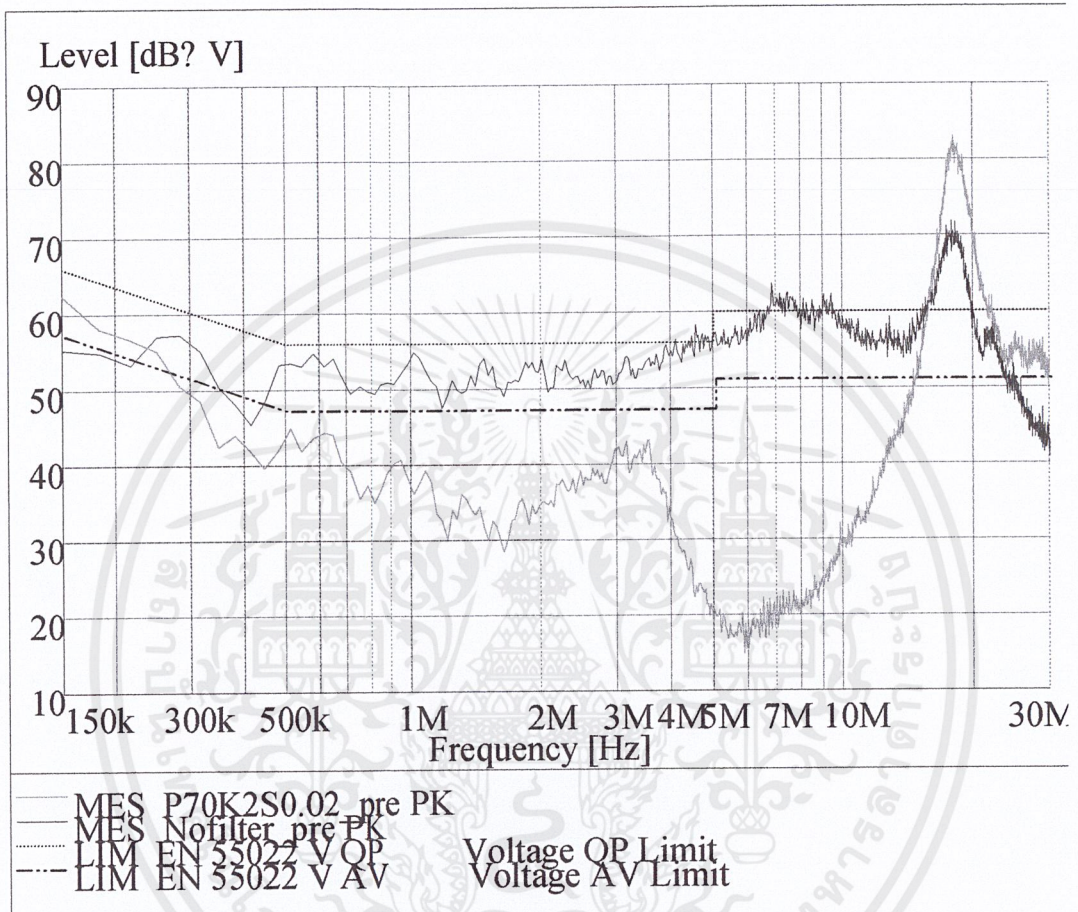
เหมือนการทดลองที่ 8.1.6 แต่เปลี่ยนจากแผ่นปริ้นท์ไข่ปลาเป็นแผ่นปริ้นท์ที่กัดลายแทน



รูปที่ 8.16 แสดงผลสัญญาณจากการทดลองที่ 8.1.9

การทดลองที่ 8.1.10

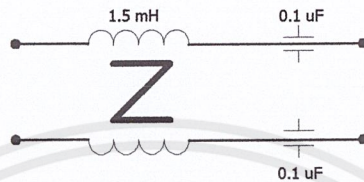
เหมือนการทดลองที่ 8.1.7 แต่เปลี่ยนจากแผ่นปริ้นท์ไข่ปลาเป็นแผ่นปริ้นท์ที่กัดลายแทน



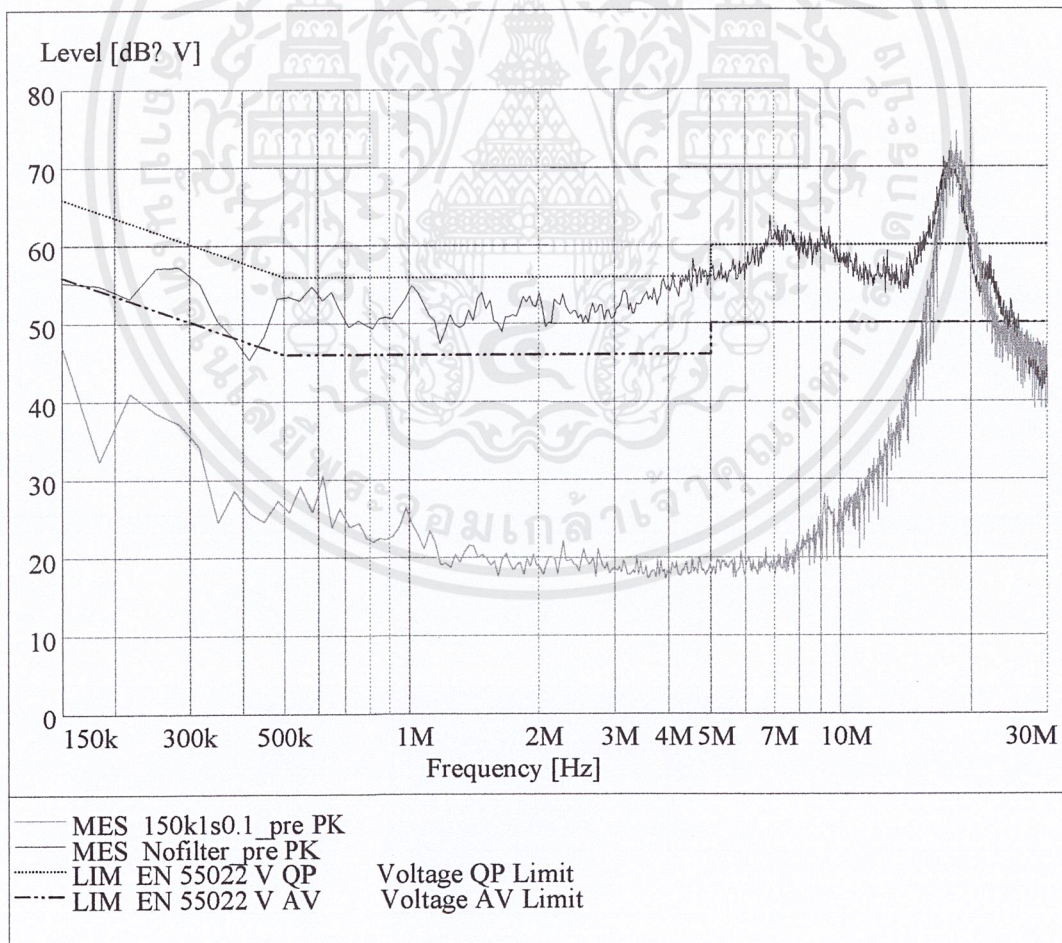
รูปที่ 8.17 แสดงผลสัญญาณจากการทดลองที่ 8.1.10

การทดลองที่ 8.1.11

เปลี่ยนค่าความถี่ที่พิจารณาเป็น 150 kHz ค่าความสูญเสียที่ต้องการ(Required Loss) 46 dB ใช้วิธีการคำนวณเดียวกับที่แสดงไปแล้ว แสดงวงจรและผลการทดลองดังรูป



รูปที่8.18 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.11

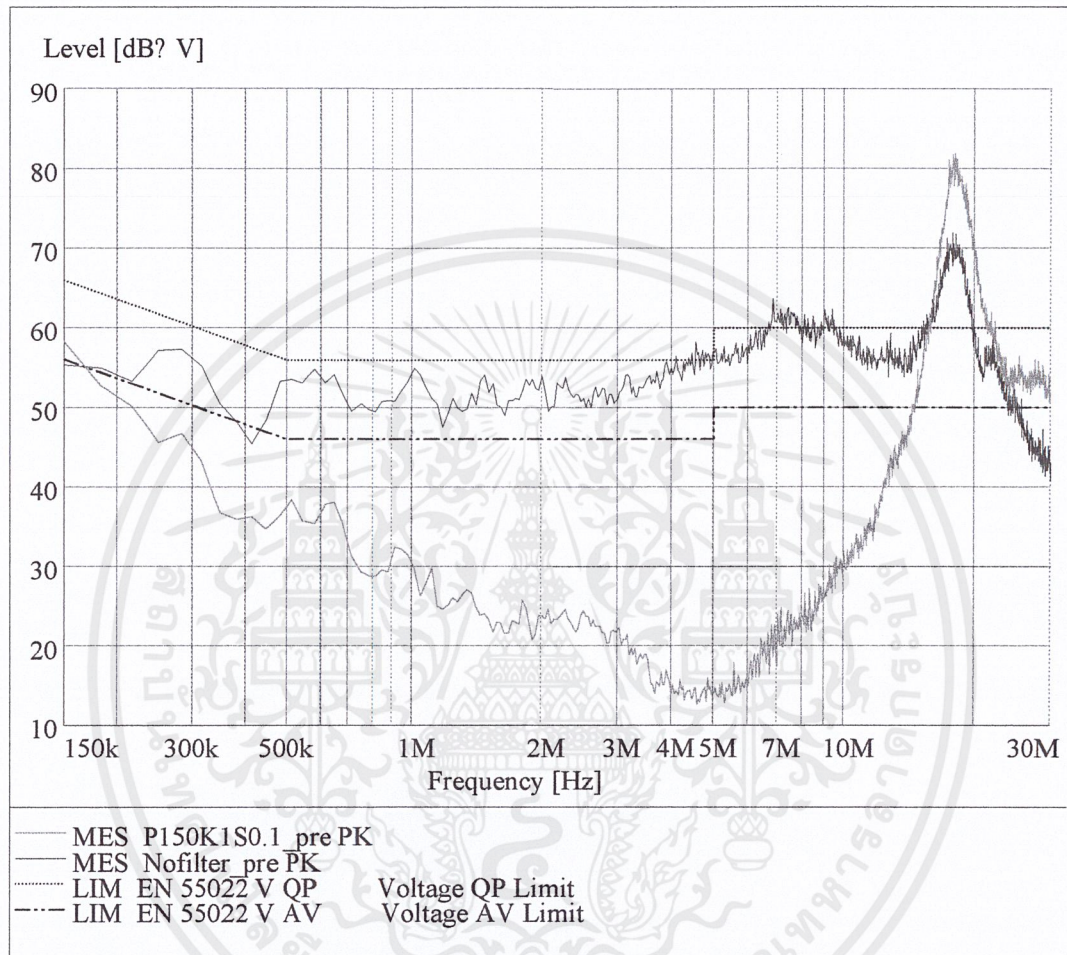


รูปที่8.19 แสดงผลสัญญาณจากการทดลองที่ 8.1.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.12

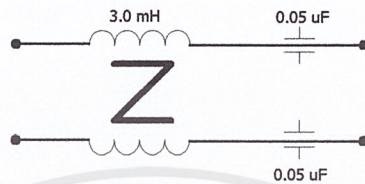
เหมือนการทดลองที่ 8.1.11 แต่เปลี่ยนจากแผ่นปริ้นท์ไข่ปลาเป็นแผ่นปริ้นท์ที่กัดลายแทน



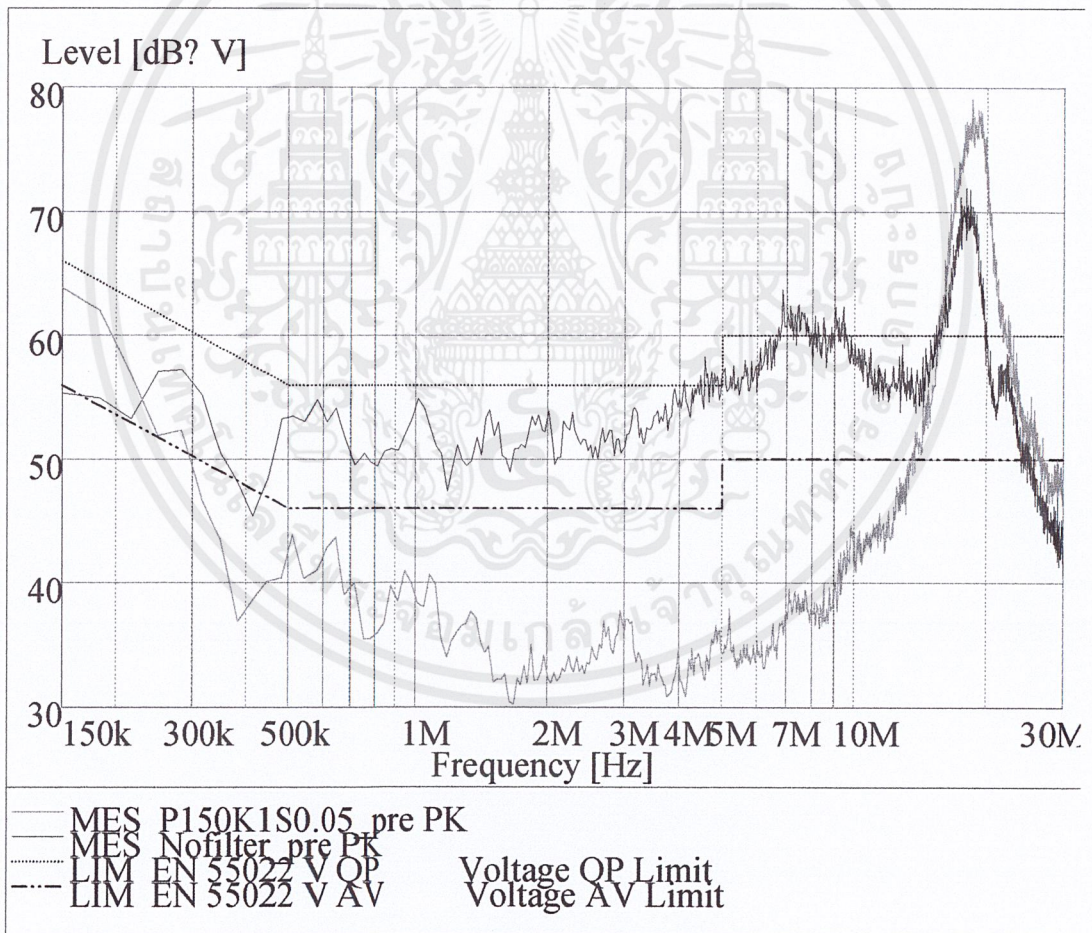
รูปที่ 8.20 แสดงผลสัญญาณจากการทดลองที่ 8.1.12

การทดลองที่ 8.1.13

เหมือนการทดลองที่ 8.1.12 แต่ทำการเปลี่ยนค่า C – line to ground เป็นค่า 0.05 μF จะได้
ค่าอินดักเตอร์ใหม่เป็น 3 mH



รูปที่ 8.21 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.13

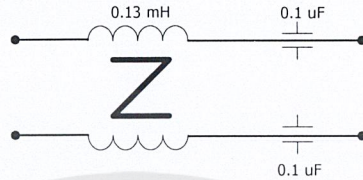


รูปที่ 8.22 แสดงผลสัญญาณจากการทดลองที่ 8.1.13

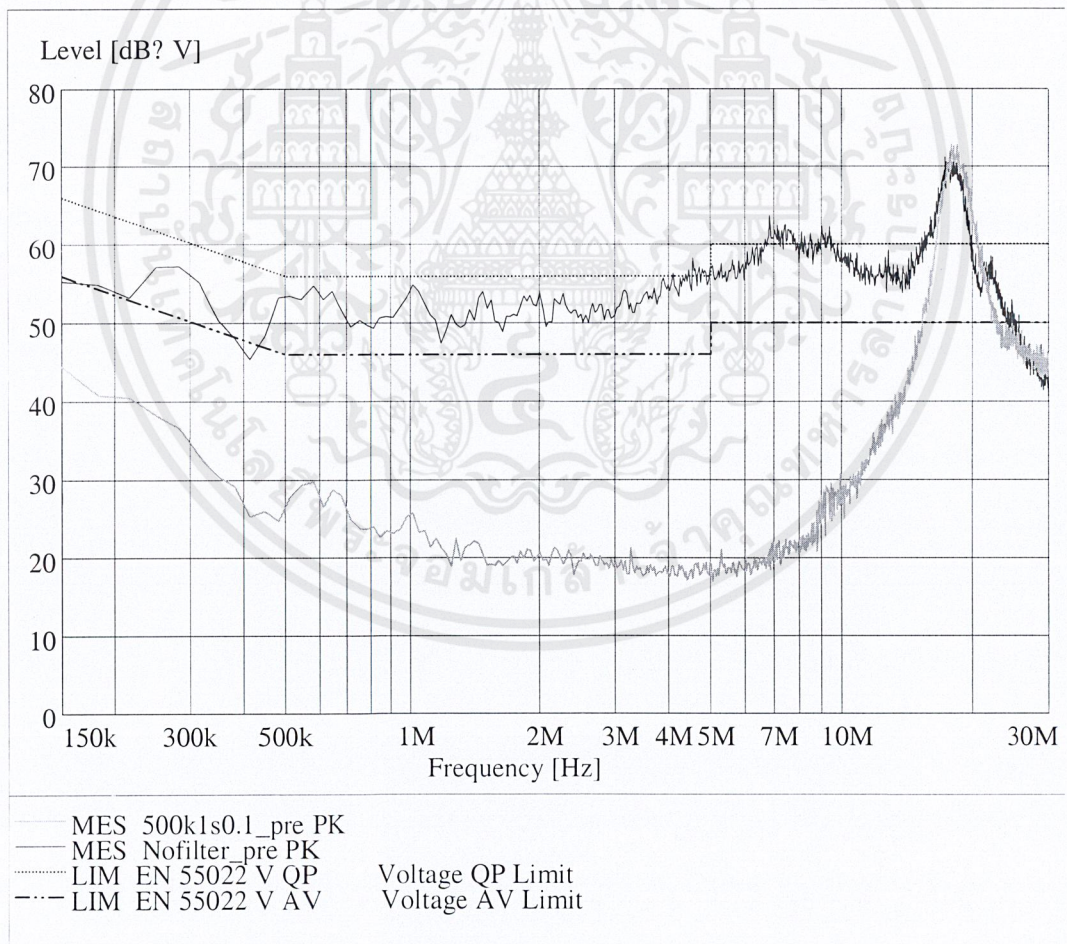
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.14

เปลี่ยนค่าความถี่ที่พิจารณาเป็น 500 kHz ค่าความสูญเสียที่ต้องการ(Required Loss) 46 dB
ใช้วิธีการคำนวณเดียวกับที่แสดงไปแล้ว แสดงวงจรและผลการทดลองดังรูป



รูปที่ 8.23 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.14

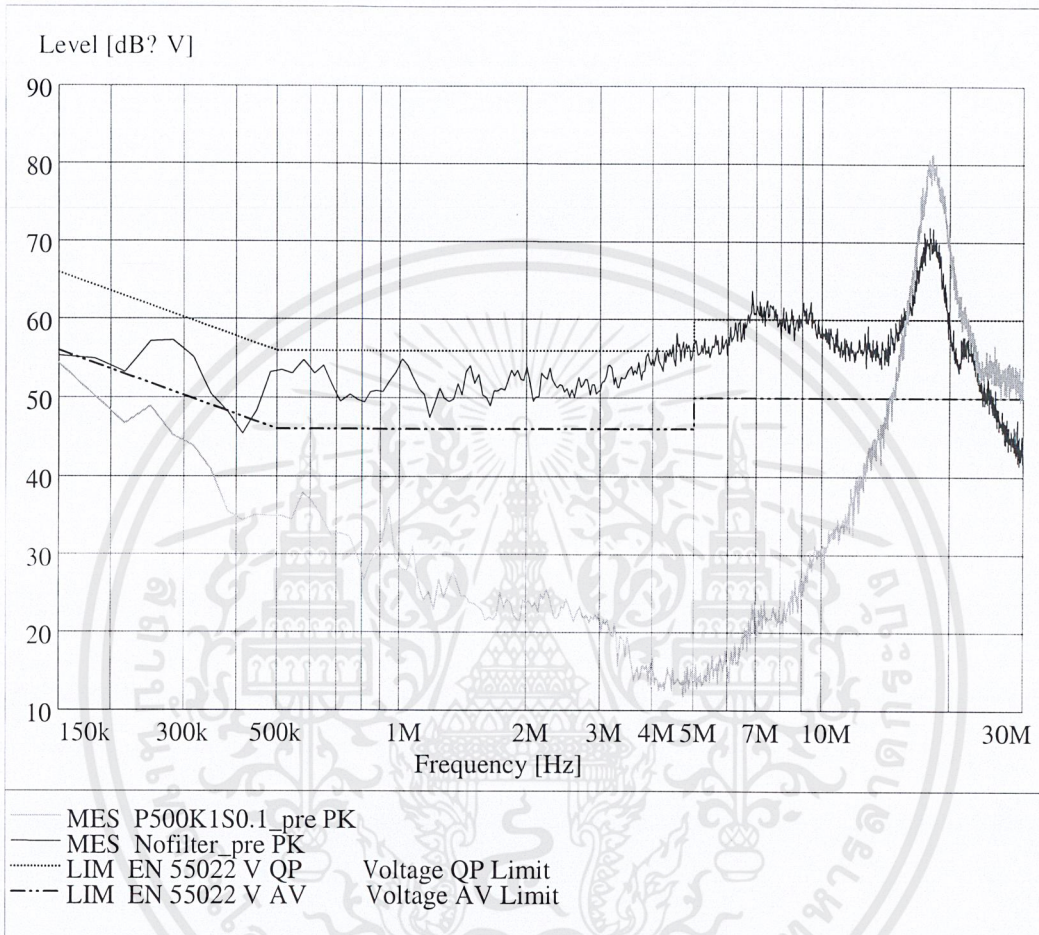


รูปที่ 8.24 แสดงผลสัญญาณจากการทดลองที่ 8.1.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.15

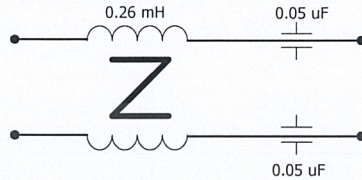
เหมือนการทดลองที่ 8.1.14 แต่เปลี่ยนจากแผ่นปริ้นท์ไขว้ปลาเป็นแผ่นปริ้นท์ที่กัดลายแทน



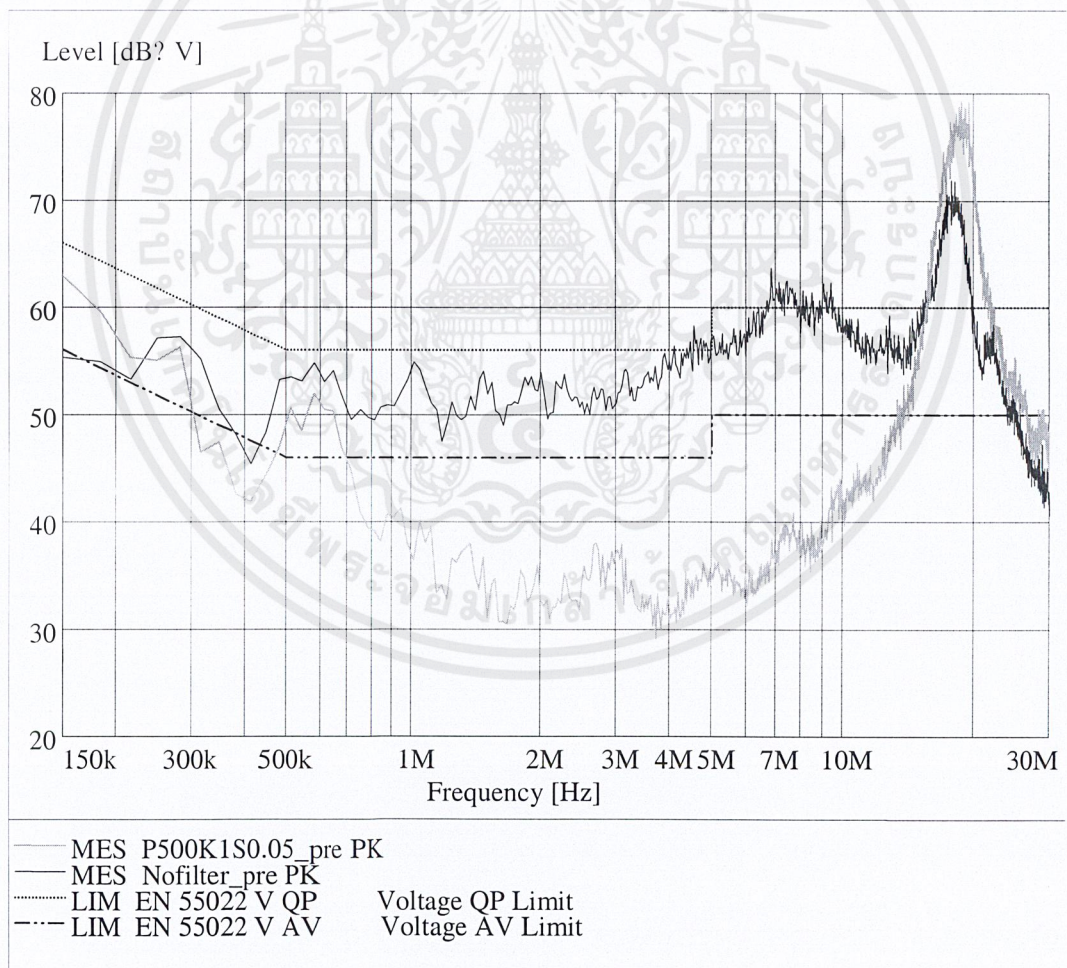
รูปที่ 8.25 แสดงผลสัญญาณจากการทดลองที่ 8.1.15

การทดลองที่ 8.1.16

เหมือนการทดลองที่ 8.1.12 แต่ทำการเปลี่ยนค่า C – line to ground เป็นค่า 0.05 uF จะได้ค่าอินดักเตอร์ใหม่เป็น 0.26mH



รูปที่ 8.26 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.16

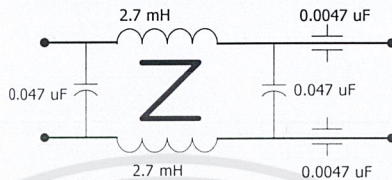


รูปที่ 8.27 แสดงผลสัญญาณจากการทดลองที่ 8.1.16

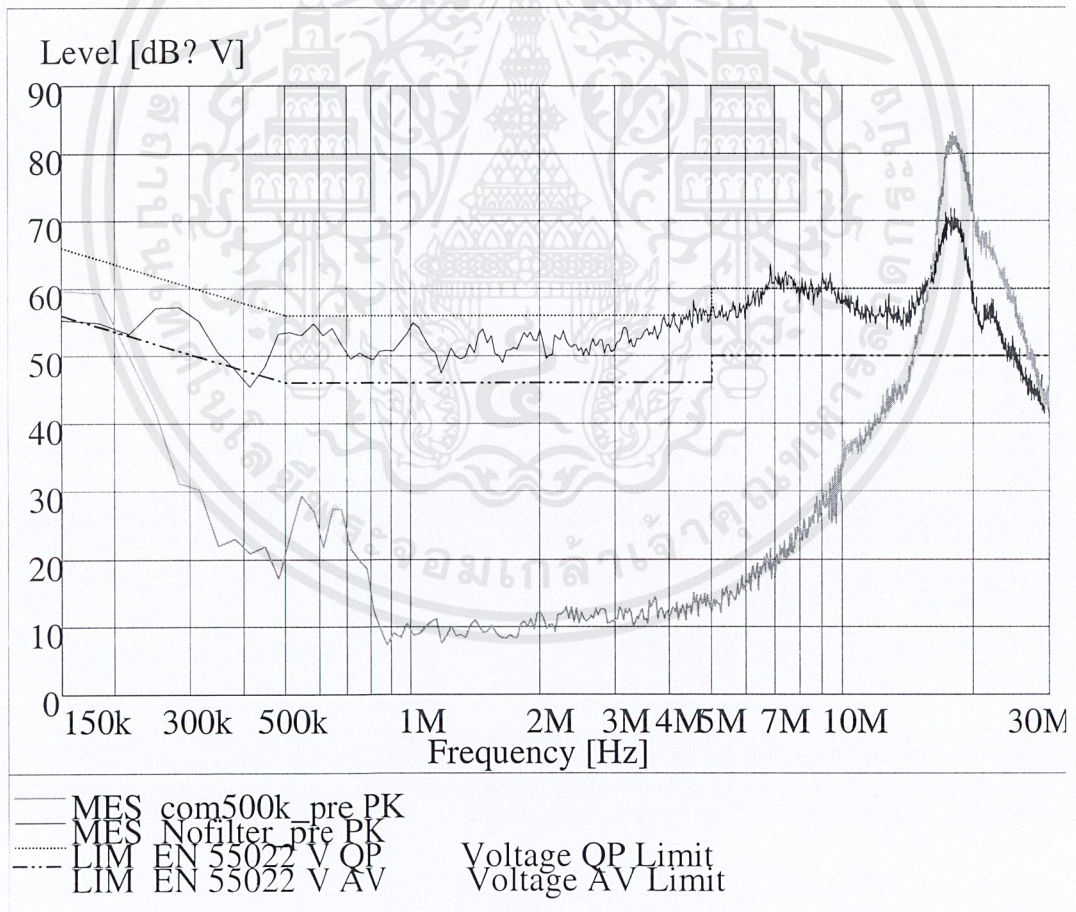
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.17

เหมือนการทดลองที่ 8.1.16 แต่ทำการเปลี่ยนค่า C – line to ground เป็นค่า 0.0047 uF จะได้ค่าอินดักเตอร์ใหม่เป็น 2.7 mH และเพิ่มค่า C_x 0.047 uF



รูปที่ 8.28 แสดงวงจรฟิลเตอร์ของการทดลองที่ 8.1.17

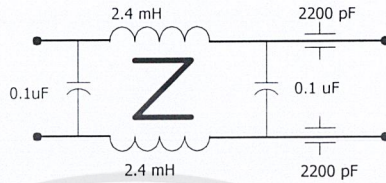


รูปที่ 8.29 แสดงผลสัญญาณจากการทดลองที่ 8.1.17

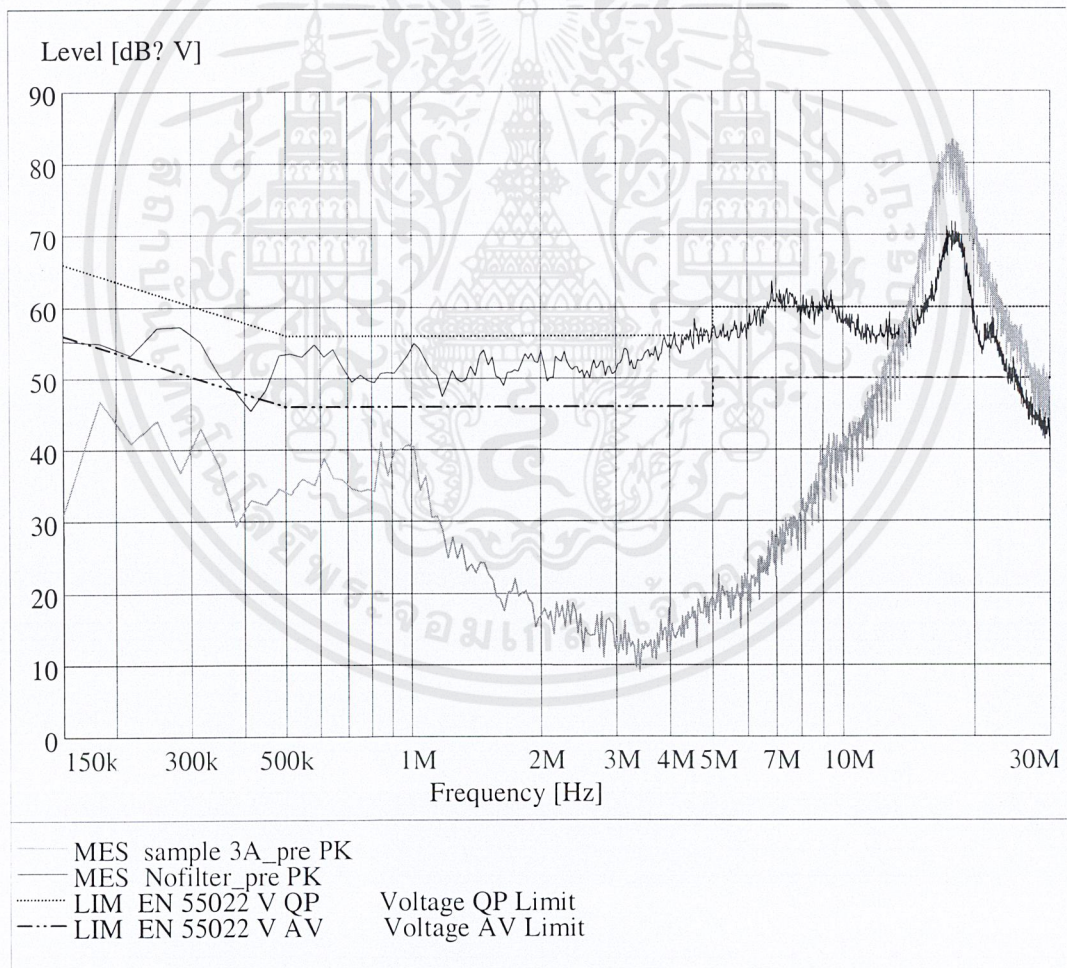
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.1.18

การใช้งานคู่กับ EMI ฟิวเตอร์ที่มีขายในท้องตลาดคือหือ เดลต้า ขนาด 3 A ค่าอินดักเตอร์ 2.4 mH ค่าคาปาซิเตอร์คร่อมไลน์ (C_x) 0.1 μ F ค่าคาปาซิเตอร์ต่อกราวด์ (C_y) 2200 pF



รูปที่ 8.30 แสดงวงจรฟิวเตอร์ของการทดลองที่ 8.1.18



รูปที่ 8.31 แสดงผลสัญญาณจากการทดลองที่ 8.1.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองที่ศูนย์ทดสอบผลิตภัณฑ์(การทดลองที่ศูนย์ทดสอบผลิตภัณฑ์PTTEC สามารถวัดผล Conducted emission ได้เฉพาะในกรณีของคอมมอนโหมด)สามารถวิเคราะห์สรุปผลได้ดังนี้

จากการทดลองที่ 8.1.8 , 8.1.12 . 8.1.15 และการทดลองที่ 8.1.3 , 8.1.9 , 8.1.13 , 8.1.16 การเปลี่ยนความถี่ที่พิจารณาจะส่งผลต่อค่าอินดักเตอร์ เนื่องจากว่าความถี่คัทออฟเปลี่ยนไปค่าอินดักเตอร์ก็เปลี่ยนแปลงตามแต่จากผลการทดลองที่ได้นั้นการเปลี่ยนค่าอินดักเตอร์ส่งผลต่อค่าของ Conducted emission ที่ค่าคาปาซิเตอร์ต่อกราวด์ (Capacitor line to ground) ที่ค่าเท่ากัน ไม่มากนัก ตลอดช่วงความถี่ 150 kHz- 30 MHz

เมื่อพิจารณาจากรูปที่ เทียบกับผลที่ได้จากการทดลองสามารถวิเคราะห์ได้ว่าลักษณะของสัญญาณขณะยังไม่ใส่ฟิลเตอร์มีลักษณะคล้ายกับสัญญาณรบกวนคอมมอน โหมดของรูปที่ค่า C_c จะมีผลในช่วงความถี่ประมาณ 2 MHz – 15 MHz ส่วนในช่วงความถี่ตั้งแต่ 16 MHz – 30 MHz ค่า C_c จะไม่มีผลต่อการลดทอนสัญญาณรบกวนชนิดคอมมอน โหมดซึ่งเป็นไปตามกราฟคุณลักษณะรูปที่ จากการทดลอง การเพิ่มค่าของ C_c จะมีผลช่วยในการลดทอนมากขึ้น โดยสังเกตได้จากการทดลอง ที่ 8.1.1 กับ 8.1.2 . 8.1.6 กับ 8.1.7 . 8.1.12 กับ 8.1.13 , และ 8.1.15 กับ 8.1.16

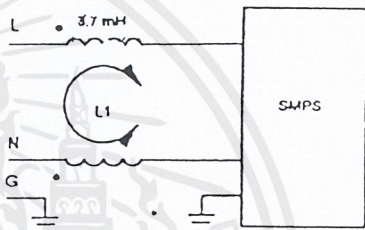
เมื่อพิจารณาช่วงความถี่ตั้งแต่ 150 kHz ถึง 2 MHz จะพบว่าเกิดการลดทอนลงเป็นผลมาจากวงจรสมมูลย์ของคอมมอน โหมดจะมีคอมมอน โหมด Choke ซึ่งเป็นอีกส่วนประกอบที่ช่วยในการลดทอนสัญญาณรบกวนชนิดคอมมอน โหมด ผลจากการต่อวงจรลงบนแผ่นปริ้นท์ที่ต่างกันก็จะส่งผลต่อการลดทอนที่ต่างกันเพราะฉะนั้นในการสร้าง EMI FILTER จึงจำเป็นต้องคำนึงถึงองค์ประกอบปลีกย่อยในการต่อวงจรและจากการทดลองที่ 8.1.17 เมื่อเพิ่ม C_c เข้าไปไม่มีการเปลี่ยนแปลงเนื่องจาก C_c มีผลต่อคิฟ เฟอเรนเชียลโหมดมากกว่า

8.2 การทดลองและผลการทดลองของการวัดสัญญาณรบกวนด้วยการใช้ Current Probe

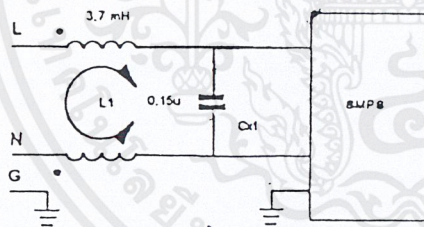
การวัดสัญญาณด้วยวิธีการนี้สามารถวัดสัญญาณรบกวน Conducted emission ได้ทั้ง คอมมอน โหมด ดิฟเฟอเรนเชียล โหมด และผลของสัญญาณรวมของทั้ง 2 ชนิด(TOTAL NOISE) ในการทดลองนี้จะแบ่งการทดลองออกเป็น 10 การทดลองโดยแสดงผลแยกกันระหว่าง CM , DM , TOTAL NOISE ความถี่ที่ใช้ในการทดสอบตั้งแต่ 150 kHz ถึง 30 MHz รูปวงจรทดสอบแสดงได้ดังนี้



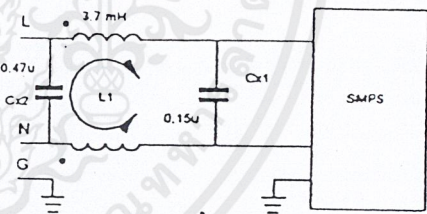
รูปที่ 8.32 การทดลองที่ 8.2.1



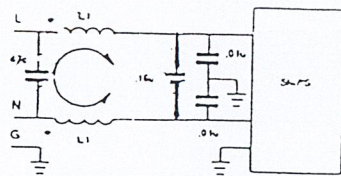
รูปที่ 8.33 การทดลองที่ 8.2.2



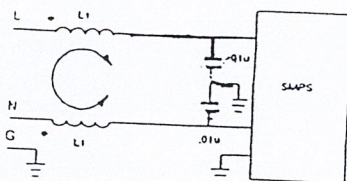
รูปที่ 8.34 การทดลองที่ 8.2.3



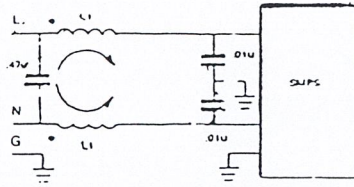
รูปที่ 8.35 การทดลองที่ 8.2.4



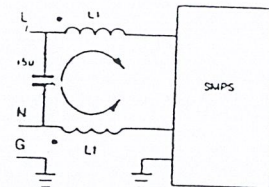
รูปที่ 8.36 การทดลองที่ 8.2.5



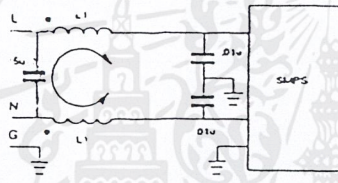
รูปที่ 8.37 การทดลองที่ 8.2.6



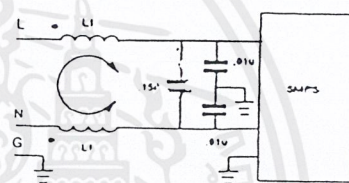
รูปที่ 8.38 การทดลองที่ 8.2.7



รูปที่ 8.38 การทดลองที่ 8.2.8



รูปที่ 8.37 การทดลองที่ 8.2.9



รูปที่ 8.38 การทดลองที่ 8.2.10

ผลของการทดลองที่ 8.2.1 ถึงการทดลองที่ 8.2.10

ผลของการทดลองที่ 8.2.1

การวัดค่าสัญญาณรบกวนทั้ง 3 แบบจากวงจร Off-Line Regulator โดยไม่ใส่ฟิวเตอร์แล้ว ทำการเก็บผลไว้เพื่อเปรียบเทียบในการทดสอบต่อไป แสดงได้จากกราฟการทดลองที่ 8.2.1

ผลของการทดลองที่ 8.2.2

เพิ่ม CM choke เข้าไปเปรียบเทียบกราฟที่ได้ระหว่าง CM (8.2.1 กับ 8.2.2) , DM(8.2.1 กับ 8.2.2) และ TOTAL (8.2.1 กับ 8.2.2) ผลที่ได้คือ CM ลดลงมาก , DM ลดลงน้อย , TOTAL ลดลงมากเป็นผลจาก การที่ CM ลดลงมาก แสดงได้จากกราฟการทดลองที่ 8.2.2

ผลของการทดลองที่ 8.2.3

เพิ่ม C_x ขนาด 0.047 uF เข้าทางด้านที่ติดกับโหลดเปรียบเทียบกับผลการทดลองที่ 8.2.2 ผลที่ได้คือ DM ลดลงเล็กน้อยแต่ CM แทบจะไม่ลดลงเลย และ TOTAL ลดลงในช่วงความถี่ที่เป็นผลจาก C_x ซึ่งส่งผลกระทบต่อสัญญาณรบกวนชนิด DM แต่ลดลงไม่มากเนื่องจาก C_x มีผลกับ DM อย่างเดียว(ลดลงเพียงเล็กน้อย) แสดงได้จากกราฟการทดลองที่ 8.2.3

ผลของการทดลองที่ 8.2.4

เพิ่ม C_x ขนาด 0.047 uF เข้าที่ด้านที่ติดกับไลน์ของฟิลเตอร์แล้วเปรียบเทียบกับผลการทดลองที่ 8.2.3 ผลที่ได้คือ DM ลดลงเล็กน้อยส่วน CM แทบจะไม่ลดลงเลย TOTAL NIOSE ลดลงแต่ไม่มาก(แทบ ไม่ลดลงเลย)เป็นผลมาจาก CM ไม่ลดลง แสดงได้จากกราฟการทดลองที่ 8.2.4

ผลของการทดลองที่ 8.2.5

จากผลการทดลองที่ 8.2.3 และ 8.2.4 พบว่าค่า TOTAL NOISE จะไม่ลดลงถึงแม้ว่า DM จะลดลงก็ตาม ในการจะลด TOTAL NOISE จึงควรลดผลจาก CM ลงคั้งนั้นจากทฤษฎีต้องเพิ่ม C_y โดยให้มีขนาด 4,700 pF เทียบกับผลการทดลองที่ 8.2.4 CM NOISE จะลดลงมากและ DM NOISE จะลดลงเล็กน้อย TOTAL NOISE จะลดลงมากจากผลการทดลองได้ทั้ง CM และ DM โดยปกติตามมาตรฐานจะใช้ค่า C_y ไม่เกิน 3,300 pF เพราะการจำกัดค่ากระแสรั่วไหลตามกฎหมาย Safety Rules แต่ในการทดลองได้ทดลองใช้ C_y ที่มีค่ามากกว่านั้น เมื่อเปรียบเทียบกับผลการทดลองที่ 8.2.7 ซึ่งนำค่า C_x ฝั่งโหลดออกพบว่า TOTAL NOISE ยังคงมีค่าน้อยอยู่แสดงว่าเป็นส่วนที่ไม่ค่อยมีผลเท่าไร แสดงได้จากกราฟการทดลองที่ 8.2.5

ผลของการทดลองที่ 8.2.6

จากการทดลองที่ 8.2.5 นำ C_x ทั้ง 2 ตัวออกจากวงจรแล้วเปรียบเทียบกับผลการทดลองที่ 8.2.2 จะพบว่า DM ลดลงเล็กน้อยเป็นผลของ Leakage Inductance เกิด DM choke และรวมกับผลของ C_y ซึ่งจะถูกลมองเป็น $C_y/2$ ส่วน CM ลดลงมากซึ่งเป็นผลจากการมี C_y และ CM choke อยู่ด้วย TOTAL NOISE ลดลงมากเนื่องจากผลจากทั้ง DM และ CM แสดงได้จากกราฟการทดลองที่ 8.2.6

ผลของการทดลองที่ 8.2.7

จากวงจรของการทดลองที่ 8.2.6 นำ Cx ใสเข้าไปฝั่ง Line แล้วเปรียบเทียบผลที่ได้กับการทดลองที่ 8.2.6 จะพบว่า DM ลดลงเล็กน้อย ส่วน CM ไม่ลดลงเลย TOTAL NOISE ลดลงในช่วงความถี่ที่เป็นผลจาก Cx แสดงได้จากกราฟการทดลองที่ 8.2.7

ผลของการทดลองที่ 8.2.8

จากวงจรของการทดลองที่ 8.2.3 ย้ายข้าง Cx จากฝั่ง โหมดมาฝั่ง Line โดยเปลี่ยนค่าให้มากขึ้นจาก 0.047uF เป็น 0.1uF เปรียบเทียบผลที่ได้กับผลการทดลองที่ 8.2.3 พบว่า DM ลดลงรวมทั้ง TOTAL NOISE ก็ลดลงเล็กน้อยในช่วงความถี่เป็นผลจาก Cx แสดงได้จากกราฟการทดลองที่ 8.2.8

ผลของการทดลองที่ 8.2.9

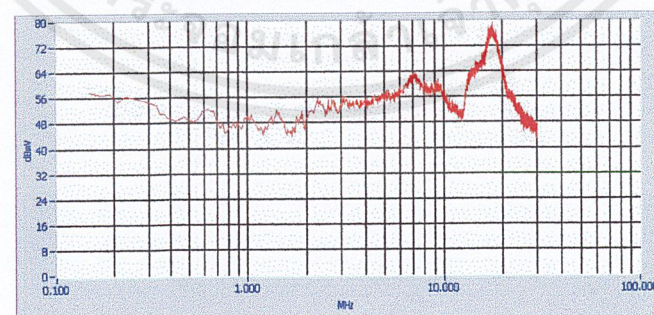
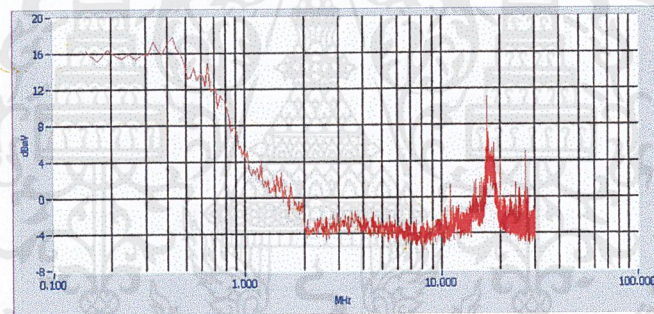
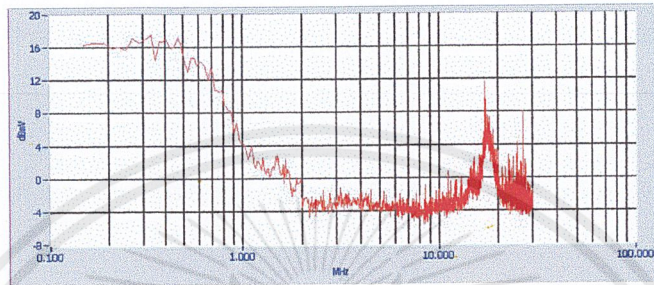
จากวงจรของการทดลองที่ 8.2.8 ใส่ Cy ขนาด 4700 pF เข้าไป เปรียบเทียบผลที่ได้กับการทดลองที่ 8.2.7 พบว่า สัญญาณรบกวนทุกชนิดลดลงหมด แสดงได้จากกราฟการทดลองที่ 8.2.9

ผลของการทดลองที่ 8.2.10

จากการทดลองที่ 8.2.9 ทำการย้ายข้าง Cx ไปอีกด้านหนึ่ง แล้วเปลี่ยนค่าเป็น 0.047uF นำผลที่ได้เทียบกับผลการทดลองที่ 8.2.9 พบว่าสัญญาณทุกชนิดมีค่าเกือบเท่าเดิมยกเว้น TOTAL NOISE ที่มีการเปลี่ยนแปลงเล็กน้อย แสดงได้จากกราฟการทดลองที่ 8.2.10

กราฟที่ได้จากการทดลองที่ 8.2.1 ถึงการทดลองที่ 8.2.10

การทดลองที่ 8.2.1

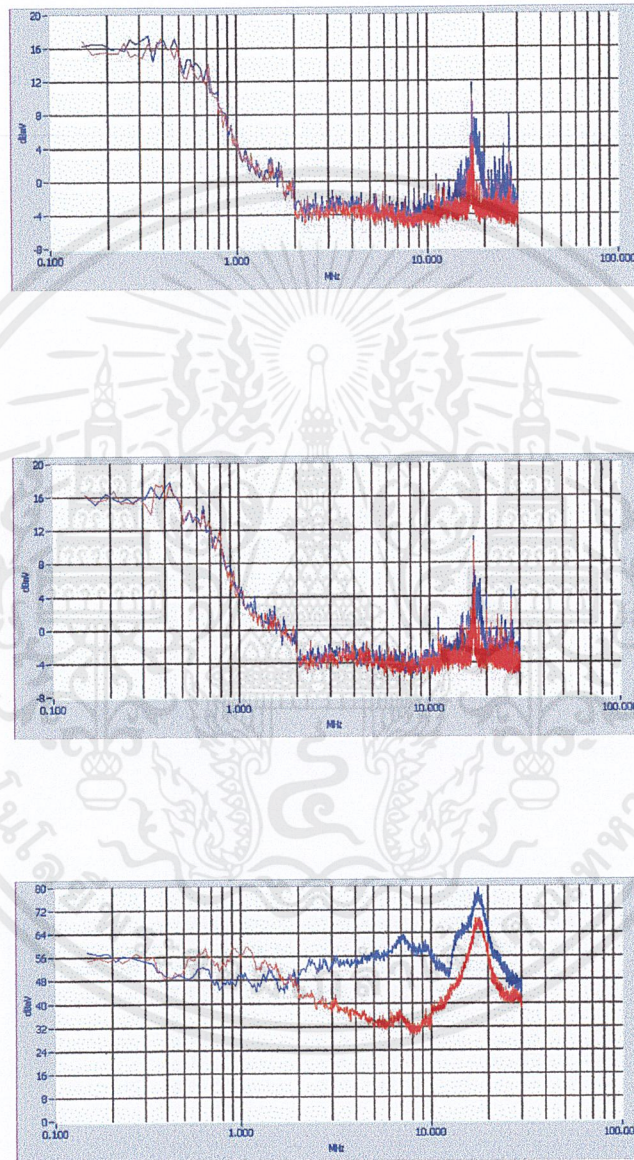


รูปที่ 8.42 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.1

— ผลที่ได้จากการทดลองที่ 8.2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.2

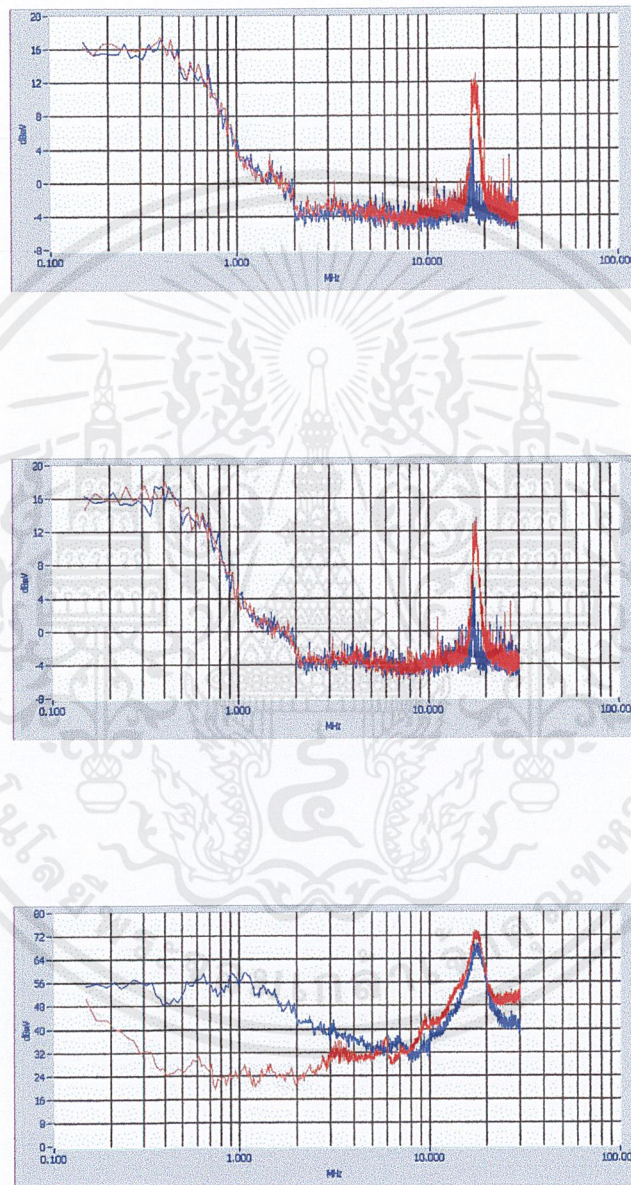


รูปที่ 8.43 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.2

— ผลที่ได้จากการทดลองที่ 8.2.2 — ผลที่ได้จากการทดลองที่ 8.2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.3

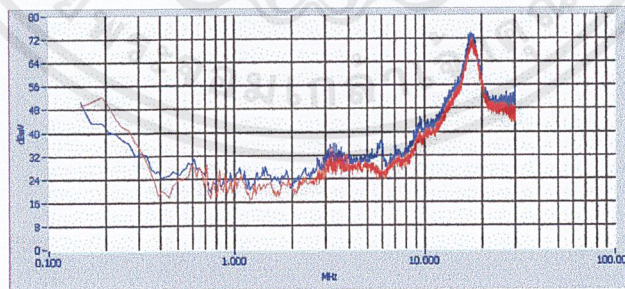
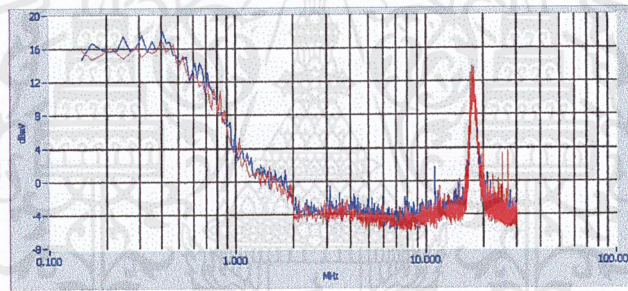
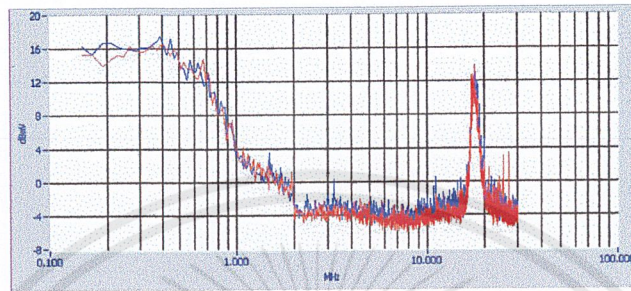


รูปที่ 8.44 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.3

— ผลที่ได้จากการทดลองที่ 8.2.3 — ผลที่ได้จากการทดลองที่ 8.2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.4

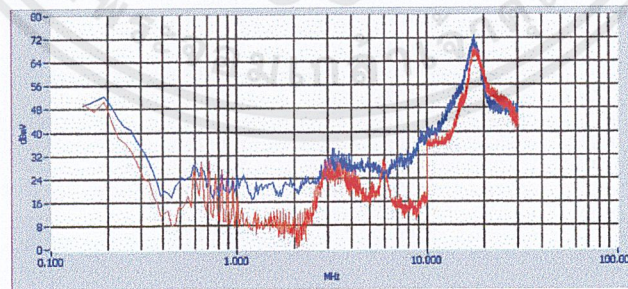
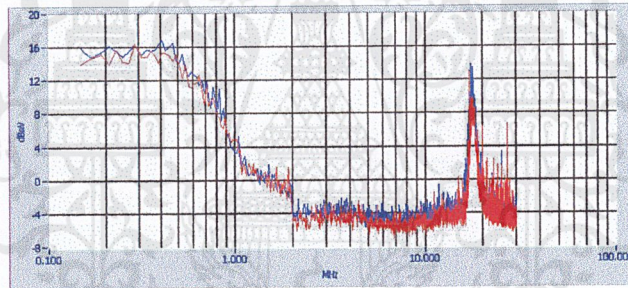
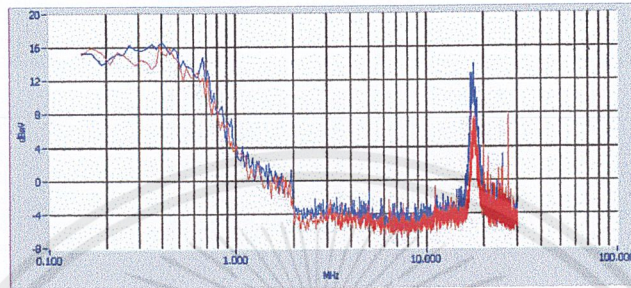


รูปที่ 8.45 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.4

— ผลที่ได้จากการทดลองที่ 8.2.4 — ผลที่ได้จากการทดลองที่ 8.2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.5

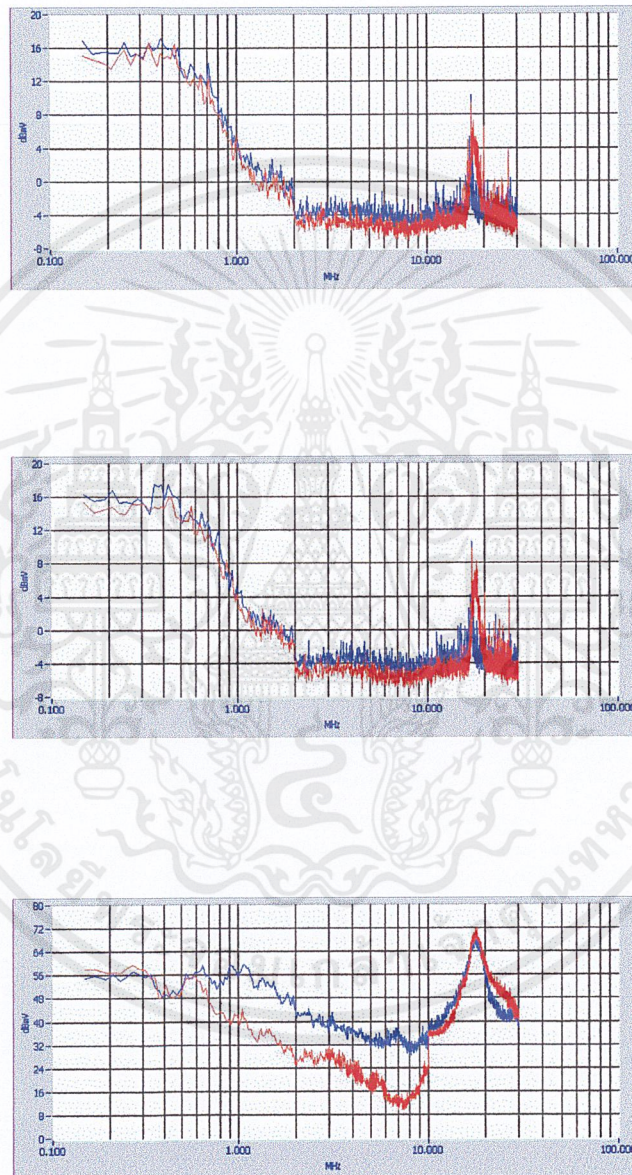


รูปที่ 8.46 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.5

— ผลที่ได้จากการทดลองที่ 8.2.5 — ผลที่ได้จากการทดลองที่ 8.2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

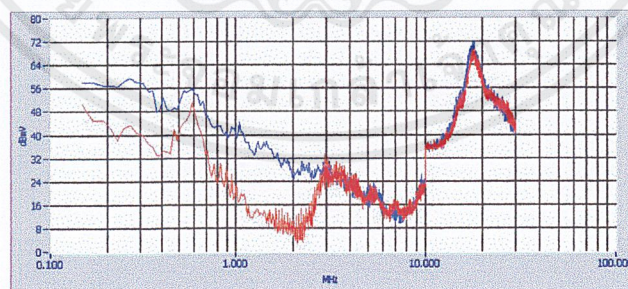
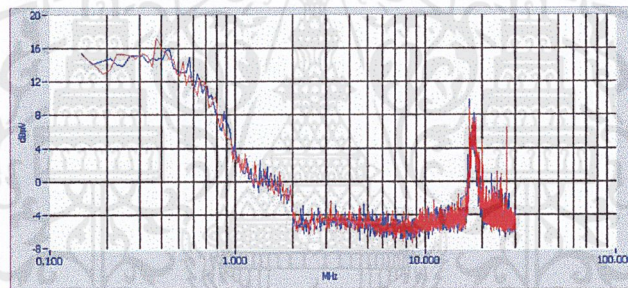
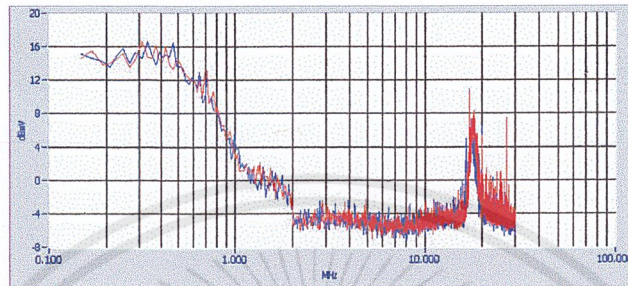
การทดลองที่ 8.2.6



รูปที่ 8.47 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.6
 — ผลที่ได้จากการทดลองที่ 8.2.6 — ผลที่ได้จากการทดลองที่ 8.2.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.7

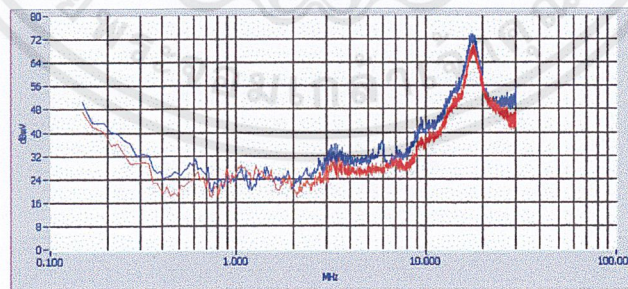
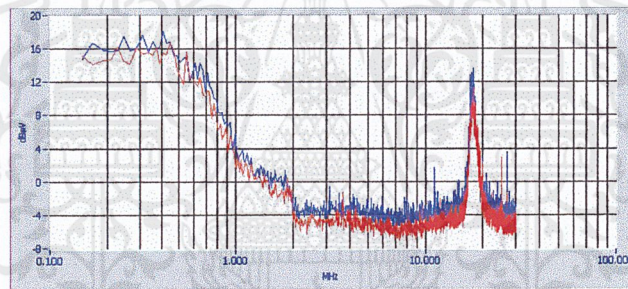
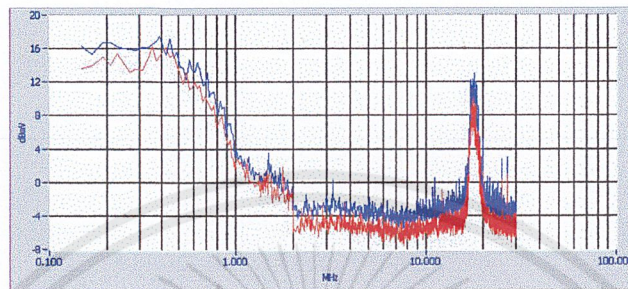


รูปที่ 8.48 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.7

— ผลที่ได้จากการทดลองที่ 8.2.7 — ผลที่ได้จากการทดลองที่ 8.2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.8

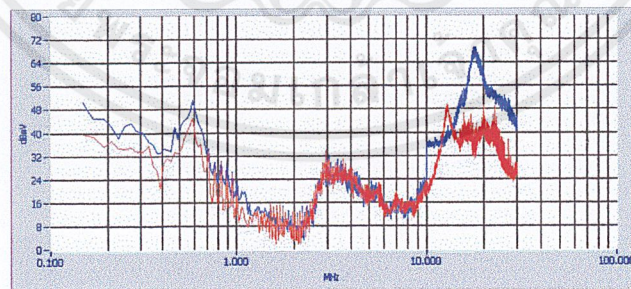
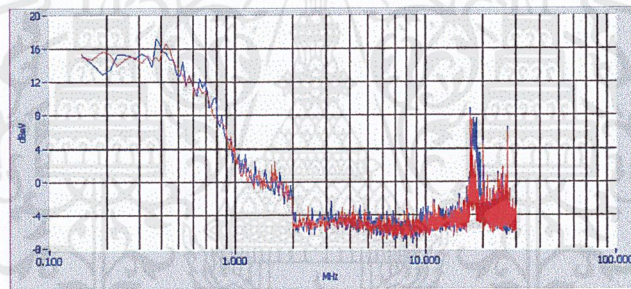
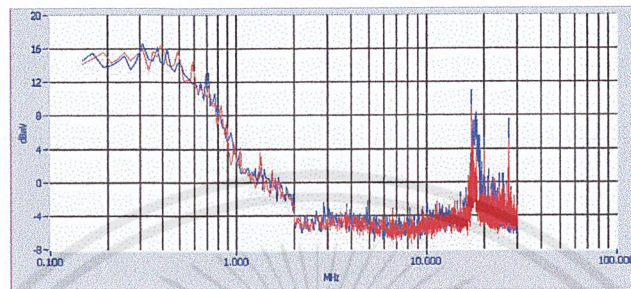


รูปที่ 8.49 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.8

— ผลที่ได้จากการทดลองที่ 8.2.8 — ผลที่ได้จากการทดลองที่ 8.2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.9

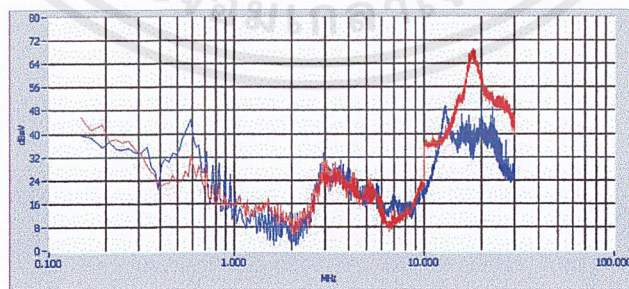
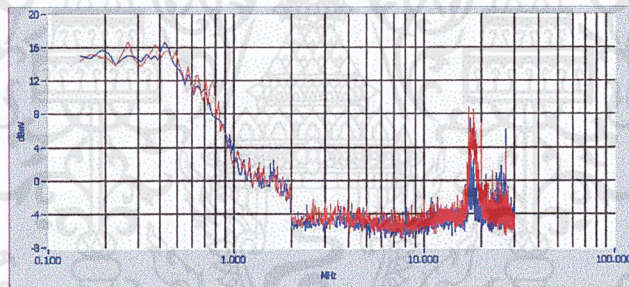
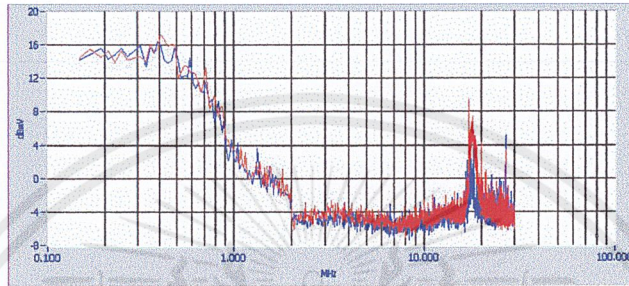


รูปที่ 8.50 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.9

— ผลที่ได้จากการทดลองที่ 8.2.9 — ผลที่ได้จากการทดลองที่ 8.6.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 8.2.10



รูปที่ 8.51 ผลการวัดสัญญาณรบกวน CM,DM และTOTALของการทดลองที่ 8.2.10

— ผลที่ได้จากการทดลองที่ 8.2.10 — ผลที่ได้จากการทดลองที่ 8.2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองข้างต้นสามารถวิเคราะห์สรุปผลได้ดังนี้

การวิเคราะห์ผลจากการทดลองนี้ทำให้ทราบได้ว่า ส่วนประกอบต่างๆที่อยู่ใน EMI Filter จะทำหน้าที่ต่างกันโดยแบ่งออกเป็น 2 กลุ่มคือ

1. ส่วนที่ช่วยลดทอนสัญญาณรบกวนชนิด DM
2. ส่วนที่ช่วยลดทอนสัญญาณรบกวนชนิด CM

ส่วนที่ช่วยลดทอนสัญญาณรบกวนชนิด DM จะประกอบด้วย

1. Cx ทั้ง ฝั่ง Line และ Load
2. Cy
3. Common Mode Choke(ผลของลิกเกจันอินดักแตนซ์)

ส่วนที่ช่วยลดทอนสัญญาณรบกวนชนิด CM จะประกอบด้วย

1. Common Mode Choke
2. Cy

เมื่อทราบข้อมูลพวกนี้แล้วประกอบกับความรู้ที่ได้จากบทที่ผ่านมา ทำให้เราสามารถออกแบบ EMI Filter ที่เหมาะสมกับการใช้งาน ได้

บทที่ 9

บทสรุป และ วิจารณ์ผล

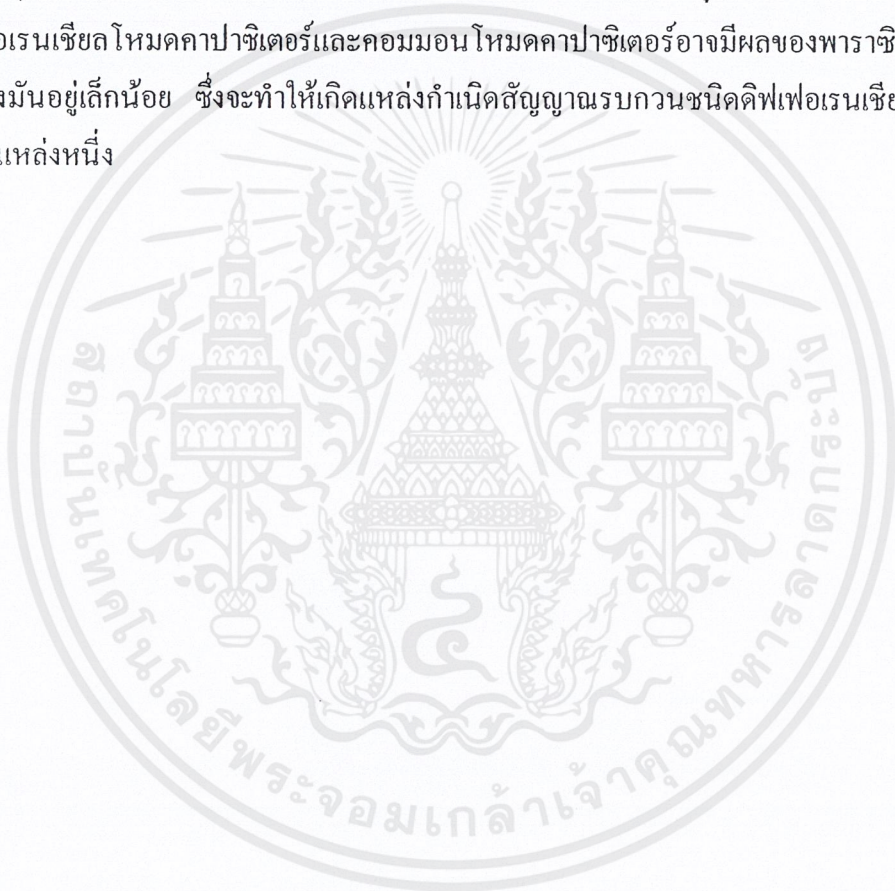
9.1 บทสรุป

จากผลการทดลองจะเห็นได้ว่า EMI FILTER ที่ได้ทำการศึกษาและออกแบบมา เมื่อนำมาทดสอบกับวงจร Off-Line Regulator ซึ่งเป็นวงจรสร้างสัญญาณรบกวนในการศึกษาโครงการนี้ ผลที่ได้ออกมาคือ สามารถทำการลดสัญญาณรบกวน(Conducted Emission) ได้ทั้งแบบดิฟเฟอเรนเชียล โหมด(DM) และคอมมอน โหมด(CM) ซึ่งทำให้สัญญาณรบกวน โดยรวม(Total) ลดลงได้มาก ดังนั้นในการออกแบบ EMI FILTER เพื่อนำไปใช้งานจริงให้เกิดประสิทธิภาพสูง สามารถสรุปได้เป็นขั้นตอนดังนี้

1. ชนิดของโหลดที่จะนำ EMI FILTER ไปใช้งานด้วย (ค่า LOAD IMPEDANCE)
2. พิจารณาแหล่งกำเนิดสัญญาณรบกวนในโหลด เพื่อหาทางแก้ไขหรือปรับปรุงในเบื้องต้นเพื่อให้สัญญาณรบกวนแพร่ออกมาน้อยลง ซึ่งจะส่งผลให้ EMI FILTER ที่ออกแบบมามีขนาดไม่ใหญ่มาก จัดเป็นการแก้ปัญหาที่ต้นเหตุ
3. ทำการออกแบบ EMI FILTER เพื่อนำไปใช้งานกับโหลดที่สร้างสัญญาณรบกวนออกมา โดยการออกแบบตามวิธีที่ได้แสดงให้เห็นจากโครงการนี้เป็นตัวอย่าง
4. ทดสอบการใช้งานจริงโดยควรมีการป้องกัน คือมีการต่อไฟบ้านผ่านฟิวส์ก่อนที่จะเข้าอุปกรณ์ที่จะทำการทดสอบ(EUT) เพื่อป้องกันความผิดพลาดที่อาจจะเกิดจากตัว EMI FILTER เช่น อาจเกิดการลัดวงจรระหว่างรอบแต่ละรอบในคอมมอนโหมดใช้
5. เมื่อ EMI FILTER ที่ได้ออกแบบมาผ่านการทดลองใช้งานจริง โดยที่ไม่เกิดปัญหาการลัดวงจร เราอาจจะนำมาทดสอบโดยการวัด Conducted Emission แล้ววิเคราะห์ผลที่ได้จากการทดสอบ
6. พิจารณาช่วงความถี่ที่ Conducted Emission เกินมาตรฐาน แล้วทำการปรับปรุ่ค่าของ Component ใน EMI FILTER ที่มีผลต่อช่วงความถี่นั้น

9.2 วิจัย

จากผลการทดลองจะเห็นได้ว่า EMI FILTER ที่ได้ทำการศึกษาและออกแบบมา เมื่อนำมาทดสอบกับวงจร Off-Line Regulator ซึ่งเป็นวงจรสร้างสัญญาณรบกวนในการศึกษาโครงการนี้ ผลที่ได้จากการทดสอบเมื่อนำมาเทียบกับผลของ EMI FILTER ตามทฤษฎีแล้วจะพบว่า มีทั้งส่วนที่ให้ผลสอดคล้องกันและบางส่วนที่ให้ผลไม่ตรงกับผลตามทฤษฎี จากการวิเคราะห์ได้ผลสรุปว่า อาจเกิดจากอุปกรณ์ต่างๆที่นำมาใช้เป็นส่วนประกอบใน EMI FILTER มีคุณสมบัติไม่ครบถ้วน เช่น ดิฟเฟอเรนเชียลโหมดคาปาซิเตอร์และคอมมอน โหมดคาปาซิเตอร์อาจมีผลของพาราซิติกป็นอยู่ในตัวของมันอยู่เล็กน้อย ซึ่งจะทำให้เกิดแหล่งกำเนิดสัญญาณรบกวนชนิดดิฟเฟอเรนเชียล โหมดเพิ่มขึ้นอีกแหล่งหนึ่ง



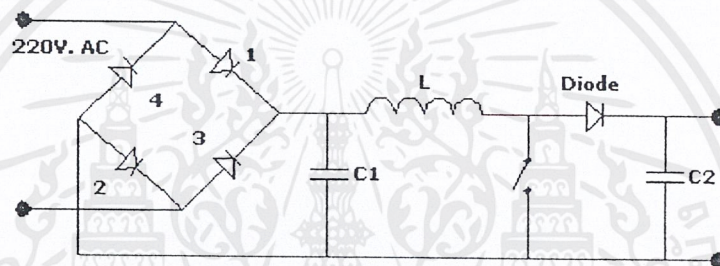


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างวงจร Off-Line Regulator

สำหรับ โครงการศึกษาและออกแบบ EMI Filter นี้ได้ทำการศึกษาถึงแหล่งกำเนิดสัญญาณรบกวนแบบต่างๆ และได้จัดทำแหล่งกำเนิดสัญญาณรบกวนขึ้นมา นั่นคือวงจร Off-Line Regulator นั้นเอง

วงจร Off-Line Regulator มีลักษณะวงจรแสดงได้ดังรูป



รูปที่ 1 วงจร Off-Line Regulator

หลักการทำงานมีดังนี้

โหมด 1 มอสเฟตทำงาน ($t = 0$) กระแสอินพุทไหลผ่านตัวมอสเฟต และตัวเหนี่ยวนำทำให้กระแสของตัวเหนี่ยวนำเพิ่มขึ้นจาก I_1 ที่ $t=0$ เป็น I_2 ที่ $t=t_1$ โดยไดโอดจะถูกรีเวอร์สไบแอส ตัวเก็บประจุจะดิสชาร์จประจุให้แก่โหลด

โหมด 2 มอสเฟตปิด ($t=t_1$) แรงดันเหนี่ยวนำย้อนกลับ (Induce Reverse Voltage) ของตัวเหนี่ยวนำซึ่งอนุกรมอยู่กับแรงดันอินพุท ทำให้แรงดันเอาต์พุทมีค่าเพิ่มขึ้นจนกระทั่งทำให้ไดโอดทำงาน กระแสอินพุทไหลผ่านตัวเหนี่ยวนำ (ประกอบด้วยกระแสอินพุท (I_2) และกระแสของตัวเหนี่ยวนำ (I_L))

ซึ่งกระแสของตัวเหนี่ยวนำ เกิดจากพลังงานที่สะสมในตัวเหนี่ยวนำขณะมอสเฟตทำงานผ่านไดโอดจ่ายให้แก่โหลดและชาร์จประจุให้แก่ตัวเก็บประจุเป็นผลให้ I_L ตกลงมาในช่วงเวลา t_2

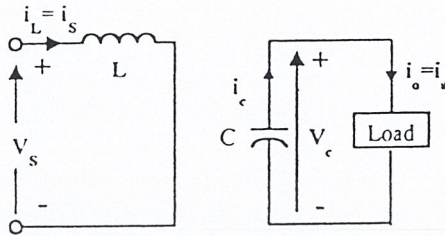
การทำงานของวงจร Off-Line Regulator เราสามารถพิจารณาได้ว่า แรงดันเอาต์พุท (V_{C_2}) จะสูงกว่าแรงดันอินพุท (V_{C_1}) ถ้าไม่สูงกว่าแสดงว่าตัวเหนี่ยวนำไม่ดิสชาร์จประจุเข้าสู่ระบบ ในช่วงเวลา t_1 และ t_2 ตัวเหนี่ยวนำไม่ต่อไม่ต่อกับเอาต์พุท โหลด ดังนั้น โหลดจะรับพลังงานจากตัวเก็บประจุ (C_2) เพียงอย่างเดียว เพราะฉะนั้นขนาดตัวเก็บประจุ (C_2) จะขึ้นอยู่กับแรงดันเอาต์พุท

และโหมดการทำงาน โดยขนาดตัวเก็บประจุจะต้องใหญ่พอเพื่อให้ค่าแรงดันรีปเปิลต่ำ

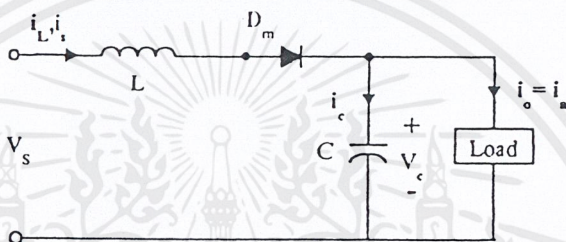
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปการทำงานแต่ละโหมดแสดงได้ดังนี้

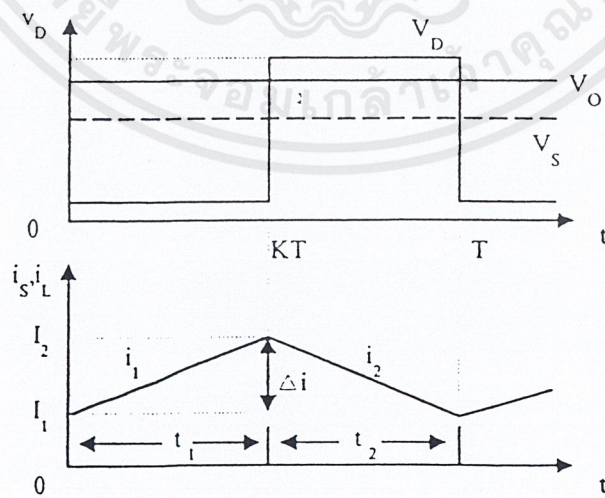


รูปที่ 2 สภาวะการทำงานโหมด 1



รูปที่ 3 สภาวะการทำงานโหมด 2

รูปคลื่นแรงดันและกระแสในวงจรแสดงได้ดังนี้



รูปที่ 4 กราฟแสดงรูปคลื่นแรงดันและกระแสในวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรกำลัง

ในส่วนของวงจรกำลังจะประกอบด้วย

1. คาปาซิเตอร์ C1 และ C2
2. ตัวเหนี่ยวนำ
3. ไดโอด
4. มอสเฟต

การเลือกคาปาซิเตอร์

ในส่วนของคาปาซิเตอร์ C₁ ขนาดแรงดันที่จะเลือกมาใช้ขึ้นอยู่กับขนาดแรงดันสูงสุดที่ออกมาจากส่วนของบริจ ไดโอด ค่าความจุเลือกให้มีค่าพอที่จะทำให้ค่าแรงดันที่ตกคร่อมคาปาซิเตอร์ C₁ มีค่ารีเปิลต่ำ

ในส่วนของคาปาซิเตอร์ C₂ ขนาดแรงดันที่จะเลือกมาใช้ขึ้นอยู่กับขนาดแรงดันเอาต์พุตสูงสุดที่สามารถปรับได้ ค่าความจุเลือกให้มีค่าพอที่จะทำให้ค่าแรงดันเอาต์พุตมีค่ารีเปิลต่ำ โดยคำนวณได้จากสูตร

$$C = I_a(V_a - V_s) / V_a \Delta V_{cf}$$

การเลือกตัวเหนี่ยวนำ

ในการเลือกตัวเหนี่ยวนำเราจะต้องคำนึงถึงขนาดของกระแสที่ไหลในตัวมันเพื่อหาขนาดลวดทองแดงที่จะใช้พันจะทำให้ทราบพื้นที่หน้าตัดของขดลวดได้ โดยลวดที่ใช้พันควรใช้ลวดเส้นเล็ก ๆ มาตีเกลียวเพื่อลดผลของ Skin Effect ระยะช่องอากาศจะต้องมีค่าพอที่จะเก็บพลังงานเพื่อจ่ายให้ระบบได้พอเพียง เพื่อให้กระแสเอาต์พุตไหลอย่างต่อเนื่อง ค่าความเหนี่ยวนำสามารถหาได้จากสูตร

$$L = V_s(V_a - V_s) / f V_a \Delta I$$

การเลือกไดโอด .

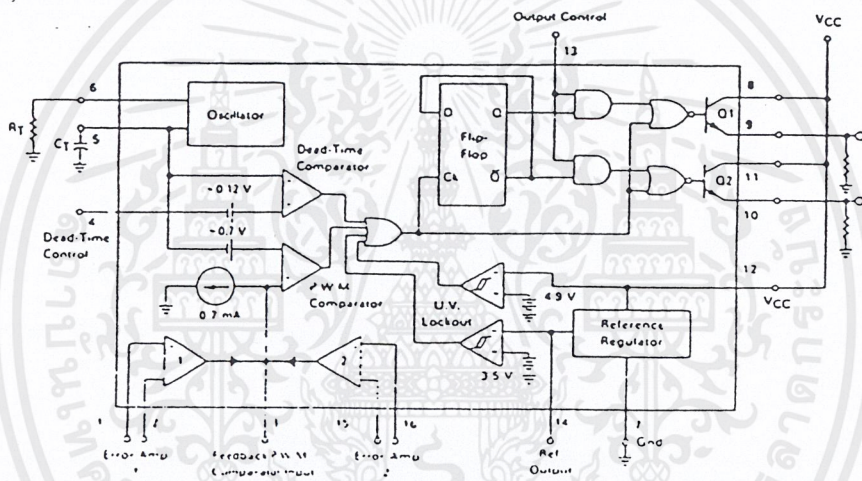
ไดโอดที่เหมาะสมในการทำงานสำหรับวงจรนี้ คืออึดตราฟาส ไดโอด เพราะมีช่วงเวลาดันตัวน้อยมากเหมาะกับการทำงานยาว ๆ ความถี่สูงเป็นอย่างมาก

การเลือกมอสเฟต

การเลือกมอสเฟตเราจะต้องดูพิกัดกระแสสูงสุดที่มอสเฟตสามารถทำงานได้ และคู่อำแรงดันที่ทำให้มอสเฟตทำงานหรือหยุดทำงานว่ามีค่าเท่าไร เพื่อให้เหมาะสมกับการควบคุม

การออกแบบวงจรควบคุม

ในส่วนของารออกแบบวงจรควบคุมเราจะใช้ ไอซีเบอร์ TL494 มาควบคุมการทำงานของวงจร โดยทำงานด้วยโหมดควบคุมจากแรงดัน โครงสร้างภายในและการจัดการขาของ TL 494 แสดงได้ดังนี้

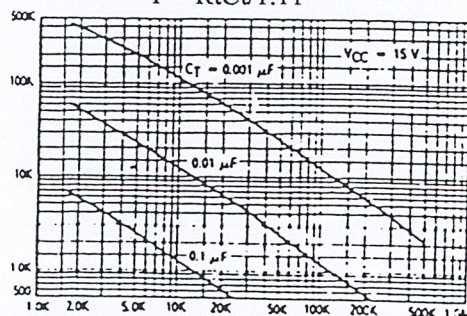


รูปที่ 5 แสดงการจัดโครงสร้างภายในและการจัดการขาของไอซี TL494

การกำหนดคาบเวลาการทำงาน

วงจรของ TL 494 เป็นวงจร PWM ที่มีความถี่ที่คาบการทำงานของเอาต์พุตพัลส์กำหนดโดยค่าของ R_t และ C_t จากภายนอกที่ขา 6 และขา 5 ของไอซีค่าคาบเวลาที่กำหนดได้จากสูตร

$$T = R_t C_t / 1.11$$



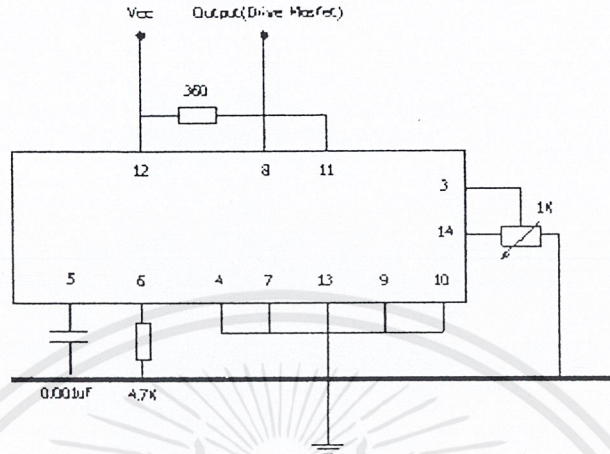
รูปที่ 6 แสดงความสัมพันธ์ของค่า R_t และ C_t ในการกำหนดความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวงจรควบคุมที่สร้างขึ้นมา มีเป้าหมายคือต้องการใช้ PWM เข้ามาควบคุมการทำงานของมอเตอร์ ซึ่งการทำงานของมอเตอร์สำหรับวงจร Off-Line Regulator คือการทำหน้าที่เป็นเหมือนตัวสวิตช์ปิดเปิดวงจรนั่นเอง ในที่นี้จะเลือกใช้มอเตอร์เบอร์ IRFP450 มาใช้งาน โดยสัญญาณ PWM ที่ควบคุมการทำงานของมอเตอร์จะสร้างได้ดังนี้

1. ต่อแหล่งกำเนิดสัญญาณสามเหลี่ยมโดยใช้ C_t และ R_t ที่ได้จากการคำนวณจากสูตรที่กำหนด ในที่นี้จะใช้ R_t มีค่า 4.7 กิโลโอห์ม 1% 0.25 วัตต์ ต่อที่ขา 6 และใช้ C_t มีค่า 0.001 ไมโครฟารัดต่อที่ขา 5 จะได้ความถี่สัญญาณสามเหลี่ยมเท่ากับ 25 kHz
2. ต่อขา 4, 7, 13, 9, 10 ลงกราวด์ แล้วจ่าย V_{cc} เข้าขา 12 โดยค่าแรงดันที่ไอซีทำงาน ทราบได้จากคาต้าชีท
3. ทดสอบคูสัญญาณสามเหลี่ยมจากขา 5 จะทราบว่าความถี่มีค่าตรงกับที่คำนวณหรือไม่
4. ต่อตัวต้านทานขนาด 360 โอห์ม 5% 0.5 วัตต์ ระหว่างขา 12 กับขา 8 ซึ่งต่อกับขา 11 อยู่เพื่อป้องกันกระแสไหลผ่านตัวทรานซิสเตอร์ทั้ง 2 ตัวภายในไอซี มากเกินไป
5. จากขา 14 จะมีแรงดันออกมา 5 V.เทียบกับกราวด์ เราจึงนำมาใช้ Divider เพื่อสร้าง $V_{control}$ ไปตัดสัญญาณสามเหลี่ยม โดย Divider แล้วต่อเข้าขา 3 ตัวที่ทำหน้าที่ Divider คือ ตัวต้านทานแบบเกอ๊กมีขนาด 1 กิโลโอห์ม
6. วัตต์ PWM ได้จากขา 8 และขา 11 โดยทั้ง 2 ขาต่อกันเพื่อช่วยจ่ายกระแสซึ่งไม่ค่อยมีผลต่อมอเตอร์ เนื่องจากใช้แรงดันในการควบคุมไม่ใช่กระแส
7. นำ PWM จากขา 8 หรือขา 11 ไปใช้ในการขับมอเตอร์ โดยสามารถปรับแรงดันเอาท์พุท โดยการปรับ Duty Cycle ที่ตัวต้านทานชนิดเกอ๊กมี

แสดงการต่อใช้งาน ไอซี TL 494 ได้ดังรูป



รูปที่ 7 การต่อใช้งาน ไอซี TL494

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRFP450

N-CHANNEL 500V - 0.31Ω - 14A TO-247 PowerMesh™ II MOSFET

TYPE	V _{DSS}	R _{DS(on)}	I _D
IRFP450	500V	< 0.38Ω	14 A

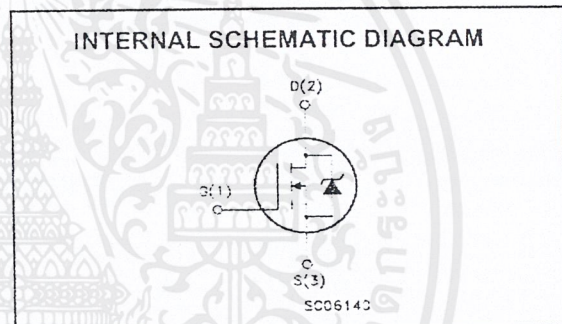
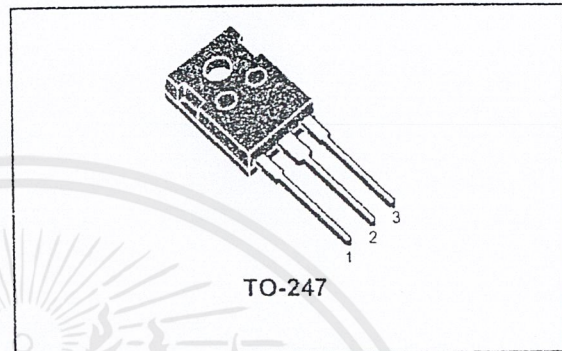
- TYPICAL R_{DS(on)} = 0.31Ω
- EXTREMELY HIGH dv/dt CAPABILITY
- 100% AVALANCHE TESTED
- NEW HIGH VOLTAGE BENCHMARK
- GATE CHARGE MINIMIZED

DESCRIPTION

The PowerMESH™ II is the evolution of the first generation of MESH OVERLAY™. The layout refinements introduced greatly improve the Ron*area figure of merit while keeping the device at the leading edge for what concerns switching speed, gate charge and ruggedness.

APPLICATIONS

- SWITCH MODE POWER SUPPLIES (SMPS)
- HIGH CURRENT, HIGH SPEED SWITCHING
- DC-AC CONVERTERS FOR WELDING EQUIPMENT AND UNINTERRUPTIBLE POWER SUPPLIES AND MOTOR DRIVE



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{DS}	Drain-source Voltage (V _{GS} = 0)	500	V
V _{DGR}	Drain-gate Voltage (R _{GS} = 20 kΩ)	500	V
V _{GS}	Gate- source Voltage	±30	V
I _D	Drain Current (continuous) at T _C = 25°C	14	A
I _D	Drain Current (continuous) at T _C = 100°C	8.7	A
I _{DM} (●)	Drain Current (pulsed)	56	A
P _{TOT}	Total Dissipation at T _C = 25°C	190	W
	Derating Factor	1.5	W/°C
dv/dt(1)	Peak Diode Recovery voltage slope	3.5	V/ns
T _{stg}	Storage Temperature	-65 to 150	°C
T _j	Max. Operating Junction Temperature	150	°C

(●) Pulse width limited by safe operating area

(1) I_{SD} < 14A, di/dt < 100A/μs, V_{DD} ≤ V_{(BR)DSS}, T_j ≤ T_{JMAX}.

IRFP450

THERMAL DATA

R _{thj-case}	Thermal Resistance Junction-case Max	0.66	°C/W
R _{thj-amb}	Thermal Resistance Junction-ambient Max	30	C/W
T _j	Maximum Lead Temperature For Soldering Purpose	300	°C

AVALANCHE CHARACTERISTICS

Symbol	Parameter	Max Value	Unit
I _{AR}	Avalanche Current, Repetitive or Not-Repetitive (pulse width limited by T _j max)	14	A
E _{AS}	Single Pulse Avalanche Energy (starting T _j = 25 °C, I _D = I _{AR} , V _{DD} = 50 V)	800	mJ

ELECTRICAL CHARACTERISTICS (TCASE = 25 °C UNLESS OTHERWISE SPECIFIED) OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{(BR)DSS}	Drain-source Breakdown Voltage	I _D = 250 μA, V _{GS} = 0	500			V
I _{DSS}	Zero Gate Voltage Drain Current (V _{GS} = 0)	V _{DS} = Max Rating V _{DS} = Max Rating, T _C = 125 °C			1 50	μA μA
I _{GSS}	Gate-body Leakage Current (V _{DS} = 0)	V _{GS} = +30V			±100	nA

ON (1)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{GS(th)}	Gate Threshold Voltage	V _{DS} = V _{GS} , I _D = 250 μA	2	3	4	V
R _{DS(on)}	Static Drain-source On Resistance	V _{GS} = 10V, I _D = 7A		0.31	0.38	Ω

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
g _{fs}	Forward Transconductance	V _{DS} > I _{D(on)} × R _{DS(on)max} I _D = 7A		13		S
C _{iss}	Input Capacitance	V _{DS} = 25V, f = 1 MHz, V _{GS} = 0		2000		pF
C _{oss}	Output Capacitance			300		pF
C _{rss}	Reverse Transfer Capacitance			43		pF

ELECTRICAL CHARACTERISTICS (CONTINUED)

SWITCHING ON

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$	Turn-on Delay Time	$V_{DD} = 250V, I_D = 7 A$ $R_G = 4.7\Omega, V_{GS} = 10V$		20		ns
t_r	Rise Time	(see test circuit, Figure 3)		23		ns
Q_{g1}	Total Gate Charge	$V_{DD} = 400V, I_D = 14 A$ $V_{GS} = 10V, R_G = 4.7\Omega$		75	90	nC
Q_{gs}	Gate-Source Charge			10		nC
Q_{gd}	Gate-Drain Charge			38		nC

SWITCHING OFF

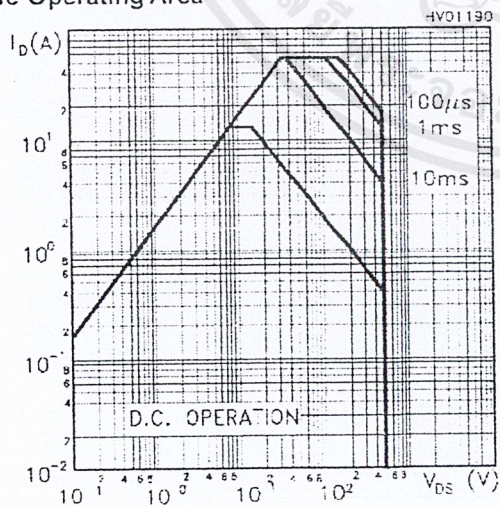
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{r(off)}$	Off-voltage Rise Time	$V_{DD} = 400V, I_D = 14 A$ $R_G = 4.7\Omega, V_{GS} = 10V$		25		ns
t_f	Fall Time	(see test circuit, Figure 5)		30		ns
t_c	Cross-over Time			62		ns

SOURCE DRAIN DIODE

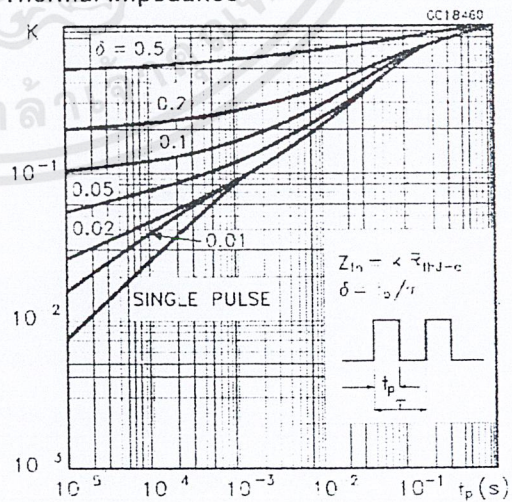
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD}	Source-drain Current				14	A
$I_{SDM} (2)$	Source-drain Current (pulsed)				56	A
$V_{SD} (1)$	Forward On Voltage	$I_{SD} = 14 A, V_{GS} = 0$			1.6	V
t_{rr}	Reverse Recovery Time	$I_{SD} = 14 A, di/dt = 100A/\mu s$ $V_{DD} = 100V, T_j = 150^\circ C$		670		ns
Q_{rr}	Reverse Recovery Charge	(see test circuit, Figure 5)		6.7		μC
I_{RRM}	Reverse Recovery Current			20		A

Note: 1. Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %
2. Pulse width limited by safe operating area.

Safe Operating Area

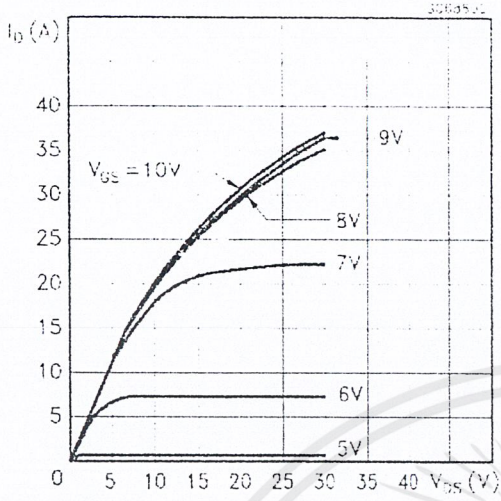


Thermal Impedance

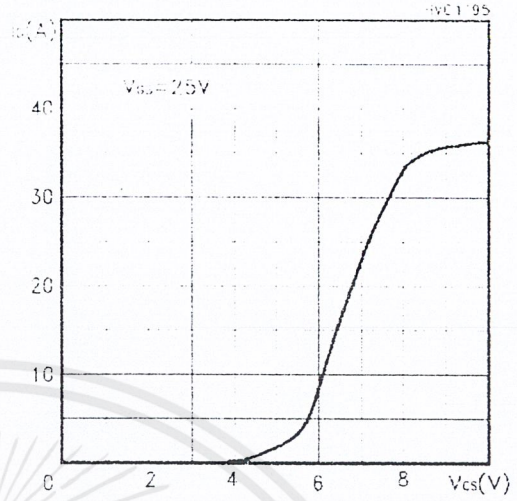


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกร้นำไปใช้

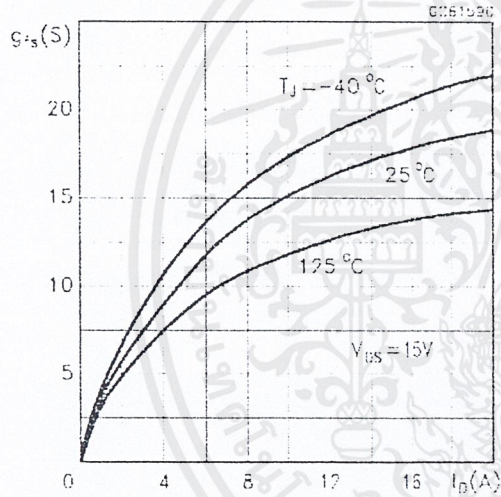
Output Characteristics



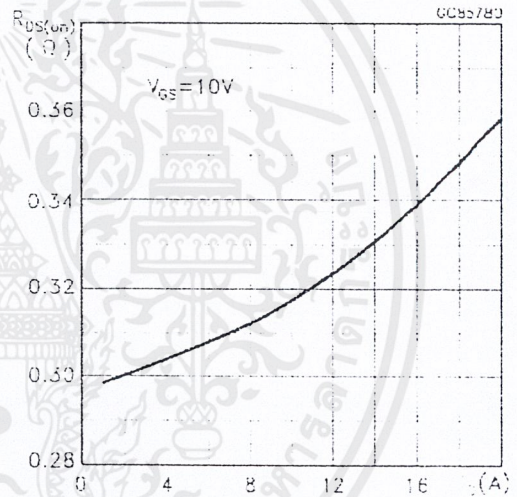
Transfer Characteristics



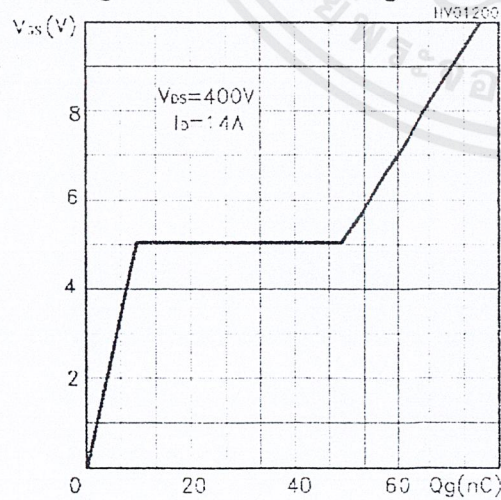
Transconductance



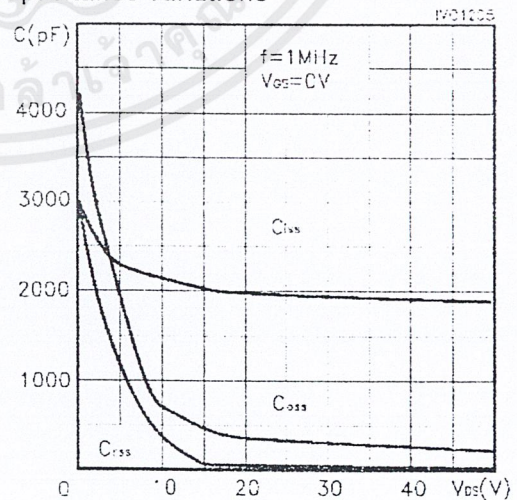
Static Drain-source On Resistance



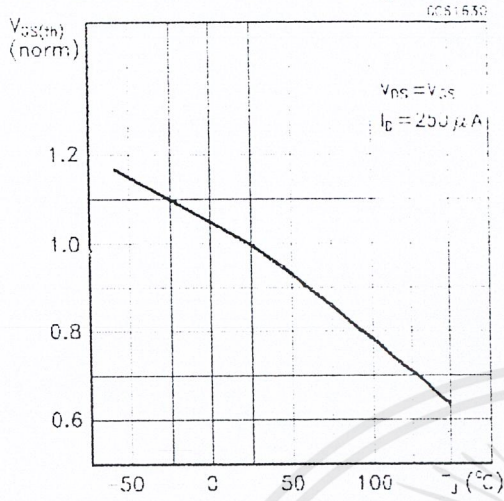
Gate Charge vs Gate-source Voltage



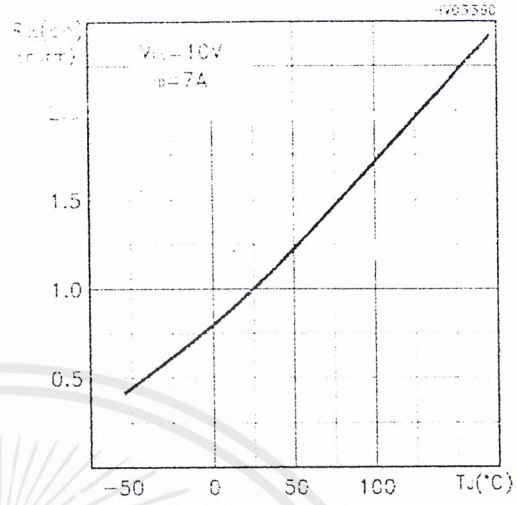
Capacitance Variations



Normalized Gate Threshold Voltage vs Temp.



Normalized On Resistance vs Temperature



Source-drain Diode Forward Characteristics

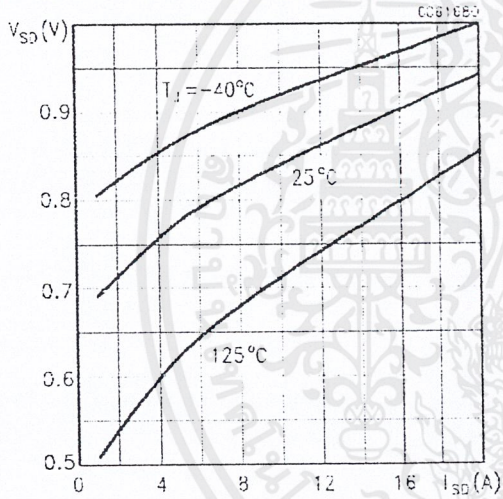


Fig. 1: Unclamped Inductive Load Test Circuit

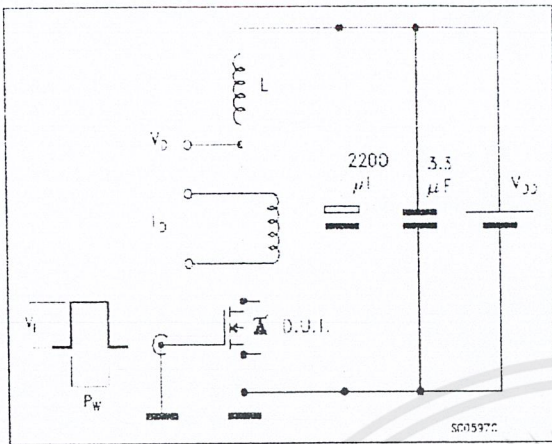


Fig. 2: Unclamped Inductive Waveform

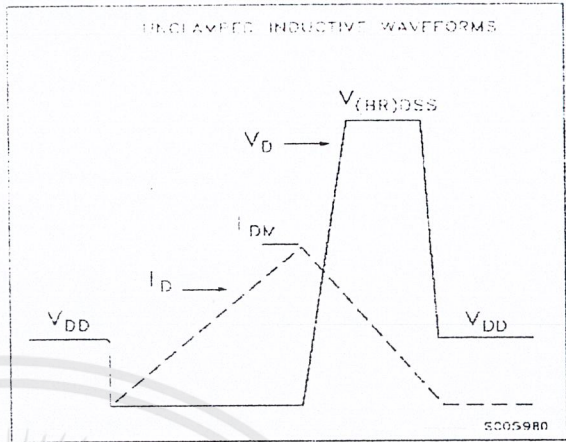


Fig. 3: Switching Times Test Circuit For Resistive Load

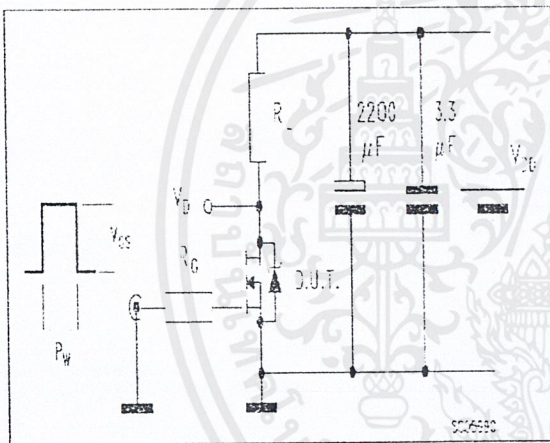


Fig. 4: Gate Charge test Circuit

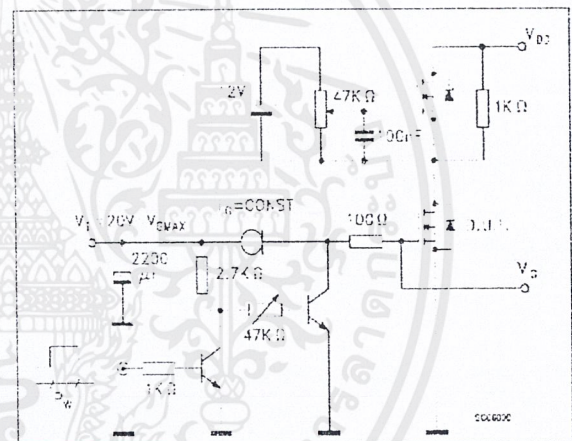
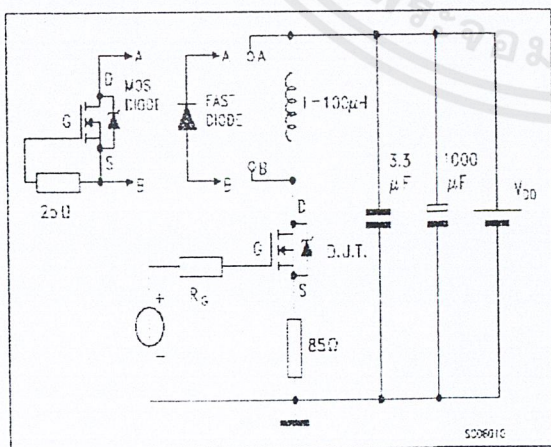
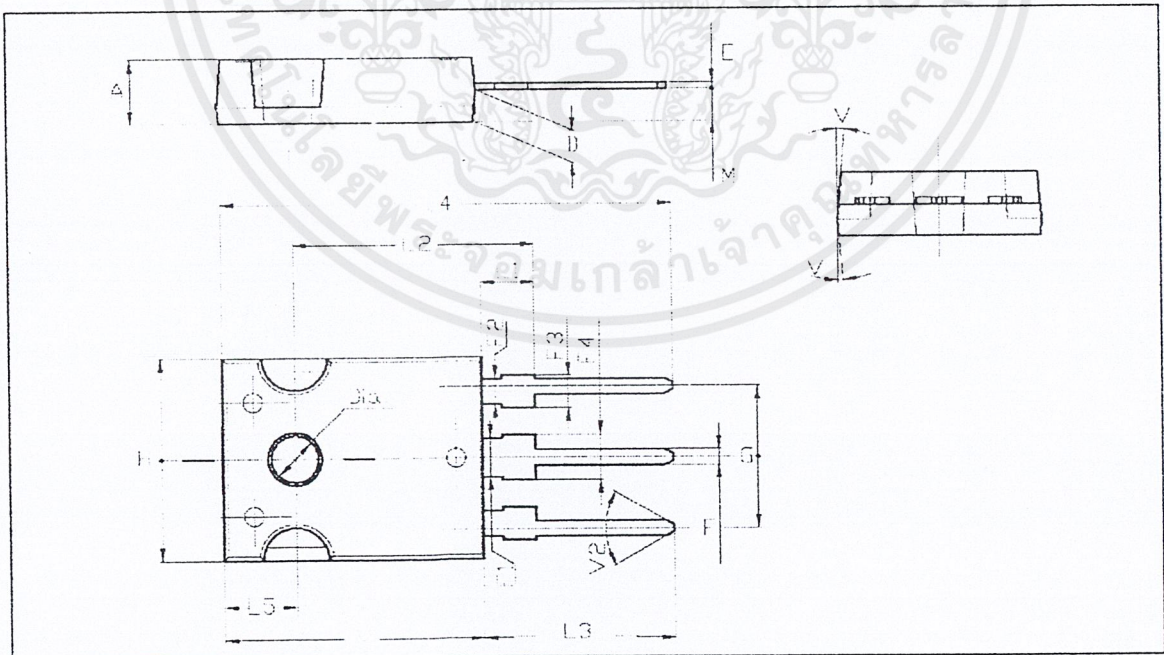


Fig. 5: Test Circuit For Inductive Load Switching And Diode Recovery Times



TO-247 MECHANICAL DATA

DIM.	mm.			inch		
	MIN.	TYP	MAX.	MIN.	TYP.	MAX.
A	4.85		5.15	0.19		0.20
D	2.20		2.60	0.08		0.10
E	0.40		0.80	0.015		0.03
F	1		1.40	0.04		0.05
F1		3			0.11	
F2		2			0.07	
F3	2		2.40	0.07		0.09
F4	3		3.40	0.11		0.13
G		10.90			0.43	
H	15.45		15.75	0.60		0.62
L	19.85		20.15	0.78		0.79
L1	3.70		4.30	0.14		0.17
L2		18.50			0.72	
L3	14.20		14.80	0.56		0.58
L4		34.60			1.36	
L5		5.50			0.21	
M	2		3	0.07		0.11
V		5°			5°	
V2		60°			60°	
Dia	3.55		3.65	0.14		0.143





Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specification mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

The ST logo is a trademark of STMicroelectronics

© 2000 STMicroelectronics – Printed in Italy – All Rights Reserved
STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - China - Finland - France - Germany - Hong Kong - India - Italy - Japan - Malaysia - Malta - Morocco -
Singapore - Spain - Sweden - Switzerland - United Kingdom - U.S.A.

<http://www.st.com>



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MOTOROLA

Order this document by TL494/D

TL494

SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUIT

SEMICONDUCTOR TECHNICAL DATA



D SUFFIX PLASTIC PACKAGE CASE 751B (SC-16)



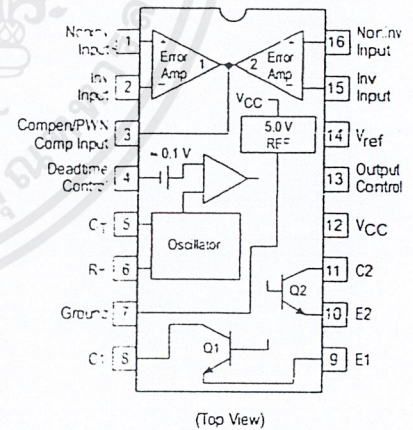
N SUFFIX PLASTIC PACKAGE CASE 648

MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V _{CC}	42		V
Collector Output Voltage	V _{C1} , V _{C2}	42		V
Collector Output Current (Each transistor) (Note 1)	I _{C1} , I _{C2}	500		mA
Amplifier Input Voltage Range	V _{IR}	-0.3 to +42		V
Power Dissipation @ T _A ≤ 45°C	P _D	1000		mW
Thermal Resistance, Junction-to-Ambient	R _{θJA}	80		°C/W
Operating Junction Temperature	T _J	125		°C
Storage Temperature Range	T _{stg}	-55 to +125		°C
Operating Ambient Temperature Range TL494C TL494I	T _A	0 to +70 -25 to +85		°C
Derating Ambient Temperature	T _A	45		°C

NOTE: 1. Maximum thermal limits must be observed.

PIN CONNECTIONS



ORDERING INFORMATION

Device	Operating Temperature Range	Package
TL494CD	T _A = 0° to +70°C	SO-16
TL494CN		Plastic
TL494IN	T _A = -25° to +85°C	Plastic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	-	30	40	V
Collector Output Current (Each Transistor)	I_{C1}, I_{C2}	-	-	200	mA
Amplified Input Voltage	V_{in}	-0.3	-	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	-	-	0.3	mA
Reference Output Current	I_{ref}	-	-	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15$ V, $C_T = 0.01$ μ F, $R_T = 12$ k Ω , unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

REFERENCE SECTION

Reference Voltage ($I_O = 1.0$ mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0$ V to 40 V)	Reg _{line}	-	2.0	25	mV
Load Regulation ($I_O = 1.0$ mA to 10 mA)	Reg _{load}	-	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0$ V)	I_{SC}	15	35	75	mA

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	-	2.0	100	μ A
Emitter Off-State Current ($V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	-	-	-100	μ A
Collector-Emitter Saturation Voltage (Note 2) Common-Emitter ($V_E = 0$ V, $I_C = 200$ mA) Emitter-Follower ($V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	- -	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4$ V) High State ($V_{OC} = V_{ref}$)	I_{OCL} I_{OCH}	- -	10 0.2	- 3.5	μ A mA
Output Voltage Rise Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	t_r	- -	100 100	200 200	ns
Output Voltage Fall Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	t_f	- -	25 40	100 100	ns

NOTE: 2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

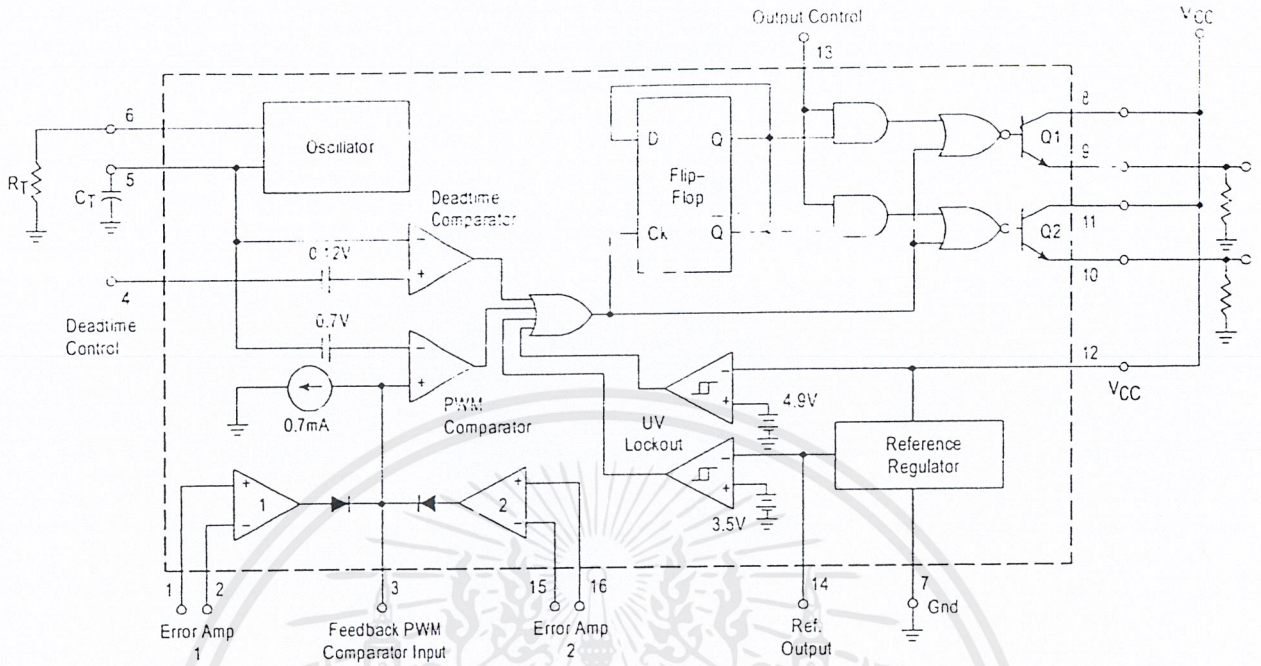
Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	–0.3 to V_{CC} –2.0			\checkmark
Open Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5\text{ V}$ to 3.5 V, $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	–	dB
Unity-Gain Crossover Frequency ($V_O = 0.5\text{ V}$ to 3.5 V, $R_L = 2.0\ \text{k}\Omega$)	f_{C-}	–	350	–	kHz
Phase Margin at Unity-Gain ($V_O = 0.5\text{ V}$ to 3.5 V, $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	–	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA
PWM COMPARATOR SECTION (Test Circuit Figure 11)					
Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{Pin\ 3} = 0.7\text{ V}$)	I_{I-}	0.3	0.7	–	mA
DEADTIME CONTROL SECTION (Test Circuit Figure 11)					
Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\text{ V}$ to 5.25 V)	I_{IB} (DT)	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45	48	50	%
		–	45	50	
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	–	2.8	3.3	V
		0	–	–	
OSCILLATOR SECTION					
Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	σ_{osc}	–	3.0	–	%
Frequency Change with Voltage ($V_{CC} = 7.0\text{ V}$ to 40 V, $T_A = 25^\circ\text{C}$)	$\Delta f_{osc} (\Delta V)$	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	$\Delta f_{osc} (\Delta T)$	–	–	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn-On Threshold (V_{CC} increasing, $I_{ref} = 1.0\ \text{mA}$)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\text{ V}$) ($V_{CC} = 40\text{ V}$)	I_{CC}	–	5.5	10	mA
		–	7.0	15	
Average Supply Current ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{Pin\ 4} = 2.0\text{ V}$) ($V_{CC} = 15\text{ V}$) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, σ

$$\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N-1}}$$

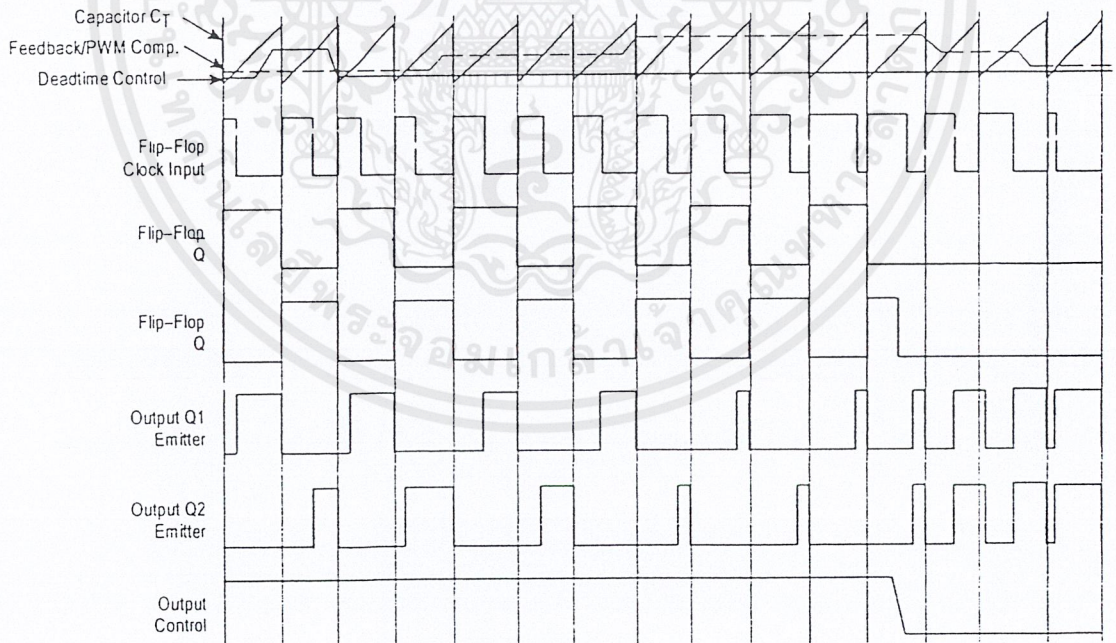
TL494

Figure 1. Representative Block Diagram



This device contains 46 active transistors.

Figure 2. Timing Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from -0.3 V to ($V_{CC} - 2V$), and

may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

Figure 3. Oscillator Frequency versus Timing Resistance

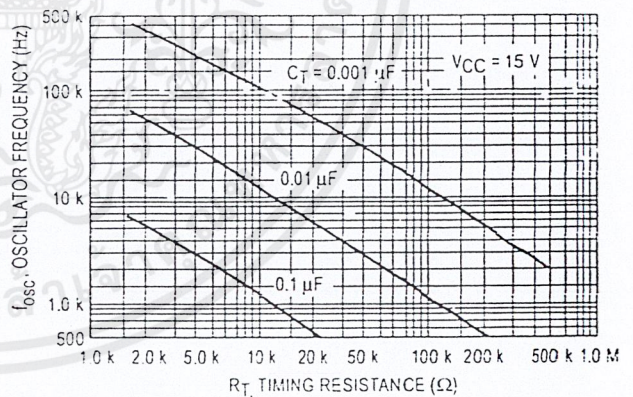


Figure 4. Open Loop Voltage Gain and Phase versus Frequency

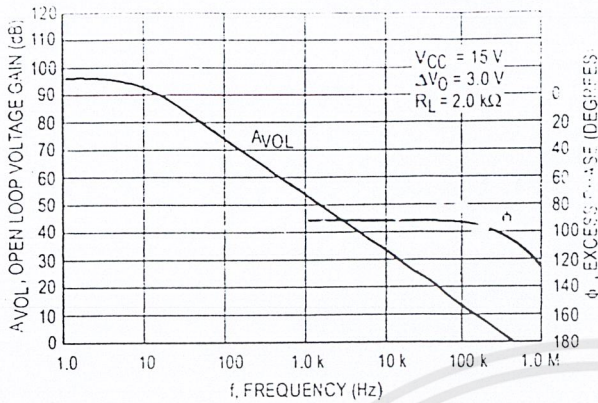


Figure 5. Percent Deadtime versus Oscillator Frequency

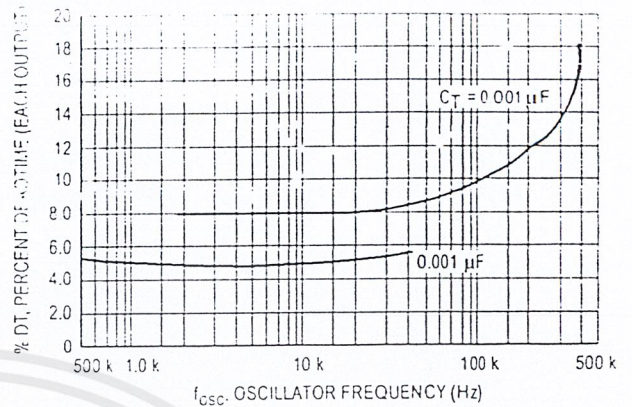


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

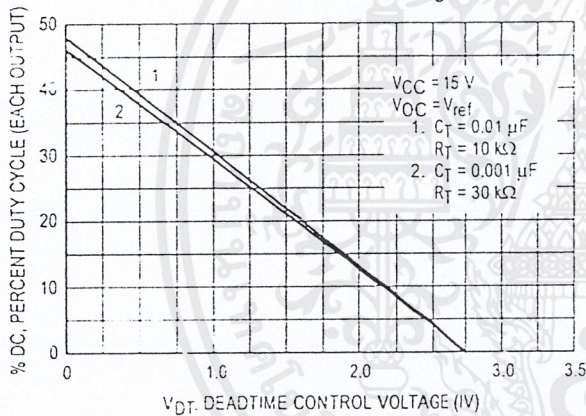


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

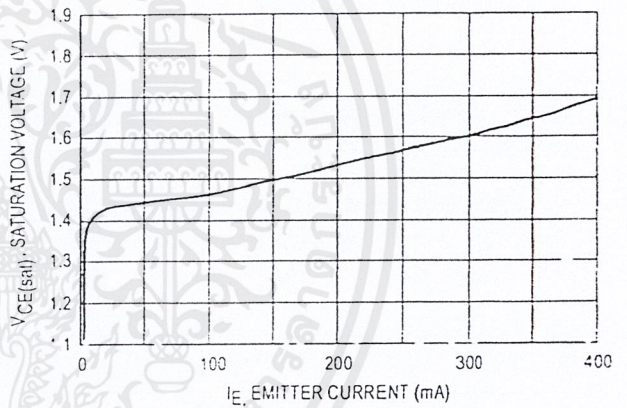


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

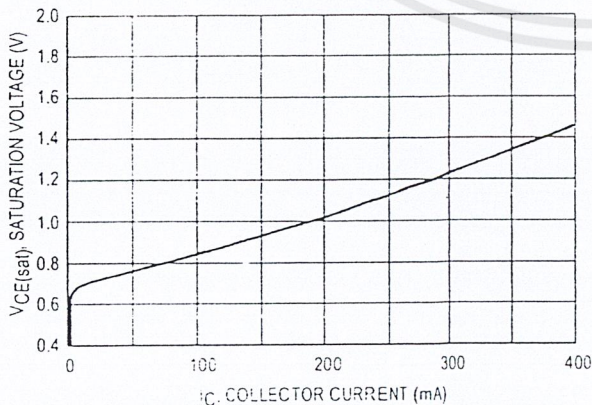


Figure 9. Standby Supply Current versus Supply Voltage

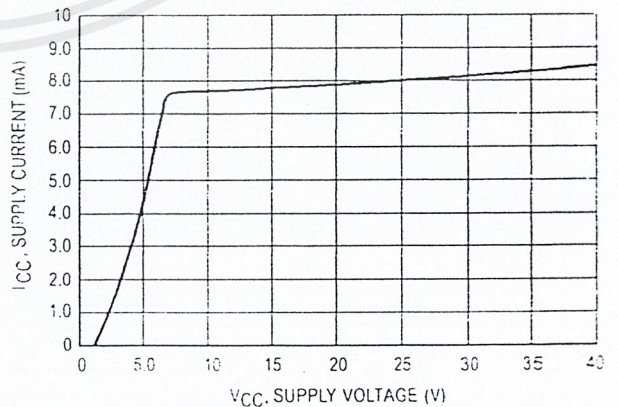


Figure 10. Error-Amplifier Characteristics

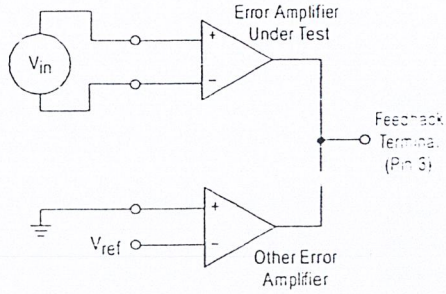


Figure 11. Deadtime and Feedback Control Circuit

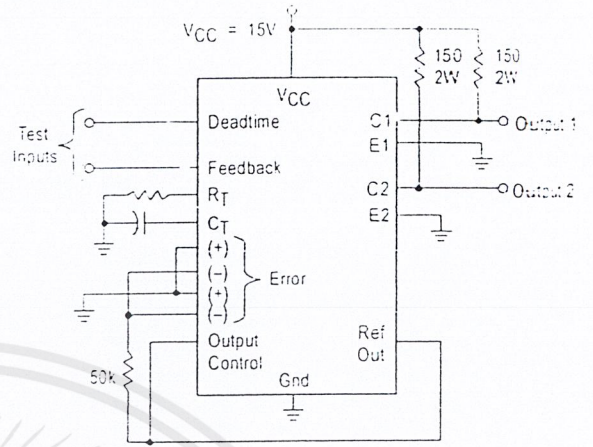


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

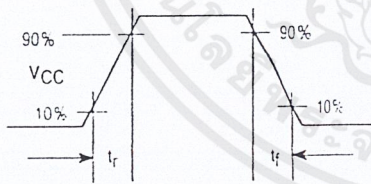
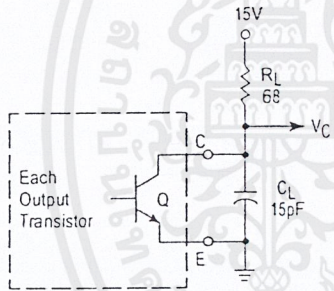


Figure 13. Emitter-Follower Configuration Test Circuit and Waveform

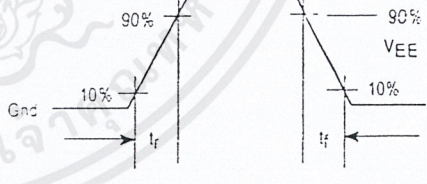
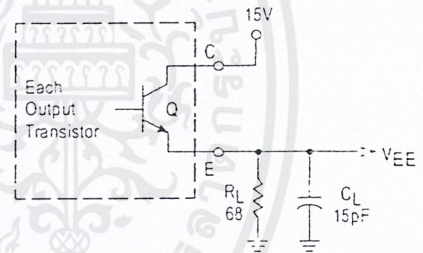


Figure 14. Error-Amplifier Sensing Techniques

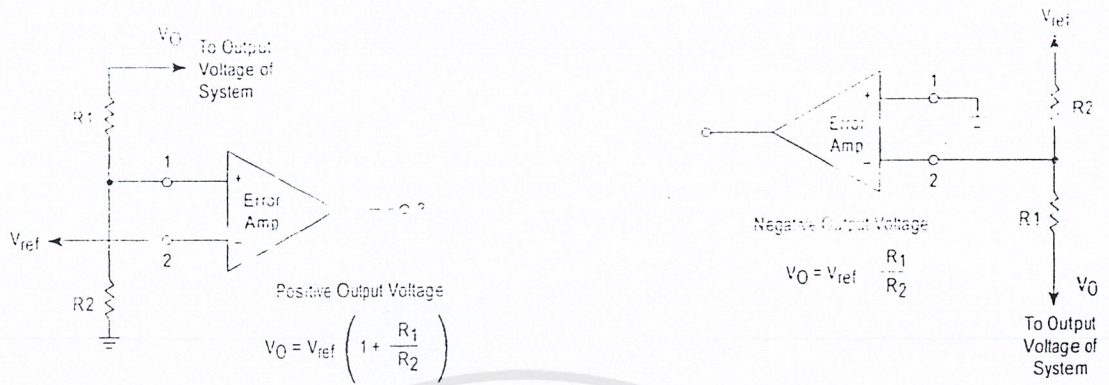


Figure 15. Deadtime Control Circuit

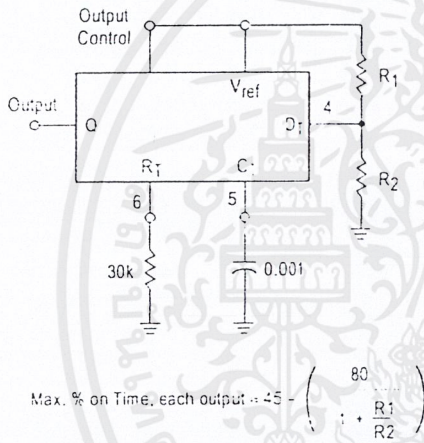


Figure 16. Soft-Start Circuit

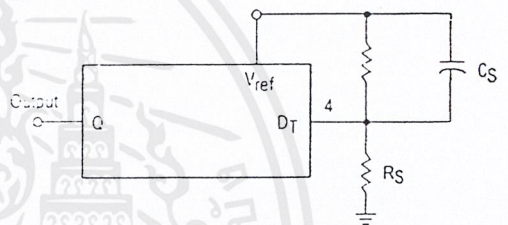
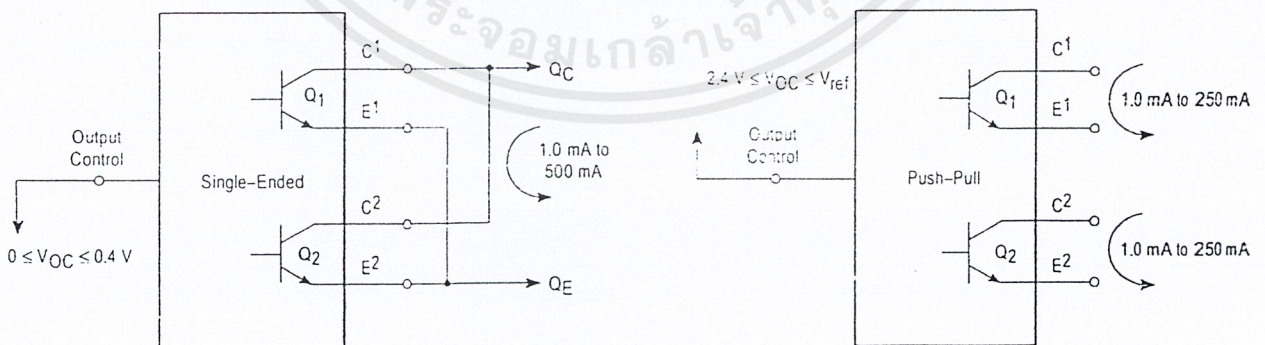


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations



TL494

Figure 18. Slaving Two or More Control Circuits

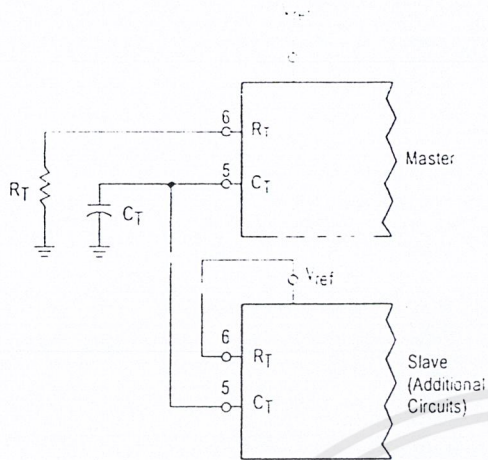


Figure 19. Operation with $V_{in} > 40\text{ V}$ Using External Zener

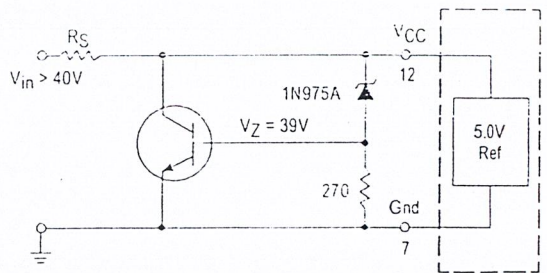
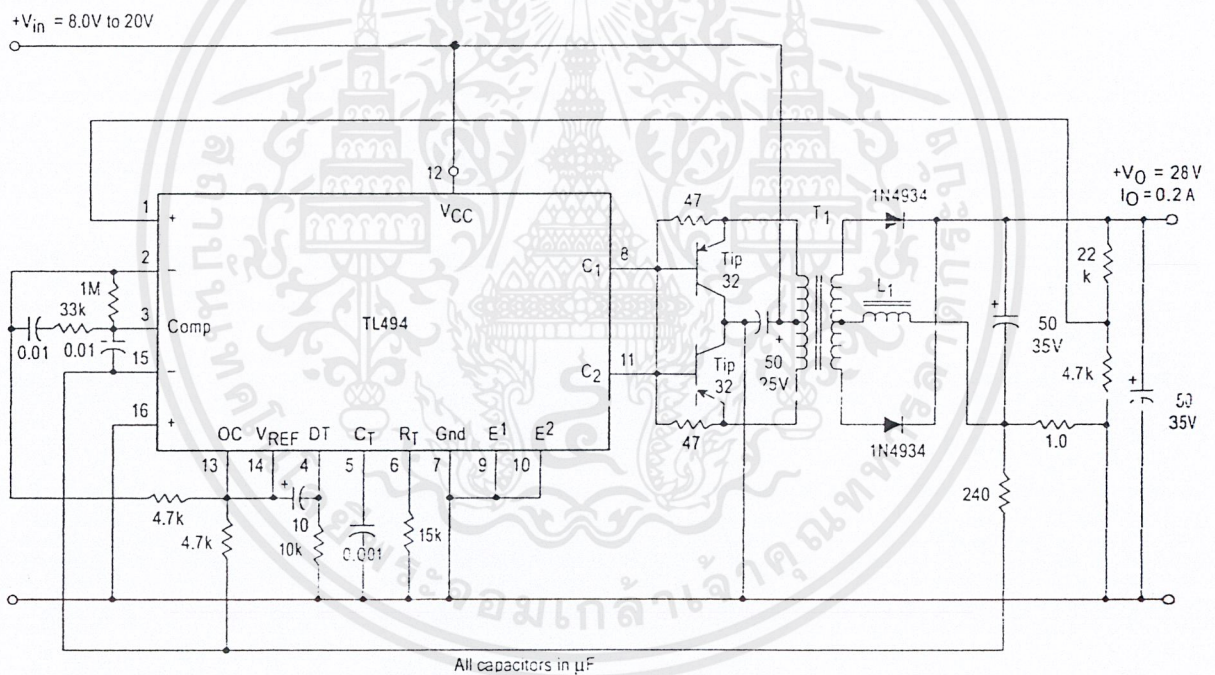


Figure 20. Pulse Width Modulated Push-Pull Converter

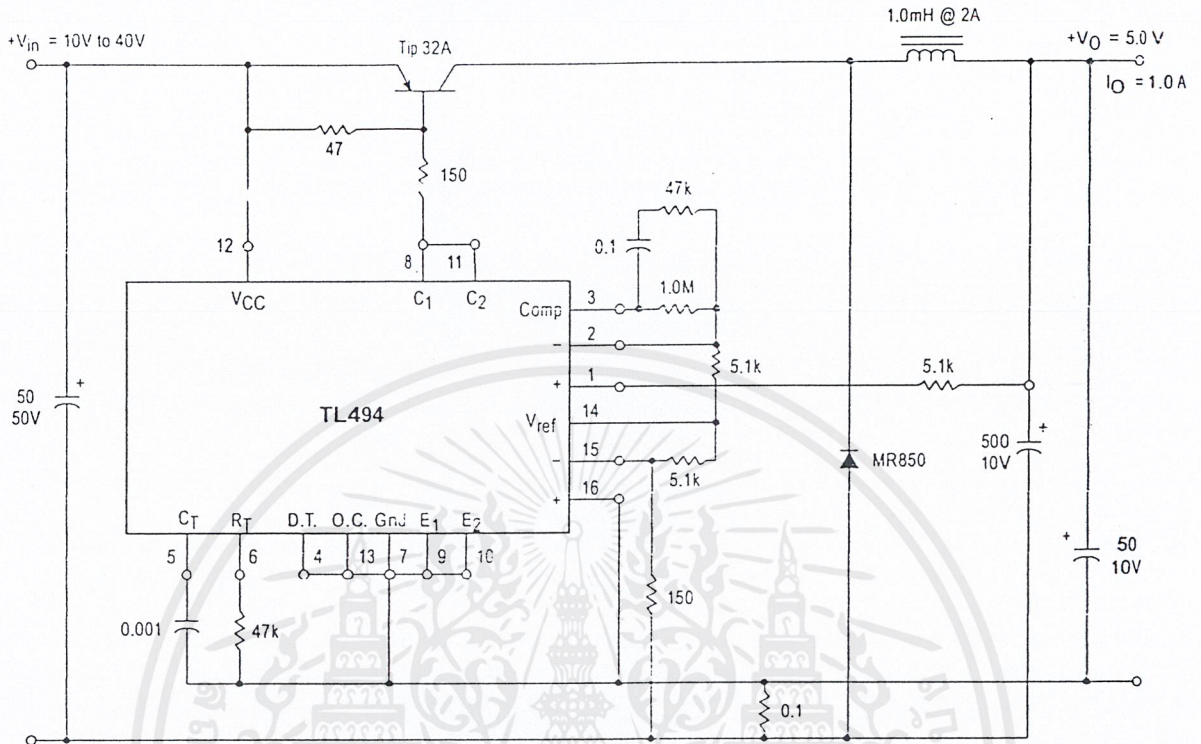


Test	Conditions	Results
Line Regulation	$V_{in} = 10\text{ V to }40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V}, I_O = 1.0\text{ mA to }1.0\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	65 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V}, R_L = 0.1\ \Omega$	1.6 A
Efficiency	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	71%

L1 - 3.5 mH @ 0.3 A
 T1 - Primary: 20T C.T. #28 AWG
 Secondary: 120T C.T. #36 AWG
 Core: Ferroxcube 1408P-L00-3CB

TL494

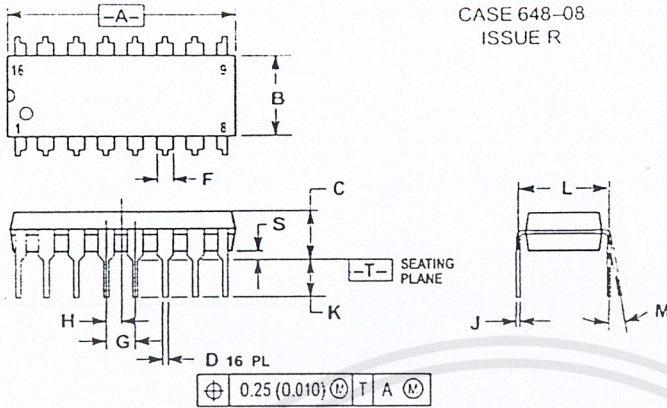
Figure 21. Pulse Width Modulated Step-Down Converter



Test	Conditions	Results
Line Regulation	$V_{in} = 8.0\text{ V to }40\text{ V}$	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6\text{ V}, I_O = 0.2\text{ mA to }200\text{ mA}$	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.6\text{ V}, I_O = 200\text{ mA}$	40 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 12.6\text{ V}, R_L = 0.1\ \Omega$	250 mA
Efficiency	$V_{in} = 12.6\text{ V}, I_O = 200\text{ mA}$	72%

TL494 OUTLINE DIMENSIONS

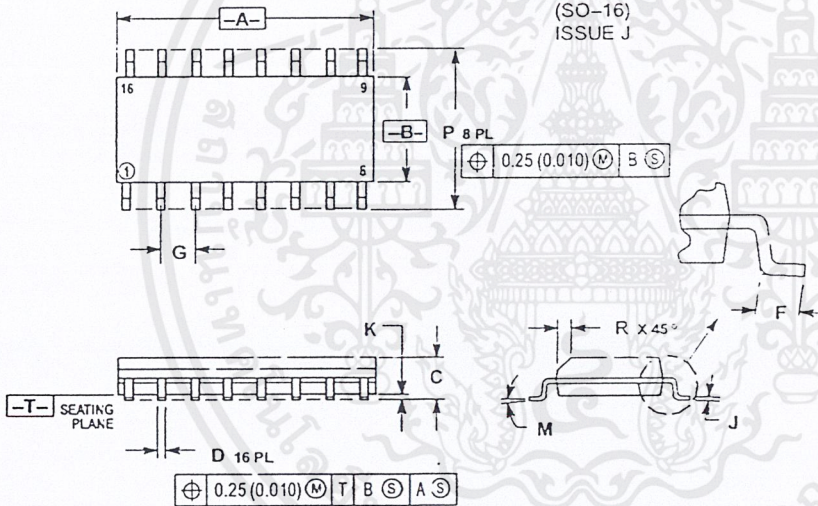
N SUFFIX PLASTIC PACKAGE CASE 648-08 ISSUE R



- NOTES
- 1 DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 - 2 CONTROLLING DIMENSION: INCH.
 - 3 DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
 - 4 DIMENSION B DOES NOT INCLUDE MOLD FLASH.
 - 5 ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX PLASTIC PACKAGE CASE 751B-05 (SO-16) ISSUE J



- NOTES
- 1 DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 - 2 CONTROLLING DIMENSION: MILLIMETER.
 - 3 DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
 - 4 MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
 - 5 DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.069
D	0.75	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

กิตติกรรมประกาศ

ขอขอบคุณความดีของปริญญานิพนธ์ฉบับนี้แก่ บิดา มารดา ที่เป็นทุกสิ่งทุกอย่าง เป็นผู้ให้ที่ยิ่งใหญ่ของคณะผู้จัดทำ แต่ปริญญานิพนธ์ฉบับนี้จะประสบผลสำเร็จลุล่วงลงไม่ได้โดยหากขาด ผศ.ประภาส ไพรสุวรรณ และ อาจารย์สุรินทร์ คำฝอย อาจารย์ที่ปรึกษาผู้ซึ่งคอยให้ความช่วยแนะนำแนวทางปฏิบัติในการศึกษาค้นคว้าตลอดการทำงานและที่ขาดมิได้จักต้องขอขอบคุณที่ๆ ประจำศูนย์ทดสอบผลิตภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์ PTEC ที่คอยให้ความช่วยเหลือในการทดสอบอุปกรณ์ของคณะผู้จัดทำ รวมไปถึง ผศ. โยชิน เปรมปราชญ์รัชต์ ที่กรุณาให้คำปรึกษาและความรู้ต่างๆที่ก่อให้เกิดประโยชน์ต่อการศึกษาของคณะผู้จัดทำเป็นอย่างยิ่ง

สุดท้ายนี้ขอขอบคุณ ภาควิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้โอกาสในการศึกษา, การเรียนรู้ รวมถึงการใช้ชีวิตในระดับอุดมศึกษาอย่างเต็มที่ แก่คณะผู้จัดทำ ซึ่งผู้จัดทำจะนำเอาประสบการณ์และความรู้ต่างๆที่ได้มานี้ ไปพัฒนาประเทศชาติต่อไป

คณะผู้จัดทำ

นายรัชชัย เตชะสกุล

นายอรรถสิทธิ์ สุทธิทรงธรรม

นายเอกรัตน์ ศรีสุจินต์

เอกสารอ้างอิง

- [1] Richard Lee Ozenbaugh, "EMI Filter Design" ,Consultant Hasperia, CaliforniaMarcel Dekker,INC.
- [2] "EMI Filter Characteristics and Measurement Techniques"
- [3] L. Rossetto, "Conducted EMI Issues in a Boost PFC Design" ,University of Padova.
- [4] Chai-Nan Chang, "Computerized Conducted EMI Filter Design System Using Lab VIEW and Its Application" ,National Taiwan University of Science and Technology.
- [5] M. Danielson, "EMI Consideration Designing DDX Amplifiers" ,Apogee Technology,INC.
- [6] Travis Carter, "Switch Mode Power Supplies: An EMI Engineer's Point of View", Melbourne.
- [7] Daniel Florean, "Common mode filter project by mean of international impedance measurements" , University of Padova.
- [8] E Tronic, "Cable Ferrite Application"
- [9] Ear Ing Keith Armstrong C.Eng, "Design Techniques for EMC Part 3 : Filter and Surge Protection Devices"