สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วิทยุรับส่งสำหรับฟังล่ามแปลภาษา

FM RADIO FOR LANGUAGE TRANSLATOR

T046294

โดย

นายปิยบุตร บุญขันธ์

นายรุ่งวิทย์ กุมผัน

นายสราวุธ อังสนาทิพย์

วท.
ว๔๑๑๐
๒๕๔๔

เลขหมู่.....
เลขทะเบียน.....46294
วัน, เดือน, ปี.....21 มี.ค. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิทยุรับส่งสำหรับฟังล่ามแปลภาษา

FM RADIO FOR LANGUAGE TRANSLATOR

โดย

นายปิยบุตร บุญขันธ์ 42015226

นายรุ่งวิทย์ กุมผัน 42015230

นายสราวุธ อังสนาทิพย์ 42515747

อาจารย์ที่ปรึกษา

ผศ.ประภากร สุวรรณะ

รายงานนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2544

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วิทยุ เอฟ เอ็ม สำหรับฟังล่ามแปลภาษา

ผู้จัดทำ

1. นายปิยบุตร บุญขันธ์ 42015226
2. นายรุ่งวิทย์ กุมผัน 42015230
3. นายสราวุธ อังสนาทิพย์ 42515747

.....อาจารย์ที่ปรึกษา

(ผศ.ประภากร สุวรรณะ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิทยุ เอฟ เอ็ม สำหรับฟังล่ามแปลภาษา

นายปิยบุตร บุญขันธ์ รหัส 42015226
นายรุ่งวิทย์ กุมพัน รหัส 42015230
นายสราวุธ อังสนาทิพย์ รหัส 42515747
ผศ.ประภากร สุวรรณะ (อาจารย์ที่ปรึกษา)
ปีการศึกษา 2544

บทคัดย่อ

วิทยุ เอฟ เอ็ม สำหรับฟังล่ามแปลภาษา ได้ถูกพัฒนาเพื่อใช้ในการประชุมนานาชาติ เพื่อให้ผู้เข้าร่วมประชุมสามารถเลือกรับฟังภาษาจากล่ามที่ต้องการได้ โดยล่ามจะแปลเป็นภาษาสากล เช่น อังกฤษ สเปน ฝรั่งเศส เยอรมนี แล้วส่งข้อมูลแบบไร้สาย ผ่านทางเครื่องส่งวิทยุ ในย่านความถี่วิทยุ เอฟเอ็ม ซึ่งสามารถ รับ – ส่ง สัญญาณได้ 4 ภาษา หรือ 4 ช่อง

ในเครื่องรับวิทยุจะเปลี่ยนความถี่สูงเป็นความถี่กลาง 2 ครั้ง (Double Conversion Narrowband FM Receiver) เพื่อให้การเลือกรับช่องสัญญาณมีความเที่ยงตรงมากขึ้น และใช้วงจรสังเคราะห์ความถี่ (Frequency Synthesizer) เพื่อให้ความถี่มีความเที่ยงตรงสูง ใช้เลือกความถี่ทางด้านส่งและรับ และเพื่อให้เครื่องรับวิทยุมีขนาดเล็ก สามารถใช้งานได้สะดวก ได้ออกแบบวงจรให้ทำงานที่แหล่งจ่ายแรงดัน 3 โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FM RADIO FOR LANGUAGE TRANSLATOR

Mr.Piyabutr Bunkhun 42015226

Mr.Rungwit Kumphun 42015230

Mr.Sarawut Angsanatip 42515747

Assist. Prof. Prapakorn Suwana (Advisor)

Educational 2544

Abstract

FM Radio for Language Translator is developed for use in an international conference. The representatives from different countries are able to understand their language from translators by selecting channel receiver. The interpreters translate information for common languages such as English , Spanish , French , German . The information is transmitted by wireless communication in radio frequency . The transmitter and receiver are able to provide 4 channels or 4 languages.

Double Conversion Narrowband FM Receiver system is used as a receiver due to its high selectivity. Frequency Synthesizer circuit is used for frequency selection both the receiver and transmitter. The system is designded at 3 volts. Thus the receiver so small and can be to use comfortable.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การจัดทำปริญญานิพนธ์ครั้งนี้ไม่อาจจะสำเร็จได้หากไม่ได้อาจารย์ประภากร สุวรรณะ ที่คอยช่วยเหลือและให้คำปรึกษาพร้อมทั้งถ่ายทอดประสบการณ์ รวมทั้งแนะนำวิธีการแก้ปัญหาให้เราเป็นอย่างดี จึงขอขอบพระคุณท่านอาจารย์เป็นอย่างสูง

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	VIII
สารบัญตาราง	XII
บทที่ 1 บทนำ	1
1.1 บล็อกไดอะแกรมการทำงานของเครื่องรับวิทยุ	1
1.2 บล็อกไดอะแกรมการทำงานของเครื่องส่งวิทยุ	3
บทที่ 2 ทฤษฎีเบื้องต้น	5
2.1 พื้นฐานระบบเครื่องรับส่งวิทยุ	5
2.2 แถบความถี่ของวิทยุระบบเอฟเอ็ม	5
2.3 การผสมคลื่นแบบเอฟเอ็ม	6
2.4 เปอร์เซ็นต์การมอดดูเลท	7
2.5 ดัชนีการมอดดูเลท	8
2.6 สมการคลื่น FM	9
2.7ไซด์แบนด์ FM	10
2.8 แบนด์วิดท์ของสัญญาณ FM	11
บทที่ 3 พื้นฐานเครื่องส่งระบบ FM	13
3.1 การสร้างสัญญาณ FM	13
3.1.1 การสร้างสัญญาณ FM แบบทางตรง	13
3.1.1.1 วาแรคเตอร์ไดโอด	13
3.1.1.2 รีแอคแตนซ์มอดดูเลเตอร์	15
3.1.2 การสร้างสัญญาณ FM แบบทางอ้อม	17
3.2 ภาคปรีเอมพาซิส	17
3.3 สายอากาศ	18
บทที่ 4 เครื่องรับระบบ FM	21
4.1 ภาคโลคอลออสซิลเลเตอร์	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

4.1.1 ชนิดวงจรออสซิลเลเตอร์ 23
4.1.2 คริสตอลออสซิลเลเตอร์ 24
4.1.3 วงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดัน 25
4.2 วงจรขยาย IF 25
4.2.1 วงจรขยายสัญญาณ IF แบบใช้เซรามิกฟิลเตอร์ 26
4.3 ลิมิตเตอร์ 27
4.4 การควบคุมความถี่อัตโนมัติ 28
4.5 ภาค FM ดีเทคเตอร์ 30
4.5.1 หลักการของสโลปดีเทคเตอร์ 31
4.5.2 หลักการของควอดราเจอร์ดีเทคเตอร์ 32
4.5.3 หลักการใช้เฟสล็อคลูปในการดีเทคสัญญาณ 33
บทที่ 5 ระบบสังเคราะห์ความถี่ 35
5.1 พื้นฐานของเฟสล็อคลูป 35
5.2 การทำงานของระบบเฟสล็อคลูป 38
บทที่ 6 การสร้างและการทดลอง 43
6.1 ภาคเครื่องรับ 43
6.1.1 ภาคโลคอลออสซิลเลเตอร์ภาคที่ 1 45
6.1.2 วงจรกำเนิดความถี่ควบคุมด้วยแรงดัน 45
6.1.3 วงจรเฟสดีเทคเตอร์และวงจรหาร N 46
6.1.4 วงจรกรองความถี่ต่ำผ่าน 47
6.1.5 วงจรทวีคูณความถี่ 2 เท่า 47
6.1.6 ภาคเครื่องรับ FM 47
6.1.6.1 วงจรภาคมิกเซอร์ครั้งที่ 1 47
6.1.6.2 วงจรภาคโลคอลออสซิลเลเตอร์ภาคที่ 2 และภาคมิกเซอร์ที่ 2 48
6.1.6.3 วงจรลิมิตเตอร์ 50
6.1.6.4 วงจร FM ดีมอดดูเลเตอร์ 50
6.1.7 วงจร Expander 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
6.1.8 วงจรขยายเสียง	52
6.2 ภาคเครื่องส่ง	53
6.2.1 วงจรกำเนิดความถี่คลื่นพาหะ	55
6.2.1.1 วงจรกำเนิดความถี่ควบคุมด้วยแรงดัน	56
6.2.1.2 วงจร Balance Mixer	57
6.2.1.3 วงจรเปรียบเทียบเฟส	58
6.2.1.4 วงจรผ่านความถี่ต่ำ	60
6.2.2 วงจรขยายกำลังความถี่คลื่นพาหะ	64
6.2.3 การแมทชิ่งสายอากาศ	65
บทที่ 7 การทดลองและผลการทดลอง	68
7.1 ผลการทดลองของวงจร VCO	68
7.2 ผลการทดลองของวงจรโลคอลออสซิลเลเตอร์	69
7.2.1 วงจร VCO และ วงจร Frequency Double	69
7.2.2 วงจรเฟสล็อกลูป	69
7.2.3 ทดลองวัดสัญญาณโลคอลออสซิลเลเตอร์ที่ 1	70
7.3 ผลการทดลองของวงจรเครื่องรับวิทยุ	72
7.3.1 ผลการทดลองของวงจร 1st RF Mixer	72
7.3.2 ผลการทดลองของวงจรโลคอลออสซิลเลเตอร์ที่ 2	73
7.3.3 ผลการทดลองของวงจร ภาคมิกเซอร์ที่ 2	74
7.4 ผลการทดลองวงจร FM Demodulator	74
7.5 ผลการทดลองความไวในการรับสัญญาณและความผิดเพี้ยน ของสัญญาณที่รับได้	75
7.6 วิเคราะห์ผลการทดลองของเครื่องรับวิทยุ	78
7.6.1 วิเคราะห์ความผิดพลาดของวงจรสังเคราะห์ความถี่	78
7.6.2 วิเคราะห์ความไวของเครื่องรับวิทยุ	78
7.7 การทดลองและผลการทดลองของเครื่องส่ง	80
7.7.1 ผลการทดลองของวงจร VCO	80
7.7.2 ผลการทดลองของวงจรเฟสล็อคลูป	81
บทที่ 8 บทสรุปและวิจารณ์	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
8.1 บทสรุป	85
8.2 บทวิจารณ์	86
หนังสืออ้างอิง	89
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 1.1 แสดงบล็อกไดอะแกรมการทำงานของภาครับวิทยุ	1
รูปที่ 1.2 แสดงบล็อกไดอะแกรมการทำงานของภาคส่งวิทยุ	3
รูปที่ 2.1 แถบความถี่วิทยุระบบ FM	6
รูปที่ 2.2 แสดงสัญญาณพาหะมอดดูเลทกับสัญญาณเสียง	7
รูปที่ 2.3 แสดงการเปลี่ยนแปลงของพาหะและไซด์แบนด์ในวิทยุระบบ FM	10
รูปที่ 2.4 แสดงสเปกตรัมของระดับพลังงานของดัชนีการมอดดูเลทค่าต่าง ๆ	12
รูปที่ 3.1 แสดงสัญญลักษณ์และกราฟคุณสมบัติของวาแรคเตอร์ไดโอด	14
รูปที่ 3.2 แสดงวงจรมอดดูเลเตอร์ที่ใช้วาแรคเตอร์ไดโอด	14
รูปที่ 3.3 แสดงวงจรรีแอคแตนซ์	15
รูปที่ 3.4 แสดงวงจรรีแอคแตนซ์มอดูเลเตอร์	16
รูปที่ 3.5 แสดงคุณสมบัติของวงจรเอมพาซิส	17
รูปที่ 3.6 แสดงตัวอย่างวงจรเอมพาซิส	18
รูปที่ 3.7 แสดงสายอากาศแบบต่างๆ	18
รูปที่ 3.8 กราฟแสดงค่ารีซิสแตนซ์ (R_a) ของสายอากาศแบบไดโพล	19
รูปที่ 3.9 กราฟแสดงค่ารีซิสแตนซ์ (X_a) ของสายอากาศแบบไดโพล	20
รูปที่ 4.1 แสดงบล็อกไดอะแกรมของเครื่องรับ Narrow band FM	21
รูปที่ 4.2 แสดงออสซิเลเตอร์แบบใช้คริสตัล	24
รูปที่ 4.3 แสดงวงจร วีซีโอ	25
รูปที่ 4.4 สัญลักษณ์เซรามิกฟิลเตอร์	26
รูปที่ 4.5 วงจรขยาย IF โดยใช้เซรามิกฟิลเตอร์	27
รูปที่ 4.6 ลักษณะของคลื่นเมื่อผ่านลิมิตเตอร์	27
รูปที่ 4.7 แสดงวิธีการควบคุมความถี่ AFC ของเครื่องรับ FM	28
รูปที่ 4.8 แสดงวงจร AFC อย่างง่าย	29
รูปที่ 4.9 องค์ประกอบของคลื่น FM	30
รูปที่ 4.10 สโลปดีเทคเตอร์	31
รูปที่ 4.11 เส้นโค้งการตอบสนองความถี่ของหม้อแปลงในสโลปดีเทคเตอร์	31
รูปที่ 4.12 สัญญาณ AF ที่ได้จากสโลปดีเทคเตอร์	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 4.13 หลักการของ FM ควอดราเจอร์ดีเทคเตอร์ 33
รูปที่ 4.14 หลักการดีเทคสัญญาณ FM โดยใช้เฟสล็อคลูป 34
รูปที่ 5.1 (a) บล็อกไดอะแกรมของเฟสล็อกลูป
(b) ทรานเฟอร์ฟังก์ชั่นของ VCO
(c) ทรานเฟอร์ฟังชั่นของเฟสดีเทคเตอร์ 35
รูปที่ 5.2 ผลตอบสนองทรานเซียนของเฟสล็อกลูปอันเนื่องมา
จากการเปลี่ยนแปลงความถี่ 37
รูปที่ 5.3 บล็อกไดอะแกรมของดิจิตอลเฟสล็อกลูป 38
รูปที่ 6.1 แสดงบล็อกไดอะแกรมของวงจรส่วนภาครับสัญญาณ 43
รูปที่ 6.2 แสดงวงจรโลคอลออสซิลเลเตอร์ 44
รูปที่ 6.3 แสดงวงจรภาคเครื่องรับวิทยุ 49
รูปที่ 6.4 แสดงวงจร Expander 51
รูปที่ 6.5 แสดงวงจรขยายเสียง 52
รูปที่ 6.6 แสดงบล็อกไดอะแกรมของวงจรภาคส่ง 53
รูปที่ 6.7 วงจรกำเนิดความถี่ควบคุมด้วยแรงดันและวงจรมอดูเลทความถี่ 56
รูปที่ 6.8 วงจร Balance Mixer 57
รูปที่ 6.9 วงจรเปรียบเทียบเฟสโดยใช้ไอซีเบอร์ MC145151-2 59
รูปที่ 6.10 วงจรผ่านความถี่ต่ำ 60
รูปที่ 6.11 การตอบสนองความถี่ของ LPF ในรูปที่ 6.10 61
รูปที่ 6.12 แสดงวงจรขยายสัญญาณ RF (RF Power Amp) 64
รูปที่ 6.13 แสดงสายอากาศแบบ Monopole ที่ได้จากการคำนวณ 65
รูปที่ 6.14 แสดงวงจรแมทชิ่งสายอากาศ 66
รูปที่ 6.15 แสดงวงจรแมทชิ่งสายอากาศ 66
รูปที่ 6.16 แสดงค่าต่างๆที่ได้จากการคำนวณวงจรแมทชิ่งสายอากาศ 67
รูปแสดงการทดลองของภาครับวิทยุ
รูปที่ 7.1 แสดงความสัมพันธ์ระหว่างความถี่เอ้าท์พุทของ VCO
และแรงดันที่ใชควบคุม VCO 68
รูปที่ 7.2 แสดงสัญญาณเอ้าท์พุทของ VCO และ
สัญญาณที่ผ่านวงจรกูณความถี่ 2 เท่า 69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 7.3 แสดงสัญญาณของความถี่อ้างอิงในวงจรเฟสล็อกลูป 70
รูปที่ 7.4 แสดงสัญญาณที่วัดได้จากโลคอลออสซิลเลเตอร์ที่1
ของช่องที่11มีคามถี่เท่ากับ 71.63MHz 70
รูปที่ 7.5 แสดงสัญญาณของโลคอลออสซิลเลเตอร์ 1
ของ ช่องที่ 1 มีความถี่เท่ากับ 71.83MHz 71
รูปที่ 7.6 แสดงสัญญาณของโลคอลออสซิลเลเตอร์ 1
ของช่องที่ 4 มีความถี่เท่ากับ72.03MHz 71
รูปที่ 7.7 แดงสัญญาณของโลคอลออสซิลเลเตอร์ 1
ของช่องที่ 7 มีความถี่เท่ากับ 72.27 MHz 72
รูปที่ 7.8 แสดงสัญญาณที่ทางออกของวงจร 1st RF Mixer
(ขา 18 ของ ไอซี MC 13135) 73
รูปที่ 7.9 แสดงสัญญาณที่วัดจากโลคอลออสซิลเลเตอร์ที่ 2 73
รูปที่ 7.10 แสดงสัญญาณ ที่วัดจาก IF ที่ 2 74
รูปที่ 7.11 แสดงรูปสัญญาณที่ดีมอดดูเลตได้ 75
รูปที่ 7.12 แสดงสัญญาณที่แยกออกจากคลื่นพาห์ได้
โดยความแรงของสัญญาณ RF มีค่า –40 dBm 75
รูปที่ 7.13 แสดงสัญญาณที่แยกออกจากคลื่นพาห์ได้
โดยความแรงของสัญญาณ RF มีค่า –50 dBm 76
รูปที่ 7.14 แสดงสัญญาณที่แยกออกจากคลื่นพาห์ได้
โดยความแรงของสัญญาณ RF มีค่า –60 dBm 76
รูปที่ 7.15 แสดงสัญญาณที่แยกออกจากคลื่นพาห์ได้
โดยความแรงของสัญญาณ RF มีค่า –70 dBm 77
รูปที่ 7.16 แสดงสัญญาณที่แยกออกจากคลื่นพาห์ได้
โดยความแรงของสัญญาณ RF มีค่า –80 dBm 77
รูปที่ 7.17 แสดงการคำนวณหาค่า THD 78
รูปแสดงการทดลองของภาคส่งวิทยุ
รูปที่ 7.18 แสดงความสัมพันธ์ระหว่างความถี่เอ้าท์พุทของ
VCO และแรงดันที่ใช้ควบคุม VCO 81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้า

รูปที่ 7.19 แสดงสัญญาณความถี่ของคลื่นพาห์ช่องที่ 2
มีความถี่ เท่ากับ 82.53 MHz 81
รูปที่ 7.20 แสดงสัญญาณความถี่คลื่นพาห์ช่องที่ 3
มีความถี่ เท่ากับ 82.73 MHz 82
รูปที่ 7.21 แสดงสัญญาณความถี่ออสซิเลเตอร์จากวงจร Mixer
มีความถี่เท่ากับ 72 MHz 83
รูปที่ 7.22 แสดงสัญญาณที่ได้จากเอ้าท์พุทของวงจร Mixer 83
รูปที่ 7.23 แสดงสัญญาณความถี่ออสซิลเลเตอร์ของความถี่อ้างอิง
มีค่าเท่ากับ 10.24 MHz 84
รูปที่ 8.1 แสดงวงจรเฟสล็อคลูปที่มีวงจร prescaller (หาร 8) 87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

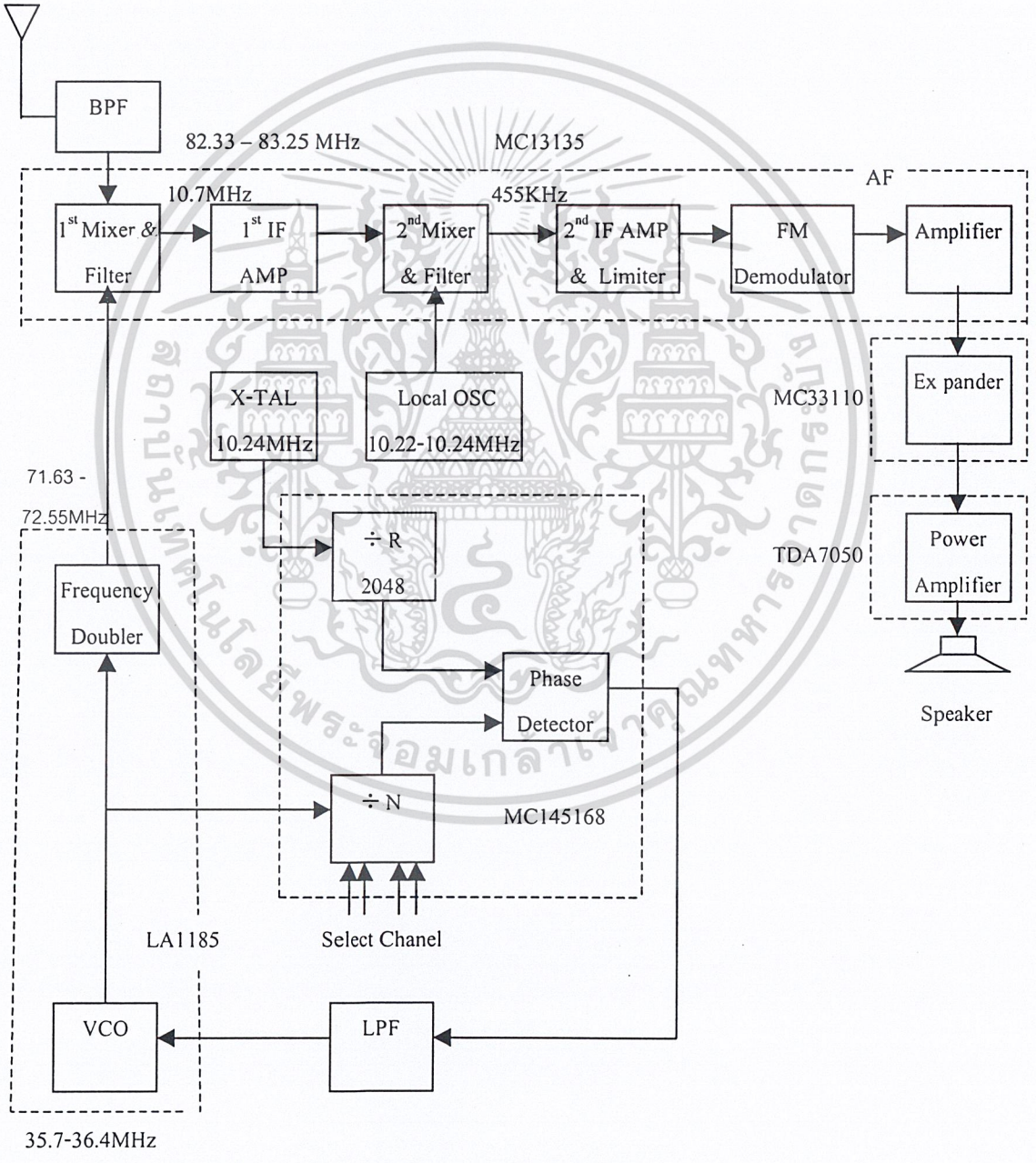
	หน้า
ตารางที่ 2.1 ตารางแสดง ค่า Bessel Function	10
ตารางที่ 6.1 แสดงการตั้งค่าหาร N ของวงจรเฟสล็อคลูปสำหรับเครื่องส่ง 4 ช่อง	60
ตารางที่ 7.1 แสดงผลการทดลองของวงจร VCO	68
ตารางที่ 7.2 แสดงค่าความผิดพลาดของวงจรสังเคราะห์ความถี่	78
ตารางที่ 7.3 ค่าของ THD ที่ความแรงของสัญญาณ RF ค่าต่างๆ	79
ตารางที่ 7.4 แสดงผลการทดลองของวงจร VCO ของเครื่องส่ง	80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

โครงงานนี้เป็นการศึกษาการทำงานของทั้งเครื่องรับและส่งวิทยุ โดยที่ภาครับสัญญาณสามารถเลือกรับสัญญาณที่ส่งมาจากเครื่องส่งได้ถึง 16 ช่องสัญญาณ แต่ในส่วนของเครื่องส่งในโครงงานนี้ที่สร้างขึ้นมาสามารถส่งได้ 4 ช่องสัญญาณ ซึ่งการทำงานคร่าวๆอธิบายได้ดังนี้

1.1 บล็อกไดอะแกรมการทำงานของเครื่องรับวิทยุ



รูปที่ 1.1 แสดงบล็อกไดอะแกรมการทำงานของภาครับวิทยุ

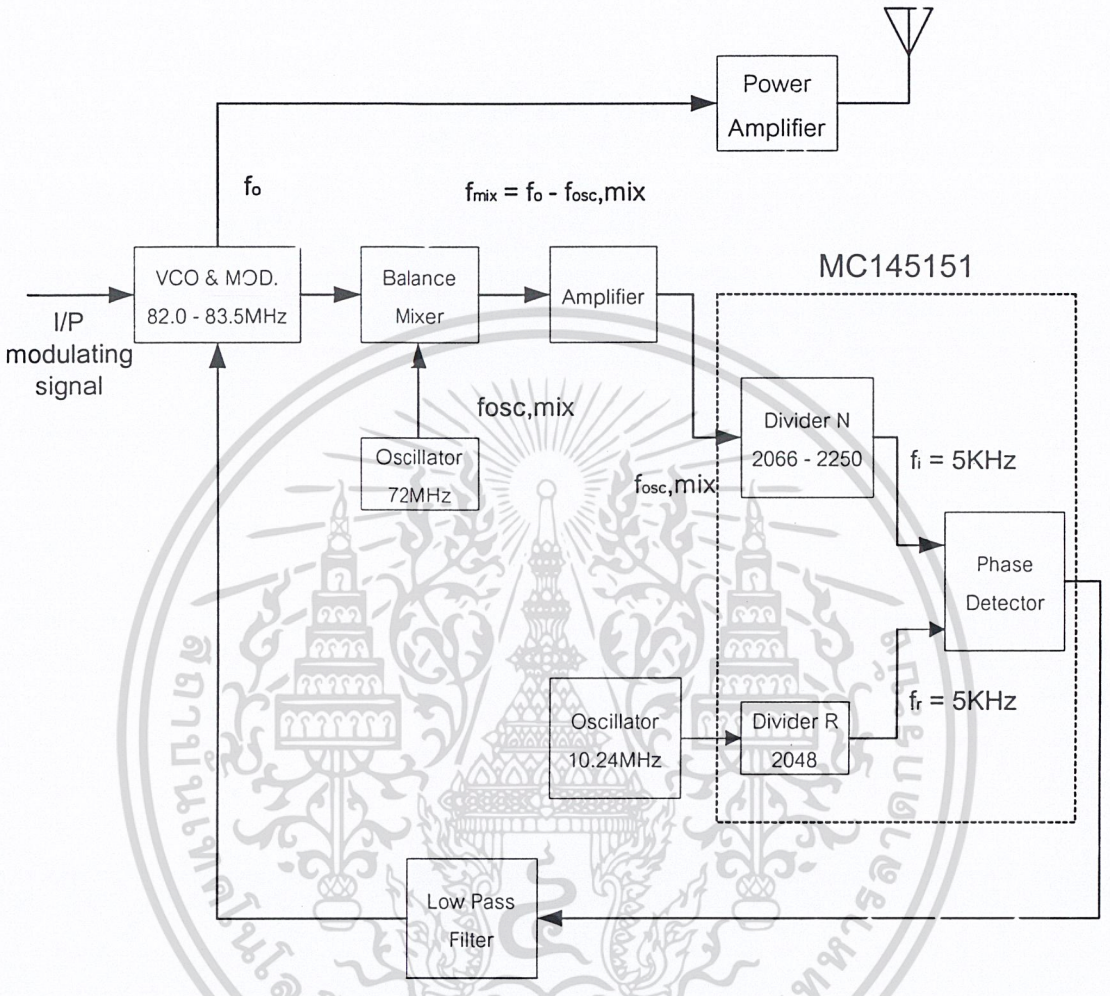
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งความถี่ของสัญญาณที่เครื่องรับรับเข้ามาในแต่ละช่องจะมีความถีของคลื่นพาห์มีค่าประมาณ 82.33 MHz, 82.53 MHz, 82.73 MHz, 82.97 MHz โดยเครื่องรับและส่งสัญญาณวิทยุจะใช้หลักการสวิทช์เลือกช่องสัญญาณที่ต้องการรับฟังจากนั้นก็จะนำสัญญาณที่ได้มาทำการดีเทค (Detected) เพื่อให้ได้สัญญาณเสียงที่ต้องการ บล็อกไดอะแกรมการทำงานของเครื่องรับวิทยุในส่วนของโครงงานนี้แสดงดังรูปที่ 1.1

จากรูปที่ 1.1 ซึ่งเป็นบล็อกไดอะแกรมของภาครับสัญญาณ โดยเมื่อรับสัญญาณเข้ามาทางสายอากาศจากนั้นก็จะนำสัญญาณนำมาผ่านวงจรกรองแถบความถี่ผ่าน (band pass filter) เพื่อกรองเอาเฉพาะความถี่ในช่วง 82.33MHz-83.25MHz จากนั้นก็จะนำสัญญาณที่ได้นำมารวมกับสัญญาณความถี่ที่ได้จากภาคโลคอลออสซิลเลเตอร์ที่ภาคมิกเซอร์ภาคแรก ซึ่งในส่วนของภาคโลคอลออสซิเลเตอร์นี้จะเป็นแบบวงจรสังเคราะห์ความถี่(frequency synthesisor) สามารถเลือกรับช่องสัญญาณได้โดยการสวิทช์เลือกความถี่โดยวงจรสังเคราะห์ความถี่ จากนั้นสัญญาณที่ได้ก็จะผ่านฟิลเตอร์เพื่อเลือกเอาเฉพาะความถี่ 10.7 MHz เท่านั้นที่ผ่านมาได้ แล้วจะส่งต่อไปยังภาคขยาย IF ภาคแรกเพื่อทำการขยายสัญญาณ IF ให้แรงขึ้น แล้วนำสัญญาณที่ได้ไปรวมกับสัญญาณกับสัญญาณความถี่ที่ได้จากภาคโลคอลออสซิลเลเตอร์ภาคที่ 2 ที่ภาคมิกเซอร์ภาคที่ 2 ซึ่งจะทำการรวมความถี่ 10.7 MHz กับความถี่ในช่วง 10.22-10.24 MHz จากโลคอลออสซิลเลเตอร์ภาคที่ 2 เมื่อผ่านการรวมสัญญาณแล้วก็จะนำสัญญาณไปผ่านฟิลเตอร์เพื่อเลือกเอาเฉพาะความถี่ 455 KHz ซึ่งจะถูกส่งต่อไปยังภาคดีมอดดูเลทก็จะได้สัญญาณเสียงออกมา จากนั้นก็จะนำสัญญาณที่ได้ไปขยายสัญญาณให้แรงขึ้นแล้วส่งต่อไปในส่วนของภาคExpander เพื่อขยายสัญญาณที่มีขนาดใหญ่กว่า 100mVrms และลดทอนสัญญาณที่มีขนาดต่ำกว่า 100 mVrms ทำให้ลดทอนสัญญาณรบกวน โดยขนาดของสัญญาณเอ้าท์พุทที่ได้จากวงจร Expander เท่ากับ $10(Vin)^2$ และช่วงไดนามิคเรนจ์ (dynamic range) ของการ Expander ต้องขึ้นอยู่กับเครื่องส่งที่จะกดสัญญาณ(compress) มาด้วยและนำสัญญาณที่ได้ไปทำการขยายแล้วส่งต่อไปยังลำโพง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 บล็อกไดอะแกรมการทำงานของเครื่องส่งวิทยุ



รูปที่ 1.2 แสดงบล็อกไดอะแกรมของวงจรภาคส่ง 1 ช่องสัญญาณในส่วนของเครื่องส่งสามารถส่งได้ 4 ช่องสัญญาณ โดยใช้วงจรชุดส่งแยกกันเป็น 1 ชุดต่อ 1 ช่องสัญญาณดังแสดงในรูปที่ 1.2 และในการทดลองในโครงงานได้จัดทำวงจรชุดส่ง 2 ชุด

จากรูปที่ 1.2 มีลักษณะการทำงานดังนี้ วงจร VCO (vgoltage control oscilater) จะผลิตความถี่ 82.0 -83.0 MHz ซึ่งมีย่านความถี่มากกว่าย่านความถี่ที่ใช้งานจริง (82.33-83.25) เพื่อให้วงจร เฟสล็อคลูป (phase locked loop) ทำงานได้ปกติ เมื่อเปลี่ยนค่าหาร N จำนวนมากๆได้ ที่วงจร VCO จะรวมวงจรมอดูเลเตอร์ (Frequency Modulater) ไว้ด้วยกันซึ่งเป็นแบบเอฟเอ็มทางตรง (Direct FM) มีความถี่เบี่ยงเบน 4 KHz สัญญาณจาก VCO จะถูกส่งไปที่วงจรบาลานซ์มอดูเลเตอร์ (Balance Modulator) กับความถี่ 72 MHz ซึ่งได้จากวงจรคูณความถี่ฮาร์โมนิกที่ 3 จากคริสตอลออสซิเลเตอร์ (Crystal oscillator) ความถี่ 24 MHz วงจรบาลานซ์มิกเซอร์ (Balance mixer) จะให้ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ทางออก (output) เฉพาะความถี่ผลบวกและผลต่างของความถี่ที่เข้ามาหรือความถี่อินพุท และจะลดทอนความถี่อินพุททั้งสอง

จากการลดความถี่ VCO ลงเพื่อให้ความถี่อินพุทของวงจรเฟสล็อคลูปไม่เกิน 20 MHz เพราะไอซี เฟสล็อคลูป เบอร์ MC 145151-2 สามารถทำงานที่ความถี่ต่ำกว่า 20 MHz

จากการทดลองโครงงานนี้ในตอนแรกได้ใช้วงจรหารความถี่ โดยใช้ไอซีเบอร์ 74ACT74 ซึ่งเป็นดีฟลิปฟลอป (D-Flip Flop) มาทำงานเป็นวงจรหาร 8 แต่จากการทดลองเมื่อมาประกอบกันเป็นวงจรเฟสล็อคลูป และใช้สเปคตรัม (spectrum) วัดความถี่พบว่า ขนาดของความถี่ที่ได้จากวงจรหารมีค่าใกล้เคียงกับขนาดของความถี่ที่ได้จากวงจร VCO จากการวัดสเปกตรัมความถี่จะมีฮาร์โมนิกคี่ โดยได้จากวงจรหารแต่ละครั้ง ทำให้วงจรเฟสล็อคลูปทำงานได้ไม่ดีจึงเปลี่ยนเป็นวงจรมิกเซอร์แทน

จากเอาท์พุทของวงจรมิกเซอร์ จะผ่านวงจรกรองความถี่ต่ำ (Low pass filter) เพื่อผ่านความถี่เฉพาะความถี่ผลต่าง และนำไปขยายเพื่อเพิ่มระดับความแรงของสัญญาณให้เหมาะสมกับ อินพุท ของวงจรเฟสล็อคลูปจากไอซีเบอร์ MC145151-2 จะมีวงจรหารความถี่อินพุท (หาร N) , วงจรหารความถี่อ้างอิงจากคริสตอลออสซิเลเตอร์ (Crystal oscillater) 10.24 MHz (หาร R) และวงจรเปรียบเทียบเฟส (phase Detector) จากความถี่อ้างอิง (Frequency Reference ,f_r) จะกำหนดไว้ที่ 5 KHz คือสามารถเปลี่ยนความถี่ได้ครั้งละ 5 KHz (step size = 5 KHz) จำนวนหาร R จะกำหนดไว้ที่ 2048 และวงจรหาร N จะสามารถโปรแกรมได้ 14 bit เพื่อตั้งจำนวนหารได้และในโครงงานนี้จะกำหนดหาร N ในช่วง 2066 – 2250 เพื่อให้ได้ความถี่ในย่าน 82.33 – 83.25 MHz วงจรเปรียบเทียบเฟสคือ เมื่อความถี่ f_v มากว่า f_r ทำให้เฟสของ f_v นำหน้า f_r คือความถี่ของ f_v สูงกว่า f_r วงจรเปรียบเทียบเฟสจะได้พัลซ์ลบ เมื่อผ่านวงจรผ่านความถี่ต่ำ (Low pass fillter) จะได้แรงดัน DC ไปควบคุมการกำเนิดความถี่ของ VCO ให้ลดลง และวงจรเปรียบเทียบเฟสจะวนลูปใหม่จนกว่าความถี่อินพุทจะเท่ากับความถี่อ้างอิงและในทำนองเดียวกันเมื่อ f_i น้อยกว่า f_r แรงดัน DC ที่ได้จากวงจรเปรียบเฟสจะมีค่าเพิ่มขึ้นทำให้ VCO ผลิตความถี่เพิ่มขึ้นจนกว่า $f_i = f_r$ ระบบจะอยู่ในสภาวะล็อค แรงดัน DC จะควบคุม VCO จะเท่ากับ 0 โวลต์ เมื่อระบบเฟสล็อคลูปอยู่ในสภาวะล็อค ความถี่อินพุท (fi) และความถี่อ้างอิงจะเท่ากัน

จากนั้นสัญญาณ FM จะถูกส่งไปที่ภาคขยายกำลัง (Power Amp) ซึ่งเป็นภาคสุดท้ายเพื่อเพิ่มกำลังส่งออกอากาศ ให้สามารถส่งออกในระยะทางไกลๆได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีเบื้องต้น

2.1 พื้นฐานระบบเครื่องรับส่งวิทยุ

หลักการทำงานเครื่องรับส่งวิทยุอย่างง่ายโดยทั่วไป ในที่นี้เราแสดงไว้เฉพาะการติดต่อทางเดียวจากเครื่องส่งไปยังเครื่องรับเท่านั้น จะประกอบด้วยส่วนสำคัญคือ เครื่องส่ง เครื่องรับ สายอากาศ และสัญญาณข่าวสาร เมื่อสัญญาณเสียงหรือสัญญาณข้อมูลข่าวสารถูกป้อนเข้าที่อินพุทของเครื่องส่ง เครื่องส่งก็จะนำสัญญาณเสียงไปทำการมอดดูเลทกับคลื่นพาห์ แล้วขยายสัญญาณให้แรงขึ้นและทำการส่งออกไปทางสายอากาศ คลื่นของสัญญาณเอฟเอ็มก็จะแผ่กระจายออกจากสายอากาศส่งไปยังเครื่องรับ เมื่อเครื่องรับรับสัญญาณเข้ามาทางสายอากาศเครื่องรับก็จะทำการดีเทค(Detector) เอาเฉพาะสัญญาณเสียงหรือสัญญาณข้อมูลข่าวสารออกมาทางเอ้าท์พุทของเครื่องรับ

ที่เครื่องส่ง สัญญาณข่าวสารและสัญญาณพาหะความถี่สูงจะถูกส่งไปยังวงจรมอดดูเลทซึ่งทำหน้าที่มอดดูเลทสัญญาณข่าวสารลงบนสัญญาณพาหะความถี่สูง สัญญาณพาหะที่ถูกมอดดูเลทแล้วจะต้องผ่านการขยายให้มีกำลังมากขึ้น แล้วจึงป้อนแก่สายอากาศส่ง เพื่อให้สามารถส่งไปได้ไกลโดยที่เครื่องรับสามารถรับได้ชัดเจน คลื่นจากเครื่องส่งนี้จะแผ่กระจายออกจากสายอากาศส่งโดยมีทิศทางมุ่งไปยังเครื่องรับ

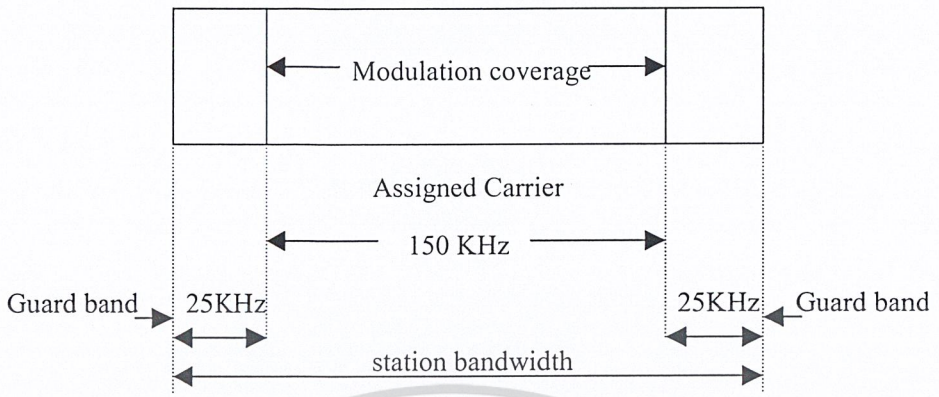
ที่เครื่องรับ คลื่นที่ส่งมาจะรับได้โดยสายอากาศรับ เครื่องรับจะเลือกรับเฉพาะคลื่นที่ต้องการเท่านั้น แล้วขยายให้คลื่นนั้นมีกำลังแรงขึ้นเพื่อป้อนให้วงจรดีมอดดูเลท ทำหน้าที่แปลงคลื่นพาหะที่ถูกมอดดูเลท กลับมากขึ้น เพื่อให้ได้สัญญาณข่าวสารที่ต้องการตามเดิม

ข้อสังเกตในระบบวิทยุคือ ถ้ามีเครื่องส่งหลายเครื่องอยู่ในพื้นที่ใกล้เคียงกัน เราจะต้องใช้คนละความถี่ เราสามารถใช้ความถี่เครื่องส่งซ้ำกันได้ก็ต่อเมื่อเครื่องส่งแต่ละเครื่องอยู่ห่างไกลกันและไม่ทำให้เกิดการรบกวน ทั้งนี้เพราะคลื่นวิทยุจะมีความแรงลดลงที่ระยะห่างไกลจากเครื่องส่งมากขึ้น

2.2 แถบความถี่ของวิทยุระบบเอฟเอ็ม (FM Radio Frequency Band)

ย่านความถี่ของการกระจายเสียงในระบบเอฟเอ็มจะอยู่ในช่วง 88-108MHz ซึ่งกำหนดโดย FCC ในปี 1945 ซึ่งแต่ละสถานีสามารถมีความถี่เบี่ยงเบน(Frequency Deviation)ได้ ±75KHz หรือก็คือมีการเปลี่ยนแปลงได้ 150 KHz และในแต่ละสถานีจะมีการ์ดแบนด์(Guard Band)ข้างละ 25 KHz ดังนั้นในแต่ละสถานีจึงทำให้มีความกว้างของแถบความถี่(Band width) ทั้งหมด 200KHz ในพื้นที่เดียวกันสามารถตั้งสถานีกระจายเสียงระบบ FM ที่ย่านความถี่อยู่ระหว่าง 88-108 MHz ได้มากที่สุดถึง 100 สถานีแถบความถี่ของวิทยุระบบ FM แสดงได้ดังรูปที่2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แถบความถี่วิทยุระบบ FM

2.3 การผสมคลื่นแบบเอฟเอ็ม (FM: frequency modulation)

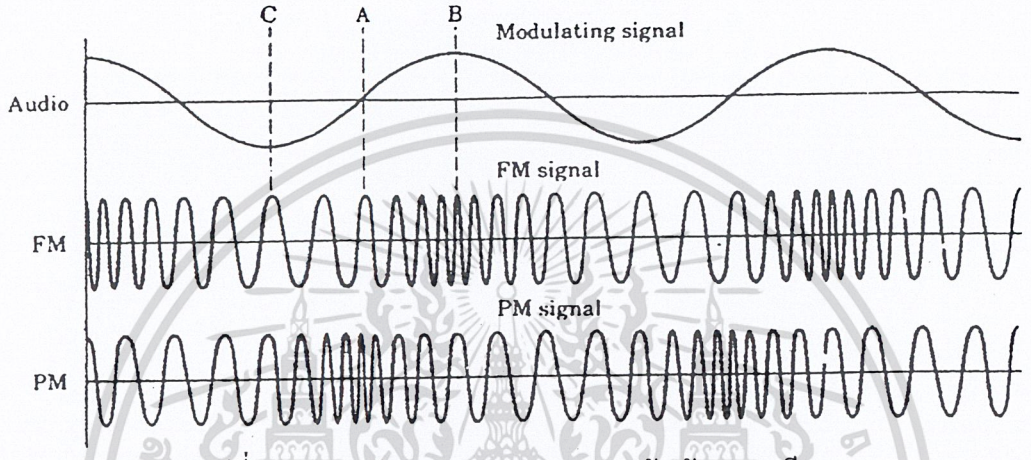
การผสมคลื่นทางความถี่หรือที่เรียกว่าการผสมคลื่นแบบเอฟเอ็ม ขนาดของสัญญาณพาหะจะมีค่าคงที่ตลอดเวลา ในขณะที่ความถี่ของสัญญาณพาหะจะเปลี่ยนแปลงตามสัญญาณเสียงหรือสัญญาณข้อมูลข่าวสาร(Modulating Signal)ที่เข้าไปมอดดูเลท โดยขนาดของสัญญาณข้อมูลข่าวสารจะไปทำให้ความถี่ของสัญญาณพาหะเปลี่ยนแปลง เมื่อขนาดของสัญญาณข้อมูลข่าวสารเพิ่มความถี่ของสัญญาณพาหะก็จะเพิ่มขึ้น ถ้าขนาดของสัญญาณข้อมูลลดลงความถี่พาหะก็จะลดลงด้วย

ความถี่เบี่ยงเบน(Frequency Deviation)คือ การเปลี่ยนแปลงคลื่นพาหะที่เกิดจากสัญญาณข้อมูลข่าวสาร ความถี่เบี่ยงเบนสูงสุดจะเกิดจากขนาดสูงสุดของสัญญาณที่เข้ามามอดดูเลท ความถี่ของสัญญาณมอดดูเลติ้งจะกำหนดการเบี่ยงเบนความถี่พาหะมากกว่าหรือต่ำกว่าความถี่ศูนย์กลาง เช่น สัญญาณมอดดูเลติ้ง 4 KHz ทำให้ความถี่พาหะเลื่อนขึ้นลงจากความถี่ศูนย์กลาง 4000 รอบต่อวินาที เรียกว่าอัตราการเบี่ยงเบน(Frequency Deviation Rate) สัญญาณเอฟเอ็มแสดงได้ดังรูปที่ 2.2 ในรูป a แสดงความถี่ของสัญญาณพาหะขณะที่ยังไม่มีการมอดดูเลท ส่วนในรูป b แสดงสัญญาณมอดดูเลติ้งซึ่งมีความถี่ต่ำกว่าความถี่พาหะ ขณะที่สัญญาณมอดดูเลติ้งเริ่มเพิ่มขึ้นสู่ค่าบวก ความถี่ของสัญญาณพาหะจะเพิ่มขึ้น และความถี่ของสัญญาณพาหะจะมีค่าสูงสุดที่ขนาดของสัญญาณมอดดูเลติ้งมีค่าสูงสุด และเมื่อขนาดของสัญญาณมอดดูเลติ้งเริ่มลดลงเข้าสู่ศูนย์ความถี่ของสัญญาณพาหะจะเริ่มเข้าสู่ความถี่ศูนย์กลาง และเมื่อขนาดของสัญญาณมอดดูเลติ้งเริ่มลดลงเป็นลบความถี่ของสัญญาณพาหะจะลดลงและมีค่าต่ำสุดเมื่อขนาดของสัญญาณมอดดูเลติ้งมีค่าเป็นลบสูงสุด เมื่อขนาดของสัญญาณมอดดูเลติ้งเริ่มเพิ่มขึ้นเข้าสู่ศูนย์ความถี่ของสัญญาณพาหะจะเริ่มพิ่มขึ้นเข้าสู่ความถี่ศูนย์กลาง

ตัวอย่าง ความถี่พาหะ 50 MHz ขนาดของสัญญาณมอดดูเลติ้งทำให้ความถี่พาหะเปลี่ยนแปลงได้สูงสุด 200 KHz ความถี่พาหะจะเพิ่มขึ้นเป็น 50.2 MHz และลดลงเป็น 49.8 MHz ความถี่เบี่ยงเบนคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

50.2-49.8 = 400 KHz = ±200 KHz ความถี่ของสัญญาณมอดดูเลติ้งจะเป็นตัวกำหนดอัตราการเปลี่ยนแปลงความถี่ของสัญญาณพาหะ แต่ไม่มีผลกระทบต่อจำนวนการเบี่ยงเบนของพาหะ ซึ่งขึ้นอยู่กับขนาดของสัญญาณมอดดูเลท



รูปที่ 2.2 แสดงสัญญาณพาหะมอดดูเลทกับสัญญาณเสียง

2 4 เปอร์เซ็นต์การมอดดูเลท(Percentage of Modulation)

การกระจายเสียงในระบบ FM โดยทั่วไปจะมีเปอร์เซ็นต์การมอดดูเลทเทากับ 100% ซึ่งจะทำให้ความถี่เบี่ยงเบนมีค่าเป็น ±75KHz จากความถี่ศูนย์กลาง ดังนั้นเราอาจกล่าวได้ว่าเปอร์เซ็นต์การมอดดูเลทคืออัตราส่วนระหว่างความถี่เบี่ยงเบนของสัญญาณพาหะที่วัดได้ต่อความถี่เบี่ยงเบนของสัญญาณพาหะสูงสุด(75 KHz)

$$\%\text{เปอร์เซ็นต์การมอดดูเลท} = \frac{\text{ความถี่เบี่ยงเบนที่ได้จากการมอดดูเลท}}{\text{ความถี่เบี่ยงเบนสูงสุดของระบบ FM}} \qquad (2.1)$$

ตัวอย่าง

ในการกระจายเสียงในระบบ FM แห่งหนึ่งความถี่เบี่ยงเบนของพาหะคือ ±30 KHz จงหาเปอร์เซ็นต์การมอดดูเลท

$$\frac{30\text{KHz}}{75\text{KHz}} \times 100 = 40\%$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ดัชนีการมอดดูเลท

ในระบบ AM ปริมาณการมอดดูเลทเรานิยมวัดเป็นเปอร์เซ็นต์การมอดดูเลท ซึ่งดูได้จากการเปลี่ยนแปลงของขนาดหรือกรอบคลื่น AM ทั้งด้านต่ำสุดและสูงสุด แต่ในระบบ FM เราวัดเปอร์เซ็นต์การมอดดูเลทโดยดูการเปลี่ยนแปลงความถี่ ซึ่งเรานิยมเรียกเสียใหม่ว่า ดัชนีการมอดดูเลท ลองพิจารณาความหมายของดัชนีการมอดดูเลทต่อไปนี้

$$m = f_d/f_m \qquad (2.2)$$

ในที่นี้ f_d คือ ช่วงความถี่เบี่ยงเบน

f_m คือ ความถี่ของสัญญาณที่เข้ามามอดดูเลท

ค่าตัวเลขของดัชนีการมอดดูเลทจะมีค่าสูง (แตกต่างจากเปอร์เซ็นต์การมอดดูเลทซึ่งเมื่อคิดเป็นอัตราส่วนจะได้อยู่ระหว่าง 0 ถึง 1) ตัวอย่างเช่น ในระบบวิทยุกระจายเสียง FM เรากำหนดให้ความถี่เบี่ยงเบนของระบบสูงสุดไว้เท่ากับ 75 KHz สมมติว่าเราใช้สัญญาณเสียง 1 KHz มอดดูเลทให้เกิดความถี่เบี่ยงเบนเต็มที่ ค่าดัชนีการมอดดูเลทจะเป็น

m = 75 KHz/1KHz = 75

สังเกตว่าดัชนีการมอดดูเลทในระบบ FM ขึ้นอยู่กับความถี่ของสัญญาณเสียงที่เข้ามามอดดูเลท ในทางปฏิบัติเรานิยมวัดเป็นอัตราส่วนการเบี่ยงเบน (deviation ratio) ซึ่งเป็นอัตราส่วนระหว่างความถี่เบี่ยงเบน (ของระบบ) สูงสุด ($f_{d\ max}$) ต่อความถี่สูงสุดของสัญญาณที่เข้ามามอดดูเลท ($f_{m\ max}$) ในระบบกระจายเสียง FM ค่าอัตราการเบี่ยงเบน (Δ) จะเท่ากับ

$$\Delta max = f_{d\,max}/f_{m\,max}$$

$$= 75\ KHz/15\ KHz$$

$$\Delta max = 5$$

ในระบบ AM เมื่อเพิ่มขนาดของสัญญาณที่เข้ามามอดดูเลทเพื่อให้เปอร์เซ็นต์การมอดดูเลทสูงขึ้น การเปลี่ยนแปลงขนาด (กรอบคลื่น) ของพาหะจะเปลี่ยนแปลงมากขึ้นแต่ในระบบ FM เมื่อเพิ่มขนาดของสัญญาณที่เข้ามามอดดูเลทสูงขึ้น การเบี่ยงเบนความถี่ของพาหะจะเบี่ยงเบนได้มากขึ้น ในระบบวิทยุกระจายเสียง FM กำหนดให้ความถี่เบี่ยงเบนของพาหะจะเบี่ยงเบนได้เต็มที่ 75 KHz ถ้าเรามอดดูเลททำให้ความถี่ของพาหะเบี่ยงเบนไปเท่ากับ 75 KHz แสดงว่า เรามอดดูเลทเต็มที่ 100 เปอร์เซ็นต์ ซึ่งเขียนเป็นสมการได้ดังนี้

เปอร์เซ็นต์การมอดดูเลท = $(f_d/f_{d\,max}) \times 100$

ในที่นี้ f_d คือ ความถี่เบี่ยงเบนเนื่องจากสัญญาณที่เข้ามามอดดูเลท

$f_{d\,max}$ คือ ความถี่เบี่ยงเบนสูงสุดของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 สมการคลื่น FM (FM Wave Equation)

เราอาจสมมติให้ทั้งสัญญาณพาหะและสัญญาณที่นำมามอดดูเลทเป็นสัญญาณไซน์ทั้งคู่ เมื่อนำสัญญาณมามอดดูเลทแล้วเราสามารถเขียนเป็นสมการคลื่นของ FM ได้คือ

$$v_{FM}(t) = v_C \sin \{(2\pi f_C t) + m_f \sin(2\pi f_m t)\} \quad (2.3)$$

เมื่อ $v_{FM}(t)$ = คลื่นของสัญญาณพาหะ

v_C = ขนาดของสัญญาณพาหะ

f_C = ความถี่ของสัญญาณพาหะ

f_m = ความถี่ของสัญญาณที่นำมามอดดูเลท

ในการคำนวนหาองค์ประกอบความถี่(Frequency spectrum)ของคลื่นของสัญญาณพาหะจะได้คำตอบเป็น Bessel Function คือ

$$\begin{aligned} v_{FM}(t) = v_C \{ & J_0(m_f)\sin(\omega_C t) \\ & + J_1(m_f)\sin(\omega_C+\omega_m)t - \sin(\omega_C - \omega_m)t \\ & + J_2(m_f)\sin(\omega_C+2\omega_m)t + \sin(\omega_C - 2\omega_m)t \\ & + J_3(m_f)\sin(\omega_C+3\omega_m)t - \sin(\omega_C - 3\omega_m)t \\ & + J_4(m_f)\sin(\omega_C+4\omega_m)t + \sin(\omega_C - 4\omega_m)t \\ & + J_n(m_f) _____ \} \end{aligned} \quad (2.4)$$

จะได้ว่า

$J_0(m_f)$ คือ ขนาดของคลื่นพาหะ

$J_n(m_f)$ คือ ขนาดของไซด์แบนด์คู่ที่ n

ค่าของ $J_n(m_f)$ สามารถคำนาณหาได้จาก

$$J_n(m_f) = \frac{(m_f)^n}{2} \left[\frac{1}{n!} - \frac{(m_f/2)^2}{1!(n+1)!} + \frac{(m_f/2)^4}{2!(n+2)!} - \frac{(m_f/2)^6}{3!(n+3)!} + \text{---------} \right] \quad (2.5)$$

จะเห็นว่าคลื่น FM ประกอบไปด้วย ไซด์แบนด์ จำนวนอนันต์คู่ ขนาดของ ไซด์แบนด์คู่ที่ n ต่างๆจะขึ้นอยู่กับค่าของดัชนีการมอดดูเลท(Modulation index)

อย่างไรก็ตามไซด์แปนด์คู่ที่ห่างจากคลื่นพาห์มากๆจะมีค่าต่ำจนสามารถพิจารณาตัดทิ้งได้ คลื่น FM จะถูกพิจารณาเป็น Band width Limitted Signal ได้

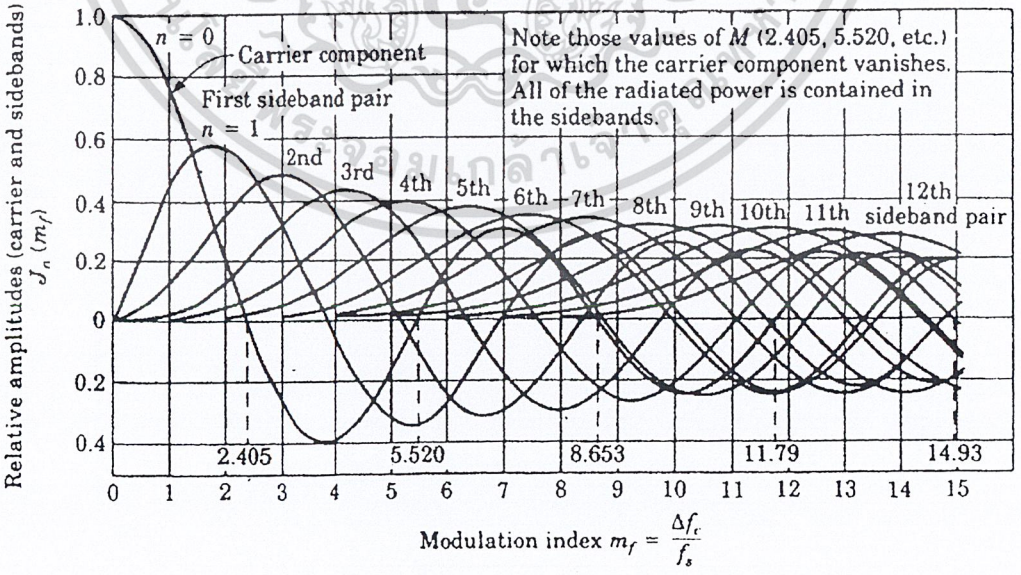
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

m	$J_0(m)$	$J_1(m)$	$J_2(m)$	$J_3(m)$	$J_4(m)$	$J_5(m)$	$J_6(m)$	$J_7(m)$	$J_8(m)$	$J_9(m)$	$J_{10}(m)$
0	1·000	—	—	—	—	—	—	—	—	—	—
0·2	0·990	0·099	0·005	—	—	—	—	—	—	—	—
0·4	0·960	0·196	0·019	0·001	—	—	—	—	—	—	—
0·6	0·912	0·286	0·043	0·004	—	—	—	—	—	—	—
0·8	0·846	0·368	0·075	0·010	0·001	—	—	—	—	—	—
1·0	0·765	0·440	0·114	0·019	0·002	—	—	—	—	—	—
2·0	0·223	0·576	0·352	0·128	0·034	0·007	0·001	—	—	—	—
3·0	−0·260	0·339	0·486	0·309	0·132	0·043	0·011	0·002	—	—	—
4·0	−0·397	−0·066	0·364	0·430	0·281	0·132	0·049	0·015	0·004	—	—
5·0	−0·177	−0·327	0·046	0·364	0·391	0·261	0·131	0·053	0·018	0·005	0·001
6·0	0·150	−0·276	−0·242	0·114	0·357	0·362	0·245	0·129	0·056	0·021	0·006
7·0	0·300	−0·004	−0·301	−0·167	0·157	0·347	0·339	0·233	0·128	0·058	0·023
8·0	0·171	0·234	−0·113	−0·291	−0·105	0·185	0·337	0·320	0·223	0·126	0·060
9·0	−0·090	0·245	0·144	−0·180	−0·265	−0·055	0·204	0·327	0·305	0·214	0·124
10·0	−0·245	0·045	0·254	0·058	−0·219	−0·234	−0·014	0·216	0·317	0·291	0·207

ตารางที่ 2.1 ตารางแสดง ค่า Bessel Function

2.7 ไซด์แบนด์ FM

ความแตกต่างระหว่างระบบ AM กับ FM ที่เห็นได้ชัดก็คือ ไซด์แบนด์ ในระบบ AM ถ้าเรามอดดูเลทด้วยสัญญาณรูปซายน์จะเกิดไซด์แบนด์ 2 ตัว คือ USB และ LSB แต่ในระบบ FM ถ้าเรามอดดูเลทด้วยสัญญาณรูปซายน์จะเกิดไซด์แบนด์จำนวนนับอนันต์ เนื่องจากการเบี่ยงเบนความถี่ของพาหะทำให้เกิดความถี่เพิ่มขึ้นอีกมากมาย ความจริงแล้วไซด์แบนด์ที่อยู่ห่างจากความถี่กลางมาก ๆ มักจะมีขนาดเล็กมากไม่ต้องคำนึงถึง



รูปที่ 2.3 แสดงการเปลี่ยนแปลงของพาหะและไซด์แบนด์ในวิทยุระบบ FM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระบบ AM ไซด์แบนด์อาจเสริมหรือหักล้างจากพาหะที่มีขนาดคงที่ ซึ่งมีผลให้กรอบคลื่นของพาหะเปลี่ยนแปลง แต่ในระบบ FM สัญญาณ FM จะรักษาขนาดไว้คงที่เสมอ ซึ่งหมายความว่า กำลังของคลื่นพาหะย่อมกระจายอยู่ในไซด์แบนด์ ความสัมพันธ์ของพาหะกับไซด์แบนด์ในระบบ FM ขึ้นอยู่กับดัชนีการมอดดูเลท เนื่องจากดัชนีการมอดดูเลทเป็นตัวกำหนดไซด์แบนด์ที่สำคัญ และขนาดของพาหะกับไซด์แบนด์ต่าง ๆ

ในรูปที่ 2.3 แสดงกราฟแอมปลิจูดของคลื่นพาหะกับไซด์แบนด์ที่ดัชนีการมอดดูเลทค่าต่าง ๆ จะเห็นว่าเมื่อดัชนีการมอดดูเลทเป็นศูนย์แล้วจะมีเฉพาะคลื่นพาหะอย่างเดียว (เท่ากับ 1 หน่วย) คลื่นไซด์แบนด์เป็นศูนย์ เมื่อดัชนีการมอดดูเลทเพิ่มขึ้นจำนวนไซด์แบนด์จะเพิ่มขึ้น ขนาดของไซด์แบนด์ก็จะใหญ่ขึ้น แต่ขนาดของพาหะกลับเล็กลงจนกระทั่งดัชนีการมอดดูเลทเท่ากับ 2.4 คลื่นพาหะจะเป็นศูนย์ ตอนนี้กำลังของคลื่น FM จะไปอยู่ในไซด์แบนด์ทั้งสิ้น เมื่อดัชนีการมอดดูเลทเพิ่มขึ้นอีก คลื่นพาหะก็จะมีค่าเพิ่มขึ้นอีก (เป็นค่าลบ แสดงว่าเฟสตรงข้ามกับตอนแรก เช่น เมื่อ ดัชนีการมอดดูเลท เป็น 3.1 ขนาดของพาหะจะเท่ากับ 0.3 หน่วย) สังเกตว่าที่จุดที่คลื่นพาหะเป็นศูนย์นั้นมีหลายจุด

2.8 แบนด์วิดท์ของสัญญาณ FM

จากที่กล่าวมาแล้วว่าคลื่น FM ประกอบไปด้วยไซด์แบนด์จำนวนคู่อนันต์ และไซด์แบนด์คู่ที่ห่างจากคลื่นพาห์มากๆจะมีค่าต่ำจนตัดทิ้งได้ สำหรับการมอดดูเลทสัญญาณรูปไซน์ความถี่เดียวหรือที่นิยมเรียกกันว่า โทนมอดดูเลชั่น (tone modulation) นั้นอาจจะคำนาณหาค่าความกว้างของแถบความถี่ของคลื่น FM โดยใช้กฎของคาร์สัน (Carson' Rule)

$$BW = 2(\Delta f_c + f_m) \qquad (2.6)$$

หรืออาจจะเขียนใหม่ได้เป็น

$$BW = 2 f_m(m_f + 1) \qquad (2.7)$$

ซึ่งแถบความถี่ที่คำนวณได้จาก Carson' Rule จะครอบคลุม %power spectrum ประมาณ 98% ของกำลังไฟฟ้าคลื่น FM

<u>ตัวอย่าง</u>

วิทยุกระจายเสียง FM ความถี่สูงสุดของสัญญาณข้อมูลข่าวสาร คือ 15KHz และ Δf_c คือ $\pm$75KHz จะมี band width(BW) = 2(75KHz + 15KHz) = 180 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าแบนด์วิดท์ขึ้นอยู่กับดัชนีการมอดดูเลทกล่าวคือถ้า ดัชนีการมอดดูเลทมีค่าน้อย ก็จะทำให้แบนด์วิดท์มีค่าน้อย ในทางกลับกันถ้าดัชนีการมอดดูเลทมีค่ามากก็จะทำให้แบนด์วิดท์กว้างด้วย

อย่างไรก็ดีกฎของคาร์สันนี้จะใช้ได้ดีในกรณีที่เมื่อ $\Delta f_c << f_m$ เมื่อเงื่อนไขนี้ไม่เป็นจริง คือในกรณีของเอฟเอ็มแบนด์กว้าง (wide band FM)หรือแบนด์ปานกลางได้มีการเสนอว่าควรใช้

$$BW = 2(\Delta f_c + 2f_m) \quad (2.8)$$

หรือ

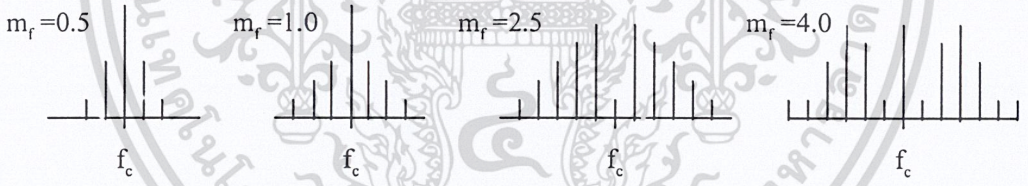
$$BW = 2f_m(m_f + 2) \quad (2.9)$$

ซึ่งจะให้ผลลัพธ์ที่มีประสิทธิภาพจากกฎคาร์สัน ดังนั้นจึงได้มีการสรุปเป็นสูตรที่มีความยืดหยุ่นว่าแบนด์วิดท์โดยนัยสำคัญของสัญญาณเอฟเอ็ม จะมีค่าที่คำนวณได้จากสูตร

$$BW = 2f_m(m_f + k) \quad (2.10)$$

โดย $k = 1$ เมื่อ m_f มีค่าน้อย และ $k = 2$ เมื่อ m_f มีค่ามาก

ระบบ FM ที่ใช้งานกับวิทยุโทรคมนาคมมีค่า $m_f < 1$ อาจเรียกว่า Narrow FM ส่วนในกรณีของ $m_f > 1$ จะถูกเรียกว่า Wide Band FM



รูปที่ 2.5 แสดงสเปกตรัมของระดับพลังงานของดัชนีการมอดดูเลทค่าต่าง ๆ

จากรูปที่ 2.5 แสดงสเปคตรัมขนาดของไซด์แบนด์คู่ต่างๆของคลื่น FM และแสดงให้เห็นถึงความกว้างของแถบความถี่ของคลื่น FM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
พื้นฐานเครื่องส่งระบบ FM

หลักการง่ายๆของเครื่องส่งระบบเอฟเอ็มก็คือการสร้างสัญญาณคลื่นพาห์แล้วนำสัญญาณเสียงไปทำการมอดูเลทกับสัญญาณคลื่นพาห์ จากนั้นก็จะนำสัญญาณที่มอดูเลทแล้วส่งต่อไปยังภาคขยายสัญญาณเพื่อให้สัญญาณแรงพอที่จะส่งออกอากาศ

3.1 การสร้างสัญญาณ FM

การสร้างสัญญาณ FM นั้นสามารถแบ่งได้กว้าง ๆ เป็น 2 แบบด้วยกัน คือ แบบทางตรง (direct method) กับแบบทางอ้อม (indirect method) แบบทางตรงนั้นจะหมายถึงการนำสัญญาณที่เข้ามามอดูเลทไปเปลี่ยนความถี่ของคลื่นพาห์โดยตรง สำหรับแบบทางอ้อมนั้น จะเป็นวิธีการที่อาศัยวงจรหลาย ๆ อย่างประกอบกัน

3.1.1 การสร้างสัญญาณ FM แบบทางตรง

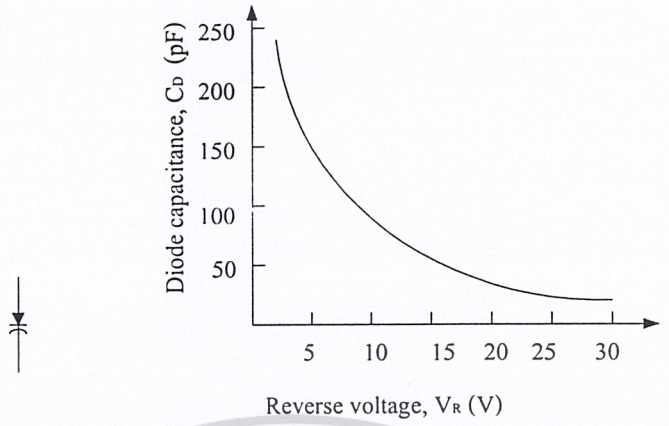
การสร้างสัญญาณ FM แบบทางตรงนั้นเป็นการนำเอาสัญญาณที่จะเข้ามามอดูเลทไปเปลี่ยนความถี่ของคลื่นพาห์โดยตรง ซึ่งออสซิเลเตอร์ที่ทำงานในลักษณะนี้ได้ก็มี รีเฟลกซ์ไคลสตรอน (Reflex Klystron) และกันน์ไดโอด (Gun Diode) ที่ใช้ในย่านความถี่ไมโครเวฟ เป็นต้น ออสซิลเลเตอร์ทั้งสองแบบนี้ความถี่ออสซิลเลทออกมาจะเปลี่ยนแปลงแรงดันไบอัสก็จะทำให้ได้สัญญาณ FM ออกมาโดยตรง สำหรับความถี่ในย่านต่ำกว่าไมโครเวฟลงมานั้น มักจะใช้วาแรคเตอร์ (Varector) ซึ่งจะมีคุณสมบัติเฉพาะ คือ ค่าคาปาซิแตนซ์จะเปลี่ยนแปลงไปตามระดับของแรงดันที่ตกคร่อมอยู่ ดังนั้นถ้าใช้วาแรคเตอร์นี้เป็นส่วนหนึ่งของวงตรเรโซแนนซ์ที่ใช้ในวงจรออสซิเลเตอร์

วิธีนี้มีข้อดี คือ ทำได้ง่าย และค่าความถี่เบี่ยงเบนที่ได้จะสูงพอสมควร แต่ก็มีข้อเสีย คือ ค่า f_c จะดริฟท์ (drift) ได้ง่าย จึงจำเป็นต้องมีวงจรชดเชยอุณหภูมิและวงจรควบคุมถี่ f_c ให้ค่าคงที่ ซึ่งก็จะทำให้วงจรมีความยุ่งยากมากขึ้น

3.1.1.1 วาแรคเตอร์ไดโอด (Varactor Diode)

วาแรคเตอร์ไดโอด สามารถใช้เป็นตัวกำเนิดสัญญาณ FM แบบทางตรงซึ่งเมื่อให้ไบอัสย้อนกลับ (Reverse Bias) กับวาแรคเตอร์ไดโอด จะทำให้เกิดค่าคาปาซิแตนซ์ที่บริเวณรอยต่อพีเอ็นและจะมีค่าเปยนแปลงตามแรงดันไบอัสย้อนกลับแสดงในรูปที่ 3.1

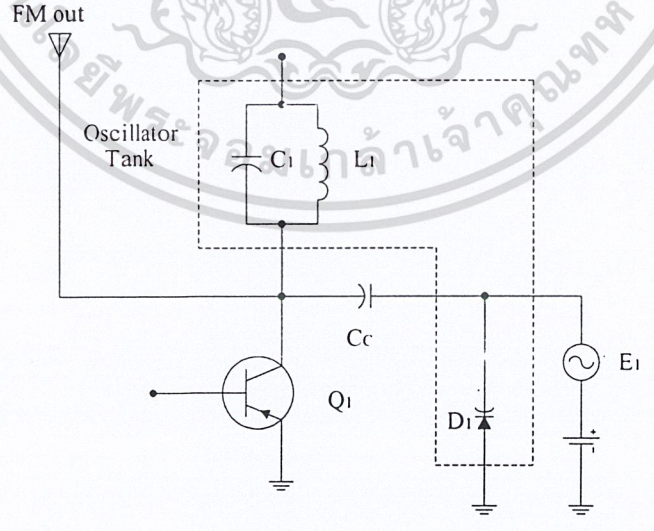
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 แสดงสัญญลักษณ์และกราฟคุณสมบัติของวาแรคเตอร์ไดโอด

ในรูปที่ 3.1 ซึ่งแสดงวงจรวาแรคเตอร์ ไดโอด มอดูเลเตอร์ ซึ่งอาจมองได้ว่า C_1 ต่อขนานกับ L_1 และค่าคาปาซิแตนซ์ของ D_1 ซึ่งเป็นรูปแบบของวงจรเรโซแนนซ์ คัปปลิ้งคาปาซิแตนซ์ (C_C) จะทำหน้าที่แยกสัญญาณไฟตรงและอาจมองได้ว่าจะลัดวงจรที่ความถี่สูง

เมื่อสัญญาณข่าวสารถูกต่อเข้ากับวาแรคเตอร์ไดโอด จะทำให้วาแรคเตอร์ไดโอดได้รับไบอัสย้อนกลับมีค่าต่าง ๆ ซึ่งทำให้เกิดจังชั่นคาปาซิแตนซ์ (Junction Capacitance) มีค่าแตกต่างกันหลายค่าเปลี่ยนแปลงตามสัญญาณข่าวสาร ดังนั้นความถี่ที่กำเนิดขึ้นจึงเป็นลักษณะของสัญญาณ FM

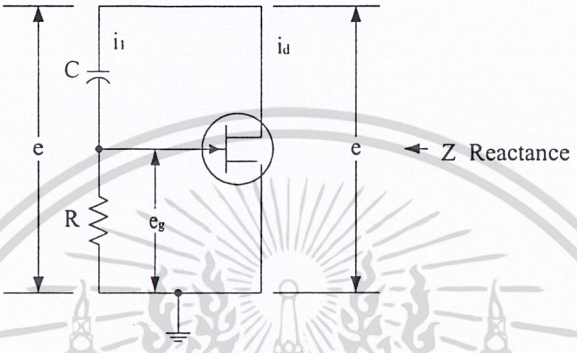


รูปที่ 3.2 แสดงวงจรมอดดูเลเตอร์ที่ใช้วาแรคเตอร์ไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1.2 รีแอคแตนซ์ มอดูเลเตอร์ (Reactance Modulator)

วาแรคเตอร์ไดโอดมอดูเลเตอร์ สามารถเรียกอีกอย่างหนึ่งว่า รีแอคแตนซ์มอดูเลเตอร์ ซึ่งถูกประยุกต์มาเพื่อใช้งานกับอุปกรณ์ประเภทแอคทีฟซึ่งมีลักษณะคล้ายกับวาริเอเบิลรีแอคแตนซ์มอดูเลเตอร์ซึ่งเป็นที่นิยมมากในการใช้งานเป็นตัวกำเนิด FM ซึ่งอาจอธิบายได้ว่า อุปกรณ์ประเภทแอคทีฟมีลักษณะคล้ายกับรีแอคแตนซ์



รูปที่ 3.3 แสดงวงจรรีแอคแตนซ์

พิจารณา JFET ในรูป 3.3 อิมพีแดนซ์ (z) ที่มองเข้าไปในขาเดรนของ JFET สามารถแสดงการทำงานได้ดังนี้

สมมุติว่ากระแสมีค่าน้อยมากจนเข้าใกล้ศูนย์ จะได้สมการ ดังนี้

$$e_g = i_1 R \qquad (3.1)$$

เมื่อ i_1 หาได้จาก

$$i1 = \frac{e}{R - jX_C} \qquad (3.2)$$

แทนค่าสมการ 3.1 ในสมการ 3.2 จะได้

$$e_g = \frac{R \times e}{R - jX_C} \qquad (3.3)$$

ดังนั้น กระแสเดรน i_d คือ

$$id = g_m e_g \qquad (3.4)$$

เมื่อ g_m คือ ทรานส์คอนดักแตนซ์ ของ JFET ดังนั้นจะได้

$$id = \frac{g_m \times R \times e}{R - jX_C} \qquad (3.5)$$

ดังนั้น อิมพีแดนซ์ (z) ที่มองเข้าไประหว่างขาเดรนกับกราวด์จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$z = \frac{e}{i_d} = \frac{e}{\frac{g_m \times R \times e}{R - jX_C}} \quad (3.6)$$

สามารถเขียนใหม่ได้ว่า

$$z = \frac{R - jX_C}{g_m R} = \frac{1}{g_m} - \frac{jX_C}{g_m R} \quad (3.7)$$

ถ้าค่าของ R และ C, เมื่อค่า $R << X_C$ สมการที่ 7 จะสามารถเขียนได้ว่า

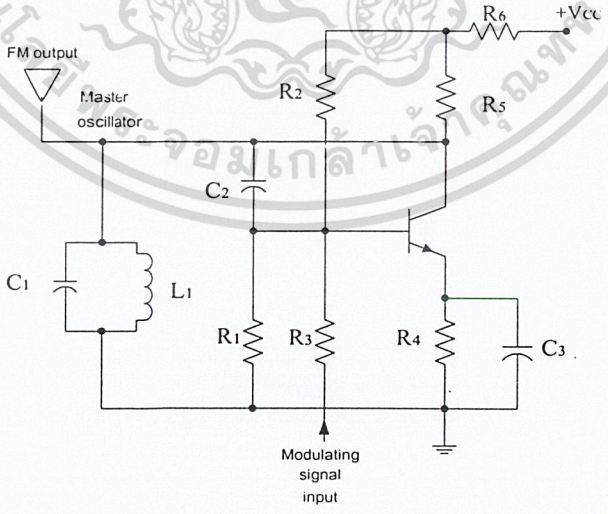
$$z = \frac{-jX_C}{g_m R} = \frac{-j}{2\pi f g_m RC} \quad (3.8)$$

สามารถเขียนใหม่ได้ดังนี้

$$z = \frac{-j}{2\pi f C_{eq}} \quad (3.9)$$

เมื่อ $C_{eq} = g_m RC$

ดังนั้น อิมพีแดนซ์ (z) จะมีลักษณะคล้ายกับค่าคาปาซิแตนซ์ ถ้านำสัญญาณมอดูเลติ้ง ต่อเข้ากับขาเกทของ JFET ดังในรูปที่ 3.3 จำนวนของคาปาซิแตนซ์จะมีหลายค่า เปลี่ยนแปลงตามสัญญาณมอดูเลติ้งเพราะว่าค่า g_m ของ JFET จะเปลี่ยนไปตามแรงดันที่ขาเกท ซึ่งในการกำเนิดสัญญาณ FM จำเป็นต้องใช้หลักการดังกล่าว โดยเมื่อต่อวงจร LC Tank เข้าไประหว่างขาเดรนและกราวด์ ก็จะสามารถใช้เป็นตัวกำเนิดสัญญาณ FM แสดงในรูป 3.4



รูปที่ 3.4 แสดงวงจรรีแอคแตนซ์มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ศูนย์วิทยทรัพยากร จุฬาลงกรณ์มหาวิทยาลัย

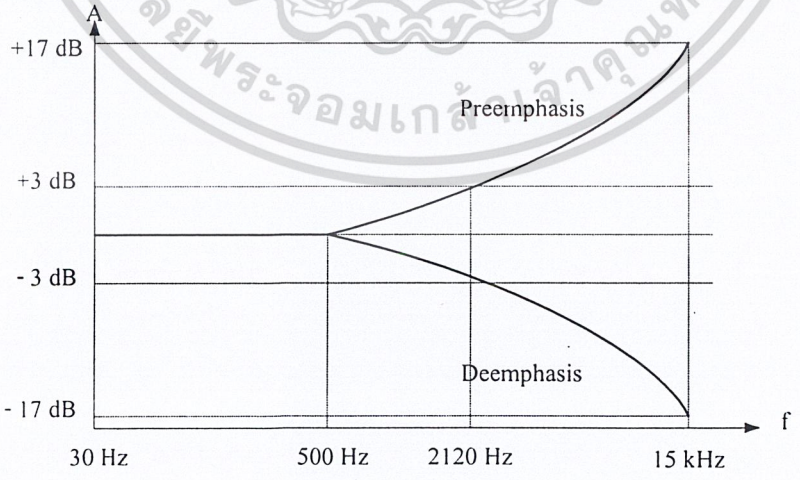
3.1.2 การสร้างสัญญาณ FM แบบทางอ้อม

โดยทั่วไปจะใช้วงจรอินทิเกรเตอร์ในการอินทิเกรตสัญญาณที่เข้ามามอดูเลท และส่วนที่เป็นบาลานซ์มอดูเลเตอร์ เฟสชิฟเตอร์และวงจรบวกจะทำหน้าที่เป็นเฟสมอดูเตอร์ ซึ่งจะทำให้สัญญาณที่ผ่านวงจรส่วนนี้จะเป็นสัญญาณ FM

การมอดูเลทแบบนี้จะมีข้อจำกัดที่ค่าความถี่เบี่ยงเบนมีค่าต่ำ ซึ่งหมายถึงสัญญาณที่ได้จะเป็นสัญญาณ FM แบบแบนด์วิดท์แคบ กรณีที่ต้องการสัญญาณ FM แบบแบนด์วิดท์กว้างก็จะต้องมีการออกแบบตั้งแต่ต้นคือ ใช้วงจรคูณความถี่เข้าช่วยซึ่งจะทำให้ความถี่ของคลื่นพาห์สูงขึ้นพร้อม ๆ กับทำให้ค่าความถี่เบี่ยงเบนสูงขึ้น

3.2 ภาคปรีเอมพาซิส (Preemphasis)

ปรีเอมพาซิสทำหน้าที่เป็นวงจรขยายสัญญาณข้อมูลข่าวสารหรือสัญญาณเสียงความถี่สูง ซึ่งสัญญาณเสียงที่ความถี่สูงนี้สามารถถูกรบกวนจากสัญญาณรบกวน (noise) ได้ง่ายดังนั้นจึงจำเป็นต้องมีวงจรปรีเอมพาซิสเพื่อขยายสัญญาณเสียงที่ความถี่สูงก่อนที่จะนำไปทำการมอดูเลท ดังนั้นอัตราส่วนระหว่างสัญญาณมอดูเลติ้งและสัญญาณรบกวน (S/N) จะมีค่าเปลี่ยนแปลง เพราะว่าสัญญาณรบกวน (noise) มีค่าเท่าเดิม ซึ่งโดยทั่วไปแล้ววงจรปรีเอมพาซิสมักจะอยู่ทางด้านภาคส่ง ดังนั้นเพื่อให้สัญญาณข่าวสารไม่ผิดเพี้ยนไปจากเดิมจำเป็นจะต้องมีวงจรที่ทำหน้าที่ทำให้สัญญาณเสียงความถี่สูงกลับคืนเหมือนเดิม เหมือนกับตอนที่ยังไม่ผ่านวงจรปรีเอมพาซิส ดังนั้น อัตราส่วนระหว่างสัญญาณเสียงกับสัญญาณรบกวน (S/N) จะมีค่าคงที่

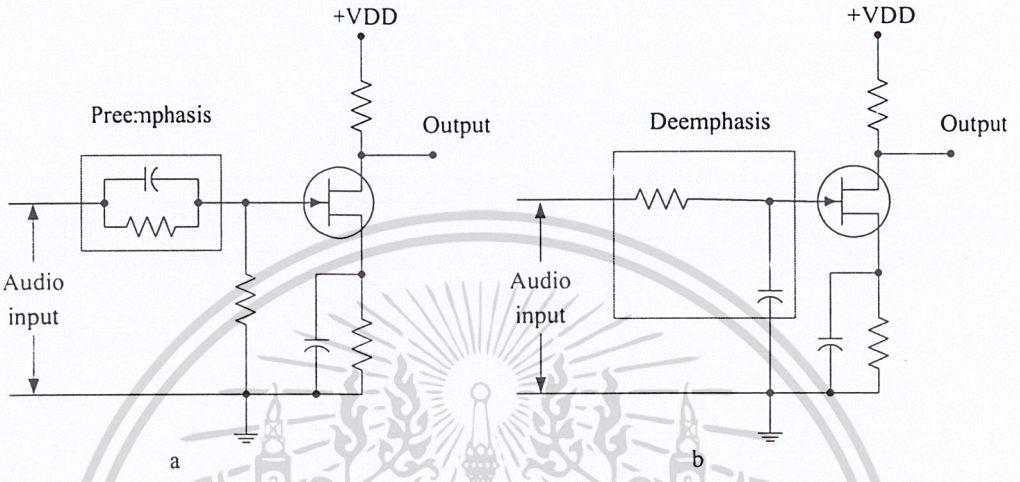


รูปที่ 3.5 แสดงคุณสมบัติของวงจรเอมพาซิส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

46294

ซึ่งโดยปกติแล้ววงจรดีเอมพาซิส (deemphasis) จะอยู่ระหว่างวงจรดีเทคเตอร์และวงจรขยายสัญญาณเสียงในเครื่องรับ ซึ่งจะทำให้สัญญาณเสียงความถี่สูงมีค่าไม่ผิดเพี้ยน คุณสมบัติของวงจรเอมพาซิส (emphasis) แสดงได้ดังรูป

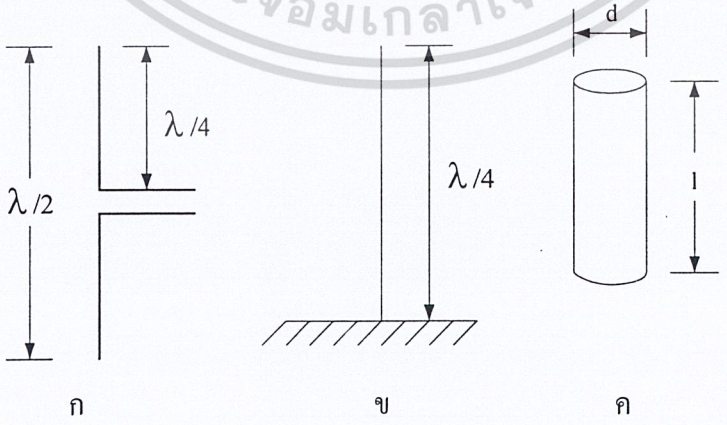


รูปที่ 3.6 แสดงตัวอย่างวงจรเอมพาซิส a) วงจรปรีเอมพาซิส b) วงจรดีเอมพาซิส

3.3 สายอากาศ

สายอากาศทำหน้าที่ในการแพร่กระจายคลื่น โดยสายอากาศถือว่าเป็นภาคสุดท้ายของเครื่องส่ง สายอากาศมีด้วยกันหลายชนิดซึ่งข้อดีและข้อเสียแตกต่างกันไป ซึ่งจะกล่าวเฉพาะบางชนิดที่ใช้ในโครงงาน ดังนี้

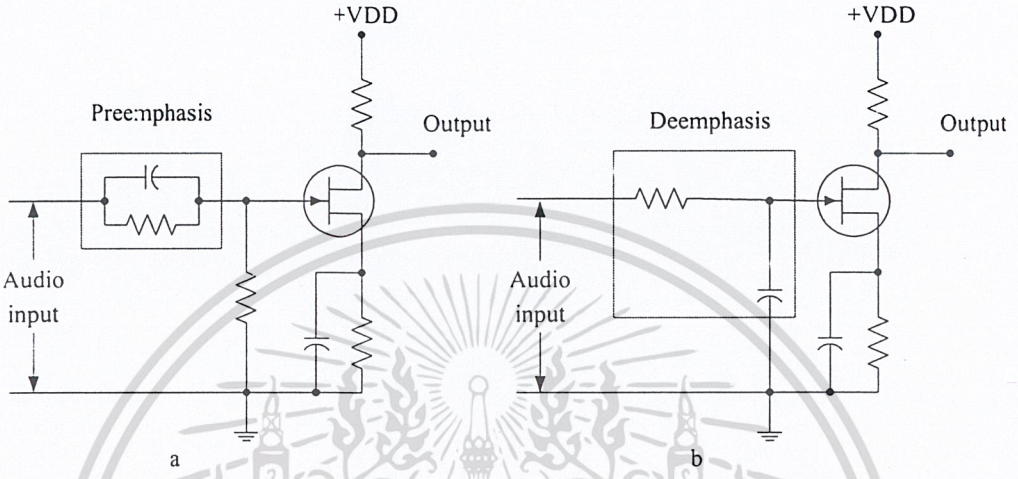
อิมพิแดนซ์ของสายอากาศแบบต่างๆ สายอากาศ



รูปที่ 3.7 (ก) สายอากาศแบบ Dipole และ (ข) สายอากาศแบบโมโนโพล (ค) เส้นผ่าศูนย์กลางและความยาวของสายอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งโดยปกติแล้ววงจรดีเอมพาซิส (deemphasis) จะอยู่ระหว่างวงจรดีเทคเตอร์และวงจรขยายสัญญาณเสียงในเครื่องรับ ซึ่งจะทำให้สัญญาณเสียงความถี่สูงมีค่าไม่ผิดเพี้ยน คุณสมบัติของวงจรเอมพาซิส (emphasis) แสดงได้ดังรูป

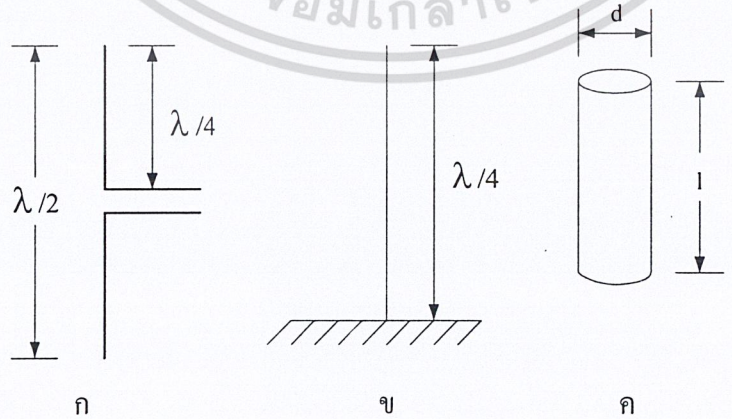


รูปที่ 3.6 แสดงตัวอย่างวงจรเอมพาซิส a) วงจรปรีเอมพาซิส b) วงจรดีเอมพาซิส

3.3 สายอากาศ

สายอากาศทำหน้าที่ในการแพร่กระจายคลื่น โดยสายอากาศถือว่าเป็นภาคสุดท้ายของเครื่องส่ง สายอากาศมีด้วยกันหลายชนิดซึ่งข้อดีและข้อเสียแตกต่างกันไป ซึ่งจะกล่าวเฉพาะบางชนิดที่ใช้ในโครงงาน ดังนี้

อิมพิแดนซ์ของสายอากาศแบบต่างๆ สายอากาศ



รูปที่ 3.7 (ก) สายอากาศแบบ Dipole และ (ข) สายอากาศแบบโมโนโพล (ค) เส้นผ่าศูนย์กลางและความยาวของสายอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

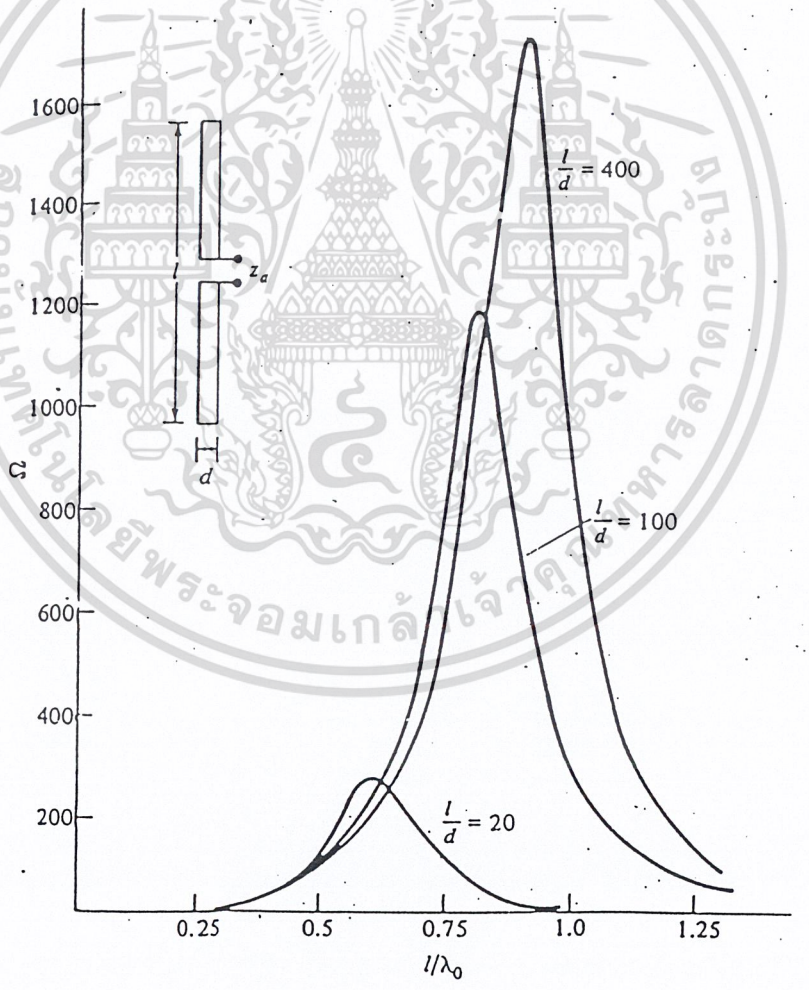
เนื่องจากค่าอิมพิแดนซ์ของสายอากาศจะเป็นฟังก์ชั่นของความยาวสายอากาศอิมพิแดนซ์ของสายอากาศแบบ Monopole จะเท่ากับครึ่งหนึ่งของสายอากาศแบบ Dipole

Z_a = $R_a + X_a$; อิมพิแดนซ์สายอากาศแบบ Dipole

Z_b = $Z_a/2$; อิมพิแดนซ์สายอากาศแบบ Monopole

สูตรการคำนวณอินพุทรีซิสแตนซ์ของสายอากาศแบบ Dipole

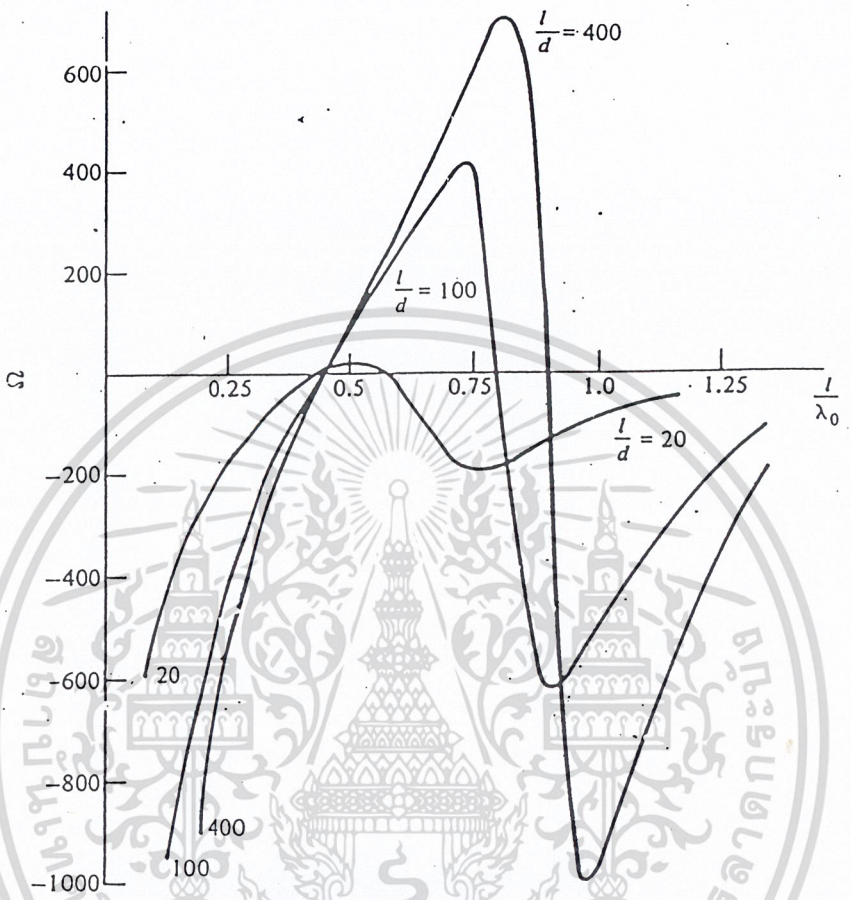
ความยาวของสายอากาศ	อินพุทรีซิสแตนซ์	
$0 < L < X/4$	$20\pi^2(L/X)^2$	(3.10)
$X/4 < L < X/2$	$24.7\ (\pi\ L/X)^{2.4}$	(3.11)
$X/2 < L < 0.637X$	$11.14\ (\pi\ L/X)^{4.17}$	(3.12)



Input resistance of dipole antenna.

รูปที่ 3.8 กราฟแสดงค่ารีซิสแตนซ์ (R_a) ของสายอากาศแบบไดโพล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Input reactance of dipole antenna.

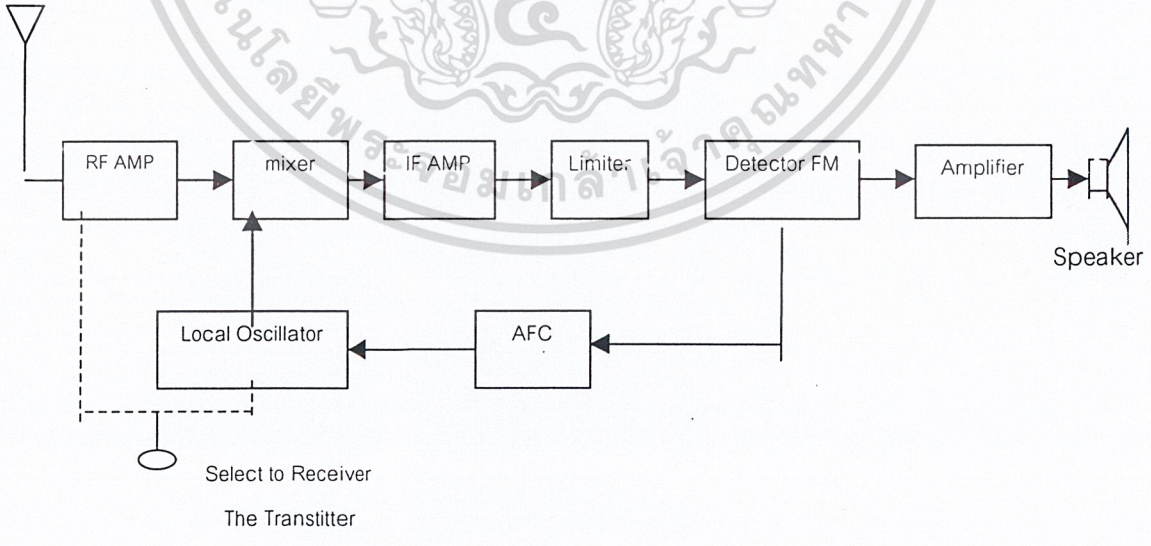
รูปที่ 3.9 กราฟแสดงค่ารีแอคแตนซ์ (X_a) ของสายอากาศแบบไดโพล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
เครื่องรับระบบ FM

สมมติว่า เราจูนเครื่องรับไว้ที่ 100 MHz ลูกบิดหน้าปัดจะเลื่อนไปตรงกับความถี่ 100 MHz (บนหน้าปัด) วงจรขยาย RF จะจูนไว้ที่ 100 MHz ส่วนโลคอลออสซิลเลเตอร์จะจูนไว้ที่ 110.7 MHz เมื่อผ่านกรรมวิธีของเฮตเทอโรดายน์ในวงจรมิกเซอร์ ผลต่างของความถี่จะปรากฏที่อินพุทของวงจรขยาย IF เท่ากับ 110.7 MHz ลบด้วย 100 MHz ซึ่งจะเท่ากับ 10.7 MHz ดังนั้นสัญญาณความถี่ที่ IF นี้จะถูกขยายและกำจัดแบนด์วิดท์ให้กว้างเพียงพอที่จะรับสัญญาณ FM และแคบเพียงพอที่จะกำจัดสัญญาณที่ไม่ต้องการอื่น ๆ ทิ้งไป

สำหรับการทำงานของเครื่องรับระบบแบนด์แคบเอฟเอ็ม (Narrow band FM) จะประกอบด้วยส่วนต่าง ๆ ดังนี้ เมื่อรับสัญญาณผ่านเข้ามาทางเสาอากาศแล้วจะทำการขยายสัญญาณให้มีความแรงขึ้นแล้วจึงนำมารวมกับสัญญาณจากโลคอลออสซิลเลเตอร์ที่มิกเซอร์ภาคแรกเป็นการป้องกันความถี่เงา (Image Frequency) ซึ่งจะได้ความถี่กลาง 10.7 MHz จากนั้นจะผ่านการขยายแล้วจะส่งผ่านไปยังมิกเซอร์ภาคที่ 2 ซึ่งจะเป็นการรวมกันกับสัญญาณความถี่จากโลคอลออสซิลเลเตอร์ที่มีความถี่ 10.245 MHz จะทำให้ได้สัญญาณความถี่กลางในระบบ AM โดยจะมีความถี่ IF เท่ากับ 455 KHz และที่มิกเซอร์ภาคที่ 2 นี้จะทำงานในลักษณะเป็นการควบคุมแถบความถี่ใช้งาน (Bandwidth) ให้แคบลงเพื่อลดการรบกวนกันของแต่ละช่องสัญญาณ จากนั้นจะทำการขยายแล้วจึงนำไปดีมอดดูเลทเพื่อให้ได้สัญญาณที่ทำการส่งมาต่อไป



รูปที่ 4.1 แสดงบล็อกไดอะแกรมของเครื่องรับ Narrow band FM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าพาหะของสัญญาณ FM ที่ส่งมาจาเครื่องส่งมีความถี่เบี่ยงเบนเท่ากับ ±50 KHz (โดยความถี่ FM เท่ากับ 100 MHz คงเดิม โลคอลออสซิลเลเตอร์คงเดิม และ IF คงเดิม) สัญญาณ IF จะมีความถี่เบี่ยงเบนเท่ากับ ±50 KHz ด้วย ดังนั้นสัญญาณที่มอดดูเลทมาบนพาหะจะยังอยู่ในสัญญาณ IF โดยไม่มีความเพี้ยนแม้ว่าความถี่ของสัญญาณ FM จะลดทอนจาก 100 MHz ลงมาเหลือแค่เพียง 10.7 MHz

จากบล็อคไดอะแกรมของเครื่องรับวิทยุเอฟเอ็มสามารถอธิบายการทำงานของแต่ละบล็อคคร่าวๆได้ดังนี้

เสาอากาศ (Antena) จำเป็นมากสำหรับเครื่องรับ FM ทำหน้าที่รับคลื่นวิทยุ FM จากสถานีต่างๆความถี่ระหว่าง 88 – 108 MHz ให้มีความแรงเท่าๆกันทุกสถานี เสาอากาศจึงต้องรับคลื่นในแบนด์กว้างตลอดย่าน FM

ภาคขยาย RF (RF AMP) ทำหน้าที่ขยายสัญญาณความถี่ที่รับมาจากสายอากาศโดยเลือกขยายทีละ 1 ความถี่ ดังนั้นจึงต้องมีวงจรจูนสัญญาณอินพุทที่รับมาจากสายอากาศและจูนสัญญาณเอ้าท์พุทที่ส่งให้ภาคมิกเซอร์ ซึ่งการจูนต้องได้ความถี่ค่าเดียว ตัวขยายสัญญาณ RF สมัยก่อนใช้หลอดสุญญากาศ ปัจจุบันใช้ทรานซิสเตอร์หรือมอสเฟตและในบางรุ่นใช้ ไอซี การขยายสัญญาณ RF จะทำให้สัญญาณที่รับมาได้มีขนาดแรงขึ้น ความไวของเครื่องรับดีขึ้นและกำจัดสัญญาณความถี่ที่ไม่ต้องการออกไป ในเครื่องรับที่ไม่ต้องการคุณภาพมากนักอาจจะตัดภาคนี้ออก สัญญาณที่ออกจากภาคขยาย RF นี้เป็นสัญญาณความถี่ของสถานีที่ต้องการรับ และส่งออกไปเข้าภาคมิกเซอร์เพียง 1 ความถี่เท่านั้น อัตราการขยายของภาคขยาย RF จะถูกควบคุมโดยวงจร AGC

ภาคออสซิเลเตอร์หรือโลคอลออสซิลเลเตอร์ (local oscillator) ทำหน้าที่ผลิตความถี่ RF ขึ้นมา 1 ความถี่ เพื่อที่จะส่งไปผสม (mixer) กับคลื่นที่รับมาจากภาคขยาย RF ในภาคมิกเซอร์ความถี่ที่ออสซิลเลเตอร์ผลิตขึ้นมาจะสูงกว่าความถี่ที่รับมาจากภาคขยาย RF อยู่ 10.7 MHz นั่นคือความถี่จะอยู่ในช่วง 98.7-118.7 MHz ความถี่ที่ออสซิเลเตอร์ผลิตขึ้นมาต้องคงที่เสมอซึ่งถูกควบคุมโดยวงจร AFC

ภาคมิกเซอร์ (mixer) ทำหน้าที่รับคลื่นจากภาคขยาย RF และภาคออสซิเลเตอร์มาผสมกันตามกระบวนการซุเปอร์เฮตเตอร์โรดายน์ โดยใช้ผลต่างของออสซิเลเตอร์กับสัญญาณจากภาคขยาย RF มีค่า 10.7 MHz ถูกจูนออกทางเอ้าท์พุทของมิกเซอร์

ภาคขยาย RF ออสซิเลเตอร์และมิกเซอร์ เมื่อรวมกันเรียกว่าภาคฟร้อนเอนด์ (front end) อาจบรรจุไว้ในกล่องโลหะชีลด์ เพื่อป้องกันความถี่อื่นรบกวน

ภาคขยายสัญญาณความถี่ IF (IF AMP) โดยรับสัญญาณ IF จากเอ้าท์พุทของภาคมิกเซอร์ด้วยความถี่ 10.7 MHz มาทำการขยายซึ่งเครื่องรับบางเครื่องอาจมีการขยายสัญญาณ IF หลายๆครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การขยายสัญญาณ IF อาจใช้หลอดสุญญากาศ ทรานซิสเตอร์หรือไอซี ในเครื่องรับที่มีการขยายสัญญาณ IF หลายๆครั้งในการการขยาย IF ครั้งสุดท้ายอาจจะทำหน้าที่เป็นลิมิตเตอร์ด้วยก็ได้

ภาคลิมิตเตอร์ (limiter) เนื่องจากในระบบ FM ความถี่ของคลื่นพาห์จะเปลี่ยนแปลงตามสัญญาณเบสแบนด์ ส่วนทางด้านขนาดจะมีค่าคงที่ แต่ในทางปฏิบัติขนาดของสัญญาณคลื่นพาห์มักจะมีขนาดไม่คงที่เนื่องจากมีสัญญาณรบกวน ดังนั้นจึงต้องมีส่วนของลิมิตเตอร์เอาไว้เพื่อตัดเอาสัญญาณที่ไม่ต้องการออกไป ซึ่งสัญญาณที่ได้จะเป็นรูปสแควร์จากนั้นก็จะนำสัญญาณที่ได้ไปเข้าวงจรกรองแถบความถี่ผ่านซึ่งจะยอมให้เฉพาะสัญญาณพื้นฐาน(fundamental) ของคลื่นสแควร์ผ่านเท่านั้น ซึ่งจะทำให้ได้เป็นสัญญาณไซน์ออกมาอีกครั้งหนึ่ง

ภาค FM ดีเทคเตอร์ (FM detector) ทำหน้าที่แยกสัญญาณเสียงออกจากสัญญาณ IF ของ FM ความถี่ 10.7 MHz การดีเทก FM มีหลายวิธี บางวิธีต้องเพิ่มวงจรลิมิตเตอร์ เพื่อตัดแต่งสัญญาณ FM ให้มีแอมปลิจูดเท่ากันเสียก่อนวงจรรุ่นใหม่ๆจะใช้ IC ดีเทคเตอร์สัญญาณที่ได้จะส่งไปเข้าวงจรขยายเสียงต่อไป ผลของการดีเทคเตอร์จะได้สัญญาณบางส่วนไปสร้างเป็นสัญญาณ AFC

ภาค AFC (automatic frequency control) ทำหน้าที่ควบคุมความถี่ของวงจรออสซิเลเตอร์ให้พอดีล็อคกับคลื่น RF ตลอดเวลา เพราะถ้าออสซิเลเตอร์ผลิตความถี่ไม่สัมพันธ์กับคลื่น RF สัญญาณเสียงที่รับฟังจะจางหายไม่ชัดเจนซึ่งคล้ายกับรับไม่ตรงสถานี สัญญาณแรงดันไฟ AFC ได้มาจากภาค FM ดีเทคเตอร์

4.1 ภาคโลคอลออสซิเลเตอร์ (Local Oscillator)

ภาคโลคอลออสซิลเลเตอร์ (Local Oscillator)เป็นส่วนที่ทำหน้าที่กำเนิดสัญญาณขึ้นมาเพื่อป้อนให้แก่วงจรภาพมิกเซอร์ ซึ่งในส่วนของโลคอลออสซิลเลเตอร์ก็คือวงจรกำเนิดสัญญาณอย่างหนึ่งนั้นเอง

4.1.1 ชนิดวงจรออสซิเลเตอร์

วงจรออสซิลเลเตอร์ แบ่งออกได้เป็น วงจรออสซิลเลเตอร์คลื่นรูปซายน์ และวงจรออสซิลเลเตอร์ที่ไม่ใช่คลื่นซายน์ เช่น รูปสี่เหลี่ยม พัลส์ เป็นต้น วงจรออสซิลเลเตอร์ส่วนใหญ่จะเป็นคลื่นรูปซายน์ (sine-wave oscillator) ซึ่งจะให้กำเนิดสัญญาณคลื่นรูปซายน์ออกมาตลอดเวลา โดยมีขนาดและความถี่คงที่ ชนิดของการออสซิลเลทแบ่งได้จากอุปกรณ์ที่ใช้ ฉะนั้นวงจรออสซิลเลเตอร์คลื่นรูปซายน์ จะแบ่งได้เป็น

-วงจรออสซิลเลเตอร์แบบฮาร์ทเลย์ (HARTLAY OSCILLATOR)

-วงจรออสซิลเลเตอร์แบบโคลพิทท์ (COLPITTS OSCILLATOR)

-วงจรออสซิลเลเตอร์แบบแคลบพ์ (CLAPP OSCILLATOR)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

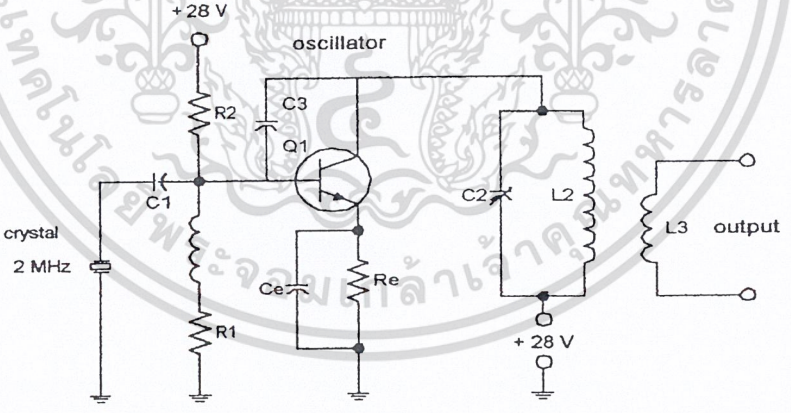
-วงจรออสซิลเลเตอร์แบบคริสตอล (CRYSTAL OSCILLATOR)

ซึ่งจะขอกล่าวเฉพาะที่เกี่ยวกับวงจรออสซิลเลเตอร์แบบคริสตอล เนื่องจากว่าใช้มากในโครงงานนี้

4.1.2 คริสตอลออสซิเลเตอร์

วงจรออสซิเลเตอร์ชนิดนี้จะใช้ผลึกควอทซ์ ใช้ในกรณีที่ต้องการความเที่ยงตรงสูงในการควบคุมความถี่ที่ความถี่เรโซแนนซ์คริสตอลมีคุณสมบัติเหมือนกับเป็นอิเล็คโตรแมคคานิคอลออสซิเลเตอร์ที่มีคุณสมบัติเทียบเท่ากับวงจรจูน LC แต่มีค่า Q สูงกว่า โดยทั่วไปจะใช้ประกอบในอุปกรณ์ที่สามารถพกติดตัวได้เช่นวิทยุมือถือ โดยใช้ได้ทั้งในเครื่องส่งและเครื่องรับ ความถี่ที่ผลิตจากคริสตอลออสซิเลเตอร์จะมี ความผิดเพี้ยนน้อยกว่า 1 Hz ต่อ 10^6 Hz

วงจรออสซิเลเตอร์ใช้คริสตอล ในรูปที่ 4.2 แสดงวงจรที่ใช้คริสตอลออสซิเลเตอร์ ในการกำหนดความถี่ของออสซิเลเตอร์วงจรจะป้อนกลับผ่าน C_3 ซึ่งเป็นค่าคาปาซิแตนซ์ภายในระหว่างขาคอลเล็กเตอร์กับขาเบส ในวงจรเบสโวทเตจดิไวเดอร์ R_1,R_2 ป้อนแรงดันฟอร์เวิร์ดจากแหล่งจ่ายไฟ +28 V C_1 เป็นตัวป้องกันไฟตรงจากขาเบสไม่ให้ผ่านไปยังคริสตอล RF โช๊ค L_1 เป็นอิมพิแดนซ์ค่าสูงของเอ้าท์พุทของคริสตอลที่ต่อกับขาเบส ในวงจรอิมิตเตอร์ร่วมที่ขาE จะมีR_e ต่ออยู่ และมี C_e เป็นบายพาสคาปาซิเตอร์โดยจะช่วยเพิ่มอัตราการขยายของวงจรให้มากขึ้น



รูปที่ 4.2 แสดงออสซิเลเตอร์แบบใช้คริสตอล

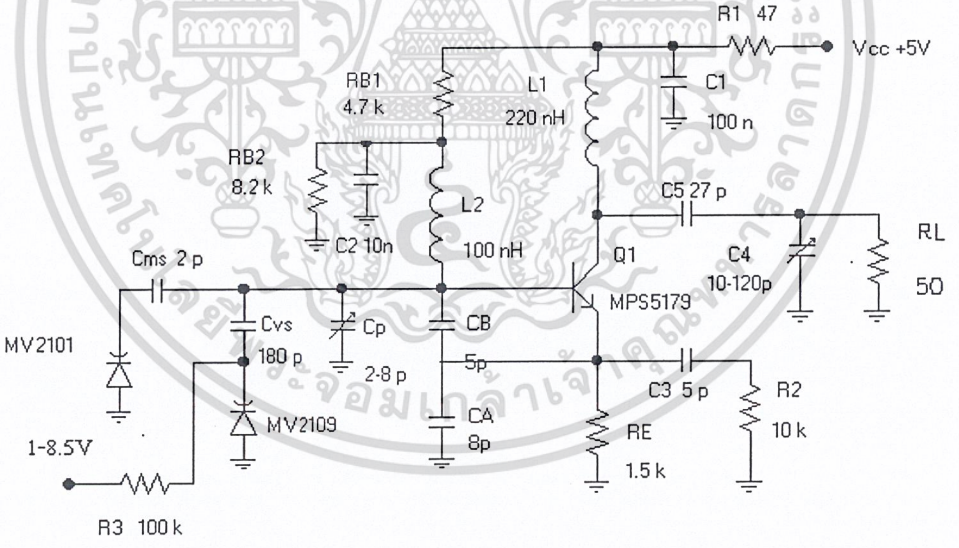
วงจูน LC เป็นตัวคัปปลิ้งสัญญาณเอ้าท์พุทของออสซิเลเตอร์ร่วมกับ L_3ไปสู่วงจรในภาคถัดไป ส่วนวงจรคอลเล็คเตอร์ RF โช๊ค L_1 เป็นตัวป้อนแรงดันแบบขนานจากแหล่งจ่ายไฟ +28 V ให้แก่ออสซิเลเตอร์ ส่วน L2 , L3 ทำหน้าที่คัปปลิ้งสัญญาณเอ้าท์พุทจากวงจรออสซิเลเตอร์ไปสู่วงจรภาคถัดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คริสตอลมีความถี่ของสัญญาณที่สามารถออสซิเลทออกมาได้ที่ความถี่ที่แน่นอนค่าหนึ่งๆ โดยทั่วไปมีค่าอยู่ระหว่าง 0.5 –30 MHz สำหรับที่ต้องการความถี่สูงขึ้นอาจต่อร่วมกับวงจรทวีคูณความถี่ ซึ่งอาจเป็นวงจรจูนความถี่ 2 เท่า และ 3 เท่าก็ได้ วงจรขยายดังรูปใช้วงจรจูน LC เพื่อปรับความถี่ของสัญญาณให้ได้ความถี่ฮาร์มอนิคของคริสตอลออสซิเลเตอร์ สำหรับในกรณีที่ต้องการลดความถี่ลงให้ต่อร่วมกับวงจรหารความถี่ โดยความถี่เอ้าท์พุทของออสซิเลเตอร์จะถูกหารให้มีค่าน้อยลงจนได้ค่าความถี่ที่ต้องการ

4.1.3 วงจรออสซิลเลเตอร์แบบควบคุมความถี่ด้วยแรงดัน (VCO)

วงจร วีซีโอ (VCO) คือ วงจรที่ทำหน้าที่กำเนิดความถี่จะใช้แรงดันไฟตรงไปทำการควบคุมให้อุปกรณ์กำเนิดความถี่ประพฤติตนเป็นอิมพิแดนซ์ที่มีค่าเปลี่ยนแปลงไป และผลิตความถี่ต่าง ๆ ออกมาได้ตามแรงดันที่มาควบคุม เช่น วงจร วีซีโอ ที่ใช้แรงดันไฟตรงมาควบคุมให้วาริแคปประพฤติตนเป็นตัวเก็บประจุ โดยมีค่าเปลี่ยนแปลงได้ตามแรงดันไฟตรงและผลิตความถี่ออกมาได้



รูปที่ 4.3 แสดงวงจร วีซีโอ

4.2 วงจรขยาย IF

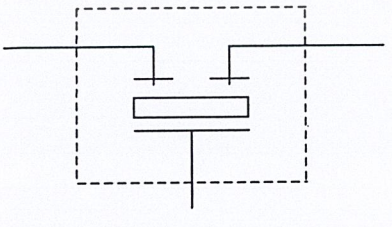
วงจรภาคขยายสัญญาณ IF ของเครื่องรับวิทยุ FM มีไว้เพื่อขยายสัญญาณ IF ความถี่ 10.7 MHz ให้มีขนาดแอมปลิจูดของสัญญาณสูงขึ้นอย่างเพียงพอ และเหมาะสมกับการดีเทคให้ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเสียงที่มีคุณภาพดี สัญญาณ IF ของ FM เป็นคลื่นผสมทางความถี่ IF 10.7 MHz กับสัญญาณเสียง 20-20000 Hz ดังนั้นความถี่ IF 10.7 MHz จึงเบี่ยงเบนตามความถี่เสียงซึ่งในระบบ FM ได้มีการกำหนดให้ความถี่เบี่ยงเบนได้สุงสุด ±75KHz และมีช่องว่างระหว่างสถานีบนและสถานีล่างข้างละ 25 KHz ดังนั้นช่วงแบนด์วิดธ์ของการส่ง FM จึงมีสถานีละ 200 KHz เมื่อเรานำสัญญาณ จากสถานีที่รับเข้ามาผ่านคอนเวอร์เตอร์ สัญญาณ IF 10.7 MHz ที่ได้จะต้องเบี่ยงเบนจากความถี่กลาง 10.7 MHz ไป ±100 KHz ด้วยเช่นกันวงจรขยาย IF ที่ดีนอกจากจะให้อัตราการขยายสูงแล้วจะต้องมีแบนด์วิดธ์กว้างถึง 200 KHz จึงจะทำให้ได้สัญญาณออกทางเอ้าท์พุทครบถ้วน

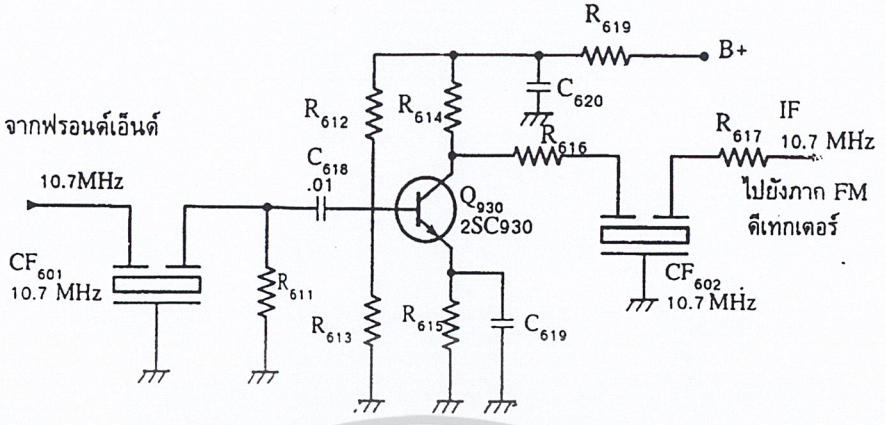
4.2.1 วงจรขยายสัญญาณ IF แบบใช้เซรามิกฟิลเตอร์

เซรามิกฟิลเตอร์(ceramic filter) เป็นอุปกรณ์ที่สร้างขึ้นมาสำหรับใช้แทนหม้อแปลงความถี่สูง ซึ่งมีความถี่เฉพาะ เช่น หม้อแปลง IF ของเครื่องรับวิทยุและ IF ของเครื่องรับโทรทัศน์เซรามิกฟิลเตอร์ทำจากสารจำพวกเพียโซอิเล็กตริก ซึ่งจะมีค่าเรโซแนนซ์เฉพาะตัว เมื่อป้อนสัญญาณความถี่เข้าไปในเซรามิกฟิลเตอร์ สัญญาณที่ผ่านได้คือความถี่รีโซแนนซ์กับตัวมันเท่านั้น หากสัญญาณที่ป้อนเข้าไปมีความถี่ไม่ถูกต้องตามค่าเรโซแนนซ์ด้านเอ้าท์พุทก็จะไม่มีสัญญาณออกมา ตัวอย่างความถี่ของเซรามิกฟิลเตอร์ เช่น 455 KHz สำหรับภาค IF ของเครื่องรับ AM ความถี่ 10.7 MHz สำหรับเครื่องรับ FM และความถี่อื่นๆที่ใช้ในเครื่องรับโทรทัศน์ เช่น 5.5 MHz, 4.5MHz, 38.9 MHz เป็นต้น เซรามิกฟิลเตอร์มีขนาดเล็ก สามารถใช้แทนหม้อแปลงที่เชื่อมโยงเฉพาะความถี่ได้โดยตรง ทำให้สะดวกและประหยัดเวลาได้มาก เนื่องจากไม่ต้องจูนหรือปรับแต่งความถี่ แต่เซรามิกฟิลเตอร์เป็นอุปกรณ์พาสซีพขยายสัญญาณไม่ได้สัญญาณที่ใส่เข้าไปจะสูญเสียภายในตัวเซรามิกฟิลเตอร์ สัญญาณที่ออกทางเอ้าท์พุทจะถูกลดทอนลงไปประมาณ 30 เปอร์เซ็นต์ เซรามิกฟิลเตอร์แบบ 3 ขา ใช้สำหรับส่งผ่านสัญญาณจะเรียกว่า ตัวคัปปลิ้งฟิลเตอร์(coupling filter) อีกแบบหนึ่งจะทำ 2 ขา เป็นตัวบายพาสฟิลเตอร์ เพื่อการบายพาสความถี่ที่ไม่ต้องการทิ้ง



รูปที่ 4.4 สัญลักษ์เซรามิกฟิลเตอร์

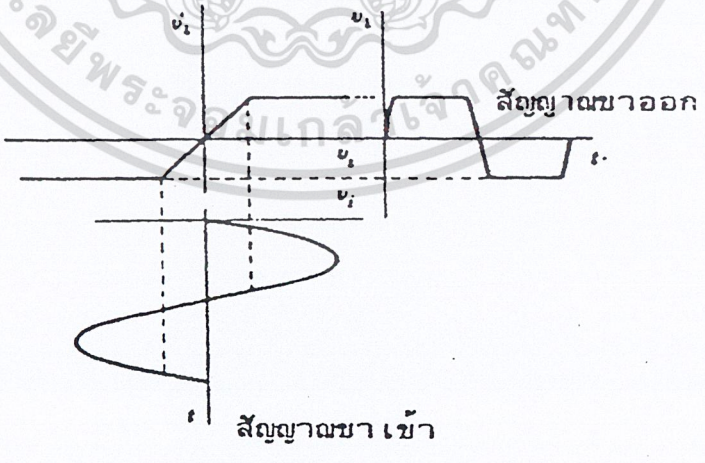
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 วงจรขยาย IF โดยใช้เซรามิกฟิลเตอร์

4.3 ลิมิตเตอร์

ในระบบเอฟอ็มความถี่ของคลื่นพาห์จะเปลี่ยนแปลงสัญญาณเบสแบนด์ ส่วนทางด้านขนาดจะคงที่เสมอฉะนั้นการเมื่อเกิดการเปลี่ยนแปลงทางขนาดของคลื่นพาห์แสดงว่าจะต้องเกิดจากสัญญาณรบกวน (noise) ดังนั้นในเครื่องรับ FM จึงต้องมีส่วนของลิมิตเตอร์เพื่อใช้ในการกำจัดสัญญาณรบกวน วงจรลิมิตเตอร์ประกอบไปด้วยไดโอดหรือทรานซิสเตอร์ที่ออกแบบเพื่อให้แรงดันทางด้านเอ้าท์พุทสัมพันธ์กับแรงดันทางด้านอินพุทดัง รูปที่ 4.8 ถ้าสัญญาณทางด้านอินพุทมีขนาดต่ำกว่าระดับของลิมิตเตอร์(limiting level) สัญญาณทางด้านเอ้าท์พุทจะแปรตามสัญญาณทางด้านอินพุททุกประการ อย่างไรก็ตามปกติขนาดของคลื่นพาห์จะมีค่ามากกว่าระดับจำกัดของตัวลิมิตเตอร์ ดังนั้นผลของการผ่านลิมิตเตอร์จะได้รูปคลื่นทางด้านเอ้าท์พุทเป็นรูปคลื่นสแควร์(square)



รูปที่ 4.6 ลักษณะของคลื่นเมื่อผ่านลิมิตเตอร์

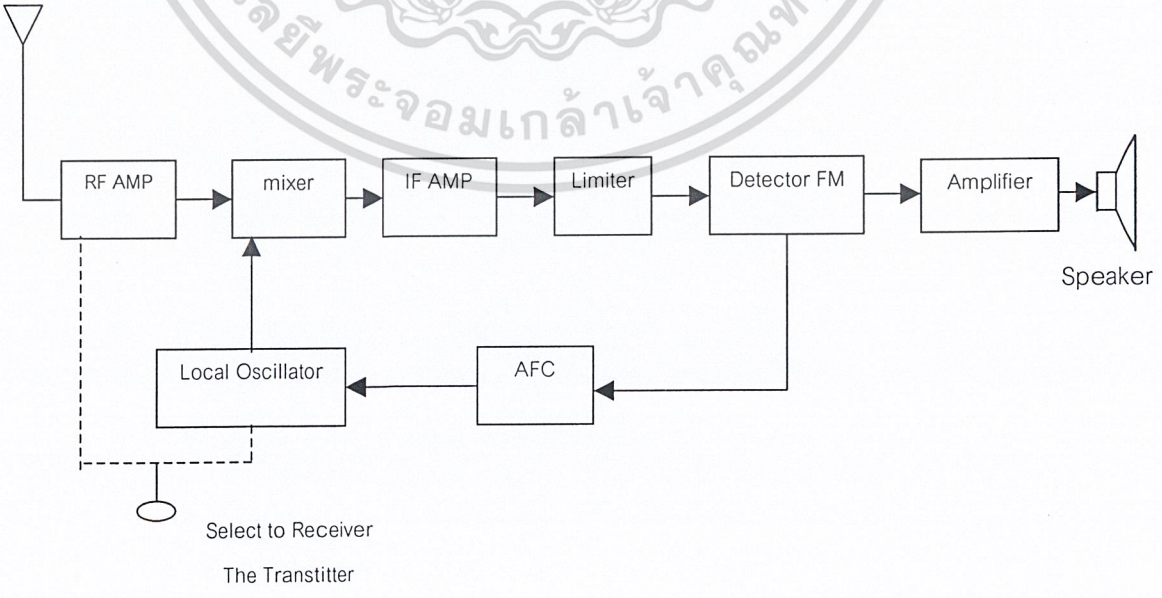
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อคลื่นสแควร์ผ่านวงจรกรองแถบความถี่ผ่านที่ยอมให้ความถี่พื้นฐาน(fundamental) ของคลื่นสแควร์ผ่านไดเท่านั้นจะได้สัญญาณทางด้านเอ้าท์พุทของวงจรกรองความถี่เป็นคลื่นไซน์

4.4 การควบคุมความถี่อัตโนมัติ

เมื่อเครื่องรับ FM ทำงานในย่านความถี่ VHF (เช่น 88-108 MHz) ความถี่ของวงจรโลคอลออสซิลเลเตอร์จะต้องมีเสถียรภาพสูง มิฉะนั้นจะเกิดความเพี้ยนในตอนดีมอด เช่น สมมติว่าเครื่องรับทำงานที่ 100 MHz ความถี่เกิดเปลี่ยนไป (Drif) 0.1 เปอร์เซ็นต์ จะทำให้ความถี่ IF เปลี่ยนไป 100 KHz สัญญาณ FM จะตกเลยนอกแบนด์วิดท์ไปเลย วิธีการรักษาเสถียรภาพความถี่ก็คือใช้แร่บังคับความถี่ อย่างไรก็ตามใช้แร่บังคับความถี่ไม่ค่อยสะดวกนักในเครื่องรับวิทยุกระจายเสียง FM เพราะเราจำเป็นต้องปรับจูน (เลือกสถานี) ความถี่อยู่บ่อย ๆ โดยไม่ต้องเปลี่ยนแร่บังคับความถี่ใหม่ แต่สำหรับเครื่องรับส่งวิทยุ (สื่อสาร) เราใช้แร่ได้เพราะช่องความถี่ใช้งานไม่มาก สำหรับการควบคุมให้ความถี่ของโลคอลออสซิลเลเตอร์ของเครื่องรับกระจายเสียง FM ให้มีเสถียรภาพ เราต้องใช้วิธีพิเศษเพื่อให้ออสซิลเลเตอร์ล็อคกับความถี่ของสัญญาณอินพุท วิธีการนี้เรียกว่า การควบคุมความถี่อัตโนมัติ (Automatic Frequency Control หรือAFC)

หลักการของ AFC ก็คือใช้วาแรกเตอร์เป็นส่วนหนึ่งในวงจรแทงค์ของโลคอลออสซิลเลเตอร์ค่าความจุของวาแรกเตอร์จะควบคุมโดยการให้ไบแอสจากแรงดันคลาดเคลื่อน เนื่องจากการที่ออสซิลเลเตอร์มีความถี่เลื่อนไป แรงดันคลาดเคลื่อนนำมาจากเอาท์พุทของวงจรดีสคริมิเนเตอร์ (หรือวงจรเรโชดีเทคเตอร์)



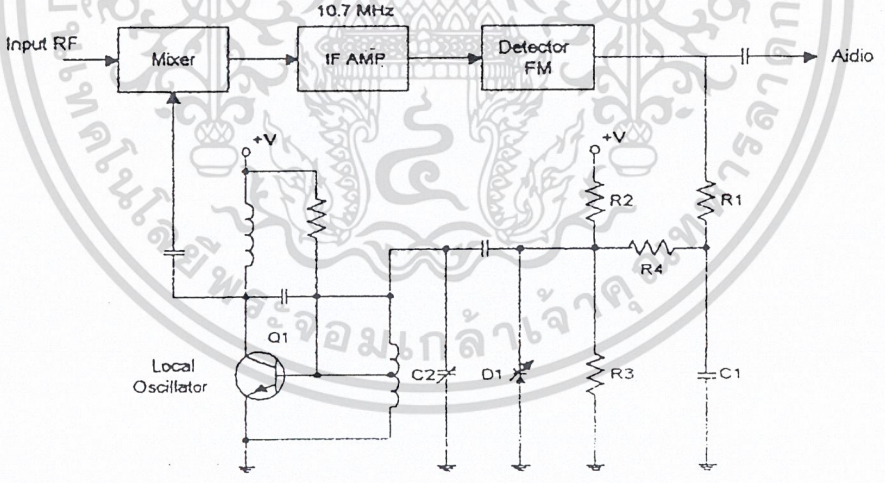
รูปที่ 4.7 แสดงวิธีการควบคุมความถี่ AFC ของเครื่องรับ FM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อออสซิสเลเตอร์มีความถี่ที่ถูกต้อง เอาท์พุทจากดีสคริมิเนเตอร์จะเป็นศูนย์ เมื่อความถี่ของออสซิสเลเตอร์เลื่อนสูงขึ้นหรือต่ำลง แรงดันคลาดเคลื่อนจะมีค่าเป็นบวกหรือลบ การเป็นบวกหรือลบนี้จะแสดงความคลาดเคลื่อนทางความถี่ของออสซิลเลเตอร์ว่าจะมีค่ามากหรือน้อย

อย่างไรก็ตามเอาท์พุทจากวงจรดีสคริมิเนเตอร์จะมีสัญญาณเสียงปนอยู่ด้วย ดังนั้นก่อนที่จะป้อนมาให้ออสซิลเลเตอร์ เราจะต้องเอาส่วนที่เป็นสัญญาณเสียงออกไปเสียก่อน สัญญาณเสียงนี้เรากรองทิ้งไปโดยใช้ฟิลเตอร์ชนิดโลพาส เพื่อให้ได้เฉพาะแรงดัน DC และความถี่ต่ำ ๆ ใกล้ ๆ กับ DC มาป้อนให้วาแรกเตอร์

จากตัวอย่างวงจรในรูปที่ 4.8 Q_1เป็นโลคอลออสซิลเลเตอร์ C_2 เป็นวงจรจูนซึ่งมี D_1 เป็นวาแรกเตอร์ต่อขนานเป็นส่วนหนึ่งของวงจรจูนด้วย เอาท์พุทจากวงจรดีมอด FM ป้อนสัญญาณไปให้วงจรของเสียง และป้อนให้วงจร AFC ด้วย สัญญาณเสียงจะถูกกรองด้วยฟิลเตอร์ R_1C_1 เหลือแต่เฉพาะแรงดันคลาดเคลื่อนที่มีความถี่ต่ำมาก ๆ มาเสริมหรือลดกับแรงดันไบอัสให้แก่วาแรกเตอร์ วงจรที่ไบอัสให้แก่วาแรกเตอร์ประกอบด้วย R_2R_3 สำหรับ R_4 ทำหน้าที่กั้นระหว่างฟิลเตอร์กับออสซิลเลเตอร์ เมื่อวาแรกเตอร์มีความจุเปลี่ยน จะมีผลทำให้ความถี่ของออสซิลเลเตอร์เปลี่ยนแปลงไปด้วย



รูปที่ 4.8 แสดงวงจร AFC อย่างง่าย

สังเกตว่าการทำงานของวงจรในรูปที่ 4.8 นี้ก็เหมือนกับวงจรเฟสล็อคลูปนั่นเอง แต่ในกรณีนี้วงจรดีมอด FM ทำหน้าที่เป็นเฟสดีเทกเตอร์ R_1C_1 ทำหน้าที่เป็นลูปฟิลเตอร์ ส่วน Q_1 กับ D_1 เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VCO และวงจรมิกเซอร์ทำหน้าที่แปลงและลดทอนความถี่ RF กับออสซิลเลเตอร์ให้มีความถี่ต่ำลงเป็น 10.7 MHz

4.5 ภาค FM ดีเทคเตอร์ (FM detector)

องค์ประกอบของคลื่น FM จากรูปที่ 4.9 ประกอบด้วย

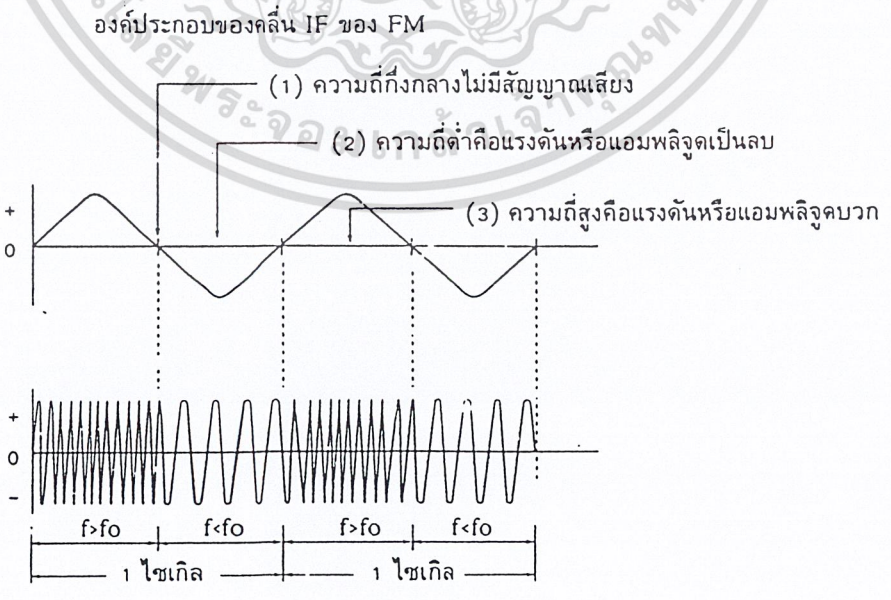
1. สัญญาณ IF ความถี่ 10.7 MHz (f_0) คือสัญญาณปกติ ขณะที่ยังไม่มีการมอดดูเลทกับสัญญาณเสียง

2. ช่วงสัญญาณ IF เบี่ยงเบนต่ำกว่า 10.7 MHz ($f < f_0$) คือสัญญาณเสียงที่มอดดูเลทมาเป็นช่วงลบ

3. ช่วงสัญญาณ IF เบี่ยงเบนสูงกว่า 10.7 MHz ($f > f_0$) คือสัญญาณเสียงที่มอดดูเลทมาเป็นช่วง บวก

4. การเบี่ยงเบนความถี่ของ IF ทั้งทางด้านสูงและต่ำ จะเกิดขึ้นเป็นระยะๆซ้ำๆกัน หมายถึงไซเกิลของคลื่นเสียง

มาตรฐานการมอดดูเลทแบบ FM ยอมให้ความถี่เบี่ยงเบนได้ ±75KHz และมีการ์ดแบนด์ (Guard band) อีกด้านละ 25 KHz รวมเป็น ±100KHz นั่นคือสัญญาณ IF มีความถี่ 10.7 MHz เบี่ยงเบนสูงสุดคือ 10.8 MHz และความถี่ต่ำสุดคือ 10.6 MHz

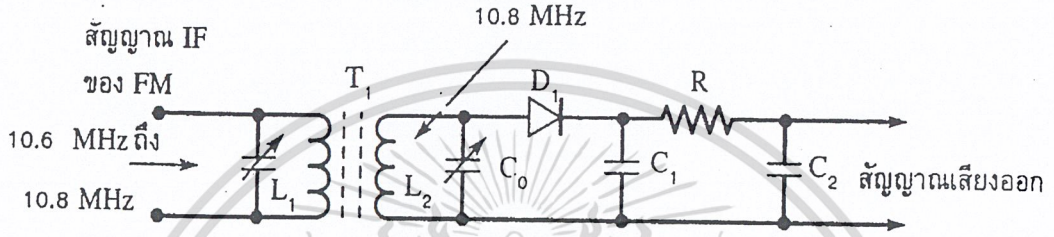


รูปที่ 4.9 องค์ประกอบของคลื่น FM

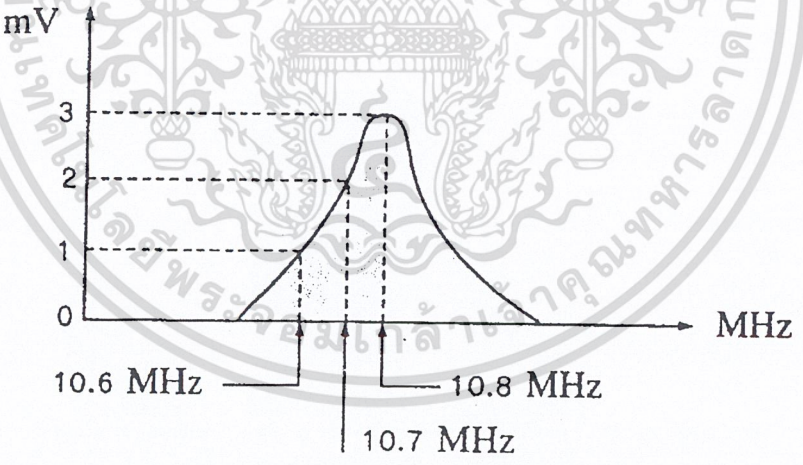
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5.1 หลักการของสโลปดีเทคเตอร์(slope detector)

จากรูปที่ 4.10 หม้อแปลง T_1 ด้านขดลวด L_1 เป็นแบนด์พาสให้ความถี่ IF 10.7 MHz ผ่านโดยเบี่ยงเบนความถี่อยู่ในช่วงความถี่ 10.6 MHz ถึง 10.8 MHz L_2-C_0 จูนไว้ที่ความถี่ 10.8 MHz ดังนั้นความถี่ รีโซแนนซ์10.8 MHz จะผ่านวงจร L_2-C_0 ได้ดีที่สุด ส่วนความถี่ 10.7 MHz และ 10.6MHz เป็นความถี่ที่ต่ำกว่าความถี่รีโซแนนซ์จะผ่านวงจรได้น้อยลง



รูปที่ 4.10 สโลปดีเทคเตอร์

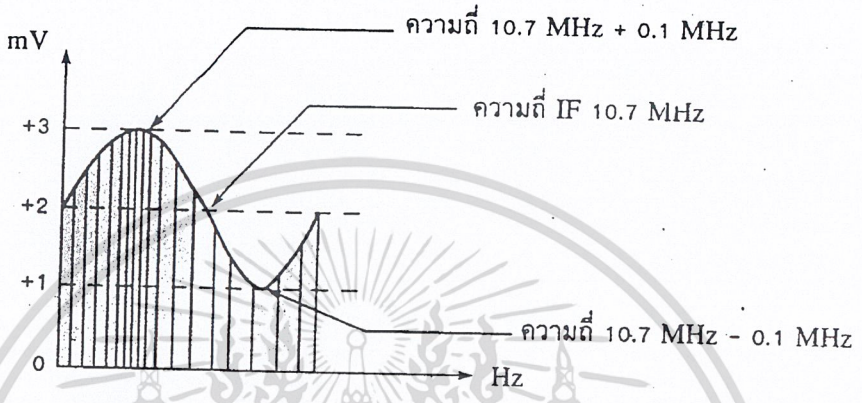


รูปที่ 4.11 เส้นโค้งการตอบสนองความถี่ของหม้อแปลงในสโลปดีเทคเตอร์

ความถี่ที่ผ่านวงจรจูน L_2-C_0 จะส่งให้ D_1 ตัดแยกสัญญาณซีกบวกแล้วกรองด้วย C_1,C_2 และ R จะได้แรงดันเฉลี่ยออกทางเอ้าท์พุท มีค่าต่างๆกัน เช่น เมื่อไม่มีสัญญาณเสียงสัญญาณ IF จะมีค่า 10.7 MHz สมมติว่าตัดแยกคลื่นได้แรงดันเอ้าท์พุท 2 mV เมื่อสัญญาณเสียงแอมปลิจูดสูงผสมมา IF จะมีความถี่ 10.8 MHz การตัดแยกคลื่นได้แรงดันเอ้าท์พุท 3 mV และเมื่อสัญญาณเสียงแอมปลิจูดต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผสมมา IF จะมีความถี่ต่ำลงเป็น 10.6 MHz การตัดแยกคลื่นจะได้แรงดันเอ้าท์พุทต่ำเพียง 1 mV การขึ้นลงของสัญญสณเสียงเป็นไปเช่นเดียวกับคลื่นที่ผสมมาจึงเป็นอันว่าเราสามารถถอดเอาสัญญาณเสียงออกมาจากคลื่น FM ได้



รูปที่ 4.12 สัญญาณ AF ที่ได้จากสโลปดีเทคเตอร์

ข้อบกพร่องของสโลปดีเทคเตอร์คือความชันของเส้นโค้งการตอบสนองความถี่ของหม้อแปลงเรโซแนนซ์ของสโลปดีเทคเตอร์ไม่เป็นเส้นตรงเพียงพอ ทำให้ได้อัตราส่วนอแมปลิจูดบวกและลบไม่สมดุลตามอัตราส่วนที่ผสมมาสัญญาณเสียงที่ตัดแยกได้จะเพี้ยนไป

4.5.2 หลักการของควอดราเจอร์ดีเทคเตอร์(quadrature detector)

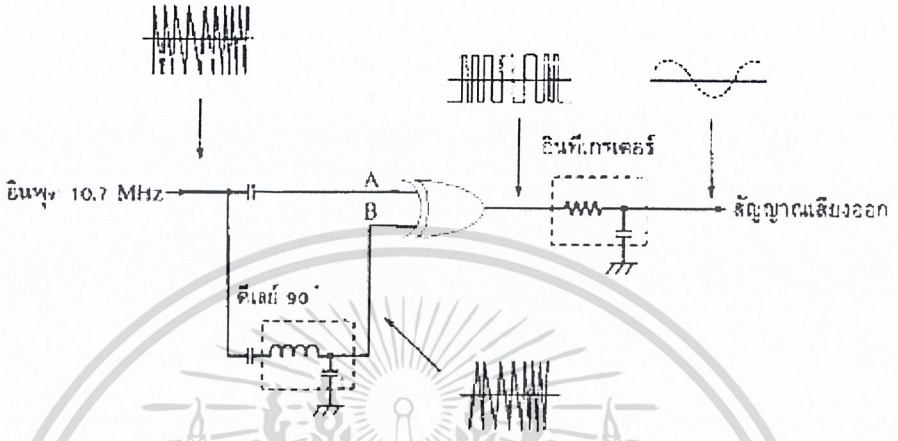
ควอดราเจอร์ดีเทคเตอร์เป็นการดีเทคเตอร์สัญญาณ FM โดยใช้หลักการของวงจรเปรียบเทียบเฟส ซึ่งการใช้งานจริงจะทำเป็นไอซีสำเร็จรูป

หลักกการของควอดราเจอร์ดีเทคเตอร์คือ เอาสัญญาณ IF ของ FM มาแยกเป็น 2 สัญญาณ สัญญาณแรกใช้งานได้โดยตรง ส่วนอีกสัญญาณผ่านวงจรดีเลย์(delay) เพื่อหน่วงเวลาสัญญาณให้ช้าไป 90 องศา สัญญาณทั้งสองจะถูกนำมารวมกันด้วยวงจรเปรียบเทียบเฟสแบบ 2 อินพุทซึ่งจะทำให้เอ้าท์พุทเป็น 1 ออกมา ขณะที่อินพุททั้งสองเป็น 1 พร้อมกัน สัญญาณเอ้าท์พุทจะมีลักษณะเป็นพัลซ์สี่เหลี่ยมที่มีความกว้างแปรตามค่าเบี่ยงเบนของ FM เมื่อเอาสัญญาณพัลซ์ที่มีความกว้างขนาดต่างๆ มาผ่านวงจรอินทีเกรเตอร์ จะได้สัญญาณที่มีลักษณะเป็นค่ายอดเฉลี่ยรูปร่างเช่นเดียวกับสัญญาณที่มอดดูเลทมาจากเครื่องส่ง

จากรูปที่ 4.13 สัญญาณ IF ความถี่ 10.7 MHz เบี่ยงเบนตามขอบเขตของ FM บวกลบ 75 KHz สูงสุด สัญญาณ IF นี้จะส่งเข้าอินพุท A ของวงจรเปรียบเทียบเฟสโดยตรง สัญญาณ IF อีกส่วนหนึ่งผ่านวงจรดีเลย์ให้ช้าลง 90 องศา ป้อนเข้าอินพุท B ของวงจรเปรียบเทียบเฟส สัญญาณพัลซ์ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดขึ้นทางเอาท์พุทของวงจรเปรียบเทียบเฟส ซึ่งจะเกิดเฉพาะที่อินพุท A และ B มีเฟสบวกเหมือนกัน จึงเกิดเป็นพัลซ์สี่เหลี่ยม



รูปที่ 4.13 หลักการของ FM ควอดราเจอร์ดีเทคเตอร์

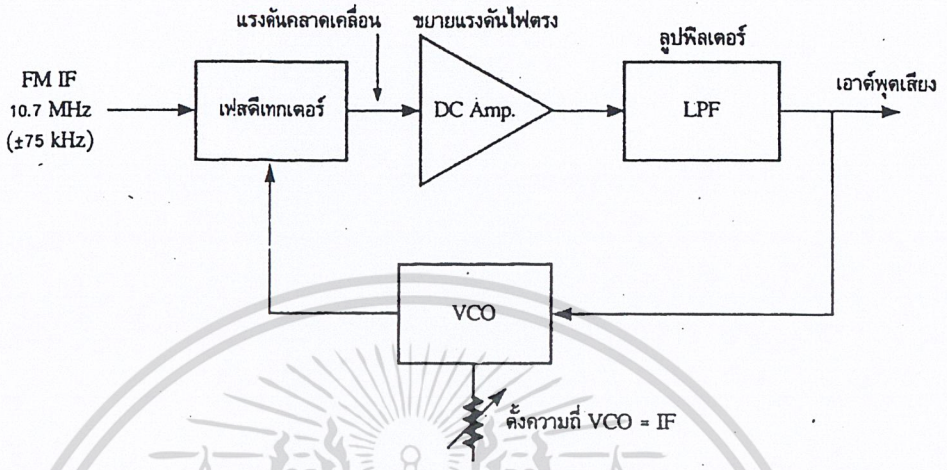
แล้วนำสัญญาณนี้เข้าอินทริเกรเตอร์เพื่อรวมสัญญาณพัลซ์ให้เป็นคลื่นตามลักษณะของสัญญาณเสียงหรือข้อมูลข่าวสารที่มอดดูเลทมา

4.5.3 หลักการใช้เฟสล็อคลูปในการดีเทคสัญญาณ

หลักการใช้เฟสล็อคลูปเพื่อแยกสัญญาณของ FM นั้น เอ้าท์พุทเสียงที่ได้จะนำออกจากวงจรลูปฟิลเตอร์ ความถี่ของ VCO จะต้องตั้งไว้เท่ากับความถี่กึ่งกลางของสัญญาณ IF (10.7 MHz) แล้วนำสัญญาณ IF ของ FM (10.7 MHz $\pm$ 75 kHz) เป็นสัญญาณอ้างอิง สัญญาณทั้งสองจะถูกเปรียบเทียบเฟสในวงจรเฟสดีเทคเตอร์ได้สัญญาณคลาดเคลื่อออกมาขยายด้วยวงจรขยายไฟตรง (DC Amp) ป้อนเข้าลูปฟิลเตอร์ซึ่งเป็นวงจรกรองความถี่ต่ำผ่าน (LPF) แล้วได้เป็นสัญญาณเสียงออกมา สัญญาณเสียงส่วนหนึ่งนำป้อนกลับเข้าวงจร VCO เพื่อควบคุมการผลิตความถี่ของ VCO ถ้าเฟสและความถี่ของ VCO กับ IF ตรงกัน (ที่ 10.7 MHz) เอ้าท์พุทเสียงจะอยู่ในระดับศูนย์ไม่มีสัญญาณเสียงออก ถ้าสัญญาณ IF มีความถี่สูงกว่า VCO เอ้าท์พุทเสียงจะไกด้แรงดันบวก ถ้าสัญญาณ IF มีความถี่ต่ำกว่า VCO เอ้าท์พุทเสียงจะได้แรงดันลบ จึงเป็นอันว่าสามารถใช้วงจรเฟสล็อคลูปแยกสัญญาณเสียงออกจากสัญญาณ FM ได้ วงจรเฟสดีเทคเตอร์ วงจรขยายไฟตรงและวงจร VCO จะถูกทำรวมไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน IC ส่วนวงจรลูปฟิลเตอรื มักมี R-C อยู่ภายนอก รวมทั้ง VR สำหรับตั้งความถี่ VCO ก็จะอยู่ภายนอกเช่นกัน



รูปที่ 4.14 หลักกการดีเทคสัญญาณ FM โดยใช้เฟสล็อคลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

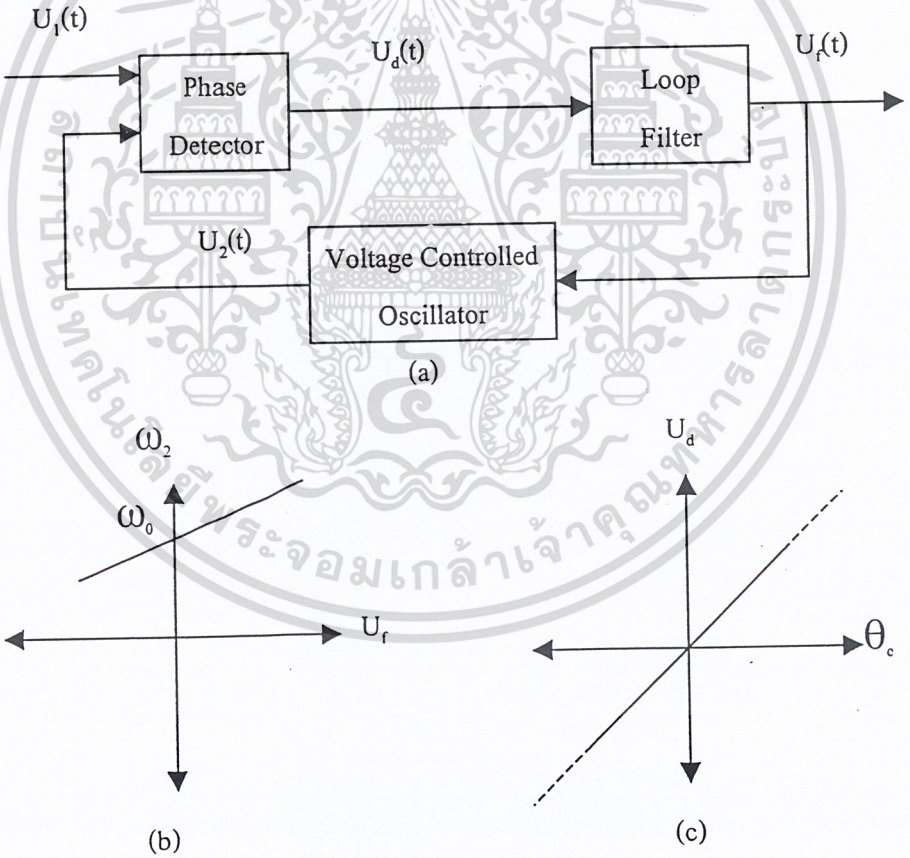
บทที่ 5
ระบบสังเคราะห์ความถี่

5.1 พื้นฐานของเฟสล็อกลูป

เฟสล็อกลูปคือวงจรที่ทำการซิงโครไนซ์(syncronize) ความถี่หรือเฟสของสัญญาณเอ้าท์พุท (ที่ผลิตโดยออสซิเลเตอร์) กับสัญญาณอ้างอิงหรือสัญญาณอินพุท เมื่อซิงโครไนซ์กับแล้วซึ่งมักจะเรียกว่าอยู่ในสภาวะล็อค(lock state) ความแตกต่างระหว่างเฟสของสัญญ เณเอ้าท์พุทจากออสซิเลเตอร์กับสัญญาณอ้างอิงจะมีค่าเท่ากับศูนย์หรือน้อยมากๆ

บล็อกไดอะแกรมของ PLL แสดงดังรูปที่ 5.1 ประกอบด้วยบล็อกการทำงานพื้นฐานดังนี้

1. ออสซิเลเตอร์ที่ควบคุมด้วยแรงดัน(Voltage Control Oscillator:VCO)
2. เฟสดีเทคเตอร์ (Phase Detector:PD)
3. ลูปฟิลเตอร์ (Loop Filter:LP)



รูปที่ 5.1 (a) บล็อกไดอะแกรมของเฟสล็อกลูป

(b) ทรานเฟอร์ฟังก์ชั่นของ VCO

(c) ทรานเฟอร์ฟังชั่นของเฟสดีเทคเตอร์

ก่อนที่จะกล่าว หลักการทำงานของ PLL จะขอกำหนดสัญญาณต่างๆ ใน PLL ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$U_1(t)$ คือสัญญาณอ้างอิง (หรือสัญญาณอินพุท)

ω_1 คือความถี่เชิงมุมของสัญญาณอ้างอิง

$U_2(t)$ คือสัญญาณเอ้าท์พุทของ VCO

ω_2 คือความถี่ของสัญญาณเอ้าท์พุท

$U_d(t)$ คือสัญญาณเอ้าท์พุทของเฟสดีเทคเตอร์

$U_f(t)$ คือสัญญาณเอ้าท์พุทของลูปฟิลเตอร์

θ_e คือความต่างเฟส(phase error)ระหว่างสัญญาณ $U_1(t)$ กับสัญญาณ $U_2(t)$

จากบล็อกไดอะแกรมของเฟสล็อกลูป VCO จะผลิตความถี่เชิงมุม ω_2 ซึ่งกำหนดโดยสัญญาณ

เอ้าท์พุทของลูปฟิลเตอร์ หรือเขียนเป็นสมการได้เป็น

$$\omega_2(t) = \omega_0 + K_0 U_f(t) \qquad (5.1)$$

เมื่อ ω_0 คือความถี่เชิงมุมกลางของ VCO และ K_0 คือ อัตราขยาย(Gain) ของของVCO ซึ่ง มีหน่วยเป็น $S^{-1}V^{-1}$ สมการ.....สามารถพลอทเป็นกราฟได้ดังรูป.....

เฟสดีเทคเตอร์(หรืออาจเรียกว่า เฟสคอมพาราเตอร์) จะทำหน้าที่เปรียบเทียบเฟสของสัญญาณเอ้าท์พุทกับเฟสของสัญญาณอินพุทและทำให้เกิดสัญญาณเอ้าท์พุท $U_d(t)$ ซึ่งเป็นสัดส่วนโดยประมาณกับความต่างเฟส θ_e เขียนเป็นสมการได้เป็น

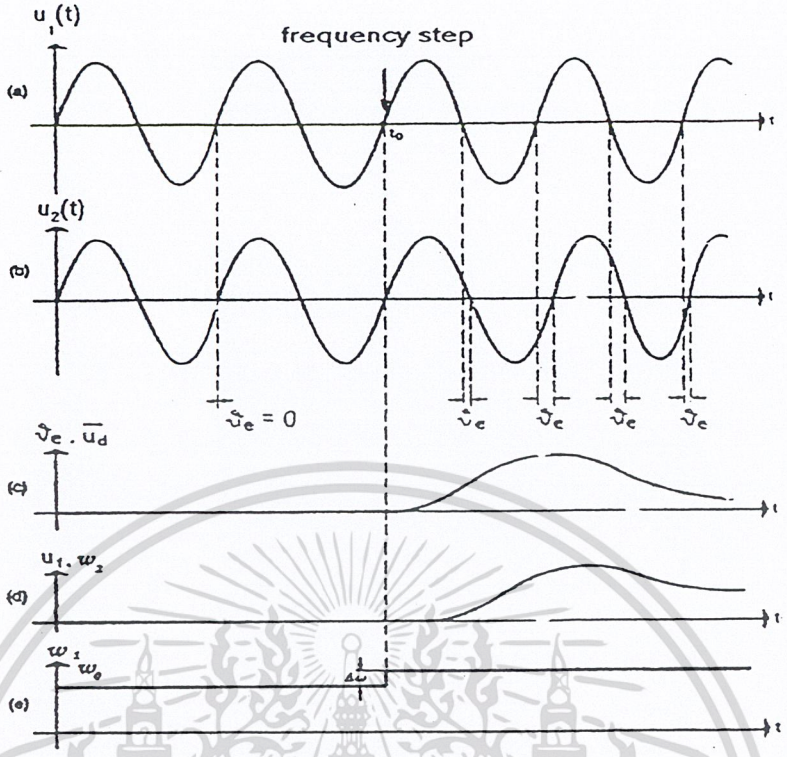
$$U_d(t) = K_0\theta_e \qquad (5.2)$$

เมื่อ K_d คือเกนของเฟสดีเทคเตอร์ มีหน่วยเป็น $V\text{-}rad^{-1}$

สัญญาณเอ้าท์พุทของเฟสดีเทคเตอร์จะเป็นสัญญาณ AC ที่ขี่อยู่บนสัญญาณ DC แต่สัญญาณ AC เป็นสิ่งที่ไม่ต้องการ(เราต้องการสัญญาณ DC ที่ไม่มีริปเปิลไปป้อนให้กับ VCO เพื่อผลิตความถี่ที่คงที่ค่าหนึ่ง) ดังนั้นลูปฟิลเตอร์จะทำหน้าที่กำจัดสัญญาณ AC ออกไป ซึ่งโดยทั่วไปจะใช้วงจรกรองความถี่ผ่านอันดับที่หนึ่ง (first order low pass filter)

การทำงานของเฟสล็อกลูปอันดับแรกสมมติให้ความถี่เชิงมุม ω_1 ของสัญญาณอินพุท $U_1(t)$ เท่ากับความถี่กลาง ω_0 ในสภาวะนี้VCO จะทำงานโดยผลิตความถี่ที่ความถี่กลางของมันและจะเห็นว่าความต่างเฟส θ_e เท่ากับศูนย์ สัญญาณเอ้าท์พุท $U_d(t)$ ของเฟสดีเทคเตอร์จะเป็นศูนย์ด้วย ดังนั้นสัญญาณเอ้าท์พุทของลูปฟิลเตอร์ U_f จะเท่ากับศูนย์ ซึ่งสภาวะที่ความถี่อินพุท ω_1 เท่ากับความถี่กลางของ VCO นี่เป็นเงื่อนไขที่ทำให้ VCO ผลิตความถี่กลางของ VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 ผลตอบสนองทรานเซียนของเฟสล็อกลูปอันเนื่องมาจากการเปลี่ยนแปลงความถี่ของสัญญาณอ้างอิง

(a) สัญญาณอ้างอิง

(b) สัญญาณเอ้าท์พุท $U_1(t)$ ของ VCO

(c) สัญญาณ $U_d(t)$ ซึ่งเป็นฟังก์ชั่นของเวลา

(d) ความถี่เชิงมุม ω_2 ของ VCO ซึ่งเป็นฟังก์ชั่นของเวลา

(e) ความถี่เชิงมุม ω_1 ของสัญญาณอ้างอิง

สมมติในสภาวะเริ่มต้นความต่างเฟส θ_e ไม่เท่ากับศูนย์ สัญญาณเอ้าท์พุทของเฟสดีเทคเตอร์ $U_d(t)$ ก็จะไม่เท่ากับศูนย์ หลังจากช่วงเวลาหนึ่งสัญญาณเอ้าท์พุทของลูปฟิลเตอร์ก็จะมีค่าๆหนึ่งๆ(ที่ไม่เท่ากับศูนย์) ทำให้ VCO ผลิตความถี่ขึ้นมาค่าหนึ่ง ซึ่งในที่สุดจะทำให้ความต่างเฟส θ_e เท่ากับศูนย์

ต่อไปสมมติให้ความถี่ของสัญญาณอินพุทเปลี่ยนแปลงอย่างทันทีทันใดที่เวลา t_0 เป็นจำนวน $\Delta\omega$ ดังแสดงในรูปที่ 5.2 ซึ่งจะทำให้เฟสของสัญญาณอินพุทเริ่มที่จะนำ(leading) เฟสของสัญญาณเอ้าท์พุท และทำให้เกิดความต่างเฟสขึ้นและเพิ่มขึ้นตามเวลา ทำให้สัญญาณเอ้าท์พุท $U_d(t)$ ของเฟสดีเทคเตอร์เพิ่มขึ้นตามเวลาด้วย หลังจากช่วงเวลาหนึ่งที่กำหนดโดยลูปฟิลเตอร์สัญญาณเอ้าท์พุท $U_f(t)$ ของลูปฟิลเตอรีก็จะเพิ่มขึ้นและมีผลทำให้ VCO ผลิตความถี่สูงขึ้น ซึ่งจะทำให้ความต่างเฟสมีค่าน้อยลง หลังจากช่วงเวลาหนึ่ง VCO ก็จะผลิตความถี่ที่เท่ากับความถี่ของสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

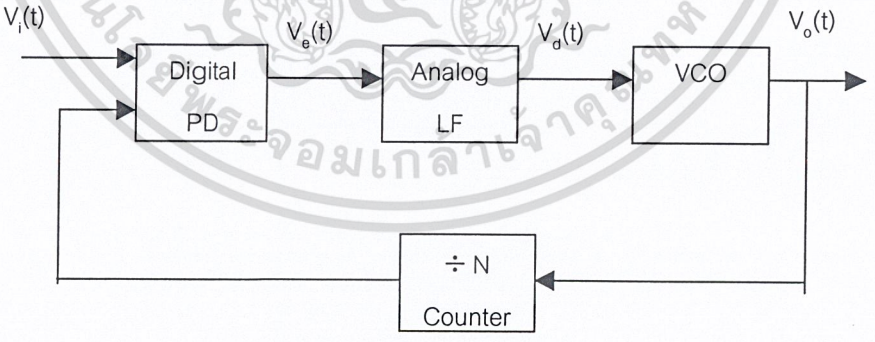
ค่าความต่างเฟสในสภาวะล็อคจะมีค่าเท่ากับศูนย์หรือค่าใดค่าหนึ่งขึ้นอยู่กับชนิดของลูปฟิลเตอร์ที่ใช้

จะเห็นว่าในขณะที่VCO จะผลิตความถี่ซึ่งมากกว่าความถี่กลาง ω_1 ของ VCO เป็นจำนวน $\Delta\omega$ ซึ่งจะทำให้สุดท้ายสัญญาณ $U_f(t)$ มีค่า $U_f = \Delta\omega / K_0$ ถ้าความถี่กลางของสัญญาณอินพุทถูกมอดดูเลททางความถี่ โดยสัญญาณความถี่ต่ำใดๆแล้ว สัญญาณเอ้าท์พุทของลูปฟิลเตอร์จะเป็นสัญญาณที่ถูกดีมอดดูเลทแล้ว ดังนั้นเราอาจใช้ PLL เป็น FM ดีเทคเตอร์ การพิจารณาง่ายๆที่ผ่านมานี้แสดงให้เห็นว่า เฟสล็อคลูปไม่มีอะไรซับซ้อนเป็นเพียงแต่ระบบเซอร์โว (servo system) ซึ่งควบคุมเฟสของสัญญาณเอ้าท์พุท $U_2(t)$

ดังได้แสดงมาแล้วในรูปที่ 5.2 PLL จะทำให้เฟสของสัญญาณเอ้าท์พุทเท่ากับเฟสของสัญญาณอินพุทเสมอ ระบบนี้จะล็อคอยู่ตลอดเวลา อย่างไรก็ตามในกรณีที่ความถี่ของสัญญาณอินพุทเปลี่ยนแปลงไปมากอย่างทันทีทันใด อาจทำให้ระบบไม่ล็อคได้ ซึ่งกลไกภายในของเฟสล็อคลูปจะพยายามกลับมาอยู่ในสภาวะล็อคอีกครั้ง แต่จะล็อคได้หรือไม่นั้นขึ้นอยู่กับเงื่อนไขต่างๆ ซึ่งจะได้กล่าวต่อไป โดยพื้นฐานแล้วมีปัญหา 2 อย่าง ที่จะต้องพิจารณาใน PLL คือ

1. PLL อยู่ในสภาวะล็อคตั้งแต่เริ่มต้นเงื่อนไขใดที่จะทำให้ PLL ยังคงล็อคต่อไป
2. ในสภาวะแรก PLL ไม่ได้ล็อค เงื่อนไขใดที่จะทำให้ PLL ล็อคอีกครั้ง

5.2 การทำงานของระบบเฟสล็อคลูป



รูปที่ 5.3 บล็อกไดอะแกรมของดิจิตอลเฟสล็อกลูป

การทำงานของระบบเฟสล็อคลูปสามารถแบ่งได้เป็น 2 ลักษณะตามคุณสมบัติของลูป ดังนี้

. เมื่อระบบไม่อยู่ในสภาวะล็อค ($\omega_R \neq \omega_0$)

จากเฟสล็อคลูปในรูปที่ 5.2 เราสมมติสัญญาณ V_i และ V_0 เป็นสัญญาณรูปคลื่นซายน์มีค่าเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_i(t) = E_i \cos(\omega_i t+\theta) \quad (5.3)$$

$$V_0(t) = E_0 \cos(\omega_0 t+\varnothing_0) \quad (5.4)$$

ถ้าเฟสดีเทคเตอร์มีคุณสมบัติเป็นอนาลอกมัลติพลายเออร์ เราจะได้สัญญาณเอาท์พุทของเฟสสดีเทคเตอร์เป็น

$$V_c(t) = K_d \cos[(\omega_i-\omega_0)t+\theta_i-\varnothing_0]+K_d\cos(\omega_i-\omega_0)+\theta_i+\varnothing_0] \quad (5.5)$$

เมื่อนำสัญญาณผ่านวงจรกรองความถี่ต่ำผ่านจะได้ว่า

$$V_d(t) = K_d \cos[(\omega_i-\omega_0)t+\theta_i-\varnothing_0] \quad (5.6)$$

เนื่องจาก V_i และ V_0 ไม่ซิงโครไนส์กัน ดังนั้นสัญญาณเอาท์พุทของเฟสดีเทคเตอร์ V_d จะเป็นสัญญาณรูปคลื่นซายน์ที่มีแอมปลิจูดสูงสุดเท่ากับ K_d และมีความถี่เชิงมุมเท่ากับความถี่เชิงมุมระหว่างสัญญาณ V_i และ V_0 คือ ω_i และ ω_0 มีค่าแตกต่างกันมาก ดังนั้นโวลต์เตจ V_d จะไม่สามารถผ่านลูปฟิลเตอรีได้ ทำให้ได้ค่า V_c และการฟีดแบ็คของลูปจะไม่มีผลอะไรคือไม่เกิดการเปลี่ยนแปลงใด ๆ ภายในลูป เอาท์พุทโวลต์เตจของ วีซีโอ จะมีค่าอยู่ที่ความถี่ฟรีรันนิ่ง ดังนั้น ω_0 และ $\varnothing_0$ จะมีค่าเป็นอิสระอย่างสมบูรณ์ต่อ ω_i และ θ_i พูดได้ว่าลูปไม่อยู่ในสภาวะล็อค แต่ถ้า $\omega_i-\omega_0 = \pm\omega$ มีค่าน้อยกว่าแบนด์วิดธ์ของลูปซึ่งกำหนดได้โดยพารามิเตอร์ของลูปและการฟีดแบ็คจะมีผลขับให้ระบบเข้าสู่สภาวะล็อคได้

เมื่อระบบเข้าสู่สภาวะล็อค ($\omega_i = \omega_0$)

ในกรณีที่สัญญาณเอาท์พุท วีซีโอ มีความถี่ซิงโครไนส์กับสัญญาณอินพุท V_i สัญญาณเอาท์พุท V_0 จะมีค่าเป็น

$$V_0 = E_0 \cos(\omega_i t + \psi_0) \quad (5.7)$$

นอกจากนั้นค่าของเฟสของสัญญาณเอาท์พุท จะเป็นลิเนียร์ฟังก์ชันกับเวลา ซึ่งมีค่าเป็น

$$\varnothing_0 = (\omega_i - \omega_0)t +\psi_0 \quad (5.8)$$

และสัญญาณเอาท์พุทของเฟสดีเทคเตอร์หรือสัญญาณเออเรอร์จะกลายเป็นสัญญาณดีซี มีค่าเท่ากับ

$$V_d = K_d \cos(\theta_i - \psi_0 \quad (5.9)$$

ลูปฟิลเตอร์จะยอมให้สัญญาณดีซี V_d ผ่านได้และมีค่าเท่ากับ

$$V_d = K_d \cos(\theta_i - \psi_0) \quad (5.10)$$

วีซีโอจะเป็นฟรีเควนซีโมดูเลทเตดออสซิลเลเตอร์ ความถี่เชิงมุมที่เปลี่ยนอย่างทันทีทันใดของวีซีโอ (ω_{inst}) จะเป็นลิเนียร์ฟังก์ชั่นกับสัญญาณคอนโทรลอินพุท V_c โดยรอบความถี่เชิงมุมศูนย์กลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_{ins} = \frac{d(\omega_0 t + \phi_0)}{dt} = \omega_0 + K_0$$

$$\frac{d(\phi_0)}{dt} = K_0 V_d \qquad (5.11)$$

เมื่อ K_0 เป็นคอนเวอร์ชั่นคอนสแตนท์ซึ่งหมายถึงความไวในการมอดูเลชั่นของ วีซีโอ แทนค่าสมการ (5.10) ลงใน (5.11) จะได้

$$\omega_i - \omega_0 = K_d K_0 \cos(\theta_i - \psi_0)$$

$$\psi_0 = \theta_i - \cos^{-1}[(\omega_i - \omega_0)/K_d K_0] \qquad (5.12)$$

ดังนั้นสัญญาณเอาท์พุทของเฟสดีเทคเตอร์เอาท์พุท V_d สามารถเขียนได้เป็น

$$V_d = (\omega_i - \omega_0) / K_0 \qquad (5.13)$$

ส่วนประกอบดีซีของเฟสดีเทคเตอร์เอาท์พุท V_d จะผ่านวงจรกรองความถี่ต่ำผ่านไปเป็นคอนโทรลโวลต์เตจให้กับอินพุทของ วีซีโอ

จากสมการ (5.13) จะเห็นได้ชัดเจนว่า สัญญาณดีซี V_d จะไปทำให้ความถี่เชิงมุมของ วีซีโอ มีค่าเปลี่ยนไปจากศูนย์กลางของ วีซีโอ คือ ω_0 ไปเท่ากับความถี่เชิงมุมของสัญญาณอินพุท ω_i นั่นคือ

$$\omega_{inst} = \omega_0 + K_0 V_d = \omega_0 + (\omega_i - \omega_0) = \omega_i \qquad (5.14)$$

ถ้าความแตกต่างของความถี่เชิงมุมเริ่มต้น $\omega_i - \omega_0$ มีค่าน้อยกว่าผลคูณของ $K_d K_0$ อย่างมาก สมการ (5.13) จะมีค่าเป็น

$$\theta_i - \psi_0 \cong \cos^{-1} 0 = \pi/2 \qquad (5.15)$$

จากสมการ (4.15) หมายความว่าถ้าความถี่ออฟเซทระหว่างสัญญาณอินพุทและสัญญาณ วีซีโอ จะมีค่าน้อยเมื่อลูปไม่อยู่ในสภาวะล็อคและสัญญาณ วีซีโอ จะมีเฟสต่างกับสัญญาณอินพุท 90° เมื่อลูป อยู่ในสภาวะล็อคหรือเฟสควอดดราเจอร์จะสอดคล้องกับ $\omega_i = \omega_0$ ด้วยเหตุผลนี้จึงแทนค่า ψ_0 ด้วยค่าเฟสเอาท์พุท θ_0 ดังนั้น

$$\theta_i = \psi_0 - \pi/2 \qquad (5.16)$$

เอาท์พุทโวลต์เตจของเฟสดีเทคเตอร์เขียนได้ใหม่เป็น

$$V_d = K_d \cos(\theta_i - \psi_0)$$

$$= Kd \cos(\theta_i - \psi_0) - \pi/2 \qquad (5.17)$$

$$= K_d \sin(\theta_i - \theta_0)$$

และจากสมการ 5.15 และ 5.16 จะได้ค่าเฟสเออเรอร์เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\theta_i - \theta_0 = \sin^{-1}(\omega_i - \omega_0) / K_d K_0 \quad (5.18)$$

เมื่อผลต่างของเฟส มีค่าน้อยเพียงพอจะได้ว่า

$$V_d = K_d(\theta_i - \theta_0) \cong K_d \theta_e \quad (5.19)$$

เมื่อ $\theta_e = \theta_i - \theta_0$ แต่เนื่องจากคุณสมบัติของเฟสดีเทคเตอร์แบบนี้เมื่อลูปเข้าสู่การล็อคสัญญาณของวีซีโอ จะมีเฟสต่างไปจากสัญญาณอินพุท 90° คือ $[\theta_i - (\theta_0 + \pi/2)]$ ลักษณะของเฟสควอดดราเจอร์ ดังนั้น เฟสดีเทคเตอร์จะให้เอาท์พุทโวลต์เตจที่เป็นสัดส่วนกับความต่างเฟสระหว่างสัญญาณอินพุท V_i กับ สัญญาณเอาท์พุทของวีซีโอ คือ V_0 ในลักษณะของควอดดราเจอร์ คือ

$$V_d = K_d[(\theta_i - \theta_0) - \pi/2]$$

$$= K_d(\theta_i - \pi/2) \quad (5.20)$$

สัญญาณ V_d นี้จะผ่านลูปฟิลเตอร์ไปป้อนให้กับคอนโทรลอินพุทของ วีซีโอ เพื่อแก้ไขให้ความถี่ของ วีซีโอ เปลี่ยนจาก ω_0 ไปเป็น ω_i และดำรงการล็อคให้คงอยู่จะได้

$$V_d = (\omega_i - \omega_0)/K_0$$

$$\omega_i = \omega_0 + K_0 V_d \quad (5.21)$$

จากสมการ (5.17) และ (5.18) จะหาค่าของเฟสเออเรอร์ ได้เป็น

$$\theta_i = \pi/2 + [(\omega_i - \omega_0)]/K_d K_0 \quad (5.22)$$

จากสมการ (5.20) จะสังเกตได้ว่าเมื่อ $\omega_i = \omega_0$ โวลต์เตจเอาท์พุทของ วีซีโอ จะมีเฟควอดดราเจอร์ คือ มีเฟสต่างไปจากเฟสของสัญญาณอินพุทโวลต์เตจ 90° เมื่อ ω_i เคลื่อนไปทางสูงกว่า ω_0 มุมของเฟสจะเพิ่มขึ้นจาก 90° ไปสู่ค่าสูงสุด 180° ที่อยู่เหนือสุดของพิกัดการล็อค และถ้า ω_i เคลื่อนไปทางต่ำกว่า ω_0 มุมของเฟสจะลดลงจาก 90° ไปสู่ค่าสูงสุด 0° ที่อยู่ล่างสุดของพิกัดการล็อค

ถ้าความถี่ของสัญญาณอินพุทเปลี่ยนแปลงไปอย่างช้า ๆ ระบบเฟสล็อคลูปจะสามารถติดตามการเปลี่ยนแปลงและอยู่ในสภาวะล็อคได้โดยจะเพิ่มค่า θ_e ให้มากขึ้นตามเวลา θ_e ที่เพิ่มขึ้นจะถูกเปลี่ยนไปเป็นสัญญาณดีซีเออเรอร์โวลต์เตจ V_d ไปขับให้ความถี่ของวีซีโอ เลื่อนไปเท่ากับความถี่ของสัญญาณอินพุท โดย V_d จะมีค่าเป็นสัดส่วนโดยตรงกับผลต่างระหว่าง ความถี่สัญญาณอินพุท ω_i กับความถี่ฟรีรันนิ่ง ω_0 ของวีซีโอ แต่ถ้าจะสามารถเทรคกิ้ง (tracking) ได้นั้นจะต้องมีเฟสเออเรอร์น้อย

สมมติว่าระบบเฟสล็อคลูปมีเฟสอินพุทเปลี่ยนแปลงเป็นสเตป เท่ากับ $\Delta\omega = \omega_i - \omega_0$ ลูปต้องการคอนโทรลโวลต์เตจเพื่อไปขับวีซีโอให้มีความถี่เลื่อนไปเท่ากับ $\Delta\omega$ ดังนั้น V_c จะมีค่าเป็น

$$V_C = \Delta\omega / K_0 \quad (5.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อลูปเข้าสู่สภาวะคงที่ เมื่อ คืออัตราขยายต่อสัญญาณดีซีของลูปฟิลเตอร์ สัญญาณ จะทำให้ลูปเข้าสู่สภาวะล็อคดังเดิม ดังนั้นเฟสเออเรอร์จะต้องเป็น

$$\theta - \pi/2 = V_d K_d$$

$$= \Delta\omega / K_0 K_d F(s) \qquad (5.24)$$

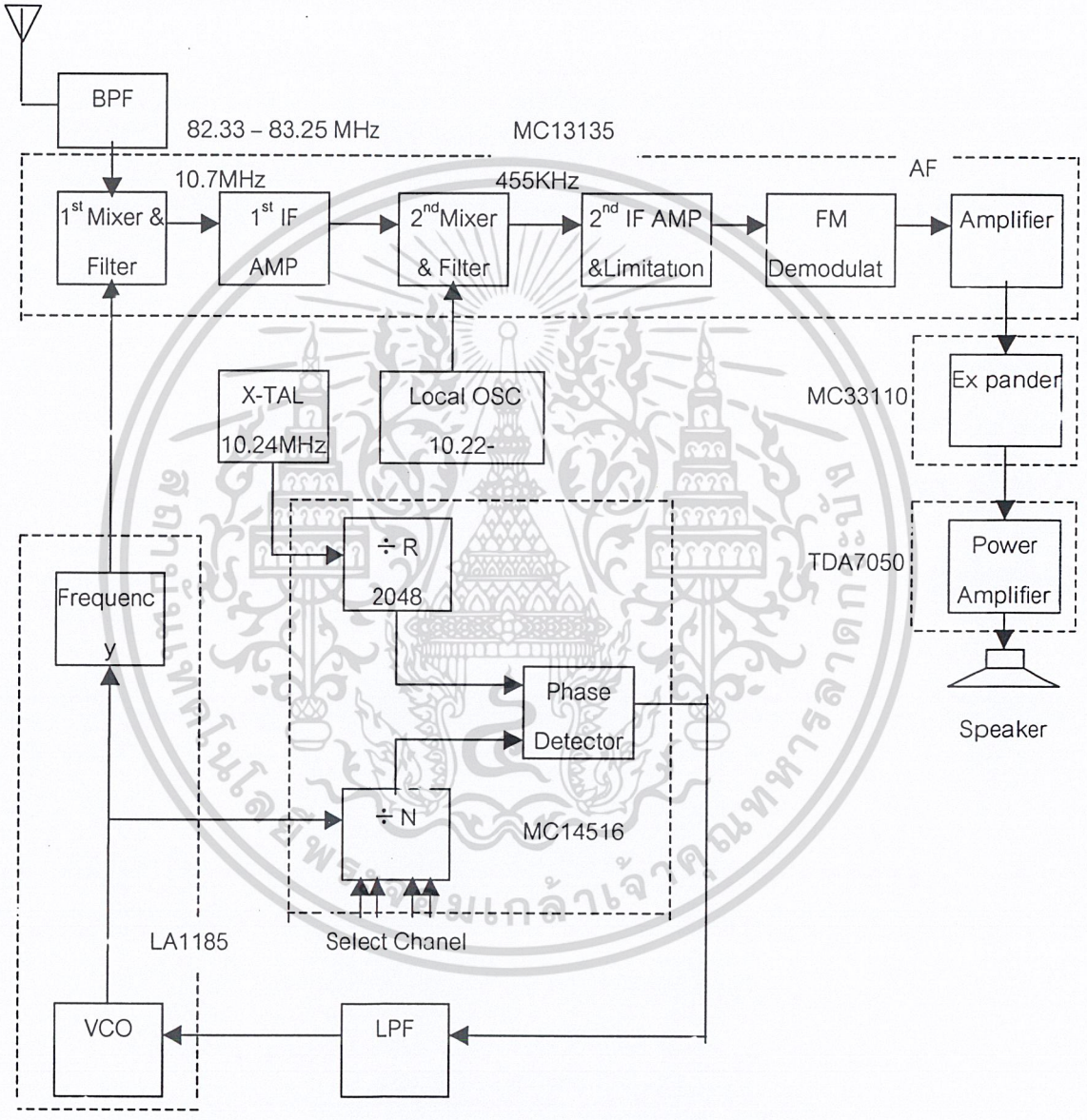
เมื่อเฟสเออเรอร์มีค่าเพิ่มขึ้นลูปจะสามารถปรับตัวเองให้ความถี่เอาท์พุทแทรคตามการเปลี่ยนแปลงของอินพุทได้ดังเดิม

เมื่อระบบอยู่ในสภาวะล็อค เราสามารถจะวิเคราะห์ระบบเฟสล็อคลูปได้ในลักษณะระบบป้อนกลับที่เป็นลิเนียร์โดยใช้เทคนิคการวิเคราะห์ระบบป้อนกลับแบบทั่วไปด้วยลาปลาซทรานส์ฟอร์มและสมการดิฟเฟอเรนเชียล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
การสร้างและการทดลอง

6.1 ภาคเครื่องรับ



รูปที่ 6.1 แสดงบล็อกไดอะแกรมของวงจรส่วนภาครับสัญญาณ

ในส่วนของโครงงานนี้ได้ทำการสร้างและทดลองในส่วนของภาครับ ซึ่งประกอบด้วย

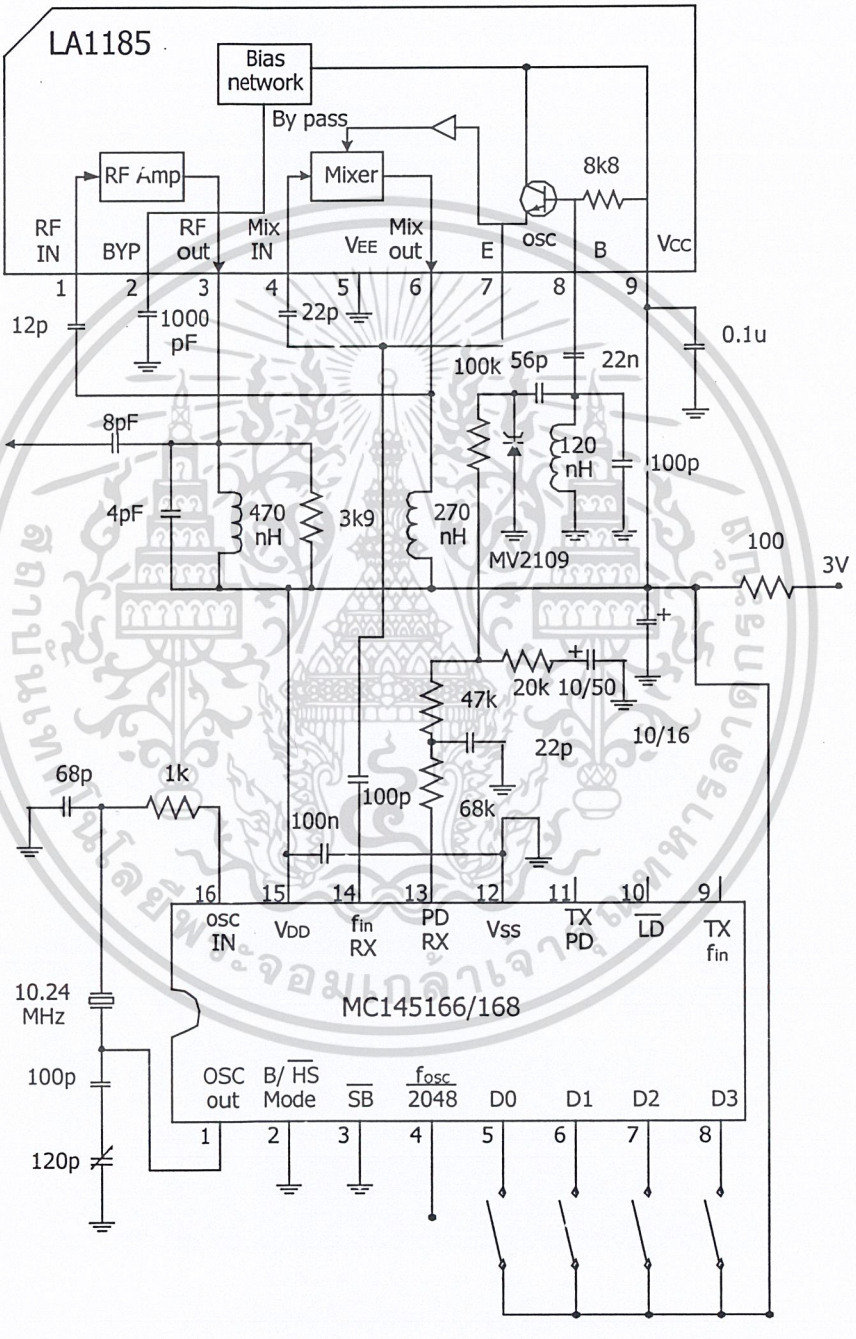
-วงจรภาคโลคอลออสซิเลเตอร์ภาคที่ 1(1st local oscillator)

-วงจรภาคขยายสัญญาณ RF (RF Amp),ขยายสัญญาณ IF (IF Amp) และ ดีเทคเตอร์ (Demodulator)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-วงจรเอ็กแพนเดอร์ (Expander)

-วงจรขยายเสียง (Power Amplifier)



รูปที่ 6.2 แสดงวงจรโลคอลออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.1 ภาคโลคอลออสซิเลเตอร์ภาคที่ 1 (1st local oscillator)

ภาคโลคอลออสซิเลเตอร์จะใช้วงจรสังเคราะห์ความถี่ (Frequency Synthesizer) เพราะสามารถให้ความถี่ได้เที่ยงตรง เนื่องจากใช้คริสตัลกำเนิดความถีอ้างอิง (Crystal oscillator) และสามารถเลือกรับความถี่ได้ 15 ช่อง โดยใช้ ไอซีเบอร์ MC145168 เป็นวงจรเฟสล็อคลูป (Phase Lock Loop) และใช้ไอซีเบอร์ LA1185 เป็นวงจรกำเนิดความถี่ที่ควบคุมด้วยแรงดัน (Voltage control oscillator : VCO) และคูณความถี่ขึ้น 2 เท่า ซึ่งไอซีเบอร์ LA1185 เป็นไอซีที่ใช้สำหรับวงจรภาค RF (Front End) ของเครื่องรับวิทยุแต่นำมาดัดแปลงใช้งานเป็นวงจร VCO เพราะสามารถทำงานที่แรงดัน 3 V ได้ ทำให้เครื่องรับวิทยุมีขนาดเล็กลง และใช้วงจรเฟสล็อกลูปผลิตความถี่โลคอลออสซิเลเตอร์ซึ่งประกอบด้วยวงจร VCO วงจรความแตกต่างเฟส (phase detecter) วงจรกรองความความถี่ต่ำ (low pass filter) และ วงจรหารความถี่ (divider N)

6.1.2 วงจรกำเนิดความถี่ควบคุมด้วยแรงดัน (Voltage Control Oscillator)

จากรูปที่ 6.2 ใน ไอซี เบอร์ LA1185 ในภาค ออสซิลเลเตอร์ ขา 7,8,9 เนื่องจากไม่ทราบค่าคุณสมบัติต่างๆของทรานซิสเตอร์ภายในไอซี การออกแบบจึงสมมติเป็นทรานซิสเตอร์ เบอร์ 2SC 1815 เพราะทรานซิสเตอร์เบอร์นี้มีคุณสมบัติเหมาะกับการใช้งานที่ความถี่ต่ำ ซึ่งจะมีค่า C ภายในค่าสูง เมื่อนำไปใช้งานกับความถี่สูงจะมีอัตราการขยายที่ต่ำลงอย่างมาก การประมาณคุณสมบัติที่ต่ำไว้ก่อนจะสามารถแก้ไขวงจรได้ง่ายกว่า การออกแบบโดยการจัดวงจรแบบโคลพิท (colpitt oscillator) โดยประมาณเป็นทรานซิสเตอร์เบอร์ 2SC1815 และควบคุมความถี่โดยใช้วาริแคปไดโอด (varicap diode) เบอร์ MV2109 ที่ควบคุมด้วยแรงดันไบอัสกลับให้กำเนิดความถี่ในย่าน 35.7MHz-36.4MHz ที่แรงดันไบอัสกลับ 0.5V-2.25V การให้วงจร VCO กำเนิดความถี่ให้มีย่านความถี่กว้างกว่าความถี่ที่จะนำไปใช้งาน เพราะในการเปลี่ยนความถี่ที่ห่างกันมากๆของวงจรเฟสล็อกลูปแรงดันที่ไปควบคุมความถี่ที่ได้จากวงจรกรองความถี่ต่ำจะมี Over Shoot ถ้า VCO ผลิตความถี่จากแรงดัน ที่กระเพื่อมไม่ได้จะทำให้วงจรเฟสล็อกลูปไม่อยู่ในสภาวะล็อคทำให้กำเนิดความถี่ผิดพลาดได้

จากการคำนวณได้ค่า L ประมาณ 120 nH โดยพัน 6 รอบ มีเส้นผ่านศูนกลาง 5.0 มม. แต่จากการทดลองวัดที่เอาท์พุทของวงจรออสซิลเลเตอร์ในไอซี LA1185 ได้ความถี่สูงกว่าที่ต้องการ เนื่องจากทรานซิสเตอร์ภายใน LA1815 มีค่า C ภายในต่ำกว่า 2SC1815 จึงเพิ่มค่าคาปาซิแตนซ์และจำนวนรอบของขดลวดเพิ่มขึ้นเป็น 7 รอบ และปรับความยาว L ได้ความถี่ 35.75MHz - 36.38MHz โดยป้อนแรงดันไบอัสกลับให้วาริแคปไดโอด 0 – 2.25 V โดยใช้ความต้านทานปรับค่าได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.3 วงจรเฟสดีเทคเตอร์และวงจรหาร N (Phase Detector and Divider N)

วงจรเฟสดีเทคเตอร์ และวงจรหาร N จะอยู่ใน IC เบอร์ MC145168จากรูปที่ 6.2 ความถี่อ้างอิง (Reference frequency : f_{ref}) จะได้ จากความถี่คลิสตอลออสซิเลเตอร์หารด้วย 2048 โดยวัดทดสอบ ที่ขา 4 ของไอซีเบอร์ MC145168 ให้ได้ความถี่ 5 kHz ถ้าไม่ได้ความถี่ f_{ref} = 5 kHz จะทำให้ไม่ได้ความถี่ที่ตรงเพราะเมื่อเฟสล็อคลูปอยู่ในสภาวะล็อกจะได้

$$f_o / N = f_r \qquad (6.1)$$

f_o = ควมถี่ของ VCO

f_r = ความถี่จาก crystral / 2048

N = ตัวหาร

$f_o = N \times f_r$

ถ้า f_r ไม่เท่ากับ 5 kHz จะทำให้ไม่ได้ความถี่ที่ตรง และสามารถปรับให้ตรงโดยปรับ C ปรับค่าได้ที่ต่อร่วมกับคริสตัลออสซิเลเตอร์ เพราะมันจะไปเพิ่มหรือลดความถี่ของคริสตัลออสซิเลเตอร์

วงจรหาร N สามารถโปรแกรมได้ 4 bit หรือ 15 ช่อง สัญญาณ โดย จำนวนหาร N สามารถดูได้จากข้อมูลในตารางคาต้าชีทใน Mode 0 เพราะไอซีเบอร์ MC145168 จะเก็บค่า หาร N ไว้ใน ROM ที่อยู่ใน ตัวไอซีและขึ้นอยู่กับจำนวนช่องที่จะเลือกด้วยโดยตัวหาร N จะไปหารจำนวนความถี่ของ VCO ที่ผลิตได้ และจะไปเปรียบเทียบความต่างเฟสกับความถี่อ้างอิง (f_{ref}) 5 kHz ถ้ามีความต่างเฟสจะทำให้เฟสดีเทคเตอร์ซึ่งเป็นแบบ 3 state (PFD = phase frequency Detector) ผลิตเป็นเป็นแรงดัน DC ซึ่งมีสัญญาณ AC ซ้อนมาด้วย เราจึงต้องใช้วงจรกรองความถี่ต่ำผ่าน เพื่อกรองสัญญาณความถี่สูงทิ้งได้แรงดัน DC ไปควบคุมการไบอัสกลับให้วาริแคปไดโอด ทำให้ค่าคาปาซิแตนซ์เปลี่ยนแปลงทำให้วงจร VCO ผลิตความถี่ค่าใหม่ และเฟสดีเทคเตอร์จะตรวจเช็คจนกว่าความต่างเฟสจะเป็น 0 คือระบบเข้าสู่สภาวะล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.4 วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter :LPF)

จากรูปที่ 6.2 จะใช้วงจร LPF ต่อที่ขา PD.RX (Phase detector RX) ซึ่งเป็นพาสซีพฟิลเตอร์ (passive fillter) เพื่อกรองความถี่สูงทิ้งและสามารถควบคุม over shoot ของดัน DC ไม่ให้มีค่าสูงเพื่อจะไม่ให้เฟสล็อคลูปหลุดภาวะล็อค

จากการทดลองวงจรเฟสล็อคลูปโดยตรวจสอบการทำงานโดยใช้สเปคตรัมอนาไลเซอร์ (spectum Analyzer) เพื่อดูสเปคตรัมและถ้าระบบอยู่ในสภาล็อคสเปคตัมจะบริสุทธ์ ไม่มีสเปคตรัมของสัญญาณรบกวนและสเปคตรัมที่ได้ต้องไม่เลื่อนคือความถี่ไม่เปลี่ยนหลังจากระบบเข้าสู่สภาวะล็อคและถ้าเปลี่ยนช่องสเปคตรัมจะเลื่อนไป ที่ความถี่ใหม่ขึ้นอยู่กับจำนวนหาร N ในแต่ละช่องและทดลองเปลี่ยนช่องที่ให้ความถี่ต่ำสุดไปยังช่องที่ให้ความถี่สูงสุดถ้าวงจรเฟสล็อคลูปสามารถอยู่ในสภาวะล็อคได้ แสดงว่าวงจร LPF มี Over shoot ต่ำ ซึ่งจะทำให้วงจรเฟสล็อคลูปทำงานได้ปกติและความถี่เอาท์พุทของวงจร VCO จะขึ้นอยู่กับจำนวนหาร N ในแต่ละช่องจากสมการที่ (6.1)

6.1.5 วงจรทวีคูณความถี่ 2 เท่า (Double frequency)

จากรูปที่ 6.2 ในไอซีเบอร์ LA1185 จะมีวงจรมิกเซอร์เป็นแบบบาลานซ์มิกเซอร์(Balance Mixer)โดยมีสัญญาณเข้า 2 ทาง คือต่ออยู่ภายในไอซี จากทางด้านออกของวงจรออสซิเลเตอร์ และเราจะต่อจากเอาท์พุทของวงจร VCO เข้าที่ด้านเข้าของมิกเซอร์โดยวงจรมิกเซอร์จะนำสัญญาณ VCO มารวมจะได้สัญญาณมีความถี่เป็น 2 เท่า ของความถี่ VCO และนำไปขยายโดยใช้วงจรขยายสัญญาณ RF (RF Amplifier) ในไอซีเบอร์ LA1185 และมีวงจรกรองแถบความถี่ผ่าน (Band pass filter) เพื่อเลือกผ่านสัญญาณเฉพาะความถี่ 71.63 MHz-72.55 MHz เพื่อเป็นความถี่โลคอลออสซิเลเตอร์

6.1.6 ภาคเครื่องรับ FM (FM Receiver)

6.1.6.1 วงจรภาคมิกเซอร์ครั้งที่ 1 (1st Mixer)

วงจรภาคเครื่องรับ FM จะใช้ไอซี เบอร์ MC13135 ซึ่งเป็นไอซีที่ใช้เป็นเครื่องรับวิทยุ แบบที่เปลี่ยนความถี่กลาง 2 ครั้ง (Dual Conversion FM Receiver) เพื่อให้การเลือกรับความถี่ (selectivity) และ ความไว (sensitivity) ของเครื่องรับดีขึ้น เพราะในโครงงานนี้เป็นเครื่องรับวิทยุแบบแบนแคบ (narrow band FM) เนื่องจากสัญญาณเสียงพูดของมนุษย์อยู่ในช่วง 300 Hz – 4 kHz ทำให้ต้องการความกว้างแถบความถี่แคบไม่เกิน ±5 kHz แต่เพื่อให้เครื่องรับวิทยุสามารถเลือกรับสัญญาณคลื่นพาห์ได้ดีและขจัดสัญญาณความถี่เงาซึ่งมีค่าเท่ากับ 2IF (ความถี่กลาง)เช่นความถี่กลาง 460 kHz ดัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั้นความถี่เบาห่างจากคลื่นพาห์ เท่ากับ 2IF ถ้าความถี่คลื่นพาห์เท่ากับ 82 MHz จะได้ความถี่ โลคอลออสซิเลเตอร์เท่ากับ 82.460 kHz

ความถี่ IF เท่ากับ 82MHz-82.460 = 460 kHz ถ้ามีความถี่เงาที่สายอากาศรับได้เท่ากับ 82.920 MHz เพราะฉะนั้นความถี่ IF เท่ากับ 83.920 MHz-82.440 เท่ากับ 400 kHz จะเห็นว่าจะเกิดความถี่ IF 2 ค่า ที่ความถี่คลื่นพาห์ใกล้เคียงกัน ถ้าใส่วงจรผ่านแถบความถี่ (BPF) ที่สายอากาศ วงจร BPF ก็ไม่สามารถกรองสัญญาณเงาไม่ได้หมด แต่ถ้าเปลี่ยนความถี่ IF เป็น 10.7 MHz จะได้ความถี่เงาเป็นความถี่คลื่นพาห์บวกความถี่สองเท่าของIF เท่ากับ 82 MHz + 21.7 MHz เท่ากับ 103. 7 MHz ซึ่งวงจรผ่านแถบความถี่สามารถกรองทิ้งได้เพราะผ่านความถี่เฉพาะ 83.3 MHz – 83.25 MHz

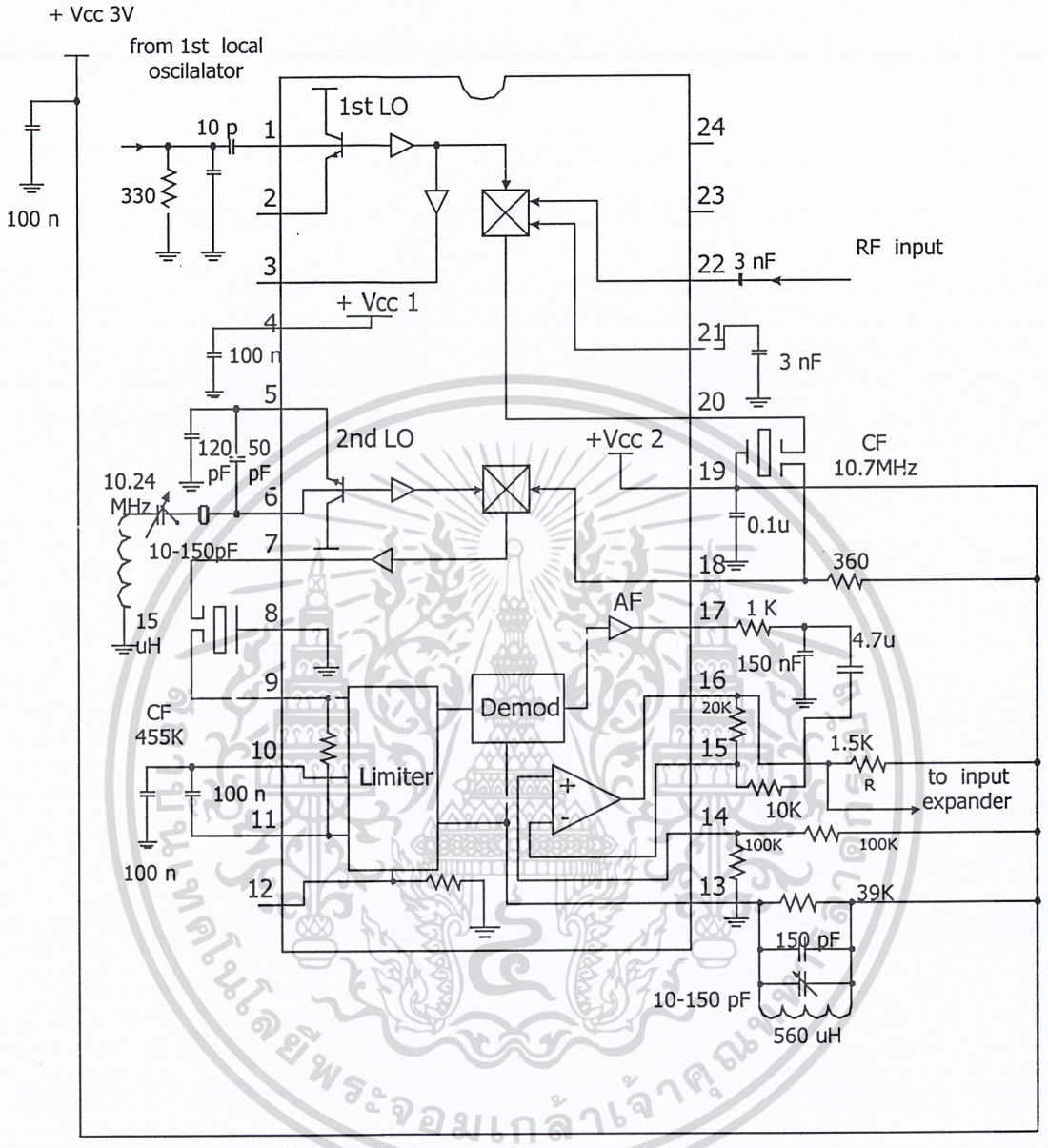
จากวงจรรูปที่ 6.3 อินพุทของภาคโลคอลออสซิเลเตอร์ภาคที่ 1 (1st local oscillator) (ขา1) ของไอซี MC 13135 จะต่อแมทชิ่ง (Matching) ระหว่างภาคขยายของโลคอลออสซิเลเตอร์ เพื่อการส่งผ่านกำลังงานสูงสุดและทำให้วงจรขยายของภาคโลคอลออสซิเลเตอร์ไม่ออสซิเลท (oscillate) และที่อินพุทอีกด้านหนึ่งที่ต่อกับสายอากาศจะต่อกับวงจรแมทชิ่งกับสายอากาศ และเป็นวงจรผ่านแถบความถี่ วงจร RF จะรวมความถี่ระหว่างความถี่คลื่นพาห์และความถี่ภาคโลคอลออสซิเลเตอร์ได้ความถี่ IF เท่ากับ 10.7 MHz ผ่านเซรามิคฟิลเตอร์ 10.7 MHz $\pm$ 100 kHz การนำเซรามิคฟิลเตอร์มาใช้เพราะต้องการให้ความไว (sensitivity) มีค่าสูงๆ เพราะค่า Q ของเซรามิคฟิลเตอร์มีค่าสูง ทำให้แบนวิธด์ (Band width) แคบ จึงตัดสัญญาณรบกวนข้ามช่องได้ดี

จากการทดลองวัดสัญญาณ (โดยใช้ ออสซิลโลสโคป) ที่ผ่านเซรามิคฟิลเตอร์ 10.7 MHz โดยป้อนสัญญาณความถี่ RF จากเครื่องกำเนิดสัญญาณความถี่ RF เท่ากับ 82.33 MHz ความแรง –40 dBm ที่อินพุทของ RF Mixer และตั้งช่องหาร N เป็นช่อง 11 เพื่อให้วงจรเฟสล็อคลูป ผลิตความถี่ 35.815 และเมื่อผ่างวงจรคูณ 2 จะได้ความถี่โลคอลออสซิเลเตอร์ภาคที่ 1 เท่ากับ 71.63 MHz ได้ความถี่ของสัญญาณ IF ที่ผ่านเซรามิคฟิลเตอร์เป็น 10.7 MHz แสดงว่าวงจรโลคอลออสซิเลเตอร์ภาคที่ 1 กำเนิดความถี่ถูกต้อง

6.1.6.2 วงจรภาคโลคอลออสซิเลเตอร์ภาคที่ 2 และภาคมิกเซอร์ที่2

วงจรโลคอลออสซิเลเตอร์ที่ 2 นี้ จะใช้คริสตัลออสซิเลเตอร์ความถี่ 10.24 MHz แต่เนื่องจากเซรามิคฟิลเตอร์ที่ใช้เป็นเซรามิคฟิลเตอร์ที่ใช้ร่วมกัน IF ทรานฟอร์เมอร์ ซึ่งมีความถี่เรโซแนนซ์เท่ากับ 462 KHz เมื่อเราไม่ใช้ IF ทรานฟอร์เมอร์ จึงได้เปลี่ยนความถี่ 2nd โลคอลออสซิเลเตอร์จาก 10.24 MHz เป็น 10.22MHz-10.24 MHz โดยการต่ออินดักแตนซ์ (Inductance) อนุกรมกับคาปาซิเตอร์ปรับค่าได้และอนุกรมกับคริสตัลออสซิลเลเตอร์ เมื่อเราปรับค่าคาปาซิเตอร์จะทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 แสดงวงจรภาคเครื่องรับวิทยุ

อินดัคแตนซ์ เปลี่ยนจาก (jX_L - jX_C) โดยให้ X_L มีค่ามากกว่า X_C ดังนั้น คริสตัลจะผลิตความถี่เป็น 10.22 MHz - 10.24 MHz เพราะค่า L เปลี่ยน

จากการทดลอง เมื่อป้อนสัญญาณความถี่คลื่นพาห์ที่ไม่ได้มอดดูเลท (Modulate) ความแรงสัญญาณเท่ากับ –20 dBm ที่อินพุทของ RF Mixer แล้วนำออสซิลโลสโคป (oscilloscope) ไปวัดสัญญาณที่ผ่านเซรามิคฟิลเตอร์ 455 kHz แล้วปรับคาปาซิเตอร์ปรับค่าได้ที่ต่ออยู่กับภาค 2nd local oscillator ให้ได้ขนาดสัญญาณสูงสุด และเมื่อลดความแรงของสัญญาณ RF ลดลง จะสามารถวัดสัญญาณได้ประมาณ -50 dBm จากการลองเปลี่ยนเซรามิคฟิลเตอร์ 455 kHz โดยใช้เซรามิคฟิลเตอร์

เอกสารนี้มีลิขสิทธิ์ ห้ามนำไปใช้เพื่อการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของบริษัท Murata เบอร์ SFU 455 B จะได้ความแรงของสัญญาณเพิ่มขึ้นอาจเป็นเพราะอุปกรณ์แมทชิ่ง (matching) กัน

6.1.6.3 วงจรลิมิตเตอร์ (Limiter)

รูปที่ 6.3 วงจรลิมิตเตอร์เป็นวงจรขยายสัญญาณที่มีเกน (Gain) สูงในไอซีเบอร์ 13135 ประมาณ 110 dB ทำให้วงจรขยายอิ่มตัว (Saturation) ทำให้ส่วนยอดของสัญญาณถูกตัดทิ้งไป สามารถตัดสัญญาณรบกวนได้ เพราะสัญญาณรบกวน(noise)จะถูกรวมกับ สัญญาณคลื่นพาห์ที่เดินทางผ่านตัวกลางหรือสัญญาณรบกวนเกิดขึ้นที่เครื่องรับจะทำให้สัญญาณคลื่นพาห์เปลี่ยนแปลงทางขนาด (Amplitude Modulation) ถูกตัดทิ้งไป ทำให้อัตราส่วนของสัญญาณต่อสัญญาณรบกวน (S/N) ดีขึ้น และวงจรลิมิตเตอร์จะขยายขนาดสัญญาณของความถี่ IF (455 kHz) ให้ระดับของสัญญาณเหมาะสมต่อการ แยกสัญญาณเสียงจากความถี่ IF ได้

6.1.6.4 วงจร FM ดีมอดดูเลเตอร์

ในบางครั้งอาจเรียกว่าภาคดีเทคเตอร์ ซึ่งไอซีเบอร์ MC13135 จะมีวงจรควอดราเจอร์ดีมอดดูเลเตอร์อยู่ภายในโดยต่ออุปกรณ์ภายนอกเพิ่มเติมขา 15 (Quardrature Input) โดยต่อเป็นวงจรเรโซแนนซ์ ความถี่ 455kHz แทนควอดราเจอร์ทรานส์ฟอร์เมอร์ สัญญาณที่ดีเทคได้จะผ่านวงจรกรองความถี่ต่ำเพื่อกรองความถี่กลางทิ้ง และนำไปขยายสัญญาณความถี่เสียงโดยใช้ออปแอมป์ที่อยู่ภายในไอซีเบอร์ MC13135 ให้มีระดับสัญญาณพอเหมาะแก่วงจร Expander

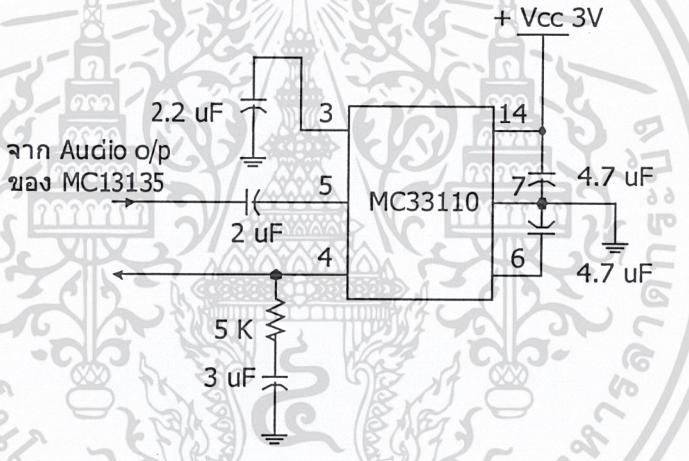
จากการทดลองเมื่อป้อนสัญญาณ RF ความถี่ 82.33 MHz มอดดูเลทกับความถี่ 1 kHz และมีความถี่เบี่ยงเบน ±5 kHz จากเครื่องกำเนิดสัญญาณความถี่ RF ที่มีความแรงของสัญญาณ –40 dBm เข้าที่ภาค RF input และเลือกความถี่โลคอลออสซิเลเตอร์ที่ 1 เป็น 71.63 MHz โดยโปรแกรมที่ช่อง 11 ของไอซี เบอร์ MC145168 เมื่อนำออสซิลโลสโคปวัดสัญญาณที่ภาค demodulator output (ขา17 ของ MC13135) และปรับค่าความจุที่ Quardrature input ให้ได้ขนาดของสัญญาณสูงสุดและได้ความถี่เป็น 1 kHz และเมื่อลดความแรงของสัญญาณ RF ลดลงและสามารถแยกสัญญาณความถี่ 1 kHz จากความถี่คลื่นพาห์ที่ความแรงของสัญญาณ RF ต่ำสุดเท่ากับ –80 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.7 วงจร Expander

วงจร Expander ใช้สำหรับขยายสัญญาณที่มีความแรงสูงๆเพราที่เครื่องส่งจะกดขนาดของสัญญาณที่มีความแรงมากเพื่อไม่ให้ความถี่เบี่ยงเบนมีค่าสูงเกินไปจากรูปที่ 6.4 ใช้ไอซีเบอร์ MC 33110 ซึ่งมีวงจรภายในเป็น Compress และ Expander ในเครื่องรับวิทยุใช้วงจร Expander โดยขนาดของสัญญาณอินพุทของวงจร Expander จะได้รับการขยายเพิ่มขึ้นเมื่อมีขนาดมากกว่า 100 mV_{rms} และจะลดทอนสัญญาณที่มีขนาดสัญญาณต่ำกว่า 100 mV_{rms} ตามสมการ (6.2) และ V_{in} มีหน่วยเป็น V_{rms} ทำให้ลดทอนสัญญาณรบกวนได้มากเพราะขนาดของสัญญาณรบกวนมีจะค่าต่ำ

$$V_{out} = 10 \times (V_{in})^2 \qquad (6.2)$$

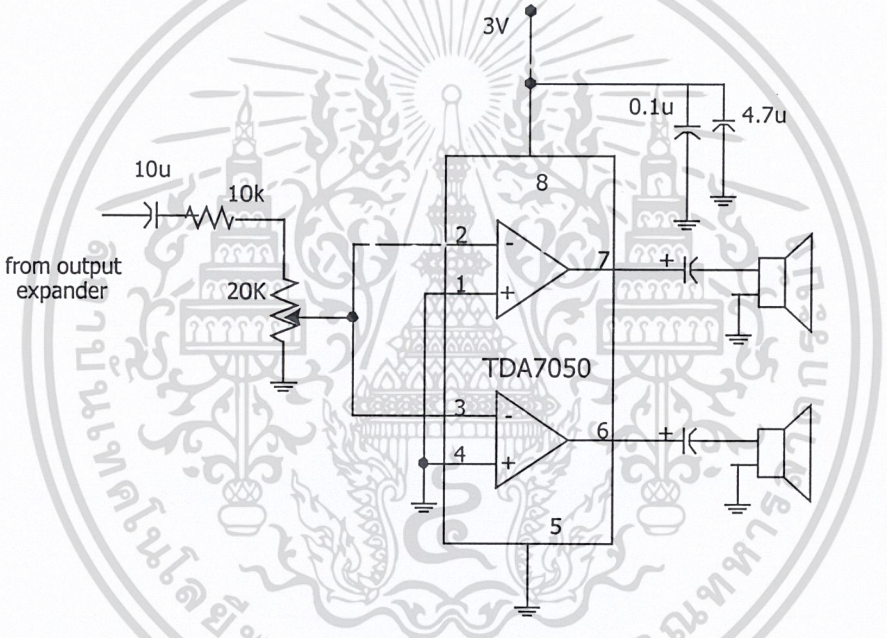


รูปที่ 6.4 แสดงวงจร Expander

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.8 วงจรขยายเสียง (Power Amplifier)

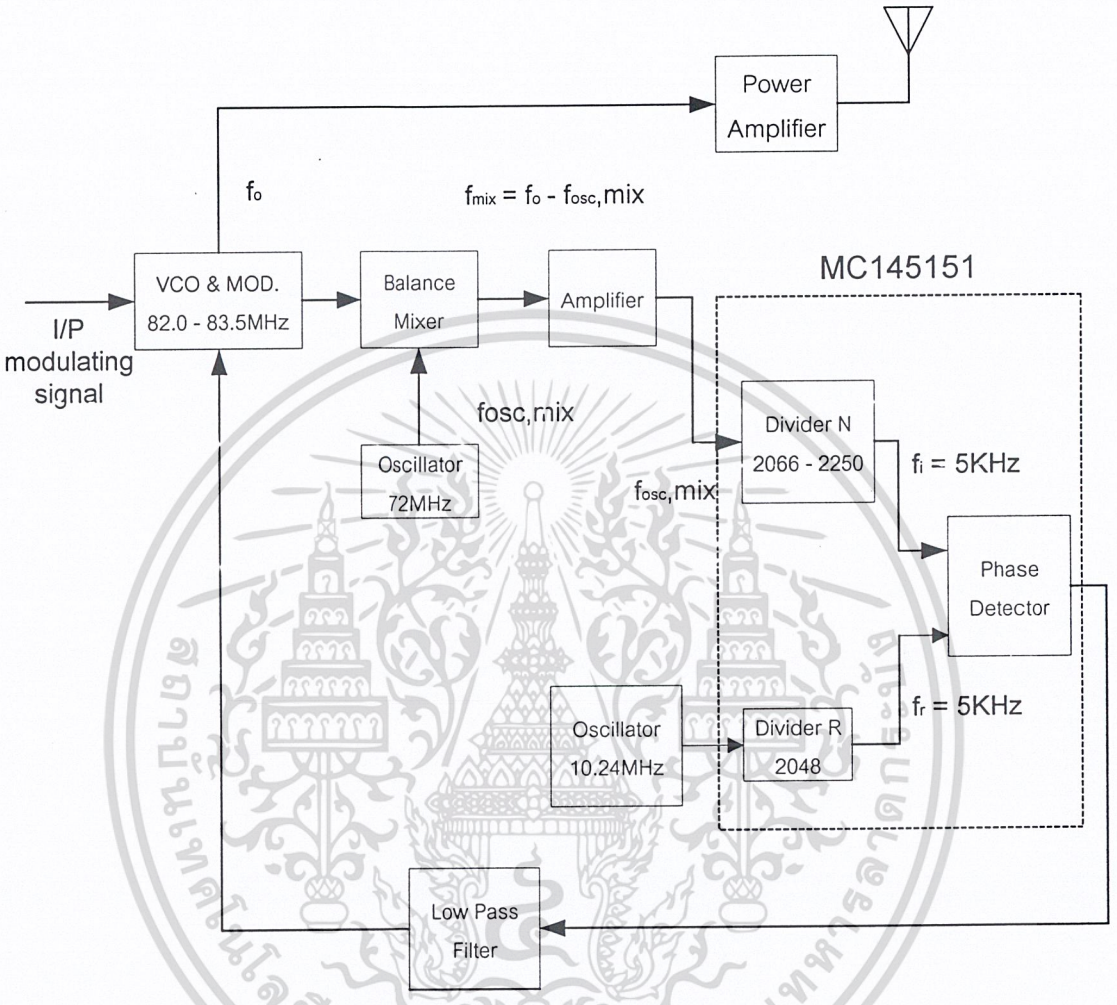
จากรูปที่ 6.5 ใช้ ไอซีเบอร์ TDA7050 เป็นวงจรขยายกำลังที่มีอัตราขยายกำลัง 125 mW เนื่องจากวงจรเครื่องรับวิทยุเป็นแบบโมโนจึงต้องต่ออินพุทร่วมกันแต่ขยายเป็นด้านซ้ายขวาและ อินพุทของวงจรขยายกำลังต่อควมต้านทานปรับค่าได้เพื่อปรับระดับความแรงของสัญญาณเสียง



รูปที่ 6.5 แสดงวงจรขยายเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 ภาคเครื่องส่ง



รูปที่ 6.6 แสดงบล็อกไดอะแกรมของวงจรภาคส่ง

รูปที่ 6.6 แสดงบล็อกไดอะแกรมของวงจรภาคส่ง 1 ช่องสัญญาณในส่วนของเครื่องส่งสามารถส่งได้ 4 ช่องสัญญาณ โดยใช้วงจรชุดส่งแยกกันเป็น 1 ชุดต่อ 1 ช่องสัญญาณดังแสดงในรูปที่ 6.6 และในการทดลองในโครงงานได้จัดทำวงจรชุดส่ง 2 ชุด

จากรูปที่ 6.6 มีลักษณะการทำงานดังนี้ วงจร VCO จะผลิตความถี่ 82.0 -83.0 MHz ซึ่งมีย่านความถี่มากกว่าย่านความถี่ที่ใช้งานจริง (82.33-83.25) เพื่อให้วงจรเฟสล็อคลูปทำงานได้ปกติ เมื่อเปลี่ยนค่าหาร N จำนวนมากๆ ได้ที่วงจร VCO จะรวมวงจรมอดูเลเตอร์ (Frequency Modulater)ไว้ด้วยกันซึ่งเป็นแบบเอฟเอ็มทางตรง (Direct FM) มีความถี่เบี่ยงเบน 4 kHz สัญญาณจาก VCO จะถูกส่งไปที่วงจรบาลานซ์มอดูเลเตอร์ (Balance Modulator) กับความถี่ 72 MHz ซึ่งได้จากวงจรคูณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ฮาร์โมนิกที่ 3 จากคริสตอลออสซิเลเตอร์ความถี่ 24 MHz วงจรบาลานซ์มิกเซอร์จะให้ความถี่ที่ทางออกเฉพาะความถี่ผลบวกและผลต่างของความถี่ที่เข้ามาหรือความถี่อินพุทและจะลดทอนความถี่อินพุททั้งสอง

เราจำเป็นต้องลดความถี่ VCO ลงเนื่องจากว่าเความถี่อินพุทที่ใช้งานของวงจรเฟสล็อคลูปมีค่าไม่เกิน 20MHz เพราะไอซีเฟสล็อคลูปเบอร์ MC145151-2 สามารถทำงานที่ความถี่ต่ำกว่า 20 MHz

จากเอาท์พุทของวงจรมิกเซอร์จะผ่านวงจรกรองความถี่ต่ำ (Low pass filter) เพื่อผ่านความถี่เฉพาะความถี่ผลต่าง และนำไปขยายเพื่อเพิ่มระดับความแรงของสัญญาณให้เหมาะสมกับอินพุทของวงจรเฟสล็อคลูปจากไอซีเบอร์ MC145151-2 จะมีวงจรหารความถี่อินพุท (หาร N),วงจรหารความถี่อ้างอิงจากคริสตอลออสซิเลเตอร์ 10.24 MHz (หาร R) และวงจรเปรียบเทียบเฟสจากความถี่อ้างอิง (f_r) จะกำหนดไว้ที่ 5 kHz คือสามารถเปลี่ยนความถี่ได้ครั้งละ 5 kHz (step size = 5 kHz) จำนวนหาร R จะกำหนดไว้ที่ 2048 และวงจรหาร N จะสามารถโปรแกรมได้ 14 bit เพื่อตั้งจำนวนหารได้และในโครงงานนี้จะกำหนดหาร N ในช่วง 2066 – 2250 เพื่อให้ได้ความถี่ในย่าน 82.33 – 83.25 MHz วงจรเปรียบเทียบเฟสคือ เมื่อความถี่ f_v มากว่า f_r ทำให้เฟสของ f_v นำหน้า f_r คือความถี่ของ f_v สูงกว่า f_r วงจรเปรียบเทียบเฟสจะได้พัลซ์ลบ เมื่อผ่านวงจรผ่านความถี่ต่ำ (Low pass fillter) จะได้แรงดัน DC ไปควบคุมการกำเนิดความถี่ของ VCO ให้ลดลง และวงจรเปรียบเทียบเฟสจะวนลูปใหม่จนกว่าความถี่อินพุทจะเท่ากับความถี่อ้างอิงและในทำนองเดียวกันเมื่อ f_i น้อยกว่า f_r แรงดัน DC ที่ได้จากวงจรเปรียบเฟสจะมีค่าเพิ่มขึ้นทำให้ VCO ผลิตความถี่เพิ่มขึ้นจนกว่า $f_i = f_r$ ระบบจะอยู่ในสภาวะล็อค แรงดัน DC จะควบคุม VCO จะเท่ากับ 0 โวลต์ เมื่อระบบเฟสล็อคลูปอยู่ในสภาวะล็อค ความถี่อินพุท (fi) และความถี่อ้างอิงจะเท่ากัน

จากนั้นสัญญาณ FM จะถูกส่งไปที่ภาคขยายกำลัง (Power Amp) ซึ่งเป็นภาคสุดท้ายเพื่อเพิ่มกำลังส่งออกอากาศ ให้สามารถส่งออกในระยะทางไกลๆได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.1 วงจรกำเนิดความถี่คลื่นพาห์ (Radio frequency carrier)

โครงงานนี้จะใช้วงจรเฟสล็อคลูปเพื่อกำเนิดความถี่ของคลื่นพาห์ เนื่องจากเครื่องรับส่งวิทยุนี้เป็นแบบแบนด์แคบ (Narrow Band FM) ดังนั้นความถี่ของคลื่นพาห์ต้องมีความเที่ยงตรง และจากวงจรเฟสล็อคลูปเมื่อระบบอยู่ในสภาวะล็อคความถี่จะขึ้นอยู่กับความถี่อ้างอิง (f_r) ซึ่งใช้คริสตัลเป็นตัวกำเนิดความถี่ทำให้ความถี่คลื่นพาห์เที่ยงตรง และการเปลี่ยนช่องความถี่สามารถทำได้ง่ายโดยการโปรแกรมจำนวนหาร N ซึ่งเป็นเลขฐาน 2

จากหลักการของวงจรเฟสล็อคลูปเมื่ออยู่ในสภาวะล็อคความถี่อินพุททั้งสองของวงจรเปรียบเทียบเฟสจะมีค่าเท่ากัน

จาก $f_i = f_r$ (6.3)

f_i = ความถี่ O/P จากวงจรหาร N

f_r = ความถี่ O/P จากวงจรหาร R

ให้ f_r = 5 kHz

$$f_i = \frac{f_{mix}}{N} \quad (6.4)$$

จาก $f_{mix} = f_{VCO} - f_{osc,mix}$

$$\frac{(f_{VCO} - f_{osc,mix})}{N} = f_r \quad (6.5)$$

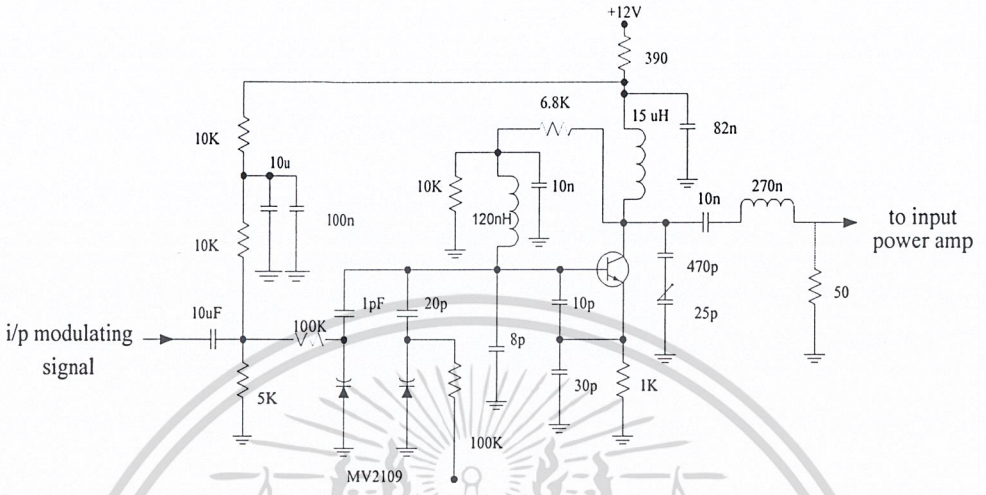
$$f_{VCO} = N \times f_r + f_{osc,mix} \quad (6.6)$$

จาก $f_{osc,mix}$ = 72 MHz

ดังนั้นความถี่ที่ได้จะขึ้นอยู่กับความถี่ออสซิลเลเตอร์ 72 MHz ด้วย และจากการทดลองการกำเนิดความถี่ 72 MHz จาก วงจรคูณความถี่ (คูณ 3) จาก การกำเนิดความถี่ คริสตัล 24 MHz เพื่อให้ได้ความถี่ 72 MHz ที่เที่ยงตรงทำได้ยากมาก เพราะไม่ทราบค่า อุปกรณ์ภายในของคริสตัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.1.1 วงจรกำเนิดความถี่ควบคุมด้วยแรงดันและวงจรมอดูเลทความถี่



รูปที่ 6.7 วงจรกำเนิดความถี่ควบคุมด้วยแรงดันและวงจรมอดูเลทความถี่

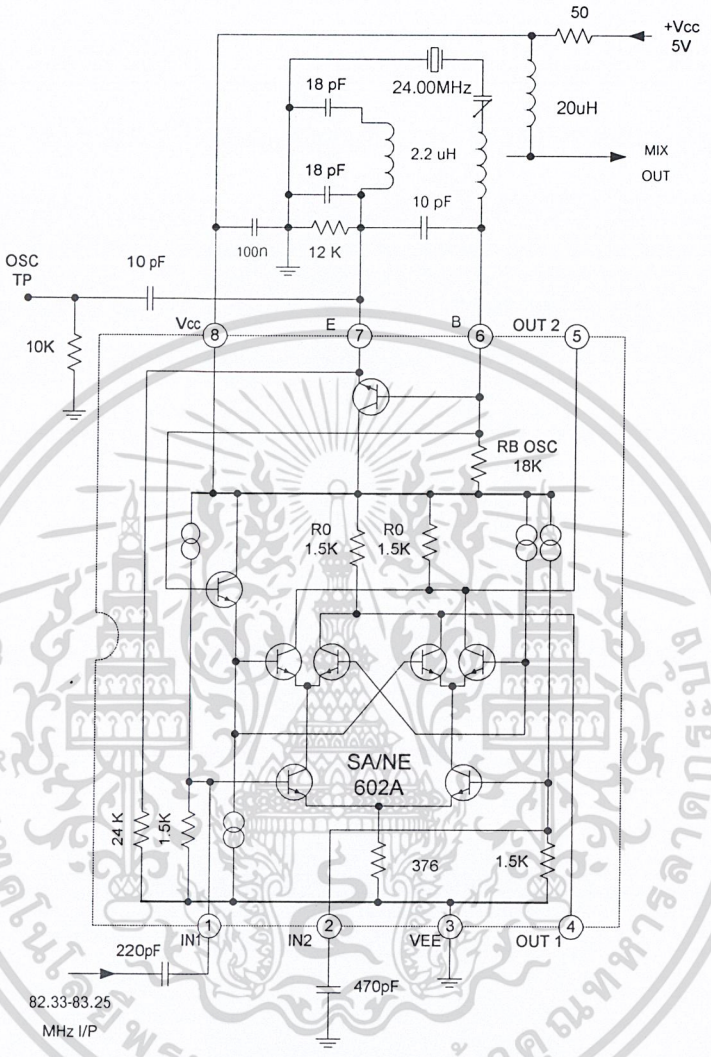
จากรูปที่ 6.7 ใช้ทรานซิสเตอร์เบอร์ MPS5179 ซึ่งมีการสร้างสัญญาณรบกวนต่ำ (low noise) โดยการจัดวงจรแบบโคพิทการควบคุมความถี่โดยใช้วาริแคบไดโอดเบอร์ MV2109 ที่ควบคุมด้วยแรงดันไบอัสกลับ 2V-4.5V เพื่อให้ได้ความถี่ 82.0-83.5 MHz

การทดลองเมื่อจ่ายแรงดันไฟตรงจากแหล่งจ่ายไฟเพื่อทดลองวัดความถี่ของ VCO และต่อ Dummy load 50Ω ที่เอ้าท์พุทของวงจร VCO เพื่อลดผลของค่าคาปาซิเตอร์จากสายออสซิลโลสโคป เพื่อให้ได้ความถี่เอ้าท์พุทและแรงดันไฟตรงที่ควบคุม VCO อยู่ในช่วงที่ต้องการต้องปรับค่า L โดยเพิ่มหรือลดความยาวหรือจำนวนรอบของขดลวดและเส้นผ่าศูนย์กลางของขดลวด (L_1) และปรับแมทชิ่ง (C = 25 pF) เพื่อให้ได้สัญญาณดีที่สุดโดยการเปรียบเทียบขนาดของสเปกตรัมความถี่หลักและความถี่ฮาร์โมนิคให้ได้ขนาดสเปกตรัมของฮาร์โมนิคต่ำสุด

จากรูปที่ 6.7 วาริแคบไดโอด เบอร์ MV2105 ทำหน้าที่เป็น FM Modulator คือขนาดของสัญญาณเสียงที่นำมามอดูเลทต้องมีค่าไม่เกิน 1 V_{p-p} เพื่อเปลี่ยนค่าคาปาซิเตอร์ของวาริแคบ (MV 2105) ทำให้ความถี่คลื่นพาห์เปลี่ยนแปลง เพราะค่ารีแอคแตนซ์เปลี่ยน และเพื่อให้สัญญาณอินพุทของมอดดูเลทเปลี่ยนแปลงได้ทั้งด้านบวกและด้านลบจึงมีจุด DC ไบอัสที่ 2.4 V และเพื่อให้ค่ารีแอคแตนซ์ของ C เหมาะสมทำให้ได้ความถี่เบี่ยงเบน 4 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.1.2 วงจร Balance Mixer



รูปที่ 6.8 วงจร Balance Mixer

จากรูปที่ 6.8 วงจรบาลานซ์มิกเซอร์ใช้ไอซีเบอร์ SA602 ทำหน้าที่ลดความถี่ของ VCO จาก 82.00-83.50 MHz เป็น 10.00MHz-11.50 MHz เพราะว่าต้องการให้ความถี่ไม่เกิน 20 MHz เพื่อป้อนให้กับวงจรเฟสล็อกลูปที่ใช้ไอซีเบอร์ MC145151-2 ซึ่งทำงานที่ความถี่ไม่เกิน 20 MHzโดยวงจรบาลานซ์มิกเซอร์จะได้สัญญาณเอ้าท์พุทเป็นความถี่ผลบวกและผลต่าง (f_{VCO} - f_{osc}), (f_{VCO} + f_{osc},mix) และเมื่อผ่านวงจรผ่านความถี่ต่ำ จะได้เฉพาะความถี่ผลต่าง โดยให้ความถี่ออสซิลเลเตอร์ของมิกเซอร์ เท่ากับ 72 MHz โดยใช้วงจรคูณความถี่ขึ้น 3 เท่า จากคริสตัล 24 MHz และความถี่จาก VCO จะเอาสัญญาณจากขา E ของ ทรานซิสเตอร์เบอร์ MPS517a ในวงจร VCO เพื่อลดการโหลดผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระทบกับ VCO และสัญญาณเอ้าท์พุทของวงจรมิกเซอร์ (f_{vco} - f_{osc},mix) จะนำไปขยายเพื่อเพิ่มความแรงของสัญญาณขึ้นประมาณ 2 เท่า

จากการทดลองวงจรบาลานซ์มิกเซอร์เพื่อที่จะให้ความถี่คลื่นพาห์มีค่าเที่ยงตรงที่สุด ต้องปรับให้ความถี่ออสซิเลเตอร์ 72 MHz ให้ตรงที่สุด (จากสมการที่ 6.6) แต่ไม่ทราบค่าอุปกรณ์ภายในของ Crystal และเมื่อใช้สายออสซิลโลสโคปจับที่เอาท์พุทของ Crystal Oscillator ค่า C ของสาย Probeจะทำให้ค่าความถี่ผิดจากความเป็นจริง ดังนั้นในการวัดความถี่จะต้องให้วงจรเฟสล็อคลูปอยู่ในสภาวะล็อคก่อน และสร้างวงจรความถี่อ้างอิง (f_r) ให้มีค่าตรงที่สุด เมื่อระบบอยู่ในสภาวะล็อค ความถี่เอ้าท์พุทของวงจรเฟสล็อคลูปจะขึ้นอยู่กับความถี่อ้างอิง แต่ในกรณีการต่อใช้งานจริงจะไม่มีผลจากสาย Probe จากสมการที่ 6.6 สามารถปรับความถี่ออสซิเลทของ Mixer ให้ตรงได้โดยเปลี่ยนค่า L ที่ต่ออนุกรมอยู่กับคริสตัล 24 MHz เพื่อเปลี่ยนค่า reactance ของวงจร resonance และใช้สเปกตรัมวัดความถี่ f_{vco} โดยใช้หลักการแพร่กระจายคลื่น

$$f_{osc},mix = f_{vco} - f_r \times N \qquad (6.7)$$

ในการเปลี่ยนค่า L เนื่องจาก L มีค่า คงที่ จึงต้องใช้ C ปรับค่าได้ต่ออนุกรมด้วย เพื่อเปลี่ยนค่ารีแอคแตนซ์ของ L แต่ค่า L ที่ใช้งานได้จะมีค่าบางค่าเช่น 820 nH, 1μH, 1.2 μH ทำให้ความถี่ออสซิเลทไม่ตรง คือมีค่าผิดพลาด + 20 kHz และจากการทดลองภาครับวิทยุเมื่อความถี่คลื่นพาห์เลื่อนไป 20 kHz ทำให้ไม่สามารถแยกสัญญาณที่มอดูเลทได้ ดังนั้นในการตั้งค่าความถี่ของคลื่นพาห์โดยตั้งค่าหาร N จึงต้องให้ความถี่ VCO ลดลงอีก 20 kHz

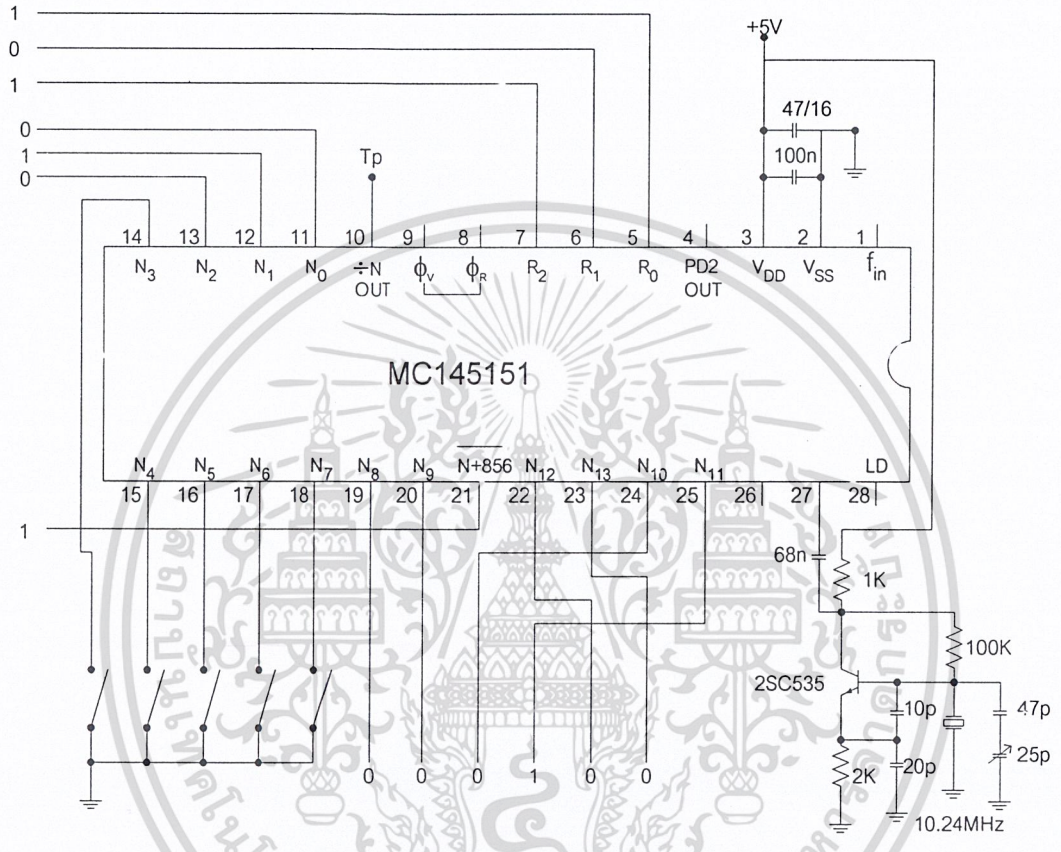
6.2.1.3 วงจรเปรียบเทียบเฟส

จากรูปที่ 6.9 เป็นวงจรเปรียบเทียบเฟสโดยใช้ไอซีเบอร์ MC145151-2 ซึ่งมีวงจรหารความถี่อินพุท (หาร N) ซึ่งสามารถโปรแกรมจำนวนการหารได้ ซึ่งในโครงงานนี้ได้ใช้จำนวนหาร N ในช่วง 2066-2250 จากการกำหนด step size เท่ากับ 5 kHz และมีวงจร(หาร R)ความถี่อ้างอิงซึ่งสามารถตั้งค่าได้ในโครงงานนี้ เพื่อให้ความถี่อ้างอิงเท่ากับ 5 kHz ดังนั้นจากวงจรคริสตัลออสซิลเลเตอร์ 10.24 MHz ต้องตั้งค่าหารความถี่อ้างอิงเท่ากับ 2048 หรือจากดาต้าชีท ให้ $R_0 = 1$, $R_1 = 0$, $R_2 = 1$

จากสมการที่ 6.6 เพื่อให้ได้ความถี่คลื่นพาห์มีค่าเที่ยงตรงที่สุด (ความถี่ VCO) ต้องปรับค่าความถี่ออสซิลเลเตอร์ 10.24 MHz ให้ตรง ดังนั้นจึงใช้วงจรออสซิลเลเตอร์ภายนอกโดยใช้ทรานซิสเตอร์ 2SC535 เป็นวงจรออสซิเลเตอร์และเพื่อลดผลการโหลดของสายออสซิลโลสโคป จึงต่อเอ้าท์พุทของวงจรออสซิลเลเตอร์ผ่านวงจรอินเวอร์เตอร์ภายใน IC MC145151(ขา oscillator input หรือขา 27) และใช้เครื่องมือวัดความถี่ (Frequency counter) วัดที่ขา oscillator input (ขา 27 ของ MC145151) และปรับความถี่โดยปรับที่คาปาซิเตอร์ปรับค่าได้ที่ต่อขนานกับคริสตัลให้ได้ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเอ้าท์พุทของวงจรเปรียบเทียบเฟสที่ขา ϕR และ ϕV เพื่อนำไปผ่านวงจรกรองความถี่ต่ำผ่านแบบแอคทีฟฟิลเตอร์ (Active filter)



รูปที่ 6.9 วงจรเปรียบเทียบเฟสโดยใช้ไอซีเบอร์ MC145151-2

จากการทดลองวงจรเปรียบเทียบเฟส เมื่อต่อร่วมกันเป็นวงจรเฟสล็อคลูปเมื่อวงจรเฟสล็อคลูปอยู่ในสภาวะล็อค สามารถวัดความถี่หาร N output ได้ 5 kHz ซึ่งจะมีลักษณะเป็นพัลซ์แคบ ๆ

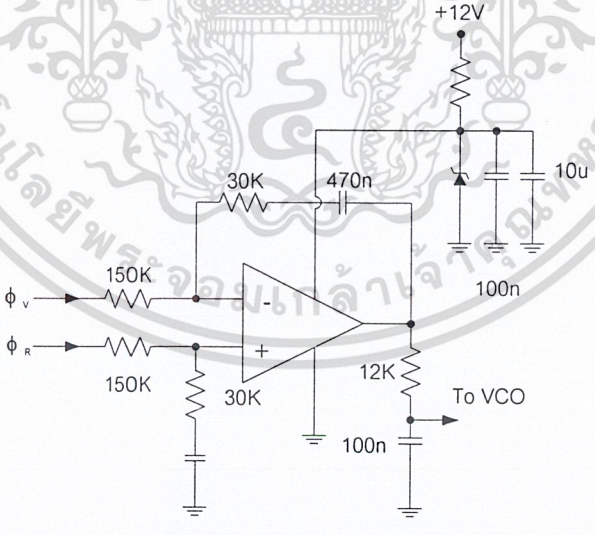
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1 แสดงการตั้งค่าหาร N ของวงจรเฟสล็อคลูปสำหรับเครื่องส่ง 4 ช่อง

ช่อง	ความถี่ RF	÷N	$N_{13}N_{12}N_{11}N_{10}N_9N_8N_7N_6N_5N_4N_3N_2N_1N_0$	ความถี่ออสซิเลทของภาคมิกเซอร์ (MHz)	ความถี่เอ้าท์พุทของ ixer (MHz)
1	82.33	2066	0 0 1 0 0 0 0 0 0 1 0 0 1 0	72	10.33
2	82.53	2106	0 0 1 0 0 0 0 0 1 1 1 0 1 0	72	10.53
3	82.73	2146	0 0 1 0 0 0 0 1 1 0 0 0 1 0	72	10.73
4	82.97	2194	0 0 1 0 0 0 1 0 0 1 0 0 1 0	72	10.97

จากตารางที่ 6.1 การตั้งค่าหาร N พบว่าบิท N_0, N_1, N_2, N_9, N_{10}, N_{11}, N_{12}, N_{13} จะเหมือนกันทั้ง 4 ช่อง ดังนั้น ใช้สวิตซ์เพื่อเปลี่ยนบิท 5 บิทเท่านั้น คือ N_4, N_5, N_6, N_7, N_8

6.2.1.4 วงจรผ่านความถี่ต่ำ (Low Pass Filter)



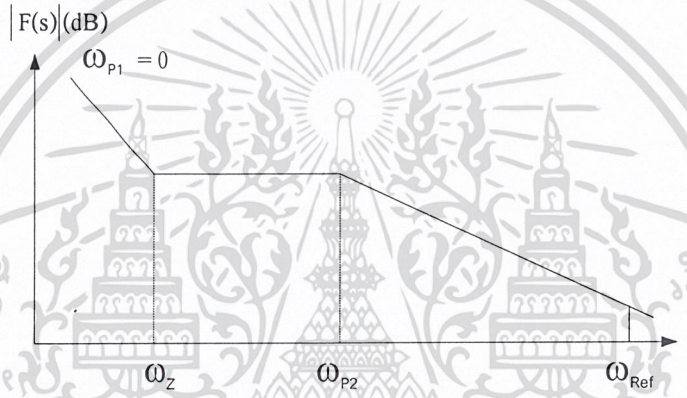
รูปที่ 6.10 วงจรผ่านความถี่ต่ำ

จากรูปที่ 6.10 แสดงวงจร Active Low Pass Filter ซึ่งจะกรองความสูงทิ้งและให้ได้แรงดันไฟตรงเรียบมากที่สุด เพื่อให้ VCO กำเนิดความถี่เดียว เพราะถ้าวงจร VCO กำเนิดความถี่หลายคลื่นความถี่ก็เปรียบเสมือนความถี่คลื่นพาห์ถูกมอดูเลทเนื่องจากโครงงานนี้เป็นเครื่องรับส่งวิทยุ FM แบบแบนด์แคบ ซึ่งอาจทำให้ระบบล้มเหลวได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองวงจรกรองความถี่ต่ำผ่าน ถ้าระยะทางจากวงจร LPF มายังวงจร VCO มาก จะทำให้ขนาดของสัญญาณรบกวนซึ่งมาจากวงจร VCO มีค่าเพิ่มมากขึ้นด้วยและเมื่อระบบเฟสล็อคลูปอยู่ในสภาวะล็อคโดยตรวจสอบการทำงานโดยใช้สเปกตรัมอนาไลเซอร์ (Spectrum Analyzer) ถ้าระบบล็อคสเปกตรัมจะมีความถี่เดียว (pure spectrum) และทดลองเปลี่ยนช่องสเปกตรัม ต้องเลื่อนความถี่ได้ตรง และจากการวัดสเปกตรัมที่ค่า span ต่ำ ๆ (2 kHz) ความถี่สเปกตรัมจะเลื่อนอยู่ระหว่าง 800 Hz

จากรูปที่ 6.10 จะได้การตอบสนองความถี่ของวงจร ดังนี้



รูปที่ 6.11 การตอบสนองความถี่ของ LPF ในรูปที่ 6.10

$$F(s) = \frac{-(1+S\tau_2)}{S\tau_1} \quad (6.8)$$

$$\tau_1 = \frac{K_d K_{VCO}}{N_{mean}\,\omega_n^2} = R_1 C_1 \quad (6.9)$$

$$\tau_2 = \frac{2\xi}{\omega_n} = R_2 C_1 \quad (6.10)$$

$$K_d = \frac{\Delta V_D}{4\pi} \quad \text{for} \quad 3 \text{ states PFD} \quad (6.11)$$

K_d = ค่าคงที่ของเฟสดีเทคเตอร์

$$K_{VCO} = \frac{2\pi\Delta f_{VCO}}{\Delta V_{VCO}} \quad (6.12)$$

K_{VCO} = ค่าคงที่ของ VCO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ω_n = natural frequency; $\omega_n \leq 2\pi f_{ref} / 10$

f_{ref} = คือความถี่ที่ทางเข้าของเฟสดีเทคเตอร์

$$\omega_n = \frac{\Delta\omega_{P0}}{11.55(\xi + 0.5)} \quad ; \text{PFD} \qquad (6.13)$$

ให้ $\Delta\omega_{P0}$ = 3000 R/sec

ξ = 1.14 ; ξ คือ damping factor

$$\Delta\omega = 2\pi \left| \frac{f_{ref} - f_{o.max}}{N_{min}} \right| \qquad (6.14)$$

$\Delta\omega$ คือ frequency step at PD i/p

$$\Delta\omega \leq \Delta\omega_{P0} < f_{ref} \qquad (6.15)$$

$\Delta\omega_{P0}$ = Dynamic limit of stable operation of the PLL

เฟสล็อคลูปจะไม่ล็อคถ้าการเปลี่ยนแปลงความถี่ ($\Delta\omega$) มากกว่า $\Delta\omega_{P0}$ ที่อินพุทของเฟสดีเทคเตอร์

จากการทดลองโครงงานนี้ ย่านความถี่ที่อินพุทของวงจรเปรียบเทียบเฟส คือ

(82.33 → 83.25 MHz) – 72 MHz เท่ากับ 10.33 → 11.25 MHz

และ ค่าหาร N อยู่ในช่วง 2066 → 2250 และ ความถี่อ้างอิงเท่ากับ 10.24 MHz ÷2048 เท่ากับ 5 kHz

$$N_{mean} = \sqrt{N_{max} \cdot N_{min}} \qquad (6.16)$$

$$\omega_{P2} = \text{pole frequency} = 1 / R_3R_2 \qquad (6.17)$$

ω_{P1} = 0

$$\omega_Z = \text{zero frequency} = \frac{1}{\tau_2} = \frac{1}{R_2C_1} \qquad (6.18)$$

จากการทดลองวัดคุณสมบัติ VCO

$f_{VCO;min}$ = 81.24 – 72 MHz = 9.24 MHz ที่แรงดัน 0.5 V

$f_{VCO;max}$ = 84.26 – 72 MHz = 12.26 MHz ที่แรงดัน 4.5 V

จากสมการที่ 6.12

$$K_{VCO} = 4.774 \; M \; \frac{\text{Rad / sec}}{V}$$

ΔV_D = 4.75 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$K_d = 0.756$ V / Rad

จากสมการที่ 6.14

$\Delta\omega = 2.798\,K$ Rad/sec

ให้ $\Delta\omega_{P0} = 3000$ R/sec และ $\xi = 1.14$

ดังนั้น จากสมการที่ 6.13

$\omega_n = 158.0$ R / sec

จากสมการ (6.9)

$\tau_1 = R_1C_1 = 66.31$ msec

จากสมการ (6.10)

$\tau_2 = R_2C_1 = 14.4$ msec

กำหนดให้ $C_1 = 0.47\ \mu F$

$R_1 = \tau_1 / C_1 = 150$ KΩ

$R_2 = \tau_2 / C_2 = 30$ KΩ

จากการกำหนดให้ $10\omega_Z \leq \omega_{P2} \leq \omega_{Ref} / 10$ เพื่อที่จะลดทอนสัญญาณความถี่สูงให้เข้าใกล้ศูนย์มากที่สุด

กำหนดให้ $\omega_{P2} = 833.3$ R/s

ให้ $C = 100$ nF

ดังนั้นจะได้

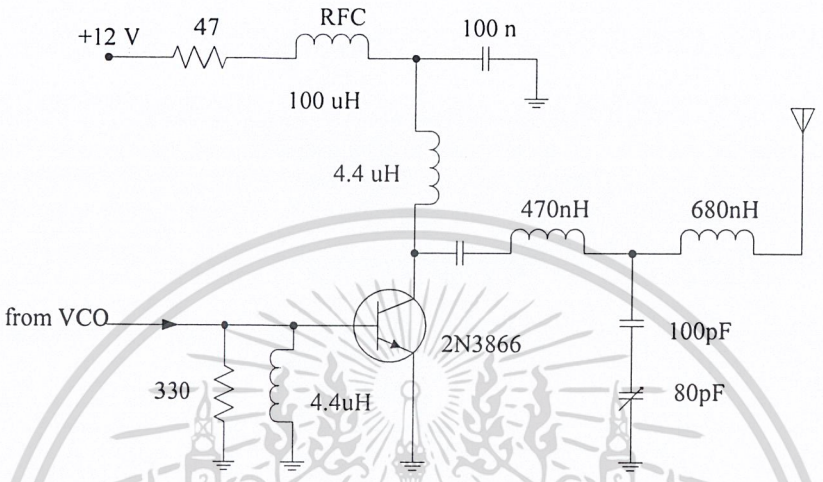
$\omega_{P2} = 1 / \tau_3 = 1 / R_3.C_2$

จะได้

$R3 = 12$ KΩ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.2 วงจรขยายกำลังความถี่คลื่นพาห์



รูปที่ 6.12 แสดงวงจรขยายสัญญาณ RF (RF Power Amp)

จากรูปที่ 6.12 วงจรเพาเวอร์แอมป์จะไบอัสให้ทำงานในคลาส B คือเพาเวอร์ทรานซิสเตอร์จะทำงานเมื่อแรงดันอินพุทที่ขาเบสของทรานซิสเตอร์เป็นซีกบวกคือ มีเฟส 0-180° เพราะที่แรงดันอินพุทขาเบสมีค่าประมาณ 3 Vp-p และจากปรากฏการณ์ Fly wheel effect จากผลของ LC เรโซแนนซ์ที่ขา C ของทรานซิสเตอร์และจากการคำนวณ เพาเวอร์แอมป์มีกำลังส่งประมาณ 60 mW

จากการทดลองปรับแมทชิ่งของสายอากาศและเอ้าท์พุทของวงจรเพาเวอร์แอมป์ โดยใช้สเปคตรัมเป็นตัวรับสัญญาณที่ส่งออกมาจากสายอากาศและปรับแมทชิ่งให้ขนาดของสเปคตรัมให้มีขนาดสูงสุดและเป็นสเปคตรัมบริสุทธิ์ จากการปรับแมทชิ่งของสายอากาศจะพบว่าเพาเวอร์แอมป์จะมีผลกระทบกับระบบเฟสล็อคลูปคือถ้าสายอากาศไม่แมทซ์กับเอ้าท์พุทของเพาเวอร์แอมป์ จะทำให้ระบบเฟสล็อคลูปหลุดล็อคคือมีสัญญาณรบกวนจากการสะท้อนกลับของสายอากาศ และจากการทดลองถ้าหากว่าเป็นวงจรขยายกำลังที่ให้กำลังออกสูงอาจทำให้ทรานซิสเตอร์เสียหายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2.3 การแมทชิ่งสายอากาศ

ให้ $Z_{a;dipole}$ คือ อิมพิแดนซ์ของสายอากาศ dipole

$l = \lambda / 4$; เพื่อให้ความยาวของสายอากาศเหมาะสม

$l / d \approx 100$

จากสมการที่ 3.10

$$R_a = 20\pi^2 (0.25)^2 = 12.34\ \Omega$$

จากสมการที่ 3.11

$$R_a = 24.7 (\pi \times 0.25)^{2.4} = 13.83\ \Omega$$

ดังนั้น Ra เฉลี่ย $\lambda / 4 \approx 13\ \Omega$

จากกราฟ รูปที่ 3.8

X_a ที่ $l / d = 100$ ได้ $X_a = -j420\ \Omega$

X_a ที่ $l / d = 400$ ได้ $X_a = -j560\ \Omega$

$Z_{monopole} \approx 6.5 - j210\ \Omega$

ในกรณี $l/d = 100$

จากความถี่คลื่นพาห์ = 82.8 MHz

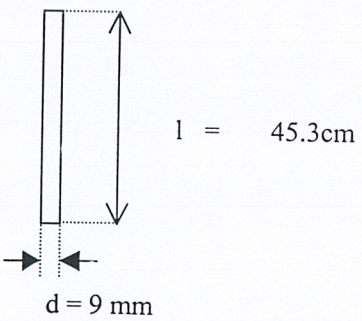
จะได้ $\lambda \approx 3623$ mm

$\lambda/4 \approx 905.8$ mm

ให้ $d \approx 905.8$ mm

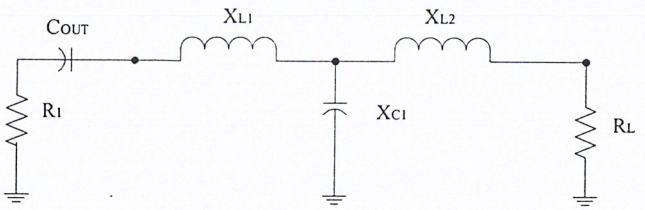
ดังนั้นความยาวของสายอากาศแบบ โมโน โพล (Monopole) จะเป็นครึ่งหนึ่งของสายอากาศแบบไดโพล

$l_{ของสายอากาศแบบ\ mono\ pole} = 905.8\ mm / 2 = 45.3\ cm$

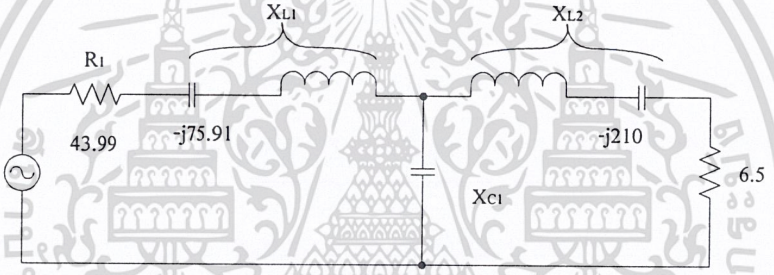


รูปที่ 6.13 แสดงสายอากาศแบบ Monopole ที่ได้จากการคำนวณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.14 แสดงวงจรแมทชิ่งสายอากาศ



รูปที่ 6.15 แสดงวงจรแมทชิ่งสายอากาศ

หลักการคำนวณ

จากเอ้าท์พุทอิมพิแดนซ์ของวงจรเพาเวอร์เอมป์

Z_0 = 43.99 – j75.91 Ω

ZL = 6.5 – j210 Ω

1. เลือกค่า Q = f_p / BW

เมื่อ f_p = 83 MHz

เลือกค่า Q ≈ 4

X_{L1} = $(R_l Q) + X_{COUT}$

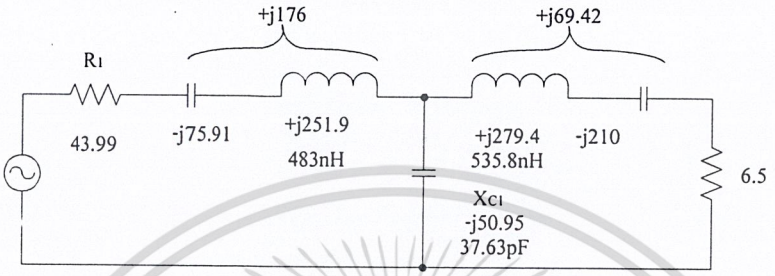
X_{L2} = $R_L \times B$

XC1 = $\frac{(A/Q)(A/B)}{(A/Q)+(A/B)} = \frac{A}{Q+A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $A = \frac{R1(1+Q^2)}{\sqrt{(A/R_L) - 1}}$

$B =$



รูปที่ 6.16 แสดงค่าต่างๆที่ได้จากการคำนวณวงจรแมทชิ่งสายอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

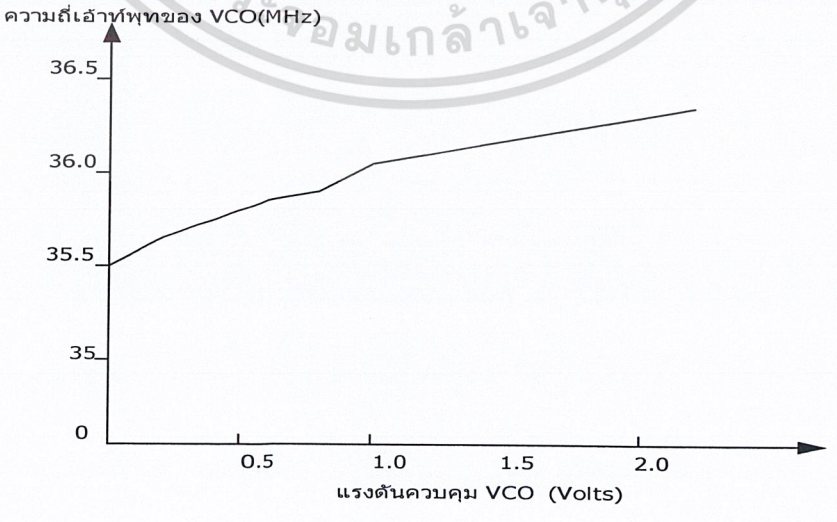
การทดลองและผลการทดลอง

7.1 ผลการทดลองของวงจร VCO

ทดลองโดยป้อนแรงดันไฟตรงที่ วาริแคปไดโอดแล้ววัดความถี่ และขนาดของสัญญาณ

ตารางที่ 7.1 แสดงผลการทดลองของวงจร VCO

แรงดันควบคุม VCO (Volts)	ความถี่เอ้าท์พุท (MHz)	แรงดันเอ้าท์พุทของ VCO (mVpp)
0	35.5	478
0.2	35.6	478
0.4	35.75	478
0.6	35.85	478
0.8	35.91	478
1.0	36.05	478
1.2	36.12	478
1.4	36.15	478
1.6	36.20	478
1.8	36.23	478
2.0	36.28	475
2.2	36.38	472



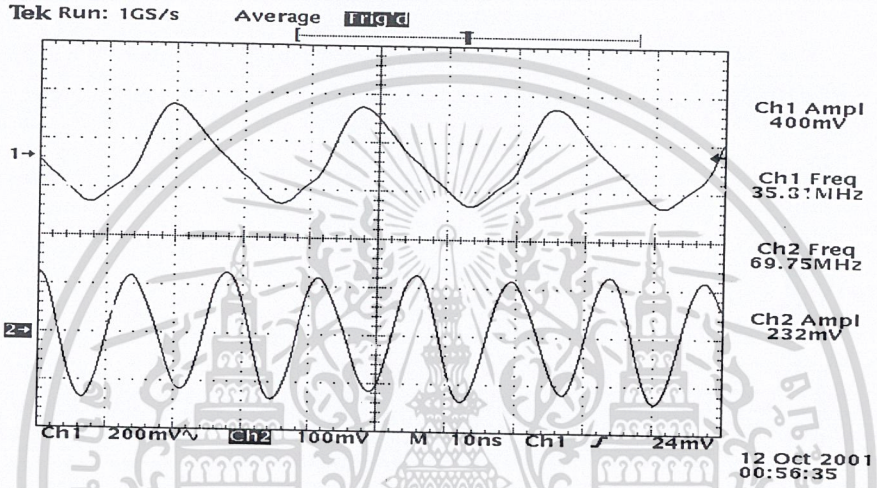
รูปที่ 7.1 แสดงความสัมพันธ์ระหว่างความถี่เอ้าท์พุทของ VCO และแรงดันที่ใช้ควบคุม VCO

เอกสารนี้มีลิขสิทธิ์ ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 ผลการทดลองของวงจรโลคอลออสซิเลเตอร์

7.2.1 วงจร VCO และ วงจร Frequency Double

โดยใช้ออสซิลโลสโคปให้ CH1.วัดสัญญาณที่ภาคเอ้าท์พุทของVCO และให้CH2.ของออสซิลโลสโคปวัดที่เอ้าท์ของ Frequency Double (ผ่านวงจรขยายและผ่านวงจรแมทชิ่ง (Matching)



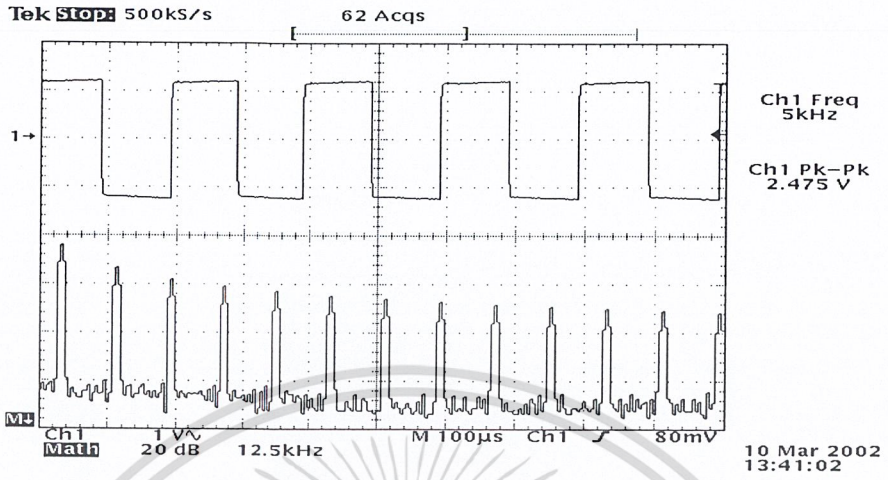
รูปที่ 7.2 แสดงสัญญาณเอ้าท์พุทของ VCO และ สัญญาณที่ผ่านวงจรคูณความถี่ 2 เท่า

จากรูปที่ 7.2 CH.1 ของออสซิลโลสโคปแสดงสัญญาณเอ้าท์พุทของ วงจร VCO ที่ตั้งช่องเครื่องรับวิทยุไว้ที่ช่อง 11. (หาร N เท่ากับ 7163) และ CH.2 แสดงสัญญาณเอ้าท์พุทของวงจร เพิ่มความถี่เป็น สองเท่า(frequency double)

7.2.2 วงจรเฟสล็อกลูป

โดยการทดสอบการล็อคความถี่ของวงจรเฟสล็อกลูป ใช้ spectrum analyzer ให้ได้สเปกตรัมที่บริสุทธ์และสามารถเปลี่ยนความถี่ได้เมื่อเปลี่ยนช่องหรือหารN และ เมื่อระบบ เฟสล็อกลูปอยู่ในสภาวะล็อก ใช้ออสซิลโลสโคบวัดที่ขา $f_{osc}/2048$ ของ ไอซี MC145168 ให้ได้ความถี่เท่ากับ 5KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

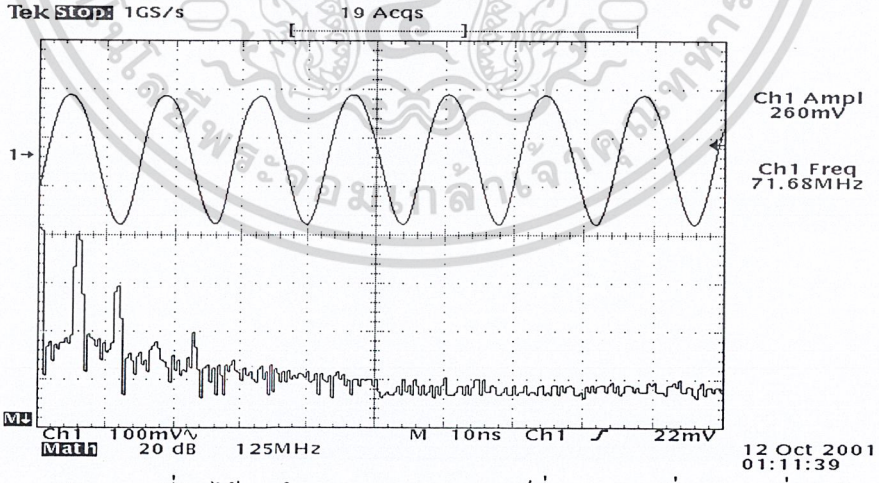


รูปที่ 7.3 แสดงสัญญาณของ ความถี่อ้างอิงในวงจรเฟสล็อกลูป

จากรูปที่ 7.3 แสดงรูปคลื่นและฮาร์โมนิกส์ของสัญญาณอ้างอิงจากคริสตัลออสซิลเลเตอร์หาร2048

7.2.3 ทดลองวัดสัญญาณโลคอลออสซิลเลเตอร์ที่ 1

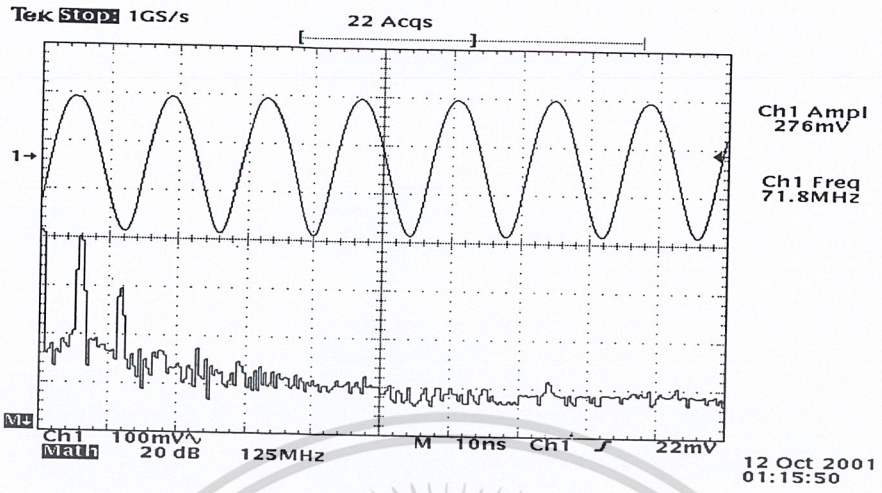
โดยใช้ออสซิลโลสโคบวัดสัญญาณที่ ทางเข้าของโลคอลออสซิลเลเตอร์ (ขา1 ของ MC 13135)และปรับดิปสวิทช์เลือกช่องที่ 11



รูปที่ 7.4 แสดงสัญญาณที่วัดได้จากโลคอลออสซิลเลเตอร์ที่1ของช่องที่11มีคามถี่เท่ากับ 71.63MHz

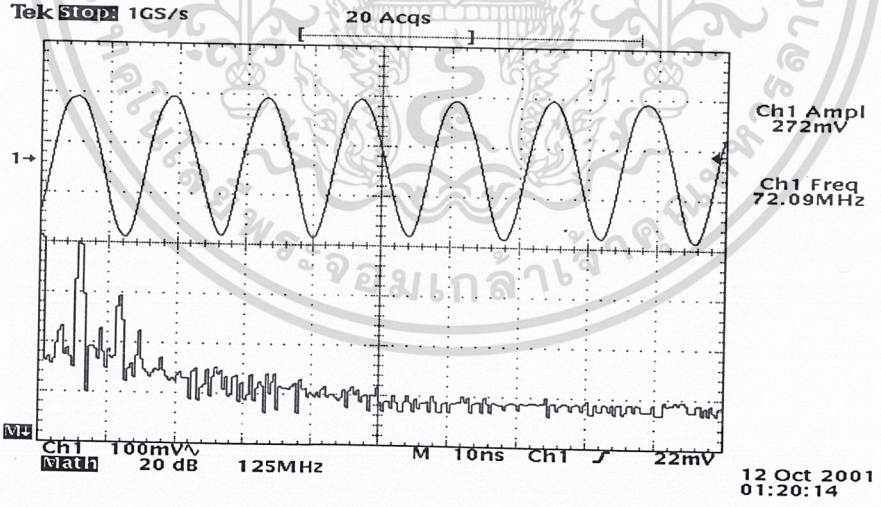
ในรูปที่ 7.4 เป็นการปรับ ดิปสวิทช์ให้เป็นช่องที่11 และมีความถี่โลคอลออสซิลเลเตอร์เป็น 71.63 MHz และสามารถรับสัญญาณความถี่คลื่นพาหะจากเครื่องส่งได้ คือ 82.33 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.5 แสดงสัญญาณของโลคอลออสซิลเลเตอร์ 1 ของ ช่องที่ 1 มีความถี่เท่ากับ 71.83MHz

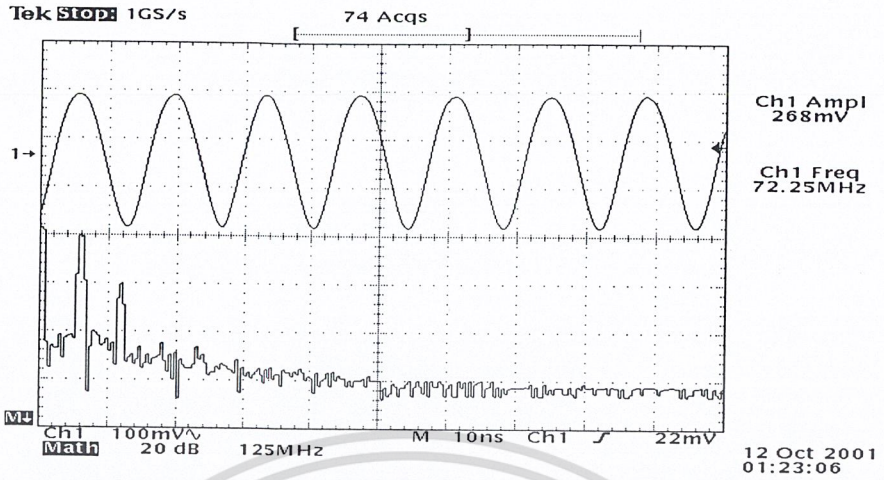
จากรูปที่ 7.5 แสดงรูปคลื่นและฮาร์โมนิกส์ของสัญญาณที่วัดได้จากเอ้าท์พุทของโลคอลออสซิลเลเตอร์ที่1 โดยขนาดของฮาร์โมนิกที่2มีค่าต่ำกว่าฮาร์โมนิกส์ที่1เป็น 20dB หรือขนาดความแรงของสัญญาณมากกว่าสัญญาณรบกวนเป็น 10 เท่า ทำให้ได้สัญญาณจากวงจรมิกเซอร์ครั้งที่1 ถูกต้อง



รูปที่ 7.6 แสดงสัญญาณของโลคอลออสซิลเลเตอร์ 1 ของช่องที่ 4 มีความถี่เท่ากับ72.03MHz

จากรูปที่ 7.6 แสดงรูปคลื่นและฮาร์โมนิกส์ของสัญญาณ โลคอลออสซิลเตอร์ที่1 โดยปรับสวิทช์ให้รับสัญญาณช่องที่ 4. โดยมีความถี่เท่ากับ 72.03 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.7 แดงสัญญาณของโลคอลออสซิลเลเตอร์ 1 ของช่องที่ 7 มีความถี่เท่ากับ 72.27 MHz

จากรูปที่ 7.7 แสดงรูปคลื่นและฮาร์โมนิกส์ของสัญญาณโลคอลออสซิลเตอร์ที่1 โดยปรับสวิทช์ให้รับสัญญาณช่องที่ 7. โดยมีความถี่เท่ากับ 72.27MHz

จากการทดลองเปลี่ยนช่องความถี่ของวงจรเฟสล็อกลูป คือ การเปลี่ยนจำนวน หาร N ของไอซี เฟสล็อกลูป จะเห็นว่าความถี่ที่ได้จากการบันทึกผลโดยใช้ออสซิลโลสโคปมีค่าไม่ตรงกับที่คำนวนเป็นเพราะ ออสซิลโลสโคปมีการประมวลข้อมูลเป็นแบบสุ่มแต่จากการทดลองโดยจ่ายความถี่ พาหะจากเครื่องกำเนิดสัญญาณความถี่ให้มากกว่าความถี่โลคอลออสซิลเลเตอร์ เป็น 10.7 MHz และเมื่อผ่านวงจรมิกเซอร์ที่1ของไอซี MC13135 สามารถแยกสัญญาณเป็นสัญญาณความถี่กลางได้เท่ากับ 10. 7 MHz ทุกช่อง

7.3 ผลการทดลองของวงจรเครื่องรับวิทยุ

การทำงานของเครื่องรับวิทยุ ใช้เครื่องกำเนิดสัญญาณ ความถี่วิทยุ ป้อนสัญญาณให้กับเครื่องรับวิทยุ โดยการต่อสัญญาณจาก เครื่องกำเนิดสัญญาณ RF เข้าที่จุดต่อสายอากาศ โดยเลือกตั้งความถี่

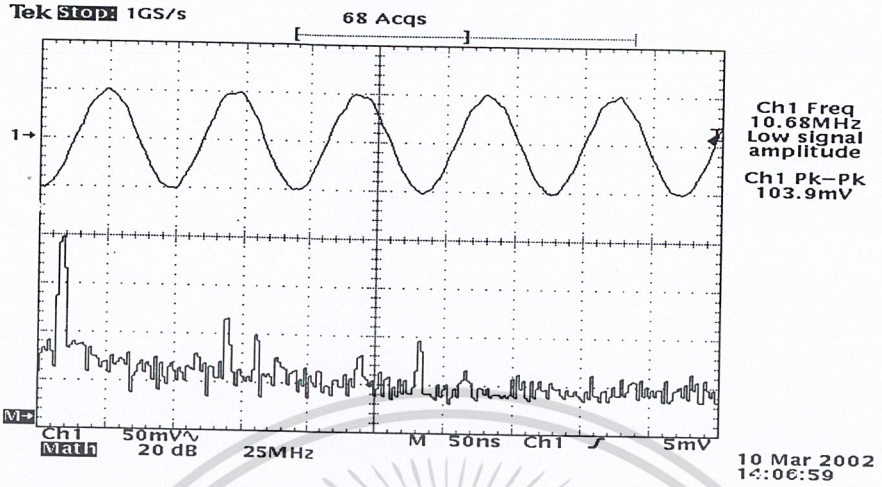
คลื่นพาห์เป็น 82.33 MHz และตั้งช่องของจำนวนหาร N ที่ช่อง 11 ของวงจรเฟสล็อกลูป ความถี่โลคอลออสซิลเลเตอร์ เป็น 71.63 MHz

7.3.1 ผลการทดลองของวงจร 1st RF Mixer

โดยใช้เครื่องกำเนิดสัญญาณ RF ต่อเข้าที่สายอากาศซึ่งตั้งค่าดังนี้

ความถี่ของคลื่นพาห์	:	82.33 MHz
ความแรงของสัญญาณ RF	:	-40 dBm
มอดดูเลชั่น	:	OFF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

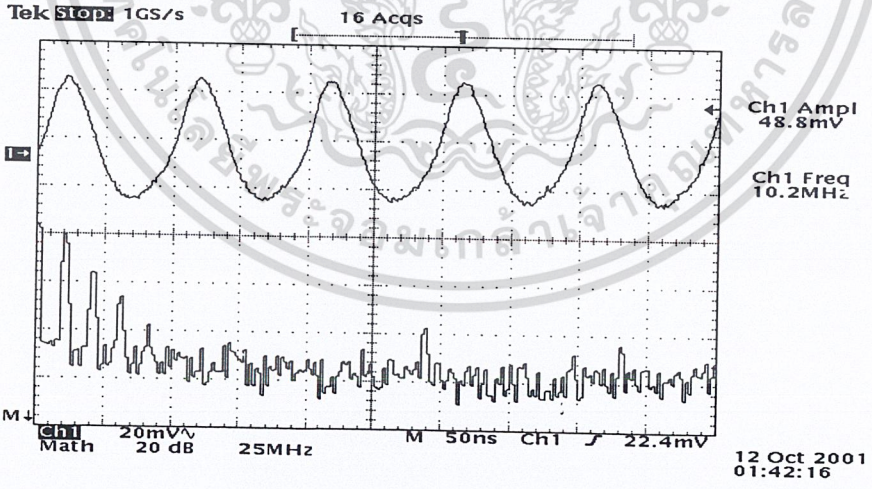


รูปที่ 7.8 แสดงสัญญาณที่ทางออกของวงจร 1st RF Mixer (ขา 18 ของ ไอซี MC 13135)

จากรูปที่ 7.8 เป็นรูปคลื่นที่ผ่านวงจรมิกเซอร์ที่1. และกรองผ่านเฉพาะความถี่ 10.7MHz ± 10KHzโดยใช้ เซรามิก ฟิลเตอร์ จากรูปที่แสดงฮาร์โมนิกส์จะมีความถี่ของโลคอลออสซิลเลเตอร์ และความถี่ VCO ด้วย

7.3.2 ผลการทดลองของวงจรโลคอลออสซิลเลเตอร์ที่ 2

โดยการใช้ออสซิลโลสโคบวัดสัญญาณที่ขา 2nd local osc (ขา 5. ของไอซี MC 13135)



รูปที่ 7.9 แสดงสัญญาณที่วัดจากโลคอลออสซิลเลเตอร์ที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

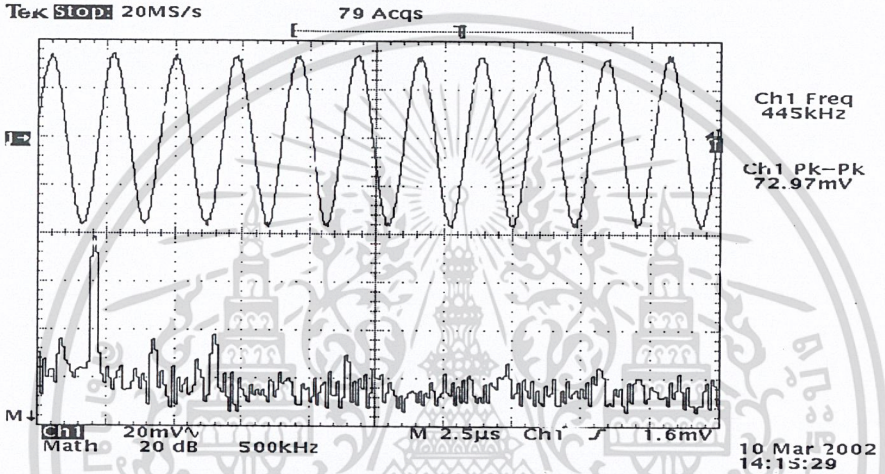
7.3.3 ผลการทดลองของวงจร ภาคมิกเซอร์ที่ 2 (2nd Mixer)

โดยใช้ออสซิลโลสโคบวัดสัญญาณที่ทางออกของวงจรมิกเซอร์ที่ 2. (ขา 9 ของ ไอซี MC 13135)และป้อนสัญญาณ RF ต่อเข้าที่สายอากาศ ซึ่งตั้งค่าดังนี้

ความถี่ของคลื่นพาห์ : 82.33 MHz

ความแรงของสัญญาณ RF : -40 dBm

มอดดูเลชั่น : OFF



รูปที่ 7.10 แสดงสัญญาณ ที่วัดจาก IF ที่ 2

จากรูปที่ 7.10 แสดงรูปคลื่นและฮาร์โมนิกส์ของสัญญาณที่วัดได้จากเอ้าท์พุทของวงจรมิกเซอร์ที่ 2. และผ่านวงจรกรองความถี่กลางที่2ซึ่งมีความถี่เท่ากับ 462 MHz โดยใช้เซรามิกฟิลเตอร์ จากรูปที่แสดงขนาดฮาร์โมนิกส์จะพบว่ามีเฉพาะขนาดของความถี่หลักเพราะ เซรามิกฟิลเตอร์มีความกว้างของสัญญาณที่ผ่านแคบ(Band width)ประมาณ ±5KHz

7.4 ผลการทดลองวงจร FM Demodurator

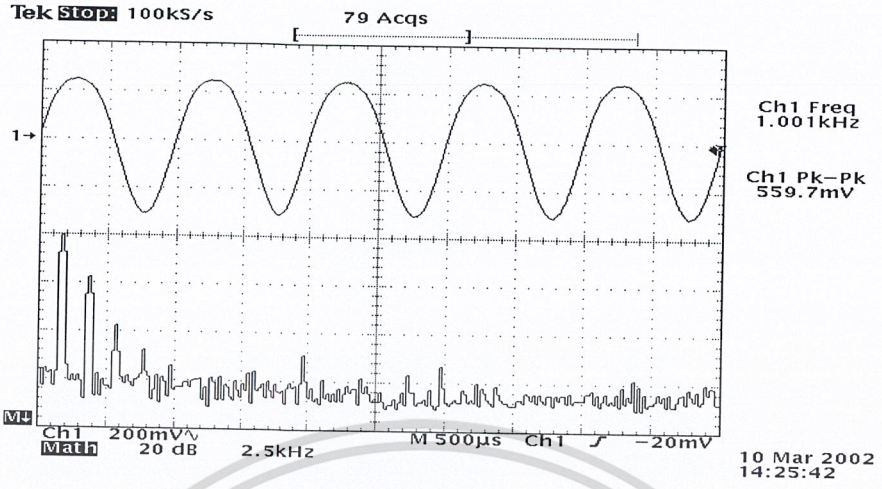
โดยวัดสัญญาณที่ทางออกของวงจร Detecter (ขา 17 ของ MC13135)โดยตั้งเครื่องกำเนิดสัญญาณความถี่ RF ดังนี้

ความถี่ของคลื่นพาห์ : 82.33 MHz

ความแรงของสัญญาณ RF : -40 dBm

มอดดูเลชั่นด้วยความถี่ : 1KHz แบบ FM (ความถี่เบี่ยงเบน ±3.5KHz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

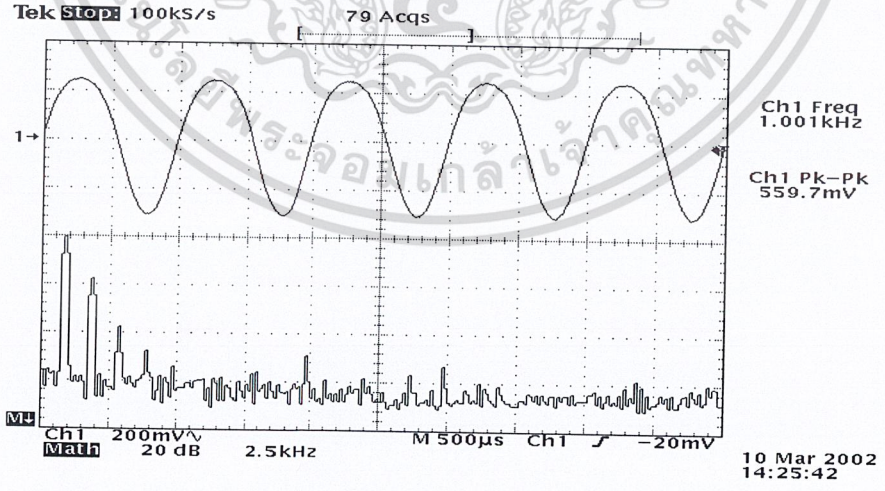


รูปที่ 7.11 แสดงรูปสัญญาณที่ดีมอดดูเลตได้

จากรูปที่ 7.11 แสดงรูปคลื่นและฮาร์โมนิกส์ของสัญญาณที่วัดได้จากเอ้าท์พุทของวงจร ดีเทคเตอร์

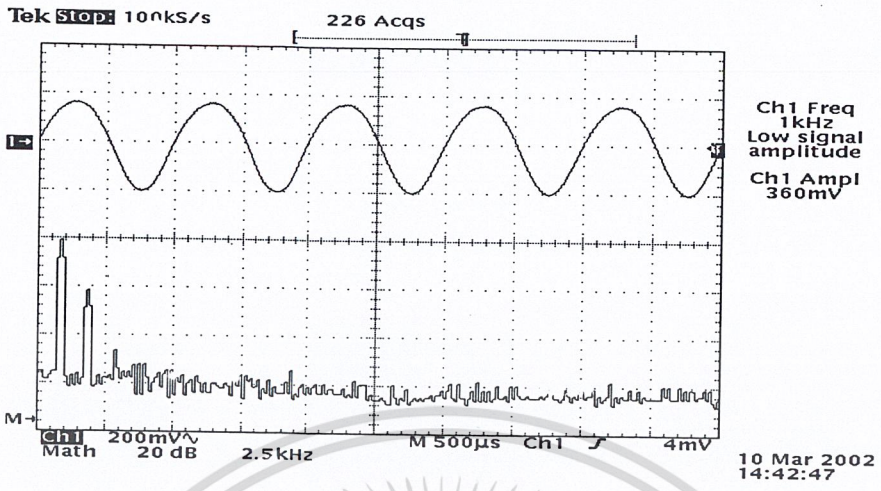
7.5 ผลการทดลองความไวในการรับสัญญาณและความผิดเพี้ยนของสัญญาณที่รับได้

โดยใช้เครื่องกำเนิดสัญญาณ RF ต่อเข้าที่สายอากาศ ใช้ความถี่คลื่นพาห์ 82.33MHzมอดดูเลชั่นด้วยความถี่ 1 KHz แบบ FM โดยมีความถี่เบี่ยงเบน ±3.5KHZ ปรับระดับความแรงของสัญญาณ RF ค่าต่างๆ เมื่อวัดสัญญาณที่ทางออกขกงของวงจร Detecter (ขา 17 ของ MC 13135)

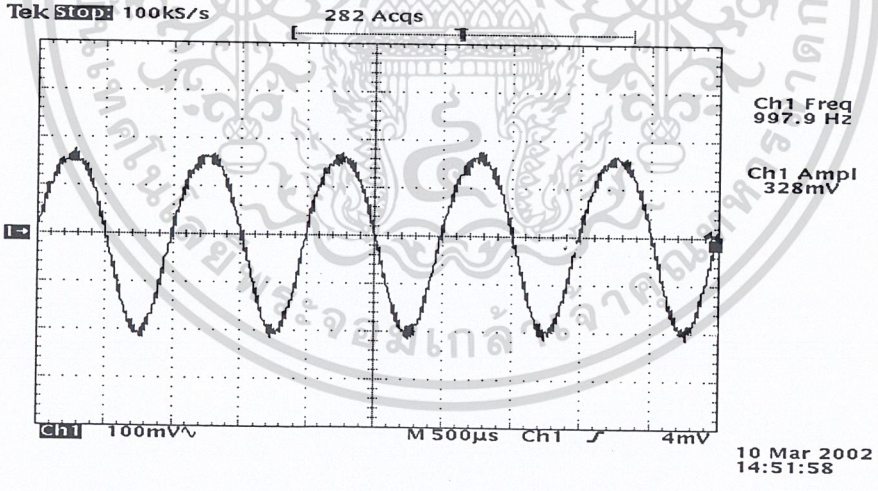


รูปที่ 7.12 แสดงสัญญาณเสียงที่แยกออกจากคลื่นพาห์โดยความแรงของสัญญาณ RFมีค่า –40 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

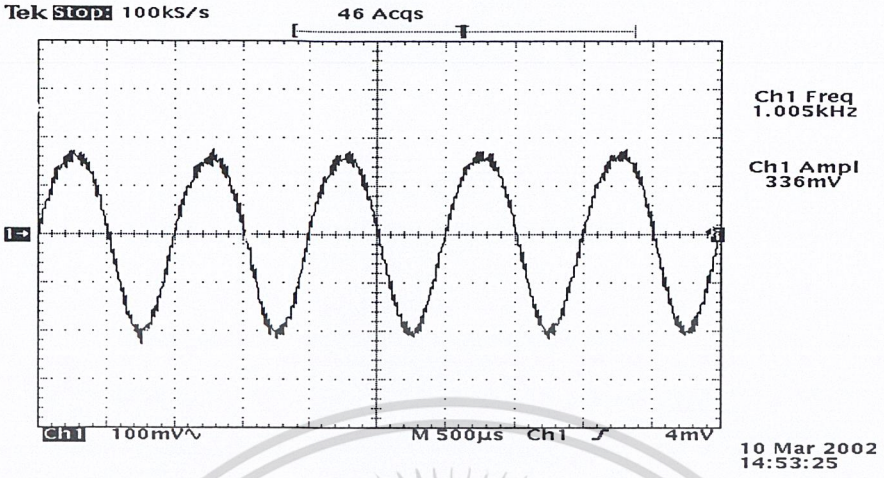


รูปที่ 7.13 แสดงสัญญาณเสียงที่แยกออกจากคลื่นพาห์โดยความแรงของสัญญาณRFมีค่า –50 dBm

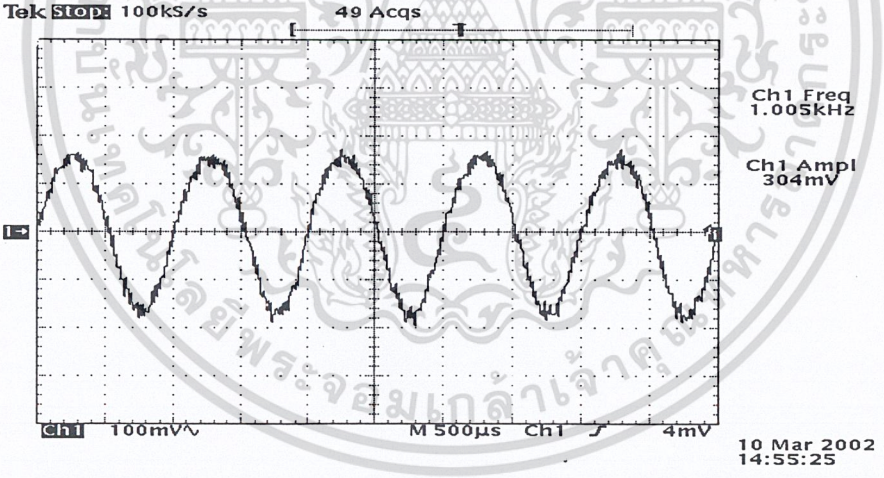


รูปที่ 7.14 แสดงสัญญาณเสียงที่แยกออกจากคลื่นพาห์โดยความแรงของสัญญาณRFมีค่า –60 dBm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.15 แสดงสัญญาณเสียงที่แยกออกจากคลื่นพาห์โดยความแรงของสัญญาณRFมีค่า –70 dBm



รูปที่ 7.16 แสดงสัญญาณเสียงที่แยกออกจากคลื่นพาห์โดยความแรงของสัญญาณ RFมีค่า –80 dBm

จากรูปที่ 7.12 – รูปที่ 7.16 แสดงรูปคลื่นของสัญญาณเสียงที่ดีเทคได้และสามารถรับสัญญาณอินพุทที่สายอากาศได้ต่ำสุด –80 dBm ที่สามารถได้รูปคลื่นของสัญญาณเสียงที่เอ้าท์พุทของวงจรดีเทคเตอร์หรือมีความไวในการรับสัญญาณที่สายอากาศได้เท่ากับ –80 dBm(10 pW)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.6 วิเคราะห์ผลการทดลองของเครื่องรับวิทยุ

7.6.1 วิเคราะห์วิเคราะห์ความผิดพลาดของวงจรสังเคราะห์ความถี่

จากรูปสัญญาณ โลคอลออสซิลเลเตอร์ที่ 1ในรูปที่ 7.4 , 7.5 , 7.6 , 7.7

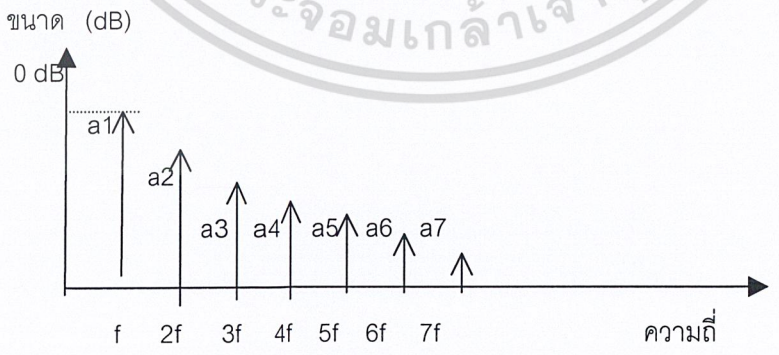
$$\text{ค่าจากการคำนวน} = \frac{(\text{ค่าจากการคำนวน} - \text{ค่าจากการวัด}) \times 100}{\text{ค่าจากการคำนวน}} \quad (7.1)$$

ตารางที่ 7.2 แสดงค่าความผิดพลาดของวงจรสังเคราะห์ความถี่

ช่องสัญญาณ	**ความถี่คลื่นพาห์** (MHz)	ความถี่โลคัล ออสซิลเลเตอร์ที่1(MHz)	ความถี่ที่วัดได้ (MHz)	% Error
11	82.33	71.63	71.68	0.0698
1	82.53	71.83	71.80	0.0418
4	82.73	72.03	72.09	0.0833
7	82.97	72.27	72.25	0.0277

7.6.2 วิเคราะห์ความไวของเครื่องรับวิทยุ (Sensitivity)

จากรูปที่ 7.12 , 7.13 , 7.14 , 7.15 และ 7.16 สามารถนำมาคำนวนหาค่า Harmonic Distortion (THD)ได้ โดยให้ขนาดของ ฮาร์โมนิกส์ที่ 1 (Fundamatal) เป็น 0 dB



รูปที่ 7.17 แสดงการคำนวณหาค่า THD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของ ฮาร์โมนิคส์ ต่างๆที่วัดได้เป็นหน่วย dB จะพิจารณาขนาดของอาร์โมนิคส์ต่างๆ เปรียบเทียบกับขนาดของอาร์โมนิคส์ที่ 1 โดยให้ขนาดของอาร์โมนิคส์ที่ 1 เป็น 0 dB หรือ 1Vrms และจะพิจารณา ขนาดของฮาร์โมนิคส์อื่นอยู่ในหน่วยเดียวกัน

$$V_n\ (dB) = 20 \log \frac{V_n\ (rms)}{V_{ref}\ (rms)}$$

$$V_n\ (rms) = V_{ref}\ (rms)\ 10^{Vn\ (dB)/20}$$

V_n (dB) คือ ขนาดแรงดันของฮาร์โมนิกส์ต่างๆ มีหน่วย dB

V_n (rms) คือ ขนาดแรงดันของฮาร์โมนิกส์ต่างๆ มีหน่วย rms

V_{ref} (rms) คือ ขนาดแรงดันของฮาร์โมนิกส์ที่ 1 ให้เท่ากับ 1 Vrms

สามารถคำนวนหา Harmonic Distortion ได้ตามนิยาม

$$\%\ THD = \frac{V_n\ (rms)_{TOTAL}}{V_{fund}\ (rms)_{TOTAL}} \qquad (7.2)$$

โดยที่ $V_n(rms)_{TOTAL} = \sqrt{V_2^2(rms) + V_3^2(rms) + \ldots\ldots V_4^2(rms)}$

และ $V_{fund} = 1$ Vrms

ตารางที่ 7.3 ค่าของ THD ที่ความแรงของสัญญาณ RF ค่าต่างๆ

ความแรงของสัญญาณ RF (dBm)	ขนาดของสัญญาณที่รับได้ (mVp-p)	% THD (%)
-40	258	2.3
-50	260	0.618
-60	262	5.78
-70	260	2.422
-80	244	3.277

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.7 การทดลองและผลการทดลองของเครื่องส่ง

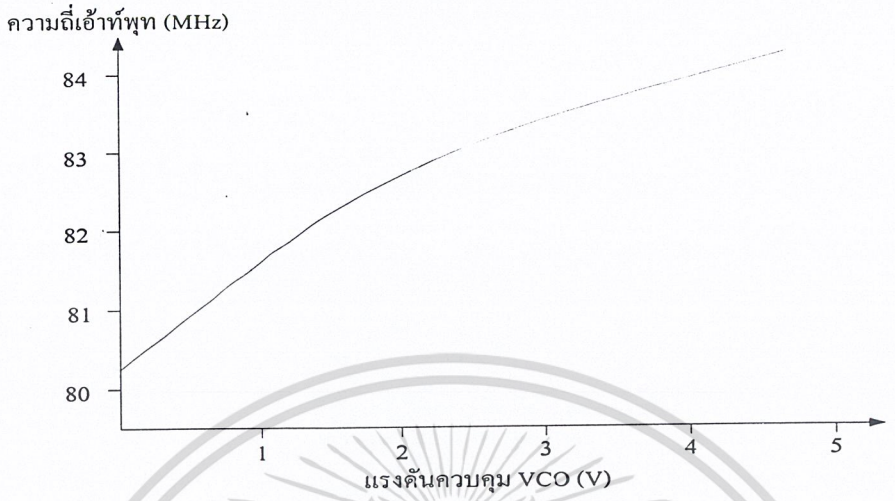
7.7.1 ผลการทดลองของวงจร VCO

ทดลองโดยการป้อนแรงดันไฟตรงที่วาริแคปไดโอด แล้ววัดความถี่และขนาดของสัญญาณ

ตารางที่ 7.4 แสดงผลการทดลองของวงจร VCO ของเครื่องส่ง

แรงดันควบคุม VCO (Volt)	ความถี่เอ้าท์พุท (MHz)	แรงดันเอ้าท์พุทของ VCO (V)
0	80.25	2.78
0.5	81.24	2.9
1.0	81.86	2.9
1.2	82.15	2.9
1.4	82.28	2.9
1.6	82.51	2.94
1.8	82.62	2.96
2.0	82.80	3.0
2.5	82.99	3.02
2.6	83.19	3.06
2.8	83.27	3.02
3.0	83.33	3.08
3.2	83.51	3.06
3.4	83.68	3.06
3.8	83.91	3.06
4.0	84.01	3.06
4.5	84.26	3.01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

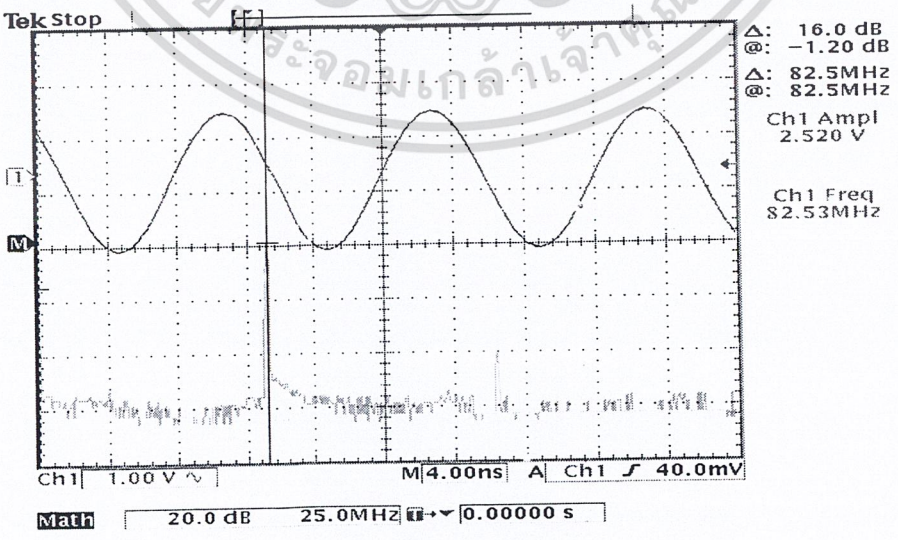


รูปที่ 7.18 แสดงความสัมพันธ์ระหว่างความถี่เอ้าท์พุทของ VCO และแรงดันที่ใช้ควบคุม VCO

จากรูปที่ 7.18 เป็นกราฟแสดงความสัมพันธ์ของความถี่ VCO และแรงดันที่ใช้ควบคุม VCO มีลักษณะกราฟเป็นเชิงเส้นซึ่งจะทำให้การควบคุมความถี่ของวงจรเฟสล็อคลูปทำให้ระบบอยู่ในสภาวะล็อคได้ดี

7.7.2 ผลการทดลองของวงจรเฟสล็อคลูป

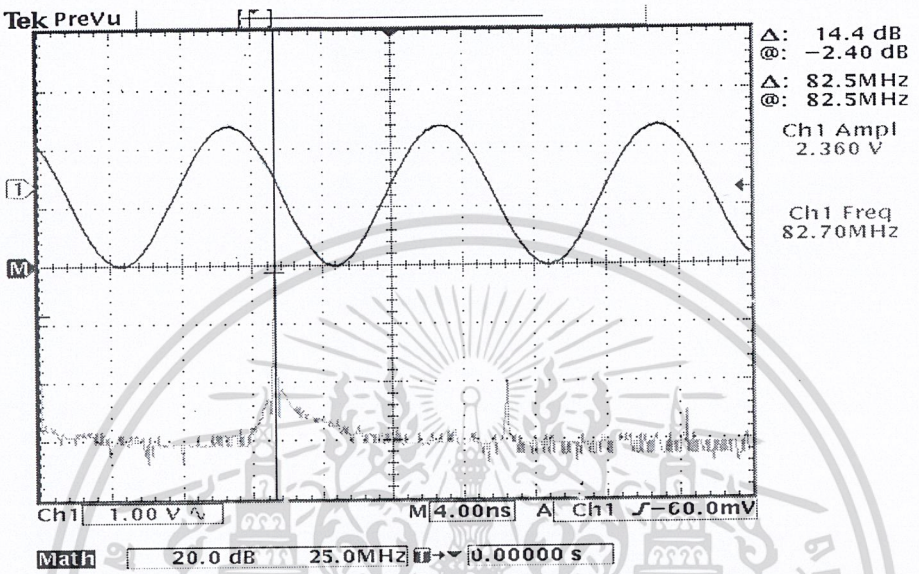
จากการวัดผลการทดลองของวงจรเฟสล็อคลูป เมื่อระบบอยู่ในสภาวะล็อค ซึ่งวงจรเฟสล็อคลูปจะใช้ผลิตความถี่คลื่นพาห์ จากโครงงานนี้ จะสร้างเครื่องส่ง 2 ชุด โดยจะส่งความถี่ FM ใน 1 ช่องสัญญาณต่อชุดส่ง 1 ชุด ซึ่งทั้งสองชุดนี้จะประกอบด้วยวงจรที่เหมือนกัน



รูปที่ 7.19 แสดงสัญญาณความถี่ของคลื่นพาห์ช่องที่ 2 มีความถี่ เท่ากับ 82.53 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 7. 19 แสดงสัญญาณคลื่นพาห์ที่ไม่ได้มอดูเลท ซึ่งมีความถี่เท่ากับ 82.53 MHz โดยการตั้งค่าหาร N เป็น 2106 โดยการโปรแกรมเลขไบนารี่ตามตารางที่ 6.1

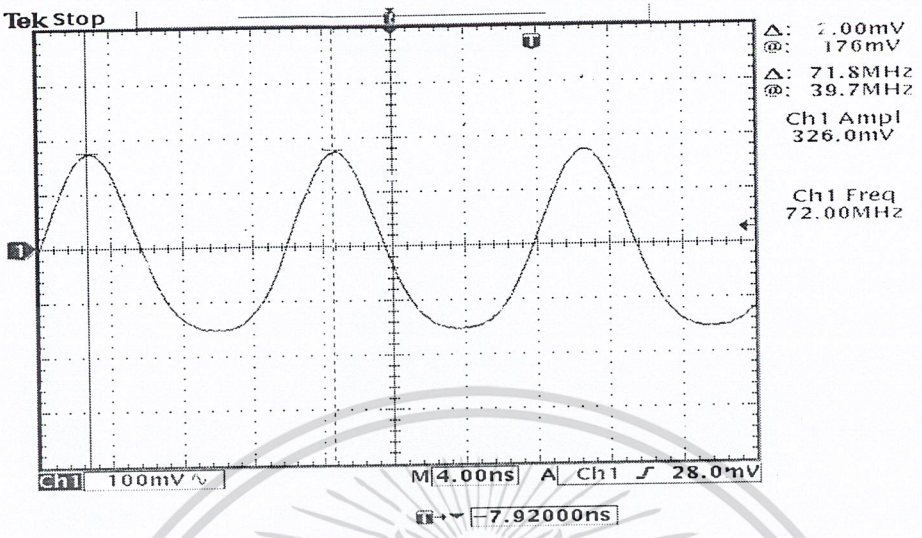


รูปที่ 7.20 แสดงสัญญาณความถี่คลื่นพาห์ช่องที่ 3 มีความถี่ เท่ากับ 82.73 MHz

ในรูปที่ 7.20วามถี่คลื่นพาห์เท่ากับ 82.73 MHz โดยตั้งค่าหาร N เป็น 2146 โดยโปรแกรมเลขไบนารี่ตามตารางที่ 6.1

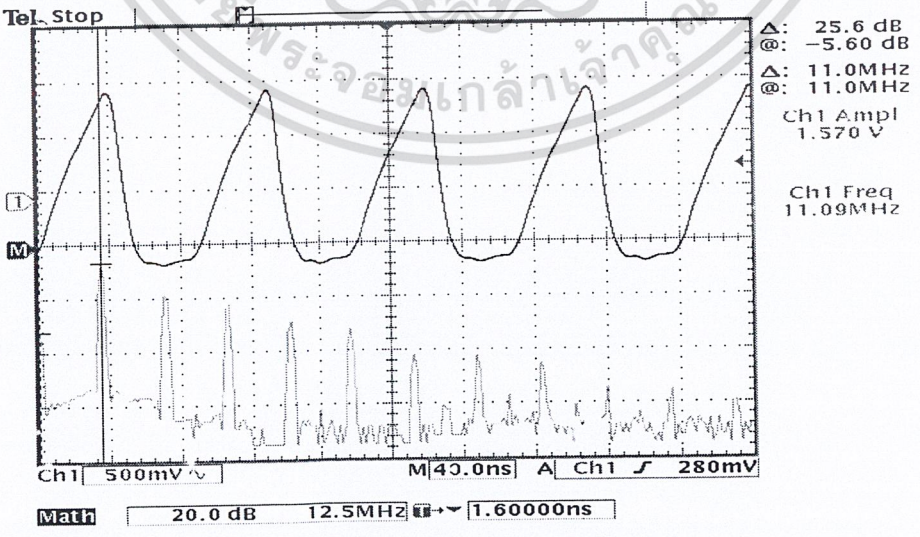
จากรูปที่ 7.19 และ 7.20 แสดงคลื่นพาห์ของเครื่องส่งที่ใช้ในโครงงานนี้ จำนวน 2 ชุด โดยที่เอ้าท์พุทของวงจร VCO จะอยู่กับดัมมี่โหลด (Dummy) 50 Ω ไม่มีวงจรพาวเวอร์แอมปลิฟลายเออร์และความถี่คลื่นพาห์ยังไม่ได้มอดูเลทกับสัญญาณเสียง จากรูปจะเห็นว่าขนาดของความถี่ฮาร์โมนิคจะต่ำกว่าขนาดของความถี่หลัก (Fundamental Frequency) เป็น –40 dB ทำให้ได้สัญญาณคลื่นพาห์ที่มีสัญญาณรบกวนต่ำ หรือขนาดความแรงของสัญญาณที่ต้องการมากกว่าสัญญาณรบกวนเป็น 20 เท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.21 แสดงสัญญาณความถี่ออสซิเลเตอร์จากวงจร Mixer มีความถี่เท่ากับ 72 MHz

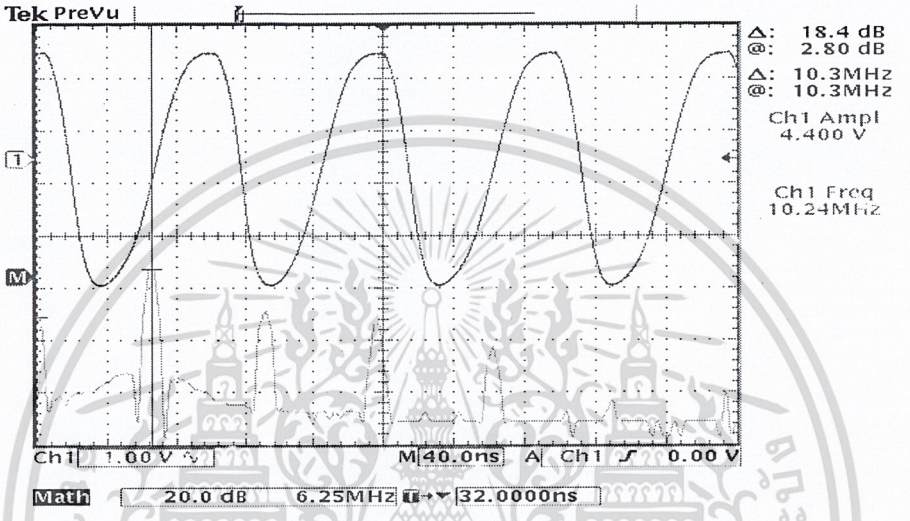
จากรูปที่ 7.22 การวัดสัญญาณความถี่ออสซิเลเตอร์ของ Mixer ซึ่งได้จากการคูณ 3 เท่าจากความถี่ของคริสตัล 24 MHz โดยใช้ออสซิลโลสโคปวัดที่ขา Oscillator output (ขา 7 ของ SA602) ของวงจร Mixer จากรูปจะได้ความถี่เท่ากับ 72 MHz เพราะว่าออสซิลโลสโคปไม่สามารถแสดงผลความถี่ในหลักต่ำ ๆ เป็น kHz ได้ตรง และแสดงผลจากค่าเฉลี่ยความถี่ของสัญญาณ และเพื่อปรับค่าความถี่ออสซิลเลเตอร์ให้ได้เท่ากับ 72 MHz โดยไม่มีผลของค่าคาปาซิเตอร์จากสายสโคปได้ใช้สเปกตรัมที่วัดความถี่ที่สามารถแสดงผลในหน่วย kHz ได้อย่างเที่ยงตรง



รูปที่ 7.23 แสดงสัญญาณที่ได้จากเอ้าท์พุทของวงจร Mixer (ขา 4 ของ SA602)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 7.23 สัญญาณของเอ้าท์พุทของวงจร Balance Mixer ที่ผ่านวงจรขยายเพื่อเพิ่มความแรงของสัญญาณ จะเห็นว่ามี noise ความถี่สูงรบกวนด้วยและที่ภาค O/P ของวงจรขยายไม่มีวงจร Matching ซึ่งจะช่วยลดทอนสัญญาณความถี่สูงด้วย



รูปที่ 7.24 แสดงสัญญาณความถี่ออสซิลเลเตอร์ของความถี่อ้างอิงมีค่าเท่ากับ 10.24 MHz

จากรูปที่ 7.24 ใช้ออสซิลโลสโคปวัดสัญญาณที่ output ของวงจร Oscillator ในไอซีเบอร์ MC145151 (ขา 26) เพื่อลดภาระของสายสโคปต่อวงจรออสซิลเลเตอร์จึงได้ต่อผ่านบัฟเฟอร์เพื่อให้ได้ความถี่อ้างอิงที่อินพุทของวงจรเปรียบเทียบเฟสได้เท่ากับ 5 kHz เมื่อความถี่อ้างอิงตรงจะทำให้สามารถปรับค่าความถี่ออสซิเลทของ Mixer ได้ เท่ากับ 72 MHz ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8
บทสรุปและวิจารณ์

8.1 บทสรุป

ในการออกแบบเครื่องรับส่งวิทยุสำหรับรับฟังล่ามแปลภาษา ซึ่งในโครงงานนี้ได้ทำการออกแบบทั้งในส่วนของเครื่องรับและส่ง และในโครงงานนี้ได้ออกแบบให้เครื่องรับวิทยุทำงานที่แหล่งจ่ายไฟ 3 V เพื่อให้มีขนาดเล็กและน้ำหนักเบา เพื่อความสะดวกในการพกติดตัว เมื่อเข้าร่วมประชุม และเลือกย่านความถี่ที่ใช้ในการรับส่งคือ 82.33 MHz – 83.25 MHz ที่เลือกย่านความถี่นี้เพราะจะไม่ถูกรบกวนจากวิทยุ FM กระจายเสียง หรือไม่ทับแถบความถี่อื่นที่ใช้ในการสื่อสาร ในการออกแบบส่วนของภาครับได้ใช้ IC เบอร์ MC13135 ซึ่งมีวงจรภายในของระบบเครื่องรับวิทยุครบทุกภาค เช่น ภาค Front end ภาคขยาย IF ภาคลิมิตเตอร์ และภาคดีเทคเตอร์ อยู่ใน IC ตัวเดียว ทำให้เครื่องรับวิทยุมีขนาดเล็กและใน IC เบอร์ MC13135 จะเปลี่ยนความถี่คลื่นพาห์ซึ่งเป็นความถี่สูงให้เป็นความถี่กลาง 2 ครั้ง ได้แก่ 10.7 MHz $\pm$ 100KHz และ 455 KHz $\pm$ 5 KHz และได้ใช้เซรามิคฟิลเตอร์ใช้กรองความถี่กลางผ่าน เพื่อให้การรับเลือกสัญญาณ (selectivity) และความไวในการรับสัญญาณ (sensitivity) เพิ่มมากขึ้น เพราะเซรามิคฟิลเตอร์มีค่า Q สูงทำให้สามารถกรองความถี่ได้ดี ในการออกแบบภาคโลคอลออสซิเลเตอร์ ได้ใช้วงจรเฟสล็อคลูปผลิตสัญญาณโลคอลออสซิเลเตอร์ ซึ่งสามารถผลิตความถี่ได้เที่ยงตรง และเปลี่ยนแปลงความถี่ได้ 15 ช่อง จากการนำ IC เบอร์ 145168 มาใช้งาน

จากการทดลองเครื่องส่งวิทยุผ่านอากาศโดยมอดดูเลทคลื่นพาห์กับสัญญาณเสียง 1 kHz ความถี่เบี่ยงเบน 4 kHz โดยใช้สเปคตรัมอะนาไลเซอร์เป็นเครื่องรับสัญญาณที่ระยะทางระหว่างเครื่องส่งและสเปคตรัมอะนาไลเซอร์ประมาณ 3 เมตร ได้ความแรงของสัญญาณ –55 dBm สำหรับเครื่องส่งความถี่คลื่นพาห์ 83.53 MHz และได้ความแรงของสัญญาณ –60 dBm สำหรับเครื่องส่งความถี่คลื่นพาห์ 83.73 MHz

เมื่อใช้เครื่องรับวิทยุในโครงงานนี้รับสัญญาณความถี่คลื่นพาห์ที่ส่งมาจากเครื่องส่ง แต่เครื่องรับไม่สามารถแยกสัญญาณเสียงออกจากคลื่นพาห์ได้ ทำให้ยังไม่สามารถรับ-ส่งสัญญาณเสียงได้ ซึ่งสาเหตุอาจเกิดจากความผิดพลาดในการเลือกช่องความถี่ไม่ตรงช่องความถี่เดียวกันของภาครับและภาคส่งในขณะทำการรับ-ส่งสัญญาณเสียง

จากการทดลองเครื่องรับวิทยุโดยรับสัญญาณ FM ที่ต่อเข้าที่สายอากาศของเครื่องรับวิทยุ และสามารถรับสัญญาณได้ต่ำสุด –80 dBm หรือ 10 pW (ความไวเท่ากับ –80 dBm) ที่ความแรงของสัญญาณ RF เท่ากับ –80 dBm สามารถแยกสัญญาณเสียงออกจากคลื่นพาห์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8.2 บทวิจารณ์

1. ในการทดลองของวงจร VCO เป็นไปค่อนข้างลำบากเพราะเป็นวงจรที่ทำงานที่ความถี่สูง ทำให้เกิดสัญญาณรบกวนได้มาก และการต่อกราวด์ต้องใช้พื้นที่ของกราวด์ที่มีขนาดมากกว่า 5 mm. เพื่อลดผลของอิมพีแดนซ์ของกราวด์และไม่สามารถทดลองบนโฟร์โตบอร์ดได้ จากการวัดสัญญาณเอ้าท์พุทของวงจร VCO เพื่อให้สัญญาณของโลคอลออสซิเลเตอร์ผลิตความถี่ที่มีฮาร์โมนิคต่ำๆจึงต้องให้วงจร VCO ผลิตความถี่ที่มีฮาร์โมนิคต่ำๆด้วย ในการทดลองพยายามให้ฮาร์โมนิคที่สองต่ำกว่าความถี่หลัก(fundamental frequency)อยู่–20dB โดยการวางอุปกรณ์และออกแบบลายวงจรใหม่และเปลี่ยนอุปกรณ์ แต่ได้ต่ำสุด –16 dB ดังนั้นในวงจรโลคอลออสซิเลเตอร์จึงต่อวงจร Tune Amplifier เพิ่ม เพื่อเลือกเอาเฉพาะความถี่โลคอลออสซิเลเตอร์ และลดทอนสัญญาณที่ไม่ต้องการ

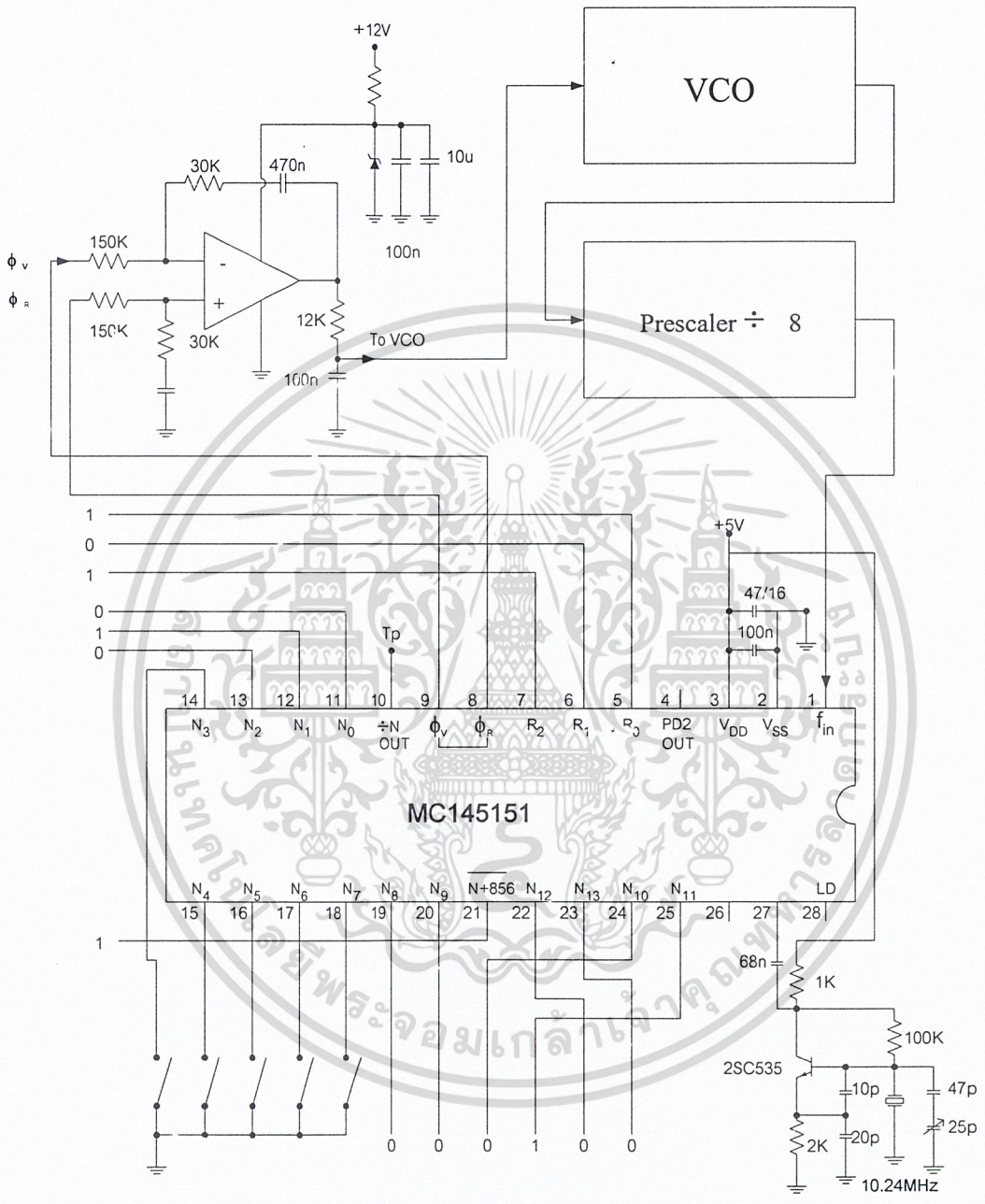
2. เนื่องจากวิทยุในภาค RF มีความถี่สูง ทำให้ในการใช้ออสซิโลสโคปวัดสัญญาณเกิดการผิดเพี้ยนจากผลการทดลองจริงๆโดยได้พยายามรวมผลของคาปาซิเตอร์ในโพรปด้วยในการออกแบบวงจรเพื่อความสะดวกในการวัดและทดลอง และใช้สายโพรปที่มีค่าความจุต่ำๆ

3. จากการทดลองวงจรกรองความถี่กลาง 455 KHz ± 5 KHz ผ่าน โดยใช้เซรามิคฟิลเตอร์เบอร์ SFU455A แต่ไม่สามารถหาซื้อได้จึงต้องใช้เบอร์ SFU455B แทนซึ่งถูกออกแบบมาให้ใช้งานร่วมกับ IF Transformer และมีความถี่เรโซแนนซ์เท่ากับ 462 KHz แต่เนื่องจากไม่ใช้ IF Transformer จึงต้องผลิตความถี่โลคอลออสซิเลเตอร์เป็น 10.22 MHz –10.24 MHz แล้วปรับค่าความจุของ variable capacitor เพื่อให้ได้ขนาดแรงดันของเอ้าท์พุทของเซรามิคฟิลเตอร์สูงสุด ทำให้แยกสัญญาณเสียงออกจากคลื่นพาห์ทำได้ลำบากเพราะต้องปรับค่าความถี่เรโซแนนซ์หลายจุด เนื่องจากต้องปรับความถี่เรโซแนนซ์ที่วงจร Quardrature และวงจร Matching ที่สายอากาศอีก

4. เนื่องจากวงจรเฟสล็อกลูปที่ใช้ผลิตความถี่โลคอลออสซิเลเตอร์เปลี่ยนช่องความถี่เพื่อเลือกรับความถี่จากเครื่องส่งโดยการเปลี่ยนแปลงดิฟสวิตซ์ จำนวน 4 บิท ทำให้ไม่สะดวกในการใช้งาน แต่เพราะว่าวงจรทำงานที่ไฟเลี้ยง 3 V ทำให้หาอุปกรณ์ยาก แต่อย่างไรก็ตามผู้จัดทำพยายามสร้างเครื่องรับวิทยุให้สะดวกต่อผู้ใช้ในภาคการศึกษาต่อไป

5. ในการทดลองทางภาคส่งพบว่าวงจรเฟสล็อคลูปเพื่อให้ความถี่อินพุทของวงจรหาร Nไม่เกิน 20 MHz ดังนั้นจากการใช้วงจรหาร 8 เพื่อลดความถี่ของ VCO เมื่อใช้สเปคตรัมอะนาไลเซอร์วัดสัญญาณของเฟสล็อคลูปจะพบว่ามีความถี่ฮาร์มอนิกจากวงจรหาร 8 มีขนาดเท่ากับความถี่ที่ต้องการทำให้รบกวนการทำงานของวงจร ทำให้วงจรไม่เสถียร ดังนั้นจึงเปลี่ยนวงจร prescaller เป็นวงจรมิกเซอร์แทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.1 แสดงวงจรเฟสล็อคลูปที่มีวงจร prescaller (หาร 8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. เนื่องจากอิมพิแดนซ์ของสายอากาศเป็นค่าประมาณจากกราฟและเกี่ยวข้องกับความยาวของสายอากาศ และขนาดของสายอากาศด้วยทำให้การปรับแมทชิ่งทำได้ยาก และเมื่อต่อสายอากาศเข้ากับเครื่องส่งวงจรเฟสล็อคลูปจะถูกรบกวนได้ถ้าตำแหน่งการวางอุปกรณ์และลายวงจรไม่ดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

Robert J.Schoenbeck, "Electronic Communication", 2nd Edition, Maxwell Macmillan International,Newyork 1992

Best, Roland E. , "Phase-Lock Loops : Design,Simulation, and Application 4th cd",Newyork: McGraw-Hill, C1999

Robert C.Dixon, "Radio Receiver Design", Newyork : Marcel Dekker, Inc. , 1988

www.questlink.com

www.mot-sps.com

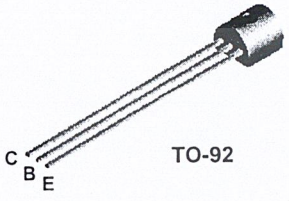
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

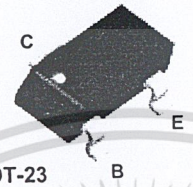
FAIRCHILD
SEMICONDUCTOR TM

Discrete POWER & Signal Technologies

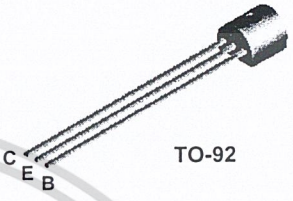
MPS5179 MMBT5179 PN5179



TO-92



SOT-23
Mark: 3C



TO-92

NPN RF Transistor

This device is designed for use in low noise UHF/VHF amplifiers with collector currents in the 100 µA to 30 mA range in common emitter or common base mode of operation, and in low frequency drift, high ouput UHF oscillators. Sourced from Process 40.

Absolute Maximum Ratings* TA = 25°C unless otherwise noted

Symbol	Parameter	Value	Units
V_{CEO}	Collector-Emitter Voltage	12	V
V_{CBO}	Collector-Base Voltage	20	V
V_{EBO}	Emitter-Base Voltage	2.5	V
I_C	Collector Current - Continuous	50	mA
T_J, T_{stg}	Operating and Storage Junction Temperature Range	-55 to +150	°C

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:
1) These ratings are based on a maximum junction temperature of 150 degrees C.
2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

Thermal Characteristics TA = 25°C unless otherwise noted

Symbol	Characteristic	Max		Units
		PN/MPS5179	*MMBT5179	
P_D	Total Device Dissipation Derate above 25°C	350 2.8	225 1.8	mW mW/°C
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	357	556	°C/W

*Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06."

© 1997 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NPN RF Transistor
(continued)

Electrical Characteristics
TA = 25°C unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Max	Units
OFF CHARACTERISTICS					
$V_{CEO(sus)}$	Collector-Emitter Sustaining Voltage*	I_C = 3.0 mA, I_B = 0	12		V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	I_C = 1.0 µA, I_E = 0	20		V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	I_E = 10 µA, I_C = 0	2.5		V
I_{CBO}	Collector Cutoff Current	V_{CB} = 15 V, I_E = 0 V_{CB} = 15 V, T_A = 150°C		0.02 1.0	µA µA
ON CHARACTERISTICS					
h_{FE}	DC Current Gain	I_C = 3.0 mA, V_{CE} = 1.0 V	25	250	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	I_C = 10 mA, I_B = 1.0 mA		0.4	V
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	I_C = 10 mA, I_B = 1.0 mA		1.0	V
SMALL SIGNAL CHARACTERISTICS					
f_T	Current Gain - Bandwidth Product	I_C = 5.0 mA, V_{CE} = 6.0 V, f = 100 MHz	900	2000	MHz
C_{cb}	Collector-Base Capacitance	V_{CB} = 10 V, I_E = 0, f = 0.1 to 1.0 MHz		1.0	pF
h_{fe}	Small-Signal Current Gain	I_C = 2.0 mA, V_{CE} = 6.0 V, f = 1.0 kHz	25	300	
$rb'C_c$	Collector Base Time Constant	I_C = 2.0 mA, V_{CB} = 6.0 V, f = 31.9 MHz	3.0	14	ps
NF	Noise Figure	I_C = 1.5 mA, V_{CE} = 6.0 V, R_S = 50Ω, f = 200 MHz		5.0	dB
FUNCTIONAL TEST					
G_{pe}	Amplifier Power Gain	V_{CE} = 6.0 V, I_C = 5.0 mA, f = 200 MHz	15		dB
P_O	Power Output	V_{CB} = 10 V, I_E = 12 mA, f ≥ 500 MHz	20		mW

*Pulse Test: Pulse Width ≤ 300 µs, Duty Cycle ≤ 2.0%

Spice Model

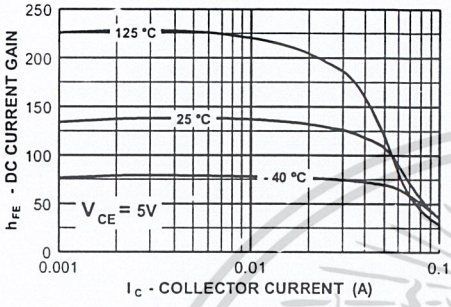
NPN (Is=69.28E-18 Xti=3 Eg=1.11 Vaf=100 Bf=282.1 Ne=1.177 Ise=69.28E-18 Ikf=22.03m Xtb=1.5 Br=1.176 Nc=2 Isc=0 Ikr=0 Rc=4 Cjc=1.042p Mjc=.2468 Vjc=.75 Fc=.5 Cje=1.52p Mje=.3223 Vje=.75 Tr=1.588n Tf=135.6p Itf=.27 Vtf=10 Xtf=30 Rb=10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

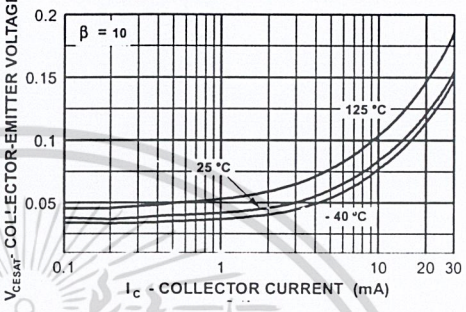
NPN RF Transistor
(continued)

DC Typical Characteristics

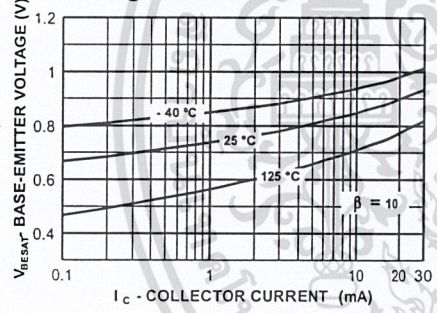
DC Current Gain vs Collector Current



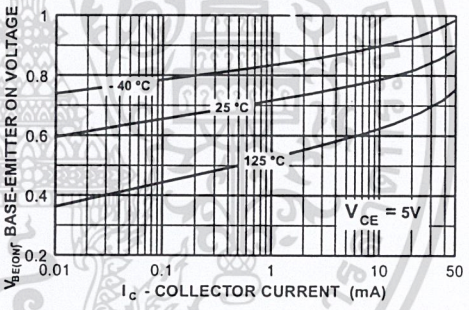
Collector-Emitter Saturation Voltage vs Collector Current



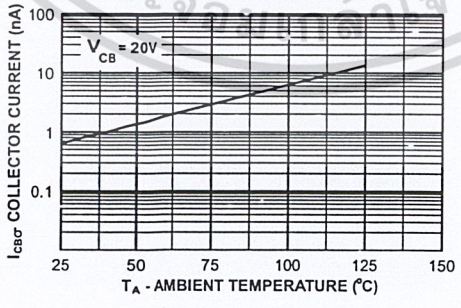
Base-Emitter Saturation Voltage vs Collector Current



Base-Emitter ON Voltage vs Collector Current



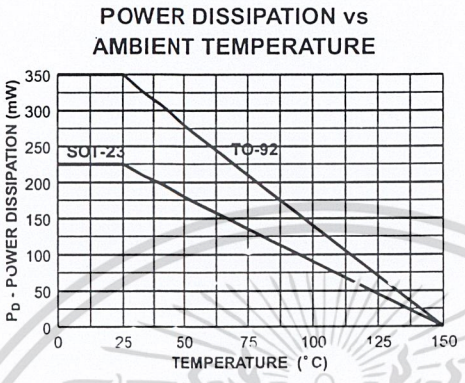
Collector-Cutoff Current vs Ambient Temperature



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NPN RF Transistor
(continued)

AC Typical Characteristics



Test Circuit

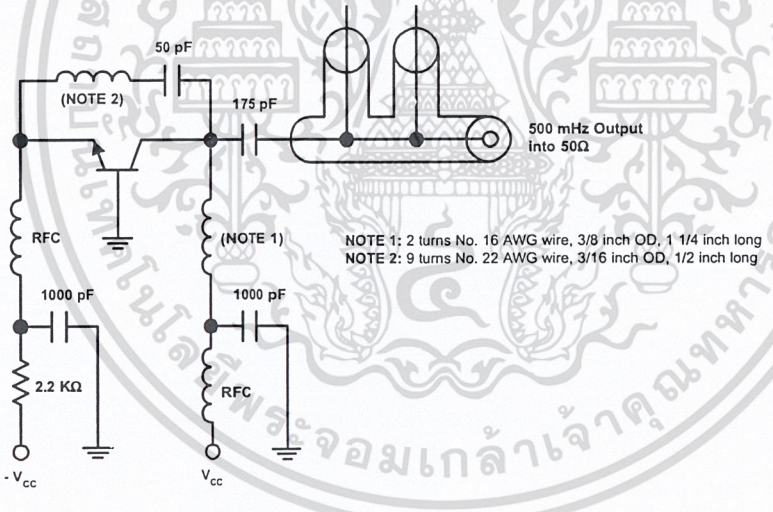


FIGURE 1: 500 MHz Oscillator Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Double-balanced mixer and oscillator NE/SA602A

ESCRIPTION

he NE/SA602A is a low-power VHF monolithic double-balanced ixer with input amplifier, on-board oscillator, and voltage regulator. is intended for high performance, low power communication stems. The guaranteed parameters of the SA602A make this evice particularly well suited for cellular radio applications. The ixer is a "Gilbert cell" multiplier configuration which typically ovides 18dB of gain at 45MHz. The oscillator will operate to 00MHz. It can be configured as a crystal oscillator, a tuned tank cillator, or a buffer for an external LO. For higher frequencies the O input may be externally driven. The noise figure at 45MHz is pically less than 5dB. The gain, intercept performance, low-power d noise characteristics make the NE/SA602A a superior choice r high-performance battery operated equipment. It is available in 8-lead dual in-line plastic package and an 8-lead SO urface-mount miniature package).

EATURES

- Low current consumption: 2.4mA typical
- Excellent noise figure: <4.7dB typical at 45MHz
- High operating frequency
- Excellent gain, intercept and sensitivity
- Low external parts count; suitable for crystal/ceramic filters
- SA602A meets cellular radio specifications

PIN CONFIGURATION

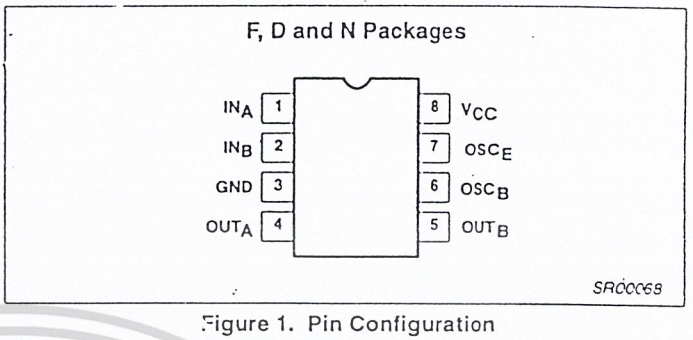


Figure 1. Pin Configuration

APPLICATIONS

- Cellular radio mixer/oscillator
- Portable radio
- VHF transceivers
- RF data links
- HF/VHF frequency conversion
- Instrumentation frequency conversion
- Broadband LANs

RDERING INFORMATION

DESCRIPTION	TEMPERATURE RANGE	ORDER CODE	DWG #
-Pin Plastic Dual In-Line Plastic (DIP)	0 to +70°C	NE602AN	SOT97-1
-Pin Plastic Small Outline (SO) package (Surface-mount)	0 to +70°C	NE602AD	SOT96-1
-Pin Ceramic Dual In-Line Package (Cerdip)	0 to +70°C	NE602AFE	0580A
-Pin Plastic Dual In-Line Plastic (DIP)	-40 to +85°C	SA602AN	SOT97-1
-Pin Plastic Small Outline (SO) package (Surface-mount)	-40 to +85°C	SA602AD	SOT96-1
-Pin Ceramic Dual In-Line Package (Cerdip)	-40 to +85°C	SA602AFE	0580A

BSOLUTE MAXIMUM RATINGS

SYMBOL	PARAMETER		RATING	UNITS
V_{CC}	Maximum operating voltage		9	V
T_{STG}	Storage temperature range		-65 to +150	°C
T_A	Operating ambient temperature range NE602A		0 to +70	°C
	SA602A		-40 to +85	°C
θ_{JA}	Thermal impedance	D package	90	°C/W
		N package	75	°C/W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOCK DIAGRAM

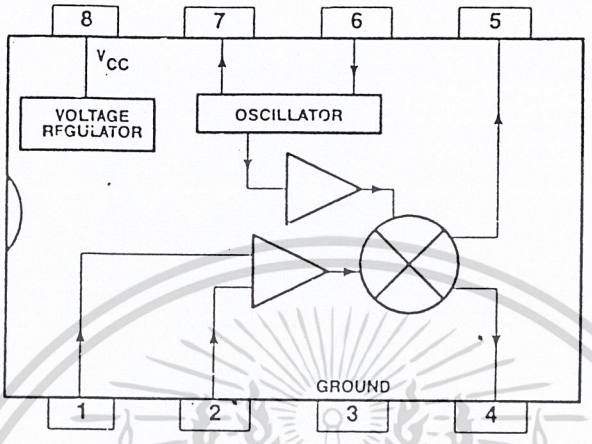


Figure 2. Block Diagram

C/DC ELECTRICAL CHARACTERISTICS

$_C$ = +6V, T_A = 25°C; unless otherwise stated.

YMBOL	PARAMETER	TEST CONDITIONS	LIMITS NE/SA602A			UNITS
			MIN	TYP	MAX	
V_{CC}	Power supply voltage range		4.5		8.0	V
	DC current drain			2.4	2.8	mA
f_{IN}	Input signal frequency			500		MHz
f_{OSC}	Oscillator frequency			200		MHz
	Noise figure at 45MHz			5.0	5.5	dB
	Third-order intercept point	RF_{IN} = -45dBm: f_1 = 45.0MHz, f_2 = 45.06MHz		-13	-15	dBm
	Conversion gain at 45MHz		14	17		dB
R_{IN}	RF input resistance		1.5			kΩ
C_{IN}	RF input capacitance			3	3.5	pF
	Mixer output resistance	(Pin 4 or 5)		1.5		kΩ

ESCRIPTION OF OPERATION

e NE/SA602A is a Gilbert cell, an oscillator/buffer, and a mperature compensated bias network as shown in the equivalent uit. The Gilbert cell is a differential amplifier (Pins 1 and 2) which es a balanced switching cell. The differential input stage vides gain and determines the noise figure and signal handling formance of the system.

e NE/SA602A is designed for optimum low power performance. en used with the SA604 as a 45MHz cellular radio second IF and modulator, the SA602A is capable of receiving -119dBm signals a 12dB S/N ratio. Third-order intercept is typically -13dBm (that pproximately +5dBm output intercept because of the RF gain). system designer must be cognizant of this large signal tation. When designing LANs or other closed systems where smission levels are high, and small-signal or signal-to-noise es are not critical, the input to the NE602A should be ropriately scaled.

Besides excellent low power performance well into VHF, the NE/SA602A is designed to be flexible. The input, RF mixer output and oscillator ports can support a variety of configurations provided the designer understands certain constraints, which will be explained here.

The RF inputs (Pins 1 and 2) are biased internally. They are symmetrical. The equivalent AC input impedance is approximately 1.5k ll 3pF through 50MHz. Pins 1 and 2 can be used interchangeably, but they should not be DC biased externally. Figure 5 shows three typical input configurations.

The mixer outputs (Pins 4 and 5) are also internally biased. Each output is connected to the internal positive supply by a 1.5kΩ resistor. This permits direct output termination yet allows for balanced output as well. Figure 6 shows three single ended output configurations and a balanced output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

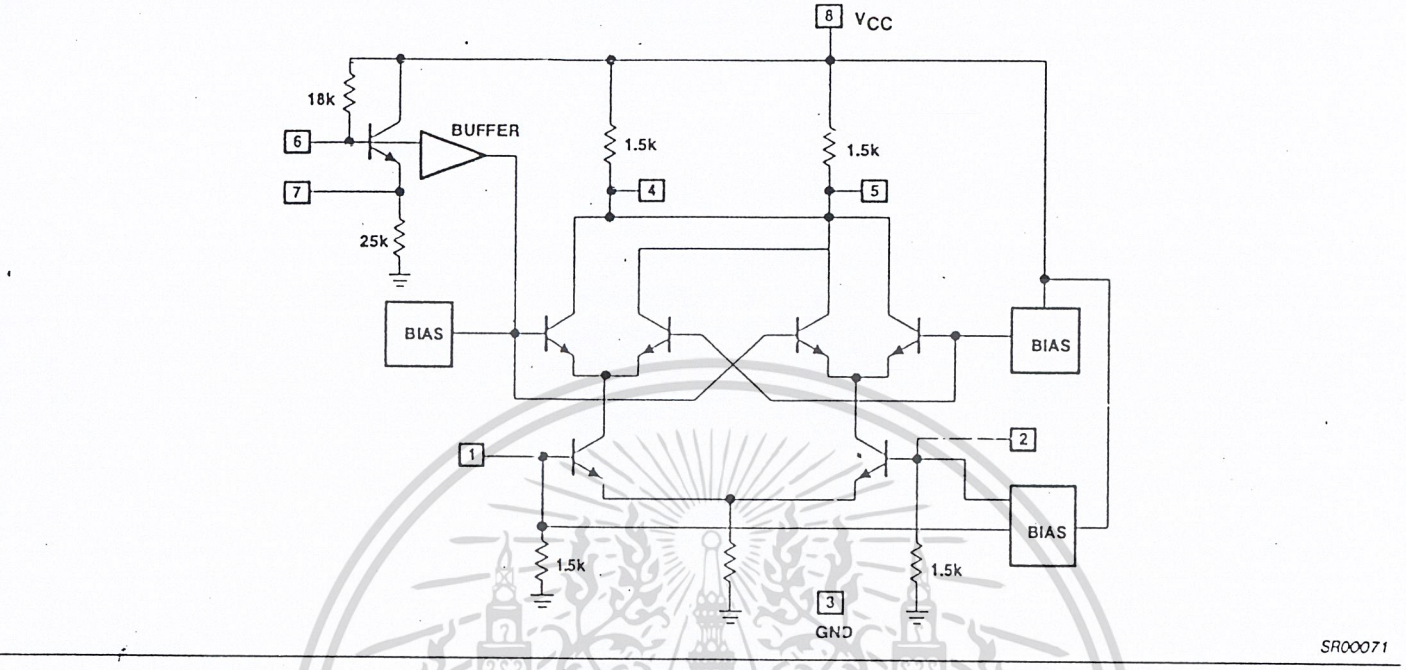


Figure 4. Equivalent Circuit

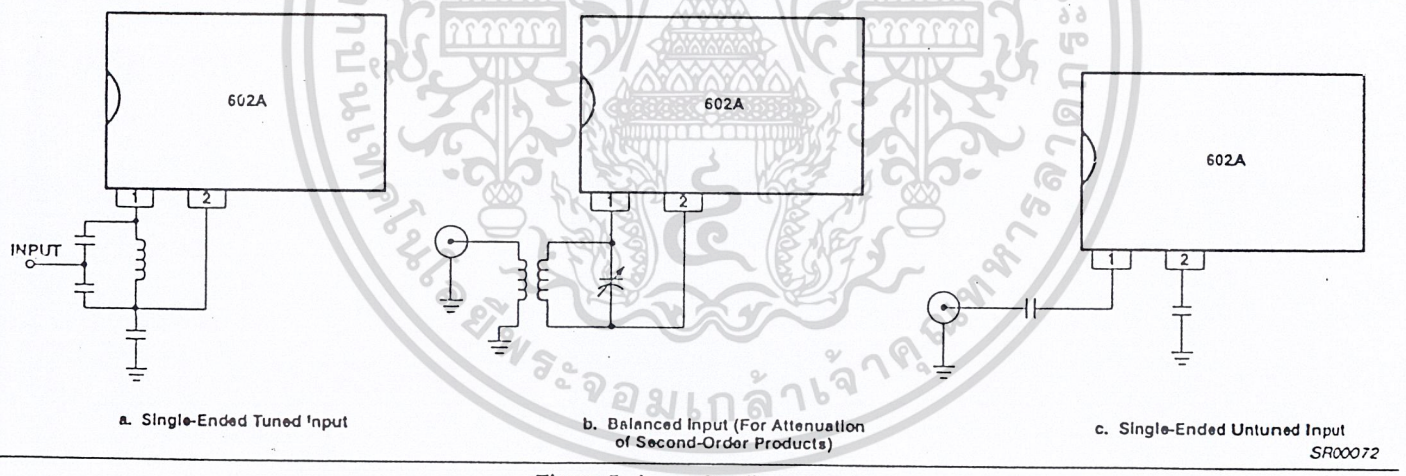


Figure 5. Input Configuration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

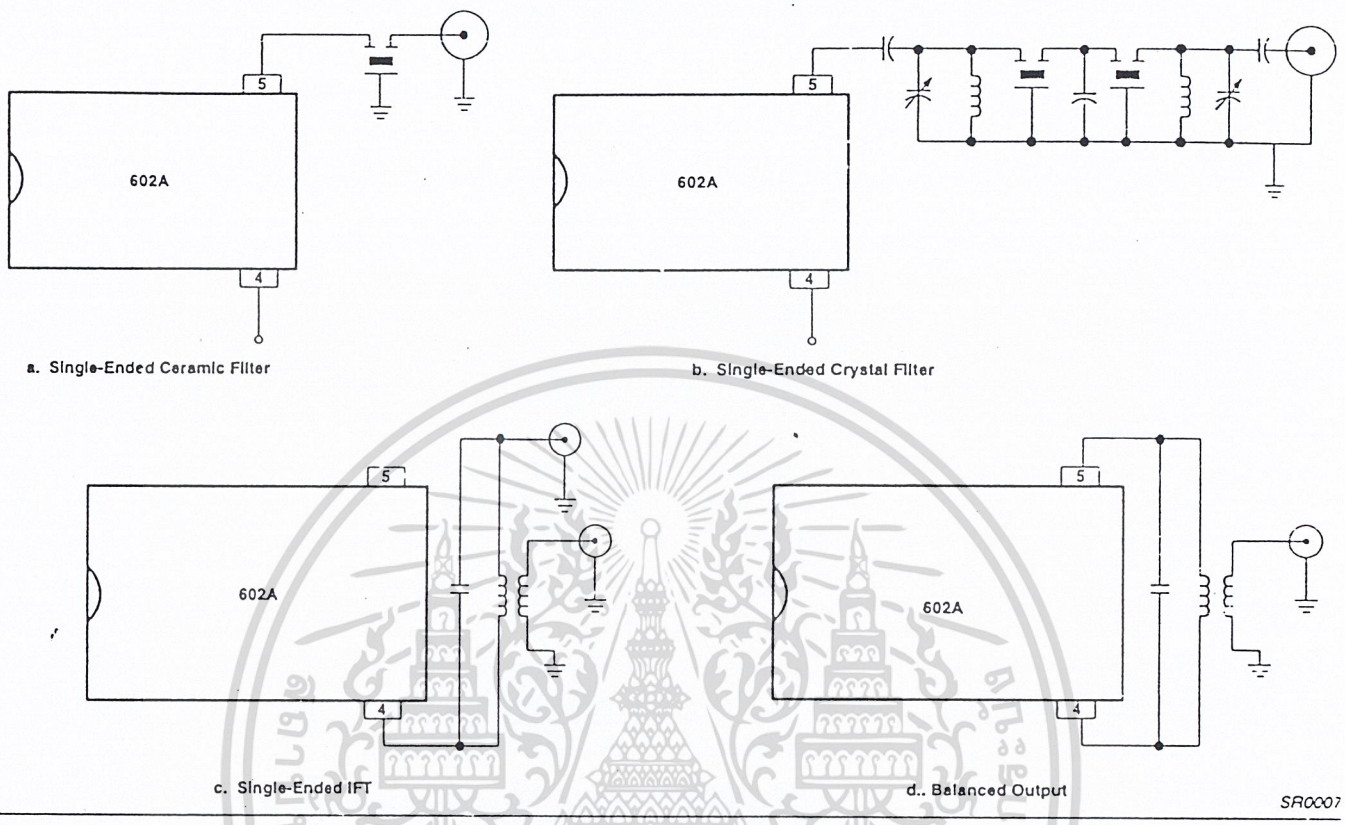


Figure 6. Output Configuration

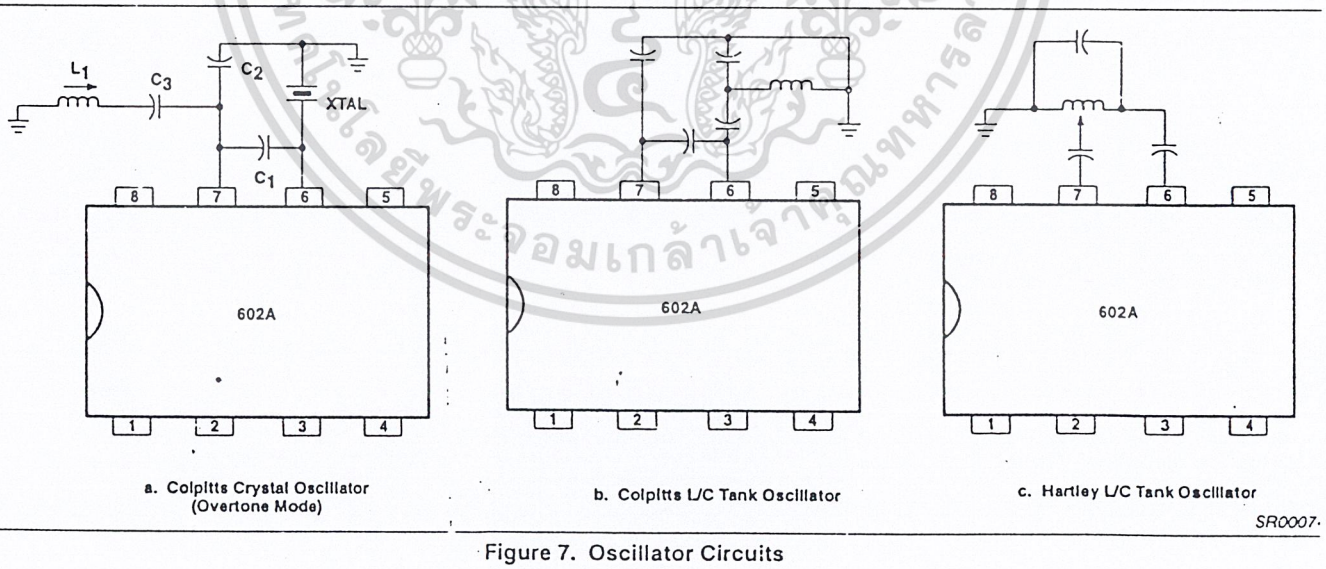


Figure 7. Oscillator Circuits

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

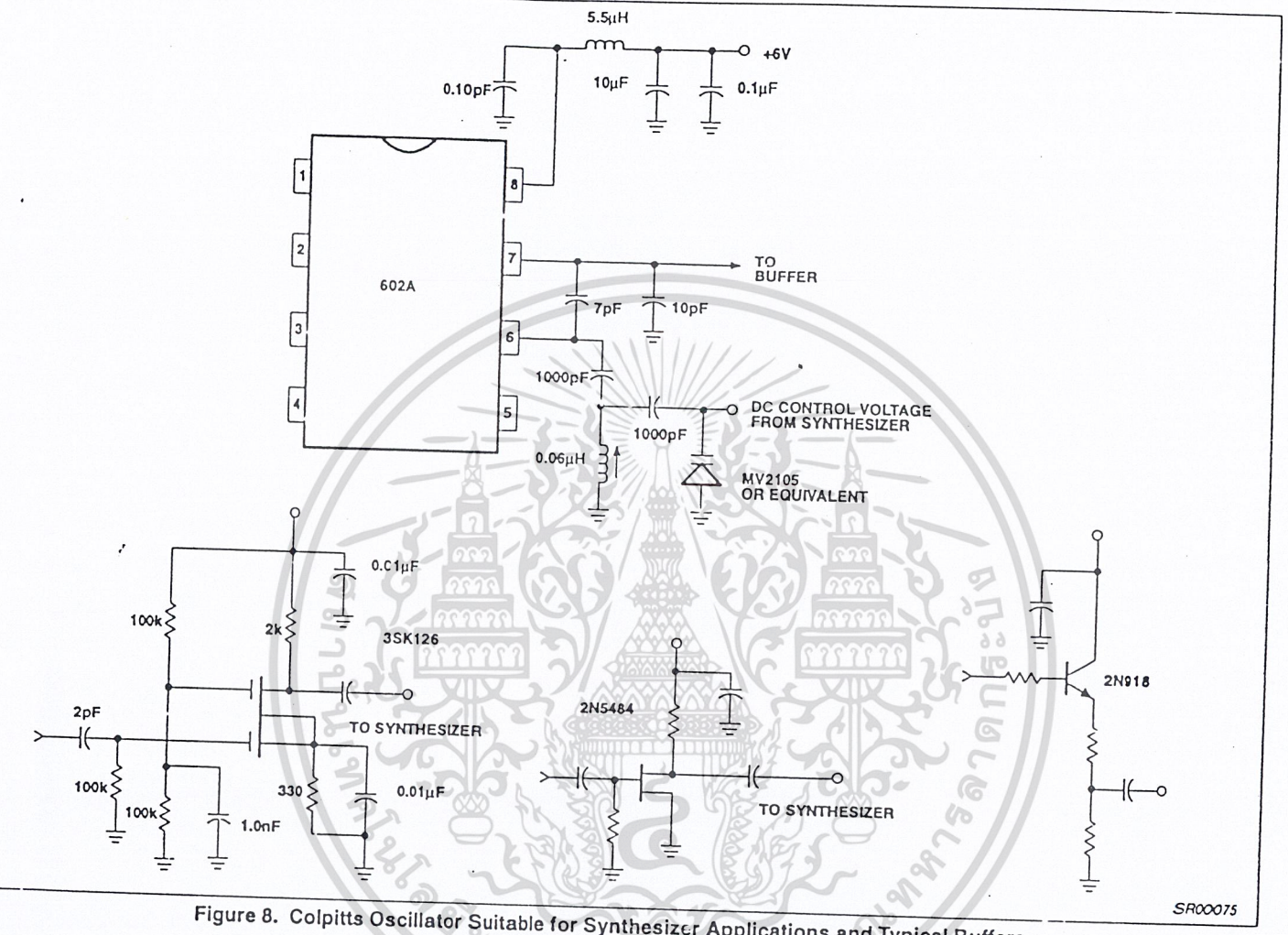


Figure 8. Colpitts Oscillator Suitable for Synthesizer Applications and Typical Buffers

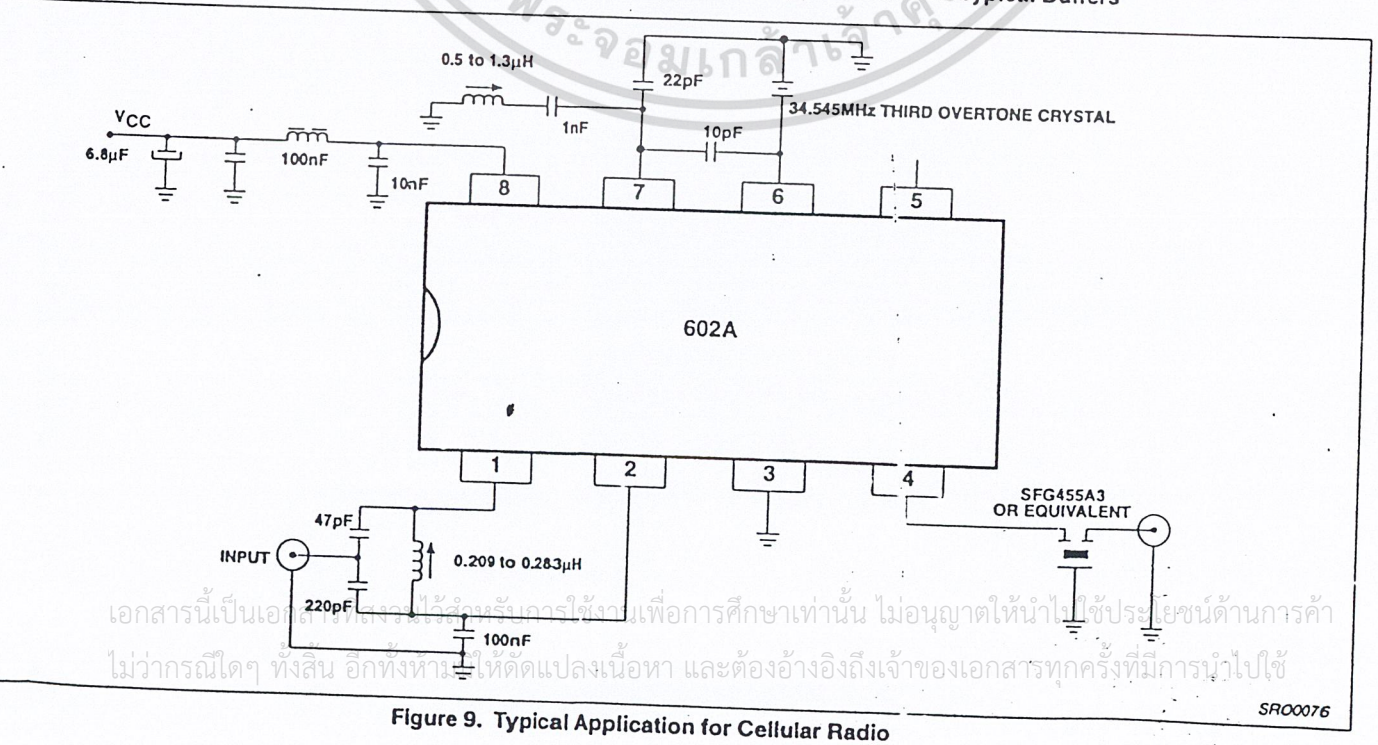


Figure 9. Typical Application for Cellular Radio

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

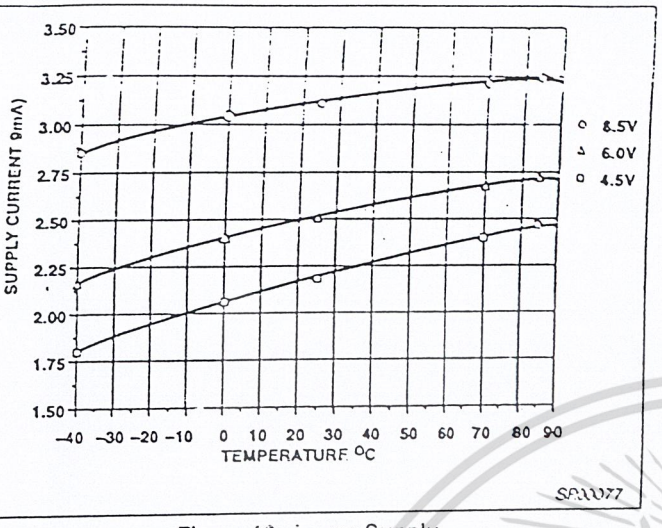


Figure 10. i_{CC} vs Supply Voltage

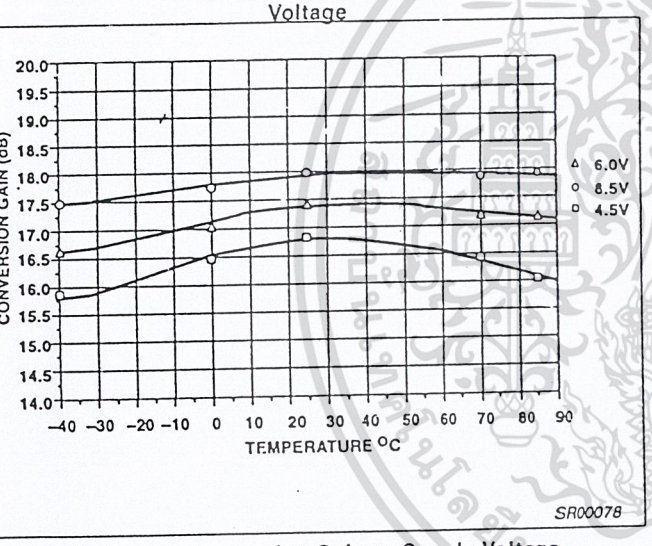


Figure 11. Conversion Gain vs Supply Voltage

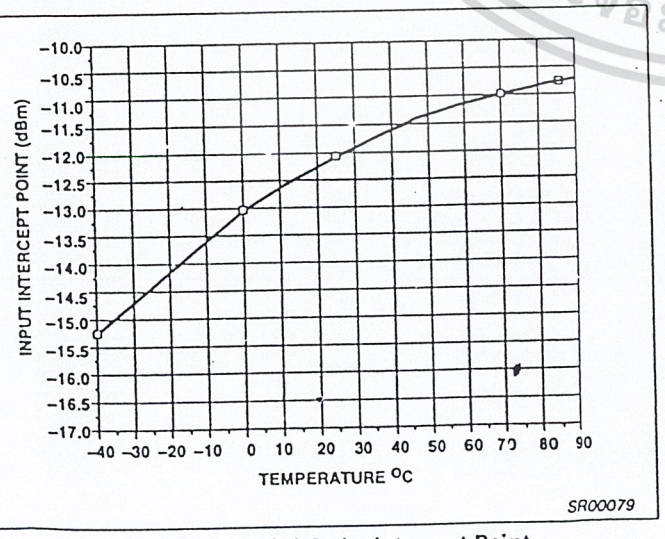


Figure 12. Third-Order Intercept Point

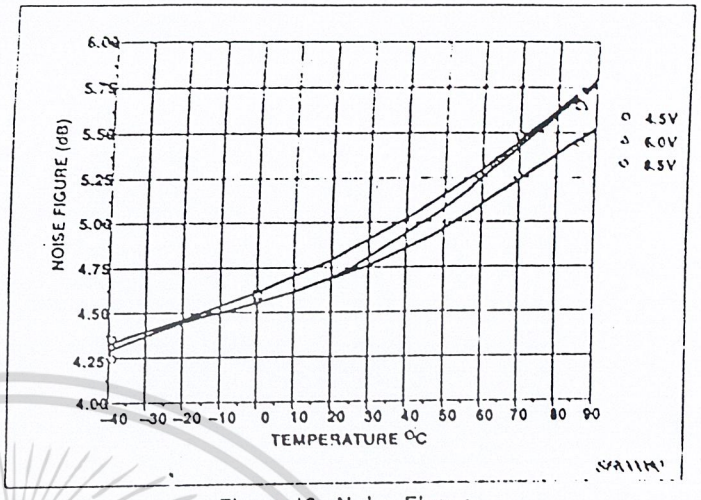


Figure 13. Noise Figure

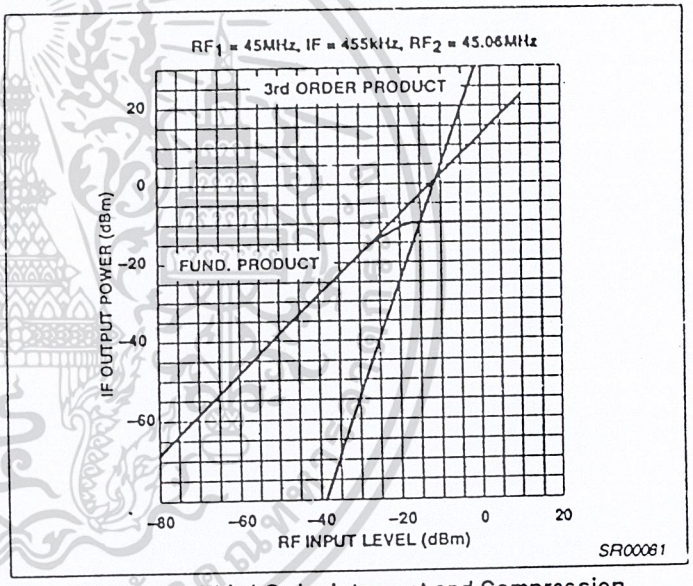


Figure 14. Third-Order Intercept and Compression

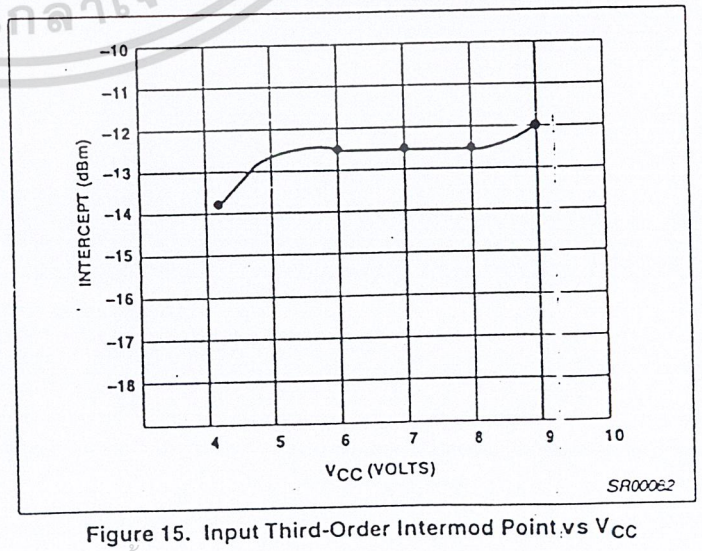


Figure 15. Input Third-Order Intermod Point vs V_{CC}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applying the oscillator of the NE602 in low-power mixer applications

AN1982

uthor: Donald Anderson

NTRODUCTION

or the designer of low power RF systems, the Philips emiconductors NE602 mixer/oscillator provides mixer operation yond 500MHz, a versatile oscillator capable of operation to 00MHz, and conversion gain, with only 2.5mA total current nsumption. With a proper understanding of the oscillator design nsiderations, the NE602 can be put to work quickly in many pplications.

ESCRIPTION

gure 1 shows the equivalent circuit of the device. The chip is ctually three subsystems: A Gilbert cell mixer (which provides fferential input gain), a buffered emitter follower oscillator, and RF urrent and voltage regulation. Complete integration of the DC bias ermits simple and compact application. The simplicity of the scillator permits many configurations.

While the oscillator is simple, oscillator design isn't. This article will not address the rigors of oscillator design, but some practical guidelines will permit the designer to accomplish good performance with minimum difficulty.

Either crystal or LC tank circuitry can be employed effectively. Figure 2 shows the four most commonly used configurations in their most basic form.

In each case the Q of the tank will affect the upper frequency limits of oscillation: the higher the Q the higher the frequency. The NE602 is fabricated with a 6GHz process, but the emitter resistor from Pin 7 to ground is nominally 20k. With 0.25mA typical bias current, 200MHz oscillation can be achieved with high Q and appropriate feedback.

The feedback, of course, depends on the Q of the tank. It is generally accepted that a minimum amount of feedback should be used, so even if the choice is entirely empirical, a good trade-off between starting characteristics, distortion, and frequency stability can be quickly determined.

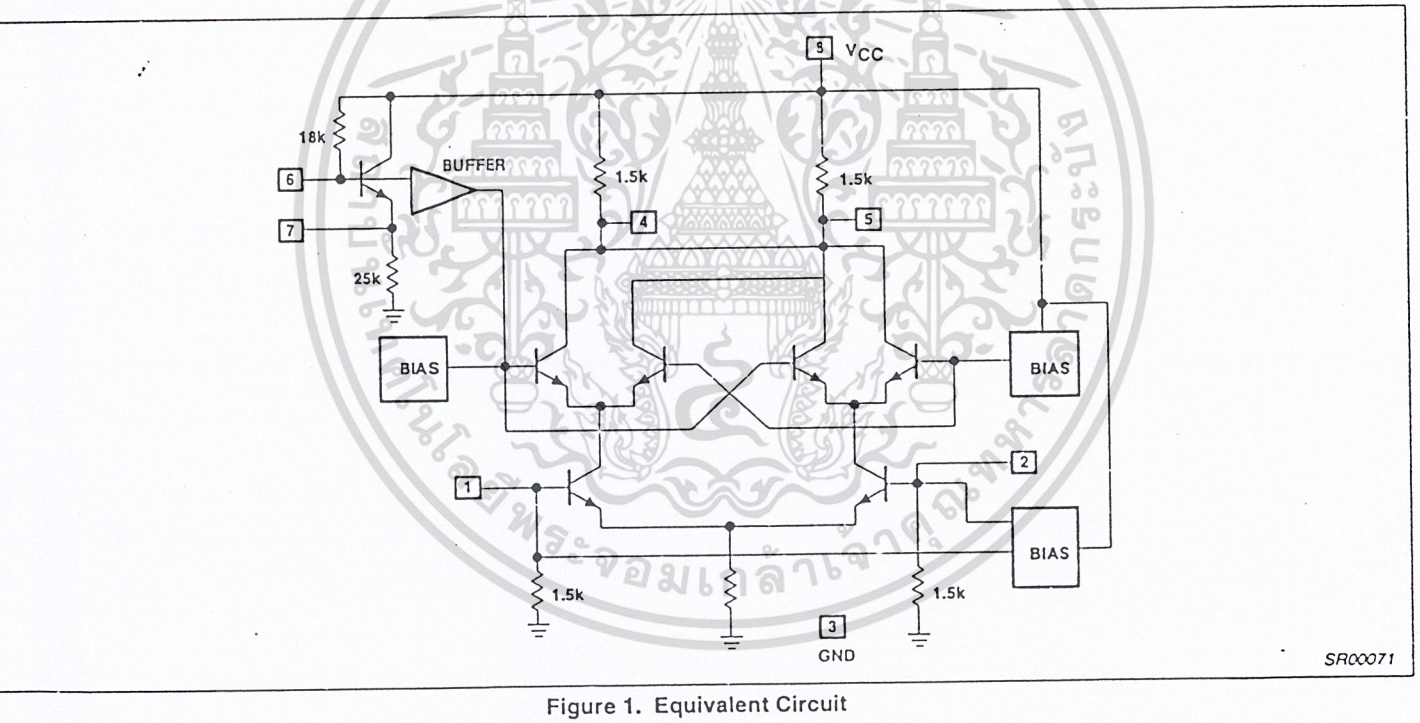


Figure 1. Equivalent Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applying the oscillator of the NE602 in low-power mixer applications

AN1982

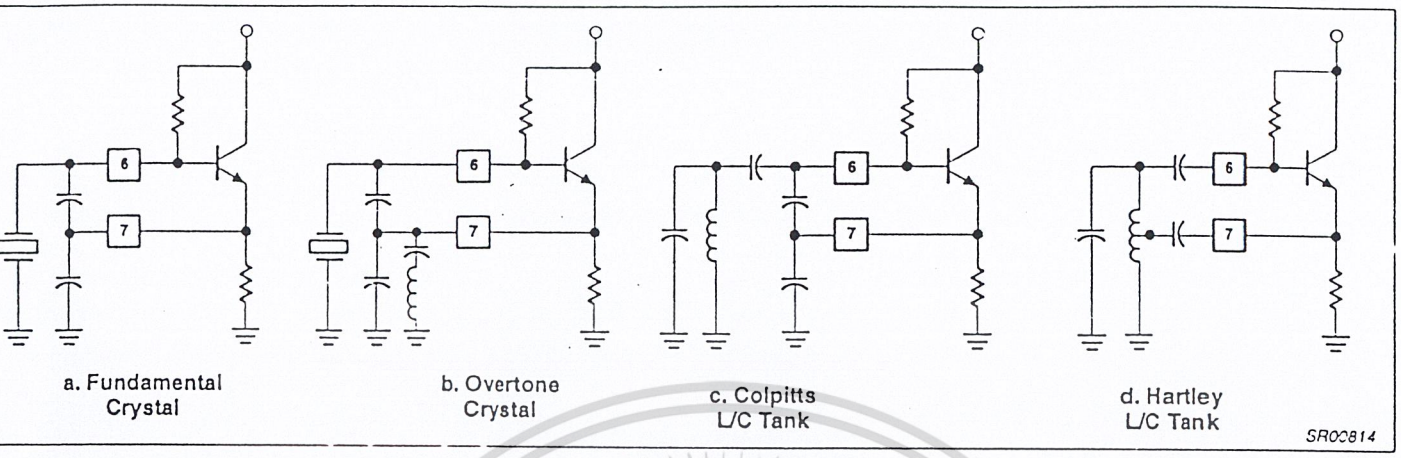


Figure 2.

rystal Circuit Considerations

ystal oscillators are relatively easy to implement since crystals hibit higher Q's than LC tanks. Figure 3 shows a complete plementation of the SA602 (extended temperature version) for llular radio with a 45MHz first IF and 455kHz second IF.

e crystal is a third overtone parallel mode with 5pF of shunt pacitance and a trap to suppress the fundamental.

C Tank Circuits

C tanks present a little greater challenge for the designer. If the Q too low, the oscillator won't start. A trick which will help if all else ls is to shunt Pin 7 to ground with a 22k resistor. In actual plications this has been effective to 200MHz with high Q ceramic pacitors and a tank inductor of 0.08mH and a Q of 90. Smaller sistor value will upset DC bias because of inadequate base bias at e input of the oscillator. An external bias resistor could be added m VCC to Pin 6, but this will introduce power supply noise to the quency spectrum.

e Hartley configuration (Figure 2D) offers simplicity. With a riable capacitor tuning the tank, the Hartley will tune a very large nge since all of the capacitance is variable. Please note that the luctor must be coupled to Pin 7 with a low impedance capacitor. e Colpitts oscillator will exhibit a smaller tuning range since the ed feedback capacitors limit variable capacitance range; however, Colpitts has good frequency stability with proper components.

ynthesized Frequency Control

e NE602 can be very effective with a synthesizer if proper cautions are taken to minimize loading of the tank and the roduction of digital switching transients into the spectrum. Figure 4 ows a circuit suitable for aircraft navigation frequencies 08–118MHz) with 10.7MHz IF.

e dual gate MOSFET provides a high degree of isolation from scaler switching spikes. As shown in Figure 4, the total current consumption of the NE602 and 3SK126 is typically 3mA. The MOSFET input is from the emitter of the oscillator transistor to avoid loading the tank. The Gate 1 capacitance of the MOSFET in series with the 2pF coupling capacitor adds slightly to the feedback capacitance ratio. Use of the 22k resistor at Pin 7 helps assure oscillation without upsetting DC bias.

For applications where optimum buffering of the tank, or minimum current are not mandatory, or where circuit complexity must be minimized, the buffers shown in Figure 5 can be considered.

The effectiveness of the MRF931 (or other VHF bipolar transistors) will depend on frequency and required input level to the prescaler. A bipolar transistor will generally provide the least isolation. At low frequencies the transistor can be used as an emitter follower, but by VHF the base emitter junction will start to become a bidirectional capacitor and the buffer is lost.

The 2N5484 has an IDSS of 5mA max. and the 2SK126 has IDSS of 6mA max. making them suitable for low parts count, modest current buffers. The isolation is good.

Injected LO

If the application calls for a separate local oscillator, it is acceptable to capacitively-couple 200 to 300mV at Pin 6.

Summary

The NE602 can be an effective low power mixer at frequencies to 500MHz with oscillator operation to 200MHz. All DC bias is provided internal to the device so very compact designs are possible. The internal bias sets the oscillator DC current at a relatively low level so the designer must choose frequency selective components which will not load the transistor. If the guidelines mentioned are followed, excellent results will be achieved.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applying the oscillator of the NE602 in low-power mixer applications

AN1982

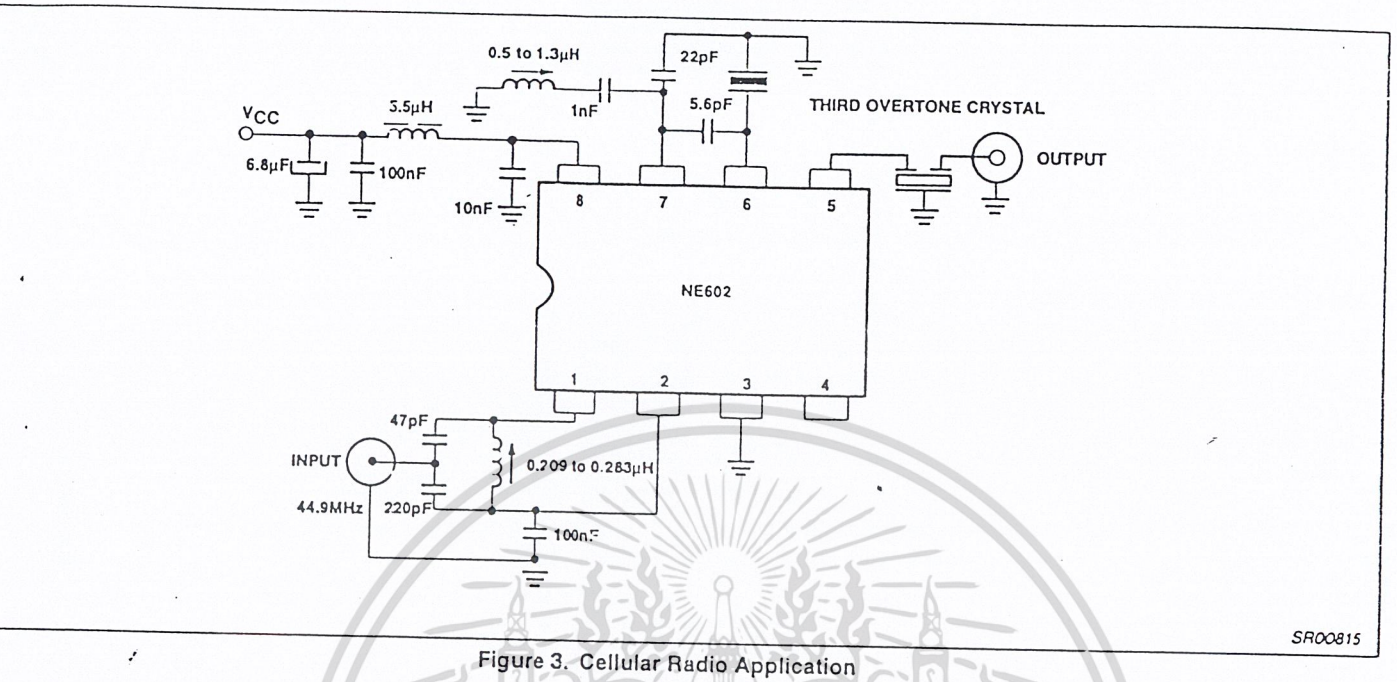
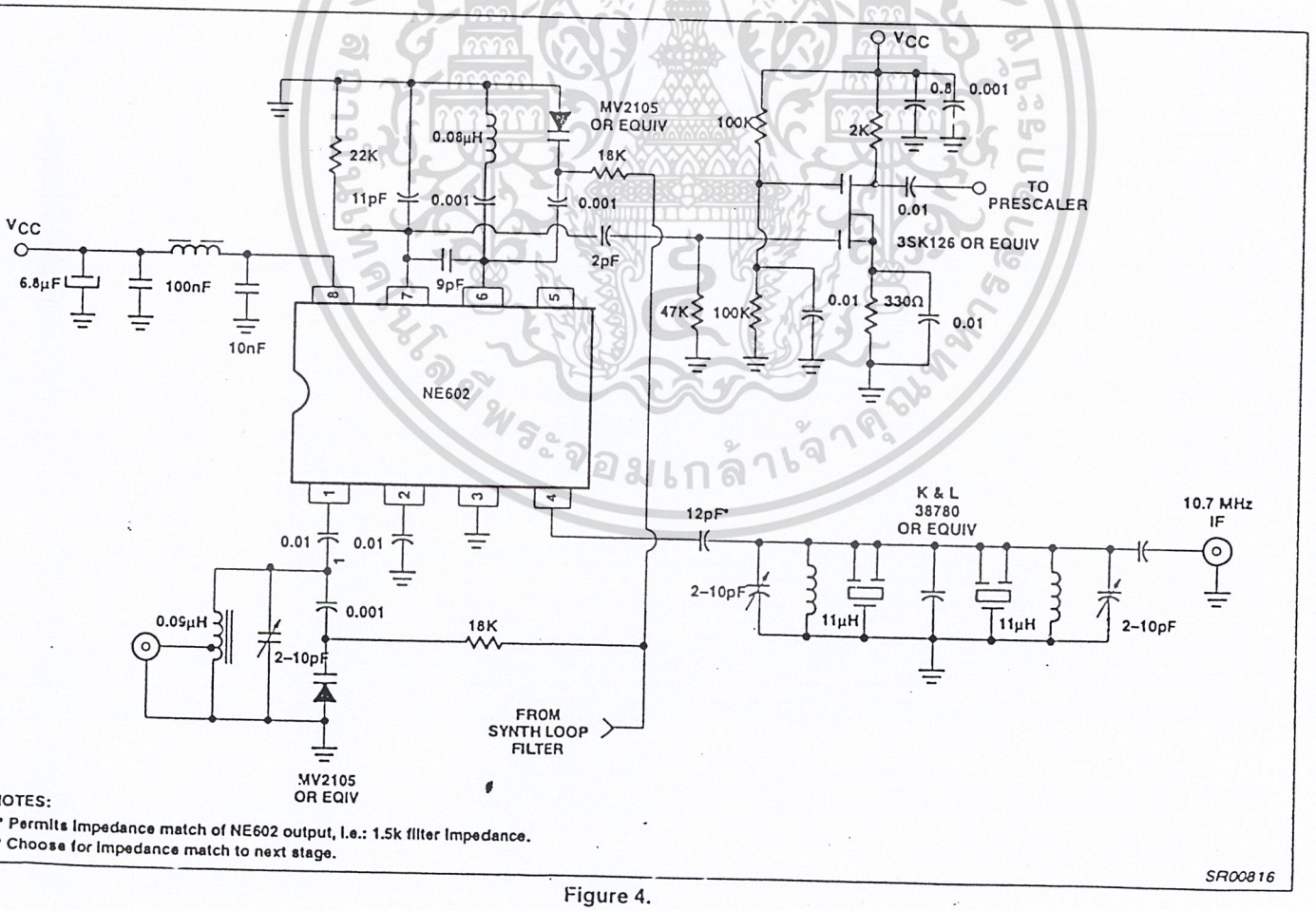


Figure 3. Cellular Radio Application



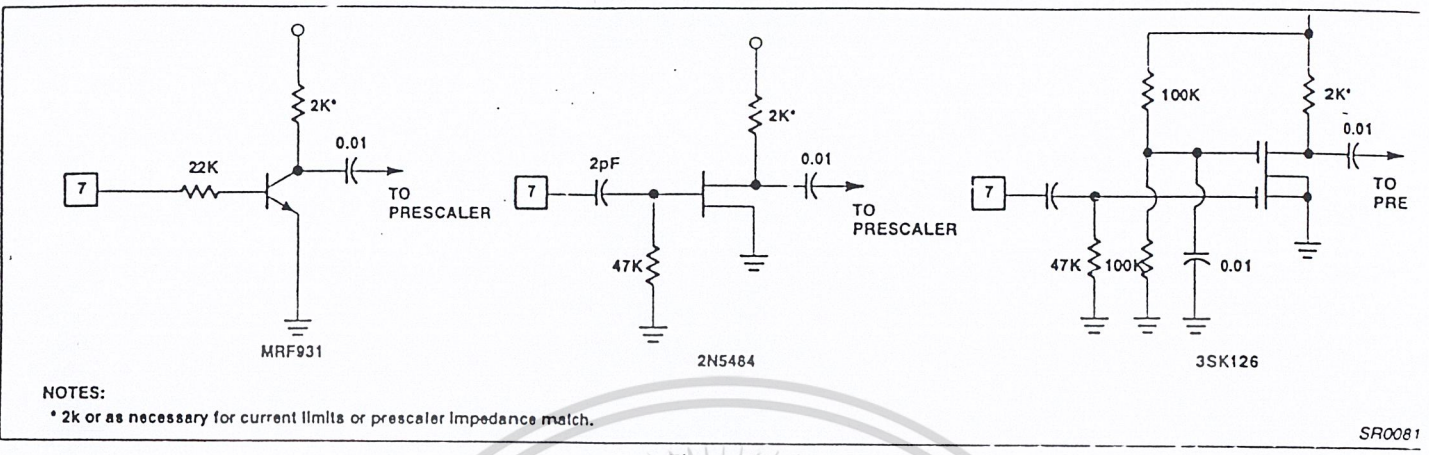
NOTES:
* Permits impedance match of NE602 output, i.e.: 1.5k filter impedance.
* Choose for impedance match to next stage.

Figure 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applying the oscillator of the NE602 in low-power mixer applications

AN1982



NOTES:
* 2k or as necessary for current limits or prescaler impedance match.

SR0081

Figure 5.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145151-2

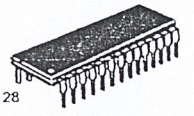
Parallel-Input PLL Frequency Synthesizer

Interfaces with Single–Modulus Prescalers

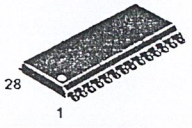
The MC145151–2 is programmed by 14 parallel–input data lines for the N counter and three input lines for the R counter. The device features consist of a reference oscillator, selectable–reference divider, digital–phase detector, and 14–bit programmable divide–by–N counter.

The MC145151–2 is an improved–performance drop–in replacement for the MC145151–1. The power consumption has decreased and ESD and latch–up performance have improved.

- Operating Temperature Range: – 40 to 85°C
- Low Power Consumption Through Use of CMOS Technology
- 3.0 to 9.0 V Supply Range
- On– or Off–Chip Reference Oscillator Operation
- Lock Detect Signal
- ÷ N Counter Output Available
- Single Modulus/Parallel Programming
- 8 User–Selectable ÷ R Values: 8, 128, 256, 512, 1024, 2048, 2410, 8192
- ÷ N Range = 3 to 16383
- "Linearized" Digital Phase Detector Enhances Transfer Function Linearity
- Two Error Signal Options: Single–Ended (Three–State) or Double–Ended
- Chip Complexity: 8000 FETs or 2000 Equivalent Gates



P SUFFIX
PLASTIC DIP
CASE 710

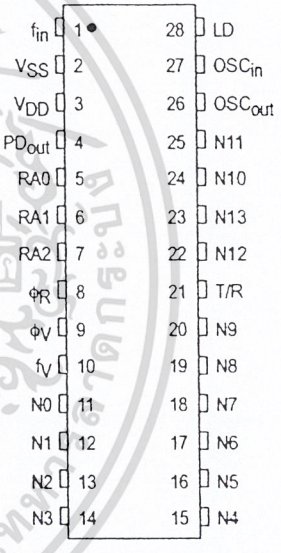


DW SUFFIX
SOG PACKAGE
CASE 751F

ORDERING INFORMATION

MC145151P2	Plastic DIP
MC145151DW2	SOG Package

PIN ASSIGNMENT



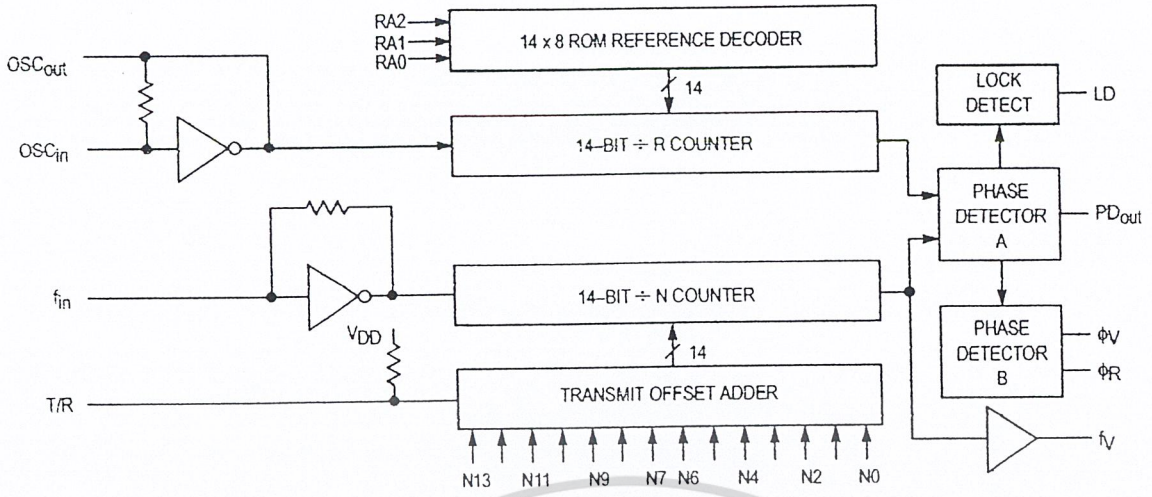
REV 1
8/95

© Motorola, Inc. 1995

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145151–2 BLOCK DIAGRAM



NOTE: N0 – N13 inputs and inputs RA0, RA1, and RA2 have pull–up resistors that are not shown.

PIN DESCRIPTIONS

INPUT PINS

f_{in}
Frequency Input (Pin 1)

Input to the ÷ N portion of the synthesizer. f_{in} is typically derived from loop VCO and is ac coupled into the device. For larger amplitude signals (standard CMOS logic levels) dc coupling may be used.

RA0 – RA2
Reference Address Inputs (Pins 5, 6, 7)

These three inputs establish a code defining one of eight possible divide values for the total reference divider, as defined by the table below.

Pull–up resistors ensure that inputs left open remain at a logic 1 and require only a SPST switch to alter data to the zero state.

Reference Address Code			Total Divide Value
RA2	RA1	RA0	
0	0	0	8
0	0	1	128
0	1	0	256
0	1	1	512
1	0	0	1024
1	0	1	2048
1	1	0	2410
1	1	1	8192

N0 – N11
N Counter Programming Inputs (Pins 11 – 20, 22 – 25)

These inputs provide the data that is preset into the ÷ N counter when it reaches the count of zero. N0 is the least significant and N13 is the most significant. Pull–up resistors ensure that inputs left open remain at a logic 1 and require only an SPST switch to alter data to the zero state.

T/R
Transmit/Receive Offset Adder Input (Pin 21)

This input controls the offset added to the data provided at the N inputs. This is normally used for offsetting the VCO frequency by an amount equal to the IF frequency of the transceiver. This offset is fixed at 856 when T/R is low and gives no offset when T/R is high. A pull–up resistor ensures that no connection will appear as a logic 1 causing no offset addition.

OSC_{in}, OSC_{out}
Reference Oscillator Input/Output (Pins 27, 26)

These pins form an on–chip reference oscillator when connected to terminals of an external parallel resonant crystal. Frequency setting capacitors of appropriate value must be connected from OSC_{in} to ground and OSC_{out} to ground. OSC_{in} may also serve as the input for an externally–generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required to OSC_{out}.

OUTPUT PINS

PD_{out}
Phase Detector A Output (Pin 4)

Three–state output of phase detector for use as loop–error signal. Double–ended outputs are also available for this purpose (see ϕV and ϕR).

Frequency $f_V > f_R$ or f_V Leading: Negative Pulses
Frequency $f_V < f_R$ or f_V Lagging: Positive Pulses
Frequency $f_V = f_R$ and Phase Coincidence: High–Impedance State

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ϕR, ϕV
Phase Detector B Outputs (Pins 8, 9)

These phase detector outputs can be combined externally for a loop–error signal. A single–ended output is also available for this purpose (see **PD_{out}**).

If frequency f_V is greater than f_R or if the phase of f_V is leading, then error information is provided by ϕV pulsing low. ϕR remains essentially high.

If the frequency f_V is less than f_R or if the phase of f_V is lagging, then error information is provided by ϕR pulsing low. ϕV remains essentially high.

If the frequency of $f_V = f_R$ and both are in phase, then both ϕV and ϕR remain high except for a small minimum time period when both pulse low in phase.

f_V
N Counter Output (Pin 10)

This is the buffered output of the ÷ N counter that is internally connected to the phase detector input. With this output available, the ÷ N counter can be used independently.

LD
Lock Detector Output (Pin 28)

Essentially a high level when loop is locked (f_R, f_V of same phase and frequency). Pulses low when loop is out of lock.

POWER SUPPLY

V_{DD}
Positive Power Supply (Pin 3)

The positive power supply potential. This pin may range from + 3 to + 9 V with respect to V_{SS}.

V_{SS}
Negative Power Supply (Pin 2)

The most negative supply potential. This pin is usually ground.

TYPICAL APPLICATIONS

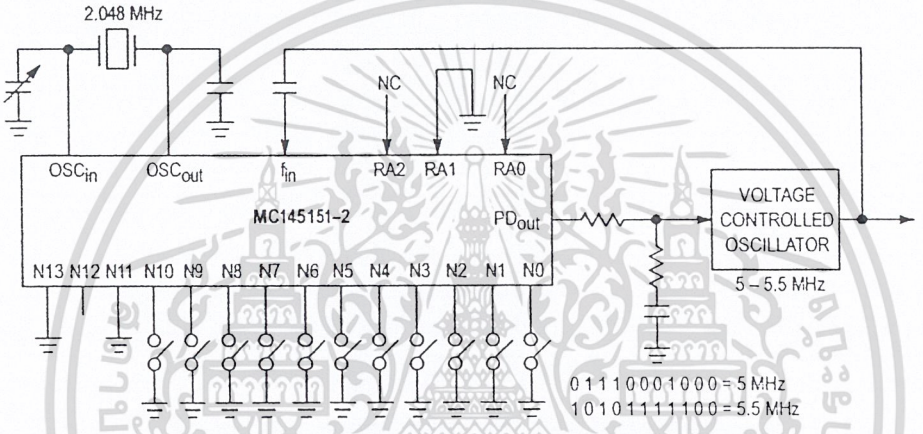
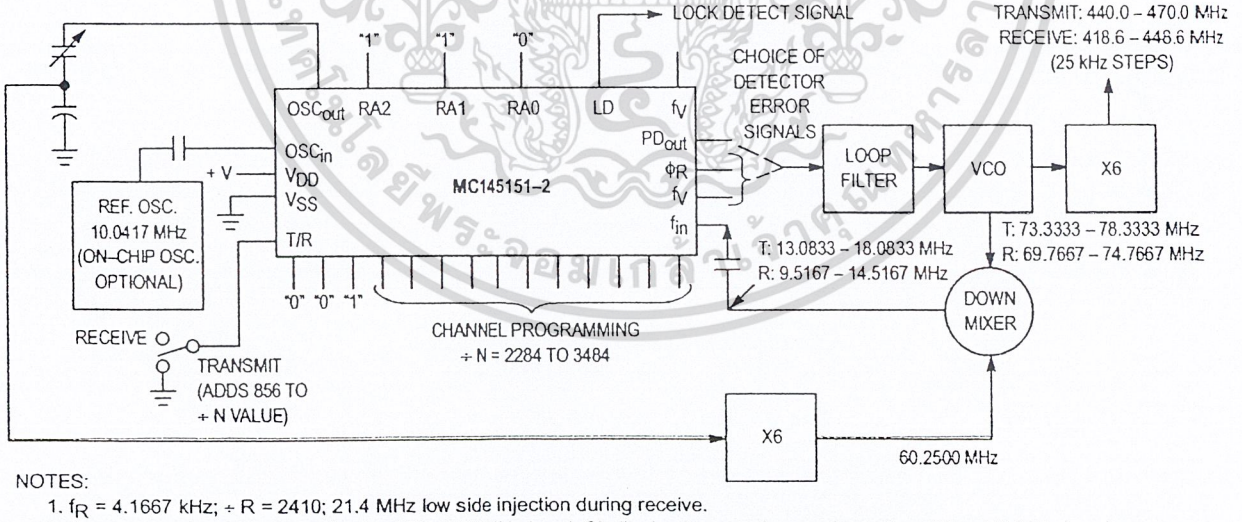


Figure 1. 5 MHz to 5.5 MHz Local Oscillator Channel Spacing = 1 kHz



NOTES:
1. f_R = 4.1667 kHz; ÷ R = 2410; 21.4 MHz low side injection during receive.
2. Frequency values shown are for the 440 – 470 MHz band. Similar implementation applies to the 406 – 440 MHz band. For 470 – 512 MHz, consider reference oscillator frequency X9 for mixer injection signal (90.3750 MHz).

Figure 2. Synthesizer for Land Mobile Radio UHF Bands

MC145151–2 Data Sheet Continued on Page 23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage	– 0.5 to + 10.0	V
V_{in}, V_{out}	Input or Output Voltage (DC or Transient) except SW1, SW2	– 0.5 to V_{DD} + 0.5	V
V_{out}	Output Voltage (DC or Transient), SW1, SW2 ($R_{pull-up}$ = 4.7 kΩ)	– 0.5 to + 15	V
I_{in}, I_{out}	Input or Output Current (DC or Transient), per Pin	± 10	mA
I_{DD}, I_{SS}	Supply Current, V_{DD} or V_{SS} Pins	± 30	mA
P_D	Power Dissipation, per Package†	500	mW
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 seconds	260	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

†Power Dissipation Temperature Derating:
Plastic DIP: – 12 mW/°C from 65 to 85°C
SOG Package: – 7 mW/°C from 65 to 85°C

These devices contain protection circuitry to protect against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to these high–impedance circuits. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \le (V_{in}$ or $V_{out}) \le V_{DD}$ except for SW1 and SW2.

SW1 and SW2 can be tied through external resistors to voltages as high as 15 V, independent of the supply voltage.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}), except for inputs with pull–up devices. Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Symbol	Parameter	Test Condition	V_{DD} V	– 40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
V_{DD}	Power Supply Voltage Range		—	3	9	3	9	3	9	V
I_{ss}	Dynamic Supply Current	$f_{in} = OSC_{in}$ = 10 MHz, 1 V p–p ac coupled sine wave R = 128, A = 32, N = 128	3 5 9	— — —	3.5 10 30	— — —	3 7.5 24	— — —	3 7.5 24	mA
I_{SS}	Quiescent Supply Current (not including pull–up current component)	$V_{in} = V_{DD}$ or V_{SS} I_{out} = 0 µA	3 5 9	— — —	800 1200 1600	— — —	800 1200 1600	— — —	1600 2400 3200	µA
V_{in}	Input Voltage — f_{in}, OSC_{in}	Input ac coupled sine wave	—	500	—	500	—	500	—	mV p–p
V_{IL}	Low–Level Input Voltage — f_{in}, OSC_{in}	$V_{out} \ge 2.1$ V Input dc $V_{out} \ge 3.5$ V coupled $V_{out} \ge 6.3$ V square wave	3 5 9	— — —	0 0 0	— — —	0 0 0	— — —	0 0 0	V
V_{IH}	High–Level Input Voltage — f_{in}, OSC_{in}	$V_{out} \le 0.9$ V Input dc $V_{out} \le 1.5$ V coupled $V_{out} \le 2.7$ V square wave	3 5 9	3.0 5.0 9.0	— — —	3.0 5.0 9.0	— — —	3.0 5.0 9.0	— — —	V
V_{IL}	Low–Level Input Voltage — except f_{in}, OSC_{in}		3 5 9	— — —	0.9 1.5 2.7	— — —	0.9 1.5 2.7	— — —	0.9 1.5 2.7	V
V_{IH}	High–Level Input Voltage — except f_{in}, OSC_{in}		3 5 9	2.1 3.5 6.3	— — —	2.1 3.5 6.3	— — —	2.1 3.5 6.3	— — —	V
I_{in}	Input Current (f_{in}, OSC_{in})	$V_{in} = V_{DD}$ or V_{SS}	9	± 2	± 50	± 2	± 25	± 2	± 22	µA
I_{IL}	Input Leakage Current (Data, CLK, ENB — without pull–ups)	$V_{in} = V_{SS}$	9	—	– 0.3	—	– 0.1	—	– 1.0	µA
I_{IH}	Input Leakage Current (all inputs except f_{in}, OSC_{in})	$V_{in} = V_{DD}$	9	—	0.3	—	0.1	—	1.0	µA

(continued)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Condition	V_{DD} V	−40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
I_{IL}	Pull–up Current (all inputs with pull–ups)	$V_{in} = V_{SS}$	9	− 20	− 400	− 20	− 200	− 20	− 170	µA
C_{in}	Input Capacitance		—	—	10	—	10	—	10	pF
V_{OL}	Low–Level Output Voltage — OSC_{out}	$I_{out} \approx 0$ µA $V_{in} = V_{DD}$	3 5 9	— — —	0.9 1.5 2.7	— — —	0.9 1.5 2.7	— — —	0.9 1.5 2.7	V
V_{OH}	High–Level Output Voltage — OSC_{out}	$I_{out} \approx 0$ µA $V_{in} = V_{SS}$	3 5 9	2.1 3.5 6.3	— — —	2.1 3.5 6.3	— — —	2.1 3.5 6.3	— — —	V
V_{OL}	Low–Level Output Voltage — Other Outputs	$I_{out} \approx 0$ µA	3 5 9	— — —	0.05 0.05 0.05	— — —	0.05 0.05 0.05	— — —	0.05 0.05 0.05	V
V_{OH}	High–Level Output Voltage — Other Outputs	$I_{out} \approx 0$ µA	3 5 9	2.95 4.95 8.95	— — —	2.95 4.95 8.95	— — —	2.95 4.95 8.95	— — —	V
$V_{(BR)DSS}$	Drain–to–Source Breakdown Voltage — SW1, SW2	$R_{pull–up} = 4.7$ kΩ	—	15	—	15	—	15	—	V
I_{OL}	Low–Level Sinking Current — MC	$V_{out} = 0.3$ V $V_{out} = 0.4$ V $V_{out} = 0.5$ V	3 5 9	1.30 1.90 3.80	— — —	1.10 1.70 3.30	— — —	0.66 1.08 2.10	— — —	mA
I_{OH}	High–Level Sourcing Current — MC	$V_{out} = 2.7$ V $V_{out} = 4.6$ V $V_{out} = 8.5$ V	3 5 9	− 0.60 − 0.90 − 1.50	— — —	− 0.50 − 0.75 − 1.25	— — —	− 0.30 − 0.50 − 0.80	— — —	mA
I_{OL}	Low–Level Sinking Current — LD	$V_{out} = 0.3$ V $V_{out} = 0.4$ V $V_{out} = 0.5$ V	3 5 9	0.25 0.64 1.30	— — —	0.20 0.51 1.00	— — —	0.15 0.36 0.70	— — —	mA
I_{OH}	High–Level Sourcing Current — LD	$V_{out} = 2.7$ V $V_{out} = 4.6$ V $V_{out} = 8.5$ V	3 5 9	− 0.25 − 0.64 − 1.30	— — —	− 0.20 − 0.51 − 1.00	— — —	− 0.15 − 0.36 − 0.70	— — —	mA
I_{OL}	Low–Level Sinking Current — SW1, SW2	$V_{out} = 0.3$ V $V_{out} = 0.4$ V $V_{out} = 0.5$ V	3 5 9	0.80 1.50 3.50	— — —	0.48 0.90 2.10	— — —	0.24 0.45 1.05	— — —	mA
I_{OL}	Low–Level Sinking Current — Other Outputs	$V_{out} = 0.3$ V $V_{out} = 0.4$ V $V_{out} = 0.5$ V	3 5 9	0.44 0.64 1.30	— — —	0.35 0.51 1.00	— — —	0.22 0.36 0.70	— — —	mA
I_{OH}	High–Level Sourcing Current — Other Outputs	$V_{out} = 2.7$ V $V_{out} = 4.6$ V $V_{out} = 8.5$ V	3 5 9	− 0.44 − 0.64 − 1.30	— — —	− 0.35 − 0.51 − 1.00	— — —	− 0.22 − 0.36 − 0.70	— — —	mA
I_{OZ}	Output Leakage Current — PD_{out}	$V_{out} = V_{DD}$ or V_{SS} Output in Off State	9	—	± 0.3	—	± 0.1	—	± 1.0	µA
I_{OZ}	Output Leakage Current — SW1, SW2	$V_{out} = V_{DD}$ or V_{SS} Output in Off State	9	—	± 0.3	—	± 0.1	—	± 3.0	µA
C_{out}	Output Capacitance — PD_{out}	PD_{out} — Three–State	—	—	10	—	10	—	10	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 10 ns)

Symbol	Parameter	V_{DD} V	Guaranteed Limit 25°C	Guaranteed Limit −40 to 85°C	Unit
t_{PLH}, t_{PHL}	Maximum Propagation Delay, f_{in} to MC (Figures 1 and 4)	3 5 9	110 60 35	120 70 40	ns
t_{PHL}	Maximum Propagation Delay, ENB to SW1, SW2 (Figures 1 and 5)	3 5 9	160 80 50	180 95 60	ns
t_W	Output Pulse Width, ϕ_R, ϕ_V, and LD with f_R in Phase with f_V (Figures 2 and 4)	3 5 9	25 to 200 20 to 100 10 to 70	25 to 260 20 to 125 10 to 80	ns
t_{TLH}	Maximum Output Transition Time, MC (Figures 3 and 4)	3 5 9	115 60 40	115 75 60	ns
t_{THL}	Maximum Output Transition Time, MC (Figures 3 and 4)	3 5 9	60 34 30	70 45 38	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, LD (Figures 3 and 4)	3 5 9	180 90 70	200 120 90	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, Other Outputs (Figures 3 and 4)	3 5 9	160 80 60	175 100 65	ns

SWITCHING WAVEFORMS

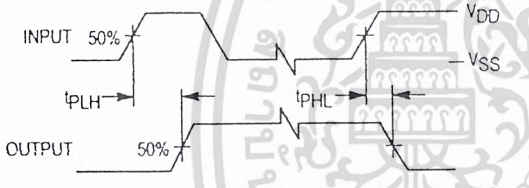
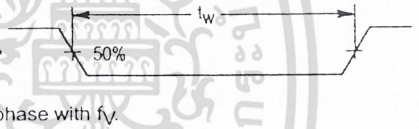


Figure 1.

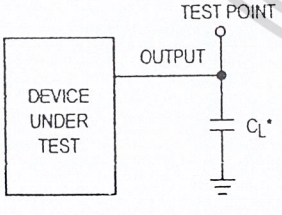


* f_R in phase with f_V.

Figure 2.

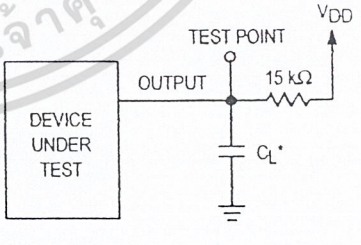


Figure 3.



* Includes all probe and fixture capacitance.

Figure 4. Test Circuit



* Includes all probe and fixture capacitance.

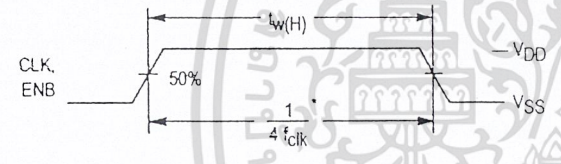
Figure 5. Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING REQUIREMENTS (Input $t_r = t_f = 10$ ns unless otherwise indicated)

Symbol	Parameter	V_{DD} V	Guaranteed Limit 25°C	Guaranteed Limit −40 to 85°C	Unit
f_{clk}	Serial Data Clock Frequency, Assuming 25% Duty Cycle NOTE: Refer to CLK $t_{w(H)}$ below (Figure 6)	3 5 9	dc to 5.0 dc to 7.1 dc to 10	dc to 3.5 dc to 7.1 dc to 10	MHz
t_{su}	Minimum Setup Time, Data to CLK (Figure 7)	3 5 9	30 20 18	30 20 18	ns
t_h	Minimum Hold Time, CLK to Data (Figure 7)	3 5 9	40 20 15	40 20 15	ns
t_{su}	Minimum Setup Time, CLK to ENB (Figure 7)	3 5 9	70 32 25	70 32 25	ns
t_{rec}	Minimum Recovery Time, ENB to CLK (Figure 7)	3 5 9	5 10 20	5 10 20	ns
$t_{w(H)}$	Minimum Pulse Width, CLK and ENB (Figure 6)	3 5 9	50 35 25	70 35 25	ns
t_r, t_f	Maximum Input Rise and Fall Times — Any Input (Figure 8)	3 5 9	5 4 2	5 4 2	µs

SWITCHING WAVEFORMS



*Assumes 25% Duty Cycle.

Figure 6.

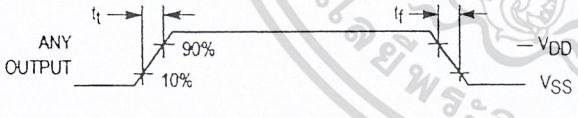


Figure 8.

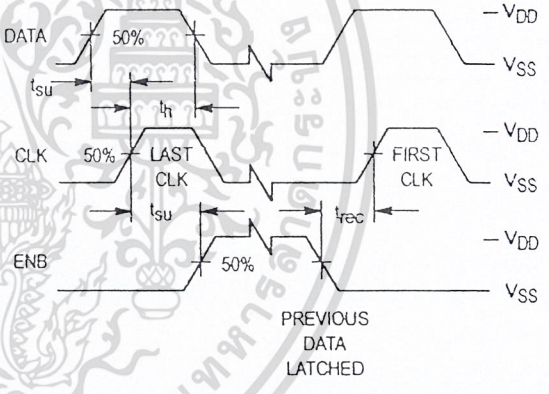


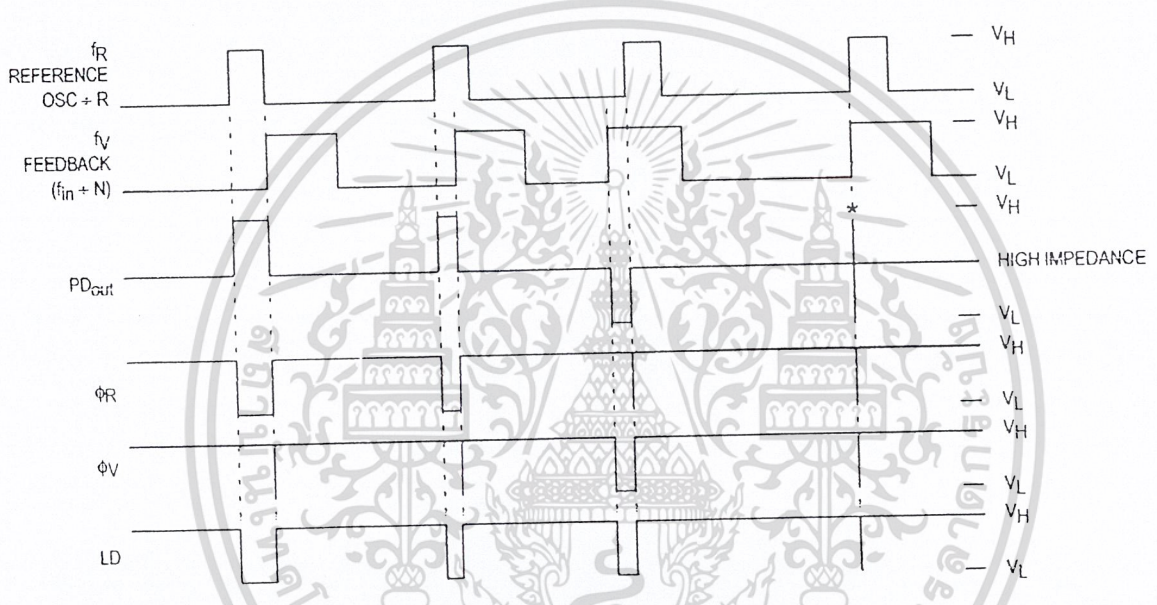
Figure 7.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FREQUENCY CHARACTERISTICS (Voltages References to V_{SS}, C_L = 50 pF, Input $t_r = t_f$ =10 ns unless otherwise indicated)

Symbol	Parameter	Test Condition	V_{DD} V	−40°C		25°C		85°C		Unit
				Min	Max	Min	Max	Min	Max	
f_i	Input Frequency (f_{in}, OSC_{in})	R ≥ 8, A ≥ 0, N ≥ 8 V_{in} = 500 mV p–p ac coupled sine wave	3 5 9	— — —	6 15 15	— — —	6 15 15	— — —	6 15 15	MHz
		R ≥ 8, A ≥ 0, N ≥ 8 V_{in} = 1 V p–p ac coupled sine wave	3 5 9	— — —	12 22 25	— — —	12 20 22	— — —	7 20 22	MHz
		R ≥ 8, A ≥ 0, N ≥ 8 V_{in} = V_{DD} to V_{SS} dc coupled square wave	3 5 9	— — —	13 25 25	— — —	12 22 25	— — —	8 22 25	MHz

NOTE: Usually, the PLL's propagation delay from f_{in} to MC plus the setup time of the prescaler determines the upper frequency limit of the system. The upper frequency limit is found with the following formula: $f = P/(tp + t_{set})$ where f is the upper frequency in Hz, P is the lower of the dual modulus prescaler ratios, tp is the f_{in} to MC propagation delay in seconds, and t_{set} is the prescaler setup time in seconds. For example, with a 5 V supply, the f_{in} to MC delay is 70 ns. If the MC12028A prescaler is used, the setup time is 16 ns. Thus, if the 64/65 ratio is utilized, the upper frequency limit is $f = P/(tp + t_{set}) = 64/(70 + 16) = 744$ MHz.



V_H = High Voltage Level.
V_L = Low Voltage Level.
* At this point, when both f_R and f_V are in phase, the output is forced to near mid–supply.
NOTE: The PD_{out} generates error pulses during out–of–lock conditions. When locked in phase and frequency the output is high and the voltage at this pin is determined by the low–pass filter capacitor.

Figure 9. Phase Detector/Lock Detector Output Waveforms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AN-267

MATCHING NETWORK DESIGNS WITH COMPUTER SOLUTIONS

Prepared by:
Frank Davis

INTRODUCTION

One of the problems facing the circuit design engineer is the design of high-frequency matching networks. Careful design of a network that will accomplish the required matching, harmonic attenuation, bandwidth, etc., and yield components of practical size can result in many hours spent with pencil and slide rule.

The design of matching networks for high frequency circuits involves an infinite number of possibilities, and a complete tabulation of possible network solutions would be virtually impossible. However, it is often necessary to design matching networks with a 50 + j 0 ohm impedance at one port. This, combined with a restricted range of impedance values to be matched, imposed by network and device limitations, makes practical a tabulation of some of the more commonly used networks. These design solutions are given in this report.

The network solutions included in this report have the limitation that one terminating impedance must be 50 + j 0 ohms. These networks are often used for matching in transistor RF power amplifier circuits that have a 50-ohm source or load. When the network does not have a 50-ohm termination at either port, the mathematical procedure given for each network in Appendix I can be used for the solution.

COMPONENT CONSIDERATIONS

Four networks are presented in this report with solutions in the form of computer tabulations. Each network has its own limitations. Although the network configuration is normally up to the discretion of the design engineer, it is sometimes necessary to use one configuration in preference to another in order to obtain component values that are more realistic from a practical standpoint.

Component selection in the UHF and VHF frequency ranges becomes a major problem, and the network configuration to obtain realistic component values is of vital importance to the design engineer. Design calculations for matching networks can become completely meaningless unless the components for the network are measured at the operating frequency.

For example, a 100 pF silver mica capacitor that meets all specifications at 1 MHz can have as much capacitance as 300 pF at 100 MHz. At some frequency, the capacitor's series lead inductance will finally tune out the capacitance, thus leaving the capacitor net inductive.

Values of inductance in the low nanohenry range are also difficult to obtain, since the inductance of a one-inch straight piece of #20 solid tinned wire is approximately 20 nH.

Component tolerances have no meaning at VHF frequencies and above unless they are specified at the operating frequency. It cannot be over-emphasized that components must be measured at the operating frequency.

NETWORK SOLUTIONS

The resistor and capacitor shown in the box labeled "device to be matched" represent the complex input or output impedance of a transistor. These complex impedances have been represented in series form in some cases and parallel form in others, depending on which form is most convenient for network calculation. The resultant impedance of the network, when terminated with 50 + j 0 ohms, must be equal to the conjugate of the impedance in the box. The computer tabulations provide this solution.

Network A (see Figure 1) is applicable only when the "device to be matched" has a series real part of less than 50 ohms. As we can see from the computer tabulation, as the series real part approaches 50 ohms, the reactance of C_1 approaches infinity. However, in RF power amplifiers, we normally find that the series real part of both the input and the output is less than 50 ohms, making this matching network applicable to most RF power amplifier stages. Where the terminating impedance is other than 50 ohms, the mathematical procedure for the network solution is given in Appendix I.

Network B (see Figure 2) is the Pi network widely used in vacuum tube transmitters. As is apparent from the computer tabulation, this network is often impractical for use where R_1 is small. For values of R_1 less than 50 ohms, the inductance of L becomes impractically small while the capacitance of both C_1 and C_2 become very large. Where the Pi network configuration must be used to match low values of impedance, a double Pi network, in which the Q of the first section is very low, can be utilized to yield practical components.

Network C has been solved in two forms (see Figure 3). Both of these networks have the limitation that R_1 must be less than 50 ohms. However, it must be stressed that this network configuration quite often yields the most practical components where low values of R_1 must be matched.

Network D (see Figure 4) is a "Tee" network. This network is useful for matching impedance less than or greater than 50 ohms. It has been observed in laboratory tests that this network configuration also yields very high collector efficiencies when used for output matching in transistor RF power amplifier stages.

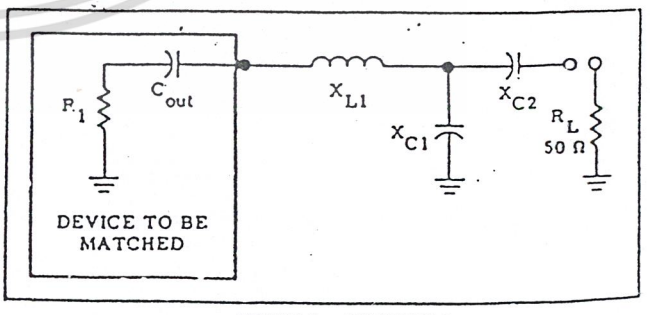


FIGURE 1 — NETWORK A

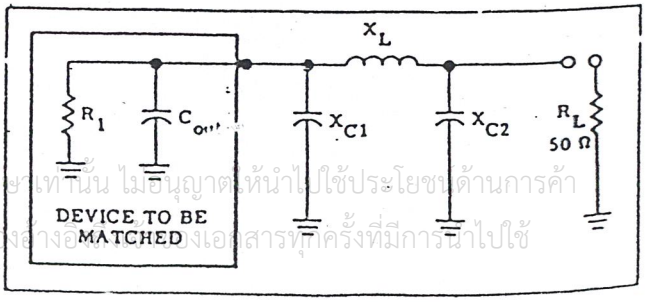


FIGURE 2 — NETWORK B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

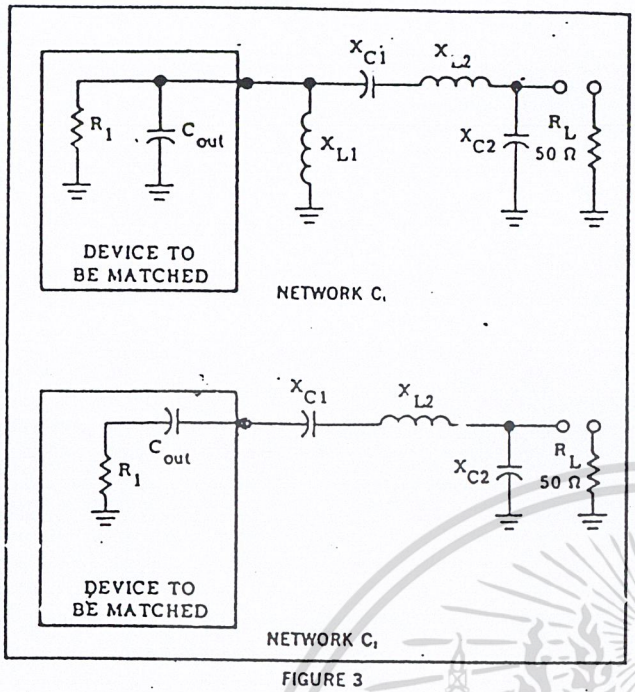


FIGURE 3

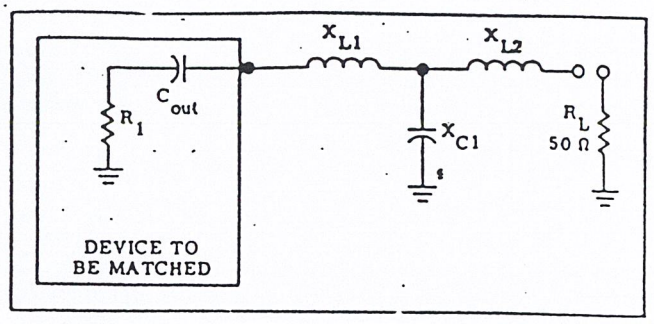


FIGURE 4 — NETWORK D

SUMMARY

Four computer-solved networks have been presented. The mathematical procedure for the solution of each network has been given in Appendix I.* Although the networks have found major use in matching solid-state RF power amplifier stages, they are also applicable to any circuit where the individual network's limitations are fulfilled.

*For the derivation of the equations used, refer to Electronic Circuit Analysis, Volume 1, "Passive Networks," Philip Cutler.

APPENDIX I

To convert a parallel resistance and reactance combination to series:

$$R_s = \frac{R_P}{1 + (R_P/X_P)^2}$$

$$X_s = R_s \frac{R_P}{X_P}$$

To convert a series resistance and reactance combination to parallel:

$$R_P = R_s[1 + (X_s/R_s)^2]$$

$$X_P = \frac{R_P}{X_s/R_s}$$

To solve network A:

1. Select a Q

$$X_{L1} = QR_1 + X_{C\,out}$$

$$X_{C2} = AR_L$$

$$X_{C1} = \frac{(B/A)(B/Q)}{(B/A)-(B/Q)} = \frac{B}{Q - A}$$

where $A = \sqrt{\left[\frac{R_1(1+Q^2)}{R_L}\right] - 1}$

$$B = R_1(1 + Q^2)$$

To solve network B:

1. Select a Q

$$X_{C1} = R_1/Q$$

$$X_{C2} = R_L\sqrt{\frac{R_1/R_L}{(Q^2+1)-(R_1/R_L)}}$$

$$X_L = \frac{QR_1 + (R_1R_L/X_{C2})}{Q^2 + 1}$$

To solve network C_1:

1. Select a Q

$$X_{L1} = X_{C\,out}$$

$$X_{C1} = QR_1$$

$$X_{C2} = R_L\sqrt{\frac{R_1}{R_L - R_1}}$$

$$X_{L2} = X_{C1} + \left(\frac{R_1R_L}{X_{C2}}\right)$$

To solve network C_2:

1. Select a Q
2. L_1 is not used in this network

$$X_{C1} = QR_1$$

$$X_{C2} = R_L\sqrt{\frac{R_1}{R_L - R_1}}$$

$$X_{L2} = X_{C1} + \left(\frac{R_1R_L}{X_{C2}}\right) + X_{C\,out}$$

To solve network D:

1. Select a Q

$$X_{L1} = (R_1Q) + X_{C\,out}$$

$$X_{L2} = R_L B$$

$$X_{C1} = \frac{(A/Q)(A/B)}{(A/Q) + (A/B)} = \frac{A}{Q + B}$$

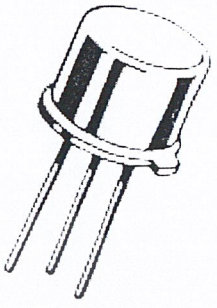
where $A = R_1(1 + Q^2)$

$$B = \sqrt{\left(\frac{A}{R_L}\right) - 1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N3866
Silicon NPN Transistor

equency Multiplier and Driver in VHF/UHF ansmitters



C B E

olute Maximum Ratings:

ector-Emitter Voltage, V_{CEO}	30V
ector-Base Voltage, V_{CBO}	55V
tter-Base Voltage, V_{EBO}	3.5V
tinuous Collector Current, I_C	400mA
l Device Dissipation (T_C = +25°C), P_D	5W
Derate above 25°C	28.6mW/°C
age Temperature Range, T_{stg}	-65°C to +200°C

trical Characteristics: (T_A = +25°C unless otherwise specified)

Parameter	Symbol	Test Conditions	Min	Typ	Max	Unit
F Characteristics						
llector-Emitter Breakdown Voltage	$V_{CER(sus)}$	I_C = 5mA, R_{BE} = 10 Ohm	55	-	-	V
llector-Emitter Sustaining Voltage	$V_{CEO(sus)}$	I_C = 5mA, I_B = 0	30	-	-	V
itter-Base Breakdown Voltage	$V_{(BR)EBO}$	I_E = 100μA, I_C = 0	3.5	-	-	V
llector Cutoff Current	I_{CEO}	V_{CE} = 28V, I_B = 0	-	-	0.02	mA
	I_{CEX}	V_{CE} = 30V, V_{BE} = -1.5V, T_C = +200°C	-	-	5.0	mA
		V_{CE} = 55V, V_{BE} = -1.5V	-	-	0.1	mA
itter Cutoff Current	I_{EBO}	V_{BE} = 3.5V, I_C = 0	-	-	0.1	mA
N Characteristics						
C Current Gain	h_{FE}	I_C = 50mA, V_{CE} = 5V	25	-	200	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$I_C = 100mA, I_B = 20mA$	-	-	1.0	V
Small-Signal Characteristics						
Current-Gain Bandwidth Product	f_T	$I_C = 50mA, V_{CE} = 15V, f = 200MHz$	800	-	-	MHz
Output Capacitance	C_{obo}	$V_{CB} = 28V, I_E = 0, f = 1MHz$	-	-	3.0	pF
Functional Test						
Common Emitter Amplifier Power Gain	G_{PE}	$P_{OUT} = 1W, V_{CC} = 28V, f = 400MHz$	10	-	-	dB
Collector Efficiency		$P_{OUT} = 1W, V_{CC} = 20V, f = 400MHz$	45	-	-	%

ลิขสิทธิ์เป็นของสถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย
ไม่ว่าการคัดลอกทุกครั้งที่มีการนำไปใช้ ไม่ว่ากรณีใดๆ ทั้งสิ้น อันเป็นการละเมิดลิขสิทธิ์ของสถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย
ห้ามมิให้ทำซ้ำ ดัดแปลง เผยแพร่ หรือกระทำการอื่นใดในลักษณะเดียวกันนี้ ต่อสาธารณชน
ผู้ฝ่าฝืนต้องรับโทษตามที่กฎหมายบัญญัติไว้สูงสุดทั้งจำทั้งปรับ
ผู้ที่ประสงค์จะนำไปใช้ประโยชน์ด้านการค้า ต้องได้รับอนุญาตเป็นหนังสือจากสถาบันวิทยบริการก่อนเท่านั้น
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

LA1185



3017B

Monolithic Linear IC

FM Front End

ⓒ1521B

The LA1185 is an FM front end for radio-cassette recorder, music center use. Its MIX is of doubled-balanced type. The on-chip OSC BUFF AMP improves the strong input characteristic.

Use

. FM front end for radio-cassette recorders and music centers

Functions and Features

. RF amp, MIX, OSC.
. Improvement in cross modulation characteristic due to the use of double-balanced MIX.
. Improvement in strong input characteristic.
. Minimum number of external parts required.
. Less spurious radiation from local oscillator.
. Operating voltage range : 1.5 to 8.0V

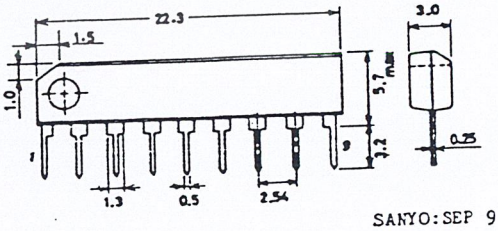
Maximum Ratings at Ta=25°C

				unit
Maximum Supply Voltage	V_{CC}max		8	V
Maximum Pin Voltage	V_{3-5}		12	V
	V_{6-5}		V_{CC}+0.8	V
Allowabe Power Dissipation	Pdmax	Ta≦80°C	150	mW
Operating Temperature	Topg		-20 to +80	°C
Storage Temperature	Tstg		-40 to +125	°C

Operating Conditions at Ta=25°C

			unit
Recommended Supply Voltage	V_{CC}	4.5	V
Operating Voltage Range	V_{CC} op	1.5 to 8.0	V

Case Outline 3017B-S9IC
(unit:mm)

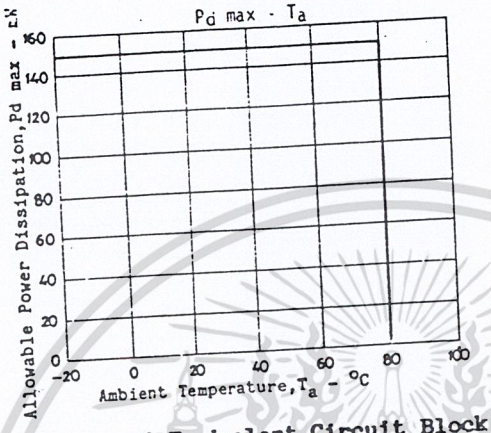


SANYO:SEP 9

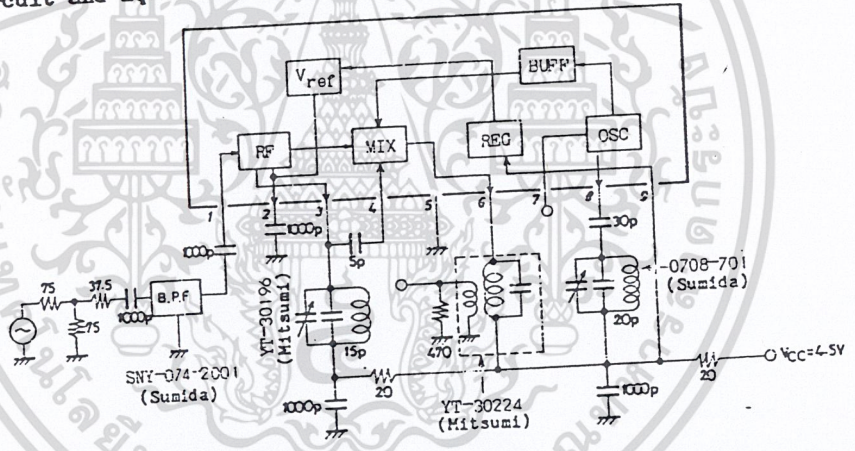
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

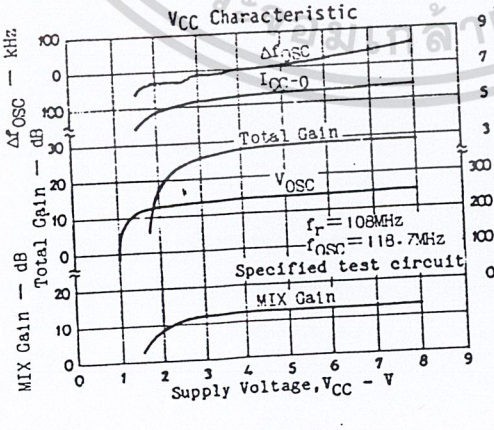
Operating Characteristics at Ta=25°C, V_{CC}=4.5V, fr=108MHz, fosc=118.7MHz, See specified Test Circuit.

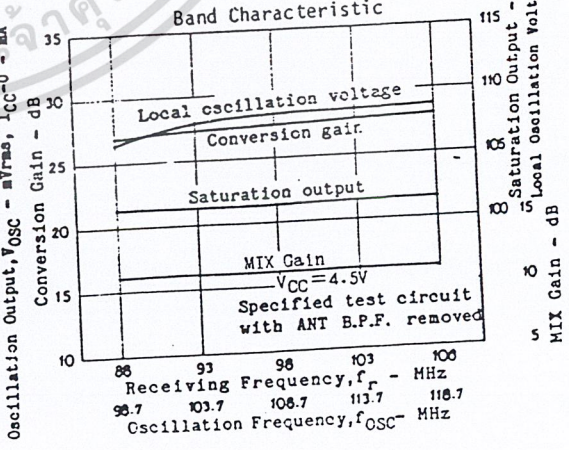
			min	typ	max	unit
Current Dissipation	I_{CC}	Quiescent		5.5	8.0	mA
Output Saturation Voltage	Vo	100dBu	95	115	135	mVrms
Local Oscillation Voltage	V_{OSC}	V_{CC}=2V	190	235		mVrms
Oscillation Stop Voltage	Vstop			1.4	1.6	V



Test Circuit and Equivalent Circuit Block Diagram

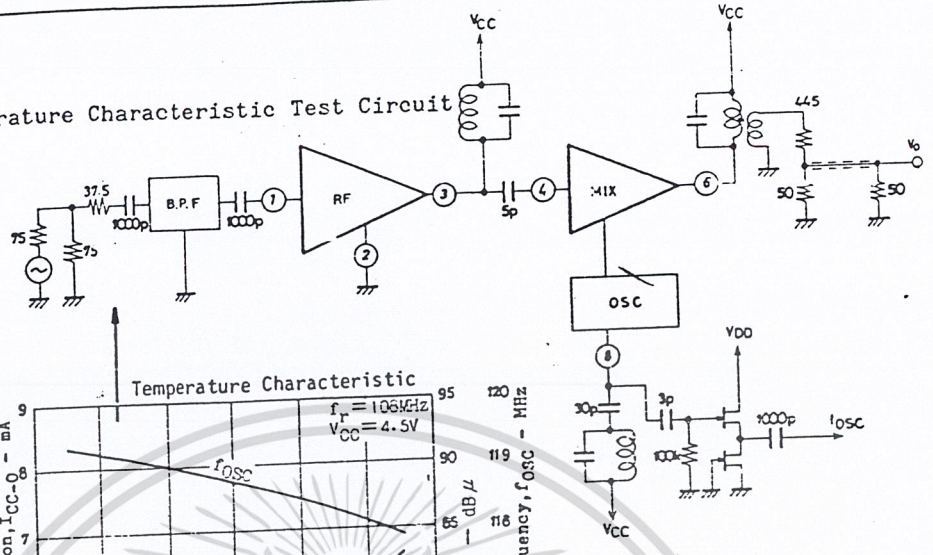




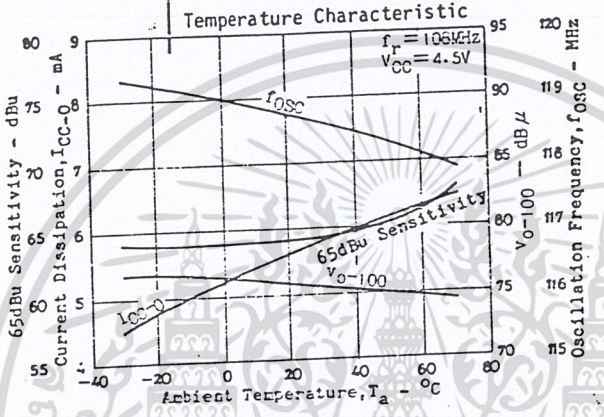


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

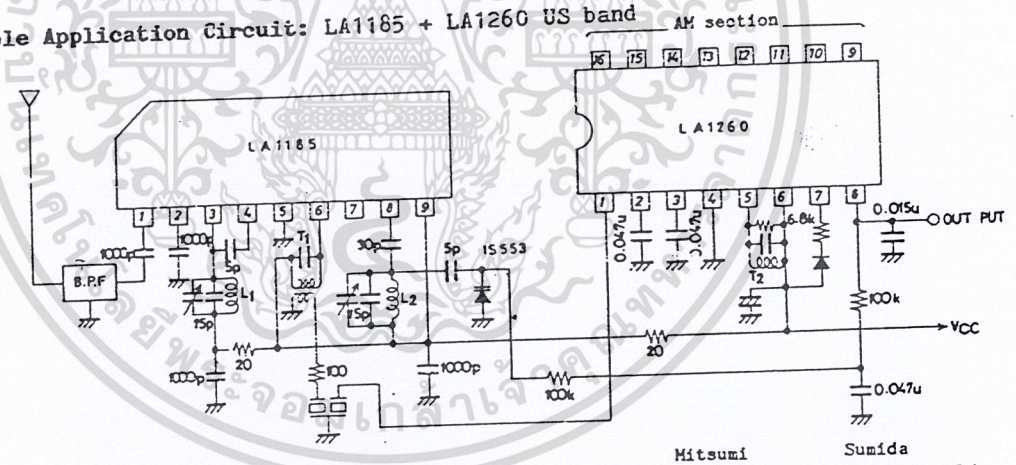
Temperature Characteristic Test Circuit



Temperature Characteristic

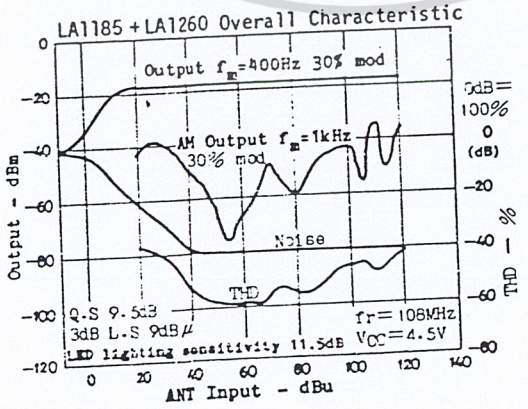


Sample Application Circuit: LA1185 + LA1260 US band

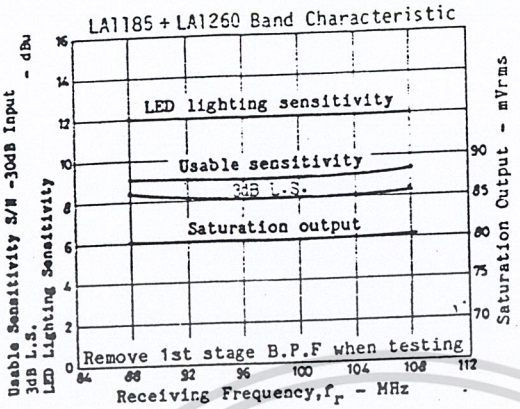


	Mitsumi	Sumida
T1:	YT-30224	2153-4016-006
T2:	YT-30194	2153-4095-339
L1:	YT-30196	0708-700
L2:	YT-40001	0708-701
B.P.F.:	YT-30025	SNY-074-2001

LA1185 + LA1260 Overall Characteristic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145168
MC145169

Advance Information

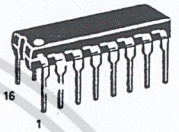
Dual PLLs for 46/49 MHz Cordless Telephones

CMOS

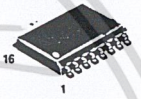
These devices are dual phase–locked loop frequency synthesizers intended for use primarily in 46/49 MHz cordless phones with up to 15 channels. These parts contain two mask–programmable counter ROMs for receive and transmit loops with two independent phase detect circuits. A common reference oscillator and reference divider are shared by the receive and transmit circuits.

Other features include a lock detect circuit for the transmit loop, illegal code default, a buffered oscillator output for mixing purposes in the system, and a 5.0 kHz tone output.

- Maximum Operating Frequency: 60 MHz @ V_{in} = 200 mV p–p
- Operating Temperature Range: – 40 to + 75°C
- Operating Voltage Range: 2.5 to 5.5 V
- On–Chip Oscillator Circuit Supports External Crystal
- Operating Power Consumption: 3.0 mA @ 3.0 V
- Lock Detect Signal
- Standby Mode for Power Savings: 1.5 mA @ 3.0 V
- Two Versions:
  - MC145168 — Up to 15–Channel ROM with 4–Bit Binary Code Input for Channel Pair Selection
  - MC145169 — Up to 15–Channel ROM with Serial Interface for Channel Pair Selection
- Custom 20–Channel ROM Versions of the MC145169 are Possible; Consult Factory



P SUFFIX
PLASTIC DIP
CASE 648

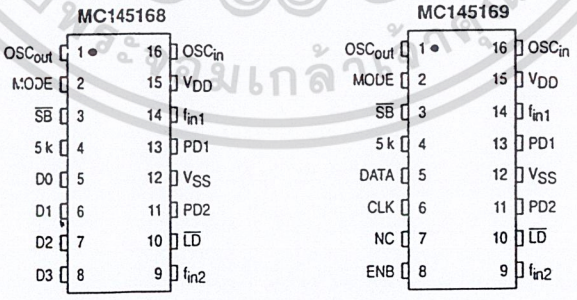


DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

MC145168P	Plastic DIP
MC145168DW	SOG Package
MC145169P	Plastic DIP
MC145169DW	SOG Package

PIN ASSIGNMENTS



NC = NO CONNECTION

This document contains information on a new product. Specifications and information herein are subject to change without notice.

REV 1
8/95

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Rating	Value	Unit
V_{DD}	DC Supply Voltage	– 0.5 to + 6.0	V
V_{in}	Input Voltage, All Inputs	– 0.5 to V_{DD} + 0.5	V
I_{in}, I_{out}	DC Current Drain Per Pin	10	mA
I_{DD}, I_{SS}	DC Current Drain V_{DD} or V_{SS} Pins	30	mA
T_{stg}	Storage Temperature Range	– 65 to + 150	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \le (V_{in}$ or $V_{out}) \le V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS}, T_A = 25°C)

Symbol	Characteristic	V_{DD}	Guaranteed Limit Min	Guaranteed Limit Max	Unit
V_{DD}	Power Supply Voltage Range	—	2.5	5.5	V
V_{OL}	Output Voltage (I_{out} = 0) 0 Level	2.5	—	0.05	V
		5.5	—	0.05	
V_{OH}	(V_{in} = V_{DD} or 0) 1 Level	2.5	2.45	—	
		5.5	5.45	—	
V_{IL}	Input Voltage (V_{out} = 0.5 V or V_{DD} – 0.5 V) 0 Level	2.5	—	0.75	V
		5.5	—	1.65	
V_{IH}	1 Level	2.5	1.75	—	
		5.5	3.85	—	
I_{OH}	Output Current (V_{out} = 2.2 V) (V_{out} = 5.0 V) Source	2.5	– 0.18	—	mA
		5.5	– 0.55	—	
I_{OL}	(V_{out} = 0.3 V) (V_{out} = 0.5 V) Sink	2.5	0.18	—	
		5.5	0.55	—	
I_{IL}	Input Current (V_{in} = 0) OSC_{in}, f_{in1}, f_{in2}	2.5	—	– 30	µA
		5.5	—	– 66	
	DATA, $\overline{SB}$, Mode	2.5	—	– 0.05	
		5.5	—	– 0.11	
I_{IH}	(V_{in} = V_{DD} – 0.5) OSC_{in}, f_{in1}, f_{in2}	2.5	—	30	µA
		5.5	—	66	
	DATA, $\overline{SB}$, Mode	2.5	—	50	
		5.5	—	121	
C_{in}	Input Capacitance	—	—	14.0	pF
C_{out}	Output Capacitance	—	—	8.0	pF
I_{DD}	Standby Current, $\overline{SB}$ = V_{SS} or Open	2.5	—	1.4	mA
		5.5	—	3.6	
I_{dd}	Operating Current (200 mV p–p input at f_{in1}, f_{in2}, $\overline{SB}$ = V_{DD})	2.5	—	2.8	mA
		5.5	—	6.2	
I_{OZ}	Three–State Leakage Current (V_{out} = 0 V or 5.5 V)	5.5	—	± 1.0	µA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS ($T_A = 25°C$, $C_L = 50$ pF)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{TLH}	Output Rise Time	1, 5	3.0 5.0	— —	200 100	ns
t_{THL}	Output Fall Time	1, 5	3.0 5.0	— —	200 100	ns
t_r, t_f	Input Rise and Fall Time, OSC_{in}	2	3.0 5.0	— —	5.0 4.0	µs
f_{max}	Input Frequency OSC_{in} Input = Sine Wave 200 mV p-p f_{in1} f_{in2}		3.0 – 5.0 3.0 – 5.0 3.0 – 5.0	— — —	12 60 60	MHz
t_{su}	Setup Time (MC145169) DATA to CLK	3	3.0 5.0	100 50	— —	ns
	ENB to CLK	3	3.0 5.0	200 100	— —	
t_h	Hold Time (MC145169), CLK to DATA	3	3.0 5.0	80 40	— —	ns
t_{rec}	Recovery Time (MC145169), ENB to CLK	3	3.0 5.0	80 40	— —	ns
t_w	Input Pulse Width (MC145169), CLK and ENB	4	3.0 5.0	80 60	— —	ns

SWITCHING WAVEFORMS

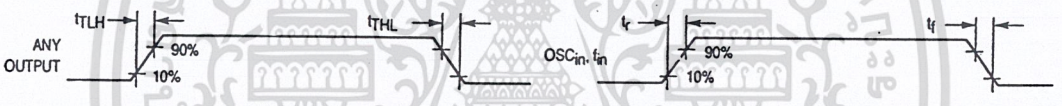


Figure 1.

Figure 2.

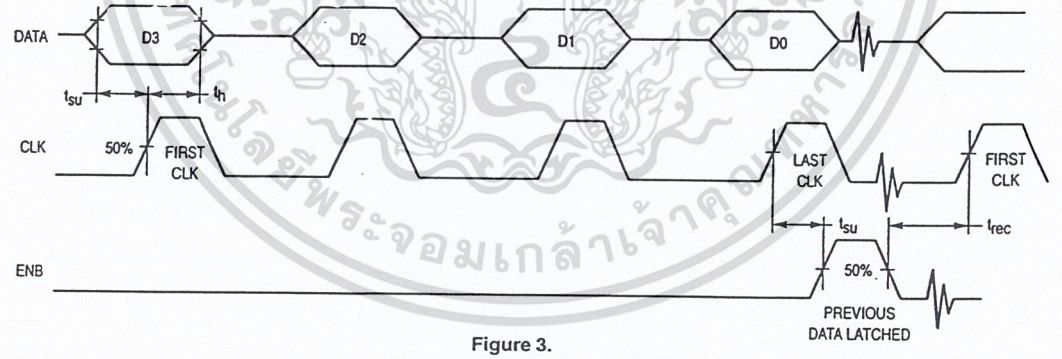


Figure 3.

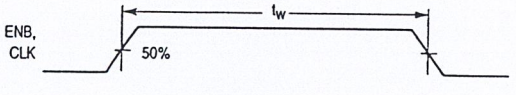


Figure 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTIONS

INPUT PINS

OSC_{in}/OSC_{out}
Reference Oscillator Input/Output (Pins 16, 1)

These pins form a reference oscillator when connected to an external parallel–resonant crystal. For a 46/49 MHz cordless phone application, a 10.24 MHz crystal is needed. OSC_{in} may also serve as input for an externally generated reference signal. This signal is typically ac coupled to OSC_{in}, but for larger amplitude signals (standard CMOS logic levels) dc coupling may also be used. In the external reference mode, no connection is required for OSC_{out}.

MODE
Mode Select (Pin 2)

Mode is for determining whether the part is to be used in the base or handset of a cordless phone. Internally, this pin is used in the decoding logic for selecting the RCM address. When high, the device is set in the base mode, and when low, it is set in the handset mode. This input has an internal pull–down device.

$\overline{SB}$
Standby (Pin 3)

The standby pin is used to save power when not transmitting. When high, both the transmit and receive loops are in operation. When low, the transmit loop is disabled, thereby reducing power consumption. This input has an internal pull–down device.

D0 – D3 (MC145168 Only)
Data Inputs (Pins 5, 6, 7, 8)

These inputs provide the 4–bit binary code for selecting the 1 of 15 channels for the transmit and receive loops. When address data other than 1 – 15 are input, the decoding logic defaults to channel 1. The frequency assignments, with reference to Mode and D0 – D3, are shown in Tables 1 and 2. These inputs have internal pull–down devices.

f_{in1}, f_{in2}
Frequency Inputs (Pins 14, 9)

f_{in1} and f_{in2} are inputs to the divide–by–N receive and transmit counters, respectively. These signals are typically derived from the loop VCO and are ac coupled. The minimum input level is 200 mV p–p. For larger amplitude signals (standard CMOS logic levels), dc coupling may be used.

DATA, CLK (MC145169 Only)
Data, Clock (Pins 5, 6)

These pins provide the binary input by using serial channel programming. A logic high represents a 1. Each low–to–high transition of the clock shifts one bit of data into the on–chip shift register. Data is entered MSB first (see Figure 3).

ENB (MC145169 Only)
Enable (Pin 8)

The enable pin controls the data transfer from the shift register to the latch. A positive pulse transfers the data. This pin should normally be held low to avoid loading erroneous data into the latch.

OUTPUT PINS

5 k
5–kHz Tone Signal (Pin 4)

This is a 5 kHz tone signal derived from the reference oscillator. This pin is a push–pull output.

$\overline{LD}$
Lock Detect Signal (Pin 10)

The lock detect signal is associated with the transmit loop. The lock output goes high to indicate an out–of–lock condition. This is a P–channel open–drain output.

PD1/PD2
Transmit/Receive Phase Detector Outputs (Pins 13, 11)

These are three–state outputs of the transmit and receive phase detectors for use as loop error signals. Phase detector gain is $V_{DD}/4\ \pi$ volts per radian.

Frequency: $f_V > f_r$ or f_V leading: negative pulses
Frequency $f_V < f_r$ or f_V lagging: positive pulses
Frequency $f_V = f_r$ and phase coincidence: high–impedance state
NOTE: f_V is the output of the N counter. f_r is the output of the reference counter.

POWER SUPPLY

V_{DD} (Pin 15)

This pin is the positive supply potential and may range from +2.5 to +5.5 V with respect to V_{SS}.

V_{SS} (Pin 12)

This pin is the negative supply potential and is usually ground.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1. Handset Frequencies of Each Corresponding Channel in a 46/49 MHz Cordless Phone for the Korean Market

Channels					RX Freq	Receive (Note 3)		TX Freq	Transmit		Mode
D3	D2	D1	D0	CH#	(MHz)	f_{in1} (MHz)	÷ N	(MHz)	f_{in2} (MHz)	÷ N	
0	0	0	1	1	46.610	35.915	7183	49.670	49.670	9934	0
0	0	1	0	2	46.630	35.935	7187	49.845	49.845	9969	0
0	0	1	1	3	46.670	35.975	7195	49.860	49.860	9972	0
0	1	0	0	4	46.710	36.015	7203	49.770	49.770	9954	0
0	1	0	1	5	46.730	36.035	7207	49.875	49.875	9975	0
0	1	1	0	6	46.770	36.075	7215	49.830	49.830	9966	0
0	1	1	1	7	46.830	36.135	7227	49.890	49.890	9978	0
1	0	0	0	8	46.870	36.175	7235	49.930	49.930	9986	0
1	0	0	1	9	46.930	36.235	7247	49.990	49.990	9998	0
1	0	1	0	10	46.970	36.275	7255	49.970	49.970	9994	0
1	0	1	1	11	46.510	35.815	7163	49.695	49.695	9939	0
1	1	0	0	12	46.530	35.835	7167	49.710	49.710	9942	0
1	1	0	1	13	46.550	35.855	7171	49.725	49.725	9945	0
1	1	1	0	14	46.570	35.875	7175	49.740	49.740	9948	0
1	1	1	1	15	46.590	35.895	7179	49.755	49.755	9951	0

NOTES:
1. 0 = logic low, 1 = logic high.
2. Power–up and illegal inputs are defaulted to channel 1 in the MC145169. Illegal inputs are defaulted to channel 1 in MC145168.
3. First IF frequency of receive is 10.695 MHz; second IF is 455 kHz.
4. ÷ N = (f_{in}/f_{ref}) where f_{in} is the VCO frequency and f_{ref} is the reference frequency (5.0 kHz).

Table 2. Base Frequencies of Each Corresponding Channel in a 46/49 MHz Cordless Phone for the Korean Market

Channels					RX Freq	Receive (Note 3)		TX Freq	Transmit		Mode
D3	D2	D1	D0	CH#	(MHz)	f_{in1} (MHz)	÷ N	(MHz)	f_{in2} (MHz)	÷ N	
0	0	0	1	1	49.670	38.975	7795	46.610	46.610	9322	1
0	0	1	0	2	49.845	39.150	7830	46.630	46.630	9326	1
0	0	1	1	3	49.860	39.165	7833	46.670	46.670	9334	1
0	1	0	0	4	49.770	39.075	7815	46.710	46.710	9342	1
0	1	0	1	5	49.875	39.180	7836	46.730	46.730	9346	1
0	1	1	0	6	49.830	39.135	7827	46.770	46.770	9354	1
0	1	1	1	7	49.890	39.195	7839	46.830	46.830	9366	1
1	0	0	0	8	49.930	39.235	7847	46.870	46.870	9374	1
1	0	0	1	9	49.990	39.295	7859	46.930	46.930	9386	1
1	0	1	0	10	49.970	39.275	7855	46.970	46.970	9394	1
1	0	1	1	11	49.695	39.000	7800	46.510	46.510	9302	1
1	1	0	0	12	49.710	39.015	7803	46.530	46.530	9306	1
1	1	0	1	13	49.725	39.030	7806	46.550	46.550	9310	1
1	1	1	0	14	49.740	39.045	7809	46.570	46.570	9314	1
1	1	1	1	15	49.755	39.060	7812	46.590	46.590	9318	1

NOTES:
1. 0 = logic low, 1 = logic high.
2. Power–up and illegal inputs are defaulted to channel 1 in the MC145169. Illegal inputs are defaulted to channel 1 in MC145168.
3. First IF frequency of receive is 10.695 MHz; second IF is 455 kHz.
4. ÷ N = (f_{in}/f_{ref}) where f_{in} is the VCO frequency and f_{ref} is the reference frequency (5.0 kHz).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

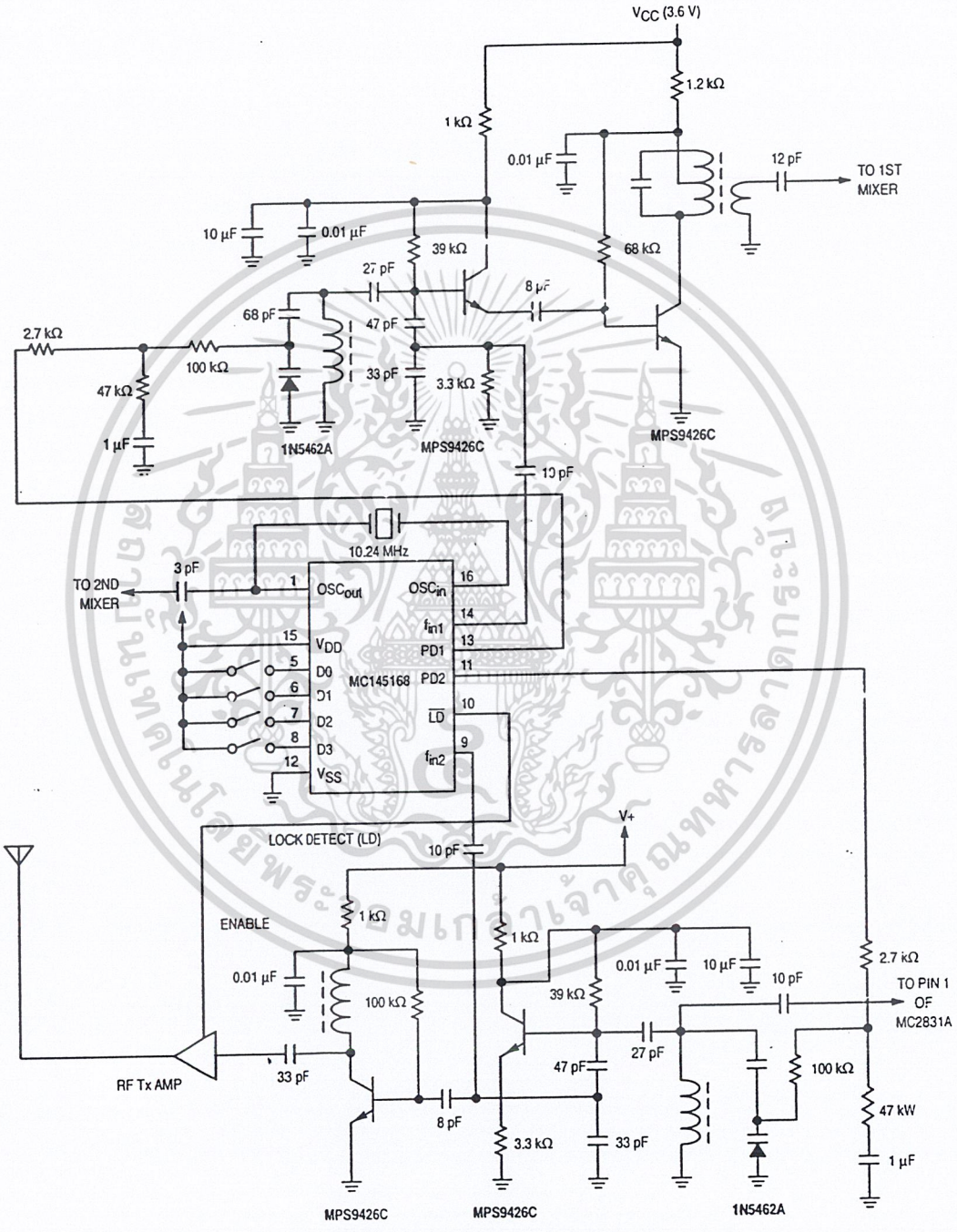


Figure 5. MC145168 Circuit Example

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

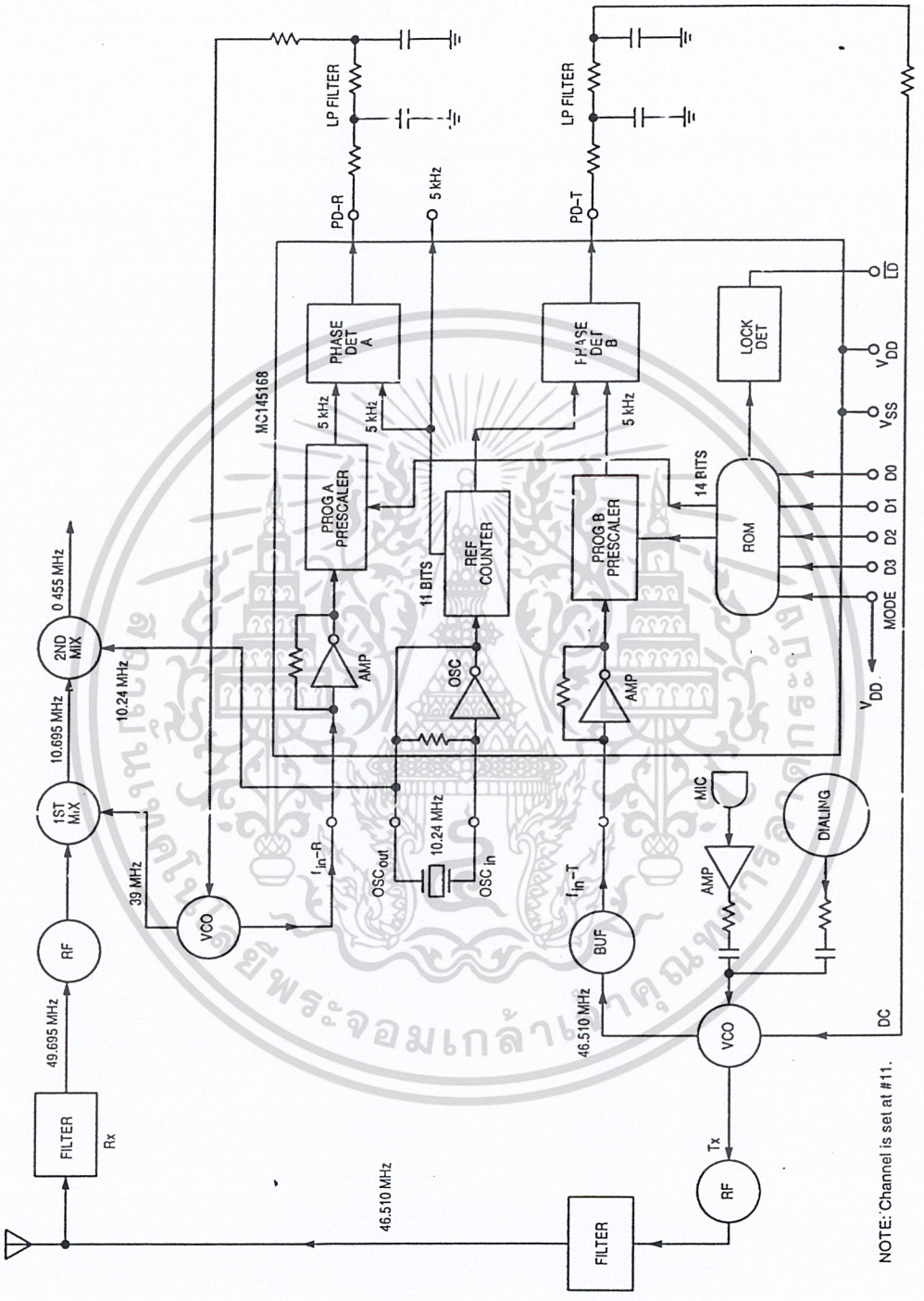


Figure 6. DPLL Application in 46/49 MHz Cordless Phone 15–Channel Base

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

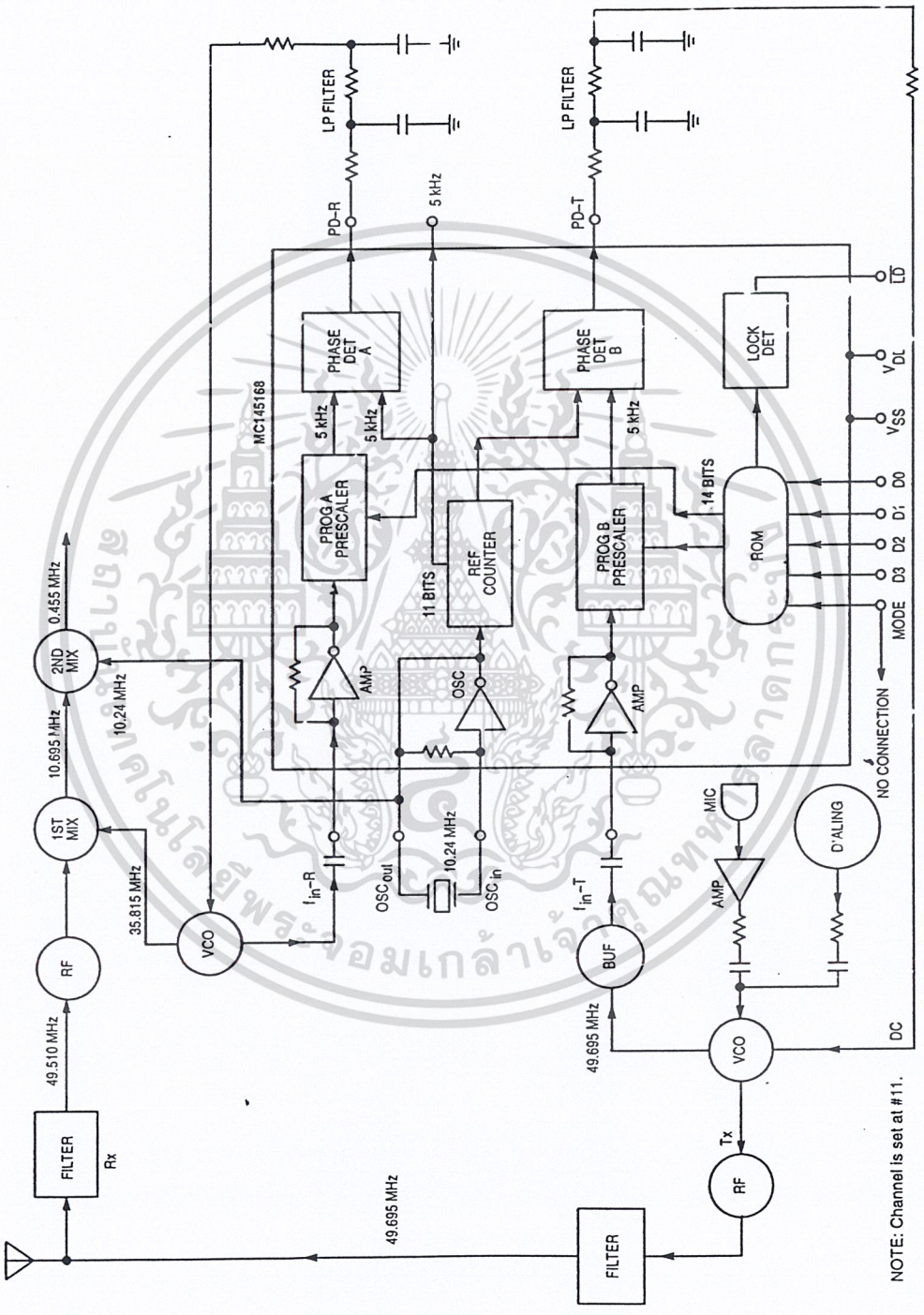


Figure 7. DPLL Application in 46/49 MHz Cordless Phone 15–Channel Handset

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Order this document by MC13135/D

MOTOROLA

FM Communications Receivers

MC13135
MC13136

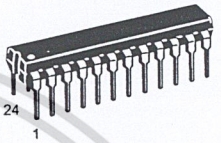
DUAL CONVERSION NARROWBAND FM RECEIVERS

The MC13135/MC13136 are the second generation of single chip, dual conversion FM communications receivers developed by Motorola. Major improvements in signal handling, RSSI and first oscillator operation have been made. In addition, recovered audio distortion and audio drive have improved. Using Motorola's MOSAIC™ 1.5 process, these receivers offer low noise, high gain and stability over a wide operating voltage range.

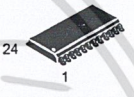
Both the MC13135 and MC13136 include a Colpitts oscillator, VCO tuning diode, low noise first and second mixer and LO, high gain limiting IF, and RSSI. The MC13135 is designed for use with an LC quadrature detector and has an uncommitted op amp that can be used either for an RSSI buffer or as a data comparator. The MC13136 can be used with either a ceramic discriminator or an LC quad coil and the op amp is internally connected for a voltage buffered RSSI output.

These devices can be used as stand–alone VHF receivers or as the lower IF of a triple conversion system. Applications include cordless telephones, short range data links, walkie–talkies, low cost land mobile, amateur radio receivers, baby monitors and scanners.

- Complete Dual Conversion FM Receiver – Antenna to Audio Output
- Input Frequency Range – 200 MHz
- Voltage Buffered RSSI with 70 dB of Usable Range
- Low Voltage Operation – 2.0 to 6.0 Vdc (2 Cell NiCad Supply)
- Low Current Drain – 3.5 mA Typ
- Low Impedance Audio Output < 25 Ω
- VHF Colpitts First LO for Crystal or VCO Operation
- Isolated Tuning Diode
- Buffered First LO Output to Drive CMOS PLL Synthesizer



P SUFFIX
PLASTIC PACKAGE
CASE 724



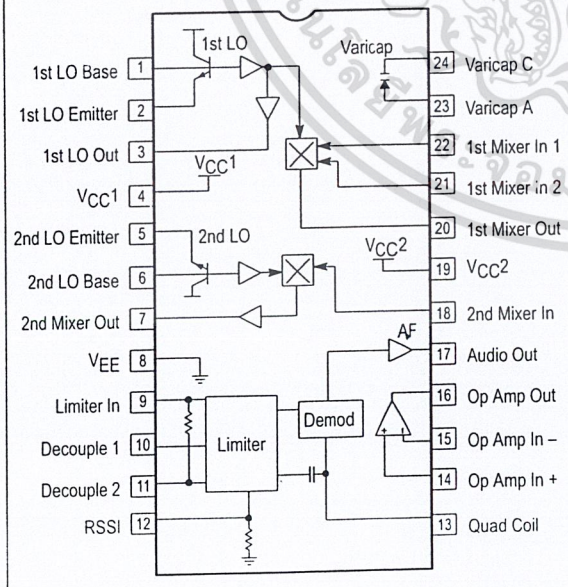
DW SUFFIX
PLASTIC PACKAGE
CASE 751E
(SO–24L)

ORDERING INFORMATION

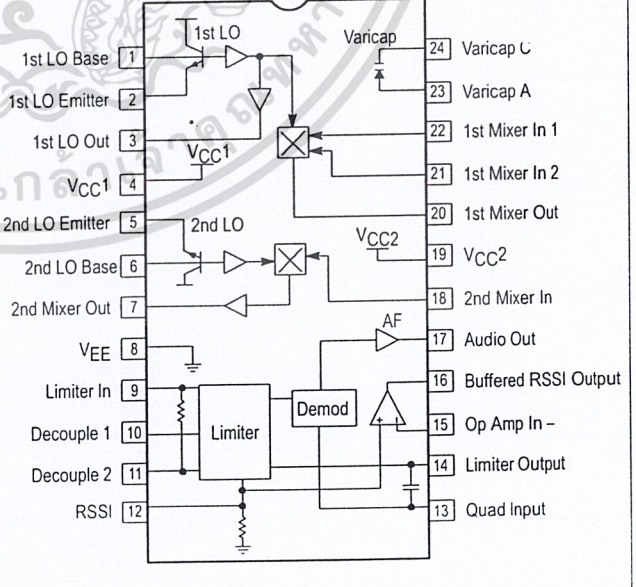
Device	Operating Temperature Range	Package
MC13135P	T_A = – 40° to +85°C	Plastic DIP
MC13135DW		SO–24L
MC13136DW		SO–24L

PIN CONNECTIONS

MC13135



MC13136



Each device contains 142 active transistors.

© Motorola, Inc. 1998

Rev 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS

Rating	Pin	Symbol	Value	Unit
Power Supply Voltage	4, 19	V_{CC} (max)	6.5	Vdc
RF Input Voltage	22	RF_{in}	1.0	Vrms
Junction Temperature	–	T_J	+150	°C
Storage Temperature Range	–	T_{stg}	– 65 to +150	°C

RECOMMENDED OPERATING CONDITIONS

Rating	Pin	Symbol	Value	Unit
Power Supply Voltage	4, 19	V_{CC}	2.0 to 6.0	Vdc
Maximum 1st IF	–	f_{IF1}	21	MHz
Maximum 2nd IF	–	f_{IF2}	3.0	MHz
Ambient Temperature Range	–	T_A	– 40 to + 85	°C

ELECTRICAL CHARACTERISTICS (T_A=25°C, V_{CC}=4.0 Vdc, f_o=49.7 MHz, f_{MOD}=1.0 kHz, Deviation=±3.0 kHz, $f_{1st\,LO}$=39 MHz, f_{2nd} LO=10.245 MHz, IF1=10.7 MHz, IF2=455 kHz, unless otherwise noted. All measurements performed in the test circuit of Figure 1.)

Characteristic	Condition	Symbol	Min	Typ	Max	Unit
Total Drain Current	No Input Signal	I_{CC}	–	4.0	6.0	mAdc
Sensitivity (Input for 12 dB SINAD)	Matched Input	V_{SIN}	–	1.0	–	µVrms
Recovered Audio MC13135 MC13136	V_{RF} = 1.0 mV	AF_O	 170 215	 220 265	 300 365	mVrms
Limiter Output Level (Pin 14, MC13136)		V_{LIM}	–	130	–	mVrms
1st Mixer Conversion Gain	V_{RF} = – 40 dBm	MX_{gain1}	–	12	–	dB
2nd Mixer Conversion Gain	V_{RF} = – 40 dBm	MX_{gain2}	–	13	–	dB
First LO Buffered Output	–	V_{LO}	–	100	–	mVrms
Total Harmonic Distortion	V_{RF} = – 30 dBm	THD	–	1.2	3.0	%
Demodulator Bandwidth	–	BW	–	50	–	kHz
RSSI Dynamic Range	–	RSSI	–	70	–	dB
First Mixer 3rd Order Intercept (Input)	 Matched Unmatched	TOI_{Mix1}	 – –	 –17 –11	 – –	dBm
Second Mixer 3rd Order Intercept (RF Input)	Matched Input	TOI_{Mix2}	–	– 27	–	dBm
First LO Buffer Output Resistance	–	R_{LO}	–	–	–	Ω
First Mixer Parallel Input Resistance	–	R	–	722	–	Ω
First Mixer Parallel Input Capacitance	–	C	–	3.3	–	pF
First Mixer Output Impedance	–	ZO	–	330	–	Ω
Second Mixer Input Impedance	–	Z_I	–	4.0	–	kΩ
Second Mixer Output Impedance	–	ZO	–	1.8	–	kΩ
Detector Output Impedance	–	ZO	–	25	–	Ω

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUIT INFORMATION

Although the MC13136 can be operated with a ceramic discriminator, the recovered audio measurements for both the MC13135 and MC13136 are made with an LC quadrature detector. The typical recovered audio will depend on the external circuit; either the Q of the quad coil, or the RC matching network for the ceramic discriminator. On the MC13136, an external capacitor between Pins 13 and 14 can be used with a quad coil for slightly higher recovered audio. See Figures 10 through 13 for additional information.

Since adding a matching circuit to the RF input increases the signal level to the mixer, the third order intercept (TOI) point is better with an unmatched input (50 Ω from Pin 21 to Pin 22). Typical values for both have been included in the Electrical Characterization Table. TOI measurements were taken at the pins with a high impedance probe/spectrum analyzer system. The first mixer input impedance was measured at the pin with a network analyzer.

Figure 1a. MC13135 Test Circuit

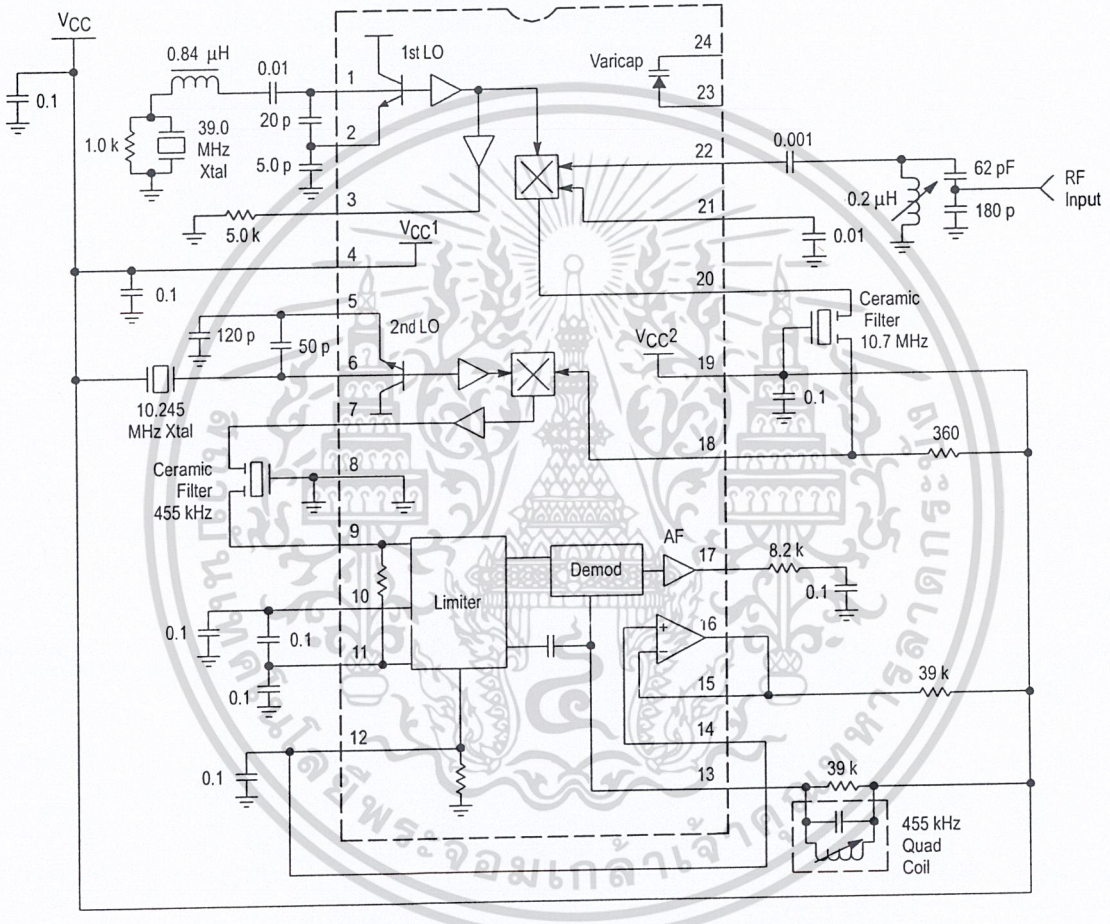
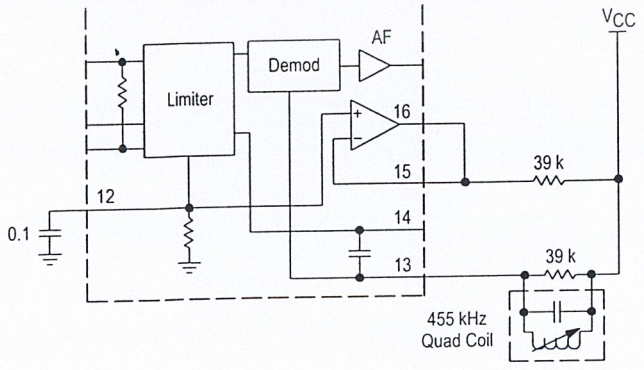


Figure 1b. MC13136 Quad Detector Test Circuit



เอกสารนี้มีไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 2. Supply Current versus Supply Voltage

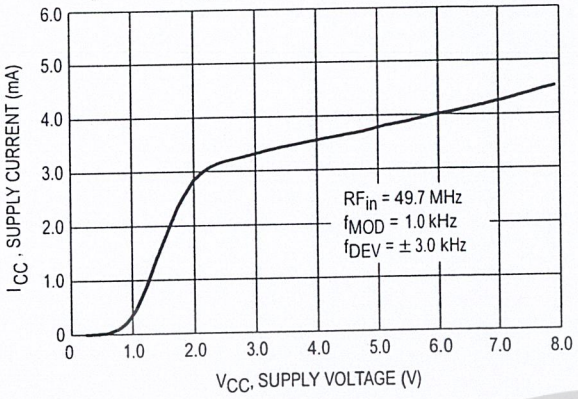


Figure 3. RSSI Output versus RF Input

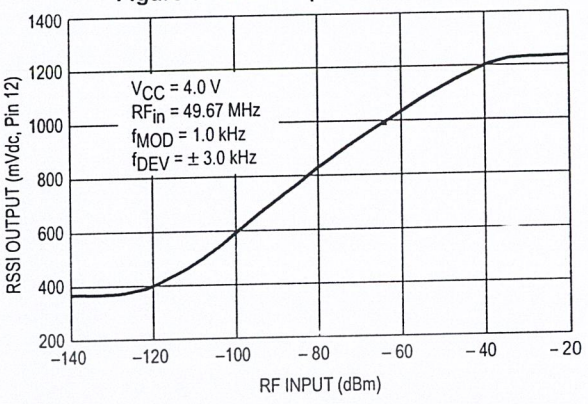


Figure 4. Varactor Capacitance, Resistance versus Bias Voltage

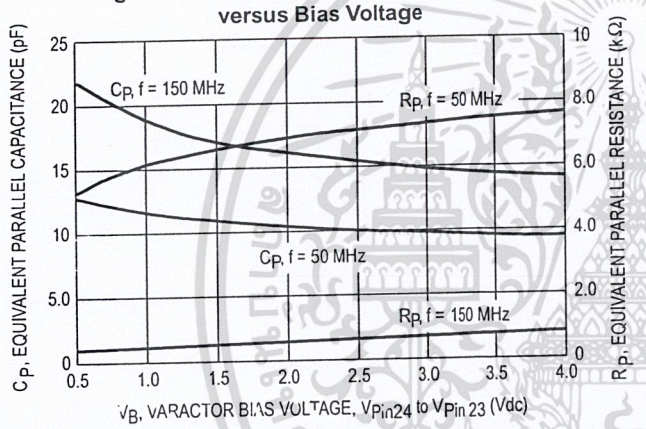


Figure 5. Oscillator Frequency versus Varactor Bias

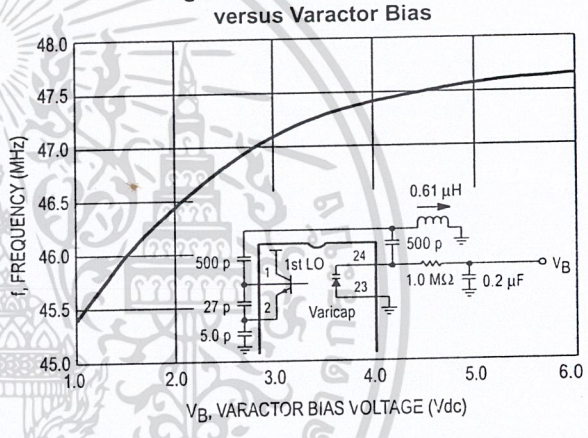


Figure 6. Signal Levels versus RF Input

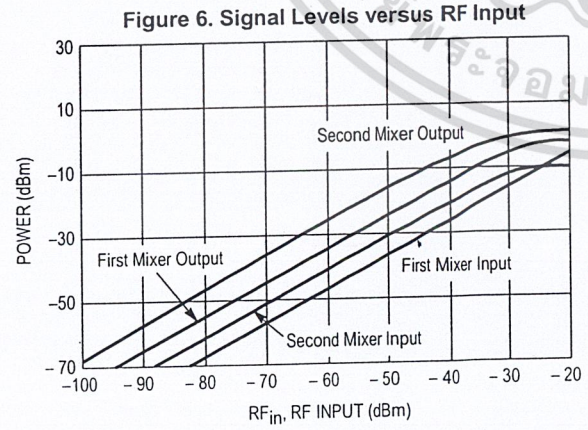
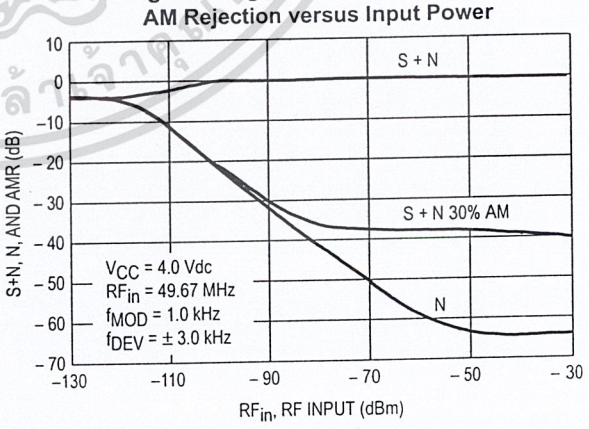


Figure 7. Signal + Noise, Noise, and AM Rejection versus Input Power



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 8. Op Amp Gain and Phase versus Frequency

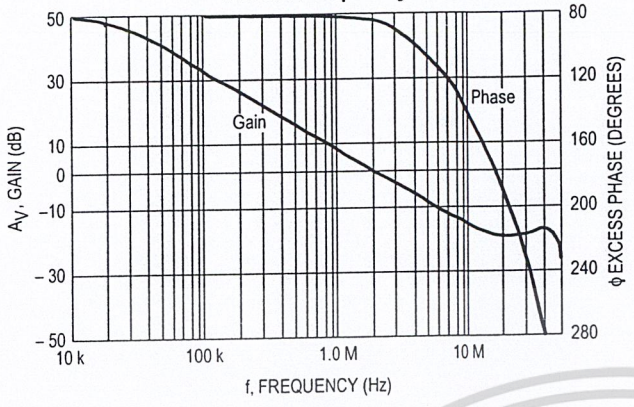


Figure 9. First Mixer Third Order Intermodulation (Unmatched Input)

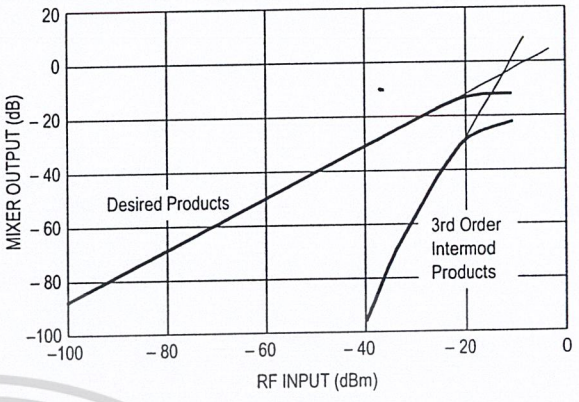


Figure 10. Recovered Audio versus Deviation for MC13135

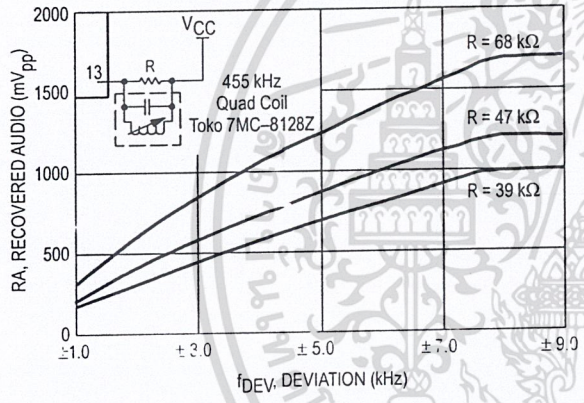


Figure 11. Distortion versus Deviation for MC13135

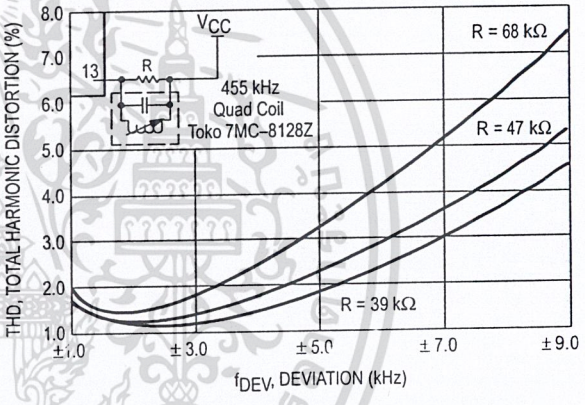


Figure 12. Recovered Audio versus Deviation for MC13136

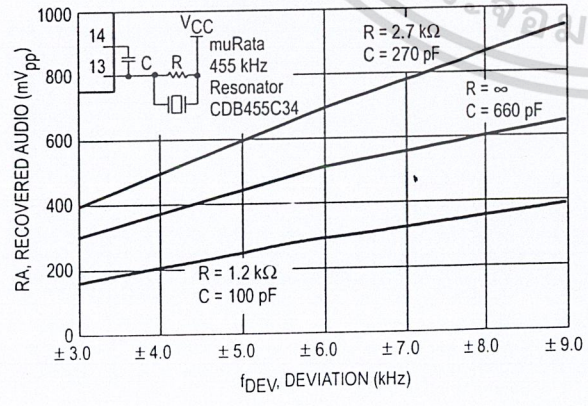
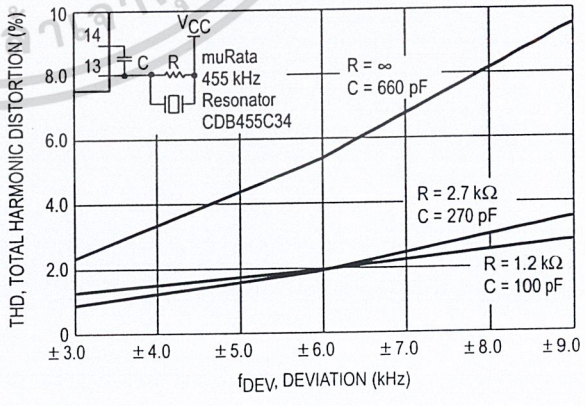


Figure 13. Distortion versus Deviation for MC13136



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CIRCUIT DESCRIPTION

The MC13135/13136 are complete dual conversion receivers. They include two local oscillators, two mixers, a limiting IF amplifier and detector, and an op amp. Both provide a voltage buffered RSSI with 70 dB of usable range, isolated tuning diode and buffered LO output for PLL operation, and a separate V_{CC} pin for the first mixer and LO. Improvements have been made in the temperature performance of both the recovered audio and the RSSI.

V_{CC}

Two separate V_{CC} lines enable the first LO and mixer to continue running while the rest of the circuit is powered down. They also isolate the RF from the rest of the internal circuit.

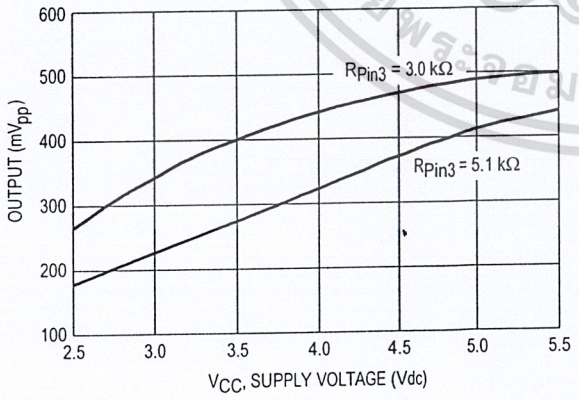
Local Oscillators

The local oscillators are grounded collector Colpitts, which can be easily crystal–controlled or VCO controlled with the on–board varactor and external PLL. The first LO transistor is internally biased, but the emitter is pinned–out and I_Q can be increased for high frequency or VCO operation. The collector is not pinned out, so for crystal operation, the LO is generally limited to 3rd overtone crystal frequencies; typically around 60 MHz. For higher frequency operation, the LO can be provided externally as shown in Figure 16.

Buffer

An amplifier on the 1st LO output converts the single–ended LO output to a differential signal to drive the mixer. Capacitive coupling between the LO and the amplifier minimizes the effects of the change in oscillator current on the mixer. Buffered LO output is pinned–out at Pin 3 for use with a PLL, with a typical output voltage of 320 mV_{pp} at V_{CC} = 4.0 V and with a 5.1 k resistor from Pin 3 to ground. As seen in Figure 14, the buffered LO output varies with the supply voltage and a smaller external resistor may be needed for low voltage operation. The LO buffer operates up to 60 MHz, typically. Above 60 MHz, the output at Pin 3 rolls off at approximately 6.0 dB per octave. Since most PLLs require about 200 mV_{pp} drive, an external amplifier may be required.

Figure 14. Buffered LO Output Voltage versus Supply Voltage



Mixers

The first and second mixer are of similar design. Both are double balanced to suppress the LO and input frequencies to give only the sum and difference frequencies out. This configuration typically provides 40 to 60 dB of LO suppression. New design techniques provide improved mixer linearity and third order intercept without increased noise. The gain on the output of the 1st mixer starts to roll off at about 20 MHz, so this receiver could be used with a 21 MHz first IF. It is designed for use with a ceramic filter, with an output impedance of 330 Ω. A series resistor can be used to raise the impedance for use with a crystal filter, which typically has an input impedance of 4.0 kΩ. The second mixer input impedance is approximately 4.0 kΩ; it requires an external 360 Ω parallel resistor for use with a standard ceramic filter.

Limiting IF Amplifier and Detector

The limiter has approximately 110 dB of gain, which starts rolling off at 2.0 MHz. Although not designed for wideband operation, the bandwidth of the audio frequency amplifier has been widened to 50 kHz, which gives less phase shift and enables the receiver to run at higher data rates. However, care should be taken not to exceed the bandwidth allowed by local regulations.

The MC13135 is designed for use with an LC quadrature detector, and does not have sufficient drive to be used with a ceramic discriminator. The MC13136 was designed to use a ceramic discriminator, but can also be run with an LC quad coil, as mentioned in the Test Circuit Information section. The data shown in Figures 12 and 13 was taken using a muRata CDB455C34 ceramic discriminator which has been specially matched to the MC13136. Both the choice of discriminators and the external matching circuit will affect the distortion and recovered audio.

RSSI/Op Amp

The Received Signal Strength Indicator (RSSI) on the MC13135/13136 has about 70 dB of range. The resistor needed to translate the RSSI current to a voltage output has been included on the internal circuit, which gives it a tighter tolerance. A temperature compensated reference current also improves the RSSI accuracy over temperature. On the MC13136, the op amp on board is connected to the output to provide a voltage buffered RSSI. On the MC13135, the op amp is not connected internally and can be used for the RSSI or as a data slicer (see Figure 17c).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 15. PLL Controlled Narrowband FM Receiver at 46/49 MHz

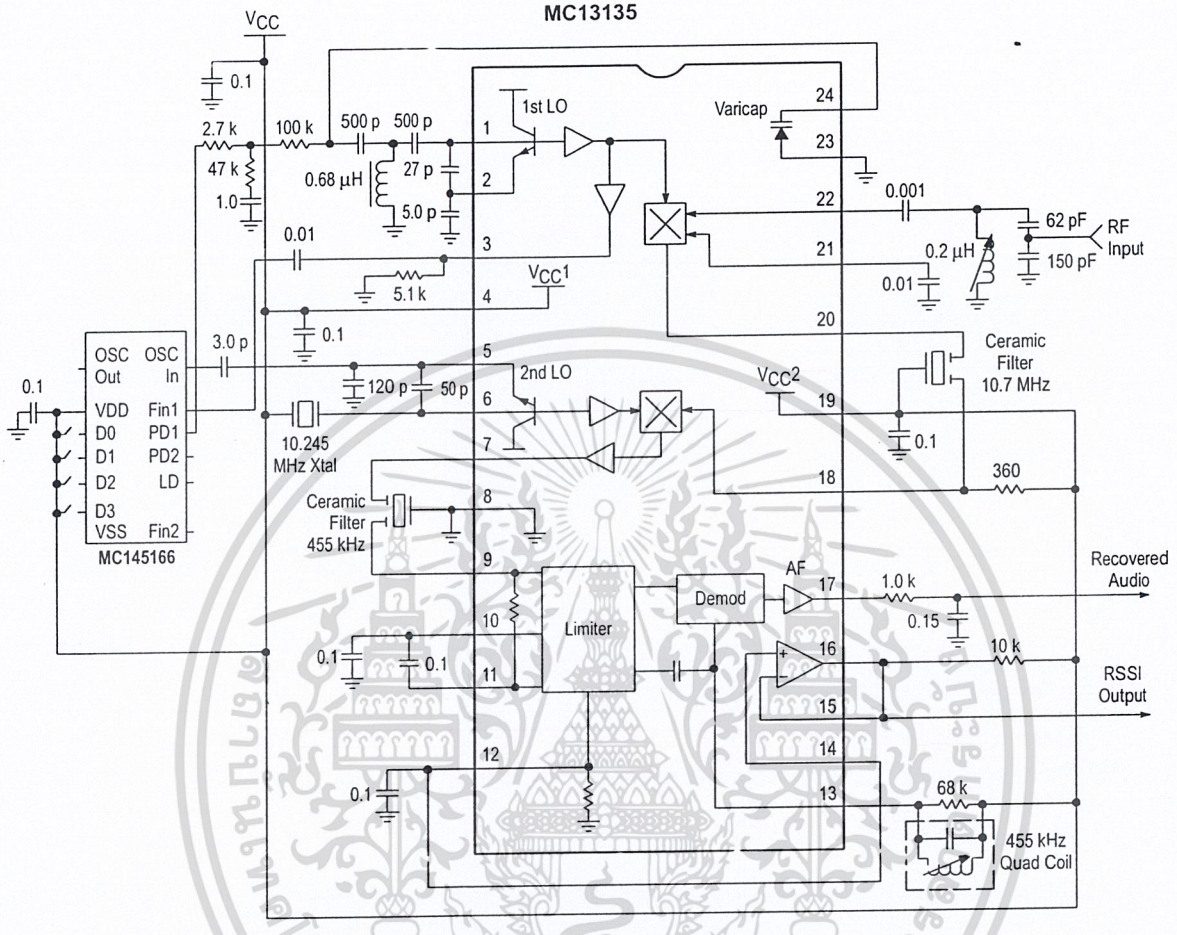
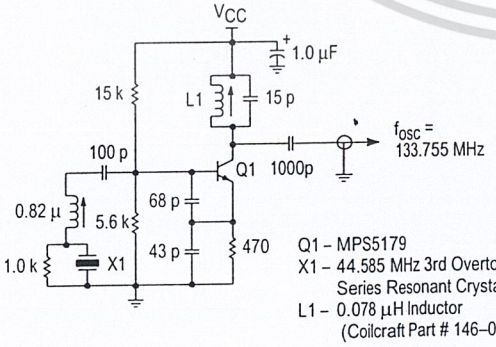
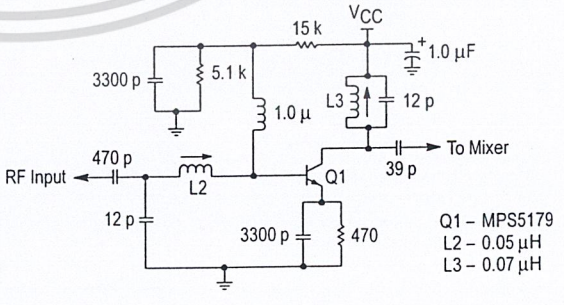


Figure 16. 144 MHz Single Channel Application Circuit

1st LO External Oscillator Circuit



Preamp for MC13135 at 144.455 MHz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 17a. Single Channel Narrowband FM Receiver at 49.7 MHz

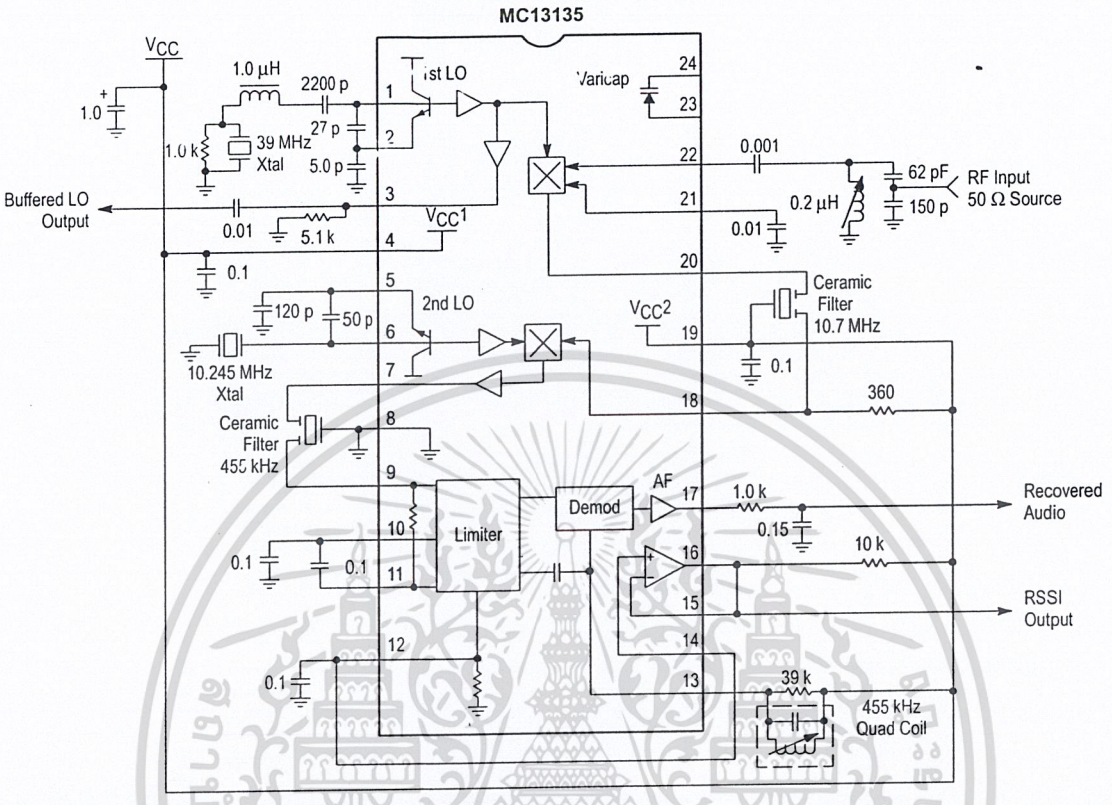
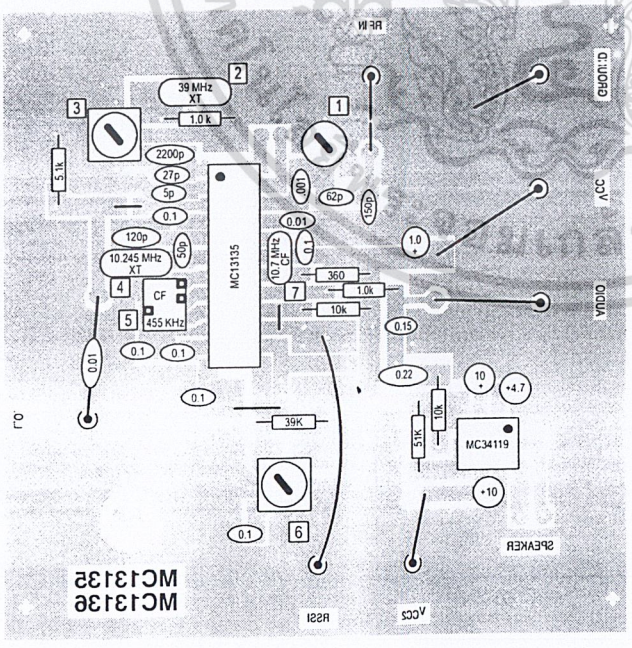
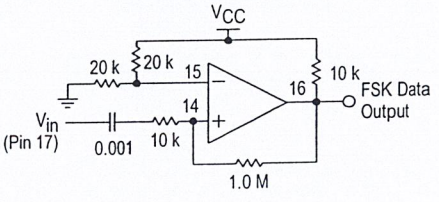


Figure 17b. PC Board Component View



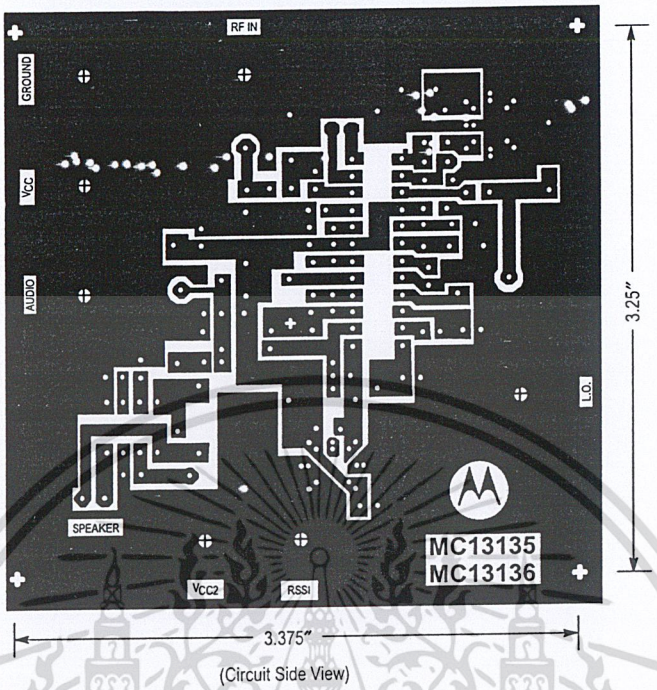
NOTES: 1. 0.2 µH tunable (unshielded) inductor
2. 39 MHz Series mode resonant 3rd Overtone Crystal
3. 1.5 µH tunable (shielded) inductor
4. 10.245 MHz Fundamental mode crystal, 32 pF load
5. 455 kHz ceramic filter, muRata CFU 455B or equivalent
6. Quadrature coil, Toko 7MC–8128Z (7mm) or Toko RMC–2A6597HM (10mm)
7. 10.7 MHz ceramic filter, muRata SFE10.7MJ–A or equivalent

Figure 17c. Optional Data Slicer Circuit
(Using Internal Op Amp)



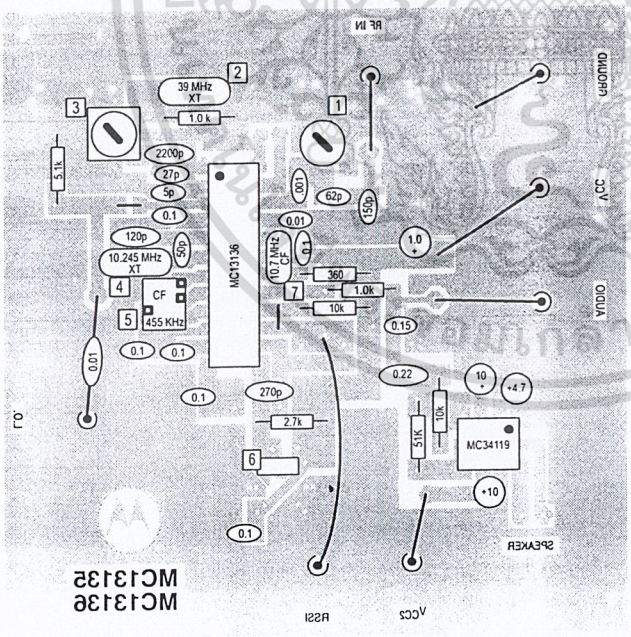
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 18. PC Board Solder Side View



(Circuit Side View)

Figure 19. PC Board Component View



NOTES:
1. 0.2 µH tunable (unshielded) inductor
2. 39 MHz Series mode resonant 3rd Overtone Crystal
3. 1.5 µH tunable (shielded) inductor
4. 10.245 MHz Fundamental mode crystal, 32 pF load
5. 455 kHz ceramic filter, muRata CFU 455B or equivalent
6. Ceramic discriminator, muRata CDB455C34 or equivalent
7. 10.7 MHz ceramic filter, muRata SFE10.7MJ–A or equivalent

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 20a. Single Channel Narrowband FM Receiver at 49.7 MHz

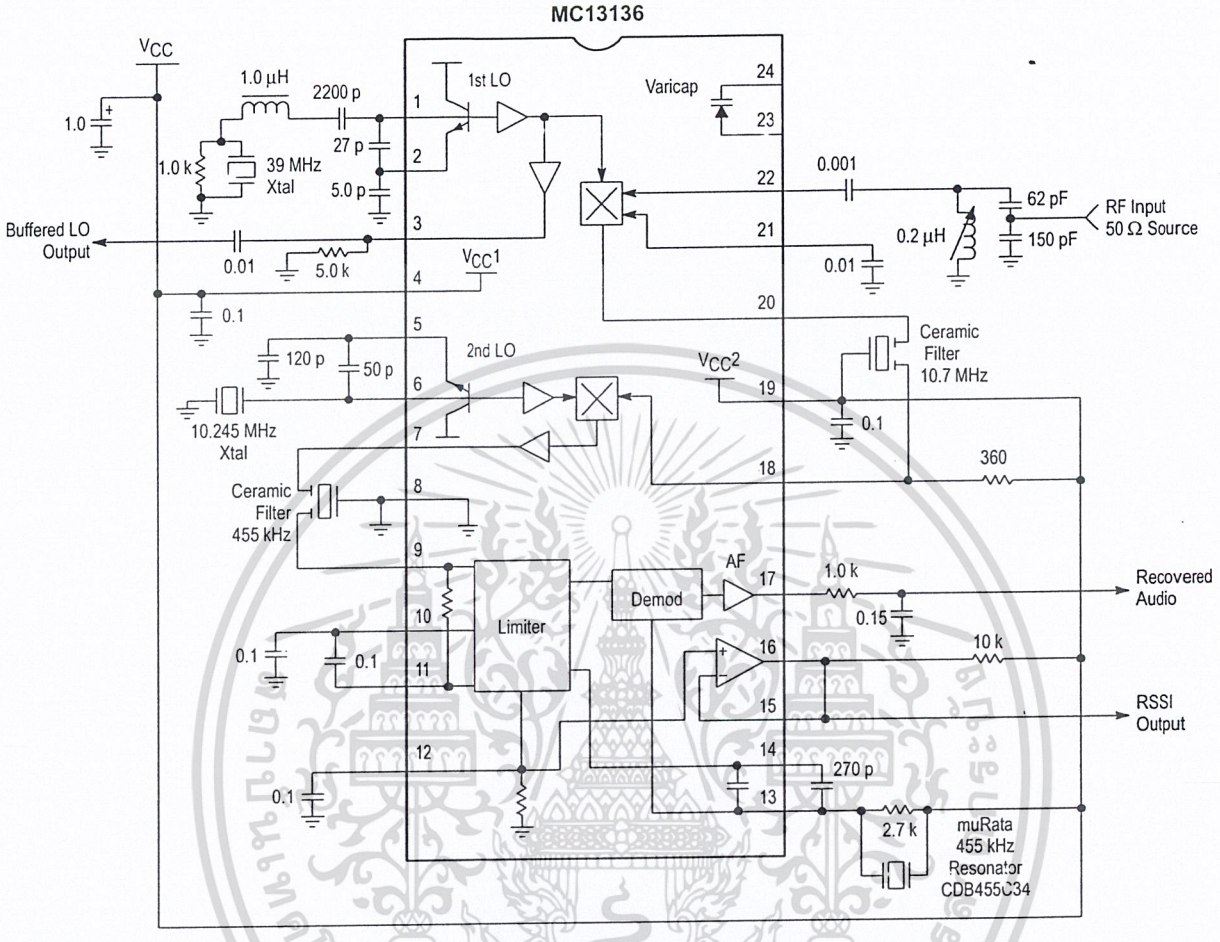
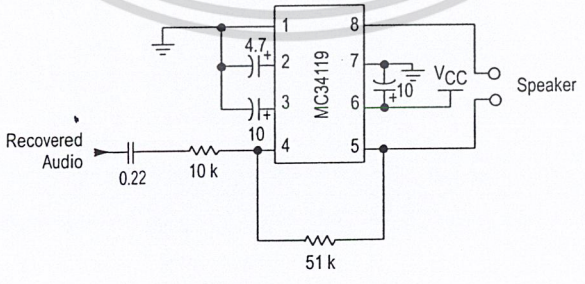


Figure 20b. Optional Audio Amplifier Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

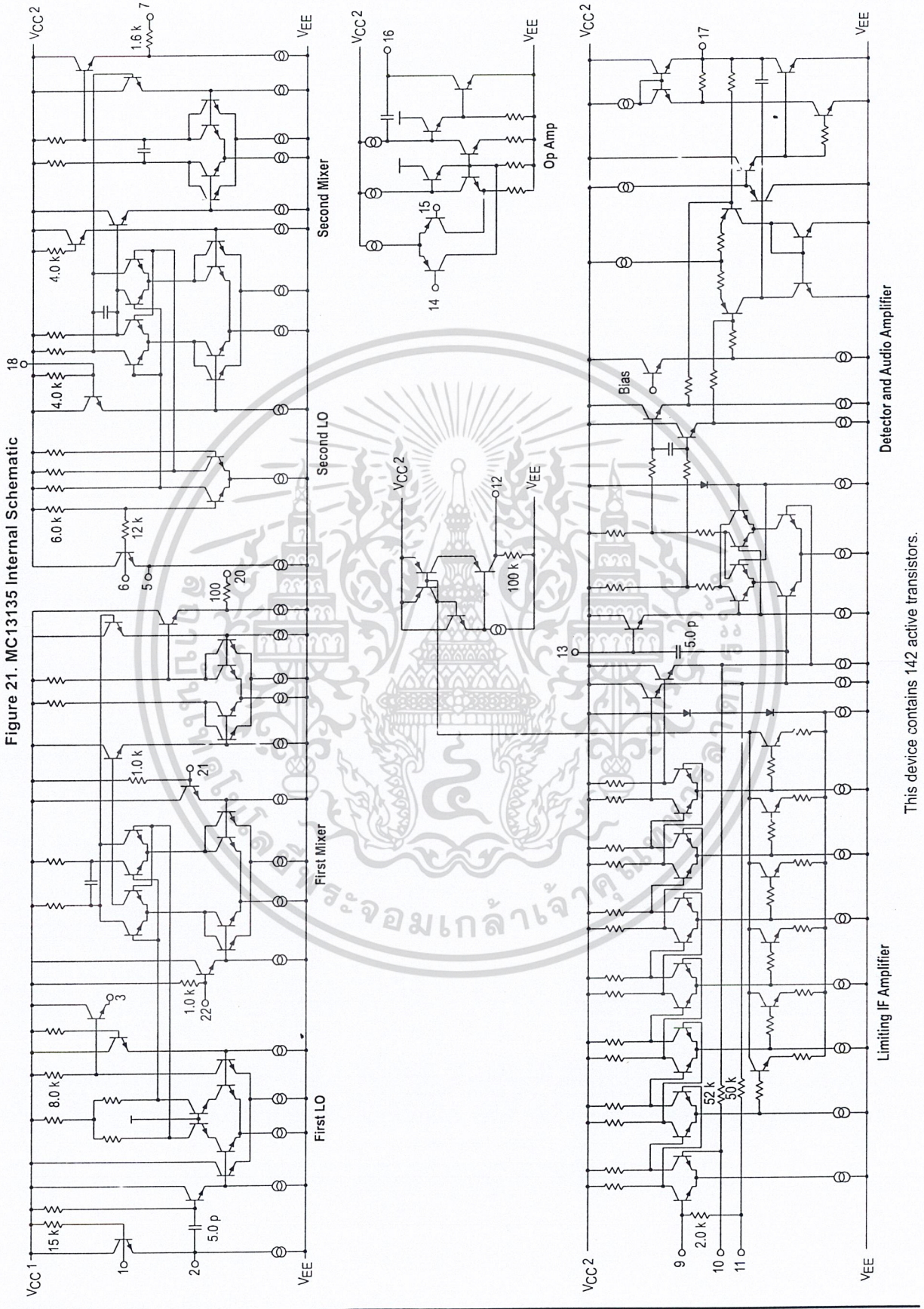


Figure 21. MC13135 Internal Schematic

This device contains 142 active transistors.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

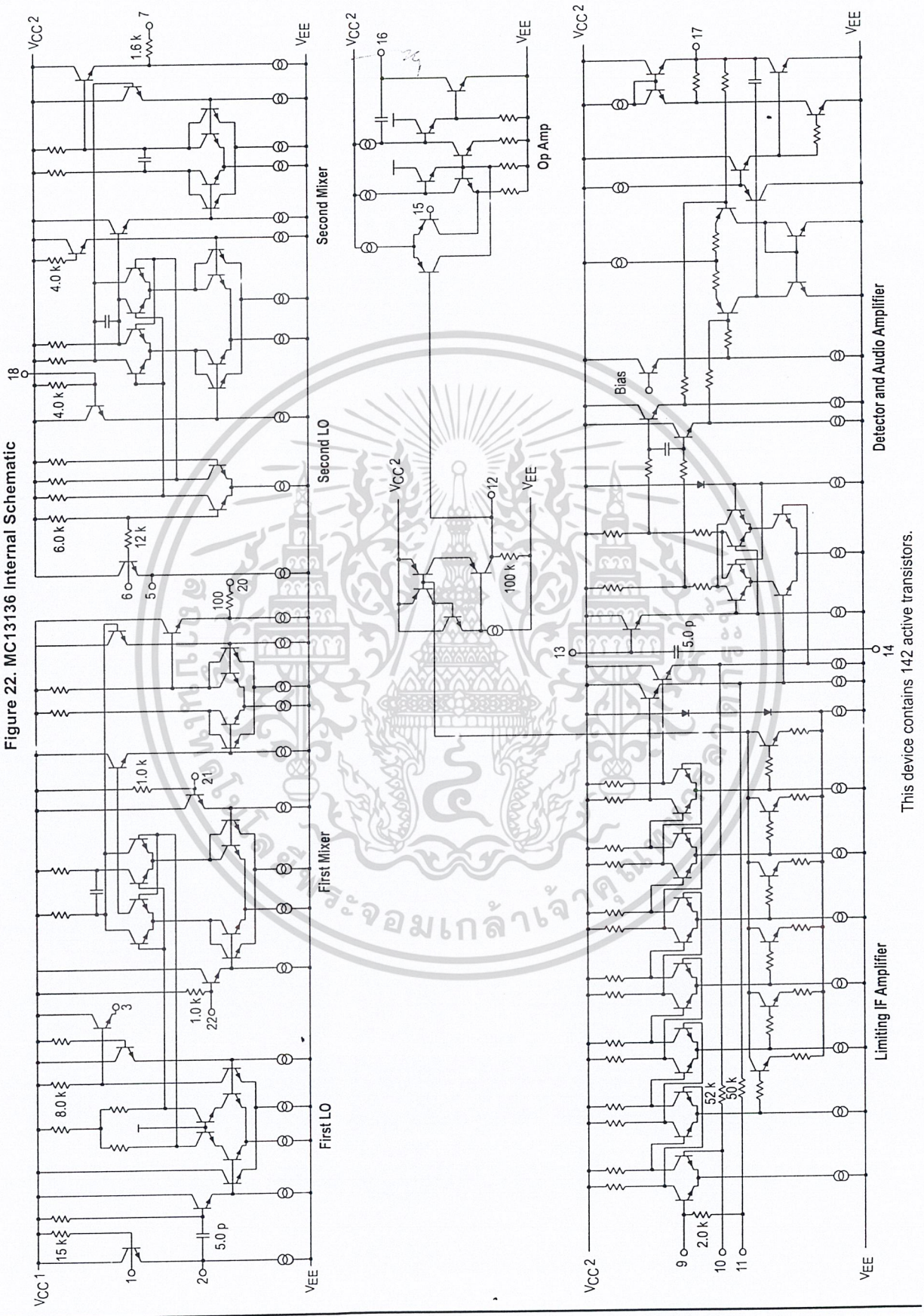


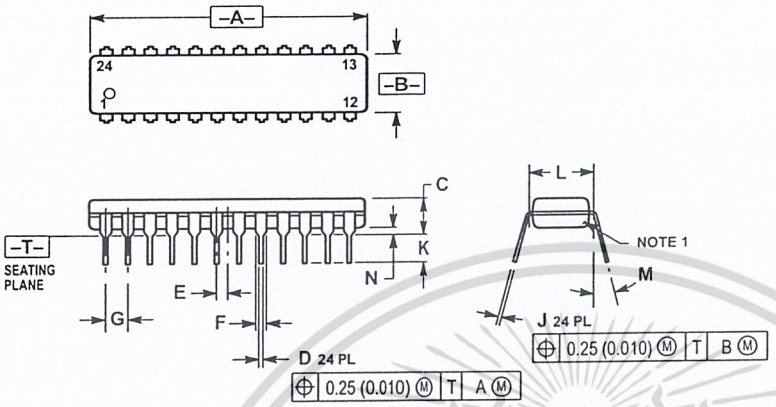
Figure 22. MC13136 Internal Schematic

This device contains 142 active transistors.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

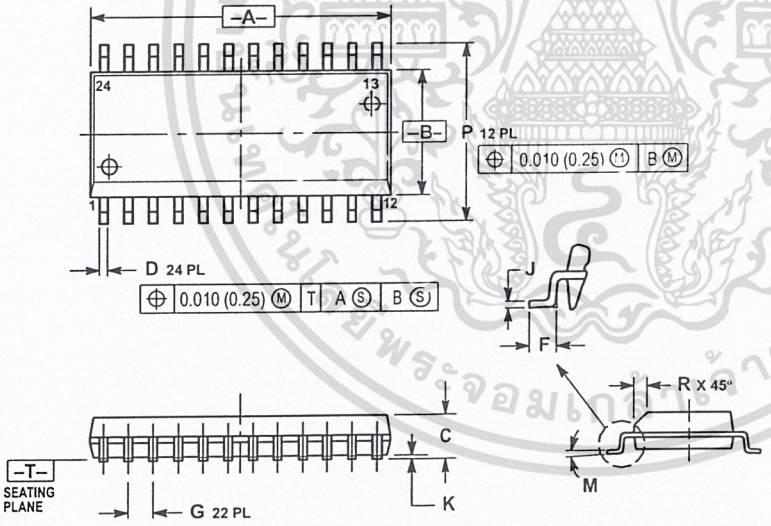
P SUFFIX
PLASTIC PACKAGE
CASE 724–03
ISSUE D



NOTES:
1. CHAMFERED CONTOUR OPTIONAL.
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
4. CONTROLLING DIMENSION: INCH.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	1.230	1.265	31.25	32.13
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.020	0.38	0.51
E	0.050 BSC		1.27 BSC	
F	0.040	0.060	1.02	1.52
G	0.100 BSC		2.54 BSC	
J	0.007	0.012	0.18	0.30
K	0.110	0.140	2.80	3.55
L	0.300 BSC		7.62 BSC	
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

DW SUFFIX
PLASTIC PACKAGE
CASE 751E–04
(SO–24L)
ISSUE E



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	15.25	15.54	0.601	0.612
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.41	0.90	0.016	0.035
G	1.27 BSC		0.050 BSC	
J	0.23	0.32	0.009	0.013
K	0.13	0.29	0.005	0.011
M	0°	8°	0°	8°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and Ⓜ are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 1–303–675–2140 or 1–800–441–2447

JAPAN: Motorola Japan Ltd.; SPD, Strategic Planning Office, 141,
4–32–1 Nishi–Gotanda, Shinagawa–ku, Tokyo, Japan. 81–3–5487–8488

Customer Focus Center: 1–800–521–6274

Mfax™: RMFAX0@email.sps.mot.com – TOUCHTONE 1–602–244–6609
Motorola Fax Back System – US & Canada ONLY 1–800–774–1848
– http://sps.motorola.com/mfax/

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852–26629298

HOME PAGE: http://motorola.com/sps/

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC33110

Low Voltage Compander

LOW VOLTAGE COMPANDER

SILICON MONOLITHIC INTEGRATED CIRCUIT

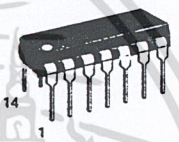
The MC33110 contains two variable gain circuits configured for compressing and expanding the dynamic range of an audio signal. One circuit is configured as an expander, while the other circuit can be configured as a compressor or expander. Each circuit has a full wave rectifier to provide average value information to a variable gain cell located in either the input stage or the feedback path. An internal, temperature stable bandgap reference provides the necessary precision voltages and currents required.

The MC33110 will operate from a supply voltage of 2.1 to 7.0 V, over a temperature range of −40° to +85°C. The device is designed to accommodate an 80 dB dynamic range from −60 dB to +20 dB, referenced to 100 mVrms.

Applications include cordless telephone, CB, walkie-talkie, most voice RF links, and any application where the signal-to-noise ratio can be improved by reducing the transmitted dynamic range. Other applications include speakerphone and voice activated intercom, dictating machine, standard telephone, etc.

The MC33110 is packaged in a 14 pin DIP for through-the-hole applications and an SO-14 surface mount.

- Operating Supply Voltage: 2.1 to 7.0 V
- No Precision External Components Required
- 80 dB Dynamic Range Compressed to 40 dB, Re-expandable to 80 dB
- Unity Gain Level: 100 mVrms
- Adjustable Response Time
- Ambient Operating Temperature: −40° to +85°C
- Temperature Compensated Reference
- Applications Include Cordless Phone, CB Radio, Speakerphone, etc.

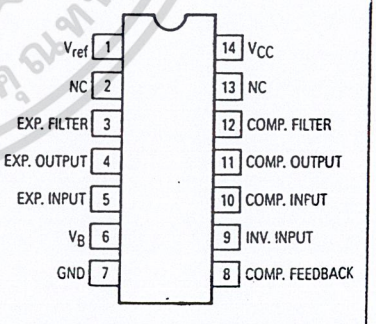


P SUFFIX
PLASTIC PACKAGE
CASE 646

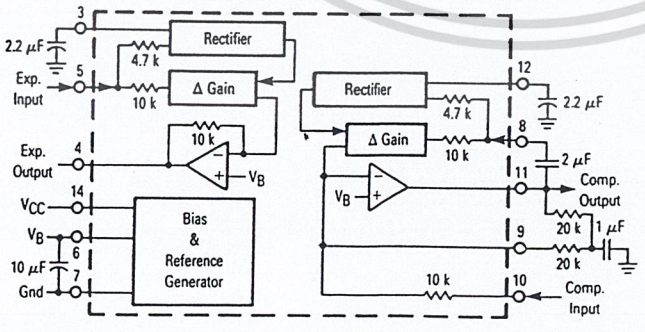


D SUFFIX
PLASTIC PACKAGE
CASE 751A
(SO-14)

PIN CONNECTIONS
(TOP VIEW)



SIMPLIFIED BLOCK DIAGRAM



ORDERING INFORMATION

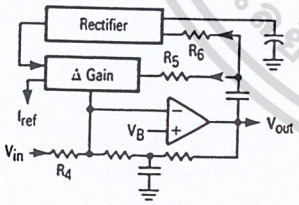
Device	Temperature Range	Package
MC33110D MC33110P	−40°C to +85°C	SO-14 Plastic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTION

Name	Pin	Description
V_{ref}	1	Normally this pin is not used and is left open. It can be used to make limited adjustments to the 0 dB level. Any noise or leakage at this pin will affect the 0 dB level and gain tracking.
NC	2, 13	No connection. These pins are not internally connected.
Expander Filter	3	Connect to an external capacitor to filter the full wave rectifier's output. This capacitor affects attack and decay times, as well as low frequency accuracy.
Expander Output	4	Output of the expander amplifier.
Expander Input	5	The input impedance is nominally 3.2 kΩ. Nominal signal range is 3.16 mVrms to 316 mVrms. Must be capacitor coupled to the signal source.
V_B	6	An internal reference voltage, nominally $V_{CC}/2$. This is an AC ground and must be well filtered to obtain high power supply rejection and low crosstalk.
Ground	7	Connect to a clean power supply ground.
Compressor Feedback	8	Input to the compressor variable gain stage and rectifier. Normally the signal is supplied by the compressor's output (Pin 11). Input impedance is nominally 3.2 kΩ.
Inverting Input	9	Inverting input to the compressor amplifier. Normally, this is connected to the compressor's output through a filtered DC feedback path.
Compressor Input	10	The input impedance is nominally 10 kΩ. Nominal signal range is 100 μVrms to 1.0 Vrms. Must be capacitor coupled to the signal source.
Compressor Output	11	Output of the compressor amplifier.
Compressor Filter	12	Connect to an external capacitor to filter the full wave rectifier's output. This capacitor affects attack & decay times, and low frequency accuracy.
V_{CC}	14	Power supply pin. Connect to a power supply providing between 2.1 V and 7.0 V. Nominal current consumption is 3.5 mA.

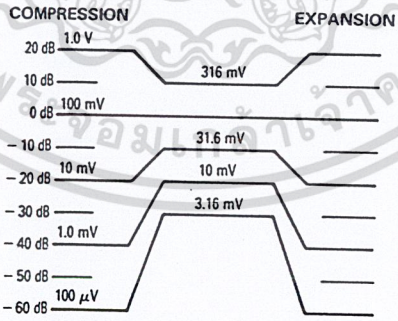
COMPRESSOR



$$V_{out} = \sqrt{\frac{R_5 \times R_6 \times I_{ref} \times V_{in}}{7.2 \times R_4}}$$

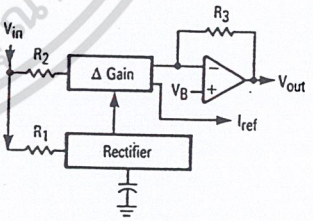
$$= 0.3162 \times \sqrt{V_{in}}$$

TRANSFER FUNCTIONS



(VOLTAGES ARE RMS)

EXPANDER



$$V_{out} = \frac{7.2 \times R_3 \times V_{in}^2}{R_1 \times R_2 \times I_{ref}}$$

$$= 10 \times V_{in}^2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS

Rating	Symbol	Value	Unit
V_{CC} Supply Voltage	V_{CC}	+12, −0.5	Vdc
High Input Voltage (Pin 5 & 10)	V_{IH}	V_{CC} + 0.5	Vdc
Low Input Voltage	V_{IL}	−0.5	Vdc
Output Source Current (Pin 4 & 11)	I_{O+}	Self-Limiting	
Output Sink Current	I_{O-}	20	mA
Junction Temperature	T_J	−65, +150	°C

Devices should not be operated at these values. The "Recommended Operating Conditions" table provides conditions for actual device operation.

RECOMMENDED OPERATING CONDITIONS

Characteristic	Symbol	Min	Typ	Max	Unit
V_{CC} Supply Voltage	V_{CC}	2.1	—	7.0	Vdc
Input Voltage Range Compressor, 2.1 V < V_{CC} < 7.0 V Expander, V_{CC} = 2.1 V Expander, 3.0 V < V_{CC} < 7.0 V	V_{IR}	 0 0 0	 — — —	 1.0 0.25 0.316	Vrms
Input Frequency	F_{in}	100	—	20 k	Hz
Output Load Compressor (Pin 11, V_O = 100 mV) Expander (Pin 4, V_O = 100 mV)	R_L	 300 150	 — —	 ∞ ∞	Ω
Ambient Temperature	T_A	−40	—	+85	°C

All limits are not necessarily functional concurrently.

ELECTRICAL CHARACTERISTICS (V_{CC} = 5.0 V, f = 1.0 kHz, unless otherwise noted, T_A = 25°C, see Figure 1)

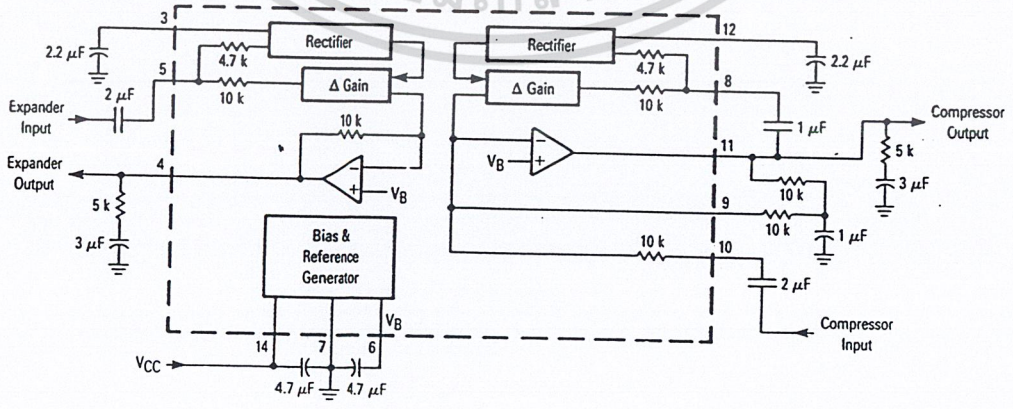
Characteristic	Symbol	Min	Typ	Max	Unit
POWER SUPPLY					
Power Supply Current V_{CC} = +5.0 V V_{CC} = +2.1 V	I_{CC}	 — —	 3.5 3.3	 5.5 —	mA
V_B Voltage V_{CC} = +5.0 V 2.1 V < V_{CC} < 7.0 V	V_B	 2.4 —	 2.5 $V_{CC}/2$	 2.6 —	Vdc
COMPRESSOR					
0 dB Gain V_{in} = 100 mVrms, Pin 1 = Open	$G_{(CO)}$	−1.5	0	1.5	dB
Gain Tracking @ V_{in} = 1.0 Vrms, output relative to $G_{(CO)}$ @ V_{in} = 10 mVrms, output relative to $G_{(CO)}$ @ V_{in} = 1.0 mVrms, output relative to $G_{(CO)}$ @ V_{in} = 100 μVrms, output relative to $G_{(CO)}$	G_t	 +9.0 — — −31	 +10 −10 −20 −30	 +11 — — −29	dB
Total Harmonic Distortion V_{in} = 100 mVrms, f = 1.0 kHz	THD	0	0.1	1.5	%
Power Supply Rejection f = 1.0 kHz, C_{VB} = 10 μF, V_{in} = −20 dB	PSRR	—	22	—	dB
Attack Time (Capacitor @ Pin 12 = 2.2 μF)	$t_{a(C)}$	—	6.0	—	ms
Decay Time (Capacitor @ Pin 12 = 2.2 μF)	$t_{d(C)}$	—	20	—	ms
Input Impedance Pin 10 Pin 8	R_{in}	 — —	 10 3.2	 — —	kΩ
Peak Output Current Pin 11	I_{pk}	—	0.3	—	mA
Output Offset Pin 11, with respect to Pin 6, NO SIGNAL Change from NO SIGNAL to 1.0 Vrms at Input	V_{OO}	 −150 —	 0 50	 +150 —	mVdc

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (V_{CC} = 5.0 V, f = 1.0 kHz, unless otherwise noted, T_A = 25°C, see Figure 1)

Characteristic	Symbol	Min	Typ	Max	Unit
EXPANDER					
0 dB Gain (V_{in} = 100 mVrms, Pin 1 = open)	$G_{(EO)}$	−1.5	0	1.5	dB
Gain Tracking @ V_{in} = 316 mVrms, output relative to $G_{(EO)}$ @ V_{in} = 31.6 mVrms, output relative to $G_{(EO)}$ @ V_{in} = 10 mVrms, output relative to $G_{(EO)}$ @ V_{in} = 3.16 mVrms, output relative to $G_{(EO)}$	G_t	+19 — — −61	+20 −20 −40 −60	+21 — — −59	dB
Total Harmonic Distortion V_{in} = 100 mVrms, f = 1.0 kHz	THD	0	0.06	1.5	%
Power Supply Rejection (f = 1.0 kHz, C_{VB} = 10 μF)	PSRR	—	37	—	dB
Attack Time (Capacitor @ Pin 3 = 2.2 μF)	$t_{a(E)}$	—	19	—	ms
Decay Time (Capacitor @ Pin 3 = 2.2 μF)	$t_{d(E)}$	—	20	—	ms
Input Impedance Pin 5	R_{in}	—	3.2	—	kΩ
Peak Output Current Pin 4	I_{pk}	—	1.0	—	mA
Output Offset Pin 4, with respect to Pin 6, NO SIGNAL Change from NO SIGNAL to 316 mVrms at Input	V_{OO}	−150 —	0 25	+150 —	mVdc
MISCELLANEOUS					
Gain (Pin 10 to Pin 4; Pin 11 capacitor coupled to Pin 5) V_{CC} = 7.0 V, V_{in} = 1.0 Vrms V_{CC} = 3.0 V, V_{in} = 1.0 Vrms V_{CC} = 2.1 V, V_{in} = 31.6 mVrms	A_V	−2.5 −2.5 −2.5	0 0 0	+2.5 +2.5 +2.5	dB
Channel Separation Expander to Compressor, output measured at Pin 11 V_{in} @ Pin 5 = 316 mVrms, f = 1.0 kHz V_{in} @ Pin 5 = 316 mVrms, f = 10 kHz	CS	43 —	48 68	— —	dB
Compressor to Expander, output measured at Pin 4 V_{in} @ Pin 10 = 1.0 Vrms, f = 1.0 kHz V_{in} @ Pin 10 = 1.0 Vrms, f = 10 kHz		65 —	107 114	— —	

FIGURE 1 — TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COMPRESSOR

EXPANDER

FIGURE 2 — COMPRESSOR TRANSFER CHARACTERISTICS

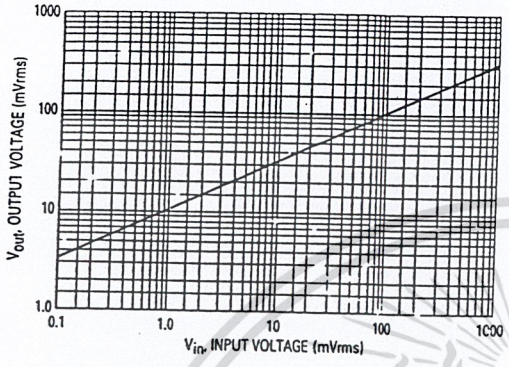


FIGURE 3 — EXPANDER TRANSFER CHARACTERISTICS

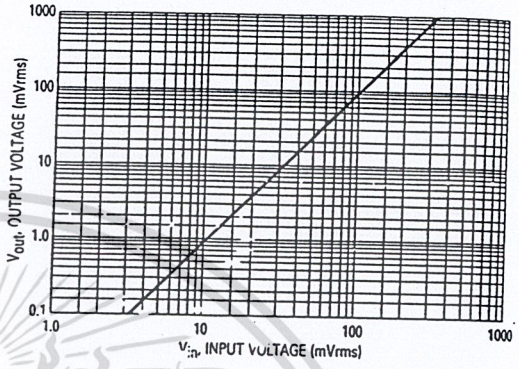


FIGURE 4 — COMPRESSOR TRANSFER CHARACTERISTICS

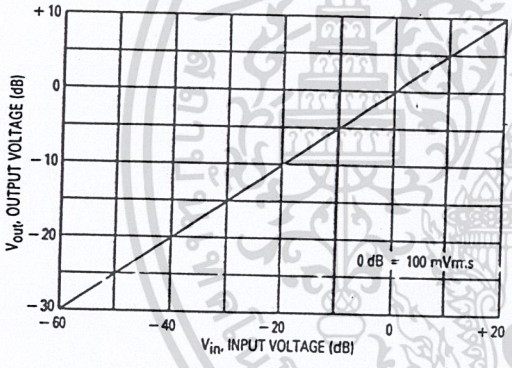


FIGURE 5 — EXPANDER TRANSFER CHARACTERISTICS

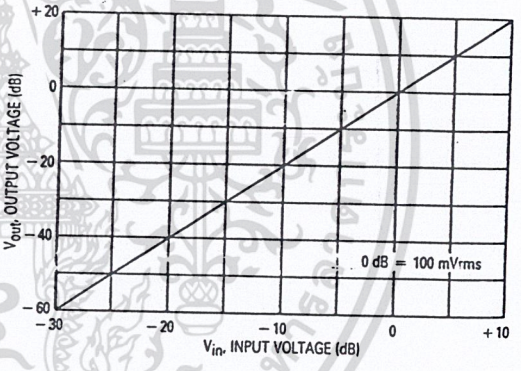


FIGURE 6 — POWER SUPPLY REJECTION (COMPRESSOR)

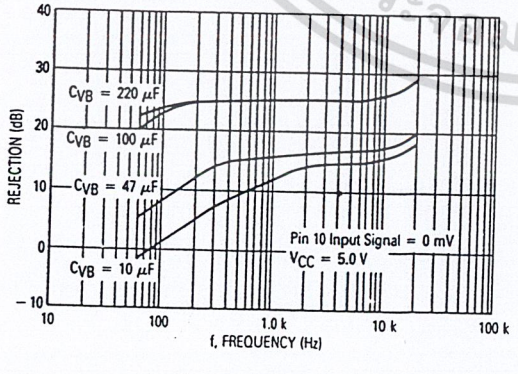
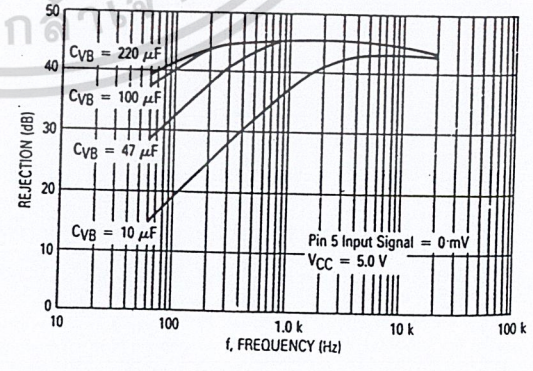


FIGURE 7 — POWER SUPPLY REJECTION (EXPANDER)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COMPRESSOR

EXPANDER

FIGURE 8 — POWER SUPPLY REJECTION (COMPRESSOR)

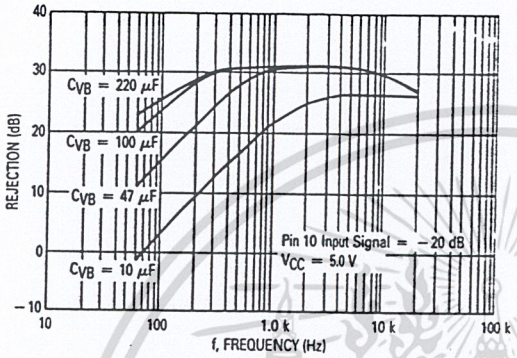


FIGURE 9 — POWER SUPPLY REJECTION (EXPANDER)

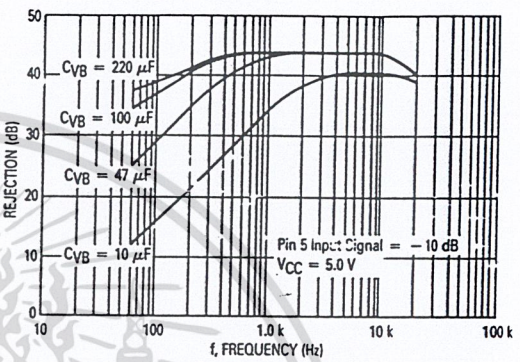


FIGURE 10 — FREQUENCY RESPONSE (COMPRESSOR)

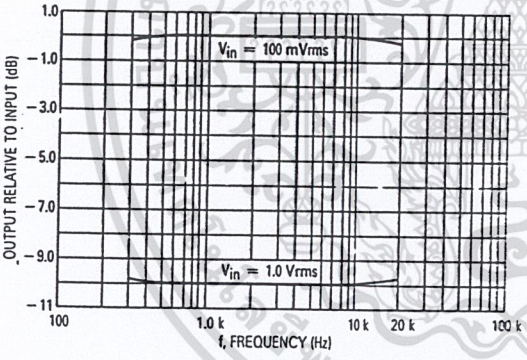


FIGURE 11 — FREQUENCY RESPONSE (EXPANDER)

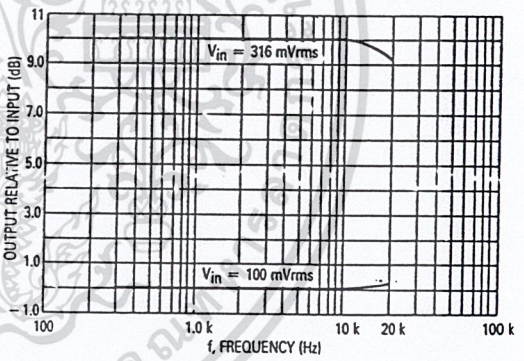


FIGURE 12 — FREQUENCY RESPONSE (COMPRESSOR)

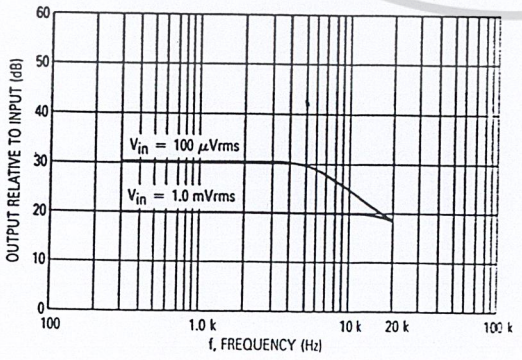
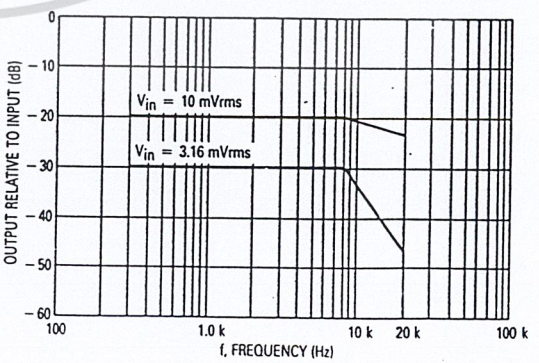


FIGURE 13 — FREQUENCY RESPONSE (EXPANDER)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 14 — ATTACK AND DECAY TIMES (COMPRESSOR)

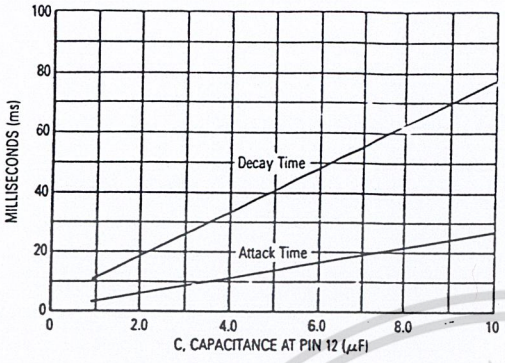


FIGURE 15 — ATTACK AND DECAY TIMES (EXPANDER)

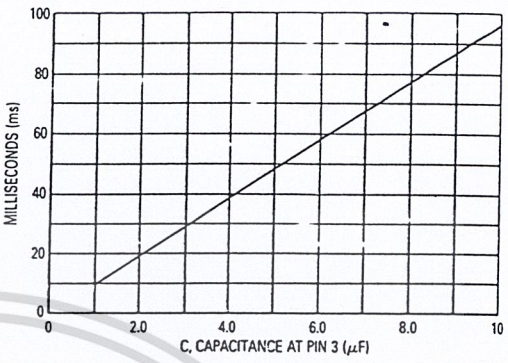
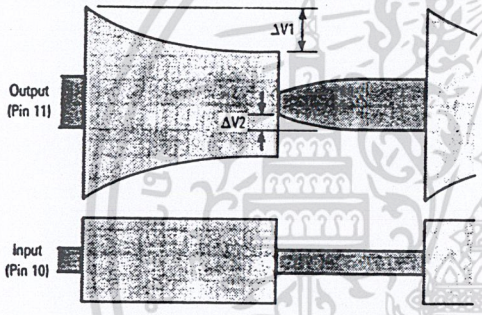
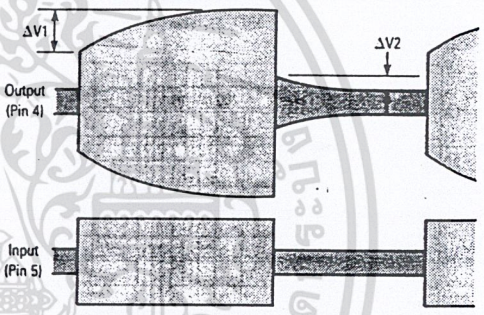


FIGURE 16 — ATTACK AND DECAY TIMES (COMPRESSOR)



Attack Time = Time to 63% of ΔV1.
Decay Time = Time to 63% of ΔV2.

FIGURE 17 — ATTACK AND DECAY TIMES (EXPANDER)



Attack Time = Time to 63% of ΔV1.
Decay Time = Time to 63% of ΔV2.

FIGURE 18 — MAXIMUM INPUT SIGNAL

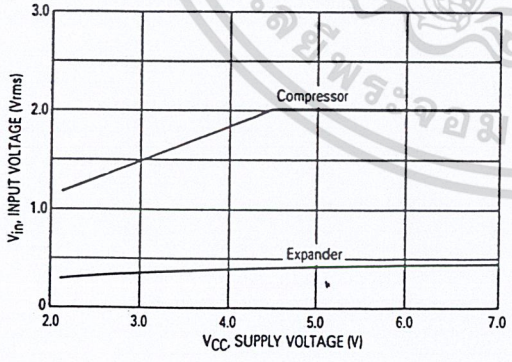
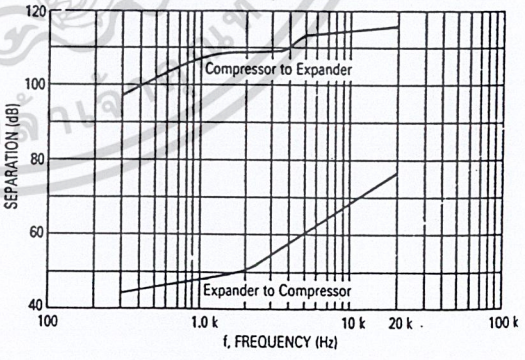


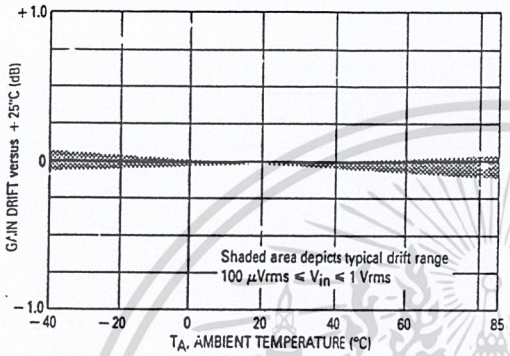
FIGURE 19 — CHANNEL SEPARATION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COMPRESSOR

FIGURE 20 — COMPRESSOR GAIN TRACKING versus TEMPERATURE



EXPANDER

FIGURE 21 — EXPANDER GAIN TRACKING versus TEMPERATURE

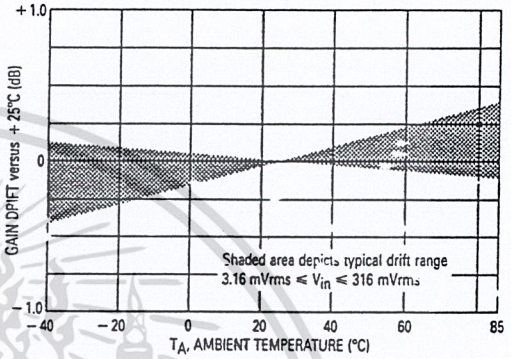


FIGURE 22 — COMPRESSOR THD versus TEMPERATURE

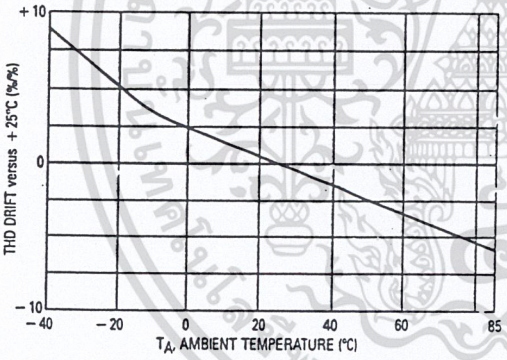
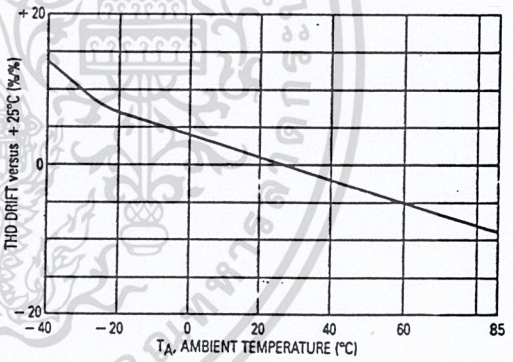


FIGURE 23 — EXPANDER THD versus TEMPERATURE



FUNCTIONAL DESCRIPTION

Introduction

The MC33110 compander (COMpressor and exPANDER) is composed of two variable gain circuits which provide compression and expansion of the signal dynamic range. The compressor will take a signal with an 80 dB dynamic range (100 μV to 1.0 Vrms), and reduce that to a 40 dB dynamic range by attenuating strong signals, while amplifying low level signals. The expander does the opposite in that the 40 dB signal range is increased to a dynamic range of 80 dB by amplifying strong signals and attenuating low level signals. The 0 dB level is internally set at 100 mVrms — that is the signal level which is neither amplified nor attenuated. Both circuits contain the necessary precision full wave rectifier, variable gain cell, and temperature compensated references required for accurate and stable performance.

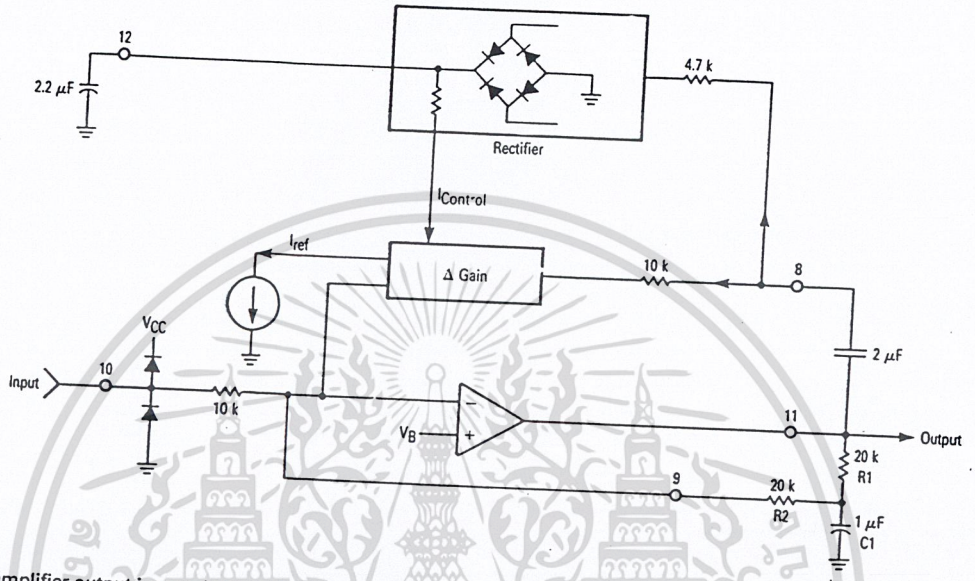
Note: All dB values mentioned in this data sheet, unless otherwise noted, are referred to 100 mVrms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Compressor

The compressor is an operational amplifier with a fixed input resistor and a variable gain cell in its feedback path as shown in Figure 24.

FIGURE 24 — COMPRESSOR



The amplifier output is sampled by the precision rectifier which, in turn, supplies a DC signal ($I_{Control}$), representative of the rectifier's AC signal, to the variable gain cell. The reference current (I_{ref}) is an internally generated precision current. The effective impedance of the variable gain cell varies with the ratio of the two currents, and decreases as $I_{Control}$ increases, thereby providing compression. The output is related to the input by the following equation:

$$V_{out} = 0.3162 \times \sqrt{V_{in}} \qquad \text{(Equation 1)}$$

In terms of dB levels, the relationship is:

$$V_{out(dB)} = 0.5 \times V_{in(dB)} \qquad \text{(Equation 2)}$$

where 0 dB = 100 mVrms (see Figure 2 and 4).

The inputs and output are internally biased at V_B ($V_{CC/2}$), and must therefore be capacitor coupled to external circuitry. Pin 10 input impedance is nominally 10 kΩ (±20%), and the maximum functional input signal is shown in Figure 18. Bias currents required by the op amp and the variable gain cell are internally supplied. Due to clamp diodes at the input (to V_{CC} and ground), the input signal must be maintained between the supply rails. If the input signal goes more than 0.5 V above V_{CC} or below ground, excessive currents will flow and distortion will show up at the output.

When no AC signals are present at the input, the variable gain cell will attempt to set such a high gain that the circuit may become unstable. For this reason resistors R1 and R2, and capacitor C1 are added to provide DC stability. The pole formed by R1, R2 and C1 should have a pole frequency no more than 1/10th of the lowest frequency of interest. The pole frequency is calculated from:

$$f = \frac{R_1 + R_2}{2\pi \times R_1 R_2 C_1} \qquad \text{(Equation 3)}$$

for the component values shown, the pole frequency is ≈16 Hz.

Likewise, the capacitor between Pins 11 and 8 should be selected such that, in conjunction with the input impedance at Pin 8 (≈3200 Ω, ±20%), the resulting pole frequency is no more than 1/10 of the lowest frequency of interest. With the components shown, the pole frequency is <30 Hz. This pole frequency is calculated from:

$$f = \frac{1}{2\pi \times 3.2\ k \times C} \qquad \text{(Equation 4)}$$

The output of the rectifier is filtered by the capacitor at Pin 12, which, in conjunction with an internal 10 k resistor, provides the time constant for the attack and decay times. Figure 14 and 16 indicate how the times vary with the capacitor value. The attack time for the compressor is always faster than the decay time due to the fact that the rectifier is fed from the output rather than the input. Since the output is initially larger than expected (immediately after the input has increased), the external capacitor is charged more quickly during the initial part of the time constant. When the input is decreased, the time constant is closer to that calculated by t = RC. If the attack and decay times are decreased by using a smaller capacitor, performance at low frequencies will degrade.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low voltage mono/stereo power amplifier

TDA7050

GENERAL DESCRIPTION

The TDA7050 is a low voltage audio amplifier for small radios with headphones (such as watch, pen and pocket radios) in mono (bridge-tied load) or stereo applications.

Features

- Limited to battery supply application only (typ. 3 and 4 V)
- Operates with supply voltage down to 1,6 V
- No external components required
- Very low quiescent current
- Fixed integrated gain of 26 dB, floating differential input
- Flexibility in use – mono BTL as well as stereo
- Small dimension of encapsulation (see package design example)

QUICK REFERENCE DATA

Supply voltage range	V_P		1,6 to 6,0 V
Total quiescent current (at V_P = 3 V)	I_{tot}	typ.	3,2 mA
Bridge tied load application (BTL)			
Output power at R_L = 32 Ω			
V_P = 3 V; d_{tot} = 10%	P_o	typ.	140 mW
D.C. output offset voltage between the outputs	$\|\Delta V\|$	max.	70 mV
Noise output voltage (r.m.s. value)			
at f = 1 kHz; R_S = 5 kΩ	$V_{no(rms)}$	typ.	140 μV
Stereo application			
Output power at R_L = 32 Ω			
d_{tot} = 10%; V_P = 3 V	P_o	typ.	35 mW
d_{tot} = 10%; V_P = 4,5 V	P_o	typ.	75 mW
Channel separation at R_S = 0 Ω; f = 1 kHz	α	typ.	40 dB
Noise output voltage (r.m.s. value)			
at f = 1 kHz; R_S = 5 kΩ	$V_{no(rms)}$	typ.	100 μV

PACKAGE OUTLINE

8-lead DIL; plastic (SOT97); SOT97-1; 1996 July 23.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

Supply voltage	V_P	max.	6 V
Peak output current	I_{OM}	max.	150 mA
Total power dissipation	see derating curve Fig.1		
Storage temperature range	T_{stg}		−55 to + 150 °C
Crystal temperature	T_c	max.	100 °C
A.C. and d.c. short-circuit duration at V_P = 3,0 V (during mishandling)	t_{sc}	max.	5 s

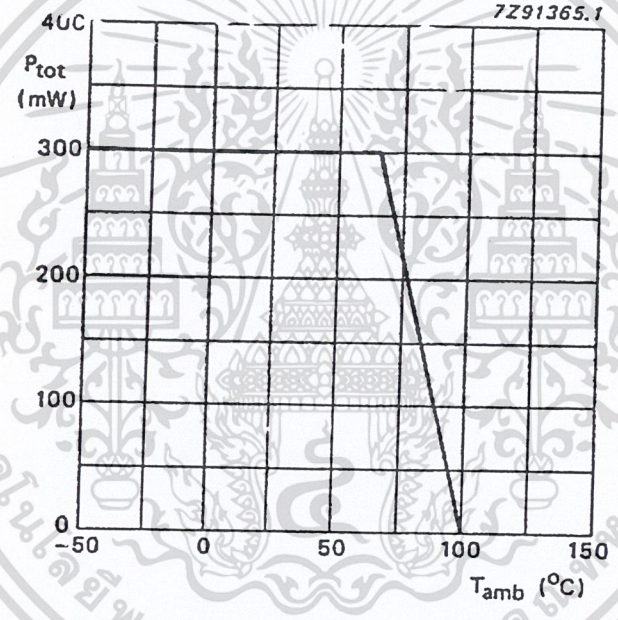


Fig.1 Power derating curve.

THERMAL RESISTANCE

From junction to ambient

R_{thj-a} = 110 K/W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CHARACTERISTICS

V_P = 3 V; f = 1 kHz; R_L = 32 Ω; T_{amb} = 25 °C; unless otherwise specified

PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT
Supply					
Supply voltage	V_P	1,6	–	6,0	V
Total quiescent current	I_{tot}	–	3,2	4	mA
Bridge-tied load application (BTL); see Fig.4					
Output power; note 1					
V_P = 3,0 V; d_{tot} = 10%	P_o	–	140	–	mW
V_P = 4,5 V; d_{tot} = 10% (R_L = 64 Ω)	P_o	–	150	–	mW
Voltage gain	G_v	–	32	–	dB
Noise output voltage (r.m.s. value)					
R_S = 5 kΩ; f = 1 kHz	$V_{no(rms)}$	–	140	–	μV
R_S = 0 Ω; f = 500 kHz; B = 5 kHz	$V_{no(rms)}$	–	tbf	–	μV
D.C. output offset voltage (at R_S = 5 kΩ)	$\lvert\Delta V\rvert$	–	–	70	mV
Input impedance (at R_S = ∞)	$\lvert Z_i\rvert$	1	–	–	MΩ
Input bias current	I_i	–	40	–	nA
Stereo application; see Fig.5					
Output power; note 1					
V_P = 3,0 V; d_{tot} = 10%	P_o	–	35	–	mW
V_P = 4,5 V; d_{tot} = 10%	P_o	–	75	–	mW
Voltage gain	G_v	24.5	26	27.5	dB
Noise output voltage (r.m.s. value)					
R_S = 5 kΩ; f = 1 kHz	$V_{no(rms)}$	–	100	–	μV
R_S = 0 Ω; f = 500 kHz; B = 5 kHz	$V_{no(rms)}$	–	tbf	–	μV
Channel separation					
R_S = 0 Ω; f = 1 kHz	α	30	40	–	dB
Input impedance (at R_S = ∞)	$\lvert Z_i\rvert$	2	–	–	MΩ
Input bias current	I_i	–	20	–	nA

Note

1. Output power is measured directly at the output pins of the IC. It is shown as a function of the supply voltage in Fig.2 (BTL application) and Fig.3 (stereo application).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

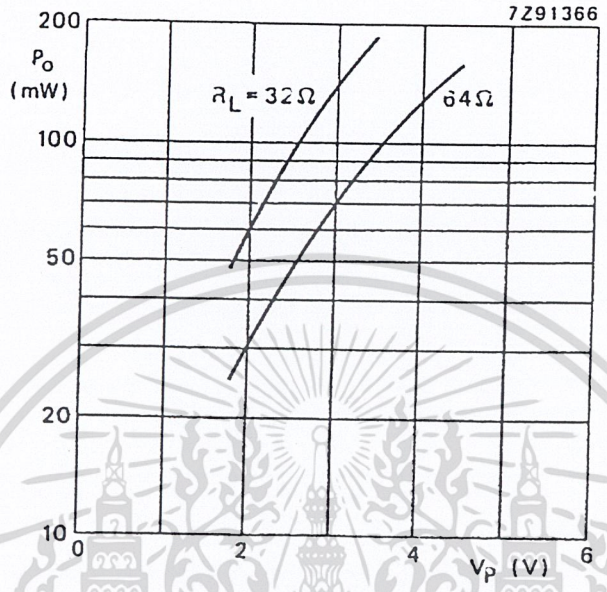


Fig.2 Output power across the load impedance (R_L) as a function of supply voltage (V_P) in BTL application. Measurements were made at f = 1 kHz; d_{tot} = 10%; T_{amb} = 25 °C.

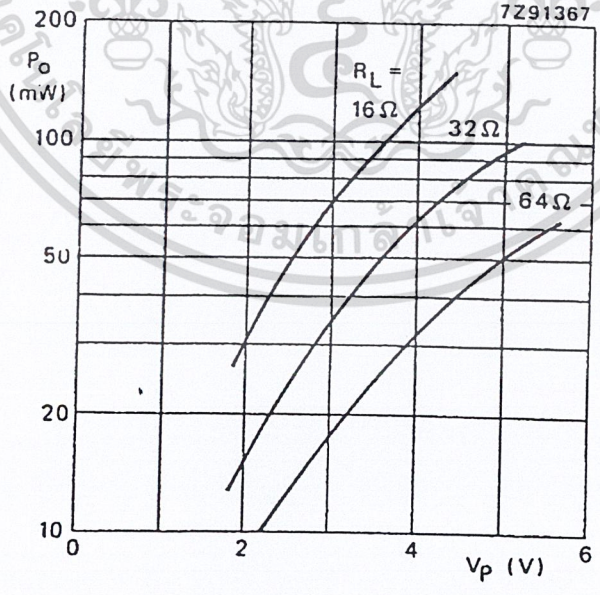


Fig.3 Output power across the load impedance (R_L) as a function of supply voltage (V_P) in stereo application. Measurements were made at f = 1 kHz; d_{tot} = 10%; T_{amb} = 25 °C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION

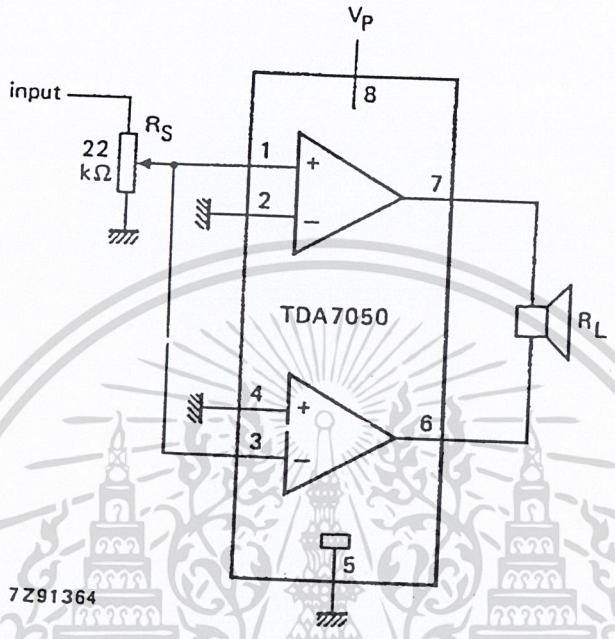


Fig.4 Application diagram (BTL); also used as test circuit.

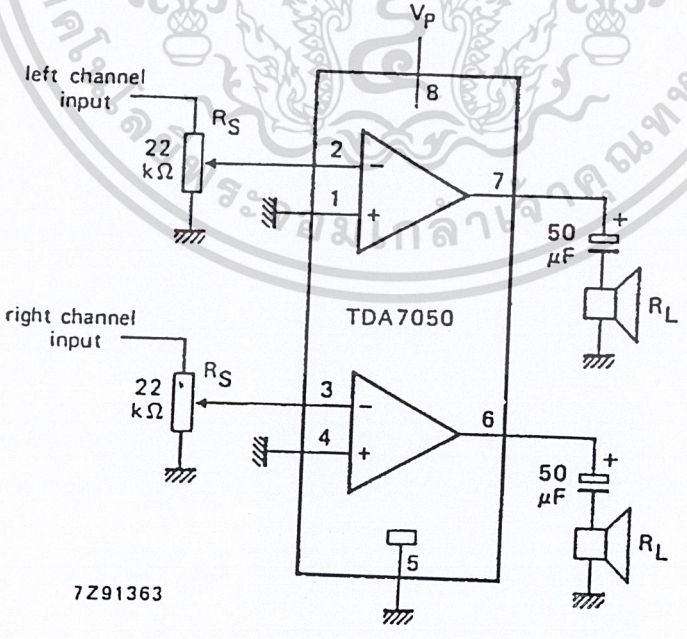
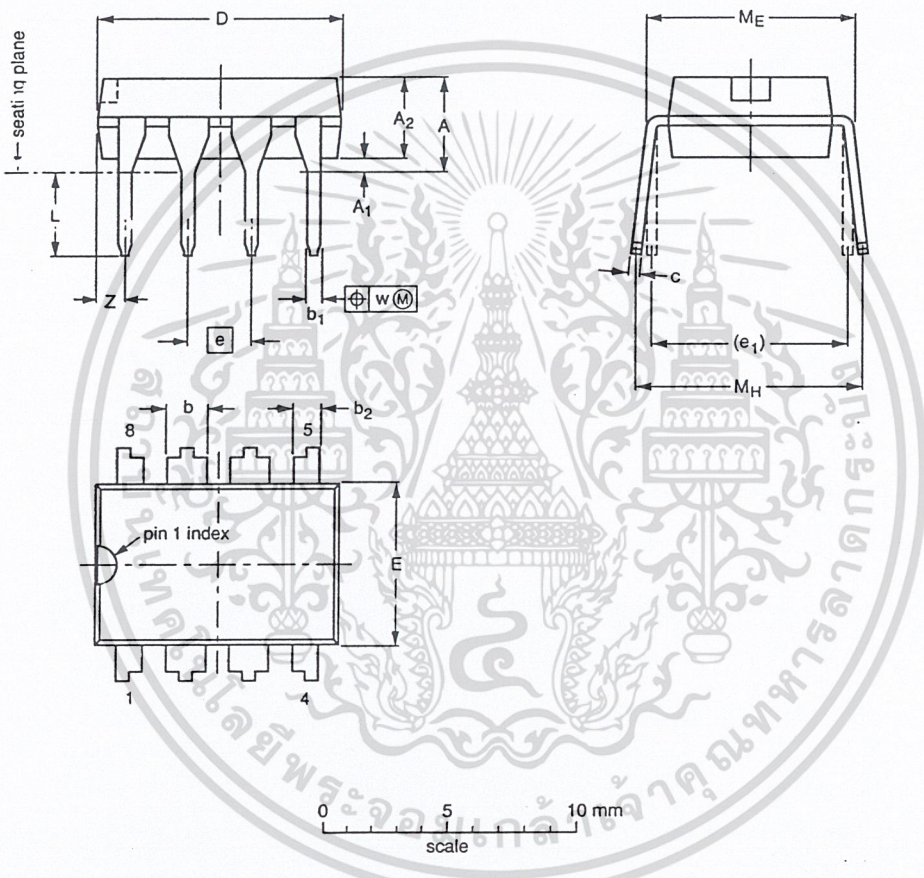


Fig.5 Application diagram (stereo); also used as test circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE OUTLINE

DIP8: plastic dual in-line package; 8 leads (300 mil) **SOT97-1**



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A_1 min.	A_2 max.	b	b_1	b_2	c	$D^{(1)}$	$E^{(1)}$	e	e_1	L	M_E	M_H	w	$Z^{(1)}$ max.
mm	4.2	0.51	3.2	1.73 1.14	0.53 0.38	1.07 0.89	0.36 0.23	9.8 9.2	6.48 6.20	2.54	7.62	3.60 3.05	8.25 7.80	10.0 8.3	0.254	1.15
inches	0.17	0.020	0.13	0.068 0.045	0.021 0.015	0.042 0.035	0.014 0.009	0.39 0.36	0.26 0.24	0.10	0.30	0.14 0.12	0.32 0.31	0.39 0.33	0.01	0.045

Note

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT97-1	050G01	MO-001AN				~~92-11-17~~ 95-02-04

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้