

ควบคุมอุปกรณ์ไฟฟ้าภายในบ้านผ่านสายไฟฟ้ากำลัง

POWER LINE REMOTE CONTROL SYSTEM



โดย

นาย การ์ณ มหาวิเชียร

นาย บุญชัย อังคนารักษ์

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

พ.ร.บ.

ก. 52 20

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ร. 544

ปีการศึกษา 2544

เลขที่.....

เลขทะเบียน..... 46296

วัน, เดือน, ปี 2 1 ส.ค. 2546

b.....
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า/ฯ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมอุปกรณ์ไฟฟ้าภายในบ้านผ่านสายไฟฟ้ากำลัง

POWER LINE REMOTE CONTROL SYSTEM



ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


ปริญญาโท ปีการศึกษา 2544

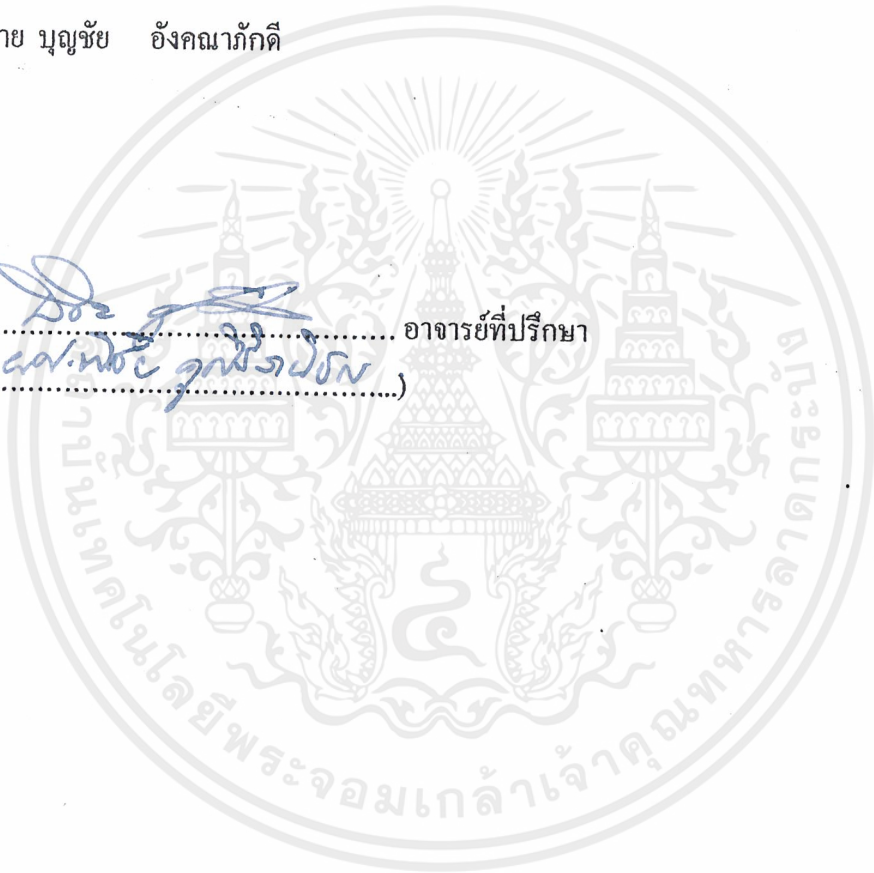
ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง ควบคุมอุปกรณ์ไฟฟ้าภายในบ้านผ่านสายไฟฟ้ากำลัง

ผู้จัดทำ

1. นาย การัณ มหาวิเชียร
2. นาย บุญชัย อังคนากักดี


..... อาจารย์ที่ปรึกษา
(ดร. พอล โพลวงศ์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการ ควบคุมอุปกรณ์ไฟฟ้าภายในบ้านผ่านสายไฟฟ้ากำลัง
POWERLINE REMOTECONTROL

โดย

นาย กัรรณ มหาวิเชียร รหัส 42015165

นาย บุญชัย อังคนากักดี รหัส 42015182

โครงการได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมอุปกรณ์ไฟฟ้าภายในบ้านผ่านสายไฟฟ้ากำลัง

นาย การ์ณ มหาวิเชียร

นาย บุญชัย อังคนากักคิ

ผศ. พิชัย คูศิริวานิชกร อาจารย์ที่ปรึกษา

บทคัดย่อ

โครงการนี้จัดทำขึ้นเพื่อใช้ในการออกแบบเครื่องควบคุมการเปิดและปิดอุปกรณ์ไฟฟ้าภายในบ้าน โดยใช้หลักการรับและส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลัง โดยแต่ละเครื่องส่งและเครื่องรับกำหนดโดยคิพสวิตซ์ 8 บิท รองรับการควบคุมการเปิดและปิดอุปกรณ์ไฟฟ้าได้ 8 อุปกรณ์ เมื่อสวิตซ์ที่เครื่องส่งเกิดการเปลี่ยนแปลงเครื่องส่งจะกำเนิดสัญญาณควบคุมแบบพรีเคเวนซ์ที่ชิพคีย์อิงแล้วมอดูเลทส่งผ่านสายไฟฟ้ากำลังไปยังเครื่องรับซึ่งมีแอดเดรสตรงกับที่เครื่องส่งกำหนด สัญญาณควบคุมที่ส่งมายังเครื่องรับจะถูกกรองความถี่ด้วยวงจรกรองความถี่และคีมอดูเลทสัญญาณควบคุม เพื่อควบคุมอุปกรณ์ไฟฟ้าโดยเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER LINE REMOTE CONTROL SYSTEM

Mr. Karun Mahavichean

Mr. Boonchai Angkanapakdee

Assistant Professor

Pichai Kusirivanishkorn Advisor

ABSTRACT

This project aim to design the power line remote control transmitter and receiver that can transmitting and receiving high frequency control signals over an existing power line for use to control the electrical devices. Each of transmitter and receiver is addressed by 8 bits dip switch supporting 8 controlled devices. When switches at the transmitter are change frequency shift keying control signal is generated by a modulator sent through power line to a receiver which has the same address as the transmitter. Control signals are filtered by a filter circuit and demodulated control signal to controlled electrical devices by the receiver.

สารบัญ

หน้า

บทที่ 1 บทนำ.....	1
บทที่ 2 การออกแบบสร้างโมเด็ม.....	4
บทที่ 3 วงจรไมโครคอนโทรลเลอร์.....	11
บทที่ 4 วงจรรีเลย์ควบคุม.....	14
บทที่ 5 โปรแกรมการทำงานของไมโครคอนโทรลเลอร์.....	16
บทที่ 6 แนวทางการพัฒนาต่อ.....	18
บทที่ 7 ผลการทดลอง.....	20
บทที่ 8 บทสรุปและบทวิจารณ์.....	24
ภาคผนวก	
ภาคผนวก ก. วงจรเครื่องรับ-ส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลัง	
ภาคผนวก ข. รายละเอียดไอซีเบอร์ XR-2206 และ XR2211	
ภาคผนวก ค. รายละเอียดไอซีเบอร์ TL064 และ ULN2803	

กิตติกรรมประกาศ

หนังสืออ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
1.1	บล็อกไดอะแกรมการทำงานของระบบ.....2
2.1	การทำงานของโวลต์เตจคอนโทรลอสซิลเลเตอร์.....4
2.2	วงจรเฟสล็อกูปพื้นฐาน.....5
2.3	บล็อกไดอะแกรมการทำงานภายในโมเด็ม.....6
2.4	วงจรกำเนิดสัญญาณฟรีแควนซีซิงคัล.....7
2.5	วงจรดีมอดูเลทสัญญาณฟรีแควนซีซิงคัล.....7
2.6	วงจรกรองความถี่ผ่านอันดับสอง.....8
2.7	วงจรเชื่อมต่อสัญญาณควบคุมกับสายไฟฟ้ากำลัง.....9
2.8	สภาพแวดล้อมของสายไฟฟ้ากำลัง.....10
3.1	ไมโครคอนโทรลเลอร์เบอร์ AT89C51.....11
3.2	วงจรไมโครคอนโทรลเลอร์ในภาคส่ง.....12
3.3	วงจรไมโครคอนโทรลเลอร์ในภาครับ.....13
4.1	วงจรรีเลย์ควบคุม.....15
5.1	ลำดับขั้นตอนการทำงานของไมโครคอนโทรลเลอร์ภาคส่ง.....16
5.2	ลำดับขั้นตอนการทำงานของไมโครคอนโทรลเลอร์ภาครับ.....17
6.1	รูปแบบในการเชื่อมต่อระหว่างคอมพิวเตอร์กับเครื่องรับและส่งข้อมูล.....19
7.1	สัญญาณจากไมโครคอนโทรลเลอร์ที่ภาคส่ง.....20
7.2	สัญญาณฟรีแควนซีซิงคัล.....21
7.3	สัญญาณที่ตกคร่อมทรานส์ฟอร์มเมอร์ที่ภาคส่ง.....21
7.4	สัญญาณที่ตกคร่อมทรานส์ฟอร์มเมอร์ที่ภาครับ.....22
7.5	สัญญาณฟรีแควนซีซิงคัลก่อนดีมอดูเลทที่ภาครับ.....23
7.6	สัญญาณเอาต์พุตจากไอซีดีมอดูเลทสัญญาณฟรีแควนซีซิงคัล.....23

บทที่ 1

บทนำ

ปัจจุบันอุปกรณ์ไฟฟ้ามีบทบาทต่อชีวิตประจำวันของมนุษย์เรามากขึ้น ภายในบ้านมีอุปกรณ์ไฟฟ้าหลายชนิด การควบคุมอุปกรณ์ต่าง ๆ ซึ่งอยู่ในตำแหน่งต่าง ๆ ทำให้เกิดความไม่สะดวกทำให้มีการคิดค้นเครื่องควบคุมอุปกรณ์ระยะไกล เพื่อให้สามารถควบคุมอุปกรณ์ไฟฟ้าภายในบ้านได้อย่างสะดวกสบาย เช่นเครื่องควบคุมโดยใช้รีโมคอนโทรล , เครื่องควบคุมระยะไกลผ่านสายสัญญาณคู่ เป็นต้น อย่างไรก็ตามการควบคุมอุปกรณ์ไฟฟ้าง่ายๆยังคงมีข้อจำกัด โดยการควบคุมโดยรีโมคอนโทรลมีข้อจำกัดทางด้านระยะทางในการควบคุม และการควบคุมระยะไกลผ่านสายผ่านสัญญาณคู่มีข้อจำกัดทางด้านการที่จะต้องติดตั้งสายสัญญาณไปตามจุดต่างๆ ทำให้เกิดความยุ่งยากและสิ้นเปลือง

โครงการนี้ทำการออกแบบเครื่องควบคุมระยะไกลที่ส่งสัญญาณควบคุมเข้าไปในสายไฟฟ้ากำลังที่ติดตั้งอยู่แล้ว ภายในบ้าน โดยที่การส่งสัญญาณควบคุมจะมีลักษณะเดียวกับการสื่อสารข้อมูลแบบดิจิทัลโดยนำเอาไมโครคอนโทรลเลอร์มาควบคุมการทำงานทั้งทางด้านรับและส่งสัญญาณให้มีประสิทธิภาพและสามารถเพิ่มการควบคุมจำนวนอุปกรณ์ไฟฟ้าที่อยู่ในห้องต่างๆ ภายในบ้านได้อีกทั้งการส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลังจะช่วยลดความยุ่งยากและสิ้นเปลืองในการติดตั้งสายส่งสัญญาณและยังส่งผลให้เกิดความเป็นระเบียบเรียบร้อย ในสถานที่นั้นด้วย

หลักการทํางานของระบบ

การทำงานของเครื่องควบคุมแสดงในบล็อกไดอะแกรม (Block Diagram) ดังในรูปที่ 1.1 สามารถแบ่งการทำงานออกเป็น 2 ส่วนใหญ่ได้แก่

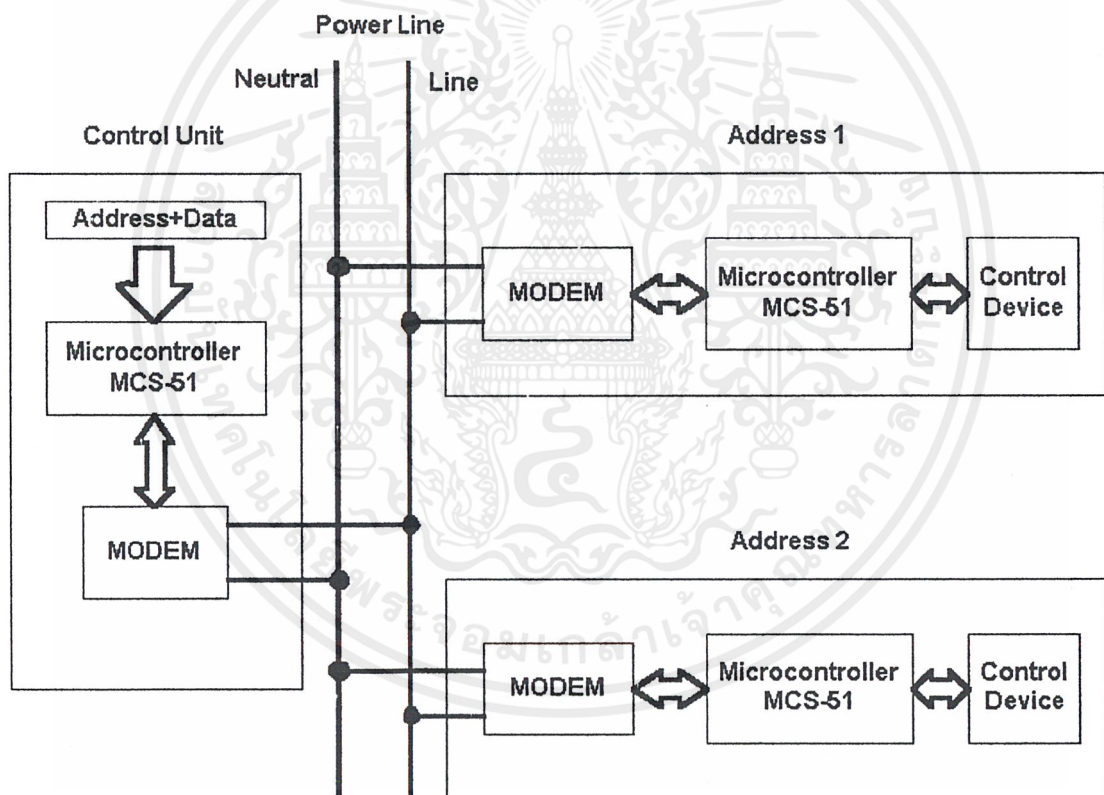
1. ส่วนภาคควบคุม เป็นส่วนของการส่งสัญญาณควบคุมระบบซึ่งประกอบด้วยรายละเอียดดังนี้

ในส่วนของไมโครคอนโทรลเลอร์จะรับข้อมูลการเปิดและปิดอุปกรณ์ของแต่ละแอดเดรสที่จะควบคุมจากสวิทช์ควบคุม โดยสามารถเลือกแอดเดรสที่จะควบคุมได้สูงสุด 256 แอดเดรส จากนั้นจะส่งข้อมูลไปในส่วนของโมเด็ม (Modem) ซึ่งเป็นส่วนของการผลิตสัญญาณพรีควีนซ์ชิฟต์คีย์อิง (Frequency Shift Keying) จากข้อมูลดิจิทัลที่รับเข้ามาแล้วทำการมอดูเลต (Modulate) สัญญาณพรีควีนซ์ชิฟต์คีย์อิง ไปกับสัญญาณไฟฟ้ากระแสสลับของสายไฟฟ้ากำลังภายในบ้าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ส่วนของภาครับ เป็นภาคของการถอดรหัสข้อมูลและการนำข้อมูลไปใช้งานประกอบ ด้วยรายละเอียดดังนี้

สัญญาณที่รับมาจากสายไฟฟ้ากำลังจะเข้าสู่โมเด็ม โดยที่โมเด็มจะทำการแยกสัญญาณ ไฟฟ้ากระแสสลับออก จากนั้นทำการกรองความถี่เอาสัญญาณพรีแควนซ์ซีพียอ์ซึ่งต้องการไป ทำการดีมอดูเลท(Demodulate)เพื่อนำข้อมูลดิจิทัลที่ได้ส่งไปยังไมโครคอนโทรลเลอร์ เพื่อตรวจสอบว่าตรงกับแอดเดรสของตัวเองหรือไม่เพื่อจะได้ทำงานตามแอดเดรสและควบคุมอุปกรณ์ให้ทำ หน้าที่ ปิด/เปิด อุปกรณ์ไฟฟ้าตามต้องการ



รูป 1.1 บล็อกไดอะแกรมการทำงานของระบบ

วัตถุประสงค์

1. ออกแบบสร้างเครื่องควบคุมระยะไกลผ่านสายไฟฟ้ากำลัง เพื่อควบคุมอุปกรณ์ไฟฟ้า ต่างๆ ภายในบ้าน โดยเครื่องรับและส่งสัญญาณแต่ละชุดมีแอดเดรสระบุตำแหน่งของตัวเองและ รองรับสวิทซ์สั่งงานควบคุมได้ 8 สวิทซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ออกแบบสร้างวงจรมอดูเลทสัญญาณควบคุมแบบดิจิทัล เป็นสัญญาณพีริแควนซ์ซีฟ คีย์อิ่งและวงจรมอดูเลทสัญญาณพีริแควนซ์ซีฟคีย์อิ่งเป็นสัญญาณควบคุมแบบดิจิทัล เพื่อใช้ใน วงจรเครื่องรับและส่งสัญญาณควบคุม

3. ออกแบบสร้างวงจรเชื่อมต่อสัญญาณควบคุมกับสายไฟฟ้ากำลังและวงจรรองแถบ ความถี่ผ่านเพื่อใช้ในวงจรเครื่องรับและส่งสัญญาณควบคุม

4. ออกแบบสร้างวงจรควบคุมการเปิดและปิดอุปกรณ์ไฟฟ้าแอดเครสละ 8 สวิตซ์ตาม สัญญาณควบคุมจากไมโครคอนโทรลเลอร์ของภาครับ

ขอบเขตของโครงการ

สามารถสร้างเครื่องรับและส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลังเพื่อควบคุมการเปิดและ ปิดของอุปกรณ์ไฟฟ้าต่าง ๆ ได้จากระยะไกล

ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถสร้างเครื่องควบคุมอุปกรณ์ไฟฟ้าระยะไกลภายในบ้านได้
2. อำนวยความสะดวกในการควบคุมการเปิดและปิดอุปกรณ์ไฟฟ้าที่อยู่ภายในบ้านที่ ตำแหน่งต่าง ๆ
3. ศึกษาวิธีการสื่อสารข้อมูลผ่านสายไฟฟ้ากำลัง
4. ศึกษาการออกแบบวงจรรองความถี่
5. ศึกษาวิธีการใช้ไมโครคอนโทรลเลอร์ในการควบคุมฮาร์ดแวร์

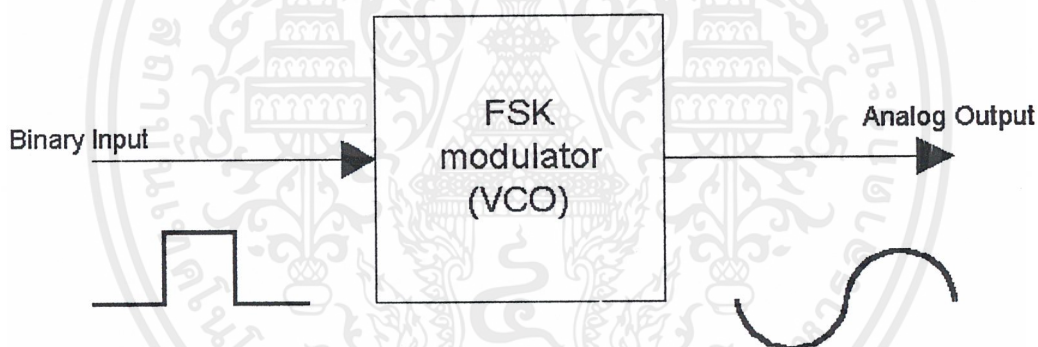
บทที่ 2

การออกแบบสร้างโมเด็ม

ฟรีควีนซ์ซีพคีย์อิง (FREQUENCY SHIFT KEYING)

ฟรีควีนซ์ซีพคีย์อิง คือการมอดูเลททางความถี่ของคลื่นพาห์ โดยความแตกต่างของความถี่คลื่นพาห์จะบอกถึงค่าของข้อมูลดิจิทัล

การมอดูเลทฟรีควีนซ์ซีพคีย์อิง(FSK Modulator) จะทำการเปลี่ยนข้อมูลดิจิทัลแบบอนุกรมเป็นคลื่นไซน์อนาล็อก โดยความถี่หนึ่งแทนลอจิก 1 คือ มาร์ค และอีกความถี่แทนลอจิก 0 คือ สเปซ โดยป้อนข้อมูลดิจิทัลเข้าสู่โวลท์เดจคอนโทรลอสซิลเลเตอร์ (VCO:Voltage Control Oscillator) ตัวโวลท์เดจคอนโทรลอสซิลเลเตอร์จะทำหน้าที่เปลี่ยนข้อมูลดิจิทัลเป็นความถี่คลื่นไซน์อนาล็อกตามระดับของแรงดันกระแสตรง



รูปที่ 2.1 การทำงานของ โวลท์เดจคอนโทรลอสซิลเลเตอร์

การดีมอดูเลทฟรีควีนซ์ซีพคีย์อิง(FSK Demodulator)จะเป็นการเปลี่ยนสัญญาณฟรีควีนซ์ซีพคีย์อิงนี้กลับเป็นข้อมูลดิจิทัล โดยใช้วงจรเฟสล็อกคิปลูป (PLL:Phase Lock Loop) สัญญาณฟรีควีนซ์ซีพคีย์อิงและเอาท์พุทของโวลท์เดจคอนโทรลอสซิลเลเตอร์จะผ่านเข้ามาสู่วงจรคูน(Balance Modulator) ให้สัญญาณฟรีควีนซ์ซีพคีย์อิงมีสมการเป็น

$$v(t) = V\cos(\omega_c t + m\sin\omega_m t) \quad (2.1)$$

และด้วยรูปคลื่นมอดูเลตติ้งที่เป็นไบนารีก็จะได้

$$v(t) = V\cos(\omega_c t + /-m) \quad (2.2)$$

ให้สัญญาณ โวลต์ เตจคอน โทรลอสซซิลเลเตอร์เป็น $V \cos \omega t$

เมื่อคุณเข้าด้วยกันจะได้
$$v(t) = V \cos(\omega_c t + \phi) * \cos \omega t$$

$$= 0.5V(\cos[\omega_c + \omega]t + \cos[\omega_c - \omega]t) \quad (2.3)$$

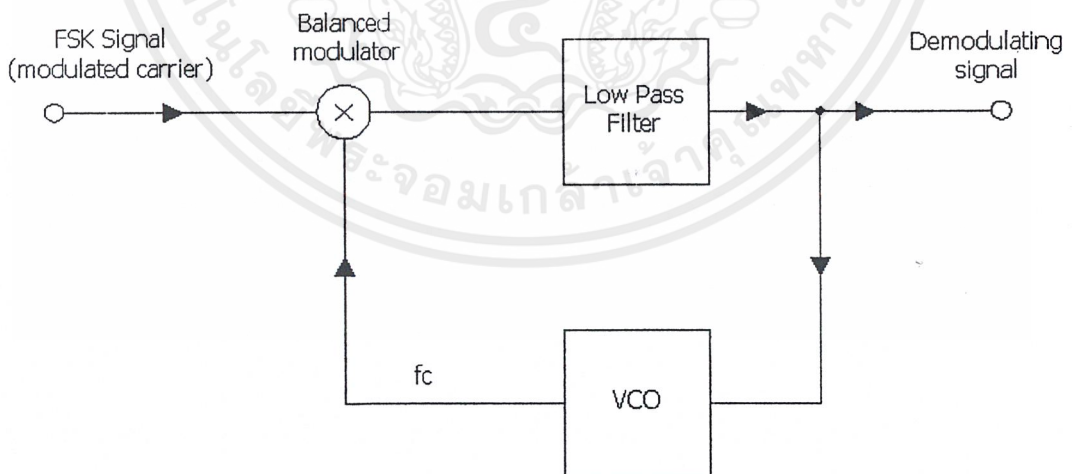
ถ้าความถี่ ω_c และ ω มีค่าเท่ากันก็จะได้

$$v(t) = 0.5V(\cos[2\omega]t + \cos[0]t) \quad (2.4)$$

ในเทอมของ $2\omega_c$ จะถูกกรองออกไปด้วยวงจรกรองความถี่ต่ำผ่านเหลือแต่

$$v(t) = 0.5V(\cos[0]t) \quad (2.5)$$

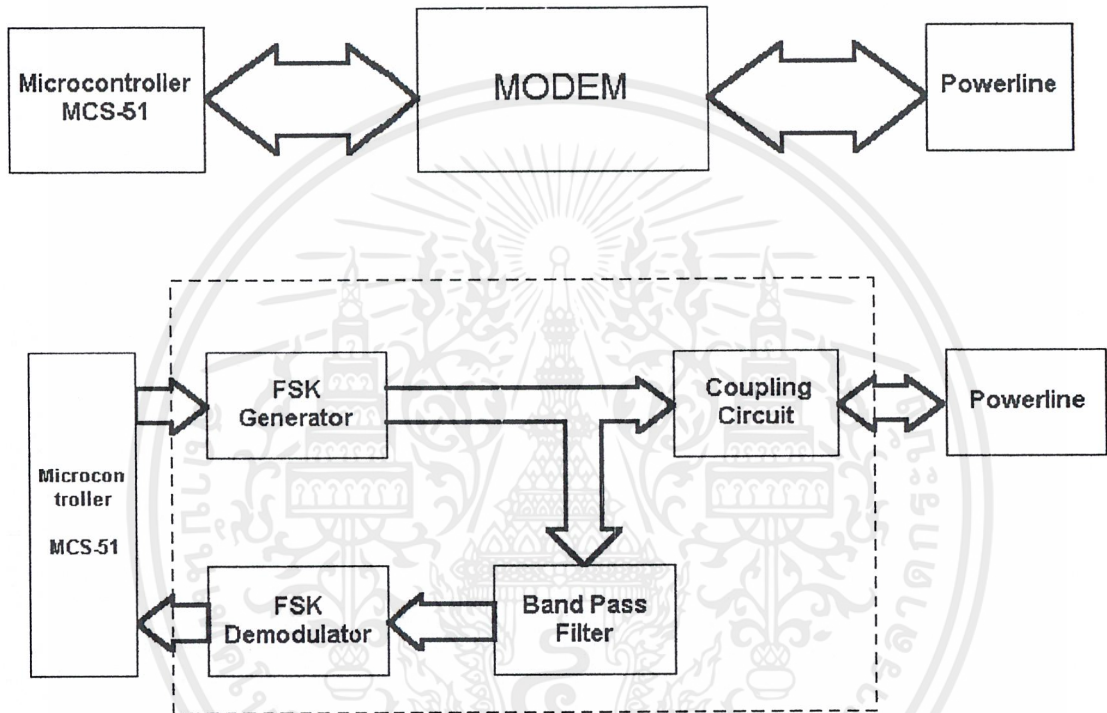
นี่คือแรงดันกระแสตรงที่ใช้ควบคุมความถี่ของ โวลต์ เตจคอน โทรลอสซซิลเลเตอร์ซึ่งถ้าความถี่อินพุตเปลี่ยนไปแรงดันที่ควบคุม โวลต์ เตจคอน โทรลอสซซิลเลเตอร์นี้ก็เปลี่ยน วงจรนี้ต้องถูกออกแบบมาเพื่อให้การเปลี่ยนแปลงแรงดันนี้ไปเปลี่ยนแรงดันที่ควบคุม โวลต์ เตจคอน โทรลอสซซิลเลเตอร์ให้เคลื่อนไปตามอินพุตด้วย ก็จะทำให้ได้รูปซึ่งควบคุมความถี่ด้วย โวลต์ เตจคอน โทรลอสซซิลเลเตอร์ที่ทำงานกับความถี่อินพุตถ้าการเปลี่ยนแปลงของความถี่อินพุตอันเนื่องมาจากอินพุตสัญญาณฟรีควเอนซ์ซีพคียอ์อิง โวลต์ เตจคอน โทรลอสซซิลเลเตอร์ที่ควบคุมแรงดันก็จะเป็นแรงดันซึ่งเปลี่ยนแปลงเป็นขั้นด้วยสัญญาณฟรีควเอนซ์ซีพคียอ์อิง ดังนั้น โวลต์ เตจคอน โทรลอสซซิลเลเตอร์ที่ควบคุมแรงดันจะเป็นตัวคีมอคูเลทข้อมูลฟรีควเอนซ์ซีพคียอ์อิง ดังแสดงวงจรรูปที่ 2.2



รูปที่ 2.2 วงจรเฟสล็อกูปพื้นฐาน

การออกแบบวงจรมอดูเลต/ดีมอดูเลต

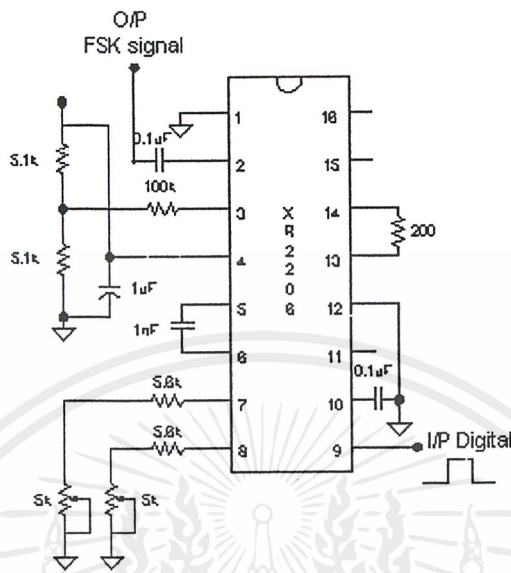
วงจรมอดูเลต/ดีมอดูเลตจะทำหน้าที่เปลี่ยนข้อมูลดิจิทัลเป็นสัญญาณคลื่นพาห์และเปลี่ยนสัญญาณคลื่นพาห์เป็นข้อมูลดิจิทัล สำหรับการส่งและรับข้อมูลดิจิทัลตามลำดับ โดยภายในโมเด็มจะประกอบด้วยภาคต่างๆดังแสดงในบล็อกไดอะแกรมต่อไปนี้



รูปที่ 2.3 บล็อกไดอะแกรมการทำงานภายในโมเด็ม

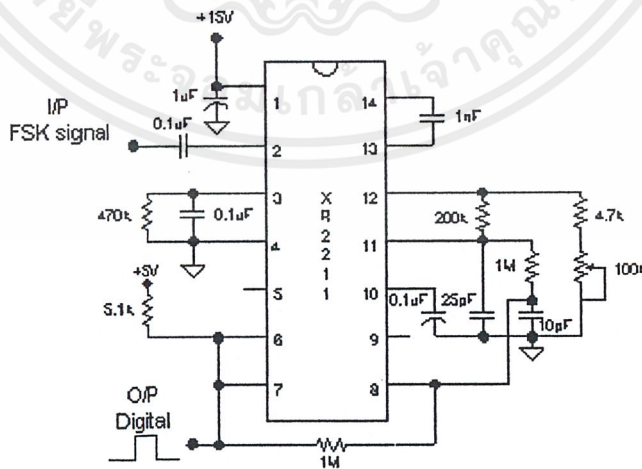
หน้าที่การทำงานของบล็อกไดอะแกรมจากรูปที่ 2.3

1.ภาคกำเนิดสัญญาณพรีควอนซ์ซีพเคียอิง โดยเลือกใช้ไอซีเบอร์ XR-2206 โดยจะทำหน้าที่เปลี่ยนข้อมูลดิจิทัลที่ส่งมาจากไมโครคอนโทรลเลอร์เป็นสัญญาณพรีควอนซ์ซีพเคียอิง โดยส่งบิต “1” ที่ความถี่ 130 กิโลเฮิร์ตซ์ และส่งบิต “0” ที่ความถี่ 140 กิโลเฮิร์ตซ์ โดยค่าความต้านทานที่ขา 7 และ 8 ของไอซีจะเป็นตัวกำหนดความถี่ของลอจิก 1 และ 0 ที่เข้ามาจากขา 9 ของไอซีวงจรกำเนิดสัญญาณพรีควอนซ์ซีพเคียอิงแสดงในรูปที่ 2.4



รูปที่ 2.4 วงจรกำเนิดสัญญาณฟรีควนซ์ซีพคีย์อิ่ง

2. ภาคคีมอดูเลเตอร์สัญญาณฟรีควนซ์ซีพคีย์อิ่ง โดยเลือกใช้ไอซีเบอร์ XR-2211 โดยจะทำหน้าที่เปลี่ยนสัญญาณฟรีควนซ์ซีพคีย์อิ่งเป็นข้อมูลดิจิทัลแล้วส่งไปยัง ไมโครคอนโทรลเลอร์ การปรับย่านของการคีมอดูเลททำโดยปรับค่าความต้านทานที่ขา 12 ของไอซี วงจรคีมอดูเลเตอร์สัญญาณฟรีควนซ์ซีพคีย์อิ่งแสดงในรูปที่ 2.5



รูปที่ 2.5 วงจรคีมอดูเลทสัญญาณฟรีควนซ์ซีพคีย์อิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

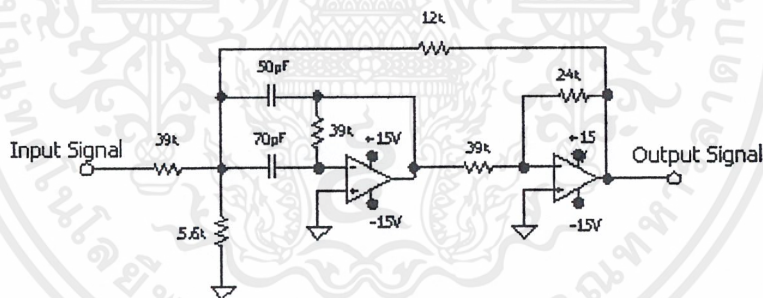
3. ภาคกรองแถบความถี่ผ่าน ใช้วงจรแบนด์พาสฟิลเตอร์อันดับสองโดยป้อนกลับแบบบวก (2nd Order Positive Feedback Bandpass Filter) โดยวงจรจะทำหน้าที่กรองความถี่ผ่านและกำจัดสัญญาณรบกวนที่เข้ามาในวงจร โดยกำหนดความถี่กลางที่ 135 กิโลเฮิรตซ์ ซึ่งเป็นช่วงความถี่กลางของสัญญาณที่ต้องการ โดยการออกแบบใช้หนังสือคู่มือการออกแบบฟิลเตอร์ขั้นตอนการออกแบบมีดังนี้

1. เลือกค่าตัวเก็บประจุที่ใช้ในวงจรและหาค่า K ซึ่งเป็นอัตราส่วนของค่าความต้านทานที่ใช้ในวงจร จากสูตร

$$K = 100/(f_0C) \quad (2.6)$$

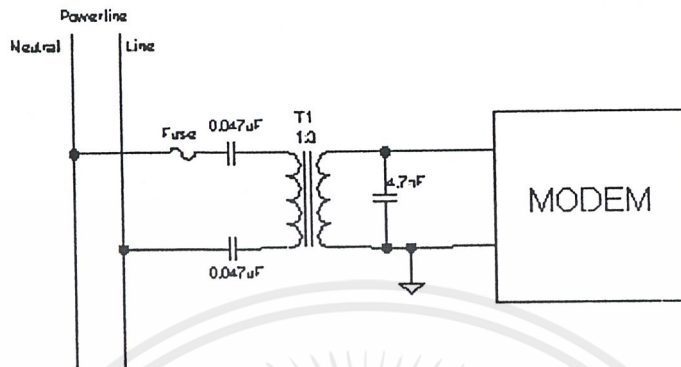
โดยค่า C ที่แทนใช้ในหน่วยไมโครฟารัด แทนค่าเฉพาะตัวเลขลงในสูตร

2. เลือกค่าอัตราขยายและค่า $Q = f_0/BW$ ของวงจรแบนด์พาสในหนังสือคู่มือการออกแบบฟิลเตอร์แล้วนำค่าความต้านทานในตารางคูณกับค่า K ที่คำนวณได้จากข้อ 1. วงจรกรองแถบความถี่ผ่านแสดงในรูปที่ 2.6



รูปที่ 2.6 วงจรกรองความถี่ผ่านอันดับสอง

4. วงจรเชื่อมต่อสัญญาณควบคุมกับสายไฟฟ้ากำลัง ในโครงงานนี้ใช้ทรานซอร์เมอร์เป็นตัวเชื่อมต่อ โดยทำหน้าที่เป็นวงจรโซแนนซ์ และกรองความถี่คลื่นพายุที่เครื่องรับ และเครื่องส่งส่งสัญญาณเข้าไปในสายไฟฟ้ากำลัง และป้องกันอันตรายจากสัญญาณไฟฟ้ากำลัง โดยทำหน้าที่แยกกราวด์ของวงจรกับระบบไฟฟ้ากำลังออกจากกัน วงจรแสดงในรูปที่ 2.7



รูปที่ 2.7 วงจรเชื่อมต่อสัญญาณควบคุมกับสายไฟฟ้ากำลัง

สภาพแวดล้อมของสายไฟฟ้ากำลัง

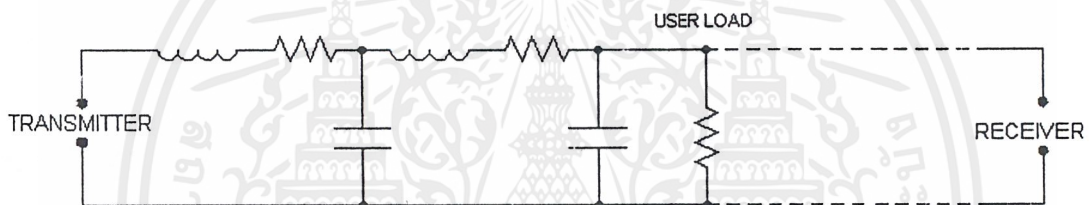
เนื่องจากสายส่งของระบบ ไฟฟ้ากำลังถูกออกแบบมาเพื่อใช้ในการส่งสัญญาณ ไฟฟ้ากำลัง(50Hz หรือ 60Hz) เท่านั้น โดยไม่ได้คำนึงการนำมาส่งสัญญาณสื่อสารความถี่สูงดังนั้นปัญหาสำคัญที่อาจจะเกิดขึ้นกับการส่งสัญญาณสื่อสารนี้คือ

- การลดทอนของสัญญาณสื่อสารอันเนื่องมาจากการเปลี่ยนแปลงอิมพีแดนซ์ของสายไฟฟ้า ซึ่งอิมพีแดนซ์จะเปลี่ยนแปลงเนื่องมาจากอุปกรณ์ที่ต่อเข้ากับระบบไฟฟ้า ทำให้สัญญาณสื่อสารถูกลดทอนได้ อีกประการหนึ่งคือที่จุดเชื่อมต่อของสายไฟฟ้ามีอิมพีแดนซ์มีอิมพีแดนซ์ไม่เท่ากัน สัญญาณสื่อสารสื่อสารบางส่วนจะสะท้อนกลับทำให้เกิดการลดทอนได้เช่นกัน
- สัญญาณรบกวนต่างๆในระบบไฟฟ้า เช่น อิมพัลส์ น้อยส์(Impulse noise) , ไวท์ น้อยส์(White noise) , คอนตินิวอัล เวฟ ซอส(Continuous wave source) โดยที่อิมพัลส์ น้อยส์เกิดจากการต่อโหลดประเภทอินดักทิฟเข้ากับระบบไฟฟ้าจะเกิดสัญญาณอิมพัลส์ขึ้นมีหน้าคลื่นชันเป็นสัญญาณรบกวนที่ป้องกันได้ยาก ถ้าหากในระบบมีโหลดประเภทคาปาซิทิฟ ที่สามารถเกิดเรโซแนนซ์กับความถี่ของอิมพัลส์ น้อยส์พอดีจะเกิดสัญญาณรบกวนที่เรียกว่า คอนตินิวอัล เวฟ ซอส ซึ่งจะรบกวนสัญญาณสื่อสารตลอดเวลาโดยที่ไม่สามารถคาดได้ว่าสัญญาณรบกวนนี้จะมีค่าเท่าใด และยังมีสัญญาณรบกวนอีกอย่างหนึ่งที่มีการกระจายของพลังงานทุกความถี่ เรียกว่า ไวท์ น้อยส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ผลกระทบจากการติดตั้งสายไฟฟ้าหลายเส้นทาง เนื่องจากระบบไฟฟ้ากำลังจะมีการส่งสัญญาณไฟฟ้าไปตามตามสายไฟฟ้าหลายเส้นทางและความยาวของสายไฟฟ้าก็จะต่างกัน สัญญาณสื่อสารที่ถูกส่งไปในสายไฟฟ้าเส้นต่างๆจะมีเฟสต่างกันหากมาบรรจบกันสัญญาณอาจถูกลดทอนได้ หรืออาจจะหายไปที่จุดบรรจบนั้นมีสัญญาณสื่อสารจากสองเส้นทางที่มีเฟสต่างกัน 180 องศาพอดี

อิมพีแดนซ์ภายในสายมีค่าประมาณ 10-100 โอห์ม ขนาดของตัวเก็บประจุภายในสายประมาณ 10-1000 พิโคฟารัดต่อ 1000 ฟุต ขนาดความต้านทานในสายประมาณ 0.1-1 โอห์มต่อ 1000 ฟุต ความต้านทานในสายยังมีความไม่แน่นอนขึ้นอยู่กับจำนวนการต่ออุปกรณ์ไฟฟ้าอีกด้วย



รูปที่ 2.8 สภาพแวดล้อมของสายไฟฟ้ากำลัง

มาตรฐานที่ต้องคำนึงถึง

มาตรฐาน EN50065-1 เป็นมาตรฐานที่เกี่ยวข้องกับการสื่อสารบนสายไฟฟ้ากำลังมีข้อกำหนดดังนี้

- การเลือกความถี่ของคลื่นพาห้

EN 50065-1 กำหนดความถี่ของการส่งสัญญาณสื่อสารบนสายไฟฟ้ากำลังภายในที่อยู่อาศัยไว้ที่ความถี่ 95 – 148.5 กิโลเฮิรตซ์

- ค่าแรงดันเอาต์พุตของเครื่องส่ง

ค่าแรงดันเอาต์พุตของเครื่องส่งที่ใช้ภายในที่อยู่อาศัยถูกกำหนดไว้ไม่เกิน 122 dBuV หรือ 3.56 Vpp ส่วนการใช้งานในสถานที่พิเศษ เช่น โรงงานอุตสาหกรรม ถูกกำหนดไว้ไม่เกิน 140 dBuV หรือ 23.8 Vpp

การออกแบบจึงควรออกแบบเครื่องส่งตามเงื่อนไขของมาตรฐานดังกล่าวนี้

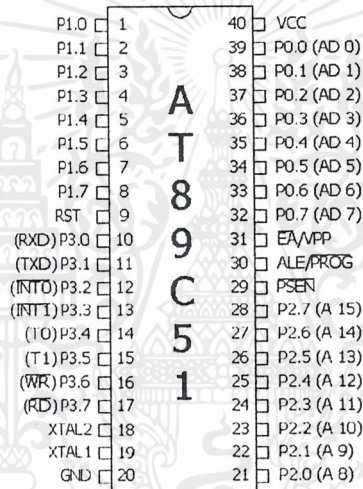
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์เบอร์ AT89C51

AT89C51 เป็นไมโครคอนโทรลเลอร์ตระกูล MCS-51 ของบริษัท Atmel มีหน่วยความจำโปรแกรม (Program memory) และหน่วยความจำข้อมูล (Data memory) อยู่ในตัวทำให้สะดวกต่อการนำมาใช้งาน ลักษณะของตัวไมโครคอนโทรลเลอร์ AT89C51 แสดงดังรูปที่ 3.1



รูปที่ 3.1 ไมโครคอนโทรลเลอร์เบอร์ AT89C51

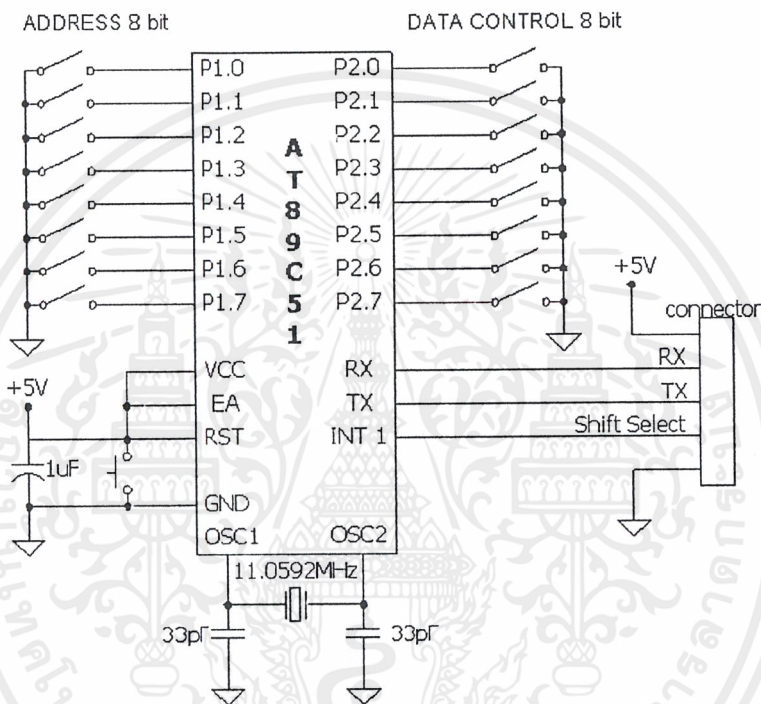
และยังคุณสมบัติอื่นๆอีกดังนี้

- หน่วยความจำโปรแกรมแบบแฟลชขนาด 4 กิโลไบต์
- หน่วยความจำข้อมูลขนาด 128 ไบต์
- ความเร็วในการทำงานสูงสุด 24 เมกกะเฮิร์ตซ์
- พอร์ต อินพุท/เอาต์พุท 32 พอร์ต
- มีพอร์ตสื่อสารอนุกรมแบบฟูลดูเพล็กซ์
- ไทม์เมอร์/เคาเตอร์ 16 บิต 2 ตัว
- กินกำลังไฟฟ้าน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

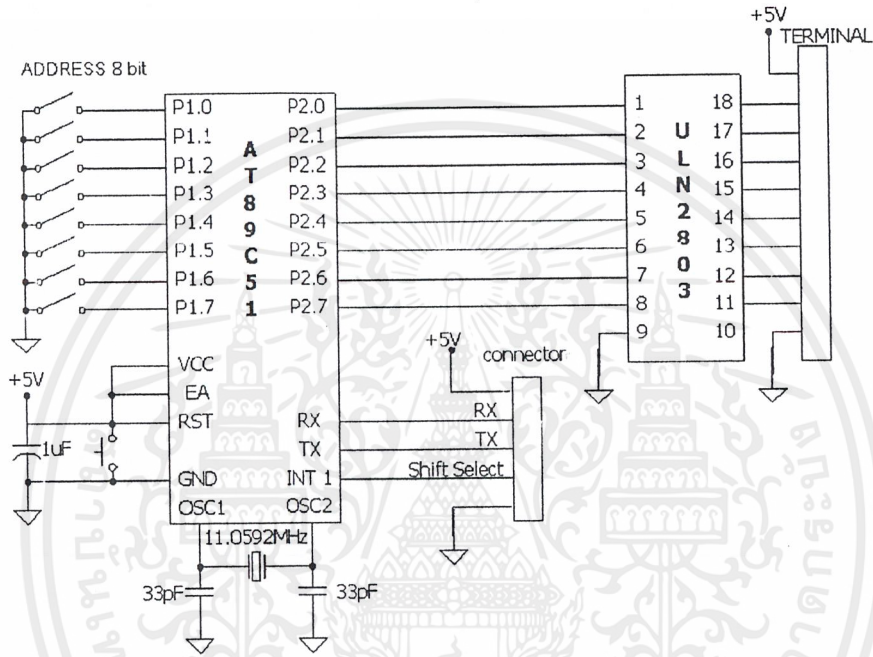
หลักการทํางาน

วงจรมicroคอนโทรลเลอร์ในภาคส่ง จะทำหน้าที่รับข้อมูลของแอดเดรสและข้อมูลควบคุมจากคิพสวิตช์ เพื่อเปลี่ยนให้อยู่ในรูปข้อมูลแบบอนุกรมเพื่อให้สามารถสื่อสารข้อมูลผ่านโมเด็มได้ วงจรมicroคอนโทรลเลอร์ในภาคส่งแสดงดังรูปที่ 3.2



รูปที่ 3.2 วงจรมicroคอนโทรลเลอร์ในภาคส่ง

วงจรมicroคอนโทรลเลอร์ในภาครับ จะทำหน้าที่รับข้อมูลแบบอนุกรมที่ผ่านมาจากโมเด็มเพื่อประมวลผลข้อมูลว่าเป็นแอดเรสของตนหรือไม่ เพื่อส่งสัญญาณควบคุมการเปิดและปิดอุปกรณ์ไฟฟ้าไปยังวงจรรีเลย์ควบคุม วงจรมicroคอนโทรลเลอร์ในภาครับแสดงดังรูปที่ 3.2



รูปที่ 3.3 วงจรมicroคอนโทรลเลอร์ในภาครับ

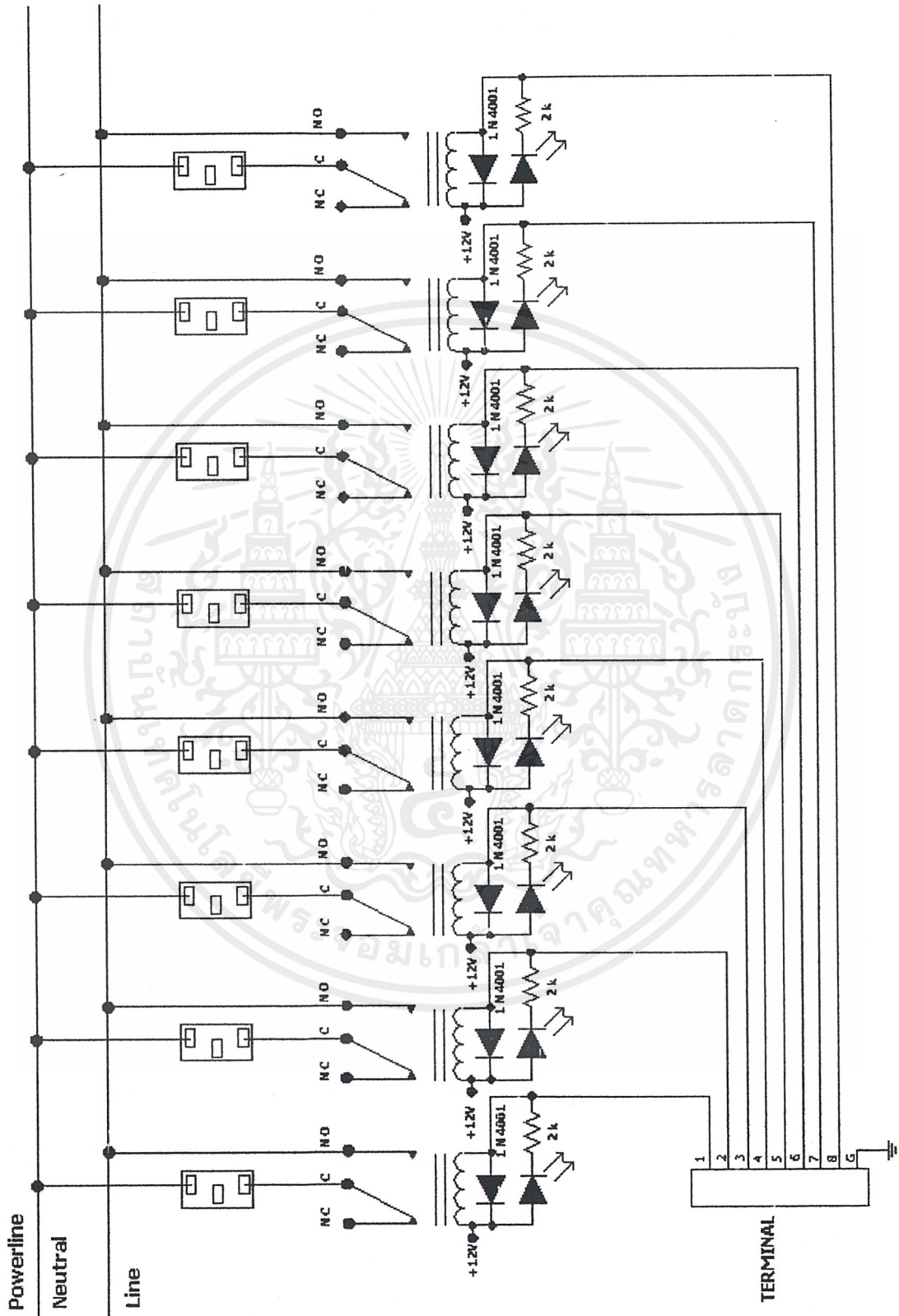
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

วงจรรีเลย์ควบคุม

หลักการทํางาน

วงจรรีเลย์ควบคุมจะทำการควบคุมการจ่ายกำลังไฟฟ้าให้กับอุปกรณ์ไฟฟ้าที่ต้องการจะควบคุม โดยเอาท์พุทจาก ไอซีเบอร์ ULN2803 ซึ่งอยู่ภายในเครื่องรับ ทำหน้าที่เป็นเสมือนกราวด์ของสวิตช์รีเลย์เมื่อมีลอจิก “1” จากไมโครคอนโทรลเลอร์เข้ามายังไอซีเบอร์ ULN2803 ทำให้เอาท์พุทจะเป็น 0 โวลต์จะมีกระแสไหลผ่านขดลวดรีเลย์ ขดลวดรีเลย์จะสร้างสนามแม่เหล็กดูดหน้าสัมผัสรีเลย์เข้าหากัน ทำให้ปลั๊กของชุดควบคุมสามารถจ่ายกำลังให้กับเครื่องใช้ไฟฟ้าที่ต้องการจะควบคุม แต่เมื่อมีลอจิก “0” จากไมโครคอนโทรลเลอร์เข้ามายังไอซีเบอร์ ULN2803 ทำให้เอาท์พุทจะมีค่าแรงดันเท่ากับ 12 โวลต์ จะไม่มีกระแสไหลผ่านขดลวดรีเลย์ ทำให้ปลั๊กของชุดควบคุมไม่ สามารถจ่ายกำลังให้กับเครื่องใช้ไฟฟ้าที่ต้องการจะควบคุมได้ โดยวงจรรีเลย์ควบคุมแสดงดังรูปที่ 4.1



รูปที่ 4.1 วงจรรีเลย์ควบคุม

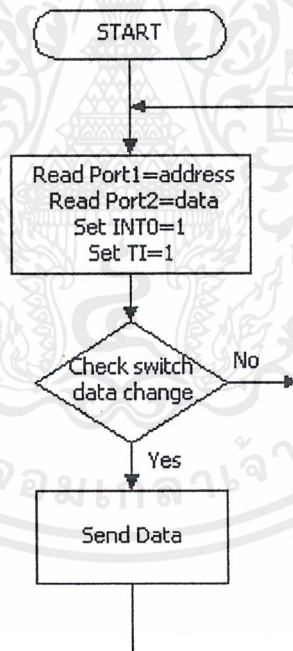
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

โปรแกรมการทำงานของไมโครคอนโทรลเลอร์

การเขียนโปรแกรมการทำงานของไมโครคอนโทรลเลอร์ภาคส่ง

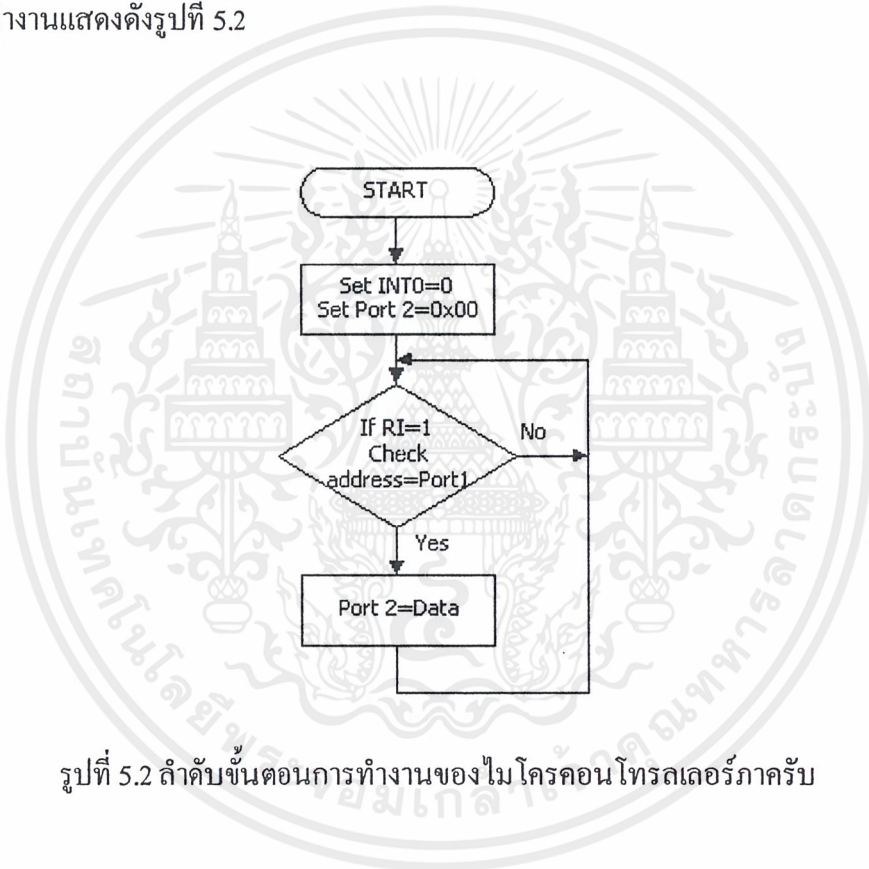
โปรแกรมไมโครคอนโทรลเลอร์ของเครื่องส่งจะเริ่มด้วยการอ่านค่าของแอดเดรส และ ข้อมูลควบคุมจากสวิตช์เข้ามาเก็บไว้เพื่อที่จะนำข้อมูลควบคุมที่อ่านได้มาเปรียบเทียบกับถ้ามีการเปลี่ยนแปลงของสวิตช์ข้อมูลควบคุม ก็จะส่งข้อมูลควบคุมไปยังเครื่องรับหลังจากนั้นก็กลับไปตรวจสอบการเปลี่ยนแปลงของข้อมูลควบคุมตามขั้นตอนเดิม ถ้าไม่มีการเปลี่ยนแปลงของข้อมูลควบคุมจากสวิตช์ โปรแกรมก็จะวนอ่านค่าไปเรื่อยๆ จนกว่าจะพบการเปลี่ยนแปลงของสวิตช์ข้อมูลควบคุม ลำดับขั้นตอนการทำงานแสดงดังรูปที่ 5.1



รูปที่ 5.1 ลำดับขั้นตอนการทำงานของไมโครคอนโทรลเลอร์ภาคส่ง

การเขียนโปรแกรมการทำงานของไมโครคอนโทรลเลอร์ภาครับ

โปรแกรมของเครื่องรับจะเริ่มด้วยการเคลียร์ค่าของเอาต์พุทพอร์ตที่จับรีเลย์เพื่อให้ อุปกรณ์ไฟฟ้าต่างๆที่ต่ออยู่กับชุดรีเลย์ควบคุมให้หยุดทำงานก่อน แล้วทำการอ่านค่าแอดเดรสของ เครื่องรับที่กำหนด โดยสวิตซ์เข้ามา จากนั้นรอข้อมูลควบคุมที่ส่งมาจากเครื่องส่ง เพื่อที่จะทำการ เปรียบเทียบว่าใช้ข้อมูลที่ส่งมายังแอดเดรสของเครื่องรับชุดนี้หรือไม่ ถ้าใช่ก็จะสั่งให้เอาต์พุท พอร์ตส่งค่าควบคุมไปยังชุดรีเลย์ควบคุม จากนั้นก็จะรอข้อมูลที่ส่งมาควบคุมต่อไป ลำดับขั้น ตอนการทำงานแสดงดังรูปที่ 5.2



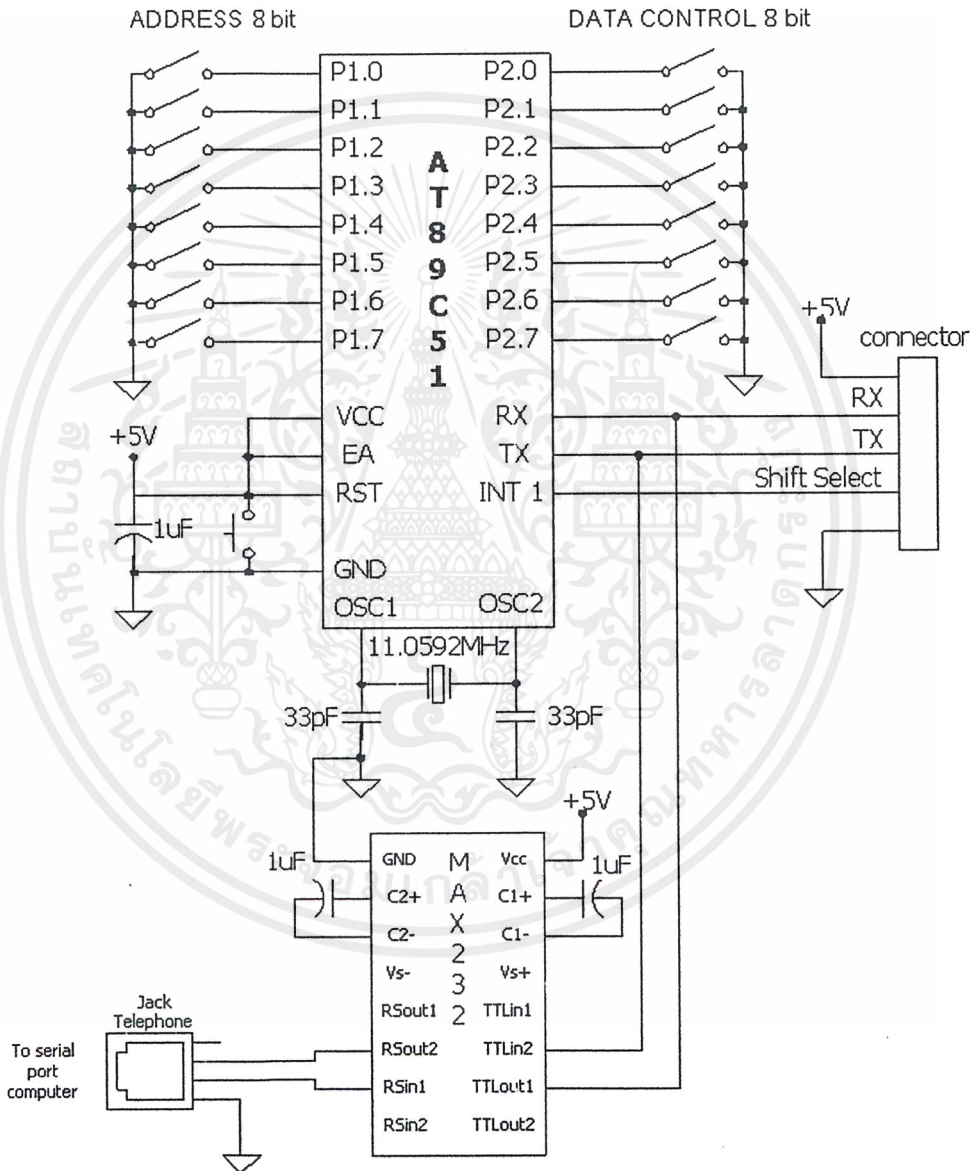
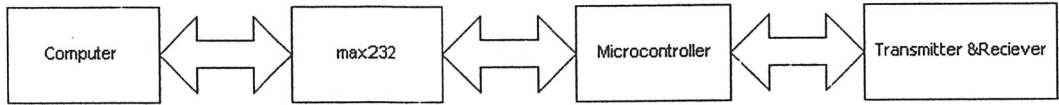
รูปที่ 5.2 ลำดับขั้นตอนการทำงานของไมโครคอนโทรลเลอร์ภาครับ

บทที่ 6

แนวทางในการพัฒนาต่อ

การใช้อุปกรณ์ควบคุมผ่านสายไฟฟ้ากำลังที่ใช้ไมโครคอนโทรลเลอร์ อาจสามารถเพิ่มประสิทธิภาพในการใช้งาน โดยใช้การควบคุมจากคอมพิวเตอร์แทนไมโครคอนโทรลเลอร์โดยอาศัยการควบคุมผ่านโปรแกรมแบบวิซวล โดยการรับส่งข้อมูลจะส่งผ่านพอร์ตอนุกรมคอมพิวเตอร์ ทำให้เพิ่มความสามารถในการจัดเก็บข้อมูล และลักษณะในการแสดงผลที่ง่ายต่อการควบคุม โดยการเพิ่มวงจรของไอซี MAX232 ซึ่งจะทำหน้าที่แปลงแรงดันระหว่างคอมพิวเตอร์กับวงจรเครื่องรับและส่งข้อมูลให้สามารถติดต่อกันได้ในการเชื่อมต่อระหว่างคอมพิวเตอร์กับเครื่องรับและส่งข้อมูล โดยลักษณะของรูปแบบในการเชื่อมต่อระหว่างคอมพิวเตอร์กับเครื่องรับและส่งข้อมูลแสดงดังรูปที่ 6.1





รูปที่ 6.1 รูปแบบในการเชื่อมต่อระหว่างคอมพิวเตอร์กับเครื่องรับและส่งข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

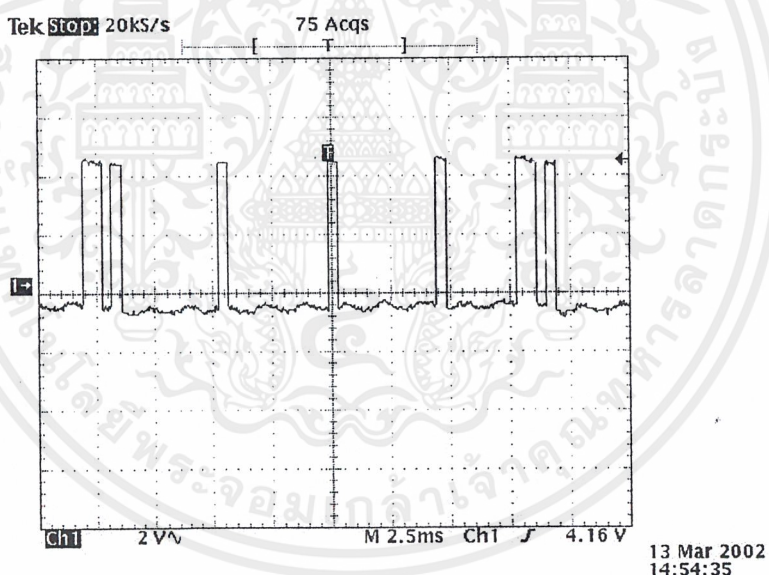
บทที่ 7

ผลการทดลอง

รูปสัญญาณเอาต์พุตที่จุดต่างๆภายในวงจรโมเด็ม

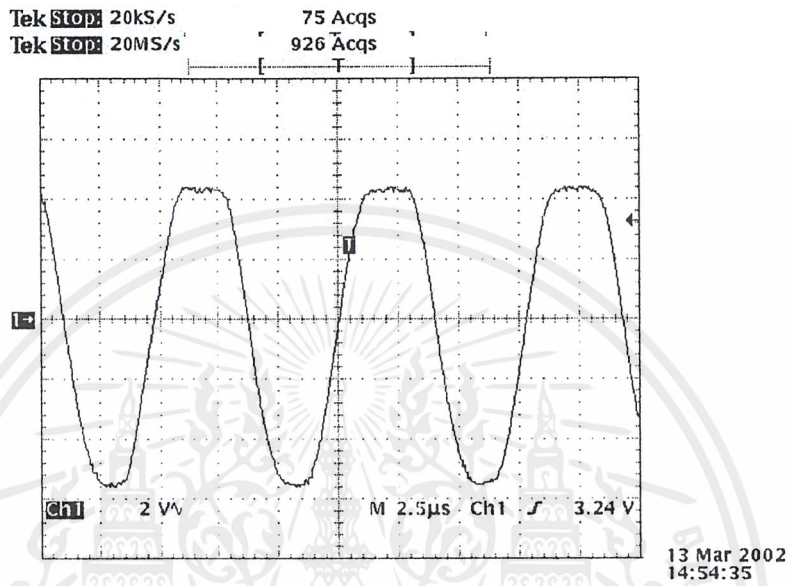
จากการทดลองใช้งานเครื่องรับและส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลัง สามารถควบคุมอุปกรณ์ไฟฟ้าได้และวัดสัญญาณเอาต์พุตที่จุดต่างๆภายในวงจรโมเด็มของเครื่องรับและส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลังได้รูปสัญญาณที่จุดต่างๆดังต่อไปนี้

1. รูปสัญญาณเอาต์พุตจากไมโครคอนโทรลเลอร์ที่ส่งไปยังไอซีกำเนิดสัญญาณพีริเวินซ์ชิพคียอ์ซึ่งเป็นสัญญาณดิจิทัลที่ภาคส่ง



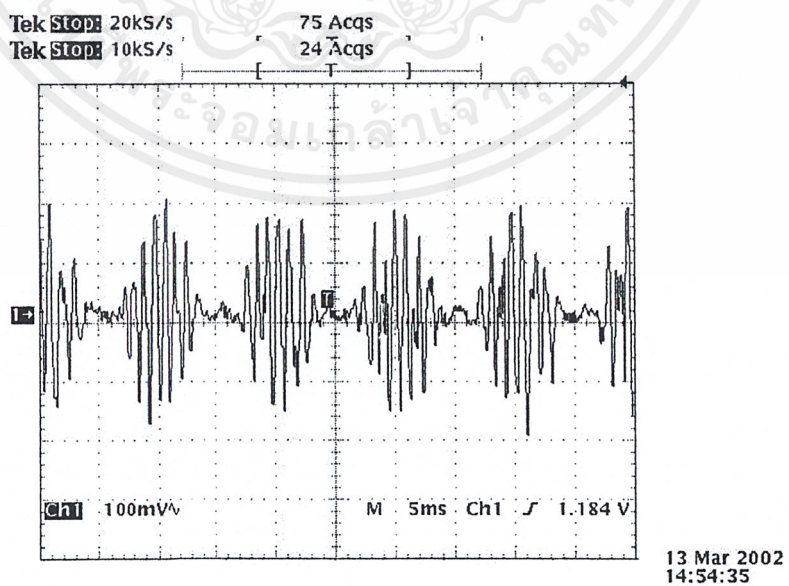
รูปที่ 7.1 สัญญาณจากไมโครคอนโทรลเลอร์ที่ภาคส่ง

2. รูปสัญญาณฟริควนซีซัพพลีอิงที่กำเนิด โดยไอซีกำเนิดสัญญาณฟริควนซีซัพพลีอิงซึ่งเบอร์XR2206



รูปที่ 7.2 สัญญาณฟริควนซีซัพพลีอิง

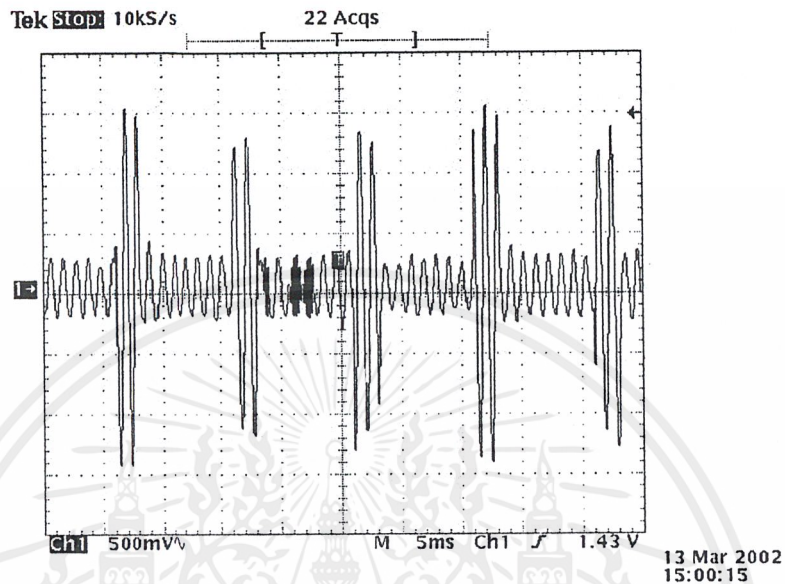
3. รูปสัญญาณที่ตกคร่อมทรานส์ฟอร์มเมอร์ที่ภาคส่ง



รูปที่ 7.3 สัญญาณที่ตกคร่อมทรานส์ฟอร์มเมอร์ที่ภาคส่ง

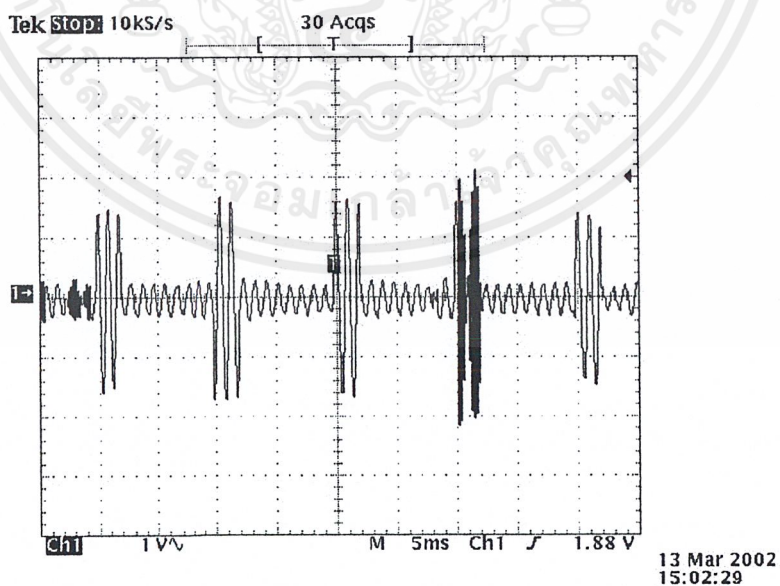
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. รูปสัญญาณที่ตกคร่อมทรานส์ฟอร์มเมอร์ที่ภาครับ



รูปที่ 7.4 สัญญาณที่ตกคร่อมทรานส์ฟอร์มเมอร์ที่ภาครับ

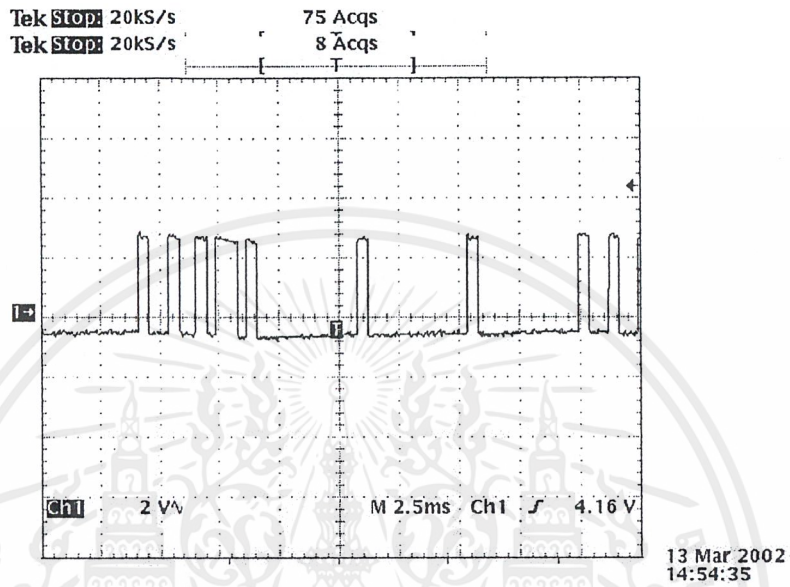
5. รูปสัญญาณที่ผ่านวงจรกรองความถี่แล้วส่งไปยังไอซีคิมมอดูเลทสัญญาณพีริเวนซีฟ คีย์อิงซึ่งเบอร์ XR2211



รูปที่ 7.5 สัญญาณพีริเวนซีฟคีย์อิงก่อนคิมมอดูเลทที่ภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. รูปสัญญาณเอาต์พุตจากไอซีติมอดูเลทสัญญาณพรีแควนซ์ซีฟตี้ซึ่งเป็นสัญญาณดิจิตอลที่ส่งไปยังไมโครคอนโทรลเลอร์ที่ภาครับ



รูปที่ 7.6 สัญญาณเอาต์พุตจากไอซีติมอดูเลทสัญญาณพรีแควนซ์ซีฟตี้ซึ่ง

บทที่ 8

บทสรุปและวิจารณ์

บทสรุปโครงการ

จากการออกแบบและสร้างเครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟฟ้ากำลัง เมื่อทำการทดสอบการควบคุมระหว่างเครื่องรับและเครื่องส่ง ปรากฏว่าสามารถควบคุมการเปิดและปิด อุปกรณ์ไฟฟ้าได้อย่างถูกต้อง ในระยะทางประมาณ 300 เมตรภายในบ้าน

วิจารณ์โครงการ

ถ้าระยะทางระหว่างเครื่องรับส่งอยู่ไกลมากเกินไปข้อมูลอาจเกิดความผิดพลาดเนื่องจากสัญญาณคลื่นพาห์ถูกลดทอน วิธีการที่จะเพิ่มระยะทางการรับส่งได้คือ การเพิ่มกระแสของเครื่องส่งให้มากขึ้นเพื่อลดผลของความต้านทานที่ไม่แน่นอนภายในสายไฟฟ้ากำลังหรือใช้ไอซีเพาเวอร์ไลน์โมเด็ม(Powerline Modem) โดยเฉพาะ เช่น เบอร์ TDA5051 , ST7537 เป็นต้น

ปัญหาและอุปสรรค

1. การออกแบบวงจรองความถี่ ระหว่างการคำนวณและการปฏิบัติจริงมีความคลาดเคลื่อนของความถี่กลางที่กำหนดไว้ เนื่องจากผลของการเดินสายและค่าความผิดพลาดของอุปกรณ์ที่ใช้ทำให้ความถี่กลางที่กำหนดไว้เกิดความคลาดเคลื่อน การปรับหาความถี่กลางทำได้ด้วยการเพิ่มและลดค่าของตัวเก็บประจุแต่มีผลทำให้อัตราขยายของวงจรลดลง
2. การออกแบบวงจรองความถี่ ที่มีความกว้างของแถบความถี่ที่แคบเกินไปทำให้การปรับหาช่วงตอบสนองความถี่เป็นไปได้ยาก
3. การปรับความถี่ของ ไอซีกำเนิดสัญญาณฟรีควีนซีพียอ์อิงและการปรับช่วงคิมอคูเลทสัญญาณฟรีควีนซีพียอ์อิงต้องใช้ตัวต้านทานปรับค่าได้แบบทริมพอทเนื่องจากการปรับความต้านทานมีความละเอียดในการเปลี่ยนแปลงค่าความต้านทานมากกว่าการใช้ตัวต้านทานปรับค่าได้แบบไวลุ่มซึ่งการเปลี่ยนแปลงค่าความต้านทานจะมีความละเอียดน้อยกว่า
4. การคำนวณค่าอุปกรณ์ที่ใช้ในวงจรบางค่าไม่มีขายในท้องตลาดต้องใช้ค่าใกล้เคียงทำให้ต้องมีการปรับค่าอุปกรณ์บางตัวในวงจรเพื่อให้วงจรทำงานได้ถูกต้อง
5. การเลือกใช้ค่าอุปกรณ์ที่ได้จากการคำนวณของไอซีคิมอคูเลทสัญญาณฟรีควีนซีพียอ์อิงถ้าไม่ตรงกับการคำนวณหรือบางค่าไม่สามารถหามาใช้ได้จะมีผลต่อการปรับหาช่วงความถี่ที่

ต้องการในการตีมูลค่าสัญญาณทำให้อาจต้องลดความกว้างช่องสัญญาณ(แบนด์วิธ)ของภาคส่ง เพื่อเป็นการแก้ปัญหา หรืออาจแก้ปัญหาโดยทำการเพิ่มค่าอุปกรณ์ที่ยังผิดพลาดให้ใกล้เคียงกับค่าที่คำนวณได้

6. การต่อทดลองชุดรีเลย์ควบคุมต้องอาศัยความระมัดระวังในการทดสอบเพราะหากเกิดความผิดพลาดจะเกิดความเสียหายอย่างมาก และต้องใช้เทปพันสายไฟพันทุกจุดที่เกี่ยวข้องกับจุดเชื่อมต่อของสายไฟฟ้ากำลังเพื่อความปลอดภัยแก่ผู้สร้างและผู้ใช้งาน

7. การทำงานของไอซีตีมูลค่าสัญญาณฟรีควีนซีพียูต้องทำการปรับบอดเรต(Baud rate) ให้ตรงกับที่กำหนดไว้ในการเขียน โปรแกรมของเครื่องรับและส่งของไมโครคอนโทรลเลอร์ ถ้าไม่เช่นนั้นการรับ/ส่งข้อมูลระหว่างเครื่องรับและเครื่องส่งจะผิดพลาดหรือไม่อาจสื่อสารกันได้



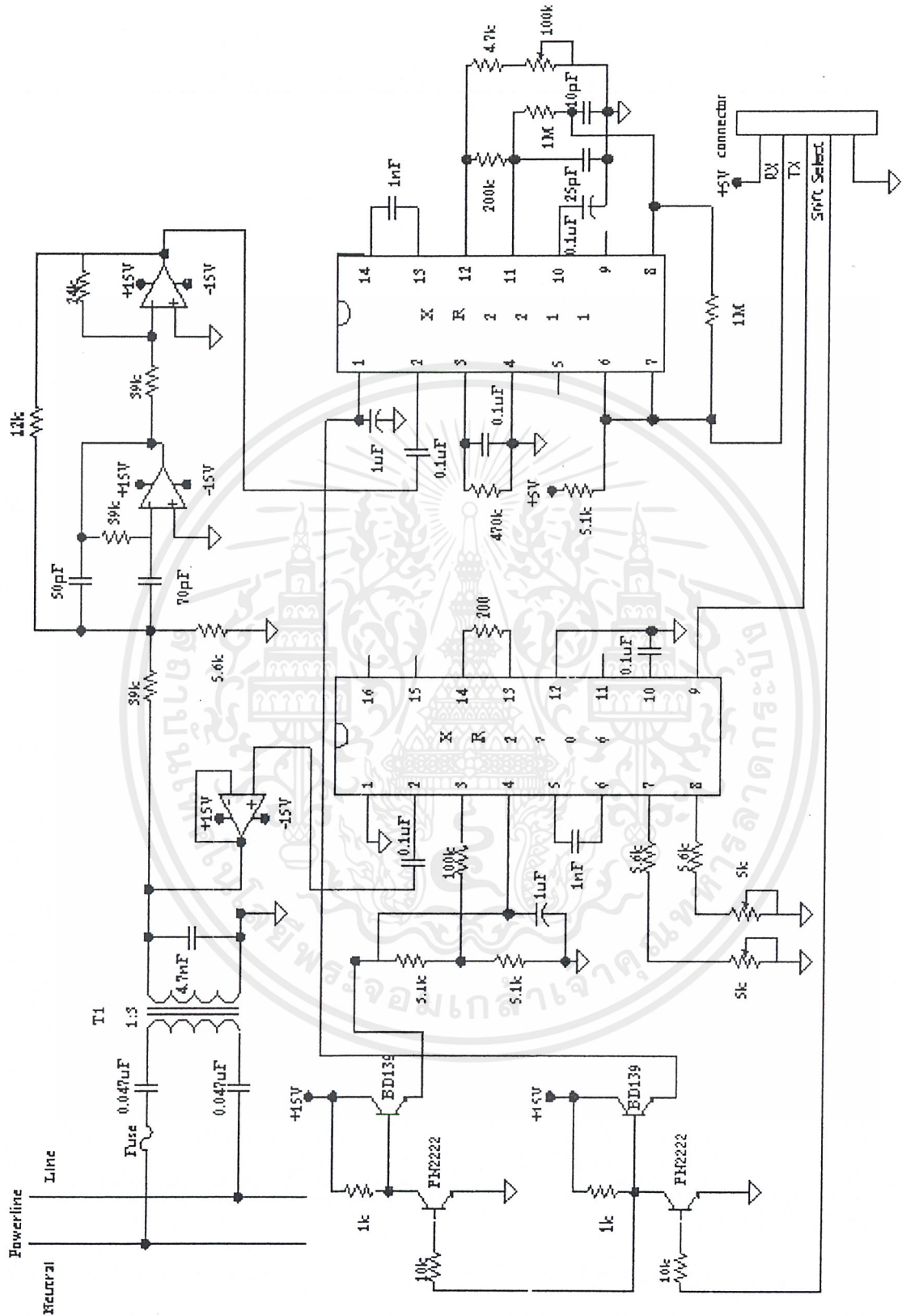


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

วงจรเครื่องรับ-ส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรเครื่องรับ-ส่งสัญญาณควบคุมผ่านสายไฟฟ้ากำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

รายละเอียดไอซีเบอร์ XR-2206 และ XR2211

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

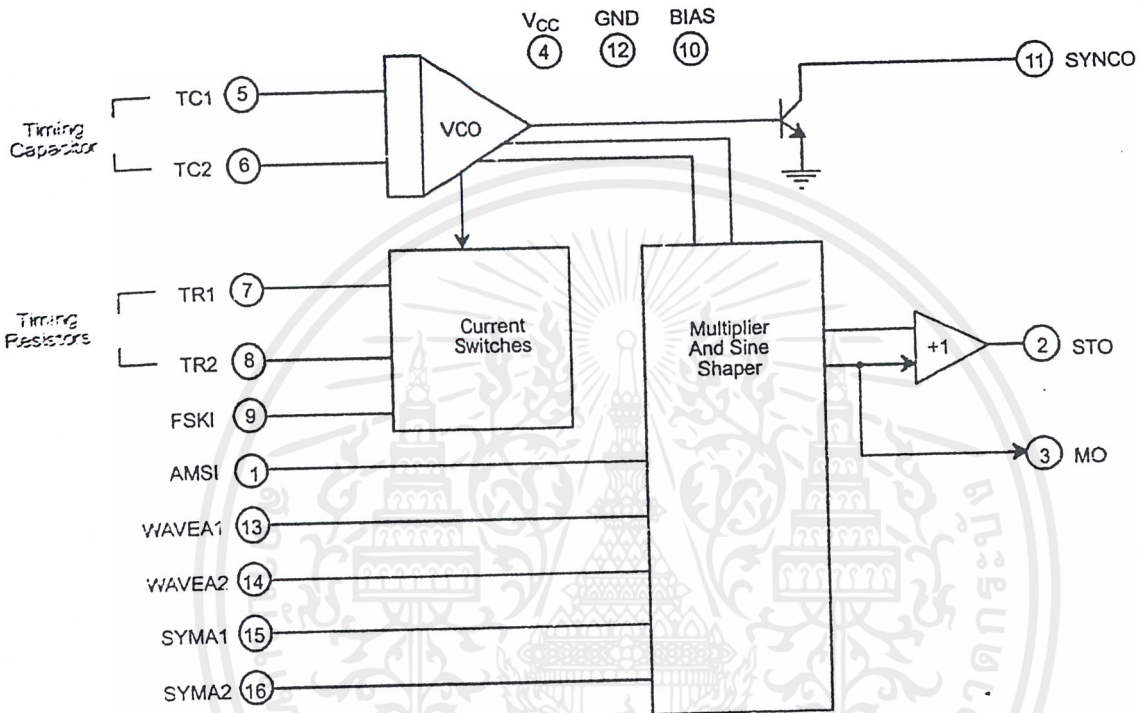
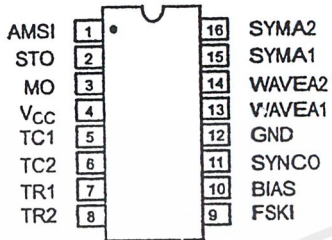
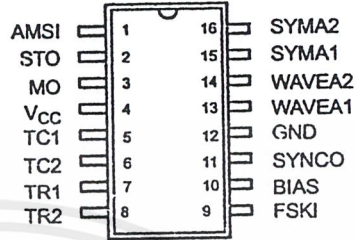


Figure 1. XR-2206 Block Diagram



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	Vcc		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to Vcc.
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2 $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$
 Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_o	$f_o = 1/R_1C$
Temperature Stability Frequency		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability ²		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	Figure 5
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output¹								
Triangle Amplitude		160			160		mV/k Ω	Figure 2, S_1 Open
Sine Wave Amplitude	40	60	80		60		mV/k Ω	Figure 2, S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

Notes

¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	For 95% modulation
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	
Square-Wave Output								
Amplitude		12			12		V _{p-p}	Measured at Pin 11.
Rise Time		250			250		ns	C _L = 10pF
Fall Time		50			50		ns	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μ A	V _{CC} = 26V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes

¹ Output amplitude is directly proportional to the resistance, R₃, on Pin 3. See Figure 3.

² For maximum amplitude stability, R₃ should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply 26V
 Power Dissipation 750mW
 Derate Above 25°C 5mW/°C

Total Timing Current 6mA
 Storage Temperature -65°C to +150°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

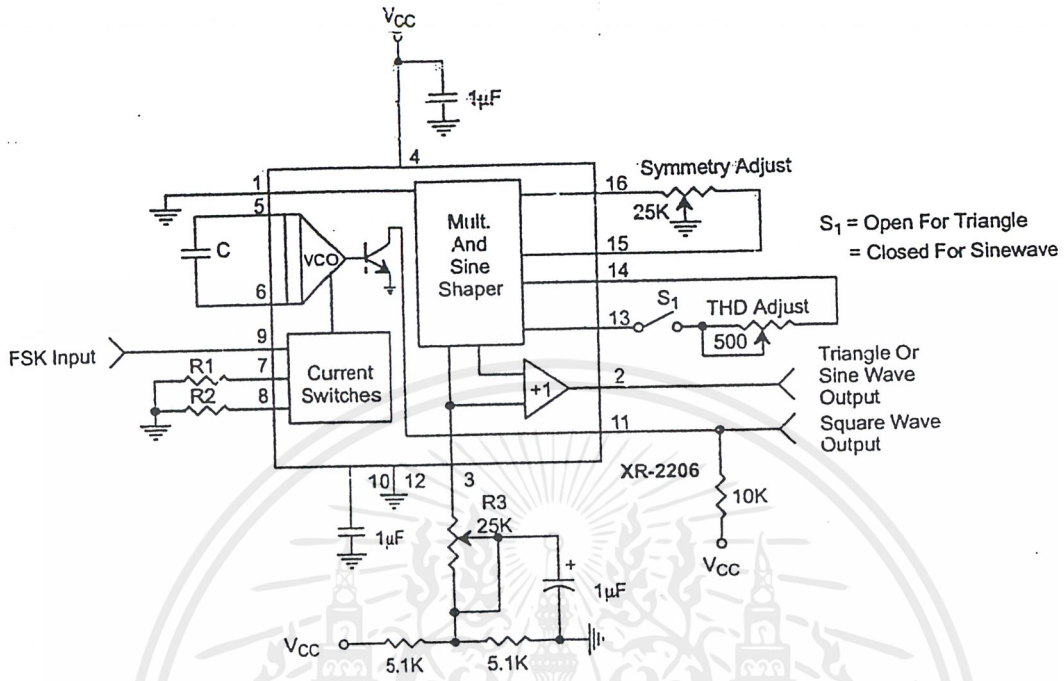


Figure 2. Basic Test Circuit

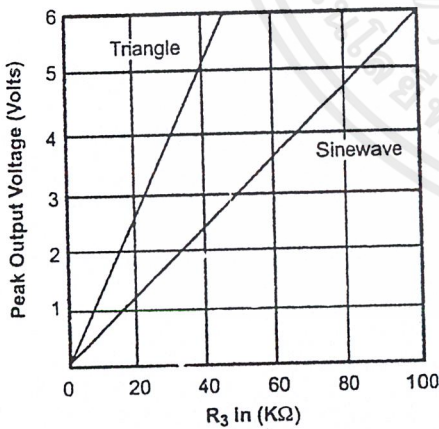


Figure 3. Output Amplitude as a Function of the Resistor, R3, at Pin 3

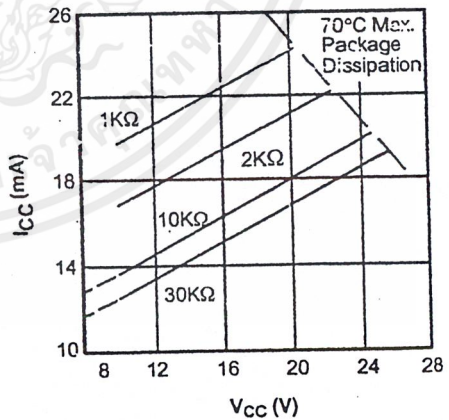


Figure 4. Supply Current vs Supply Voltage, Timing, R

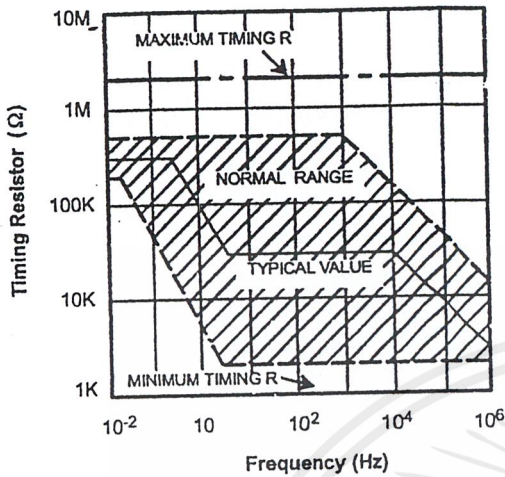


Figure 5. R versus Oscillation Frequency.

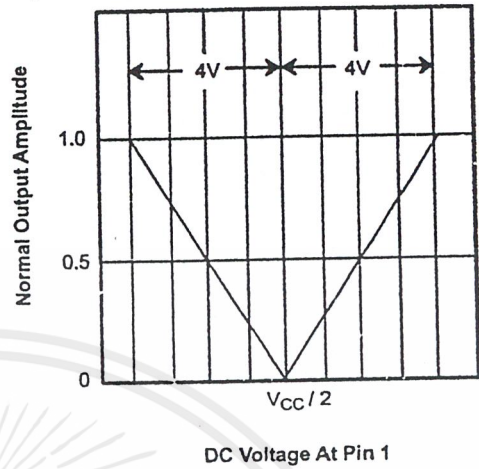


Figure 6. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1)

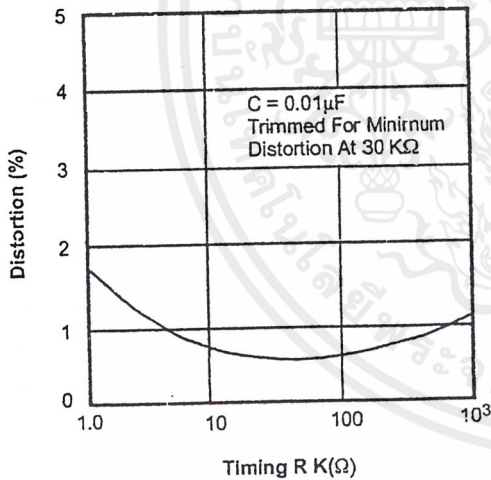


Figure 7. Trimmed Distortion versus Timing Resistor.

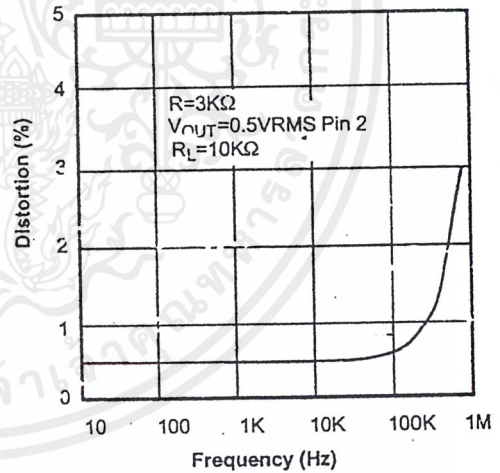


Figure 8. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

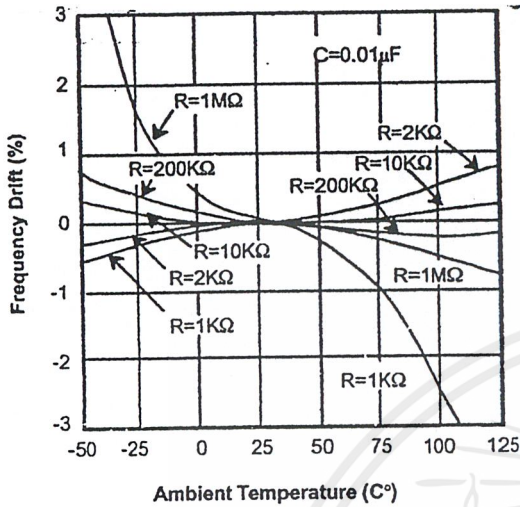


Figure 9. Frequency Drift versus Temperature.

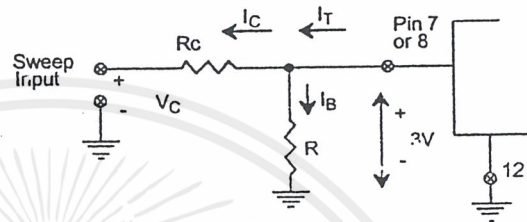


Figure 10. Circuit Connection for Frequency Sweep.

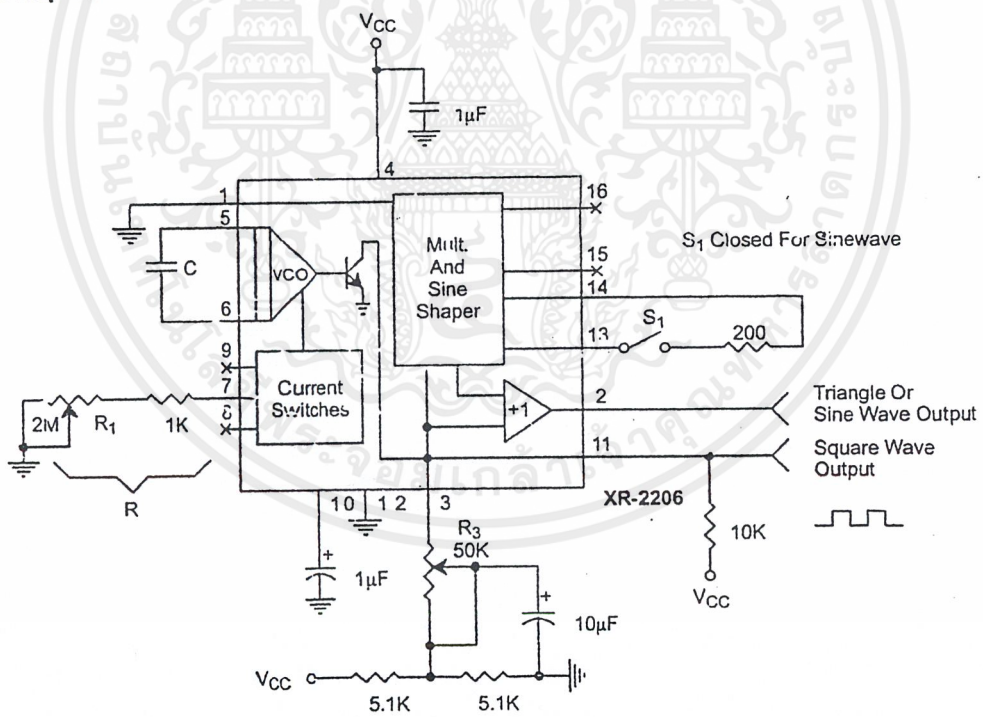


Figure 11. Circuit for Sine Wave Generation without External Adjustment. (See Figure 3 for Choice of R_3)

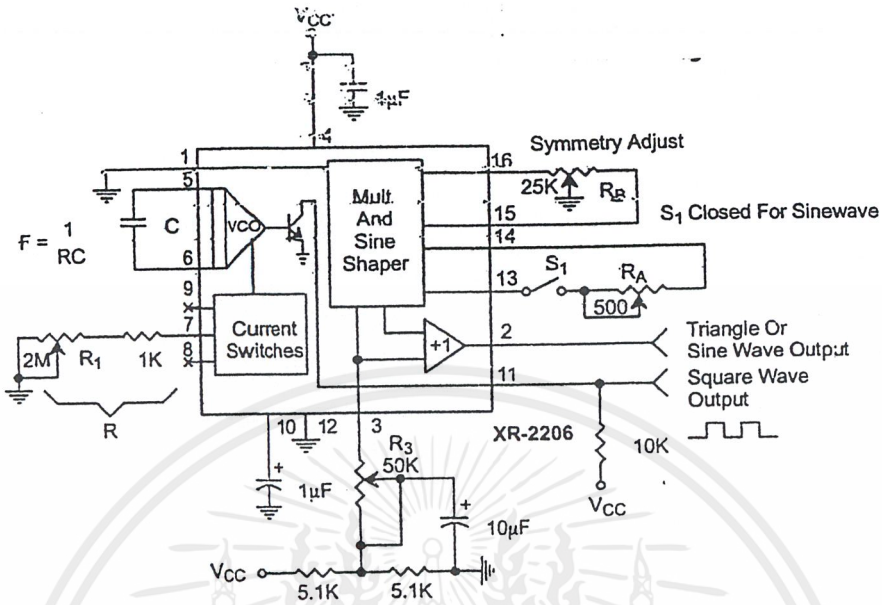


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion.
(R_3 Determines Output Swing - See Figure 3)

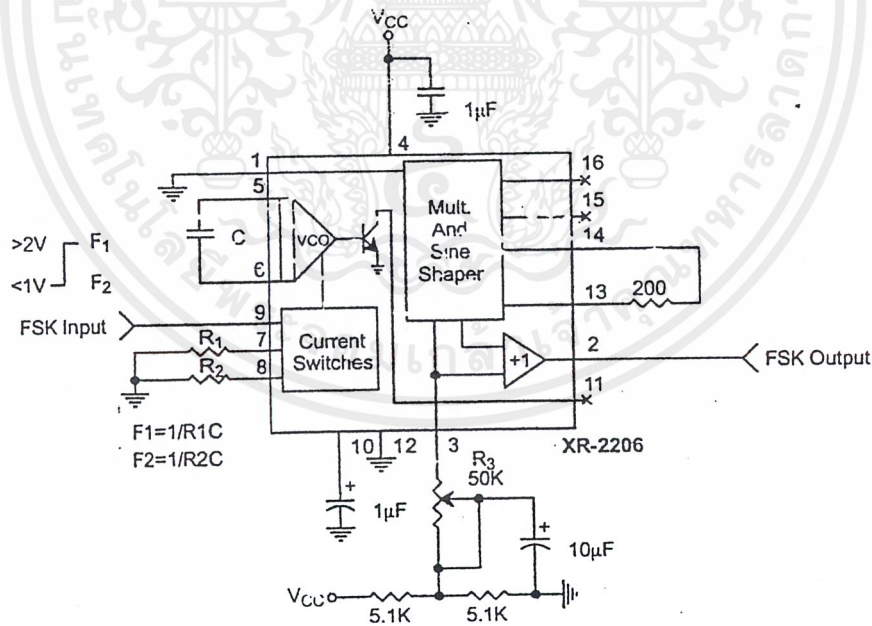
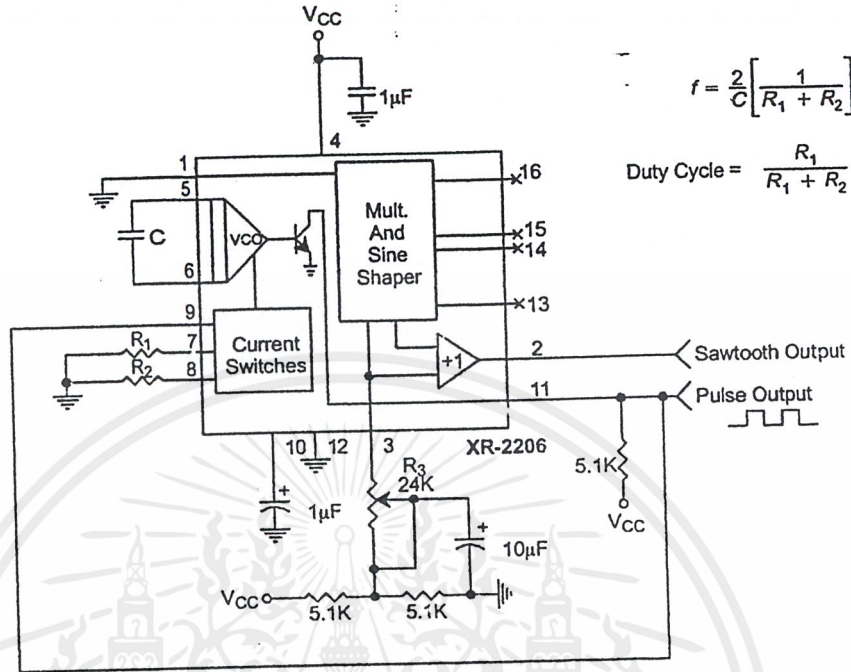


Figure 13. Sinusoidal FSK Generator



$$f = \frac{2}{C} \left[\frac{1}{R_1 + R_2} \right]$$

$$\text{Duty Cycle} = \frac{R_1}{R_1 + R_2}$$

Figure 14. Circuit for Pulse and Ramp Generation.

Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 13. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figure 11, Figure 12 and Figure 13, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment

Figure 11 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 11 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to -0.5% by additional adjustments as shown in *Figure 12*. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of *Figure 11* and *Figure 12* can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 13 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 14 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of 1k Ω to 2M Ω .

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_0 , is determined by the external timing capacitor, C , across Pin 5 and 6, and by the timing resistor, R , connected to either Pin 7 or 8. The frequency is given as:

$$f_0 = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C . The recommended values of R , for a given frequency range, as shown in *Figure 5*. Temperature stability is optimum for $4\text{k}\Omega < R < 200\text{k}\Omega$. Recommended values of C are from 1000pF to 100 μ F.

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320 I_T (\text{mA})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from 1 μ A to 3mA. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in *Figure 10*. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_c} \left(1 - \frac{V_c}{3} \right) \right) \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K , is given as:

$$K = \partial f / \partial V_c = - \frac{0.32}{R_c C} \text{ Hz/V}$$

CAUTION: For safety operation of the circuit, I_T should be limited to $\leq 3\text{mA}$.

Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 3). For sine wave output, amplitude is approximately 60mV peak per k Ω of R_3 ; for triangle, the peak amplitude is approximately 160mV peak per k Ω of R_3 . Thus, for example, $R_3 = 50k\Omega$ would produce approximately 13V sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance

at Pin 1 is approximately 100k Ω . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within 14 volts of $V_{CC}/2$ as shown in Figure 6. As this bias level approaches $V_{CC}/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V_{CC} .

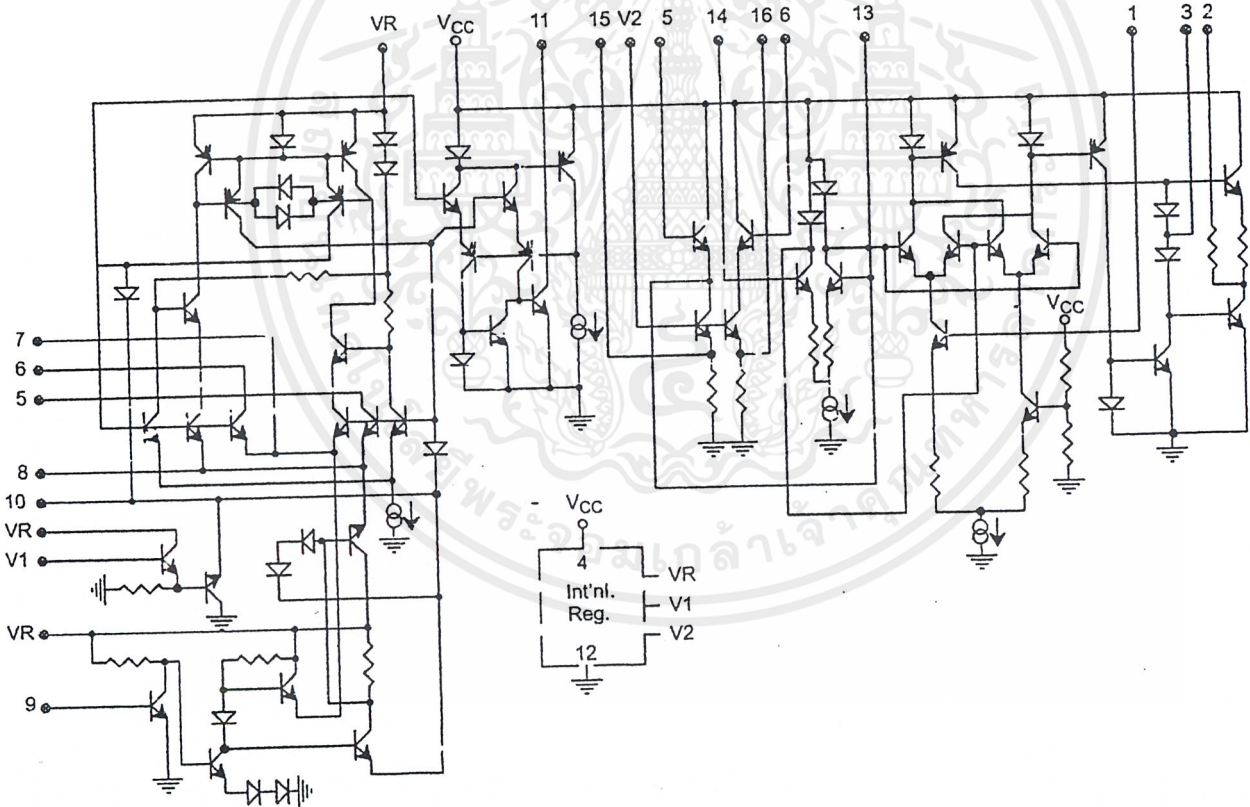
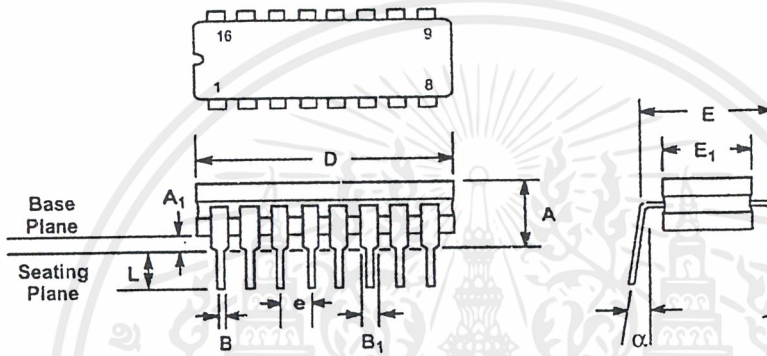


Figure 15. Equivalent Schematic Diagram

16 LEAD CERAMIC DUAL-IN-LINE
(300 MIL CDIP)

Rev. 1.00

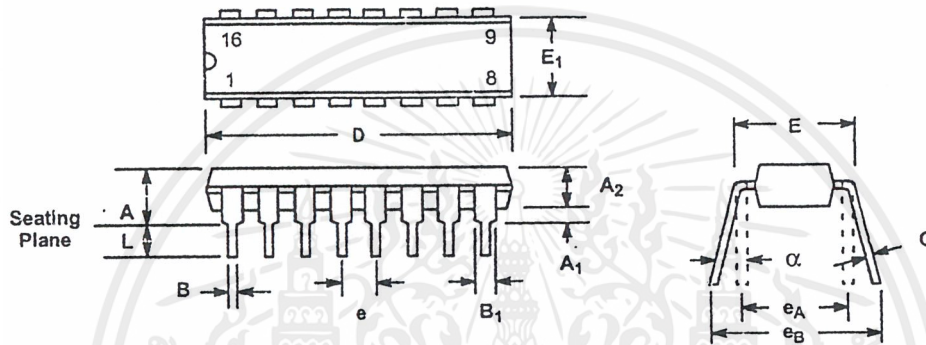


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A ₁	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B ₁	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.740	0.840	18.80	21.34
E ₁	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

Note: The control dimension is the inch column

16 LEAD PLASTIC DUAL-IN-LINE (300 MIL PDIP)

Rev. 1.00

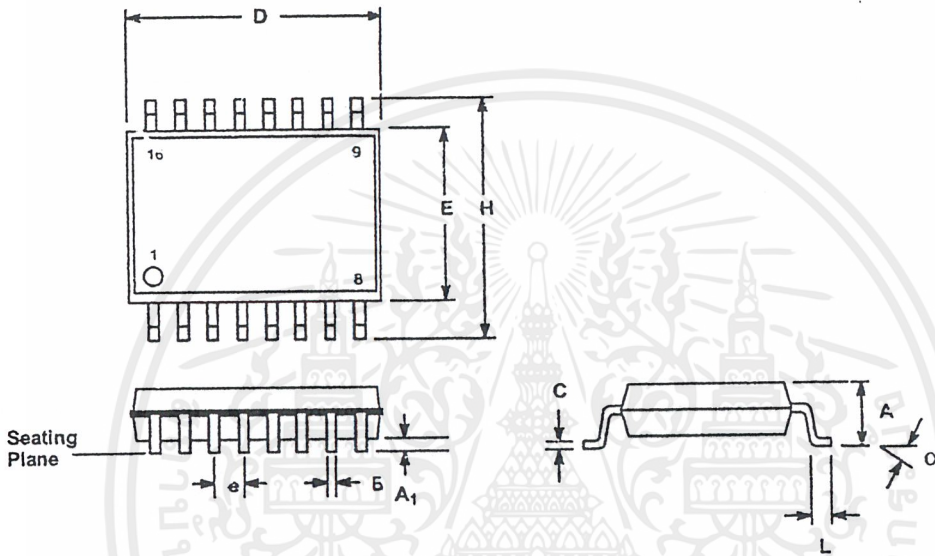


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A ₁	0.015	0.070	0.38	1.78
A ₂	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B ₁	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.745	0.840	18.92	21.34
E	0.300	0.325	7.62	8.26
E ₁	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e _A	0.300 BSC		7.62 BSC	
e _B	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

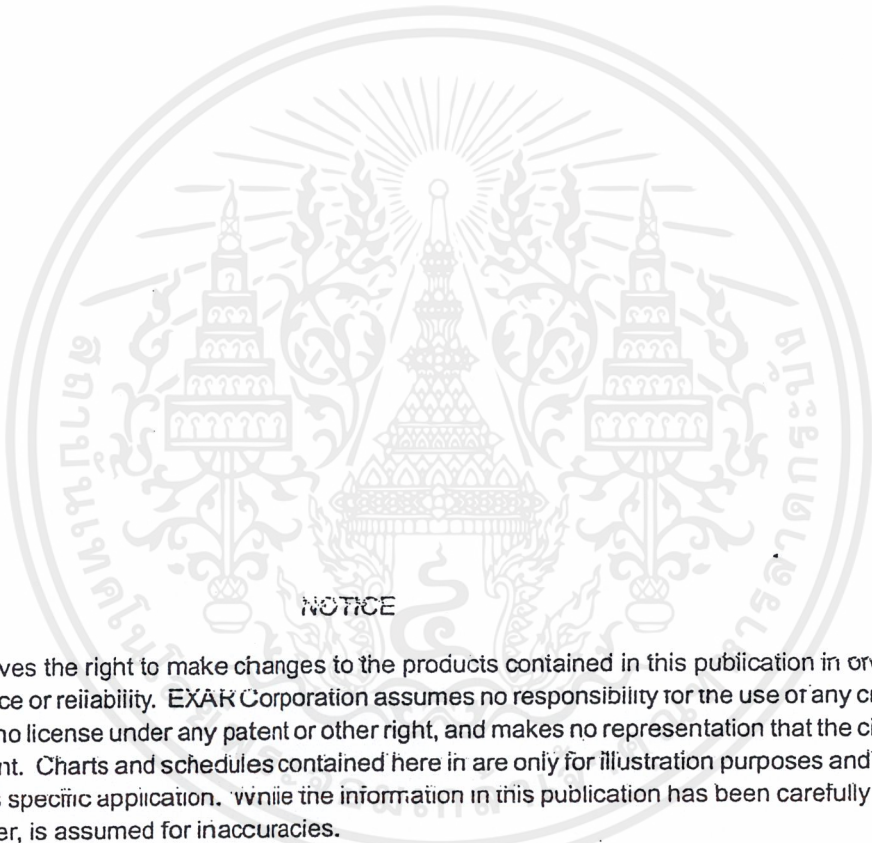
16 LEAD SMALL OUTLINE
(300 MIL JEDEC SOIC)

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A ₁	0.004	0.012	0.10	0.30
B	0.013	0.020	0.33	0.51
C	0.009	0.013	0.23	0.32
D	0.398	0.413	10.10	10.50
E	0.291	0.299	7.40	7.60
e	0.050 BSC		1.27 HSC	
H	0.394	0.419	10.00	10.65
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

Note: The control dimension is the millimeter column



NOTICE

EXAR Corporation reserves the right to make changes to the products contained in this publication in order to improve design, performance or reliability. EXAR Corporation assumes no responsibility for the use of any circuits described herein, conveys no license under any patent or other right, and makes no representation that the circuits are free of patent infringement. Charts and schedules contained here in are only for illustration purposes and may vary depending upon a user's specific application. While the information in this publication has been carefully checked, no responsibility, however, is assumed for inaccuracies.

EXAR Corporation does not recommend the use of any of its products in life support applications where the failure or malfunction of the product can reasonably be expected to cause failure of the life support system or to significantly affect its safety or effectiveness. Products are not authorized for use in such applications unless EXAR Corporation receives, in writing, assurances to its satisfaction that: (a) the risk of injury or damage has been minimized; (b) the user assumes all such risks; (c) potential liability of EXAR Corporation is adequately protected under the circumstances.

Copyright 1972 EXAR Corporation
 Datasheet June 1997
 Reproduction, in part or whole, without the prior written consent of EXAR Corporation is prohibited.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, ±1% to 80%
- Excellent Temp. Stability, ±50ppm/°C, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211D	14 Lead SOIC (Jedec, 0.150")	-40°C to +85°C

BLOCK DIAGRAM

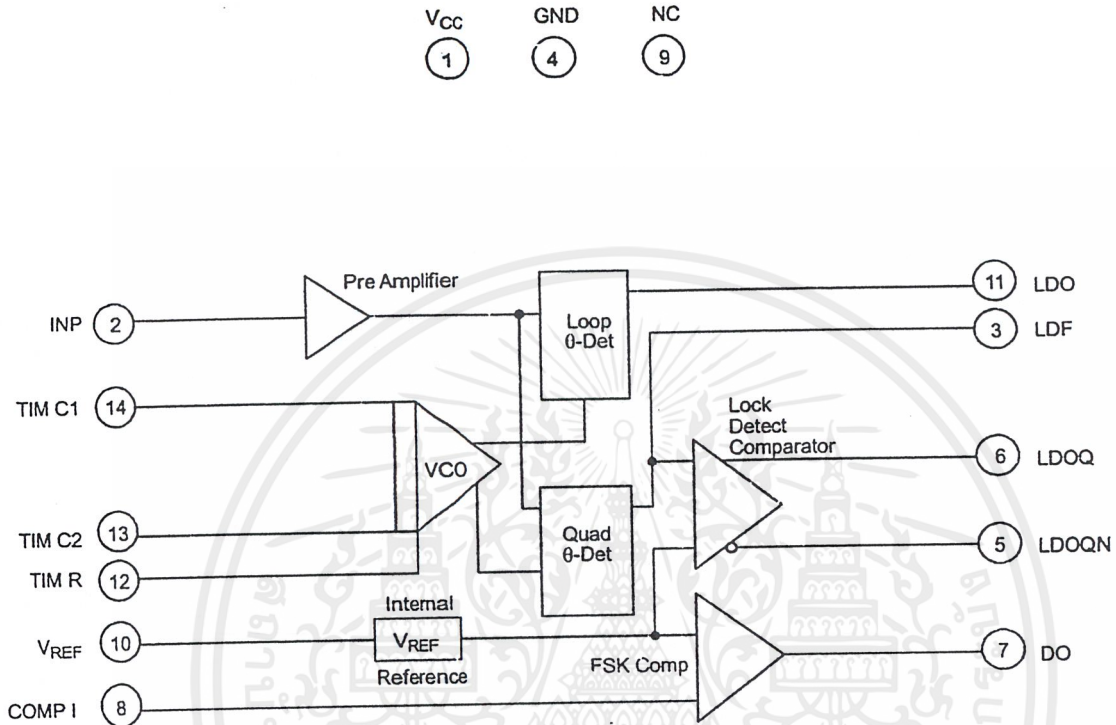
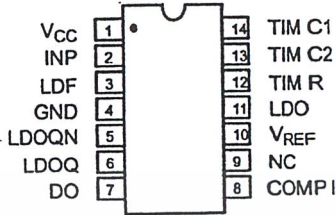
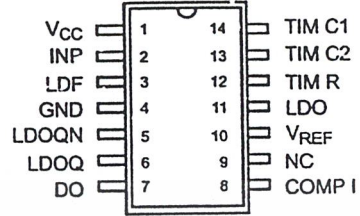


Figure 1. XR-2211 Block Diagram

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300")



14 Lead SOIC (Jedec, 0.150")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	VCC		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	VREF	O	Internal Voltage Reference. The value of VREF is $V_{CC}/2 - 650mV$.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

ELECTRICAL CHARACTERISTICS

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_0 = 30K\Omega$, $C_0 = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
General					
Supply Voltage	4.5		20	V	
Supply Current		4	7	mA	$R_0 \geq 10K\Omega$. See Figure 4.
Oscillator Section					
Frequency Accuracy		± 1	± 3	%	Deviation from $f_0 = 1/R_0 C_0$
Frequency Stability					See Figure 8.
Temperature		± 20	± 50	ppm/ $^\circ C$	
Power Supply		0.05	0.5	%/V	$V_{CC} = 12 \pm 1V$. See Figure 7.
		0.2		%/V	$V_{CC} = \pm 5V$. See Figure 7.
Upper Frequency Limit	100	300		kHz	$R_0 = 8.2K\Omega$, $C_0 = 400pF$
Lowest Practical Operating Frequency			0.01	Hz	$R_0 = 2M\Omega$, $C_0 = 50\mu F$
Timing Resistor, R_0 - See Figure 5					
Operating Range	5		2000	K Ω	
Recommended Range	5			K Ω	See Figure 7 and Figure 8.
Loop Phase Detector Section					
Peak Output Current	± 150	± 200	± 300	μA	Measured at Pin 11
Output Offset Current		1		μA	
Output Impedance		1		M Ω	
Maximum Swing	± 4	± 5		V	Referenced to Pin 10
Quadrature Phase Detector Measured at Pin 3					
Peak Output Current	100	300		μA	
Output Impedance		1		M Ω	
Maximum Swing		11		V _{PP}	
Input Preamp Section Measured at Pin 2					
Input Impedance		20		K Ω	
Input Signal					
Voltage Required to Cause Limiting		2	10	mV rms	

Notes
 Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production.
 Bold face parameters are covered by production test and guaranteed over operating temperature range.

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Test Conditions: $V_{CC} = 12V$, $T_A = +25^\circ C$, $R_O = 30K\Omega$, $C_O = 0.033\mu F$, unless otherwise specified.

Parameter	Min.	Typ.	Max.	Unit	Conditions
Voltage Comparator Section					
Input Impedance		2		M Ω	Measured at Pins 3 and 8
Input Bias Current		100		nA	
Voltage Gain	55	70		dB	$R_L = 5.1K\Omega$
Output Voltage Low		300	500	mV	$I_C = 3mA$
Output Leakage Current		0.01	10	μA	$V_O = 20V$
Internal Reference					
Voltage Level	4.9	5.3	5.7	V	Measured at Pin 10
Output Impedance		100		Ω	AC Small Signal
Maximum Source Current		80		μA	

Notes

Parameters are guaranteed over the recommended operating conditions, but are not 100% tested in production. **Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	20V
Input Signal Level	3V rms
Power Dissipation	900mW

Package Power Dissipation Ratings	
CDIP	750mW
Derate Above $T_A = 25^\circ C$	8mW/ $^\circ C$
PDIP	800mW
Derate Above $T_A = 25^\circ C$	60mW/ $^\circ C$
SOIC	390mW
Derate Above $T_A = 25^\circ C$	5mW/ $^\circ C$

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 10mV rms are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output. The VCO is actually a current controlled oscillator with its normal input current (f_O) set by a resistor (R_O) to ground and its driving current with a resistor (R_I) from the phase detector.

The output of the phase detector produces sum and difference of the input and the VCO frequencies

(internally connected). When in lock, these frequencies are $f_{IN} + f_{VCO}$ (2 times f_{IN} when in lock) and $f_{IN} - f_{VCO}$ (0Hz when lock). By adding a capacitor to the phase detector output, the 2 times f_{IN} component is reduced, leaving a DC voltage that represents the phase difference between the two frequencies. This closes the loop and allows the VCO to track the input frequency.

The FSK comparator is used to determine if the VCO is driven above or below the center frequency (FSK comparator). This will produce both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is AC coupled to this terminal. The internal impedance at pin 2 is 20K Ω . Recommended input signal level is in the range of 10mV rms to 3V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, pin 3 is connected to ground through a parallel combination of R_D and C_D (see *Figure 3*) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, pin 3 can be left open.

Lock Detect Output, Q (Pin 6): The output at pin 6 is at "low" state when the PLL is out of lock and goes to "high" state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L , to V_{CC} for proper operation. At "low" state, it can sink up to 5mA of load current.

Lock Detect Complement, (Pin 5): The output at pin 5 is the logic complement of the lock detect output at pin 6. This output is also an open collector type stage which can sink 5mA of load current at low or "on" state.

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L , to V_{CC} for proper operation. It can sink 5mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at pin 7 is indeterminate.

FSK Comparator Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (pin 11). This data filter is formed by R_F and C_F (see *Figure 3*.) The threshold voltage of the comparator is set by the internal reference voltage, V_{REF} , available at pin 10.

Reference Voltage, V_{REF} (Pin 10): This pin is internally biased at the reference voltage level, V_{REF} : $V_{REF} = V_{CC}/2 - 650mV$. The DC voltage level at this pin forms an internal reference for the voltage levels at pins 5, 8, 11 and 12. Pin

10 must be bypassed to ground with a 0.1 μF capacitor for proper operation of the circuit.

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to pin 11 (see *Figure 3*.) With no input signal, or with no phase error within the PLL, the DC level at pin 11 is very nearly equal to V_{REF} . The peak to peak voltage swing available at the phase detector output is equal to $2 \times V_{REF}$.

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is:

$$f_0 = \frac{1}{R_0 \cdot C_0} \text{ Hz}$$

where C_0 is the timing capacitor across pins 13 and 14. For optimum temperature stability, R_0 must be in the range of 10K Ω to 100K Ω (see *Figure 9*.)

This terminal is a low impedance point, and is internally biased at a DC level equal to V_{REF} . The maximum timing current drawn from pin 12 must be limited to $\leq 3mA$ for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals (see *Figure 6*.) C_0 must be non-polar, and in the range of 200pF to 10 μF .

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at pin 12 (see *Figure 10*.)

VCO Free-Running Frequency, f_0 : XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. For set-up or adjustment purposes, the VCO free-running frequency can be tuned by using the generalized circuit in *Figure 3*, and applying an alternating bit pattern of 0's and 1's at the known mark and space frequencies. By adjusting R_0 , the VCO can then be tuned to obtain a 50% duty cycle on the FSK output (pin 7). This will ensure that the VCO f_0 value is accurately referenced to the mark and space frequencies.

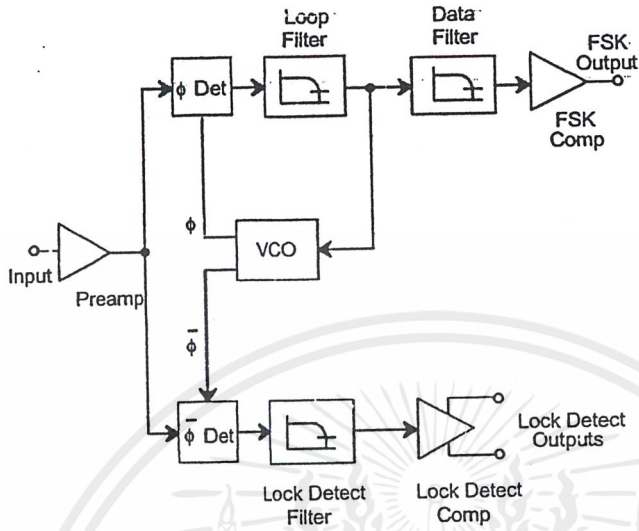


Figure 2. Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

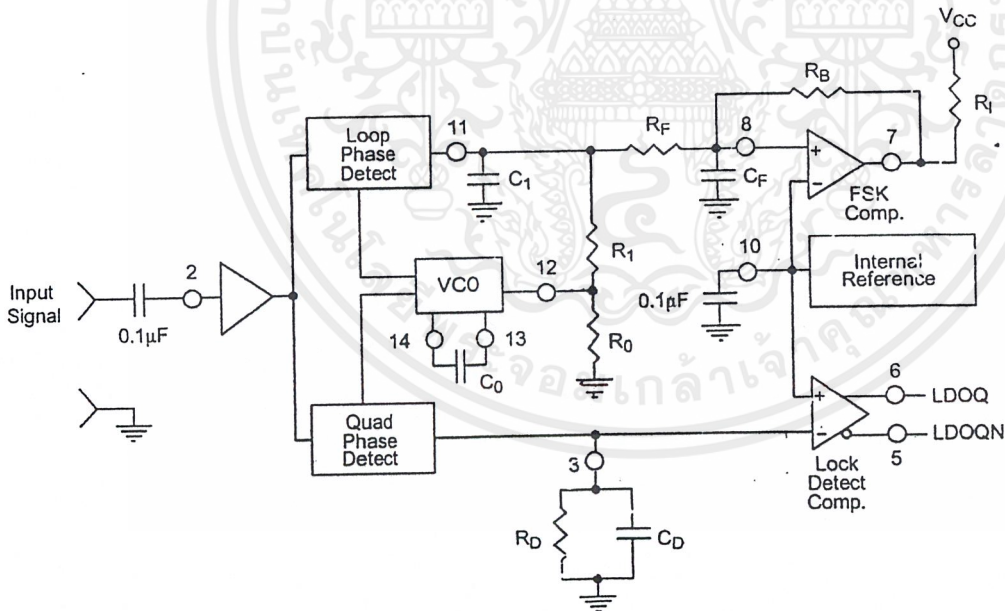


Figure 3. Generalized Circuit Connection for FSK and Tone Detection

DESIGN EQUATIONS

(All resistance in Ω , all frequency in Hz and all capacitance in farads, unless otherwise specified)

(See *Figure 3* for definition of components)

1. VCO Center Frequency, f_0 :

$$f_0 = \frac{1}{R_0 \cdot C_0}$$

2. Internal Reference Voltage, V_{REF} (measured at pin 10):

$$V_{REF} = \left(\frac{V_{CC}}{2} \right) - 650mV \text{ in volts}$$

3. Loop Low-Pass Filter Time Constant, τ :

$$\tau = C_1 \cdot R_{PP} \text{ (seconds)}$$

where:

$$R_{PP} = \left(\frac{R_1 \cdot R_F}{R_1 + R_F} \right)$$

if R_F is ∞ or C_F reactance is ∞ , then $R_{PP} = R_1$

4. Loop Damping, ζ :

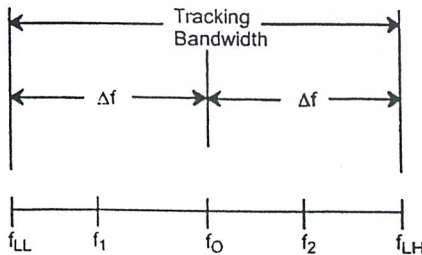
$$\zeta = \sqrt{\left(\frac{1250 \cdot C_0}{R_1 \cdot C_1} \right)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

5. Loop-tracking

bandwidth, $\pm = \frac{\Delta f}{f_0}$

$$\frac{\Delta f}{f_0} = \frac{R_0}{R_1}$$



6. FSK Data filter time constant, tF:

$$\tau_F = \frac{R_B \cdot R_F}{(R_B + R_F)} \cdot C_F \text{ (seconds)}$$

7. Loop phase detector conversion gain, Kd: (Kd is the differential DC voltage across pin 10 and pin11, per unit of phase error at phase detector input):

$$K_d = \frac{V_{REF} \cdot R_1}{10,000 \cdot \pi} \left[\frac{\text{volt}}{\text{radian}} \right]$$

Note: For derivation/explanation of this equation, please see TAN-011.

8. VCO conversion gain, Ko: (Ko is the amount of change in VCO frequency, per unit of DC voltage change at pin 11):

$$K_o = \frac{-2\pi}{V_{REF} \cdot C_o \cdot R_1} = \left(\frac{\text{radian/second}}{\text{volt}} \right)$$

9. The filter transfer function:

$$F(s) = \frac{1}{1 + sR_1 \cdot C_1} \text{ at } 0 \text{ Hz. } \quad S = j\omega \text{ and } \omega = 0$$

10. Total loop gain, KT:

$$K_T = K_o \cdot K_d \cdot F(s) = \left(\frac{R_F}{5,000 \cdot C_o \cdot (R_1 + R_F)} \right) \left[\frac{1}{\text{seconds}} \right]$$

11. Peak detector current IA:

$$I_A = \frac{V_{REF}}{20,000} \text{ (} V_{REF} \text{ in volts and } I_A \text{ in amps)}$$

Note: For derivation/explanation of this equation, please see TAN-011.

APPLICATIONS INFORMATION

FSK Decoding

Figure 10 shows the basic circuit connection for FSK decoding. With reference to Figure 3 and Figure 10, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B from pin 7 to pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Design Instructions:

The circuit of Figure 10 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_0 and f_1 , these parameters can be calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- a) Calculate PLL center frequency, f_0 :

$$f_0 = \sqrt{F_1 \cdot F_2}$$

- b) Choose value of timing resistor R_0 , to be in the range of 10K Ω to 100K Ω . This choice is arbitrary. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_x .

$$R_0 = R_0 + \frac{R_x}{2}$$

- c) Calculate value of C_0 from design equation (1) or from Figure 7:

$$C_0 = \frac{1}{R_0 \cdot f_0}$$

- d) Calculate R_1 to give the desired tracking bandwidth (See design equation 5).

$$R_1 = \frac{R_0 \cdot f_0}{(f_1 - f_2)} \cdot 2$$

- e) Calculate C_1 to set loop damping. (See design equation 4):

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

- f) The input to the XR-2211 may sometimes be too sensitive to noise conditions on the input line. Figure 4 illustrates a method of de-sensitizing the XR-2211 from such noisy line conditions by the use of a resistor, R_x , connected from pin 2 to ground. The value of R_x is chosen by the equation and the desired minimum signal threshold level.

$$V_{IN \text{ minimum (peak)}} = V_a - V_b = \Delta V \pm 2.8mV \text{ offset} = V_{REF} \frac{20,000}{(20,000 + R_x)} \text{ or } R_x = 20,000 \left(\frac{V_{REF}}{\Delta V} - 1 \right)$$

V_{IN} minimum (peak) input voltage must exceed this value to be detected (equivalent to adjusting V threshold)

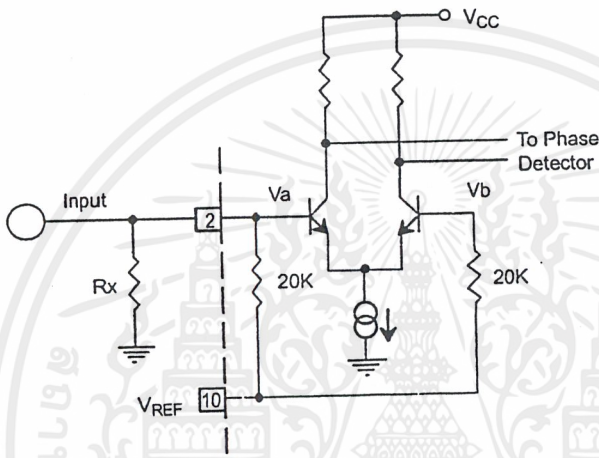


Figure 4. Desensitizing Input Stage

- g) Calculate Data Filter Capacitance, C_F :

$$R_{sum} = \frac{(R_F + R_1) \cdot R_B}{(R_1 + R_F + R_B)}$$

$$C_F = \frac{0.25}{(R_{sum} \cdot \text{Baud Rate})} \quad \text{Baud rate in } \frac{1}{\text{seconds}}$$

Note: All values except R_0 can be rounded to nearest standard value.

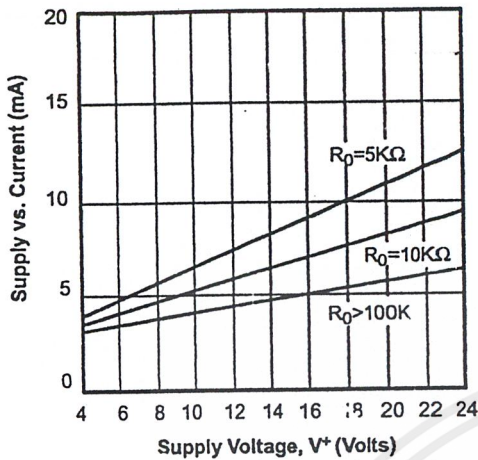


Figure 5. Typical Supply Current vs. V_+ (Logic Outputs Open Circuited)

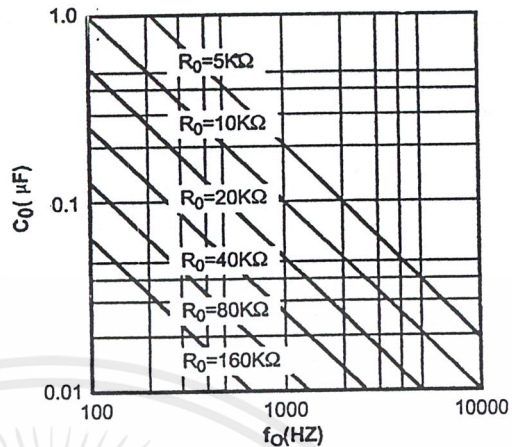


Figure 6. VCO Frequency vs. Timing Resistor

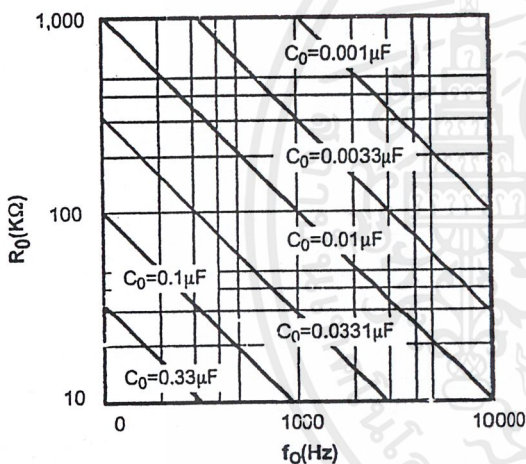


Figure 7. VCO Frequency vs. Timing Capacitor

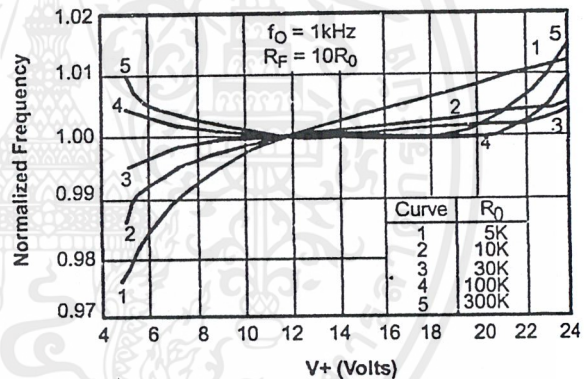


Figure 8. Typical f_0 vs. Power Supply Characteristics

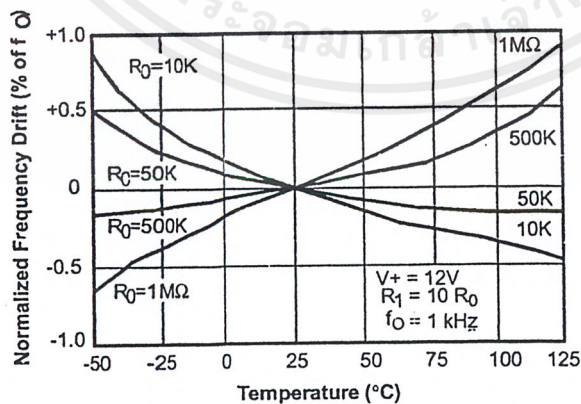


Figure 9. Typical Center Frequency Drift vs. Temperature

Design Example:

1200 Baud FSK demodulator with mark and space frequencies of 1200/2200.

Step 1: Calculate f_0 : from design instructions

$$(a) f_0 = \sqrt{1200 \cdot 2200} = 1624$$

Step 2: Calculate R_0 : $R_0 = 10K$ with a potentiometer of 10K. (See design instructions (b))

$$(b) R_T = 10 + \left(\frac{10}{2}\right) = 15K$$

Step 3: Calculate C_0 from design instructions

$$(c) C_0 = \frac{1}{15000 \cdot 1624} = 39nF$$

Step 4: Calculate R_1 : from design instructions

$$(d) R_1 = \frac{20000 \cdot 1624 \cdot 2}{(2200 - 1200)} = 51,000$$

Step 5: Calculate C_1 : from design instructions

$$(e) C_1 = \frac{1250 \cdot 39nF}{51000 \cdot 0.5^2} = 3.9nF$$

Step 6: Calculate R_F : R_F should be at least five times R_1 , $R_F = 51,000 \cdot 5 = 255 K\Omega$

Step 7: Calculate R_B : R_B should be at least five times R_F , $R_B = 255,000 \cdot 5 = 1.2 M\Omega$

Step 8: Calculate R_{SUM} :

$$R_{SUM} = \frac{(R_F + R_1) \cdot R_B}{(R_F + R_1 + R_B)} = 240K\Omega$$

Step 9: Calculate C_F :

$$C_F = \frac{0.25}{(R_{SUM} \cdot \text{Baud Rate})} = 1nF$$

Note: All values except R_0 can be rounded to nearest standard value.

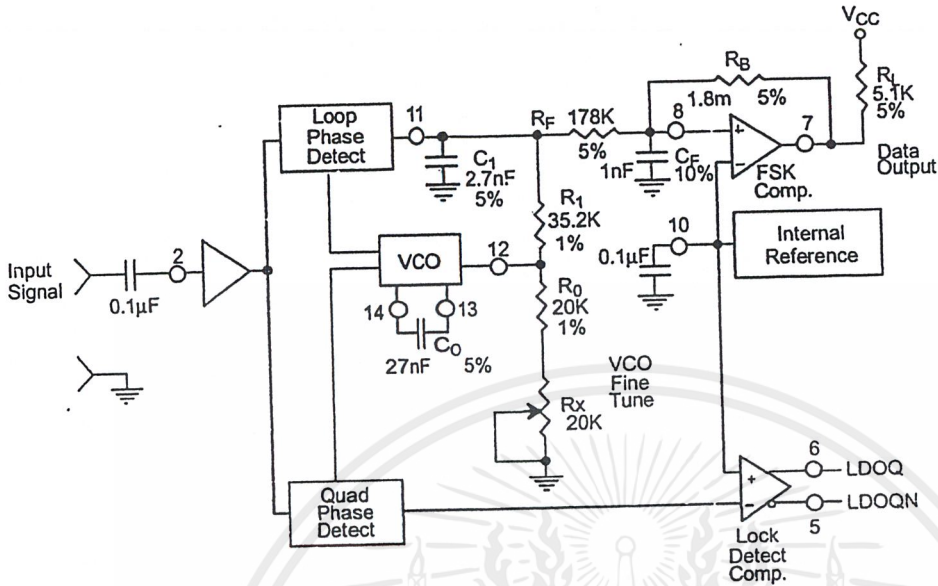


Figure 10. Circuit Connection for FSK Decoding of Caller Identification Signals (Bell 202 Format)

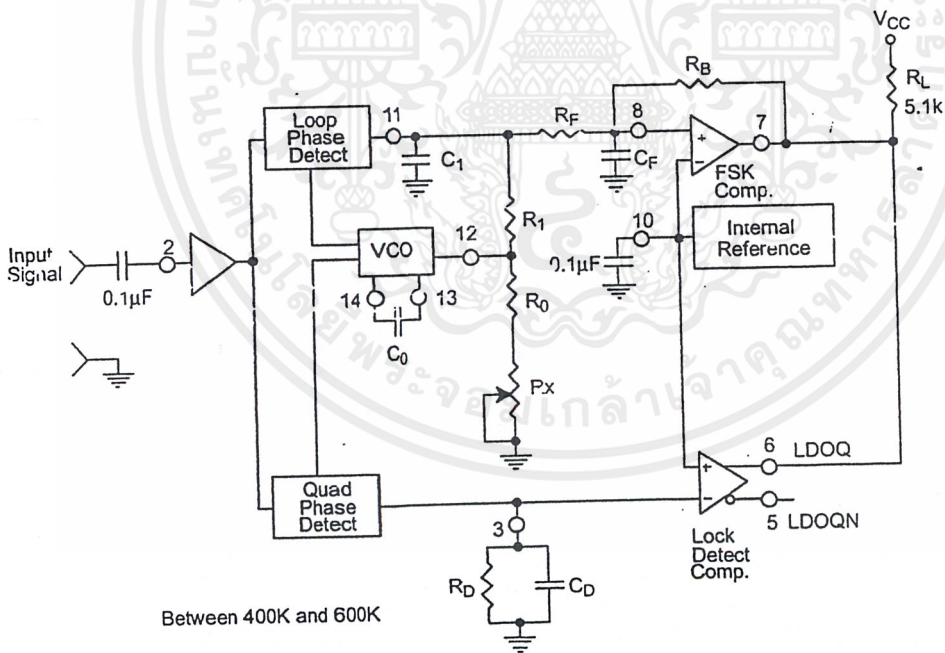


Figure 11. External Connectors for FSK Demodulation with Carrier Detect Capability

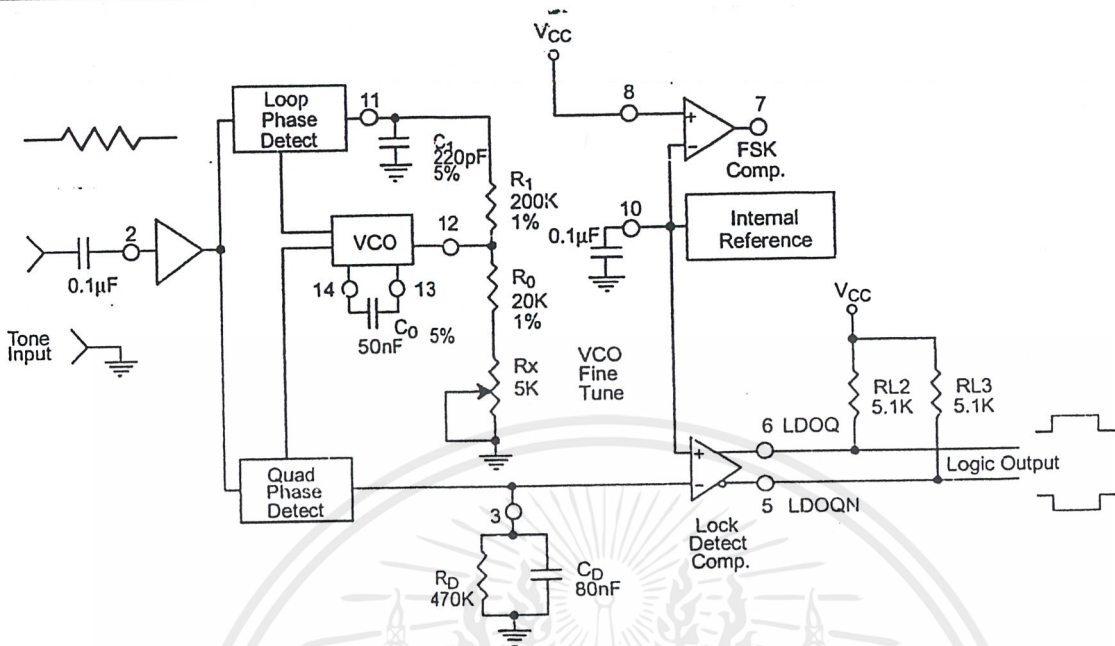


Figure 12. Circuit Connection for Tone Detection

FSK Decoding with Carrier Detect

The lock detect section of XR-2211 can be used as a carrier detect option for FSK decoding. The recommended circuit connection for this application is shown in Figure 11. The open collector lock detect output, pin 6, is shorted to data output (pin 7). Thus, data output will be disabled at "low" state, until there is a carrier within the detection band of the PLL and the pin 6 output goes "high" to enable the data output.

Note: Data Output is "Low" When No Carrier is Present.

The minimum value of the lock detect filter capacitance C_D is inversely proportional to the capture range, ±Δf_c. This is the range of incoming frequencies over which the loop can acquire lock and is always less than the tracking range. It is further limited by C₁. For most applications, Δf_c > Δf/2. For R_D = 470KΩ, the approximate minimum value of C_D can be determined by:

$$C_D > \frac{16}{\Delta f} \quad C \text{ in } \mu\text{F} \text{ and } f \text{ in Hz.}$$

C in µF and f in Hz.

With values of C_D that are too small, chatter can be observed on the lock detect output as an incoming signal

frequency approaches the capture bandwidth. Excessively large values of C_D will slow the response time of the lock detect output. For Caller I.D. applications choose C_D = 0.1µF.

Tone Detection

Figure 12 shows the generalized circuit connection for tone detection. The logic outputs, LDOQN and LDOQ at pins 5 and 6 are normally at "high" and "low" logic states, respectively. When a tone is present within the detection band of the PLL, the logic state at these outputs become reversed for the duration of the input tone. Each logic output can sink 5mA of load current.

Both outputs at pins 5 and 6 are open collector type stages, and require external pull-up resistors R_{L2} and R_{L3}, as shown in Figure 12.

With reference to Figure 3 and Figure 12, the functions of the external circuit components can be explained as follows: R₀ and C₀ set VCO center frequency; R₁ sets the detection bandwidth; C₁ sets the low pass-loop filter time constant and the loop damping factor.

Design Instructions:

The circuit of *Figure 12* can be optimized for any tone detection application by the choice of the 5 key circuit components: R_0 , R_1 , C_0 , C_1 and C_D . For a given input, the tone frequency, f_S , these parameters are calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- Choose value of timing resistor R_0 to be in the range of 10K Ω to 50K Ω . This choice is dictated by the max./min. current that the internal voltage reference can deliver. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .
- Calculate value of C_0 from design equation (1) or from *Figure 7* $f_S = f_0$:

$$C_0 = \frac{1}{R_0 \cdot f_S}$$

- Calculate R_1 to set the bandwidth $\pm \Delta f$ (See design equation 5):

$$R_1 = \frac{R_0 \cdot f_0 \cdot 2}{\Delta f}$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$

- Calculate value of C_1 for a given loop damping factor.

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

- Calculate value of the filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470K\Omega$, C_D must be:

$$C_D > \frac{16}{\Delta f} \quad C \text{ in } \mu F$$

Increasing C_D slows down the logic output response time.

Design Examples:

Tone detector with a detection band of $\pm 100\text{Hz}$:

- Choose value of timing resistor R_0 to be in the range of 10K Ω to 50K Ω . This choice is dictated by the max./min. current that the internal voltage reference can deliver. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .
- Calculate value of C_0 from design equation (1) or from *Figure 6* $f_S = f_0$:

$$C_0 = \frac{1}{R_0 \cdot f_S} = \frac{1}{20,000 \cdot 1,000} = 50nF$$

c) Calculate R_1 to set the bandwidth $\pm\Delta f$ (See design equation 5):

$$R_1 = \frac{R_0 \cdot f_0 \cdot 2}{\Delta f} = \frac{20,000 \cdot 1,000 \cdot 2}{100} = 400K$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$

d) Calculate value of C_0 for a given loop damping factor:

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2} = \frac{1250 \cdot 50 \cdot 10^{-9}}{400,000 \cdot 0.5^2} = 6.25pF$$

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

e) Calculate value of the filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470K\Omega$, C_D must be:

$$C_D = \frac{16}{\Delta f} \geq \frac{16}{200} \geq 80nF$$

Increasing C_D slows down the logic output response time.

f) Fine tune center frequency with $5K\Omega$ potentiometer, R_X .

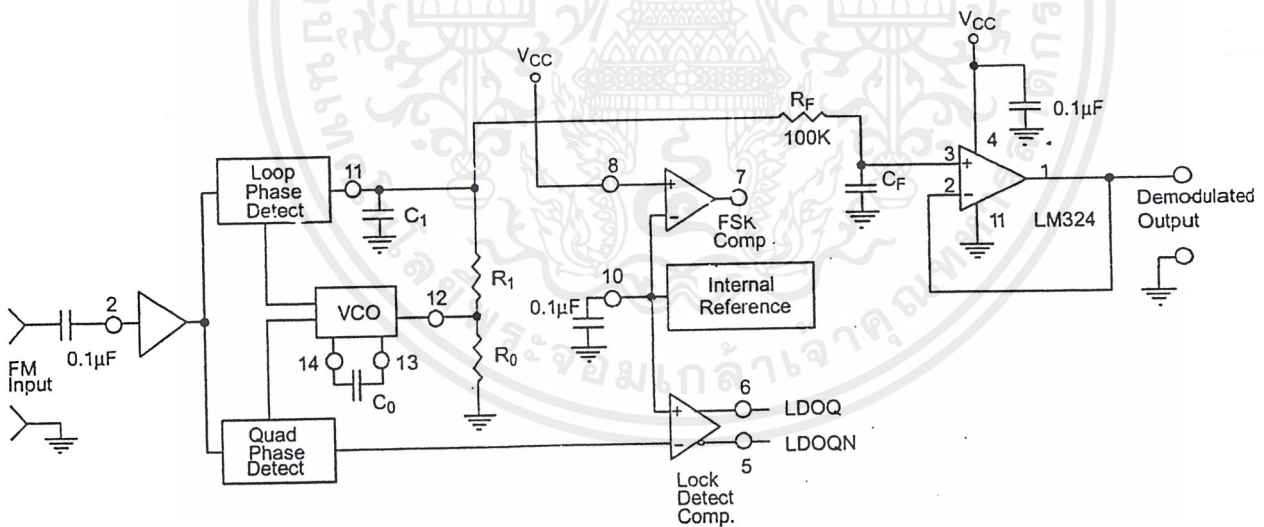


Figure 13. Linear FM Detector Using XR-2211 and an External Op Amp.
(See Section on Design Equation for Component Values.)

Linear FM Detection

XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for this application is shown in Figure 13. The demodulated output is taken from the loop phase detector output (pin 11), through a post-detection filter made up of R_F and C_F and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output at pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in Figure 13.

The FM detector gain, i.e., the output voltage change per unit of FM deviation can be given as:

$$V_{OUT} = \frac{R_1 \cdot V_{REF}}{100 \cdot R_0}$$

where V_R is the internal reference voltage ($V_{REF} = V_{CC}/2 - 650mV$). For the choice of external components R_1 , R_0 , C_D , C_1 and C_F , see the section on design equations.

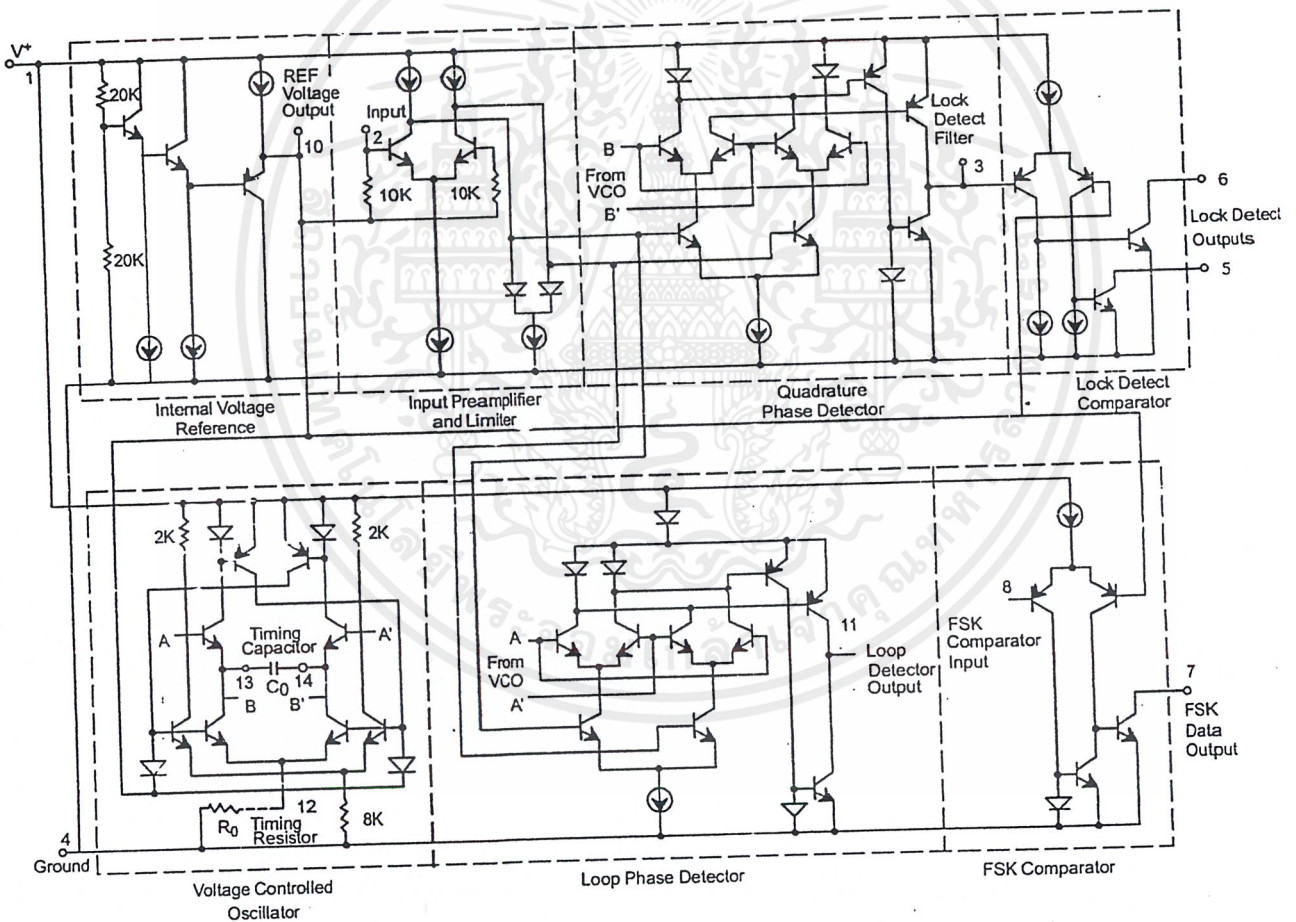
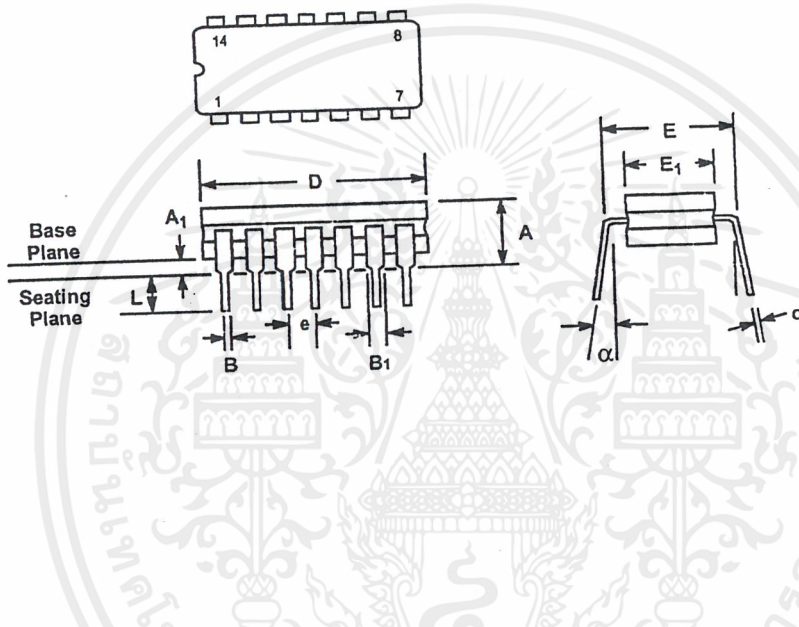


Figure 14. Equivalent Schematic Diagram

14 LEAD CERAMIC DUAL-IN-LINE
(300 MIL CDIP)

Rev. 1.00

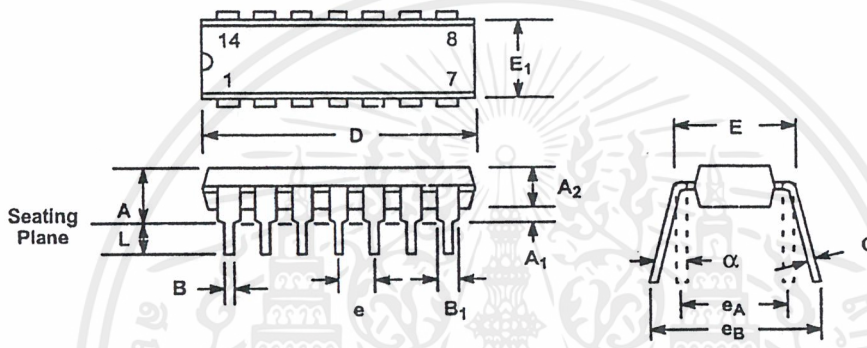


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A ₁	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B ₁	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.685	0.785	17.40	19.94
E ₁	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

Note: The control dimension is the inch column

14 LEAD PLASTIC DUAL-IN-LINE
(300 MIL PDIP)

Rev. 1.00

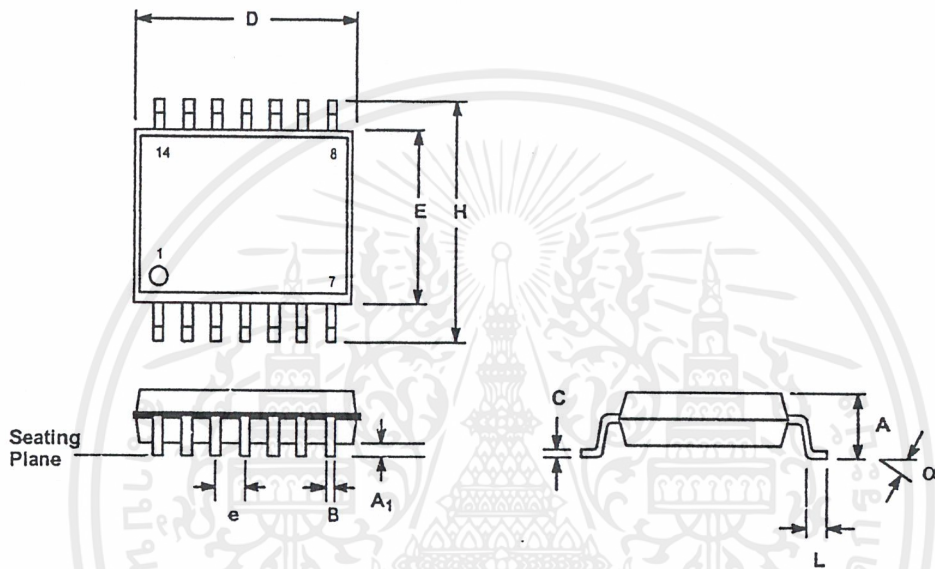


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A ₁	0.015	0.070	0.38	1.78
A ₂	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B ₁	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.725	0.795	18.42	20.19
E	0.300	0.325	7.62	8.26
E ₁	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e _A	0.300 BSC		7.62 BSC	
e _B	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

14 LEAD SMALL OUTLINE
(150 MIL JEDEC SOIC)

Rev. 1.00



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A ₁	0.004	0.010	0.10	0.25
B	0.013	0.020	0.33	0.51
C	0.007	0.010	0.19	0.25
D	0.337	0.344	8.55	8.75
E	0.150	0.157	3.80	4.00
e	0.050 BSC		1.27 BSC	
H	0.228	0.244	5.80	6.20
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

Note: The control dimension is the millimeter column



NOTICE

EXAR Corporation reserves the right to make changes to the products contained in this publication in order to improve design, performance or reliability. EXAR Corporation assumes no responsibility for the use of any circuits described herein, conveys no license under any patent or other right, and makes no representation that the circuits are free of patent infringement. Charts and schedules contained here in are only for illustration purposes and may vary depending upon a user's specific application. While the information in this publication has been carefully checked; no responsibility, however, is assumed for inaccuracies.

EXAR Corporation does not recommend the use of any of its products in life support applications where the failure or malfunction of the product can reasonably be expected to cause failure of the life support system or to significantly affect its safety or effectiveness. Products are not authorized for use in such applications unless EXAR Corporation receives, in writing, assurances to its satisfaction that: (a) the risk of injury or damage has been minimized; (b) the user assumes all such risks; (c) potential liability of EXAR Corporation is adequately protected under the circumstances.

Copyright 1995 EXAR Corporation

Datasheet June 1997

Reproduction, in part or whole, without the prior written consent of EXAR Corporation is prohibited.



ภาคผนวก ค.

รายละเอียดไอซีเบอร์ TL064 และ ULN2803

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Order this document by TL062/D

TL062 TL064

Low Power JFET Input Operational Amplifiers

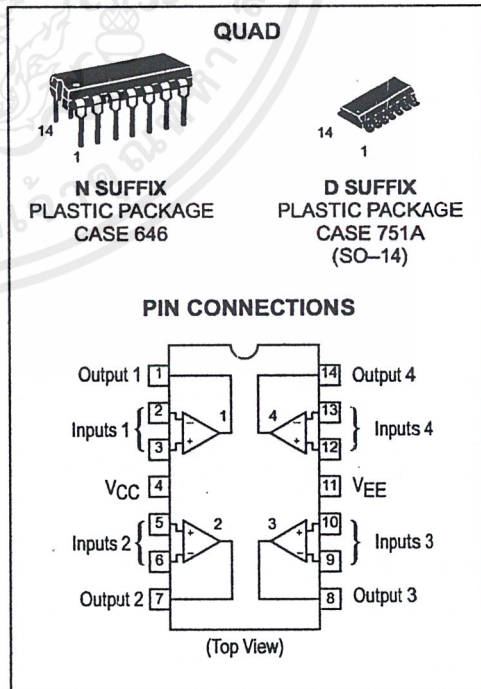
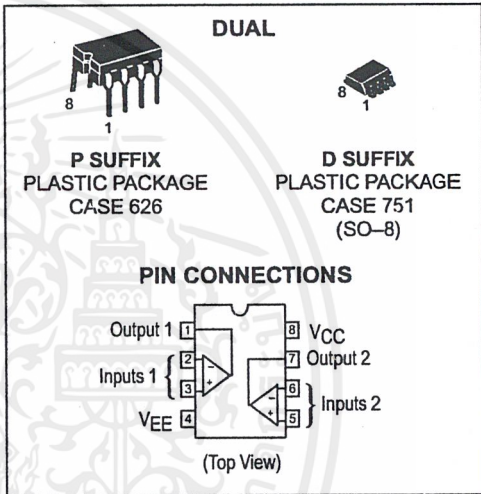
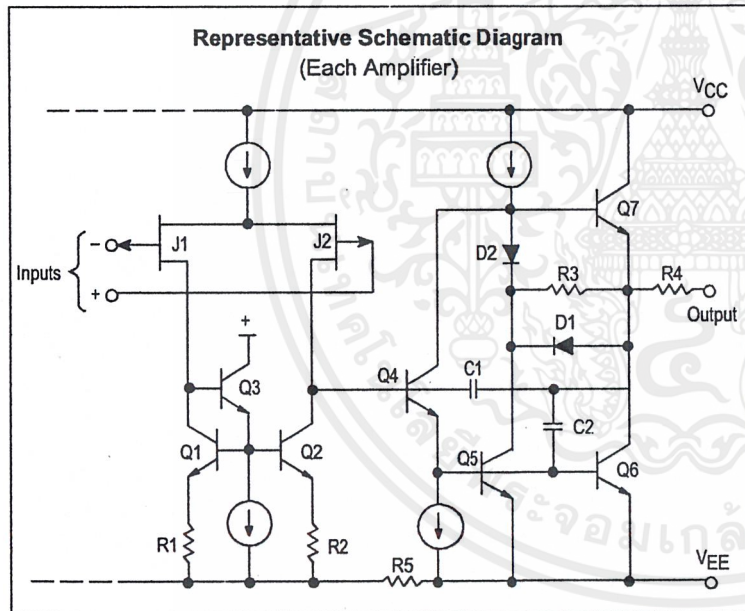
These JFET input operational amplifiers are designed for low power applications. They feature high input impedance, low input bias current and low input offset current. Advanced design techniques allow for higher slew rates, gain bandwidth products and output swing.

The commercial and vehicular devices are available in Plastic dual in-line and SOIC packages.

- Low Supply Current: 200 μ A/Amplifier
- Low Input Bias Current: 5.0 pA
- High Gain Bandwidth: 2.0 MHz
- High Slew Rate: 6.0 V/ μ s
- High Input Impedance: $10^{12} \Omega$
- Large Output Voltage Swing: ± 14 V
- Output Short Circuit Protection

LOW POWER JFET INPUT OPERATIONAL AMPLIFIERS

SEMICONDUCTOR TECHNICAL DATA



ORDERING INFORMATION

Op Amp Function	Device	Operating Temperature Range	Package
Dual	TL062CD, ACD TL062CP, ACP	$T_A = 0^\circ$ to $+70^\circ\text{C}$	SO-8 Plastic DIP
	TL062VD TL062VP	$T_A = -40^\circ$ to $+85^\circ\text{C}$	SO-8 Plastic DIP
Quad	TL064CD, ACD TL064CN, ACN	$T_A = 0^\circ$ to $+70^\circ\text{C}$	SO-14 Plastic DIP
	TL064VD TL064VN	$T_A = -40^\circ$ to $+85^\circ\text{C}$	SO-14 Plastic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL062 TL064

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage (from V_{CC} to V_{EE})	V_S	+36	V
Input Differential Voltage Range (Note 1)	V_{IDR}	± 30	V
Input Voltage Range (Notes 1 and 2)	V_{IR}	± 15	V
Output Short Circuit Duration (Note 3)	t_{SC}	Indefinite	sec
Operating Junction Temperature	T_J	+150	$^{\circ}\text{C}$
Storage Temperature Range	T_{stg}	-60 to +150	$^{\circ}\text{C}$

NOTES: 1. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
 2. The magnitude of the input voltage must never exceed the magnitude of the supply or 15 V, whichever is less.
 3. Power dissipation must be considered to ensure maximum junction temperature (T_J) is not exceeded. (See Figure 1.)

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = 0^{\circ}$ to $+70^{\circ}\text{C}$, unless otherwise noted.)

Characteristics	Symbol	TL062AC TL064AC			TL062C TL064C			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S = 50\ \Omega$, $V_O = 0\text{ V}$) $T_A = 25^{\circ}\text{C}$ $T_A = 0^{\circ}$ to $+70^{\circ}\text{C}$	V_{IO}	—	3.0	6.0	—	3.0	15	mV
Average Temperature Coefficient for Offset Voltage ($R_S = 50\ \Omega$, $V_O = 0\text{ V}$)	$\Delta V_{IO}/\Delta T$	—	10	—	—	10	—	$\mu\text{V}/^{\circ}\text{C}$
Input Offset Current ($V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $T_A = 25^{\circ}\text{C}$ $T_A = 0^{\circ}$ to $+70^{\circ}\text{C}$	I_{IO}	—	0.5	100	—	0.5	200	pA nA
Input Bias Current ($V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $T_A = 25^{\circ}\text{C}$ $T_A = 0^{\circ}$ to $+70^{\circ}\text{C}$	I_{IB}	—	3.0	200	—	3.0	200	pA nA
Input Common Mode Voltage Range $T_A = 25^{\circ}\text{C}$	V_{ICR}	— -11.5	+14.5 -12.0	+11.5 —	— -11	+14.5 -12.0	+11 —	V
Large Signal Voltage Gain ($R_L = 10\text{ k}\Omega$, $V_O = \pm 10\text{ V}$) $T_A = 25^{\circ}\text{C}$ $T_A = 0^{\circ}$ to $+70^{\circ}\text{C}$	A_{VOL}	4.0 4.0	58 —	— —	3.0 3.0	58 —	— —	V/mV
Output Voltage Swing ($R_L = 10\text{ k}\Omega$, $V_{ID} = 1.0\text{ V}$) $T_A = 25^{\circ}\text{C}$ $T_A = 0^{\circ}$ to $+70^{\circ}\text{C}$	V_{O+} V_{O-} V_{O+} V_{O-}	+10 — +10 —	+14 -14 — —	— -10 — -10	+10 — +10 —	+14 -14 — —	— -10 — -10	V
Common Mode Rejection ($R_S = 50\ \Omega$, $V_{CM} = V_{ICR}\text{ min}$, $V_O = 0\text{ V}$, $T_A = 25^{\circ}\text{C}$)	CMR	80	84	—	70	84	—	dB
Power Supply Rejection ($R_S = 50\ \Omega$, $V_{CM} = 0\text{ V}$, $V_O = 0$, $T_A = 25^{\circ}\text{C}$)	PSR	80	86	—	70	86	—	dB
Power Supply Current (each amplifier) (No Load, $V_O = 0\text{ V}$, $T_A = 25^{\circ}\text{C}$)	I_D	—	200	250	—	200	250	μA
Total Power Dissipation (each amplifier) (No Load, $V_O = 0\text{ V}$, $T_A = 25^{\circ}\text{C}$)	P_D	—	6.0	7.5	—	6.0	7.5	mW

TL062 TL064

DC ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = T_{low}$ to T_{high} [Note 4], unless otherwise noted.)

Characteristics	Symbol	TL062V			TL064V			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S = 50\ \Omega$, $V_O = 0\text{ V}$) $T_A = 25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	V_{IO}	—	3.0	6.0	—	3.0	9.0	mV
Average Temperature Coefficient for Offset Voltage ($R_S = 50\ \Omega$, $V_O = 0\text{ V}$)	$\Delta V_{IO}/\Delta T$	—	10	—	—	10	—	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ($V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $T_A = 25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	I_{IO}	—	5.0	100	—	5.0	100	pA nA
Input Bias Current ($V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $T_A = 25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	I_{IB}	—	30	200	—	30	200	pA nA
Input Common Mode Voltage Range ($T_A = 25^\circ\text{C}$)	V_{ICR}	— -11.5	+14.5 -12.0	+11.5 —	— -11.5	+14.5 -12.0	+11.5 —	V
Large Signal Voltage Gain ($R_L = 10\text{ k}\Omega$, $V_O = \pm 10\text{ V}$) $T_A = 25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	A_{VOL}	4.0 4.0	58 —	— —	4.0 4.0	58 —	— —	V/mV
Output Voltage Swing ($R_L = 10\text{ k}\Omega$, $V_{ID} = 1.0\text{ V}$) $T_A = 25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	V_{O+} V_{O-} V_{O+} V_{O-}	+10 — +10 —	+14 -14 — —	— -10 — -10	+10 — +10 —	+14 -14 — —	— -10 — -10	V
Common Mode Rejection ($R_S = 50\ \Omega$, $V_{CM} = V_{ICR\ min}$, $V_O = 0$, $T_A = 25^\circ\text{C}$)	CMR	80	84	—	80	84	—	dB
Power Supply Rejection ($R_S = 50\ \Omega$, $V_{CM} = 0\text{ V}$, $V_O = 0$, $T_A = 25^\circ\text{C}$)	PSR	80	86	—	80	86	—	dB
Power Supply Current (each amplifier) (No Load, $V_O = 0\text{ V}$, $T_A = 25^\circ\text{C}$)	I_D	—	200	250	—	200	250	μA
Total Power Dissipation (each amplifier) (No Load, $V_O = 0\text{ V}$, $T_A = 25^\circ\text{C}$)	P_D	—	6.0	7.5	—	6.0	7.5	mW

NOTE: 4. $T_{low} = -40^\circ\text{C}$ $T_{high} = +85^\circ\text{C}$ for TL062,4V

AC ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
Slew Rate ($V_{in} = -10\text{ V}$ to $+10\text{ V}$, $R_L = 10\text{ k}\Omega$, $C_L = 100\text{ pF}$, $A_V = +1.0$)	SR	2.0	6.0	—	V/ μs
Rise Time ($V_{in} = 20\text{ mV}$, $R_L = 10\text{ k}\Omega$, $C_L = 100\text{ pF}$, $A_V = +1.0$)	t_r	—	0.1	—	μs
Overshoot ($V_{in} = 20\text{ mV}$, $R_L = 10\text{ k}\Omega$, $C_L = 100\text{ pF}$, $A_V = +1.0$)	OS	—	10	—	%
Settling Time ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $A_V = -1.0$, $R_L = 10\text{ k}\Omega$, $V_O = 0\text{ V}$ to $+10\text{ V}$ step)	t_s	— —	1.6 2.2	— —	μs
Gain Bandwidth Product ($f = 200\text{ kHz}$)	GBW	—	2.0	—	MHz
Equivalent Input Noise ($R_S = 100\ \Omega$, $f = 1.0\text{ kHz}$)	e_n	—	47	—	$\text{nV}/\sqrt{\text{Hz}}$
Input Resistance	R_i	—	10^{12}	—	Ω
Channel Separation ($f = 10\text{ kHz}$)	CS	—	120	—	dB

TL062 TL064

Figure 1. Maximum Power Dissipation versus Temperature for Package Variations

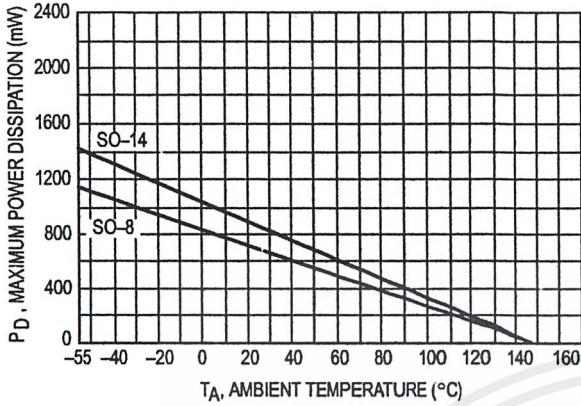


Figure 2. Output Voltage Swing versus Supply Voltage

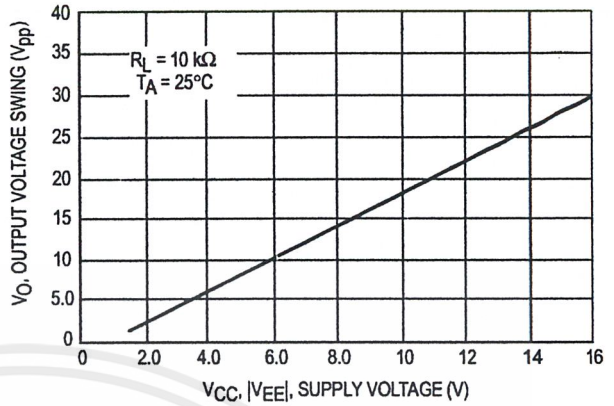


Figure 3. Output Voltage Swing versus Temperature

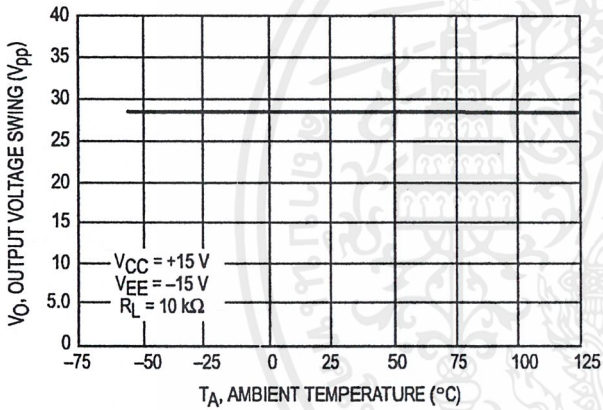


Figure 4. Output Voltage Swing versus Load Resistance

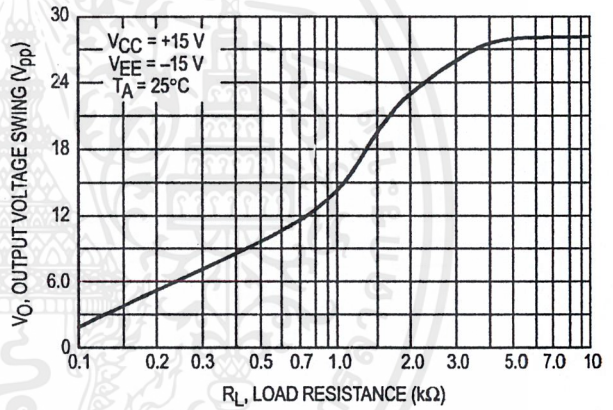


Figure 5. Output Voltage Swing versus Frequency

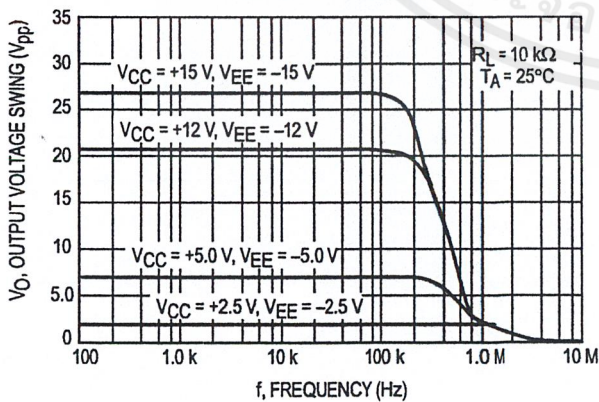
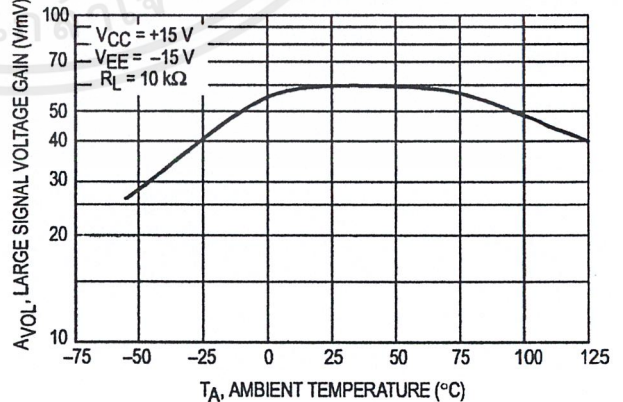


Figure 6. Large Signal Voltage Gain versus Temperature



TL062 TL064

Figure 7. Open Loop Voltage Gain and Phase versus Frequency

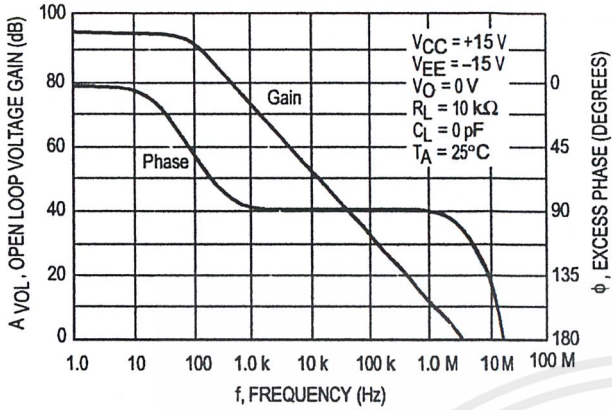


Figure 8. Supply Current per Amplifier versus Supply Voltage

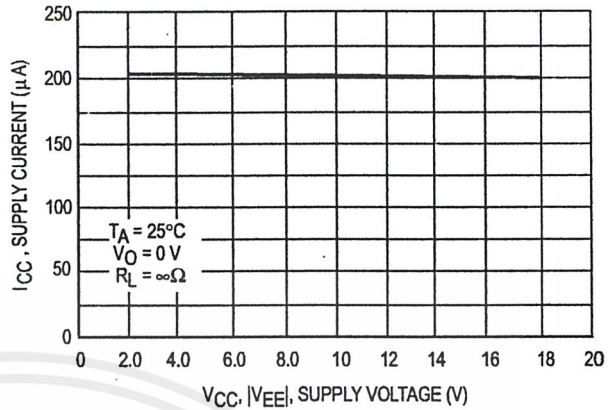


Figure 9. Supply Current per Amplifier versus Temperature

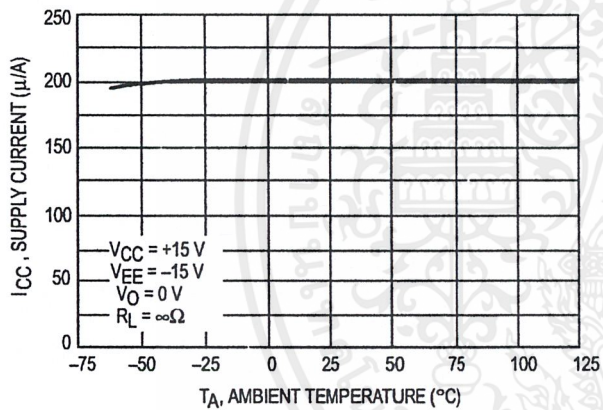


Figure 10. Total Power Dissipation versus Temperature

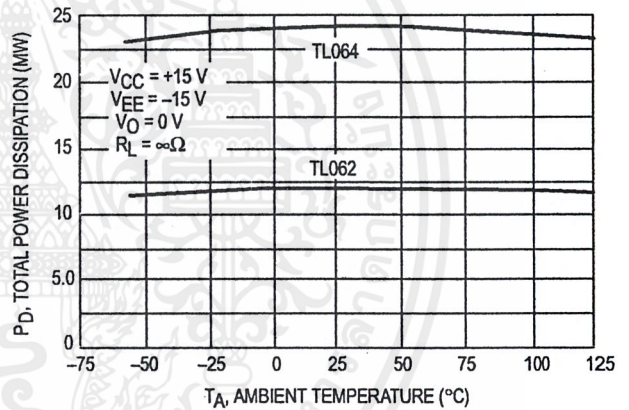


Figure 11. Common Mode Rejection versus Temperature

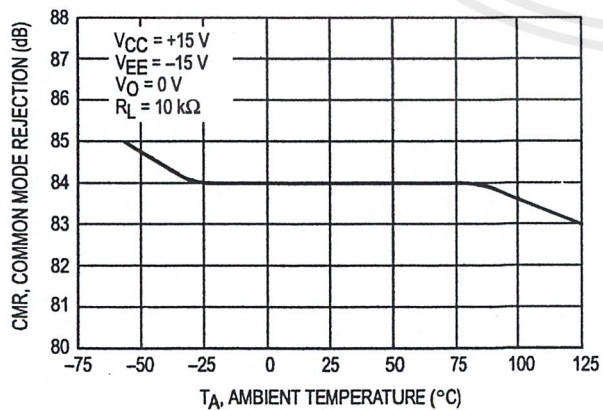


Figure 12. Common Mode Rejection versus Frequency

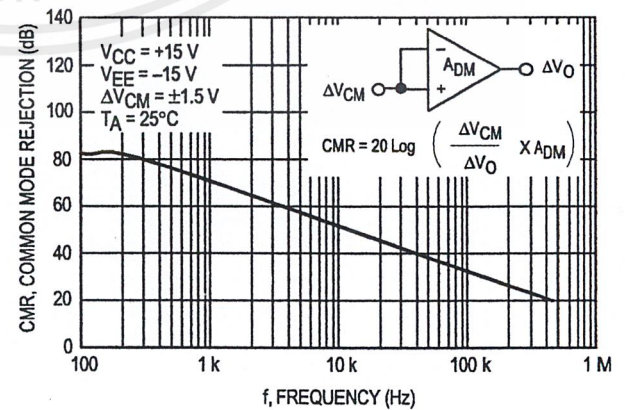


Figure 13. Power Supply Rejection versus Frequency

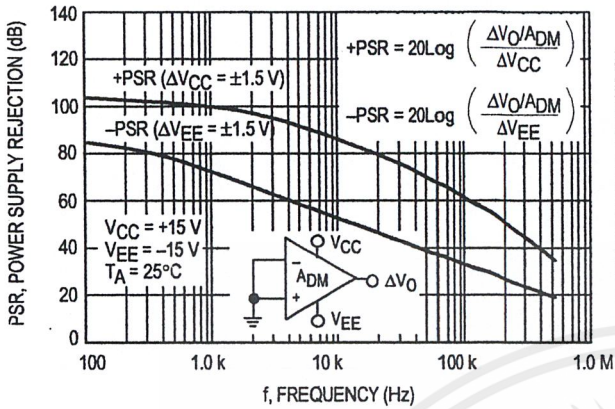


Figure 14. Normalized Gain Bandwidth Product, Slew Rate and Phase Margin versus Temperature

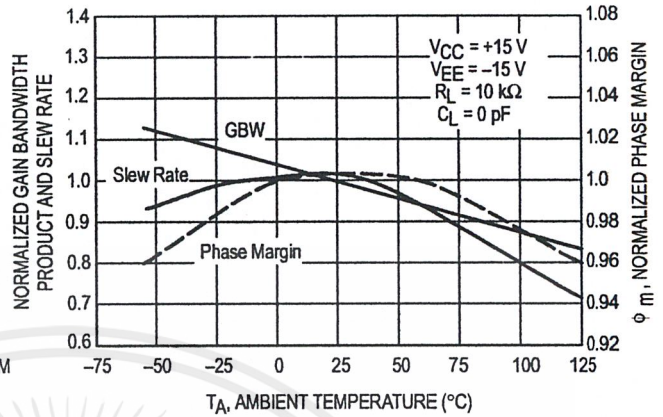


Figure 15. Input Bias Current versus Temperature

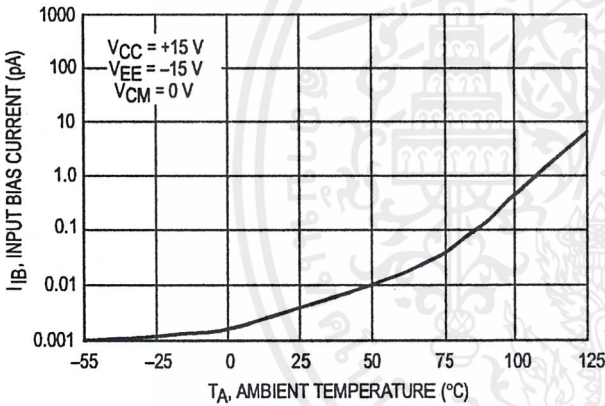


Figure 16. Input Noise Voltage versus Frequency

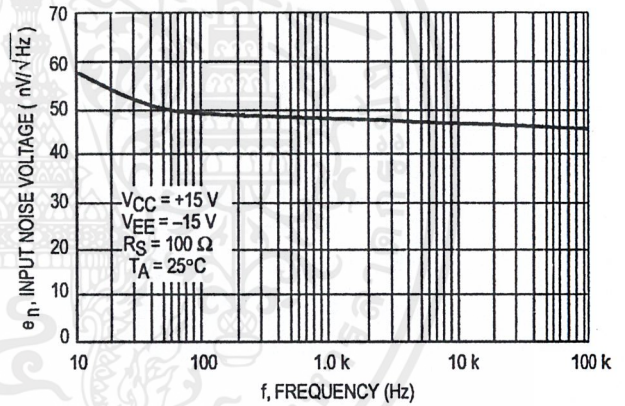


Figure 17. Small Signal Response

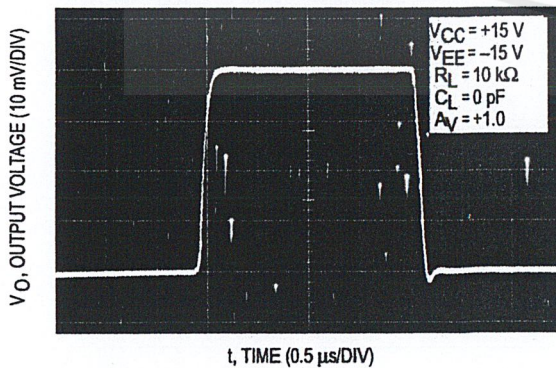
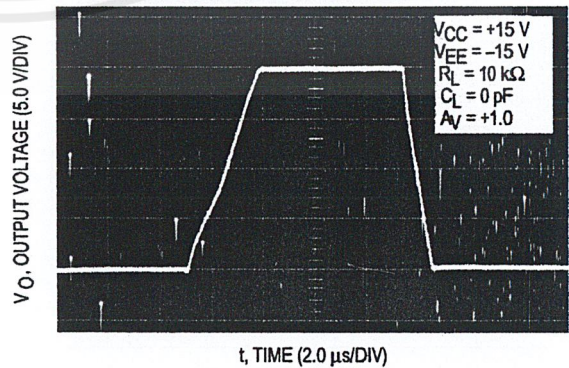


Figure 18. Large Signal Response



TL062 TL064

Figure 19. AC Amplifier

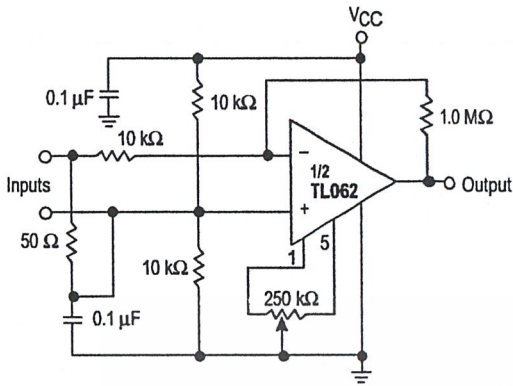


Figure 20. High-Q Notch Filter

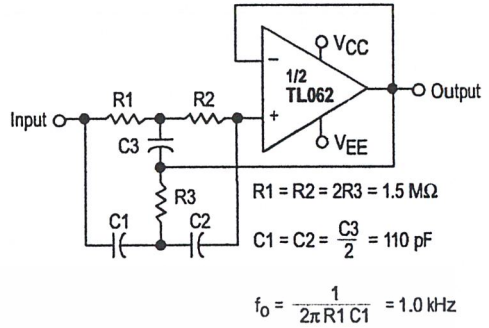


Figure 21. Instrumentation Amplifier

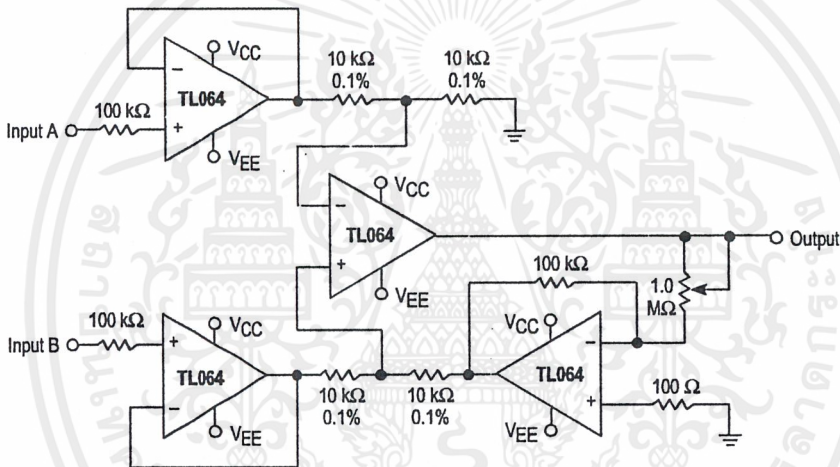


Figure 22. 0.5 Hz Square-Wave Oscillator

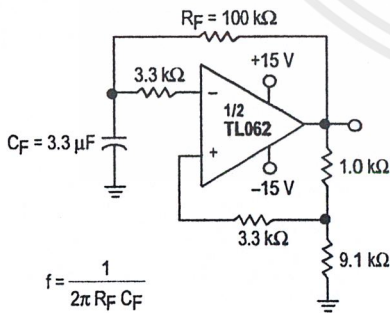
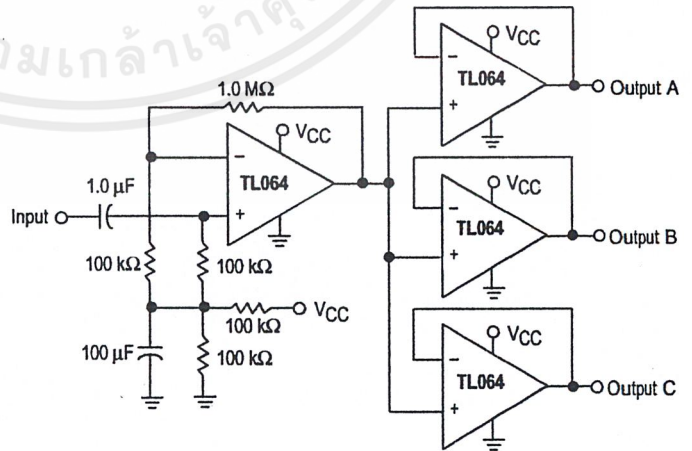


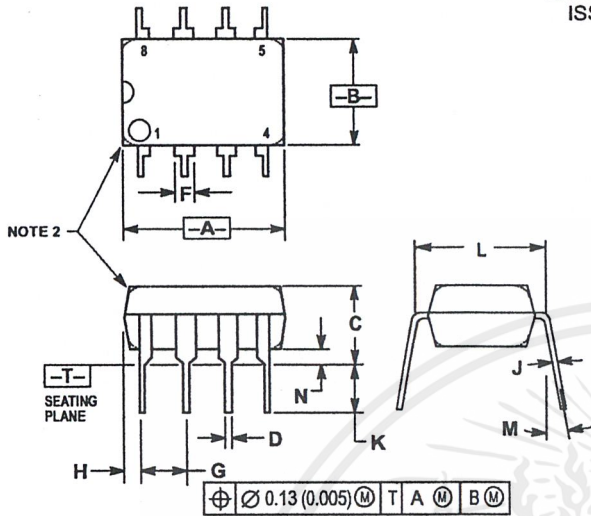
Figure 23. Audio Distribution Amplifier



TL062 TL064

OUTLINE DIMENSIONS

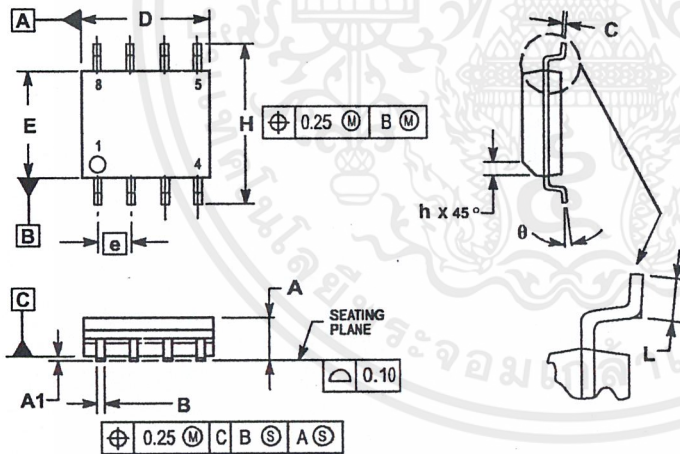
P SUFFIX PLASTIC PACKAGE CASE 626-05 ISSUE K



- NOTES:
1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
 2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
 3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	— 10°		— 10°	
N	0.76	1.01	0.030	0.040

D SUFFIX PLASTIC PACKAGE CASE 751-05 (SO-8) ISSUE R



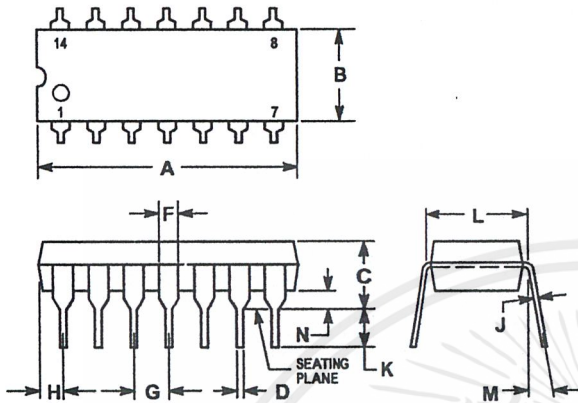
- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
 2. DIMENSIONS ARE IN MILLIMETERS.
 3. DIMENSION D AND E DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
 5. DIMENSION B DOES NOT INCLUDE MOLD PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	1.35	1.75
A1	0.10	0.25
B	0.35	0.49
C	0.18	0.25
D	4.80	5.00
E	3.80	4.00
e	1.27 BSC	
H	5.80	6.20
h	0.25	0.50
L	0.40	1.25
θ	0° 7°	

TL062 TL064

OUTLINE DIMENSIONS

N SUFFIX PLASTIC PACKAGE CASE 646-06 ISSUE L

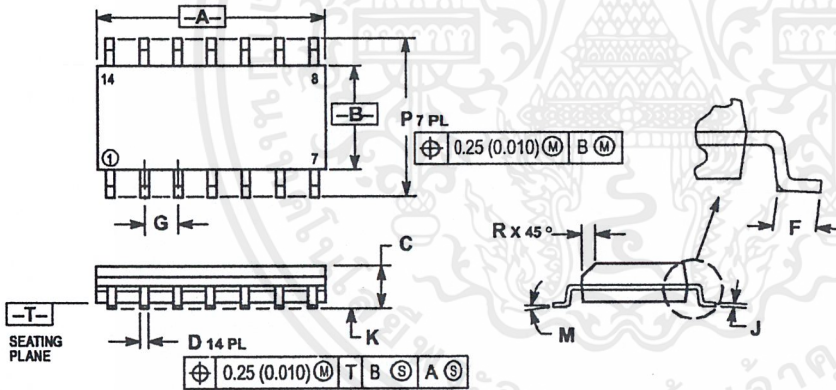


NOTES:

- LEADS WITHIN 0.13 (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.
- DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
- DIMENSION B DOES NOT INCLUDE MOLD FLASH.
- ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.715	0.770	18.16	19.56
B	0.240	0.260	6.10	6.60
C	0.145	0.185	3.69	4.69
D	0.015	0.021	0.38	0.53
F	0.040	0.070	1.02	1.78
G	0.100 BSC		2.54 BSC	
H	0.052	0.095	1.32	2.41
J	0.008	0.015	0.20	0.38
K	0.115	0.135	2.92	3.43
L	0.300 BSC		7.62 BSC	
M	0°	10°	0°	10°
N	0.015	0.039	0.39	1.01

D SUFFIX PLASTIC PACKAGE CASE 751A-03 (SO-14) ISSUE F



NOTES:

- DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
- CONTROLLING DIMENSION: MILLIMETER.
- DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
- MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
- DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.55	8.75	0.337	0.344
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.43	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.228	0.244
R	0.25	0.50	0.010	0.019

ULN2803A DARLINGTON TRANSISTOR ARRAY

SLRS049 – FEBRUARY 1997

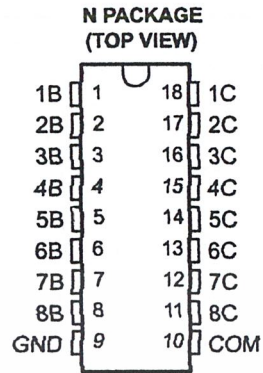
- 500 mA Rated Collector Current (Single Output)
- High-Voltage Outputs . . . 50 V
- Output Clamp Diodes
- Inputs Compatible With Various Types of Logic
- Relay Driver Applications
- Compatible with ULN2800A Series

description

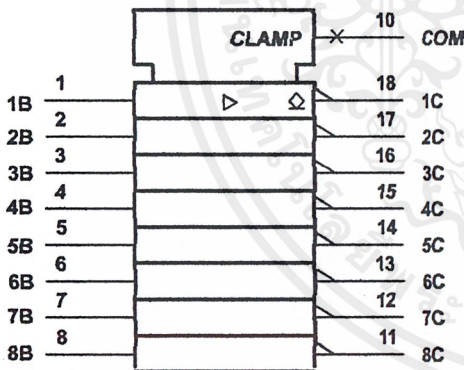
The ULN2803A is a monolithic high-voltage, high-current Darlington transistor array. The device consists of eight npn Darlington pairs that feature high-voltage outputs with common-cathode clamp diodes for switching inductive loads. The collector-current rating of each Darlington pair is 500 mA. The Darlington pairs may be paralleled for higher current capability.

Applications include relay drivers, hammer drivers, lamp drivers, display drivers (LED and gas discharge), line drivers, and logic buffers. The ULN2803A has a 2.7-k Ω series base resistor for each Darlington pair for operation directly with TTL or 5-V CMOS devices.

The ULN2803A is offered in a standard 18-pin dual in-line (N) package. The device is characterized for operation over the temperature range of -20°C to 85°C .

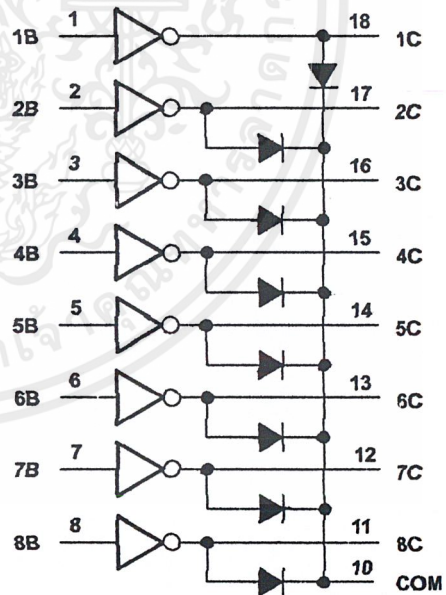


logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram (positive logic)



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

Copyright © 1997, Texas Instruments Incorporated

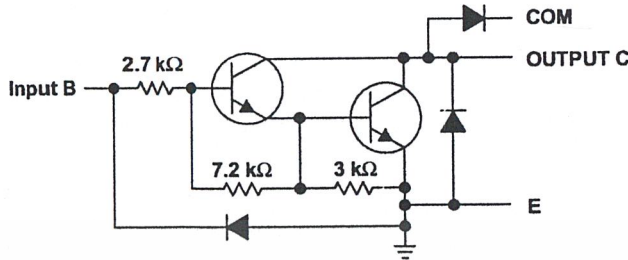
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า 1

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ULN2803A DARLINGTON TRANSISTOR ARRAY

SLRS049 – FEBRUARY 1997

schematic (each Darlington pair)



absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†

Collector-emitter voltage	50 V
Input voltage (see Note 1)	30 V
Continuous collector current	500 mA
Output clamp diode current	500 mA
Total substrate-terminal current	-2.5 A
Continuous dissipation at (or below) 25°C free-air temperature	1150 mW
Operating free-air temperature range, T_A	-20°C to 85°C
Storage temperature range, T_{stg}	-65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds:	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltages values, unless otherwise noted, are with respect to the emitter/substrate terminal GND.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2803A DARLINGTON TRANSISTOR ARRAY

SLRS049 – FEBRUARY 1997

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT	
I_{CEX}	Collector cutoff current	$V_{CE} = 50\text{ V}$, See Figure 1 $I_I = 0$,			50	μA	
$I_{I(off)}$	Off-state input current	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, See Figure 2 $I_C = 500\ \mu\text{A}$,	50	65		μA	
$I_{I(on)}$	Input current	$V_I = 3.85\text{ V}$, See Figure 3		0.93	1.35	mA	
$V_{I(on)}$	On-state input voltage	$V_{CE} = 2\text{ V}$, See Figure 4			2.4	V	
					2.7		
					3		
$V_{CE(sat)}$	Collector emitter saturation voltage	$I_I = 250\ \mu\text{A}$, See Figure 5 $I_C = 100\text{ mA}$,		0.9	1.1	V	
			$I_I = 350\ \mu\text{A}$, See Figure 5 $I_C = 200\text{ mA}$,		1		1.3
			$I_I = 500\ \mu\text{A}$, See Figure 5 $I_C = 350\text{ mA}$,		1.3		1.6
I_R	Clamp diode reverse current	$V_R = 50\text{ V}$, See Figure 6			50	μA	
V_F	Clamp diode forward voltage	$I_F = 350\text{ mA}$, See Figure 7		1.7	2	V	
C_i	Input capacitance	$V_I = 0\text{ V}$, $f = 1\text{ MHz}$		15	25	pF	

switching characteristics at 25°C free-air temperature

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	$V_S = 50\text{ V}$, $R_L = 163\ \Omega$, See Figure 8 $C_L = 15\text{ pF}$,		130		ns
t_{PHL}	Propagation delay time, high-to-low level output			20		
V_{OH}	High-level output voltage after switching	$V_S = 50\text{ V}$, See Figure 9 $I_O \approx 300\text{ mA}$,	$V_S - 20$			mV



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... POST OFFICE BOX 655303 • DALLAS, TEXAS 75265 ... 3

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ULN2803A DARLINGTON TRANSISTOR ARRAY

SLRS049 – FEBRUARY 1997

PARAMETER MEASUREMENT INFORMATION

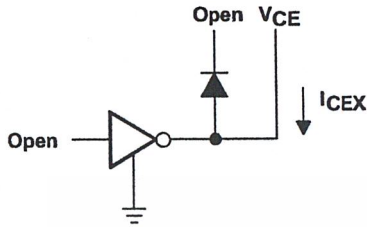


Figure 1. I_{CEX} Test Circuit

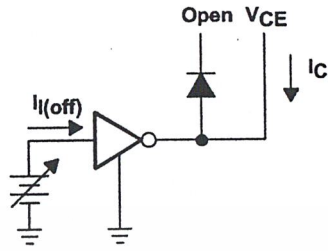


Figure 2. $I_{I(off)}$ Test Circuit

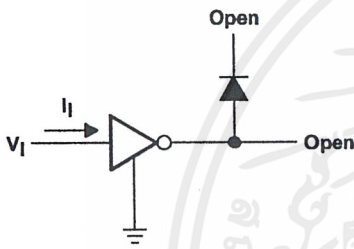


Figure 3. $I_{I(on)}$ Test Circuit

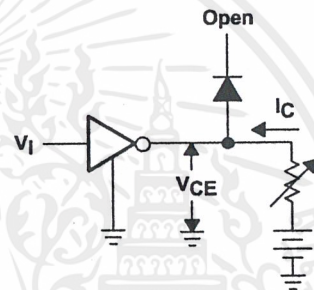


Figure 4. $V_{I(on)}$ Test Circuit

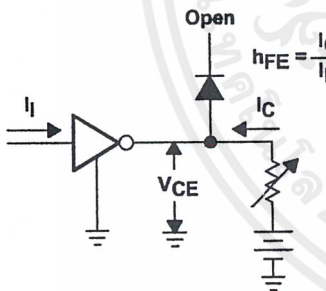


Figure 5. h_{FE} , $V_{CE(sat)}$ Test Circuit

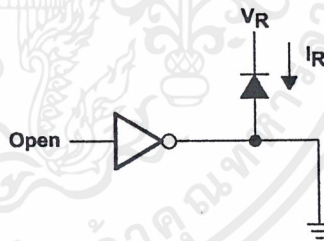


Figure 6. I_R Test Circuit



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

PARAMETER MEASUREMENT INFORMATION

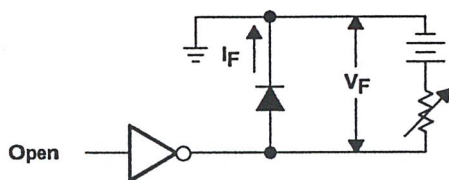
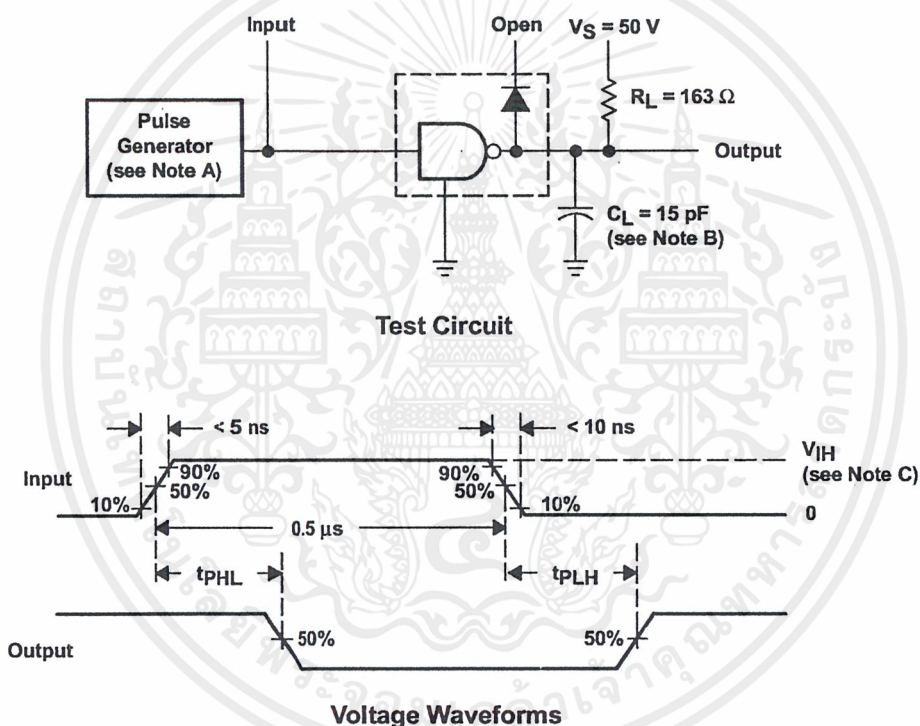


Figure 7. V_F Test Circuit



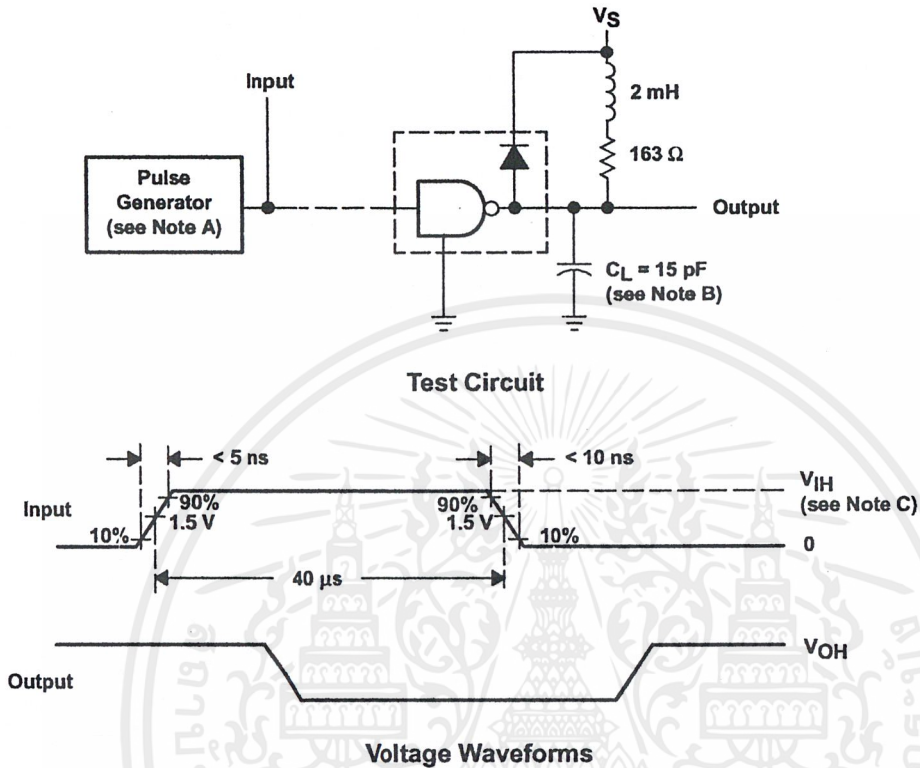
- NOTES: A. The pulse generator has the following characteristics: PRR = 1 MHz, $Z_O = 50 \Omega$.
B. C_L includes probe and jig capacitance.
C. $V_{IH} = 3 V$

Figure 8. Propagation Delay Times

ULN2803A DARLINGTON TRANSISTOR ARRAY

SLRS049 – FEBRUARY 1997

PARAMETER MEASUREMENT INFORMATION



- NOTES: A. The pulse generator has the following characteristics: PRR = 12.5 KHz, $Z_O = 50 \Omega$
 B. C_L includes probe and jig capacitance.
 C. $V_{IH} = 3 \text{ V}$

Figure 9. Latch-Up Test



IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

Copyright © 1996, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบพระคุณอาจารย์ พิชัย คูศิริวานิชกร อาจารย์ที่ปรึกษาที่ได้เปิดโอกาสและให้อิสระในการทำ
โครงการแก่ผู้จัดทำ อีกทั้งเอื้อเพื่อข้อมูลในการจัดทำ และให้คำแนะนำดีชมต่างๆในการแก้ไขข้อบกพร่องของ
โครงการ และขอขอบพระคุณอาจารย์ กฤดากร กล่อมการ ที่ให้ความกรุณาเอื้อเพื่อข้อมูลทางด้านฮาร์ดแวร์และ
ให้ความรู้ทางด้านการสื่อสารข้อมูลแก่ผู้จัดทำ และขอขอบพระคุณอาจารย์ จนิษฐา แซ่ตั้ง ที่ให้คำแนะนำการ
ออกแบบวงจรรองความถี่ และขอขอบพระคุณอาจารย์ พลผดุง ผดุงกุล ที่ให้คำแนะนำแก้ไขเพิ่มเติมด้าน
ฮาร์ดแวร์ทางสุดท้ายนี้ขอขอบคุณที่ กิตติ อังคณาภักดี ที่คอยแนะนำให้กำลังใจและแก้ไขข้อบกพร่องต่างๆแก่ผู้
จัดทำ ทำให้โครงการนี้สำเร็จลุล่วงไปได้ด้วยดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. จิตติวุฒิ สุวัตติกุล, “ระบบควบคุมระยะไกลผ่านสายไฟฟ้ากำลัง”, คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเกษตรศาสตร์, 54 หน้า, 2542
2. David E. Johnson, “Rapid Practical Design of Active Filters”, John Wiley & Sons, 263 p. , 1975.
3. ประเมษฐ์ ประณยานันท์, “คู่มือและการประยุกต์ใช้งาน ไมโครคอนโทรลเลอร์ MCS-51”, ซีเอ็ดดูเคชั่น จำกัด, 380 หน้า, 2536



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้