

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องจัดลำดับอัตโนมัติ

AUTOMATIC QUEUING MACHINE



โดย

นาย ปราโมทย์ พัฒนพันธ์ชัย รหัสประจำตัว 39014310

นาย ปวินทร์ พิกุลแก้ว รหัสประจำตัว 39014316



อาจารย์ที่ปรึกษา
อ. ขนิษฐา แซ่ตั้ง

ปริญญาานิพนธ์นี้สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชา อิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2542

เลขหมู่.....
เลขทะเบียน 36911
วัน, เดือน, ปี ๒๙ ส.ค. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2542

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องจักรกลอัตโนมัติ

ผู้จัดทำ

1. นาย ปราโมทย์ พัฒนพันธ์ชัย
2. นาย ปวิินทร์ พิภพแก้ว



.....อาจารย์ที่ปรึกษา

(อาจารย์ ขนิษฐา แซ่ตั้ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องจัดลำดับอัตโนมัติ

AUTOMATIC QUEUING MACHINE

ผู้จัดทำ

1. นายปราโมทย์ พัฒนพันธ์ชัย รหัสประจำตัว 39015310
2. นายปวิินทร์ พิกุลแก้ว รหัสประจำตัว 39015316

โครงการนี้ได้รับการตรวจสอบแล้วพร้อมที่จะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องจัดลำดับอัตโนมัติ

นาย ปราโมทย์ พัฒนพันธ์ชัย

นาย ปวิินทร์ พิกุลแก้ว

อาจารย์ ขนิษฐา แซ่ตั้ง (อาจารย์ที่ปรึกษา)

ปีการศึกษา 2552

บทคัดย่อ

โครงการเครื่องจัดลำดับอัตโนมัตินี้เป็นระบบที่ทำงานเกี่ยวกับการจัดสรรลำดับการรับบริการแก่ผู้รับบริการ โดยมีการทำงานร่วมกันของอุปกรณ์หลายส่วนอันได้แก่ การพิมพ์บัตรคิวด้วยเครื่องพิมพ์ การแสดงหมายเลขลำดับด้วยจอแสดงผล การประกาศเรียกด้วยวงจรเสียงพูดที่ใช้ชิพ บันทึกเสียงISDและระบบที่ช่องบริการ ซึ่งอุปกรณ์แต่ละส่วนจะถูกควบคุมและเชื่อมต่อด้วยไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AUTOMATIC QUEUING MACHINE

Mr. Pramote Pattanaphanchai

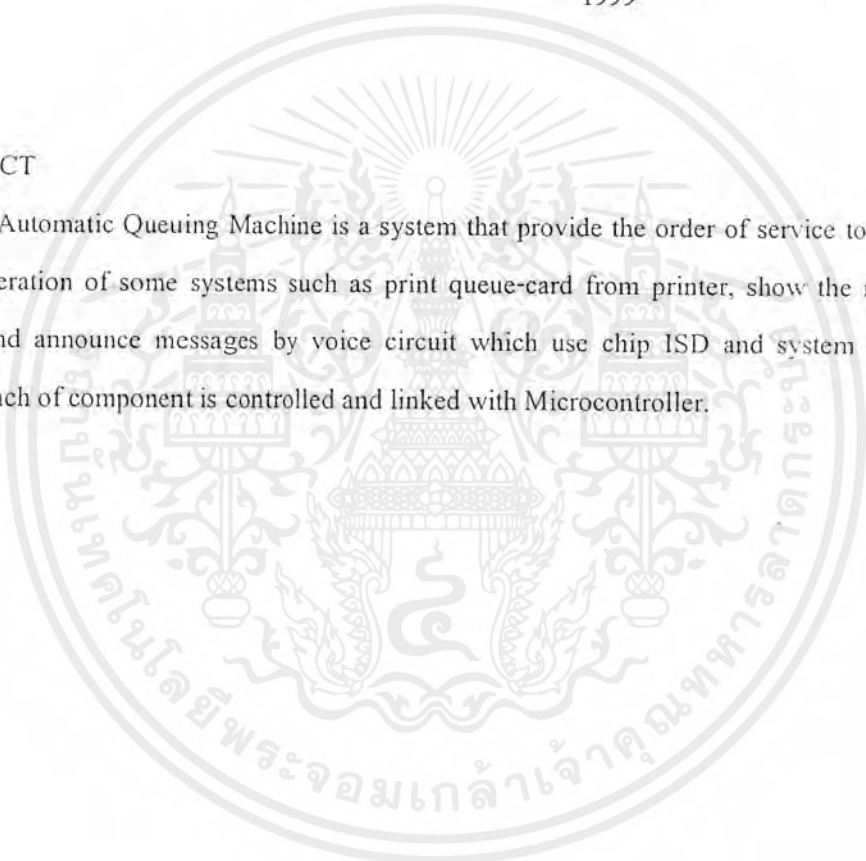
Mr. Pawin Pikulkeaw

Miss Kanitta Saetang (Advisor)

1999

ABSTRACT

The Automatic Queuing Machine is a system that provide the order of service to customers by co-operation of some systems such as print queue-card from printer, show the number by display and announce messages by voice circuit which use chip ISD and system of counter service, each of component is controlled and linked with Microcontroller.



สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญ	III
สารบัญรูปภาพ	V
สารบัญตาราง	VI
บทที่ 1 บทนำ	1
บทที่ 2 ISD-2590	2
2.1 ลักษณะโครงสร้างภายนอกของ ISD-2590	2
2.2 คุณสมบัติเด่นของ ISD-2590	5
2.3 โครงสร้างภายในของ ISD-2590	5
บทที่ 3 MCS-8051	8
3.1 ไมโครคอนโทรลเลอร์ (MCS-8051)	8
3.2 สถาปัตยกรรม 8051	9
3.3 การใช้งานพอร์ตอนุกรม	11
3.5 การสื่อสารระหว่างซีพียูหลายตัว	15
บทที่ 4 การเชื่อมต่อเครื่องพิมพ์และไอซี DS1302	18
4.1 สัญญาณต่าง ๆ ของ เครื่องพิมพ์	18
4.2 ลักษณะโครงสร้างภายนอกของ DS 1302	21
4.3 คุณสมบัติของ DS 1302	21
4.4 โครงสร้างภายในของ DS 1302	22
4.5 การเขียนและการอ่านข้อมูลจาก DS 1302	22
บทที่ 5 การออกแบบ	24
5.1 หน่วยประมวลผลหลัก	24
5.2 หน่วยประมวลผลรองที่ควบคุมเคาน์เตอร์รับบริการ	26
5.3 หน่วยประมวลผลรองที่ควบคุมเครื่องพิมพ์บัตรคิว	26
5.4 หน่วยประมวลผลรองที่ควบคุมการแสดงผลตัวเลข	27
5.5 การออกแบบเขียนโปรแกรม	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
บทที่ 6 ผลการทดลอง	38
6.1 การควบคุมเครื่องพิมพ์ดีด	38
6.2 การรับข้อมูลจากเทอร์มินัลรับบริการ	38
6.3 ระบบเสียงพูดที่ใช้ ISD – 2590	38
6.4 การควบคุมการแสดงผลตัวเลข	39
บทที่ 7 สรุปและวิจารณ์	40
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	



สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 แสดงกระบวนการทำงานของเครื่องจัดลำดับอัตโนมัติ	1
รูปที่ 2.1 แสดงลักษณะโครงสร้างภายนอกของไอซี IDS – 2590	2
รูปที่ 2.2 แสดงบล็อกไดอะแกรมภายในของ ISD –2590	5
รูปที่ 3.1 บล็อกไดอะแกรมโครงสร้างภายใน 8051	8
รูปที่ 3.2 แสดงขาต่าง ๆ ของ 8051	9
รูปที่ 3.3 การต่อออสซิลเลเตอร์ (Oscillator Connection)	11
รูปที่ 3.4 การต่อแบบ External Clock Drive Configuration	11
รูปที่ 3.5 รูปแบบของสัญญาณการส่งข้อมูลแบบอนุกรม	12
รูปที่ 3.6 บิตต่าง ๆ ของรีจิสเตอร์ SCON	12
รูปที่ 3.7 การเชื่อมต่อไมโครคอนโทรลเลอร์หลาย ๆ ตัว	15
รูปที่ 3.8 ข้อมูลกำหนดตำแหน่ง (Address Byte)	16
รูปที่ 3.9 ข้อมูลข่าวสาร (Data Byte)	16
รูปที่ 4.1 ไดอะแกรมการรับข้อมูลของเครื่องพิมพ์	19
รูปที่ 4.2 แสดงการเชื่อมต่อเครื่องพิมพ์กับไมโครคอนโทรลเลอร์	20
รูปที่ 4.3 ลักษณะภายนอกของ DS 1302	21
รูปที่ 4.4 โครงสร้างภายนอกของ DS 1302	22
รูปที่ 5.1 แสดงบล็อกไดอะแกรมที่ใช้ในการออกแบบ	24
รูปที่ 5.2 การต่อหน่วยประมวลผลหลักที่ควบคุม ISD-2590	25
รูปที่ 5.3 การต่อหน่วยประมวลผลรองที่ควบคุมเกนเนอร์รับบริการ	26
รูปที่ 5.5 การต่อหน่วยประมวลผลรองที่ควบคุมเครื่องพิมพ์บัตรคิว	27
รูปที่ 5.5 การต่อหน่วยประมวลผลรองที่ควบคุมส่วนแสดงผล	28
รูปที่ 5.6 แสดงการต่อวงจรส่วนแสดงผล	29
รูปที่ 5.7 การทำงานโดยรวมของระบบ	31
รูปที่ 5.8 การทำงานในส่วนการเปรียบเทียบค่าตัวเลขของเครื่องพิมพ์ กับเลขคิว	32
รูปที่ 5.9 การทำงานของส่วนการตรวจสอบหมายเลขลำดับ	33
รูปที่ 5.10 การทำงานของโปรแกรมเสียงพูด	34
รูปที่ 5.11 แสดงขั้นตอนการทำงานของเกนเนอร์บริการ	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 5.12 แสดงขั้นตอนการทำงานของเครื่องพิมพ์	36
รูปที่ 5.13 แสดงขั้นตอนการทำงานของส่วนแสดงผล	37
รูปที่ 6.1 วงจรบันทึกเสียงพูดควบคุมด้วยมือ	40



สารบัญตาราง

	หน้า
ตารางที่ 2.1 คุณสมบัติทางไฟฟ้าของ ISD-2590	7
ตารางที่ 3.1 การเลือกโหมดการทำงานของพอร์ตอนุกรม	13
ตารางที่ 4.1 แสดงข้อมูลการทำงานของรีจิสเตอร์ใน DS 1302	23

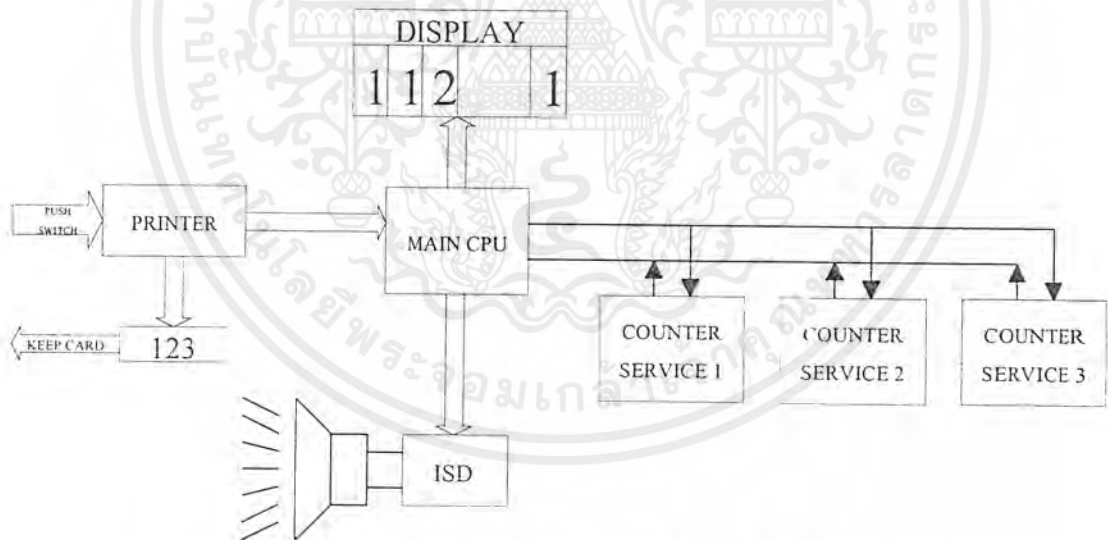


บทที่ 1

บทนำ

ในยุคปัจจุบันนี้หน่วยงานหรือองค์กรใดๆก็ตามที่มีหน้าที่เกี่ยวข้องกับการให้บริการแก่บุคคลจำนวนมาก จำเป็นอย่างยิ่งที่จะต้องมีการจัดลำดับการให้บริการก่อนหลังเพื่อความสะดวกรวดเร็ว และความเป็นระเบียบเรียบร้อยในการบริการ แต่ในการจัดลำดับด้วยตัวบุคคลเช่น การแจกบัตรหมายเลข การขานชื่อ ย่อมเกิดความไม่สะดวกในการให้บริการ จึงทำให้เกิดโครงการเครื่องจัดลำดับอัตโนมัติขึ้นมา

การทำงานของเครื่องจัดลำดับอัตโนมัตินี้แบ่งเป็นหลายส่วนได้แก่ ส่วนที่ทำหน้าที่พิมพ์บัตรคิว ส่วนแสดงผลหมายเลขที่จะได้รับบริการ ส่วนเสียงประกาศเรียกรับบริการ และ ส่วนของช่องรับบริการ เมื่อนำโครงการนี้ไปใช้ก็จะสามารถจัดลำดับการบริการแก่ผู้รับบริการได้โดยอัตโนมัติ เพื่อความสะดวกรวดเร็วทั้งแก่ผู้รับบริการและผู้ให้บริการ



รูปที่ 1.1 แสดงกระบวนการทำงานของเครื่องจัดลำดับอัตโนมัติ

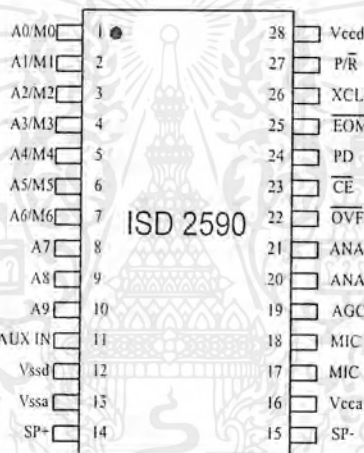
เมื่อผู้ใช้บริการมากดปุ่มบัตรคิว เครื่องพิมพ์ก็จะพิมพ์บัตรคิวออกมา ให้ผู้ใช้บริการเก็บบัตรไปจากนั้นก็รอนจนกระทั่ง มีการประกาศเรียกหรือมีการแสดงผลหมายเลขลำดับที่จะรับบริการ เช่น จากรูปที่ 1.1 มีผู้มารับบริการถึงหมายเลขที่ 123 และขณะนี้กำลังให้บริการถึงหมายเลขที่ 112 ในช่องบริการที่ 1

บทที่ 2

ISD-2590

ไอซีเบอร์ ISD-2590 เป็น ไอซี 28 ขา ที่ใช้เทคโนโลยี Direct Analog Storage ทำให้สามารถบันทึกเสียงเก็บไว้ในชิปได้โดยตรงไม่ต้องใช้การแปลงแบบ A/D หรือ D/A การบันทึกเสียงทำได้นานถึง 90 วินาที โดยข้อมูลที่เก็บจะอยู่ในรูปสัญญาณอนาล็อก(Analog) และข้อมูลสามารถเก็บไว้ในชิปได้ถาวรแม้ไม่มีไฟเลี้ยง ไอซี

2.1 ลักษณะโครงสร้างภายนอกของ ISD-2590



รูปที่ 2.1 แสดงลักษณะ โครงสร้างภายนอกของ ไอซี ISD-2590

หน้าที่และการใช้งานขาต่างๆของ ไอซีมีดังนี้

2.1.1 Address/Mode Input (A0–A9/M0–M6) ขา 1-10/ขา 1-7 เป็นขาแอดเดรส(Address) หรือโหมดอินพุต (Mode Input) อย่างใดอย่างหนึ่งขึ้นอยู่กับที่เรากำหนดค่าแอดเดรสเริ่มต้น หากว่าค่าใดค่าหนึ่งหรือทั้งสองค่าของ MSB ของแอดเดรส (A8, A9) เป็น “0” ขาเหล่านี้จะทำงานเป็นขาแอดเดรส แต่ถ้าหากว่าค่าของทั้งคู่เป็น “1” ขา 1-7 จะทำหน้าที่เป็นขาโหมดอินพุต (M0-M6) การทำงานของไอซีจะเป็นไปตามโหมดของการทำงานที่ถูกเลือกเข้าไปซึ่ง โหมดของการทำงานนี้จะถูกกำหนดไว้ให้เลือกใช้งานตามต้องการ

2.1.2 Auxiliary Input (AUX IN) ขา 11 เป็นขารับสัญญาณอินพุต(Input)จากภายนอก เข้ามาทำการมัลติเพล็กซ์(Multiplex)กับสัญญาณที่เป็นอินพุตของวงจรขยายภายใน ไอซีเอาท์พุท (Output)ที่ได้จะขับออกสู่ขาเอาท์พุทลำโพง (SP+,SP-) โดยขั้นตอนการทำงานนี้จะเกิดขึ้นเมื่อขา CE มีสถานะเป็น 1 วงรอบของการเล่นกลับก็จะสิ้นสุดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3. Ground Input (V_{SSA}, V_{SSD}) ขา 12 และ 13 โดยคุณสมบัติของไอซี จะแยกกันระหว่างกราวด์(ground)ของสัญญาณอนาล็อก และกราวด์ของสัญญาณดิจิทัล(Digital) ขากราวด์ทั้งสองนี้ จะถูกต่อและปิดไว้ภายในตัวถังบรรจุของไอซี การใช้งานขากราวด์ทั้งสองนี้จะเลือกต่อกับกราวด์ของแหล่งจ่ายในส่วน มีค่าอิมพีแดนซ์(Impedance)ต่ำเพื่อไม่ให้เกิดค่าแรงดันที่แตกต่างกันระหว่างกราวด์ทั้งสอง

2.1.4. Speaker Output (SP+, SP-) ขา 14 และ 15 เป็นขาเอาต์พุตที่ต่อกับลำโพง ไอซีนี้จะมี วงจรขับสัญญาณความแตกต่างออกสู่ลำโพง ซึ่งมีอยู่ในตัวไอซีเรียบร้อยแล้วโดยมีความสามารถในการขับลำโพงเอาต์พุตได้ 50 mW ที่ลำโพงความต้านทาน 16 Ω ขาเอาต์พุตทั้งสองนี้ห้ามต่อลงกราวด์และห้ามต่อขนานกันโดยตรงเด็ดขาด

2.1.5. Voltage Input (V_{CCA}, V_{CCD}) ขา 16 และ 28 เป็นขารับแรงดันไฟเลี้ยงที่จะต้องแยกกัน ต่างหากระหว่างขารับแรงดันของวงจรอนาล็อกและวงจรดิจิทัล ที่ประกอบอยู่ในตัวไอซีแล้ว ขารับแรงดันต้องการแรงดันไฟเลี้ยง+5 V และต้องเป็นแรงดันไฟเลี้ยงที่มีสัญญาณรบกวนต่ำมาก

2.1.6. Microphone Input (MIC) ขา 17 เป็นขารับสัญญาณอินพุตจากไมโครโฟนแล้วส่งผ่านสัญญาณเข้าสู่วงจรปรีแอมป์(Pre-amplifier)ที่ประกอบอยู่ในตัวไอซี ภายในประกอบด้วย วงจรควบคุมอัตราขยายอัตโนมัติ (AGC) โดยวงจรนี้จะทำหน้าที่ควบคุมอัตราขยายอยู่ในช่วง -15 ถึง +24 dB ไมโครโฟนภายนอกจะถูกขับปลั๊ก(Coupling)ผ่านตัวเก็บประจุภายนอก ในลักษณะอนุกรมกับขา 17 ค่าความจุของตัวเก็บประจุขับปลั๊กจะกำหนดค่าโดยค่านึงถึงค่าความต้านทาน 10 k Ω ที่ต่ออยู่ในกับขา 17 ของไอซีเพื่อทำให้เกิดคัทออฟ(Cut off)ที่ความถี่ต่ำ

2.1.7. Microphone Reference Input (MIC REF) ขา 18 จะต่อขา 18 นี้กับกราวด์อนาล็อก (V_{CCA})โดยมีตัวเก็บประจุต่ออนุกรมอยู่ก่อน เพื่อทำหน้าที่ขจัดสัญญาณรบกวนอินพุตขา 17 เพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้มีค่าต่ำกว่า 10 dB

2.1.8. Automatic Gain Control Input (AGC) ขา 19 เป็นขาอินพุตเพื่อควบคุมการปรับอัตราขยายของปรีแอมป์ไมโครโฟนทางด้านไดนามิก(Dynamic) เพื่อให้เกิดความเหมาะสมกับระดับสัญญาณ ที่มีย่านของสัญญาณอินพุตจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่บันทึกมีความผิดเพี้ยนน้อยที่สุด ขานี้จะต้องต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่ โดยมีความต้านทานภายใน 5 k Ω และจะต่อร่วมกับตัวเก็บประจุภายในอีกหนึ่งตัวผ่านลง อนาล็อก ค่าที่เหมาะสมกำหนดไว้ที่ค่าความต้านทาน 470 k Ω และตัวเก็บประจุ 4.7 μ F

2.1.9. Analog Input (ANA IN) ขา 20 จะรับสัญญาณที่ผ่านวงจรปรีแอมป์ออกมาทางขา 21 โดยผ่านตัวเก็บประจุขับปลั๊กภายนอก ขับปลั๊กสัญญาณเข้าที่ขานี้เพื่อผ่านสัญญาณเข้าไปทำการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บันทึกได้ในตัวไอซี ตัวต้านทานภายในค่า 3 k Ω ซึ่งเป็นอินพุทอิมพีแดนซ์เพื่อที่จะทำให้เป็นวงจรกรองความถี่ต่ำผ่าน(Low pass filter)

2.1.10. Analog Output (ANA OUT) ขา 21 เป็นขาเอาต์พุทของวงจรปริแอมป์ขยายสัญญาณจากไมโครโฟนที่ได้ผ่านการควบคุมอัตราขยาย จากวงจร AGC ภายในแล้ว

2.1.11. Overflow Output (OVF) ขา 22 สัญญาณพัลส์(Pulse) 0 จะปรากฏออกมาจากขาเอาต์พุทนี้เพื่อเป็นการแสดงว่าสิ้นสุดการเล่นกลับหรือหน่วยความจำภายในตัวไอซีได้ถูกอ่านออกมาหมดแล้วและจะแสดงสถานะหยุดการเล่นกลับ พัลส์เอาต์พุทจากขา OVF นี้จะจ่ายให้กับขา CE อินพุทจนกว่าขา PD จะได้รับพัลส์เพื่อทำการรีเซ็ต(Reset) และเริ่มวงรอบการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา OVF นี้สามารถใช้เริ่มต้นการทำงานของ ISD-2590 ตัวถัดไปได้เมื่อถูกต่อкасцеп (Cascade)กันอยู่หลายตัว

2.1.12. Chip Enable Input (CE) ขา 23 จะต้องได้รับสัญญาณพัลส์ 0 เพื่อทำไอซีอยู่ในสถานะพร้อมทำงานของการเล่นกลับ(Playback)หรือการบันทึก(Record) โดยที่ขาแอดเดรสอินพุทและขา P/R อินพุทจะถูกLatchจากพัลส์ขอบขาลงของพัลส์ที่ขา CE

2.1.13. Power Down Input (PD) ขา 24 ในขณะที่ไม่มีกรบันทึกหรือเล่นกลับที่ขา PD จะต้องมีสถานะเป็น 1 เพื่อเป็นการรักษาระดับการสิ้นเปลืองกำลังงานให้อยู่ในระดับต่ำมาก ๆ

2.1.14. End Of Message / Run Output (EOM) ขา 25 เป็นส่วนของอุปกรณ์ non volatile ภายในตัวที่จะใช้กำหนด หรือ ระบุการสิ้นสุดของการเก็บข้อมูลที่ทำการบันทึกขาEOMนี้จะให้เอาต์พุท ออกมาเป็นพัลส์ 0 เมื่อข้อมูลที่บันทึกไว้ถูกเล่นกลับออกมาหมดแล้ว

2.1.15. External Clock Input (XCLK) ขา 26 เป็นขารับสัญญาณนาฬิกา(Clock)ภายนอกเพื่อกำหนดค่าความถี่สัญญาณนาฬิกา แต่โดยปกติได้ระบุไว้ว่าสัญญาณนาฬิกาถูกกำหนดอยู่ภายในแล้ว ซึ่งจะไม่ขึ้นกับอุณหภูมิภายนอกหรือย่านแรงดันไฟเลี้ยงที่ไม่คงที่ การใช้งานปกติจะต่อขา 25 นี้เข้ากับกราวด์ของแหล่งจ่ายไฟเลี้ยง

2.1.16. Playback/Record Input (P/R) ขา 27 เมื่อขาอินพุทควบคุมการเล่นกลับและบันทึกได้รับพัลส์ 1 จะเป็นวงรอบของการเล่นกลับ และถ้าเป็นพัลส์ 0 จะเป็นการเลือกวงรอบการบันทึก ถ้าหากได้รับพัลส์ที่ขอบขาลงของขา CE จะเป็นการLatchอินพุทที่ขา P/R

2.2 คุณสมบัติเด่นของ ISD-2590

- ใช้ไอซีเพียงตัวเดียวก็สามารถบันทึกและเล่นกลับเสียงต่างๆได้
- ไม่ต้องมีอุปกรณ์ประเภทไอซีอื่น ๆ ประกอบรวมภายนอก
- ไม่ต้องพัฒนาระบบอื่นขึ้นมาเสริมเพื่อให้ใช้งานได้

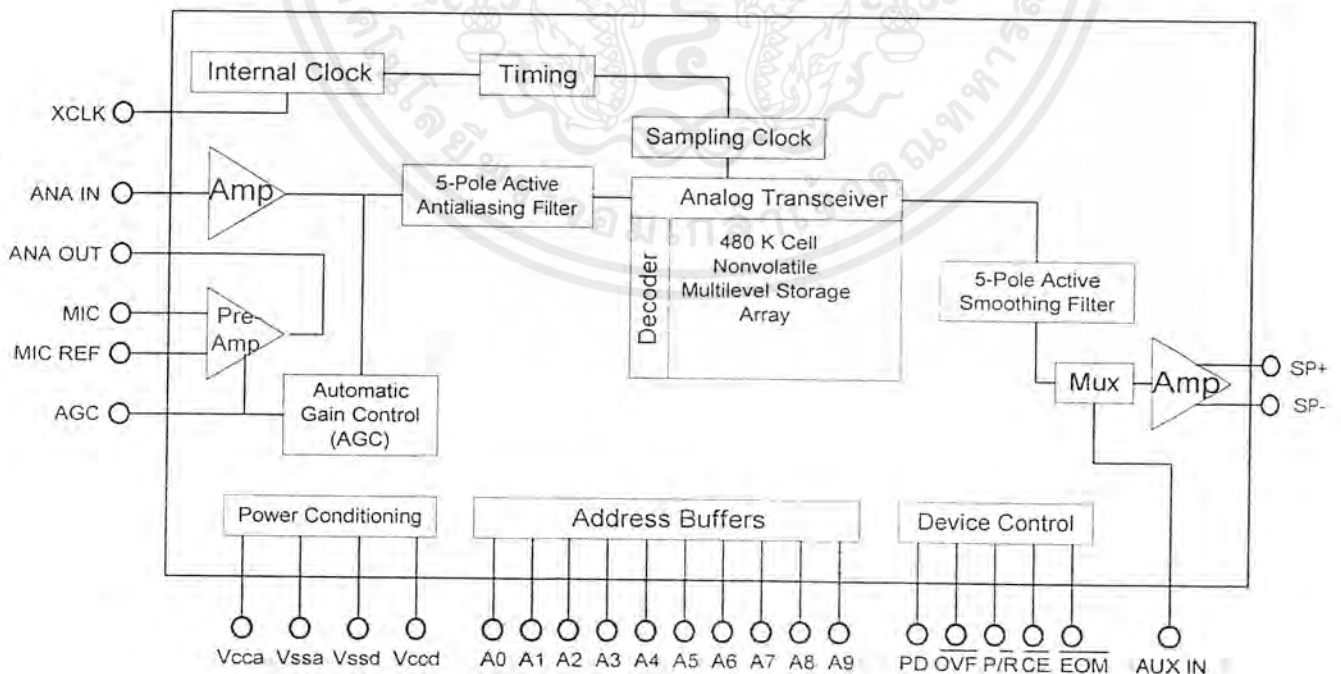
-มีประสิทธิภาพในการบันทึกและเล่นกลับโดยให้เสียงได้เหมือนต้นกำเนิดเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สามารถควบคุมการบันทึกและเล่นกลับด้วยไมโครคอนโทรลเลอร์(Microcontroller)ได้
- สามารถต่อคาสเคดกันเพื่อเพิ่มหน่วยความจำในการเก็บข้อมูลให้มากขึ้นได้
- หยุดการทำงานโดยอัตโนมัติเมื่อไม่มีการบันทึกหรือเล่นกลับ
- สามารถเก็บความจำได้นาน 100 ปี โดยไม่ต้องมีแบตเตอรี่(Battery)สำรอง
- สามารถบันทึกซ้ำได้ 100,000 ครั้ง
- สามารถโปรแกรมควบคุมการเล่นกลับเพียงอย่างเดียวเพื่อพัฒนารูปแบบใช้งาน

2.3 โครงสร้างภายในของ ISD 2590

จากคุณสมบัติต่างๆที่รวมอยู่ในไอซีเพียงตัวเดียวจึงทำให้ง่ายต่อการใช้งานตั้งแต่วงจรขยายสัญญาณจากไมโครโฟนจนถึงหน่วยจัดเก็บข้อมูลที่ทำกรบันทึกและจับออกลำโพง ก็ถูกรวมไว้ในไอซีเพียงตัวเดียว ในโหมด(Mode)การบันทึกจะจัดเก็บข้อมูลต่าง ๆ ไว้ในหน่วยความจำที่เป็นเซลล์แบบไม่ต้องการแรงดันสำรองเพื่อรักษาข้อมูลไม่ให้สูญหาย (Non-volatile memory cells) สัญญาณเสียงที่อยู่ในรูปแบบของสัญญาณอนาล็อก จะถูกบันทึกไว้ในหน่วยจัดเก็บความจำโดยตรงโดยอาศัยเทคโนโลยี DAST (Direct Analog Storage Technology) และการจัดเก็บความจำก็จะจัดเก็บในลักษณะที่เป็นสัญญาณอนาล็อกอยู่เช่นเดิม จึงทำให้การเล่นกลับสามารถให้สัญญาณเสียงที่เหมือนกับต้นกำเนิดเสียงมาก เพราะไม่มีกระบวนการเปลี่ยนสัญญาณอนาล็อกเป็นดิจิทัลอลเข้ามาเกี่ยวข้อง ซึ่งสามารถแสดงโครงสร้างภายในได้ดังรูปที่ 2.2



รูปที่ 2.2 แสดงบล็อกไดอะแกรมภายในของ ISD – 2590

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การบันทึก (Recording)เสียงใน ISD-2590 จะเกิดขึ้นได้เมื่อสัญญาณที่เข้ามาจะต้องตรงตามเงื่อนไข ซึ่งการทำสัญญาณให้ตรงตามเงื่อนไขจะต้องผ่านหลายขั้นตอนด้วยกัน ขั้นแรกคือการขยายสัญญาณอินพุท ให้มีขนาดมากพอสำหรับวงจรบันทึกข้อมูล ซึ่งกระบวนการนี้จะถูกกระทำโดยส่วนปริแอมป์ และ วงจรควบคุมอัตราขยาย AGC

ปริแอมป์เป็นส่วนที่ต่อกับไมโครโฟน โดยมี ตัวเก็บประจุ (DC blocking capacitor) ทำหน้าที่แยกองค์ประกอบทางคิซี (DC component) ออกจากสัญญาณเอซี (AC signal) ที่มีระดับต่ำมาก ๆ ประมาณ 2 – 20 mV

วงจรควบคุมอัตราขยาย (AGC circuit) จะทำหน้าที่ควบคุมระดับของสัญญาณที่ออกมาจากปริแอมป์ และจะส่งค่าแรงดัน (Voltage) ที่ถูกควบคุมอัตราขยายแล้วไปยังวงจรปริแอมป์ อัตราขยายของปริแอมป์จะถูกปรับอย่างอัตโนมัติ เพื่อที่จะคงขนาดของสัญญาณให้เหมาะสมเพียงพอ ที่จะส่งต่อไปในส่วนของวงจรรองสัญญาณ

วงจรรองความถี่ (5-Pole Active Antialiasing Filter) จะทำหน้าที่ปรับสัญญาณให้เหมาะสมและลดทอนส่วนที่ไม่สำคัญออกไปจึงได้เฉพาะเสียงที่มีคุณภาพดีในการบันทึกเป็นลำดับไป

สัญญาณที่ผ่านการปรับจนเหมาะสมแล้วจะถูกเขียนลงอย่างต่อเนื่องลงในหน่วยความจำอนาลอกในรูปการรวมสัญญาณ

การเล่นกลับสัญญาณอนาลอกแรงดันที่ถูกบันทึกไว้จะถูกอ่านออกมาจากหน่วยความจำอย่างต่อเนื่อง จะมีส่วนที่ทำการแยกสัญญาณ ให้กลับมาอยู่ในสภาพเดิม โดยสัญญาณอนาลอกที่ได้จะถูกส่งผ่านลำโพงออกมาได้ ลำโพงความต้านทาน 16 โอห์มกำลังขับประมาณ 12.5 mW RMS (25 mW peak) ก็เพียงพอแล้วที่จะได้ยินอย่างชัดเจนในห้องขนาดธรรมดา กรณีที่ใช้ ISD-2590 ต่อหลายชุด กันหลาย ๆ ตัวเราสามารถให้ลำโพงตัวเดียวกันได้โดยผ่านขา AUX IN

ไอซีเบอร์ ISD-2590 เป็นไอซีบันทึกเสียงที่สามารถจะบันทึกเสียงได้เป็นเวลานาน 90 วินาที ให้เป็นข้อความเดียวหรือจะเป็นคำพูดที่เป็นคำ ๆ เก็บไว้ตำแหน่งต่าง ๆ ภายในชิพ ซึ่งสามารถที่จะอัดเก็บได้ 600 ตำแหน่ง ขั้นตอนในการอัดนั้นจะเริ่มให้ขา P/R มีค่าเป็นลอจิก (Logic) 0 PD มีค่าเป็นลอจิก 1 และ CE มีค่าเป็นลอจิก 0 ตลอดในช่วงเวลาการอัด จากนั้นขั้นตอนในการเล่นเสียงจะต้องเริ่มให้ขา P/R เป็นลอจิก 1 PD มีค่าเป็นลอจิก 1 และ CE มีค่าเป็นพัลส์ลอจิก 0 ในการนำชิพมาใช้งานในโครงการนี้จะนำมาใช้ต่อร่วมกับไมโครคอนโทรลเลอร์โดยที่ไมโครคอนโทรลเลอร์จะเป็นตัวควบคุมการทำงานของชิพตัวนี้ ที่ขา CE , PD และขาแอดเดรส (A0 – A9) ให้มีการเล่นเสียงที่เก็บไว้ออกมาตามแอดเดรสที่กำหนด

ตารางที่ 2.1 คุณสมบัติทางไฟฟ้าของ ISD-2590

พารามิเตอร์	สัญลักษณ์	ค่า	หน่วย
แรงดันอินพุตต่ำ 0	V_L	0.8	Volt
แรงดันอินพุตสูง 1	V_H	2	Volt
แรงดันเอาต์พุตด้านต่ำ 0	V_{OL}	0.4	Volt
แรงดันเอาต์พุตด้านสูง 1	V_{OH}	$V_{CC} - 0.4$	Volt
แรงดันเอาต์พุตด้านสูงที่ขา OVF	V_{OH1}	2.4	Volt
แรงดันเอาต์พุตด้านสูงที่ขา EOM	V_{OH2}	$V_{CC} - 1.0$	Volt
กระแสของแรงดันไฟเลี้ยงที่ $V_{CC} = 5\text{ V}$	I_{CC}	25	mA
กระแสขณะสแตนด์บายที่ $V_{CC} = 5\text{ V}$	I_{SB}	1 – 10	μA
กระแสรั่วไหลทางอินพุต	I_L	-1 , +1	μA
อิมพีแดนซ์ของโหลดเอาต์พุต	R_{EXT}	16	Ω
ความต้านทานอินพุตของปริแอมป์ไมโครโฟน	R_{MIC}	10	$k\Omega$
ความต้านทานอินพุตของขาอินพุตภายนอก	R_{AUX}	10	$k\Omega$
ความต้านทานอินพุตของขาอินพุตภายนอก	$R_{ANA IN}$	3	$k\Omega$
อัตราขยายของปริแอมป์ 1	A_{PRE1}	24	dB
อัตราขยายของปริแอมป์ 2	A_{PRE2}	5	dB
อัตราขยายของขา AUX (สัญญาณภายนอก)	A_{AUX}	1	-
อัตราขยายของภาคขยายเอาต์พุตลำโพง	A_{ARP}	22	dB
ความต้านทานเอาต์พุตของขา AGC	R_{AGC}	5	$k\Omega$
แรงดันไฟเลี้ยงตัวไอซีทั้งหมด	V_{CC}	5 – 7	Volt
อุณหภูมิขณะทำงาน	T_S	-65 – 150	$^{\circ}\text{C}$

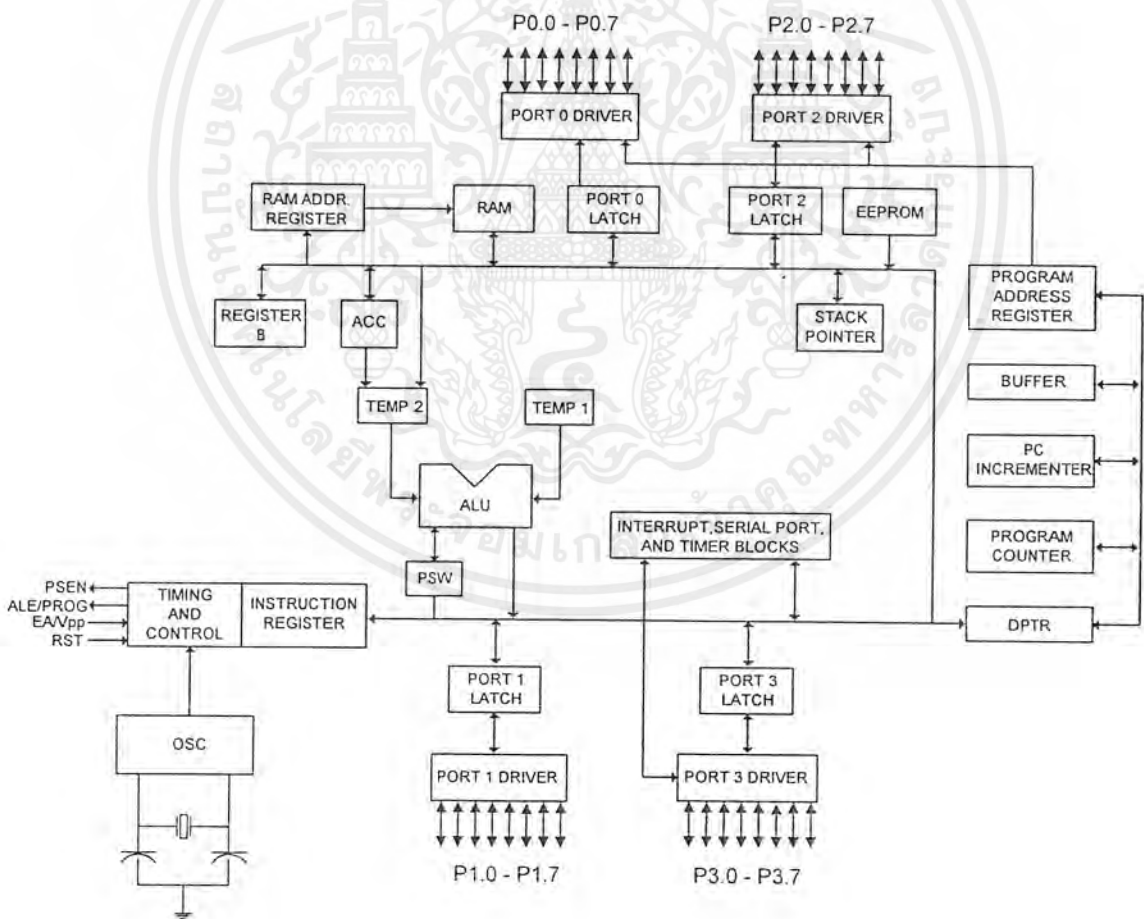
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

MCS-8051

ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 เป็นไมโครคอนโทรลเลอร์ขนาด 8 บิตที่มีอุปกรณ์สนับสนุนประกอบอยู่ภายในหลายอย่างได้แก่ หน่วยความจำสำหรับเก็บข้อมูล หน่วยความจำสำหรับเก็บโปรแกรม ตัวตั้งเวลา/ตัวนับ อุปกรณ์รับส่งข้อมูลแบบอนุกรม เนื่องจากโครงสร้างของไมโครคอนโทรลเลอร์มีอุปกรณ์สนับสนุนอยู่ภายในนี้เองทำให้การใช้งานง่ายขึ้นและมีประสิทธิภาพมากขึ้นโดยไม่ต้องมีการเชื่อมต่ออุปกรณ์ภายนอกเพิ่มเติมมากเหมือนกับตัวไมโครโปรเซสเซอร์ทั่วๆ(Microprocessor)ไป

3.1 โครงสร้างภายในไมโครคอนโทรลเลอร์ (MCS-8051)

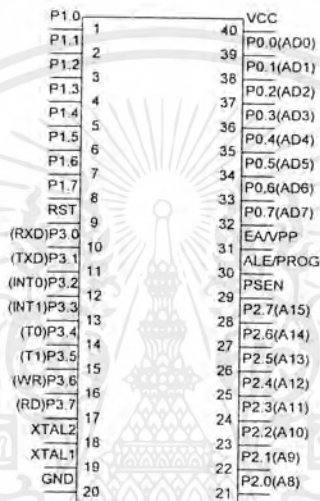


รูปที่ 3.1 บล็อกไดอะแกรมโครงสร้างภายใน 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างภายในพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8051 ประกอบด้วยอุปกรณ์ต่าง ๆ ดังนี้ RAMภายใน 128 ไบต์ หน่วยความจำโปรแกรมภายในขนาด 4 kbyte พอร์ตขนาน(Parallel Port) จำนวน 4 พอร์ต ๆ ละ 8 บิต ไทม์เมอร์/เคาน์เตอร์(Timer/Counter)ขนาด 16 บิต 2 ตัว อุปกรณ์ควบคุมการอินเทอร์รัพท์(Interrupt) พอร์ตอนุกรม(Serial Port)แบบ Full duplex และ วงจรนาฬิกา

3.2 โครงสร้างภายนอกไมโครคอนโทรลเลอร์ (MCS- 8051)



รูปที่ 3.2 แสดงขาต่าง ๆ ของ 8051

พอร์ต 0 (ขา 32-39)

ขาของพอร์ต 0 สามารถเป็นอินพุตหรือเอาต์พุต หรือทั้ง 2 อย่าง ซึ่งเป็นแอสแตคสอันดับต่ำสองทางและบัสข้อมูลสำหรับความจำภายนอก สามารถใช้เป็นอิมพีแดนซ์สูง(High Impedance) ตัวอย่างเช่น เมื่อใช้ขาอินพุตเป็น “1” ต้องเขียนให้อู๊กค็องกับพอร์ต 0 Latch โดยโปรแกรม ดังนั้นการปิดทรานซิสเตอร์(Transistor)ด้านเอาต์พุตทั้ง 2 ตัวทำให้ขาสลอย อยู่ในภาวะอิมพีแดนซ์สูง และขาต่อกับอินพุตบัฟเฟอร์ (Input buffer)

เมื่อใช้เอาต์พุต ขาลatchต้องโปรแกรมเป็น 0 ซึ่งจะเปิดเฟลต(FET)ตัวล่างทำให้ขาต่อลงกราวด์ Latch ทุกขาที่โปรแกรมเป็น 1 จะยังคงลอยอยู่ ดังนั้นตัวต้านทานพูลอัฟ(Pull up)ต้องจ่ายลอจิก 1 เมื่อใช้ พอร์ต 0 เป็นเอาต์พุต

พอร์ต 1 (ขา 1-8)

พอร์ต 1 เป็นพอร์ตที่สามารถกำหนดให้ทำงานได้แบบ 2 ทิศทาง คือเป็นได้ทั้งอินพุตหรือเอาต์พุตอย่างใดอย่างหนึ่งแล้วแต่โปรแกรมที่เขียนขึ้นควบคุม สำหรับพอร์ต 1 ที่ใช้งานบนบอร์ด

MCS - 51 นี้ถูกกำหนดให้ทำงานเป็นพอร์ตเอาต์พุต มีโครงสร้างคล้าย พอร์ต 0 แต่จะใช้ความต้านทานภายในพูลอัพแทน (Internal Pull up Resister)

พอร์ต 2 (ขา21-28)

มีทั้งหมด 8 บิต คือขา (P1.0-P1.7) มีโครงสร้างคล้าย พอร์ต 0 โดยมีFET ตัวล่างตัวเดียว ส่วนด้านบนใช้ความต้านทานพูลอัพแทน (Internal pull up)พอร์ตนี้ทำงาน 2 หน้าที่ คือสามารถใช้เป็นแอดเดรสบัส ขนาด 8 บิต (A8-A15) และกลายเป็นไอโอพอร์ต (I/O port) ใช้งานทั่วไปเมื่อจะใช้งานเป็น อินพุทพอร์ต ต้องส่งลอจิก “ 1 “ มาที่พอร์ตนี้อีก่อนเพื่อบังคับให้ FET อยู่ในสภาวะ off ขารีเซต (RST)

ใช้สำหรับการรีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยการรีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยการรีเซตต้องคงสถานะเห็น 1 อย่างน้อยนาน 2 แมชชีนไซเคิล(Machine Cycle) ในขณะที่ออสซิลเลเตอร์ (Oscillator)ยังทำงานอยู่

ขา $\overline{ALE}/\overline{PROG}$

เป็นขาสัญญาณเพื่อทำหน้าที่ควบคุมการ Latch ค่าตำแหน่งแอดเดรสไบต์ค่า (Address Latch Enable) เมื่อต้องการติดต่อกับหน่วยความจำภายนอก นอกจากนี้ขานี้ยังทำหน้าที่เป็นอินพุทรับพัลส์ในการโปรแกรม (Program pulse input) ในส่วนของหน่วยความจำ EEPROM สำหรับไมโครคอนโทรลเลอร์ในตระกูล MCS - 51 ที่มีหน่วยความจำโปรแกรมภายในเป็น EEPROM

ขา \overline{PSENG} (Program store Enable)

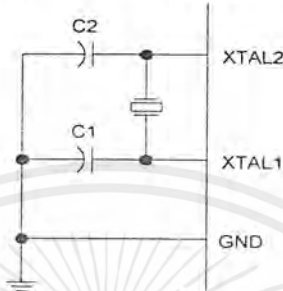
ทำหน้าที่เป็นสัญญาณสโตรบ(Strobe)เพื่ออ่านคำสั่งจากหน่วยความจำโปรแกรมภายนอก เมื่อ ไมโครคอนโทรลเลอร์ประมวลผลคำสั่งจากหน่วยความจำภายนอก ขานี้จะส่งสัญญาณสโตรบ (Strobe)จำนวน 2 ครั้งในแต่ละแมชชีนไซเคิล แต่ในขณะที่ติดต่อกับหน่วยความจำข้อมูลภายนอก จะไม่มีการส่งสัญญาณสโตรบแต่อย่างใด

ขา \overline{EA} (External Access enable)

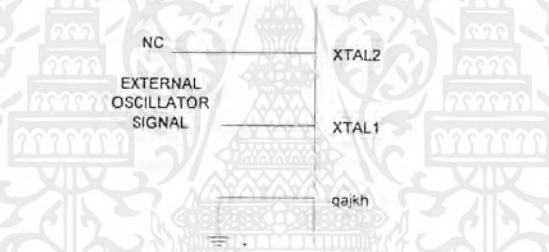
เป็นขาสำหรับการเลือกใช้หน่วยความจำโปรแกรมจากภายในหรือจากภายนอก โดยถ้ามีสถานะเป็น 0 จะหมายถึงให้ไมโครคอนโทรลเลอร์รับคำสั่งจากหน่วยความจำภายนอกที่ตำแหน่งแอดเดรส 0 - 0FFFH (0 - 1FFFH ถ้าเป็นเบอร์ 8052) อย่างไรก็ตามถ้าบิตป้องกัน (security bit) ในหน่วยความจำ EEPROM ถูกโปรแกรมไว้ ไมโครคอนโทรลเลอร์จะไม่รับคำสั่งจากหน่วย ความจำภายนอกเลย นอกจากนี้ขานี้ยังทำหน้าที่รับแรงดันไฟสำหรับการโปรแกรม (V_{pp}) ขนาด 12 V เพื่อใช้ในระหว่างการโปรแกรม EEPROM

ขา XTAL₁ และขา XTAL₂

XTAL1 และ XTAL2 เป็น อินพุต และ เอาท์พุท ของวงจรขยายกลับเฟส(Phase) ซึ่งสามารถแสดงการต่อใช้งานบนชิพได้ดังรูปที่ 3.3 ซึ่งอาจจะใช้ ผลึกควอตซ์ (Crystal)หรือ ceramic resonator เพื่อสร้างสัญญาณพิกจากภายนอกขับให้วงจรทำงาน



รูปที่ 3.3 การต่อออสซิลเลเตอร์ (Oscillator Connection)



รูปที่ 3.4 การต่อแบบ External Clock Drive Configuration

3.3 การใช้งานพอร์ตอนุกรม

การสื่อสารแบบอนุกรมเป็นการส่งข้อมูลครั้งละบิตแบบต่อเนื่องกันไปโดยส่งบิตต่ำออกไปก่อนแล้วตามด้วยบิตสูง ซึ่งแตกต่างกับการส่งข้อมูลแบบขนานที่ส่งข้อมูลทุกบิตออกไปพร้อมกัน ตัวอย่างของการส่งข้อมูลแบบขนานเช่นการส่งข้อมูลจากซีพียูออกไปยังหน่วยความจำ การส่งข้อมูลแบบขนานจะใช้สายสัญญาณ 1 เส้นต่อ 1 บิตแต่การส่งข้อมูลแบบอนุกรมจะใช้สายข้อมูลเพียงเส้นเดียวสำหรับข้อมูลทุกบิต

การส่งข้อมูลแบบอนุกรมมีโครงสร้างที่สำคัญหลายอย่างเช่นความเร็วในการส่งข้อมูลซึ่งเรียกว่าบอดเรตBaud rate มีหน่วยเป็น บิต / วินาที เช่นความเร็ว 1200, 2400, 4800 หรือ 9600 เป็นต้นรูปแบบของสัญญาณการรับส่งข้อมูลแบบอนุกรมเป็นดังรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูล 8 บิตที่ต้องการส่ง

D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	0	0	1	1	0

สัญญาณที่ส่งออก



รูปที่ 3.5 รูปแบบของสัญญาณการส่งข้อมูลแบบอนุกรม

ภายในไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีพอร์ตการสื่อสารแบบอนุกรม สามารถรับและส่งข้อมูลแบบ Full Duplex อยู่ 1 พอร์ต การรับส่งข้อมูลแบบ Full Duplex หมายถึงว่าพอร์ตอนุกรมสามารถรับและส่งข้อมูลได้ภายในเวลาเดียวกัน การควบคุมการทำงานของพอร์ตอนุกรมทางด้านส่งและรับข้อมูล ทำโดยการกำหนดค่าให้กับรีจิสเตอร์(Register)ควบคุมการทำงานของพอร์ตอนุกรมชื่อ SCON

3.3.1 รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรม SCON

รีจิสเตอร์ควบคุมการทำงานของพอร์ตอนุกรม SCON เป็นรีจิสเตอร์เฉพาะทำหน้าที่ควบคุมโหมดการทำงานของพอร์ตอนุกรม และเป็นทีเก็บข้อมูลบิตที่ 9 ของการรับส่งข้อมูล (บิต TB8 และ RB8) และมีแฟล็ก(Flag)ของการร้องขออินเทอร์รัพท์ของพอร์ตอนุกรมรวมอยู่ด้วย บิตต่าง ๆ ดังแสดงในรูปที่ 3.6 การควบคุมการทำงานเราจะกำหนดคบบิตต่าง ๆ ในรีจิสเตอร์ด้วยคำสั่งการโอนย้ายข้อมูลหรือใช้คำสั่งการเซตหรือเคลียบิตก็ได้เนื่องจากรีจิสเตอร์ SCON อ้างอิงตำแหน่งแบบบิตได้

bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

SCON: Serial Port Control Register

รูปที่ 3.6 บิตต่าง ๆ ของรีจิสเตอร์ SCON

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SM0 และ SM1: เป็นบิตกำหนดโหมดการทำงานของพอร์ตอนุกรมซึ่งมี 4 โหมด

SM2: เป็นบิตควบคุมให้ทำงานในลักษณะการเชื่อมต่อไมโครคอนโทรลเลอร์หลายตัวเข้าด้วยกัน

REN: เซตหรือรีเซตด้วยซอฟต์แวร์(Software)เป็นตัวควบคุมการรับข้อมูลของพอร์ตอนุกรมดังนี้

1 = ให้มีการรับข้อมูล

0 = ไม่ให้มีการรับข้อมูล

TB8: เป็นบิตข้อมูลบิตที่ 9 ที่ต้องการส่งในโหมด 2 และ 3 สามารถเซตหรือเคลียด้วยซอฟต์แวร์

RB8: เป็นบิตเก็บข้อมูลที่รับเข้ามาบิตที่ 9 ในโหมด 2 หรือ 3 สำหรับการทำงานในโหมด 1 หากกำหนดให้บิตSM2=0บิต RB8 จะเป็นค่าของ STOP BIT ที่รับเข้ามาสำหรับโหมด 0 ไม่มีการใช้ RB8

TI: แพลกของการอินเทอร์รัพต์ด้านส่งข้อมูล แพลกนี้จะถูกเซตด้วยฮาร์ดแวร์เมื่อจบการส่งข้อมูลบิตที่ 8 ในโหมด 0 หรือเมื่อเริ่มต้นส่ง STOP BIT ในโหมด 1, 2 หรือ 3 เราต้องเคลียแพลกนี้ด้วยซอฟต์แวร์ เมื่อจบโปรแกรมตอบสนองการอินเทอร์รัพต์ของการส่งข้อมูลแล้ว

RI: แพลกอินเทอร์รัพต์ด้านรับข้อมูล ถูกเซตด้วยฮาร์ดแวร์เมื่อข้อมูลบิตที่ 8 ในโหมด 0 ถูกรับเข้ามาหรือเมื่อ STOP BIT ถูกรับเข้ามาในครั้งแรกในโหมด 1, 2 หรือ 3 เราต้องเคลียแพลกนี้ด้วยซอฟต์แวร์ เมื่อจบโปรแกรมตอบสนองการอินเทอร์รัพต์ของการส่งข้อมูลแล้ว

การส่งและรับข้อมูลของพอร์ตอนุกรมจะมีรีจิสเตอร์ที่ทำหน้าที่รับและส่งข้อมูลอยู่ 1 ตัวคือ รีจิสเตอร์ SBUF การส่งข้อมูลออกไปยังพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ทำได้โดยการใส่ข้อมูลลงในรีจิสเตอร์ SBUF การอ่านข้อมูลจากภายนอกที่รับเข้ามาทางพอร์ตอนุกรมจะอ่านจากรีจิสเตอร์ SBUF เช่นกัน วงจรด้านรับจะมีบัฟเฟอร์ขนาด 1 ไบต์ที่ทำหน้าที่เก็บข้อมูลที่รับเข้ามาประกอบอยู่ภายใน (การมีบัฟเฟอร์รับข้อมูลทำให้ด้านรับสามารถรับข้อมูลไบต์ที่ 2 เข้ามาได้ทันทีหลังจากข้อมูลไบต์แรกเข้ามาแล้วแม้ยังไม่ถูกอ่านออกไปแต่ถ้าข้อมูลไบต์แรกยังไม่ถูกอ่านก่อนที่ข้อมูลไบต์ที่ 2 จะเข้ามาครบข้อมูลไบต์ที่ 2 จะเข้ามาครบข้อมูลไบต์ที่ 2 จะถูกยกเลิก)

ตารางที่ 3.1 การเลือกโหมดการทำงานของพอร์ตอนุกรม สามารถกำหนดโหมดต่าง ๆ

MODE	รีจิสเตอร์ SCON	บิต SM 2 Variation
0	10H	SINGLE PROCESSOR ENVIRONMENT (SM2 = 0)
1	50H	
2	90H	
3	D0H	
0	NA	MULTIPROCESSOR ENVIRONMENT (SM2 = 1)
1	70H	
2	B0H	
3	F0	

การทำงานของพอร์ตอนุกรมไมโครคอนโทรลเลอร์สามารถแบ่งออกได้เป็น 4 โหมดคือ 0 1 2 และ 3 แต่ละโหมดมีการทำงานดังต่อไปนี้

โหมด 0

ข้อมูลขนาด 8 บิตแบบอนุกรมรับเข้ามาทางขา RxD และข้อมูล 8 บิตส่งออกมาแบบอนุกรมทางขา TxD การรับและส่งข้อมูลจะเริ่มจากบิตต่ำ (LSB) ก่อน อัตราการรับส่งข้อมูล (Baud rate) จะเป็น 1/12 เท่าของสัญญาณนาฬิกา

โหมด 1

ใช้การรับและส่งข้อมูลแบบ 10 บิต ซึ่งข้อมูลอนุกรม 10 บิตเข้ามาทางขา RxD และข้อมูลขนาด 10 บิตส่งออกมาแบบอนุกรมทางขา TxD โดยข้อมูล 10 บิตประกอบด้วย 1 Start bit ที่รับเข้ามาไปเก็บในบิต RB8 ที่อยู่ในรีจิสเตอร์ SCON อัตราการรับส่งข้อมูลในโหมดนี้สามารถกำหนดได้ตามต้องการ

โหมด 2

ใช้การรับและส่งข้อมูลขนาด 11 บิต ข้อมูลแบบอนุกรมรับเข้ามาทางขา RxD และส่งออกไปทางขา TxD ซึ่งข้อมูลขนาด 11 บิตประกอบด้วย 1 Start bit (ค่า 0), 8 บิตข้อมูล (การรับ/ส่งเริ่มจากบิตต่ำก่อน), 1 บิตข้อมูลที่กำหนดค่าได้ และ 1 Stop bit (ค่า 1) สำหรับด้านส่งข้อมูลบิตที่ 9 จะกำหนดไว้ใน TB8 ที่อยู่ในรีจิสเตอร์ SCON ซึ่งเราสามารถกำหนดเป็น 1 หรือ 0 ก็ได้ ในการใช้งานเราอาจใช้บิตข้อมูลบิตที่ 9 เป็นบิตตรวจสอบ ก็ได้โดยการนำค่าในแฟล็ก P มากำหนดให้กับ TB8 เมื่อข้อมูล 8 มาจากแอสคิวิมูลเตอร์ซึ่งจะทำให้เราได้การตรวจสอบการส่งข้อมูลแบบพาริตีคู่ (Even Parity) ในกรณีของการรับข้อมูลจะนำข้อมูลบิตที่ 9 ที่รับเข้ามาไปเก็บในบิต RB8 ที่อยู่ในรีจิสเตอร์ SCON ส่วน Stop bit จะไม่มีการนำมาเก็บ อัตราการรับและส่งข้อมูลในโหมดนี้จะเลือกใช้ความเร็วได้ 2 ค่าคือ 1/32 หรือ 1/64 เท่าของสัญญาณนาฬิกา

โหมด 3

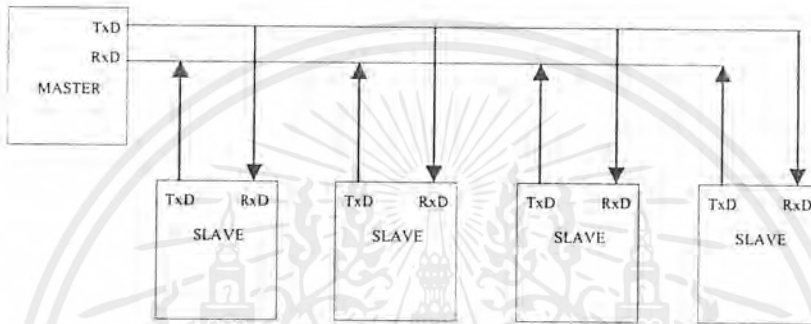
การทำงานในโหมด 3 จะมีลักษณะคล้ายกับโหมด 2 แต่ในโหมด 3 เราสามารถกำหนดอัตราการรับและการส่งข้อมูลได้ตามต้องการ

การทำงานของพอร์ตอนุกรมทั้ง 4 โหมด การส่งข้อมูลจะเริ่มขึ้นเมื่อมีการกำหนดข้อมูลให้กับ รีจิสเตอร์ SBUF ซึ่งการกำหนดค่าให้กับรีจิสเตอร์ SBUF จะใช้คำสั่งการโอนย้ายข้อมูลเช่น MOV SBUF, #15H หรือ MOV SBUV, @R1 ก็ได้ การรับข้อมูลในโหมด 0 จะเริ่มต้นรับข้อมูลเมื่อค่าของบิต RI = 0 และ REN = 1 ส่วนในโหมดอื่น ๆ การรับข้อมูลจะเริ่มขึ้นเมื่อกำหนดบิต REN = 1 และมี Start bit เข้ามาที่ขา RxD

3.4 การสื่อสารระหว่างซีพียูหลายตัว (Multi Processor Communication)

การติดต่อสื่อสารทั่วไปจะใช้การติดต่อสื่อสารแบบจุดต่อจุดซึ่งมีตัวส่ง 1 ตัวและตัวรับ 1 ตัว แต่ในบางครั้งการควบคุมจำเป็นต้องทำการสื่อสารแบบหลายจุด ซึ่งเป็นการสื่อสารระหว่างไมโครคอนโทรลเลอร์หลายตัวที่เชื่อมต่อเข้าด้วยกันเพื่อให้เกิดการควบคุมที่มีประสิทธิภาพมากขึ้น ไมโครคอนโทรลเลอร์เบอร์ 8051 สามารถเชื่อมต่อเพื่อรับส่งข้อมูลกันได้หลายตัว ดังแสดงในรูปที่

3.7



รูปที่ 3.7 การเชื่อมต่อไมโครคอนโทรลเลอร์หลาย ๆ ตัว

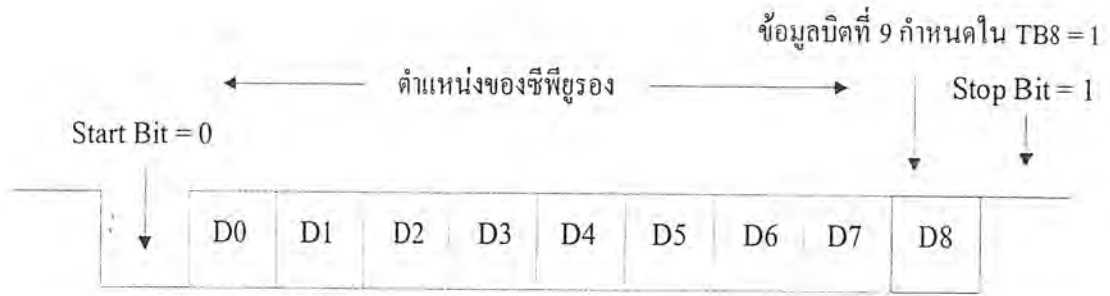
การทำงานของพอร์ตอนุกรมของ ไมโครคอนโทรลเลอร์ MCS-51 ในโหมด 2 และ 3 มีการทำงานพิเศษที่สามารถใช้สำหรับการเชื่อมต่อสื่อสารระหว่างซีพียูหลายตัวได้การทำงานทั้ง 2 โหมดนี้ข้อมูลบิตที่ 9 จะถูกนำไปเก็บในบิต RB8 เราสามารถโปรแกรมเพื่อกำหนดให้พอร์ตอนุกรมส่งสัญญาณร้องขออินเทอร์รัพต์ได้เมื่อรับข้อมูลเข้ามาแล้วได้ค่าใน RB8 = 1 ซึ่งการควบคุมนี้กำหนดจากการเซตบิต SM2 ที่อยู่ในรีจิสเตอร์ SCON การทำงานในการเชื่อมต่อสื่อสารกับซีพียู(CPU) หลายตัว จะมีลักษณะการทำงานดังนี้

ในระบบที่เชื่อมต่อแบบหลายจุดเรากำหนดให้ซีพียูตัวหนึ่งทำหน้าที่เป็นซีพียูหลัก(Master CPU) สำหรับควบคุมการติดต่อกับซีพียูตัวอื่น ๆ ซึ่งเรียกว่าเป็นซีพียูรอง (Slave CPU) สัญญาณ Tx/D ของซีพียูหลักต่อเข้ากับสัญญาณ Rx/D ของซีพียูรองทุกตัว ทำให้ข้อมูลจากซีพียูหลักสามารถส่งไปยังซีพียูรองได้ทุกตัว ที่ตัวซีพียูรองจะมีตำแหน่งของตัวเองที่กำหนดไว้จากโปรแกรมหรือฮาร์ดแวร์ (Hardware) โดยมีการแบ่งลักษณะของข้อมูลที่ใช้ส่งออกเป็น 2 แบบคือ

1. ข้อมูลที่เป็นตัวกำหนดตำแหน่ง (Address Byte)

ข้อมูลที่เป็นตัวกำหนดตำแหน่งจะมีค่าบิตข้อมูลบิตที่ 9 (DB) มีค่าเป็น 1 ใช้สำหรับกำหนดตำแหน่งของซีพียูรอง ที่ซีพียูหลักต้องการติดต่อกับ ลักษณะของข้อมูลที่กำหนดตำแหน่งแสดงในรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ข้อมูลกำหนดตำแหน่ง (Address Byte)

2. ข้อมูลที่ใช้เป็นข้อมูลข่าวสาร (Data Byte)

เป็น ไบต์ที่ใช้แทนข้อมูลแทนการรับและส่งข้อมูล และนำไปใช้งานโดยข้อมูลไบต์นี้จะกำหนดให้บิตที่ 9 เป็น 0 ซึ่งรูปแบบของไบต์ข้อมูลจะเป็นดังรูปที่ 3.9



รูปที่ 3.9 ข้อมูลข่าวสาร (Data Byte)

เมื่อซีพียูหลักต้องการส่งข้อมูล 1 บล็อก(Block) ไปให้กับซีพียูรองตัวใดตัวหนึ่งในหลาย ๆ ตัว ชั้นแรกซีพียูหลักต้องส่งค่า 1 ไบต์ ซึ่งถือเป็นตัวบอกตำแหน่งของซีพียูรอง (Address Byte) ออกไปก่อนเพื่อเป็นการเลือกซีพียูรองที่ต้องการให้รับข้อมูล โดยข้อมูล 1 ไบต์นี้จะแตกต่างกับข้อมูลอื่น ๆ คือบิตที่ 9 มีค่าเป็น 1 ข้อมูลไบต์นี้ถูกส่งออกไปยังซีพียูรองทุกตัว หากเรากำหนดให้ซีพียูรองทุกตัวมีค่าบิต SM2 = 1 เมื่อซีพียูรองทุกตัวได้รับข้อมูลไบต์ตำแหน่งแล้วจะเกิดการอินเตอร์รัพต์ขึ้นภายในตัวซีพียูรอง ซีพียูรองจะทำการตรวจสอบว่าตำแหน่งที่รับมานั้นมีค่าตรงกับตัวเองหรือไม่ ซีพียูรองที่มีตำแหน่งตรงกับตำแหน่งที่รับได้จะทำการเคลียบิต SM2 และเตรียมรับข้อมูลที่เป็นข่าวสารต่อไป สำหรับซีพียูรองที่มีตำแหน่งไม่ตรงกับตำแหน่งที่รับมาก็จะยังคงค่า SM2 = 1 อยู่ต่อไป และจบโปรแกรมตอบสนองการอินเตอร์รัพต์แล้วกลับไปทำโปรแกรมที่ค้างอยู่ และรอการอินเตอร์รัพต์ที่จะเกิดขึ้นจากการรับไบต์อีก หลังจากซีพียูหลักส่งข้อมูลไบต์แรกซึ่งเป็นตำแหน่งออกไปแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเริ่มส่งข้อมูลซึ่งถือเป็น ไบต์ข้อมูลมีบิตที่ 9 เป็น 0 ตามออกไป ข้อมูลนี้จะมีเพียงซีพียูที่มีตำแหน่งตรงกันเท่านั้นที่รับข้อมูลไว้ การส่งข้อมูลก็จะเป็นระหว่างซีพียูหลักกับซีพียูรองที่มีตำแหน่งตรงกันเท่านั้น เมื่อการส่งข้อมูลสิ้นสุดลงซีพียูหลักจะต้องส่งข้อมูลไบต์สุดท้ายที่ใช้เป็นตัวบอกให้ด้านรับทราบว่าสิ้นสุดข้อมูล ซึ่งอาจใช้รหัส ASCII ค่า 03 (ETX End of text) หรือ 04 (EOT End of transmission) ก็ได้ เมื่อซีพียูรองได้รับรหัสนี้แล้วก็จะทราบว่าเป็นข้อมูลตัวสุดท้ายและจะหยุดการรับข้อมูล แล้วเซตค่าบิต SM2 = 1 เพื่อเริ่มต้นรอรับการส่งข้อมูลที่เป็นตำแหน่งในรอบต่อไป

บิต SM2 จะไม่มีผลในโหมด 0 สำหรับการใช้งานในโหมด 1 หาก SM2 = 1 การอินเตอร์รัปต์ของการรับข้อมูลจะไม่เกิดขึ้นหากไม่มี Stop Bit เข้ามา

เนื่องจากในโครงการงานชิ้นนี้ได้มีการติดต่อสื่อสารระหว่างซีพียูหลายตัวฉะนั้นจำเป็นต้องใช้การสื่อสารแบบอนุกรมซึ่งจะใช้โหมดการทำงานในโหมด 3 และในการสื่อสารแบบอนุกรมนี้เพื่อให้สามารถส่งข้อมูลได้ในระยะไกลจำเป็นต้องใช้มาตรฐานการส่งแบบ RS - 485 โดยการนำชิพไอซีเบอร์ DS75176 ซึ่งเป็นไอซีที่ทำงานโดยเปรียบเทียบแรงดันระหว่างสายที่ใช้ในการส่งข้อมูล 2 เส้น ถ้าสายที่ใช้ในการส่งเมื่อเปรียบเทียบแล้วมีค่ามากกว่า +0.2 V เอาท์พุทที่ได้จะมีค่าเป็นลอจิก 1 และเมื่อเปรียบเทียบแล้วมีค่าน้อยกว่า -0.2 V เอาท์พุทที่ได้จะมีค่าเป็นลอจิก 0 ด้วยเหตุนี้เองทำให้ชิพไอซีเบอร์ DS75176 สามารถที่จะส่งได้ในระยะไกล

บทที่ 4

การเชื่อมต่อเครื่องพิมพ์และไอซี DS1302

เครื่องพิมพ์(Printer)ที่ใช้ร่วมกับไมโครคอนโทรลเลอร์ส่วนใหญ่จะเป็นเครื่องพิมพ์แบบ DOTMATRIX คือลักษณะของตัวอักษร(Character)จะเกิดจากการสร้างจุดหลาย ๆ จุดต่อเนื่องกัน จำนวนจุดที่พิมพ์ในหนึ่งตัวอักษรจะมีจำนวนแตกต่างกันไป ขึ้นอยู่กับชนิดของเครื่องพิมพ์ ถ้าหากเครื่องพิมพ์เป็นแบบ NLQ (Near letter quality) หรือ LQ (Letter Quality) จำนวนจุดในหนึ่งตัวอักษรจะมีมากขึ้นซึ่งทำให้ตัวอักษรที่เกิดจากการพิมพ์มีความสวยงามมากกว่าเครื่องพิมพ์ธรรมดา ความเร็วในการพิมพ์ของเครื่องพิมพ์จะมีขนาดไม่เท่ากัน หน่วยของความเร็วในการพิมพ์จะเป็นตัวอักษรต่อวินาที (CPS-Character per second) โดยทั่วไปเครื่องพิมพ์จะมีความเร็วประมาณ 80 – 250 CPS ในโหมดธรรมดา (DRAFT MODE) และเครื่องพิมพ์ที่เป็นแบบ LQ และ NLQ จะมีการพิมพ์ในโหมดของ LQ และ NLQ ไปด้วยซึ่งถ้าพิมพ์ในโหมดนี้จะได้ตัวอักษรที่สวยงามขึ้น แต่ความเร็วจะลดลงไป

4.1 สัญญาณต่างๆ ของเครื่องพิมพ์

STROBE เป็นสัญญาณควบคุมการส่งข้อมูลให้เครื่องพิมพ์ สัญญาณนี้จะต้องมีความกว้างของพัลส์ไม่ต่ำกว่า 1 μ S

ACK เป็นสัญญาณพัลส์ที่ส่งออกจากเครื่องพิมพ์เพื่อบอกให้ทราบว่าขณะนี้เครื่องพิมพ์ได้รับข้อมูลที่ส่งมาเรียบร้อยแล้ว

DATA1 – DATA8 เป็นสัญญาณข้อมูลที่ส่งให้กับเครื่องพิมพ์

BUSY เป็นสัญญาณที่ออกจากเครื่องพิมพ์ เมื่อสัญญาณนี้เป็นลอจิก 1 แสดงว่าเครื่องพิมพ์ไม่พร้อมที่จะรับข้อมูล ซึ่งสัญญาณนี้จะมีค่าเป็นลอจิก 1 เมื่อเกิดกรณีเหล่านี้

- 1) เมื่อรับข้อมูลเข้ามาเต็มบัฟเฟอร์
- 2) เครื่องพิมพ์ไม่ได้อยู่ในสถานะของการติดต่อกับไมโครคอนโทรลเลอร์ (DESELECT)
- 3) เกิดการผิดพลาดขึ้นกับเครื่องพิมพ์

PE เป็นสัญญาณออกจากเครื่องพิมพ์สำหรับแสดงสถานะของกระดาษพิมพ์ สัญญาณนี้จะมีค่าลอจิก 1 เมื่อไม่มีกระดาษพิมพ์ในเครื่องพิมพ์

SELECT เป็นสัญญาณออกจากเครื่องพิมพ์ ทำหน้าที่แสดงสถานะของเครื่องพิมพ์ ว่าพร้อมที่จะติดต่อกับไมโครคอนโทรลเลอร์หรือไม่ หากมีค่าลอจิก 1 แสดงว่าเครื่องพิมพ์พร้อมที่จะติดต่อกับไมโครคอนโทรลเลอร์ (SELECT) หากมีค่าเป็นลอจิก 0 แสดงว่าเครื่องพิมพ์ไม่พร้อมที่จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ติดต่อกับไมโครคอนโทรลเลอร์ (DESELECT) สัญญาณนี้จะมีค่าลอจิก 1 เมื่อกดปุ่ม SELECT ที่เครื่องพิมพ์ หรือเมื่อเครื่องพิมพ์ได้รับรหัส DC1

CHASSIS GND เป็นกราวด์ของแท่นเครื่อง

TWISTED PAIR GND เป็นกราวด์ของสัญญาณที่ใช้ร่วมกับสายข้อมูลและสัญญาณควบคุมต่าง ๆ

ERROR เป็นสัญญาณออกจากเครื่องพิมพ์ เมื่อสัญญาณนี้มีค่าลอจิก 0 แสดงว่าเครื่องพิมพ์ไม่พร้อมที่จะติดต่อกับไมโครคอนโทรลเลอร์ ซึ่งสัญญาณนี้จะเป็น 0 เมื่อมีความผิดพลาดต่อไปนี้

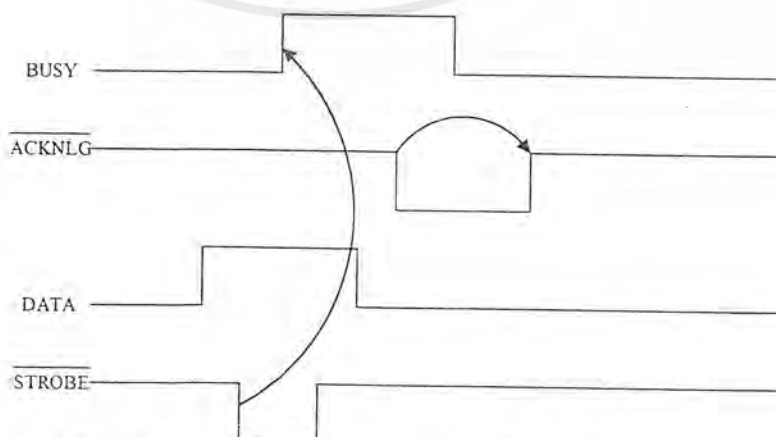
- 1) ไม่มีกระดาษในเครื่องพิมพ์
- 2) เมื่อมีการกดปุ่ม PAUSE
- 3) เครื่องพิมพ์ทำงานผิดพลาด

INIT เป็นสัญญาณจากไมโครคอนโทรลเลอร์ส่งมาให้เครื่องพิมพ์ เมื่อสัญญาณนี้เป็นพัลส์ 0 จะทำให้เครื่องพิมพ์ถูกรีเซ็ตและกลับไปอยู่ในสภาวะเริ่มต้น

SLCT IN เป็นสัญญาณจากไมโครคอนโทรลเลอร์ส่งมาให้เครื่องพิมพ์ เมื่อสัญญาณนี้มีค่าลอจิก 1 เราสามารถควบคุมการติดต่อกับเครื่องพิมพ์ได้ด้วยรหัสแอสกี DC1 และ DC3 สัญญาณที่ขานี้ปกติจะเป็น 0

AUTO FEED XT เมื่อสัญญาณนี้มีค่าลอจิกเป็น 0 เครื่องพิมพ์จะเพิ่ม line feed หลังจากพิมพ์ในแต่ละบรรทัด

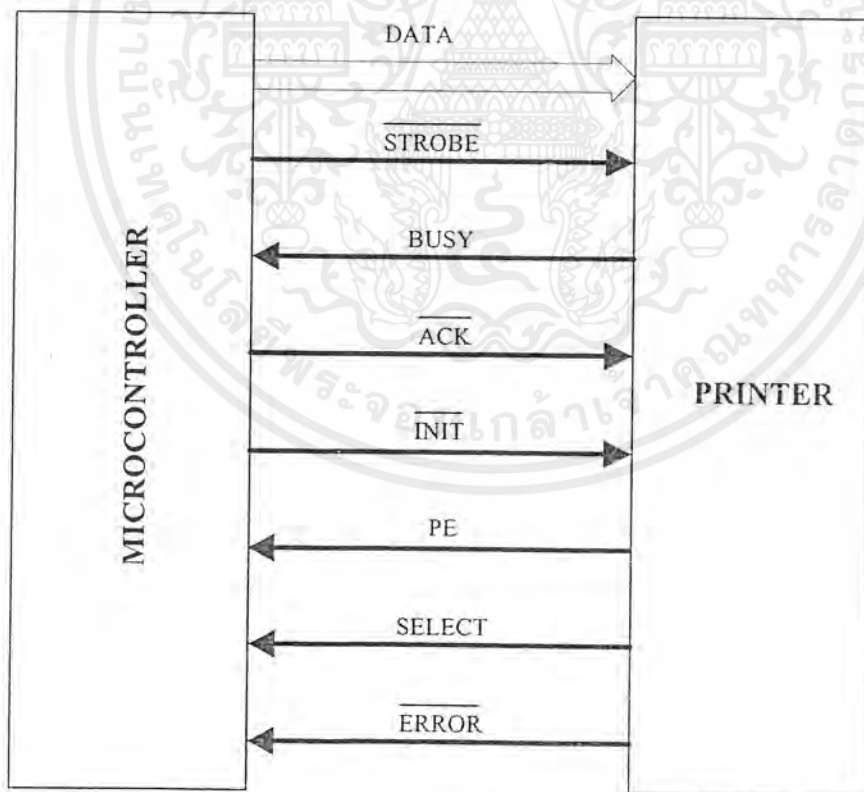
สัญญาณต่าง ๆ นี้ ในเวลาใช้งานจริงไม่จำเป็นต้องใช้หมดก็ได้ อาจใช้สัญญาณ BUSY และ STROBE สำหรับตรวจสอบความพร้อมก็เพียงพอแล้ว การส่งข้อมูลจากไมโครคอนโทรลเลอร์ไปเครื่องพิมพ์จะเป็นแบบมีการตรวจสอบความพร้อม ซึ่งสามารถแสดงไดอะแกรม(Diagram)เวลาได้ดังรูปที่ 4.1



รูปที่ 4.1 ไดอะแกรมการรับข้อมูลของเครื่องพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งข้อมูลจากเครื่องไมโครคอนโทรลเลอร์ไปให้กับเครื่องพิมพ์ หากเครื่องพิมพ์ไม่พร้อมจะส่งสัญญาณ BUSY ออกมาเป็นลอจิก 1 ดังนั้นก่อนที่ไมโครคอนโทรลเลอร์จะส่งข้อมูลให้กับเครื่องพิมพ์ ไมโครคอนโทรลเลอร์จะต้องตรวจสอบสัญญาณ BUSY ของเครื่องพิมพ์ก่อนว่ามีค่าเป็น 1 หรือไม่ หากสัญญาณ BUSY มีค่าเป็น 1 แสดงว่าเครื่องพิมพ์ไม่พร้อมจะรับข้อมูล (หากไม่มีการต่อเครื่องพิมพ์สัญญาณที่ขานี้จะมีค่าเป็น 1 เช่นกัน) ไมโครคอนโทรลเลอร์จะต้องรอจนกว่าสัญญาณ BUSY มีค่าเป็น 0 จึงจะส่งข้อมูลไปให้กับเครื่องพิมพ์ได้ การส่งข้อมูลให้กับเครื่องพิมพ์จะส่งไปทาง DATA1 – DATA8 แล้วส่งสัญญาณ STROBE ดังแสดงในรูปที่ 4.1 โดยจะเริ่มจากส่งข้อมูลไปบนสาย DATA1 – DATA8 ก่อนแล้วรอรยะเวลาหนึ่งแล้วจึงทำการส่งสัญญาณ STROBE ซึ่งมีความกว้างของสัญญาณพัลส์ไม่ต่ำกว่า 1 ไมโครวินาที เมื่อเครื่องพิมพ์ได้รับสัญญาณ STROBE แล้วจะส่งสัญญาณ BUSY ออกมาที่มีค่าลอจิก 1 เมื่อเครื่องพิมพ์ได้อ่านข้อมูลไปแล้วจะส่งสัญญาณ ACKNLG ออกมาเพื่อเป็นบอกให้ไมโครคอนโทรลเลอร์ทราบว่าได้อ่านข้อมูลไปแล้ว ลักษณะการเชื่อมต่อเครื่องพิมพ์กับไมโครคอนโทรลเลอร์แสดงได้ดังรูปที่ 4.2

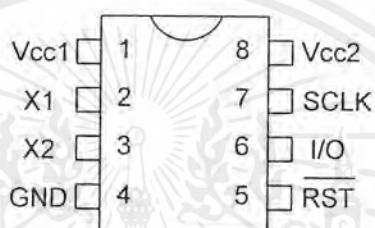


รูปที่ 4.2 แสดงการเชื่อมต่อเครื่องพิมพ์กับไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ลักษณะโครงสร้างภายนอกของ DS1302

ไอซีเบอร์ DS1302 เป็นไอซี 8 ขา ที่สามารถนำมาสร้างฐานเวลาจริงให้แก่ MCS-51 โดย MCS-51 สามารถที่จะอ่านและเขียนข้อมูลจาก DS1302 ซึ่งค่าที่สามารถอ่านและเขียนประกอบไปด้วย วินาที นาที ชั่วโมง วันที่ วัน เดือน ปี โดยวันที่ในวันสุดท้ายของเดือนจะถูกปรับอัตโนมัติสำหรับเดือนที่มีจำนวนวันน้อยกว่า 31 วัน และมีการคำนวณวันของเดือนกุมภาพันธ์ในปีอธิกสุรทินให้เอง ข้อมูลที่ส่งให้แก่ไมโครคอนโทรลเลอร์สามารถเลือกรูปแบบได้ทั้งแบบ 24 ชั่วโมง หรือแบบ 12 ชั่วโมง ลักษณะภายนอกของชิพ แสดงได้ดังรูปที่ 4.3



รูปที่ 4.3 ลักษณะภายนอกของ DS1302

4.3 คุณสมบัติของ DS1302

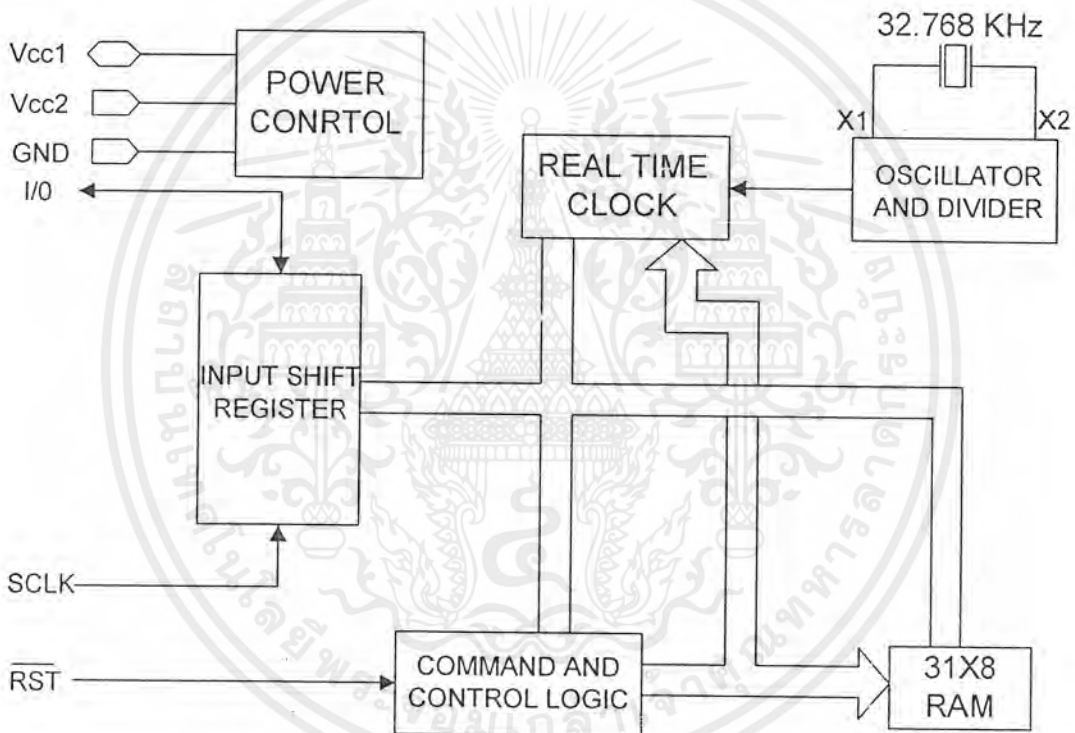
- ทำหน้าที่นับวินาที นาที ชั่วโมง วันที่ของเดือน เดือน ปี และคำนวณปีอธิกสุรทินให้เองโดยอัตโนมัติ จนถึง ปี 2100
- มีหน่วยความจำขนาด 31 ไบต์สำหรับเก็บข้อมูลทั่วไป
- ใช้การติดต่อแบบอนุกรม จึงใช้จำนวนสายในการเชื่อมต่อกับระบบเพียง 3 เส้นเท่านั้น
- สามารถใช้แรงดันได้ตั้งแต่ 2.0 – 5.5 V
- ใช้กระแสเพียง 300 nA ที่ระดับแรงดัน 2.0 โวลต์
- การโอนย้ายข้อมูลสามารถกระทำได้ในแบบครั้งละ 1 ไบต์ (single byte) หรือครั้งละหลาย ๆ ไบต์ (multiple byte or burst mode) ไม่ว่าจะเป็นการอ่านหรือเขียนข้อมูล
- ตัวชิพมีให้เลือกทั้งแบบ 8 PIN DIP หรือ 8 PIN SOIC เพื่อใช้สำหรับแผงวงจรชนิด surface mount
- สามารถต่อกับอุปกรณ์ TTL ได้ ($V_{cc} = 5$ โวลต์)
- สามารถใช้งานได้ในช่วงอุณหภูมิระหว่าง -40°C ถึง $+85^{\circ}\text{C}$
- สามารถต่อระบบไฟสำรองไว้เก็บสำรองข้อมูลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 โครงสร้างภายในของ DS1302

โครงสร้างภายในของ DS1302 ประกอบไปด้วยส่วนที่สำคัญ ๆ ดังแสดงในรูปที่ 4.4 ดังนี้

- SHIFT REGISTER
- CONTROL LOGIC
- OSCILLATOR
- REAL TIME CLOCK
- RAM



รูปที่ 4.4 โครงสร้างภายในของ DS1302

4.5 ลักษณะการเขียนและการอ่านข้อมูล

ลักษณะการเขียนและการอ่านข้อมูลจะประกอบไปด้วย 2 ส่วนคือ

4.5.1 ส่วนที่เป็น ไบต์คำสั่ง (Command byte) มีขนาด 8 บิตซึ่งแต่ละบิตมีความหมายดังนี้

- บิต 7 ต้องมีสถานะเป็น 1 เสมอ ถ้าเป็น 0 การทำงานต่อจากนี้จะถูกหยุดไว้หมด
- บิต 6 ถ้าเป็น 0 จะเป็นการระบุว่าต้องการติดต่อกับรีจิสเตอร์สำหรับเก็บเวลา ดังนั้นข้อมูลที่ได้รับส่งกันจะเป็นเวลา และหากเป็น 1 จะเป็นการระบุว่าต้องการติดต่อกับหน่วยความจำ

บิต 1 ถึง 5 เป็นตัวระบุตำแหน่งของหน่วยความจำที่ต้องการเข้าถึง

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี หากมีการนำข้อมูลไปใช้โดยไม่ขออนุญาตจากทางมหาวิทยาลัยฯ ถือว่าผิดกฎหมายและต้องรับผิดชอบต่อเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- บิต 0 จะระบุว่าเป็นการอ่านหรือเขียนข้อมูล ถ้าเป็น 0 หมายถึงการเขียนข้อมูลลงไปในตัว และหากเป็น 1 หมายถึงการอ่านข้อมูลจากชิพ

4.5.2 ส่วนที่เป็นไบต์ข้อมูล (Data byte) มีขนาด 1 ไบต์ หรือ หลายไบต์ ขึ้นอยู่กับไบต์คำสั่งว่าจะให้เป็นการส่งและรับข้อมูลแบบใด

ในระหว่างการเขียนหรืออ่านข้อมูล ขา RST จะต้องเป็น 1 เสมอ และขา SCLK จะเป็นสัญญาณพัลส์ จากนั้นถ้าเป็นการเขียนข้อมูลข้อมูลก็จะถูกอ่านเข้าไปใน DS1302 ในขอบขาขึ้นของสัญญาณพัลส์ ส่วนถ้าเป็นการอ่านข้อมูลก็จะอ่านออกมาในขอบขาลงของสัญญาณพัลส์ เมื่ออ่านหรือเขียนข้อมูลเสร็จแล้วก็จะทำการเคลียร์ขา RST เป็น 0

ตารางที่ 4.1 แสดงข้อมูลการทำงานของรีจิสเตอร์ใน DS1302

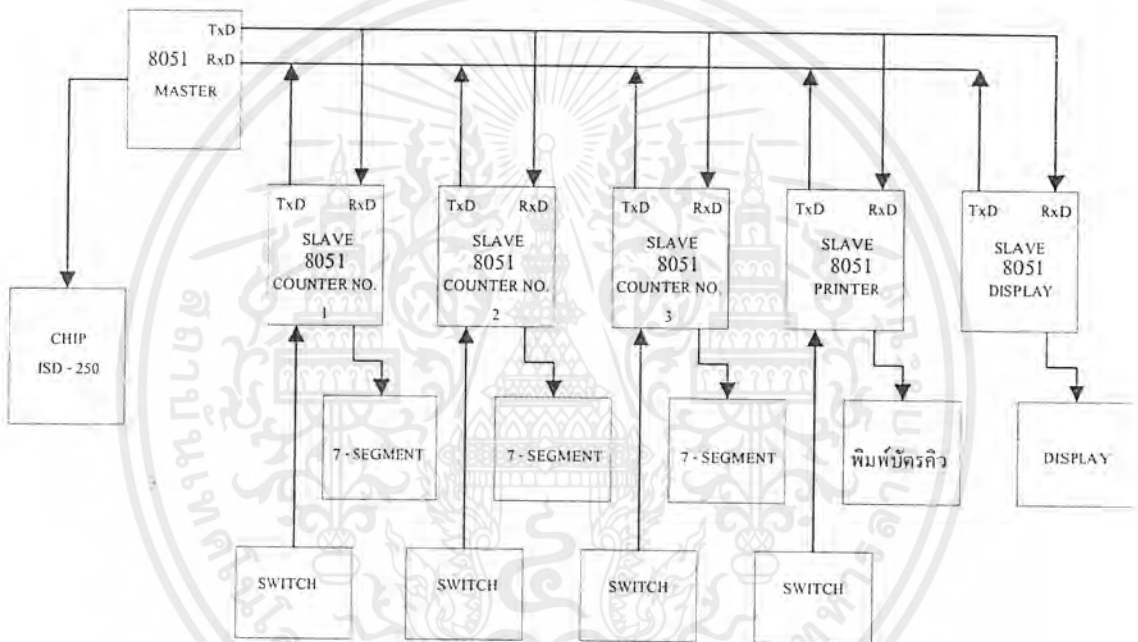
รีจิสเตอร์	ฟังก์ชัน	COMMAND ADDRESS (HEX)	เขียน = W อ่าน = R	RANGE DATA (BCD)	รีจิสเตอร์ที่กำหนด							
					7	6	5	4	3	2	1	0
0	วินาที	80	W	00 - 59	CH	10 วินาที			วินาที			
		81	R									
1	นาที	82	W	00 - 59	0	10 นาที			นาที			
		83	R									
2	12 ชั่วโมง 24 ชั่วโมง	84	W	01 - 12	12 / 24	0	AM/PM		ชั่วโมง			
		85	R			0	10 ชั่วโมง					
3	วันที่	86	W	01 - 31	0	0	10 วัน		วัน			
		87	R									
4	เดือน	88	W	01 - 12	0	0	10		เดือน			
		89	R				เดือน					
5	วัน	8A	W	01 - 07	0	0	0	0	วัน			
		8B	R									
6	ปี	8C	W	00 - 99	10 ปี				ปี			
		8D	R									
7	WRITE	8E	W	00 - 80	WP	เป็น 0 ทั้งหมด						
	PROTECT	8F	R									

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การออกแบบ

โครงสร้างของเครื่องจัดลำดับอัตโนมัติจะประกอบไปด้วยส่วนการทำงานย่อยๆหลายส่วน ซึ่งได้แก่ หน่วยประมวลผลหลัก ระบบเสียงพูด(ISD - 2590) หน่วยแสดงผลตัวเลข(Display) เครื่องพิมพ์บัตรคิว และเคาน์เตอร์ให้บริการ(Counter Service) มีการทำงานสัมพันธ์กันดังรูปที่ 5.1



รูปที่ 5.1 แสดงบล็อกไดอะแกรมที่ใช้ในการออกแบบ

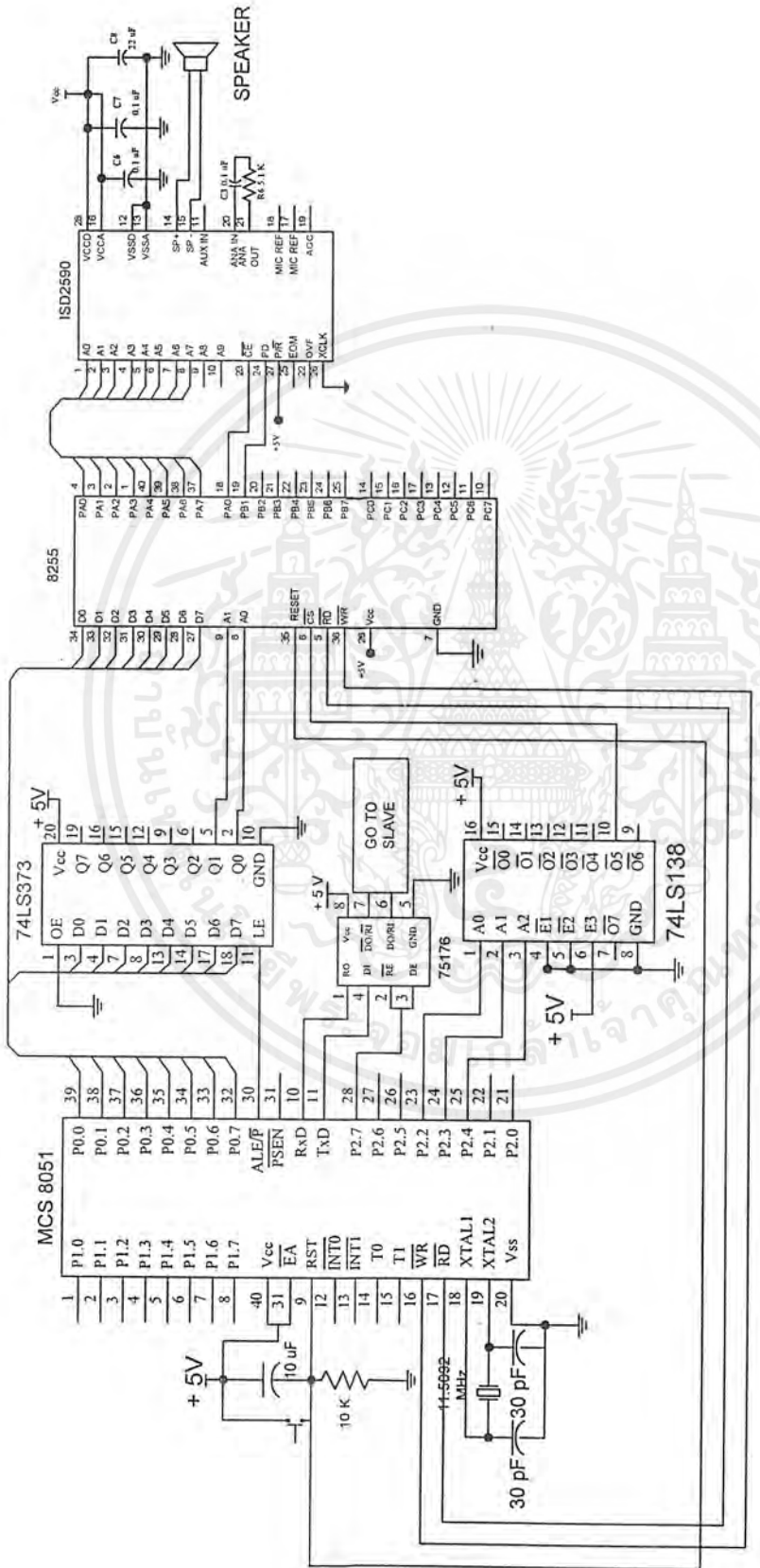
การออกแบบในแต่ละส่วนสามารถทำได้ดังต่อไปนี้

5.1 หน่วยประมวลผลหลัก

ส่วนนี้จะใช้ไมโครคอนโทรลเลอร์ 8051 ทำหน้าที่เป็นมาสเตอร์ที่จะใช้ควบคุมไมโครคอนโทรลเลอร์ 8051 ตัวอื่น ๆ และคอยควบคุม CHIP ISD - 2590 ที่เป็นวงจรมีเสียงพูดให้ทำการพูดเมื่อมีการกดปุ่มจาก COUNTER ของไมโครคอนโทรลเลอร์ 8051 ที่เป็นสลาฟ(Slave)

ในส่วนของวงจรมีเสียงพูดจะถูกควบคุมด้วยชิพหลักผ่านทางขา A0 - A7, PD และ CE โดยจะมีซอฟต์แวร์ควบคุมการทำงานเบื้องต้นแห่งของเสียงพูดที่ต้องการไปยังขา A0 - A7 ส่วนขา PD และ CE ของชิพจะถูกป้อนสัญญาณอินาเบิล(Enable)ให้ชิพเสียงเริ่มพูด สัญญาณอินาเบิล นี้ จะมีการหน่วงเวลาที่เหมาะสมตามไทมมิ่งไดอะแกรม(Timing Diagram)ของ ISD-2590 ที่กำหนด ซึ่งแสดงไว้ดังรูปที่ 5.2

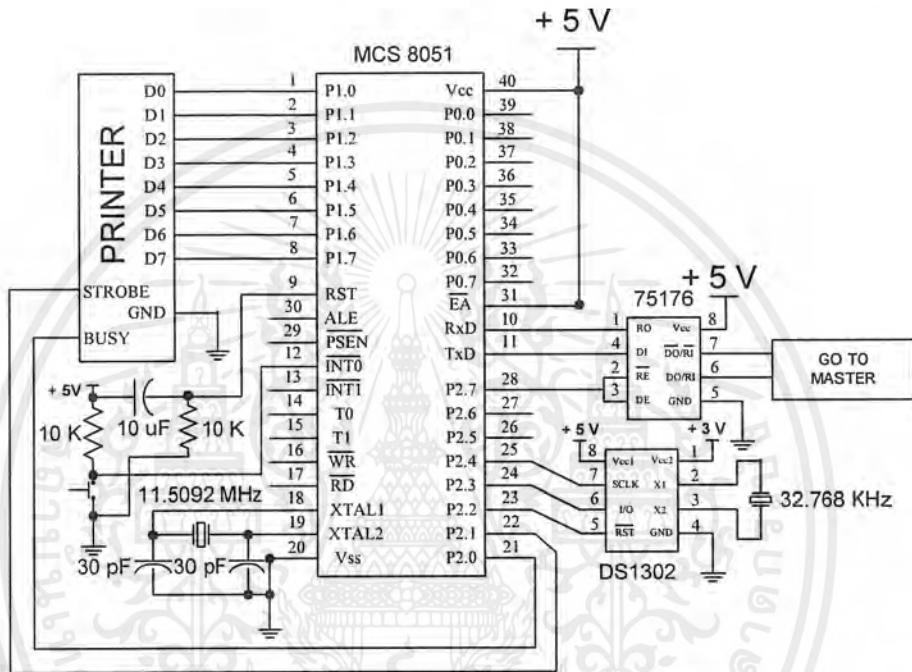
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 การต่อหน่วยประมวลผลหลักที่ควบคุม ISD - 2590

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

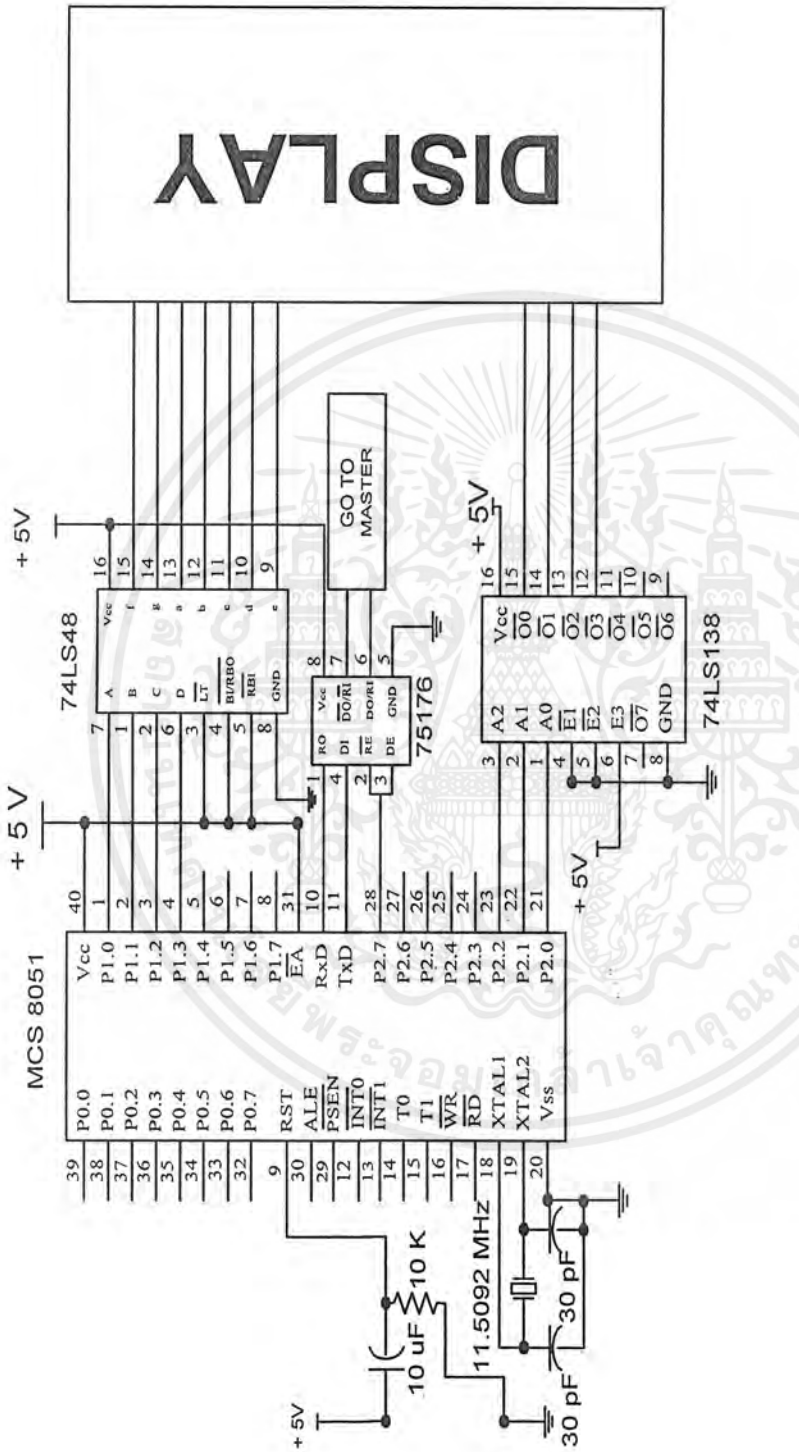
เมื่อไมโครคอนโทรลเลอร์ที่เป็นมาสเตอร์ทำการติดต่อกับส่วนที่ควบคุมเครื่องพิมพ์ ไมโครคอนโทรลเลอร์ที่ควบคุมเครื่องพิมพ์จะส่งค่าจำนวนครั้งที่เก็บอยู่ไปที่ไมโครคอนโทรลเลอร์ที่เป็นมาสเตอร์ ค่าที่รับได้จะถูกนำไปทำการเปรียบเทียบกับค่าจำนวนครั้งที่ได้จากเคาน์เตอร์ว่ามีค่ามากกว่าหรือน้อยกว่า เพื่อไม่ให้เกิดการผิดพลาดในกรณีที่ได้จากการกดสวิทช์ของเคาน์เตอร์มากกว่าค่าที่ได้จากการกดสวิทช์ของการพิมพ์บัตรคิว วงจรแสดงดังรูปที่ 5.4



รูปที่ 5.4 การต่อหน่วยประมวลผลรองที่ควบคุมเครื่องพิมพ์บัตรคิว

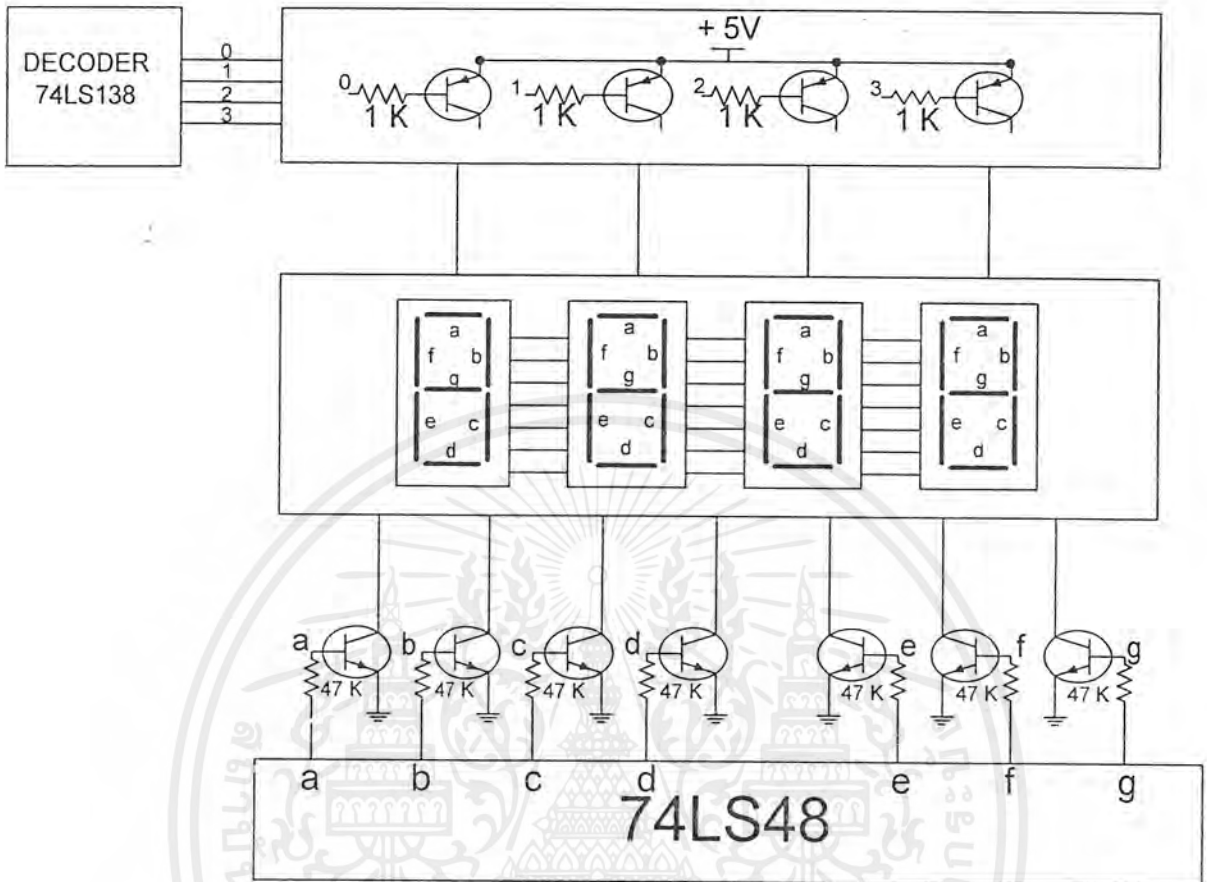
5.4 หน่วยประมวลผลรองที่ควบคุมการแสดงผลตัวเลข

การทำงานในส่วนนี้ ไมโครคอนโทรลเลอร์ที่เป็นสลาฟที่ควบคุมส่วนแสดงผลจะคอยรับข้อมูล ที่เป็นค่าตัวเลขคิวและหมายเลขเคาน์เตอร์ที่ส่งมาจากมาสเตอร์ เมื่อไมโครคอนโทรลเลอร์ที่เป็นมาสเตอร์ติดต่อกับสลาฟที่ควบคุมส่วนแสดงผลก็จะทำการรับข้อมูลที่เป็นค่าตัวเลขนี้และแสดงออกมาที่ส่วนแสดงผลดังรูปที่ 5.5 และรูปที่ 5.6



รูปที่ 5.5 การต่อหน่วยประมวลผลองค์ความคุมส่วนแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 แสดงการต่อวงจรส่วนแสดงผล

ขั้นตอนในการทำงานจะเริ่มจากไมโครคอนโทรลเลอร์ส่งค่าตัวเลขให้ 74LS48 ให้แปลงค่าตัวเลขออกมา โดยนำเอาที่พู่ที่ออกจาก 74LS48 ไปทริก(Trig)ให้ทรานซิสเตอร์ทำงาน จากนั้นไมโครคอนโทรลเลอร์ก็จะส่งค่าตัวเลขไปที่ ดีโค้ดเดอร์(DECODER-74LS138) ควบคุมว่าจะให้ตัวเลขหลักใดนั้นติด โดยในการทำงานนั้นจะทำงานด้วยระบบสแกน(scanning) ที่ความถี่สูงจึงดูเหมือนว่าตัวเลขทุกหลักนั้นติดพร้อมกัน

5.5 การออกแบบโปรแกรมควบคุม

จากบล็อกไดอะแกรมในรูปที่ 5.1 แสดงถึงการทำงานของส่วนต่าง ๆ สามารถที่จะนำมาเขียนโปรแกรมโดยเมื่อเริ่มทำงานก็ให้ซีพียูรองทุกตัวทำการเคลียร์ ค่า 7-Segment ที่อยู่ในส่วนของจอแสดงผลและของเคาน์เตอร์ต่าง ๆ ให้มีค่าเป็นหมายเลข 0 หหมด จากนั้นซีพียูหลักก็จะทำการเริ่มอ่านค่าตัวเลขจำนวนครั้งที่กดและเก็บในซีพียูรองของเครื่องพิมพ์และมาที่ซีพียูหลัก ซีพียูหลักจะทำการเปรียบเทียบค่าจำนวนครั้งที่การกดสวิทซ์ในเครื่องพิมพ์กับเคาน์เตอร์รับบริการว่า จำนวนครั้งที่มีการกดเป็นเอกสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมออนุญาตให้นำไปเผยแพร่บนสื่อการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

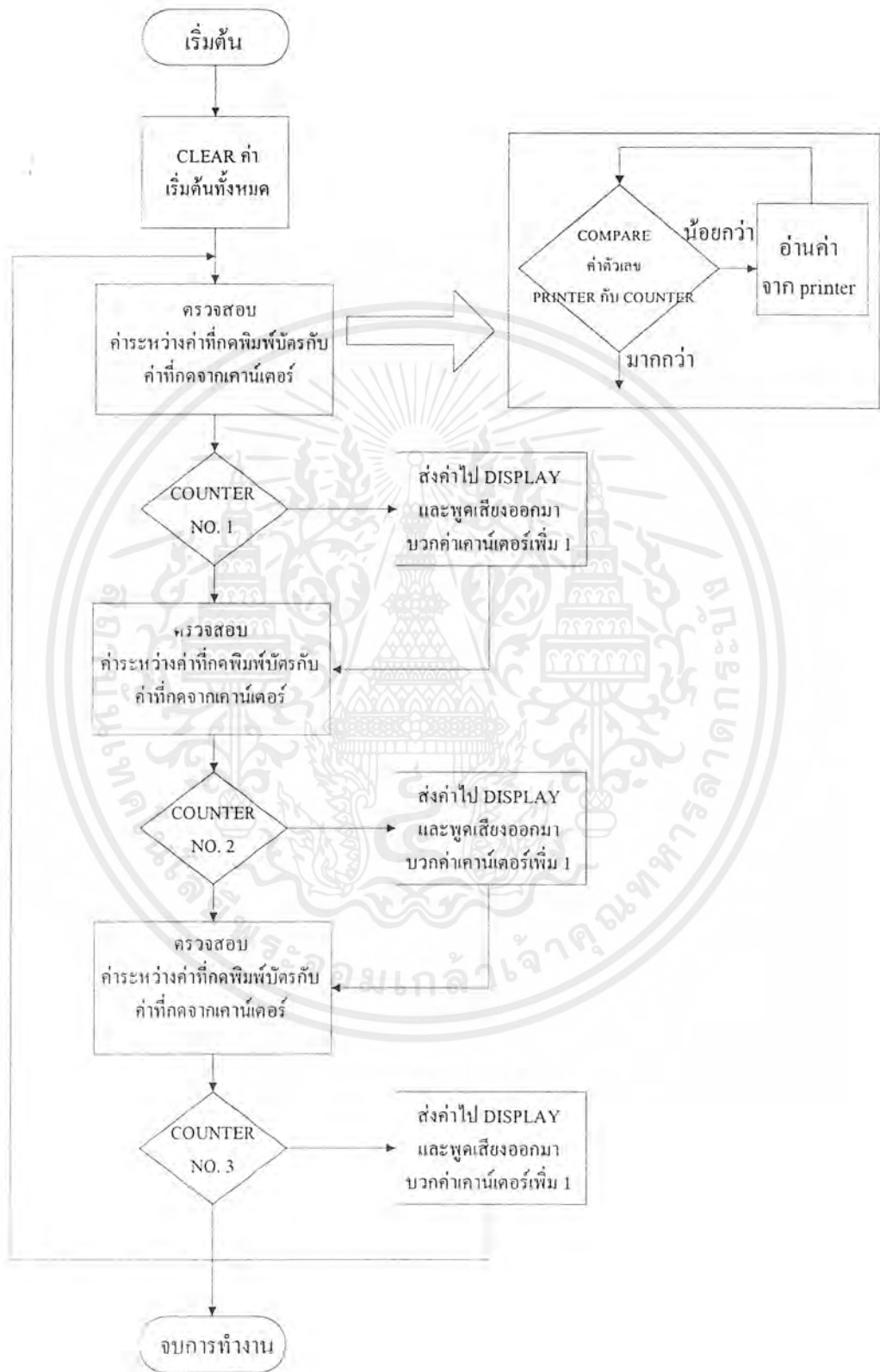
การกดสวิทช์ในเครื่องพิมพ์มากกว่าหรือเท่ากับค่าที่มีการกดสวิทช์ของเคาน์เตอร์หรือไม่ ถ้าค่าที่ได้จากการกดสวิทช์ที่เครื่องพิมพ์มีค่าน้อยกว่าซีพียูหลักก็จะทำการอ่านค่าที่ได้จากการกดสวิทช์เครื่องพิมพ์เข้ามาจนกว่าค่าที่ได้จะมีค่ามากกว่าหรือเท่ากับ ต่อจากนี้ซีพียูหลักก็จะทำการตรวจเคาน์เตอร์ต่างว่ามีเคาน์เตอร์ใดกดสวิทช์บ้างหรือไม่ด้วยวิธีการโพลลิ่ง(Polling) ถ้ามีเคาน์เตอร์ใดกดสวิทช์ซีพียูหลักก็จะทำการส่งค่าตัวเลขออกไปที่ซีพียูรอง(เคาน์เตอร์ และ ส่วนแสดงผล) ให้แสดงตัวเลขออกมาพร้อมกับเสียงพูดว่า ขณะนี้บริการถึงหมายเลขที่เท่าไร และติดต่อได้ที่เคาน์เตอร์ไหนจากนั้นก็ทำการบวกค่าที่ได้จากการกดสวิทช์เคาน์เตอร์เพิ่มขึ้น 1 แล้วกลับไปทำงานที่ในขั้นตอนการเปรียบเทียบระหว่างค่าที่ได้จากการกดสวิทช์เครื่องพิมพ์กับเคาน์เตอร์ การทำงานของโปรแกรมก็จะเป็นการวนรอบอย่างนี้ไปเรื่อย ๆ ดังแสดงในรูปที่ 5.7 ,5.8 ,5.9 และ 5.10

ในส่วนของโปรแกรมการทำงานของเคาน์เตอร์จะแสดงได้ดังรูปที่ 5.11 โดยจะมีการจัดลำดับความสำคัญของการอินเตอร์รัพท์ ให้การอินเตอร์รัพท์ จากพอร์ตอนุกรมมีลำดับความสำคัญมากกว่าการอินเตอร์รัพท์จากภายนอกโหมด 0

ลักษณะการทำงานเริ่มจากให้มีการอินเตอร์รัพท์ ได้ในระหว่างการแสดงผล 7-Segment แบบสแกน ถ้ามีการอินเตอร์รัพท์ โหมด 0 ก็จะถือว่ามีการกดสวิทช์เคาน์เตอร์ว่าพร้อมที่จะบริการพร้อมกับเซ็คคาล์ริจิสเตอร์การกดสวิทช์เป็น 1 และบวกค่ารีจิสเตอร์สำรองการกดสวิทช์ (SW BUF) เพิ่มขึ้น 1 (รีจิสเตอร์นี้ใช้เก็บค่าในกรณีที่มีการกดสวิทช์ติดต่อกันมากกว่า 1 ครั้ง) จากนั้นก็จะหน่วงเวลาสักระยะหนึ่งและก็จะจบการทำงานอินเตอร์รัพท์ โหมด 0 ถ้ามีการอินเตอร์รัพท์ พอร์ตอนุกรมเคาน์เตอร์ก็จะทำการตรวจสอบว่ามี ID ตรงกับตัวเองหรือไม่ ถ้าไม่ตรงก็จะจบการทำงาน แต่ถ้าตรงก็จะทำการรับข้อมูลมาตรวจสอบว่าจะให้ส่งหรือรับ ถ้าเป็นการส่งข้อมูลก็จะทำการส่งค่าในรีจิสเตอร์การกดสวิทช์ไปให้ซีพียูหลัก และก็จะทำการลดค่ารีจิสเตอร์ SW BUF ลง 1 ค่าพร้อมกับทำการตรวจสอบว่า SW BUF เป็น 0 หรือไม่ ถ้าไม่เป็น 0 ก็จะทำการเซ็คคาล์ริจิสเตอร์การกดสวิทช์เป็น 1 แต่ถ้าเป็น 0 ก็จะทำการเคลียร์ค่ารีจิสเตอร์การกดสวิทช์เป็น 0 จากนั้นก็จะจบการทำงาน แต่ถ้าเป็นการบอกให้รับข้อมูลเคาน์เตอร์ก็จะทำการรับข้อมูลรับเสร็จก็จะจบการทำงาน

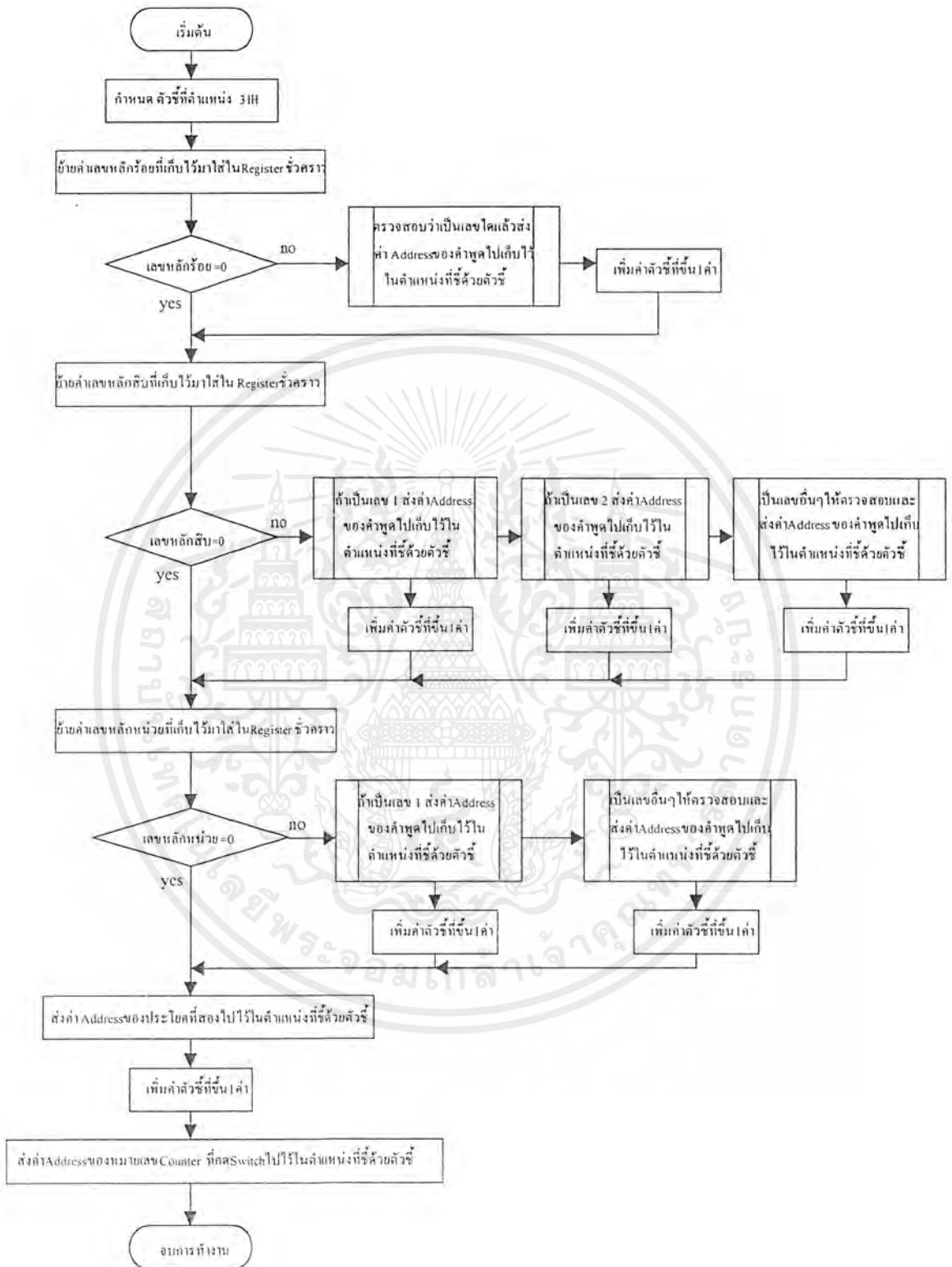
ในส่วนของโปรแกรมการทำงานของเครื่องพิมพ์ ดังแสดงในรูปที่ 5.12 จะมีการทำงานคล้ายกับส่วนของเคาน์เตอร์ แต่การจัดลำดับความสำคัญของการอินเตอร์รัพท์ จะให้การอินเตอร์รัพท์ โหมด 0 มีลำดับความสำคัญมากกว่าการอินเตอร์รัพท์ จากพอร์ตอนุกรม

ในส่วนของโปรแกรมการทำงานของจอแสดงผล ดังแสดงได้ดังรูปที่ 5.13 ก็ก็จะแสดงผลตลอดเวลาด้วยการสแกน จนกว่าจะมีการอินเตอร์รัพท์ จากพอร์ตอนุกรม เมื่อมีการอินเตอร์รัพท์ ก็ก็จะทำการรับข้อมูลจนจบการทำงานอินเตอร์รัพท์ จากนั้นก็จะนำข้อมูลที่ได้นี้มาแสดงผล



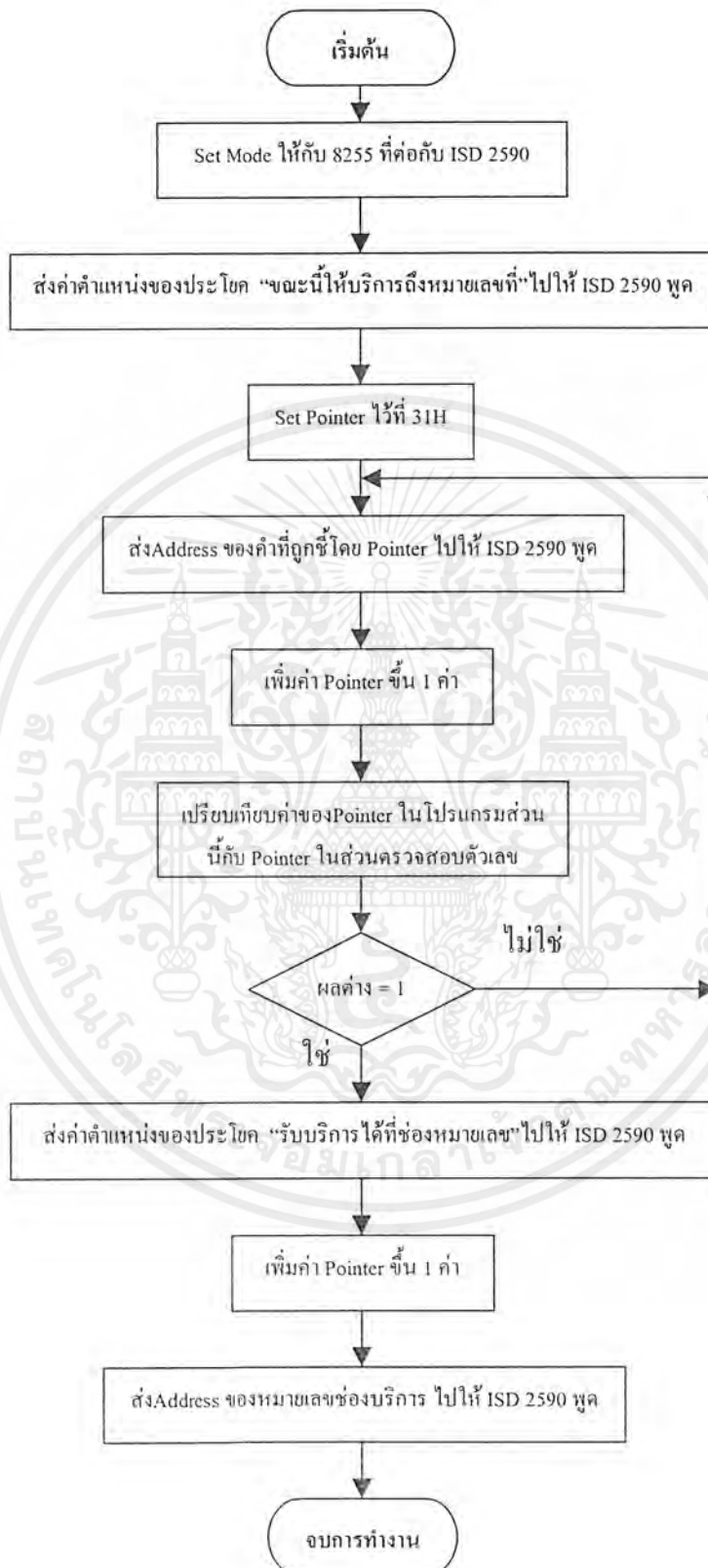
รูปที่ 5.7 การทำงานโดยรวมของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



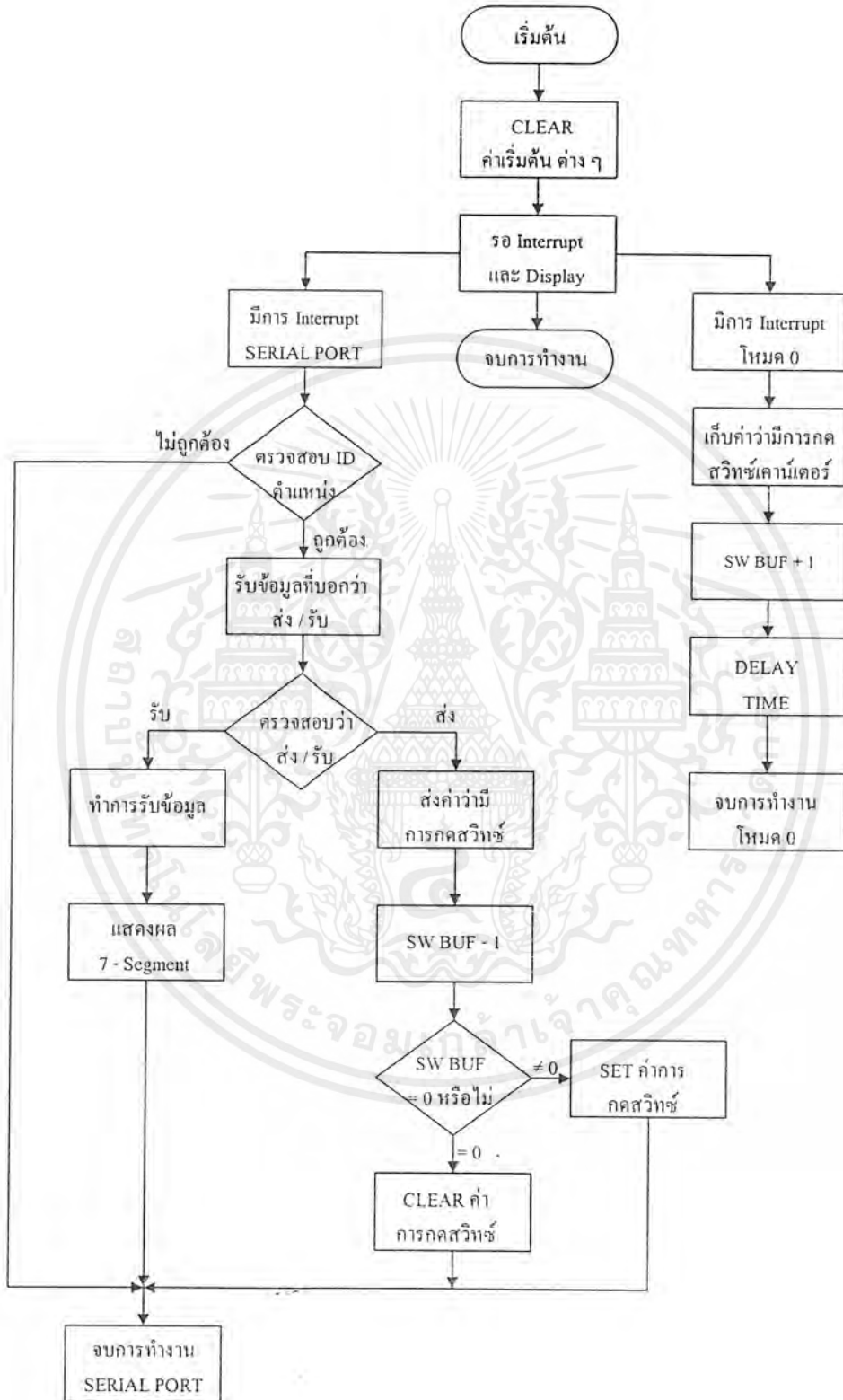
รูปที่ 5.9 การทำงานของส่วนการตรวจสอบหมายเลขลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



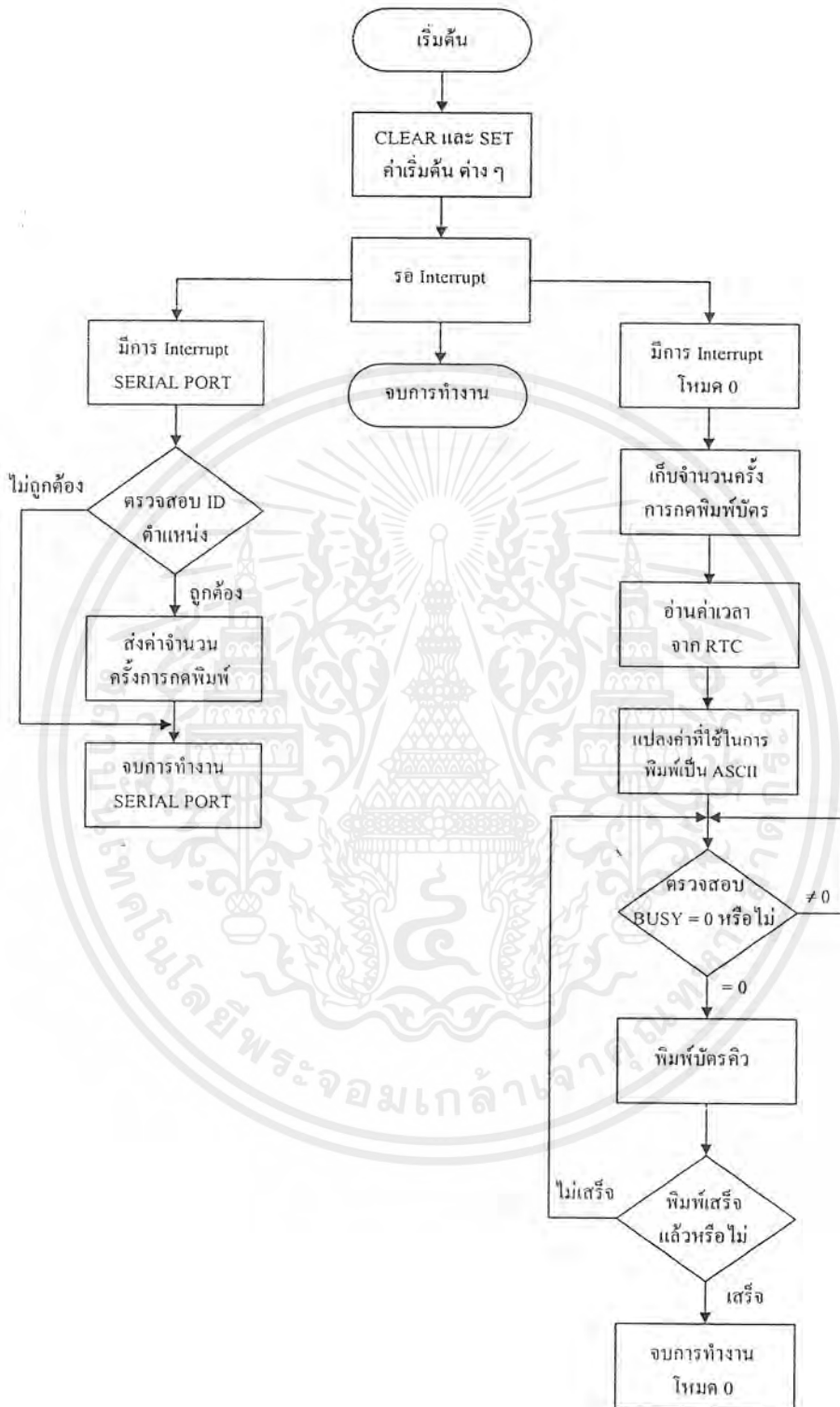
รูปที่ 5.10 การทำงานของโปรแกรมเสียงพูด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



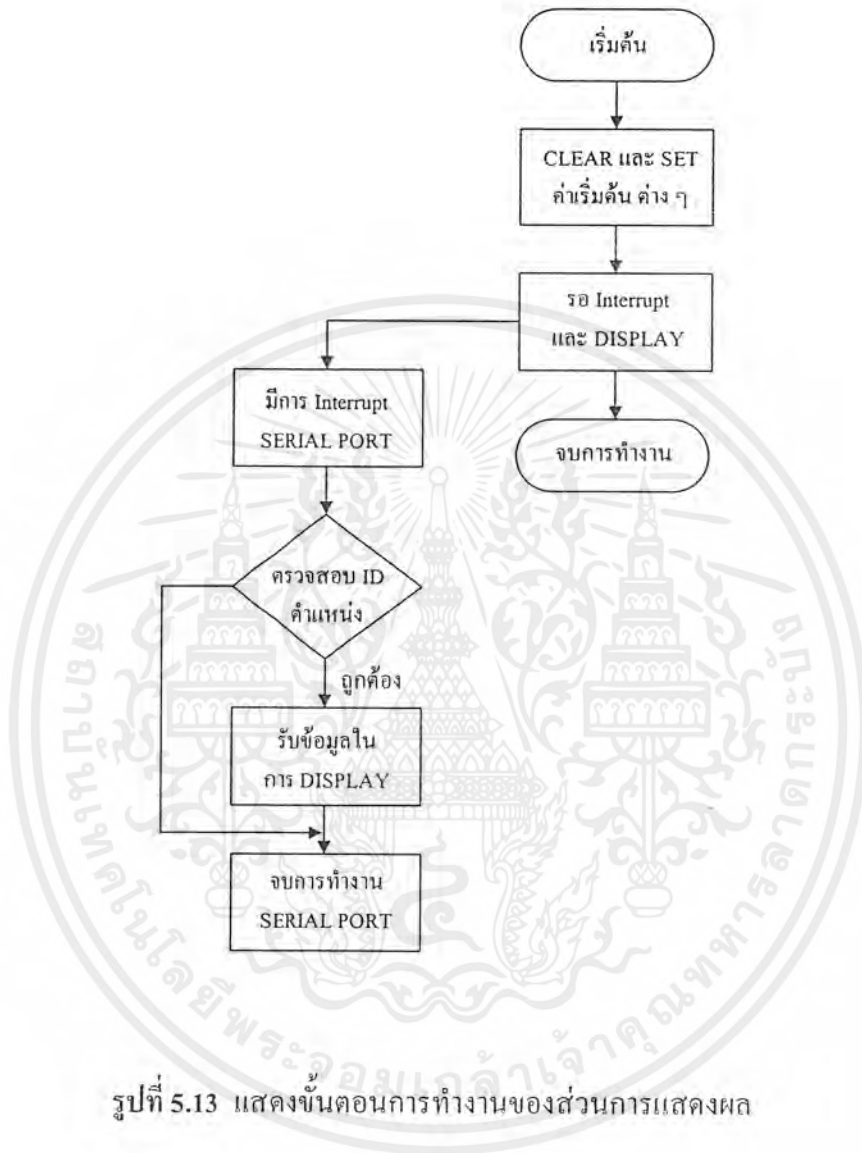
รูปที่ 5.11 แสดงขั้นตอนการทำงานของเคาน์เตอร์บริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12 แสดงขั้นตอนการทำงานของควบคุมเครื่องพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 แสดงขั้นตอนการทำงานของส่วนการแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

ผลการทดลอง

จากการออกแบบระบบในบทที่ 5 เมื่อทำการต่อเป็นวงจรจริงและเขียนโปรแกรมควบคุมการทำงานของแต่ละส่วน แล้วนำมาทดสอบการทำงานโดยรวม ให้ผลการทำงานในแต่ละส่วนดังนี้

6.1 การควบคุมเครื่องพิมพ์บัตรคิว

เมื่อผู้ใช้บริการกดสวิตช์ ไมโครคอนโทรลเลอร์ที่คอยควบคุมเครื่องพิมพ์ สามารถสั่งให้เครื่องพิมพ์นั้นพิมพ์บัตรคิวออกมาได้ โดยบัตรคิวที่พิมพ์นั้นจะประกอบไปด้วย หมายเลขลำดับ วัน เดือน ปี และเวลาในขณะนั้น (หมายเลขลำดับจะถูกเก็บไว้ในหน่วยความจำภายในของไมโครคอนโทรลเลอร์ เพื่อใช้ตรวจสอบกับมาสเตอร์อีกที) ส่วนค่าของเวลาได้จาก การอ่านค่าของชิพ RTC (DS1302) มีความถูกต้องตาม วัน เวลา ปัจจุบัน (เวลา และ วัน เดือน ปี ที่ตั้งไว้ในคอนเขียนโปรแกรม ยังคงทำงานอยู่ และไม่ถูก Reset ค่า แม้ว่าจะปิดเครื่องไปแล้ว เนื่องจากมีระบบแบตเตอรี่สำรอง)

6.2 การรับข้อมูลจากเคาน์เตอร์รับบริการ

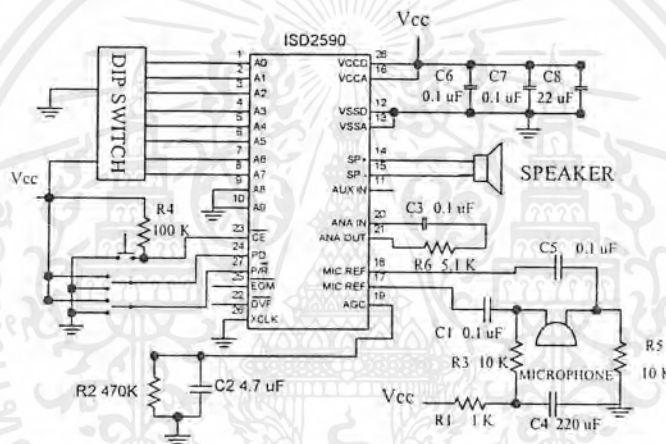
ในส่วนของเคาน์เตอร์รับบริการหลังจากมีการกดสวิตช์ของผู้ให้บริการไมโครคอนโทรลเลอร์ที่ควบคุมอยู่สามารถเก็บค่าสถานะพร้อมให้บริการเข้าไปยังหน่วยความจำในตัว (ค่าที่เก็บขึ้นกับจำนวนครั้งที่กด) เมื่อไมโครคอนโทรลเลอร์ที่เป็นมาสเตอร์ทำการตรวจสอบสถานะจากเคาน์เตอร์ ค่าที่ถูกเก็บไว้ในไมโครคอนโทรลเลอร์ SLAVE สามารถส่งไปให้ ไมโครคอนโทรลเลอร์ที่เป็นมาสเตอร์ ซึ่งมาสเตอร์สามารถรับข้อมูลได้อย่างถูกต้อง ทั้งหมายเลขเคาน์เตอร์ที่ว่าง และสถานะการกดสวิตช์ ถ้ามีการกดสวิตช์ มาสเตอร์จะทำการตรวจสอบตามโปรแกรม แล้วส่งหมายเลขลำดับและหมายเลขช่องบริการไปให้ SLAVE แสดงผลออกมาทาง ส่วนแสดงผลขนาด 3 digit และ 1 digit ที่มีอยู่ในวงจร จากนั้นจะเข้าสู่ระบบเสียงพูดต่อไปได้

6.3 ระบบเสียงพูดที่ใช้ ISD - 2590

สามารถทำการบันทึกเสียงพูดลงในชิพ ISD ด้วยการต่อวงจรบันทึกเสียงรูปที่ 5.1 และควบคุมการบันทึกด้วยมือ (Manual) การบันทึกเสียงเริ่มต้นที่ตำแหน่งแอดเดรสที่ 0 แบ่งช่วงการบันทึกคำละ 10 ตำแหน่ง (ใช้เวลา 150 ms) โดยคำที่บันทึกมีดังนี้ หนึ่ง สอง สาม สี่ ห้า หก เจ็ด แปด เก้า เอ็ด ยี่ สิบ ร้อย ส่วนการบันทึกเป็นประโยคเริ่มต้นที่ตำแหน่งที่ 130 (ฐานสิบ) ช่วงการบันทึกเป็นประโยค ประโยคละ 40 ตำแหน่ง (ใช้เวลา 600 ms) ซึ่งมี 2 ประโยคดังนี้ “ขณะนี้ให้บริการถึงหมายเลขที่” และ “รับบริการได้ที่ช่องหมายเลข”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากทำการบันทึกเสียงลงในชิพแล้ว นำวงจรเสียงพูดมาต่อกับไมโครคอนโทรลเลอร์ 8051 มาสเตอร์ที่ใช้ควบคุมการทำงานของวงจรเสียงพูด เมื่อทำการ Run โปรแกรมที่เขียนลงในชิพ พบว่าสามารถควบคุมให้วงจรทำงานแปลงเสียงพูดแต่ละคำออกมารวมกันเป็นประโยคที่ต่อเนื่องได้ เช่น “ขณะนี้ให้บริการถึงหมายเลขที่...หนึ่งร้อยยี่สิบสาม ...รับบริการได้ช่องหมายเลข...สาม” โดยในส่วนของ โปรแกรมจะมีการตรวจสอบและเปรียบเทียบค่าของหมายเลขลำดับที่จะได้รับบริการต่อไปซึ่งเก็บไว้ในหน่วยความจำว่าตรงกับคำพูดแต่ละคำหรือไม่ เช่น 123 ตรงกับคำว่า หนึ่ง + ร้อย + ยี่ + สิบ + สาม และคำเฉพาะอันได้แก่ ยี่ และ เอ็ด ที่จะมีโปรแกรมน้อยที่คอยตรวจสอบเงื่อนไขการใช้สองคำนี้ด้วย



รูปที่ 6.1 วงจรบันทึกเสียงพูดควบคุมด้วยมือ

6.4 การควบคุมการแสดงผลตัวเลข

หลังจากที่ไมโครคอนโทรลเลอร์ที่ควบคุมส่วนแสดงผล ได้รับข้อมูลที่เป็นค่าตัวเลขคิว และหมายเลขเคาน์เตอร์ที่ส่งมาจากมาสเตอร์ ระบบจะแปลงค่าตัวเลขแบบ BCD TO 7-SEGMENT แล้วข้อมูลที่เป็นค่าตัวเลขนี้สามารถแสดงออกมาที่ส่วนแสดงผลเป็นตัวเลขในฐานสิบได้อย่างถูกต้อง ซึ่งความถี่ของการสแกนมีค่า ประมาณ 440 Hz กระแสเฉลี่ยของ LED แต่ละดวงมีค่า ประมาณ 550 uA

บทที่ 7

สรุปและวิจารณ์

จากผลการทดลองในบทที่ 6 โดยรวมพบว่าระบบสามารถทำงานได้ตามความต้องการที่ออกแบบไว้ แต่ในบางส่วนของการทำงานยังมีข้อที่ควรปรับปรุงอยู่ดังนี้

ในส่วนของการพิมพ์บัตรคิว ไม่สามารถพิมพ์เป็นตัวอักษรภาษาไทยได้ เนื่องจากไม่มีซอฟต์แวร์รองรับ และเมื่อกระดาษพิมพ์หมด เครื่องพิมพ์จะเกิดการผิดพลาดไม่สามารถควบคุมการพิมพ์ได้ ทำให้ต้องรีเซ็ตเครื่องพิมพ์

ในส่วนของการควบคุมเสียงพูด ความต่อเนื่องของคำยังไม่ดีพอ เนื่องจากกระบวนการอัดเสียงในระบบ Manual ทำให้เกิดช่องว่าง (ไม่มีเสียง) ช่วงต้นและช่วงท้ายของคำอีก ทั้งยังใช้การหน่วงเวลาแทนการอินเตอร์รัพท์ ในการตรวจการทำงานของแต่ละคำ ซึ่งจะเป็นช่องว่างที่ไม่มีเสียงพูดมากขึ้นไปอีก อาจทำการปรับปรุงให้ดีขึ้นได้โดยใช้เครื่องอัดเสียงของบริษัทที่ผลิตชิปตัวนี้และใช้การอินเตอร์รัพท์ในส่วนของโปรแกรม

ในส่วนของการแสดงผล ถ้าต้องการแสดงข้อมูลที่มีมากกว่านี้ เช่น จำนวนคนที่ยังรอรับบริการอยู่จำเป็นจะต้องเพิ่มจำนวนตัวเลข (Digit) บนจอแสดงผลและเขียนโปรแกรมเพิ่มเติม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS75176B/DS75176BT Multipoint RS-485/RS-422 Transceivers

General Description

The DS75176B is a high speed differential TRI-STATE[®] bus/line transceiver designed to meet the requirements of EIA standard RS485 with extended common mode range (+12V to -7V), for multipoint data transmission. In addition, it is compatible with RS-422.

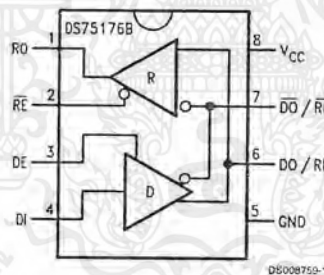
The driver and receiver outputs feature TRI-STATE capability, for the driver outputs over the entire common mode range of +12V to -7V. Bus contention or fault situations that cause excessive power dissipation within the device are handled by a thermal shutdown circuit, which forces the driver outputs into the high impedance state.

DC specifications are guaranteed over the 0 to 70°C temperature and 4.75V to 5.25V supply voltage range.

Features

- Meets EIA standard RS485 for multipoint bus transmission and is compatible with RS-422.
- Small Outline (SO) Package option available for minimum board space.
- 22 ns driver propagation delays.
- Single +5V supply.
- -7V to +12V bus common mode range permits $\pm 7V$ ground difference between devices on the bus.
- Thermal shutdown protection.
- High impedance to bus with driver in TRI-STATE or with power off, over the entire common mode range allows the unused devices on the bus to be powered down.
- Pin out compatible with DS3695/A and SN75176A/B.
- Combined impedance of a driver output and receiver input is less than one RS485 unit load, allowing up to 32 transceivers on the bus.
- 70 mV typical receiver hysteresis.

Connection and Logic Diagram



Top View

Order Number DS75176BN, DS75176BTN, DS75176BM or DS75176BTM
See NS Package Number N08E or M08A

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage, V_{CC}	7V
Control Input Voltages	7V
Driver Input Voltage	7V
Driver Output Voltages	+15V/ -10V
Receiver Input Voltages (DS75176B)	+15V/ -10V
Receiver Output Voltage	5.5V
Continuous Power Dissipation @ 25°C	
for M Package	675 mW (Note 5)
for N Package	900 mW (Note 4)
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 4 seconds)	260°C

Recommended Operating Conditions

	Min	Max	Units
Supply Voltage, V_{CC}	4.75	5.25	V
Voltage at Any Bus Terminal (Separate or Common Mode)	-7	+12	V
Operating Free Air Temperature T_A			
DS75176B	0	+70	°C
DS75176BT	-40	+85	°C
Differential Input Voltage, VID (Note 6)	-12	+12	V

Electrical Characteristics (Notes 2, 3)

0°C ≤ T_A ≤ 70°C, 4.75V < V_{CC} < 5.25V unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units	
V_{OD1}	Differential Driver Output Voltage (Unloaded)	$I_O = 0$			5	V	
V_{OD2}	Differential Driver Output Voltage (with Load)	R = 50Ω; (RS-422) (Note 7)	2			V	
		R = 27Ω; (RS-485)	1.5			V	
ΔV_{OD}	Change in Magnitude of Driver Differential Output Voltage For Complementary Output States				0.2	V	
V_{OC}	Driver Common Mode Output Voltage	(Figure 1) R = 27Ω			3.0	V	
ΔV_{OC1}	Change in Magnitude of Driver Common Mode Output Voltage For Complementary Output States				0.2	V	
V_{IH}	Input High Voltage	DI, DE, RE, E	2			V	
V_{IL}	Input Low Voltage				0.8		
V_{CL}	Input Clamp Voltage		$I_{IN} = -18$ mA			-1.5	
I_{IL}	Input Low Current		$V_{IL} = 0.4$ V			-200	μA
I_{IH}	Input High Current		$V_{IH} = 2.4$ V			20	μA
I_{IN}	Input Current	DO/RI, $\overline{DO}/\overline{RI}$ $V_{CC} = 0$ V or 5.25V DE = 0V			+1.0	mA	
					-0.8	mA	
V_{TH}	Differential Input Threshold Voltage for Receiver	$-7V \leq V_{CM} \leq +12V$	-0.2		+0.2	V	
ΔV_{TH}	Receiver Input Hysteresis	$V_{CM} = 0$ V		70		mV	
V_{OH}	Receiver Output High Voltage	$I_{OH} = -400$ μA	2.7			V	
V_{OL}	Output Low Voltage	RO $I_{OL} = 16$ mA (Note 7)			0.5	V	
I_{OZR}	OFF-State (High Impedance) Output Current at Receiver	$V_{CC} = \text{Max}$ $0.4V \leq V_O \leq 2.4V$			±20	μA	
R_{IN}	Receiver Input Resistance	$-7V \leq V_{CM} \leq +12V$	12			kΩ	
I_{CC}	Supply Current	No Load (Note 7)			55	mA	
		Driver Outputs Enabled Driver Outputs Disabled			35	mA	
I_{OSD}	Driver Short-Circuit Output Current	$V_O = -7$ V (Note 7)			-250	mA	
		$V_O = +12$ V (Note 7)			+250	mA	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Notes 2, 3) (Continued)

$0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$, $4.75\text{V} < V_{\text{CC}} < 5.25\text{V}$ unless otherwise specified

Symbol	Parameter	Conditions	Min	Typ	Max	Units
I_{OSR}	Receiver Short-Circuit Output Current	$V_{\text{O}} = 0\text{V}$	-15		-85	mA

Note 1: "Absolute Maximum Ratings" are those beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the device should be operated at these limits. The tables of "Electrical Characteristics" provide conditions for actual device operation.

Note 2: All currents into device pins are positive; all currents out of device pins are negative. All voltages are referenced to device ground unless otherwise specified.

Note 3: All typicals are given for $V_{\text{CC}} = 5\text{V}$ and $T_A = 25^{\circ}\text{C}$.

Note 4: Derate linearly at $5.56\text{ mW}/^{\circ}\text{C}$ to 650 mW at 70°C .

Note 5: Derate linearly $6.11\text{ mW}/^{\circ}\text{C}$ to 400 mW at 70°C .

Note 6: Differential - Input/Output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.

Note 7: All worst case parameters for which note 7 is applied, must be increased by 10% for DS75176BT. The other parameters remain valid for $-40^{\circ}\text{C} < T_A < +85^{\circ}\text{C}$.

Switching Characteristics

$V_{\text{CC}} = 5.0\text{V}$, $T_A = 25^{\circ}\text{C}$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PLH}	Driver Input to Output	$R_{\text{LDIFF}} = 60\Omega$		12	22	ns
t_{PHL}	Driver Input to Output	$C_{\text{L1}} = C_{\text{L2}} = 100\text{ pF}$		17	22	ns
t_{r}	Driver Rise Time	$R_{\text{LDIFF}} = 60\Omega$			18	ns
t_{f}	Driver Fall Time	$C_{\text{L1}} = C_{\text{L2}} = 100\text{ pF}$ (Figure 3 and Figure 5)			18	ns
t_{ZH}	Driver Enable to Output High	$C_{\text{L}} = 100\text{ pF}$ (Figure 4 and Figure 6) S1 Open		29	100	ns
t_{ZL}	Driver Enable to Output Low	$C_{\text{L}} = 100\text{ pF}$ (Figure 4 and Figure 6) S2 Open		31	60	ns
t_{LZ}	Driver Disable Time from Low	$C_{\text{L}} = 15\text{ pF}$ (Figure 4 and Figure 6) S2 Open		13	30	ns
t_{HZ}	Driver Disable Time from High	$C_{\text{L}} = 15\text{ pF}$ (Figure 4 and Figure 6) S1 Open		19	200	ns
t_{PLH}	Receiver Input to Output	$C_{\text{L}} = 15\text{ pF}$ (Figure 2 and Figure 7)		30	37	ns
t_{PHL}	Receiver Input to Output	S1 and S2 Closed		32	37	ns
t_{ZL}	Receiver Enable to Output Low	$C_{\text{L}} = 15\text{ pF}$ (Figure 2 and Figure 8) S2 Open		15	20	ns
t_{ZH}	Receiver Enable to Output High	$C_{\text{L}} = 15\text{ pF}$ (Figure 2 and Figure 8) S1 Open		11	20	ns
t_{LZ}	Receiver Disable from Low	$C_{\text{L}} = 15\text{ pF}$ (Figure 2 and Figure 8) S2 Open		28	32	ns
t_{HZ}	Receiver Disable from High	$C_{\text{L}} = 15\text{ pF}$ (Figure 2 and Figure 8) S1 Open		13	35	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Time Waveforms (Continued)

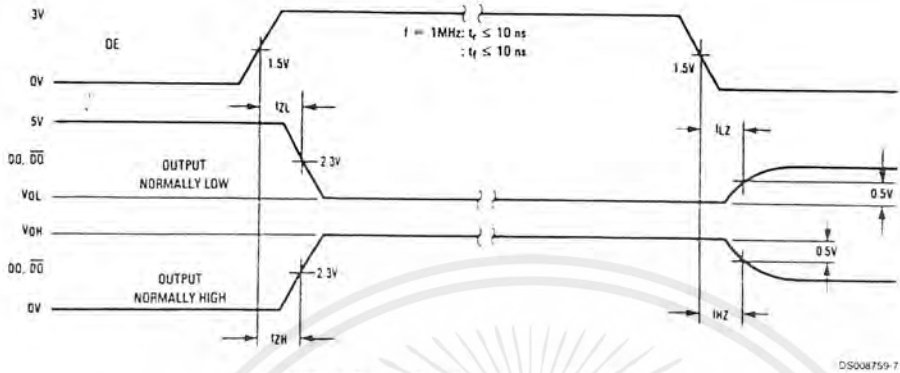
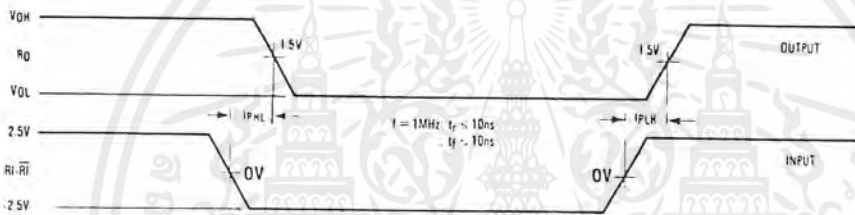


FIGURE 6. Driver Enable and Disable Times



Note: Differential input voltage may be realized by grounding \overline{RI} and pulsing RI between +2.5V and -2.5V

FIGURE 7. Receiver Propagation Delays

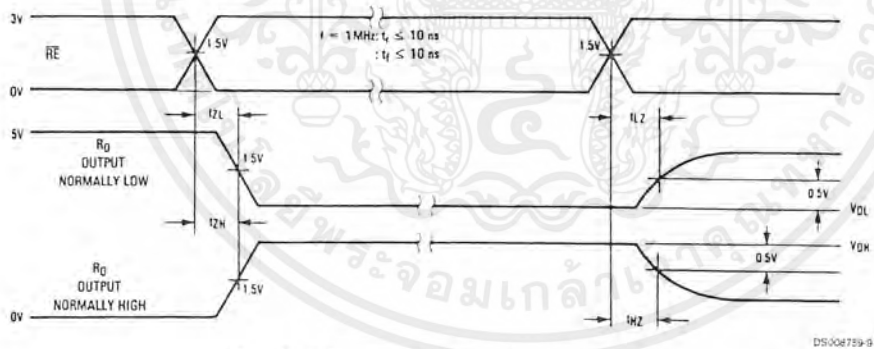


FIGURE 8. Receiver Enable and Disable Times

Function Tables

DS75176B Transmitting

inputs			Line Condition	Outputs	
RE	DE	DI		DO	DO
X	1	1	No Fault	0	1
X	1	0	No Fault	1	0
X	0	X	X	Z	Z
X	1	X	Fault	Z	Z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Function Tables (Continued)

DS75176B Receiving

Inputs			Outputs
\overline{RE}	DE	RI- \overline{RI}	RO
0	0	$\geq +0.2V$	1
0	0	$\leq -0.2V$	0
0	0	Inputs Open**	1
1	0	X	Z

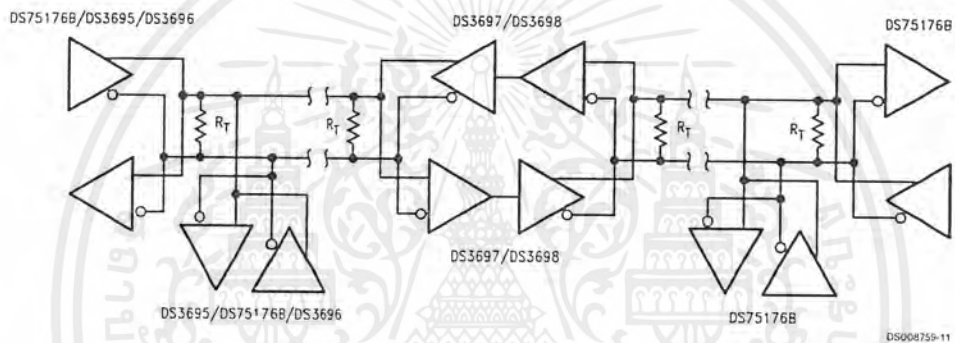
X — Don't care condition

Z — High impedance state

Fault — Improper line conditions causing excessive power dissipation in the driver, such as shorts or bus contention situations

**This is a fail safe condition

Typical Application

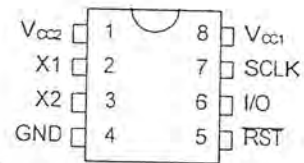


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

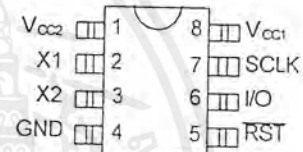
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 31 x 8 RAM for scratchpad data storage
- Serial I/O for minimum pin count
- 2.0–5.5 volt full operation
- Uses less than 300 nA at 2.0 volts
- Single-byte or multiple-byte (burst mode) data transfer for read or write of clock or RAM data
- 8-pin DIP or optional 8-pin SOICs for surface mount
- Simple 3-wire interface
- TTL-compatible ($V_{CC} = 5V$)
- Optional industrial temperature range $-40^{\circ}C$ to $+85^{\circ}C$
- DS1202 compatible
- Added features over DS1202
 - Optional trickle charge capability to V_{CC1}
 - Dual power supply pins for primary and backup power supplies
 - Backup power supply pin can be used for battery or super cap input
 - Additional scratchpad memory (7 bytes)

PIN ASSIGNMENT



DS1302
8-Pin DIP (300-Mil)



DS1302S 8-Pin SOIC (200-Mil)
DS1302Z 8-Pin SOIC (150-Mil)

PIN DESCRIPTION

- X1, X2 – 32.768 kHz Crystal Pins
- GND – Ground
- RST – Reset
- I/O – Data Input/Output
- SCLK – Serial Clock
- V_{CC1}, V_{CC2} – Power Supply Pins

ORDERING INFORMATION

PART #	DESCRIPTION
DS1302	Serial Timekeeping Chip; 8-pin DIP
DS1302S	Serial Timekeeping Chip; 8-pin SOIC (200-mil)
DS1302Z	Serial Timekeeping Chip; 8-pin SOIC (150-mil)

DESCRIPTION

The DS1302 Trickle Charge Timekeeping Chip contains a real time clock/calendar and 31 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The real time clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Interfacing the DS1302 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: (1) \overline{RST} (Reset), (2) I/O (Data line), and (3) SCLK (Serial clock). Data can be transferred to and from the clock/RAM 1 byte at a time or in a burst of up to 31 bytes. The DS1302 is designed to operate on very low power and retain data and clock information on less than 1 microwatt.

The DS1302 is the successor to the DS1202. In addition to the basic timekeeping functions of the DS1202, the DS1302 has the additional features of dual power pins for primary and back-up power supplies, programmable trickle charger for V_{CC1} , and seven additional bytes of scratchpad memory.

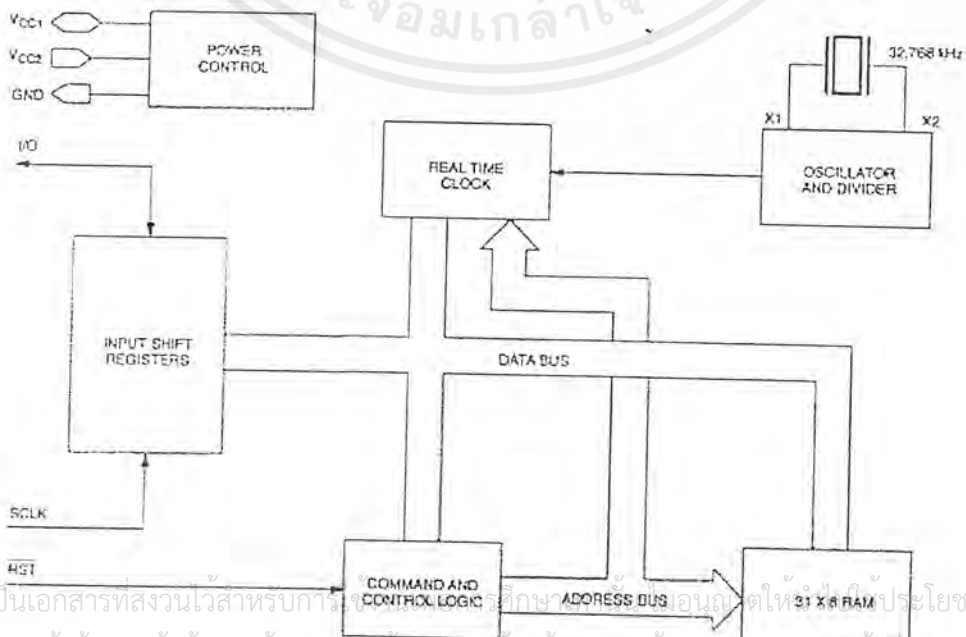
OPERATION

The main elements of the Serial Timekeeper are shown in Figure 1: shift register, control logic, oscillator, real time clock, and RAM. To initiate any transfer of data, \overline{RST} is taken high and 8 bits are loaded into the shift register providing both address and command information. Data is serially input on the rising edge of the SCLK. The first 8 bits specify which of 40 bytes will be accessed, whether a read or write cycle will take place, and whether a byte or burst mode transfer is to occur. After the first eight clock cycles have loaded the command word into the shift register, additional clocks will output data for a read or input data for a write. The number of clock pulses equals 8 plus 8 for byte mode or 8 plus up to 248 for burst mode.

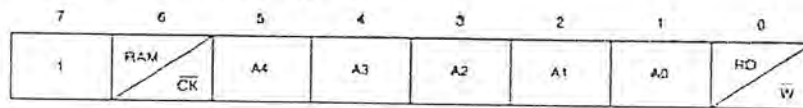
COMMAND BYTE

The command byte is shown in Figure 2. Each data transfer is initiated by a command byte. The MSB (Bit 7) must be a logic 1. If it is 0, writes to the DS1302 will be disabled. Bit 6 specifies clock/calendar data if logic 0 or RAM data if logic 1. Bits 1 through 5 specify the designated registers to be input or output, and the LSB (bit 0) specifies a write operation (input) if logic 0 or read operation (output) if logic 1. The command byte is always input starting with the LSB (bit 0).

DS1302 BLOCK DIAGRAM Figure 1



ADDRESS/COMMAND BYTE Figure 2



RESET AND CLOCK CONTROL

All data transfers are initiated by driving the $\overline{\text{RST}}$ input high. The $\overline{\text{RST}}$ input serves two functions. First, $\overline{\text{RST}}$ turns on the control logic which allows access to the shift register for the address/command sequence. Second, the $\overline{\text{RST}}$ signal provides a method of terminating either single byte or multiple byte data transfer.

A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on the falling edge of clock. If the $\overline{\text{RST}}$ input is low all data transfer terminates and the I/O pin goes to a high impedance state. Data transfer is illustrated in Figure 3. At power-up, $\overline{\text{RST}}$ must be a logic 0 until $V_{\text{CC}} \geq 2.0$ volts. Also SCLK must be a logic 0 when $\overline{\text{RST}}$ is driven to a logic 1 state.

DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0.

DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as $\overline{\text{RST}}$ remains high. This operation permits continuous burst mode read capability. Also, the I/O pin is tri-stated upon each rising edge of SCLK. Data is output starting with bit 0.

BURST MODE

Burst mode may be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits 1 through 5 = logic 1). As before, bit 6 specifies clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 9 through 31 in the Clock/Calendar Registers or location 31 in the RAM registers. Reads or writes in burst mode start with bit 0 of address 0.

As in the case with the DS1202, when writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred. However, when writing to RAM in burst mode it is not necessary to write all 31 bytes for the data to transfer. Each byte that is written to will be transferred to RAM regardless of whether all 31 bytes are written or not.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CLOCK/CALENDAR

The clock/calendar is contained in seven write/read registers as shown in Figure 4. Data contained in the clock/ calendar registers is in binary coded decimal format (BCD).

CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt flag. When this bit is set to logic 1, the clock oscillator is stopped and the DS1302 is placed into a low-power standby mode with a current drain of less than 100 nanoamps. When this bit is written to logic 0, the clock will start. The initial power on state is not defined.

AM-PM/12-24 MODE

Bit 7 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode bit 5 is the second 10-hour bit (20 – 23 hours).

WRITE PROTECT BIT

Bit 7 of the control register is the write-protect bit. The first seven bits (bits 0 – 6) are forced to 0 and will always read a 0 when read. Before any write operation to the clock or RAM, bit 7 must be 0. When high the write protect bit prevents a write operation to any other register. The initial power on state is not defined. Therefore the WP bit should be cleared before attempting to write to the device.

TRICKLE CHARGE REGISTER

This register controls the trickle charge characteristics of the DS1302. The simplified schematic of Figure 5 shows the basic components of the trickle charger. The trickle charge select (TCS) bits (bits 4 – 7) control the selection of the trickle charger. In order to prevent accidental enabling, only a pattern of 1010 will enable the trickle charger. All other patterns will disable the trickle charger. The DS1302 powers up with the trickle charger disabled. The diode select (DS) bits (bits 2 – 3) select whether one diode or two diodes are connected between V_{CC2} and V_{CC1} . If DS is 01, one diode is selected or if DS is 10, two diodes are selected. If DS is 00 or 11, the trickle charger is disabled independently of TCS. The RS bits (bits 0 - 1) select the resistor that is connected between V_{CC2} and V_{CC1} . The resistor selected by the resistor select (RS) bits is as follows:

RS Bits	Resistor	Typical Value
00	None	None
01	R1	2K Ω
10	R2	4K Ω
11	R3	8K Ω

If RS is 00, the trickle charger is disabled independently of TCS.

Diode and resistor selection is determined by the user according to the maximum current desired battery or super cap charging. The maximum charging current can be calculated as illustrated in following example. Assume that a system power supply of 5V is applied to V_{CC2} and a super cap connected to V_{CC1} . Also assume that the trickle charger has been enabled with one diode and resistor between V_{CC2} and V_{CC1} . The maximum current I_{max} would therefore be calculated as follows:

$$\begin{aligned} I_{max} &= (5.0V - \text{diode drop}) / R1 \\ &\sim (5.0V - 0.7V) / 2K\Omega \\ &\sim 2.2 \text{ mA} \end{aligned}$$

Obviously, as the super cap charges, the voltage drop between V_{CC2} and V_{CC1} will decrease and therefore the charge current will decrease.

CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode the first eight clock/calendar registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

If the write protect bit is set high when a write clock/calendar burst mode is specified, no data transfer will occur to any of the eight clock/calendar registers (this includes the control register). The trickle charger is not accessible in burst mode.

RAM

The static RAM is 31 x 8 bytes addressed consecutively in the RAM address space.

RAM BURST MODE

The RAM command byte specifies burst mode operation. In this mode, the 31 RAM registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

REGISTER SUMMARY

A register data format summary is shown in Figure 4.

CRYSTAL SELECTION

A 32.768 kHz crystal can be directly connected to the DS1302 via pins 2 and 3 (X1, X2). The crystal selected for use should have a specified load capacitance (CL) of 6 pF. For more information on crystal selection and crystal layout consideration, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks."

POWER CONTROL

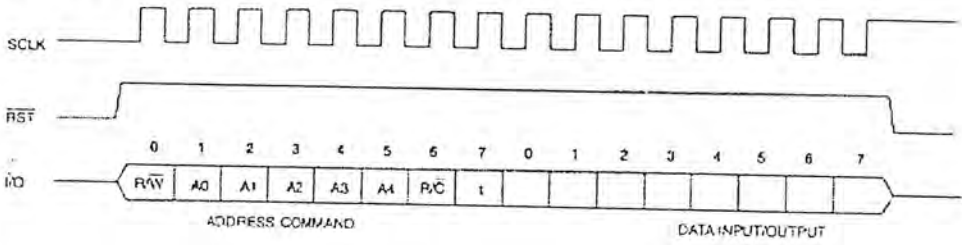
V_{CC1} provides low power operation in single supply and battery operated systems as well as low power battery backup.

V_{CC2} provides the primary power in dual supply systems where V_{CC1} is connected to a backup source to maintain the time and data in the absence of primary power.

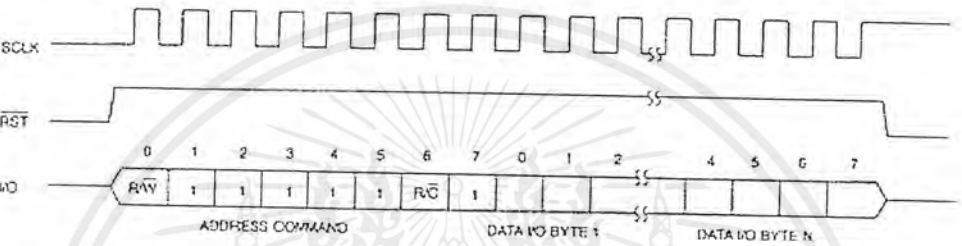
The DS1302 will operate from the larger of V_{CC1} or V_{CC2} . When V_{CC2} is greater than $V_{CC1} + 0.2V$, V_{CC2} will power the DS1302. When V_{CC2} is less than V_{CC1} , V_{CC1} will power the DS1302.

DATA TRANSFER SUMMARY Figure 3

SINGLE BYTE TRANSFER



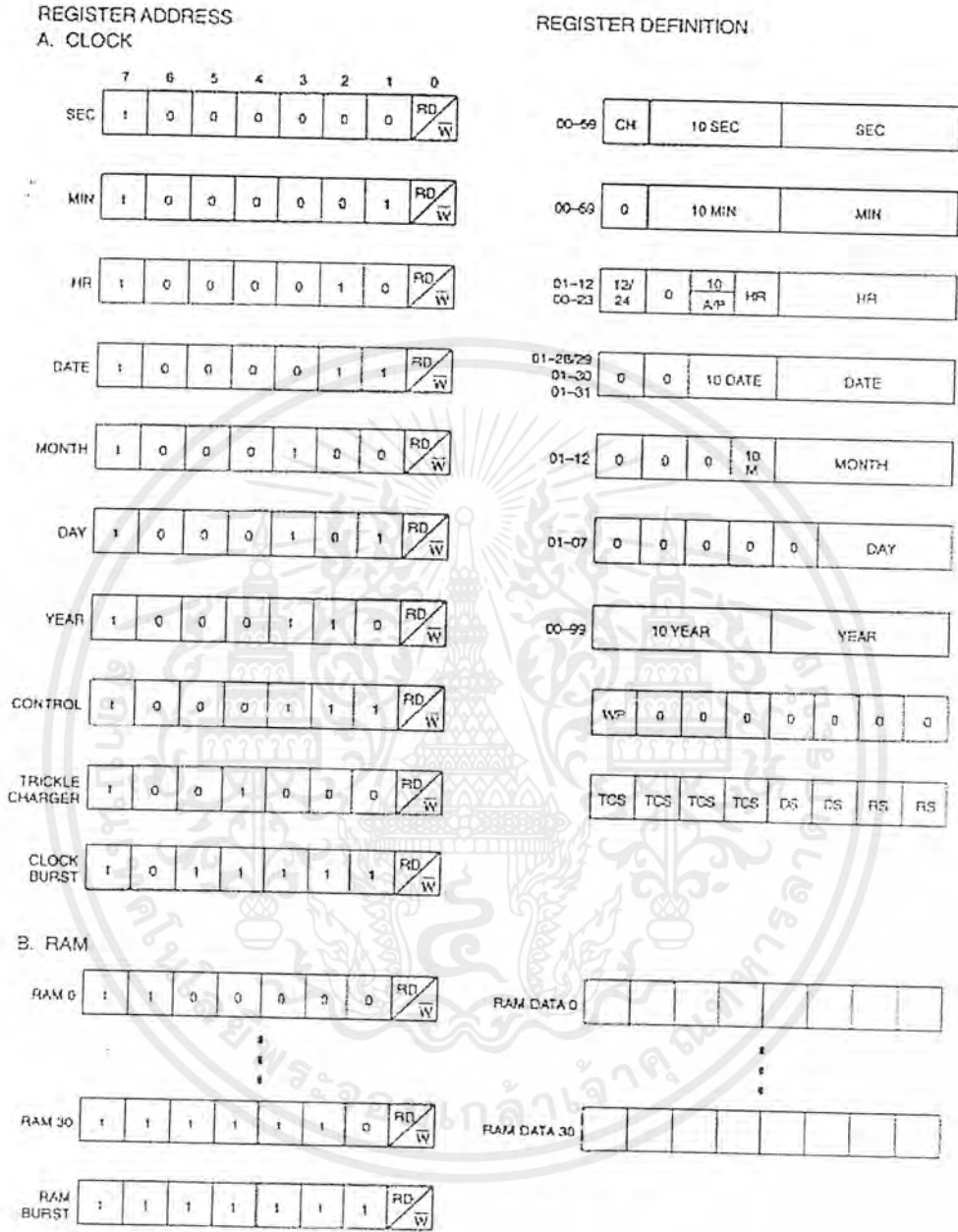
BURST MODE TRANSFER



FUNCTION	BYTE N	SCLK n
CLOCK	8	72
RAM	31	256

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REGISTER ADDRESS/DEFINITION Figure 4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยดี ส่วนหนึ่งมาจากคำปรึกษา คำแนะนำ และความช่วยเหลือ จาก อาจารย์ ขนิษฐา แซ่ตั้ง อาจารย์ พลผดุง ผดุงกุล ห้องสมุด และเพื่อน ๆ คั้งนั้นผู้จัดทำจึงขอแสดงความขอบคุณมา ณ โอกาสนี้ด้วย

.....
(นายปราโมทย์ พัฒนพันธ์ชัย)

.....
(นายปวิินทร์ พิกุลแก้ว)

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. อุดม จินประดับ , “ ไมโครคอนโทรลเลอร์ MCS – 51 ” , สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ , 256 หน้า , 2541
2. “ Application Note and Design Manual for IDS `s Single Chip Voice Record / Playback Device ” , U. S. Patent and Trademark
3. สุนทร วิหุสุรพจน์ , “ การโปรแกรมภาษาแอสเซมบลี ” , บริษัท ซีอีคยูเคชั่น จำกัด มหาชน , 198 หน้า , 2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้