สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การศึกษาการออกแบบและกระบวนการสร้างทรานซิสเตอร์ชนิดรอยต่อ (JFET)

A STUDY OF DESIGN AND FABRICATION PROCESS OF JUNCTION FIELD EFFECT TRANSISTOR

โดย

นาย เกียรติศักดิ์ มณีทัพ เลขประจำตัว 40013203

นาย เชวง แก้วพิกุล เลขประจำตัว 40013208

อาจารย์ที่ปรึกษา

รศ.ดร.สมเกียรติ ศุภเดช

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหมู่.....
เลขทะเบียน 36962
วัน, เดือน, ปี 2 9 ส.ค. 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง การศึกษาการออกแบบและกระบวนการสร้างทรานซิสเตอร์ชนิดรอยต่อ (JFET)
A STUDY OF DESIGN AND FABRICATION PROCESS OF JUNCTION FIELD EFFECT TRANSISTOR

จัดทำโดย นาย เกียรติศักดิ์ มณีทัพ
นาย เชวง แก้วพิกุล
อาจารย์ที่ปรึกษา รศ.ดร. สมเกียรติ ศุภเดช

ปริญญานิพนธ์ฉบับนี้ได้รับการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว

(.....)
(รศ.ดร. สมเกียรติ ศุภเดช)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาการออกแบบและการสร้างทรานซิสเตอร์ชนิดรอยต่อ JFET

นาย เกียรติศักดิ์ มณีทัพ
นาย เชวง แก้วพิกุล
รศ.ดร. สมเกียรติ ศุภเดช
ภาคการศึกษาที่ 2 ปีการศึกษา 2542

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้จะได้กล่าวถึงการศึกษาการออกแบบและกระบวนการสร้างและวิเคราะห์คุณสมบัติทางไฟฟ้าของ Junction Field Effect Transistor (JFET) แบบพลานาร์

ในภาคการศึกษาที่ 1 ได้ทำการออกแบบทรานซิสเตอร์แบบ FET ชนิดรอยต่อ (JFET:Junction FET) ลักษณะโครงสร้างเป็นแบบพลานาร์ โดยในการออกแบบได้ทำการเปลี่ยนแปลงขนาดความกว้าง (W) และ ความยาว (L) ของช่องทางเดินกระแสค่าต่าง ๆ เพื่อศึกษาถึงผลของค่า W และ L ต่อคุณสมบัติทางไฟฟ้าของ JFET และได้ทำการสร้าง JFET ไปบางส่วน

ในภาคการศึกษาที่ 2 ได้ทำการสร้าง JFET ที่ออกแบบไว้จนเสร็จสมบูรณ์พร้อมทั้งวัดคุณสมบัติทางไฟฟ้าของ JFET และนำผลที่ได้มาวิเคราะห์เพื่อศึกษาถึงผลของกระแสเมื่อขนาดความกว้าง (W) และความยาว (L) ของช่องทางเดินกระแสมีค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A STUDY OF DESIGN AND FABRICATION PROCESS OF JUNCTION FIELD EFFECT TRANSISTOR (JFET)

Mr. Kiattisak Maneetup

Mr. Chaweng Kaewpikul

Assoc. Ptof. Dr. Somkiat Supadech(Advisor)

2nd Semester , Educational Year 1999

Abstract

This thesis presents the study of design, process of fabrication and the research on Planar structure of JFET's electrical characteristics

In the first semester, Junction Field Effect Transistor (JFET) with Planar structure had been designed. The designs varied widths(W) and lengths (L) of channel lengths values inorder to study the effects of width and length response to JFET electrical characteristics. Some parts of Junction Field Effect Transistor had been fabricated.

In the second semester, The JFET fabrication was completed as designed and the electrical characteristics of JFET had been measured. The varied current results on width and length of channel lengths were analyzed and studied.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
สารบัญภาพ	V
บทที่ 1 บทนำ	1
1.1 เทคโนโลยีการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ	1
1.2 รายละเอียดของโครงงาน	1
บทที่ 2 ทฤษฎีการทำงาน JFET	3
2.1 ชนิดของ JFET	3
2.2 FET ชนิดรอยต่อ (JFET)	4
2.3 คุณสมบัติของ (JFET)	7
2.3.1 การทำงานลักษณะเชิงเส้นของ JFET	7
2.3.2 การทำงานในช่วงพินช์ออฟของ JFET	12
บทที่ 3 เทคโนโลยีการสร้าง	16
3.1 การเตรียมแผ่นผลึก	16
3.2 กระบวนการออกซิเดชัน	17
3.2.1 อุปกรณ์สำหรับกระบวนการออกซิเดชัน	18
3.2.2 กระบวนการออกซิเดชัน	18
3.2.3 คุณสมบัติของชั้นซิลิกอนไดออกไซด์	20
3.2.4 การหาค่าความหนาของชั้นซิลิกอนไดออกไซด์	21
3.3 โฟโตมาส์ค	22
3.3.1 การสร้างโฟโตมาส์ค	23
3.4 กระบวนการแพร่สารเจือ	28
3.5 กระบวนการเมตัลไลเซชัน	33
3.5.1 เงื่อนไขของกระบวนการเมตัลไลเซชัน	33
3.5.2 การเคลือบสารในสุญญากาศ	34
3.5.3 เทคนิคของการเคลือบสาร	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 2.1 แสดงลักษณะโครงสร้างของ JFET แบบแท่งทรงกระบอก	4
รูปที่ 2.2 แสดงลักษณะโครงสร้างของ JFET แบบพลานาร์	5
รูปที่ 2.3 แสดงการให้ไบอัสแก่ JFET แบบกราวด์ เกท	5
รูปที่ 2.4 (a) แสดงลักษณะความสัมพันธ์ของแรงดันและกระแสเดรน ของ JFET	7
รูปที่ 2.4 (b) แสดงการต่อไบอัสใช้งาน	7
รูปที่ 2.5 แสดงคุณสมบัติของ JFET	7
รูปที่ 2.5 (a) แสดงสภาวะสมดุล ($V_d = 0$, $V_g = 0$)	8
รูปที่ 2.5 (b) แสดงการไบอัสด้วย V_d ค่าต่างๆ	8
รูปที่ 2.5 (c) แสดงค่าแรงดันที่ตกคร่อมตัวของ JFET ที่ช่วงต่างๆ โดย $V_d = 5V$	8
รูปที่ 2.5 (d) ความกว้างของช่องทางเดินกระแสจะแคบลงด้วย V_d	8
รูปที่ 2.5 (e) สภาวะพินช์ออฟ	8
รูปที่ 2.5 (f) เมื่อเกิดภาวะพินช์ออฟ	8
รูปที่ 2.6 กราฟแสดงความสัมพันธ์ของ I_d- V_d	8
รูปที่ 2.6 (a) แสดงความเป็นเชิงเส้นของ I_d- V_d โดยแรงดันที่เดรน ค่าต่างๆ	9
รูปที่ 2.6 (b) ความชันของกราฟจะลดลงเมื่อแรงดันของเดรนสูง ขึ้นค่าหนึ่ง	9
รูปที่ 2.6 (c) แสดงสภาวะพินช์ออฟ	9
รูปที่ 2.7 แสดงคุณสมบัติของ JFET ขณะแรงดันต่ำๆ	
รูปที่ 2.7 (a) แบบจำลองทางคณิตศาสตร์	10
รูปที่ 2.7 (b) คุณสมบัติเชิงเส้น	10
รูปที่ 2.8 แสดงโครงสร้างทางคณิตศาสตร์ของ JFET เมื่อแรงดันเดรนมีค่าสูงขึ้น	14
รูปที่ 2.9 แสดงลักษณะโครงสร้างภายในของ JFET ในภาวะหลังจากเกิดการพินช์ออฟ	14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.10 แสดงลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันเดรน I_d- V_d ของ JFET 15
รูปที่ 2.11 แสดง Transfer characteristic ของ JFET 15
รูปที่ 3.2 แสดงกลไกของการเกิดชั้นซิลิกอนไดออกไซด์ซึ่งอาจเกิดขึ้นได้ในลักษณะต่างๆ กัน 17
รูปที่ 3.3 แสดงอุปกรณ์ที่ใช้ในกระบวนการออกซิเดชันแบบแห้ง 18
รูปที่ 3.4 แสดงอุปกรณ์ที่ใช้ในกระบวนการออกซิเดชันแบบชื้น 19
รูปที่ 3.5 แสดงอุปกรณ์ระบบแฟลชของกระบวนการออกซิเดชันแบบชื้น 20
รูปที่ 3.6 แสดงความสัมพันธ์ระหว่างความหนาของซิลิกอนไดออกไซด์และเวลาที่ใช้ในการออกซิเดชันแบบแห้ง 22
รูปที่ 3.7 แสดงความสัมพันธ์ระหว่างความหนาของชั้นซิลิกอนไดออกไซด์และเวลาที่ใช้ในการออกซิเดชันแบบชื้น 23
รูปที่ 3.8 แสดงลักษณะอุปกรณ์สปินเนอร์ซึ่งใช้สำหรับการเคลือบน้ำยาไวแสง 27
รูปที่ 3.9 แสดงลักษณะการกระจายของอะตอมสารเจือเมื่อเวลาผ่านไป 29
รูปที่ 3.10 แสดงค่าโซลิดโซลูบิลิตี้ของสารเจือชนิดต่างๆ ในซิลิกอน 30
รูปที่ 3.11 แสดงการกระจายของสารเจือในแผ่นผลึกเมื่อเวลาเปลี่ยนแปลงไป 31
รูปที่ 3.12 แสดงการใช้แผ่นสารเจือในกระบวนการ Predeposition 32
รูปที่ 3.13 แสดงค่าสัมประสิทธิ์การแพร่ของสารเจือชนิดต่างๆ ในซิลิกอนที่อุณหภูมิต่างๆ กัน 33
รูปที่ 3.14 แสดงอุปกรณ์ที่ใช้ในการเคลือบโลหะในสูญญากาศ 36
รูปที่3.15 แสดงอุปกรณ์ที่ใช้ในการเคลือบโลหะในสูญญากาศวิธี Filament Evapolation 36
รูปที่ 4.1 แสดงลวดลายต้นแบบที่ทำการออกแบบ 38
รูปที่ 4.2 แสดงลวดลายต้นแบบที่ทำการออกแบบที่ค่า L และค่า W ต่างๆ 39
รูปที่ 4.3 แสดงกระจกมาส์กที่ใช้ออกแบบ JFET 40
รูปที่ 4.4 แสดงกระจกมาส์กที่ได้จากการออกแบบ JFET 41
รูปที่ 4.5 แสดงเครื่องช่วยตัดแผ่นไมลาร์ลามิเนตหรือไมโครคัตเตอร์เพื่อนำไปใช้สร้างเป็นต้นแบบสำหรับถ่ายเป็นโฟโตมาส์ก 42
รูปที่ 4.6 แสดงกระบวนการสร้าง JFET 46
รูปที่ 4.7 แสดงกระจกต้นแบบที่ได้ทำการออกแบบโดยมีการเพิ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วน N-Well ขึ้นมา 52
รูปที่ 4.8 แสดงลวดลายต้นแบบที่ได้ทำการออกแบบที่ค่า L และค่า W ต่างๆ 53
รูปที่ 5.1 แสดงโครงสร้างของ JFET 64
รูปที่ 5.2 กราฟแสดงความสัมพันธ์ระหว่างกระแสกับแรงดันที่รอยต่อต่างๆ 65
รูปที่ 5.3 กราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันของ
ส่วนซอส เดรนที่แรงดันเกทค่าต่างๆ 66
รูปที่ 5.4 แสดงความแตกต่างของกระแสที่ไหลผ่านช่องทางเดินกระแส
เมื่อค่า L มีค่าต่างๆ ที่ W เท่ากับ 200 μm 67
รูปที่ 5.5 แสดงความแตกต่างของกระแสที่ไหลผ่านช่องทางเดินกระแส
เมื่อค่า L มีค่าต่างๆ ที่ W เท่ากับ 220 μm 68
รูปที่ 5.6 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดันของความยาว
ช่องทางเดินกระแส (L = 60μm) ที่ความกว้างช่องทางเดิน
กระแส (W = 200μm, 220μm) 69
รูปที่ 5.7 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดันของความยาว
ช่องทางเดินกระแส (L = 80μm) ที่ความกว้างช่องทางเดิน
กระแส (W = 200μm, 220μm) 70
รูปที่ 5.8 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดันของความยาว
ช่องทางเดินกระแส (L = 100μm) ที่ความกว้างช่องทางเดิน
กระแส (W = 200μm, 220μm) 70
รูปที่ 5.9 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดันของความยาว
ช่องทางเดินกระแส (L = 120μm) ที่ความกว้างช่องทางเดิน
กระแส (W = 200μm, 220μm) 71
รูปที่ 5.10 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดันของความยาว
ช่องทางเดินกระแส (L = 140μm) ที่ความกว้างช่องทางเดิน
กระแส (W = 200μm, 220μm) 71
รูปที่ 5.11แสดงความสัมพันธ์ระหว่างกระแสกับแรงดันของความยาว
ช่องทางเดินกระแส (L = 160μm) ที่ความกว้างช่องทางเดิน
กระแส (W = 200μm, 220μm) 72
รูปที่ 5.12 แสดงโครงสร้างของ JFET ที่สร้างบนชั้น N-Well 72

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.13 แสดงกราฟความสัมพันธ์ระหว่างกระแสกับแรงดันที่รอยต่อต่างๆ 74
รูปที่ 5.14 วงจรสำหรับวัดคุณสมบัติของกระแสและแรงดันของ JFET 74
รูปที่ 5.15 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงไม่อิ่มตัวที่ W/L=220/160 75
รูปที่ 5.16 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงไม่อิ่มตัวที่ W/L=200/160 76
รูปที่ 5.17 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงไม่อิ่มตัวที่ W/L=200/140 76
รูปที่ 5.18 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงไม่อิ่มตัวที่ W/L=220/140 77
รูปที่ 5.19 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงไม่อิ่มตัวที่ W/L=200/60 77
รูปที่ 5.20 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงอิ่มตัวที่ W/L=220/160 78
รูปที่ 5.21 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงอิ่มตัวที่ W/L=200/160 78
รูปที่ 5.22 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงอิ่มตัวที่ W/L=220/140 79
รูปที่ 5.23 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงอิ่มตัวที่ W/L=200/140 79
รูปที่ 5.24 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงอิ่มตัวที่ W/L=200/60 80
รูปที่ 5.25 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงแรงดันพังทลายที่ W/L=220/160 81
รูปที่ 5.26 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงแรงดันพังทลายที่ W/L=200/140 81
รูปที่ 5.27 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงแรงดันพังทลายที่ W/L=220/140 82
รูปที่ 5.29 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ในช่วงแรงดันพังทลายที่ W/L=200/60 82

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.30 แสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน
ที่ W/L ค่าต่างๆ 83
รูปที่ 5.31 แสดงความสัมพันธ์ระหว่างกระแสเดรนกับแรงดัน
แรงดันพินช์ออฟ 83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 เทคโนโลยีสิ่งประดิษฐ์สารกึ่งตัวนำ

เทคโนโลยีสิ่งประดิษฐ์สารกึ่งตัวนำได้มีการพัฒนาอย่างรวดเร็ว นับตั้งแต่ปี ค.ศ. 1947ที่นักวิจัยของศูนย์วิจัย Bell Telephone สามารถประดิษฐ์ทรานซิสเตอร์ตัวแรกได้ ความก้าวหน้าทางสิ่งประดิษฐ์สารกึ่งตัวนำก็ได้พัฒนาขึ้นอย่างรวดเร็วและทรานซิสเตอร์ก็เข้ามาแทนที่หลอดสูญญากาศ เนื่องจากคุณสมบัติของทรานซิสเตอร์ที่มีประสิทธิภาพดีกว่า ใช้พลังงานน้อยกว่า และน้ำหนักเบากว่า อย่างไรก็ดีทรานซิสเตอร์ก็ได้รับการพัฒนาอย่างต่อเนื่องตลอดมา และราวปี ค.ศ. 1960 ก็มีการค้นพบเทคโนโลยีใหม่ได้แก่เทคโนโลยีวงจรรวม (Integrated Circuit Technology) กล่าวคือสามารถสร้างทรานซิสเตอร์จำนวนหลายๆ ตัวรวมทั้งอุปกรณ์แบบพาสซีฟ (Passive Device) เช่น ตัวต้านทานและตัวเก็บประจุไฟฟ้าต่อรวมกันภายในเป็นวงจรไฟฟ้า ซึ่งอุปกรณ์ทั้งหมดถูกสร้างลงบนชิ้นของแผ่นผลึกสารกึ่งตัวนำชิ้นเล็กๆ เรียกสั้นๆ ว่า ไอซี (IC)

และเทคโนโลยีการสร้างวงจรรวมนี้ก็ได้รับการพัฒนาอย่างรวดเร็วเช่นกัน ทั้งนี้เพื่อให้ได้เทคโนโลยีที่ดีที่สุด โดยมีเป้าหมายคือ ความเร็วในการทำงาน การใช้พลังงาน และความหนาแน่นของอุปกรณ์ที่จะมีได้ จนกระทั่งได้มีสารซิลิกอนมาเป็นฐานรอง (Substrate) ในการผลิตวงจรรวม การพัฒนาของสารกึ่งตัวนำจึงมุ่งเป้าไปที่เทคโนโลยี 2 เทคโนโลยี คือ เทคโนโลยีแบบไบโพลาร์ และ เทคโนโลยีแบบมอส เทคโนโลยีแบบไบโพลาร์มีข้อดีในเรื่องความเร็วในการทำงาน แต่เทคโนโลยีแบบมอสกลับมีข้อดีที่สามารถสร้างวงจรที่มีความหนาแน่นสูงขึ้นได้ เทคโนโลยีมอสจึงได้ถูกนำมาใช้อย่างแพร่หลายในการออกแบบวงจรรวมและการออกแบบวงจรรวมขนาดใหญ่มาก (VLSI Design)ทั้งนี้เพราะความสามารถในการสร้างวงจรรวมที่มีความหนาแน่นสูงและสร้างเป็นวงจรเชิงเลข (Digital Circuit) ได้ง่ายกว่า

1.2 รายละเอียดของโครงงาน

รายงานฉบับนี้มีเนื้อหาเกี่ยวกับทฤษฎีการทำงาน , การออกแบบ และกระบวนการสร้างทรานซิสเตอร์ชนิด FET แบบรอยต่อ (Junction Field Effect Transistor: JFET) ซึ่งในภาคเรียนที่ 1 จะเป็นการออกแบบลวดลายต้นแบบ (Design) และ การถ่ายกระจกต้นแบบ (Photo Mask) เพื่อที่จะนำไปสร้างเป็นตัวอุปกรณ์ต่อไป

ทรานซิสเตอร์ชนิด FET ที่ทำการออกแบบและสร้างนี้จะเป็น FET แบบรอยต่อ ลักษณะการทำงานจะเป็นแบบดีพลีทชันโหมด (Depletion Mode) ซึ่งหมายถึงการควบคุมกระแสด้วยสนาม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฟฟ้า กระแสที่เกิดขึ้นจึงเป็นกระแสดริฟท์ (Drift Current) และเป็นกระแสของพาหะส่วนมาก (Majority Carrier) เพียงชนิดเดียว บางครั้งจึงเรียกทรานซิสเตอร์ชนิดนี้ว่า ยูนิโพลาร์ทรานซิสเตอร์ (Unipolar Transistor) คุณสมบัติประการแรกซึ่งแตกต่างไปจากไบโพลาร์ทรานซิสเตอร์ คือ มีค่าอินพุทอิมพีแดนซ์สูงมากโดยประมาณ 10^{10} ถึง 10^{15} โอห์ม โดยจะขึ้นอยู่กับชนิดของทรานซิสเตอร์ และคุณสมบัติเด่นอีกประการหนึ่งก็คือ มีสัญญาณรบกวนต่ำ (Noise) โดยเฉพาะอย่างยิ่งในปัจจุบันนี้สิ่งประดิษฐ์ประเภทวงจรรวม (Integrated Circuit) ได้เข้ามามีบทบาทสำคัญในวงการอิเล็กทรอนิกส์ ทำให้ทรานซิสเตอร์แบบ FET นี้สามารถถูกนำมาสร้างให้อยู่ในรูปวงจรรวมได้เป็นอย่างดี เพราะเป็นทรานซิสเตอร์ที่สร้างง่าย ขนาดเล็ก และมีรอยต่อไปลึก ทำให้สามารถสร้างได้ในพื้นที่จำกัดได้อย่างมีประสิทธิภาพ ยิ่งไปกว่านั้นทรานซิสเตอร์แบบ FET มีเสถียรภาพในการทำงานค่อนข้างสูง เช่น การเปลี่ยนแปลงของอุณหภูมิจะไม่มีผลกระทบในการทำงานของตัวอุปกรณ์นี้เท่าใดนัก

ในด้านการใช้งานจะเห็นว่า JFET อาจจะไม่นิยมเหมือนการใช้ MOS แต่จะเห็นได้ว่าจะถูกนำไปใช้ในภาคต้นของวงจรใน OP – Amp และนิยมใช้งานในวงจรด้านการสื่อสารเป็นส่วนมาก เนื่องจากสัญญาณรบกวนต่ำ

รายงานฉบับนี้มีรายละเอียด การนำเสนอเป็นบทๆดังนี้

บทที่ 1 บทนำ

บทที่ 2 กล่าวถึงทฤษฎีและการทำงานของ JFET มีรายละเอียดเกี่ยวกับชนิดของ JFET และการทำงานในลักษณะต่างๆ ในช่วงเชิงเส้น และช่วงพินช์ออฟ

บทที่ 3 กล่าวถึงเทคโนโลยีการสร้าง มีรายละเอียดเกี่ยวกับกระบวนการสร้างในทุกขั้นตอน เช่น กระบวนการออกซิเดชัน กระบวนการโฟโตลิโธกราฟี กระบวนการแพร่สารเจือ และกระบวนการเมตัลไลเซชัน

บทที่ 4 กล่าวถึงการทดลองและผลการทดลอง มีรายละเอียดเกี่ยวกับการออกแบบลวดลายต้นแบบ การถ่ายกระจกต้นแบบ และกระบวนการสร้าง

บทที่ 5 สรุปและวิจารณ์ มีรายละเอียดเกี่ยวกับผลการทดลองและปัญหาที่เกิดขึ้นในการทำโครงงานนี้

ในภาคเรียนที่ 1 ขอบเขตของโครงงานนี้กล่าวถึงการออกแบบ การถ่ายกระจกต้นแบบ และกระบวนการสร้างถึงมาส์คที่ 2 (ซอส , เดรน) ซึ่งกระบวนการสร้างที่สมบูรณ์ และการทดสอบคุณสมบัติทางไฟฟ้าต่างๆของตัวอุปกรณ์จะทำการศึกษาต่อไปในภาคเรียนที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและการทำงานของ JFET

FET (Field Effect Transistor) เป็นสิ่งประดิษฐ์สารกึ่งตัวนำอีกแบบหนึ่ง ซึ่งมีการทำงาน ที่ต้องอาศัยผลของสนามไฟฟ้า (Field Effect) ซึ่งเราเรียกกันว่า "สิ่งประดิษฐ์ประเภทผลของสนามไฟฟ้า" (Field Effect Devices) ทรานซิสเตอร์แบบ FET กระแสของประจุพาหะในสิ่งประดิษฐ์ประเภทนี้จะถูกควบคุมด้วยสนามไฟฟ้าและเป็นกระแสของพาหะส่วนมากเพียงชนิดเดียวและเป็นกระแสดริฟท์ ดังนั้นในบางครั้งเราจึงเรียกทรานซิสเตอร์พวกนี้ว่า "ยูนิโพลาร์ทรานซิสเตอร์" (Unipolar Transistor) คุณสมบัติประการแรกซึ่งแตกต่างจากพวกไบโพลาร์ทรานซิสเตอร์ ก็คือมีค่าอินพุทอิมพีแดนส์สูงมาก โดยอยู่ในช่วง 10^{10} ถึง 10^{15} โอห์ม ทั้งนี้ย่อมขึ้นอยู่กับชนิดของทรานซิสเตอร์ นอกจากนี้คุณสมบัติที่เด่นอีกประการหนึ่งก็คือ มีสัญญาณรบกวน (Noise) ต่ำกว่าแบบไบโพลาร์ และโดยที่เฉพาะอย่างยิ่งในปัจจุบันนี้งานทางด้านของสิ่งประดิษฐ์ประเภทวงจรรวม (Integrated Circuits) กำลังมีบทบาทสำคัญยิ่งในวงการอิเล็กทรอนิกส์ ทรานซิสเตอร์แบบ FET นี้สามารถถูกนำมาสร้างให้อยู่ในรูปของวงจรรวมได้เป็นอย่างดี ทั้งนี้ก็เนื่องจากเป็นทรานซิสเตอร์ที่สร้างได้โดยง่าย มีขนาดเล็กและมีรอยต่อที่ไม่ลึกจึงทำให้สามารถสร้างเป็นวงจรรวมบรรจุอยู่ในพื้นที่ที่จำกัดได้อย่างมีประสิทธิภาพและยิ่งไปกว่านั้นทรานซิสเตอร์แบบ FET มีคุณสมบัติในการทำงานที่ค่อนข้างมั่นคง ไม่มีผลกระทบกระเทือนต่อการเปลี่ยนแปลงของอุณหภูมิเท่าใดนัก

2.1 ชนิดของทรานซิสเตอร์แบบ FET

ทรานซิสเตอร์แบบ FET ซึ่งต่อไปนี้เราจะเรียกย่อ ๆว่า FET นี้ยังสามารถจำแนกออกเป็นชนิดใหญ่ได้ 2 ชนิด คือ

- FET ชนิดรอยต่อ (Junction FET: JFET)
- FET ชนิดอินซูเลทเตดเกท (Insulated Gate FET: IGFET)

สำหรับ FET ชนิดรอยต่อนั้น แนวทางที่กระแสจะไหลผ่านจะถูกควบคุมด้วยการให้แรงดันไบอัสแก่รอยต่อพี – เอ็น ซึ่งอยู่ติดกับทางที่กระแสจะไหลผ่าน ส่วนใน FET ชนิดเกทเป็นฉนวนนั้นไม่ต้องอาศัยรอยต่อพี – เอ็น แต่ใช้สนามไฟฟ้าทำการควบคุมการนำไฟฟ้าของแนวทางที่กระแสจะไหลผ่านได้โดยตรงซึ่งแนวทางเดินของกระแสนี้จะอยู่ใต้ชั้นของฉนวน

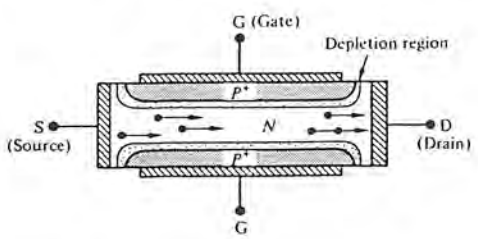
ทรานซิสเตอร์แบบ FET นี้ เราสามารถแยกลักษณะการทำงานออกได้เป็นสองลักษณะ กล่าวคือ ดีพลีทชั่นโหมด (Depletion Mode) ซึ่งหมายถึงการควบคุมกระแสด้วยสนามไฟฟ้าทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้จำนวนของประจุพาหะส่วนมากซึ่งจะทำให้เกิดความนำไฟฟ้านั้นลดน้อยลง อีกลักษณะหนึ่งก็คือเอนฮานซ์เมนท์โหมด (Enhancement Mode) หมายถึง การควบคุมกระแสด้วยสนามไฟฟ้า จะทำให้เกิดมีประจุพาหะส่วนมากที่ทำให้เกิดความนำไฟฟ้ามีจำนวนเพิ่มขึ้น

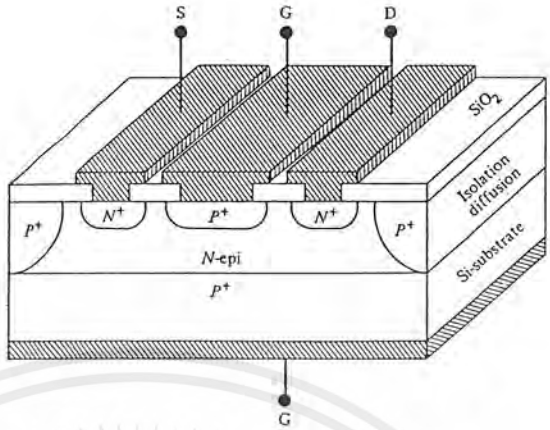
2.2 FET ชนิดรอยต่อ (Junction Field Effect Transistor : JFET)

ทรานซิสเตอร์ชนิดนี้บางทีเราเรียกย่อ ๆ ว่า JFET และลักษณะโครงสร้างก็สามารถแสดงได้ดังรูปที่ 2.1 ซึ่งรูปที่ 2.1 แสดงลักษณะโครงสร้างเป็นรูปทรงกระบอกเป็นแท่งผลึกรูปเดี่ยวๆ ส่วนรูปที่ 2.2 เป็นแบบพลานาร์ ซึ่งเหมาะสำหรับงานสร้างในรูปของวงจรรวมและเพื่อความไม่สับสนในการศึกษาและวิเคราะห์ JFET นี้ดังในรูปที่ 1.3เป็นแท่งผลึกรูปเดี่ยวของซิลิกอน ชนิดเอ็น มีรอยต่อสัมผัสโอห์มิคอยู่ที่ปลายทั้งสองด้านของแท่งผลึกและมีสารกึ่งตัวนำชนิดพีประกบที่ด้านสองด้านซึ่งอยู่ตรงข้ามกันของแท่งผลึกนี้ ซึ่งส่วนของสารกึ่งตัวนำชนิดพีทั้งสองนี้ ถูกเรียกว่า "เกท" (Gate : G) G_1 และ G_2 ตามลำดับ ซึ่งที่ปลายทางด้านหนึ่งของแท่งผลึกชนิดเอ็น ถูกเรียกว่าซอส (Source :S) และที่ปลายอีกด้านหนึ่งถูกเรียกว่า เดรน (Drain : D) เมื่อให้ เกท G_1 และ G_2 ถูกต่อเข้ากับขั้วของซอส S โดยที่ขั้วของซอส S และเดรน D ถูกให้แรงดัน ไบอัส V_d ดังแสดงในรูปที่ 2.3 แล้วผลจากการให้ไบอัสดังกล่าวนี้จะทำให้เกิดมีกระแส I_d ไหลในวงจรภายนอก เนื่องจากแท่งผลึกนี้เป็นสารกึ่งตัวนำชนิดเอ็น ดังนั้นกระแสที่เกิดขึ้นจึงเป็นกระแสอันเนื่องมาจากการเคลื่อนที่ของอิเลคตรอน กระแสอิเลคตรอนนี้จะไหลจากขั้วของซอส S ผ่านแท่งผลึกไปยังขั้วของเดรน D ดังนั้นจึงคล้ายกับว่าที่ขั้วของซอส S เป็นแหล่งจ่ายอิเลคตรอน และที่ขั้วเดรน D เป็นที่ ๆ รับ อิเลคตรอน และเพราะว่าในแท่งผลึกมีค่าความต้านทาน R , ดังนั้นเมื่อกระแส I ไหลผ่านจึงทำให้เกิดมีแรงดัน IR ตกคร่อมแท่งผลึก และศักย์ที่จุดต่าง ๆ ภายในแท่งผลึกนี้จะมีค่าแตกต่างกันไป กล่าวคือจะมีค่าแรงดันต่ำสุดที่ขั้วซอส แล้วจะค่อย ๆ มีค่าเพิ่มขึ้นเมื่อตำแหน่งใกล้ขั้วเดรน D เข้าไปขณะที่เกทต่ออยู่กับขั้วของซอส S รอยต่อพี – เอ็นระหว่างเกทชนิดพี กับแท่งผลึกชนิดเอ็นจะอยู่ในสภาพที่ได้รับแรงดันไบอัสย้อนกลับและค่าของไบอัสนี้จะเพิ่มขึ้นกระทั่งที่ตำแหน่ง D รอยต่อพีเอ็นนี้จะถูกให้ไบอัสย้อนกลับด้วยค่าสูงสุด

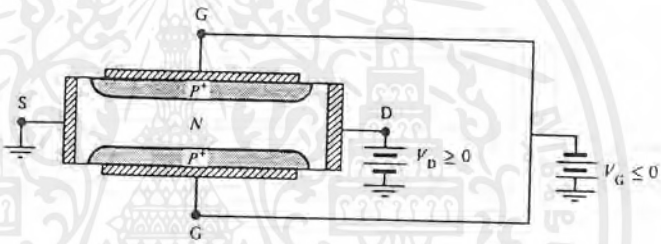


รูปที่ 2.1 แสดงลักษณะโครงสร้างของ JFET แบบแท่งทรงกระบอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 แสดงลักษณะโครงสร้างของ JFET แบบพลานาร์



รูปที่ 2.3 แสดงการให้ไบอัสแก่ JFET แบบกราวด์ เกท

จากรูปที่ 2.3 จะเห็นว่าความหนาของชั้นบริเวณปลอดพาหะของรอยต่อพีเอ็นอันเนื่องมาจากการได้รับแรงดันไบอัสย้อนกลับนี้จะเปลี่ยนแปลงไปกับรากที่สองของค่าแรงดันไบอัสที่ได้รับ โดยเมื่อแรงดันไบอัสย้อนกลับมีค่าเพิ่มขึ้นความกว้างของบริเวณปลอดพาหะ (Depletion Layer) ก็จะกว้างขึ้น ดังนั้นตำแหน่งที่ใกล้เข้าไปทางขั้วของเดรน D ความกว้างของบริเวณปลอดพาหะจะมีค่าเพิ่มขึ้น

นอกจากนี้แล้ว อัตราส่วนของความกว้างของบริเวณปลอดพาหะในเกทชนิดพี (d_p) กับความกว้างของบริเวณปลอดพาหะในแท่งผลึกชนิดเอ็น ที่ตำแหน่งต่าง ๆ ก็สามารถได้โดยสมการ (2.1) กล่าวคือ

$$d_p / d_n = N_d / N_a \qquad (2.1)$$

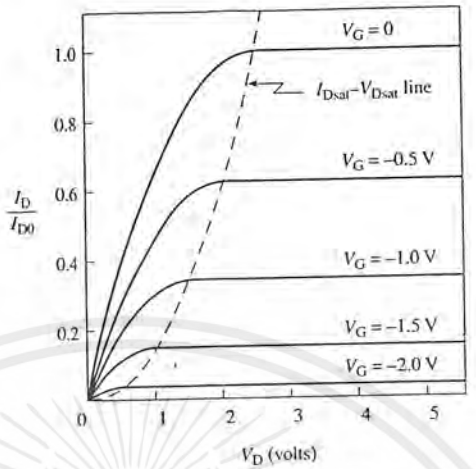
โดยที่ N_a และ N_d คือ ความหนาแน่นของอะตอมสารเจือในส่วนเกทชนิดพีและส่วนแท่งผลึกชนิดเอ็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

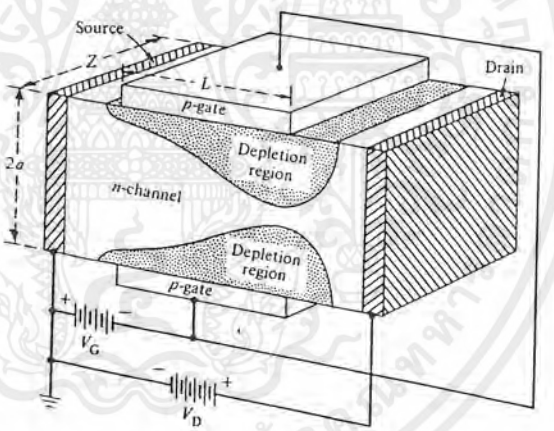
ซึ่งโดยปกติแล้ว เกทชนิดพีจะมีความหนาแน่นของอะตอมสารเจือผู้รับ มากกว่าความหนาแน่นของอะตอมสารเจือผู้ให้ในแท่งผลึกชนิดเอ็นมาก หรือก็คือ $N_a >> N_d$ ดังนั้นจากสมการ (2.1) ทำให้เราได้ว่า $d_p << d_n$ กล่าวคือ บริเวณปลอดพาหะที่รอยต่อ ส่วนใหญ่แล้วจะปรากฏลึกเข้าไปในส่วนของแท่งผลึกชนิดเอ็นดังนั้นแนวทางที่กระแสจะไหลผ่านแท่งผลึกนี้หรือผ่านตัวทรานซิสเตอร์นี้ได้ก็จะมีลักษณะเป็นช่องทางแคบ ๆ ของผลึกชนิดเอ็น ดังรูปที่ 2.3 ทั้งนี้เพราะว่าในส่วนซึ่งเป็นชั้นของบริเวณปลอดพาหะจะไม่มีประจุพาหะอิสระใด ๆ อยู่ได้ และขณะที่แรงดันไบอัส V_d มีค่าเพิ่มมากขึ้น ความกว้างของช่องทางเดินของกระแสในทรานซิสเตอร์นี้ก็จะแคบลง เนื่องจากบริเวณปลอดพาหะแผ่ขยายกว้างขึ้น เพราะสาเหตุจากการที่แรงดัน V_d เพิ่มขึ้น จะทำให้รอยต่อพีเอ็นระหว่างแท่งผลึกกับเกทได้รับแรงดันไบอัสย้อนกลับเพิ่มขึ้นนั่นเอง ดังนั้นค่าความต้านทานระหว่างซอส Sไปยังเดรน D ก็จะมีค่าเพิ่มมากขึ้นจนกระทั่งแรงดันไบอัสค่าหนึ่ง ซึ่ง $V_d = V_p$ ซึ่งเราเรียกแรงดันนี้ว่า แรงดันพินช์ออฟ (Pinch – off Voltage) แล้ว บริเวณปลอดพาหะจากเกททั้งสอง จะขยายเข้ามาจนติดต่อถึงกัน ทำให้ช่องทางที่กระแสจะไหลผ่านทรานซิสเตอร์ถูกปิดสนิทลงและที่ ๆ ซึ่งแรงดันของเดรนมีค่ามากกว่า ค่าแรงดันพินช์ออฟแล้วกระแสเดรนก็จะอยู่ในสภาวะอิ่มตัวและมีค่าคงที่อยู่ค่าหนึ่งคือ I_{do}ซึ่งความสัมพันธ์ระหว่างแรงดันเดรน V_d และกระแสเดรน I_d สามารถเขียนได้ดังแสดงในรูปที่ 2.4 (a) เส้นกราฟที่เรากล่าวถึงนี้ก็คือเส้นกราฟขณะที่แรงดันเกท $V_g = 0$ เทียบกับ Source

นอกจากนี้แล้ว ถ้าหากเราเพิ่มแรงดันไบอัสคงที่ค่าหนึ่ง V_g ให้ที่เกท G_1 และ G_2 ดังแสดงในรูปที่ 2.4 (b) ในขณะที่ยังไม่ให้มีกระแส I_d ไหล (กล่าวคือเราพิจารณาว่า $V_d = 0$) ดังนั้นบริเวณปลอดพาหะส่วนที่ 1 จะแผ่กระจายเข้ามาในช่องทางเดินของกระแสอย่างสม่ำเสมอตลอดแนวแท่งผลึก และในขณะที่ $V_d \neq 0$ จะทำให้มีกระแส I_d ไหลผ่านทรานซิสเตอร์ เนื่องจากการให้แรงดันไบอัส V_d จะทำให้เกิด บริเวณปลอดพาหะ (ส่วนที่ 2) ขึ้นโดยมีลักษณะคล้าย ๆ กับรูปลิ่มซ้อนทับกับส่วนที่1ซึ่งเกิดขึ้นอย่างสม่ำเสมอเนื่องจากแรงดันเกท V_g ในภาวะเช่นนี้แรงดัน IR ซึ่งตกคร่อมทรานซิสเตอร์และค่าของ V_d ซึ่งจะทำให้เกิดกรณีพินช์ออฟจะมีค่าน้อยกว่าในกรณีที่กล่าวมาแล้ว และกระแสอิ่มตัว I_{do} ซึ่งปรากฏจะมีค่าต่ำกว่าปกติ ผลดังกล่าวนี้จะทำให้ได้กราฟของความสัมพันธ์ระหว่าง $I_d - V_d$ มีหลายเส้น ดังแสดงในรูปที่ 2.4 (a) ดังนั้นในการเพิ่มค่าแรงดันไบอัสย้อนกลับให้กับเกท สามารถที่จะควบคุมความกว้างของบริเวณปลอดพาหะซึ่งจะมีผลทำให้ขนาดของช่องทางเดินของกระแสลดลง นั่นก็คือเราสามารถควบคุมกระแส I_d ได้ โดยแรงดันไบอัสเกทการทำงานในลักษณะนี้ของ JFET เราเรียกว่าเป็นลักษณะดีพลีทชั่นโหมด ทั้งนี้เพราะช่องทางเดินของกระแสจะถูกลดขนาดลงในขณะที่แรงดันไบอัสที่เกท V_g ถูกทำให้มีค่าสูงขึ้น สำหรับช่องทางเดินของกระแสในทรานซิสเตอร์นี้เราเรียกว่า “แชนเนล” (Channel)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

รูปที่ 2.4 (a) แสดงลักษณะความสัมพันธ์ของแรงดันและกระแสเดรนของ JFET
(b) แสดงการต่อไบอัสใช้งาน

2.3 คุณสมบัติของ JFET

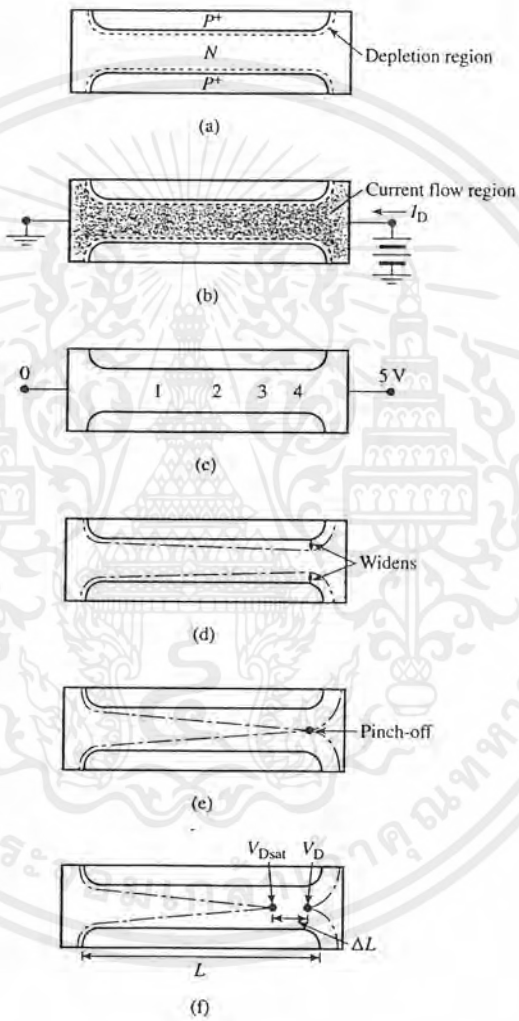
2.3.1 การทำงานลักษณะเชิงเส้นของ JFET

เราจะเริ่มพิจารณาว่าเมื่อขณะที่แรงดัน V_d มีค่าต่ำจนอาจประมาณได้ว่าช่องทางเดินของกระแสมีความนำไฟฟ้าอย่างสม่ำเสมอ ซึ่งกรณีดังกล่าวนี้แสดงได้ ดังในรูปที่ 2.5 (a) ซึ่งได้กำหนดขนาดต่าง ๆ ไว้เรียบร้อยแล้ว เราจะสมมติอีกว่าช่องทางเดินของกระแส (Channel) นี้ถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เติมด้วยสารเจือ ซึ่งมีความหนาแน่นน้อยกว่าส่วนที่เป็นเกท กล่าวคือ $N_a >> N_d$ ทั้งนี้ก็เพื่อที่จะทำให้ความกว้างของบริเวณปลอดพาหะที่เกิดขึ้นขยายลึกเข้ามาในส่วนของแท่งผลึกชนิดเอ็น ซึ่งความกว้างของบริเวณปลอดพาหะนี้แสดงได้ด้วยสมการ (2.2) และเมื่อพิจารณาจากรูปที่ 2.5(a)แล้วจะได้ว่า

$$d_n = a - b \approx [\, 2\varepsilon(V_0 + V_g) \,/\, q.\, N_d \,]^{1/2} \qquad (2.2)$$



รูปที 2.5 แสดงคุณสมบัติของ JFET

(a) แสดงสภาวะสมดุล ($V_d = 0$, $V_g = 0$)

(b) แสดงการไบอัสด้วย V_d ค่าต่างๆ

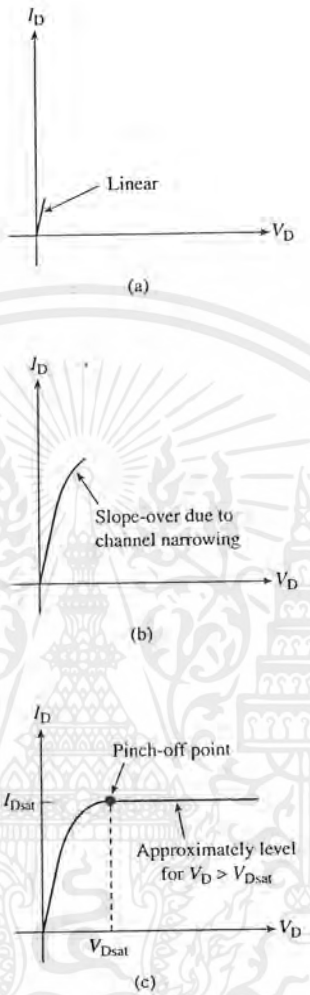
(c) แสดงค่าแรงดันที่ตกคร่อมตัวของ JFET ที่ช่วงต่างๆ โดย $V_d = 5V$

(d) ความกว้างของช่องทางเดินกระแสจะแคบลงด้วย V_d

(e) สภาวะพินช์ออฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(f) เมื่อเกิดภาวะพินช์ออฟ ($V_d > V_{dsat}$)



รูปที่ 2.6 กราฟแสดงความสัมพันธ์ของ $I_d - V_d$

(a) แสดงความเป็นเชิงเส้นของ Id – Vd โดยแรงดันที่เดรนค่าต่างๆ

(b) ความชันของกราฟจะลดลงเมื่อแรงดันของเดรนสูงขึ้นค่าหนึ่ง

(c) แสดงสภาวะพินช์ออฟ

โดยที่ V_0 คือ ศักย์สัมผัสระหว่างรอยต่อพีเอ็น

จากสมการ (2.2) อาจจัดใหม่ได้ดังนี้

$$b = a - [2\varepsilon(V_0 + V_g) / q. N_d]^{1/2} \qquad (2.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

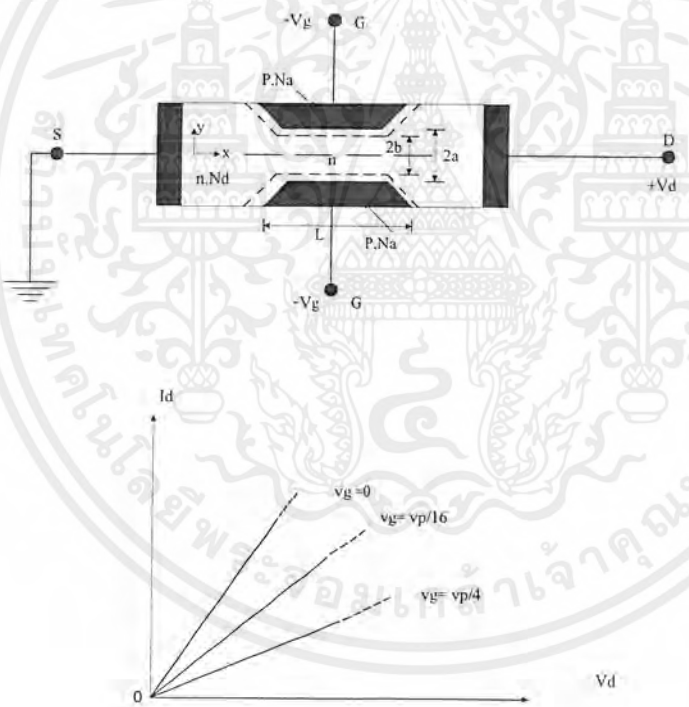
ในสมการ (2.3) จะเห็นว่าเมื่อค่า V_g เพิ่มขึ้นขนาดของ b จะลดลง และเกิดการพินช์ออฟเมื่อแรงดันเกท V_g มีค่ามากพอที่จะทำให้ช่องทางเดินของกระแสปิดสนิท หรือก็คือ $b = 0$ เมื่อ $V_g = V_p$ ซึ่งเป็นแรงดันพินช์ออฟ ดังนั้น

$$a^2 = 2\varepsilon(V_0 + V_g) / q. N_d \qquad (2.4)$$

หรือ

$$V_p = [q. N_d. a^2 / 2\varepsilon] - V_0 \qquad (2.5)$$

เมื่อนำสมการที่ (2.5) แทนลงไปในสมการ (2.3) เพื่อหาค่าของ b ในเทอมของ a , V_0 และ V_g จะได้ว่า



รูปที่ 2.7 แสดงคุณสมบัติของ JFET ขณะแรงดันต่ำๆ

(a) แบบจำลองทางคณิตศาสตร์

(b) คุณสมบัติเชิงเส้น

$$b = a \{ 1 - [(V_0 + V_g) / (V_0 + V_p)]^{1/2} \} \qquad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่องทางเดินกระแสจะมีความนำไฟฟ้า G โดยที่

$$G = (\sigma_n . 2b . \omega) / l = q. N_d. \mu_e . 2b . \omega / l \qquad (2.7)$$

โดยที่ ω คือ ความกว้างของเกท

μ_e คือ ความคล่องตัวของอิเลคตรอน

ดังนั้นในขณะที่แรงดันเดรน V_d มีค่าน้อย ๆ กระแส I_d ที่เกิดขึ้นก็คือ

$$I_d = V_d.G = q. N_d. \mu_e . (2b . \omega) / l . V_d$$
$$= (q. N_d. \mu_e . 2\omega . a)/l\{1 - [(V_0+V_g) / (V_0 + V_p)]^{1/2} \} . V_d \qquad (2.8)$$

และเพื่อความสะดวกเราจึงมักจะเขียนสมการของ I_d อยู่ในเทอมของความนำของช่องทางเดินกระแสเมื่อแรงดันไบอัสที่เกท $V_g = 0$ จะได้ว่าความนำของช่องทางเดินกระแสคือ G_o แสดงได้โดย

$$G_o = (\sigma_n . 2a . \omega) / l = (q. N_d. \mu_e . 2a . \omega) / l \qquad (2.9)$$

และเมื่อแทนค่าสมการ (2.9) ลงในสมการ (2.8) จะได้ว่า

$$I_d = G_o . \{ 1 - [(V_0 + V_g) / (V_0 + V_p)]^{1/2} \} . V_d \qquad (2.10)$$

นอกจากนี้แล้ว เนื่องจากค่าของ V_g และ V_p มีค่ามากกว่า V_o มาก หรือก็คือ $V_p , V_g >> V_o$ ดังนั้นสมการ (2.10) จึงอาจประมาณได้เป็น

$$I_d = G_o . \{ 1 - (V_g / V_p)^{1/2} \} . V_d \qquad (2.11)$$

สมการของกระแสเดรน I_d ตามสมการ (2.11) นี้จะใช้ได้ก็เฉพาะกรณีที่ V_g มีค่าน้อยกว่าขนาดของ V_p หรือ $| V_g | < | V_p |$ กล่าวคือ ใช้ได้กับภาวะก่อนที่จะเกิดปรากฏการณ์พินช์ออฟ โดยสมการนี้แสดงว่า ขณะเมื่อแรงดันเดรนมีค่าต่ำ ๆ (V_d) และมีแรงดันไบอัสที่เกทค่าหนึ่ง (V_g) แล้ว กระแสเดรน (I_d) จะเปลี่ยนแปลงไปอย่างเชิงเส้นกับค่าของแรงดันเดรน ดังนั้นทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี้จึงกระทำตัวเสมือนเป็นตัวความต้านทานที่สามารถเปลี่ยนแปลงค่าได้โดยการเปลี่ยนแปลงค่าแรงดันที่เกท ช่วงการทำงานของ JFET ในกรณีมักจะถูกนำไปใช้งานสร้างเป็นตัวปั่นทอน (Attenuator) สัญญาณซึ่งสามารถควบคุมค่าได้ด้วยแรงดันเกท

2.3.2 การทำงานในช่วงถึงพินช์ออฟของ JFET

ในตอนนี้เราจะมาพูดถึงการทำงานของ JFET ในขณะที่แรงดันไบอัสที่เดรนมีค่ามากกว่าในตอนที่แล้ว ซึ่งเป็นภาวะปกติและมีสนามไฟฟ้า ε_x ตลอดแนวแท่งผลึกแรงดันผลึกตลอดช่องทางเดินของกระแสแต่ละตำแหน่งมีค่าเปลี่ยนแปลงไปดังนั้นแรงดันไบอัสย้อนกลับสุทธิระหว่างช่องทางเดินของกระแสกับเกทจะมีค่าเปลี่ยนแปลงไปตามตำแหน่งในแนวช่องทางเดินตลอดแนวแท่งผลึก (x) และลักษณะของบริเวณปลอดพาหะจะมีรูปร่างคล้ายลิ่มเป็นลำกรวย พุ่งตรงไปทางปลาย ด้านเดรน D และถ้าเราพิจารณาว่า δx เป็นส่วนความยาวเล็ก ๆ ของแท่งผลึกตามแนวแกน x ดังแสดงในรูปที่ 2.6 โดยให้ตำแหน่ง x มีแรงดันเป็น V_x ดังนั้นที่ตำแหน่ง $x + \delta x$ จะมีแรงดันเป็น $\varepsilon_{x+\delta_x}$ และดังนั้นแรงดันที่ตกคร่อมส่วนเล็ก ๆ δx นี้คือ

$$V_{x+\delta_x} - V_x = [\, V_x + (d V_x/dx) . \delta x \,] - V_x$$
$$= (d V_x/dx) . \delta x \qquad (2.12)$$

เราสมมติต่อไปอีกว่า ถ้าที่เกทมีแรงดัน V_g ดังนั้นแรงดันไบอัสย้อนกลับรวมที่ตำแหน่ง x จะมีค่าเป็น $V_x + V_g$ ในสมการที่ (2.8) เราแทนค่าของ 1 ด้วย δx และแทนค่า V_d ด้วย $(d V_x/dx) . \delta x$ และแทน V_g ด้วย $V_x + V_g$ ดังนั้นจะได้สมการใหม่เป็น

$$I_d = (q . N_d . \mu_e . 2\omega . a) / \delta x \{ 1 - [(V_x + V_g) / V_p]^{1/2} \} . V_d \qquad (2.13)$$

โดยการประมาณว่า V_0 มีค่าน้อยกว่า V_g และ V_p มากจึงตัดทิ้งได้ จากสมการ (2.13) ทำการจัดสมการใหม่แล้วทำการอินทำเกรทตลอดแนวแท่งผลึกซึ่งยาว l โดย

$$I_d / (2.q.N_d.\mu_e.\omega.a) \int_0 dx = \int_0 \{1 - [(V_x + V_g) / V_p]^{1/2} \} d V_x \qquad (2.14)$$

และโดยการใช้สมการที่ (2.9) ในสมการที่ (2.14) จะได้สมการใหม่เป็น

$$I_d = G_0 \{ V_d - 2/3[(V_d + V_g) / V_p^{1/3}]^{3/2} + 2/3[V_g / V_p^{1/3}]^{3/2} \} \qquad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และโดยการกำหนดให้ $V_d + V_g = V_{dg}$ ซึ่งเป็นแรงดันเดรนเกท ดังนั้น

$$I_d = G_0 [V_{dg} \{1 - 2/3(V_{dg} / V_p)^{1/2}\} - V_g \{ 1 - 2/3(V_g / V_p)^{1/2} \}] \qquad (2.16)$$

และที่สำคัญก็คือสมการนี้ใช้ได้เฉพาะในกรณีที่ V_{dg} มีค่าน้อยกว่า V_p เท่านั้น เพราะว่าเมื่อ $V_{dg} = V_p$ แล้ว ช่องทางเดินของกระแสจะถูกปิดสนิท ซึ่งในภาวะนี้เราเรียกว่า ภาวะพินช์ออฟ (Pinch - off) และเมื่อเลยภาวะพินช์ออฟนี้แล้ว การวิเคราะห์การทำงานของทรานซิสเตอร์แบบนี้จะมีความยุ่งยากและสับสน แต่อย่างไรก็ดีอาจกล่าวโดยย่อ ๆ ได้ว่า เมื่อ V_{dg} มีค่ามากกว่า V_p แล้ว แรงดันเกือบทั้งหมดจะตกคร่อมอยู่ที่บริเวณปลอดพาหะ ตรงบริเวณใกล้ ๆ กับด้านเดรน จึงทำให้สนามไฟฟ้าบริเวณดังกล่าวมีค่าสูง อิเลคตรอนซึ่งมาถึงบริเวณนี้จะถูกอิทธิพลจากสนามไฟฟ้าทำให้เกิดการเคลื่อนที่อย่างรวดเร็ว เข้าไปในเดรนและผลจากการเพิ่มค่า V_{dg} และ V_d จะทำให้ตำแหน่งที่เกิดภาวะพินช์ออฟเปลี่ยนแปลงไป โดยตำแหน่งนี้จะเลื่อนเข้ามาใกล้บริเวณทางด้านของซอส S ดังแสดงในรูปที่ 2.9 แต่อย่างไรก็ดีการเลื่อนตำแหน่งของจุดพินช์ออฟนี้จะทำให้กระแสเดรน I_d มีการเปลี่ยนแปลงน้อยมาก หรือก็คือกระแสเดรนอยู่ในภาวะอิ่มตัว

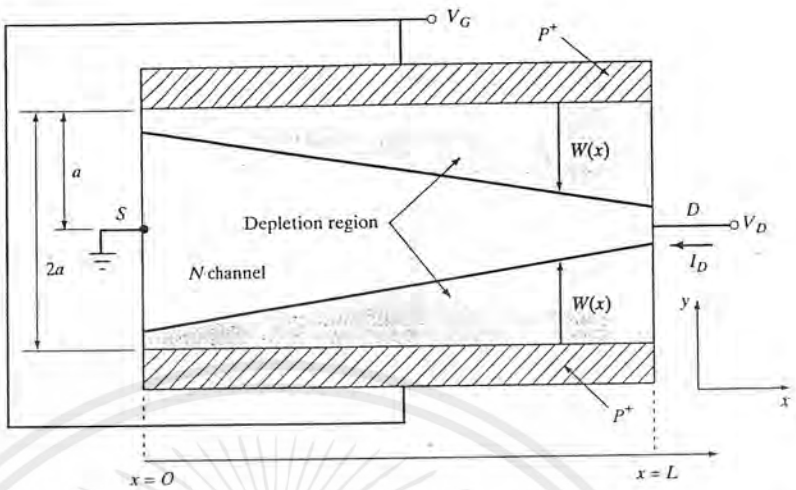
กราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันเดรน $I_g - V_d$ จากสมการที่ (2.15) หรือ (2.16) แสดงได้ดังรูปที่ 2.10 โดยจะเห็นว่าภายหลังจากเกิดปรากฏการณ์การพินช์ออฟแล้ว กระแสเดรนจะอิ่มตัว ค่าของกระแสอิ่มตัวแต่ละค่าของแรงดันเกท V_g นั่นก็คือ I_{ds} ซึ่งอาจหาได้จากสมการที่ (2.16) โดยการพิจารณาว่า $V_{dg} = V_p$ ดังนั้น

$$I_d = I_{ds} = G_0 .[(V_p /3) - V_g\{1 - 2/3(V_g / V_p)^{1/2}\}] \qquad (2.17)$$

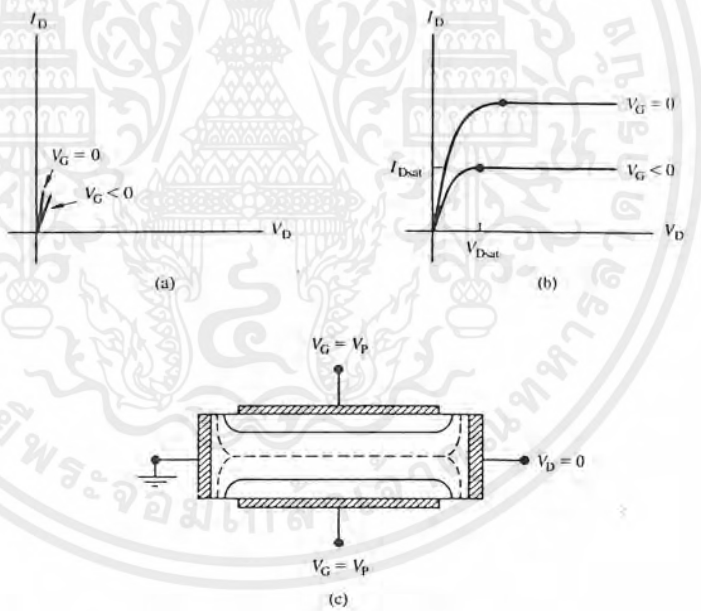
และค่าของกระแสเดรนอิ่มตัวในกรณีที่แรงดันเกท V_g มีค่าเป็น 0 คือ I_{do} ซึ่งหาได้จากสมการ (2.17)

$$I_d = G_0 . (V_p /3) \qquad (2.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

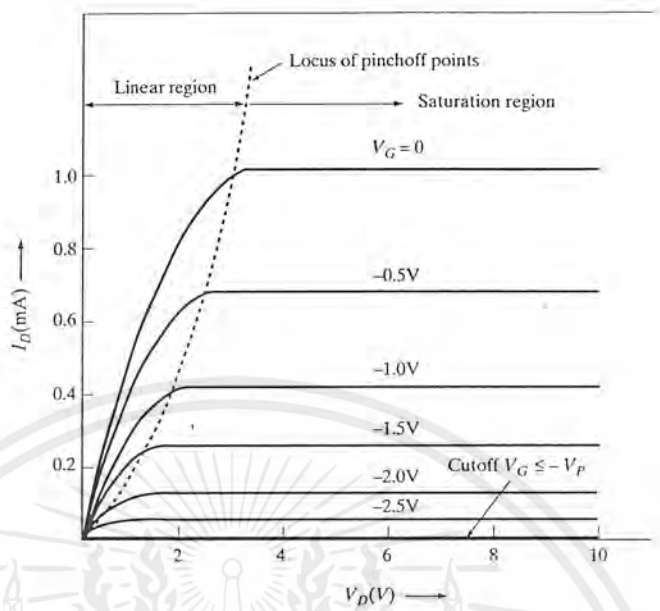


รูปที่ 2.8 แสดงโครงสร้างทางคณิตศาสตร์ของ JFET เมื่อแรงดันเดรนมีค่าสูงขึ้น



รูปที่ 2.9 แสดงลักษณะโครงสร้างภายในของJFETในภาวะหลังจากเกิดการพินช์ออฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

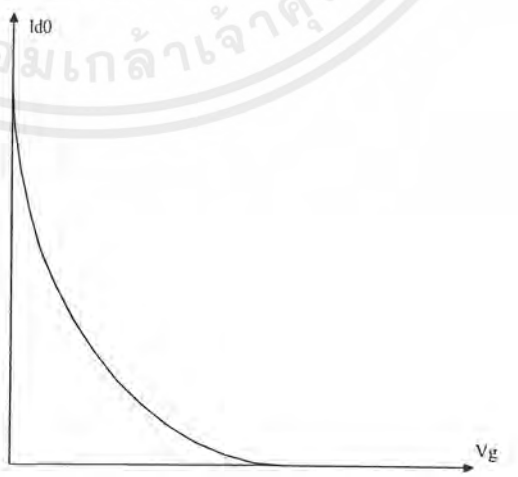


รูปที่ 2.10 แสดงลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันเดรน I_d - V_d ของ JFET

และเมื่อแทนค่าสมการ (2.18) ลงในสมการ (2.17) จะได้สมการใหม่เป็น

$$I_{ds} = I_{do} [1 - (3V_g / V_p) + 2(V_g / V_p)^{3/2}] \qquad (2.19)$$

นอกจากนี้ความสัมพันธ์ระหว่างกระแสเดรน I_d กับแรงดันเกท V_g ในภาวะพินช์ออฟหรือที่เรามักเรียกกันว่า Transfer characteristic ของ JFET สามารถแสดงได้ ดังในรูปที่ 2.11 ซึ่งได้มาจากสมการ (2.19) นั่นเอง



รูปที่ 2.11 แสดง Transfer characteristic ของ JFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
เทคโนโลยีการสร้าง

3.1 การเตรียมแผ่นผลึก

สารกึ่งตัวนำซิลิกอนมีบทบาทสำคัญเป็นอย่างยิ่งในการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำโดย ปกติซิลิกอนเป็นธาตุที่มีมากในบริเวณผิวโลกโดยอยู่ในสภาพของสารประกอบดังนั้นจึงจำเป็นต้อง มีการสกัดเอาธาตุซิลิกอนบริสุทธิ์ออกมาเสียก่อนจึงจะนำไปใช้งานได้ทรายซึ่งเป็นสารประกอบ ของซิลิกอนไดซิลิกอนไดออกไซด์ ที่มีธาตุแปลกปลอมชนิดอื่น ๆ ปะปนอยู่ราว 1 เปอร์เซ็นต์ จะ ถูกนำมา
สกัดให้เหลือเฉพาะธาตุเพื่อนำไปใช้งานต่อไป ขั้นตอนของการสกัดธาตุซิลิกอนกระทำได้ดังนี้คือ

$$SiO_2 + C \longrightarrow Si + CO_2 \qquad (3.1)$$

ซึ่งซิลิกอนที่ได้จากการเตรียมในขั้นนี้มีความบริสุทธิ์ 99 เปอร์เซ็นต์ดังนั้นจึงจำเป็นที่จะต้อง ดำเนินการขั้นต่อไปเพื่อแยกสิ่งแปลกปลอมและไม่ต้องการออกจากซิลิกอนต่อไป

ขั้นที่ 2 ซิลิกอนจำถูกนำมาให้ทำปฏิกิริยาทางเคมีกับกรดเกลือเพื่อให้ได้สารประกอบ "ไตร โคลไรซิแลน" (Trichlorilane)

$$Si + 3HLC \longrightarrow Si_3HCL_3 + H_2 \qquad (3.2)$$

ขณะที่เกิดปฏิกิริยาและได้ไตรโคลไรซิแลนนี้สารไม่บริสุทธิ์อื่น ๆ จะถูกแยกออกจาก ซิลิกอนถ้าหากต้องการให้ได้ซิลิกอนบริสุทธิ์มาก ๆ ก็ทำได้ โดยการนำไตรโคลไรซิแลนไปกลั่น

ขั้นที่3 ไตรโคลไรซิแลนจะถูกนำไปแยกธาตุโดยใช้กระแสไฟฟ้าและโดยการควบคุม บรรยากาศจะทำให้ได้แท่งผลึกหลายรูป (Polycrystalline) ของซิลิกอนซึ่งไม่บริสุทธิ์

$$Si_3HCL_3 + H_2 \longrightarrow Si + 3HLC \qquad (3.3)$$

แท่งผลึกหลายรูปซิลิกอนนี้พร้อมที่นำไปทำการเตรียมผลึกรูปเดียว (Single Crystalline) ซึ่งสามารถนำไปสร้างสิ่งประดิษฐ์สารกึ่งตัวนำได้ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3.2 กระบวนการออกซิเดชัน (Oxidation Process)

ซิลิกอนไดซิลิกอนไดออกไซด์ (Silicondioxide : SiO_2) เป็นสารซึ่งมีคุณสมบัติเป็นฉนวน ลักษณะโปร่งแสงและใช้เป็นสารเคลือบผิวหน้าของสิ่งประดิษฐ์ต่างๆได้เป็นอย่างดีจากสาเหตุนี้จึงทำให้ซิลิกอนถูกนำมาใช้สร้างสิ่งประดิษฐ์สารกึ่งตัวนำมากที่สุด ชั้นของซิลิกอนไดซิลิกอนไดออกไซด์นี้สามารถสร้างได้ด้วยกระบวนการออกซิเดชัน โดยทิ้งให้แผ่นซิลิกอนทำปฏิกิริยากับออกซิเจนแห้ง หรือไอน้ำในบรรยากาศ ซึ่งมีอุณหภูมิราว 900 – 1300° C สมการทางเคมีแสดงดังนี้

$$Si + O_2 \longrightarrow SiO_2 \qquad (3.4)$$

$$Si + 2H_2O \longrightarrow SiO_2 + 2H_2 \qquad (3.5)$$

กลไกในการเกิดชั้นซิลิกอนไดซิลิกอนไดออกไซด์เนื่องจากปฏิกิริยาดังกล่าวนี้อาจเป็นได้ 3 ลักษณะ คือ

1)ออกซิเจนแพร่ผ่านชั้นของซิลิกอนไดซิลิกอนไดออกไซด์ที่เกิดขึ้นก่อนหน้านี้เข้าไปจนถึงหน้าสัมผัสระหว่างซิลิกอนและซิลิกอนไดซิลิกอนไดออกไซด์เพื่อทำปฏิกิริยาทางเคมี ดังแสดงในรูป3.2 (a)

2)ซิลิกอนจะแพร่ผ่านชั้นของซิลิกอนไดซิลิกอนไดออกไซด์ไปยังผิวสัมผัสระหว่างชั้นของซิลิกอนไดซิลิกอนไดออกไซด์กับบรรยากาศภายนอกซึ่งมีออกซิเจนเพื่อทำปฏิกิริยาทางเคมีดังแสดงในรูปที่ 3.2 (b)

3)ทั้งออกซิเจนและซิลิกอนต่างก็เข้าทำปฏิกิริยากันภายในเนื้อของชั้นซิลิกอนไดซิลิกอนไดออกไซด์ ดังแสดงในรูปที่ 3.2 (c)

รูปที่ 3.2 แสดงกลไกของการเกิดชั้นซิลิกอนไดซิลิกอนไดออกไซด์ซึ่งอาจเกิดขึ้นได้ในลักษณะต่าง ๆ กัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
36962

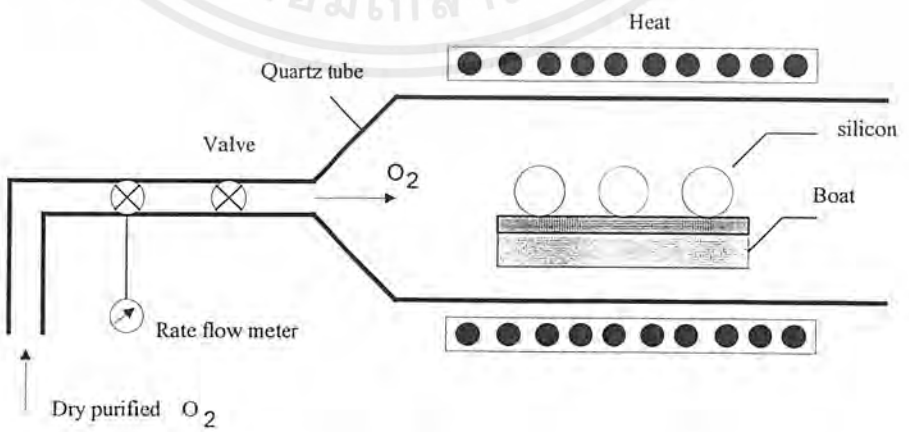
ผลจากการทดลองชี้ให้เห็นว่า กระบวนการของออกซิเดชั้นของซิลิกอนด้วยความร้อนนี้จะมีกลไกของปฏิกิริยาในลักษณะที่ 1 ดังกล่าวมากแล้ว โดยที่ออกซิเจนจะแพร่ผ่านชั้นซิลิกอนไดซิลิกอนไดออกไซด์เข้าไปทำปฏิกิริยากับชั้นซิลิกอน

3.2.1 อุปกรณ์สำหรับกระบวนการออกซิเดชันด้วยความร้อน

กระบวนการอากซิเดชันจะถูกทำให้เกิดขึ้นในเตา ซึ่งมีอุณหภูมิสูงและสามารถควบคุมอุณหภูมิได้อย่างแน่นอน (ผิดพลาดราว $\pm 0.5\ ^{\circ}C$) โดยทั่วไปเตานี้จะแบ่งออกเป็น 3 หรือ 4 ตอน แต่ละตอนสามารถควบคุมอุณหภูมิได้โดยไม่เกี่ยวกัน ในเตาจุมีท่อควอทซ์ (หรืออาจจะเป็นท่อซิลิกอนคาร์ไซด์) วางอยู่ดังแสดงในรูปที่ 3.3

3.2.2 กระบวนการออกซิเดชัน

ก่อนกระบวนการออกซิเดชันแผ่นผลึกซิลิกอนจะถูกนำไปทำความสะอาดผิวหน้า เพื่อให้แน่ใจว่าไม่มีฝุ่นละอองหรือสิ่งแปลกปลอมติดค้างอยู่บนผิวซิลิกอนและโดยเฉพาะเมื่อทำความสะอาดแล้วไม่ควรให้สิ่งหนึ่งสิ่งใดสัมผัสถูกที่ผิวของซิลิกอนอีก โดยเฉพาะร่างกายของคนเราเพราะจะทำให้โซเดียม ซึ่งขับถ่ายออกมาทางผิวหนังและจะมีผลทำให้สิ่งประดิษฐ์ที่เราสร้างขึ้นเสียหายและใช้การไม่ได้ เพราะมีกระแสรั่วมากเกินไปเมื่อแผ่นผลึกถูกทำให้แห้ง แล้วก็จะถูกนำไปวางบนแท่นวางแผ่นผลึก (ทำด้วยควอทซ์) ซึ่งมักเรียกกันว่า "โบ๊ต" (Boat) เพื่อดำเนินการใส่เข้าไปท่อควอทซ์ ก๊าซออกซิเจนต้องมีปริมาณมากพอที่จะทำให้เกิดปฏิกิริยากับซิลิกอน และยังต้องแน่ใจว่าเป็นก๊าซออกซิเจนที่บริสุทธิ์ปราศจากสารอื่นใดเจือปนในการออกซิเดชันแบบชื้น(Wet Oxidation) เราใช้ไอน้ำแทนออกซิเจนแห้งทั้งโดยการปล่อยไอน้ำเข้าไปในท่อควอทซ์ได้ 3 วิธีดังนี้คือ

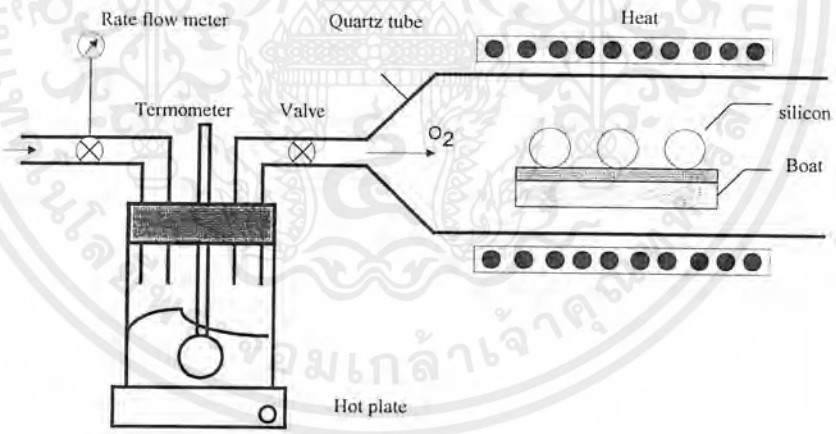


รูปที่ 3.3 แสดงอุปกรณ์ที่ใช้ในกระบวนการออกซิเดชันแบบแห้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

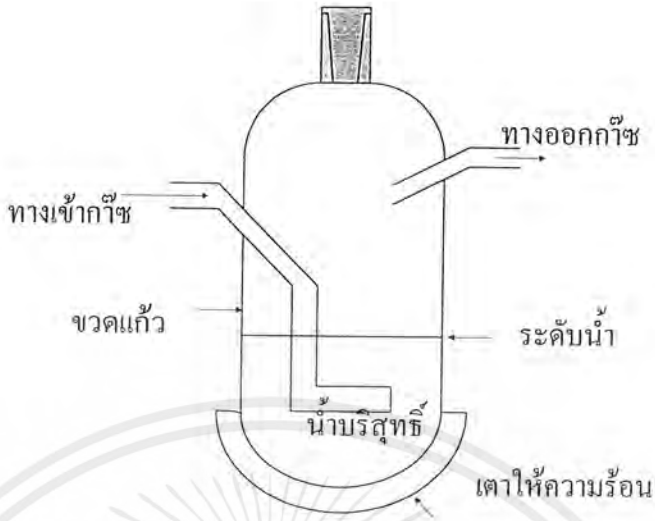
1. ปล่อยก๊าซไฮโดรเจนเข้าไปในขวดแก้ว ซึ่งบรรจุน้ำบริสุทธิ์ไว้ น้ำในขวดแก้วจะถูกทำให้ร้อนแต่มีค่าต่ำกว่าจุดเดือด (ราว 98 ^{o}C) ท่อก๊าซออกซิเจนจะถูกจุ่มลงในน้ำบริสุทธิ์ซึ่งร้อนทำให้เกิดเป็นฟองอากาศผุดขึ้น ฟองอากาศที่ผุดขึ้นมานี้ก็คือก๊าซออกซิเจนซึ่งอิ่มตัว (มีไอน้ำด้วย) และจะถูกทำให้ไหลผ่านเข้าไปในท่อควอทซ์ของเตา ดังแสดงในรูปที่ 3.4 ระยะห่างระหว่างทางออกของก๊าซในขวดแก้วและท่อควอทซ์ของเตาออกซิเดชันไม่ควรอยู่ไกลนักเพราะอาจจะเกิดการกลั่นตัวของไอน้ำเป็นหยดน้ำได้ ซึ่งควรหลีกเลี่ยงมิให้เกิดกรณีเช่นนี้ได้ ความดันของไอน้ำในขวดแก้วจะขึ้นอยู่กับอุณหภูมิของน้ำในขวดแก้ว ดังแสดงในรูปที่ 3.5 โดยปกติอุณหภูมิของน้ำในขวดแก้วจะถูกควบคุมให้มีค่าคงที่ค่าหนึ่ง ซึ่งต่ำกว่าจุดเดือด

2. โดยการทำให้ก๊าซไฮโดรเจนสันดาปกับออกซิเจน วิธีนี้อาจเรียกว่าการเผาไฮโดรเจน (Burnt Hydrogen) หรือ "ระบบทอช" (Torch System) โดยไอน้ำจะเกิดขึ้นเมื่อไฮโดรเจนได้รับความร้อนในบรรยากาศซึ่งมีออกซิเจนก๊าซไฮโดรเจนและออกซิเจนจะถูกปล่อยผ่านท่อเข้าไปในท่อควอทซ์ของเตาข้อควรระมัดระวังก็คือต้องควบคุมปริมาณของไฮโดรเจนให้ถูกต้องและเหมาะสมเพราะมิฉะนั้นจะเกิดการระเบิดขึ้นได้ถ้าหากปริมาณของไฮโดรเจนมากเกินไป



รูปที่ 3.4 แสดงอุปกรณ์ที่ใช้ในกระบวนการออกซิเดชันแบบชื้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงอุปกรณ์ระบบแฟลชของกระบวนการออกซิเดชันแบบชื้น

3. วิธีที่ 3 สำหรับกระบวนการออกซิเดชันอย่างชื้นก็คือ "ระบบแฟลช" (flash system) ดังแสดงในรูปที่ 3.5 โดยหยดน้ำบริสุทธิ์จะถูกปล่อยลงมาในขวดแก้วนี้พัดพาออกไปจากขวดแก้วไหลเข้าไปยังท่อควอทซ์ของเตาออกซิเดชัน

3.2.3 คุณสมบัติของชั้นซิลิกอนไดออกไซด์

คุณสมบัติที่สำคัญของชั้นซิลิกอนไดซิลิกอนไดออกไซด์ที่เราควรจะรู้ก็คือความหนาและคุณภาพของชั้นซิลิกอนไดออกไซด์ความหนาแน่นของชั้นซิลิกอนไดซิลิกอนไดออกไซด์สามารถพิจารณาได้จากการสังเกตสีที่เกิดขึ้นในแนวตั้งฉากกับผิวแผ่นผลึกในขณะที่ให้แสงจากหลอดฟลูออเรสเซนต์หรือแสงในเวลากลางวัน ค่าของความหนาของชั้นซิลิกอนไดออกไซด์และสีที่สังเกตได้แสดงดังในภาคผนวก ก. นอกจากนี้ยังสามารถหาค่าความหนานี้ได้โดยวิธีวัดค่าความจุไฟฟ้าของแผ่นโลหะสองแผ่นที่รู้ค่าและพื้นที่ของชั้นซิลิกอนไดซิลิกอนไดออกไซด์นี้กั้นอยู่ และโดยใช้กล้องจุลทรรศน์แบบ Interferometer และวิธีที่ได้ค่าความหนาแน่นซึ่งแน่นอนมากที่สุดก็คือ การใช้กล้องที่เรียกว่า Ellipsometer

คุณภาพของชั้นซิลิกอนไดออกไซด์ เช่น ค่าไดอิเล็คตริคจะเป็นตัวกำหนดค่าของพารามิเตอร์สองค่าคือ

1. ความทนทานต่อการพังทลาย (Breakdown Strength)
2. จำนวนสิ่งเจือปนในชั้นซิลิกอนไดออกไซด์ ซึ่งสามารถเคลื่อนที่ได้เมื่อได้รับสนามไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนาแน่นต่อการพังทลายหาได้โดยการทดลองให้ชั้นของซิลิกอนไดออกไซด์เป็นไดอิเล็คตริคของแผ่นโลหะสองแผ่นที่ประกอบอยู่แล้วจึงทำการเพิ่มแรงดันไบอัสแก่แผ่นโลหะทั้งสองกระทั่งเกิดการพังทลายกระแสไหลทะลุผ่านชั้นซิลิกอนไดออกไซด์ โดยทั่วไปในซิลิกอนไดออกไซด์ควรมีความทนทานต่อสนามไฟฟ้าราว 600 V/μm จำนวนของสิ่งแปลกปลอมในชั้นซิลิกอนไดออกไซด์ (ส่วนใหญ่หมายถึงโซเดียมอิออน) สามารถวัดหาค่าได้ด้วยเทคนิคซึ่งเรียกว่า "Capacitance-Voltage" หรือ "C-V" เทคนิคดังกล่าวนี้ทำได้โดยการทำให้แถบโลหะสองแถบประกบอยู่ที่ด้านตรงกันข้ามทั้งสองด้านของชั้นซิลิกอนไดออกไซด์ทำให้มีลักษณะเป็นตัวเก็บประจุไฟฟ้า แล้วจึงทำการวัดค่าความจุไฟฟ้าของโครงสร้างนี้ ขณะได้รับแรงดันไบอัสทั้งแถบ (สลับขั้ว) ค่าความจุที่วัดได้จะแตกต่างกัน ถ้าหากในชั้นซิลิกอนไดออกไซด์มีสิ่งแปลกปลอม (โซเดียมอิออน) เจือปนอยู่

3.2.4 การหาค่าความหนาของชั้นซิลิกอนไดออกไซด์

ซิลิกอนไดออกไซด์ที่ได้จากการเตรียมกระบวนการออกซิเดชั่นแบบแห้งและแบบชื้นจะมีคุณสมบัติที่เหมือนกัน แต่อัตราการเกิดชั้นของซิลิกอนไดออกไซด์โดยกระบวนการออกซิเดชั่นแบบชื้นมีค่าสูงกว่านั่นคือที่อุณหภูมิและเวลาเท่ากันชั้นของซิลิกอนไดออกไซด์จากกระบวนการออกซิเดชั่นแบบชื้นจะหนากว่าชั้นซิลิกอนไดออกไซด์จากกระบวนการออกซิเดชั่นแบบแห้ง ดังนั้นในการนำชั้นซิลิกอนไดออกไซด์นี้ไปใช้งานจึงจำเป็นต้องมีการพิจารณาเพื่อให้เหมาะสมกับงานชั้นความหนาของซิลิกอนไดออกไซด์ที่ได้จากกระบวนการออกซิเดชัน โดยการเริ่มจากขณะที่ผิวแผ่นผลึกไม่มีชั้นซิลิกอนไดออกไซด์ใด ๆ เคลือบอยู่ก่อนสามารถหาได้จากกราฟในรูปที่ 3.6 และ 3.7

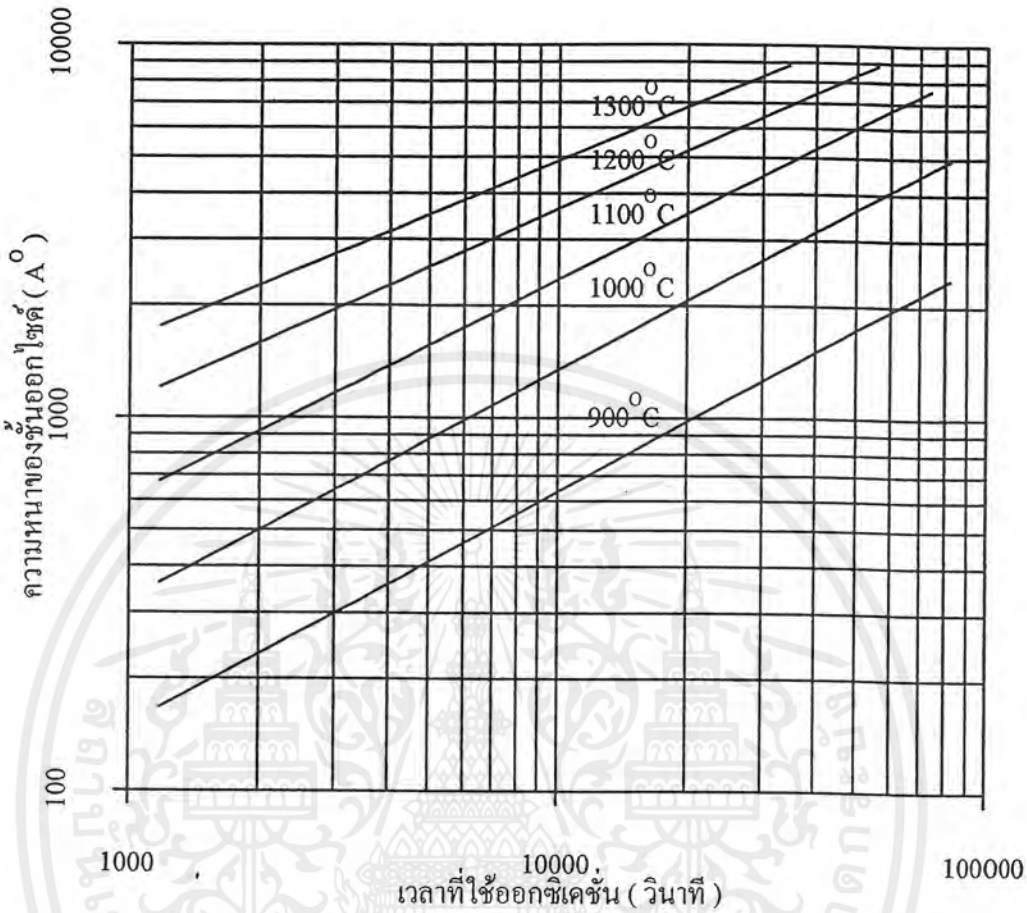
ในทางปฏิบัติจริง ๆ ชั้นซิลิกอนไดออกไซด์มักถูกสร้างขึ้นบนแผ่นผลึกซึ่งมีชั้นซิลิกอนไดออกไซด์อยู่ก่อนแล้ว ซึ่งกรณีนี้ การหาค่าความหนาของชั้นซิลิกอนไดออกไซด์สามารถทำได้โดยยึดหลักดังนี้

1. ค่าความหนาของชั้นซิลิกอนไดออกไซด์ที่มีอยู่ครั้งแรกถูกนำมาพิจารณาว่า ถ้าหากใช้เงื่อนไขในขั้นต่อไป จะต้องใช้เวลานานเท่าใด (ถ้าเดิมไม่มีชั้นซิลิกอนไดออกไซด์ ค่าเวลานี้ก็คือศูนย์)

2. หาช่วงเวลาที่หาได้จากขั้นที่ 1 รวมกับช่วงเวลาใหม่ที่ใช้ในเงื่อนไขใหม่

3. ช่วงเวลารวมที่ได้จากขั้นที่ 2 จะบอกความหนาของชั้นซิลิกอนไดออกไซด์รวมที่เกิดขึ้นในขั้นนี้ถ้าหากยังมีการออกซิเดชันในขั้นต่อไปอีก ก็ใช้ค่าความหนาที่ได้เป็นความหนาเริ่มต้นของขั้นต่อไป ตามขั้นที่ 1 , 2 และ 3 ซ้ำอีกครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงความสัมพันธ์ระหว่างความหนาของซิลิกอนไดออกไซด์และเวลาที่ใช้ในการออกซิเดชันแบบแห้ง

3.3 โฟโตมาส์คกิงค์ (Photomasking)

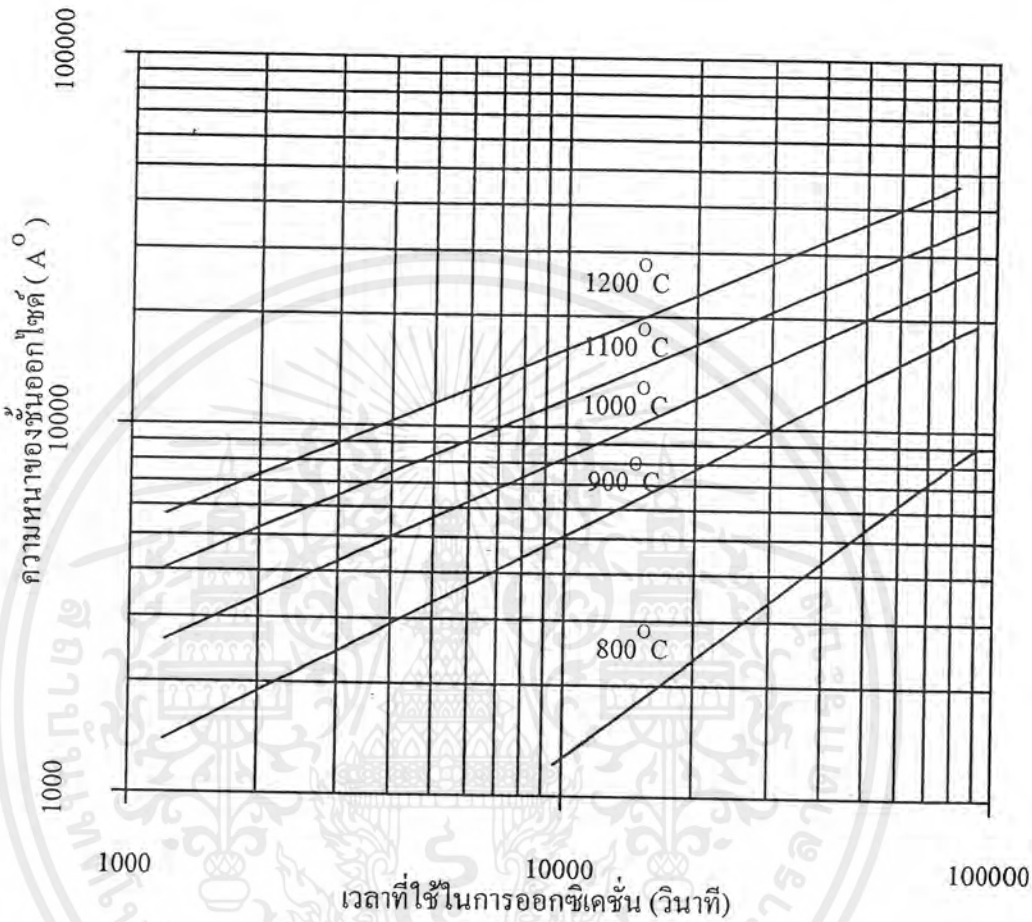
งานของกระบวนการโฟโตมาส์คกิงค์ (Photomasking) อาจถูกแบ่งออกได้เป็นสองขั้นตอน ซึ่งจุดประสงค์ของกระบวนการนี้ ก็คือ ถ่ายภาพแบบแผนของสิ่งประดิษฐ์ลงบนผิวของแผ่นผลึกซิลิกอน ขั้นตอนทั้งสองของกระบวนการโฟโตมาส์คกิงค์ ก็คือ

1. การสร้างกระจกแบบแผนนิยมเรียกว่า "โฟโตมาส์ค" (Photo Mask) ซึ่งจะถูกใช้เป็นต้นแบบสำหรับการถ่ายแบบแผนลงบนผิวของแผ่นผลึก

2.การดำเนินการถ่ายภาพแบบแผนจากโฟโตมาส์คลงบนผิวของแผ่นผลึกโดยการใช้สารไวแสงและกระบวนการถ่ายภาพซึ่งนิยมเรียกกันว่า "กระบวนการโฟโตลิโธกราฟี" (Photolithography)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในบทนี้จะได้กล่าวถึงขั้นตอนทั้งสองนี้โดยสรุปอย่างง่าย ๆเป็นลำดับขั้นตอนของการโฟโตมาส์คกิงค์



รูปที่ 3.7 แสดงความสัมพันธ์ระหว่างความหนาแน่นของชั้นซิลิกอนไดออกไซด์ และเวลาที่ใช้ในการออกซิเดชันแบบชื้น

3.3.1 การสร้างโฟโตมาส์ค

งานแรกสำหรับกระบวนการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำชนิดต่าง ๆ ก็คือ การสร้างโฟโตมาส์ค ของสิ่งประดิษฐ์ต่าง ๆ เหล่านั้นในกระบวนการสร้างแต่ละขั้นตอน เช่น (Chemical Vapor Diffusion) CVD, การอิพิแทกเชียล, การแพร่(Predeposition) หรือการขับลึก (Drive-in) กระทั่งการเคลือบโลหะ (Metallization) จำเป็นต้องใช้โฟโตมาส์คซึ่งแตกต่างกัน ดังนั้นโดยปกติแล้วการสร้างสิ่งประดิษฐ์ชนิดหนึ่งๆให้เสร็จสิ้นสมบูรณ์จึงจำเป็นต้องใช้โฟโตมาส์คหลาย ๆ อันตามลำดับขั้นตอนของการสร้างในงานการสร้างโฟโตมาส์คของวงจรรวม ก็คือ การพิจารณาเปลี่ยน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปลงวงจรทางไฟฟ้าอิเล็คทรอนิกส์ของวงจรรวมนั้นๆออกมาเป็นภาพแผนผังเพื่อการสร้างวงจรรวมขึ้น ขั้นตอนในการออกแบบสร้างโฟโตมาส์คสรุปได้ดังนี้ คือ

1.เขียนภาพรูปทรงของสิ่งประดิษฐ์ต่าง ๆ ที่มีอยู่ในวงจรนั้น

2.จัดตำแหน่งที่อยู่ของสิ่งประดิษฐ์แต่ละตัวให้เหมาะสมโดยให้เหลือที่ว่างน้อยที่สุดและการเดินสายต่อภายในระหว่างสิ่งประดิษฐ์แต่ละตัวต้องทำได้ง่ายและต้องสะดวกต่อการต่อสายออกไปยังวงจรภายนอกอีกด้วย

3. ทำการแยกส่วนของสิ่งประดิษฐ์ออกเป็น โฟโตมาส์คแต่ละขั้นตอนของการสร้างขั้นตอนทั้งสามดังกล่าวนี้ อาจใช้คอมพิวเตอร์ช่วยได้

และเมื่อออกแบบเรียบร้อยแล้ว งานของการสร้างโฟโตมาส์คจริง ๆ จึงเริ่มขึ้นโดยการถ่ายย่อภาพของแบบแผนแต่ละโฟโตมาส์คให้มีขนาดเล็กลงเป็น10เท่าของขนาดที่ต้องการ จากนั้นจึงใช้เครื่องมือที่เรียกว่า step-and-repeat camera ทำการถ่ายย่ออีก10 เท่าสร้างแบบแผนขึ้นซ้ำ ๆ กันบนแผ่นกระจก ซึ่งในที่สุดต้นแบบของโฟโตมาส์คก็ถูกสร้างขึ้นมาได้ และนิยมเรียกว่า "มาสเตอร์" (Master) จากมาสเตอร์นี้ก็จะถูกนำไปเป็นต้นแบบของโฟโตมาส์คเพื่อสร้างโฟโตมาส์คที่เหมือนกันขึ้นอีกจำนวนมาก ๆ เพื่อนำไปใช้เป็นโฟโตมาส์ค สำหรับถ่ายภาพแบบแผนของสิ่งประดิษฐ์ลงบนผิวของแผ่นผลึกซิลิกอนในกระบวนการสร้างสิ่งประดิษฐ์

Resolution เป็นคุณสมบัติความละเอียดของน้ำยาไวแสงซึ่งสามารถที่จะถ่ายความละเอียดของภาพได้มากหรือน้อยสามารถวัดได้โดยการพิจารณาแถบเส้นที่ขนาดความกว้างน้อยที่สุด ที่สามารถถ่ายลงบนชั้นของน้ำยาไวแสงได้ ปกติต้องมีค่าสูงเพื่อให้สามารถถ่ายภาพแบบแผนที่มีขนาดเล็ก ๆ และความละเอียดมาก ๆ ได้

Photosensitivity เป็นคุณสมบัติเกี่ยวกับความไวต่อแสงสามารถวัดได้โดยพิจารณาปฏิกิริยาที่เกิดขึ้นของสารนี้กับแสงที่มีความเข้มข้นต่าง ๆ กันปกติต้องการค่าสูง ๆ เพื่อให้ไวต่อแสงที่สีความเข้มแสงค่าน้อย ๆ ได้

คุณสมบัติดังกล่าว ข้อของน้ำยาไวแสงนี้เป็นสิ่งที่ควรนำมาพิจารณาเพื่อนำไปใช้ในงานที่เหมาะสม อันจะมีประโยชน์และประหยัดได้เป็นอย่างดี สำหรับตัวทำละลาย (Solvent) ที่ผสมอยู่ในน้ำยาไวแสงนี้ จะเป็นตัวกำหนดความหนืด (Viscosity) ของน้ำยาไวแสงซึ่งมีความหนืดมากจะมีลักษณะข้นและเหนียว ค่าความหนืดของน้ำยาไวแสงนี้วัดได้ในหน่วย "เซนติพอยส์" (Centipedes) ใช้ตัวย่อว่า C.P. และหน่วยของ "เซนติสโตค" (Centistoke) โดยทั่วไปน้ำยาไวแสงที่ใช้มีค่าความหนืดราว 28 – 60 เซนติพอยส์ ซึ่งจะมีลักษณะคล้าย ๆ กับความข้นของน้ำเชื่อม ขั้นตอนสำหรับกระบวนการโฟโตลิโทกราฟี อาจกล่าวโดยสรุปเป็นลำดับขั้นตอนได้ดังต่อไปนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. การเตรียมแผ่นผลึกฐานรอง ด้วยกระบวนการออกซิเดชัน หรือกระบวนการ CVD เป็นต้น

2. การเตรียมผิว โดยการทำความสะอาดผิว ไล่ความชื้น เป็นต้น

3. เคลือบน้ำยาไวแสงโดยใช้แท่นหมุนสปินเนอร์หรือฉีดพ่นหรือจุ่ม เป็นต้น

4. การอบขั้นต้น โดยการอบในเตาอบอุณหภูมิต่ำพอเหมาะเพื่อให้น้ำยาไวแสงแห้งสนิท

5.การฉายแสง โดยการฉายแสงผ่านโฟโตมาส์ค ลงไปยังแผ่นผลึกที่ถูกเคลือบน้ำยาไวแสง

6. การล้างน้ำยาไวแสง โดยการใช้น้ำยาล้าง ละลายสารไวแสงที่ไม่ถูกทำปฏิกิริยา

7.การตรวจสอบผล โดยการสังเกตภาพแบบแผนที่เกิดขึ้นภายหลังการล้างน้ำยา เพื่อให้แน่ใจว่าภาพ ที่ได้คมชัดแน่นอนและสมบูรณ์

8.การอบครั้งสุดท้าย โดยการอบในเตาอบอุณหภูมิสูงพอเหมาะ เพื่อให้น้ำยาไวแสงที่เหลืออยู่แห้งสนิท ติดแน่นกับผิวแผ่นผลึกเป็นอย่างดี

9.การสกัดโดยการใช้น้ำยาสกัดละลายส่วนของซิลิกอนไดออกไซด์หรือโลหะ(ที่เคลือบบนผิวแผ่นผลึก) ซึ่งไม่มีน้ำยาไวแสงปิดอยู่ที่ผิวบน

10.การละลายน้ำยาไวแสง โดยการต้มในกรดบางชนิดเพื่อละลายสารไวแสงที่ค้างอยู่ที่ผิวหรืออาจทำด้วยวิธีอื่นก็ได้

11.การตรวจสอบผลโดยการสังเกตความสมบูรณ์แน่นอนของภาพแบบแผนที่เกิดขึ้นของซิลิกอนไดออกไซด์หรือโลหะ (ที่เคลือบบนผิวแผ่นผลึก)

ในการเตรียมผิวอาจไม่จำเป็นต้องทำก็ได้ถ้าหากแผ่นผลึกนั้น เพิ่งจะถูกนำออกมาจากเตาแพร่สารหรือเตาออกซิเดชัน หรือจากเครื่องเคลือบโลหะในสูญญากาศ เป็นต้น ยกเว้นที่ผิวของแผ่นผลึกเป็นชั้นของซิลิกอนไนไตร์ด หรือเป็นผลึกซิลิกอนชนิดหลายรูป (Polycrystalline) ซึ่งจำเป็นต้องมีการเตรียมผิวเป็นกรณีพิเศษ โดยการจุ่มผลึกลงในสารละลายชนิดหนึ่งที่เรียกว่า "Priming Solution" สารละลายนี้จะช่วยทำให้น้ำยาไวแสงสามารถติดแน่นกับผิวผลึกได้เป็นอย่างดีและสมบูรณ์นอกจากนี้อาจจะใช้วิธีพ่น หรือผ่านไอของสารละลายนี้ลงบนผิวแผ่นก็ได้ ซึ่งในกรณีที่มีการใช้สารละลายนี้ จะต้องมีการอบแผ่นผลึกให้แห้งสนิทก่อนที่จะเคลือบผิวหน้าด้วยน้ำยาไวแสง

การเคลือบผิวหน้าแผ่นผลึกด้วยน้ำยาไวแสงอาจกระทำได้หลายวิธีเช่นโดยการจุ่มการฉีดหรือการพ่นโดยใช้แปรงทา หรือใช้ลูกกลิ้ง แต่ที่นิยมมากที่สุดในการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำก็คือ วิธีการใช้แท่นหมุน (Spinner) ภาพตัดด้านข้างของแท่นหมุนซึ่งมีแผ่นผลึกวางอยู่ข้างบนแสดงได้ดังในรูปที่ 3.8 โดยมีแกนหมุนต่อเข้ากับมอนิเตอร์ และปลายบนสุดของแกนหมุนจะมีแท่นสำหรับวางรอบตัวเองเมื่อหยดน้ำยาไวแสงก็จะถูกแรงเหวี่ยงกระจายออกไปรอบๆเคลือบผิว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของแผ่นผลึกอย่างสม่ำเสมอ ความเร็วรอบต่อนาทีของการหมุน และค่าความหนืดของน้ำยาไวแสง จะเป็นสิ่งกำหนดความหนาของชั้นน้ำยาไวแสงที่ถูกเคลือบ ที่ความเร็วต่ำ ๆ ความหนาของชั้นน้ำยาไวแสงจะไม่สม่ำเสมอโดยจะมีความหนามากที่บริเวณขอบของผลึก แต่ถ้าหากความเร็วสูงเกินไปความหนาของชั้นน้ำยาไวแสงก็จะไม่สม่ำเสมออีกเช่นกัน กล่าวคือ บางบริเวณอาจไม่มีน้ำยาไวแสงเคลือบอยู่เลยก็ได้

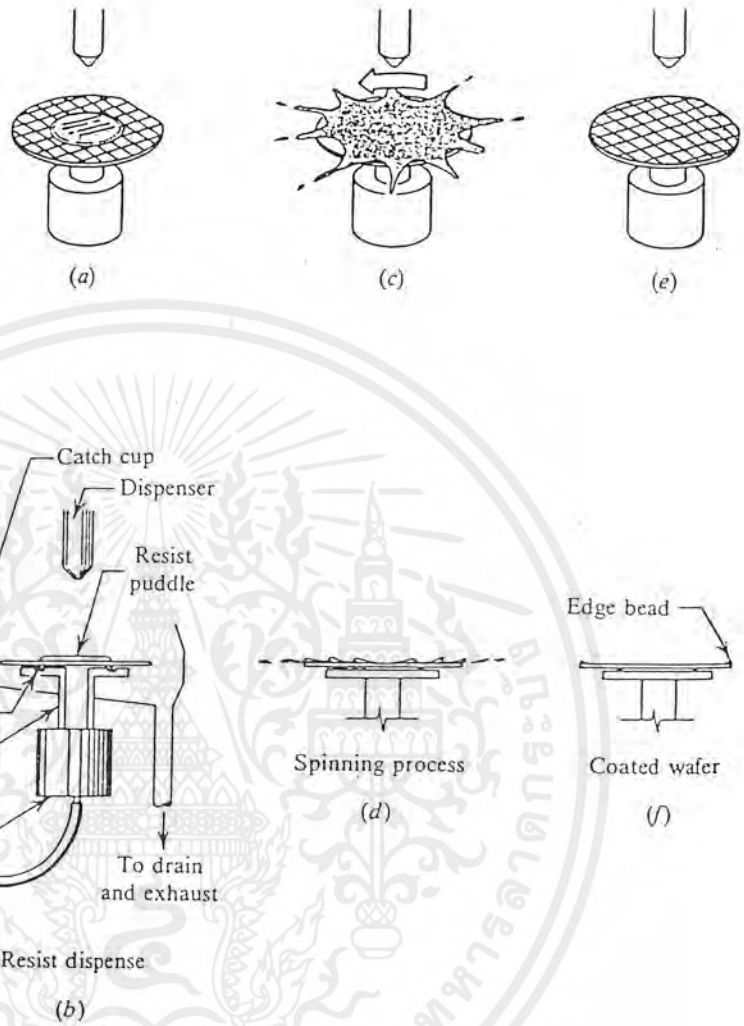
การอบขั้นต้นในภายหลังการเคลือบน้ำยาไวแสงบนผิวแผ่นผลึกแล้วอาจกระทำได้หลายวิธี เช่น

1. โดยการเป่าด้วยความร้อน จะช่วยทำให้น้ำยาไวแสงแห้งสนิท
2. โดยการฉายอินฟราเรด (infrared) ความร้อนจากแสงอินฟราเรดจะทำให้น้ำยาไวแสงแห้งสนิทติดแน่นกับผิวของแผ่นผลึก

สำหรับอุณหภูมิและช่วงเวลาของการอบจำเป็นต้องเหมาะสมกับน้ำยาไวแสงแต่ละชนิด อย่างไรก็ดีถ้าให้อุณหภูมิต่ำ ช่วงเวลาของการอบอาจจะต้องยาวนานขึ้นหรือถ้าหากใช้อุณหภูมิสูงจนเกินไปอาจทำให้ผิวหน้าของน้ำยาไวแสงแห้งก่อน น้ำยาไวแสงด้านล่างซึ่งติดกับผิวแผ่นผลึกซึ่งกรณีนี้จะทำให้ชั้นของน้ำยาไวแสงเป็นรอยย่นขรุขระไม่เรียบร้อย

เมื่อแผ่นผลึกเสร็จจากการอบและเย็นลงสนิทดีแล้วก็จะถูกนำไปฉายแสงโดยผ่านโฟโตมาส์คจะถูกจัดให้วางซ้อนทับบนแผ่นผลึกที่ตำแหน่งที่เหมาะสมจากการสังเกตเครื่องหมายผ่านกล้องจุลทรรศน์โดยใช้ภายแบบแผนซ้อนทับกับภาพแบบแผนเดิมที่มีอยู่บนแผ่นผลึกนั้นอย่างถูกต้องด้วยการใช้เครื่องมือที่เรียกว่า “Mask Aligned” เมื่อโฟโตมาส์คถูกปรับให้ซ้อนทับอยู่บนแผ่นผลึกที่ตำแหน่งที่ถูกต้องและสนิทกันดีแล้ว อัลตราไวโอเลตจากหลอดไฟอาร์ตปรอท ก็จะถูกฉายผ่านโฟโตมาส์คลงไปยังแผ่นผลึก น้ำยาไวแสงบางส่วนที่มิได้ถูกบังด้วยส่วนทึบแสงของโฟโตมาส์คลงในยางแผ่นผลึกน้ำยาไวแสงบางส่วนที่มิได้ถูกบังด้วยเส้นทึบแสงของโฟโตมาส์คก็จะทำปฏิกิริยากับแสงแต่บริเวณใดที่มีส่วนทึบบังแสงอยู่ก็จะไม่เกิดปฏิกิริยาดังนี้เมื่อเสร็จสิ้นการฉายแสงชั้นของน้ำยาไวแสงที่ถูกแสงและไม่ถูกแสงก็จะมีคุณสมบัติต่างกัน และเมื่อฉายแล้วผลึกจะถูกนำไปใส่ในน้ำยาล้างสารไวแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แสดงลักษณะอุปกรณ์สปินเนอร์ซึ่งใช้สำหรับการเคลือบน้ำยาไวแสง

ชั้นของน้ำยาไวแสงที่ไม่ถูกแสงจะถูกละลายออกไปคงเหลือเฉพาะชั้นของน้ำยาไวแสงที่ถูกแสงเท่านั้นที่ติดอยู่บนผิวแผ่นผลึกและมีลักษณะเป็นภาพแบบแผนเหมือนกับโฟโตมาส์ค การล้างน้ำยาไวแสงนี้อาจทำได้โดยการจุ่มแผ่นผลึกในน้ำยาล้างหรือโดยการฉีดพ่นด้วยน้ำยาล้างเมื่อล้างด้วยน้ำยาล้างแล้วต้องทำการจุ่มลงในสารละลายชนิดหนึ่งเพื่อขจัดสิ่งต่าง ๆ ที่ติดค้างอยู่บนผิวแผ่นผลึก ทำให้ผิวแผ่นผลึกสะอาดและบริสุทธิ์ ขณะนี้เราสามารถตรวจสอบได้บ้างแล้วโดยการสังเกตภาพแบบแผนที่เกิดขึ้นบนชั้นของน้ำยาไวแสงเพื่อตรวจสอบดูว่าภาพแบบแผนที่เกิดขึ้นเรียบร้อยสมบูรณ์หรือไม่ และซ้อนทับกันกับแผนเดิมที่ตำแหน่งซึ่งกำหนดไว้หรือไม่การตรวจสอบนี้ทำได้โดยการใช้กล้องจุลทรรศน์ตรวจสอบทั่วทั้งแผ่นผลึก เมื่อผ่านการตรวจสอบในขั้นนี้แล้วหากได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลเป็นที่น่าพอใจ แผ่นผลึกก็จะถูกนำไปทำการอบในขั้นสุดท้ายก่อนที่จะนำไปสกัดชั้นซิลิกอนไดออกไซด์หรือโลหะการอบในขั้นนี้จะช่วยทำให้ชั้นของน้ำยาไวแสงแห้งสนิท และยึดติดกับผิวของแผ่นผลึกวิธีการอบก็ทำได้ในลักษณะเดียวกับการอบในขั้นต้น แต่อุณหภูมิสูงกว่าเล็กน้อยในเวลาใกล้เคียงกัน

ในการสกัดชั้นของซิลิกอนไดออกไซด์ (ชั้นของโลหะ) ที่เคลือบอยู่บนผิวแผ่นผลึกนับว่าเป็นขั้นตอนที่สำคัญที่สุดวิธีการสกัดแบบง่าย ๆ ก็คือ การจุ่มผลึกลงในสารละลายสำหรับสกัด (etching solution)โดยสารละลายนี้จะมีคุณสมบัติละลายชั้นของซิลิกอนไดออกไซด์ (หรือโลหะได้ การกำหนดเวลาก็ทำได้โดยพิจารณาอัตราสกัดของสารละลายเมื่อชั้นของซิลิกอนไดออกไซด์บริเวณที่ไม่มีน้ำยาไวแสงปิดอยู่ถูกสกัดออกเรียบร้อยแล้วแผ่นผลึกก็จะถูกนำไปล้างทำความสะอาดเพื่อกำจัดมิให้สารละลายเหลือค้างอยู่

3.4 กระบวนการแพร่สารเจือ (Diffusion)

การเติมสารเจือลงในแผ่นผลึกซิลิกอน สามารถทำได้โดยการแพร่ (Diffusion) ปกติการแพร่หมายถึง การเคลื่อนที่ของอนุภาคจากบริเวณที่มีความเข้มข้นสูงไปสู่ที่ ๆ มีความเข้มข้นต่ำกว่า กระบวนการแพร่อย่างง่าย ๆ ซึ่งเราสามารถสังเกตเห็นได้ด้วยตาคือ การแพร่ของหยดหมึกในแก้วน้ำยิ่งเวลาผ่านไปน้ำหมึกก็จะแพร่กระจายออกไปรอบ ๆ และเมื่อทิ้งไว้เป็นเวลานาน ๆ หยดหมึกก็จะแพร่กระจายรวมกับน้ำในถ้วยแก้วอย่างสม่ำเสมอ

กระบวนการแพร่อาจแสดงได้ดังรูปที่ 3.9 โดยเริ่มพิจารณาจากรูปที่ 3.9(a) ซึ่งแสดงถึงการกระจายของอนุภาคในเวลาเริ่มต้นก่อนการแพร่เมื่อการแพร่เริ่มขึ้นและเวลาผ่านไปลักษณะการกระจายของอนุภาคก็จะเปลี่ยนแปลง โดยอธิบายได้ว่ามีการกระจายออกไปรอบ ๆ ทั้งสองทิศทาง (กรณีนี้พิจารณาเพียงหนึ่งมิติ) ดังในรูปที่ 3.9(a) และ (c) และในที่สุดเมื่อเวลาผ่านไปนาน ๆ อนุภาคเหล่านี้ก็จะกระจายอยู่สม่ำเสมอ ดังในรูปที่ 3.9(d) อัตราการแพร่ของอนุภาคคือ ความเร็วในการเคลื่อนที่ของอนุภาคซึ่งขึ้นอยู่กับอุณหภูมิดังนั้นอนุภาคที่ร้อนจึงสามารถเคลื่อนที่ได้เร็วกว่า ค่า " สัมประสิทธิ์การแพร่ " (Diffusion Coefficient) ของวัตถุใด ๆ อาจนิยามได้ว่า เป็นความสามารถในการแพร่กระจายของอนุภาคนั้น ๆ ซึ่งขึ้นอยู่กับอุณหภูมิ

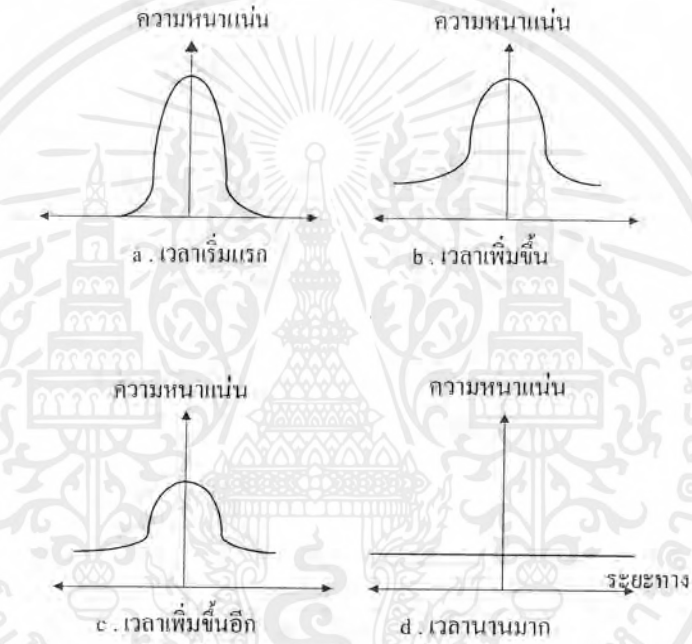
กระบวนการแพร่ถูกนำมาประยุกต์ใช้ในงานเทคโนโลยีของสิ่งประดิษฐ์สารกึ่งตัวนำกล่าวคือเพื่อการเติมและควบคุมปริมาณของอะตอมสารเจือให้เข้าไปในผลึกสารกึ่งตัวนำในบริเวณที่ต้องการในทางปฏิบัติกระบวนการแพร่ ถูกแบ่งออกเป็นสองขั้นตอนตามลำดับดังนี้คือกระบวนการแพร่ถูกนำมาประยุกต์ใช้ในงานเทคโนโลยีของสิ่งประดิษฐ์สารกึ่งตัวนำกล่าวคือเพื่อการเติม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และควบคุมปริมาณของอะตอมสารเจือให้เข้าไปในผลึกสารกึ่งตัวนำในบริเวณที่ต้องการ ในทางปฏิบัติกระบวนการแพร่ ถูกแบ่งออกเป็นสองขั้นตอนตามลำดับดังนี้คือ

1. ขั้น Predeposition เป็นการแพร่ขั้นต้น เพื่อกำหนดและควบคุมปริมาณของสารเจือที่จะเข้าไปในผลึกสารกึ่งตัวนำ

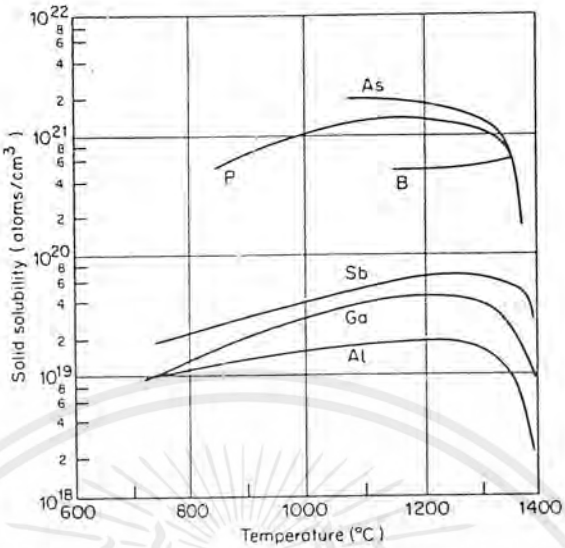
2. ขั้น Drive – in เป็นการแพร่ขั้นต่อจากขั้นต้น เพื่อควบคุมและกำหนดลักษณะการกระจายของสารเจือที่เข้าไปในผลึกสารกึ่งตัวนำการแพร่ขั้น Predeposition



รูปที่ 3.9 แสดงลักษณะการกระจายของอะตอมสารเจือเมื่อเวลาผ่านไป

ในระหว่างการแพร่ขั้น Predeposition แผ่นผลึกสารกึ่งตัวนำจะถูกทำให้ร้อนที่อุณหภูมิตามที่กำหนด ภายในเตาแพร่ซึ่งอยู่ในบรรยากาศของอะตอมสารเจือ อะตอมสารเจือจะแพร่เข้าไปในผลึกซิลิกอนได้มากหรือน้อยขึ้นอยู่กับค่า "Solid Solubility" ซึ่งมีค่าจำกัดที่อุณหภูมิค่าหนึ่ง ๆ ดังแสดงในรูปที่ 3.10 "Solid Solubility" ของสารเจือชนิดหนึ่งในซิลิกอนที่อุณหภูมิค่าหนึ่งหมายถึงปริมาณของสารเจือที่มากที่สุดที่จะแพร่เข้าไปอยู่ในซิลิกอนที่อุณหภูมิค่านั้น ๆ ได้ ดังนี้ที่อุณหภูมิค่าหนึ่งที่ผลึกถูกทำให้ร้อน เราสามารถบอกค่าความหนาแน่นของอะตอมสารเจือที่บริเวณผิวของแผ่นผลึกซิลิกอนได้โดยหาได้จากกราฟในรูปที่ 3.10 ซึ่งเป็นค่า Solid Solubility นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



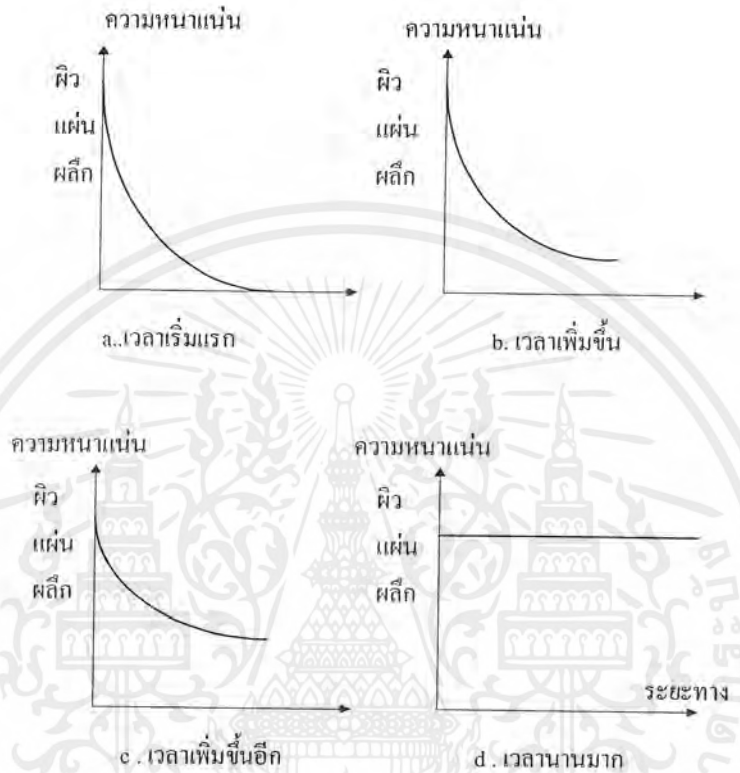
รูปที่ 3.10 แสดงค่าโซลิตโซลูบิลิตี้ของสารเจือชนิดต่าง ๆ ในซิลิกอน

สำหรับการแพร่ในขั้น Predeposition นี้การกระจายของอะตอมสารเจือแสดงได้ดังรูปที่ 3.11 ซึ่งเปลี่ยนแปลงกับเวลาในช่วงเวลาแรกแสดงด้วยรูปที่ 3.11 (a) เมื่อเวลานานขึ้นแสดงด้วยรูปที่ 3.11 (b) และเมื่อเวลานานขึ้นไปอีกแสดงด้วยรูปที่ 3.11 (c) กระทั่งทิ้งไว้เป็นเวลานานมาก ๆ อะตอมสารเจือจะแพร่เข้าไปในผลึกซิลิกอน ได้อย่างสม่ำเสมอตลอดทั้งเนื้อผลึกและเป็นค่าสูงสุด ซึ่งเท่ากับค่า Solid Solubility นั่นเองดูรูปที่ 3.11 (a) ซึ่งรูป 3.11 (a) , (b) และ(c) แสดงว่าค่าความหนาแน่นของสารเจือบริเวณผิวของผลึกซิลิกอนจะมีค่าคงที่ตลอดและเท่ากับค่า Solid Solubility ที่ผิวจะมีความหนาแน่นสารเจือสูงที่สุดและจะลดลงเมื่อลึกเข้าไปในเนื้อผลึกซิลิกอน

ในกระบวนการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ บริเวณใดของแผ่นผลึกที่ไม่ต้องการให้อะตอมสารเจือแพร่เข้าไป ก็จะถูกชั้นของซิลิกอนไดซิลิกอนไดออกไซด์ ซึ่งมีความหนาพอเหมาะปิดอยู่เพื่อทำหน้าที่เป็นหน้ากากป้องกันการแพร่สารเจือไม่ให้เข้าไปในผลึกซิลิกอนได้ค่าความหนาแน่นของชั้นซิลิกอนไดซิลิกอนไดออกไซด์ที่น้อยที่สุดที่สามารถป้องกันการแพร่ผ่านของอะตอมสารเจือ มิให้เข้าไปถึงผลึกซิลิกอนได้ เตาสำหรับการแพร่สารเจือมีลักษณะคล้ายกับเตาสำหรับกระบวนการออกซิเดชัน โดยแผ่นผลึกที่จะนำมาแพร่สารเจือจะถูกทำความสะอาดเพื่อกำจัดสิ่งสกปรกต่าง ๆ ที่อาจมีอยู่ที่ผิวผลึกได้แล้วจึงนำแผ่นผลึกนี้วางบน " โบ๊ต " (Boat) แล้วจึงนำเข้าไปในท่อควอทซ์ซึ่งมีอุณหภูมิสูงตามต้องการภายในท่อควอทซ์จะเป็นบรรยากาศของอะตอมสารเจือโดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

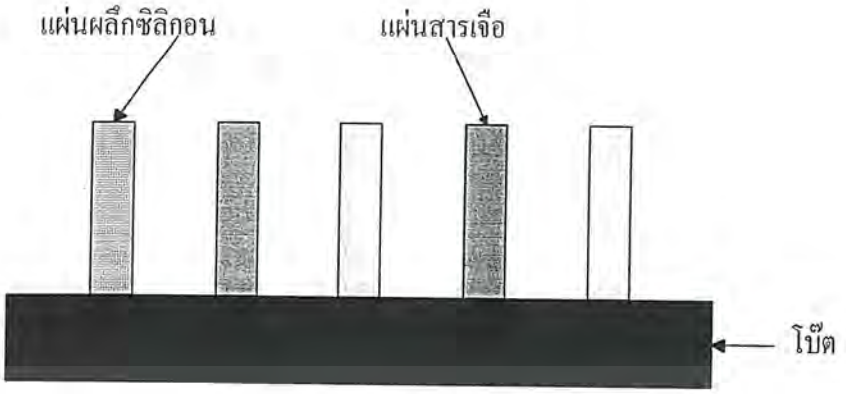
มีก๊าซเฉื่อยเป็นตัวนำไปจากแหล่งกำเนิดสารเจือผ่านเข้าที่ปลายด้านหนึ่งของท่อควอทซ์และออกไปอีกทางด้านหนึ่งของท่อ



รูปที่ 3.11 แสดงการกระจายของสารเจือในแผ่นผลึกเมื่อเวลาเปลี่ยนแปลงไป

แหล่งกำเนิดอะตอมสารเจือในโครงงานนี้อยู่ในสารประกอบซึ่งทำให้อยู่ในรูปแผ่นสารเจือมีลักษณะเป็นแผ่นบาง ๆ คล้ายแผ่นผลึก ก่อนการ Predeposition แผ่นสารเจือนี้จะถูกนำไปทำการออกซิเดชัน เพื่อทำให้เกิดซิลิกอนไดออกไซด์ของอะตอมสารเจืออย่างสมบูรณ์ ในขณะทำการ Predeposition แผ่นสารเจือที่เตรียมไว้แล้วนี้ จะถูกนำไปวางบนแท่นวางผลึก สลับกับแผ่นซิลิกอน และถูกนำเข้าไปไว้ในบริเวณกลางท่อควอทซ์ของเตาแพร่สาร ดังแสดงในรูปที่ 3.13 อะตอมสารเจือจากแผ่นสารเจือ จะแพร่เข้าไปในแผ่นผลึกซิลิกอนได้โดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แสดงการใช้แผ่นสารเจือในกระบวนการ Predeposition

นอกจากนี้การแพร่สารเจืออาจทำได้โดยให้อะตอมสารเจือแพร่จากชั้นซิลิกอนไดออกไซด์ที่อะตอมสารเจือปนอยู่ และอยู่บนผิวแผ่นผลึกแพร่ในเนื้อซิลิกอน วิธีการแพร่สารเจือนี้มี 2 วิธีนิยมกันมากคือ

1.ชั้นของซิลิกอนไดออกไซด์ที่ถูกเติมอะตอมสารเจือ จะถูกสร้างขึ้นบนผิวแผ่นผลึกซิลิกอนได้ด้วยกระบวนการ CVD (Chemical Vapor Deposition) ที่อุณหภูมิต่ำ

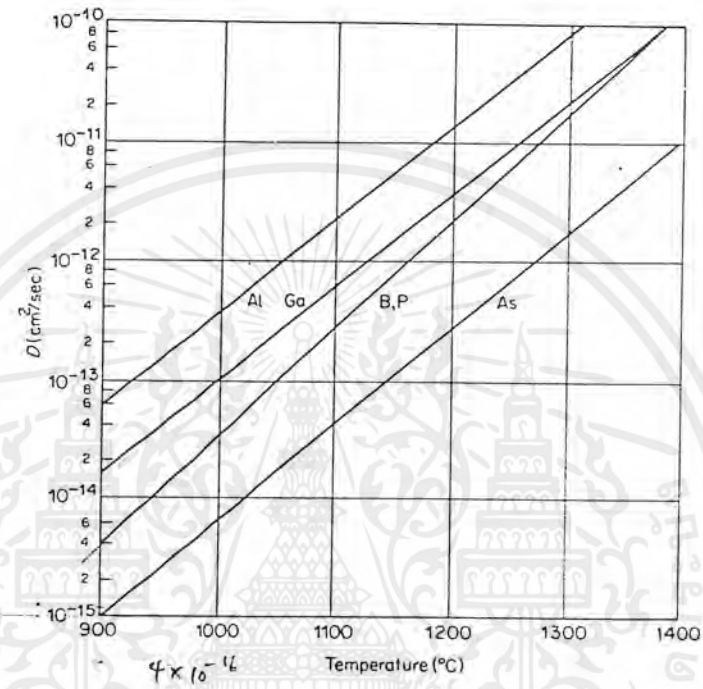
2.ชั้นที่ถูกเติมสารเจือจะถูกสร้างขึ้น บนผิวแผ่นผลึกซิลิกอนด้วยเทคนิคซึ่งคล้ายกับกระบวนการโฟโตลิโธกราฟี โดยใช้ Spinner แผ่นผลึกซึ่งมีชั้นที่ถูกเติมสารเจือบนผิวหน้า ซึ่งเตรียมได้จากวิธีทั้งสองดังกล่าวแล้วนั้น จะถูกนำเข้าไปในท่อควอทซ์ของเตาแพร่ในระหว่างกระบวนการ Predeposition อะตอมสารเจือจำนวนหนึ่งจุแพร่เข้าไปในเนื้อผลึกสารกึ่งตัวนำ และหลังจากนั้นส่วนซึ่งเหลือค้างอยู่ที่ผิวหน้าแผ่นผลึก จะถูกสกัดละลายออกด้วยสารละลายที่มีส่วนผสมของกรดกัดแก้ว (บางครั้งเรียกว่าน้ำยาบัฟเฟอร์) ต่อจากนี้แผ่นผลึกนี้ก็พร้อมที่จะถูกนำไปทำการแพร่ในชั้นขับลึกต่อไป

ในการแพร่ขั้นนี้เป็นการแพร่ซึ่งกระทำต่อเนื่องจากชั้น Predeposition ซึ่งมีจุดประสงค์เพื่อทำให้อะตอมสารเจือแพร่ลึกเข้าไปในผลึกซิลิกอนตามต้องการการแพร่ขั้นนี้จะมีการสร้างชั้นซิลิกอนไดซิลิกอนไดออกไซด์ขึ้นที่ผิวผลึกเพื่อใช้เป็นหน้ากากป้องกันมิให้อะตอมสารเจือในผลึกซิลิกอนแพร่ออกมาภายนอก ดังนั้นการแพร่ของอะตอมสารเจือลึกเข้าไปในผลึกซิลิกอนจึงเป็นไปอย่างสมบูรณ์ การกำหนดช่วงเวลาของการขับลึก (Drive-in)อุณหภูมิและก๊าซในบรรยากาศของท่อควอทซ์ จะทำให้สามารถกำหนดค่าต่อไปนี้ได้คือ

1. ความลึกของรอยต่อในชั้นสุดท้าย
2. ความหนาของชั้นซิลิกอนไดออกไซด์ที่เกิดขึ้นใหม่ เหนือบริเวณที่ถูก Predeposition
3. การกระจายของอะตอมสารเจือในผลึกซิลิกอนอย่างถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในช่วงเวลาของการขับลึก (Drive-in) ที่เท่ากัน อุณหภูมิเดียวกันและก๊าซในบรรยากาศของท่อควอทซ์ที่เหมือนกัน ความลึกของรอยต่อของอะตอมสารเจือแต่ละชนิด ในผลึกซิลิกอนจะไม่เท่ากันขึ้นอยู่กับค่า "สัมประสิทธิ์ของการแพร่" (Diffusion Coefficient) ค่าสัมประสิทธิ์ของการแพร่ของสารเจือชนิดต่าง ๆ ในซิลิกอนจะเปลี่ยนกับอุณหภูมิ ดังแสดงในกราฟรูปที่ 3.14



รูปที่ 3.14 แสดงค่าสัมประสิทธิ์การแพร่ของสารเจือชนิดต่าง ๆ ในซิลิกอนที่อุณหภูมิต่างๆ กัน

3.5 กระบวนการเมตัลไลเซชั่นและการเก็บประจุ

ภายหลังจากที่สิ่งประดิษฐ์สารกึ่งตัวนำต่าง ๆ ในแผ่นผลึกซิลิกอน ถูกสร้างขึ้นเรียบร้อยแล้ว ในกรณีที่เป็นวงจรรวมสิ่งประดิษฐ์ต่าง ๆ จะต้องถูกทำให้ต่อร่วมกันเป็นวงจรอิเล็กทรอนิกส์และสามารถทำงานได้อย่างสมบูรณ์ กระบวนการซึ่งใช้ในการต่อชิ้นส่วนต่าง ๆ เข้าเป็นวงจรรวมนี้เรียกว่า "กระบวนการเมตัลไลเซชั่น" (Metallization) ซึ่งอาศัยเทคนิคการเคลือบสารในสุญญากาศ (vacuum deposition) และเทคนิคอื่น ๆ อีก ในบทนี้จะกล่าวถึงระบบของกระบวนการเมตัลไลเซชัน วิธีการเคลือบโลหะและสารอื่นๆ ในกระบวนการนี้

3.5.1 เงื่อนไขของกระบวนการเมตัลไลเซชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกระบวนการเมตัลไลเซชั่นบนแผ่นผลึกซิลิกอนโลหะที่นำมาเคลือบผิวบนแผ่นผลึกเพื่อทำหน้าที่เป็นรอยสัมผัสโอห์มมิค หรือเป็นแถบความนำต่อเชื่อมภายในระหว่างสิ่งประดิษฐ์ต่าง ๆ ในวงจรนั้นจะต้องมีคุณสมบัติดังต่อไปนี้

1. รอยสัมผัสกับซิลิกอนมีค่าความต้านทานต่ำ
2. มีความนำไฟฟ้าสูง
3. ทำให้ติดแน่นกับผิวของซิลิกอนไดซิลิกอนไดออกไซด์หรือสารไดอิเล็กติกอื่น ๆ ได้ดี
4. ภาพแบบแผนจะต้องทำให้คมชัดได้ดีพอ
5. สามารถต่อเข้ากับสายลวดตัวนำภายนอกได้ดี
6. ค่าใช้จ่ายต่ำและได้รับประโยชน์เต็มที่

อย่างไรก็ดีไม่มีสารโลหะใดที่มีคุณสมบัติครบถ้วนทุกประการ แต่อะลูมิเนียมนับว่าเป็นสารที่เหมาะสมที่สุด ถึงแม้จะมีข้อเสียอยู่บ้างอะลูมิเนียมก็เป็นโลหะที่นิยมนำมาใช้ในการเดินสายต่อภายในระหว่างสิ่งประดิษฐ์ในวงจรรวม และเมื่อไม่นานมานี้มีการค้นพบว่าอะลูมิเนียมจะมีคุณสมบัติดีขึ้นถ้าหากมีการเติมธาตุลงไป กล่าวคือ อะลูมิเนียมจะไม่มีปฏิกิริยาใด ๆ ต่อแผ่นผลึกซิลิกอนเลยถ้าหากมีการเติมซิลิกอนเล็กน้อยลงไปในอะลูมิเนียม ขณะทำการเคลือบอะลูมิเนียม

3.5.2 การเคลือบสารในสุญญากาศ

งานของกระบวนการเมตัลไลเซชั่นขั้นแรกก็คือ การเคลือบโลหะในสุญญากาศ ซึ่งกระทำได้หลายวิธีซึ่งขั้นของโลหะที่ได้จะมีคุณสมบัติเหมือน ๆ กัน สิ่งที่จำเป็นสำหรับการเคลือบโลหะคือ

1. Chamber ซึ่งสามารถทำให้ภายในมีสภาพเป็นสุญญากาศได้
2. Vacuum pump (ปั๊มอากาศ) เพื่อทำให้ภายในของ Chamber มีสภาพเป็นสุญญากาศด้วยค่าที่ต้องการ
3. อุปกรณ์แสดงหรือวัดค่าพารามิเตอร์ต่าง ๆ รวมทั้งความดันภายใน Chamber
4. วิธีการเคลือบชั้นของสารที่ต้องการ

วิธีการเคลือบโลหะในสุญญากาศหรือที่นิยมใช้กันทั่ว ๆ ไปแสดงดังรูปที่ 3.15 จากรูปที่ 3.15 ตัวchamber ซึ่งมีลักษณะเป็นครอบแก้วรูปทรงระฆังคว่ำ หรืออาจทำจากเหล็กสแตนเลส สามารถปิดให้มิดชิด และดูดอากาศภายในออกได้โดยผ่านวาล์วปิดเปิด ปั๊มที่ใช้ดูดอากาศมีหลายแบบซึ่งแต่ละแบบสามารถทำให้ภายในครอบแก้วเป็นสุญญากาศได้มากน้อยไม่เท่ากันเช่น

1. จากความดันของบรรยากาศปกติ ถึงค่าสุญญากาศระดับกลาง (ราว 10 – 100 ไมโคร) ปั๊มที่ใช้ได้แก่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก. Rotary oil – sealed pump

ข. Sorption pump

2. จากสุญญากาศระดับปานกลาง ถึงค่าสุญญากาศระดับต่ำ (ราว 25 μ - 10^{-6} mm) ปั๊มที่ใช้ได้แก่

ก. Diffusion pump

ข. Turbomoccular pump

3 จากสุญญากาศระดับต่ำ ถึงค่าสุญญากาศระดับต่ำพิเศษ (ราว 10^{-6} T - 10^{-10} T) ปั๊มที่ใช้ได้แก่

ก. Ion pump

อุปกรณ์อื่น ๆ ที่อยู่ในระบบการเคลือบโลหะในสุญญากาศจะช่วยทำหน้าที่ดังต่อไปนี้

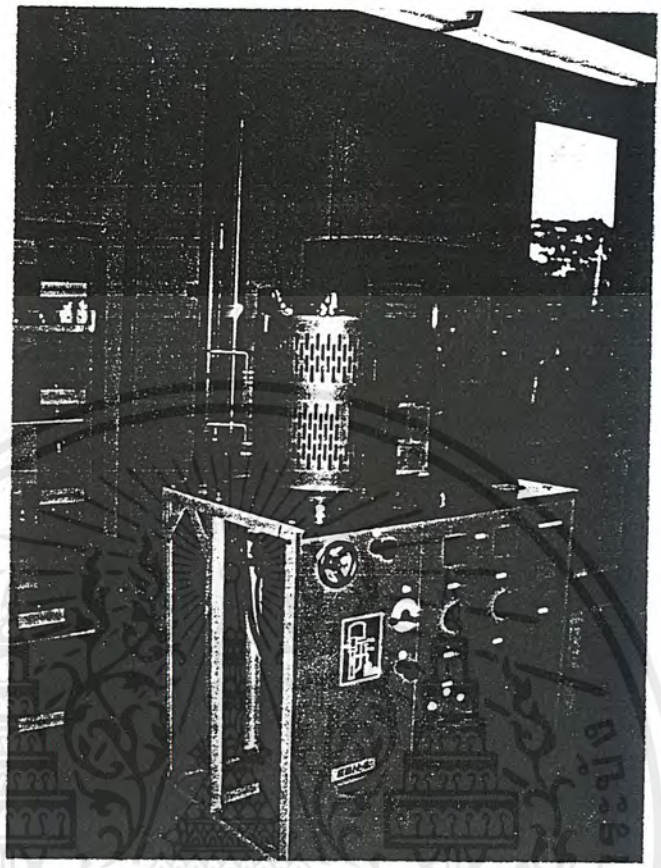
1. บอกค่าระดับของสุญญากาศ Chamber
2. บอกสถานะของวาล์วระดับต่าง ๆ
3. บอกค่าความหนาของชั้นสารที่เกิดขึ้น

ปกติระดับสุญญากาศภายใน Chamber ในระดับปกติถึง 10^{-3} mm วัดได้โดยการใช้ Geissler 's tube และสุญญากาศตั้งแต่ 10^{-3} mm - 10^{-7} mm วัดได้โดยการใช้ Ionization Vacuum Gate

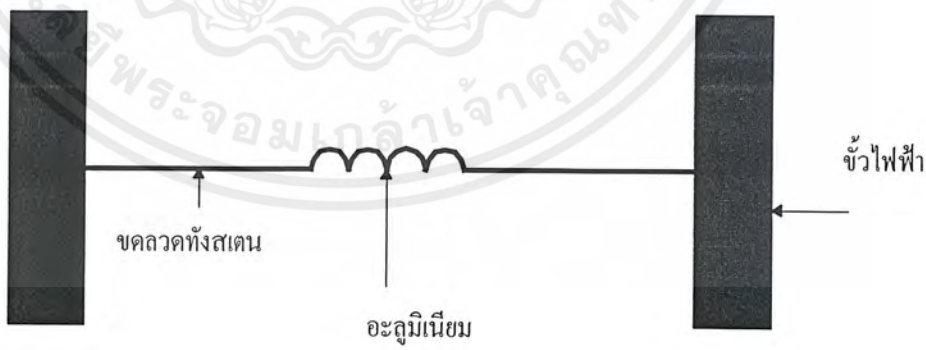
3.5.3 เทคนิคการเคลือบสาร

เทคนิคของการเคลือบสารในโครงงานนี้ใช้เทคนิค Filalament Evaporation การเคลือบสารทำได้โดย ทำให้สารนั้นได้รับความร้อนจาก "ไส้" (Filament) หรือ "โบ๊ต" (Boat) ที่สารนั้นวางอยู่ ไส้ หรือ โบ๊ตได้รับความร้อนจากการที่กระแสไฟฟ้าจำนวนมากไหลผ่านดังแสดงในรูปที่ 3.16 ขณะทำการเคลือบสารจะต้องควบคุมให้กระแสที่ไหลผ่านไส้เพิ่มขึ้นทีละน้อย ๆ กระทั่งสารที่วางอยู่ในไส้ได้รับความร้อนจนละลายติดอยู่กับไส้ก็จะระเหยเป็นไอออกมาฟุ้งกระจายเคลือบแผ่นผลึกที่วางใน Chamber เทคนิคนี้บางครั้งก็ใช้สำหรับการเคลือบทองลงบนด้านหลังของแผ่นผลึก แต่สำหรับวัสดุที่มีธาตุต่างๆ รวมกันอยู่จะใช้วิธีนี้ไม่ได้ เนื่องจากธาตุที่มีจุดหลอมเหลวต่ำจะระเหยเป็นไอก่อน และเหลือธาตุที่มีจุดหลอมละลายสูงกว่าทิ้งไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 แสดงอุปกรณ์ที่ใช้ในการเคลือบโลหะในสุญญากาศ



รูปที่3.16 แสดงอุปกรณ์ที่ใช้ในการเคลือบโลหะในสุญญากาศวิธีFilament Evaporation

3.5.3 ลำดับขั้นตอนการเคลือบสารในสุญญากาศ

ขั้นตอนของการเคลือบสารในสุญญากาศสามารถสรุปได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ทำความสะอาดและเตรียมผิวของแผ่นผลึกให้แห้ง
2. วางแผ่นผลึกลงใน chamber ที่ตำแหน่งที่เหมาะสมเพื่อให้ได้ชั้นสารที่เคลือบมีความหนาสม่ำเสมอ
3. ปิดวาล์วของ chamber ทำการดูดอากาศออกให้ความดันภายในต่ำลงมาเหลือ 25 μ โดยใช้ปั๊มธรรมดา
4. ปิดวาล์วของปั๊มธรรมดาเปิดวาล์วของปั๊มชนิดพิเศษ เพื่อให้ความดันใน chamber ลดลงเหลือ ราว 10^{-6} - 10^{-7} mm
5. เริ่มทำสารที่เคลือบให้เป็นไอ โดยมีที่กำบังเพื่อมิให้สารไปเคลือบแผ่นผลึก
6. ทำการเคลือบสารลงบนแผ่นผลึกให้หนาตามต้องการ (ขณะทำการเคลือบสาร แผ่นผลึกอาจถูกทำให้ร้อนด้วย เพื่อให้ชั้นของสารที่เคลือบติดแน่นกับแผ่นผลึก)
7. หยุดการเคลือบสารปล่อยให้ทุกอย่างใน chamber เย็นตัวลง
8. ปล่อยอากาศเข้าไปใน chamber อย่างช้า ๆ จนเต็มแล้วจึงยก chamber ขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

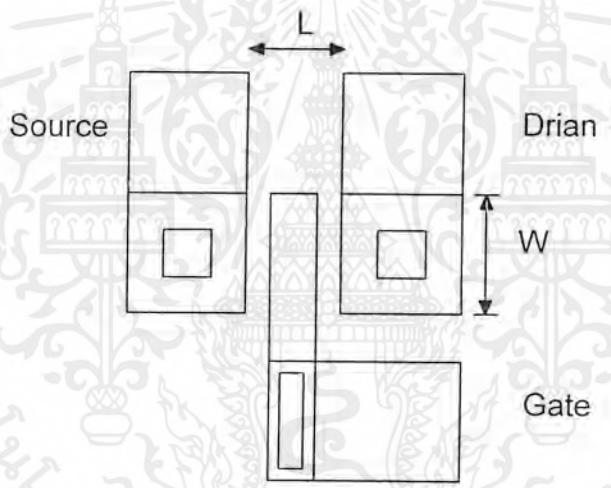
บทที่ 4

การออกแบบและกระบวนการสร้าง

เป็นการศึกษาคุณสมบัติของ JFET ในด้านของการนำกระแสและคุณสมบัติการทำงานโดยทั่วไป ซึ่งในด้านการออกแบบได้คำนึงคุณสมบัติทางด้านกระแสโดยอ้างถึง คุณสมบัติของกระแสเดรน (I_d) ซึ่งมีผลต่อความกว้างของทางเดินกระแส (W) และระยะความยาวของช่องทางเดินกระแส (L) gate หรือไม่ ซึ่งอ้างอิงการออกแบบและการสร้างจากสมการ

$$I_d = (Vd . G) = (qN_d . \mu e . 2a . W . Vd) / L$$

ในการปฏิบัติได้ทำการเปลี่ยนแปลงค่าของ W และ L โดยมีการเปลี่ยนแปลงค่าดังนี้ W = 200 μm ,220μm L = 20 , 40 , 60 , 80 , 100 , 120 μ m ตามลำดับ จากนั้นทำการสร้างและออกแบบลวดลายซึ่งรูปแบบของลวดลายโดยทั่วไปมีลักษณะดังในรูปที่ 4.1



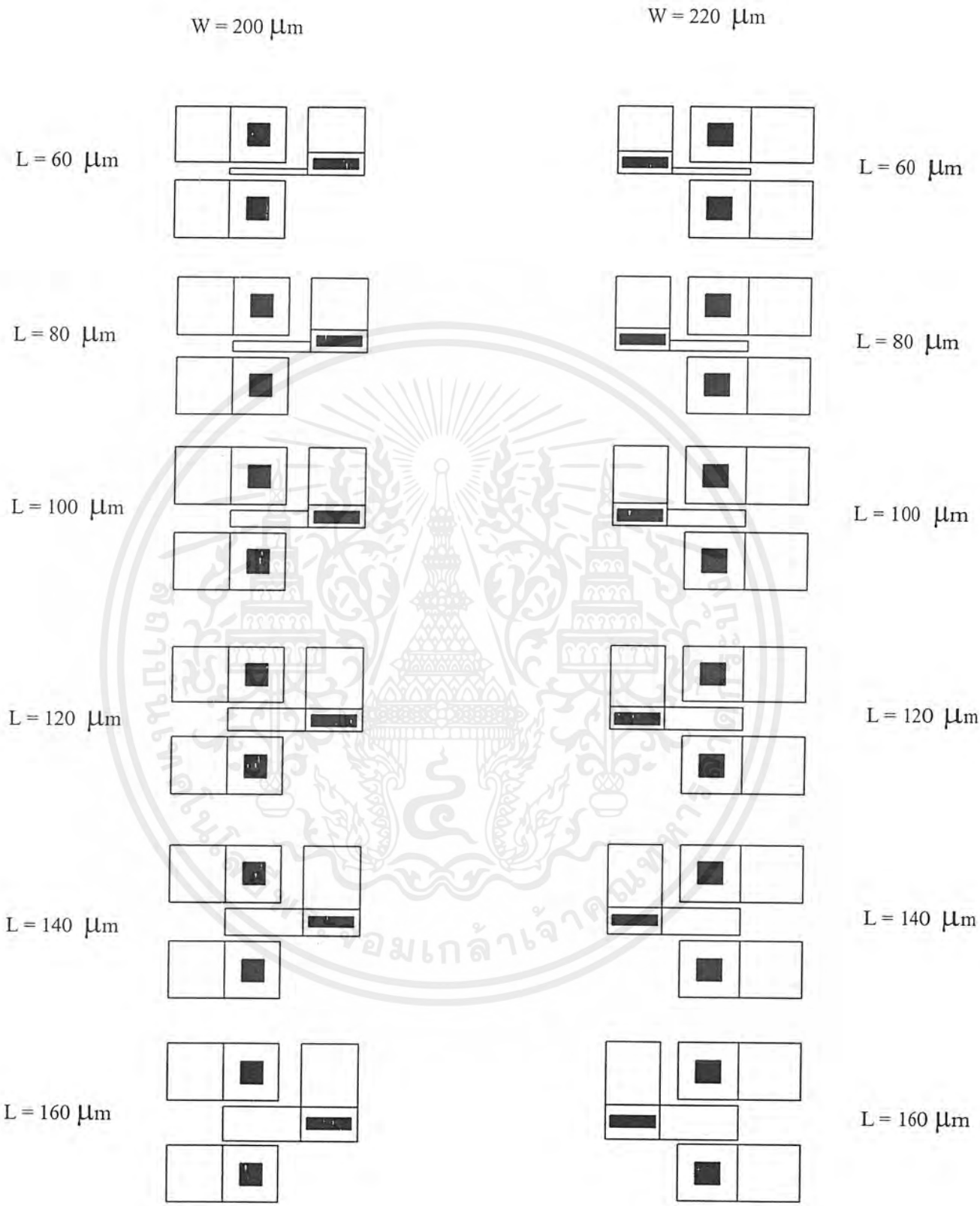
รูปที่ 4.1 แสดงลวดลายต้นแบบที่ทำการออกแบบ

4.1 กระบวนการสร้างครั้งที่ 1

4.1.1 การออกแบบลวดลายต้นแบบ

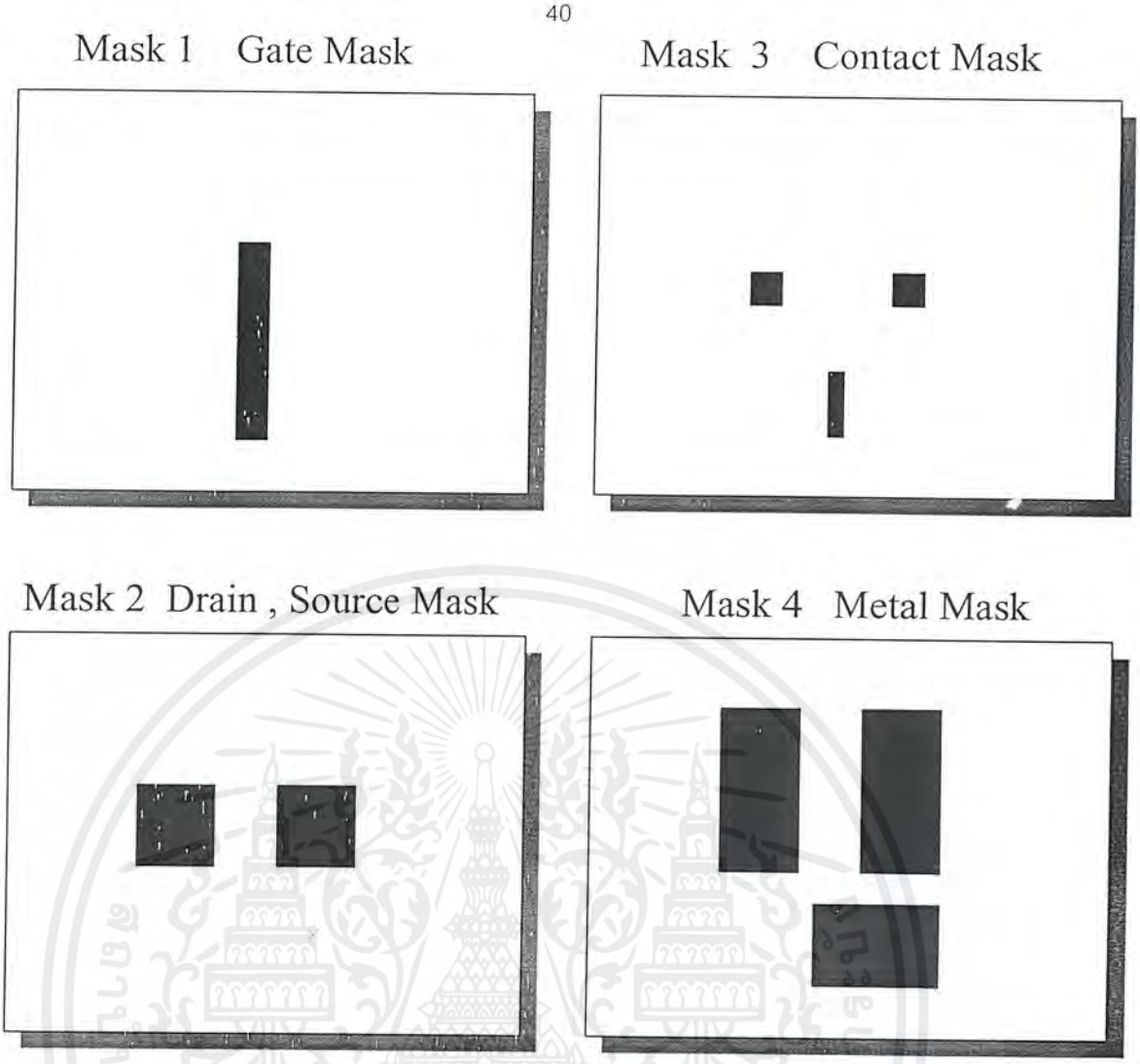
การออกแบบลวดลายโดยจะทำการสร้าง JFET บนแผ่นซิลิกอนชนิด อิพิตาเซียล n / p จากนั้นทำการออกแบบลวดลายโดยทำการเปลี่ยนแปลงค่า L และค่า W โดยค่า L ทำการเปลี่ยนแปลงตั้งแต่ 60 ถึง 160 μ m ส่วนค่า W ,มีค่า 200 ถึง 220 μ m ซึ่งภายใน 1 block ประกอบไปด้วย JFET 8 ตัว ดังรูป4.2ซึ่งแสดงการออกแบบลวดลายต้นแบบที่ทำการสร้างซึ่งจะมีการเปลี่ยนแปลงค่าต่างๆ กันไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 แสดงลวดลายต้นแบบที่ทำการออกแบบที่ค่า L และค่า W ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แสดง กระจก Mask ที่ใช้ในการออกแบบ JFET

ในการออกแบบต้องทำการตัดต้นแบบทั้งหมด 4 แบบ ซึ่งประกอบด้วย

มาส์คที่ 1 : Gate Mask เป็นลวดลายต้นแบบที่ใช้สำหรับเปิดชั้นออกไซด์เพื่อสร้างส่วนเกทโดยการแพร่อะตอมสารเจือโบรอน (P^+)

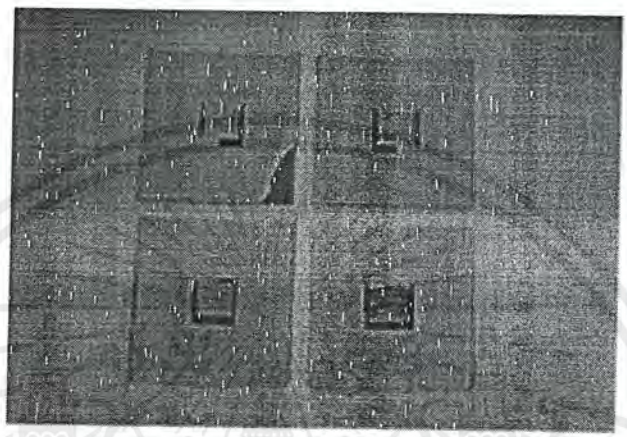
มาส์คที่ 2 : Drain , Source Mask เป็นลวดลายต้นแบบ ที่จะสร้าง Drain , Source เพื่อเปิดช่องออกไซด์และแพร่อะตอมสารเจือฟอสฟอรัส

มาส์คที่ 3 :Contact Mask เป็นการตัดลวดลายที่ใช้เปิดช่องของบริเวณที่จะสร้างขั้วสัมผัสระหว่าง (Al) กับสารกึ่งตัวนำเพื่อเป็นขั้วไฟฟ้า หรือจุดเชื่อมต่อระหว่างสิ่งประดิษฐ์ในวงจรรวม (IC_2)

มาส์คที่ 4 : Metal Mask เป็นต้นแบบสำหรับกระบวนการ Metallization เพื่อสะกัดชั้นอะลูมิเนียมเฉพาะส่วนที่จะเป็นขั้วไฟฟ้าแสดงลวดลายต้นแบบของแต่ละมาส์คดังรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรรวมเมื่อทำการคำนวณค่าที่ต้องการจะใช้แล้วทำการออกแบบลวดลายต้นแบบโดยใช้เครื่องมือเขียนแบบและกระดาษกราฟ โดยกำหนดให้ขนาดของกระดาษกราฟ 1mm มีค่าเท่ากับ 20 μ m ของตัวอุปกรณ์จริงๆ เพราะเมื่อทำการถ่ายลวดลาย (Photo Mask) จะทำการถ่ายย่อส่วนด้วย กล้องถ่ายย่อ (Camera Reduction) ย่อขนาด 50 เท่า ซึ่งจะง่ายต่อการออกแบบ โดยต้นแบบวงจรรวมจะแสดงดังรูป



รูปที่ 4.4 แสดงกระจก Mask ที่ได้จากการออกแบบ JFET

เมื่อได้ต้นแบบจากการออกแบบแล้วนำต้นแบบที่ได้มาทำการตัดเพื่อที่จะถ่ายแบบลงบนกระจก Mask ภาพที่ได้เป็นภาพลวดลายต้นแบบเมื่อได้แล้วจะถูกนำไปถ่ายแบบที่ได้ลงบนแผ่น " ไมล่าร์ลามิเนต " (Milarlaminate Sheet) ซึ่งเป็นแผ่นพลาสติกใสและมีฟิล์มบางสีแดงประกบอยู่ จากนั้นนำแผ่นไมล่าร์ลามิเนตไปวางบนที่ทำการออกแบบและทำการตัดบนโต๊ะตัดภาพมาตรฐานที่เรียกว่า "ไมโครคัทเตอร์" (Microcutter) ซึ่งเครื่องดังกล่าวมีลักษณะคล้ายโต๊ะทั่วไปแต่มีพื้นกระจกมีแสงไฟฟ้าส่องขึ้นมาจากด้านล่างโต๊ะ พื้นบนของโต๊ะทำด้วยกระจกฝ้า และมีแกนบรรทัดเหล็ก 2 แกน คือ แกนตั้งกับแกนนอน แกนตั้งจะถูกยึดแน่นติดกับโต๊ะ ส่วนแกนนอนจะวางตั้งฉากกับแกนแนวตั้ง และสามารถเลื่อนได้ตลอดแนวและแกนตั้ง แกนเลื่อนในแนวนอนนี้จะติดชุดใบมีดที่มีที่ติดอยู่ในแนวนอนจะสามารถปรับเลื่อนระยะได้อย่างละเอียดโดยมีไมโครมิเตอร์ไว้ปรับความละเอียดได้ถึง 0.1 mm

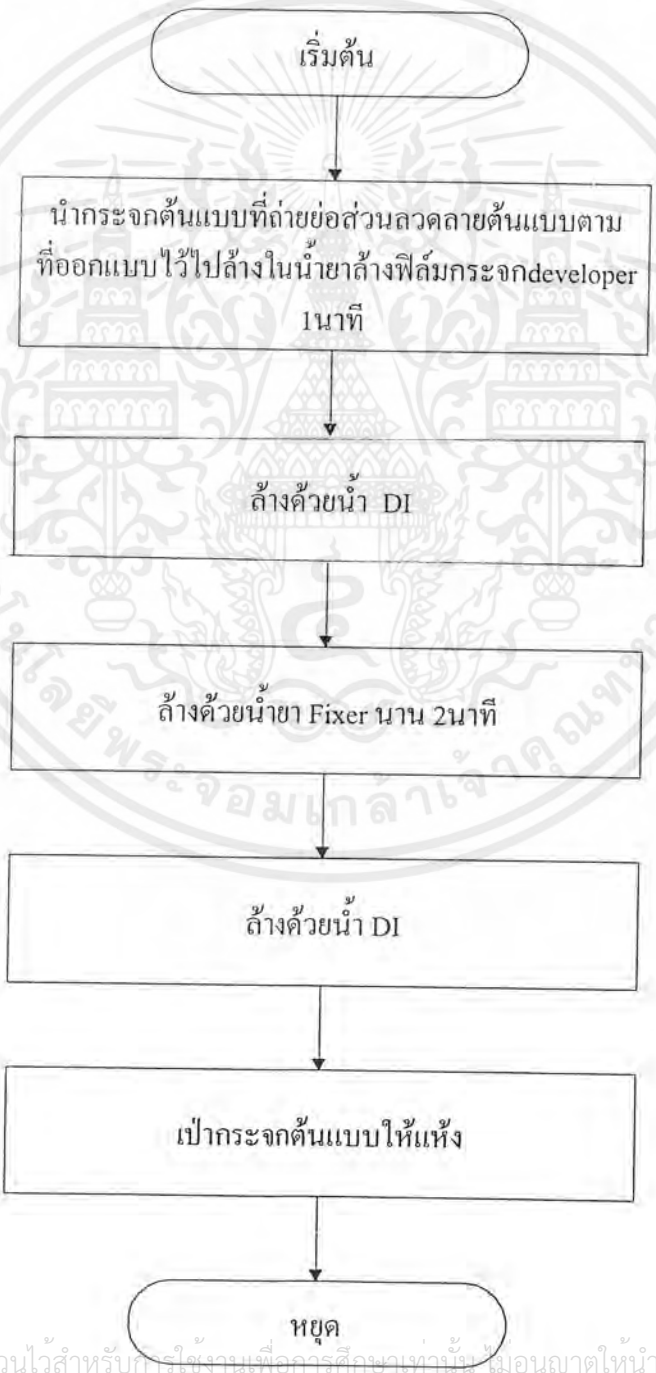
ทำการตัดแบบด้วยไมโครคัทเตอร์โดยตัดทีละแกน เฉพาะฟิล์มพลาสติกสแดงจากนั้นจึงลอกชั้นของพลาสติกสีแดงออกตามรอยที่ตัดไว้ จะทำให้ได้ลวดลายขึ้นบนแผ่นไมล่าร์ตามที่ได้ทำการออกแบบไว้ แผ่นไมล่าร์ที่ได้จะใช้เป็นต้นแบบในการสร้าง Photo Mask

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.อีมูลชั่นมาส์ก (Emulsion Mask) บางครั้งเรียกว่า ซอฟมาส์ก (Soft Mask) บริเวณทึบแสงทำจากน้ำยาไวแสง หรือ ฟิล์มไวแสงทำหน้าที่ดูดกลืนและบังแสงไม่ให้แสงผานไปได้เป็นที่นิยมใช้เนื่องจากมีราคาที่ถูก และสามารถสร้างงาย แต่มีข้อเสีย คือ เสียหายง่าย มีรอยขูดขีดง่าย

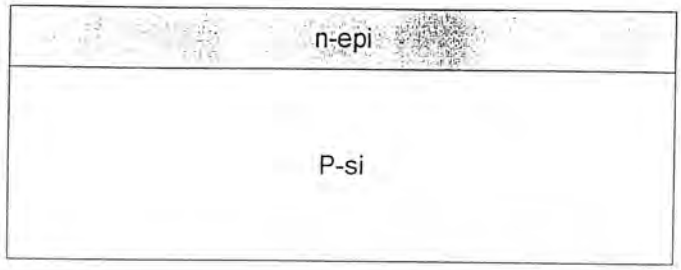
2.เมตัลมาส์ก (Metal Mask) เป็นมาส์กที่บริเวณทึบแสงจะใช้โลหะซึ่งงสามารถสะท้อนแสงได้ดีแสงจึงผ่านไม่ได้ วัสดุที่นิยมได้แก่ โครเมียม (Cr) โครเมียมออกไซด์ (Cr_2O_3) ซึ่งมีความคงทนเหมาะสมกับการใช้งานที่ต้องการความละเอียดสูง ซึ่งกระจกมาส์กมีขนาด 3″ · 3″

ถ่ายย่อส่วนด้วยเครื่องถ่ายย่อส่วน (Reduction Camera) ซึ่งสามารถย่อขนาดลงได้ 50 เท่า ซึ่งจะได้กระจกต้นแบบทั้งหมด 4 แผ่น แล้วไปทำการล้างฟิล์มบนกระจกต้นแบบ ซึ่งมีโฟล์วชาร์ตดังนี้

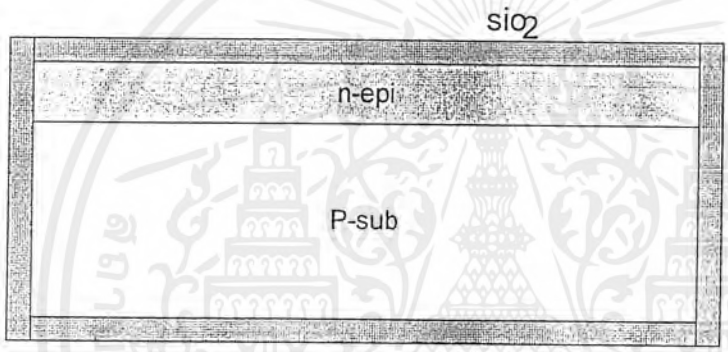


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

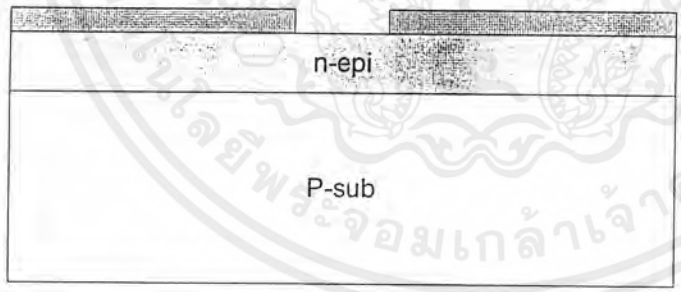
4.2 กระบวนการสร้าง JFET



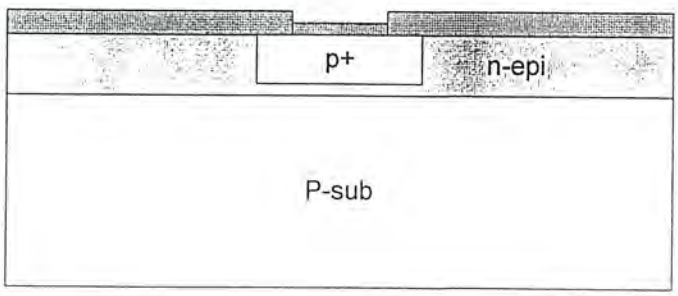
1. การเตรียมแผ่นเริ่มต้น Initial
- ใช้แผ่นอิพิทาเชียล(Epitaxial)ชนิด N/P (P/B) ระนาบ 100
- พิกัดความต้านทาน (Resistivity) ของชั้นอิพิทาเชียล 1-5 Ω cm



2. Oxidation
- Dry:Wet:Dry = 3:1:2 ช.ม.
- อุณหภูมิ 1150 $^{\circ}$C ได้ชั้นออกไซด์หนา 5000°A

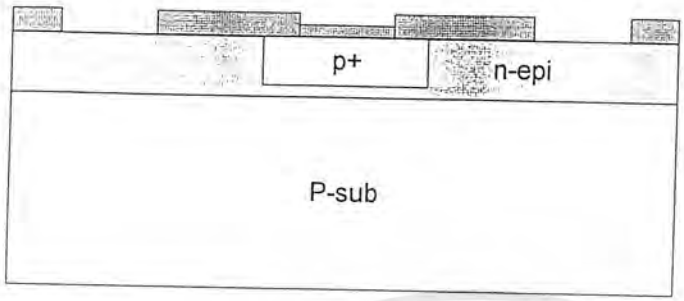


3. Photo Etching Mask 1 (Gate Mask P^{+})
- Negative Photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยกระบวนการโฟโตลิกราฟฟี (Photo Etching Mask 1)



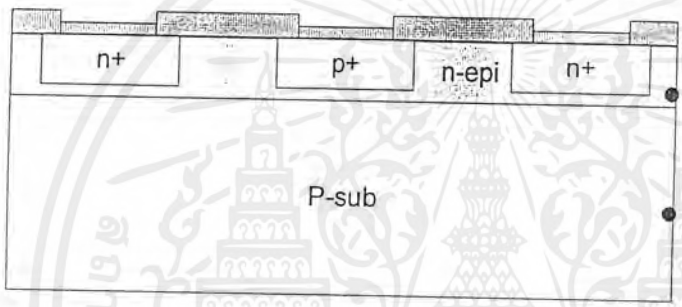
4.Gate Diffusion and Reoxidation (P^{+} : Boro
- Gate Deposition อุณหภูมิ 1000°C นาน . นาที
- Gate Drive-in and Reoxidation อุณหภูมิ 1100°C โดยใช้เวลาในการ Drive-in ต่างกั
- Dry : Wet : Dry = 1.5 : 0.5 : 0.5 ช.ม.
- Dry : Wet : Dry = 2.0 : 0.5 : 1.0 ช.ม.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



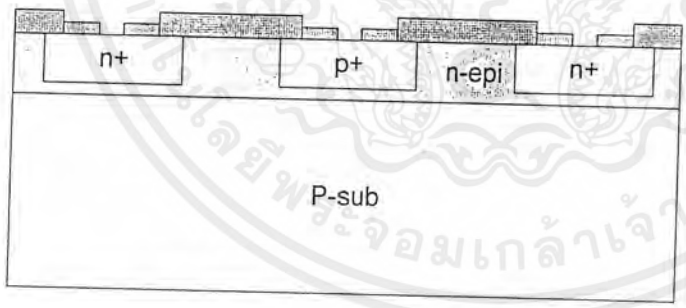
5. Photo Etching Mark 2 (Source , Drain : N^+

- Negative Photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยกระบวนการโฟโตลิโ
  กราฟฟี (Photo Etching Mask 2)



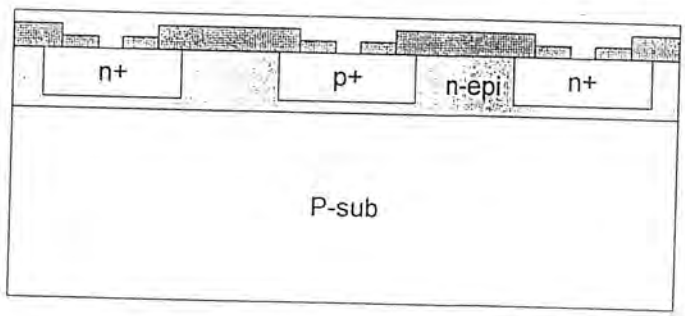
6. Source ,Drain Diffusion and Reoxidation
(N^+ :Phosphorus)

- Source , Drian deposition อุณหภูมิ 1000 $^\circ$C
  20 นาที
- Source , Drian Drive-in and Reoxidation อุณ
  1100 $^\circ$C
- Dry : Wet : Dry = 15:20:15 นาที



7. Photo Etching Mask 3 (Contact Mask)

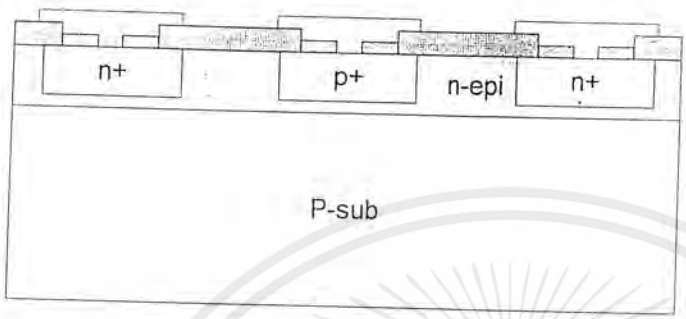
- Negative Photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยกระบวนการโฟโตลิโท
  กราฟฟี (Photo Etching Mask 3)



8. Metalization (Al)

- Vacuum Evaporate ที่ความดันประมาณ 2:
  Torr

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



9. Photo Etching Mask 4 (Metal)
- Positive Photo Resist (AZ)
- Al-Etching ที่อุณหภูมิ 40 ^{o}C
- Sintering อุณหภูมิ 500^{o}C นาน 12 นาที

รูปที่ 4.6 แสดงกระบวนการสร้าง JFET

4.1.3 กระบวนการสร้าง JFET

1. ขั้นตอนการเตรียมแผ่นซิลิกอนและการเช็คคุณสมบัติ
   - แผ่นซิลิกอนชนิดอิพิทาเชียล n / p ระนาบ 100
   - พิกัดความต้านทานของชั้นอิพิทาเชียล 1 –5 Ω.cm
   - ความหนาของชั้นอิพิทาเชียล 10-15 μm

2. นำแผ่นซิลิกอนที่ได้มาตัดตามขนาดที่ต้องการ ซึ่งแต่ละแผ่นมีขนาดแผ่นละ25cm·2.5 cm

3.การทำความสะอาดแผ่นซิลิกอนครั้งแรก เพื่อที่จะล้างไขมันและสิ่งสกปรกและสิ่งแปลกปลอมที่ติดค้างอยู่บนแผ่นซิลิกอน ซึ่งมีขั้นตอนดังนี้
   - ทำการ Utrasonic ในน้ำบริสุทธิ์ (Dieoonized Water) 2 นาที
   - ล้างด้วยน้ำบริสุทธิ์ (DI Water)
   - ต้มในกรดไนตริก (HNO_3) นาน 10 นาที
   - ล้างด้วยน้ำบริสุทธิ์ (DI Water)
   - ต้มในน้ำบริสุทธิ์แก้วที่ 1 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ต้มในน้ำบริสุทธิ์แก้วที่ 2 5 นาที
- ล้างด้วยน้ำบริสุทธิ์ (DI Water)
- เป่าแผ่นผลึกให้แห้งด้วยก๊าซไนโตรเจน (N_2)

4. การทำความสะอาดผิวหน้าแผ่นแบบมาตรฐาน

- ต้มในน้ำยาไตรโคลโรเอททีลีน (Trichloroetylene) 5 นาที 2 ครั้ง
- ล้างด้วยน้ำบริสุทธิ์ (DI Water)
- ล้างด้วยน้ำยาอะซิโตน (Acetone) ในเครื่องสั่นความถี่สูง (Supersonic Cleaner) นาน 2 นาที
- ล้างด้วยน้ำบริสุทธิ์ (DI Water)
- ล้างด้วยน้ำบริสุทธิ์ (DI Water)
- เป่าแผ่นผลึกให้แห้งด้วยก๊าซไนโตรเจน (N_2)

5. ขบวนการออกซิเดชั่น (Oxidation)

ทำการสร้างชั้นออกไซด์บนแผ่นผลึกซิลิกอน โดยให้อัตราส่วนของชั่งโมงในการออกซิเดชั่นเป็นดังนี้ 3-1-2 ก็คือทำการออกซิเดชั่น แบบ Dry Oxidation 3 ชั่วโมง แบบ Wet Oxidation 1 ชั่วโมง และแบบ Dry Oxidation อีก 2 ชั่วโมง ที่ทำแบบนี้เนื่องจากต้องการชั้นออกไซด์ที่มีความหนามาก ๆ ประมาณ 5,000 A

มีขั้นตอนการออกซิเดชั่นดังนี้

1. กัดผิวหน้าของแผ่นซิลิกอนด้วยกรอกัดแก้ว (HF) 5 % 10 วินาที
2. ล้างด้วยน้ำบริสุทธิ์ (DI Water) และเป่าแผ่นผลึกให้แห้งด้วยก๊าซไนโตรเจน(N_2)
3. นำแผ่นซิลิกอนเข้าเตาออกซิเดชั่นที่ทำการปรับอุณหภูมิที่กลางเตา 1,100 องศาเซลเซียส และที่ปลายเตาและหัวเตาปรับไว้ที่ 250 องศาเซลเซียส แล้วทำการผ่านก๊าซออกซิเจนเข้าไปในเตาด้วยอัตรา 1200 cc/min เป็นเวลา 3 ชั่วโมง จากนั้นเปลี่ยนเป็นออกซิเจนแบบชื้นด้วยอัตรา 1000 cc/min เป็นเวลา 1 ชั่วโมง และทำการออกซิเดชั่นแบบแห้งอีก 2 ชั่วโมง ซึ่งจะได้ชั้น SiO_2 หนาประมาณ 5000 A ทำการตรวจสอบความหนาด้วยตารางสีอีกครั้ง

6. กระบวนการเปิดชั้นซิลิกอนไดออกไซด์ที่ผิวหน้า (Photolithraphy)

ภายหลังการ Oxidation จะเกิดชั้นซิลิกอนไดออกไซด์ (SiO_2) เคลือบผิวทั้งหมดทำหน้าที่ป้องกันการแพร่ของสารเจือในส่วนที่ไม่ต้องการ ดังนั้นจึงทำการเปิดช่องออกไซด์นี้ออก เรียกกระบวนการนี้ว่าโฟโตลิโทรกราฟี (Photolithography) หรือ Photo-Etching กระบวนการดังกล่าวนี้จะต้องเคลือบแผ่นผิวผลึกซิลิกอนด้วยน้ำยาไวแสง (Photo Resist) โดยเครื่องมือที่เรียกว่า สปินเนอร์ (Spinner) สารไวแสงที่ใช้นี้เป็นสารไวแสงชนิดลบ (Negative Photo Resist) สารไวแสงชนิดนี้เมื่อถูกแสงเกาะติดกับผิวของผลึกแน่นไม่ละลายในน้ำยา (Deverloper)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. กระบวนการโฟโตลิโธกราฟีมาร์คที่1 (Gate Mask : P^+)

1..อบแผ่นผลึกให้แห้งในเตาที่อุณหภูมิ 90 ^{o}C 30 นาที

2. เคลือบน้ำนาไวแสง Way Coat ซึ่งเป็นน้ำยาไวแสงชนิดลบ (Negative) ที่ด้านบนของแผ่นด้วยเครื่องเคลือบน้ำยาไวแสง (Spinner) ที่ความเร็ว 5000รอบต่อนาที

3. นำไปอบเพื่อให้น้ำยาแห้งและเกาะติดที่อุณหภูมิ 85 ^{o}C นาน 20 นาที

4. ทำการฉายแสง (Alighment Expose) ผ่านกระจกต้นแบบที่เรียกว่า โฟโตมาร์ก (Photo Mask) ซึ่งโฟโตมาร์กนี้เป็นลวดลายที่ออกแบบมาแล้วโดยใช้แสงอุลตราไวโอเลต (UV) 10 วินาที

5. นำไปล้างด้วยน้ำยาล้าง (Developer) ตามขั้นตอน

- จุ่มลงใน Xylene แก้วที่ 1 90 นาที
- จุ่มลงใน Xylene แก้วที่ 2 90 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 1 30 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 2 30 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 3 30 นาที
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 1
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 2
- เป่าให้แห้งด้วยก๊าซไนโตรเจน (N_2)
- ทาด้านหลังของแผ่นด้วยน้ำยาไวแสง
- อบให้แห้งที่อุณหภูมิ 85^{o}C นาน 30 นาที

6. การสกัดชั้นออกไซด์ (Oxide Etching)

- จุ่มลงในสารละลาย Buffer (HF : NHF =1:6) 5 นาทีจุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 1
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 2
- เป่าให้แห้งด้วยก๊าซไนโตรเจน (N_2)

8.กระบวนการแพร่สารเจือเพื่อสร้างเกท (gate)

1.การแพร่โบรอน (Boron Deposition) ที่อุณหภูมิ 980 ^{o}C ที่บรรยากาศ ไนโตรเจน (N_2) 700 cc/min เวลา 30 นาที

2 การขับลึกโบรอน (Boron Drive-in) และสร้างชั้นซิลิกอนไดออกไซด์ ที่อุณหภูมิ 1100^{o}C ขับลึกด้วยก๊าซออกซิเจน (O_2) 2 แบบ คือ Dry:Wet:Dry=90:30:30 นาทีและDry:Wet:Dry=120:30:60 นาที

9.กระบวนการโฟโตลิโธกราฟีมาร์คที่ 2 (Source ,Drain Mask : N^+)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.อบแผ่นผลึกให้แห้งในเตาที่อุณหภูมิ 90 ^{o}C 30 นาที

2.เคลือบน้ำยาไวแสง Way Coat ซึ่งเป็นน้ำยาไวแสงชนิดลบ (Negative) ที่ด้านบนของแผ่นด้วยเครื่องเคลือบน้ำยาไวแสง (Spinner) ที่ความเร็ว 5000รอบต่อนาที

3.นำไปอบเพื่อให้น้ำยาแห้งและเกาะติดที่อุณหภูมิ 85 ^{o}C นาน 20 นาที

4.ทำการฉายแสง (Alighment Expose) ผ่านกระจกต้นแบบที่เรียกว่า โฟโตมาร์ก (Photo Mask) ซึ่งโฟโตมาร์กนี้เป็นลวดลายที่ออกแบบมาแล้วโดยใช้แสงอุลตราไวโอเลต (UV) 10 วินาที

5.นำไปล้างด้วยน้ำยาล้าง (Developer) ตามขั้นตอน

- จุ่มลงใน Xylene แก้วที่ 1 90 นาที
- จุ่มลงใน Xylene แก้วที่ 2 90 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 1 30 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 2 30 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 3 30 นาที
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 1
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 2
- เป่าให้แห้งด้วยก๊าซไนโตรเจน (N_2)
- ทาด้านหลังของแผ่นด้วยน้ำยาไวแสง
- อบให้แห้งที่อุณหภูมิ 85^{o}C นาน 30 นาที

6. การสกัดชั้นออกไซด์ (Oxide Etching)

- จุ่มลงในสารละลาย Buffer (HF : NHF =1:6) 5 นาทีจุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 1
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 2
- เป่าให้แห้งด้วยก๊าซไนโตรเจน (N_2)

10. ขบวนการแพร่สารเจือ ฟอสฟอรัส เพื่อสร้างส่วนของ Drain Source gate

1.Phosphorus Pre-Deposition ที่ 1000 ^{o}C แพร่ด้วยก๊าซไนโตรเจน (N_2) 700 cc / minเวลานาน 30 นาทีลอกชั้น Phosphorus glass โดยจุ่มใน HF 5% 12 วินาที

2.การขับด้วยฟอสฟอรัส (Phosphorus Drive in) และสร้างชั้นซิลิคอนไดออกไซด์ที่อุณหภูมิ 1100 ^{o}C ขับลึกด้วยก๊าซออกซิเจน (O_2) 2 แบบ คือ Dry:Wet:Dry 25:20:25 min

11. กระบวนการโฟโตลิโธกราฟฟีมาส์คที่ 3 (Contact Mask)

1.อบแผ่นผลึกให้แห้งในเตาที่อุณหภูมิ 90 ^{o}C 30 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.เคลือบน้ำนาไวแสง Way Coat ซึ่งเป็นน้ำยาไวแสงชนิดลบ (Negative) ที่ด้านบนของแผ่นด้วยเครื่องเคลือบน้ำยาไวแสง (Spinner) ที่ความเร็ว 5000รอบต่อนาที

3.นำไปอบเพื่อให้น้ำยาแห้งและเกาะติดที่อุณหภูมิ 85 ^{o}C นาน 20 นาที

4.ทำการฉายแสง (Alighment Expose) ผ่านกระจกต้นแบบที่เรียกว่า โฟโตมาร์ก (Photo Mask) ซึ่งโฟโตมาร์กนี้เป็นลวดลายที่ออกแบบมาแล้วโดยใช้แสงอุลตราไวโอเลต (UV) 10 วินาที

5.นำไปล้างด้วยน้ำยาล้าง (Developer) ตามขั้นตอน

- จุ่มลงใน Xylene แก้วที่ 1 90 นาที
- จุ่มลงใน Xylene แก้วที่ 2 90 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 1 30 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 2 30 นาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่ 3 30 นาที
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 1
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 2
- เป่าให้แห้งด้วยก๊าซไนโตรเจน (N_2)
- ทาด้านหลังของแผ่นด้วยน้ำยาไวแสง
- อบให้แห้งที่อุณหภูมิ 85^{o}C นาน 30 นาที

6. การสกัดชั้นออกไซด์ (Oxide Etching)

- จุ่มลงในสารละลาย Buffer (HF : NHF =1:6) 5 นาทีจุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 1
- จุ่มลงในน้ำบริสุทธิ์ (DI Water) แก้วที่ 2
- เป่าให้แห้งด้วยก๊าซไนโตรเจน (N_2)

12 การเคลือบชั้นอลูมิเนียมในสุญญากาศ

โดยใช้เครื่อง Evaporator ที่ความดัน 2× 10^{-6} Torr ทำการเคลือบแผ่นผลึกด้วยอลูมิเนียม

13 กระบวนการโฟโต้ลิโทกราฟฟี่ มาส์ค ที่ 4 (ลวดลายอลูมิเนียม)

ใช้กระจกมาส์กที่ 4 เป็นต้นแบบสำหรับการสกัดส่วนของอลูมิเนียมที่ไม่ต้องการออก ขั้นตอนนี้ ใช้น้ำยาไวแสงชนิดบวกคือ AZ และใช้สารละลาย AZ Devoloper ในการล้าง

1.เคลือบน้ำยาไวแสงชนิดบวก (AZ) spin 5000 rpm

2.อบฟิล์มที่ 85 ^{o}C 20 นาที (Pre-bake)

3.Alignment Expose

4.Develop ฟิล์ม โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- AZ Devoloper แก้วที่หนึ่ง 30 วินาที
- AZ Devoloper แก้วที่สอง 30 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2
- อบฟิล์มที่ 85 ^{o}C 20 นาที (pre-bake)

14 การสกัดชั้นอลูมิเนียม (Al-Etching)

1.สารละลายที่ใช้ละลายชั้นอลูมิเนียมได้แก่ สารละลายซึ่งมีกรดฟอสฟอริคเป็นหลัก

2.จุ่มในสารละลาย Al-Etching ที่อุณหภูมิประมาณ 40 ^{o}C

- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

3.กระบวนการการลอกฟิล์ม

- จุ่มลงใน Acetone แก้วที่หนึ่ง 1 นาที
- จุ่มลงใน Acetone แก้วที่สอง 1 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

15 .กระบวนการ Sintering Temp 500 ^{o}C

- Dry N_2 1000 cc/min 12 นาที

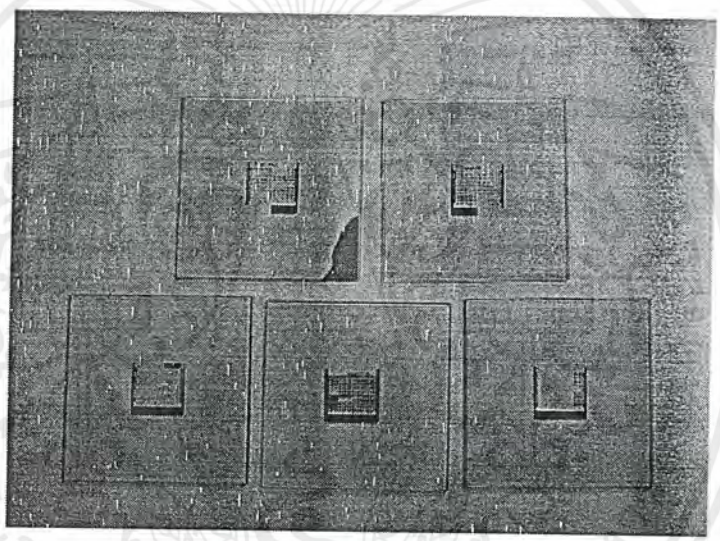
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การออกแบบและกระบวนการสร้างครั้งที่ 2

4.2.1 การออกแบบกระจกต้นแบบ

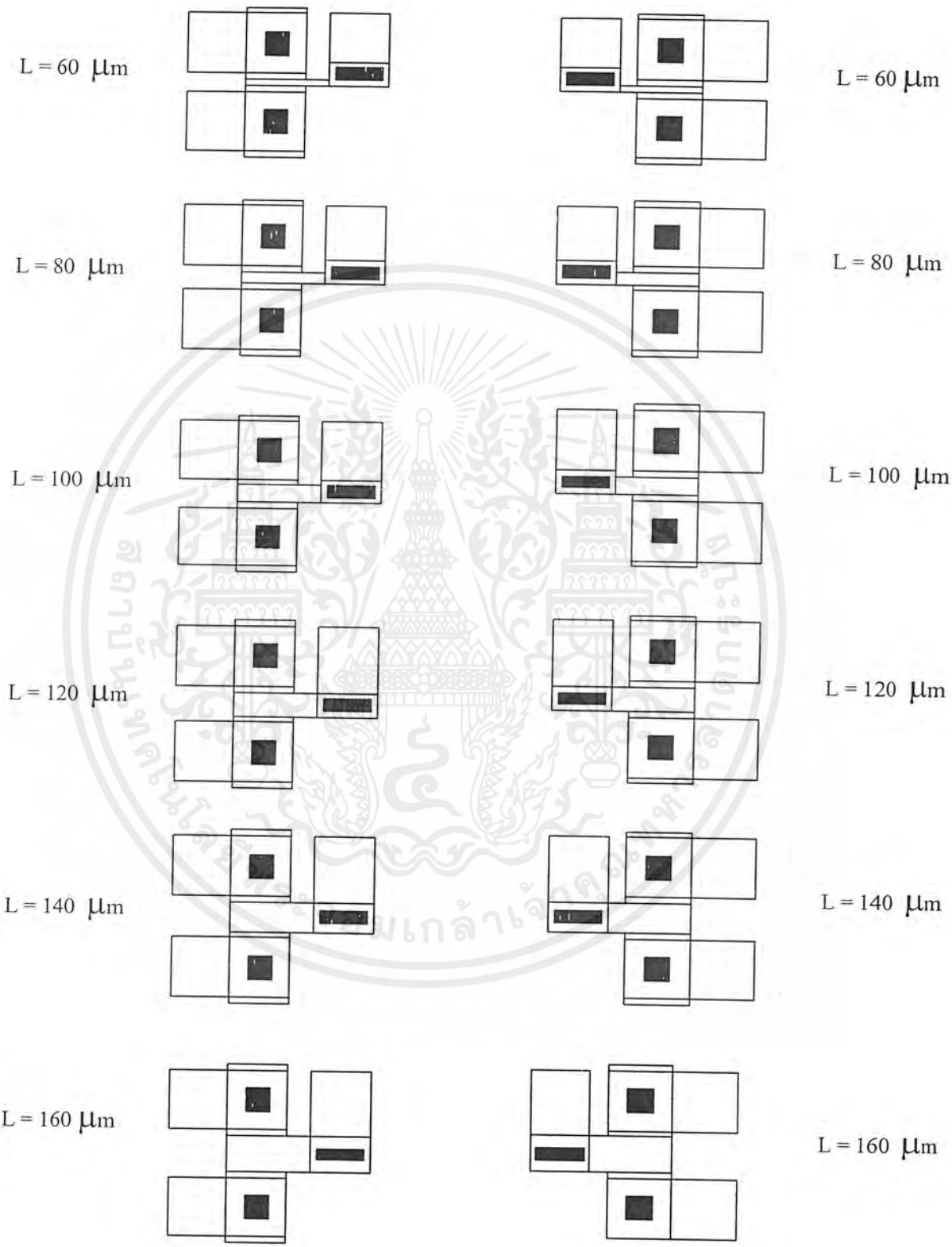
ในกระบวนการสร้างครั้งที่ 2 ได้ทำการแก้ปัญหาที่เกิดขึ้นโดยการสร้างบ่อ N-Well เพื่อควบคุมทิศทางกระแสที่ไหลจาก Drain ไปยัง Source ซึ่งในการสร้างบ่อ N- Well จะสร้างขึ้นมาแทนการใช้ชั้นอิพิทาเชียลและค่าของ L และ ค่า W มีการเปลี่ยนแปลงตามการออกแบบครั้งที่ 1 จะได้ลวดลายการออกแบบดังรูปที่ 4.5 ซึ่งจะแสดงลวดลายต้นแบบที่ทำการออกแบบ

เมื่อทำการออกแบบลวดลายเรียบร้อยแล้วก็ทำการตัดลวดลายออกแบบจากนั้นทำการถ่ายลวดลายต้นแบบลงบนกระจก Mask ลวดลายต้นแบบที่ได้ไปถ่ายลงบนกระจกต้นแบบซึ่งกระจกต้นแบบที่ได้จะมีการเพิ่มขึ้นจากเดิมอีกหนึ่ง Mask ดังแสดงในรูปที่ 4.6



รูปที่ 4.7 แสดงกระจกต้นแบบที่ได้ทำการออกแบบโดยมีการเพิ่มส่วน N-well ขึ้นมา

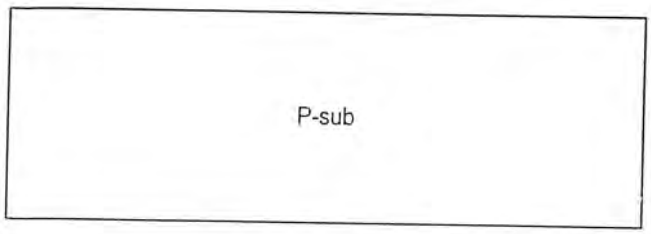
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงลวดลายต้นแบบที่ทำการออกแบบที่ค่า L และค่า W ต่างๆ

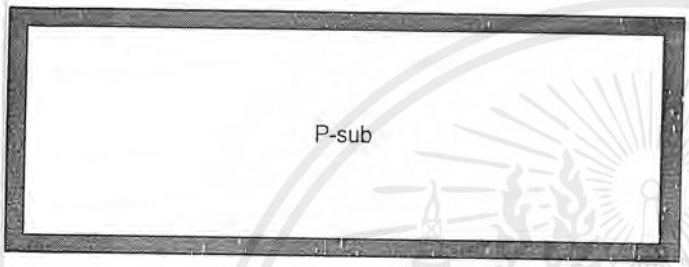
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 กระบวนการสร้าง



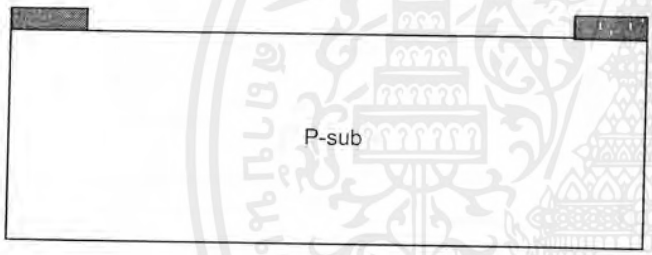
1. การเตรียมแผ่นผลึกเริ่มต้น (Initial)

- ใช้แผ่นชนิด P ระนาบ 111
- พิกัดความต้านทานของแผ่น 0.1-0.3 Ωcm



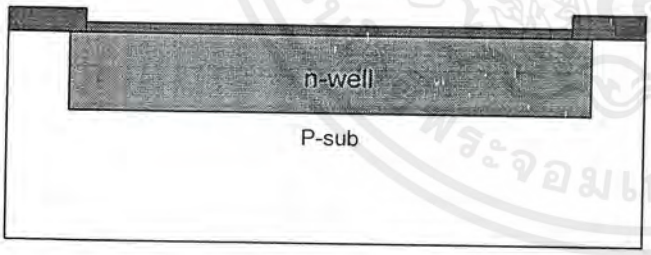
2. Oxidation

- Dry:Wet:Dry = 3:1:2 =ช.ม.
- อุณหภูมิ 1100 $^{\circ}$C ได้ชั้นออกไซด์หนา 5000 $^{\circ}$A



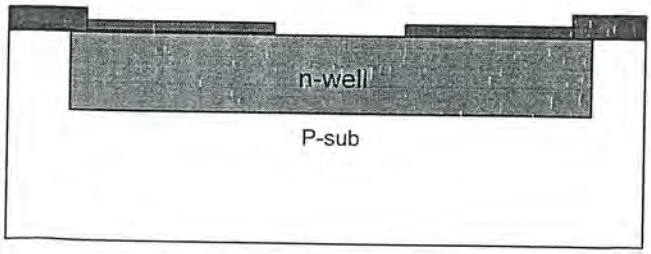
3.Photo Etching Mask 1 (Well Mask P^{+})

- Negative photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยการะบวนการโฟโตลิโทกราฟฟี (Photo Etching Mask 1)



4. N-Well Diffusion and Reoxidation

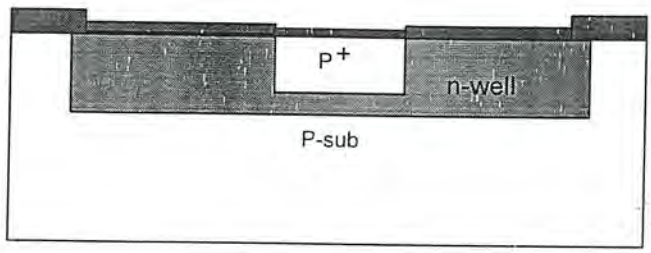
- Phosphorus Deposition อุณหภูมิ 1020°C นาน 25 นาที
- Phosphorus Drive –in ที่อุณหภูมิ 1100°C เวลาในการ Drive –in นาน 1.5 ช.ม. Dry:Wet:Dry 30:30:30 นาที



5.Photo Etching Mask 2 (Gate Mask P^{+})

- Negative photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยการะบวนการโฟโตลิโทกราฟฟี (Photo Etching Mask 2)

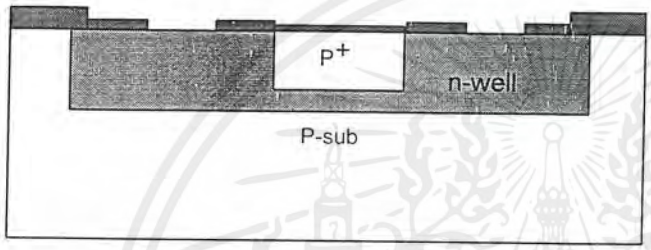
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



6. Gate Diffusion and Reoxidation (P^+ Boron)

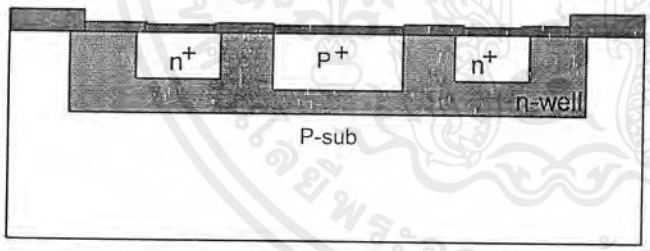
- Gate Deposition อุณหภูมิ 980°C นาน 30 นาที
- Gate Drive –in ที่อุณหภูมิ 1100°C

เวลาในการ Drive –in นาน 1 ช.ม. Dry:Wet:Dry 15:30:15 นาที



7.Photo Etching Mask 3 (Drain - Source Mask P^+)

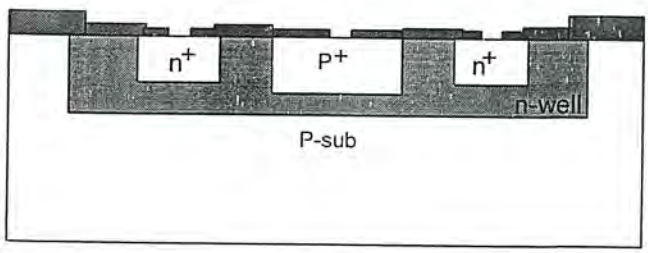
- Negative photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยการะบวนการโฟโตลิโทกราฟฟี (Photo Etching Mask 3)



8. Source, Drain Diffusion and Reoxidation (P^+ Boron)

- Source, Drain Deposition อุณหภูมิ 1000°C นาน 20 นาที
- Source, Drain Drive –in ที่อุณหภูมิ 1100°C

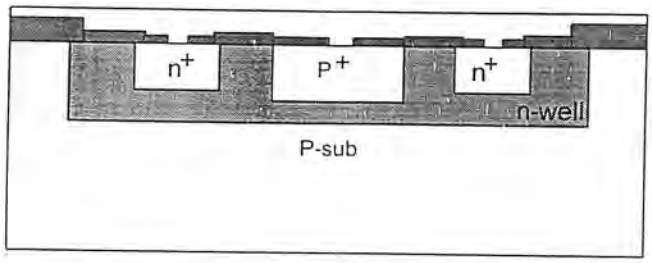
เวลาในการ Drive –in นาน 1 ช.ม. Dry:Wet:Dry 15:30:15 นาที



9.Photo Etching Mask 4 (Contact Mask)

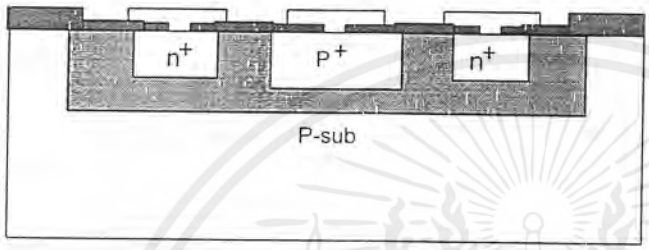
- Negative photo Resist (Waycoat)
- ทำการเปิดมาส์กด้วยการะบวนการโฟโตลิโทกราฟฟี (Photo Etching Mask 4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



10. Metalization (Al)

- Vacuum Evaporate ที่ความดันประมาณ $2 .10^{-6}$ Torr



11 .Photo Etching Mask 5 (Metal Mask)

- Positive Photo Resist (AZ)
- Al –Etchiing ที่อุณหภูมิ 40 $^{\circ}C$
- Sintering ที่อุณหภูมิ 500 $^{\circ}C$ นาน 12 นาที

กระบวนการสร้างครั้งที่ 2

1 . แผ่นผลึกซิลิกอนเริ่มต้น (Initial Wafer)

- แผ่นซิลิกอนชนิดพี ระนาบ (111)
- ค่าพิกัดความต้านทาน 0.1-0.3 Ω cm
- ขนาดความหนาของแผ่นผลึกประมาณ 400 μm

2 . การทำความสะอาดผิวแผ่นซิลิกอนครั้งแรก

การทำความสะอาดผิวหน้าเป็นการล้างสิ่งเจือปน สารแขวนลอย คราบไขมัน รวมทั้งซิลิกอนไดออกไซด์ที่เกิดผิว เพื่อให้แผ่นสะอาดพร้อมที่จะนำไปสร้างต่อไป มีขั้นตอนต่าง ๆ คือ

- Untrasonic ในน้ำบริสุทธิ์ (Deionization) 2 นาที
- จุ่มในน้ำบริสุทธิ์ ต้มในกรด HNO_3 10 นาที
- จุ่มในน้ำบริสุทธิ์
- ต้มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- ต้มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

3 . การทำความสะอาดผิวหน้าแผ่นแบบมาตรฐาน

- ต้มใน Tricholocthylenene 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Ultrasonic ใน Acetone 3 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

4 .การ Slice etching

- จุ่มในสารละลาย HF 5% 10 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

5. กระบวนการออกซิเดชั่น (Oxidation) ครั้งแรก

การสร้างออกไซด์ในขั้นตอนนี้เพื่อเป็นส่วนป้องกันในการแพร่สารเจือโดยจะใช้การออกซิเดชั่นแบบแห้งมีรายละเอียดดังนี้

- Oxidation โดยวิธีการ Dry:Wet:Dry 3:1:2 ช.ม.

6. กระบวนการโฟโต้ลิโทกราฟฟี่ มาส์ค ที่ 1 (N - Well)

ใช้กระจกมาส์คที่ 1 เป็นต้นแบบสำหรับการเปิดออกไซด์ เพื่อแพร่ส่วน Well ของ JFET

1. อบแผ่นไล่ความชื้นที่ 85 ^{o}C 30 นาที
2. เคลือบน้ำยาไวแสงชนิดลบ (Way coat) spin 5000 rpm
3. อบฟิล์มที่ 85 ^{o}C (Pre- bake)
4. Alignment Expose 10 วินาที
5. Develop ฟิล์ม โดย

- จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
- จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2
- อบฟิล์มที่ 85 ^{o}C 40 นาที (Post-bake)
- เคลือบฟิล์มด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- อบฟิล์มที่ 85°C 30 นาที

7. การใช้สารละลายสกัดชั้นออกไซด์ (Oxide Etching)

- จุ่มในสารละลาย Buffer
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

8. กระบวนการการลอกฟิล์ม

- ต้มใน H_2SO_4 แก้วที่หนึ่ง 5 นาที
- ต้มใน H_2SO_4 แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

9. การทำความสะอาดผิวหน้า

- ต้มใน Tricholocthylenene 5 นาที
- Ultrasonic ใน Acetone 3 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

10. การ Slice etching

- จุ่มในสารละลาย HF 5% 10 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

11. กระบวนการแพร่สารเจือเพื่อสร้างส่วน N – Well

Pre- deposition

- Phosphorus deposition Temp 1020 °C ด้วย N_2 700 cc/min 25 นาที

Drive-in

- Phosphorus drive-in Temp 1100°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Dry O_2 1200 cc/min 30 นาที
- Wet O_2 1000 cc/min 30 นาที
- Dry O_2 1200 cc/min 30 นาที

12. กระบวนการโฟโต้ลิโทกราฟฟี่ มาส์ค ที่ 2 (Gate –Mask)

ใช้กระจกมาส์คที่ 2 เป็นต้นแบบสำหรับการเปิดชั้นออกไซด์ บริเวณส่วนเกทเพื่อสร้างชั้นออกไซด์ มีรายละเอียดดังนี้

1 อบแผ่นไล่ความชื้นที่ 85 ^{o}C 30 นาที
2. เคลือบน้ำยาไวแสงชนิดลบ (Way coat) spin 5000 rpm
3. อบฟิล์มที่ 95 ^{o}C 30 นาที (Pre- bake)
4. Alignment Expose 10 วินาที
5. Develop ฟิล์ม โดย

- จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
- จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2
- อบฟิล์มที่ 85 ^{o}C 30 นาที

13. กระบวนการการลอกฟิล์ม

- ต้มใน H_2SO_4 แก้วที่หนึ่ง 5 นาที
- ต้มใน H_2SO_4 แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

14. กระบวนการแพร่ส่วนเกท Gate

Pre-deposition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Boron deposition Temp 980 ^{o}C ด้วย N_2 700 cc/min 30 นาที
- Dry oxidation 700 cc/min 5 นาที

Drive-in

- Boron drive-in Temp 1100 ^{o}C
- Dry O_2 1200 cc/min 15 นาที
- Wet O_2 1000 cc/min 30 นาที
- Dry O_2 1200 cc/min 15 นาที

15. กระบวนการโฟโต้ลิโทกราฟฟี่ มาส์ค ที่ 3 (Source – Drain Mask)

ใช้กระจกมาส์คที่ 3 เป็นต้นแบบในการเปิดออกไซด์บริเวณที่จะสร้างส่วน Source – Drain

1. อบแผ่นไล่ความชื้นที่ 85 ^{o}C 30 นาที
2. เคลือบน้ำยาไวแสงชนิดลบ (Way coat) spin 5000 rpm
3. อบฟิล์มที่ 95 ^{o}C 30 นาที (Pre-bake)
4. Alignment Expose 10 วินาที
6. Develop ฟิล์ม โดย

- จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
- จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2
- อบฟิล์มที่ 85 ^{o}C 30 นาที

16. Oxide Etching

- จุ่มในสารละลาย Buffer
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

17. กระบวนการการลอกฟิล์ม

- ต้มใน H_2SO_4 แก้วที่หนึ่ง 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ต้มใน H_2SO_4 แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

18. กระบวนการแพร่สารเจือเพื่อสร้างส่วน Source –Drain

Pre- deposition

- Phosphorus deposition Temp 1020 $^{\circ}C$ ด้วย N_2 700 cc/min 20 นาที

Drive-in

- Phosphorus drive-in Temp 1100$^{\circ}C$
- Dry O_2 1200 cc/min 15 นาที
- Wet O_2 1000 cc/min 30 นาที
- Dry O_2 1200 cc/min 15 นาที

19. กระบวนการโฟโต้ลิโทกราฟฟี่ มาส์ก ที่ 4 (ช่อง Contact)

ใช้กระจกมาส์คที่ 4 เป็นต้นแบบในการเปิดออกไซด์บริเวณขั้วสัมผัส

1. อบแผ่นไล่ความชื้นที่ 85 $^{\circ}C$ 30 นาที
2. เคลือบน้ำยาไวแสงชนิดลบ (Way coat) spin 5000 rpm
3. อบฟิล์มที่ 95 $^{\circ}C$ 30 นาที (Pre-bake)
4. Alignment Expose 10 วินาที
5. Develop ฟิล์ม โดย

- จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
- จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
- จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2
- อบฟิล์มที่ 85 $^{\circ}C$ 30 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20 . Oxide Etching

- จุ่มในสารละลาย Buffer
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

21. กระบวนการการลอกฟิล์ม

- ต้มใน H_2SO_4 แก้วที่หนึ่ง 5 นาที
- ต้มใน H_2SO_4 แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

22. การเคลือบชั้นอลูมิเนียมในสุญญากาศ

โดยใช้เครื่อง Evaporator ที่ความดัน 2×10^{-6} Torr ทำการเคลือบแผ่นผลึกด้วยอลูมิเนียม

23. กระบวนการโฟโต้ลิโทกราฟฟี่ มาส์ก ที่ 5 (ลวดลายอลูมิเนียม)

ใช้กระจกมาส์คที่ 5 เป็นต้นแบบสำหรับการสกัดส่วนของอลูมิเนียมที่ไม่ต้องการออก ขั้นตอนนี้ ใช้น้ำยาไวแสงชนิดบวกคือ AZ และใช้สารละลาย AZ Devoloper ในการล้าง

1. เคลือบน้ำยาไวแสงชนิดบวก (AZ) spin 5000 rpm
2. อบฟิล์ที่ 85 $^{\circ}$C 30 นาที (Pre-bake)
3. Alignment Expose 12 วินาที
4. Develop ฟิล์ม โดย

- AZ Devoloper แก้วที่หนึ่ง 30 วินาที
- AZ Devoloper แก้วที่สอง 30 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2
- อบฟิล์มที่ 85°C 20 นาที (pre-bake)

24. การสกัดชั้นอลูมิเนียม (Al-Etching)

สารละลายที่ใช้ละลายชั้นอลูมิเนียมได้แก่ สารละลายซึ่งมีกรดฟอสฟอริคเป็นหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จุ่มในสารละลาย Al-Etching ที่อุณหภูมิประมาณ 40 °C

- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

25. กระบวนการการลอกฟิล์ม

- จุ่มลงใน Acetone แก้วที่หนึ่ง 1 นาที
- จุ่มลงใน Acetone แก้วที่สอง 1 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

26..กระบวนการ Sintering Temp 500 °C

- Dry N_2 1000 cc/min 12 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

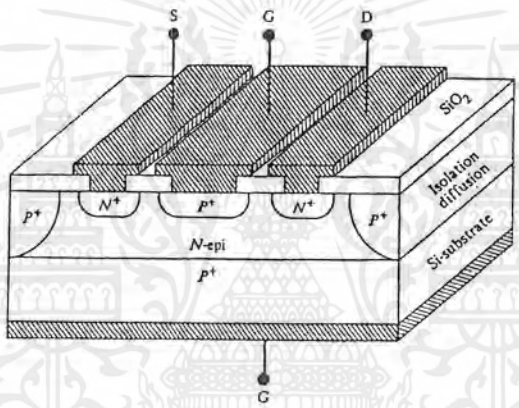
บทที่5

การทดลองและผลการทดลอง

เนื่องจากได้มีกระบวนการสร้าง 2 ครั้ง ดังนั้นจึงแบ่งผลการทดลองออกเป็น 2 ครั้ง ครั้งแรก สร้างโดยการใช้แผ่นซิลิกอนชนิดอิพิทาเ ซียล

5.1 ผลการทดลอง การสร้างโดยการใช้แผ่นซิลิกอนชนิดอิพิทาเ ซียล

แผ่นซิลิกอน ชนิดอิพิทาเซียลที่ผ่านกระบวนการสร้าง JFET มาทำการวัดตรวจสอบคุณสมบัติพื้นฐานโดยใช้เครื่อง Curve Tracer จะแบ่งการวัดออกเป็นส่วนๆ เพื่อวัดคุณสมบัติของรอยต่อต่างๆโดยโครงสร้างแสดงดังรูปที่ 5.1

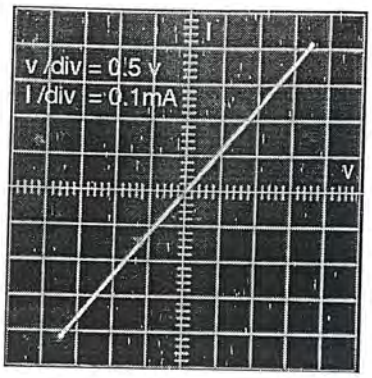


รูปที่ 5.1 แสดงโครงสร้างของ JFET

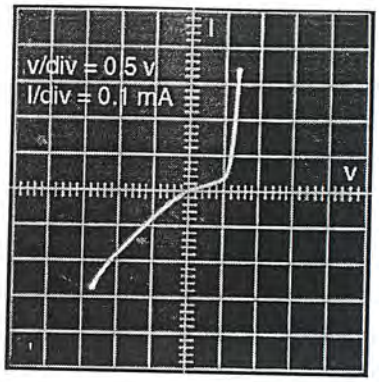
5.1.1 การทดสอบคุณสมบัติของรอยต่อต่างๆของ JFET

รอยต่อแรกที่ทำการวัดคือ รอยต่อระหว่าง ส่วนซออสกับเดรนจากโครงสร้างของ JFET จะเห็นว่าจะเสมือนเป็นความต้านทาน ความสัมพันธ์ระหว่างกระแสและแรงดันที่ได้จะเป็นเส้นตรง แสดงดังรูปที่ 5.2(a) รอยต่อระหว่างส่วนซอสกับเกท , เดดรนกับเกท , ซอสกับฐานรอง , เดรนกับฐานรองจะเป็นรอยต่อพีเอ็นมีลักษณะเหมือนไดโอด กราฟที่วัดได้จะคล้ายกราฟกระแสกับแรงดันของไดโอด แสดงดังรูปที่ 5.2 (b) - 5.2 (e) ตามลำดับซึ่ง ที่ตั้งในการวัดเครื่อง Curve Tracer คือ V= 0.5 v , I= 0.1 mA

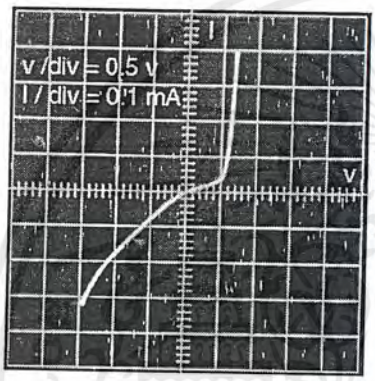
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



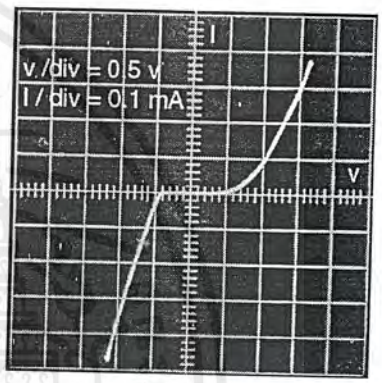
(a)



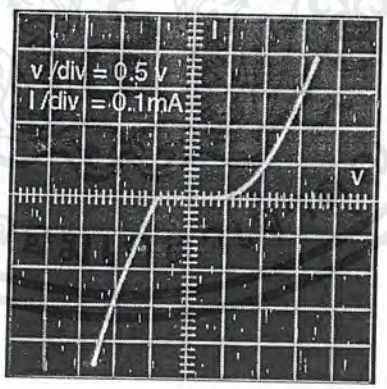
(b)



(c)



(d)



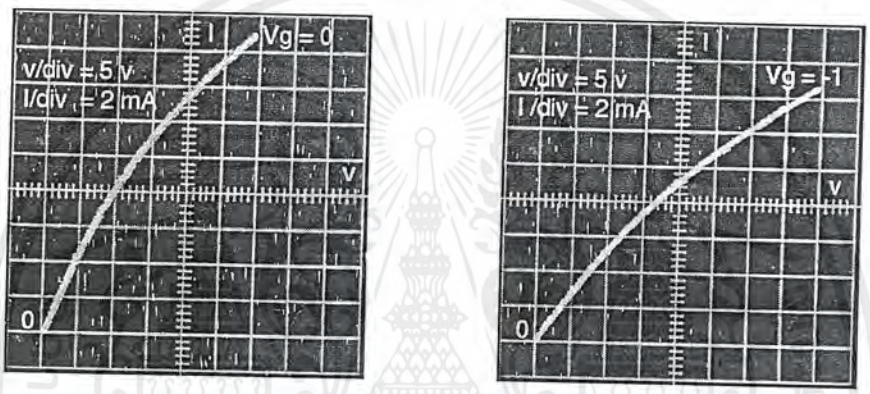
(e)

รูปที่ 5.2 กราฟแสดงความสัมพันธ์ระหว่างกระแสกับแรงดันที่รอยต่อต่างๆ ;(a) รอยต่อซอสกับเดรน ;(b) ซอสกับเกท ; (c) เดรนกับเกท ;(d) ซอสกับฐานรอง ;(e) เดรนกับฐานรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2 ความสัมพันธ์ระหว่างกระแสกับแรงดัน

ป้อนแรงดัน ไบอัสที่ซอสกับเดรน จะทำให้มีกระแสไหลผ่านช่องทางเดินกระแส (channel) แล้ววัดค่ากระแส เมื่อป้อนแรงดันที่เกท (Vg) เพื่อดูคุณสมบัติการควบคุมช่องทางเดินกระแสของเกทโดยทำการศึกษาขณะที่ไม่มีการไบอัสที่เกท (Vg = 0) แสดงดังรูปที่ 5.3 (a) และขณะมีการให้ไบอัสที่เกท จากลักษณะการไบอัสรอยต่อ P-N ที่เกทจะได้รับการไบอัสแบบย้อนกลับทำให้ Depletion region ขยายตัวบีบตัวให้ Channel แคบลง กระแสไหลผ่านได้น้อย กราฟที่ได้จะมีลักษณะโค้งงอ แสดงดังรูปที่ 5.3 (b)

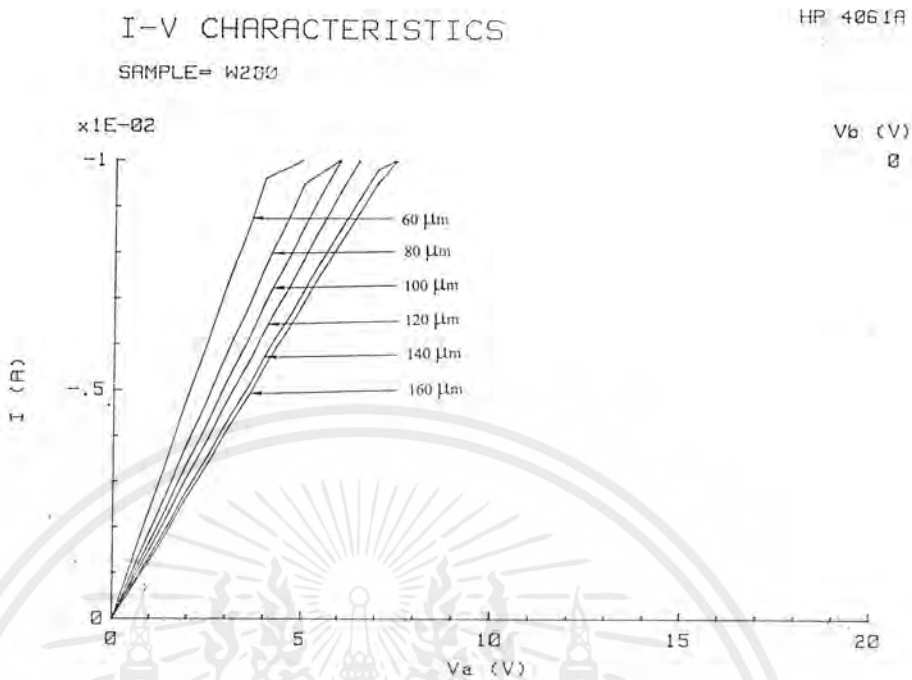


(a) (b)

รูปที่ 5.3 กราฟแสดงความสัมพันธ์ระหว่าง Ids – Vds ที่ แรงดัน Vg = ค่าต่างๆ;(a) V_g = 0 V. ; V_g = -1 V.

ในการออกแบบการสร้างได้ทำการกำหนดให้ ความกว้าง (W) และความยาวของช่องทางเดินกระแส (L) มีความแตกต่างกันเพื่อจะดูความแตกต่างของปริมาณกระแสที่ไหลผ่านช่องทางเดินกระแสที่ W และ L ค่าต่างๆ โดยใช้เครื่อง HP 4061A โดยกำหนดให้ Vg =0 ที่ค่า W=200 μm ค่า L = 60,80,100,120,140,160 μm จะได้กราฟรูปที่ 5.4

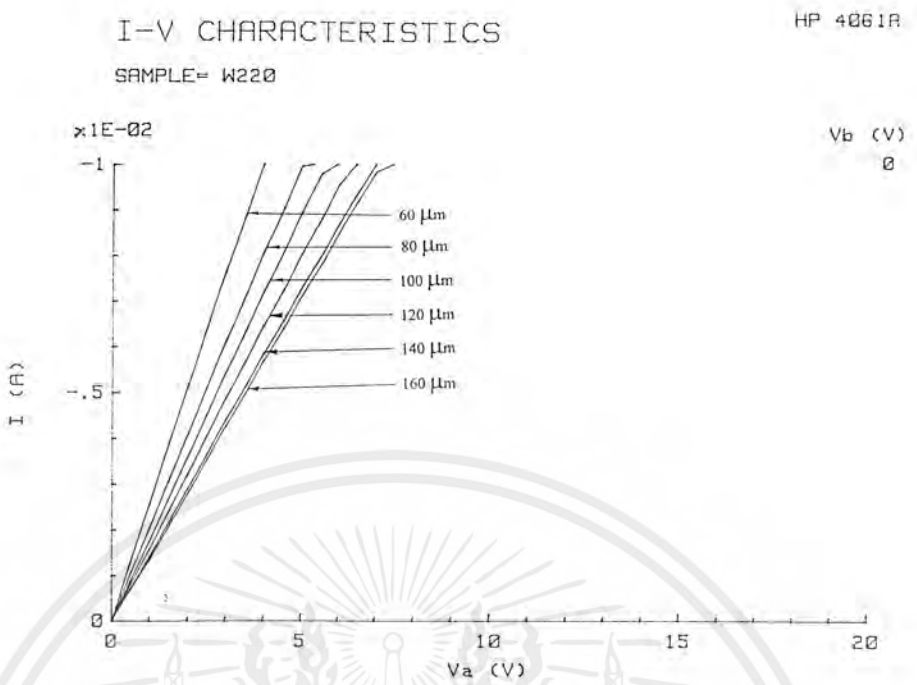
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 แสดงความแตกต่างของกระแสที่ไหลผ่านช่องทางเดินกระแสเมื่อค่า L มีค่าต่าง ๆ ที่ W = 200µm

จากกราฟจะเห็นความแตกต่างของปริมาณกระแสที่ไหลผ่านช่องทางเดินกระแส เมื่อค่า L มีค่าต่าง ๆ คือเมื่อค่า L มีค่าเพิ่มขึ้น จะเห็นว่า เส้นกราฟมีความชันลดลง เนื่องจากเมื่อ L เพิ่ม ความต้านทานของ Channel จะเพิ่ม ซึ่งค่าความต้านทานสามารถหาได้จาก $\Delta V / \Delta I$ แสดงในตารางที่ 1 ส่วนกราฟที่ 5.5 จะเป็นผลจาก Vg = 0 ที่ w = 220 µm ที่ L = 20,40,60,80,100,120 µm เมื่อเปรียบเทียบระหว่างกราฟของ W =200 µm และ[W = 220 µm จะเห็นว่ากราฟของ W = 220 µm จะมีความชันที่มากกว่าเนื่องจากค่าความต้านทานของ Channel ลดลงซึ่งค่าความต้านทานของ W= 220µm หาค่า $\Delta V / \Delta I$ ดูได้จากตารางที่ 1 จากรูปที่ 5.4 และรูปที่ 5.5 จะเห็นว่ากราฟมีลักษณะเป็นเส้นตรง เนื่องจากกราฟที่อยู่ในช่วง Linear ของ JFET แรงดันซอส-เดรน (Vds) ที่ป้อนให้สูงไม่พอที่จะทำให้เกิดการ Pinch Off ของ Channel ได้ เนื่องจาก ช่องทางเดินกระแส มีความกว้างมาก หากต้องการให้เกิดการ Pinch Off ต้องใช้แรงดันไบอัสค่าสูง ซึ่งจะทำให้กระแสไหลผ่าน Channel อาจทำให้เกิดความเสียหายต่อ โครงสร้าง ได้ และเครื่อง HP 4061A มีย่านการวัดกระแสอยู่ในช่วง 10 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 แสดงความแตกต่างของกระแสที่ไหลผ่านช่องทางเดินกระแสเมื่อค่า L มีค่าต่าง ๆ ที่ W = 220µm

ตารางที่ 1 แสดงค่าความต้านทานของช่องทางเดินกระแส ที่ค่า L และ W ค่า ต่างๆ

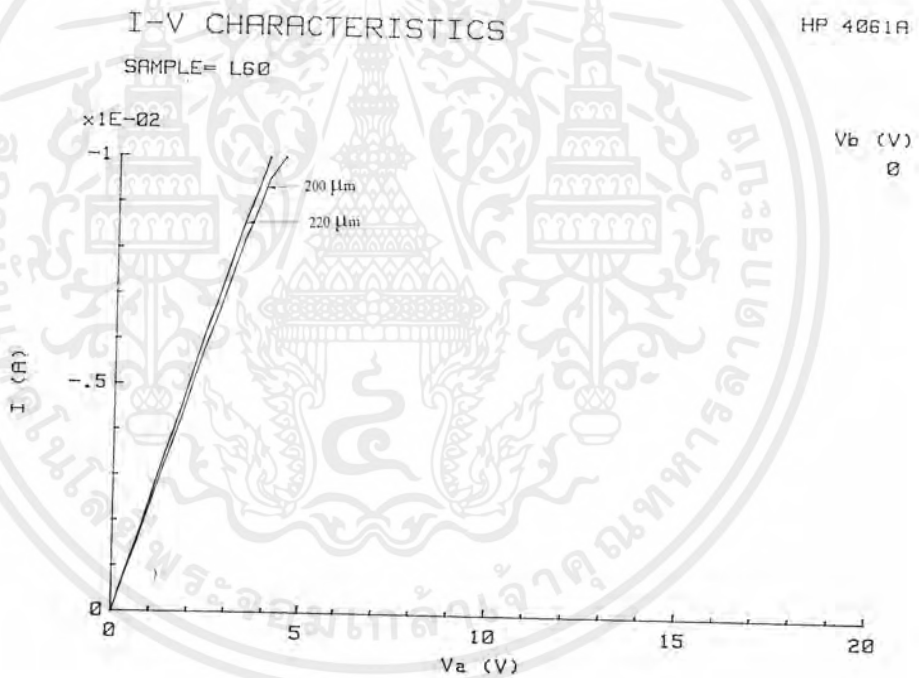
L (µm)	W = 200		W =220	
	ค่าที่วัดได้ R (Ω)	ค่าจากการคำนวณ (Ω)	ค่าที่วัดได้ R (Ω)	ค่าจากการคำนวณ (Ω)
20	500	1548.53	416.66	1407.75
40	606	2064.7	600	1877.012
60	600	2580.89	603	2346.26
80	666	3097.07	648	2815.51
100	700	3613.24	655	3284.77
120	750	4.129.428	740.7	3754.025

เพื่อให้เห็นค่าความต้านทานที่แตกต่างกันของ channel เมื่อให้ความยาว (L) ของ channel คงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

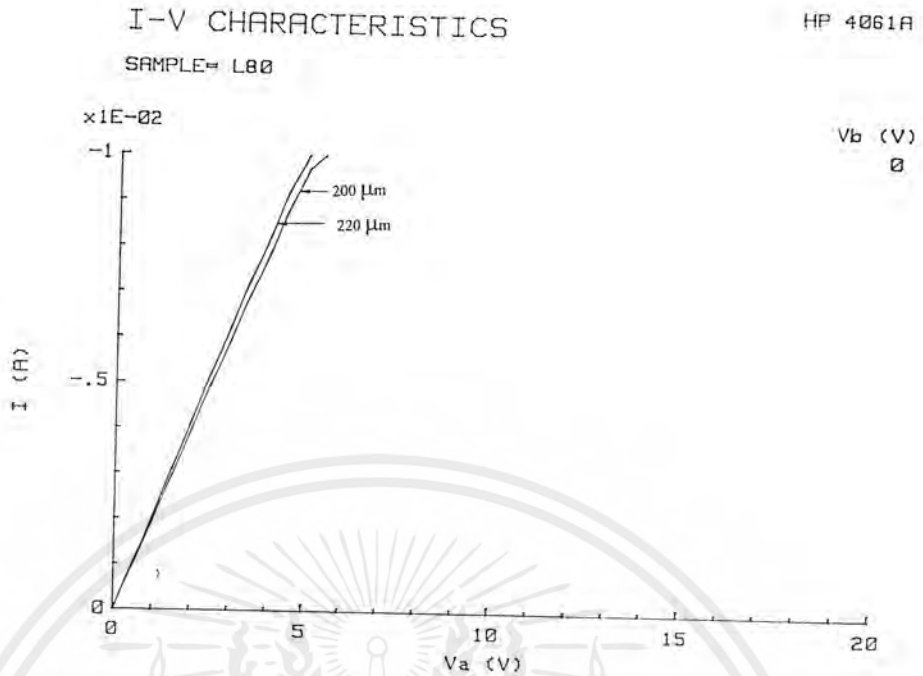
ที่ค่าหนึ่งแล้วเปลี่ยนค่าความกว้างของช่องทางเดินกระแส คือ 200μ m และ 220μm เมื่อทำการวัดด้วยเครื่อง HP 4061 A จะได้กราฟ I-V แสดงดังรูป 5.6 – 5.12 ซึ่งแสดงกราฟ I-V ของความยาว (L) เท่ากับ 20 , 40 , 60 , 80 , 100 และ120 ตามลำดับ โดยให้ Vg = 0

จากกราฟแสดงให้เห็นว่าเมื่อ L คงที่ความกว้าง(W) ของช่องทางเดินกระแส จะมีผลต่อความต้านทานของช่องทางเดินกระแส คือ เมื่อ W มีค่ามาก (W = 220μm) จะทำให้ความต้านทานของช่องทางเดินกระแสลดลง ดูได้จากดาวมชันของกราฟที่ชันขึ้น แต่ถ้า W มีค่าลดลง (W=200μm) ทำให้ความต้านทานของช่องทางเดินกระแสเพิ่มขึ้นดูได้จากกราฟ I-Vที่มีความชันลดลง

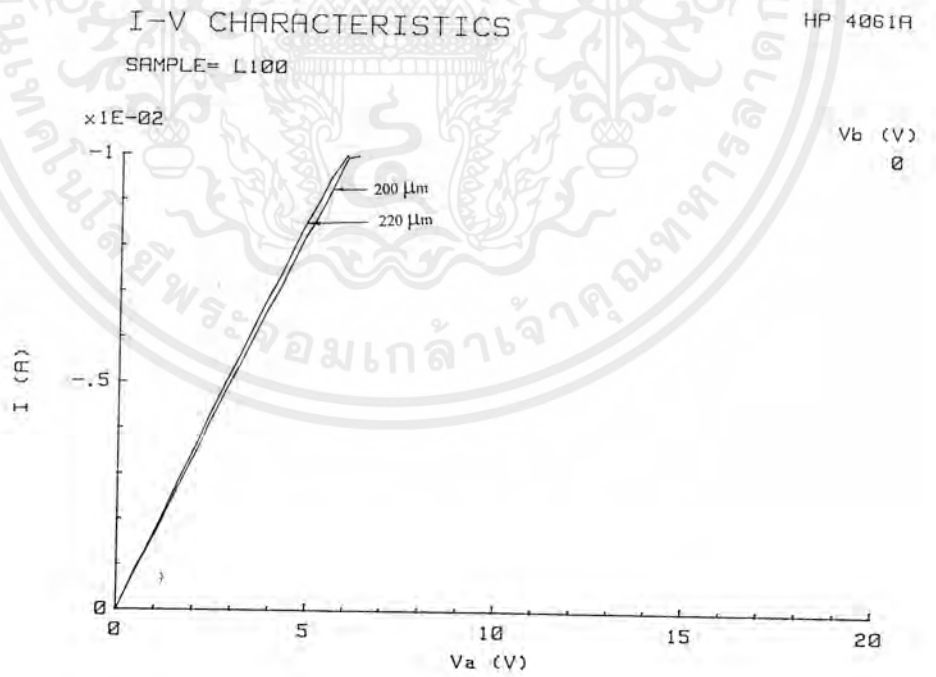


รูปที่ 5.6 แสดงความสัมพันธ์ I - V ของความยาวช่องทางเดินกระแส (L =60μ m) ที่ความกว้าง ช่องทางเดินกระแส (W = 200 μ m ,W = 220 μ m)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

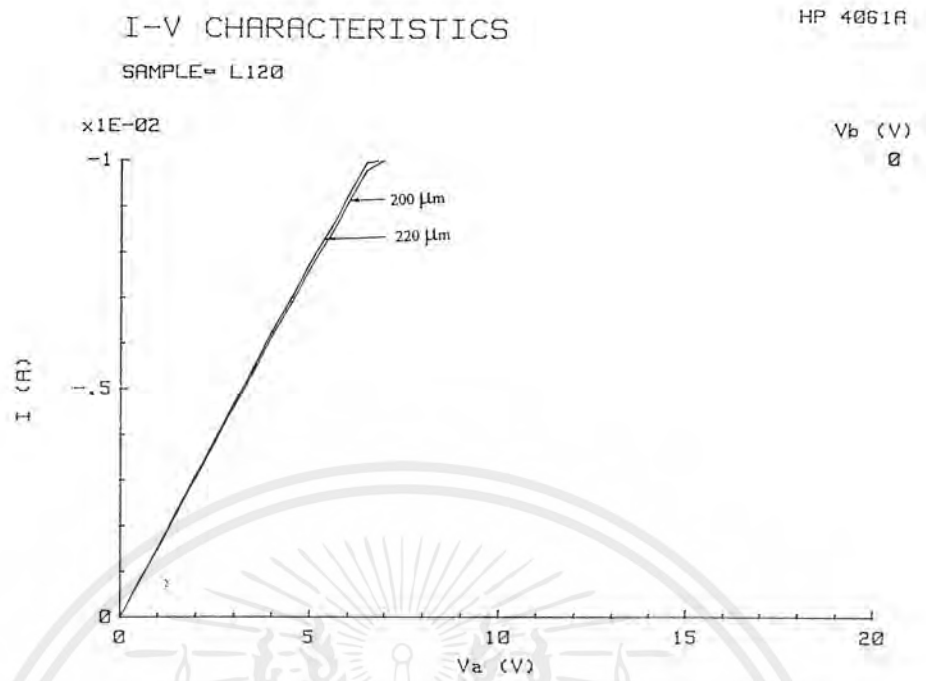


รูปที่ 5.7 แสดงความสัมพันธ์ I - V ของความยาวช่องทางเดินกระแส (L = 80µ m) ที่ความกว้าง ช่องทางเดินกระแส (W = 200 µ m ,W = 220 µ m)

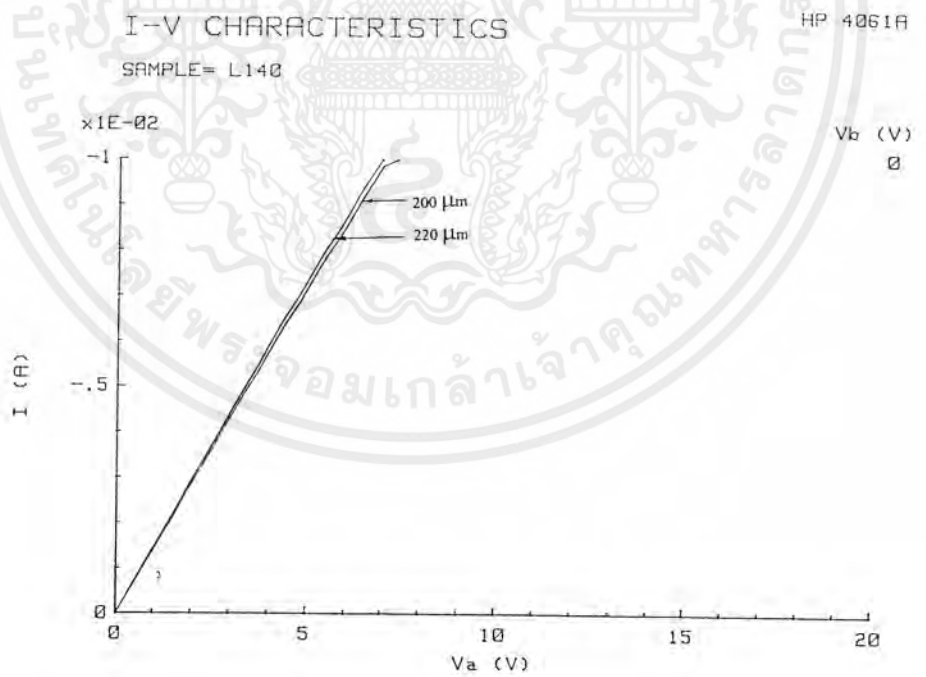


รูปที่ 5.8 แสดงความสัมพันธ์ I - V ของความยาวช่องทางเดินกระแส (L =100µ m) ที่ความกว้าง ช่องทางเดินกระแส (W = 200 µ m ,W = 220 µ m)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

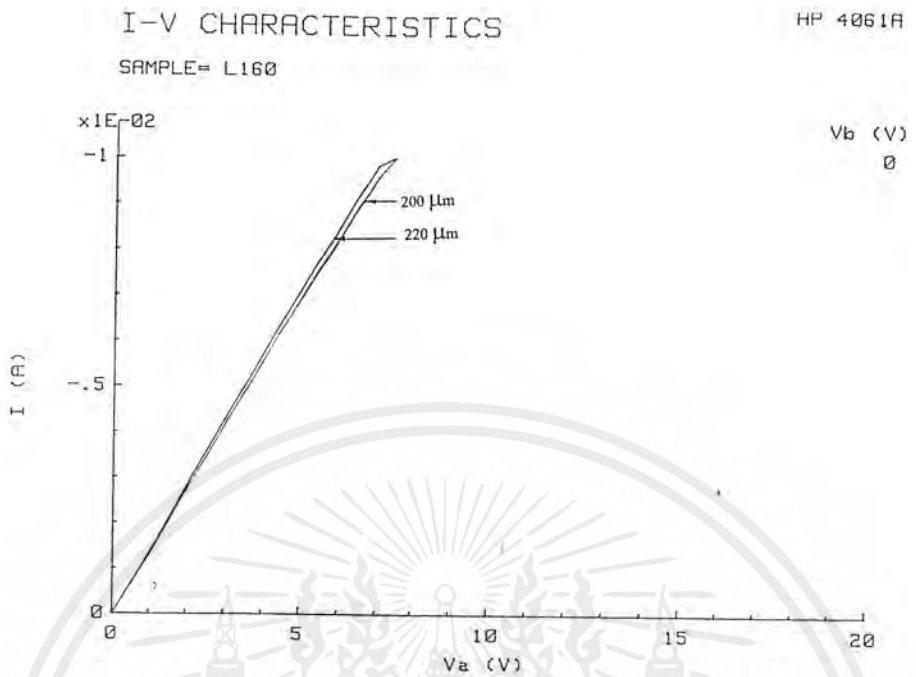


รูปที่ 5.9 แสดงความสัมพันธ์ I - V ของความยาวช่องทางเดินกระแส (L =100µ m) ที่ความกว้าง ช่องทางเดินกระแส (W =200 µ m ,W = 220 µ m)



รูปที่ 5.10 แสดงความสัมพันธ์ I - V ของความยาวช่องทางเดินกระแส (L =140µ m) ที่ความกว้าง ช่องทางเดินกระแส (W =200 µ m ,W = 220 µ m)

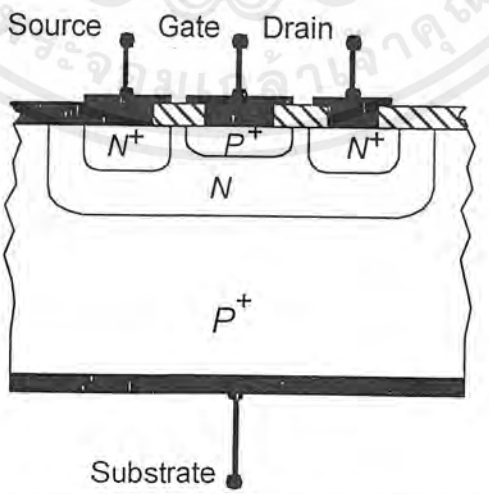
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.11 แสดงความสัมพันธ์ I - V ของความยาวช่องทางเดินกระแส (L =160µ m) ที่ความกว้าง ช่องทางเดินกระแส (W = 200 µ m ,W = 220 µ m)

5.2 ผลการทดลองที่สอง (โครงสร้างที่เพิ่มขั้นตอนการสร้างส่วน n - well)

นำแผ่น ซิลิกอนชนิด P มาทำการแพร่สารเจือชนิด N โดยใช้ Mask well ซึ่งเป็น Mask ที่เพิ่มจากขบวนการสร้างแบบใช้แผ่นอิพิทาเซียล จะได้ JFET แล้วทำการตรวจคุณสมบัติโดยใช้เครื่อง cuvre tracer แบ่งการวัดออกเป็นส่วน ๆ ดูจากโครงสร้าง ดังรูป 5.12

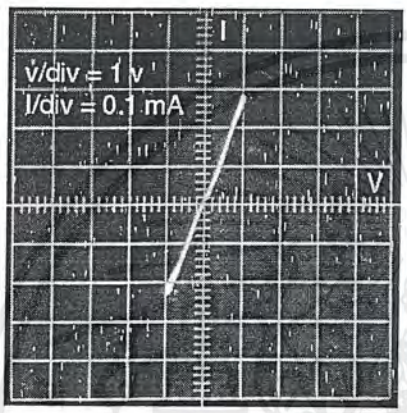


รูปที่ 5.12 แสดงโครงสร้างของ JFET ที่ สร้างบนชั้น N -Well

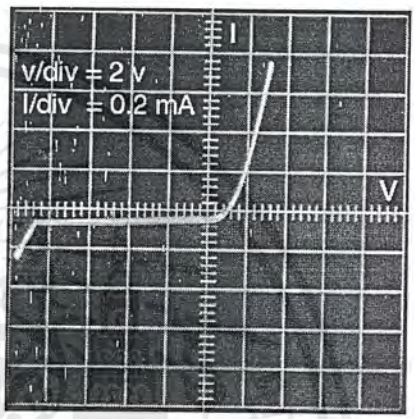
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.1 การทดสอบคุณสมบัติของรอยต่อต่างๆของ JFET

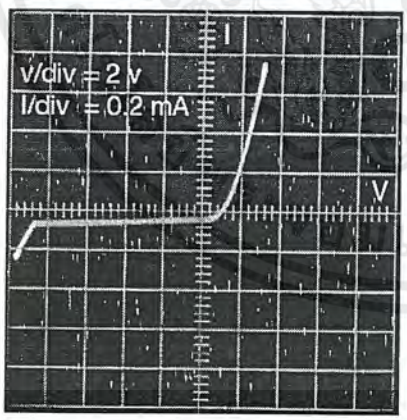
เมื่อสร้างเสร็จจึงทำการตรวจสอบที่รอยต่อต่างๆ คือ รอยต่อซอสกับเดรน เห็นได้ว่ากราฟ I-V เป็นเส้นตรง เสมือนรอยต่อเป็นตัวต้านทาน วัดรอยต่อระหว่าง Source -Gate, Drain –Gate , Source –Sub ,Drain-Sub จากโครงสร้างและกราฟ จะแสดงให้เห็นว่าเป็นรอยต่อที่แสดงคุณสมบัติเป็นไดโอด ดังแสดงรูปที่



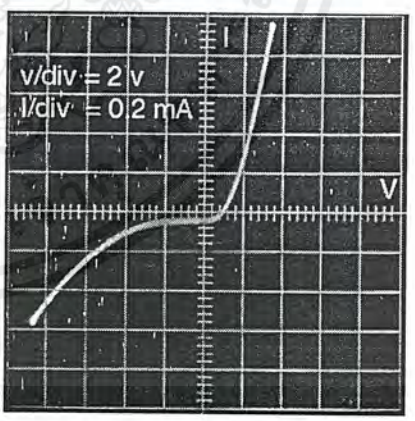
(a) กราฟ I –V ของรอยต่อ ซอส - เดรน



(b) กราฟ I – V ของรอยต่อ ซอส – เกท

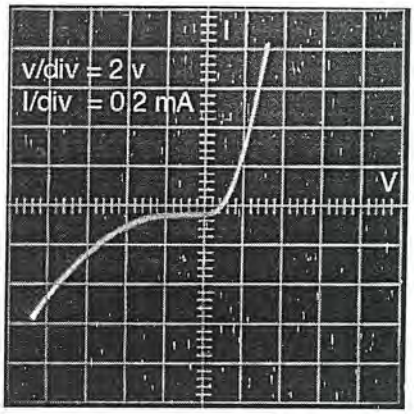


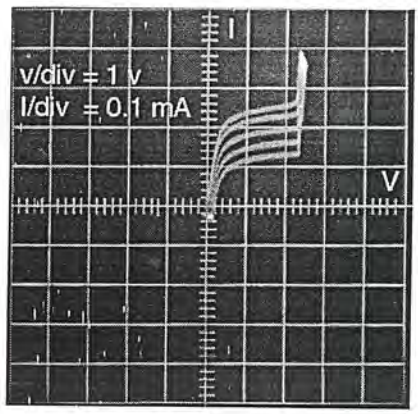
(c) กราฟ I –V ของรอยต่อ เดรน – เกท



(d) กราฟ I –V ของรอยต่อ ซอส – ฐานรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



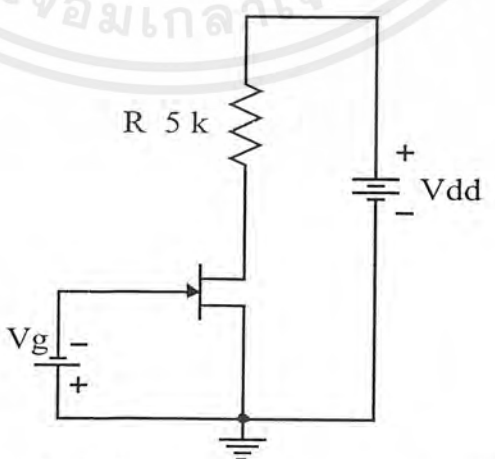


(e) กราฟ I –V ของรอยต่อ เดรน – ฐานรอง (f) กราฟแสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน

รูปที่ 5.13 แสดง กราฟ I –V ของรอยต่อระหว่าง Source – Drain, Source – Gate,Drain – Gate, Source – Sub, Drain – Sub ที่ L = 120μm และ W = 220μm

5.2.2 การหากราฟแสดงความสัมพันธ์ระหว่างกระแสกับแรงดัน

จุดประสงค์ของหัวข้อนี้ เพื่อทดลองคุณสมบัติของกระแสและแรงดันของ JFET เนื่องจากทำการออกแบบJFET ที่ขนาดความกว้างช่องทางเดินกระแส (W) และความยาวของช่องทางเดินกระแส (L) ที่ค่าต่าง ๆ กันแล้วนำ JFET มาทำการวัดกระแสและแรงดัน เนื่องจากไม่สามารถใช้เครื่อง HP 4061 A ได้เนื่องจากเครื่องนี้ถูกโปรแกรมให้ใช้ในการวัดมอสเท่านั้น ดังนั้นจึงจำเป็นต้องต่อวงจรวัดภายนอก ดังในรูปที่ โดยขาเกทให้แรงดันไบอัส ตั้งแต่ 0 ถึง –10 โวลท์ ที่ขาเดรนให้แรงดันไบอัสตั้งแต่ 0 ถึง 10 โวลท์ และขาซอสต่อลงกราวด์ ซึ่งจะได้ผลการทดลอง คุณสมบัติของกระแสและแรงดันของ JFET ดังในรูปที่ 5.14 จากการทดลองพบว่า JFET นี้สามารถทำงานได้อย่างดี

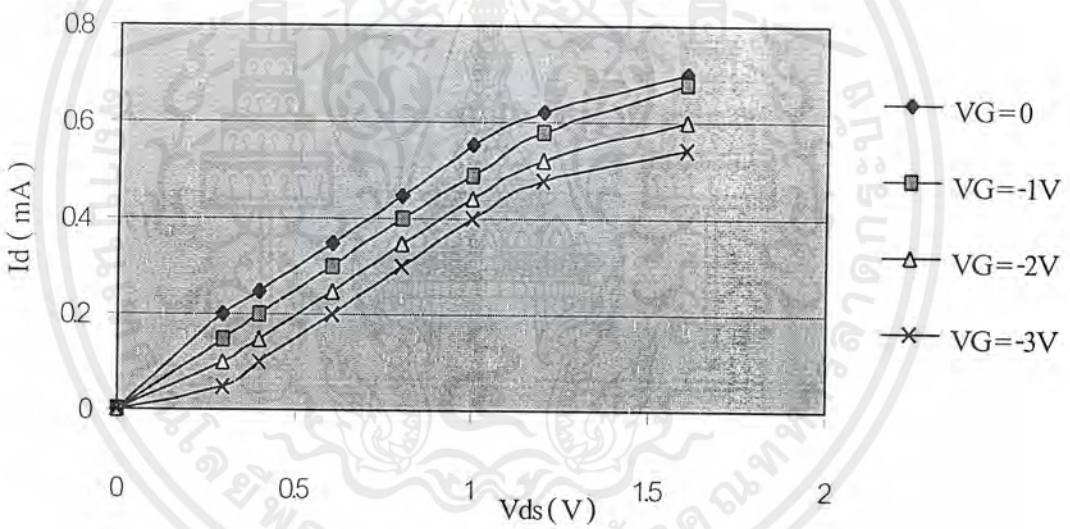


รูปที่ 5.14 วงจรสำหรับวัดคุณสมบัติของกระแสและแรงดันของ JFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

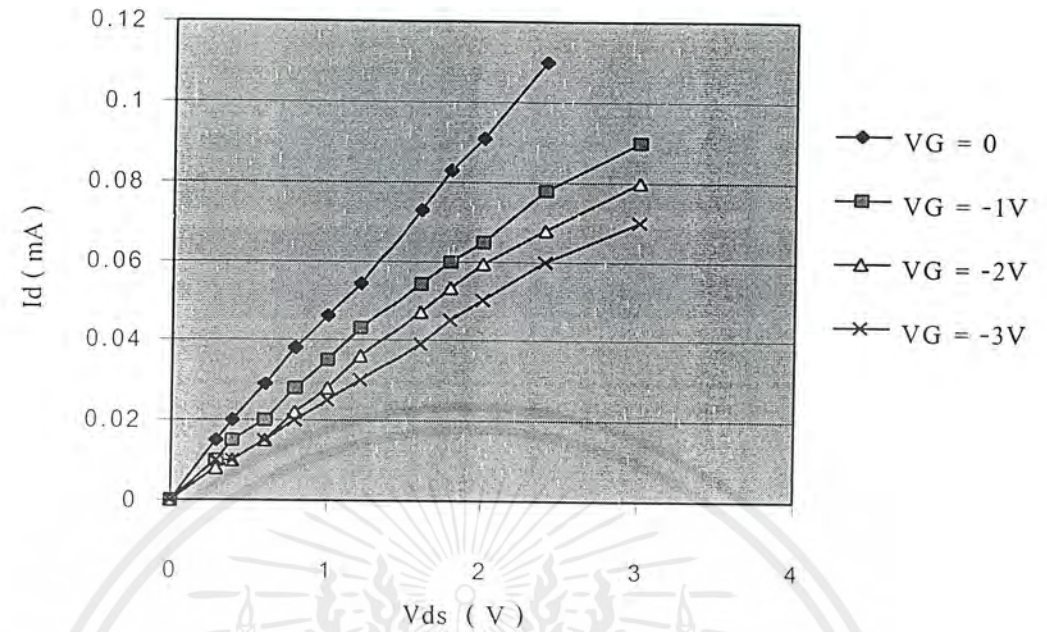
ใช้ดิจิตอลมิเตอร์วัดค่าแรงดันตกคร่อมความต้านทานภายนอกที่ต่อร่วมกับ JFET ต่อวงจรตามรูปที่ 5.14 ใช้ JFET ที่มี W/L = 220/160 เริ่มต้นโดยการให้ค่าแรงดันไบอัสที่เกทคงที่ 0 V จากนั้นให้แรงดันไบอัสที่ขาเดรน (V_{DD}) ตั้งแต่ 0 ถึง 20 V บันทึกค่าแรงดันตกคร่อมความต้านทาน 5k Ω (V_R) และค่าแรงดันตกคร่อมระหว่างขาเดรน-ซอส แล้วคำนวณหาค่ากระแส I_{DS} ซึ่งมีค่าเท่ากับ $V_R/5000$ นำค่าที่คำนวณได้ไปพลอตกราฟเทียบกับ V_{DS} เปลี่ยนค่าแรงดันไบอัสที่ขาเกทเป็น 0 และ –3 V แล้วทำการทดลองเช่นเดิมที่ค่า W/L ค่าต่างๆ จะได้กราฟความสัมพันธ์ระหว่าง I_{DS} กับ V_{DS} ดังรูปที่ 5.15 ถึง 5.1ซึ่งความกราฟความสัมพันธ์ระหว่าง I_{DS} กับ V_{DS}จะมีทั้งช่วง ช่วงไม่อิ่มตัว (non-saturation region) ,ช่วงอิ่มตัว (saturation region)

1. ช่วงไม่อิ่มตัว (non-saturation region)

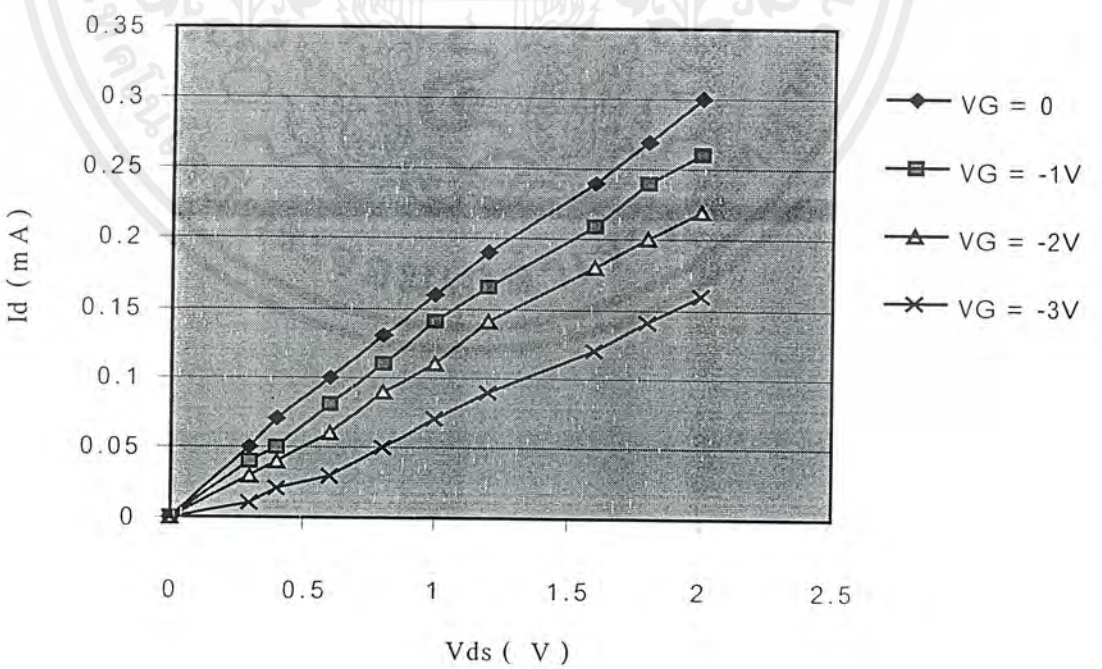


รูปที่ 5.15 แสดงคุณสมบัติในช่วงไม่อิ่มตัว ที่ W/L = 220/160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

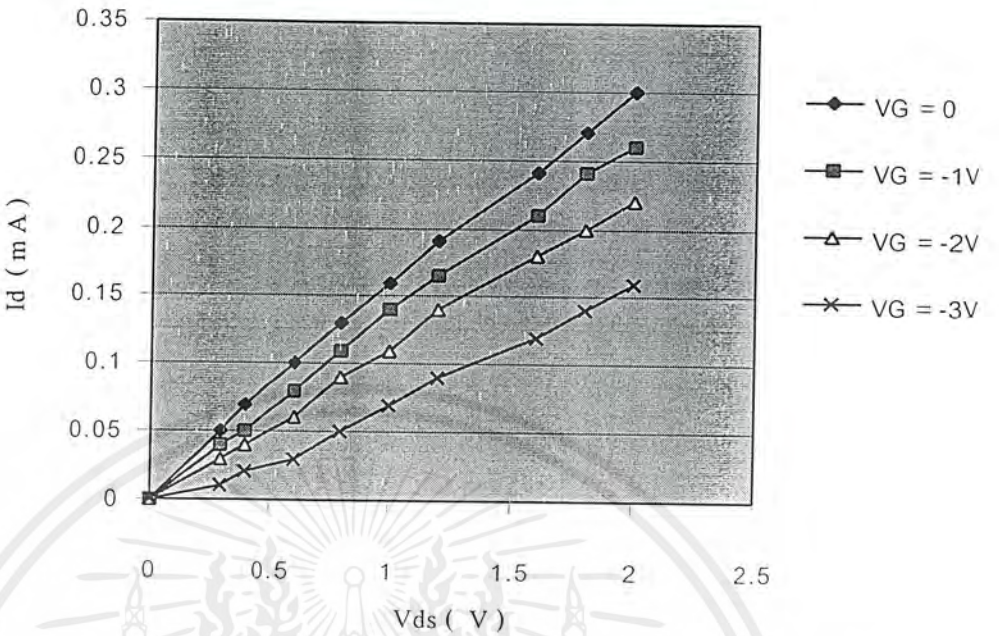


รูปที่ 5.16 แสดงคุณสมบัติในช่วงไม่อิ่มตัว ที่ W/L = 200/160

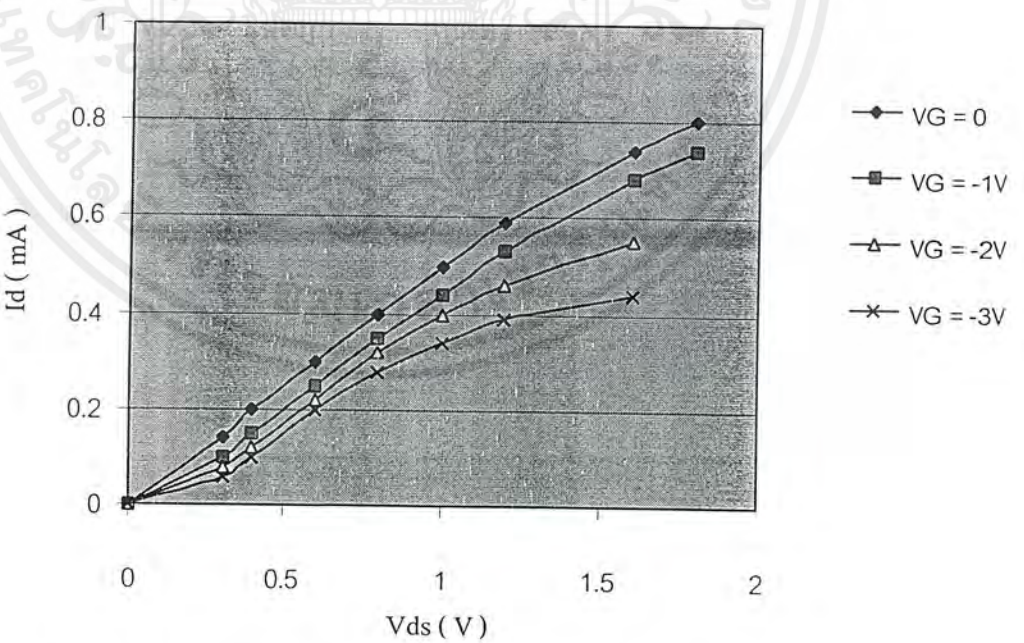


รูปที่ 5.17 แสดงคุณสมบัติในช่วงไม่อิ่มตัว ที่ W/L = 200/140

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



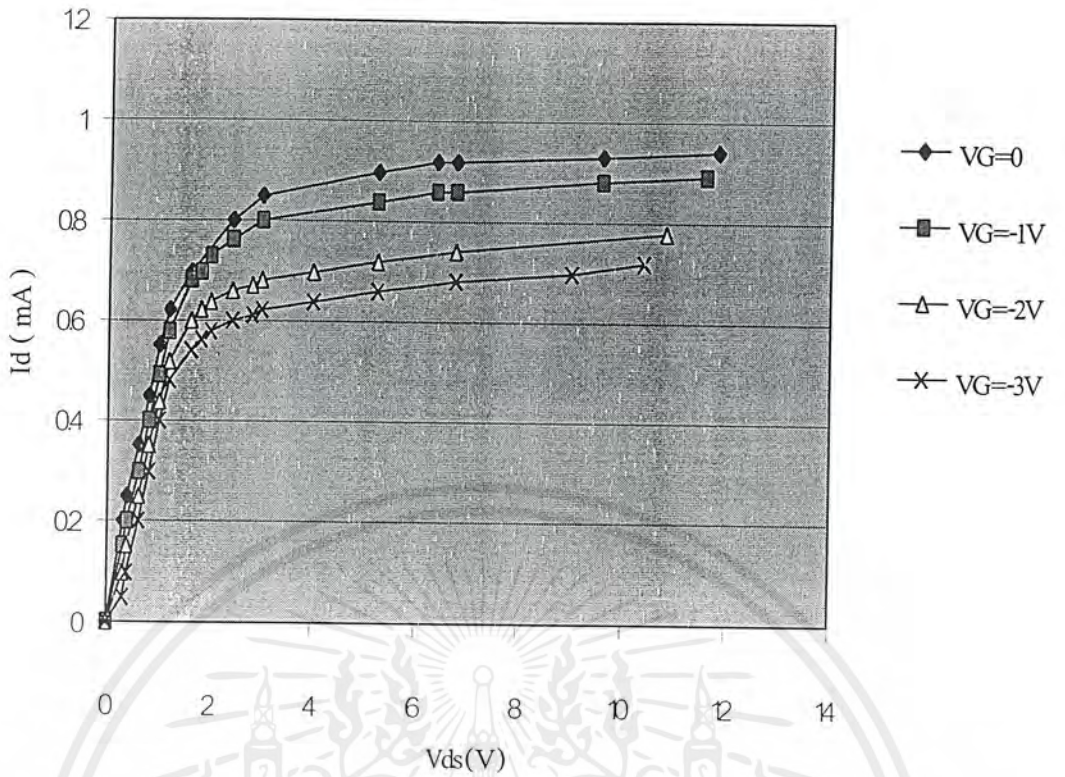
รูปที่ 5.18 แสดงคุณสมบัติในช่วงไม่อิ่มตัว ที่ W/L = 220/140



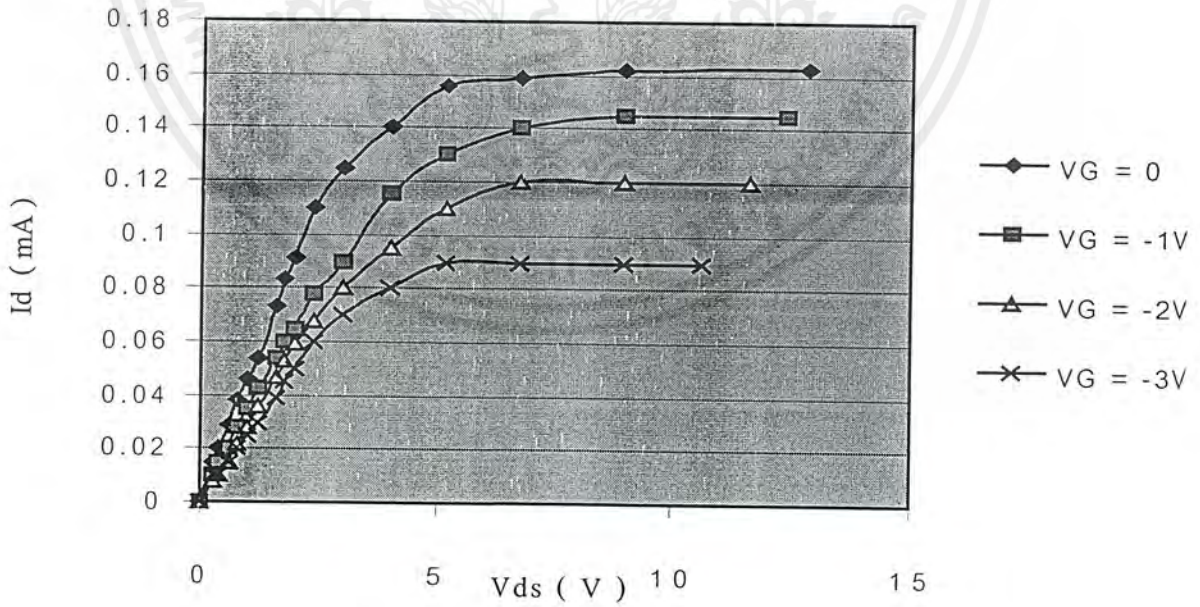
รูปที่ 5.19 แสดงคุณสมบัติในช่วงไม่อิ่มตัว ที่ W/L = 200/60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ช่วงอิ่มตัว (saturation region)

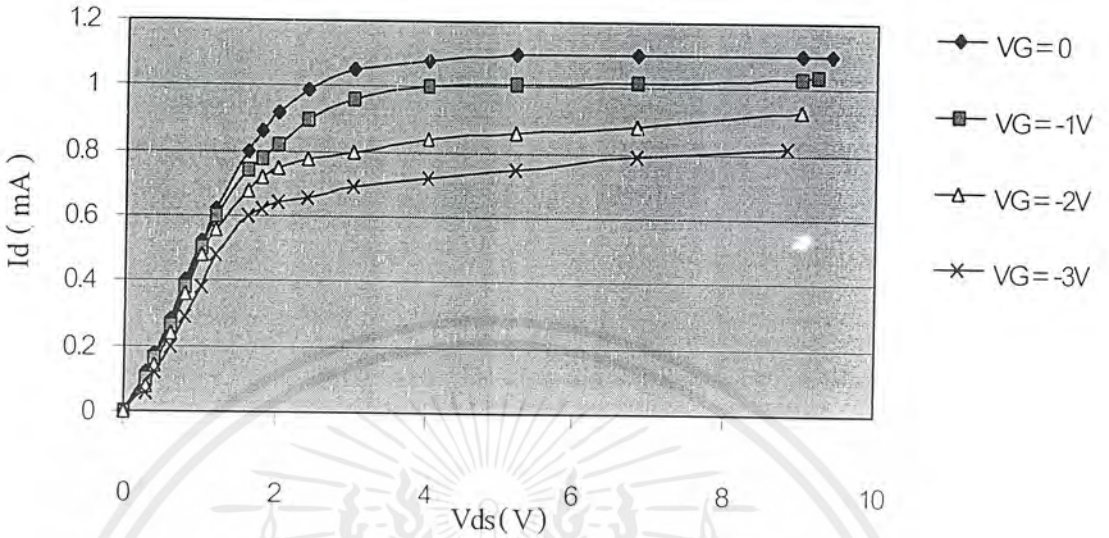


รูปที่ 5.20 แสดงคุณสมบัติในช่วงอิ่มตัว ที่ W/L = 220/160

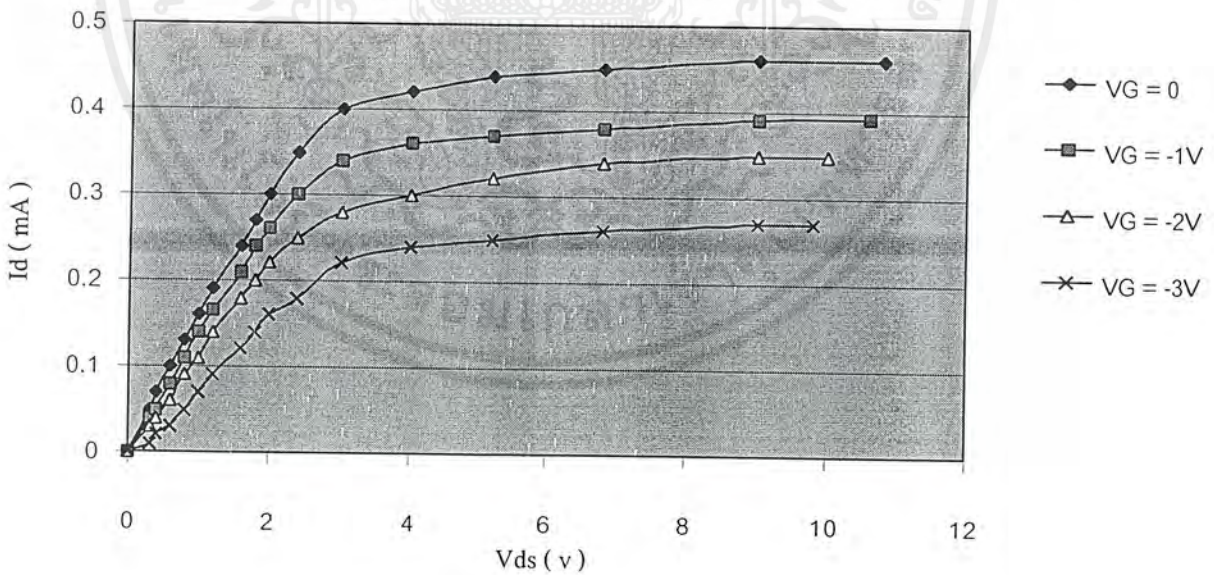


รูปที่ 5.21 แสดงคุณสมบัติในช่วงอิ่มตัว ที่ W/L = 200/160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

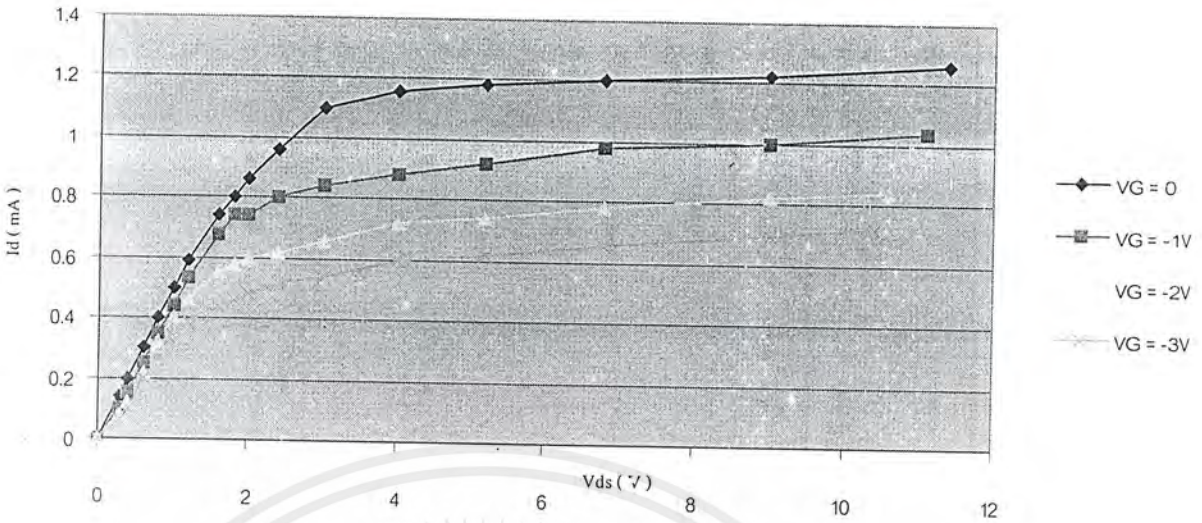


รูปที่ 5.22 แสดงคุณสมบัติในช่วงอิ่มตัว ที่ W/L = 220/140



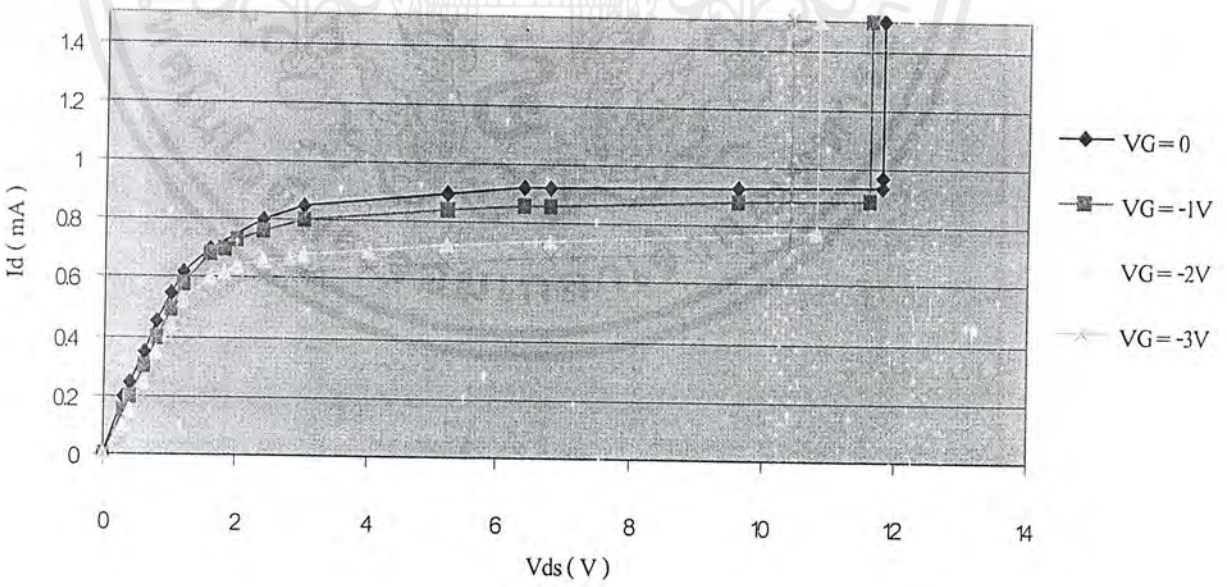
รูปที่ 5.23 แสดงคุณสมบัติในช่วงอิ่มตัว ที่ W/L = 200/140

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



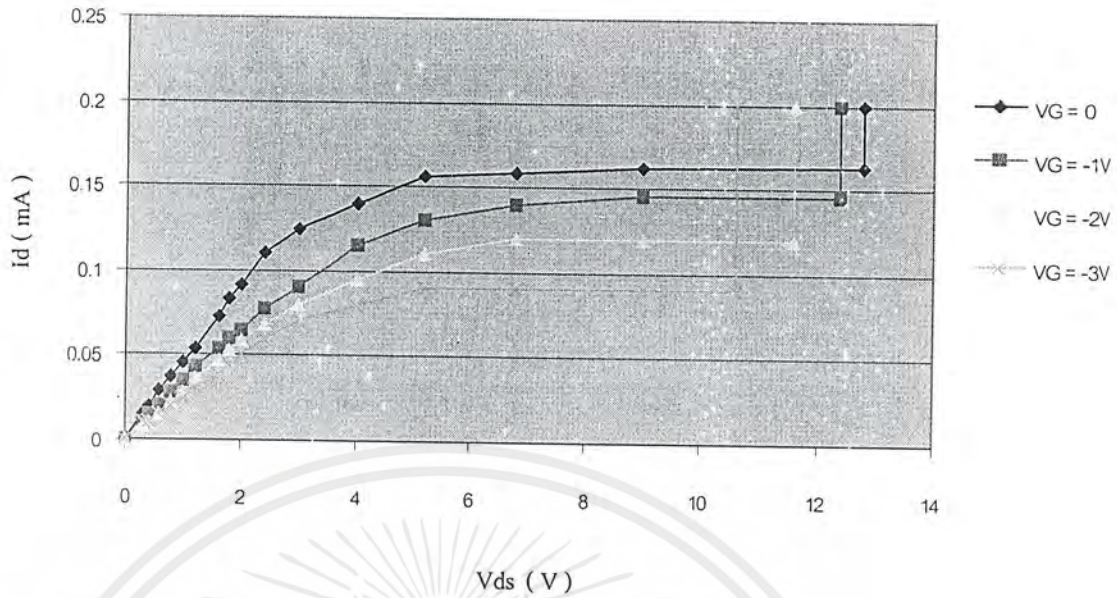
รูปที่ 5.24 แสดงคุณสมบัติในช่วงอิ่มตัว ที่ W/L = 200/60

3. การทำงานช่วง Break down

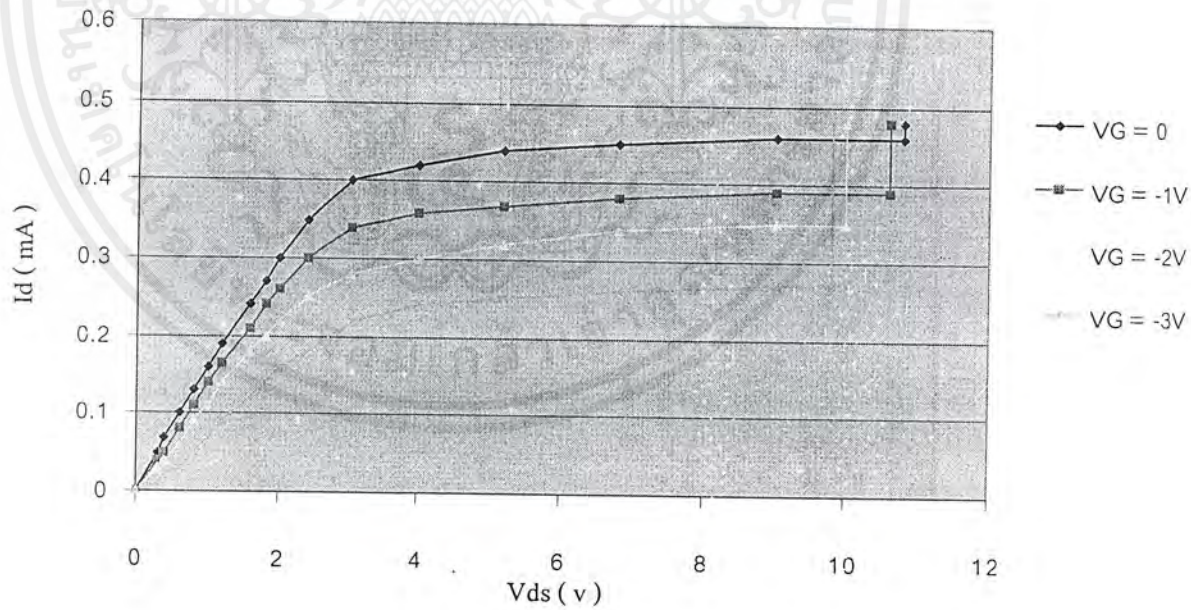


รูปที่ 5.25 แสดงคุณสมบัติในช่วง Break down ที่ W/L = 220/160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

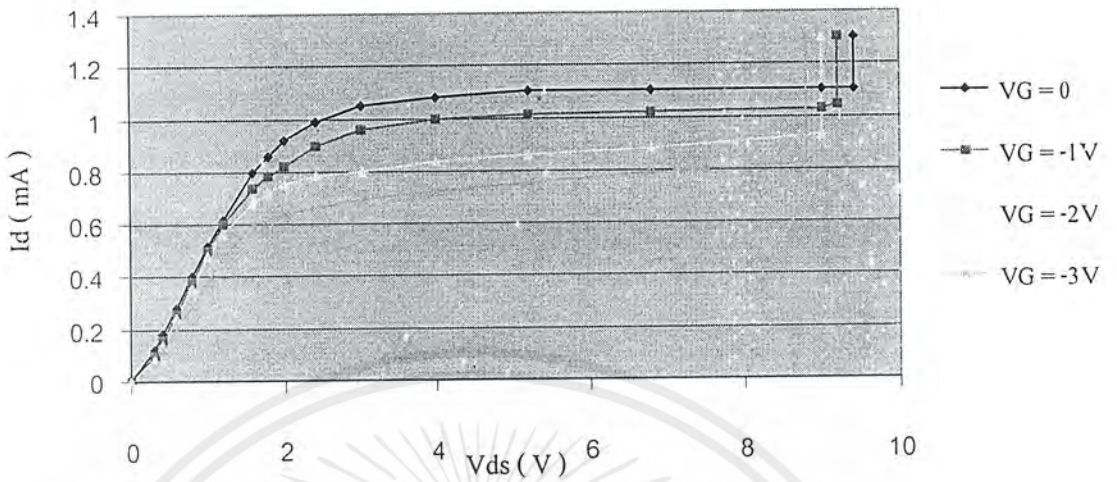


กราฟที่ 5.26 แสดงคุณสมบัติในช่วง Break down ที่ W/L = 200/160

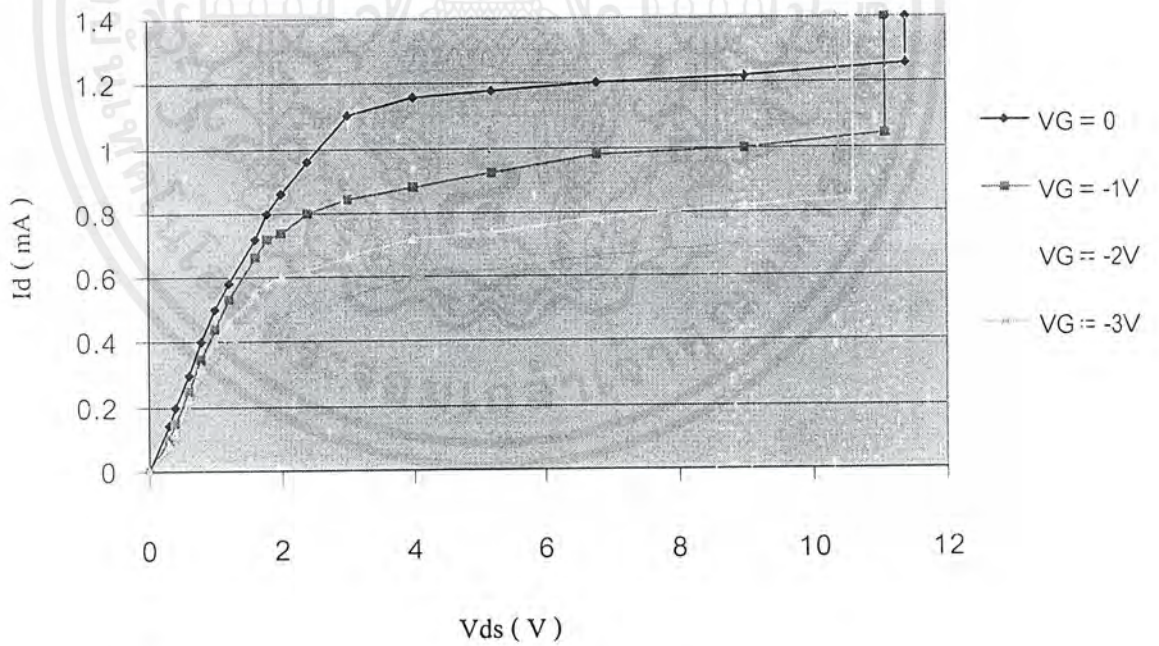


กราฟที่ 5.27 แสดงคุณสมบัติในช่วง Break down ที่ W/L = 200/140

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

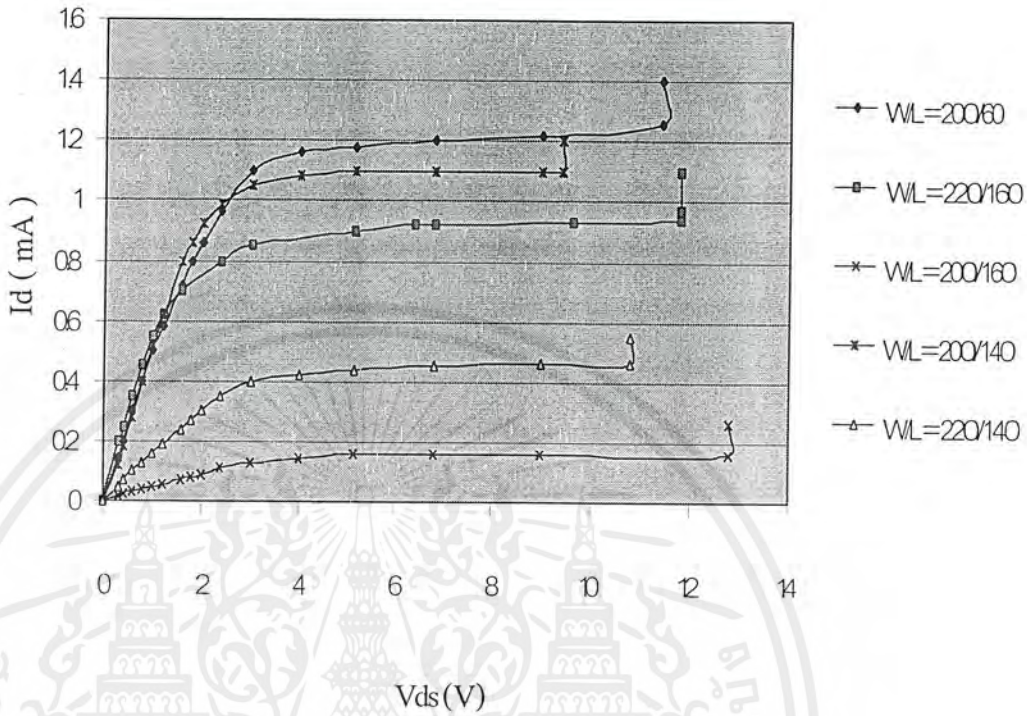


รูปที่ 5.28 แสดงคุณสมบัติในช่วง Break down ที่ W/L = 220/140

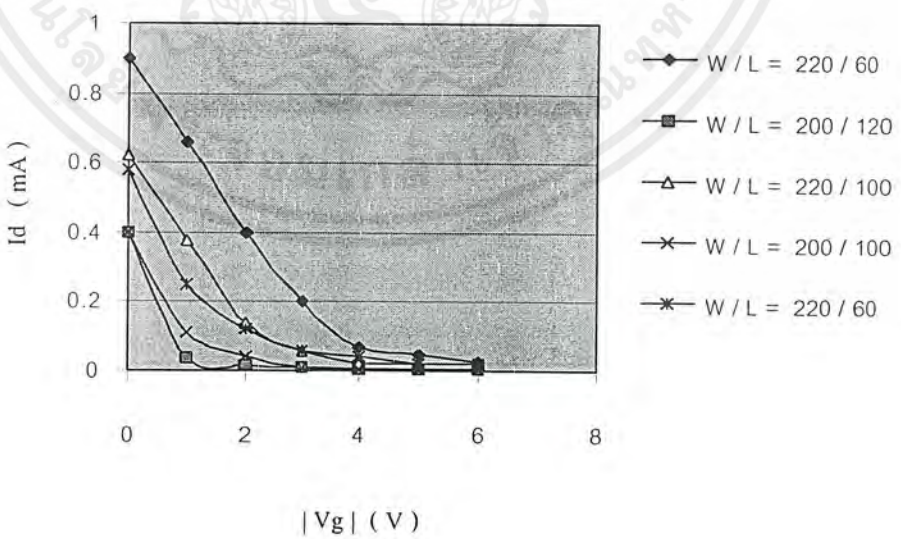


รูปที่ 5.29 แสดงคุณสมบัติในช่วง Break down ที่ W/L = 200/60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.30 แสดงความสัมพันธ์ระหว่างกระแสและแรงดันที่ค่า W / L ค่าต่างๆ



รูปที่ 5.31 แสดงความสัมพันธ์ระหว่างกระแส Id และแรงดัน Vp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟในช่วงไม่อิ่มตัว (non-saturation) เห็นว่าที่ค่า W/L ค่าต่างๆ กราฯทุกกราฯมีลักษณะเป็นเชิงเส้น (linear) ซึ่งเป็นลักษณะของความต้านทานในเนื้อสาร (bulk resistance) เมื่อแรงดันระหว่างเดรน-ซอสเพิ่ม ค่ากระแสก็จะเพิ่มตามและจากกราฟยังพบว่าเมื่อ $|V_g|$ เพิ่มขึ้น ค่าของกระแสจะลดลงเนื่องจากส่วนเกทจะได้รับแรงดันไบอัสย้อนกลับ เมื่อค่าแรงดันไบอัสย้อนกลับเพิ่มขึ้นบริเวณปลอดพาหะก็จะขยายกว้างขึ้นทำให้ช่องทางเดินกระแส (2a) แคบลงกระแสจึงลดลงเมื่อ $|V_g|$ เพิ่มขึ้น ดังรูป 5.15-5.19 เมื่อเพิ่มแรงดันไบอัสเดรน-ซอส จนถึงแรงดันค่าหนึ่ง คือแรงดันพินช์ออฟ (pinch off voltage) ค่ากระแสจะคงที่ เข้าสู่สภาวะอิ่มตัว

จากกราฟในช่วงอิ่มตัว ค่ากระแสจะคงที่ และเมื่อยังเพิ่มแรงดันระหว่างเดรน-ซอส ต่อไปพบว่ากระแสจะเพิ่มขึ้นเล็กน้อย และเมื่อ $|V_g|$ เพิ่มขึ้นค่ากระแสอิ่มตัวจะลดลง จากกราฟรูปที่ 5.31ที่ W ค่าเดียวกัน พบว่าเมื่อค่า L เพิ่มขึ้นค่ากระแสอิ่มตัวจะลดลงเนื่องจากความต้านทานของเนื้อสารในช่องทางเดินกระแสเพิ่มขึ้น และเมื่อพิจารณาที่ค่า L เดียวกัน พบว่ากระแสจะเพิ่มขึ้นเมื่อค่า W เพิ่มขึ้น จากกราฟค่ากระแสอิ่มตัวสูงสุดเป็น 1.26 mA W/L = 200/60 และกระแสอิ่มตัวต่ำสุดเป็น 0.16 mA W/L = 200/160 ที่ W/L ค่าเดียวกัน เมื่อ $|V_g|$ เพิ่มขึ้นค่าแรงดันพินช์ออฟจะลดลง เนื่องจากค่าความลึกของช่องทางเดินกระแส (2a) ลดลง เมื่อค่า $|V_g|$ เพิ่มขึ้นจะทำให้บริเวณปลอดพาหะขยายตัวเพิ่มขึ้น และเมื่อเพิ่มแรงดันไบอัสที่เดรน-ซอสจนถึงค่าๆหนึ่ง จะเกิดแรงดันพังทะลาย (break down voltage) พบว่าค่าแรงดันพังทะลายจะลดลงเมื่อ $|V_g|$ เพิ่มขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
สรุปและวิจารณ์

จากการศึกษาการออกแบบ กระบวนการสร้าง การทดลอง และผลการทดลองของ JFET โดยทำการสร้าง JFET แบบพลานาร์บนฐานรองซิลิกอนแบบอิพิทาเชียลนั้นทำให้ JFET ที่สร้างขึ้นมามีคุณสมบัติไม่เหมาะสมที่จะนำไปใช้งานในช่วง saturation เนื่องจากต้องป้อนแรงดันไบอัสที่เดรนและซอสค่าสูงมากจึงจะทำให้เกิดจุดพินช์ออฟได้ ซึ่งสาเหตุก็คือ ความลึกของช่องทางเดินกระแสมีค่ามาก และเกิดกระแสที่ไหลอ้อมด้านข้างของส่วนเกท ดังนั้นจึงได้มีการแก้ไขปัญหาโดยทำการออกแบบและสร้าง JFET โดยใช้บ่อ(N Well)โดยพยายามจะทำให้ ความลึกของช่องทางเดินกระแสน้อยที่สุด เพื่อเป็นการง่ายต่อการควบคุมกระแสที่ไหลผ่าน เมื่อทำการวัดคุณสมบัติของ JFET ที่สร้างเสร็จแล้ว โดยพิจารณาจากกราฟกระแส-แรงดัน (I-V) เมื่อแรงดันที่เกทเป็นศูนย์ จะเห็นว่า กราฟจะมีช่วง Linear คือแรงดันจะแปรผันตรงกับกระแส ช่วง pinch off คือ ช่องทางเดินกระแสจะถูกตัดขาดออกจากกัน และช่วง Satulate กระแสจะไหลคงที่ และเมื่อเพิ่มแรงดันขึ้นจะมีผลทำให้กระแสเพิ่มขึ้นเล็กน้อย แต่เมื่อแรงดันเพิ่มมากขึ้นถึงจุดๆ หนึ่ง จะมีกระแสไหลเป็นจำนวนมาก เรียกจุด Break down เมื่อให้แรงดันที่เกทเป็นค่าลบ จะทำให้ถึงจุด pinch off เร็วขึ้น Break down เร็วขึ้น ซึ่งเป็นไปตามทฤษฎีของ JFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

คณะผู้จัดทำขอขอบคุณ รศ.ดร. สมเกียรติ ศุภเดช ผู้วางแนวทางในการทำงาน ให้คำปรึกษา และชี้นำจนรายงานฉบับนี้เสร็จสมบูรณ์ ขอขอบคุณ อาจารย์และเจ้าหน้าที่ศูนย์วิจัยอิเล็กทรอนิกส์ทุกท่านที่ให้ความช่วยเหลือในด้านต่างๆ รวมถึง คุณ เนาวรัตน์ สังข์จีน และ คุณ อลิสรา จรรยหาญ ที่ให้คำแนะนำเกี่ยวกับการทำโครงงานในครั้งนี้

(.....)

นาย เกียรติศักดิ์ มณีทัพ

(.....)

นาย เชวง แก้วพิกุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

รศ.ดร. สมเกียรติ ศุภเดช " สิ่งประดิษฐ์สารกึ่งตัวนำ " , พิมพ์ครั้งที่ 6 พ.ศ.2536

รศ.ดร. สมเกียรติ ศุภเดช " ปฏิบัติการเทคโนโลยีสารกึ่งตัวนำ " วารสารอิเล็กทรอนิกส์เวิลด์, พ.ศ. 2525

S.M.Sze " Physics of Semiconductor Device " John Wiley & Sons, 1969

Ben.G.Streetman "solid State Electronic Device" Pretice-Hall International,Inc.1990

Robert Boylestad,Louis Nashelsky "Electronic Devices and Circuit Theoty " , Pretice-Hall International,Inc.1992

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

ตารางที่ 1 แสดงสีของชั้นซิลิกอนไดออกไซด์ที่มีความหนาต่างๆ

ความหนา (^{o}A)	สี
500	สีน้ำตาลอ่อน
700	สีน้ำตาล
1000	สีม่วงเข้มถึงสีม่วงแดง
1200	สีฟ้า
1500	สีน้ำเงินอ่อนถึงสีเทาน้ำเงิน
1700	สีน้ำเงินถึงสีเหลือง-เขียวอ่อน
2000	สีทองถึงสีเหลือง
2200	สีทองค่อนข้างเหลืองแกมส้ม
2500	สีส้มถึงสีเขียว
2700	สีแดงม่วง
3000	สีน้ำเงินถึงสีม่วงน้ำเงิน
3100	สีน้ำเงิน
3200	สีน้ำเงินถึงสีสีน้ำเงินเขียว
3400	สีเขียวอ่อน
3500	สีเขียวถึงสีเหลืองเขียว
3600	สีเหลืองเขียว
3700	สีเขียวเหลือง
3900	สีเหลือง
4100	สีส้มอ่อน
4200	สีชมพูอ่อน
4400	สีม่วงแดง
4600	สีแดงม่วง
4700	สีม่วง
4800	สีน้ำเงินม่วง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนา ($^{\circ}A$)	สี
4900	สีน้ำเงิน
5000	สีน้ำเงินเขียว
5200	สีเขียว
5400	สีเหลืองเขียว
5600	สีเขียวเหลือง
5700	สีเหลืองถึงสีเทาอ่อน
5800	สีส้มอ่อนหรือสีเหลืองถึงชมพู
6000	สีชมพูอ่อน
6300	สีม่วงแดง
6800	สีคล้ายสีเทา
7200	สีน้ำเงินเขียวถึงเขียว
7700	สีเหลืองอ่อน
8000	สีส้ม
8200	สีชมพู
8500	สีแดงม่วงอ่อน
8600	สีม่วง
8700	สีน้ำเงินม่วง
8900	สีน้ำเงิน
9200	สีน้ำเงินเขียว
9500	สีเหลืองเขียว
9700	สีเหลืองถึงสีเหลืองอ่อน
9900	สีส้ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

วัสดุและเคมีภัณฑ์ที่ใช้ในงานการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ

Boron (B) โบรอน

เป็นธาตุในหมู่ที่ 3 ใช้เป็นอะตอมสารเจือชนิด P ในการแพร่เพื่อสร้างเป็นส่วนเดรนและส่วนซอส ใน JFET

Hydrofluric acid (HF) : กรดกัดแก้ว

เป็นกรดกัดแก้วที่ใช้สำหรับการสกัดชั้นออกไซด์ (SiO_2) โดยผสมกับสารละลายอื่นๆ

Isopropyl alcohol : ไอโซโปรรพิลแอลกอฮอล์

เป็นสารละลายชนิดหนึ่งที่ใช้สำหรับการล้างทำความสะอาดแผ่นผลึกครั้งสุดท้ายก่อนทำให้แห้ง

Methylacohol : เมทิลแอลกอฮอล์

เป็นสารละลาย ซึ่งใช้สำหรับล้างแผ่นผลึกในขั้นตอนสุดท้าย เพื่อกำจัดสารอื่นๆก่อนทำให้แห้ง

Nigricacid (NHO_3) : กรดดินประสิว

เป็นกรดแก่ที่ใช้สำหรับทำความสะอาดผิวหน้าของแผ่นผลึกเพื่อกำจัดเศษโลหะต่างๆ ที่จะมีได้

Nitrogen (N_2) : ไนโตรเจน

เป็นก๊าซเฉื่อยที่ใช้สำหรับทำหน้าที่ , "carrier gas" ในการแพร่สารเจือลงไปในผลึกซิลิกอนหรือใช้สำหรับเป่าแผ่นผลึกให้แห้งภายหลังจากการล้าง

Oxygen (O_2) : ออกซิเจน

เป็นก๊าซซึ่งใช้สำหรับกระบวนการออกซิเดชั่นเพื่อสร้างชั้นซิลิกอนไดออกไซด์ขึ้น

Phosphorus : ฟอสฟอรัส

เป็นธาตุในกลุ่มที่ 5 ใช้เป็นอะตอมสารเจือชนิดเอ็นในการแพร่เพื่อสร้างส่วนเดรนและซอสใน JFET

Silicon dioxide (SiO_2) : ซิลิกอนไดออกไซด์

ใช้เป็นขั้นตอนป้องกันการแพร่สารเจือและเป็นชั้นป้องกันผิวหน้าของแผ่นผลึกที่เสร็จสมบูรณ์แล้วเตรียมด้วยกระบวนการออกซิเดชั่น

Sulfuric acid (H_2SO_4) : กรดกำมะถัน

เป็นกรดแก่ใช้ในการทำความสะอาดแผ่นผลึกซิลิกอนและละลายสารไวแสงบนแผ่นผลึกภายหลังกระบวนการโฟโตลิโทกราฟฟี

Trichloroeghylene : ไตรโครโรเอทีรีน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นสารละลายที่ใช้สำหรับล้างไขมันและสิ่งสกปรกที่อยู่บนผิวแผ่นผลึกซิลิกอนหรือภาชนะอื่นๆ ที่เกี่ยวข้องกับงานสิ่งประดิษฐ์สารกึ่งตัวนำ

Xylene : ไซลีน

เป็นสารละลายที่ใช้ในกระบวนการโฟโตลิโทกราฟฟีเพื่อละลายสารไวแสงที่ไม่ถูกฉายแสงออกจากแผ่นผลึก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

1. ค่าคงที่ทางฟิสิกส์

ชื่อ	สัญลักษณ์	ขนาด	หน่วย
ประจุไฟฟ้าของอิเลคตรอน	q	1.6×10^{-19}	C
ค่าคงที่ของโบลต์มัน	k	1.38×10^{23}	J/K
ค่างคงที่ของแฟรงค์	h	6.63×10^{-34}	J-S
ค่าอุณหภูมิห้อง	T	300	K
แรงดันเนื่องจากความร้อน	KT/q	0.026	V
ค่าคงที่ไดอิเลคตริกของสูญญากาศ	$\in o$	8.85×10^{-14}	F/cm
ค่าควที่ไดอิเลคตริกของซิลิกอน	$\in si$	$11.7\in o$	F/cm
ค่าควที่ไดอิเลคตริกของซิลิกอนไดออกไซด์	$\in ox$	$3.97\in o$	F/cm
ค่าความเข้มข้นของพาหะในซิลิกอนบริสุทธิ์	n_i^2	$1.5\times10^{-23}T^3e^{-1.15q/KT}$	$(carriers/cm^8)^2$
ค่าที่อุณหภูมิห้อง	n_i^2	2.1×10^{20}	$(carriers/cm^8)^2$
ค่าความคล่องตัวของโฮลที่ผิว	μ_p	240	$cm^2/V.s$
ค่าความคล่องตัวของอิเลคตรอนที่ผิว	μ_n	500	$cm^2/V.s$

2. คุณสมบัติของซิลิกอนไดออกไซด์

น้ำหนักอะตอม	60.08	
ความหนาแน่นอะตอม	2.3×10^{22}	cm^{-3}
ความต้านทาน (ที่ 300 K)	$>10^{16}$	$\Omega-cm$
ค่าคงที่ไดอิเลคตริก $(\in ox)$	3.9	
จุดหลอมเหลว	≈1700	^cc
ความร้อนจำเพาะ	1.0	$j/g^\circ c$
การนำความร้อน	0.014	$W/cm^\circ C$
ขยายตัวเนื่องจากความร้อน	0.5×10^{-6}	$(^\circ C)^{-1}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. คุณสมบัติของซิลิกอน

เลขอะตอม	14	
ความหนาแน่น	2.328	g/cm^3
น้ำหนักอะตอม	28.086	
ความหนาแน่นอะตอม	2.96×10^{22}	cm^{-3}
ค่าคงที่ไดอิเลคตริก	11.7	
พลังงานแถบต้องห้าม	1.115	eV
สัมประสิทธิ์ทางอุณหภูมิของพลังงานแถบต้องห้าม	-2.3×10^{-4}	$eV/^{\circ}c$
จุดหลอมเหลว	1417	$^{\circ}c$
ความคล่องตัวของอิเลคตรอนที่ผิว		
-ระนาบ (100)	580	$cm^2/V.s$
-ระนาบ(111)	190	$cm^2/V.s$
ความตล่องตัวของอิเลคตรอนในเนื้อสาร		
-ระนาบ (100)	1260	$cm^2/V.s$
-ระนาบ(111)	1350	$cm^2/V.s$
ความคล่องตัวของโฮลในเนื้อสาร		
-ระนาบ (100)	400	$cm^2/V.s$
-ระนาบ(111)	480	$cm^2/V.s$
ความคล่องตัวของโฮลที่ผิว		
-ระนาบ (100)	230	$cm^2/V.s$
-ระนาบ(111)	-	$cm^2/V.s$
ดัชนีหักเห	3420	
การนำความร้อน	1.57	$W/cm\Omega$
การขยายตัวเนื่องจากความร้อน	2.6×10^{-6}	$(^{\circ}C)^{-1}$
ค่าคงที่ของผลึก	5.4307	$^{\circ}A$
ความดันต่อหน่วยปริมาตร	0.98×10^{12}	cm^2 / dyn
ฟังก์ชั่นงานของโฟโตอิมิตอน	5.05	eV
ความแข็ง	7.0	MOHscale
ความร้อนในการละลาย	1000	J/g

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนาแน่นของพาหะซิลิกอนบริสุทธิ์	1.45×10^{10}	cm^{-3}
ความดันไอ	2.8×10	mm Hg
โครงสร้างผลึก	f_{cc} , diamond	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้