สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การส่งผ่านข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์

Data Transfer via AC line using Microcontroller Application

โดย

รติภัค แจ้งอรุณ

ลัดดาวัลย์ ศรีวัฒนานุกูลกิจ

เลขหมู่.....
เลขทะเบียน 42651
วัน, เดือน, ปี - 5 ส.ค. 2545

.b.....
.i.....

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งผ่านข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์

Data Transfer via AC line using Microcontroller Application

โดย

รติภัค แจ้งอรุณ เลขประจำตัว 40010630

ลัดดาวัลย์ ศรีวัฒนานุกูลกิจ เลขประจำตัว 40010654

อาจารย์ที่ปรึกษา

ผศ.พลผดุง ผดุงกุล

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตร์บัณฑิต

สาขาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงาน ปีการศึกษา 2543

ภาควิชา อิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การส่งข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์

ผู้จัดทำ 1. นางสาว รติภัค แจ้งอรุณ 40010630

2. นางสาว ลัดดาวัลย์ ศรีวัฒนานุกูลกิจ 40010654

.....

(ผศ. พลผดุง ผดุงกุล)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงาน ปีการศึกษา 2543

ภาควิชา อิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การส่งข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์

ผู้จัดทำ 1. นางสาว รติภัค แจ้งอรุณ 40010630

2. นางสาว ลัดดาวัลย์ ศรีวัฒนานุกูลกิจ 40010654

.....

(ผศ. พลผดุง ผดุงกุล)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งผ่านข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์

รติภัค แจ้งอรุณ
ลัดดาวัลย์ ศรีวัฒนานุกูลกิจ
ผศ.พลผดุง ผดุงกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2543

บทคัดย่อ

โครงงานเรื่อง "การส่งผ่านข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์" นี้เป็นโครงงานต่อเนื่องมาจากโครงงานเรื่อง "รีโมตคอนโทรล 12 ช่องโดยผ่านสายไฟบ้าน(AC LINE)" และเรื่อง "การส่งผ่านข้อมูลโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์" ซึ่งโครงงานเรื่องการส่งผ่านข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์นี้ สามารถนำมาประยุกต์ใช้ได้หลายลักษณะดังเช่นในโครงงานนี้ได้นำมาประยุกต์ใช้กับป้ายแสดงราคาน้ำมันที่สถานีบริการน้ำมันโดยการควบคุมการส่งข้อมูลจากไมโครคอนโทรลเลอร์ตัวเดียวไปยังโมโครคอนโทรลเลอร์หลายตัวได้โดยในโครงงานนี้ได้ทดลองกับไมโครคอนโทรลเลอร์ 2 ตัว

การทำงานเริ่มต้นจากการรับข้อมูลที่เป็นตัวเลขราคาในหน่วยบาท,สตางค์และตัวเลขเลือกตำแหน่งปลายทาง ข้อมูลที่รับมาจะถูกเข้ารหัสซึ่งประกอบด้วย ไบต์เริ่มต้น ,ไบต์ที่อยู่, ไบต์ข้อมูล,ไบต์หยุดและไบต์ตรวจสอบความผิดพลาด จากนั้นชุดข้อมูลนี้จะถูกมอดูเลทกับความถี่คลื่นพาห์ที่เหมาะสมกับสายไฟบ้านแล้วผ่านสายไฟบ้านไปยังวงจรภาครับ เมื่อทำการดีมอดูเลทและนำสัญญาณที่ได้ไปตรวจสอบรวมทั้งทำการถอดรหัสแล้วก็จะได้รับข้อมูลที่ถูกต้องโดยจะแสดงผลที่จอผลึกเหลวและตัวเลขแสดงผลแบบ 7 ส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Transfer via AC line using Microcontroller Application

Ratipak Chang-aroon
Laddawan Sriwattananukulkit
Asst. Prof. Polpadung Padungkul
2000

ABSTRACT

This project is a further development of two previous researches that are "12 Channel remote control via AC line" and "Data Transfer using Microcontroller Application". It can be applied in data display as the price display board in petrol station. Moreover, we can use one transmission circuit to more than one receiver circuit such this project which consists of 2 receivers.

The process starts from inputs, which comprise of the price (Baht and Stang) and the numbers indicating the terminal address, go through microcontroller and construct an encoded data structure composing of start byte, address byte, data byte, stop byte and error byte. Then they are modulated with suitable carrier and transferred via AC line. Afterwards, they are demodulated, decoded to satisfy a correct data and displayed at liquid crystal display and 7-segments.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	หลักการและทฤษฎีที่เกี่ยวข้อง	2
	2.1 Phase Locked Loop	2
	2.2 Frequency Modulation	5
	2.3 Frequency Shift Keying	7
	2.4 Tuned Amplifier	8
	2.5 Band Pass Filter	9
	2.6 Comparator แบบ Adaptive Reference	16
	2.7 Microcontroller MCS – 51	17
บทที่ 3	การออกแบบและอธิบายวงจร	22
บทที่ 4	รูปกราฟแสดงลักษณะสัญญาณผลการทดลองและผลการทดลอง	29
บทที่ 5	สรุปและวิจารณ์ผล	39
ภาคผนวก		
กิตติกรรมประกาศ		
บรรณานุกรม		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

		หน้า
รูปที่ 2.1	ส่วนประกอบของวงจรเฟสล็อคลูป	2
รูปที่ 2.2	การมอดูเลตทางความถี่	3
รูปที่ 2.3	วงจรเปรียบเทียบเฟสและสัญญาณขาออกที่เกิดจากค่าคลาดเคลื่อนเฟส	5
รูปที่ 2.4	การมอดูเลตสัญญาณดิจิตอลโดยการเปลี่ยนความถี่ของคลื่นพาห์	7
รูปที่ 2.5	รูปคลื่นของดิจิตอลมอดูเลเตอร์ที่ใช้ในการส่งข้อมูลแบบไบนารี	7
รูปที่ 2.6	รูปวงจร Tuned Amplifier และ Frequency Respond	8
รูปที่ 2.7	รูปแสดงลักษณะทั่วไปของวงจรกรองแถบความถี่ผ่าน	9
รูปที่ 2.8	Pole – Zero Plot	10
รูปที่ 2.9	รูปแสดงการ Loss	10
รูปที่ 2.10	รูป Sallen & Key Band Pass Circuit	10
รูปที่ 2.11	รูป Band Pass Circuit	12
รูปที่ 2.12	รูป RC Circuit	13
รูปที่ 2.13	รูป 3 Amp Biquad Circuit	14
รูปที่ 2.14	รูป วงจร comparator แบบ Adaptive ReferEence	16
รูปที่ 2.15	รูปแสดงตำแหน่งขาของชิฟไมโครคอนโทรลเลอร์ตระกูล MCS 51 เบอร์ 8051	18
รูปที่ 2.16	รูปแสดงวงจรสำหรับรีเซตชิฟไมโครคอนโทรเลอร์ตระกูล MCS 51 เมื่อเริ่มจ่ายพลังงานโดยอัตโนมัติ	20
รูปที่ 3.1	BLOCK DIAGRAM ภาคส่ง	27
รูปที่ 3.2	BLOCK DIAGRAM ภาครับ	28
รูปที่ 4.1	ลักษณะสัญญาณที่ได้จากไมโครคอนโทรลเลอร์	30
รูปที่ 4.2	ลักษณะสัญญาณของคลื่นพาห์ของมอดูเลเตอร์	31
รูปที่ 4.3	ลักษณะสัญญาณของคลื่นพาห์หลังถูกมอดูเลต	32
รูปที่ 4.4	ลักษณะสัญญาณไฟฟ้ากระแสสลับขณะที่ไม่มีข้อมูล	33
รูปที่ 4.5	ลักษณะสัญญาณไฟฟ้ากระแสสลับขณะที่มีข้อมูล(ภาคส่ง)	34
รูปที่ 4.6	ลักษณะสัญญาณไฟฟ้ากระแสสลับขณะทีมีข้อมูล(ภาครับ)	35
รูปที่ 4.7	ลักษณะสัญญาณที่ได้หลังจากการดีมอดูเลตแล้ว	36
รูปที่ 4.8	ลักษณะสัญญาณที่ได้หลังจากผ่านวงจรเปรียบเทียบ	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.9 กราฟแสดงผลตอบสนองของวงจรกรองแถบความถี่ผ่าน
รูปที่ 5.1 วงจรภาคส่ง
รูปที่ 5.2 วงจรภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 4.1 ตารางแสดงผลการทดลองหาความเร็วสูงสุดที่ทำการรับส่งได้ 29

ตารางที่ 4.2 ตารางแสดงผลการทดลองหาระยะทางสูงสุดที่ทำการรับส่งได้ 29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

ในปัจจุบันการส่งข้อมูลข่าวสารสามารถทำได้หลายลักษณะ เช่น ผ่านสายเคเบิ้ล สายโทรศัพท์ หรือแบบไร้สายเช่น ส่งข้อมูลโดยใช้อินฟราเรด เป็นต้น การส่งข้อมูลโดยผ่านสายสัญญาณดังที่ยกตัวอย่างนั้นจะต้องมีการเดินสายจากที่หนึ่งไปยังอีกที่หนึ่ง ซึ่งอาจเกิดปัญหาบางอย่างได้ การส่งข้อมูลโดยผ่านสายไฟบ้านนั้นไม่จำเป็นต้องมีการเดินสายใหม่เพราะแต่ละบ้านมีการเดินสายไฟอยู่แล้วทำให้สามารถลดต้นทุนได้อย่างมาก ในปัจจุบัน ข้อมูลข่าวสารถือว่าเป็นสิ่งทำคัญอย่างยิ่งในยุคโลกาภิวัฒน์ และสิ่งที่สำคัญยิ่งไปกว่านั้นก็คือ การส่งข้อมูลไปสู่ผู้รับอย่างถูกต้องครบถ้วน โครงงานเรื่องนี้จะกล่าวถึงการส่งผ่านข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์ในการช่วยตรวจสอบเพื่อให้สามารถมั่นใจได้ว่าข้อมูลที่ได้รับนั้นถูกต้องและครบถ้วน

1.1 วัตถุประสงค์

1.1.1 เพื่อศึกษาการทำงานของการส่งผ่านข้อมูลบ้านสายไฟบ้านและการทำงานของไมโครคอนโทรลเอร์

1.1.2 สามารถนำทฤษฎีไปประยุกต์ใช้ในทางปฏิบัติได้

1.1.3 ศึกษาการทำงานของวงจรและโปรแกรมเพื่อสามารถนำความรู้ไปประยุกต์ใช้ในการทำงานที่ซับซ้อนต่อไปในอนาคตได้

1.2 รายงานฉบับนี้จะกล่าวถึง

1.2.1 การส่งข้อมูลจากไมโครคอนโทรลเลอร์ เอ็นโค้ด(ENCODE)ออกมาเป็นชุดข้อมูล ผ่านการมอดูเลทและจูนความถี่ส่งผ่านสายไฟบ้าน

1.2.2 การรับข้อมูลจากภาคส่ง ดีมอดูเลตความถี่พาหะออก และรับข้อมูลโดยใช้ไมโครคอนโทรลเลอร์ตรวจสอบสัญญาณ และแสดงผลออกทางจอแอลซีดี

1.3 หลังจากจบโครงงานนี้แล้ว ทำให้สามารถเข้าใจการทำงานของการส่งข้อมูลผ่านสายไฟบ้านโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์และสามารถนำไปประยุกต์ใช้กับงานที่ซับซ้อนได้ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 หลักการและทฤษฎีที่เกี่ยวข้อง

2.1 Phase Locked Loop

การใช้เฟสล็อคลูปในการดีมอดูเลตสัญญาณ FM นั้น จะอาศัยหลักการที่วงจรเฟสล็อคลูปพยายามที่จะ ล็อค หรือ ซิงโครไนซ์ มุมชั่วขณะของสัญญาณจากวงจร VCO (Voltage Controlled Oscillator) เข้ากับมุมชั่วขณะของสัญญาณที่เข้ามาดังรายละเอียดที่กล่าวต่อไปนี้ การล็อคมุมชั่วขณะนี้จะหมายถึงความถี่และเฟสของสัญญาณรวมกันอยู่ ส่วนประกอบพื้นฐานของวงจรเฟสล็อคลูปจะเป็นดังแสดงไว้ในรูป กล่าวคือ จะประกอบด้วยวงจรเปรียบเทียบเฟสและวงจร VCO ซึ่งเป็นวงจรออสซิลเลเตอร์ ที่ความถี่ออสซิลเลตถูกควบคุมด้วยโวลเตจจากสัญญาณภายนอก จึงมีลักษณะเหมือนวงจรมอดูเลเตอร์ของสัญญาณ FM โดยทั่วไป

รูปที่ 2.1 ส่วนประกอบของวงจรเฟสล็อคลูป

วงจรเปรียบเทียบเฟสนั้นสร้างขึ้นได้โดยใช้วงจรคูณหรือมิกเซอร์ร่วมกับฟิลเตอร์ผ่านความถี่ต่ำดังแสดงไว้ในรูปที่ 2.9 การทำงานจะเป็นดังนี้คือ ถ้าให้สัญญาณขาเข้าเป็น

$$x(t) = A\cos[(\omega)_c t + \phi(t)] = A\cos\ \theta_x(t)$$

และสัญญาณที่มาจากวงจร VCO เขียนได้เป็น $v(t) = B\cos\ \theta_v(t)$ และถ้าให้ผลต่างของมุมของสัญญาณทั้งสองเขียนได้เป็น

$$\theta_x(t) - \theta_v(t) = \pi/2 + \varepsilon(t)$$

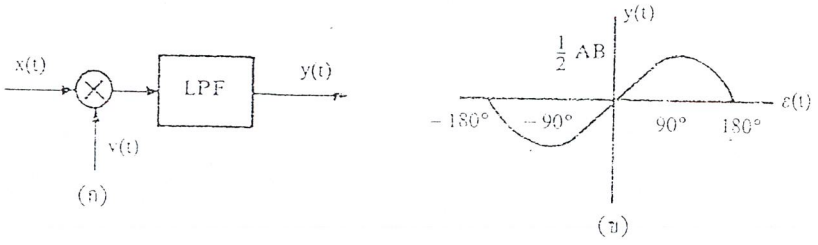
สัญญาณขาออกที่ผ่านฟิลเตอร์ผ่านความถี่ต่ำ จะสามารถเขียนได้ในรูปต่อไปนี้

$$y(t) = 0.5\,AB\cos[\theta_x(t) - \theta_v(t)]$$

$$= 0.5\,AB\cos[\varepsilon(t) - \pi/2\ ] = 0.5\,AB\sin\varepsilon(t)$$

สัญญาณ $\varepsilon(t)$ นี้ก็คือ ค่าคลาดเคลื่อนเฟส (phase error) ซึ่งเมื่อนำสมการ y(t) ไปพล็อตกราฟก็จะได้ตามรูปที่ 2.10 การที่เราเลือกให้ผลต่างเฟสเป็นดังที่แสดงไว้ในสมการนั้น ก็เพื่อให้สัญญาณขาออก y(t) เป็น 0 เมื่อ $\varepsilon(t) = 0$ ทั้งนี้เพื่อให้ผลที่ได้สามารถใช้งานได้สะดวกและตรงกับสิ่งที่เกิดขึ้นในวงจรที่สร้างขึ้นจริง ลักษณะดังกล่าวนี้ถือได้ว่าวงจรเฟสล็อคลูป จะล็อคมุมได้เมื่อเฟสของสัญญาณขาออกกับเฟสของสัญญาณจากวงจร VCO ต่างกันอยู่ $\pi/2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.2 วงจรเปรียบเทียบเฟสและสัญญาณขาออกที่เกิดจากค่าคลาดเคลื่อนเฟส

เมื่อพิจารณาการทำงานของวงจร VCO พร้อมกันไปด้วยจะสามารถอธิบายการทำงานรวมของวงจรเฟสล็อคลูปได้ดังนี้ ก่อนอื่นถ้าเราตั้งเฟสล็อคลูปให้ล็อคความถี่ ω_c โดยมีสัญญาณขาออกเป็นศูนย์ที่เวลา t= 0 ถ้าความถี่ของสัญญาณที่เข้ามาเปลี่ยนอย่างรวดเร็วจาก ω_c ไปเป็น $\omega_c + \Delta\omega$ ซึ่งหมายถึงเฟส $\phi(t)$ จะเป็น $\Delta\omega t$ ค่า $\phi(t)$ นี้จะมีค่ามากขึ้นตามเวลา และจะส่งผลให้สัญญาณขาออกจากวงจรเปรียบเทียบเฟสมีค่าสูงขึ้นตามไปด้วย อย่างไรก็ตามสัญญาณขาออกนี้จะถูกป้อนกลับมาควบคุมความถี่ของวงจร VCOให้สูงขึ้น เพื่อติดตามการเปลี่ยนแปลงของสัญญาณ x(t) ถ้าวงจร VCO มีการตอบสนองที่รวดเร็ว ก็จะทำให้สามารถติดตามความถี่ของสัญญาณขาเข้าได้ทันที และทำให้เกิดสภาพสมดุลที่ความถี่ใหม่ขึ้น ในสภาพสมดุลอันใหม่นี้ถึงแม้ความถี่ของสัญญาณจากวงจร VCO เท่ากับความถี่จอง x(t) ก็จริง แต่เฟสของสัญญาณทั้งสองจะต่างกันเป็นค่าที่ไม่ใช่ $\pi/2$ เพราะการที่วงจร VCO ให้กำเนิดอยู่ และถ้า y(t) ไม่เป็นศูนย์ ก็แสดงว่าเฟสของสัญญาณที่เข้าสู่วงจรเปรียบเทียบเฟสต่างกันไม่เป็น $\pi/2$ และเนื่องจากสัญญาณที่ออกจากวงจร VCO มีลักษณะเป็นสัญญาณ FM ที่มี y(t) เข้ามามอดูเลตอยู่ดังกล่าวข้างต้น สัญญาณนี้ก็จะเขียนได้ในรูปต่อไปนี้ คือ

$$v(t) = B\cos[\omega_c t + k\int_{-\infty}^{t} y(\alpha)d\alpha]$$

และถ้าบอกว่าสัญญาณ v(t) นี้มีความถี่เท่ากับสัญญาณ x(t) ก็จะได้ความสัมพันธ์ระหว่างเฟสของสัญญาณทั้งสองเป็นดังนี้

$$\omega_c + ky(t) = \omega_c + \frac{d\phi(t)}{dt}$$

$$ky(t) = \Delta\omega$$

ซึ่งก็หมายความว่า สัญญาณขาออกของเฟสล็อคลูป คือ y(t) จะแปรตรงกับความถี่เบี่ยงเบนของสัญญาณขาเข้า และเนื่องจากความถี่เบี่ยงเบนนี้แปรตรงกับขนาดของสัญญาณเบสแบนด์ ดังนั้น y(t) ก็จะแปรตรงกับสัญญาณเบสแบนด์ m(t) นั่นคือเฟสล็อคลูปก็จะให้สัญญาณขาออกที่เป็นสัญญาณดีมอดูเลตของสัญญาณ FM ที่เข้ามา

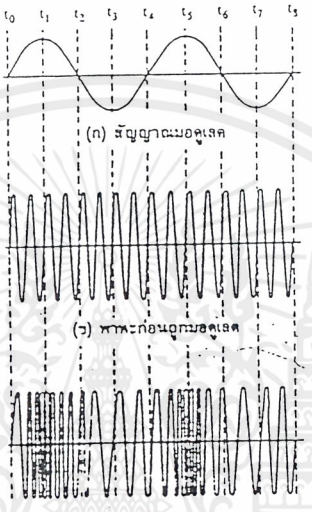
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฟสล็อคลูปโดยทั่วไปจะสามารถจับความถี่ได้ในช่วงหนึ่ง กล่าวคือ ในขณะที่เฟสล็อคลูปทำงานอย่างอิสระ (free running) แล้วเกิดมีสัญญาณความถี่อื่นเข้ามา เฟสล็อคลูปจะพยายามติดตามเพื่อจับความถี่นั้น ช่วงความถี่ที่เฟสล็อคลูปสามารถติดตามจับได้นี้ เรียกว่า ช่วงความถี่ตรวจจับ (capture range) และเมื่อเฟสล็อคลูปติดตามจับความถี่ได้แล้ว ช่วงความถี่ที่เฟสล็อคลูปจะติดตามจับได้ตลอดเวลา เรียกว่า ช่วงความถี่ล็อค (lock range) โดยทั่วไปช่วงความถี่ล็อคจะกว้างกว่าช่วงความถี่ตรวจจับ เช่น ช่วงความถี่ล็อคเป็น 1MHz แต่ช่วงความถี่ตรวจจับเป็น 100 kHz เป็นต้น ทั้งนี้เนื่องจากเฟสล็อคลูปจะทำงานอย่างมีเสถียรภาพในช่วงที่ $\varepsilon(t)$ อยู่ในช่วงที่ทำให้เส้นกราฟมีค่าอนุพันธ์เป็นบวก คือในช่วงที่เป็น $-\pi/2$ ถึง $\pi/2$ เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 **Frequency Modulation**

รูปคลื่นของสัญญาณ FM เกิดจากสัญญาณมอดูเลต ดังรูป 2.1 เช่น สัญญาณเสียงซึ่งเป็นข่าวสารเข้าไปมอดูเลตลงบนสัญญาณพาหะดังรูป สัญญาณพาหะหลังจากมอดูเลตแล้วในรูปจะเป็นสัญญาณ FM จะเห็นว่าที่เวลา t0 สัญญาณ FM อยู่ที่ความถี่กลาง เมื่อสัญญาณที่เข้ามามอดูเลตมีค่าทางบวกสูงสุด ความถี่ของพาหะจะเพิ่มขึ้นสูงสุด นั่นคือสัญญาณมอดูเลตถึงจุดยอดสุด(สัญญาณมอดูเลตมีขนาดสูงสุดนั่นเอง) ที่เวลา t1



รูป 2.3 การมอดูเลตทางความถี่

ที่เวลา t2 สัญญาณมอดูเลตลดลงเป็นศูนย์ ความถี่ของพาหะก็จะลดลงมาที่ความถี่กลางดังเดิมหลังจากเวลาสัญญาณมอดูเลตมีค่าตกลงต่ำกว่าศูนย์กลายเป็นลบ พาหะจะมีความถี่ลดลงต่ำกว่าความถี่กลางและเมื่อเวลาสัญญาณมอดูเลตกลับเป็นศูนย์อีกครั้งหนึ่ง ความถี่ของพาหะก็จะกลับมายังความถี่กลางดังเดิมเช่นกัน ในช่วงเวลา t4 ถึง t8 ก็จะซ้ำแบบเดิมเรื่อยๆไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนแปลงไปตามแอมพลิจูดของสัญญาณมอดูเลตและพาหะยังคงอยู่ที่ความถี่กลางเมื่อสัญญาณมอดูเลตเป็นศูนย์

ช่วงความถี่ที่พาหะเบี่ยงเบนไปจากความถี่กลางเรียกว่า ความถี่เบี่ยงเบน (frequency deviation) โดยอัตราการเบี่ยงเบนความถี่ของสัญญาณ FM ขึ้นอยู่กับความถี่ของสัญญาณที่เข้ามามอดูเลต นั่นคือ ความถี่ของสัญญาณที่เข้ามอดูเลตเป็นตัวกำหนดอัตราการเบี่ยงเบนความถี่

สำหรับแอมพลิจูดของสัญญาณมอดูเลตจะเป็นตัวกำหนดช่วงความถี่เบี่ยงเบน กล่าวโดยสรุป สัญญาณ FM มีคุณสมบัติที่สำคัญดังนี้

1.มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนตามสัญญาณที่เข้ามามอดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.อัตราการเบี่ยงเบนความถี่ของสัญญาณพาหะมีค่าเท่ากับความถี่ของสัญญาณที่เข้ามามอดูเลต

3.ช่วงความถี่เบี่ยงเบน(หรือดีวิเอชั่น) เป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามามอดูเลต

ในระบบ FM จำนวนไซด์แบนและแอมพลิจูดของไซด์แบนด์ขึ้นอยู่กับค่าดัชนีการมอดูเลต โดยความถี่ของไซด์แบนด์มีค่าสัมพันธ์กับความถี่ของสัญญาณที่เข้ามอดูเลต กล่าวคือ ไซด์แบนด์คู่แรกมีความถี่เท่ากับ fc $\pm$fm ไซด์แบนด์คู่ที่สองมีความถี่เท่ากับ fc$\pm$2fm , ... ฯลฯ ฉะนั้นแบนด์วิดท์ของคลื่น FM ต้องครอบคลุมจำนวนไซด์แบนด์ที่สำคัญทุกตัว นั่นคือ แบนด์วิดท์ขึ้นอยู่กับดัชนีการมอดูเลตและความถี่ของสัญญาณที่เข้ามามอดูเลต แต่ดัชนีการมอดูเลตเท่ากับ fd/fm ดังนั้นถ้าเราทราบความถี่เบี่ยงเบนและความถี่ของสัญญาณมอดูเลตเราก็สามารถคำนวนหาแบนด์วิดท์ได้

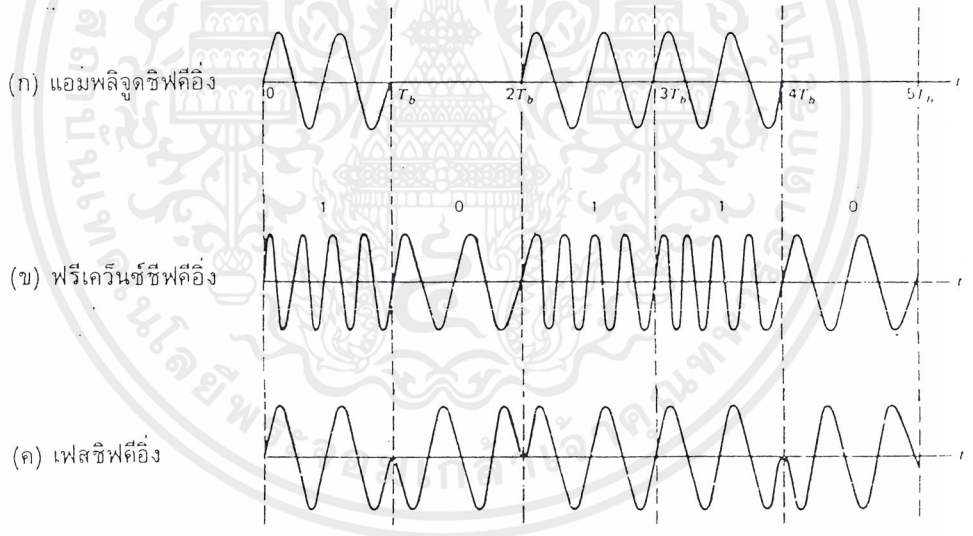
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 Frequency shift keying

เป็นการใช้สวิสช์ตอบสนองสัญญาณดิจิตอลแล้วทำการเลือกออสซิลเลเตอร์ที่มีความถี่ที่ต้องการเพื่อทำการส่งสัญญาณออกไป จำนวนออสซิลเลเตอร์ที่เตรียมไว้จะต้องเท่ากันกับจำนวนระดับของสัญญาณ การมอดูเลตสัญญาณวิธีนี้เฟสของสัญญาณแต่ละช่วงจะไม่ต่อเนื่องกันเพราะมาจากออสซิลเลเตอร์คนละชุด ซึ่งสามารถแสดงให้เห็นได้ดังรูป

รูปที่ 2.4 การมอดูเลตสัญญาณดิจิตอลโดยการเปลี่ยนความถี่ของคลื่นพาห์

สัญญาณแบบ FSK สามารถแสดงให้เห็นเปรียบเทียบกับสัญญาณ FM และสัญญาณ AM ได้ดังรูป

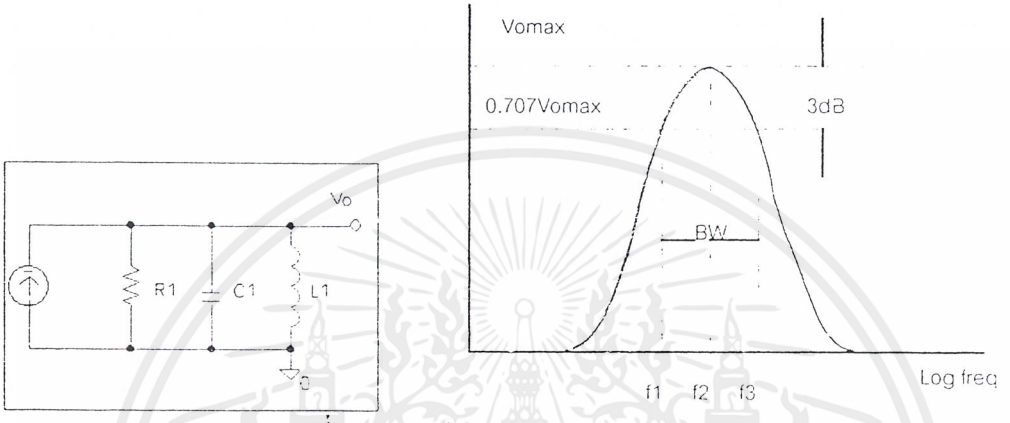


รูปที่ 2.5 รูปคลื่นของดิจิตอลมอดูเลชั่นที่ใช้ในการส่งข้อมูลไบนารี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 Tuned Amplifier

ในวงจรขยายไม่ว่าจะเป็นวงจรขยายแบบใดก็ตาม ค่าของอัตราการขยายจะแปรผันโดยตรงกับค่าของอิมพีแดนซ์ในวงจรเอาท์พุทเสมอ ในวงจรขยายความถี่ต่ำหรือ wide band โหลดของวงจรมักจะเป็นความต้านทานซึ่งจะมีค่าคงที่ตลอดทุกความถี่ ถ้าเราเปลี่ยนโหลดของวงจรขยายเป็นวงจรขนานของ LC หรือวงจรแท็งค์แล้ว ค่าอัตราการขยายของวงจรจะมีค่าสูงสุดที่ความถี่เรโซแนนซ์ ของ LC ทั้งนี้เพราะอิมพีแดนซ์ของวงจรขนาน LC จะมีค่าสูงสุดที่ความถี่เรโซแนนซ์



รูปที่ 2.6 รูปวงจร Tuned Amplifer และ Frequency Respond

จากวงจรพื้นฐานของวงจรขนาน R-L-C จะพบว่าอิมพีแดนซ์จะมีค่าสูงสุดที่ความถี่เรโซแนนซ์ F ดังในรูปสักดาเอาท์พุทคร่อมวงจรจูนก็จะเป็นฟังชั่นความถี่เช่นเดียวกับวงจรจูนนั้น หรือกล่าวอีกในหนึ่งว่าการตอบสนองความถี่ของวงจรจูนนั้นจะเป็นฟังชั่นของค่าอิมพีแดนซ์RLC (B/rbe พิจารณาได้ว่าเป็นค่าคงที่) ดังรนั้นค่าของอัตราขยายแรงดันของวงจร Tuned Amp ก็จะมีค่าสูงสุดที่ความถี่เรโซแนนซ์ของ LC และอัตราการขยายของวงจรก็จะลดลงที่ความถี่สูงกว่าและต่ำกว่าความถี่เรโซแนนซ์ดังในรูป

ในกรณีของ LC ในอุดมคติจะได้ความถี่เรโซแนนซ์

$$Fr = 1/(2\pi\sqrt{LC}) \text{ HZ}$$

$$BW = Fr/(Qloader)$$

$$= 1/(2\pi RpC) \text{ HZ}$$

ซึ่ง $Qloader = Rp/Xl = Rp/Xc = Rp\sqrt{L/C}$

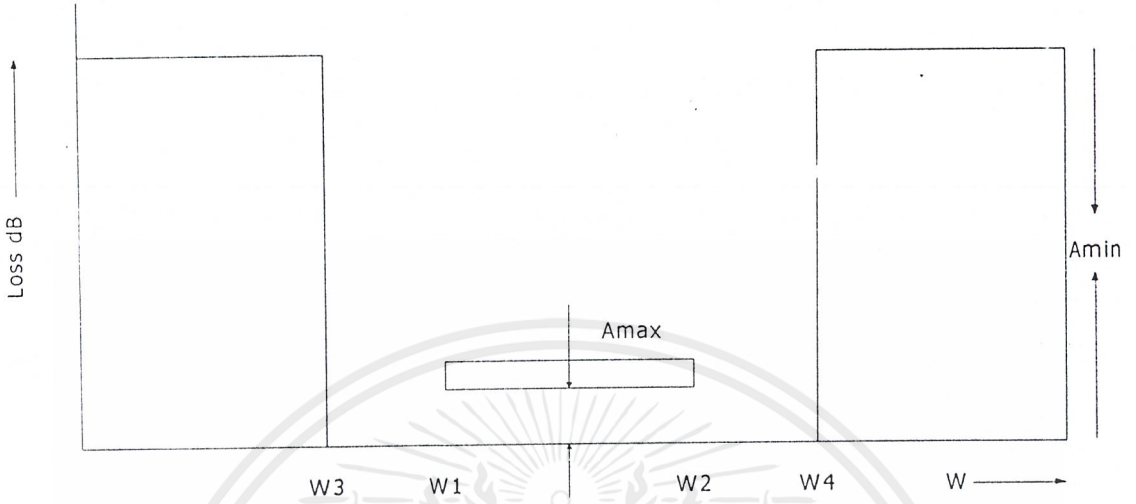
โดยที่ Rp คือความต้านทานรวมทั้งหมดที่ต่อขนานกับ LC ในอุดมคติ (เช่น Source Resistance ,Load)

ในความเป็นจริงจะมีความต้านทาน Rs ค่าหนึ่งต่ออนุกรมกับ L ซึ่ง Rs นี้คือความต้านทานของลวดที่ใช้พันคอยล์นั้น R นี้จะเป็น Effective Resistance ของลวดซึ่งจะมีค่าสูงขึ้นเมื่อความถี่สูงขึ้นเนื่องจาก skin effect

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 Band Pass Filter

เป็นวงจรที่ยอมให้ความถี่ผ่านได้ในแถบที่กำหนดเท่านั้น โดยจะไม่ยอมให้ความถี่ทั้งสองข้างของแถบนั้นๆผ่าน ดังรูป เป็นกราฟแสดงลักษณะทั่วไปของวงจรกรองความถี่ผ่าน



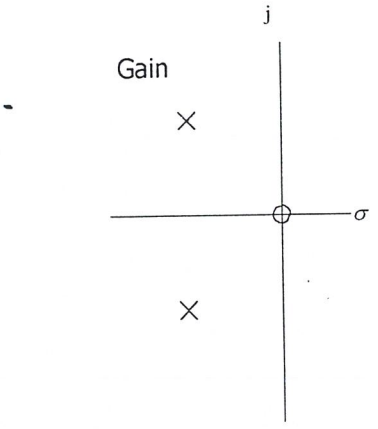
รูปที่ 2.7 แสดงลักษณะทั่วไปของวงจรกรองแถบความถี่ผ่าน

Second Order Transfer Function ของวงจรความถี่ผ่านจะเป็นดังนี้

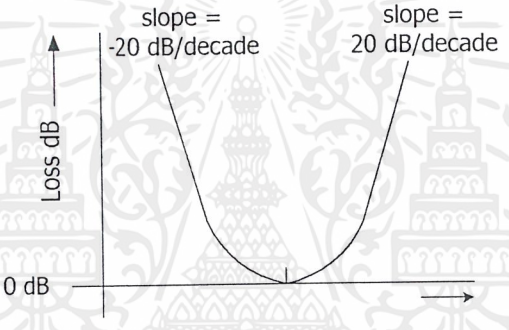
$$\frac{Vo}{Vin} = \frac{as}{s^2 + as + b} = \frac{\frac{\omega_p}{Q_p} s}{s^2 + \frac{\omega p}{Qp} s + \omega_p^2}$$

ฟังก์ชันจะมีคู่ของ complex poles ในครึ่งซ้ายของ s-plane และมี zero ที่ origin ที่ความถี่ต่ำและความถี่สูง การสูญเสีย(loss) จะเพิ่มขึ้นดังกราฟ H(s) = s คือที่ 20 dB/decade ที่ความถี่โพลคือ $\omega_p = \sqrt{b}$ การสูญเสียจะมีค่าคงที่ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 Pole – Zero Plot

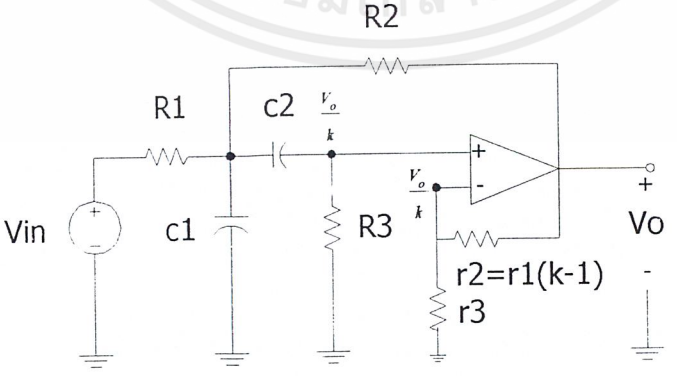


รูปที่ 2.9 รูปแสดงการ Loss

วงจร Band Pass Circuit สามารถพิจารณาได้หลายรูปแบบดังนี้

1.Sallen and Key Band Pass Circuit

ลักษณะการต่อวงจรโดยใช้อุปกรณ์ตัวต้านทานและตัวเก็บประจุดังรูปจะได้วงจรกรองความถี่ผ่าน ซึ่งค้นพบโดย Sallen และ Key



รูปที่ 2.10 รูป Sallen & Key Band Pass Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาโดยใช้ feed forweard และfeedback แtransfer function ดังสมการ

node 1 ;

$$\frac{V_o}{k}(\frac{1}{R_3}+sC_2)-V(sC_2)=0$$

node 2 ;

$$V_2(sC_1+sC_2+\frac{1}{R_1}+\frac{1}{R_2})-\frac{V_o}{k}(sC_2)-V_o(\frac{1}{R_2})=\frac{V_{in}}{R_1}$$

จะแก้สมการได้เป็น

$$\frac{V_{out}}{V_{in}}=\frac{ks/R_1C_1}{s^2+s(\frac{1}{R_1C_1}+\frac{1}{R_3C_2}+\frac{1}{R_3C_1}+\frac{1-k}{R_2C_1})+\frac{R_1+R_2}{R_1R_2R_3C_1C_2}}$$

ซึ่งจากการพิจารณา second order band pass function

$$K\frac{s}{s^2+\frac{\omega_p}{Q_p}s+\omega_p^2}$$

และกำหนดให้

$$C_1=C_2=1 \qquad \text{และ} \qquad R_1=R_2=R_3=R$$

ดังนั้นจะได้ว่า

$$R=R_1=R_2=R_3=\frac{\sqrt{2}}{\omega_P}$$

$$k=1+\frac{r_2}{r_1}=4-\frac{\sqrt{2}}{Q_p}$$

โดย r_2/r_1 มีค่าเป็นบวกและ $Q_p>\frac{\sqrt{2}}{3}$

สุดท้ายจะได้ค่า gain constant

$$K=\frac{k}{R_1C_1}=\omega_p(2\sqrt{2}-\frac{1}{Q_p})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.Negative Feedback Biquad Band Pass Circuit

ลักษณะการต่อวงจรอยู่บนพื้นฐานของทฤษฎีการป้อนกลับแบบลบโดยต่อแบบ Bridged –T RC Network ส่วน Feed Forward และ Feed Back Transfer Function จะสามารถหาได้ดังนี้

$$\begin{bmatrix} sC1+sC2+\dfrac{1}{R1} & -sC1 \\ -sC1 & sC1+\dfrac{1}{R2} \end{bmatrix}\begin{bmatrix} Vx \\ V1 \end{bmatrix} = \begin{bmatrix} \dfrac{1}{R1} & sC2 \\ 0 & \dfrac{1}{R2} \end{bmatrix}\begin{bmatrix} V2 \\ V3 \end{bmatrix}$$

แก้สมการได้ดังนี้

$$T_{FB} = \left.\frac{V1}{V3}\right|_{V2=0} = \frac{s^2 + s(\dfrac{1}{R2C1}+\dfrac{1}{R2C2}) + \dfrac{1}{R1R2C1C2}}{s^2 + s(\dfrac{1}{R2C1}+\dfrac{1}{R2C2}+\dfrac{1}{R1C2}) + \dfrac{1}{R1R2C1C2}}$$

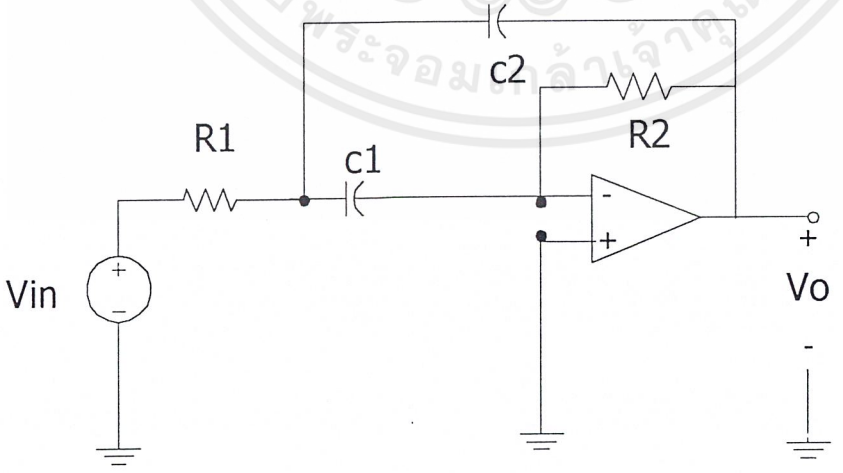
และ

$$T_{FF} = \left.\frac{V1}{V2}\right|_{V3=0} = \frac{s/R1C2}{D}$$

ซึ่ง D หมายถึง Denominator

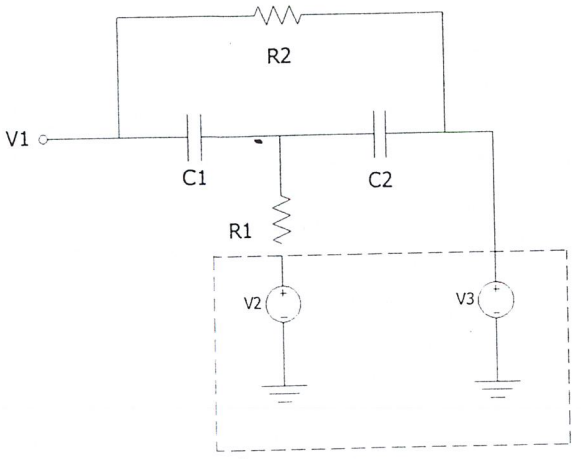
จากสมการ Ideal Op-Amp นั้น Transfer Function ของ Active RC Circuit คือ

$$T_{BP} = \frac{-s/R1C2}{s^2+S(\dfrac{1}{R2C1}+\dfrac{1}{R2C2})+\dfrac{1}{R1R2C1C2}}$$



รูปที่ 2.11Band – Pass Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 รูป RC Circuit

ซึ่งมีรูปแบบของฟังก์ชันของ second order Band Pass Filter Function คือ

$$K_1 \frac{s}{S^2 + \frac{\omega_p}{Q_p} + \omega_p^2}$$

จะได้ว่า

$$\omega_p = \sqrt{1/R1C1R2C2}$$

และ

$$Q_P = \frac{\sqrt{\frac{1}{R1R2C1C2}}}{\frac{1}{R2C1} + \frac{1}{R2C2}} = \frac{\sqrt{\frac{R2}{R1}}}{\sqrt{\frac{C2}{C1}} + \sqrt{\frac{C1}{C2}}}$$

กำหนดให้

$$C1 = C2 = 1$$

ดังนั้น $R_2 = 2\frac{Q_p}{\omega_p}$, $R_1 = \frac{1}{2\omega_p Q_p}$

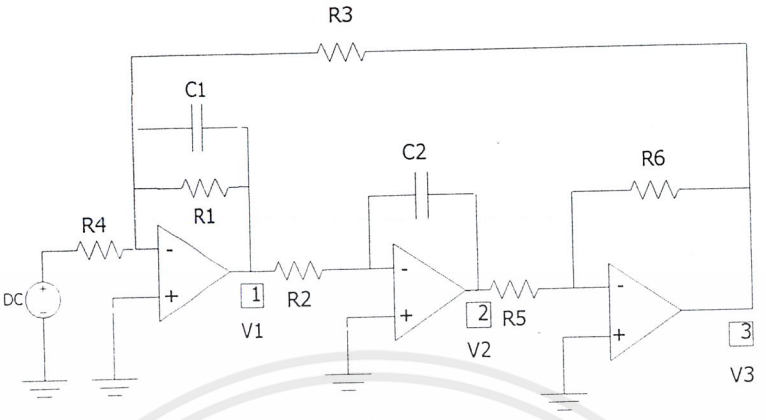
จะได้ค่า gain constant คือ

$$K_1 = \frac{-1}{R_1 C_2} = -2\omega_p Q_p$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.Three Amplifier Biquad Band Pass Circuit

ลักษณะการต่อวงจรจะเป็นการต่อกันของวงจร Inverter,Leakey integrator และวงจร Summer ดังรูป



รูปที่ 2.13 รูป 3 Amp Biquad Circuit

จะสามารถเขียนสมการได้ดังนี้

$$\frac{V3}{Vin} = \frac{\frac{-1}{R2R4C1C2}}{S^2 + \frac{1}{R1C1}S + \frac{1}{R2R3C1C2}}$$

Transfer Function ของ Band Pass คือ

$$T_{BP}(S) = \frac{-cs}{s^2 + as + b}$$

ความสัมพันธ์ระหว่าง $_1$ กับ $_3$ คือ

$$_3 = \frac{\frac{1}{R2C2}}{s} V1$$

สามารถแก้สมการหา Band Pass Function ได้คือ

$$\frac{V_1}{V_{IN}} = \frac{\frac{-1}{R_4C_1}}{S^2 + \frac{1}{R_1C_1}S + \frac{1}{R2R3C1C2}}$$

จะได้ว่า

$$c = \frac{1}{R_4C_1}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$a = \frac{1}{R_1 C_1}$$

$$b = \frac{1}{R_2 R_3 C_1 C_2}$$

และกำหนดให้

$$C_1 = C_2 = 1 \qquad \text{และ} \qquad R_1 = R_2 = R_3 = R$$

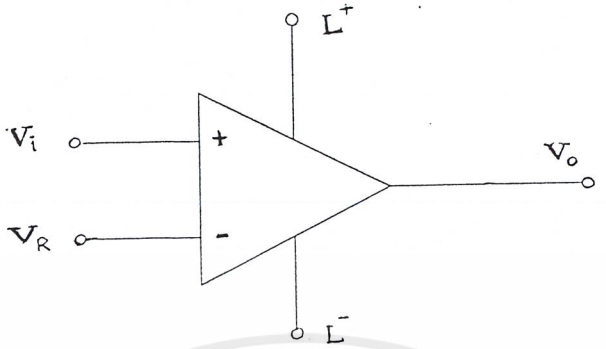
จะหาค่าที่เหลือได้คือ

$$R_1 = \frac{1}{a} \qquad R_2 = R_3 = \frac{1}{\sqrt{b}} \qquad R_4 = \frac{1}{c}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 Comparater แบบ Adaptive Reference

วงจรเปรียบเทียบ (comparator) มีสัญญาณเข้าสองสัญญาณ สัญญาณหนึ่ง เรียกว่า V_jอีก สัญญาณหนึ่งมักเป็นแรงดันอ้างอิงคงตัว V_R ส่วนแรงดันออกจะขึ้นกับแรงดันขาเข้า V_i เมื่อเทียบกับ V_R ดังแสดงในรูป



รูปที่ 2.14 รูป วงจร comparator แบบ Adaptive Reference

สามารถสรุปความสัมพันธ์ระหว่าง V_O และ V_i ได้ดังนี้

$V_i > V_R \quad V_O = L^+$

$V_i = V_R \quad V_O = 0$

$V_i < V_R \quad V_O = L^-$

โดยที่ L^+ และ L^- คือ ระดับของแรงดันออกที่ใช้บอกผลของการเปรียบเทียบ

วงจรเปรียบเทียบทำหน้าที่จัดสัญฐานรูปคลื่นจนแทบไม่เหลือเค้าเดิม เช่น แรงดัน V_iแปรผันกับเวลาอย่างช้าๆ จะเปลี่ยนมาเป็นแรงดัน V_Oที่เปลี่ยนระดับอย่างฉับพลันทุกครั้งที่ V_i แปรมาถึงค่า V_R

ได้มีการผลิตวงจรประมวล โดยมุ่งหวังให้ใช้เป็นวงจรเปรียบเทียบโดยเฉพาะ (บางครั้งอาจใช้เป็นวงจรกันชนbufferก็ได้)ตัวอย่างเช่นวงจรประมวลหมายเลขμA710,760,LM111,LM160,HA2111 ระดับของแรงดันออกของวงจรประมวลเหล่านี้จะขึ้นอยู่กับแหล่งจ่ายไฟตรง ถ้าต้องการให้ได้ระดับคงตัวเราอาจใช้ไดโอดซีเนอร์ต่ออยู่ที่ขั้วออก หรือต่ออยู่ในวงจรป้อนกลับก็ได้ แต่ข้อเสียประการหนึ่งของการใช้ไดโอดซีเนอร์ก็คือ ผลตอบสนองชั่วครู่ (transient) จะไม่ดีนัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

2.7 Microcontroller MCS - 51

ไมโครคอนโทรลเลอร์ 8051 มีจุดประสงค์หลักเพื่อใช้ในงานควบคุม ดังนั้นจึงมีวงจรพื้นฐานที่จำเป็นรวมอยู่ในชิปแล้ว ทำให้สามารถทำงานได้โดยไม่จำเป็นต้องพึ่งพาอุปกรณ์ภายนอกอีกเท่าใดนัก มีพอร์ตสื่อสารข้อมูลแบบอนุกรมเพื่อรับหรือส่งข้อมูลแบบอนุกรมได้ด้วยตัวเอง เพิ่มคำสั่งที่ใช้ในการเขียนโปรแกรมให้มากกว่าเดิมแต่ใช้เวลาทำงานแต่ละคำสั่งสั้นลงและคำสั่งที่เพิ่มขึ้นช่วยทำให้การเขียนโปรแกรมคล่องตัวและสะดวกขึ้นกว่าเดิมมาก MCS – 51 มีสมาชิกอยู่หลายเบอร์ที่ออกแบบไว้เพื่อจุดประสงค์เฉพาะอย่างโดยตรง ผู้ใช้สามารถดูได้จากคู่มือของ MCS – 51 และเลือกใช้ได้ตามสะดวก

2.7.1 คุณสมบัติทั่วไปของไมโครคอนโทรลเลอร์ MCS – 51

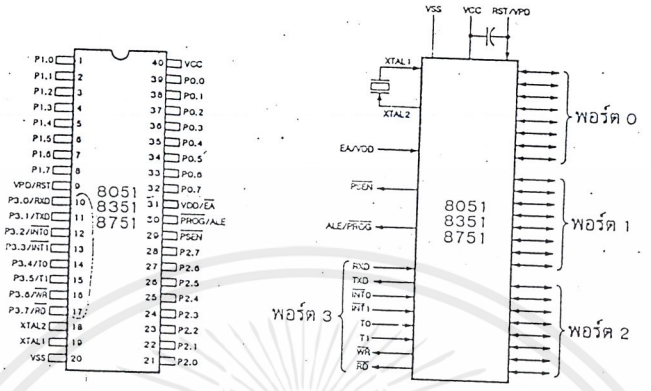
- ต้องการแหล่งจ่ายไฟ 5 โวลท์เพียงชุดเดียว
- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ภายในชิปจำนวน 4 กิโลไบต์(เบอร์ 8031,8032 ไม่มีหน่วยความจำส่วนนี้ ส่วนเบอร์ 8052 มีหน่วยความจำส่วนนี้ 8 กิโลไบต์)
- มีหน่วยความจำสำหรับเก็บข้อมูลทั่วไปอยู่ภายในชิปจำนวน 128 ไบต์(ใน8031,8051) 256 ไบต์ (ใน 8032,8052)
- สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายนอกชิปได้อย่างละ 64 กิโลไบต์แยกจากกัน
- คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิรตซ์
- มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ตๆละ 8 บิตหรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิตแยกจากกัน ทำให้เสมือนมีพอร์ตขนาด 1 บิตใช้งานรวมทั้งสิ้น 32 พอร์ต
- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับและส่งข้อมูล (baud rate) ได้ตั้งแต่ 300 – 375 กิโลบิตต่อวินาที
- จัดลำดับความสำคัญของสัญญาณอินเทอร์รัปต์ได้ 2 ระดับ
- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์หรือเคาน์เตอร์เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา(ในเบอร์ 8052 จะมี 3 ตัว)
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วนสามารถเข้าถึงข้อมูลได้ทั้งระดับไบต์และระดับบิตเพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น
- มีคำสั่งคูณและหารเลขขนาด 8 บิตในตัวเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
42651

- สามารถประมวลผลแบบบูลีนเพื่อใช้ในงานควบคุมโดยเฉพาะ
- ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS – 48 (upwardly compatible)

2.7.2 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS – 51

โครงสร้างของไมโครคอนโทรลเลอร์ ตระกูล MCS – 51 ทุกเบอร์จะมีตำแหน่งขาพื้นฐานที่เหมือนกันดังรูป



รูปที่ 2.15 รูปแสดงตำแหน่งขาของชิฟไมโครคอนโทรลเลอร์ตระกูล MCS 51 เบอร์ 8051

หน้าที่การใช้งานแต่ละขาของชิปไมโครคอนโทรลเลอร์ในตระกูล MCS-51 มีดังนี้

- ขา Vss (ขา 20) สำหรับต่อลงกราวด์
- ขา Vcc (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลต์ (DC.5 Volt)
- ขาพอร์ต 0 (ขา 32-39) มี 8 ขาใช้เป็นขาสำหรับพอร์ต 0 ขนาด 8 บิต (P0.0-0.7) แบบ Open Drain Bidirectional พอร์ตนี้สามารถใช้งานเป็นอินพุตเอาต์พุทพอร์ตทั่วไปได้โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้เพื่อบังคับให้ขาอยู่ในสถานะถูกปล่อยลอย (มีสถานะ hight impedance) นอกจากใช้งานเป็นอินพุตเอาต์พุทพอร์ตแล้ว พอร์ต 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกชิปด้วย โดยส่งค่าแอดเดรสบัสไบต์ต่ำ (A0-A7) และมัลติเพลกซ์กับการรับส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่านข้อมูลโดยมีวงจรพูลอัพภายใน
- ขาพอร์ต 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 1 (P1.0-1.7) สามารถใช้งานเป็นอินพุตหรือเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะ high impedance โดยมีวงจรพูลอัพภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา P1.0 , P 1.1 ในเบอร์ 8052 จะใช้งานในหน้าที่อย่างอื่นนอกเหนือจากใช้คีปีนอินพุตเอาต์พุตพอร์ตทั่วไปด้วย รายละเอียดจะกล่าวต่อไปภายหลัง

- ขาพอร์ต 2 (ขา 21-28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 2 (P2.0-P2.7) ขนาด 8 บิตแบบ Open Drain Bidirecional พอร์ตนี้สามารถใช้งานเป็นอินพุทเอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อบังคับให้ขาอยู่ในสถานะ high impedance นอกจากจะใช้งานเป็นอินพุตเอาต์พุทพอร์ตทั่วไปแล้ว พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสบัสไบต์สูง(A8-A15) และมีวงจรพูลอัพภายใน
- ขาพอร์ต 3 (ขา 10-17) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 3 (P3.0 –P3.7) สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะ high impedance โดยใช้วงจรพูลอัพภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆ อีกหลายอย่างดังนี้

  ขา P 3.0 ใช้รับข้อมูลจากภายนอกแบบอนุกรม

  ขา P 3.1 ใช้ส่งข้อมูลออกไปภายนอกแบบอนุกรม

  ขา P 3.2 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 0

  ขา P 3.3 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 1

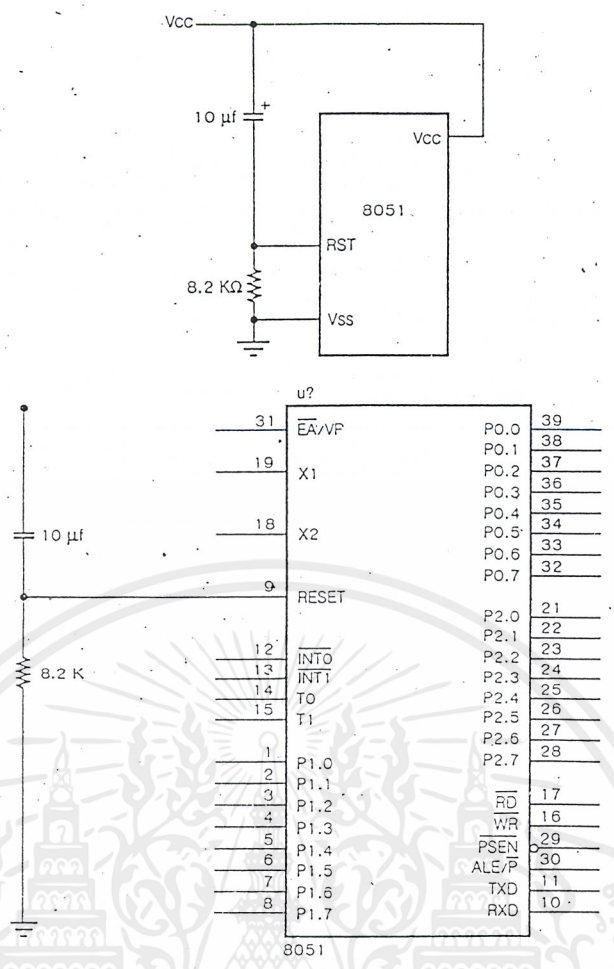
  ขา P 3.4 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 0

  ขา P 3.5 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 1

  ขา P 3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูล

  ขา P 3.7 ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิพ
- ขา RST(ขา 9) ใช้สำหรับการรีเซตวงจรทุกอย่างภายในชิปเพื่อเริ่มต้นการทำงานใหม่ การรีเซตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดทำงานผิดพลาด เมื่อต้องการรีเซตชิป MCS –51 ขานี้ต้องมีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมชชีนไซเกิล ระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์มเพื่อทำหน้าที่พูลดาวน์(รักษาค่าแรงดันไฟฟ้าให้มีสถานะเป็นกราวนด์) และเพื่อให้ตัวชิปรีเซตเองเมื่อเริ่มจ่ายพลังงานให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่างขา RST และ Vcc ดังแสดงในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 รูปแสดงวงจรสำหรับรีเซตชิฟไมโครคอนโทรเลอร์ตระกูล MCS 51 เมื่อเริ่มจ่ายพลังงานโดยอัตโนมัติ

- ขา ALE/PROG(ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลทช์ค่าแอสเดรสไบต์ต่ำ (ADDRESS LATCH ENABLE)จากพอร์ต 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อ หน่วยความจำภายนอกขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป นอกจากขานี้แล้ว ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงใน EPROM สำหรับ MCS – 51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM
- ขา PSEN(ขา 29) ใช้ส่งสัญญาณสโตรบเพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิป(PROGRAM STROBE ENABLE) เมื่อชิปทำงานด้วยโปรแกรมจากภายนอก ขานี้จะส่งสัญญาณสโตรบ 2 ครั้งในแต่ละแมชชีนไซเคิล แต่ในช่วงการเขียนหรืออ่านข้อมูลกับหน่วยความจำภายนอก หรือเมื่อใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปจะไม่มีสัญญาณออกมาจากขานี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขา EA/Vpp(ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS – 51 ทำงานจากโปรแกรมที่อยู่ข้างในหรือข้างนอกชิป โดยหากขานี้ มีสถานเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น1 หมายถึงบังคับให้ MCS –51 ใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป สามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บในหน่วยความจำภายในชิปหรือจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวด์ตามลำดับ ส่วนใน MCS – 51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป ให้ต่อขานี้ลงกราวนด์เสมอ
- ขา XTAL 1 (ขา 19) ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุทเข้าสู่วงจรออสซิลเลเตอร์
- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตอลภายนอก โดยเป็นเอาท์พุทออกจากวงจรออสซิลเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 การออกแบบและอธิบายวงจร

หลักการคำนวณ แบ่งการคำนวณออกเป็น 2 ภาค ดังนี้

1. <u>ภาคส่ง</u> สัญญาณที่ส่งมาจากไมโครคอนโทรลเลอร์ ซึ่งมีลักษณะเป็นสัญญาณดิจิตอล จะถูกนำมาผ่าน LM 311 ซึ่งทำหน้าที่เป็นวงจรเปรียบเทียบแรงดัน (COMPARATOR) แล้วนำมามอดูเลตกับคลื่นพาห์ที่ค่าความถี่เหมาะสมกับสายไฟบ้าน (150KHz) โดยการมอดูเลตแบบ FSK (FREQUENCY SHIFT KEYING) โดยใช้ไอซี MC 14046 ซึ่งมีรายละเอียดในการคำนวณดังนี้

$$f_{min} = \frac{1}{R_2(C_1 + 32\ pF)} \quad \text{เมื่อ} \quad V_{co\ input} = V_{SS}$$

$$f_{max} = \frac{1}{R_1(C_1 + 32\ pF)} + f_{min} \quad \text{เมื่อ} \quad V_{ss\ input} = V_{DD}$$

จาก DATA SHFET กำหนดไว้ว่า

$$10K \leq R_1 \leq 1M$$

$$10K \leq R_2 \leq 1M$$

$$100pF \leq C_1 \leq 0.01\mu F$$

โดยการเลือกใช้ $R_1 = 240$ KHz , $C_1 = 470$ pF และ R_2 ปรับค่าได้ขนาด $22K\Omega$

จากการคำนวณจะได้

$$f_{min} = 146\ KHz$$

$$f_{max} = 8.3\ K + 146\ K = 154\ KHz$$

จะได้ความถี่กลางของคลื่นพาห์ $= \frac{146 + 154}{2} = 150$ KHz

สัญญาณที่ถูกมอดูเลตแล้วจะถูกส่งเข้าสู่ขาเบสของทรานซิสเตอร์ BD 139 ซึ่งจะทำให้ระดับแรงดันที่ขาคอลเลคเตอร์เปลี่ยนไปตามความถี่ที่ได้รับจากขาเบส ขาคอลเลคเตอร์นี้ถูกต่อเข้ากับวงจร TUNED AMPLIFIER โดยใช้ IF COIL ที่ด้านขดปฐมภูมิต่อขนานกับตัวเก็บประจุ ซึ่งคำนวณได้จากการนำ IF COIL ไปวัดค่าความเหนี่ยวนำ (INDUCTANCE) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L_{min} = 0.1 mH

L_{max} = 0.6 mH

C_{min} = 1.878 nF

C_{max} = 11.26 nF

เนื่องจาก

$$\omega = 1 / \sqrt{LC}$$

ดังนั้น $\omega = 150K * 2\pi = 942.5$ KRad

ในการออกแบบเลือกใช้ค่า C = 10 nF

ส่วนในด้านทุติยภูมิของ IF COIL จะเป็นส่วนที่ติดต่อกับด้านไฟฟ้ากระแสสลับ (AC-LINE) โดยก่อนเข้าสู่สายไฟบ้านจะต้องผ่านตัวเก็บประจุเพื่อแยกระหว่างความถี่สูงและความถี่ต่ำออกจากกัน ค่าตัวเก็บประจุที่ใช้คำนวณนี้ได้จากค่าความเหนี่ยวนำในด้านทุติยภูมิโดย

$$\omega = 1 / \sqrt{(LC/2)}$$

จากการวัดพบว่า L_{min} = 0.053 mH

L_{max} = 0.102 mH

$C_{average}$ = 0.0775 mH

คำนวณได้ค่า C = 3 nF

ในวงจรเลือกใช้ค่า C = 3.3 nF

2. <u>ภาครับ</u> ในส่วนแรกจะทำการแยกสัญญาณความถี่สูงออกจากสัญญาณความถี่ต่ำด้วยตัวเก็บประจุ จากนั้นนำสัญญาณที่ได้ผ่านวงจร TUNED AMPLIFIER โดยใช้ IF COIL ร่วมกับตัวเก็บประจุ เพื่อให้วงจรภาครับได้รับสัญญาณที่มีลักษณะดีที่สุด สำหรับการคำนวณค่าตัวเก็บประจุที่ใช้ในการแยกสัญญาณออกจากสัญญาณไฟฟ้ากระแสสลับ 50 Hz และตัวเก็บประจุที่ใช้ในวงจร TUNED AMPLIFIER สามารถคำนวณได้ในลักษณะเช่นเดียวกับวงจรภาคส่ง นำสัญญาณที่ได้ผ่านเข้าสู่วงจรขยายความแตกต่าง (DIFFERENCIATED AMPLIFIER) โดยใช้ LF 351 ต่อให้มีอัตราขยายมีค่าเป็น1แต่เนื่องจากสัญญาณที่ได้ยังคงมีสัญญาณรบกวนปนอยู่จึงสร้างส่วนวงจรแถบความถี่ผ่าน (BAND PASS FILTER) โดยใช้ MAX 275 การคำนวณค่าอุปกรณ์ต่างๆที่ใช้ร่วมกับ MAX 275 สามารถพิจารณาได้จาก DATA SHEET ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นที่ 1 คำนวณ R_2 ;

$$R_2 = 2 * 10^9 / 150K = 13.33\ K\Omega$$

ในวงจร ใช้ค่าความต้านทาน $150\ K\Omega$ // $15K\Omega$

ขั้นที่ 2 คำนวณ R_4 ;

$$R_4 = R_2 - 5K\Omega = 13.33K - 5\ K = 8.33\ K\Omega$$

ในวงจร ใช้ค่าความต้านทาน $10\ K\Omega$

โดย R_2 และ R_4 ทำหน้าที่ในการกำหนดค่าความถี่กลาง

ขั้นที่ 3 คำนวณ R_3 ;

$$R_3 = (Q * 2*10^9 / F_0) * (R_X/R_Y)$$

จาก DATA SHEET กำหนดว่า

ถ้าต่อ FC เข้ากับ V^+ ทำให้ $R_X/R_Y = 4/1$

FC เข้ากับ GND ทำให้ $R_X/R_Y = 1/5$

FC เข้ากับ V^- ทำให้ $R_X/R_Y = 1/25$

ในวงจร ทำการต่อ FC เข้ากับ GND ร่วมกับการกำหนดค่า Q ค่าตามต้องการ ทำให้เลือกใช้ค่า R_3=10K

ขั้นที่ 4 คำนวณ R_1;

R_1 ทำหน้าที่กำหนดอัตราขยาย โดย

$$R_1 = R_3 / H_{OBP}$$

H_{OBP} คือ อัตราขยายของวงจรแถบความถี่ผ่าน ณ ช่วงแถบความถี่ผ่าน

ในการออกแบบกำหนดค่า $H_{OBP} = 10$ ทำให้คำนวณค่า $R_1 = 1K\Omega$

หลังจากสัญญาณผ่านวงจรแถบความถี่ผ่านแล้ว สัญญาณยังคงมีขนาดเล็กอยู่ และมีระดับที่ยังไม่เหมาะสมที่จะนำไปให้ MC 14046 ทำการดีมอดูเลตได้ จึงนำสัญญาณผ่านเข้าสู่วงจรขยายแบบป้อนกลับเชิงลบ(NEGATIVE FEEDBACK) และวงจร SUMMING AMPLIFIER โดยกำหนดค่าอัตราขยายได้จากตัวต้านทานที่ขาเข้า และ ตัวต้านทานป้อนกลับ โดย

$$\text{อัตราขยาย} = 1 + (R_F / R_{IN})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการทำงาน

การทำงานของวงจรแบ่งออกเป็นสองภาค ได้แก่

1. <u>วงจรภาคส่ง</u> ทำหน้าที่รับข้อมูลจากผู้ใช้ และทำการแปลงข้อมูล เพื่อให้อยู่ในสภาพที่เหมาะสมในการส่งข้อมูลไปในสายไฟบ้าน (AC-LINE) โดยสามารถอธิบายการทำงานออกเป็นส่วนๆ ดังนี้

1.1 ส่วนรับข้อมูล เป็นการรับข้อมูลที่ต้องการส่งจากผู้ใช้ (USER) ผ่านคีย์บอร์ดตัวเลข ซึ่งข้อมูลดังกล่าว ประกอบด้วย ตำแหน่ง (ADDRESS) ของไมโครคอนโทรลเลอร์ปลายทางของการส่ง , ข้อมูลตัวเลข 2 หลักเพื่อแสดงค่าในหน่วยบาท และ ข้อมูลตัวเลข 2หลักเพื่อแสดงค่าในหน่วยสตางค์ กระบวนการป้อนข้อมูล รวมทั้งค่าข้อมูลที่ต้องการส่งจะถูกแสดงออกทางหน้าจอแอลซีดี (LCD)

1.2 ส่วนการประมวลผล เป็นการนำข้อมูลที่ได้รับจากผู้ใช้เพื่อสร้างไบต์ตรวจสอบความผิดพลาด และทำการเข้ารูปแบบข้อมูล ซึ่งประกอบด้วย ไบต์เริ่มต้น ไบต์แสดงตำแหน่ง ไบต์ข้อมูล ไบต์จบ และไบต์ตรวจสอบความผิดพลาด และทำหน้าที่ในการควบคุมกระบวนการส่งข้อมูล

1.3 ส่วนการมอดูเลต (MODULATION) ข้อมูลที่ถูกจัดเป็นรูปแบบโดยไมโครคอนโทรลเลอร์จะถูก นำไปมอดูเลตแบบ FSK (FREQUENCY SHIFT KEYING)กับคลื่นพาห์ขนาด 150 kHz

1.4 ส่วนวงจรขยายความถี่จำเพาะ (TUNED AMPLIFIER) โดยการคำนวณค่า L และ C ที่เหมาะสมจะทำให้สามารถขยายสัญญาณในช่วงความถี่ที่ต้องการได้

1.5 ส่วนป้องกันการรบกวนจากสายไฟบ้าน โดยนำตัวเก็บประจุค่าที่เหมาะสม มาต่อระหว่างวงจรกับสายไฟบ้านจะเป็นการป้องกันไม่ให้ไฟฟ้ากระแสสลับ50Hz เข้ามารบกวนวงจรได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. <u>วงจรภาครับ</u> ทำหน้าที่ รับข้อมูลที่ส่งผ่านมากับไฟฟ้ากระแสสลับในสายไฟบ้านจากภาคส่ง แล้วนำมาทำการประมวลผลเพื่อแสดงผลข้อมูลที่รับได้ผ่านหน้าจอแอลซีดี และ 7-SEGMENT โดยสามารถอธิบายการทำงานออกเป็นส่วนๆ ดังนี้

2.1 ส่วนป้องกันการรบกวนจากสายไฟบ้าน เช่นเดียวกับในวงจรภาคส่ง โดยนำตัวเก็บประจุค่าที่เหมาะสมมาต่อระหว่างวงจรกับสายไฟบ้านจะเป็นการป้องกันไม่ให้ไฟฟ้ากระแสสลับ50Hz เข้ามารบกวนวงจรได้

2.2 ส่วนวงจรขยายความถี่จำเพาะ (TUNED AMPLIFIER) เช่นเดียวกับในวงจรภาคส่ง โดยการคำนวณค่าL และC ที่เหมาะสมจะทำให้สามารถขยายสัญญาณในช่วงความถี่ที่ต้องการรับได้ โดยสามารถปรับค่า L เพื่อทำให้ได้รับสัญญาณที่มีลักษณะดีที่สุด

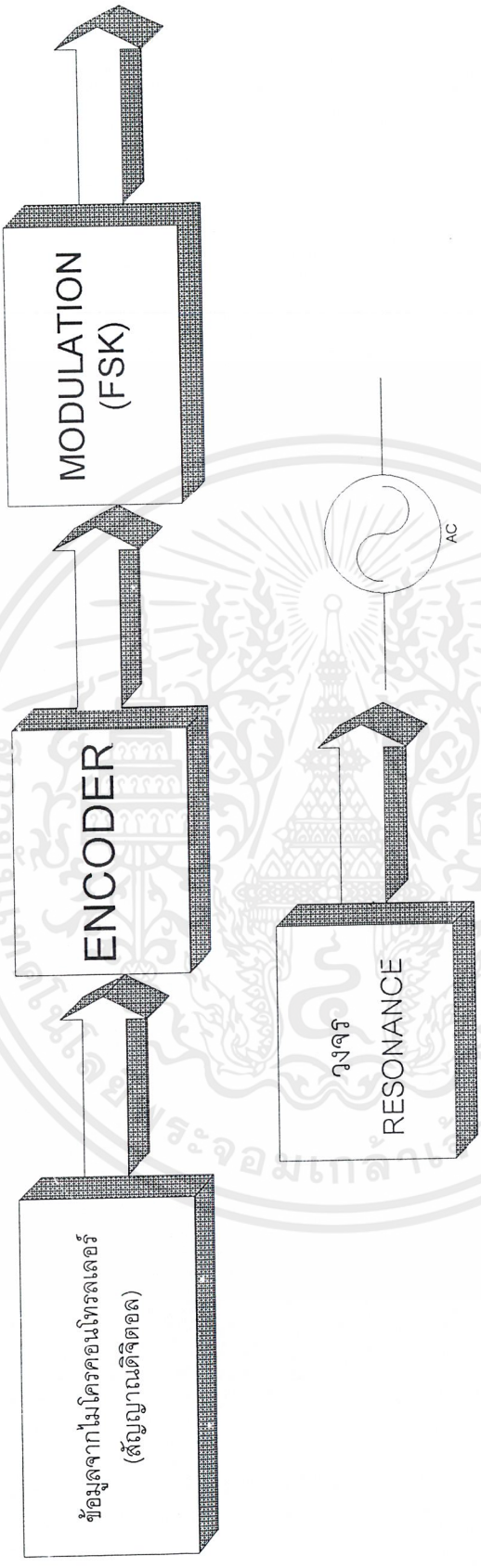
2.3 ส่วนวงจรขยายและวงจรเลือกแถบความถี่ผ่าน เนื่องจากสัญญาณที่รับได้มีขนาดเล็กมาก ประกอบกับมีความถี่อื่นๆเข้ามาปนอยู่บ้าง จึงต้องทำการสร้างวงจรขยาย และวงจรเลือกแถบความถี่ผ่าน ณ ช่วงความถี่กลาง 150 kHz เพื่อให้ได้สัญญาณที่ถูกมอดูเลตจากภาคส่งมีลักษณะที่สามารถทำการดีมอดูเลตต่อไปได้

2.4 ส่วนวงจรดีมอดูเลต (DEMODULATOR) เป็นการแยกสัญญาณข้อมูลออกจากคลื่นพาห์ สัญญาณข้อมูลที่แยกได้คือ ข้อมูลที่ต้องการทำการส่ง ซึ่งจะถูกนำไปประมวลผลโดยไมโครคอนโทรลเลอร์

2.5 ส่วนการประมวลผล เป็นการจัดข้อมูลไปในหน้าที่ต่างๆ เนื่องจากข้อมูลที่ได้รับจะมีลักษณะที่ถูกเข้ารูปแบบข้อมูลอยู่ นอกจากนี้ยังทำหน้าที่ในการตรวจสอบความผิดพลาดที่อาจเกิดขึ้นในระหว่างการส่งข้อมูล

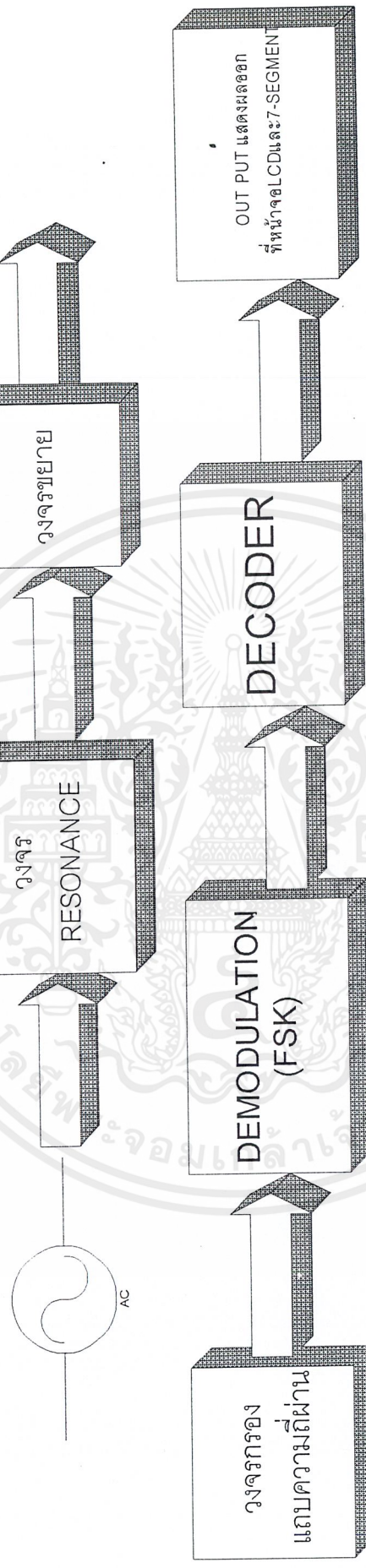
2.6 ส่วนการแสดงผล หลังจากผ่านขั้นตอนการประมวลผลแล้ว ข้อมูลแสดงค่าในหน่วยบาท และ ข้อมูลแสดงค่าในหน่วยสตางค์ ที่ได้รับจากภาคส่ง จะถูกแสดงออกผ่านหน้าจอแอลซีดี และ 7- SEGMENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 BLOCK DIAGRAM ภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 BLOCK DIAGRAM ภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 รูปกราฟแสดงลักษณะสัญญาณผลการทดลองและผลการทดลอง

ผลการทดลองหาความเร็วสูงสุดของข้อมูลที่สามารถทำการรับ-ส่งได้ถูกต้อง

ทำการทดลองส่งข้อมูล 1 รอบ / 1 ครั้ง เป็นจำนวน 10 ครั้ง ผ่านสายไฟบ้านความยาว 30 เมตร ได้ผลดังแสดงในตาราง

โดย N คือ จำนวนครั้งที่ทำการรับ-ส่งข้อมูลได้ถูกต้อง

BAUD RATE (บิต/วินาที)	N
300	10
600	10
1200	10
1800	10
2400	0

ตารางที่ 4.1 ตารางแสดงผลการทดลองหาความเร็วสูงสุดที่ทำการรับส่งได้

ดังนั้น จากผลการทดลองสามารถทำการสรุปได้ว่า อัตราเร็วในการส่งข้อมูลสูงสุดที่สามารถทำการรับ-ส่งข้อมูลได้ถูกต้อง ควรมีอัตรา BAUD RATE ไม่เกิน 1800 บิต/วินาที

ผลการทดลองหาระยะทางสูงสุดที่สามารถทำการรับ-ส่งข้อมูลได้ถูกต้อง

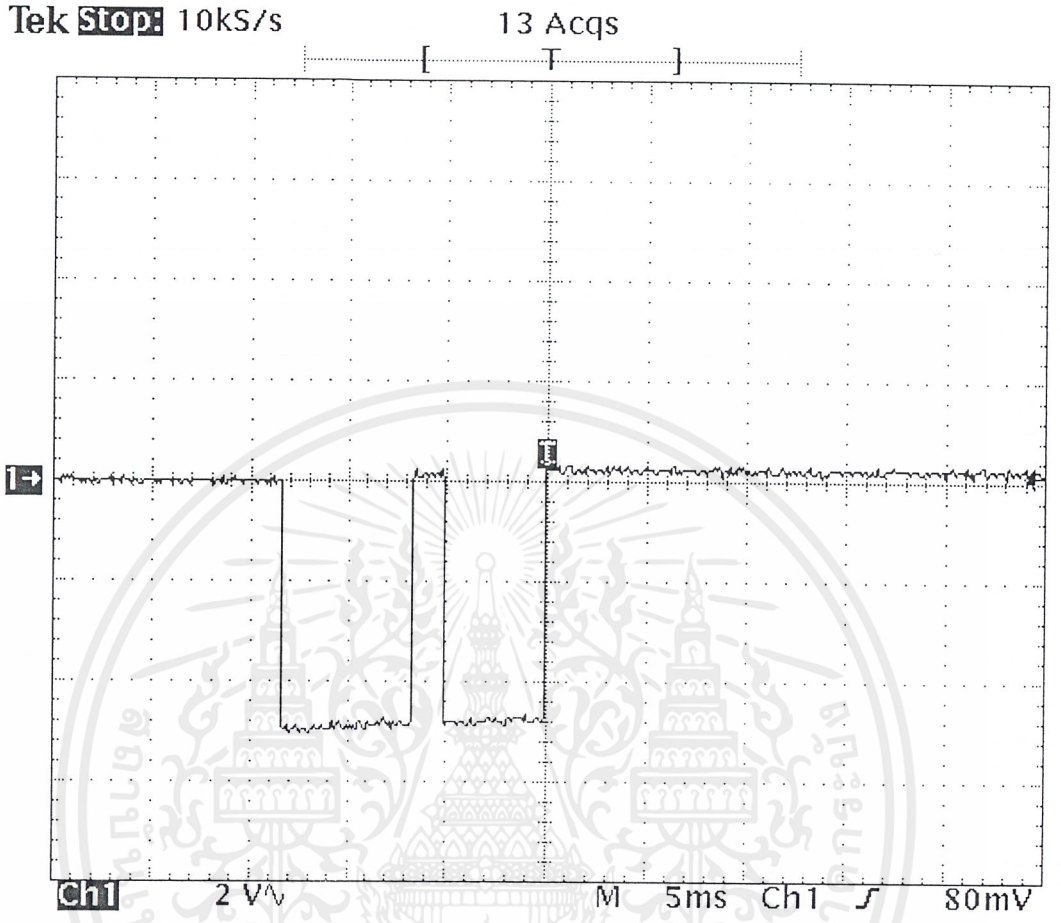
ทำการทดลองส่งข้อมูล 10 รอบ / 1 ครั้ง ด้วยอัตรา BAUD RATE 600 บิต/วินาที เป็นจำนวน 5 ครั้ง ผ่านสายไฟบ้านด้วยความยาวต่างๆ ได้ผลดังแสดงในตาราง

โดย N คือ จำนวนครั้งที่ทำการรับ-ส่งข้อมูลได้ถูกต้อง

ระยะทาง (เมตร)	N
30	5
50	5
100	5
150	5

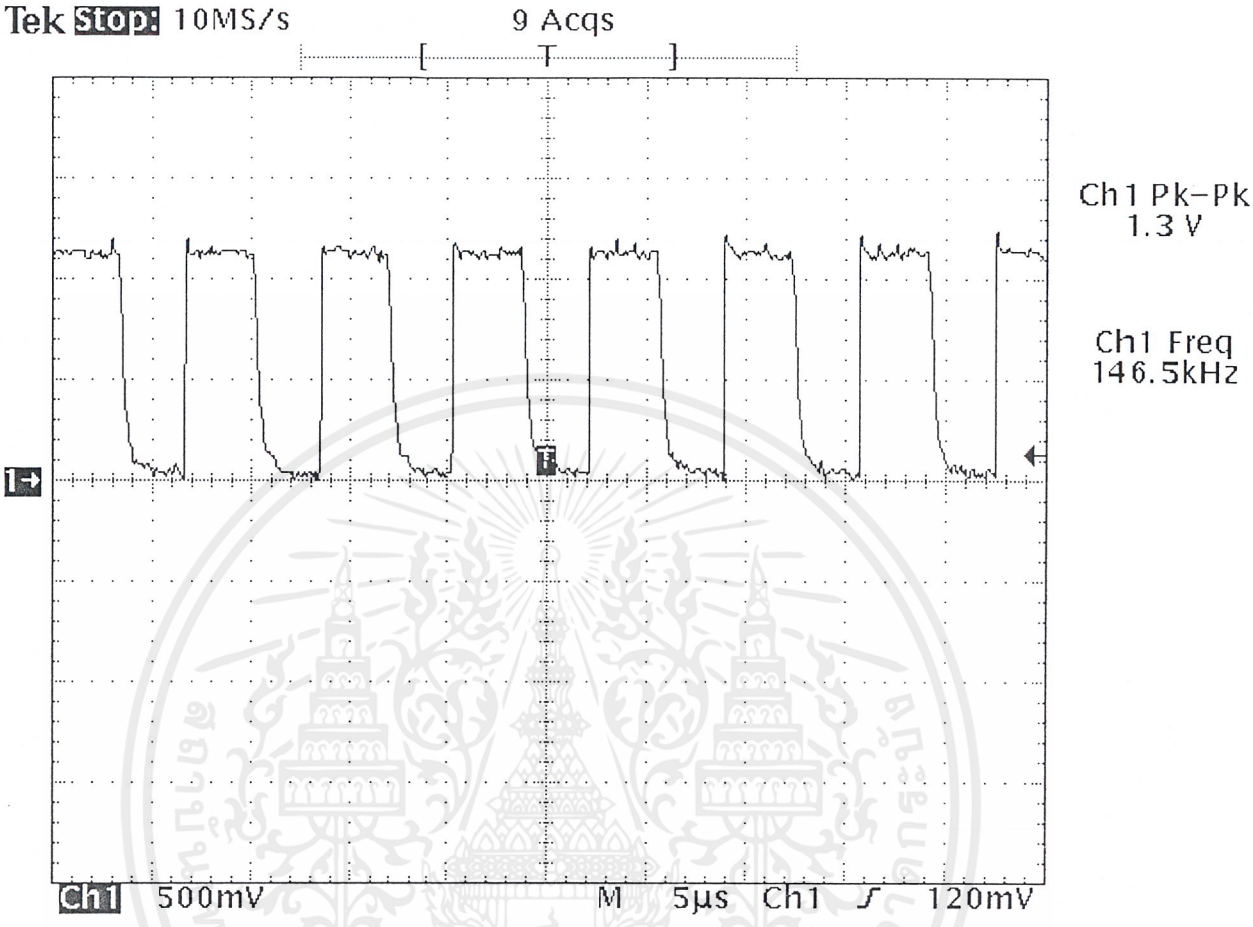
ตารางที่ 4.2 ตารางแสดงผลการทดลองหาระยะทางสูงสุดที่ทำการรับส่งได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



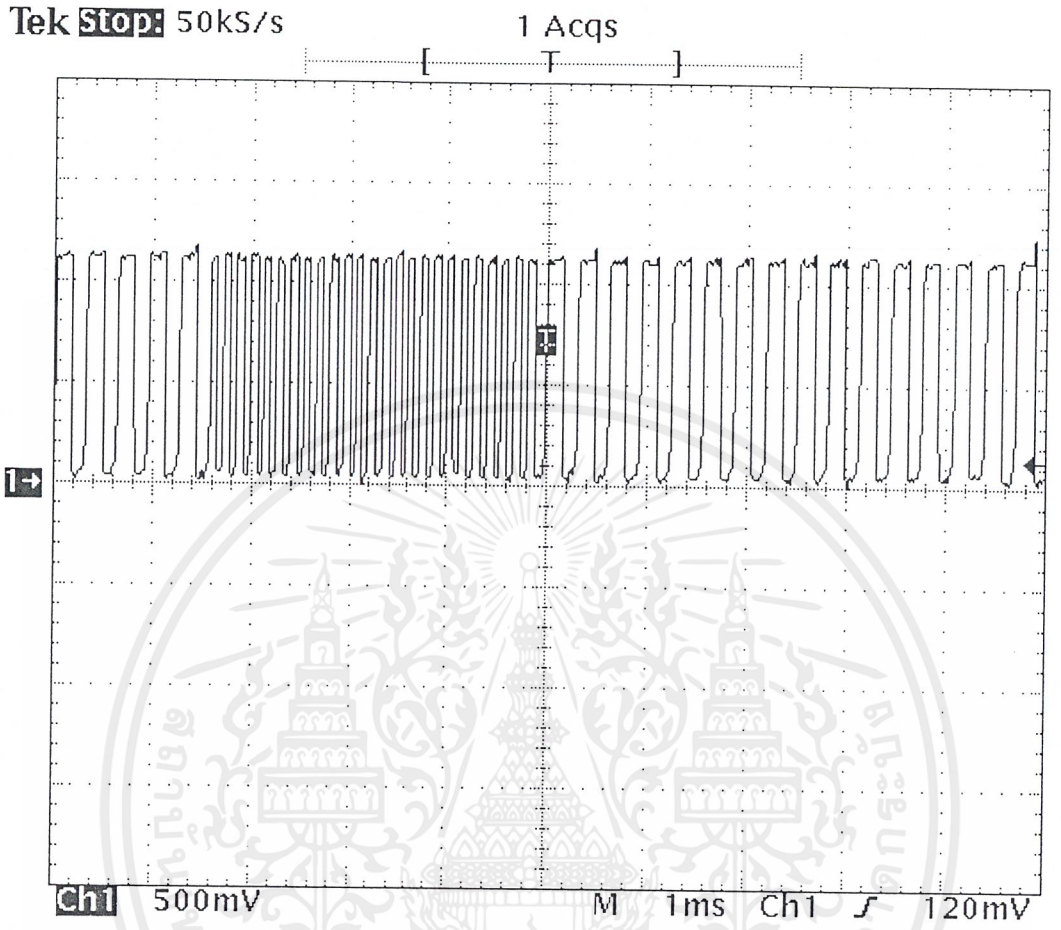
รูปที่ 4.1 ลักษณะสัญญาณที่ได้จากไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



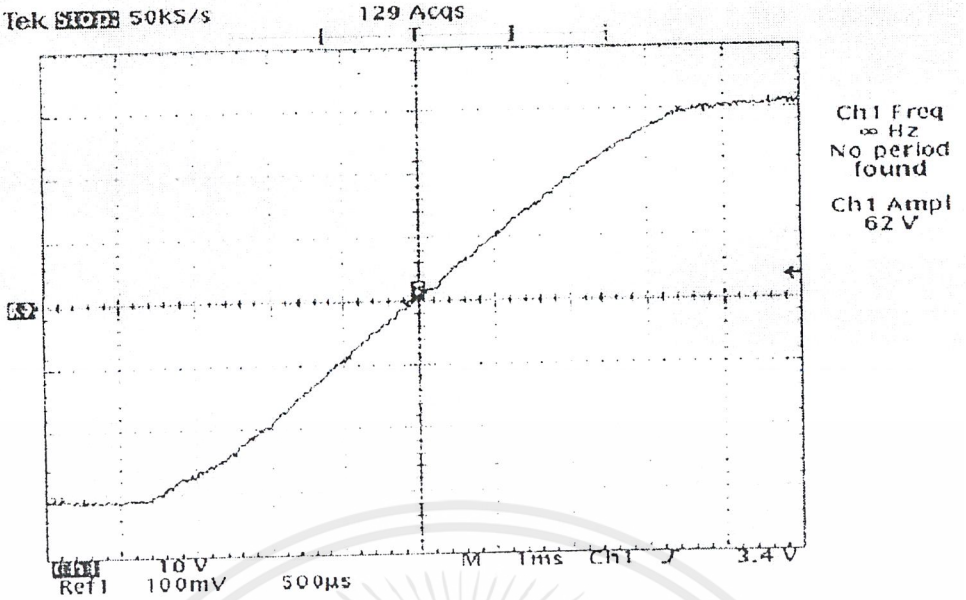
รูปที่ 4.2 ลักษณะสัญญาณของคลื่นพาห์ของมอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

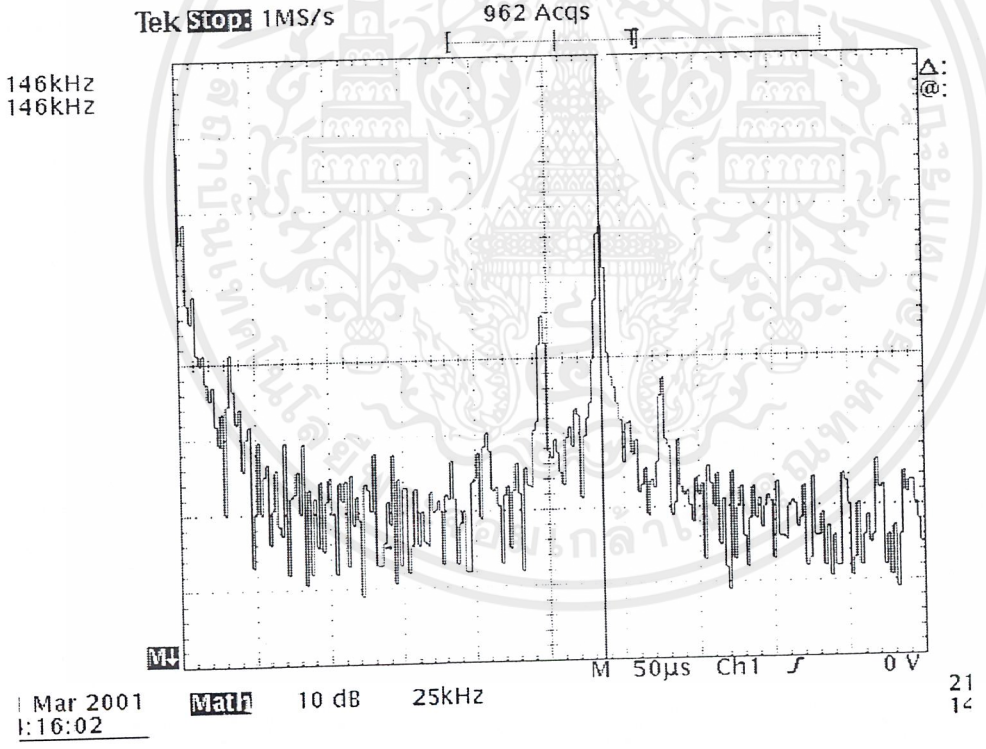


รูปที่ 4.3 ลักษณะสัญญาณของคลื่นพาห์หลังถูกมอดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



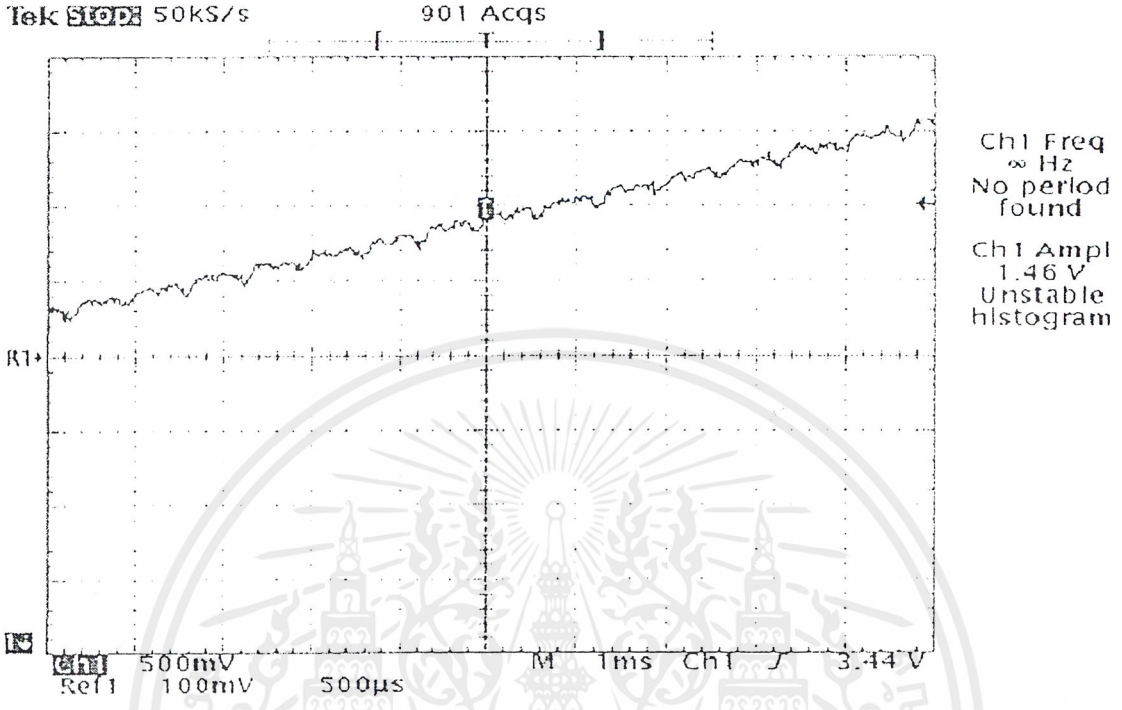
ก.สัญญาณเมื่อเทียบกับแกนเวลา



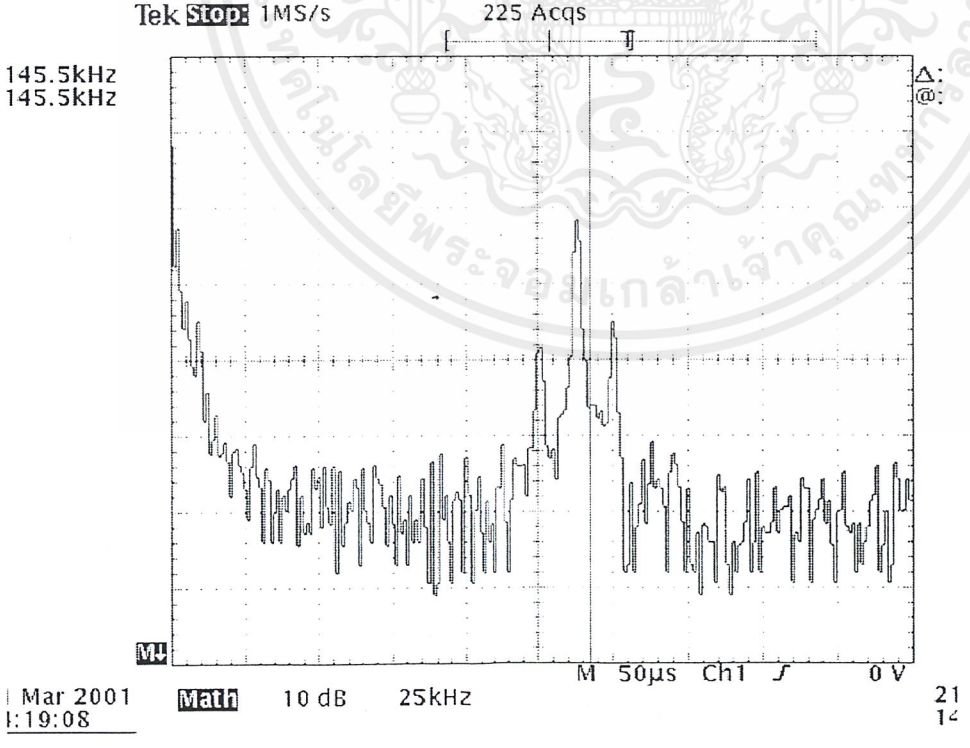
ข.สัญญาณ FFT

รูปที่ 4.4 ลักษณะสัญญาณไฟฟ้ากระแสสลับขณะไม่มีข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



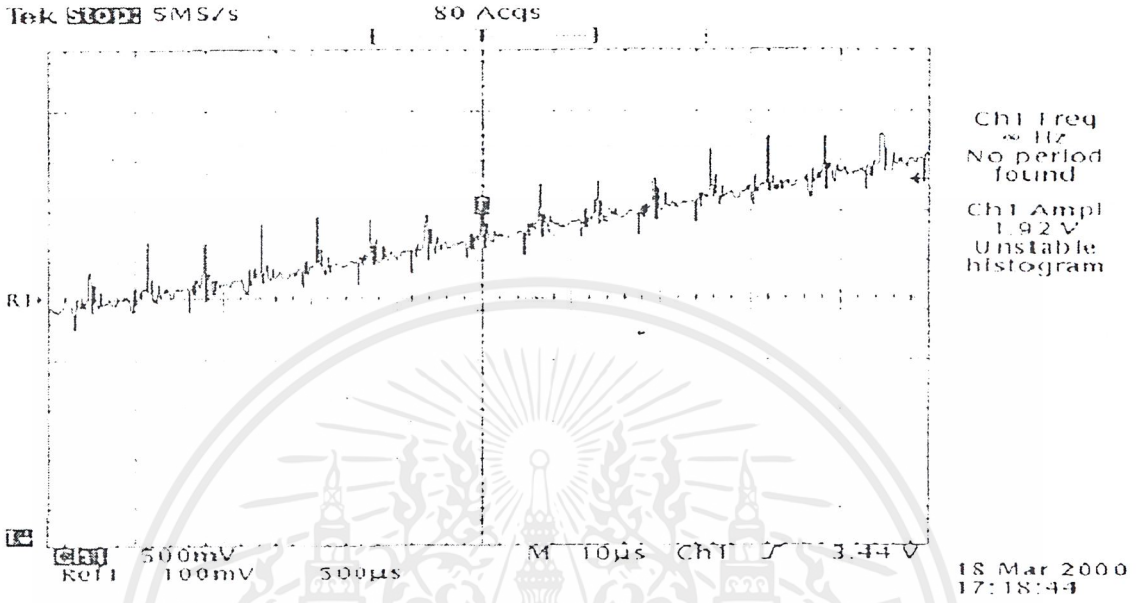
ก.สัญญาณเมื่อเทียบกับแกนเวลา



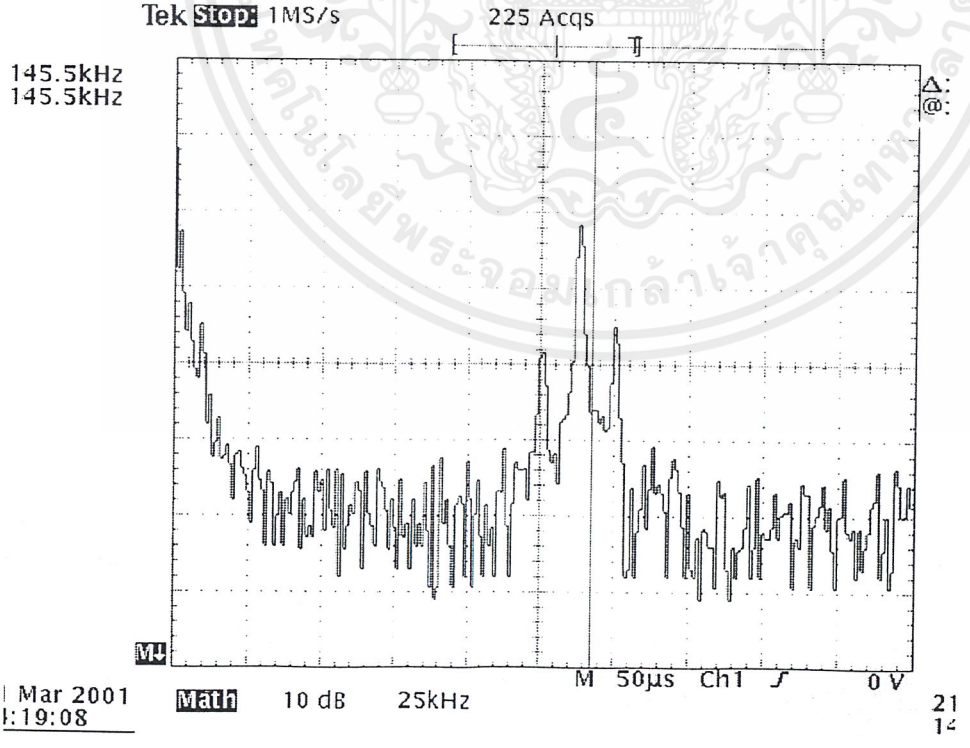
ข.สัญญาณ FFT

รูปที่ 4.5 ลักษณะสัญญาณไฟฟ้ากระแสสลับขณะที่มีข้อมูล(ภาคส่ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



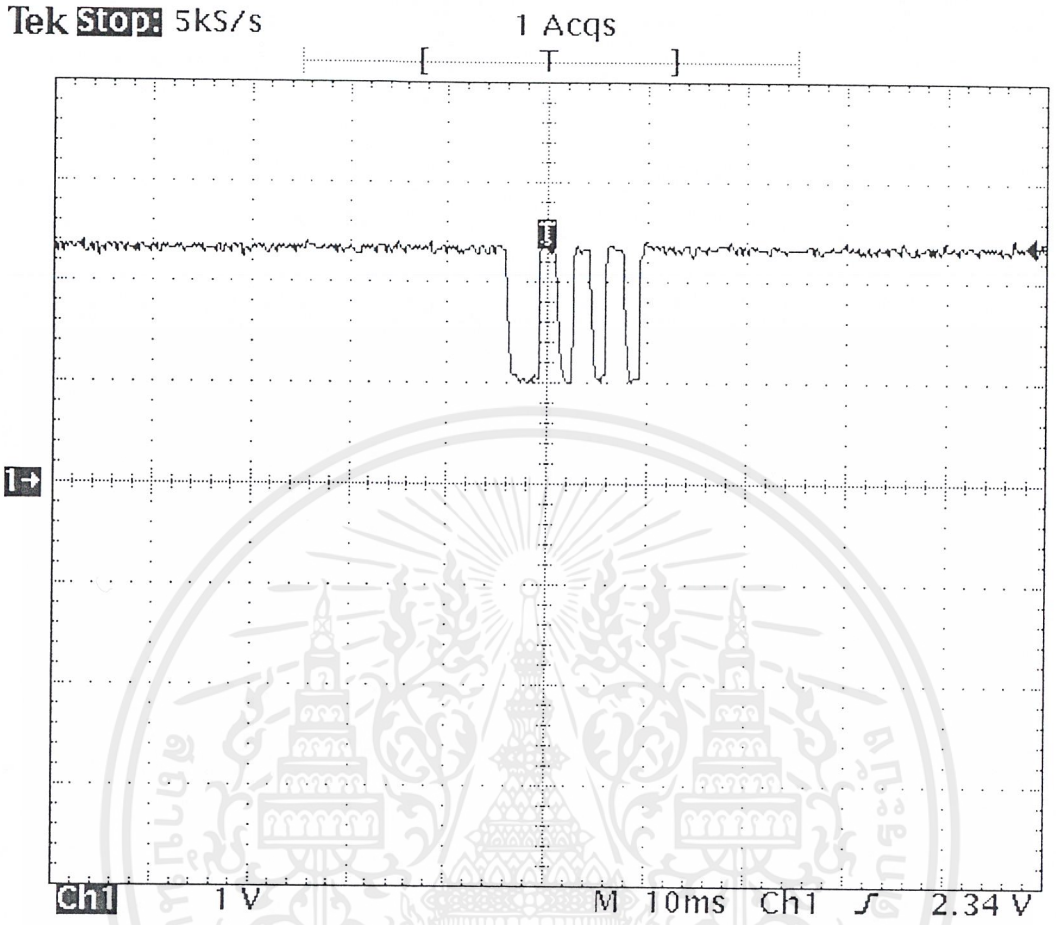
ก.สัญญาณเมื่อเทียบกับแกนเวลา



ข.สัญญาณ FFT

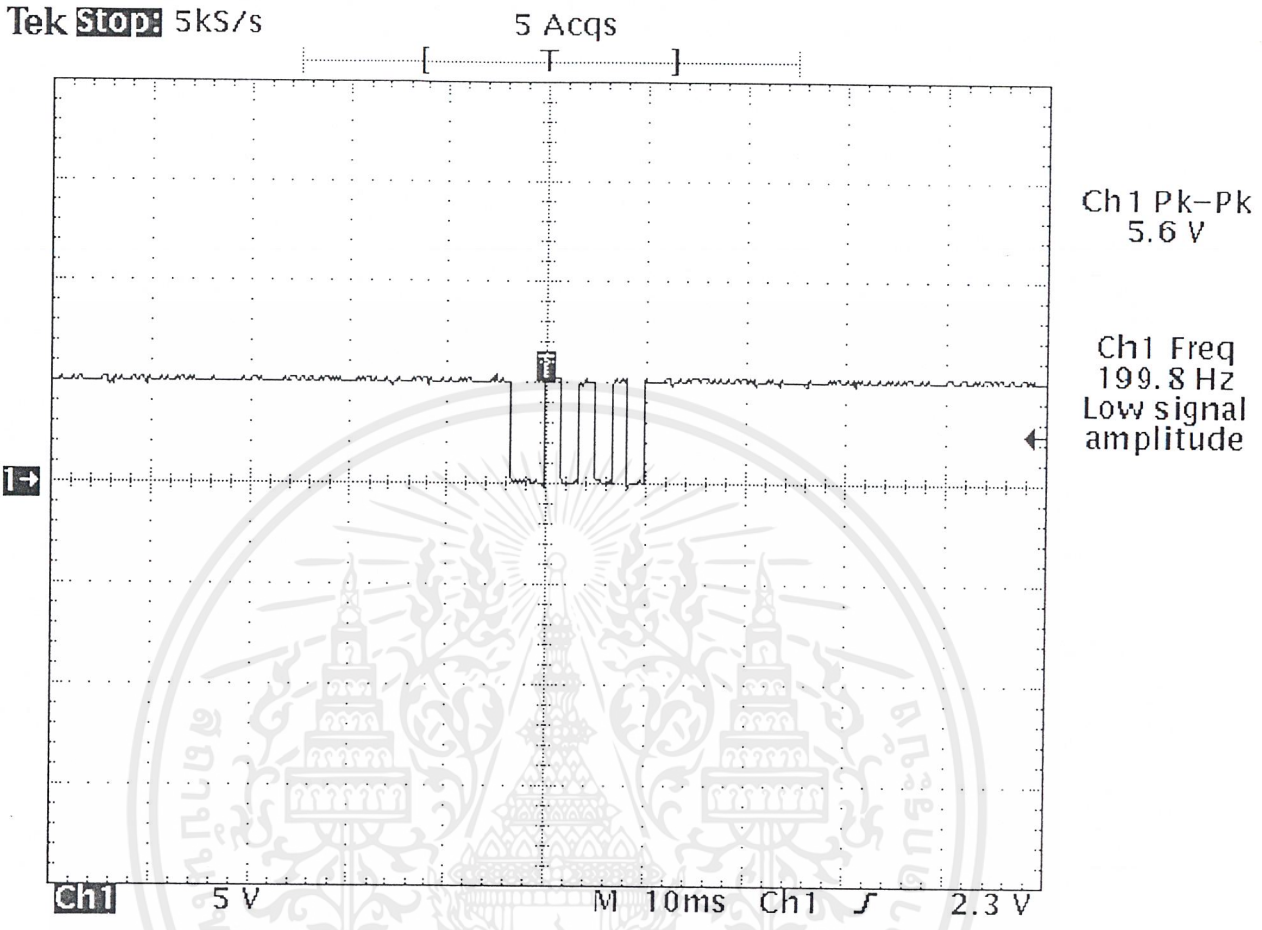
รูปที่ 4.6 ลักษณะสัญญาณไฟฟ้ากระแสสลับขณะที่มีข้อมูล(ภาครับ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



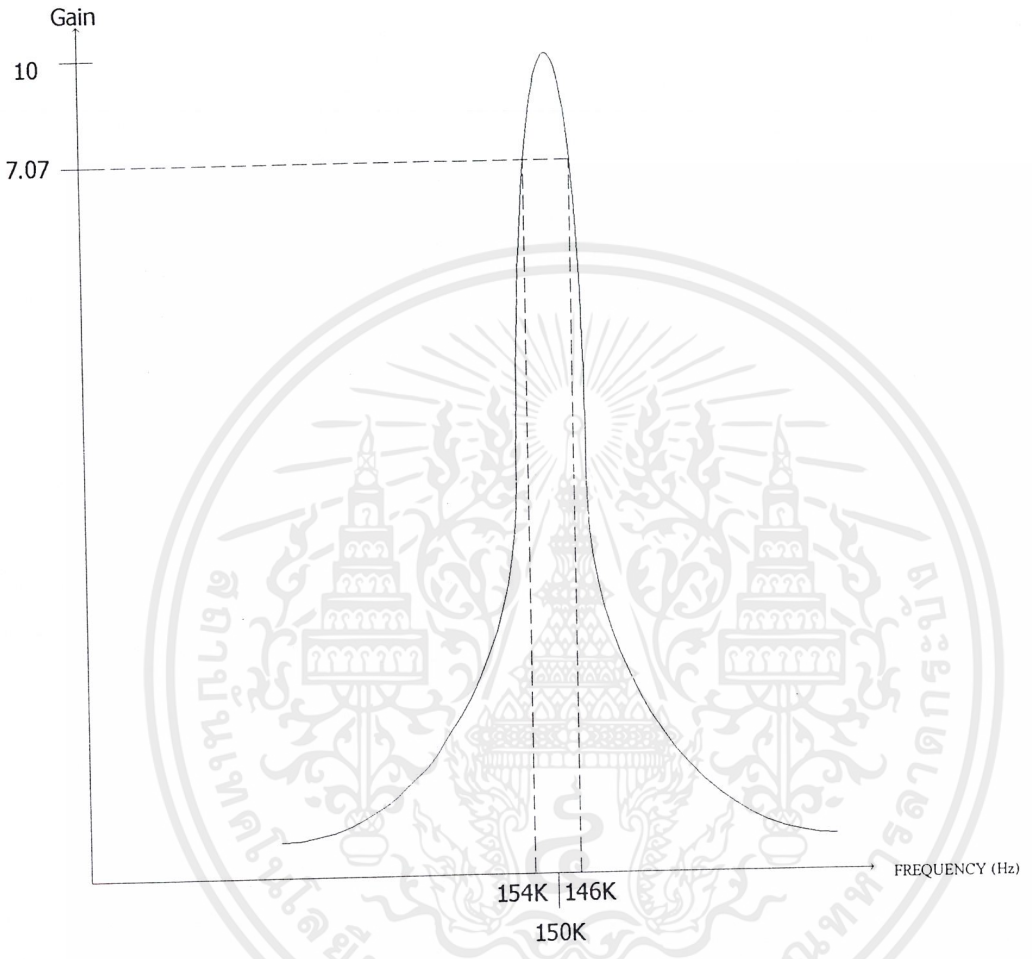
รูปที่ 4.7 ลักษณะสัญญาณที่ได้หลังจากการดีมอดูเลตแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 ลักษณะสัญญาณที่ได้หลังจากผ่านวงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 กราฟแสดงผลตอบสนองของวงจรกรองแถบความถี่ผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 สรุปและวิจารณ์ผล

จากผลการทดลองจะเห็นว่าข้อมูลที่รับมาจากตัวส่งนั้นมีความถูกต้องแม่นยำทั้งในด้านข้อมูลและตำแหน่งปลายทางเนื่องจากมีการตรวจสอบข้อมูลทุกครั้งก่อนที่จะรับข้อมูลโดยใช้ไมโครคอนโทรลเลอร์มาประยุกต์ซึ่งจะช่วยแก้ปัญหาเรื่องสัญญาณรบกวนซึ่งเป็นปัญหาสำคัญเมื่อส่งข้อมูลผ่านสายไฟบ้าน

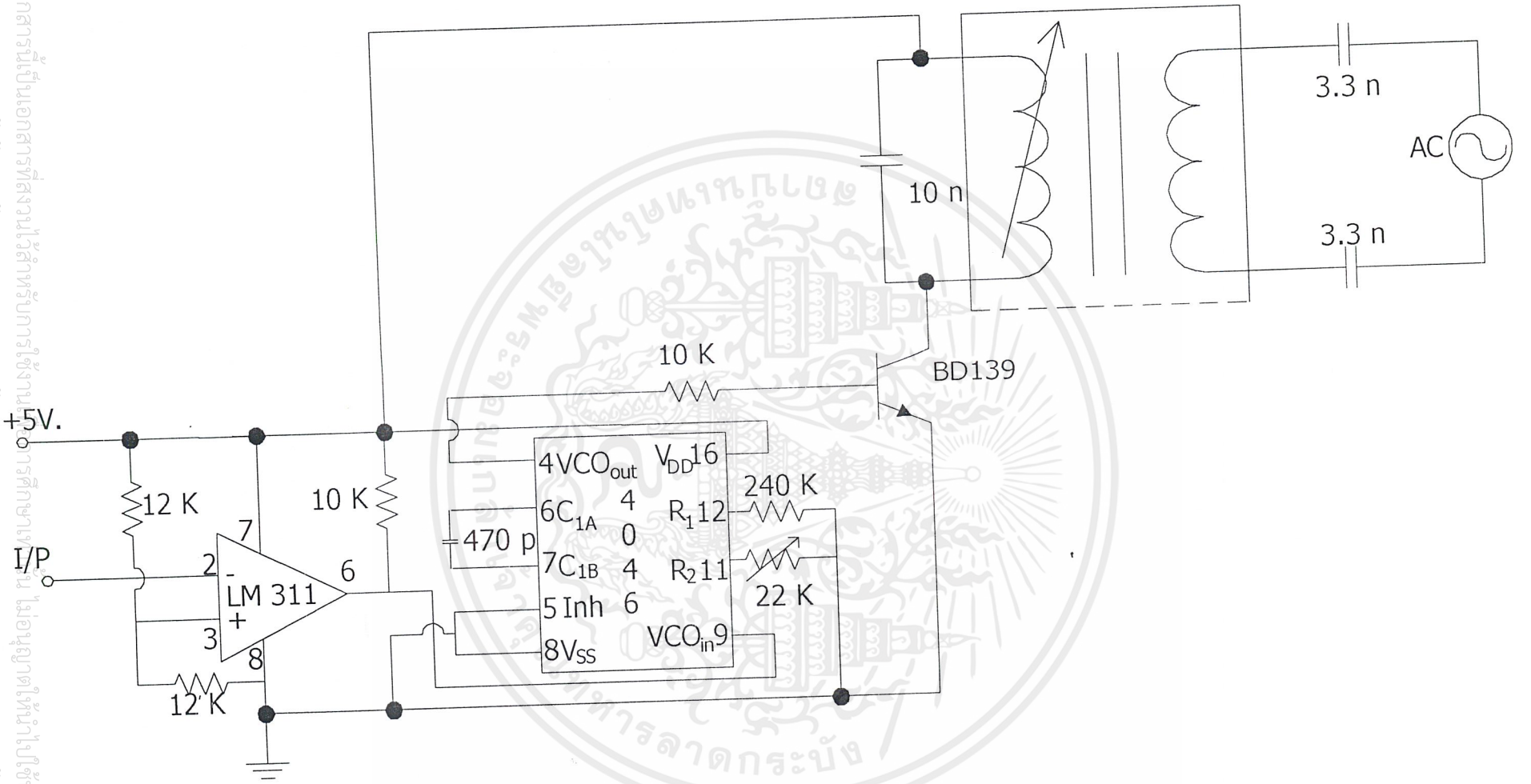
การเลือกความถี่คลื่นพาห์ควรเลือกให้เหมาะสมสำหรับการส่งผ่านข้อมูลผ่านสายไฟบ้าน และช่วงค่าความถี่สูงสุดและความถี่ต่ำสุดไม่ควรมีช่วงที่กว้างจนเกินไปเพราะอาจทำให้เกิดมีสัญญาณรบกวนจากฮาร์โมนิคส์ได้ ในทางกลับกัน ถ้าช่วงค่าความถี่สูงสุดและความถี่ต่ำสุดมีขนาดแคบเกินไปแล้ว บางทีอาจจะไม่สามารถดีเทคสัญญาณที่เข้ามาได้

การเลือกว่าจะใช้การส่งข้อมูลโดยวิธีใดขึ้นอยู่กับความต้องการพื้นฐานและการประยุกต์นำไปใช้ซึ่งต้องพิจารณาถึงต้นทุนด้วยดังเช่นการส่งข้อมูลผ่านสายไฟบ้านนี้จะมีต้นทุนต่ำมากเพราะแต่ละสถานที่ส่วนมากมีสายไฟเชื่อมต่ออยู่แล้วและลดปัญหาในการวางสายสัญญาณเนื่องจากบางพื้นที่มีสภาพภูมิประเทศและภูมิอากาศไม่เหมาะสมที่จะเดินสายสัญญาณอื่นๆ

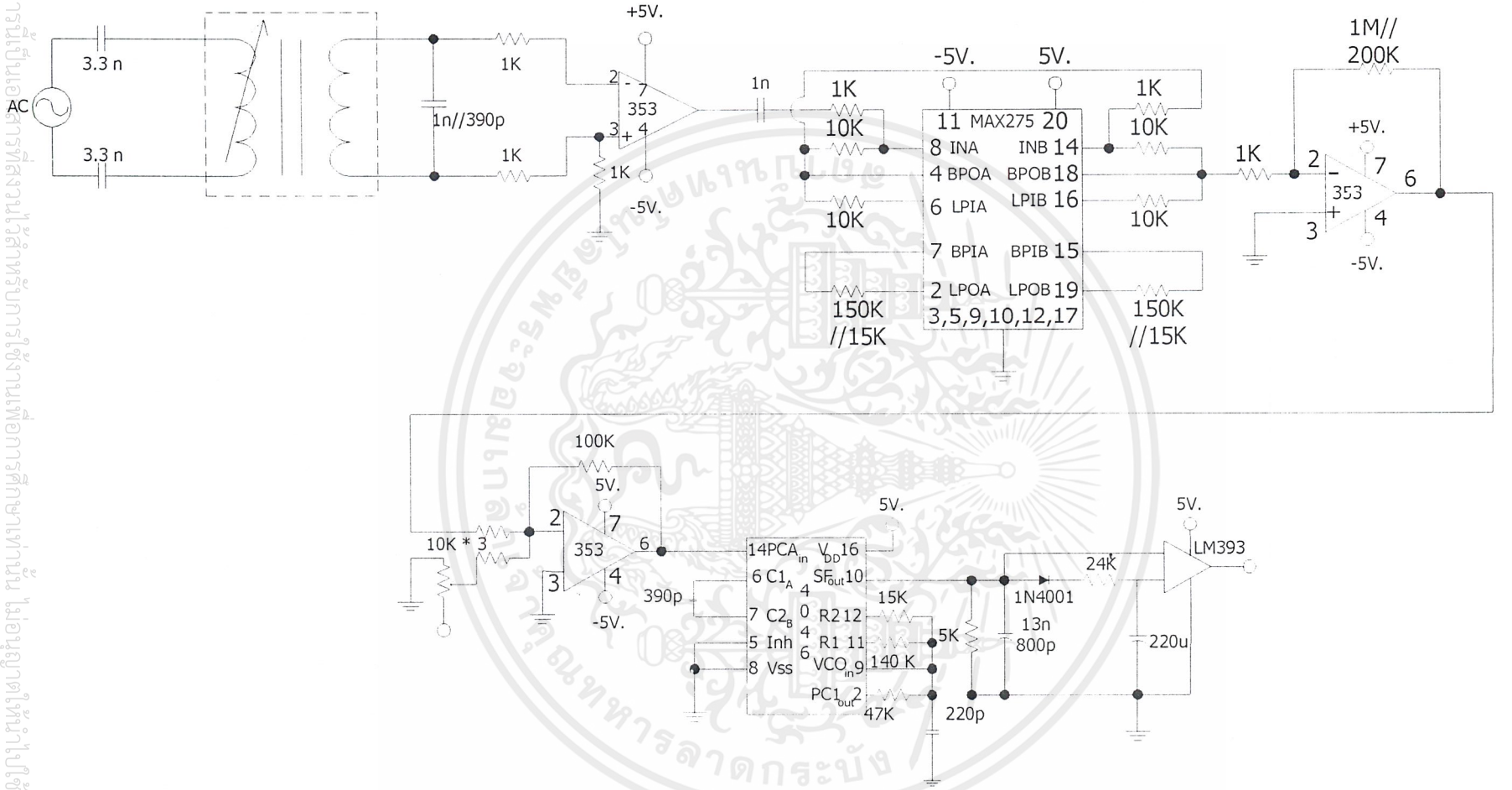
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

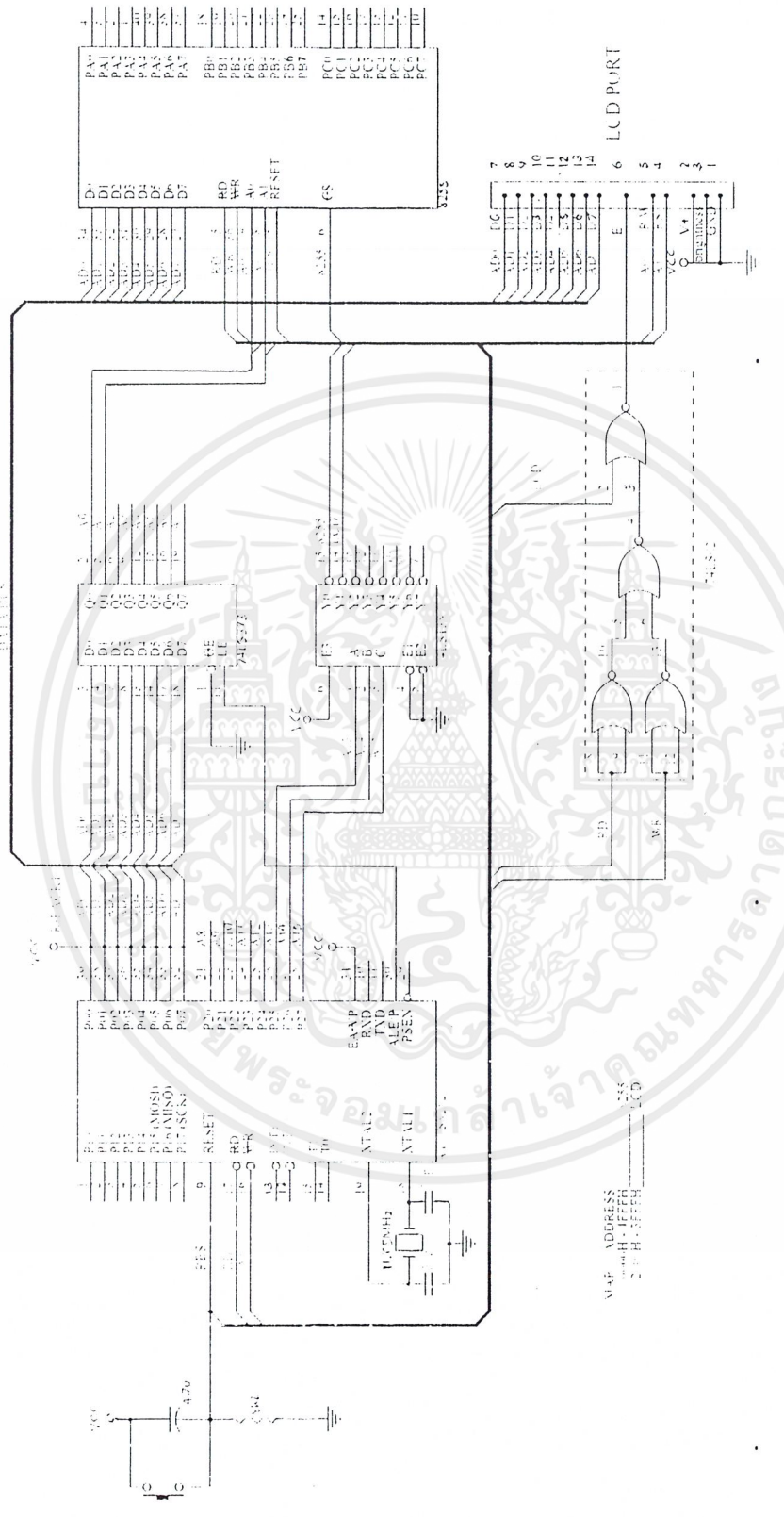
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.1 วงจรภาคส่ง

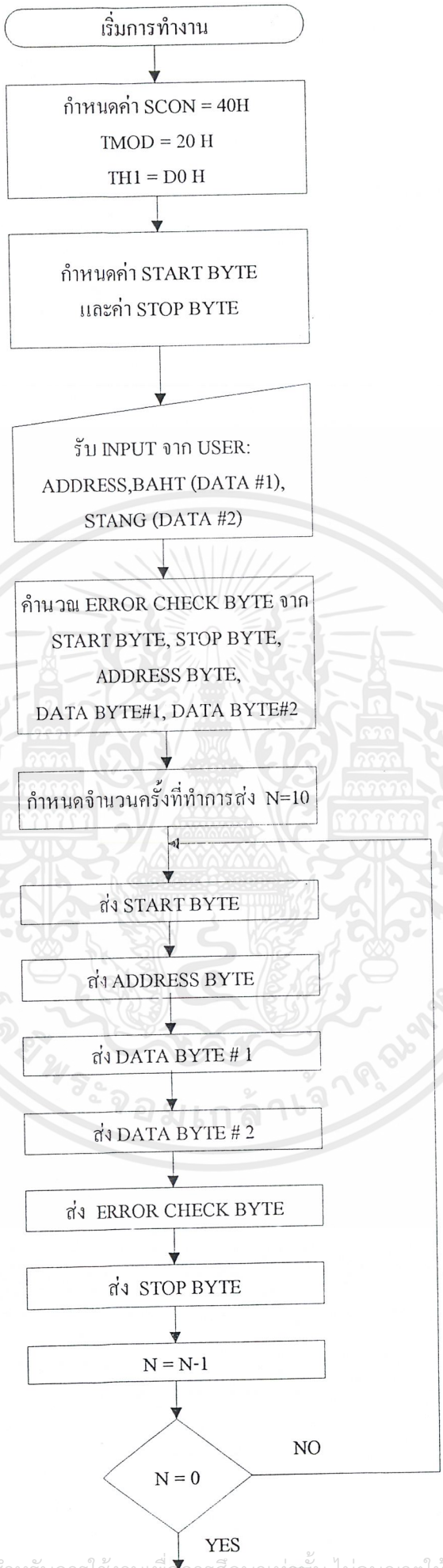


รูปที่ 5.2 วงจรภาครับ



ลักษณะวงจรไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมภาคส่ง

```
    ORG   0000H
    CALL  DELAY1
XLCDWRC EQU 2000H   ;LCD WRITE
CONTROL
XLCDRDC EQU 2001H   ;LCD READ
CONTROL
XLCDWRD EQU 2002H   ;LCD WRITE
DATA
XLCDRDD EQU 2003H   ;LCD READ
DATA
KEEP_KEY    EQU   30H
KEEP_CHA    EQU   31H
AD_DRESS    EQU   32H
AD_DIGIT    EQU   33H
TEMP1       EQU   34H
DATA1       EQU   35H
DATA2       EQU   36H
ERROR       EQU   37H
START_BYTE  EQU   38H
STOP_BYTE   EQU   39H
TEMP2       EQU   3AH
TEMP3       EQU   3BH
NUM_SHOW    EQU   3CH
BAHT_1      EQU   3DH
BAHT_2      EQU   3EH
SATANG_1    EQU   3FH
SATANG_2    EQU   40H
STAGE       EQU   41H
STORE_SEND  EQU   42H
LOCATE_1    EQU   43H
LOCATE_2    EQU   44H
SSH_K       EQU   45H
    JMP   SSET
LINE11: DB 'SELECT CHANNEL: '
LINE12: DB ' 1:CH1 2:CH2 '
CHANNEL1:DB '  CHANNEL 1  '
CHANNEL2:DB '  CHANNEL 2  '
ENTER:  DB 'BAHT:  STANG: '
TRANSMIT:DB ' TRANSMITTING# '
DASH:   DB '  --------  '
STAR:   DB '  ********  '
FINISH: DB 'FINISH TRANSMIT '
SSET:
    MOV   SCON,#40H
    MOV   TMOD,#20H
    MOV   TH1,#0D0H
    MOV   PCON,#00H
    SETB  TR1
    MOV   START_BYTE,#00H
    MOV   STOP_BYTE,#0FFH
BEGIN:
    CALL  XLCDSET
    MOV   A,#01H
    CALL  XLCDWI
    CALL  SHOW
    MOV   TEMP1,#00H
    MOV   AD_DRESS,#00H
LOOP1: CALL  CHECK
    MOV   A,TEMP1
    CJNE  A,#0FFH,LOOP1
STATE1: MOV   A,AD_DRESS
    CJNE  A,#01H,CHAN_2
    JMP   CHAN_1
CHAN_1: MOV   A,#01H      ;DISPLAY
    CALL  XLCDWI
    MOV   A,#80H
    MOV   DPTR,#CHANNEL1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CALL   DISPLAY
    CALL   DISP1
    JMP    CHA_B
CHAN_2: MOV    A,#01H
    CALL   XLCDWI
    MOV    A,#80H
    MOV    DPTR,#CHANNEL2
    CALL   DISPLAY
    CALL   DISP1
    JMP    CHA_B
;*******************************
CHA_B:  MOV    STAGE,#01H
    MOV    AD_DIGIT,#0C5H ;DATA1
AAA:   CALL   GET_IN1
    CJNE   A,#0AH,CH_ENT1
    JMP    BEGIN
CH_ENT1:CJNE   A,#0FFH,PRINT1
    JMP    AAA
PRINT1: MOV    A,AD_DIGIT
    CALL   XLCDWI
    MOV    A,KEEP_CHA
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    MOV    BAHT_1,KEEP_KEY
    MOV    AD_DIGIT,#0C6H ;DATA2
    MOV    LOCATE_1,#0C5H
GET_IN2:              ;INPUT
:AD_DIGIT
                ;    :LOCATE_1
                ;OUTPUT:DATA2
    CALL   SCANKEY
    MOV    A,KEEP_KEY
    CJNE   A,#0AH,CH_ENT2
    MOV    AD_DIGIT,#0C5H
    CALL   CLR_DIGIT
    JMP    CHA_B
CH_ENT2:CJNE   A,#0FFH,PRINT2
    JMP    GET_IN2
PRINT2: MOV    A,AD_DIGIT
    CALL   XLCDWI
    MOV    A,KEEP_CHA
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    MOV    BAHT_2,KEEP_KEY
    MOV    LOCATE_2,#0C6H
GET_EN: CALL   SCANKEY
    CJNE   A,#0AH,GO_ONN
    MOV    AD_DIGIT,#0C5H
    CALL   CLR_DIGIT
    MOV    AD_DIGIT,#0C6H
    CALL   CLR_DIGIT
    JMP    CHA_B
GO_ONN: CJNE   A,#0FFH,GET_EN
;*******************************
CHA_S:  MOV    STAGE,#02H
    MOV    AD_DIGIT,#0CEH ;DATA1
BBB:   CALL   GET_IN1
    CJNE   A,#0AH,CH_ENT0
    MOV    AD_DIGIT,#0CEH
    CALL   CLR_DIGIT
    MOV    AD_DIGIT,#0C5H
    CALL   CLR_DIGIT
    MOV    AD_DIGIT,#0C6H
    CALL   CLR_DIGIT
    JMP    CHA_B
CH_ENT0:CJNE   A,#0FFH,PRINT0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    JMP   BBB
PRINT0: MOV   A,AD_DIGIT
    CALL  XLCDWI
    MOV   A,KEEP_CHA
    CALL  XLCDWD
    MOV   A,#90H
    CALL  XLCDWI
    MOV   SATANG_1,KEEP_KEY
    MOV   AD_DIGIT,#0CFH ;DATA2
    MOV   LOCATE_1,#0CEH
GET_IN3:        ;INPUT :AD_DIGIT
                ;   :LOCATE_1
                ;OUTPUT:DATA2
    CALL  SCANKEY
    MOV   A,KEEP_KEY
    CJNE  A,#0AH,CH_ENT3
    MOV   AD_DIGIT,LOCATE_1
    CALL  CLR_DIGIT
    JMP   CHA_S
CH_ENT3:CJNE  A,#0FFH,PRINT3
    JMP   GET_IN3
PRINT3: MOV   A,AD_DIGIT
    CALL  XLCDWI
    MOV   A,KEEP_CHA
    CALL  XLCDWD
    MOV   A,#90H
    CALL  XLCDWI
    MOV   SATANG_2,KEEP_KEY
    MOV   LOCATE_2,#0CFH
GET_ENT:CALL  SCANKEY
    CJNE  A,#0AH,GO_ON
    MOV   AD_DIGIT,#0CEH
    CALL  CLR_DIGIT
    MOV   AD_DIGIT,#0CFH
    CALL  CLR_DIGIT
    JMP   CHA_S
GO_ON:  CJNE  A,#0FFH,GET_ENT
STATE2:         ;SEND DATA
    MOV   A,START_BYTE
    XRL   A,AD_DRESS
    XRL   A,BAHT_1
    XRL   A,BAHT_2
    XRL   A,SATANG_1
    XRL   A,SATANG_2
    XRL   A,STOP_BYTE
    MOV   ERROR,A
    MOV   R0,#0AH  ;TRANSMIT #1
    CALL  FLOW
    DEC   R0       ;TRANSMIT #2
    MOV   A,#01H
    CALL  XLCDWI
    MOV   NUM_SHOW,#'2'
    CALL  FLOW
    DEC   R0       ;TRANSMIT #3
    MOV   A,#01H
    CALL  XLCDWI
    MOV   NUM_SHOW,#'3'
    CALL  FLOW
    MOV   A,#01H
    CALL  XLCDWI
    MOV   A,#80H
    MOV   DPTR,#FINISH
    CALL  XLCDWI
    CALL  WR_LINE
    MOV   A,#0C0H
    MOV   DPTR,#STAR
    CALL  XLCDWI
    CALL  WR_LINE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV   A,#90H
    CALL  XLCDWI
    CALL  DELAY
    JMP   BEGIN
FLOW:
   MOV   STORE_SEND,START_BYTE
    CALL  SUB_FLOW
    MOV   STORE_SEND,AD_DRESS
    CALL  SUB_FLOW
    MOV   STORE_SEND,BAHT_1
    CALL  SUB_FLOW
    MOV   STORE_SEND,BAHT_2
    CALL  SUB_FLOW
    MOV   STORE_SEND,SATANG_1
    CALL  SUB_FLOW
    MOV   STORE_SEND,SATANG_2
    CALL  SUB_FLOW
    MOV   STORE_SEND,ERROR
    CALL  SUB_FLOW
    MOV   STORE_SEND,STOP_BYTE
    CALL  SUB_FLOW
    RET
SUB_FLOW:
    MOV   A,STORE_SEND
    CALL  SEND
    MOV   TEMP3,A
    CALL  CUR_DATA
    RET
CUR_DATA:          ;SHOW
TRANSMITTING DATA
    MOV   A,#080H
    MOV   DPTR,#TRANSMIT
    CALL  XLCDWI
    CALL  WR_LINE
    MOV   A,#08EH
    CALL  XLCDWI
    MOV   A,NUM_SHOW
    CALL  XLCDWD
SHOW_NUM:
    MOV   A,#0C4H
    CALL  XLCDWI
    CALL  SNLCD
    MOV   A,#90H
    CALL  XLCDWI
    CALL  DELAY1
    CALL  DELAY1
    CALL  DELAY1
    CALL  DELAY1
    CALL  WRLI
    MOV   A,#90H
    CALL  XLCDWI
    CALL  DELAY1
    CALL  DELAY1
    CALL  DELAY1
    CALL  DELAY1
   RET
WRLI:  MOV   DPTR,#DASH
    MOV   A,#0C0H
    CALL  XLCDWI
    CALL  WR_LINE
    RET
SNLCD:    MOV   TEMP2,TEMP3
;INPUT:TEMP3
        MOV   R2,#8H
SN1:    MOV   A,TEMP2
        RLC   A
        MOV   TEMP2,A
        JNC   OUT00
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
OUT01:  MOV   A,#'1'
        CALL  XLCDWD
        DJNZ  R2,SN1
        JMP   BACK
OUT00:  MOV   A,#'0'
        CALL  XLCDWD
        DJNZ  R2,SN1
        JMP   BACK
BACK:   RET
GET_IN1:            ;INPUT:AD_DIGIT
                    ;  :STAGE
                    ;OUTPUT:DATA1
    MOV   A,STAGE
    CJNE  A,#01H,CLCE
    MOV   SSH_K,#0C5H
    JMP   SH_K
CLCE: MOV   SSH_K,#0CEH
SH_K: MOV   A,SSH_K
    CALL  XLCDWI
    MOV   A,#'_'
    CALL  XLCDWD
    MOV   A,#90H
    CALL  XLCDWI
    CALL  SCANKEY
    MOV   A,KEEP_KEY
    RET
DISP1:          ;DISPLAY "2 DIGITS
DATA:
    MOV   A,#0C0H
    MOV   DPTR,#ENTER
    CALL  DISPLAY
    RET
DISPLAY:        ;DISPLAY IN 1 LINE
    CALL  XLCDWI
    CALL  WR_LINE
    MOV   A,#90H
    CALL  XLCDWI
    RET
SHOW:           ;LCD AT START
    MOV   DPTR,#LINE11
    MOV   A,#80H
    CALL  XLCDWI
    CALL  WR_LINE
    MOV   A,#90H
    CALL  XLCDWI
    MOV   DPTR,#LINE12
    MOV   A,#0C0H
    CALL  XLCDWI
    CALL  WR_LINE
    MOV   A,#90H
    CALL  XLCDWI
    RET
CHECK:      ;INPUT MUST BE 1 OR 2
            ;OUTPUT:TEMP1 ,AD_DRESS
    CALL  SCANKEY
    MOV   A,KEEP_KEY
    CJNE  A,#01H,MAY_2
    MOV   AD_DRESS,A
    MOV   TEMP1,A
    CALL  SELECT
    CALL  SCANKEY
    MOV   A,KEEP_KEY
    JMP   MAY_CLR

MAY_2: CJNE  A,#02H,CHECK
    MOV   AD_DRESS,A
    MOV   TEMP1,A
    CALL  SELECT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MAY_CL: CALL   SCANKEY
    MOV    A,KEEP_KEY
    JMP    MAY_CLR
MAY_CLR:CJNE   A,#0AH,MAY_ENT
    MOV    AD_DIGIT,#08FH
    CALL   CLR_DIGIT
    JMP    CHECK
MAY_ENT:CJNE   A,#0FFH,NONE
    MOV    TEMP1,#0FFH
    RET
NONE:  JMP    MAY_CL

CLR_DIGIT:          ;CLEAR DIGIT
            ;INPUT:AD_DIGIT
    MOV    A,AD_DIGIT
    CALL   XLCDWI
    MOV    A,#' '
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    RET

SELECT:             ;SHOW MODE NO.
    MOV    A,#08FH
    CALL   XLCDWI
    MOV    A,KEEP_CHA
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    RET

WAIT:  JNB    TI,WAIT
    CLR    TI
    RET

SEND:  MOV    SBUF,A     ;INPUT:A
    CALL   WAIT
    RET
SCANKEY:            ;CHECK PRESS
    MOV    KEEP_KEY,#0F0H
SCAN:  CALL   SCAN_KEY
    MOV    A,KEEP_KEY
    CJNE   A,#0F0H,NEXT
    JMP    SCAN
NEXT:  RET

SCAN_KEY:           ;GET KEEP_CHA AND
KEEP_KEY
    MOV    P1,#0FFH
    CLR    P1.0
    JNB    P1.3,OUT1
    JNB    P1.4,OUT4
    JNB    P1.5,OUT7
    JNB    P1.6,OUTST1
    SETB   P1.0

    MOV    P1,#0FFH
    CLR    P1.1
    JNB    P1.3,OUT2
    JNB    P1.4,OUT5
    JNB    P1.5,OUT8
    JNB    P1.6,OUT0
    SETB   P1.1

    MOV    P1,#0FFH
    CLR    P1.2
    JNB    P1.3,OUT3
    JNB    P1.4,OUT6
    JNB    P1.5,OUT9
```

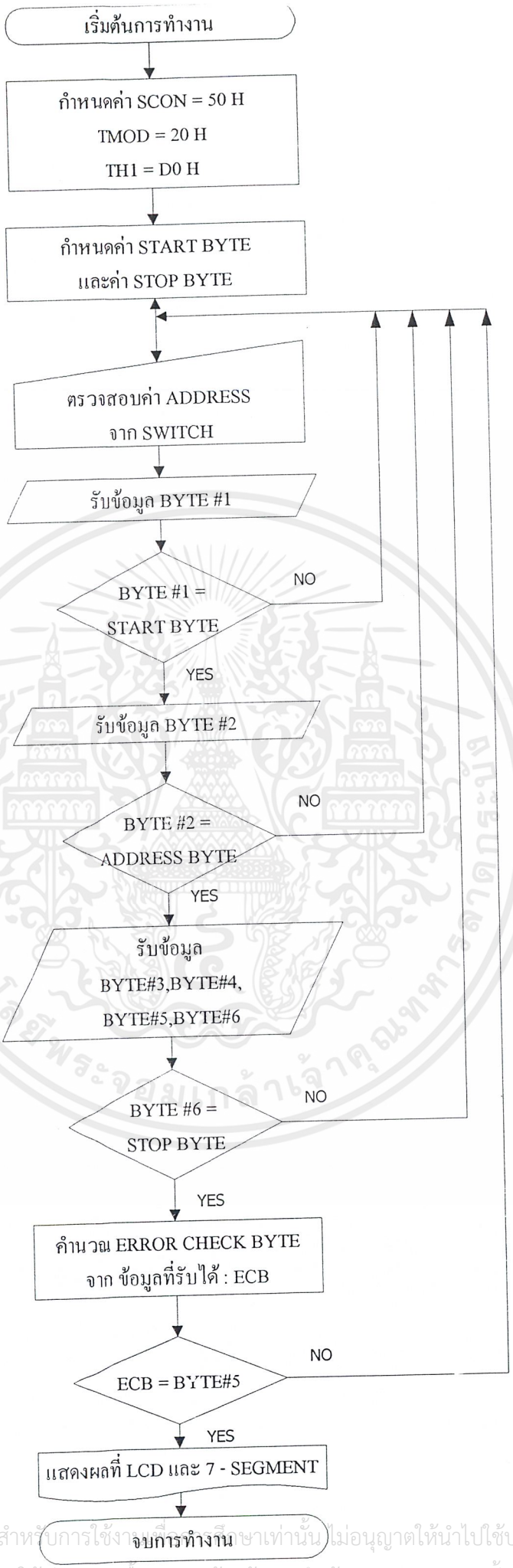
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        JNB   P1.6,OUTSH
        SETB  P1.2
        RET
OUTST1: JMP   OUTST
OUT1:   JNB   P1.3,$
        MOV   KEEP_KEY,#1H
        MOV   KEEP_CHA,#'1'
        RET
OUT2:   JNB   P1.3,$
        MOV   KEEP_KEY,#2H
        MOV   KEEP_CHA,#'2'
        RET
OUT3:   JNB   P1.3,$
        MOV   KEEP_KEY,#3H
        MOV   KEEP_CHA,#'3'
        RET
OUT4:   JNB   P1.4,$
        MOV   KEEP_KEY,#4H
        MOV   KEEP_CHA,#'4'
        RET
OUT5:   JNB   P1.4,$
        MOV   KEEP_KEY,#5H
        MOV   KEEP_CHA,#'5'
        RET
OUT6:   JNB   P1.4,$
        MOV   KEEP_KEY,#6H
        MOV   KEEP_CHA,#'6'
        RET
OUT7:   JNB   P1.5,$
        MOV   KEEP_KEY,#7H
        MOV   KEEP_CHA,#'7'
        RET
OUT8:   JNB   P1.5,$
        MOV   KEEP_KEY,#8H
        MOV   KEEP_CHA,#'8'
        RET
OUT9:   JNB   P1.5,$
        MOV   KEEP_KEY,#9H
        MOV   KEEP_CHA,#'9'
        RET
OUT0:   JNB   P1.6,$
        MOV   KEEP_KEY,#0H
        MOV   KEEP_CHA,#'0'
        RET
OUTST:  JNB   P1.6,$
        MOV   KEEP_KEY,#0AH
        RET
OUTSH:  JNB   P1.6,$
        MOV   KEEP_KEY,#0FFH
        RET

;********* LCDSET SUB ********
;LCD SETUP COMMAND
XLCDSET:MOV   A,#00111000B  ;FUNCTION SET
        LCALL XLCDWI
        MOV   A,#00001110B  ;DISPLAY ON/OFF
        LCALL XLCDWI
        MOV   A,#01H        ;CLEAR
        LCALL XLCDWI
        RET

;****** XLCDWD SUB *********
;LCD WRITE DATA (RS=1)
;IN = A
;REG = A
XLCDWD: PUSH  DPH
        PUSH  DPL
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    MOV  DPTR,#XLCDWRD ;ADD
LCD WRITE DATA
    MOVX @DPTR,A
    MOV  DPTR,#XLCDRDC ;ADD LCD
READ CONTR
XLCDWD1:MOVX A,@DPTR      ;WAIT
FOR BF=0
    JB   ACC.7,XLCDWD1
    POP  DPL
    POP  DPH
    RET
;******* XLCDWI SUB ***********
;LCD WRITE INSTRUCTION (RS=0)
;IN = A
;REG = A
XLCDWI: PUSH DPH
    PUSH DPL
    MOV  DPTR,#XLCDWRC
    MOVX @DPTR,A
    MOV  DPTR,#XLCDRDC
XLCDWI1:MOVX A,@DPTR      ;WAIT
FOR BF=0
    JB   ACC.7,XLCDWI1
    POP  DPL
    POP  DPH
    RET

;********* SUB WR_LINE ********
;IN = R7
;REG = A,DPTR
WR_LINE:MOV  R7,#0FH   ;16 CHAR
LINE:  CLR  A
    MOVC A,@A+DPTR
    LCALL XLCDWD
    INC  DPTR
    DJNZ R7,LINE
    RET
;********* SUB WR_2LINE ********
;REG = A
WR_2LINE:MOV  A,#80H   ;SET DD RAM
    LCALL XLCDWI
    LCALL WR_LINE
    MOV  A,#0C0H   ;SET DD RAM
    LCALL XLCDWI
    LCALL WR_LINE
    RET
;DELAY  1/10 SECOND
;IN = R2
;REG = R2,R3,R4
DELAY:  MOV  R3,#10
DTSEC1: MOV  R4,#0
    DJNZ R4,$
    DJNZ R3,DTSEC1
    DJNZ R2,DELAY
    RET
DELAY1: MOV R3,#0FFH
DTSEC2: MOV R4,#0FFH
    DJNZ R4,$
    DJNZ R3,DTSEC2
    RET
EEND:  END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมภาครับ

```
        ORG    0000H
        CALL   DELAY1
XLCDWRC EQU    2000H
               ;LCD WRITE CONTROL
XLCDRDC EQU    2001H
               ;LCD READ  CONTROL
XLCDWRD EQU    2002H
               ;LCD WRITE DATA
XLCDRDD EQU 2003H
               ;LCD READ DATA
DATA   EQU     P1.0
LOAD   EQU     P1.1
CLOCK  EQU     P1.2
DIGIT  EQU     41H
TEMP   EQU     42H
AD_DRESS EQU   30H
KEEP_CHA EQU   31H
CODE   EQU     32H
BAHT1  EQU     33H
BAHT2  EQU     34H
STANG1 EQU     35H
STANG2 EQU     36H
ERROR  EQU     37H
       SJMP    SHOW
SHOW_1: DB     ' CHANNEL:    '
ENTER: DB      'BAHT:  STANG: '
SHOW:
       CALL    XLCDSET
       MOV     A,#01H
       CALL    XLCDWI
       MOV     DPTR,#SHOW_1
       MOV     A,#080H
       CALL    XLCDWI
       CALL    WR_LINE
       MOV     DPTR,#ENTER
       MOV     A,#0C0H
       CALL    XLCDWI
       CALL    WR_LINE
       MOV     A,#90H
       CALL    XLCDWI
       MOV     BAHT1,#00H
       MOV     BAHT2,#00H
       MOV     STANG1,#00H
       MOV     STANG2,#00H
       CALL    MAX
SSET:
       MOV     SCON,#50H
       MOV     TMOD,#20H
       MOV     TH1,#0D0H
       MOV     PCON,#00H
       CLR     RI
       SETB    TR1
CHANN: MOV     A,P2.0
       CJNE    A,#0FFH,BE_1
BE_2:  MOV     AD_DRESS,#02H
       MOV     KEEP_CHA,#'2'
       SJMP    SHOW_CH
BE_1:  MOV     AD_DRESS,#01H
       MOV     KEEP_CHA,#'1'
SHOW_CH:
       MOV     A,#08CH
       CALL    XLCDWI
       MOV     A,KEEP_CHA
       CALL    XLCDWD
       MOV     A,#90H
       CALL    XLCDWI
START:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    SETB   REN
RECIEV: CALL   REV
    CJNE   A,#00H,RECIEV
    MOV    CODE,#00H
GET_AD: CALL   REV
    CJNE   A,AD_DRESS,RECIEV
    XRL    CODE,A
GET_DA: CALL   REV
    MOV    BAHT1,A
    XRL    CODE,A
    CALL   REV
    MOV    BAHT2,A
    XRL    CODE,A
    CALL   REV
    MOV    STANG1,A
    XRL    CODE,A
    CALL   REV
    MOV    STANG2,A
    XRL    CODE,A
    CALL   REV
    MOV    ERROR,A
GET_STO:CALL   REV
    CJNE   A,#0FFH,RECIEV
    XRL    CODE,A
;////////////////////////////////
    CLR    REN
    MOV    A,CODE
    CJNE   A,ERROR,CHANN
    MOV    A,#0C5H
    CALL   XLCDWI
    MOV    A,#30H
    ADD    A,BAHT1
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    MOV    A,#0C6H
    CALL   XLCDWI
    MOV    A,#30H
    ADD    A,BAHT2
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    MOV    A,#0CEH
    CALL   XLCDWI
    MOV    A,#30H
    ADD    A,STANG1
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    MOV    A,#0CFH
    CALL   XLCDWI
    MOV    A,#30H
    ADD    A,STANG2
    CALL   XLCDWD
    MOV    A,#90H
    CALL   XLCDWI
    CALL   MAX
    JMP    START
MAX:
    CALL   INIT_MAX
    MOV    DIGIT,#01H
    MOV    A,BAHT1
    CALL   DSP_DIGIT
    MOV    DIGIT,#02H
    MOV    A,BAHT2
    CALL   DSP_DIGIT
    MOV    DIGIT,#03H
    MOV    A,STANG1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CALL   DSP_DIGIT
        MOV    DIGIT,#04H
        MOV    A,STANG2
        CALL   DSP_DIGIT
    RET
REV:  JNB    RI,$
        MOV    A,SBUF
        CLR    RI
       RET
;-----------
;DSP_DIGIT
;------------
DSP_DIGIT: MOV TEMP,A
        MOV DPTR,#TAB_SEG
        MOVC A,@A+DPTR
        MOV DPL,A
        MOV DPH,DIGIT
        CALL SHIFT
        MOV A,TEMP
        RET
SHIFT:   MOV R2,#8
        MOV A,DPH
        CLR CY
        CLR CLOCK
        CLR LOAD
SHIFT1:  RLC A
        MOV DATA,C
        SETB CLOCK
        CLR CLOCK
        DJNZ R2,SHIFT1
        MOV R2,#8
        MOV A,DPL
        CLR CY
SHIFT2:  RLC A
        MOV DATA,C
        SETB CLOCK
        CLR CLOCK
        DJNZ R2,SHIFT2
        SETB LOAD
        CLR LOAD
        RET
;--------------------
;INITIAL MAX
;--------------------
INIT_MAX: MOV DPTR,#0A08H
        LCALL SHIFT
        MOV DPTR,#0B07H
        LCALL SHIFT
        MOV DPTR,#0900H
        LCALL SHIFT
        MOV DPTR,#0C01H
        LCALL SHIFT
        MOV DPTR,#0F00H
        LCALL SHIFT
        RET
TAB_SEG:  DB 7EH,30H,6DH,79H
        DB 33H,5BH,5FH,70H
        DB 7FH,7BH,00H,00H,00H
        DB 4FH,0EH,0FH,4EH
;********* LCDSET SUB ********
;LCD SETUP COMMAND
XLCDSET:MOV   A,#00111000B  ;FUNCTION SET
     LCALL XLCDWI
     MOV   A,#00001110B
                ;DISPLAY ON/OFF
     LCALL XLCDWI
     MOV   A,#01H      ;CLEAR
     LCALL XLCDWI
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    RET
;****** XLCDWD SUB **********
;LCD WRITE DATA (RS=1)
;IN = A
;REG = A
XLCDWD: PUSH  DPH
    PUSH  DPL
    MOV   DPTR,#XLCDWRD ;ADD
LCD WRITE DATA
    MOVX  @DPTR,A
    MOV   DPTR,#XLCDRDC ;ADD LCD
READ CONTR
XLCDWD1:MOVX  A,@DPTR     ;WAIT
FOR BF=0
    JB    ACC.7,XLCDWD1
    POP   DPL
    POP   DPH
    RET
;****** XLCDWI SUB ***********
;LCD WRITE INSTRUCTION (RS=0)
;IN = A
;REG = A
XLCDWI: PUSH  DPH
    PUSH  DPL
    MOV   DPTR,#XLCDWRC
    MOVX  @DPTR,A
    MOV   DPTR,#XLCDRDC
XLCDWI1:MOVX  A,@DPTR     ;WAIT
FOR BF=0
    JB    ACC.7,XLCDWI1
    POP   DPL
    POP   DPH
    RET
;********* SUB WR_LINE ********
;IN = R7
;REG = A,DPTR
WR_LINE:MOV   R7,#0FH    ;16 CHAR
LINE:  CLR   A
    MOVC  A,@A+DPTR
    LCALL XLCDWD
    INC   DPTR
    DJNZ  R7,LINE
    RET
;********* SUB WR_2LINE ********
;REG = A
WR_2LINE:MOV   A,#80H
        ;SET DD RAM
    LCALL XLCDWI
    LCALL WR_LINE
    MOV   A,#0C0H   ;SET DD RAM
    LCALL XLCDWI
    LCALL WR_LINE
    RET
;DELAY  1/10 SECOND
;IN = R2
;REG = R2,R3,R4
DELAY:  MOV   R3,#179
DTSEC1: MOV   R4,#0
    DJNZ  R4,$
    DJNZ  R3,DTSEC1
    DJNZ  R2,DELAY
    RET
DELAY1: MOV R3,#0FFH
DTSEC2: MOV R4,#0FFH
    DJNZ R4,$
    DJNZ R3,DTSEC2
    RET
  END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทำโครงงานเรื่อง “การส่งผ่านข้อมูลโดยการประยุกต์ใช้ไมโครคอนโทรลเลอร์” คณะผู้จัดทำขอขอบพระคุณ ผศ.พลผดุง ผดุงกุล ที่ได้ช่วยกรุณาให้คำแนะนำต่างๆที่เป็นประโยชน์ต่อการทำโครงงานเรื่องนี้ รวมทั้งพี่ๆ เพื่อนๆที่ให้คำแนะนำ ตลอดจนแนะแนวทางที่เป็นประโยชน์ในการทดลองเพื่อให้โครงงานบรรลุผลตามเป้าหมายที่วางไว้

น.ส.รติภัค แจ้งอรุณ

น ส.ลัดดาวัลย์ ศรีวัฒนานุกูลกิจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- บัณฑิต โรจน์อารยานนท์ , หลักการไฟฟ้าสื่อสาร,สำนักพิมพ์จุฬาลงกรณ์มหาวิทยาลัย,พิมพ์ครั้งที่ 1,2535,หน้า 182 – 185
- การทดลองที่ EL 316 วงจรเฟลล็อคลูปและการประยุกต์ใช้งาน,ภาควิชาอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- www.motorolla.com
- www.national.com
- ดร. โดทม อารียา, วงจรอิเล็กทรอนิกส์ เล่ม 3 ,หน้า 18 – 21
- ปรเมษฐ์ ประนยานันทน์ และ ปิยพงศ์ เผ่าวณิช ,คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ MCS-51 , บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) ,หน้า 82 – 90
- ดร. ประสิทธิ์ ประพิณมงคลการ , หลักการระบบสื่อสาร , บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) ,หน้า 182 ,199 - 204

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

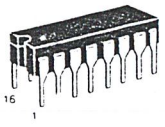
MC14046B

PHASE LOCKED LOOP

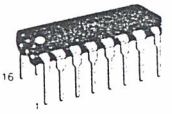
The MC14046B phase locked loop contains two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common signal inputs, PCA_{in} and PCB_{in}. Input PCA_{in} can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator 1 (an exclusive OR gate) provides a digital error signal $PC1_{out}$, and maintains 90^{o} phase shift at the center frequency between PCA_{in} and PCB_{in} signals (both at 50% duty cycle). Phase comparator 2 (with leading edge sensing logic) provides digital error signals, $PC2_{out}$ and LD, and maintains a 0^{o} phase shift between PCA_{in} and PCB_{in} signals (duty cycle is immaterial). The linear VCO produces an output signal VCO_{out} whose frequency is determined by the voltage of input VCO_{in} and the capacitor and resistors connected to pins $C1_A$, $C1_B$, R1, and R2. The source-follower output SF_{out} with an external resistor is used where the VCO_{in} signal is needed but no loading can be tolerated. The inhibit input Inh, when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

Applications include FM and FSK modulation and demodulation, frequency synthesis and multiplication, frequency discrimination, tone decoding, data synchronization and conditioning, voltage-to-frequency conversion and motor speed control.

- Buffered Outputs Compatible with MHTL and Low-Power TTL
- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 to 18 V
- Pin-for-Pin Replacement for CD4046B
- Phase Comparator 1 is an Exclusive Or Gate and is Duty Cycle Limited
- Phase Comparator 2 switches on Rising Edges and is not Duty Cycle Limited



L SUFFIX
CERAMIC
CASE 620



P SUFFIX
PLASTIC
CASE 648

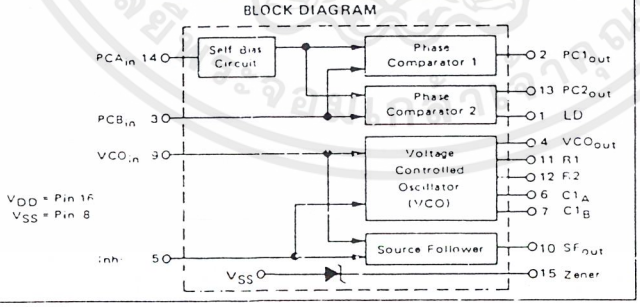
DW SUFFIX
SOIC
CASE 751G

ORDERING INFORMATION

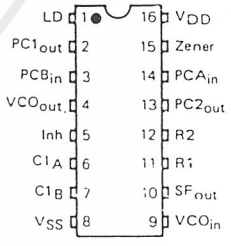
MC14XXXBCP Plastic
MC14XXXBCL Ceramic
MC14XXXBDW SOIC

T_A = −55° to 125°C for all packages.

BLOCK DIAGRAM



PIN ASSIGNMENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS* (Voltages referenced to V_{SS})

Rating	Symbol	Value	Unit
DC Supply Voltage	V_{DD}	−0.5 to +18	Vdc
Input Voltage, All Inputs	V_{in}	−0.5 to V_{DD} +0.5	Vdc
DC Input Current, per Pin	I_{in}	±10	mAdc
Power Dissipation, per Package†	P_D	500	mW
Operating Temperature Range	T_A	−55 to +125	°C
Storage Temperature Range	T_{stg}	−65 to +150	°C

*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: Plastic "P and D/DW" Packages: −7.0 mW/°C From 65°C To 125°C
Ceramic "L" Packages: −12 mW/°C From 100°C To 125°C

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V_{DD} Vdc	−55°C Min	−55°C Max	25°C Min	25°C Typ	25°C Max	125°C Min	125°C Max	Unit
Output Voltage "0" Level V_{in} = V_{DD} or 0	V_{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
"1" Level V_{in} = 0 or V_{DD}	V_{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage # "0" Level (V_O = 4.5 or 0.5 Vdc)	V_{IL}	5.0	—	1.5	—	2.25	1.5	—	1.5	Vdc
(V_O = 9.0 or 1.0 Vdc)		10	—	3.0	—	4.50	3.0	—	3.0	
(V_O = 13.5 or 1.5 Vdc)		15	—	4.0	—	6.75	4.0	—	4.0	
"1" Level (V_O = 0.5 or 4.5 Vdc)	V_{IH}	5.0	3.5	—	3.5	2.75	—	3.5	—	Vdc
(V_O = 1.0 or 9.0 Vdc)		10	7.0	—	7.0	5.50	—	7.0	—	
(V_O = 1.5 or 13.5 Vdc)		15	11	—	11	8.25	—	11	—	
Output Drive Current (V_{OH} = 2.5 Vdc) Source	I_{OH}	5.0	−1.2	—	−1.0	−1.7	—	−0.7	—	mAdc
(V_{OH} = 4.6 Vdc)		5.0	−0.25	—	−0.2	−0.36	—	−0.14	—	
(V_{OH} = 9.5 Vdc)		10	−0.62	—	−0.5	−0.9	—	−0.35	—	
(V_{OH} = 13.5 Vdc)		15	−1.8	—	−1.5	−3.5	—	−1.1	—	
(V_{OL} = 0.4 Vdc) Sink	I_{OL}	5.0	0.64	—	0.51	0.88	—	0.36	—	mAdc
(V_{OL} = 0.5 Vdc)		10	1.6	—	1.3	2.25	—	0.9	—	
(V_{OL} = 1.5 Vdc)		15	4.2	—	3.4	8.8	—	2.4	—	
Input Current	I_{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	μAdc
Input Capacitance	C_{in}	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package) Inh = PCA_{in} = V_{DD}, Zener = VCO_{in} = 0 V, PCB_{in} = V_{DD} or 0 V, I_{out} = 0 μA	I_{DD}	5.0	—	5.0	—	0.005	5.0	—	150	μAdc
		10	—	10	—	0.010	10	—	300	
		15	—	20	—	0.015	20	—	600	
Total Supply Current† (Inh = "0", f_o = 10 kHz, C_L = 50 pF, R1 = 1.0 MΩ, R2 = ∞, R_{SF} = ∞, and 50% Duty Cycle)	I_T	5.0	I_T = (1.46 μA/kHz) f + I_{DD}							μAdc
		10	I_T = (2.91 μA/kHz) f + I_{DD}							
		15	I_T = (4.37 μA/kHz) f + I_{DD}							

#Noise immunity specified for worst-case input combination.
Noise Margin for both "1" and "0" level = 1.0 Vdc min @ V_{DD} = 5.0 Vdc
2.0 Vdc min @ V_{DD} = 10 Vdc
2.5 Vdc min @ V_{DD} = 15 Vdc

†To Calculate Total Current in General:

$$I_T \approx 2.2 \times V_{DD}\left(\frac{VCO_{in} - 1.65}{R1} + \frac{V_{DD} - 1.35}{R2}\right)^{3/4} + 1.6 \times \left(\frac{VCO_{in} - 1.65}{R_{SF}}\right)^{3/4} + 1 \times 10^{-3}(C_L + 9)\,V_{DD}\,f +$$

$$1 \times 10^{-1}\,V_{DD}^2\left(\frac{100\%\text{ Duty Cycle of } PCA_{in}}{100}\right) + I_Q$$

where: I_T in μA, C_L in pF, VCO_{in}, V_{DD} in Vdc, f in kHz, and R1, R2, R_{SF} in MΩ, C_L on VCO_{out}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C)

Characteristic	Symbol	V_{DD} Vdc	Minimum Device	Typical	Maximum Device	Units
Output Rise Time t_{TLH} = (3.0 ns/pF) C_L + 30 ns t_{TLH} = (1.5 ns/pF) C_L + 15 ns t_{TLH} = (1.1 ns/pF) C_L + 10 ns	t_{TLH}	5.0 10 15	— — —	180 90 65	350 150 110	ns
Output Fall Time t_{THL} = (1.5 ns/pF) C_L + 25 ns t_{THL} = (0.75 ns/pF) C_L + 12.5 ns t_{THL} = (0.55 ns/pF) C_L + 9.5 ns	t_{THL}	5.0 10 15	— — —	100 50 37	175 75 55	ns

PHASE COMPARATORS 1 and 2

Input Resistance — PCA_{in}	R_{in}	5.0 10 15	1.0 0.2 0.1	2.0 0.4 0.2	— — —	MΩ
— PCB_{in}	R_{in}	15	150	1500	—	MΩ
Minimum Input Sensitivity AC Coupled — PCA_{in} C series = 1000 pF, f = 50 kHz	V_{in}	5.0 10 15	— — —	200 400 700	300 600 1050	mV p-p
DC Coupled — PCA_{in}, PCB_{in}	—	5 to 15	See Noise Immunity			

VOLTAGE CONTROLLED OSCILLATOR (VCO)

Maximum Frequency (VCO_{in} = V_{DD}, C1 = 50 pF R1 = 5.0 kΩ, and R2 = ∞)	f_{max}	5.0 10 15	0.5 1.0 1.4	0.7 1.4 1.9	— — —	MHz
Temperature — Frequency Stability (R2 = ∞)	—	5.0 10 15	— — —	0.12 0.04 0.015	— — —	%/°C
Linearity (R2 = ∞) (VCO_{in} = 2.5 V ± 0.3 V, R1 > 10 kΩ) (VCO_{in} = 5.0 V ± 2.5 V, R1 > 400 kΩ) (VCO_{in} = 7.5 V ± 5.0 V, R1 ≥ 1000 kΩ)	—	5.0 10 15	— — —	1.0 1.0 1.0	— — —	%
Output Duty Cycle	—	5 to 15	—	50	—	%
Input Resistance — VCO_{in}	R_{in}	15	150	1500	—	MΩ

SOURCE-FOLLOWER

Offset Voltage (VCO_{in} minus SF_{out}, R_{SF} > 500 kΩ)	—	5.0 10 15	— — —	1.65 1.65 1.65	2.2 2.2 2.2	V
Linearity (VCO_{in} = 2.5 V ± 0.3 V, R_{SF} > 50 kΩ) (VCO_{in} = 5.0 V ± 2.5 V, R_{SF} > 50 kΩ) (VCO_{in} = 7.5 V ± 5.0 V, R_{SF} > 50 kΩ)	—	5.0 10 15	— — —	0.1 0.6 0.8	— — —	%

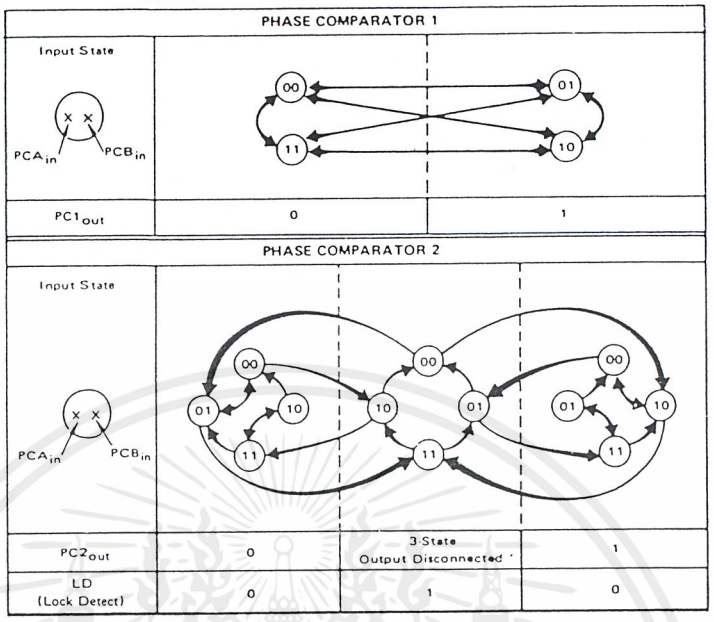
ZENER DIODE

Zener Voltage (I_Z = 50 μA)	V_Z	—	6.7	7.0	7.3	V
Dynamic Resistance (I_Z = 1.0 mA)	R_Z	—	—	100	—	Ω

*The formula given is for the typical characteristics only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 1 – PHASE COMPARATORS STATE DIAGRAMS



Refer to Waveforms in Figure 3.

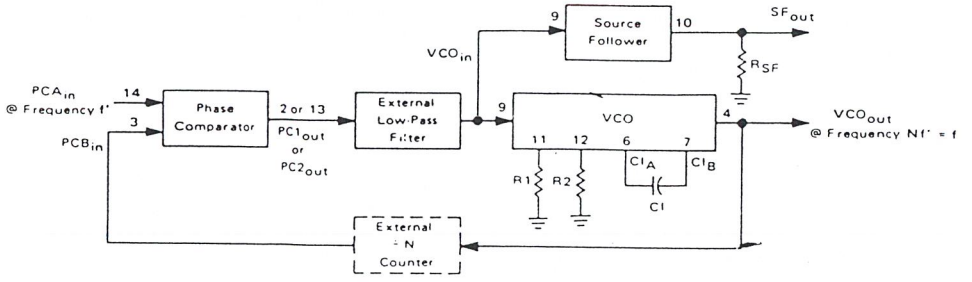
FIGURE 2 – DESIGN INFORMATION

Characteristic	Using Phase Comparator 1	Using Phase Comparator 2
No signal on input PCA$_{in}$.	VCO in PLL system adjusts to center frequency (f_0).	VCO in PLL system adjusts to minimum frequency (f_{min}).
Phase angle between PCA$_{in}$ and PCB$_{in}$.	90° at center frequency (f_0), approaching 0° and 180° at ends of lock range ($2f_L$).	Always 0° in lock (positive rising edges).
Locks on harmonics of center frequency.	Yes	No
Signal input noise rejection.	High	Low
Lock frequency range ($2f_L$).	The frequency range of the input signal on which the loop will stay locked if it was initially in lock. $2f_L$ = full VCO frequency range = $f_{max} - f_{min}$.	
Capture frequency range ($2f_C$).	The frequency range of the input signal on which the loop will lock if it was initially out of lock.	
	Depends on low-pass filter characteristics (see Figure 3). $f_C < f_L$	$f_C = f_L$
Center frequency (f_0).	The frequency of VCO$_{out}$, when VCO$_{in}$ = 1/2 V_{DD}	
VCO output frequency (f).	$f_{min} = \frac{1}{R_2(C_1 + 32\ pF)}$ (V_{CO} input = V_{SS}) $f_{max} = \frac{1}{R_1(C_1 + 32\ pF)} + f_{min}$ (V_{CO} input = V_{DD}) Where: 10K < R_1 < 1M 10K < R_2 < 1M 100pF < C_1 < .01 μF	

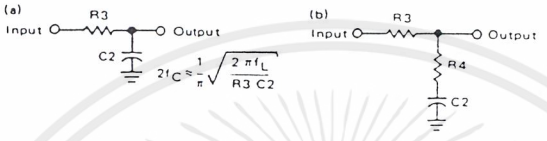
Note: These equations are intended to be a design guide. Since calculated component values may be in error by as much as a factor of 4, laboratory experimentation may be required for fixed designs. Part to part frequency variation with identical passive components is typically less than ± 20%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 3 – GENERAL PHASE-LOCKED LOOP CONNECTIONS AND WAVEFORMS



Typical Low-Pass Filters



Typically:

$$R_4 C_2 = \frac{6N}{f_{max}} - \frac{N}{2\pi\Delta f}$$

$$(R_3 + 3{,}000\Omega)\, C_2 = \frac{100N\Delta f}{f_{max}^2} - R_4 C_2$$

$$\Delta f = f_{max} - f_{min}$$

Note: Sometimes R3 is split into two series resistors each R3 ÷ 2. A capacitor C_C is then placed from the midpoint to ground. The value for C_C should be such that the corner frequency of this network does not significantly affect ω_n. In Figure B, the ratio of R3 to R4 sets the damping, R4 ≅ (0.1)(R3) for optimum results.

Definitions: N = Total division ratio in feedback loop

$K\phi = V_{DD}/\pi$ for Phase Comparator 1

$K\phi = V_{DD}/4\pi$ for Phase Comparator 2

$$K_{VCO} = \frac{2\pi\Delta f_{VCO}}{V_{DD} - 2\,V}$$

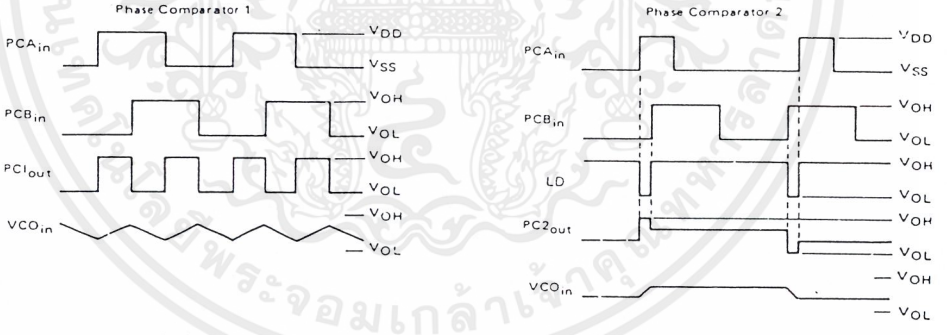
for a typical design $\omega_n \cong \frac{2\pi f_r}{10}$ (at phase detector input)

$\zeta \cong 0.707$

LOW-PASS FILTER

Filter A	Filter B
$\omega_n = \sqrt{\frac{K\phi K_{VCO}}{NR_3C_2}}$	$\omega_n = \sqrt{\frac{K\phi K_{VCO}}{NC_2(R_3+R_4)}}$
$\zeta = \frac{N\omega_n}{2K\phi K_{VCO}}$	$\zeta = 0.5\,\omega_n(R_3C_2 + \frac{N}{K\phi K_{VCO}})$
$F(s) = \frac{1}{R_3C_2S+1}$	$F(s) = \frac{R_3C_2S+1}{S(R_3C_2+R_4C_2)+1}$

Waveforms



Note for further information, see

(1) F. Gardner, "Phase-Lock Techniques", John Wiley and Son, New York, 1966.
(2) G. S. Moschytz, "Miniature RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.
(3) Garth Nash, "Phase-Lock Loop Design Fundamentals", AN-535, Motorola Inc.
(4) A. B. Przedpelski, "Phase-Locked Loop Design Articles", AR254, reprinted by Motorola Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

LM193/LM293/LM393/LM2903
Low Power Low Offset Voltage Dual Comparators

General Description

The LM193 series consists of two independent precision voltage comparators with an offset voltage specification as low as 2.0 mV max for two comparators which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage. These comparators also have a unique characteristic in that the input common-mode voltage range includes ground, even though operated from a single power supply voltage.

Application areas include limit comparators, simple analog to digital converters; pulse, squarewave and time delay generators; wide range VCO; MOS clock timers; multivibrators and high voltage digital logic gates. The LM193 series was designed to directly interface with TTL and CMOS. When operated from both plus and minus power supplies, the LM193 series will directly interface with MOS logic where their low power drain is a distinct advantage over standard comparators.

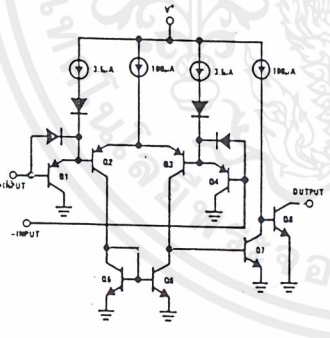
Advantages

- High precision comparators
- Reduced V_{OS} drift over temperature
- Eliminates need for dual supplies
- Allows sensing near ground
- Compatible with all forms of logic
- Power drain suitable for battery operation

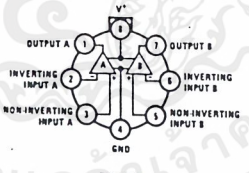
Features

- Wide supply
  - Voltage range — 2.0V to 36V
  - single or dual supplies — ±1.0V to ±18V
- Very low supply current drain (0.4 mA) — independent of supply voltage
- Low input biasing current — 25 nA
- Low input offset current — ±5 nA
  and maximum offset voltage — ±3 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Low output saturation voltage, — 250 mV at 4 mA
- Output voltage compatible with TTL, DTL, ECL, MOS and CMOS logic systems

Schematic and Connection Diagrams



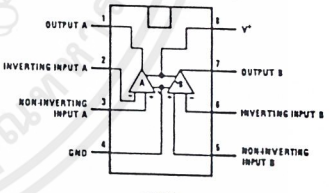
Metal Can Package



TOP VIEW

Order Number LM193H, LH193H/883*, LM193AH, LM193AH/883, LM293H, LM293AH, LM393H or LM393AH
See NS Package Number H08C

Dual-In-Line Package



TOP VIEW

TL/H/5709–1

Order Number LM193J/883*, LM193AJ/883, LM393J, LM393AJ, LM393M, LM2903M, LM393N, LM2903J or LM2903N
See NS Package Number J08A, M08A or N08E

*Also available per JM38510/11202

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.
(Note 10)

Supply Voltage, V^+ 36V
Differential Input Voltage (Note 8) 36V
Input Voltage −0.3V to +36V
Input Current ($V_{IN} < -0.3V$) (Note 3) 50 mA
Power Dissipation (Note 1)
- Molded DIP 780 mW
- Metal Can 660 mW
- Small Outline Package 510 mW

Output Short-Circuit to Ground (Note 2) Continuous

Operating Temperature Range
- LM393/LM393A 0°C to +70°C
- LM293/LM293A −25°C to +85°C
- LM193/LM193A −55°C to +125°C
- LM2903 −40°C to +85°C

Storage Temperature Range −65°C to +150°C
Lead Temperature (Soldering, 10 seconds) +260°C
Soldering Information
- Dual-In-Line Package
  - Soldering (10 seconds) 260°C
- Small Outline Package
  - Vapor Phase (60 seconds) 215°C
  - Infrared (15 seconds) 220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD rating (1.5 kΩ in series with 100 pF) 1300V

Electrical Characteristics ($V^+ = 5V$, $T_A = 25°C$, unless otherwise stated)

Parameter	Conditions		LM193A			LM293A, LM393A			LM193			LM293, LM393			LM2903			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 9)			1.0	2.0		1.0	2.0		1.0	5.0		1.0	5.0		2.0	7.0	mV
Input Bias Current	$I_{IN}(+)$ or $I_{IN}(-)$ with Output In Linear Range, V_{CM} = 0V (Note 5)			25	100		25	250		25	100		25	250		25	250	nA
Input Offset Current	$I_{IN}(+) - I_{IN}(-)$ V_{CM} = 0V			3.0	25		5.0	50		3.0	25		5.0	50		5.0	50	nA
Input Common Mode Voltage Range	V^+ = 30V (Note 6)		0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	V
Supply Current	$R_L = \infty$	$V^+ = 5V$		0.4	1		0.4	1		0.4	1		0.4	1		0.4	1.0	mA
		$V^+ = 36V$		1	2.5		1	2.5		1	2.5		1	2.5		1	2.5	mA
Voltage Gain	$R_L \geq 15$ kΩ, $V^+ = 15V$ V_O = 1V to 11V		50	200		50	200		50	200		50	200		25	100		V/mV
Large Signal Response Time	V_{IN} = TTL Logic Swing, V_{REF} = 1.4V V_{RL} = 5V, R_L = 5.1 kΩ			300			300			300			300			300		ns
Response Time	V_{RL} = 5V, R_L = 5.1 kΩ (Note 7)			1.3			1.3			1.3			1.3			1.5		μs
Output Sink Current	$V_{IN}(-) = 1V$, $V_{IN}(+) = 0$, $V_O \leq 1.5V$		6.0	16		6.0	16		6.0	16		6.0	16		6.0	16		mA
Saturation Voltage	$V_{IN}(-) = 1V$, $V_{IN}(+) = 0$, $I_{SINK} \leq 4$ mA			250	400		250	400		250	400		250	400		250	400	mV
Output Leakage Current	$V_{IN}(-) = 0$, $V_{IN}(+) = 1V$, $V_O = 5V$			0.1			0.1			0.1			0.1			0.1		nA

Electrical Characteristics ($V^+ = 5V$) (Note 4)

Parameter	Conditions	LM193A		LM293A, LM393A		LM193		LM293, LM393		LM2903		Units
		Min	Typ Max	Min	Typ Max	Min	Typ Max	Min	Typ Max	Min	Typ Max	
Input Offset Voltage	(Note 9)		4.0		4.0		9		9		9 15	mV
Input Offset Current	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$		100		150		100		150		50 200	nA
Input Bias Current	$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, $V_{CM} = 0V$ (Note 5)		300		400		300		400		200 500	nA
Input Common Mode Voltage Range	$V^+ = 30V$ (Note 6)	0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	0	$V^+ - 2.0$	V
Saturation Voltage	$V_{IN(-)} = 1V$, $V_{IN(+)} = 0$, $I_{SINK} \leq 4$ mA		700		700		700		700		400 700	mV
Output Leakage Current	$V_{IN(-)} = 0$, $V_{IN(+)} = 1V$, $V_O = 30V$		1.0		1.0		1.0		1.0		1.0	μA
Differential Input Voltage	Keep All V_{IN}'s $\geq 0V$ (or V^-, if Used), (Note 8)		36		36		36		36		36	V

Note 1: For operating at high temperatures, the LM393/LM393A and LM2903 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 170°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM193/LM193A/LM293/LM293A must be derated based on a 150°C maximum junction temperature. The low bias dissipation and the "ON-OFF" characteristic of the outputs keeps the chip dissipation very small ($P_D \leq 100$ mW), provided the output transistors are allowed to saturate.

Note 2: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 20 mA independent of the magnitude of V^+.

Note 3: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than −0.3V.

Note 4: These specifications are limited to $-55°C \leq T_A \leq +125°C$, for the LM193/LM193A. With the LM293/LM293A all temperature specifications are limited to $-25°C \leq T_A \leq +85°C$ and the LM393/LM393A temperature specifications are limited to $0°C \leq T_A \leq +70°C$. The LM2903 is limited to $-40°C \leq T_A \leq +85°C$.

Note 5: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines.

Note 6: The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3V. The upper end of the common-mode voltage range is $V^+ - 1.5V$ at 25°C, but either or both inputs can go to 36V without damage, independent of the magnitude of V^+.

Note 7: The response time specified is for a 100 mV input step with 5 mV overdrive. For larger overdrive signals 300 ns can be obtained, see typical performance characteristics section.

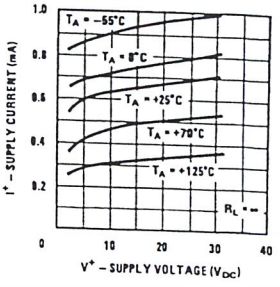
Note 8: Positive excursions of input voltage may exceed the power supply level. As long as the other voltage remains within the common-mode range, the comparator will provide a proper output state. The low input voltage state must not be less than −0.3V (or 0.3V below the magnitude of the negative power supply, if used).

Note 9: At output switch point, $V_O \cong 1.4V$, $R_S = 0\Omega$ with V^+ from 5V to 30V; and over the full input common-mode range (0V to $V^+ - 1.5V$), at 25°C.

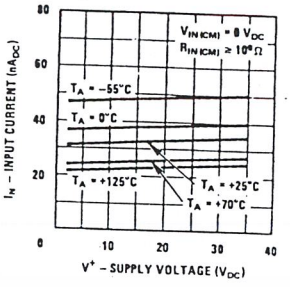
Note 10: Refer to RETS193AX for LM193AH military specifications and to RETS193X for LM193H military specifications.

Typical Performance Characteristics LM193/LM293/LM393, LM193A/LM293A/LM393A

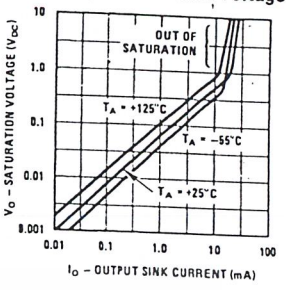
Supply Current



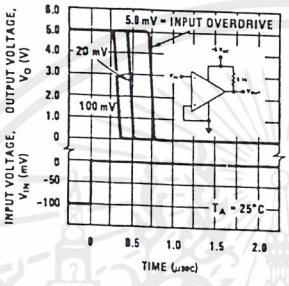
Input Current



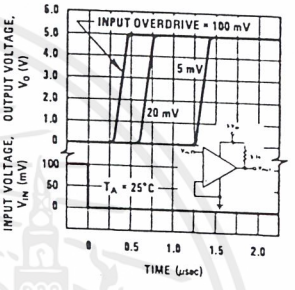
Output Saturation Voltage



Response Time for Various Input Overdrives—Negative Transition



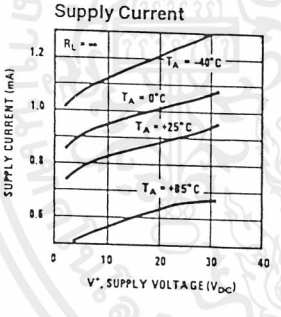
Response Time for Various Input Overdrives—Positive Transition



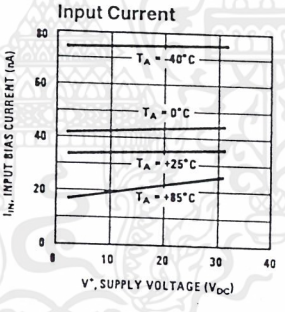
TL/H/5709-3

Typical Performance Characteristics LM2903

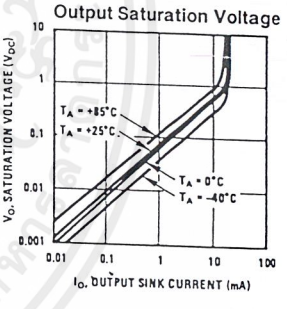
Supply Current



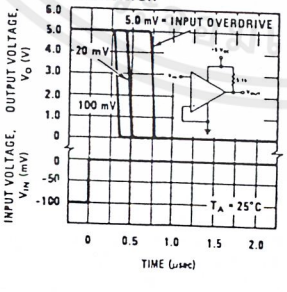
Input Current



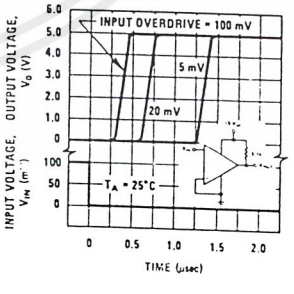
Output Saturation Voltage



Response Time for Various Input Overdrives—Negative Transition



Response Time for Various Input Overdrives—Positive Transition



TL/H/5709-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints

The LM193 series are high gain, wide bandwidth devices which, like most comparators, can easily oscillate if the output lead is inadvertently allowed to capacitively couple to the inputs via stray capacitance. This shows up only during the output voltage transition intervals as the comparator change states. Power supply bypassing is not required to solve this problem. Standard PC board layout is helpful as it reduces stray input-output coupling. Reducing the input resistors to $< 10\ k\Omega$ reduces the feedback signal levels and finally, adding even a small amount (1.0 to 10 mV) of positive feedback (hysteresis) causes such a rapid transition that oscillations due to stray feedback are not possible. Simply socketing the IC and attaching resistors to the pins will cause input-output oscillations during the small transition intervals unless hysteresis is used. If the input signal is a pulse waveform, with relatively fast rise and fall times, hysteresis is not required.

All pins of any unused comparators should be grounded.

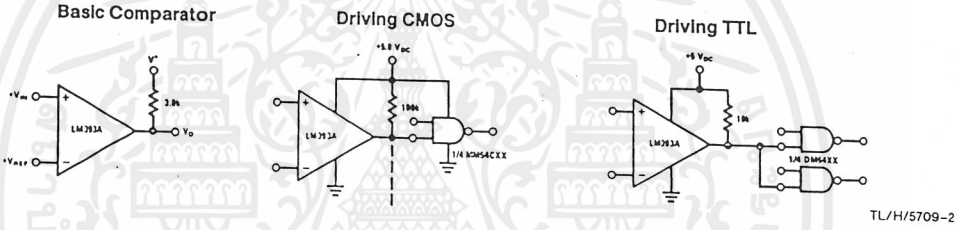
The bias network of the LM193 series establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 2.0 V_{DC} to 30 V_{DC}.

It is usually unnecessary to use a bypass capacitor across the power supply line.

The differential input voltage may be larger than V^+ without damaging the device (see Note 8). Protection should be provided to prevent the input voltages from going negative more than $-0.3\ V_{DC}$ (at 25°C). An input clamp diode can be used as shown in the applications section.

The output of the LM193 series is the uncommitted collector of a grounded-emitter NPN output transistor. Many collectors can be tied together to provide an output OR'ing function. An output pull-up resistor can be connected to any available power supply voltage within the permitted supply voltage range and there is no restriction on this voltage due to the magnitude of the voltage which is applied to the V^+ terminal of the LM193 package. The output can also be used as a simple SPST switch to ground (when a pull-up resistor is not used). The amount of current which the output device can sink is limited by the drive available (which is independent of V^+) and the β of this device. When the maximum current limit is reached (approximately 16 mA), the output transistor will come out of saturation and the output voltage will rise very rapidly. The output saturation voltage is limited by the approximately 60Ω r_{SAT} of the output transistor. The low offset voltage of the output transistor (1.0 mV) allows the output to clamp essentially to ground level for small load currents.

Typical Applications ($V^+ = 5.0\ V_{DC}$)

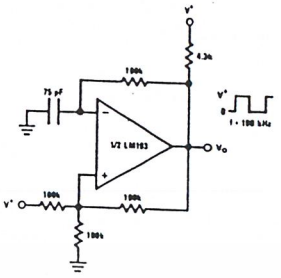


TL/H/5709–2

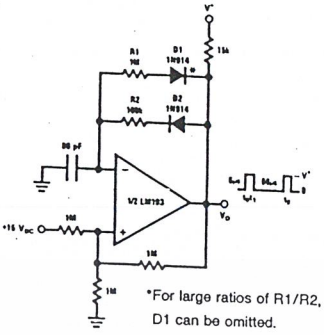
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Squarewave Oscillator

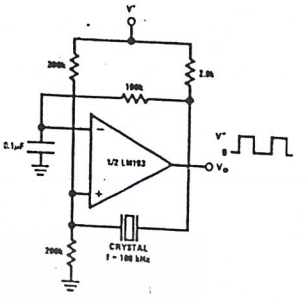


Pulse Generator

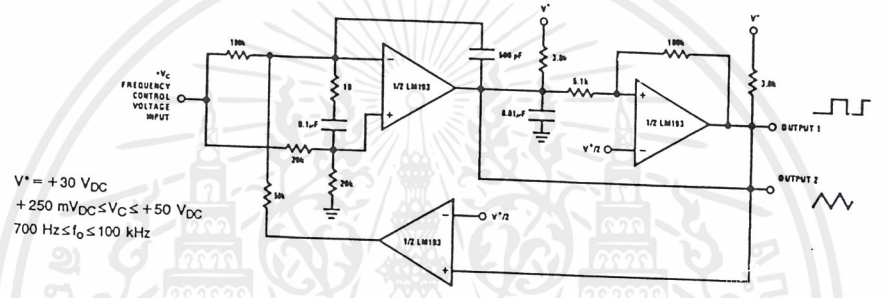


*For large ratios of R1/R2, D1 can be omitted.

Crystal Controlled Oscillator



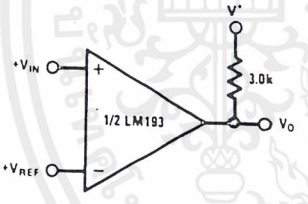
Two-Decade High-Frequency VCO



$V^+ = +30\ V_{DC}$
$+250\ mV_{DC} \leq V_C \leq +50\ V_{DC}$
$700\ Hz \leq f_o \leq 100\ kHz$

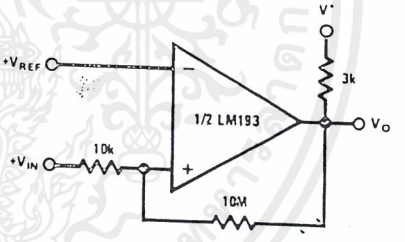
TL/H/5709-5

Basic Comparator



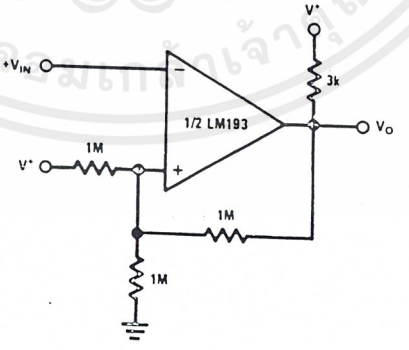
TL/H/5709-6

Non-Inverting Comparator with Hysteresis



TL/H/5709-9

Inverting Comparator with Hysteresis

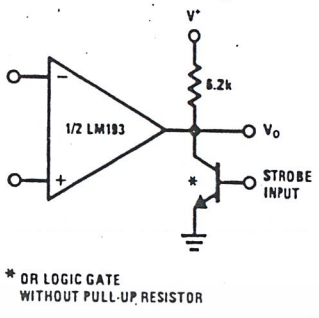


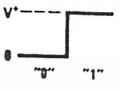
TL/H/5709-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

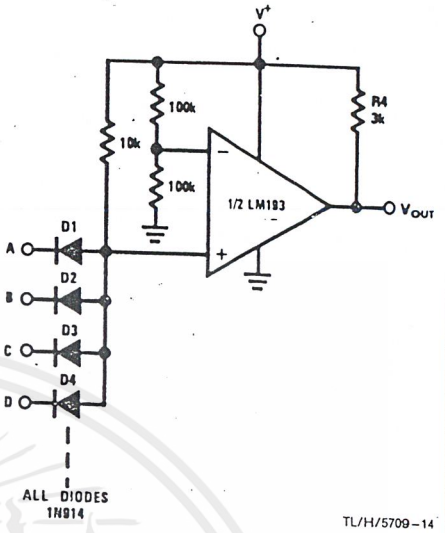
Output Strobing





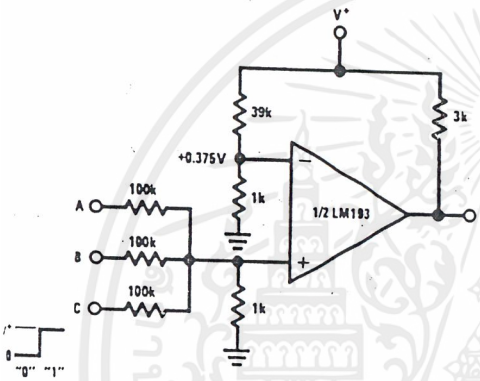
TL/H/5709–11

Large Fan-In AND Gate



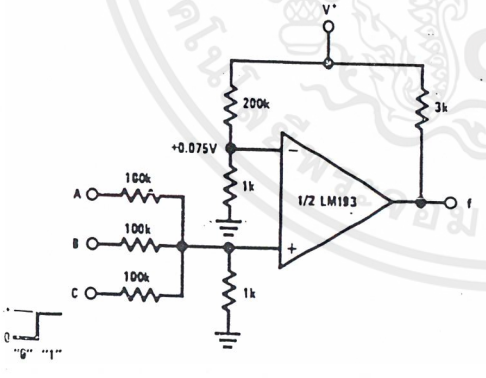
TL/H/5709–14

AND Gate



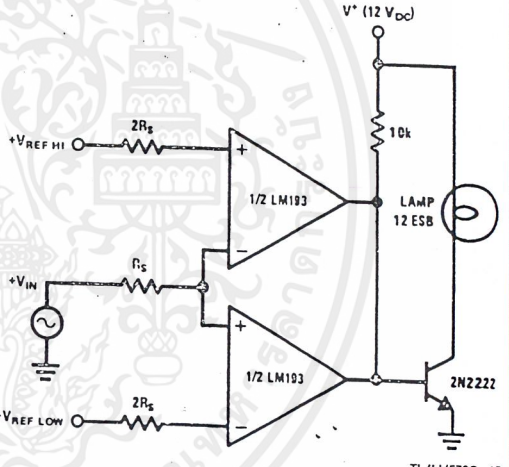
TL/H/5709–12

OR Gate



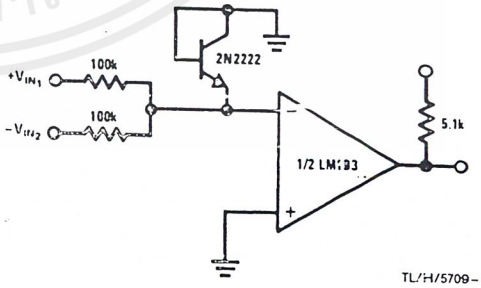
TL/H/5709–13

Limit Comparator



TL/H/5709–15

Comparing Input Voltages of Opposite Polarity

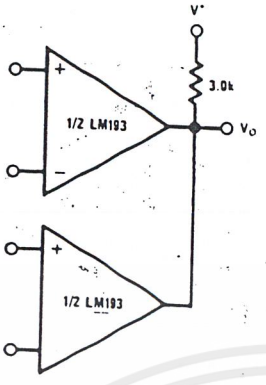


TL/H/5709–16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

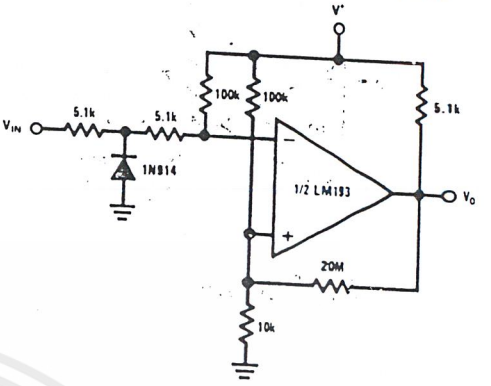
Typical Applications (Continued)

ORing the Outputs



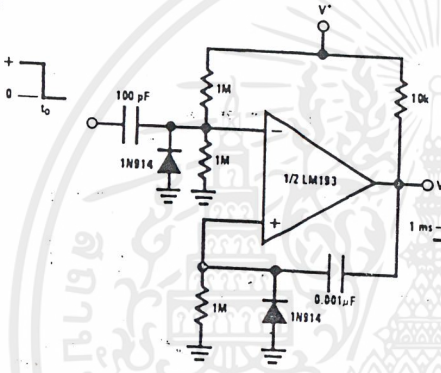
TL/H/5709-17

Zero Crossing Detector (Single Power Supply)



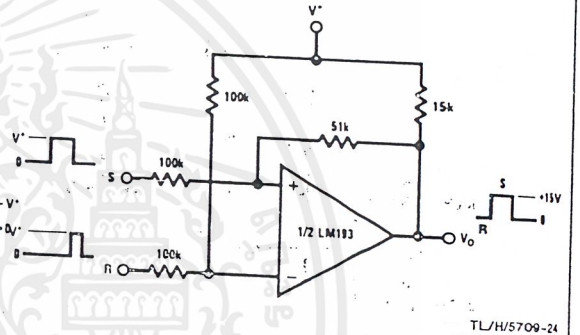
TL/H/5709-21

One-Shot Multivibrator



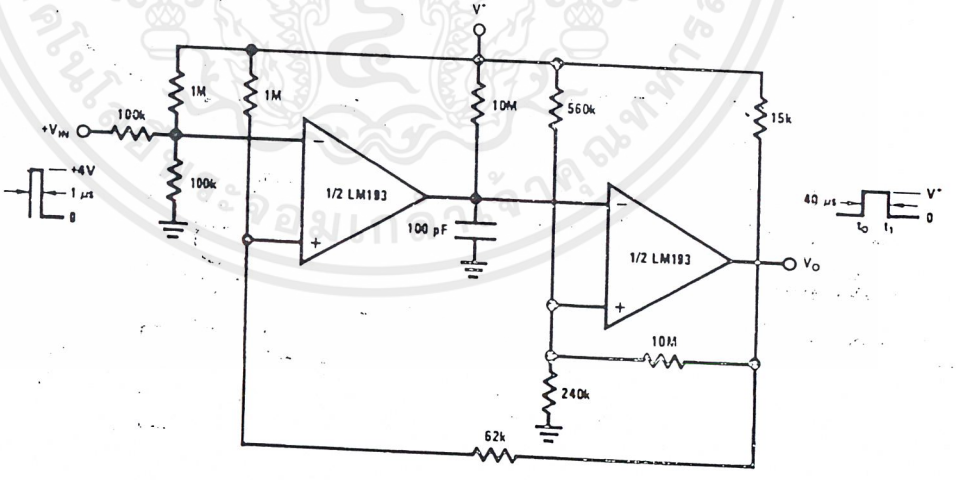
TL/H/5709-22

Bi-Stable Multivibrator



TL/H/5709-24

One-Shot Multivibrator with Input Lock Out

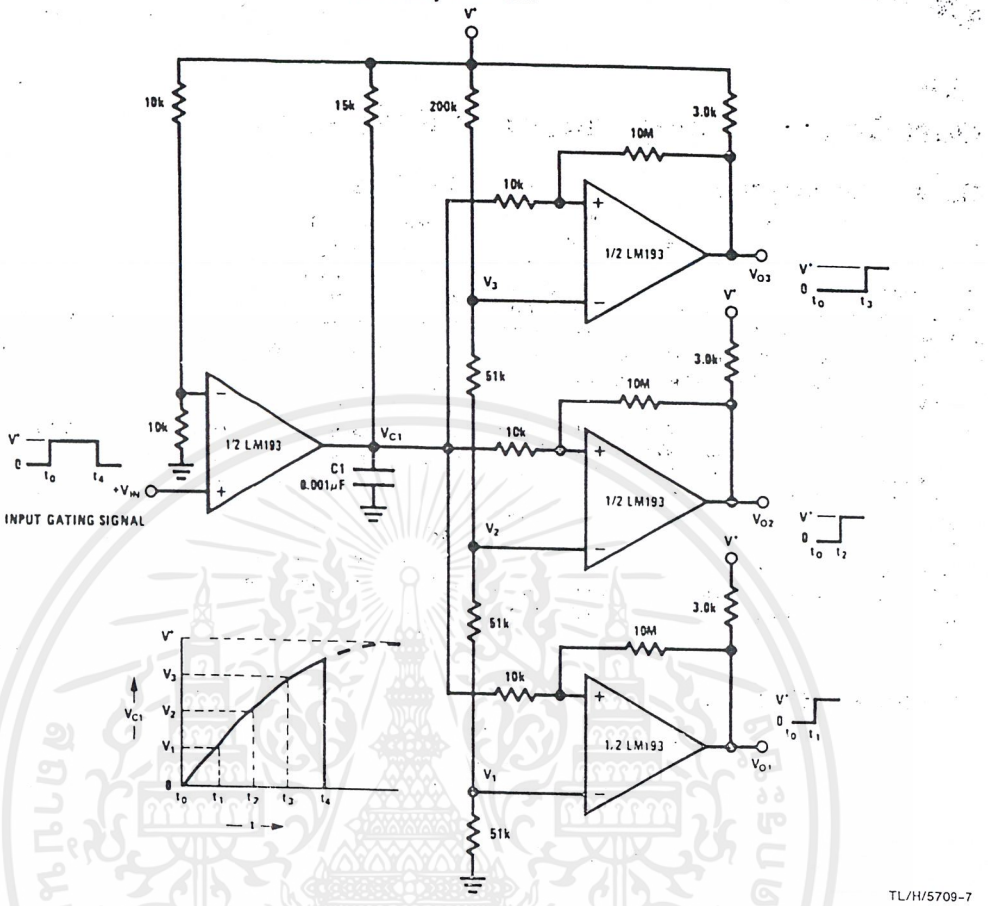


TL/H/5709-23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued) ($V^+ = V_{DC}$)

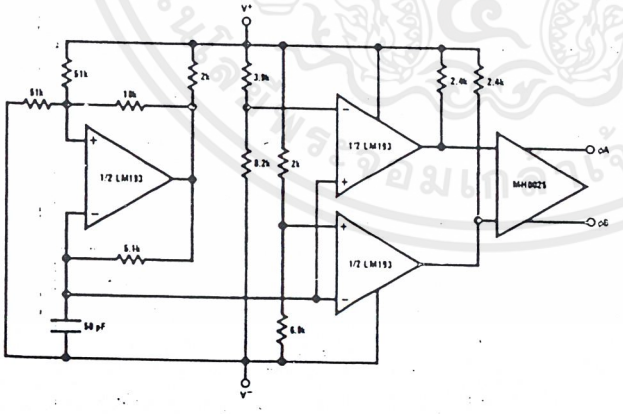
Time Delay Generator



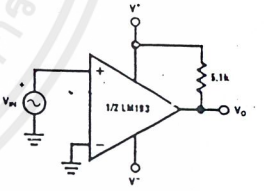
TL/H/5709-7

Split-Supply Applications ($V^+ = +15\ V_{DC}$ and $V^- = -15\ V_{DC}$)

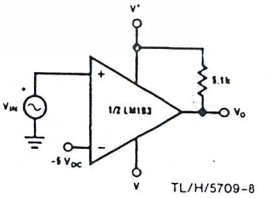
MOS Clock Driver



Zero Crossing Detector



Comparator With a Negative Reference



TL/H/5709-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

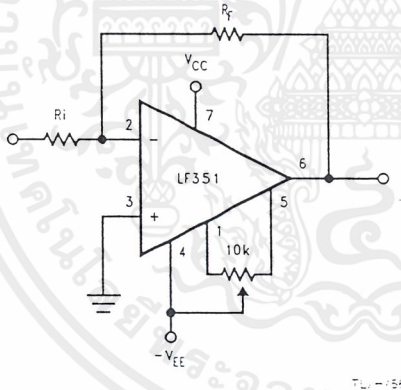
The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

Features

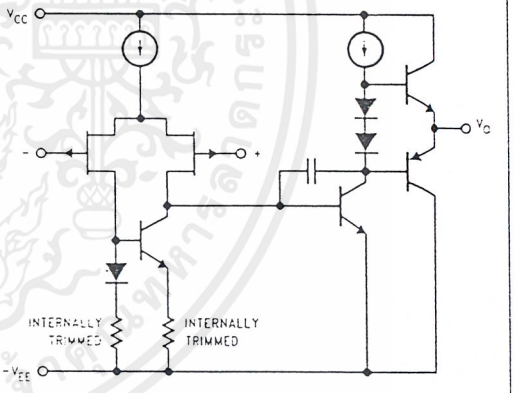
■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	25 nV/$\sqrt{Hz}$
■ Low input noise current	0.01 pA/$\sqrt{Hz}$
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	$10^{12}\Omega$
■ Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20$ Vp-p, BW = 20 Hz–20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

Typical Connection



TL/H/5648-11

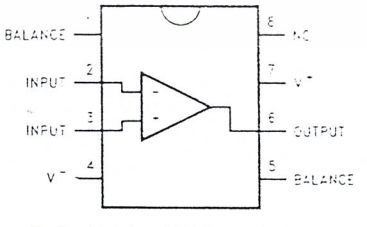
Simplified Schematic



TL/H/5648-12

Connection Diagrams

Dual-In-Line Package



TL/H/5648-13

Order Number LF351M or LF351N
See NS Package Number M08A or N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±18V
Power Dissipation (Notes 1 and 6)	670 mW
Operating Temperature Range	0°C to +70°C
$T_{j(MAX)}$	115°C
Differential Input Voltage	±30V
Input Voltage Range (Note 2)	±15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	−65°C to +150°C
Lead Temp. (Soldering, 10 sec.)	
Metal Can	300°C
DIP	260°C

θ_{jA}	
N Package	120°C/W
M Package	TBD
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD rating to be determined.

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10\ k\Omega$, $T_A = 25°C$ Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\ k\Omega$		10		µV/°C
I_{OS}	Input Offset Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq 70°C$		25	100 4	pA nA
I_B	Input Bias Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq 70°C$		50	200 8	pA nA
R_{IN}	Input Resistance	$T_j = 25°C$		10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V$, $T_A = 25°C$ $V_O = \pm 10V$, $R_L = 2\ k\Omega$ Over Temperature	25 15	100		V/mV V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V$, $R_L = 10\ k\Omega$	±12	±13.5		V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	±11	+15 −12		V V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10\ k\Omega$	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I_S	Supply Current			1.8	3.4	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
SR	Slew Rate	$V_S = \pm 15V$, $T_A = 25°C$		13		V/μs
GBW	Gain Bandwidth Product	$V_S = \pm 15V$, $T_A = 25°C$		4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25°C$, $R_S = 100\Omega$, $f = 1000$ Hz		25		nV/√Hz
i_n	Equivalent Input Noise Current	$T_j = 25°C$, $f = 1000$ Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperature, the device must be derated based on the thermal resistance, θ_{JA}.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0°C \leq T_A \leq +70°C$. V_{OS}, I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_j. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. $T_j = T_A + \theta_{jA} P_D$ where θ_{jA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

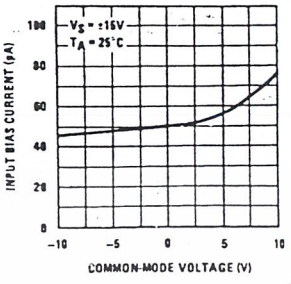
Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. From ±15V to ±5V.

Note 6: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.

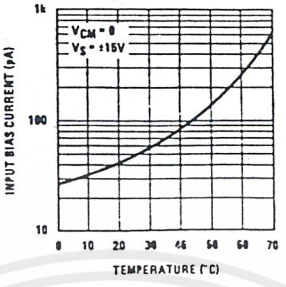
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

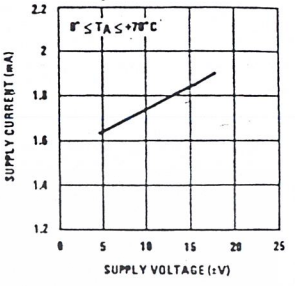
Input Bias Current



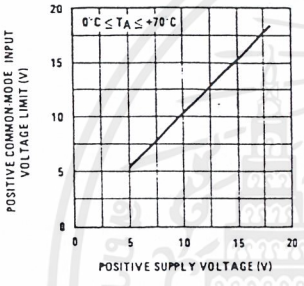
Input Bias Current



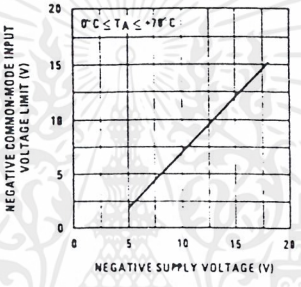
Supply Current



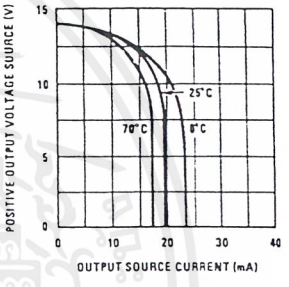
Positive Common-Mode Input Voltage Limit



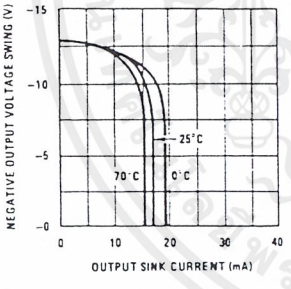
Negative Common-Mode Input Voltage Limit



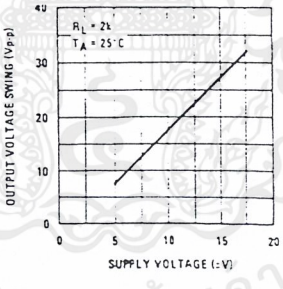
Positive Current Limit



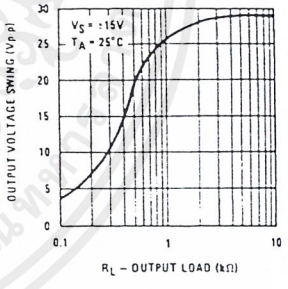
Negative Current Limit



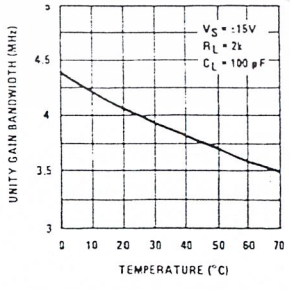
Voltage Swing



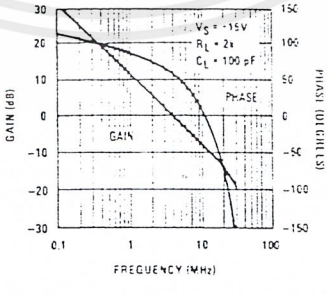
Output Voltage Swing



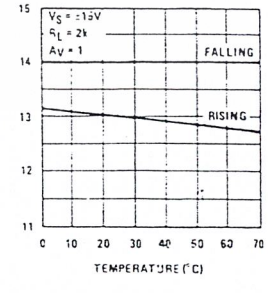
Gain Bandwidth



Bode Plot



Slew Rate

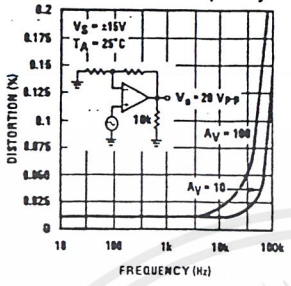


TL/H/5648–2

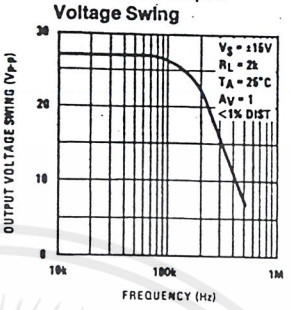
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

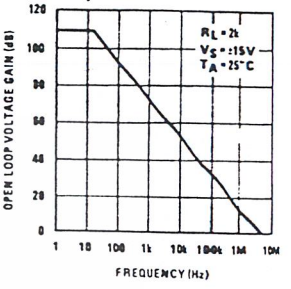
Distortion vs Frequency



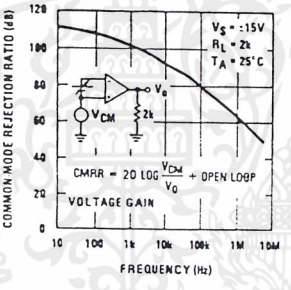
Undistorted Output Voltage Swing



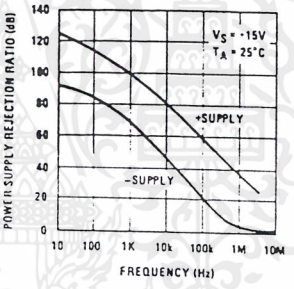
Open Loop Frequency Response



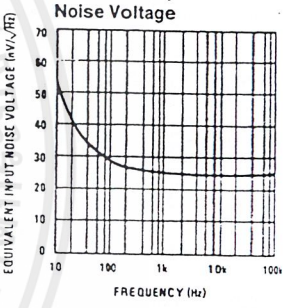
Common-Mode Rejection Ratio



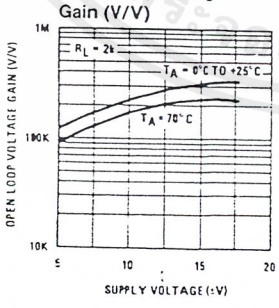
Power Supply Rejection Ratio



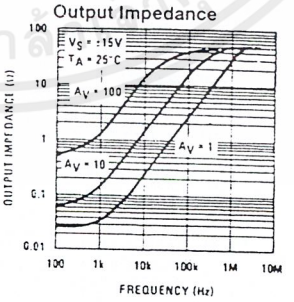
Equivalent Input Noise Voltage



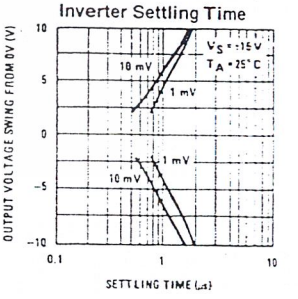
Open Loop Voltage Gain (V/V)



Output Impedance



Inverter Settling Time

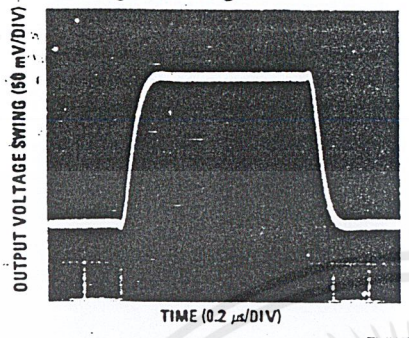


TL/H/5648-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

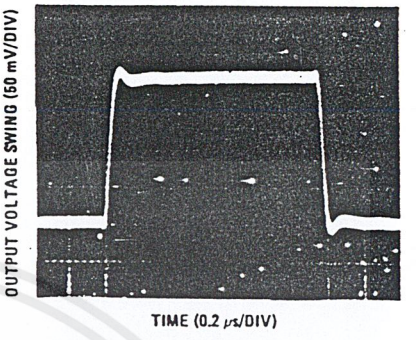
Pulse Response

Small Signal Inverting



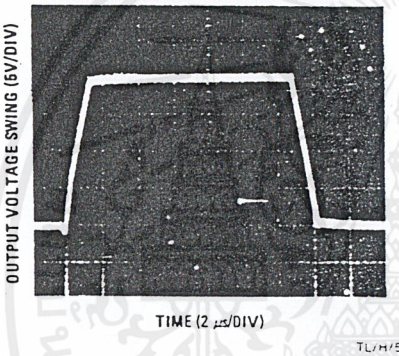
TL/H/5648–4

Small Signal Non-Inverting



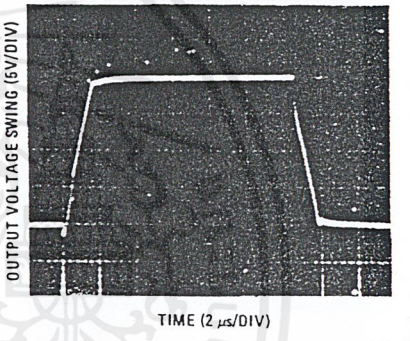
TL/H/5648–5

Large Signal Inverting



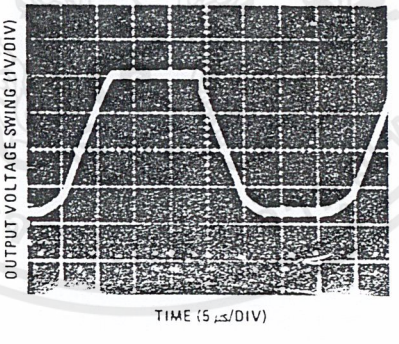
TL/H/5648–6

Large Signal Non-Inverting



TL/H/5648–7

Current Limit ($R_L = 100\Omega$)



TL/H/5648–8

Application Hints

The LF351 is an op amp with an internally trimmed input offset voltage and JFET input devices (BI-FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output.

Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifier will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

The LF351 is biased by a zener reference which allows normal circuit operation on ±4V power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

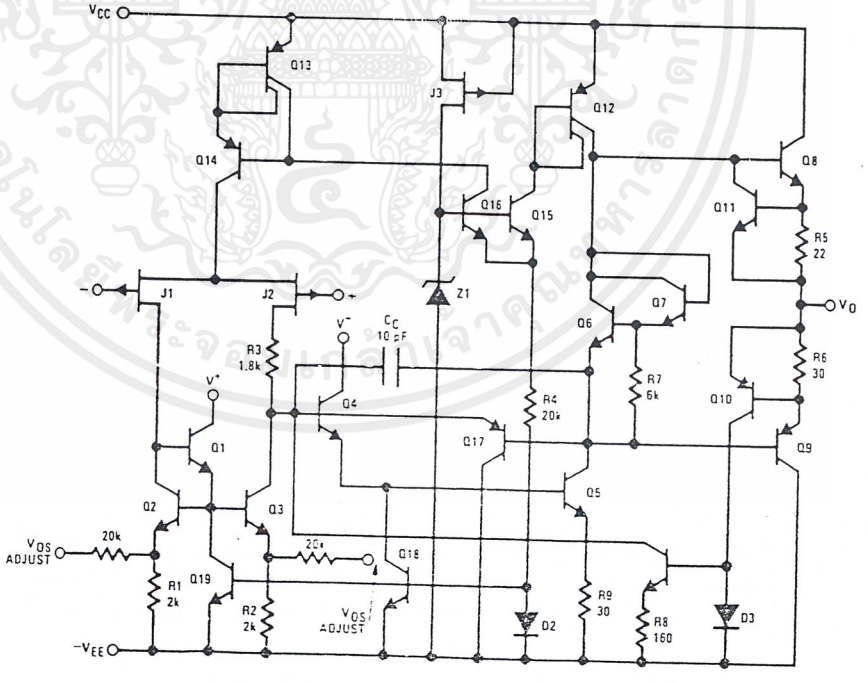
The LF351 will drive a 2 kΩ load resistance to ±10V over the full temperature range of 0°C to +70°C. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

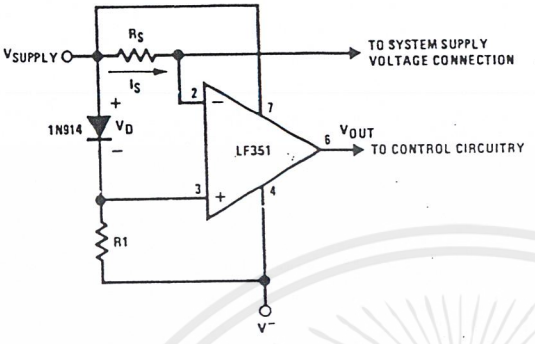
Detailed Schematic



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

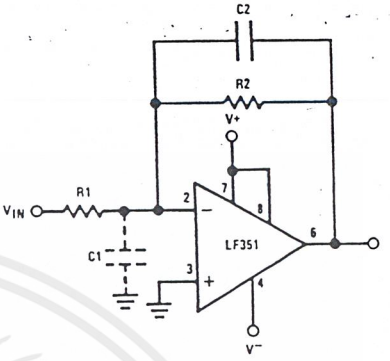
Typical Applications

Supply Current Indicator/Limiter



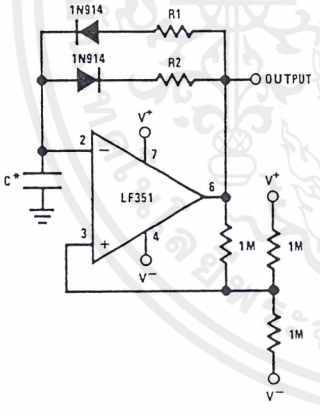
• V_{OUT} switches high when $R_S I_S > V_D$

Hi-Z_{IN} Inverting Amplifier



Parasitic input capacitance C1 ≅ (3 pF for LF351 plus any additional layout capacitance) interacts with feedback elements and creates undesirable high frequency pole. To compensate, add C2 such that: R2C2 ≅ R1C1.

Ultra-Low (or High) Duty Cycle Pulse Generator



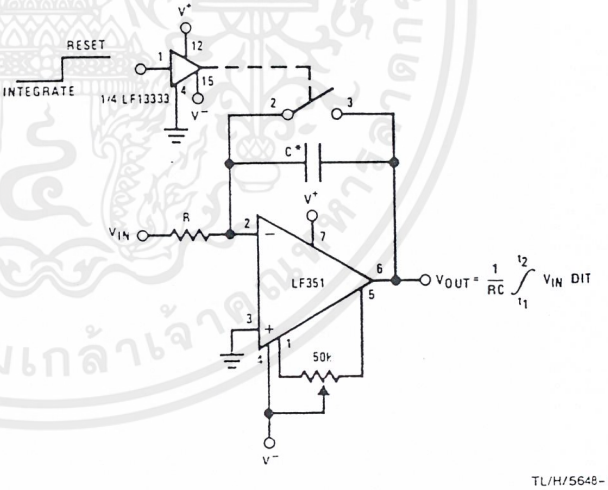
• $t_{OUTPUT\ HIGH} \approx R1C\ \ell n \frac{4.8 - 2V_S}{4.8 - V_S}$

• $t_{OUTPUT\ LOW} \approx R2C\ \ell n \frac{2V_S - 7.8}{V_S - 7.8}$

where $V_S = V^+ + |V^-|$

*low leakage capacitor

Long Time Integrator



TL/H/5648-10

*Low leakage capacitor

• 50k pot used for less sensitive V_{OS} adjust

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

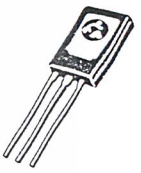
Plastic Medium Power Silicon NPN Transistor

BD135
BD137
BD139

. . . designed for use as audio amplifiers and drivers utilizing complementary or quasi complementary circuits.

- DC Current Gain — h_{FE} = 40 (Min) @ I_C = 0.15 Adc
- BD 135, 137, 139 are complementary with BD 136, 138, 140

1.5 AMPERE
POWER TRANSISTORS
NPN SILICON
45, 60, 80 VOLTS
10 WATTS



CASE 77–08
TO–225AA TYPE

MAXIMUM RATINGS

Rating	Symbol	Type	Value	Unit
Collector–Emitter Voltage	V_{CEO}	BD 135 BD 137 BD 139	45 60 80	Vdc
Collector–Base Voltage	V_{CBO}	BD 135 BD 137 BD 139	45 60 100	Vdc
Emitter–Base Voltage	V_{EBO}		5	Vdc
Collector Current	I_C		1.5	Adc
Base Current	I_B		0.5	Adc
Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D		1.25 10	Watts mW/°C
Total Device Dissipation @ T_C = 25°C Derate above 25°C	P_D		12.5 100	Watt mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}		−55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Case	θ_{JC}	10	°C/W
Thermal Resistance, Junction to Ambient	θ_{JA}	100	°C/W

REV 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (T_C = 25°C unless otherwise noted)

Characteristic	Symbol	Type	Min	Max	Unit
Collector–Emitter Sustaining Voltage* (I_C = 0.03 Adc, I_B = 0)	BV_{CEO}*	BD 135 BD 137 BD 139	45 60 80	— — —	Vdc
Collector Cutoff Current (V_{CB} = 30 Vdc, I_E = 0) (V_{CB} = 30 Vdc, I_E = 0, T_C = 125°C)	I_{CBO}		— —	0.1 10	µAdc
Emitter Cutoff Current (V_{BE} = 5.0 Vdc, I_C = 0)	I_{EBO}		—	10	µAdc
DC Current Gain (I_C = 0.005 A, V_{CE} = 2 V) (I_C = 0.15 A, V_{CE} = 2 V) (I_C = 0.5 A V_{CE} = 2 V)	h_{FE}*		25 40 25	— 250 —	—
Collector–Emitter Saturation Voltage* (I_C = 0.5 Adc, I_B = 0.05 Adc)	$V_{CE(sat)}$*		—	0.5	Vdc
Base–Emitter On Voltage* (I_C = 0.5 Adc, V_{CE} = 2.0 Vdc)	$V_{BE(on)}$*		—	1	Vdc

* Pulse Test: Pulse Width ≦ 300 µs, Duty Cycle ≦ 2.0%.

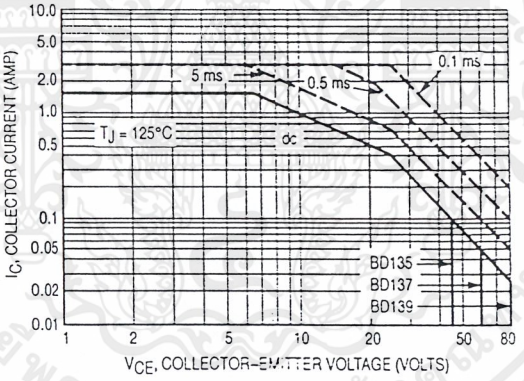


Figure 1. Active–Region Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

19-4191; Rev 3; 10/96

MAX274 Evaluation Kit & MAX274/275 Software Manuals Follow Data Sheet

MAXIM

4th- and 8th-Order Continuous-Time Active Filters

General Description

The MAX274 and MAX275 are continuous-time active filters consisting of independent cascadable 2nd-order sections. Each section can implement any all-pole bandpass or lowpass filter response, such as Butterworth, Bessel, and Chebyshev, and is programmed by four external resistors. The MAX274/MAX275 provide lower noise than switched-capacitor filters, as well as superior dynamic performance - both due to the continuous-time design. Since continuous-time filters do not require a clock, aliased and clock noise are eliminated with the MAX274/MAX275.

The MAX274 comprises four 2nd-order sections, permitting 8th-order filters to be realized. Center frequencies range up to 150kHz, and are accurate to within ±1% over the full operating temperature range. Total harmonic distortion (THD) is typically better than -89dB.

The MAX275 comprises two 2nd-order sections, permitting 4th-order filters to be realized. Center frequencies range up to 300kHz, and are accurate to within ±0.9% over the full operating temperature range. Total harmonic distortion (THD) is typically better than -86dB.

Both filters operate from a single +5V supply or from dual ±5V supplies.

Applications

Low-Distortion Anti-Aliasing Filters
DAC Output Smoothing Filters
Modems
Audio/Sonar/Avionics Frequency Filtering
Vibration Analysis

Features

- ♦ Continuous-Time Filter - No Clock, No Clock Noise
- ♦ Implement Butterworth, Chebyshev, Bessel and Other Filter Responses
- ♦ Lowpass, Bandpass Outputs
- ♦ Operate from a Single +5V Supply or Dual ±5V Supplies
- ♦ Design Software Available
- ♦ MAX274 Evaluation Kit Available
- ♦ 8th-Order – Four 2nd-Order Sections (MAX274)
  4th-Order – Two 2nd-Order Sections (MAX275)
- ♦ Center-Frequency Range:
  150kHz for MAX274
  300kHz for MAX275
- ♦ Low Noise: -86dB THD Typical for MAX274
  -89dB THD Typical for MAX275
- ♦ Center-Frequency Accurate Over Temp:
  within ±1% for MAX274
  within ±0.9% for MAX275

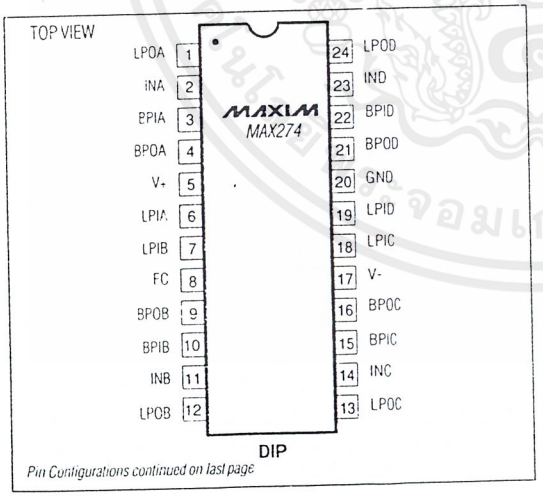
Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX274ACNG	0°C to +70°C	24 Narrow Plastic DIP
MAX274BCNG	0°C to +70°C	24 Narrow Plastic DIP
MAX274ACWI	0°C to +70°C	28 Wide SO
MAX274BCWI	0°C to +70°C	28 Wide SO
MAX274BC/D	0°C to +70°C	Dice*

Ordering Information continued on last page

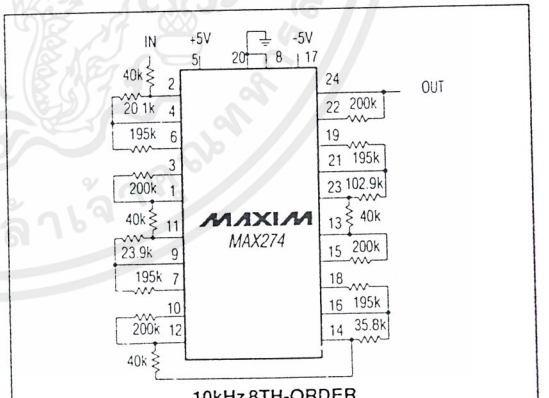
* Contact factory for dice specifications.

Pin Configurations



Pin Configurations continued on last page

Typical Operating Circuits



10kHz 8TH-ORDER
BUTTERWORTH LOWPASS FILTER

PIN NUMBERS ARE FOR DIP.

Typical Operating Circuits continued on last page

For free samples & the latest literature: http://www.maxim-ic.com, or phone 1-800-998-8800

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters

ABSOLUTE MAXIMUM RATINGS

V+ to V- ..... -0.3V, 12V
Input Voltage to GND (any input) ..... V- - 0.3V, V+ + 0.3V
Continuous Power Dissipation (T_A = +70°C)
MAX274
24-Pin Narrow Plastic DIP
(derate 13.33mW/°C above +70°C) ... 1067mW
28-Pin Wide SO (derate 12.50mW/°C above +70°) ... 1000mW
24-Pin CERDIP (derate 12.50mW/°C above +70°C) 1000mW
MAX275
20-Pin Plastic DIP(derate 11.11mW/°C above +70°C) 889mW
20-Pin Wide SO (derate 10.00mW/°C above +70°) 800mW
20-Pin CERDIP (derate 11.11mW/°C above +70°C) 889mW

Operating Temperature Ranges:
MAX27_ _C_ _ ..... 0°C to +70°C
MAX27_ _E_ _ ..... -40°C to +85°C
MAX27_ _MRG ..... -55°C to +125°C
Storage Temperature Range ..... -65°C to +165°C
Lead Temperature (soldering, 10 sec) ..... +300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS – MAX274

(V+ = 5V, V- = -5V, test circuit A of Figure 1a, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS							
Maximum Operating Frequency					10		MHz
Center-Frequency Range	F_O	(Note 1)			100 to 150k		Hz
Center-Frequency Accuracy	F_O		MAX274A	-1.0		1.0	%
			MAX274B	-1.4		1.4	
Q Accuracy - Unadjusted			MAX274A	-10		10	%
			MAX274B	-15		15	
Q Accuracy - Adjusted		Scaled for bandwidth compensation			±2.8		%
F_O Temperature Coefficient	$\Delta F_O/\Delta T$	(Note 2)			-28		ppm/°C
Q Temperature Coefficient	$\Delta Q/\Delta T$	(Note 2)			160		ppm/°C
Wideband Noise	V_{NOISE}	LPO_, Figure 1a, test circuit B	1Hz to 10Hz		23		μV_{RMS}
			10Hz to 10kHz		120		
DC CHARACTERISTICS							
DC Lowpass Gain Accuracy	H_{OLP}	Assume ideal resistors	MAX274A	-2		2	%
			MAX274B	-3		3	
Offset Voltage at Outputs	V_{OS}	LPO_	MAX274A	-200		200	mV
			MAX274B	-300		300	
		BPO_	MAX274A	-40		40	
			MAX274B	-80		80	
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$				20		µV/°C
Leakage Current at FC Pin	I_{FC}			-10		10	µA
DYNAMIC FILTER CHARACTERISTICS							
Signal-to-Noise plus Distortion	SINAD	F_{TEST} = 1kHz, Figure 1a, test circuit B	LPO_, V_{LPO} = 8Vp-p		-86		dB
		F_{TEST} = 10kHz, Figure 1a, test circuit C			-82		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (continued) – MAX274

(V+ = 5V, V- = -5V, test circuit A of Figure 1a, $T_A = T_{MIN}$ to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Swing	V_{OUT}	LPO_, BPO_, R_{LOAD} = 5kΩ	±3.25	±4.50		V
Slew Rate	SR			10		V/µs
Gain-Bandwidth Product	GBW			7.5		MHz
POWER REQUIREMENTS						
Supply Voltage Range	V_{SUPP}	(Note 3)	±2.37		±5.50	V
Supply Current	I_C	For V+, V-		20	30	mA
Power-Supply Rejection Ratio	PSRR	V+ = 5V + 100mVp-p at 1kHz, V- = -5V		-30		dB

Note 1: Center frequencies (F_0s) below 100Hz are possible at reduced dynamic range.
Note 2: Assume no drift for external resistors.
Note 3: See Figure 9 for single-supply operation.

ELECTRICAL CHARACTERISTICS – MAX275

(V+ = 5V, V- = -5V, test circuit A of Figure 1b, $T_A = T_{MIN}$ to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS							
Maximum Operating Frequency					10		MHz
Center-Frequency Range	F_0	(Note 1)			100 to 300k		Hz
Center-Frequency Accuracy	F_0		MAX275A	-0.9		0.9	%
			MAX275B	-1.4		1.4	
Q Accuracy – Unadjusted			MAX275A	-8		8	%
			MAX275B	-12		12	
Q Accuracy – Adjusted		Scaled for bandwidth compensation			±1		%
F_0 Temperature Coefficient	$\Delta F_0/\Delta T$	(Note 2)			-24		ppm/°C
Q Temperature Coefficient	$\Delta Q/\Delta T$	(Note 2)			38		ppm/°C
Wideband Noise	V_{NOISE}	LPO_, test circuit B of Figure 1b.	1Hz to 10Hz		6		μV_{RMS}
			10Hz to 10kHz		42		
DC CHARACTERISTICS							
DC Lowpass Gain Accuracy	H_{OLP}	Assume ideal resistors	MAX275A	-1		1	%
			MAX275B	-2		2	
Offset Voltage at Outputs	V_{OS}	LPO_	MAX275A	-125		125	mV
			MAX275B	-250		250	
		BPO_	MAX275A	-50		50	
			MAX275B	-100		100	
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$				20		µV/°C
Leakage Current at FC Pin	I_{FC}			-10		10	µA
DYNAMIC FILTER CHARACTERISTICS							
Signal-to-Noise plus Distortion	SINAD	F_{TEST} = 1kHz, test circuit B of Figure 1b.	LPO_, V_{LPO} = 8Vp-p		-89		dB
		F_{TEST} = 10kHz, test circuit C of Figure 1b.			-83		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters

ELECTRICAL CHARACTERISTICS (continued) – MAX275

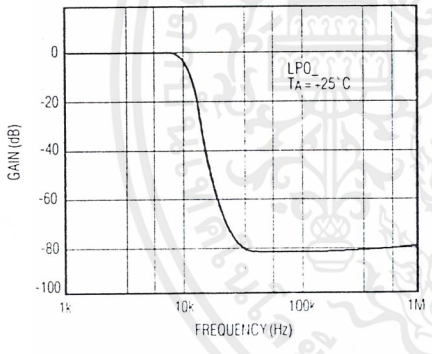
(V+ = 5V, V- = -5V, test circuit A of Figure 1b. $T_A = T_{MIN}$ to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Swing	V_{OUT}	LPO_, BPO_, R_{LOAD} = 5kΩ	±3.25	±4.50		V
Internal Amplifier Slew Rate	SR			10		V/µs
Gain-Bandwidth Product	GBW			15		MHz
POWER REQUIREMENTS						
Supply Voltage Range	V_{SUPP}	(Note 3)	±2.37		±5.50	V
Supply Current	I_C	For V+, V-		10	24	mA
Power-Supply Rejection Ratio	PSRR	V+ = 5V + 100mVp-p at 1kHz, V- = -5V		-35		dB

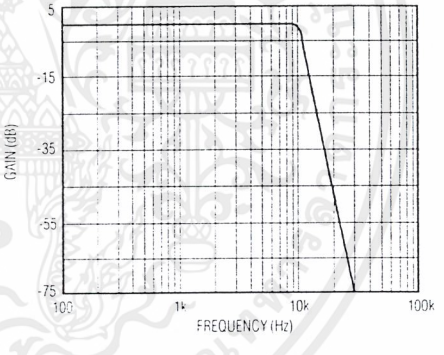
Note 1: Center frequencies (F_0s) below 100Hz are possible at reduced dynamic range.
Note 2: Assume no drift for external resistors.
Note 3: See Figure 9 for single-supply operation.

Typical Operating Characteristics–MAX274

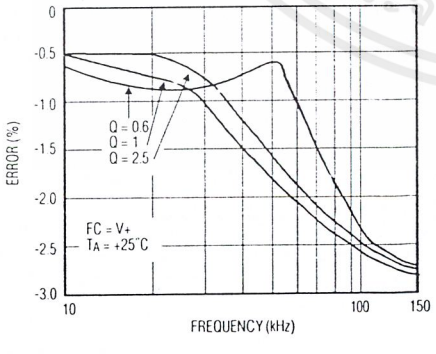
FILTER WIDEBAND RESPONSE USING TYPICAL OPERATING CIRCUIT



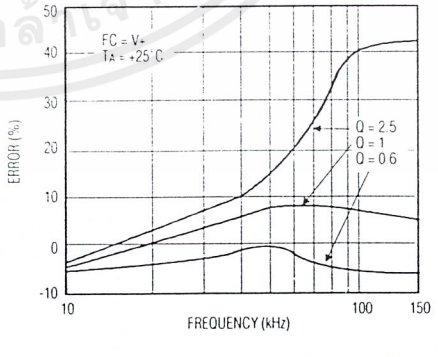
FILTER RESPONSE USING TYPICAL OPERATING CIRCUIT



F_0 ERROR vs. FREQUENCY



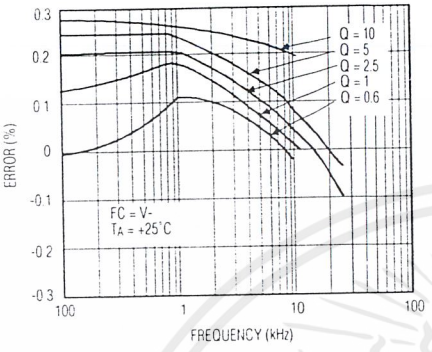
Q ERROR vs. FREQUENCY



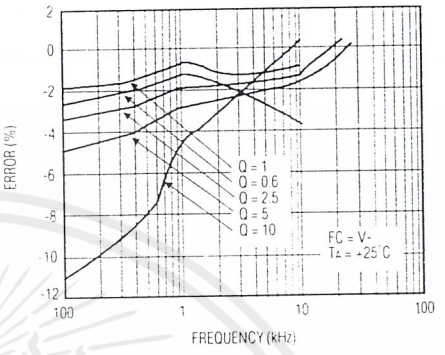
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Operating Characteristics–MAX274 (continued)

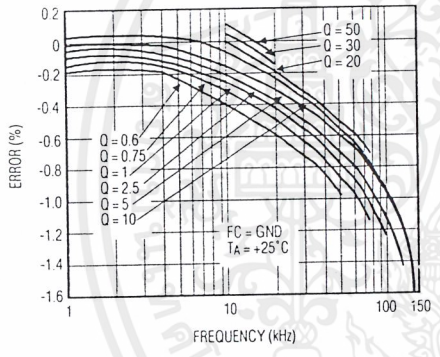
F_O ERROR vs. FREQUENCY



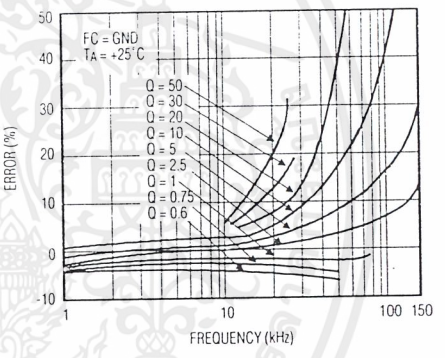
Q ERROR vs. FREQUENCY



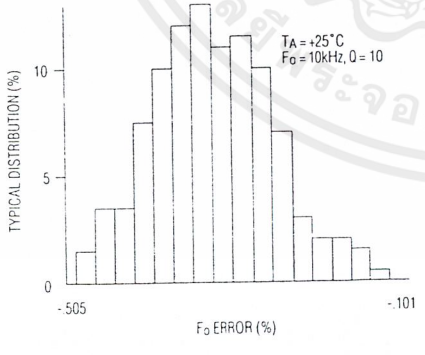
F_O ERROR vs. FREQUENCY



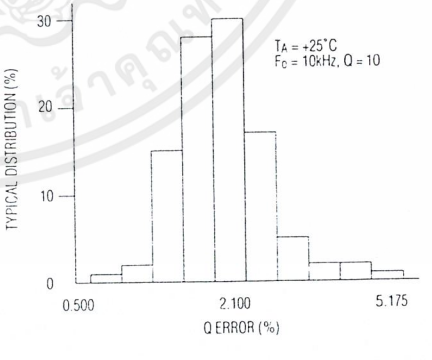
Q ERROR vs. FREQUENCY



TYPICAL DISTRIBUTION OF CENTER-FREQUENCY ERRORS



TYPICAL DISTRIBUTION OF Q ERRORS

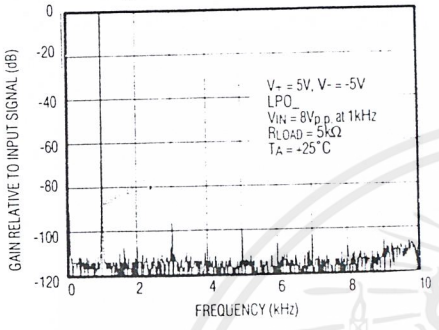


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

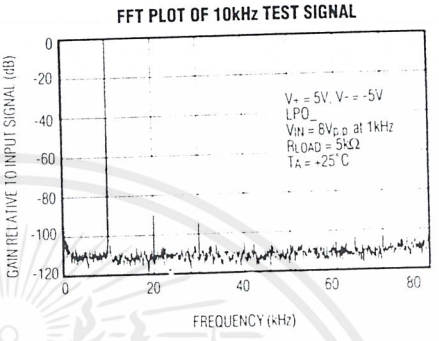
4th- and 8th-Order Continuous-Time Active Filters

Typical Operating Characteristics–MAX274 (continued)

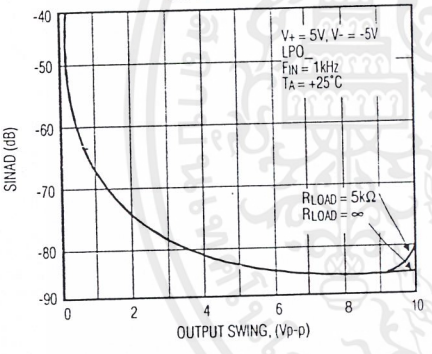
FFT PLOT OF 1kHz TEST SIGNAL



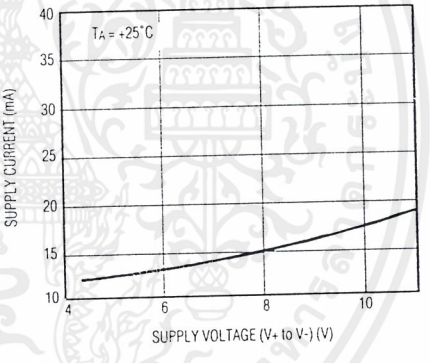
FFT PLOT OF 10kHz TEST SIGNAL



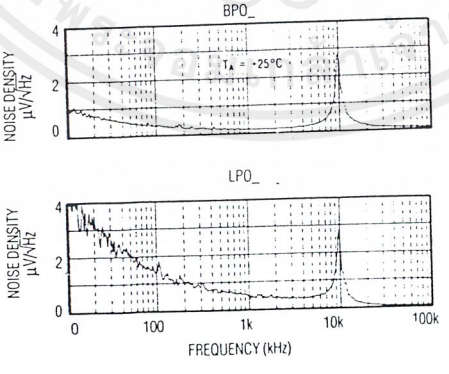
SIGNAL TO NOISE + DISTORTION (SINAD) vs. OUTPUT SWING



SUPPLY CURRENT vs. SUPPLY VOLTAGE



SPECTRAL NOISE DENSITY vs. FREQUENCY

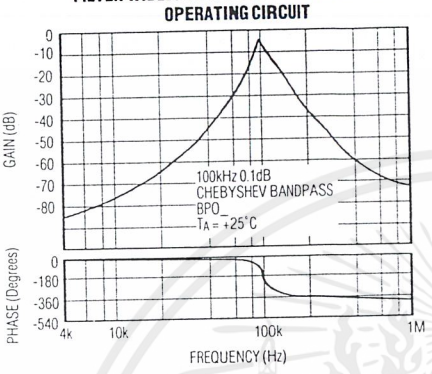


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

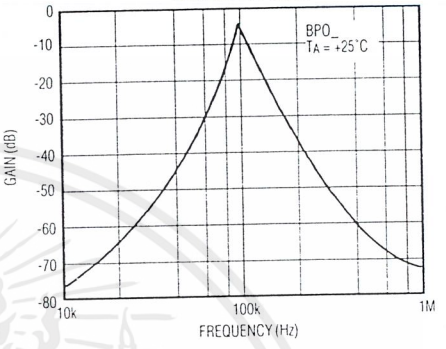
4th- and 8th-Order Continuous-Time Active Filters

Typical Operating Characteristics–MAX275

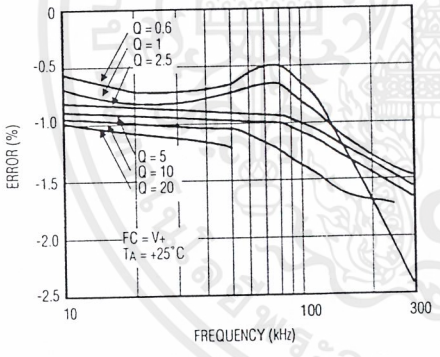
FILTER WIDEBAND RESPONSE USING TYPICAL OPERATING CIRCUIT



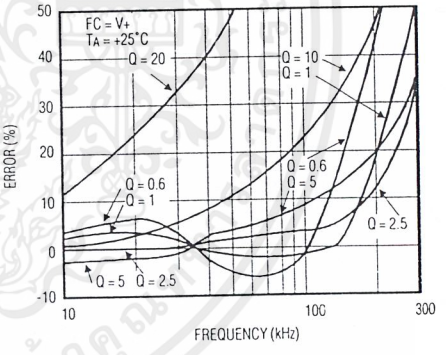
FILTER RESPONSE



CENTER-FREQUENCY ERROR vs. PROGRAMMED CENTER FREQUENCY



Q ERROR vs. PROGRAMMED CENTER FREQUENCY

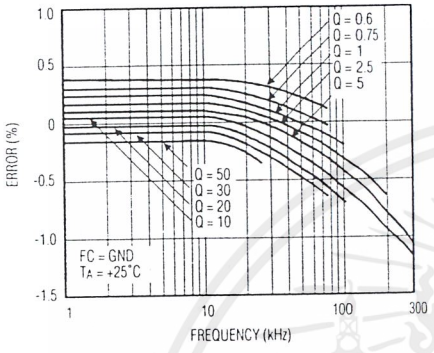


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

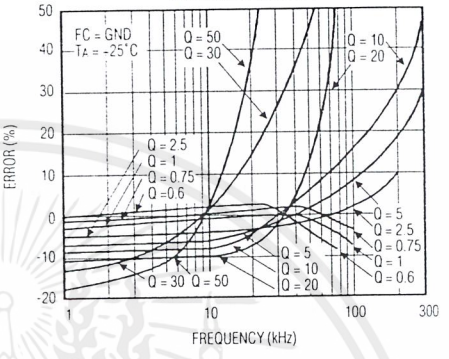
4th- and 8th-Order Continuous-Time Active Filters

Typical Operating Characteristics–MAX275 (continued)

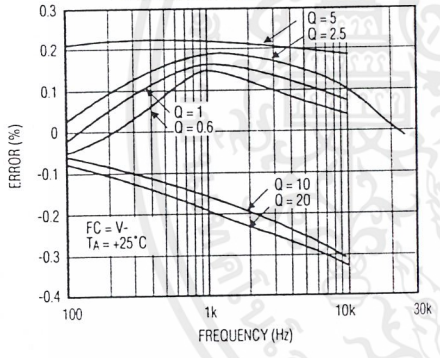
CENTER-FREQUENCY ERROR vs. PROGRAMMED CENTER FREQUENCY



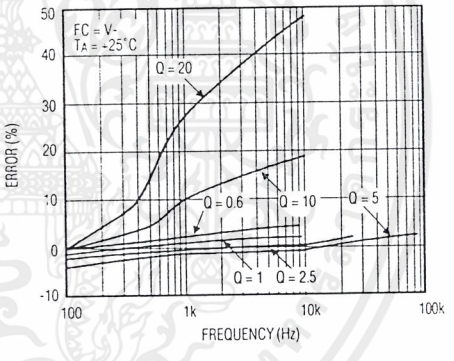
Q ERROR vs. PROGRAMMED CENTER FREQUENCY



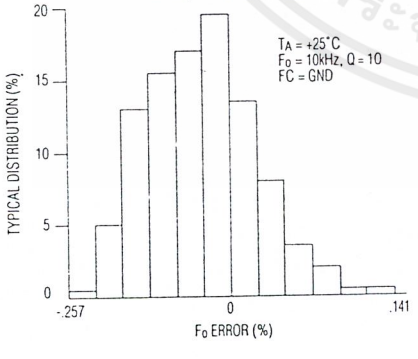
CENTER-FREQUENCY ERROR vs. PROGRAMMED CENTER FREQUENCY



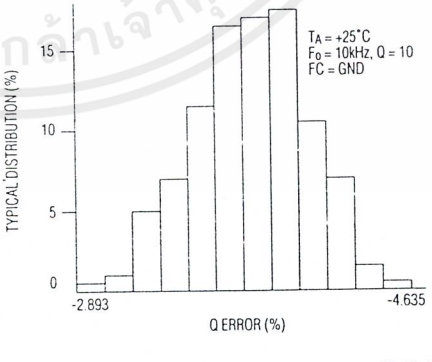
Q ERROR vs. PROGRAMMED CENTER FREQUENCY



TYPICAL DISTRIBUTION OF CENTER-FREQUENCY ERRORS



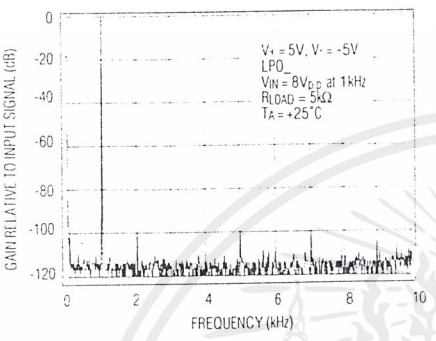
TYPICAL DISTRIBUTION OF Q ERRORS



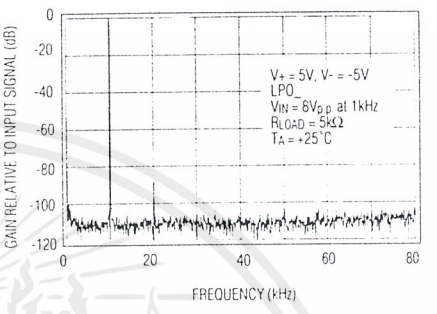
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Operating Characteristics–MAX275 (continued)

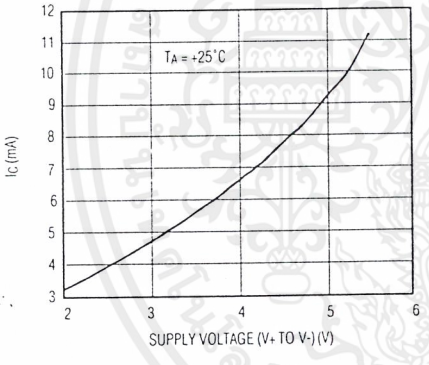
FFT PLOT OF 1kHz TEST SIGNAL



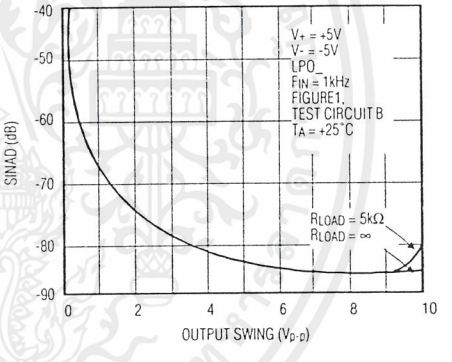
FFT PLOT OF 10kHz TEST SIGNAL



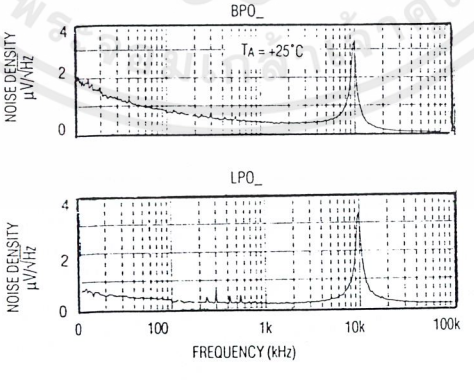
SUPPLY CURRENT vs. SUPPLY VOLTAGE



SIGNAL-TO-NOISE + DISTORTION (SINAD) vs. OUTPUT SWING

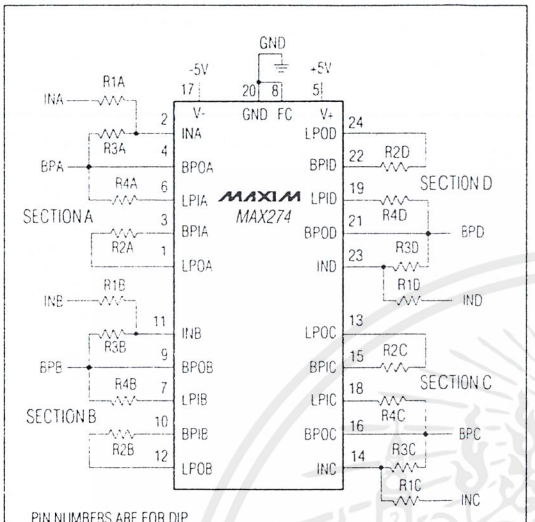


NOISE-SPECTRAL DENSITY vs. FREQUENCY



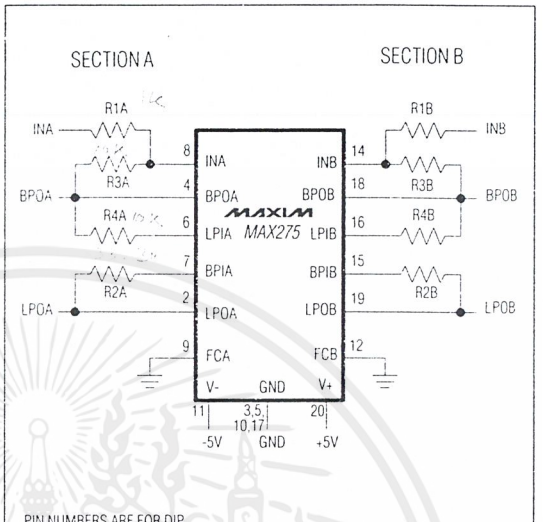
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters



TEST CIRCUIT	F_O (kHz)	Q	R1X (kΩ)	R2X (kΩ)	R3X (kΩ)	R4X (kΩ)	FC PIN
A	10	10	80	200	400	195	GND
B	10	0.707	40	200	28	195	GND
C	100	0.707	40	20	48	15	V+

Figure 1a. MAX274 Connection Diagram and Test Circuit



TEST CIRCUIT	F_O (kHz)	Q	R1X (kΩ)	R2X (kΩ)	R3X (kΩ)	R4X (kΩ)	FC PIN
A	10	10	80	200	400	195	GND
B	10	0.707	40	200	28	195	GND
C	100	0.707	40	20	48	14	V+

Figure 1b. MAX275 Connection Diagram and Test Circuit

Detailed Description

The MAX274 contains four identical 2nd-order filter sections while the MAX275 contains two sections. Figure 2 shows the state-variable topography employed in each filter section. This topography allows simultaneous lowpass and bandpass functions at separate outputs.

The MAX274/MAX275 employ a four-amplifier design, chosen for its relative insensitivity to parasitic capacitances and high bandwidth. The built-in capacitors and amplifiers, together with external resistors, form cascaded integrators with feedback to provide simultaneous lowpass and bandpass filtered outputs. To maximize bandwidth, the highpass (HP) node is not accessible. A 5kΩ resistor is connected in series with the input of the last stage amplifier to isolate the integration capacitor from external parasitic capacitances that could alter the filter's pole accuracy.

Although a notch output pin is not available, a notch can be created at the pole frequency by summing the input and bandpass output. See Creating a Notch Output Section

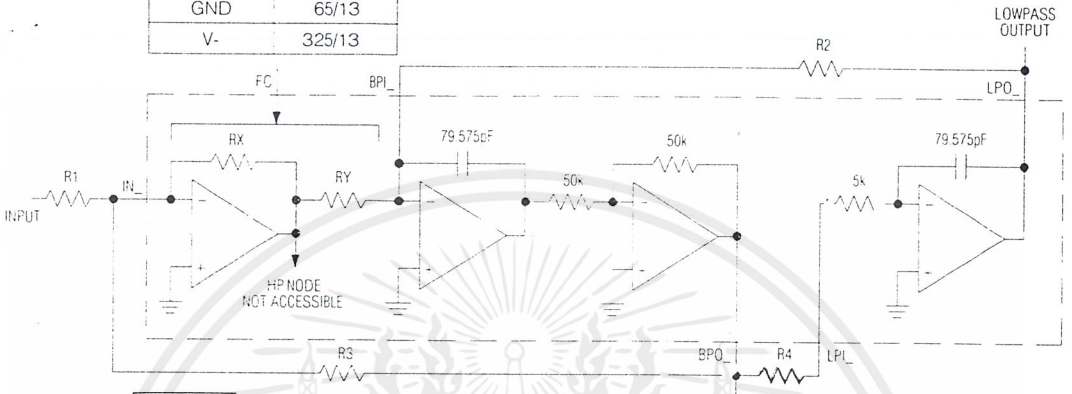
Filter Design Procedure

Figure 3 outlines the overall filter design procedure. Maxim's Filter Design Software is highly recommended. This software automatically calculates filter order, poles, and Qs based on the required filter shape, so no manual calculations are necessary. Menu-driven commands and on-screen filter response graphs take the user through the complete design process, including the selection of resistor values for implementing a filter with the MAX274/MAX275. See *Maxim Filter Design Software* section.

If designing without the filter software, see the filter design references listed at the end of this data sheet. These references provide numerical tables and equations needed to translate a desired filter response into order, poles, and Q. Once these three parameters have been calculated, see the next section, *Translating F_O/Q Pairs into MAX274/MAX275 Hardware (Resistor Selection).*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONNECT FC TO:	RY/RX* (kΩ)
V+	13/52
GND	65/13
V-	325/13



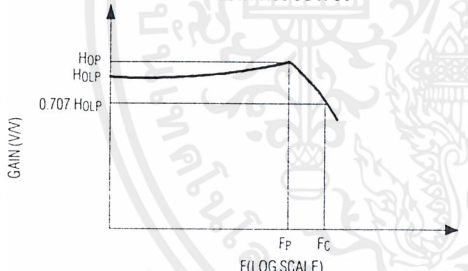
$$F_o\,(Hz) = \left(\sqrt{\frac{1}{(R2)\,(R4 + 5k\Omega)}}\right)(2 \times 10^3) \qquad H_{OBP} = BP\ GAIN\ AT\ F_o = \frac{R3}{R1}$$

$$Q = \left(\sqrt{\frac{1}{(R2)\,(R4 + 5k\Omega)}}\right)(R3)\left(\frac{RY}{RX}\right) \qquad H_{OLP} = LP\ GAIN\ AT\ DC = \left(\frac{R2}{R1}\right)\left(\frac{RX}{RY}\right)$$

EQUATIONS DO NOT INCLUDE COMPENSATION FACTORS THAT CORRECT SMALL ERRORS IN F_o AND Q DUE TO AMPLIFIER BANDWIDTH LIMITATIONS. SEE *TYPICAL OPERATING CHARACTERISTICS* FOR CORRECTION FACTORS.

* WHILE THE RATIO RY/RX IS ACCURATELY CONTROLLED, PROCESS VARIATIONS AND TEMPERATURE DRIFT RESULT IN UP TO ±30% VARIATION OF ACTUAL VALUES OF RX AND RY.

LOWPASS OUTPUT



$$G(S) = H_{OLP}\frac{{\omega_0}^2}{S^2 + S(\omega_0/Q) + {\omega_0}^2}$$

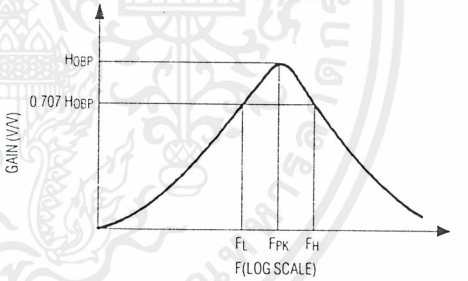
H_{OLP} = LOWPASS OUTPUT GAIN AT DC

$F_o = \omega_0/2\pi$ = POLE FREQUENCY

$$(F_C) = (F_o)\sqrt{\left(1 - \frac{1}{2Q^2}\right) + \sqrt{\left(1 - \frac{1}{2Q^2}\right)^2 + 1}}$$

$$F_P = F_o\sqrt{1 - \frac{1}{2Q^2}} \qquad H_{OP} = (H_{OLP})\frac{1}{\frac{1}{Q}\sqrt{1 - \frac{1}{4Q^2}}}$$

BANDPASS OUTPUT



$$G(S) = H_{OBP}\frac{S(\omega_0/Q)}{S^2 + S(\omega_0/Q) + {\omega_0}^2}$$

H_{OBP} = BP GAIN AT $\omega = \omega_0$

$F_o = \omega_0/2\pi$ = THE CENTER FREQUENCY OF THE COMPLEX POLE PAIR. INPUT-OUTPUT PHASE SHIFT IS - 180° AT F_o.

F_{PK} = THE FREQUENCY AT WHICH BPO_ GAIN IS THE GREATEST (MAY NOT BE EQUAL TO F_o)

Q = THE QUALITY FACTOR OF THE COMPLEX POLE PAIR. ALSO THE RATIO OF F_o TO -3dB (0.707) BANDWIDTH OF THE SECOND-ORDER BANDPASS RESPONSE.

$$Q = \frac{F_{PK}}{F_H - F_L}$$

Figure 2. Single 2nd-Order Filter Section

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters

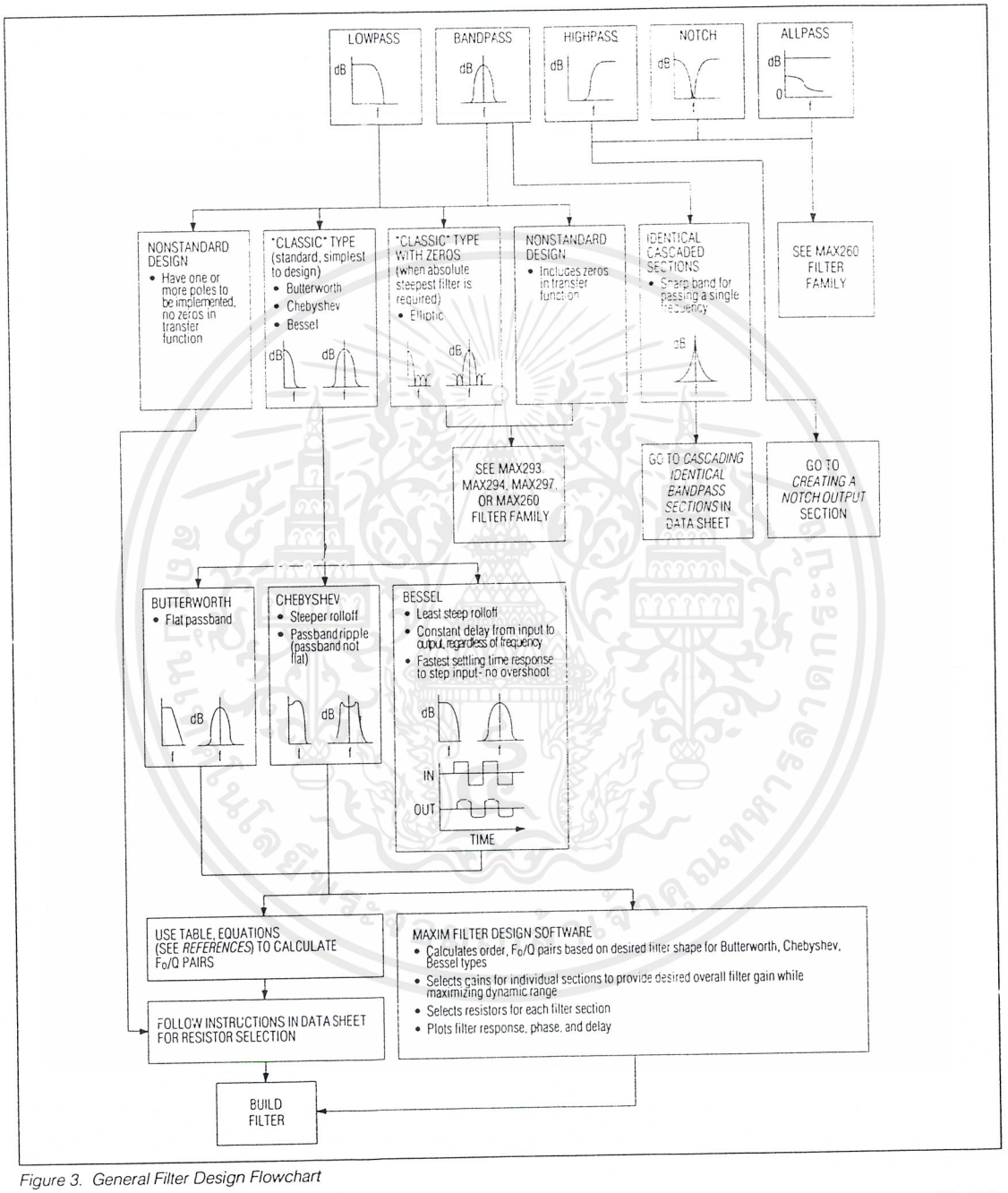


Figure 3. General Filter Design Flowchart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Translating Calculated F_o/Q Pairs into MAX274/MAX275 Hardware (Resistor Selection)

If the filter design procedure has been completed as outlined in Figure 3, with the exception of external resistor selection, follow these steps:

1. Check all F_o/Q pairs for realizability. The MAX274/MAX275 have limits on which F_o/Q values can be implemented. These limits are bound by finite amplifier gain-bandwidth and amplifier load drive capability (which limit the highest frequency F_o/highest Qs) as well as amplifier noise pickup and susceptibility to errors caused by stray capacitance (which sets a low-frequency limit on the poles). Refer to Figure 4 to be sure each F_o/Q pair is within the "realizable" portion of the graph. If filter Qs are too high, reduce them by increasing the filter order (that is, increase the number of poles in the overall filter).

High-frequency F_os (up to 400kHz) and high Qs outside of Figure 4's limits are also realizable, but F_o and Q will deviate significantly from the ideal. Adjust resistor values by prototyping.

To implement F_os less than 100Hz, see *High-Value Resistor Transformation* section.

2. Calculate resistor values for each section (F_o/Q pair). Calculate resistor values using graphs and equations in steps A through D of this section. Begin by estimating required values according to the graphs; then use the given equations to derive a precise value.

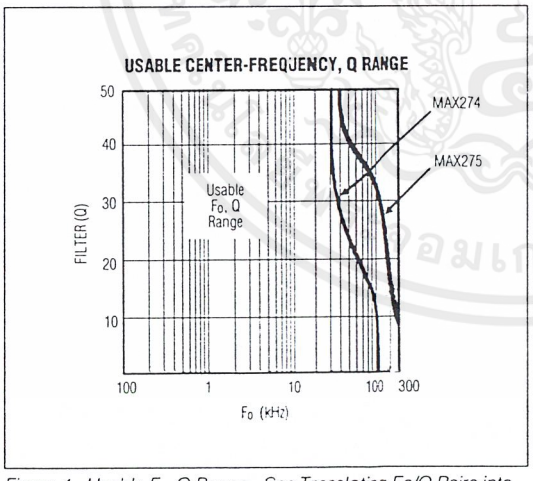


Figure 4. Usable F_o, Q Range. See Translating Fo/Q Pairs into Hardware (Resistor Selection).

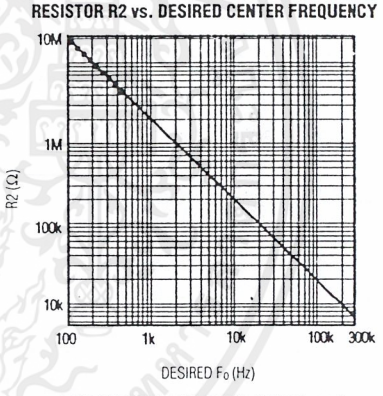
Resistor values should not exceed 4MΩ because parasitic capacitances shunting such high values cause excessive F_o/Q errors. Values lower than 5kΩ for R2 and R3 are not recommended due to limited amplifier output drive capability. For cases where larger values are unavoidable (as in low-frequency sections) refer to the *High-Value Resistor Transformation* section.

The Frequency Control (FC) pin is connected to V+, GND, or V- and scales R3 and R1 to accomodate a wide range of gains and Q values. Different FC settings may be chosen for each section. Refer to the *FC Pin Connection* section.

The steps for calculating resistor values are given below.

STEP A. CALCULATE R2.

$$R2 = \frac{(2 \times 10^9)}{F_o}$$



Resistors R2 and R4 set the center frequency.

STEP B. CALCULATE R4.

$$R4 = R2 - 5k\Omega$$

R4 may be less than 5kΩ because an internal series 5kΩ resistor limits BPO_ loading

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

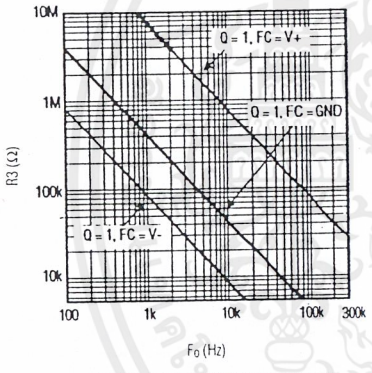
4th- and 8th-Order Continuous-Time Active Filters

STEP C. CALCULATE R3.

R3 sets the Q for the section. R3 values are plotted assuming Q = 1; since R3 is proportional to Q, multiply the graph's value by the desired Q.

Given Q, three choices exist for R3, depending on the FC setting. Choose a setting that provides a reasonable resistor value (5kΩ < R3 < 4MΩ). R3 > 4MΩ may be used if unavoidable – refer to the *High-Value Resistor Transformation* section for an explanation of resistor "Ts."

RESISTOR R3 vs. CENTER FREQUENCY



••• USE RESISTOR "T-NETWORK" TO REDUCE VALUE (SEE *HIGH-VALUE RESISTOR TRANSFORMATION* SECTION)

Scale R3 to desired Q

$$R3 = \frac{(Q)\ (2X10^9)}{F_C} X \left(\frac{RX}{RY}\right)$$

CONNECT FC TO:	RX/RY
V+	4/1
GND	1/5
V-	1/25

STEP D. CALCULATE R1.

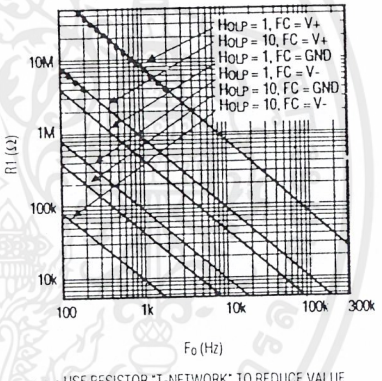
R1 sets the gain. If individual section gains have not yet been calculated, refer to *Cascaded Filter Gain Optimization, Ordering of Sections.*

R1 is inversely proportional to LP gain. R1 values for gains of 1 and 10 are plotted; scale R1 according to desired gain.

Lowpass Filters:

The FC pin setting was chosen in Step C (or from previous section calculations).

LP GAIN
RESISTOR R1 vs. FREQUENCY



••• USE RESISTOR "T-NETWORK" TO REDUCE VALUE (SEE *HIGH-VALUE RESISTOR TRANSFORMATION* SECTION)

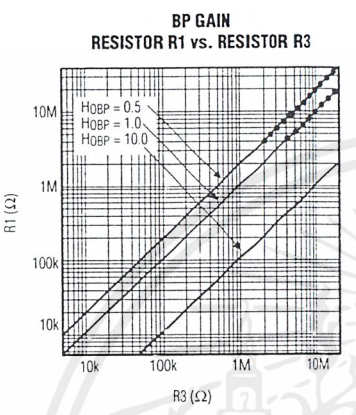
$$R1 = \frac{(2)\ (10^9)}{(F_O)\ (H_{OLP})} X \left(\frac{RX}{RY}\right)$$

CONNECT FC TO:	RX/RY
V+	4/1
GND	1/5
V-	1/25

where H_{OLP} is the gain at LPO_ at DC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Bandpass Filters:



• • • USE RESISTOR "T-NETWORK" TO REDUCE VALUE (SEE *HIGH-VALUE RESISTOR TRANSFORMATION* SECTION)

$$R1 = \frac{R3}{H_{OBP}}$$

where H_{OBP} is the gain at BPO_ at F_0.

3. Recalculate resistor values to compensate for filter amplifier bandwidth errors. Some of the *Typical Operating Characteristics* graphs show deviations in F_0 and Q compared with expected values, due to gain rolloff of the internal amplifiers. If desired, correct these deviations by recalculating values R1- R4.

4. Build a filter prototype. Build and test all filter designs! Refer to the Prototyping, PC-Board Layout section of this data sheet.

For applications that require high accuracy (for example, those with filter sections containing Qs greater than 10) or those that use a ground plane, a final prototype tuning procedure is recommended. Build a prototype filter; then adjust resistor values of each section until desired accuracy is achieved.

High-Value Resistor Transformation

High-value resistors (greater than 4MΩ) used in the MAX274/MAX275 filter circuit introduce excessive F_0 and Q errors. To reduce the impedance of these feedback paths while maintaining equivalent feedback current, use the resistor "T" method shown in Figure 5.

F_0s less than 100Hz can be realized using T-networks. T-networks provide the equivalent of large resistor values for R2, R3, and R4, necessary for low-frequency filters; however, T-networks reduce dynamic range by attenuating the input signal level. Note that parasitic capacitances across these high resistor values affect the filter response at high frequencies. For best results, build a prototype and check its performance thoroughly.

Odd Number of Poles

For lowpass designs containing an odd number of poles, add an RC lowpass filter after the final filter section. The value of RC should be:

$$RC = 1/2\pi F_0$$

where F_0 is the desired real pole frequency. If required, buffer the RC with an op amp.

In many cases it may be advantageous to simply increase the filter order by 1, and implement it with an additional 2nd-order section.

FC Pin Connection

Connect FC to GND for all applications, except where resistor values fall below 5kΩ (at high F_0s, low Qs). In these cases connect FC to V+. For low F_0s and high Qs, connect FC to V- to keep the value of R1 and R3 below 4MΩ.

F_0 and Q errors are significantly higher when FC is connected to V+ or V- (see Typical Operating Characteristics). Adjusting resistor values compensates for these errors, since the errors are repeatable from part to part. Note that noise increases threefold when FC is connected to V+.

Cascading Identical Sections for Simplest Bandpass

If designing a bandpass filter where a single frequency (or a very narrow band of frequencies) must be passed, several 2nd-order sections with identical F_0s and Qs may be cascaded. The resulting Q (selectivity) of the filter is a function of the individual sections' Qs and the number of sections cascaded:

$$Q_t = \frac{Q}{\sqrt{2^{1/n} - 1}}$$

where Qt is the overall cascaded filter Q, Q is the Q of each individual section, and N is the number of sections.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters

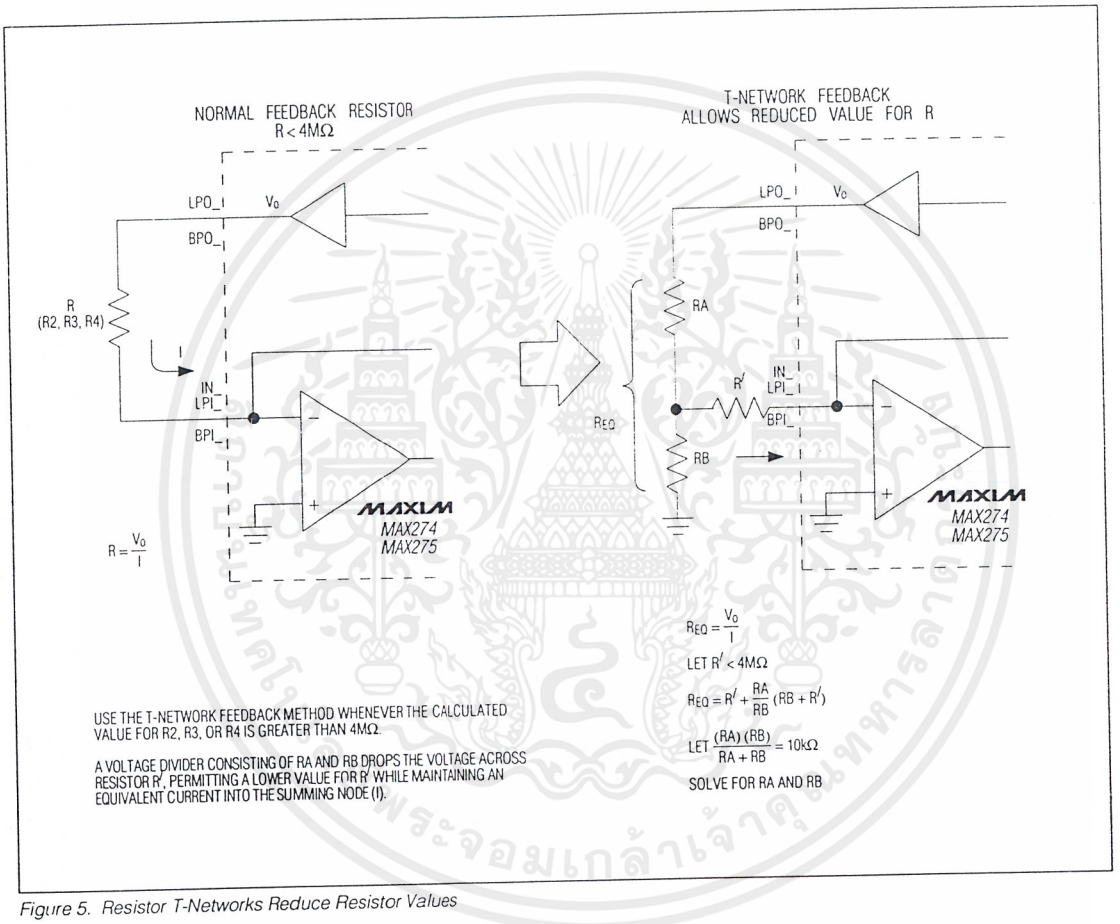


Figure 5. Resistor T-Networks Reduce Resistor Values

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

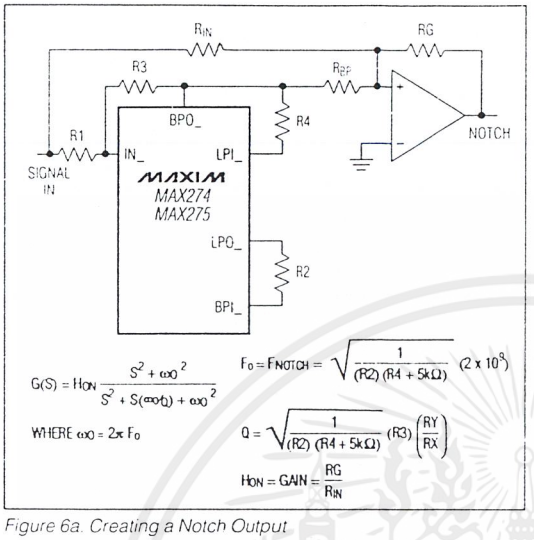


Figure 6a. Creating a Notch Output

Creating a Notch Output

A notch (zero) can be created in the filter response by summing the input signal with BPO_ using an external op amp (Figure 6a). The notch will have the poles and Q characteristics of the 2nd-order section, as well as a zero at the pole frequency (transfer function given in Figure 6a). H_{OBP} (H_{OBP} gain at F_O) must be accurately set to unity so the input signal summed with BPO_ cancels precisely at the pole frequency. The notch's maximum attenuation is therefore a function of the accuracy of R1, R3, R_{IN}, and R_{BP}.

A notch can be used to create a null within the passband of a lowpass filter to reject specific frequencies (see *Applications* section).

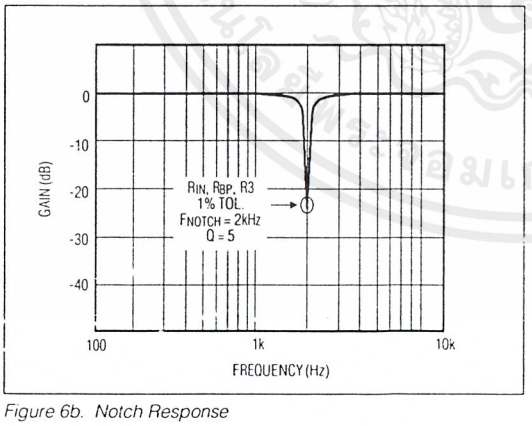


Figure 6b. Notch Response

Cascaded Filter Gain Optimization, Ordering of Sections

Gains across the individual sections in a filter may be set an infinite number of ways, as long as the total gain from filter input to output is correct. Often, gains cannot be equally divided among sections, since different F_Os and Qs create gain peaks and valleys at different frequencies for each section.

The goal in choosing gains is to prevent section outputs from swinging beyond the ±3.25V limit (using ±5V supplies) while the full input signal is applied. On the other hand, if section gains are set too low and only a small proportion of output range is used, the noise factor increases. An optimal gain distribution between sections allows each section to swing as close to ±3.25V as possible in a wide range of frequencies.

Check the unused output (BPO_ or LPO_), and the internal HP node for overvoltage, since clipping at any node will cause distortion at the outputs. The HP node is not available for probing (Figure 2); however, its gain may approach RX / R1. Low R1 values and connecting FC to V+ (which sets RX as high as 64kΩ) may cause this node to clip.

Maxim's Filter Design Software allows optimum gain by plotting output gains of each successive cascaded filter section, including the internal node. Gains may be adjusted manually and sections reordered for the best overall dynamic range.

To optimize gain without the help of software, begin by ordering the sections from lowest Q to highest Q. Divide gains equally between sections, setting each section gain to:

$$H_O = A^{(1/N)}$$

where A = overall filter gain

$H_O = H_{OBP}$ for bandpass designs (gain at F_O)

$H_O = H_{OLP}$ for lowpass designs (gain at DC)

N = total number of sections

This approach offers a good first-pass solution to clipping problems in the high Q sections by keeping gains low in the first (low Q) sections. The gains may then be adjusted in hardware to maximize overall dynamic range.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters

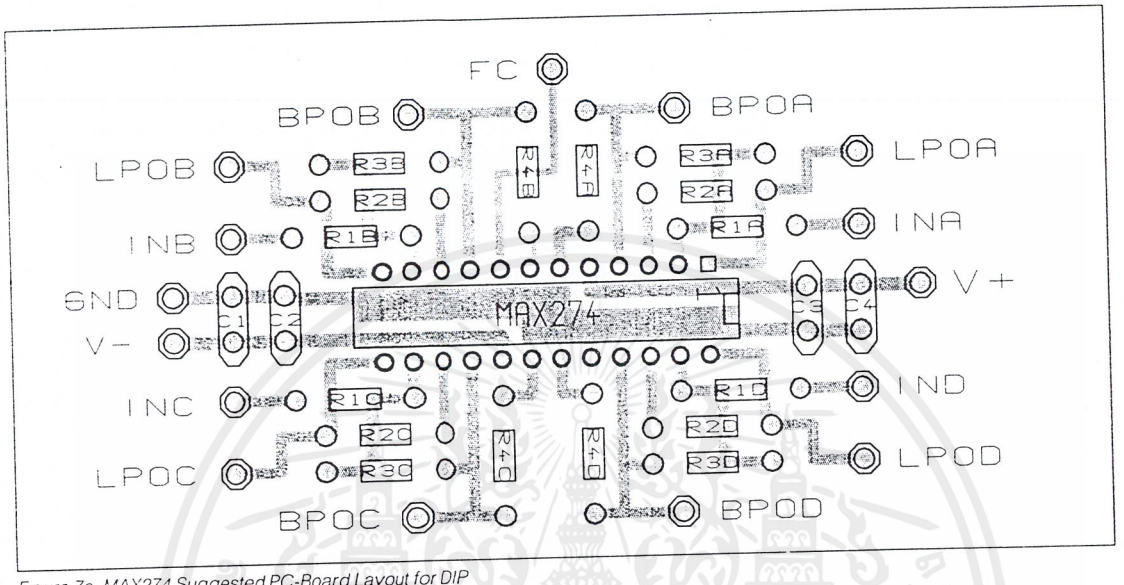


Figure 7a. MAX274 Suggested PC-Board Layout for DIP

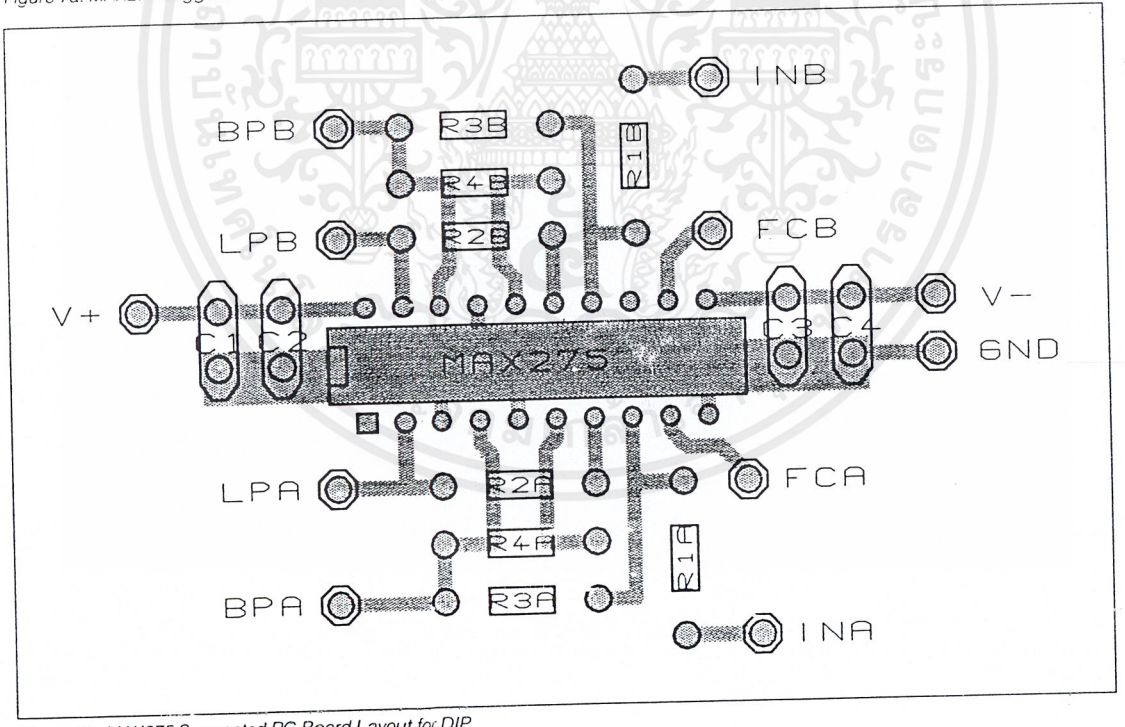


Figure 7b. MAX275 Suggested PC-Board Layout for DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4th- and 8th-Order Continuous-Time Active Filters

Resistors

Aside from accuracy, the most important criterion for resistor selection is parasitic capacitance across the resistor. Typical capacitance should be less than 1pF. Precision wire-wound resistors exhibit several picofarads, as well as unacceptable inductance - DO NOT USE THESE. Capacitance effectively reduces the resistance at high frequencies (especially when using high-value resistors), and causes phase shifts in feedback loops. Do not mount resistors in sockets. Socket capacitance appearing across resistors is often several picofarads, and will cause significant errors in F_O and Q. Metal-film resistors minimize noise better than carbon types.

Prototyping, PC-Board Layout

For highest accuracy filters, build the filter prototype on a PC board with a layout as similar as possible to the final production circuit. If a ground plane will be used in production, build prototype filters on a copper board. Do not use push-in type breadboards for prototyping - pin-to-pin capacitance is too high. For faster prototyping, the MAX274 evaluation kit includes a PC-board circuit to test designs.

Layout-sensitive errors, though repeatable from part to part, vary according to resistor placement, trace routing, and ground-plane layout. For highest accuracy, use the recommended layout provided in Figures 7a and 7b. Keep all traces, especially LPI_ and BPI_ , as short as possible. LPI_ and BPI_ are particularly sensitive to ground capacitance, and may cause errors in Q. If a ground plane is used, tune the prototype filter by adjusting resistor values to cancel errors caused by ground capacitance.

Prevent capacitive coupling between pins. Coupling between BPI_ and BPO_ can cause F_O errors; capacitance across resistors connecting IN and BPO_ (R3), BPI_ and LPO_ (R2), and BPO_ and LPI_ (R4) cause F_O and Q errors. Minimize these errors with "tight" (shortest trace) layout practices.

Measuring F_o and Q

For multiple-order filters, measure each section individually, before cascading, to verify correct F_O and Q. For best results, measure BPO_ with a spectrum analyzer. F_O is the frequency at which the input and BPO_ are 180° out of phase. Q is the ratio of F_{PK} to BPO_'s - 3dB bandwidth (Figure 2), where F_{PK} is the frequency at which BPO_ gain is the greatest (which may not be equal to F_O).

Filter F_o and Q Accuracy

F_O sensitivity to external resistor tolerance is 1:1 – for example, use of 1% tolerant resistors for R2 and R4 adds ±1% error to F_O (which should be added to the ±1% tolerance of the MAX274/MAX275, guaranteed over temperature). Q errors are of greater magnitude, since they are a function of the internal resistor divider (controlled by the FC pin) and also involve R3. Typical Q error distributions are given in the *Typical Operating Characteristics*; additional Q errors associated with resistor tolerances are a function of R2, R3, and R4, and must be calculated according to the values used.

DC Offset Removal

Figures 8a and 8b show methods for removing the DC offset voltage at LPO_. The first method shows adjustable DC nulling signals injected into either BPI_ or the filter input. R_{TRIM} must be adjusted until DC offset is nulled at the LPO_ (Figure 8a). Figure 8b shows a trimless solution for lowpass filters that removes DC offset by AC coupling the LPO_ output, while allowing a DC path through R from the input. At DC and low frequencies, the output is equal to the prefiltered signal input (across R); at higher frequencies, C conducts and the output equals the signal at LPO_. The external RC pole should be set at least one frequency decade lower than the overall filter F_O. A low offset amplifier can buffer the output signal, if desired. For bandpass filters, a simple buffered RC highpass filter at the output removes DC offset.

Noise and Distortion

Noise-spectral density is shown in the *Typical Operating Characteristics*. The noise frequency distribution is shaped by the filter gain and response (higher Q section will have a proportionally higher noise peak around the pole frequency), as well as by amplifier 1/f noise. With FC set to V+, noise is 3 times greater than if set to GND or V-; therefore, avoid this setting for noise-sensitive applications. The noise density graphs from the *Typical Operating Characteristics* can be scaled to any gain or Q for an accurate noise estimation.

The MAX274/MAX275 can drive 5kΩ loads to typically within ±500mV of the supply rails with negligible distortion. The outputs can drive up to 100pF; however, filters with high F_Os and Qs will undergo some phase shift (1° at 100kHz driving 130pF, F_O = 100kHz, Q = 10 section).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้