

การควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟบ้าน

Data Control Electrical Via AC Line



ปริญญาานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เลขที่.....
เลขทะเบียน..... 46284
วัน, เดือน, ปี..... 21 ส.ค. 2546

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีโอกาสในปี ๒๕๔๐

การควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟบ้าน

Data Control Electrical Via AC Line

โดย

นายสรุต ภูมิเขียว รหัสประจำตัว 41014412

นายชนพัฒน์ แซ่มพรมราช รหัสประจำตัว 41014442



อาจารย์ที่ปรึกษา

ผศ.พลผดุง ผดุงกุล

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2544

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่องการควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟบ้าน

Data Control Electrical Via AC Line

ผู้จัดทำ

1. นายสรุต ภูมิเขียว
2. นายชนพัฒน์ แซ่มพรมราช



.....อาจารย์ที่ปรึกษา

(ผศ.พลผดุง ผดุงกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบฟอร์มรับรองความพร้อมในการสอบ

การควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟบ้าน

DATA CONTROL ELECTRICAL VIA AC-LINE

นายสรุต ภูมิเขียว 41014412

นายธนพัฒน์ แซ่มพรมราช 41014442

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมที่จะทำการสอบได้



(ผศ. พลพดุง ผดุงกุล)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมอุปกรณ์ไฟฟ้าผ่าน AC LINE

นายศรุต ภูมิเขียว
นายธนวัฒน์ เข้มพรมราช
ผศ.พลผดุง ผดุงกุล (อาจารย์ที่ปรึกษา)
ปีการศึกษา 2544

บทคัดย่อ

โครงการนี้เป็นการควบคุมอุปกรณ์ไฟฟ้าผ่าน AC-LINE หรือสายไฟฟ้าที่ใช้ภายในบ้านนั้นเอง โดยเราจะส่งสัญญาณควบคุมอุปกรณ์ไฟฟ้าซึ่งเป็นสัญญาณดิจิทัลซึ่งใช้ไมโครคอนโทรลเลอร์ควบคุมในการส่ง

การทำงานคือ จะใช้ Encoder สร้างรหัสควบคุมแล้วนำไป Modulation แบบ FSK จากนั้นผ่าน Transformer เพื่อปรับสัญญาณแล้วส่งไปบน AC LINE ส่วนภาครับจะใช้ Transformer และวงจร phase lock loop ในการ Demodulation สัญญาณออกมา แล้วผ่านวงจร Decoder เพื่อแปลงรหัสกลับไปเป็นข้อมูลที่ใช้ควบคุมอุปกรณ์ไฟฟ้า

ประโยชน์ของโครงการนี้คือ สามารถเคลื่อนย้ายอุปกรณ์ในการควบคุมได้สะดวก และไม่ต้องเสียเวลาเดินสายไฟที่เป็นตัวกลางในการส่งข้อมูล เพราะมีการเดินสายไฟบ้านใช้อยู่แล้ว ซึ่งช่วยประหยัดค่าใช้จ่ายเรื่องสายส่งได้มาก

Data Control of the Electronics Appliances via AC Line

Sarut Poomkiaw

Tanapat Champromrad

Asst.Prof.Polpadung Padungkul

2001

ABSTRACT

This project presents the controlling of the electronics appliances through AC-Line by sending a controlling signal which is the Digital signal using Microcontroller in controlling the sending. The process is using the Encoder to make a controlling code then modulating the signal in the mean of FSK. Later, taking the signal to the transformer in order to adjust it and then sending it to AC Line. As for the Receiver it consist of the transfer and Phase Lock Loop circuit in demodulating the signal to the decoder circuit for transforming the code to the data which is used in controlling the electronics appliances.

The benefits of this project are the user can move the controller conveniently and to it uses only the AC-Line to control the electronics appliances. It can be concluded that this project will help the user save the expense of the sending wire.

สารบัญ

| | หน้า |
|--------------------------------------|------|
| บทที่ 1 บทนำ | 1 |
| บทที่ 2 หลักการและทฤษฎีที่เกี่ยวข้อง | 2 |
| 2.1 phase looked loop | 2 |
| 2.2 Frequency Modulation | 5 |
| 2.3 Frequency Shift Keying | 7 |
| 2.4 Tuned Amplifier | 8 |
| 2.5 Band Pass Filter | 9 |
| 2.6 Comparator | 16 |
| 2.7 Microcontroller MCS-51 | 17 |
| บทที่ 3 การออกแบบและอธิบายวงจร | 22 |
| บทที่ 4 ผลการทดลอง | 27 |
| บทที่ 5 วิเคราะห์และสรุปผลการทดลอง | 31 |
| ภาคผนวก | |
| กิตติกรรมประกาศ | |
| บรรณานุกรม | |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

หน้า

| | | |
|-------------|---|----|
| รูปที่ 2.1 | ส่วนประกอบของวงจรเฟสล็อกคูล | 2 |
| รูปที่ 2.2 | วงจรเปรียบเทียบเฟสและสัญญาณขาออกที่เกิดจากค่าคลาดเคลื่อนเฟส | 3 |
| รูปที่ 2.3 | การมอดูเลตทางความถี่ | 5 |
| รูปที่ 2.4 | การมอดูเลตสัญญาณดิจิทัลโดยการเปลี่ยนความถี่ของคลื่นพาหะ | 7 |
| รูปที่ 2.5 | รูปคลื่นของดิจิทัลมอดูเลชันที่ใช้ในการส่งข้อมูลไบนารี | 7 |
| รูปที่ 2.6 | วงจร Tuned Amplifier และ Frequency Respond | 8 |
| รูปที่ 2.7 | แสดงลักษณะทั่วไปของวงจรกรองแถบความถี่ผ่าน | 9 |
| รูปที่ 2.8 | Pole-Zero Plot | 10 |
| รูปที่ 2.9 | รูปแสดงการ Loss | 10 |
| รูปที่ 2.10 | รูปวงจร Sallen & Key Band Pass Circuit | 10 |
| รูปที่ 2.11 | Band Pass Circuit | 12 |
| รูปที่ 2.12 | รูปวงจร RC Circuit | 13 |
| รูปที่ 2.13 | รูปวงจร 3 Amp Biquad Circuit | 14 |
| รูปที่ 2.14 | รูปวงจร Comparator แบบ Adaptive Reference | 16 |
| รูปที่ 2.15 | รูปแสดงตำแหน่งขาของชิปไมโครคอนโทรลเลอร์ | 18 |
| รูปที่ 2.16 | รูปแสดงวงจรสำหรับรีเซ็ตไมโครคอนโทรลเลอร์เมื่อเริ่มจ่ายพลังงาน | 20 |
| รูปที่ 3.1 | BLOCK DIAGRAM ภาคส่ง | 25 |
| รูปที่ 3.2 | BLOCK DIAGRAM ภาครับ | 26 |
| รูปที่ 4.1 | สัญญาณควบคุมที่ผ่านการเข้ารหัสแล้วของภาคส่ง | 27 |
| รูปที่ 4.2 | สัญญาณรูปที่ 4.1ผ่านการมอดูเลตสัญญาณ | 27 |
| รูปที่ 4.3 | สัญญาณมอดูเลต | 28 |
| รูปที่ 4.4 | นำสัญญาณมอดูเลตมาผ่านวงจรเรโซแนนซ์ LC | 28 |
| รูปที่ 4.5 | สัญญาณที่ได้จากสายไฟบ้าน | 29 |
| รูปที่ 4.6 | นำสัญญาณรูปที่ 4.5 มาผ่านวงจรกรองความถี่ BPF และวงจรขยาย Differential Amp | 29 |
| รูปที่ 4.7 | นำสัญญาณรูปที่ 4.6 มาผ่านการดีมอดูเลต | 30 |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

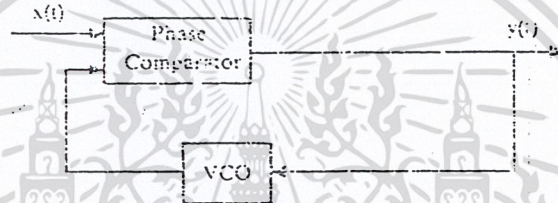
ในปัจจุบันการส่งข้อมูลสามารถทำได้หลายลักษณะ เช่น ผ่านสายเคเบิล สายโทรศัพท์ หรือแบบไร้สาย การส่งข้อมูลผ่านสายสัญญาณดังที่ยกตัวอย่างนั้นจะต้องมีการเดินสายจากที่หนึ่งไปยังอีกที่หนึ่ง ซึ่งอาจสิ้นเปลืองและอาจจะเกิดปัญหาได้ แต่การส่งข้อมูลโดยผ่านสายไฟบ้าน (AC-Line) นั้น ไม่จำเป็นต้องมีการเดินสายไฟใหม่เพราะแต่ละบ้านมีการเดินสายไฟอยู่แล้วทำให้สามารถลดต้นทุนได้อย่างมาก

โครงการงานเรื่องนี้จะกล่าวถึงการควบคุมอุปกรณ์ไฟฟ้าผ่านสายไฟบ้าน(AC-Line)โดยจะสามารถควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าและตั้งเวลาปิดอุปกรณ์ไฟฟ้า ซึ่งการทำงานจะทำงานโดยการส่งข้อมูล digital จำนวน 8 bit ไปทำการ Modulation ลงไปในสายไฟบ้าน (AC-Line) แล้วอุปกรณ์ตัวลูกจะทำการนำสัญญาณจากสายไฟบ้าน(AC-Line) มาแปลงเป็นสัญญาณ digital จำนวน 4 bit เพื่อที่จะนำสัญญาณนี้ไปควบคุมอุปกรณ์ไฟฟ้าต่อไป ซึ่งอุปกรณ์ตัวลูกสามารถมีได้หลายตัว โดยแต่ละตัวจะมี address ที่ต่างกัน ถ้าข้อมูล digital ที่ส่งมามี address ตรงกับอุปกรณ์ตัวลูกตัวใด อุปกรณ์ตัวลูกตัวนั้นก็จะทำการควบคุมอุปกรณ์ไฟฟ้านั้นเอง

บทที่ 2 หลักการและทฤษฎีที่เกี่ยวข้อง

2.1 Phase Locked Loop

การใช้เฟสล็อกคูลูปในการคิโมออสซิลเลเตอร์สัญญาณ FM นั้น จะอาศัยหลักการที่วงจรเฟสล็อกคูลูปพยายามที่จะ ล็อก หรือ จิง โคร โนซ์ มุมชั่วขณะของสัญญาณจากวงจร VCO (Voltage Controlled Oscillator) เข้ากับมุมชั่วขณะของสัญญาณที่เข้ามาดังรายละเอียดที่กล่าวต่อไปนี้ การล็อกมุมชั่วขณะนี้จะหมายถึงความถี่และเฟสของสัญญาณรวมกันอยู่ ส่วนประกอบพื้นฐานของวงจรเฟสล็อกคูลูปจะเป็นดังแสดงไว้ในรูป กล่าวคือ จะประกอบด้วยวงจรเปรียบเทียบที่ขมเพสและวงจรวจร VCO ซึ่งเป็นวงจรออสซิลเลเตอร์ ที่ความถี่ออสซิลเลตถูกควบคุมด้วยโวลเตจจากสัญญาณภายนอก จึงมีลักษณะเหมือนวงจรรออสซิลเลเตอร์ของสัญญาณ FM โดยทั่วไป



รูปที่ 2.1 ส่วนประกอบของวงจรวจรเฟสล็อกคูลูป

วงจรวจรเปรียบเทียบเฟสนั้นสร้างขึ้นได้โดยใช้วงจรรวมหรือมิกเซอร์ร่วมกับฟิลเตอร์ผ่านความถี่ต่ำดังแสดงไว้ในรูปที่ 2.9 การทำงานจะเป็นดังนี้คือ ถ้าให้สัญญาณเขาเข้าเป็น

$$x(t) = A \cos[\omega_c t + \phi(t)] = A \cos \theta_x(t)$$

และสัญญาณที่มาจากวงจรวจร VCO เขียนได้เป็น $v(t) = B \cos \theta_v(t)$ และถ้าให้ผลต่างของมุมของสัญญาณทั้งสองเขียนได้เป็น

$$\theta_x(t) - \theta_v(t) = \pi/2 + \epsilon(t)$$

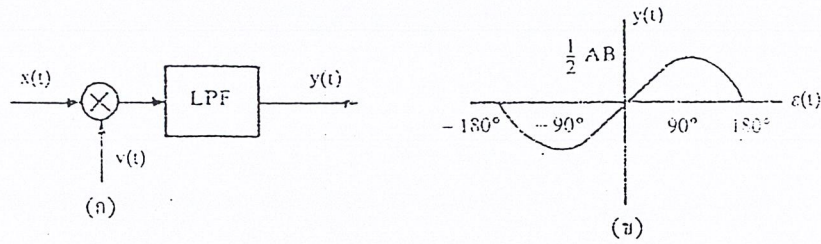
สัญญาณขาออกที่ผ่านฟิลเตอร์ผ่านความถี่ต่ำ จะสามารถเขียนได้ในรูปต่อไปนี้

$$y(t) = 0.5 AB \cos[\theta_x(t) - \theta_v(t)]$$

$$= 0.5 AB \cos[\epsilon(t) - \pi/2] = 0.5 AB \sin \epsilon(t)$$

สัญญาณ $\epsilon(t)$ นี้ก็คือ ค่าคลาดเคลื่อนเฟส (phase error) ซึ่งมีอัตราส่วนการ $y(t)$ ไปพล็อตกราฟก็จะได้ตามรูปที่ 2.10 การที่เราเลือกให้ผลต่างเฟสเป็นดังที่แสดงไว้ในสมการนั้น ก็เพื่อให้สัญญาณขาออก $y(t)$ เป็น 0 เมื่อ $\epsilon(t) = 0$ ทั้งนี้เพื่อให้ผลที่ได้สามารถใช้งานได้สะดวกและตรงกับสิ่งที่เกิดขึ้นในวงจรที่สร้างขึ้นจริง ลักษณะดังกล่าวนี้ถือได้ว่าวงจรวจรเฟสล็อกคูลูป จะล็อกมุมได้เมื่อเฟสของสัญญาณขาออกกับเฟสของสัญญาณจากวงจรวจร VCO ต่างกันอยู่ $\pi/2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 2.2 วงจรเปรียบเทียบเฟสและสัญญาณขาออกที่เกิดจากค่าคลาดเคลื่อนเฟส

เมื่อพิจารณาการทำงานของวงจร VCO พร้อมกันไปด้วยจะสามารถอธิบายการทำงานรวมของวงจรเฟสล็อกได้ดังนี้ ก่อนอื่นถ้าเราตั้งเฟสล็อกให้ล็อกความถี่ ω_c โดยมีสัญญาณขาออกเป็นศูนย์ที่เวลา $t = 0$ ถ้าความถี่ของสัญญาณที่เข้ามาเปลี่ยนอย่างรวดเร็วจาก ω_c ไปเป็น $\omega_c + \Delta\omega$ ซึ่งหมายถึงเฟส $\phi(t)$ จะเป็น $\Delta\omega t$ ค่า $\phi(t)$ นี้จะมีค่ามากขึ้นตามเวลา และจะส่งผลให้สัญญาณขาออกจากวงจรเปรียบเทียบเฟสมีค่าสูงขึ้นตามไปด้วย อย่างไรก็ตามสัญญาณขาออกนี้จะถูกป้อนกลับมากควบคุมความถี่ของวงจร VCO ให้สูงขึ้น เพื่อติดตามการเปลี่ยนแปลงของสัญญาณ $x(t)$ ถ้าวงจร VCO มีการตอบสนองที่รวดเร็ว ก็จะทำให้สามารถติดตามความถี่ของสัญญาณขาเข้าได้ทันที และทำให้เกิดสภาพสมดุลที่ความถี่ใหม่ขึ้น ในสภาพสมดุลอันใหม่นี้ถึงแม้ความถี่ของสัญญาณจากวงจร VCO เท่ากับความถี่ของ $x(t)$ ก็จริง แต่เฟสของสัญญาณทั้งสองจะต่างกันเป็นค่าที่ไม่ใช่ $\pi/2$ เพราะการที่วงจร VCO ให้กำเนิดอยู่ และถ้า $y(t)$ ไม่เป็นศูนย์ ก็แสดงว่าเฟสของสัญญาณที่เข้าสู่วงจรเปรียบเทียบเฟสต่างกันไม่เป็น $\pi/2$ และเนื่องจากสัญญาณที่ออกจากวงจร VCO มีลักษณะเป็นสัญญาณ FM ที่มี $y(t)$ เข้ามอดูเลตอยู่ดังกล่าวข้างต้น สัญญาณนี้ก็จะเขียนได้ในรูปต่อไปนี้ คือ

$$v(t) = B \cos[\omega_c t + k \int_{-\infty}^t y(\alpha) d\alpha]$$

และถ้าบอกว่าสัญญาณ $v(t)$ นี้มีความถี่เท่ากับสัญญาณ $x(t)$ ก็จะได้ความสัมพันธ์ระหว่างเฟสของสัญญาณทั้งสองเป็นดังนี้

$$\omega_c + ky(t) = \omega_c + \frac{d\phi(t)}{dt}$$

$$ky(t) = \Delta\omega$$

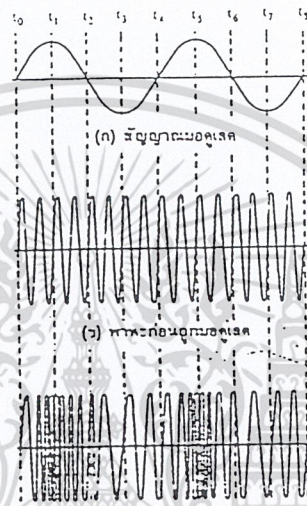
ซึ่งก็หมายความว่า สัญญาณขาออกของเฟสล็อกคือ $y(t)$ จะแปรตรงกับความถี่เบี่ยงเบนของสัญญาณขาเข้า และเนื่องจากความถี่เบี่ยงเบนนี้แปรตรงกับขนาดของสัญญาณเบสแบนด์ ดังนั้น $y(t)$ ก็จะแปรตรงกับสัญญาณเบสแบนด์ $m(t)$ นั่นคือเฟสล็อกก็จะให้สัญญาณขาออกที่เป็นสัญญาณคิโมดูเลตของสัญญาณ FM ที่เข้ามา

เฟสล็อกคูล โดยทั่วไปจะสามารถจับความถี่ได้ในช่วงหนึ่ง กล่าวคือ ในขณะที่เฟสล็อกคูลทำงานอย่างอิสระ (free running) แล้วเกิดมีสัญญาณความถี่อื่นเข้ามา เฟสล็อกคูลจะพยายามติดตามเพื่อจับความถี่นั้น ช่วงความถี่ที่เฟสล็อกคูลสามารถติดตามจับได้นี้ เรียกว่า ช่วงความถี่ตรวจจับ (capture range) และเมื่อเฟสล็อกคูลติดตามจับความถี่ได้แล้ว ช่วงความถี่ที่เฟสล็อกคูลจะติดตามจับได้ตลอดเวลา เรียกว่า ช่วงความถี่ล็อก (lock range) โดยทั่วไปช่วงความถี่ล็อกจะกว้างกว่าช่วงความถี่ตรวจจับ เช่น ช่วงความถี่ล็อกเป็น 1 MHz แต่ช่วงความถี่ตรวจจับเป็น 100 kHz เป็นต้น ทั้งนี้เนื่องจากเฟสล็อกคูลจะทำงานอย่างมีเสถียรภาพในช่วงที่ $\epsilon(t)$ อยู่ในช่วงที่ทำให้เส้นกราฟมีค่าอนุพันธ์เป็นบวก คือในช่วงที่เป็น $-\pi/2 - \pi/2$ เท่านั้น



2.2 Frequency Modulation

รูปคลื่นของสัญญาณ FM เกิดจากสัญญาณมอดูเลต ดังรูป 2.1 เช่น สัญญาณเสียงซึ่งเป็น ข่าวดาราเข้าไปมอดูเลตลงบนสัญญาณพาหะดังรูป สัญญาณพาหะหลังจากมอดูเลตแล้วในรูปจะเป็นสัญญาณ FM จะเห็นว่าที่เวลา t_0 สัญญาณ FM อยู่ที่ความถี่กลาง เมื่อสัญญาณที่เข้ามามอดูเลตมีค่าทางบวกสูงสุด ความถี่ของพาหะจะเพิ่มขึ้นสูงสุด นั่นคือสัญญาณมอดูเลตถึงจุดยอดสุด(สัญญาณมอดูเลตมีขนาดสูงสุดนั่นเอง) ที่เวลา t_1



รูป 2.3 การมอดูเลตทางความถี่

ที่เวลา t_2 สัญญาณมอดูเลตลดลงเป็นศูนย์ ความถี่ของพาหะก็จะลดลงมาที่ความถี่กลางดั้งเดิมหลังจากเวลาสัญญาณมอดูเลตมีค่าลดลงต่ำกว่าศูนย์กลายเป็นลบ พาหะจะมีความถี่ลดลงต่ำกว่าความถี่กลางและเมื่อเวลาสัญญาณมอดูเลตกลับเป็นศูนย์อีกครั้งหนึ่ง ความถี่ของพาหะก็จะกลับมายังความถี่กลางดั้งเดิมเช่นกัน ในช่วงเวลา t_4 ถึง t_8 ก็จะซ้ำแบบเดิมเรื่อยๆ ไป สรุปแล้วความถี่ของพาหะจะเปลี่ยนแปลงไปตามแอมพลิจูดของสัญญาณมอดูเลตและพาหะยังคงอยู่ที่ความถี่กลางเมื่อสัญญาณมอดูเลตเป็นศูนย์

ช่วงความถี่ที่พาหะเบี่ยงเบนไปจากความถี่กลางเรียกว่า ความถี่เบี่ยงเบน (frequency deviation) โดยอัตราการเบี่ยงเบนความถี่ของสัญญาณ FM ขึ้นอยู่กับความถี่ของสัญญาณที่เข้ามามอดูเลต นั่นคือ ความถี่ของสัญญาณที่เข้ามามอดูเลตเป็นตัวกำหนดอัตราการเบี่ยงเบนความถี่

สำหรับแอมพลิจูดของสัญญาณมอดูเลตจะเป็นตัวกำหนดช่วงความถี่เบี่ยงเบน กล่าวโดยสรุป สัญญาณ FM มีคุณสมบัติที่สำคัญดังนี้

- 1.มีแอมพลิจูดคงที่ตลอด แต่ความถี่เปลี่ยนตามสัญญาณที่เข้ามามอดูเลต

2. อัตราการเบี่ยงเบนความถี่ของสัญญาณพาหะมีค่าเท่ากับความถี่ของสัญญาณที่เข้ามาออก
 เลด

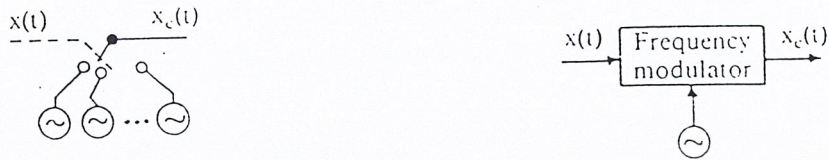
3. ช่วงความถี่เบี่ยงเบน (หรือดีวีเอช) เป็นสัดส่วนกับแอมพลิจูดของสัญญาณที่เข้ามาออก
 เลด

ในระบบ FM จำนวนไซด์แบนและแอมพลิจูดของไซด์แบนขึ้นอยู่กับค่าดัชนีการมอดูเลต โดยความถี่ของไซด์แบนมีค่าสัมพันธ์กับความถี่ของสัญญาณที่เข้ามาออก เลด กล่าวคือ ไซด์แบนคู่แรกมีความถี่เท่ากับ $f_c \pm f_m$ ไซด์แบนคู่ที่สองมีความถี่เท่ากับ $f_c \pm 2f_m$... ฯลฯ ฉะนั้นแบนด์วิธของคลื่น FM ต้องครอบคลุมจำนวนไซด์แบนที่สำคัญทุกตัว นั่นคือ แบนด์วิธขึ้นอยู่กับดัชนีการมอดูเลตและความถี่ของสัญญาณที่เข้ามาออก เลด แต่ดัชนีการมอดูเลตเท่ากับ f_d/f_m ดังนั้นถ้าเราทราบความถี่เบี่ยงเบนและความถี่ของสัญญาณมอดูเลตเราก็สามารถคำนวณหาแบนด์วิธได้



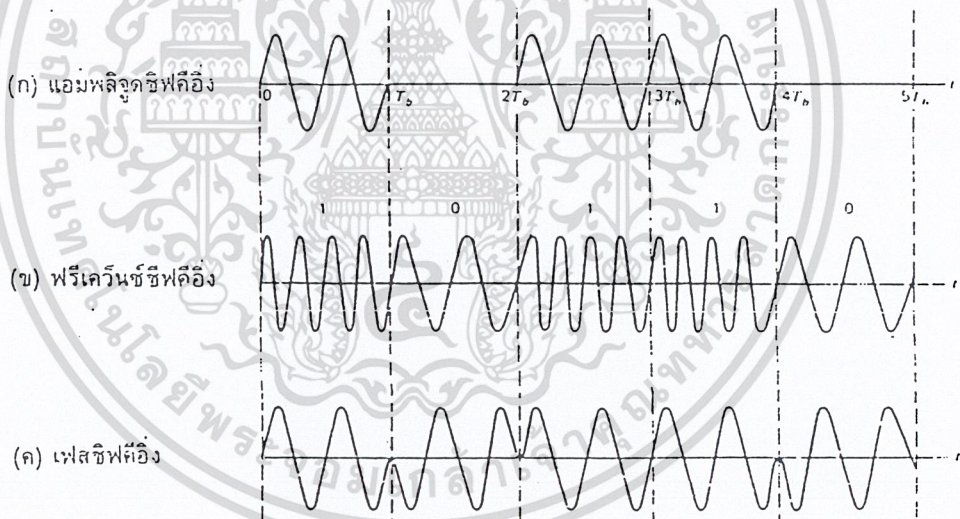
2.3 Frequency shift keying

เป็นการใช้วิธีสวิตช์คอบสนองสัญญาณดิจิทัลแล้วทำการเลือกออสซิลเลเตอร์ที่มีความถี่ที่ต้องการเพื่อทำการส่งสัญญาณออกไป จำนวนออสซิลเลเตอร์ที่เตรียมไว้จะต้องเท่ากับจำนวนระดับของสัญญาณ การมอดูเลตสัญญาณวิธีนี้เฟสของสัญญาณแต่ละช่วงจะไม่ต่อเนื่องกันเพราะมาจากออสซิลเลเตอร์คนละชุด ซึ่งสามารถแสดงให้เห็นได้ดังรูป



รูปที่ 2.4 การมอดูเลตสัญญาณดิจิทัลโดยการเปลี่ยนความถี่ของคลื่นพาห้

สัญญาณแบบ FSK สามารถแสดงให้เห็นเปรียบเทียบกับสัญญาณ FM และสัญญาณ AM ได้ดังรูป

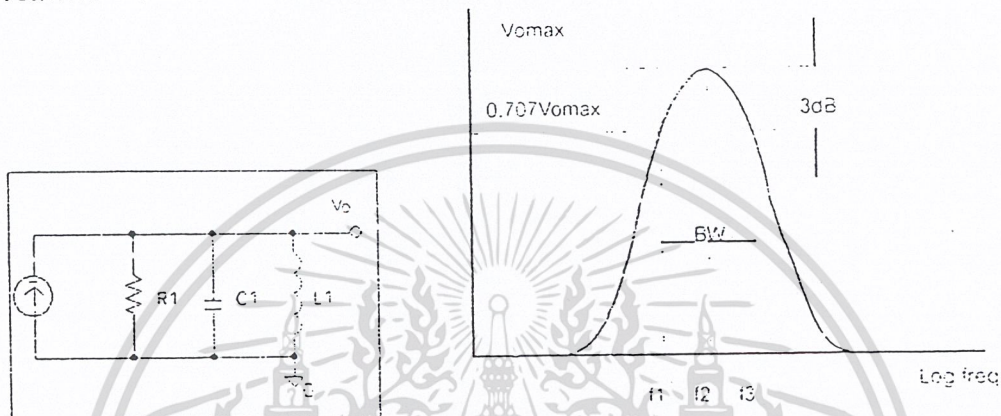


รูปที่ 2.5 รูปคลื่นของคิจิตอลมอดูเลชันที่ใช้ในการส่งข้อมูลไบนารี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 Tuned Amplifier

ในวงจรขยายไม่ว่าจะเป็นวงจรขยายแบบใดก็ตาม ค่าของอัตราขยายจะแปรผันโดยตรงกับค่าของอิมพีแดนซ์ในวงจรเอาต์พุตเสมอ ในวงจรขยายความถี่ต่ำหรือ wide band โหลดของวงจรมักจะเป็นความต้านทานซึ่งจะมีค่าคงที่ตลอดทุกความถี่ ถ้าเราเปลี่ยนโหลดของวงจรขยายเป็นวงจรขนานของ LC หรือวงจรเท็งค์แล้ว ค่าอัตราขยายของวงจรจะมีค่าสูงสุดที่ความถี่เรโซแนนซ์ ของ LC ทั้งนี้เพราะอิมพีแดนซ์ของวงจรขนาน LC จะมีค่าสูงสุดที่ความถี่เรโซแนนซ์



รูปที่ 2.6 รูปวงจร Tuned Amplifier และ Frequency Respond

จากวงจรพื้นฐานของวงจรขนาน R-L-C จะพบว่าอิมพีแดนซ์จะมีค่าสูงสุดที่ความถี่เรโซแนนซ์ F ดังในรูปสัปดาห์เอาต์พุตคร่อมวงจรจุนก็จะเป็นฟังก์ชันความถี่เช่นเดียวกับวงจรจุนนั้น หรือกล่าวอีกในหนึ่งว่าการตอบสนองความถี่ของวงจรจุนนั้นจะเป็นฟังก์ชันของค่าอิมพีแดนซ์ RLC (B/rbc พิจารณาได้ว่าเป็นค่าคงที่) ดังนั้นค่าของอัตราขยายแรงดันของวงจร Tuned Amp ก็จะมีค่าสูงสุดที่ความถี่เรโซแนนซ์ของ LC และอัตราขยายของวงจรก็จะลดลงที่ความถี่สูงกว่าและต่ำกว่าความถี่เรโซแนนซ์ดังในรูป

ในกรณีของ LC ในอุดมคติจะได้ความถี่เรโซแนนซ์

$$F_r = 1/(2\pi\sqrt{LC}) \text{ HZ}$$

$$BW = F_r/(Q_{\text{loader}})$$

$$= 1/(2\pi R_p C) \text{ HZ}$$

$$\text{ซึ่ง } Q_{\text{loader}} = R_p/X_L = R_p/X_C = R_p\sqrt{L/C}$$

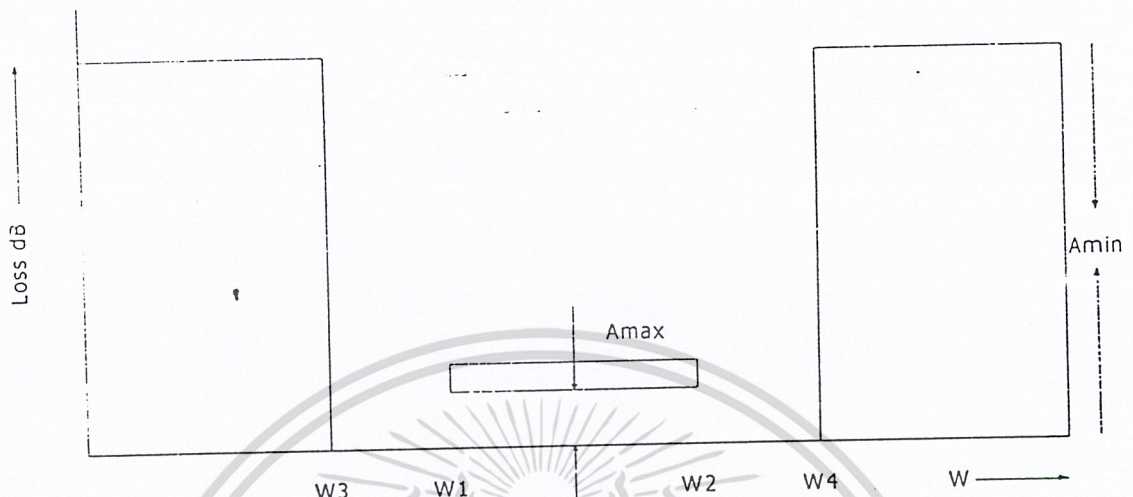
โดยที่ R_p คือความต้านทานรวมทั้งหมดที่ต่อขนานกับ LC ในอุดมคติ (เช่น Source Resistance ,Load)

ในความเป็นจริงจะมีความต้านทาน R_s ค่าหนึ่งต่ออนุกรมกับ L ซึ่ง R_s นี้คือความต้านทานของลวดที่ใช้พันคอยล์นั้น R นี้จะเป็น Effective Resistance ของลวดซึ่งจะมีค่าสูงขึ้นเมื่อความถี่สูงขึ้นเนื่องจาก skin effect

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 Band Pass Filter

เป็นวงจรที่ยอมให้ความถี่ผ่านได้ในแถบที่กำหนดเท่านั้น โดยจะไม่ยอมให้ความถี่ทั้งสองข้างของแถบนั้นๆผ่าน ดังรูป เป็นกราฟแสดงลักษณะทั่วไปของวงจรกรองความถี่ผ่าน



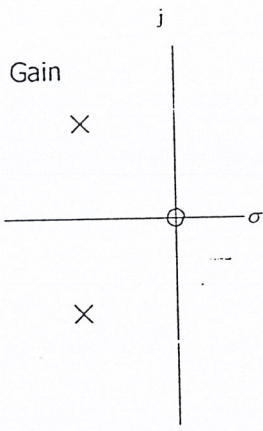
รูปที่ 2.7 แสดงลักษณะทั่วไปของวงจรกรองแถบความถี่ผ่าน

Second Order Transfer Function ของวงจรความถี่ผ่านจะเป็นดังนี้

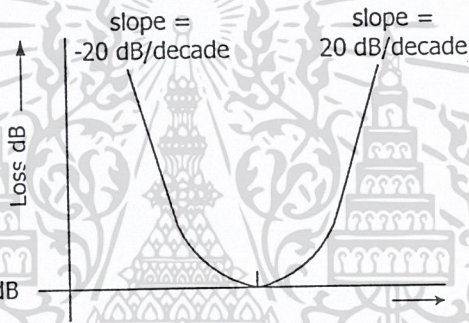
$$\frac{V_o}{V_{in}} = \frac{as}{s^2 + as + b} = \frac{\frac{\omega_p}{Q_p} s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2}$$

ฟังก์ชันจะมีคู่ของ complex poles ในครึ่งซ้ายของ s-plane และมี zero ที่ origin ที่ความถี่ต่ำและความถี่สูง การสูญเสีย(loss) จะเพิ่มขึ้นดังกราฟ $H(s) = s$ คือที่ 20 dB/decade ที่ความถี่โพลคือ $\omega_p = \sqrt{b}$ การสูญเสียจะมีค่าคงที่ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 Pole - Zero Plot

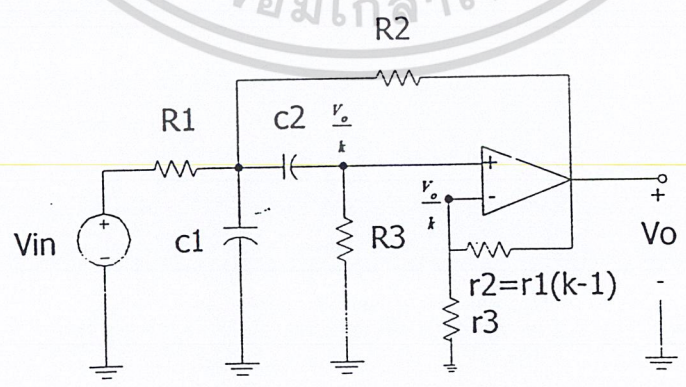


รูปที่ 2.9 รูปแสดงการ Loss

วงจร Band Pass Circuit สามารถพิจารณาได้หลายรูปแบบดังนี้

1. Sallen and Key Band Pass Circuit

ลักษณะการต่อวงจรโดยใช้อุปกรณ์ตัวต้านทานและตัวเก็บประจุตั้งรูปจะได้วงจรกรองความถี่ผ่าน ซึ่งค้นพบโดย Sallen และ Key



รูปที่ 2.10 รูป Sallen & Key Band Pass Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาโดยใช้ feed forward และ feedback transfer function ดังสมการ

node 1 ;

$$\frac{V_o}{k} \left(\frac{1}{R_3} + sC_2 \right) - V(sC_2) = 0$$

node 2 ;

$$V_2 \left(sC_1 + sC_2 + \frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_o}{k} (sC_2) - V_o \left(\frac{1}{R_2} \right) = \frac{V_{in}}{R_1}$$

จะแก้สมการได้เป็น

$$\frac{V_{out}}{V_{in}} = \frac{ks/R_1C_1}{s^2 + s \left(\frac{1}{R_1C_1} + \frac{1}{R_3C_2} + \frac{1}{R_3C_1} + \frac{1-k}{R_2C_1} \right) + \frac{R_1 + R_2}{R_1R_2R_3C_1C_2}}$$

ซึ่งจากการพิจารณา second order band pass function

$$K \frac{s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2}$$

และกำหนดให้

$$C_1 = C_2 = 1 \quad \text{และ} \quad R_1 = R_2 = R_3 = R$$

ดังนั้นจะได้ว่า

$$R = R_1 = R_2 = R_3 = \frac{\sqrt{2}}{\omega_p}$$

$$k = 1 + \frac{r_2}{r_1} = 4 - \frac{\sqrt{2}}{Q_p}$$

$$\text{โดย } \frac{r_2}{r_1} \text{ มีค่าเป็นบวกและ } Q_p > \frac{\sqrt{2}}{3}$$

สุดท้ายจะได้ค่า gain constant

$$K = \frac{k}{R_1C_1} = \omega_p \left(2\sqrt{2} - \frac{1}{Q_p} \right)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. Negative Feedback Biquad Band Pass Circuit

ลักษณะการต่อวงจรอยู่บนพื้นฐานของทฤษฎีการป้อนกลับแบบลบโดยต่อแบบ Bridged-T RC Network ส่วน Feed Forward และ Feed Back Transfer Function จะสามารถหาได้ดังนี้

$$\begin{bmatrix} sC1 + sC2 + \frac{1}{R1} & -sC1 \\ -sC1 & sC1 + \frac{1}{R2} \end{bmatrix} \begin{bmatrix} Vx \\ V1 \end{bmatrix} = \begin{bmatrix} \frac{1}{R1} & sC2 \\ 0 & \frac{1}{R2} \end{bmatrix} \begin{bmatrix} V2 \\ V3 \end{bmatrix}$$

แก้สมการได้ดังนี้

$$T_{FB} = \left. \frac{V1}{V3} \right|_{V2=0} = \frac{s^2 + s\left(\frac{1}{R2C1} + \frac{1}{R2C2}\right) + \frac{1}{R1R2C1C2}}{s^2 + s\left(\frac{1}{R2C1} + \frac{1}{R2C2} + \frac{1}{R1C2}\right) + \frac{1}{R1R2C1C2}}$$

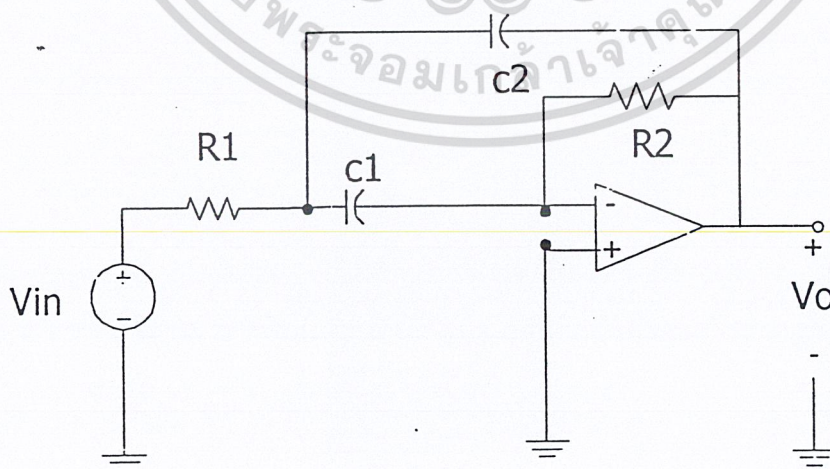
และ

$$T_{FF} = \left. \frac{V1}{V2} \right|_{V3=0} = \frac{s/R1C2}{D}$$

ซึ่ง D หมายถึง Denominator

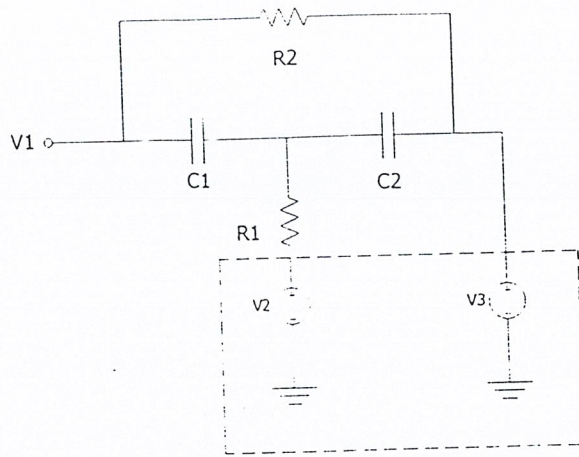
จากสมการ Ideal Op-Amp นั้น Transfer Function ของ Active RC Circuit คือ

$$T_{BP} = \frac{-s/R1C2}{s^2 + s\left(\frac{1}{R2C1} + \frac{1}{R2C2}\right) + \frac{1}{R1R2C1C2}}$$



รูปที่ 2.11 Band - Pass Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 รูป RC Circuit

ซึ่งมีรูปแบบของฟังก์ชันของ second order Band Pass Filter Function คือ

$$K_1 \frac{s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2}$$

จะได้ว่า

$$\omega_p = \sqrt{1/R_1 C_1 R_2 C_2}$$

และ

$$Q_p = \frac{\sqrt{1/R_1 R_2 C_1 C_2}}{\frac{1}{R_2 C_1} + \frac{1}{R_2 C_2}} = \frac{\sqrt{R_2}}{\sqrt{R_1}} \frac{\sqrt{R_1}}{\sqrt{C_1} + \sqrt{C_2}}$$

กำหนดให้

$$C_1 = C_2 = 1$$

$$\text{ดังนั้น } R_2 = 2 \frac{Q_p}{\omega_p}, \quad R_1 = \frac{1}{2\omega_p Q_p}$$

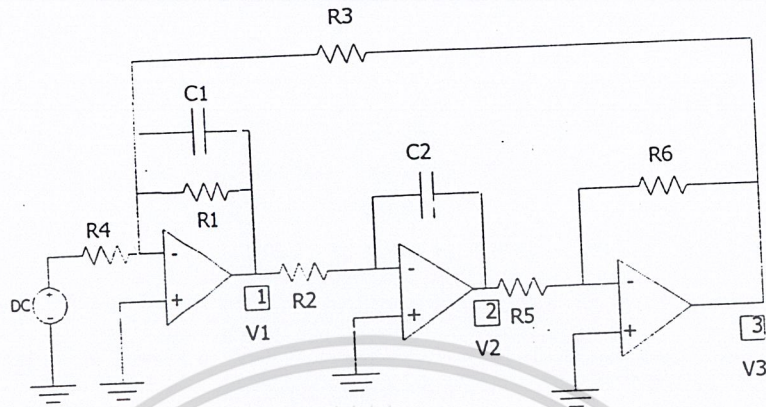
จะได้ค่า gain constant คือ

$$K_1 = \frac{-1}{R_1 C_2} = -2\omega_p Q_p$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Three Amplifier Biquad Band Pass Circuit

ลักษณะการต่อวงจรจะเป็นการต่อกันของวงจร Inverter, Leakey integrator และวงจร Summer ดังรูป



รูปที่ 2.13 รูป 3 Amp Biquad Circuit

จะสามารถเขียนสมการได้ดังนี้

$$\frac{V_3}{V_{in}} = \frac{-1}{s^2 + \frac{1}{R_1 C_1} s + \frac{1}{R_2 R_3 C_1 C_2}}$$

Transfer Function ของ Band Pass คือ

$$T_{BP}(S) = \frac{-cs}{s^2 + as + b}$$

ความสัมพันธ์ระหว่าง s_1 กับ s_3 คือ

$$s_3 = \frac{1}{R_2 C_2} V_1$$

สามารถแก้สมการหา Band Pass function ได้คือ

$$\frac{V_1}{V_{IN}} = \frac{-1}{s^2 + \frac{1}{R_1 C_1} s + \frac{1}{R_2 R_3 C_1 C_2}}$$

จะได้ว่า

$$c = \frac{1}{R_4 C_1}$$

$$a = \frac{1}{R_1 C_1}$$

$$b = \frac{1}{R_2 R_3 C_1 C_2}$$

และกำหนดให้

$$C_1 = C_2 = 1 \quad \text{และ} \quad R_1 = R_2 = R_3 = R$$

จะหาค่าที่เหลือได้คือ

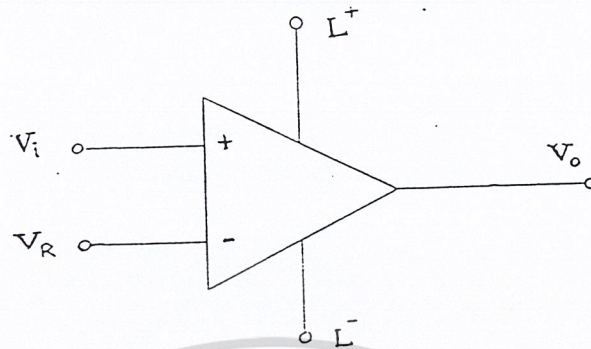
$$R_1 = \frac{1}{a} \quad R_2 = R_3 = \frac{1}{\sqrt{b}} \quad R_4 = \frac{1}{c}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 Comparater แบบ Adaptive Reference

วงจรเปรียบเทียบ (comparator) มีสัญญาณเข้าสองสัญญาณ สัญญาณหนึ่ง เรียกว่า V_i อีกสัญญาณหนึ่งมักเป็นแรงดันอ้างอิงคงตัว V_R ส่วนแรงดันออกจะขึ้นกับแรงดันขาเข้า V_i เมื่อเทียบกับ V_R ดังแสดงในรูป



รูปที่ 2.14 รูป วงจร comparator แบบ Adaptive Reference

สามารถสรุปความสัมพันธ์ระหว่าง V_o และ V_i ได้ดังนี้

$$\begin{array}{l} V_i > V_R & V_o = L^+ \\ V_i = V_R & V_o = 0 \\ V_i < V_R & V_o = L^- \end{array}$$

โดยที่ L^+ และ L^- คือ ระดับของแรงดันออกที่ใช้บอกผลของการเปรียบเทียบ

วงจรเปรียบเทียบทำหน้าที่จัดสรรฐานรูปคลื่นจนแทบไม่เหลือเค้าเดิม เช่น แรงดัน V_i แปรผันกับเวลาอย่างช้าๆ จะเปลี่ยนมาเป็นแรงดัน V_o ที่เปลี่ยนระดับอย่างฉับพลันทุกครั้งที่ V_i แปรมาถึงค่า V_R

ได้มีการผลิตวงจรประมวล โดยมุ่งหวังให้ใช้เป็นวงจรเปรียบเทียบโดยเฉพาะ (บางครั้งอาจใช้เป็นวงจรกันชนbufferก็ได้) ตัวอย่างเช่นวงจรประมวลหมายเลข $\mu A710, 760, LM111, LM160, HA2111$ ระดับของแรงดันออกของวงจรประมวลเหล่านี้จะขึ้นอยู่กับแหล่งจ่ายไฟตรง ถ้าต้องการให้ได้ระดับคงตัวเราอาจใช้ไดโอดซีเนอร์ต่ออยู่ที่ขั้วออก หรือต่ออยู่ในวงจรป้อนกลับก็ได้ แต่ข้อเสียประการหนึ่งของการใช้ไดโอดซีเนอร์ก็คือ ผลตอบสนองชั่วคราว (transient) จะไม่ดีนัก

2.7 Microcontroller MCS - 51

ไมโครคอนโทรลเลอร์ 8051 มีจุดประสงค์หลักเพื่อใช้ในงานควบคุม ดังนั้นจึงมีวงจรพื้นฐานที่จำเป็นรวมอยู่ในชิปแล้ว ทำให้สามารถทำงานได้โดยไม่ต้องพึ่งพายุอุปกรณ์ภายนอกอีกเท่าใดนัก มีพอร์ตสื่อสารข้อมูลแบบอนุกรมเพื่อรับหรือส่งข้อมูลแบบอนุกรมได้ด้วยตัวเอง เพิ่มคำสั่งที่ใช้ในการเขียนโปรแกรมให้มากกว่าเดิมแต่ใช้เวลาทำงานแต่ละคำสั่งสั้นลงและคำสั่งที่เพิ่มขึ้นช่วยทำให้การเขียนโปรแกรมคล่องตัวและสะดวกขึ้นกว่าเดิมมาก MCS - 51 มีสมาชิกอยู่หลายเบอร์ที่ออกแบบไว้เพื่อจุดประสงค์เฉพาะอย่างโดยตรง ผู้ใช้สามารถดูได้จากคู่มือของ MCS - 51 และเลือกใช้ได้ตามสะดวก

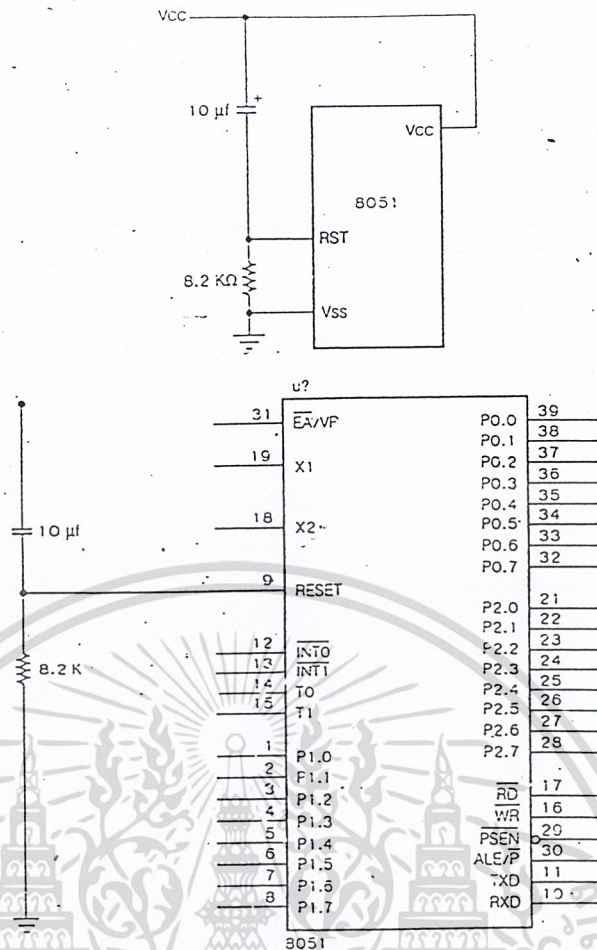
2.7.1 คุณสมบัติทั่วไปของไมโครคอนโทรลเลอร์ MCS - 51

- ต้องการแหล่งจ่ายไฟ 5 โวลต์เพียงชุดเดียว
- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ภายในชิปจำนวน 4 กิโลไบต์ (เบอร์ 8031, 8032 ไม่มีหน่วยความจำส่วนนี้ ส่วนเบอร์ 8052 มีหน่วยความจำส่วนนี้ 8 กิโลไบต์)
- มีหน่วยความจำสำหรับเก็บข้อมูลทั่วไปอยู่ภายในชิปจำนวน 128 ไบต์ (ใน 8031, 8051) 256 ไบต์ (ใน 8032, 8052)
- สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายนอกชิปได้อย่างละ 64 กิโลไบต์แยกจากกัน
- คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิร์ตซ์
- มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ตๆละ 8 บิตหรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิตแยกจากกัน ทำให้เสมือนมีพอร์ตขนาด 1 บิตใช้งานรวมทั้งสิ้น 32 พอร์ต
- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับและส่งข้อมูล (baud rate) ได้ตั้งแต่ 300 - 375 กิโลบิตต่อวินาที
- จัดลำดับความสำคัญของสัญญาณอินเทอร์รัปต์ได้ 2 ระดับ
- มีรีจิสเตอร์สำหรับใช้งานเป็น ไทม์เมอร์หรือเคาน์เตอร์หรือเคาน์เตอร์เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนแปลงสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา (ในเบอร์ 8052 จะมี 3 ตัว)
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วนสามารถเข้าถึงข้อมูลได้ทั้งระดับ ไบต์และระดับบิตเพื่อให้การออกแบบ โปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น
- มีคำสั่งคูณและหารเลขขนาด 8 บิตในตัวเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา P1.0 , P 1.1 ในเบอร์ 8052 จะใช้งานในหน้าที่อย่างอื่นนอกเหนือจากใช้ป้อนอินพุตเอาต์พุตพอร์ตทั่วไปด้วย รายละเอียดจะกล่าวต่อไปภายหลัง

- ขาพอร์ต 2 (ขา 21-28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 2 (P2.0-P2.7) ขนาด 8 บิตแบบ Open Drain Bidirecional พอร์ตนี้สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อบังคับให้ขาอยู่ในสถานะ high impedance นอกจากนี้จะใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปแล้ว พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสไบต์สูง(A8-A15) และมีวงจรถูกอภัยภายใน
- ขาพอร์ต 3 (ขา 10-17) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 3 (P3.0 –P3.7) สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะ high impedance โดยใช้วงจรถูกอภัยภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆ อีกหลายอย่างดังนี้
 - ขา P 3.0 ใ้รับข้อมูลจากภายนอกแบบอนุกรม
 - ขา P 3.1 ใช้ส่งข้อมูลออกไปภายนอกแบบอนุกรม
 - ขา P 3.2 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 0
 - ขา P 3.3 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเตอร์รัปต์ชนิดที่ 1
 - ขา P 3.4 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 0
 - ขา P 3.5 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 1
 - ขา P 3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูล
 - ขา P 3.7 ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิพ
- ขา RST(ขา 9) ใช้สำหรับการรีเซ็ตวงจรทุกอย่างภายในชิปเพื่อเริ่มต้นการทำงานใหม่ การรีเซ็ตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดทำงานผิดพลาด เมื่อต้องการรีเซ็ตชิป MCS-51 ขานี้ต้องมีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมกซ์ซีไนเซกิล ระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์มเพื่อทำหน้าที่พูลดาวน์(รักษาค่าแรงดันไฟฟ้าให้มีสถานะเป็นกราวด์) และเพื่อให้ตัวชิปรีเซ็ตเองเมื่อเริ่มจ่ายพลังงานให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่างขา RST และ Vcc ดังแสดงในรูป



รูปที่ 2.16 รูปแสดงวงจรสำหรับรีเซ็ตชิพไมโครคอนโทรลเลอร์ตระกูล MCS 51 เมื่อเริ่มจ่ายพลังงานโดยอัตโนมัติ

- ขา ALE/PROG(ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลตช์ค่าแอสแอสไคต์ค่า (ADDRESS LATCH ENABLE) จากพอร์ต 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอกขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้เวลาที่ได้จากขาไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่ภายนอกชิป นอกจากขาแล้ว ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงใน EPROM สำหรับ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM
- ขา PSEN(ขา 29) ใช้ส่งสัญญาณสโตรบเพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิป (PROGRAM STROBE ENABLE) เมื่อชิปทำงานด้วยโปรแกรมจากภายนอกขานี้จะส่งสัญญาณสโตรบ 2 ครั้งในแต่ละเมกซ์ซินไซเคิล แต่ในช่วงการเขียนหรืออ่านข้อมูลกับหน่วยความจำภายนอก หรือเมื่อใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปจะไม่มีสัญญาณออกมาจากขา

- ขา EA/Vpp(ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS – 51 ทำงานจากโปรแกรมที่อยู่ข้างในหรือข้างนอกชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น 1 หมายถึงบังคับให้ MCS – 51 ใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51 ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป สามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บในหน่วยความจำภายในชิปหรือจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวด์ตามลำดับ ส่วนใน MCS – 51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป ให้ต่อขานี้ลงกราวด์เสมอ
- ขา XTAL 1 (ขา 19) ใช้ต่อคริสตัลภายนอก โดยเป็นอินพุตเข้าสู่วงจรรอสซซิลเลเตอร์
- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตัลภายนอก โดยเป็นเอาต์พุตออกจากวงจรรอสซซิลเลเตอร์



บทที่ 3 การออกแบบและอธิบายวงจร

หลักการคำนวณ แบ่งการคำนวณออกเป็น 2 ภาค ดังนี้

1. ภาคตั้ง สัญญาณที่ส่งมาจากไมโครคอนโทรลเลอร์ ซึ่งมีลักษณะเป็นสัญญาณดิจิทัล จะถูกนำมาผ่าน LM 311 ซึ่งทำหน้าที่เป็นวงจรเปรียบเทียบแรงดัน (COMPARATOR) แล้วนำมาเชื่อมต่อกับคลื่นพาห้ที่ค่าความถี่เหมาะสมกับสายไฟฟ้าบ้าน (150KHz) โดยการมอดูเลตแบบ FSK (FREQUENCY SHIFT KEYING) โดยใช้ไอซี MC 14046 ซึ่งมีรายละเอียดในการคำนวณดังนี้

$$f_{\min} = \frac{1}{R_2(C_1 + 32 \text{ pF})} \quad \text{เมื่อ } V_{\text{co input}} = V_{\text{SS}}$$

$$f_{\max} = \frac{1}{R_1(C_1 + 32 \text{ pF})} + f_{\min} \quad \text{เมื่อ } V_{\text{ss input}} = V_{\text{DD}}$$

จาก DATA SHEET กำหนดไว้ว่า

$$10\text{K} \leq R_1 \leq 1\text{M}$$

$$10\text{K} \leq R_2 \leq 1\text{M}$$

$$100\text{pF} \leq C_1 \leq 0.01\mu\text{F}$$

โดยการเลือกใช้ $R_1 = 240 \text{ KHz}$, $C_1 = 470 \text{ pF}$ และ R_2 ปรับค่าได้ขนาด $22\text{K}\Omega$

จากการคำนวณจะได้

$$f_{\min} = 146 \text{ KHz}$$

$$f_{\max} = 8.3 \text{ K} + 146 \text{ K} = 154 \text{ KHz}$$

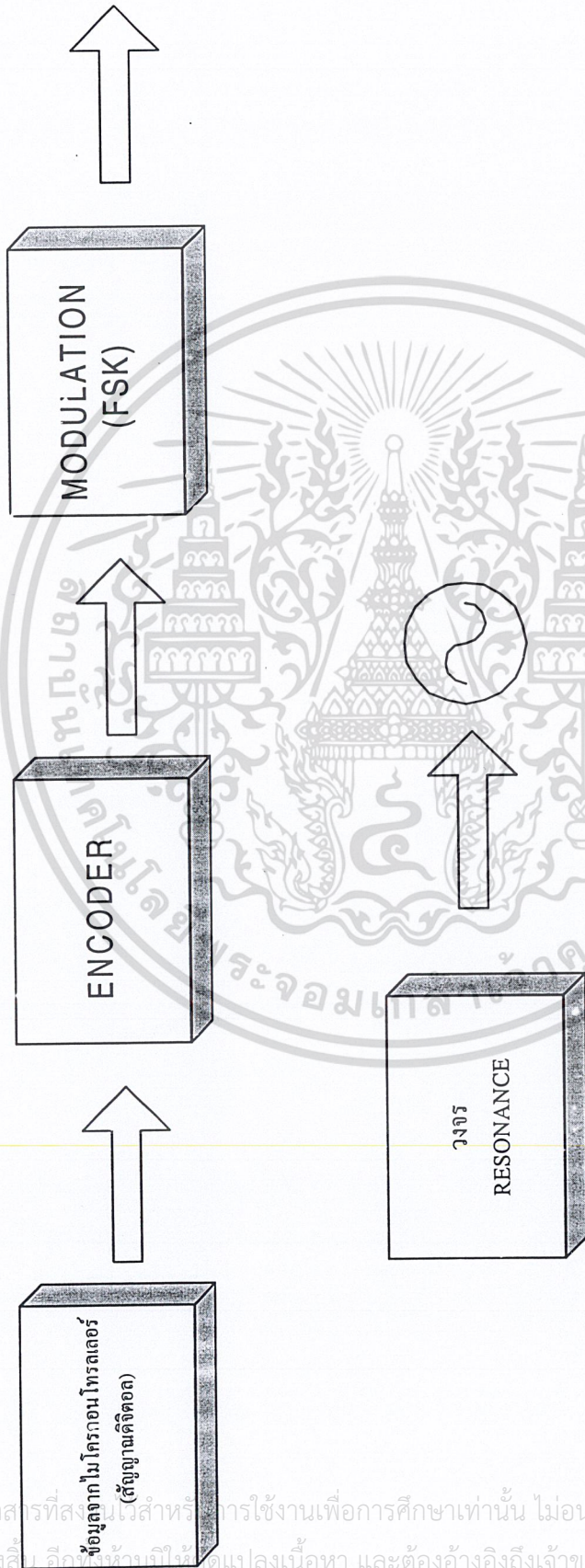
$$\text{จะได้ความถี่กลางของคลื่นพาห้} = \frac{146 + 154}{2} = 150 \text{ KHz}$$

หลักการทํางาน

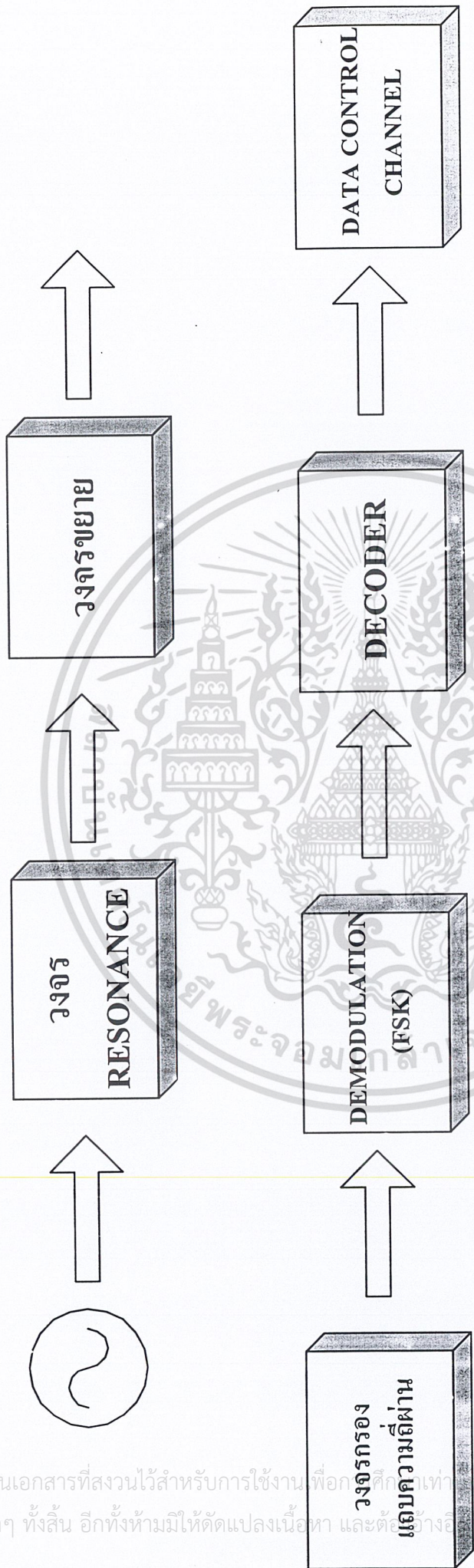
การทํางานของวงจรแบ่งเป็น 2 ภาค ได้แก่

- 1 วงจรภาคส่งทำหน้าที่ในการกำหนดการควบคุมอุปกรณ์ไฟฟ้าโดยทำการแปลงข้อมูลในการควบคุมให้อยู่ในสภาพที่เหมาะสมในการส่งไปในสายไฟบ้าน(AC-LINE) โดยอธิบายเป็นส่วนๆดังนี้
 - 1.1 ส่วนรับข้อมูล จะรับข้อมูลจากผู้ใช้ผ่านทาง Keypad ซึ่งเป็นข้อมูลกำหนดว่าจะควบคุมอุปกรณ์ตัวไหน
 - 1.2 ส่วนเข้ารหัส(Encoder) ทำการแปลงข้อมูลเป็นแบบอนุกรมแล้วส่งข้อมูลเป็นชุดข้อมูลทีละตัวๆกัน(ส่งเป็น word)
 - 1.3 ส่วนการมอดูเลต ข้อมูลที่ถูกจัดเป็นรูปแบบโดยการเข้ารหัสจะถูกนำไปมอดูเลตแบบ FSK (Frequency Shift Keying) กับคลื่นพาหะ 140 kHz
 - 1.4 ส่วนวงจรขยายความถี่จำเพาะ(Tuned Amplifier) โดยการคำนวณค่า L และ C ที่เหมาะสมจะทำให้สามารถขยายสัญญาณในช่วงความถี่ที่ต้องการได้
 - 1.5 ส่วนป้องกันการรบกวนจากไฟบ้าน โดยนำตัวเก็บประจุค่าที่เหมาะสมมาต่อระหว่างวงจรกับสายไฟบ้าน(ต่ออนุกรม) จะเป็นการป้องกันไม่ให้ไฟฟ้ากระแสสลับ 50Hz มารบกวนวงจรได้

- 2 วงจรภาครับ ทำหน้าที่รับข้อมูลที่ส่งมาจากสายไฟฟ้าบ้าน(AC-LINE) จากภาคส่ง แล้วนำมาควบคุมการเปิดปิดอุปกรณ์ไฟฟ้าตาม Channel ต่างๆที่มีอยู่ในตัวรับ
 - 2.1 ส่วนป้องกันการรบกวนจากสายไฟฟ้าบ้าน เช่นเดียวกับในวงจรภาคส่ง โดยนำตัวเก็บประจุค่าที่เหมาะสมมาต่อระหว่างวงจรกับสายไฟฟ้าบ้าน(ต่ออนุกรม) จะเป็นการป้องกันไม่ให้ไฟฟ้ากระแสสลับ 50 Hz มารบกวนวงจรได้
 - 2.2 ส่วนวงจรขยายความถี่จำเพาะ(Tuned Amplifier) โดยการคำนวณค่า L และ C ที่เหมาะสม จะทำให้สามารถขยายสัญญาณในช่วงความถี่ที่ต้องการได้ โดยสามารถปรับค่า L เพื่อให้ได้รับสัญญาณที่มีลักษณะที่ดีที่สุด
 - 2.3 ส่วนวงจรขยายและวงจรแถบความถี่ผ่านเนื่องจากสัญญาณที่ได้รับมีขนาดเล็กมาก ประกอบกับมีความถี่อื่นๆเข้ามาปนอยู่บ้าง จึงต้องทำการสร้างวงจรขยายและวงจรแถบความถี่ผ่านช่วงความถี่กลาง 140 kHz เพื่อให้ได้สัญญาณที่ถูกมอดูเลตจากรภาคส่งมีลักษณะที่สามารถทำการดีมอดูเลตต่อไปได้
 - 2.4 ส่วนดีมอดูเลต เป็นการแยกสัญญาณข้อมูลออกจากคลื่นพาหะ สัญญาณข้อมูลที่ได้จะถูกนำไปทำการถอดรหัส(Decoder) ซึ่งจะได้ชุดข้อมูลออกมาเพื่อนำไปควบคุมอุปกรณ์ไฟฟ้า



รูปที่ 3.1 BLOCK DIAGRAM ภาคส่ง

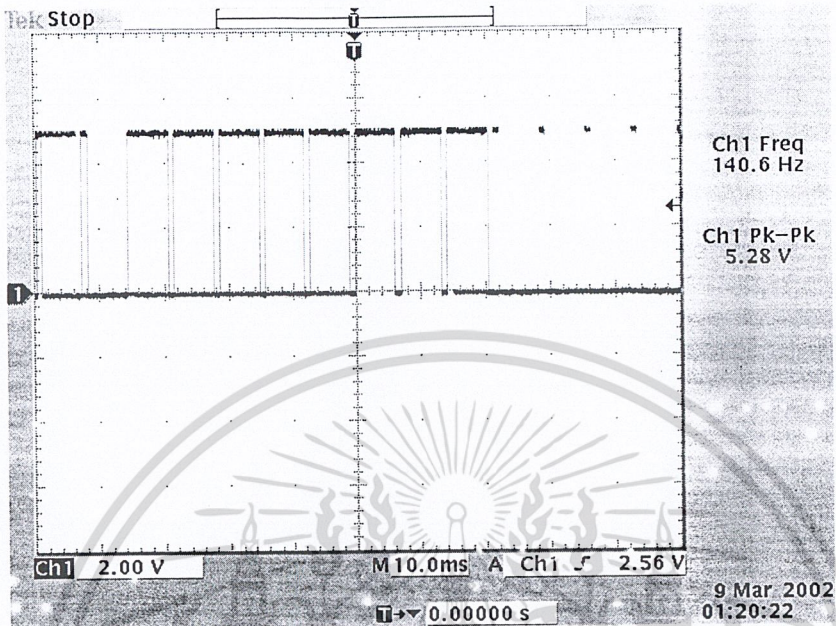


รูปที่ 3.2 BLOCK DIAGRAM ภาครับ

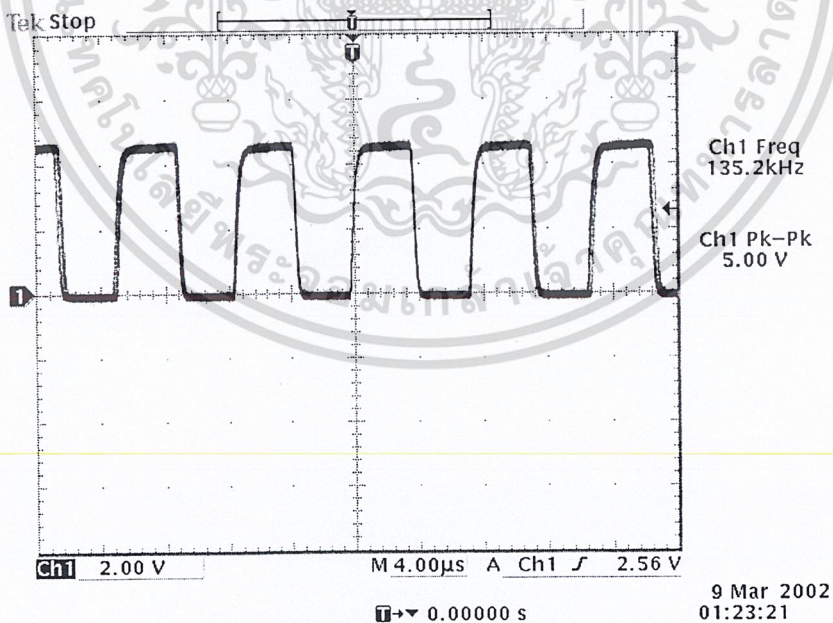
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตัดต่ออย่างอื่นของเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 ผลการทดลอง

รูปกราฟแสดงลักษณะสัญญาณผลการทดลองและผลการทดลอง

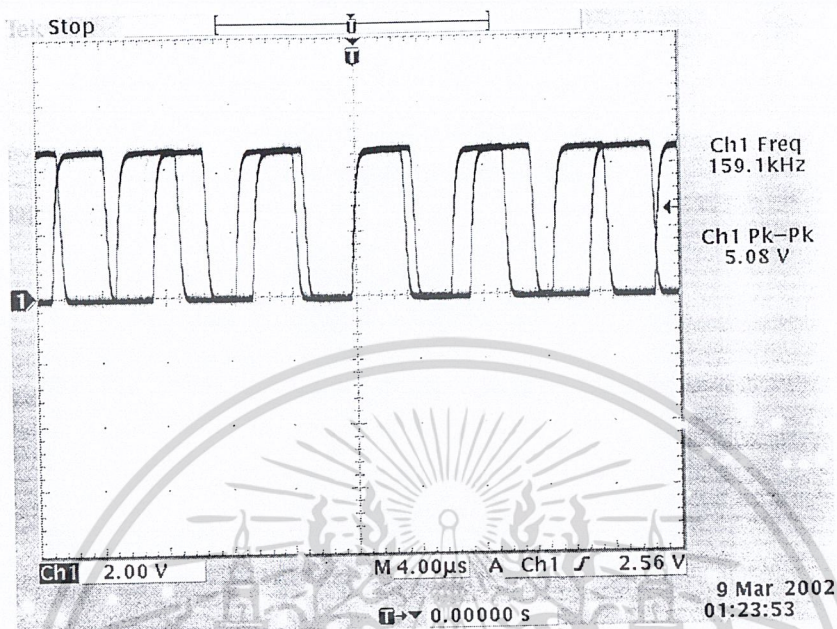


รูปที่ 4.1 สัญญาณความถี่ที่ผ่านการเข้ารหัสแล้ว ของภาคส่ง

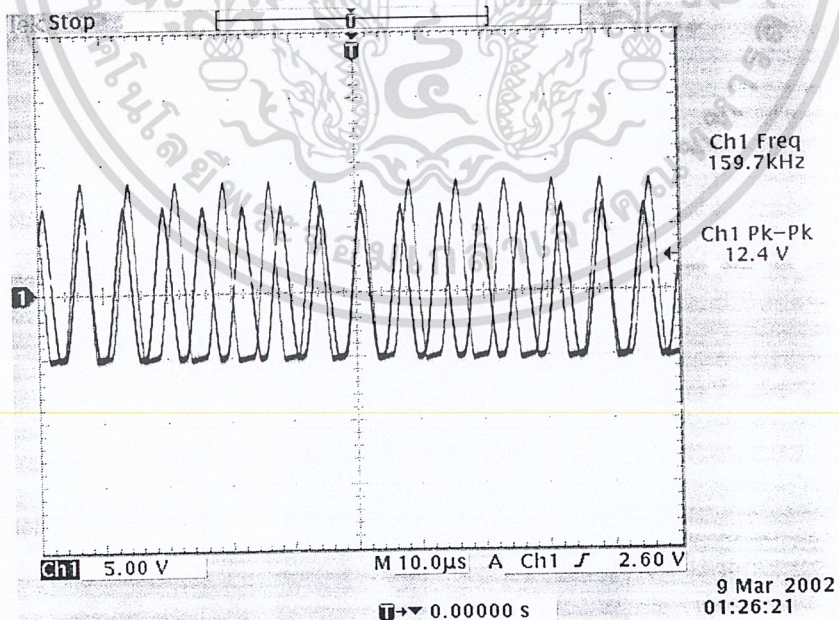


รูปที่ 4.2 สัญญาณรูปที่ 4.1 ผ่านการมอดูเลตสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



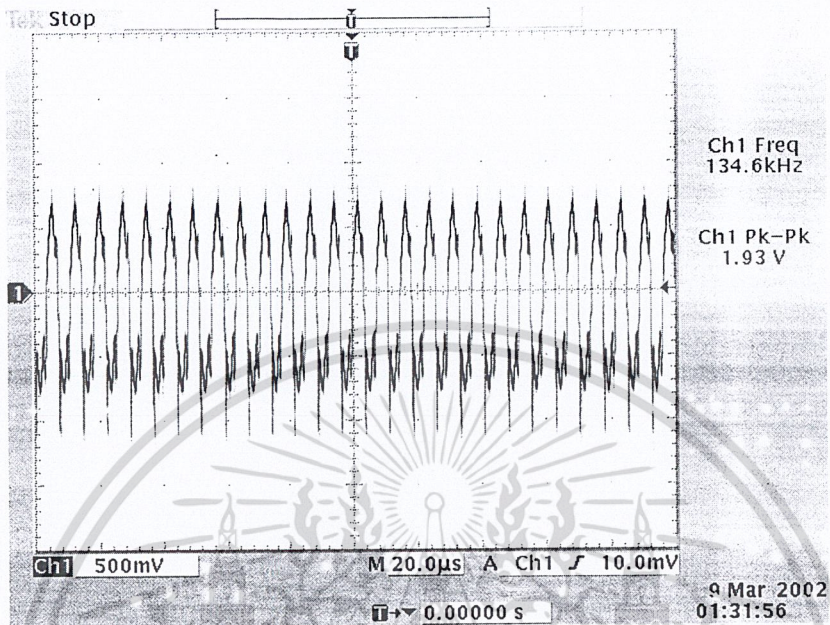
รูปที่ 4.3 สัญญาณมอดูเลต



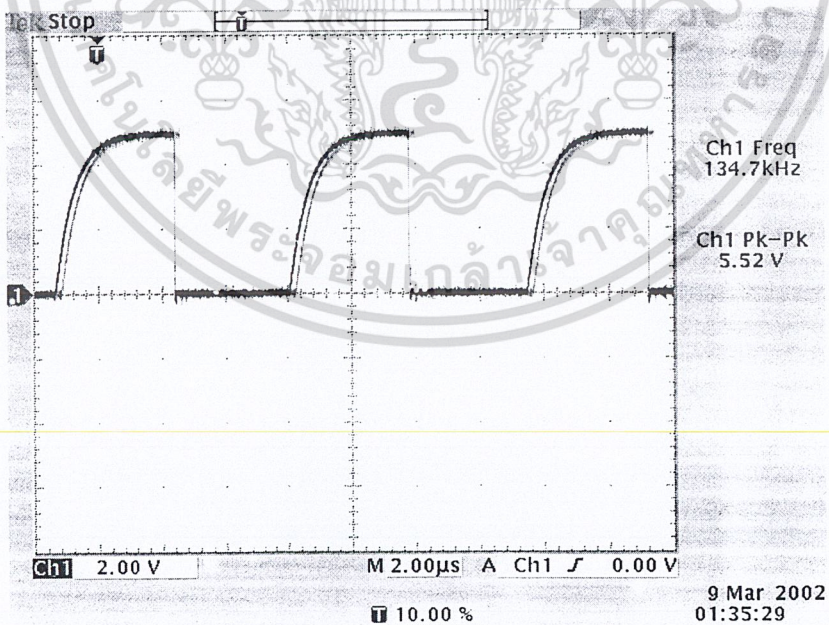
รูปที่ 4.4 นำสัญญาณมอดูเลตมาผ่านวงจรเรโซแนนซ์ LC

ซึ่งจะนำสัญญาณที่ได้นี้ ส่งผ่านสายไฟบ้าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



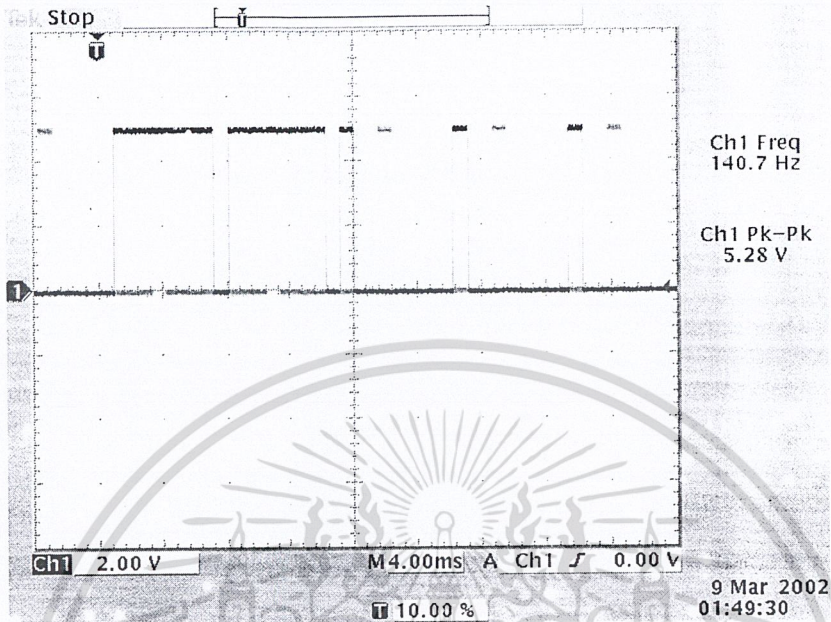
รูปที่ 4.5 สัญญาณที่ได้จากสายไฟบ้าน



รูปที่ 4.6 นำสัญญาณรูปที่ 4.5 มาผ่านวงจรกรองความถี่ BPF

และวงจรขยาย Differential Amp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 นำสัญญาณรูปที่ 4.6 มาผ่านการติมอดูเลตซึ่งสัญญาณที่ได้จะมีลักษณะเหมือนสัญญาณรูปที่ 4.1 ซึ่งจะนำสัญญาณที่ได้ไปทำการถอดรหัสเป็นสัญญาณควบคุมอุปกรณ์ไฟฟ้าต่อไป

บทที่ 5 วิเคราะห์และสรุปผลการทดลอง

วิเคราะห์ผลการทดลอง

จากผลการทดลองจะเห็นได้ชัดเจนว่า สัญญาณที่สามารถทำการ Modulation และ Demodulation ได้นั้น จะต้องมีการกำจัดสัญญาณรบกวน และสัญญาณในช่วงความถี่ที่ไม่ต้องการออกไปอย่างแม่นยำ ซึ่งในการกำจัดจะต้องใช้ Filter ที่มี order สูงๆ ซึ่งในโครงงานนี้ Low Pass Filter ใช้ order 2 ส่วน Band Pass Filter ใช้ order 4 และเป็น Active Filter เพื่อให้มีความคมในการจัดการกับสัญญาณรบกวน และความถี่ที่ไม่ต้องการ

ส่วนอุปกรณ์ที่ใช้ในโครงงานจะไม่สามารถใช้ค่าอุปกรณ์ที่ได้จากการคำนวณ เพราะอุปกรณ์แต่ละตัวจะมีความคลาดเคลื่อน ดังนั้นจึงต้องปรับแต่งใช้ค่าอุปกรณ์ที่เหมาะสม ซึ่งจะมีค่าใกล้เคียงกับค่าที่เราได้ทำการคำนวณไว้

สรุปผลการทดลอง

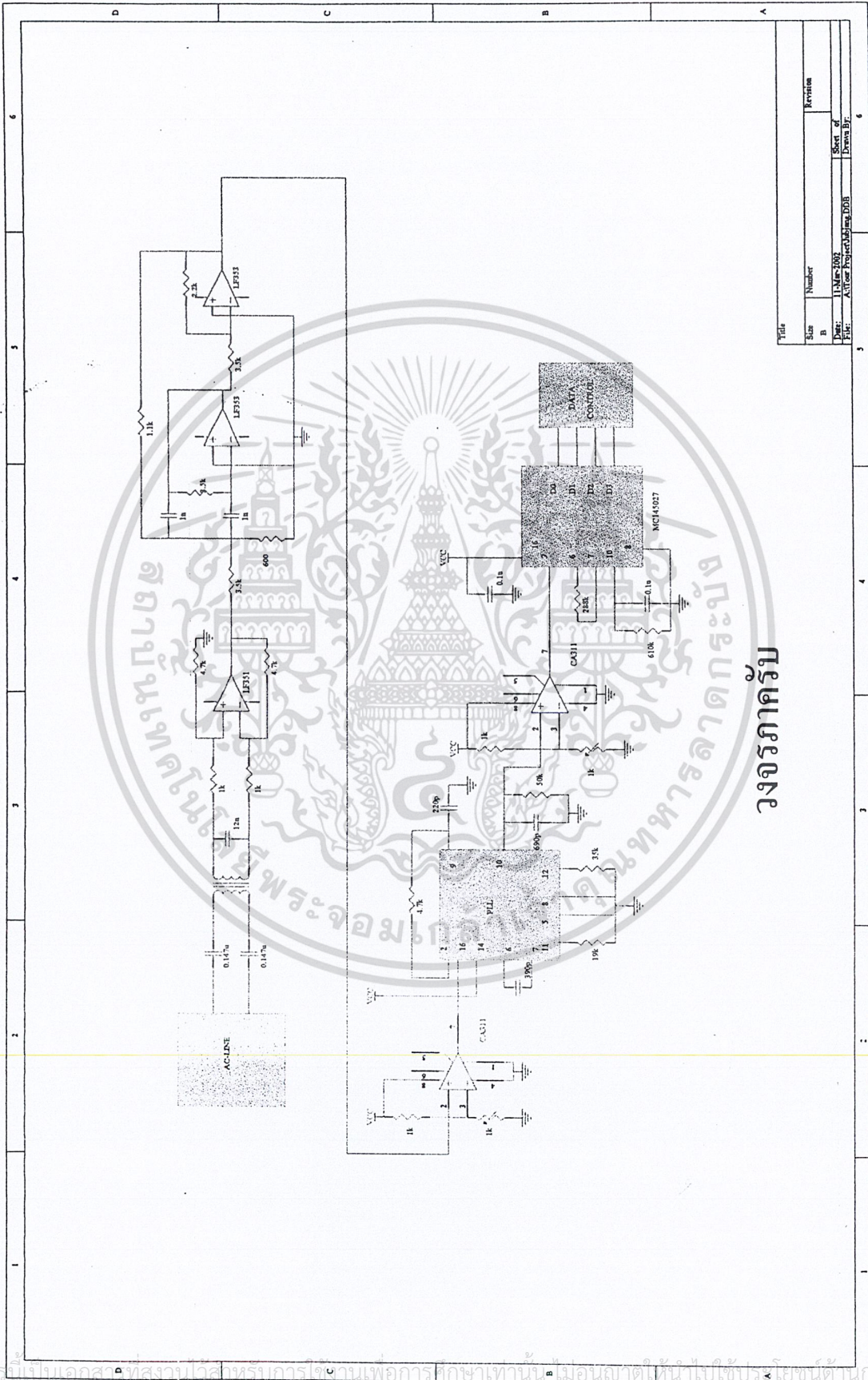
ในการเลือกความถี่คลื่นพาหะ ควรเลือกให้เหมาะสมสำหรับการส่งผ่านข้อมูลไปในสายไฟบ้าน คือให้สูงกว่า 100 Hz มากๆ เนื่องจากสัญญาณรบกวนของไฟบ้านจะอยู่ในช่วงนี้ โครงงานนี้จะใช้คลื่นพาหะประมาณ 140 kHz ส่วนช่วงความถี่ในการส่ง (Bandwidth) ไม่ควรมีค่ามากจนเกินไป เพราะอาจทำให้เกิดสัญญาณรบกวนจากฮาร์โมนิกได้ ในทางกลับกัน ถ้าช่วงความถี่ในการส่ง (Bandwidth) มีค่าน้อยเกินไปบางที่อาจจะไม่สามารถตรวจจับสัญญาณที่ส่งมาได้

ส่วน Filter ที่ใช้ควรจะเป็นชนิด Active Filter และควรมี order สูงๆ เพื่อให้มีความสามารถสูงในการกรองสัญญาณความถี่



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

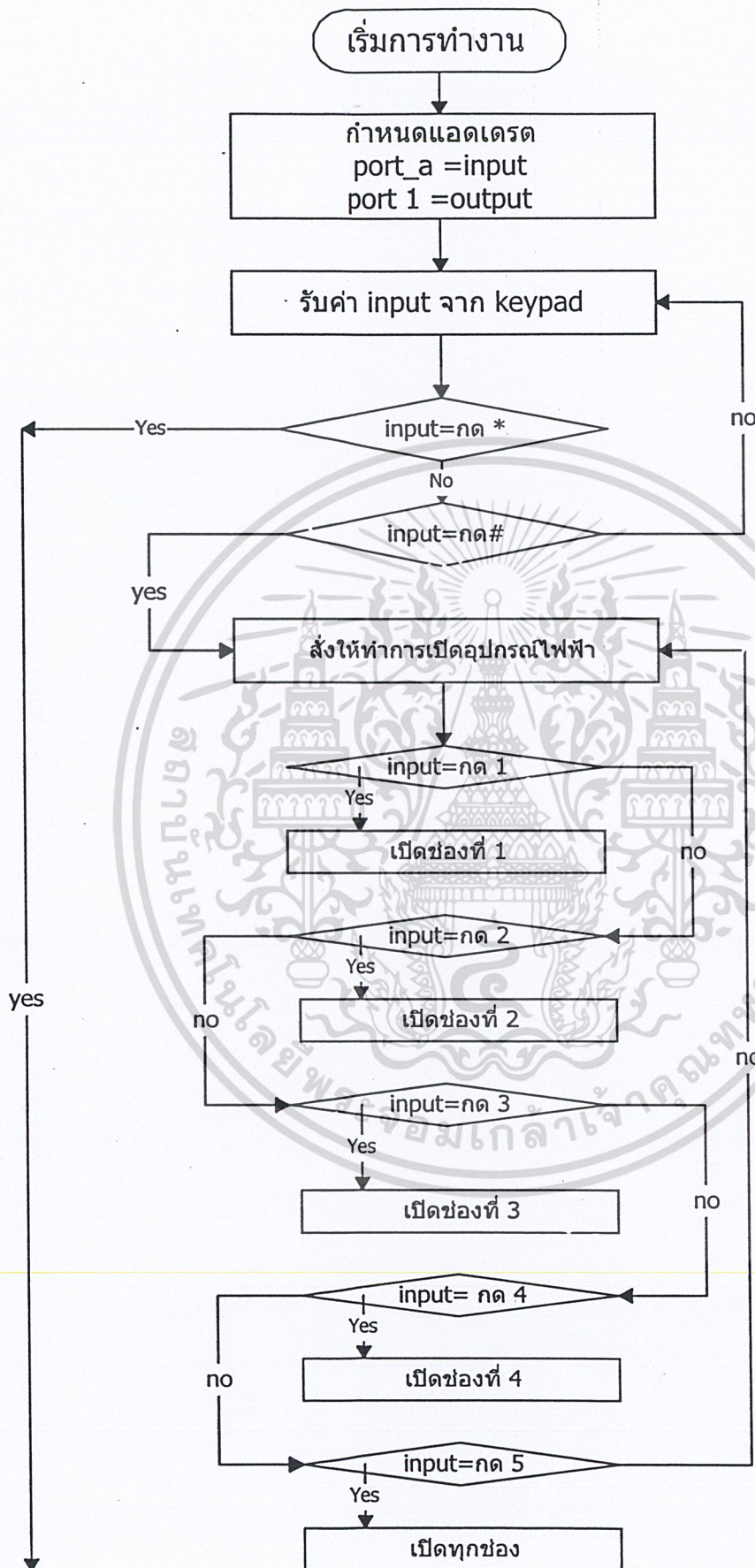


วงจรถ่ายรับ

| | |
|----------|---------------------------|
| Title | |
| Size | Number |
| B | Revision |
| Drawn | 11.Mer-1002 |
| File | Active Project/Active.D03 |
| Sheet of | 6 |
| Drawn By | |

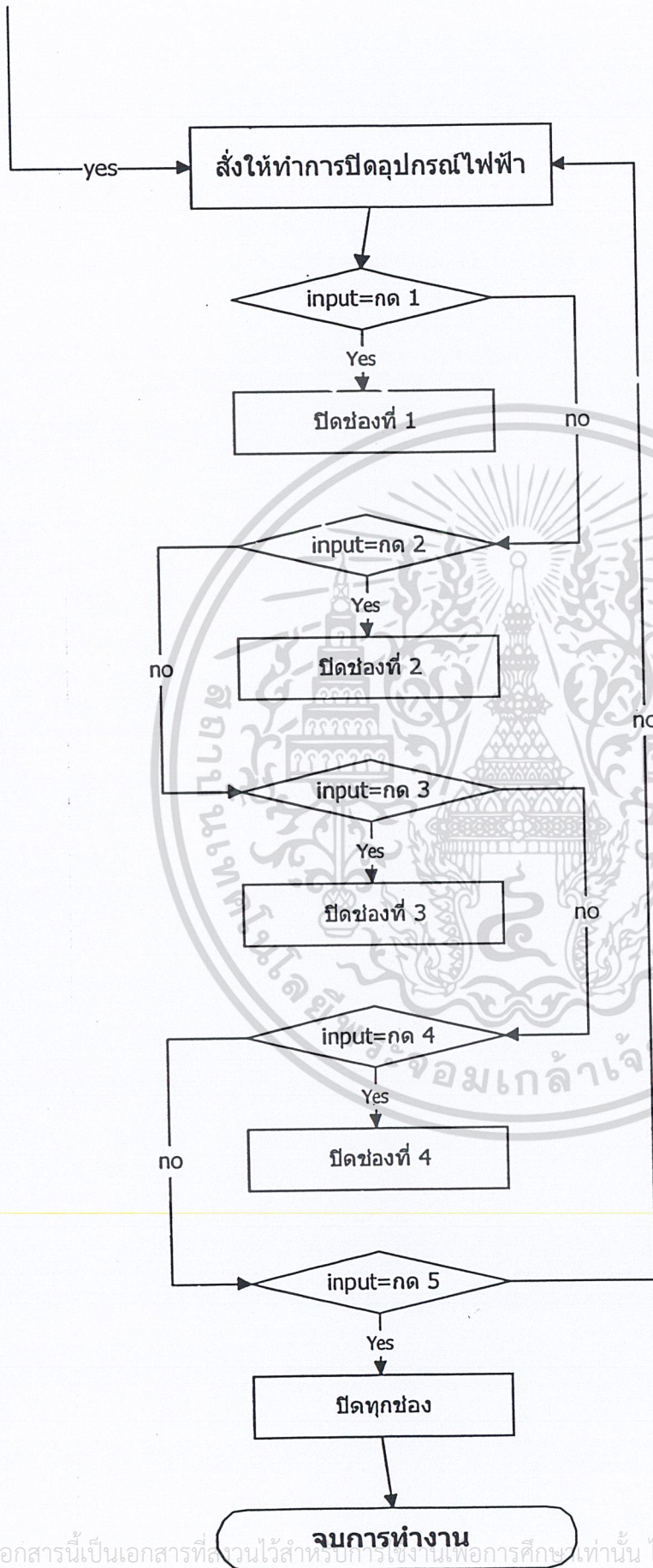
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้เชิงพาณิชย์ การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย ผู้ที่นำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตจะมีความผิดตามกฎหมายที่เกี่ยวข้อง

FLOWCHART แสดงการทำงานการส่งข้อมูล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FLOWCHART แสดงการทำงานการส่งข้อมูล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับบริการเชิงวิชาการเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

*****
;
;-----
; Define Port&Pin Name
;-----
LCD_EN          BIT          P2.6    ; LCD Module Enable (Active High : Level)
LCD_RS          BIT          P2.4    ; LCD Module Register Select
;-----
; Define User Register
;-----
LCD_ADDR        EQU          030H    ; For keep LCD Address
LCD_DATA        EQU          031H    ; For keep LCD Data
PORT_A          EQU          030H    ;input
PORT_B          EQU          100H    ;output
PORT_C          EQU          200H
PORT_CON        EQU          300H
;-----
; Main Program.
;-----
                ORG          0000H    ; Reset Vector
                MOV          P0,#0000000B ; Clear Databus
                MOV          P1,#0000000B
                MOV          B,#0000000B
                MOV          DPTR,#PORT_CON
                MOV          A,#90H
                MOVX         @DPTR,A
                CLR          LCD_EN    ; Clear LCD Enable
                CLR          LCD_RS    ; Clear LCD RS
                CLR          P2.5
MAIN:
                ACALL        INIT_LCD  ; Call LCD Initial
subroutine

LOOP:
                MOV          LCD_ADDR,#000H ; Set Address 00H
                ACALL        SET_ADDR_LCD ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV          DPTR,#TITLE_1 ; Index Pointer ROM to Show
LCD
ACALL WRLINE_LCD          ; 00H-07H (Increase
automatic)
MOV          LCD_ADDR,#040H      ; Set Address 00H
ACALL SET_ADDR_LCD ;
MOV          DPTR,#TITLE_2 ; Index Pointer ROM to Show
LCD
ACALL WRLINE_LCD          ; 00H-07H (Increase
automatic)
START:
MOV DPTR,#PORT_A
MCVX A,@DPTR
JNB ACC.4,START
WAIT:
MOV DPTR,#PORT_A
MOVX A,@DPTR
JB ACC.4,WAIT
ANL A,#00001111B
PRESS_X:
CJNE A,#00001110B,PRESS_Y
AJMP OFF
PRESS_Y:
CJNE A,#00001100B,START
AJMP ON
OFF:
MOV LCD_ADDR,#000H      ; Set Address 00H
ACALL SET_ADDR_LCD ;
MOV          DPTR,#TITLE_3 ; Index Pointer ROM to Show
LCD
ACALL WRLINE_LCD          ; 00H-07H (Increase
automatic)
MOV          LCD_ADDR,#040H      ; Set Address 00H
ACALL SET_ADDR_LCD ;
MOV          DPTR,#TITLE_4 ; Index Pointer ROM to Show
LCD
ACALL WRLINE_LCD          ; 00H-07H (Increase automatic)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

START_OFF:      MOV   DPTR,#PORT_A
                MOVX  A,@DPTR
                JNB  ACC.4,START_OFF
WAIT_OFF:      MOV   DPTR,#PORT_A
                MOVX  A,@DPTR
                JB   ACC.4,WAIT_OFF
                ANL  A,#00001111B
PRESS_11:     CJNE  A,#00000010B,PRESS_21
                CLR  P1.0
                AJMP LOOP           ; Jump to loop
PRESS_21:     CJNE  A,#00000001B,PRESS_31
                CLR  P1.1
                AJMP LOOP           ; Jump to loop
PRESS_31:     CJNE  A,#00000000B,PRESS_41
                CLR  P1.2
                AJMP LOOP           ; Jump to loop
PRESS_41:     CJNE  A,#00000110B,PRESS_51
                CLR  P1.3
                AJMP LOOP           ; Jump to loop
PRESS_51:     CJNE  A,#00000101B,PRESS_61
                MOV  P1,#00000000B
                AJMP LOOP           ; Jump to loop
PRESS_61:     AJMP  LOOP
ON:           MOV   LCD_ADDR,#000H      ; Set Address 00H
                ACALL SET_ADDR_LCD ;
                MOV  DPTR,#TITLE_3     ; Index Pointer ROM to Show
LCD
                ACALL WRLINE_LCD       ; 00H-07H (Increase
automatic)
                MOV  LCD_ADDR,#040H    ; Set Address 00H
                ACALL SET_ADDR_LCD ;
                MOV  DPTR,#TITLE_4     ; Index Pointer ROM to Show
LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                                ACALL WRLINE_LCD           ; 00H-07H (Increase
automatic)
START_ON:                       MOV  DPTR,#PORT_A
                                MOVX A,@DPTR
                                JNB  ACC.4,START_ON
WAIT_ON:                         MOV  DPTR,#PORT_A
                                MOVX A,@DPTR
                                JB   ACC.4,WAIT_ON
                                ANL  A,#00001111B
PRESS_12:                       CJNE A,#0000010B,PRESS_22
                                SETB P1.0
                                AJMP LOOP                ; Jump to loop
PRESS_22:                       CJNE A,#0000001B,PRESS_32
                                SETB P1.1
                                AJMP LOOP                ; Jump to loop
PRESS_32:                       CJNE A,#0000000B,PRESS_42
                                SETB P1.2
                                AJMP LOOP                ; Jump to loop
PRESS_42:                       CJNE A,#0000110B,PRESS_52
                                SETB P1.3
                                AJMP LOOP                ; Jump to loop
PRESS_52:                       CJNE A,#0000101B,PRESS_62
                                MOV  P1,#00001111B
                                AJMP LOOP                ; Jump to loop
PRESS_62:                       AJMP LOOP

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

บัณฑิต โรจน์อาริยานนท์ , หลักการไฟฟ้าสื่อสาร , สำนักพิมพ์จุฬาลงกรณ์มหาวิทยาลัย , พิมพ์ครั้งที่ 1 , 2535, หน้า 182-185

การทดลองที่ EL 316 วงจรเฟสล็อคและการทำงาน , ภาควิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

www.motorolla.com

ปรเมษฐ์ ประณยานันท์ และ ปิยพงศ์ เผ่าวณิช , คู่มือและการทำงาน
ไมโครคอนโทรลเลอร์ MCS-51, บริษัท ซีเอ็ดดูเคชั่น จำกัด (มหาชน) หน้า 82-90



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการทำโครงการเรื่อง “การควบคุมอุปกรณ์ไฟฟ้าผ่าน AC-Line” คณะผู้จัดทำขอขอบพระคุณ ผศ.พลผดุง ผดุงกุล ที่ได้ช่วยกรุณาให้คำแนะนำต่างๆที่เป็นประโยชน์ต่อการทำโครงการเรื่องนี้ รวมทั้งเพื่อนๆที่ให้คำแนะนำ ตลอดจนแนะแนวทางที่เป็นประโยชน์ในการทดลองเพื่อนให้โครงการบรรลุผลตามเป้าหมายที่วางไว้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Encoder and Decoder Pairs CMOS

These devices are designed to be used as encoder/decoder pairs in remote control applications.

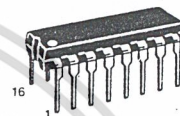
The MC145026 encodes nine lines of information and serially sends this information upon receipt of a transmit enable (TE) signal. The nine lines may be encoded with trinary data (low, high, or open) or binary data (low or high). The words are transmitted twice per encoding sequence to increase security.

The MC145027 decoder receives the serial stream and interprets five of the trinary digits as an address code. Thus, 243 addresses are possible. If binary data is used at the encoder, 32 addresses are possible. The remaining serial information is interpreted as four bits of binary data. The valid transmission (VT) output goes high on the MC145027 when two conditions are met. First, two addresses must be consecutively received (in one encoding sequence) which both match the local address. Second, the 4 bits of data must match the last valid data received. The active VT indicates that the information at the Data output pins has been updated.

The MC145028 decoder treats all nine trinary digits as an address which allows 19,683 codes. If binary data is encoded, 512 codes are possible. The VT output goes high on the MC145028 when two addresses are consecutively received (in one encoding sequence) which both match the local address.

- Operating Temperature Range: -40 to +85°C
- Very-Low Standby Current for the Encoder: 300 nA Maximum @ 25°C
- Interfaces with RF, Ultrasonic, or Infrared Modulators and Demodulators
- RC Oscillator, No Crystal Required
- High External Component Tolerance; Can Use ±5% Components
- Internal Power-On Reset Forces All Decoder Outputs Low
- For Infrared Applications, See Applications Notes AN1016 and AN1126
- Operating Voltage Range: MC145026 = 2.5 to 18 V^{*}
MC145027, MC145028 = 4.5 to 18 V
- Low-Voltage Versions Available:
SC41343 = 2.8 to 10 V Version of the MC145027
SC41344 = 2.8 to 10 V Version of the MC145028

MC145026
MC145027
MC145028
SC41343
SC41344



P SUFFIX
PLASTIC DIP
CASE 648



D SUFFIX
SOG PACKAGE
CASE 751B

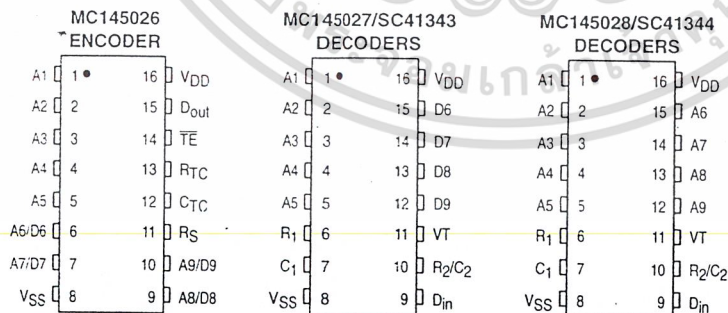


DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

| | |
|-----------------------|-------------|
| MC145026P | Plastic DIP |
| MC145026D | SOG Package |
| MC145027P, SC41343P | Plastic DIP |
| MC145027DW, SC41343DW | SOG Package |
| MC145028P, SC41344P | Plastic DIP |
| MC145028DW, SC41344DW | SOG Package |

PIN ASSIGNMENTS



All MC145026 devices manufactured after date code 9314 or 314 are guaranteed over this wider voltage range. All previous designs using the low-voltage SC41342 should convert to the MC145026, which is a drop-in replacement. The SC41342 part number will be discontinued.

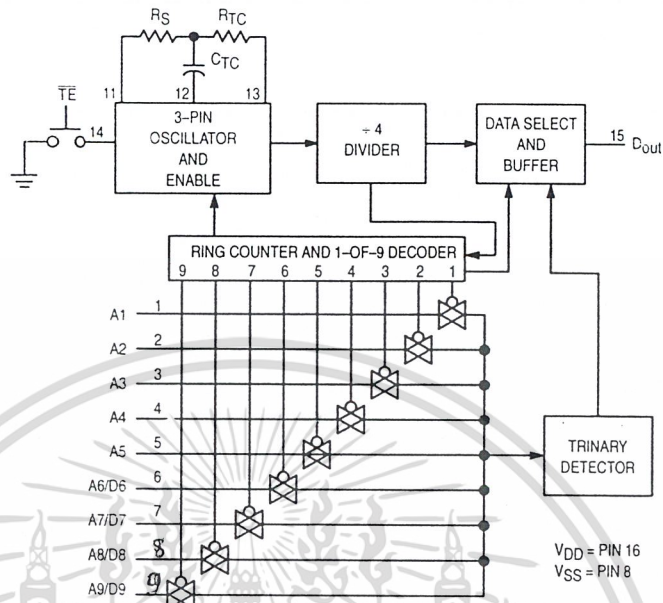


Figure 1. MC145026 Encoder Block Diagram

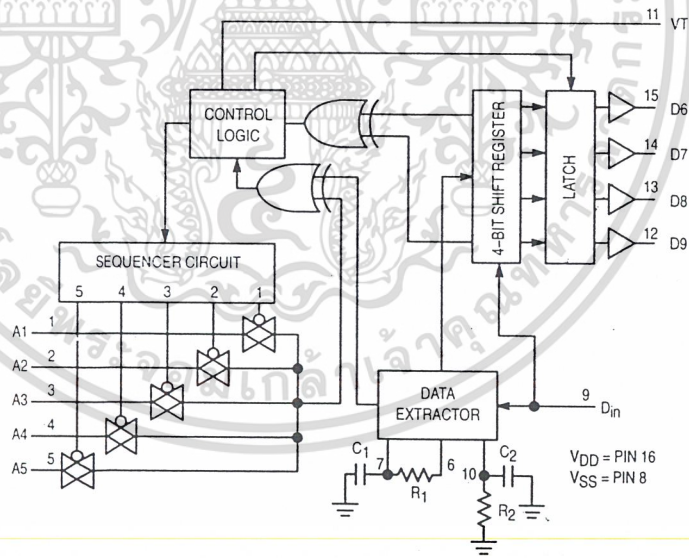


Figure 2. MC145027 Decoder Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS — MC145026*, MC145027, and MC145028 (Voltage Referenced to V_{SS})

| Symbol | Characteristic | V _{DD} V | Guaranteed Limit | | | | | | Unit |
|-----------------|--|----------------------|------------------|-------|-------|--------|-------|-------|------|
| | | | - 40°C | | 25°C | | 85°C | | |
| | | | Min | Max | Min | Max | Min | Max | |
| V _{OL} | Low-Level Output Voltage (V _{in} = V _{DD} or 0) | 5.0 | — | 0.05 | — | 0.05 | — | 0.05 | V |
| | | 10 | — | 0.05 | — | 0.05 | — | 0.05 | |
| | | 15 | — | 0.05 | — | 0.05 | — | 0.05 | |
| V _{OH} | High-Level Output Voltage (V _{in} = 0 or V _{DD}) | 5.0 | 4.95 | — | 4.95 | — | 4.95 | — | V |
| | | 10 | 9.95 | — | 9.95 | — | 9.95 | — | |
| | | 15 | 14.95 | — | 14.95 | — | 14.95 | — | |
| V _{IL} | Low-Level Input Voltage (V _{out} = 4.5 or 0.5 V) (V _{out} = 9.0 or 1.0 V) (V _{out} = 13.5 or 1.5 V) | 5.0 | — | 1.5 | — | 1.5 | — | 1.5 | V |
| | | 10 | — | 3.0 | — | 3.0 | — | 3.0 | |
| | | 15 | — | 4.0 | — | 4.0 | — | 4.0 | |
| V _{IH} | High-Level Input Voltage (V _{out} = 0.5 or 4.5 V) (V _{out} = 1.0 or 9.0 V) (V _{out} = 1.5 or 13.5 V) | 5.0 | 3.5 | — | 3.5 | — | 3.5 | — | V |
| | | 10 | 7.0 | — | 7.0 | — | 7.0 | — | |
| | | 15 | 11 | — | 11 | — | 11 | — | |
| I _{OH} | High-Level Output Current (V _{out} = 2.5 V) (V _{out} = 4.6 V) (V _{out} = 9.5 V) (V _{out} = 13.5 V) | 5.0 | -2.5 | — | -2.1 | — | -1.7 | — | mA |
| | | 5.0 | -0.52 | — | -0.44 | — | -0.36 | — | |
| | | 10 | -1.3 | — | -1.1 | — | -0.9 | — | |
| | | 15 | -3.6 | — | -3.0 | — | -2.4 | — | |
| I _{OL} | Low-Level Output Current (V _{out} = 0.4 V) (V _{out} = 0.5 V) (V _{out} = 1.5 V) | 5.0 | 0.52 | — | 0.44 | — | 0.36 | — | mA |
| | | 10 | 1.3 | — | 1.1 | — | 0.9 | — | |
| | | 15 | 3.6 | — | 3.0 | — | 2.4 | — | |
| I _{in} | Input Current — \overline{TE} (MC145026, Pull-Up Device) | 5.0 | — | — | 3.0 | 11 | — | — | μA |
| | | 10 | — | — | 16 | 60 | — | — | |
| | | 15 | — | — | 35 | 120 | — | — | |
| I _{in} | Input Current R _S (MC145026), D _{in} (MC145027, MC145028) | 15 | — | ± 0.3 | — | ± 0.3 | — | ± 1.0 | μA |
| I _{in} | Input Current A1 - A5, A6/D6 - A9/D9 (MC145026), A1 - A5 (MC145027), A1 - A9 (MC145028) | 5.0 | — | — | — | ± 110 | — | — | μA |
| | | 10 | — | — | — | ± 500 | — | — | |
| | | 15 | — | — | — | ± 1000 | — | — | |
| C _{in} | Input Capacitance (V _{in} = 0) | — | — | — | — | 7.5 | — | — | pF |
| I _{DD} | Quiescent Current — MC145026 | 5.0 | — | — | — | 0.1 | — | — | μA |
| | | 10 | — | — | — | 0.2 | — | — | |
| | | 15 | — | — | — | 0.3 | — | — | |
| I _{DD} | Quiescent Current — MC145027, MC145028 | 5.0 | — | — | — | 50 | — | — | μA |
| | | 10 | — | — | — | 100 | — | — | |
| | | 15 | — | — | — | 150 | — | — | |
| I _{DD} | Dynamic Supply Current — MC145026 (f _c = 20 kHz) | 5.0 | — | — | — | 200 | — | — | μA |
| | | 10 | — | — | — | 400 | — | — | |
| | | 15 | — | — | — | 600 | — | — | |
| I _{DD} | Dynamic Supply Current — MC145027, MC145028 (f _c = 20 kHz) | 5.0 | — | — | — | 400 | — | — | μA |
| | | 10 | — | — | — | 800 | — | — | |
| | | 15 | — | — | — | 1200 | — | — | |

* Also see next Electrical Characteristics table for 2.5 V specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS — MC145026 (Voltage Referenced to V_{SS})

| symbol | Characteristic | V _{DD} V | Guaranteed Limit | | | | | | Unit |
|-----------------|---|----------------------|------------------|------|------|------|------|------|------|
| | | | - 40°C | | 25°C | | 85°C | | |
| | | | Min | Max | Min | Max | Min | Max | |
| V _{OL} | Low-Level Output Voltage (V _{in} = 0 V or V _{DD}) | 2.5 | — | 0.05 | — | 0.05 | — | 0.05 | V |
| V _{OH} | High-Level Output Voltage (V _{in} = 0 V or V _{DD}) | 2.5 | 2.45 | — | 2.45 | — | 2.45 | — | V |
| V _{IL} | Low-Level Input Voltage (V _{out} = 0.5 V or 2.0 V) | 2.5 | — | 0.3 | — | 0.3 | — | 0.3 | V |
| V _{IH} | High-Level Input Voltage (V _{out} = 0.5 V or 2.0 V) | 2.5 | 2.2 | — | 2.2 | — | 2.2 | — | V |
| I _{OH} | High-Level Output Current (V _{out} = 1.25 V) | 2.5 | 0.28 | — | 0.25 | — | 0.2 | — | mA |
| I _{OL} | Low-Level Output Current (V _{out} = 0.4 V) | 2.5 | 0.22 | — | 0.2 | — | 0.16 | — | mA |
| I _{in} | Input Current (T _E — Pull-Up Device) | 2.5 | — | — | 0.09 | 1.8 | — | — | μA |
| I _{in} | Input Current (A1–A5, A6/D6–A9/D9) | 2.5 | — | — | — | ± 25 | — | — | μA |
| I _{DD} | Quiescent Current | 2.5 | — | — | — | 0.05 | — | — | μA |
| I _{dd} | Dynamic Supply Current (f _c = 20 kHz) | 2.5 | — | — | — | 40 | — | — | μA |

ELECTRICAL CHARACTERISTICS — SC41343 and SC41344 (Voltage Referenced to V_{SS})

| symbol | Characteristic | V _{DD} V | Guaranteed Limit | | | | | | Unit |
|-----------------|---|----------------------|------------------|-------|------|-------|-------|-------|------|
| | | | - 40°C | | 25°C | | 85°C | | |
| | | | Min | Max | Min | Max | Min | Max | |
| V _{OL} | Low-Level Output Voltage (V _{in} = 0 V or V _{DD}) | 2.8 | — | 0.05 | — | 0.05 | — | 0.05 | V |
| | | 5.0 | — | 0.05 | — | 0.05 | — | 0.05 | |
| | | 10 | — | 0.05 | — | 0.05 | — | 0.05 | |
| V _{OH} | High-Level Output Voltage (V _{in} = 0 V or V _{DD}) | 2.8 | 2.75 | — | 2.75 | — | 2.75 | — | V |
| | | 5.0 | 4.95 | — | 4.95 | — | 4.95 | — | |
| | | 10 | 9.95 | — | 9.95 | — | 9.95 | — | |
| V _{IL} | Low-Level Input Voltage (V _{out} = 2.3 V or 0.5 V) (V _{out} = 4.5 V or 0.5 V) (V _{out} = 9.0 V or 1.0 V) | 2.8 | — | 0.84 | — | 0.84 | — | 0.84 | V |
| | | 5.0 | — | 1.5 | — | 1.5 | — | 1.5 | |
| | | 10 | — | 3.0 | — | 3.0 | — | 3.0 | |
| V _{IH} | High-Level Input Voltage (V _{out} = 0.5 V or 2.3 V) (V _{out} = 0.5 V or 4.5 V) (V _{out} = 1.0 V or 9.0 V) | 2.8 | 1.96 | — | 1.96 | — | 1.96 | — | V |
| | | 5.0 | 3.5 | — | 3.5 | — | 3.5 | — | |
| | | 10 | 7.0 | — | 7.0 | — | 7.0 | — | |
| I _{OH} | High-Level Output Current (V _{out} = 1.4 V) (V _{out} = 4.5 V) (V _{out} = 9.0 V) | 2.8 | -0.73 | — | -0.7 | — | -0.55 | — | mA |
| | | 5.0 | -0.59 | — | -0.5 | — | -0.41 | — | |
| | | 10 | -1.3 | — | -1.1 | — | -0.9 | — | |
| I _{OL} | Low-Level Output Current (V _{out} = 0.4 V) (V _{out} = 0.5 V) (V _{out} = 1.0 V) | 2.8 | 0.35 | — | 0.3 | — | 0.24 | — | mA |
| | | 5.0 | 0.8 | — | 0.6 | — | 0.4 | — | |
| | | 10 | 3.5 | — | 2.9 | — | 2.3 | — | |
| I _{in} | Input Current — D _{in} | 10 | — | ± 0.3 | — | ± 0.3 | — | ± 1.0 | μA |
| I _{in} | Input Current A1 – A5 (SC41343) A1 – A9 (SC41344) | 2.8 | — | — | — | ± 30 | — | — | μA |
| | | 5.0 | — | — | — | ± 140 | — | — | |
| | | 10 | — | — | — | ± 600 | — | — | |
| C _{in} | Input Capacitance (V _{in} = 0) | — | — | — | — | 7.5 | — | — | pF |
| I _{DD} | Quiescent Current | 2.8 | — | — | — | 60 | — | — | μA |
| | | 5.0 | — | — | — | 75 | — | — | |
| | | 10 | — | — | — | 150 | — | — | |
| I _{dd} | Dynamic Supply Current (f _c = 20 kHz) | 2.8 | — | — | — | 300 | — | — | μA |
| | | 5.0 | — | — | — | 500 | — | — | |
| | | 10 | — | — | — | 1000 | — | — | |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

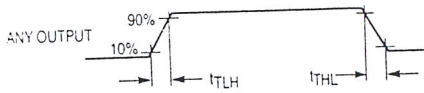


Figure 4.

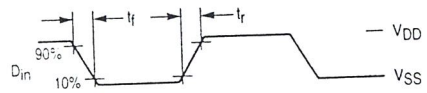


Figure 5.

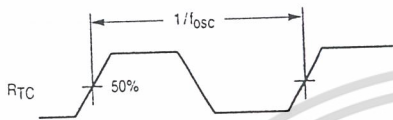


Figure 6.

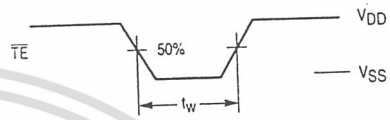
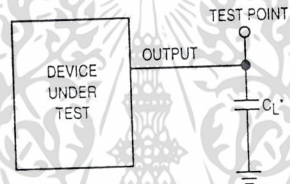


Figure 7.



Includes all probe and fixture capacitance.

Figure 8. Test Circuit

OPERATING CHARACTERISTICS

MC145026

The encoder serially transmits trinary data as defined by the state of the A1 – A5 and A6/D6 – A9/D9 input pins. These pins may be in either of three states (low, high, or open) allowing 19,683 possible codes. The transmit sequence is initiated by a low level on the \overline{TE} input pin. Upon power-up, the MC145026 can continuously transmit as long as \overline{TE} remains low (also, the device can transmit two-word sequences by pulsing \overline{TE} low). However, no MC145026 application should be designed to rely upon the first data word transmitted immediately after power-up because this word may be invalid. Between the two data words, no signal is sent for three data periods (see Figure 10).

Each transmitted trinary digit is encoded into pulses (see Figure 11). A logic 0 (low) is encoded as two consecutive short pulses, a logic 1 (high) as two consecutive long pulses, and an open (high impedance) as a long pulse followed by a short pulse. The input state is determined by using a weak "output" device to try to force each input high then low. If only a high state results from the two tests, the input is assumed to be hardwired to V_{DD} . If only a low state is obtained, the input is assumed to be hardwired to V_{SS} . If both a high and a low can be forced at an input, an open is assumed and is encoded as such. The "high" and "low" levels are 70% and 30% of the supply voltage as shown in the Electrical Characteristics table. The weak "output" device sinks/sources up to 110 μ A at a 5 V supply level, 500 μ A at 10 V, and 1 mA at 15 V.

The \overline{TE} input has an internal pull-up device so that a simple switch may be used to force the input low. While \overline{TE} is high, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When \overline{TE} is brought low, the oscillator is started and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the D_{out} pin.

MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical words, is examined bit by bit during reception. The first five trinary digits are assumed to be the address. If the received address matches the local address, the next four (data) bits are internally stored, but are not transferred to the output data latch. As the second encoded word is received, the address must again match. If a match occurs, the new data bits are checked against the previously stored data bits. If the two nibbles of data (four bits each) match, the data is transferred to the output data latch by VT and remains until new data replaces it. At the same time, the VT output pin is brought high and remains high until an error is received or until no input signal is received for four data periods (see Figure 10).

Although the address information may be encoded in trinary, the data information must be either a 1 or 0. A trinary (open) data line is decoded as a logic 1.

MC145028

This decoder operates in the same manner as the MC145027 except that nine address lines are used and no data output is available. The VT output is used to indicate that a valid address has been received. For transmission security, two identical transmitted words must be consecutively received before a VT output signal is issued.

The MC145028 allows 19,683 addresses when trinary levels are used. 512 addresses are possible when binary levels are used.

PIN DESCRIPTIONS

MC145026 ENCODER

A1 – A5, A6/D6 – A9/D9
Address, Address/Data Inputs (Pins 1 – 7, 9, and 10)

These address/data inputs are encoded and the data is sent serially from the encoder via the D_{out} pin.

RS, CTC, RTC
(Pins 11, 12, and 13)

These pins are part of the oscillator section of the encoder (see Figure 9).

If an external signal source is used instead of the internal oscillator, it should be connected to the RS input and the RTC and CTC pins should be left open.

\overline{TE}
Transmit Enable (Pin 14)

This active-low transmit enable input initiates transmission when forced low. An internal pull-up device keeps this input normally high. The pull-up current is specified in the Electrical Characteristics table.

D_{out}
Data Out (Pin 15)

This is the output of the encoder that serially presents the encoded data word.

V_{SS}
Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

V_{DD}
Positive Power Supply (Pin 16)

The most-positive power supply pin.

MC145027 AND MC145028 DECODERS

A1 – A5, A1 – A9
Address Inputs (Pins 1 – 5) — MC145027,
Address Inputs (Pins 1 – 5, 15, 14, 13, 12) — MC145028

These are the local address inputs. The states of these pins must match the appropriate encoder inputs for the VT pin to go high. The local address may be encoded with trinary or binary data.

D6 – D9
Data Outputs (Pins 15, 14, 13, 12) — MC145027 Only

These outputs present the binary information that is on encoder inputs A6/D6 through A9/D9. Only binary data is

acknowledged; a trinary open at the MC145026 encoder is decoded as a high level (logic 1).

D_{in}
Data In (Pin 9)

This pin is the serial data input to the decoder. The input voltage must be at CMOS logic levels. The signal source driving this pin must be dc coupled.

R₁, C₁
Resistor 1, Capacitor 1 (Pins 6, 7)

As shown in Figures 2 and 3, these pins accept a resistor and capacitor that are used to determine whether a narrow pulse or wide pulse has been received. The time constant $R_1 \times C_1$ should be set to 1.72 encoder clock periods:

$$R_1 C_1 = 3.95 R_{TC} C_{TC}$$

R₂/C₂
Resistor 2/Capacitor 2 (Pin 10)

As shown in Figures 2 and 3, this pin accepts a resistor and capacitor that are used to detect both the end of a received word and the end of a transmission. The time constant $R_2 \times C_2$ should be 33.5 encoder clock periods (four data periods per Figure 11): $R_2 C_2 = 77 R_{TC} C_{TC}$. This time

constant is used to determine whether the D_{in} pin has remained low for four data periods (end of transmission). A separate on-chip comparator looks at the voltage-equivalent two data periods ($0.4 R_2 C_2$) to detect the dead time between received words within a transmission.

VT
Valid Transmission Output (Pin 11)

This valid transmission output goes high after the second word of an encoding sequence when the following conditions are satisfied:

1. the received addresses of both words match the local decoder address, and
2. the received data bits of both words match.

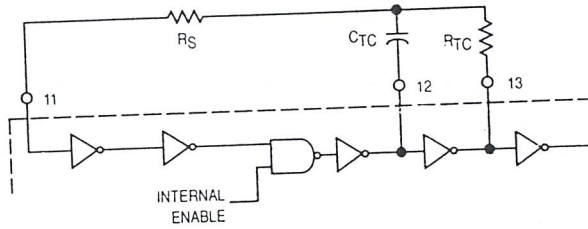
VT remains high until either a mismatch is received or no input signal is received for four data periods.

VSS
Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

VDD
Positive Power Supply (Pin 16)

The most-positive power supply pin.



This oscillator operates at a frequency determined by the external RC network; i.e.,

$$f = \frac{1}{2.3 R_{TC} C_{TC'}} \text{ (Hz)}$$

for 1 kHz ≤ f ≤ 400 kHz

where: $C_{TC'} = C_{TC} + C_{\text{layout}} + 12 \text{ pF}$
 $R_S = 2 R_{TC}$
 $R_S \geq 20 \text{ k}$
 $R_{TC} \geq 10 \text{ k}$
 $400 \text{ pF} < C_{TC} < 15 \text{ }\mu\text{F}$

The value for R_S should be chosen to be ≥ 2 times R_{TC} . This range ensures that current through R_S is insignificant compared to current through R_{TC} . The upper limit for R_S must ensure that $R_S \times 5 \text{ pF}$ (input capacitance) is small compared to $R_{TC} \times C_{TC}$.

For frequencies outside the indicated range, the formula is less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz. Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than 1 M Ω .

Figure 9. Encoder Oscillator Information

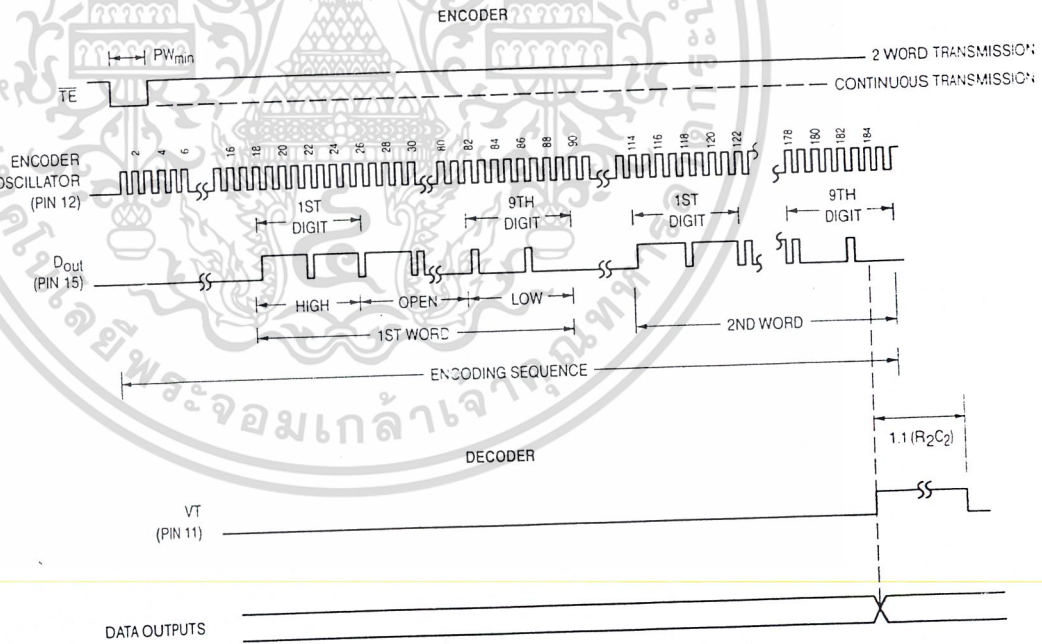


Figure 10. Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

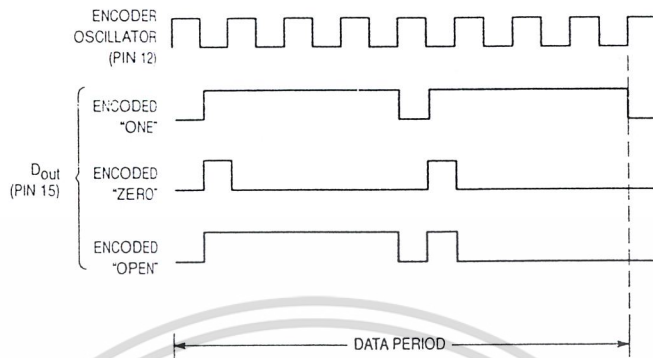


Figure 11. Encoder Data Waveforms

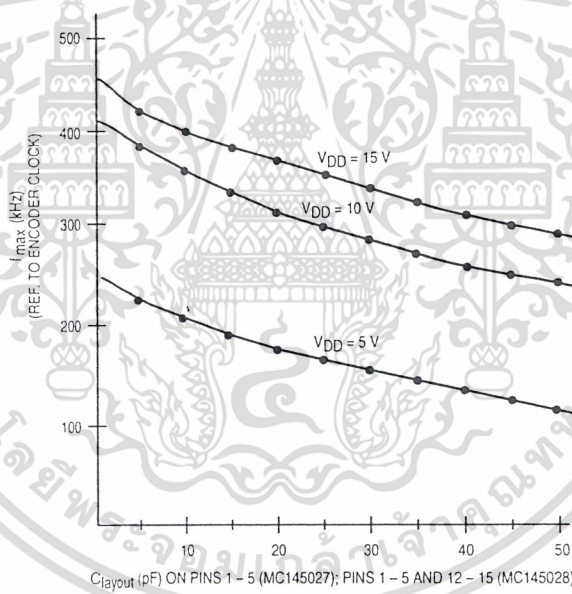


Figure 12. f_{max} vs C_{layout} — Decoders Only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

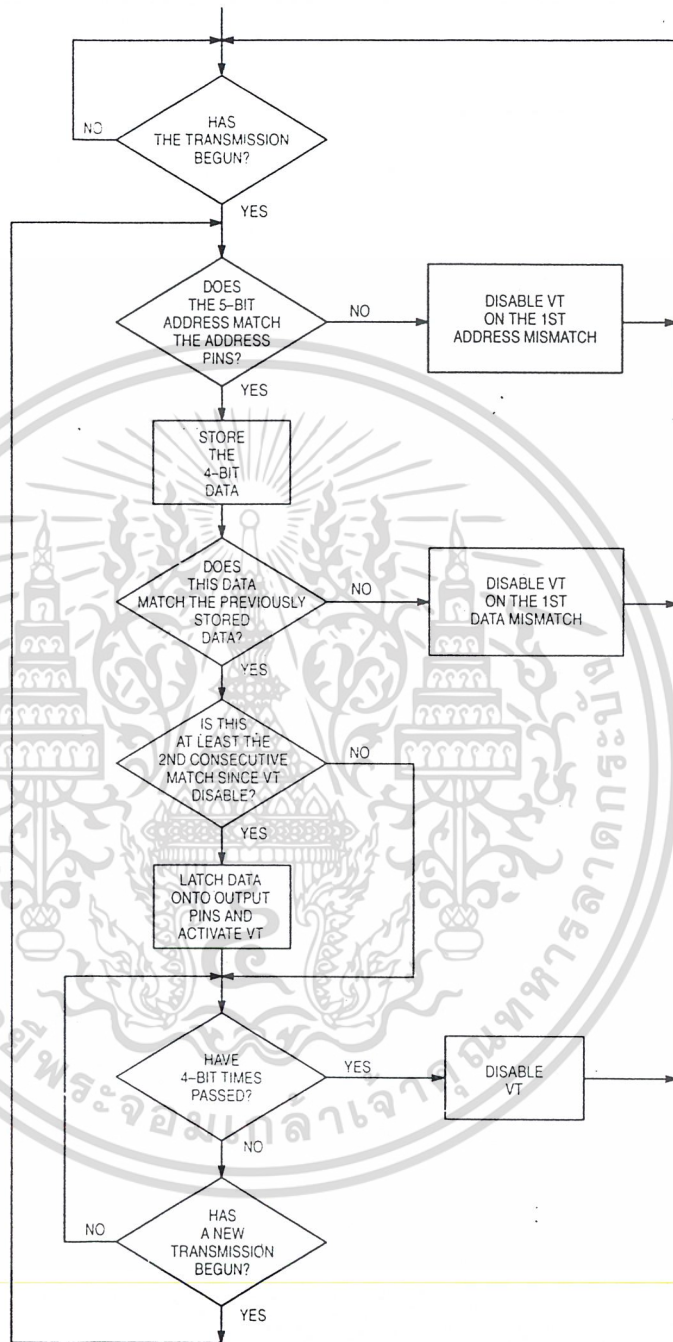


Figure 13. MC145027 Flowchart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

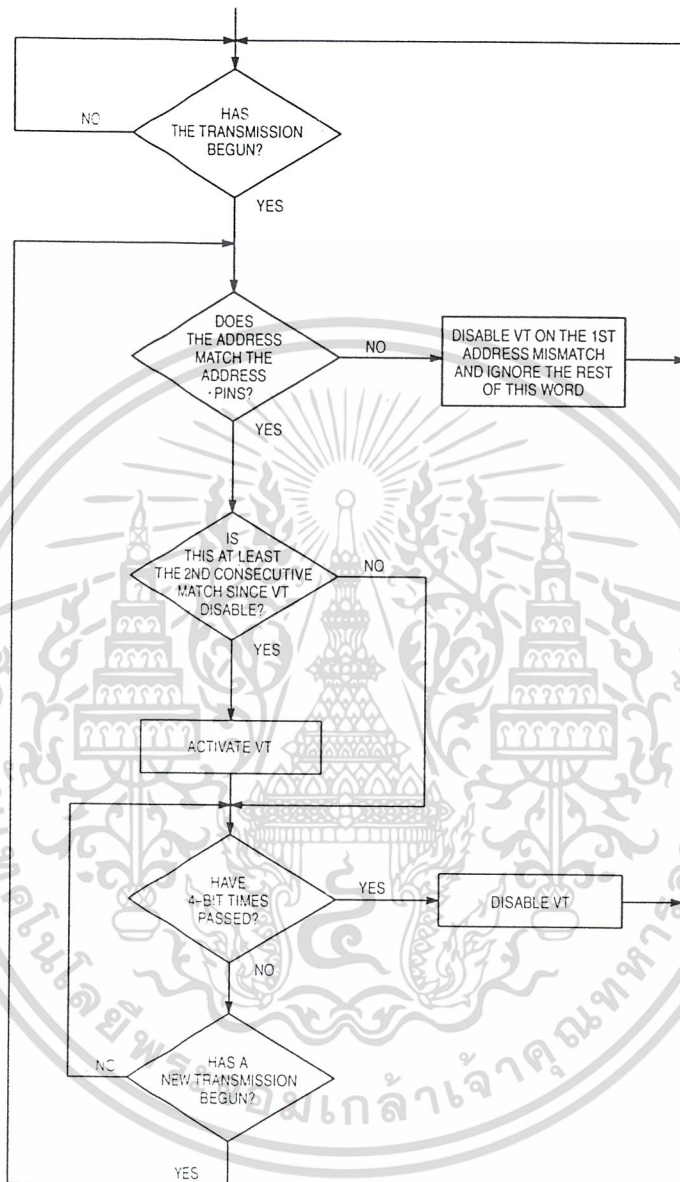


Figure 14. MC145028 Flowchart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145027 AND MC145028 TIMING

To verify the MC145027 or MC145028 timing, check the waveforms on C1 (Pin 7) and R2/C2 (Pin 10) as compared to the incoming data waveform on D_{in} (Pin 9).

The R-C decay seen on C1 discharges down to 1/3 V_{DD} before being reset to V_{DD}. This point of reset (labelled "DOS" in Figure 15) is the point in time where the decision is made whether the data seen on D_{in} is a 1 or 0. DOS should not be too close to the D_{in} data edges or intermittent operation may occur.

The other timing to be checked on the MC145027 and MC145028 is on R2/C2 (see Figure 16). The R-C decay is continually reset to V_{DD} as data is being transmitted. Only between words and after the end-of-transmission (EOT) does R2/C2 decay significantly from V_{DD}. R2/C2 can be used to identify the internal end-of-word (EOW) timing edge which is generated when R2/C2 decays to 2/3 V_{DD}. The internal EOT timing edge occurs when R2/C2 decays to 1/3 V_{DD}. When the waveform is being observed, the R-C decay should go down between the 2/3 and 1/3 V_{DD} levels, but not too close to either level before data transmission on D_{in} resumes.

Verification of the timing described above should ensure a good match between the MC145026 transmitter and the MC145027 and MC145028 receivers.

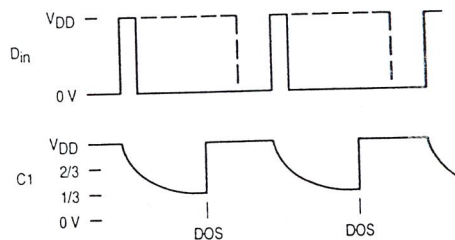


Figure 15. R-C Decay on Pin 7 (C1)



Figure 16. R-C Decay on Pin 10 (R2/C2)

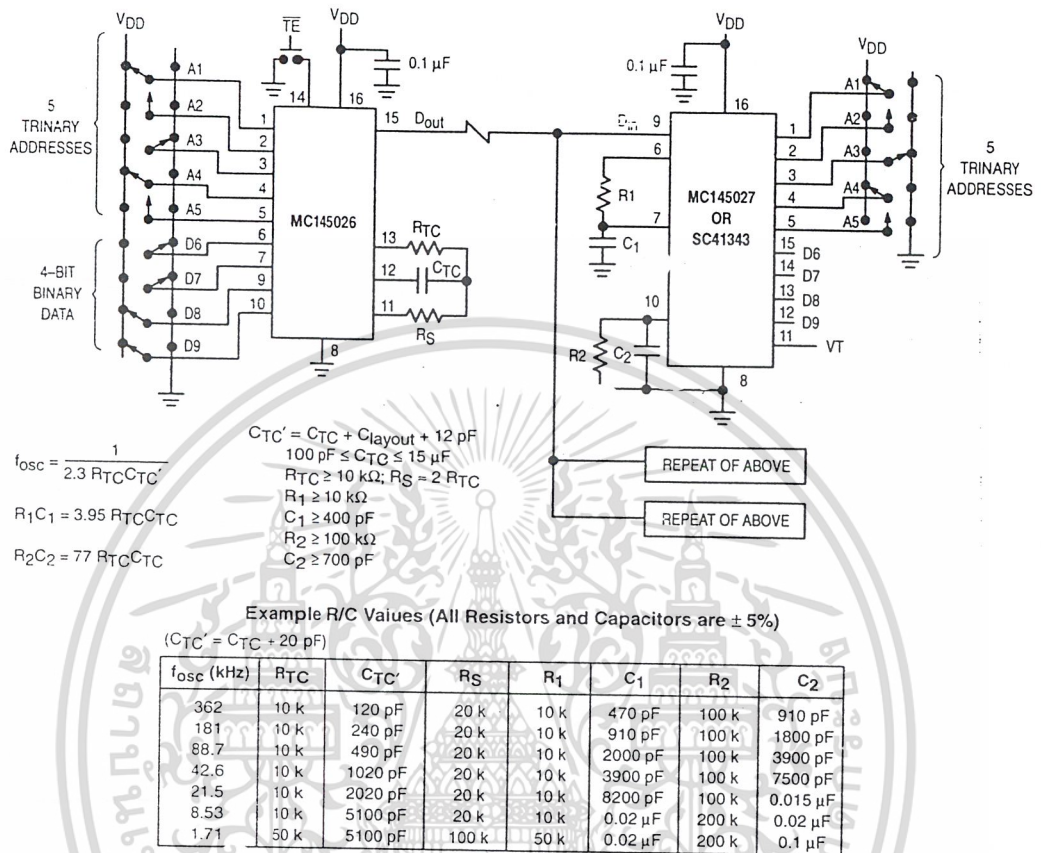


Figure 17. Typical Application

APPLICATIONS INFORMATION

INFRARED TRANSMITTER

In Figure 18, the MC145026 encoder is set to run at an oscillator frequency of about 4 to 9 kHz. Thus, the time required for a complete two-word encoding sequence is about 20 to 40 ms. The data output from the encoder gates an RC oscillator running at 50 kHz; the oscillator shown starts rapidly enough to be used in this application. When the "send" button is not depressed, both the MC145026 and oscillator are in a low-power standby state. The RC oscillator has to be trimmed for 50 kHz and has some drawbacks for frequency stability. A superior system uses a ceramic resonator oscillator running at 400 kHz. This oscillator feeds a divider as shown in Figure 19. The unused inputs of the MC14011UB must be grounded.

The MLED81 IRED is driven with the 50 kHz square wave at about 200 to 300 mA to generate the carrier. If desired, two IREDs wired in series can be used (see Application Note AN1016 for more information). The bipolar IRED switch, shown in Figure 18, offers two advantages over a FET. First, a logic FET has too much gate capacitance for the MC14011UB to drive without waveform distortion. Second, the bipolar drive permits lower supply voltages, which are an advantage in portable battery-powered applications.

The configuration shown in Figure 18 operates over a supply range of 4.5 to 18 V. A low-voltage system which operates down to 2.5 V could be realized if the oscillator section of a MC74HC4060 is used in place of the MC14011UB. The data output of the MC145026 is inverted and fed to the RESET pin of the MC74HC4060. Alternately, the MC74HCU04 could be used for the oscillator.

Information on the MC14011UB is in book number DL131/D. The MC74HCU04 and MC74HC4060 are found in book number DL129/D.

INFRARED RECEIVER

The receiver in Figure 20 couples an IR-sensitive diode to input preamp A1, followed by band-pass amplifier A2 with a gain of about 10. Limiting stage A3 follows, with an output of about 800 mV p-p. The limited 50 kHz burst is detected by comparator A4 that passes only positive pulses, and peak-detected and filtered by a diode/RC network to extract the data envelope from the burst. Comparator A5 boosts the sig-

nal to logic levels compatible with the MC145027/28 data input. The D_{in} pin of these decoders is a standard CMO high-impedance input which must *not* be allowed to float. Therefore, direct coupling from A5 to the decoder input is utilized.

Shielding should be used on at least A1 and A2, with good ground and high-sensitivity circuit layout techniques applied.

For operation with supplies higher than +5 V, limiter A4 positive output swing needs to be limited to 3 to 5 V. This is accomplished via adding a zener diode in the negative feedback path, thus avoiding excessive system noise. The biasing resistor stack should be adjusted such that V3 is 1.25 to 1.5 V.

This system works up to a range of about 10 meters. The gains of the system may be adjusted to suit the individual design needs. The 100 Ω resistor in the emitter of the first 2N5088 and the 1 k Ω resistor feeding A2 may be altered if different gain is required. In general, more gain does not necessarily result in increased range. This is due to noise floor limitations. The designer should increase transmitter power and/or increase receiver aperture with Fresnel lensing to greatly improve range. See Application Note AN1016 for additional information.

Information on the MC34074 is in data book DL128/D.

TRINARY SWITCH MANUFACTURERS

Midland Ross—Electronic Connector Div.

617/491-5400

Greyhill

312/354-1040

Augat/Alcoswitch

617/685-4371

Aries Electronics

201/996-6841

The above companies may not have the switches in a DII. For more information, call them or consult *eam: Electronic Engineers Master Catalog* or the *Gold Book*. **Ask for SPD with center OFF.**

Alternative: An SPST can be placed in series between SPDT and the Encoder or Decoder to achieve trinary action.

Motorola cannot recommend one supplier over another and in no way suggests that this is a complete listing of trinary switch manufacturers.

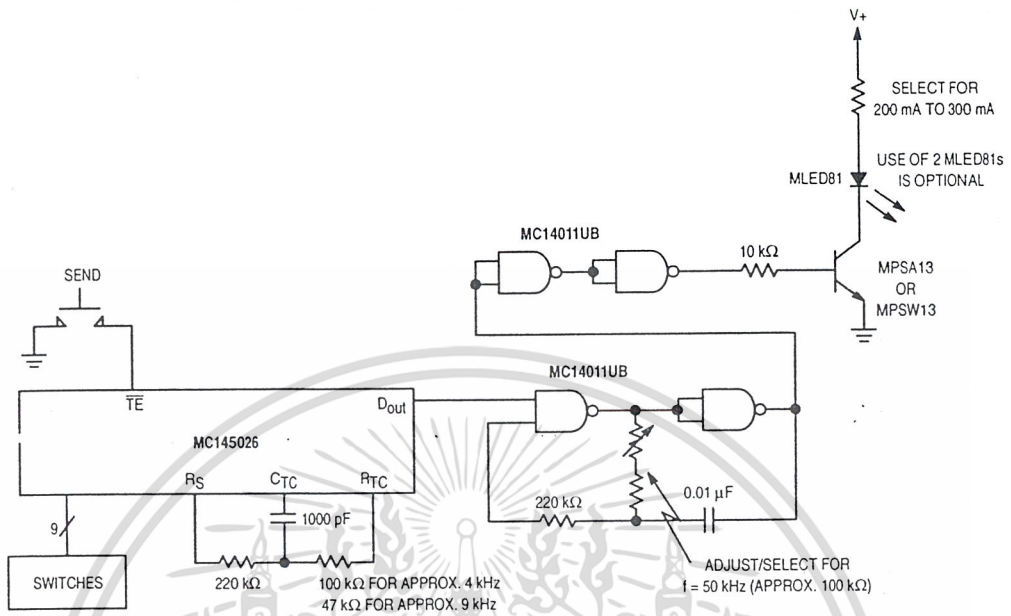


Figure 18. IRED Transmitter Using RC Oscillator to Generate Carrier Frequency

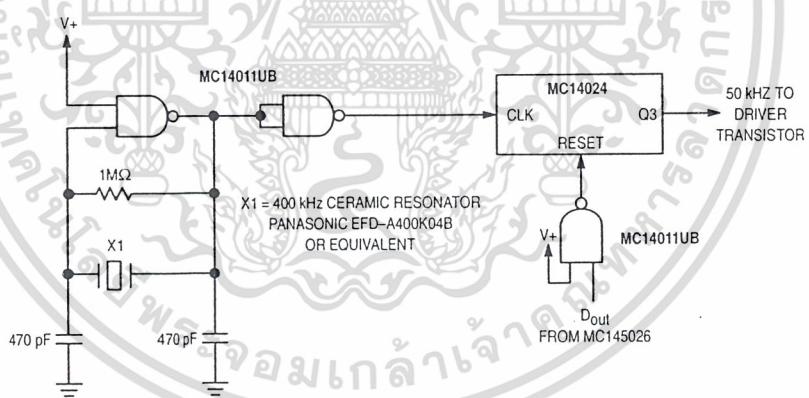


Figure 19. Using a Ceramic Resonator to Generate Carrier Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

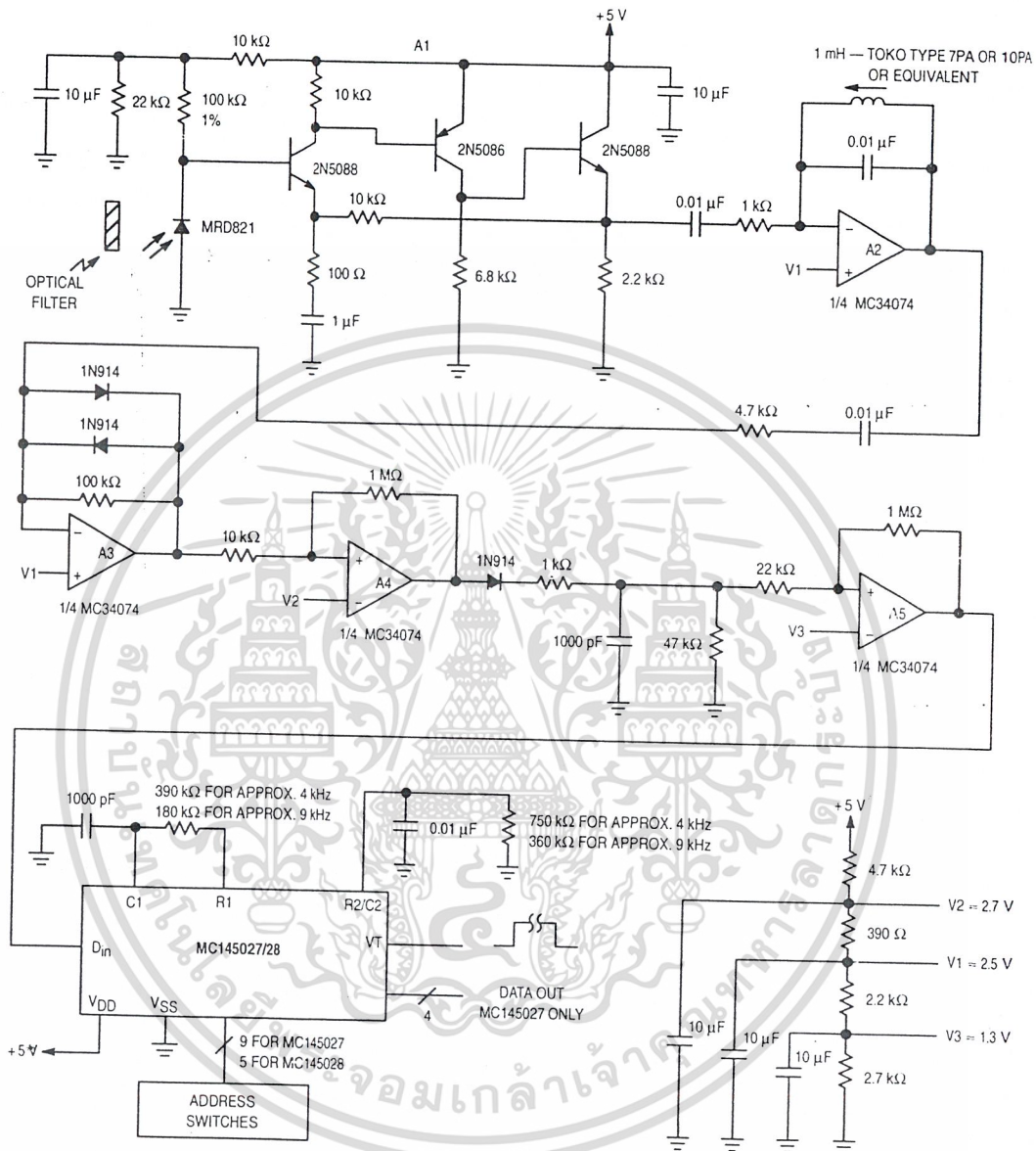


Figure 20. Infrared Receiver