

อินเวอร์เตอร์

INVERTER



โดย

นาย ชานินทร์ มณีโชติ เลขประจำตัว 42015178

นาย วิชรพล พงษ์ปาลีติ เลขประจำตัว 42015192

อาจารย์ที่ปรึกษา

รศ. สมศักดิ์ เชียร์ศิริกุล

รฟ.
2546
2544

เลขหมู่.....
เลขทะเบียน... 46235
วัน, เดือน, ปี 21 ส.ค. 2546

b.....
i.....

รายงานฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1168-0670

โครงการเรื่อง อินเวอร์เตอร์

INVERTER

จัดทำโดย นาย ธานินทร์ มณีโชติ

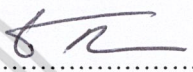
เลขประจำตัว 42015178

นาย วัชรพล พงษ์पालิต

เลขประจำตัว 42015192

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้




.....
(รศ. สมศักดิ์ เชียร์ศิริกุล)
อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโท ปีการศึกษา 2544

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง อินเวอร์เตอร์

ผู้จัดทำ

1. นาย ธานินทร์ มณีโชติ

เลขประจำตัว 42015178

2. นาย วัชรพล พงษ์ปาลิต

เลขประจำตัว 42015192



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์

ชานินทร์ มณีโชติ
วัชรพล พงษ์पालิต
รศ.สมศักดิ์ เชียร์ศิริกุล
ปีการศึกษา 2544

บทคัดย่อ

โครงการนี้จะกล่าวถึงการพัฒนาและทดลองสร้างอินเวอร์เตอร์ เพื่อนำไปใช้กับแหล่งจ่ายไฟ ต่อเนื่อง โดยจะใช้เทคนิคของพัลส์วิดท์มอดูเลชันความถี่สูงซึ่งได้จากการมอดูเลทระหว่างสัญญาณรูปสามเหลี่ยมความถี่ 20 กิโลเฮิร์ต กับสัญญาณไซน์ 50 เฮิร์ต ซึ่งอินเวอร์เตอร์ที่พัฒนาขึ้นนี้จะมีลักษณะสัญญาณที่ทางออกเป็นสัญญาณรูปไซน์ ทำให้มีประสิทธิภาพสูงกว่าและเกิดการสูญเสียกำลังน้อยกว่าเมื่อเทียบกับทั่วไปอินเวอร์เตอร์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INVERTER

Tanin maneechote

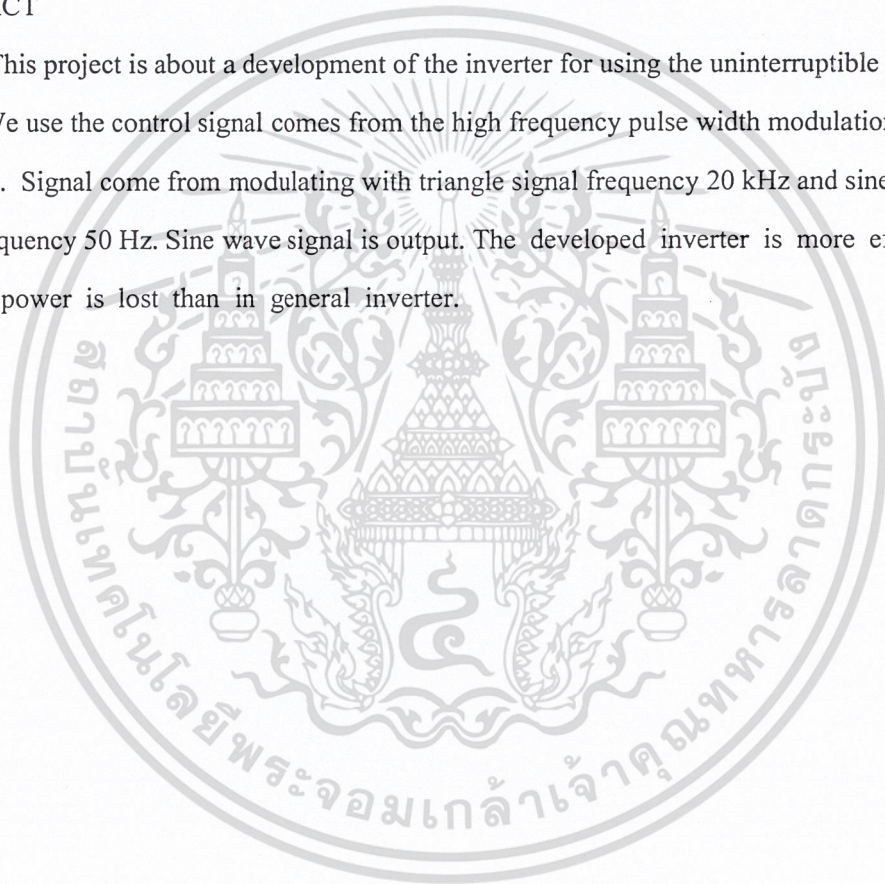
Wacharapol pongpalit

Somsuk Chearsirikun Advisor

2001

ABSTRACT

This project is about a development of the inverter for using the uninterruptible power supply. We use the control signal comes from the high frequency pulse width modulation technique. Signal come from modulating with triangle signal frequency 20 kHz and sine wave signal frequency 50 Hz. Sine wave signal is output. The developed inverter is more efficient and less power is lost than in general inverter.



สารบัญ

หน้า

| | |
|--|----|
| บทคัดย่อ | I |
| ABSTRACT | II |
| บทที่ 1 บทนำ | 1 |
| 1.1 ความสำคัญ | 1 |
| 1.1.1 วัตถุประสงค์ของโครงการ | 1 |
| 1.1.2 ขอบเขตของโครงการ | 1 |
| บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์ | 2 |
| 2.1 ประเภทของอินเวอร์เตอร์ | 2 |
| 2.2 วงจรต่างๆ ของอินเวอร์เตอร์ | 3 |
| 2.3 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชัน (PWM) | 5 |
| 2.3.1 รูปคลื่นพีดับบลิวเอ็มแบบ 2 ระดับ และ แบบ 3 ระดับ | 5 |
| 2.3.2 การสร้างรูปคลื่นพีดับบลิวเอ็ม | 6 |
| 2.3.3 การสร้างรูปคลื่นสัญญาณพีดับบลิวเอ็มแบบเนเทอร์รอล | 7 |
| 2.4 วงจรกรองความถี่ต่ำ (LOW-PASS FILTER) | 8 |
| 2.5 วงจรกรองความถี่สูง | 11 |
| 2.6 คอนเวอร์เตอร์ | 13 |
| 2.6.1 ฟลายแบคคอนเวอร์เตอร์ | 13 |
| 2.6.2 ฟอร์เวิร์ดคอนเวอร์เตอร์ | 15 |
| 2.6.3 พุช-พูลคอนเวอร์เตอร์ | 17 |
| 2.6.4 ฮาล์ฟบริดจ์คอนเวอร์เตอร์ | 19 |
| 2.6.5 ฟูลบริดจ์คอนเวอร์เตอร์ | 21 |
| 2.7 ทรานซิสเตอร์กำลัง | 22 |
| 2.7.1 กำลังงานสูญเสียในรูปความร้อน | 23 |
| 2.7.2 วงจรขับกระแสไบแอส | 24 |
| 2.7.3 วงจรขับกระแสไบแอสโดยใช้หม้อแปลงและเบเกอร์เคลมปี | 25 |
| 2.8 มอสเฟตกำลัง | 25 |
| 2.8.1 กำลังงานสูญเสียในรูปความร้อนของมอสเฟตกำลัง | 26 |
| 2.7.2 เส้นใยของวงจรขับมอสเฟตกำลัง | 27 |
| 2.8.3 วงจรขับมอสเฟตกำลังด้วย TTL | 30 |

| | |
|--|----|
| 2.8.4 วงจรขับมอเตอร์กำลังด้วย CMOS | 31 |
| บทที่ 3 รายละเอียดในการออกแบบและการสร้าง | 33 |
| 3.1 การทำงานของวงจรภาคต่างๆ | 33 |
| บทที่ 4 ผลการทดลอง | 38 |
| 4.1 ผลการทดลองวัดรูปคลื่นสัญญาณที่จุดต่างๆ | 39 |
| บทที่ 5 สรุปและวิจารณ์ผลการทดลอง | 43 |
| กิตติกรรมประกาศ | 44 |
| บรรณานุกรม | 45 |
| ภาคผนวก | 46 |



บทที่ 1

บทนำ

1.1 ความสำคัญ

การแปลงไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสสลับ นิยมเรียกกันว่าอินเวอร์เตอร์ (Inverters) ซึ่งสามารถเปลี่ยนแปลง หรือควบคุมระดับแรงดันไฟฟ้า และความถี่ของไฟฟ้ากระแสสลับได้ อินเวอร์เตอร์ได้นำไปใช้ประโยชน์ต่างๆ ได้ เช่น

1. แหล่งจ่ายไฟฟ้ากระแสสลับสำรอง เมื่อแหล่งจ่ายไฟฟ้ากระแสสลับหลักเกิดขัดข้องขึ้น ที่เรียกกันว่า Stand-by Power supplies หรือ Uninterruptible Power Supplies โดยเรียกย่อๆ ว่า UPS ใช้เป็นระบบไฟฟ้าสำรองสำหรับอุปกรณ์ที่สำคัญๆ เช่น คอมพิวเตอร์ เมื่อแหล่งจ่ายไฟฟ้ากระแสสลับหลักเกิดขัดข้อง Transfer Switch ซึ่งทำงานด้วยความเร็วถึง 1/1000 วินาที จะต่ออุปกรณ์เข้ากับอินเวอร์เตอร์จ่ายไฟฟ้ากระแสสลับให้แทน โดยแปลงจากแบตเตอรี่ซึ่งประจุไว้ ขณะที่ไม่มีแหล่งจ่ายไฟฟ้ากระแสสลับหลัก

2. ใช้ควบคุมความเร็วของมอเตอร์กระแสสลับ โดยการเปลี่ยนความถี่ เมื่อความถี่ของไฟฟ้ากระแสสลับเปลี่ยนแปลง ความเร็วของมอเตอร์จะเปลี่ยนแปลงตามสมการ $N=120f/N$ โดยที่ N = ความเร็วรอบต่อนาที, f = ความถี่ของแหล่งจ่ายไฟฟ้าต่อวินาที และ P = จำนวนขั้วของมอเตอร์ ในการควบคุมนี้ถ้าต้องการแรงบิดคงที่ จะต้องรักษาให้อัตราส่วนของแรงดันต่อความถี่ที่จ่ายเข้ามอเตอร์คงที่ด้วย

3. ใช้แปลงไฟฟ้าจากระบบส่งกำลังไฟฟ้าแรงสูงชนิดกระแสตรง ให้เป็นชนิดกระแสสลับเพื่อจ่ายให้กับผู้ใช้

4. ใช้ในเตาหลุงเหล็กที่ใช้ความถี่สูง ซึ่งใช้หลักการเหนี่ยวนำด้วยสนามแม่เหล็กทำให้ร้อน (Induction Heating)

1.1.1 วัตถุประสงค์ของโครงการ

- เพื่อศึกษาการทำงานของสวิตชิง
- เพื่อศึกษาการสร้างสัญญาณพัลส์วิดท์มอดดูเลชั่น
- เพื่อศึกษาการสร้างวงจรอินเวอร์เตอร์ และใช้เป็นแหล่งจ่ายไฟสำรอง

1.1.2 ขอบเขตของโครงการ

- แรงดันเอาต์พุต 110 Vac 500W
- ความถี่ใช้งาน 50 Hz

บทที่ 2

ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ เป็นการเปลี่ยนกำลังไฟฟ้าทางด้านอินพุท ซึ่งเป็นไฟกระแสตรง(DC) จากแหล่งจ่ายไฟ ให้เป็นกำลังไฟสลับ (AC) ที่มีแรงดันและความถี่ตามที่ต้องการ โดยในที่นี้ต้องการความถี่ 50 Hz แรงดันไฟ AC จะเป็นสัญญาณที่ใกล้เคียงกับคลื่นไซน์ และมีขนาด 220 V อินเวอร์เตอร์ความถี่คงที่สามารถใช้งานเป็นแหล่งจ่ายไฟสำรอง แหล่งจ่ายไฟบนยานพาหนะ หรือนำไปใช้ในระบบแหล่งจ่ายไฟต่อเนื่อง (UPS) อินเวอร์เตอร์ที่ดีควรมีประสิทธิภาพสูงเชื่อถือได้ นอกจากนี้ควรมีขนาดเล็กและน้ำหนักเบาด้วย วิธีหนึ่งคือสวิทช์ที่ความถี่สูงๆ จะสามารถลดขนาดของหม้อแปลงและตัวกรองลงได้ และเพื่อให้การส่งผ่านพลังงานมีประสิทธิภาพสูง ต้องลดการสูญเสียเนื่องมาจากการสวิตช์พร้อมกันสองตัว (Switching Loss) โดยการเลือกอุปกรณ์ที่มีความเร็วในการสวิตช์สูงสามารถ ON/OFF ได้เร็ว ในโครงการนี้เลือกใช้เพาเวอร์มอสเฟตเป็นอุปกรณ์ในการสวิตช์ซึ่งหลักการของอินเวอร์เตอร์จะอาศัยการตัดต่อของสวิทช์ที่เป็นสารกึ่งตัวนำ เป็นตัวตัดต่อไฟฟ้ากระแสตรงที่ต่ออยู่กระแสไฟฟ้าเป็นสัญญาณไฟกระแสสลับ ซึ่งในโครงการนี้เป็นการศึกษาโดยการนำเอาเพาเวอร์มอสเฟตมาทำหน้าที่เป็นสวิทช์ของวงจรทางด้านกำลังโดยใช้สัญญาณควบคุมที่มีรูปคลื่นเป็นแบบสี่เหลี่ยมคางหมู (Quasi square wave) แล้วนำมาผ่านวงจรกรองความถี่ต่ำผ่านจะได้รูปคลื่นเป็นแบบไซน์

2.1 ประเภทของอินเวอร์เตอร์

อินเวอร์เตอร์แบ่งกว้างๆ ได้ 2 ประเภท คือ

1. การอินเวอร์เตอร์เฟสเดียว
2. การอินเวอร์เตอร์สามเฟส

นอกจากนี้การอินเวอร์เตอร์ยังแบ่งตามลักษณะโครงสร้าง และการนำไปใช้งาน ได้ 2 ประเภทคือ

1. การอินเวอร์เตอร์แบบป้อนแรงดัน (Voltage Source Inverters ; VSI) ซึ่งแบ่งได้เป็น 4 กลุ่ม ดังนี้

1.1 อินเวอร์เตอร์แบบการมอดูเลตตามความกว้างของพัลส์ [Pulse Width Modulation (PWM) Inverters]

1.2 อินเวอร์เตอร์แบบรีโซแนนท์

1.3 อินเวอร์เตอร์แบบ McMurray

1.4 อินเวอร์เตอร์แบบ McMurray – Bedford

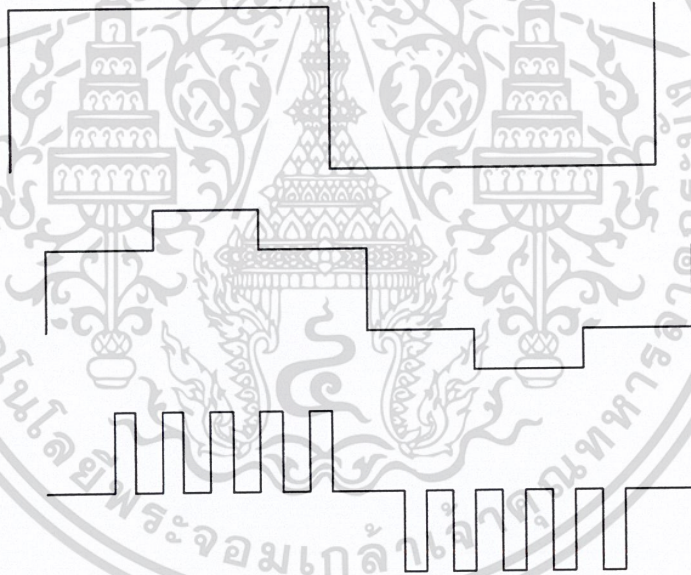
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. การอินเวอร์เตอร์แบบป้อนกระแส (Current Source Inverters ;CSI)

สำหรับในบทนี้จะกล่าวถึงแค่หลักการทำงานของอินเวอร์เตอร์ แบบการมอดูเลตตามความกว้างของพัลส์

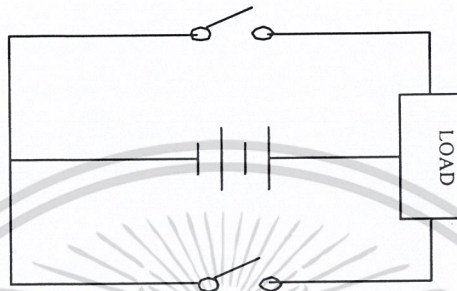
2.2 วงจรต่างๆ ของอินเวอร์เตอร์

วงจรอินเวอร์เตอร์นั้น เอาท์พุทที่ได้จากวงจร ยังไม่ได้เป็นคลื่นไซน์ ถ้าหากยังไม่ได้มีการกรองความถี่ รูปคลื่นที่ได้จากวงจรอินเวอร์เตอร์จะมีลักษณะที่ประกอบไปด้วยผลรวมระหว่างคลื่นความถี่หลักมูล กับ องค์ประกอบฮาร์โมนิกส์ ที่มีความถี่เป็นจำนวนเท่าของความถี่หลักมูลวงจรอินเวอร์เตอร์ เมื่อพิจารณาตามลักษณะของรูปคลื่นเอาท์พุท จะมีอยู่ด้วยกันหลายแบบดังแสดงในรูป

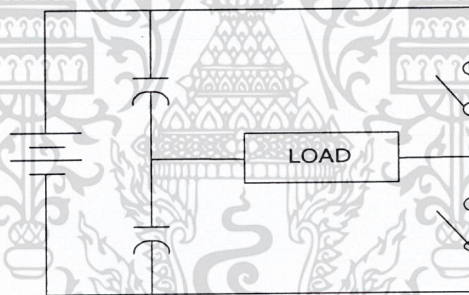


รูปที่ 2.1 แสดงรูปคลื่นเอาท์พุทแบบต่างๆ ของวงจรอินเวอร์เตอร์

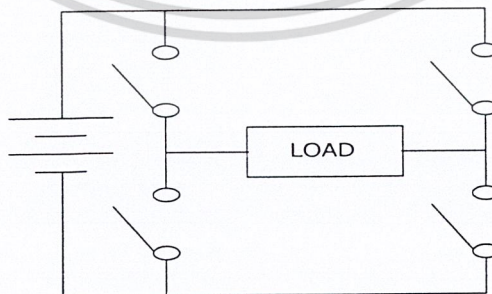
วงจรสวิตช์อินเวอร์เตอร์ที่นิยมใช้กัน มีอยู่หลายแบบจะมีคุณสมบัติที่แตกต่างกันไป รวมทั้งคุณสมบัติของอุปกรณ์ในแต่ละวงจร และขนาดของอุปกรณ์ก็จะแตกต่างกันไป โดยวงจรอินเวอร์เตอร์ที่นิยมใช้ได้แก่ วงจรพุชพูล (Push-pull) , วงจรฮาร์ฟบริดจ์ (Half Bridge) , วงจรฟูลบริดจ์ (Full Bridge)



รูปที่ 2.2 วงจรอินเวอร์เตอร์แบบพุชพูล



รูปที่ 2.3 วงจรอินเวอร์เตอร์แบบฮาร์ฟบริดจ์



รูปที่ 2.4 วงจรอินเวอร์เตอร์แบบฟูลบริดจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดิมอดูเลชัน (PWM)

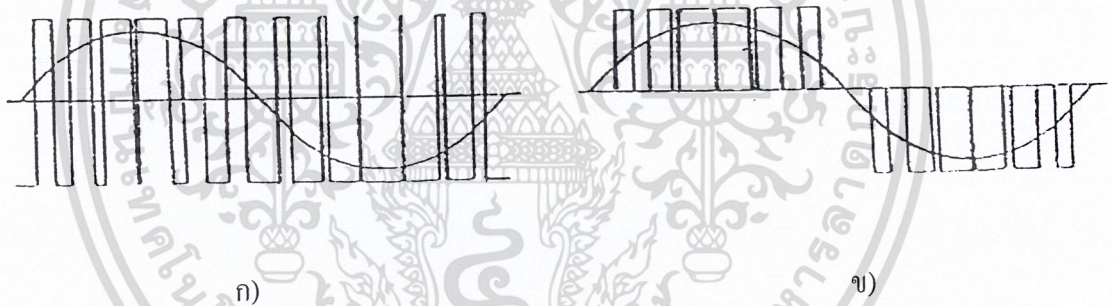
การมอดูเลตความกว้างของพัลส์ (PULSE WIDTH MODULATION , P.W.M. เป็นเทคนิคการแบ่งรูปคลื่นในหนึ่งคาบออกเป็น พัลส์ย่อยๆ หลายๆ พัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างไม่เท่ากัน ในบทยนี้จะกล่าวถึงรูปคลื่นพีดับบลิวเอ็มชนิดต่างๆ รวมทั้งเทคนิคในการสร้างรูปคลื่นด้วย

2.3.1 รูปคลื่นพีดับบลิวเอ็มแบบ 2 ระดับ และ แบบ 3 ระดับ

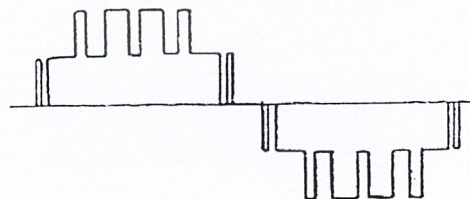
รูปคลื่นพีดับบลิวเอ็มมีอยู่ด้วยกันหลายชนิด แต่ที่ถูกนำมาประยุกต์ใช้มากที่สุดเป็นชนิดพื้นฐาน ได้แก่ แบบ 2 ระดับ (2 level PWM) และแบบ 3 ระดับ (3 level PWM)

1.รูปคลื่นพีดับบลิวเอ็มแบบ 2 ระดับ เป็นรูปคลื่นที่มีการสวิตช์ระหว่างระดับอ้างอิง 2 ระดับ คือ $+E$ และ $-E$

2.รูปคลื่นพีดับบลิวเอ็มแบบ 3 ระดับ เป็นรูปคลื่นที่มีการสวิตช์ระหว่างระดับอ้างอิง 3 ระดับ คือ $+E, 0$ และ $-E$



รูปที่ 2.5 แสดงรูปคลื่นพีดับบลิวเอ็ม ก) แบบ 2 ระดับ ข) แบบ 3 ระดับ



รูปที่ 2.6 แสดงรูปคลื่นพีดับบลิวเอ็มในวงจร 3 เฟสพีดับบลิวเอ็มอินเวอร์เตอร์

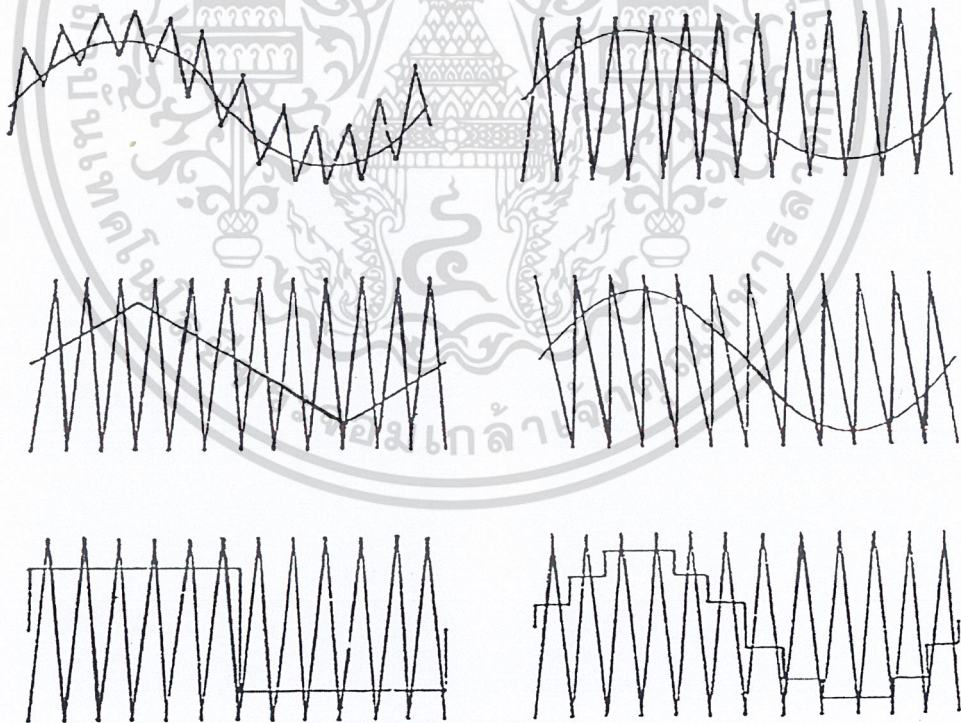
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 การสร้างรูปคลื่นพีดับบลิวเอ็ม

รูปคลื่นพีดับบลิวเอ็มสามารถสร้างได้หลายแบบ

1. โดยการใช้ไมโครโปรเซสเซอร์ ทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ส่งสัญญาณ ซึ่งสอดคล้องกับมุมของสวิทช์ผ่านทางพอร์ตเอาต์พุต ซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่ามุม สวิทช์ต่างๆ ออกมาเสียก่อนแล้วจึงเก็บไว้ในหน่วยความจำ ไมโครโปรเซสเซอร์จะอาศัยข้อมูลจากหน่วยความจำนี้เพื่อสร้างรูปแบบสัญญาณพีดับบลิวเอ็มขึ้นมาแล้วส่งออกทางพอร์ตเอาต์พุต

2. โดยการใช้วงจรถอิลทรอนิก เป็นวิธีที่สะดวกที่สุด คือ การใช้วงจรเปรียบเทียบ เช่น ไอซีเบอร์ LM339, LM311, TL494, LM566 เป็นต้น ซึ่งสามารถกระทำโดยป้อนสัญญาณอินพุต 2 สัญญาณ เข้าสู่ วงจรเปรียบเทียบ คือ สัญญาณอ้างอิง (reference signal) ซึ่งจะมีความถี่เท่ากับรูปคลื่นพีดับบลิวเอ็มที่ต้องการ กับสัญญาณพาหะ (carrier signal) ที่มีความถี่สูงกว่า มุมสวิทช์ของรูปคลื่นพีดับ บลิวเอ็มก็คือ จุดตัดของสัญญาณทั้งสอง



รูปที่ 2.7 ตัวอย่างการสร้างรูปคลื่นพีดับบลิวเอ็มโดยการใช้วงจรเปรียบเทียบ

2.3.3 การสร้างรูปคลื่นสัญญาณพีคดับลิวเอ็มแบบเนเทอร์อล

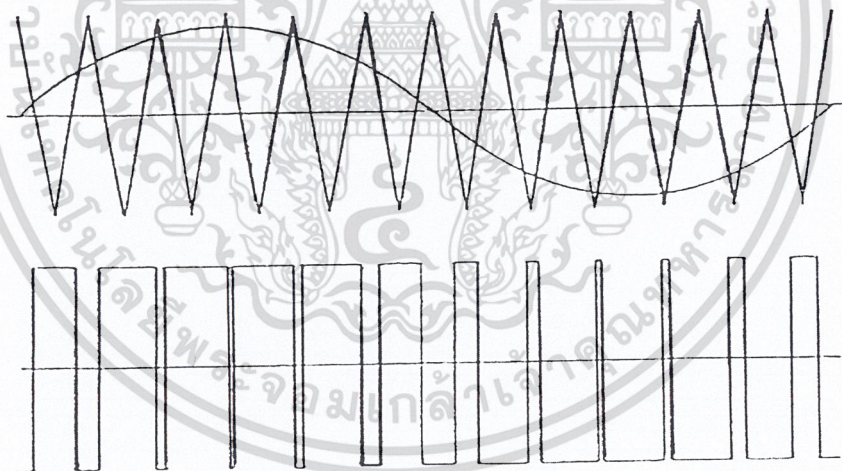
การสร้างรูปคลื่นพีคดับลิวเอ็ม โดยการใช้วงจรเปรียบเทียบจะมืองค์ประกอบ สองประการ ที่จะเป็นตัวกำหนดลักษณะคลื่นพีคดับลิวเอ็ม ได้แก่

1. อัตราส่วนสัญญาณแคเรียร์ต่อสัญญาณอ้างอิง (Frequency Ratio, N)

2. อัตราส่วนแอมพลิจูดของสัญญาณอ้างอิงต่อสัญญาณแคเรียร์หรืออัตราส่วนการมอดูเลชัน (Modulation Ratio, K)

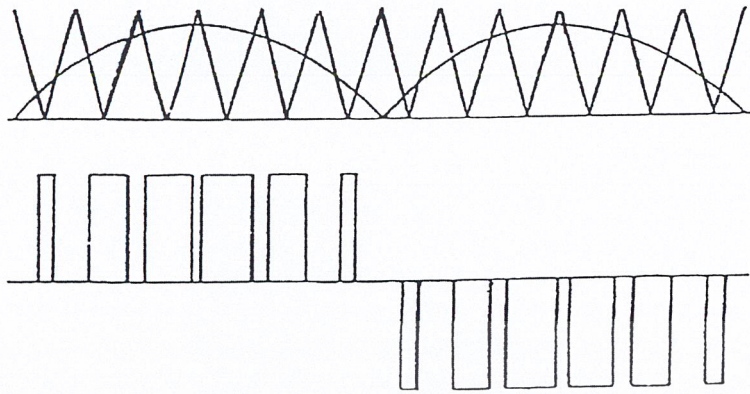
โดยปกติค่าอัตราส่วนการมอดูเลชันจะใช้ค่าที่อยู่ในช่วงไม่เกิน หนึ่ง ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์ โดยความกว้างของพัลส์จะยิ่งมากขึ้นเมื่อค่า K มีค่ามากขึ้น ส่วนอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์ให้มีจำนวนเท่ากับค่า N และมีจำนวนมุมสวิทช์ $2N$

การสร้างรูปแบบเนเทอร์อลแซมปลิง (Natural Sampling) จะใช้คลื่นไซน์เป็นสัญญาณอ้างอิงและคลื่นสามเหลี่ยมเป็นสัญญาณแคเรียร์ โดยสามารถสร้างทั้งแบบ 2 ระดับและ 3 ระดับการสร้างแบบ 2 ระดับจะใช้สัญญาณสามเหลี่ยมและคลื่นไซน์เต็มลูกคลื่น ช่วงที่ไซน์มากกว่าคลื่นสามเหลี่ยมการ สวิทช์จะเป็นบวกและช่วงที่ไซน์มีขนาดน้อยกว่าการสวิทช์จะเป็นลบ



รูปที่ 2.8 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิงชนิด 2 ระดับ

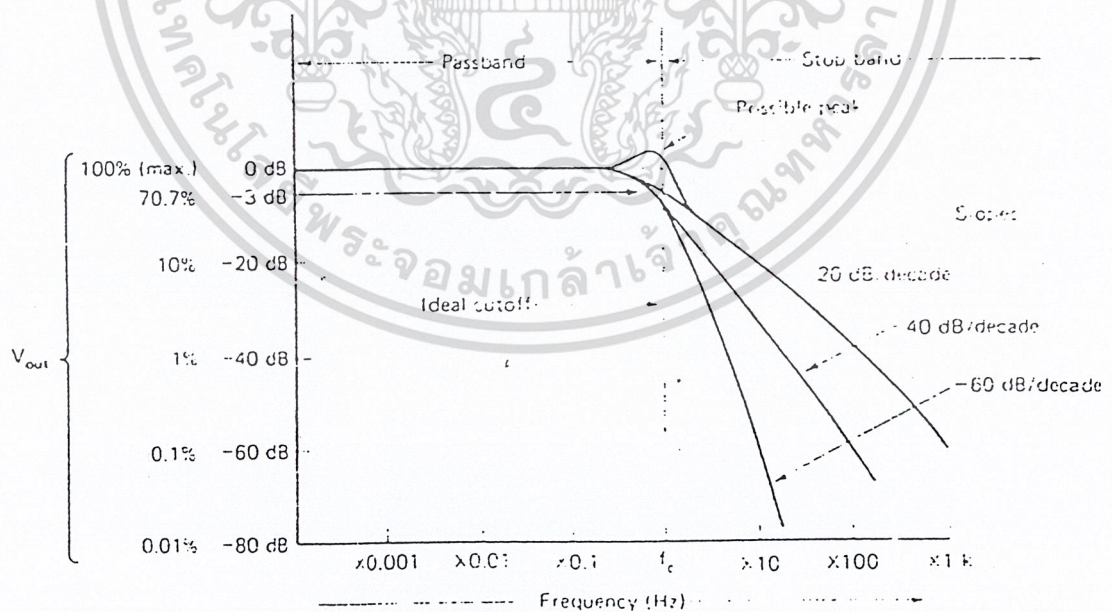
สำหรับการเปรียบเทียบแบบ 3 ระดับ จะใช้คลื่นไซน์ที่เรกติฟายขึ้นไปเป็นรูปเต็มลูกคลื่น (full wave) เปรียบเทียบกับคลื่นสามเหลี่ยมที่ถูกยกระดับขึ้นไปเหนือกราวด์ ช่วงที่คลื่นฟูลเวฟมีขนาดมากกว่า การสวิทช์จะมีค่าเป็นบวกในครึ่งคาบแรกและเป็นลบในครึ่งคาบหลัง ส่วนช่วงที่คลื่นฟูลเวฟมีขนาดน้อย การสวิทช์จะเป็นศูนย์ดังแสดงในรูป 2.9



รูปที่ 2.9 การสร้างรูปคลื่นแบบเนเทอร์อลเซมปลิงชนิด 3 ระดับ

2.4 วงจรกรองความถี่ต่ำ (LOW-PASS FILTER)

ในการใช้งานวงจรอิเล็กทรอนิกส์บางครั้ง เราอาจต้องการให้สัญญาณบางความถี่ผ่านเข้ามาเท่านั้น โดยที่สัญญาณซึ่งมีความถี่นอกเหนือจากนี้จะถูกกำจัดออกไป และนี่คือประโยชน์ของวงจรกรองความถี่ชนิดต่างๆ โดยเริ่มศึกษาวงจรกรองความถี่ต่ำเป็นชนิดแรก

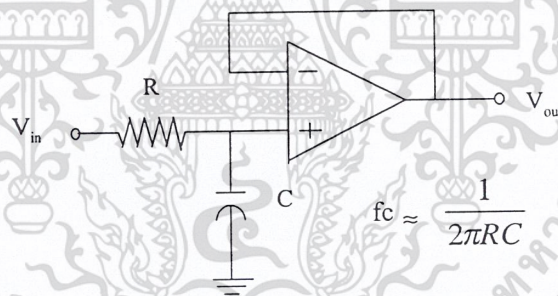


รูป 2.10 กราฟ แสดงการตอบสนองต่อความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในอุดมคติ วงจรกรองความถี่ต่ำจะกันไม่ให้สัญญาณที่มีความถี่สูงกว่าความถี่คัทออฟ(f_c) ผ่านเข้าไปในวงจรเลยหากสัญญาณมีความถี่สูงกว่า f_c เพียงเล็กน้อย แต่ในทางปฏิบัติ ลักษณะของ ความถี่สูงที่ถูกกันออกไปนั้นจะไม่เป็นเช่นนั้น แต่จะค่อยๆ ถูกลดอัตราขยายลงเรื่อยๆ จุดที่ความถี่มีค่าเท่ากับ f_c ถูกเรียกได้หลายชื่อ เช่น ความถี่ 0.707 (ขนาดของ V_{out} ลดลงเหลือเพียง 70.7 % เทียบ กับ V_{in} สูงสุด) ความถี่ -3 dB (อัตราขยายของแรงดันเอาต์พุตลดลง 3 dB) หรือความถี่หักมุม เป็นต้น กล่าวโดยสรุปแล้ว วงจรนี้จะลดทอนขนาดของสัญญาณที่มีความถี่สูงกว่า f_c ว่าช่วงที่ผ่านได้ (PASS BAND) และช่วงที่มีความถี่สูงกว่า f_c ว่าช่วงที่ถูกกัน (STOP BAND)

จากกราฟ แสดงการตอบสนองต่อความถี่ในรูป 2.10 จะพบว่า เมื่อสัญญาณมีความถี่สูงกว่าความถี่คัทออฟแล้ว สัญญาณบางเส้นอาจถูกลดทอนด้วยอัตราที่น้อยกว่าสัญญาณเส้นอื่น เช่น สัญญาณที่มีความชัน -20 dB/decade (อัตราขยายลดลง 20 dB ต่อความถี่ที่เพิ่มขึ้น 10 เท่า) จะมีความชันน้อยกว่าสัญญาณที่มีค่า -60 dB/decade คุณสมบัตินี้เกิดขึ้นจากการออกแบบวงจรกรองความถี่และเป็นที่น่าอนว่า ยิ่งความชันนี้มีขนาดลบมากเท่าใด วงจรก็จะมีคุณสมบัติใกล้เคียงกับวงจรในอุดมคติมากยิ่งขึ้น



รูป 2.11 แสดงตัวอย่างของวงจรกรองความถี่ต่ำแบบพื้นฐาน

วงจรกรองความถี่ต่ำแบบพื้นฐาน ซึ่งใช้อุปกรณ์ที่ถูกต้องในลักษณะของวงจรตามแรงดัน และใช้หลักการแบ่งแรงดันธรรมดา ณ ขั้วอินพุทบวก โดยใช้คุณสมบัติที่ว่าความถี่ของสัญญาณอินพุทจะมีผลต่อค่าอิมพีแดนซ์ของตัวเก็บประจุตั้งสมการ

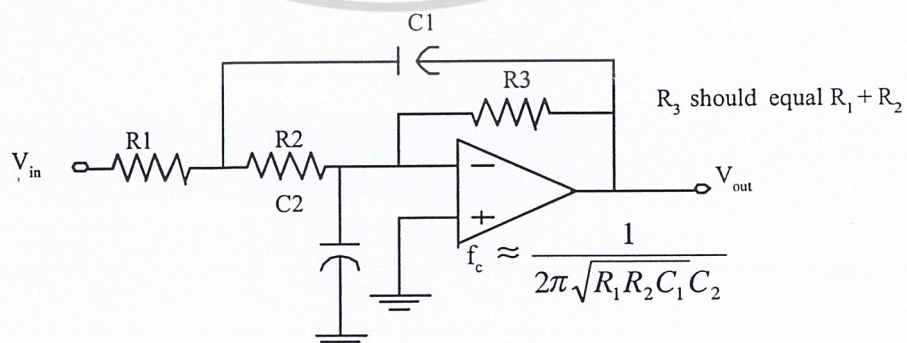
$$x_c = \frac{1}{w_c} \quad (w = 2\pi f)$$

โดยที่ f คือ ความถี่ของสัญญาณอินพุต ดังนั้น เมื่อสัญญาณอินพุตมีความถี่ต่ำ x_c จะมีค่าสูง ทำให้แรงดันเกือบทั้งหมดจากอินพุตตกคร่อมตัวเก็บประจุ และเป็นผลให้แรงดันเอาต์พุต v_o มีค่าประมาณเท่ากับ v_{in} ด้วย ในขณะที่สัญญาณซึ่งมีความถี่สูงจะทำให้ x_c มีค่าต่ำเป็นผลให้ตัวเก็บประจุเสมือนถูกตัดวงจร ดังนั้น v_{out} จึงมีค่าต่ำด้วย สรุปได้ว่า ช่วงของสัญญาณที่มีความถี่ต่ำจะผ่านไปปรากฏที่เอาต์พุตได้ โดยที่สัญญาณซึ่งมีความถี่สูงจะถูกกั้นเอาไว้ และเราสามารถหาความถี่ f_c ที่แบ่งช่วงสัญญาณออกเป็นสองส่วนได้ดังสมการ

$$f_c \approx \frac{1}{2\pi RC}$$

วงจรกรองความถี่ต่ำในรูป 2.11 นี้จะมีความชันประมาณ -20 dB/decade และจากการใช้อุปกรณ์เช่น ตัวเก็บประจุในวงจรสัญญาณที่วัดได้จากเอาต์พุต จะมีเฟสไม่ตรงกับอินพุตเลยทีเดียว คือ จะมีการเลื่อนเฟสออกไป -45° (ถึงแม้จะป้อนอินพุต ณ จั๋วอินพุตบวกก็ตาม) ซึ่งหากความชันมีค่าเป็นลบสูงเท่าใด เฟสก็จะถูกเลื่อนไปเรื่อยๆ โดยทั่วไปเฟสของสัญญาณเอาต์พุตจะเลื่อนไป -45° สำหรับทุกๆ ความชันที่ลดลง -20 dB/decade ตัวอย่างเช่น สำหรับสัญญาณที่มีความชัน -40 dB/decade เฟสของเอาต์พุตจะถูกเลื่อนออกไป -90° เทียบกับสัญญาณอินพุตรูป 2.12 แสดงวงจรที่ถูกปรับปรุงให้มีความชันถึง -40 dB/decade โดยมีตัวเก็บประจุทำหน้าที่เช่นเดิม แต่เพิ่มตัวเก็บประจุ C_1 ในการป้อนสัญญาณกลับมาหักล้างกับสัญญาณอินพุตที่มีความถี่สูง (เนื่องจาก X_{C_1} จะมีค่าลดลง) และเราสามารถหาความถี่ตัดออกจากสมการได้ดังนี้

$$f_c \approx \frac{1}{2\pi \sqrt{R_1 R_2 C_1 C_2}}$$



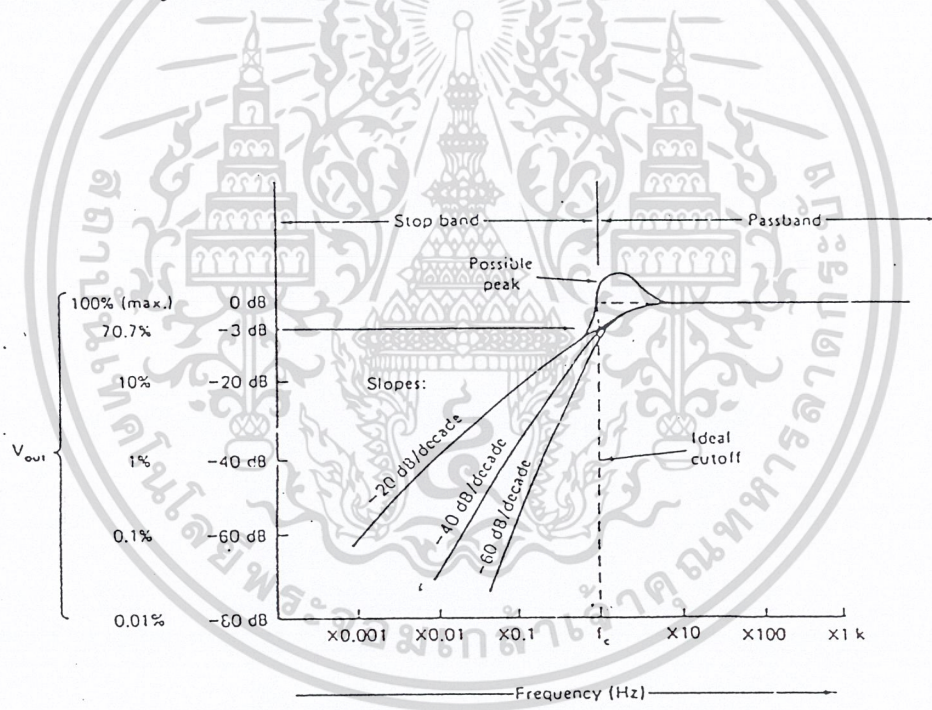
รูป 2.12 วงจรกรองความถี่ต่ำ -40 dB/decade

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการนี้จะให้ผลแม่นยำมากถ้าความต้านทาน R_1 และ R_2 ที่มีขนาดเท่ากัน และตัวเก็บประจุ C_1 มีคาปาซิแตนซ์สูงกว่า C_2 R_3 ควรมีค่าเท่ากับ $R_1 + R_2$ เพื่อสัญญาณเอาต์พุตจะได้มีลักษณะใกล้เคียงกับอินพุตที่สุด และยังช่วยในการปรับออฟเซตให้เกิดสมดุลอีกด้วย

2.5 วงจรกรองความถี่สูง

หลังจากที่ได้ศึกษาวงจรกรองความถี่ต่ำแล้ว เราจะสามารถเข้าใจหลักการทำงานของวงจรกรองความถี่สูงได้อีกด้วยจากชื่อของวงจรชนิดนี้ เราสามารถบอกได้ทันทีว่าวงจรจะยอมให้สัญญาณความถี่สูงผ่านเข้าไปสู่เอาต์พุตได้ แต่จะกันไม่ให้สัญญาณความถี่ต่ำเล็ดลอดออกไป แต่จากคุณสมบัติที่ไม่เหมือนในอุดมคติวงจรนี้จึงมีลักษณะเช่นเดียวกับวงจรกรองความถี่ต่ำ นั่นคือเกิดความถี่คutoff f_c ขึ้น และอัตราขยายจะค่อยๆ ลดลง คือไม่ตกลงในแนวตั้งเลขที่เดียวดังรูป 2.13

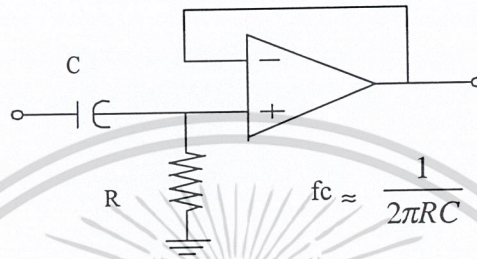


รูป 2.13 กราฟ แสดงการตอบสนองต่อความถี่สูง

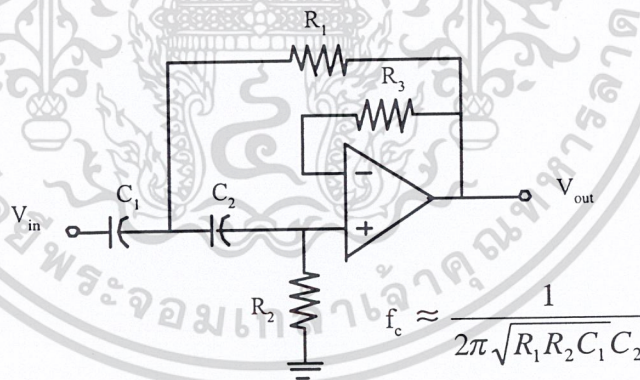
เราสามารถสร้างวงจรนี้โดยการสลับตำแหน่งของตัวต้านทาน และตัวเก็บประจุของวงจรกรองความถี่ต่ำดังรูป 2.14 และสามารถอธิบายจากคุณสมบัติที่ว่า ที่ความถี่สูงอิมพีแดนซ์ของตัวเก็บประจุจะมีค่าต่ำ ดังนั้น สัญญาณอินพุตเกือบทั้งหมดจึงตกคร่อมตัวต้านทาน R และมีศักดาเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V_{out} แต่ที่ความถี่ต่ำกว่า f_c อิมพีแดนซ์ของตัวเก็บประจุจะมีค่าสูง ทำให้แรงดันเกือบทั้งหมดตกคร่อมตัวเก็บประจุ และเป็นผลให้แรงดันคร่อมตัวต้านทานและแรงดันเอาต์พุตมีค่าต่ำมาก โดยที่วงจรในรูป 2.14 นี้มีความชันประมาณ -20 dB/decade และมีค่าความถี่คutoffซึ่งหาได้จากสมการเดียวกับวงจรรองความถี่ต่ำ



รูป 2.14 วงจรรองความถี่สูงมีความชันประมาณ -20 dB/decade



รูป 2.15 วงจรรองความถี่สูงมีความชันประมาณ -40 dB/decade

จากรูป 2.15 เพื่อการทำงานให้เกิดประสิทธิภาพสูงสุด C_1 ควรมีค่าเท่ากับ C_2 R_3 ควรเท่ากับ R_2 โดยมี R_2 เป็นตัวป้อนสัญญาณกลับเพื่อการกรองสัญญาณอีกครั้งหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 คอนเวอร์เตอร์

คอนเวอร์เตอร์นับเป็นส่วนสำคัญในแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่ง มีหน้าที่ลดทอนแรงดันไฟฟ้ากระแสตรงค่าสูงลงมาเป็นแรงดันไฟฟ้ากระแสตรงค่าต่ำและสามารถคงค่าแรงดันได้ คอนเวอร์เตอร์มีหลายแบบขึ้นอยู่กับลักษณะการจ้วงจรภายในโดยคอนเวอร์เตอร์แต่ละแบบจะมีข้อดีข้อเสียที่แตกต่างกันออกไป การจะเลือกคอนเวอร์เตอร์แบบใดสำหรับแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งนั้นมีข้อควรพิจารณาจากลักษณะพื้นฐานของคอนเวอร์เตอร์แต่ละแบบดังนี้

ลักษณะการแยกจากกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุตของคอนเวอร์เตอร์

- 1) ค่าแรงดันอินพุตที่จะนำมาใช้กับคอนเวอร์เตอร์
- 2) ค่ากระแสสูงสุดที่ไหลผ่านทรานซิสเตอร์กำลังในคอนเวอร์เตอร์ขณะทำงาน
- 3) ค่าแรงดันสูงสุดที่ตกคร่อมทรานซิสเตอร์กำลังในคอนเวอร์เตอร์ขณะทำงาน
- 4) การรักษาระดับแรงดันในกรณีที่คอนเวอร์เตอร์มีเอาต์พุตหลายค่าแรงดัน
- 5) การกำเนิดสัญญาณรบกวน RFI/EMI ของตัวคอนเวอร์เตอร์

จากหัวข้อที่พิจารณาดังกล่าวจะทำให้ผู้ออกแบบทราบขีดจำกัดของคอนเวอร์เตอร์และประเมินราคาเพื่อตัดสินใจเลือกใช้คอนเวอร์เตอร์แบบใดได้ ปัจจุบันได้มีการพัฒนาคอนเวอร์เตอร์ ในรูปแบบต่างๆ ขึ้นมามากมาย เราสามารถแบ่งชนิดต่างๆของคอนเวอร์เตอร์ได้ดังนี้

- 1) ฟลายแบคคอนเวอร์เตอร์ (Flyback Converter)
- 2) ฟอว์เวิร์ดคอนเวอร์เตอร์ (Forward Converter)
- 3) พูช-พูลคอนเวอร์เตอร์ (Push-Pull Converter)
- 4) ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ (Half-Bridge Converter)
- 5) ฟูล-บริดจ์คอนเวอร์เตอร์ (Full-Bridge Converter)

คอนเวอร์เตอร์ทั้ง 5 แบบนี้มีลักษณะการทำงานที่ไม่แตกต่างกันจนเกินไปนักและค่อนข้างง่ายต่อการทำความเข้าใจและศึกษาคอนเวอร์เตอร์เหล่านี้ยังสามารถแบ่งออกได้เป็นคอนเวอร์เตอร์อีกหลายประเภทด้วยการเพิ่มเทคนิคบางประการให้กับคอนเวอร์เตอร์แต่ละไม่ขอกกล่าวถึงเช่นเดียวกัน วงจรพื้นฐานของคอนเวอร์เตอร์ทั้ง 5 แบบ

2.6.1 ฟลายแบคคอนเวอร์เตอร์

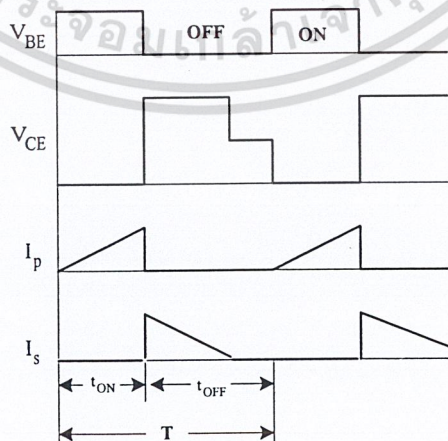
ฟลายแบคคอนเวอร์เตอร์ (Flyback Converter) มีค่าใช้จ่ายในการสร้างต่ำจึงเหมาะสำหรับแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งที่มีกำลังขาออกในช่วง 50 วัตต์ ถึง 150 วัตต์ ฟลายแบคคอนเวอร์เตอร์มีข้อเสียคือ แรงดันเอาต์พุตที่ได้จะมีค่าแรงดันกระเพื่อม (Ripple) ค่อนข้าง

สูงและเมื่อใช้กับระบบแรงดันไฟฟ้ากระแสสลับ 220 โวลต์ ทรานซิสเตอร์กำลังในวงจรต้องทนแรงดันได้สูงประมาณ 800 โวลต์ ถึง 1,000 โวลต์ ซึ่งมีราคาแพง

การทำงานของวงจรจะเป็นดังนี้ทรานซิสเตอร์กำลัง Q1 จะทำงานโดยนำกระแส (ON) และหยุดนำกระแส (OFF) สลับกันไปเมื่อ Q1 นำกระแสจะมีกระแสไหลผ่านขดลวดปฐมภูมิ (I_p) แต่เนื่องจากหม้อแปลงถูกกำหนดให้ ขดลวดปฐมภูมิและขดทุติยภูมิพันอยู่ในลักษณะกลับทิศทาง ดังนั้นในขณะที่ Q1 นำกระแส ไดโอด D1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหลผ่านไปยังโหลด RL พลังงานจึงถูกสะสมอยู่ที่ขดปฐมภูมิของหม้อแปลง เมื่อ Q1 หยุดนำกระแสสนามแม่เหล็กในแกนหม้อแปลงยุบตัว ทำให้มีการกลับขั้วของแรงดันที่ขดทุติยภูมิ ไดโอด D1 จึงอยู่ในลักษณะถูกไบแอสตรงพลังงานที่ถูกสะสมไว้ที่ขดลวดปฐมภูมิจะถูกถ่ายเทไปยังขดลวดทุติยภูมิ และมีกระแสไหลผ่านไปยังโหลดและตัวเก็บประจุเอาต์พุต C_o ได้



รูปที่ 2.16 วงจรฟลายแบคคอนเวอร์เตอร์



รูปที่ 2.17 กระแส และแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟลายแบคคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อวงจรทำงานอยู่ในสภาวะคงที่ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตาม

สมการ

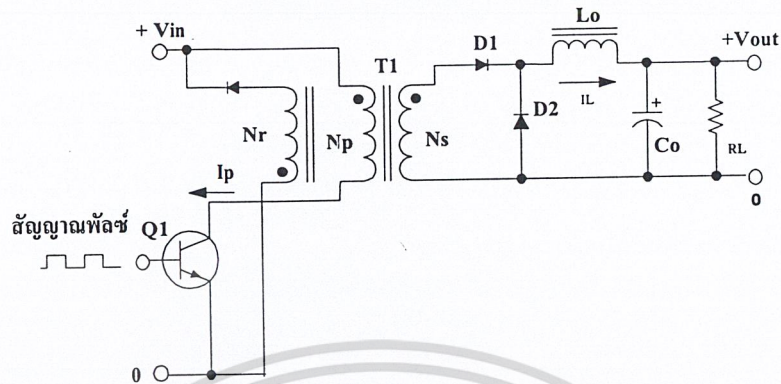
$$V_{OUT} = \frac{T_{ON} \times (N_s/N_p)(V_{in} \times V_{CE(SAT)})}{(T - t_{ON})} - VD \quad (2.1)$$

| | | |
|-------|----------------------|--|
| เมื่อ | T | คือ คาบเวลาการทำงานของ Q1 เป็น วินาที |
| | t _{ON} | คือ ช่วงเวลาที่ Q1 นำกระแส เป็น วินาที |
| | N _p | คือ จำนวนรอบของขดปฐมภูมิ เป็น รอบ |
| | N _s | คือ จำนวนรอบของขดทุติยภูมิ เป็น รอบ |
| | V _{OUT} | คือ แรงดันที่เอาต์พุตของคอนเวอร์เตอร์ เป็น โวลต์ |
| | V _{in} | คือ แรงดันที่อินพุตของคอนเวอร์เตอร์ เป็น โวลต์ |
| | V _{CE(sat)} | คือ แรงดันตกคร่อม ไดโอด D1 ขณะนำกระแส เป็น โวลต์ |

2.6.2 ฟอ์เวิร์ดคอนเวอร์เตอร์

ฟอ์เวิร์ดคอนเวอร์เตอร์ (Forward Converter) เหมาะสำหรับแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งที่ให้อำนาจงานในช่วง 100 วัตต์ ถึง 200 วัตต์ และถึงแม้จะมีค่าใช้จ่ายในการสร้างมากกว่าฟลายแบคคอนเวอร์เตอร์แต่เนื่องจากฟอ์เวิร์ดคอนเวอร์เตอร์มีข้อได้เปรียบหลายประการที่เหนือกว่าฟลายแบคคอนเวอร์เตอร์ ดังนั้นที่กำล้งงานสูงไม่เกิน 200 วัตต์ ฟอ์เวิร์ดคอนเวอร์เตอร์จึงเป็นคอนเวอร์เตอร์อีกแบบหนึ่งที่นิยมใช้ในแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่ง

วงจรพื้นฐานของฟอ์เวิร์ดคอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.18 พื้นฐานการทำงานของฟอ์เวิร์ดคอนเวอร์เตอร์จะแตกต่างจากฟลายแบคคอนเวอร์เตอร์กล่าวคือหม้อแปลงในฟอ์เวิร์ดคอนเวอร์เตอร์จะทำหน้าที่ส่งผ่านพลังงานในช่วงที่แหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งนำกระแสต่างจากฟลายแบคคอนเวอร์เตอร์ซึ่งหม้อแปลงจะสะสมพลังงานในช่วงที่แหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งนำกระแสแล้วจึงจ่ายพลังงานออกไปขณะที่ทรานซิสเตอร์กำลังหยุดนำกระแส

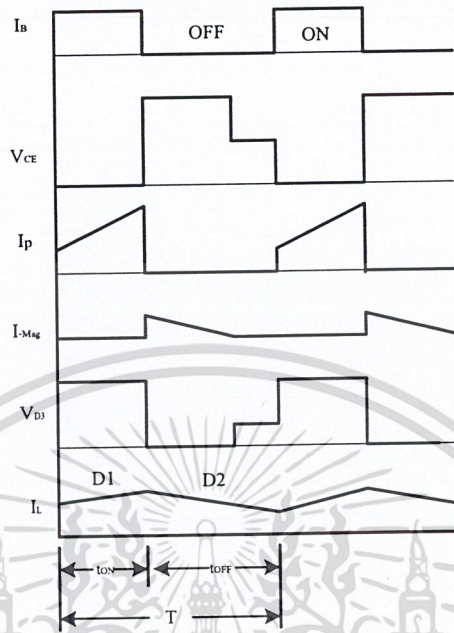


รูปที่ 2.18 วงจรฟอร์เวิร์ดคอนเวอร์เตอร์

ทรานซิสเตอร์กำลัง Q1 จะทำงานโดยนำกระแสและหยุดนำกระแสสลับกันไป เมื่อ Q1 นำกระแส จะมีกระแส I_p ไหลผ่านขดลวดปฐมภูมิ N_p และตัวมัน เนื่องจากหม้อแปลงถูกกำหนดให้ขดลวดทางปฐมภูมิ N_p และขดลวดทุติยภูมิ N_s พันอยู่ในลักษณะมีทิศทางเดียวกัน ดังนั้น ไดโอด D1 จึงอยู่ในลักษณะถูกไบแอสตรง ทำให้มีกระแสไหลที่ขดลวดทุติยภูมิ N_s ผ่านตัวเหนี่ยวนำ L_o ไปยังโหลด R_L ได้ และมีการสะสมพลังงานที่ L_o ส่วนของไดโอด D2 จะอยู่ในลักษณะถูกไบแอสกลับจึงไม่นำกระแส เช่นเดียวกับไดโอด D3 เนื่องจากขดลวดแม่เหล็กไนต์ซึ่ง N_r ถูกพันไว้ในทิศทางตรงข้ามกับขดลวดปฐมภูมิ N_p ไดโอด D3 จึงอยู่ในลักษณะถูกไบแอสกลับและไม่มีการไหลเมื่อ Q1 หยุดนำกระแส ไดโอด D1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่มีการไหลจากขดลวดทุติยภูมิ N_s แต่ในขณะเดียวกันสนามแม่เหล็กที่เกิดขึ้นใน L_o ยุบตัว ทำให้มีการกลับขั้วแรงดันที่ L_o ไดโอด D2 จึงอยู่ในลักษณะถูกไบแอสตรง พลังงานที่ถูกสะสมไว้ใน L_o จะถูกถ่ายเทออกมาทำให้มีกระแสไหลผ่าน ไดโอด D2 ไปยังตัวเก็บประจุ C_o และโหลด R_L ได้ กระแสที่ไหลผ่านโหลดจึงมีลักษณะต่อเนื่อง

เมื่อวงจรทำงานอยู่ในสภาวะคงที่ ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

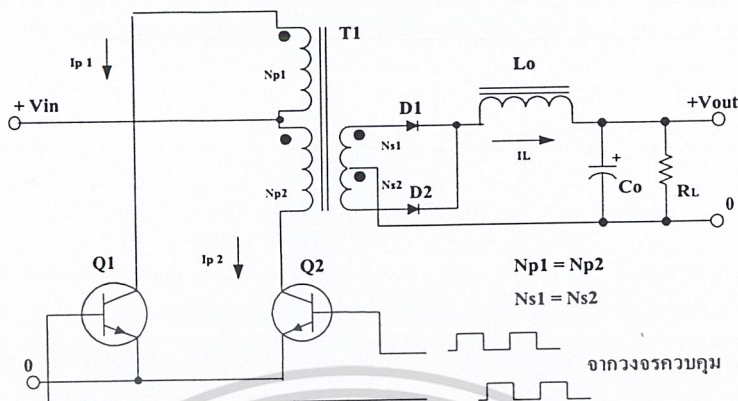
$$V_{OUT} = \frac{(N_s/N_p)(V_{in} \times V_{CE(SAT)}) t_{ON}}{T} - VD \quad (2.2)$$



รูปที่ 2.19 กระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟลายแบคคอนเวอร์เตอร์

2.6.3 พูช-พูลคอนเวอร์เตอร์

การทำงานของพูช-พูลคอนเวอร์เตอร์ (Push-Pull Converter) เปรียบเสมือนกับการนำฟอร์เวิร์ดคอนเวอร์เตอร์สองชุดมาต่อทำงานร่วมกัน โดยผลัดกันทำงานในแต่ละครึ่งคาบเวลาในลักษณะกลับเฟสทำให้จ่ายกำลังได้ค่อนข้างสูงในช่วง 200 วัตต์ ถึง 1000 วัตต์ อย่างไรก็ตามทรานซิสเตอร์กำลังในวงจรยังคงมีแรงดันตกคร่อมขณะหยุดนำกระแสค่อนข้างสูงเช่นเดียวกับฟอร์เวิร์ดและฟลายแบคคอนเวอร์เตอร์ รวมทั้งปัญหาในการเกิดฟลักซ์ไม่สมมาตรในแกนเฟอร์ไรต์ของวงจรทำให้ทรานซิสเตอร์กำลังพังเสียหายง่ายจึงเป็นการอธิบายการทำงานของพูช-พูลคอนเวอร์เตอร์และการคำนวณต่างๆ เพื่อเป็นพื้นฐานในการทำความเข้าใจการทำงานของฮาล์ฟบริดจ์ และฟูลบริดจ์คอนเวอร์เตอร์ซึ่งเป็นคอนเวอร์เตอร์ที่มีการทำงานคล้ายกันแต่มีข้อบกพร่องน้อยกว่ารวมทั้งทรานซิสเตอร์กำลังมีแรงดันตกคร่อมขณะหยุดนำกระแสต่ำและค่าใช้จ่ายในการสร้างต่ำกว่าด้วย

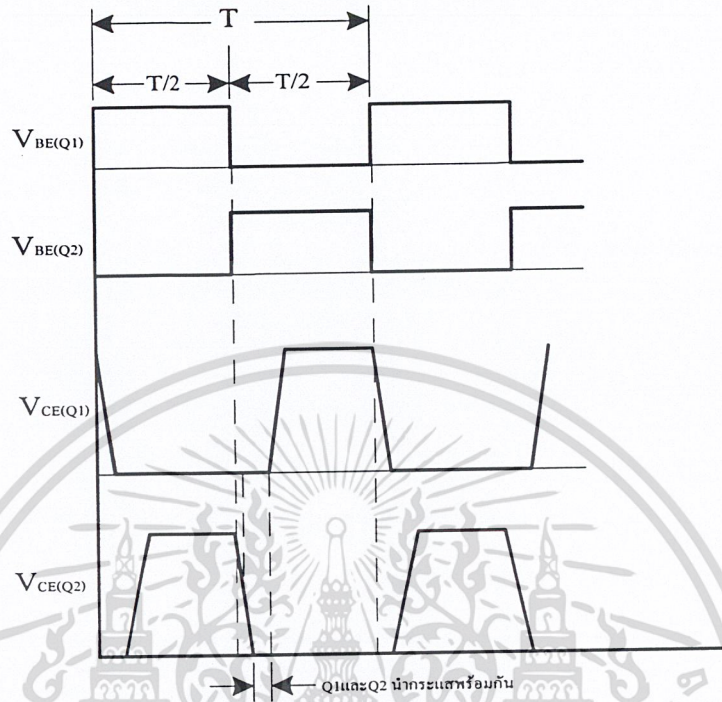


รูปที่ 2.20 วงจรพุก-พุลคอนเวอร์เตอร์

วงจรพื้นฐานของพุก-พุลคอนเวอร์เตอร์ แสดงไว้ในรูปที่ 2.20 การทำงานของวงจรจะเป็นดังนี้ ทรานซิสเตอร์กำลัง Q1 และ Q2 จะสลับกันทำงานโดยผลัดกันนำกระแสในแต่ละครึ่งของคาบเวลา T ขณะที่ Q1 นำกระแสจะมีกระแส I_P ไหลผ่านขดลวดปฐมภูมิ N_{p1} และไดโอด D1 จะอยู่ในลักษณะถูกไบแอสกลับ ส่วนไดโอด D2 จะอยู่ในลักษณะถูกไบแอสตรงทำให้มีกระแสไหลที่ขดลวดปฐมภูมิ N_{s2} ผ่านไดโอด D2 และ L_o ไปยังตัวเก็บประจุ C_o และโหลด R_L ได้ ในจังหวะนี้แรงดันตกคร่อม Q2 จะมีค่าเป็น $2 V_{in}$ (จำนวนรอบ $N_{p1} = N_{p2}$ และ $N_{s1} = N_{s2}$) ในทำนองเดียวกัน ขณะที่ Q2 นำกระแสจากขดลวดทุติยภูมิ N_{s1} ผ่าน L_o ไปยังตัวเก็บประจุ C_o และโหลด R_L จะเห็นได้ว่าในคาบเวลาการทำงาน ขดลวดทุติยภูมิจะให้กระแสไหลผ่าน L_o ได้ถึงสองครั้ง พุก-พุลคอนเวอร์เตอร์จึงสามารถจ่ายกำลังได้มากเป็นสองเท่าของฟอร์เวิร์ดคอนเวอร์เตอร์ที่ค่ากระแสสูงสุดด้านปฐมภูมิมีค่าเท่ากัน

เมื่อวงจรทำงานอยู่ในสถานะคงที่ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

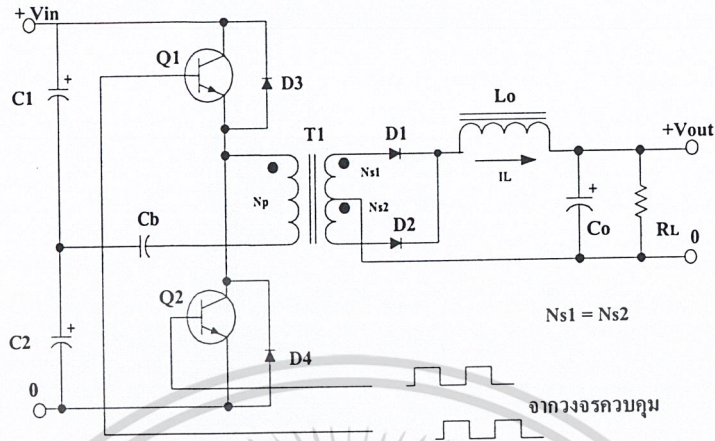
$$V_{OUT} = \left(\frac{N_s}{N_p} \right) \left(V_{in} - V_{CE(sat)} \right) \frac{t_{ON}}{(T / 2)} - V_D \quad (2.3)$$



รูปที่ 2.21 กระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของพุช-พูลคอนเวอร์เตอร์

2.6.4 ฮาล์ฟบริดจ์คอนเวอร์เตอร์

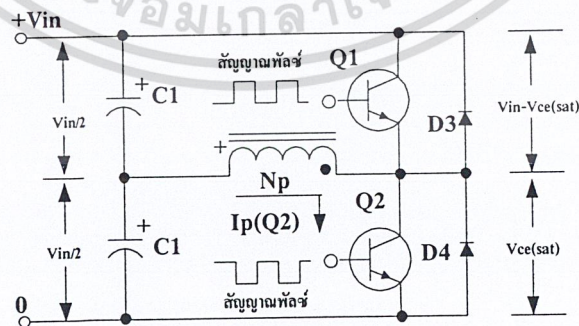
ฮาล์ฟบริดจ์คอนเวอร์เตอร์ (Half-Bridge Converter) เป็นคอนเวอร์เตอร์ในตระกูลเดียวกันกับพุช-พูลคอนเวอร์เตอร์ ในแต่ละกึ่งวงจรการจ่ายของวงจรของฮาล์ฟบริดจ์คอนเวอร์เตอร์จะทำให้ทรานซิสเตอร์กำลังภายในวงจรมีแรงดันตกคร่อมขณะหยุดนำกระแสเพียงค่าแรงดันอินพุตเท่านั้น ทำให้ทรานซิสเตอร์กำลังที่ใช้มีราคาถูกลงและหาได้ง่ายกว่าซึ่งจะลดข้อจำกัดต่างๆ เมื่อใช้กับระบบแรงดันไฟฟ้ากระแสสลับสูงๆ เช่นที่แรงดันไฟฟ้ากระแสสลับ 220 โวลต์ ลงได้มากกว่ารวมทั้งฮาล์ฟบริดจ์คอนเวอร์เตอร์ยังสามารถหลีกเลี่ยงปัญหาการไม่สมมาตรฟลักซ์ในแกนเฟอร์ไรต์ของหม้อแปลงได้อีกด้วย



รูปที่ 2.22 วงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์

วงจรพื้นฐานของฮาล์ฟบริดจ์คอนเวอร์เตอร์ การทำงานของวงจรจะเป็นดังนี้เนื่องจากตัวเก็บประจุ C1 และ C2 กำหนดให้มีค่าเท่ากันต่ออนุกรมกันอยู่ทางด้านอินพุตเพื่อแบ่งครึ่งแรงดันแรงดันตกคร่อม C1 และ C2 จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันที่อินพุตเพาเวอร์ทรานซิสเตอร์ Q1 และ Q2 จะสลับกันทำงานคนละครึ่งคาบเวลาเช่นเดียวกับพูช-พูลคอนเวอร์เตอร์

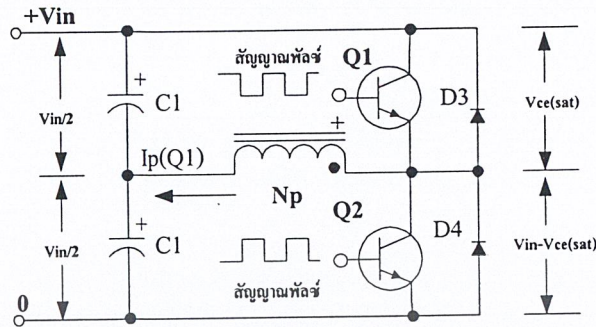
เพื่อให้ง่ายแก่การพิจารณาการทำงานของวงจร เราพิจารณาในกรณีที่ไม่มีตัวเก็บประจุ Cb ต่ออยู่ในวงจรเสียก่อน โดยให้ปลายของขดลวดปฐมภูมิ Np ที่ต่ออยู่กับ Cb นั้นต่อโดยตรงเข้ากับจุดต่อระหว่างตัวเก็บประจุ C1 และ C2



รูปที่ 2.23 ขณะที่ Q1 นำกระแส Q2 จะมีแรงดันตกคร่อมเท่ากับ $V_{in} - V_{CE(sat)}$

และแรงดันตกคร่อม Np เท่ากับ $V_{in}/2 - V_{CE(sat)}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 ขณะที่ Q2 นำกระแส Q1 จะมีแรงดันตกคร่อมเท่ากับ $V_{in} - V_{CE(sat)}$ เช่นเดียวกัน และมีแรงดันตกคร่อม N_p เท่ากับ $V_{in}/2 - V_{CE(sat)}$

เมื่อ Q1 เริ่มนำกระแส และ Q2 ไม่นำกระแส แรงดันตกคร่อม Q2 จะมีค่าเท่ากับ $V_{in} - V_{CE(sat)}$ ส่วนแรงดันตกคร่อมของปฏิกิริยา N_p จะมีค่าเท่ากับ $V_{C1} - V_{CE(sat)}$ หรือมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ นั่นเอง ในทำนองเดียวกัน เมื่อ Q2 นำกระแส และ Q1 ไม่นำกระแส แรงดันตกคร่อม Q1 จะมีค่าเท่ากับ $V_{in} - V_{CE(sat)}$ เช่นเดียวกัน แรงดันตกคร่อมที่ขดปฏิกิริยา ก็ยังคงมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ เนื่องจาก $V_{CE(sat)}$ มีค่าประมาณ 0.5 – 1 โวลต์ ดังนั้นจะเห็นได้ว่า แรงดันตกคร่อม Q1 และ Q2 ขณะหยุดนำกระแสจะมีค่าเพียงแรงดันอินพุตเท่านั้น ผลของการทำงานของ Q1 และ Q2 ที่ด้านพหุคูณจะมีลักษณะเดียวกันกับฟูลบริดจ์คอนเวอร์เตอร์

เมื่อวงจรทำงานอยู่ในสภาวะคงที่ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการที่ 2.24

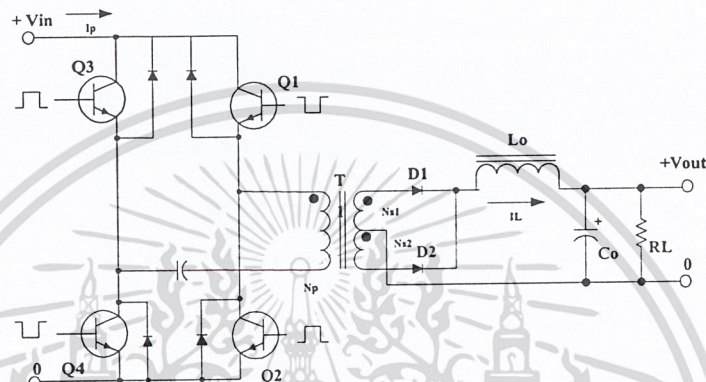
$$V_{OUT} = \left(\frac{N_s}{N_p} \right) \left(V_{in} / 2 - V_{CE(sat)} \right) \times \frac{t_{ON}}{(T/2)} - VD \quad (2.4)$$

2.6.5 ฟูลบริดจ์คอนเวอร์เตอร์

ฟูลบริดจ์คอนเวอร์เตอร์ (Full-Bridge Converter) ขณะทำงานจะมีแรงดันตกคร่อมขดลวดปฏิกิริยาเท่ากับแรงดันอินพุตแต่แรงดันตกคร่อมทรานซิสเตอร์กำลังมีค่าเพียงครึ่งหนึ่งของแรงดันอินพุตเท่านั้นและค่ากระแสสูงสุดที่ทรานซิสเตอร์กำลังแต่ละตัวนั้นมีค่าเป็นครึ่งหนึ่งของค่ากระแสเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สูงสุดในฮาล์ฟบริจค์คอนเวอร์เตอร์ที่กำลังขอกออกเท่ากันเนื่องจากข้อจำกัดด้านทรานซิสเตอร์กำลังลดน้อยลงไปกำลังงานสูงสุดที่จะได้จากฟูลบริจค์คอนเวอร์เตอร์จึงมีค่าสูงได้ตั้งแต่ 500 วัตต์ จนถึง 1,000 วัตต์

วงจรพื้นฐานของฟูลบริจค์คอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.11 การทำงานของวงจรจะเป็นดังนี้



รูปที่ 2.25 วงจรฟูลบริจค์คอนเวอร์เตอร์

2.7 ทรานซิสเตอร์กำลัง

ทรานซิสเตอร์กำลังในวงจรคอนเวอร์เตอร์ของแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งจะมีการทำงานในลักษณะเป็นสวิตซ์และมีโหลดเป็นตัวเหนี่ยวนำซึ่งผลที่ได้จะแตกต่างจากโหลดที่มีลักษณะเป็นตัวต้านทานทรานซิสเตอร์กำลังต้องใช้เวลาส่วนหนึ่งในการเปลี่ยนสถานะของตัวมันเมื่อจะเริ่มนำกระแส (Turn On) และเมื่อจะหยุดนำกระแส รวมทั้งทรานซิสเตอร์กำลังยังมีแรงดันตกคร่อมตัวมันขณะนำกระแส ($V_{CE(sat)}$) อีกด้วย การเปลี่ยนสถานะ และแรงดันตกคร่อมขณะนำกระแสจะทำให้เกิดกำลังงานสูญเสียในรูปความร้อน (Power Dissipation) ขึ้นในตัวทรานซิสเตอร์กำลัง ตัวมันก่อนจะนำทรานซิสเตอร์กำลังมาใช้จึงจำเป็นต้องศึกษา

ปัจจุบันทรานซิสเตอร์กำลังแบบไบโพลาร์ได้ถูกมอสเฟตกำลังเข้ามาแทนที่อย่างรวดเร็วเนื่องจากมอสเฟตกำลังใช้เวลาในช่วงเปลี่ยนสถานะสั้น จึงเกิดกำลังงานสูญเสียต่ำกว่า และใช้งานที่ความถี่สูงๆ ได้คืออย่างไรก็ตามทรานซิสเตอร์กำลังแบบไบโพลาร์ยังคงมีข้อดีอยู่คือ มีอัตราทนแรงดันตกคร่อมสูง และมีราคาถูกกว่ารวมทั้งการพัฒนาให้ทรานซิสเตอร์กำลังทำงานได้เร็วขึ้นเพื่อให้ใช้งานได้ที่ความถี่สูงๆ และจะทำให้ลดกำลังงานสูญเสียยังคงมีกระทำกันอยู่ในปัจจุบันดังนั้นจึงทำให้ทรานซิสเตอร์กำลังแบบไบโพลาร์จึงยังคงมีใช้งานในแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรง

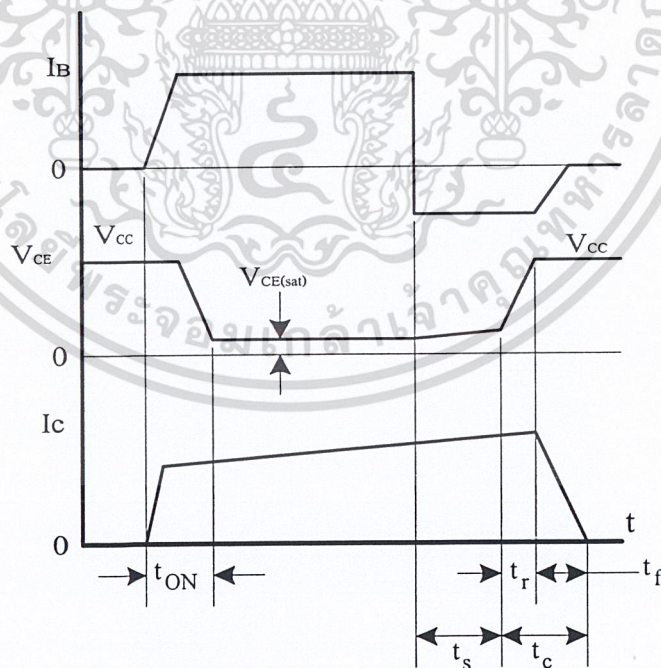
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบบสวิตช์ซึ่งที่มีผลผลิตจำหน่ายในตลาดอุตสาหกรรม และมีความจำเป็นที่ต้องศึกษาให้เข้าใจลักษณะการทำงาน และการเกิดกำลังงานสูญเสียของทรานซิสเตอร์กำลังแบบไบโพลาร์เอาไว้ด้วย

2.7.1 กำลังงานสูญเสียในรูปความร้อนของทรานซิสเตอร์กำลังแบบไบโพลาร์

กำลังงานสูญเสียในทรานซิสเตอร์กำลังแบบไบโพลาร์เป็นไปได้ใน 2 ลักษณะ คือ กำลังงานสูญเสียที่เกิดขึ้นขณะเปลี่ยนสถานะการทำงาน (Switching Loss) และกำลังงานสูญเสียที่เกิดขึ้นขณะนำกระแสที่จุดอิ่มตัว สำหรับการเปลี่ยนสถานะของการทำงานของ ทรานซิสเตอร์กำลังแบบไบโพลาร์ กำลังงานสูญเสียจะเกิดขึ้นได้ทั้งในขณะที่จะเริ่มจะนำกระแส และขณะเริ่มหยุดนำกระแส แต่กำลังงานสูญเสียจะเกิดขึ้นสูงสุดขณะที่เริ่มหยุดนำกระแสเป็นหลัก

เมื่อเริ่มให้กระแสไบแอสที่ขาเบสของทรานซิสเตอร์กำลังกระแสคอลเล็กเตอร์ของทรานซิสเตอร์กำลังจะเพิ่มขึ้นอย่างรวดเร็ว ในขณะที่แรงดันตกคร่อมคอลเล็กเตอร์ และอิมิตเตอร์ (V_{CE}) จะยังคงมีค่าเท่ากับ V_{CC} และจะใช้เวลาช่วงหนึ่งคือ t_{ON} เพื่อลดค่าแรงดันลงมาเป็น $V_{CE(sat)}$ กำลังงานสูญเสียจะเกิดขึ้นในช่วงเวลา t_{ON} นี้เนื่องจากทรานซิสเตอร์กำลังมีแรงดันตกคร่อมตัวมันสูงขณะมีกระแสไหล อย่างไรก็ตาม ช่วงเวลา t_{ON} นี้ค่อนข้างสั้น และกระแสเริ่มต้นที่ไหลผ่านมักมีค่าต่ำ กำลังงานสูญเสียขณะเริ่มนำกระแสของทรานซิสเตอร์กำลังในช่วงนี้จึงมีค่าต่ำ



รูปที่ 2.26 กระแสและแรงดันตกคร่อมทรานซิสเตอร์กำลังแบบไบโพลาร์

เมื่อเริ่มนำกระแส และเริ่มหยุดนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อหยุดให้กระแสไบแอส และป้อนกระแสไบแอสค่าลบให้ทรานซิสเตอร์กำลังเพื่อหยุดการนำกระแสทรานซิสเตอร์กำลังจะยังคงนำกระแสต่อไปอีกเป็นเวลา t_s ซึ่งเป็นผลจากการเกิดประจุสะสมขึ้นในทรานซิสเตอร์กำลังขณะนำกระแส ช่วงเวลา t_s นี้เรียกว่า ช่วงเวลาสะสม (Storage Time) และขณะช่วงเวลา t_s นี้ แรงดันตกคร่อมทรานซิสเตอร์จะเริ่มเพิ่มขึ้น และเกิดกำลังงานสูญเสียมากกว่าเมื่อมันนำกระแสขณะมีไบแอสอยู่

จากนั้นแรงดันที่ขาคอลเล็กเตอร์จะเพิ่มขึ้นอย่างรวดเร็ว ในขณะที่ทรานซิสเตอร์กำลังยังคงนำกระแสอยู่ในช่วง t_r (Voltage Rise Time) เมื่อประจุสะสมในตัวทรานซิสเตอร์กำลังเริ่มลดลง กระแสที่คอลเล็กเตอร์จะเริ่มลดลง และใช้เวลาเท่ากับ t_f (Current Fall Time) ทรานซิสเตอร์กำลังจึงหยุดนำกระแส จะเห็นได้ว่ากำลังสูญเสียที่เกิดขึ้นในทรานซิสเตอร์กำลังในช่วงเวลา t_r และ t_f จะมีค่าสูงและเป็นช่วงที่ทรานซิสเตอร์กำลังเกิดกำลังงานสูญเสียมากที่สุดขณะทำงาน ช่วงเวลา $t_r + t_f$ จะเรียกว่า ช่วงเวลาเริ่มหยุดนำกระแส (Turn Off Time) กำลังงานสูญเสียในขณะที่ทรานซิสเตอร์กำลังเริ่มหยุดนำกระแสที่ตนเองอาจประมาณได้จาก

$$PDSW = \frac{0.5V_{CC} \times IPK \times t_c}{T} \quad (2.5)$$

| | | | |
|-------|----------|-----|--|
| เมื่อ | PDSW | คือ | กำลังงานสูญเสียขณะเริ่มหยุดนำกระแส |
| | V_{CC} | คือ | แรงดันตกคร่อมทรานซิสเตอร์กำลังและหยุดนำกระแส |
| | TPK | คือ | ค่ากระแสสูงสุดเมื่อเริ่มหยุดนำกระแส |
| | t_c | คือ | ช่วงเวลาเริ่มหยุดนำกระแส ($t_c = t_r + t_f$) |
| | T | คือ | ควมเวลาการทำงานของทรานซิสเตอร์กำลัง |

การทำให้กำลังสูญเสียขณะเริ่มหยุดนำกระแส PDSW มีค่าน้อยที่สุดจะทำให้การให้ทรานซิสเตอร์กำลังมีประสิทธิภาพสูงสุดและลดความร้อนที่จะเกิดขึ้นกับทรานซิสเตอร์กำลังขณะทำงานด้วย

2.7.2 วงจรขับกระแสไบแอส

ทรานซิสเตอร์กำลังแบบไบโพลาร์เป็นอุปกรณ์ที่ต้องกระตุ้นการทำงานโดยการให้กระแสไบแอสที่ขาเบส เพื่อให้ นำกระแสและหยุดนำกระแสได้ และเป็นที่ยอมรับกันโดยทั่วไปว่าการลดประจุสะสมที่เกิดขึ้นในทรานซิสเตอร์กำลัง ดังนั้นการจับวงจรขับกระแสไบแอสที่ถูกต้องจะช่วยลดกำลังงานสูญเสียให้กับทรานซิสเตอร์กำลังได้เช่นกัน

วงจรถับกระแสไบแอสนั้นโดยทั่วไปจะทำได้ใน 2 ลักษณะใหญ่ๆ คือ วงจรถับกระแสไบแอสด้วยกระแสคงที่ (Fixed Base Drive) และวงจรถับกระแสไบแอสด้วยกระแสเบสเป็นสัดส่วนกับกระแสคอลเล็กเตอร์ (Proportional Base Drive) สำหรับคอนเวอร์เตอร์โดยทั่วไปที่ใช้ทรานซิสเตอร์กำลังแบบไบโพลาร์และมีกำลังต่ำกว่า 500 วัตต์ มักนิยมใช้วงจรถับกระแสไบแอสด้วยกระแสคงที่ โดยวงจรถับกระแสจะให้กระแสเบสที่มีค่าคงที่ด้วยค่ากระแสที่มากพอที่จะทำให้ทรานซิสเตอร์นำกระแสที่จุดอิ่มตัวอยู่ตลอดเวลาแต่วิธีนี้จะให้ค่าประจุสะสมในทรานซิสเตอร์ขณะนำกระแสค่อนข้างสูง และใช้เวลานานในการหยุดนำกระแส ในขณะที่วงจรถับกระแสไบแอสด้วยกระแสเป็นสัดส่วนนั้นค่ากระแสไบแอสที่ขาเบสจะขึ้นอยู่กับค่าของกระแสที่ไหลผ่านคอลเล็กเตอร์ ประจุสะสมจะเกิดขึ้นน้อยการหยุดนำกระแสจะเป็นไปได้อย่างรวดเร็วแต่จรรยาบรรณค่อนข้างยุ่งยาก และเสียค่าใช้จ่ายมากกว่า จึงมักนิยมใช้กับคอนเวอร์เตอร์ที่มีกำลังสูงๆ เท่านั้น

2.7.3 วงจรถับกระแสไบแอสโดยใช้หม้อแปลงและเบเกอร์แคลมป์

เบเกอร์แคลมป์ (Baker Clamp) เป็นการจับไดโอดทำงานร่วมกับทรานซิสเตอร์กำลังแบบไบโพลาร์เพื่อป้องกันการเกิดประจุสะสมในขณะที่ทรานซิสเตอร์กำลังนำกระแส เมื่อประจุสะสมเกิดขึ้นน้อยทรานซิสเตอร์กำลังจึงหยุดนำกระแสได้อย่างรวดเร็วการใช้หม้อแปลงในวงจรถับกระแสหม้อแปลงจะเป็นแหล่งจ่ายกระแสสูงให้กับวงจรได้และเนื่องจากทรานซิสเตอร์กำลังแบบไบโพลาร์ต้องการแรงดันตกคร่อมที่ขาเบสและอีมิเตอร์ขณะไบแอสเพียงแค่ 1 ถึง 1.8 โวลต์ ดังนั้นหม้อแปลงที่มีอัตราส่วนจำนวนรอบ 10:1 ถ้ามีแรงดันขดปฐมภูมิค่า 10 ถึง 18 โวลต์ และกระแสเพียง 300 มิลลิแอมป์ หม้อแปลงจะให้กระแสได้ถึง 3 แอมป์ การต่อวงจรถับกระแสไบแอสด้วยหม้อแปลง และเบเกอร์แคลมป์สามารถทำได้

2.8 มอสเฟตกำลัง

มอสเฟตกำลัง (MOSFET Power Transistor) สามารถทำงานได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้มอสเฟตกำลังทำงานได้ที่ความถี่สูงขึ้นไปอีกซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรถับของมอสเฟตกำลังนั้นสามารถทำได้ง่ายโดยอาจจับมอสเฟตกำลังให้ทำงานได้จากไอซีควบคุมโดยตรง มอสเฟตกำลังจึงเข้ามาแทนที่ทรานซิสเตอร์กำลังแบบไบโพลาร์อย่างรวดเร็วในการผลิตแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตชิ่งในตลาดอุตสาหกรรมปัจจุบัน

2.8.1 กำลังงานสูญเสียในรูปความร้อนของมอสเฟตกำลัง

กำลังงานสูญเสียที่เกิดขึ้นในมอสเฟตกำลังขณะทำงานจะเป็นไปได้ 2 ลักษณะเช่นเดียวกับทรานซิสเตอร์กำลังแบบไบโพลาร์คือกำลังงานสูญเสียขณะเปลี่ยนสถานะ และกำลังงานสูญเสียขณะนำกระแสแต่สำหรับมอสเฟตกำลังจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าทรานซิสเตอร์กำลังแบบไบโพลาร์มากเพราะตามโครงสร้างของมอสเฟตกำลังจะไม่มีประจุสะสมเกิดขึ้นจึงไม่มีปัญหาในลักษณะเดียวกับทรานซิสเตอร์กำลังแบบไบโพลาร์จะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูงการสูญเสียมอสเฟตกำลังขณะนำกระแสจึงสูงกว่าทรานซิสเตอร์กำลังแบบไบโพลาร์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแส และเริ่มหยุดนำกระแสของมอสเฟตกำลังจะค่อนข้างสั้น แต่โดยทั่วไปมอสเฟตกำลังมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิร์ตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส คับช่วงเวลาเริ่มนำกระแส ของมอสเฟตกำลังมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย ดังนั้นกำลังงานสูญเสียของมอสเฟตกำลังขณะทำงาน P_D จะมีค่าเท่ากับ

$$P_D = P_{SW(on)} + P_{SW(off)} + PC \quad (2.6)$$

$$P_{SW(on)} = \frac{0.5 I_{PK(on)} V_{in} \times t_r}{T} \quad (2.7)$$

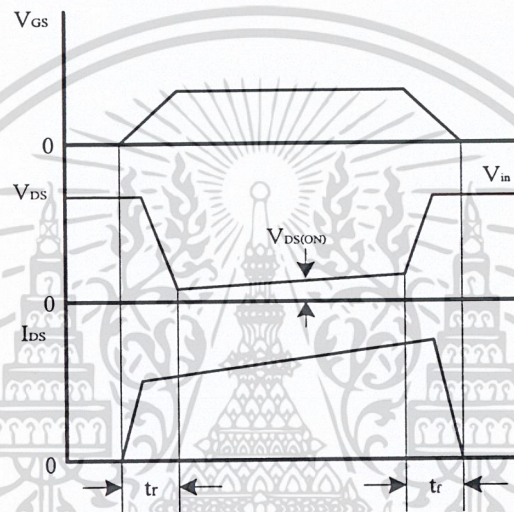
$$P_{SW(off)} = \frac{0.5 I_{PK(off)} V_{in} \times t_r}{T} \quad (2.8)$$

$$PC = I_{Drms}^2 \times R_{DSON} (Tj) \quad (2.9)$$

| | | | |
|-------|---------------|-----|--|
| เมื่อ | $P_{SW(on)}$ | คือ | กำลังงานสูญเสียขณะเริ่มนำกระแสของมอสเฟตกำลัง |
| | $P_{SW(off)}$ | คือ | กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของมอสเฟตกำลัง |
| | P_C | คือ | กำลังงานสูญเสียขณะนำกระแสของมอสเฟตกำลัง |
| | $I_{PK(on)}$ | คือ | กำลังงานสูญเสียขณะเริ่มนำกระแส |
| | $I_{PK(off)}$ | คือ | กำลังงานสูญเสียขณะเริ่มหยุดนำกระแส |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- I_{Dms} คือ ค่ากระแส rms ที่ไหลผ่านมอสเฟตกำลังขณะทำงาน
- $R_{DSON}(Tj)$ คือ ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของมอสเฟตกำลัง
- t_r คือ ช่วงเวลาเริ่มนำกระแสของมอสเฟตกำลัง
- t_f คือ ช่วงเวลาเริ่มหยุดนำกระแสของมอสเฟตกำลัง



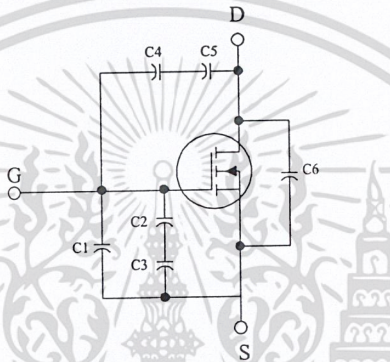
รูปที่ 2.27 กระแส และแรงดันตกคร่อมมอสเฟตกำลังเมื่อเริ่มนำกระแส และเริ่มหยุดนำกระแส

2.7.2 เงื่อนไขของวงจรขับมอสเฟตกำลัง

การขับมอสเฟตกำลังให้นำกระแสที่แตกต่างจากการขับกระแสไบแอสในทรานซิสเตอร์กำลังแบบไบโพลาร์เนื่องจากมีเงื่อนไขไบแอสที่แตกต่างกันสำหรับทรานซิสเตอร์กำลังแบบไบโพลาร์กระแสจะไหลผ่านคอนดักเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อ มีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์แต่มอสเฟตกำลังจะมีกระแสไหลผ่านเดรน และซอร์สได้ก็ต่อเมื่อแรงดันตกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threskold Voltage) ของมันแต่ใช้กระแสต่ำการขับมอสเฟตกำลังให้นำกระแสจึงทำได้ง่าย และยุ่งยากน้อยกว่าทรานซิสเตอร์กำลังแบบไบโพลาร์มาก

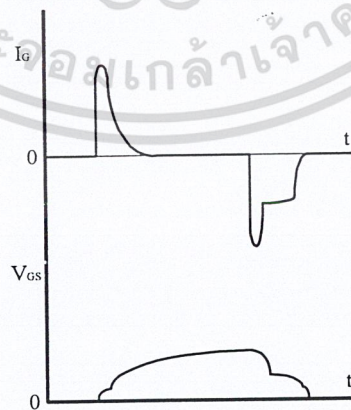
1) ค่าความจุไฟฟ้าด้านอินพุต

ตัวเก็บประจุเหล่านี้ บังคับให้มอสเฟตกำลังต้องเก็บประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่มมอสเฟตกำลังจึงจะเริ่มนำกระแส ในทางกลับกันการหยุดการนำกระแสของมอสเฟตกำลังจะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม มอสเฟตกำลังจึงหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตดังในรูปที่ 2.29



รูปที่ 2.28 ตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวมอสเฟตกำลัง

โดยทั่วไปแล้วค่าความจุของตัวเก็บประจุในตัวมอสเฟตกำลังนี้เองจะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน

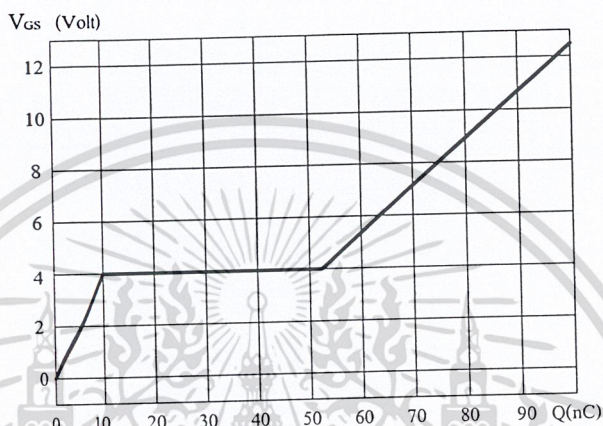


รูปที่ 2.29 แรงดัน และกระแสที่ขาเกตขณะมอสเฟตกำลังถูกไบแอสให้นำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือเรียกว่า Gate Charge Chart มาในรายละเอียดข้อมูลของอุปกรณ์ด้วยกราฟนี้มีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกต และเวลาในการเปลี่ยนสถานะของมอสเฟตกำลัง



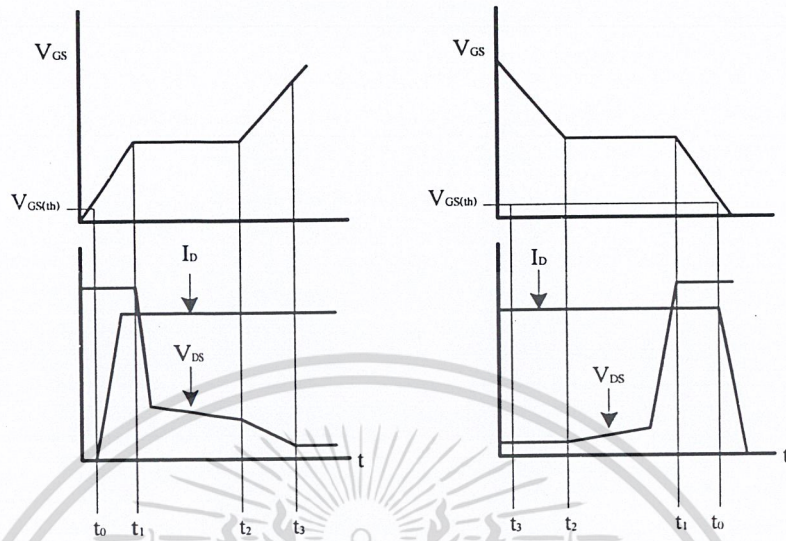
รูปที่ 2.30 กราฟของ Gate Charge Chart

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้นคือ

- 1) ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (Turn On Delay) t_0
- 2) ช่วงเวลาเริ่มนำกระแส (Rise Time) t_1 ถึง t_2
- 3) ช่วงเวลาสะสมประจุส่วนเกิน (Excess Charge Time) t_2 ถึง t_3

เมื่อมอสเฟตกำลังเริ่มเก็บประจุที่ขาเกต จนกระทั่งช่วงเวลาน่าก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ($V_{GS(th)}$) จึงเริ่มมีกระแสไฟฟ้าที่ไหลผ่านเดรน และซอร์ส V_{DS} จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เพลอร์เซ็นต์ จนเหลือเพียง 10 เพลอร์เซ็นต์ของค่าแรงดันตกคร่อม V_{DS} สูงสุดมอสเฟตกำลังจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส t_1 ถึง t_2 นี้เอง และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่ามอสเฟตกำลังจะสามารถนำกระแสได้อย่างเต็มที่ ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างเดรน และซอร์สจะมีค่าลดลงได้เรื่อย หากปล่อยให้มีการสะสมประจุก่อยๆ ไปในช่วงเวลา t_2 ถึง t_3 แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากมอสเฟตกำลังจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับมอสเฟตกำลังที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลารับหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.40 การชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส และผลเมื่อเริ่มหยุดนำกระแสของมอสเฟตกำลัง

เนื่องจากมอสเฟตกำลังไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดนำกระแสของ มอสเฟตกำลังจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุ และคายประจุมีค่าเท่ากันช่วงเวลาดำเนินการนำกระแส และช่วงเริ่มหยุดนำกระแส จะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมในช่วงเวลา t_2 ถึง t_3 การหยุดนำกระแสจะมีช่วงเวลาดำเนินการเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

2.8.3 วงจรขับมอสเฟตกำลังด้วย TTL

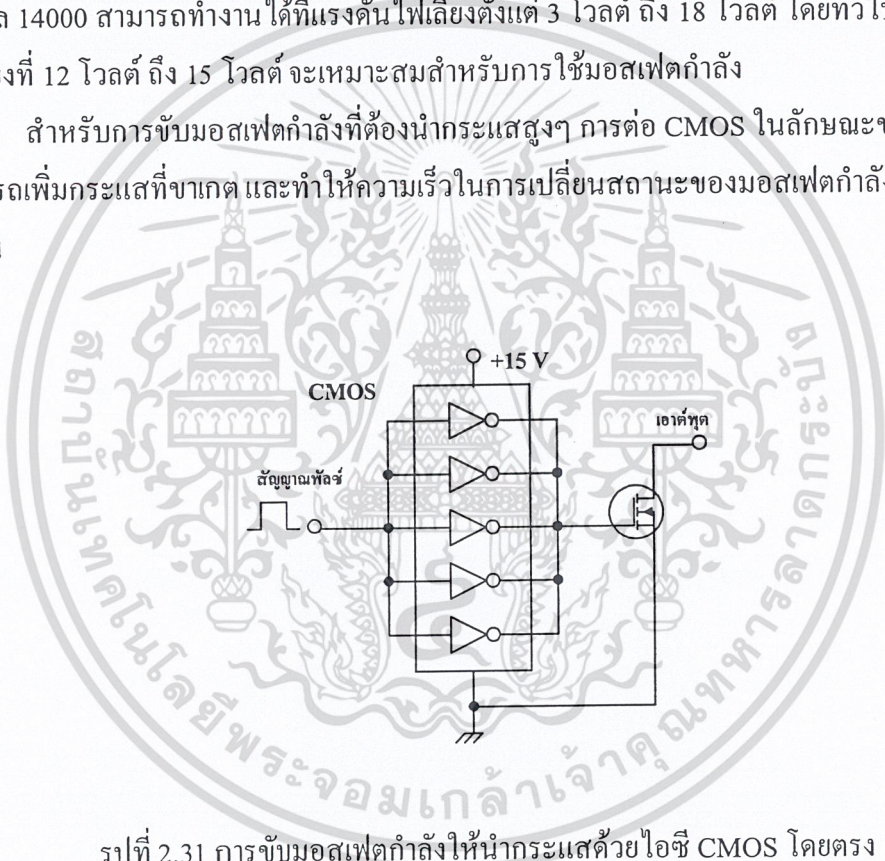
การขับมอสเฟตกำลังจาก ไอซี TTL โดยตรงนั้นเป็นไปได้ แต่ไอซี TTL มีขีดจำกัดในการจ่าย และรับกระแสของมันที่เอาต์พุตซึ่งจะมีผลโดยตรงต่อความเร็วในการเปลี่ยนสถานะของ มอสเฟตกำลัง และทำให้เกิดกำลังงานสูญเสียสูงได้ การต่อวงจรขับมอสเฟตกำลังด้วยไอซี TTL จึงจำเป็นต้องเพิ่มอุปกรณ์อื่นๆ เพื่อช่วยให้เกิดการเปลี่ยนแปลงสถานะของมอสเฟตกำลังเป็นไปได้อย่างรวดเร็ว การต่อพูลอัพริซิสเตอร์เข้าช่วยจะทำให้มีแรงดันสูงพอที่จะขับมอสเฟตกำลังให้ทำงานและการหยุดนำกระแสของมอสเฟตกำลังเป็นไปได้เร็วอย่างไรก็ตามความเร็วขณะเริ่มนำกระแสยังมีค่าจำกัดอยู่ เนื่องจากกระแสยังถูกจำกัดด้วยความต้านทานพูลอัพ การต่อทรานซิสเตอร์เพิ่มเข้ามา ทรานซิสเตอร์จะช่วยจ่ายกระแสได้มากขึ้นทำให้ความเร็วขณะเริ่มนำกระแสของมอสเฟตกำลังดีขึ้น

และลดกำลังงานสูญเสียในตัวไอซี TTL ด้วยเพื่อให้การคายประจุที่ขาเกิดเป็นไปอย่างรวดเร็ว การเพิ่มทรานซิสเตอร์เข้ามาในวงจรอีก 1 ตัว ก็จะทำให้ความเร็วในขณะเริ่มหยุดนำกระแสเป็นไปได้อย่างรวดเร็วมากขึ้น ทรานซิสเตอร์ที่ใช้สามารถใช้ทรานซิสเตอร์กำลังต่ำ เช่น 2N2222AA และเบอร์ 2N2907 ก็สามารรถทำให่วงจรจับจ่าย และรับกระแสได้ถึง 800 มิลลิแอมป์

2.8.4 วงจรขับมอสเฟตกำลังด้วย CMOS

มอสเฟตกำลังสามารถต่อโดยตรงเข้ากับไอซีชนิด CMOS ได้ ไอซี CMOS มาตรฐานเช่นตระกูล 1400 จะมีเอาต์พุตเป็นเฟตในลักษณะคอมพลิเมนต์ารี N และ P Channel อยู่แล้ว ไอซีตระกูล 14000 สามารถทำงานได้ที่แรงดันไฟเลี้ยงตั้งแต่ 3 โวลต์ ถึง 18 โวลต์ โดยทั่วไปแรงดันไฟเลี้ยงที่ 12 โวลต์ ถึง 15 โวลต์ จะเหมาะสมสำหรับการใช้มอสเฟตกำลัง

สำหรับการขับมอสเฟตกำลังที่ต้องนำกระแสสูงๆ การต่อ CMOS ในลักษณะขนานกันจะสามารถเพิ่มกระแสที่ขาเกิด และทำให้ความเร็วในการเปลี่ยนสถานะของมอสเฟตกำลังเป็นได้เร็วขึ้น



รูปที่ 2.31 การขับมอสเฟตกำลังให้นำกระแสด้วยไอซี CMOS โดยตรง

ทรานซิสเตอร์กำลังทั้ง 4 ตัวจะทำงาน โดยนำกระแสสลับกันเป็นคู่ๆ ในแต่ละครึ่งคาบเวลา Q1 และ Q4 จะนำกระแสพร้อมกันในครึ่งคาบเวลา และเมื่อหยุดนำกระแส Q2 และ Q3 จะนำกระแสพร้อมกันในครึ่งคาบเวลาที่เหลือสลับกันเช่นนี้เรื่อยไป ลักษณะการทำงานของวงจรที่ได้จึงเป็นเช่นเดียวกับฮาล์ฟบริดจ์คอนเวอร์เตอร์ยกเว้นแรงดันตกคร่อมขดลวดปฐมภูมิจะมีค่าเท่ากับ $V_{in} - 2V_{CE(sat)}$ ดังนั้นผลของการทำงานของวงจรจึงเหมือนกับผลที่ได้จากพุก-พูลคอนเวอร์เตอร์นั่นเอง ส่วนตัวเก็บประจุล้อยก C_b จะมีผลเช่นเดียวกับวงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์ จะเห็นได้ว่า

แรงดันตกคร่อม Q1 และ Q4 ขณะหยุดนำกระแสจะมีค่าเท่ากับ $V_{in} - V_{CEQ2(sat)}$ และ $V_{in} - V_{CEQ3(sat)}$

ตามลำดับ ส่วนแรงดันตกคร่อม Q2 และ Q3 ขณะหยุดนำกระแสก็จะมีค่า $V_{in} - V_{CEQ1(sat)}$ และ $V_{in} - V_{CEQ4(sat)}$ ตามลำดับเช่นเดียวกัน ส่วนไดโอด D3 – D6 ทำหน้าที่เป็นคอมมิวเตตติ้งไดโอดให้กับ วงจรเพื่อป้องกัน Q1 – Q4 เช่นเดียวกับฮาล์ฟบริดจ์คอนเวอร์เตอร์ เมื่อวงจรทำงานอยู่ในสภาวะคง ที่ ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

$$V_{OUT} = \left(\frac{N_s}{N_p} \right) \left(V_{in} - 2V_{CE(sat)} \right) \frac{t_{ON}}{(T/2)} - VD \quad (2.10)$$



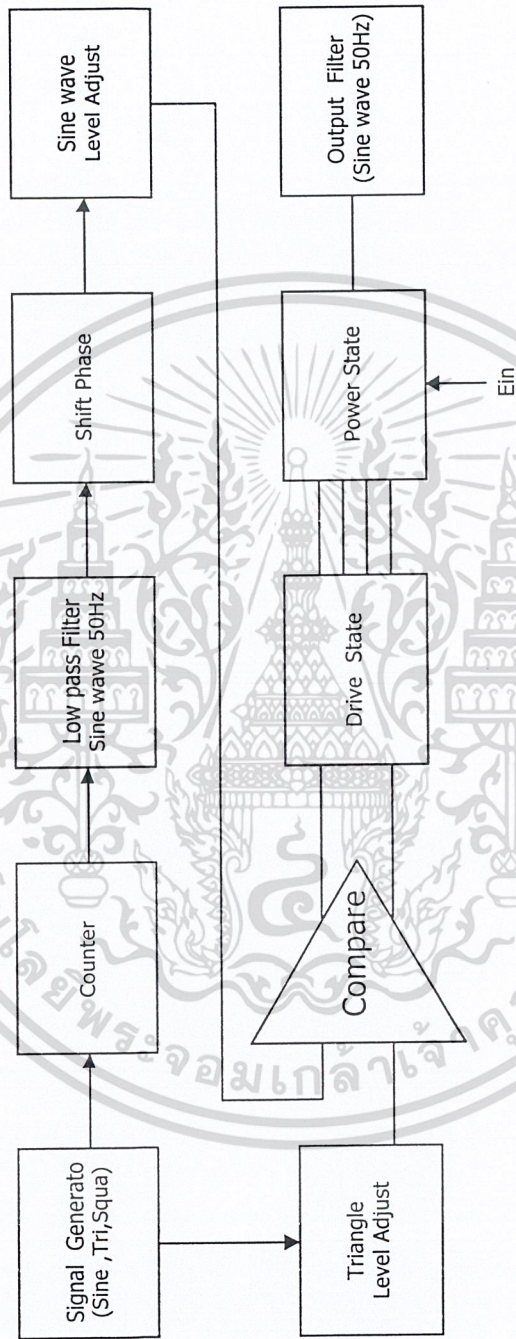
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

รายละเอียดในการออกแบบและการสร้าง

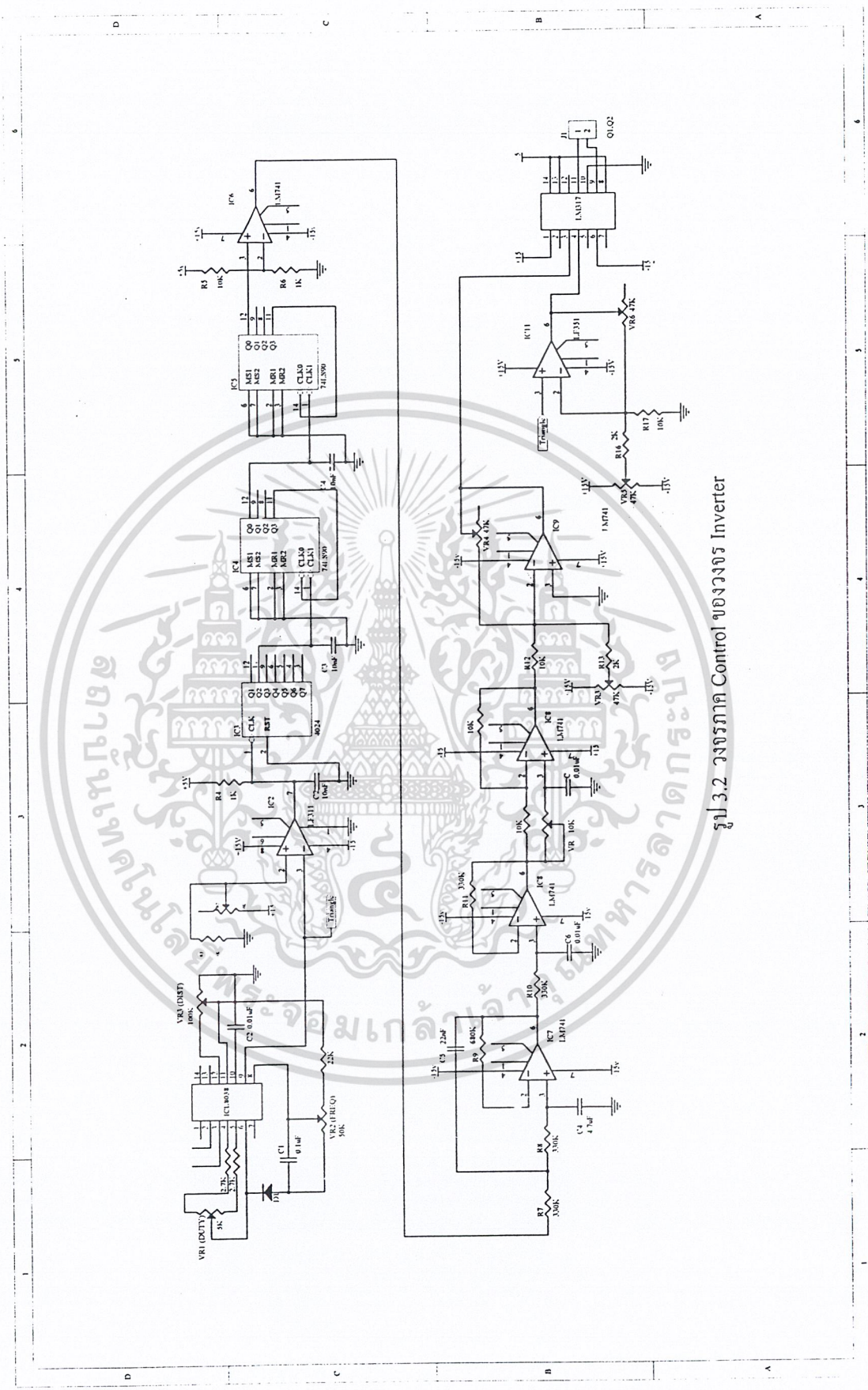
3.1 การทำงานของวงจรภาคต่างๆ

1. SIGNAL GENERATOR ใช้ IC ICL8038 ในการ TRIANGLE 20 KHz
2. COUNTER นำสัญญาณ TRIANGLE และ DC มาทำการ COMPARE กัน เพื่อสร้างสัญญาณ PULSE เข้าวงจรนับ เพื่อทำการหารความถี่จาก 20KHz ให้เหลือ 50 Hz
3. LOW PASS FILTER (SINE WAVE 50Hz) ในภาคนี้จะเป็นการนำสัญญาณพัลส์ 50 Hz ที่ได้ไปทำการเข้าวงจรอินทิเกรเตอร์เพื่อแปลงให้เป็นสัญญาณไซน์ 50 Hz
4. SHIFT PHASE ใช้ LM741 เพื่อทำการเลื่อนเฟสของสัญญาณไซน์ 50Hz
5. SINE WAVE LEVEL ADJUST จะทำการปรับระดับและขนาดของสัญญาณไซน์ ก่อนทำการมอดูเลต ให้ได้ค่าที่เหมาะสม
6. TRIANGLE LEVEL ADJUST จะทำการปรับระดับและขนาดของสัญญาณ สามเหลี่ยมก่อนทำการมอดูเลต ให้ได้ค่าที่เหมาะสม
7. COMPARATOR จะเป็นการนำสัญญาณ TRIANGLE จาก ICL8038 และสัญญาณ SINE ที่ออกมาจากภาค LOW PASS FILTER มาทำการเปรียบเทียบกันก่อนเข้าวงจร PULSE WITH MODULATOR
8. DRIVE STATE สัญญาณพัลส์วิตช์มอดูเลตที่ออกมาจากภาค COMPARATOR จะผ่าน Optoisolators เพื่อทำการแยกGROUND ออกจากกัน ก่อนแล้วส่งเข้าตัว CMOS4049 เพื่อลดแรงดันสไปรท์ ก่อนนำไปเข้าวงจร COMPLEMENTARY เพื่อยกระดับแรงดัน V_{OH} ให้เป็น 15V ก่อนส่งเข้าภาค POWER STATE
9. POWER STATE จะเป็นวงจร INVERTER ใช้ MOSFET IRFP460 โดยจะมี Vdc
10. OUTPUT FILTER จะเป็นวงจรกรองความถี่ต่ำ ที่ส่งมาจากภาค POWER STATE ให้ได้สัญญาณไซน์ 50 Hz



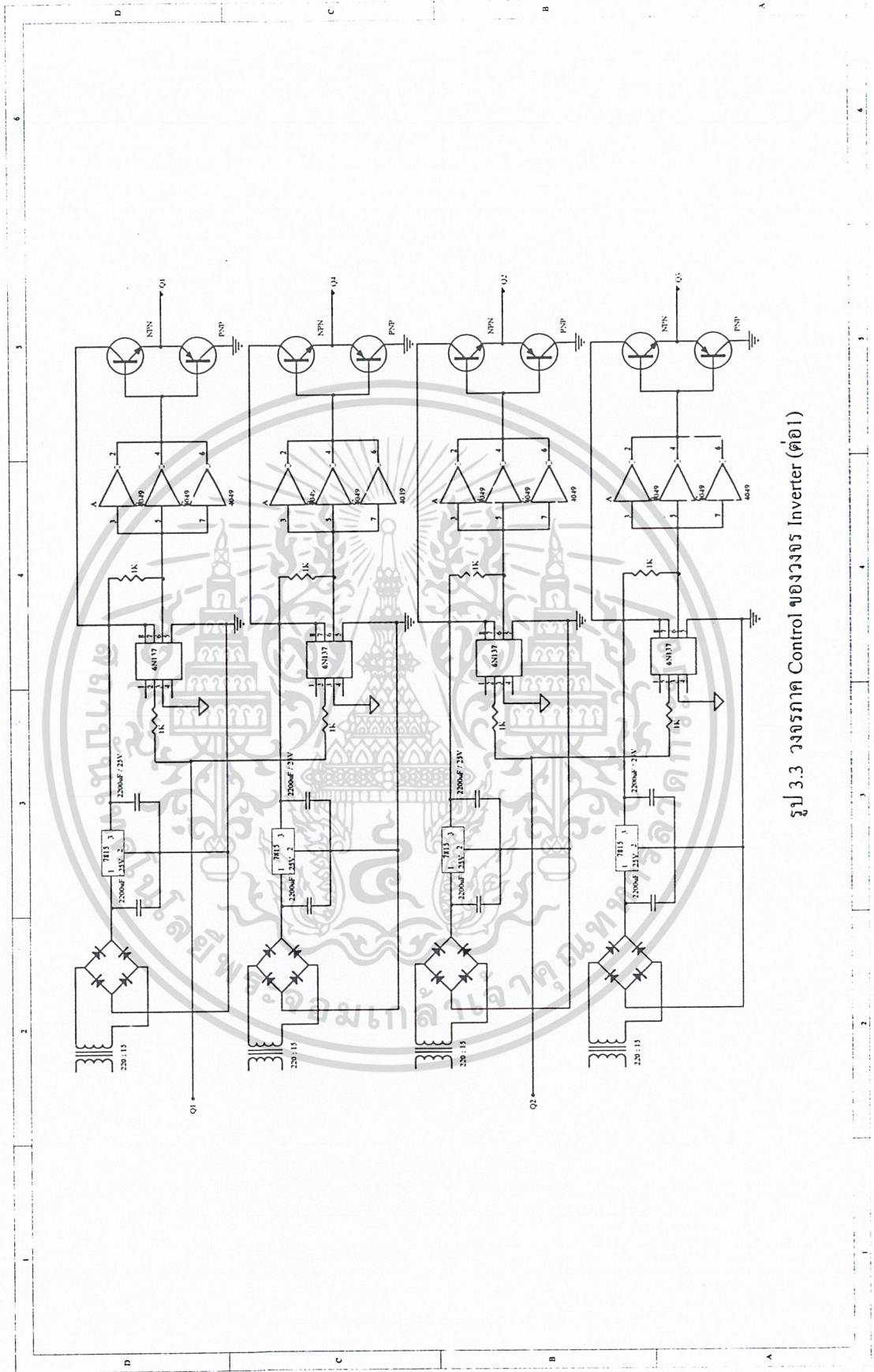
รูปที่ 3.1 บล็อกโตะแอมป์แสดงโครงสร้าง Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



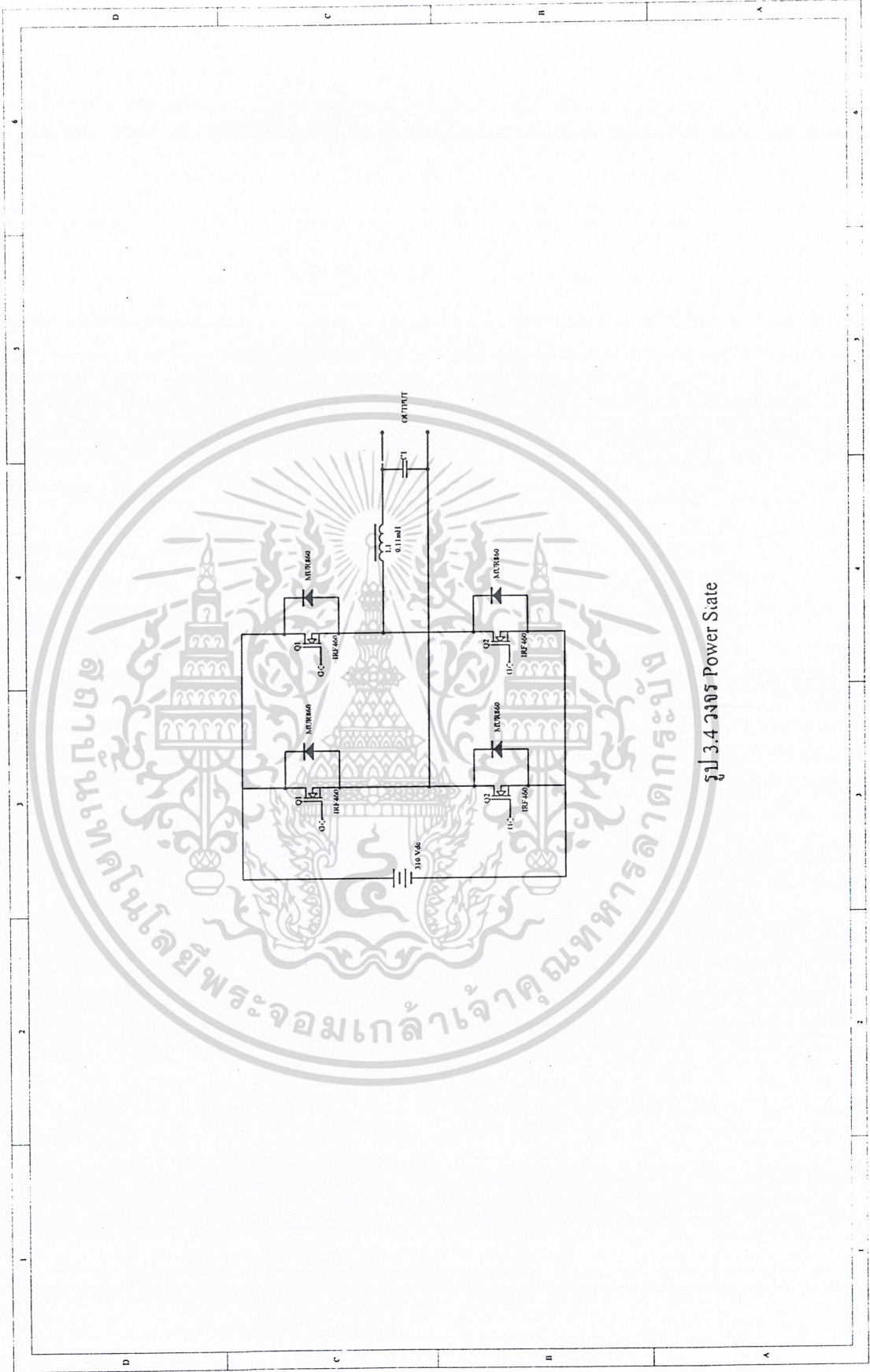
รูป 3.2 วงจรภาค Control ของวงจร Inverter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.3 วงจรภาค Control ของวงจร Inverter (ต่อ 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.4 วงจร Power State

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

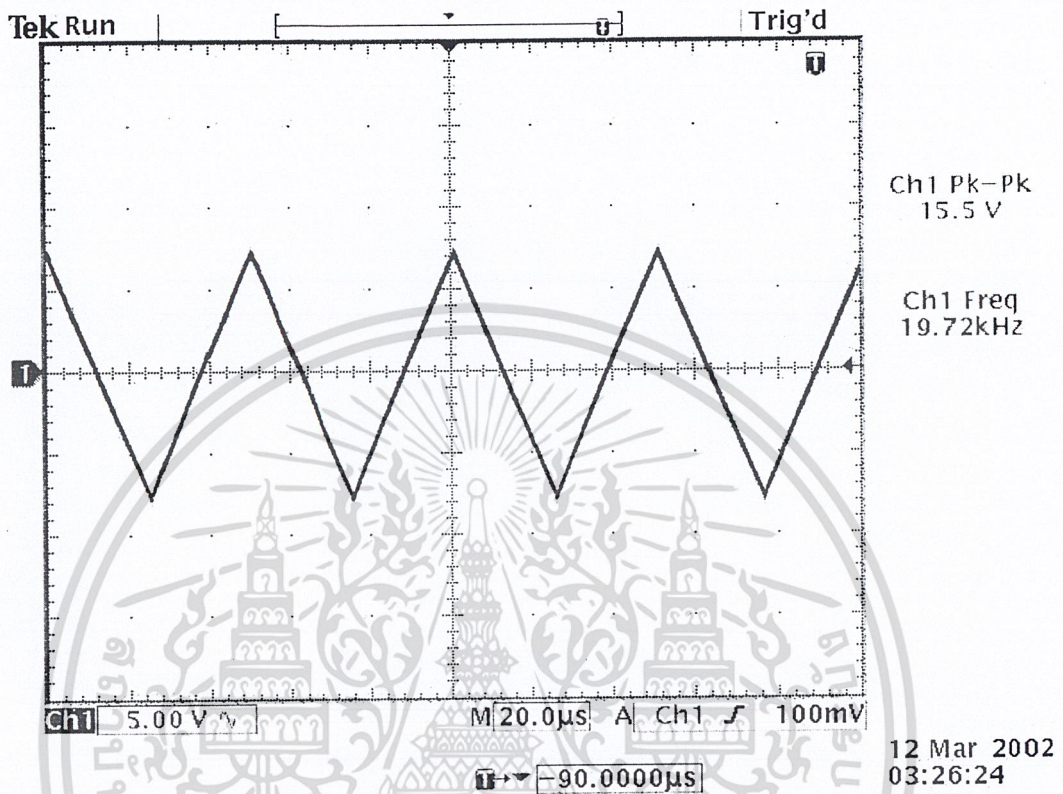
ผลการทดลอง

จากการทดลองป้อนแรงดันอินพุตที่ระดับต่างๆ ในกรณี ไม่มีโหลด กับแบบใช้โหลด 21 โอห์ม

| Vin | No Load | | | Load R 21 ohm | | |
|-----|---------|-------|--------|---------------|-------|--------|
| | V | I (A) | P (W) | V | I (A) | P (W) |
| 20 | 12.7 | 0.44 | 5.58 | 10.6 | 0.71 | 7.52 |
| 40 | 21.21 | 0.84 | 17.81 | 17.67 | 1.37 | 24.20 |
| 60 | 31.11 | 1.27 | 39.5 | 28.28 | 2 | 56.56 |
| 80 | 42.42 | 1.89 | 80.17 | 41.01 | 2.93 | 120.15 |
| 100 | 53.03 | 2.17 | 115.07 | 49.49 | 3.41 | 168.76 |
| 120 | 60.10 | 2.47 | 148.44 | 56.56 | 3.91 | 221.14 |
| 140 | 74.24 | 2.85 | 211.58 | 67.17 | 4.57 | 306.96 |
| 160 | 81.31 | 3.01 | 244.74 | 70.7 | 5.16 | 364.81 |
| 180 | 88.38 | 3.55 | 313.74 | 81.31 | 5.84 | 474.85 |
| 200 | 106.06 | 3.87 | 410.45 | 84.85 | 6.47 | 548.97 |
| 220 | 113.13 | 4 | 452.52 | 102.53 | 7.14 | 732.06 |
| 240 | 116.67 | 4.35 | 507.51 | 109.6 | 7.75 | 849.4 |

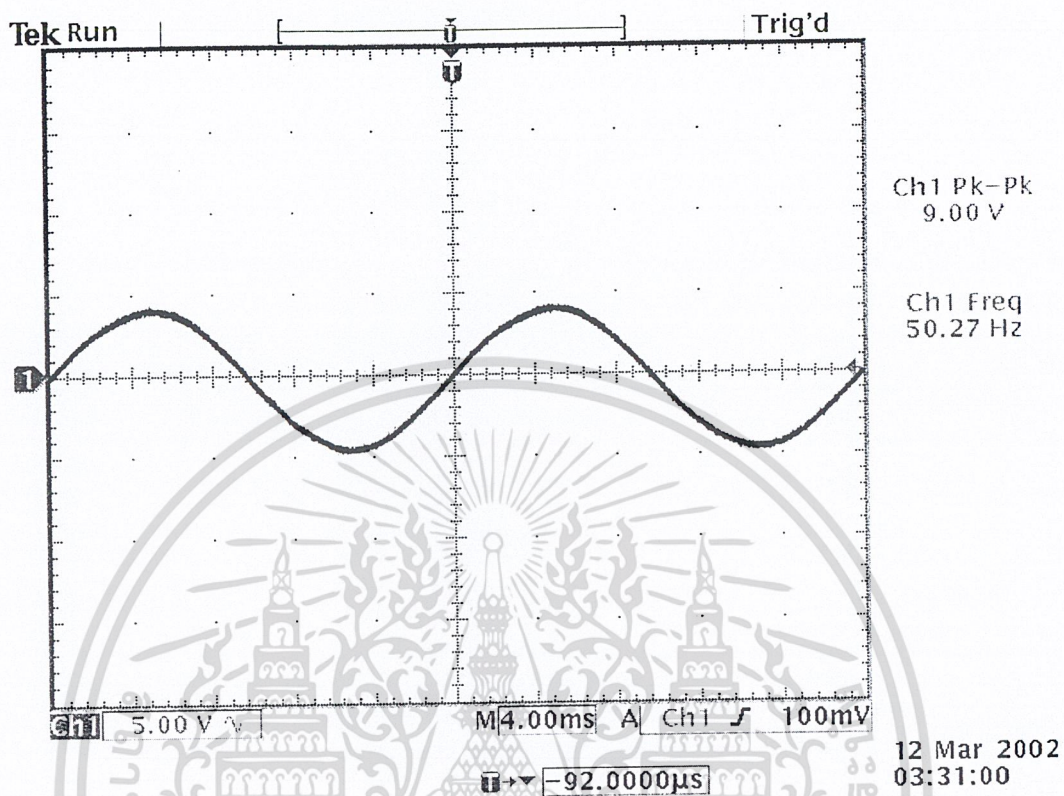
ตารางที่ 4.1 แสดงผลการทดลอง วัดแรงดันเอาต์พุต ที่แรงดันอินพุตค่าต่างๆ แบบมีโหลดกับแบบ ไม่มีโหลด

4.1 ผลการทดลองวัดรูปคลื่นสัญญาณที่จุดต่างๆในวงจรแสดงได้ดังนี้



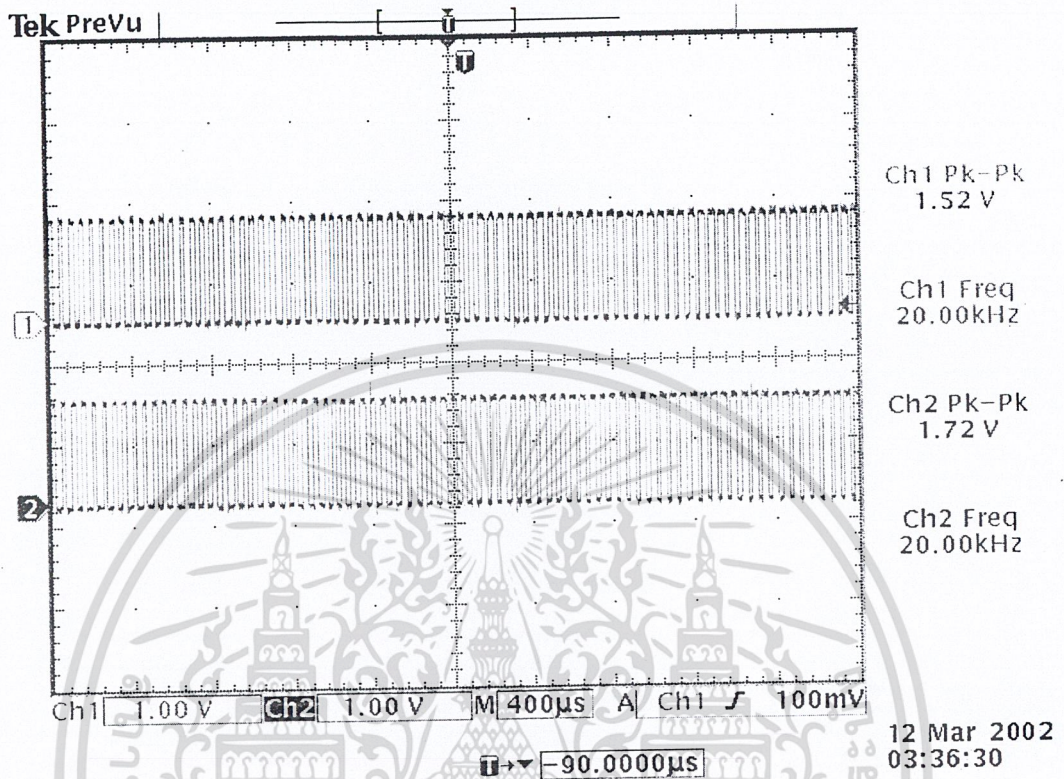
รูปที่ 4.1 สัญญาณฟันเลื่อยที่ขา 9 ของ IC ICL8038

สัญญาณฟันเลื่อยที่ขา 9 ของ IC ICL8038 มีความถี่ 20 kHz. จะนำไปเปรียบเทียบกับสัญญาณ Sine 50 HZ สัญญาณที่ได้จะเป็นสัญญาณพัลส์ ซึ่งมี T_{on} ไม่เท่ากันเพื่อนำไปเป็นสัญญาณสวิตช์ให้กับเพาเวอร์มอสเฟต ในวงจร Power State



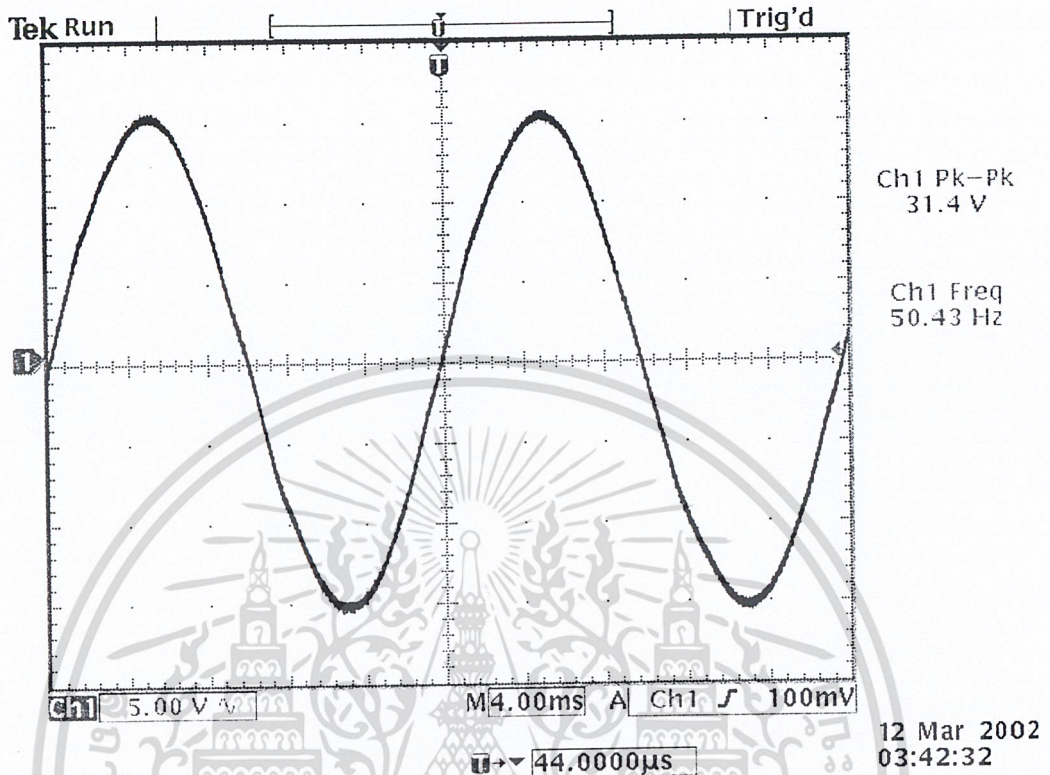
รูปที่ 4.2 สัญญาณไซน์ 50 Hz. ที่ออกจากวงจร Low pass filter

สัญญาณไซน์นี้ได้จากการนำสัญญาณสามเหลี่ยมความถี่ 20 kHz ไปเปรียบเทียบกับไฟ
ตรงแล้วผ่านวงจรหารความถี่เหลือเป็นสัญญาณสี่เหลี่ยมความถี่ 50 Hz จากนั้นผ่านวงจร Low pass
Filter ได้เป็นสัญญาณไซน์ความถี่ 50 Hz



รูปที่ 4.3 สัญญาณการมอดูเลตที่ออกจากขา 9 กับ 11 ของ IC LM361

นำสัญญาณสามเหลี่ยม 20 kHz และสัญญาณซายน์ 50 Hz มาทำการมอดูเลตในภาค
Comperator โดยใช้ไอซี LM361 แล้วส่งให้ภาคไดรฟ์



รูปที่ 4.4 สัญญาณเอาต์พุตโดยใช้โพรบ X10

สัญญาณชานน์เอาต์พุตที่ได้หลังจากผ่านผ่านวงจรแผ่นฟิลเตอร์มีขนาด 110 โวลต์ ความถี่

50 Hz

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

จากการทดลองเป็นการสร้างอินเวอร์เตอร์ที่แปลงแรงดันไฟจากกระแสตรงตรงเป็นกระแสสลับ 110 โวลต์ ความถี่ 50 Hz ซึ่งจากการทดลองได้นำไฟตรงจากวงจรเรกติไฟโดยการป้อน แรงดัน DC ประมาณ 240 Vdc

เมื่อนำแรงดันเอาท์พุทมาทดสอบ โหลดโดยใช้โหลด 21 โอห์ม ได้ค่าเพาเวอร์ ประมาณ 850 วัตต์ ซึ่งแสดงว่าสามารถเทกกระแสได้ประมาณ 7.7 แอมป์

แต่เนื่องจากการทดลองบางครั้งเราจะพบปัญหาที่เป็นอุปสรรคให้การดำเนินงานหยุด ชงักและเกิดความล่าช้า โดยในบางครั้งก็ถึงขนาดทำให้ต้องเริ่มต้นศึกษาและดำเนินงานกันใหม่ ปัญหาที่พบบ่อยครั้ง เช่น การไม่เสถียรภาพของชุด TRANSFORMER COUPLING และได้แก้ไข โดยการใช OPTOISOLATORS, ความเสียหายของอุปกรณ์ที่สำคัญพวก POWERMOSFET รวมถึงการปรับจูนสัญญาณต่างๆในแต่ละภาค ฯลฯ ซึ่งแต่ละปัญหาล้วนมีผลทำให้การดำเนินงาน ในครั้งนี้เกิดความล่าช้า

กิตติกรรมประกาศ

โครงการอินเวอร์เตอร์ชิ้นนี้จะไม่สามารถสำเร็จลุล่วงได้เลยถ้าหากปราศจากผู้ให้ความช่วยเหลือในด้านต่างๆ รวมทั้งคำแนะนำจากอาจารย์ทุกๆท่าน

ขอขอบคุณ

รศ.สมศักดิ์ เขียวศิริกุล ในฐานะ อาจารย์ที่ปรึกษาที่ให้คำแนะนำ และช่วยเหลือในการทำโครงการด้วยดีเสมอมา

อาจารย์ทุกๆท่านที่ให้ความรู้ในด้านวิชาการต่างๆจนถึงทุกวันนี้ เพื่อนๆที่ให้คำแนะนำในด้านเทคนิคต่างๆ

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. นรินทร์ เนาวประทีป “ออปแอมปี 741” สำนักพิมพ์ฟิสิกส์เซ็นเตอร์, กรุงเทพฯ, หน้า42-46
2. วิโรจน์ อิศวรังสี “การใช้งานออปแอมปี และลิเนียร์ไอซี” ซีเอ็ดยูเคชั่น, กรุงเทพฯ, หน้า 333-341
3. สุวัฒน์ คั่น “เทคนิคและการออกแบบสวิตชิงเพาเวอร์ซัพพลาย” ซีเอ็ดยูเคชั่น, กรุงเทพฯ ,2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Precision Waveform Generator/Voltage Controlled Oscillator

The ICL8038 waveform generator is a monolithic integrated circuit capable of producing high accuracy sine, square, triangular, sawtooth and pulse waveforms with a minimum of external components. The frequency (or repetition rate) can be selected externally from 0.001Hz to more than 300kHz using either resistors or capacitors, and frequency modulation and sweeping can be accomplished with an external voltage. The ICL8038 is fabricated with advanced monolithic technology, using Schottky barrier diodes and thin film resistors, and the output is stable over a wide range of temperature and supply variations. These devices may be interfaced with phase locked loop circuitry to reduce temperature drift to less than 250ppm/°C.

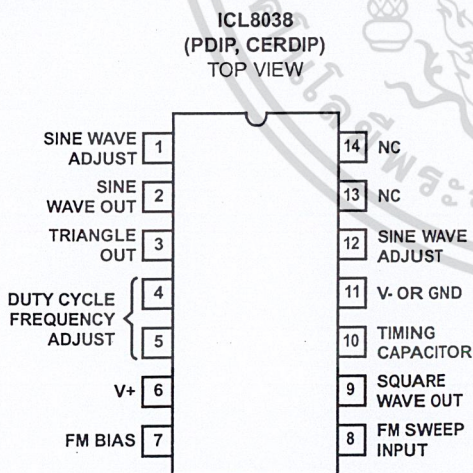
Features

- Low Frequency Drift with Temperature 250ppm/°C
- Low Distortion 1% (Sine Wave Output)
- High Linearity 0.1% (Triangle Wave Output)
- Wide Frequency Range 0.001Hz to 300kHz
- Variable Duty Cycle 2% to 98%
- High Level Outputs TTL to 28V
- Simultaneous Sine, Square, and Triangle Wave Outputs
- Easy to Use - Just a Handful of External Components Required

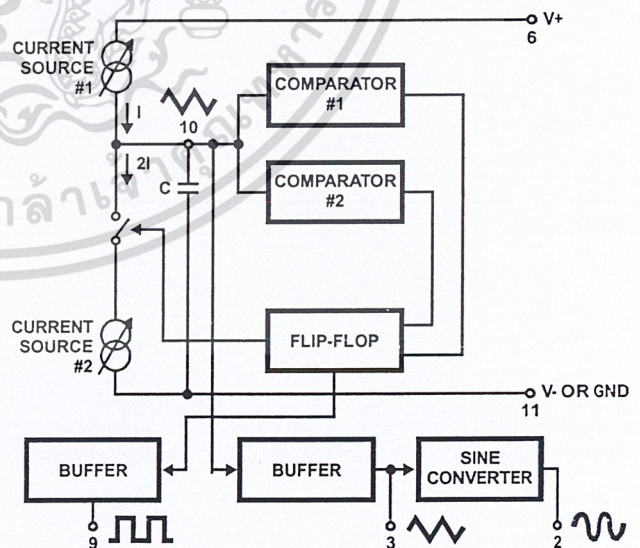
Ordering Information

| PART NUMBER | STABILITY | TEMP. RANGE (°C) | PACKAGE | PKG. NO. |
|-------------|-----------------|------------------|--------------|----------|
| ICL8038CCPD | 250ppm/°C (Typ) | 0 to 70 | 14 Ld PDIP | E14.3 |
| ICL8038CCJD | 250ppm/°C (Typ) | 0 to 70 | 14 Ld Cerdip | F14.3 |
| ICL8038BCJD | 180ppm/°C (Typ) | 0 to 70 | 14 Ld Cerdip | F14.3 |
| ICL8038ACJD | 120ppm/°C (Typ) | 0 to 70 | 14 Ld Cerdip | F14.3 |

Pinout



Functional Diagram



ICL8038

Absolute Maximum Ratings

| | |
|------------------------------------|----------|
| Supply Voltage (V- to V+) | 36V |
| Input Voltage (Any Pin) | V- to V+ |
| Input Current (Pins 4 and 5) | 25mA |
| Output Sink Current (Pins 3 and 9) | 25mA |

Operating Conditions

| | | |
|-------------------|---------------------------------|-------------|
| Temperature Range | ICL8038AC, ICL8038BC, ICL8038CC | 0°C to 70°C |
|-------------------|---------------------------------|-------------|

Thermal Information

| | | |
|--|----------------------|----------------------|
| Thermal Resistance (Typical, Note 1) | θ_{JA} (°C/W) | θ_{JC} (°C/W) |
| CERDIP Package | 75 | 20 |
| PDIP Package | 115 | N/A |
| Maximum Junction Temperature (Ceramic Package) | 175°C | |
| Maximum Junction Temperature (Plastic Package) | 150°C | |
| Maximum Storage Temperature Range | -65°C to 150°C | |
| Maximum Lead Temperature (Soldering 10s) | 300°C | |

Die Characteristics

Back Side Potential

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications $V_{SUPPLY} = \pm 10V$ or $+20V$, $T_A = 25^\circ C$, $R_L = 10k\Omega$, Test Circuit Unless Otherwise Specified

| PARAMETER | SYMBOL | TEST CONDITIONS | ICL8038CC | | | ICL8038BC | | | ICL8038AC | | | UNITS |
|--|---------------------|------------------------------------|-----------|------|----------|-----------|------|----------|-----------|------|----------|---------------------|
| | | | MIN | TYP | MAX | MIN | TYP | MAX | MIN | TYP | MAX | |
| Supply Voltage Operating Range | V_{SUPPLY} V+ | Single Supply | +10 | - | +30 | +10 | - | +30 | +10 | - | +30 | V |
| | V+, V- | Dual Supplies | ± 5 | - | ± 15 | ± 5 | - | ± 15 | ± 5 | - | ± 15 | V |
| Supply Current | I_{SUPPLY} | $V_{SUPPLY} = \pm 10V$ (Note 2) | | 12 | 20 | - | 12 | 20 | - | 12 | 20 | mA |
| FREQUENCY CHARACTERISTICS (All Waveforms) | | | | | | | | | | | | |
| Max. Frequency of Oscillation | f_{MAX} | | 100 | - | - | 100 | - | - | 100 | - | - | kHz |
| Sweep Frequency of FM Input | f_{SWEEP} | | - | 10 | - | - | 10 | - | - | 10 | - | kHz |
| Sweep FM Range | | (Note 3) | - | 35:1 | - | - | 35:1 | - | - | 35:1 | - | |
| FM Linearity | | 10:1 Ratio | - | 0.5 | - | - | 0.2 | - | - | 0.2 | - | % |
| Frequency Drift with Temperature (Note 5) | $\Delta f/\Delta T$ | 0°C to 70°C | - | 250 | - | - | 180 | - | - | 120 | - | ppm/°C |
| Frequency Drift with Supply Voltage | $\Delta f/\Delta V$ | Over Supply Voltage Range | - | 0.05 | - | - | 0.05 | - | - | 0.05 | - | %/V |
| OUTPUT CHARACTERISTICS | | | | | | | | | | | | |
| Square Wave | | | | | | | | | | | | |
| Leakage Current | I_{OLK} | $V_g = 30V$ | - | - | 1 | - | - | 1 | - | - | 1 | μA |
| Saturation Voltage | V_{SAT} | $I_{SINK} = 2mA$ | - | 0.2 | 0.5 | - | 0.2 | 0.4 | - | 0.2 | 0.4 | V |
| Rise Time | t_R | $R_L = 4.7k\Omega$ | - | 180 | - | - | 180 | - | - | 180 | - | ns |
| Fall Time | t_F | $R_L = 4.7k\Omega$ | - | 40 | - | - | 40 | - | - | 40 | - | ns |
| Typical Duty Cycle Adjust (Note 6) | ΔD | | 2 | | 98 | 2 | | 98 | 2 | | 98 | % |
| Triangle/Sawtooth/Ramp | | | | | | | | | | | | |
| Amplitude | $V_{TRIANGLE}$ | $R_{TRI} = 100k\Omega$ | 0.30 | 0.33 | - | 0.30 | 0.33 | - | 0.30 | 0.33 | - | $\times V_{SUPPLY}$ |
| Linearity | | | - | 0.1 | - | - | 0.05 | - | - | 0.05 | - | % |
| Output Impedance | Z_{OUT} | $I_{OUT} = 5mA$ | - | 200 | - | - | 200 | - | - | 200 | - | Ω |

ICL8038

Electrical Specifications $V_{SUPPLY} = \pm 10V$ or $+20V$, $T_A = 25^\circ C$, $R_L = 10k\Omega$, Test Circuit Unless Otherwise Specified (Continued)

| PARAMETER | SYMBOL | TEST CONDITIONS | ICL8038CC | | | ICL8038BC | | | ICL8038AC | | | UNITS |
|--------------|------------|------------------------------|-----------|------|-----|-----------|------|-----|-----------|------|-----|---------------------|
| | | | MIN | TYP | MAX | MIN | TYP | MAX | MIN | TYP | MAX | |
| Sine Wave | | | | | | | | | | | | |
| Amplitude | V_{SINE} | $R_{SINE} = 100k\Omega$ | 0.2 | 0.22 | - | 0.2 | 0.22 | - | 0.2 | 0.22 | - | $\times V_{SUPPLY}$ |
| THD | THD | $R_S = 1M\Omega$ (Note 4) | - | 2.0 | 5 | - | 1.5 | 3 | - | 1.0 | 1.5 | % |
| THD Adjusted | THD | Use Figure 4 | - | 1.5 | - | - | 1.0 | - | - | 0.8 | - | % |

NOTES:

2. R_A and R_B currents not included.
3. $V_{SUPPLY} = 20V$; R_A and $R_B = 10k\Omega$, $f \approx 10kHz$ nominal; can be extended 1000 to 1. See Figures 5A and 5B.
4. $82k\Omega$ connected between pins 11 and 12, Triangle Duty Cycle set at 50%. (Use R_A and R_B .)
5. Figure 1, pins 7 and 8 connected, $V_{SUPPLY} = \pm 10V$. See Typical Curves for T.C. vs V_{SUPPLY} .
6. Not tested, typical value for design purposes only.

Test Conditions

| PARAMETER | R_A | R_B | R_L | C | SW_1 | MEASURE |
|--|------------------|-------------------|--------------|---------|--------|-----------------------|
| Supply Current | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Current Into Pin 6 |
| Sweep FM Range (Note 7) | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Open | Frequency at Pin 9 |
| Frequency Drift with Temperature | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Frequency at Pin 3 |
| Frequency Drift with Supply Voltage (Note 8) | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Frequency at Pin 9 |
| Output Amplitude (Note 10) | | | | | | |
| Sine | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Pk-Pk Output at Pin 2 |
| Triangle | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Pk-Pk Output at Pin 3 |
| Leakage Current (Off) (Note 9) | $10k\Omega$ | $10k\Omega$ | | $3.3nF$ | Closed | Current into Pin 9 |
| Saturation Voltage (On) (Note 9) | $10k\Omega$ | $10k\Omega$ | | $3.3nF$ | Closed | Output (Low) at Pin 9 |
| Rise and Fall Times (Note 11) | $10k\Omega$ | $10k\Omega$ | $4.7k\Omega$ | $3.3nF$ | Closed | Waveform at Pin 9 |
| Duty Cycle Adjust (Note 11) | | | | | | |
| Max | $50k\Omega$ | $\sim 1.6k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Waveform at Pin 9 |
| Min | $\sim 25k\Omega$ | $50k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Waveform at Pin 9 |
| Triangle Waveform Linearity | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Waveform at Pin 3 |
| Total Harmonic Distortion | $10k\Omega$ | $10k\Omega$ | $10k\Omega$ | $3.3nF$ | Closed | Waveform at Pin 2 |

NOTES:

7. The hi and lo frequencies can be obtained by connecting pin 8 to pin 7 (f_{HI}) and then connecting pin 8 to pin 6 (f_{LO}). Otherwise apply Sweep Voltage at pin 8 ($\frac{2}{3} V_{SUPPLY} + 2V$) $\leq V_{SWEEP} \leq V_{SUPPLY}$ where V_{SUPPLY} is the total supply voltage. In Figure 5B, pin 8 should vary between 5.3V and 10V with respect to ground.
8. $10V \leq V+ \leq 30V$, or $\pm 5V \leq V_{SUPPLY} \leq \pm 15V$.
9. Oscillation can be halted by forcing pin 10 to +5V or -5V.
10. Output Amplitude is tested under static conditions by forcing pin 10 to 5V then to -5V.
11. Not tested; for design purposes only.

Test Circuit

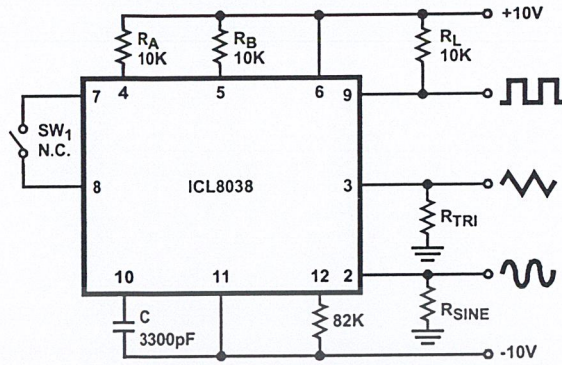
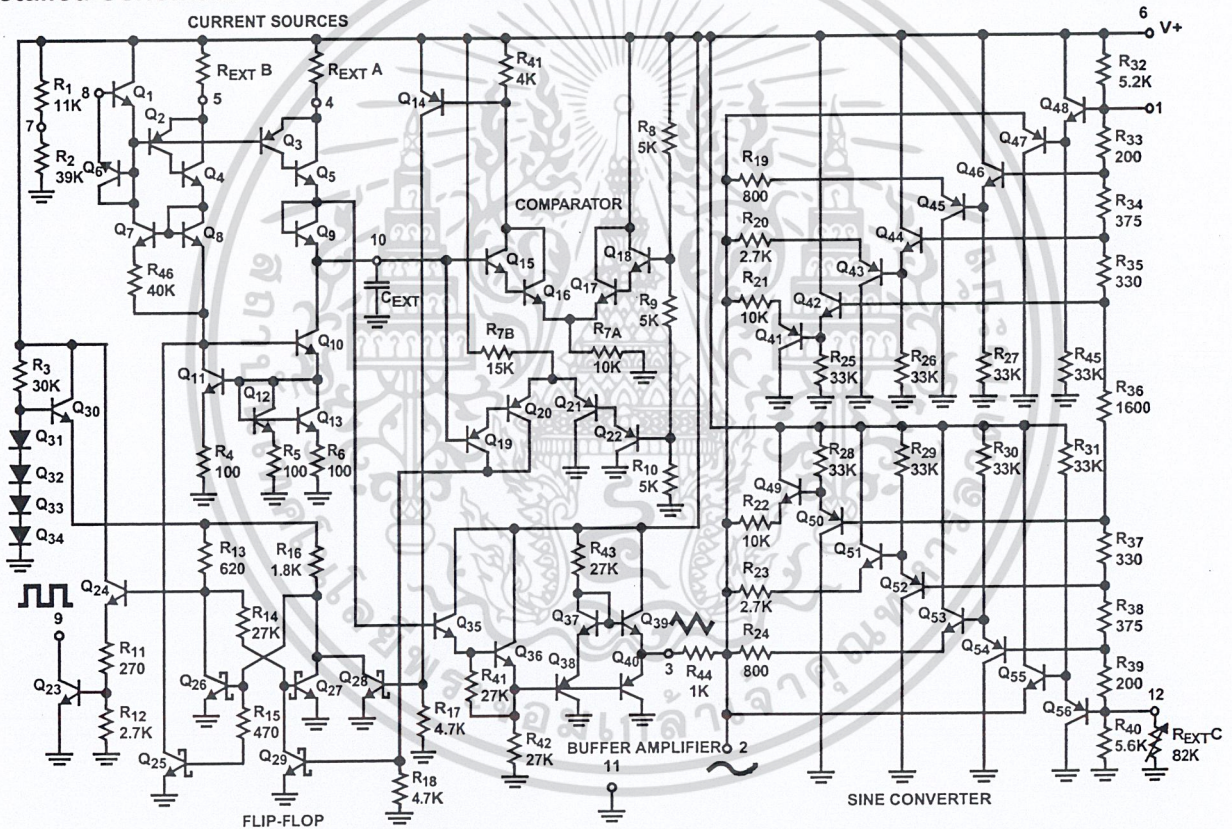


FIGURE 1. TEST CIRCUIT

Detailed Schematic



Application Information (See Functional Diagram)

An external capacitor C is charged and discharged by two current sources. Current source #2 is switched on and off by a flip-flop, while current source #1 is on continuously. Assuming that the flip-flop is in a state such that current source #2 is off, and the capacitor is charged with a current I, the voltage across the capacitor rises linearly with time. When this voltage reaches the level of comparator #1 (set at 2/3 of the supply voltage), the flip-flop is triggered, changes states, and releases current source #2. This current source normally carries a current 2I, thus the capacitor is discharged with a

net-current I and the voltage across it drops linearly with time. When it has reached the level of comparator #2 (set at 1/3 of the supply voltage), the flip-flop is triggered into its original state and the cycle starts again.

Four waveforms are readily obtainable from this basic generator circuit. With the current sources set at I and 2I respectively, the charge and discharge times are equal. Thus a triangle waveform is created across the capacitor and the flip-flop produces a square wave. Both waveforms are fed to buffer stages and are available at pins 3 and 9.

The levels of the current sources can, however, be selected over a wide range with two external resistors. Therefore, with the two currents set at values different from 1 and 2I, an asymmetrical sawtooth appears at Terminal 3 and pulses with a duty cycle from less than 1% to greater than 99% are available at Terminal 9.

The sine wave is created by feeding the triangle wave into a nonlinear network (sine converter). This network provides a decreasing shunt impedance as the potential of the triangle moves toward the two extremes.

Waveform Timing

The *symmetry* of all waveforms can be adjusted with the external timing resistors. Two possible ways to accomplish this are shown in Figure 3. Best results are obtained by keeping the timing resistors R_A and R_B separate (A). R_A controls the rising portion of the triangle and sine wave and the 1 state of the square wave.

The magnitude of the triangle waveform is set at $1/3 V_{SUPPLY}$; therefore the rising portion of the triangle is,

$$t_1 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY} \times R_A}{0.22 \times V_{SUPPLY}} = \frac{R_A \times C}{0.66}$$

The falling portion of the triangle and sine wave and the 0 state of the square wave is:

$$t_2 = \frac{C \times V}{I} = \frac{C \times 1/3 \times V_{SUPPLY}}{2(0.22) \frac{V_{SUPPLY}}{R_B} - 0.22 \frac{V_{SUPPLY}}{R_A}} = \frac{R_A R_B C}{0.66(2R_A - R_B)}$$

Thus a 50% duty cycle is achieved when $R_A = R_B$.

If the duty cycle is to be varied over a small range about 50% only, the connection shown in Figure 3B is slightly more convenient. A 1kΩ potentiometer may not allow the duty cycle to be adjusted through 50% on all devices. If a 50% duty cycle is required, a 2kΩ or 5kΩ potentiometer should be used.

With two separate timing resistors, the frequency is given by:

$$f = \frac{1}{t_1 + t_2} = \frac{1}{\frac{R_A C}{0.66} \left(1 + \frac{R_B}{2R_A - R_B} \right)}$$

or, if $R_A = R_B = R$

$$f = \frac{0.33}{RC} \text{ (for Figure 3A)}$$

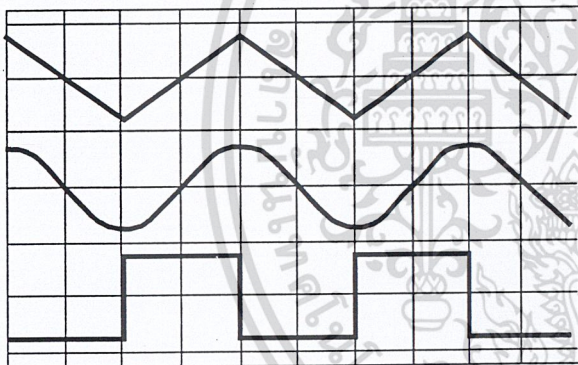


FIGURE 2A. SQUARE WAVE DUTY CYCLE - 50%



FIGURE 2B. SQUARE WAVE DUTY CYCLE - 80%

FIGURE 2. PHASE RELATIONSHIP OF WAVEFORMS

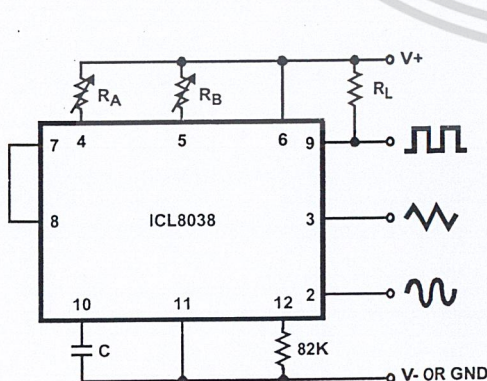


FIGURE 3A.

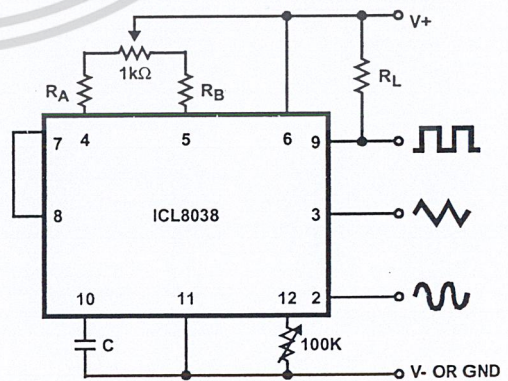


FIGURE 3B.

FIGURE 3. POSSIBLE CONNECTIONS FOR THE EXTERNAL TIMING RESISTORS

Neither time nor frequency are dependent on supply voltage, even though none of the voltages are regulated inside the integrated circuit. This is due to the fact that both currents and thresholds are direct, linear functions of the supply voltage and thus their effects cancel.

Reducing Distortion

To minimize sine wave distortion the 82kΩ resistor between pins 11 and 12 is best made variable. With this arrangement distortion of less than 1% is achievable. To reduce this even further, two potentiometers can be connected as shown in Figure 4; this configuration allows a typical reduction of sine wave distortion close to 0.5%.

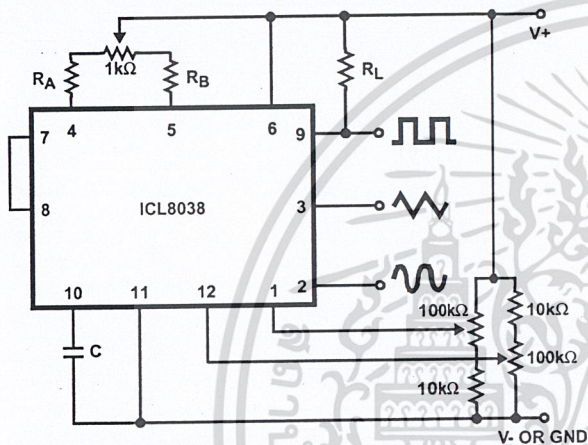


FIGURE 4. CONNECTION TO ACHIEVE MINIMUM SINE WAVE DISTORTION

R₁ and R₂ are shown in the Detailed Schematic.

A similar calculation holds for R_B.

The capacitor value should be chosen at the upper end of its possible range.

Waveform Out Level Control and Power Supplies

The waveform generator can be operated either from a single power supply (10V to 30V) or a dual power supply (±5V to ±15V). With a single power supply the average levels of the triangle and sine wave are at exactly one-half of the supply voltage, while the square wave alternates between V₊ and ground. A split power supply has the advantage that all waveforms move symmetrically about ground.

The square wave output is not committed. A load resistor can be connected to a different power supply, as long as the applied voltage remains within the breakdown capability of the waveform generator (30V). In this way, the square wave output can be made TTL compatible (load resistor connected to +5V) while the waveform generator itself is powered from a much higher voltage.

Frequency Modulation and Sweeping

The frequency of the waveform generator is a direct function of the DC voltage at Terminal 8 (measured from V₊). By altering this voltage, frequency modulation is performed. For small deviations (e.g. ±10%) the modulating signal can be applied directly to pin 8, merely providing DC decoupling with a capacitor as shown in Figure 5A. An external resistor between pins 7 and 8 is not necessary, but it can be used to increase input impedance from about 8kΩ (pins 7 and 8 connected together), to about (R + 8kΩ).

For larger FM deviations or for frequency sweeping, the modulating signal is applied between the positive supply voltage and pin 8 (Figure 5B). In this way the entire bias for the current sources is created by the modulating signal, and a very large (e.g. 1000:1) sweep range is created (f = 0 at V_{SWEEP} = 0). Care must be taken, however, to regulate the supply voltage; in this configuration the charge current is no longer a function of the supply voltage (yet the trigger thresholds still are) and thus the frequency becomes dependent on the supply voltage. The potential on Pin 8 may be swept down from V₊ by (1/3 V_{SUPPLY} - 2V).

Selecting R_A, R_B and C

For any given output frequency, there is a wide range of RC combinations that will work, however certain constraints are placed upon the magnitude of the charging current for optimum performance. At the low end, currents of less than 1μA are undesirable because circuit leakages will contribute significant errors at high temperatures. At higher currents (I > 5mA), transistor betas and saturation voltages will contribute increasingly larger errors. Optimum performance will, therefore, be obtained with charging currents of 10μA to 1mA. If pins 7 and 8 are shorted together, the magnitude of the charging current due to R_A can be calculated from:

$$I = \frac{R_1 \times (V_+ - V_-)}{(R_1 + R_2)} \times \frac{1}{R_A} = \frac{0.22(V_+ - V_-)}{R_A}$$

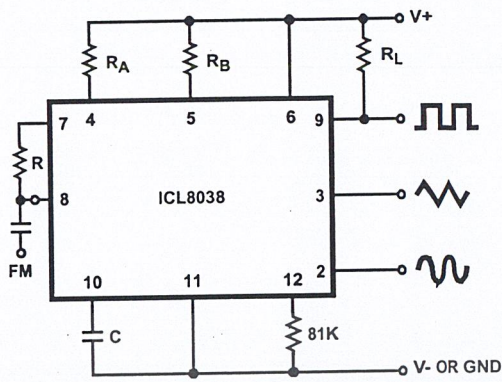


FIGURE 5A. CONNECTIONS FOR FREQUENCY MODULATION

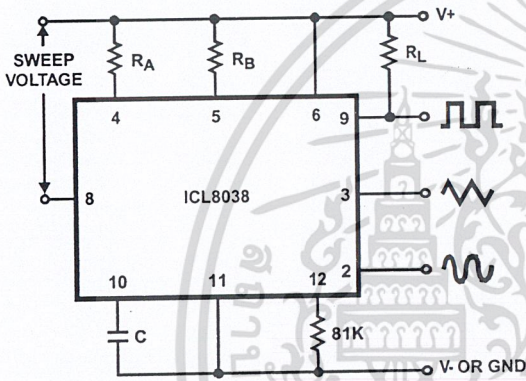


FIGURE 5B. CONNECTIONS FOR FREQUENCY SWEEP

Typical Applications

The sine wave output has a relatively high output impedance (1kΩ Typ). The circuit of Figure 6 provides buffering, gain and amplitude adjustment. A simple op amp follower could also be used.

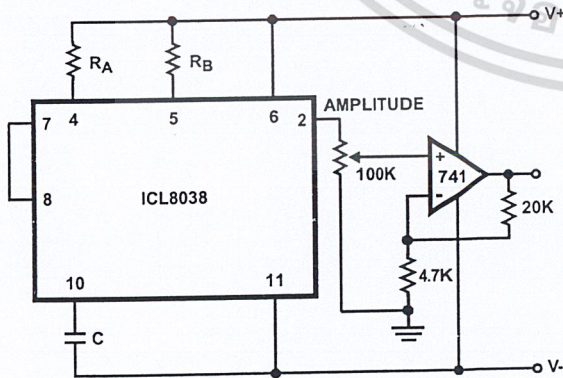


FIGURE 6. SINE WAVE OUTPUT BUFFER AMPLIFIERS

With a dual supply voltage the external capacitor on Pin 10 can be shorted to ground to halt the ICL8038 oscillation. Figure 7 shows a FET switch, diode ANDed with an input strobe signal to allow the output to always start on the same slope.

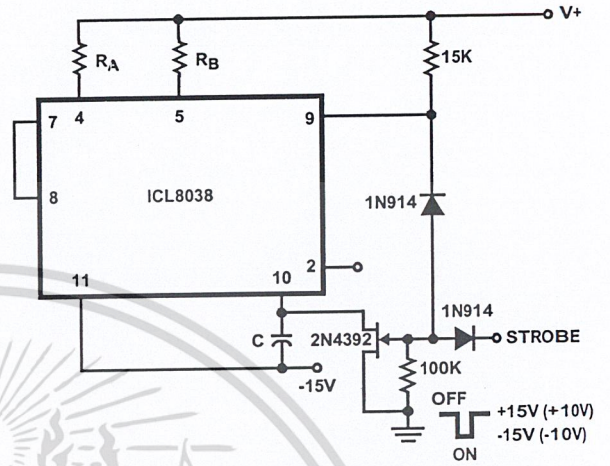


FIGURE 7. STROBE TONE BURST GENERATOR

To obtain a 1000:1 Sweep Range on the ICL8038 the voltage across external resistors RA and RB must decrease to nearly zero. This requires that the highest voltage on control Pin 8 exceed the voltage at the top of RA and RB by a few hundred mV. The Circuit of Figure 8 achieves this by using a diode to lower the effective supply voltage on the ICL8038. The large resistor on pin 5 helps reduce duty cycle variations with sweep.

The linearity of input sweep voltage versus output frequency can be significantly improved by using an op amp as shown in Figure 10.

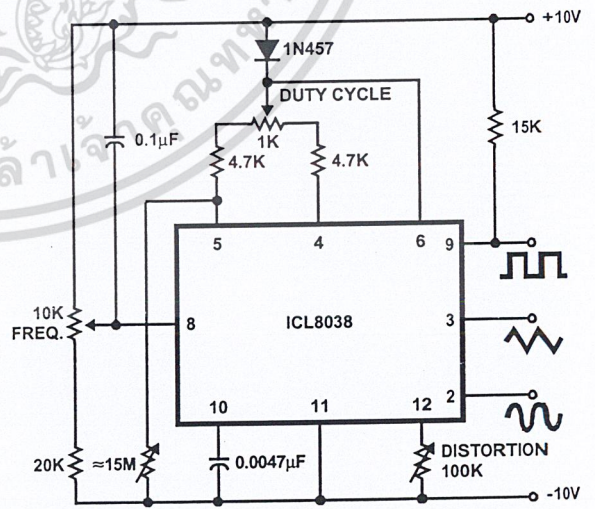


FIGURE 8. VARIABLE AUDIO OSCILLATOR, 20Hz TO 20kHz

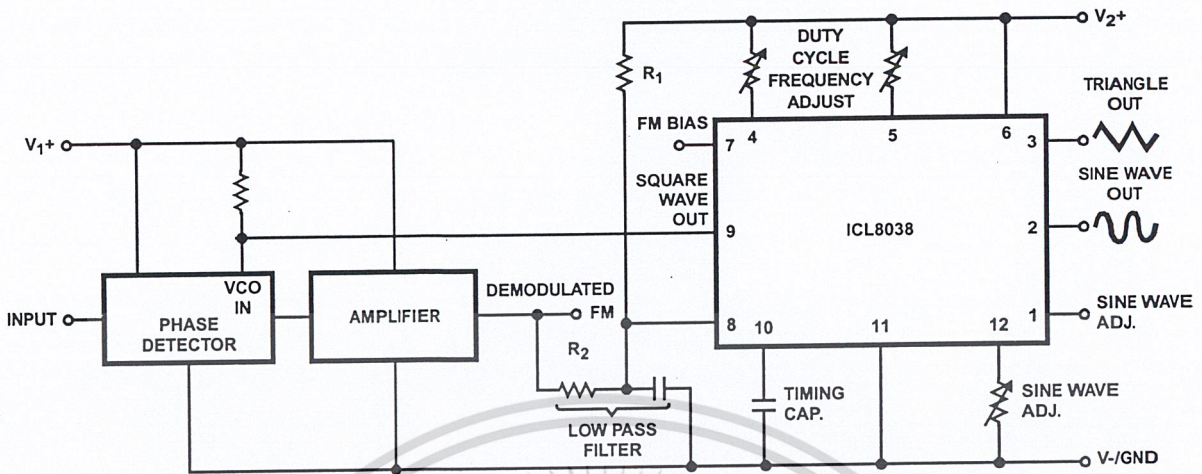


FIGURE 9. WAVEFORM GENERATOR USED AS STABLE VCO IN A PHASE-LOCKED LOOP

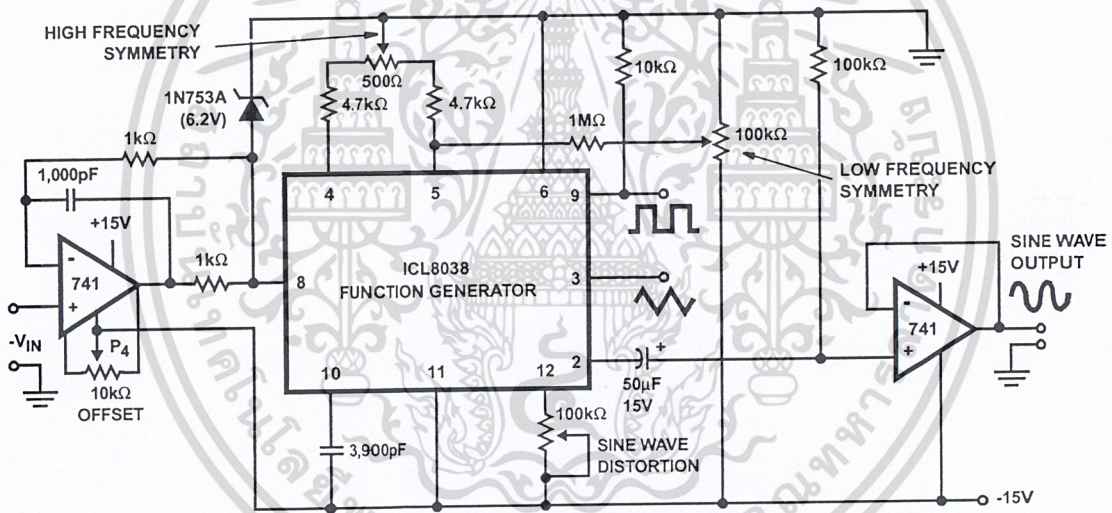


FIGURE 10. LINEAR VOLTAGE CONTROLLED OSCILLATOR

Use in Phase Locked Loops

Its high frequency stability makes the ICL8038 an ideal building block for a phase locked loop as shown in Figure 9. In this application the remaining functional blocks, the phase detector and the amplifier, can be formed by a number of available ICs (e.g., MC4344, NE562).

In order to match these building blocks to each other, two steps must be taken. First, two different supply voltages are used and the square wave output is returned to the supply of the phase detector. This assures that the VCO input voltage will not exceed the capabilities of the phase detector. If a smaller VCO signal is required, a simple resistive voltage divider is connected between pin 9 of the waveform generator and the VCO input of the phase detector.

Second, the DC output level of the amplifier must be made compatible to the DC level required at the FM input of the waveform generator (pin 8, 0.8V+). The simplest solution here is to provide a voltage divider to V_+ (R_1 , R_2 as shown) if the amplifier has a lower output level, or to ground if its level is higher. The divider can be made part of the low-pass filter.

This application not only provides for a free-running frequency with very low temperature drift, but is also has the unique feature of producing a large reconstituted sinewave signal with a frequency identical to that at the input.

For further information, see Harris Application Note AN013, "Everything You Always Wanted to Know About the ICL8038".

Definition of Terms

Supply Voltage (V_{SUPPLY}). The total supply voltage from V+ to V-.

Supply Current. The supply current required from the power supply to operate the device, excluding load currents and the currents through R_A and R_B.

Frequency Range. The frequency range at the square wave output through which circuit operation is guaranteed.

Sweep FM Range. The ratio of maximum frequency to minimum frequency which can be obtained by applying a sweep voltage to pin 8. For correct operation, the sweep voltage should be within the range:

$$(2/3 V_{SUPPLY} + 2V) < V_{SWEEP} < V_{SUPPLY}$$

FM Linearity. The percentage deviation from the best fit straight line on the control voltage versus output frequency curve.

Output Amplitude. The peak-to-peak signal amplitude appearing at the outputs.

Saturation Voltage. The output voltage at the collector of Q₂₃ when this transistor is turned on. It is measured for a sink current of 2mA.

Rise and Fall Times. The time required for the square wave output to change from 10% to 90%, or 90% to 10%, of its final value.

Triangle Waveform Linearity. The percentage deviation from the best fit straight line on the rising and falling triangle waveform.

Total Harmonic Distortion. The total harmonic distortion at the sine wave output.

Typical Performance Curves

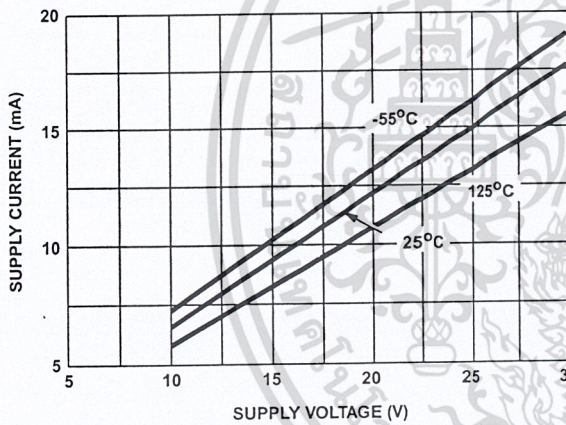


FIGURE 11. SUPPLY CURRENT vs SUPPLY VOLTAGE

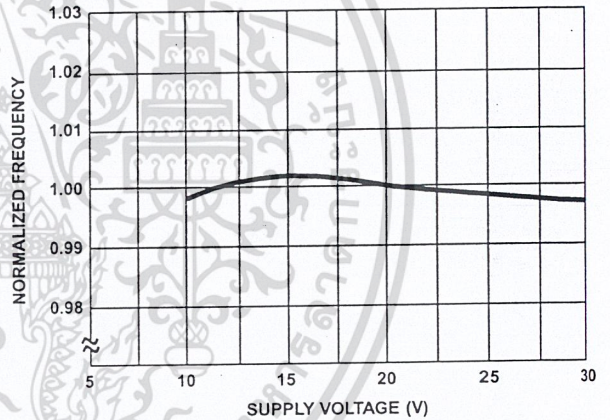


FIGURE 12. FREQUENCY vs SUPPLY VOLTAGE

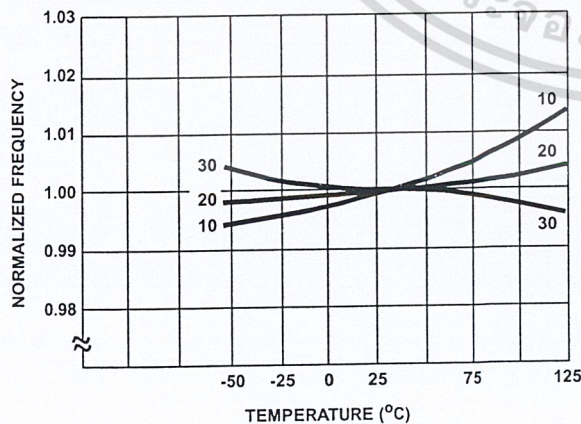


FIGURE 13. FREQUENCY vs TEMPERATURE

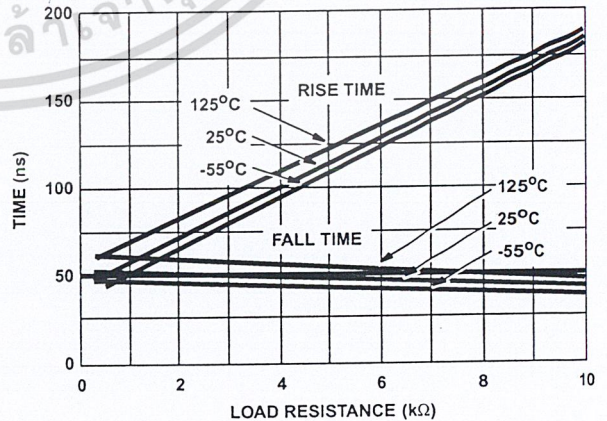


FIGURE 14. SQUARE WAVE OUTPUT RISE/FALL TIME vs LOAD RESISTANCE

Typical Performance Curves (Continued)

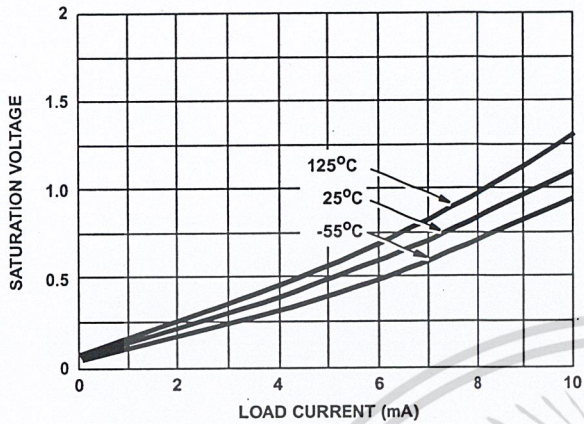


FIGURE 15. SQUARE WAVE SATURATION VOLTAGE vs LOAD CURRENT

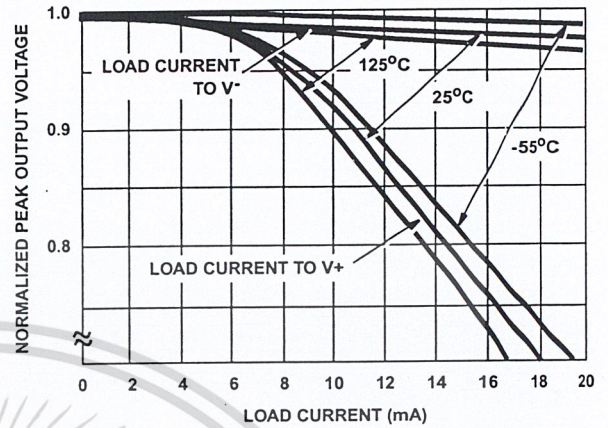


FIGURE 16. TRIANGLE WAVE OUTPUT VOLTAGE vs LOAD CURRENT

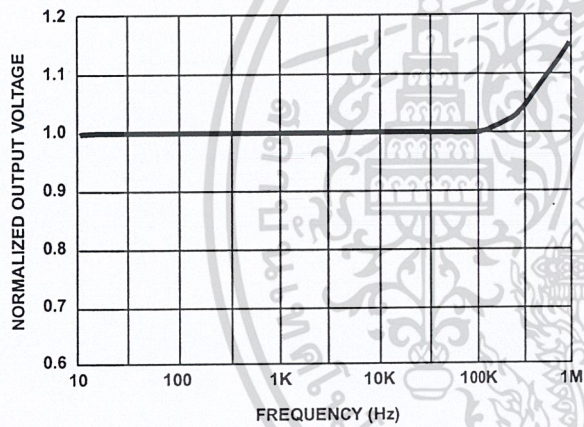


FIGURE 17. TRIANGLE WAVE OUTPUT VOLTAGE vs FREQUENCY

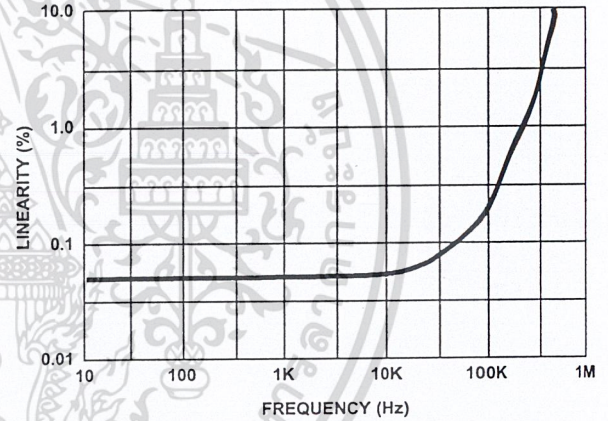


FIGURE 18. TRIANGLE WAVE LINEARITY vs FREQUENCY

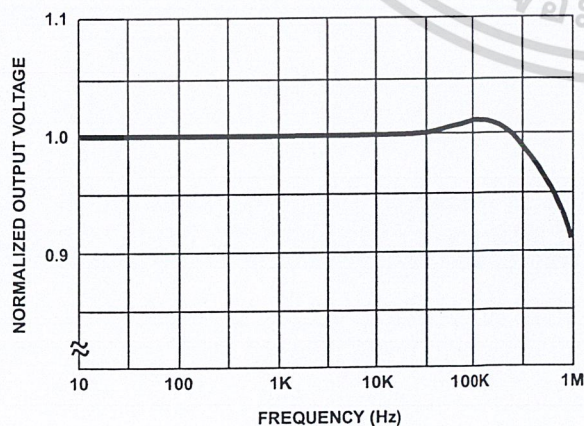


FIGURE 19. SINE WAVE OUTPUT VOLTAGE vs FREQUENCY

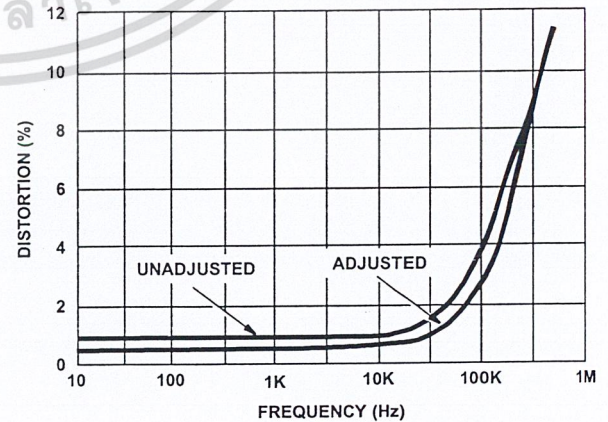


FIGURE 20. SINE WAVE DISTORTION vs FREQUENCY

LM161/LM361 High Speed Differential Comparators

General Description

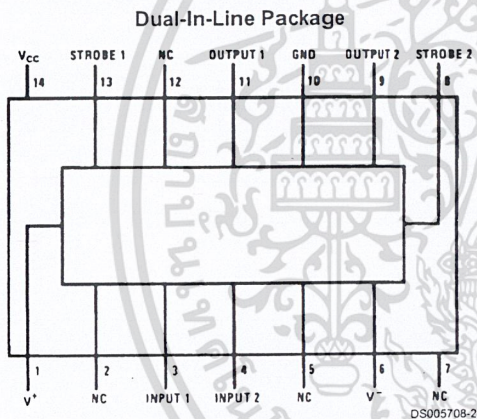
The LM161/LM361 is a very high speed differential input, complementary TTL output voltage comparator with improved characteristics over the SE529/NE529 for which it is a pin-for-pin replacement. The device has been optimized for greater speed performance and lower input offset voltage. Typically delay varies only 3 ns for over-drive variations of 5 mV to 500 mV. It may be operated from op amp supplies ($\pm 15V$).

Complementary outputs having maximum skew are provided. Applications involve high speed analog to digital converters and zero-crossing detectors in disk file systems.

Features

- Independent strobes
- Guaranteed high speed: 20 ns max
- Tight delay matching on both outputs
- Complementary TTL outputs
- Operates from op amp supplies: $\pm 15V$
- Low speed variation with overdrive variation
- Low input offset voltage
- Versatile supply voltage range

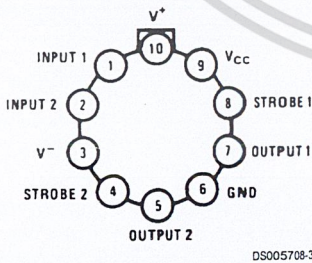
Connection Diagrams



Top View

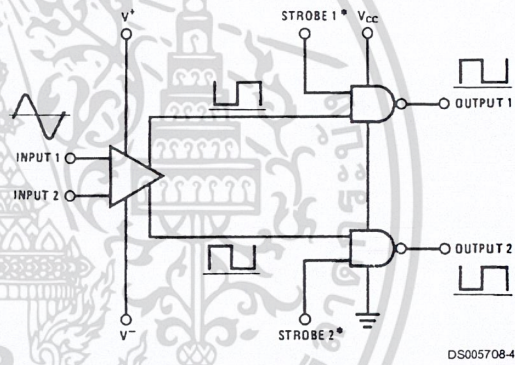
Order Number LM361M, LM361MX or LM361N
See NS Package Number M14A or N14A

Metal Can Package



Order Number LM161H/883 or LM361H
See NS Package Number H10C

Logic Diagram



*Output is low when current is drawn from strobe pin.

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

| | |
|------------------------------------|---------------------|
| Positive Supply Voltage, V^+ | +16V |
| Negative Supply Voltage, V^- | -16V |
| Gate Supply Voltage, V_{CC} | +7V |
| Output Voltage | +7V |
| Differential Input Voltage | $\pm 5V$ |
| Input Common Mode Voltage | $\pm 6V$ |
| Power Dissipation | 600 mW |
| Storage Temperature Range | -65°C to +150°C |
| Operating Temperature Range | T_{MIN} T_{MAX} |
| LM161 | -55°C to +125°C |
| LM361 | -25°C to +85°C |
| Lead Temp. (Soldering, 10 seconds) | 260°C |
| For Any Device Lead Below V^- | 0.3V |

Operating Conditions

| | Min | Typ | Max |
|--------------------------|-------|-----|-------|
| Supply Voltage V^+ | | | |
| LM161 | 5V | | 15V |
| LM361 | 5V | | 15V |
| Supply Voltage V^- | | | |
| LM161 | -6V | | -15V |
| LM361 | -6V | | -15V |
| Supply Voltage V_{CC} | | | |
| LM161 | 4.5V | 5V | 5.5V |
| LM361 | 4.75V | 5V | 5.25V |
| ESD Tolerance (Note 5) | | | 1600V |
| Soldering Information | | | |
| Dual-In-Line Package | | | |
| Soldering (10 seconds) | | | 260°C |
| Small Outline Package | | | |
| Vapor Phase (60 seconds) | | | 215°C |
| Infrared (15 seconds) | | | 220°C |

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics

($V^+ = +10V$, $V_{CC} = +5V$, $V^- = -10V$, $T_{MIN} \leq T_A \leq T_{MAX}$, unless noted)

| Parameter | Conditions | Limits | | | | | | Units |
|--|---|--------|-----|------|-------|-----|------|------------|
| | | LM161 | | | LM361 | | | |
| | | Min | Typ | Max | Min | Typ | Max | |
| Input Offset Voltage | | | 1 | 3 | | 1 | 5 | mV |
| Input Bias Current | $T_A = 25^\circ C$ | | 5 | 20 | | 10 | 30 | μA |
| Input Offset Current | $T_A = 25^\circ C$ | | 2 | 3 | | 2 | 5 | μA |
| Voltage Gain | $T_A = 25^\circ C$ | | 3 | | | 3 | | V/mV |
| Input Resistance | $T_A = 25^\circ C$, $f = 1$ kHz | | 20 | | | 20 | | k Ω |
| Logical "1" Output Voltage | $V_{CC} = 4.75V$, $I_{SOURCE} = -0.5$ mA | 2.4 | 3.3 | | 2.4 | 3.3 | | V |
| Logical "0" Output Voltage | $V_{CC} = 4.75V$, $I_{SINK} = 6.4$ mA | | | 0.4 | | | 0.4 | V |
| Strobe Input "1" Current (Output Enabled) | $V_{CC} = 5.25V$, $V_{STROBE} = 2.4V$ | | | 200 | | | 200 | μA |
| Strobe Input "0" Current (Output Disabled) | $V_{CC} = 5.25V$, $V_{STROBE} = 0.4V$ | | | -1.6 | | | -1.6 | mA |
| Strobe Input "0" Voltage | $V_{CC} = 4.75V$ | | | 0.8 | | | 0.8 | V |
| Strobe Input "1" Voltage | $V_{CC} = 4.75V$ | 2 | | | 2 | | | V |
| Output Short Circuit Current | $V_{CC} = 5.25V$, $V_{OUT} = 0V$ | -18 | | -55 | -18 | | -55 | mA |
| Supply Current I^+ | $V^+ = 10V$, $V^- = -10V$, $V_{CC} = 5.25V$, $-55^\circ C \leq T_A \leq 125^\circ C$ | | | 4.5 | | | | mA |
| Supply Current I^+ | $V^+ = 10V$, $V^- = -10V$, $V_{CC} = 5.25V$, $0^\circ C \leq T_A \leq 70^\circ C$ | | | | | | 5 | mA |
| Supply Current I^- | $V^+ = 10V$, $V^- = -10V$, $V_{CC} = 5.25V$, $-55^\circ C \leq T_A \leq 125^\circ C$ | | | 10 | | | | mA |

Electrical Characteristics (Continued)

($V^+ = +10V$, $V_{CC} = +5V$, $V^- = -10V$, $T_{MIN} \leq T_A \leq T_{MAX}$, unless noted)

| Parameter | Conditions | Limits | | | | | | Units |
|--|---|--------|-----|-----|-------|-----|-----|-------|
| | | LM161 | | | LM361 | | | |
| | | Min | Typ | Max | Min | Typ | Max | |
| Supply Current I^- | $V^+ = 10V$, $V^- = -10V$, $V_{CC} = 5.25V$, $0^\circ C \leq T_A \leq 70^\circ C$ | | | | | | 10 | mA |
| Supply Current I_{CC} | $V^+ = 10V$, $V^- = -10V$, $V_{CC} = 5.25V$, $-55^\circ C \leq T_A \leq 125^\circ C$ | | | 18 | | | | mA |
| Supply Current I_{CC} | $V^+ = 10V$, $V^- = -10V$, $V_{CC} = 5.25V$, $0^\circ C \leq T_A \leq 70^\circ C$ | | | | | | 20 | mA |
| Transient Response | $V_{IN} = 50$ mV overdrive (Note 3) | | | | | | | |
| Propagation Delay Time ($t_{pd(0)}$) | $T_A = 25^\circ C$ | | 14 | 20 | | 14 | 20 | ns |
| Propagation Delay Time ($t_{pd(1)}$) | $T_A = 25^\circ C$ | | 14 | 20 | | 14 | 20 | ns |
| Delay Between Output A and B | $T_A = 25^\circ C$ | | 2 | 5 | | 2 | 5 | ns |
| Strobe Delay Time ($t_{pd(0)}$) | $T_A = 25^\circ C$ | | 8 | | | 8 | | ns |
| Strobe Delay Time ($t_{pd(1)}$) | $T_A = 25^\circ C$ | | 8 | | | 8 | | ns |

Note 1: The device may be damaged by use beyond the maximum ratings.

Note 2: Typical thermal impedances are as follows:

| | H Package | J Package | N Package |
|---------------|---|-----------|-----------|
| θ_{JA} | 165°C/W (Still Air) 67°C/W (400 LF/Min Air Flow) | 112°C/W | 105°C/W |
| θ_{JC} | 25°C/W | | |

DS005708-17

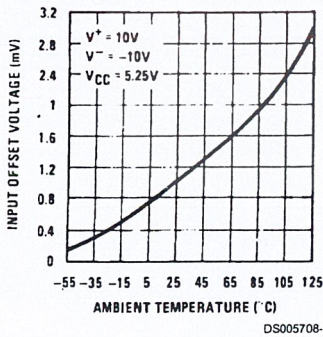
Note 3: Measurements using AC Test circuit, Fanout = 1. The devices are faster at low supply voltages.

Note 4: Refer to RETS161X for LM161H and LM161J military specifications.

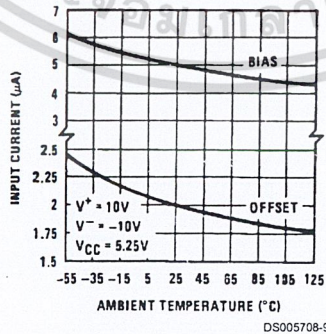
Note 5: Human body model, 1.5 kΩ in series with 100 pF.

Typical Performance Characteristics

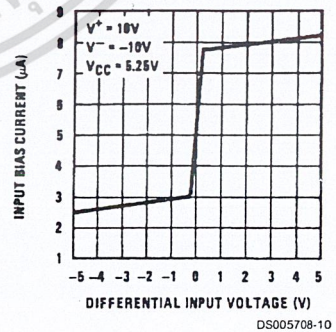
Offset Voltage



Input Currents vs Ambient Temperature

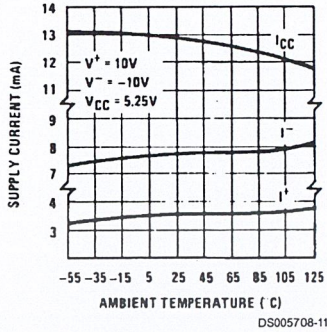


Input Characteristics

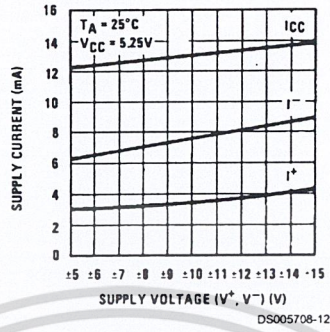


Typical Performance Characteristics (Continued)

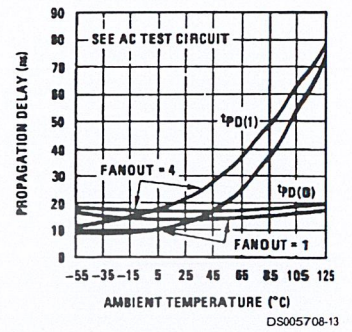
Supply Current vs Ambient Temperature



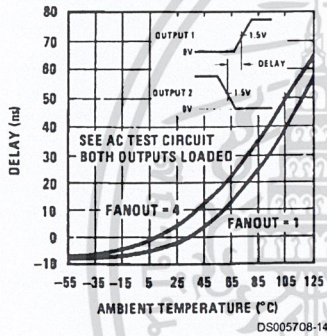
Supply Current vs Supply Voltage



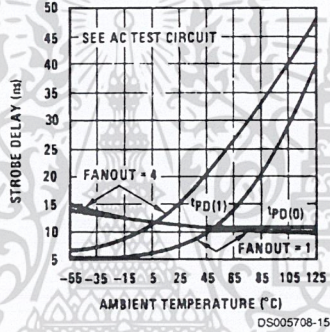
Propagation Delay vs Ambient Temperature



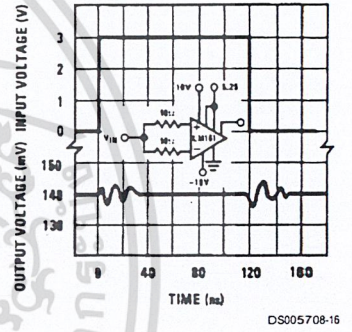
Delay of Output 1 With Respect to Output 2 vs Ambient Temperature



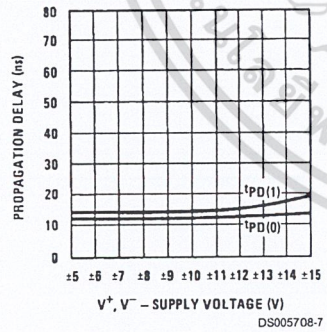
Strobe Delay vs Ambient Temperature



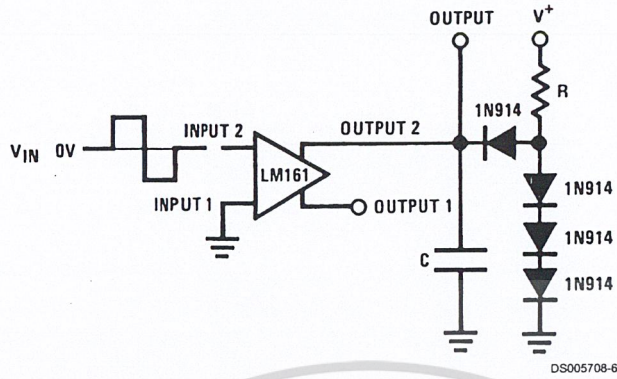
Common-Mode Pulse Response



Propagation Delay vs Supply Voltage



AC Test Circuit



| | | |
|------------------------------|---------------------|---------------------|
| $V_{IN} = \pm 50 \text{ mV}$ | FANOUT = 1 | FANOUT = 4 |
| $V^+ = +10\text{V}$ | $R = 2.4\text{k}$ | $R = 680\Omega$ |
| $V^- = -10\text{V}$ | $C = 15 \text{ pF}$ | $C = 30 \text{ pF}$ |
| $V_{CC} = 5.25\text{V}$ | | |



6N137

Super High Speed Response *OPIC Photocoupler

■ Features

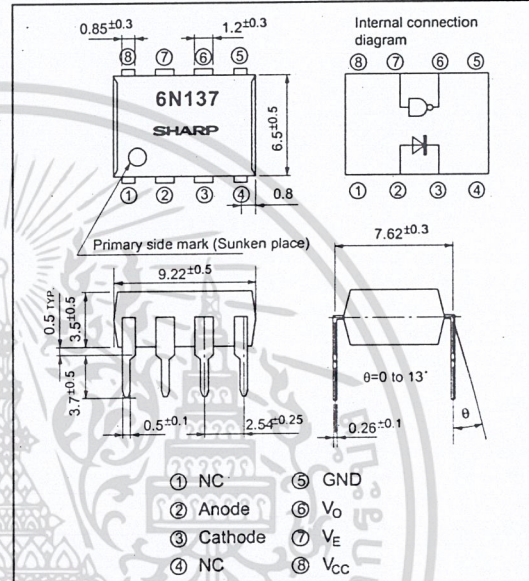
1. Super high speed response
(t_{PHL} , t_{PLH} : TYP. 45ns at $R_L=350\Omega$)
2. Isolation voltage between input and output
Viso(rms) : 2.5kV
3. Instantaneous common mode rejection voltage
 CM_H : TYP. 500V/ μ s
4. LSTTL and TTL compatible output
5. Recognized by UL, file No. E64380

■ Applications

1. High speed interfaces for computer peripherals, microcomputer systems
2. High speed line receivers
3. Noise reduction
4. Interfaces for data transmission equipment

■ Outline Dimensions

(Unit : mm)



* "OPIC" (Optical IC) is a trademark of the SHARP Corporation.
An OPIC consists of a light-detecting element and signal-processing circuit integrated onto a single chip.

■ Absolute Maximum Ratings

(Ta=25°C)

| | Parameter | Symbol | Rating | Unit |
|--------|------------------------------------|----------------|-------------|------|
| Input | *1 Forward current | I_F | 20 | mA |
| | *2 Peak forward current | I_{FM} | 40 | mA |
| | Reverse voltage | V_R | 5 | V |
| Output | *3 Supply voltage | V_{CC} | 7 | V |
| | *4 Enable voltage | C_E | 5.5 | V |
| | Output voltage | V_O | 7 | V |
| | Output current | I_O | 50 | mA |
| | Output collector power dissipation | P_C | 85 | mW |
| | *5 Isolation voltage | $V_{iso(rms)}$ | 2.5 | kV |
| | Operating temperature | T_{opr} | 0 to +70 | °C |
| | Storage temperature | T_{stg} | -55 to +125 | °C |
| | *6 Soldering temperature | T_{sol} | 260 | °C |

*1 Ta=0 to 70°C

*2 Pulse width ≤ 1ms

*3 For 1 minute MAX.

*4 Not exceed 500mV or more than supply voltage (V_{CC})

*5 AC for 1 minute, 40 to 60% RH

Apply the specific voltage between all the input electrode pins connected together and all the output electrode pins connected together.

*6 2mm or more away from the lead base for 10 seconds

Notice In the absence of confirmation by device specification sheets, SHARP takes no responsibility for any defects that may occur in equipment using any SHARP devices shown in catalogs, data books, etc. Contact SHARP in order to obtain the latest device specification sheets before using any SHARP device.
Internet Internet address for Electronic Components Group <http://www.sharp.co.jp/ecg/>

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

■ Electro-optical Characteristics

(Ta=0 to +70°C unless otherwise specified)

| Parameter | Symbol | Conditions | MIN. | TYP. | MAX. | Unit |
|--|------------------|---|------|--------------------|------|------|
| Logic (1) output current | I _{OH} | V _{CC} =5.5V, V _O =5.5V, I _F =250 μA, V _E =2.0V | - | 2 | 250 | μA |
| Logic (0) output voltage | V _{OL} | V _{CC} =5.5V, I _F =5mA, V _{EH} =2.0V, I _{OL} (Sinking)=13mA | - | 0.4 | 0.6 | V |
| Logic (1) enable current | I _{EH} | V _{CC} =5.5V, V _E =2.0V | - | -0.8 | - | mA |
| Logic (0) enable current | I _{EL} | V _{CC} =5.5V, V _E =0.5V | - | -1.2 | -2.0 | mA |
| Logic (1) supply current | I _{CCH} | V _{CC} =5.5V, I _F =0mA, V _E =0.5V | - | 7 | 15 | mA |
| Logic (0) supply current | I _{CCL} | V _{CC} =5.5V, I _F =10mA, V _E =0.5V | - | 13 | 18 | mA |
| *7 Leak current | I _{L-O} | 45%RH, Ta=25°C, t=5s, V _{L-O} =3.0kV DC | - | - | 1.0 | μA |
| *7 Isolation resistance (input-output) | R _{L-O} | V _{L-O} =500V, Ta=25°C | - | 1×10 ¹² | - | Ω |
| *7 Capacitance (input-output) | C _{L-O} | f=1MHz, Ta=25°C | - | 0.6 | - | pF |
| *8 Input forward voltage | V _F | I _F =10mA, Ta=25°C | - | 1.6 | 1.75 | V |
| Input reverse voltage | BV _R | I _R =10 μA, Ta=25°C | 5 | - | - | V |
| Input capacitance | C _{IN} | V _F =0, f=1MHz | - | 60 | - | pF |

*7 Measured as 2-pin element. Connect pins 2 and 3 connect pins 5,6,7 and 8.

*8 At I_F=10mA, V_F decreases at the rate of 1.6mV/°C if the temperature goes up.

■ Switching Characteristics

| Parameter | Symbol | Conditions | MIN. | TYP. | MAX. | Unit |
|--|---------------------------------|---|------|--------|------|------|
| *9 Propagation delay time Output (0) → (1) | t _{PLH} | Ta=25°C, R _L =350Ω, C _L =15pF, I _F =7.5mA | - | 45 | 75 | ns |
| *9 Propagation delay time Output (1) → (0) | t _{PHL} | Ta=25°C, R _L =350Ω, C _L =15pF, I _F =7.5mA | - | 45 | 75 | ns |
| Output rise-fall time (10 to 90%) | t _r , t _f | R _L =350Ω, C _L =15pF, I _F =7.5mA | - | 20, 30 | - | ns |
| *10 Enable propagation delay time (1) → (0) | t _{ELH} | R _L =350Ω, C _L =15pF, I _F =7.5mA, V _{EH} =3.0V, V _{EL} =0.5V | - | 40 | - | ns |
| *10 Enable propagation delay time (0) → (1) | t _{ELH} | R _L =350Ω, C _L =15pF, I _F =7.5mA, V _{EH} =3.0V, V _{EL} =0.5V | - | 15 | - | ns |
| *11 Instantaneous common mode rejection voltage "Output (1)" | CM _H | V _{CM} =10V, R _L =350Ω, V _O (min.)=2V, I _F =0mA | - | 500 | - | V/μs |
| *11 Instantaneous common mode rejection voltage "Output (0)" | CM _L | V _{CM} =10V, R _L =350Ω, V _O (max.)=0.8V, I _F =5mA | - | -500 | - | V/μs |

*9 Refer to the Fig. 1.

*10 Refer to the Fig. 2.

*11 CM_H represents a common mode voltage variation that can hold the output above (1) level (V_O>2.0V).CM_L represents a common mode voltage variation that can hold the output above (0) level (V_O<0.8V)(Note) Typical values are all at V_{CC}=5V, Ta=25°C

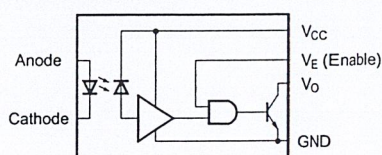
■ Recommended Operating Conditions

| Parameter | Symbol | MIN. | MAX. | Unit |
|---------------------------|------------------|------|-----------------|------|
| Low level input current | I _{FL} | 0 | 250 | μA |
| High level input current | I _{FH} | 7.0 | 15 | mA |
| High level enable voltage | V _{EH} | 2.0 | V _{CC} | V |
| Low level enable voltage | V _{EL} | 0 | 0.8 | V |
| Supply voltage | V _{CC} | 4.5 | 5.5 | V |
| Fanout (TTL load) | N | - | 8 | - |
| Operating temperature | T _{opr} | 0 | 70 | °C |

1. No necessary external pull-up resistor to hold enable input at high level.

2. Connect a ceramic by-pass capacitor (0.01 to 0.1μF) between V_{CC} and GND at the position within 1cm from pin.

Circuit Block Diagram



Truth Table

| Input | Enable | Output |
|-------|--------|--------|
| H | H | L |
| L | H | H |
| H | L | H |
| L | L | H |

L : Logic (0) H : Logic (1)

Fig.1 Test Circuit for Propagation Delay Time

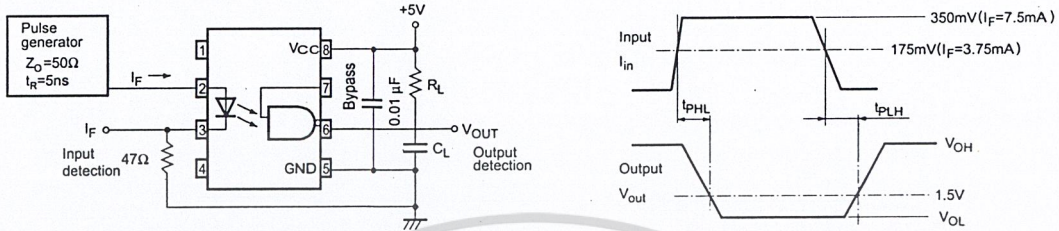


Fig.2 Test Circuit for Enable Propagation Delay Time

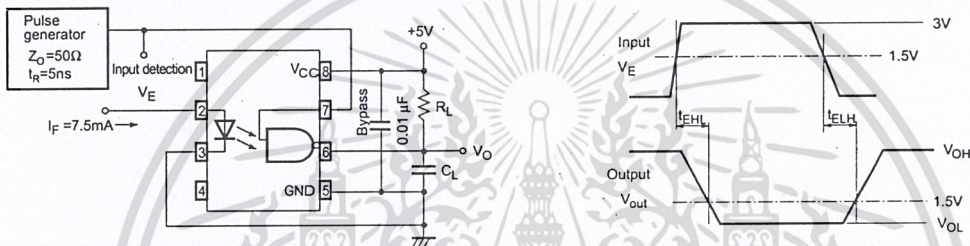


Fig.3 Test Circuit for Instantaneous Common Mode Rejection Voltage

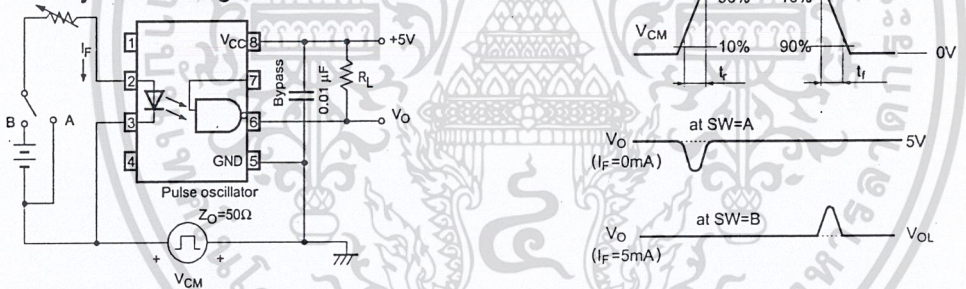


Fig. 4 Output Collector Power Dissipation vs. Ambient Temperature

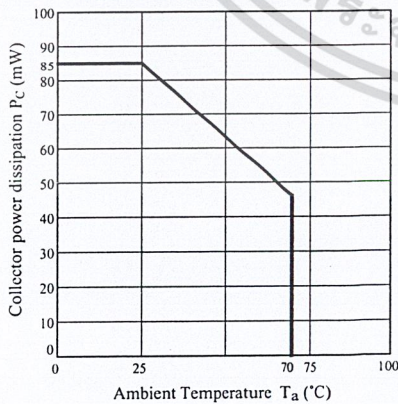
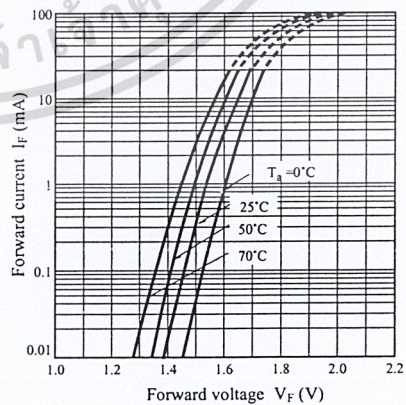


Fig. 5 Forward Current vs. Forward Voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 6 High Level Output Current vs. Ambient Temperature

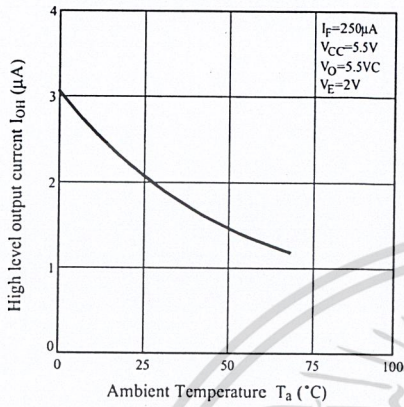


Fig. 7 Low Level Output Voltage vs. Ambient Temperature

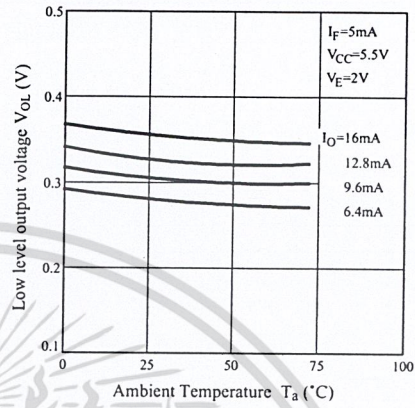


Fig. 8-a Output Voltage vs. Forward Current

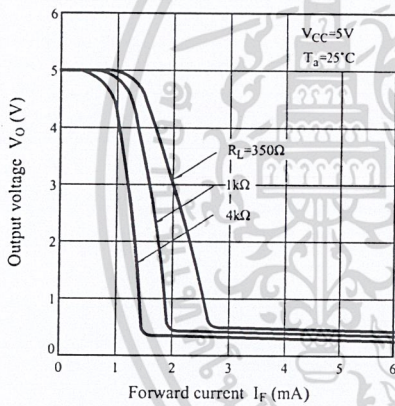


Fig. 8-b Output Voltage vs. Forward Current (Ambient Temp. Characteristics)

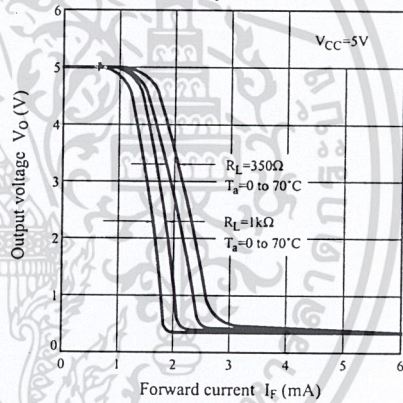


Fig. 9 Propagation Delay Time vs. Forward Current

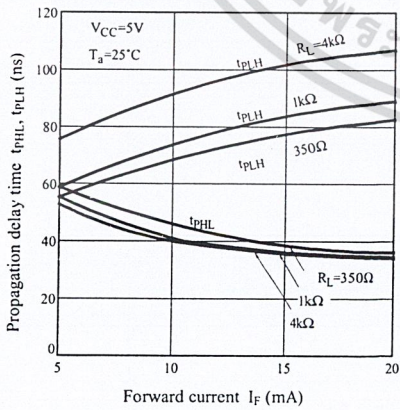
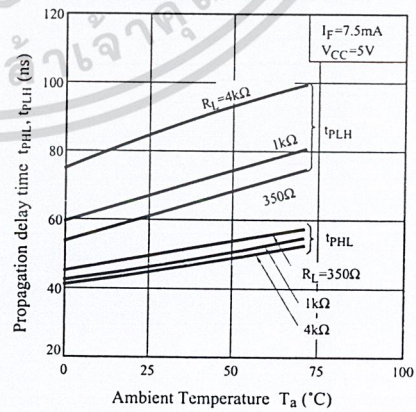


Fig. 10 Propagation Delay Time vs. Ambient Temperature



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 11 Rise Time, Fall Time vs. Ambient Temperature

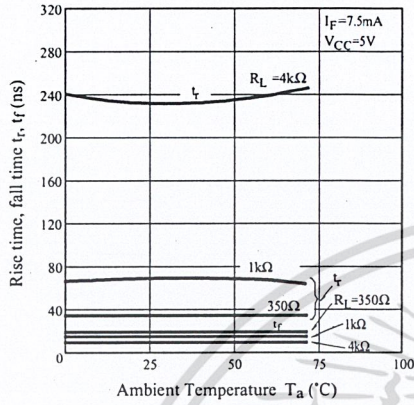
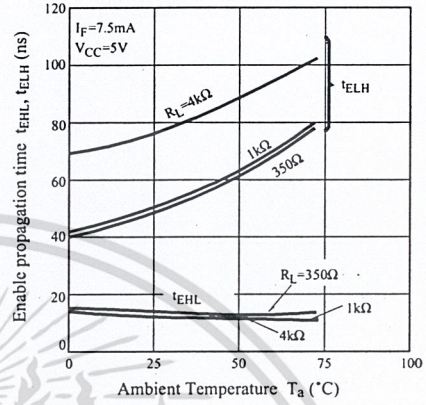
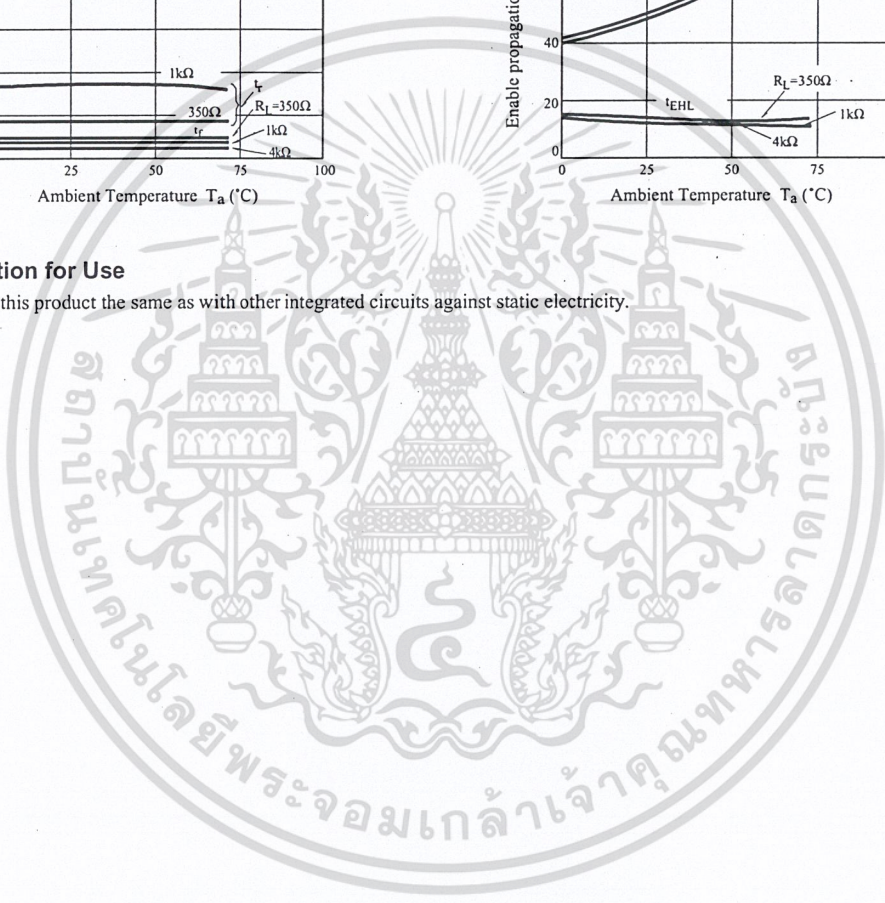


Fig. 12 Enable Propagation Time vs. Ambient Temperature



■ Precaution for Use

- (1) Handle this product the same as with other integrated circuits against static electricity.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS Hex Buffer/Converter

The CD4049UBMS is an inverting hex buffer and features logic level conversion using only one supply (voltage (VCC)). The input signal high level (VIH) can exceed the VCC supply voltage when this device is used for logic level conversions. This device is intended for use as CMOS to DTL/TTL converters and can drive directly two DTL/TTL loads. (VCC = 5V, VOL ≤ 0.4V, and IOL ≥ 3.3mA.

The CD4049UBMS is designated as replacement for CD4009UB. Because the CD4049UBMS requires only one power supply, it is preferred over the CD4009UB and CD4010B and should be used in place of the CD4009UB in all inverter, current driver, or logic level conversion applications. In these applications the CD4049UBMS is pin compatible with the CD4009UB, and can be substituted for this device in existing as well as in new designs. Terminal No. 16 is not connected internally on the CD4049UBMS, therefore, connection to this terminal is of no consequence to circuit operation. For applications not requiring high sink current or voltage conversion, the CD4069UB Hex Inverter is recommended.

The CD4049UBMS is supplied in these 16 lead outline packages:

| | |
|------------------|-----|
| Braze Seal DIP | H4S |
| Frit Seal DIP | H1E |
| Ceramic Flatpack | H3X |

Features

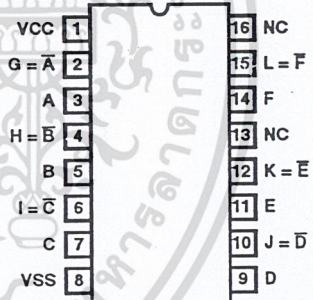
- High Voltage Type (20V Rating)
- Inverting Type
- High Sink Current for Driving 2 TTL Loads
- High-to-Low Level Logic Conversion
- 100% Tested for Quiescent Current at 20V
- Maximum Input Current of 1µA at 18V Over Full Package Temperature Range; 100nA at 18V and +25°C
- 5V, 10V and 15V Parametric Ratings

Applications

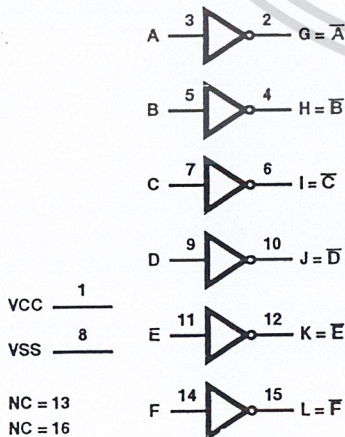
- CMOS to DTL/TTL Hex Converter
- CMOS Current "Sink" or "Source" Driver
- CMOS High-to-Low Logic Level Converter

Pinout

CD4049UBMS
TOP VIEW



Functional Diagram



Schematic

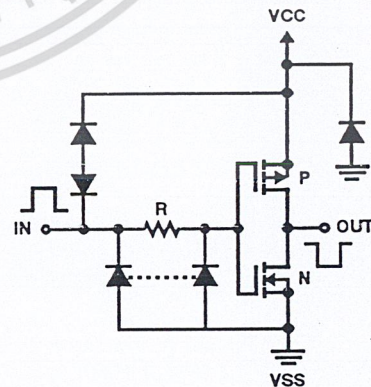


FIGURE 1. SCHEMATIC DIAGRAM, 1 OF 6 IDENTICAL UNITS

CD4049UBMS

Absolute Maximum Ratings

| | |
|---|---|
| DC Supply Voltage Range, (VDD) | -0.5V to +20V (Voltage Referenced to VSS Terminals) |
| Input Voltage Range, All Inputs | -0.5V to VDD +0.5V |
| DC Input Current, Any One Input. | ±10mA |
| Operating Temperature Range | -55°C to +125°C Package Types D, F, K, H |
| Storage Temperature Range (TSTG). | -65°C to +150°C |
| Lead Temperature (During Soldering) | +265°C At Distance 1/16 ± 1/32 Inch (1.59mm ± 0.79mm) from case for 10s Maximum |

Reliability Information

| | | |
|---|-------------------------------|---------------|
| Thermal Resistance | θ_{ja} | θ_{jc} |
| Ceramic DIP and FRIT Package | 80°C/W | 20°C/W |
| Flatpack Package | 70°C/W | 20°C/W |
| Maximum Package Power Dissipation (PD) at +125°C | | |
| For TA = -55°C to +100°C (Package Type D, F, K) | 500mW | |
| For TA = +100°C to +125°C (Package Type D, F, K) | Derate | |
| | Linearity at 12mW/°C to 200mW | |
| Device Dissipation per Output Transistor | 100mW | |
| For TA = Full Package Temperature Range (All Package Types) | | |
| Junction Temperature | +175°C | |

TABLE 1. DC ELECTRICAL PERFORMANCE CHARACTERISTICS

| PARAMETER | SYMBOL | CONDITIONS (NOTE 1) | | GROUP A SUBGROUPS | TEMPERATURE | LIMITS | | UNITS |
|-----------------------------|--------|------------------------------------|-----------|-------------------|----------------------|-------------|-------------|-------|
| | | | | | | MIN | MAX | |
| Supply Current | IDD | VDD = 20V, VIN = VDD or GND | | 1 | +25°C | - | 2 | μA |
| | | | | 2 | +125°C | - | 200 | μA |
| | | VDD = 18V, VIN = VDD or GND | | 3 | -55°C | - | 2 | μA |
| Input Leakage Current | IIL | VIN = VDD or GND | VDD = 20 | 1 | +25°C | -100 | - | nA |
| | | | | 2 | +125°C | -1000 | - | nA |
| | | | VDD = 18V | 3 | -55°C | -100 | - | nA |
| Input Leakage Current | IIH | VIN = VDD or GND | VDD = 20 | 1 | +25°C | - | 100 | nA |
| | | | | 2 | +125°C | - | 1000 | nA |
| | | | VDD = 18V | 3 | -55°C | - | 100 | nA |
| Output Voltage | VOL15 | VDD = 15V, No Load | | 1, 2, 3 | +25°C, +125°C, -55°C | - | 50 | mV |
| Output Voltage | VOH15 | VDD = 15V, No Load (Note 3) | | 1, 2, 3 | +25°C, +125°C, -55°C | 14.95 | - | V |
| Output Current (Sink) | IOL4 | VDD = 4.5V, VOUT = 0.4V | | 1 | +25°C | 2.6 | - | mA |
| Output Current (Sink) | IOL5 | VDD = 5V, VOUT = 0.4V | | 1 | +25°C | 3.2 | - | mA |
| Output Current (Sink) | IOL10 | VDD = 10V, VOUT = 0.5V | | 1 | +25°C | 8.0 | - | mA |
| Output Current (Sink) | IOL15 | VDD = 15V, VOUT = 1.5V | | 1 | +25°C | 24 | - | mA |
| Output Current (Source) | IOH5A | VDD = 5V, VOUT = 4.6V | | 1 | +25°C | - | -0.8 | mA |
| Output Current (Source) | IOH5B | VDD = 5V, VOUT = 2.5V | | 1 | +25°C | - | -3.2 | mA |
| Output Current (Source) | IOH10 | VDD = 10V, VOUT = 9.5V | | 1 | +25°C | - | -1.8 | mA |
| Output Current (Source) | IOH15 | VDD = 15V, VOUT = 13.5V | | 1 | +25°C | - | -6.0 | mA |
| N Threshold Voltage | VNTH | VDD = 10V, ISS = -10μA | | 1 | +25°C | -2.8 | -0.7 | V |
| P Threshold Voltage | VPTH | VSS = 0V, IDD = 10μA | | 1 | +25°C | 0.7 | 2.8 | V |
| Functional | F | VDD = 2.8V, VIN = VDD or GND | | 7 | +25°C | VOH > VDD/2 | VOL < VDD/2 | V |
| | | VDD = 20V, VIN = VDD or GND | | 7 | +25°C | | | |
| | | VDD = 18V, VIN = VDD or GND | | 8A | +125°C | | | |
| | | VDD = 3V, VIN = VDD or GND | | 8B | -55°C | | | |
| Input Voltage Low (Note 2) | VIL | VDD = 5V, VOH > 4.5V, VOL < 0.5V | | 1, 2, 3 | +25°C, +125°C, -55°C | - | 1.0 | V |
| Input Voltage High (Note 2) | VIH | VDD = 5V, VOH > 4.5V, VOL < 0.5V | | 1, 2, 3 | +25°C, +125°C, -55°C | 4.0 | - | V |
| Input Voltage Low (Note 2) | VIL | VDD = 15V, VOH > 13.5V, VOL < 1.5V | | 1, 2, 3 | +25°C, +125°C, -55°C | - | 2.5 | V |
| Input Voltage High (Note 2) | VIH | VDD = 15V, VOH > 13.5V, VOL < 1.5V | | 1, 2, 3 | +25°C, +125°C, -55°C | 12.5 | - | V |

NOTES: 1. All voltages referenced to device GND, 100% testing being implemented.
 2. Go/No Go test with limits applied to inputs.
 3. For accuracy, voltage is measured differentially to VDD. Limit is 0.050V max.

CD4049UBMS

TABLE 2. AC ELECTRICAL PERFORMANCE CHARACTERISTICS

| PARAMETER | SYMBOL | CONDITIONS (NOTE 1, 2) | GROUP A SUBGROUPS | TEMPERATURE | LIMITS | | UNITS |
|-------------------|--------|----------------------------|-------------------|---------------|--------|-----|-------|
| | | | | | MIN | MAX | |
| Propagation Delay | TPHL | VDD = 5V, VIN = VDD or GND | 9 | +25°C | - | 65 | ns |
| | | | 10, 11 | +125°C, -55°C | - | 88 | ns |
| Propagation Delay | TPLH | VDD = 5V, VIN = VDD or GND | 9 | +25°C | - | 120 | ns |
| | | | 10, 11 | +125°C, -55°C | - | 162 | ns |
| Transition Time | TTHL | VDD = 5V, VIN = VDD or GND | 9 | +25°C | - | 60 | ns |
| | | | 10, 11 | +125°C, -55°C | - | 81 | ns |
| Transition Time | TTLH | VDD = 5V, VIN = VDD or GND | 9 | +25°C | - | 160 | ns |
| | | | 10, 11 | +125°C, -55°C | - | 216 | ns |

NOTES:

1. CL = 50pF, RL = 200K, Input TR, TF < 20ns.
2. -55°C and +125°C limits guaranteed, 100% testing being implemented.

TABLE 3. ELECTRICAL PERFORMANCE CHARACTERISTICS

| PARAMETER | SYMBOL | CONDITIONS | NOTES | TEMPERATURE | LIMITS | | UNITS |
|-----------------------------|--------|-------------------------------|-------|----------------------|--------|-------|-------|
| | | | | | MIN | MAX | |
| Supply Current | IDD | VDD = 5V, VIN = VDD or GND | 1, 2 | -55°C, +25°C | - | 1 | μA |
| | | | | +125°C | - | 30 | μA |
| | | VDD = 10V, VIN = VDD or GND | 1, 2 | -55°C, +25°C | - | 2 | μA |
| | | | | +125°C | - | 60 | μA |
| VDD = 15V, VIN = VDD or GND | 1, 2 | -55°C, +25°C | - | 2 | μA | | |
| | | +125°C | - | 120 | μA | | |
| Output Voltage | VOL | VDD = 5V, No Load | 1, 2 | +25°C, +125°C, -55°C | - | 50 | mV |
| Output Voltage | VOL | VDD = 10V, No Load | 1, 2 | +25°C, +125°C, -55°C | - | 50 | mV |
| Output Voltage | VOH | VDD = 5V, No Load | 1, 2 | +25°C, +125°C, -55°C | 4.95 | - | V |
| Output Voltage | VOH | VDD = 10V, No Load | 1, 2 | +25°C, +125°C, -55°C | 9.95 | - | V |
| Output Current (Sink) | IOL4 | VDD = 4.5V, VOUT = 0.4V | 1, 2 | +125°C | 1.8 | - | mA |
| | | | | -55°C | 3.3 | - | mA |
| Output Current (Sink) | IOL5 | VDD = 5V, VOUT = 0.4V | 1, 2 | +125°C | 2.4 | - | mA |
| | | | | -55°C | 4.0 | - | mA |
| Output Current (Sink) | IOL10 | VDD = 10V, VOUT = 0.5V | 1, 2 | +125°C | 5.6 | - | mA |
| | | | | -55°C | 10 | - | mA |
| Output Current (Sink) | IOL15 | VDD = 15V, VOUT = 1.5V | 1, 2 | +125°C | 18 | - | mA |
| | | | | -55°C | 26 | - | mA |
| Output Current (Source) | IOH5A | VDD = 5V, VOUT = 4.6V | 1, 2 | +125°C | - | -0.48 | mA |
| | | | | -55°C | - | -0.81 | mA |
| Output Current (Source) | IOH5B | VDD = 5V, VOUT = 2.5V | 1, 2 | +125°C | - | -1.55 | mA |
| | | | | -55°C | - | -2.6 | mA |
| Output Current (Source) | IOH10 | VDD = 10V, VOUT = 9.5V | 1, 2 | +125°C | - | -1.18 | mA |
| | | | | -55°C | - | -2.0 | mA |
| Output Current (Source) | IOH15 | VDD = 15V, VOUT = 13.5V | 1, 2 | +125°C | - | -3.1 | mA |
| | | | | -55°C | - | -5.2 | mA |
| Input Voltage Low | VIL | VDD = 10V, VOH > 9V, VOL < 1V | 1, 2 | +25°C, +125°C, -55°C | - | 2 | V |
| Input Voltage High | VIH | VDD = 10V, VOH > 9V, VOL < 1V | 1, 2 | +25°C, +125°C, -55°C | 8 | - | V |

CD4049UBMS

TABLE 3. ELECTRICAL PERFORMANCE CHARACTERISTICS (Continued)

| PARAMETER | SYMBOL | CONDITIONS | NOTES | TEMPERATURE | LIMITS | | UNITS |
|-------------------|--------|-----------------------------|---------|-------------|--------|------|-------|
| | | | | | MIN | MAX | |
| Propagation Delay | TPHL | VIN = 10V, VDD = 5V | 1, 2, 3 | +25°C | - | 30 | ns |
| | | VIN = 10V, VDD = 10V | 1, 2, 3 | +25°C | - | 40 | ns |
| Propagation Delay | TPLH | VIN = 10V, VDD = 5V | 1, 2, 3 | +25°C | - | 90 | ns |
| | | VIN = 10V, VDD = 10V | 1, 2, 3 | +25°C | - | 65 | ns |
| Propagation Delay | TPHL | VIN = 15V, VDD = 5V | 1, 2, 3 | +25°C | - | 20 | ns |
| | | VIN = 15V, VDD = 15V | 1, 2, 3 | +25°C | - | 30 | ns |
| Propagation Delay | TPLH | VIN = 15V, VDD = 5V | 1, 2, 3 | +25°C | - | 90 | ns |
| | | VIN = 15V, VDD = 15V | 1, 2, 3 | +25°C | - | 50 | ns |
| Transition Time | TTHL | VDD = 10V, VIN = VDD OR GND | 1, 2, 3 | +25°C | - | 40 | ns |
| | | VDD = 15V, VIN = VDD OR GND | 1, 2, 3 | +25°C | - | 30 | ns |
| Transition Time | TTLH | VDD = 10V, VIN = VDD OR GND | 1, 2, 3 | +25°C | - | 80 | ns |
| | | VDD = 15V, VIN = VDD OR GND | 1, 2, 3 | +25°C | - | 60 | ns |
| Input Capacitance | CIN | Any Input | 1, 2 | +25°C | - | 22.5 | pF |

NOTES:

- All voltages referenced to device GND.
- The parameters listed on Table 3 are controlled via design or process and are not directly tested. These parameters are characterized on initial design release and upon design changes which would affect these characteristics.
- CL = 50pF, RL = 200K, Input TR, TF < 20ns.

TABLE 4. POST IRRADIATION ELECTRICAL PERFORMANCE CHARACTERISTICS

| PARAMETER | SYMBOL | CONDITIONS | NOTES | TEMPERATURE | LIMITS | | UNITS |
|---------------------------|--------|-----------------------------|------------|-------------|-------------|--------------------|-------|
| | | | | | MIN | MAX | |
| Supply Current | IDD | VDD = 20V, VIN = VDD or GND | 1, 4 | +25°C | - | 7.5 | μA |
| N Threshold Voltage | VNTH | VDD = 10V, ISS = -10μA | 1, 4 | +25°C | -2.8 | -0.2 | V |
| N Threshold Voltage Delta | ΔVTND | VDD = 10V, ISS = -10μA | 1, 4 | +25°C | - | ±1 | V |
| P Threshold Voltage | VTP | VSS = 0V, IDD = 10μA | 1, 4 | +25°C | 0.2 | 2.8 | V |
| P Threshold Voltage Delta | ΔVTPD | VSS = 0V, IDD = 10μA | 1, 4 | +25°C | - | ±1 | V |
| Functional | F | VDD = 18V, VIN = VDD or GND | 1 | +25°C | VOH > VDD/2 | VOL < VDD/2 | V |
| | | VDD = 3V, VIN = VDD or GND | | | | | |
| Propagation Delay Time | TPHL | VDD = 5V | 1, 2, 3, 4 | +25°C | - | 1.35 x +25°C Limit | ns |
| | TPLH | | | | | | |

- NOTES: 1. All voltages referenced to device GND. 2. CL = 50pF, RL = 200K, Input TR, TF < 20ns. 3. See Table 2 for +25°C limit. 4. Read and Record

TABLE 5. BURN-IN AND LIFE TEST DELTA PARAMETERS +25°C

| PARAMETER | SYMBOL | DELTA LIMIT |
|-------------------------|--------|--------------------------|
| Supply Current - MSI-1 | IDD | ± 0.2μA |
| Output Current (Sink) | IOL5 | ± 20% x Pre-Test Reading |
| Output Current (Source) | IOH5A | ± 20% x Pre-Test Reading |

TABLE 6. APPLICABLE SUBGROUPS

| CONFORMANCE GROUP | MIL-STD-883 METHOD | GROUP A SUBGROUPS | READ AND RECORD |
|-------------------------------|--------------------|-------------------|------------------|
| Initial Test (Pre Burn-In) | 100% 5004 | 1, 7, 9 | IDD, IOL5, IOH5A |
| Interim Test 1 (Post Burn-In) | 100% 5004 | 1, 7, 9 | IDD, IOL5, IOH5A |

CD4049UBMS

TABLE 6. APPLICABLE SUBGROUPS

| CONFORMANCE GROUP | | MIL-STD-883 METHOD | GROUP A SUBGROUPS | READ AND RECORD |
|-------------------------------|--------------|--------------------|---------------------------------------|------------------------------|
| Interim Test 2 (Post Burn-In) | | 100% 5004 | 1, 7, 9 | IDD, IOL5, IOH5A |
| PDA (Note 1) | | 100% 5004 | 1, 7, 9, Deltas | |
| Interim Test 3 (Post Burn-In) | | 100% 5004 | 1, 7, 9 | IDD, IOL5, IOH5A |
| PDA (Note 1) | | 100% 5004 | 1, 7, 9, Deltas | |
| Final Test | | 100% 5004 | 2, 3, 8A, 8B, 10, 11 | |
| Group A | | Sample 5005 | 1, 2, 3, 7, 8A, 8B, 9, 10, 11 | |
| Group B | Subgroup B-5 | Sample 5005 | 1, 2, 3, 7, 8A, 8B, 9, 10, 11, Deltas | Subgroups 1, 2, 3, 9, 10, 11 |
| | Subgroup B-6 | Sample 5005 | 1, 7, 9 | |
| Group D | | Sample 5005 | 1, 2, 3, 8A, 8B, 9 | Subgroups 1, 2, 3 |

NOTE: 1. 5% Parametric, 3% Functional; Cumulative for Static 1 and 2.

TABLE 7. TOTAL DOSE IRRADIATION

| CONFORMANCE GROUPS | MIL-STD-883 METHOD | TEST | | READ AND RECORD | |
|--------------------|--------------------|-----------|------------|-----------------|------------|
| | | PRE-IRRAD | POST-IRRAD | PRE-IRRAD | POST-IRRAD |
| Group E Subgroup 2 | 5005 | 1, 7, 9 | Table 4 | 1, 9 | Table 4 |

TABLE 8. BURN-IN AND IRRADIATION TEST CONNECTIONS

| FUNCTION | OPEN | GROUND | VDD | 9V ± 0.5V | OSCILLATOR | |
|---------------------------|-----------------------------|------------------|---------------------------|---------------------|--------------------|-------|
| | | | | | 50kHz | 25kHz |
| Static Burn-In 1 (Note 1) | 2, 4, 6, 10, 12, 13, 15 | 3, 5, 7-9, 11-14 | 1, 16 | | | |
| Static Burn-In 2 (Note 1) | 2, 4, 6, 10, 12, 13, 15 | 8 | 1, 3, 5, 7, 9, 11, 14, 16 | | | |
| Dynamic Burn-In (Note 3) | 13 | 8 | 1, 16 | 2, 4, 6, 10, 12, 15 | 3, 5, 7, 9, 11, 14 | |
| Irradiation (Note 2) | 2, 4, 6, 10, 12, 13, 15, 16 | 8 | 1, 3, 5, 7, 9, 11, 14 | | | |

NOTE:

- Each pin except pin 1, pin 16, and GND will have a series resistor of $10K \pm 5\%$, $VDD = 18V \pm 0.5V$
- Each pin except pin 1, pin 16, and GND will have a series resistor of $47K \pm 5\%$; Group E, Subgroup 2, sample size is 4 dice/wafer, 0 failures, $VDD = 10V \pm 0.5V$
- Each pin except pin 1, pin 16, and GND will have a series resistor of $4.75K \pm 5\%$, $VDD = 18V \pm 0.5V$

Typical Performance Characteristics

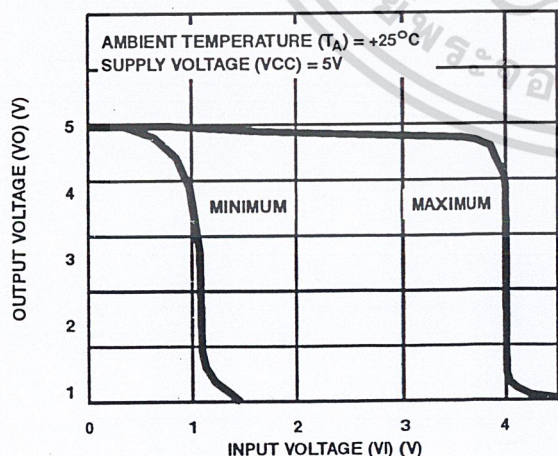


FIGURE 2. MINIMUM AND MAXIMUM VOLTAGE TRANSFER CHARACTERISTICS

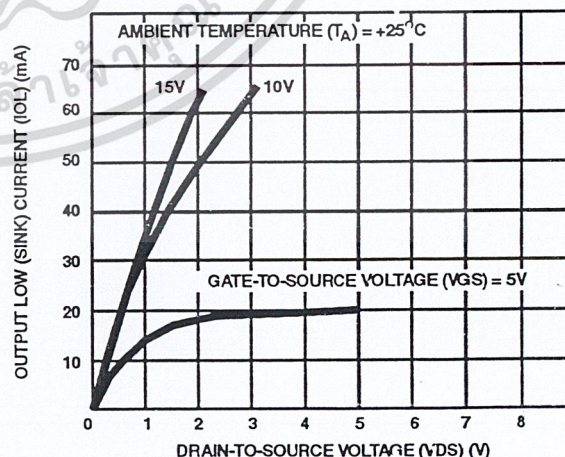


FIGURE 3. TYPICAL OUTPUT LOW (SINK) CURRENT CHARACTERISTICS

NPN power transistors

BD135; BD137; BD139

FEATURES

- High current (max. 1.5 A)
- Low voltage (max. 80 V).

APPLICATIONS

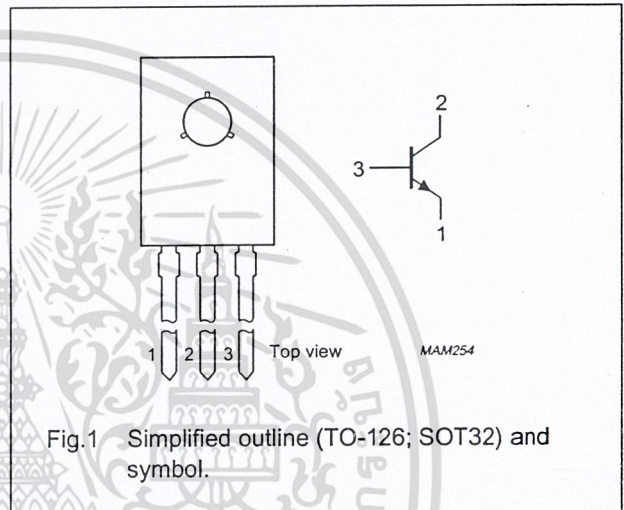
- Driver stages in hi-fi amplifiers and television circuits.

DESCRIPTION

NPN power transistor in a TO-126; SOT32 plastic package. PNP complements: BD136, BD138 and BD140.

PINNING

| PIN | DESCRIPTION |
|-----|--|
| 1 | emitter |
| 2 | collector, connected to metal part of mounting surface |
| 3 | base |



LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

| SYMBOL | PARAMETER | CONDITIONS | MIN. | MAX. | UNIT |
|------------------|-------------------------------|-------------------------|------|------|------|
| V _{CBO} | collector-base voltage | open emitter | - | 45 | V |
| | BD135 | | - | 60 | V |
| | BD137 BD139 | | - | 100 | V |
| V _{CEO} | collector-emitter voltage | open base | - | 45 | V |
| | BD135 | | - | 60 | V |
| | BD137 BD139 | | - | 80 | V |
| V _{EBO} | emitter-base voltage | open collector | - | 5 | V |
| I _C | collector current (DC) | | - | 1.5 | A |
| I _{CM} | peak collector current | | - | 2 | A |
| I _{BM} | peak base current | | - | 1 | A |
| P _{tot} | total power dissipation | T _{mb} ≤ 70 °C | - | 8 | W |
| T _{stg} | storage temperature | | -65 | +150 | °C |
| T _j | junction temperature | | - | 150 | °C |
| T _{amb} | operating ambient temperature | | -65 | +150 | °C |

NPN power transistors

BD135; BD137; BD139

THERMAL CHARACTERISTICS

| SYMBOL | PARAMETER | CONDITIONS | VALUE | UNIT |
|----------------|---|------------|-------|------|
| $R_{th\ j-a}$ | thermal resistance from junction to ambient | note 1 | 100 | K/W |
| $R_{th\ j-mb}$ | thermal resistance from junction to mounting base | | 10 | K/W |

Note

1. Refer to TO-126; SOT32 standard mounting conditions.

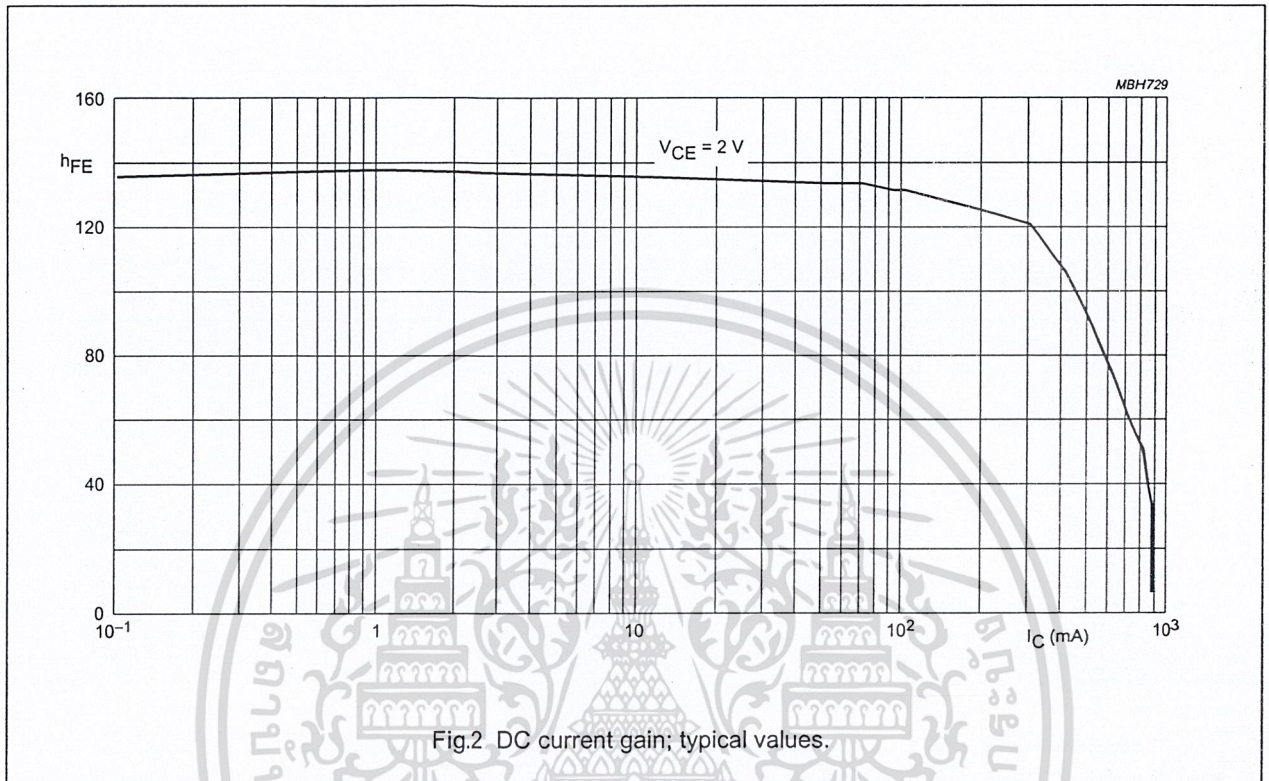
CHARACTERISTICS

$T_j = 25\text{ °C}$ unless otherwise specified.

| SYMBOL | PARAMETER | CONDITIONS | MIN. | TYP. | MAX. | UNIT |
|---------------------------|---|---|------|------|------|---------------|
| I_{CBO} | collector cut-off current | $I_E = 0; V_{CB} = 30\text{ V}$ | – | – | 100 | nA |
| | | $I_E = 0; V_{CB} = 30\text{ V}; T_j = 125\text{ °C}$ | – | – | 10 | μA |
| I_{EBO} | emitter cut-off current | $I_C = 0; V_{EB} = 5\text{ V}$ | – | – | 100 | nA |
| h_{FE} | DC current gain | $V_{CE} = 2\text{ V}$; (see Fig.2) $I_C = 5\text{ mA}$ | 40 | – | – | |
| | | $I_C = 150\text{ mA}$ | 63 | – | 250 | |
| | | $I_C = 500\text{ mA}$ | 25 | – | – | |
| | DC current gain BD135-10; BD137-10; BD139-10 BD135-16; BD137-16; BD139-16 | $I_C = 150\text{ mA}; V_{CE} = 2\text{ V}$; (see Fig.2) | 63 | – | 160 | |
| | | | 100 | – | 250 | |
| V_{CEsat} | collector-emitter saturation voltage | $I_C = 500\text{ mA}; I_B = 50\text{ mA}$ | – | – | 0.5 | V |
| V_{BE} | base-emitter voltage | $I_C = 500\text{ mA}; V_{CE} = 2\text{ V}$ | – | – | 1 | V |
| f_T | transition frequency | $I_C = 50\text{ mA}; V_{CE} = 5\text{ V}$; $f = 100\text{ MHz}$ | – | 190 | – | MHz |
| $\frac{h_{FE1}}{h_{FE2}}$ | DC current gain ratio of the complementary pairs | $ I_C = 150\text{ mA}; V_{CE} = 2\text{ V}$ | – | 1.3 | 1.6 | |

NPN power transistors

BD135; BD137; BD139



PNP power transistors

BD136; BD138; BD140

FEATURES

- High current (max. 1.5 A)
- Low voltage (max. 80 V).

APPLICATIONS

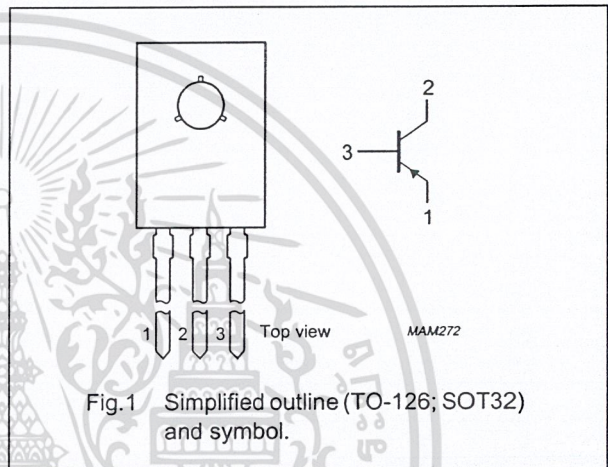
- General purpose power applications, e.g. driver stages in hi-fi amplifiers and television circuits.

DESCRIPTION

PNP power transistor in a TO-126; SOT32 plastic package. NPN complements: BD135, BD137 and BD139.

PINNING

| PIN | DESCRIPTION |
|-----|--|
| 1 | emitter |
| 2 | collector, connected to metal part of mounting surface |
| 3 | base |



QUICK REFERENCE DATA

| SYMBOL | PARAMETER | CONDITIONS | MIN. | TYP. | MAX. | UNIT |
|------------------|---------------------------|--|------|------|------|------|
| V _{CBO} | collector-base voltage | open emitter | | | | |
| | BD136 | | - | - | -45 | V |
| | BD138 | | - | - | -60 | V |
| V _{CEO} | collector-emitter voltage | open base | | | | |
| | BD136 | | - | - | -45 | V |
| | BD138 | | - | - | -60 | V |
| | BD140 | | - | - | -80 | V |
| I _{CM} | peak collector current | | - | - | -2 | A |
| P _{tot} | total power dissipation | T _{mb} ≤ 70 °C | - | - | 8 | W |
| h _{FE} | DC current gain | I _C = -150 mA; V _{CE} = -2 V | 40 | - | 250 | |
| f _T | transition frequency | I _C = -50 mA; V _{CE} = -5 V; f = 100 MHz | - | 160 | - | MHz |

PNP power transistors

BD136; BD138; BD140

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

| SYMBOL | PARAMETER | CONDITIONS | MIN. | MAX. | UNIT |
|------------------|-------------------------------|-------------------------|------|------|------|
| V _{CBO} | collector-base voltage | open emitter | | | |
| | BD136 | | - | -45 | V |
| | BD138 | | - | -60 | V |
| | BD140 | | - | -100 | V |
| V _{CEO} | collector-emitter voltage | open base | | | |
| | BD136 | | - | -45 | V |
| | BD138 | | - | -60 | V |
| | BD140 | | - | -80 | V |
| V _{EBO} | emitter-base voltage | open collector | - | -5 | V |
| I _C | collector current (DC) | | - | -1.5 | A |
| I _{CM} | peak collector current | | - | -2 | A |
| I _{BM} | peak base current | | - | -1 | A |
| P _{tot} | total power dissipation | T _{mb} ≤ 70 °C | - | 8 | W |
| T _{stg} | storage temperature | | -65 | +150 | °C |
| T _j | junction temperature | | - | 150 | °C |
| T _{amb} | operating ambient temperature | | -65 | +150 | °C |

THERMAL CHARACTERISTICS

| SYMBOL | PARAMETER | CONDITIONS | VALUE | UNIT |
|----------------------|---|------------|-------|------|
| R _{th j-a} | thermal resistance from junction to ambient | note 1 | 100 | K/W |
| R _{th j-mb} | thermal resistance from junction to mounting base | | 10 | K/W |

Note

1. Refer to TO-126 (SOT32) standard mounting conditions.

PNP power transistors

BD136; BD138; BD140

CHARACTERISTICS

T_j = 25 °C unless otherwise specified.

| SYMBOL | PARAMETER | CONDITIONS | MIN. | TYP. | MAX. | UNIT | |
|---------------------------|--|--|------------------------------|------|------|------|--|
| I _{CBO} | collector cut-off current | I _E = 0; V _{CB} = -30 V | - | - | -100 | nA | |
| | | I _E = 0; V _{CB} = -30 V; T _j = 125 °C | - | - | -10 | µA | |
| I _{EBO} | emitter cut-off current | I _C = 0; V _{EB} = -5 V | - | - | -100 | nA | |
| h _{FE} | DC current gain | V _{CE} = -2 V; see Fig.2 | | | | | |
| | | I _C = -5 mA | 40 | - | - | | |
| | | I _C = -150 mA | 40 | - | 250 | | |
| h _{FE} | DC current gain | I _C = -500 mA; V _{CE} = -2 V; see Fig.2 | | | | | |
| | | | BD136-10; BD138-10; BD140-10 | 63 | - | 160 | |
| | | | BD136-16; BD138-16; BD140-16 | 100 | - | 250 | |
| V _{CEsat} | collector-emitter saturation voltage | I _C = -500 mA; I _B = -50 mA | - | - | -0.5 | V | |
| V _{BE} | base-emitter voltage | I _C = -500 mA; V _{CE} = -2 V | - | - | -1 | V | |
| f _T | transition frequency | I _C = -50 mA; V _{CE} = -5 V; f = 100 MHz | - | 160 | - | MHz | |
| $\frac{h_{FE1}}{h_{FE2}}$ | DC current gain ratio of the complementary pairs | I _C = 150 mA; V _{CE} = 2 V | - | 1.3 | 1.6 | | |

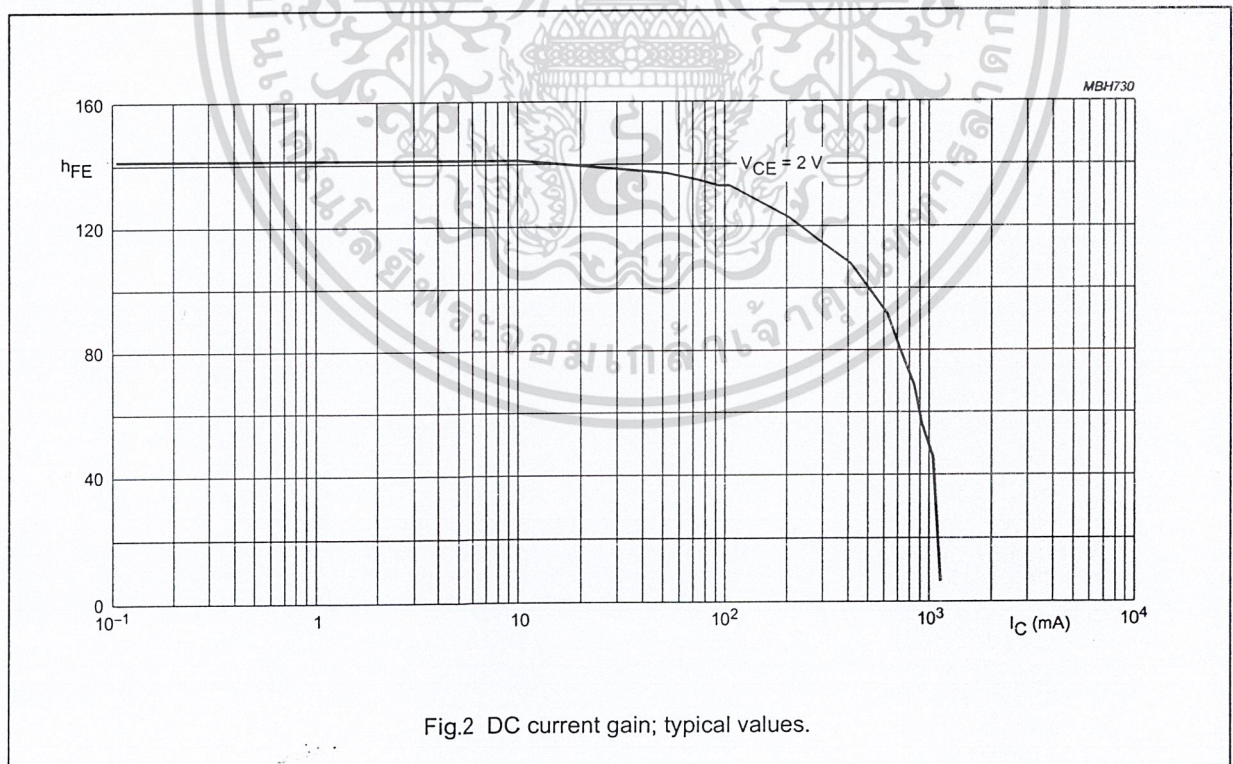


Fig.2 DC current gain; typical values.