

ด้านนอกสมุดกลาง พระจอมเกล้าลาดกระบัง

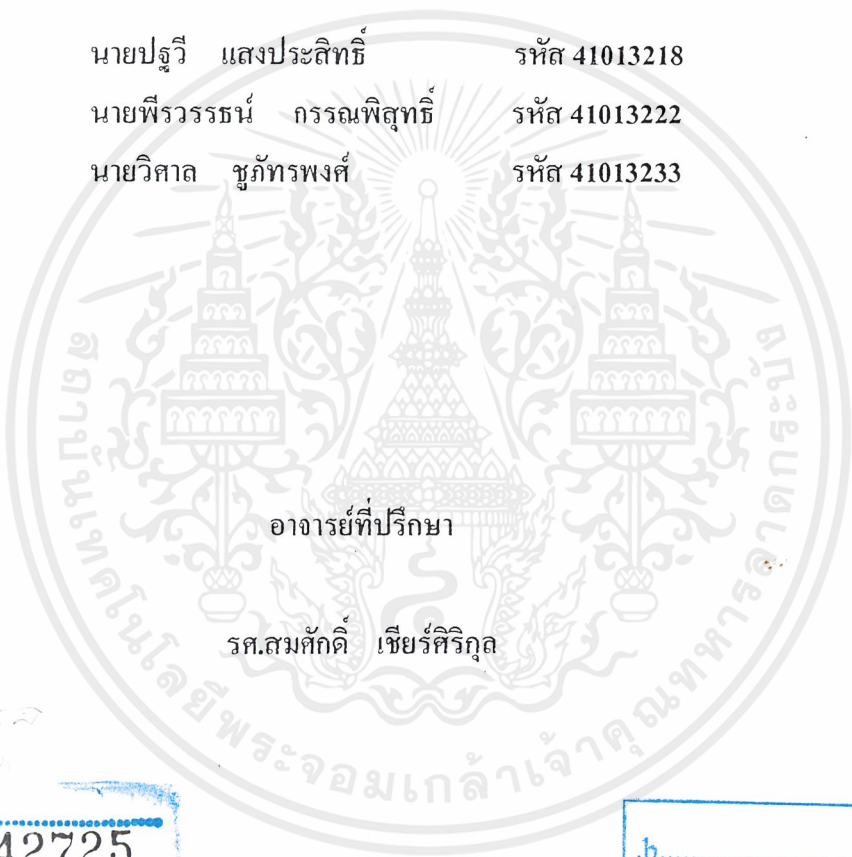


อินเวอร์เตอร์

INVERTER

โดย

นายปฐวี แสงประสิทธิ์	รหัส 41013218
นายพีรวรรณ กรรณพิสุทธิ	รหัส 41013222
นายวิศาล ชูภัทรพงศ์	รหัส 41013233



อาจารย์ที่ปรึกษา

รศ.สมศักดิ์ เขียวศิริกุล

ส.ค.
2/145.2
2543

เลขหม.....
เลขทะเบียน 42725
วัน, เดือน, ปี 7 ส.ย. 2545

b.....
i.....

ปริญญาโทสำหรับปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2543

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์


คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่องอินเทอร์เน็ต

ผู้จัดทำ

นายปฐวี แสงประสิทธิ์ รหัส 41013218

นายพิรврรรชนี กรรณพิสุทธี รหัส 41013222

นายวิศาล ชูภัทรพงษ์ รหัส 41013233


.....อาจารย์ที่ปรึกษา
(รศ.สมศักดิ์ เชียร์ศิริกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการเรื่อง อินเวอร์เตอร์

INVERTER

จัดทำโดย	นายปฐวี แสงประสิทธิ์	รหัส 41013218
	นายพิรวรรณ กรรณพิสุทธิ์	รหัส 41013222
	นายวิศาล ชูภัทรพงศ์	รหัส 41013233

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	
ABSTRACT	
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์ของโครงการ	1
1.2 ขอบเขตของโครงการ	1
1.3 ความเป็นมาและความสำคัญของโครงการ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์	2
2.1 การควบคุมระดับแรงดันไฟฟ้า	2
2.1.1 ควบคุมระดับแรงดันไฟฟ้าที่จ่ายให้กับวงจรอินเวอร์เตอร์	2
2.1.2 ควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์	2
2.1.3 ควบคุมระดับแรงดันเอาต์พุตโดยใช้ Stepping Transformer	2
2.2 ชนิดของอินเวอร์เตอร์	3
2.2.1 แบบคลื่นสี่เหลี่ยม	3
2.2.2 แบบคลื่นสี่เหลี่ยมควอดซ์	3
2.2.3 แบบ 6 ชั้นและแบบ 12 ชั้น	4
2.2.4 แบบพัลส์วิดท์มอดูเลชัน	4
2.3 วงจรอินเวอร์เตอร์	4
2.4 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดท์มอดูเลชัน	7
2.4.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ	7
2.4.2 การสร้างรูปคลื่น PWM	7
2.4.3 การสร้างรูปคลื่น PWM แบบเนเทอร์อลและแบบเรกูลาร์	9
2.5 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง	9
2.6 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิง	10
2.7 การออกแบบวงจรอินเวอร์เตอร์	11
2.7.1 วงจรพหุผล	11
2.7.2 บัตเตอร์เวิร์ทโลว์พาสฟิลเตอร์	13
2.7.3 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 dB/decade	13
2.7.4 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 dB/decade	14
2.7.5 ผลตอบสนองของฟิลเตอร์	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8	พื้นฐานการทำงานของฮาร์พริคจ์คอนเวอร์เตอร์	18
2.9	ตัวเก็บประจุลึอกกิ่ง Cb เพื่อป้องกันการไม่สมมาตรฟลักซ์แม่เหล็ก	18
2.10	คอมมิวเตตติ้งไดโอด	21
2.11	ค่าเวลาเพื่อ t_D สำหรับฮาร์พริคจ์คอนเวอร์เตอร์	22
2.12	หม้อแปลงสวิตจิ่ง	22
2.12.1	ส่วนประกอบของหม้อแปลงสวิตจิ่ง	22
2.12.2	แกนเฟอร์ไรต์	23
2.12.3	บอบบี้น	23
2.12.4	ลวดทองแดงอาบน้ำยา	24
2.12.5	เทปฉนวน	24
2.13	แกนเฟอร์ไรต์และการเลือกใช้	25
2.13.1	ลักษณะและมาตรฐานของแกนเฟอร์ไรต์	25
2.13.2	ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์	26
2.13.3	การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง	27
2.13.4	ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์	30
2.14	ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารี	31
2.15	การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด	32
2.15.1	ผลจากการนำกระแสแค่เพียงที่ผิวของขดลวดทองแดง	32
2.15.2	อัตราส่วนระหว่างความต้านทานที่กระแสดลัดต่อความต้านทานที่กระแสดรง	35
2.16	เพาเวอร์มอสเฟต	36
2.16.1	กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	37
2.16.2	เงื่อนไขของวงจรถับเพาเวอร์มอสเฟต	38
บทที่ 3	รายละเอียดในการออกแบบและการสร้าง	43
บทที่ 4	ผลการทดลอง	47
บทที่ 5	สรุปผลการทดลอง	55
ภาคผนวก		
บรรณานุกรม		

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงรูปคลื่นเอาต์พุทแบบต่าง ๆ ของวงจรรีเลย์อินเวอร์เตอร์	5
รูปที่ 2.2 วงจรรีเลย์อินเวอร์เตอร์ แบบพุทพุท	6
รูปที่ 2.3 วงจรรีเลย์อินเวอร์เตอร์ แบบฟูลบริดจ์	6
รูปที่ 2.4 วงจรรีเลย์อินเวอร์เตอร์ แบบฮาร์ฟบริดจ์	6
รูปที่ 2.5 แสดงรูปคลื่น PWM (ก). แบบ 2 ระดับ (ข). แบบ 3 ระดับ	7
รูปที่ 2.6 ตัวอย่างการสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ	8
รูปที่ 2.7 การสร้างรูปคลื่นแบบเนเทอรอลแซมปลิ่ง ชนิด 2 ระดับ	9
รูปที่ 2.8 การสร้างรูปคลื่นแบบเนเทอรอลแซมปลิ่ง ชนิด 3 ระดับ	10
รูปที่ 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิ่ง ชนิด 2 ระดับ	10
รูปที่ 2.10 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิ่ง ชนิด 3 ระดับ	11
รูปที่ 2.11 วงจรพุทพุท (Push Pull) และ wave form ที่จุดต่างๆ	12
รูปที่ 2.12 การตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านชนิดบัตเตอร์เวิร์ท	13
รูปที่ 2.13 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40dB/decade และกราฟการตอบสนองความถี่	14
รูปที่ 2.14 HALF BRIDGE CONVERTER CIRCUIT	18
รูปที่ 2.15 (ก) แสดงลักษณะของการไม่สมมาตรฟลักซ์เนื่องจาก Q1 ใช้เวลาในการนำกระแสมากกว่า Q2	19
(ข) แสดงผลของการต่อตัวเก็บประจุลือกิ่ง C_b เข้ามาในวงจรเพื่อลดการไม่สมมาตรฟลักซ์	20
รูปที่ 2.16 แสดงลักษณะของการเกิดความลาด (Droop) ขึ้นบนแรงดันที่ตกคร่อมขดไฟรมารีเมื่อต่อตัวเก็บประจุลือกิ่ง C_b ขึ้นเข้ามาในวงจร	20
รูปที่ 2.17 คอมมิวเตตติ้งไดโอด (Commutating Diode)	21
รูปที่ 2.18 (ก) แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง	23
(ข) ลวดทองแดงอาบน้ำยาบอบบิ้น	23
รูปที่ 2.19 ตัวอย่างและขนาดมาตรฐานของบอบบิ้นสำหรับแกนเฟอร์ไรท์แบบ EE, EC และ ETD	24
รูปที่ 2.20 แสดงตัวอย่างขนาดของแกนเฟอร์ไรท์ EE, EC และ ETD	25
รูปที่ 2.21 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเตอร์รีซิส ซึ่งจะมีลักษณะสมมาตรของกราฟซิกบนและซีกล่าง	26
รูปที่ 2.22 แสดงการสูญเสียในแกนเฟอร์ไรท์ของเนื้อสารชนิด 3C8 (ก) และ 3C6A (ข)	27
รูปที่ 2.23 (ก) ขนาดแกนเฟอร์ไรท์	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ข) ขนาดแกนเฟอร์ไรต์	29
(ค) ขนาดแกนเฟอร์ไรต์	29
รูปที่ 2.24 (ก) แสดงการคั่นช่องอากาศคั่นที่แกนกลาง	30
(ข) การคั่นช่องอากาศระหว่างคู่ประยกของแกนเฟอร์ไรต์	30
รูปที่ 2.25 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง	31
รูปที่ 2.26 แสดงลักษณะของการเกิดกระแสไหลวนภายในลวดทองแดง	33
รูปที่ 2.27 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแส	33
รูปที่ 2.28 แสดงค่าอัตราส่วนความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรง (Fr) ของลวดทองแดงต่อความถี่ที่ลวดทองแดงขนาดต่าง	36
รูปที่ 2.29 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส	38
รูปที่ 2.30 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต	39
รูปที่ 2.31 แสดงลักษณะของแรงดันและกระแสที่ขาเกตขณะถูกไบอัสให้นำกระแส	39
รูปที่ 2.32 แสดงตัวอย่างของ Gate charge Chart	40
รูปที่ 2.33 (ก) ลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส	41
(ข) ผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต	41
รูปที่ 3.1 แสดงวงจรภาค Control ของวงจร Converter	44
รูปที่ 3.2 แสดงวงจรภาค Converter	45
รูปที่ 3.3 แสดงวงจรภาค Control ของวงจร Inverter	46
รูปที่ 3.4 แสดงวงจรภาค Control ของวงจร Inverter(ต่อ 1)	47
รูปที่ 3.5 แสดงวงจรภาค Control ของวงจร Inverter(ต่อ 2)	48
รูปที่ 3.6 แสดงวงจรภาค Power ของวงจร Inverter	49
รูปที่ 4.1 ผลการทดลองการสร้างสัญญาณฟันเลื่อย 20 KHz	50
รูปที่ 4.2 ผลการทดลองการสร้างสัญญาณ SINE 50KHz	51
รูปที่ 4.3 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Power Q1,Q2	52
รูปที่ 4.4 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Power Q3,Q4	53
รูปที่ 4.5 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Full Bridge Q5,Q6	54
รูปที่ 4.6 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Full Bridge Q7,Q8	55
รูปที่ 4.7 ผลการทดลองการสร้างสัญญาณรูปพัลส์ 10 KHz ขนาด 724 Vp-p	56
รูปที่ 4.8 ผลการทดลองการสร้างสัญญาณรูป Pulse Width Modulation ขนาด 432Vp-p	57
รูปที่ 4.9 ผลการทดลองการสร้างสัญญาณรูปแรงดัน Output 50 Hz ขนาด 310Vp-p	58

อินเวอร์เตอร์

ปฐวี แสงประสิทธิ์
พีรวรรณ กรรณพิสุทธิ
วิศาล ชูภัทรพงศ์
รศ.สมศักดิ์ เขียร์ศิริกุล
ปีการศึกษา 2543

บทคัดย่อ

โครงการนี้จัดทำเพื่อพัฒนาแหล่งจ่ายกำลังไฟสำรอง Inverter ซึ่ง Inverter ที่พัฒนาขึ้นนี้จะมีประสิทธิภาพสูงกว่าและเกิดการสูญเสียกำลังใน Transformer น้อยกว่ามากเมื่อเทียบกับ Inverter ที่ใช้อยู่ทั่วไป Inverter จะใช้ High Frequency Modulator ซึ่งสามารถใช้ Transformer ที่มีแกนเป็น เฟอร์ไรท์ ในการ Step-Up Low Voltage (24 VDC) ให้เป็น High Voltage (220 VAC) การสูญเสียกำลังจะต่ำกว่า เมื่อเทียบกับ Transformer แบบแกนเหล็ก

Primary หรือ Low Voltage จะต่อเข้ากับวงจร Push pull เพื่อเปลี่ยนแรงดัน DC Voltage ให้เป็น AC Voltage และในส่วนของ Secondary หรือ High Voltage จะต่อเข้ากับวงจร Half Bridge สัญญาณที่ได้จะนำไปควบคุม Power Mosfet โดย Power Mosfet ทุกตัวจะสวิตช์ด้วยความถี่สูง สัญญาณที่ได้จะเป็น Single-Edge Modulated

ขั้นตอนสุดท้ายจะใช้วงจร Lowpass Filter กรองสัญญาณ ความถี่ 50 Hz ออกมาซึ่งนำไปใช้งานเหมือน AC Line (220V)

INVERTER

Pattawee Sangprasit

Peerawat Kanpisut

Wisani Choopattarapong

Somsuk Chearsirikun Advisor

2000

ABSTRACT

This project present the development of a power supply inverter. The developed inverter is more efficient and loss power lost in the transformer than converter inverter. Using high frequency modulator, the inverter with a ferrite-core transformer has ability to step up Low Voltage to High Voltage. Less power is lost when it lost when compared to a steel-core transformer inverter.

Primary or Low Voltage was connected to push pull circuit to be DC Voltage. Secondary or High Voltage was connected to half bridge circuit. The signal would be used to control power MOSFET. Every MOSFET would be switch with high frequency. The signal was Single-Edge modulated. Finally, lowpass filter circuit would be used to filter 50 Hz Signal. Finally, the AC line(220 Volt) has been achedved.

บทที่ 1

บทนำ

1.1 วัตถุประสงค์ของโครงการ

- เพื่อศึกษาการทำงานของวงจรสวิตช์
- เพื่อศึกษาการสร้างสัญญาณพัลส์วิดท์มอดูเลชั่น
- เพื่อศึกษาการสร้างวงจรอินเวอร์เตอร์และใช้เป็นแหล่งจ่ายไฟสำรอง

1.2 ขอบเขตของโครงการ

- แรงดันเอาต์พุต 220Vac, 150 W
- แรงดันอินพุต 24 Vdc
- ความถี่ใช้งาน 50 Hz

1.3 ความเป็นมาและความสำคัญของโครงการ

ปัจจุบันได้มีการนำเอาอุปกรณ์ทางด้านเพาเวอร์เซมิคอนดักเตอร์ (Power Semiconductor) มาใช้กับงานทางด้านไฟฟ้ากำลัง (Power Electrical) และอิเล็กทรอนิกส์กำลัง (Power Electronic) กันอย่างกว้างขวาง เนื่องจากได้มีการวิจัย และพัฒนาเทคโนโลยีการผลิตอุปกรณ์ เซมิคอนดักเตอร์กันอย่างกว้างขวาง ทำให้โรงงานอุตสาหกรรมสามารถผลิตอุปกรณ์เหล่านี้ ให้มีพิคัดสูง ๆ ได้เช่นในการผลิต Power Diode, Power Transistor, SCR รวมทั้ง Power MOSFET ซึ่งจะมีพิคัดที่ต่ำกว่าอุปกรณ์ที่กล่าวมาข้างต้นอยู่มาก และถ้าการใช้อุปกรณ์ดังกล่าวเป็นงานที่ใช้กำลังงานไฟฟ้าและแรงดันไม่สูงมากนักเราก็จะใช้เพาเวอร์มอสเฟต (Power Mosfet) มาใช้งานแทนทรานซิสเตอร์ (Transistor) และเอสซีอาร์ (SCR) เนื่องจากการใช้ เพาเวอร์มอสเฟต (Power Mosfet) มีข้อดีกว่าเอสซีอาร์ (SCR) คือไม่ต้องใช้อุปกรณ์ในการคอมมิวเตชั่น (Commutation) ให้เพาเวอร์มอสเฟต (Power Mosfet) หยุดนักระแสเหมือนเอสซีอาร์ (SCR) และ เพาเวอร์มอสเฟต (Power Mosfet) สามารถควบคุมการทำงานในการเป็นเพาเวอร์สวิตช์ปิดและเปิด (Power Switch on,off) ได้ด้วยแรงดันที่ป้อนให้กับขาเกต (Gate) ควบคุมการทำงานในการเป็นเพาเวอร์สวิตช์ปิดและเปิด (Power Switch on,off)

บทที่ 2

ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ เป็นการเปลี่ยนกำลังไฟฟ้าทางด้านอินพุท ซึ่งเป็นไฟกระแสตรง (DC) จากแหล่งจ่ายไฟ ให้เป็นกำลังไฟสลับ (AC) ที่มีแรงดันและความถี่ตามที่ต้องการ โดยในที่นี้ ต้องการความถี่ 50 Hz แรงดันไฟ AC จะเป็นสัญญาณที่ใกล้เคียงกับคลื่นไซน์ และมีขนาด 220 โวลต์อินเวอร์เตอร์ความถี่คงที่ สามารถใช้งานเป็นแหล่งจ่ายไฟสำรอง แหล่งจ่ายไฟบนยานพาหนะ หรือนำไปใช้ในระบบแหล่งจ่ายไฟต่อเนื่อง (UPS) อินเวอร์เตอร์ที่ดีควรมีประสิทธิภาพสูง เชื่อถือได้ ราคาไม่แพง นอกจากนี้ควรมีขนาดเล็กและน้ำหนักเบาด้วย วิธีหนึ่งที่จะลดขนาดของหม้อแปลงและตัวกรองก็จะยิ่งเล็กลง และเพื่อให้การส่งผ่านพลังงานมีประสิทธิภาพสูง ต้องลดการสูญเสียเนื่องมาจากการสวิตชิง (Switching Loss) โดยการเลือกอุปกรณ์ที่มีความเร็วในการสวิตชิงสูง ในโครงการนี้เลือกใช้เพาเวอร์มอสเฟตเป็นอุปกรณ์ในการสวิตชิง

หลักการของอินเวอร์เตอร์จะอาศัยการตัดต่อของสวิตช์ที่เป็นสารกึ่งตัวนำ เป็นตัวตัดต่อไฟฟ้กระแสตรงที่ต่ออยู่ภาระไฟฟ้า (Load) เช่น ทรานซิสเตอร์, เอสซีอาร์, เพาเวอร์มอสเฟต, ไอจีบีที เป็นต้น เพื่อที่จะทำให้แรงดันที่ตกคร่อมภาระไฟฟ้าเป็นสัญญาณไฟกระแสสลับ ซึ่งในโครงการนี้ เป็นการศึกษาโดยการนำเอาเพาเวอร์มอสเฟตมาทำหน้าที่ เป็นตัวสวิตช์ของวงจรทางด้านกำลังที่จะเป็นตัวต่อแรงดันไฟกระแสตรง ที่ต่ออยู่กับภาระไฟฟ้ากระแสสลับ ที่มีรูปคลื่นเป็นแบบสี่เหลี่ยมคอვი (Quasi square wave) แล้วนำมาผ่านวงจรกรองความถี่จะรูปคลื่นเป็นแบบไซน์

2.1 การควบคุมระดับแรงดันไฟฟ้ามี 3 วิธีคือ

2.1.1 ควบคุมระดับแรงดันไฟฟ้าที่จ่ายให้กับวงจรอินเวอร์เตอร์

สามารถทำได้โดยใช้วงจรตัดไฟ (Rectifier) ที่สามารถควบคุมระดับแรงดันได้ หรือใช้วงจรช้อปเปอร์ (Chopper)

2.1.2 ควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์ ใช้พัลส์มอดูเลชัน มีหลายแบบ เช่น พัลส์วิดค์มอดูเลชัน (Pulse Width Modulation) ซิงค์เกิลพัลส์มอดูเลชัน (Single Modulation) ทำให้เอาท์พุทมีรูปร่างเปลี่ยนไป

2.1.3 ควบคุมระดับแรงดันเอาท์พุทโดยใช้ Stepping Transformer วิธีการควบคุมแบบนี้ให้การตอบสนองช้าไม่ค่อยนิยม

การควบคุมระดับแรงดันไฟฟ้าภายในวงจรอินเวอร์เตอร์ กับการควบคุมระดับแรงดันไฟฟ้ากระแสตรงที่จ่ายให้อินเวอร์เตอร์ ทั้ง 2 วิธีนิยมใช้กันมากโดยมีลักษณะข้อดีและข้อเสียดังนี้

ควบคุมระดับแรงดันไฟฟ้าภายใน	การควบคุมแรงดันไฟฟ้าตรงที่จ่ายให้อินเวอร์เตอร์
1. การตอบสนองต่อความเร็ว	1. ตอบสนองช้ากว่าเพราะ Filtering ในแหล่งจ่าย
2. เหมาะกับโหลดสูง ๆ	2. ไม่เหมาะกับโหลดสูง ๆ
3. ฮาร์โมนิกส์เอ้าท์พุทเปลี่ยนแปลงฮาร์โมนิกส์	3. ฮาร์โมนิกส์เอ้าท์พุทคงที่
4. Filter ยากกว่า	4. Filter ง่าย

ซึ่งในโครงการนี้จะใช้ควบคุมแรงดันไฟฟ้าแบบปรับค่าแรงดันไฟฟ้าภายในอินเวอร์เตอร์ ซึ่งอินเวอร์เตอร์ที่ใช้นั้นมีหลายแบบ โดยแต่ละแบบจะมีข้อดีและข้อเสียต่างกัน ซึ่งขึ้นอยู่กับว่าจะใช้โหลดชนิดใดต้องการสัญญาณแบบไหน

2.2 ชนิดของอินเวอร์เตอร์ ที่ใช้ควบคุมแรงดันไฟฟ้าแบบปรับค่าแรงดันไฟฟ้าภายในอินเวอร์เตอร์

2.2.1 แบบคลื่นสี่เหลี่ยม (Square Wave)

เป็นอินเวอร์เตอร์แบบที่ใช้สัญญาณเอ้าท์พุทเป็นคลื่นสี่เหลี่ยมเป็นชนิดที่สร้างได้ไม่ยาก แต่จะไม่ให้เอ้าท์พุทเป็นคลื่นไซน์เวฟ

2.2.2 แบบคลื่นสี่เหลี่ยมควอซี (Quasi square Wave)

แบบนี้ได้รับการปรับปรุงมาจากแบบแรก ซึ่งจะกรองเอาสัญญาณชาน์ออกมาได้ง่ายขึ้น และแบบนี้สามารถใช้ได้เฉพาะโหลดเท่านั้น เพราะว่าในเอ้าท์พุทแบบนี้ยังมีฮาร์โมนิกส์ปะปนอยู่มาก

2.2.3 แบบ 6 ขั้นและแบบ 12 ขั้น (Six step, Twelve step)

ทั้ง 2 ชนิดนี้ใช้สัญญาณควมซึ่งมารวมกันโดยผ่านหม้อแปลงไฟฟ้า โดยใช้ลักษณะสัญญาณเอาต์พุตใกล้เคียงกับรูปคลื่น Sine จึงสามารถลดอุปกรณ์กรองความถี่ได้เพราะฮาร์โมนิกส์ลดลง แต่การสร้างอินเวอร์เตอร์ชนิดนี้ยุ่งยาก จะสิ้นเปลืองค่าใช้จ่ายเพราะต้องใช้ควมซึ่งหลายๆ ตัวมาต่อขนานกัน และยังคงใช้หม้อแปลงเพิ่มขึ้นด้วยทำให้มีขนาดใหญ่ และน้ำหนักมากซึ่งวิธีการแบบนี้ใช้กับอินเวอร์เตอร์ที่มีพิคคสูง

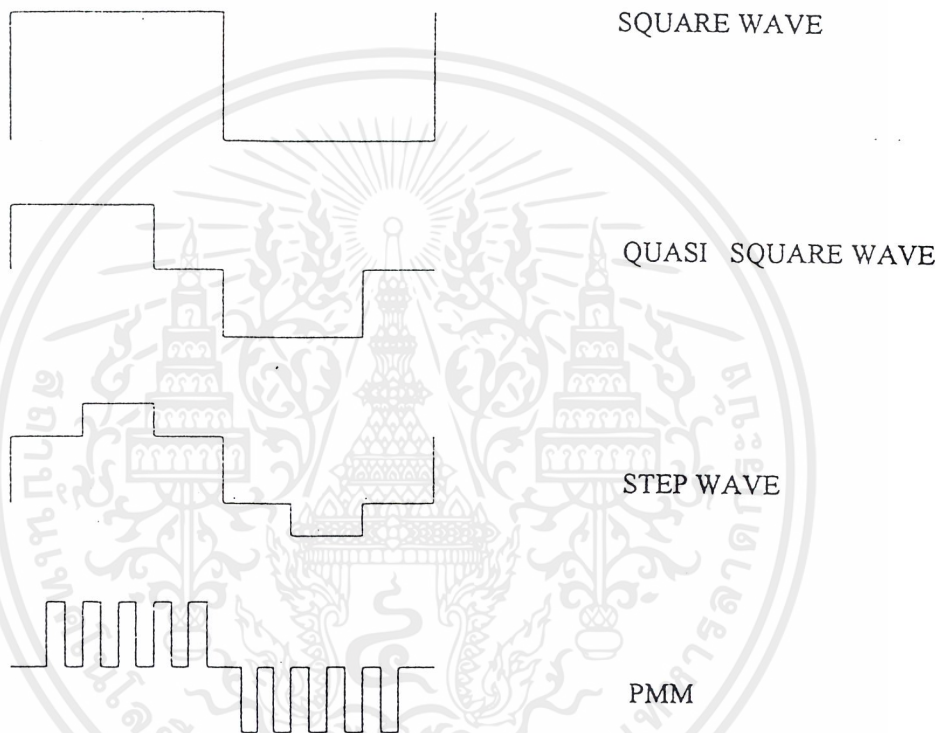
2.2.4 แบบพัลส์วิดท์มอดูเลชัน (Pulse width Modulation)

แบบนี้จะให้ไม่เหมือนแบบอื่น โดยลักษณะสัญญาณเอาต์พุตเกิดขึ้นจากการมอดูเลทระหว่างคลื่นซายน์กับคลื่นสามเหลี่ยม ซึ่งผลที่ได้จะมีฮาร์โมนิกส์ลำดับที่ต่ำน้อยมาก อุปกรณ์กรองความถี่ที่ใช้ จึงมีขนาดเล็กแต่สัญญาณแบบนี้มีความยุ่งยากในการสร้างรูปแบบ (Pattern) และแบบนี้มีความเหมาะสมเฉพาะอินเวอร์เตอร์ที่มีพิคคกำลังไม่ใหญ่มากนัก

2.3 วงจรอินเวอร์เตอร์

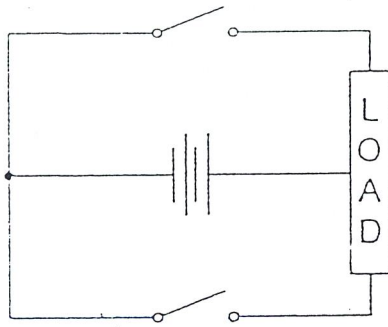
วงจรอินเวอร์เตอร์นั้น เอาต์พุตที่ได้จากวงจร ยังไม่ได้เป็นคลื่นซายน์ ถ้าหากยังไม่ได้มีการกรองความถี่รูปคลื่นที่ได้จากวงจรอินเวอร์เตอร์จะมีลักษณะที่ประกอบไปด้วย ผลรวมระหว่างคลื่นความถี่หลักมูล กับ องค์ประกอบฮาร์โมนิกส์ ที่มีความถี่เป็นจำนวนเท่าของความถี่หลักมูล

วงจรรีเลย์อินเวอร์เตอร์ เมื่อพิจารณาตามลักษณะของรูปคลื่นเอาต์พุท จะมีอยู่ด้วยกันหลายแบบดังแสดงในรูป

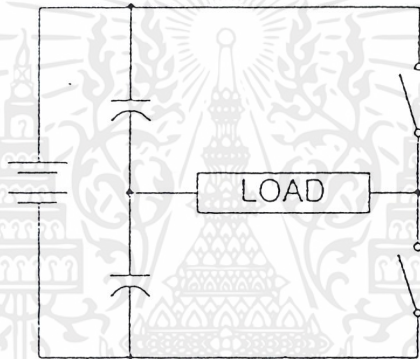


รูปที่ 2.1 แสดงรูปคลื่นเอาต์พุทแบบต่าง ๆ ของวงจรรีเลย์อินเวอร์เตอร์

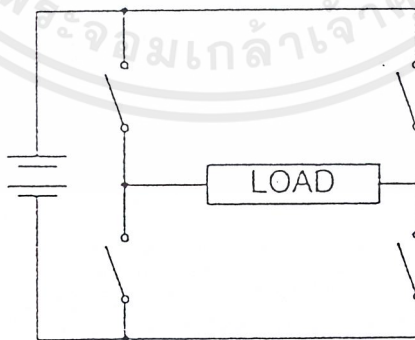
วงจรรีเลย์อินเวอร์เตอร์ที่นิยมใช้กันมีหลายแบบ แต่ละแบบจะมีคุณสมบัติที่แตกต่างกันไป รวมทั้งคุณสมบัติของอุปกรณ์ในแต่ละวงจร และขนาดของอุปกรณ์ก็จะแตกต่างกันไปโดยวงจรรีเลย์อินเวอร์เตอร์ที่นิยมใช้ได้แก่ วงจรพุทพุท (Push pull) วงจรฮาร์ฟบริคจ์ (Half bridge) วงจรฟูลบริคจ์ (Full bridge)



รูปที่ 2.2 วงจรอินเวอร์เตอร์ แบบพาทพุด



รูปที่ 2.3 วงจรอินเวอร์เตอร์แบบฟูลบริดจ์

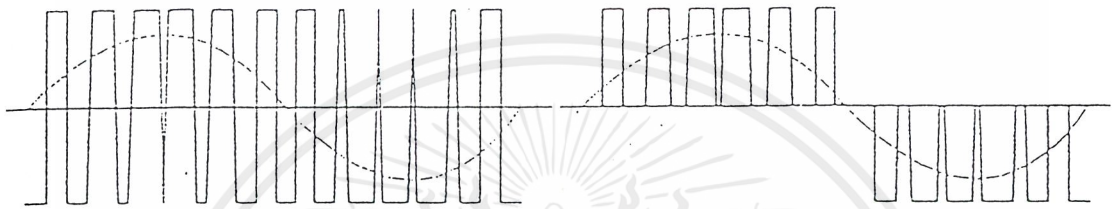


รูปที่ 2.4 วงจรอินเวอร์เตอร์ แบบฮาร์ฟบริดจ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ความรู้พื้นฐานเกี่ยวกับพัลส์วีดมอดูเลชัน

การมอดูเลทความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่นใน 1 คาบ ออกเป็นพัลส์ย่อยหลาย ๆ พัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่น PWM ชนิดต่าง ๆ รวมทั้งเทคนิคในการสร้างรูปคลื่น PWM ในแนวความคิดต่าง ๆ



รูป 2.5 แสดงรูปคลื่น PWM (ก). แบบ 2 ระดับ (ข). แบบ 3 ระดับ

2.4.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ

รูปคลื่น PWM มีอยู่ด้วยกันหลายชนิด แต่ชนิดที่นำมาใช้มากที่สุด และเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และ แบบ 3 ระดับ

- PWM 2 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับคือ E,-E
- PWM 3 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสามระดับคือ E,Q,-E ในรูป 2.6 ข้างต้น เป็นการแสดงรูปคลื่น PWM เปรียบเทียบกับคลื่นความถี่หลักมูล (Fundamental) ของรูปคลื่น PWM นั้น

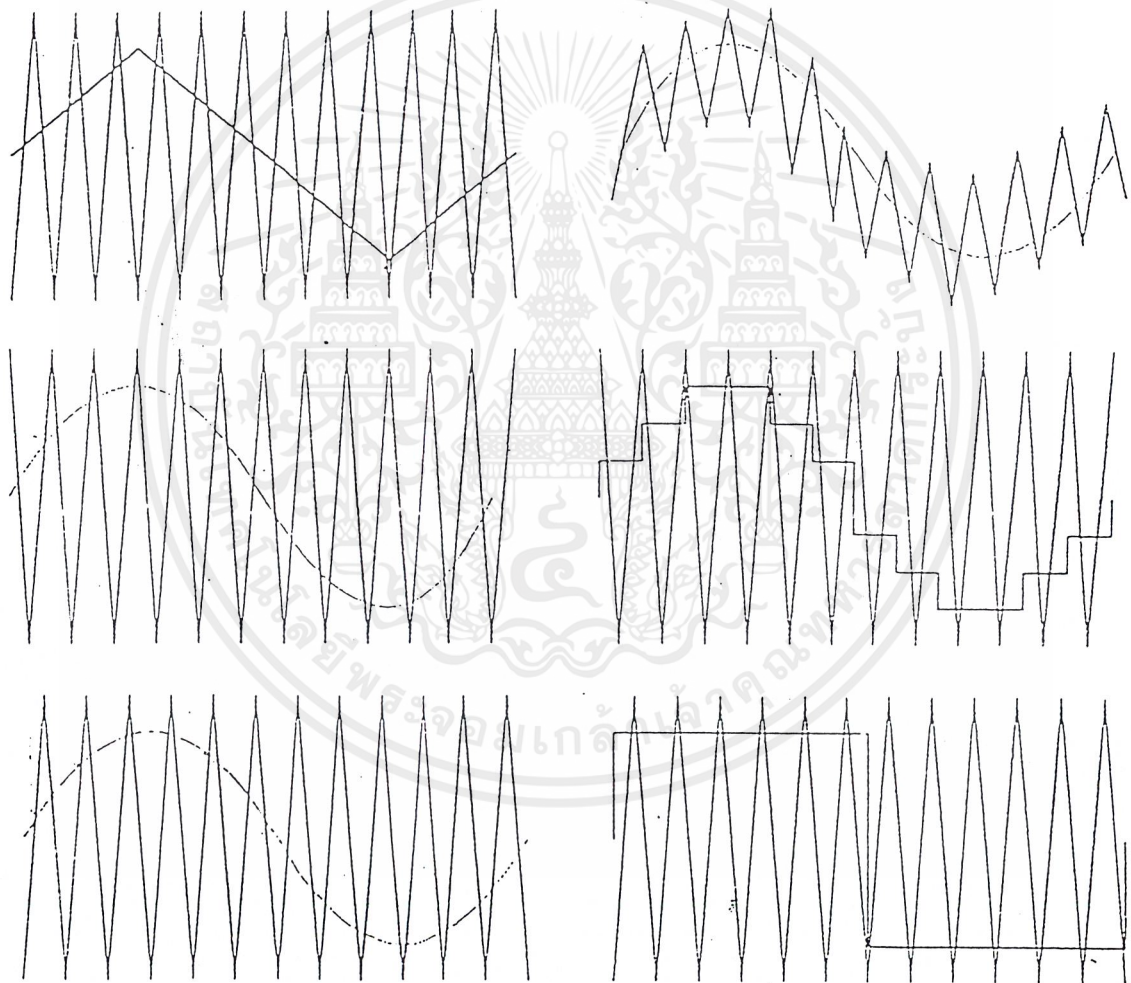
2.4.2 การสร้างรูปคลื่น PWM

รูปคลื่น PWM สามารถสร้างขึ้นมาได้โดยวิธีต่าง ๆ ได้แก่

- การใช้ไมโครโปรเซสเซอร์ ซึ่งสามารถกระทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิตช์ผ่านทางพอร์ทเอาต์พุต (OUTPUT PORT) ซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่ามุมสวิตช์มุมต่างๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำไมโครโปรเซสเซอร์ จะอาศัยข้อมูลในหน่วยความจำนั้นเพื่อสร้างรูปแบบ (pattern) สัญญาณ PWM ขึ้นมาแล้วจึงส่งผ่านพอร์ทเอาต์พุตออกมา

- โดยการใช้วงจรรีเล็คทรอนิกส์ การสร้าง PWM จากวงจรรีเล็คทรอนิกส์นี้ วิธีที่สะดวกที่สุดคือใช้วงจรเปรียบเทียบ (comparator) เช่น ไอซีเวเบอร์ Lm339, LM311 เป็นต้น ซึ่งสามารถทำได้

โดยป้อนสัญญาณอินพุท 2 สัญญาณ เข้าสู่วงจรเปรียบเทียบ คือสัญญาณอ้างอิง (Reference Signal) กับสัญญาณแครี่เรียร์ (Carrier Signal) สัญญาณอ้างอิงจะมีความถี่เท่ากับรูปคลื่น PWM ส่วนสัญญาณแครี่เรียร์จะมีความถี่สูงกว่า ในโครงงานนี้ ใช้วิธีเปรียบเทียบโดยวงจรอิเล็กทรอนิกส์ ในการสร้างสัญญาณวิธีนี้ มุมสวิทช์ของรูปคลื่น PWM ก็คือจุดตัดของสัญญาณทั้งสอง การสร้าง โดยอาศัยวงจรเปรียบเทียบนี้ สามารถเลือกสัญญาณที่ใช้เปรียบเทียบได้หลายลักษณะ ดังรูป



รูป 2.6 ตัวอย่างการสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.3 การสร้างรูปคลื่น PWM แบบเนเทอร์อลและแบบเรกูลาร์

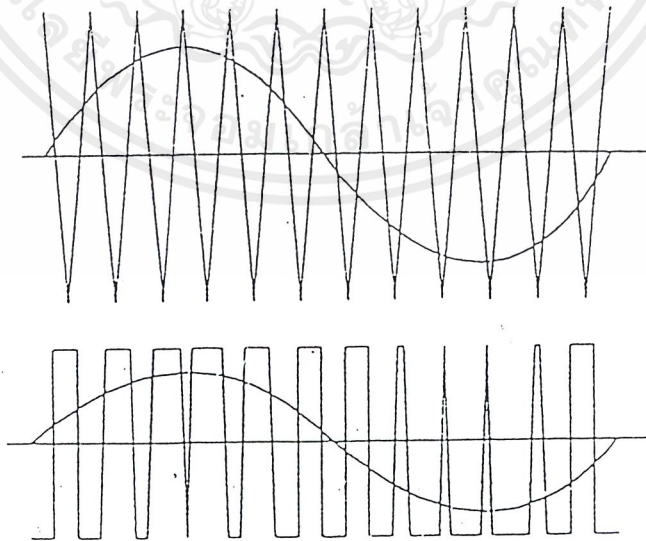
การสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ จะมีองค์ประกอบ 2 ประการที่จะเป็นตัวกำหนดลักษณะรูปคลื่น PWM ได้แก่

- อัตราส่วนความถี่ของสัญญาณแคร์เรียร์ ต่อสัญญาณอ้างอิง (Frequency Ratio)
- อัตราส่วนแอมพลิจูด ของสัญญาณอ้างอิงต่อสัญญาณแคร์เรียร์ หรืออัตราส่วนการมอดูเลชัน (Modulation Ratio, K)

จากทฤษฎีและข้อมูลเก่าที่มีการคำนวณและศึกษา มา ได้นำค่า K , N ไปวิเคราะห์องค์ประกอบฮาร์โมนิกส์ จะได้ว่า โดยปกติแล้วค่าอัตราส่วนการมอดูเลชันจะใช้ค่าอยู่ในช่วงไม่เกิน 1 ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์แต่ละพัลส์ โดยความกว้างของพัลส์จะมากขึ้นถ้าค่า K มีค่ามากขึ้น ส่วนค่าอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์ ให้มีจำนวนเท่ากับค่า N และจำนวนมุมสวิทช์ซึ่งจะมีจำนวน $2N$ มุม ทั้งนี้ต้องอยู่ในกรณีค่า N ไม่เกิน 1

2.5 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง

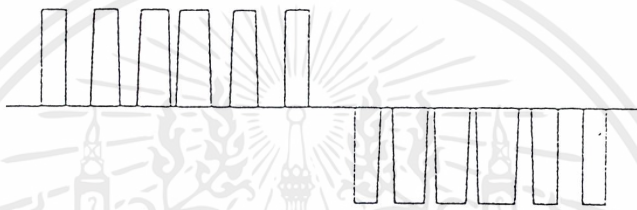
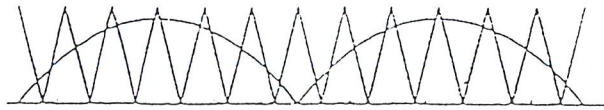
การสร้างแบบนี้จะใช้คลื่นซายน์เป็นสัญญาณอ้างอิง และคลื่นสามเหลี่ยมเป็นสัญญาณแคร์เรียร์ โดยสามารถสร้างได้ทั้งแบบ 2 ระดับ และ แบบ 3 ระดับ การสร้างแบบ 2 ระดับ จะใช้คลื่นซายน์และคลื่นสามเหลี่ยมแบบเต็มรูปคลื่น ช่วงที่ซายน์มากกว่าสามเหลี่ยมจะเป็นบวก และช่วงที่คลื่นซายน์มีขนาดน้อยกว่าจะเป็นลบ วิธีนี้ในส่วนวงจรบริดจ์อินเวอร์เตอร์ของโครงการที่ทดลอง



รูป 2.7 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง ชนิด 2 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

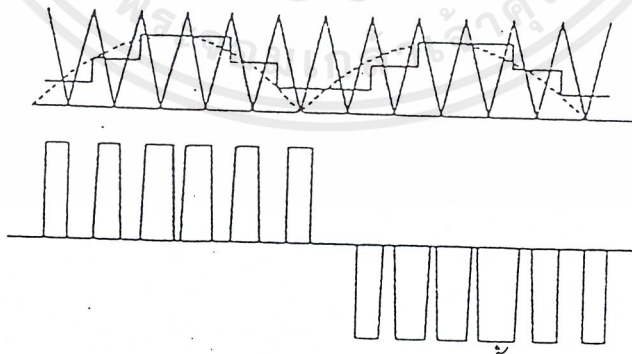
สำหรับการเปรียบเทียบ 3 ระดับนั้น จะใช้คลื่นขาขึ้นที่เรคตีฟายขึ้นไปเป็นคลื่น พูลเวฟเปรียบเทียบ กับคลื่นสามเหลี่ยม ที่ถูกยกระดับขึ้นไปอยู่เหนือเส้นกราวด์ (Ground) ช่วงที่คลื่นพูลเวฟมีขนาดมากกว่าในครึ่งคาบแรก การสวิตช์จะมีค่าเป็นศูนย์ ดังแสดงในรูป 2.8



รูป 2.8 การสร้างรูปคลื่นแบบเนอเทอรอบแชนป์ถึง ชนิด 3 ระดับ

2.6 การสร้างรูปคลื่นแบบเรกูลาร์แชนป์ถึง

การสร้างแบบนี้ใช้หลักการแบบเดียวกับแบบเนอเทอรอบ โดยคัดแปลงจากแบบเนอเทอรอลเนื่องจากการเปรียบเทียบแบบเนอเทอรอลนั้น ระหว่างเปรียบเทียบแต่ละครั้ง ถ่วงของขาขึ้นจะไม่

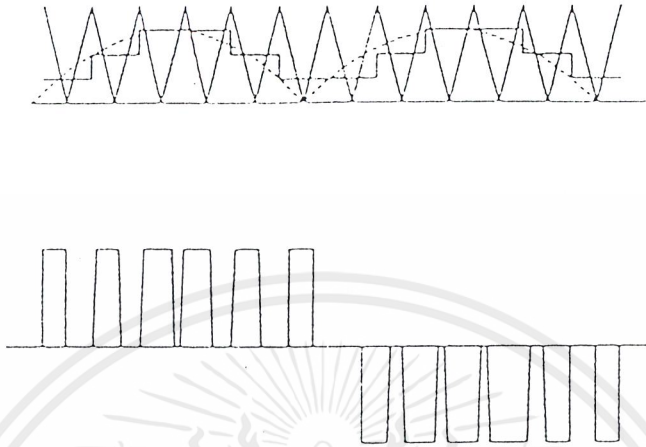


รูปที่ 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แชนป์ถึง ชนิด 2 ระดับ

เป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์จะนำคลื่นขาขึ้นผ่านวงจรแชนป์เปิดและโฮลด์ (Sample and Hold) ที่มีความถี่การแชนป์เปิดเท่ากับความถี่ของคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่า ระหว่างการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้ แบบ 2 ระดับเช่นเดียวกัน



รูป 2.10 การสร้างรูปคลื่นแบบเรกูลาร์แชนเปลิ่ง ชนิด 3 ระดับ

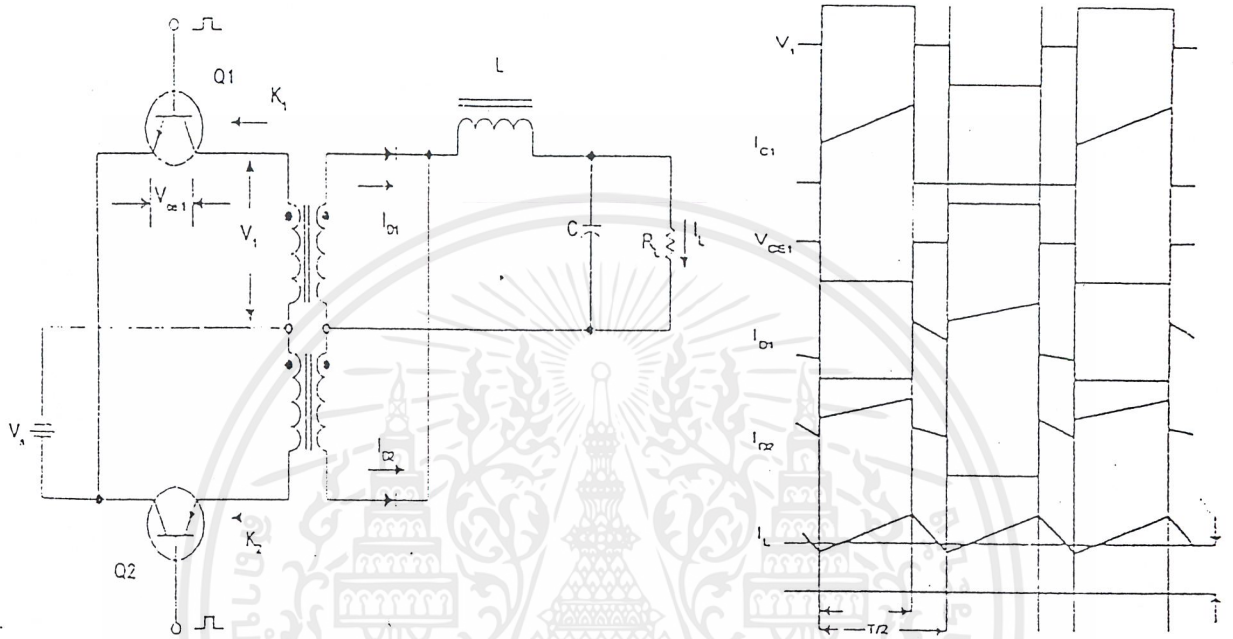
ในโครงการนี้ไม่ได้ใช้วิธีการนี้ในการสร้างคลื่น PWM แต่เลือกใช้วิธีเอนเทอร์อลแชนเปลิ่งแบบ 2 ระดับ

2.7 การออกแบบวงจรอินเวอร์เตอร์

ในหัวข้อนี้จะกล่าวถึงวงจร Inverter ที่นิยมใช้งาน รวมถึงคุณสมบัติและความเหมาะสม ของวงจรแต่ละชนิดด้วย วงจรที่ใช้งานทั่วไปได้แก่ วงจรพุทพุต (Push Pull) วงจรฮาร์ฟบริดจ์ (Half Bridge) และวงจรฟูลบริดจ์ (Full Bridge)

2.7.1 วงจรพุทพุต (Push Pull)

ในวงจรพุทพุตนี้ การทำงานจะเสมือนว่ามีวงจร Forward 2 วงจร ผลัดกันทำงานคนละครึ่ง ไซเคิล (cycle), ดังรูป 2.11 จะแสดงถึงการทำงานในแต่ละ ไซเคิลของวงจร



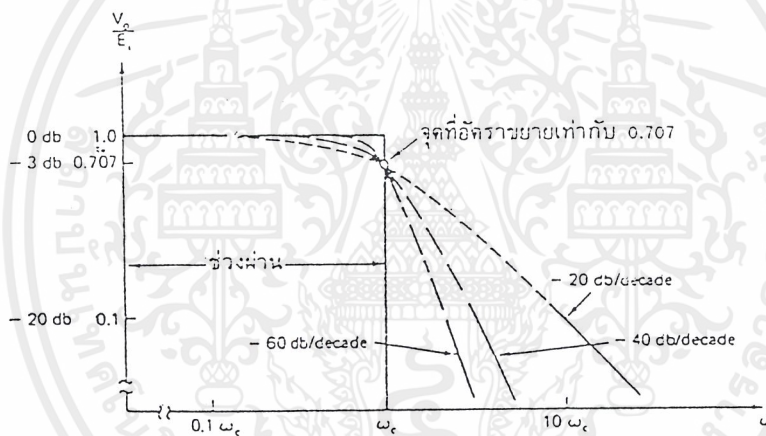
รูปที่ 2.11 วงจรพุทพุต (Push Pull) และ wave form ที่จุดต่าง ๆ

กระแสเฉลี่ยที่ผ่านอุปกรณ์ที่ทำหน้าที่เป็นสวิตช์ จะมีค่าประมาณครึ่งหนึ่งของกระแสใน
 วงจร forward Converter ตัวอุปกรณ์ที่ทำหน้าที่เป็นสวิตช์เอง ก็ต้องทนแรงดันเป็น 2 เท่า
 ข้อดีของวงจรพุทพุตนั้น จะอยู่ในจุดของวงจรไม่ยุ่งยาก วงจรไคร่ฟจะไม่ซับซ้อนและไม่
 ต้องมีการแยกกราวด์ (Isolated Drive-Circuit) กระแสพิกัดจะต่ำกว่าปกติครึ่งหนึ่ง

2.7.2 บัตเตอร์เวิร์ท โลว์พาสฟิลเตอร์ (Butterworth Low Pass Filter)

ในการออกแบบวงจรกรองสัญญาณความถี่ต่ำผ่านนั้น นอกจากจะต้องให้ได้จุดตัดออฟที่ถูกต้องแล้ว ยังต้องทำให้อัตราขยายแบบรูปปิดมีค่าเท่ากับ 1 ในช่วงผ่าน บัตเตอร์เวิร์ทฟิลเตอร์เป็นวงจรที่มีคุณสมบัติเด่นในเรื่องของอัตราขยายของวงจร โดยจะให้ค่า A_{CL} ที่คงที่ตลอดในสัญญาณช่วงผ่าน บางครั้งจึงเรียกวงจรแบบนี้ว่า Maximally flat หรือ flat-flat filter

ในรูปที่ 2.12 แสดงถึงผลตอบสนองทางความถี่ เส้นทึบแสดงถึงผลในทางอุดมคติ ส่วนเส้นประแสดงถึงผลในทางความเป็นจริง ที่ค่าความชันในการลดลงแตกต่างกัน 3 แบบ คือ -20 dB/decade, -40 dB/decade, -60 dB/decade

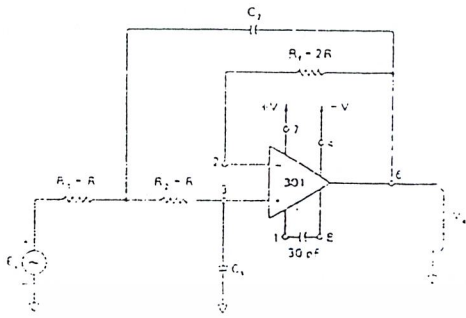


รูปที่ 2.12 การตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านชนิดบัตเตอร์เวิร์ท

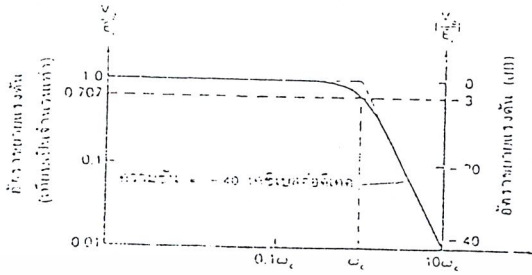
2.7.3 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 dB/decade

ในรูปที่ 2.11 วงจรบัตเตอร์เวิร์ทแบบที่มีค่าความชันในการลดลงของ $|A_{CL}|$ เป็น -40 dB/decade ที่มีจะนำมาใช้งานกันโดยทั่วไป ค่าของความชันในการลดลงเป็น -40 dB/decade นี้ มีความหมายว่า ในช่วงที่ความถี่มีค่าตั้งแต่ ω_c ขึ้นไป ค่าของอัตราขยายจะมีค่าลดลง 40 dB ในขณะที่ความถี่เพิ่มขึ้นเป็น 10 เท่า

ออปแอมป์ที่ต่อในวงจรนี้มีค่าอัตราขยายเป็น 1 สำหรับสัญญาณไฟฟ้า DC สำหรับ R_f ที่มีต่อไว้บนที่นี้ก็เพื่อลดผลของออฟเซตในทาง DC ของตัวออปแอมป์ (ทำให้อินพุตที่ขาทั้งสองข้างมีค่าความต้านทานที่เหมือนกัน)



(ก) วงจรบัตเตอร์เวิร์ทที่มีค่า -40 เดซิเบล/เดคาเด



(ข) การตอบสนองของแอมพลิจูดของวงจร

รูปที่ 2.13 วงจรบัตเตอร์เวิร์ทที่มีค่า -40 dB/decade และกราฟการตอบสนองความถี่
 พิจารณาการทำงานของวงจรจะเห็นได้ว่ามีลักษณะเป็นวงจรตามแรงดันคือ แรงดันที่ขา
 อินพุตที่ขา 3 จะมีเท่ากับแรงดันเอาต์พุต ดังนั้นแรงดันคคกร่อม C_1 มีค่าเท่ากับ V_o เพื่อให้ง่ายแก่
 การคำนวณ ดังนั้นจะกำหนดให้ $R_1=R_2=R$ ต่อไปก็จะเป็นขั้นตอนในการออกแบบวงจรซึ่ง
 ประกอบด้วย 5 ขั้นตอนคือ

1. กำหนดค่าความถี่คตัดออฟที่ต้องการ ω_c หรือ f_c
2. เลือกค่า C_1 ที่จะใช้ ปกติควรมีค่าอยู่ระหว่าง 100 pF ถึง $0.1\mu F$
3. เลือกค่า C_2 ให้มีค่าเท่ากับ $2C_1$
4. จำนวนค่า R โดยได้จากสมการ

$$R = \frac{0.707}{\omega_c C_1} \tag{2.1}$$

5. เลือก R_1 ให้มีค่าเท่ากับ $2R$

2.7.4 วงจรบัตเตอร์เวิร์ทที่มีค่า -60 dB/decade

การสร้างวงจรกรองความถี่ต่ำผ่านเพื่อให้วงจรมีอัตราการลดลงของ $|A_{cl}|$ เป็น -60 dB/decade นั้นสามารถทำได้หลายแบบ แบบหนึ่งที่เราสร้างได้ง่ายคือการนำเอาวงจรที่มีอัตราการลดลง -40 dB/decade มาต่ออีกทอดหนึ่งกับวงจรที่มีอัตราการลดลง -20 dB/decade ก็จะได้ที่มีค่าของอัตราการขยายลดลงรวมเป็น -60 dB/decade ตามต้องการ ดังในรูปที่ 2.13 (ก) พิจารณา $|A_{cl}|$ ของวงจรรวมได้จาก สมการ

$$A_{cl} = \frac{V_o}{E_i} = \frac{V_{o1}}{E_i} \times \frac{V_o}{V_{o1}} \tag{2.2}$$

วงจรบัตเตอร์เวิร์ทแบบที่ได้นี้จะตอบสนองความถี่สูงที่มากในช่วงความถี่ต่ำ และจะตัด
 ช่วงของความถี่สูงกว่า ω_c ได้อย่างแน่นอนอนมากยิ่งขึ้น(ความชันในการลดลงมีค่าสูง)

ขั้นตอนการออกแบบ

1. เลือกค่าความถี่คัทออฟที่จะใช้งาน ω_c หรือ f_c
2. เลือกค่าตัวเก็บประจุ C_3 ของวงจรในรูปที่ 2.13 (ก) โดยควรมีค่าอยู่ระหว่าง 0.001 ถึง 0.1 μF
3. จากค่า C_3 ที่เลือกไว้ทำให้ค่า C_1 และ C_2 ที่จะใช้งาน คือ

$$C_1 = \frac{1}{2} C_3$$

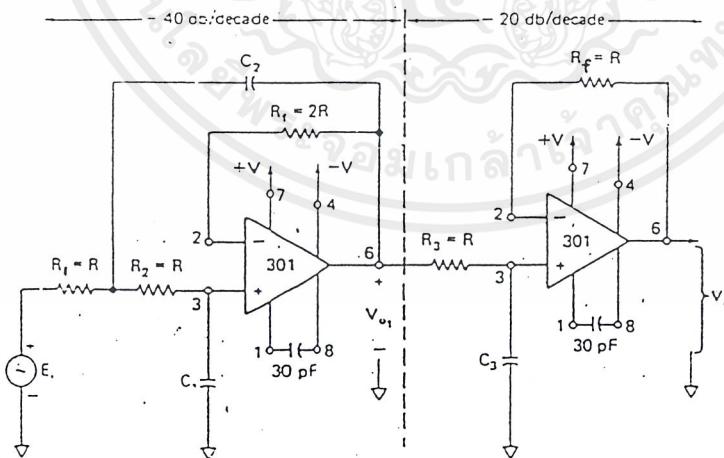
และ $C_2 = 2C_3$

4. คำนวณค่าความต้านทาน R ที่ต้องการใช้ได้จากสมการ

$$R = \frac{1}{\omega C C_3}$$

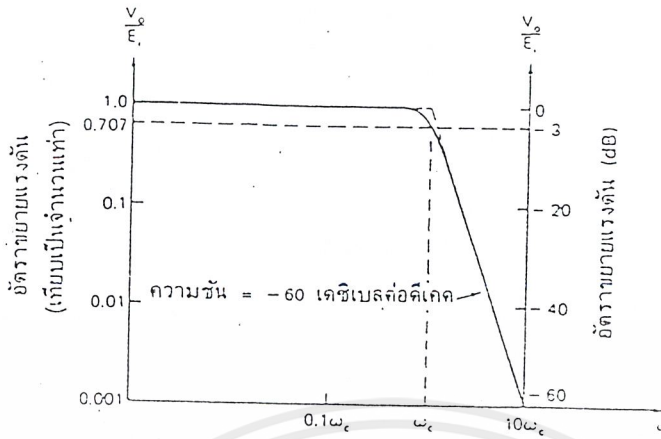
ในการเลือกค่าความต้านทาน R จะใช้งานควรอยู่ในช่วง 10 ถึง 100 $\text{K}\Omega$ ถ้าคำนวณได้ค่าที่นอกเหนือได้ค่าที่นอกเหนือจากค่าในช่วงนี้ออกไปควรปรับเปลี่ยนค่า C_3 เพื่อให้ได้ค่า R ที่เหมาะสม

5. กำหนดให้ความต้านทาน R_1, R_2, R_3 ทั้ง 3 ตัวมีค่าเท่ากับ R
6. กำหนดให้ $R_{f1} = 2R$ และ $R_{f2} = R$



(ก) วงจรบัตเตอร์เวอร์ทให้ค่า -60 dB/decade

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) กราฟแสดงการตอบสนองความถี่ของวงจรบัตเตอร์เวิร์ทน์

รูปที่ 2.13 การออกแบบวงจรบัตเตอร์เวิร์ทน์ให้ค่า -60 dB/decade และกราฟแสดงการตอบสนองความถี่

2.7.5 ผลตอบสนองของฟิลเตอร์

ผลตอบสนองในทางความถี่ของแต่ละวงจรไม่เท่ากัน ตารางที่ 2.1 แสดงการเปรียบเทียบระหว่างวงจรทั้ง 3 แบบ ($-20, -40, -60$ dB/decade) จะเห็นได้ว่า $|A_{cl}|$ ของวงจรในแบบที่เป็น -60 dB/decade นั้นมีค่าใกล้เคียงกับ 1 มาก จนเมื่อถึง ω_c จึงจะมีการลดลงอย่างรวดเร็ว ซึ่งถือว่าเป็นวงจรกรองสัญญาณที่มีคุณภาพดีที่สุดเมื่อเปรียบเทียบกับอีก 2 แบบที่แสดง

ตารางที่ 2.1 เปรียบเทียบมูมเฟสของวงจรในรูปที่ 2.10, 2.11 และ 2.12

ω	-20dB/decade	-40dB/decade	-60dB/decade
$0.1\omega_c$	-6 องศา	-8 องศา	-12 องศา
$0.25\omega_c$	-14 องศา	-21 องศา	-29 องศา
$0.5\omega_c$	-27 องศา	-43 องศา	-60 องศา
ω_c	-45 องศา	-90 องศา	-135 องศา
$2\omega_c$	-63 องศา	-137 องศา	-210 องศา
$4\omega_c$	-76 องศา	-143 องศา	-226 องศา
$10\omega_c$	-84 องศา	-172 องศา	-256 องศา

พิจารณาในเรื่องของมุมที่เลื่อนไปของเอทท์พุทเทียบกับอินพุทนั้น เราได้ว่าวงจรทั้ง 3 แบบมีการเลื่อนมุมที่ไม่เท่ากัน วงจรในรูปที่ 2.13 (ก) จะมีการเลื่อนมุมตั้งแต่ 0 ที่ $\omega = 0$ ไปจนถึง -270 องศา ที่ ω มีค่าเข้าใกล้ α วงจรที่มีอัตราการลดลงเป็น -40 dB/decade มีการเลื่อนมุมระหว่าง 0 ถึง -180 องศา วงจรที่มีอัตราการลดลงเป็น -20 dB/decade มีการเลื่อนมุมระหว่าง 0 ถึง -90 องศา ดังที่แสดงการเปรียบเทียบในตารางที่ 2.2

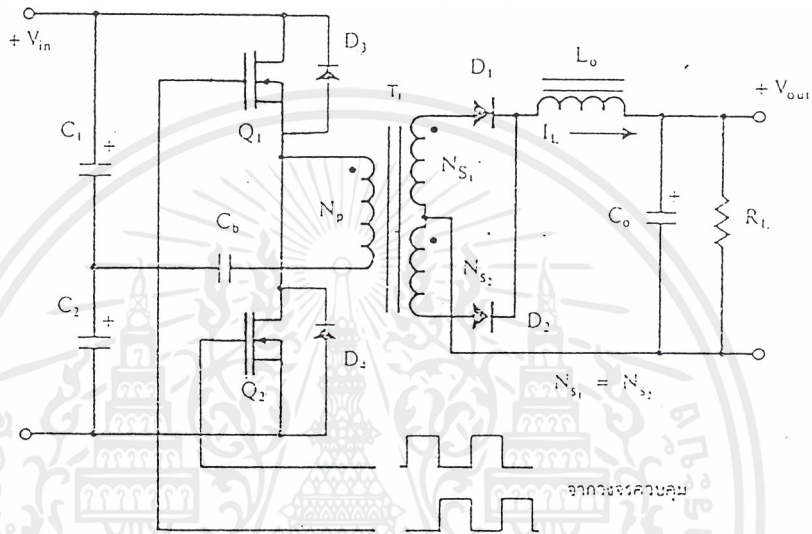
ตารางที่ 2.1 เปรียบเทียบ $|A_{CL}|$ ของวงจรในรูปที่ 2.11, 2.12 และ 2.13

ω	-20dB/decade	-40dB/decade	-60dB/decade
0.1 ω_c	-6 องศา	-8 องศา	-12 องศา
0.25 ω_c	-14 องศา	-21 องศา	-29 องศา
0.5 ω_c	-27 องศา	-43 องศา	-60 องศา
ω_c	-45 องศา	-90 องศา	-135 องศา
2 ω_c	-63 องศา	-137 องศา	-210 องศา
4 ω_c	-76 องศา	-143 องศา	-226 องศา
10 ω_c	-84 องศา	-172 องศา	-256 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 พื้นฐานการทำงานของฮาร์ฟบริดจ์คอนเวอร์เตอร์

วงจรพื้นฐานการทำงานของฮาร์ฟบริดจ์คอนเวอร์เตอร์แสดงไว้ดังรูป 2.14 การทำงานของวงจรจะเป็นดังนี้



รูปที่ 2.14 HALF BRIDGE CONVERTER CIRCUIT

เนื่องจากตัวเก็บประจุ C_1 และ C_2 ถูกกำหนดให้มีค่าเท่ากันต่ออนุกรมกันอยู่ทางด้านอินพุตเพื่อแบ่งครึ่งแรงดัน แรงดันตกคร่อม C_1 และ C_2 จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันที่อินพุต เพาเวอร์ MOSFET Q_1 และ Q_2 จะสลับกันทำงานคนละครึ่งคาบเวลา

เมื่อ Q_1 เริ่มนำกระแสและ Q_2 ไม่นำกระแส แรงดันตกคร่อม Q_2 เท่ากับ V_{IN} ส่วนแรงดันตกคร่อมไพรมารี N_p จะมีค่าเท่ากับ $V_{IN}/2$ ในทำนองเดียวกันเมื่อ Q_2 เริ่มนำกระแสและ Q_1 ไม่นำกระแส แรงดันตกคร่อม Q_1 เท่ากับ V_{IN} เช่นเดียวกัน แรงดันตกคร่อมที่ขดไพรมารี N_p ก็ยังคงมีค่าเท่ากับ $V_{IN}/2$

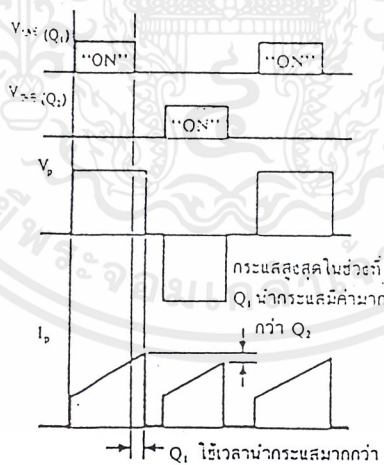
2.9 ตัวเก็บประจุบล็อกกิ้ง C_b เพื่อป้องกันการไม่สมมาตรฟลักซ์แม่เหล็ก

ตัวเก็บประจุบล็อกกิ้ง (Blocking Capacitor) C_b ที่ต่อเพิ่มเข้ามาในวงจรนั้น มีหน้าที่หลักคือ ป้องกันการเกิดไม่สมมาตรฟลักซ์ขึ้นในแกนเฟอร์ไรท์ขณะวงจรทำงานเพราะในทางปฏิบัติการต่อตัวเก็บประจุ C_1 และ C_2 เพื่อให้แรงดันที่ตกคร่อมตัวเก็บประจุทั้งสองมีค่าเท่ากันจริงๆ

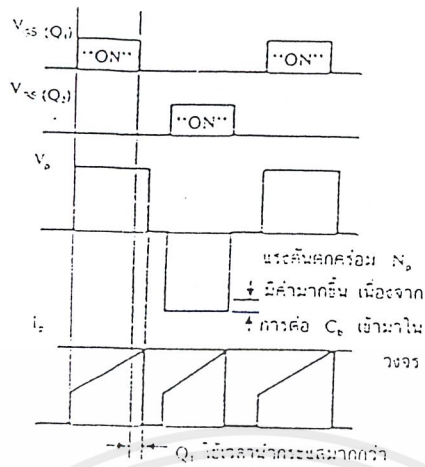
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั่นทำให้ยากรวมทั้งการไม่แมทช์กันของเพาเวอร์มอสเฟต Q_1 และ Q_2 อาจก่อให้เกิดปัญหาการไม่สมมาตรฟลักซ์ขึ้นทั้งสิ้น

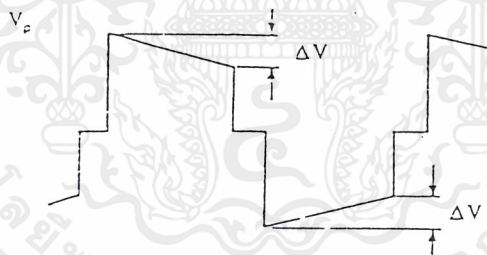
การต่อตัวเก็บประจุลึอกกิ่ง C_c คั้นเข้ามาในวงจร จะทำให้ C_c มีการเก็บประจุและคายประจุสลับกันไปตามทิศทางของกระแสที่ไหลในขดไฟรมารี่ N_p ถ้าผลของการเกิดประจุสะสมที่ทำให้ Q_1 และ Q_2 มีช่วงเวลานำกระแสไม่เท่ากัน ก็จะทำให้การเก็บประจุและคายประจุของ C_c ใช้เวลาไม่เท่ากันด้วยเป็นผลทำให้มีประจุเหลือค้างใน C_c และทำให้เกิดค่าแรงดันคั่นคร่อม C_c นั่นคือ หากเพาเวอร์มอสเฟตตัวใดมีค่าช่วงเวลานำกระแสมากกว่า ในกรณีนี้ค่ากระแสสูงสุดจะมีค่ามากขึ้นตามเวลาที่เพิ่มขึ้นด้วย อย่างไรก็ตามก็จะทำให้มีประจุเหลือค้างใน C_c จะช่วยเพิ่มค่าแรงดันคั่นคร่อมขดไฟรมารี่ให้มีค่ามากขึ้น ค่าของกระแสสูงสุดก็จะมีค่าเท่ากันได้และไม่เกิดการสมมาตรฟลักซ์ขึ้น(ดูรูปที่ 2.14 ประกอบ) ส่วนการทำงานของ C_c ในกรณีที่แรงดันคั่นคร่อม C_c และ C_c มีค่าไม่เท่ากันนั้นก็จะเป็นไปในทำนองเดียวกัน



รูปที่ 2.15 (ก) แสดงลักษณะของการไม่สมมาตรฟลักซ์เนื่องจาก Q_1 ใช้เวลาในการนำกระแสมากกว่า Q_2



รูปที่ 2.15 (ข) แสดงผลของการต่อตัวเก็บประจุลือกิ่ง C_b เข้ามาในวงจรเพื่อลดการไม่ สมมาตรฟลักซ์



รูปที่ 2.16 แสดงลักษณะของการเกิดความลาด (Droop) ขึ้นบนแรงดันที่ตกคร่อม ขดไฟรมารี่เมื่อต่อตัวเก็บประจุลือกิ่ง C_b ขึ้นเข้ามาในวงจร อย่างไรก็ตาม การต่อตัวเก็บประจุ C_b ขึ้นเข้าไปในวงจร จะทำให้แรงดันที่ตกคร่อมขดไฟรมารี่มีค่า ลดลงตามเวลาหรือเกิดความลาด (Droop) ขึ้นบนแรงดัน เนื่องจากแรงดันส่วนหนึ่งไปตกคร่อม C_b นั้นเอง และจะมีผลต่อแรงดันทางด้านเซคันดารีทำให้เกิดการกระเพื่อมของแรงดันที่เอาท์พุทซึ่ง ไม่เป็นที่ต้องการเช่นกัน คำนวณจึงจำเป็นต้องกำหนดค่า C_b อาจทำได้ดังนี้คือ

$$C_b = \frac{I_p(PK) \times (0.45T)}{\Delta V} \tag{2.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ I_{PK} คือ ค่ากระแสสูงสุดที่ขดไฟปฐมารี่

ΔV คือ ค่าของความลาดแรงดันสูงสุดที่ยอมรับได้ (ไม่เกิน 20% ของ $V_{in}/2$)

T คือ ค่าคาบเวลาการทำงานของคอนเวอเตอร์

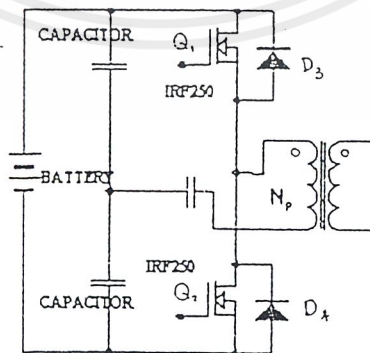
2.10 คอมมิวเตตติ้งไดโอด D_3 และ D_4

จากวงจรในรูปที่ 2.17 จะเห็นได้ว่ามีไดโอด D_3 และ D_4 ต่อกับทรานซิสเตอร์ MOSFET Q_1 และ Q_2 อยู่ไดโอดทั้งสองตัวนี้เรียกว่า คอมมิวเตตติ้งไดโอด (Commutating Diode) มีหน้าที่ 2 ประการคือ

1. ป้องกันการเกิดแรงดันสไปค์ในขณะที่เพาเวอร์ MOSFET หยุดนำกระแสเนื่องจากค่าความเหนี่ยวนำแฝงในหม้อแปลง โดยพลังงานที่สะสมอยู่ในตัวเหนี่ยวนำนี้จะถูกถ่ายเทออกไปยังภาคอินพุตด้วยคอมมิวเตตติ้งไดโอด จึงไม่ทำให้เกิดแรงดันสไปค์เมื่อเพาเวอร์ MOSFET เริ่มหยุดนำกระแส

2. ในขณะที่เพาเวอร์ MOSFET Q_1 เริ่มหยุดนำกระแส ขดไฟปฐมารี่ N_p จะมีการกลับขั้ว ถ้าไม่มีคอมมิวเตตติ้งไดโอด D_2 จะได้รับแรงดันตกคร่อมที่คอลเลกเตอร์เป็นลบในขณะที่ Q_1 จะมีแรงดันตกคร่อมมากกว่าค่า $V_{in}/2$ ในกรณีนี้ไดโอด D_4 จะอยู่ในลักษณะถูกไบอัสตรงจากแรงดันของขดไฟปฐมารี่และลดค่าแรงดันนี้ลงไปในทำนองเดียวกับเมื่อ Q_2 เริ่มหยุดนำกระแส ไดโอด D_3 จะทำหน้าที่เช่นเดียวกัน เป็นการป้องกันเพาเวอร์ MOSFET

ไดโอดที่นำมาใช้เป็นคอมมิวเตตติ้งไดโอด D_3 และ D_4 ต้องเป็นฟาสต์รีคัฟเวอร์ และต้องทนแรงดัน ได้อย่างน้อย 2 เท่าของแรงดันตกคร่อมเพาเวอร์ MOSFET ขณะหยุดนำกระแส



รูปที่ 2.17 คอมมิวเตตติ้งไดโอด(Commutating Diode)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11 ค่าเวลาเพื่อ t_D สำหรับฮาร์ฟบริดจ์คอนเวอเตอร์

ค่าเวลาเพื่อ t_D เพื่อจำกัดช่วงเวลานำกระแสสูงสุด $t_{on(max)}$ ของเพาเวอร์มอสเฟต Q_1 และ Q_2 เป็นสิ่งสำคัญมากในวงจรฮาร์ฟบริดจ์คอนเวอเตอร์ จะเห็นได้ว่าการต่อกันอยู่ในวงจรของ Q_1 และ Q_2 นั้นถ้าหาก Q_1 และ Q_2 นำกระแสพร้อมๆกันจะเกิดการด้วงจรของแรงดันอินพุททันที ซึ่งเป็นอันตรายต่อเพาเวอร์มอสเฟตและอุปกรณ์อื่นๆในวงจรได้ ดังนั้นช่วงเวลานำกระแสสูงสุดของ Q_1 และ Q_2 จะถูกจำกัดด้วยช่วงเวลาเพื่อ t_D เช่นเดียวกับพหุคูณคอนเวอเตอร์โดยอาจกำหนดไว้ที่ 20% ของครึ่งหนึ่งของคาบเวลาดังนี้

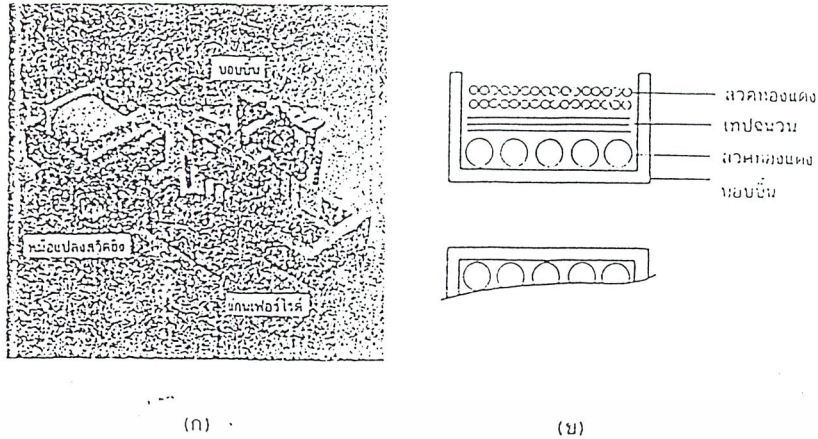
$$t_{on(max)} = 0.4T \quad (2.4)$$

2.12 หม้อแปลงสวิตชิง

หม้อแปลงสวิตชิง (Switching transformer) จัดเป็นอุปกรณ์สำคัญสำหรับสวิตชิงเพาเวอร์ซัพพลาย ผู้ออกแบบสวิตชิงเพาเวอร์ซัพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่างๆของหม้อแปลงสวิตชิง ความเหมาะสมในการใช้งาน การคำนวณขนาดแกนเฟอร์ไรท์ ขนาดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้า เพื่อความปลอดภัยและลดการสูญเสียในหม้อแปลงสวิตชิงขณะทำงาน

2.12.1 ส่วนประกอบของหม้อแปลงสวิตชิง

หม้อแปลงสวิตชิงมีหน้าที่หลักในการลดทอนแรงดันไฟตรงที่อินพุทของคอนเวอเตอร์ซึ่งอาจจะมีค่าสูงได้ถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดันไฟค่าที่เอาท์พุทและทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างแรงดันอินพุทและแรงดันเอาท์พุทที่ได้ เพื่อป้องกันอันตรายจากการถูกไฟลัดส่วนประกอบที่สำคัญของหม้อแปลงสวิตชิงแสดงไว้ดังรูปที่ 2.17 โดยมีรายละเอียดดังนี้



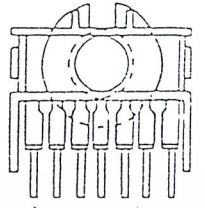
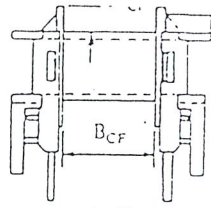
รูปที่ 2.17 แสดงส่วนประกอบหลักของหม้อแปลงสวิตซ์ (ก) และการพันขดลวดทองแดงอาบนํ้ายาบบอบบิ้น (ข)

2.12.2 แกนเฟอร์ไรต์ (Ferromagnetic material)

เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้กักความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูงประมาณในช่วง 3,000-4,000 เกาส์และเกิดการสูญเสียในตัวเองที่ความถี่สูง ๆ ดังนั้นหม้อแปลงสวิตซ์จึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด เฟอร์ไรต์ที่นำมาทำเป็นแกนของหม้อแปลงสวิตซ์จะมีรูปร่างแตกต่างกันออกไปขึ้นอยู่กับการใช้งานและมาตรฐานในการออกแบบ

2.12.3 บอบบิ้น (Bobbin)

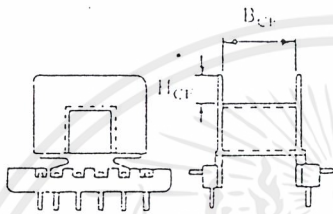
บอบบิ้นหรือแบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟ บอบบิ้นจะช่วยให้การพันลวดบนแกนเฟอร์ไรต์สะดวกขึ้นและป้องกันปัญหาการลัดวงจรระหว่างลวดกับแกนเฟอร์ไรต์ได้ บอบบิ้นจะมีขนาดมาตรฐานตามมาตรฐานของแกนเฟอร์ไรต์ ตัวอย่างของขนาดบอบบิ้นดูได้จากรูปที่ 2.19 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาพันลวดทองแดงเพื่อความสะดวกในการพันลวดและบัดกรีติดกับแผ่น PCB



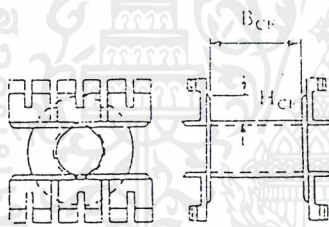
ETD
Bobbin

CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$t_w(\text{mm})$
ETD 34	1.23	21.0	6.0	59.94
ETD 39	1.74	25.6	6.9	68.55
ETD 44	2.13	29.6	7.3	76.2
ETD 49	2.71	32.8	8.4	85.09

A_w = พื้นที่ช่องพันขดลวด
 B_{CF} = ความยาวแกนที่พันขดลวดได้
 H_{CF} = ระยะห่างที่ความสูงของขดลวด
 t_w = ความยาวเฉลี่ยของขดลวดคงที่ที่จับระแนงค้ำหรือกรวย



EE Bobbin



EC Bobbin

CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$t_w(\text{mm})$
E 814E250	0.17	6.7	2.1	34.29
E 813E157	0.33	9.3	3.2	36.32
E 813E343	0.36	10.0	3.2	47.50
E 812E238	0.58	10.1	4.9	55.12
E 782E272	0.80	17.3	4.7	55.88
E 375	1.05	16.5	6.6	73.41
E 21	1.14	17.9	6.0	86.36
E 783E608	1.78	26.3	7.1	92.96
E 348E772	1.81	26.3	7.1	99.06
E 625	1.32	21.2	6.4	94.9
E 55	2.80	33.1	8.6	113.05
E 75	2.42	26.2	8.1	119.38

CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$t_w(\text{mm})$
EC 35	0.97	21.5	4.8	50.04
EC 41	1.35	24.5	5.8	59.94
EC 52	2.13	28.3	7.7	72.90
EC 70	4.77	41.5	11.7	95.0

รูปที่ 2.19 ตัวอย่างและขนาดมาตรฐานของบอบบิ้นสำหรับแกนเฟอร์ไรต์แบบ EE, EC และ ETD

2.12.4 ลวดทองแดงอาบนํ้ายา (Enameled copper wire)

การพันลวดทั้งไฟรมารีและเซคคันคาร์รี่ของหม้อแปลงสวิทซ์ที่กำดั่งไม่สูงมากนัก ปกติจะใช้ลวดทองแดงอาบนํ้ายาพันบนแกนบอบบิ้นเพื่อให้ได้จำนวนรอบตามต้องการขนาดของขดลวดทองแดงที่จะใช้พันนั้นขึ้นอยู่กับค่ากระแสสูงสุดที่ผ่านขดลวด

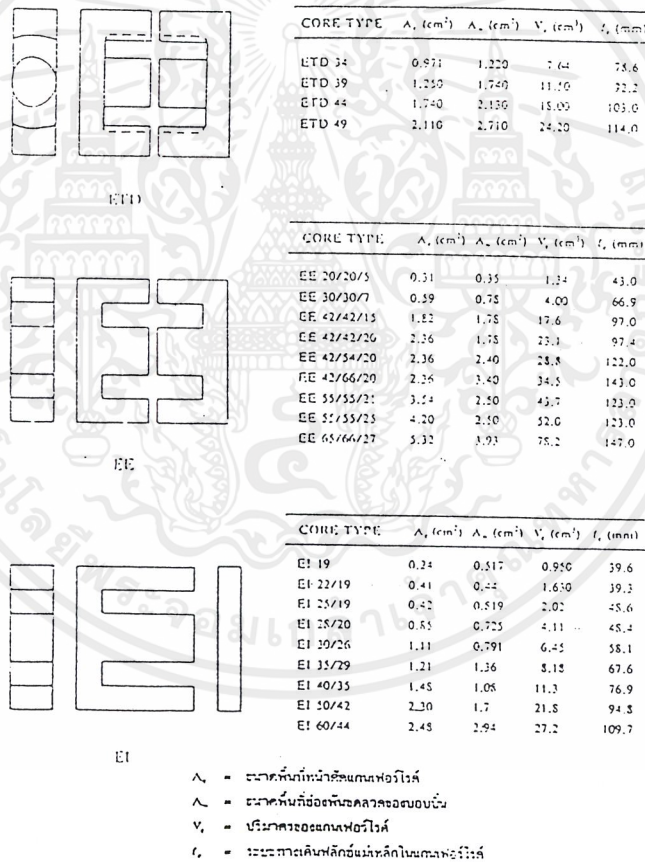
2.12.5 เทปฉนวน (Insulation tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของขดลวดในหม้อแปลงสวิทซ์ซึ่งมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไฟรมารีและเซคคันคาร์รี่ด้วยวัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Milar) หรือโพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง 0.05 - 0.1 มม การเลือกใช้จะขึ้นอยู่กับกรอกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิทซ์เป็นหลัก

2.13 แกนเฟอร์ไรต์และการเลือกใช้

2.13.1 ลักษณะและมาตรฐานของแกนเฟอร์ไรต์

แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิงโดยทั่วไป จะถูกผลิตออกมาที่ขนาดและรูปทรงต่าง ๆ ตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือแกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ ออกมาในลักษณะของกลุ่มประกอบ เพื่อความสะดวกในการประกอบเข้ากับขอบนิน การประกอบแกนเฟอร์ไรต์บนขอบนินจะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์มีลักษณะเป็นวงบรรจบกันได้ ดังตัวอย่างในรูปที่ 2.20



รูปที่ 2.20 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์ EE, EI และ ETD

แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตชิงที่ไม่ต้องการสูญเสียกำลังสูง (ไม่เกิน 125 วัตต์) และในงานที่ต้องการสัญญาณรบกวน EM/RFI ต่ำ เนื่องจากลักษณะรูปของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

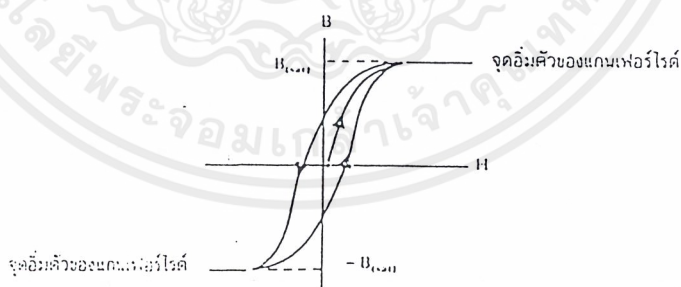
สำหรับให้ขดลวดลวดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูง ๆ แกนที่นิยมใช้กันมากสำหรับหม้อแปลงสวิตซ์ซึ่งที่ต้องการกำลังงานสูง จะเป็นแกนแบบ EI, EE, และ ETD เนื่องจากสามารถพันขดลวดรอบแกนขอบบิ้นได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่าง ๆ ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตาม ด้ยัญญากรบกรวน EM/RFI ที่เกิดขึ้นจะมีมากกว่าแกนแบบ POT

2.13.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกันจะมีคุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม

- เส้นโค้งฮิสเตอร์รีซิส (Hysteresis Curve)

เส้นโค้งฮิสเตอร์รีซิสจะแสดงความสัมพันธ์ระหว่างค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกนเส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะเหมือนกันทุกประการ เพียงแต่จะมีลักษณะกลับทิศกันเท่านั้น ดังแสดงในรูปที่ 2.21



รูปที่ 2.21 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเตอร์รีซิส ซึ่งจะมีลักษณะสมมาตรของกราฟซีกบนและซีกล่าง

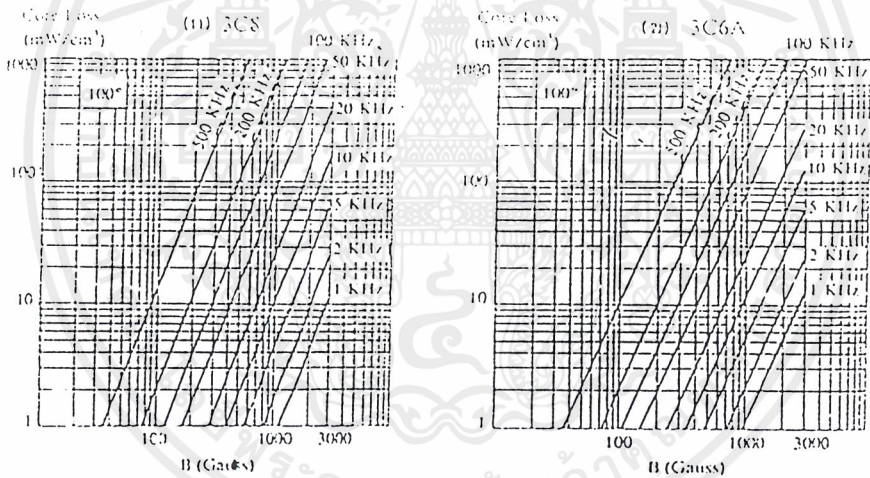
การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตซ์จะต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ ดังนั้น โดยทั่วไปการออกแบบหม้อแปลงสวิตซ์ จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กที่ยอมให้เกิดขึ้นได้ในแกนขนาดทำงาน มีค่าไม่เกินครึ่งหนึ่งของความหนาแน่นฟลักซ์แม่เหล็กสูงสุดของการอิ่มตัวของแกนเฟอร์ไรต์เพื่อความปลอดภัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)

การสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์จะทำให้แกนเฟอร์ไรต์ร้อน ซึ่งมีสาเหตุหลัก 2 ประการคือ การสูญเสียที่เกิดจากลักษณะฮิสเทรีซิสของแกน (Hysteresis Loss) และการสูญเสียจากการเกิดกระแสไหลวนภายในแกนเฟอร์ไรต์ (Eddy Current loss)

ที่ความถี่ต่ำกว่า 100 กิโลเฮิร์ตซ์ การสูญเสียจากการเกิดกระแสไหลวนในแกนจะมีค่าน้อยสำหรับแกนที่มีขนาดไม่ใหญ่มากนัก ดังนั้นการสูญเสียที่ก่อให้เกิดความร้อนในแกนอาจพิจารณาได้จาก การสูญเสียทางฮิสเทอรีซิสเพียงอย่างเดียว ตัวอย่างจากกราฟแสดงการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์แสดงไว้ในรูปที่ 2.22 (ก) และ 2.22 (ข) ปกติค่ากำลังสูญเสียจะถูกระบุไว้เป็นมิลลิวัตต์ต่อหนึ่งลูกบาศก์เซนติเมตร (mW/cm³) และมีค่าขึ้นกับความหนาแน่นฟลักซ์แม่เหล็กความถี่การใช้งานรวมถึงอุณหภูมิขณะใช้งานของแกนเฟอร์ไรต์



รูปที่ 2.22 แสดงการสูญเสียในแกนเฟอร์ไรต์ของเนื้อสารชนิด 3C8(ก) และ 3C6A(ข)

2.13.3 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลงค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบของขดลวดไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = \frac{V \cdot t}{Np \cdot Ae} \times 10 \tag{2.5}$$

- เมื่อ B คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเป็นเกาส์
 V คือ ค่าแรงดันที่ตกคร่อมขดไพรมารีเป็นโวลต์
 N_p คือ ค่าจำนวนรอบของไพรมารี เป็นรอบ
 Ac คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร
 T คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

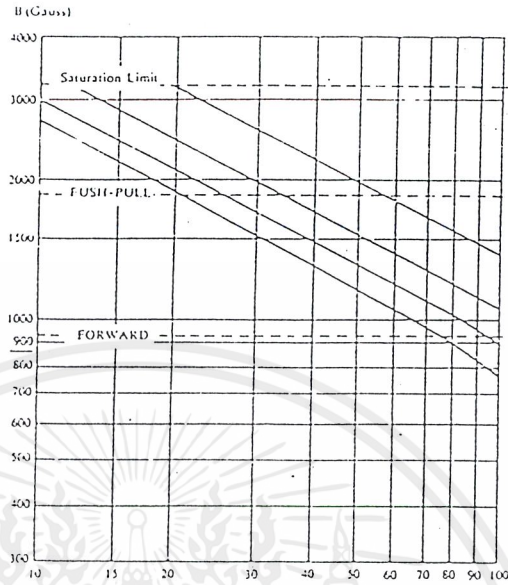
จะเห็นได้ว่ายิ่งจำนวนรอบของขดลวดไพรมารีมีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยิ่งมีค่ามากขึ้น ซึ่งการลดจำนวนรอบของขดไพรมารีลงจะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่ขึ้นได้ และสามารถทนกระแสสูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงช่วงอิ่มตัวจะทำให้แรงดันตกคร่อมขดไพรมารีมีค่าลดลงอย่างรวดเร็วแรงดันอินพุตจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ขณะที่กำลังนำกระแสสูง ๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ และความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อแปลงขณะทำงานจึงมีข้อควรคำนึงถึง 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานต้องเกิดการสูญเสียในแกนเฟอร์ไรต์ค่าที่ต่ำที่สุด

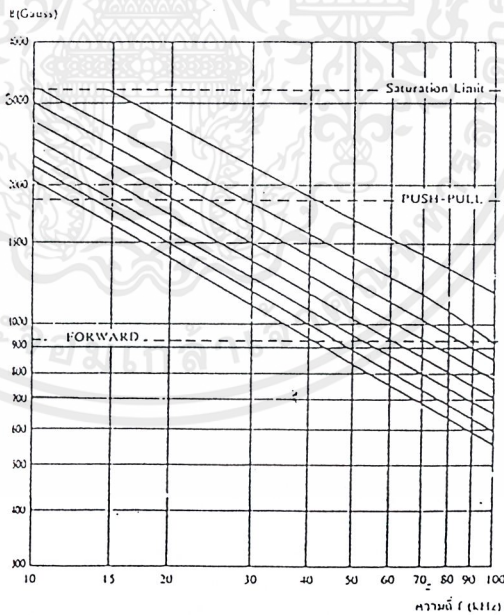
ในรูปที่ 2.23 (ก), (ข), และ (ค) เป็นกราฟแสดงความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ซึ่งแนะนำไว้โดย L.M.Bracke 1 ใช้สำหรับพุ่ม - พุ่มคอนเวอร์เตอร์และฟอร์เวิร์ดคอนเวอร์เตอร์ เพื่อให้ได้กำลังงานสูงสุดและมีค่าการสูญเสียที่น้อยที่สุดด้วย การใช้กราฟนี้เพื่อกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในขั้นต้นสำหรับการออกแบบหม้อแปลงสวิตซิ่ง ซึ่งจะทำให้เกิดความสะกดและรวดเร็วขึ้น

ขนาดแกนเฟอร์ไรต์ :



- 1) UU 15/22/6, E20/20/5 2) UU 20/32/7, EE 25/25/7, EE 30/30/7
 3) UU 25/40/13 4) UU 30/15/16

รูปที่ 2.23(ก)

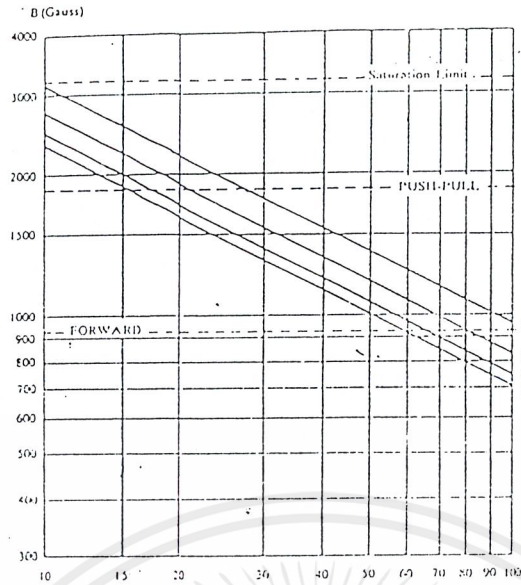


ขนาดแกนเฟอร์ไรต์

- 1) EC35 2) EC 41, EC 52 3) EC 70 4) EE 42/42/15
 5) EE 42/42/20, EE 42/54/20, EE 42/66/20 6) EE 55/55/21
 7) EE 55/55/25, UU 64/70/20 8) EE 65/66/27

รูปที่ 2.22 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ขนาดแกนเฟอร์ไรต์:

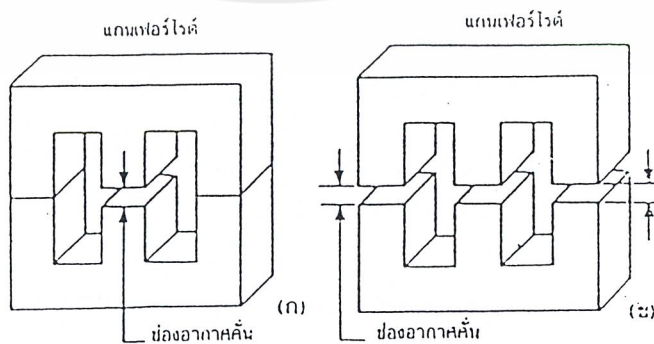
- 1) ETD 34 2) ETD 39 3) ETD 44 4) ETD 49

รูปที่ 2.23 (ค)

2.13.4 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรต์ เป็นวิธีการอย่างหนึ่งที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรต์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลงสวิตชิ่งมีค่ามากขึ้นได้ด้วย อย่างไรก็ตามช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมาและอาจรบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรต์แบบ EE, EI, ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 2.24 (ก) และ (ข) คือ การกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดียว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 2.24 แสดงการคั่นช่องอากาศคั่นที่แกนกลาง (ก) และการ

คั่นช่องอากาศระหว่างคู่ประกบของแกนเฟอร์ไรต์ (ข)

การคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าการคั่นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นแนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการ นำมาคั่นระหว่างแกนนอกของคู่ประกบ ส่วนการกำหนดช่องอากาศคั่นที่แกนกลางต้องตั้งคดขตรงจากผู้ผลิตแกนเฟอร์ไรต์หรือขีดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศคั่นตามต้องการ

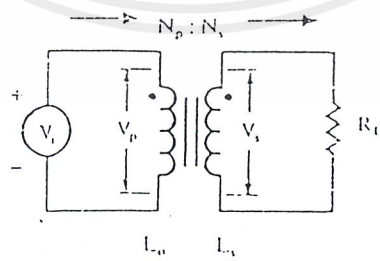
มีข้อสังเกตคือ การคั่นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึงสองครั้งในแกน ดังนั้นระยะช่องอากาศคั่นที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

การกำหนดให้มีช่องอากาศคั่นแกนเฟอร์ไรต์นั้น มีความจำเป็นมากสำหรับหม้อแปลงของฟลายแบคคอนเวอร์เตอร์และเอาต์พุต โฉกที่ใช้แกนเฟอร์ไรต์

2.14 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตชิง

หม้อแปลงสวิตชิงจะมีความสัมพันธ์ของขดไพรมารีและขดเซคันดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 2.25 จะเป็นดังนี้

$$\frac{V_p}{V_s} = \frac{N_p}{N_s} = \frac{I_s}{I_p} \quad (2.6)$$



รูปที่ 2.25 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ

$$\frac{N_p}{N_s} = \sqrt{\frac{L_p}{L_s}} \quad (2.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อ N_p คือ จำนวนรอบของขดไพรมารี
 N_s คือ จำนวนรอบของขดไพรมารี
 V_p คือ ค่าแรงดันตกคร่อมขดไพรมารี
 V_s คือ ค่าแรงดันตกคร่อมขดเซคันดารี
 L_p คือ ค่าความเหนี่ยวนำของขดไพรมารี
 L_s คือ ค่าความเหนี่ยวนำของขดเซคันดารี
 I_p คือ ค่ากระแสที่ไหลผ่านขดไพรมารี
 I_s คือ ค่ากระแสที่ไหลผ่านขดเซคันดารี

มีข้อสังเกตคือ แรงดัน V_p เป็นค่าแรงดันที่ตกคร่อมขดไพรมารีซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์ภายในแกนของหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไพรมารี ไม่ใช่ค่าแรงดันอินพุต V_i จะมีค่าเป็นไปตามสมการ

$$V_p = N_p \cdot Ae \left(\frac{dB}{dt} \right) \times 10^8 \quad (2.8)$$

และค่า V_p ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า V_i แต่ด้านแกนเฟอร์ไรต์เกิดการอิ่มตัวอัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก $\left(\frac{dB}{dt} \right)$ จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม V_p จะมีค่าลดลงอย่างรวดเร็วเหมือนการเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เกี่ยวข้องด้วย

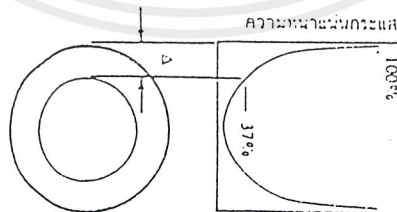
2.15 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ปกติการพันขดลวดในหม้อแปลงสวิตชิงจะใช้ลวดทองแดงอาบน้ำยา (enameled copper wire) เป็นตัวพัน (ตารางที่ 2.3 จะแสดงขนาดของข้อมูลอื่น ของเส้นลวดทองแดงอาบน้ำยาตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย) ในขณะที่หม้อแปลงทำงานสำหรับหม้อแปลงสวิตชิง กระแสสลับที่ไหลผ่านขดลวดความถี่สูง ที่ความถี่สูง ๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิว ซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็จะมีผลทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน ถ้าถึงงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้นในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดงจึงต้องทำอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

2.15.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin effect) ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบ ๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy current) ขึ้นภายในตัวลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสนี้จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 2.26



รูปที่ 2.26 แสดงลักษณะของการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อมีกระแสสลับไหลผ่านทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของลวดทองแดง



รูปที่ 2.27 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแส Δ คือระยะที่ค่าความหนาแน่นกระแสมีค่าลดลงเหลือเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 แสดงขนาดมาตรฐาน AWG และข้อมูลอื่นๆของลวดทองแดงอาบนํ้ายา

เลขที่ AWG (U.S.)	ขนาดเส้นผ่านศูนย์กลาง (d)		เส้นผ่าศูนย์กลาง		ค่าความต้านทานที่ 100°C (R ₁₀₀) (Ω/m)	ค่าความต้านทานที่ 20°C (R ₂₀) (Ω/m)
	inch	mm	mm	mm ²		
22	0.00196	0.0500	0.2602	0.00197	11.190	0.071
21	0.00222	0.0564	0.2716	0.00220	8.299	0.079
20	0.00250	0.0635	0.2848	0.00250	7.073	0.087
19	0.00280	0.0711	0.2991	0.00280	5.994	0.095
18	0.00314	0.0792	0.3143	0.00315	4.948	0.111
17	0.00353	0.0897	0.3308	0.00353	3.919	0.122
16	0.00397	0.1006	0.3486	0.00397	2.983	0.138
15	0.00446	0.1130	0.3676	0.00446	2.215	0.154
14	0.00500	0.1270	0.3881	0.00500	1.754	0.172
13	0.00560	0.1422	0.4101	0.00560	1.398	0.188
12	0.00625	0.1588	0.4336	0.00625	1.105	0.207
11	0.00706	0.1778	0.4586	0.00706	0.870	0.216
10	0.00803	0.2032	0.4851	0.00803	0.683	0.261
9	0.00919	0.2351	0.5131	0.00919	0.537	0.267
8	0.01060	0.2704	0.5426	0.01060	0.436	0.319
7	0.01220	0.3096	0.5746	0.01220	0.343	0.350
6	0.01400	0.3528	0.6091	0.01400	0.270	0.393
5	0.01600	0.4064	0.6461	0.01600	0.215	0.438
4	0.01830	0.4635	0.6856	0.01830	0.173	0.491
3	0.02100	0.5334	0.7276	0.02100	0.140	0.547
2	0.02420	0.6151	0.7721	0.02420	0.110	0.606
1	0.02800	0.7112	0.8191	0.02800	0.085	0.679
0	0.03250	0.8291	0.8696	0.03250	0.065	0.744
00	0.03780	0.9594	0.9236	0.03780	0.050	0.811
000	0.04390	1.1181	0.9811	0.04390	0.038	0.893
0000	0.05090	1.2954	1.0421	0.05090	0.029	1.008
1	0.05900	1.4927	1.1066	0.05900	0.022	1.165
2	0.06830	1.7291	1.1746	0.06830	0.017	1.303
3	0.07980	2.0191	1.2461	0.07980	0.013	1.432
4	0.09360	2.3827	1.3211	0.09360	0.010	1.627
5	0.10980	2.7871	1.4006	0.10980	0.008	1.815
6	0.12860	3.2721	1.4846	0.12860	0.006	2.010
7	0.15000	3.8101	1.5741	0.15000	0.005	2.216
8	0.17420	4.4261	1.6691	0.17420	0.004	2.540
9	0.20140	5.1181	1.7706	0.20140	0.003	2.842

ปริมาณของกระแสปรกติจะยังคงมีค่าเท่าเดิม แต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวนั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของลวดทองแดงและมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิม

จากผิวของลวดทองแดงลึกลงมาในเนื้อลวดทองแดง จนถึงจุดที่ความหนาแน่นของกระแสมีค่าลดลงเหลือเพียง 37%ของค่าความหนาแน่นกระแสที่ผิวนั้นเราจะเรียกระยะนี้ว่าเป็นความหนาผิวนำกระแสของลวดทองแดง (Skin depth) ดังที่แสดงไว้ในรูปที่ 2.27 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่และสำหรับลวดทองแดงที่ 100 องศาเซลเซียส ความหนาของผิวนำกระแสมีค่า

$$\Delta = \sqrt{\frac{5.62}{f}} \tag{2.9}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ Δ คือ ความหนาผิวหน้ากระแสเป็นมิลลิเมตร
 f คือ ความถี่ของกระแสเป็นกิโลเฮิรตซ์

2.15.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรงของลวดทองแดง(F_R)

เนื่องจากความต้านทานของลวดทองแดงนั้นขึ้นกับค่าพื้นที่หน้าตัดหน้ากระแสของมัน และที่กระแสสลับพื้นที่หน้าตัดหน้ากระแสของลวดทองแดงจะลดลง เพราะกระแสไหลได้เฉพาะที่ผิวหน้ากระแส ดังนั้นความต้านทานที่กระแสสลับของลวดทองแดงจึงมีค่ามากกว่าที่กระแสตรง

อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรงหรือ F_R (Resistance factor) อาจหาได้จาก

$$F_R = \frac{R_{ac}}{R_{dc}} = \frac{\left(\frac{d}{2\Delta}\right)}{\left(\frac{d}{2\Delta}\right) - \left(\frac{d}{2\Delta} - 1\right)} \quad (2.10)$$

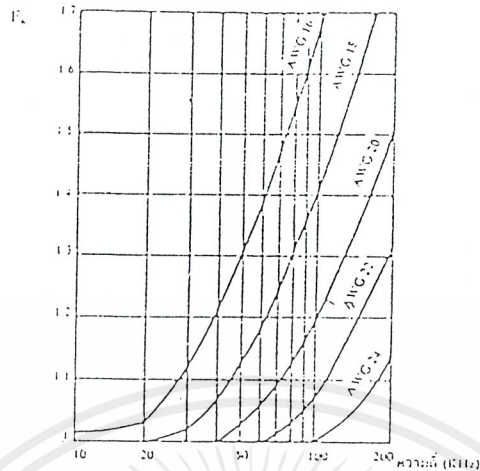
เมื่อ	R_{ac} คือ ค่าความต้านทานของลวดทองแดงที่กระแสสลับ	โอห์ม
	R_{dc} คือ ค่าความต้านทานของลวดทองแดงที่กระแสตรง	โอห์ม
	D คือ ขนาดเส้นผ่าศูนย์กลางของลวดทองแดง	มิลลิเมตร
	Δ คือ ความหนาผิวหน้ากระแส	มิลลิเมตร

ในทางปฏิบัติค่า F_R อาจหาได้จากการประมาณค่าโดย

$$F_R \cong \frac{1}{4} \left(\frac{D}{\Delta} + 1 \right) \quad \text{ถ้า} \quad \left(\frac{d}{\Delta} \right) \geq 5$$

เมื่อเปรียบเทียบค่า F_R ของลวดทองแดงเบอร์ AWG22 กับเบอร์ AWG18 ที่ความถี่ 100 กิโลเฮิรตซ์ ตามรูปที่ 2.28 จะพบว่าที่ 100 กิโลเฮิรตซ์ ค่าความต้านทานที่กระแสสลับ(R_{ac})ของลวดทองแดงเบอร์ AWG18 เมื่อเปรียบเทียบกับค่าความต้านทานที่กระแสตรง(R_{dc})ของมันจะมีค่ามากกว่าเบอร์ AWG22 ขณะเดียวกันที่ความถี่เท่ากับ 20 กิโลเฮิรตซ์ จะไม่มีผลต่อค่าความต้านทานของลวดทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 แสดงค่าอัตราส่วนความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรง (F_R) ของหลอดทองแดงต่อความถี่ที่หลอดทองแดงขนาดต่างๆ

ความหมายของอัตราส่วน F_R ไม่ได้แสดงว่าค่าความต้านทานของหลอดทองแดงที่กระแสสลับจะมีค่ามากขึ้นเมื่อขนาดของหลอดทองแดงมากขึ้น โดยความเป็นจริงแล้วค่าความต้านทานของหลอดทองแดงที่กระแสสลับจะมีค่าลดลงเมื่อขนาดของหลอดทองแดงใหญ่ขึ้นแต่เนื่องจากค่าความต้านทานที่กระแสตรงมีค่าลดลงมากกว่าเมื่อขนาดของหลอดทองแดงใหญ่ขึ้น ดังนั้นค่าอัตราส่วน F_R จึงมีค่ามากขึ้นการใช้หลอดทองแดงขนาดใหญ่จึงไม่เกิดประโยชน์ใดๆที่ความถี่สูงๆเพราะเกิดการสูญเสียมากกว่าเนื่องจากค่าความต้านทานที่กระแสสลับของมันขณะที่มีกระแสไหล

ค่าอัตราส่วน F_R จึงมีประโยชน์มากในการเลือกขนาดของหลอดทองแดง การกำหนดขนาดของหลอดทองแดงและวิธีการพันขดลวดที่ให้ค่า F_R น้อยที่สุด จะทำให้เกิดการสูญเสียที่เกิดขึ้นในหลอดทองแดงมีค่าน้อยที่สุดเช่นกัน

2.16 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต(MOSFET POWER TRANSISTOR)สามารถทำงานได้ดีที่ความถี่สูงตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีกซึ่งจะเป็นผลดีในการลดขนาดคอนเวอเตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีควบคุมเช่น UC3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็ว

2.16.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

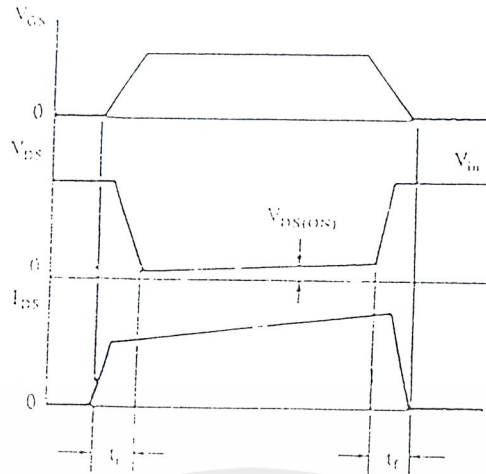
กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงานจะเป็นไปได้ 2 ลักษณะ คือกำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังงานสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้น อย่างไรก็ตามเพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะนำกระแสค่อนข้างสูง การสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าเพาเวอร์ทรานซิสเตอร์ รูปที่ 2.29 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิทช์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้นแต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิรตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turnoff time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลา ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ

$$P_D = P_{SW(ON)} + P_{SW(OFF)} + P_C \quad (2.11)$$

$$P_{SW(ON)} = \frac{0.5I_{pk(on)} \times V_{in} \times t_r}{T} \quad (2.12)$$

$$P_{SW(OFF)} = \frac{0.5I_{pk(off)} \times V_{in} \times t_f}{T} \quad (2.13)$$



รูปที่ 2.29 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟต เมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่เป็นแรงจางจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อน ได้สูง

$$P_C = I_{D_{rms}}^2 \times R_{D_{SON}}(T_j)$$

เมื่อ $P_{SW(ON)}$ คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต

$P_{SW(OFF)}$ คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

P_C คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต

$I_{PK(ON)}$ คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส

$I_{PK(OFF)}$ คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส

I_{DRMS} คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน

$R_{D_{SON}}(T_j)$ คือ ค่าความต้านทานระหว่างครนกับซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต

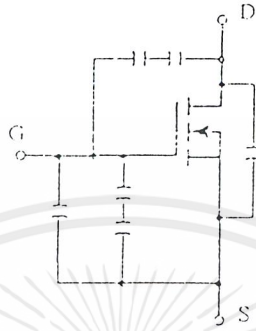
2.14.2 เส้น โขงวงจรถับเพาเวอร์มอสเฟต

การจับเพาเวอร์มอสเฟตให้นำกระแสนั้นแตกต่างจากการจับกระแสไบอัสในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่าน Collector และ emitter ได้ก็ต่อเมื่อมีกระแสไบอัสไหลผ่านที่ base และ emitter แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านครนและซอร์สได้ก็ต่อเมื่อแรงดันตกคร่อมที่ขาเกทและซอร์สมีค่าอย่างต่ำเท่ากับแรงดันขีดเริ่ม(Threshold Voltage) ของมันแต่ใช้กระแสต่ำการจับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่ายและยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ค่าความจุไฟฟ้าด้านอินพุท (Input Capacitance)

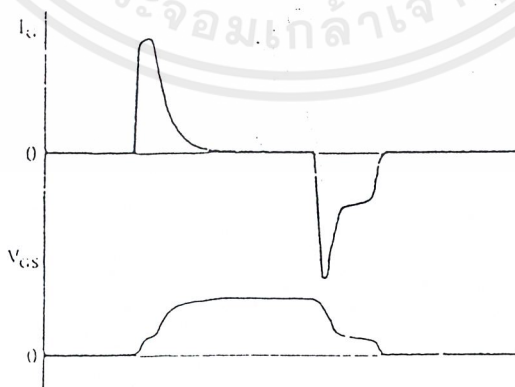
เนื่องจากลักษณะโครงสร้างภายใน เพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบๆ ขาต่างๆ ของมัน ดังรูปที่ 2.30



รูปที่ 2.29 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆ ภายในตัวเพาเวอร์มอสเฟต

ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเพื่อให้แรงดันที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแส ในทางกลับกันการหยุดนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 2.31

โดยทั่วไปค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน

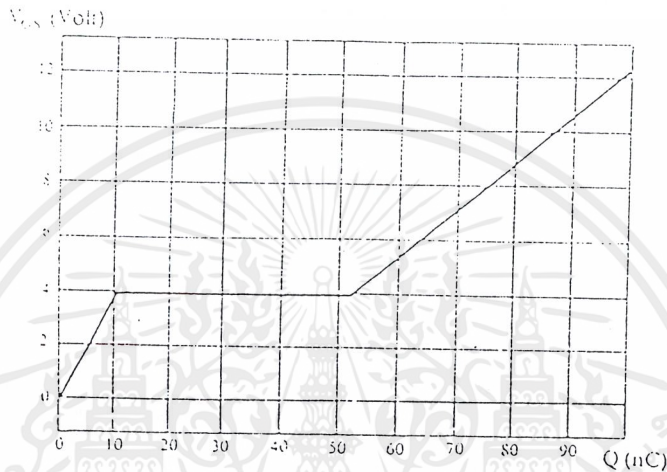


รูปที่ 2.31 แสดงลักษณะของแรงดันและกระแสที่ขาเกตขณะถูกไบอัสให้

นำกระแส

-การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาใน Data Sheet ด้วย(รูปที่ 2.32) กราฟนี้จะมีประโยชน์มากในการคำนวณค่ากระแสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



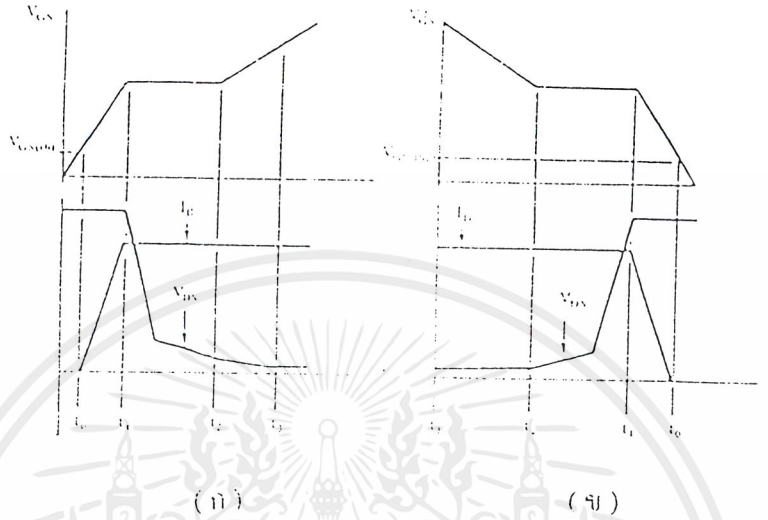
รูปที่ 2.32 แสดงตัวอย่างของ Gate Charge Chart

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วงตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลานิ่งก่อนเริ่มนำกระแส (turn on delay) t_0
2. ช่วงเวลาเริ่มนำกระแส (rise time) $t_0 \rightarrow t_1$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge chart) $t_1 \rightarrow t_2$

เมื่อเพาเวอร์มอสเฟตเริ่มซาร์ตประจุที่ขาเกตจนกระทั่งพ้นช่วงเวลานิ่งก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่าแรงดันขีดเริ่ม ($V_{GS(th)}$) จึงจะเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา t_0 ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อมเดรนและซอร์ส V_{DS} จึงจะลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนถึงเหลือเพียง 10 เปอร์เซ็นต์ค่าของแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส t_1 ไปถึง t_2 และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.33 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างเดรนกับซอร์สจะมีค่าลดลงไปเรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา t_2 ถึง t_3 แต่ประจุสะสมที่จะเพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแสเนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลา

มากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 2.32 แสดงลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส (ก) และผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต (ข)

เนื่องจากเพาเวอร์มอสเฟต ไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วงเวลา t_2 ถึง t_3 การหยุดนำกระแสจะมีเวลาช่วงหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาดำเนินการคายประจุส่วนเกินทิ้งไป

จากกราฟในรูปที่ 2.32 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส t_1 และช่วงเวลาเริ่มหยุดนำกระแส t_2 ได้จาก

$$t = \frac{Q_g}{I_g} \tag{2.14}$$

เมื่อ Q_g คือ ค่าประจุที่ได้จากกราฟเป็นคูลอมบ์

I_g คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่เป็นแอมป์

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการชาร์จประจุและคายประจุที่ขาคัด วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส (source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วยและต้องให้แรงดันตกคร่อมที่ขาคัด V_{GS} มีค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)



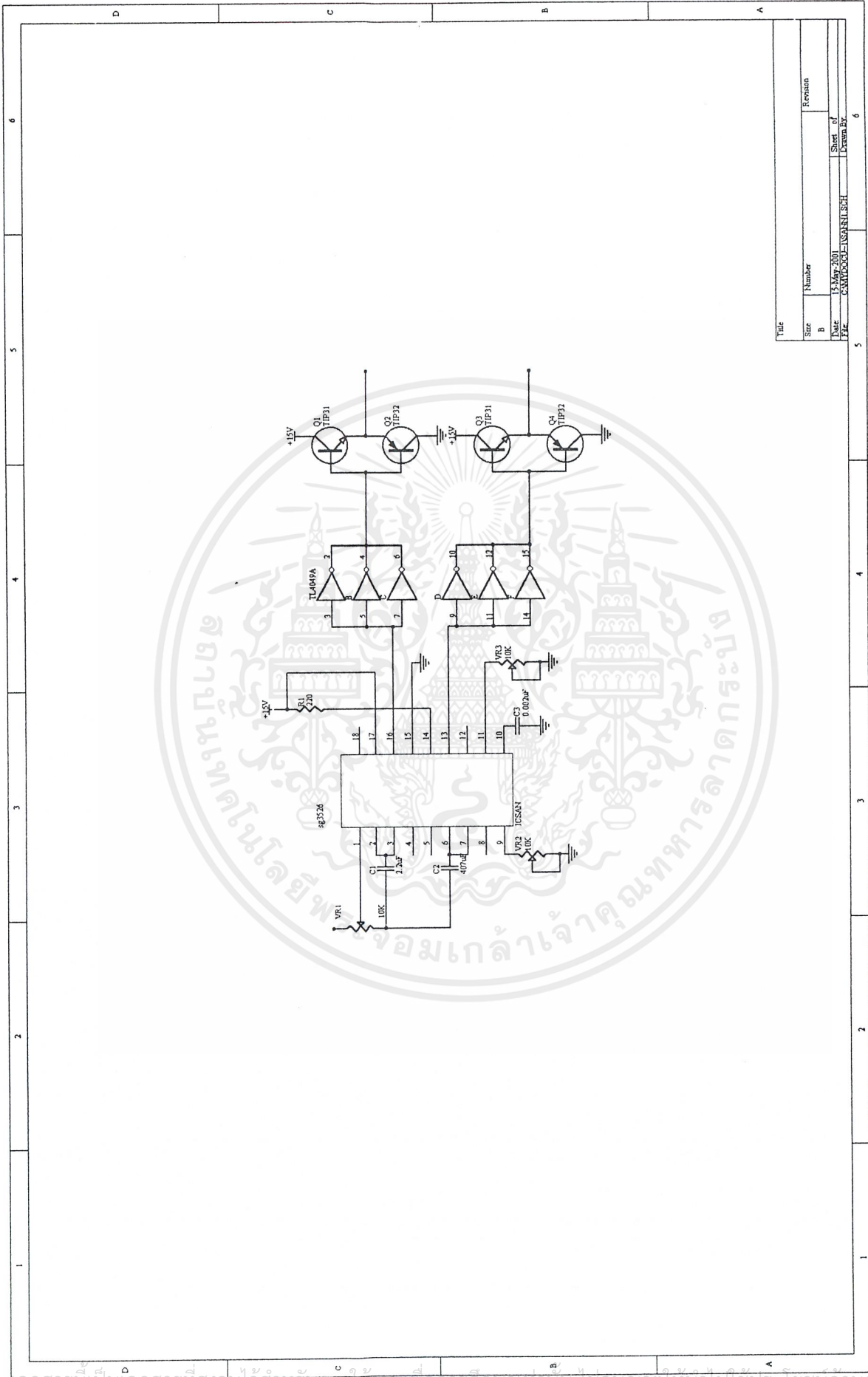
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

รายละเอียดในการออกแบบและการสร้าง

การทำงานของวงจร

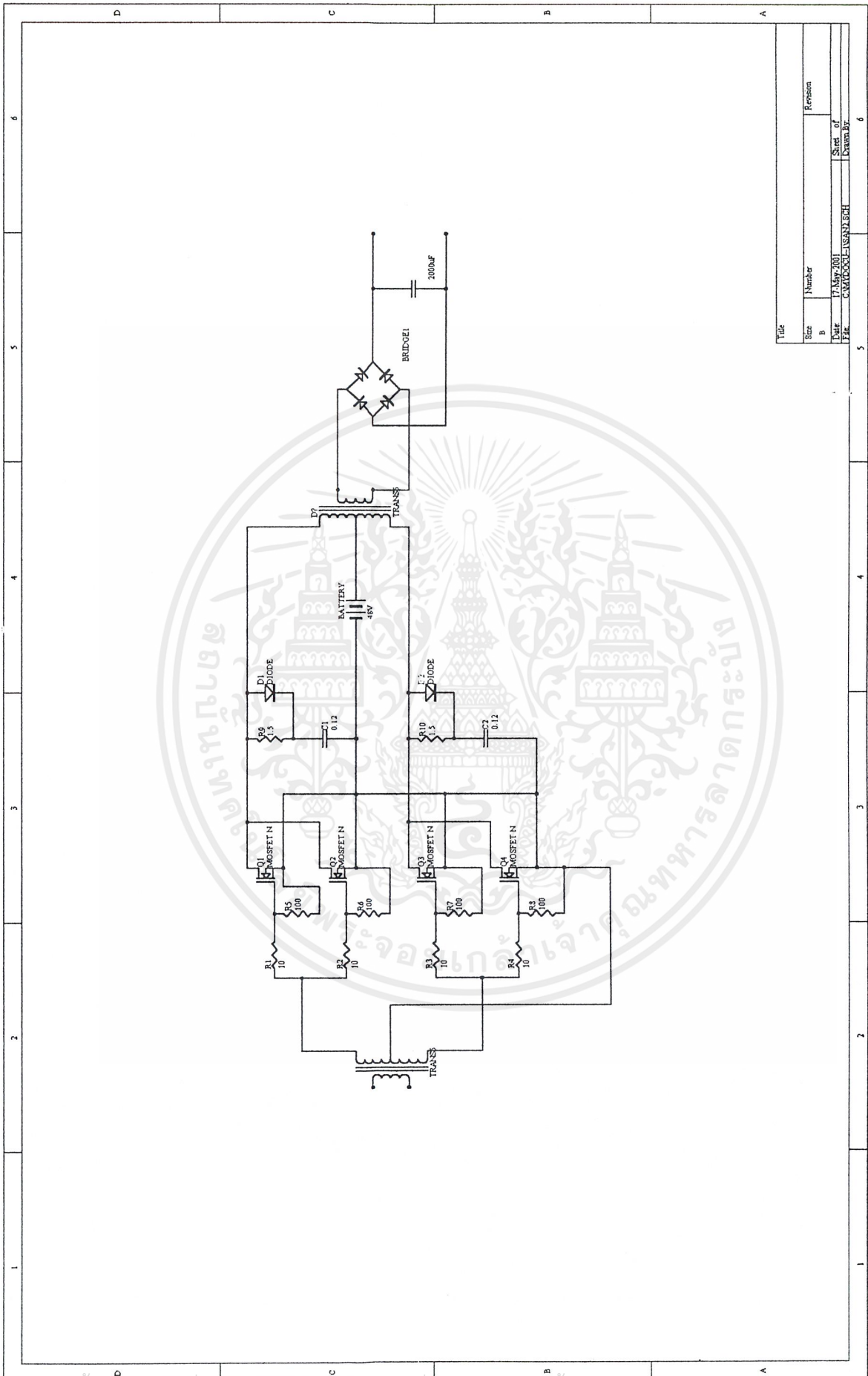
1. IC TL 494 จะกำเนิดสัญญาณฟันเลื่อย โดยความถี่จะกำหนดไว้ที่ 20KHz ซึ่งสามารถปรับได้ที่ VR1 พร้อมกันนี้ยังกำเนิด Pulse 10 KHz ที่กลับเฟสซึ่งกันและกันที่ขา 8 และ 11
2. จากสัญญาณฟันเลื่อย จะแยกเป็น 2 ส่วน ส่วนแรกจะนำไปเข้าวงจร non-inverting ใช้ปรับ duty cycle ให้ได้ 50% จะได้เป็น Pulse 20 KHz ที่มี duty cycle 50% นำไปผ่านวงจรหาร 4 และหาร 10 2 ครั้ง โดยใช้ IC เมอร์ 4024 และ 74LS90 2 ตัว ตามลำดับจะได้ Pulse 50 Hz ออกมา นำไปเข้าวงจร intergrate ได้สัญญาณ Sine 50 Hz ออกมาแล้วจึงส่งเข้าวงจร non-inverting ที่สามารถปรับขนาดและระดับของสัญญาณได้ เตรียมส่งเข้าวงจร comparator ส่วนที่สอง สัญญาณฟันเลื่อยจะถูกส่งเข้าวงจร non-inverting amp ที่สามารถปรับระดับและขนาดได้เตรียมส่งเข้าวงจร comparator
3. จากสัญญาณฟันเลื่อยและ sine นำมาเข้าวงจร comparator จะได้สัญญาณ PWM ออกมา โดยจะต้องปรับขนาดของสัญญาณฟันเลื่อยให้มากกว่าสัญญาณ sine เพราะถ้าสัญญาณ sine มากกว่าสัญญาณฟันเลื่อย จะทำให้เกิดการ overmodulate ขึ้นได้
4. สัญญาณ PWM ที่ได้จะต้องส่งเข้า FLIP-FLOP เพื่อหารความถี่ลงครึ่งหนึ่ง ก่อนส่งเข้าวงจร drive gate เพื่อที่จะนำไปทริกเกตสร้างแรงดัน PWM
5. จากพัลส์ที่ขา 8 และ 11 ของ IC TL494 จะถูกส่งเข้าวงจร drive gate เพื่อสร้างแรงดัน POWER PULSE ขนาด 10 KHz
6. จาก power pulse ที่ได้จากหม้อแปลง power state จะถูกสร้างให้เป็น Power PWM โดยการ switch Q3 และ Q4
7. เมื่อได้แรงดัน Power PWM ออกมาแล้วทำการ filter ก็จะได้ out put sine ออกมา



Title	
Size	Number
B	
Date	Revision
15 Nov 2001	
Prj	Sheet of
CANM001-1508011.SCH	Drawn By
	6

รูปที่ 3.1 วงจรภาค Control ของวงจร Converter

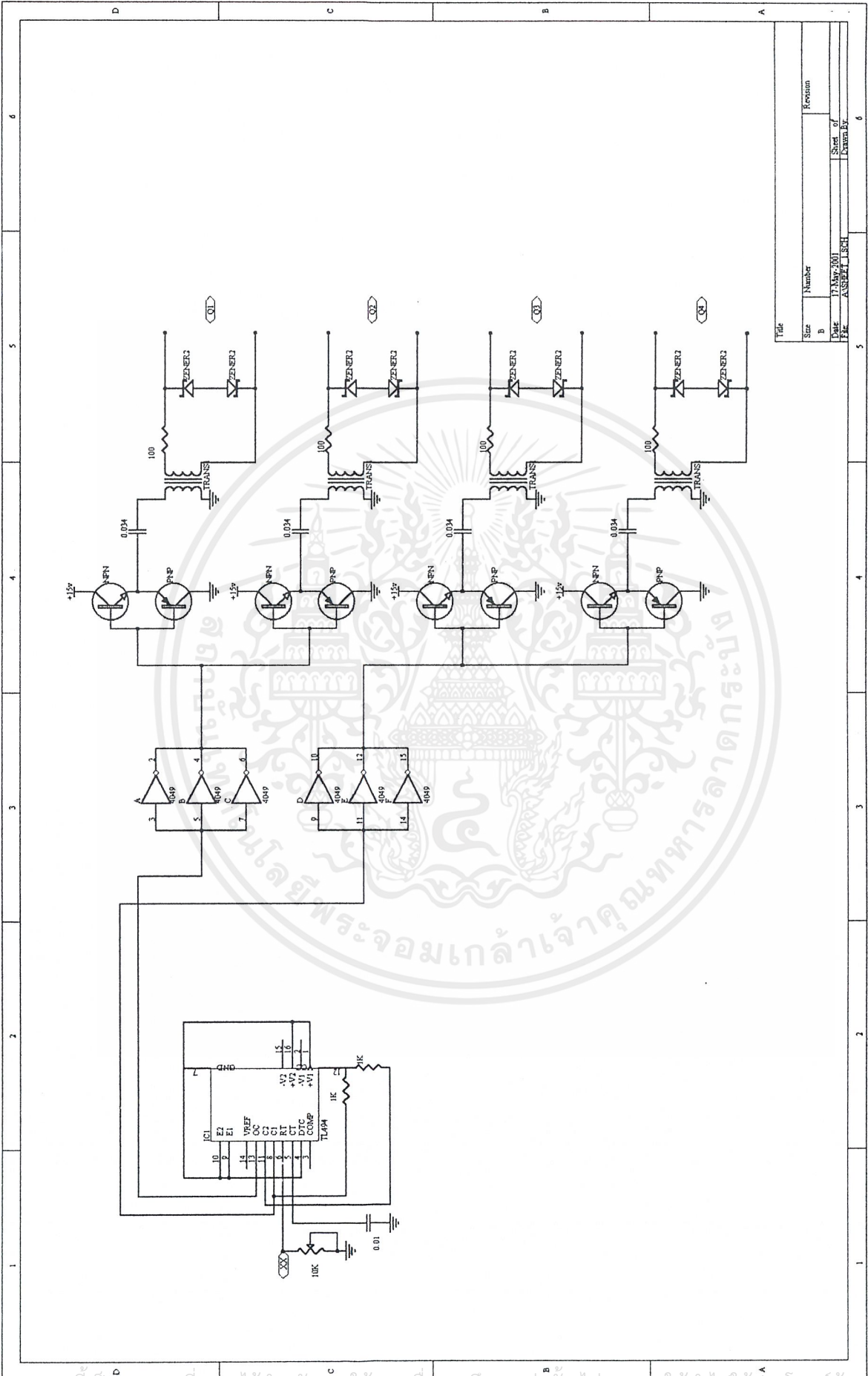
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title					
Size	Number	Revision			
B	17 May 2001				
Date	Drawn By	Checked By			
File	C:\MDOCS\LEUNG\ASCHI				

รูปที่ 3.2 วงจรภาค Converter

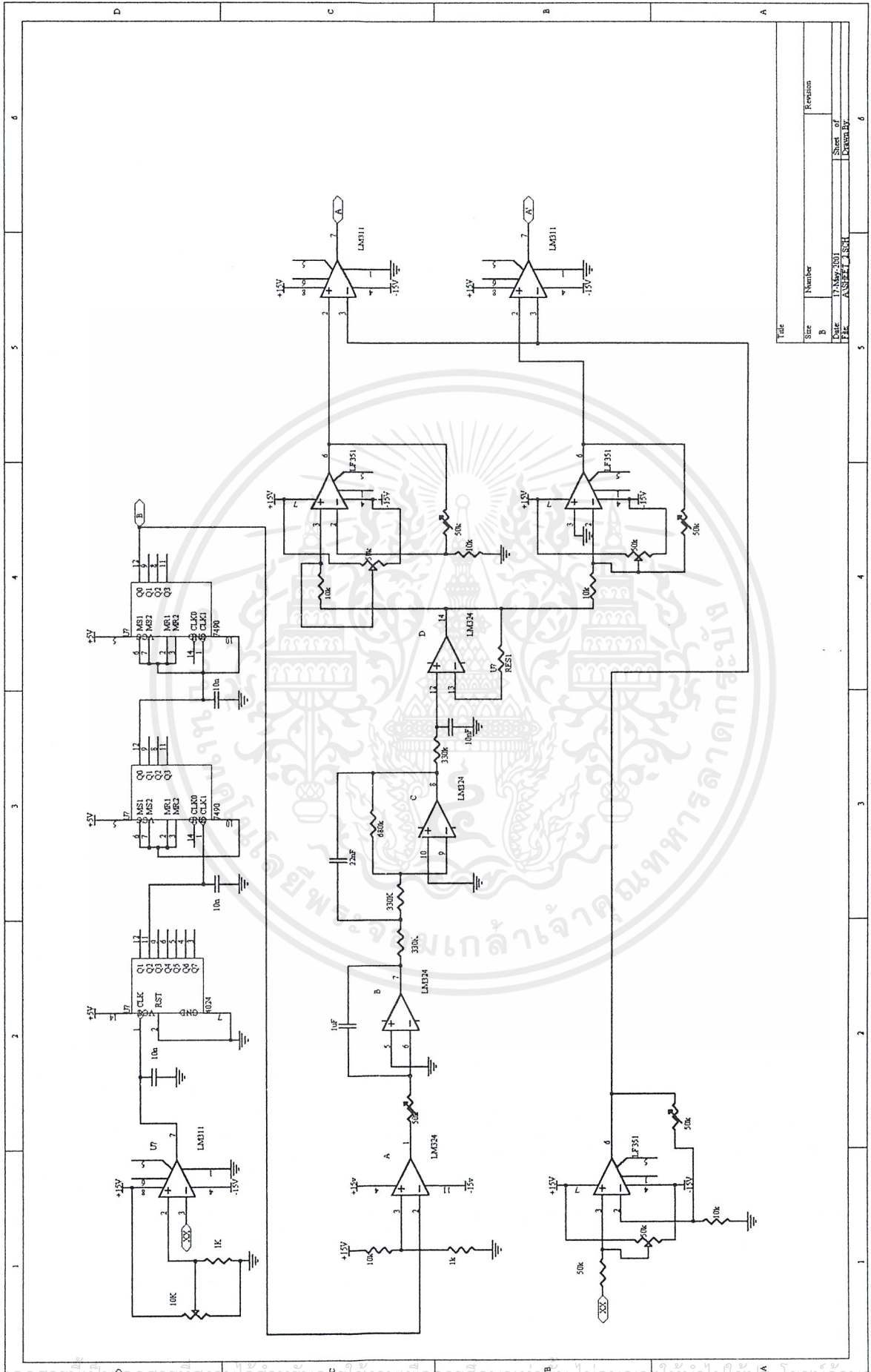
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	Revision
Size	Number
B	B
Date	Sheet of
17 May 2001	Drawn by
File	ASSEMBLY.DWG

รูปที่ 3.3 วงจรภาค Control ของวงจร Inverter

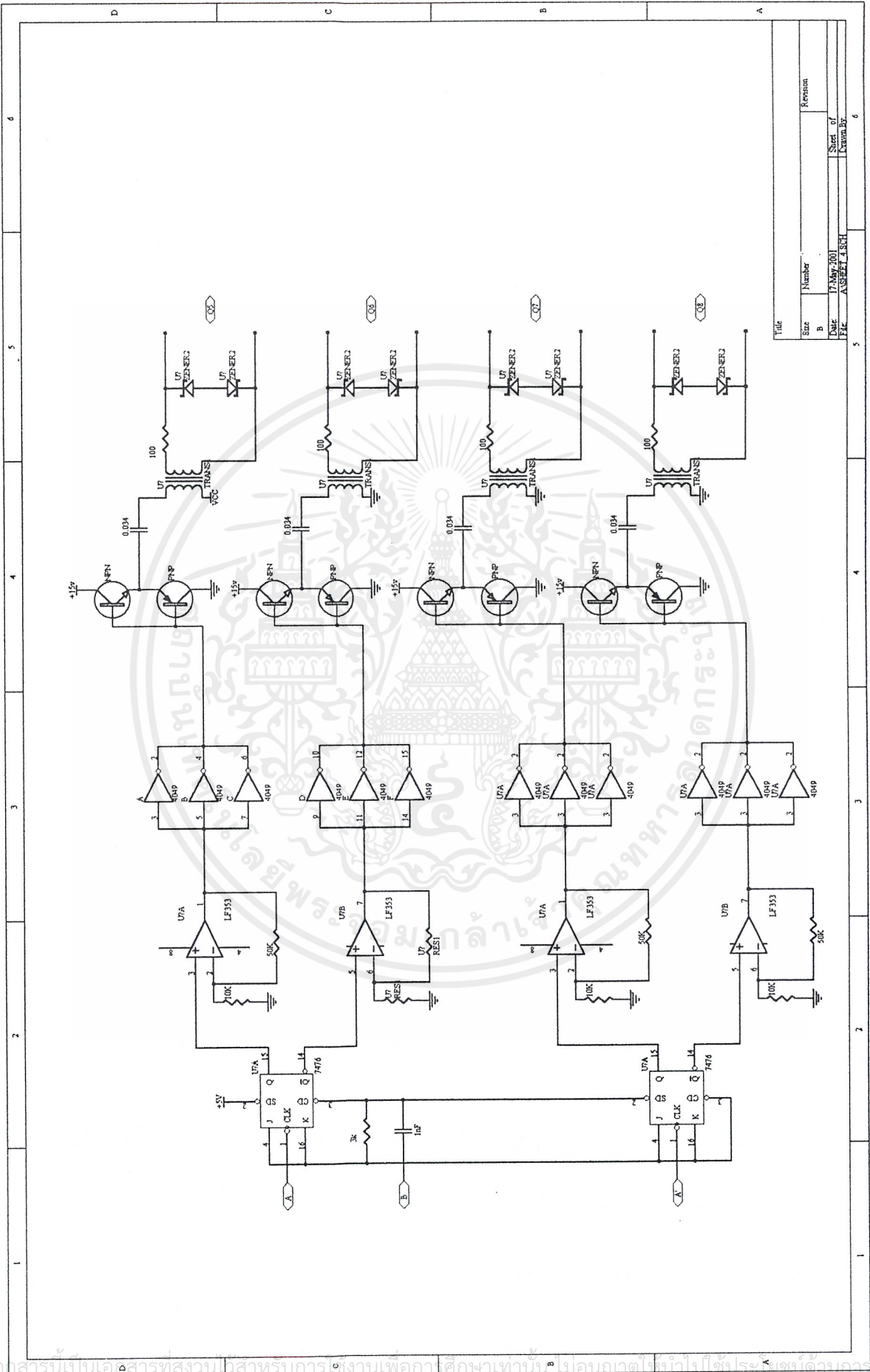
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	
Size	Number
B	
Rev	1
Drawn by	ASST.PROF. DR. S. S. S. S.
Checked by	
Sum of	
Area	

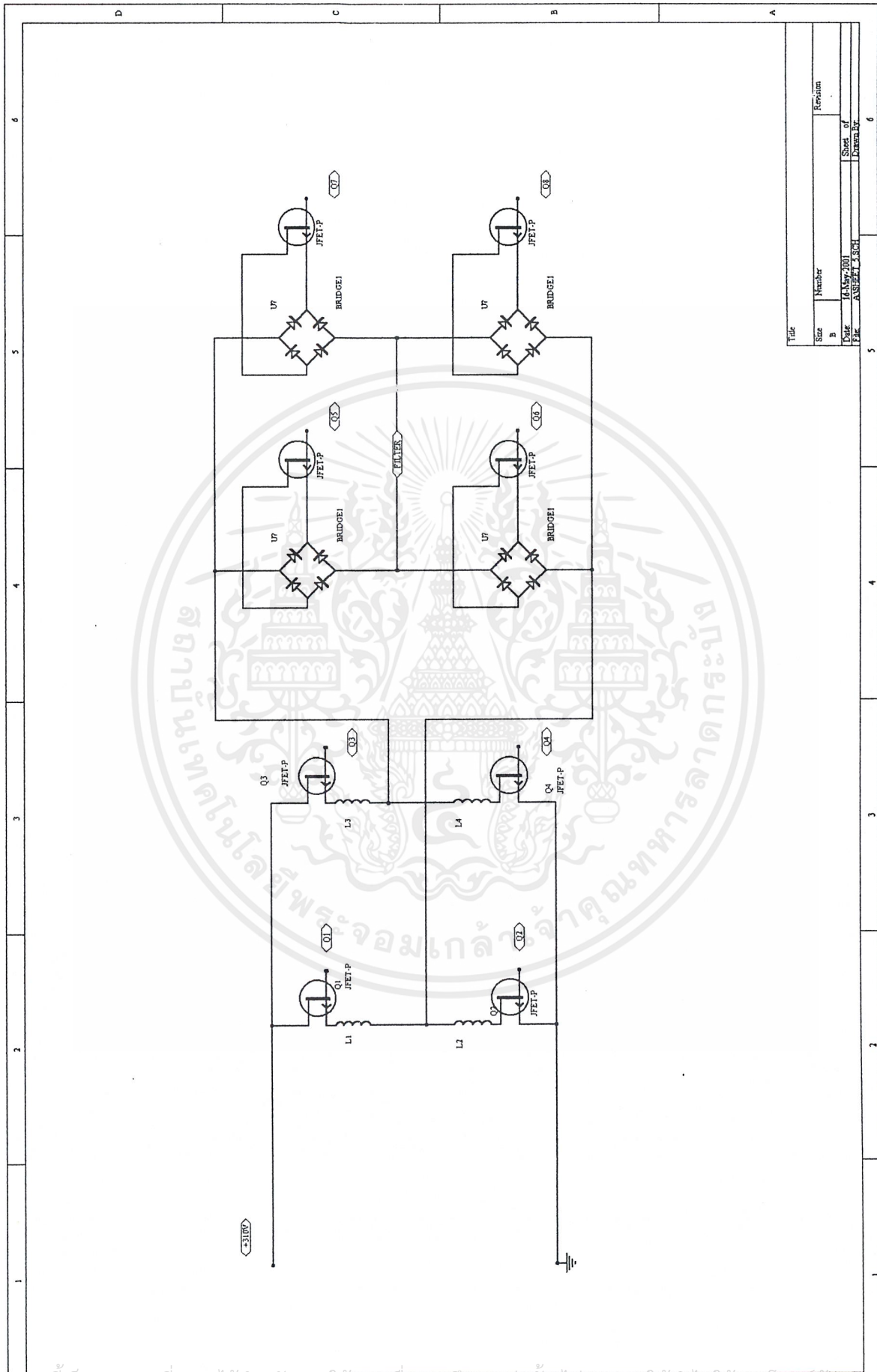
รูปที่ 3.4 วงจรภาค Control ของวงจร Inverter (ต่อ 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับนักเรียนใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรภาค Control ของวงจร Inverter (ต่อ 2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรทำงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ได้จนกว่า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		Revision	
Size	Number		
B			
Date	Drawn By	Sheet of	
FILE	ASSISTANT_5.SCH	Drawn By	

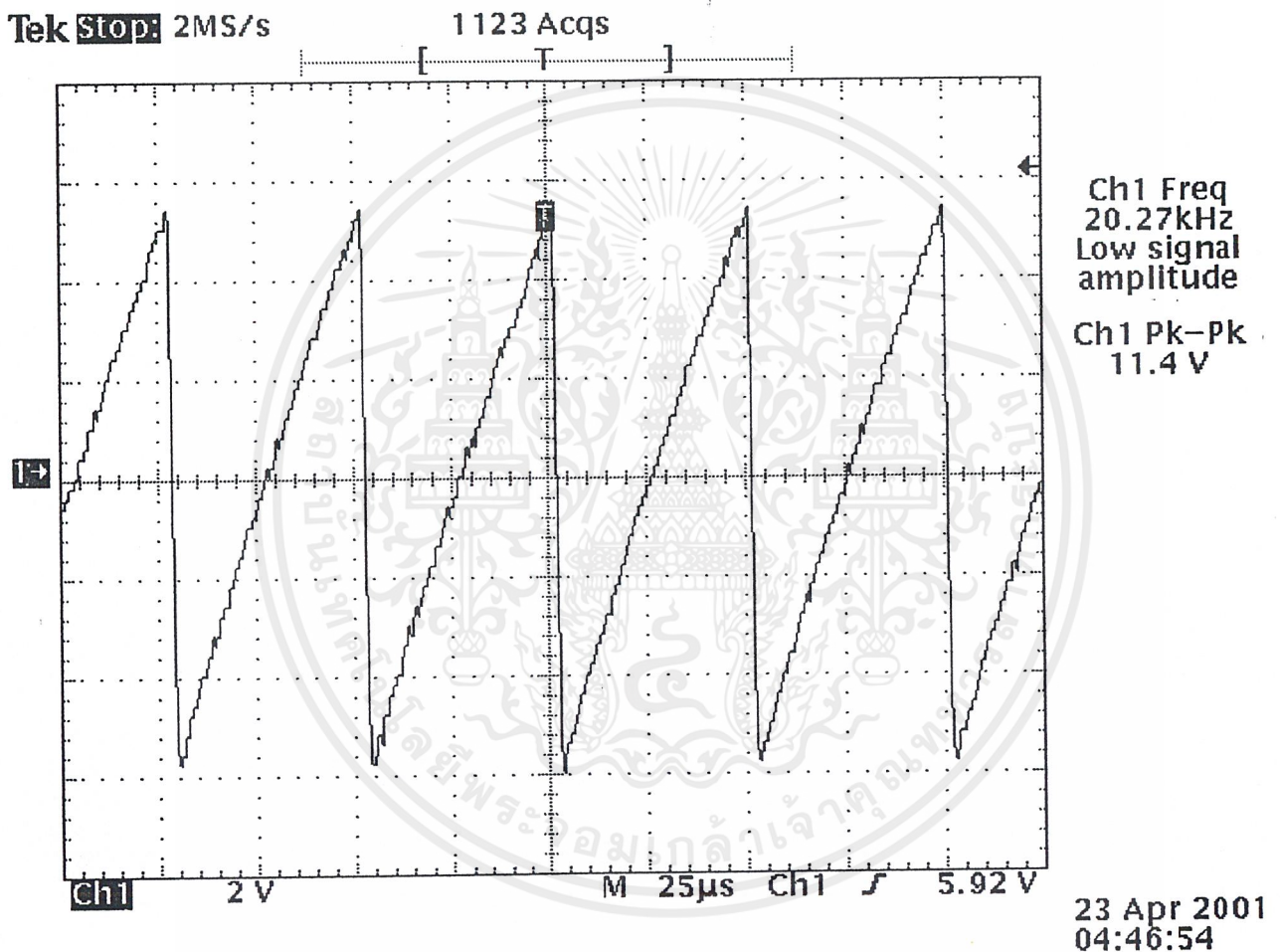
รูปที่ 3.6 วงจรภาค Power ของวงจร Inverter

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ทางการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

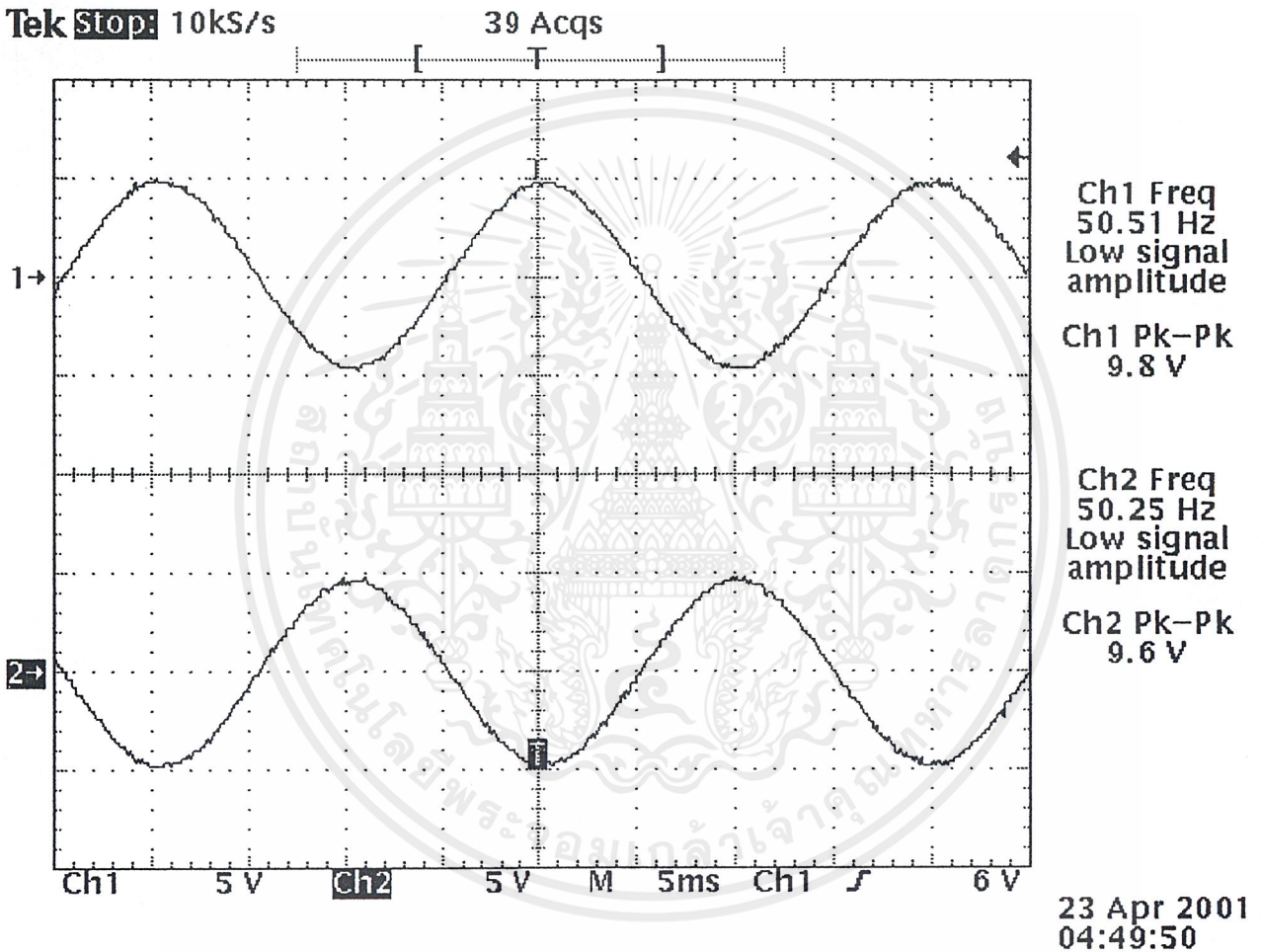
4.1 ผลการทดลองการสร้างสัญญาณ ฟันเลื่อย 20 KHz



รูปที่ 4.1 ผลการทดลองการสร้างสัญญาณ ฟันเลื่อย 20 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

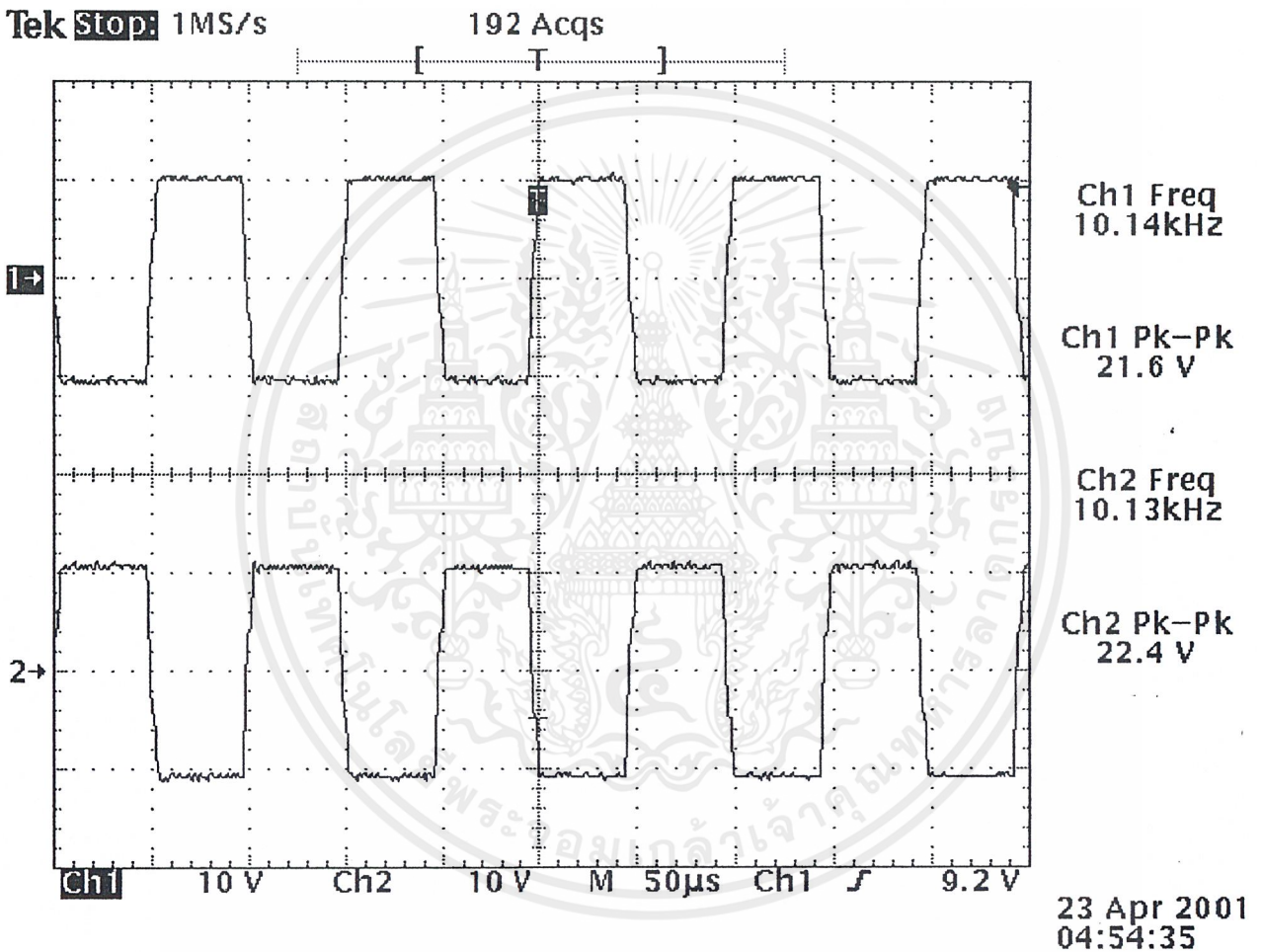
4.2 ผลการทดลองการสร้างสัญญาณ SINE 50 KHz



รูปที่ 4.1 ผลการทดลองการสร้างสัญญาณ SINE 50 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

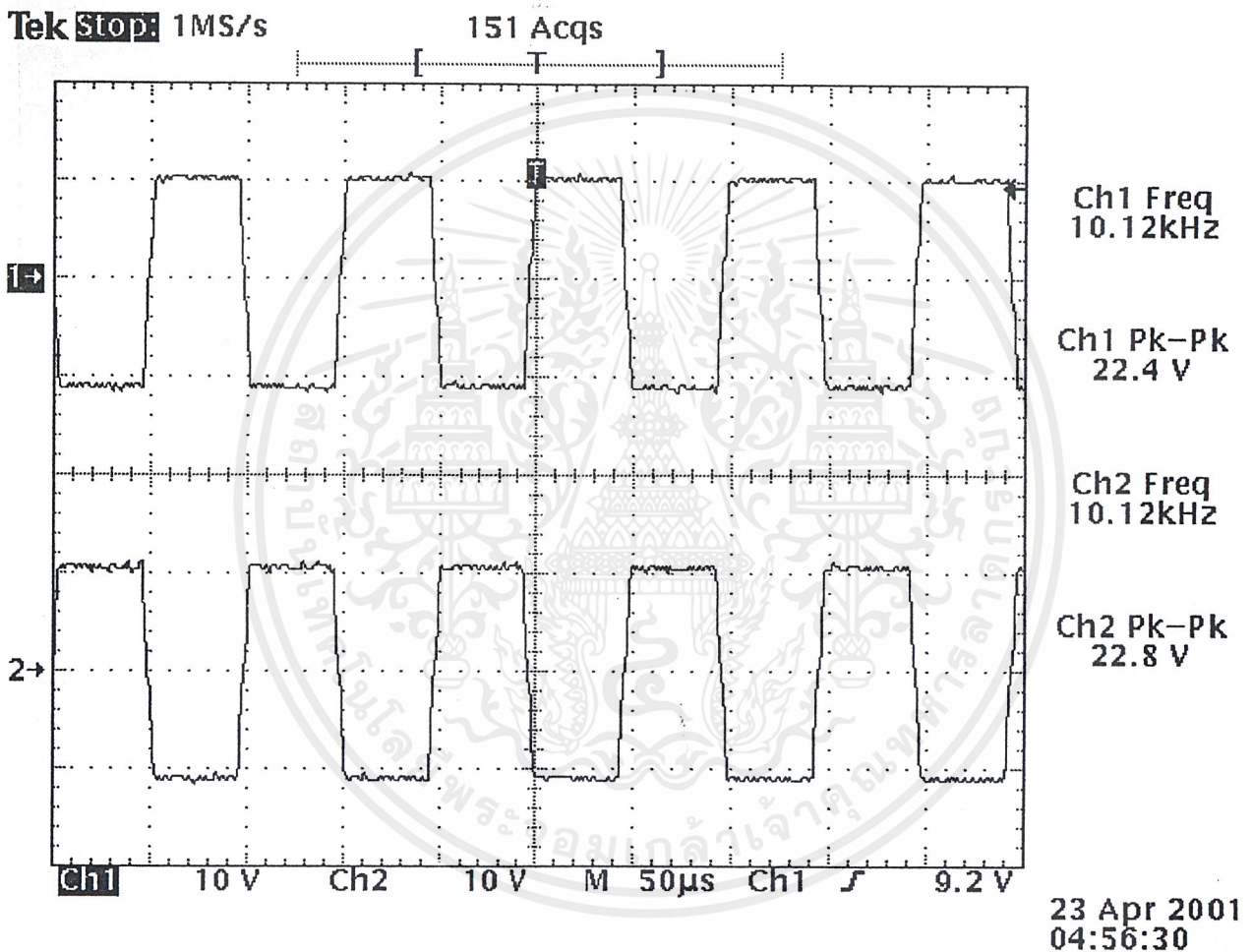
4.3 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Power Q1,Q2



รูปที่ 4.3 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Power Q1,Q2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

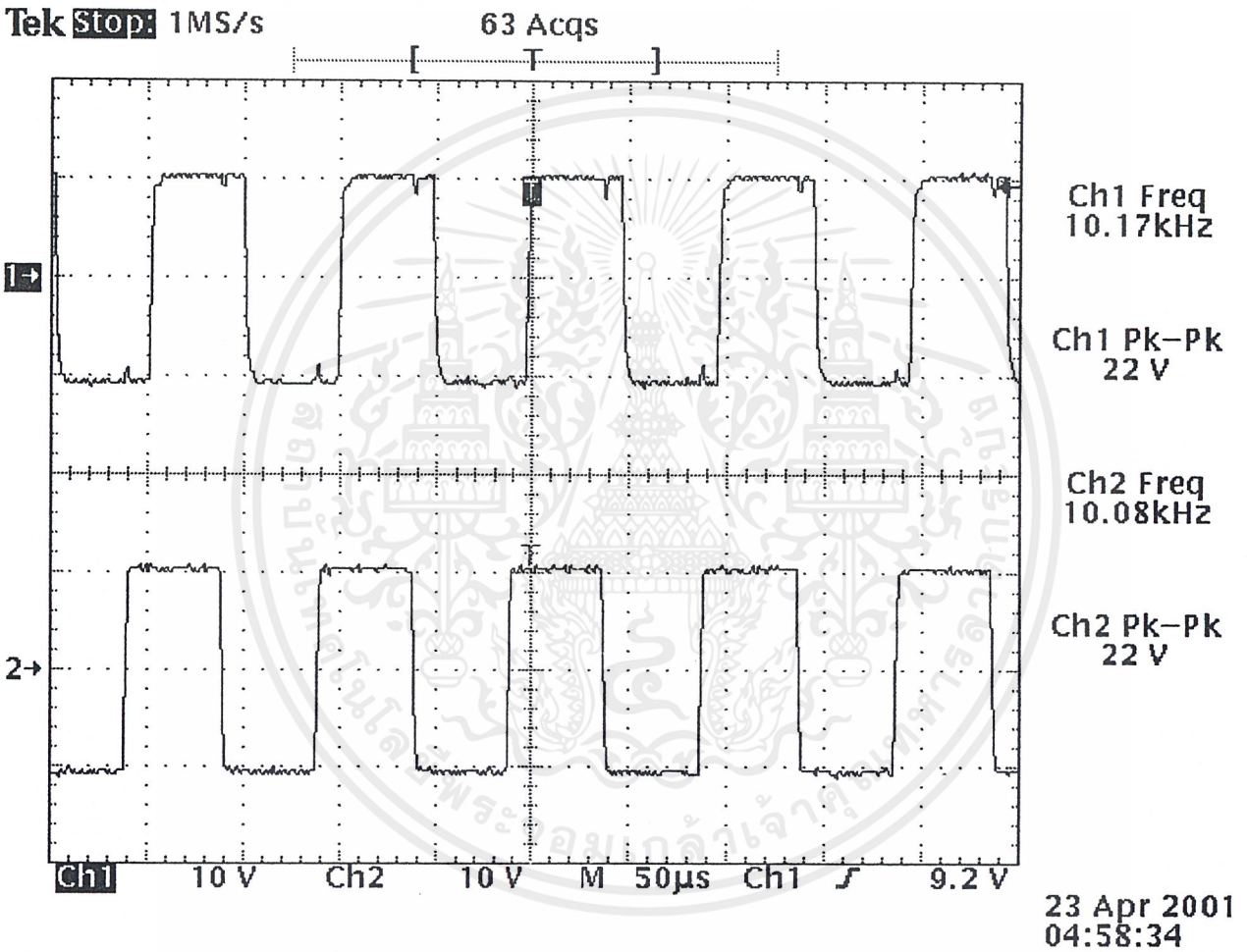
4.4 ผลการทดลองการสร้างสัญญาณ Drive gate ภาต Power Q3,Q4



รูปที่ 4.4 ผลการทดลองการสร้างสัญญาณ Drive gate ภาต Power Q3,Q4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

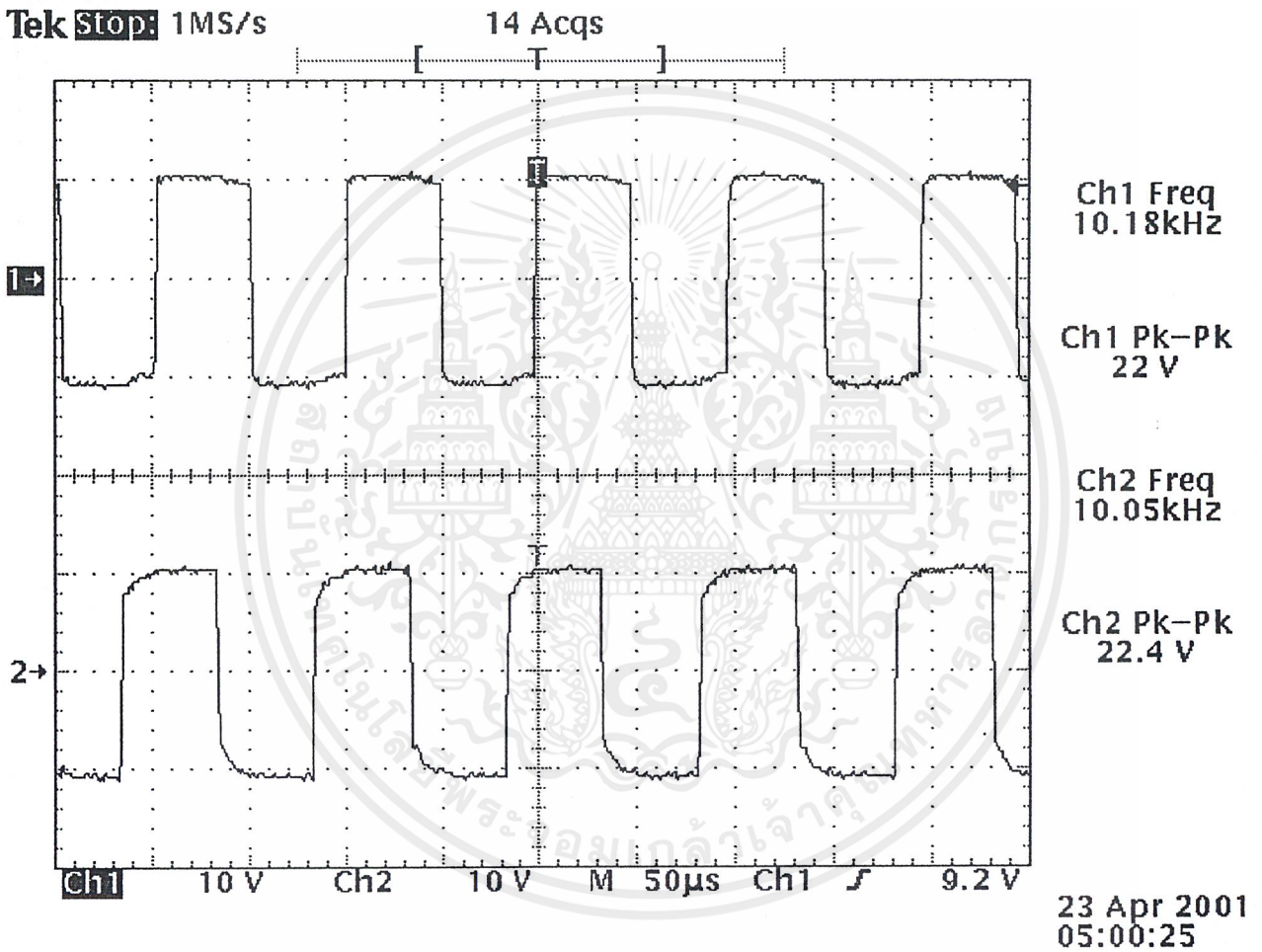
4.5 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Full Bridge Q5,Q6



รูปที่ 4.5 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Full Bridge Q5,Q6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

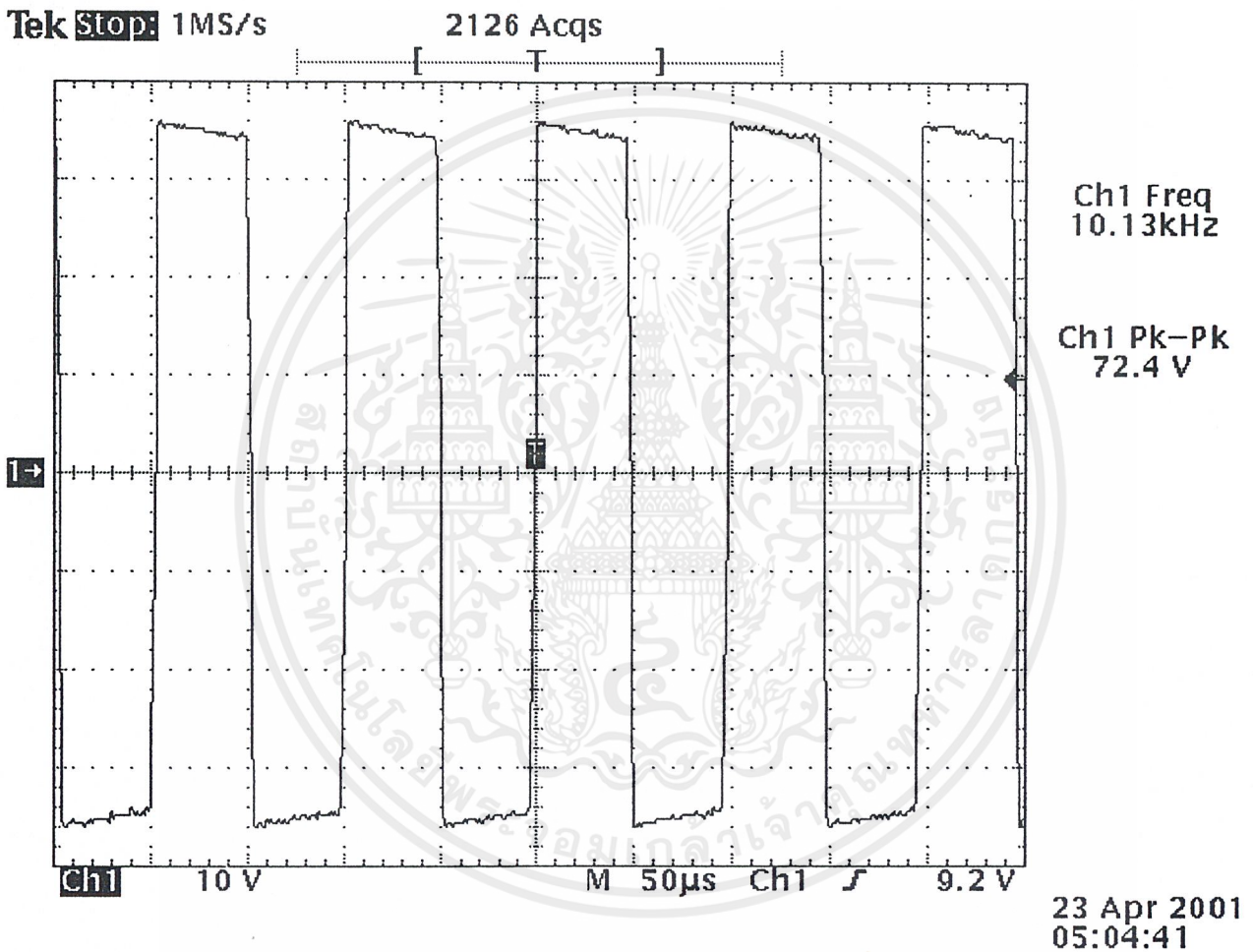
4.6 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Full Bridge Q7,Q8



รูปที่ 4.6 ผลการทดลองการสร้างสัญญาณ Drive gate ภาค Full Bridge Q7,Q8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

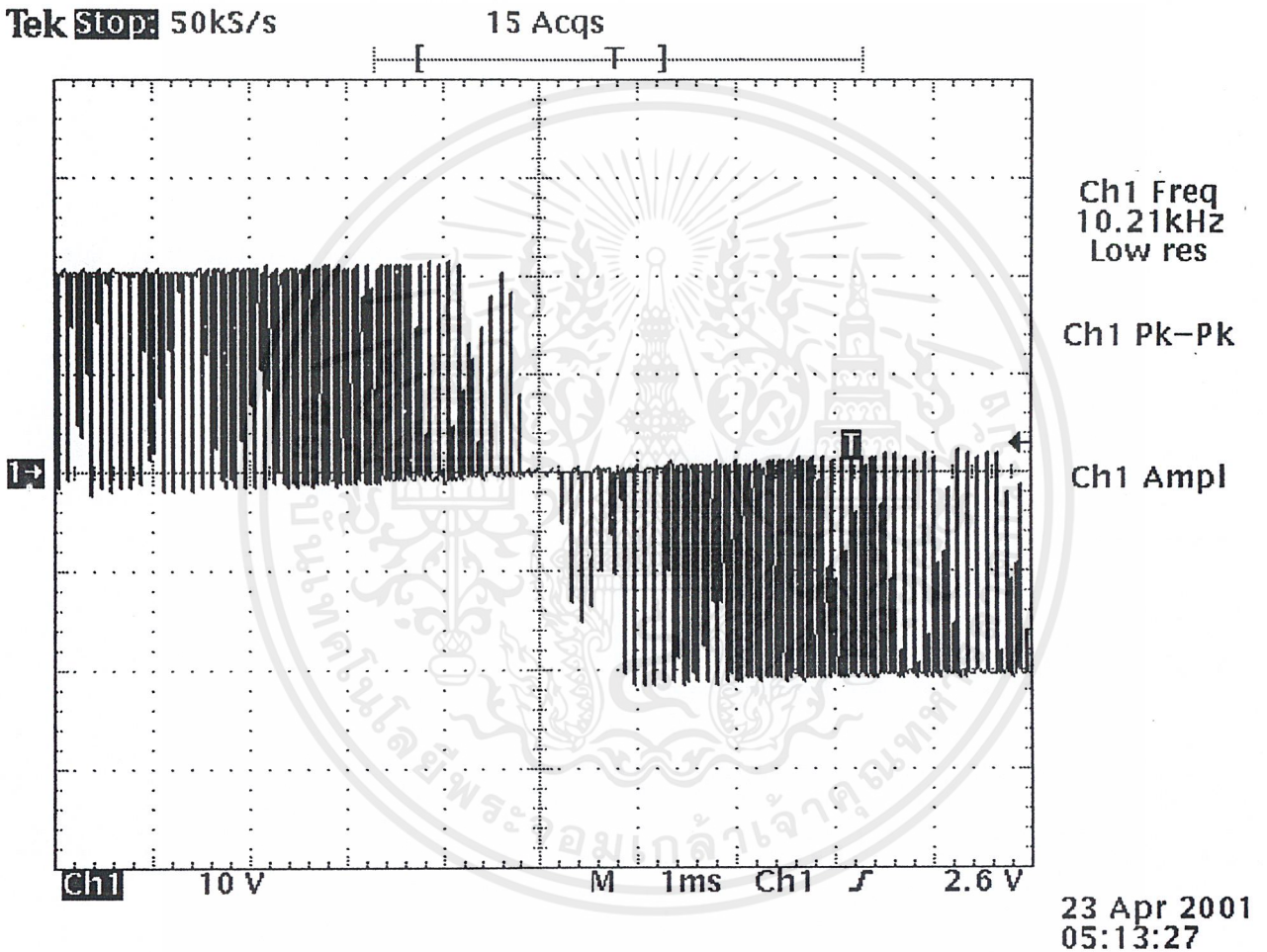
4.7 ผลการทดลองการสร้างสัญญาณ รูปพัลส์ 10 KHz ขนาด 724 Vp-p ใช้ probe*10
วัดจากภาค Power



รูปที่ 4.7 ผลการทดลองการสร้างสัญญาณ รูปพัลส์ 10 KHz ขนาด 724 Vp-p ใช้ probe*10
วัดจากภาค Power

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

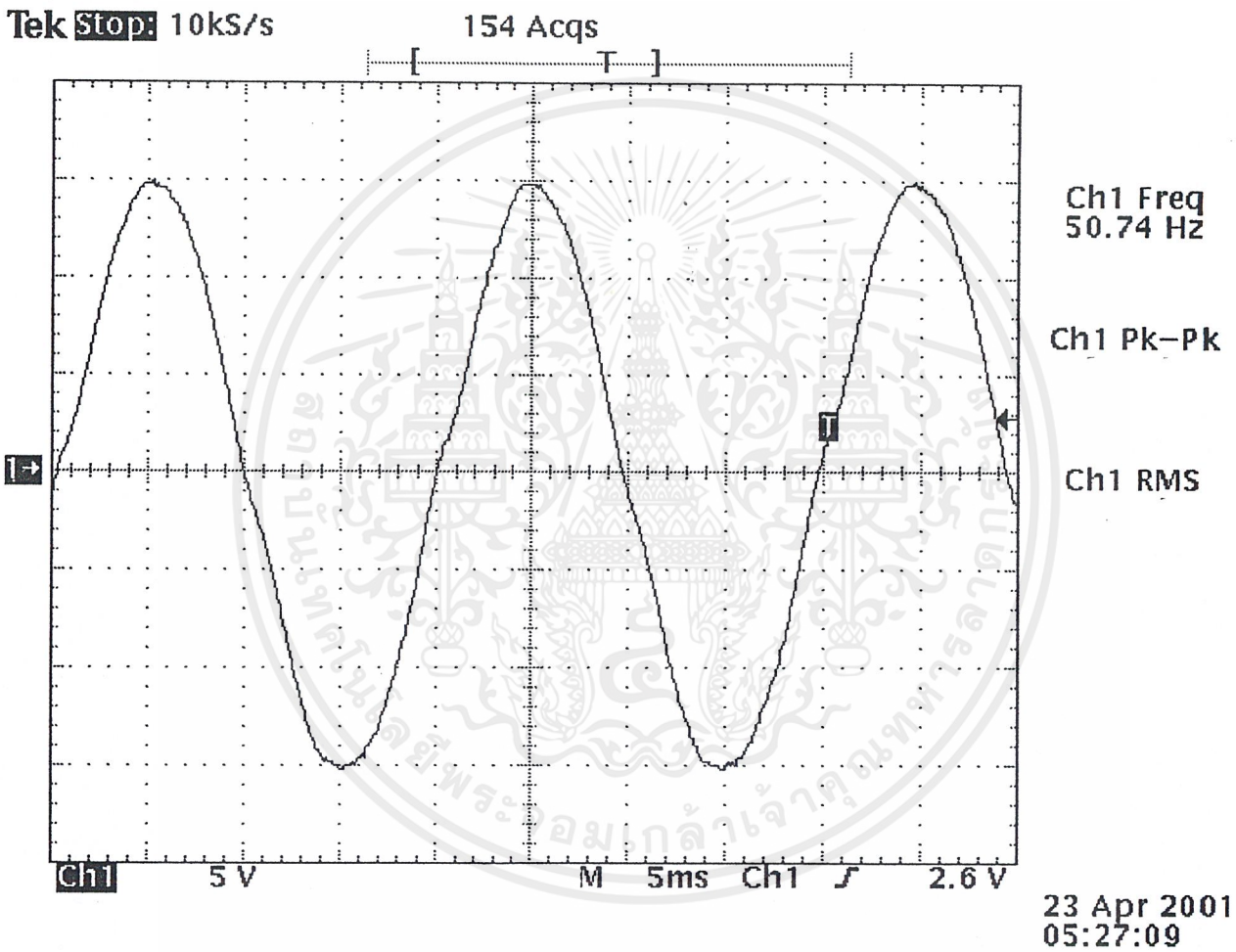
4.8 ผลการทดลองการสร้างสัญญาณ รูป Pulse Width Modulation ขนาด 432 V_{p-p} ใช้ probe*10
วัดจากภาค Full Bridge



รูปที่ 4.8 ผลการทดลองการสร้างสัญญาณ รูป Pulse Width Modulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.9 ผลการทดลองการสร้างสัญญาณ รูปแรงแค้น Output 50Hz ขนาด 310 Vp-p ใช้ probe*10 วัด



รูปที่ 4.9 ผลการทดลองการสร้างสัญญาณ รูปแรงแค้น Output 50Hz ขนาด 130 Vp-p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลอง

จากการทดลองสร้าง Power pulse 10 Kz ด้วยวงจร Full bridge จะสามารถช่วยลดการ stepup แรงดันของภาค Converter จาก 620V เหลือเพียง 310V ทำให้การสร้าง Converter ทำได้ง่ายขึ้น และมีประสิทธิภาพดีขึ้นลดการสูญเสียพลังงานที่หม้อแปลง Power ลง แต่การออกแบบวงจร Drivegate จะต้องระมัดระวังไม่ให้ Q1และQ2 หรือ Q3และQ4 ทำงานพร้อมกันซึ่งอาจทำให้เฟตพังเสียหายได้

ในส่วนของภาค Control จะต้องดึง Pulse 50 Hz มาทริก JK ฟลิปฟลอป เพื่อ SYNC สัญญาณ Sine 50Hz ไม่เช่นนั้นจะทำให้ Sine output ไม่เสถียรภาพ คือแรงดันจะลัมเมื่อเปิดทิ้งไว้ระยะเวลาหนึ่ง และสัญญาณ Drivegate ทั้ง 8 การใช้หม้อแปลงหนึ่งตัวต่อสัญญาณ Drivegate หนึ่งสัญญาณเพื่อเพิ่มกระแส Drivegate และลดการรบกวนกันระหว่างสัญญาณ

ในส่วนของภาค Power จะต้องใส่ RC snubber ทุกตัวเพื่อลดแรงดันสไปซ์ขณะทำการสวิตช์ ช่วยปรับปรุงรูปสัญญาณให้ดีขึ้นการทดลองที่ได้แรงดัน Output Sine 50 Hz 130 Vp ไม่สามารถสร้างให้ถึง 310 Vp นั้นเกิดจากเมื่อเพิ่มแรงดัน DC input ให้สูงมากขึ้นจะมีสัญญาณรบกวนทำให้สัญญาณ Drive gate เสียหายไป FET จึงทำงานผิดพลาด ซึ่งแนวทางแก้ไขนอกจากใช้หม้อแปลงแยกสัญญาณ Drive gate 1 สัญญาณต่อหม้อแปลง 1 ตัว แล้วอาจใช้การ isolate โดยใช้ opto เช่น IC เบอร์ 4N35 เป็นต้น

ปัญหาที่เกิดขึ้นในการทดลอง

1. เมื่อเพิ่มแรงดัน DC input ให้สูงมากขึ้น จะมีสัญญาณรบกวนมาทำให้สัญญาณ Drive gate ผิดเพี้ยนไป FET จึงทำงานผิดพลาด ทำให้ sine output ผิดเพี้ยนไปด้วยซึ่งแรงดันสูงสุดที่ไม่ผิดเพี้ยนที่ทำได้คือ 130 Vp
2. ในการทดลองจำเป็นต้องแยกวงจรภาคต่างๆ จัดอยู่เป็นส่วนๆ เพื่อให้ง่ายต่อการทดลองและปรับปรุงแล้วใช้สายเชื่อมต่อกัน ซึ่งการใช้สายไฟที่ยาวเกินไปอาจทำให้เกิดค่า L แผลงในสายไฟ มีผลต่อการทำงานของวงจรได้ โดยเฉพาะสัญญาณ Drive gate ดังนั้นจึงต้องพยายามใช้สายไฟให้สั้นที่สุด



กิตติกรรมประกาศ

โครงการอินเวอร์เตอร์ชิ้นนี้ไม่สามารถสำเร็จลงได้โดยถ้าหากปราศจากผู้ให้ความช่วยเหลือในด้านต่างๆ รวมทั้งคำแนะนำจากอาจารย์ทุกๆท่าน

ขอขอบพระคุณ

รศ.สมศักดิ์ เชียร์ศิริกุล ในฐานะ อาจารย์ที่ปรึกษาที่ให้คำแนะนำ และช่วยเหลือในการทำโครงการด้วยดีเสมอมา

อาจารย์ทุกๆท่านที่ให้ความรู้ในด้านวิชาการต่างๆจนถึงทุกวันนี้ เพื่อนๆที่ให้คำแนะนำในด้านเทคนิคต่างๆ

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางแสดงคุณสมบัติของเพาเวอร์มอสเฟต

No.	Description and Application	Transconductance (umhos)	BV_{GS}	BV_{GS}	I_D (Amps)	$V_{GS(th)}$	$r_{DS(ON)}$ (ohms)	Ciss (pf)	Tc=25 P_D (watt)
IRF9540	MOSFET p-ch Enhancement	6 min	100	20	19	4.5	0.18	1200	75
	Hi-Speed Switch		min	MAX		MAX	MAX	MAX	MAX
IRF 540	MOSFET n-ch Enhancement	12 min	100	30	30	4	0.057	2000	150
	Hi-Speed Switch		min	MAX		MAX	MAX	MAX	MAX
IRF250	MOSFET n-ch Enhancement	13 min	200	20	30	4	0.085	2000	180
	Hi-Speed Switch		min	MAX		MAX	MAX	MAX	MAX
IRF840	MOSFET n-ch Enhancement	5 min	500	30	8	4	0.800M	1800	125
	Hi-Speed Switch		min	MAX		MAX	MAX	MAX	MAX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FERRITE MATERIALS

Material characteristics

Material	Symbol	Unit	H 56 Z	H 55 Z	H 54 Z	H 53 Z	H 52 A	H 52 B	H 52 Z	H 51 A
Initial permeability	μ_{iac}		11 ±20%	17 ±20%	50 ±20%	130 ±20%	250 ±20%	800 ±20%	1200 ±20%	1200 ±20%
Relative loss factor	$\frac{\tan \delta}{\mu}$	$\times 10^{-6}$	<200 40MHz <250 100MHz	<160 40MHz <220 100MHz	<60 5 MHz <80 10MHz	<30 1 MHz <120 10MHz	<25 1 MHz <60 5 MHz	<20 0.5MHz <40 1 MHz	<5 0.1MHz <12 0.5MHz	<3 0.1MHz <8 0.5MHz
Temperature factor -30~20 °C 20~55 °C 20~70 °C	$\alpha \mu_r$	$\times 10^{-6}$			3~10 4~20	3~10	0~5	0~2	1.5~7 1.5~7	0.2~2
Saturation flux density	Bs	Gauss	2000	2100	2500	2900	3300	3900	3800	4650
		mT	200	210	250	290	330	390	380	465
Residual flux density	Br	Gauss	1100	1200	1300	1600	2200	1700	1600	1500
		mT	110	120	130	160	220	170	160	150
Coercive force	Hc	Oe	12	10	8.0	3.0	2.0	0.7	0.5	0.5
		A/m	960	800	640	240	160	56	40	40
Hysteresis material constant	η_B	$\frac{\times 10^{-6}}{mT}$						<1.8 10kHz	<0.5 10kHz	<0.6 100kHz
Disaccommodation factor	DF	$\times 10^{-6}$	<50	<50	<30	<20	<10	<20	<10	<6
Curie temperature	Tc	°C	>450	>450	>400	>350	>300	>250	>230	>200
Resistivity	ρ	$\Omega\text{-cm}$	10^6	10^6	10^6	10^6	10^6	500	500	500
Density	d	g/cm ³	4.3	4.3	4.5	4.5	4.4	4.6	4.7	4.7

- Note : 1) The values were obtained with toroidal cores (FR 25 ϕ / 15 ϕ / 5).
 2) The values were obtained at 23±2 °C unless otherwise specified.
 3) Initial permeability were measured at 10 kHz, 0.8 A/m.

DTJ
 HARVARD
 72 30 (20)
 02/202338

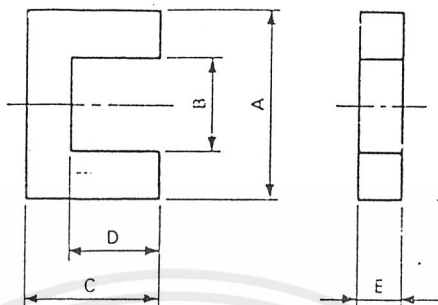
ไม่ทำกรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

H 22 B	H 22 Z	H 23 B	H 24 B	H 24 A	H 24 Z	H 25 Z	H 28 B	H 49 N	H 49 B	H 45	H 63	H 63 B	H 45 A	H 63
2000 ±20%	2000 ±20%	3500 ±20%	4000 ±20%	5000 ±20%	7000 ±25%	12000 ±30%	3500 ±20%	1600 ±20%	1700 ±20%	2500 ±20%	2500 ±20%	2000 ±20%	2400 ±20%	1 ±2
<3.5 kHz	<2.5 100kHz	<3.0 10kHz	<15 100kHz	<40 100kHz	<7 10kHz	<8 10kHz	<50 100kHz	<5 100kHz	<8 100kHz	<4 100kHz	<4 100kHz	<5 100kHz	<5 100kHz	<100k
5~2	0.4~1.2	0~2.0	0~1.5	-0.5~2	0~2.0									
5~2	0.4~1.2	0~2.0	0~1.5	-0.5~2	0~2.0	0~1.5	-3~3							
1100	4200	4000	4400	4500	4000	4000	4700	5000	5300	4700	5200	5000	4800	4
410	420	400	440	450	400	400	470	500	530	470	520	500	480	
1100	800	900	1500	1500	900	950	1000	1500	1800	1000	1200	1500	1200	3
110	80	90	150	150	90	95	100	150	180	100	120	150	120	3
1.30	0.15	0.30	0.13	0.13	0.13	0.05	0.20	0.16	0.20	0.16	0.16	0.16	0.16	0
4.0	12.0	24.0	10.4	10.4	10.4	4.0	16.0	12.8	16.0	12.8	12.8	12.8	12.8	20
0.4 kHz	<0.4 10kHz	<1.0 10kHz	<1.0 10kHz	<1.0 10kHz	<1.0 10kHz	<1.0 10kHz	<0.8 100kHz							
3.0	<2.0	<3.0	<3.0	<3.0	<3.0	<2.0	<3.0							
160	>170	>125	>145	>145	>125	>125	>200	>230	>230	>200	>230	>200	>200	>2
100	500	20	20	10	3	3	100	100	1000	100	100	100	100	10
1.8	4.8	4.8	4.8	4.8	4.9	4.9	4.8	4.8	4.8	4.8	4.8	4.8	4.8	4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Summary

U CORE

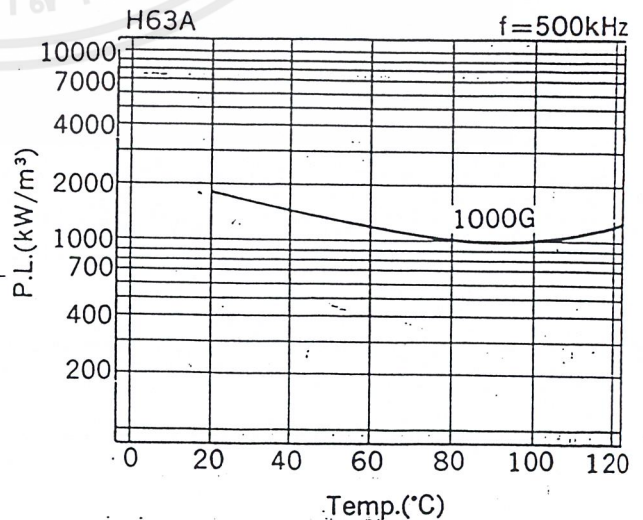
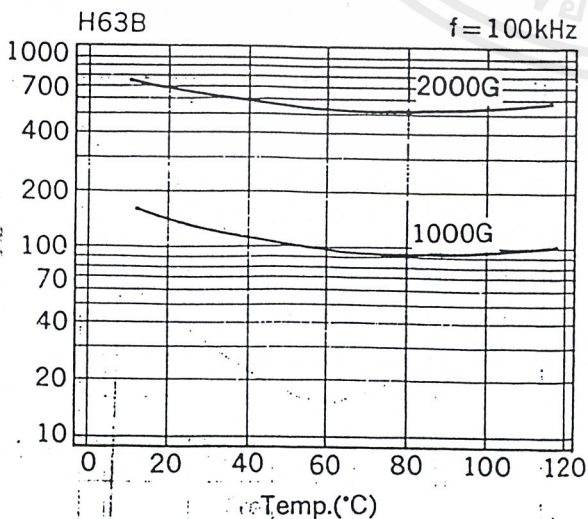
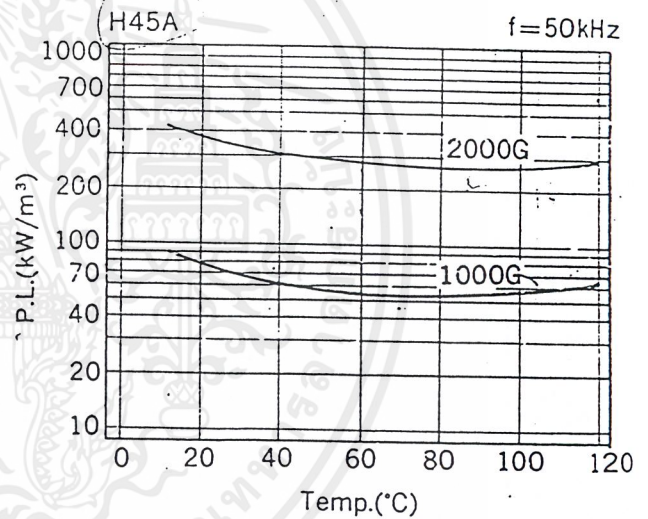
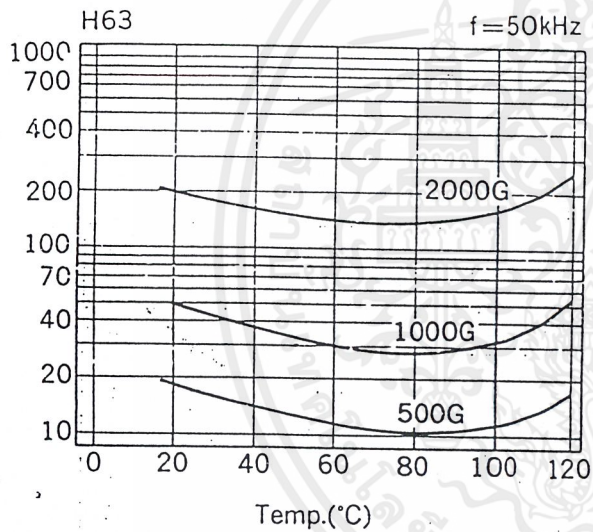
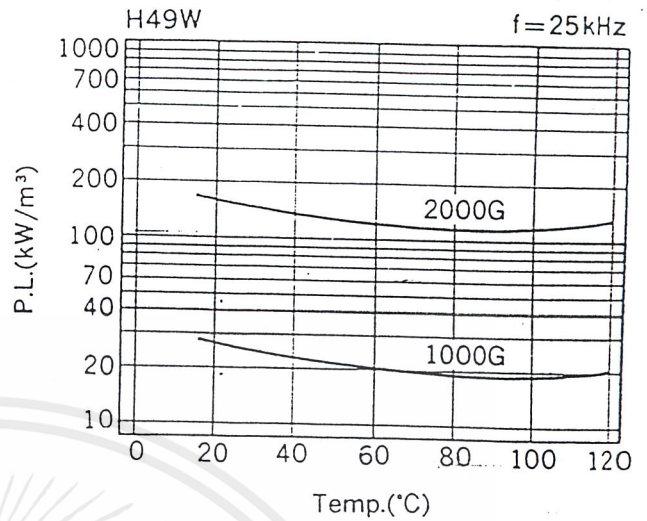
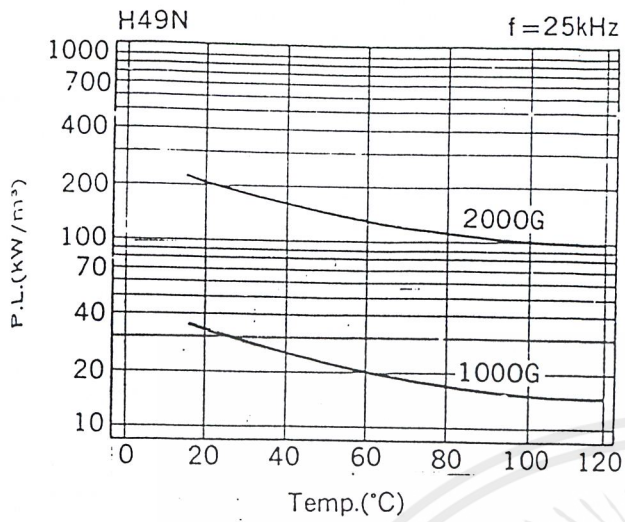


Characteristics		Core name						
		U-15	U-21	U-25	U-30	U-40	U-50	U-60
Dimension	A (mm)	15.2±0.7	21.6 max.	24.8±0.7	30.0±0.5	39.9 ±0.5	50.0±0.6	60.0±0.6
	B (mm)	5.2±0.3	6.0 min.	8.2±0.3	20.0±0.5	22.9 ±0.5	34.0±0.6	30.0±0.6
	C (mm)	11.2±0.5	15.8 max.	19.5±0.5	10.5±0.3	25.15±0.3	12.5±0.3	28.0±0.3
	D (mm)	6.0±0.4	8.0 min.	11.2±0.3	5.5±0.3	16.65±0.3	4.0±0.3	13.0±0.3
	E (mm)	6.5±0.3	7.5±0.3	11.7±0.3	10.7±0.3	8.5±0.3	15.0±0.5	15.0±0.5
Core factor	C_i (mm ⁻¹)	1.52	1.26	0.899	1.452	1.925	0.876	0.707
Effective length	l_e (mm)	50.4	68.8	87.3	77.7	139.1	109.9	159.1
Effective area	A_e (mm ²)	33	54	97	54	72	125	225
Effective volume	V_e (mm ³)	1660	3750	8480	4200	10050	13780	3580
L Value (nH/N ² ±25%)	6H20	1420	1970	2560	1580	1230	2660	3380
	2H06	2950	3820	5680	—	—	—	—
	2H07	5060	6270	9050	—	—	—	—

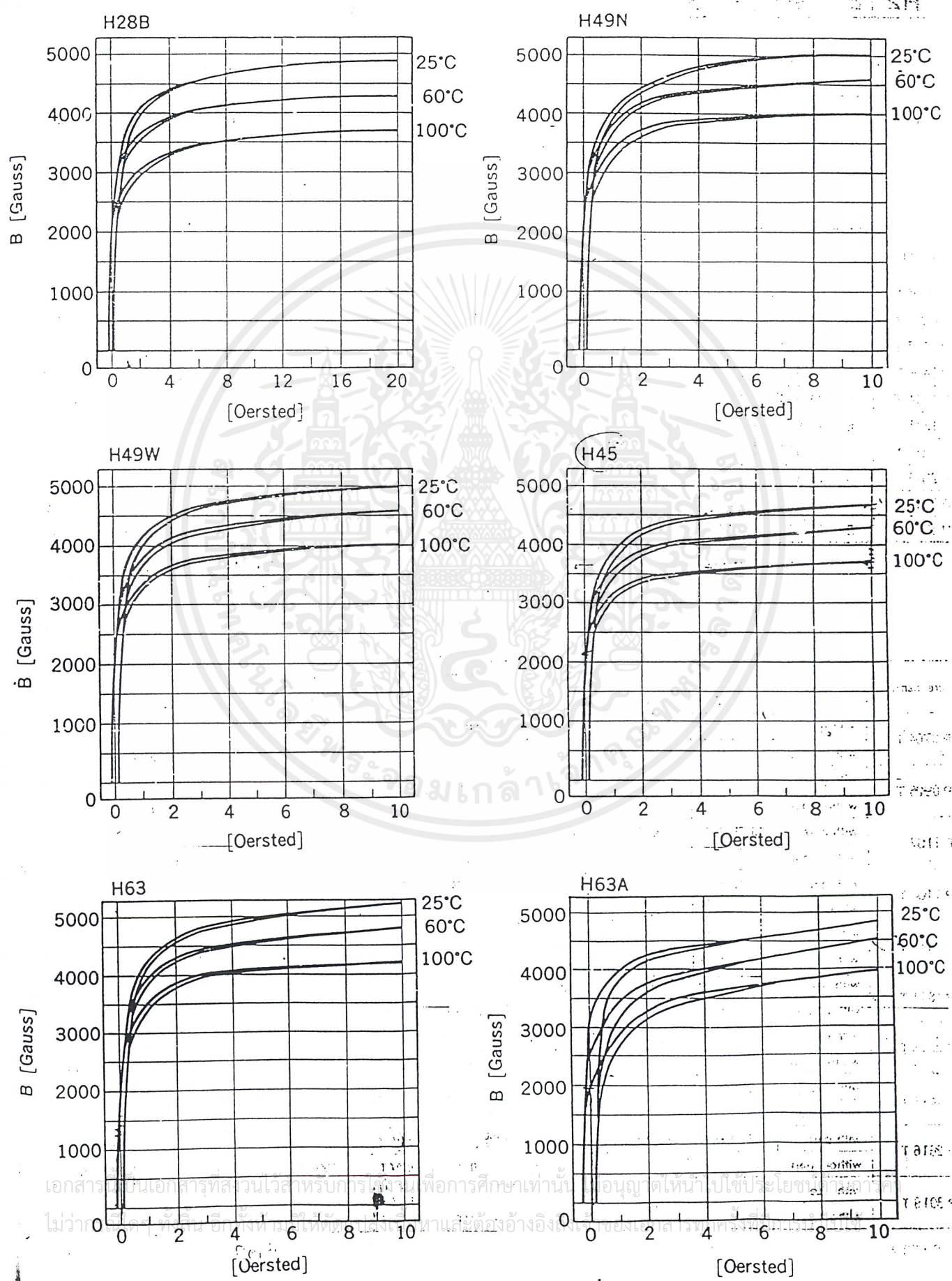
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

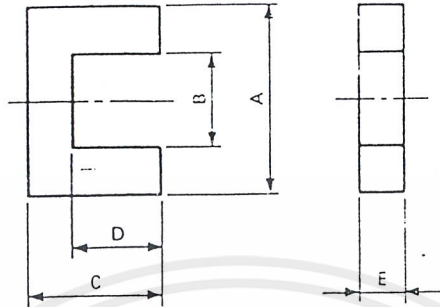
FERRITE MATERIALS

Power loss vs. temperature



static magnetization curves





Characteristics		Core name						
		U-15	U-21	U-25	U-30	U-40	U-50	U-60
Dimension	A (mm)	15.2±0.7	21.6 max.	24.8±0.7	30.0±0.5	39.9 ±0.5	50.0±0.6	60.0±1
	B (mm)	5.2±0.3	6.0 min.	8.2±0.3	20.0±0.5	22.9 ±0.5	34.0±0.6	30.0±1
	C (mm)	11.2±0.5	15.8 max.	19.5±0.5	10.5±0.3	25.15±0.3	12.5±0.3	28.0±0.
	D (mm)	6.0±0.4	8.0 min.	11.2±0.3	5.5±0.3	16.65±0.3	4.0±0.3	13.0±0.
	E (mm)	6.5±0.3	7.5±0.3	11.7±0.3	10.7±0.3	8.5±0.3	15.0±0.5	15.0±0.
Core factor	C_r (mm ⁻¹)	1.52	1.26	0.899	1.452	1.925	0.876	0.707
Effective length	l_e (mm)	50.4	68.8	87.3	77.7	139.1	109.9	159.1
Effective area	A_e (mm ²)	33	54	97	54	72	125	225
Effective volume	V_e (mm ³)	1660	3750	8480	4200	10050	13780	35800
Value (nH/N ² ±25%)	6H20	1420	1970	2560	1580	1230	2660	3380
	2H06	2950	3820	5680	—	—	—	—
	2H07	5060	6270	9050	—	—	—	—

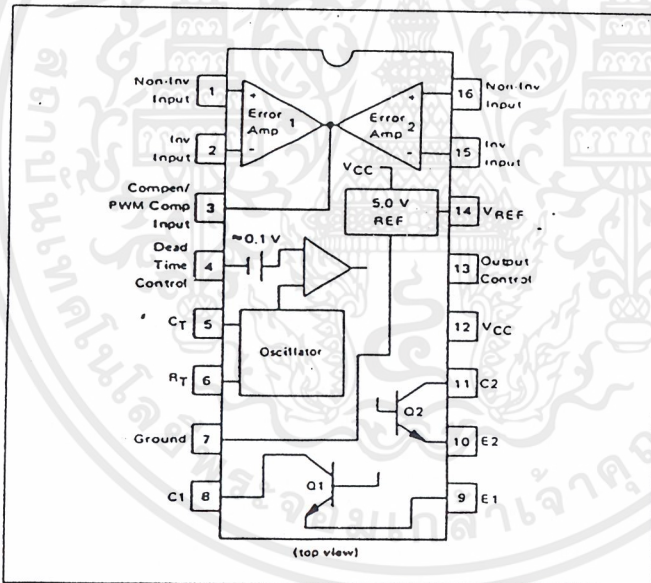
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

SWITCHMODE
PULSE WIDTH MODULATION
CONTROL CIRCUITS

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for Switchmode power supply control. This device features:

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator With Master Or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5 Volt Reference
- Adjustable Dead-Time Control
- Uncommitted Output Transistors Rated to 500 mA Source Or Sink
- Output Control For Push-Pull Or Single-Ended Operation
- Undervoltage Lockout

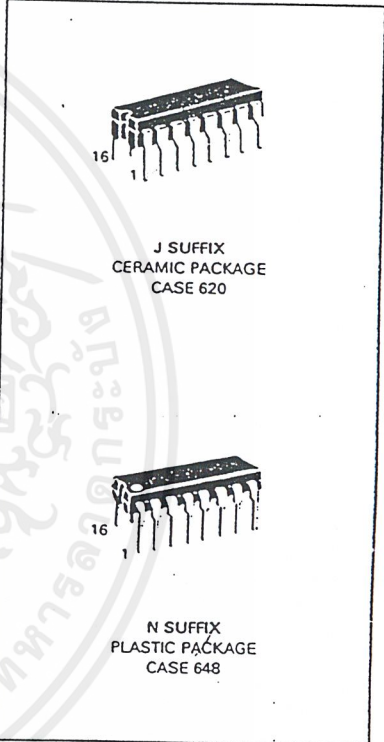


The TL494C is specified over the commercial operating range of 0°C to 70°C. The TL494I is specified over the industrial range of -25°C to 85°C. The TL494M is specified over the full military range of -55°C to 125°C.

TL494

SWITCHMODE
PULSE WIDTH MODULATION
CONTROL CIRCUITS

SILICON MONOLITHIC
INTEGRATED CIRCUITS



ORDERING INFORMATION

Device	Temperature Range	Package
TL494CN	0° to +70°C	Plastic DIP
TL494CJ		Ceramic DIP
TL494IN	-25° to +85°C	Plastic DIP
TL494IJ		Ceramic DIP
TL494MJ	-55° to +125°C	Ceramic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

FIGURE 1 — BLOCK DIAGRAM

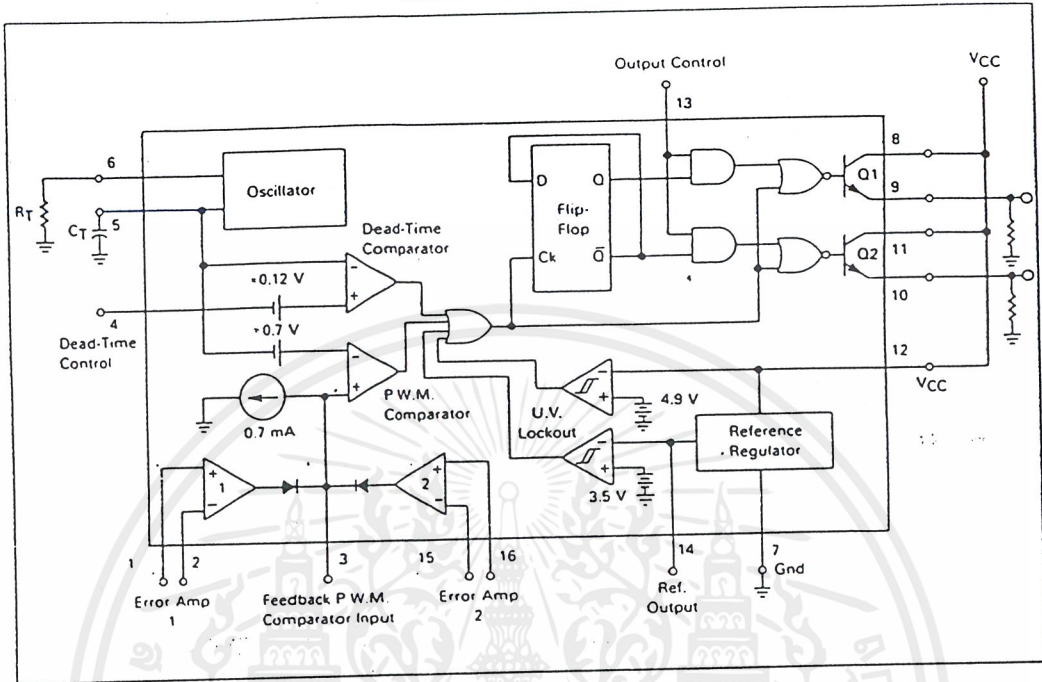
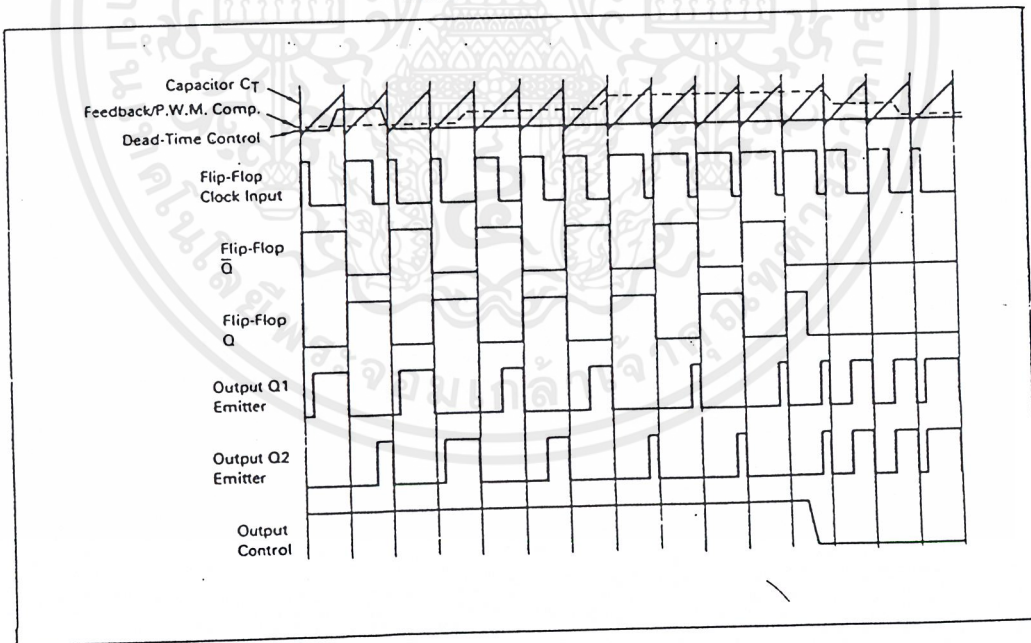


FIGURE 2 — TIMING DIAGRAM



MOTOROLA LINEAR/INTERFACE DEVICES

3-337

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 4.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the timing diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the dead-time control, the error amplifier inputs, or the feedback input. The dead-time control comparator has an effective 120 mV input offset which limits the minimum output dead time to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional dead time may be imposed on the output by setting the dead time-control input to a fixed voltage, ranging between 0 to 3.3 V.

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the dead time control input, down to zero, as the voltage at the feedback pin varies from 0.5 to 3.5 V. Both error amplifiers have a common-mode input range from -0.3 V to ($V_{CC} - 2$ V), and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the non-inverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the dead-time comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0 to 70°C.

FIGURE 3 — FUNCTIONAL TABLE

Input	Output Function	$f_{out} = f_{osc}$
Output Control		
Grounded	Single-ended P.W.M. at Q1 and Q2	1
At V_{ref}	Push-pull operation	0.5

TL494

MAXIMUM RATINGS (full operating ambient temperature range applies unless otherwise noted)

Rating	Symbol	TL494C	TL494I	TL494M	Unit
Power Supply Voltage	V _{CC}	42	42	42	V
Collector Output Voltage	V _{C1} , V _{C2}	42	42	42	V
Collector Output Current (each transistor) (1)	I _{C1} , I _{C2}	500	500	500	mA
Amplifier Input Voltage Range	V _{IR}	-0.3 to 42	-0.3 to 42	-0.3 to 42	V
Power Dissipation (at T _A = 45°C)	P _D	1000	1000	1000	mW
Operating Junction Temperature	T _J	125	125	—	°C
		150	150	150	°C
Operating Ambient Temperature Range	T _A	0 to 70	-25 to 85	-55 to 125	°C
Storage Temperature Range	T _{stg}	-55 to 125	-55 to 125	—	°C
		-65 to 150	-65 to 150	-65 to 150	°C

NOTE 1: Maximum thermal limits must be observed.

THERMAL CHARACTERISTICS

Characteristics	Symbol	N Suffix Plastic Package	J Suffix Ceramic Package	Unit
Thermal Resistance, Junction to Ambient	R _{θJA}	80	100	°C/W
Derating Ambient Temperature	T _A	45	50	°C

RECOMMENDED OPERATING CONDITIONS

Condition/Value	Symbol	TL494			Unit
		Min	Typ	Max	
Power Supply Voltage	V _{CC}	7.0	15	40	V
Collector Output Voltage	V _{C1} , V _{C2}	—	30	40	V
Collector Output Current (each transistor)	I _{C1} , I _{C2}	—	—	200	mA
Amplifier Input Voltage	V _{in}	-0.3	—	V _{CC} - 2.0	V
Current Into Feedback Terminal	I _{fb}	—	—	0.3	mA
Reference Output Current	I _{ref}	—	—	10	mA
Timing Resistor	R _T	1.8	30	500	kΩ
Timing Capacitor	C _T	0.0047	0.001	10	μF
Oscillator Frequency	f _{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ unless otherwise noted.)

For typical values T_A = 25°C, for min max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494C,I			TL494M			Unit
		Min	Typ	Max	Min	Typ	Max	

REFERENCE SECTION

Reference Voltage (I _O = 1.0 mA)	V _{ref}	4.75	5.0	5.25	4.75	5.0	5.25	V
Line Regulation (V _{CC} = 7.0 V to 40 V)	Reg _{line}	—	2.0	25	—	2.0	25	mV
Load Regulation (I _O = 1.0 mA to 10 mA)	Reg _{load}	—	3.0	15	—	3.0	15	mV
Short-Circuit Output Current (V _{ref} = 0 V)	I _{SC}	15	35	75	15	35	75	mA

MOTOROLA LINEAR/INTERFACE DEVICES

3-339

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) unless otherwise noted.
 For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.



Characteristic	Symbol	TL494C,I			TL494M			Unit
		Min	Typ	Max	Min	Typ	Max	

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(off)}$	—	2.0	100	—	2.0	100	μA
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(off)}$	—	—	100	—	—	-150	μA
Collector-Emitter Saturation Voltage (2) Common-Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$)	$V_{SAT(C)}$	—	1.1	1.3	—	1.1	1.5	V
Emitter-Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{SAT(E)}$	—	1.5	2.5	—	1.5	2.5	V
Output Control Pin Current Low State ($V_{OC} = 0.4\text{ V}$)	I_{OCL}	—	10	—	—	10	—	μA
High State ($V_{OC} = V_{ref}$)	I_{OCH}	—	0.2	3.5	—	0.2	3.5	mA
Output Voltage Rise Time Common-Emitter (See Figure 13)	t_r	—	100	200	—	100	200	ns
Emitter-Follower (See Figure 14)		—	100	200	—	100	200	ns
Output Voltage Fall Time Common-Emitter (See Figure 13)	t_f	—	25	100	—	25	100	ns
Emitter-Follower (See Figure 14)		—	40	100	—	40	100	ns

Characteristic	Symbol	TL494			Unit
		Min	Typ	Max	

ERROR AMPLIFIER SECTIONS

Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	—	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	—	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	—	-0.1	1.0	μA
Input Common-Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	-0.3 to $V_{CC} - 2.0$	—	—	V
Open-Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	$AVOL$	70	95	—	dB
Unity-Gain Crossover Frequency ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	f_c	—	350	—	kHz
Phase Margin at Unity-Gain ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	—	65	—	deg
Common-Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	—	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	—	100	—	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_O	0.3	0.7	—	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_O	2.0	4.0	—	mA

NOTE 2: Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperatures as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$ unless otherwise noted.)
 For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494			Unit
		Min	Typ	Max	
PWM COMPARATOR SECTION (Test Circuit Figure 12)					
Input Threshold Voltage (Zero duty cycle)	V_{TH}	—	3.5	4.5	V
Input Sink Current ($V_{Pin\ 3} = 0.7\ \text{V}$)	I_{I-}	0.3	0.7	—	mA
DEAD-TIME CONTROL SECTION (Test Circuit Figure 12)					
Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\ \text{to}\ 5.25\ \text{V}$)	$I_{IB}\ (\text{DT})$	—	-2.0	-10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode ($V_{Pin\ 4} = 0\ \text{V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin\ 4} = 0\ \text{V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45 —	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{TH}	— 0	2.8 —	3.3 —	V
OSCILLATOR SECTION					
Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	—	40	—	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	σ_{osc}	—	3.0	—	%
Frequency Change with Voltage ($V_{CC} = 7.0\ \text{V}\ \text{to}\ 40\ \text{V}$, $T_A = 25^\circ\text{C}$)	$\Delta f_{osc}\ (\Delta V)$	—	0.1	—	%
Frequency Change with Temperature ($\Delta T_A = T_{low}\ \text{to}\ T_{high}$) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	$\Delta f_{osc}\ (\Delta T)$	—	—	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn-On Threshold (V_{CC} Increasing, $I_{ref} = 1.0\ \text{mA}$)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref} , All Other Inputs and Outputs Open) ($V_{CC} = 15\ \text{V}$) ($V_{CC} = 40\ \text{V}$)	I_{CC}	— —	5.5 7.0	10 15	mA
Average Supply Current ($V_{Pin\ 4} = 2.0\ \text{V}$) (See Figure 12) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{CC} = 15\ \text{V}$)	—	—	7.0	—	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, **

$$\sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

FIGURE 4 — OSCILLATOR FREQUENCY versus TIMING RESISTANCE

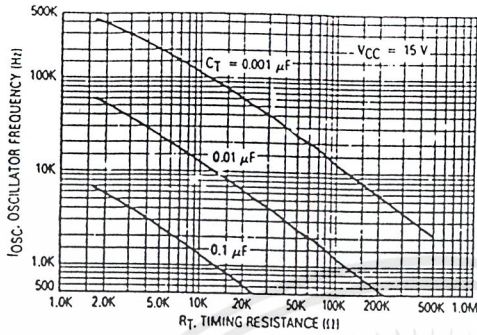


FIGURE 5 — OPEN-LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

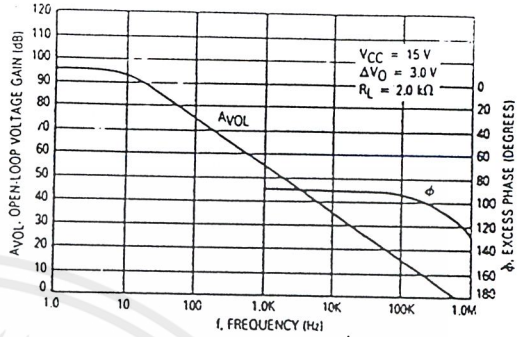


FIGURE 6 — PERCENT DEAD-TIME versus OSCILLATOR FREQUENCY

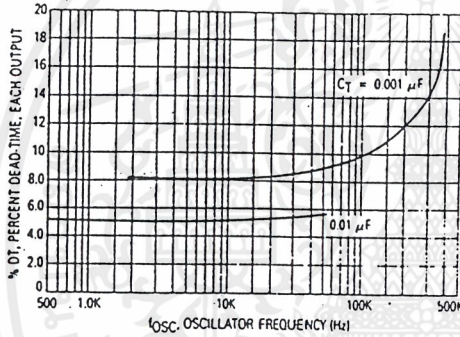


FIGURE 7 — PERCENT DUTY CYCLE versus DEAD-TIME CONTROL VOLTAGE

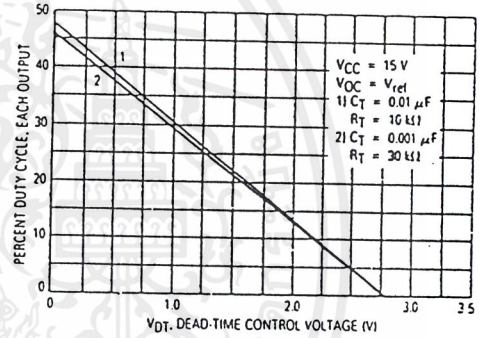


FIGURE 8 — EMITTER FOLLOWER CONFIGURATION OUTPUT SATURATION VOLTAGE versus EMITTER CURRENT

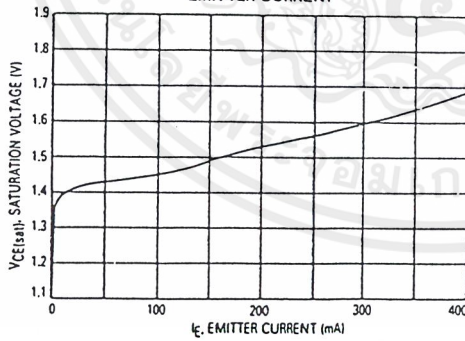
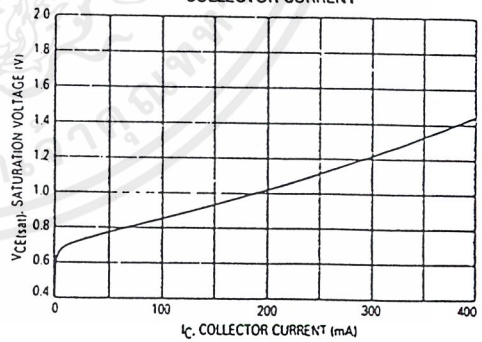
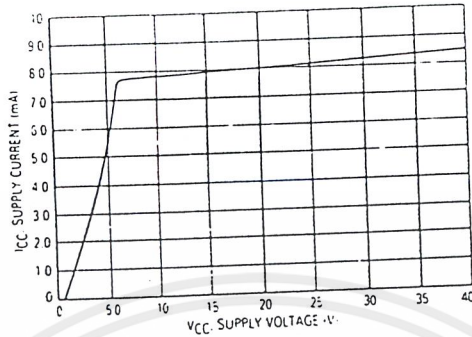


FIGURE 9 — COMMON EMITTER CONFIGURATION OUTPUT SATURATION VOLTAGE versus COLLECTOR CURRENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 10 — STANDBY SUPPLY CURRENT
versus SUPPLY VOLTAGE



3

FIGURE 11 — ERROR AMPLIFIER CHARACTERISTICS

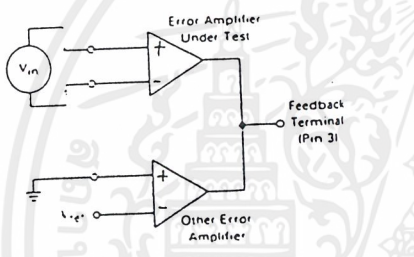


FIGURE 12 — DEAD-TIME AND FEEDBACK CONTROL
TEST CIRCUIT

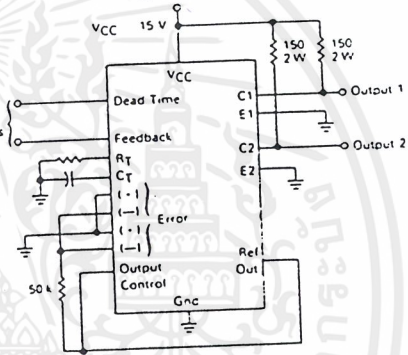


FIGURE 13 — COMMON-EMITTER CONFIGURATION
TEST CIRCUIT AND WAVEFORM

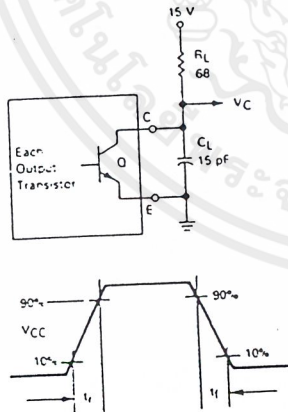
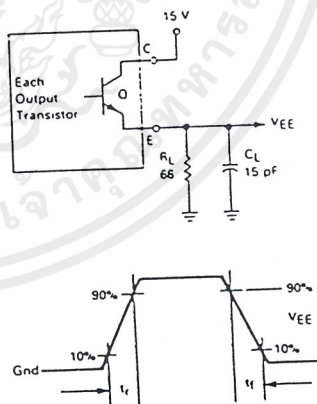


FIGURE 14 — EMITTER-FOLLOWER CONFIGURATION
TEST CIRCUIT AND WAVEFORM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

FIGURE 15 — ERROR-AMPLIFIER SENSING TECHNIQUES

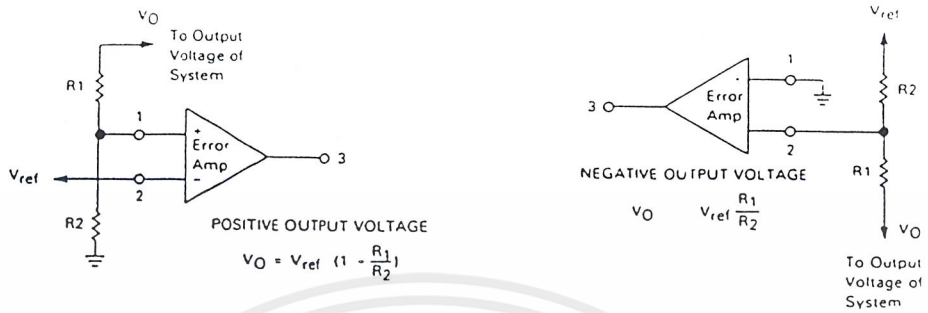


FIGURE 16 — DEAD-TIME CONTROL CIRCUIT

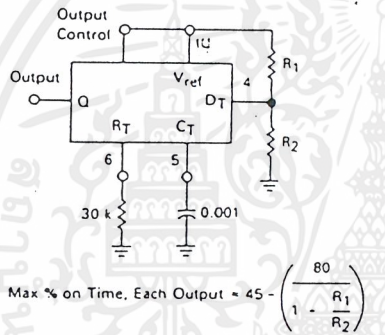


FIGURE 17 — SOFT-START CIRCUIT

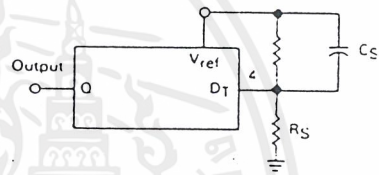
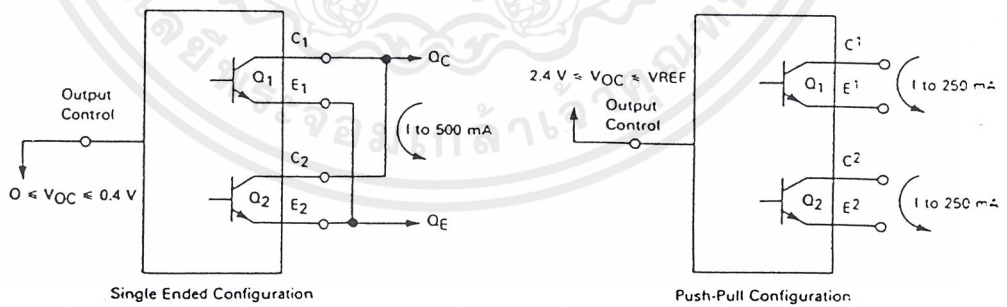


FIGURE 18 — OUTPUT CONNECTIONS FOR SINGLE-ENDED AND PUSH-PULL CONFIGURATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 18 — SLAVING TWO OR MORE CONTROL CIRCUITS

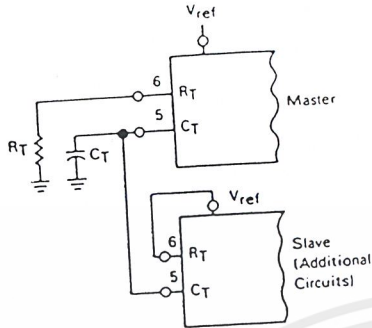


FIGURE 20 — OPERATION WITH $V_{IN} > 40$ V USING EXTERNAL ZENER

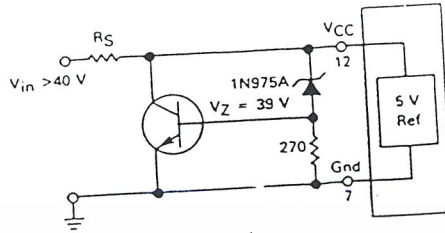
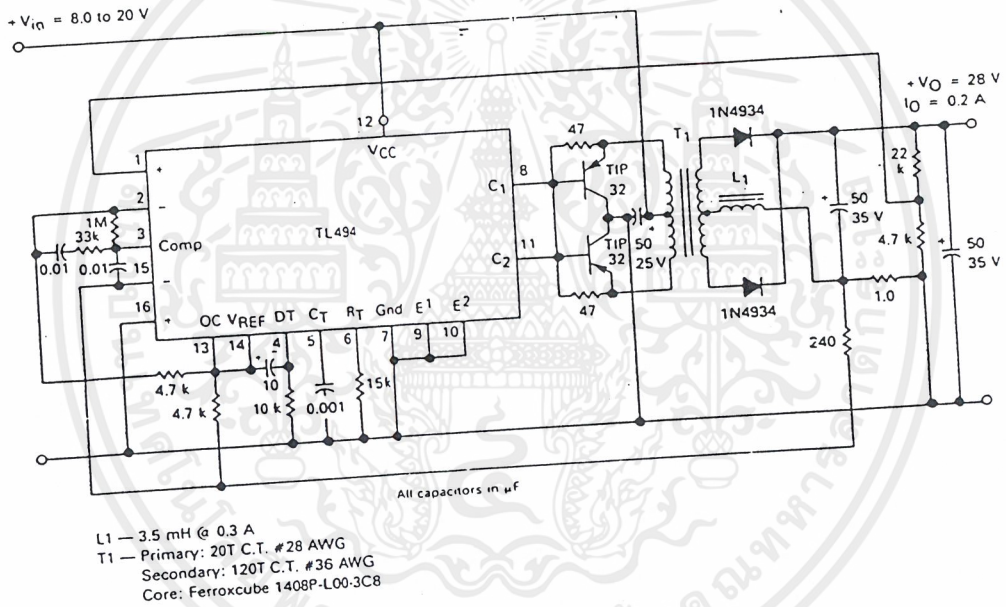


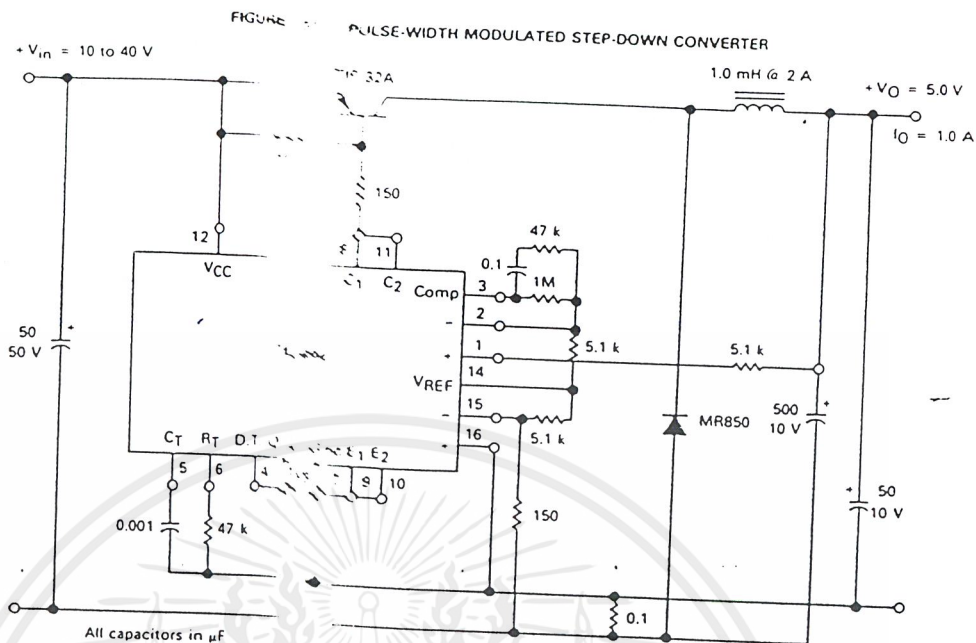
FIGURE 21 — PULSE-WIDTH MODULATED PUSH-PULL CONVERTER



TEST	CONDITIONS	RESULTS
Line Regulation	$V_{in} = 10$ V to 40 V	14 mV 0.28%
Load Regulation	$V_{in} = 28$ V, $I_O = 1$ mA to 1 A	3.0 mV 0.06%
Output Ripple	$V_{in} = 28$ V, $I_O = 1.0$ A	65 mV P-P P.A.R.D.
Short Circuit Current	$V_{in} = 28$ V, $R_L = 0.1 \Omega$	1.6 amps
Efficiency	$V_{in} = 28$ V, $I_O = 1$ A	71%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3



TEST	CONDITIONS	RESULTS
Line Regulation	- 8.0 to 40 V	3.0 mV 0.01%
Load Regulation	- 12.6 V, $I_O = 0.2$ to 200 mA	5.0 mV 0.02%
Output Ripple	- 12.6 V, $I_O = 200$ mA	40 mV p-p P.A.R.D.
Short Circuit Current	- 12.6 V, $R_L = 0.1 \Omega$	250 mA
Efficiency	- 12.6 V, $I_O = 200$ mA	72%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL						
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package				
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF			
T.I.									SN54LS90	J	N			SN5490A	J	N			SN54LS90A	J	N		
FAIRCHILD									SN74LS90	J	N			SN7490A	J	N			SN74LS90A	J	N		
MOTOROLA									MC74LS90	D	P			MC7490	D	P			MC74LS90A	D	P		
N. S. C.									DM54LS90	J	N			DM5490	J	N			DM74LS90	J	N		
PHILIPS									N74LS90	J	N			FJ2141 7490	J	N							
SIGNETICS									N74LS90	A	J			S5490	F	J			N7490	F	J		
SIEMENS													FLJ161	J	N								
FUJITSU																							
HITACHI									HD74LS90	P	J			HD7490A HD2519	P	J							
MITSUBISHI									M74LS90	P	J			MS3290	P	J							
NEC													μPB219	D	H								
TOSHIBA													TD3490A	P	J								

Electrical Characteristics SN54LS/SN74LS90A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
Intermitter voltage (see Note 1)	5.5V	Storage temperature range		-65°C to 150°C

recommended operating conditions

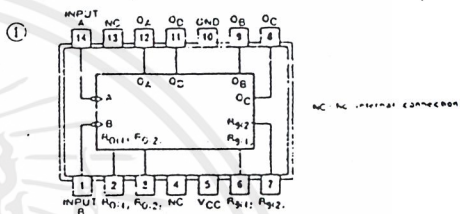
	SN54LS90A			SN74LS90A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	A input	0	32	0	32	0	MHz
	B input	0	16	0	16	0	MHz
Pulse width, t _w	A input	15	15	15	15		ns
	B input	30	30	30	30		ns
Reset inputs	15	15	15	15	15		ns
Reset inactive-state setup, t _{setup}	25	25	25	25	25		ns
Operating free-air temperature, T _A	-55	125	0	70	70		°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = -400μA	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 8mA	0.35	0.5	V
I _I	Input current: Any reset	V _{CC} = MAX, V _I = 7V		0.1	mA
	maximum input voltage	V _{CC} = MAX, V _I = 5.5V		0.2	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V		20	μA
	B input			40	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		-0.4	mA
	A input			-2.4	mA
I _{OS}	Short-circuit output current*	V _{CC} = MAX		-100	mA
	output current*			-100	mA
I _{CC}	Supply current	V _{CC} = MAX. See Note 2	9	15	mA
f _{max}	from A to output O _A		32	42	MHz
	from B to output O _B		16		MHz
t _{PLH}	from A to output O _A		10	16	ns
	from A to output O _D		12	18	ns
t _{PHL}	from A to output O _D		32	48	ns
	from B to output O _B		34	50	ns
t _{PLH}	from B to output O _B		10	16	ns
	from B to output O _C		14	21	ns
t _{PHL}	from B to output O _C		21	32	ns
	from B to output O _D		23	35	ns
t _{PHL}	from B to output O _D		21	32	ns
	from Set-10-0 to Any output		23	35	ns
t _{PHL}	from Set-10-9 to output O _A , O _D		26	40	ns
	from Set-10-9 to output O _B , O _C		20	30	ns
t _{PHL}	from Set-10-9 to output O _B , O _C		26	40	ns

V_{CC} = 5V
T_A = 25°C
C_L = 15pF
R_L = 2kΩ

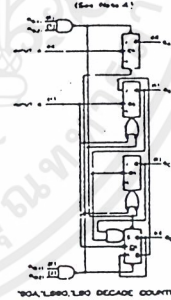
Pin Assignment (Top View)



Function Table

BCD COUNT SEQUENCE				BI-QUINARY (3-2)				RESET COUNT							
70A, LS90, L90 (See Note 3)				70A, LS90, L90 (See Note 3)				70A, LS90, L90 (See Note 3)							
COUNT	OUTPUT	OUTPUT	OUTPUT	COUNT	OUTPUT	OUTPUT	OUTPUT	RESET INPUTS	RESET INPUTS	RESET INPUTS	OUTPUT				
	O _A	O _B	O _C	O _A	O _B	O _C	O _D	R ₀₁	R ₀₂	R ₀₁	R ₀₂	O _A	O _B	O _C	O _D
0	L	L	L	L	L	L	L	H	H	L	L	L	L	L	L
1	L	L	L	H	L	L	L	H	H	L	L	L	L	L	L
2	L	L	H	L	L	L	L	X	X	X	X	X	X	X	X
3	L	L	H	H	L	L	L	L	L	X	X	X	X	X	X
4	L	H	L	L	L	L	L	L	X	X	X	X	X	X	X
5	L	H	L	H	L	L	L	L	X	X	X	X	X	X	X
6	L	H	H	L	L	L	L	L	X	X	X	X	X	X	X
7	L	H	H	H	L	L	L	L	X	X	X	X	X	X	X
8	H	L	L	L	L	L	L	L	X	X	X	X	X	X	X
9	H	L	L	H	L	L	L	L	X	X	X	X	X	X	X

Functional Block Diagram



- NOTES:
- This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R₀ inputs, and it also applies between the two R₁ inputs.
 - ICC is measured with all outputs open, both R₀ inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.
 - Output O_A is connected to input B for BCD count. Output O_D is connected to input A for bi-quinary count. H = high level, L = low level, X = irrelevant.
 - The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC} = 5V, T_A = 25°C.
* Not more than one output should be shorted at a time.
§ O_D outputs are tested at I_{OL} = 16mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
max = maximum count frequency.
t_{PLH} = propagation delay time, low to high-level output
t_{PHL} = propagation delay time, high to low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LF111/LF211/LF311 Voltage Comparators

General Description

The LF111, LF211 and LF311 are FET input voltage comparators that virtually eliminate input current errors. Designed to operate over a 5.0V to $\pm 15V$ range the LF111 can be used in the most critical applications.

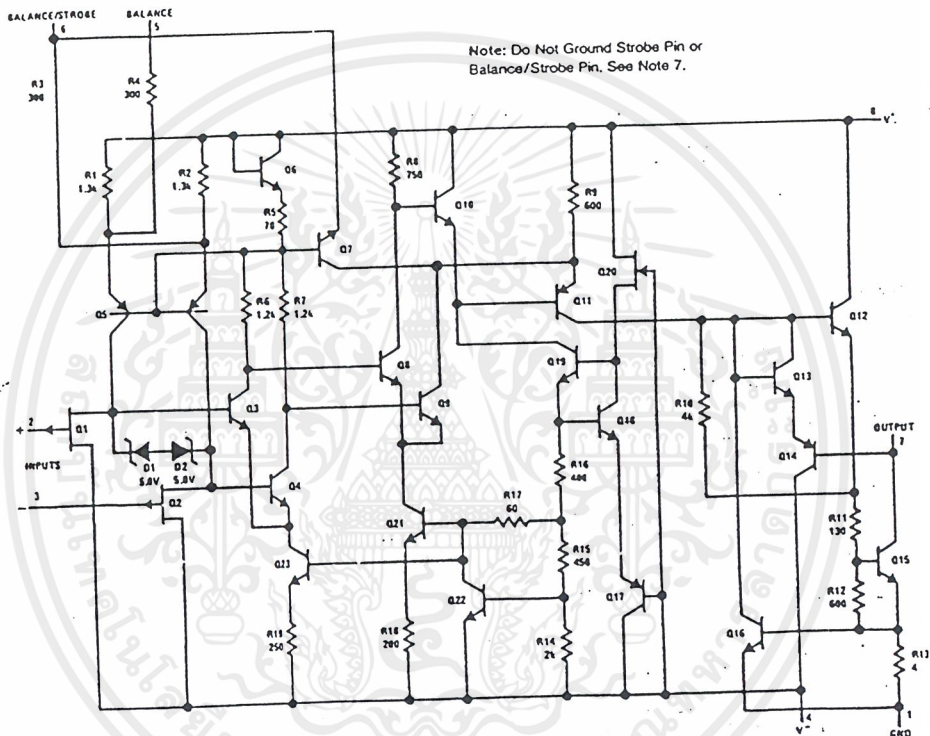
The extremely low input currents of the LF111 allows the use of a simple comparator in applications usually requiring input current buffering. Leakage testing, long time delay circuits, charge measurements, and high source impedance voltage comparisons are easily done.

Further, the LF111 can be used in place of the LM111 eliminating errors due to input currents. See the "application hints" of the LM311 for application help.

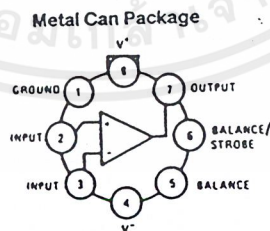
Features

- Eliminates input current errors
- Interchangeable with LM111
- No need for input current buffering

Schematic Diagram



Connection Diagram



Top View
Order Number LF111H, LF111H-MIL or LF311H
See NS Package Number H08C

Electrical Characteristics (LF311) (Note 3)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}$, $R_S \leq 50\text{k}$		2.0	10	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}$, $V_{CM} = 0$ (Note 6)		5.0	75	pA
Input Bias Current	$T_A = 25^\circ\text{C}$, $V_{CM} = 0$ (Note 6)		25	150	pA
Voltage Gain	$T_A = 25^\circ\text{C}$		200		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -10\text{ mV}$, $I_{OUT} = 50\text{ mA}$, $T_A = 25^\circ\text{C}$		0.75	1.5	V
Strobe On Current	$T_A = 25^\circ\text{C}$		3.0		mA
Output Leakage Current	$V_{IN} \geq 10\text{ mV}$, $V_{OUT} = 35\text{ V}$, $T_A = 25^\circ\text{C}$		0.2	10	nA
Input Offset Voltage (Note 4)	$R_S \leq 50\text{k}$			15	mV
Input Offset Current (Note 4)	$V_S = \pm 15\text{ V}$, $V_{CM} = 0$ (Note 6)		1.0		nA
Input Bias Current	$V_S = 15\text{ V}$, $V_{CM} = 0$ (Note 6)		3.0		nA
Input Voltage Range			+14 -13.5		V V
Saturation Voltage	$V^+ \geq 4.5\text{ V}$, $V^- = 0$ $V_{IN} \leq -10\text{ mV}$, $I_{OUT} \leq 8.0\text{ mA}$		0.23	0.4	V
Positive Supply Current	$T_A = 25^\circ\text{C}$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15\text{ V}$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LF111 is $+150^\circ\text{C}$, the LF211 is $+110^\circ\text{C}$ and the LF311 is $+85^\circ\text{C}$. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of $+165^\circ\text{C/W}$, junction to ambient, or $+20^\circ\text{C/W}$, junction to case.

Note 3: These specifications apply for $V_S = \pm 15\text{ V}$ and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ for the LF111, unless otherwise stated. With the LF211, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ and for the LF311 $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5.0 mV supply up to $\pm 15\text{ V}$ supplies.

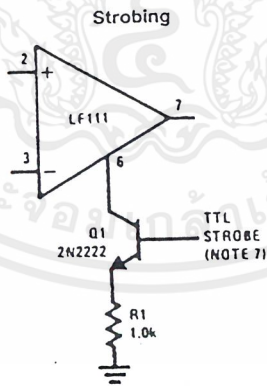
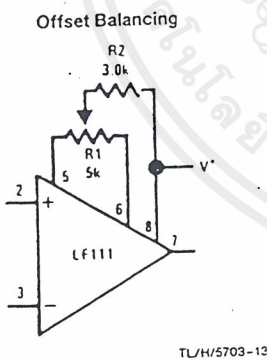
Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1.0 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5.0 mV overdrive.

Note 6: For input voltages greater than 15V above the negative supply the bias and offset currents will increase—see typical performance curves.

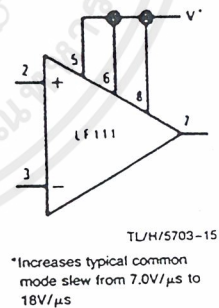
Note 7: This specification gives the current that must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Auxiliary Circuits



Note: Do Not Ground Strobe Pin.

Increasing Input Stage Current*



*Increases typical common mode slew from 7.0V/ μs to 18V/ μs

LM741 Operational Amplifier

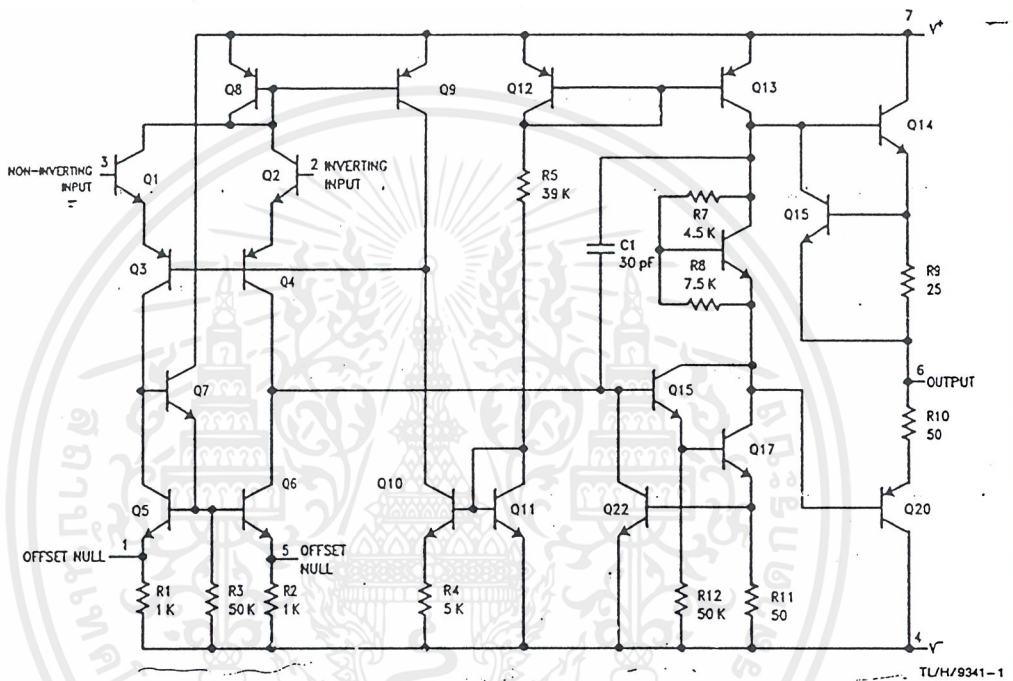
General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications. The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and

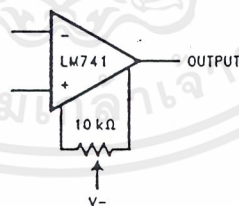
output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C/LM741E are identical to the LM741/LM741A except that the LM741C/LM741E have their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

Schematic Diagram



Offset Nulling Circuit



TL/H/9341-7

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

(Note 5)	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 1)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 2)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	100°C	150°C	100°C
Soldering Information				
N-Package (10 seconds)	260°C	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C	300°C
M-Package				
Vapor Phase (60 seconds)	215°C	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C	215°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.				
ESD Tolerance (Note 6)	400V	400V	400V	400V

Electrical Characteristics (Note 3)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$ $R_S \leq 10\text{ k}\Omega$ $R_S \leq 50\Omega$		0.8	3.0		1.0	5.0		2.0	6.0	mV mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$			4.0			6.0			7.5	mV mV
Average Input Offset Voltage Drift				15							$\mu\text{V}/^\circ\text{C}$
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	±10				±15			±15		mV
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30		20	200		20	200	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500			300	nA
Average Input Offset Current Drift				0.5							nA/°C
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80		80	500		80	500	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			1.5			0.8	μA
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0		M Ω
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_S = \pm 20\text{V}$	0.5									M Ω
Input Voltage Range	$T_A = 25^\circ\text{C}$					±12	±13		±12	±13	V
	$T_{AMIN} \leq T_A \leq T_{AMAX}$										V
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}, R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$	50			50	200		20	200		V/mV V/mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$	32			25			15			V/mV V/mV
	$V_S = \pm 5\text{V}, V_O = \pm 2\text{V}$	10									V/mV

Electrical Characteristics (Note 3) (Continued)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Voltage Swing	$V_S = \pm 20V$ $R_L \geq 10 k\Omega$ $R_L \geq 2 k\Omega$	± 16									V V
	$V_S = \pm 15V$ $R_L \geq 10 k\Omega$ $R_L \geq 2 k\Omega$				± 12 ± 10	± 14 ± 13		± 12 ± 10	± 14 ± 13		V V
Output Short Circuit Current	$T_A = 25^\circ C$ $T_{AMIN} \leq T_A \leq T_{AMAX}$	10 10	25	35 40		25			25		mA mA
Common-Mode Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10 k\Omega, V_{CM} = \pm 12V$ $R_S \leq 50\Omega, V_{CM} = \pm 12V$	80	95		70	90		70	90		dB dB
Supply Voltage Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_S = \pm 20V$ to $V_S = \pm 5V$ $R_S \leq 50\Omega$ $R_S \leq 10 k\Omega$	86	96		77	96		77	96		dB dB
Transient Response Rise Time	$T_A = 25^\circ C$, Unity Gain		0.25	0.8		0.3			0.3		μs
Overshoot			6.0	20		5			5		%
Bandwidth (Note 4)	$T_A = 25^\circ C$	0.437	1.5								MHz
Slew Rate	$T_A = 25^\circ C$, Unity Gain	0.3	0.7			0.5			0.5		V/ μs
Supply Current	$T_A = 25^\circ C$					1.7	2.8		1.7	2.8	mA
Power Consumption	$T_A = 25^\circ C$ $V_S = \pm 20V$ $V_S = \pm 15V$		80	150		50	85		50	85	mW mW
	LM741A $V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			165 135							mW mW
LM741E	$V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			150 150							mW mW
LM741	$V_S = \pm 15V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$					60 45	100 75				nW mW

Note 1: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and T_J max. (listed under "Absolute Maximum Ratings"). $T_J = T_A + (\theta_{JA} P_D)$.

Thermal Resistance	Cerdip (J)	DIP (N)	HO8 (H)	SO-8 (M)
θ_{JA} (Junction to Ambient)	100°C/W	100°C/W	170°C/W	195°C/W
θ_{JC} (Junction to Case)	N/A	N/A	25°C/W	N/A

Note 2: For supply voltages less than $\pm 15V$, the absolute maximum input voltage is equal to the supply voltage.

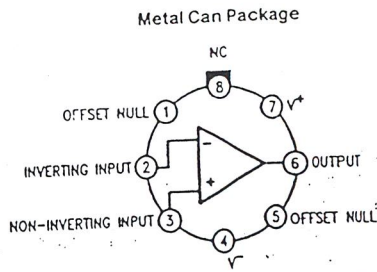
Note 3: Unless otherwise specified, these specifications apply for $V_S = \pm 15V$, $-55^\circ C \leq T_A \leq +125^\circ C$ (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$.

Note 4: Calculated value from: BW (MHz) = 0.35/Rise Time(μs).

Note 5: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

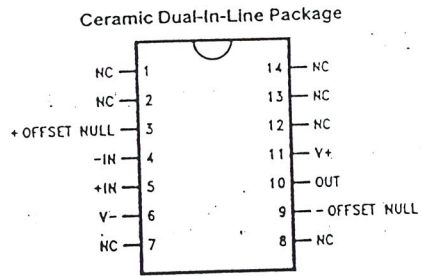
Note 6: Human body model, 1.5 k Ω in series with 100 pF.

Connection Diagrams



TL/H/9341-2

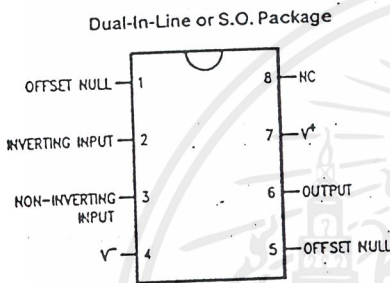
Order Number LM741H, LM741H/883*,
LM741AH/883 or LM741CH
See NS Package Number H08C



TL/H/9341-5

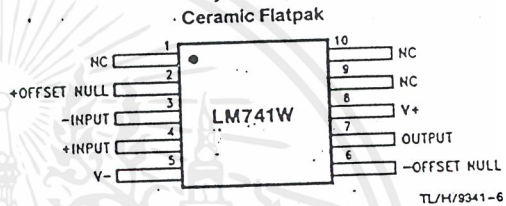
Order Number LM741J-14/883*, LM741AJ-14/883**
See NS Package Number J14A

*also available per JM38510/10101
**also available per JM38510/10102



TL/H/9341-3

Order Number LM741J, LM741J/883*,
LM741CM, LM741CN or LM741EN
See NS Package Number J08A, M08A or N08E



TL/H/9341-6

Order Number LM741W/883
See NS Package Number W10A

*LM741H is available per JM38510/10101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

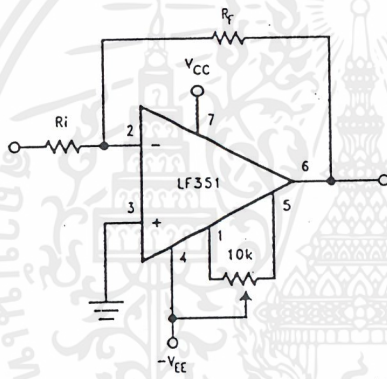
The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements are critical, the LF356 is recommended. If maximum supply

current is important, however, the LF351 is the better choice.

Features

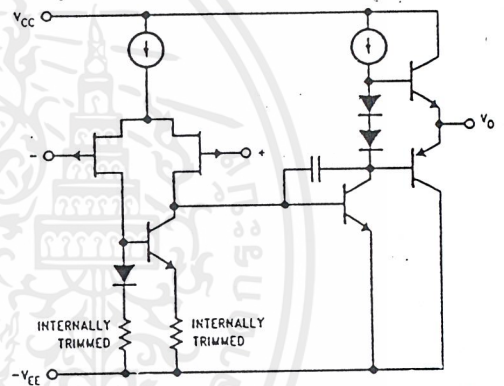
- Internally trimmed offset voltage 10 mV
- Low input bias current 50 pA
- Low input noise voltage 25 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 1.8 mA
- High input impedance 10¹²Ω
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20$ Vp-p, BW = 20 Hz–20 kHz <0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Typical Connection



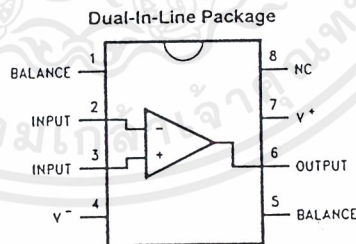
TL/H/5648-11

Simplified Schematic



TL/H/5648-12

Connection Diagrams



TL/H/5648-13

Order Number LF351M or LF351N
See NS Package Number M08A or N08E

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	± 18V
Power Dissipation (Notes 1 and 6)	670 mW
Operating Temperature Range	0°C to +70°C
T _J (MAX)	115°C
Differential Input Voltage	± 30V
Input Voltage Range (Note 2)	± 15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	- 65°C to + 150°C
Lead Temp. (Soldering, 10 sec.)	300°C
Metal Can	260°C
DIP	

θ_{JA}
 N Package 120°C/W
 M Package TBD
 Soldering Information
 Dual-In-Line Package 260°C
 Soldering (10 sec.)
 Small Outline Package 215°C
 Vapor Phase (60 sec.) 220°C
 Infrared (15 sec.)
 See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.
 ESD rating to be determined.

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S = 10 k Ω , T _A = 25°C Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	R _S = 10 k Ω		10		$\mu V/^{\circ}C$
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 3, 4) T _J \leq 70°C		25	100 4	pA nA
I _B	Input Bias Current	T _J = 25°C, (Notes 3, 4) T _J \leq \pm 70°C		50	200 8	pA nA
R _{IN}	Input Resistance	T _J = 25°C		1012		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = \pm 15V, T _A = 25°C V _O = \pm 10V, R _L = 2 k Ω Over Temperature	25 15	100		V/mV V/mV
V _O	Output Voltage Swing	V _S = \pm 15V, R _L = 10 k Ω	\pm 12	\pm 13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = \pm 15V	\pm 11	+ 15 - 12		V V
CMRR	Common-Mode Rejection Ratio	R _S \leq 10 k Ω	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I _S	Supply Current			1.8	3.4	mA

AC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
SR	Slew Rate	$V_S = \pm 15V, T_A = 25^\circ C$		13		V/ μs
GBW	Gain Bandwidth Product	$V_S = \pm 15V, T_A = 25^\circ C$		4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25^\circ C, R_S = 100\Omega, f = 1000 \text{ Hz}$		25		nV/ \sqrt{Hz}
i_n	Equivalent Input Noise Current	$T_J = 25^\circ C, f = 1000 \text{ Hz}$		0.01		pA/ \sqrt{Hz}

Note 1: For operating at elevated temperature, the device must be derated based on the thermal resistance, θ_{JA} .

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0^\circ C \leq T_A \leq +70^\circ C$. V_{OS} , I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every $10^\circ C$ increase in the junction temperature, T_J . Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D . $T_J = T_A + \theta_{JA} P_D$ where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. From $\pm 15V$ to $\pm 5V$.

Note 6: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.



LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

General Description

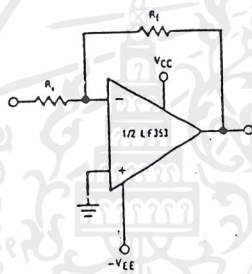
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fastest slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

Features

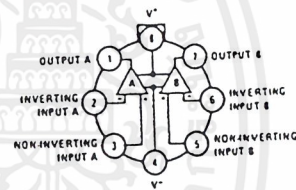
- Internally trimmed offset voltage 10 mV
- Low input bias current 50 pA
- Low input noise voltage 25 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 3.6 mA
- High input impedance 10¹² Ω
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20Vp-p$, $BW = 20$ Hz-20 kHz < 0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Typical Connection



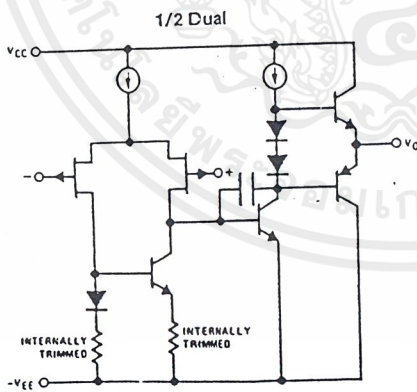
Connection Diagrams

Metal Can Package (Top View)

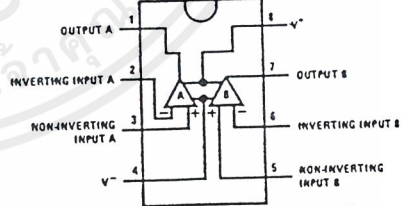


Order Number LF353H
See NS Package Number H08A

Simplified Schematic



Dual-In-Line Package (Top View)



Order Number LF353M or LF353N
See NS Package Number M08A or N08E

TL/H/5649-1

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	± 18V
Power Dissipation	(Note 1)
Operating Temperature Range	0°C to +70°C
T _J (MAX)	150°C
Differential Input Voltage	± 30V
Input Voltage Range (Note 2)	± 15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to +150°C

Lead Temp. (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	260°C
Soldering (10 sec.)	
Small Outline Package	215°C
Vapor Phase (60 sec.)	220°C
Infrared (15 sec.)	
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD Tolerance (Note 7)	1700V
θ _{JA} M Package	TBD

DC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S = 10kΩ, T _A = 25°C Over Temperature		5	10	mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S = 10 kΩ		10		μV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 4, 5) T _J ≤ 70°C		25	100	pA
I _B	Input Bias Current	T _J = 25°C, (Notes 4, 5) T _J ≤ 70°C		50	200	pA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = ± 15V, T _A = 25°C V _O = ± 10V, R _L = 2 kΩ Over Temperature	25	100		V/mV
V _O	Output Voltage Swing	V _S = ± 15V, R _L = 10kΩ	± 12	± 13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ± 15V	± 11	+ 15 - 12		V
CMRR	Common-Mode Rejection Ratio	R _S ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
I _S	Supply Current			3.6	6.5	mA

AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	T _A = 25°C, f = 1 Hz - 20 kHz (Input Referred)		-120		dB
SR	Slew Rate	V _S = ± 15V, T _A = 25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V _S = ± 15V, T _A = 25°C	2.7	4		MHz
e _n	Equivalent Input Noise Voltage	T _A = 25°C, R _S = 100Ω, f = 1000 Hz		16		nV/√Hz
i _n	Equivalent Input Noise Current	T _J = 25°C, f = 1000 Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperatures, the device must be derated based on a thermal resistance of 115°C/W typ junction to ambient for the N package, and 158°C/W typ junction to ambient for the H package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

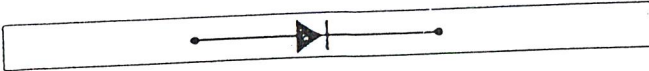
Note 3: The power dissipation limit, however, cannot be exceeded.

Note 4: These specifications apply for V_S = ± 15V and 0°C ≤ T_A ≤ +70°C. V_{OS}, I_B and I_{OS} are measured at V_{CM} = 0.

Note 5: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_J. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. T_J = T_A + θ_{JA} P_D where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. V_S = ± 6V to ± 15V.

Note 7: Human body model, 1.5 kΩ in series with 100 pF.



MUR420
MUR460

MUR420 and MUR460
are Motorola Preferred Devices

Switchmode Power Rectifiers

... designed for use in switching power supplies, inverters and as free wheeling diodes, these state-of-the-art devices have the following features:

- Ultrafast 25, 50 and 75 Nanosecond Recovery Times
- 175°C Operating Junction Temperature
- Low Forward Voltage
- Low Leakage Current
- High Temperature Glass Passivated Junction
- Reverse Voltage to 600 Volts

Mechanical Characteristics:

- Case: Epoxy, Molded
- Weight: 1.1 gram (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead and Mounting Surface Temperature for Soldering Purposes: 220°C Max. for 10 Seconds, 1/16" from case
- Shipped in plastic bags, 5,000 per bag.
- Available Tape and Reeled, 1500 per reel, by adding a "RL" suffix to the part number
- Polarity: Cathode Indicated by Polarity Band
- Marking: U420, U460

ULTRAFAST
RECTIFIERS

4.0 AMPERES
200-600 VOLTS



CASE 267-03
PLASTIC

MAXIMUM RATINGS

Rating	Symbol	MUR		Unit
		420	460	
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V_{RRM} V_{RWM} V_R	200	600	Volts
Average Rectified Forward Current (Square Wave) (Mounting Method #3 Per Note 1)	$I_F(AV)$	4.0 @ $T_A = 80^\circ C$	4.0 @ $T_A = 40^\circ C$	Amps
Nonrepetitive Peak Surge Current (Surge applied at rated load conditions halfwave, single phase, 60 Hz)	I_{FSM}	125	70	Amps
Operating Junction Temperature and Storage Temperature	T_J, T_{stg}	-65 to +175		°C

THERMAL CHARACTERISTICS

Maximum Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	See Note 1	°C/W

ELECTRICAL CHARACTERISTICS

Parameter	Symbol	MUR 420	MUR 460	Unit
Maximum Instantaneous Forward Voltage (1) ($I_F = 3.0$ Amp, $T_J = 150^\circ C$) ($I_F = 3.0$ Amp, $T_J = 25^\circ C$) ($I_F = 4.0$ Amp, $T_J = 25^\circ C$)	V_F	0.710 0.875 0.890	1.05 1.25 1.28	Volts
Maximum Instantaneous Reverse Current (1) (Rated dc Voltage, $T_J = 150^\circ C$) (Rated dc Voltage, $T_J = 25^\circ C$)	i_R	150 5.0	250 10	μA
Maximum Reverse Recovery Time ($I_F = 1.0$ Amp, $di/dt = 50$ Amp/ μs) ($I_F = 0.5$ Amp, $i_R = 1.0$ Amp, $I_{REC} = 0.25$ Amp)	t_{rr}	35 25	75 50	ns
Maximum Forward Recovery Time ($I_F = 1.0$ A, $di/dt = 100$ A/ μs , Recovery to 1.0 V)	t_{fr}	25	50	ns

(1) Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$

Rev 3

Rectifier Device Data

4-31

บรรณานุกรม

1. Ralph E Tartor “ Principles of Solid-State Power Conversion”,Howard W same & Co,Inc U.S.A. ,page 280-285
2. วิโรจน์ อัสวรังสี “ การใช้งานออปแอมป์ และ ลิเนียร์ไอซี” ซีอีเคยูเคชั่น , กรุงเทพฯ , หน้า 333-341
3. สุวัฒน์ คั่น “ เทคนิคและการออกแบบสวิตชิงเพาเวอร์ซัพพลาย” ซีอีเคยูเคชั่น, กรุงเทพฯ, 2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้