

การควบคุมอุณหภูมิเตาอบด้วยฟัซซี่ลอจิก  
TEMPERATURE CONTROL OF HEATER BY FUZZY LOGIC



เลขหมู่.....  
เลขทะเบียน..... 42494  
วัน, เดือน, ปี 24 พ.ศ. 2545

b.....  
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
ภาควิชาวิศวกรรมระบบควบคุม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2543

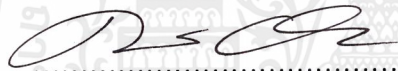
ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การควบคุมอุณหภูมิเตาอบโดยพีซีล่อจิก

ผู้จัดทำ

1. นางสาวกนกกร ลีลาธนากุล
2. นางสาวกมลวรรณ ต้นไธสง



..... อาจารย์ที่ปรึกษา

(อาจารย์ คงศักดิ์ อนันตหิรัญรัตน์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมอุณหภูมิเตาอบโดยฟัซซี่ลอจิก  
TEMPERATURE CONTROL OF HEATER BY FUZZY LOGIC

โดย

นางสาวกนกกร ลีลาธนากุล

รหัสประจำตัวนักศึกษา 40010004

นางสาวกมลวรรณ ต้นไถง

รหัสประจำตัวนักศึกษา 40010007

อาจารย์ที่ปรึกษา

อาจารย์ กงศักดิ์ อนันตหิรัญรัตน์

ปีการศึกษา 2543

บทคัดย่อ

โครงการการควบคุมอุณหภูมิเตาอบด้วยฟัซซี่ลอจิกนี้ มีจุดมุ่งหมายที่จะทำการควบคุมอุณหภูมิโดยใช้ฟัซซี่ลอจิก ที่เป็นวิธีการสำหรับดำเนินการตามกฎที่ได้กำหนดไว้ของระบบในเทอมของภาษาศาสตร์ (Linguistic terms) แทนสมการคณิตศาสตร์ซึ่งในเทอมของภาษาศาสตร์ที่ใช้นั้นจะอยู่ในรูปแบบที่เกี่ยวข้องตามหลักตรรกวิทยาหรือความมีเหตุมีผล (Logical) โดยการตัดสินใจในการทำงานตามกฎจะใช้การตัดสินใจจากฟังก์ชันระดับความเป็นสมาชิก (Membership function) ที่กำหนดไว้ ตามหลักการตัดสินใจแบบมนุษย์

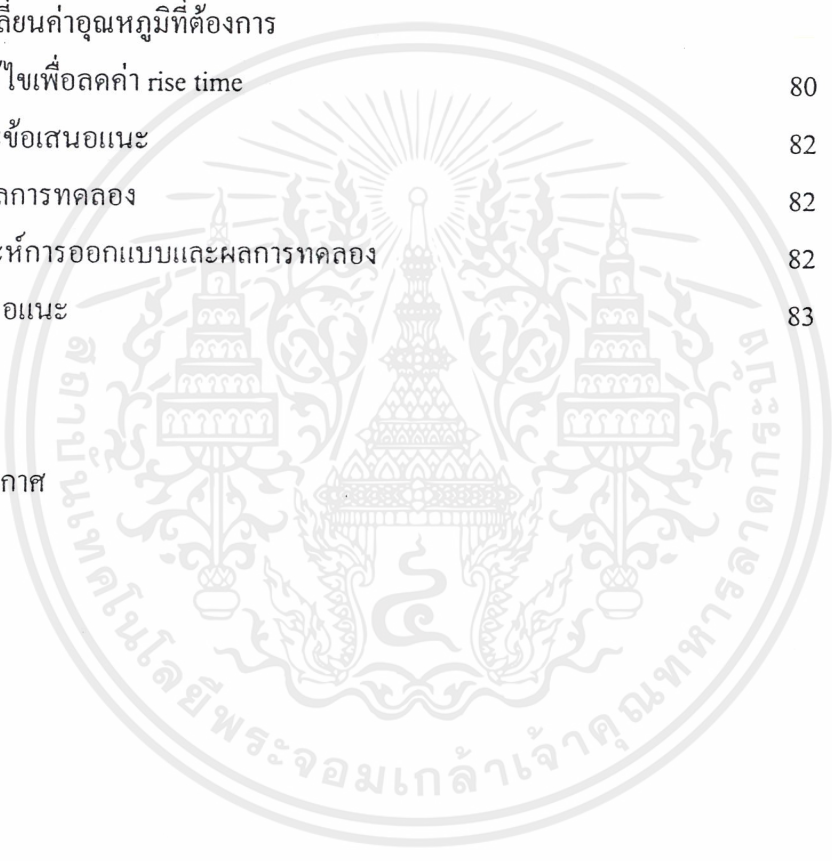
Abstract

Temperature Control of Heater by Fuzzy Logic Project has object for temperature control by Fuzzy logic method. Many systems are too complex to be modeled using mathematics. Fuzzy logic is a methodology for expressing operational laws of a system in linguistic terms instead of mathematical equation. These linguistic terms are often expressed in the form of logical implications. Determine of operational laws are actually sets that define a range of values known as membership function. Then Fuzzy logic method to be similar determine of human.

## สารบัญ

	หน้า
บทคัดย่อ	I
สารบัญ	II
สารบัญตาราง	IV
สารบัญรูปภาพ	V
บทที่	
1 บทนำ	1
2 ทฤษฎีและหลักการ	2
2.1 ตัวควบคุมแบบพีชชี	2
2.2 คลิซเซต	3
2.3 พีชชีเซต	4
2.4 พีชชีลอจิก	5
2.5 การวิเคราะห์แบบพีชชี	6
2.6 การกำหนดฟังก์ชันความเป็นสมาชิกในตัวควบคุมพีชชี	11
2.7 พารามิเตอร์ของฟังก์ชันระดับความเป็นสมาชิก	13
2.8 หลักเกณฑ์ในการกำหนดฟังก์ชันระดับความเป็นสมาชิก	14
2.9 แนวทางการออกแบบกฎ	15
2.10 หลักการการดำเนินงานในโครงการนี้	19
3 การคำนวณและการสร้าง	23
3.1 การสร้างวงจรทางด้านฮาร์ดแวร์	24
3.1.1 วงจรขับ	24
3.1.2 วงจรเซนเซอร์	26
3.1.3 วงจรเลกดูเลเตอร์	33
3.1.4 วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล	34
3.1.5 วงจรไมโครคอนโทรลเลอร์	39
3.2 การคำนวณค่าที่ใช้ในการเขียนโปรแกรมควบคุมระบบ	41
3.2.1 ข้อมูลที่ใช้ในการออกแบบ	41

3.2.2	โปรแกรมการทำงาน	47
3.2.3	กำหนดตัวแปรอินพุตและตัวแปรเอาต์พุต	52
3.2.4	ออกแบบฟังก์ชันระดับความเป็นสมาชิกและกฎการควบคุม	53
4	การทดลองและผลการทดลอง	68
4.1	ผลการทดลองจากการออกแบบครั้งที่ 3	68
4.2	ผลการทดลองจากการออกแบบครั้งที่ 4	74
4.3	ทดลองหาเวลาที่ใช้ในการเปลี่ยนแปลงของอุณหภูมิ เมื่อเปลี่ยนค่าอุณหภูมิที่ต้องการ	76
4.4	การแก้ไขเพื่อลดค่า rise time	80
5	ผลสรุปและข้อเสนอแนะ	82
5.1	สรุปผลการทดลอง	82
5.2	วิเคราะห์การออกแบบและผลการทดลอง	82
5.3	ข้อเสนอแนะ	83
ภาคผนวก ก		
ภาคผนวก ข		
กิตติกรรมประกาศ		
หนังสืออ้างอิง		



## สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงความสัมพันธ์ของตัวแปรและเอาท์พุทของกฎการออกแบบ	17
3.1 การเปิดฮีทเตอร์ 12.5 เปอร์เซ็นต์	42
3.2 การเปิดฮีทเตอร์ 37.5 เปอร์เซ็นต์	43
3.3 การเปิดฮีทเตอร์ 62.5 เปอร์เซ็นต์	44
3.4 การเปิดฮีทเตอร์ 87.5 เปอร์เซ็นต์	45
3.5 ปิดฮีทเตอร์	46
3.6 กฎที่ออกแบบในการควบคุมของการออกแบบครั้งที่ 1	56
3.7 แสดงการออกแบบกฎของการออกแบบครั้งที่ 2	57
3.8 แสดงการออกแบบกฎของการออกแบบครั้งที่ 3	59
3.9 แสดงค่าเอาท์พุทการออกแบบจากการออกแบบ โดยใช้พีซีลอจิกครั้งที่ 3	60
3.10 แสดงค่าเอาท์พุทการออกแบบจากการออกแบบ โดยใช้พีซีลอจิกครั้งที่ 4	66
4.1 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิที่ 100 องศาเซลเซียสจากการออกแบบครั้งที่ 3	68
4.2 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิที่ 60 องศาเซลเซียสจากการออกแบบครั้งที่ 3	69
4.3 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิที่ 120 องศาเซลเซียสจากการออกแบบครั้งที่ 3	72
4.4 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิที่ 100 องศาเซลเซียสจากการออกแบบครั้งที่ 4	74
4.5 เวลาที่ใช้ในการลดลงของอุณหภูมิที่ต้องการจากเดิม 120 องศาเซลเซียส เป็น 100 องศาเซลเซียส	76
4.6 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิที่ต้องการจากเดิม 100 องศาเซลเซียส เป็น 150 องศาเซลเซียส	78
4.7 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิที่ได้ทำการแก้ไข rise time	80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ-IV-รศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญภาพ

รูปที่	หน้า
1.1 กระบวนการควบคุมด้วยพีชชีลอจิก	1
2.1 โครงสร้างระบบควบคุมแบบพีชชีลอจิก	3
2.2 โครงสร้างการทำงานพื้นฐานของระบบพีชชี	6
2.3 แสดงการวินิจฉัย	8
2.4 รูปฟังก์ชันความเป็นสมาชิกรูปตัว S	12
2.5 รูปฟังก์ชันความเป็นสมาชิกรูประฆังคว่ำ	12
2.6 รูปฟังก์ชันความเป็นสมาชิกรูปสามเหลี่ยม	12
2.7 แสดงค่าสูงสุดของฟังก์ชันสามเหลี่ยม	13
2.8 แสดงความกว้างของฟังก์ชันสามเหลี่ยม	14
2.9 แสดงจุดตัดของฟังก์ชันสามเหลี่ยม	14
2.10 แสดงผลการตอบสนองของการเปลี่ยนระดับและการแบ่งช่วงของ ผลการตอบสนองเพื่อหาความสัมพันธ์ของค่าผิดพลาดและการเปลี่ยนแปลง ของค่าผิดพลาด	17
2.11 แสดงกลุ่มของกฎทั้ง 5 ที่ได้จากการออกแบบกฎของตัวควบคุมแบบฮิวริสติก	18
2.12 แสดงบล็อกไดอะแกรมการทำงานของไมโครโหมด 1	20
3.1 แสดงบล็อกไดอะแกรมที่ใช้ในการควบคุมอุณหภูมิสำหรับโครงการนี้	23
3.2 แสดงวงจรขับ	24
3.3 แสดงรูปสัญญาณในการทำงานของวงจรขับ	25
3.4 แสดงวงจรขยายแบบไม่กลับเฟสที่ใช้ขยายสัญญาณของเทอร์โมคัปเปิล	28
3.5 แสดงความต้านทานทางด้านอินพุทของออปแอมป์	29
3.6 แสดงลักษณะการใช้งานของไอซีเบอร์ LM335	31
3.7 แสดงวงจรชดเชยค่าความผิดพลาดอันเนื่องมาจากแรงดันออฟเซตของ ออปแอมป์และค่าความต่างระหว่างหน่วยของศาเซลเซียสกับองศาเคลวิน	32
3.8 แสดงวงจรวัดที่ใช้ในงานจริง	33
3.9 แสดงวงจรเลกทูเลเตอร์ที่ใช้งาน	33
3.10 ตัวแปลงสัญญาณอนาลอกเป็นดิจิตอลขนาด 3 บิต	35
3.11 แสดงความผิดพลาดของวงจร	35

3.12 แสดงวงจรการแปลงสัญญาณแบบประมาณค่าหลายครั้ง	38
3.13 แสดงวงจรการแปลงสัญญาณอนาลอกเป็นดิจิทัล	39
3.14 แสดงบล็อกไดอะแกรมของไมโครคอนโทรลเลอร์	39
3.15 แสดงวงจรการควบคุมระบบด้วยไมโครคอนโทรลเลอร์	40
3.16 แสดงโพลซาร์ทในการรับค่าจากคีย์บอร์ด	47
3.17 แสดงโพลซาร์ทของโปรแกรมการควบคุมอุณหภูมิ	48
3.18 แสดงค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรอินพุตค่าผิดพลาด ในการออกแบบครั้งที่ 1	53
3.19 แสดงค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรอินพุต การเปลี่ยนแปลงของค่าผิดพลาด	54
3.20 แสดงค่าฟังก์ชันระดับการเป็นสมาชิกของตัวแปรช่วงเวลาการเปิดฮีทเตอร์	55
3.21 แสดงกราฟของเอาต์พุตเมื่ออินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 1	56
3.22 แสดงกราฟของเอาต์พุตเมื่ออินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 2	58
3.23 แสดงระดับการเป็นสมาชิกตัวแปรค่าผิดพลาดในการออกแบบครั้งที่ 3	59
3.24 แสดงค่าของเอาต์พุตเมื่ออินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 3	60
3.25 แสดงค่าฟังก์ชันระดับการเป็นสมาชิกของตัวแปรการเปิดฮีทเตอร์ ในการออกแบบครั้งที่ 4	65
3.26 แสดงค่าเอาต์พุตเมื่ออินพุตมีการเปลี่ยนแปลงในการออกแบบ ในการออกแบบครั้งที่ 4	65
4.1 แสดงกราฟของเวลาที่ใช้ในการเพิ่มของอุณหภูมิเมื่ออุณหภูมิที่ต้องการ เท่ากับ 100 องศาเซลเซียสในการออกแบบครั้งที่ 3	70
4.2 แสดงกราฟของเวลาที่ใช้ในการเพิ่มของอุณหภูมิเมื่ออุณหภูมิที่ต้องการ เท่ากับ 60 องศาเซลเซียสในการออกแบบครั้งที่ 3	71
4.3 แสดงกราฟของเวลาที่ใช้ในการเพิ่มของอุณหภูมิเมื่ออุณหภูมิที่ต้องการ เท่ากับ 120 องศาเซลเซียสในการออกแบบครั้งที่ 3	73
4.4 แสดงกราฟของเวลาที่ใช้ในการเพิ่มของอุณหภูมิเมื่ออุณหภูมิที่ต้องการ เท่ากับ 100 องศาเซลเซียส ในการออกแบบครั้งที่ 4	75
4.5 แสดงกราฟของเวลาที่ใช้ในการลดลงจากอุณหภูมิเดิม 120 องศาเซลเซียส เป็น 100 องศาเซลเซียส	77

- 4.6 แสดงกราฟของเวลาที่ใช้ในการเพิ่มขึ้นจากอุณหภูมิเดิม 100 องศาเซลเซียส เป็น 150 องศาเซลเซียส 79
- 4.7 แสดงกราฟของเวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิ 120 องศาเซลเซียส หลังจากได้เพิ่มตัวขยาย 81



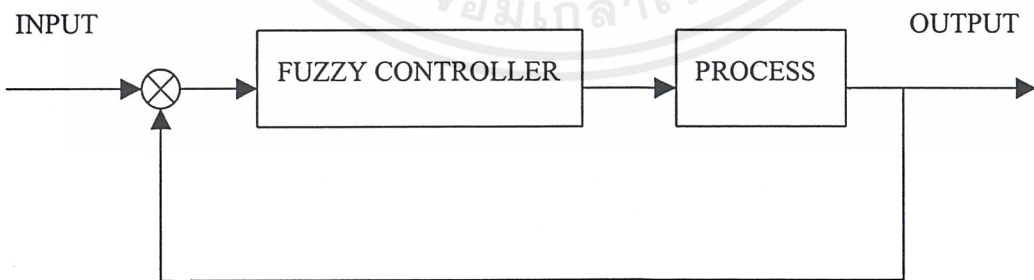
## บทที่ 1

### บทนำ

ในการออกแบบระบบควบคุมโดยทั่วไป จะใช้การวิเคราะห์ทางแบบจำลอง (Model) ของกระบวนการ (Process) ที่เป็นสมการทางคณิตศาสตร์เพื่อนำไปออกแบบตัวควบคุมโดยใช้ทฤษฎีทางวิศวกรรมระบบควบคุม แต่ถ้ากระบวนการมีความซับซ้อนการวิเคราะห์ระบบที่เป็นสมการคณิตศาสตร์จะมีความยุ่งยากมากขึ้น ดังนั้นจึงมีการพัฒนาการออกแบบระบบควบคุมแบบฟัซซี่ลอจิกคอนโทรล (Fuzzy logic control) ซึ่งมีการตัดสินใจในการควบคุมกระบวนการคล้ายกับการตัดสินใจของมนุษย์ในปัญหาที่คลุมเครือโดยประมาณ ส่วนประกอบของระบบไม่จำเป็นที่ต้องมีกระบวนการทางคณิตศาสตร์ที่ซับซ้อน เงื่อนไขจะขึ้นอยู่กับคุณลักษณะของงานที่จะควบคุมรวมกับข้อมูลจากประสบการณ์ของผู้ชำนาญการในระบบควบคุมนั้นๆ

สำหรับโครงการที่นำเสนอนี้เป็นการศึกษาการออกแบบระบบควบคุมโดยใช้ฟัซซี่ลอจิก ซึ่งในการออกแบบระบบควบคุมแบบฟัซซี่ลอจิกที่ดีนั้นจะต้องมีการเลือกฟังก์ชัน (Function) ความเป็นสมาชิกในส่วนต่างๆ ให้เหมาะสมกับงานที่มีการปรับแต่งค่าพารามิเตอร์ (Parameter) ของฟังก์ชันและกฎต่างๆ ให้ถูกต้อง เทียบตรง ฐานความรู้ (Knowledge Base) จะเป็นที่เกี่ยวข้องตัวแปรและกฎควบคุมต่างๆ ที่ใช้ในระบบถือว่าเป็นส่วนที่สำคัญของระบบ

ในระบบที่จะทำการควบคุมนั้นจะต้องจำลองทรานส์เฟอร์ฟังก์ชัน (Transfer function) ของระบบ (Plant) ซึ่งถ้าระบบมีความซับซ้อนมากจะยุ่งยากต่อการหาทรานส์เฟอร์ฟังก์ชัน ดังนั้นจึงมีการใช้หลักการควบคุมแบบฟัซซี่ลอจิกดังแสดงให้เห็นตามรูปที่ 1.1



รูปที่ 1.1 กระบวนการควบคุมด้วยฟัซซี่ลอจิก

## บทที่ 2

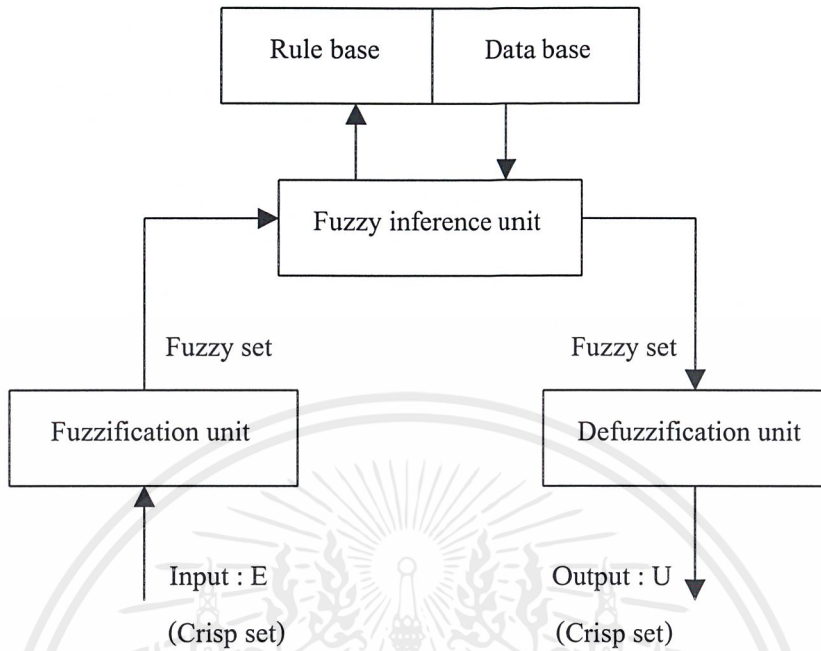
### ทฤษฎีและหลักการ

ระบบควบคุมฟัซซี่ (Fuzzy Control) มีพื้นฐานแนวคิดมาจากทฤษฎีฟัซซี่ลอจิก (Fuzzy logic) กับทฤษฎีฟัซซี่เซต (Fuzzy set) โดยที่ฟัซซี่ลอจิกมีพื้นฐานอยู่บนทฤษฎีฟัซซี่เซตซึ่งจะช่วยให้สามารถอธิบายการปฏิบัติการและกฎการควบคุมของระบบเป็นภาษาได้ชัดเจนขึ้นหลักสำคัญของทฤษฎีฟัซซี่เซต คือ ยอมรับสมาชิกที่มีลักษณะตามเซตเพียงบางส่วนเข้ามาเป็นสมาชิก ซึ่งแตกต่างจากทฤษฎีเซตที่จะเน้นชัดเจนเลยว่าเป็นสมาชิกของเซตหรือไม่เท่านั้น ไม่มีการเป็นสมาชิกของเซตเพียงบางส่วน

#### 2.1 ตัวควบคุมแบบฟัซซี่ (Fuzzy Controller)

โครงสร้างพื้นฐานของการควบคุมแบบฟัซซี่ลอจิก ดังแสดงตามรูปที่ 2.1 ประกอบด้วย ส่วนสำคัญ 4 ส่วน คือ ฟัซซิฟิเคชัน (Fuzzification) , ฟัซซีอินเฟอเรนซ์ (Fuzzy inference) , ฐานความรู้ (Knowledge base) ซึ่งประกอบด้วย ส่วนฐานกฎ (Rule base) กับส่วนฐานข้อมูล (Data base) และ ดีฟัซซิฟิเคชัน (Defuzzification) โดยมีรายละเอียดดังนี้

- 2.1.1 ส่วนฟัซซิฟิเคชัน เป็นส่วนที่ทำหน้าที่เปลี่ยนค่าจากคลิซเซตเป็นฟัซซี่เซต
- 2.1.2 ส่วนฟัซซีอินเฟอเรนซ์ เป็นส่วนที่ทำการอนุมานแบบฟัซซี่จากข้อมูลต่างๆ ประกอบกับ ฐานความรู้เพื่อให้ได้ข้อสรุป
- 2.1.3 ส่วนของฐานความรู้ เป็นส่วนที่เก็บตัวแปรและกฎควบคุมต่างๆ ที่ใช้ในระบบซึ่งได้จาก ฐานข้อมูลและประสบการณ์ความชำนาญของระบบ
- 2.1.4 ส่วนดีฟัซซิฟิเคชัน เป็นส่วนที่เปลี่ยนค่าจากฟัซซี่เซตเป็นคลิซเซต



รูปที่ 2.1 โครงสร้างระบบควบคุมแบบฟัซซีลอจิก

## 2.2 คลิซเซต (Crisp set)

ทฤษฎีคลิซเซต เป็นทฤษฎีเซตที่เราคุ้นเคยกันดีโดยหลักการพื้นฐานของคลิซเซตมีดังนี้

### 2.2.1 การเป็นสมาชิกของเซต

“ ถ้า  $x$  เป็นสมาชิกของเซต  $A$  ” จะใช้สัญลักษณ์คือ  $x \in A$

“ ถ้า  $x$  ไม่เป็นสมาชิกของเซต  $A$  ” จะใช้สัญลักษณ์คือ  $x \notin A$

ซึ่งในคลิซเซตนี้จะระบุชัดเจนว่าสมาชิกของยูนิเวิร์ส (Universe) เป็นสมาชิกของเซต  $A$  หรือไม่ และสามารถแทนค่าระดับการเป็นสมาชิก (Membership function) ซึ่งแทนด้วยสัญลักษณ์  $\mu_A$  ดังนี้

$$\mu_A(x) = 1 \quad \text{ก็ต่อเมื่อ } x \in A$$

$$\mu_A(x) = 0 \quad \text{ก็ต่อเมื่อ } x \notin A$$

### 2.2.2 การเป็นสับเซต (subset)

“ ถ้าสมาชิกทุกตัวของเซต  $A$  เป็นสมาชิกของเซต  $B$  จะเรียกว่า เซต  $A$  เป็นสับเซตของเซต  $B$  ” จะใช้สัญลักษณ์การเป็นสับเซตคือ  $A \subseteq B$

### 2.2.3 การเท่ากันของเซต

“ ถ้าสมาชิกทุกตัวของเซต A เท่ากับสมาชิกทุกตัวของเซต B จะเรียกว่า เซต A เท่ากับเซต B ” จะใช้สัญลักษณ์การเท่ากันคือ  $A = B$

### 2.2.4 การไม่เท่ากันของเซต

“ ถ้าสมาชิกทุกตัวของเซต A ไม่เท่ากับสมาชิกทุกตัวของเซต B จะเรียกว่า เซต A ไม่เท่ากับเซต B ” จะใช้สัญลักษณ์การเท่ากันคือ  $A \neq B$

### 2.2.5 การเป็นสับเซตแท้

“ ถ้าสมาชิกทุกตัวของเซต A เป็นสับเซตของเซต B และ เซต A ไม่เท่ากับเซต B จะเรียกว่า เซต A เป็นสับเซตแท้ของเซต B ” จะใช้สัญลักษณ์การเป็นสับเซตแท้คือ  $A \subset B$

### 2.2.6 การปฏิบัติการของเซต ได้แก่

- คอมพลีเมนต์ (Complement) เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะไม่ใช่สมาชิกของเซต A เลย

- ยูเนียน (Union) เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะมีสมาชิกของทุกเซตรวมอยู่

- อินเตอร์เซกชัน (Intersection) เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะมีสมาชิกซึ่งเป็นสมาชิกของทุกเซตที่กระทำกัน

## 2.3 ฟัซซี่เซต (Fuzzy set)

ฟัซซี่เซต เป็นทฤษฎีในทางคณิตศาสตร์แขนงหนึ่งที่ใช้วิเคราะห์ข้อมูลที่มีความคลุมเครือ มีลักษณะการตัดสินใจคล้ายการตัดสินใจของมนุษย์

ทฤษฎีฟัซซี่เซต เป็นการรวมสมาชิกของหลายๆ คลิเซตที่มีอยู่จริงและพอจะมีลักษณะเข้ารวมกลุ่มได้ ฟัซซี่เซตยอมรับการเป็นสมาชิกของสมาชิกที่มีลักษณะตามเซตเพียงบางส่วนซึ่งจะมีการเปลี่ยนแปลงทีละน้อยระหว่างการมีคุณสมบัติของการเป็นสมาชิกอย่างครบถ้วนกับไม่มีคุณสมบัติของการเป็นสมาชิกเลย แม้ว่าจะไม่พร้อมกันก็ตาม

### 2.3.1 การเป็นสมาชิกของฟัซซี่เซต

ฟัซซี่เซตจะยอมรับสมาชิกที่มีลักษณะที่ถูกเพียงบางส่วนและผิดเพียงบางส่วน ไม่มีขอบเขตที่แน่นอน การประยุกต์ใช้ฟัซซี่เซตจะต้องแสดงค่าระดับ (Degree) ซึ่งเป็นค่าที่เป็นไปได้ที่จะเป็นสมาชิกของเซตหรือฟังก์ชันระดับการเป็นสมาชิก (Membership function) โดยใช้สัญลักษณ์  $\mu$  แทนค่าระดับความเป็นสมาชิกซึ่งมีค่าระหว่าง 0 ถึง 1 ถ้าค่าสูงแสดงว่ามีความเป็นสมาชิกมาก ถ้าค่าต่ำแสดงว่ามีความเป็นสมาชิกน้อย ค่า 0 คือไม่เป็นสมาชิกเลยและค่า 1 คือเป็นสมาชิกอย่างสมบูรณ์

### 2.3.2 นิยามต่างๆ ของฟัซซีเซต

นิยามที่ 1 ฟัซซีเซต ถ้า  $X$  เป็นสมาชิกของฟัซซีเซต  $A$  เราเรียก  $\mu_A$  ว่าเป็นค่าหรืออัตราความเป็นสมาชิก

นิยามที่ 2 ฟัซซีเซต จะว่างก็ต่อเมื่อ ฟังก์ชันระดับการเป็นสมาชิกของฟัซซีเซตนั้นเป็น 0 ตลอดทั้ง  $X$

นิยามที่ 3 ฟัซซีเซต  $A$  และ  $B$  จะเท่ากัน ก็ต่อเมื่อ  $\mu_A(x) = \mu_B(x)$  สำหรับทุกๆ  $x$  ใน  $X$  เขียนแทนด้วย  $A = B$

นิยามที่ 4 สับเซตหรือคอนเทนเมนต์ (Containment) จะนิยามโดย

$$A \subset B \leftrightarrow \mu_A(x) \leq \mu_B(x)$$

นิยามที่ 5 คอมพลิเมนต์ของฟัซซีเซต  $A$  แทนด้วย  $A'$  นิยามโดย

$$\mu_{A'}(x) = 1 - \mu_A(x)$$

นิยามที่ 6 การยูเนียนของฟัซซีเซต ถ้า  $A$  และ  $B$  ประกอบด้วยค่าความเป็นสมาชิก  $\mu_A(x)$  และ  $\mu_B(x)$  แล้ว  $C = A \cup B$  สามารถนิยามได้ว่า

$$\mu_C(x) = \text{Max}(\mu_A(x), \mu_B(x)); x \in X$$

$$\text{หรืออาจเขียนย่อเป็น } \mu_C(x) = \mu_A(x) \cup \mu_B(x)$$

นิยามที่ 7 การอินเตอร์เซกชันของฟัซซีเซต ถ้า  $A$  และ  $B$  เป็นค่าความเป็นสมาชิก  $\mu_A(x)$ ,  $\mu_B(x)$  และ  $C = A \cap B$  จะนิยามได้ว่า

$$\mu_C(x) = \text{Min}(\mu_A(x), \mu_B(x)); x \in X$$

$$\text{หรืออาจเขียนย่อเป็น } \mu_C(x) = \mu_A(x) \cap \mu_B(x)$$

### 2.4 ฟัซซีลอจิก (Fuzzy Logic)

ฟัซซีลอจิก จะมีการกระทำทางลอจิกเพื่อรวมค่าลอจิกต่างๆ ให้เป็นค่าฟัซซีลอจิกซึ่งคล้ายกับตัวแปรในระบบลอจิก 2 ระดับ โดยจะต้องมีการกำหนดลักษณะความหมายให้แตกต่างกันแต่ใช้คำสั่งทางลอจิกเหมือนกันคือ แอนด์ (AND), ออ (OR) และ นีอท (NOT)

#### 2.4.1 การแอนด์ของฟัซซีลอจิก

ตามคำจำกัดความของ ลอฟดี ซาดิช คือ ค่าความจริงเป็นค่าที่น้อยที่สุด (Minimum) นั่นคือสำหรับค่าฟัซซี  $A$  และ  $B$

$$\mu_C(A \text{ AND } B) = \text{Min}(\mu_A, \mu_B)$$

### 2.4.2 การออกของฟัซซี่เซตลอจิก

ตามคำจำกัดความของ ลอฟตี้ ซาดิซ คือค่าความจริงเป็นค่าที่มากที่สุด(Maximum) นั่นคือสำหรับค่าฟัซซี่ A และ B

$$\mu_C(A \text{ OR } B) = \text{Max} (\mu_A, \mu_B)$$

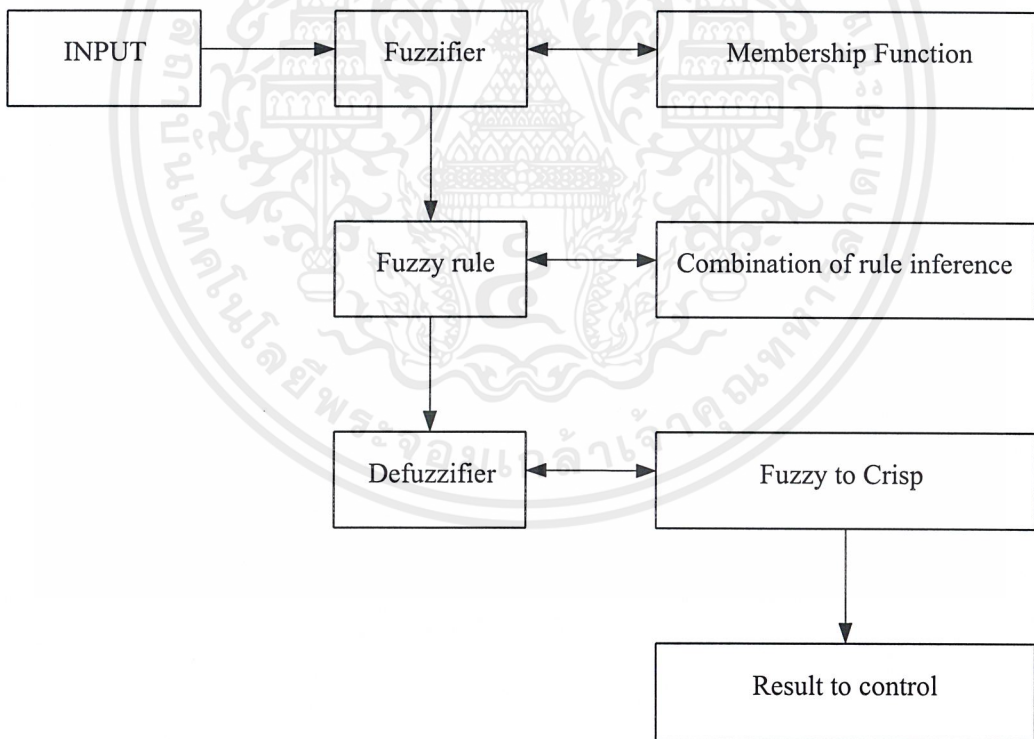
### 2.4.3 การน็อทของค่าฟัซซี่ลอจิก

$$\mu_C(\text{NOT } A) = 1 - \mu_A$$

ซึ่งการกระทำทั้ง 3 นี้เป็นสมมูลของการกระทำในลอจิก 2 ระดับ สำหรับค่า  $\mu$  มีค่าอยู่ระหว่าง 0 ถึง 1

### 2.5 การวิเคราะห์แบบฟัซซี่ (Fuzzy Logic Analysis)

โดยทั่วไปโครงสร้างการทำงานพื้นฐานในระบบฟัซซี่ ดังแสดงตามรูปที่ 2.2 ซึ่งประกอบด้วยส่วนสำคัญ 3 ส่วนดังนี้



รูปที่ 2.2 โครงสร้างการทำงานพื้นฐานของระบบฟัซซี่

### 2.5.1 การเปลี่ยนคลิซเซตเป็นฟัซซี่เซต (Fuzzifier)

เป็นการแปลงข้อมูลอินพุต (Input) ซึ่งอยู่ในรูปของคลิซโดเมน (Crisp Domain) ที่เข้ามาให้อยู่ในรูปความเป็นสมาชิกในระบบฟัซซี่ เนื่องจากในการใช้กับระบบจะต้องเปลี่ยนให้อยู่ในรูปของฟัซซี่โดเมน (Fuzzy Domain) เพื่อส่งไปประมวลผลข้อมูลแล้วจึงเปลี่ยนกลับให้อยู่ในรูปของคลิซโดเมนตามเดิมซึ่งเหมือนกับการกระทำทางอนาลอก (Analog) คือ การเปลี่ยนข้อมูลในโดเมนเวลา (Time Domain) ให้อยู่ในรูปของโดเมนความถี่ (Frequency Domain) เพราะว่ากระบวนการในโดเมนความถี่จะง่ายกว่าในโดเมนเวลา ส่วนในระบบฟัซซี่กฎพื้นฐานสามารถอธิบายการทำงานของระบบในรูปของฟัซซี่ได้ง่าย ดังนั้นจึงมีการเปลี่ยนค่าอินพุตในรูปของคลิซโดเมนให้อยู่ในรูปของฟัซซี่โดเมน

### 2.5.2 กฎการวินิจฉัย (Inference mechanism or Fuzzy rule)

เป็นการนำค่าความเป็นสมาชิก ( $\mu$ ) ในแต่ละภาคไปประมวลผลตามกฎที่ได้ออกแบบไว้สำหรับกฎการวินิจฉัยค่าอินพุตและค่าความจริง จะสนับสนุนเงื่อนไขสำหรับการสร้างส่วนกำหนดรูปแบบฟัซซี่ที่ช่วงปกติ ฟัซซี่คอมไพเลอร์จะสุ่มค่าของอินพุตแล้วนำมาวินิจฉัยค่า เพื่อให้ได้ผลออกมาทางเอาต์พุต (Output) ของระบบตามทฤษฎี ระบบจะรวมเอาค่าที่เป็นไปได้ทั้งหมดของอินพุตเพื่อนำมาวินิจฉัยและประมวลผล

กฎการวินิจฉัยนั้นได้มาจากการสร้างความสัมพันธ์ระหว่างอินพุตและเอาต์พุตขึ้นมา เพื่อนำไปสู่เอาต์พุตที่ต้องการ ซึ่งความสัมพันธ์ระหว่างอินพุตและเอาต์พุตก็คือ กฎ (Rule) นั้นเอง เช่น เมื่อให้อินพุตของตัวคอนโทรลเลอร์ (Controller) คือ ค่าความผิดพลาด (Error : er) และค่าการเปลี่ยนแปลงของค่าความผิดพลาด (Change of error : ce) ของระบบป้อนกลับ (Feedback) และให้อเอาต์พุตของตัวคอนโทรลเลอร์เป็นอินพุตของกระบวนการ (Process or control input : ci) สามารถสร้างความสัมพันธ์ได้ดังนี้ คือ

$$\text{IF } er = \text{LN AND } ce = \text{LN THEN } ci = \text{LP}$$

OR

$$\text{IF } Er = \text{SN AND } ce = \text{SN THEN } ci = \text{SP}$$

OR

.

.

.

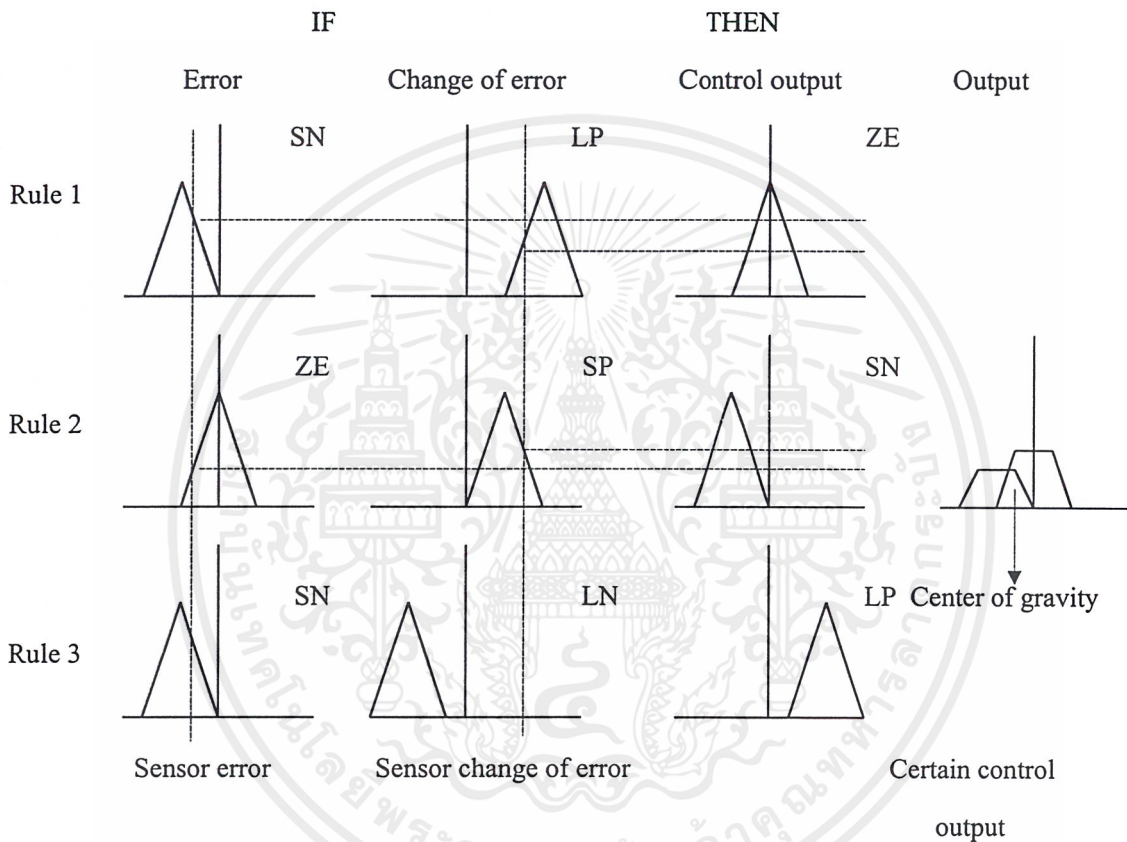
หมายเหตุ : LN = Large Negative

SN = Small Negative

LP = Large Positive

SP = Small Positive

จากความสัมพันธ์ข้างต้นนำมาแสดงได้ดังรูปที่ 2.3



รูปที่ 2.3 แสดงการวินิจฉัย

### หลักการหากฎควบคุมฟัซซี่ (Fuzzy control rule)

ในการออกแบบตัวควบคุมฟัซซี่นั้นปัญหาสำคัญอันหนึ่งคือการหากฎควบคุมฟัซซี่ที่เหมาะสม ซึ่งวิธีที่สามารถนำมาใช้ได้ในงานการควบคุมกระบวนการมีอยู่ 3 วิธีด้วยกัน ดังนี้

- จากความรู้และประสบการณ์ของผู้เชี่ยวชาญ

ตัวควบคุมฟัซซี่ส่วนมากจะได้รับการออกแบบขึ้นโดยอ้างอิงกับความรู้และประสบการณ์ของวิศวกรควบคุมซึ่งอันที่จริงแล้วก็สามารถที่จะกล่าวได้ว่าการควบคุมฟัซซี่นั้นเป็นการประยุกต์ใช้ที่ใช้ได้จริงอันแรกทางด้านระบบผู้เชี่ยวชาญ (Expert system) เลยกทีเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ 8-รศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบด้วยวิธีนี้เหมาะกับระบบที่ผู้ควบคุมควบคุมเป็นหลักสำคัญ กฎการควบคุมนั้นจะได้มาจากรายการ (list) วิธีการควบคุมต่างๆโดยวิศวกรควบคุม แต่ข้อเสียของวิธีนี้ คือ ส่วนมากผู้ควบคุมจะไม่สามารถถ่ายทอดความรู้ที่มีออกเป็นลายลักษณ์อักษร โดยเฉพาะเมื่อระบบมีความซับซ้อนมาก

- จากการจำลองลักษณะการทำงานของผู้ควบคุม

เมื่อทักษะของผู้ควบคุมเป็นสิ่งสำคัญจึงจำเป็นมากที่จะหากฎควบคุมพีชชีมาจากการจำลองลักษณะการทำงานของผู้ควบคุม ซึ่งวิธีนี้สามารถเป็นไปได้ที่จะแปลงการทำงานของผู้ควบคุมมาให้เป็นอินพุตและเอาต์พุตของตัวควบคุม

วิธีนี้ค่อนข้างจะคล้ายคลึงกับการจำลองกระบวนการ แต่ว่าการจำลองการทำงานของผู้ควบคุมนั้นง่ายกว่าการจำลองกระบวนการเพราะอินพุตของระบบจะหาได้ง่ายกว่า แต่ในการใช้งานจริงก็ควรที่จะใช้วิธีการจากความรู้และประสบการณ์ของผู้เชี่ยวชาญร่วมกับวิธีการจากการจำลองลักษณะการทำงานของผู้ควบคุมเข้าด้วยกัน

- จากการจำลองกระบวนการ

ในวิธีการจากความรู้และประสบการณ์ของผู้เชี่ยวชาญนั้นจะมีพื้นฐานมาจากความคิดคร่าวๆ ที่เกี่ยวกับคุณลักษณะของกระบวนการ เช่น เอาต์พุตเพิ่มขึ้นเมื่ออินพุตเพิ่มขึ้น , กระบวนการที่มีการยืดของเวลา (Timelag) ฯลฯ ส่วนในวิธีการจากการจำลองลักษณะการทำงานของผู้ควบคุมจะใช้เฉพาะตัวแปรที่มีให้แก่ผู้ควบคุมกระบวนการ ซึ่งทั้ง 2 วิธีนี้จะใช้ได้ดีเฉพาะกรณีที่ผู้ควบคุมมีบทบาทสำคัญในการควบคุมกระบวนการเท่านั้น

แต่ถ้าไม่ต้องการขึ้นอยู่กับผู้ควบคุมและต้องการให้ผลการควบคุมดีกว่าการควบคุมด้วยผู้ควบคุมก็จะมีวิธีการออกแบบอีกวิธีหนึ่ง คือ การจำลองกระบวนการ ซึ่งเป็นวิธีที่ซับซ้อนกว่า โดยในการออกแบบด้วยวิธีนี้ได้มีการศึกษาวิจัยมาหลายครั้งด้วยกันการจำลองกระบวนการในที่นี้จะเป็นการแสดงคุณลักษณะของกระบวนการออกมาในรูปของพีชชีเซตโดยพิจารณาจากอินพุต , ตัวแปรสถานะ และ เอาต์พุต มีแนวความคิด 2 ทางด้วยกันในการออกแบบตัวควบคุมพีชชีจากแบบจำลองพีชชี ดังนี้

ทางแรก คือ การออกแบบให้กฎควบคุมนั้นทำการชดเชย (Compensate) ลักษณะที่ไม่ต้องการของกระบวนการเพื่อให้ได้ตามเป้าหมายที่ต้องการ

ทางที่สอง คือ เป็นไปตามทฤษฎีของการควบคุมออปติมัล (Optimal control) ซึ่งจะให้โครงสร้างและพารามิเตอร์ของกฎควบคุมทำให้ระบบที่มีตัวควบคุมพีชชีควบคุมอยู่นั้นเป็นไปตามเป้าหมายที่ต้องการ

### 2.5.3 การเปลี่ยนฟัซซี่เซตเป็นคลิซเซต (Defuzzifier)

เป็นการแปลงผลจากค่าความเป็นสมาชิกที่ได้ให้อยู่ในรูปของค่าเอาต์พุตเพื่อนำไปใช้งานในระบบควบคุมต่อไป

#### วิธีการการเปลี่ยนฟัซซี่เซตเป็นคลิซเซต

มีเทคนิคและวิธีการในการเปลี่ยนฟัซซี่เซตเป็นคลิซเซตอยู่มากมายหลายวิธี ดังนี้

#### 2.5.3.1 เทคนิคแมกซ์ไมเซอร์(Maximizer) เลือกค่าสูงสุดจากหลายๆ แบบมาเพียงหนึ่ง

เป็นการใช้ค่าสูงสุดของค่าระดับการเป็นสมาชิก จากการกระทำหลายๆ แบบแล้วเลือกกระทำเพียงหนึ่งรูปแบบ ถ้าเกิดการกระทำที่มีค่า  $\mu$  สูงสุดเท่ากัน 2 อย่างจะต้องใช้รูปแบบการแก้ปัญหาอีกลักษณะหนึ่ง คือ ใช้ค่าเฉลี่ยของค่าเอาต์พุตหรือเลือกการกระทำที่สัมพันธ์กับค่าระดับของระบบพื้นฐาน ถึงแม้เทคนิคแมกซ์ไมเซอร์จะเป็นวิธีที่ง่ายที่สุดแต่ก็ไม่มีประสิทธิภาพเท่าที่ควร

#### 2.5.3.2 ทฤษฎีค่าน้ำหนักเฉลี่ย

จะใช้ค่าเฉลี่ยของการกระทำหลังจากการกำหนดค่าระดับของระดับการเป็นสมาชิกไว้ล่วงหน้าแล้ว เป็นวิธีที่ง่ายและใช้การคำนวณเพียงเล็กน้อยแต่ก็ยังให้ค่าที่ไม่ค่อยชัดเจนเช่นเดียวกับเทคนิคแมกซ์ไมเซอร์ ที่เกิดความไม่ชัดเจนเนื่องจากค่าเอาต์พุตของฟังก์ชันระดับการเป็นสมาชิกมีค่าเอาต์พุตมากกว่าหนึ่งค่าต่อค่า  $\mu$  ที่กำหนดให้ ค่าเอาต์พุตฟังก์ชันของการเป็นสมาชิกมีลักษณะคล้ายกับรูปประมิตหรือประมิตตัดยอด ถ้า  $\mu = 0.5$  ค่าเอาต์พุตมาจากค่าฟังก์ชันของขอบสัญญาณทั้งด้านขาขึ้นและขาลง ถ้า  $\mu = 1$  จะมีค่าตรงช่วงของสัญญาณที่เกิดขึ้นทั้งหมด

วิธีการกำจัดความไม่ชัดเจนสามารถทำได้ด้วยกระบวนการแดมปีง (Damping) ค่าในฟังก์ชันเอาต์พุตด้วยค่าที่แน่นอนให้กลับไปอยู่ในฟังก์ชันอินพุต ซึ่งเป็นวิธีที่น่าเบื่อและไม่สามารถใช้ค่าที่เป็นค่าตรงข้ามของฟังก์ชันอินพุตในการวิเคราะห์ด้วย

#### 2.5.3.3 กรรมวิธีค่าศูนย์กลาง

เป็นการแสดงค่าเอาต์พุตที่สัมพันธ์กับค่าจุดศูนย์กลางมวลของเอาต์พุตในระดับที่ทำงาน เนื่องจากเราไม่ใช้ค่าขอบของฟังก์ชันระดับการเป็นสมาชิกและจะไม่เกิดความไม่ชัดเจนของค่าอีกต่อไป กรรมวิธีค่าศูนย์กลางเป็นการคำนวณที่แน่นอนและเป็นการแก้ไขข้อบกพร่องที่เกิดขึ้นในวิธีอื่นๆ

ค่าศูนย์กลางมักจะสัมพันธ์กับค่าเอาต์พุตหนึ่งค่า ผลที่ได้จะเป็นการกระทำอย่างหยาบๆ ภายในช่วงของเอาต์พุต ภาวทัวๆ ไปจะต้องมีการปฏิบัติเพียงจุดเดียวของแต่ละระบบ ในกรณีที่ต้องทำพร้อมกันหลายกฎในการกระทำครั้งหนึ่งจะต้องเกิดการซ้อนทับ (Overlap) ของค่าฟังก์ชันอินพุตของระดับการเป็นสมาชิกเพื่อแก้ไขความไม่ต่อเนื่องของเอาต์พุต ถึงแม้ว่าจะมีข้อบกพร่องแต่ก็เป็นวิธีที่ดีที่สุดในการรวมกัน (Combination) และการแปลงค่าฟัซซี่กลับคืน (Defuzzification)

กรรมวิธีนี้จะรวมค่าเอาที่พู่ของการกระทำหลายๆ ค่า เป็นค่าค่าเดียวสำหรับใช้ในระบบ และค่าเอาที่พู่ค่าเดียวนี้เป็นค่าน้ำหนักเฉลี่ยของศูนย์กลาง (Centroid) ของแต่ละฟังก์ชันระดับความเป็นสมาชิก

#### 2.5.3.4 กรรมวิธีซิงเกิลตัน (Singleton) : การสังเคราะห์เอาเอาที่พู่เดียว

เป็นเทคนิคพิเศษของกรรมวิธีค่าศูนย์กลางหรืออาจจะเรียกอีกอย่างหนึ่ง คือ กรรมวิธีรีเมนนิ่ง ดีฟัซซิฟิเคชัน (Remaining Defuzzification) วิธีนี้เป็นการนำค่าเอาที่พู่ของฟัซซี่เซตมาใช้ใหม่เป็นค่าเอาที่พู่ค่าเดียวโดยใช้ค่าน้ำหนักเฉลี่ยจากการกระทำรวมกันหลายๆ อย่าง วิธีนี้ได้ค่าความถูกต้องน้อยกว่ากรรมวิธีค่าศูนย์กลางและยังคงต้องการการซ้อนทับกับอินพุตฟังก์ชันเพื่อเป็นการหลีกเลี่ยงความไม่ต่อเนื่องของเอาที่พู่ด้วยหลักการและการคำนวณที่ไม่ยุ่งยากประกอบกับยังไม่มีใครคิดค้นวิธีใหม่ได้ดีกว่าวิธีนี้ ดังนั้นกรรมวิธีนี้จึงน่าที่จะใช้แทนกรรมวิธีค่าศูนย์กลางได้ดีที่สุด

### 2.6 การกำหนดฟังก์ชันความเป็นสมาชิกในตัวควบคุมฟัซซี่

การกำหนดฟังก์ชันความเป็นสมาชิกให้กับฟัซซี่เซต มี 2 วิธี คือ กำหนดโดยใช้ตัวเลข และกำหนดโดยใช้ฟังก์ชัน การกำหนดโดยใช้ตัวเลขนั้นค่าระดับความเป็นสมาชิกของฟัซซี่เซตสามารถอธิบายได้โดยใช้เวกเตอร์ (Vector) ตัวเลขซึ่งมิติของเวกเตอร์ขึ้นอยู่กับจำนวนสมาชิกที่เป็นแบบไม่ต่อเนื่องในเอกภพสัมพัทธ์ (Universe of Discourse) ส่วนการกำหนดโดยใช้ฟังก์ชันนั้นจะมีการกำหนดฟังก์ชันซึ่งเป็นฟังก์ชันจากเอกภพสัมพัทธ์ไปบน [0,1] รูปแบบของฟังก์ชันความเป็นสมาชิกที่นิยมใช้มีดังต่อไปนี้

#### 2.6.1 ฟังก์ชันรูปตัว S (S-function) ฟังก์ชันนี้จะมีรูปร่างเป็นตัว S ดังแสดงในสมการที่ (1.1) และรูปที่ 2.4

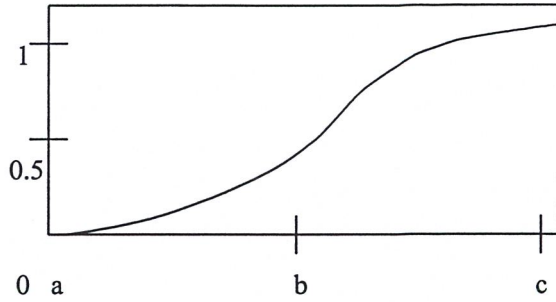
$$S(u;a,b,c) = \begin{cases} 0 & ; u < a \\ 2 [(u - a) / (c - a)]^2 & ; a \leq u < b \\ 1 - 2 [(u - c) / (c - a)]^2 & ; b \leq u \leq c \\ 2 & ; u > c \end{cases} \quad (1.1)$$

โดยที่ a,b,c คือ ค่าคงที่ใดๆ

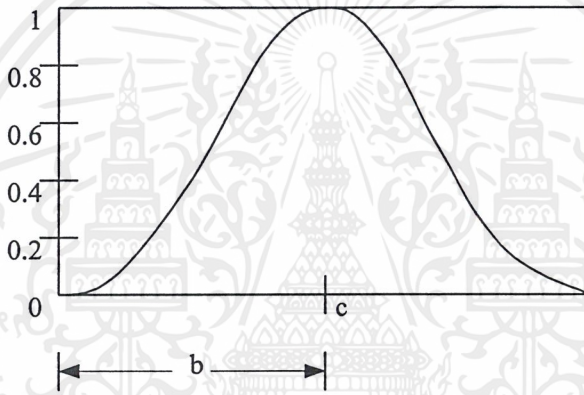
u คือ ค่าตัวแปรอินพุต

#### 2.6.2 ฟังก์ชันรูประฆังคว่ำ ( $\pi$ -function) ฟังก์ชันนี้จะมีรูปร่างเป็นระฆังคว่ำ ดังแสดงในสมการที่ (1.2) และรูปที่ 2.5

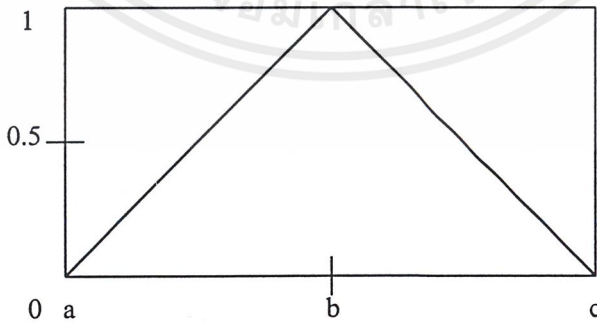
$$\pi(u;b,c) = \begin{cases} S(u;c - b, (c - b) / 2, c) & ; u \leq c \\ 1 - S(u;c, (c + b) / 2, c + b) & ; u > c \end{cases} \quad (1.2)$$



รูปที่ 2.4 รูปฟังก์ชันความเป็นสมาชิกรูปตัว S



รูปที่ 2.5 รูปฟังก์ชันความเป็นสมาชิกรูประฆังคว่ำ



รูปที่ 2.6 รูปฟังก์ชันความเป็นสมาชิกรูปสามเหลี่ยม

2.6.3 ฟังก์ชันรูปสามเหลี่ยม (T-function) ฟังก์ชันนี้จะมีรูปร่างเป็นสามเหลี่ยม ดังแสดงในสมการที่ (1.3) และรูปที่ 2.6

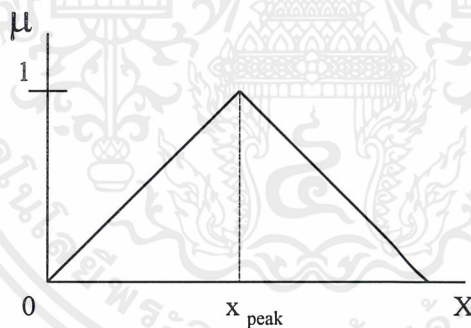
$$T(u;a,b,c) = \begin{cases} 0 & ; u \leq a \\ (u - a) / (b - a) & ; a < u \leq b \\ (c - u) / (c - b) & ; b < u \leq c \\ 0 & ; u > c \end{cases} \quad (1.3)$$

## 2.7 พารามิเตอร์ของฟังก์ชันความเป็นสมาชิก

ในปริภูมิพจน์เล่มนี้จะใช้ฟังก์ชันสามเหลี่ยมเป็นฟังก์ชันความเป็นสมาชิกดังนั้นจะกล่าวเพียงพารามิเตอร์ของฟังก์ชันสามเหลี่ยมเท่านั้น

### นิยาม 2.7.1 ค่าสูงสุด (Peak Value)

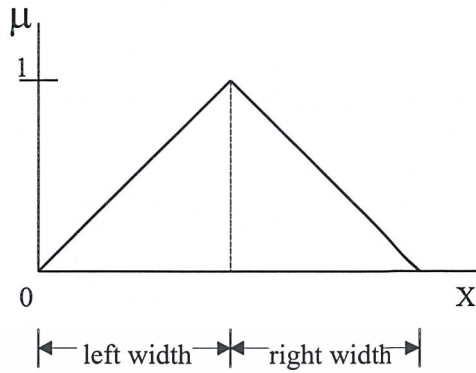
ค่าสูงสุด หมายถึง ค่าสูงสุดของฟังก์ชันความเป็นสมาชิกในแต่ละเทอม โดยจะมีค่าเท่ากับ 1 ดังแสดงตามรูปที่ 2.7



รูปที่ 2.7 แสดงค่าสูงสุดของฟังก์ชันสามเหลี่ยม

### นิยาม 2.7.2 ความกว้างทางซ้ายและทางขวา (Left and Right Width)

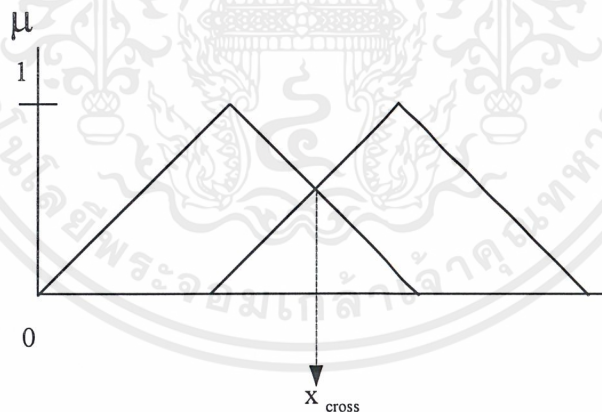
ความกว้างทางซ้ายและขวา หมายถึง ช่วงความกว้างระหว่างจุดสูงสุดกับจุดศูนย์ของฟังก์ชันความเป็นสมาชิกหรือเรียกว่าซัพพอร์ตเซต (Support set) ถ้าความกว้างของทางซ้ายและทางขวาเท่ากันเราจะเรียกฟังก์ชันนี้เป็นฟังก์ชันสมมาตร (Symmetrical function) ดังแสดงตามรูปที่ 2.8



รูปที่ 2.8 แสดงความกว้างของฟังก์ชันสามเหลี่ยม

**นิยาม 2.7.3 จุดตัด (Cross-point)**

จุดตัด หมายถึง จุดตัดระหว่างฟังก์ชันความเป็นสมาชิก  $\mu_{A_1}$  และ  $\mu_{A_2}$  ในเอกภพสัมพัทธ์ X คือ ค่า  $x_{cross}$  ที่ซึ่ง  $\mu_{A_1}(x_{cross}) = \mu_{A_2}(x_{cross}) > 0$  และระดับของจุดตัดคือ ค่าระดับความเป็นสมาชิกของ  $x_{cross}$  และจำนวนจุดตัดระหว่างฟังก์ชันความเป็นสมาชิก 2 ฟังก์ชันเรียกว่า อัตราส่วนของจุดตัด (Cross-point ratio) ดังแสดงในรูปที่ 2.9



รูปที่ 2.9 แสดงจุดตัดของฟังก์ชันสามเหลี่ยม

**2.8 หลักเกณฑ์ในการกำหนดฟังก์ชันความเป็นสมาชิก**

2.8.1 การกระจายข้อมูลหรือคุณลักษณะของความสัมพันธ์ระหว่างอินพุตและเอาต์พุตของกระบวนการที่ควบคุมว่าเป็นเชิงเส้น (Linear) หรือไม่เป็นเชิงเส้น (non-linear) ถ้าเป็นเชิงเส้นควรใช้ฟังก์ชันสามเหลี่ยมแต่ถ้าไม่เป็นเชิงเส้นควรใช้ฟังก์ชันรูปตัว S หรือฟังก์ชันรูประฆังคว่ำ

2.8.2 คุณสมบัติในการคำนวณ เช่น ความเร็วในการคำนวณและขนาดของหน่วยความจำ

2.8.3 ความต่อเนื่องและไม่ต่อเนื่องของข้อมูล โดยทั่วไปจำนวนฟังก์ชันที่ใช้กำหนดระดับของค่า ลิงค์จิสติกไม่ควรต่ำกว่า 5 ถึง 7 ระดับ ถ้าต่ำกว่านี้จะเกิดความไม่ต่อเนื่องและเกิดความผิดพลาดใน ผลลัพธ์ แต่ถ้ามีจำนวนมากกว่านี้จะทำให้เสียเวลาในการคำนวณมากขึ้น

2.8.4 การกำหนดฟังก์ชัน ในแต่ละฟังก์ชันควรจะให้มีการทับกันระหว่างฟังก์ชันของเซตที่อยู่ติด กันเพื่อให้แน่ใจว่าการควบคุมต้องมีกฎควบคุมอย่างน้อย 1-2 กฎ ในการรองรับตัวแปรอินพุท เปรอร์เซนต์การทับกันอยู่ที่ประมาณ 15-50 %

2.8.5 การกำหนดค่าพารามิเตอร์ของฟังก์ชันความเป็นสมาชิก ควรมีอัตราส่วนของจุดตัดเป็น หนึ่ง ระดับความเป็นสมาชิกของจุดตัดควรเท่ากับ 0.5 และฟังก์ชันควรมีลักษณะสมมาตร ซึ่งจะทำ ให้ระบบมีสมรรถนะที่ดีนั่นคือ เวลาในการเข้าถึงเร็วและเปอร์เซนต์การฟุ้งเกินต่ำ

## 2.9 แนวทางการออกแบบกฎ

กฎถือว่าเป็นหัวใจสำคัญในตัวควบคุมพีซซี โดยกฎจะเป็นที่รวมของประสบการณ์เกี่ยวกับ พฤติกรรมการตอบสนองของระบบเชิงประมาณที่ต้องการควบคุม ซึ่งวิธีการกำหนดอาจจะสรุปรูปร่าง นอนไม่ได้ ดังนั้นหลักเกณฑ์ประมาณค่ากฎอาจจะกำหนดได้จากคุณสมบัติของระบบอย่างง่าย ๆ และทำการปรับแต่งให้เหมาะสมหรืออาจจะทดสอบจากแบบจำลองทางคณิตศาสตร์ของระบบเพื่อ ใช้เป็นแนวทางการออกแบบ

การออกแบบกฎโดยใช้วิธีฮิวริสติก (Heuristic) เป็นการออกแบบกฎจากพฤติกรรมการ ตอบสนองของระบบที่ได้จากประสบการณ์หรือจากการทดสอบจนกระทั่งได้ค่าสมรรถนะที่ ต้องการซึ่งการออกแบบกฎโดยประมาณนี้จะใช้วิธีการพิจารณาความสัมพันธ์ของอินพุทและผล ตอบสนอง ดังแสดงในรูปที่ 2.10 ซึ่งสามารถเขียนเป็นกฎแบบหยาบได้ดังแสดงตามตารางที่ 2.1

นอกจากนี้จากความสัมพันธ์ของอินพุทและผลการตอบสนองทำให้สามารถแบ่งกฎแบบ ละเอียดได้ 5 กลุ่มดังแสดงในรูปที่ 2.11 ดังนี้

กำหนดให้ค่าลิงค์จิสติก สำหรับค่าผิดพลาด , อัตราการเปลี่ยนแปลงของค่าผิดพลาด และ เอาท์พุทของระบบพีซซีเป็น

PB = Positive Big

PM = Positive Medium

PS = Positive Small

ZE = Zero

NM = Negative Medium

NS = Negative Small

NB = Negative Big

กลุ่มที่ 0 (Group 0) คือ กลุ่มของกฎที่มีค่า  $e(k)$  และค่า  $ce(k)$  เป็นค่าบวก (Positive) หรือลบ (Negative) ด้วยค่าที่น้อย (Small) หรือศูนย์ (Zero) ซึ่งหมายความว่า ค่าปัจจุบันของเอาท์พุทอยู่ห่าง จากค่าที่กำหนดไว้ (Setpoint) เพียงเล็กน้อย ดังนั้น ค่า  $\Delta u(k)$  ควรมีค่าน้อยหรือศูนย์ด้วย สรุปกฎใน กลุ่มนี้จะสัมพันธ์กับสถานะคงตัวหรือเสถียรภาพ (Steady State) ของระบบ

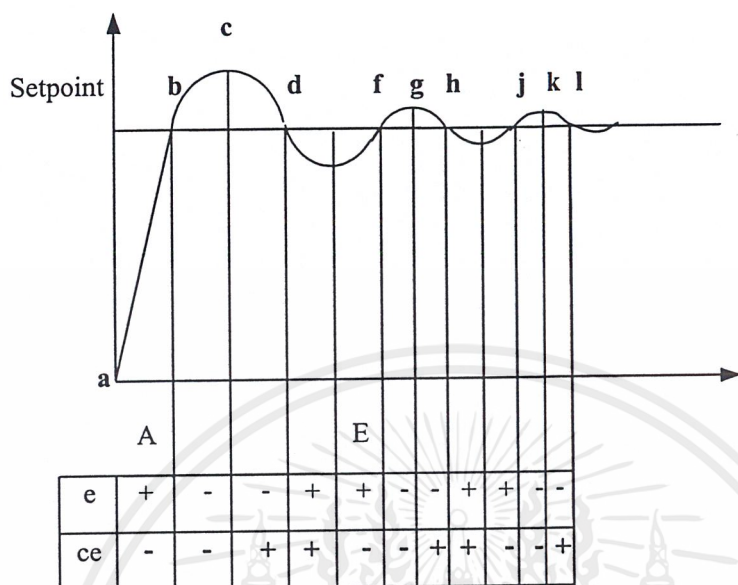
กลุ่มที่ 1 (Group 1) คือ กลุ่มของกฎที่มีค่า  $e(k)$  เป็นค่าลบระดับกลางจนถึงมาก (NM,NB) หมายความว่า ค่าเอาต์พุตมีค่ามากกว่าค่าที่กำหนดให้มาก ขณะเดียวกัน ค่า  $ce(k)$  เป็นค่าบวกแสดงว่าค่าเอาต์พุตมีการเปลี่ยนแปลงแบบเคลื่อนเข้าหาค่าที่กำหนดให้ ดังนั้น ค่า  $\Delta u(k)$  จะเป็นตัวที่เร่งให้ระบบเข้าสู่ค่าที่กำหนดเร็วขึ้นหรือหน่วงให้ระบบเข้าสู่ค่าที่กำหนดช้าลงนั่นเอง เช่น ถ้าเอาต์พุตของระบบมีค่ามากกว่าค่าที่กำหนดไว้มาก ( $e(k)$  is NB) และกำลังเคลื่อนที่เข้าหาค่าที่กำหนดไว้อย่างช้าๆ ( $ce(k)$  is PS) ดังนั้นขนาดของการเคลื่อนที่เข้าสู่ค่าที่กำหนดควรจะถูกกระตุ้นให้เร็วขึ้น ( $\Delta u(k)$  is NS) เป็นต้น

กลุ่มที่ 2 (Group 2) คือ กลุ่มของกฎที่มีค่า  $e(k)$  มีค่าเข้าใกล้ค่าที่กำหนดไว้ (PS,ZE,NS)หรือมีค่าต่ำกว่าค่าที่กำหนดมาก (PM,PB) ขณะเดียวกันค่า  $ce(k)$  เป็นค่าบวกแสดงว่าค่าเอาต์พุตกำลังเคลื่อนออกจากค่าที่กำหนดไว้ ดังนั้น ค่า  $\Delta u(k)$  ควรมีค่าเป็นบวกเพื่อเปลี่ยนค่าเอาต์พุตให้เคลื่อนที่สู่ค่าที่กำหนดให้แทนที่จะเคลื่อนที่ออกจากค่าที่กำหนด

กลุ่มที่ 3 (Group 3) คือ กลุ่มของกฎที่มีค่า  $e(k)$  เป็นค่าบวกที่มีค่ากลางๆ หรือบวกมากๆ ซึ่งหมายความว่า เอาต์พุตมีค่าต่ำกว่าค่าที่กำหนดมาก ขณะเดียวกันค่า  $ce(k)$  เป็นค่าลบแสดงว่าค่าเอาต์พุตเคลื่อนที่สู่ค่าที่กำหนดให้ ดังนั้น ค่า  $\Delta u(k)$  จะเป็นตัวที่เร่งให้ระบบเข้าสู่ค่าที่กำหนดเร็วขึ้นหรือหน่วงให้ระบบเข้าสู่ค่าที่กำหนดช้าลงนั่นเอง เช่น ถ้าเอาต์พุตของระบบมีค่ามากกว่าค่าที่กำหนดให้มากๆ ( $e(k)$  is PB) และกำลังเคลื่อนที่เข้าหาค่าที่กำหนดไว้อย่างรวดเร็ว ( $ce(k)$  is NM) ดังนั้นขนาดของการเคลื่อนที่เข้าสู่ค่าที่กำหนดควรจะถูกกระตุ้นให้เร็วขึ้นเพียงเล็กน้อยเท่านั้น ( $\Delta u(k)$  is PS) เป็นต้น

กลุ่มที่ 4 (Group 4) คือ กลุ่มของกฎที่มีค่า  $e(k)$  ใกล้เคียงกับค่าที่กำหนด (PS,ZE,NS)หรือมีค่ามากกว่าค่าที่กำหนดไว้มาก (NM,NB) ขณะเดียวกันค่า  $ce(k)$  เป็นค่าลบแสดงว่าเอาต์พุตเคลื่อนที่ออกจากค่าที่กำหนดไว้ ดังนั้นค่า  $\Delta u(k)$  ควรเป็นค่าลบเพื่อเปลี่ยนให้เอาต์พุตเคลื่อนที่เข้าหาค่าที่กำหนดให้นั่นเอง

จากที่กล่าวมาข้างต้น จะเห็นได้ว่าสิ่งที่สำคัญสำหรับตัวควบคุมฟัซซี่คือ ฐานความรู้ ซึ่งจากการนำตัวควบคุมฟัซซี่มาประยุกต์ใช้กับงานด้านต่างๆ พบว่าปัญหาที่เกิดขึ้นคือ กรณีที่ฐานความรู้ไม่เหมาะสมอาจทำให้ระบบไม่สามารถเข้าสู่สภาวะคงตัวหรือเสถียรภาพได้หรือกรณีที่พารามิเตอร์ของกระบวนการมีการเปลี่ยนแปลง ฐานความรู้เดิมที่มีอยู่อาจจะแก้ปัญหาไม่ได้



รูปที่ 2.10 แสดงผลการตอบสนองของการเปลี่ยนระดับและการแบ่งช่วงของผลการตอบสนองเพื่อหาความสัมพันธ์ของ ค่าผิดพลาดและการเปลี่ยนแปลงของค่าผิดพลาด

Rule No.	ค่าความผิดพลาด(e)	อัตราค่าผิดพลาด(ce)	Output	Reference
1	P	Z	P	Point a,e,i
2	Z	N	N	Point b,f,j
3	N	Z	N	Point c,g,k
4	Z	P	P	Point d,h,l
5	Z	N	Z	Setpoint
6	P	N	P	Range A,E

ตารางที่ 2.1 แสดงความสัมพันธ์ของตัวแปรอินพุตและเอาต์พุตของกฎการออกแบบ

ค่าผิดพลาด(e)	อัตราค่าผิดพลาด (ce)						
	NB	NM	NS	ZE	PS	PM	PB
NB	NB	NM	NM	NM	NS	ZE	ZE
NM	NS	NS	NS	NS	ZE	PS	PS
NS	NB	NB	NM	NS	ZE	PS	PM
ZE	NS	NM	NS	ZE	PS	PM	PB
PS	NS	NS	NS	ZE	PM	PB	PB
PM	NS	ZE	ZE	PS	PM	PB	PB
PB	NS	NS	ZE	PS	PM	PB	PB

-  กลุ่มที่ 0
-  กลุ่มที่ 1
-  กลุ่มที่ 2
-  กลุ่มที่ 3
-  กลุ่มที่ 4

รูปที่ 2.11 แสดงกลุ่มของกฎทั้ง 5 ที่ได้จากการออกแบบกฎของตัวควบคุมแบบฮิวริสติก

## 2.10 หลักการการดำเนินงานในโครงงานนี้

### 2.10.1 หลักการทำงานของไทม์เมอร์ (TIMER) ของไมโครคอนโทรลเลอร์ 89C52

ไมโครคอนโทรลเลอร์ 89C52 มีไทม์เมอร์ 1 และไทม์เมอร์ 2 ขนาด 16 บิต นับขึ้น ซึ่งมีโหมดการทำงานเหมือนกันทุกอย่าง โดยสามารถเลือกโหมดการทำงานในรีจิสเตอร์ TMOD และควบคุมการทำงานของไทม์เมอร์ ในรีจิสเตอร์ TCON ซึ่งในการทำโครงงานเรื่องนี้ใช้โหมด 1 ในการควบคุมเวลาในการเปิดและปิดอีทีเตอร์ และ เวลาในการทำงานของเตาอบ จึงอธิบายการทำงานเฉพาะในโหมดหนึ่งเท่านั้น

#### รีจิสเตอร์ TMOD

การกำหนดโหมดการทำงานของไทม์เมอร์ ต้องกำหนดในรีจิสเตอร์ TMOD โดยมีบิตควบคุมดังนี้

GATE	C/T	M1	M0	GATE	C/T	M1	M0
------	-----	----	----	------	-----	----	----

โดย 4 บิตบนกำหนดโหมดของไทม์เมอร์ 1 ส่วน 4 บิตล่างกำหนดโหมดของไทม์เมอร์ 0

**GATE** บิตกำหนดเลือกการหยุดและทำงานของไทม์เมอร์ โดยถ้าเป็นหนึ่ง และบิต TRx เป็นหนึ่งด้วย สามารถหยุดไทม์เมอร์เมื่อขา INTx เป็น 0 และให้ไทม์เมอร์ทำงานนับเมื่อขา INTx เป็น 1 แต่ถ้า บิตนี้เป็น 0 จะหยุดไทม์เมอร์กำหนดที่บิต TRx เป็น 0 และไทม์เมอร์ทำงานเมื่อบิต TRx เป็น 1 เท่านั้น

**C/T** เป็น 1 เมื่อต้องการไทม์เมอร์ทำงานเป็นเคาน์เตอร์ และเป็น 0 เมื่อต้องการให้ไทม์เมอร์ทำงานเป็นไทม์เมอร์ปกติ

M1	M0	กำหนดโหมดการทำงานของไทม์เมอร์ดังนี้
0	0	โหมด 0
0	1	โหมด 1
1	0	โหมด 2
1	1	โหมด 3

## รีจิสเตอร์ TCON

ควบคุมการทำงานของไทม์เมอร์มีบิตควบคุมดังนี้ โดย ถ้า x เป็น 0 เป็นส่วนควบคุมของไทม์เมอร์ 1 และถ้าเป็น 1 เป็นส่วนควบคุมของไทม์เมอร์ 0

TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

TFx บิตเป็น 1 เมื่อไทม์เมอร์นับจนเกิดการโอเวอร์โฟลล์ (overflow) เพื่ออินเตอร์รัปต์ (interrupt) ไมโครคอนโทรลเลอร์ และเป็น 0 เมื่อมีการตอบสนองอินเตอร์รัปต์

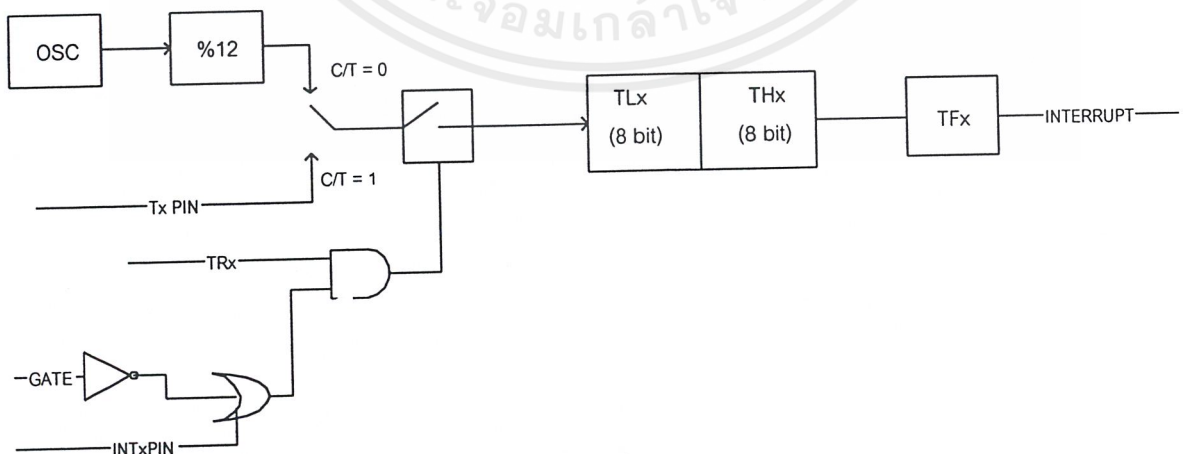
TRx กำหนดไทม์เมอร์ 1 ทำการนับเมื่อเป็นและหยุดนับเมื่อเป็น 0

IEx เกิดการอินเตอร์รัปต์จาก INTx จะเป็น 1 และเป็น 0 เมื่อมีการตอบสนองอินเตอร์รัปต์

ITx กำหนดการอินเตอร์รัปต์ของขา INTx โดยถ้าเป็น 1 จะอินเตอร์รัปต์แบบขอบขาลง และถ้าเป็น 0 จะอินเตอร์รัปต์แบบระดับต่ำ (low level)

### การทำงานในโหมด 1 ของไทม์เมอร์

ไทม์เมอร์ในโหมดนี้จะนับขึ้น 16 บิต ซึ่งจะถูกเพิ่มค่า 1 ค่าเมื่อนับจำนวนสัญญาณอสซิลเลเตอร์ (oscillator) ได้ 12 คล็อก (clock) มีบล็อกไดอะแกรมการทำงานดังรูปที่ 2.12



รูปที่ 2.12 แสดงบล็อกไดอะแกรมการทำงานของไทม์เมอร์โหมด 1

จากรูปที่ 2.13 กำหนดทำงานเป็นไทม์เมอร์โดยบิต C/T เป็น 0 และควบคุมการนับและหยุดที่บิต TRx โดยให้บิต GATE เป็น 0 เมื่อสัญญาณออสซิลเลเตอร์ครบ 12 คล็อก และบิต TRx เป็น 1 รีจิสเตอร์ TLx 8 บิต และ THx 8 บิต รวมกันเป็น 16 บิต จะนับขึ้น 1 ค่า จนกระทั่งเกิดการโอเวอร์โฟลล์ บิต TFX จะถูกเซตเป็น 1 และเกิดการอินเตอร์รัปต์ขึ้นเพื่อรอการตอบสนองอินเตอร์รัปต์ เมื่อเกิดการโอเวอร์โฟลล์ ไทม์เมอร์จะเริ่มนับค่าใหม่ที่ 00H และจะนับขึ้นไปเรื่อยๆ จนกว่าจะเซตบิต TRx เป็น 0

### 2.10.2 การรับข้อมูลจากตัวแปลงสัญญาณอนาลอกเป็นดิจิตอล (Analog to Digital Convertor)

การรับข้อมูลต้องมีการอินเตอร์เฟซ (Interface) กันระหว่างไมโครคอนโทรลเลอร์กับตัวแปลงอนาลอกเป็นดิจิตอล โดยเมื่อคอนเวอร์เตอร์แปลงข้อมูลจากอนาลอกเป็นดิจิตอลเรียบร้อยแล้วจะส่งสัญญาณมาอินเตอร์รัปต์ไมโครคอนโทรลเลอร์เพื่อรับข้อมูลไปใช้ ดังนั้นในการทำงานจึงอินาเบิล (Enable) อินเตอร์รัปต์จากภายนอกที่ขา INTO โดยกำหนดการอินเตอร์รัปต์แบบขอบขาสูงในบิต IE0 ของรีจิสเตอร์ TCON เป็น 1 และเมื่อมีการอินเตอร์รัปต์ขึ้น บิต IT0 จะเซตเป็น 1 เกิดการตอบสนองอินเตอร์รัปต์ขึ้น โดยให้รับข้อมูลจากคอนเวอร์เตอร์ได้ค่าที่ต้องการ

### 2.10.3 การใช้ไมโครคอนโทรลเลอร์ในการควบคุม

ในการควบคุมช่วงเวลาในการเปิดและปิดฮีตเตอร์ ใช้ไทม์เมอร์ของไมโครคอนโทรลเลอร์เป็นตัวนับเวลา ค่าช่วงเวลาจะเปลี่ยนแปลงตามค่าผิดพลาดและการเปลี่ยนแปลงของค่าผิดพลาด

ค่าผิดพลาดได้จากผลต่างของอุณหภูมิที่ต้องการซึ่งรับจากการกดคีย์ และอุณหภูมิของเตาอบขณะนั้นซึ่งรับจากอะนาลอกทูดิจิตอลเป็นตัวแปลงสัญญาณที่ได้จากเซนเซอร์เป็นอินพุทให้กับไมโครคอนโทรลเลอร์ ค่าผิดพลาดจะถูกเก็บเป็นข้อมูลเพื่อใช้ในการหาค่าการเปลี่ยนแปลงค่าผิดพลาดในครั้งต่อไป

ค่าผิดพลาดและค่าการเปลี่ยนแปลงค่าผิดพลาดจะนำไปใช้ดูค่าในตาราง อ่านค่าช่วงในการเปิดฮีตเตอร์ซึ่งได้จากการคำนวณโดยใช้หลักการของพีชชีลอจิกไว้แล้ว เมื่อตัวแปรอินพุททั้งสองค่าเปลี่ยนไปในการควบคุมอุณหภูมิเตาอบแต่ละขณะ ทั้งนี้ใช้วิธีการอ่านค่าจากตารางเพื่อไมโครคอนโทรลเลอร์สามารถควบคุมอุณหภูมิได้ทันกับการเปลี่ยนแปลงของอุณหภูมิ เพราะไม่ต้องเสียเวลาในการคำนวณค่าโดยใช้วิธีพีชชีลอจิก

### 2.10.4 วิธีการในการควบคุมอุณหภูมิเตาอบโดยใช้พีชชีลอจิก

การควบคุมอุณหภูมิของเตาอบโดยการควบคุมกำลังที่ส่งให้ฮีตเตอร์แบบใช้อินทิเกรต ในที่นี้ใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุม โดยใช้ไทม์เมอร์เป็นตัวนับเวลาในช่วงเวลาเปิดฮีตเตอร์และปิดฮีตเตอร์ในหนึ่งคาบเวลา ซึ่งช่วงเวลาในการเปิดและปิดฮีตเตอร์มีการเปลี่ยนค่าเมื่ออุณหภูมิมีค่าผิดพลาดและการเปลี่ยนแปลงของค่าผิดพลาดเปลี่ยนไปเพื่อค่อยๆลดกำลังให้กับฮีต

เตอร์เมื่ออุณหภูมิใกล้ค่าอุณหภูมิที่ต้องการ ค่าช่วงเวลาการเปิดและปิดฮีทเตอร์ในหนึ่งคาบเวลาได้ใช้พีชชีลอจิกในการคำนวณซึ่งจะสะดวกในการหาค่าดังกล่าว

การคำนวณโดยใช้พีชชีลอจิกต้องสร้างกฎในการคำนวณ โดยใช้หลักการทั่วไปในการควบคุมอุณหภูมิ โดยกำหนดตัวแปรดังนี้

ตัวแปรเพื่อใช้ในการตัดสินใจในการควบคุมอุณหภูมิ คือ

- ค่าผิดพลาดของอุณหภูมิจากอุณหภูมิที่ต้องการ
- การเปลี่ยนแปลงของค่าผิดพลาดดังกล่าว

ตัวแปรที่ใช้เป็นผลจากการคำนวณ ซึ่งเป็นค่าที่นำไปควบคุมฮีทเตอร์ คือ

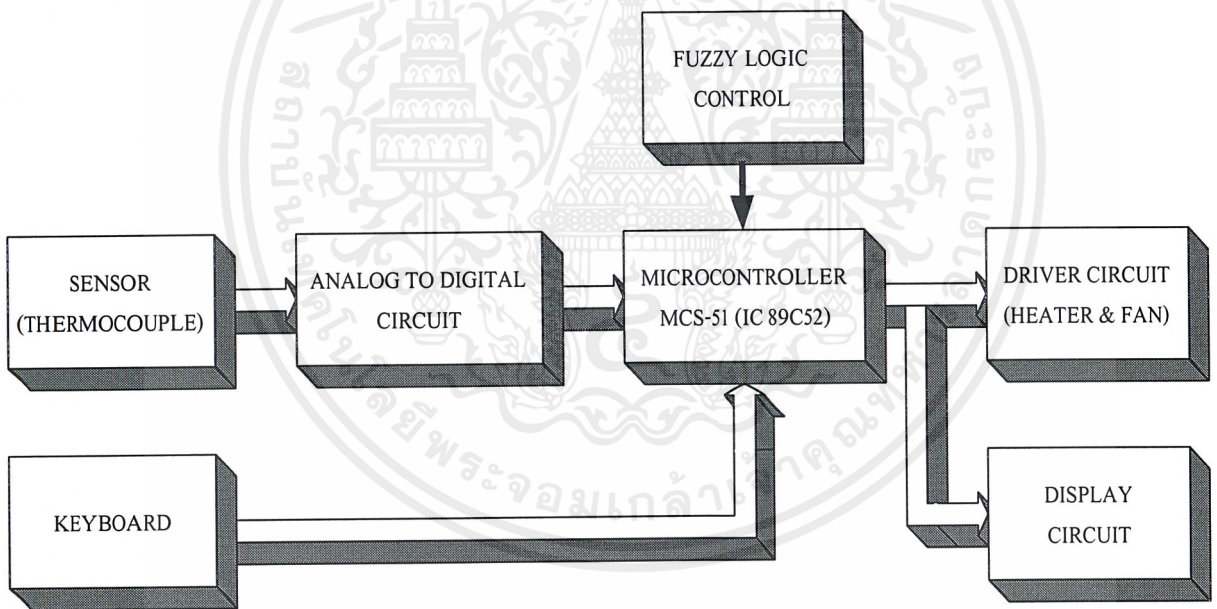
- เปอร์เซ็นต์การเปิดฮีทเตอร์ในหนึ่งคาบเวลา



### บทที่ 3

#### การคำนวณและการสร้าง

ในโครงการควบคุมอุณหภูมิเตาอบโดยฟัซซี่ลอจิกนี้เราสามารถที่จะแสดงบล็อกไดอะแกรมในการทำงานของระบบการควบคุมดังแสดงตามรูปที่ 3.1 จากรูปจะเห็นว่าเราใช้ไมโครคอนโทรลเลอร์ตระกูลเอ็มซีเอส 51 ไอซีเบอร์ 89C52 มาเป็นตัวควบคุมระบบทั้งหมด โดยใช้วิธีการฟัซซี่ลอจิกมาประมวลค่าที่ใช้ในการควบคุมเพื่อให้ได้ค่าที่ต้องการและเหมาะสมไปใช้ในการควบคุมระบบ ค่าที่รับมาทำการประมวลนั้นจะนำมาจากค่าของตัวเทอร์โมคัปเปิลที่เป็นเซนเซอร์อุณหภูมิแล้วทำการแปลงสัญญาณที่ได้มาซึ่งเป็นสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลก่อนนำเข้าไมโครคอนโทรลเลอร์ เพื่อทำการประมวลค่าออกมาควบคุมการจ่ายกำลังไฟฟ้าให้กับฮีทเตอร์

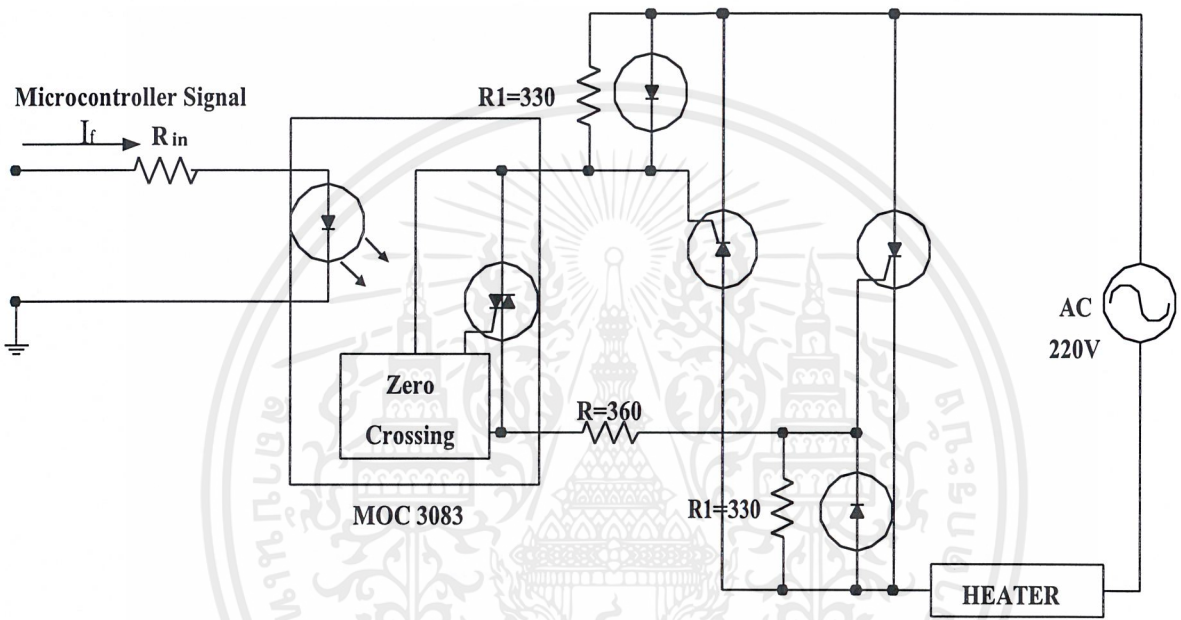


รูปที่ 3.1 แสดงบล็อกไดอะแกรมที่ใช้ในการควบคุมอุณหภูมิสำหรับโครงการนี้

### 3.1 การสร้างวงจรทางด้านฮาร์ดแวร์ (Hardware)

#### 3.1.1 วงจรขับ (Driver circuit)

วงจรขับเป็นวงจรที่ใช้ในการควบคุมกำลังที่ต้องการจ่ายให้แก่ฮีตเตอร์ โดยการควบคุมด้วยสัญญาณที่ออกมาจากไมโครคอนโทรลเลอร์ (Microcontroller) ดังแสดงตามรูปที่ 3.2



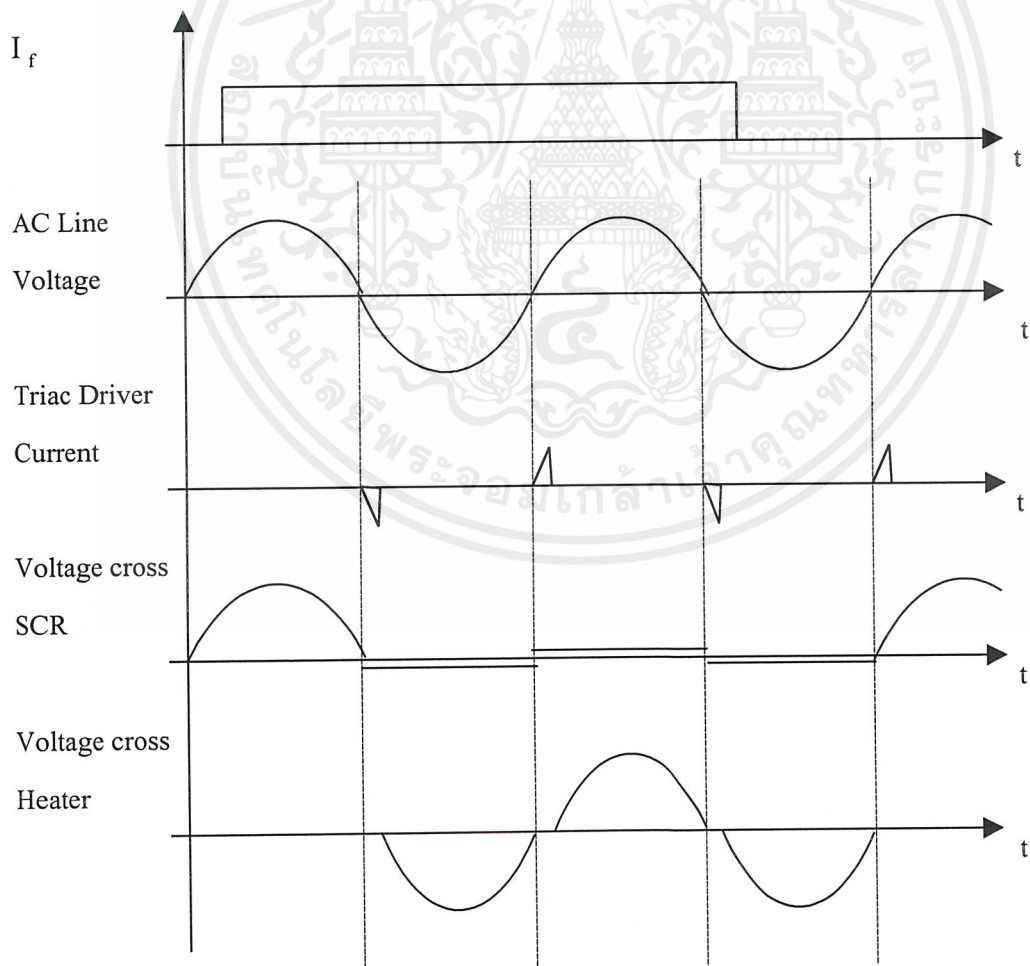
รูปที่ 3.2 แสดงวงจรขับ

##### 3.1.1.1 การทำงานของวงจรขับ

ในการทำงานของวงจรขับจะเป็นการควบคุมฮีตเตอร์ (Heater) โดยใช้สัญญาณจากไมโครคอนโทรลเลอร์มาควบคุม จะเห็นว่าเป็นการควบคุมวงจรทางด้านแรงดันไฟฟ้าสูงโดยใช้สัญญาณควบคุมที่มีแรงดันไฟฟ้าต่ำ ด้วยเหตุนี้ทำให้จึงจำเป็นต้องใช้อุปกรณ์ออปโตไอโซเลเตอร์ (Optoisolator) ซึ่งเป็นอุปกรณ์ที่ทำหน้าที่ในการแยกกราวด์ (Ground) ระหว่างวงจรทั้งสองวงจรคือ วงจรทางด้านแรงดันไฟฟ้าสูงหรือวงจรด้านเอาท์พุทกับวงจรทางด้านแรงดันไฟฟ้าต่ำหรือวงจรทางด้านอินพุทออกจากกันอย่างสิ้นเชิงเนื่องจากการคับปลิง (Coupling) ระหว่างวงจรทั้งสองจะเกิดขึ้นจากการใช้แสงเป็นตัวกลางเท่านั้น

หลักการการทำงานของตัวออกโฟโตไอโซเลชันจะอาศัยความเข้มของแสงที่ได้รับจากกระแสอินพุตที่ไหลผ่านไดโอดอินฟราเรด (Infrared Diode) ถ้ากระแสที่ไหลผ่านไดโอดอินฟราเรดมีค่ามากพอที่จะทำให้มันกำเนิดแสงออกมากเพียงพอที่จะทำให้ตัวตรวจจับแสงหรือโฟโตไดโอดแอค (Phototriac) รับแสงที่ส่งมา โฟโตไดโอดแอคก็จะการนำกระแส

หลักการการทำงานของวงจรจับนี้จะถูกควบคุมโดยสัญญาณที่มาจากไมโครคอนโทรลเลอร์ซึ่งเป็นการควบคุมทางไฟตรงที่มีกระแสต่ำ ถ้าค่ากระแส  $I_f$  มีค่าอยู่ในย่าน 5 – 60 มิลลิแอมป์ (mA) จะทำให้โฟโตไดโอดแอคนั้นนำกระแสเพื่อที่จะจ่ายกำลังให้แก่ฮีตเตอร์โดยจะนำในช่วงที่ค่าแรงดันที่จ่ายให้กับฮีตเตอร์มีค่าเป็นศูนย์ ถ้าค่ากระแส  $I_f$  มีค่าน้อยกว่า 5 มิลลิแอมป์โฟโตไดโอดแอคก็จะไม่ทำงาน แต่ไม่ควรที่จะจ่ายกระแสอินพุตให้เกินค่า 60 มิลลิแอมป์เพราะตัวอุปกรณ์อาจจะเสียหายได้ เราสามารถที่จะแสดงรูปของสัญญาณที่จ่ายให้แก่ฮีตเตอร์เมื่อมีสัญญาณการควบคุม ดังแสดงตามรูปที่ 3.3



รูปที่ 3.3 แสดงรูปสัญญาณในการทำงานของวงจรจับ

### 3.1.1.2 การคำนวณค่าความต้านทานที่ใช้ในวงจร

การคำนวณหาค่าความต้านทานอินพุท ( $R_{in}$ ) ซึ่งเป็นตัวที่จะจำกัดกระแสที่จ่ายให้แก่อินพุทของตัวออปโตไอโซเลต และค่าความต้านทาน  $R1, R$  จะเป็นตัวจำกัดกระแสที่ไหลผ่านไตรแอกตัวขับและ จำกัดกระแสทริกซ์ (Trig Current) ที่ขาเกจ (Gate) ของเอสซีอาร์ (SCR)

ค่า  $R_{in}$  จะต้องทำให้กระแส  $I_f$  มีค่าอยู่ในย่าน 5 ถึง 60 มิลลิแอมป์จะได้

$$R_{in} = \frac{V - V_f}{I_f} \text{ โอห์ม } (\Omega)$$

$V$  คือ ค่าแรงดันของสัญญาณที่เข้าขาอินพุทของตัวออปโตไอโซเลต (โวลต์)

$V_f$  คือ ค่าแรงดันที่ตกคร่อมตัวไดโอดอินฟราเรด ค่า  $V_f$  นี้จะมีค่าประมาณ 1.3 โวลต์

$I_f$  คือ ค่ากระแสที่ไหลผ่านตัวไดโอดอินฟราเรดหรือกระแสอินพุทของตัว

ออปโตไอโซเลต จะอยู่ในย่าน 5 ถึง 60 มิลลิแอมป์

$$R_{in} = \frac{5V - 1.3V}{5mA} = 740 \text{ โอห์ม}$$

$$R_{in} = \frac{5V - 1.3V}{60mA} = 62 \text{ โอห์ม}$$

ดังนั้นค่าความต้านทานอินพุทมีค่าอยู่ในย่าน 62 ถึง 740 โอห์ม

ค่าความต้านทาน  $R1$  และ  $R$  จะต้องทำให้มีกระแสไหลผ่านไตรแอกตัวขับไม่เกิน 1 แอมป์  
คำนวณได้จาก

$$R1, R \approx \frac{V_{peak}}{I_{peak}}$$
$$R1, R \approx \frac{220 * 1.414}{1} \approx 310 \text{ โอห์ม}$$

1

ดังนั้นค่าความต้านทาน  $R1$  และ  $R$  จะต้องใช้ค่าที่มากกว่า 310 โอห์ม

### 3.1.2 วงจรเซนเซอร์ (Sensor)

ในโครงการนี้เราจะใช้เทอร์โมคัปเปิลชนิดเค (Thermocouple type K) เป็นตัววัดอุณหภูมิ

#### 3.1.2.1 รายละเอียดของเทอร์โมคัปเปิล

เทอร์โมคัปเปิล เป็น ทรานสดิวเซอร์ (Transducer) ชนิดหนึ่งที่ใช้ตรวจสอบอุณหภูมิมีหลักการทำงาน คือ จะให้แรงดันออกมาแปรผันกับการเปลี่ยนแปลงของอุณหภูมิ ย่านในการวัดของเทอร์โมคัปเปิลจะขึ้นอยู่กับชนิดของเทอร์โมคัปเปิลแต่ละชนิด แต่เมื่อรวมทุกชนิดแล้วจะมีย่านของการวัดอุณหภูมิตั้งแต่ -150 ถึง 1500 องศาเซลเซียส และค่าของไทม์คอนสแตนต์ (Time Constant)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะขึ้นอยู่กับขนาดของสายที่ใช้ในโครงสร้างของเทอร์โมคัปเปิล คือ ถ้าเทอร์โมคัปเปิลที่ใช้ขนาดสายเล็กค่าไทม์คอนสแตนต์จะมีค่าน้อยมากประมาณ 30 มิลลิวินาที (Millisecond) ในการสร้างค่าแรงดันของเทอร์โมคัปเปิลจะสร้างค่าแรงดันที่เปลี่ยนแปลงตามอุณหภูมิมีค่าน้อยมากประมาณ 10 มิลลิโวลต์ต่อ 1 องศาเซลเซียส ฉะนั้นในการใช้งานสำหรับการวัดนั้นจะมีผลกระทบจากสัญญาณรบกวนทางไฟฟ้า (Noise) ดังนั้นในทางอุตสาหกรรมจะต้องมีการป้องกันหรือชดเชยผลอันเนื่องมาจากสัญญาณรบกวนทางไฟฟ้า

เทอร์โมคัปเปิลชนิดเค ได้ถูกพัฒนาขึ้นเพื่อที่จะทำให้เทอร์โมคัปเปิลสามารถวัดอุณหภูมิได้สูงกว่าชนิดเจ มีราคาถูกกว่า และเป็นที่ยอมรับกันอย่างแพร่หลายมากที่สุด เทอร์โมคัปเปิลชนิดนี้สายบวกทำจากโลหะผสมระหว่างนิกเกิล 90% กับ โครเมียม 10% และสายลบทำจากโลหะผสมระหว่างนิกเกิล 95% กับ 5% ของส่วนผสมระหว่างอะลูมิเนียม แมงกานีสและซิลิคอน สามารถใช้งานกับสถานะงานที่เป็นออกซิไดซิง (Oxidizing) หรืออินเอร์ท (Inert) ได้ดีกว่าแบบอื่น สามารถทนอุณหภูมิได้ถึง -250 ถึง 1260 องศาเซลเซียส และในสภาพที่ต้องรับการแผ่รังสีโดยตรงจากแหล่งกำเนิดความร้อน

คุณสมบัติที่เด่นของเทอร์โมคัปเปิลชนิดเค คือ ให้แรงเคลื่อนเอาต์พุตสูง  
ข้อควรระวัง ไม่ควรใช้เทอร์โมคัปเปิลชนิดเคสัมผัสโดยตรงกับ

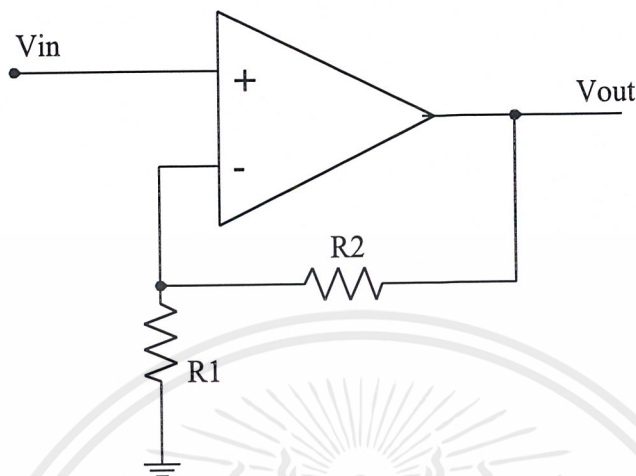
- ในสถานะงานที่เป็นรีดิวซิง (Reducing) หรือเป็นการใช้งานสลับกันระหว่างออกซิไดซิงและรีดิวซิง
- สถานะงานที่มีไอของซัลเฟอร์ เพราะซัลเฟอร์จะทำลายโลหะทั้งคู่ของเทอร์โมคัปเปิล โดยเฉพาะสายลบจะเกิดขึ้นอย่างรวดเร็ว
- สถานะงานที่เป็นสุญญากาศ (Vacuum) ยกเว้นในช่วงระยะเวลาสั้นๆ

ถ้าจำเป็นต้องใช้งานเทอร์โมคัปเปิลกับสภาพดังกล่าวข้างต้นนี้จะต้องใช้หลอดป้องกัน (Protecting Tube) ป้องกันเสียก่อน อายุการใช้งานของเทอร์โมคัปเปิลชนิดเคนี้ประมาณ 20 ปี

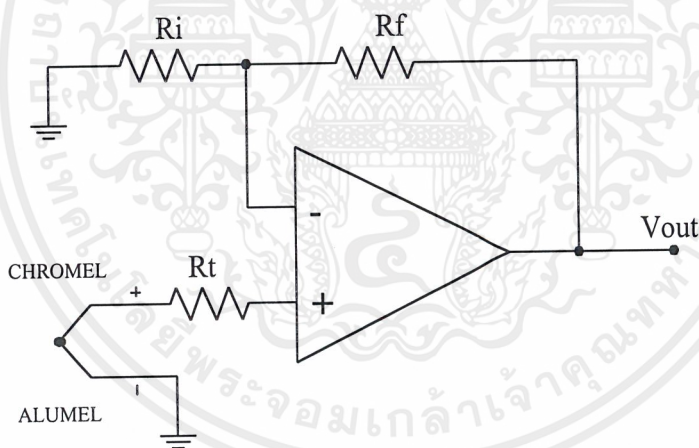
### 3.1.2.2 การออกแบบวงจรขยายสัญญาณเทอร์โมคัปเปิล

ทฤษฎีและหลักการวัดอุณหภูมิโดยใช้เทอร์โมคัปเปิลชนิดเค ซึ่งทำมาจากโครเมิล (Chromel) และ อลูเมิล (Alumel) จะได้แรงเคลื่อนไฟฟ้าออกมาประมาณ 40.7 ไมโครโวลต์ต่อ 1 องศาเซลเซียส ดังนั้นเราจึงต้องทำการขยายสัญญาณดังกล่าวด้วยวงจรขยายสัญญาณหรือออปแอมป์ (OPAMP: Operational Amplifier) ซึ่งจะต่อวงจรขยายในลักษณะไม่กลับเฟส (Non-inverting Amplifier) ดังแสดงวงจรตามรูปที่ 3.4 เพื่อให้ได้ค่าเอาต์พุตออกมาประมาณ 10 มิลลิโวลต์ต่อ 1 องศาเซลเซียส

วงจรขยายแบบไม่กลับเฟส



วงจรขยายแบบไม่กลับเฟสที่ใช้ในจริงการขยายสัญญาณจากเทอร์โมคัปเปิล



รูปที่ 3.4 แสดงวงจรขยายแบบไม่กลับเฟสที่ใช้ขยายสัญญาณของเทอร์โมคัปเปิล

เหตุที่ต้องใช้วงจรดังรูปที่ 3.4 นี้เพราะว่าในการขยายสัญญาณอินพุตต่างๆ จากเทอร์โมคัปเปิลจำเป็นต้องมีค่าอินพุตอิมพีแดนซ์ (Input Impedance) สูง และควรมีค่าแรงดันออฟเซต (Offset Voltage) ต่ำๆ เพื่อที่จะให้ค่าแรงดันเอาต์พุตออกมาใกล้เคียงค่าศูนย์มากที่สุดเมื่อแรงดันไฟฟ้าที่อินพุตมีค่าเป็นศูนย์

- สูตรการคำนวณค่าอัตราขยาย (Gain) ของวงจรขยายแบบไม่กลับเฟสตามรูปที่ 3.4

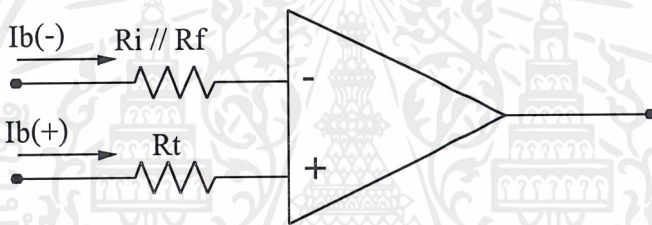
ดังนี้

$$\begin{aligned} \text{อัตราขยาย (A}_v) &= \frac{V_o}{V_i} = \frac{10 \text{ mV}/^\circ\text{C}}{40.7 \text{ mV}/^\circ\text{C}} \\ &= 245.7 \text{ เท่า} \end{aligned}$$

$$\text{จากอัตราขยายของวงจรขยายแบบไม่กลับเฟส} = 1 + \frac{R_f}{R_i}$$

$$R_f = 244.7 R_i$$

- การหาค่าความต้านทานในวงจรขยายสัญญาณ จะพิจารณาความต้านทานทางด้านอินพุทได้ดังรูปที่ 3.5



รูปที่ 3.5 แสดงความต้านทานทางด้านอินพุทของออปแอมป์

เนื่องจากค่าความต้านทานภายในของเทอร์โมคัปเปิล ( $R_i$ ) ส่วนใหญ่จะมีค่าประมาณ 422 โอห์ม จากรูปที่ 3.5 จะได้ว่าค่ากระแสไบอัส (Bias Current) ทางขั้วบวก ( $I_{b(+)}$ ) และขั้วลบ ( $I_{b(-)}$ ) จะมีค่าเท่ากันและความต่างศักย์ไฟฟ้าที่ขั้วอินพุทของออปแอมป์มีค่าเป็นศูนย์ในทางอุดมคติ จึงได้ความสัมพันธ์ของสมการทั้งสองเพื่อหาความต้านทานในวงจรขยายได้ดังนี้

$$I_{b(+)} R_t - I_{b(-)} (R_f // R_i) = 0$$

$$I_{b(+)} R_t = I_{b(-)} (R_f // R_i)$$

จะได้

$$R_t = R_f // R_i$$

เนื่องจากค่า  $R_f \gg R_i$  จะได้

$$R_t \approx R_i \approx 422 \Omega$$

ดังนั้นจาก  $R_f = 244.7 R_i$

$$R_f = 103.686 \text{ K}\Omega$$

### 3.1.2.3 การออกแบบวงจรชดเชยจุดจังก์ชัน (Cold Junction Compensation)

การชดเชยจุดจังก์ชันของเทอร์โมคัปเปิลจะมีวิธีการชดเชยได้ 2 วิธี ดังนี้คือ

- การชดเชยในรูปของแรงดัน (VPTAT : Voltage in the case of linear Proportional To Absolute Temperature)
- การชดเชยในรูปของกระแส (IPTAT : Current in the case of linear Proportional To Absolute Temperature)

ในโครงการนี้จะใช้วิธีการชดเชยจุดจังก์ชันของเทอร์โมคัปเปิลแบบแรงดัน โดยใช้ไอซีเบอร์แอลเอ็ม 335 (LM 335) ซึ่งเป็นตัววัดค่าอุณหภูมิที่เที่ยงตรง (Precision Temperature Sensor) โดยทั่วไปแล้วโครงสร้างการทำงานของแอลเอ็ม 335 จะทำงานเช่นเดียวกับซีเนอร์ไดโอด (Zener Diode) ดังแสดงตามรูปที่ 3.6 แต่มีคุณสมบัติที่เด่นกว่าคือ แอลเอ็ม 335 มีความเป็นเชิงเส้น (Linear) ในความสัมพันธ์ระหว่างแรงดันเอาต์พุตกับอุณหภูมิ นอกจากนี้แรงดันยังลดลงเป็นศูนย์ที่อุณหภูมิศูนย์องศาสัมบูรณ์ , แรงดันเอาต์พุตยังแปรผันกับอุณหภูมิสัมบูรณ์มีค่าเท่ากับ 10 มิลลิโวลต์ต่อองศาเซลเซียส และใช้งานกับอุณหภูมิตั้งแต่ -40 ถึง 100 องศาเซลเซียสซึ่งครอบคลุมการเปลี่ยนแปลงของอุณหภูมิห้องได้อย่างเพียงพอทำให้เราสามารถที่จะใช้แอลเอ็ม 335 เพื่อชดเชยอุณหภูมิห้องและเปลี่ยนค่าแรงดันเอาต์พุตไปตามการเปลี่ยนแปลงของอุณหภูมิห้องได้ โดยค่าความต้านทาน R4 จะเป็นตัวกำหนดกระแสที่ไหลผ่านอุปกรณ์ตัวนี้ ตามปกติอุปกรณ์ตัวนี้สามารถทำงานในย่านตั้งแต่ 400 ไมโครแอมป์ ถึง 5 มิลลิแอมป์

ดังนั้นที่อุณหภูมิอ้างอิง 25 องศาเซลเซียส แรงดันเอาต์พุตมีค่าเท่ากับ

$$\begin{aligned}V_{out} &= 10\text{mV} * (273+25) \\ &= 2.98 \text{ โวลต์}\end{aligned}$$

กำหนดให้กระแสที่ไหลผ่าน R4 = 1.2 มิลลิแอมป์ จะได้

$$\begin{aligned}R4 &= (15\text{V} - 2.98\text{V}) / (1.2\text{mA}) \\ &= 10 \text{ กิโลโอห์ม}\end{aligned}$$

ในการใช้งานจริงจะใช้ความต้านทานปรับค่าได้ 10 กิโลโอห์ม ต่อคร่อมกับแอลเอ็ม 335 และขาปรับค่า (Adjust) เพื่อปรับเอาต์พุตให้ได้ค่า 2.98 โวลต์ ที่อุณหภูมิห้องเสมอแม้ว่าค่าอุณหภูมิห้องจะเปลี่ยนแปลงไปซึ่งจะทำให้เกิดความเที่ยงตรงตลอดย่านอุณหภูมิที่ใช้งาน จากการออกแบบจะเห็นว่าเอาต์พุตของเทอร์โมคัปเปิลมีการเปลี่ยนแปลง 10 มิลลิโวลต์ ต่อ 1 องศาเซลเซียส และเอาต์พุตที่ได้จากแอลเอ็ม 335 ซึ่งเป็นตัวชดเชยจุดจังก์ชันก็มีการเปลี่ยนแปลง 10 มิลลิโวลต์เท่ากัน โดยที่เอาต์พุตของแอลเอ็ม 335 จะป้อนเข้าสู่วงจรขยายแบบกลับเฟส (Inverting Amplifier) มีอัตราขยายเป็น -1 เพราะว่าต้องการเอาต์พุตของแอลเอ็ม 335 ที่เอาต์พุตของที่ทำให้เอาต์พุตของ



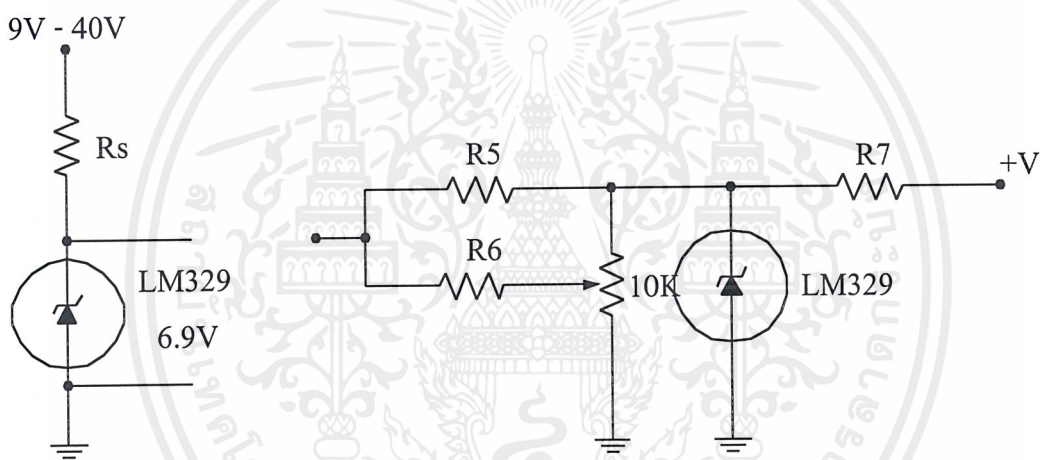
ซึ่งจะได้ค่าแรงดันเอาต์พุตออกมาในช่วง  $-2.43$  ถึง  $-3.43$  โวลต์เพื่อที่จะไปหักค่าผิดพลาดคือ  $2.73$  โวลต์ เราสามารถคำนวณค่าความต้านทาน  $R5$  และ  $R6$  ได้ดังนี้

$$R5 = \frac{6.9 * 103263}{2.43} = 293.216 \text{ กิโลโอห์ม}$$

$$R6 = \frac{6.9 * 103263}{1} = 712.512 \text{ กิโลโอห์ม}$$

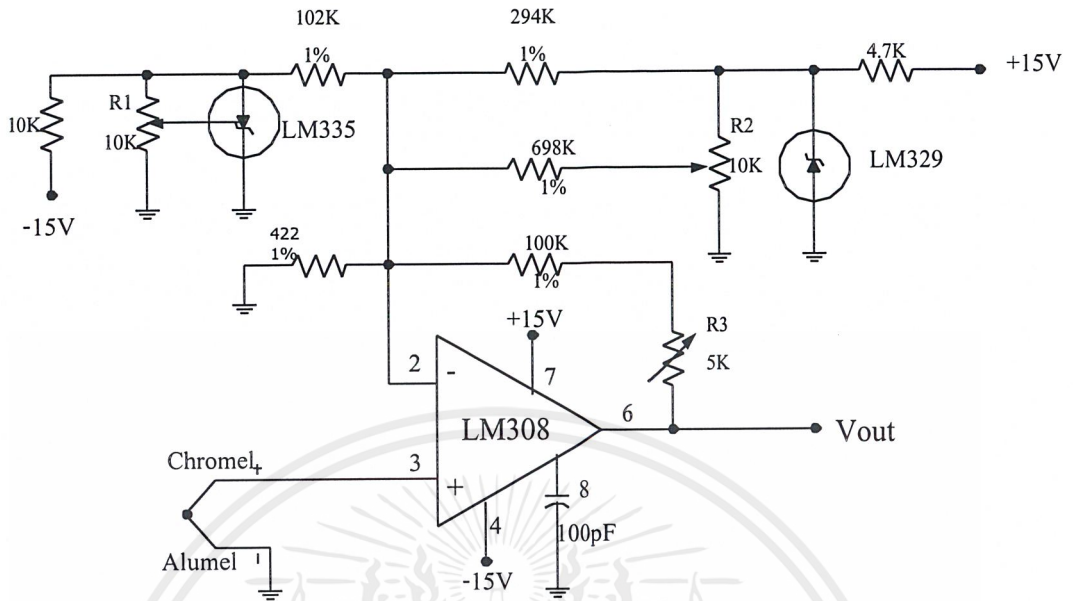
ส่วนค่าความต้านทาน  $R7$  เป็นตัวกำหนดกระแสที่ไหลผ่านแอลเอ็ม 329 เท่ากับ  $1.7$  มิลลิแอมป์ จะได้

$$R7 = \frac{15V - 6.9V}{1.7mA} = 4.7 \text{ กิโลโอห์ม}$$



รูปที่ 3.7 แสดงวงจรชดเชยค่าความผิดพลาดอันเนื่องมาจากแรงดันออฟเซตของออปแอมป์และค่าความต่างระหว่างหน่วยของสเกลเซกซ์กับองศาเคลวิน

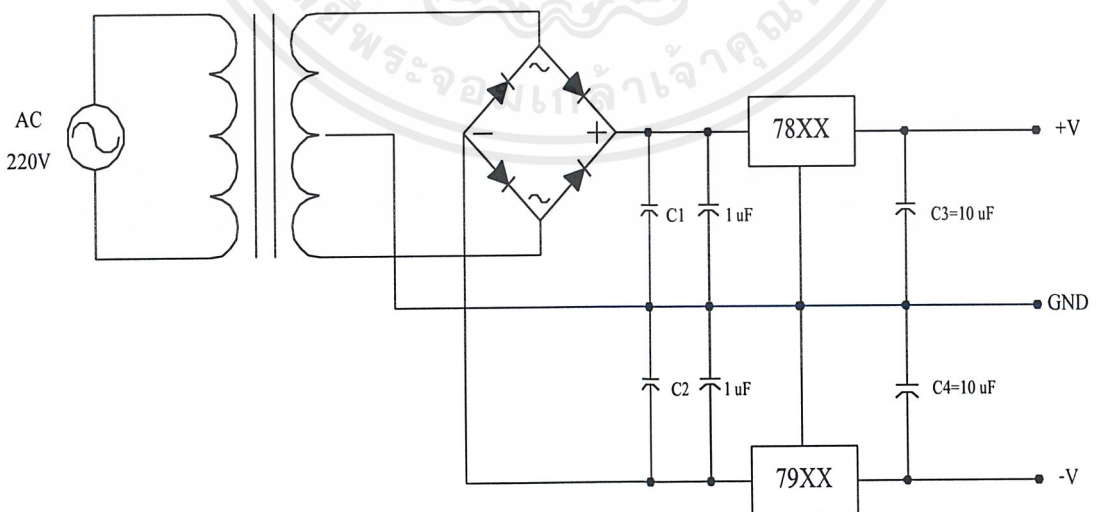
จากการออกแบบดังกล่าวข้างต้นจะได้วงจรชดเชยค่าความผิดพลาดอันเนื่องมาจากแรงดันออฟเซตของออปแอมป์และค่าความต่างระหว่างหน่วยของสเกลเซกซ์กับองศาเคลวินดังแสดงตามรูปที่ 3.7 ซึ่งจะทำให้เราได้เอาต์พุตของวงจรวัด  $10$  มิลลิโวลต์ต่อ  $1$  องศาเซลเซียส ย่านของการวัดคือ  $0$  ถึง  $1000$  องศาเซลเซียสทำให้ได้ค่าเอาต์พุตของวงจรวัดเปลี่ยนแปลงอยู่ในย่าน  $0$  ถึง  $10$  โวลต์ วงจรวัดอุณหภูมิที่สมบูรณ์จะแสดงตามรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรวัดอุณหภูมิที่ใช้ในงานจริง

### 3.1.3 วงจรเลกกูเลเตอร์ (Regulator)

วงจรเลกกูเลเตอร์เป็นวงจรชัฟฟลาย (Supply) ที่จ่ายไฟเลี้ยงที่เป็นแรงดันกระแสไฟตรงให้แก่อุปกรณ์แอคทีฟ (Active Element) ที่ใช้ในวงจรซึ่งมีค่า 5, 15 และ -15 โวลต์ วงจรที่ใช้งานแสดงตามรูปที่ 3.9



รูปที่ 3.9 แสดงวงจรเลกกูเลเตอร์ที่ใช้ในงาน

จากวงจรรูปที่ 3.9 ตัวเก็บประจุ C1 และ C2 จะมีจุดประสงค์ในการช่วยลดการเปลี่ยนแปลงขึ้นๆ ลงๆ ของแรงดันเอาต์พุต (Variation in the Output Voltage) หรือริปเปิล (Ripple) เพื่อให้มีลักษณะใกล้เคียงกับสัญญาณกระแสไฟตรงให้มากที่สุด โดยหลักการทำงานของตัวเก็บประจุ (Capacitor) ที่อยู่ในวงจร เมื่อเริ่มต้นตัวเก็บประจุจะไม่มีประจุ (Uncharge) วงจรจะได้รับพลังงานจากแหล่งจ่ายไฟฟ้ากระแสสลับที่มีค่าเป็นบวกและตัวเก็บประจุจะเริ่มทำการอัดประจุ (Charge) เมื่อแหล่งจ่ายไฟฟ้ากระแสสลับมีค่าบวกสูงสุด (Peak Voltage) หลังจากแหล่งจ่ายไฟฟ้ากระแสสลับมีค่าเป็นบวกค่อยๆ ลดลง ตัวเก็บประจุก็จะทำการปล่อยประจุ (Discharges) หรือจ่ายพลังงานให้แก่โหลดแทนแหล่งจ่ายไฟจนกระทั่งถึงจุดที่ค่าแรงดันของแหล่งจ่ายไฟมีค่ามากกว่าค่าแรงดันเอาต์พุต ส่วนค่าเก็บประจุ C3 และ C4 จะทำหน้าที่ช่วยกรองสัญญาณรบกวนที่มีเข้ามารบกวนสัญญาณเอาต์พุต

ค่าของตัวเก็บประจุที่เหมาะสมในการใช้ลดค่าริปเปิลได้ตามที่ต้องการสามารถที่จะคำนวณได้จากสูตรดังต่อไปนี้

$$\Delta V_o \approx V_m \left[ \frac{2\pi}{\omega RC} \right] = \frac{V_m}{fRC}$$

หรือ

$$\frac{\Delta V_o}{V_m} = \frac{1}{fRC} \quad (\text{หน่วยเป็นเปอร์เซ็นต์ :\%})$$

### 3.1.4 วงจรแปลงสัญญาณอนาลอกไปเป็นสัญญาณดิจิทัล (Analog to Digital Converter)

การแปลงสัญญาณอนาลอกเป็นดิจิทัล คือ การที่เราเปลี่ยนสัญญาณที่เป็นอนาลอกได้แก่สัญญาณที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง เช่น ระดับของแรงดันไฟฟ้าหรือปริมาณของกระแสไฟฟ้า ให้กลายเป็นสัญญาณดิจิทัลที่อยู่ในรูปของเลขฐานสองคือ 0 กับ 1 ซึ่งเป็นสัญญาณที่ไม่ขึ้นอยู่กับฟังก์ชันของเวลา

การเปลี่ยนสัญญาณอนาลอกให้เป็นดิจิทัลนั้นจะต้องคำนึงถึง

#### 3.1.4.1 ความละเอียดของการแปลงสัญญาณอนาลอกเป็นดิจิทัล

ความละเอียดของการแปลงสัญญาณจะขึ้นอยู่กับจำนวนบิตของเอาต์พุตซึ่งมีจำนวนบิตของเอาต์พุตมากเท่าไรความละเอียดของการแปลงสัญญาณก็จะยิ่งมากขึ้น ทั้งนี้เพราะว่าแรงดันอินพุตที่ป้อนเข้ามาถ้าหากมีการเปลี่ยนแปลงอยู่ในช่วง +1/2 ถึง -1/2 ของค่าที่บิตที่มีนัยสำคัญต่ำที่สุด (LSB : Least Significant Bit) จะไม่มีผลต่อเอาต์พุตของตัวแปลงสัญญาณเลย ตัวอย่างเช่น การแปลงแรงดันไฟฟ้าให้เป็นสัญญาณดิจิทัลขนาด 3 บิต เอาต์พุตจะประกอบด้วยบิตข้อมูลบิต 0 (D0) , 1 (D1) และ 2 (D2) โดยบิต 0 เป็นบิตที่มีนัยสำคัญต่ำสุด และบิต 2 เป็นบิตที่มีนัยสำคัญสูงสุด

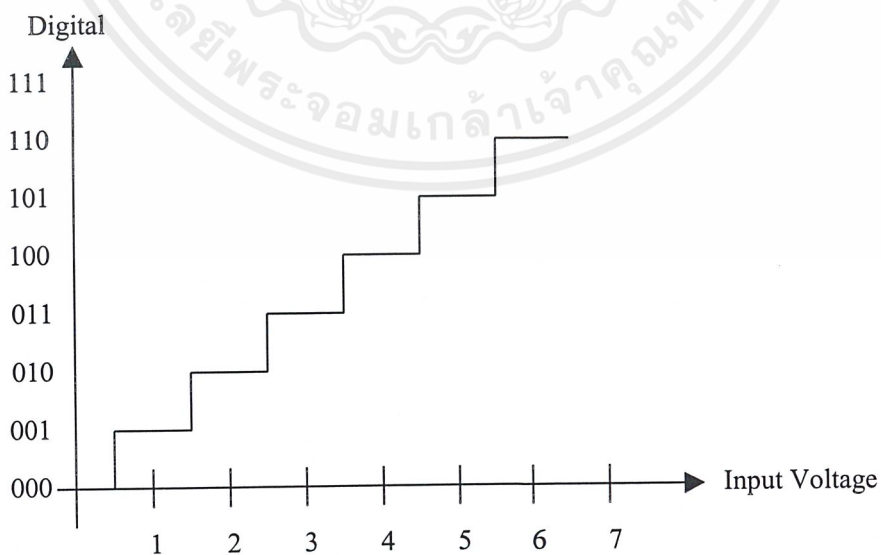
(MSB : Most Significant Bit)

คุณลักษณะในทางอุดมคติของการแปลงสัญญาณอนาลอกให้เป็นดิจิทัล 3 บิตจะให้ 1 ค่าของบิตที่มีนัยสำคัญต่ำที่สุดเทียบเท่ากับแรงดัน 1 โวลต์ ดังนั้นเมื่อทำการป้อนอินพุตแรงดันเข้ามาเป็น 0 , 1 และ 2 โวลต์ เอาท์พุทที่ได้จะเป็น 000 , 001 และ 010 ตามลำดับ ดังแสดงตามรูปที่ 3.10 ถ้าหากแรงดันอินพุทที่ป้อนเข้ามามีค่าเป็นเศษส่วน เช่น มีแรงดันอินพุทเท่ากับ 1.25 โวลต์ เอาท์พุทที่ได้ก็ยังคงเป็น 001 อยู่ ที่เป็นเช่นนี้ก็เพราะว่าแรงดันอินพุทที่ป้อนเข้ามามีค่าอยู่ในช่วง  $+1/2$  ถึง  $-1/2$  ของค่าที่บิตที่มีนัยสำคัญต่ำที่สุด จะไม่มีผลต่อเอาท์พุท

ดังนั้นจะเห็นได้ว่าแรงดันที่ป้อนเข้ามาอยู่ในช่วง 0.5 ถึง 1.5 โวลต์ เอาท์พุทของตัวแปลงสัญญาณก็ยังคงมีค่าเป็น 001 อยู่ตลอด แต่ถ้าหากแรงดันอินพุทมีค่าเท่ากับ 1.6 โวลต์ เอาท์พุทที่ได้จะเป็น 010 ซึ่งเป็นความผิดพลาดของวงจรการแปลงสัญญาณที่เราจะต้องคำนึงถึงในการที่จะออกแบบวงจรแปลงสัญญาณอนาลอกเป็นดิจิทัลเสมอ



รูปที่ 3.10 ตัวแปลงสัญญาณอนาลอกเป็นดิจิทัลขนาด 3 บิต



รูปที่ 3.11 แสดงความผิดพลาดของวงจร

จากรูปที่ 3.11 แสดงให้เห็นว่าตัวแปลงสัญญาณไม่สามารถแยกความแตกต่างได้ถ้าแรงดันอินพุตมีค่าความแตกต่างของแรงดันน้อยกว่า 1 ของค่าที่บิตที่มีนัยสำคัญต่ำสุด แต่เพื่อที่จะทำให้ตัวแปลงสัญญาณแยกความแตกต่างของแรงดันอินพุตได้ดีขึ้นจะต้องทำให้ 1 ของค่าที่บิตที่มีนัยสำคัญต่ำสุดมีช่วงแรงดันที่น้อยที่สุด โดยการเพิ่มจำนวนบิตของเอาต์พุตของตัวแปลงสัญญาณให้มากขึ้น

$$1 \text{ LSB} = \frac{\text{แรงดันสูงสุดทางด้านอินพุต}}{(2^{\text{จำนวนบิต}}) - 1}$$

เช่น ตัวแปลงสัญญาณที่รับอินพุตเป็นแรงดันอยู่ในช่วง 0 – 2.55 โวลต์

ตัวแปลงสัญญาณที่มีเอาต์พุตขนาด 8 บิต  $1 \text{ LSB} = 2.55 / 255 = 10 \text{ มิลลิโวลต์}$

ตัวแปลงสัญญาณที่มีเอาต์พุตขนาด 12 บิต  $1 \text{ LSB} = 2.55 / 4095 = 0.62 \text{ มิลลิโวลต์}$

จะเห็นได้ว่าเอาต์พุตของตัวแปลงสัญญาณจะเปลี่ยนไปเมื่อตั้งแปลงสัญญาณขนาด 8 บิต จะต้องมีความแตกต่างของแรงดันอินพุตที่มากกว่า 10 มิลลิโวลต์ ในขณะที่ตัวแปลงสัญญาณขนาด 12 บิต จะต้องมีความแตกต่างของแรงดันอินพุตมากกว่า 0.62 มิลลิโวลต์ เท่านั้น

### 3.1.4.2 เวลาในการแปลงสัญญาณ (Conversion Time)

การแปลงสัญญาณทางดิจิทัลให้เป็นอนาลอกนั้นไม่ได้เกิดขึ้นอย่างทันทีทันใดจะต้องมีการผ่านกระบวนการต่างๆ ดังนั้นจึงต้องใช้ระยะเวลาหนึ่งจึงจะได้สัญญาณอนาลอกออกมา ซึ่งระยะเวลาที่ถูกใช้ไปนี้เรียกว่า เวลาการแปลง โดยปกติจะมีค่าเป็นไมโครวินาทีจะรู้ได้จากคู่มือของไอซีที่เราใช้ เช่น ไอซีเบอร์ที่เราใช้ เอดีซี 0804 ที่ใช้ในบอร์ด เอ็มไอ-1 มีระยะเวลาในการแปลงเท่ากับ 100 ไมโครวินาที

### 3.1.4.3 วิธีการแปลงสัญญาณ

จะมีอยู่ด้วยกันหลายวิธีแต่วิธีที่เป็นที่นิยมมีความเร็วในการแปลงสัญญาณสูงและราคาไม่สูงมากนัก มีความละเอียดพอสมควร เราเรียกวิธีการแปลงสัญญาณแบบนี้ว่า “ การแปลงสัญญาณแบบการประมาณค่า ” วงจรการแปลงสัญญาณแบบประมาณค่าหลายครั้งจะแสดงดังรูปที่ 3.12

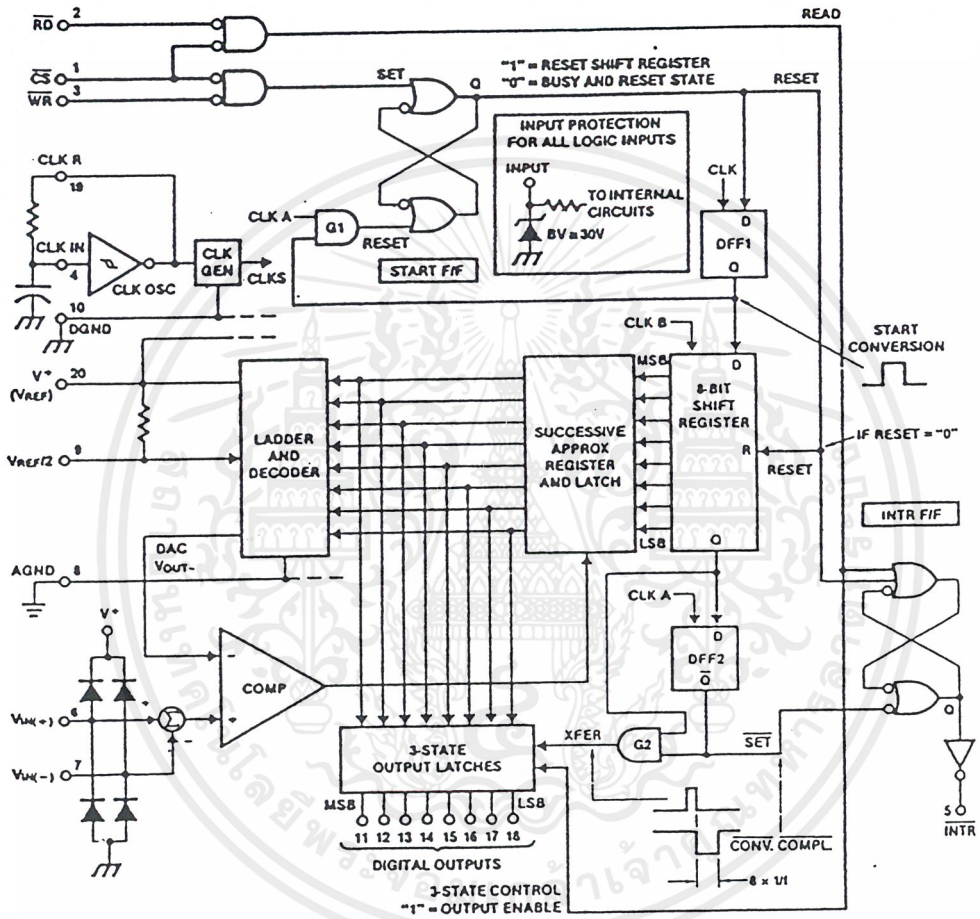
ขั้นตอนการแปลงเริ่มต้น เมื่อสัญญาณอนาลอกถูกป้อนเข้าที่อินพุตและมีการจ่ายพัลส์เริ่มต้นการแปลง (Start of conversion pulse) เข้าที่รีจิสเตอร์ เอสเออาร์ (Successive Approximation Register) พัลส์สัญญาณนาฬิกาถูกแรกที่ป้อนให้แก่ตัวรีจิสเตอร์ เอสเออาร์ จะทำให้เปิด (ON) ที่เอาต์พุตของบิตที่มีนัยสำคัญสูงสุด

ดังนั้นจึงเป็นการปรับให้สัญญาณเอาต์พุตดีเอซี เป็น 50 เปอร์เซ็นต์ของแรงดันเอาต์พุตของอินเวอร์เตอร์ตัวเอสเออาร์จะมองไปยังเอาต์พุตของวงจรเปรียบเทียบว่า เอาต์พุตดีเอซีมีค่ามากกว่าหรือน้อยกว่าสัญญาณอนาลอกทางด้านอินพุต ถ้าแรงดันของดีเอซีมีค่ามากกว่า วงจรเปรียบเทียบจะยังคงอยู่ในสถานะปิด (OFF) ดังนั้นตัวเอสเออาร์จะปิดบิตที่มีนัยสำคัญสูงสุดลง และได้ชื่อ

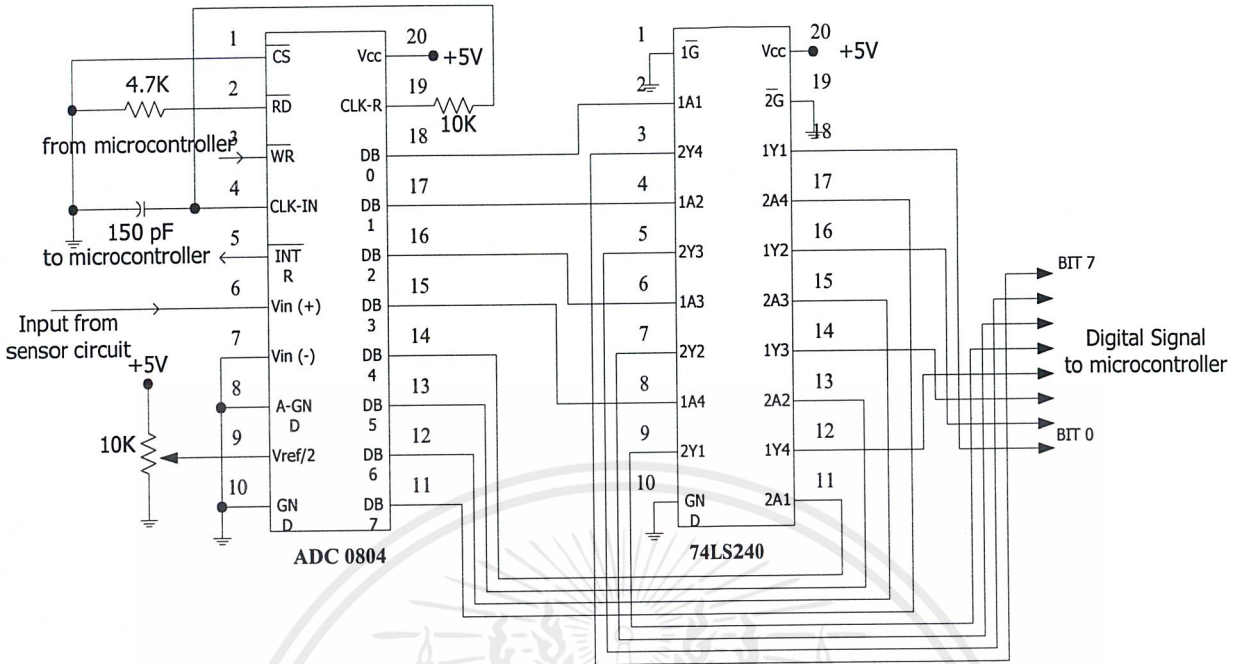
ว่าสถานะศูนย์ ถ้าแรงดันของดีเอซีมีค่าน้อยกว่าสัญญาณนาฬิกาทางด้านอินพุทวงจรเปรียบเทียบกับ จะยังคงทำงานอยู่ ดังนั้นเอสเออาร์จะยังคงปล่อยให้บิตที่มีนัยสำคัญสูงสุดเปิดอยู่และเราเรียก สถานะนี้ว่าสถานะหนึ่ง ซึ่งที่สถานะหนึ่งหรือศูนย์นี้จะทำกระทำภายในพัลส์ของสัญญาณนาฬิกา เพียงหนึ่งพัลส์ สัญญาณนาฬิกาถัดไปตัวเอสเออาร์จะเปิดบิตที่มีนัยสำคัญสูงสุดอันดับสองและทำการตรวจสอบผลลัพธ์ที่ได้อีกครั้งหนึ่งจากวงจรเปรียบเทียบ ถ้าสัญญาณจากดีเอซีครั้งใหม่มีค่ามากกว่าแรงดันอินพุท เอาท์พุทของวงจรเปรียบเทียบจะยังคงไม่มี ดังนั้นตัวเอสเออาร์จะปิดบิตที่มี นัยสำคัญสูงสุดอันดับสองทิ้ง

แต่ถ้าค่าสัญญาณจากดีเอซีมีค่าน้อยกว่า วงจรเปรียบเทียบจะยังคงทำงานและตัวเอสเออาร์ จะปล่อยให้บิตที่มีนัยสำคัญสูงสุดอันดับสองนี้เปิด ตัวเอสเออาร์จะพิจารณาแต่ละบิตด้วยวิธีเดียวกัน (บิตที่มีนัยสำคัญสูงสุดถึงต่ำสุด) จนกระทั่งทุกๆ บิตถูกพิจารณาหมด เนื่องจาก 1 บิตถูกหาค่า ภายใน 1 พัลส์ดีเอซีขนาด 8 บิตจึงใช้สัญญาณนาฬิกาเพียง 8 พัลส์ก็สามารถทำการแปลงได้จนจบ กระบวนการ เมื่อบิตที่มีนัยสำคัญต่ำสุดถูกพิจารณาเสร็จสิ้นแล้วเอสเออาร์จะส่งสัญญาณสิ้นสุดการ แปลง (End of Conversion : EOC) ไปทำการคงค่าผลลัพธ์ที่ได้ซึ่งเป็นเลขฐานสองทางเอาท์พุทไว้ ตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอลที่ใช้เทคนิคแบบนี้สามารถทำการแปลงให้ได้ข้อมูลขนาด 12 บิตได้โดยใช้เวลาน้อยกว่า 10 ไมโครวินาที

ในโครงการนี้เราจะใช้ตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอล คือ ไอซีเบอร์ เอดีซี0804 ซึ่งเป็นตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอลขนาดเอาท์พุท 8 บิต รับสัญญาณอินพุทที่เป็นค่าแรงดัน ในช่วง 0 ถึง 2.55 โวลต์จะมีค่า 1 ของค่าที่บิตที่มีนัยสำคัญต่ำสุดเท่ากับ 10 มิลลิโวลต์ ร่วมกับบัฟเฟอร์ (Buffer) เพื่อช่วยในการคงค่าไว้ วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลที่ใช้งานจะแสดงดัง ตามรูปที่ 3.13



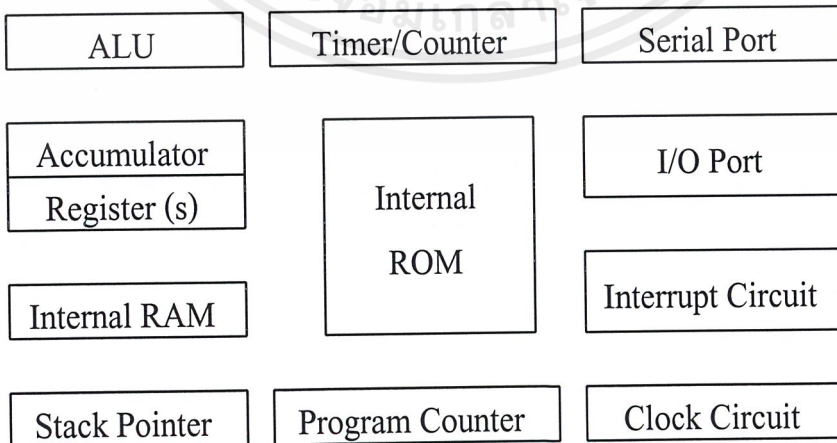
รูปที่ 3.12 แสดงวงจรการแปลงสัญญาณแบบประมาณค่าหลายครั้ง



รูปที่ 3.13 แสดงวงจรการแปลงสัญญาณอนาลอกเป็นดิจิทัล

### 3.1.5 วงจรไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ คือ ไมโครโปรเซสเซอร์ที่รวมเอาส่วนของหน่วยความจำไอโอพอร์ต (I/O Port) ไทม์เมอร์/เคาน์เตอร์ (Timer/Counter) มาบรรจุไว้ในชิปเดี่ยวมีชื่อเรียกว่า “ ชิงเกิลชิปไมโครคอนโทรลเลอร์ (Single Chip Microcontroller) ” ซึ่งมีบล็อกไดอะแกรม (Block Diagram) ดังรูปที่ 3.14 วงจรที่ใช้ในการควบคุมระบบของโครงการนี้ โดยจะใช้ไมโครคอนโทรลเลอร์ไอซีเบอร์ 89C52 ดังรูปที่ 3.15



รูปที่ 3.14 แสดงบล็อกไดอะแกรมของไมโครคอนโทรลเลอร์



## 3.2 การคำนวณค่าที่ใช้ในการเขียนโปรแกรมควบคุมระบบ (Software)

### 3.2.1 ข้อมูลที่ใช้ในการออกแบบ

ก่อนการออกแบบโดยใช้พีซีลอจิกนั้นได้ทำการหาความสัมพันธ์ระหว่างอัตราการเพิ่มขึ้นของอุณหภูมิกับเปอร์เซ็นต์ในการเปิดฮีตเตอร์ (pulse width modulation) โดยหาความสัมพันธ์ของเปอร์เซ็นต์มี 4 ค่า และยังได้หาความสัมพันธ์ระหว่างอัตราการลดลงของอุณหภูมิเมื่อทำการปิดฮีตเตอร์ด้วย ดังแสดงในตารางที่ 3.1 ถึง ตารางที่ 3.5 ในหนึ่งคาบเวลามีค่าเท่ากับ 0.4 วินาที

นอกจากนี้ในการออกแบบโดยใช้พีซีลอจิก ข้อมูลจากเซนเซอร์ (sensor) มีความสำคัญมาก เพราะต้องใช้เป็นข้อมูลในการตัดสินใจเลือกกฎการทำงาน ดังนั้นจึงบันทึกค่า (ฐานสิบ) ที่ไมโครคอนโทรลเลอร์ (microcontroller) ได้จากเซนเซอร์เมื่ออุณหภูมิเปลี่ยนแปลงสัมพันธ์กับเปอร์เซ็นต์การเปิดฮีตเตอร์



ตารางที่ 3.1 การเปิดฮีทเตอร์ 12.5 เปอร์เซ็นต์

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)	ข้อมูลจากเซนเซอร์
30	0	17
32	0.25	19
34	1.10	20
36	2.10	21
38	3.10	22
40	4.20	24
42	5.25	25
44	6.30	27
46	8.10	28
48	9.30	29
50	11.05	30
52	12.35	31
54	14.15	32
56	16.05	33
58	17.55	34
60	20.00	35
62	22.05	36
64	24.25	37
66	26.45	38
68	29.20	39
70	32.20	40

ตารางที่ 3.2 การเปิดฮีทเตอร์ 37.5 เปอร์เซ็นต์

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)	ข้อมูลจากเซนเซอร์
30	0	15
34	0.35	20
38	1.30	23
42	2.20	26
46	3.15	28
50	4.10	31
54	5.10	34
58	6.10	36
62	7.15	38
66	8.20	40
70	9.25	42
74	10.40	45
78	11.50	47
82	13.10	49
86	14.50	52
90	16.17	54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.3 การเปิดฮีทเตอร์ 62.5 เปอร์เซ็นต์

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)	ข้อมูลจากเซนเซอร์
30	0	17
34	1.00	20
38	1.30	25
42	2.05	28
46	2.35	31
50	3.10	34
54	3.45	36
58	4.25	39
62	5.00	41
66	5.40	43
70	6.10	46
74	6.50	48
78	7.30	51
82	8.10	54
86	8.55	56
90	9.35	58

ตารางที่ 3.4 การเปิดฮีทเตอร์ 87.5 เปอร์เซ็นต์

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)	ข้อมูลจากเซนเซอร์
30	0	18
34	0.24	21
38	0.47	24
42	1.10	28
46	1.33	31
50	2.00	34
54	2.25	37
58	2.50	39
62	3.20	42
66	3.47	45
70	4.15	47
74	4.40	49
78	5.10	51
82	5.40	54
86	6.10	57
90	6.40	59

ตารางที่ 3.5 ปิดฮีทเตอร์

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)	ข้อมูลจากเซนเซอร์
90	0	48
86	2.10	46
82	3.35	44
78	6.05	42
74	9.25	39
70	12.25	38
66	15.25	36
62	18.15	34
58	22.45	32
54	27.55	30
50	34.10	28
46	40.35	26
42	48.25	28

ข้อสรุปที่ได้จากตาราง

- จากตารางที่ 3.1 อัตราการเพิ่มขึ้นของอุณหภูมิ 1 นาที ต่อ 1 องศาเซลเซียส จากตารางที่ 3.2 อัตราการเพิ่มขึ้นของอุณหภูมิ 15 วินาที ต่อ 1 องศาเซลเซียส จากตารางที่ 3.3 อัตราการเพิ่มขึ้นของอุณหภูมิ 10 วินาที ต่อ 1 องศาเซลเซียส จากตารางที่ 3.4 อัตราการเพิ่มขึ้นของอุณหภูมิ 7 วินาที ต่อ 1 องศาเซลเซียส จากตารางที่ 3.5 อัตราการลดลงของอุณหภูมิ 1.30 นาที ต่อ 1 องศาเซลเซียส
- ข้อมูลที่ได้จากเซนเซอร์ไม่มีความเป็นเชิงเส้นกับอุณหภูมิที่เปลี่ยนแปลง นั่นคือ เมื่ออุณหภูมิเพิ่มขึ้นค่าแตกต่างของอุณหภูมิกับข้อมูลจากเซนเซอร์จะมีค่ามากขึ้น
- เพลอร์เซ็นต์การเปิดฮีทเตอร์ลดลง ค่าแตกต่างของอุณหภูมิกับข้อมูลจากเซนเซอร์จะเพิ่มขึ้นเมื่อเทียบที่อุณหภูมิเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ-46-ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากข้อสรุปที่ได้จากตาราง ได้แนวคิดสำหรับคำนวณอุณหภูมิที่ได้จากเซนเซอร์ดังนี้

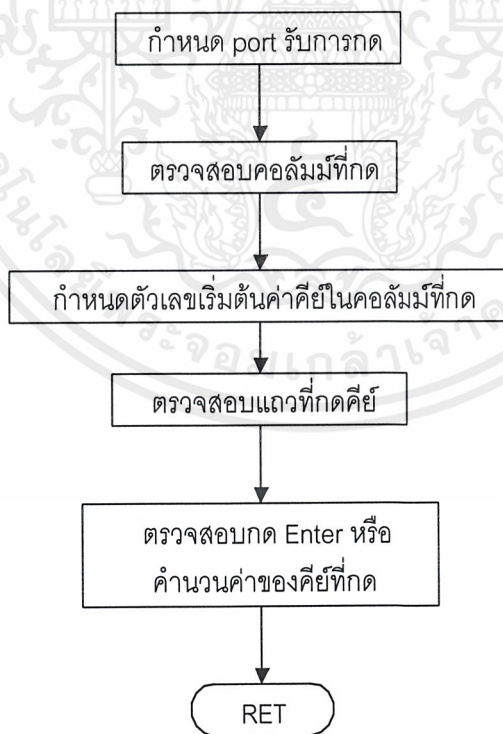
$$\text{อุณหภูมิ} = \text{ข้อมูลจากเซนเซอร์} + (\text{ข้อมูลจากเซนเซอร์} * \frac{2}{3}) + 3$$

โดยพิจารณาจาก เมื่อเริ่มให้ฮีทเตอร์ทำงานเปอร์เซ็นต์การเปิดฮีทเตอร์มีค่ามาก ค่าที่คำนวณได้จะมีค่ามากกว่าค่าอุณหภูมิจริง แต่เมื่ออุณหภูมิสูงขึ้นเปอร์เซ็นต์การเปิดฮีทเตอร์จะลดลง ซึ่งค่าที่ได้จากเซนเซอร์จะเปลี่ยนแปลงน้อยกว่าอุณหภูมิจริง ดังนั้นอุณหภูมิที่คำนวณได้จะมีค่าเท่ากับอุณหภูมิจริงในที่สุด

### 3.2.2 โปรแกรมการทำงาน

#### สแกนคีย์ (Scankey)

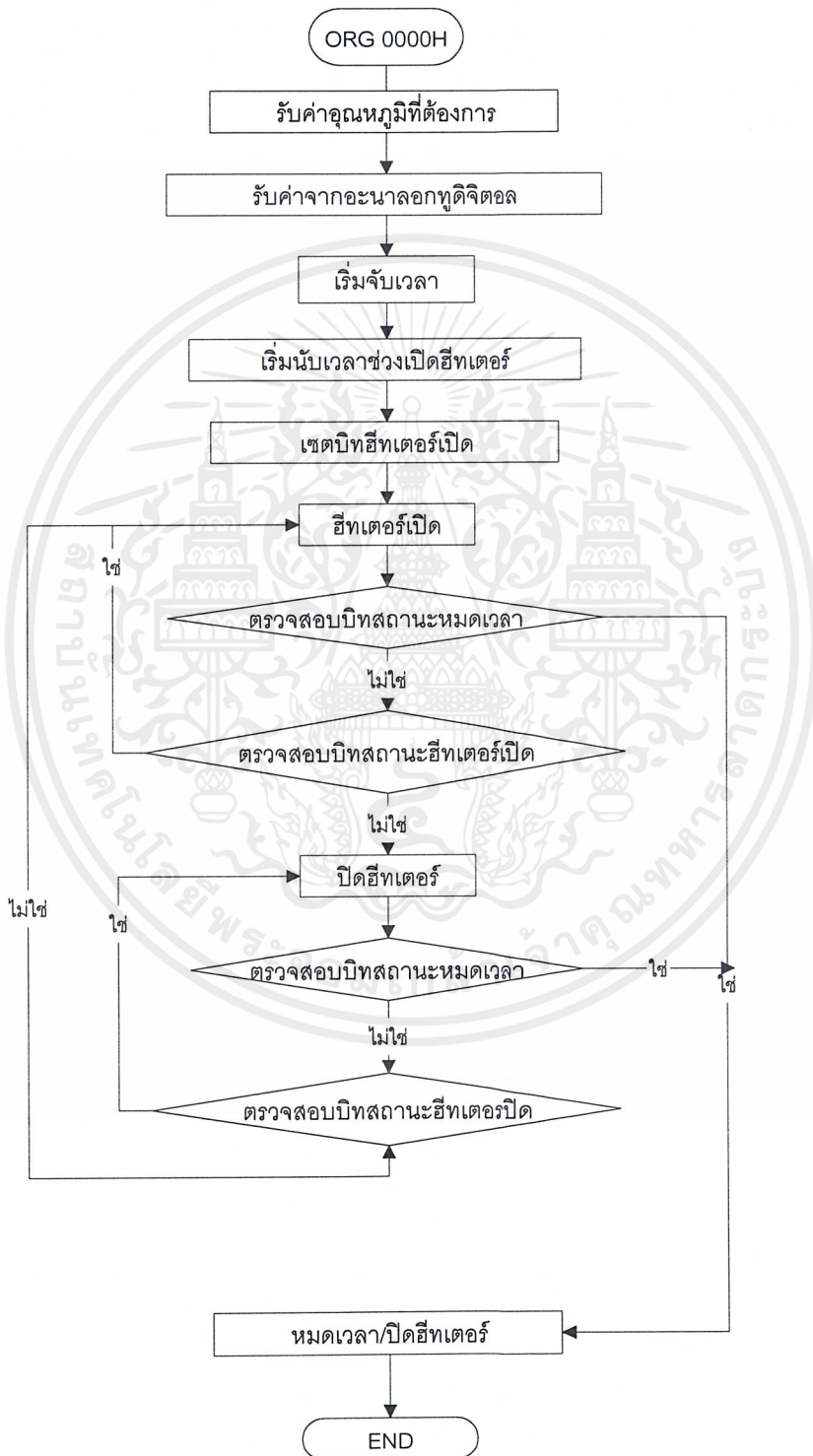
ในการควบคุมอุณหภูมิมีการรับค่าอุณหภูมิที่ต้องการจากการคีย์ โดยมีโฟลชาร์ทการรับค่า ดังรูปที่ 3.16



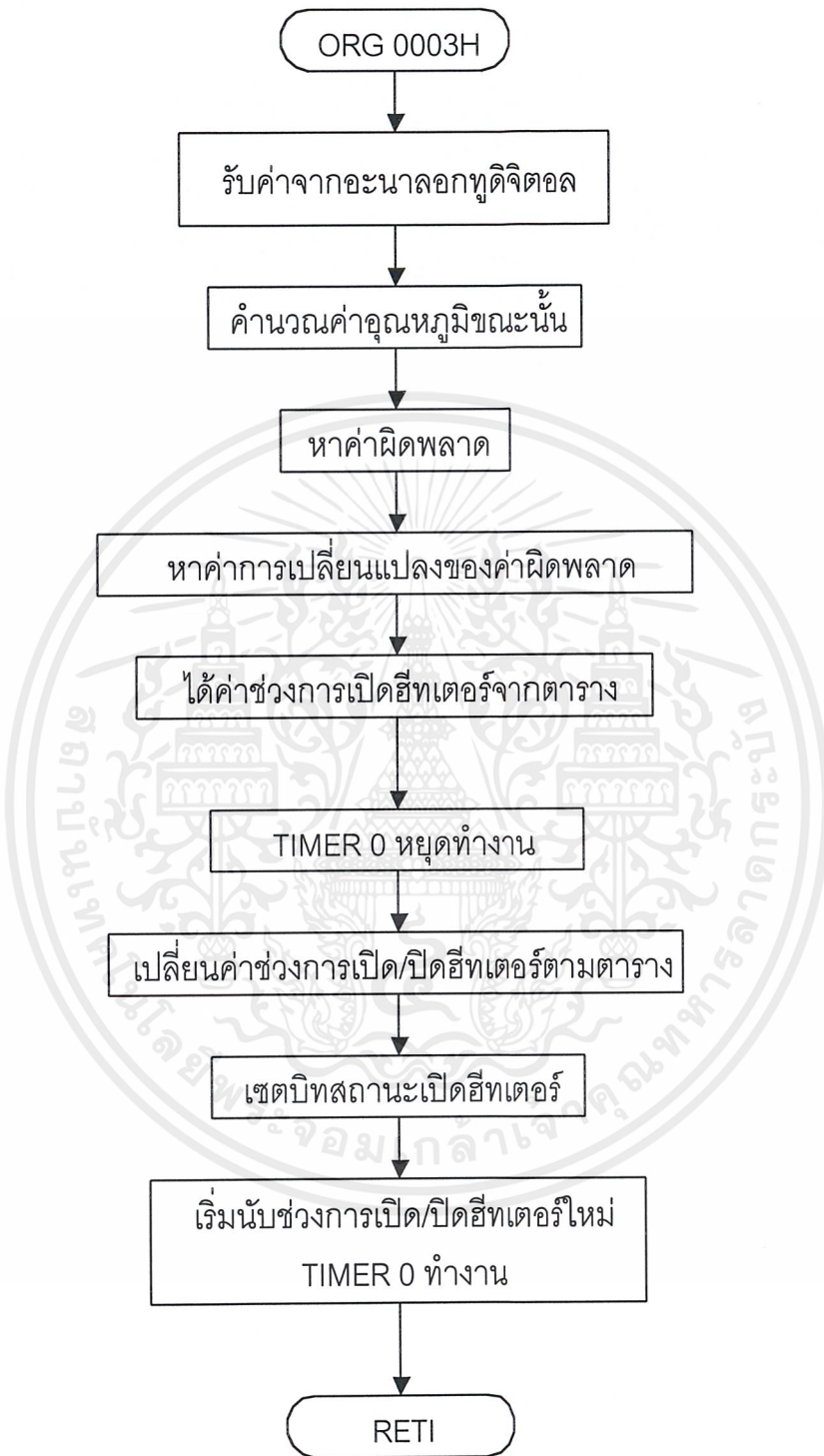
รูปที่ 3.16 แสดง โฟลชาร์ทในการรับค่าจากคีย์บอร์ด

### โฟลชาร์ท(Flowchart) การทำงาน

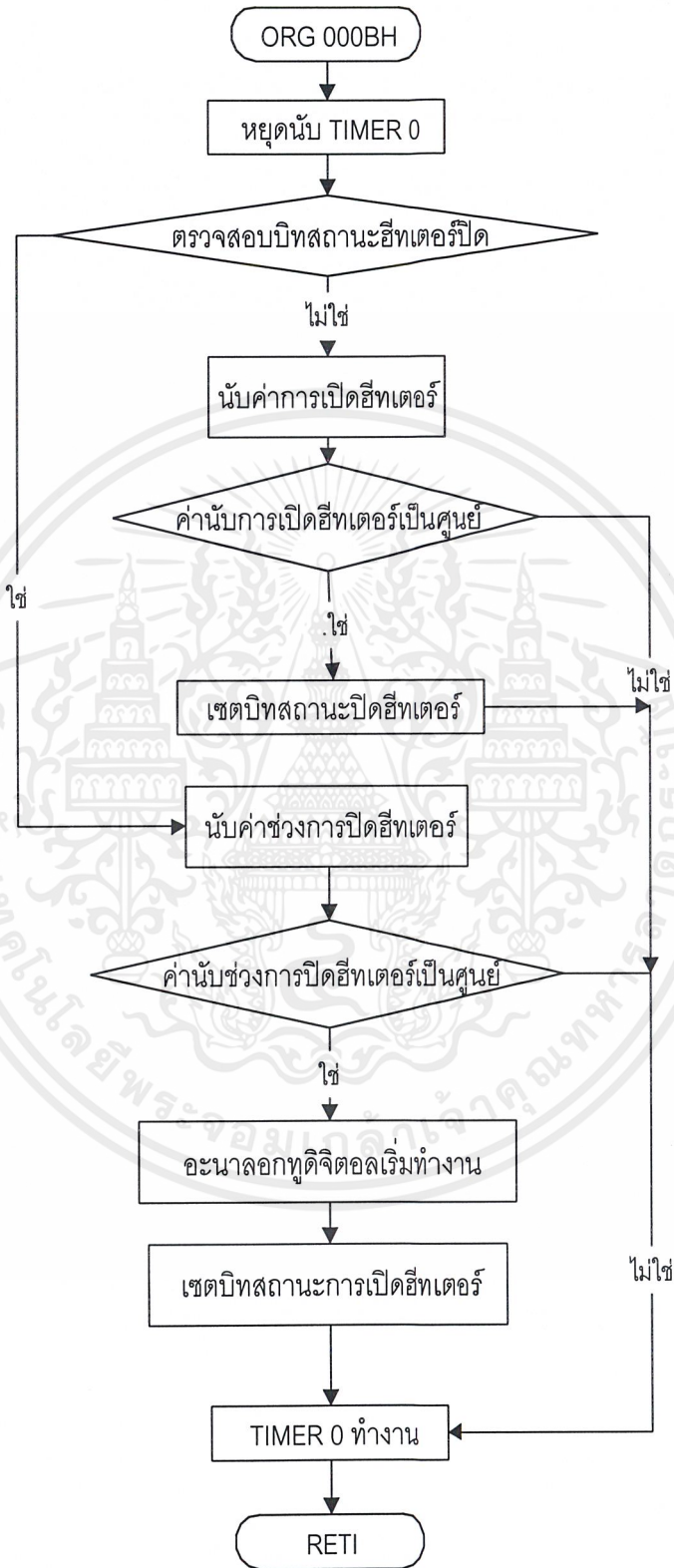
จากหลักการควบคุมดังอธิบายข้างต้น เขียนโฟลชาร์ทของโปรแกรมการควบคุมอุณหภูมิ  
ได้ดังรูปที่ 3.17



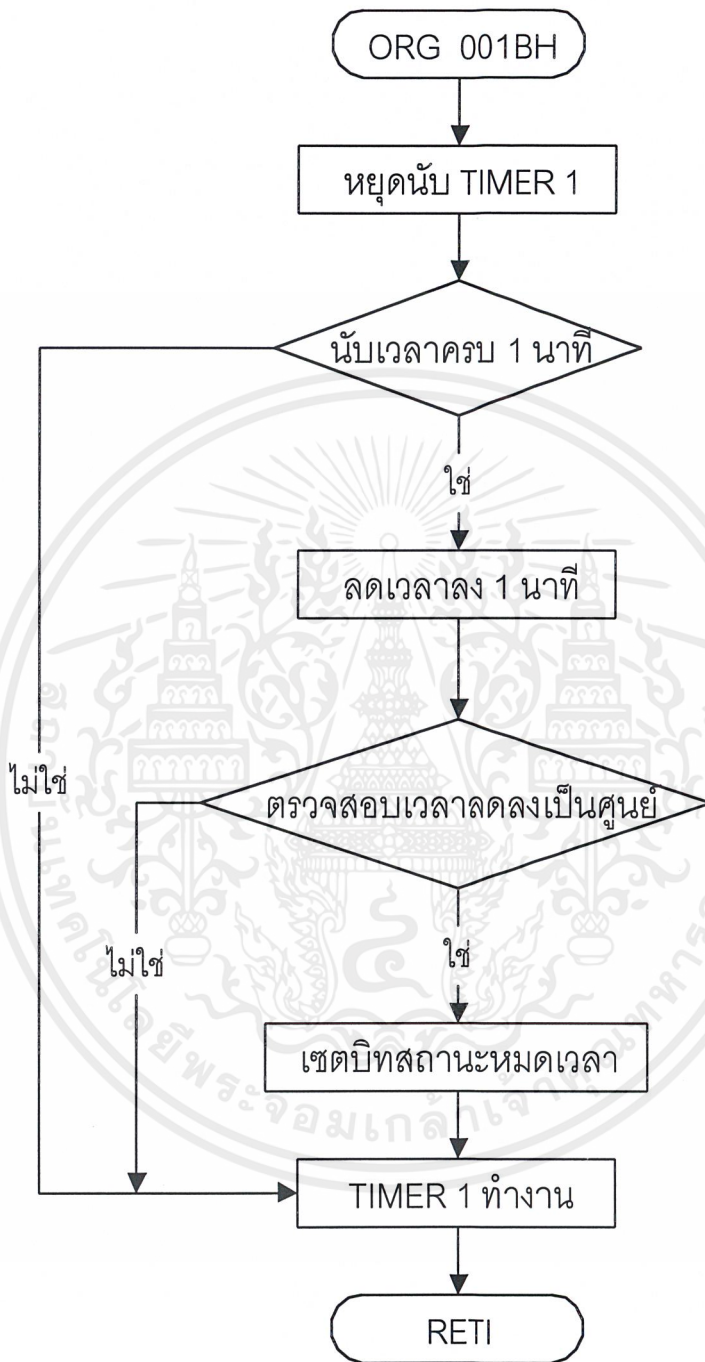
รูปที่ 3.17 แสดงโฟลชาร์ทของโปรแกรมการควบคุมอุณหภูมิ



รูปที่ 3.17(ต่อ) แสดงโฟลชาร์ทของโปรแกรมการควบคุมอุณหภูมิ



รูปที่ 3.17(ต่อ) แสดงโฟลชาร์ทของโปรแกรมการควบคุมอุณหภูมิ



รูปที่ 3.17(ต่อ) แสดงโฟลชาร์ทของโปรแกรมการควบคุมอุณหภูมิ

ในการออกแบบโดยใช้พีซีลอจิก ได้ใช้โปรแกรมแมทแล็บ (MATHLAB) ช่วยในการคำนวณค่าเอาต์พุตที่ได้ โดยมีขั้นตอนดังนี้

### 3.2.3 กำหนดตัวแปรอินพุตและตัวแปรเอาต์พุต

ตัวแปรอินพุต มี 2 ตัวแปร คือ

1. ค่าผิดพลาดของอุณหภูมิขณะนั้นกับค่าอุณหภูมิที่ต้องการ ดังสมการ

$$e(t) = r(t) - T(t)$$

เมื่อ  $e(t)$  คือ ค่าผิดพลาดของอุณหภูมิขณะนั้น

$r(t)$  คือ ค่าอุณหภูมิที่ต้องการ

$T(t)$  คือ ค่าอุณหภูมิขณะนั้น

กำหนดค่าในช่วง 0 ถึง 80 องศาเซลเซียส

2. ค่าเปลี่ยนแปลงของค่าผิดพลาด ดังสมการ

$$\text{cher}(t) = e(t) - e(t-1)$$

เมื่อ  $\text{cher}(t)$  คือ ค่าเปลี่ยนแปลงของค่าผิดพลาด

$e(t)$  คือ ค่าผิดพลาดของอุณหภูมิขณะนั้น

$e(t-1)$  คือ ค่าผิดพลาดของอุณหภูมิเดิม

จากสมการค่าเปลี่ยนแปลงของค่าผิดพลาด ก็คือ ค่าเปลี่ยนแปลงของอุณหภูมิ โดยมีค่าติดลบ กำหนดค่าในช่วง -20 ถึง 20 องศาเซลเซียส

ตัวแปรเอาต์พุต มี 1 ตัวแปร คือ เปอร์เซ็นต์การเปิดฮีตเตอร์ในหนึ่งคาบเวลา โดยเพื่อความสะดวกในการพิจารณาและออกแบบจะนับจำนวนครั้งลูกคลื่นของความถี่ไฟบ้าน (50 เฮิร์ตซ์) ในหนึ่งคาบเวลาของการควบคุมซึ่งมีจำนวนครั้งลูกคลื่นทั้งหมด 40 ครั้งลูกคลื่น ตัวอย่างดังนี้

เปอร์เซ็นต์การเปิดฮีตเตอร์ในหนึ่งคาบเวลา	จำนวนครั้งลูกคลื่นในหนึ่งคาบเวลา
12.5	5
37.5	15
62.5	25
87.5	35

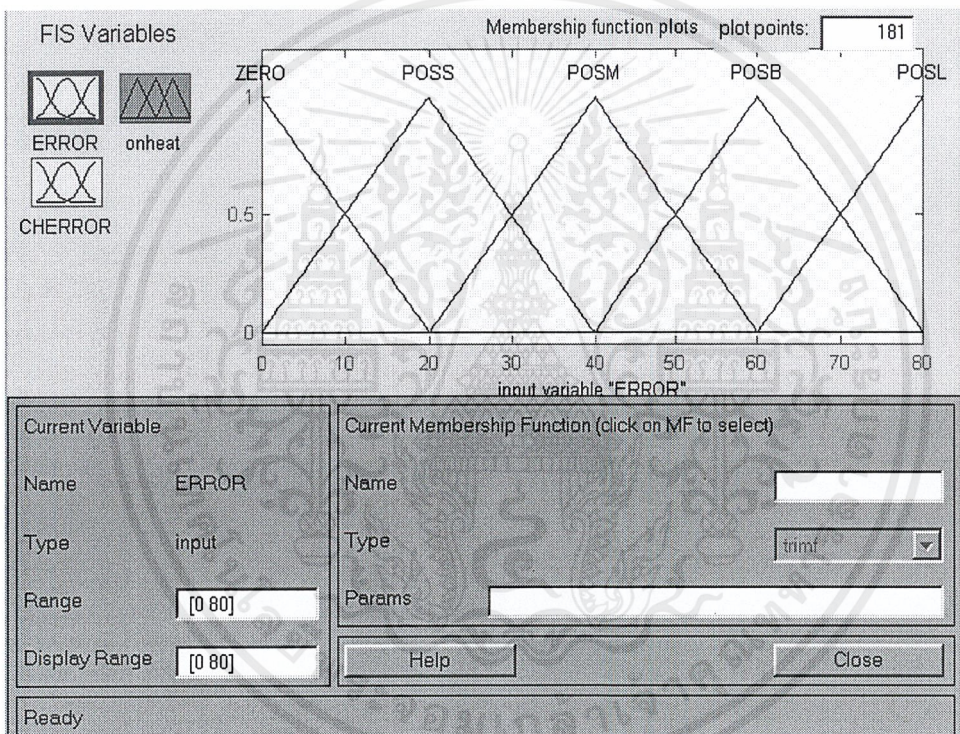
ดังนั้นช่วงค่าตัวแปรเอาต์พุต คือ 0 ถึง 40

### 3.2.4 ออกแบบค่าฟังก์ชันระดับความเป็นสมาชิกและกฎการควบคุม

ในการออกแบบได้ใช้โปรแกรมเมทเล็ปในการคำนวณค่าเอาท์พุท โดยฟังก์ชันระดับความเป็นสมาชิกและกฎการควบคุมใช้วิธีการทดสอบและหาข้อผิดพลาดจากการทดลองควบคุม อุณหภูมิ (try and error) การออกแบบดังกล่าวใช้ข้อมูลความสัมพันธ์ระหว่างอัตราการเพิ่มขึ้นของอุณหภูมิเมื่อเปอร์เซ็นต์การเปิดฮีตเตอร์เปลี่ยนไป

#### 3.2.4.1 การออกแบบครั้งที่ 1

1. ค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรอินพุทค่าผิดพลาด



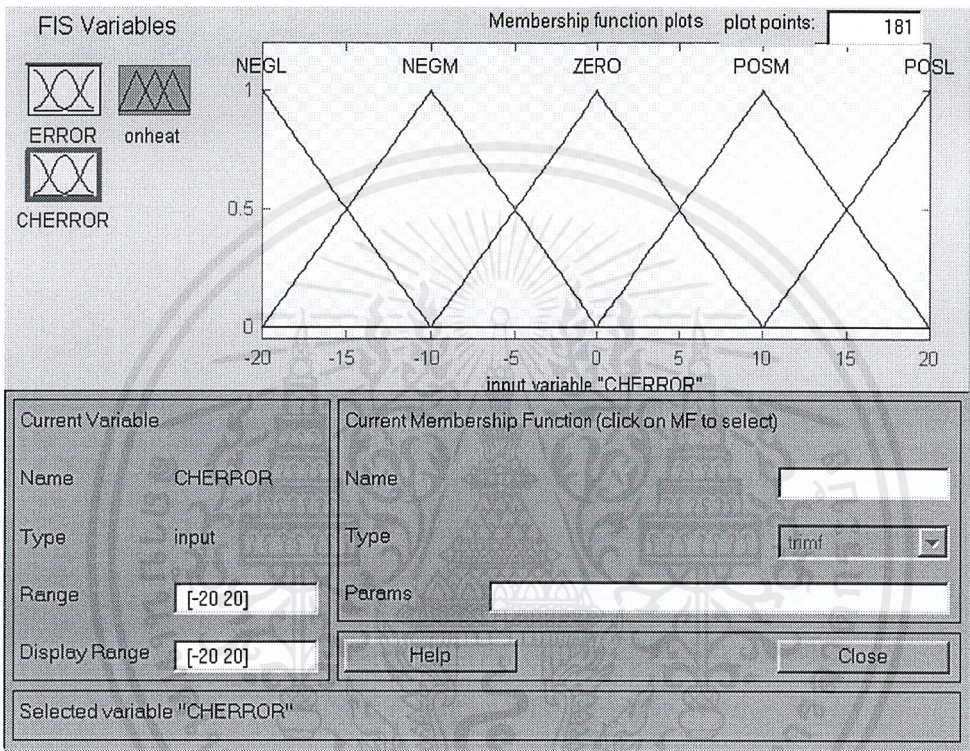
รูปที่ 3.18 แสดงค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรอินพุทค่าผิดพลาดในการออกแบบครั้งที่ 1

ความหมายของเซต

- pol ค่าผิดพลาดมีค่าน้อยกว่าค่าที่ต้องการมาก
- posb ค่าผิดพลาดมีค่าน้อยกว่าค่าที่ต้องการค่อนข้างมาก
- pom ค่าผิดพลาดมีค่าน้อยกว่าค่าที่ต้องการปานกลาง
- poss ค่าผิดพลาดมีค่าน้อยกว่าค่าที่ต้องการน้อย
- zero ค่าผิดพลาดมีเท่ากับค่าที่ต้องการ

ในที่นี้ไม่มีเซตเมื่อค่าผิดพลาดมีค่ามากกว่าค่าที่ต้องการ เพราะ ถ้าค่าผิดพลาดมีค่ามากกว่าค่าที่ต้องการ จะให้ฮีทเตอร์หยุดทำงาน ไม่ว่าจะมามีค่ามากหรือน้อยกว่าค่าที่ต้องการเท่าไร ดังนั้นจึงไม่ใช่ฟัซซีในการออกแบบ

2. ค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรอินพุตการเปลี่ยนแปลงของค่าผิดพลาด

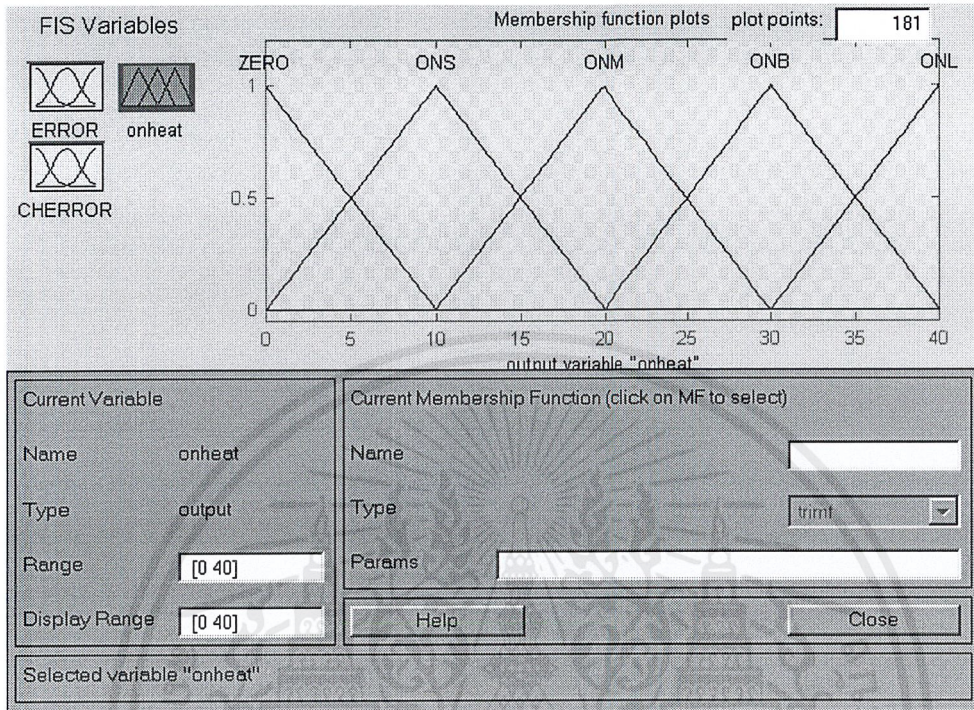


รูปที่ 3.19 แสดงค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรอินพุตการเปลี่ยนแปลงของค่าผิดพลาดในการออกแบบครั้งที่ 1

ความหมายของเซต

- negl อัตราการเพิ่มขึ้นของอุณหภูมิมีค่ามาก
- negm อัตราการเพิ่มขึ้นของอุณหภูมิมีค่าปานกลาง
- zero อุณหภูมิไม่มีการเพิ่มขึ้นหรือลดลง
- posm อัตราการลดลงของอุณหภูมิมีค่าปานกลาง
- posl อัตราการลดลงของอุณหภูมิมีค่ามาก

### 3. ค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรการเปิดฮีทเตอร์



รูปที่ 3.20 แสดงค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรช่วงเวลาในการเปิดฮีทเตอร์

ความหมายของเซต

- zero ปิดฮีทเตอร์
- ons เปอร์เซ็นต์การเปิดฮีทเตอร์มีค่าน้อย
- onm เปอร์เซ็นต์การเปิดฮีทเตอร์มีค่าปานกลาง
- onb เปอร์เซ็นต์การเปิดฮีทเตอร์มีค่าค่อนข้างมาก
- onl เปอร์เซ็นต์การเปิดฮีทเตอร์มีค่ามาก

### 4. ออกแบบกฎการควบคุม

แสดงการออกแบบดังตารางที่ 3.6 โดย

แถวบน คือ เซตของค่าการเปลี่ยนแปลงของค่าผิดพลาด

สดมภ์แรก คือ เซตของค่าผิดพลาด

ส่วนที่เหลือของตารางทั้งหมด คือ เซตของจำนวนครั้งลูกคลื่นในหนึ่งคาบการควบคุม

	negl	negm	zero	posm	posl
Posl	onb	onb	onl	onb	onl
Posb	onm	onb	onb	onm	onb
Posm	onm	onm	onb	onm	onb
Poss	ons	onm	onm	ons	onm
Zero	zero	zero	zero	zero	zero

ตารางที่ 3.6 กฎที่ออกแบบในการควบคุมของการออกแบบครั้งที่ 1

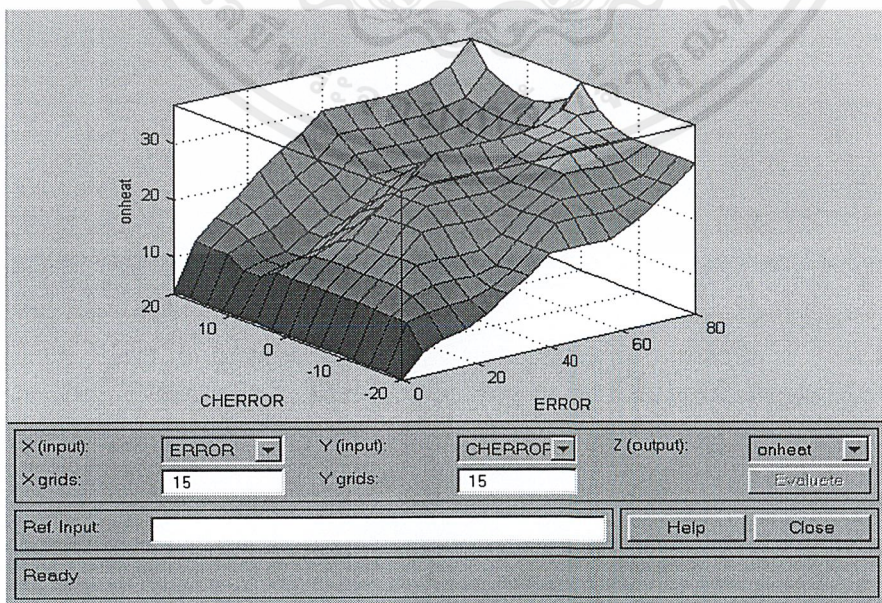
5. ทดสอบการออกแบบ

จากการออกแบบกฎและค่าฟังก์ชันระดับความเป็นสมาชิกข้างต้น ใช้โปรแกรมเม็ท  
 ธีลป์ในการดูค่าเอาต์พุตได้กราฟดังรูปที่ 3.21 โดยกำหนดวิธีในการคำนวณค่าดังนี้

การเชื่อมเงื่อนไขของตัวแปรอินพุตด้วยโอเปอเรชันแอนด์ (and) ในแต่ละกฎ  
 ใช้วิธีการเปรียบเทียบเลือกค่าฟังก์ชันระดับความเป็นสมาชิกน้อยที่สุด (minimum) ของกฎที่มีผลใน  
 การควบคุมตามค่าอินพุตของแต่ละตัวแปร

การรวมกฎที่มีผลในการควบคุม ใช้วิธีการเปรียบเทียบค่าฟังก์ชันระดับความ  
 เป็นสมาชิกมากที่สุดของฟัซซี่เซตของตัวแปรเอาต์พุตในแต่ละกฎ จะได้ฟัซซี่เซตรวมของทุกกฎ

การดีฟัซซิฟิเคชัน ใช้วิธีหาค่าเซนทรอยด์ของฟัซซี่เซตรวม เพื่อได้ค่าเอาต์พุต  
 ในการควบคุมระบบ



รูปที่ 3.21 แสดงกราฟของเอาต์พุตเมื่ออินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 1

### พิจารณาจากรูปที่ 3.21

- เปรียบเทียบค่าผิดพลาดเมื่อพิจารณาการเปลี่ยนแปลงค่าผิดพลาดคงที่ จะเห็นว่าเมื่อค่าผิดพลาดมีค่าเพิ่มขึ้น เปอร์เซ็นต์การเปิดฮีทเตอร์มีค่าเพิ่มขึ้น เพื่อให้อุณหภูมิเพิ่มขึ้น
- เปรียบเทียบการเปลี่ยนแปลงค่าผิดพลาดเมื่อพิจารณาค่าผิดพลาดคงที่ จะเห็นว่า เปอร์เซ็นต์การเปิดฮีทเตอร์จะมีค่ามากเมื่อค่าเปลี่ยนแปลงมีค่าเป็นลบในช่วง 0 ถึง -10 ซึ่งหมายความว่า อุณหภูมิมีอัตราการเพิ่มขึ้นเล็กน้อย และมีค่ามากเมื่อค่าเปลี่ยนแปลงมีค่าเป็นบวกมาก นั่นคือ อุณหภูมิมีอัตราการลดลงมาก แต่เปอร์เซ็นต์การเปิดฮีทเตอร์จะมีค่าลดลงถ้าค่าเปลี่ยนแปลงมีค่าเป็นบวกน้อย (อุณหภูมิมีค่าลดลง) ดังนั้นการเพิ่มขึ้นของอุณหภูมิจะช้ากว่าเมื่อ ค่าการเปลี่ยนแปลงมีค่าเป็นศูนย์ (อุณหภูมิมีค่าคงที่) ซึ่งไม่เป็นที่ต้องการสำหรับการควบคุมระบบ

จากการพิจารณาจึงออกแบบกฎการคำนวณใหม่

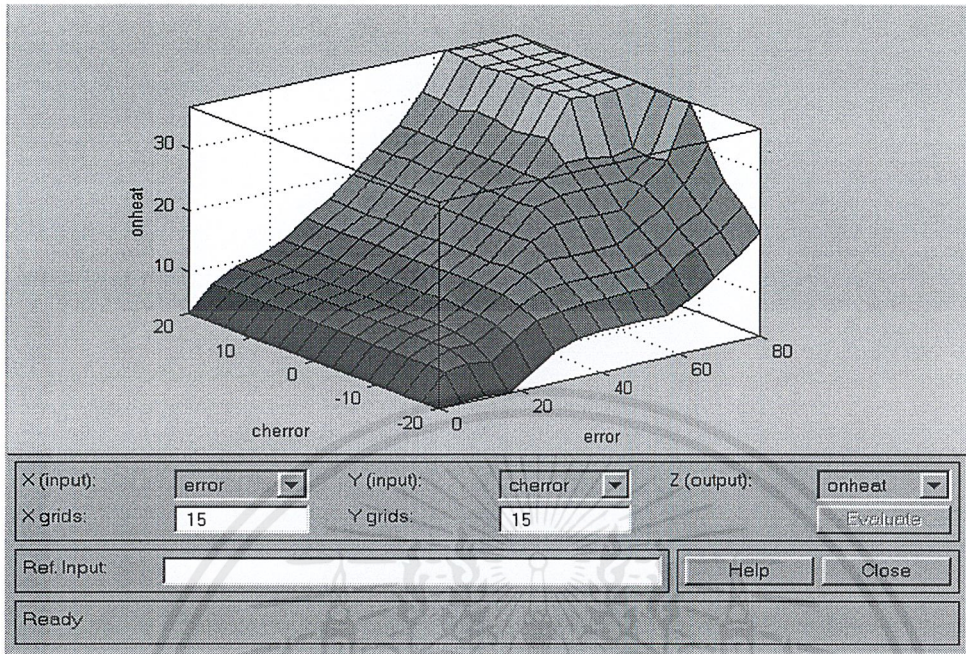
#### 3.2.4.2 การออกแบบครั้งที่ 2

แก้ไขกฎในการคำนวณดังตารางที่ 3.7

	negl	negm	zero	posm	posl
posl	onm	onb	onl	onl	onl
posb	ons	onm	onb	onl	onl
posm	ons	onm	onm	onm	onm
poss	zero	ons	ons	ons	ons
zero	zero	zero	zero	zero	zero

ตารางที่ 3.7 แสดงการออกแบบกฎของการออกแบบครั้งที่ 2

จากกฎที่ออกแบบ เมื่อใช้โปรแกรมเม็ทแล็ปในการคำนวณ โดยวิธีเดิม ได้เอาที่พุดตามการเปลี่ยนแปลงค่าอินพุตดังรูปที่ 3.22

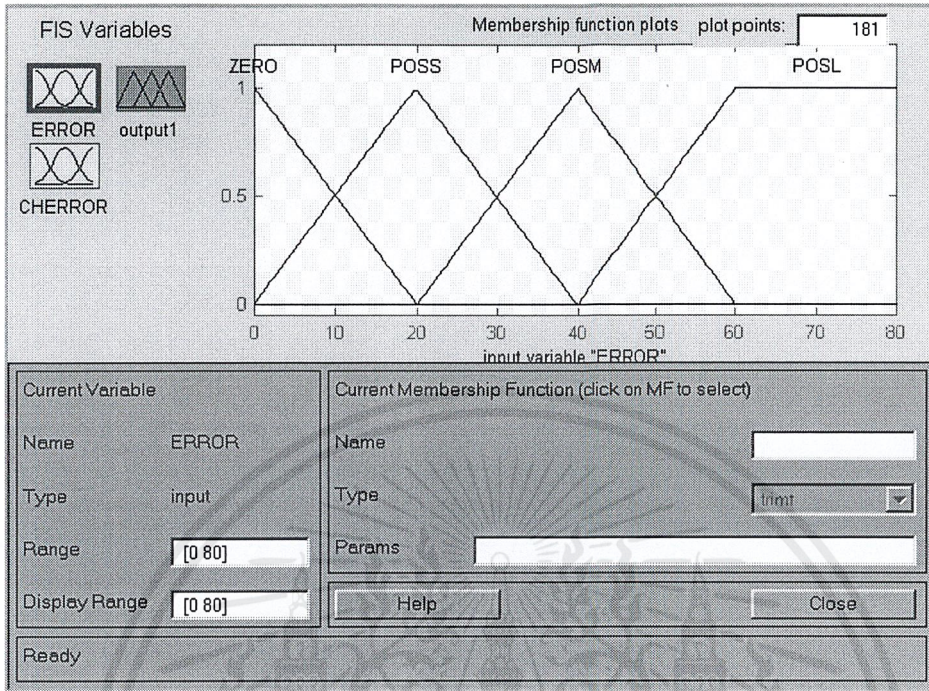


รูปที่ 3.22 แสดงกราฟของค่าเอาต์พุตเมื่ออินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 2  
พิจารณาค่าเอาต์พุตจากรูปที่ 3.22

- เมื่อค่าการเปลี่ยนแปลงมีค่าเป็นบวก (อุณหภูมิมีค่าลดลง) จากค่ามากมาค่าน้อย เปอร์เซ็นต์การเปิดฮีตเตอร์มีค่าเท่ากัน และมีค่าเปอร์เซ็นต์ลดลงเมื่อค่าการเปลี่ยนแปลงมีค่าเป็นลบมากขึ้น (อุณหภูมิมีค่าเพิ่มขึ้น) เป็นไปตามต้องการ สามารถแก้ไขการออกแบบครั้งที่ 1 ได้
- เปอร์เซ็นต์การเปิดฮีตเตอร์มีค่าน้อย ที่ค่าผิดพลาดค่าปานกลาง ซึ่งจะทำให้กำลังไฟฟ้าที่ส่งให้ฮีตเตอร์น้อยด้วย อุณหภูมิจึงขึ้นช้า ดังนั้นจึงออกแบบฟังก์ชันระดับความเป็นสมาชิกของตัวแปรค่าผิดพลาดใหม่เพื่อให้อุณหภูมิเพิ่มถึงค่าที่ต้องการเร็วขึ้น

### 3.2.4.3 การออกแบบครั้งที่ 3

ออกแบบค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรค่าผิดพลาดใหม่ ดังรูปที่ 3.23 โดยเมื่อค่าผิดพลาดมีค่ามากกว่า 60 องศาเซลเซียส ให้อยู่ในเซต pos1 นั่นคือ ค่าผิดพลาดมีค่ามาก เพื่อเปอร์เซ็นต์การเปิดฮีตเตอร์มีค่ามาก ดังนั้นเซตของตัวแปรค่าผิดพลาดลดลงเหลือ 4 เซต จึงต้องแก้ไขกฎเล็กน้อยดังตารางที่ 3.8



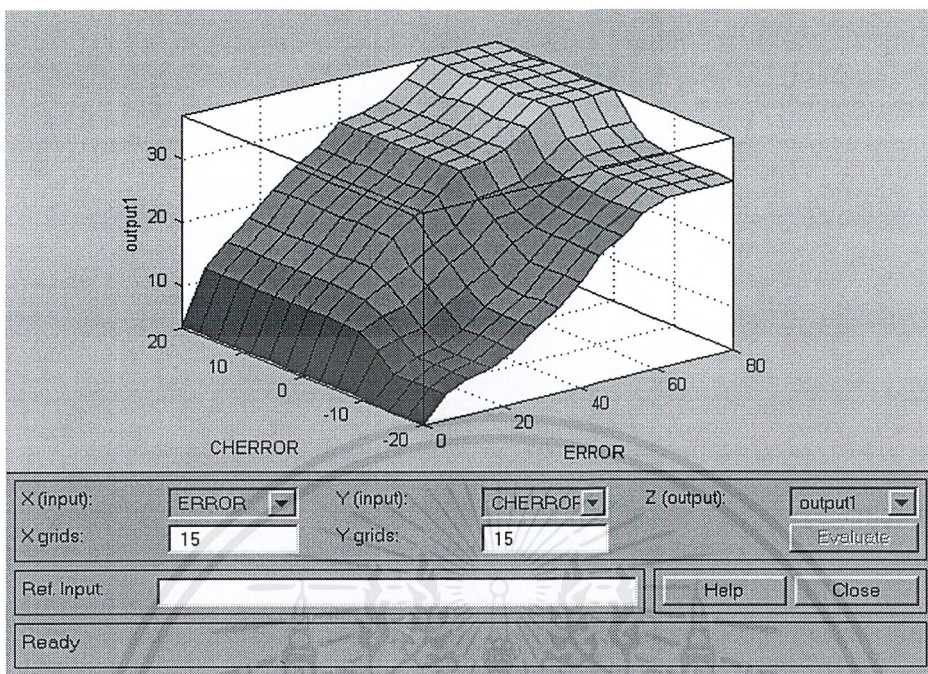
รูปที่ 3.23 แสดงระดับความเป็นสมาชิกของตัวแปรค่าผิดพลาดในการออกแบบครั้งที่ 3

	negl	negm	zero	posm	posl
posl	onb	onb	onl	onl	onl
posm	onm	onm	onb	onb	onb
poss	ons	ons	onm	onm	onm
zero	zero	zero	zero	zero	zero

ตารางที่ 3.8 แสดงการออกแบบกฎในการออกแบบครั้งที่ 3

เมื่อกำหนดค่าเอาพุทได้ความสัมพันธ์กับค่าที่เปลี่ยนของตัวแปรอินพุททั้งสอง

ดังรูปที่ 3.24



รูปที่ 3.24 แสดงค่าของเอาต์พุตเมื่อค่าอินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 3  
พิจารณาจากรูปที่ 3.24

เปอร์เซ็นต์การเปิดฮีเตอร์มีค่าเพิ่มขึ้นจากเดิม เป็นไปตามต้องการเมื่อค่าผิดพลาดมีค่าเป็นศูนย์ เปอร์เซ็นต์การเปิดฮีเตอร์มีค่าใกล้เคียงศูนย์ที่ค่าการเปลี่ยนแปลงค่าผิดพลาดมีค่าเป็นลบมาก (อุณหภูมิเพิ่มขึ้นเร็ว) แต่มีค่าเพิ่มขึ้นเมื่อค่าการเปลี่ยนแปลงค่าผิดพลาดมีค่าเป็นบวก (อุณหภูมิลดลง) นั่นคือ ถ้าอุณหภูมิเดิมมีค่ามากกว่าค่าที่ต้องการซึ่งเป็นค่าอุณหภูมิขณะนี้ (ค่าผิดพลาดขณะนี้ มีค่าเป็นศูนย์) ฮีเตอร์ควรมีเปอร์เซ็นต์การเปิดเข้าใกล้ศูนย์เพื่อไม่ให้อุณหภูมิมีค่าเพิ่มขึ้นอีก ดังนั้นจึงต้องทำการแก้ไข

### 3.2.4.3.1 ค่าการเปิดฮีเตอร์จากการคำนวณ

ตารางที่ 3.9 แสดงค่าเอาต์พุตจากการออกแบบโดยใช้พีชคณิตเชิงเส้นในการออกแบบครั้งที่ 3

แถวบน คือ ค่าการเปลี่ยนแปลงของค่าผิดพลาด

สดมภ์แรก คือ ค่าผิดพลาด

ส่วนที่เหลือของตาราง คือ ค่าจำนวนครั้งถูกคลื่นในหนึ่งคาบการควบคุม

	-20	-18	-16	-14	-12	-10	-8	-6	-4	-2	0
0	3.39	3.39	3.39	3.39	3.39	3.39	3.73	3.73	3.73	3.73	3.73
2	5.2	5.2	5.2	5.2	5.2	5.2	8.07	8.07	8.07	8.07	8.03

ตารางที่ 3.9 (ต่อ)

	-20	-18	-16	-14	-12	-10	-8	-6	-4	-2	0
4	6.48	6.48	6.48	6.48	6.48	6.48	10.3	10.5	10.5	10.5	10.5
6	7.43	7.43	7.43	7.43	7.43	7.43	10.8	12	12	12.1	12.2
8	8.15	8.15	8.15	8.15	8.15	8.15	11.2	12.9	13	13.3	13.5
10	8.72	8.72	8.72	8.72	8.72	8.72	11.5	13.1	14	14.4	14.5
12	9.17	9.17	9.17	9.17	9.17	9.17	11.8	13.3	14.8	15.3	15.5
14	9.52	9.52	9.52	9.52	9.52	9.52	12	13.7	15.2	16.3	16.5
16	9.77	9.77	9.74	9.74	9.77	9.77	12.2	13.9	15.5	17.2	17.5
18	9.93	9.93	9.92	9.92	9.93	9.93	12.3	14.1	15.7	17.5	18.6
20	10	10	10	10	10	10	12.4	14.2	15.8	17.6	20
22	11.3	11.4	11.5	11.5	11.4	11.3	14.2	15.7	17.2	18.9	21.3
24	12.4	12.4	12.7	12.7	12.4	12.4	15.6	16.9	18.3	20	22.4
26	13.4	13.4	13.6	13.6	13.4	13.4	16.3	18	19.3	20.9	23.4
28	14.2	14.2	14.2	14.2	14.2	14.2	17	18.8	20	21.7	24.2
30	15	15	15	15	15	15	17.7	19.4	20.6	22.4	25
32	15.9	15.9	15.9	15.9	15.9	15.9	18.4	20.1	21.3	23.1	25.9
34	16.7	16.7	16.5	16.5	16.7	16.7	19.2	20.8	22.1	23.8	26.7
36	17.7	17.7	17.4	17.4	17.7	17.7	20.1	21.8	23.2	24.5	27.7
38	18.8	18.8	18.6	18.6	18.8	18.8	21.2	22.9	24.4	26	28.8
40	20	20	20	20	20	20	22.4	24.2	25.8	27.6	30
42	21.3	21.4	21.5	21.5	21.4	21.3	22.5	24.3	25.9	27.7	30.1
44	22.4	22.4	22.4	22.4	22.4	22.4	22.8	24.5	26.1	27.8	30.2
46	23.3	23.3	23.6	23.6	23.6	23.6	23.7	24.8	26.3	28	30.5
48	24.2	24.2	24.2	24.2	24.2	24.2	24.5	25.2	26.7	28.2	30.8
50	25	25	25	25	25	25	25.3	25.9	26.8	28.5	31.3
52	25.8	25.8	25.8	25.8	25.8	25.8	26.1	26.7	27	28.8	31.9
54	26.7	26.7	26.7	26.7	26.7	26.7	26.9	27.3	27.8	29.2	32.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.9 (ต่อ)

	-20	-18	-16	-14	-12	-10	-8	-6	-4	-2	0
56	27.6	27.6	27.3	27.3	27.6	27.6	27.8	28.2	28.8	29.7	33.6
58	28.7	28.6	28.5	28.5	28.6	28.7	28.9	29.3	30.1	31.3	34.9
60	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
62	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
64	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
68	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
70	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
72	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
74	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
76	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8
80	30	30	30	30	30	30	30.2	30.8	31.9	33.6	36.8

ตารางที่ 3.9(ต่อ)

	2	4	6	8	10	12	14	16	18	20
0	3.73	3.73	3.73	3.73	3.73	3.73	3.73	3.73	3.73	3.73
2	8.03	8.03	8.03	8.03	8.03	8.03	8.03	8.03	8.03	8.03
4	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5
6	12.2	12.2	12.2	12.2	12.2	12.2	12.2	12.2	12.2	12.2
8	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5
10	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5
12	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5
14	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5
16	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5
18	18.6	18.4	18.4	18.6	18.6	18.6	18.4	18.4	18.6	18.6
20	20	20	20	20	20	20	20	20	20	20
22	21.4	21.5	21.5	21.4	21.3	21.4	21.5	21.5	21.4	21.3
24	22.4	22.7	22.7	22.4	22.4	22.7	22.7	22.7	22.4	22.4
26	23.4	23.6	23.6	23.4	23.4	23.4	23.6	23.6	23.4	23.4
28	24.2	24.2	24.2	24.2	24.2	24.2	24.2	24.2	24.2	24.2
30	25	25	25	25	25	25	25	25	25	25
32	25.9	25.9	25.9	25.9	25.9	25.9	25.9	25.9	25.9	25.9
34	26.7	26.5	26.5	26.7	26.7	26.7	26.5	26.5	26.7	26.7
36	27.7	27.4	27.4	27.7	27.7	27.7	27.4	27.4	27.7	27.7
38	28.8	28.6	28.6	28.8	28.8	28.8	28.6	28.6	28.8	28.8
40	30	30	30	30	30	30	30	30	30	30
42	30.1	30.1	30.1	30.1	30.1	30.1	30.1	30.1	30.1	30.1
44	30.2	30.2	30.2	30.2	30.2	30.2	30.2	30.2	30.2	30.2
46	30.5	30.5	30.5	30.5	30.5	30.5	30.5	30.5	30.5	30.5
48	30.8	30.8	30.8	30.8	30.8	30.8	30.8	30.8	30.8	30.8
50	31.3	31.3	31.3	31.3	31.3	31.3	31.3	31.3	31.3	31.3

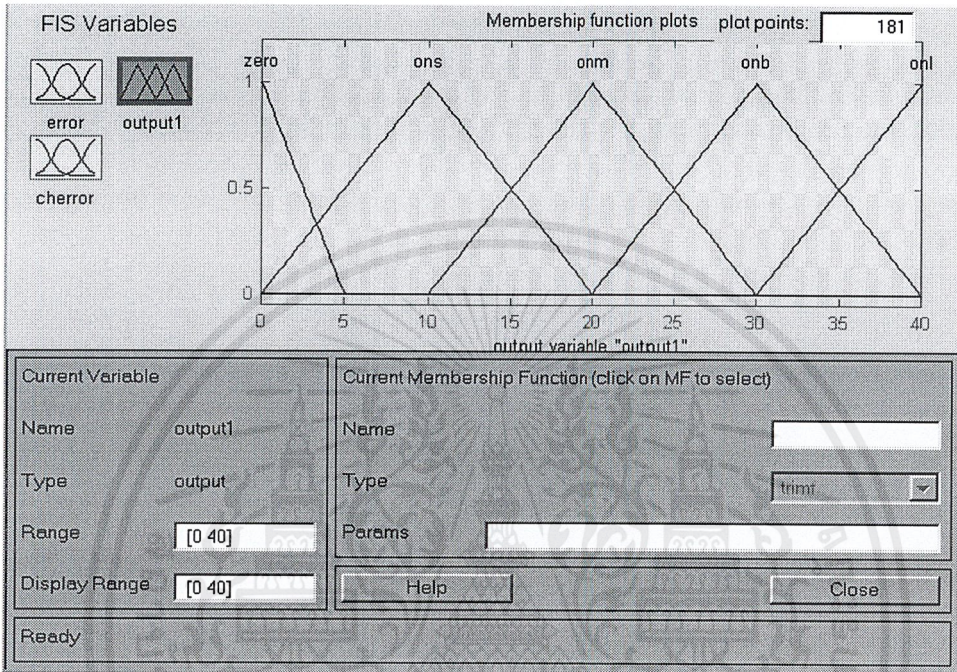
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ-63-ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.9(ต่อ)

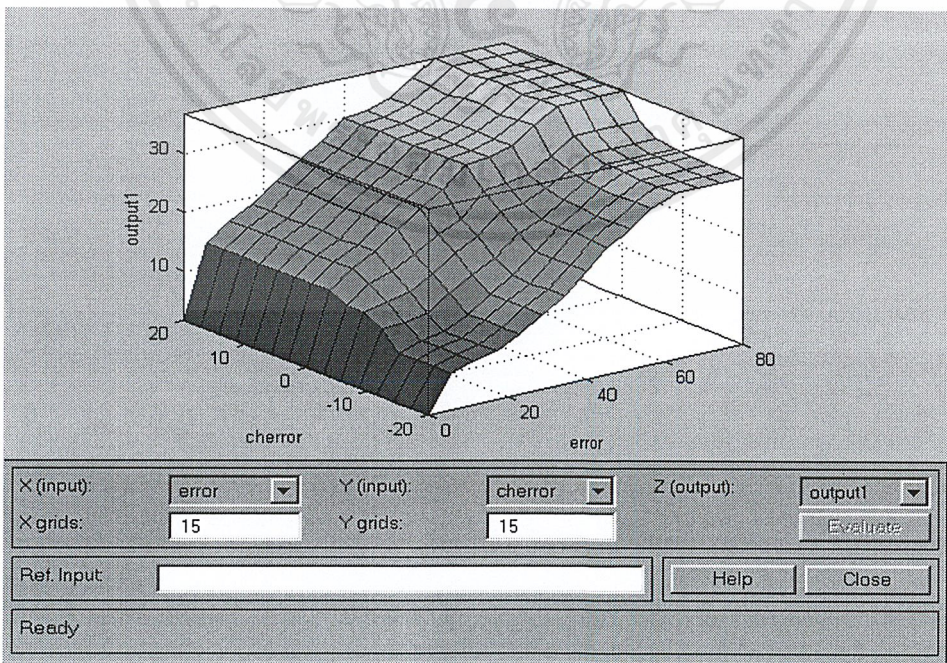
	2	4	6	8	10	12	14	16	18	20
52	31.9	31.9	31.9	31.9	31.9	31.9	31.9	31.9	31.9	31.9
54	32.6	32.6	32.6	32.6	32.6	32.6	32.6	32.6	32.6	32.6
56	33.6	33.1	33.1	33.1	33.6	33.6	33.1	33.1	33.6	33.6
58	34.8	34.3	34.3	34.8	34.9	34.8	34.3	34.3	34.8	34.9
60	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
62	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
64	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
66	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
68	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
70	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
72	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
74	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
76	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
78	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8
80	36.7	36.4	36.4	36.7	36.8	36.7	36.4	36.4	36.7	36.8

### 3.2.4.4 การออกแบบครั้งที่ 4

เพื่อแก้ไขเปอร์เซ็นต์การเปิดฮีทเตอร์เมื่อค่าผิดพลาดเป็นศูนย์ จึงปรับค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรจำนวนครั้งถูกลด (ตัวแปรเอาต์พุต) ดังรูปที่ 3.25



รูปที่ 3.25 แสดงค่าฟังก์ชันระดับความเป็นสมาชิกของตัวแปรการเปิดฮีทเตอร์ในการออกแบบครั้งที่ 4



รูปที่ 3.26 แสดงค่าเอาต์พุตเมื่อค่าอินพุตมีการเปลี่ยนแปลงในการออกแบบครั้งที่ 4

พิจารณารูปที่ 3.26

จากการแก้ไขค่าฟังก์ชันระดับการเป็นสมาชิกของตัวแปรเอาท์พุท ค่าการเปิด  
 อีทเทอร์มีค่าเข้าใกล้ศูนย์มากขึ้นเมื่อค่าการเปลี่ยนแปลงค่าผิดพลาดมีค่าเป็นบวก ตามที่ต้องการ

3.2.4.4.1 ค่าการเปิดอีทเทอร์ที่คำนวณ

ค่าที่ได้จะแตกต่างจากการออกแบบครั้งที่ 3 ในช่วงค่าผิดพลาดตั้งแต่ 0 ถึง 40 เนื่องจากการเปลี่ยนขอบเขตค่าฟังก์ชันระดับการเป็นสมาชิก แต่ค่าตั้งแต่ 40 ขึ้นไปไม่เปลี่ยนแปลง โดยค่าที่เปลี่ยนแสดงดังตารางที่ 3.10

ตารางที่ 3.10 แสดงค่าเอาท์พุทจากการออกแบบโดยใช้ฟังก์ชันลอจิกในการออกแบบครั้งที่ 4

แถวบน คือ ค่าการเปลี่ยนแปลงของค่าผิดพลาด

สดมภ์แรก คือ ค่าผิดพลาด

ส่วนที่เหลือของตาราง คือ ค่าจำนวนครั้งถูกคลื่นในหนึ่งคาบการควบคุม

	-20	-18	-16	-14	-12	-10	-8	-6	-4	-2	0
0	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54
2	5.33	5.33	5.33	5.33	5.33	5.33	9.06	9.06	9.06	9.06	9.06
4	7	7	7	7	7	7	11.6	11.6	11.6	11.6	12.4
6	7.88	7.88	7.88	7.88	7.88	7.88	11.6	12.7	12.7	13.2	14.1
8	8.42	8.42	8.42	8.42	8.42	8.42	11.6	13.4	13.4	14.3	15.3
10	8.83	8.83	8.83	8.83	8.83	8.83	11.7	13.3	14.2	15.2	16.2
12	9.19	9.19	9.19	9.19	9.19	9.19	11.8	13.4	14.9	15.9	17
14	9.51	9.51	9.48	9.48	9.51	9.51	12	13.7	15.2	16.6	17.7
16	9.77	9.77	9.74	9.74	9.74	9.77	12.2	13.9	15.5	17.2	18.4
18	9.93	9.93	9.92	9.92	9.93	9.93	12.3	14.1	15.7	17.5	19.2
20	10	10	10	10	10	10	12.4	14.2	15.8	17.6	20
22	11.3	11.4	11.5	11.5	11.4	11.3	14.2	15.7	17.2	18.9	21.3
24	12.4	12.4	12.7	12.7	12.4	12.4	15.6	16.9	18.3	20	22.4
26	13.3	13.3	13.6	13.6	13.3	13.3	16.3	18	19.3	20.9	23.3
28	14.2	14.2	14.2	14.2	14.2	14.2	16.9	18.8	20	21.7	24.2
30	15	15	15	15	15	15	17.6	19.4	20.6	22.4	25
32	15.8	15.8	15.8	15.8	15.8	15.8	18.3	20	21.2	23.1	25.8
34	16.7	16.7	16.4	16.4	16.7	16.7	19.1	20.7	22	23.7	26.7

ตารางที่ 3.10 (ต่อ) เมื่อค่าการเปลี่ยนแปลงค่าผิดพลาด -20 ถึง 0)

	-20	-18	-16	-14	-12	-10	-8	-6	-4	-2	0
36	17.6	17.6	17.3	17.3	17.6	17.6	20	21.7	23.1	24.4	27.6
38	18.7	18.6	18.5	18.5	18.6	18.7	21.1	22.8	24.3	25.8	28.7
40	20	20	20	20	20	20	22.4	24.2	25.8	27.6	30

ตารางที่ 3.10(ต่อ) เมื่อค่าการเปลี่ยนแปลงการผิดพลาด 2 ถึง 20)

	2	4	6	8	10	12	14	16	18	20
0	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54	1.54
2	9.24	9.24	9.24	9.24	9.24	9.24	9.24	9.24	9.24	9.24
4	12.4	12.4	12.4	12.4	12.4	12.4	12.4	12.4	12.4	12.4
6	14.1	14.1	14.1	14.1	14.1	14.1	14.1	14.1	14.1	14.1
8	15.3	15.3	15.3	15.3	15.3	15.3	15.3	15.3	15.3	15.3
10	16.2	16.2	16.2	16.2	16.2	16.2	16.2	16.2	16.2	16.2
12	17	17	17	17	17	17	17	17	17	17
14	17.7	17.5	17.5	17.7	17.7	17.7	17.5	17.5	17.7	17.7
16	18.4	18.2	18.2	18.4	18.4	18.4	18.2	18.2	18.4	18.4
18	19.1	19	19	19.1	19.2	19.1	19	19	19.1	19.2
20	20	20	20	20	20	20	20	20	20	20
22	21.4	21.5	21.5	21.4	21.3	21.4	21.4	21.5	21.4	21.3
24	22.4	22.7	22.7	22.4	22.4	22.4	22.7	22.7	22.4	22.4
26	23.3	23.6	23.6	23.3	23.3	23.3	23.6	23.6	23.3	23.3
28	24.2	24.2	24.2	24.2	24.2	24.2	24.2	24.2	24.2	24.2
30	25	25	25	25	25	25	25	25	25	25
32	25.8	25.8	25.8	25.8	25.8	25.8	25.8	25.8	25.8	25.8
34	26.7	26.4	26.4	26.7	26.7	26.7	26.4	26.4	26.7	26.7
36	27.6	27.3	27.3	27.6	27.6	27.6	27.3	27.3	27.6	27.6
38	28.6	28.6	28.6	28.6	28.6	28.6	28.6	28.6	28.6	28.6
40	30	30	30	30	30	30	30	30	30	30

## บทที่ 4

### การทดลองและผลการทดลอง

จากการออกแบบ 4 ครั้ง ค่าการเปิดฮีทเตอร์ในหนึ่งคาบเวลาตามการเปลี่ยนแปลงของค่าผิดพลาดและค่าการเปลี่ยนแปลงค่าผิดพลาดของ ครั้งที่ 3 และ ครั้งที่ 4 ให้ค่าที่เหมาะสม โดยในการทดลอง ค่าที่นำมาควบคุมใช้โปรแกรมเม็ทเล็ปคำนวณ

#### 4.1 ผลการทดลองจากการออกแบบครั้งที่ 3

##### 4.1.1 ผลการทดลองควบคุมอุณหภูมิของเตาอบ

##### 4.1.1.1 การทดลองครั้งที่ 1

อุณหภูมิที่ต้องการเท่ากับ 100 องศาเซลเซียส

อุณหภูมิเริ่มต้นเท่ากับ 30 องศาเซลเซียส

ตารางที่ 4.1 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิ

อุณหภูมิของเตาอบ(องศาเซลเซียส)	เวลา (นาที)
30	0
34	0.15
38	0.35
42	0.55
46	1.20
50	1.35
54	2.10
58	2.35
62	3.10
66	3.45
70	4.20
74	5.00
78	5.50
82	6.45
86	7.50
90	9.10

ตารางที่ 4.1(ต่อ)

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)
97	10.45
98	13.35
100	17
101	17.20

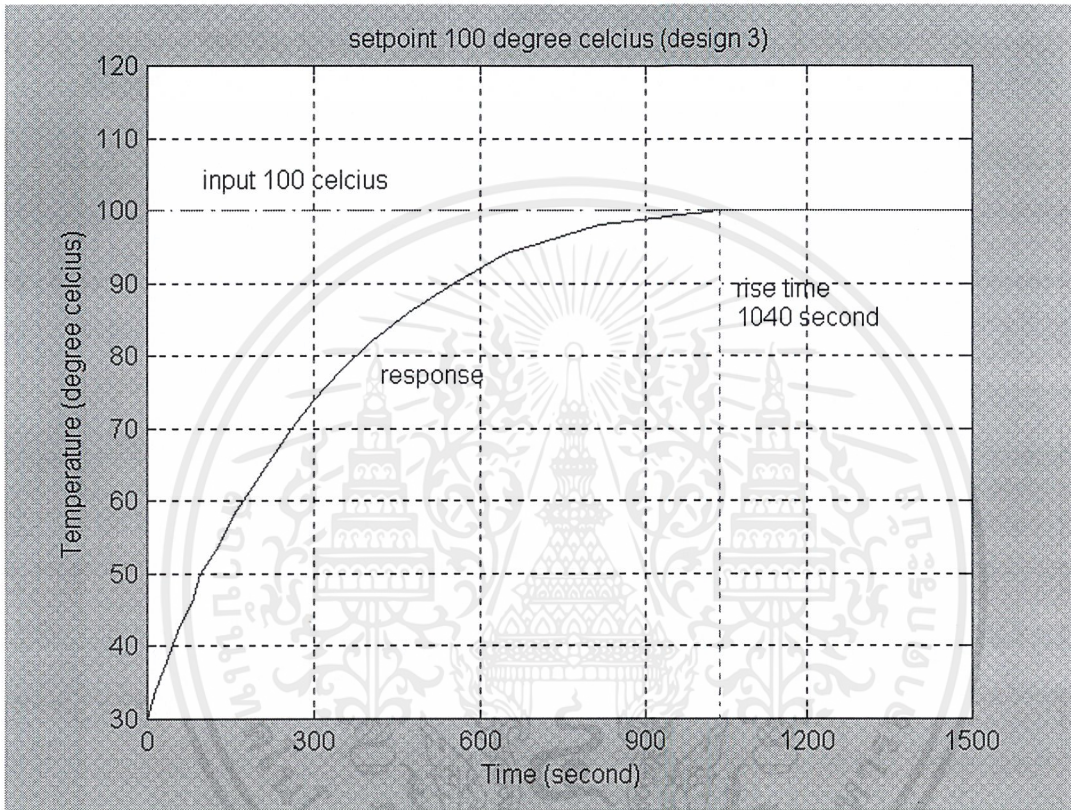
4.1.1.2 การทดลองครั้งที่ 2

อุณหภูมิที่ต้องการ 60 องศาเซลเซียส

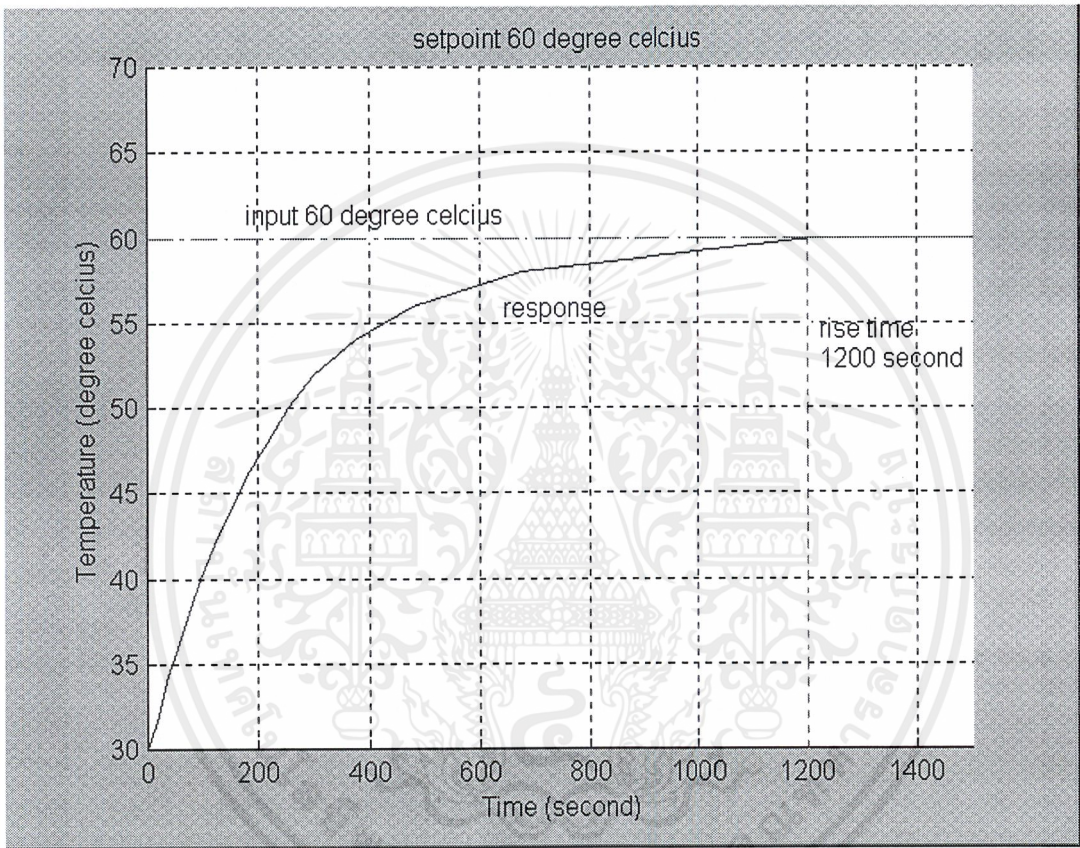
อุณหภูมิเริ่มต้น 30 องศาเซลเซียส

ตารางที่ 4.2 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิ

อุณหภูมิของเตาอบ (องศาเซลเซียส)	เวลา (นาที)
30	0
32	0.20
34	0.35
36	0.55
38	1.15
40	1.35
42	2.00
44	2.30
46	3.00
48	3.35
50	4.15
52	5.00
54	6.15
56	8.00
58	11.15
60	20.15



รูปที่ 4.1 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิที่ 100 องศาเซลเซียส จากการออกแบบครั้งที่ 3



รูปที่ 4.2 แสดงกราฟของเวลาที่ใช้ในการเพิ่มของอุณหภูมิเมื่ออุณหภูมิที่ต้องการเท่ากับ 60 องศาเซลเซียส

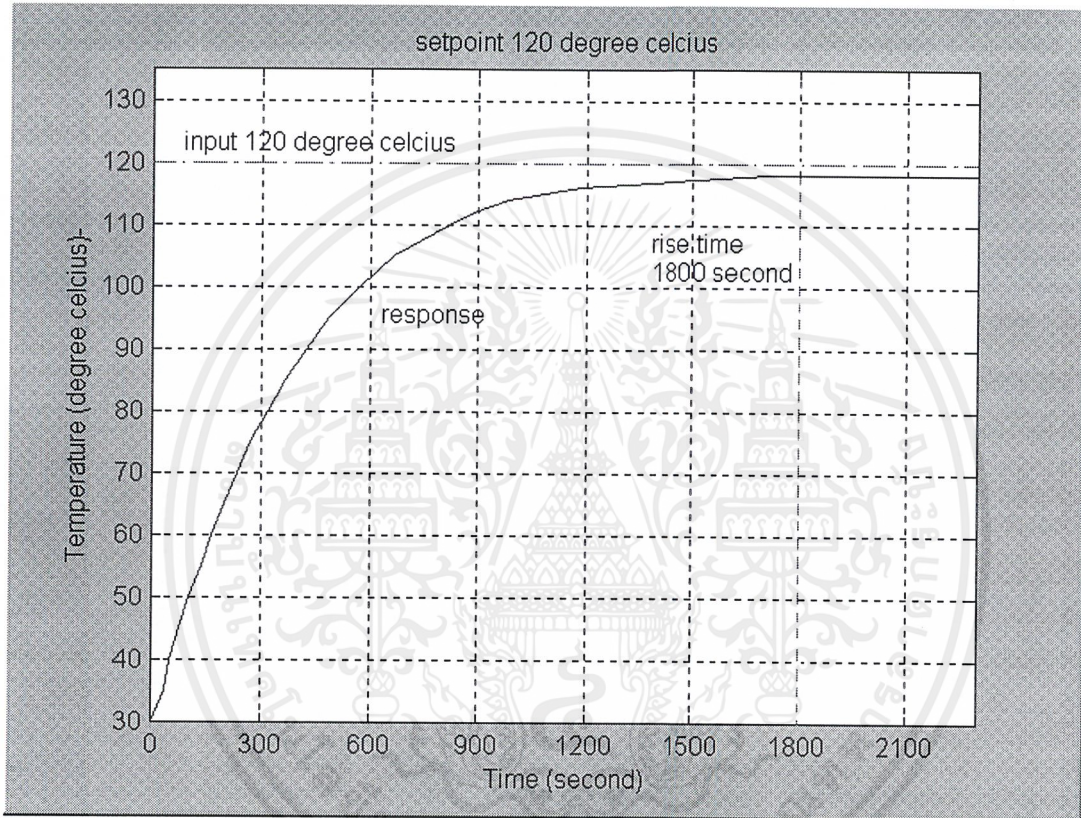
#### 4.1.1.3 การทดลองครั้งที่ 3

อุณหภูมิที่ต้องการ 120 องศาเซลเซียส

อุณหภูมิเริ่มต้น 30 องศาเซลเซียส

ตารางที่ 4.3 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิ

อุณหภูมิเดาอบ (องศาเซลเซียส)	เวลา (นาที)
30	0
35	0.35
40	0.50
45	1.15
50	1.40
55	2.15
60	2.45
65	3.20
70	3.55
75	4.30
80	5.20
85	6.05
90	7.05
95	8.05
100	9.30
105	11.10
110	13.40
112	14.45
114	16.20
116	19.40
118	28.30



รูปที่ 4.3 แสดงกราฟของเวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่ออุณหภูมิที่ต้องการเท่ากับ 120 องศาเซลเซียส จากการออกแบบครั้งที่ 3

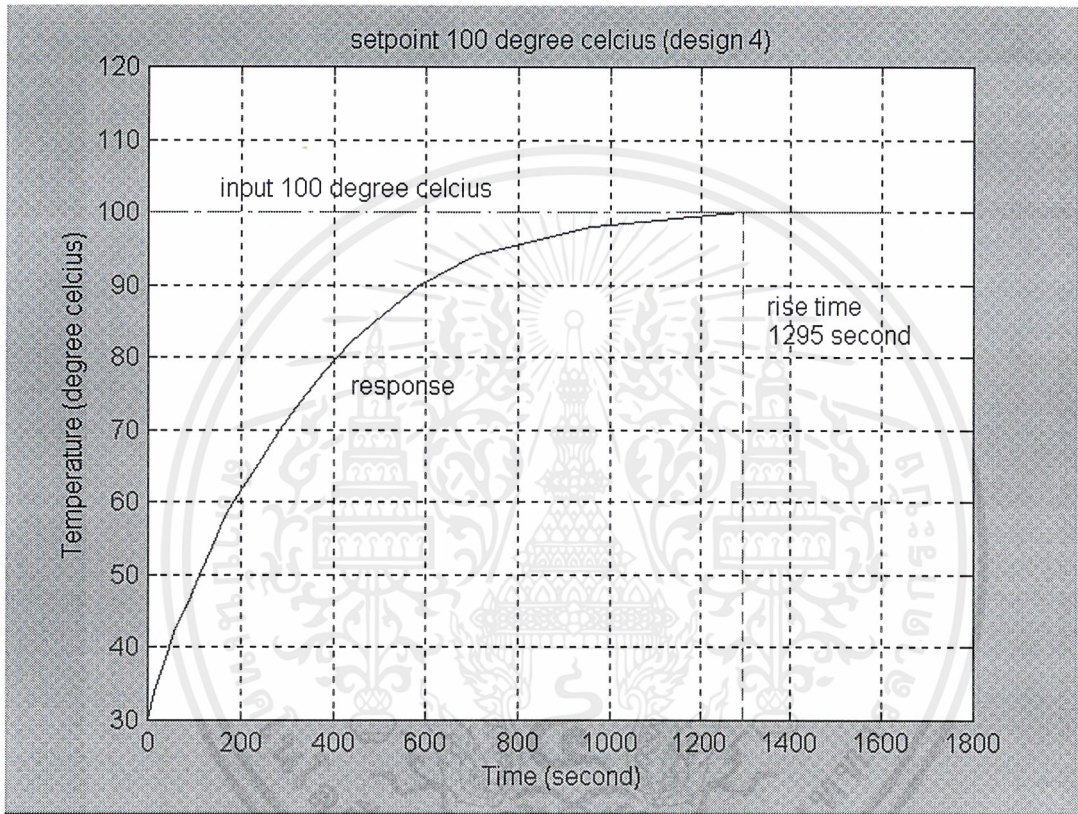
#### 4.2 ผลการทดลองจากการออกแบบครั้งที่ 4

อุณหภูมิที่ต้องการ 100 องศาเซลเซียส

อุณหภูมิเริ่มต้น 30 องศาเซลเซียส

ตารางที่ 4.4 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิ

อุณหภูมิของเตาอบ(องศาเซลเซียส)	เวลา (นาที)
30	0
34	0.15
38	0.35
42	0.55
46	1.25
50	1.50
54	2.20
58	2.45
62	3.25
66	4.05
70	4.45
74	5.30
78	6.20
82	7.15
86	8.30
90	9.45
97	11.45
98	16.00
100	21.35



รูปที่ 4.4 แสดงกราฟของเวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่ออุณหภูมิที่ต้องการเท่ากับ 100 องศาเซลเซียส จากการออกแบบครั้งที่ 4

#### 4.3 ทดลองหาเวลาที่ใช้ในการเปลี่ยนแปลงของอุณหภูมิเมื่อเปลี่ยนค่าอุณหภูมิที่ต้องการ

4.3.1 เมื่อเปลี่ยนค่าอุณหภูมิที่ต้องการลดลงจากค่าเดิม โดยใช้ค่าในการออกแบบครั้งที่ 3

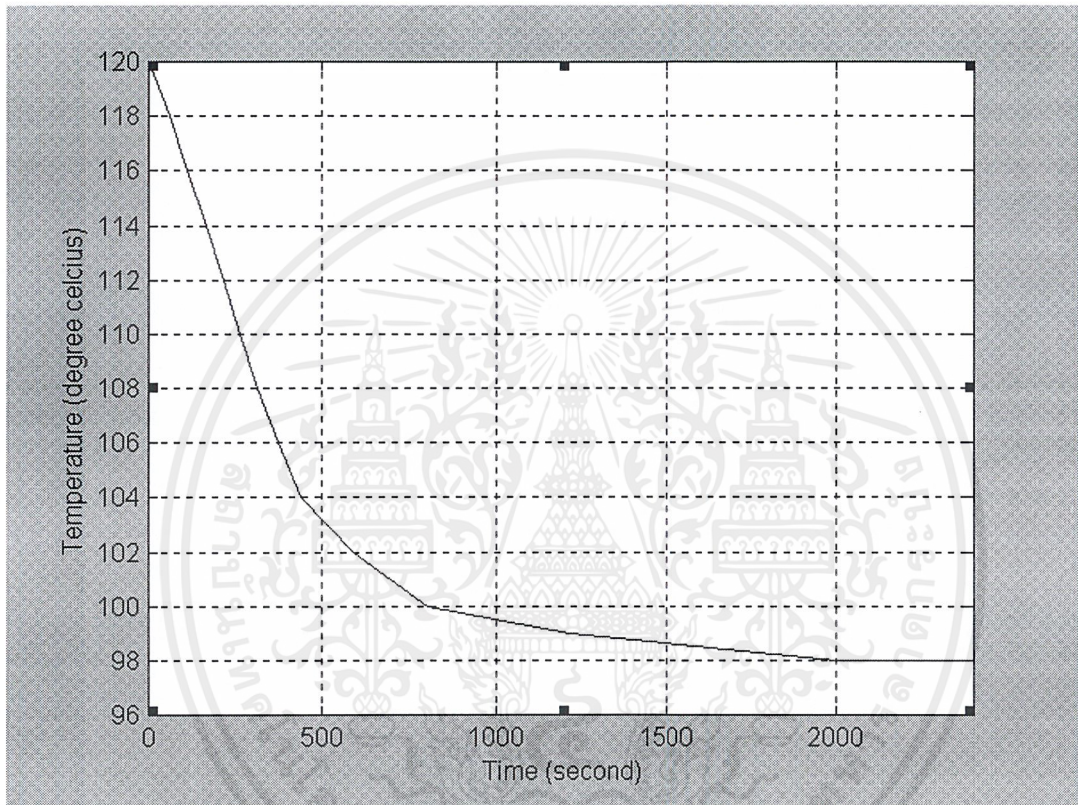
อุณหภูมิที่ต้องการเดิม 120 องศาเซลเซียส

อุณหภูมิที่ต้องการใหม่ 100 องศาเซลเซียส

อุณหภูมิเริ่มต้นของเตาอบ 30 องศาเซลเซียส

ตารางที่ 4.5 เวลาที่ใช้ในการลดลงของอุณหภูมิ

อุณหภูมิเตาอบ ( องศาเซลเซียส )	เวลา (นาทื)
120	0
118	1.00
116	1.50
114	2.45
112	3.35
110	4.25
108	5.15
106	6.15
104	7.20
102	9.50
100	13.25
99	20.15
98	33.25

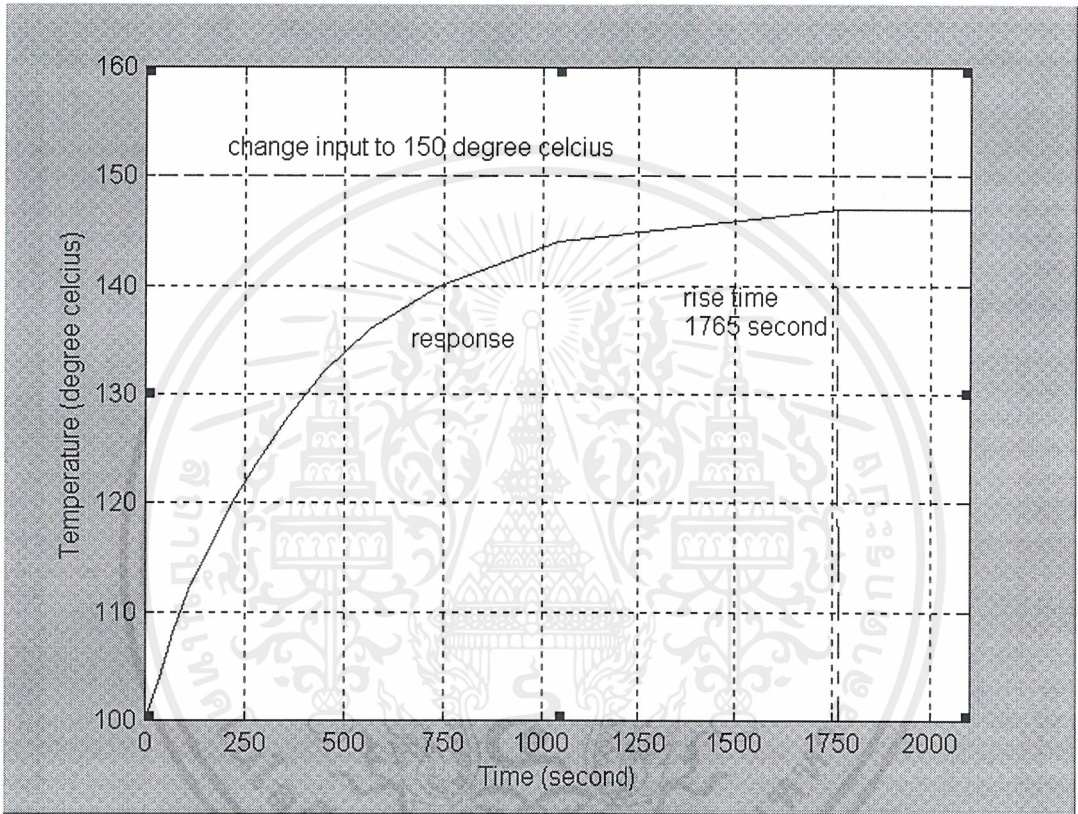


รูปที่ 4.5 แสดงกราฟของเวลาที่ใช้ในการลดลงของอุณหภูมิจากอุณหภูมิเดิม 120 องศาเซลเซียส เป็น 100 องศาเซลเซียส

- 4.3.2 เมื่อเปลี่ยนค่าอุณหภูมิที่ต้องการเพิ่มขึ้นจากค่าที่ต้องการเดิม  
 อุณหภูมิที่ต้องการเดิม 100 องศาเซลเซียส  
 อุณหภูมิที่ต้องการใหม่ 150 องศาเซลเซียส  
 อุณหภูมิเริ่มต้นของเตาอบ 30 องศาเซลเซียส

ตารางที่ 4.6 เวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิ

อุณหภูมิเตาอบ (องศาเซลเซียส)	เวลา (นาที)
100	0
104	0.35
108	1.10
112	1.50
116	2.42
120	3.40
124	4.45
128	6.00
132	7.30
136	9.25
140	12.20
144	17.20
147	29.25



รูปที่ 4.6 แสดงกราฟที่ใช้เวลาในการเพิ่มขึ้นของอุณหภูมิจากค่าเดิมที่ต้องการ 100 องศาเซลเซียส เป็น 150 องศาเซลเซียส

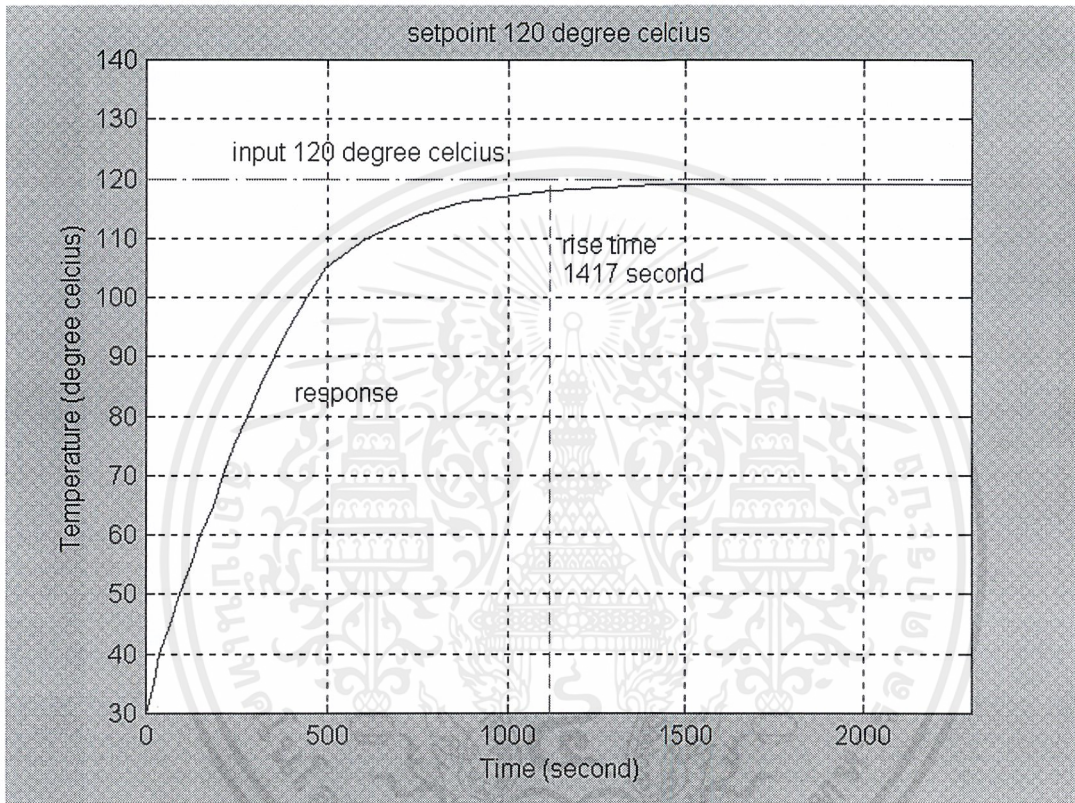
#### 4.4 การแก้ไขเพื่อลดค่า rise time

จากการทดลองจะเห็นว่า เวลาในการเพิ่มขึ้นของอุณหภูมิถึงค่าอุณหภูมิที่ต้องการ ต้องใช้เวลานาน ดังนั้น เพื่อแก้ไขจุดนี้ จึงได้ทำการเพิ่มตัวขยายในส่วนของตัวควบคุมไมโครคอนโทรลเลอร์ นั่นคือ ค่าเอาต์พุตที่คำนวณได้จากพีซีซึ่งลอจิกจะถูกขยายเพิ่มขึ้นทำให้เปอร์เซ็นต์ในการเปิดฮีตเตอร์เพิ่มขึ้น โดยทำการทดลองได้ผลดังนี้

ตารางที่ เวลาที่ใช้ในการเพิ่มอุณหภูมิที่ได้ทำการแก้ไข

อุณหภูมิที่ต้องการ 120 องศาเซลเซียส จาก อุณหภูมิเริ่มต้น 30 องศาเซลเซียส

อุณหภูมิ (องศาเซลเซียส)	เวลา (นาที)
30	0
35	0.20
40	0.36
45	1.07
50	1.32
55	2.05
60	2.30
65	3.05
70	3.32
75	4.04
80	4.38
85	5.15
90	5.54
95	6.33
100	7.23
105	8.15
110	10.05
112	11.25
114	12.35
116	14.34
118	18.35
119	23.37



รูปที่ 4.7 แสดงกราฟเวลาที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเมื่อต้องการอุณหภูมิ 120 องศาเซลเซียส หลังจากได้เพิ่มตัวขยาย

## บทที่ 5

### ผลสรุปและข้อเสนอแนะ

#### 5.1 สรุปผลการทดลอง

##### 5.1.1 เมื่อยังไม่ได้เพิ่มตัวขยาย

- ผลการออกแบบครั้งที่ 3 ใช้เวลาในการถึงอุณหภูมิที่ต้องการได้เร็วกว่าผลจากการออกแบบครั้งที่ 4 แม้ว่าจะมีค่าผิดพลาดจากอุณหภูมิที่ต้องการ แต่ยอมรับได้จึงใช้เป็นค่าในการควบคุมอุณหภูมิ
- สามารถควบคุมอุณหภูมิได้ตามต้องการที่อุณหภูมิต่ำกว่า 100 องศาเซลเซียส อุณหภูมิสูงมีค่าผิดพลาด 2-3 องศาเซลเซียส
- อัตราการเพิ่มขึ้นของอุณหภูมิจะเร็วในช่วงแรกโดยใช้เวลา 7 วินาที แต่อัตราจะช้าเมื่ออุณหภูมิมียุทธค่าเข้าใกล้อุณหภูมิที่ต้องการทำให้ไม่เกิดโอเวอร์ชูท (overshoot) ของอุณหภูมิ
- ขณะอุณหภูมิมียุทธค่าต้องการ สามารถเปลี่ยนแปลงค่าอุณหภูมิที่ต้องการได้ โดยลดค่าอุณหภูมิที่ต้องการจะใช้อัตราในการลดลงของอุณหภูมิ 25 วินาที ในช่วงแรกและช้าลงเมื่ออุณหภูมิมียุทธค่าใกล้ค่าอุณหภูมิที่ต้องการใหม่ และถ้าเพิ่มค่าอุณหภูมิที่ต้องการอัตราการเพิ่มขึ้นของอุณหภูมิ 12.5 วินาที ในช่วงแรก แต่จะช้าลงเมื่อใกล้ค่าอุณหภูมิที่ต้องการ

##### 5.1.2 เมื่อเพิ่มตัวขยาย

- อัตราที่ใช้ในการเพิ่มขึ้นของอุณหภูมิเร็วขึ้นเป็น 4 วินาที
- ที่อุณหภูมิสูงกว่า 100 องศาเซลเซียส สามารถลดค่าผิดพลาดลงเป็น 1 องศาเซลเซียส

#### 5.2 วิเคราะห์การออกแบบและผลการทดลอง

- เมื่ออุณหภูมิที่ต้องการมีค่าสูง อุณหภูมิจะมีค่าผิดพลาดจากอุณหภูมิที่ต้องการ เนื่องจากในการควบคุมไม่ต้องการให้เกิดโอเวอร์ชูทสูงมาก เพราะใช้เวลาในการลดลงของอุณหภูมิมียุทธค่ามาก จึงควบคุมกำลังให้มีค่าน้อยเมื่ออุณหภูมิมียุทธค่าใกล้ค่าอุณหภูมิที่ต้องการ
- ในการควบคุมอุณหภูมิ เวลาที่ใช้ถึงค่าอุณหภูมิที่ต้องการมีค่ามากเนื่องจากคุณสมบัติของฮีตเตอร์ในการสะสมพลังงานเพื่อเพิ่มอุณหภูมิ

### 5.3 ข้อเสนอแนะ

1. การออกแบบโดยใช้พีชชีลอจิก ข้อมูลของระบบมีความสำคัญในการตัดสินใจควบคุม ดังนั้น เซนเซอร์ที่ใช้ควรมีความสัมพันธ์ของข้อมูลเอาต์พุตที่แน่นอนกับอุณหภูมิที่เปลี่ยนแปลง การควบคุมจึงจะไม่มีข้อผิดพลาด
2. ค่าที่ได้โดยใช้การคำนวณแบบพีชชีลอจิกเป็นเลขทศนิยม แต่ในการควบคุมได้ใช้เลขจำนวนเต็มเนื่องจากการทำงานของวงจรควบคุมฮาร์ดแวร์ ทำให้การควบคุมไม่มีประสิทธิภาพเพราะเป็นการประมาณค่าของการควบคุม ดังนั้นในการสร้างวงจรควบคุมฮาร์ดแวร์ควรพิจารณาถึงความสามารถในการนำค่าที่คำนวณได้มาใช้ได้ถูกต้องโดยไม่ต้องมีการประมาณ จะทำให้การควบคุมมีประสิทธิภาพยิ่งขึ้น





**ภาคผนวก ก**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#####

##### PROGRAM CONTROL TEMPERATURE OF HEATER #####

\*\*\*\*\*

\*\*\*\*\*

WAIT EQU 00H

\*\*\*\*\*

\*\*\*\*\*

ORG 0000H

AJMP 0060H

\*\*\*\*\*

\*\*\*\*\* INTERRUPT ROUTINE OF ATOD 0 \*\*\*\*\*

ORG 0003H

AJMP CONTINT

\*\*\*\*\*

\*\*\*\*\* INTERRUPT ROUTINE COUNTER 0 \*\*\*\*\*

ORG 000BH

AJMP CONT0

\*\*\*\*\*

\*\*\*\*\* INTERRUPT ROUTINE COUNTER 1 \*\*\*\*\*

ORG 001BH

AJMP CONT1 ; ## JUMP TO ROUTINE ##

\*\*\*\*\*

\*\*\*\*\*

ORG 0060H

MOV P1,#0F0H ; ## SET INPUT PORT HEIGH ##

MOV P2,#0FFH

CLR P3.7

CLR P0.7

MOV 11H,#100D

MOV 12H,#60D

SETB 0AH

\*\*\*\*\*

\*\*\*\*\* KEY SETPOINT \*\*\*\*\*

LCALL KEYINPUT ; ## KEY SETPOINT TEMP ##

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC R2
MOV 03H,02H      ; ## DIGIT 1 (TEMP) TO 03H ##
;-----
MOV 09H,#WAIT    ; ## DELAY 250 MS,WAIT FOR KEY ##
DELAYIN1:  MOV 08H,#0E6H
LOOP1:      NOP
            NOP
            DJNZ 08H,LOOP1
            DJNZ 09H,DELAYIN1
            LCALL KEYINPUT
            INC R2
            MOV 04H,02H      ; ## DIGIT 2 (TEMP) TO 04H ##
;-----
MOV 09H,#WAIT    ; ## DELAY 250 MS,WAIT FOR KEY ##
DELAYIN2:  MOV 08H,#0E6H
LOOP2:      NOP
            NOP
            DJNZ 08H,LOOP2
            DJNZ 09H,DELAYIN2
            LCALL KEYINPUT
            INC R2
            MOV 05H,02H      ; ## DIGIT 3 (TEMP) TO 05H / NO DISPLAY ##
;-----
MOV 09H,#WAIT    ; ## DELAY 250 MS,WAIT FOR KEY ##
DELAYIN3:  MOV 08H,#0E6H
LOOP3:      NOP
            NOP
            DJNZ 08H,LOOP3
            DJNZ 09H,DELAYIN3
CRIP:      LCALL KEYINPUT    ; ## KEY SETPOINT TIME ##
            INC R2
            MOV 06H,02H      ; ## DIGIT 1 (TIME) TO 06H ##
            JNB 08H,CRIP
;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV 09H,#WAIT
DELAYIN4:  MOV 08H,#0E6H
LOOP4:    NOP
          NOP
          DJNZ 08H,LOOP4
          DJNZ 09H,DELAYIN4
          LCALL KEYINPUT
          INC R2
          MOV 07H,02H      ; ## DIGIT 2 (TIME) TO 07H / NO DISPLAY ##
;-----

```

```

          MOV 09H,#WAIT
DELAYIN5:  MOV 08H,#0E6H
LOOP5:    NOP
          NOP
          DJNZ 08H,LOOP5
          DJNZ 09H,DELAYIN5
START:    LCALL KEYINPUT   ; ## ENTER TO START WORK ##
          JNB 08H,DECADE
          SJMP START
;-----

```

```

DECADE:
          MOV A,R3        ; ## FIRST DIGIT (FROM LEFT) ##
          DEC A
          MOV B,#10D
          MUL AB
          MOV 0DH,A
          MOV A,R4        ; ## SECOND DIGIT (MIDDLE) ##
          DEC A
          ADD A,0DH
          MOV 0DH,A
LASTDIGIT: MOV A,#10D     ; ## VALUE OF LAST DIGIT ##
          MOV B,0DH
          MUL AB
          MOV 0DH,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,R5
DEC A
ADD A,0DH
MOV 0DH,A

```

\*\*\*\*\*

```

MOV TCON,#01H
SETB 0CH
SETB 0DH
MOV IE,#10000001B
SETB P3.6
CLR P3.6
SETB P3.6
WAITINT:  NOP
JB 0DH,WAITINT
MOV IE,#00H
CLR 0CH

```

\*\*\*\*\*

```

MOV TCON,#01H      ; ## MODE 1 (16 BIT) ##
MOV TMOD,#00010001B ; ## SET TIMER ##
MOV TL0,#0F1H
MOV TH0,#0D8H
MOV TL1,#0F1H
MOV TH1,#0D8H
MOV IE,#10001010B  ; ## ENABLE INTERRUPT ##
SETB TCON.4
SETB TCON.6
CLR P3.0
SETB P0.7
SETB 0BH
ON:      JNB 0BH,OFF
SETB P3.7
SETB P0.7
JNB 0AH,STOP
SJMP ON

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

OFF:      CLR P3.7
          SETB P0.7
          JNB 0AH,STOP
          JB  0BH,ON ;(DISP)
          SJMP OFF
STOP:     MOV IE,#00H
          MOV TCON,#00H
CLOSE:   SETB P3.0
          CLR P3.7
          CLR P0.7
          SJMP CLOSE

```

```

;#####
;##### ROUTINE TO WORK #####

```

```

CONTINT: CLR TCON.1 ;## GET DATA FROM A/D
          JNB P3.2,$
          MOV 0CH,P2
          CLR IE.0 ;## DISABLE INTERRUPT OF INTO
          CLR TCON.5
          CLR TCON.4
          CLR P3.3
          MOV A,#0FFH ;## INVERT DATA FROM A/D
          CLR C
          SUBB A,0CH
          MOV 0CH,A
          MOV 10H,A
          CLR C
          MOV B,#02D
          MUL AB
          MOV B,#03D
          DIV AB
          CLR C
          ADD A,0CH
          ADD A,#03D
          MOV 0CH,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV A,0DH      ; ## FIND NEW ERROR
CLR C
SUBB A,0CH
MOV 14H,A
JNC FINDCH
MOV 22H,#00H   ; ## TEMP OVER THAN SETPOINT
MOV 15H,#01D
MOV 0FH,#40D
MOV 16H,#39D
CLR 0BH
CLR 0DH
SJMP OUTINT
FINDCH:  MOV 23H,#00H   ; ## START CHANGE ERROR
JB 0CH,CH_ST
MOV A,22H      ; (IN PROGRAM:NO C FLAG/INC TEMP)
CLR C         ; ## FIND CHANGE ERROR = E(t-1)-E(t)
SUBB A,14H
MOV 23H,A     ; ## CHANGE ERROR DATA = E(t)-E(t-1)
              ; (IN FUZZY) = T(t-1)-T(t)
JNC CH_ST    ; ## T(t) > T(t-1) , E(t) < E(t-1)
MOV A,#0FFH  ; ## T(t) < T(t-1) , E(t) > E(t-1)
CLR C
SUBB A,23H
INC A
MOV 23H,A
MOV A,#11D   ; ## NEXT AT CH_ERROR = 0 IN TABLE
CLR C
ADD A,23H
MOV 23H,A
CH_ST:  MOV 22H,14H   ; ## ERROR DATA
        ;!! LOOK UP TABLE PWM !!
MOV A,22H
JNB 10H,OVENNUM1
DEC A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา 6 จะต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

OVENNUM1:  MOV 17H,A
            MOV DPL,#00H
            MOV DPH,#03H
            MOVC A,@A+DPTR
            MOV 18H,A
            MOV A,17H
            INC A
            MOVC A,@A+DPTR
            MOV DPH,A
            MOV DPL,18H
            MOV A,23H
            JNB 18H,OVENNUM2
            DEC A

```

```

OVENNUM2:  MOV B,#02D
            DIV AB
            MOVC A,@A+DPTR
            MOV 0EH,A
            MOV 15H,0EH
            MOV A,#40D
            CLR C
            SUBB A,0EH
            MOV 0FH,A      ; ## PULSE OFF
            MOV 16H,0FH
            SETB 0BH      ; ## ON NEW PWM ##

```

```

OUTINT:    CLR 0DH
            MOV TL0,#0F1H
            MOV TH0,#0D8H
            SETB TCON.4
            RETI

```

#####

```

CONT1:    CLR TCON.6
            DJNZ 11H,OUTT1      ; ## COUNT MINUTE
            MOV 11H,#100D

```

```

BYTEH:    DJNZ 12H,OUTT1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV 11H,#100D
MOV 12H,#60D
      ;## DECADE DIGIT 0 OF TIME

MOV A,R7
DEC A
MOV R7,A
JZ  NEWNUM
DEC A
JNZ OUTT1

NEWNUM:  MOV R7,#10D      ;## START 9 OF DIGIT 0
          DJNZ R6,OUTT1   ;## AND DECADE DIGIT 1 OF TIME
          MOV R6,#01D     ;## OUT OF TIME
          MOV R7,#01D
          CLR 0AH

OUTT1:
          MOV TL1,#0F1H
          MOV TH1,#0D8H
          SETB TCON.6
          RETI

;#####

CONT0:   CLR TCON.4
          MOV TL0,#0F1H   ;## COUNT 1+1/2 CYCLE OF 50 Hz
          MOV TH0,#0D8H   ;## 1 CYCLE = 0.02 SEC
          JNB 0BH,COUNTOFF ;## JUMP TO COUNT OFF , END ON
          DJNZ 0EH,OUTT0  ;## COUNT ON
          CLR 0BH         ;## CHECK BIT FOR OFF
          AJMP OUTT0

COUNTOFF: DJNZ 0FH,OUTT0 ;## COUNT OFF
            ;## END OFF , 1 PERIOD PWM

          SETB IE.0       ;## ENABLE INTR 0 FROM A/D
          SETB P3.6       ;## SET WR FOR CONVERSION OF A/D
          CLR P3.6
          SETB P3.6
          MOV 0EH,15H     ;## NO CHANGE PWM (TEST)

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและ 8 ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV 0FH,16H      ;## (TEST)
SETB 0BH         ;## ON FOR NEW PWM
OUTT0:   SETB TCON.4
          RETI
;#####
;#####
.*****
,
.***** SUBROUTINE KEY SETPOINT *****
KEYINPUT:   SETB 08H          ;## CHECK KEY ROW 4 ##
            MOV R0,#0EFH     ;## R0 : BIT 4 = 0 AFTER SHIFT ROW ##
STARTKEY:   MOV 20H,#0FEH    ;## START SCAN ROW BIT 0 (DATA IN -20H-)##
SCAN:       MOV P1,20H
            JNB P1.4,COL1    ;## CHECK BIT 4 OF P1 : COLUMN 1 ##
            JNB P1.5,COL2    ;## CHECK BIT 5 OF P1 : COLUMN 2 ##
            JNB P1.6,COL3    ;## CHECK BIT 6 OF P1 : COLUMN 3 ##
            JNB P1.7,COL4    ;## CHECK BIT 7 OF P1 : COLUMN 4 ##
            MOV A,20H        ;## ROW CHECKER IN -20H- TO -A- ##
            RL A             ;## SHIFT ROW CHECKER ##
            MOV 20H,A        ;## NEXT ROW CHECKER SAVE TO -20H- ##
            CLR C            ;## CLEAR CARRY FLAG ##
            SUBB A,R0        ;## OVERFLOW NEXT ROW CHECKER : BIT4 ##
            JNZ SCAN        ;## NO OVERFLOW ! SCAN NEXT ROW ##
            SJMP STARTKEY    ;## OVERFLOW ! START ROW 1 AGAIN ##
;-----
COL1:       MOV R1,#00D      ;## START #00D COL 1 & ROW 1 TO -R1- ##
            SJMP GETROW
COL2:       MOV R1,#01D      ;## START #01D COL 2 & ROW 1 TO -R1- ##
            SJMP GETROW
COL3:       MOV R1,#02D      ;## START #02D COL 3 & ROW 1 TO -R1- ##
            SJMP GETROW
COL4:       MOV R1,#03D      ;## START #03D COL 4 & ROW 1 TO -R1- ##
            SJMP GETROW
;-----
GETROW:     JNB 00H,ROW1     ;## CHECK NOW ROW IN -20H- ##

```

```

JNB 01H,ROW2
JNB 02H,ROW3
JNB 03H,ROW4
ROW1:   MOV 02H,01H
        SJMP RETURN
ROW2:   MOV A,#04D
        ADD A,R1
        MOV R2,A
        SJMP RETURN
ROW3:   MOV A,#08D
        ADD A,R1
        MOV R2,A
        SJMP RETURN
ROW4:   MOV R2,#10D
        CLR 08H
RETURN:
        RET

```

```

*****
***** TABLE OF ERROR HEATER *****

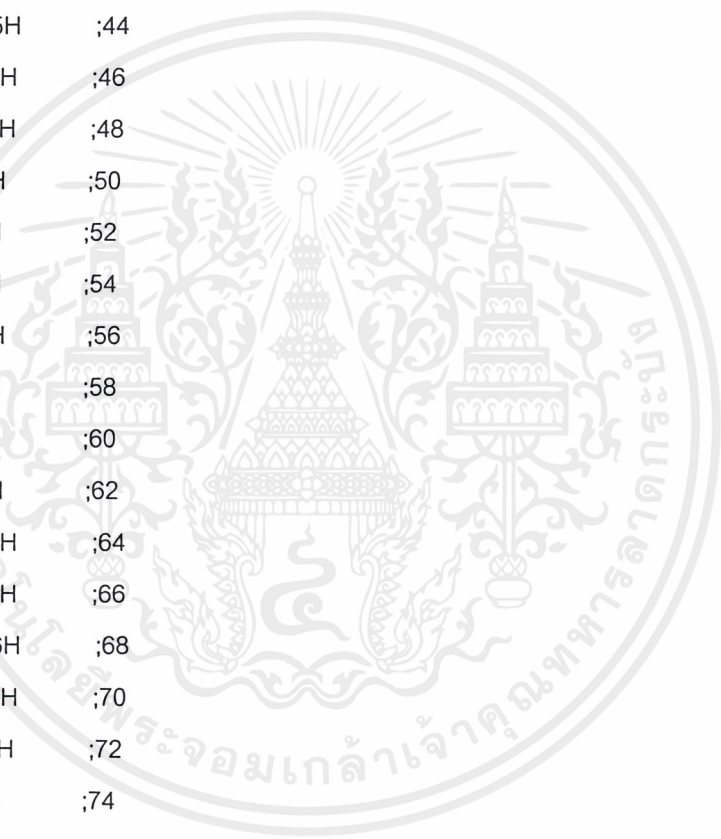
```

```

ORG 0300H
DB 00H, 04H ;0
DB 15H, 04H ;2
DB 2AH, 04H ;4
DB 3FH, 04H ;6
DB 54H, 04H ;8
DB 69H, 04H ;10
DB 7EH, 04H ;12
DB 93H, 04H ;14
DB 0A8H, 04H ;16
DB 0BDH, 04H ;18
DB 0D2H, 04H ;20
DB 0E7H, 04H ;22
DB 0FCH, 04H ;24
DB 11H, 05H ;26

```

DB 26H, 05H	;28
DB 3BH, 05H	;30
DB 50H, 05H	;32
DB 65H, 05H	;34
DB 7AH, 05H	;36
DB 8FH, 05H	;38
DB 0A4H, 05H	;40
DB 0B9H, 05H	;42
DB 0CEH, 05H	;44
DB 0E3H, 05H	;46
DB 0F8H, 05H	;48
DB 0DH, 06H	;50
DB 22H, 06H	;52
DB 37H, 06H	;54
DB 4CH, 06H	;56
DB 61H, 06H	;58
DB 76H, 06H	;60
DB 8BH, 06H	;62
DB 0A0H, 06H	;64
DB 0B5H, 06H	;66
DB 0CAH, 06H	;68
DB 0DFH, 06H	;70
DB 0F4H, 06H	;72
DB 09H, 07H	;74
DB 1EH, 07H	;76
DB 33H, 07H	;78
DB 48H, 07H	;80



\*\*\*\*\*  
 \*\*\*\*\* TABLE OF CHANGE ERROR HEATER \*\*\*\*\*

ORG 0400H	
DB 4D, 4D, 4D, 4D, 4D, 3D, 3D, 3D, 3D, 3D	;0
DB 4D, 4D, 4D, 4D, 4D, 4D, 4D, 4D, 4D, 4D	
DB 8D, 8D, 8D, 8D, 8D, 5D, 5D, 5D, 5D, 5D	;2
DB 8D, 8D, 8D, 8D, 8D, 8D, 8D, 8D, 8D, 8D	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB 11D, 11D, 11D, 11D, 10D, 7D, 7D, 7D, 7D, 7D, 7D ;4  
DB 11D, 11D, 11D, 11D, 11D, 11D, 11D, 11D, 11D, 11D  
DB 12D, 12D, 12D, 12D, 10D, 7D, 7D, 7D, 7D, 7D, 7D ;6  
DB 12D, 12D, 12D, 12D, 12D, 12D, 12D, 12D, 12D, 12D  
DB 14D, 13D, 13D, 13D, 11D, 8D, 8D, 8D, 8D, 8D, 8D ;8  
DB 14D, 14D, 14D, 14D, 14D, 14D, 14D, 14D, 14D, 14D  
DB 15D, 14D, 14D, 13D, 12D, 9D, 9D, 9D, 9D, 9D, 9D ;10  
DB 15D, 15D, 15D, 15D, 15D, 15D, 15D, 15D, 15D, 15D  
DB 16D, 15D, 15D, 13D, 12D, 9D, 9D, 9D, 9D, 9D, 9D ;12  
DB 16D, 16D, 16D, 16D, 16D, 16D, 16D, 16D, 16D, 16D  
DB 17D, 16D, 15D, 14D, 12D, 10D, 10D, 10D, 10D, 10D, 10D ;14  
DB 17D, 17D, 17D, 17D, 17D, 17D, 17D, 17D, 17D, 17D  
DB 18D, 17D, 16D, 14D, 12D, 10D, 10D, 10D, 10D, 10D, 10D ;16  
DB 18D, 18D, 18D, 18D, 18D, 18D, 18D, 18D, 18D, 18D  
DB 19D, 18D, 16D, 14D, 12D, 10D, 10D, 10D, 10D, 10D, 10D ;18  
DB 19D, 19D, 19D, 19D, 19D, 19D, 19D, 19D, 19D, 19D  
DB 20D, 18D, 16D, 14D, 12D, 10D, 10D, 10D, 10D, 10D, 10D ;20  
DB 20D, 20D, 20D, 20D, 20D, 20D, 20D, 20D, 20D, 20D  
DB 21D, 19D, 17D, 16D, 14D, 11D, 11D, 11D, 11D, 11D, 11D ;22  
DB 21D, 21D, 21D, 21D, 21D, 21D, 21D, 21D, 21D, 21D  
DB 22D, 20D, 18D, 17D, 16D, 12D, 12D, 12D, 12D, 12D, 12D ;24  
DB 22D, 22D, 22D, 22D, 22D, 22D, 22D, 22D, 22D, 22D  
DB 23D, 21D, 19D, 18D, 16D, 13D, 13D, 13D, 13D, 13D, 13D ;26  
DB 23D, 23D, 23D, 23D, 23D, 23D, 23D, 23D, 23D, 23D  
DB 24D, 22D, 20D, 19D, 17D, 14D, 14D, 14D, 14D, 14D, 14D ;28  
DB 24D, 24D, 24D, 24D, 24D, 24D, 24D, 24D, 24D, 24D  
DB 25D, 22D, 21D, 19D, 18D, 15D, 15D, 15D, 15D, 15D, 15D ;30  
DB 25D, 25D, 25D, 25D, 25D, 25D, 25D, 25D, 25D, 25D  
DB 26D, 23D, 21D, 20D, 18D, 16D, 16D, 16D, 16D, 16D, 16D ;32  
DB 26D, 26D, 26D, 26D, 26D, 26D, 26D, 26D, 26D, 26D  
DB 27D, 24D, 22D, 21D, 19D, 17D, 17D, 17D, 17D, 17D, 17D ;34  
DB 27D, 27D, 27D, 27D, 27D, 27D, 27D, 27D, 27D, 27D  
DB 28D, 25D, 23D, 22D, 20D, 18D, 18D, 18D, 18D, 18D, 18D ;36  
DB 28D, 28D, 28D, 28D, 28D, 28D, 28D, 28D, 28D, 28D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DB 29D, 26D, 25D, 23D, 21D, 19D, 19D, 19D, 19D, 19D, 19D ;38  
DB 29D, 29D, 29D, 29D, 29D, 29D, 29D, 29D, 29D  
DB 30D, 28D, 26D, 24D, 22D, 20D, 20D, 20D, 20D, 20D, 20D ;40  
DB 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D  
DB 30D, 28D, 26D, 24D, 22D, 20D, 20D, 20D, 20D, 20D, 20D ;42  
DB 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D  
DB 30D, 28D, 26D, 25D, 23D, 22D, 22D, 22D, 22D, 22D, 22D ;44  
DB 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D, 30D  
DB 31D, 28D, 26D, 25D, 24D, 24D, 24D, 24D, 24D, 23D, 23D ;46  
DB 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D  
DB 31D, 28D, 27D, 25D, 25D, 24D, 24D, 24D, 24D, 24D, 24D ;48  
DB 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D  
DB 31D, 29D, 27D, 26D, 25D, 25D, 25D, 25D, 25D, 25D ;50  
DB 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D, 31D  
DB 32D, 29D, 27D, 27D, 26D, 26D, 26D, 26D, 26D, 26D ;52  
DB 32D, 32D, 32D, 32D, 32D, 32D, 32D, 32D, 32D, 32D  
DB 33D, 30D, 28D, 27D, 27D, 27D, 27D, 27D, 27D, 27D ;54  
DB 33D, 33D, 33D, 33D, 33D, 33D, 33D, 33D, 33D, 33D  
DB 34D, 30D, 29D, 28D, 28D, 28D, 27D, 27D, 28D, 28D ;56  
DB 34D, 33D, 33D, 33D, 34D, 34D, 33D, 33D, 34D, 34D  
DB 35D, 31D, 30D, 29D, 29D, 29D, 29D, 29D, 29D, 29D ;58  
DB 35D, 34D, 34D, 35D, 35D, 35D, 34D, 34D, 35D, 35D  
DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D ;60  
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D  
DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D ;62  
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D  
DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D ;64  
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D  
DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D ;66  
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D  
DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D ;68  
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D  
DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D ;70  
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D

DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D, 30D ;72

DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D

DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D, 30D ;74

DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D

DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D, 30D ;76

DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D

DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D, 30D ;78

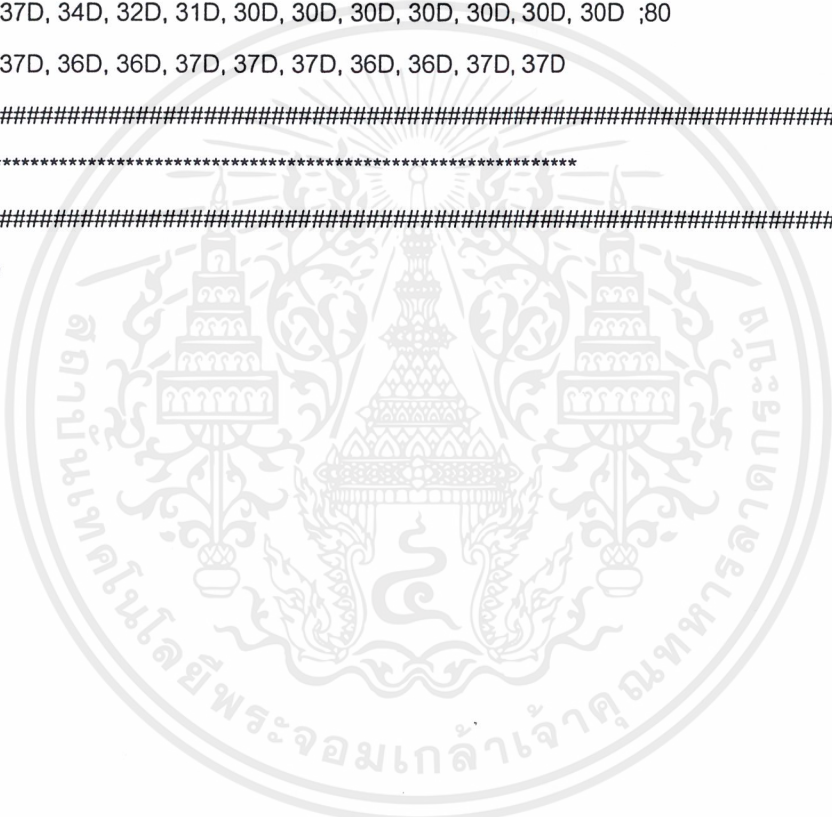
DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D

DB 37D, 34D, 32D, 31D, 30D, 30D, 30D, 30D, 30D, 30D, 30D ;80

DB 37D, 36D, 36D, 37D, 37D, 37D, 36D, 36D, 37D, 37D

#####  
.  
#####

END





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DATA SHEET

**89C51/89C52/89C54/89C58**  
80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

Product specification

1999 Oct 27

Replaces Datasheets 89C51 of 1999 Apr 01 and 89C52/89C54/89C58 of 1999 Apr 01

Philips  
Semiconductors



**PHILIPS**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 80C51 8-bit microcontroller family 4K/8K/16K/32K Flash

## 89C51/89C52/89C54/89C58

### DESCRIPTION

The 89C51/89C52/89C54/89C58 contain a non-volatile FLASH program memory that is parallel programmable. For devices that are serial programmable (In System Programmable (ISP) with a boot loader), see the 89C51RC+/89C51RD+ datasheet.

Both families are Single-Chip 8-bit Microcontrollers manufactured in advanced CMOS process and are derivatives of the 80C51 microcontroller family. All the devices have the same instruction set as the 80C51.

### SELECTION TABLE FOR FLASH DEVICES

ROM/EPROM Memory Size (X by 8)	RAM Size (X by 8)	Programmable Timer Counter (PCA)	Hardware Watchdog Timer
<b>Multi-Time Programmable (MTP) devices:</b>			
<b>89C51</b>			
4 k	128	No	No
<b>89C52/54/58</b>			
8 k/16 k/32 k	256	No	No
<b>Serial In-System Programmable devices:</b>			
<b>89C51RC+</b>			
32 k	512	Yes	Yes
<b>89C51RD+</b>			
64 k	1024	Yes	Yes

### FEATURES

- 80C51 Central Processing Unit
- On-chip FLASH Program Memory
- Speed up to 33 MHz
- Full static operation
- RAM expandable externally to 64 k bytes
- 4 level priority interrupt
- 6 interrupt sources
- Four 8-bit I/O ports
- Full-duplex enhanced UART
  - Framing error detection
  - Automatic address recognition
- Power control modes
  - Clock can be stopped and resumed
  - Idle mode
  - Power down mode
- Programmable clock out
- Second DPTR register
- Asynchronous port reset
- Low EMI (inhibit ALE)
- 3 16-bit timers
- Wake up from power down by an external interrupt

### ORDERING INFORMATION

	MEMORY SIZE 4 k × 8	MEMORY SIZE 8 k × 8	MEMORY SIZE 16 k × 8	MEMORY SIZE 32 k × 8	TEMPERATURE RANGE °C AND PACKAGE	VOLTAGE RANGE	FREQ. (MHz)	DWG. #
FLASH	P89C51UBA A	P89C52UBA A	P89C54UBA A	P89C58UBA A	0 to +70, Plastic Leaded Chip Carrier	5 V	0 to 33	SOT187-2
FLASH	P89C51UBP N	P89C52UBP N	P89C54UBP N	P89C58UBP N	0 to +70, Plastic Dual In-line Package	5 V	0 to 33	SOT129-1
FLASH	P89C51UBB B	P89C52UBB B	P89C54UBB B	P89C58UBB B	0 to +70, Plastic Quad Flat Pack	5 V	0 to 33	QFP44 <sup>2</sup>
FLASH	P89C51UFA A	P89C52UFA A	P89C54UFA A	P89C58UFA A <sup>1</sup>	–40 to +85, Plastic Leaded Chip Carrier	5 V	0 to 33	SOT187-2
FLASH	P89C51UFP N	P89C52UFP N	P89C54UFP N	P89C58UFP N <sup>1</sup>	–40 to +85, Plastic Dual In-line Package	5 V	0 to 33	SOT129-1
FLASH	P89C51UFB B	P89C52UFB B	P89C54UFB B	P89C58UFB B <sup>1</sup>	–40 to +85, Plastic Quad Flat Pack	5 V	0 to 33	QFP44 <sup>2</sup>

#### NOTES:

1. Contact Philips Sales for availability.
2. SOT not assigned for this package outline.

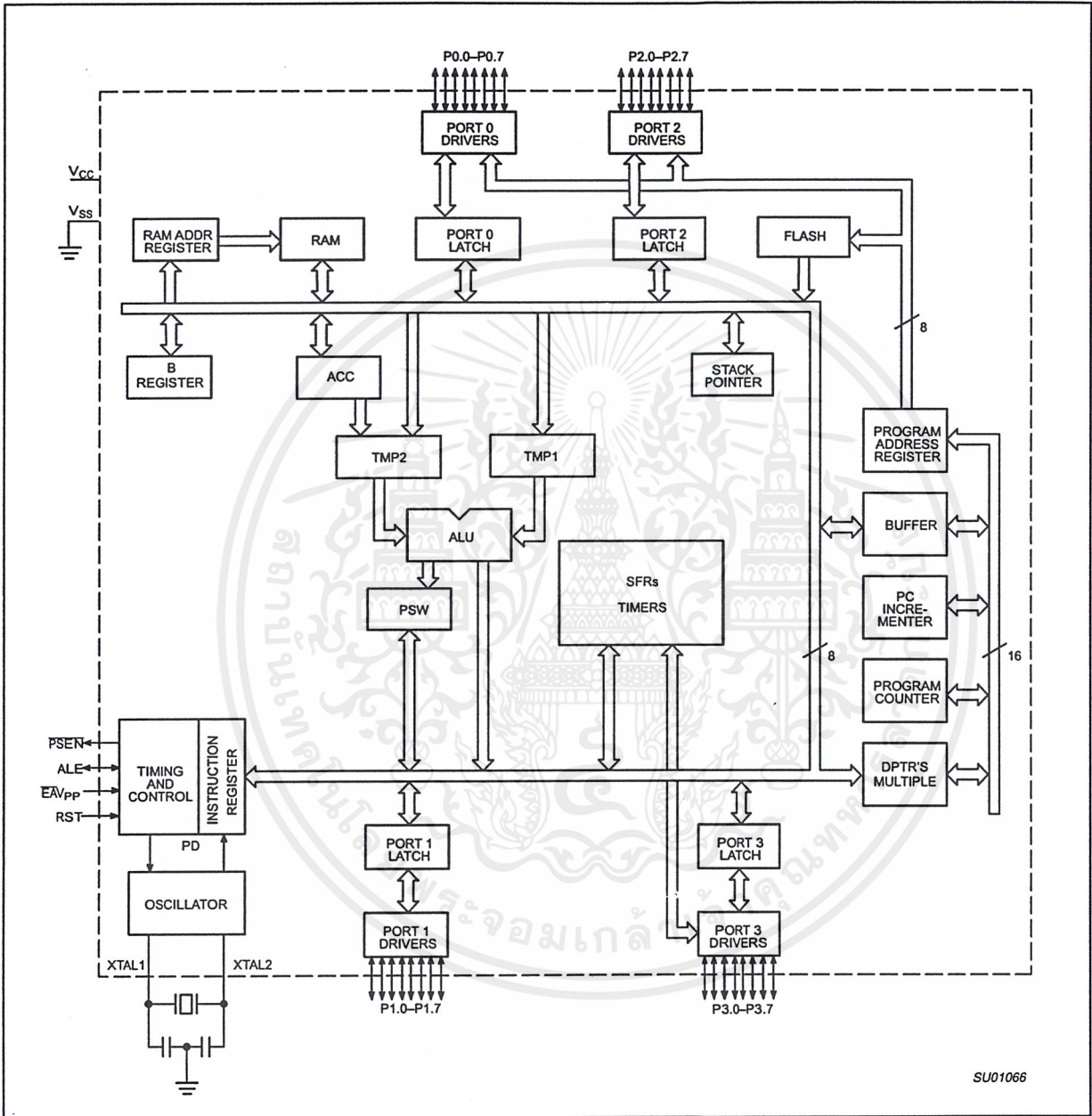
### PART NUMBER DERIVATION

DEVICE NUMBER (P89CXX)	OPERATING FREQUENCY, MAX (V)	TEMPERATURE RANGE (B)	PACKAGE (AA, BB, PN)
P89C51 FLASH P89C52 FLASH P89C54 FLASH P89C58 FLASH	U = 33 MHz	B = 0°C to 70°C F = –40°C to 85°C	AA = PLCC BB = PQFP PN = PDIP

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

BLOCK DIAGRAM

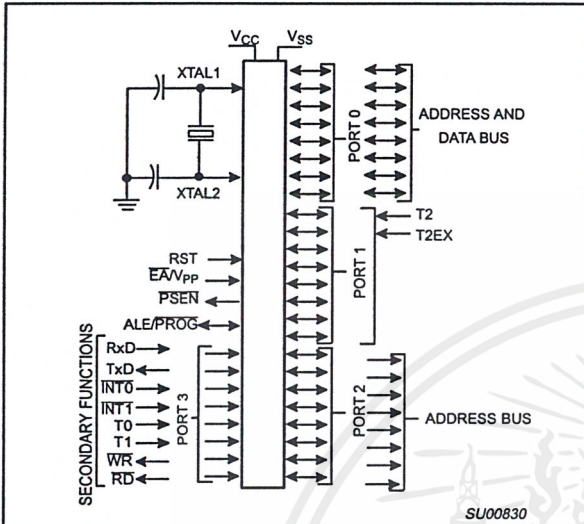


SU01066

# 80C51 8-bit microcontroller family 4K/8K/16K/32K Flash

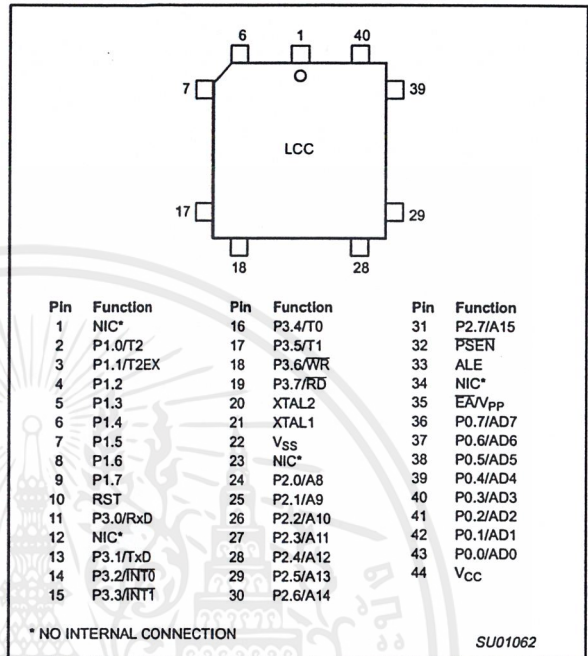
# 89C51/89C52/89C54/89C58

## LOGIC SYMBOL



SU00830

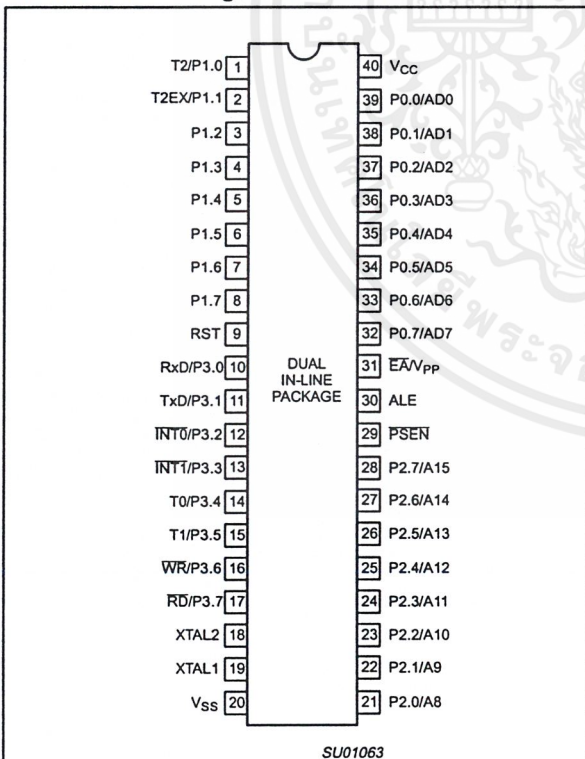
## Ceramic and Plastic Leaded Chip Carrier Pin Functions



SU01062

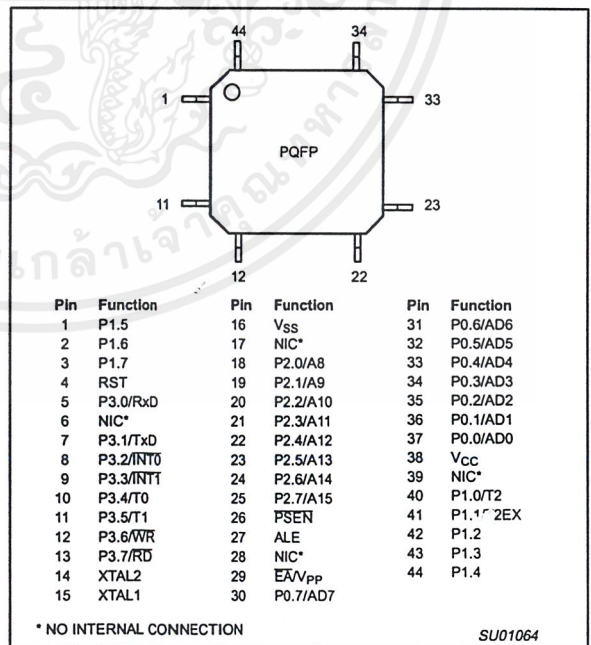
## PIN CONFIGURATIONS

### Dual In-Line Package Pin Functions



SU01063

### Plastic Quad Flat Pack Pin Functions



SU01064

# 80C51 8-bit microcontroller family

## 4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

### PIN DESCRIPTIONS

MNEMONIC	PIN NUMBER			TYPE	NAME AND FUNCTION
	DIP	LCC	QFP		
V <sub>SS</sub>	20	22	16	I	<b>Ground:</b> 0 V reference.
V <sub>CC</sub>	40	44	38	I	<b>Power Supply:</b> This is the power supply voltage for normal, idle, and power-down operation.
P0.0–0.7	39–32	43–36	37–30	I/O	<b>Port 0:</b> Port 0 is an open-drain, bidirectional I/O port. Port 0 pins that have 1s written to them float and can be used as high-impedance inputs. Port 0 is also the multiplexed low-order address and data bus during accesses to external program and data memory. In this application, it uses strong internal pull-ups when emitting 1s.
P1.0–P1.7	1–8	2–9	40–44, 1–3	I/O	<b>Port 1:</b> Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. Port 1 pins that have 1s written to them are pulled high by the internal pull-ups and can be used as inputs. As inputs, port 1 pins that are externally pulled low will source current because of the internal pull-ups. (See DC Electrical Characteristics: I <sub>IL</sub> ). Alternate function for Port 1: <b>T2 (P1.0):</b> Timer/Counter2 external count input/clockout (see Programmable Clock-Out). <b>T2EX (P1.1):</b> Timer/Counter2 reload/capture/direction control.
P2.0–P2.7	1 2 21–28	2 3 24–31	40 41 18–25	I/O I I/O	<b>Port 2:</b> Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. Port 2 pins that have 1s written to them are pulled high by the internal pull-ups and can be used as inputs. As inputs, port 2 pins that are externally being pulled low will source current because of the internal pull-ups. (See DC Electrical Characteristics: I <sub>IL</sub> ). Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @DPTR). In this application, it uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOV @Ri), port 2 emits the contents of the P2 special function register.
P3.0–P3.7	10–17	11, 13–19	5, 7–13	I/O	<b>Port 3:</b> Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. Port 3 pins that have 1s written to them are pulled high by the internal pull-ups and can be used as inputs. As inputs, port 3 pins that are externally being pulled low will source current because of the pull-ups. (See DC Electrical Characteristics: I <sub>IL</sub> ). Port 3 also serves the special features of the 89C51/89C52/89C54/89C58, as listed below: <b>RxD (P3.0):</b> Serial input port <b>TxD (P3.1):</b> Serial output port <b>INT0 (P3.2):</b> External interrupt <b>INT1 (P3.3):</b> External interrupt <b>T0 (P3.4):</b> Timer 0 external input <b>T1 (P3.5):</b> Timer 1 external input <b>WR (P3.6):</b> External data memory write strobe <b>RD (P3.7):</b> External data memory read strobe
RST	9	10	4	I	<b>Reset:</b> A high on this pin for two machine cycles while the oscillator is running, resets the device. An internal diffused resistor to V <sub>SS</sub> permits a power-on reset using only an external capacitor to V <sub>CC</sub> .
ALE	30	33	27	O	<b>Address Latch Enable:</b> Output pulse for latching the low byte of the address during an access to external memory. In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency, and can be used for external timing or clocking. Note that one ALE pulse is skipped during each access to external data memory. ALE can be disabled by setting SFR auxiliary.0. With this bit set, ALE will be active only during a MOVX instruction.
PSEN	29	32	26	O	<b>Program Store Enable:</b> The read strobe to external program memory. When executing code from the external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory. PSEN is not activated during fetches from internal program memory.
EA/V <sub>PP</sub>	31	35	29	I	<b>External Access Enable/Programming Supply Voltage:</b> EA must be externally held low to enable the device to fetch code from external program memory locations 0000H to the maximum internal memory boundary. If EA is held high, the device executes from internal program memory unless the program counter contains an address greater than 0FFFH for 4 k devices, 1FFFH for 8 k devices, 3FFFH for 16 k devices, and 7FFFH for 32 k devices. The value on the EA pin is latched when RST is released and any subsequent changes have no effect. This pin also receives the 12.00 V programming supply voltage (V <sub>PP</sub> ) during FLASH programming.
XTAL1	19	21	15	I	<b>Crystal 1:</b> Input to the inverting oscillator amplifier and input to the internal clock generator circuits.
XTAL2	18	20	14	O	<b>Crystal 2:</b> Output from the inverting oscillator amplifier.

**NOTE:** To avoid "latch-up" effect at power-on, the voltage on any pin (other than V<sub>PP</sub>) at any time must not be higher than V<sub>CC</sub> + 0.5 V or V<sub>SS</sub> - 0.5 V, respectively.

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

Table 1. 89C51/89C52/89C54/89C58 Special Function Registers

SYMBOL	DESCRIPTION	DIRECT ADDRESS	BIT ADDRESS, SYMBOL, OR ALTERNATIVE PORT FUNCTION								RESET VALUE
			MSB							LSB	
ACC*	Accumulator	E0H	E7	E6	E5	E4	E3	E2	E1	E0	00H
AUXR#	Auxiliary	8EH	-	-	-	-	-	-	-	AO	xxxxxx0B
AUXR1#	Auxiliary 1	A2H	-	-	-	-	GF2	0	-	DPS	xxxx00x0B
B*	B register	F0H	F7	F6	F5	F4	F3	F2	F1	F0	00H
DPTR:	Data Pointer (2 bytes)										
DPH	Data Pointer High	83H									00H
DPL	Data Pointer Low	82H									00H
			AF	AE	AD	AC	AB	AA	A9	A8	
IE*	Interrupt Enable	A8H	EA	-	ET2	ES	ET1	EX1	ET0	EX0	0x000000B
			BF	BE	BD	BC	BB	BA	B9	B8	
IP*	Interrupt Priority	B8H	-	-	PT2	PS	PT1	PX1	PT0	PX0	xx000000B
			B7	B6	B5	B4	B3	B2	B1	B0	
IPH#	Interrupt Priority High	B7H	-	-	PT2H	PSH	PT1H	PX1H	PT0H	PX0H	xx000000B
			87	86	85	84	83	82	81	80	
PO*	Port 0	80H	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0	FFH
			97	96	95	94	93	92	91	90	
P1*	Port 1	90H	-	-	-	-	-	-	T2EX	T2	FFH
			A7	A6	A5	A4	A3	A2	A1	A0	
P2*	Port 2	A0H	AD15	AD14	AD13	AD12	AD11	AD10	AD9	AD8	FFH
			B7	B6	B5	B4	B3	B2	B1	B0	
P3*	Port 3	B0H	RD	WR	T1	T0	INT1	INT0	TxD	RxD	FFH
PCON#1	Power Control	87H	SMOD1	SMOD0	-	POF <sup>2</sup>	GF1	GF0	PD	IDL	00xxx000B
			D7	D6	D5	D4	D3	D2	D1	D0	
PSW*	Program Status Word	D0H	CY	AC	F0	RS1	RS0	OV	-	P	000000x0B
RACAP2H#	Timer 2 Capture High	CBH									00H
RACAP2L#	Timer 2 Capture Low	CAH									00H
SADDR#	Slave Address	A9H									00H
SADEN#	Slave Address Mask	B9H									00H
SBUF	Serial Data Buffer	99H									xxxxxxx0B
			9F	9E	9D	9C	9B	9A	99	98	
SCON*	Serial Control	98H	SM0/FE	SM1	SM2	REN	TB8	RB8	T1	RI	00H
SP	Stack Pointer	81H									07H
			8F	8E	8D	8C	8B	8A	89	88	
TCON*	Timer Control	88H	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00H
			CF	CE	CD	CC	CB	CA	C9	C8	
T2CON*	Timer 2 Control	C8H	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2	00H
T2MOD#	Timer 2 Mode Control	C9H	-	-	-	-	-	-	T2OE	DCEN	xxxxxx00B
TH0	Timer High 0	8CH									00H
TH1	Timer High 1	8DH									00H
TH2#	Timer High 2	CDH									00H
TLO	Timer Low 0	8AH									00H
TL1	Timer Low 1	8BH									00H
TL2#	Timer Low 2	CCH									00H
TMOD	Timer Mode	89H	GATE	C/T	M1	M0	GATE	C/T	M1	M0	00H

\* SFRs are bit addressable.

# SFRs are modified from or added to the 80C51 SFRs.

- Reserved bits.

1. Reset value depends on reset source.

2. Bit will not be affected by reset.

## 80C51 8-bit microcontroller family 4K/8K/16K/32K Flash

## 89C51/89C52/89C54/89C58

### FLASH EPROM MEMORY

#### General Description

The 89C51/89C52/89C54/89C58 FLASH reliably stores memory contents even after 100 erase and program cycles. The cell is designed to optimize the erase and programming mechanisms. In addition, the combination of advanced tunnel oxide processing and low internal electric fields for erase and programming operations produces reliable cycling.

#### Features

- FLASH EPROM internal program memory with Chip Erase
- Up to 64 k byte external program memory if the internal program memory is disabled ( $\overline{EA} = 0$ )
- Programmable security bits
- 100 minimum erase/program cycles for each byte
- 10 year minimum data retention
- Programming support available from many popular vendors

### OSCILLATOR CHARACTERISTICS

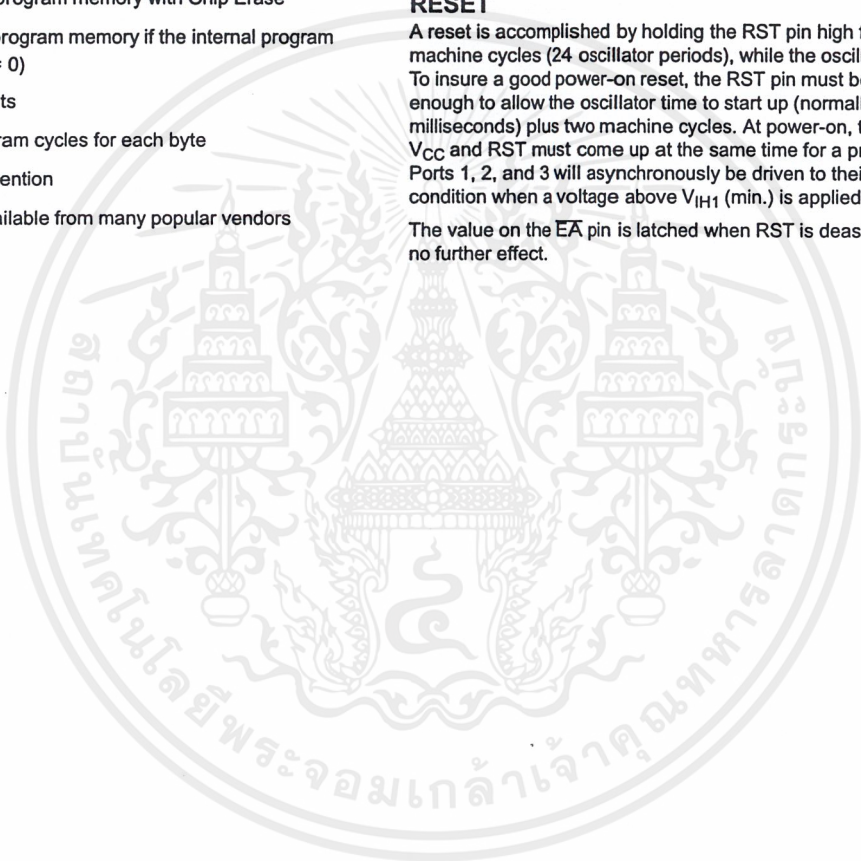
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier. The pins can be configured for use as an on-chip oscillator.

To drive the device from an external clock source, XTAL1 should be driven while XTAL2 is left unconnected. There are no requirements on the duty cycle of the external clock signal, because the input to the internal clock circuitry is through a divide-by-two flip-flop. However, minimum and maximum high and low times specified in the data sheet must be observed.

### RESET

A reset is accomplished by holding the RST pin high for at least two machine cycles (24 oscillator periods), while the oscillator is running. To insure a good power-on reset, the RST pin must be high long enough to allow the oscillator time to start up (normally a few milliseconds) plus two machine cycles. At power-on, the voltage on  $V_{CC}$  and RST must come up at the same time for a proper start-up. Ports 1, 2, and 3 will asynchronously be driven to their reset condition when a voltage above  $V_{IH1}$  (min.) is applied to RESET.

The value on the  $\overline{EA}$  pin is latched when RST is deasserted and has no further effect.



# 80C51 8-bit microcontroller family

## 4K/8K/16K/32K Flash

# 89C51/89C52/89C54/89C58

## LOW POWER MODES

### Stop Clock Mode

The static design enables the clock speed to be reduced down to 0 MHz (stopped). When the oscillator is stopped, the RAM and Special Function Registers retain their values. This mode allows step-by-step utilization and permits reduced system power consumption by lowering the clock frequency down to any value. For lowest power consumption the Power Down mode is suggested.

### Idle Mode

In the idle mode (see Table 2), the CPU puts itself to sleep while all of the on-chip peripherals stay active. The instruction to invoke the idle mode is the last instruction executed in the normal operating mode before the idle mode is activated. The CPU contents, the on-chip RAM, and all of the special function registers remain intact during this mode. The idle mode can be terminated either by any enabled interrupt (at which time the process is picked up at the interrupt service routine and continued), or by a hardware reset which starts the processor in the same manner as a power-on reset.

### Power-Down Mode

To save even more power, a Power Down mode (see Table 2) can be invoked by software. In this mode, the oscillator is stopped and the instruction that invoked Power Down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values down to 2.0 V and care must be taken to return  $V_{CC}$  to the minimum specified operating voltages before the Power Down Mode is terminated.

Either a hardware reset or external interrupt can be used to exit from Power Down. Reset redefines all the SFRs but does not change the on-chip RAM. An external interrupt allows both the SFRs and the on-chip RAM to retain their values.

To properly terminate Power Down the reset or external interrupt should not be executed before  $V_{CC}$  is restored to its normal operating level and must be held active long enough for the oscillator to restart and stabilize (normally less than 10ms).

With an external interrupt, INT0 and INT1 must be enabled and configured as level-sensitive. Holding the pin low restarts the oscillator but bringing the pin back high completes the exit. Once the interrupt is serviced, the next instruction to be executed after RETI will be the one following the instruction that put the device into Power Down.

## Design Consideration

- When the idle mode is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

## ONCE™ Mode

The ONCE ("On-Circuit Emulation") Mode facilitates testing and debugging of systems without the device having to be removed from the circuit. The ONCE Mode is invoked by:

- Pull ALE low while the device is in reset and  $\overline{PSEN}$  is high;
- Hold ALE low as RST is deactivated.

While the device is in ONCE Mode, the Port 0 pins go into a float state, and the other port pins and ALE and  $\overline{PSEN}$  are weakly pulled high. The oscillator circuit remains active. While the device is in this mode, an emulator or test CPU can be used to drive the circuit. Normal operation is restored when a normal reset is applied.

## Programmable Clock-Out

A 50% duty cycle clock can be programmed to come out on P1.0. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed:

- to input the external clock for Timer/Counter 2, or
- to output a 50% duty cycle clock ranging from 61Hz to 4MHz at a 16MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit C/T2 (in T2CON) must be cleared and bit T20E in T2MOD must be set. Bit TR2 (T2CON.2) also must be set to start the timer.

The Clock-Out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L) as shown in this equation:

$$\frac{\text{Oscillator Frequency}}{4 \times (65536 - \text{RCAP2H, RCAP2L})}$$

Where (RCAP2H,RCAP2L) = the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

In the Clock-Out mode Timer 2 roll-overs will not generate an interrupt. This is similar to when it is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and the Clock-Out frequency will be the same.

**Table 2. External Pin Status During Idle and Power-Down Mode**

MODE	PROGRAM MEMORY	ALE	PSEN	PORT 0	PORT 1	PORT 2	PORT 3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

**TIMER 2 OPERATION**

**Timer 2**

Timer 2 is a 16-bit Timer/Counter which can operate as either an event timer or an event counter, as selected by C/T2\* in the special function register T2CON (see Figure 1). Timer 2 has three operating modes: Capture, Auto-reload (up or down counting), and Baud Rate Generator, which are selected by bits in the T2CON as shown in Table 3.

**Capture Mode**

In the capture mode there are two options which are selected by bit EXEN2 in T2CON. If EXEN2=0, then timer 2 is a 16-bit timer or counter (as selected by C/T2\* in T2CON) which, upon overflowing sets bit TF2, the timer 2 overflow bit. This bit can be used to generate an interrupt (by enabling the Timer 2 interrupt bit in the IE register). If EXEN2= 1, Timer 2 operates as described above, but with the added feature that a 1- to -0 transition at external input T2EX causes the current value in the Timer 2 registers, TL2 and TH2, to be captured into registers RCAP2L and RCAP2H, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set, and EXF2 like TF2 can generate an interrupt (which vectors to the same location as Timer 2 overflow interrupt). The Timer 2 interrupt service routine can interrogate TF2 and EXF2 to determine which event caused the interrupt). The capture mode is illustrated in Figure 2 (There is no reload value for TL2 and TH2 in this mode. Even when a capture event occurs from T2EX, the counter keeps on counting T2EX pin transitions or osc/12 pulses.).

**Auto-Reload Mode (Up or Down Counter)**

In the 16-bit auto-reload mode, Timer 2 can be configured (as either a timer or counter [C/T2\* in T2CON]) then programmed to count up or down. The counting direction is determined by bit DCEN (Down Counter Enable) which is located in the T2MOD register (see

Figure 3). When reset is applied the DCEN=0 which means Timer 2 will default to counting up. If DCEN bit is set, Timer 2 can count up or down depending on the value of the T2EX pin.

Figure 4 shows Timer 2 which will count up automatically since DCEN=0. In this mode there are two options selected by bit EXEN2 in T2CON register. If EXEN2=0, then Timer 2 counts up to 0FFFFH and sets the TF2 (Overflow Flag) bit upon overflow. This causes the Timer 2 registers to be reloaded with the 16-bit value in RCAP2L and RCAP2H. The values in RCAP2L and RCAP2H are preset by software means.

If EXEN2=1, then a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at input T2EX. This transition also sets the EXF2 bit. The Timer 2 interrupt, if enabled, can be generated when either TF2 or EXF2 are 1.

In Figure 5 DCEN=1 which enables Timer 2 to count up or down. This mode allows pin T2EX to control the direction of count. When a logic 1 is applied at pin T2EX Timer 2 will count up. Timer 2 will overflow at 0FFFFH and set the TF2 flag, which can then generate an interrupt, if the interrupt is enabled. This timer overflow also causes the 16-bit value in RCAP2L and RCAP2H to be reloaded into the timer registers TL2 and TH2.

When a logic 0 is applied at pin T2EX this causes Timer 2 to count down. The timer will underflow when TL2 and TH2 become equal to the value stored in RCAP2L and RCAP2H. Timer 2 underflow sets the TF2 flag and causes 0FFFFH to be reloaded into the timer registers TL2 and TH2.

The external flag EXF2 toggles when Timer 2 underflows or overflows. This EXF2 bit can be used as a 17th bit of resolution if needed. The EXF2 flag does not generate an interrupt in this mode of operation.

		(MSB)					(LSB)		
		TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
Symbol	Position	Name and Significance							
TF2	T2CON.7	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK or TCLK = 1.							
EXF2	T2CON.6	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).							
RCLK	T2CON.5	Receive clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.							
TCLK	T2CON.4	Transmit clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.							
EXEN2	T2CON.3	Timer 2 external enable flag. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.							
TR2	T2CON.2	Start/stop control for Timer 2. A logic 1 starts the timer.							
C/T2	T2CON.1	Timer or counter select. (Timer 2) 0 = Internal timer (OSC/12) 1 = External event counter (falling edge triggered).							
CP/RL2	T2CON.0	Capture/Reload flag. When set, captures will occur on negative transitions at T2EX if EXEN2 = 1. When cleared, auto-reloads will occur either with Timer 2 overflows or negative transitions at T2EX when EXEN2 = 1. When either RCLK = 1 or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.							

SU00728

Figure 1. Timer/Counter 2 (T2CON) Control Register

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

Table 3. Timer 2 Operating Modes

RCLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud rate generator
X	X	0	(off)

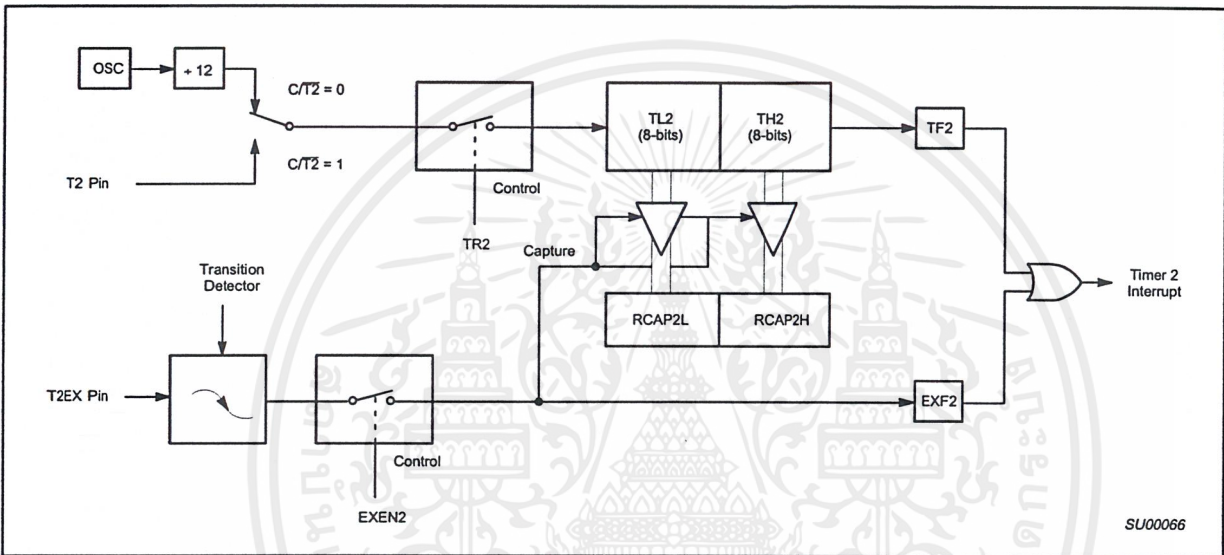


Figure 2. Timer 2 in Capture Mode

T2MOD	Address = 0C9H	Reset Value = XXXX XX0B
Not Bit Addressable		
—	—	—
Bit 7	6	5
4	3	2
1	0	T2OE DCEN
Symbol	Function	
—	Not implemented, reserved for future use.*	
T2OE	Timer 2 Output Enable bit.	
DCEN	Down Count Enable bit. When set, this allows Timer 2 to be configured as an up/down counter.	
* User software should not write 1s to reserved bits. These bits may be used in future 8051 family products to invoke new features. In that case, the reset or inactive value of the new bit will be 0, and its active value will be 1. The value read from a reserved bit is indeterminate.		

Figure 3. Timer 2 Mode (T2MOD) Control Register

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

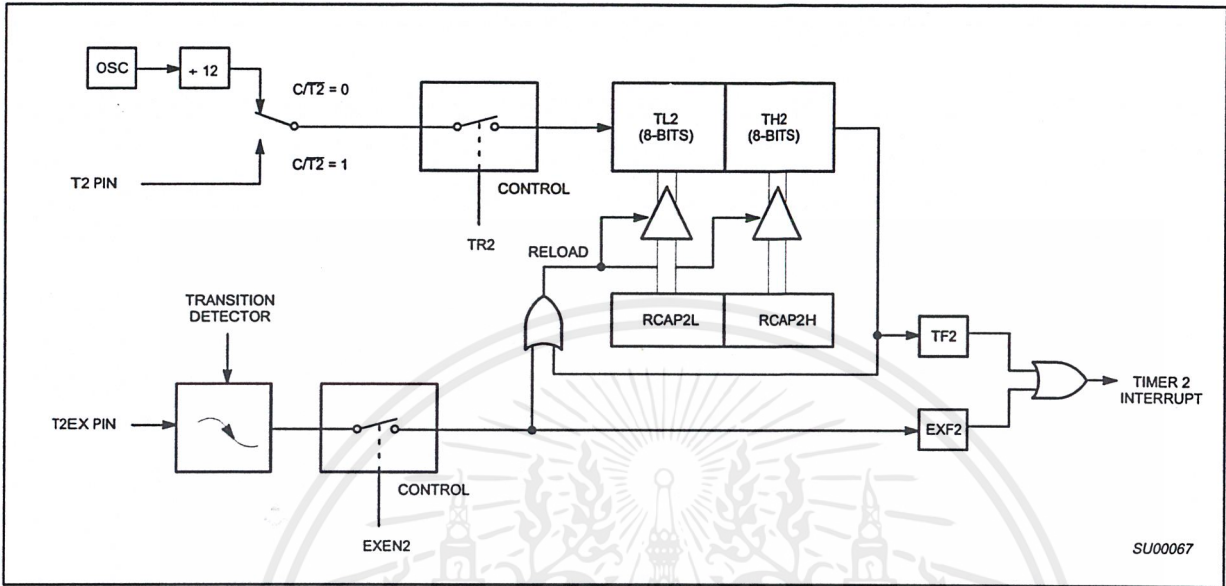


Figure 4. Timer 2 in Auto-Reload Mode (DCEN = 0)

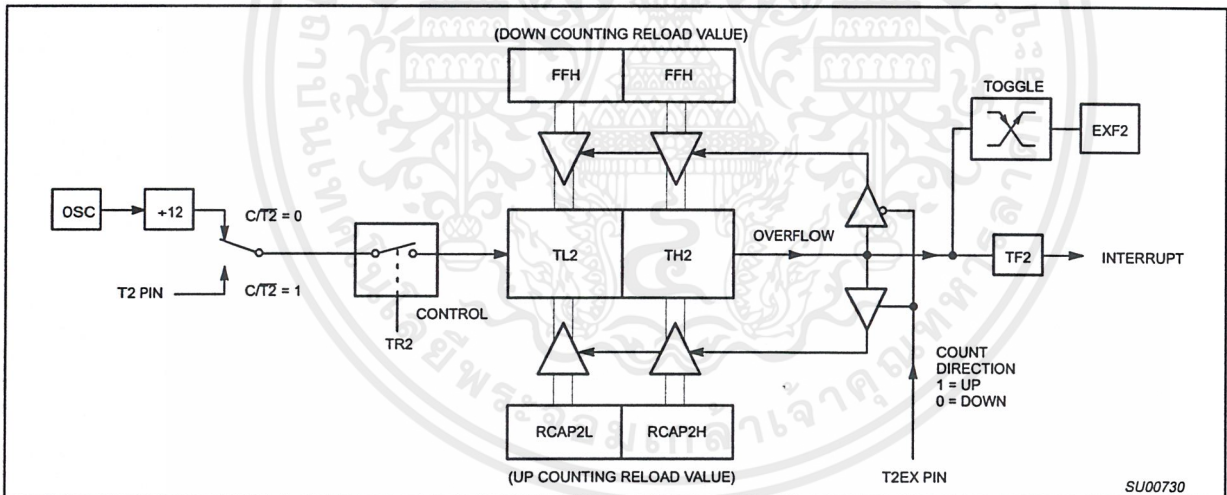


Figure 5. Timer 2 Auto Reload Mode (DCEN = 1)

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

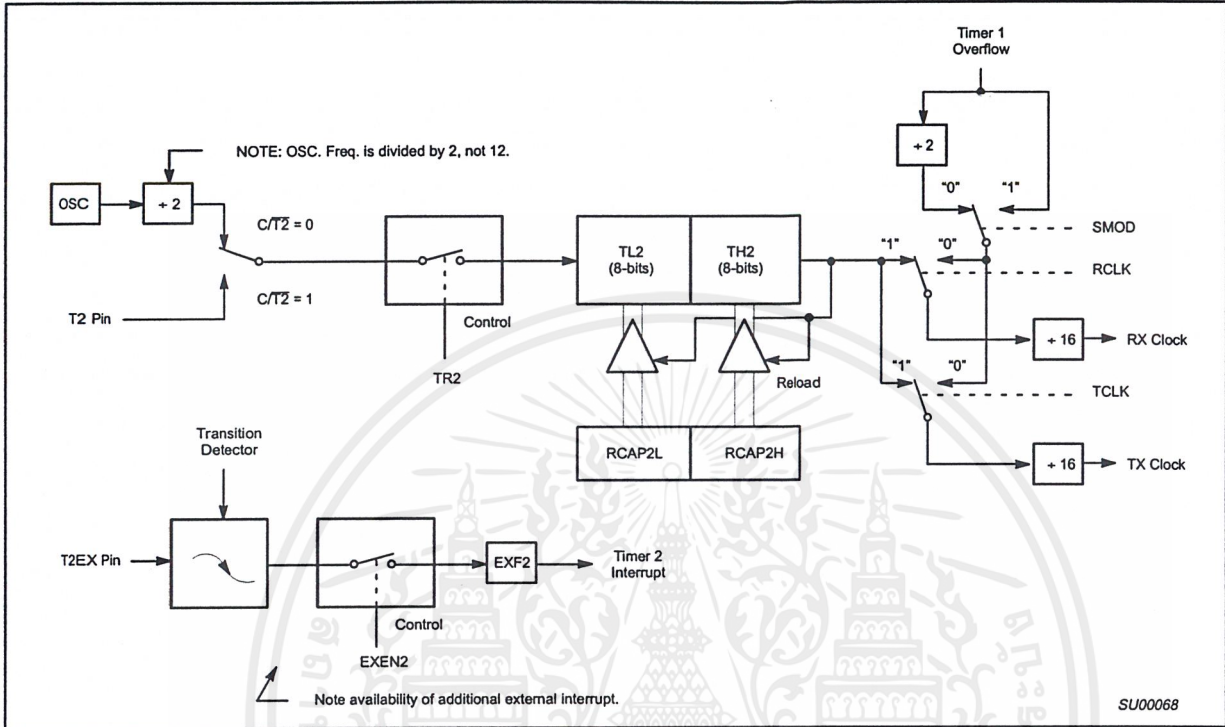


Figure 6. Timer 2 in Baud Rate Generator Mode

Table 4. Timer 2 Generated Commonly Used Baud Rates

Baud Rate	Osc Freq	Timer 2	
		RCAP2H	RCAP2L
375 k	12 MHz	FF	FF
9.6 k	12 MHz	FF	D9
2.8 k	12 MHz	FF	B2
2.4 k	12 MHz	FF	64
1.2 k	12 MHz	FE	C8
300	12 MHz	FB	1E
110	12 MHz	F2	AF
300	6 MHz	FD	8F
110	6 MHz	F9	57

**Baud Rate Generator Mode**

Bits TCLK and/or RCLK in T2CON (Table 4) allow the serial port transmit and receive baud rates to be derived from either Timer 1 or Timer 2. When TCLK= 0, Timer 1 is used as the serial port baud rate generator. When TCLK= 1, Timer 2 is used as the serial port transmit baud rate generator. RCLK has the same effect for the serial port receive baud rate. With these two bits, the serial port can have different receive and transmit baud rates – one generated by Timer 1, the other by Timer 2.

Figure 6 shows the Timer 2 in baud rate generation mode. The baud rate generation mode is like the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in modes 1 and 3 are determined by Timer 2's overflow rate given below:

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The timer can be configured for either "timer" or "counter" operation. In many applications, it is configured for "timer" operation (C/T2=0). Timer operation is different for Timer 2 when it is being used as a baud rate generator.

Usually, as a timer it would increment every machine cycle (i.e., 1/12 the oscillator frequency). As a baud rate generator, it increments every state time (i.e., 1/2 the oscillator frequency). Thus the baud rate formula is as follows:

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Oscillator Frequency}}{[32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]]}$$

Where: (RCAP2H, RCAP2L) = The content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

The Timer 2 as a baud rate generator mode shown in Figure 6, is valid only if RCLK and/or TCLK = 1 in T2CON register. Note that a rollover in TH2 does not set TF2, and will not generate an interrupt. Thus, the Timer 2 interrupt does not have to be disabled when Timer 2 is in the baud rate generator mode. Also if the EXEN2 (T2 external enable flag) is set, a 1-to-0 transition in T2EX (Timer/counter 2 trigger input) will set EXF2 (T2 external flag) but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Therefore when Timer 2 is in use as a baud rate generator, T2EX can be used as an additional external interrupt, if needed.

## 80C51 8-bit microcontroller family 4K/8K/16K/32K Flash

## 89C51/89C52/89C54/89C58

When Timer 2 is in the baud rate generator mode, one should not try to read or write TH2 and TL2. As a baud rate generator, Timer 2 is incremented every state time ( $f_{osc}/2$ ) or asynchronously from pin T2; under these conditions, a read or write of TH2 or TL2 may not be accurate. The RCAP2 registers may be read, but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Table 4 shows commonly used baud rates and how they can be obtained from Timer 2.

### Summary Of Baud Rate Equations

Timer 2 is in baud rate generating mode. If Timer 2 is being clocked through pin T2(P1.0) the baud rate is:

$$\text{Baud Rate} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

If Timer 2 is being clocked internally, the baud rate is:

$$\text{Baud Rate} = \frac{f_{osc}}{[32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]]}$$

Where  $f_{osc}$  = Oscillator Frequency

To obtain the reload value for RCAP2H and RCAP2L, the above equation can be rewritten as:

$$\text{RCAP2H}, \text{RCAP2L} = 65536 - \left( \frac{f_{osc}}{32 \times \text{Baud Rate}} \right)$$

### Timer/Counter 2 Set-up

Except for the baud rate generator mode, the values given for T2CON do not include the setting of the TR2 bit. Therefore, bit TR2 must be set, separately, to turn the timer on. see Table 5 for set-up of Timer 2 as a timer. Also see Table 6 for set-up of Timer 2 as a counter.

Table 5. Timer 2 as a Timer

MODE	T2CON	
	INTERNAL CONTROL (Note 1)	EXTERNAL CONTROL (Note 2)
16-bit Auto-Reload	00H	08H
16-bit Capture	01H	09H
Baud rate generator receive and transmit same baud rate	34H	36H
Receive only	24H	26H
Transmit only	14H	16H

Table 6. Timer 2 as a Counter

MODE	T2MOD	
	INTERNAL CONTROL (Note 1)	EXTERNAL CONTROL (Note 2)
16-bit	02H	0AH
Auto-Reload	03H	0BH

- NOTES:
1. Capture/reload occurs only on timer/counter overflow.
  2. Capture/reload occurs on timer/counter overflow and a 1-to-0 transition on T2EX (P1.1) pin except when Timer 2 is used in the baud rate generator mode.

## 80C51 8-bit microcontroller family 4K/8K/16K/32K Flash

## 89C51/89C52/89C54/89C58

### Enhanced UART

The UART operates in all of the usual modes that are described in the first section of *Data Handbook IC20, 80C51-Based 8-Bit Microcontrollers*. In addition the UART can perform framing error detect by looking for missing stop bits, and automatic address recognition. The UART also fully supports multiprocessor communication as does the standard 80C51 UART.

When used for framing error detect the UART looks for missing stop bits in the communication. A missing bit will set the FE bit in the SCON register. The FE bit shares the SCON.7 bit with SM0 and the function of SCON.7 is determined by PCON.6 (SMOD0) (see Figure 7). If SMOD0 is set then SCON.7 functions as FE. SCON.7 functions as SM0 when SMOD0 is cleared. When used as FE SCON.7 can only be cleared by software. Refer to Figure 8.

### Automatic Address Recognition

Automatic Address Recognition is a feature which allows the UART to recognize certain addresses in the serial bit stream by using hardware to make the comparisons. This feature saves a great deal of software overhead by eliminating the need for the software to examine every serial address which passes by the serial port. This feature is enabled by setting the SM2 bit in SCON. In the 9 bit UART modes, mode 2 and mode 3, the Receive Interrupt flag (RI) will be automatically set when the received byte contains either the "Given" address or the "Broadcast" address. The 9 bit mode requires that the 9th information bit is a 1 to indicate that the received information is an address and not data. Automatic address recognition is shown in Figure 9.

The 8 bit mode is called Mode 1. In this mode the RI flag will be set if SM2 is enabled and the information received has a valid stop bit following the 8 address bits and the information is either a Given or Broadcast address.

Mode 0 is the Shift Register mode and SM2 is ignored.

Using the Automatic Address Recognition feature allows a master to selectively communicate with one or more slaves by invoking the Given slave address or addresses. All of the slaves may be contacted by using the Broadcast address. Two special Function Registers are used to define the slave's address, SADDR, and the address mask, SADEN. SADEN is used to define which bits in the SADDR are to be used and which bits are "don't care". The SADEN mask can be logically ANDed with the SADDR to create the "Given" address which the master will use for addressing each of the slaves. Use of the Given address allows multiple slaves to be recognized while excluding others. The following examples will help to show the versatility of this scheme:

Slave 0	SADDR =	1100 0000
	SADEN =	<u>1111 1101</u>
	Given =	1100 00X0

Slave 1	SADDR =	1100 0000
	SADEN =	<u>1111 1110</u>
	Given =	1100 000X

In the above example SADDR is the same and the SADEN data is used to differentiate between the two slaves. Slave 0 requires a 0 in bit 0 and it ignores bit 1. Slave 1 requires a 0 in bit 1 and bit 0 is ignored. A unique address for Slave 0 would be 1100 0010 since slave 1 requires a 0 in bit 1. A unique address for slave 1 would be 1100 0001 since a 1 in bit 0 will exclude slave 0. Both slaves can be selected at the same time by an address which has bit 0 = 0 (for slave 0) and bit 1 = 0 (for slave 1). Thus, both could be addressed with 1100 0000.

In a more complex system the following could be used to select slaves 1 and 2 while excluding slave 0:

Slave 0	SADDR =	1100 0000
	SADEN =	<u>1111 1001</u>
	Given =	1100 0X0X
Slave 1	SADDR =	1110 0000
	SADEN =	<u>1111 1010</u>
	Given =	1110 0X0X
Slave 2	SADDR =	1110 0000
	SADEN =	<u>1111 1100</u>
	Given =	1110 00XX

In the above example the differentiation among the 3 slaves is in the lower 3 address bits. Slave 0 requires that bit 0 = 0 and it can be uniquely addressed by 1110 0110. Slave 1 requires that bit 1 = 0 and it can be uniquely addressed by 1110 and 0101. Slave 2 requires that bit 2 = 0 and its unique address is 1110 0011. To select Slaves 0 and 1 and exclude Slave 2 use address 1110 0100, since it is necessary to make bit 2 = 1 to exclude slave 2.

The Broadcast Address for each slave is created by taking the logical OR of SADDR and SADEN. Zeros in this result are treated as don't-cares. In most cases, interpreting the don't-cares as ones, the broadcast address will be FF hexadecimal.

Upon reset SADDR (SFR address 0A9H) and SADEN (SFR address 0B9H) are loaded with 0s. This produces a given address of all "don't cares" as well as a Broadcast address of all "don't cares". This effectively disables the Automatic Addressing mode and allows the microcontroller to use standard 80C51 type UART drivers which do not make use of this feature.

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

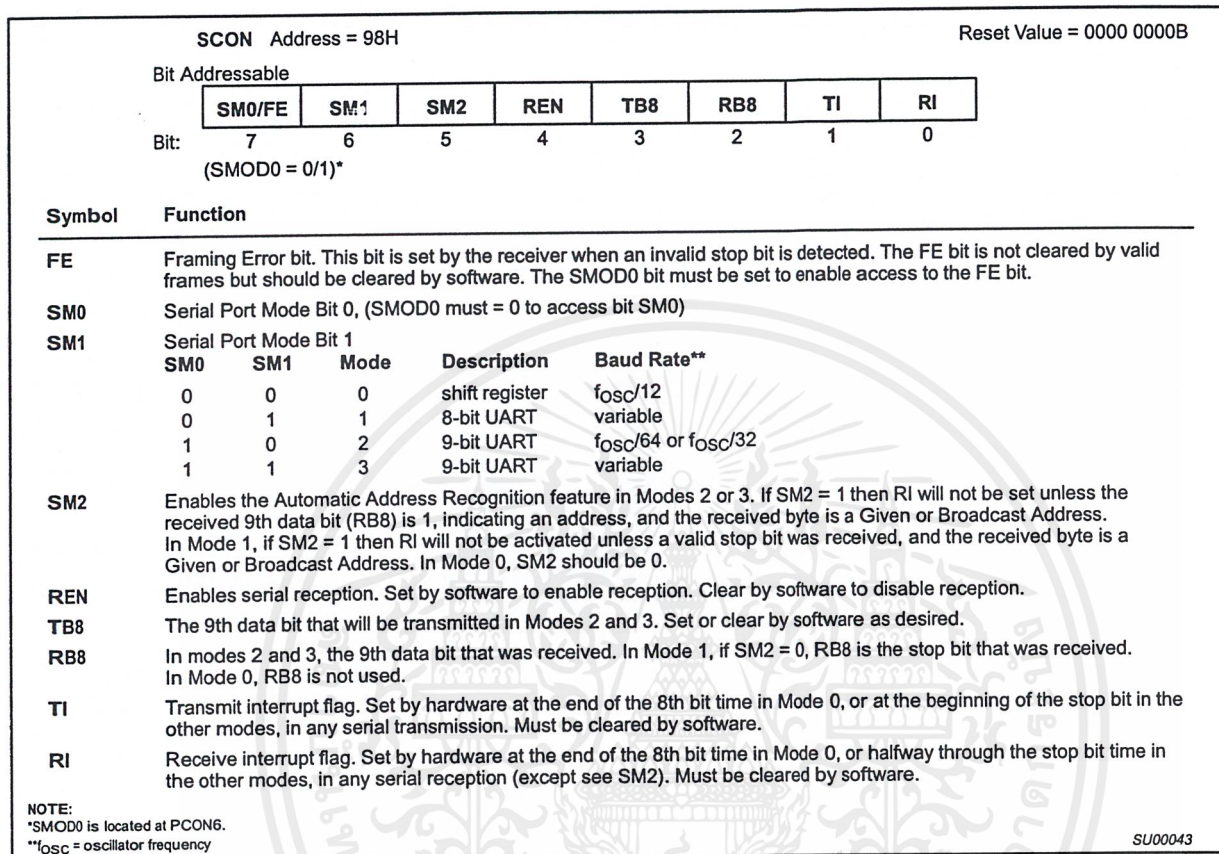


Figure 7. SCON: Serial Port Control Register

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

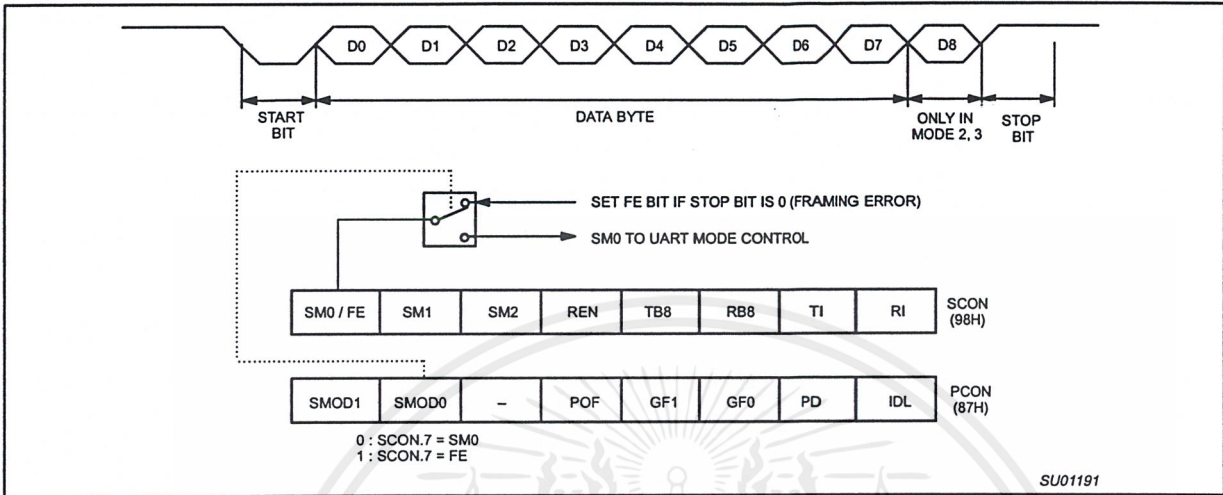


Figure 8. UART Framing Error Detection

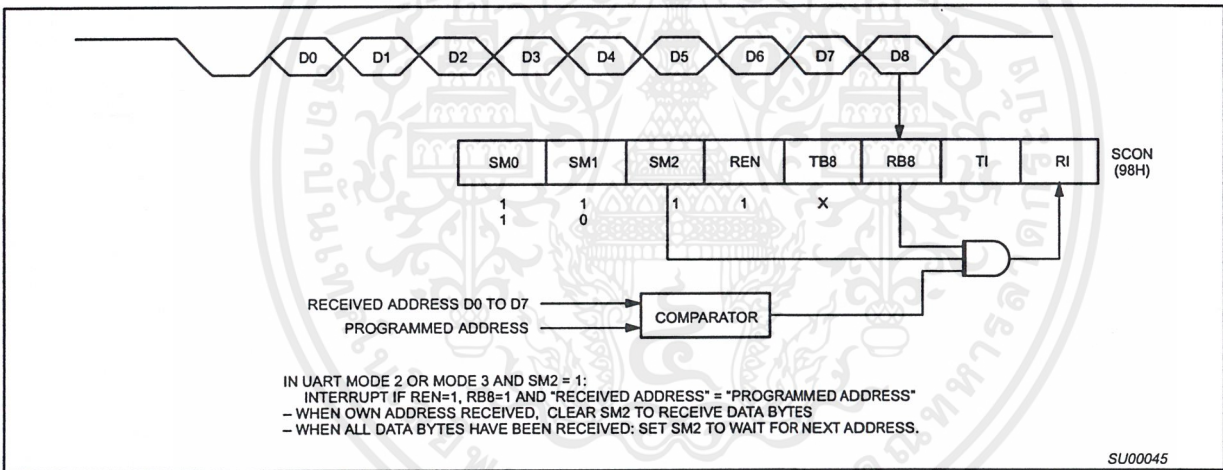


Figure 9. UART Multiprocessor Communication, Automatic Address Recognition

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

**Interrupt Priority Structure**

The 89C51/89C52/89C54/89C58 have a 6-source four-level interrupt structure.

There are 3 SFRs associated with the four-level interrupt. They are the IE, IP, and IPH. (See Figures 10, 11, and 12.) The IPH (Interrupt Priority High) register makes the four-level interrupt structure possible. The IPH is located at SFR address B7H. The structure of the IPH register and a description of its bits is shown in Figure 12.

The function of the IPH SFR is simple and when combined with the IP SFR determines the priority of each interrupt. The priority of each interrupt is determined as shown in the following table:

PRIORITY BITS		INTERRUPT PRIORITY LEVEL
IPH.x	IP.x	
0	0	Level 0 (lowest priority)
0	1	Level 1
1	0	Level 2
1	1	Level 3 (highest priority)

There are four interrupt levels rather than two as on the 80C51. An interrupt will be serviced as long as an interrupt of equal or higher priority is not already being serviced. If an interrupt of equal or higher level priority is being serviced, the new interrupt will wait until it is finished before being serviced. If a lower priority level interrupt is being serviced, it will be stopped and the new interrupt serviced. When the new interrupt is finished, the lower priority level interrupt that was stopped will be completed.

**Table 7. Interrupt Table**

SOURCE	POLLING PRIORITY	REQUEST BITS	HARDWARE CLEAR?	VECTOR ADDRESS
X0	1	IE0	N (L) <sup>1</sup> Y (T) <sup>2</sup>	03H
T0	2	TP0	Y	0BH
X1	3	IE1	N (L) Y (T)	13H
T1	4	TF1	Y	1BH
SP	5	RI, TI	N	23H
T2	6	TF2, EXF2	N	2BH

**NOTES:**

- 1. L = Level activated
- 2. T = Transition activated

		7	6	5	4	3	2	1	0
IE (0A8H)		EA	—	ET2	ES	ET1	EX1	ET0	EX0
		Enable Bit = 1 enables the interrupt. Enable Bit = 0 disables it.							
<b>BIT</b>	<b>SYMBOL</b>	<b>FUNCTION</b>							
IE.7	EA	Global disable bit. If EA = 0, all interrupts are disabled. If EA = 1, each interrupt can be individually enabled or disabled by setting or clearing its enable bit.							
IE.6	—	Not implemented. Reserved for future use.							
IE.5	ET2	Timer 2 interrupt enable bit.							
IE.4	ES	Serial Port interrupt enable bit.							
IE.3	ET1	Timer 1 interrupt enable bit.							
IE.2	EX1	External interrupt 1 enable bit.							
IE.1	ET0	Timer 0 interrupt enable bit.							
IE.0	EX0	External interrupt 0 enable bit.							

SU00571

**Figure 10. Registers**

**80C51 8-bit microcontroller family**  
**4K/8K/16K/32K Flash**
**89C51/89C52/89C54/89C58**

		7	6	5	4	3	2	1	0
<b>IP (0B8H)</b>		—	—	PT2	PS	PT1	PX1	PT0	PX0
		Priority Bit = 1 assigns higher priority Priority Bit = 0 assigns lower priority							
<b>BIT</b>	<b>SYMBOL</b>	<b>FUNCTION</b>							
IP.7	—	Not implemented, reserved for future use.							
IP.6	—	Not implemented, reserved for future use.							
IP.5	PT2	Timer 2 interrupt priority bit.							
IP.4	PS	Serial Port interrupt priority bit.							
IP.3	PT1	Timer 1 interrupt priority bit.							
IP.2	PX1	External interrupt 1 priority bit.							
IP.1	PT0	Timer 0 interrupt priority bit.							
IP.0	PX0	External interrupt 0 priority bit.							

SU00572

**Figure 11. IP Registers**

		7	6	5	4	3	2	1	0
<b>IPH (B7H)</b>		—	—	PT2H	PSH	PT1H	PX1H	PT0H	PX0H
		Priority Bit = 1 assigns higher priority Priority Bit = 0 assigns lower priority							
<b>BIT</b>	<b>SYMBOL</b>	<b>FUNCTION</b>							
IPH.7	—	Not implemented, reserved for future use.							
IPH.6	—	Not implemented, reserved for future use.							
IPH.5	PT2H	Timer 2 interrupt priority bit high.							
IPH.4	PSH	Serial Port interrupt priority bit high.							
IPH.3	PT1H	Timer 1 interrupt priority bit high.							
IPH.2	PX1H	External interrupt 1 priority bit high.							
IPH.1	PT0H	Timer 0 interrupt priority bit high.							
IPH.0	PX0H	External interrupt 0 priority bit high.							

SU01058

**Figure 12. IPH Registers**

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

**Reduced EMI Mode**

The AO bit (AUXR.0) in the AUXR register when set disables the ALE output.

**Reduced EMI Mode**

**AUXR (8EH)**

7	6	5	4	3	2	1	0
-	-	-	-	-	-	-	AO
AUXR.0		AO		Turns off ALE output.			

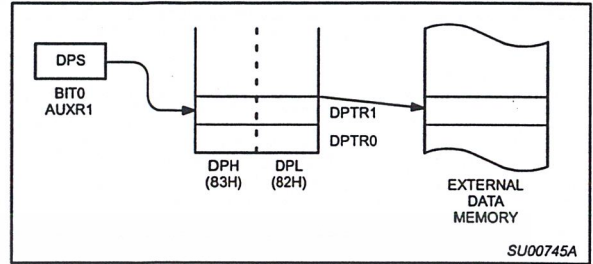


Figure 13.

**Dual DPTR**

The dual DPTR structure (see Figure 13) is a way by which the chip will specify the address of an external data memory location. There are two 16-bit DPTR registers that address the external memory, and a single bit called DPS = AUXR1/bit0 that allows the program code to switch between them.

- New Register Name: AUXR1#
- SFR Address: A2H
- Reset Value: xxxx00x0B

**AUXR1 (A2H)**

7	6	5	4	3	2	1	0
-	-	-	-	GF2	0	-	DPS

Where:

DPS = AUXR1/bit0 = Switches between DPTR0 and DPTR1.

Select Reg	DPS
DPTR0	0
DPTR1	1

The DPS bit status should be saved by software when switching between DPTR0 and DPTR1.

The GF0 bit is a general purpose user-defined flag. Note that bit 2 is not writable and is always read as a zero. This allows the DPS bit to be quickly toggled simply by executing an INC AUXR1 instruction without affecting the GF2 bit.

**DPTR Instructions**

The instructions that refer to DPTR refer to the data pointer that is currently selected using the AUXR1/bit 0 register. The six instructions that use the DPTR are as follows:

- INC DPTR                      Increments the data pointer by 1
- MOV DPTR, #data16        Loads the DPTR with a 16-bit constant
- MOV A, @ A+DPTR        Move code byte relative to DPTR to ACC
- MOVX A, @ DPTR        Move external RAM (16-bit address) to ACC
- MOVX @ DPTR, A        Move ACC to external RAM (16-bit address)
- JMP @ A + DPTR        Jump indirect relative to DPTR

The data pointer can be accessed on a byte-by-byte basis by specifying the low or high byte in an instruction which accesses the SFRs. See application note AN458 for more details.

**80C51 8-bit microcontroller family**  
**4K/8K/16K/32K Flash**

89C51/89C52/89C54/89C58

**ABSOLUTE MAXIMUM RATINGS<sup>1, 2, 3</sup>**

PARAMETER	RATING	UNIT
Operating temperature under bias	0 to +70 or -40 to +85	°C
Storage temperature range	-65 to +150	°C
Voltage on $\overline{EA}/V_{PP}$ pin to $V_{SS}$	0 to +13.0	V
Voltage on any other pin to $V_{SS}$	-0.5 to +6.5	V
Maximum $I_{OL}$ per I/O pin	15	mA
Power dissipation (based on package heat transfer limitations, not device power consumption)	1.5	W

**NOTES:**

- Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any conditions other than those described in the AC and DC Electrical Characteristics section of this specification is not implied.
- This product includes circuitry specifically designed for the protection of its internal devices from the damaging effects of excessive static charge. Nonetheless, it is suggested that conventional precautions be taken to avoid applying greater than the rated maximum.
- Parameters are valid over operating temperature range unless otherwise specified. All voltages are with respect to  $V_{SS}$  unless otherwise noted.

**AC ELECTRICAL CHARACTERISTICS**
 $T_{amb} = 0^{\circ}\text{C to } +70^{\circ}\text{C or } -40^{\circ}\text{C to } +85^{\circ}\text{C}$ 

SYMBOL	PARAMETER	CLOCK FREQUENCY RANGE - f		UNIT
		MIN	MAX	
1/t <sub>CLCL</sub>	Oscillator frequency: U (33MHz)	0	33	MHz

# 80C51 8-bit microcontroller family

## 4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

### DC ELECTRICAL CHARACTERISTICS

 $T_{amb} = 0^{\circ}\text{C to } +70^{\circ}\text{C or } -40^{\circ}\text{C to } +85^{\circ}\text{C}; 5\text{ V } \pm 10\%; V_{SS} = 0\text{ V}$ 

SYMBOL	PARAMETER	TEST CONDITIONS	LIMITS			UNIT
			MIN	TYP <sup>1</sup>	MAX	
$V_{IL}$	Input low voltage	$4.5\text{ V} < V_{CC} < 5.5\text{ V}$	-0.5		$0.2 V_{CC} - 0.1$	V
$V_{IH}$	Input high voltage (ports 0, 1, 2, 3, EA)		$0.2 V_{CC} + 0.9$		$V_{CC} + 0.5$	V
$V_{IH1}$	Input high voltage, XTAL1, RST		$0.7 V_{CC}$		$V_{CC} + 0.5$	V
$V_{OL}$	Output low voltage, ports 1, 2, 3 <sup>8</sup>	$V_{CC} = 4.5\text{ V}$ $I_{OL} = 1.6\text{ mA}^2$			0.4	V
$V_{OL1}$	Output low voltage, port 0, ALE, PSEN <sup>7, 8</sup>	$V_{CC} = 4.5\text{ V}$ $I_{OL} = 3.2\text{ mA}^2$			0.4	V
$V_{OH}$	Output high voltage, ports 1, 2, 3 <sup>3</sup>	$V_{CC} = 4.5\text{ V}$ $I_{OH} = -30\text{ }\mu\text{A}$	$V_{CC} - 0.7$			V
$V_{OH1}$	Output high voltage (port 0 in external bus mode), ALE <sup>9</sup> , PSEN <sup>3</sup>	$V_{CC} = 4.5\text{ V}$ $I_{OH} = -3.2\text{ mA}$	$V_{CC} - 0.7$			V
$I_{IL}$	Logical 0 input current, ports 1, 2, 3	$V_{IN} = 0.4\text{ V}$	-1		-75	$\mu\text{A}$
$I_{TL}$	Logical 1-to-0 transition current, ports 1, 2, 3 <sup>6</sup>	$V_{IN} = 2.0\text{ V}$ See Note 4			-650	$\mu\text{A}$
$I_{LI}$	Input leakage current, port 0	$0.45 < V_{IN} < V_{CC} - 0.3$			$\pm 10$	$\mu\text{A}$
$I_{CC}$	Power supply current (see Figure 21): Active mode (see Note 5) Idle mode (see Note 5) Power-down mode or clock stopped (see Figure 25 for conditions)	See Note 5  $T_{amb} = 0^{\circ}\text{C to } 70^{\circ}\text{C}$ $T_{amb} = -40^{\circ}\text{C to } +85^{\circ}\text{C}$		3	100 125	$\mu\text{A}$ $\mu\text{A}$
$R_{RST}$	Internal reset pull-down resistor		40		225	$\text{k}\Omega$
$C_{IO}$	Pin capacitance <sup>10</sup> (except EA)				15	pF

#### NOTES:

- Typical ratings are not guaranteed. The values listed are at room temperature, 5 V.
- Capacitive loading on ports 0 and 2 may cause spurious noise to be superimposed on the  $V_{OL}$ s of ALE and ports 1 and 3. The noise is due to external bus capacitance discharging into the port 0 and port 2 pins when these pins make 1-to-0 transitions during bus operations. In the worst cases (capacitive loading > 100pF), the noise pulse on the ALE pin may exceed 0.8V. In such cases, it may be desirable to qualify ALE with a Schmitt Trigger, or use an address latch with a Schmitt Trigger STROBE input.  $I_{OL}$  can exceed these conditions provided that no single output sinks more than 5 mA and no more than two outputs exceed the test conditions.
- Capacitive loading on ports 0 and 2 may cause the  $V_{OH}$  on ALE and PSEN to momentarily fall below the  $V_{CC} - 0.7$  specification when the address bits are stabilizing.
- Pins of ports 1, 2 and 3 source a transition current when they are being externally driven from 1 to 0. The transition current reaches its maximum value when  $V_{IN}$  is approximately 2 V.
- See Figures 22 through 25 for  $I_{CC}$  test conditions and Figure 21 for  $I_{CC}$  vs Freq.  
Active mode:  $I_{CC(MAX)} = (0.9 \times \text{FREQ.} + 20)\text{ mA}$   
Idle mode:  $I_{CC(MAX)} = (0.37 \times \text{FREQ.} + 1.0)\text{ mA}$
- This value applies to  $T_{amb} = 0^{\circ}\text{C to } +70^{\circ}\text{C}$ .
- Load capacitance for port 0, ALE, and PSEN = 100pF, load capacitance for all other outputs = 80 pF.
- Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:  
Maximum  $I_{OL}$  per port pin: 15 mA (\*NOTE: This is 85°C specification.)  
Maximum  $I_{OL}$  per 8-bit port: 26 mA  
Maximum total  $I_{OL}$  for all outputs: 71 mA  
If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
- ALE is tested to  $V_{OH1}$ , except when ALE is off then  $V_{OH}$  is the voltage specification.
- Pin capacitance is characterized but not tested. Pin capacitance is less than 25 pF. Pin capacitance of ceramic package is less than 15 pF (except EA is 25 pF).

# 80C51 8-bit microcontroller family

## 4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

### AC ELECTRICAL CHARACTERISTICS

 $T_{amb} = 0^{\circ}\text{C to } +70^{\circ}\text{C or } -40^{\circ}\text{C to } +85^{\circ}\text{C}, V_{CC} = 5\text{ V} \pm 10\%, V_{SS} = 0\text{V}^{1, 2, 3}$ 

SYMBOL	FIGURE	PARAMETER	VARIABLE CLOCK <sup>4</sup>		33MHz CLOCK		UNIT
			MIN	MAX	MIN	MAX	
$1/t_{CLCL}$	14	Oscillator frequency Speed versions: I;J;U (33 MHz)	3.5	33	3.5	33	MHz
$t_{LHLL}$	14	ALE pulse width	$2t_{CLCL}-40$		21		ns
$t_{AVLL}$	14	Address valid to ALE low	$t_{CLCL}-25$		5		ns
$t_{LLAX}$	14	Address hold after ALE low	$t_{CLCL}-25$		5		ns
$t_{LLIV}$	14	ALE low to valid instruction in		$4t_{CLCL}-65$		55	ns
$t_{LLPL}$	14	ALE low to PSEN low	$t_{CLCL}-25$		5		ns
$t_{PLPH}$	14	PSEN pulse width	$3t_{CLCL}-45$		45		ns
$t_{PLIV}$	14	PSEN low to valid instruction in		$3t_{CLCL}-60$		30	ns
$t_{PXIX}$	14	Input instruction hold after PSEN	0		0		ns
$t_{PXIZ}$	14	Input instruction float after PSEN		$t_{CLCL}-25$		5	ns
$t_{AVIV}$	14	Address to valid instruction in		$5t_{CLCL}-80$		70	ns
$t_{PLAZ}$	14	PSEN low to address float		10		10	ns
<b>Data Memory</b>							
$t_{RLRH}$	15, 16	RD pulse width	$6t_{CLCL}-100$		82		ns
$t_{WLWH}$	15, 16	WR pulse width	$6t_{CLCL}-100$		82		ns
$t_{RLDV}$	15, 16	RD low to valid data in		$5t_{CLCL}-90$		60	ns
$t_{RHDX}$	15, 16	Data hold after RD	0		0		ns
$t_{RHDX}$	15, 16	Data float after RD		$2t_{CLCL}-28$		32	ns
$t_{LLDV}$	15, 16	ALE low to valid data in		$8t_{CLCL}-150$		90	ns
$t_{AVDV}$	15, 16	Address to valid data in		$9t_{CLCL}-165$		105	ns
$t_{LLWL}$	15, 16	ALE low to RD or WR low	$3t_{CLCL}-50$	$3t_{CLCL}+50$	40	140	ns
$t_{AVWL}$	15, 16	Address valid to WR low or RD low	$4t_{CLCL}-75$		45		ns
$t_{QVWX}$	15, 16	Data valid to WR transition	$t_{CLCL}-30$		0		ns
$t_{WHQX}$	15, 16	Data hold after WR	$t_{CLCL}-25$		5		ns
$t_{QVWH}$	16	Data valid to WR high	$7t_{CLCL}-130$		80		ns
$t_{RLAZ}$	15, 16	RD low to address float		0		0	ns
$t_{WHLH}$	15, 16	RD or WR high to ALE high	$t_{CLCL}-25$	$t_{CLCL}+25$	5	55	ns
<b>External Clock</b>							
$t_{CHCX}$	18	High time	17	$t_{CLCL}-t_{CLCX}$			ns
$t_{CLCX}$	18	Low time	17	$t_{CLCL}-t_{CHCX}$			ns
$t_{CLCH}$	18	Rise time		5			ns
$t_{CHCL}$	18	Fall time		5			ns
<b>Shift Register</b>							
$t_{XLXL}$	17	Serial port clock cycle time	$12t_{CLCL}$		360		ns
$t_{QVXH}$	17	Output data setup to clock rising edge	$10t_{CLCL}-133$		167		ns
$t_{XHQX}$	17	Output data hold after clock rising edge	$2t_{CLCL}-80$		50		ns
$t_{XHDX}$	17	Input data hold after clock rising edge	0		0		ns
$t_{XHDX}$	17	Clock rising edge to input data valid		$10t_{CLCL}-133$		167	ns

#### NOTES:

- Parameters are valid over operating temperature range unless otherwise specified.
- Load capacitance for port 0, ALE, and PSEN = 100 pF, load capacitance for all other outputs = 80 pF.
- Interfacing the microcontroller to devices with float times up to 45 ns is permitted. This limited bus contention will not cause damage to Port 0 drivers.
- Parts are guaranteed to operate down to 0 Hz.

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

**EXPLANATION OF THE AC SYMBOLS**

Each timing symbol has five characters. The first character is always 't' (= time). The other characters, depending on their positions, indicate the name of a signal or the logical status of that signal. The designations are:

- A - Address
- C - Clock
- D - Input data
- H - Logic level high
- I - Instruction (program memory contents)
- L - Logic level low, or ALE

- P - PSEN
- Q - Output data
- R - RD signal
- t - Time
- V - Valid
- W - WR signal
- X - No longer a valid logic level
- Z - Float

Examples:  $t_{AVLL}$  = Time for address valid to ALE low.  
 $t_{LLPL}$  = Time for ALE low to PSEN low.

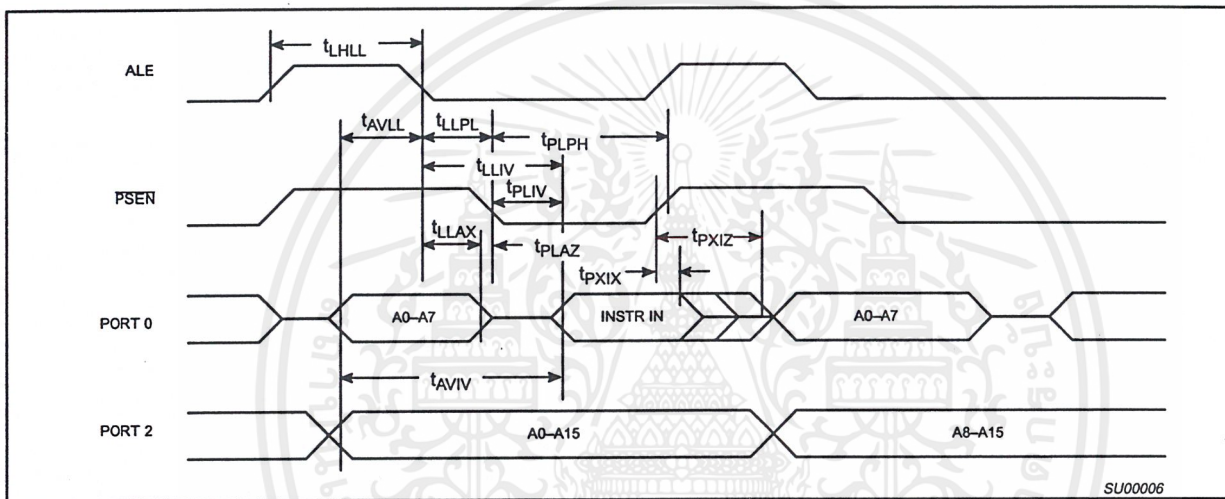


Figure 14. External Program Memory Read Cycle

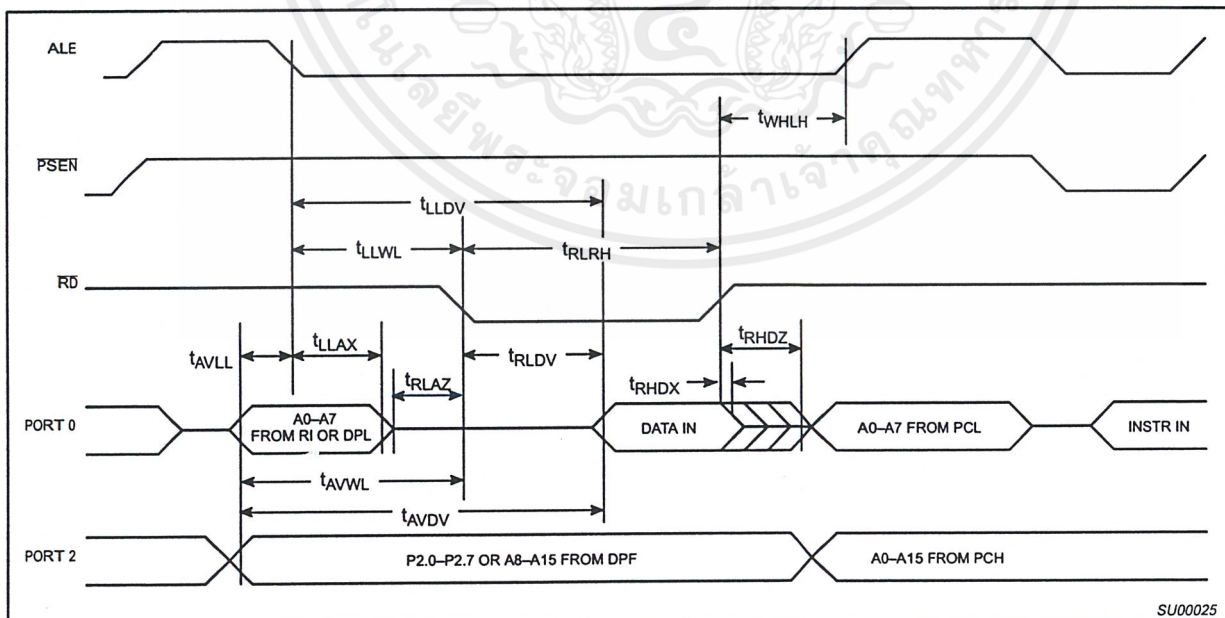


Figure 15. External Data Memory Read Cycle

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

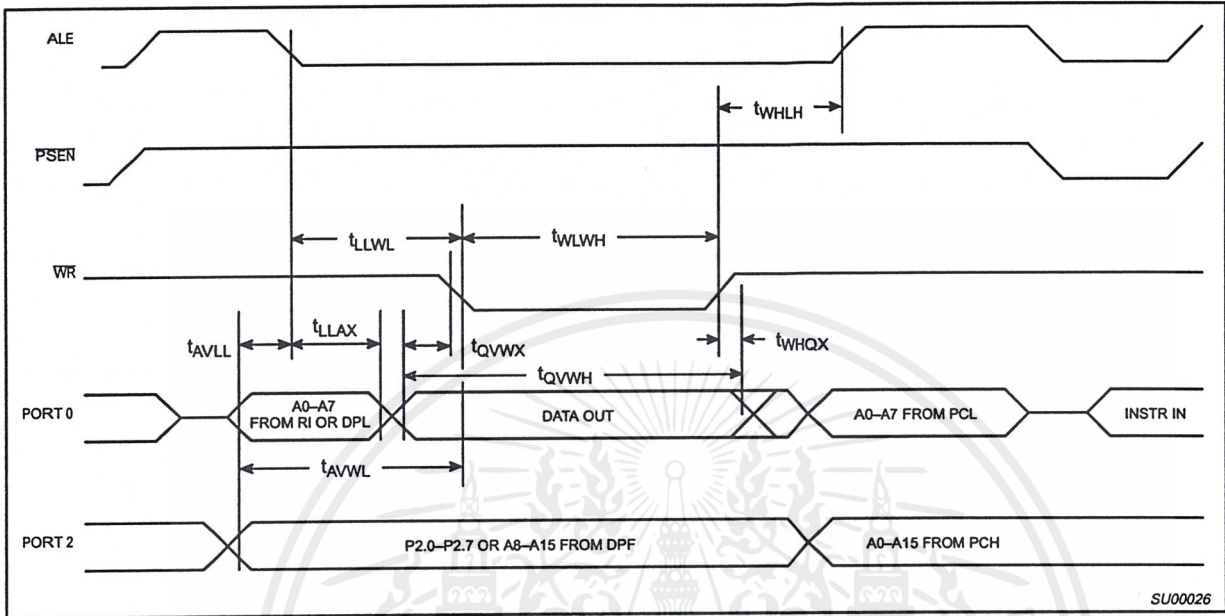


Figure 16. External Data Memory Write Cycle

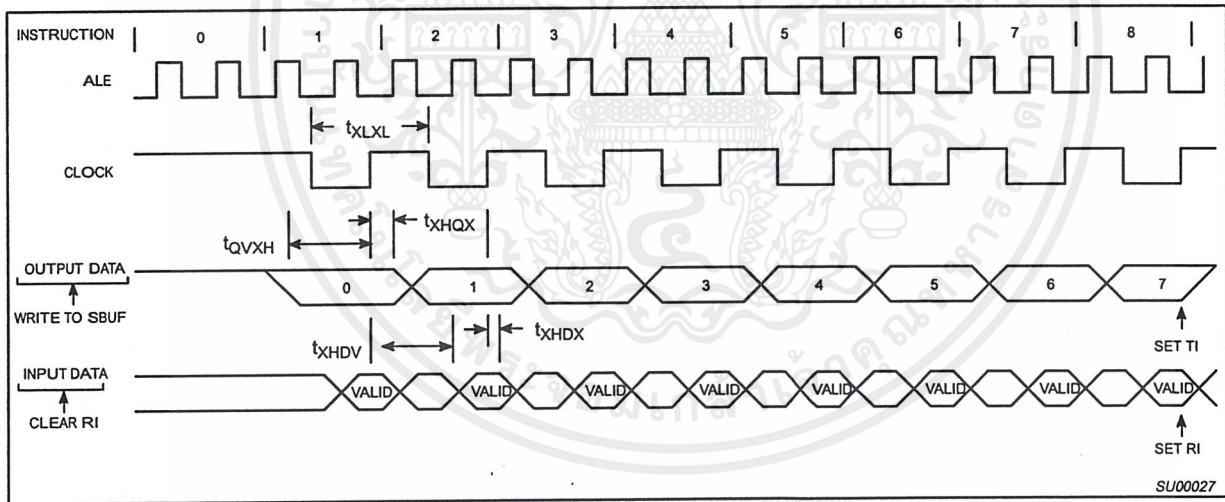


Figure 17. Shift Register Mode Timing

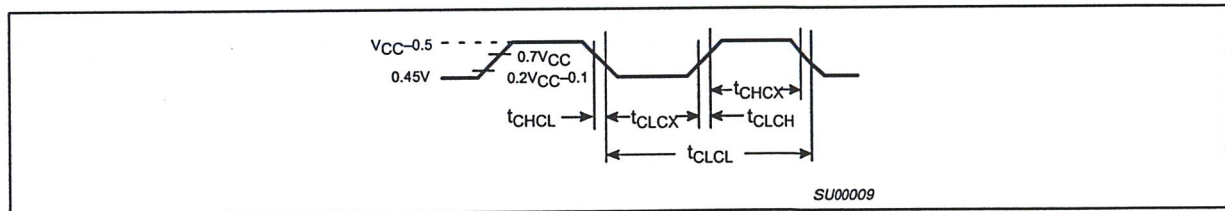


Figure 18. External Clock Drive

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

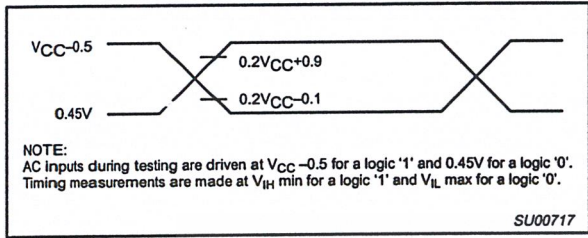


Figure 19. AC Testing Input/Output

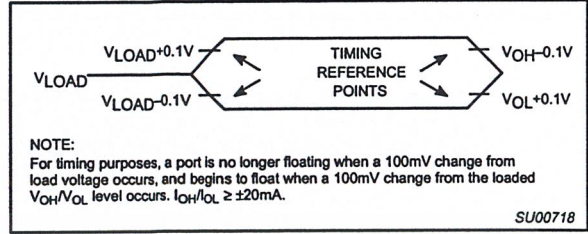


Figure 20. Float Waveform

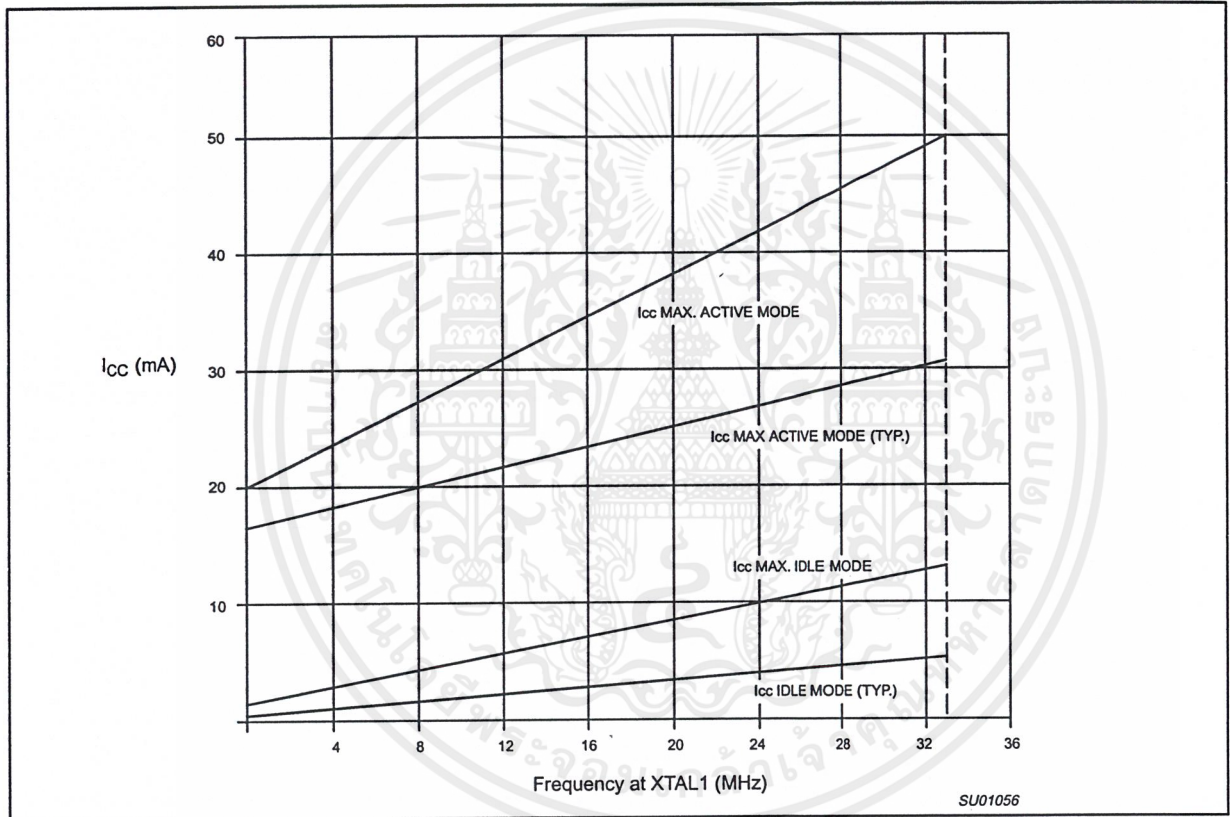


Figure 21.  $I_{CC}$  vs. FREQ  
Valid only within frequency specifications of the device under test

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

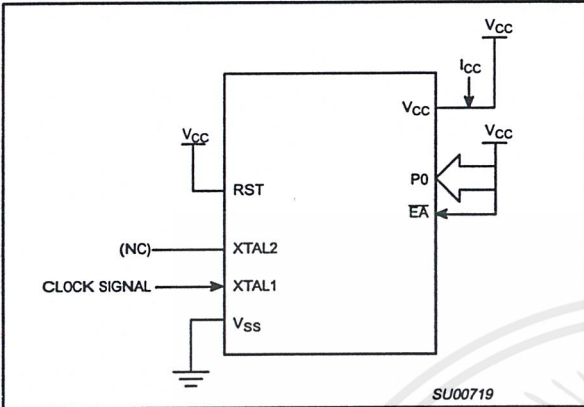


Figure 22.  $I_{CC}$  Test Condition, Active Mode  
All other pins are disconnected

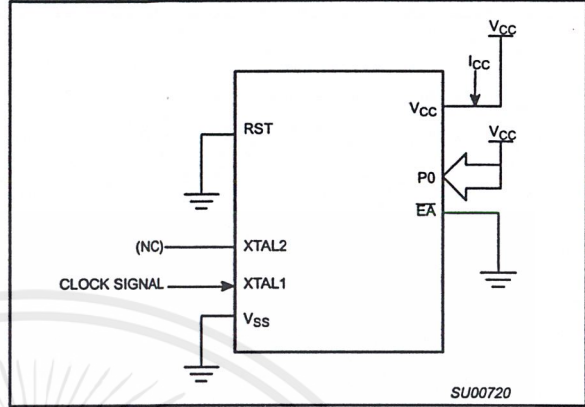


Figure 23.  $I_{CC}$  Test Condition, Idle Mode  
All other pins are disconnected

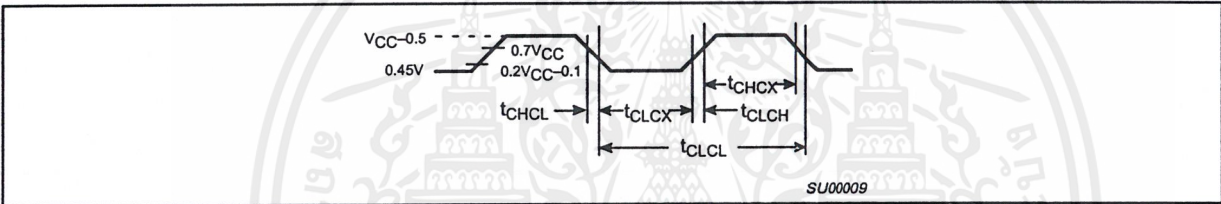


Figure 24. Clock Signal Waveform for  $I_{CC}$  Tests in Active and Idle Modes  
 $t_{CLCH} = t_{CHCL} = 5\text{ns}$

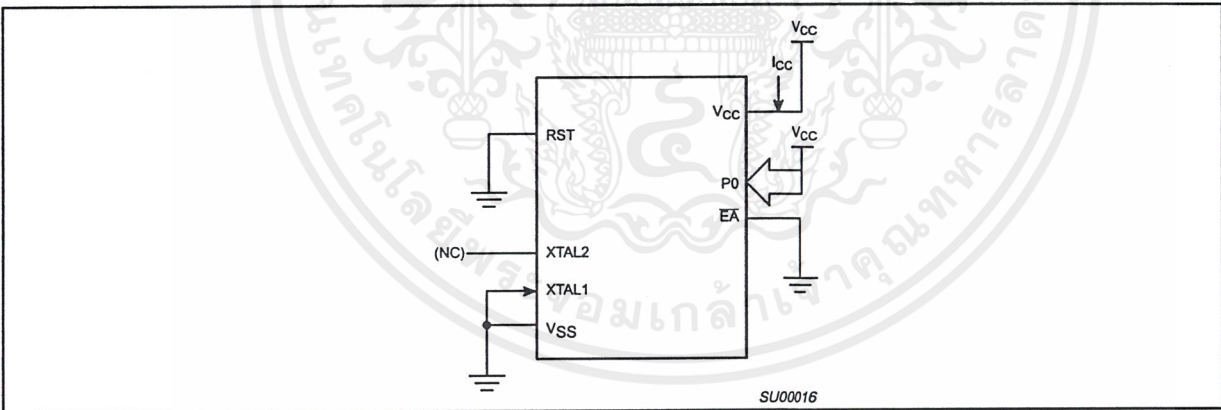


Figure 25.  $I_{CC}$  Test Condition, Power Down Mode  
All other pins are disconnected.  $V_{CC} = 2\text{V to } 5.5\text{V}$

## 80C51 8-bit microcontroller family 4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

### Security

The security feature protects against software piracy and prevents the contents of the FLASH from being read. The Security Lock bits are located in FLASH. The 89C51/89C52/89C54/89C58 has 3 programmable security lock bits that will provide different levels of protection for the on-chip code and data (see Table 8). Unlike the ROM and OTP versions, the security lock bits are independent. LB3 includes the security protection of LB1.

**Table 8.**

SECURITY LOCK BITS <sup>1</sup>	PROTECTION DESCRIPTION
Level	
LB1	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory.
LB2	Program verification is disabled
LB3	External execution is disabled.

**NOTE:**

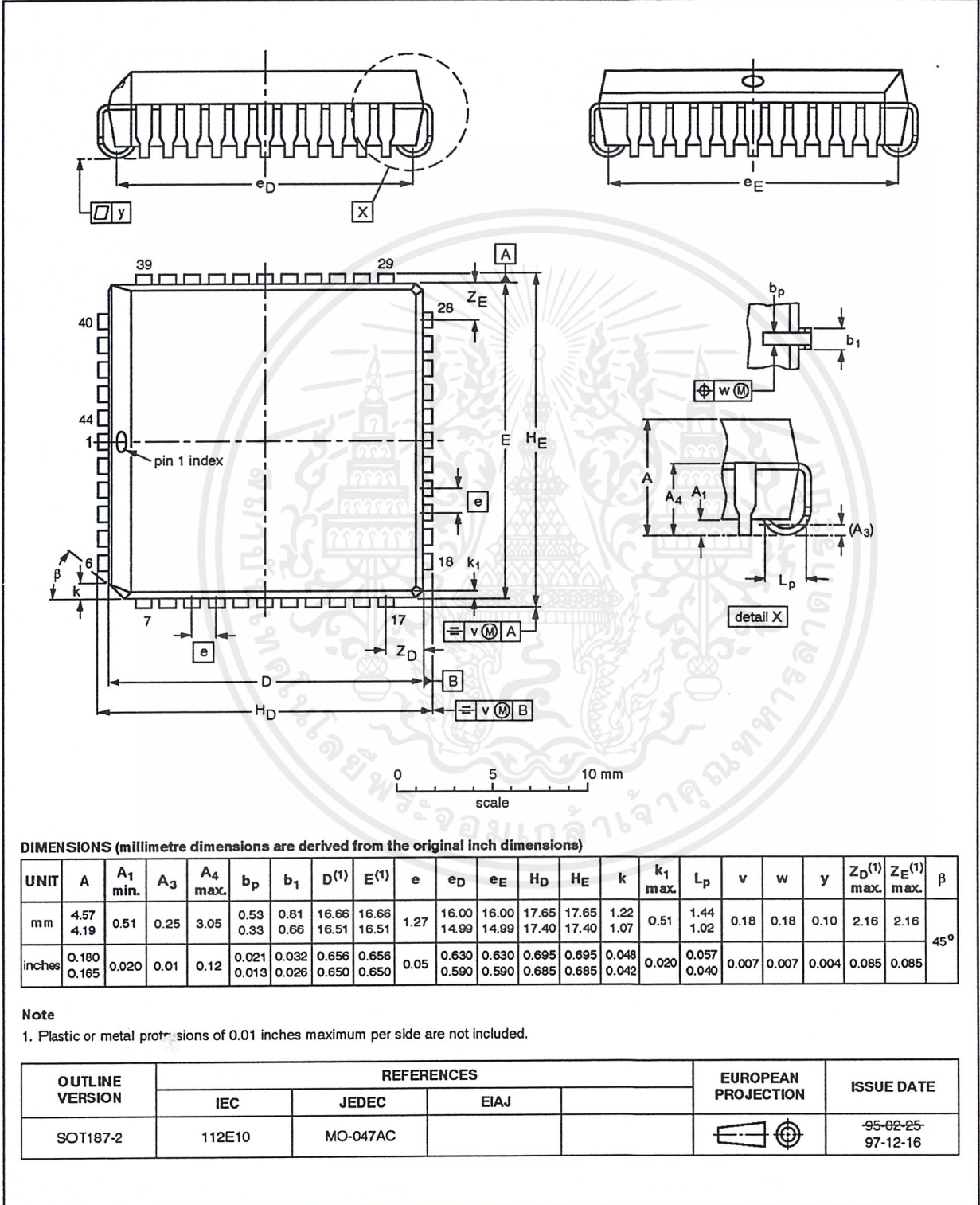
1. The security lock bits are independent.

80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

PLCC44: plastic leaded chip carrier; 44 leads

SOT187-2

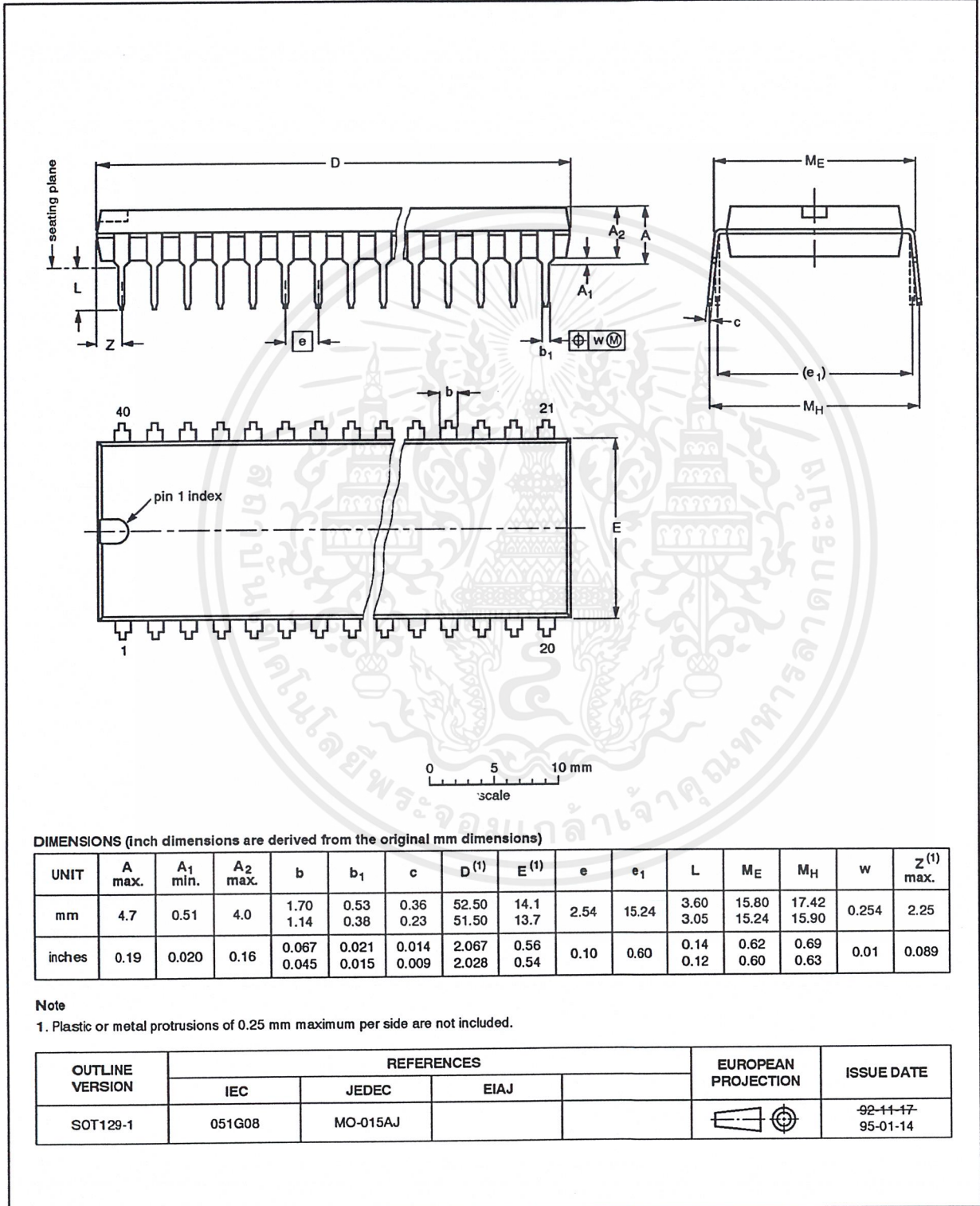


80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

DIP40: plastic dual in-line package; 40 leads (600 mil)

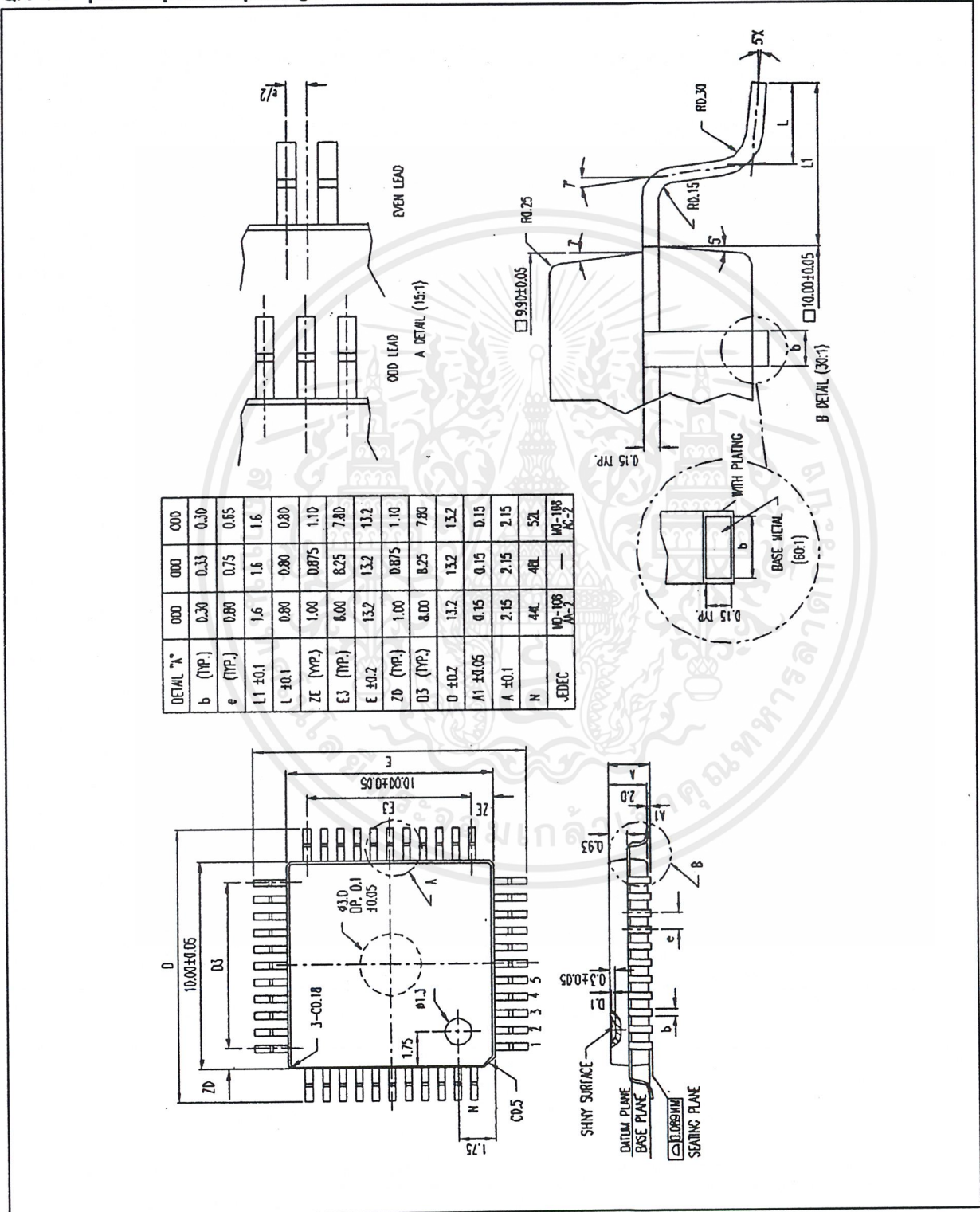
SOT129-1



80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

QFP44: plastic quad flat package; 44 leads



80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

NOTES



80C51 8-bit microcontroller family  
4K/8K/16K/32K Flash

89C51/89C52/89C54/89C58

### Data sheet status

Data sheet status	Product status	Definition [1]
Objective specification	Development	This data sheet contains the design target or goal specifications for product development. Specification may change in any manner without notice.
Preliminary specification	Qualification	This data sheet contains preliminary data, and supplementary data will be published at a later date. Philips Semiconductors reserves the right to make changes at any time without notice in order to improve design and supply the best possible product.
Product specification	Production	This data sheet contains final specifications. Philips Semiconductors reserves the right to make changes at any time without notice in order to improve design and supply the best possible product.

[1] Please consult the most recently issued datasheet before initiating or completing a design.

### Definitions

**Short-form specification** — The data in a short-form specification is extracted from a full data sheet with the same type number and title. For detailed information see the relevant data sheet or data handbook.

**Limiting values definition** — Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.

**Application information** — Applications that are described herein for any of these products are for illustrative purposes only. Philips Semiconductors make no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

### Disclaimers

**Life support** — These products are not designed for use in life support appliances, devices or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips Semiconductors customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips Semiconductors for any damages resulting from such application.

**Right to make changes** — Philips Semiconductors reserves the right to make changes, without notice, in the products, including circuits, standard cells, and/or software, described or contained herein in order to improve design and/or performance. Philips Semiconductors assumes no responsibility or liability for the use of any of these products, conveys no license or title under any patent, copyright, or mask work right to these products, and makes no representations or warranties that these products are free from patent, copyright, or mask work right infringement, unless otherwise specified.

Philips Semiconductors  
811 East Arques Avenue  
P.O. Box 3409  
Sunnyvale, California 94088-3409  
Telephone 800-234-7381

© Copyright Philips Electronics North America Corporation 1999  
All rights reserved. Printed in U.S.A.

Date of release: 10-99

Document order number:

9397-750-06613

*Let's make things better.*

Philips  
Semiconductors



**PHILIPS**

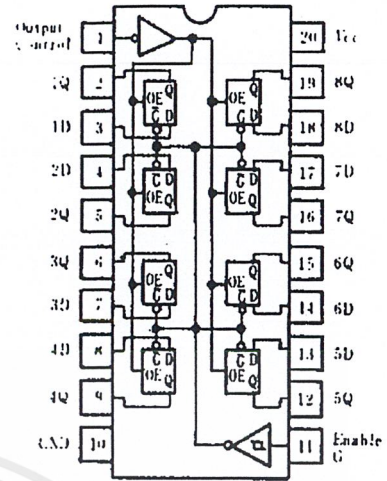
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# HD74LS373 ● Octal D-type Transparent Latches (with three-state outputs)

The HD74LS373, 8-bit register features totem-pole three-state outputs designed specifically for driving highly-capacitive or relatively low-impedance loads. The high-impedance third state and increased high-logic-level drive provide this register with the capacity of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pull-up components. They are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

The eight latches are transparent D-type latches meaning that while the enable (G) is high the Q outputs will follow the data (D) inputs. When the enable is taken low the output will be latched at the level of the data that was setup.

## ■ PIN ARRANGEMENT



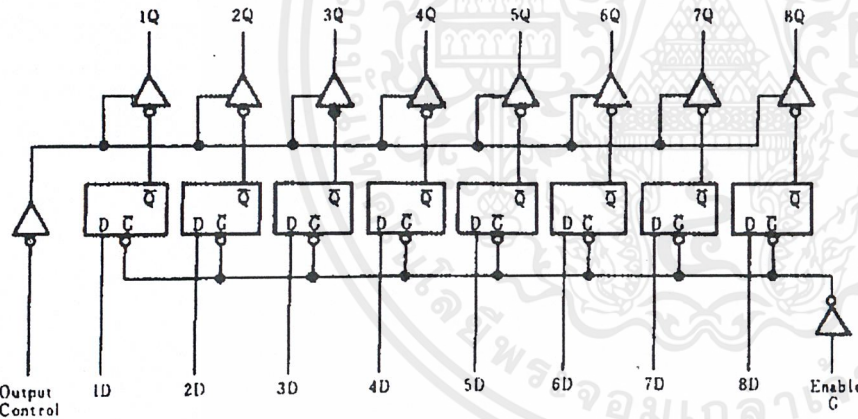
(Top View)

## ■ FUNCTION TABLE

Inputs			Output
Output control	Enable G	D	Q
L	H	H	H
L	H	L	L
L	L	X	Q <sub>0</sub>
H	X	X	Z

Notes: H = high level, L = low level,  
X = irrelevant  
Q<sub>0</sub> = level of Q before the indicated steady-state input conditions were established.  
Z = off (high-impedance) state of a three-state output

## ■ BLOCK DIAGRAM



## ■ RECOMMENDED OPERATING CONDITIONS

Item	Symbol	min	typ	max	Unit
Supply voltage	V <sub>CC</sub>	4.75	5.00	5.25	V
Output voltage	V <sub>OH</sub>	—	—	5.5	V
Output current	I <sub>OH</sub>	—	—	-2.6	mA
	I <sub>OL</sub>	—	—	24	mA
Enable pulse width	t <sub>w</sub>	"H" level	15	—	ns
		"L" level	15	—	
Data setup time	t <sub>su</sub>	5 ↓	—	—	ns
Data hold time	t <sub>h</sub>	25 ↓	—	—	ns

Note) ↓ : The arrow indicates the falling edge of clock pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS ( $T_a = -20 \sim +75^\circ\text{C}$ )

Item	Symbol	Test Conditions	min	typ*	max	Unit	
Input voltage	$V_{IH}$		2.0	—	—	V	
	$V_{IL}$	Data inputs G, Output control inputs	—	—	0.7	V	
Output voltage	$V_{OH}$	$V_{CC}=4.75\text{V}, V_{IH}=2\text{V}, V_{IL}=V_{IL\text{max}}, I_{OH}=-2.6\text{mA}$	2.4	—	—	V	
	$V_{OL}$	$V_{CC}=4.75\text{V}, V_{IH}=2\text{V}, V_{IL}=V_{IL\text{max}}$	$I_{OL}=12\text{mA}$ $I_{OL}=24\text{mA}$	—	—	0.4 0.5	V
Off-state output current	$I_{OZH}$	$V_{CC}=5.25\text{V}, V_{IH}=2\text{V}$	$V_O=2.7\text{V}$	—	—	20	$\mu\text{A}$
	$I_{OZL}$		$V_O=0.4\text{V}$	—	—	-20	$\mu\text{A}$
Input current	$I_{IH}$	$V_{CC}=5.25\text{V}, V_I=2.7\text{V}$	—	—	20	$\mu\text{A}$	
	$I_{IL}$	$V_{CC}=5.25\text{V}, V_I=0.4\text{V}$	—	—	-0.4	mA	
	$I_I$	$V_{CC}=5.25\text{V}, V_I=7\text{V}$	—	—	0.1	mA	
Short-circuit output current	$I_{OS}$	$V_{CC}=5.25\text{V}$	-30	—	-130	mA	
Supply current	$I_{CC}$	$V_{CC}=5.25\text{V}, V_I=4.5\text{V}$ (Output control)	—	24	40	mA	
Input clamp voltage	$V_{IK}$	$V_{CC}=4.75\text{V}, I_{IN}=-18\text{mA}$	—	—	-1.5	V	

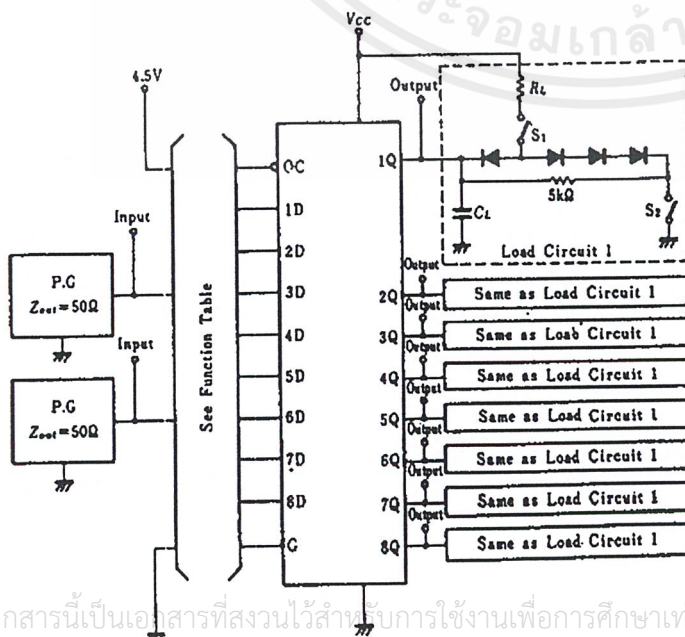
\*  $V_{CC}=5\text{V}, T_a=25^\circ\text{C}$

## SWITCHING CHARACTERISTICS ( $V_{CC}=5\text{V}, T_a=25^\circ\text{C}$ )

Item	Symbol	Input	Output	Test Conditions	min	typ	max	Unit
Propagation delay time	$t_{PLH}$	D	Q	$C_L=45\text{pF}$ $R_L=667\Omega$	—	12	18	ns
	$t_{PHL}$				—	12	18	
	$t_{PLH}$	G	Q		—	20	30	
	$t_{PHL}$				—	18	30	
Output enable time	$t_{ZH}$	OC	Q		—	15	28	
	$t_{ZL}$				—	25	36	
Output disable time	$t_{HZ}$	OC	Q	$C_L=5\text{pF}$ $R_L=667\Omega$	—	12	20	
	$t_{LZ}$				—	15	25	

## TESTING METHOD

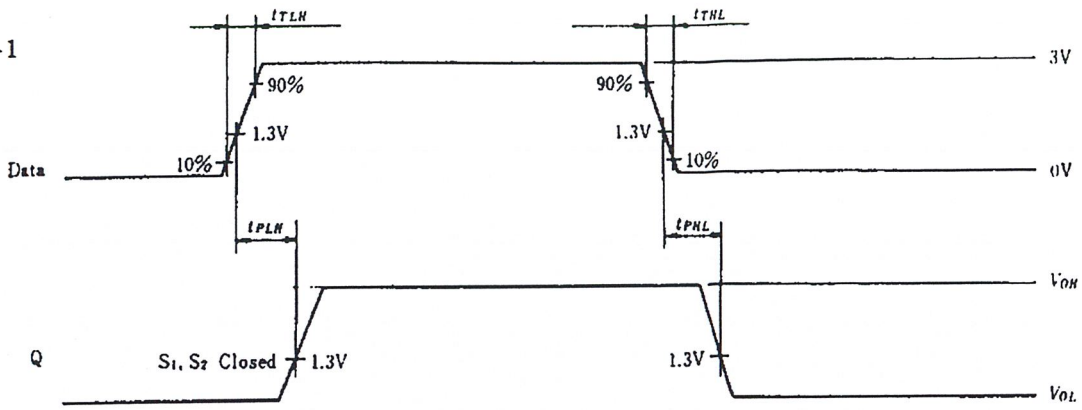
Test Circuit



Notes: 1.  $C_L$  includes probe jig capacitance.  
2. All diodes are 1S2074 (H).

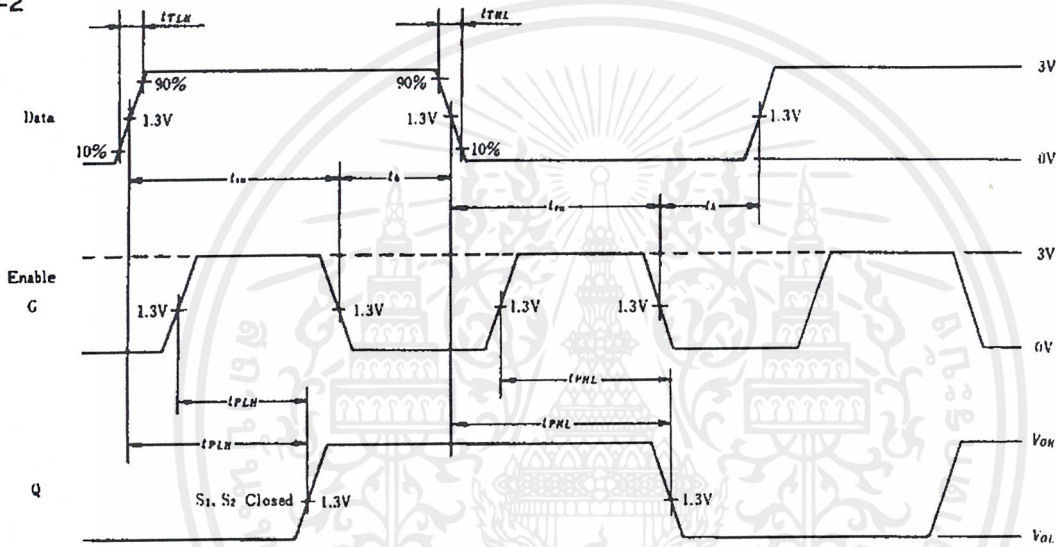
# HD74LS373

Waveform m-1



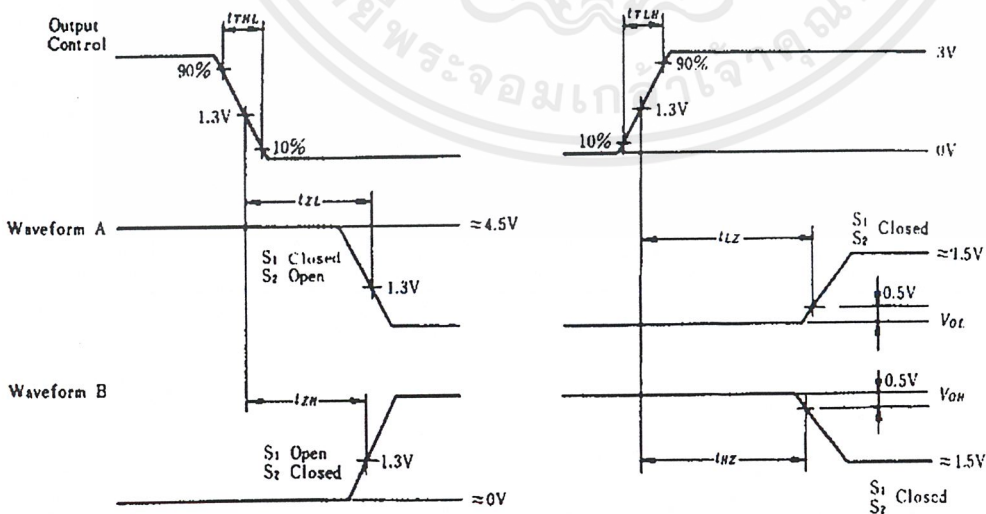
Notes: Input pulse;  $t_{TLH} \leq 15\text{ns}$ ,  $t_{THL} \leq 6\text{ns}$ ,  $PRR = 1\text{MHz}$ , duty cycle 50%

Waveform m-2



Note: Enable input pulse;  $t_{TLH} \leq 15\text{ns}$ ,  $t_{THL} \leq 6\text{ns}$ ,  $PRR = 1\text{MHz}$   
Data input pulse;  $t_{TLH} \leq 15\text{ns}$ ,  $t_{THL} \leq 6\text{ns}$ ,  $PRR = 1\text{MHz}$ , G input is high.

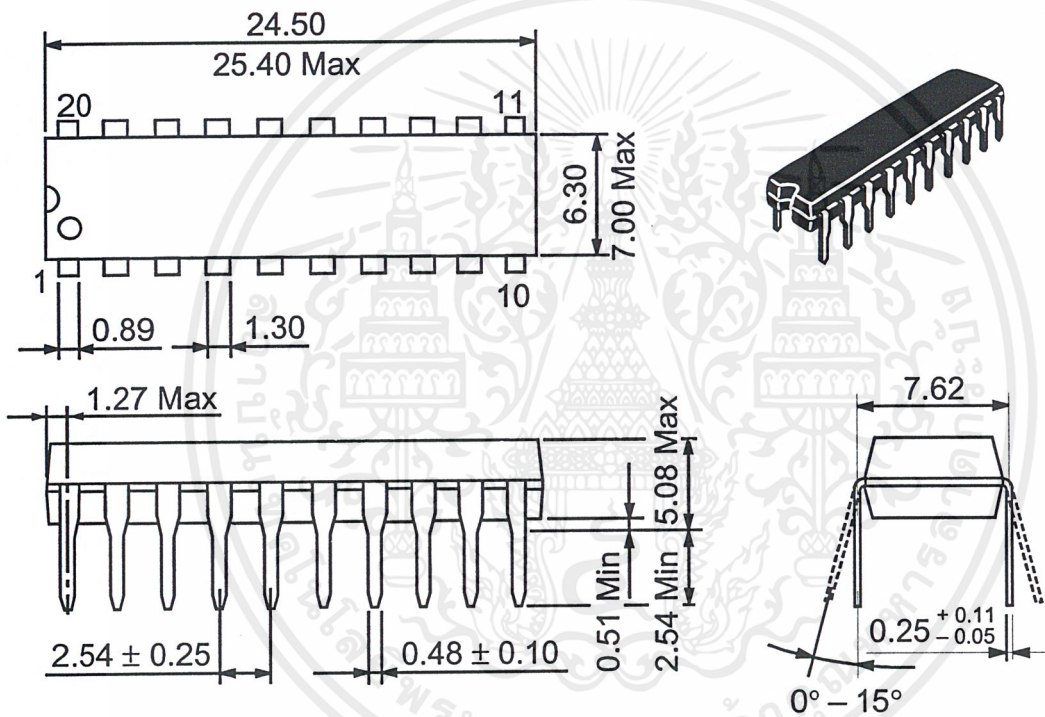
Waveform m-3



Notes: 1. Input pulse;  $t_{TLH} \leq 15\text{ns}$ ,  $t_{THL} \leq 6\text{ns}$ ,  $PRR = 1\text{MHz}$ , duty cycle 50%  
2. Waveform A is for an output with internal conditions such that the output is low except when disabled by the output control. Waveform B is for an output with internal conditions such that the output is high except when disabled by the output control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

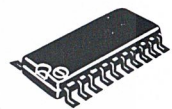
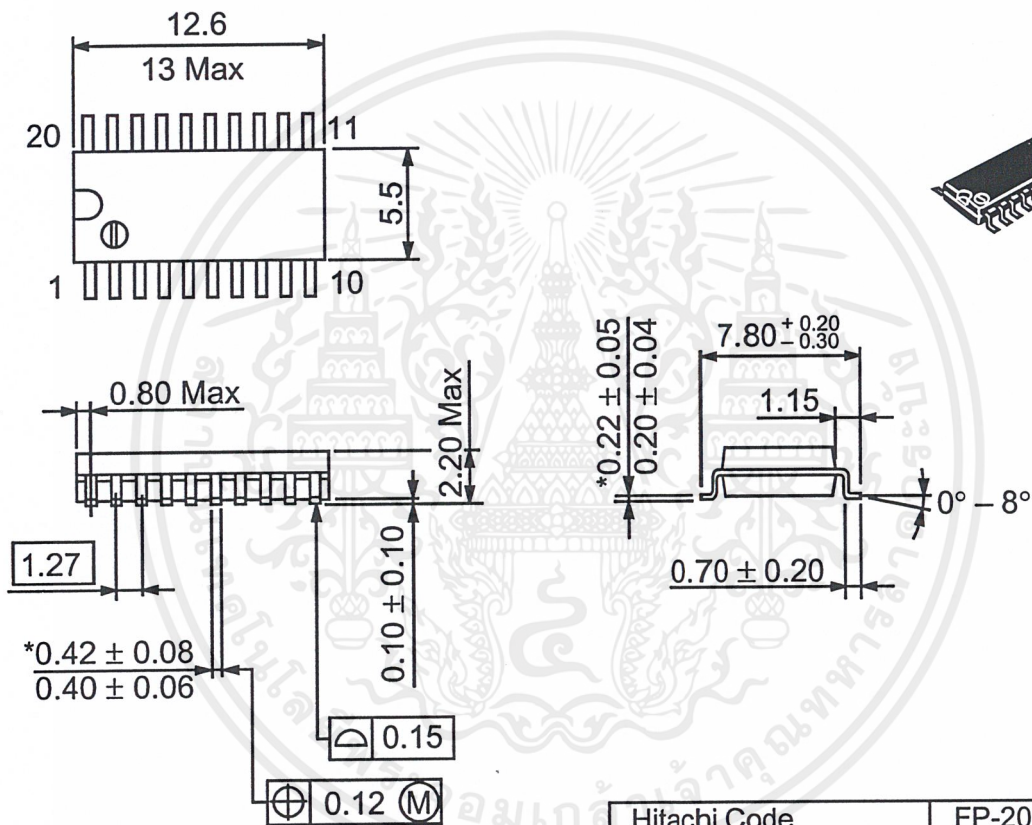
Unit: mm



Hitachi Code	DP-20N
JEDEC	—
EIAJ	Conforms
Weight (reference value)	1.26 g

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Unit: mm

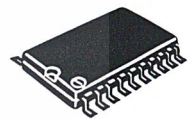
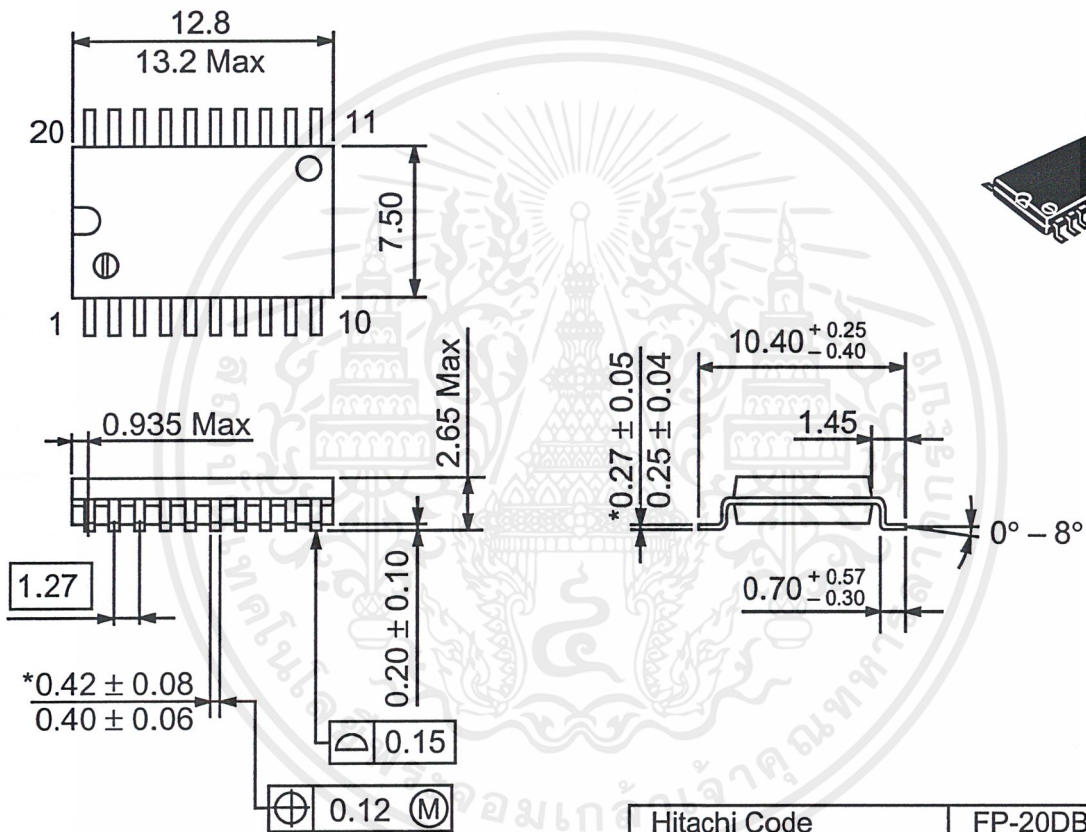


Dimension including the plating thickness  
Base material dimension

Hitachi Code	FP-20DA
JEDEC	—
EIAJ	Conforms
Weight (reference value)	0.31 g

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Unit: mm



Dimension including the plating thickness  
Base material dimension

Hitachi Code	FP-20DB
JEDEC	Conforms
EIAJ	—
Weight (reference value)	0.52 g

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Cautions

1. Hitachi neither warrants nor grants licenses of any rights of Hitachi's or any third party's patent, copyright, trademark, or other intellectual property rights for information contained in this document. Hitachi bears no responsibility for problems that may arise with third party's rights, including intellectual property rights, in connection with use of the information contained in this document.
2. Products and product specifications may be subject to change without notice. Confirm that you have received the latest product standards or specifications before final design, purchase or use.
3. Hitachi makes every attempt to ensure that its products are of high quality and reliability. However, contact Hitachi's sales office before using the product in an application that demands especially high quality and reliability or where its failure or malfunction may directly threaten human life or cause risk of bodily injury, such as aerospace, aeronautics, nuclear power, combustion control, transportation, traffic, safety equipment or medical equipment for life support.
4. Design your application so that the product is used within the ranges guaranteed by Hitachi particularly for maximum rating, operating supply voltage range, heat radiation characteristics, installation conditions and other characteristics. Hitachi bears no responsibility for failure or damage when used beyond the guaranteed ranges. Even within the guaranteed ranges, consider normally foreseeable failure rates or failure modes in semiconductor devices and employ systemic measures such as fail-safes, so that the equipment incorporating Hitachi product does not cause bodily injury, fire or other consequential damage due to operation of the Hitachi product.
5. This product is not designed to be radiation resistant.
6. No one is permitted to reproduce or duplicate, in any form, the whole or part of this document without written approval from Hitachi.
7. Contact Hitachi's sales office for any questions regarding this document or Hitachi semiconductor products.

# HITACHI

## Hitachi, Ltd.

Semiconductor & Integrated Circuits.  
Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan  
Tel: Tokyo (03) 3270-2111 Fax: (03) 3270-5109

URL      NorthAmerica      : <http://semiconductor.hitachi.com/>  
                 Europe                         : <http://www.hitachi-eu.com/hel/ecg>  
                 Asia (Singapore)       : <http://www.has.hitachi.com.sg/grp3/sicd/index.htm>  
                 Asia (Taiwan)                 : [http://www.hitachi.com.tw/E/Product/SICD\\_Frame.htm](http://www.hitachi.com.tw/E/Product/SICD_Frame.htm)  
                 Asia (HongKong)         : <http://www.hitachi.com.hk/eng/bo/grp3/index.htm>  
                 Japan                                         : <http://www.hitachi.co.jp/Sicd/indx.htm>

## For further information write to:

Hitachi Semiconductor  
(America) Inc.  
179 East Tasman Drive,  
San Jose, CA 95134  
Tel: <1> (408) 433-1990  
Fax: <1> (408) 433-0223

Hitachi Europe GmbH  
Electronic components Group  
Domacher StraÙe 3  
D-85622 Feldkirchen, Munich  
Germany  
Tel: <49> (89) 9 9180-0  
Fax: <49> (89) 9 29 30 00

Hitachi Europe Ltd.  
Electronic Components Group.  
Whitebrook Park  
Lower Cookham Road  
Maidenhead  
Berkshire SL6 8YA, United Kingdom  
Tel: <44> (1628) 585000  
Fax: <44> (1628) 778322

Hitachi Asia Pte. Ltd.  
16 Collyer Quay #20-00  
Hitachi Tower  
Singapore 049318  
Tel: 535-2100  
Fax: 535-1533

Hitachi Asia Ltd.  
Taipei Branch Office  
3F, Hung Kuo Building, No.167,  
Tun-Hwa North Road, Taipei (105)  
Tel: <886> (2) 2718-3666  
Fax: <886> (2) 2718-8180

Hitachi Asia (Hong Kong) Ltd.  
Group III (Electronic Components)  
7/F., North Tower, World Finance Centre,  
Harbour City, Canton Road, Tsim Sha Tsui,  
Kowloon, Hong Kong  
Tel: <852> (2) 735 9218  
Fax: <852> (2) 730 0281  
Telex: 40815 HITEC HX

Copyright ' Hitachi, Ltd., 1999. All rights reserved. Printed in Japan.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

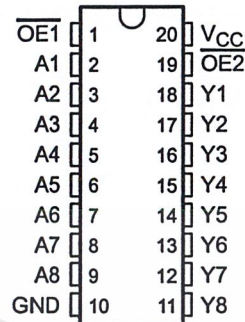
HITACHI

# SN54HC541, SN74HC541 OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

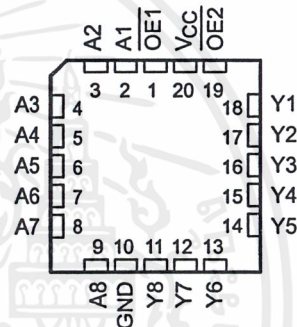
SCLS305A - JANUARY 1996 - REVISED MAY 1997

- High-Current 3-State Outputs Drive Bus Lines Directly or up to 15 LSTTL Loads
- Data Flow-Through Pinout (All Inputs on Opposite Side From Outputs)
- Package Options Include Plastic Small-Outline (DW), Thin Shrink Small-Outline (PW), and Ceramic Flat (W) Packages, Ceramic Chip Carriers (FK), and Standard Plastic (N) and Ceramic (J) 300-mil DIPs

SN54HC541 ... J OR W PACKAGE  
SN74HC541 ... DW, N, OR PW PACKAGE  
(TOP VIEW)



SN54HC541 ... FK PACKAGE  
(TOP VIEW)



## description

These octal buffers and line drivers feature the performance of the 'HC240 and a pinout with inputs and outputs on opposite sides of the package. This arrangement greatly enhances printed circuit board layout.

The 3-state control gate is a 2-input NOR. If either output-enable ( $\overline{OE1}$  or  $\overline{OE2}$ ) input is high, all eight outputs are in the high-impedance state. The 'HC541 provide true data at the outputs.

The SN54HC541 is characterized for operation over the full military temperature range of  $-55^{\circ}\text{C}$  to  $125^{\circ}\text{C}$ . The SN74HC541 is characterized for operation from  $-40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ .

FUNCTION TABLE  
(each buffer/driver)

INPUTS			OUTPUT
$\overline{OE1}$	$\overline{OE2}$	A	Y
L	L	L	L
L	L	H	H
H	X	X	Z
X	H	X	Z



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1997, Texas Instruments Incorporated

1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# SN54HC541, SN74HC541 OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

SCLS305A – JANUARY 1996 – REVISED MAY 1997

## recommended operating conditions

		SN54HC541			SN74HC541			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V <sub>CC</sub>	Supply voltage	2	5	6	2	5	6	V
V <sub>IH</sub>	High-level input voltage	V <sub>CC</sub> = 2 V	1.5		1.5			V
		V <sub>CC</sub> = 4.5 V	3.15		3.15			
		V <sub>CC</sub> = 6 V	4.2		4.2			
V <sub>IL</sub>	Low-level input voltage	V <sub>CC</sub> = 2 V	0	0.5	0	0.5		V
		V <sub>CC</sub> = 4.5 V	0	1.35	0	1.35		
		V <sub>CC</sub> = 6 V	0	1.8	0	1.8		
V <sub>I</sub>	Input voltage	0		V <sub>CC</sub>	0		V <sub>CC</sub>	V
V <sub>O</sub>	Output voltage	0		V <sub>CC</sub>	0		V <sub>CC</sub>	V
t <sub>t</sub>	Input transition (rise and fall) time	V <sub>CC</sub> = 2 V	0	1000	0	1000		ns
		V <sub>CC</sub> = 4.5 V	0	500	0	500		
		V <sub>CC</sub> = 6 V	0	400	0	400		
T <sub>A</sub>	Operating free-air temperature	-55		125	-40		85	°C

## electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS		V <sub>CC</sub>	T <sub>A</sub> = 25°C			SN54HC541		SN74HC541		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
V <sub>OH</sub>	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub>	I <sub>OH</sub> = -20 μA	2 V	1.9	1.998		1.9		1.9	V	
			4.5 V	4.4	4.499		4.4		4.4		
			6 V	5.9	5.999		5.9		5.9		
		I <sub>OH</sub> = -6 mA	4.5 V	3.98	4.3		3.7		3.84		
			6 V	5.48	5.8		5.2		5.34		
V <sub>OL</sub>	V <sub>I</sub> = V <sub>IH</sub> or V <sub>IL</sub>	I <sub>OL</sub> = 20 μA	2 V		0.002	0.1		0.1	0.1	V	
			4.5 V		0.001	0.1		0.1	0.1		
			6 V		0.001	0.1		0.1	0.1		
		I <sub>OL</sub> = 6 mA	4.5 V		0.17	0.26		0.4	0.33		
			6 V		0.15	0.26		0.4	0.33		
I <sub>I</sub>	V <sub>I</sub> = V <sub>CC</sub> or 0	6 V		±0.1	±100		±1000	±1000	nA		
I <sub>OZ</sub>	V <sub>O</sub> = V <sub>CC</sub> or 0	6 V		±0.01	±0.5		±10	±5	μA		
I <sub>CC</sub>	V <sub>I</sub> = V <sub>CC</sub> or 0, I <sub>O</sub> = 0	6 V			8		160	80	μA		
C <sub>i</sub>		2 V to 6 V		3	10		10	10	pF		



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**SN54HC541, SN74HC541**  
**OCTAL BUFFERS AND LINE DRIVERS**  
**WITH 3-STATE OUTPUTS**

SCLS305A – JANUARY 1996 – REVISED MAY 1997

switching characteristics over recommended operating free-air temperature range,  $C_L = 50$  pF (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V <sub>CC</sub>	T <sub>A</sub> = 25°C			SN54HC541		SN74HC541		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t <sub>pd</sub>	A	Y	2 V		40	115		171		144	ns
			4.5 V		12	23		34		29	
			6 V		10	20		29		25	
t <sub>en</sub>	$\overline{OE}$	Y	2 V		80	150		224		188	ns
			4.5 V		17	30		45		38	
			6 V		15	26		38		32	
t <sub>dis</sub>	$\overline{OE}$	Y	2 V		40	150		224		188	ns
			4.5 V		18	30		45		38	
			6 V		17	26		38		32	
t <sub>t</sub>		Y	2 V		28	60		90		75	ns
			4.5 V		8	12		18		15	
			6 V		6	10		15		13	

switching characteristics over recommended operating free-air temperature range,  $C_L = 150$  pF (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V <sub>CC</sub>	T <sub>A</sub> = 25°C			SN54HC541		SN74HC541		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t <sub>pd</sub>	A	Y	2 V		65	165		246		206	ns
			4.5 V		16	33		49		41	
			6 V		14	28		42		35	
t <sub>en</sub>	$\overline{OE}$	Y	2 V		100	200		298		250	ns
			4.5 V		20	40		60		50	
			6 V		17	34		51		43	
t <sub>t</sub>		Y	2 V		45	210		315		265	ns
			4.5 V		17	42		63		53	
			6 V		13	36		53		45	

operating characteristics, T<sub>A</sub> = 25°C

PARAMETER	TEST CONDITIONS	TYP	UNIT
C <sub>pd</sub> Power dissipation capacitance per buffer/driver	No load	35	pF



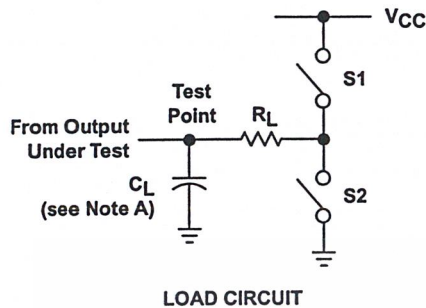
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

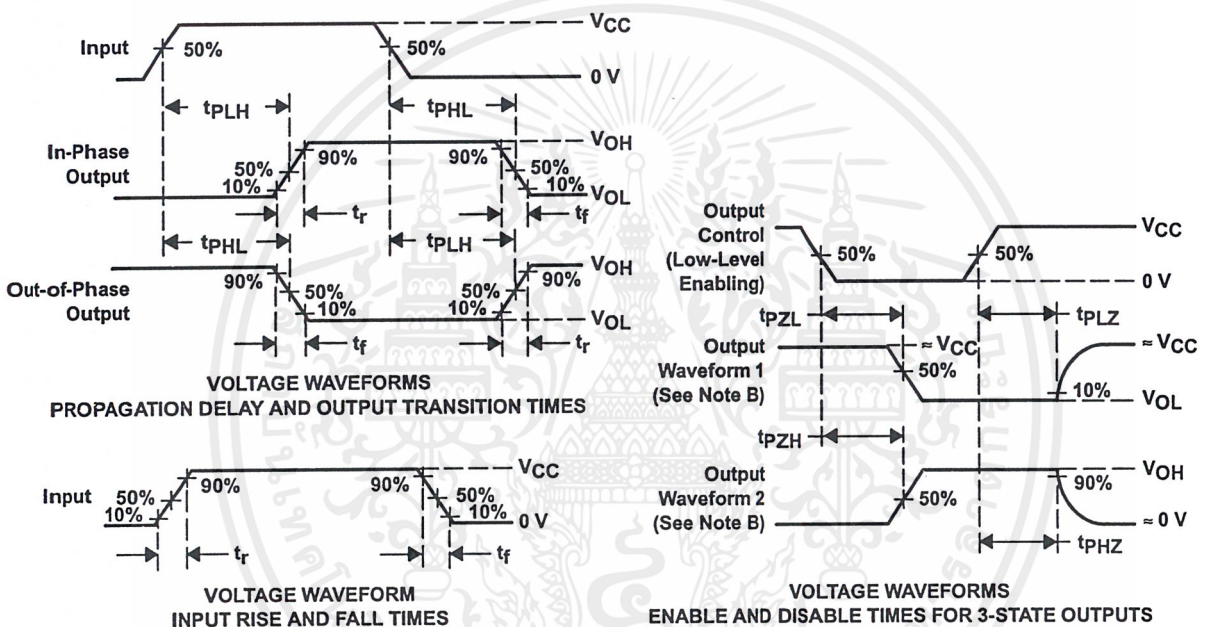
# SN54HC541, SN74HC541 OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

SCLS305A – JANUARY 1996 – REVISED MAY 1997

## PARAMETER MEASUREMENT INFORMATION



PARAMETER	$R_L$	$C_L$	S1	S2
$t_{en}$	1 k $\Omega$	50 pF or 150 pF	Open	Closed
			Closed	Open
$t_{dis}$	1 k $\Omega$	50 pF	Open	Closed
			Closed	Open
$t_{pd}$ or $t_t$	—	50 pF or 150 pF	Open	Open



- NOTES:
- $C_L$  includes probe and test-fixture capacitance.
  - Waveform 1 is for an output with internal conditions such that the output is low except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high except when disabled by the output control.
  - Phase relationships between waveforms were chosen arbitrarily. All input pulses are supplied by generators having the following characteristics:  $PRR \leq 1$  MHz,  $Z_O = 50 \Omega$ ,  $t_r = 6$  ns,  $t_f = 6$  ns.
  - The outputs are measured one at a time with one input transition per measurement.
  - $t_{pLZ}$  and  $t_{pHZ}$  are the same as  $t_{dis}$ .
  - $t_{pZL}$  and  $t_{pZH}$  are the same as  $t_{en}$ .
  - $t_{pLH}$  and  $t_{pHL}$  are the same as  $t_{pd}$ .

Figure 1. Load Circuit and Voltage Waveforms



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

**TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.**

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

Copyright © 1996, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## 6-Pin DIP Zero-Cross Optoisolators Triac Driver Output (800 Volts Peak)

The MOC3081, MOC3082 and MOC3083 devices consist of gallium arsenide infrared emitting diodes optically coupled to monolithic silicon detectors performing the function of Zero Voltage Crossing bilateral triac drivers.

They are designed for use with a triac in the interface of logic systems to equipment powered from 240 Vac lines, such as solid-state relays, industrial controls, motors, solenoids and consumer appliances, etc.

- Simplifies Logic Control of 240 Vac Power
- Zero Voltage Crossing
- dv/dt of 1500 V/μs Typical, 600 V/μs Guaranteed
- **To order devices that are tested and marked per VDE 0884 requirements, the suffix "V" must be included at end of part number. VDE 0884 is a test option.**

### Recommended for 240 Vac(rms) Applications:

- Solenoid/Valve Controls
- Lighting Controls
- Static Power Switches
- AC Motor Drives
- Temperature Controls
- E.M. Contactors
- AC Motor Starters
- Solid State Relays

### MAXIMUM RATINGS

Rating	Symbol	Value	Unit
<b>INPUT LED</b>			
Reverse Voltage	$V_R$	6	Volts
Forward Current — Continuous	$I_F$	60	mA
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Negligible Power in Output Driver Derate above $25^\circ\text{C}$	$P_D$	120	mW
		1.41	mW/°C
<b>OUTPUT DRIVER</b>			
Off-State Output Terminal Voltage	$V_{DRM}$	800	Volts
Peak Repetitive Surge Current (PW = 100 μs, 120 pps)	$I_{TSM}$	1	A
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	150	mW
		1.76	mW/°C

### TOTAL DEVICE

Isolation Surge Voltage <sup>(1)</sup> (Peak ac Voltage, 60 Hz, 1 Second Duration)	$V_{ISO}$	7500	Vac(pk)
Total Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	250	mW
		2.94	mW/°C
Junction Temperature Range	$T_J$	-40 to +100	°C
Ambient Operating Temperature Range <sup>(2)</sup>	$T_A$	-40 to +85	°C
Storage Temperature Range <sup>(2)</sup>	$T_{stg}$	-40 to +150	°C
Soldering Temperature (10 s)	$T_L$	260	°C

1. Isolation surge voltage,  $V_{ISO}$ , is an internal device dielectric breakdown rating.

For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.

2. Refer to Quality and Reliability Section in Opto Data Book for information on test conditions.

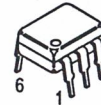
Preferred devices are Motorola recommended choices for future use and best overall value.

GlobalOptoisolator is a trademark of Motorola, Inc.

**MOC3081**  
[IFT = 15 mA Max]  
**MOC3082**  
[IFT = 10 mA Max]  
**MOC3083\***  
[IFT = 5 mA Max]

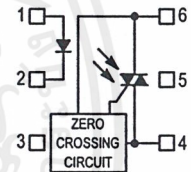
\*Motorola Preferred Device

### STYLE 6 PLASTIC



STANDARD THRU HOLE  
CASE 730A-04

### COUPLER SCHEMATIC



1. ANODE
2. CATHODE
3. NC
4. MAIN TERMINAL
5. SUBSTRATE  
DO NOT CONNECT
6. MAIN TERMINAL

# MOC3081 MOC3082 MOC3083

ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$  unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

## INPUT LED

Reverse Leakage Current ( $V_R = 6\text{ V}$ )	$I_R$	—	0.05	100	$\mu\text{A}$
Forward Voltage ( $I_F = 30\text{ mA}$ )	$V_F$	—	1.3	1.5	Volts

## OUTPUT DETECTOR ( $I_F = 0$ )

Leakage with LED Off, Either Direction ( $V_{DRM} = 800\text{ V}^{(1)}$ )	$I_{DRM1}$	—	80	500	$\text{nA}$
Critical Rate of Rise of Off-State Voltage <sup>(3)</sup>	$dv/dt$	600	1500	—	$\text{V}/\mu\text{s}$

## COUPLED

LED Trigger Current, Current Required to Latch Output (Main Terminal Voltage = $3\text{ V}^{(2)}$ )	$I_{FT}$	—	—	15 10 5	$\text{mA}$
Peak On-State Voltage, Either Direction ( $I_{TM} = 100\text{ mA}$ , $I_F = \text{Rated } I_{FT}$ )	$V_{TM}$	—	1.8	3	Volts
Holding Current, Either Direction	$I_H$	—	250	—	$\mu\text{A}$
Inhibit Voltage (MT1–MT2 Voltage above which device will not trigger) ( $I_F = \text{Rated } I_{FT}$ )	$V_{INH}$	—	5	20	Volts
Leakage in Inhibited State ( $I_F = \text{Rated } I_{FT}$ , $V_{DRM} = 800\text{ V}$ , Off State)	$I_{DRM2}$	—	300	500	$\mu\text{A}$

1. Test voltage must be applied within  $dv/dt$  rating.
2. All devices are guaranteed to trigger at an  $I_F$  value less than or equal to max  $I_{FT}$ . Therefore, recommended operating  $I_F$  lies between max  $I_{FT}$  (15 mA for MOC3081, 10 mA for MOC3082, 5 mA for MOC3083) and absolute max  $I_F$  (60 mA).
3. This is static  $dv/dt$ . See Figure 7 for test circuit. Commutating  $dv/dt$  is a function of the load-driving thyristor(s) only.

## TYPICAL CHARACTERISTICS

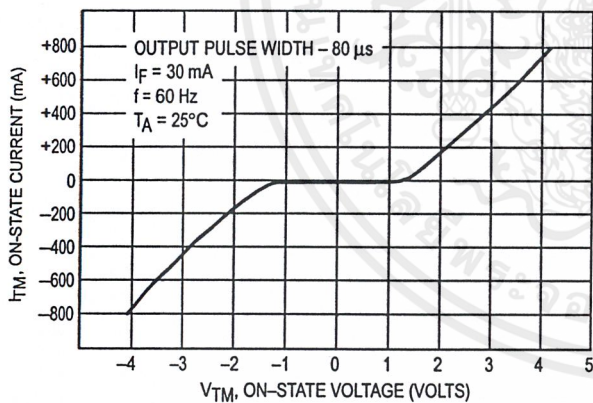


Figure 1. On-State Characteristics

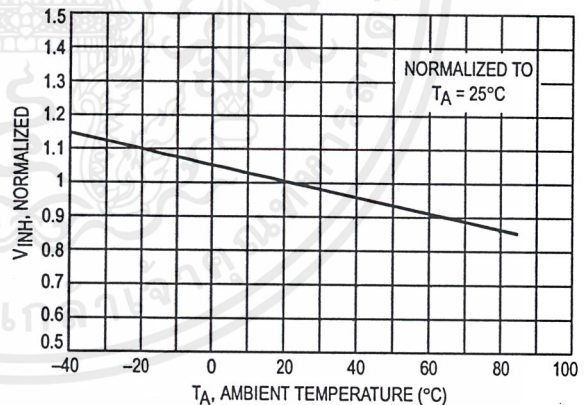


Figure 2. Inhibit Voltage versus Temperature

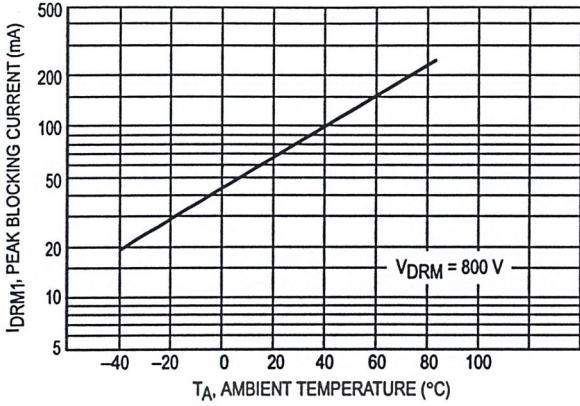


Figure 3. Leakage with LED Off versus Temperature

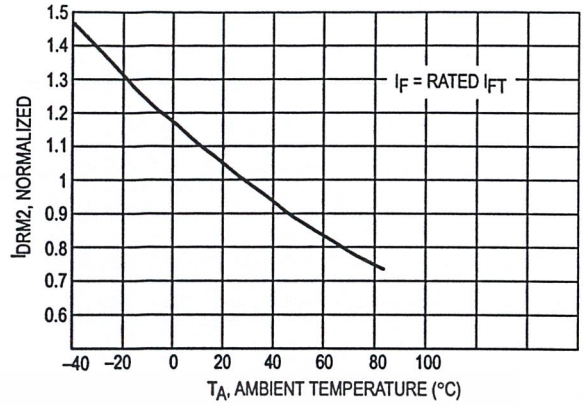


Figure 4. IDRM2, Leakage in Inhibit State versus Temperature

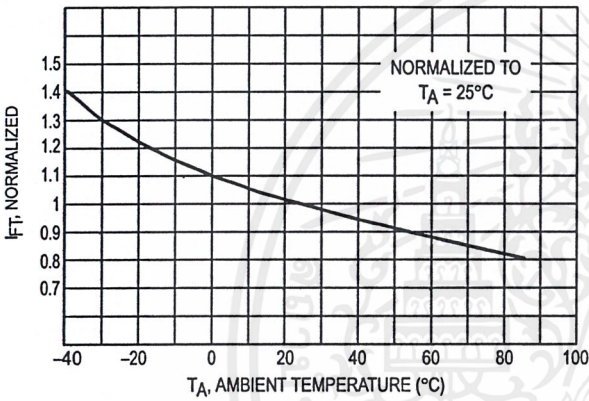


Figure 5. Trigger Current versus Temperature

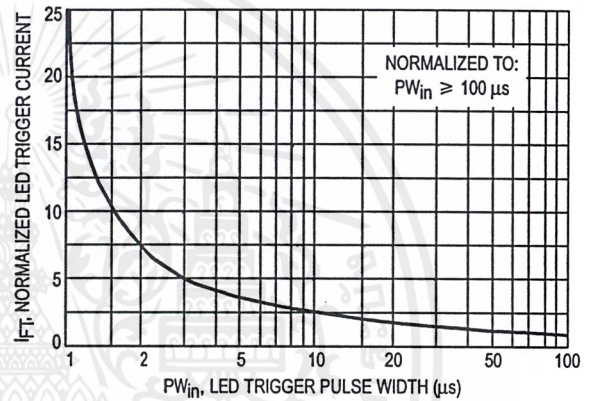
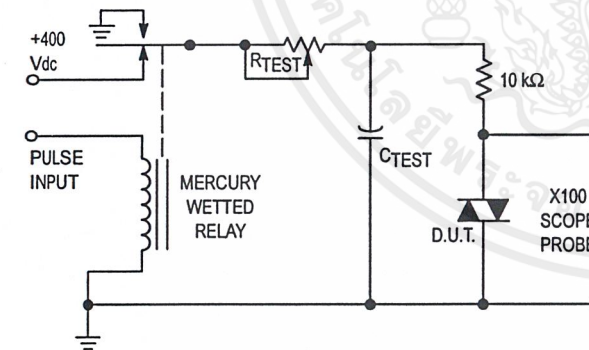


Figure 6. LED Current Required to Trigger versus LED Pulse Width



1. The mercury wetted relay provides a high speed repeated pulse to the D.U.T.
2. 100x scope probes are used, to allow high speeds and voltages.
3. The worst-case condition for static dv/dt is established by triggering the D.U.T. with a normal LED input current, then removing the current. The variable RTEST allows the dv/dt to be gradually increased until the D.U.T. continues to trigger in response to the applied voltage pulse, even after the LED current has been removed. The dv/dt is then decreased until the D.U.T. stops triggering.  $\tau_{RC}$  is measured at this point and recorded.

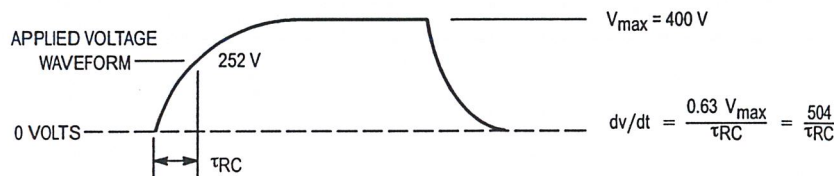
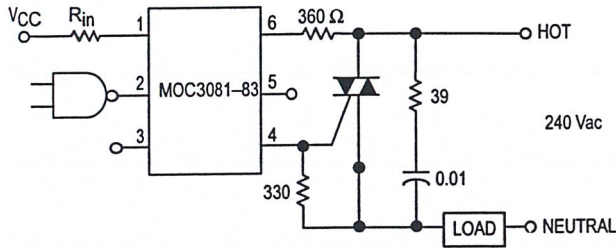


Figure 7. Static dv/dt Test Circuit

## MOC3081 MOC3082 MOC3083

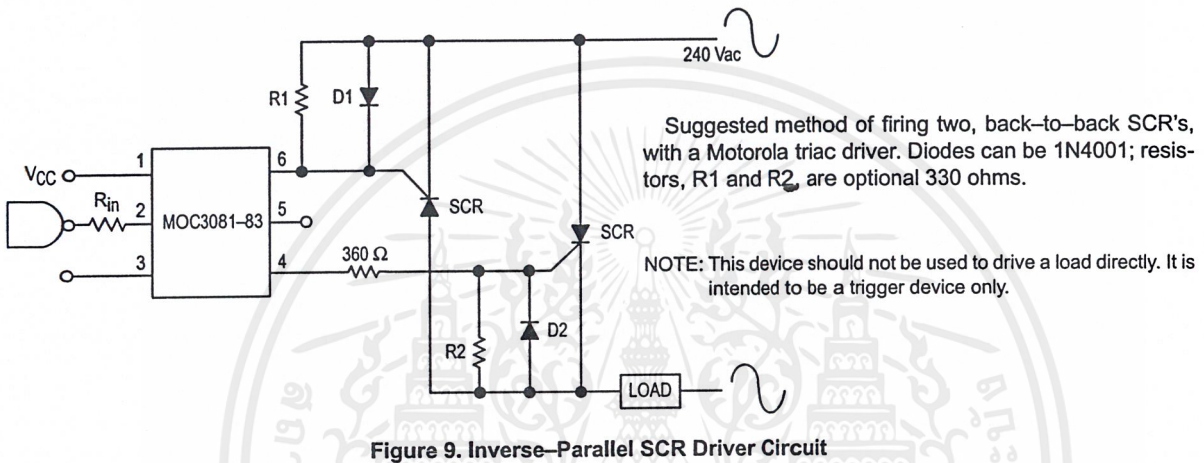


Typical circuit for use when hot line switching is required. In this circuit the "hot" side of the line is switched and the load connected to the cold or neutral side. The load may be connected to either the neutral or hot line.

$R_{in}$  is calculated so that  $I_F$  is equal to the rated  $I_{FT}$  of the part, 15 mA for the MOC3081, 10 mA for the MOC3082, and 5 mA for the MOC3083. The 39 ohm resistor and 0.01  $\mu$ F capacitor are for snubbing of the triac and may or may not be necessary depending upon the particular triac and load used.

\* For highly inductive loads (power factor < 0.5), change this value to 360 ohms.

Figure 8. Hot-Line Switching Application Circuit



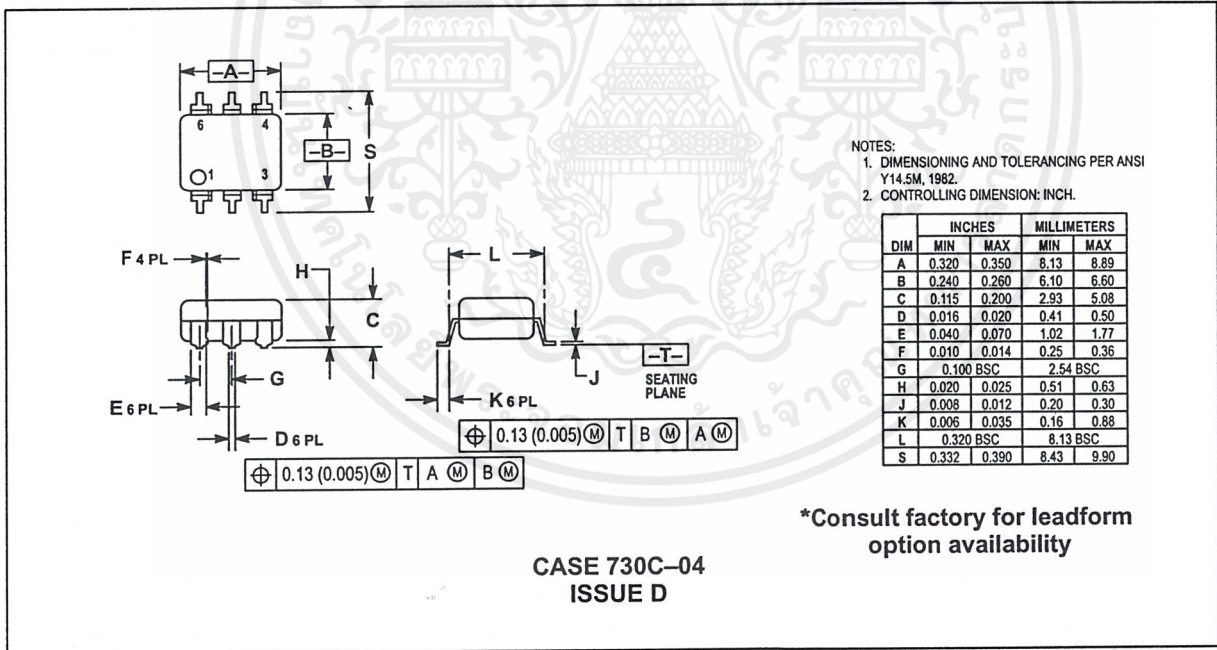
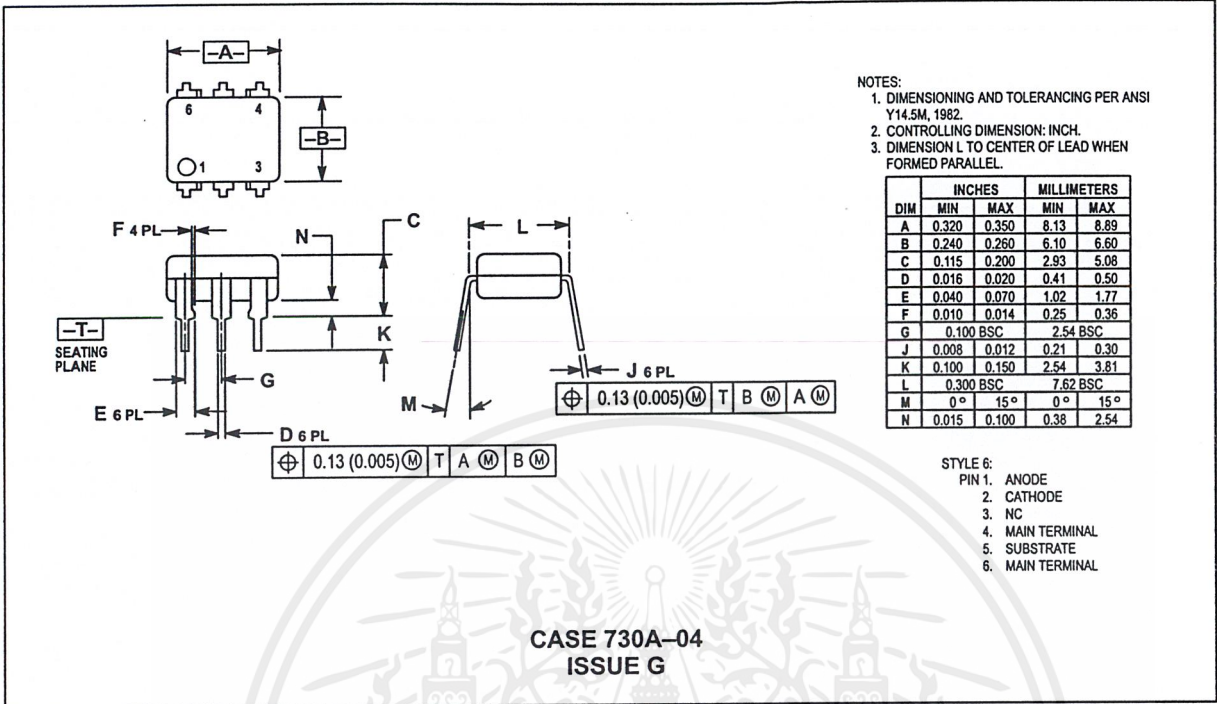
Suggested method of firing two, back-to-back SCR's, with a Motorola triac driver. Diodes can be 1N4001; resistors, R1 and R2, are optional 330 ohms.

NOTE: This device should not be used to drive a load directly. It is intended to be a trigger device only.

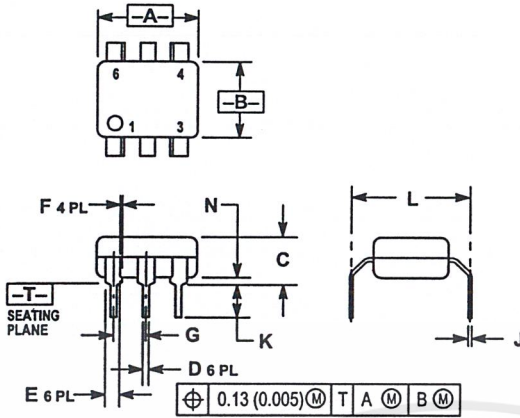
Figure 9. Inverse-Parallel SCR Driver Circuit

# MOC3081 MOC3082 MOC3083

## PACKAGE DIMENSIONS



**MOC3081 MOC3082 MOC3083**



- NOTES:  
 1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.  
 2. CONTROLLING DIMENSION: INCH.  
 3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.320	0.350	8.13	8.89
B	0.240	0.260	6.10	6.60
C	0.115	0.200	2.93	5.08
D	0.016	0.020	0.41	0.50
E	0.040	0.070	1.02	1.77
F	0.010	0.014	0.25	0.36
G	0.100 BSC		2.54 BSC	
J	0.008	0.012	0.21	0.30
K	0.100	0.150	2.54	3.81
L	0.400	0.425	10.16	10.80
N	0.015	0.040	0.38	1.02

**\*Consult factory for leadform option availability**

**CASE 730D-05  
 ISSUE D**

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:  
 USA / EUROPE: Motorola Literature Distribution;  
 P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,  
 6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-8315

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE (602) 244-6609  
 INTERNET: http://Design-NET.com

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,  
 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



MOC3081/D



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำหรือเผยแพร่โดยไม่ได้รับอนุญาต  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Thermoelectric Alloy Property Data

ALLOY or DESIGNATION	Notes	PERCENT PURITY or composition	RESISTIVITY $\Omega$ cm/ft (at 0°C)		TEMP COEFF OF RESISTANCE (0-100°C)		TENSILE STRENGTH (psi x 1000)		ELONGATION (percent)		Melting point °C	Density (g/cm <sup>3</sup> )
			Hard	Annl'd	Hard	Annl'd	Hard	Annl'd	Hard	Annl'd		
<b>Pure Metals</b>												
Iron		99.9+%	66	60	.0062	.0065	90	34	2	40	1536	7.9
Nickel		99.98%	39	37	.0064	.0068	100	48	2	36	1452	8.9
Molybdenum		99.9+%	42	31	.0036	.0047	250	120	2	16	2610	10.2
Aluminum (H-P)		99.99+%	17.4	15	.0038	.0044	16.3	6.8	5	60	660	2.71
Copper		99.98%	9.44	9.24	.0041	.0043	76	32	1.5	46	1083	8.93
Gold		99.999%	13.4	13.17	.0039	.0040	46	19	1.5	36	1063	19.30
Silver		99.99%	9.3	8.83	.0038	.0041	52	24	1.5	46	960.8	10.5
Tungsten		99.99%	42	33	.0036	.0048	285	80	-	3	3410	19.3
Rhenium		99.99%	-	117	-	-	360	170	-	10	3170	20.0
Platinum Ref		99.999+%	61.2	59.13	.00386	.00393	60	24	2	38	1769	21.45
Rhodium		99.99%	33.0	25.8	.0029	.0046	275	120	2	16	1966	12.42
<b>Platinum</b>												
Pt- 6%Rh		94%Pt- 6%Rh	101	95	.0019	.0020	85	37	1.5	34	1810	20.51
Pt-10%Rh		90% Pt-10% Rh	114	111	.0016	.0017	95	46	1.5	32	1830	19.95
Pt-13% Rh		87% Pt-13% Rh	119	114	.0015	.0016	105	48	1.5	32	1840	19.55
Pt-20% Rh		80% Pt-20% Rh	124	116	.0013	.0014	140	72	1.5	32	1870	18.65
Pt-30% Rh		70% Pt-30% Rh	116	112	.0013	.0014	160	74	1.5	26	1910	17.52
Pt-40% Rh		60% Pt-40% Rh	108	101	.0013	.0014	190	78	1.5	26	1920	16.54
<b>Nickel Alloys</b>												
Constantan		55% Cu-45% Ni	315	294	.00003	.00002	150	80	2	32	1270	8.86
CHROME* P		90% Ni-10% Cr	-	425	.00032	.00032	165	95	2	27	1430	8.73
ALOMEGA*		95% Ni-2% Mn-2% Al	-	177	.00188	.00188	170	85	2	32	1400	8.60
<b>Tungsten Alloys</b>												
Tungsten-3% Re		97% W- 3% Re	-	55	-	-	320	180	-	10	3410	19.4
Tungsten-5% Re		95% W- 5% Re	-	70	-	-	320	200	-	10	3350	19.4
Tungsten-25% Re		75% W-25% Re	-	165	-	-	300	210	-	10	3130	19.7
Tungsten-26% Re		74% W-26% Re	-	170	-	-	300	200	-	10	3120	19.7
<b>Compensating Alloys</b>												
Alloy #11	(1)	Pt alloys	-	30	-	.0014	105	50	2	30	1090	8.91
Alloy #200		Tungsten	-	470	-	-	-	-	-	-	1430	8.73
Alloy #203		Tungsten- 3% Re	-	470	-	.0003	-	-	-	-	1400	8.60
Alloy #205		Tungsten- 5% Re	-	510	-	-	-	-	-	-	1410	8.58
Alloy #225		Tungsten-25% Re	-	180	-	.0012	-	-	-	-	1370	8.88
Alloy #226		Tungsten-26% Re	-	160	-	-	-	-	-	-	1450	8.85
Alloy #260		Tungsten-26% Re	-	750	-	-	-	-	-	-	1520	7.42

\* "Percent purity or composition" column refers to matching thermocouple grade alloy.

# Changes in Thermocouple Resistance with Increasing Temperature

N=Neg, P=Pos	Ratio of Resistance at Temperature Indicated to Resistance at 0°C (32°F)									
	0°C (32°F)	20°C (68°F)	200°C (392°F)	400°C (752°F)	600°C (1112°F)	800°C (1472°F)	1000°C (1832°F)	1200°C (2192°F)	1400°C (2552°F)	1500°C (2732°F)
JP	1.00	1.13	2.46	4.72	7.84	12.0	13.07	...	...	...
JN, TN, EN	1.00	0.999	0.996	0.994	1.02	1.056	1.092	...	...	...
TP	1.00	1.11	1.86	2.75	3.70	4.75	5.96	...	...	...
KP, EP	1.00	1.01	1.09	1.19	1.25	1.30	1.37	1.43	...	...
KN	1.00	1.05	1.43	1.64	1.82	1.98	2.15	2.32	...	...
NP	1.00	1.01	1.02	1.07	1.08	1.08	1.10	...	...	...
NN	1.00	1.07	1.13	1.27	1.39	1.55	1.68	...	...	...
RP	1.00	1.03	1.31	1.60	1.89	2.16	2.41	2.66	2.90	3.01
SP	1.00	1.03	1.33	1.65	1.95	2.23	2.50	2.76	3.01	3.13
RN, SN	1.00	1.06	1.77	2.50	3.18	3.81	4.40	4.94	5.42	5.66
BP	1.00	1.03	1.26	1.51	1.76	1.98	2.20	2.41	2.62	2.73
BN	1.00	1.03	1.40	1.78	2.14	2.47	2.78	3.08	3.37	3.51

N=Neg, P=Pos		Resistance of Thermocouples, ohms per foot at 20°C (68°F)												
Awg No.	Diameter in.	KN	KPEP	TN, JN, EN	TP	JP	NP	NN	RN, SN	RP	SP	BP	BN	
16	0.0508	0.0683	0.164	0.1113	0.00402	0.0276	.2230	.08458	0.0247	0.0456	0.0445	0.0447	0.0414	
20	0.0320	0.173	0.415	0.287	0.0102	0.0699	.5664	.2148	0.0624	0.1149	0.1125	0.1130	0.1046	
24	0.0201	0.438	1.05	0.728	0.0257	0.1767	1.436	.5445	0.1578	0.4656	0.2847	0.2859	0.2647	
30	0.0100	1.77	4.25	2.94	0.1032	0.710	5.800	2.20	0.6344	2.965	1.144	1.149	1.064	
36	0.0050	7.08	17.0	11.8	0.4148	2.86	23.20	8.800	2.550	12.25	4.600	4.620	4.277	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Thermocouple Types

**Iron-Constantan (ANSI Symbol J)** The Iron-Constantan "J" curve thermocouple with a positive iron wire and a negative Constantan wire is recommended for reducing atmospheres. The operating range for this alloy combination is 1600°F for the largest wire sizes. Smaller size wires should operate in correspondingly lower temperatures.

**Copper-Constantan (ANSI Symbol T)** The Copper-Constantan "T" curve thermocouple, with a positive copper wire and a negative Constantan wire, is recommended for use in mildly oxidizing and reducing atmospheres up to 750°F. They are suitable for applications where moisture is present. This alloy is recommended for low temperature work since the homogeneity of the component wires can be maintained better than with other base metal wires. Therefore, errors due to inhomogeneity of wires in zones of temperature gradients are greatly reduced.

**CHROMEALLOMEGA® (ANSI Symbol K)** The CHROMEALLOMEGA®-ALOMEALLOMEGA® "K" curve thermocouple with a positive CHROMEALLOMEGA® wire and a negative ALOMEALLOMEGA® wire is recommended for use in clean oxidizing atmospheres. The operating range for this alloy is 2300°F for the largest wire sizes. Smaller wire sizes should operate in correspondingly lower temperatures.

**CHROMEALLOMEGA®-Constantan (ANSI Symbol E)** The CHROMEALLOMEGA®-Constantan thermocouple may be used for temperatures up to 1600°F in a vacuum or inert, mildly oxidizing or reducing atmosphere. At sub-zero temperatures, the thermocouple is not subject to corrosion. This thermocouple has the highest emf output of any standard metallic thermocouple.

**Platinum-Rhodium Alloys (ANSI Symbols S, R and B)** Three types of "noble-metal" thermocouples are in common use; they are: 1) a positive wire of 90% platinum and 10% rhodium used with a negative wire of pure platinum, 2) a positive wire of 87% platinum and 13% rhodium used with a negative wire of pure platinum, and 3) a positive wire of 70% platinum and 30% rhodium used with a negative wire of 94% platinum and 6% rhodium. They have a high resistance to oxidation and corrosion. However, hydrogen, carbon and many metal vapors can contaminate a platinum-rhodium thermocouple. The recommended operating range for the platinum-rhodium alloys is 2800°F, although temperatures as high as 3270°F can be measured with the Pt-30% Rh vs. Pt-6% Rh alloy combination.

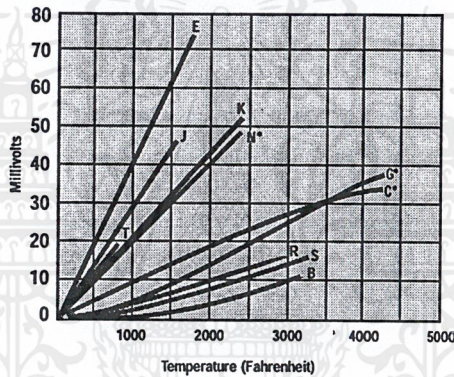
**Tungsten-Rhenium Alloys** Three types of tungsten-rhenium thermocouples are in common use for measuring temperatures up to 5000°F. These alloys have inherently poor oxidation resistance and should be used in vacuum, hydrogen or inert atmospheres.

# Trade Names of Alloys

ANSI DESIGNATION	ALLOY (Generic or Trade Names)
JP	Iron
JN, EN, or TN	Constantan, Cupron, Advance
KP or EP	CHROMEALLOMEGA®, Tophel, T <sub>1</sub> , Thermokanthal KP
KN	ALOMEALLOMEGA®, Nial, T <sub>2</sub> , Thermokanthal KN
TP	Copper
RN or SN	Pure Platinum
RP	Platinum 13% Rhodium
SP	Platinum 10% Rhodium

Trade Names: Advance T - Driver Harris Co., CHROMEALLOMEGA® and ALOMEALLOMEGA® - OMEGA Engineering, Inc., Cupron, Nial and Tophel - Wilbur B. Driver Co., Thermokanthal KP and Thermokanthal KN - The Kanthal Corporation.

ANSI LETTER DESIGNATIONS - Currently thermocouple and extension wire is ordered and specified by an ANSI letter designation. Popular generic and trade name examples are CHROMEALLOMEGA®/ALOMEALLOMEGA® - ANSI Type K: Iron/Constantan - ANSI Type J: Copper/Constantan - ANSI Type T: CHROMEALLOMEGA®/Constantan - ANSI Type E: Platinum/Platinum 10% Rhodium - ANSI Type S: Platinum/Platinum 13% Rhodium - ANSI Type R. The positive and negative legs are identified by letter suffixes P and N, respectively, as listed in the tables.



## ANSI Symbol

- T Copper vs. Constantan
  - E CHROMEALLOMEGA® vs. Constantan
  - J Iron vs. Constantan
  - K CHROMEALLOMEGA® vs. ALOMEALLOMEGA®
  - N\* OMEGALLOY®
  - G\* Tungsten vs. Tungsten 26% Rhenium
  - C\* Tungsten 5% Rhenium vs. Tungsten 26% Rhenium
  - D\* Tungsten 3% Rhenium vs. Tungsten 25% Rhenium
  - R Platinum 13% Rhodium vs. Platinum
  - S Platinum 10% Rhodium vs. Platinum
  - B Platinum 30% Rhodium vs. Platinum 6% Rhodium
- \*Not an ANSI Symbol

## Resistance Vs. Wire Diameter

AWG No.	Diameter Inches	Type K CHROMEALLOMEGA®	Type J Iron/Constantan	Type T Copper/Constantan	Type E CHROMEALLOMEGA®	Type S Pt110%Rh	Type R Pt113%Rh	Type RX/SX Copper Alloy 11%	Type Ct W5%Re W26%Re	Type CX Alloy 405 Alloy 426	Type Gt W/ W26%Re	Type Dt W3%Re W25%Re	Type Bx Copper/Copper*
6	0.162	0.023	0.014	0.012	0.027	0.007	0.007	0.003	0.009	0.014	0.008	0.009	0.000790
8	0.128	0.037	0.022	0.019	0.044	0.011	0.011	0.004	0.015	0.023	0.012	0.015	0.001256
10	0.102	0.058	0.034	0.029	0.069	0.018	0.018	0.007	0.023	0.037	0.020	0.022	0.001998
12	0.081	0.091	0.054	0.046	0.109	0.028	0.029	0.011	0.037	0.058	0.031	0.035	0.00318
14	0.064	0.146	0.087	0.074	0.175	0.045	0.047	0.018	0.058	0.093	0.049	0.055	0.00505
16	0.051	0.230	0.137	0.117	0.276	0.071	0.073	0.028	0.092	0.146	0.078	0.088	0.00803
18	0.040	0.374	0.222	0.190	0.448	0.116	0.119	0.045	0.148	0.238	0.126	0.138	0.01277
20	0.032	0.586	0.357	0.298	0.707	0.185	0.190	0.071	0.235	0.371	0.200	0.220	0.02030
24	0.0201	1.490	0.878	0.7526	1.78	0.464	0.478	0.180	0.594	0.941	0.560	0.560	0.05134
26	0.0159	2.381	1.405	1.204	2.836	0.740	0.760	0.288	0.945	1.503	0.803	0.890	0.08162
30	0.0100	5.984	3.551	3.043	7.169	1.85	1.91	0.727	2.38	3.800	2.03	2.26	0.2064
32	0.0080	9.524	5.599	4.758	11.31	1.96	3.04	1.136	3.8	5.94	3.22	3.60	0.3282
34	0.0063	15.17	8.946	7.66	18.09	4.66	4.82	1.832	6.04	9.57	5.10	5.70	0.5218
36	0.0050	24.08	14.20	12.17	28.76	7.40	7.64	2.908	9.6	15.20	8.16	9.10	0.8296
38	0.0039	38.20	23.35	19.99	45.41	11.6	11.95	4.780	15.3	24.98	12.9	15.3	1.3192
40	0.00315	60.88	37.01	31.64	73.57	18.6	19.3	7.327	24.4	38.30	20.6	23.0	2.098
44	0.0020	149.6	88.78	76.09	179.20	74.0	76.5	18.18	60.2	95.00	51.1	56.9	5.134
50	0.0010	598.4	355.1	304.3	716.9	185	191	72.7	240	380.0	204	227	20.64
56	0.00049	2408	1420	1217	2816	740	764	302.8	1000	1583	850	945	86.38

\*Increase the resistance by 19% for nickel plated, type RTD wire

\*\*Maximum Resistance of reviewed wire

†Not ANSI symbol

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ปริญญาโทฉบับนี้จะไม่สำเร็จได้ด้วยดี ถ้าไม่ได้รับความเมตตาจาก  
อาจารย์ที่ปรึกษา อาจารย์ คงศักดิ์ อนันตหิรัญรัตน์ ที่ให้คำปรึกษาในการแก้ปัญหาที่เกิดขึ้น  
ขอขอบคุณ ดร. นนทวัฒน์ จุลเดชะ ให้คำแนะนำในการทำงาน และอาจารย์ภาควิชาวิศวกรรม  
ระบบควบคุมทุกท่านที่ช่วยเหลือให้คำแนะนำในการทำโครงการ

ขอขอบคุณ อาจารย์ เกียรติศักดิ์ คมวัชระ อาจารย์วรพงษ์ ตั้งศรีรัตน์ และ อาจารย์  
คงศักดิ์ อนันตหิรัญรัตน์ ที่ให้สถานที่ในการทำงานจนงานสำเร็จได้ทันกำหนด

พี่อุดม ที่ให้คำแนะนำและอุปกรณ์ในการทำโครงการ

ผู้จัดทำขอกราบพระคุณเป็นอย่างสูงมา ณ โอกาสนี้ และยังขอขอบคุณคณาจารย์ทุกท่าน  
ที่ได้ประสิทธิ์ประสาทวิชาความรู้แก่ผู้จัดทำ รวมทั้งพี่สไตร์ที่ให้ยืมอุปกรณ์นอกเวลา

ขอกราบขอบพระคุณคุณแม่ของผู้จัดทำที่ได้อุปการะผู้จัดทำและยังเป็นผู้ให้กำลังใจ  
แก่ผู้จัดทำ รวมทั้งเพื่อนๆ ที่ให้ความเป็นเพื่อน ความสนุก ความช่วยเหลือแก่ผู้จัดทำตลอดมา

ผู้จัดทำ

นางสาวกนกกร ทิลาธนากุล

นางสาวกมลวรรณ ต้นไธง

## หนังสืออ้างอิง

1. บรรจง วัฒนกิจรุ่งโรจน์ , ประพาส พิกุลทอง , มานะ ลัทธวิชพันธ์ , “เครื่องควบคุมอุณหภูมิ 8 ช่องด้วยพีซีลอจิก” , วิศวกรรมโทรคมนาคม , ปีการศึกษา 2539 , หน้า 15-18 , 20-28 , 49-52.
2. จำนวน ศรีเทพ , จูติ แก้วราม , นฤทธิ พุกกะพันธ์ , “การแสดงค่าการวัดและส่งสัญญาณควบคุมอุณหภูมิด้วยเทอร์โมคัปเปิลหลายแบบ” , วิศวกรรมเทคโนโลยีการวัดคุมทางอุตสาหกรรม , ปีการศึกษา 2534 , หน้า 1-12.
3. สนิท จันทรัตน์ , “เครื่องควบคุมอุณหภูมิแบบ PID โดยใช้ไมโครโปรเซสเซอร์” , วิศวกรรมเทคโนโลยีการวัดคุมทางอุตสาหกรรม , ปีการศึกษา 2534.
4. “เข้าใจ/สร้าง/เล่น ไมโครโปรเซสเซอร์” , ซีเอ็ด , หน้า 167-170.
5. รองศาสตราจารย์สมยศ จุณณะปิยะ , “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51” , ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
6. สมศักดิ์ กิรติวุฒิสเรษฐ , “หลักการและการใช้งานเครื่องมือวัดอุตสาหกรรม” , สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น).
7. Leonid Reznik , “Fuzzy Controller” , Newnes1997 , page 1-151.
8. Jun Yan , Michael Pyan , Jame Power , “Using Fuzzy Logic Toward Intelligent” , Prentice Hall 1994 , page 14-83.
9. Kevin M.Passino , Stephen Yurhovich , “Fuzzy Control” , Wesley 1998 , page 21-68.
10. Sencer Yeralan , Ashutosh Ahluwalia , “Programming and interfacing the 8051 microcontroller” , Addison-Wrsley Publishing Company , page 1-255.