

การออกแบบและการประยุกต์ใช้งานวงจรอินเวอร์เตอร์/บัฟเฟอร์ ชนิด
นอนคอมพลีเมนต์ารี่ด้วยเทคโนโลยีไบซิมอสเพื่อให้ได้ความเร็วสูงทำงานแบบ
แกว่งเต็มย่านโดยอาศัยโครงสร้างแบบป้อนกลับ

A DESIGN AND APPLICATION OF HIGH SPEED FULL SWING
NONCOMPLEMENTARY BiCMOS INVERTER/BUFFER CIRCUIT-BASED
FEEDBACK SCHEME



เอกจิต ไพศาลเจริญทรัพย์
AKKAJIT PISARNCHAROENSUB

เลขหม.....
เลขทะเบียน...44057
วัน, เดือน, ปี 25 ๓.ค. 2545

b. 11255 ๓48
i. 122 409 16

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

**A DESIGN AND APPLICATION OF HIGH SPEED FULL SWING
NONCOMPLEMENTARY BiCMOS INVERTER/BUFFER CIRCUIT-BASED
FEEDBACK SCHEME**

AKKAJIT PISARNCHAROENSUB



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2002

ISBN 974-324-029-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2002

SCHOOL OF GRADUATE STUDIES

KING MONGKUT 'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์

การออกแบบและการประยุกต์ใช้งาน วงจร อินเวอร์เตอร์ / บัฟเฟอร์
ชนิดนอนคอมพลิเมนต์ารี ด้วยเทคโนโลยีไบซิมอสเพื่อให้ได้ความ
เร็วสูง ทำงานแบบแกว่งเต็มย่านโดยอาศัยโครงสร้างแบบป้อนกลับ

นักศึกษา

นายเอกจิต ไพศาลเจริญทรัพย์

รหัสประจำตัว

43061037

ปริญญา

วิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชา

วิศวกรรมไฟฟ้า

พ.ศ.

2545

อาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร.กอบชัย เดชหาญ

บทคัดย่อ

เนื้อหาของวิทยานิพนธ์เล่มนี้ จะเป็นการนำเสนอถึง หลักการออกแบบวงจรอินเวอร์เตอร์ /
บัฟเฟอร์ด้วยเทคโนโลยีไบซิมอสแบบนอนคอมพลิเมนต์ารีโดยจะใช้ ไบโพลาร์ทรานซิสเตอร์ชนิด
NPN เป็นตัวขับวงจรโดยอาศัยโครงสร้างการทำงานแบบป้อนกลับเพื่อเพิ่มกระแสเบสซึ่งจะทำให้
วงจรมีความเร็วในการทำงานมากกว่าวงจรไบซิมอสแบบเดิมและที่ออกแบบด้วย ซิมอส หรือไบโ
ลาร์ซึ่งวงจรนี้เป็นส่วนประกอบสำคัญในวงจรรวมขนาดใหญ่ การเลียนแบบการทำงานของวงจร
ใช้โปรแกรม Pspice เทคโนโลยี 0.8 ไมครอน

Thesis Title A Design and Application of High Speed , Full swing
Noncomplementary BiCMOS Inverter/Buffer Circuit – Based
Feedback scheme

Student Mr.Akkajit Pisarncharoensub

Student ID. 43061037

Degree Master of Engineering

Programme Electrical Engineering

Year 2545

Thesis Advisor Assoc.Prof.Dr.Kobchai Dejhan

ABSTRACT

This thesis proposes the design of inveter /buffer circuit using noncomplementary BiCMOS. It uses NPN bipolar transisitor to drive circuit based on Feedback scheme It increases a base current. This method improves the circuit's speed much faster than Conventional BiCMOS ,CMOS or Bipolar transistor design. The inveter /buffer circuit is a major part of VLSI . The circuit's simulation uses Pspice program based on 0.8 μm technology.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้เสร็จสมบูรณ์ได้เป็นอย่างดี ด้วยคำแนะนำและการให้คำปรึกษา
ของอาจารย์ผู้ควบคุมวิทยานิพนธ์ รศ.ดร. กอบชัย เดชหาญ ซึ่งมีประโยชน์ต่อผู้เขียนให้สามารถ
เขียนวิทยานิพนธ์จนสำเร็จได้ และขอกราบขอบพระคุณ คุณพ่อ คุณแม่ ที่คอยห่วงใยและให้
การสนับสนุนส่งเสริมให้ศึกษาต่อ

เอกจิต ไพศาลเจริญทรัพย์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	6
1.3 สมมติฐานของการศึกษา.....	6
1.4 ทฤษฎีหรือแนวความคิดในการวิจัย.....	6
1.5 ขอบเขตการวิจัย.....	6
1.6 ขั้นตอนการศึกษา.....	7
บทที่ 2 หลักการทำงานของวงจรไบโสมอสอินเวอร์เตอร์	8
2.1 เทคโนโลยีไบโสมอส.....	8
2.2 คุณสมบัติของสัญญาณไฟตรงของวงจรไบโสมอสอินเวอร์เตอร์.....	10
2.3 คุณสมบัติในการสวิตชิงของวงจรไบโสมอสอินเวอร์เตอร์.....	14
2.4 เทคนิคการออกแบบวงจรไบโสมอสอินเวอร์เตอร์.....	23
2.4.1 ส่วนของทรานซิสเตอร์แบบไบโพลาร์ที่ทำหน้าที่ขับวงจร.....	24
2.4.2 ส่วนของทรานซิสเตอร์แบบมอสที่ทำหน้าที่เป็นส่วนอินพุต.....	25
2.4.3 ส่วนของทรานซิสเตอร์แบบมอสที่ทำหน้าที่คายประจุ.....	26
2.5 การลดขนาดทรานซิสเตอร์.....	26
2.6 กำลังงานที่สูญเสีย	29
2.6.1 การสูญเสียกำลังสถิตย์.....	29
2.6.2 การสูญเสียกำลังไดนามิก.....	30
2.6.3 การสูญเสียกำลังลัดวงจรไดนามิก.....	31

สารบัญ (ต่อ)

หน้า

บทที่ 3 วงจรไบซิมอสอินเวอร์เตอร์.....	33
3.1 บทนำ.....	33
3.2 วงจรไบซิมอสแบบเค็ม.....	34
3.3 วงจรไบซิมอสที่มีการทำงานแบบแกว่งเต็มย่าน.....	39
3.3.1 วงจรไบเอ็มมอส.....	40
3.3.2 การปรับปรุงวงจรไบซิมอสอินเวอร์เตอร์.....	45
3.3.2.1 วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทาน.....	46
3.3.2.2 วงจรไบซิมอสขนานกับทรานซิสเตอร์แบบมอสเฟต.....	53
3.3.2.3 วงจรไบซิมอสขนานคอลเลกเตอร์-อิมิตเตอร์.....	60
3.4 วงจรไบซิมอสแบบ Modified full swing.....	66
บทที่ 4 วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ.....	78
4.1 บทนำ.....	78
4.2 วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ.....	78
4.2.1 ศึกษาคุณสมบัติของสัญญาณไฟตรงของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ.....	85
4.2.2 ศึกษาคุณสมบัติในการสวิตชิงของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ.....	90
บทที่ 5 การประยุกต์ใช้งานวงจรไบซิมอสอินเวอร์เตอร์.....	97
5.1 บทนำ.....	97
5.2 วงจรบัฟเฟอร์.....	97
5.3 Fanout.....	101
5.4 วงจรไดนามิกแลทช์.....	105
5.5 วงจรสแตติกแลทช์.....	108
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	113

สารบัญ (ต่อ)

หน้า

บรรณานุกรม.....	118
-----------------	-----

ภาคผนวก

ภาคผนวก ก นิยามคำหนด่วงเวลา.....	121
ภาคผนวก ข การอดพติไมเซชั่น.....	123
ภาคผนวก ค โปรแกรม Pspice ที่ใช้ในการวิเคราะห์.....	135
ประวัติผู้เขียน.....	145



สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงค่าตรรกะของวงจรอินเวอร์เตอร์	10
2.2 แสดงผลการลดขนาดทรานซิสเตอร์แบบมอสเฟต ($S > 1$) เมื่อ S คือ scaling factor.....	26
4.1 แสดงค่า Rise time ต่อโหลดคาปาซิแตนซ์ของวงจรแบบต่าง ๆ ที่ $V_{DD}=5V$	91
4.2 แสดงค่า Fall time ต่อโหลดคาปาซิแตนซ์ของวงจรแบบต่าง ๆ ที่ $V_{DD}=5V$	92



สารบัญรูป

รูปที่	หน้า
1.1	แสดงการเปรียบเทียบค่าหน่วยเวลาต่อกำลังงานระหว่างวงจรซิมอส วงจรไบซิมอส.....1
	และวงจรอิมิตเตอร์คัปเปิ้ลลอจิก
1.2	วงจรซิมอสอินเวอร์เตอร์.....2
1.3	วงจรไบโพลาร์ 3
1.4	แสดงวงจรไบซิมอสอินเวอร์เตอร์วงจรแรก 3
1.5	วงจรไบซิมอสอินเวอร์เตอร์โดยใช้อุปกรณ์ถ่ายกระแส 4
1.6	วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดา 5
1.7	วงจรไบซิมอสอินเวอร์เตอร์แบบตัวต้านทาน 5
2.1(a)	ภาพตัดขวางโครงสร้างอุปกรณ์ภายใต้เทคโนโลยีไบซิมอสชนิด NPN BiCMOS.....9
2.1(b)	ภาพตัดขวางโครงสร้างอุปกรณ์ภายใต้เทคโนโลยีไบซิมอสชนิด CBiCMOS.....9
2.2	แสดงสัญลักษณ์ของวงจร 10
2.3	แสดงคุณสมบัติการโอนถ่ายสัญญาณไฟตรงของวงจร ไบซิมอสอินเวอร์เตอร์ [12] 10
2.4	แสดงค่าพารามิเตอร์ในกราฟถ่ายโอนแรงดัน.....13
2.5	แสดงช่วง NM_H, NM_L 14
2.6	การทำงานในช่วงอค์ประจุที่เอาท์พุท.....14
2.7	วงจรสมมูลย์ในช่วงเวลา T_1 17
2.8	วงจรสมมูลย์ในช่วงเวลา T_2 17
2.9	วงจรสมมูลย์ในช่วงเวลา T_3 19
2.10	แสดงการหน่วงเวลาของวงจร ไบซิมอสเนื่องจากพื้นที่อิมิตเตอร์.....24
2.11	การหน่วงเวลาของวงจร ไบซิมอสเนื่องจากขนาดทรานซิสเตอร์แบบมอสในส่วนอินพุท.. 25
2.12	การคำนวณกำลังสูญเสียไดนามิก 30
3.1	วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดา 35
3.2	แสดงการเปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซิมอสอินเวอร์เตอร์..... 35
	เคอร์แบบธรรมดาและวงจรซิมอสอินเวอร์เตอร์ที่ $V_{DD} = 5V$
3.3	แสดงการเปรียบเทียบค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซิมอสอินเวอร์เตอร์.....36
	แบบธรรมดาและวงจรซิมอสอินเวอร์เตอร์ที่ $C_L = 1 pF$
3.4	แสดงรูปคลื่นเอาท์พุทเปรียบเทียบกับอินพุทของวงจรไบซิมอสอินเวอร์เตอร์แบบ 36

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.5	แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์.....37
3.6	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์....38 ของวงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์ เมื่อ $C_L=1\text{pF}$ ที่ $V_{DD}=5\text{V}$
3.7	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} 38 ของวงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์ เมื่อ $C_L=1\text{pF}$ ที่ $V_{DD}=5\text{V}$
3.8	แสดงผลตอบสนองของวงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาเมื่อ $C_L = 1\text{pF}$ ถึง 39 10 pF ที่ $V_{DD} = 5\text{V}$
3.9	วงจรไบเอนมอสอินเวอร์เตอร์ 40
3.10	แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหนดคาปาซิแตนซ์ของวงจรไบเอนมอส.....41 อินเวอร์เตอร์ วงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์ ที่ $V_{DD}=5\text{V}$
3.11	แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบเอนมอสอินเวอร์เตอร์ ...42 วงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์ที่ $C_L=1\text{pF}$
3.12	แสดงรูปคลื่นเอาต์พุตเปรียบเทียบกับอินพุตของวงจรไบเอนมอสอินเวอร์เตอร์เมื่อ 42 $C_L = 1\text{ pF}$ ที่ $V_{DD} = 5\text{V}$
3.13	แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบเอนมอสอินเวอร์เตอร์.... .43 เตอร์กับวงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์
3.14	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ 44 ของวงจรไบเอนมอสอินเวอร์เตอร์ วงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจร จีมอสอินเวอร์เตอร์ เมื่อ $C_L=1\text{pF}$ ที่ $V_{DD}=5\text{V}$
3.15	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} 44 ของวงจรไบเอนมอสอินเวอร์เตอร์ วงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดาและวงจร จีมอสอินเวอร์เตอร์เมื่อ $C_L=1\text{pF}$ ที่ $V_{DD}=5\text{V}$

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.16 แสดงผลตอบสนองของวงจรไบเอ็่มอสอินเวอร์เตอร์เมื่อ $C_L = 1\text{pF}$ ถึง 10 pF ที่.....	45
$V_{DD} = 5\text{V}$	
3.17 วงจรไบเอ็่มอสอินเวอร์เตอร์ขนานกับความต้านทาน	46
3.18 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบเอ็่มอสอินเวอร์เตอร์.....	47
ขนานกับความต้านทาน วงจรไบเอ็่มอสอินเวอร์เตอร์แบบธรรมดาและวงจรเอ็่มอสอินเวอร์เตอร์ที่ $V_{DD}=5\text{V}$	
3.19 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบเอ็่มอสอินเวอร์เตอร์.....	48
ขนานกับความต้านทาน วงจรไบเอ็่มอสอินเวอร์เตอร์แบบธรรมดาและวงจรเอ็่มอสอินเวอร์เตอร์ที่ $C_L=1\text{pF}$	
3.20 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบเอ็่มอสอินเวอร์เตอร์ขนานกับความ.....	48
ต้านทาน เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD}=5\text{V}$	
3.21 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบเอ็่มอสอินเวอร์เตอร์.....	50
เตอร์ขนานกับความต้านทานกับวงจรไบเอ็่มอสอินเวอร์เตอร์แบบธรรมดาและวงจรเอ็่มอสอินเวอร์เตอร์	
3.22 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยัง.....	50
กราวด์ของวงจรไบเอ็่มอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบเอ็่มอสอินเวอร์เตอร์แบบธรรมดา และวงจรเอ็่มอสอินเวอร์เตอร์เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD} = 5\text{V}$	
3.23 แสดงการเปรียบเทียบช่วงเวลาที่ใ้การเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD}	51
ของวงจรไบเอ็่มอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบเอ็่มอสอินเวอร์เตอร์แบบธรรมดาและวงจรเอ็่มอสอินเวอร์เตอร์เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD}=5\text{V}$	
3.24 แสดงผลการตอบสนองของวงจรไบเอ็่มอสขนานกับความต้านทานเมื่อ $C_L = 1\text{pF}$ ถึง.....	51
10 pF ที่ $V_{DD} = 5\text{V}$ ($R=50\Omega$)	
3.25 แสดงผลการตอบสนองของวงจรไบเอ็่มอสขนานกับความต้านทานเมื่อ $C_L = 1\text{pF}$ ถึง.....	52
10 pF ที่ $V_{DD} = 5\text{V}$ ($R=3\text{k}\Omega$)	
3.26 วงจรไบเอ็่มอสอินเวอร์เตอร์ขนานกับทรานซิสเตอร์แบบมอสเฟต.....	53
3.27 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบเอ็่มอสอินเวอร์เตอร์.....	54
เตอร์ขนานกับทรานซิสเตอร์แบบมอสเฟต วงจรไบเอ็่มอสอินเวอร์เตอร์แบบธรรมดาและวงจรเอ็่มอสอินเวอร์เตอร์ที่ $V_{DD}=5\text{V}$	

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.28	แสดงการเปรียบเทียบค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์.....55 แบบขนานกับมอสเฟต วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอส อินเวอร์เตอร์ ที่ $C_L=1\text{pF}$
3.29	แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับทราน..... .55 ซิสเตอร์แบบมอสเฟต เมื่อ $C_L=1\text{ pF}$ ที่ $V_{DD} = 5\text{V}$
3.30	แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์ 57 เตอร์ขนานกับมอสเฟตกับวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอส อินเวอร์เตอร์
3.31	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ .. .57 ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟต วงจรไบซีมอสอินเวอร์เตอร์แบบ ธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD}=5\text{V}$
3.32	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ...58 ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟต วงจรไบซีมอสอินเวอร์เตอร์แบบ ธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD}=5\text{V}$
3.33	แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับทรานซิสเตอร์แบบ.....58 มอสเฟต เมื่อ $C_L = 1\text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$ ($W=3\mu\text{m}$)
3.34	แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับทรานซิสเตอร์แบบ.....59 มอสเฟต เมื่อ $C_L = 1\text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$ ($W=15\mu\text{m}$)
3.35	วงจรไบซีมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์.....60
3.36	แสดงการเปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของไบซีมอส อินเวอร์เตอร์..... 61 ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซีมอสอินเวอร์เตอร์ แบบธรรมดาและวงจร ซีมอสอินเวอร์เตอร์ ที่ $V_{DD}=5\text{V}$
3.37	แสดงการเปรียบเทียบค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์..... 62 ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซีมอสอินเวอร์เตอร์ แบบธรรมดาและวงจร ซีมอสอินเวอร์เตอร์ ที่ $C_L=1\text{pF}$
3.38	แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสขนานกับคอลเลคเตอร์-อิมิต..... 62 เตอร์เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD}=5\text{V}$

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.39 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์.....63	
เดือร้ขนานกับคอลลเลคเดือร้-อิมิตเดือร้กับวงจรไบซีมอสอินเวอร์เดือร้แบบธรรมคาและ	
ซีมอสอินเวอร์เดือร้	
3.40 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวนค์ .. 64	
ของวงจรไบซีมอสอินเวอร์เดือร้ขนานกับคอลลเลคเดือร้-อิมิตเดือร้ วงจรไบซีมอสอิน	
เวอร์เดือร้แบบธรรมคาและวงจรซีมอสอินเวอร์เดือร้ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	
3.41 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก กราวนค์ไปยัง V_{DD} ...64	
ของวงจรไบซีมอสอินเวอร์เดือร้ขนานกับคอลลเลคเดือร้-อิมิตเดือร้ วงจรไบซีมอสอิน	
เวอร์เดือร้แบบธรรมคาและวงจรซีมอสอินเวอร์เดือร้ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	
3.42 แสดงผลการคอบสนองของวงจรอินเวอร์เดือร้ไบซีมอสขนานกับคอลลเลคเดือร้-อิมิตเดือร้.65	
เมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5V$	
3.43 วงจรไบซีมอสอินเวอร์เดือร้แบบขนานกับวงจรป้อนกลับ.....66	
3.44 แสดงการเปรียบเทียบค่าห่น่วงเวลาค่อโหลคคาปาซิแดนซ์ของวงจรซีมอสอินเวอร์เดือร้....67	
ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เดือร้แบบธรรมคาและวงจรซีมอส	
อินเวอร์เดือร้ที่ $V_{DD}=5V$	
3.45 แสดงการเปรียบเทียบค่าห่น่วงเวลาค่อแรงดันไฟเลี้งของวงจรไบซีมอสอินเวอร์เดือร้.....68	
ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เดือร้แบบธรรมคาและวงจรซีมอส	
อินเวอร์เดือร้ ที่ $C_L=1\text{pF}$	
3.46 แสดงรูปคลื่นเอาท์พุทเทียบกับอินพุทของวงจรไบซีมอสอินเวอร์เดือร้ขนานกับวงจร.....68	
ป้อนกลับ เมื่อ $C_L = 1\text{pF}$ ที่ $V_{DD} = 5V$	
3.47 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์ 69	
เดือร้ขนานกับวงจรป้อนกลับกับวงจรไบซีมอสอินเวอร์เดือร้แบบธรรมคาและวงจร	
ซีมอสอินเวอร์เดือร้	
3.48 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวนค์ ... 70	
ของวงจรไบซีไออินเวอร์เดือร้ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เดือร้	
แบบธรรมคาและวงจรซีมอสอินเวอร์เดือร้ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.49 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ...70	
ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์	
แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	
3.50 แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์กับวงจรป้อนกลับเมื่อ $C_L = 1 \text{ pF}$...71	
ถึง 10 pF ที่ $V_{DD} = 5V$	
3.51 วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง.....72	
3.52 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหนดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์.....73	
เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา	
และวงจรซีมอสอินเวอร์เตอร์ ที่ $V_{DD} = 5V$	
3.53 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์.....74	
ขนานวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจร	
ซีมอสอินเวอร์เตอร์ ที่ $C_L = 1 \text{ pF}$	
3.54 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจร.....74	
ป้อนกลับแบบปรับปรุง เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	
3.55 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์.. 75	
ขนานกับวงจรป้อนกลับแบบปรับปรุงกับวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและ	
วงจรซีมอสอินเวอร์เตอร์	
3.56 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์.. 76	
ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอส	
อินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	
3.57 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} 76	
ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอส	
อินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$	
3.58 แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบ 77	
ปรับปรุงเมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5V$	

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.1 วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ.....	79
4.2 แสดงทำงานของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอที่แรงดัน 5 โวลต์	84
4.3 แสดงการทำงานของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอที่แรงดันต่ำ 1.5 โวลต์.....	84
4.4 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรซิมอสอินเวอร์เตอร์.....	85
วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซิมอสขนานกับวงจร ป้อนกลับแบบปรับปรุง และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ	
4.5 แสดงการเปรียบเทียบค่าหนึ่งเวลาต่อโวลต์คาปาซิแตนซ์ของวงจรซิมอสอินเวอร์เตอร์.....	86
และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 3V$	
4.6 แสดงการเปรียบเทียบค่าหนึ่งเวลาต่อโวลต์คาปาซิแตนซ์ของวงจรไบซิมอสอินเวอร์เตอร์..	86
ขนานกับวงจรป้อนกลับ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ ที่ $V_{DD} = 3V$	
4.7 แสดงการเปรียบเทียบค่าหนึ่งเวลาต่อโวลต์คาปาซิแตนซ์ของวงจรซิมอสอินเวอร์เตอร์.....	87
และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 5V$	
4.8 แสดงการเปรียบเทียบค่าหนึ่งเวลาต่อโวลต์คาปาซิแตนซ์ของวงจรไบซิมอสอินเวอร์เตอร์..	87
ขนานกับวงจรป้อนกลับ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ ที่ $V_{DD} = 5V$	
4.9 แสดงการเปรียบเทียบค่าหนึ่งเวลาต่อโวลต์คาปาซิแตนซ์ของวงจรไบซิมอสอินเวอร์เตอร์..	88
แบบที่เสนอ ที่ $V_{DD} = 3V$ และ $5V$	
4.10 แสดงการเปรียบเทียบค่าหนึ่งเวลาต่อแรงดันไฟเลี้ยงของวงจรซิมอสอินเวอร์เตอร์.....	88
วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซิมอสขนานกับวงจร ป้อนกลับแบบปรับปรุง และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอที่ $C_L = 1pF$	
4.11 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยัง	90
กราวด์ของวงจรซิมอสอินเวอร์เตอร์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจร ป้อนกลับ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง และ วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอเมื่อ $C_L = 1 pF$ ที่ $V_{DD} = 5V$	

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.12	แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ของวงจรซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสขนานกับวงจรป้อนกลับแบบปรับปรุง และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอเมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$.91
4.13(a)	แสดงกราฟ Rise time ต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์ 92 วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสขนานกับวงจรป้อนกลับแบบปรับปรุง และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอ ที่ $V_{DD} = 5V$
4.13(b)	แสดงกราฟ Fall time ต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์ 93 วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสขนานกับวงจรป้อนกลับแบบปรับปรุง และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอ ที่ $V_{DD} = 5V$
4.14	แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ แบบที่เสนอเมื่อ $C_L = 1 \text{ pF}$ ถึง .. 94 10 pF ที่ $V_{DD} = 5V$
4.15	แสดงการเปรียบเทียบค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา วงจรไบซีมอสอินเวอร์เตอร์ [3] และ [4] และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 5V$ 95
4.16	แสดงการเปรียบเทียบค่าหน่วยเวลาเทียบกับค่ากำลังงานสูญเสีย (Power-delay product)...96 ของวงจรซีมอส วงจรไบซีมอสและวงจรอิมิตเตอร์คัปเปิ้ลลอจิก(เทคโนโลยี 2 ไมครอน)
5.1	แสดงสัญลักษณ์ของวงจรบัฟเฟอร์ 97
5.2	แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอ 98
5.3	แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสบัฟเฟอร์แบบธรรมดา 98
5.4	แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรซีมอสบัฟเฟอร์ 99
5.5	แสดงค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอ.....99 วงจรไบซีมอสบัฟเฟอร์แบบธรรมดาและวงจรซีมอสบัฟเฟอร์ที่ $V_{DD} = 5V$
5.6	แสดงการเปรียบเทียบค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์ระหว่างวงจรไบซีมอส.. 100 บัฟเฟอร์แบบที่เสนอ วงจรไบซีมอสบัฟเฟอร์แบบธรรมดาและวงจรซีมอสบัฟเฟอร์ที่ $V_{DD} = 5V$
5.7	แสดง Fan-out 101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.8 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสแบบที่เสนอที่ Fan-out=10 เมื่อ $C_L=1\text{pF}$ และ $V_{DD}=5\text{V}$	101
5.9 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสแบบธรรมดาที่ Fan-out= 10 เมื่อ $C_L = 1\text{pF}$ และ $V_{DD}=5\text{V}$	102
5.10 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรซีมอสที่ Fan-out =10 เมื่อ $C_L=1\text{pF}$ และ $V_{DD}=5\text{V}$	102
5.11 แสดงค่าหน่วยเวลาต่อ Fan-out ของวงจรไบซีมอสแบบที่เสนอ วงจรไบซีมอสแบบ.....ธรรมดาและวงจรซีมอส เมื่อ $C_L=0.1\text{ pF}$ และ $V_{DD}=5\text{V}$	103
5.12 แสดงค่าหน่วยต่อ Fan-out ของวงจรไบซีมอสแบบที่เสนอ วงจรไบซีมอสแบบ.....ธรรมดาและวงจรซีมอส เมื่อ $C_L = 1\text{ pF}$ และ $V_{DD}=5\text{V}$	104
5.13 แสดงวงจรไดนามิกแลตช์ 1/2 บิต	105
5.14 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไดนามิกแลตช์ เมื่อ $C_L=1\text{ pF}$ และ $V_{DD}=5\text{V}$	106
5.15 แสดงค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไดนามิกแลตช์ไบซีมอสแบบที่.....เสนอ วงจรไดนามิกแลตช์ไบซีมอสแบบธรรมดา และวงจร ไดนามิกแลตช์ซีมอส เมื่อ $V_{DD}=5\text{V}$	107
5.16 แสดงการเปรียบเทียบค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์ระหว่างวงจรไดนามิกแลตช์ไบซีมอสแบบที่เสนอ วงจรไดนามิกแลตช์ไบซีมอสแบบธรรมดาและวงจรไดนามิกแลตช์ซีมอสที่ $V_{DD}=5\text{V}$	108
5.17 แสดงวงจรสแตติกแลตช์ 1/2 บิต.....	108
5.18 แสดงรูปคลื่นที่เอาต์พุตเทียบกับอินพุตของวงจรสแตติกแลตช์เมื่อ $C_L=1\text{ pF}$ ที่ $V_{DD}=5\text{V}$..	109
5.19 แสดงค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรสแตติกแลตช์ไบซีมอสแบบที่.....เสนอ วงจรสแตติกแลตช์ไบซีมอสแบบธรรมดาและวงจรสแตติกแลตช์ซีมอสที่ $V_{DD}=5\text{V}$	110
5.20 แสดงการเปรียบเทียบ ค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์ระหว่าง วงจรสแตติกแลตช์ไบซีมอสแบบที่เสนอ วงจรสแตติกแลตช์ไบซีมอสแบบธรรมดา และวงจรสแตติกแลตช์ซีมอสที่ $V_{DD}=5\text{V}$	111
6.1 เปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์และวงจร..	114

ไบซีมอสอินเวอร์เตอร์แบบต่าง ๆ ที่แรงดันไฟเลี้ยง 5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

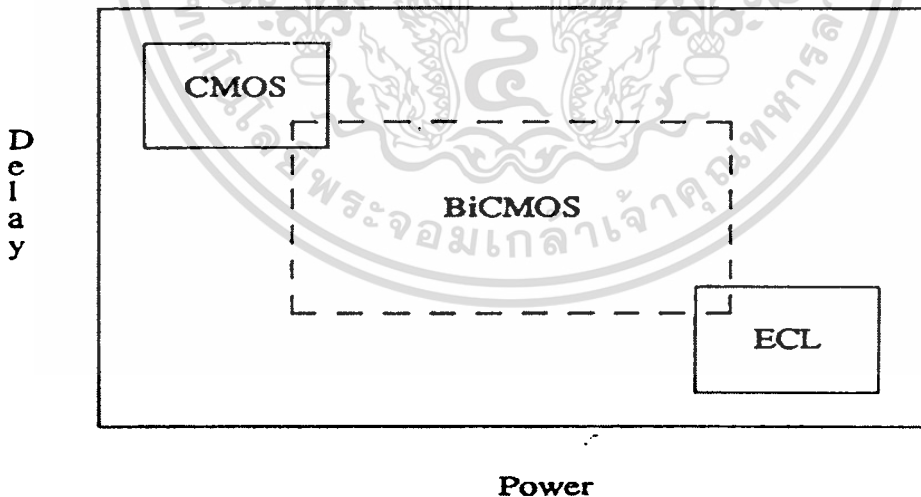
รูปที่	หน้า
6.2	เปรียบเทียบค่าหน่วยเวลาต่อค่าแรงดันไฟเลี้ยงของวงจรซีมอสอินเวอร์เตอร์และวงจร.....115 ไบซีมอสอินเวอร์เตอร์แบบต่าง ๆ ตั้งแต่แรงดัน 2 – 5 โวลต์ที่ค่า $C_L = 1\text{pF}$
6.3	แสดงค่า Rise time ต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์และวงจร.....116 ไบซีมอสอินเวอร์เตอร์แบบต่าง ๆ ที่แรงดันไฟเลี้ยง 5 โวลต์
6.4	แสดงค่า Fall time ต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์และวงจร.....117 ไบซีมอสอินเวอร์เตอร์แบบต่าง ๆ ที่แรงดันไฟเลี้ยง 5 โวลต์
ก.1	แสดงนิยามค่าหน่วยเวลา (t_d) เวลาขึ้น (t_r) เวลาลง (t_f).....121
ข.1	แสดงการวัดกำลังงานสูญเสีย.....124
ข.2	แสดงค่าหน่วยเวลากับ $(n)A_E$ ของ Q1 เมื่อ $C_L = 0.2\text{pF}, 0.5\text{pF}, 1\text{pF}, 5\text{pF}$ และ 127 $V_{DD} = 5\text{V}$
ข.3	แสดงค่าหน่วยเวลากับความกว้างของทรานซิสเตอร์แบบพีมอส M1 เมื่อ $C_L = 0.2\text{pF}, 0.5\text{pF}, 1\text{pF}, 5\text{pF}$, $(n)A_E = 1$ และ $V_{DD} = 5\text{V}$ 128
ข.4	แสดงค่าหน่วยเวลาต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ เมื่อ..... 129 $V_{DD} = 5\text{V}$ และ $C_L = 1\text{pF}$
ข.5	แสดงค่าหน่วยเวลาต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ เมื่อ.....130 $V_{DD} = 5\text{V}$ และ $C_L = 1\text{pF}$
ข.6	แสดงค่ากำลังงานที่สูญเสียต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ 131 เมื่อ $V_{DD} = 5\text{V}$ และ $C_L = 1\text{pF}$
ข.7	แสดงค่ากำลังงานที่สูญเสียต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ 132 เมื่อ $V_{DD} = 5\text{V}$ และ $C_L = 1\text{pF}$
ข.8	แสดงค่าหน่วยเวลาต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อความกว้างของ.....133 ทรานซิสเตอร์แบบพีมอส M1 เมื่อ $V_{DD} = 5\text{V}$, $(n)A_E = 1$ และ $C_L = 1\text{pF}$
ข.9	แสดงค่ากำลังงานที่สูญเสียต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อความ.....134 กว้างของทรานซิสเตอร์แบบพีมอส M1 เมื่อ $V_{DD} = 5\text{V}$, $(n)A_E = 1$ และ $C_L = 1\text{pF}$

บทที่ 1

บทนำ

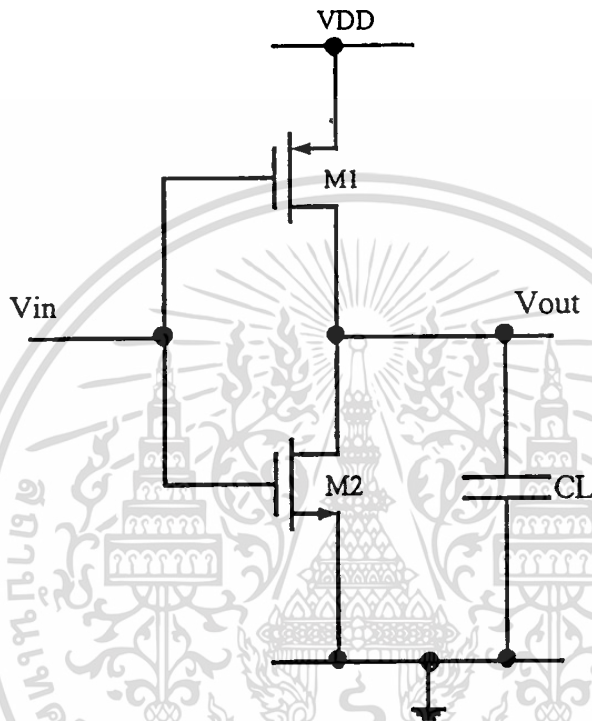
1.1 ความเป็นมาและความสำคัญของปัญหา

ในช่วงเริ่มแรกของการพัฒนาเทคโนโลยีของวงจรดิจิทัลนั้น เริ่มจากการพัฒนาทรานซิสเตอร์แบบไบโพลาร์ในช่วงปี ค.ศ. 1950 และทรานซิสเตอร์แบบเอ็นมอส (NMOS) ในช่วงปี ค.ศ. 1970 จนกระทั่งถึงปี ค.ศ. 1980 วงจรซีมอส (Complementary Metal Oxide Semiconductor : CMOS) [1, 2] ได้รับการพัฒนามาเป็นเทคโนโลยีที่มีความสำคัญ และได้มีการเสนอการรวมตัวกันระหว่างทรานซิสเตอร์แบบไบโพลาร์และทรานซิสเตอร์แบบมอสเฟตโดยเรียกเทคโนโลยีนี้ว่า “ไบซีมอส” โดยอาศัยข้อดีของทรานซิสเตอร์แบบมอสเฟต คือมีการใช้กำลังงานต่ำ และ การกันสัญญาณรบกวน (Noise immunity) ที่สูงแต่ทรานซิสเตอร์แบบมอสเฟตมีข้อจำกัดในเรื่องการขับโหลดคาปาซิเตอร์ที่มีขนาดใหญ่ ซึ่งเป็นเหตุให้ความสามารถลดลงโดยเฉพาะในวงจร VLSI ในขณะที่ข้อดีของทรานซิสเตอร์แบบไบโพลาร์คือสามารถขับโหลดคาปาซิเตอร์ขนาดใหญ่ได้ดีและง่ายต่อการผลิตแต่มีข้อจำกัดในเรื่องแหล่งจ่ายกระแสที่สูง ในวงจรรวมขนาดใหญ่วงจรไบซีมอสจึงเป็นวงจรที่ได้รับความนิยมอยู่ในปัจจุบัน เพราะมีความเร็วและความสามารถในการขับวงจรได้ดีกว่าวงจรซีมอส



รูปที่ 1.1 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อกำลังงานระหว่างวงจรซีมอส วงจรไบซีมอสและวงจรอิมิตเตอร์คัปเปิลลอจิก

ในวิทยานิพนธ์ฉบับนี้นำเสนอวงจรไบสมอสอินเวอร์เตอร์ ซึ่งวงจรอินเวอร์เตอร์นั้นเป็นวงจรชนิดพื้นฐานของวงจรดิจิทัล ที่สามารถนำไปประยุกต์ใช้งานทางด้านดิจิทัลได้มากมายหลายด้าน โดยเฉพาะวงจรไบสมอสอินเวอร์เตอร์ดังรูปที่ 1.2 ที่ใช้อยู่ในปัจจุบันยังมีข้อจำกัดในด้านความเร็วและเพิ่มความสามารถในการขับวงจร โดยเฉพาะโหลดคาปาซิแตนซ์ขนาดใหญ่ในวงจร VLSI

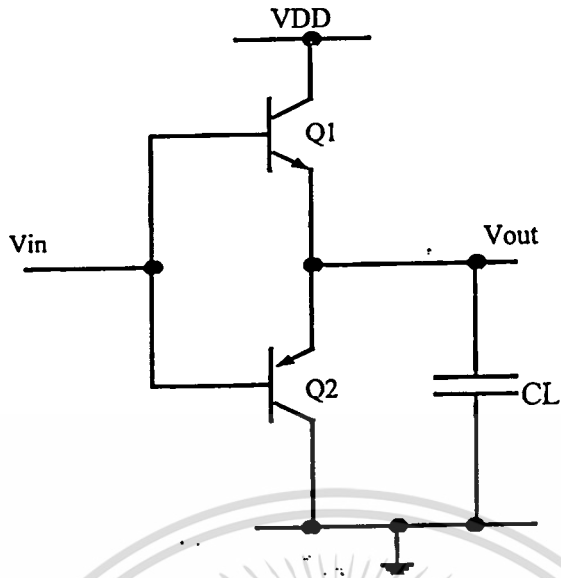


รูปที่ 1.2 วงจรไบสมอสอินเวอร์เตอร์

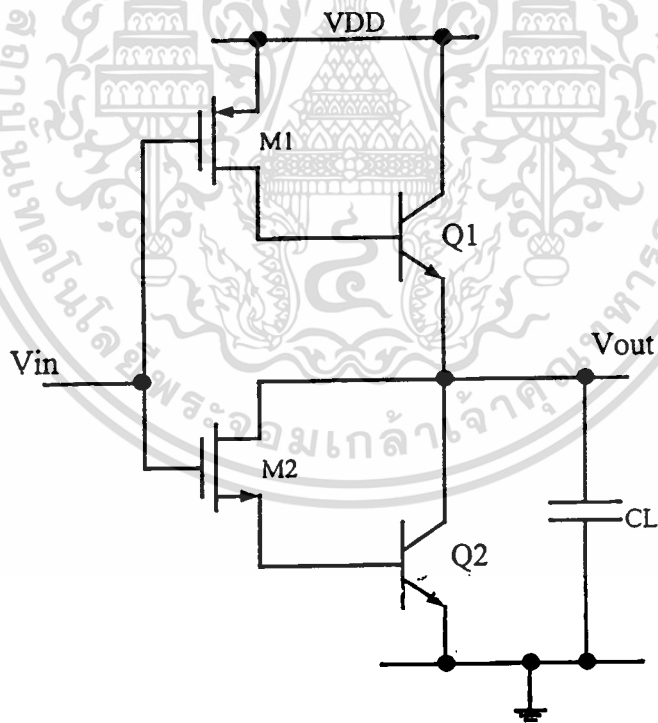
ได้มีความพยายามที่จะใช้วงจรไบโพลาร์ดังรูปที่ 1.3 แทนเพื่อจะช่วยให้การขับวงจรแต่ก็ยังมีข้อจำกัดในการใช้งานเนื่องจากเป็นวงจรดิจิทัลชนิดไม่กลับเฟส (Noninverting logic) และยังมีอินพุตอิมพีแดนซ์ที่ต่ำมากอีกด้วย จึงได้มีการพัฒนางจรอินเวอร์เตอร์ไบสมอสวงจรแรกขึ้น ดังรูปที่ 1.4 [7] ซึ่งวงจรนี้ใช้การขับ push-pull โดยใช้ทรานซิสเตอร์แบบไบโพลาร์ชนิดเอ็นพีเอ็นทั้งสองตัว โดยเมื่ออินพุตเท่ากับศูนย์ทรานซิสเตอร์แบบพีมอส M1 ทำงาน จะทำให้มีกระแสเบสไหลผ่านไปยังขาของทรานซิสเตอร์แบบไบโพลาร์ Q1 ซึ่งจะทำให้ทรานซิสเตอร์แบบไบโพลาร์ Q1 ทำงานและเมื่ออินพุตเท่ากับหนึ่ง ทรานซิสเตอร์แบบเอ็นมอสจะไปควบคุมให้ทรานซิสเตอร์ไบโพลาร์ Q2 ทำการคายประจุโหลดคาปาซิเตอร์ CL โดยที่ Q1 และ Q2 มีความต้านทานสูงในการคายประจุ จะทำให้ทรานซิสเตอร์แบบไบโพลาร์ทั้งสองตัวไม่ทำงานทำให้วงจรมีข้อจำกัดในเรื่องของ การใช้

เวลาในการเลิกการทำงานของ Q1 และ Q2 นั้น การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



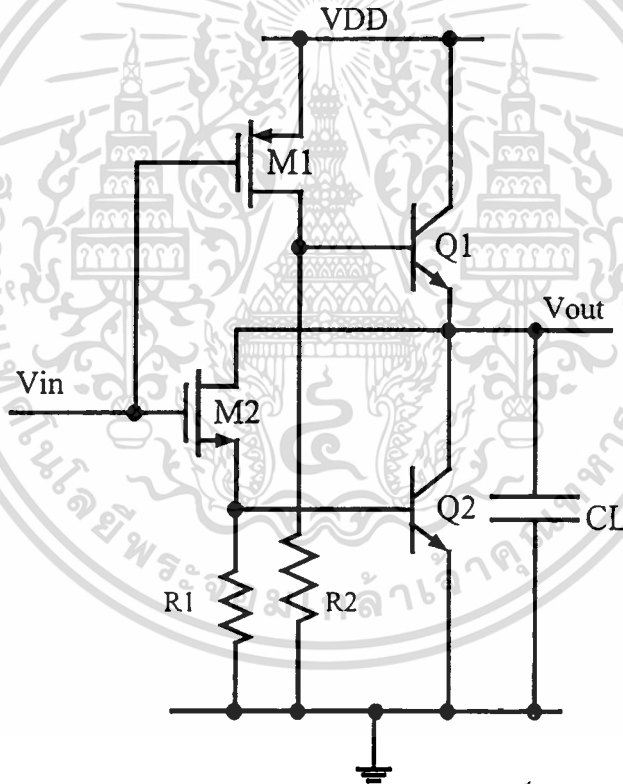
รูปที่ 1.3 วงจรไบโพลาร์



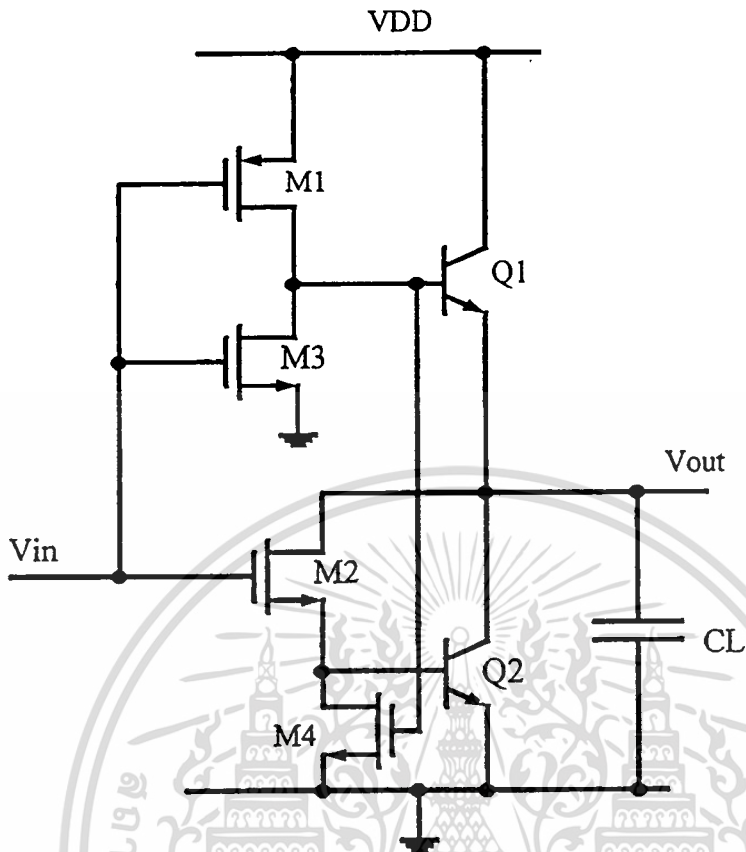
รูปที่ 1.4 วงจรไบจีมอสอินเวอร์เตอร์วงจรแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

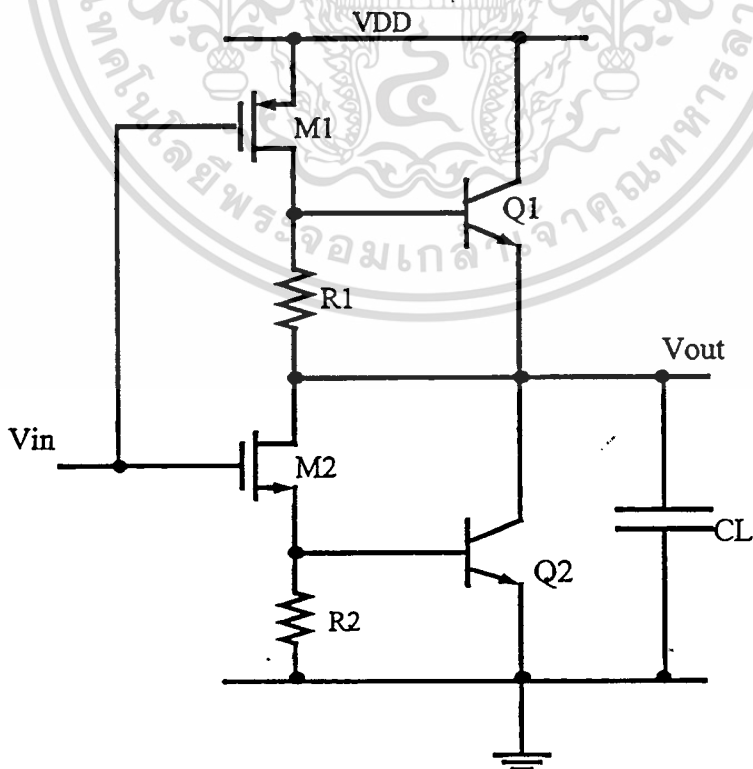
ปัญหานี้สามารถแก้ไขโดยการเพิ่มความต้านทานเข้าไปซึ่งใช้ในการคายประจุที่ขาเบสของ Q1 และ Q2 เมื่อไม่ทำงานเรียกว่าวงจรไบสมอสอินเวอร์เตอร์แบบใช้อุปกรณ์ถ่ายกระแส (BiCMOS inverter with bleeding device) [8] ดังรูป 1.5 โดยใช้ R1 และ R2 ระหว่างขาเบสของ Q1, Q2 และกราวด์ (ground) ตามลำดับ แต่มีข้อเสียในส่วนของ M1 และ R2 ที่จะมีกระแสไฟตรงระหว่าง V_{DD} และ กราวด์เมื่ออินพุตเท่ากับศูนย์ วิธีที่จะแก้ปัญหานี้มีสองวิธีโดยวิธีแรกคือการนำทรานซิสเตอร์แบบเอ็นมอส (M3) แทน R1 เพื่อควบคุมทางด้านอินพุตอินพุตและนำทรานซิสเตอร์แบบเอ็นมอส (M4) มาแทน R2 เพื่อควบคุมแรงดันเอาต์พุตดังรูปที่ 1.6 [7] วิธีที่สองคือใช้ R1 ต่อเชื่อมกับ M2 ดังรูปที่ 1.7 โดยเรียกววงจรนี้ว่าวงจรไบสมอสอินเวอร์เตอร์แบบตัวต้านทาน (R-type BiCMOS inverter) แต่ยังมีข้อเสียคือยังไม่สามารถแกว่งแบบเต็มช่วง (full swing voltage) และยังมีสถานะ “0” และ “1” มีลักษณะไม่สมมาตร



รูปที่ 1.5 วงจรไบสมอสอินเวอร์เตอร์โดยใช้อุปกรณ์ถ่ายกระแส



รูปที่ 1.6 วงจรไบขั้วมอสอินเวอร์เตอร์แบบธรรมดา



รูปที่ 1.7 วงจรไบขั้วมอสอินเวอร์เตอร์ขนานกับความต้านทาน

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ความมุ่งหมายและวัตถุประสงค์ของการวิจัย

จุดมุ่งหมายของการวิจัยนี้เพื่อเสนอวงจรไบซีมอสอินเวอร์เตอร์ใหม่ที่มีความเร็วในการทำงานสูงเพื่อนำมาใช้งานรวมถึงการประยุกต์ใช้งานเนื่องจากขีดจำกัดด้านความเร็วและข้อจำกัดในความสามารถที่จะขับวงจรของวงจรซีมอสโดยเฉพาะโหลดคาปาซิแตนซ์ใหญ่ ๆ ซึ่งวงจรอินเวอร์เตอร์นับเป็นวงจรพื้นฐานที่สำคัญที่สุดวงจรหนึ่งที่ใช้ในวงจรรวม (VLSI)

1.3 สมมติฐานการศึกษา

ในการออกแบบวงจรไบซีมอสอินเวอร์เตอร์นั้น ผู้วิจัยต้องการวงจรที่สามารถทำงานแบบแกว่งเต็มย่านที่มีความเร็วในการทำงานที่สูง เมื่อเทียบความเร็วในการทำงานกับวงจรไบซีมอสอินเวอร์เตอร์แบบอื่นที่เปรียบเทียบด้วยโดยจะได้ทำการทดสอบเปรียบเทียบค่า โพรพาเกชันดีเลย์คือโหลดคาปาซิแตนซ์ค่าต่าง ๆ กันและค่าโพรพาเกชันดีเลย์เมื่อเปลี่ยนแรงดันไฟเลี้ยง ค่า Rise time และค่า Fall time ที่ค่าโหลดคาปาซิแตนซ์ค่าต่าง ๆ กัน โดยโครงสร้างของวงจรจะมีลักษณะที่เรียบง่ายและไม่ซับซ้อน

1.4 ทฤษฎีหรือแนวความคิดในการวิจัย

วิทยานิพนธ์ฉบับนี้เสนอ การออกแบบวงจรอินเวอร์เตอร์ / บัฟเฟอร์ ด้วยเทคโนโลยีไบซีมอสชนิดนอนคอมพลีเมนต์ารีโดยใช้ทรานซิสเตอร์แบบไบโพลาร์ชนิด NPN เป็นตัวขับวงจรโดยจะได้อาศัย โครงสร้างการทำงานแบบป้อนกลับเพื่อเพิ่มกระแสเบส ทำให้วงจรมีความเร็วในการทำงานมากขึ้นกว่าวงจรไบซีมอสแบบเดิมและที่ออกแบบด้วยวงจรซีมอสหรือวงจรไบโพลาร์

1.5 ขอบเขตการวิจัย

ประเด็นของการทำวิทยานิพนธ์ฉบับนี้คือการออกแบบและพัฒนาปรับปรุง วงจรอินเวอร์เตอร์ขึ้นมาใหม่ โดยใช้เทคโนโลยีไบซีมอส เพื่อให้ได้วงจรที่มีความเร็วสูงและทำงานแบบแกว่งเต็มย่านแทนการออกแบบด้วยเทคโนโลยีซีมอส หรือเทคโนโลยีไบโพลาร์ตลอดจนได้นำเอาวงจรไบซีมอสอินเวอร์เตอร์ไปประยุกต์ใช้งานโดยการทำการทดสอบคุณสมบัติต่าง ๆ ของวงจรโดยใช้ โปรแกรม Pspice โดยในวิทยานิพนธ์ฉบับนี้จะแบ่งเนื้อหาออกเป็น 6 บทซึ่งจำแนกรายละเอียดได้ดังนี้

บทที่ 1 กล่าวถึง ความเป็นมาและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา สมมติฐานของการศึกษา ทฤษฎีและแนวคิดที่ใช้ในการวิจัย ขอบเขตของการวิจัยและขั้นตอนการศึกษา

ขั้นตอนการวิจัยที่ส่งวนสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 กล่าวถึง หลักการทำงานของวงจรไบซมอสอินเวอร์เตอร์ซึ่งเนื้อหาประกอบด้วยเทคโนโลยีไบซมอส คุณสมบัติของสัญญาณไฟตรง คุณสมบัติทางค่านสวิทซ์ของวงจร เทคนิคในการออกแบบวงจรไบซมอสอินเวอร์เตอร์ การลดขนาดของทรานซิสเตอร์และกำลังงานที่สูญเสีย

บทที่ 3 กล่าวถึงวงจรไบซมอสอินเวอร์เตอร์ ซึ่งจะประกอบด้วย บทนำ วงจรไบซมอสแบบเดิม วงจรไบเอินมอส วงจรไบซมอสที่มีการทำงานแบบแกว่งเต็มย่านแบบต่าง ๆ วงจรไบซมอสแบบ Modified Full swing

บทที่ 4 กล่าวถึงวงจรไบซมอสอินเวอร์เตอร์แบบที่เสนอซึ่งเนื้อหาประกอบด้วย บทนำ คุณสมบัติทางด้านไฟตรง คุณสมบัติทางค่านสวิทซ์ของวงจรไบซมอสอินเวอร์เตอร์แบบที่เสนอ

บทที่ 5 กล่าวถึงการประยุกต์ใช้งานวงจรไบซมอสอินเวอร์เตอร์ ซึ่งเนื้อหาประกอบด้วย บทนำ วงจรบัฟเฟอร์ fan-out การใช้งานเป็นวงจรไดนามิกแลตช์และวงจรสแตติกแลตช์

บทที่ 6 กล่าวถึง สรุปผลการวิจัยและข้อเสนอแนะของวงจร ไบซมอสอินเวอร์เตอร์ที่ได้ทำการออกแบบในวิทยานิพนธ์

1.6 ขั้นตอนของการศึกษา

เนื่องจากในวิทยานิพนธ์ฉบับนี้เป็นการออกแบบวงจรไบซมอสอินเวอร์เตอร์จึงจำเป็นต้องศึกษาถึงความเป็นมา, ทฤษฎีและหลักการการทำงานของวงจรไบซมอสรวมถึงคุณสมบัติต่าง ๆ ของวงจรไบซมอสแบบเดิมที่เคยนำเสนอเพื่อหาวิธีปรับปรุงแก้ไขให้ได้ วงจรไบซมอสอินเวอร์เตอร์แบบใหม่ที่น่าสนใจที่มีความเร็วในการทำงานสูงและทำงานแบบแกว่งเต็มย่าน โดยรวมถึงตัวอย่างการประยุกต์ใช้งานวงจรที่ออกแบบ ซึ่งวงจรนี้ผู้วิจัยคิดว่าน่าจะมีประโยชน์ในการนำไปใช้งานในวงจรรวมขนาดใหญ่มาก และมีการนำไปพัฒนาอย่างต่อเนื่องต่อไปในอนาคต

บทที่ 2

หลักการการทำงานของวงจรไบซีมอสอินเวอร์เตอร์

2.1 เทคโนโลยีไบซีมอส

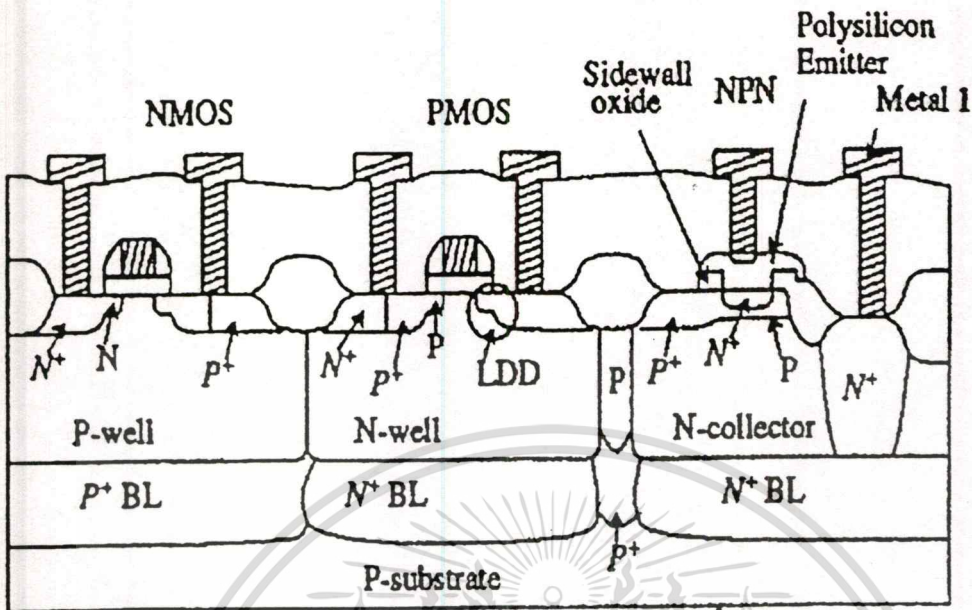
เทคโนโลยีการสร้างวงจรไบซีมอสได้รับการพัฒนามาจาก เทคโนโลยีการสร้าง วงจรซีมอส และ วงจรไบโพลาร์โดยขั้นตอนที่สอดคล้องกันจะถูกสร้างขึ้นพร้อมกัน [5] ดังนั้นจึงสามารถแบ่งเทคโนโลยีการสร้างไบซีมอสได้เป็น 2 แบบ คือ

2.1.1 Bipolar- Based BiCMOS Technology

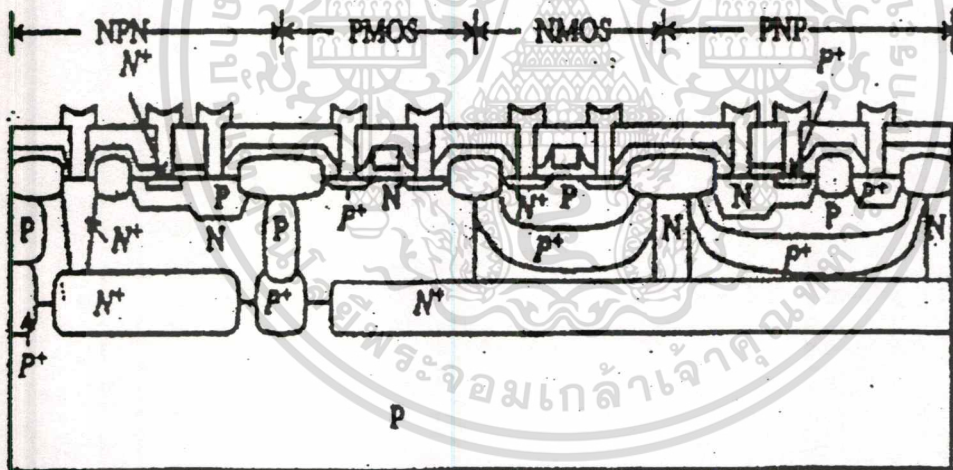
ในระยะแรก ๆ ในการผลิตวงจรไบซีมอสการเพิ่มอุปกรณ์มอสลงบนวงจรไบโพลาร์ภายใต้เทคโนโลยีการผลิตไบโพลาร์เป็นเรื่องที่ยากและเสียค่าใช้จ่ายสูง ดังนั้นจึงเป็นที่นิยมที่จะสร้างให้อุปกรณ์ไบโพลาร์ลงบนขบวนการผลิตซีมอสมากกว่า อย่างไรก็ตามอุปกรณ์ไบโพลาร์ที่ผลิตด้วยเทคโนโลยีนี้มีคุณภาพสูงกว่า เนื่องจากสามารถที่จะควบคุมขนาดและความหนาแน่นสารเจืออย่างมีประสิทธิภาพ ทำให้ไบโพลาร์ที่ได้มีอัตราขยายสูง ($\beta \approx 100-200$) และความถี่ทอพอ ($f_T \approx 20-30$ GHz) ผลก็คือสามารถผลิตวงจรที่มีความเร็วสูงทำให้ผู้ผลิตบางรายหันมาใช้เทคโนโลยีนี้บ้างก็ตาม แต่วงจรที่ได้ก็มีขนาดใหญ่และมีการสูญเสียกำลังในรูปความร้อนสูงดังนั้นจึงต้องออกแบบระบบระบายความร้อนอย่างดีจึงจะรักษาประสิทธิภาพของวงจรไว้ได้ ทำให้เทคโนโลยีนี้ยังไม่เป็นที่นิยมแพร่หลายนัก

2.1.2 CMOS- based BiCMOS Technology

เป็นขบวนการผลิตที่ใช้เทคโนโลยีซีมอสเป็นหลัก แต่ทำการสร้างอุปกรณ์ไบโพลาร์เพิ่มเข้าไปโดยบางส่วนของอุปกรณ์ไบโพลาร์สามารถสร้างขึ้นภายใต้เทคโนโลยีซีมอส ในขณะที่บางส่วนจำเป็นต้องเพิ่ม mask หรือ layout พิเศษ คุณภาพของไบโพลาร์จะเป็นตัวกำหนดความซับซ้อนและจำนวน layout ที่เพิ่มขึ้น ในรูปที่ 2.1 แสดงลักษณะโครงสร้างอุปกรณ์ที่แตกต่างกันภายใต้เทคโนโลยี NPN BiCMOS (Noncomplementary BiCMOS) และ CBiCMOS (Complementary BiCMOS) ตามลำดับ



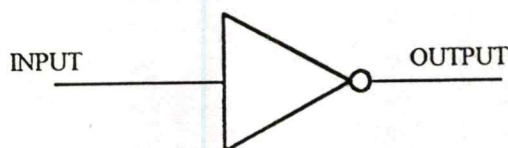
รูปที่ 2.1(a) ภาพตัดขวางโครงสร้างอุปกรณ์ภายใต้เทคโนโลยีชนิด NPN BiCMOS



รูปที่ 2.1(b) ภาพตัดขวางโครงสร้างอุปกรณ์ภายใต้เทคโนโลยีชนิด CBiCMOS

ในการศึกษาวงจรดิจิทัล วงจรอินเวอร์เตอร์นับได้ว่าเป็นวงจรดิจิทัลพื้นฐานตัวแรกที่มีความสำคัญอย่างมาก อีกทั้งเป็นวงจรที่สามารถนำไปใช้งานร่วมกับวงจรอื่นมากที่สุดวงจรหนึ่งโดยวงจรอินเวอร์เตอร์เป็นวงจรที่มีอินพุตเพียงขาเดียวและเอาต์พุตมีสถานะตรงข้ามกับอินพุต โดยที่ความสัมพันธ์ระหว่างระดับสัญญาณอินพุตกับเอาต์พุตของวงจรสามารถแสดงได้ดังตารางที่ 2.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

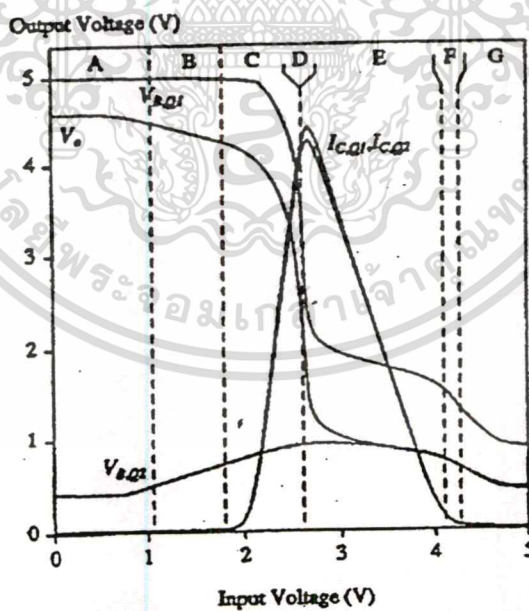


รูปที่ 2.2 แสดงสัญลักษณ์ของวงจร

ตารางที่ 2.1 แสดงค่าตรรกะของวงจรอินเวอร์เตอร์

INPUT	OUTPUT
0	1
1	0

2.2 คุณสมบัติของสัญญาณไฟตรงของวงจรไบจีมอสอินเวอร์เตอร์



รูปที่ 2.3 แสดงคุณสมบัติการโอนถ่ายสัญญาณไฟตรงของวงจรไบจีมอสอินเวอร์เตอร์ [12]

จากรูปที่ 1.4 สมมติให้ทรานซิสเตอร์แบบไบโพลาร์ทำงานแบบไม่อิ่มตัวตลอดช่วงการทำงาน และกระแสเบสมีค่าน้อยมากเมื่อเทียบกับกระแสคอลเลคเตอร์ ดังนั้นจะได้ว่า

$$I_{C;Q1} = I_{C;Q2} \quad (2.1)$$

และจะได้
$$V_{BE;Q1} = V_{BE;Q2} \quad (2.2)$$

โดยที่ $I_{C;Q1}$ และ $I_{C;Q2}$ เป็นกระแสคอลเลคเตอร์ของทรานซิสเตอร์แบบไบโพลาร์ Q1 และ Q2 ตามลำดับ ส่วน $V_{BE;Q1}$ และ $V_{BE;Q2}$ เป็นแรงดันที่เบส-อิมิตเตอร์ของ Q1 และ Q2 ตามลำดับ ดังนั้นแรงดันเอาต์พุตของวงจรจะมีค่าเป็น

$$V_{out} = V_{B;Q1} - V_{BE;Q1} = V_{B;Q1} - V_{B;Q2} \quad (2.3)$$

โดยที่ $V_{B;Q1}$ และ $V_{B;Q2}$ เป็นแรงดันที่เบสของทรานซิสเตอร์แบบไบโพลาร์ Q1 และ Q2 ตามลำดับจากรูปที่ 2.3 ซึ่งจะแสดงคุณสมบัติการถ่ายโอนแรงดันไฟตรง (DC transfer characteristic) ของวงจรไบสมอสอินเวอร์เตอร์ ซึ่งสามารถแบ่งการทำงานได้เป็น 7 ช่วงคือ

1. ช่วงการทำงาน A : $V_{in} < [V_{BE;Q2} + V_{TN}]$

ทรานซิสเตอร์แบบไบโพลาร์ Q1 และ Q2 จะยังไม่ทำงานและทรานซิสเตอร์แบบฟิสิกส์ทำงานในช่วงเชิงเส้นโดยที่ V_{DS} เข้าสู่ศูนย์ ขณะที่กระแสของทรานซิสเตอร์แบบเอ็นมอสมีค่าไม่เป็นศูนย์ อันเนื่องมาจากผลของกระแสได้แรงดันเทอร์ชโฮล (subthreshold current) จะทำให้แรงดันที่เบสและอิมิตเตอร์ของ Q2 มีค่าประมาณ 0.4 โวลต์ เป็นผลให้ $V_{BE;Q2} = 0.4$ โวลต์ด้วย ดังนั้นแรงดันเอาต์พุต (V_{out}) จึงมีค่าเป็น 4.6 โวลต์ (ที่ $V_{DD} = 5$ โวลต์) ขณะที่แรงดันอินพุตเพิ่มขึ้นกระแสได้แรงดันเทอร์ชโฮลก็จะเพิ่มขึ้นด้วยทำให้ $V_{B;Q2}$ เพิ่มขึ้น และ V_{out} ดังสมการ 2.3

2. ช่วงการทำงาน B : $[V_{BE;Q2} + V_{TN}] < V_{in} < [V_{BE;ON} + V_{TN}]$

การทำงานในช่วงนี้จะเป็นช่วงที่ทรานซิสเตอร์แบบเอ็นมอสเริ่มเข้าสู่ภาวะอิ่มตัว ในขณะที่ Q1 และ Q2 จะยังไม่ทำงาน เมื่อแรงดันอินพุตเพิ่มขึ้น กระแสเดรนของทรานซิสเตอร์แบบเอ็นมอสจะเพิ่มขึ้นด้วยจนกระทั่งแรงดันที่ขาเบส-อิมิตเตอร์มีค่าเท่ากับ $V_{BE;ON}$ ที่จุดนี้ Q2 จะทำงานดังสมการ

2.2 ซึ่งจะทำให้ Q1 ทำงานด้วย

สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ช่วงการทำงาน C: $[V_{BE;ON} + V_{TN}] < V_{in} < V_{inv}$

ช่วงการทำงานในช่วงนี้ทรานซิสเตอร์แบบไบโพลาร์ Q1 และ Q2 จะทำงานทั้งคู่ดังเห็นได้จากกราฟของกระแสคอลเลคเตอร์ในรูปที่ 2.3 เป็นผลให้แรงดันเอาต์พุตตกลงอย่างรวดเร็วโดยกำหนดให้ V_{inv} เป็นแรงดันอินพุตซึ่งทำให้อัตราขยายของวงจรอินเวอร์เตอร์มีค่ามากที่สุด

4. ช่วงการทำงาน D: $V_{in} = V_{inv}$

เมื่อแรงดันระหว่างเกรนกับซอร์สของทรานซิสเตอร์แบบพีมอสมีค่าเท่ากับ $V_{DS:sat}$ ทรานซิสเตอร์แบบพีมอสจะเข้าสู่การทำงานในช่วงอิ่มตัว ในช่วง D นี้จะเป็นจุดที่ทรานซิสเตอร์แบบไบโพลาร์ Q1 และ Q2 ทำงานและจากสมการ 2.1 เมื่อกระแสคอลเลคเตอร์ของ Q1 และ Q2 เท่ากันดังนั้น กระแสเกรนของทรานซิสเตอร์แบบพีมอสและเอ็นมอสจึงเท่ากันด้วยคือ

$$I_{D,p} = I_{D,n} \quad (2.4)$$

$$W_p K_p C_{ox,p} (V_{DD} - V_{in} - |V_{TP}|) = W_n K_n C_{ox,n} (V_{in} - V_{BE;on} - V_{TN}) \quad (2.5)$$

โดยที่ $I_{D,p}$, $I_{D,n}$ คือ กระแสเกรนของทรานซิสเตอร์แบบพีมอสและเอ็นมอสตามลำดับ
 W_p , W_n คือ ความกว้างของทรานซิสเตอร์แบบพีมอสและเอ็นมอสตามลำดับ
 K_p , K_n คือ saturation current factor ของทรานซิสเตอร์แบบพีมอสและเอ็นมอสตามลำดับ
 $C_{ox,p}$, $C_{ox,n}$ คือ เกทออกไซด์ค่าปาสีแดนซ์ของทรานซิสเตอร์แบบพีมอสและเอ็นมอสตามลำดับ
 V_{TP} , V_{TN} คือ แรงดันขีดเริ่มของทรานซิสเตอร์แบบพีมอสและเอ็นมอสตามลำดับ

ถ้าความหนาของเกทออกไซด์ค่าปาสีแดนซ์ของทรานซิสเตอร์แบบเอ็นมอสและพีมอสมีค่าเท่ากันแรงดันอินพุตจะมีค่าเป็น

$$V_{in} = \frac{V_{DD} - |V_{TP}| + \left[\frac{K_n W_n}{K_p W_p} \right] (V_{BE;on} + V_{TN})}{1 + \left[\frac{K_n W_n}{K_p W_p} \right]} = V_{inv} \quad (2.6)$$

หมายเหตุ สมการ (2.5) เป็นสมการกระแสเกรน (LEVEL3 ,LEVEL4 “BSIM”) [5] ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากจุดนี้แรงดันเอาต์พุตจะตกลงจากระดับสัญญาณ “1” ไปยัง “0” อย่างรวดเร็ว ดังนั้นจึงเรียกจุดนี้ว่าเป็นจุดกลับสัญญาณ (inversion point)

5. ช่วงการทำงาน E: $V_{inv} < V_{in} < [V_{DD} - |V_{TP}|]$

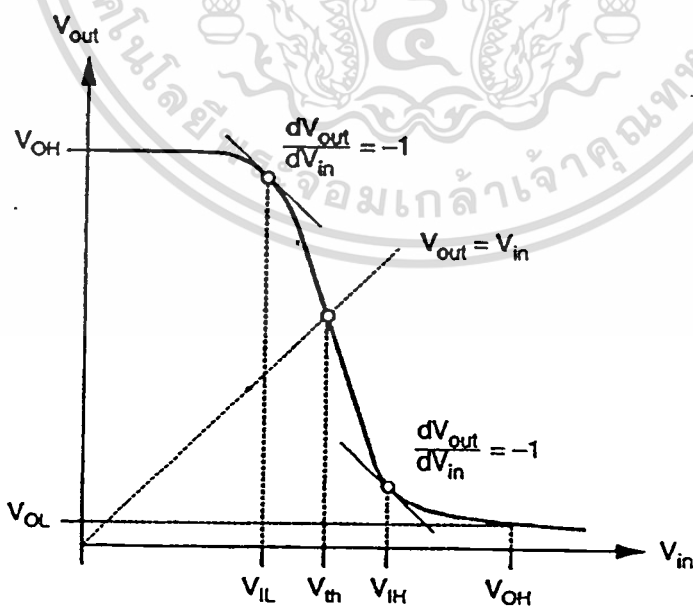
ขณะที่แรงดันอินพุตเพิ่มขึ้นทำให้ แรงดันระหว่างเกตกับซอร์ส และกระแสของทรานซิสเตอร์แบบพีมอสลดลง ขณะที่แรงดันระหว่างเดรนกับซอร์สของทรานซิสเตอร์แบบเอ็นมอสจะเข้าใกล้ศูนย์ ในช่วงนี้แรงดันเอาต์พุตจะมีค่าเกือบเท่ากับ $V_{BE;Q2}$

6. ช่วงการทำงาน F: $[V_{DD} - |V_{TP}|] < V_{in} < [V_{DD} - V_{BE;ON}]$

ในช่วงนี้จะแคบมากเนื่องจาก $|V_{TP}|$ และ $V_{BE;ON}$ จะมีค่าใกล้เคียงกันมาก โดยทรานซิสเตอร์แบบพีมอสจะทำงานโดยกระแสได้แรงดันเทรชโฮล ดังนั้นกระแสเดรนจะลดลงอย่างรวดเร็ว

7. ช่วงการทำงาน G: $V_{in} > [V_{DD} - V_{BE;ON}]$

ในช่วงนี้ $V_{BE;Q1}$ และ $V_{BE;Q2}$ จะลดลงตามการลดลงของกระแสได้แรงดันเทรชโฮลของทรานซิสเตอร์แต่ละตัว สุดท้ายแรงดันเอาต์พุตจะถูกกำหนดโดยกระแสได้แรงดันเทรชโฮลของทรานซิสเตอร์แบบพีมอส เมื่อ $V_{in} = 5V$ และ V_{DS} มีค่าเป็นศูนย์



รูปที่ 2.4 แสดงค่าพารามิเตอร์ในกราฟถ่ายโอนแรงดันไฟตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟในรูปที่ 2.4

V_{OH} คือ แรงดันเอาต์พุตสูงสุดเมื่อแรงดันเอาต์พุตมีลอจิกเป็น “1”

V_{OL} คือ แรงดันเอาต์พุตต่ำสุดเมื่อแรงดันเอาต์พุตมีลอจิกเป็น “0”

V_{IL} คือ แรงดันอินพุตสูงสุดที่สามารถตีความลอจิกเป็น “0”

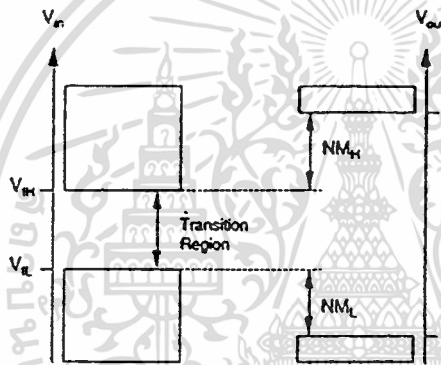
V_{IH} คือ แรงดันอินพุตต่ำสุดที่สามารถตีความลอจิกเป็น “1”

V_{th} คือ จุดที่แรงดันอินพุตมีค่าเท่ากับแรงดันเอาต์พุต

โดยค่า noise margin (ช่วงเผื่อสัญญาณ) คือ

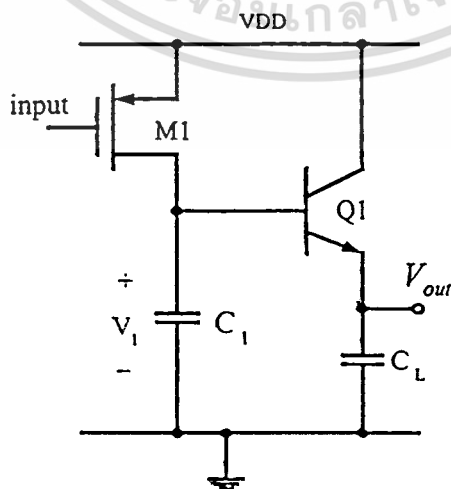
$$NM_L = V_{IL} - V_{OL}$$

$$NM_H = V_{OH} - V_{IH}$$



รูปที่ 2.5 แสดงช่วง NM_H , NM_L

2.3 คุณสมบัติในการสวิตชิงของวงจรมอสอินเวอร์เตอร์



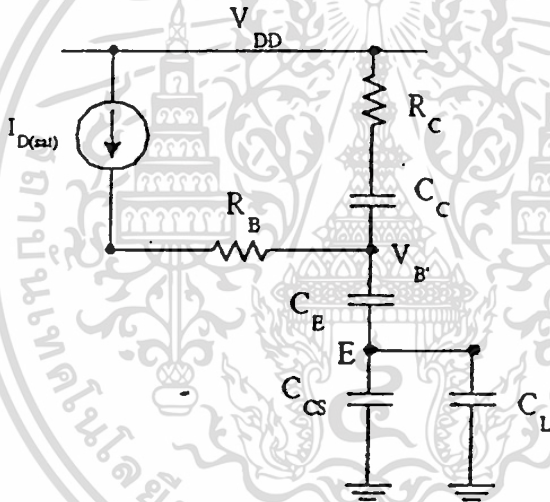
รูปที่ 2.6 การทำงานในช่วงอัดประจุที่เอาต์พุต เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไบจีมอสสามารถอัดประจุและคายประจุของตัวเก็บประจุที่เอาต์พุตด้วยกระแสในระดับ มิลลิแอมป์ ทำให้วงจรไบจีมอสนี้มีความสามารถในการสวิตช์ซึ่งสูงโดยที่จะพิจารณาในส่วนของการ pull-up โดยเป็นช่วงที่อินพุตเปลี่ยนสถานะจาก “1” เป็น “0” หรือเอาต์พุตเปลี่ยนสถานะจาก “0” เป็น “1” โดยการแบ่งการทำงานออกเป็น 3 ช่วง [10]

$$t_d = T_1 + T_2 + T_3 \quad (2.7)$$

1. ช่วงหน่วงเวลา T_1

พิจารณาช่วงหน่วงเวลา T_1 หรือช่วง turn on ของไบโพลาร์ทรานซิสเตอร์ Q1 ในช่วงเวลานี้ M1 ถูกป้อนด้วยอินพุต 1 ($V_{GS}=V_{DD}$) ในขณะที่ $V_{DS}=V_{DD}$ ด้วยคั้งนั้น M1 จะทำงานในย่านอิ่มตัวและสิ้นสุดช่วงเวลานี้เมื่อศักดาที่รอยต่อเบส-อิมิตเตอร์ มีค่าเท่ากับ $V_{B'E(ON)}$



รูปที่ 2.7 วงจรสมมูลในช่วงเวลา T_1

เมื่อ C_E : ความจุที่รอยต่ออิมิตเตอร์

C_C : ความจุที่รอยต่อคอลเลกเตอร์

R_B : ความต้านทานเบส

R_C : ความต้านทานคอลเลกเตอร์

C_{CS} : ความจุคอลเลกเตอร์-ฐานรอง Q2

โดย $C_L + C_{CS} \gg C_E$

จากรูปที่ 2.7

$$R_C C_C C_E \frac{d^2 V_{B'}}{dt^2} + (C_E + C_C) \frac{dV_{B'}}{dt} = I_{D(sur)} \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ (2.8) ขนด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยมีเงื่อนไขขอบเขต $V_{B^*}(0) = 0$ และ $\left. \frac{dV_{B^*}}{dt} \right|_{t=0} = 0$ ดังนั้นผลเฉลยคือ

$$V_{B^*}(t) = \frac{I_{D(sat)} \cdot t}{C_E + C_C} + I_{D(sat)} R_C \left(\frac{C_C}{C_E + C_C} \right)^2 [1 - \exp(-t/\tau)] \quad (2.9)$$

เมื่อ
$$I_{D(sat)} = \frac{W \mu C_{OX}}{2L} (V_{DD} - |V_{TP}|)^2 \quad (2.10)$$

และ
$$\tau = \frac{R_C C_E C_C}{C_E + C_C}$$

อย่างไรก็ตาม ช่วงหน่วงเวลา $T_1 \gg \tau$ เสมอ ดังนั้นเพื่อความสะดวก จะละเลยเทอมเอ็กซ์โพเนนเชียลคือเทอม τ และสิ้นสุดช่วงเวลา $t = T_1$ เมื่อ $V_{B^*}(T_1) = V_{B^*E(ON)}$ ดังนั้น

เมื่อ $R_{CH} = \text{equivalent dc channel resistance}$

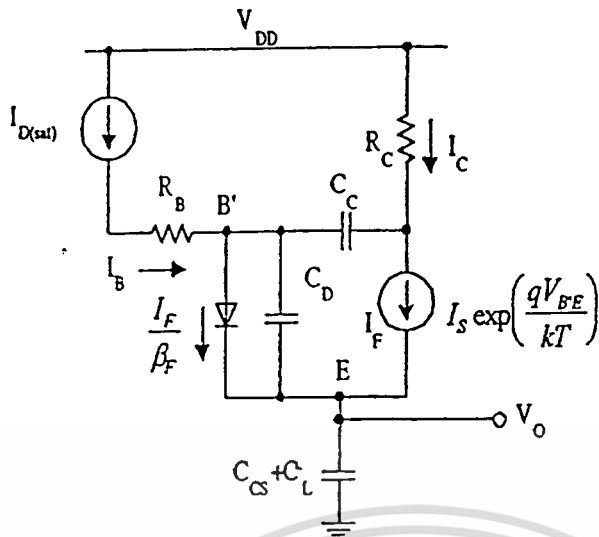
$$= \frac{2}{gm} = \frac{2L}{W \mu C_{OX} \cdot (V_{DD} - |V_{TP}|)} \quad (2.11)$$

โดยปกติค่า $R_C < R_{CH}$ และ $C_C < C_C + C_E$ ดังนั้นจะละเลยในการพิจารณาเทอมที่ 2 ในสมการ 2.9 จะได้

$$T_1 = R_{CH} (C_E + C_C) \frac{V_{B^*E(ON)}}{V_{DD} - |V_{TP}|} \quad (2.12)$$

2. ช่วงหน่วงเวลา T_2

พิจารณาช่วงหน่วงเวลา T_2 โดยหลังจากช่วงเวลา T_1 ซึ่งเป็นช่วง turn on Q1 แล้ว Q1 เริ่มนำกระแส ในขณะที่ M1 ยังคงทำงานในย่านอิ่มตัว ($V_{DS} > V_{GS} - V_{TP}$) และช่วงเวลานี้สิ้นสุดเมื่อ M1 เข้าสู่การทำงานในย่านเชิงเส้น



รูปที่ 2.8 วงจรสมมูลในช่วงเวลา T_2

จากรูปที่ 2.8 กำหนดให้ $t' = t - T_1$

$$I_{D(sat)} = \frac{I_F}{\beta_F} + C_D \frac{dV_{B'E}}{dt'} + C_C \frac{d(V_{B'E} + V_O - V_{DD} + I_C R_C)}{dt} \quad (2.13)$$

เมื่อ

$$I_F = I_S \exp\left(\frac{qV_{B'E}}{kT}\right)$$

C_D = emitter-base diffusion capacitance

$$= \frac{qI_F \tau_F}{kT}$$

τ_F = forward base transit time

เนื่องจากศักดาที่เบส-อิมิตเตอร์ ($V_{B'E}$) มีค่าต่ำและค่อนข้างคงที่เมื่อเทียบกับ V_O ดังนั้นเพื่อความสะดวกในการวิเคราะห์ จึงละเลยในการพิจารณา $V_{B'E}$ ในเทอมสุดท้ายของสมการ

จาก $C_{CS} + C_L \gg C_C$ ดังนั้น $I_C \approx I_F$

และ $\beta_F \gg 1$ ดังนั้น $I_E \approx I_C$

จากรูปที่ 2.8

$$I_S \exp\left(\frac{qV_{B'E}}{kT}\right) \approx (C_{CS} + C_L) \frac{dV_O}{dt'} \quad (2.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อแทนสมการ 2.14 ในสมการ 2.13 จะได้

$$I_{D(sat)} = \left[\frac{1}{\beta_F} + \frac{C_C}{C_{CS} + C_L} + \frac{q \tau_F}{kT} \left(1 + \frac{R_C C_C}{\tau_F} \right) \frac{dV_{B'E}}{dt'} \right] I_F \quad (2.15)$$

เมื่อ $\frac{dI_F}{dt'} = \frac{q}{kT} I_F \frac{dV_{B'E}}{dt'}$

กำหนดให้

$$\frac{1}{\beta_F^*} = \frac{1}{\beta_F} + \frac{C_C}{C_{CS} + C_L} \quad (2.16)$$

และ

$$\tau_F^* = \tau_F + R_C C_C \quad (2.17)$$

เมื่อ β_F^* : effect current gain
 τ_F^* : effect forward base transit time

ดังนั้นจากสมการ 2.15

$$I_{D(sat)} = \frac{1}{\beta_F^*} I_F + \tau_F^* \frac{dI_F}{dt'} \quad (2.18)$$

และมีผลเฉลยคือ

$$I_F(t') = \beta_F^* I_{D(sat)} \left[1 - \exp \left(- \frac{t'}{\beta_F^* \tau_F^*} \right) \right] \quad (2.19)$$

แทนสมการ 2.19 ลงในสมการ 2.14 จะได้

$$\frac{dV_O}{dt'} = \frac{\beta_F^* I_{D(sat)}}{C_{CS} + C_L} \left[1 - \exp \left(- \frac{t'}{\beta_F^* \tau_F^*} \right) \right] \quad (2.20)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้ภายในมหาวิทยาลัยเท่านั้น ไม่ให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการอินทิเกรตทั้งสองข้าง โดยมีเงื่อนไขขอบเริ่ม คือ $V_O(0)=0$ จะได้

$$V_O(t') = \frac{\beta_F \cdot I_{D(sat)}}{C_{CS} + C_L} \left\{ t' - \beta_F \cdot \tau_F \left[1 - \exp\left(-\frac{t'}{\beta_F \cdot \tau_F}\right) \right] \right\} \quad (2.21)$$

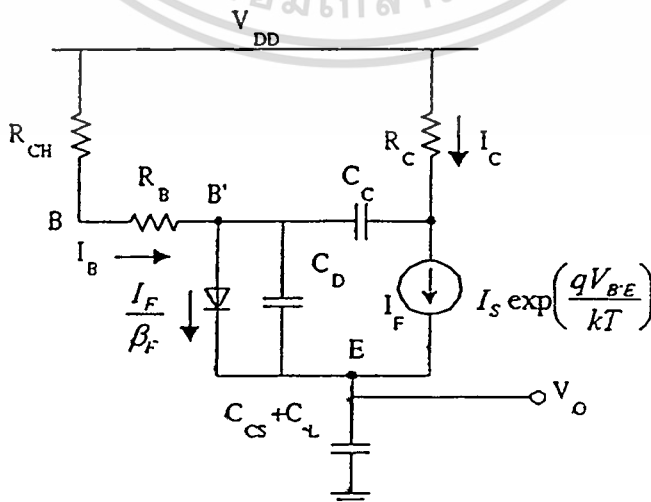
ดังนั้นเมื่อสิ้นสุดช่วงเวลา T_2 หรือ $V_O(t'=t_2) = |V_{TP}| - V_{B'E(ON)}$; M1 เริ่มเปลี่ยนจากย่านอิ่มตัวเข้าสู่ย่านเชิงเส้น ปกติแล้วเวลาในช่วง T_2 นี้เป็นช่วงเวลาดำเนินๆ ขึ้นกับค่าคงที่เวลา $\beta_F^* \tau_F^*$ และเพื่อให้ง่ายต่อการวิเคราะห์จากสมการ 2.20 ทำการประมาณเป็นสมการเชิงเส้นอันดับ 1 ด้วยการทำการกระจายอนุกรมเทย์เลอร์จะได้

$$T_2 = t_2 - T_1 = \sqrt{2R_{CH}(C_{CS} + C_L)\tau_F \cdot \frac{|V_{TP}| - V_{B'E(ON)}}{V_{DD} - |V_{TP}|}} \quad (2.22)$$

สำหรับกรณีที่ $|V_{TP}| \leq V_{B'E(ON)}$ หลังจากช่วงเวลา T_1 ทรานซิสเตอร์ M1 จะเข้าสู่การทำงานในย่านเชิงเส้น ดังนั้นช่วงเวลา $T_2=0$

3. ช่วงหน่วงเวลา T_3

พิจารณาช่วงหน่วงเวลา T_3 ช่วงเวลานี้ Q1 เริ่มนำกระแส ในขณะที่ M1 เข้าสู่การทำงานในย่านเชิงเส้น โดยมี V_{GS} คงที่ ดังนั้นมอดทรานซิสเตอร์ M1 จึงถูกแทนที่ด้วยความต้านทาน R_{CH} (equivalent channel resistance)



รูปที่ 2.9 วงจรสมมูลในช่วงเวลา T_3

จากรูปที่ 2.9

$$I_B = \frac{V_{DD} - V_{B'E} - V_o}{R_{CH} + R_B}$$

$$= \frac{I_F}{\beta_F} + C_D \frac{dV_{B'E}}{dt''} + C_C \frac{d}{dt''} (V_{B'E} + V_O - V_{DD} + I_C R_C) \quad (2.23)$$

เมื่อ $t'' = t - t_2$ และด้วยเงื่อนไขเดียวกับช่วงเวลา T_2 ดังนั้น

$$\frac{I_F}{\beta_F} + \frac{qI_F}{kT} (\tau_F + R_C C_C) \frac{dV_{B'E}}{dt} + \frac{V_O}{R_{CH} + R_B} + C_C \frac{dV_O}{dt} = \frac{V_{DD} - V_{B'E}}{R_{CH} + R_B} \quad (2.24)$$

เนื่องจาก $V_{B'E}$ มีค่าค่อนข้างคงที่ เมื่อเทียบกับ V_{DD} ดังนั้นในสมการในด้านขวามือจึงกำหนดให้ $V_{B'E} \approx V_{BE(ON)}$ และจาก

$$I_F = I_S \exp\left(\frac{qV_{B'E}}{kT}\right) \approx I_C$$

$$= C_L^* \frac{dV_O}{dt''}$$

$$\frac{dI_F}{dt''} = \frac{qI_F}{kT} \frac{dV_{B'E}}{dt''} \approx C_L^* \frac{d^2 V_O}{(dt'')^2} \quad (2.25)$$

เมื่อ

$$C_L^* = C_L + C_{CS}$$

แทนสมการ 2.25 ในสมการ 2.24 จะได้

$$\tau_F^* \frac{d^2 V_O}{(dt'')^2} + \frac{1}{\beta_F} \frac{dV_O}{dt''} + \frac{V_O}{(R_{CH} + R_B) C_L^*} = \frac{V_{DD} - V_{BE(ON)}}{(R_{CH} + R_B) C_L^*} \quad (2.26)$$

ซึ่งมีผลเฉลยคือ

$$V_O(t'') = A \exp(m_1 t'') + B \exp(m_2 t'') + V_{DD} - V_{BE(ON)} \quad (2.27)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$m_1, m_2 = -\frac{1}{2\beta_F \tau_F} \pm \frac{1}{T_O} \sqrt{\left(\frac{T_O}{2\beta_F \tau_F}\right)^2 - 1}$$

และ

$$T_O = \sqrt{(R_{CH} + R_B)C_L \tau_F}$$

โดยทั่วไปแล้ว $2\beta_F \tau_F \gg T_O$ ดังนั้นค่าราก m_1 และ m_2 จึงมีค่าเป็นเชิงซ้อนและจากสมการ 2.27 จะได้

$$V_O(t'') = \left[C \sin\left(\frac{t''}{T}\right) + D \cos\left(\frac{t''}{T}\right) \right] \exp\left(-\frac{t''}{2\beta_F \tau_F}\right) + V_{DD} - V_{BE(ON)} \quad (2.28)$$

เมื่อ

$$T = \frac{T_O}{\sqrt{1 - (T_O / 2\beta_F \tau_F)^2}}$$

โดยมีขอบเขตเริ่ม $t''=0$ คือ $V(t=t_2) = |V_{TP}| - V_{BE(ON)}$ ดังนั้น

$$D = -(V_{DD} - |V_{TP}|)$$

และขอบเขตเริ่ม

$$I_C(t')|_{t'=t_2} = I_C(t'')|_{t''=t_2}$$

$$C_L \frac{dV_O(t=t_2)}{dt'} \Big|_{t'=t_2} = C_L \frac{dV_O(t=t_2)}{dt''} \Big|_{t''=0}$$

$$\beta_F I_{D(sat)} \left(1 - \exp\left(-\frac{t'}{\beta_F \tau_F}\right) \right) = \frac{C}{T} - \frac{D}{2\beta_F \tau_F} \quad (2.29)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อประมาณเชิงเส้นด้วยอนุกรมเทย์เลอร์ ในสมการด้านซ้ายในช่วงเวลา T_2 จะได้

$$\frac{I_{D(sat)} \cdot (T_2)}{\tau_F} = \frac{C}{T} + \frac{(V_{DD} - |V_{TP}|)}{2\beta_F \tau_F} \quad (2.30)$$

ดังนั้น เมื่อแทนค่า T และ T_2 ลงในสมการ 2.30 จะได้

$$C = \frac{(V_{DD} - |V_{TP}|)}{\sqrt{1 - (T_O/2\beta_F \tau_F)}} \left[\frac{T_O}{2\beta_F \tau_F} - \sqrt{2 \left(1 + \frac{R_B}{R_{CH}} \right) \frac{|V_{TP}| - V_{BE(ON)}}{V_{DD} - |V_{TP}|}} \right] \quad (2.31)$$

จากผลเฉลยและค่าคงที่ซึ่งได้จากเงื่อนไขขอบเขตข้างต้น จะพบว่ามีความซับซ้อนทำให้ยากต่อการวิเคราะห์และนำมาพัฒนาปรับปรุงวงจรแต่เมื่อย้อนกลับไปพิจารณาการทำงานในช่วง T_2 ซึ่งเป็นช่วงเวลาดังนั้น เมื่อเทียบกับช่วงหนึ่งเวลาทั้งหมดและเป็นช่วงที่ V_O เปลี่ยนจาก 0V จนค่าเท่ากับ $|V_{TP}| - V_{BE(ON)}$ ดังนั้นสำหรับวงจรไบโสมอสความเร็วสูงค่าศักดาเทรซโวลของมอสทรานซิสเตอร์ควรมีค่าต่ำและใกล้เคียงกับ $V_{BE(ON)}$ เพื่อให้ง่ายต่อการวิเคราะห์จึงได้ทำการกำหนดเงื่อนไขของขอบเขตเสียใหม่โดยขยายช่วงเวลา T_3 ให้ครอบคลุมช่วงเวลา T_2 ($T_2 \cong 0$) ดังนั้นขอบเขตใหม่คือ $V_O(t=t_1)=0$ และ $I_C(t=t_1)=0$ ซึ่งจะได้

$$C = -(V_{DD} - V_{BE(ON)}) \frac{T}{2\beta_F \tau_F} \quad (2.32)$$

ดังนั้นผลเฉลยสมบูรณ์คือ

$$V_O(t'') = (V_{DD} - V_{BE(ON)}) \left\{ 1 - \left[\cos\left(\frac{t''}{T}\right) + \frac{T}{2\beta_F \tau_F} \sin\left(\frac{t''}{T}\right) \right] \exp\left(-\frac{t''}{2\beta_F \tau_F}\right) \right\} \quad (2.33)$$

และจาก

$$I_C = C_L \frac{dV_O}{dt''}$$

$$I_C(t'') = C_L (V_{DD} - V_{BE(ON)}) \sin\left(\frac{t''}{T}\right) \exp\left(\frac{-t''}{2\beta_F \tau_F}\right) \cdot \left[\frac{1}{T} + \frac{T}{(2\beta_F \tau_F)^2} \right] \quad (2.34)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นช่วงหน่วงเวลา T_3 หาได้จากช่วงเวลาที่ $V_o = V_s = 2.5V$ หรือเมื่อ I_c มีค่าสูงสุด

จาก $\frac{\partial I_c}{\partial t} = 0$

$$T_3 = T \tan^{-1} \left(\frac{2\beta_F \tau_F}{T} \right) \quad (2.35)$$

และจาก $2\beta_F \tau_F \gg T$ โดยการประมาณ สมการ 2.35 จะได้

$$T_3 \approx \frac{\pi}{2} T = \frac{\pi}{2} \frac{T_0}{\sqrt{1 - (T_0 / 2\beta_F \tau_F)^2}} \quad (2.36)$$

จากการประมาณโดยการขยายช่วง T_3 ให้ครอบคลุม T_2 ดังนั้นค่าหน่วงเวลารวมทั้งหมดของวงจรไบซีมอสอินเวอร์เตอร์จึงมีค่าเท่ากับ $T_1 + T_3$ ดังสมการ 2.37

$$T_D = R_{CH} (C_E + C_C) \frac{V_{BE(ON)}}{V_{DD} - |V_{TP}|} + \frac{\pi}{2} \frac{T_0}{\sqrt{1 - (T_0 / 2\beta_F \tau_F)^2}} \quad (2.37)$$

และจาก $2\beta_F \tau_F \gg T_0$, $R_{CH} \gg R_B$

$$T_D = R_{CH} (C_E + C_C) \frac{V_{BE(ON)}}{V_{DD} - |V_{TP}|} + \frac{\pi}{2} \sqrt{R_{CH} C_L \tau_F} \quad (2.38)$$

2.4 การออกแบบวงจรไบซีมอส

การออกแบบวงจรให้มีประสิทธิภาพสูงสุดของการทำงานขึ้นอยู่กับปัจจัยหลัก 2 ปัจจัยคือการเลือกใช้อุปกรณ์ให้เหมาะสมกับวงจรที่จะออกแบบและผลจากพารามิเตอร์ของวงจร โดยในการออกแบบวงจรไบซีมอสสามารถแบ่งการทำงานได้เป็น 3 ส่วนคือ

1. ส่วนของทรานซิสเตอร์แบบไบโพลาร์ที่ทำหน้าที่ขับวงจร
2. ส่วนของทรานซิสเตอร์แบบมอสที่ทำหน้าที่อินพุท
3. ส่วนของทรานซิสเตอร์แบบมอสที่ทำหน้าที่ค้ายประจุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

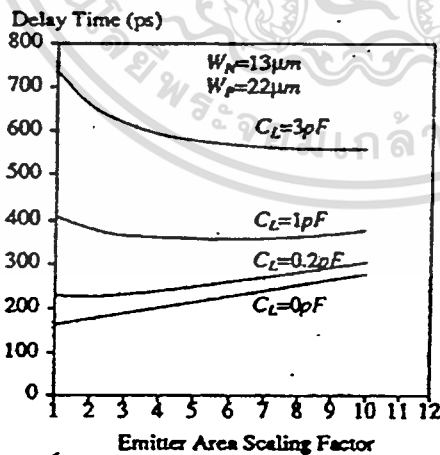
2.4.1 ส่วนของทรานซิสเตอร์แบบไบโพลาร์ที่ทำหน้าที่ขับวงจร

สิ่งสำคัญในการออกแบบไบโพลาร์คือการเลือกพื้นที่ของอิมิตเตอร์ โดยที่พื้นที่อิมิตเตอร์ขึ้นอยู่กับระดับของกระแสคอลเลคเตอร์และค่าหน่วยเวลาขึ้นอยู่กับพื้นที่อิมิตเตอร์ดังรูปที่ 2.10

$$t_d = 1/\sqrt{A_E} \quad (2.39)$$

โดยที่ A_E เป็นพื้นที่ของอิมิตเตอร์และ t_d เป็นค่าหน่วยเวลา

จากสมการ 2.39 จะพบว่าเวลาที่ใช้ในการหน่วยเวลาจะแปรผกผันกับพื้นที่ของอิมิตเตอร์เพื่อให้สามารถใช้งานได้กับโหลดที่มีความจุไฟฟ้าสูงๆ แต่ในความเป็นจริงเนื่องจากในกรณีที่โหลดมีค่าความจุไฟฟ้าสูงๆ การหน่วยเวลาของวงจรจะลดลงได้เพียงระดับหนึ่งเท่านั้นแล้วจะไม่ลดลงอีกถึงแม้จะเพิ่มพื้นที่ของส่วนอิมิตเตอร์ขึ้นอีกก็ตามเนื่องจากการเพิ่มพื้นที่ของส่วนอิมิตเตอร์จะเป็นการไปเพิ่มโครงสร้างแฝงของตัวเก็บประจุด้วยเมื่อถึงจุดๆ หนึ่ง ค่าตัวเก็บประจุในโครงสร้างแฝงที่เกิดขึ้นจะเป็นปัจจัยหลักในการกำหนดค่าตัวเก็บประจุที่เอาต์พุตของวงจรเสมือนว่า ตัวเก็บประจุที่เอาต์พุตเพิ่มขึ้นทำให้ค่าหน่วยเวลาของวงจรเพิ่มขึ้นดังนั้นในกรณีที่โหลดที่ค่าความจุไฟฟ้าน้อยๆ การเพิ่มพื้นที่ส่วนของอิมิตเตอร์ก็จะเป็นการเพิ่มค่าโครงสร้างแฝงซึ่งเป็น ปัจจัยหลักในการกำหนดค่าตัวเก็บประจุที่เอาต์พุตของวงจร เช่น ในกรณีของ C_L มีค่าเท่ากับ 0.2 พิโคฟารัด



รูปที่ 2.10 แสดงการหน่วยเวลาของวงจรไบซีมอสเนื่องจากพื้นที่อิมิตเตอร์

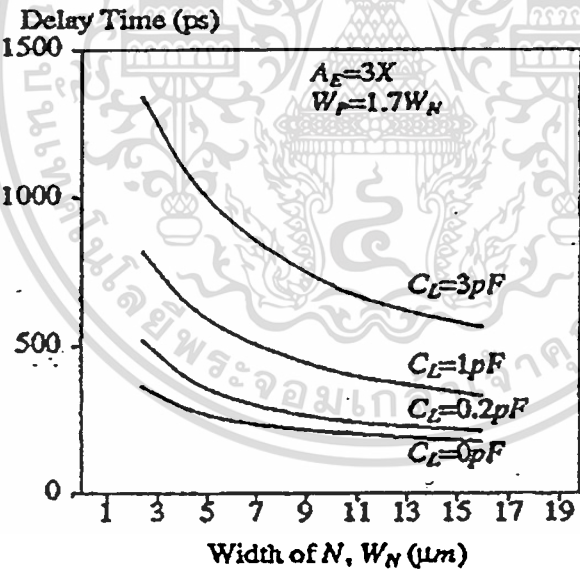
2.4.2 ส่วนของทรานซิสเตอร์แบบมอสที่ทำหน้าที่อินพุต

การหน่วงเวลาของวงจรไบจีมอสอินเวอร์เตอร์โดยปกติจะลดลงตามการเพิ่มขนาดของตัวของอุปกรณ์ในส่วนอินพุตดังตัวอย่างในรูป 2.11 ซึ่งเป็นไปตามสมการ

$$t_d \propto \frac{1}{\sqrt{W}} \tag{2.40}$$

โดยที่ W คือความกว้างของทรานซิสเตอร์แบบพีมอสหรือแบบเอ็นมอส

ถ้าค่าความจุไฟฟ้าที่โหลมีค่าต่ำ ๆ โครงสร้างแผ่นของตัวเก็บประจุของมอสทรานซิสเตอร์จะเป็นปัจจัยหลักที่กำหนดค่าตัวเก็บประจุสุทธิที่เอาต์พุตของวงจร ดังนั้นการเพิ่มค่า W จึงมีผลต่อการหน่วงเวลาของวงจรไม่มากนักแต่ในกรณีที่ค่าความจุไฟฟ้าที่โหลมีค่าสูง ๆ การเพิ่มขนาดของ W ซึ่งทำให้ค่า I_{DS} เพิ่มขึ้นเป็นผลทำให้การหน่วงเวลาของวงจรลดลง



รูปที่ 2.11 การหน่วงเวลาของวงจรไบจีมอส เนื่องจากขนาดทรานซิสเตอร์แบบมอสในส่วนอินพุต

2.4.3 ส่วนของทรานซิสเตอร์แบบมอสที่ทำหน้าที่คายประจุ

จากวงจรไบสมอสอินเวอร์เตอร์แบบธรรมดาตามรูปที่ 1.6 ส่วนอุปกรณ์ที่ทำหน้าที่คายประจุที่ขาเบสของทรานซิสเตอร์แบบไบโพลาร์แต่ละตัวถ้ามีขนาดใหญ่จะทำให้ ทรานซิสเตอร์แบบไบโพลาร์สามารถคายประจุได้ง่ายทำให้ใช้เวลาในการปิดน้อยลงแต่ในทางปฏิบัตินั้น จะเลือกมอสทรานซิสเตอร์มีค่าไม่ใหญ่มากเพื่อไม่ให้สิ้นเปลืองเนื้อที่การออกแบบ ดังนั้นจึงออกแบบให้มีขนาดใหญ่เพียงพอที่จะคายประจุเท่านั้น

2.5 การลดขนาดทรานซิสเตอร์ (Transistor scaling down)

ความก้าวหน้าของเทคโนโลยี VLSI (Very Large Scale Integrated Circuit) ทำให้การลดขนาดของทรานซิสเตอร์ได้รับความสนใจ ซึ่งการลดขนาดของทรานซิสเตอร์นั้นทำให้วงจรมีประสิทธิภาพสูงขึ้น เช่น มีความเร็วสูงขึ้น สามารถทำให้การออกแบบวงจรรวมของวงจรชนิดต่างๆ มีขนาดเล็กลง เป็นต้นโดยการลดขนาดทรานซิสเตอร์แบ่งเป็น 2 ชนิด คือการลดขนาดทรานซิสเตอร์แบบมอสเฟต (มี 2 วิธีคือ วิธีสนามไฟฟ้าคงที่ และ วิธีศักดาคงที่) และการลดขนาดทรานซิสเตอร์แบบไบโพลาร์ซึ่งจะได้แสดงผลของการลดขนาดทรานซิสเตอร์แบบมอสเฟตที่มีต่อพารามิเตอร์ต่างๆ ในระดับขั้วไมครอนดังในตารางที่ 2.2 ในส่วนการลดขนาดทรานซิสเตอร์แบบไบโพลาร์นั้นค่อนข้างซับซ้อนและมีผู้ให้ความสนใจทำวิจัยน้อย [23,24] อีกทั้งไม่มีสูตรที่ใช้เป็นมาตรฐานเดียวกันดังที่ใช้ในการลดขนาดทรานซิสเตอร์แบบมอสเฟตจึงไม่ได้นำเสนอในหัวข้อนี้

ตารางที่ 2.2 แสดงผลการลดขนาดทรานซิสเตอร์แบบมอสเฟต ($S > 1$) เมื่อ S คือ scaling factor

Parameter (Before scaling)	Parameter (After scaling)	Scaling Factor (constant field)	Scaling Factor (constant voltage)
Dimensions(W,L,t_{ox},x_j)	Dimensions(W',L',t'_{ox},x'_j)	1/S	1/S
Voltage (V_{DD},V_T)	Voltage (V_{DD}',V_T')	1/S	1
Doping density (N_A,N_D)	Doping density (N_A',N_D')	S	S^2
Oxide capacitance(C_{ox})	Oxide capacitance (C'_{ox})	S	S
Drain current (I_D)	Drain current (I'_D)	1/S	S
Power dissipation (P)	Power dissipation (P')	$1/S^2$	S
Power density (P/Area)	Power density ($P'/Area'$)	1	S^3

จากตารางที่ 2.2 พิจารณาทรานซิสเตอร์ชนิดเอ็นมอส สมมติว่า μ_n (surface mobility) ไม่มีผลกระทบเนื่องจากการลดขนาดของทรานซิสเตอร์และอัตราส่วนความกว้างทรานซิสเตอร์ต่อความยาวทรานซิสเตอร์ (W/L) มีค่าคงที่จะได้

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = S \cdot \frac{\epsilon_{ox}}{t_{ox}} = S \cdot C_{ox}$$

พิจารณาการลดขนาดทรานซิสเตอร์ด้วยวิธีสนามคงที่

กระแสเดรนของมอสเฟตที่ทำงานในช่วงเชิงเส้น (Linear mode)

$$\begin{aligned} I_D (lin) &= \frac{K_n}{2} \cdot \left[2 \cdot (V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2 \right] \\ &= \frac{S \cdot K_n}{2} \cdot \frac{1}{S^2} \cdot \left[2 \cdot (V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2 \right] = \frac{I_D (lin)}{S} \end{aligned} \quad (2.41)$$

กระแสเดรนของมอสเฟตที่ทำงานในช่วงอิ่มตัว (Saturation mode)

$$I_D (sat) = \frac{K_n}{2} \cdot (V_{GS} - V_T)^2 = \frac{S \cdot K_n}{2} \cdot \frac{1}{S^2} \cdot (V_{GS} - V_T)^2 = \frac{I_D (sat)}{S} \quad (2.42)$$

กำลังงานสูญเสียก่อนการลดขนาดทรานซิสเตอร์คือ $P = I_D \cdot V_{DS}$

หลังจากลดขนาดทรานซิสเตอร์

$$P' = I_D' \cdot V_{DS}' = \frac{1}{S^2} \cdot I_D \cdot V_{DS} = \frac{P}{S^2} \quad (2.43)$$

พิจารณาการลดขนาดทรานซิสเตอร์ด้วยวิธีศักคงที่

กระแสเดรนของมอสเฟตที่ทำงานในช่วงเชิงเส้น (Linear mode)

$$I_D (lin) = \frac{K_n}{2} \cdot \left[2 \cdot (V_{GS} - V_T) \cdot V_{DS} - V_{DS}^2 \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่ควรเผยแพร่ไปใช้ประโยชน์ในการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแสแรงของมอสเฟตที่ทำงานในช่วงอิ่มตัว (Saturation mode)

$$I_D(sat) = \frac{K_n}{2} \cdot (V_{GS} - V_T)^2 = \frac{S \cdot K_n}{2} \cdot (V_{GS} - V_T)^2 = S \cdot I_D(sat) \quad (2.45)$$

กำลังงานสูญเสียก่อนการลดขนาดทรานซิสเตอร์คือ $P = I_D \cdot V_{DS}$

หลังจากลดขนาดทรานซิสเตอร์

$$P' = I_D' \cdot V_{DS}' = (S \cdot I_D) \cdot V_{DS} = S \cdot P \quad (2.46)$$

ในทางปฏิบัตินิยมการลดขนาดทรานซิสเตอร์ด้วยวิธีสเกลค่าคงที่ แต่วิธีการนี้ค่อนข้างจะมีปัญหา คือกระแสแรงจะเพิ่มขึ้น S เท่า ทำให้ค่ากำลังงานสูญเสียและค่าความหนาแน่นของกำลังงานเพิ่มตามไปด้วย

2.6 กำลังงานที่สูญเสีย

ในวงจรไบสมอส มีการสูญเสียกำลังในรูปแบบหลักๆ ประกอบด้วย [10]

2.6.1 การสูญเสียกำลังสถิตย์ (Quiescent or static power dissipation : P_S)

ในวงจรไบสมอสประกอบด้วยส่วนแรกซึ่งเป็นภาคขาเข้า (input stage) และส่วนลอจิกฟังก์ชันซึ่งสร้างขึ้นจากวงจรไบสมอสซึ่งมีลักษณะเป็นวงจรคู่ประกอบ (Complementary circuit) และในส่วนที่สองซึ่งเป็นส่วนขับกระแสมีโครงสร้างเป็น bipolar totem pole ดังนั้นจึงไม่มีทางเดินกระแสตรง ระหว่างแหล่งจ่ายแรงดันสู่กราวด์ทำให้วงจรไบสมอสเกิดการสูญเสียกำลังงานต่ำ การสูญเสียของกำลังสถิตย์จึงเกิดจากกระแสรั่วของอุปกรณ์ภายในจากการไบอัสกลับที่รอยต่อต่าง ๆ ของไบโพลาร์ทรานซิสเตอร์ และระหว่างซอร์ส เกรน กับฐานรองของมอสทรานซิสเตอร์โดยจะมีค่าเป็นกระแสอิ่มตัวย้อนกลับของไดโอดจาก

$$I_O = I_S * (e^{\frac{qV}{kT}} - 1) \quad (2.47)$$

$$I_{LK} \approx I_S \quad (2.48)$$

เมื่อ I_O คือ กระแสไดโอด

I_S คือ กระแสอิ่มตัวย้อนกลับ

k คือ Boltzman's constant มีค่าเท่ากับ 1.38×10^{-23} J/K

q คือ ประจุมีค่าเท่ากับ 1.602×10^{-19} Coulomb

T คือ อุณหภูมิในหน่วยเคลวิน

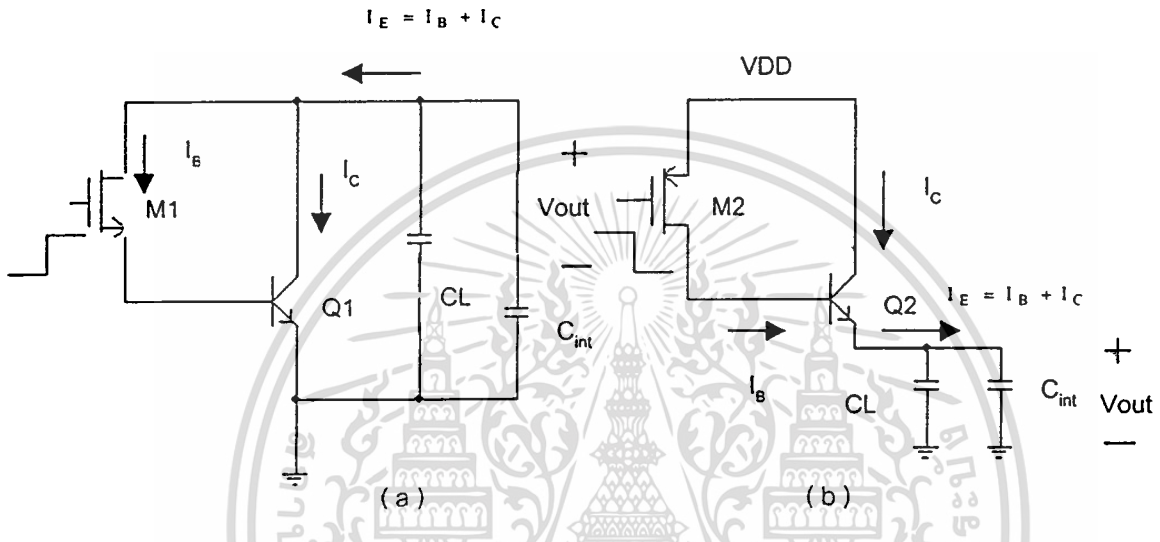
ดังนั้น กำลังสูญเสียสถิตย์จึงเท่ากับ

$$P_S = \sum I_{LK} * V_{DD} \quad (2.49)$$

เนื่องจากกำลังสูญเสียเกิดจากกระแสรั่วไหลที่รอยต่อ (I_{LK}) ดังนั้นเราสามารถลดกำลังสูญเสียสถิตย์ของวงจรได้โดยลดขนาดอุปกรณ์ และการควบคุมการผลิต (process) ที่ดี

2.6.2 การสูญเสียกำลังไดนามิก (Dynamic power dissipation : P_d)

เกิดในช่วงที่สัญญาณมีการเปลี่ยนแปลง การสูญเสียกำลังจะขึ้นอยู่กับ switching transient circuit และการอัดประจุ และคายประจุของโหลดคาปาซิแตนซ์



รูปที่ 2.11 การคำนวณกำลังสูญเสียไดนามิก

(a) กำลังสูญเสียไดนามิก เมื่อระดับสัญญาณขาออกเปลี่ยนจาก 1 เป็น 0

(b) กำลังสูญเสียไดนามิก เมื่อระดับสัญญาณขาออกเปลี่ยนจาก 0 เป็น 1

การสูญเสียกำลังในขณะเปลี่ยนแปลงสัญญาณนี้ จะเกิดในช่วงเวลาขาขึ้น (rise time : t_r) และช่วงเวลาลง (fall time : t_f) โดยปกติคาบเวลา (period time : t_p) จะยาวนานกว่าช่วงเวลาขาขึ้น และช่วงเวลาลงมาก ดังนั้น การสูญเสียกำลังไดนามิกสามารถคำนวณได้จาก

$$P_d = \frac{1}{t_p} \int_0^{t_p/2} I_{E1}(t) V_{out} dt + \frac{1}{t_p} \int_{t_p/2}^{t_p} I_{E2}(t) (V_{DD} - V_{out}) dt \quad (2.50)$$

เมื่อ t_p = คาบเวลา

I_{E1} = กระแสอิมิตเตอร์ชั่วขณะ เมื่อสัญญาณขาออกเปลี่ยนจาก 1 เป็น 0 ดังรูป

$$= (C_L + C_{int}) \frac{dV_{out}}{dt}$$

I_{E2} = กระแสอิมิตเตอร์ชั่วขณะ เมื่อสัญญาณขาออกเปลี่ยนจาก 0 เป็น 1 ดังรูป

$$= (C_L + C_{int}) \frac{d(V_{DD} - V_{out})}{dt}$$

จะได้ว่า

$$P_d = (C_L + C_{int})(\Delta V_S)^2 \cdot f_p \quad (2.51)$$

เมื่อ C_L = ความจุโหลด

C_{int} = ความจุไฟฟ้าอุปกรณ์ภายใน

ΔV_S = ช่วงแวก์ของสัญญาณเอาต์พุต

f_p = ความถี่ในการเปลี่ยนสถานะ

จะเห็นว่าวงจรไบโคมอสจะมีช่วงการแวก์ของสัญญาณเอาต์พุตต่ำกว่าวงจรไบโคมอส ทำให้วงจรไบโคมอสเกิดการสูญเสียกำลังไดนามิกต่ำกว่าอย่างไรก็ตาม การสูญเสียกำลังไดนามิก ยังขึ้นอยู่กับค่าความจุไฟฟ้าของโหลดและวงจรภายในในขณะที่ความจุไฟฟ้าก็ยังขึ้นอยู่กับโครงสร้างภายในของแต่ละตัวของอุปกรณ์นั้นการกำหนดขนาดและรูปร่างของทรานซิสเตอร์ที่ดี จึงเป็นการช่วยลดการสูญเสียกำลังไดนามิกทางหนึ่ง

2.6.3 การสูญเสียกำลังลัดวงจรไดนามิก (Dynamic short-circuit power dissipation: P_{SC})

ขณะที่ไบโคมอสเกตเปลี่ยนสถานะเอ็นมอสทรานซิสเตอร์และพีมอสทรานซิสเตอร์ในส่วนแรกของวงจร และไบโพลาร์ทรานซิสเตอร์ในส่วนที่สองอยู่ในสภาวะกึ่งเปิดกึ่งปิดอยู่ในเวลาสั้น ก่อนที่จะเข้าสู่สภาวะหยุดนิ่งสภาวะเช่นนี้มีลักษณะคล้ายการลัดวงจรจากแหล่งจ่ายสู่กราวด์ ทำให้กระแสไหลผ่านวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสูญเสียกำลังรวม

จากการรวมกำลังงานสูญเสียทั้งขณะหยุดนิ่งและขณะที่มีการเปลี่ยนแปลงระดับสัญญาณกำลังสูญเสียรวม (P_{total})

$$P_{\text{total}} = P_s + P_d + P_{sc} \quad (2.52)$$

ในการลดกำลังสูญเสียรวมของวงจรก็ขึ้นอยู่กับองค์ประกอบกำลังสูญเสียต่าง ๆ โดยการออกแบบวงจรและการกำหนดพารามิเตอร์ของอุปกรณ์ที่มีผลต่อกำลังสูญเสียต่างๆ สามารถที่จะลดกำลังสูญเสียรวมของวงจรลงได้อย่างไรก็ตาม ในการคำนวณหากำลังสูญเสียรวมทั้งวงจรมัก เป็นเรื่องที่ซับซ้อน เนื่องจากขึ้นอยู่กับความจุแฝงภายใน ความต้านทานภายในและความถี่ในการทำงานของแต่ละวงจรย่อยเป็นต้น ดังนั้น ในทางปฏิบัติจึงวัดกำลังงานที่สูญเสียเฉลี่ยเพื่อเป็นการประมาณกำลังงานสูญเสียรวมแทน (รูปแสดงการวัดกำลังงานสูญเสียแสดงอยู่ในภาคผนวก ข) โดยกำลังงานสูญเสียเป็นหนึ่งในหัวข้อที่ต้องคำนึงถึงในการออกแบบไมซ์วงจรไบสมอส

บทที่ 3

วงจรรวมชิโมสอินเวอร์เตอร์

3.1 บทนำ

โดยทั่วไปเป็นที่ทราบกันดีว่าวงจรรวมไบโพลาร์ลอจิกมีความเร็วในการทำงานที่สูงกว่าวงจรรวมชิโมส แต่ก็มีพื้นที่ชิปมากเนื่องจากอุปกรณ์ไบโพลาร์ (Bipolar device) มีขนาดใหญ่ และเกิดการสูญเสียกำลังสถิตย์ (static power dissipate) สูง ในขณะที่วงจรรวมชิโมสกลับใช้กำลังงานต่ำและใช้พื้นที่น้อยกว่าเพื่อที่จะทำให้วงจรรวมมีประสิทธิภาพในการทำงานสูงสุดจึงมีแนวคิดรวม 2 เทคโนโลยี (CMOS Technology และ Bipolar technology) เข้าด้วยกันถึงแม้ว่าโดยปกติแล้วกระบวนการผลิตวงจรรวมชิโมส จะปรากฏอุปกรณ์ไบโพลาร์อยู่แล้วแต่ก็ถูกมองว่าเป็นอุปกรณ์แฝง (Parasitic device) และไม่ได้นำมาใช้ประโยชน์แต่อย่างใดแต่กลับจะส่งผลเสียแก่วงจรเช่นการเกิดแลตชอัพ (latch-up) ของวงจรรวมชิโมส ประกอบกับปัจจุบันการประยุกต์ใช้งานวงจรรวมมักกำหนดให้ทำงานที่ระดับแรงดันแหล่งจ่ายต่ำประมาณ 3-5 โวลต์และอาจต่ำกว่า 3 โวลต์สำหรับวงจรรวมประเภทพกพา (portable) ทั้งนี้เพื่อลดขนาดชิป ตลอดจนยืดอายุการใช้งานแบตเตอรี่เมื่อวงจรทำงานด้วยแรงดันไฟเลี้ยงต่ำทำให้อุปกรณ์ไบโพลาร์ที่ใช้แรงดันพังทลายที่รอยต่อ คอลเลกเตอร์ - เบสมีค่าต่ำลง ฉะนั้นสามารถสร้างอุปกรณ์ต่างๆ ได้ด้วยการใช้เทคนิคแบบ LOCOS (Local oxidation of silicon) ซึ่งเป็นเทคนิคเดียวกันที่ใช้ในเทคโนโลยีชิโมส [1] นอกจากนั้นเทคโนโลยีการสร้างมอสและไบโพลาร์เริ่มมีความใกล้เคียงกัน โดยขั้นตอนที่สอดคล้องกันจะถูกสร้างพร้อมกัน เรียกเทคโนโลยีนี้ว่าเทคโนโลยี ไบชิโมส (BiCMOS) ความซับซ้อนและต้นทุนในการผลิตขึ้นอยู่กับประเภท (PNP, NPN) และคุณภาพของไบโพลาร์ทรานซิสเตอร์ (β , f_T) ดังนั้นวงจรรวมชิโมสจึงมีโครงสร้างที่แตกต่างกันตามเทคโนโลยีที่เลือกใช้

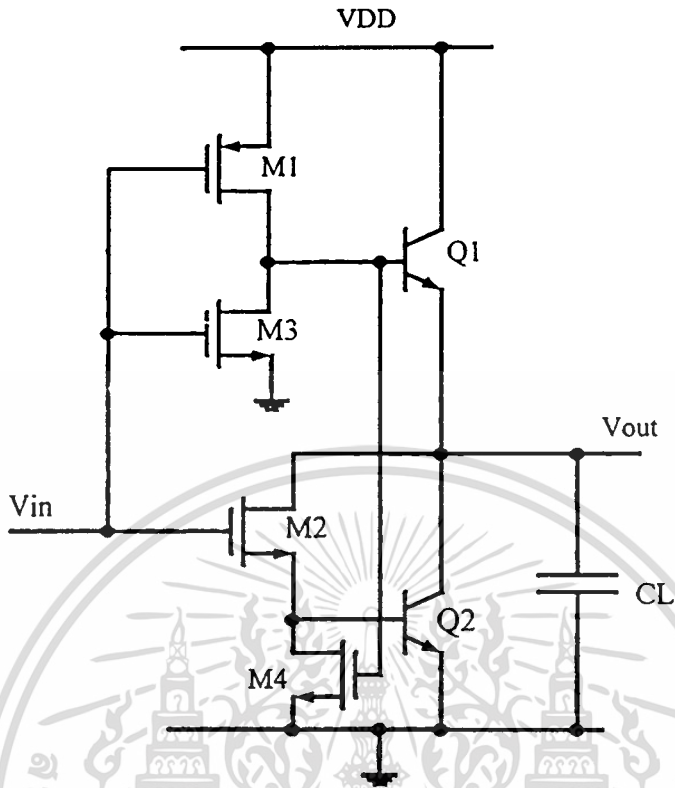
วงจรรวมที่ทำการศึกษาในวิทยานิพนธ์นี้เป็นวงจรรวมชิโมสประเภทวงจรรวมอินเวอร์เตอร์ซึ่งนับว่าเป็นวงจรรวมพื้นฐานที่มีความสำคัญและ ใช้เป็นส่วนประกอบในวงจรรวมขนาดใหญ่มาก (VLSI) มากที่สุดวงจรหนึ่ง ซึ่งในบทนี้จะได้กล่าวถึงวงจรรวมชิโมสอินเวอร์เตอร์ชนิดนอนคอมพลิเมนต์ารีแบบต่างๆ ต่อไป

3.2 วงจรไบซีมอสแบบเดิม

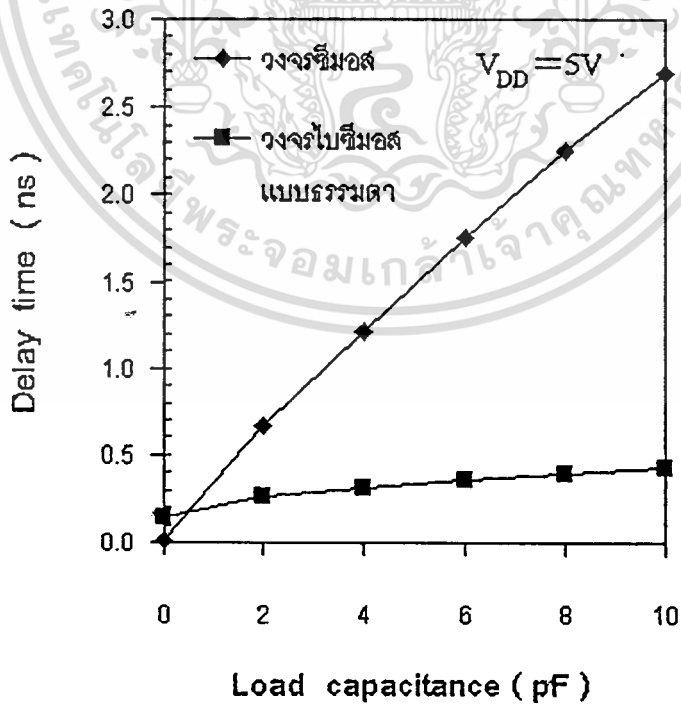
วงจรไบซีมอสแบบเดิมหรือวงจรไบซีมอสแบบธรรมดา (Conventional BiCMOS) เป็นวงจรไบซีมอสในยุคแรกที่ยังคงใช้งานมาจนถึงปัจจุบัน โดยวงจรนี้มีข้อเสียคือวงจรจะทำงานแบบแกว่งไม่เต็มย่านเพราะมีการสูญเสีย $2V_{BE}$ โดยวงจรจะทำงานอยู่ระหว่าง V_{BE} ถึง $V_{DD} - V_{BE}$ โดยมีหลักการทำงานดังนี้คือ เมื่ออินพุตมีสถานะ “0” ทรานซิสเตอร์ M1 จะเริ่มการอัดประจุซึ่งทำให้ทรานซิสเตอร์ไบโพลาร์ Q1 ทำงาน ส่วน M4 จะคายประจุส่วนน้อยที่ค้างอยู่ที่ขาเบสของ Q2 ลงกราวด์ และเมื่ออินพุตมีสถานะ “1” ทรานซิสเตอร์ M3 ทำงานทำให้ทรานซิสเตอร์ไบโพลาร์ Q2 ทำงานทำให้เกิดการคายประจุของตัวเก็บประจุขณะเดียวกัน M2 จะคายประจุส่วนน้อยของ Q1 ลงกราวด์ในรูปที่ 3.2 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหนดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$ รูปที่ 3.3 จะแสดงการเปรียบเทียบระหว่าง ค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L=1pF$ รูปที่ 3.4 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา

ในการศึกษาคุณสมบัติทางไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา โดยตัวแปรที่สำคัญในการกำหนดคุณสมบัติทางสัญญาณไฟตรงคือ V_{OH}, V_{OL} , ช่วงเผื่อสัญญาณ (Noise margin) และแรงดันวิกฤติของวงจร [2] โดยสามารถอธิบายได้โดยใช้กราฟแสดงคุณสมบัติการถ่ายโอนแรงดันดังรูปที่ 3.5 ซึ่งจะได้ค่า $V_{OH}=4.3 V$ และ $V_{OL}=0.7 V$

ส่วนในการศึกษา คุณสมบัติทางสวิตชิงของวงจรไบซีมอสอินเวอร์เตอร์นั้นทำโดยการเปลี่ยนสัญญาณอินพุตให้เพิ่มขึ้นทีละน้อยในลักษณะพัลส์ จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดัน รูปที่ 3.6 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1 pF$ และรูปที่ 3.7 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับของสัญญาณจากกราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.8 เป็นการเปรียบเทียบผลตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาโดยที่ $C_L=1pF$ ถึง $10 pF$ ที่ $V_{DD}=5V$



รูปที่ 3.1 วงจรไบจีมอสอินเวอร์เตอร์แบบธรรมดา

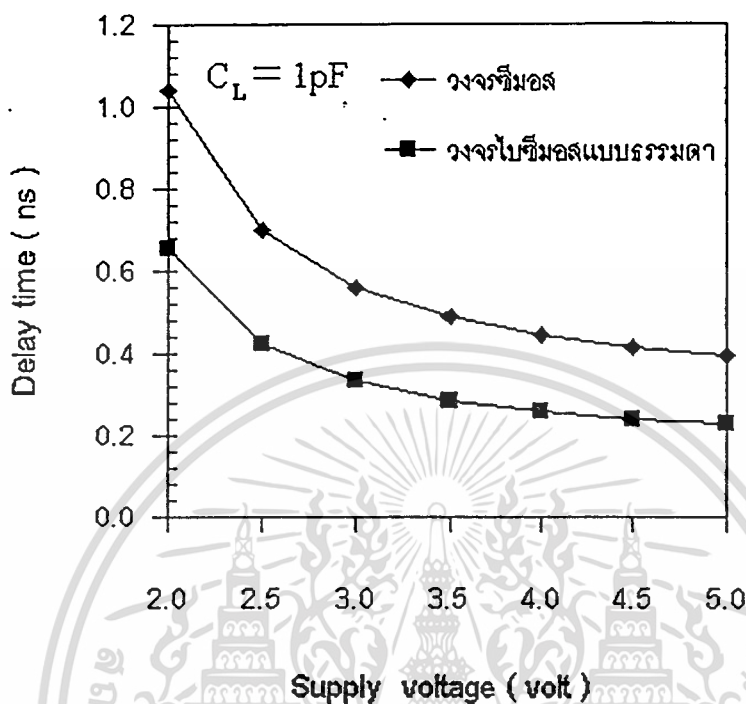


รูปที่ 3.2 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบจีมอสอินเวอร์เตอร์

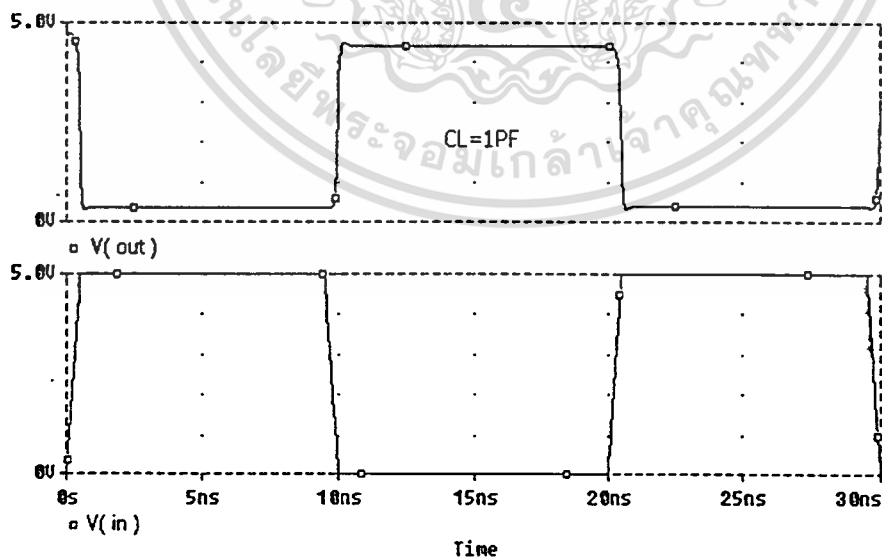
แบบธรรมดาและวงจรจีมอสอินเวอร์เตอร์ ที่ $V_{DD}=5V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



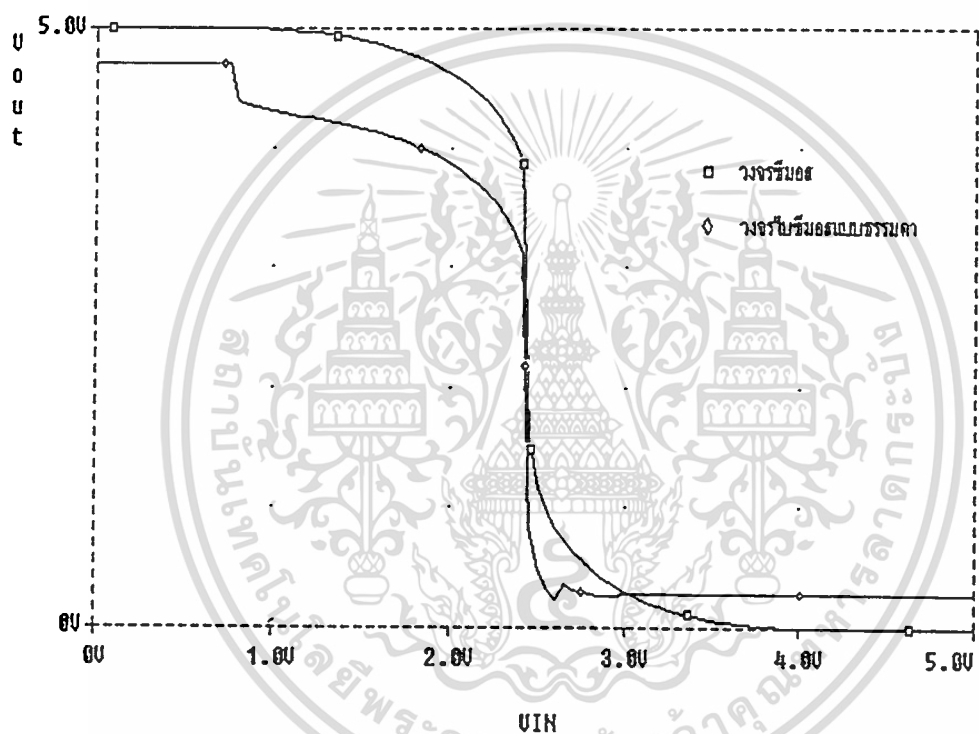
รูปที่ 3.3 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L=1\text{pF}$



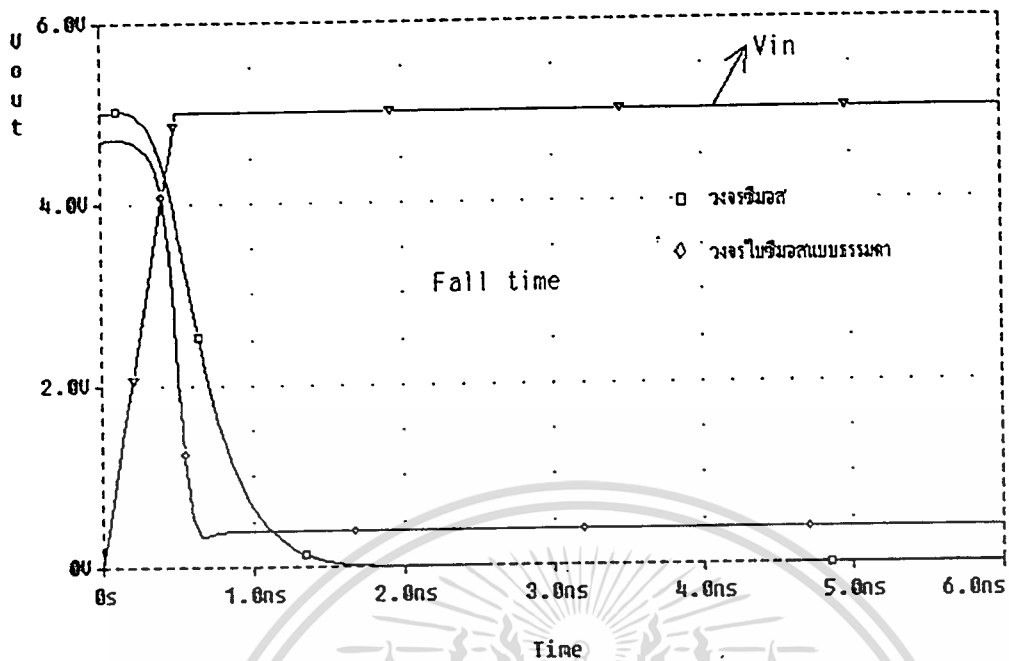
รูปที่ 3.4 แสดงรูปคลื่นเอาต์พุตเปรียบเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาเมื่อ $C_L=1\text{ pF}$ ที่ $V_{DD}=5\text{V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

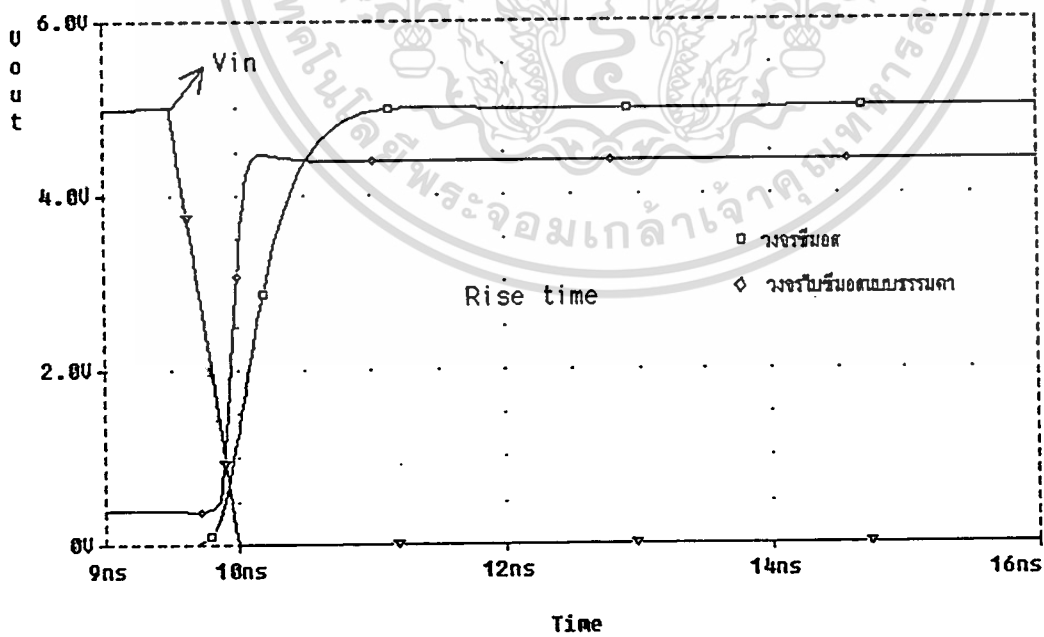
จากรูปที่ 3.2 เมื่อพิจารณาจะพบว่าเมื่อไม่มีโหลดคาปาซิแตนซ์วงจรซิมอสอินเวอร์เตอร์จะมีค่า
หน่วงเวลาน้อยกว่าวงจรไบซิมอสแบบธรรมดาอยู่ 89.86 % ที่โหลดคาปาซิแตนซ์ 10 pF วงจร
ไบซิมอสอินเวอร์เตอร์แบบธรรมดาใช้ค่าหน่วงเวลาน้อยกว่าวงจรซิมอสอยู่ 84.22 % เป็นต้น
และเช่นกันจากรูปที่ 3.3 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์วงจรซิมอสอินเวอร์เตอร์
ใช้ค่าหน่วงเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 57.87 % และที่แรงดันไฟเลี้ยง
5 โวลต์วงจรซิมอสอินเวอร์เตอร์จะใช้ค่าหน่วงเวลามากกว่าวงจรไบซิมอสแบบธรรมดาอยู่ 72 .58%



รูปที่ 3.5 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจร ไบซิมอสอินเวอร์เตอร์
แบบธรรมดาและวงจรซิมอสอินเวอร์เตอร์

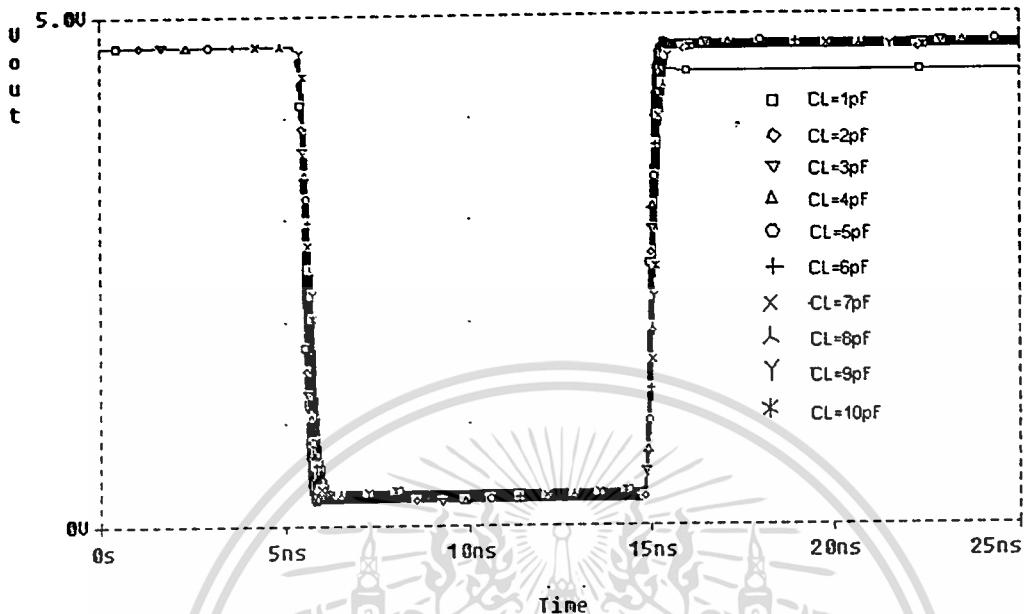


รูปที่ 3.6 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวนด์ของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L=1pF$ ที่ $V_{DD}=5V$



รูปที่ 3.7 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวนด์ไปยัง V_{DD} ของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L=1pF$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ที่ $V_{DD}=5V$
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

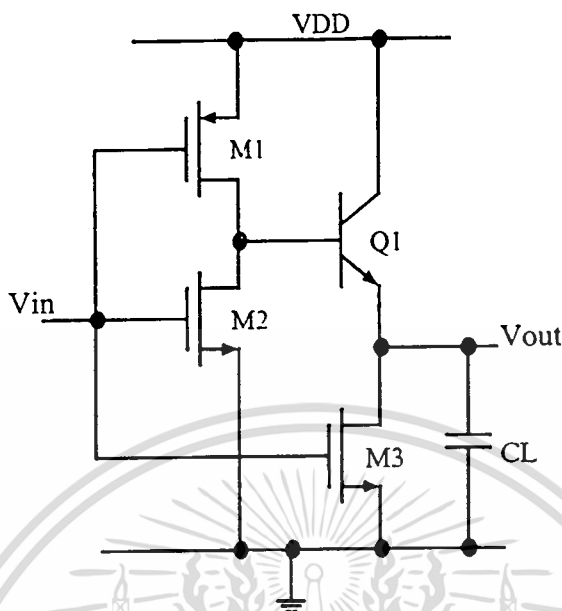


รูปที่ 3.8 แสดงผลตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาเมื่อ $C_L = 1\text{pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$

3.3 วงจรไบซีมอสที่มีการทำงานแบบแกว่งเต็มย่าน(Full – Voltage Swing BiCMOS)

ในการออกแบบวงจรไบซีมอสอินเวอร์เตอร์สิ่งที่สำคัญอย่างหนึ่งก็คือ ทำให้ วงจรนั้นสามารถ มีศักดาแกว่งเต็มช่วงโดยการลดหรือกำจัดศักดา V_{BE} ที่สูญเสียในวงจรไบซีมอสซึ่งทำให้ศักดาแกว่ง ได้ไม่เต็มช่วงและทำให้สัมประสิทธิ์ของศักดาที่ใช้ในการขับวงจรลดลงซึ่ง V_{BE} ที่สูญเสียไม่สามารถ ลดลงได้โดยการลดค่าแหล่งจ่ายศักดา ผลที่เกิดขึ้นทำให้ประสิทธิภาพด้อยลงในส่วน pull – down ของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาดังรูปที่ 3.1 โดย V_{GS} ของทรานซิสเตอร์แบบเอ็นมอส จะมีค่าเท่ากับ $[V_{DD} - 2V_{BE}]$ ซึ่งจะเห็นว่าขณะที่ V_{DD} ลดลง V_{GS} ก็จะลดลงด้วยผลก็คือการ ลดลงของกระแสทรานซิสเตอร์ทำให้ความสามารถในการขับวงจรของวงจรไบซีมอสลดลง เพื่อที่จะแก้ไข ปัญหานี้อาจจะใช้วงจรไบเอ็นมอส หรือใช้การปรับปรุงวงจรไบซีมอสพื้นฐานและ อีกวิธีคือการใช้ วงจรไบซีมอสแบบคอมพลิเมนต์หรือใช้วงจรแบบ Quasi-complementary แทนการใช้วงจรไบซี มอสแบบนอนคอมพลิเมนต์ซึ่งจะไม่ขอกล่าวถึง เพราะอยู่นอกหัวข้อศึกษาในวิทยานิพนธ์นี้

3.3.1 วงจรไบเอนมอส (BiNMOS)



รูปที่ 3.9 วงจรไบเอนมอสอินเวอร์เตอร์

วงจรไบเอนมอสอินเวอร์เตอร์ดังรูปที่ 3.9 [14-15] เป็นการรวมกันในส่วน pull-up ของวงจรไบเอนมอสอินเวอร์เตอร์แบบธรรมดา ดังรูปที่ 3.1 และทรานซิสเตอร์แบบไบเอนมอส โดยที่ในส่วน pull-down ของวงจรนี้อาจจะมองในลักษณะของวงจรอินเวอร์เตอร์ชนิด CMOS ดังรูปที่ 1.2 และในส่วน pull-up ของทรานซิสเตอร์แบบพีมอสสามารถแทนด้วยวงจร pull-up ของวงจรไบเอนมอส

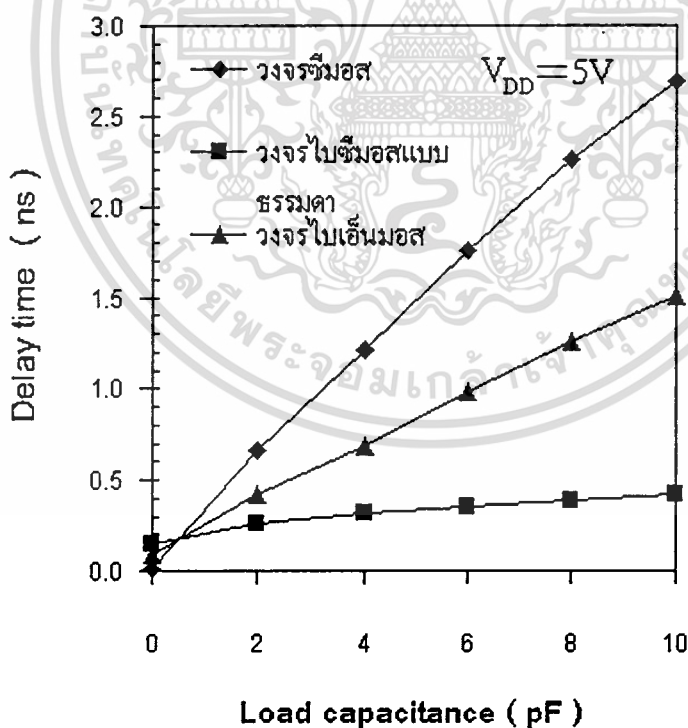
วงจรไบเอนมอสอินเวอร์เตอร์สามารถที่จะกำจัด V_{BE} ที่สูญเสียภายในส่วน pull-down ของวงจรไบเอนมอสอินเวอร์เตอร์แบบธรรมดา และยังมีพื้นที่ของวงจรลดลง โดยในการทำงานของวงจรไบเอนมอสอินเวอร์เตอร์ เมื่ออินพุตมีสถานะเป็น “0” ทรานซิสเตอร์แบบพีมอส M1 จะทำงานโดยที่ M1 จะควบคุมการไหลของกระแสไปที่ขาเบสของทรานซิสเตอร์แบบไบโพลาร์ ชนิดเอ็นพีเอ็น Q1 เพื่อให้ Q1 ทำงานและทรานซิสเตอร์แบบเอ็นมอส M3 จะทำหน้าที่ในการคายประจุที่เหลือค้างของ Q1 และเมื่ออินพุตมีสถานะเป็น “1” ทรานซิสเตอร์แบบพีมอส M2 จะทำงานโดยจะทำหน้าที่ขับวงจร และ ทำหน้าที่ในการคายประจุตกค้าง โดยรูปที่ 3.10 จะแสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบเอนมอสอินเวอร์เตอร์ วงจรไบเอนมอสอินเวอร์เตอร์แบบธรรมดาและวงจรชิมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$ ในรูปที่ 3.11 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบเอนมอสอินเวอร์เตอร์ วงจรไบเอนมอสอินเวอร์เตอร์แบบธรรมดาและวงจรชิมอสอินเวอร์เตอร์ที่ $C_L=1pF$ ในส่วนรูปที่ 3.12 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบเอนมอสอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

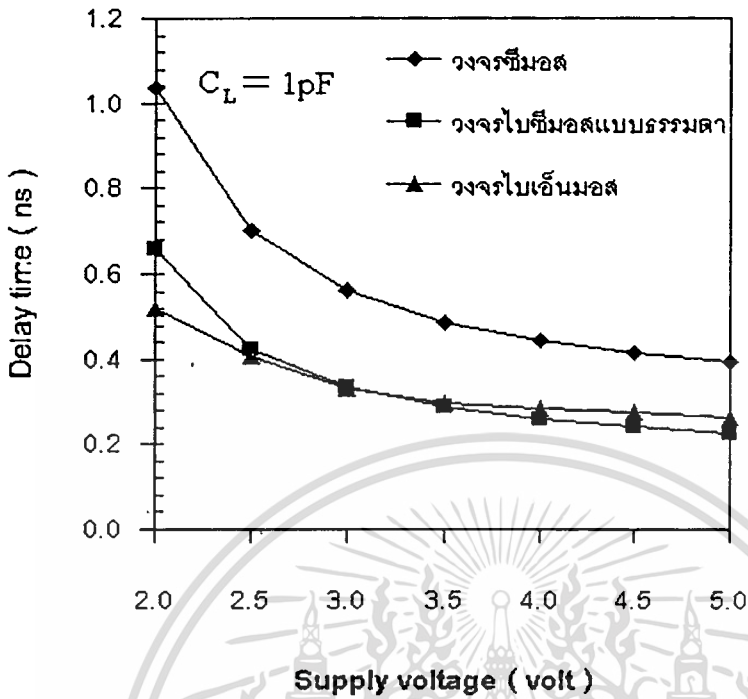
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการศึกษาคุณสมบัติทางไฟฟ้าของวงจรไบเอินมอส จะแสดงคุณสมบัติการถ่ายโอนแรงดัน ดังรูปที่ 3.13 ซึ่งจะได้ค่า $V_{OH} = 4.42 \text{ V}$ และ $V_{OL} = 0 \text{ V}$ ส่วนในการศึกษาคุณสมบัติทางสวิตช์ของวงจรไบเอินมอสอินเวอร์เตอร์โดยการเปลี่ยนสัญญาณอินพุตให้เพิ่มขึ้นทีละน้อย ในลักษณะพัลส์จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดัน รูปที่ 3.14 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบเอินมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา และ วงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1 \text{ pF}$ และ รูปที่ 3.15 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับของสัญญาณจากกราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.16 เป็นการเปรียบเทียบผลตอบสนองของวงจรไบเอินมอสอินเวอร์เตอร์โดยที่ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5 \text{ V}$

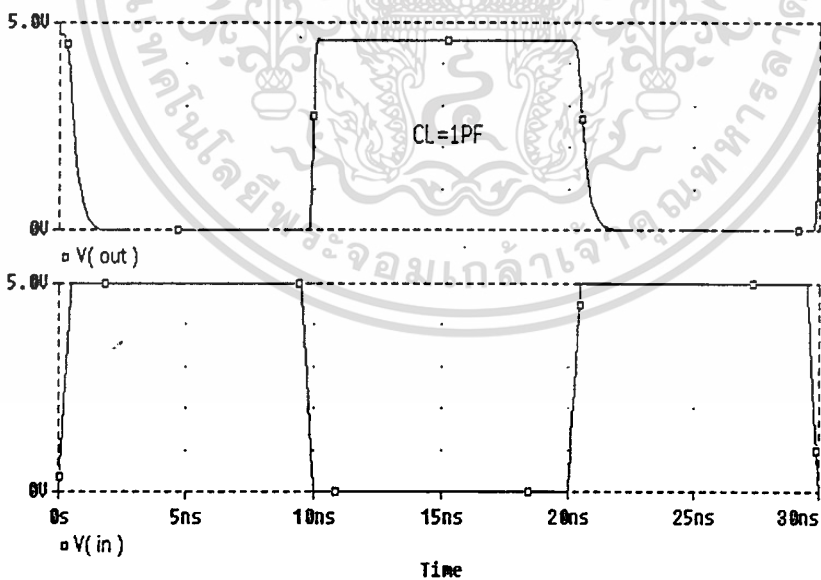
วงจรไบเอินมอสอินเวอร์เตอร์ข้อเสียเปรียบมีอยู่ 2 ประการคือ มีสถานะ “0” และ “1” ที่ไม่สมมาตร ดังรูปที่ 3.12 และมีเอทัพพุทที่สูงแค่ $V_{DD} - V_{BE}$ แทนที่จะเป็น V_{DD}



รูปที่ 3.10 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบเอินมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD} = 5 \text{ V}$

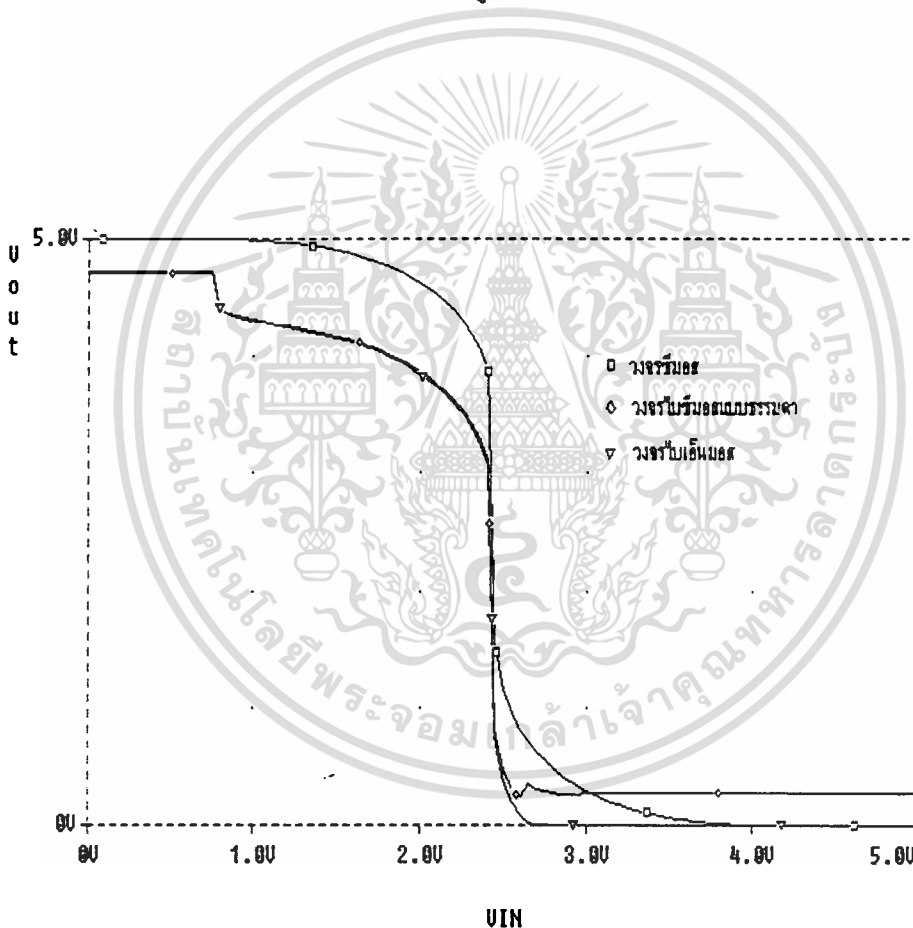


รูปที่ 3.11 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบเอินมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L = 1\text{pF}$

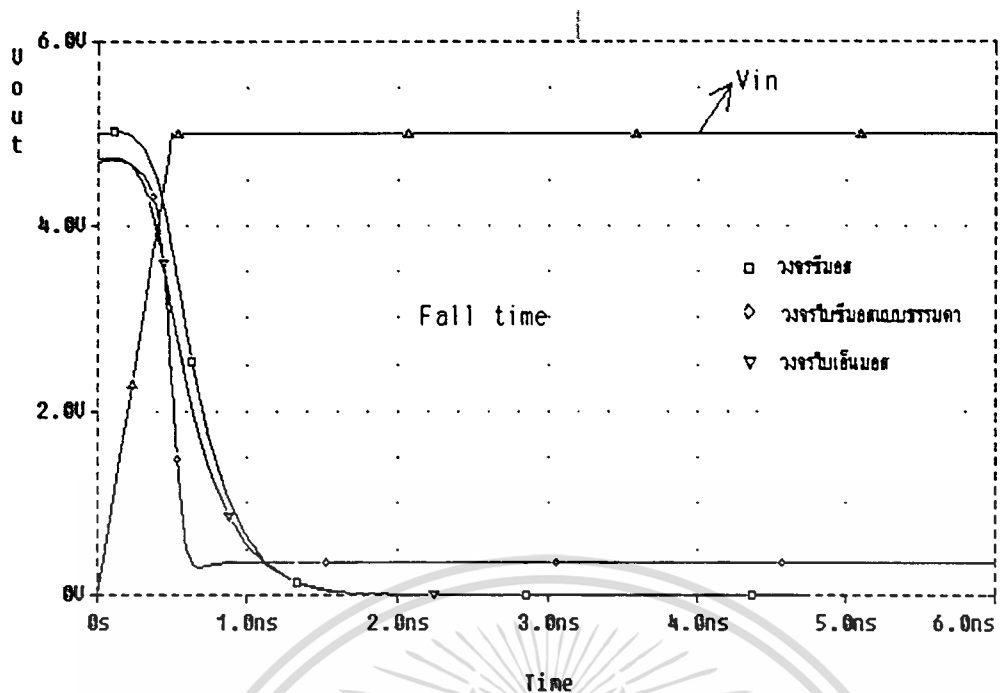


รูปที่ 3.12 แสดงรูปคลื่นเอาต์พุตเปรียบเทียบกับอินพุตของวงจรไบเอินมอสอินเวอร์เตอร์เมื่อ $C_L = 1\text{pF}$ ที่ $V_{DD} = 5\text{V}$

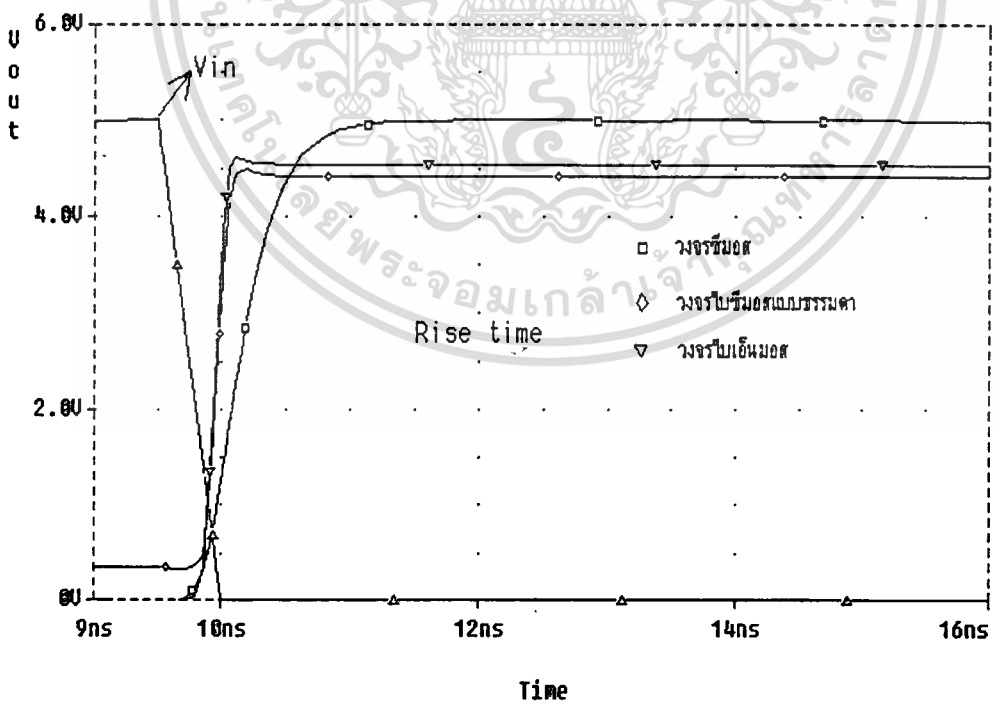
จากรูปที่ 3.10 เมื่อพิจารณากรณีเมื่อไม่มีโหลดคาปาซิแตนซ์วงจรไบเอินมอสอินเวอร์เตอร์ใช้ค่าน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 37.837% และใช้ค่าน้อยกว่าวงจรมากกว่าวงจรซิมอส 83.69 % ที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบเอินมอสใช้ค่าน้อยกว่าวงจรมากกว่าวงจรไบซิมอสแบบธรรมดา 71.816 % และใช้ค่าน้อยกว่าวงจรซิมอส 55.97 % และเช่นกันจากรูปที่ 3.11 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบเอินมอสอินเวอร์เตอร์ใช้ค่าน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 20.836 % และใช้ค่าน้อยกว่าวงจรซิมอสอินเวอร์เตอร์ 49.855 % ที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบเอินมอสอินเวอร์เตอร์จะใช้ค่าน้อยกว่าวงจรมากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 14.124 % และใช้ค่าน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 32.528 %



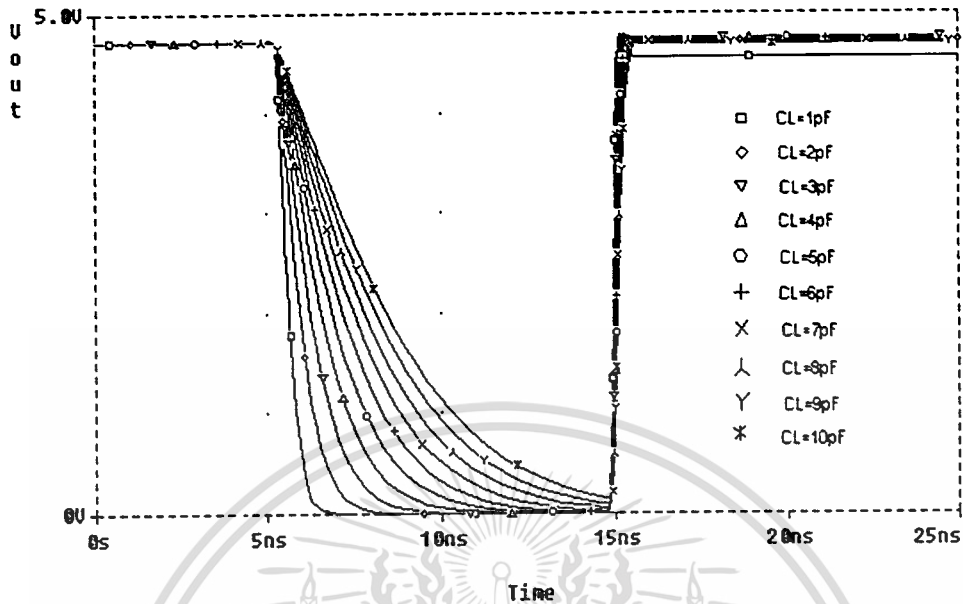
รูปที่ 3.13 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบเอินมอสอินเวอร์เตอร์กับวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซิมอสอินเวอร์เตอร์



รูปที่ 3.14 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบเอ็มมอสอินเวอร์เตอร์ วงจรไบสมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L=1\text{pF}$ ที่ $V_{DD}=5\text{V}$



รูปที่ 3.15 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ของวงจรไบเอ็มมอสอินเวอร์เตอร์ วงจรไบสมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L=1\text{pF}$ ที่ $V_{DD}=5\text{V}$



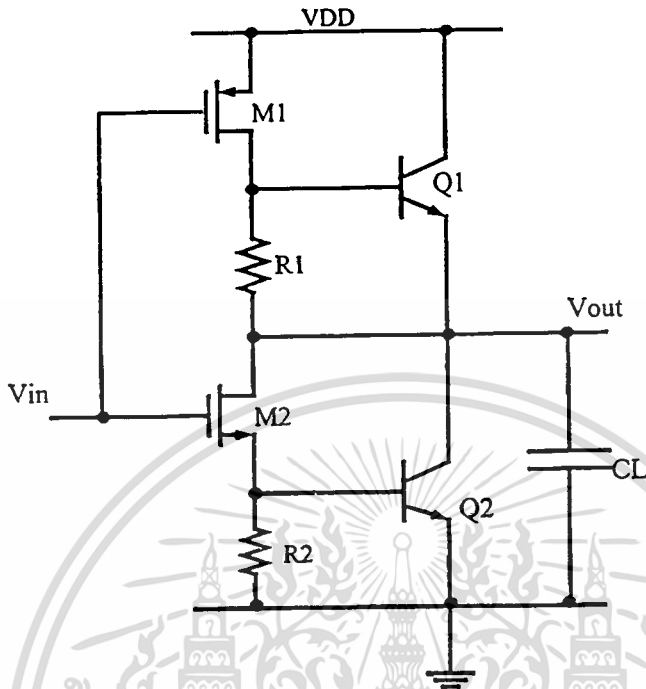
รูปที่ 3.16 แสดงผลตอบสนองของวงจรไบเอินมอสอินเวอร์เตอร์เมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF
ที่ $V_{DD} = 5\text{V}$

3.3.2 การปรับปรุงวงจรไบซีมอสอินเวอร์เตอร์

ในการปรับปรุงวงจรไบซีมอสอินเวอร์เตอร์ ให้สามารถมีศักดาแกว่งเต็มย่านจะใช้วงจรไบซีมอสอินเวอร์เตอร์แบบแรกคักรูปที่ 1.4 ซึ่งนำมาปรับปรุงโดยใช้เทคนิคการขนาน (Shunting Technique) ได้แก่

1. วงจรไบซีมอสโดยใช้วิธีเบส-อิมิตเตอร์ขนานกับความต้านทาน
2. วงจรไบซีมอสโดยใช้วิธีเบส-อิมิตเตอร์ขนานกับทรานซิสเตอร์แบบมอสเฟต
3. วงจรไบซีมอสขนานกับคอลเลคเตอร์-อิมิตเตอร์
4. วงจรไบซีมอสขนานกับวงจรป้อนกลับ (จะกล่าวถึงวงจรนี้ในหัวข้อ 3.4)

3.3.2.1 วงจรไบขั้วอินเวอร์เตอร์ขนานกับความต้านทาน



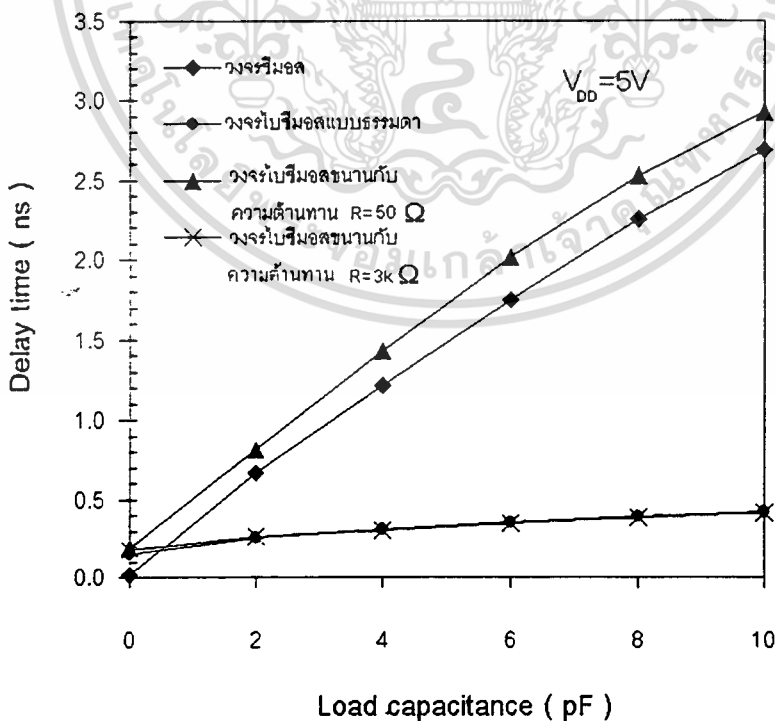
รูปที่ 3.17 วงจรไบขั้วอินเวอร์เตอร์ขนานกับความต้านทาน

ได้มีความพยายามเพื่อที่จะให้วงจรมีความสามารถแกว่งเต็มย่านโดยการแบ่งรอยต่อของ เบส-อิมิตเตอร์ของสองเอาต์พุตทรานซิสเตอร์แบบไบโพลาร์กับความต้านทาน วงจรไบขั้วอินเวอร์เตอร์ที่ขนานกับความต้านทานแสดงในรูปที่ 3.17[19] โดยความต้านทานจะช่วยทรานซิสเตอร์แบบมอสเฟตในการอัดประจุหรือ/และคายประจุส่วนโวลตาจิสแตนท์ เมื่อศักดาของเอาต์พุตเข้าใกล้ V_{BE} ในการทำงานเมื่ออินพุตมีสถานะเป็น “0” ทำให้ทรานซิสเตอร์แบบพีมอส M1 ทำงานและให้กระแสกรนไปยังขาเบสของทรานซิสเตอร์แบบไบโพลาร์เอ็นพีเอ็น Q1 ทำให้ Q1 ทำงาน เมื่อถึงเวลาในการอัดประจุโวลตาจิสแตนท์จะเสร็จ Q1 จะไม่ทำงานโดยในขณะนั้น M1 และความต้านทาน (R) จะแบ่งกระแสในการอัดประจุเพื่อให้เอาต์พุตสามารถแกว่งได้ถึง V_{DD} ทำนองเดียวกันเมื่ออินพุตมีสถานะเป็น “1” ทรานซิสเตอร์แบบเอ็นมอส M2 จะทำงาน และเมื่อถึงเวลาในการคายประจุของโวลตาจิสแตนท์จะเสร็จ Q2 จะไม่ทำงานโดยในขณะนั้น M2 และความต้านทาน (R) จะแบ่งกระแสในการคายประจุเพื่อให้เอาต์พุตแกว่งได้ถึงกราวด์

ในการทำให้ศักดาแกว่งได้เต็มย่านจะต้องมีค่าเพียงพอให้กระแสไหลผ่านเพื่อใช้ในการอัดประจุหรือการคายประจุ ดังนั้นที่ความต้านทานน้อยๆ ศักดาที่ใช้ในการขับทรานซิสเตอร์แบบไบโพลาร์จะลดลงเนื่องจากกระแสเกิดขึ้นอย่างรวดเร็วที่ขาเบสและทำให้กำหนดเวลาที่ใช้ในการเริ่มอัดประจุและการคายประจุจะเพิ่มขึ้น ดังนั้นวงจรนี้จึงไม่สามารถที่จะให้ศักดาแกว่งให้เต็มย่านเมื่อโวลตาจิสแตนท์มีค่ามาก และ / หรือความถี่ในการสวิตช์มีค่าสูง เนื่องจาก การต้องเลือกค่าความต้านทานไปใช้

ทานที่เหมาะสม รูปที่ 3.18 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$ รูปที่ 3.19 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L=1pF$ ในรูปที่ 3.20 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสโดยใช้เบส-อิมิตเตอร์ขนานกับความต้านทาน

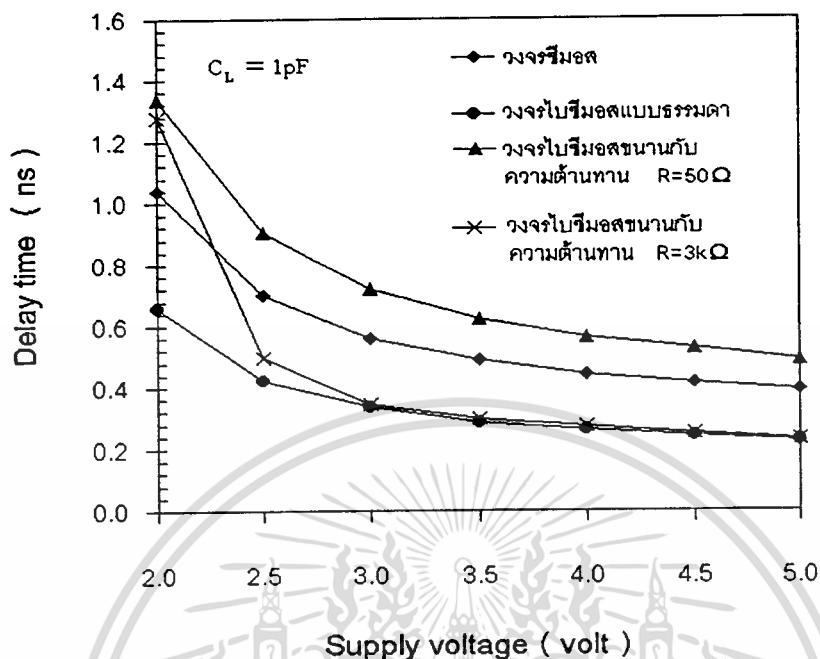
ส่วนคุณสมบัติทางไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน จะแสดงคุณสมบัติการถ่ายโอนแรงดันดังรูปที่ 3.21 ซึ่งจะได้อ่า $V_{OH} = 5V$ และ $V_{OL} = 0V$ และในส่วนคุณสมบัติทางด้านสวิทช์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน โดยการเปลี่ยนสัญญาณอินพุตให้เพิ่มขึ้นทีละน้อยในลักษณะของสัญญาณพัลส์จากนั้นทำการ วัดค่าเวลาที่เปลี่ยนไปต่อแรงดันดังแสดงในรูปที่ 3.22 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1pF$ และ รูปที่ 3.23 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.24 และ 3.25 เป็นการเปรียบเทียบผลตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทานเมื่อ $C_L = 1pF$ ถึง $10 pF$ ที่ $V_{DD}=5V$



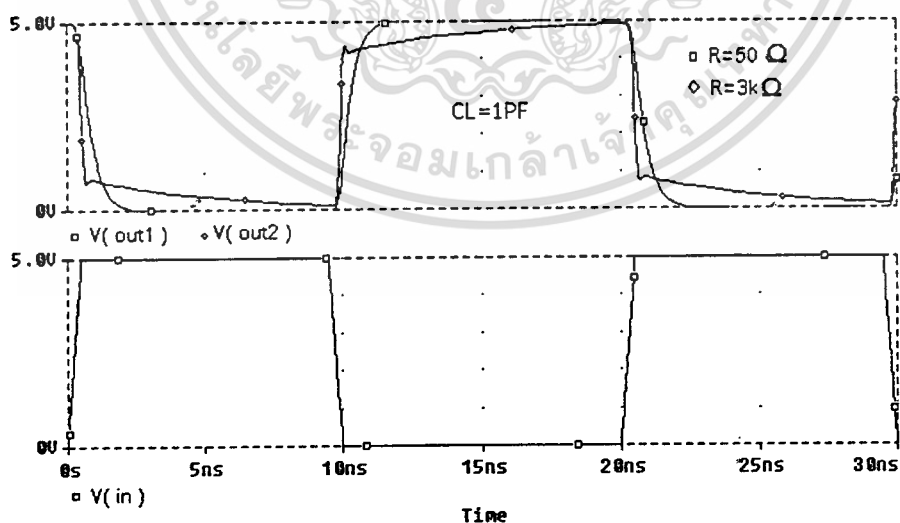
รูปที่ 3.18 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของ วงจรไบซีมอส

อินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา

และวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$



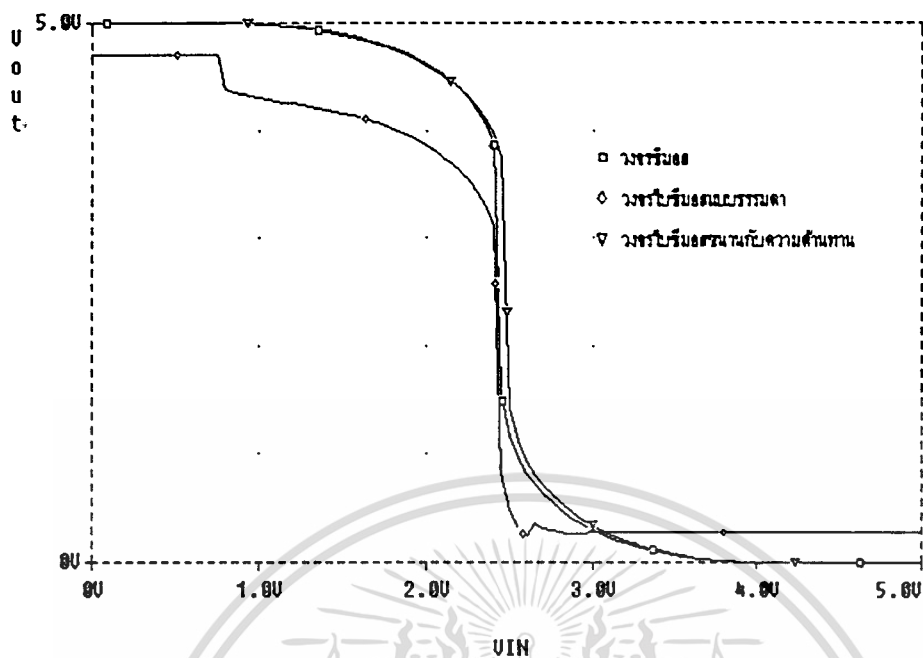
รูปที่ 3.19 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L = 1\text{pF}$



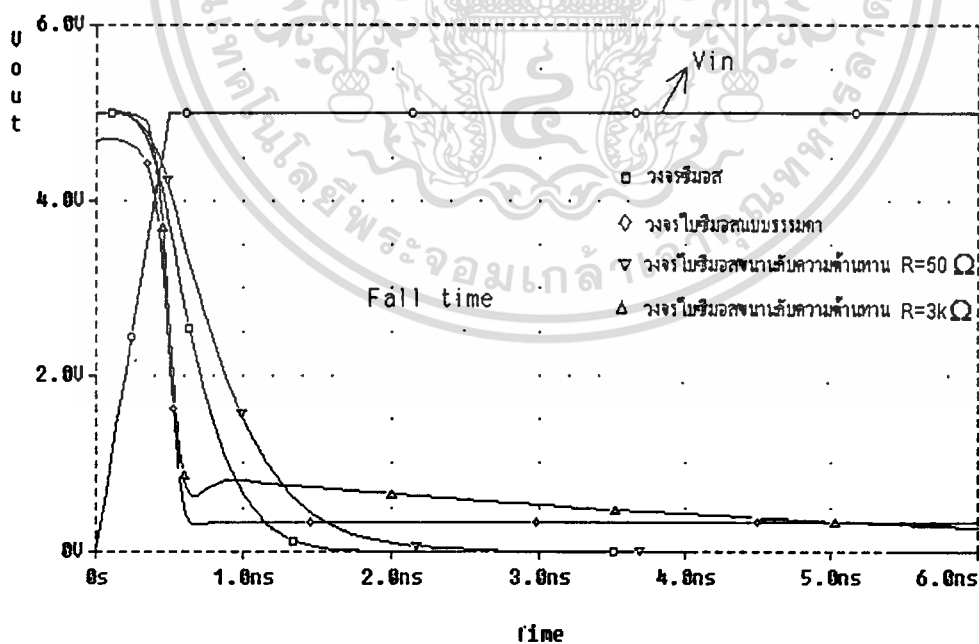
รูปที่ 3.20 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทานเมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD} = 5\text{V}$

เมื่อพิจารณากรณี ($R=50\Omega$) จากรูปที่ 3.18 เมื่อไม่มีโหลดคาปาซิแตนซ์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทานจะใช้ค่าหนึ่งเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 21.899 % และมากกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 92.084% ที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทานใช้ค่าหนึ่งเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 85.48 % และใช้ค่าหนึ่งเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 7.991 % และเช่นกันจากรูปที่ 3.19 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทานใช้ค่าหนึ่งเวลาน้อยกว่า วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 50.785 % และน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 22.305 % และที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทานจะใช้ ค่าหนึ่งเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 53.421 % และน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 19.611 %

เมื่อพิจารณากรณี ($R=3k\Omega$) จากรูปที่ 3.18 เมื่อไม่มีโหลดคาปาซิแตนซ์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทานจะใช้ค่าหนึ่งเวลามากกว่า วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 17.318 % และมากกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 91.62% ที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทานใช้ค่าหนึ่งเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 1.882 % และใช้ค่าหนึ่งเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 84.521 % และเช่นกันจากรูปที่ 3.19 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทาน จะใช้ค่าหนึ่งเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 48.612% และมากกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 18.874 % ที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทาน จะใช้ค่าหนึ่งเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 1.511 % และน้อยกว่าวงจรซิมอสอินเวอร์เตอร์ อยู่ 41.169 %

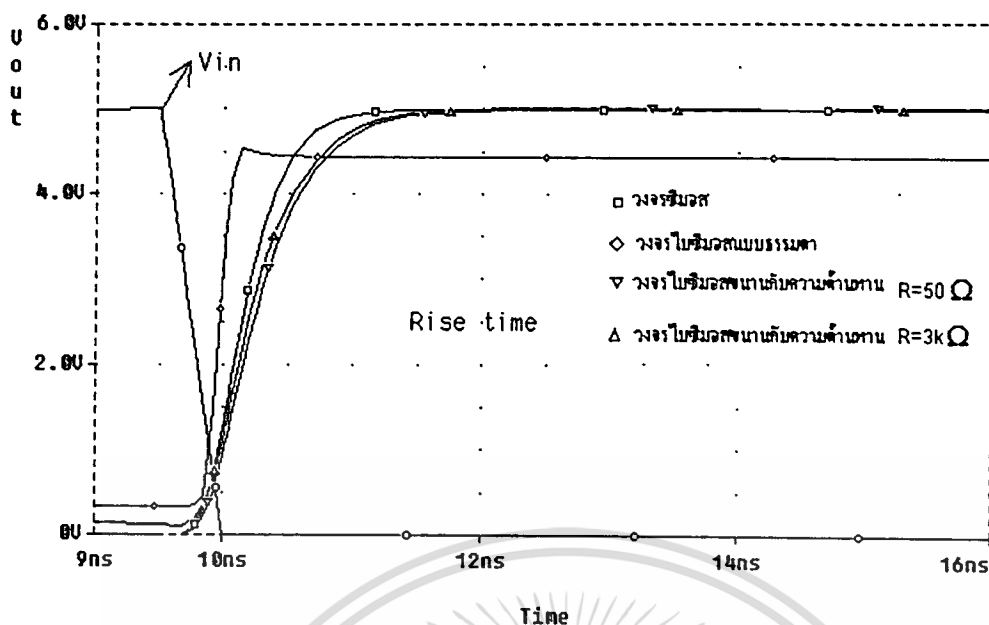


รูปที่ 3.21 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทานกับวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและ วงจรซีมอสอินเวอร์เตอร์

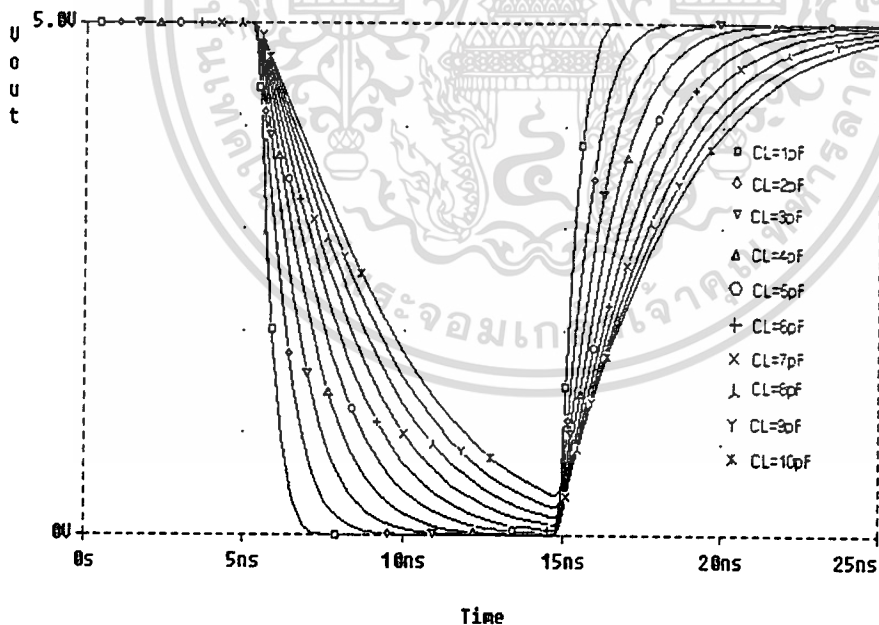


รูปที่ 3.22 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวนด์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา และวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5V$

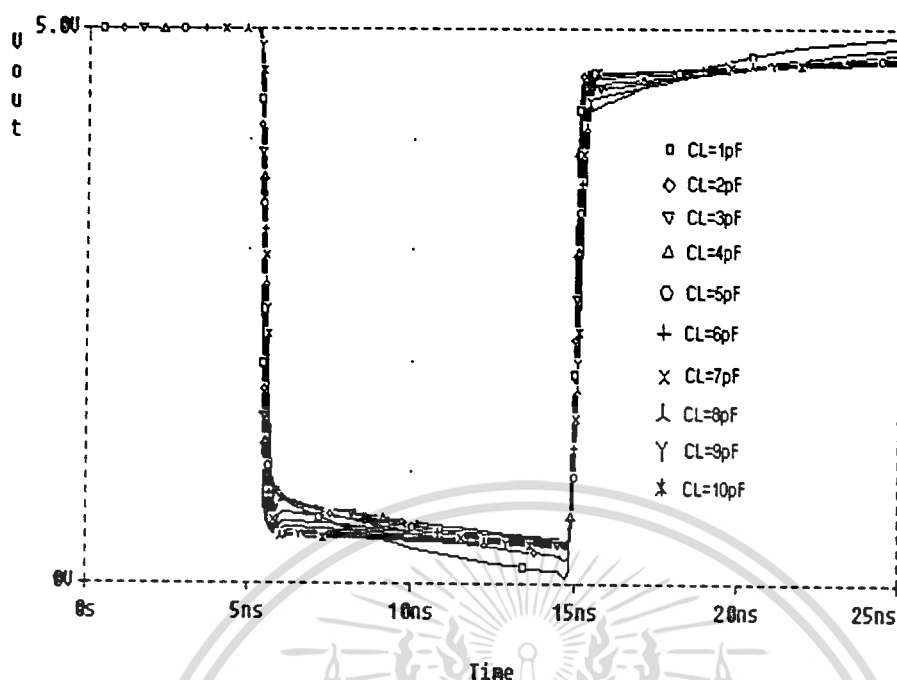
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.23 แสดงการเปรียบเทียบช่วงเวลาที่ใช้การเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ของวงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทาน วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาและวงจรชิ่งอินเวอร์เตอร์เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5 \text{ V}$

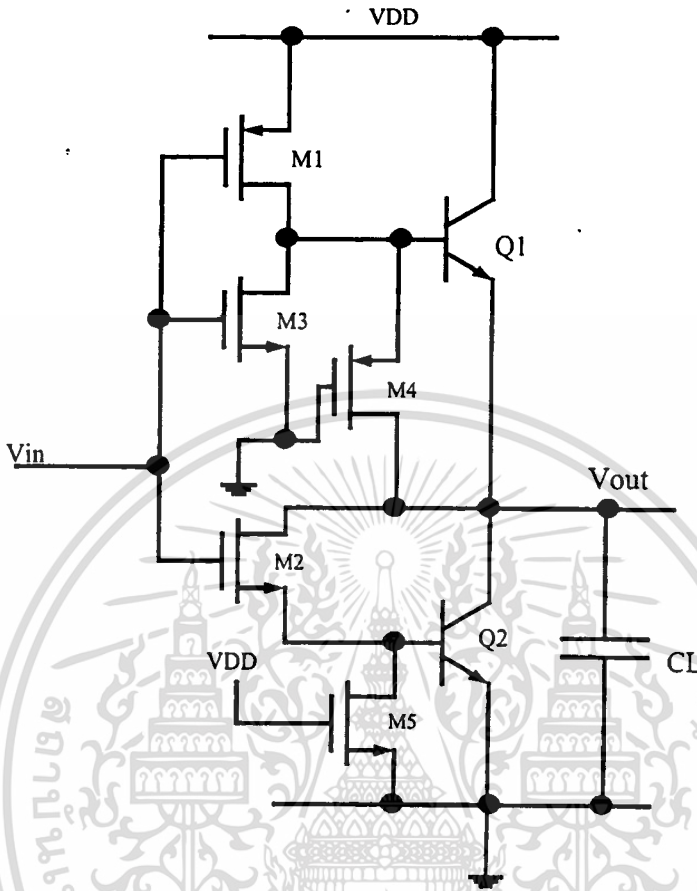


รูปที่ 3.24 แสดงผลการตอบสนองของวงจรไบซิมอสอินเวอร์เตอร์ขนานกับความต้านทาน ($R=50\Omega$) เมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5 \text{ V}$



รูปที่ 3.25 แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน ($R=3k\Omega$) เมื่อ $C_L=1pF$ ถึง $10 pF$ ที่ $V_{DD} = 5V$

3.3.2.2 วงจรไบซีมอสขนานกับทรานซิสเตอร์แบบมอสเฟต



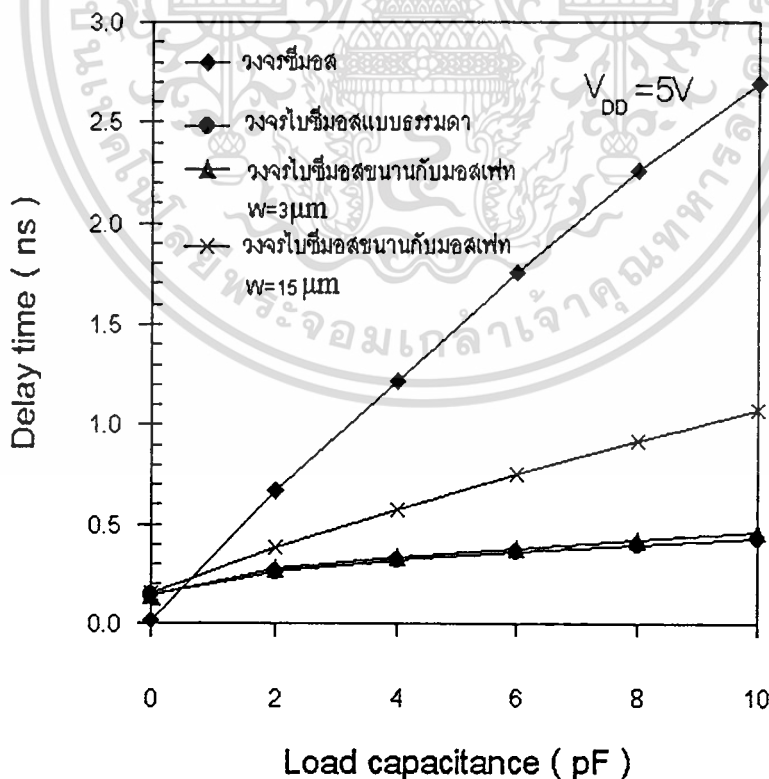
รูปที่ 3.26 วงจรไบซีมอสอินเวอร์เตอร์ขนานกับทรานซิสเตอร์แบบมอสเฟต

วงจรไบซีมอสอินเวอร์เตอร์โดยใช้วิธีเบส-อิมิตเตอร์ขนานกับทรานซิสเตอร์แบบมอสเฟต ดังรูปที่ 3.26 [16] ซึ่งวงจรนี้เหมือนกับวงจรไบซีมอสอินเวอร์เตอร์ขนานกับความต้านทาน โดยแทนความต้านทานด้วยทรานซิสเตอร์แบบมอสเฟตซึ่งจะแทนด้วยทรานซิสเตอร์แบบพีมอส (M4) และเอ็นมอส (M5) โดยใช้ความกว้างมอสเฟต (W) แทนขนาดของความต้านทาน หลักการทำงานของวงจรนี้คือเมื่ออินพุตมีสถานะเป็น “0” ทรานซิสเตอร์แบบพีมอส M1 จะทำงานและให้กระแสไหลผ่านไปยังขาเบสของทรานซิสเตอร์แบบไบโพลาร์ชนิดเอ็นพีเอ็น Q1 โดยทรานซิสเตอร์แบบพีมอส M4 ช่วยในการอัดประจุทำให้เอาท์พุทแวง์ได้ถึง V_{DD} และ เมื่ออินพุตมีสถานะเป็น “1” ทรานซิสเตอร์แบบเอ็นมอส M2 ทำงานซึ่งทำให้ Q2 ทำงานด้วยส่วนทรานซิสเตอร์แบบเอ็นมอส M5 ช่วยในการคายประจุเพื่อให้เอาท์พุทแวง์ได้ถึงกราวด์แต่วงจรนี้มีข้อเสียคือทั้ง M4 และ M5 จะทำงานตลอดเวลาดังในรูปที่ 3.27 แสดงการเปรียบเทียบระหว่างกำหนดเวลาต่อโหลด

คาชิต้านขั้วของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟตนั้น วงจรไบซีมอสอินเวอร์เตอร์แบบไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD} = 5V$ ในรูปที่ 3.28 แสดงการเปรียบเทียบระหว่างค่า
 หน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟต วงจรไบซีมอส
 เวิร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L = 1pF$ ในรูปที่ 3.29 แสดงรูปคลื่นเอาต์พุต
 เทียบกับอินพุตของวงจรไบซีมอสขนานกับมอสเฟตเมื่อ $C_L = 1pF$ ที่ $V_{DD} = 5V$

ส่วนคุณสมบัติทางไฟตรง ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟตแสดงคุณสมบัติ
 สมบัติการถ่ายโอนแรงดันดังรูปที่ 3.30 ซึ่งจะได้อ่า $V_{OH} = 5V$ และ $V_{OL} = 0V$ และในส่วนคุณสมบัติ
 ทางด้านสวิทช์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟต โดยเปลี่ยนสัญญาณอินพุต เพิ่ม
 ขึ้นทีละน้อยในลักษณะของสัญญาณพัลส์จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดันดังรูปที่ 3.31 เป็น
 การเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซีมอส
 อินเวอร์เตอร์ขนานกับมอสเฟต วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์
 เวิร์เตอร์เมื่อ $C_L = 1 pF$ และรูปที่ 3.32 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณ
 กราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.33 และ 3.34 เป็นการเปรียบเทียบผลตอบสนองของวงจรไบซีมอส
 อินเวอร์เตอร์ ขนานกับมอสเฟตโดยที่ $C_L = 1pF$ ถึง $10 pF$ ที่ $V_{DD} = 5V$



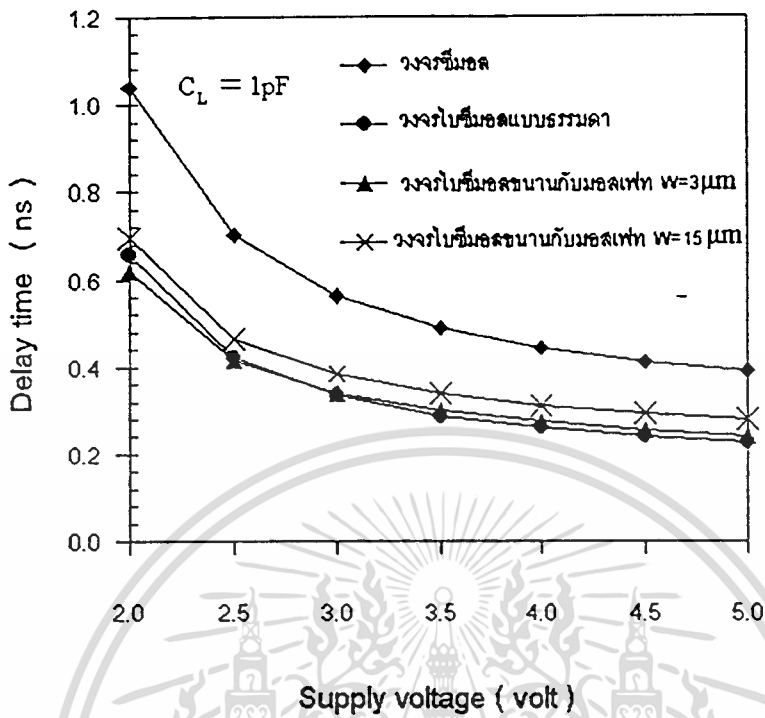
รูปที่ 3.27 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์

เตอร์ขนานกับมอสเฟต วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอิน

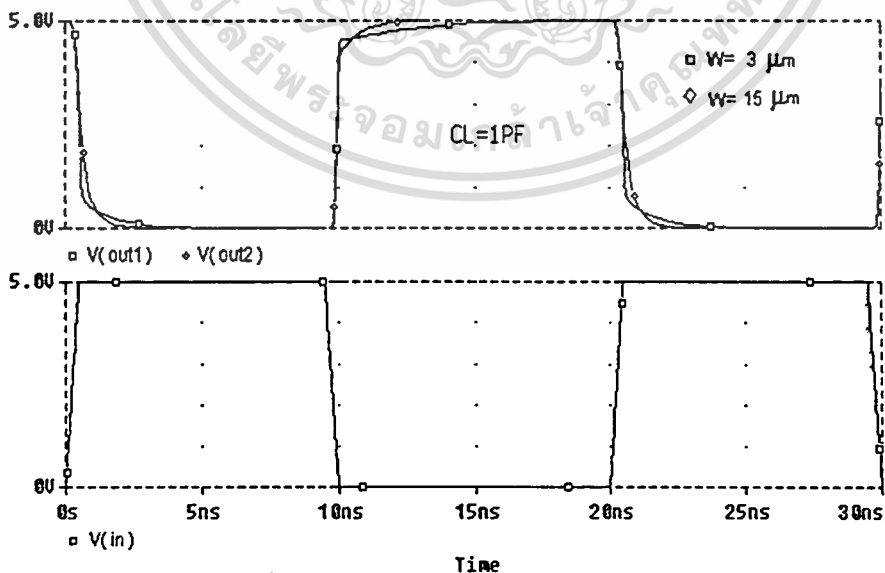
เอกสารนี้เป็นเอกสารที่จัดทำขึ้นไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เวอร์เตอร์ ที่ $V_{DD} = 5V$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.28 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรมือถืออินเวอร์เตอร์ขนาดานกับมอสเฟต วงจรมือถืออินเวอร์เตอร์แบบธรรมดาและวงจรมือถืออินเวอร์เตอร์ที่ $C_L=1\text{pF}$

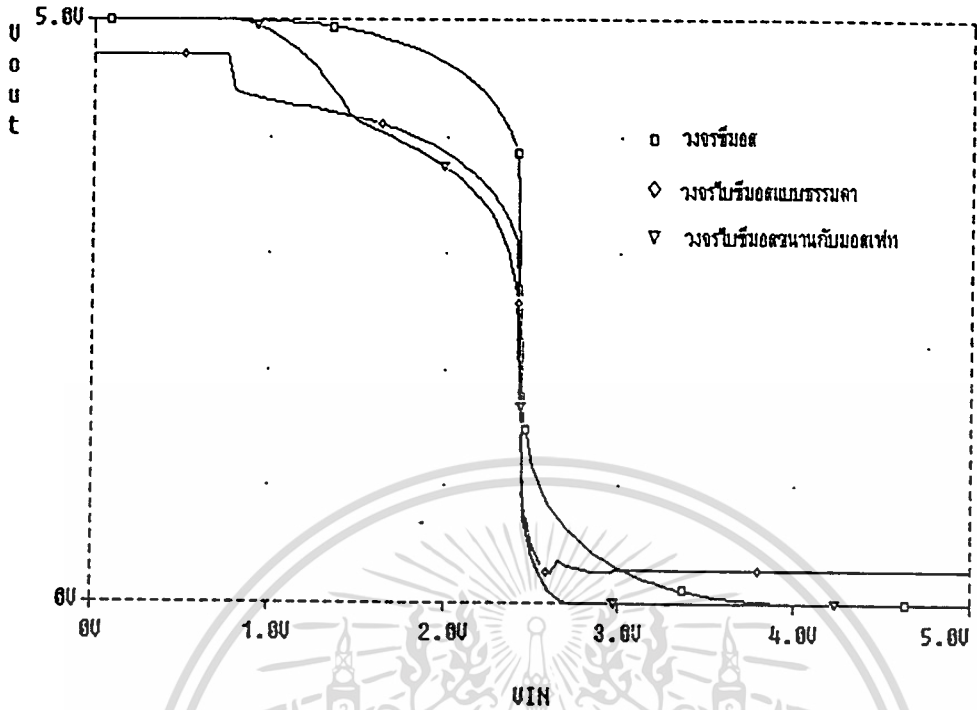


รูปที่ 3.29 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรมือถืออินเวอร์เตอร์ขนาดานกับ

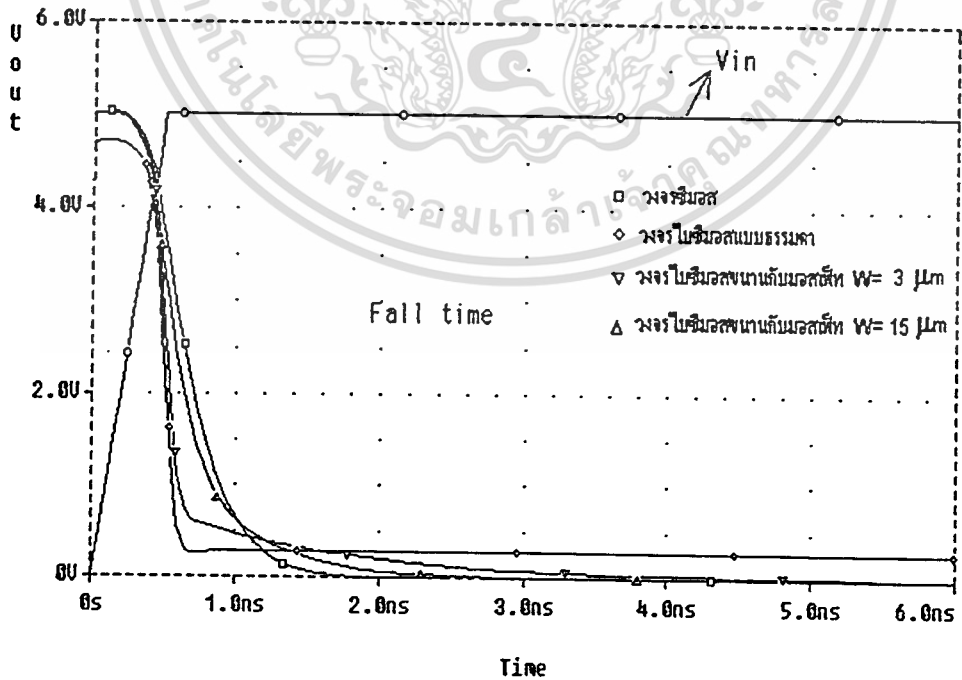
มอสเฟต เมื่อ $C_L = 1\text{pF}$ ที่ $V_{DD} = 5\text{V}$
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อพิจารณากรณี ($W = 3\mu\text{m}$) จากรูปที่ 3.27 เมื่อไม่มีโพลคาปาซิแตนซ์ วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟต จะใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 1.333 % และใช้ค่าน่วงเวลามากกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 90 % ที่โพลคาปาซิแตนซ์ 10 pF วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟตใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 6.387 % และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 83.147 % และเช่นกันจากรูปที่ 3.28 จะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟตใช้ค่าน่วงเวลาน้อยกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 5.779 % และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 40.317 % และที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟต จะใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 5.59 % และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 38.627 %

เมื่อพิจารณากรณี ($W = 15\mu\text{m}$) จากรูปที่ 3.27 เมื่อไม่มีโพลคาปาซิแตนซ์ วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟต ใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 4.516 % และใช้ค่าน่วงเวลามากกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 90.322 % ที่โพลคาปาซิแตนซ์ 10 pF วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟตใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 60.206 % และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 60.356 % และเช่นกันจากรูปที่ 3.28 จะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟตนั้น ใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 5.667 % และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 32.851 % และที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสตินเวอร์เตอร์ขนานกับมอสเฟต ใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสตินเวอร์เตอร์แบบธรรมดาอยู่ 18.425 % และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสตินเวอร์เตอร์อยู่ 28.970 %

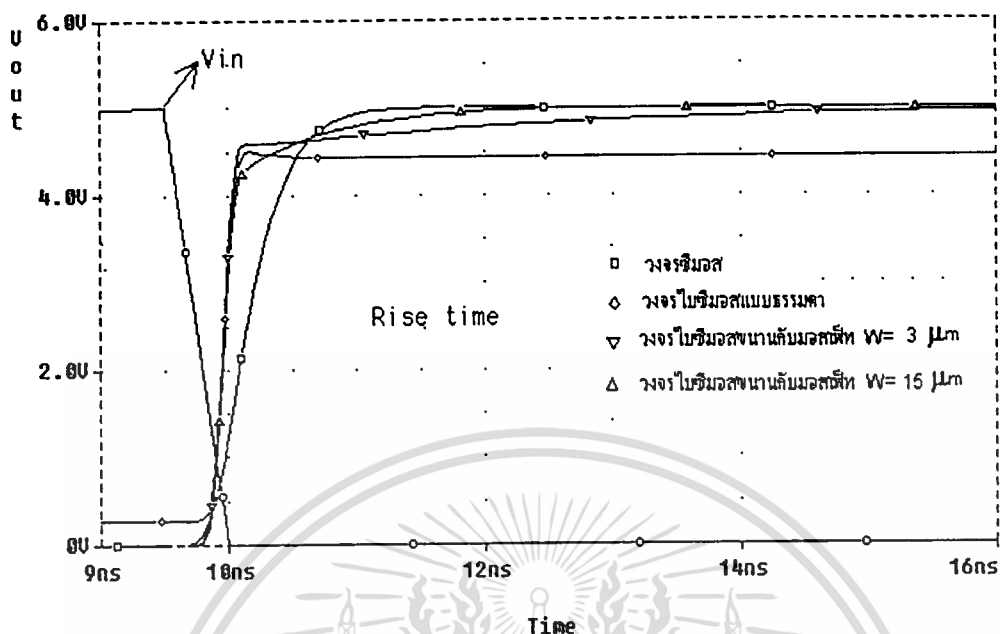


รูปที่ 3.30 แสดงการเปรียบเทียบคุณสมบัติทางค่านสัญญาณไฟตรงของวงจรไบร์ตอินเวอร์เตอร์ ขนาดกันมอสเฟตกับวงจรไบร์ตอินเวอร์เตอร์แบบธรรมดาและ วงจรซีมอสอินเวอร์เตอร์

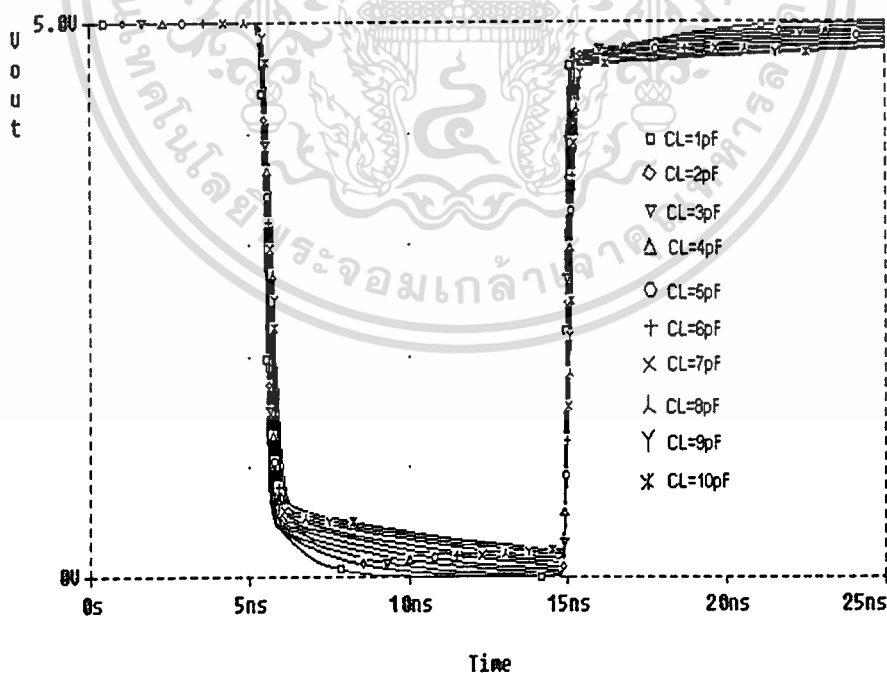


รูปที่ 3.31 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์

ของวงจรไบร์ตอินเวอร์เตอร์ขนาดกันมอสเฟต วงจรไบร์ตอินเวอร์เตอร์แบบ ธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$

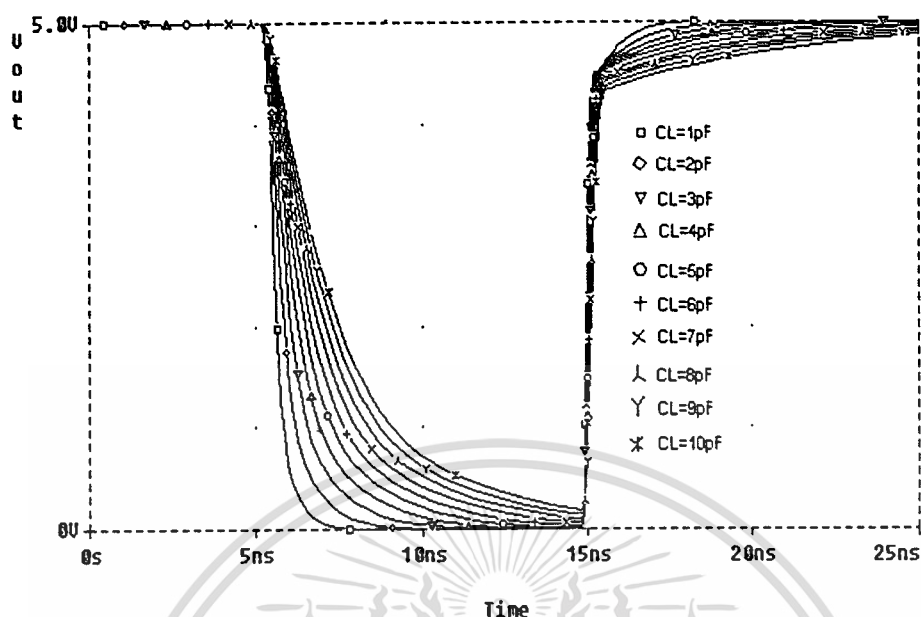


รูปที่ 3.32 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ของวงจรไบซมอสอินเวอร์เตอร์ขนานกับมอสเฟต วงจรไบซมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซิมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$



รูปที่ 3.33 แสดงผลการตอบสนองของวงจรไบซมอสอินเวอร์เตอร์ขนานกับมอสเฟต ($W=3 \mu\text{m}$) เมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$

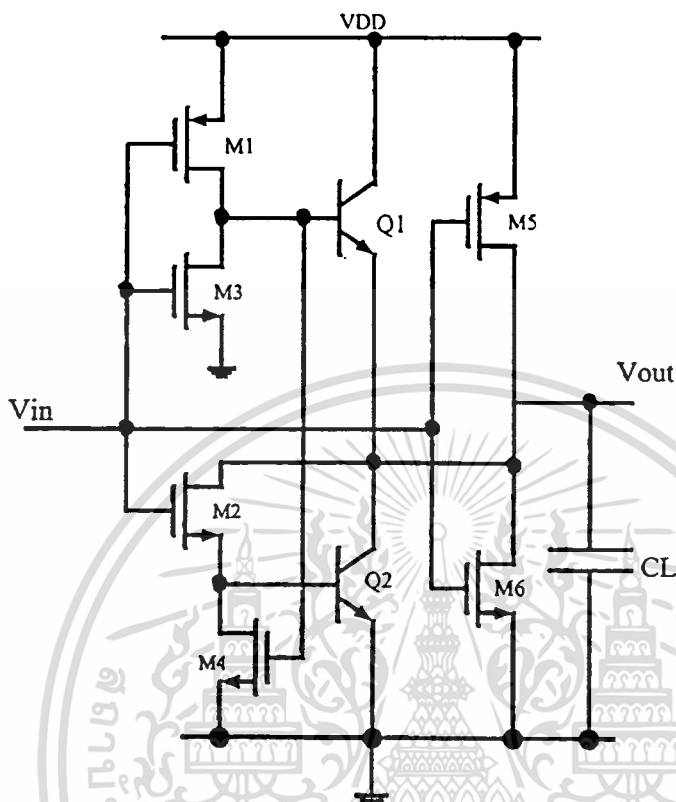
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.34 แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับมอสเฟต ($W=15\mu\text{m}$)

เมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$

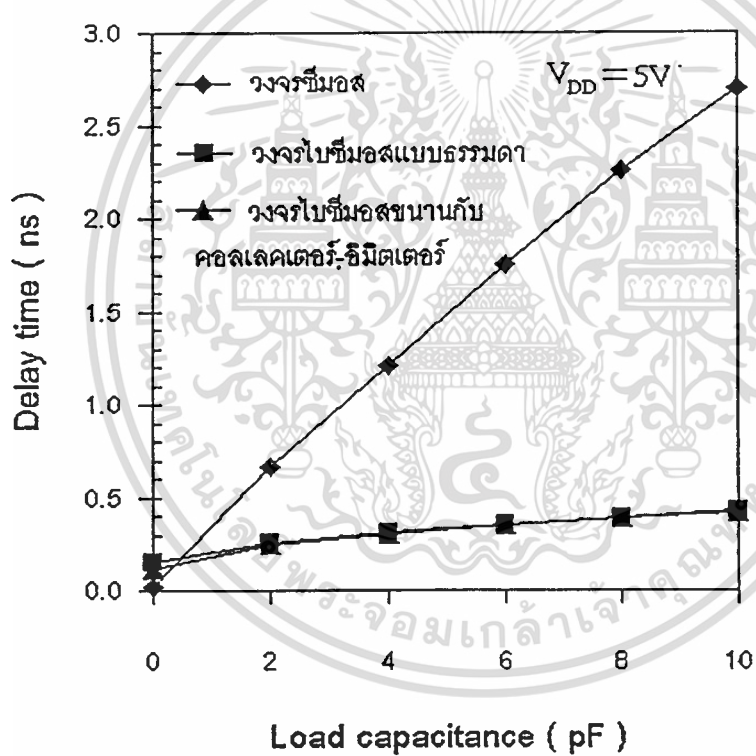
3.3.2.3 วงจรไบสมอสขนานกับคอลเลคเตอร์-อิมิตเตอร์



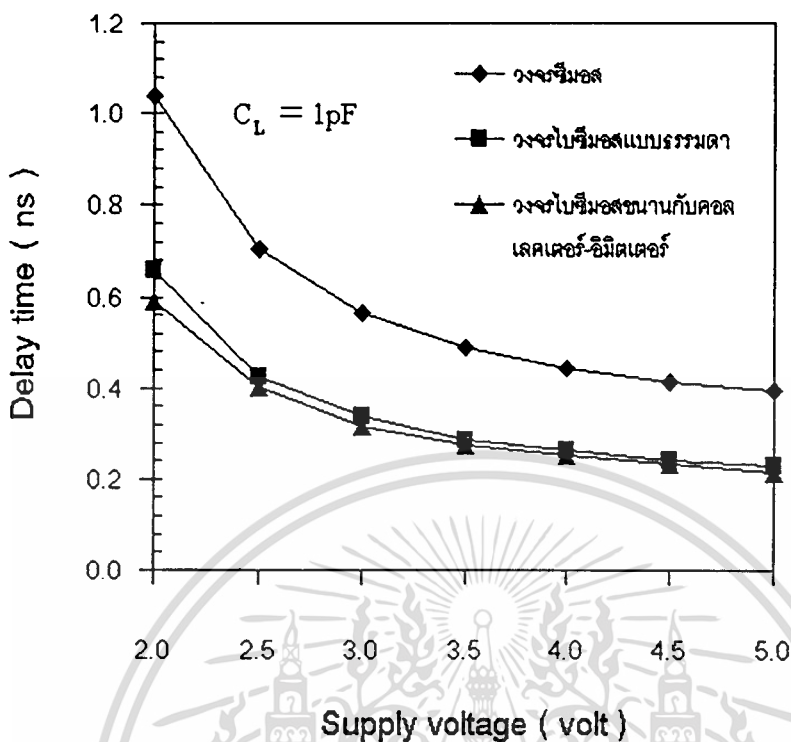
รูปที่ 3.35 วงจรไบสมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์

จากวงจรไบสมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ใน รูปที่ 3.35 ขาคอลเลคเตอร์และอิมิตเตอร์ของทรานซิสเตอร์แบบไบโพลาร์ชนิดเอ็นพีเอ็น Q1 และ Q2 ตามลำดับถูกขนาน โดยทรานซิสเตอร์แบบพีมอส M5 และแบบเอ็นมอส M6 ตามลำดับซึ่งใช้วงจรไบสมอสอินเวอร์เตอร์ ที่ต่อขนานอยู่นี้จะถูกควบคุมโดยอินพุต รูปที่ 3.36 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อโหลด คาปาซิแตนซ์ของวงจรไบสมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบสมอส อินเวอร์เตอร์แบบธรรมดาและวงจรไบสมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$ รูปที่ 3.37 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรไบสมอสอินเวอร์เตอร์ขนานกับ คอลเลคเตอร์-อิมิตเตอร์ วงจรไบสมอสอินเวอร์เตอร์แบบธรรมดาและวงจรไบสมอสอินเวอร์เตอร์ที่ $C_L = 1pF$ ในรูปที่ 3.38 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบสมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์

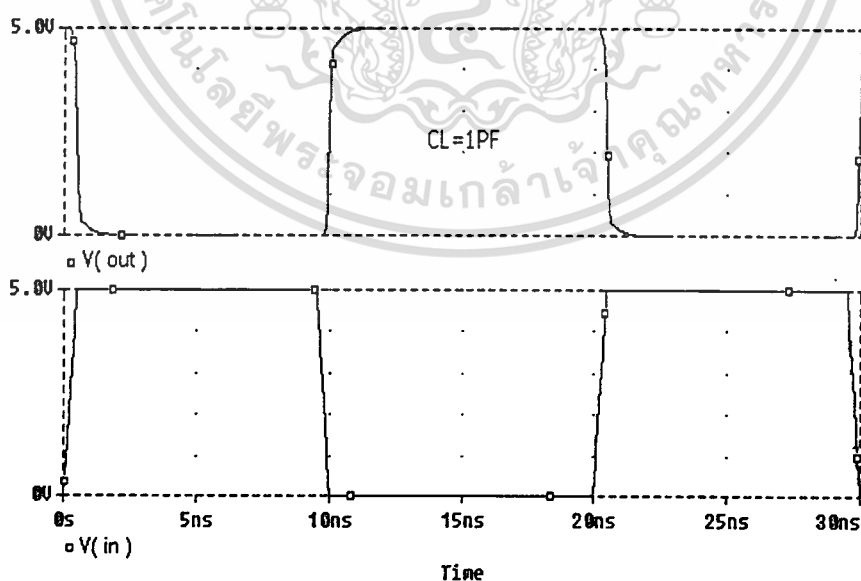
ส่วนคุณสมบัติทางสัญญาณไฟตรงของวงจรไบซีมอสขนานกับคอลเลคเตอร์-อิมิตเตอร์โดยจะแสดงคุณสมบัติการถ่ายโอนแรงดันใน รูปที่ 3.39 ซึ่งจะได้ค่า $V_{OH} = 5V$ และ $V_{OL} = 0V$ และในส่วนคุณสมบัติทางสวิตชิงของวงจรไบซีมอสขนานกับคอลเลคเตอร์-อิมิตเตอร์ทำได้โดยการเปลี่ยนสัญญาณอินพุตเพิ่มขึ้นทีละน้อยในลักษณะสัญญาณพัลส์จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดันดังรูปที่ 3.40 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซีมอสขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา และวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1\text{ pF}$ และ รูปที่ 3.41 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.42 เป็นการเปรียบเทียบผลการตอบสนองของวงจรไบซีมอสขนานกับคอลเลคเตอร์-อิมิตเตอร์โดยที่ $C_L = 1\text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5V$



รูปที่ 3.36 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซีมอสอินเวอร์เตอร์และวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD} = 5V$



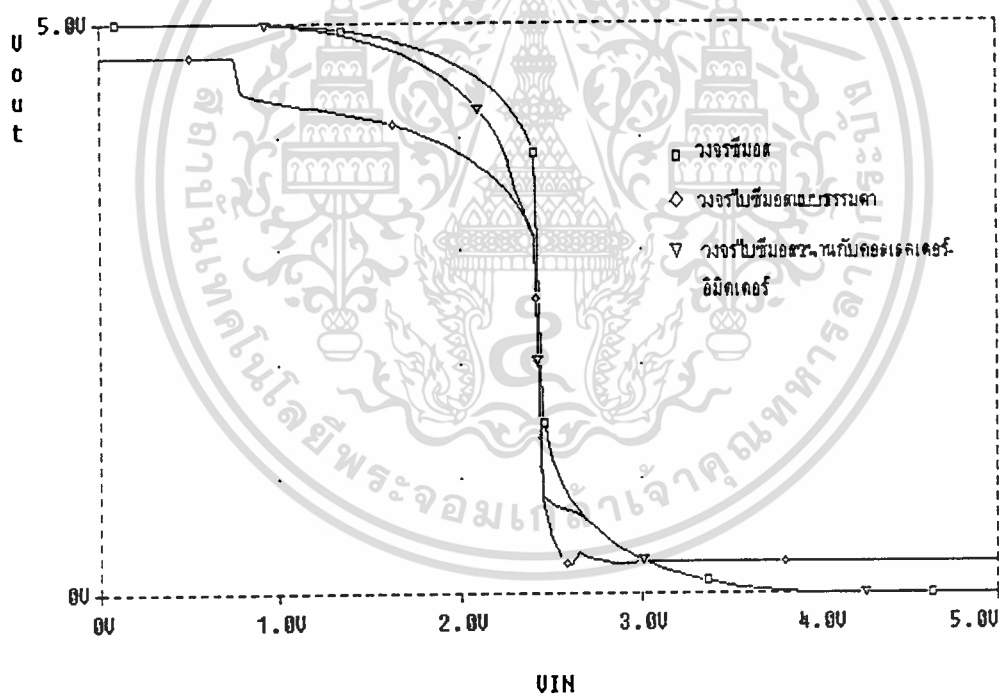
รูปที่ 3.37 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L = 1\text{pF}$



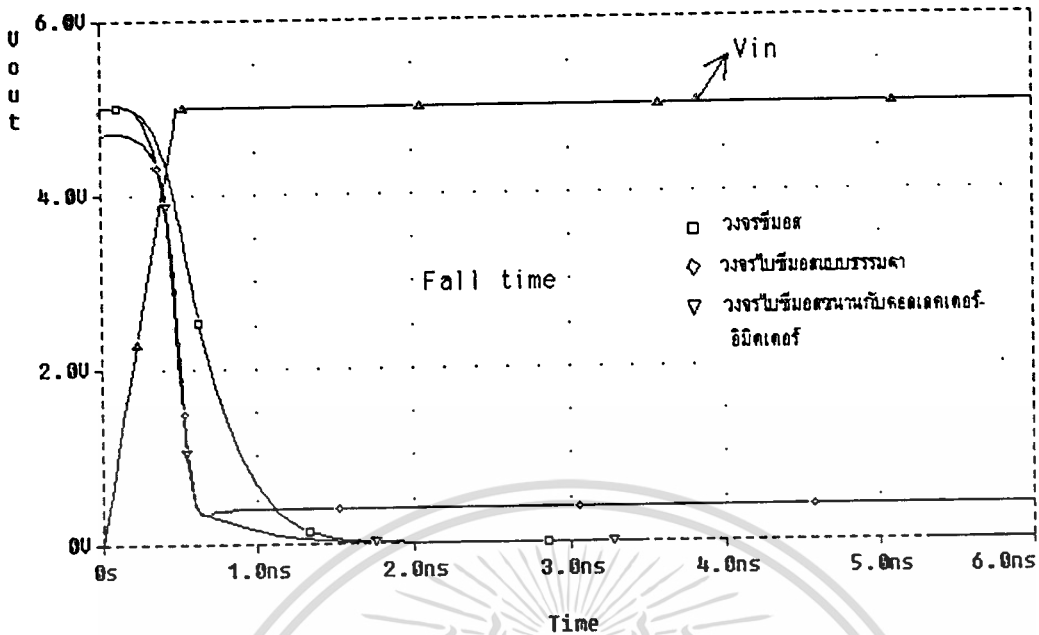
รูปที่ 3.38 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์เมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD} = 5\text{V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

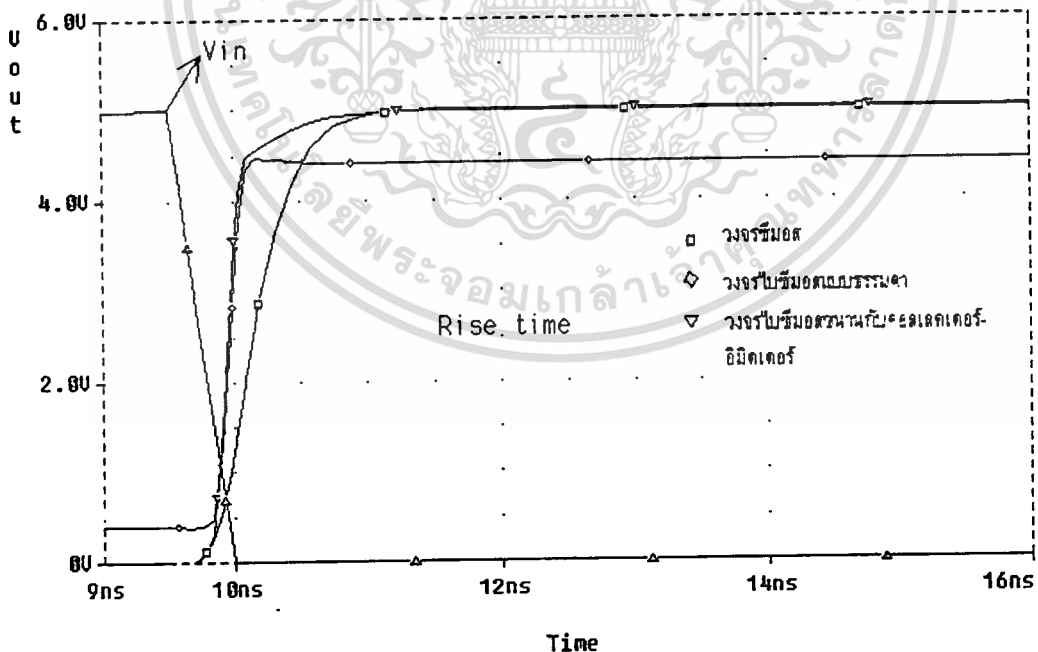
จากรูปที่ 3.36 เมื่อพิจารณากรณีเมื่อไม่มีโหลดคาปาซิแตนซ์ วงจรไบซมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์จะใช้กำหนดเวลาน้อยกว่าวงจรไบซมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 22.297 % และมากกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 83.69 % ที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบซมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ใช้กำหนดเวลาน้อยกว่าวงจรไบซมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 0.3529% และ จะใช้กำหนดเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 84.279% และจากรูปที่ 3.37 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์วงจรไบซมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ ใช้กำหนดเวลาน้อยกว่าวงจรไบซมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 10.114 % และ ใช้กำหนดเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 43.063 % และที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซมอสอินเวอร์เตอร์ ขนานกับคอลเลคเตอร์-อิมิตเตอร์จะใช้กำหนดเวลามากกว่าวงจรไบซมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 49.56 % และ ใช้กำหนดเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์ อยู่ 70.775 %



รูปที่ 3.39 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์กับ วงจรไบซมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซิมอสอินเวอร์เตอร์



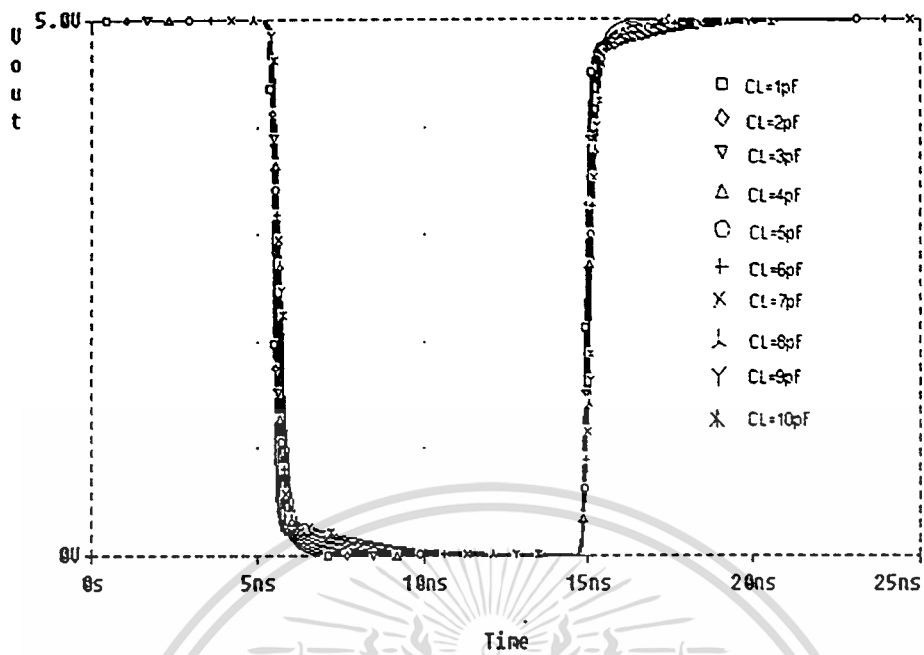
รูปที่ 3.40 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวนด์ของวงจรไบซิมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาและวงจรขั้วมอดอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$



รูปที่ 3.41 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก กราวนด์ไปยัง V_{DD} ของวงจรไบซิมอสอินเวอร์เตอร์ขนานกับคอลเลคเตอร์-อิมิตเตอร์ วงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาและวงจรขั้วมอดอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

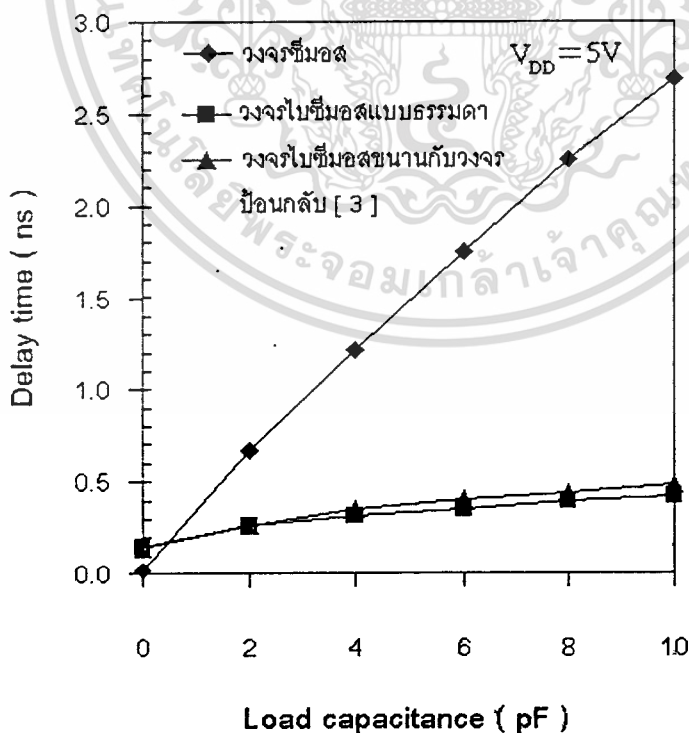
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.42 แสดงผลการตอบสนองของ วงจรไบซมอสอินเวอร์ชันานกับคอลเลคเตอร์ - อิมิตเตอร์เมื่อ $C_L = 1\text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$

แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$ รูปที่ 3.45 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ ที่ $C_L = 1pF$ รูปที่ 3.46 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ

ส่วนคุณสมบัติทางไฟฟ้าของวงจรไบซีมอสขนานกับวงจรป้อนกลับแสดงคุณสมบัติการถ่ายโอนแรงดันดังรูปที่ 3.47 ซึ่งจะได้ค่า $V_{OH} = 5V$ และ $V_{OL} = 0V$ และในส่วนคุณสมบัติทางสวิตช์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับทำได้โดยเปลี่ยนสัญญาณอินพุตให้เพิ่มขึ้นทีละน้อยในลักษณะของสัญญาณพัลส์จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดันดังในรูปที่ 3.48 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา และ วงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1pF$ และรูปที่ 3.49 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.50 เป็นการเปรียบเทียบผลตอบสนองของวงจรไบซีมอสขนานกับวงจรป้อนกลับเมื่อ $C_L = 1pF$ ถึง $10pF$ ที่ $V_{DD} = 5V$



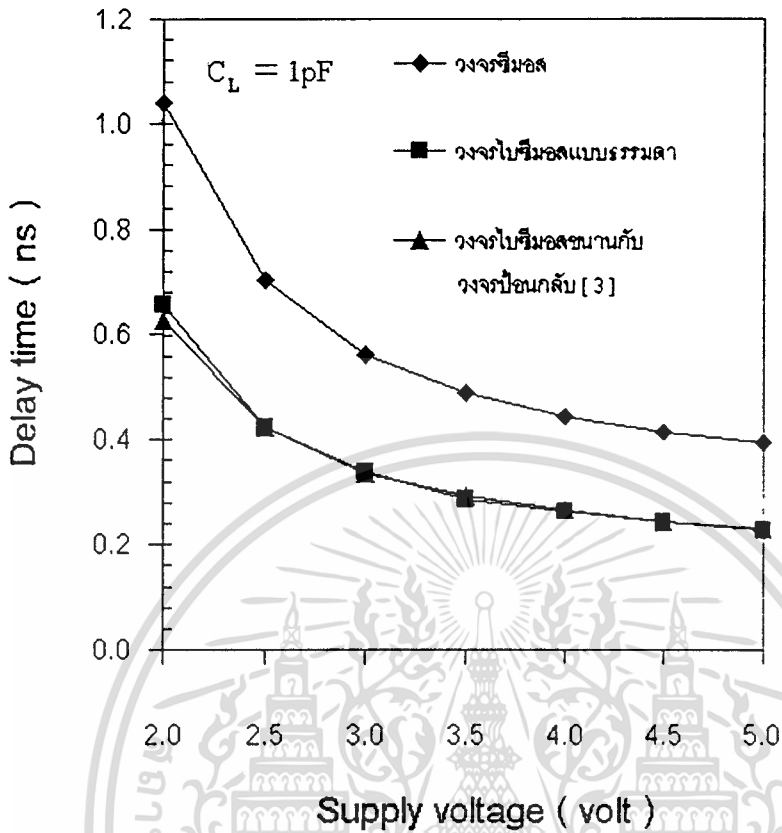
รูปที่ 3.44 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของ วงจรไบซีมอส

อินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา

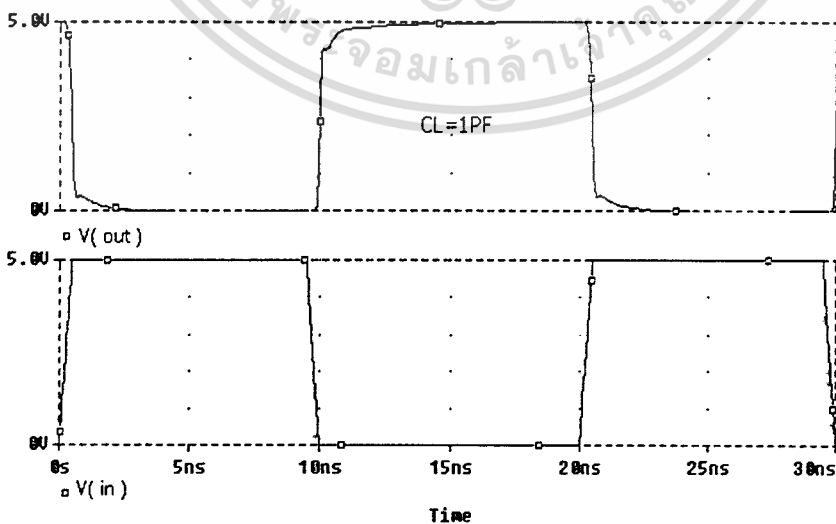
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

และวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD}=5V$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเปิดเผยข้อมูลใดๆ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



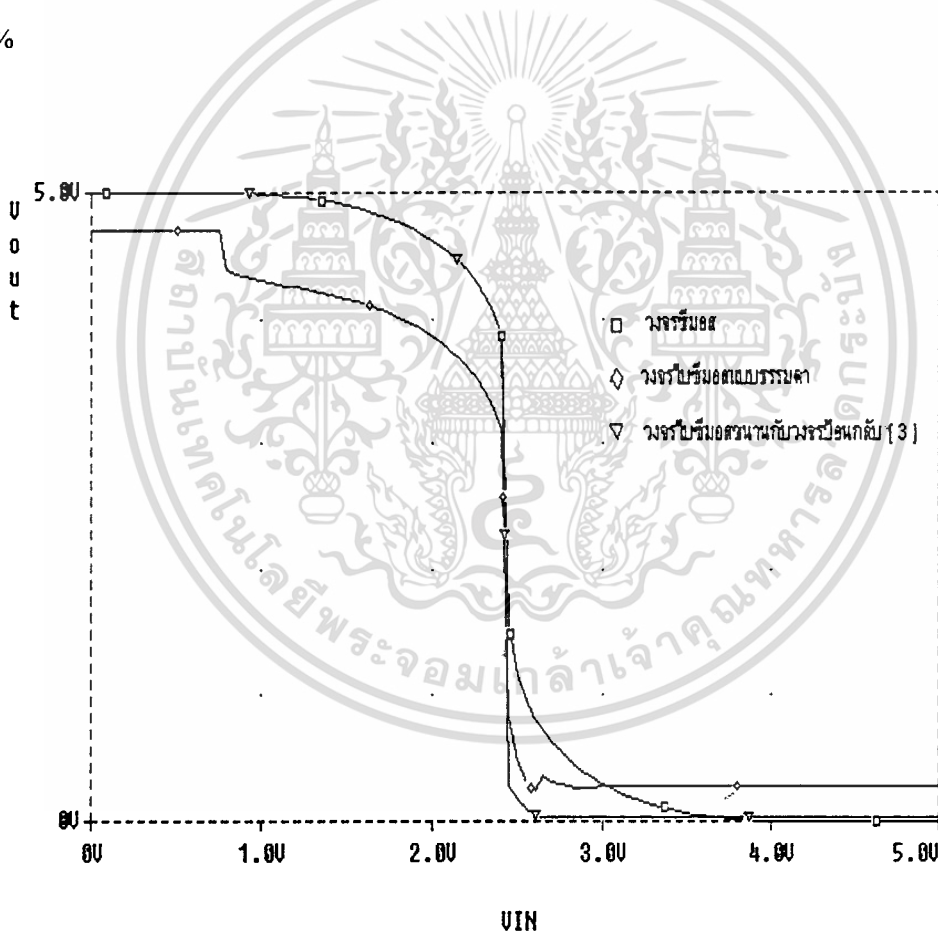
รูปที่ 3.45 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $C_L = 1\text{pF}$



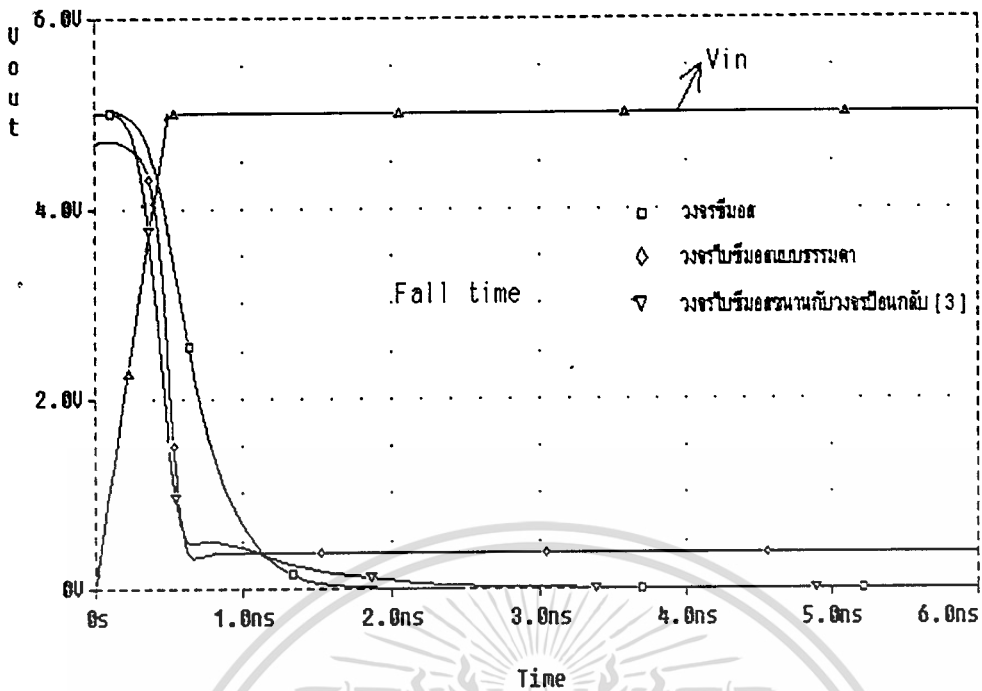
รูปที่ 3.46 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจร

เอกสารนี้เปิดเผยกับเมื่อ $C_L = 1\text{pF}$ ที่ $V_{DD} = 5\text{V}$ การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

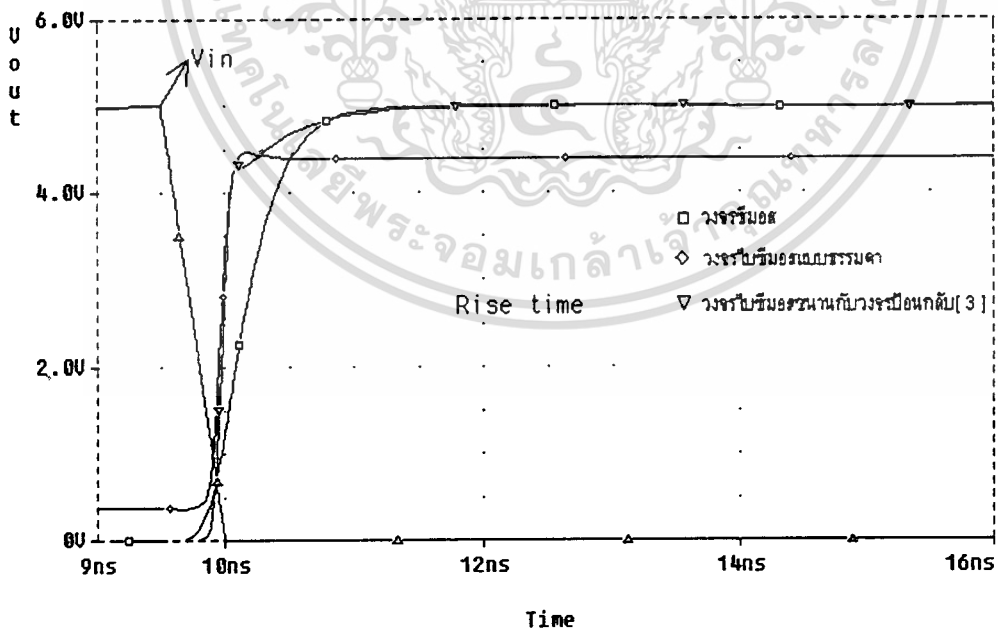
จากรูปที่ 3.44 เมื่อพิจารณากรณีเมื่อไม่มีโหลดคาปาซิแตนซ์ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับจะใช้ค่าหนึ่งเวลาน้อยกว่าวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 5.40 % และใช้ค่าหนึ่งเวลามากกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 89.285 % ที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับใช้ค่าหนึ่งเวลามากกว่าวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 11.642 % และใช้ค่าหนึ่งเวลาน้อยกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 82.145 % และ เช่นกันจากรูปที่ 3.45 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับใช้ค่าหนึ่งเวลาน้อยกว่า วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 4.41% และใช้ค่าหนึ่งเวลาน้อยกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 39.45% ที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซีมอสอินเวอร์เตอร์ ขนานกับวงจรป้อนกลับ จะใช้ค่าหนึ่งเวลามากกว่าวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 0.4366 % และใช้ค่าหนึ่งเวลาน้อยกว่าวงจรซีมอสอินเวอร์เตอร์ อยู่ 41.80 %



รูปที่ 3.47 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับกับวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและ วงจรซีมอสอินเวอร์เตอร์



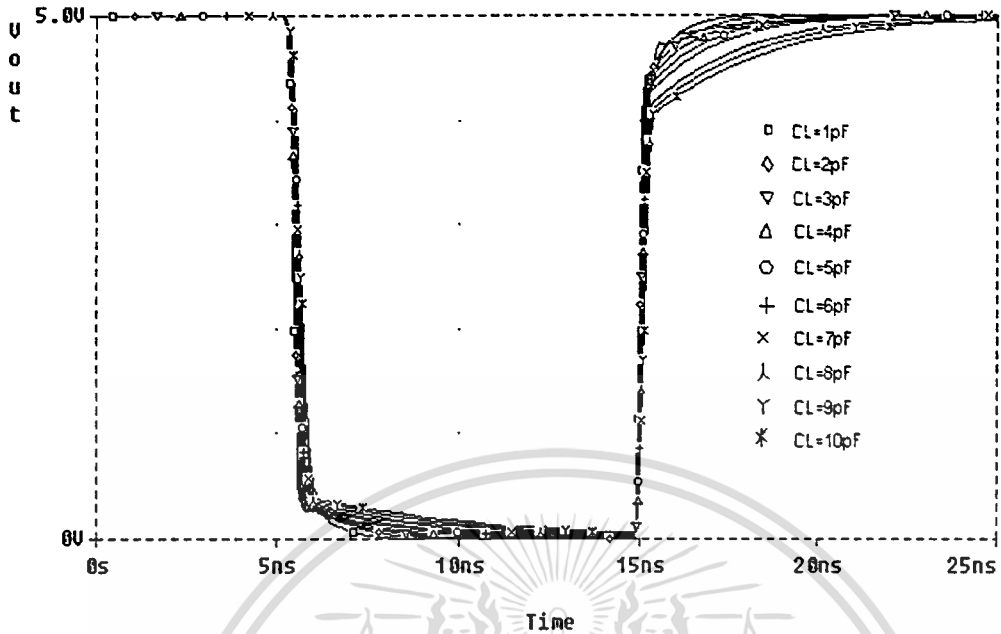
รูปที่ 3.48 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$



รูปที่ 3.49 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

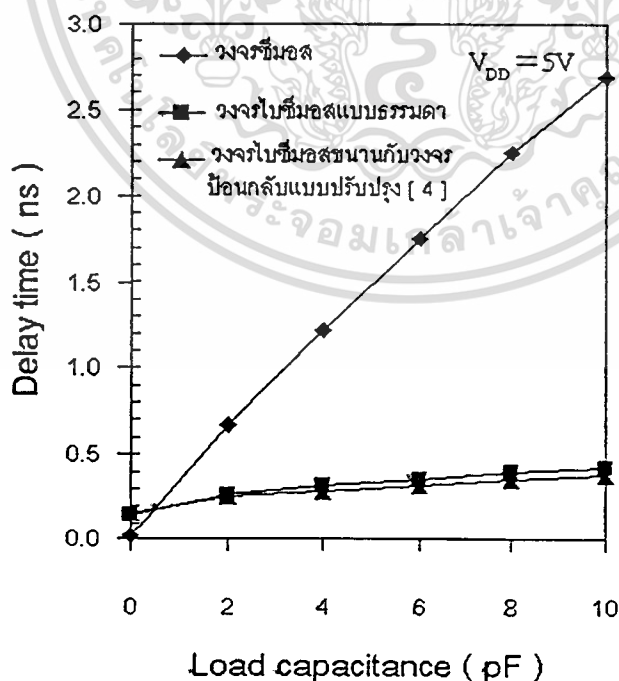


รูปที่ 3.50 แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับเมื่อ

$C_L = 1\text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$

วงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD} = 5V$ รูปที่ 3.53 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซีมอสอินเวอร์เตอร์ขนานวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา และวงจรซีมอสอินเวอร์เตอร์ที่ $C_L = 1pF$ รูปที่ 3.54 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสชนิดนี้เป็นการปรับปรุงส่วน pull down ใหม่ทำให้มีค่า fall time ที่ดีกว่าวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ [3]

ส่วนคุณสมบัติทางไฟตรงของวงจรไบซีมอสขนานกับวงจรป้อนกลับแบบปรับปรุงแสดงคุณสมบัติการถ่ายโอนแรงดันดังรูปที่ 3.55 ซึ่งจะได้อ่านค่า $V_{OH} = 5V$ และ $V_{OL} = 0V$ และในส่วนคุณสมบัติทางสวิตชิ่งของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงทำโดยเปลี่ยนสัญญาณอินพุตให้เพิ่มขึ้นทีละน้อยในลักษณะของสัญญาณพัลส์ จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดันดังรูปที่ 3.56 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์เมื่อ $C_L = 1pF$ และรูปที่ 3.57 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ส่วนรูปที่ 3.58 เป็นการเปรียบเทียบผลตอบสนองของวงจรไบซีมอสขนานกับวงจรป้อนกลับแบบปรับปรุงโดยที่ $C_L = 1pF$ ถึง $10pF$ ที่ $V_{DD} = 5V$



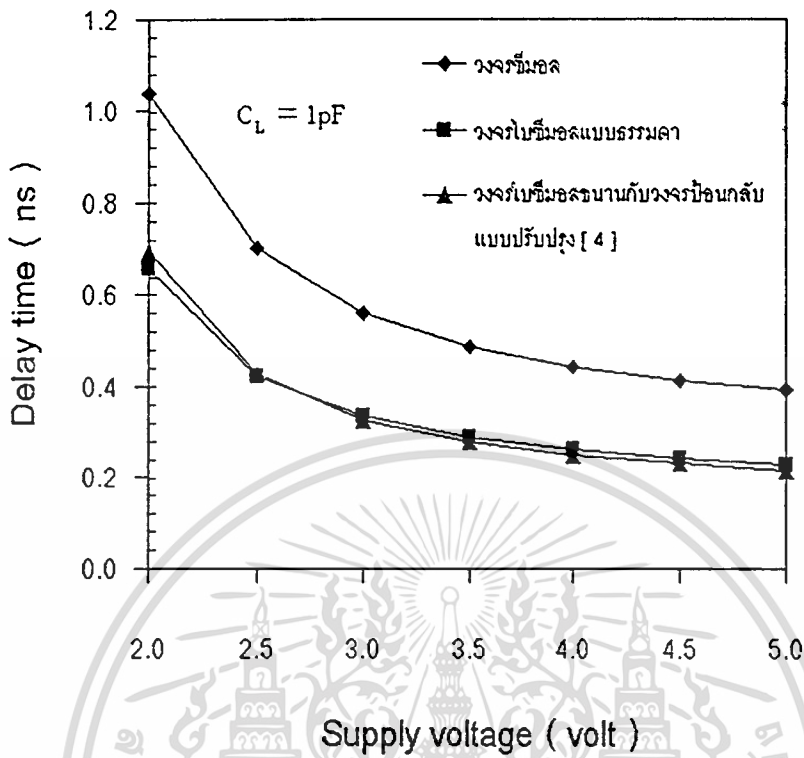
รูปที่ 3.52 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอส

อินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบซีมอสอินเวอร์เตอร์

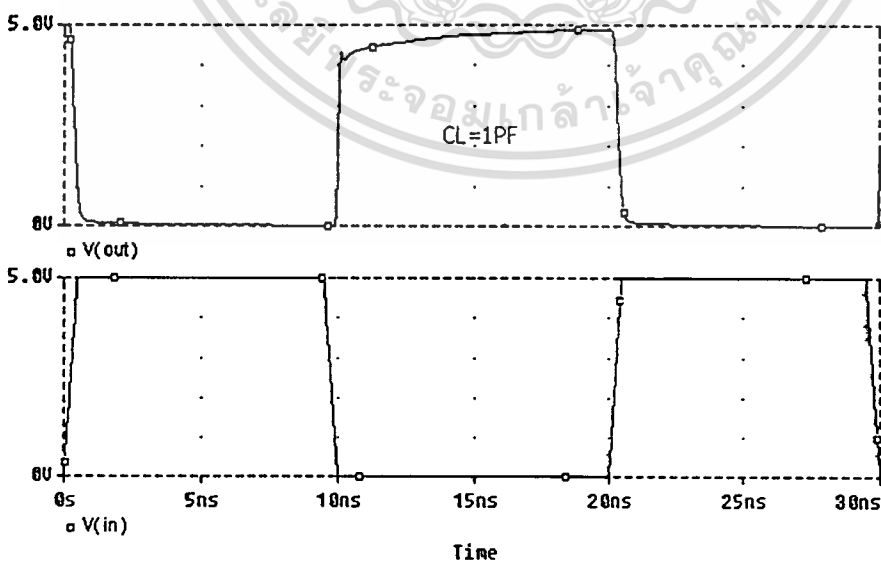
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ที่ $V_{DD} = 5V$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.53 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อแรงดันไฟเลี้ยงของวงจรไมมีมอลอินเวอร์เตอร์ขนานวงจรป้อนกลับแบบปรับปรุง วงจรไมมีมอลอินเวอร์เตอร์แบบธรรมดาและวงจรไมมีมอลอินเวอร์เตอร์ที่ $C_L = 1\text{pF}$



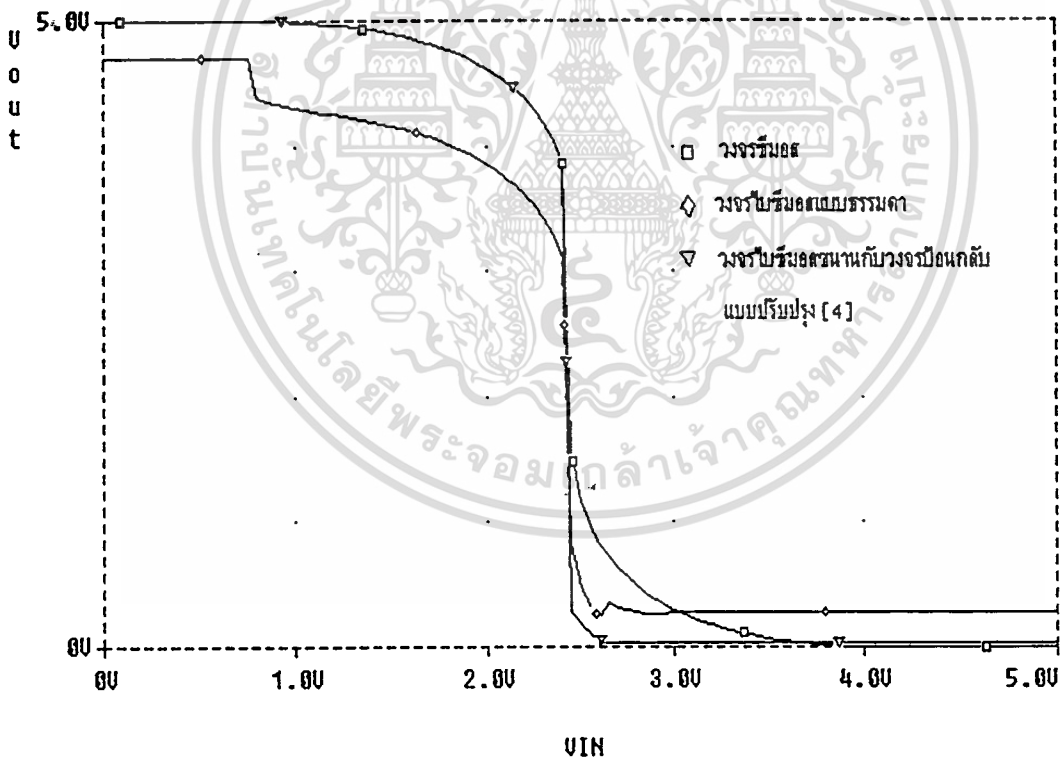
รูปที่ 3.54 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไมมีมอลอินเวอร์เตอร์ขนานกับวงจร

ป้อนกลับแบบปรับปรุง เมื่อ $C_L = 1\text{pF}$ ที่ $V_{DD} = 5\text{V}$

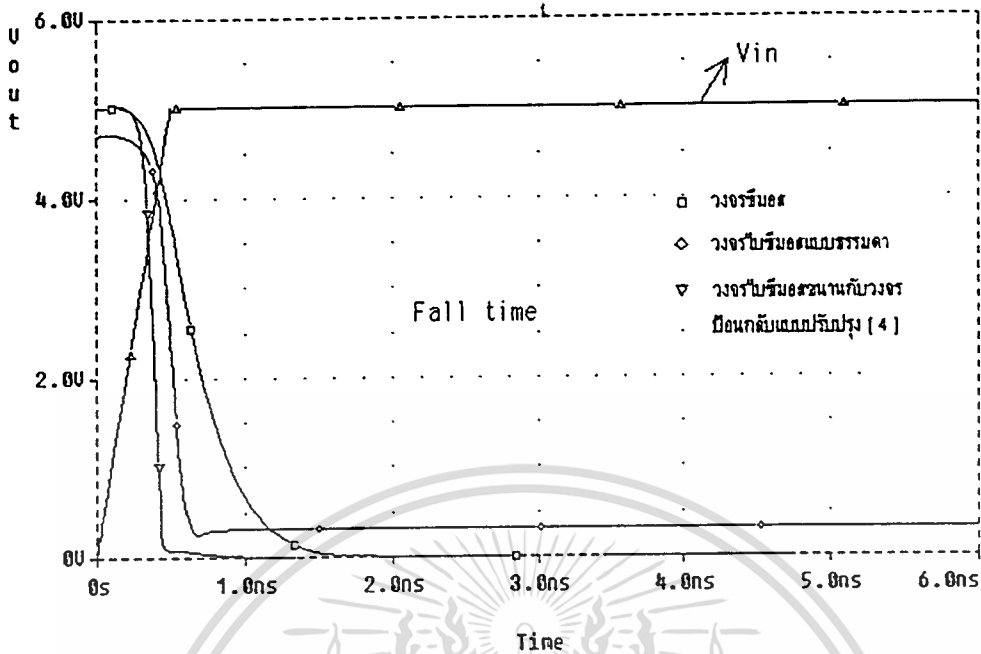
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

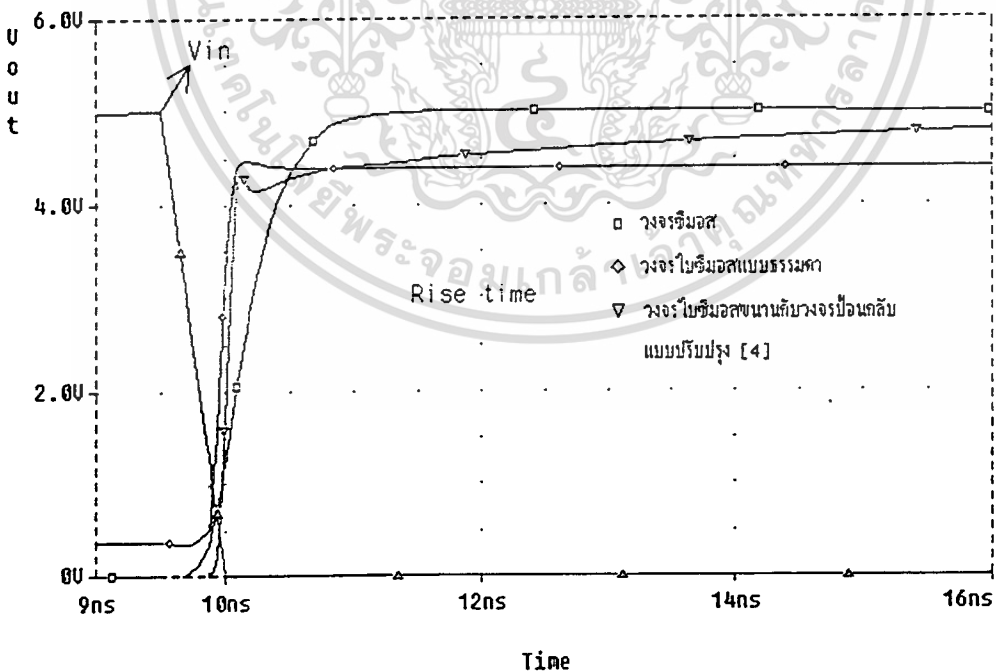
จากรูปที่ 3.52 เมื่อพิจารณากรณีเมื่อไม่มีโหลดคาปาซิแตนซ์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 7.5 % และใช้ค่าน่วงเวลามากกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 90.265 % ที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงใช้ค่าน่วงเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 8.823% และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 85.616 % และเช่นกันจากรูปที่ 3.53 เมื่อพิจารณาที่แรงดันไฟเลี้ยง 2 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงใช้ค่าน่วงเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 5.531% และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 32.947% และที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงจะใช้ค่าน่วงเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 6.14% และใช้ค่าน่วงเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 45.616 %



รูปที่ 3.55 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงกับวงจรไบซิมอสอินเวอร์เตอร์แบบธรรมดา และวงจรซิมอสอินเวอร์เตอร์



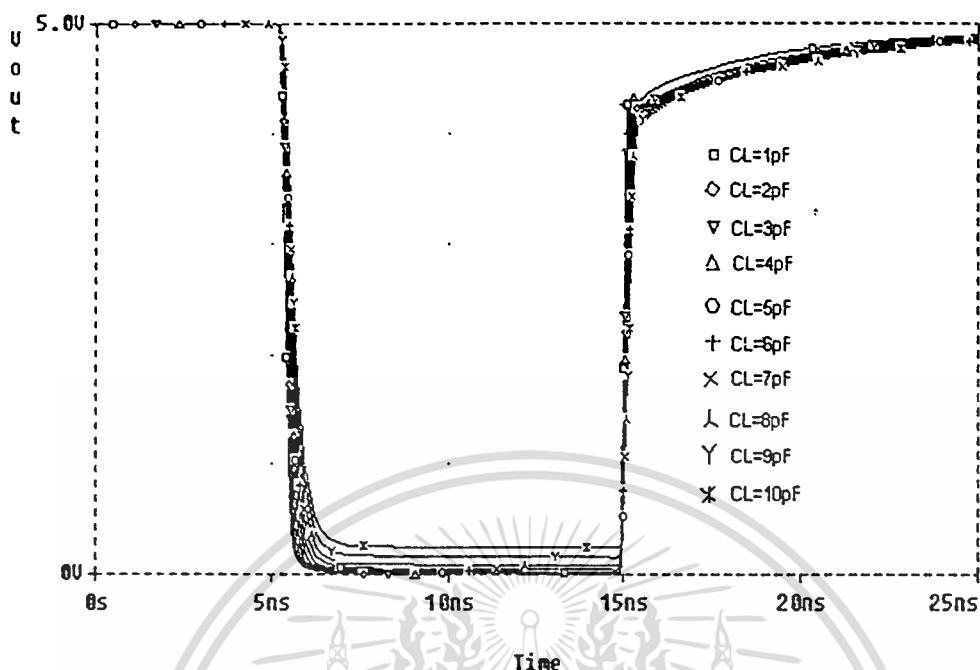
รูปที่ 3.56 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบสมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบสมอสอินเวอร์เตอร์แบบธรรมดาและ วงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$



รูปที่ 3.57 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากกราวด์ไปยัง V_{DD} ของวงจรไบสมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง วงจรไบสมอส

อินเวอร์เตอร์แบบธรรมดาและวงจรซีมอสอินเวอร์เตอร์ เมื่อ $C_L = 1 \text{ pF}$ ที่ $V_{DD} = 5\text{V}$ ด้านการคำนวณ

ไม่ว่ากรณีใดทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.58 แสดงผลการตอบสนองของวงจรไบซีมอสอินเวอร์ชันานกับวงจรป้อนกลับแบบ
ปรับปรุงเมื่อ $C_L = 1 \text{ pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$

วงจรไบสมอสอินเวอร์เตอร์แบบที่เสนอ

4.1 บทนำ

วงจรไบสมอสอินเวอร์เตอร์แบบสัปดาห์แถมช่วงที่กล่าวมามีทั้ง ข้อดีและข้อเสีย ตัวอย่างเช่น วงจรไบสมอสอินเวอร์เตอร์มีข้อดีในการกำจัด V_{BE} ที่สูญเสียในส่วนของ pull - down แต่มีข้อเสียคือมีเอาต์พุตเพียงค่า $V_{DD} - V_{BE}$ เป็นต้น โดยบทนี้จะนำเสนอ วงจรไบสมอสอินเวอร์เตอร์อีกแบบหนึ่งที่สามารถแก้ปัญหาสัปดาห์แถมไม่เต็มช่วงและทำงานด้วยความเร็วสูงเมื่อเทียบกับวงจรไบสมอสแบบอื่นที่ถูกนำเสนอมาก่อนหน้า

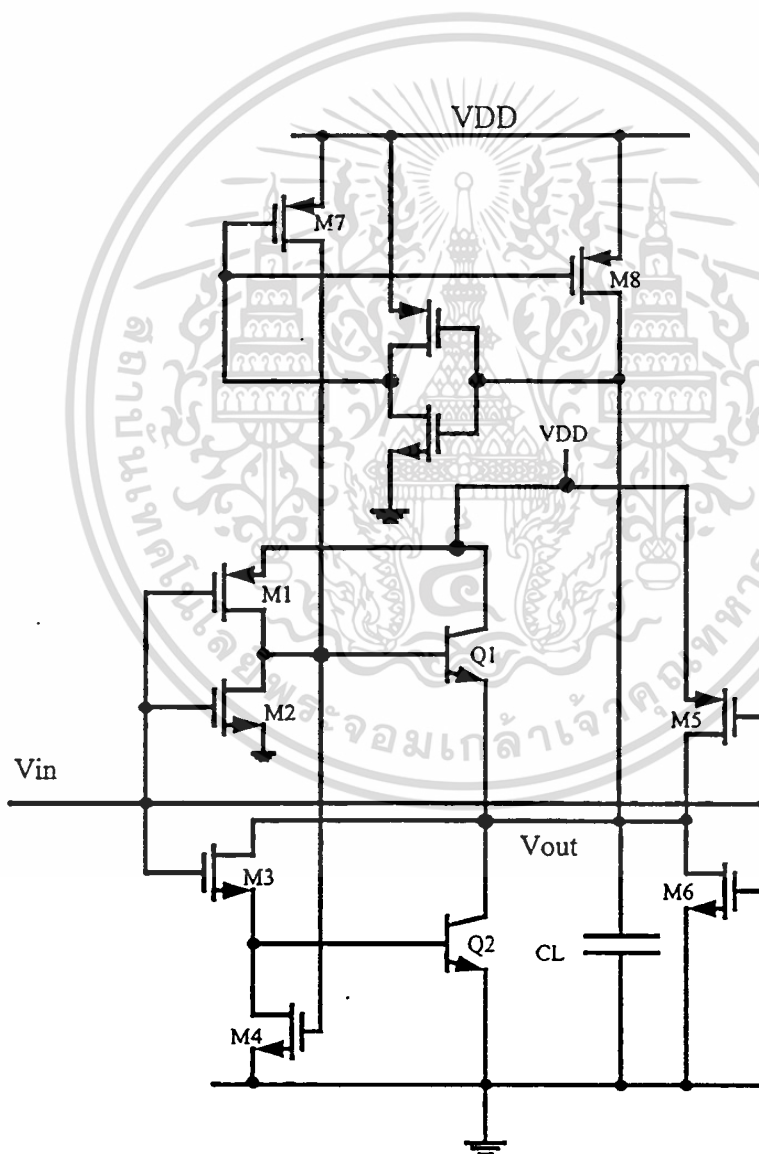
4.2 วงจรไบสมอสอินเวอร์เตอร์แบบที่เสนอ

จากวงจรไบสมอสอินเวอร์เตอร์แบบสัปดาห์แถมช่วงที่กล่าวมาแล้วแต่ละ วงจรนั้นมีทั้งข้อดีและข้อเสียแตกต่างกันไป ในที่นี้จะเสนองจรไบสมอสอินเวอร์เตอร์แบบสัปดาห์แถมช่วงอีกวงจรหนึ่งดังรูปที่ 4.1 โดยที่ส่วนแรกมีทรานซิสเตอร์แบบมอสเฟต $M1, M2, M3, M4$ และทรานซิสเตอร์แบบไบโพลาร์ชนิดเอ็นพีเอ็นคือ $Q1$ และ $Q2$ โดยมีทรานซิสเตอร์ $M5, M8$ โดยต่อขนานอยู่ที่เอาต์พุตซึ่งมีหน้าที่ทำให้วงจรสามารถสวิงสัญญาณได้เต็มช่วงคือ จากระดับสัญญาณไฟเลี้ยงจนถึงกราวด์ส่วนที่สองของวงจรคือส่วนป้อนกลับซึ่งประกอบด้วย ทรานซิสเตอร์แบบมอสเฟต $M7, M8$ และอินเวอร์เตอร์ป้อนกลับโดยในวงจรส่วนนี้ $M7$ จะมีหน้าที่ให้กระแสเบสที่เพิ่มขึ้นแก่วงจร

ในการทำงานของวงจรไบสมอสอินเวอร์เตอร์ที่นำเสนอ เมื่อ สภาวะอินพุตมีค่าเท่ากับ “0” ทรานซิสเตอร์แบบพีมอส $M1$ จะทำงานทำให้มีกระแสเดรนไหลไปยังขาเบสของทรานซิสเตอร์ไบโพลาร์คือ $Q1$ ขณะเดียวกันจะมีกระแสเดรนจาก $M5$ ถูกป้อนกลับผ่านอินเวอร์เตอร์ป้อนกลับทำให้ $M7$ และ $M8$ ทำงานอย่างช้าๆกระแสเดรน $M7$ จะเพิ่มกระแสเบสที่ขาเบส $Q1$ ให้มากขึ้นโดยเปรียบเทียบกับวงจรไบสมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ [3] วงจรไบสมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง [4] ขณะที่ $M1$ เข้าสู่สภาวะอิ่มตัวซึ่ง ณ เวลานี้ $Q1$ จะเริ่มนำกระแสและทรานซิสเตอร์ $M5, M8$ จะให้กระแสรวมกับกระแสคอลเลกเตอร์ของ $Q1$ คือค่าประมาณ $(I_C + I_{DM5} + I_{DM8})$ เพื่ออัดประจุโหลดคาปาซิแตนซ์เป็นช่วงเวลา

ขาออกโดยมีค่าอยู่ระหว่าง $0 < V_{OUT} < [|V_{TP}| - V_{BE}]$ ก่อนที่ M_1 จะเข้าสู่ช่วงคัทออฟซึ่ง M_1 จะทำงานเป็นเชิงเส้นจนกระทั่งแรงดันขาออกมีค่าครึ่งหนึ่งของแหล่งจ่าย $V_{OUT} = V_{DD}/2$ ส่วน M_4 มีหน้าที่ทำให้ประจุที่ขาเบสของทรานซิสเตอร์ Q_2 คายประจุส่วนน้อยที่เหลืออยู่ออก

เมื่ออินพุตมีค่าเท่ากับ “1” ในวงจรส่วน pull down จะทำงานซึ่งเป็นช่วงคายประจุโดยที่ ทรานซิสเตอร์ M_3 ทำงานทำให้มีกระแสเดรนไหลไปยังขาเบส Q_2 ซึ่งจะเกิดการคายประจุของ โหลดคาปาซิเตอร์ ส่วน M_2 คายประจุส่วนน้อยที่เกินมาที่ขาเบส Q_1 ลงสู่กราวด์โดย M_7, M_8 จะหยุดทำงานผ่านอินเวอร์เตอร์ป้อนกลับ



รูปที่ 4.1 วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการกระแสเดรนของทรานซิสเตอร์แบบพีมอส

สภาวะอิ่มตัวคือ

$$I_{D(sat)} = \frac{K (V_{GS} - V_{TP})^2}{2} \tag{4.1}$$

สภาวะที่ทำงานเป็นเชิงเส้นคือ

$$I_{D(linear)} = K [(V_{GS} - V_{TP})V_{DS} - 0.5V_{DS}^2] \tag{4.2}$$

เมื่อ K คือ ค่าทรานคอนดักแตนซ์มีค่าเท่ากับ $\frac{\mu_p C_{ox} W}{L}$

W คือ ความกว้างของทรานซิสเตอร์

L คือ ความยาวของทรานซิสเตอร์

V_{TP} คือ แรงดันจิกเริ่มของทรานซิสเตอร์แบบพีมอส

V_{GS}, V_{DS} คือ แรงดันคกคร่อมระหว่างขาเกต-ขาซอร์ส และขาเดรน-ขาซอร์สตามลำดับ

พิจารณาวงจรส่วน pull-up ของวงจรที่นำเสนอ ซึ่งแบ่งการทำงานออกเป็น 3 ช่วง[5],[6]
ช่วงที่หนึ่ง ขาเบสทรานซิสเตอร์ Q1 ถูกยึดประจุ ($0 < t < T_1$)

$$C_B \frac{dV_{BE}}{dt} = I_{D(sat)} = \frac{K}{2} (V_{GS} - V_{TP})^2$$

$$T_1 = \frac{C_B V_{BE(ON)}}{I_{Dsat}} \tag{4.3}$$

โดยที่ C_B คือ คาปาซิแตนซ์ที่ขาเบส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 $V_{BE(ON)} \approx 0.7$ โวลต์
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงที่สอง ทรานซิสเตอร์ Q1 เริ่มนำกระแส , ทรานซิสเตอร์ M1 . M5 อยู่ในสภาวะอิ่มตัวและ M7 . M8 เริ่มที่จะนำกระแส ($T_1 < t < T_2$)

$$I_{DM1} \cdot I_{DM5}, I_{DM7} \text{ และ } I_{DM8} \text{ มีค่าเป็นไปตามสมการ } I_D = \frac{K}{2} (V_{GS} - V_{TP})^2 \quad (4.4)$$

$$\text{โดย } K = \frac{\mu_p C_{OX} W}{L} ; \quad I_B = I_C / \beta + \frac{d}{dt} (\tau_f I_C) \quad (4.5)$$

$$\text{จากรูป } I_B = I_{DM1} + I_{DM7} \quad (4.6)$$

กระแสเบสที่เพิ่มขึ้นทำให้ทรานซิสเตอร์ Q1 ทำงานในย่านกระแสสูง (High level injection) [5]

β คือ current gain

β_0 คือ current gain at low level injection

I_K คือ Knee current

I_C คือ collector current

τ_f คือ forward transit time

τ_{fo} คือ forward transit time at low level injection

B คือ linear proportionality constant in τ_f

$$\text{High level injection : } (I_C / I_K > 1) ; \quad \tau_f = (B \tau_{fo} I_C) / I_K \text{ และ } \beta = \frac{\beta_0}{1 + I_C / I_K} \quad (4.7)$$

จากสมการ (4.5) , (4.6) และ (4.7) จะได้สมการ

$$\frac{d^2 I_C}{dt^2} + \theta I_C^2 = \gamma \quad (4.8)$$

$$\text{ให้ } \theta = 1 / B \tau_{fo} \beta_0 , \quad \gamma = I_B I_K / \tau_{fo} B$$

แก้สมการดิฟเฟอเรนเชียล (4.8) จะได้

$$I_C = \sqrt{(\gamma / \theta)(1 - \exp(-\theta t))} \quad (4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

($I_C \approx I_E$) ; จะได้

$$I_C + I_{DM5} + I_{DM8} = C_L \frac{dV_{out}}{dt} \quad (4.10)$$

จากสมการ (4.10) จะได้เอาท์พุทในช่วง ($T_1 < t < T_2$)

$$V_{out} = \frac{1}{C_L} \int_{T_1}^t (I_C + I_{DM5} + I_{DM8}) dt \quad (4.11)$$

$V_{out}(T_2)$ เป็น initial condition ของช่วงที่ 3

ช่วงที่สาม เป็นช่วงที่ M1, M5 ออกจากสภาวะอิ่มตัวและเข้าสู่ช่วงเชิงเส้น ขณะที่ M7, M8 ยังอยู่ในสภาวะอิ่มตัว ($t > T_2$)

สมการกระแสเดรน M1, M5 คือ

$$I_{DM1} = I_{DM5} = K [(V_{GS} - V_{TP}) V_{DS} - 0.5 V_{DS}^2] \quad (4.12)$$

สมการกระแสเดรน M7, M8 คือ

$$I_{DM7} = I_{DM8} = \frac{K}{2} (V_{GS} - V_{TP})^2 \quad (4.13)$$

โดย $K = \frac{\mu_p C_{OX} W}{L}$ จากสมการ(4.6),(4.9),(4.10),(4.12),(4.13) แก่สมการจะได้เอาท์พุทในช่วง

($t > T_2$) เช่นเดียวกับสมการ (4.11)

$$V_{out} = \frac{1}{C_L} \int_{T_2}^t (I_C + I_{DM5} + I_{DM8}) dt \quad (4.14)$$

ในส่วนของวงจรอินเวอร์เตอร์ป้อนกลับสามารถคำนวณหาค่าโพรพาเกชันดีเลย์จากสมการ

$\tau_{PHL} =$

$$\frac{C_L}{K_n(V_{dd} - V_{t,n})} \left(\frac{2V_{t,n}}{V_{dd} - V_{t,n}} + \ln \left(\frac{4(V_{dd} - V_{t,n})}{V_{dd}} \right) - 1 \right) \quad (4.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\tau_{PLH} =$$

$$\frac{CL}{K_p(V_{dd} - V_{t,p})} \left(\frac{|2V_{t,p}|}{V_{dd} - V_{t,p}} + \ln \left(\frac{4(V_{dd} - |V_{t,p}|)}{V_{dd}} \right) - 1 \right) \quad (4.16)$$

รายละเอียดของสมการ (4.15), (4.16) ดูได้จากอ้างอิง [6]

$$K_p = \left(\frac{W_p}{L_p} \right) K'_p, \quad K_n = \left(\frac{W_n}{L_n} \right) K'_n$$

$$K'_p = \mu_p C_{ox}, \quad K'_n = \mu_n C_{ox}$$

V_{dd} คือ แรงดันไฟเลี้ยง

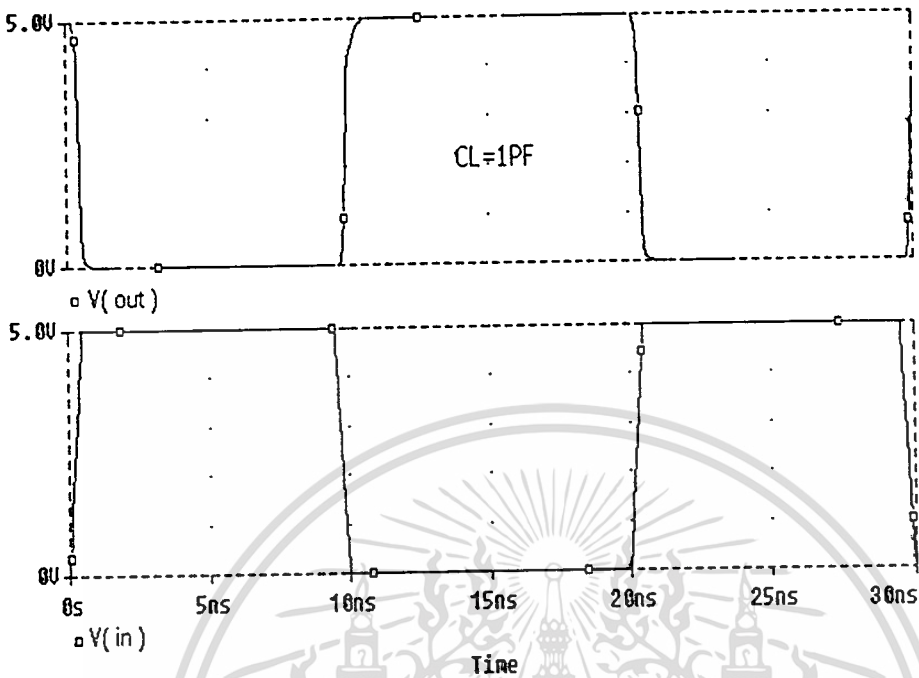
$V_{t,n}$ คือ แรงดันขีดเริ่มของทรานซิสเตอร์แบบเอ็นมอส

$V_{t,p}$ คือ แรงดันขีดเริ่มของทรานซิสเตอร์แบบพีมอส

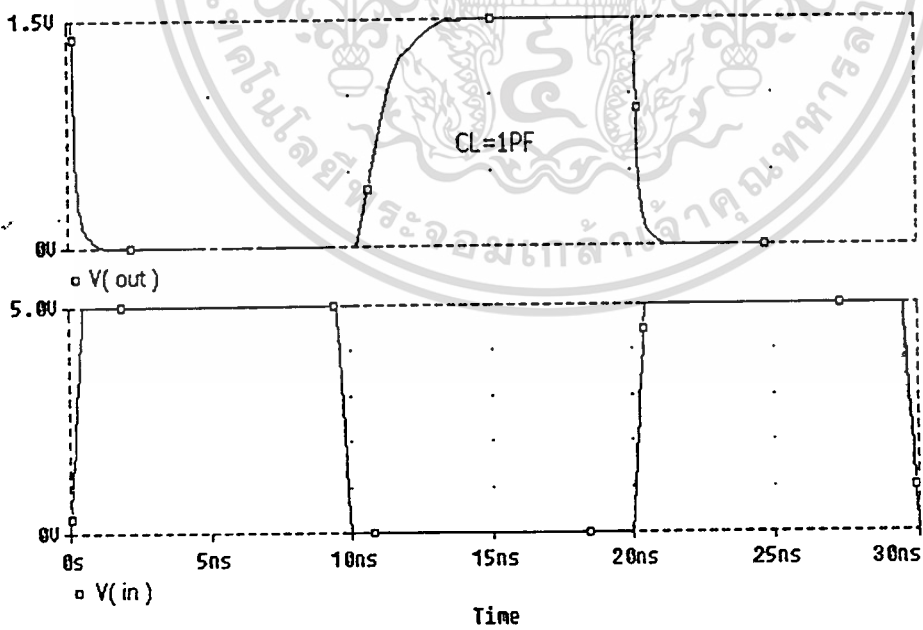
CL คือ โหลดคาปาซิแตนซ์

τ_{PLH} คือ ช่วงเวลาที่ถูกหน่วงไปจากแรงดันขนาด 50 % ของทรานซิสชันขาขึ้นของโวลต์เดจอิน
 พุทถึงแรงดันขนาด 50 % ของทรานซิสชันขาลงของโวลต์เดจเอาท์พุท

τ_{PHL} คือ ช่วงเวลาที่ถูกหน่วงไปจากแรงดันขนาด 50 % ของทรานซิสชันขาลงของโวลต์เดจอิน
 พุทถึงแรงดันขนาด 50 % ของทรานซิสชันขาขึ้นของโวลต์เดจเอาท์พุท



รูปที่ 4.2 แสดงการทำงานของวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่แรงดัน 5 โวลต์

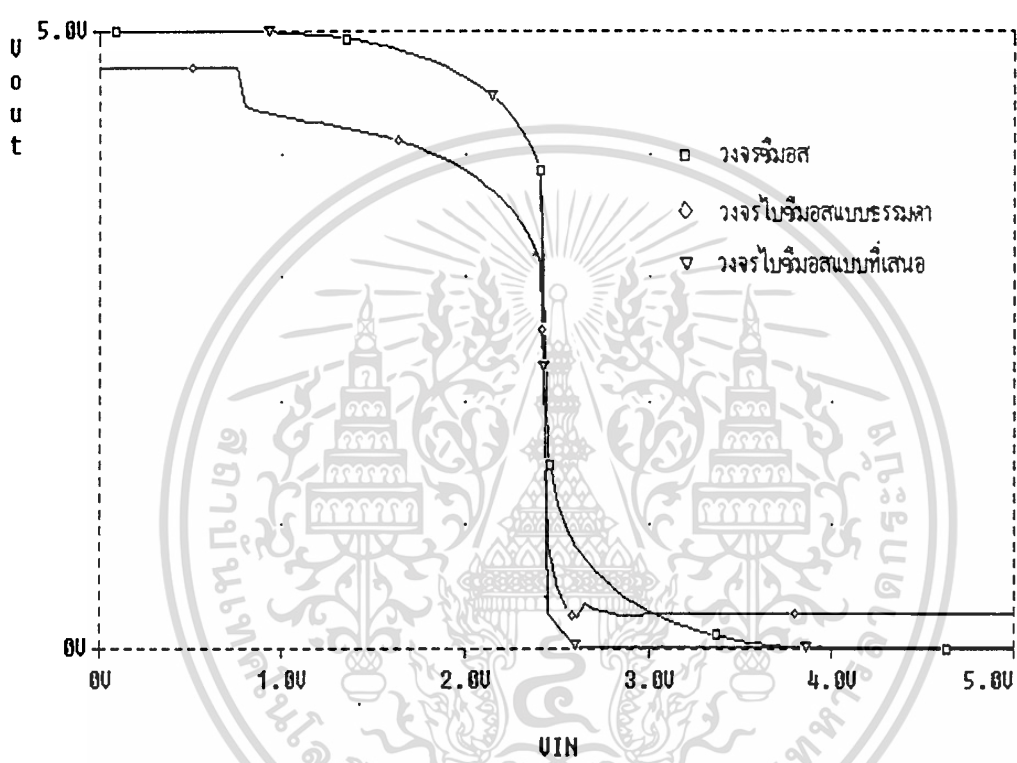


รูปที่ 4.3 แสดงการทำงานของวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่แรงดันค่า 1.5 โวลต์

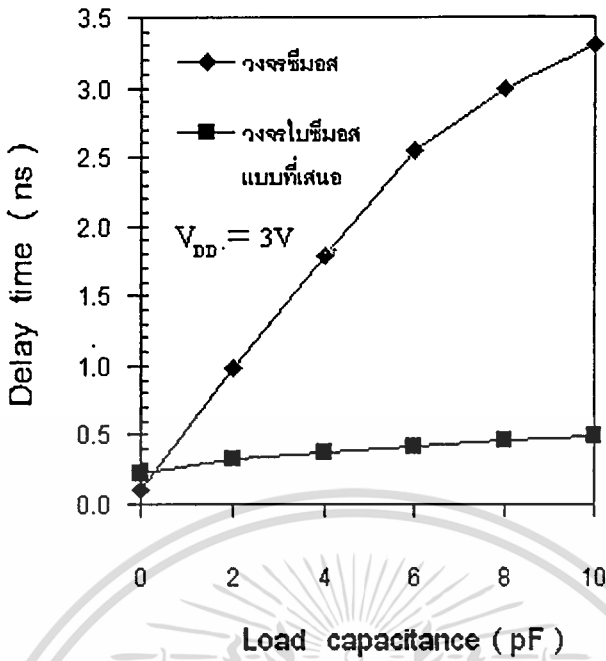
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1 การศึกษาคุณสมบัติทางด้านสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอ

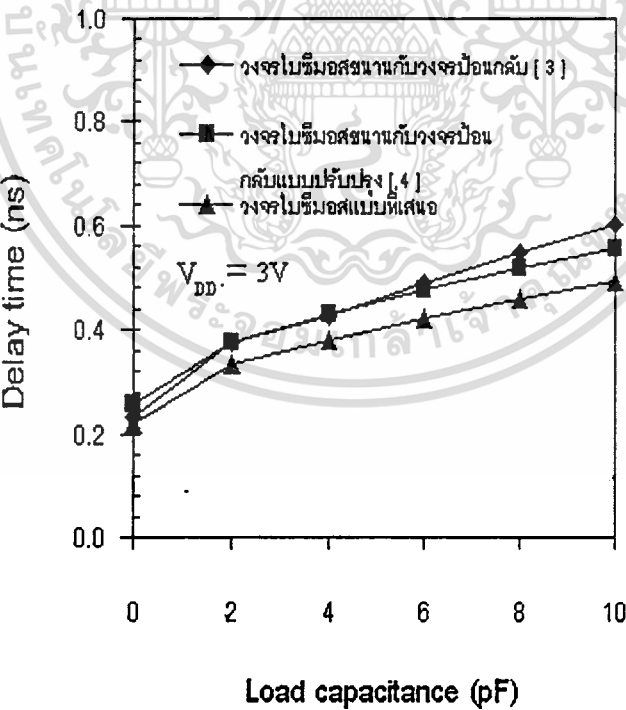
ในการศึกษาคุณสมบัติทางไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์ตัวแปรที่เป็น ตัวกำหนดคุณสมบัติทางไฟตรงของวงจรก็คือ V_{OH} , V_{OL} และช่วงเผื่อสัญญาณ (Noise margin) ซึ่งมีคุณสมบัติทางไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอแสดงในรูปที่ 4.4 โดยเปรียบเทียบกับวงจรไบซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา โดยจะได้ค่า $V_{OH}=5V$ และ $V_{OL}=0V$



รูปที่ 4.4 แสดงการเปรียบเทียบคุณสมบัติทางด้านสัญญาณไฟตรง ของ วงจรซีมอสอินเวอร์เตอร์กับวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาและวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอ

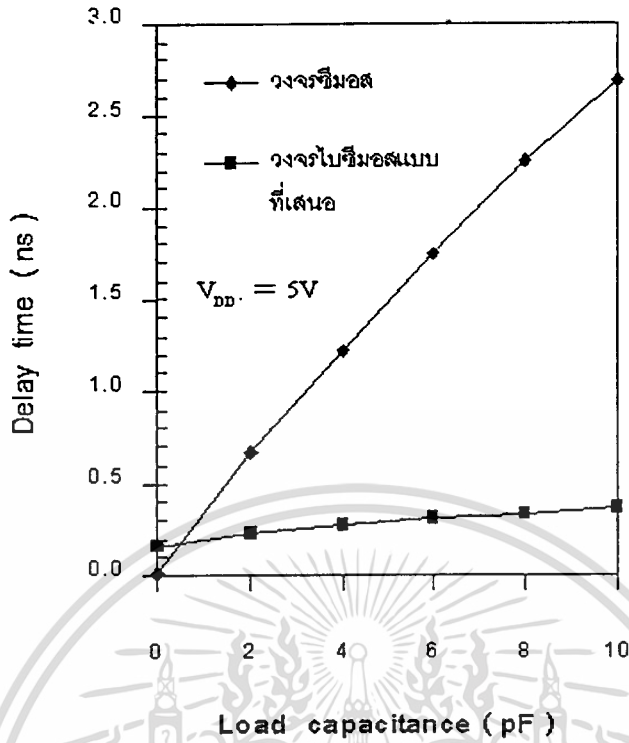


รูปที่ 4.5 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์ และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD}=3V$

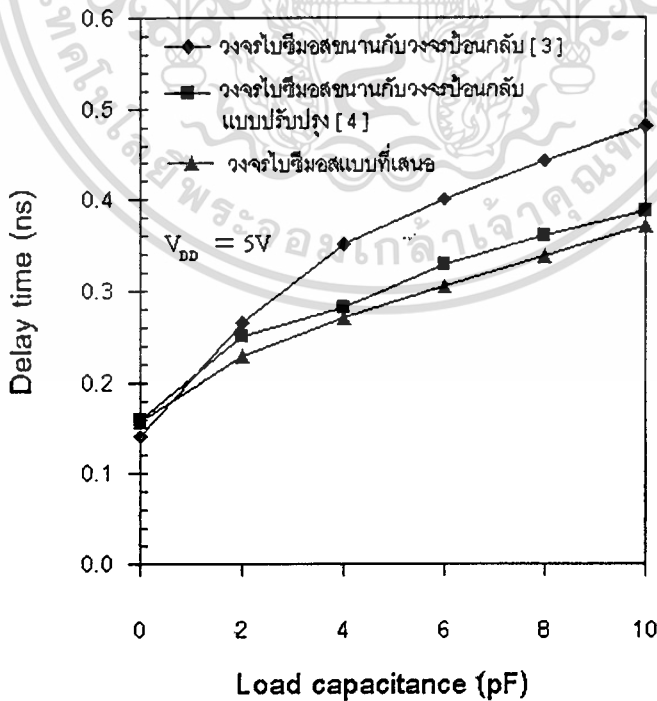


รูปที่ 4.6 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรฟีดแบ็ค วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรฟีดแบ็คแบบปรับปรุง และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 3V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์ และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 5V$

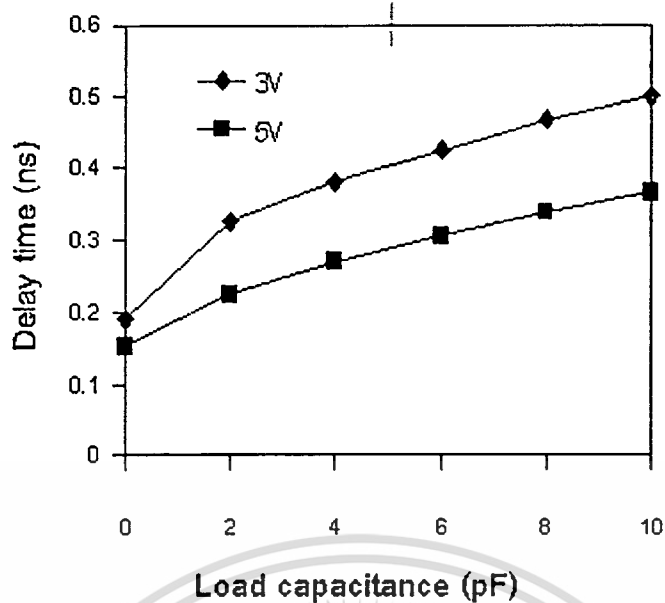


รูปที่ 4.8 แสดงการเปรียบเทียบค่าหน่วงเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์

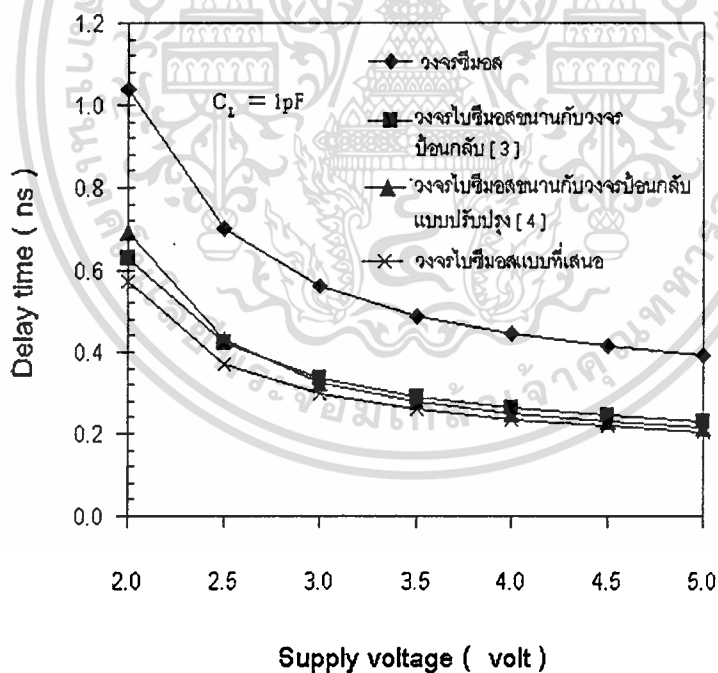
ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
แบบปรับปรุงและวงจรไบซีมอส อินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 5V$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุใดเบี่ยงเบนเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.9 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 3V$ และ $5V$



รูปที่ 4.10 แสดงการเปรียบเทียบค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงและวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอ

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.5 ถึงรูปที่ 4.10 ได้แสดงให้เห็นประสิทธิภาพที่เหนือกว่าของค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์และค่าหน่วยเวลาต่อแรงดันไฟเลี้ยงของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ เมื่อทำการเปรียบเทียบกับวงจรซิมอสอินเวอร์เตอร์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับและวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง จากรูปที่ 4.5 และ 4.6 ที่แรงดันไฟเลี้ยง 3 โวลต์ กรณีไม่มีโหลดคาปาซิแตนซ์จะพบว่าวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ ใช้ค่าหน่วยเวลามากกว่าวงจรซิมอสอินเวอร์เตอร์ 52.06% ใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 5.423 % และใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 15 % และที่โหลดประมาณ 0.3 pF วงจรซิมอสอินเวอร์เตอร์มีความเร็วเท่ากับวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ ที่โหลดคาปาซิแตนซ์เท่ากับ 10 pF วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอใช้ค่าหน่วยเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์ 85 % ใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 17.774 % และใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 10.81%

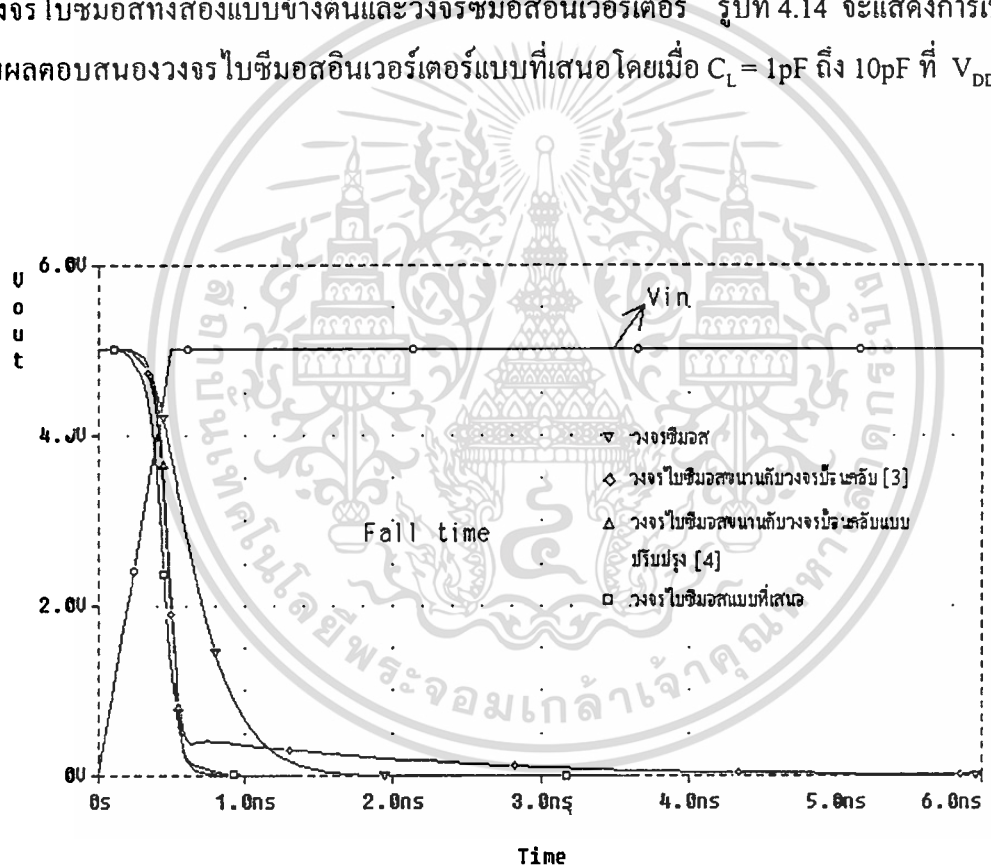
จากรูปที่ 4.7 และ 4.8 ที่แรงดันไฟเลี้ยง 5 โวลต์ กรณีเมื่อไม่มีโหลดคาปาซิแตนซ์จะพบว่าวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอใช้ค่าหน่วยเวลามากกว่าวงจรซิมอสอินเวอร์เตอร์ 90.415 % ใช้ค่าหน่วยเวลามากกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 10.543 % และใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 2.1875 % และที่โหลดประมาณ 0.22 pF วงจรซิมอสอินเวอร์เตอร์มีความเร็วเท่ากับวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ ที่โหลดคาปาซิแตนซ์เท่ากับ 10 pF วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอใช้ค่าหน่วยเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์ 86.247 % ใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 22.972% และใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 4.387 % จากรูปที่ 4.9 จะเห็นว่า ที่ค่าโหลดคาปาซิแตนซ์ค่าต่าง ๆ ที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอจะทำงานได้เร็วกว่าที่แรงดันไฟเลี้ยง 3 โวลต์

จากรูปที่ 4.10 เมื่อพิจารณาจะพบว่าที่แรงดันไฟเลี้ยง 2 โวลต์วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอใช้ค่าหน่วยเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์อยู่ 44.845 % ใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 8.91% และใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 17.744% ที่แรงดันไฟเลี้ยง 5 โวลต์ วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอใช้ค่าหน่วยเวลาน้อยกว่าวงจรซิมอสอินเวอร์เตอร์ 48.157% ใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 10.917% และใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 4.672%

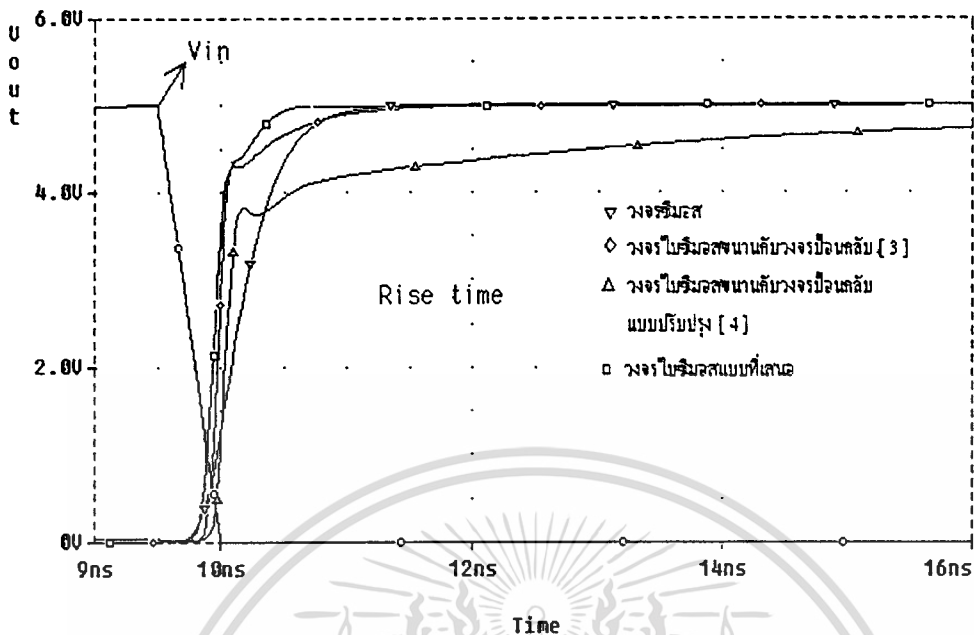
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 การศึกษาคุณสมบัติทางสวิตชิงของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ

ในการศึกษาคุณสมบัติทางสวิตชิงของวงจรไบซิมอสอินเวอร์เตอร์โดย การเปลี่ยนสัญญาณอินพุตให้เพิ่มขึ้นทีละน้อยในลักษณะของสัญญาณพัลส์ จากนั้นวัดค่าเวลาที่เปลี่ยนไปต่อแรงดันดังในรูปที่ 4.11 เป็นการวัดค่าเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอเปรียบเทียบกับวงจรซิมอสอินเวอร์เตอร์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับและวงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง เมื่อ $C_L = 1\text{pF}$ และเช่นเดียวกันรูปที่ 4.12 เป็นการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากราวด์ไปยัง V_{DD} ขณะที่ รูปที่ 4.13(a) , (b) จะแสดงให้เห็นค่า Rise time . Fall time ต่อโหลดคาปาซิแตนซ์ที่แรงดันไฟเลี้ยง 5 โวลต์ ของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอเปรียบเทียบกับวงจรไบซิมอสทั้งสองแบบข้างต้นและวงจรซิมอสอินเวอร์เตอร์ รูปที่ 4.14 จะแสดงการเปรียบเทียบผลตอบสนองของวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอโดยเมื่อ $C_L = 1\text{pF}$ ถึง 10pF ที่ $V_{DD} = 5\text{V}$



รูปที่ 4.11 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก V_{DD} ไปยังกราวด์ของวงจรซิมอสอินเวอร์เตอร์ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซิมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง และวงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 5\text{V}$



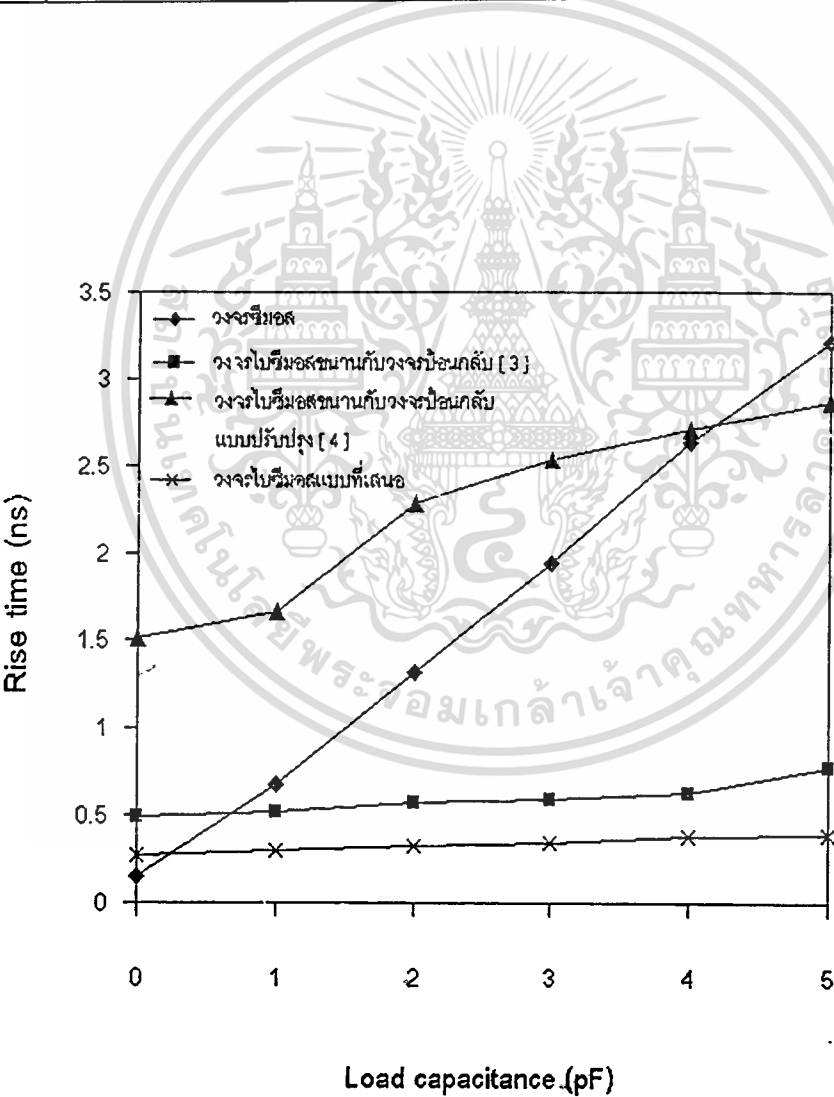
รูปที่ 4.12 แสดงการเปรียบเทียบช่วงเวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากราวด์ ไปยัง V_{DD} ของวงจรซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงและวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอเมื่อ $C_L = 1\text{ pF}$ ที่ $V_{DD} = 5\text{ V}$

ตารางที่ 4.1 แสดงค่า Rise time ต่อโหลดคาปาซิแตนซ์ของวงจรแบบต่าง ๆ ที่ $V_{DD} = 5\text{ V}$

Load (pF)	Rise time (ns)			
	วงจรซีมอส	วงจรไบซีมอส[3]	วงจรไบซีมอส[4]	วงจรไบซีมอสแบบที่เสนอ
0	0.144	0.473	1.516	0.273
1	0.681	0.493	1.658	0.294
2	1.314	0.498	2.281	0.297
3	1.941	0.518	2.533	0.324
4	2.64	0.597	2.713	0.344
5	3.21	0.784	2.872	0.347

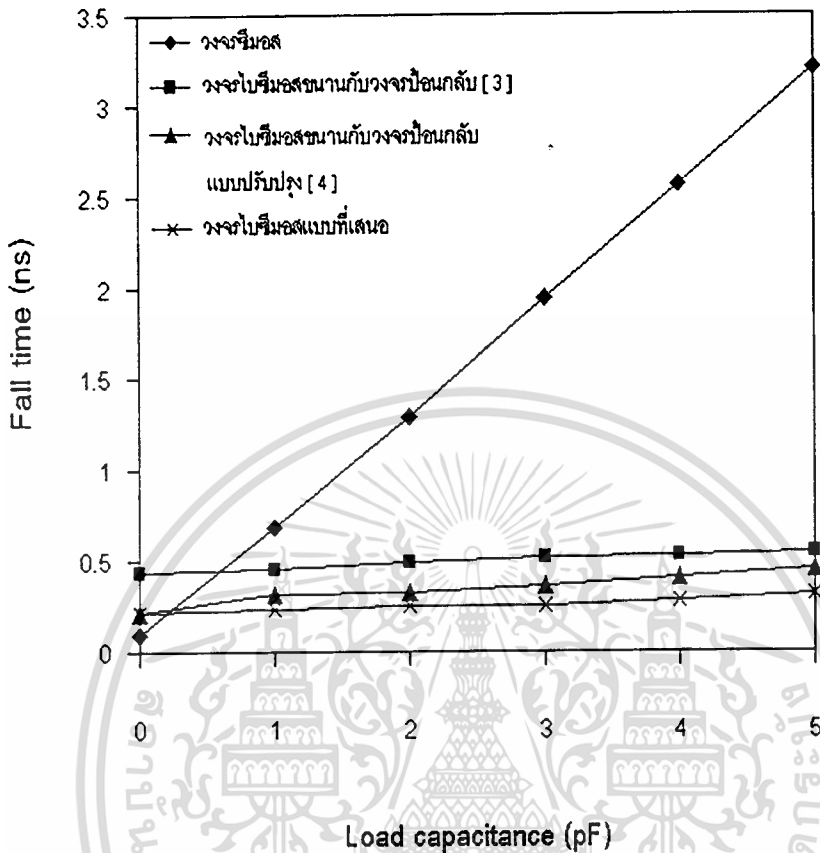
ตารางที่ 4.2 แสดงค่า Fall time ต่อโหลดคาปาซิเตอร์ของวงจรแบบต่าง ๆ ที่ $V_{DD}=5V$

Load (pF)	Fall time (ns)			
	วงจรซิมอส	วงจรไบซิมอส[3]	วงจรไบซิมอส[4]	วงจรไบซิมอสแบบที่เสนอ
0	0.0911	0.4321	0.2139	0.214
1	0.6892	0.4531	0.3131	0.235
2	1.2923	0.4882	0.327	0.250
3	1.941	0.523	0.363	0.253
4	2.5618	0.532	0.4093	0.279
5	3.2042	0.551	0.4581	0.314



(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b)

รูปที่ 4.13(a),(b) แสดงกราฟ Rise time, Fall time ต่อโหลดคาปาซิแตนซ์ ของวงจรซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ วงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงและวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD} = 5V$

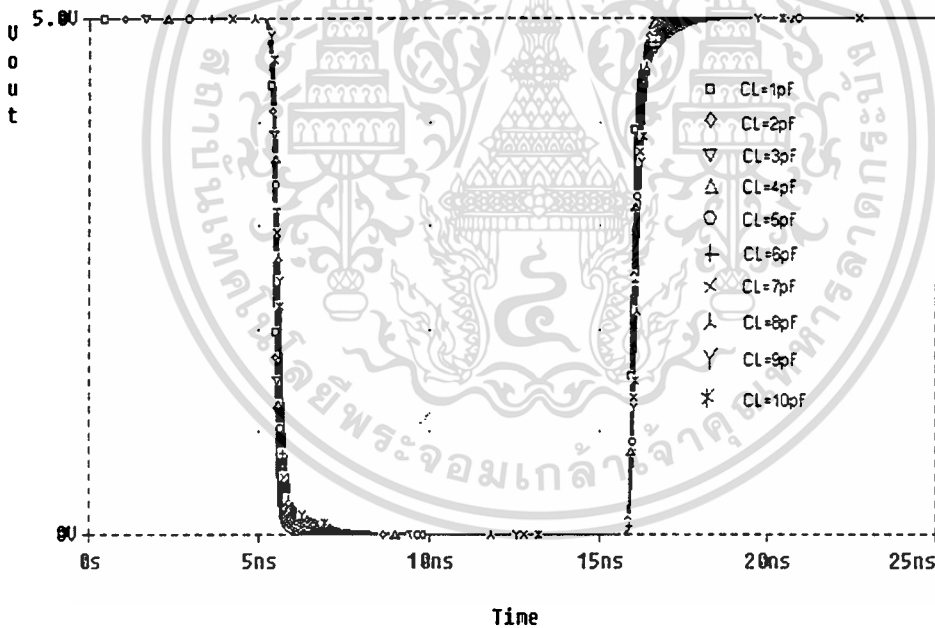
พิจารณาตารางที่ 4.1 และ ตารางที่ 4.2 เมื่อไม่มีโหลดคาปาซิแตนซ์จะพบว่าค่า Rise time ของวงจรไบซีมอส อินเวอร์เตอร์แบบที่เสนอมากกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 47.252 % น้อยกว่าวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 42.283 % และน้อยกว่าวงจรไบซีมอสอินเวอร์เตอร์อินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 81.992 % ขณะที่ค่า Fall time ของวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอมากกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 57.429 % น้อยกว่าวงจรไบซีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 54.627 % และเท่ากับวงจรไบซีมอส ขนานกับวงจรป้อนกลับแบบปรับปรุงและเมื่อพิจารณาที่โหลดคาปาซิแตนซ์เท่ากับ 5 pF จะพบว่าค่า Rise time ของวงจรไบซีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

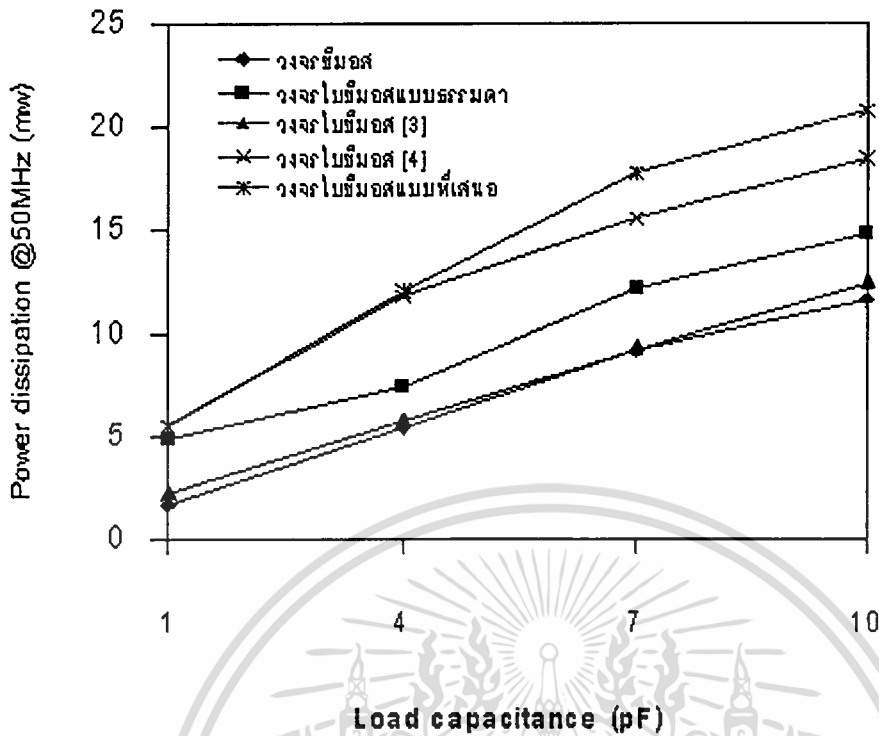
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์แบบที่เสนอน้อยกว่าวงจรมอสอินเวอร์เตอร์อยู่ 89.19 % น้อยกว่าวงจรไบซมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 55.739 % และน้อยกว่าวงจรไบซมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับอยู่ 87.917% ขณะที่ค่า Fall time ของวงจรไบซมอสอินเวอร์เตอร์แบบที่เสนอน้อยกว่าวงจรมอสอินเวอร์เตอร์อยู่ 90.20 % น้อยกว่าวงจรไบซมอสอินเวอร์เตอร์ ขนานกับวงจรป้อนกลับอยู่ 43.012 % และน้อยกว่าวงจรไบซมอส ขนานกับวงจรป้อนกลับแบบปรับปรุงอยู่ 31.456%

จากรูปที่ 4.13 ตารางที่ 4.1 และตารางที่ 4.2 จะเห็นได้ถึงแนวโน้มของ ค่า rise time และ ค่า fall time คอโวลต์คาปาซิแตนซ์ของวงจรไบซมอสอินเวอร์เตอร์แบบที่เสนอมีประสิทธิภาพเหนือกว่าวงจรมอสอินเวอร์เตอร์ วงจรไบซมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับและวงจรไบซมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุงเมื่อค่าโวลต์คาปาซิแตนซ์มีค่ามากขึ้นแสดงให้เห็นถึงคุณสมบัติทางด้านสวิตชิงที่ดีกว่าของวงจร ไบซมอสอินเวอร์เตอร์แบบที่เสนอได้อย่างดี



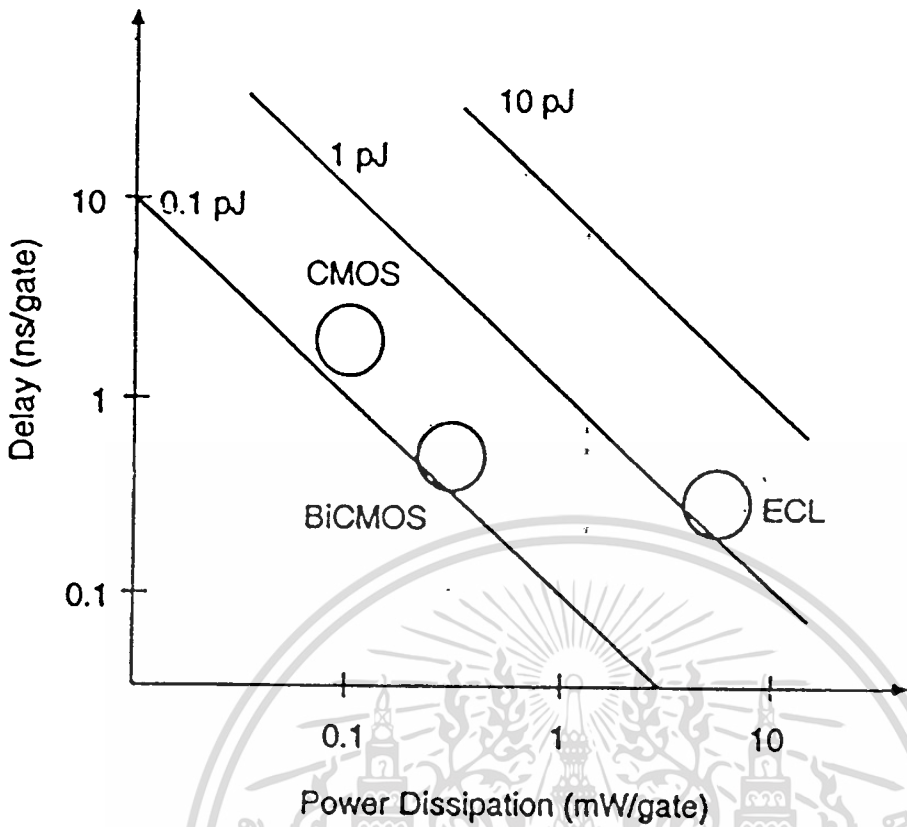
รูปที่ 4.14 แสดงผลการตอบสนองของวงจรไบซมอสอินเวอร์เตอร์แบบที่เสนอ เมื่อ $C_L = 1\text{pF}$ ถึง 10 pF ที่ $V_{DD} = 5\text{V}$



รูปที่ 4.15 แสดงการเปรียบเทียบค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์ วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา วงจรไบซีมอสอินเวอร์เตอร์ [3] และ [4] และวงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอที่ $V_{DD}=5V$

*รูปที่ 4.15 ทดสอบโดยป้อนสัญญาณอินพุตเป็นสัญญาณนาฬิกาความถี่ 50 MHz, $t_r = t_f = 50$ MHz

จากรูปที่ 4.15 จะได้ว่าที่โหลดคาปาซิแตนซ์ 1 pF วงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอจะมีค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์มากกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 69.483% มากกว่าวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 11.519% มากกว่าวงจรไบซีมอสอินเวอร์เตอร์ [3] อยู่ 59.987% และมากกว่าวงจรไบซีมอสอินเวอร์เตอร์ [4] อยู่ 1.31% และที่โหลดคาปาซิแตนซ์ 10 pF วงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอมีค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์มากกว่าวงจรซีมอสอินเวอร์เตอร์อยู่ 43.88% มากกว่าวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดาอยู่ 28.664% มากกว่าวงจรไบซีมอสอินเวอร์เตอร์ [3] อยู่ 40.642% และมากกว่าวงจรไบซีมอสอินเวอร์เตอร์ [4] อยู่ 11.244%



รูปที่ 4.16 แสดงการเปรียบเทียบค่าหน่วงเวลาเทียบกับค่ากำลังงานสูญเสีย (Power-delay product) ของวงจรซีมอส วงจรไบซีมอสและวงจรอิมิตเตอร์คัปเปิ้ลลอจิก(เทคโนโลยี 2 ไมครอน)

จากรูปที่ 4.16 จะเห็นได้ถึงความสัมพันธ์ระหว่างค่าหน่วงเวลา (Delay time) และค่ากำลังงานสูญเสีย (Power dissipation) ของวงจรซีมอส วงจรไบซีมอส และวงจรอิมิตเตอร์คัปเปิ้ลลอจิกจะเห็นว่าวงจรอิมิตเตอร์คัปเปิ้ลลอจิกมีค่ากำลังงานสูญเสียมากที่สุด แต่มีค่าหน่วงเวลาน้อยที่สุด เมื่อเปรียบเทียบกับวงจรซีมอสและวงจรไบซีมอส ในขณะที่วงจรซีมอสจะมีค่ากำลังงานสูญเสียน้อยที่สุดแต่มีค่าหน่วงเวลามากที่สุดส่วนวงจรไบซีมอสจะมีคุณสมบัติอยู่กึ่งกลางระหว่างวงจรซีมอสและวงจรไบซีมอสดังนั้นในการจะเลือกใช้วงจรชนิดใดก็ขึ้นอยู่กับคุณลักษณะของ วงจรที่ต้องการออกแบบใช้งาน

บทที่ 5

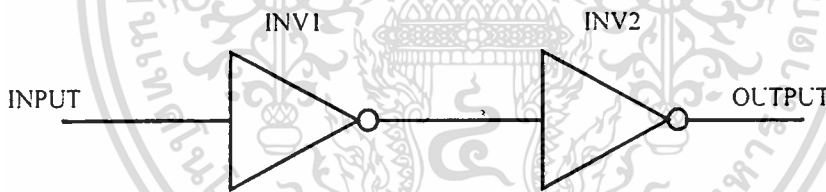
การประยุกต์ใช้งานวงจรไบซีมอสอินเวอร์เตอร์

5.1 บทนำ

ดังที่กล่าวมาในบทข้างต้นวงจรอินเวอร์เตอร์เป็น วงจรที่สามารถนำไปประยุกต์ใช้งานได้หลายอย่างเนื่องจากเป็นวงจรพื้นฐาน โดยในบทนี้จะกล่าวถึง การนำเอาวงจรไบซีมอสอินเวอร์เตอร์ไปประยุกต์ใช้งานกับวงจรอื่นเช่น วงจรบัฟเฟอร์ Fan-out และ วงจรแลทช์ เป็นต้น

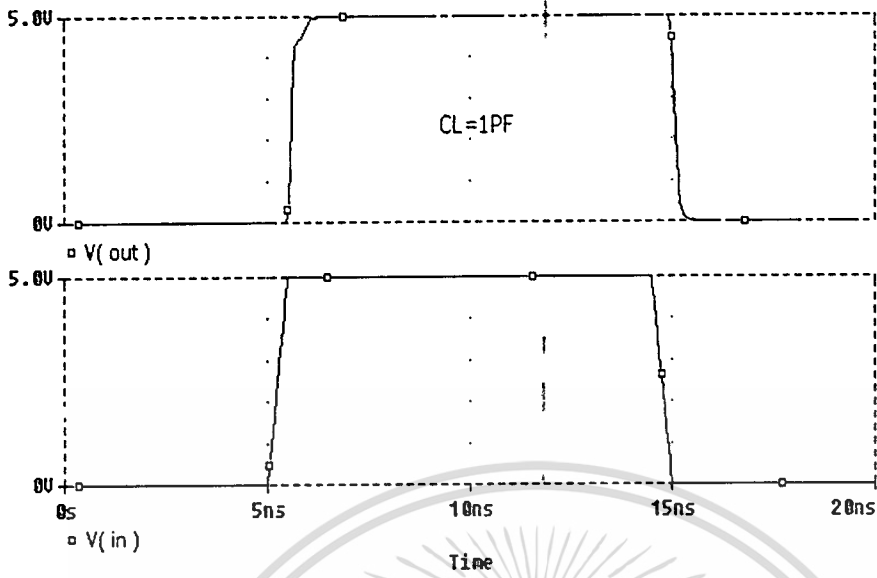
5.2 วงจรบัฟเฟอร์

วงจรบัฟเฟอร์เป็นวงจรพื้นฐานอีกวงจรหนึ่งที่ใช้มากในการออกแบบวงจรรวม VLSI ดังรูปที่ 5.1 โดยที่อินพุตจะมีสถานะเดียวกับเอาต์พุตซึ่งวงจรบัฟเฟอร์ที่ดีจะต้องมีค่าอิมพีแดนซ์ด้านอินพุตที่สูงและมีค่าอิมพีแดนซ์ด้านเอาต์พุตต่ำ ในหัวข้อนี้จะนำวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอเปรียบเทียบกับวงจรซีมอสบัฟเฟอร์และวงจรไบซีมอสบัฟเฟอร์แบบธรรมดา

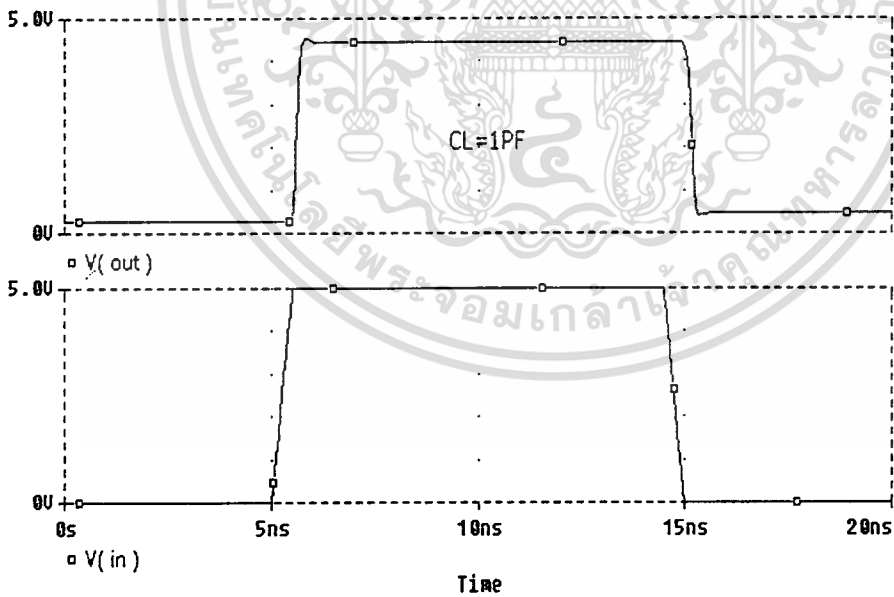


รูปที่ 5.1 แสดงสัญลักษณ์ของวงจรบัฟเฟอร์

จากรูปที่ 5.2 5.3 และ 5.4 แสดงรูปคลื่นของวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอ วงจรไบซีมอสบัฟเฟอร์แบบธรรมดาและวงจรซีมอสบัฟเฟอร์ จากรูปที่ 5.5 แสดงกำหนดเวลาข้อด้วเก็บประจุของวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอ วงจรไบซีมอสบัฟเฟอร์แบบธรรมดาและ วงจรซีมอสบัฟเฟอร์ซึ่งที่ค่าโหลด C_L ประมาณ 0.8 pF กำหนดเวลาของวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอมีค่าเท่ากับวงจรซีมอสบัฟเฟอร์และที่ค่าโหลด C_L ประมาณ 1.05 pF กำหนดเวลาของวงจรไบซีมอสบัฟเฟอร์แบบธรรมดามีค่าเท่ากับวงจรซีมอสบัฟเฟอร์

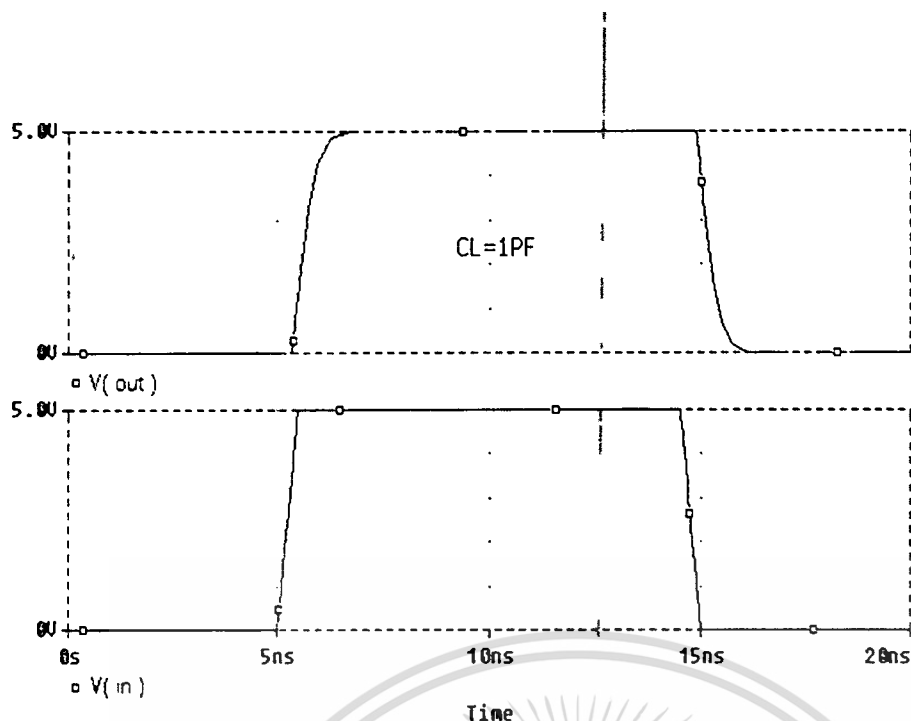


รูปที่ 5.2 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสส์ฟเฟอร์แบบที่เสนอ

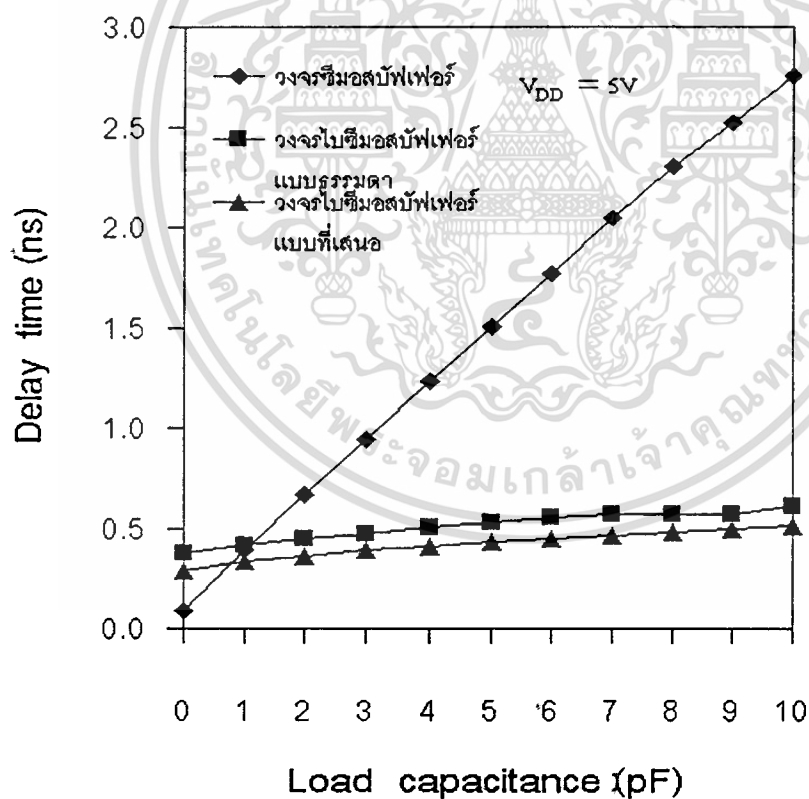


รูปที่ 5.3 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสส์ฟเฟอร์แบบธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



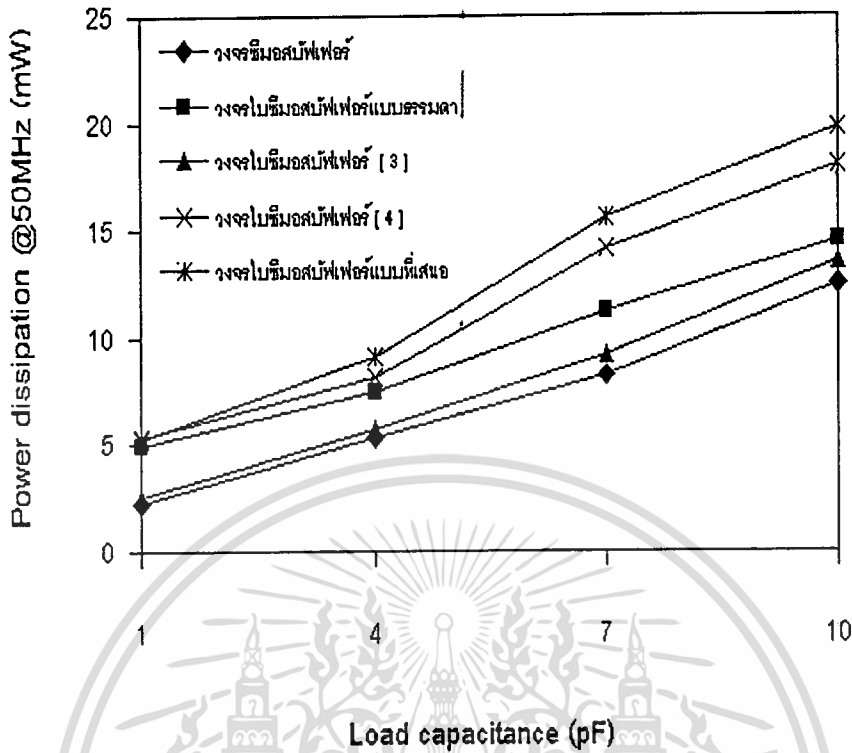
รูปที่ 5.4 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรซีมอสบัฟเฟอร์



รูปที่ 5.5 แสดงค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรไบซีมอสบัฟเฟอร์แบบที่เสนอ

วงจรไบซีมอสบัฟเฟอร์แบบธรรมดาและวงจรซีมอสบัฟเฟอร์ที่ $V_{DD} = 5V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



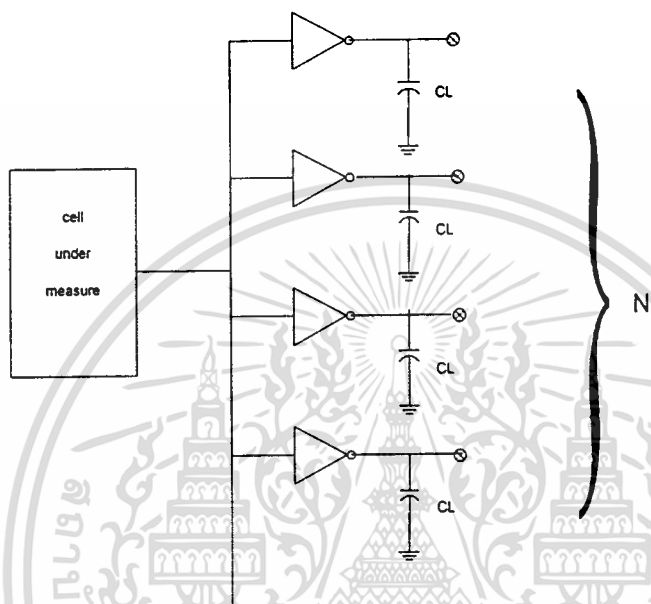
รูปที่ 5.6 แสดงการเปรียบเทียบ ค่ากำลังงานที่สูญเสียต่อโหลดคาปาซิแตนซ์ระหว่าง วงจรไบซีมอสบัพเฟอร์แบบที่เสนอ วงจรไบซีมอสบัพเฟอร์ [3] และ [4] วงจรไบซีมอสบัพเฟอร์แบบธรรมดา และวงจรซีมอสบัพเฟอร์ที่ $V_{DD} = 5V$

*รูปที่ 5.6 ทดสอบโดยใช้อินพุตเป็นสัญญาณนาฬิกาความถี่ 50 MHz , $t_r = t_f = 0.5ns$

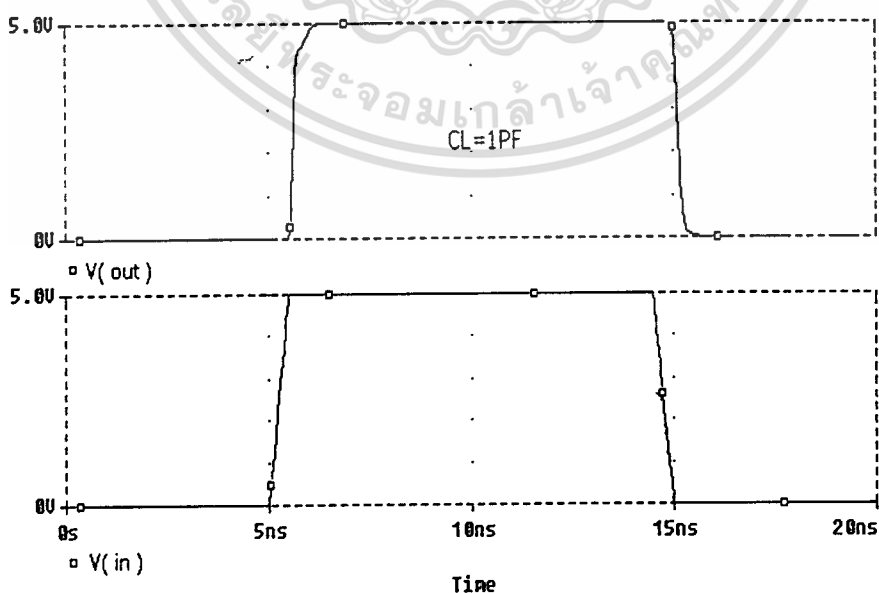
จากรูปที่ 5.6 ที่ $C_L = 1 pF$ วงจรไบซีมอสบัพเฟอร์แบบที่เสนอมีค่ากำลังงานสูญเสียมากกว่าวงจรซีมอสบัพเฟอร์อยู่ 57.73 % มากกว่าไบซีมอสบัพเฟอร์แบบธรรมดาอยู่ 6.41 % มากกว่าวงจรไบซีมอสบัพเฟอร์ [3] อยู่ 52.07 % และมากกว่าวงจรไบซีมอสบัพเฟอร์ [4] อยู่ 1.886 % ที่ $C_L = 10 pF$ วงจรไบซีมอสบัพเฟอร์แบบที่เสนอมีค่ากำลังงานสูญเสียมากกว่าวงจรซีมอสบัพเฟอร์อยู่ 36.676 % มากกว่าไบซีมอสบัพเฟอร์แบบธรรมดาอยู่ 26.545 % มากกว่าวงจรไบซีมอสบัพเฟอร์ [3] อยู่ 31.104 % และมากกว่าวงจรไบซีมอสบัพเฟอร์ [4] อยู่ 8.814 %

5.3 Fan-out

การประยุกต์ใช้งานอีกอย่างหนึ่งคือเรื่อง Fan-in และ Fan-out โดยที่ Fan-in เป็นจำนวนเกทที่ต่อกับขาอินพุต และ Fan-out เป็นจำนวนเกทที่ต่อกับขาเอาต์พุตดังรูปที่ 5.7



รูปที่ 5.7 แสดง Fan-out

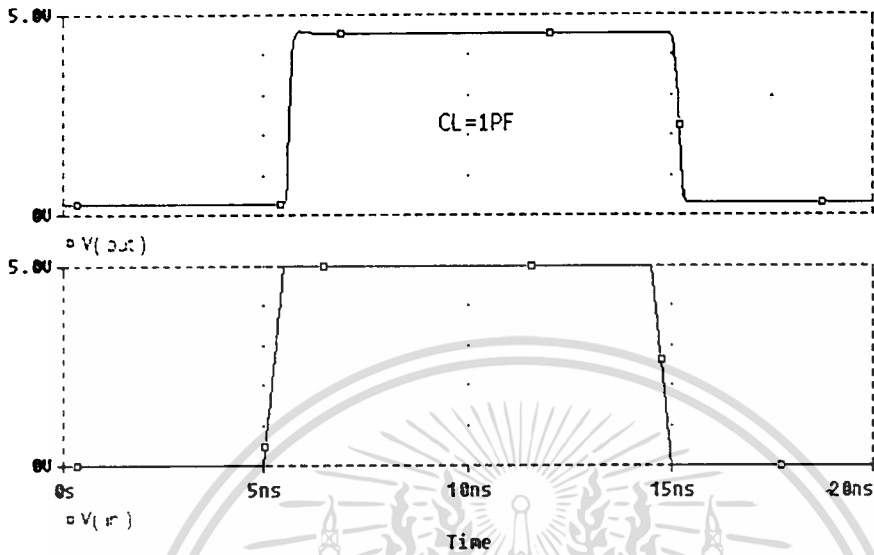


รูปที่ 5.8 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสแบบที่เสนอที่ Fan-out=10 เมื่อ

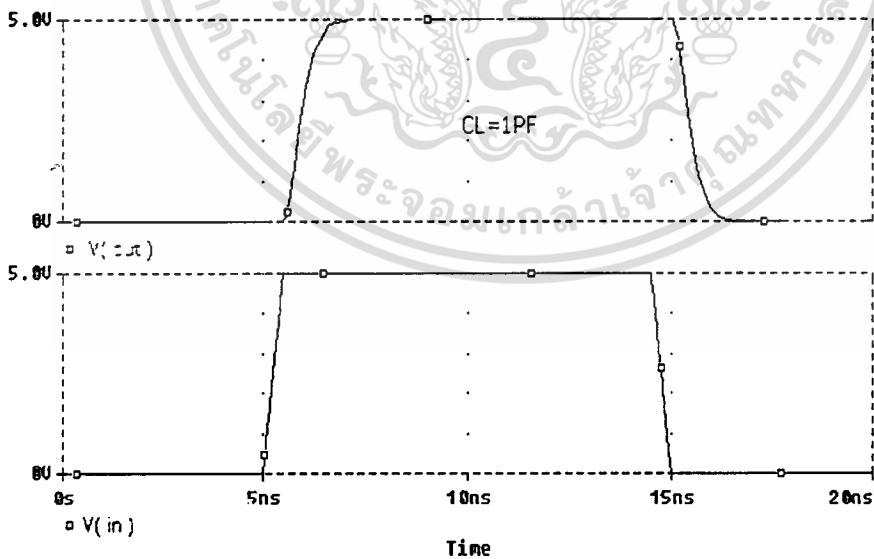
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$C_L=1\text{pF}$ และ $V_{DD}=5\text{V}$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



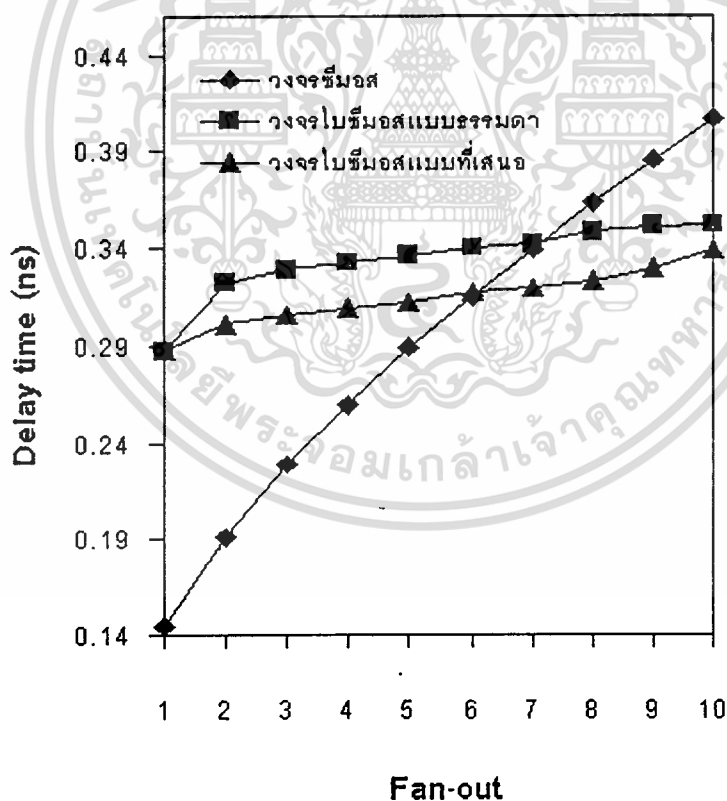
รูปที่ 5.9 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไบซีมอสแบบธรรมดาที่ Fan-out= 10 เมื่อ $C_L = 1pF$ และ $V_{DD}=5V$



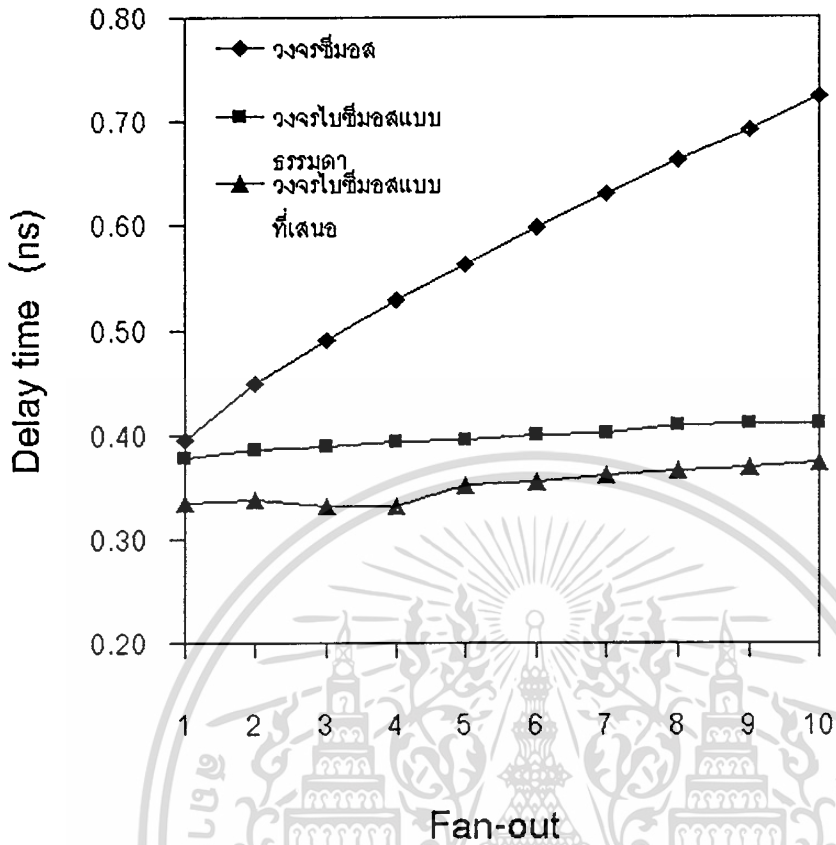
รูปที่ 5.10 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรซีมอสที่ Fan-out =10 เมื่อ $C_L = 1 pF$ $V_{DD}=5V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.11 แสดงค่าหน่วยเวลาต่อ Fan-out ของวงจรไบซีมอสแบบที่เสนอ วงจรไบซีมอสแบบธรรมดาและวงจรซีมอส เมื่อ $C_L = 0.1 \text{ pF}$ และ $V_{DD} = 5 \text{ V}$ ซึ่งสามารถคำนวณหาค่าหน่วยเวลาของวงจรไบซีมอสแบบที่เสนอโดย Fan-out เท่ากับ 1 ใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซีมอสธรรมดาอยู่ 5.095% และใช้ค่าหน่วยเวลามากกว่าวงจรซีมอสอยู่ 51.51% และ Fan-out เท่ากับ 10 วงจรไบซีมอสที่นำเสนอใช้ค่าหน่วยเวลาที่น้อยกว่าวงจรไบซีมอสแบบธรรมดา 0.712% และใช้ค่าหน่วยเวลาน้อยกว่าวงจรซีมอส 14.268% และจากรูปที่ 5.12 แสดงค่าหน่วยเวลาต่อ Fan-out ของวงจรไบซีมอสแบบที่เสนอ วงจรไบซีมอสแบบธรรมดาและวงจรซีมอส เมื่อ $C_L = 1 \text{ pF}$ และ $V_{DD} = 5 \text{ V}$ สามารถคำนวณได้ว่าที่ Fan-out เท่ากับ 1 วงจรไบซีมอสแบบที่เสนอใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซีมอสแบบธรรมดาอยู่ 11.125 % และน้อยกว่าวงจรซีมอส 15.063% และที่ Fan-out เท่ากับ 10 วงจรไบซีมอสแบบที่เสนอใช้ค่าหน่วยเวลาน้อยกว่าวงจรไบซีมอสแบบธรรมดา 8.9 % และใช้ค่าหน่วยเวลาน้อยกว่าวงจรซีมอสอยู่ 48.376 %



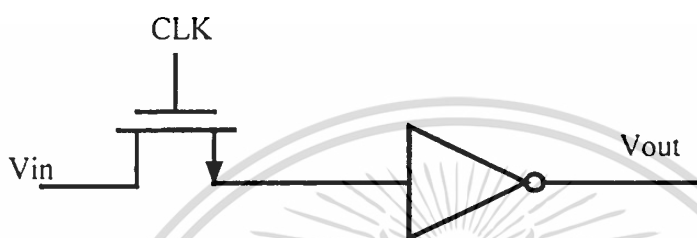
รูปที่ 5.11 แสดงค่าหน่วยเวลาต่อ Fan-out ของวงจรไบซีมอสแบบที่เสนอ วงจรไบซีมอสแบบธรรมดาและวงจรซีมอส เมื่อ $C_L = 0.1 \text{ pF}$ และ $V_{DD} = 5 \text{ V}$



รูปที่ 5.12 แสดงค่าหน่วงต่อ Fan-out ของวงจรมอดแบบที่เสนอ วงจรมอดแบบธรรมดาและวงจรมอดเมื่อ $C_L = 1 \text{ pF}$ และ $V_{DD} = 5\text{V}$

5.4 วงจรไดนามิกแลตช์

วงจรไดนามิกแลตช์เป็นวิธีการหนึ่งที่ใช้ในการเก็บข้อมูลเพื่อที่จะสามารถนำไปใช้งาน โดยใช้ประโยชน์จากความจุแฝงที่โหนดต่างๆ ภายในวงจร โดยจะต้องออกแบบให้วงจรมีความต้านทานขาเข้าสูงๆ เพื่อป้องกันการรั่วของประจุและถึงแม้ว่า ความต้านทานขาเข้าจะสูงเพียงใด แต่คาบเวลาสูงสุดในการเก็บค่า (maximum storage period) ก็อยู่ในระดับนาโนวินาทีเท่านั้น ดังนั้นวงจรไดนามิก จึงจำเป็นต้องมีการป้อนข้อมูลใหม่ตามคาบเวลาทุกครึ่งคircuit รูปที่ 5.13



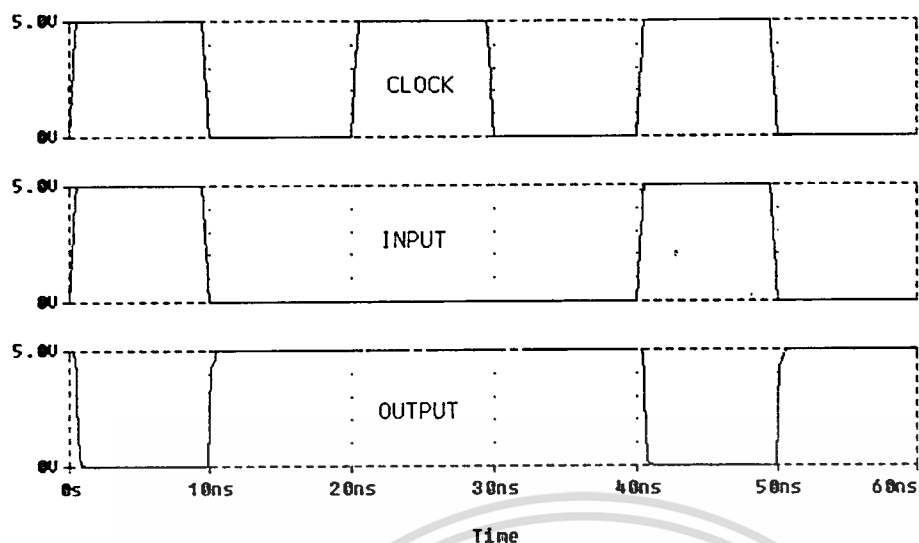
รูปที่ 5.13 แสดงวงจรไดนามิกแลตช์ 1/2 บิต

จากรูปที่ 5.14 (a), (b) และ (c) เป็นรูปคลื่นของวงจรไดนามิกแลตช์ของวงจรไบซีมอสแบบที่เสนอ วงจรไบซีมอสแบบธรรมดาและวงจรซีมอส ตามลำดับโดยที่ค่า rise time และ fall time มีค่าเท่ากันคือ 0.5 ns และจากรูปที่ 5.15 แสดงค่าหน่วยเวลาต่อค่าโหลดของตัวเก็บประจุของวงจรไดนามิกแลตช์ไบซีมอสแบบที่เสนอ วงจรไดนามิกแลตช์ไบซีมอสแบบธรรมดาและ วงจรไดนามิกแลตช์ซีมอส เมื่อ $V_{DD} = 5V$ ที่ $C_L = 0.3 \text{ pF}$ จะได้ว่าค่าหน่วยเวลาของวงจรไดนามิกแลตช์ไบซีมอสแบบที่เสนอมีค่าเท่ากับวงจรไดนามิกแลตช์ซีมอสและ $C_L = 0.35 \text{ pF}$ จะได้ว่าค่าหน่วยเวลาของวงจรไดนามิกแลตช์ไบซีมอสแบบธรรมดามีค่าเท่ากับวงจรไดนามิกแลตช์ซีมอส

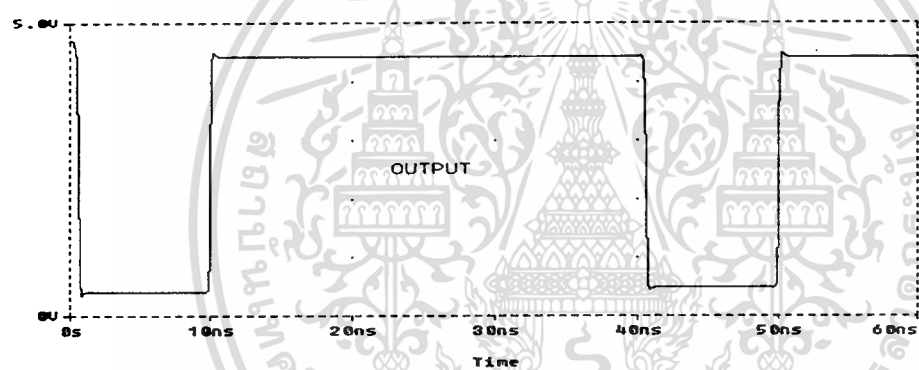
และจากรูปที่ 5.16 จะพบว่าเมื่อ $C_L = 0.2 \text{ pF}$ ค่ากำลังงานสูญเสียของวงจรไดนามิกแลตช์ไบซีมอสแบบที่เสนอมีค่ามากกว่าวงจรไดนามิกแลตช์ซีมอสอยู่ 87.84% และมากกว่าวงจรไดนามิกแลตช์ไบซีมอสแบบธรรมดาอยู่ 57.77% ที่ $C_L = 2 \text{ pF}$ ค่ากำลังงานสูญเสียของวงจรไดนามิกแลตช์ไบซีมอสแบบที่เสนอมีค่า มากกว่าวงจรไดนามิกแลตช์ซีมอสอยู่ 67.05% และมากกว่าวงจรไดนามิกแลตช์ไบซีมอสแบบธรรมดาอยู่ 33.94 %

* รูปที่ 5.15 และรูปที่ 5.16 ทดสอบโดยป้อนอินพุต (V_{in}) และ CLK ด้วยสัญญาณนาฬิกา ความถี่ 50 MHz และความถี่ 100 MHz ตามลำดับ โดย Rise time, Fall time มีค่าเท่ากับ 0.5 ns

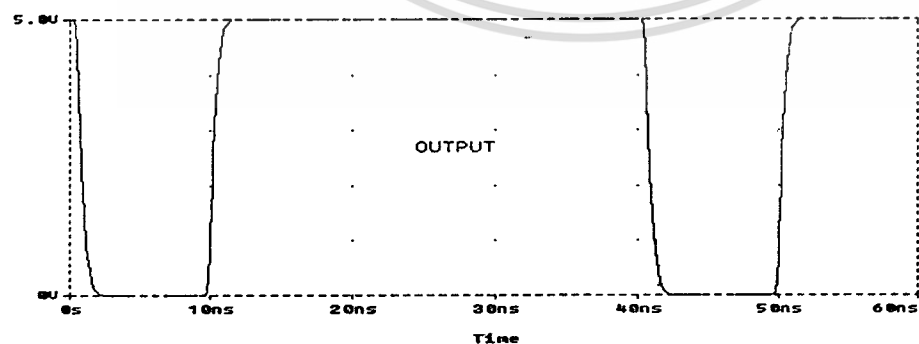
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) วงจรไดนามิกแลตช์ไบซิมอสแบบที่เสนอ



(b) วงจรไดนามิกแลตช์ไบซิมอสแบบธรรมดา



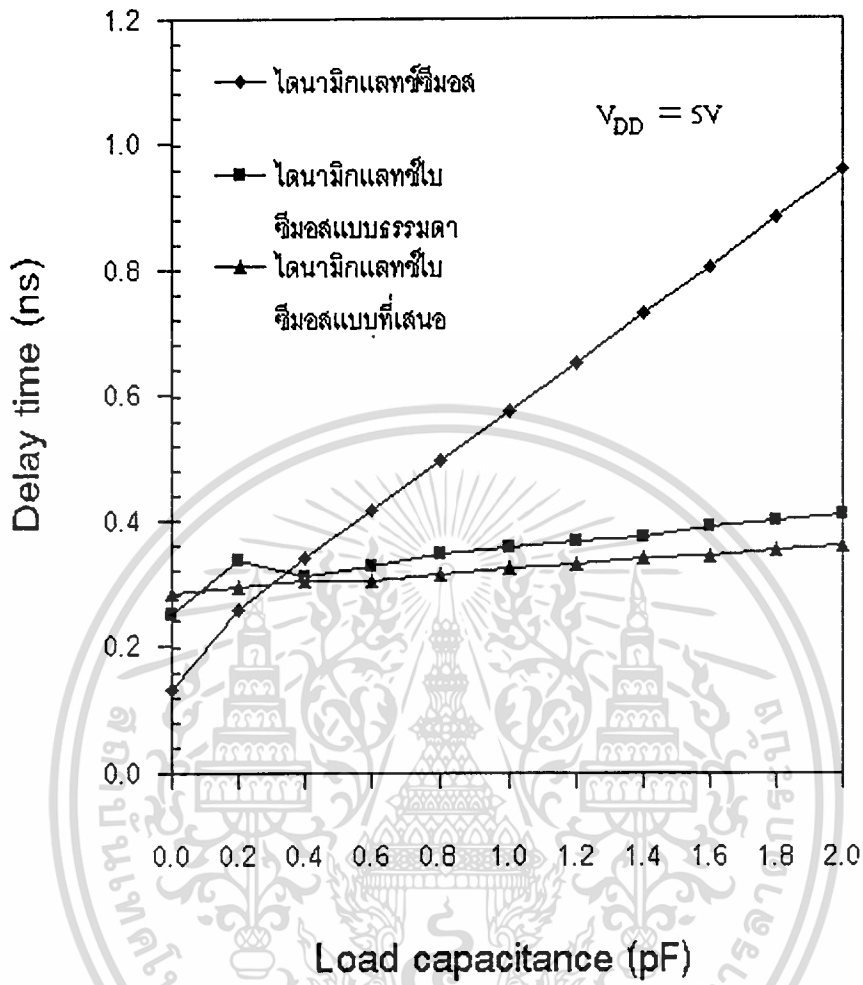
(c) วงจรไดนามิกแลตช์ซิมอส

รูปที่ 5.14 แสดงรูปคลื่นเอาต์พุตเทียบกับอินพุตของวงจรไดนามิกแลตช์ เมื่อ $C_L = 1$ pF และ

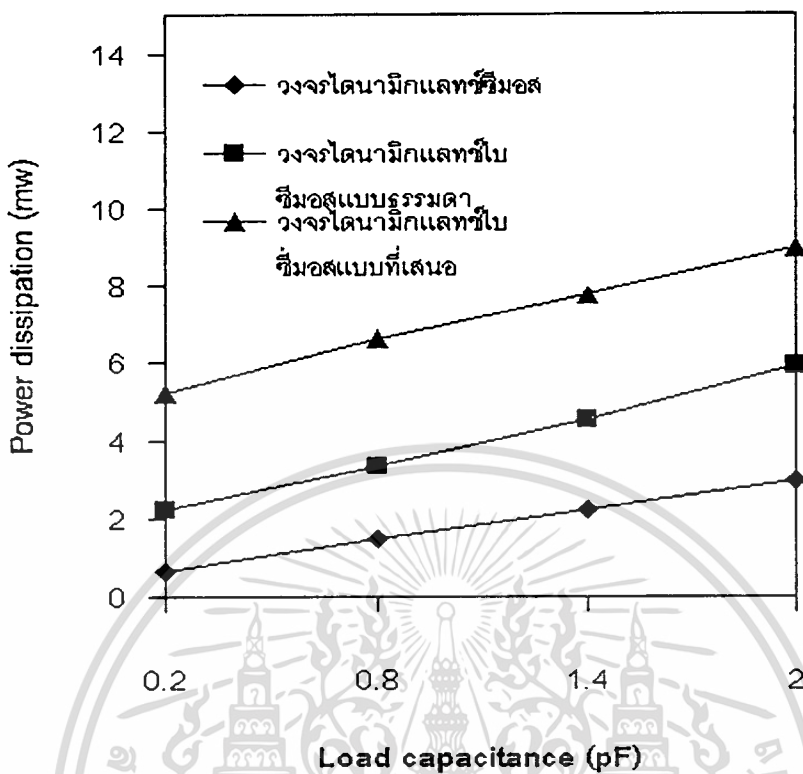
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$V_{DD} = 5V$

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



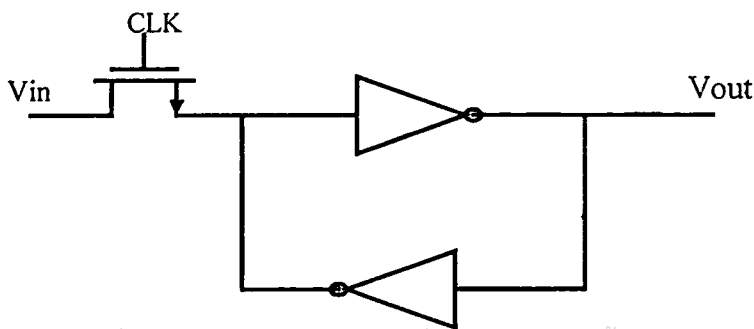
รูปที่ 5.15 แสดงค่าหน่วยเวลาต่อค่าโหลดคาปาซิแตนซ์ของวงจรไดนามิกแลทซ์ที่มีมอสแบบที่เสนอ วงจรไดนามิกแลทซ์ที่มีมอสแบบธรรมดาและวงจรไดนามิกแลทซ์ที่มีมอสเมื่อ $V_{DD} = 5V$



รูปที่ 5.16 แสดงการเปรียบเทียบค่ากำลังงานสูญเสียต่อโหลดคาปาซิแตนซ์ระหว่าง วงจรไดนามิกแลตช์ไบที่มอสแบบที่เสนอ วงจรไดนามิกแลตช์ไบที่มอสแบบธรรมดาและวงจรไดนามิกแลตช์ที่มอสที่ $V_{DD} = 5V$

5.5 วงจรสแตติกแลตช์

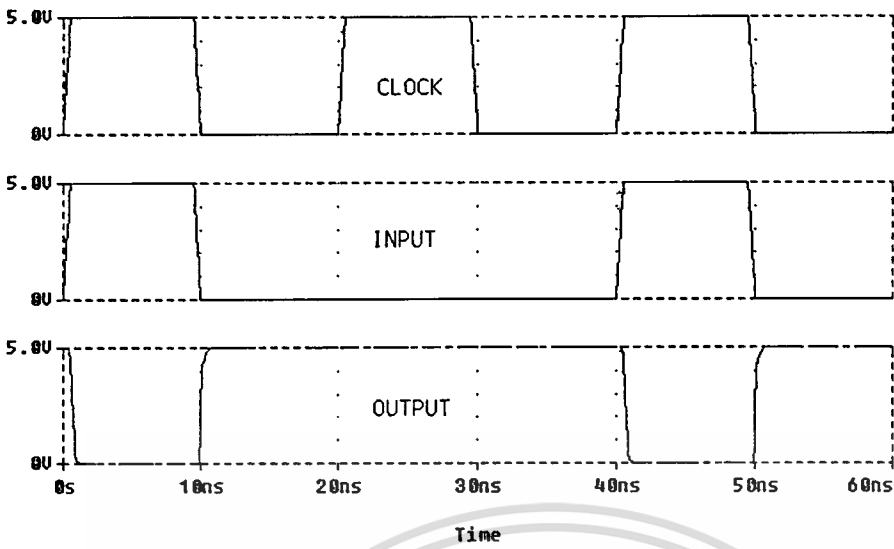
วงจรสแตติกแลตช์เป็นวงจรหนึ่งที่น่าสนใจในการออกแบบวงจรรวม VLSI โดยจะทำหน้าที่เก็บค่าระดับสัญญาณและหน่วงเวลาในวงจรประมวลสัญญาณ ประกอบด้วยทรานซิสเตอร์ส่งผ่าน (Pass transistor) และวงจรอินเวอร์เตอร์ซึ่งต่อกันอยู่แบบ Cross-Couple โดยที่ทรานซิสเตอร์ส่งผ่านจะทำหน้าที่เป็นสวิตช์ผ่านสัญญาณและแยกสัญญาณดังรูปที่ 5.17



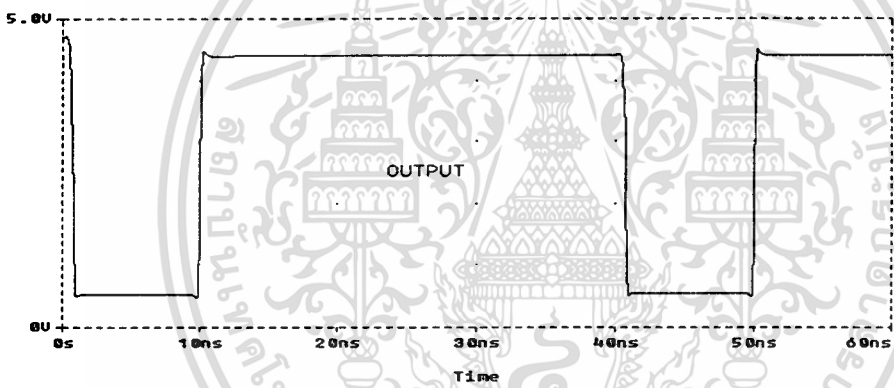
รูปที่ 5.17 แสดงวงจรสแตติกแลตช์ 1/2 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

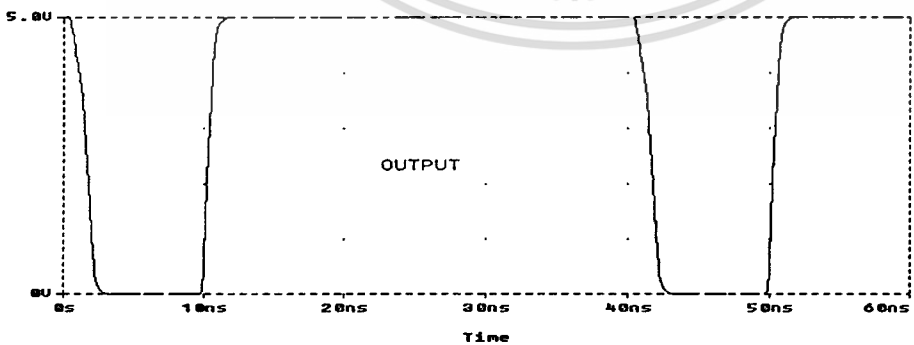
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a) วงจรสแตติกแลทช์ไบซิมอสแบบที่เสนอ



(b) วงจรสแตติกแลทช์ไบซิมอสแบบธรรมดา

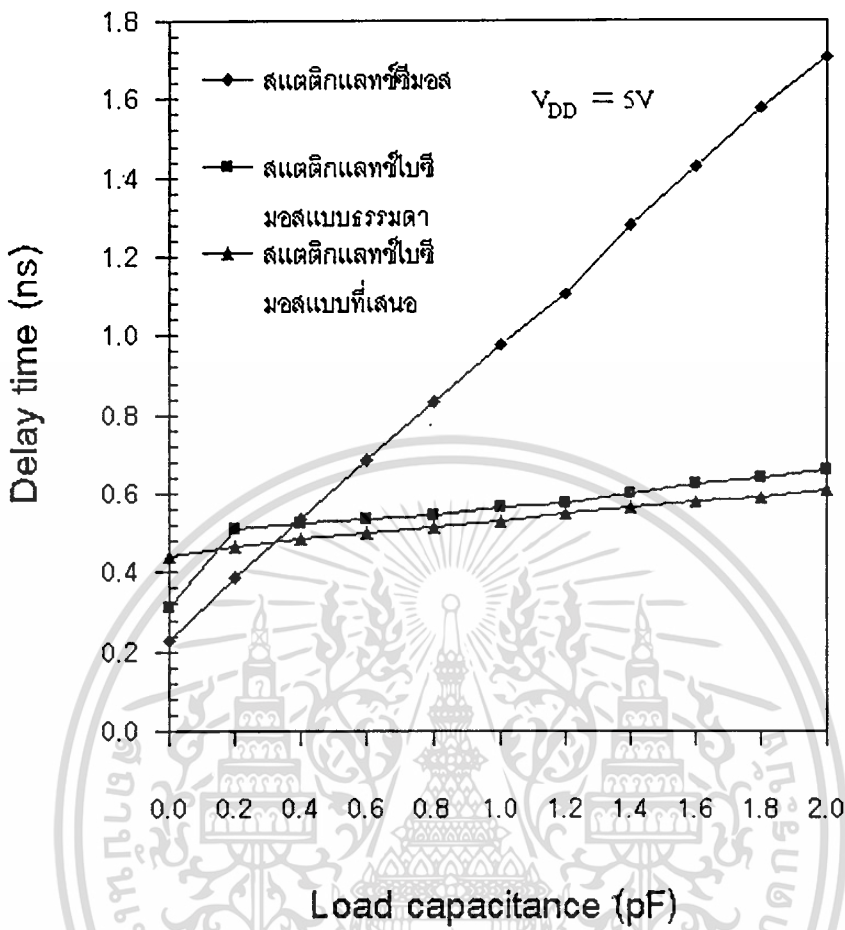


(c) วงจรสแตติกแลทช์ซิมอส

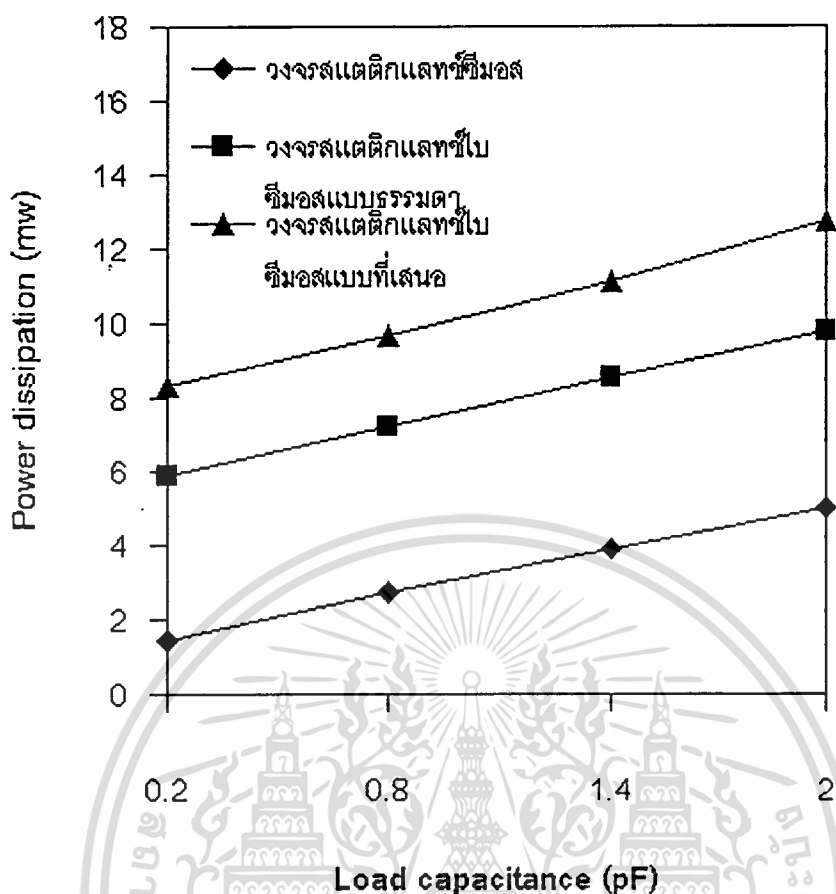
รูปที่ 5.18 แสดงรูปคลื่นที่เอาต์พุตเทียบกับอินพุตของวงจรสแตติกแลทช์เมื่อ $C_L = 1 \text{ pF}$

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.19 แสดงค่าน่วงเวลาต่อค่าโหลดคาปาซิแตนซ์ ของ วงจรสแตติกแลทซ์ไบซีมอสแบบ
ที่เสนอ วงจรสแตติกแลทซ์ไบซีมอสแบบธรรมดาและวงจรสแตติกแลทซ์ไบซีมอสเมื่อ
 $V_{DD} = 5V$



รูปที่ 5.20 แสดงการเปรียบเทียบ ค่ากำลังงานสูญเสีย ต่อโหลดคาปาซิแตนซ์ ระหว่าง วงจรสแตติกแลทซ์ไบซีมอสแบบที่เสนอ วงจรสแตติกแลทซ์ไบซีมอสแบบธรรมดาและวงจรสแตติกแลทซ์ซีมอสที่ $V_{DD} = 5V$

* รูปที่ 5.19 และ รูปที่ 5.20 ทดสอบโดยป้อนอินพุต (V_{in}) และ CLK ด้วยสัญญาณนาฬิกา ความถี่ 50 MHz และความถี่ 100 MHz ตามลำดับโดย Rise time, Fall time มีค่าเท่ากับ 0.5 ns

จากรูปที่ 5.18 (a),(b)และ(c) เป็นรูปคลื่นของวงจรสแตติกแลทซ์ของวงจรไบซีมอสแบบที่เสนอ เสนอ วงจรไบซีมอสแบบธรรมดาและวงจรซีมอส ตามลำดับโดยที่ ค่า rise time และ fall time มีค่าเท่ากันคือ 0.5 ns จากรูปที่ 5.19 แสดงค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรสแตติกแลทซ์ไบซีมอสแบบที่เสนอ สแตติกแลทซ์ไบซีมอสแบบธรรมดาและวงจรสแตติกแลทซ์ซีมอสเมื่อ $V_{DD} = 5V$ ที่ $C_L = 0.3pF$ จะได้ค่าหน่วยเวลาของวงจรสแตติกแลทซ์ไบซีมอสแบบที่เสนอมีค่าเท่ากับ วงจรสแตติกแลทซ์ซีมอส และที่ $C_L = 0.4 pF$ จะได้ค่าหน่วยเวลาของวงจรสแตติกแลทซ์ไบซีมอสแบบธรรมดามีค่าเท่ากับวงจรสแตติกแลทซ์ซีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากรูปที่ 5.20 เมื่อ $C_L = 0.2 \text{ pF}$ วงจรสแตติกแลทซ์ไบซิมอสแบบที่เสนอใช้ค่ากำลังงานสูญเสียมากกว่าวงจรสแตติกแลทซ์ซิมอสอยู่ 82.48% และมากกว่าวงจรสแตติกแลทซ์ไบซิมอสแบบธรรมดาอยู่ 29.7 % ที่ $C_L = 2 \text{ pF}$ วงจรสแตติกแลทซ์ไบซิมอสแบบที่เสนอใช้ค่ากำลังงานสูญเสียมากกว่า วงจรสแตติกแลทซ์ซิมอสอยู่ 60.88% และมากกว่าวงจรสแตติกแลทซ์ไบซิมอสแบบธรรมดาอยู่ 23.24%



บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

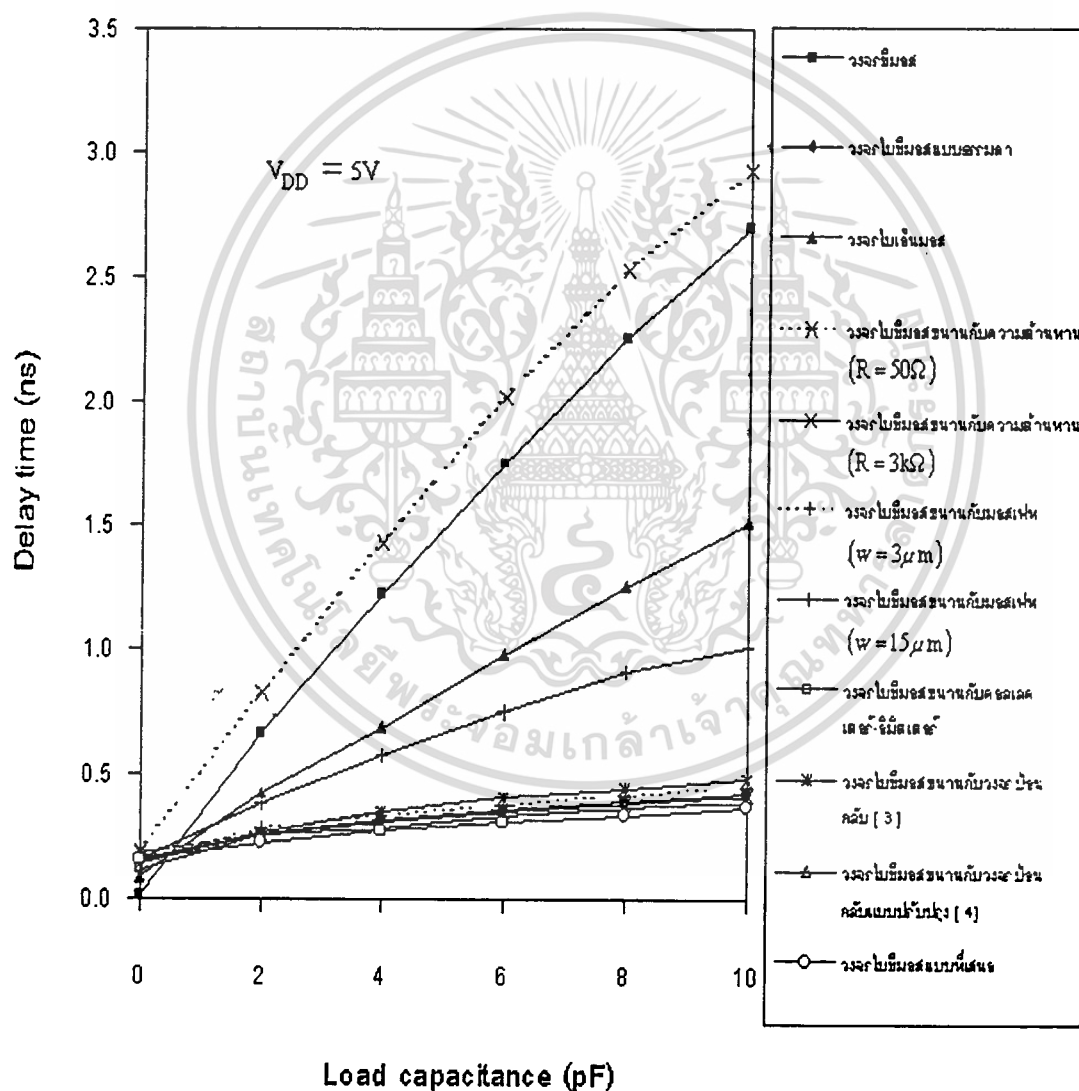
วงจรไบสมอสอินเวอร์เตอร์แบบเดิมที่เคยออกแบบในอดีตมักจะมีปัญหาในเรื่องของสัปดาห์แบบ
แกว่งเต็มช่วงจึงมีความพยายามที่จะออกแบบวงจรไบสมอสอินเวอร์เตอร์ใหม่อย่างต่อเนื่องเพื่อที่จะ
แก้ปัญหาที่ ซึ่งในวิทยานิพนธ์ฉบับนี้ผู้วิจัยได้เสนอวงจรไบสมอสอินเวอร์เตอร์ซึ่ง มีความสามารถ
ในการทำงานแบบแกว่งเต็มช่วงและมีคุณสมบัติทางด้านสวิตชิ่งที่ดีกว่าเดิม จากรูปที่ 6.1 และ รูปที่
6.2 จะพบว่าวงจรไบสมอสอินเวอร์เตอร์ที่เสนอนั้นมี ค่าหนึ่งเวลาต่อโหนดคาปาซิแตนซ์ค่าต่าง ๆ
ที่มีประสิทธิภาพเหนือกว่าวงจรไบสมอสอินเวอร์เตอร์และวงจรไบสมอสอินเวอร์เตอร์แบบอื่นที่นำมา
เปรียบเทียบกับ โดยเฉพาะที่โหนดคาปาซิแตนซ์ขนาดใหญ่ เช่นเดียวกันกับค่าหนึ่งเวลาต่อแรงดัน
ไฟเลี้ยง แม้ว่าจากรูปที่ 6.2 ที่แรงดันไฟเลี้ยงต่ำกว่า 2.5 โวลต์ วงจรไบสมอสจะมีค่าหนึ่งเวลาที่
เหนือกว่าวงจรไบสมอสแบบที่เสนอแต่ก็เฉพาะที่โหนดขนาดเล็กไม่เกิน 1 พิโกฟารัดเท่านั้นอีกทั้ง
วงจรแบบไบสมอสจะทำงานแบบแกว่งไม่ถึงระดับแรงดันไฟเลี้ยง ส่วนในรูปที่ 6.3 และ รูปที่ 6.4
แสดงให้เห็นถึงค่า Rise time และ Fall time ต่อโหนดคาปาซิแตนซ์ซึ่งจะพบว่า วงจรไบสมอสอิน
เวอร์เตอร์แบบที่เสนอ นั้นมีประสิทธิภาพทางด้าน Fall time ที่เหนือกว่าวงจรแบบอื่นที่เปรียบเทียบกับ
ด้วยส่วน Rise time นั้นจะน้อยกว่าวงจรไบสมอสอินเวอร์เตอร์และวงจรไบสมอสอินเวอร์เตอร์
แบบธรรมดา แต่วงจรทั้งสองแบบนั้นเป็นวงจรที่ทำงานแบบแกว่งไม่ถึงระดับแรงดันไฟเลี้ยง และมี
ประสิทธิภาพด้านอื่นที่น้อยกว่าวงจรไบสมอสแบบที่เสนอ ไม่ว่าจะเป็นค่าหนึ่งเวลาต่อโหนดคาปา
ซิแตนซ์ ค่าหนึ่งเวลาต่อแรงดันไฟเลี้ยงและ Fall time ต่อโหนดคาปาซิแตนซ์

การเปรียบเทียบค่าหนึ่งเวลา (Delay time) ต่อโหนดคาปาซิแตนซ์ ค่าหนึ่งเวลาต่อแรงดัน
ไฟเลี้ยง ค่า Rise time (t_r) ต่อโหนดคาปาซิแตนซ์ และ ค่า Fall time (t_f) ต่อโหนดคาปาซิแตนซ์
ระหว่างวงจรแบบต่าง ๆ ในวิทยานิพนธ์ใช้สัญญาณอินพุต (V_{in}) เป็นสัญญาณนาฬิกาความถี่ 50
MHz โดยค่า $t_r = t_f = 0.5$ ns ในการทดสอบ

ส่วนในการนำไปประยุกต์ใช้งานพบว่าวงจรไบสมอสอินเวอร์เตอร์แบบที่เสนอ มีประสิทธิภาพ
ที่เหนือกว่าวงจรไบสมอสอินเวอร์เตอร์ วงจรไบสมอสอินเวอร์เตอร์แบบธรรมดาแสดงไม่ว่าจะใช้งาน
เป็นวงจรบัฟเฟอร์ เรื่อง Fan-out ใช้งานเป็นวงจรไดนามิกแลตช์และวงจรสแตติกแลตช์ ดังรูปที่
แสดงในบทที่ 5 ส่วนข้อเสียของวงจรไบสมอสอินเวอร์เตอร์แบบที่เสนอจากการทดลองก็คือวงจร
จะมี ค่ากำลังงานสูญเสียต่อโหนดคาปาซิแตนซ์ที่สูงกว่าวงจรไบสมอสแบบเก่า ที่นำมาเปรียบเทียบกับ
ด้วยซึ่งในการออกแบบวงจรไบสมอสอินเวอร์เตอร์บางครั้งหากต้องการให้วงจรมีคุณสมบัติด้านใด
ด้านหนึ่งเด่นก็อาจจะทำให้คุณสมบัติด้านอื่นด้อยลงโดยหลีกเลี่ยงไม่ได้ (ดูได้จากในภาคผนวก ข)

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

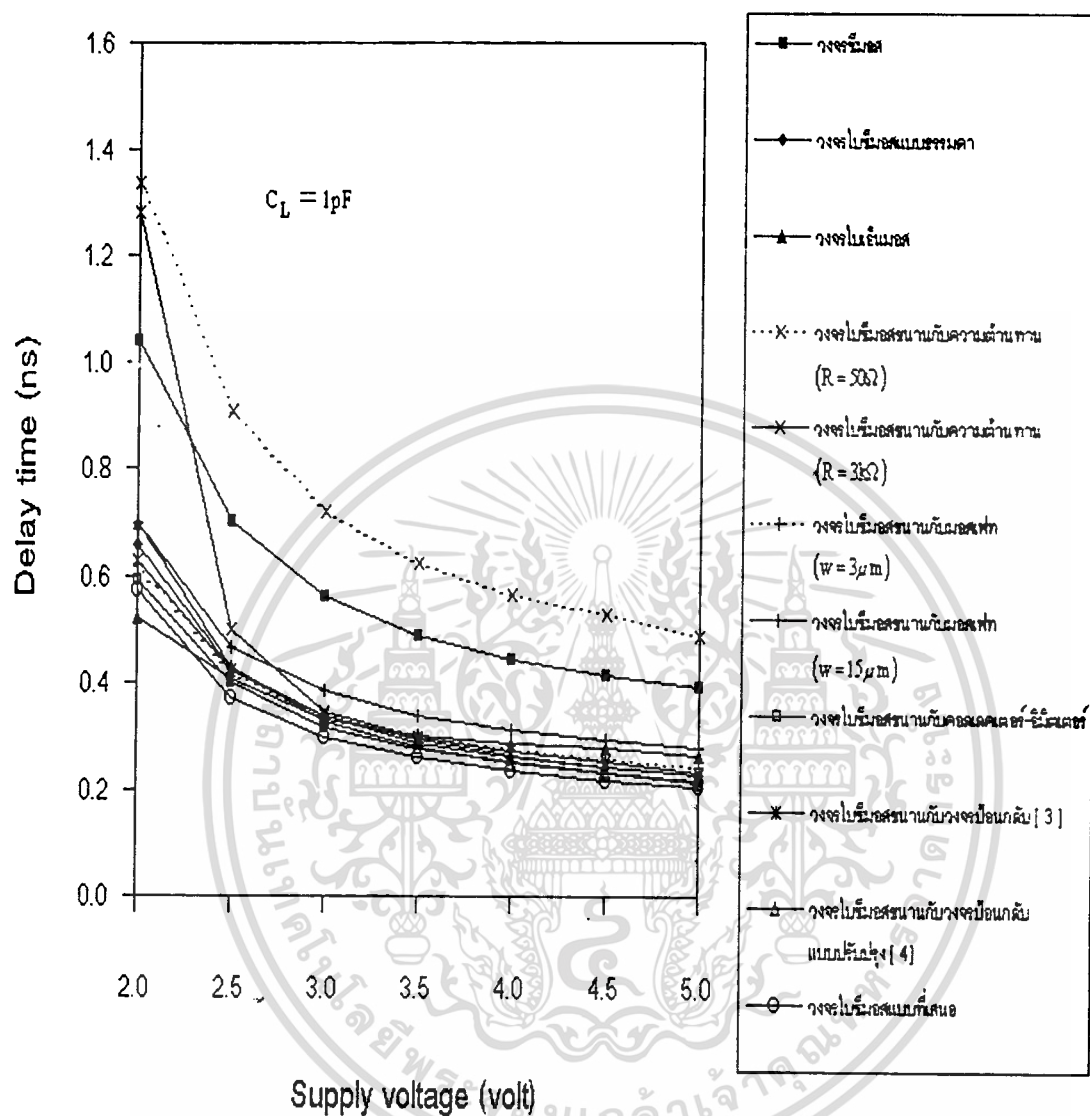
จากการทดสอบข้างต้นที่กล่าวมาทั้งหมดที่ได้แสดงให้เห็นว่า วงจรไบซิมอสอินเวอร์เตอร์แบบที่เสนอ นั้นมีประสิทธิภาพโดยรวมที่ดีอีกทั้งยังมีลักษณะของโครงสร้างที่เรียบง่าย ไม่สลับซับซ้อน จึงเหมาะสมในการไปใช้งานในวงจรรวมขนาดใหญ่ แม้ว่าต้นทุนในการจะผลิต วงจรไบซิมอส ในปัจจุบันนั้นจะราคาสูงกว่าการผลิตวงจรซิมอสแต่ในอนาคตอันใกล้ เมื่อเทคโนโลยีการผลิตวงจรรวมขนาดใหญ่ดีขึ้นซึ่งจะทำให้ต้นทุนการผลิตลดลง จึงมีแนวโน้มที่วงจรไบซิมอสจะได้เข้ามามีบทบาทสำคัญในวงการอุตสาหกรรมการผลิตวงจรรวมขนาดใหญ่ (VLSI) ต่อไป



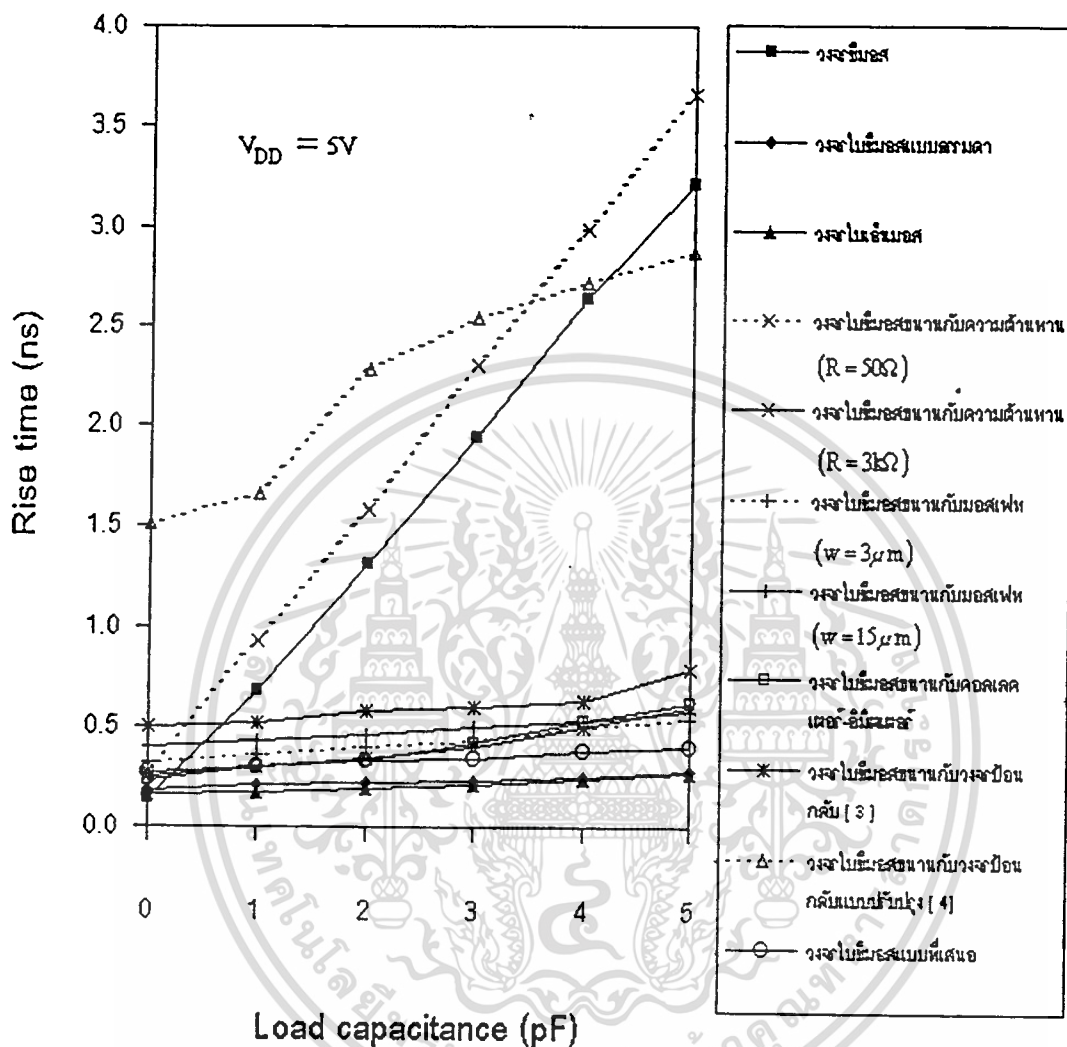
รูปที่ 6.1 เปรียบเทียบค่าหน่วยเวลาต่อโหลดคาปาซิแตนซ์ของวงจรซิมอสอินเวอร์เตอร์และวงจร

ไบซิมอสอินเวอร์เตอร์แบบต่างๆ ที่แรงดันไฟเลี้ยง 5 โวลต์

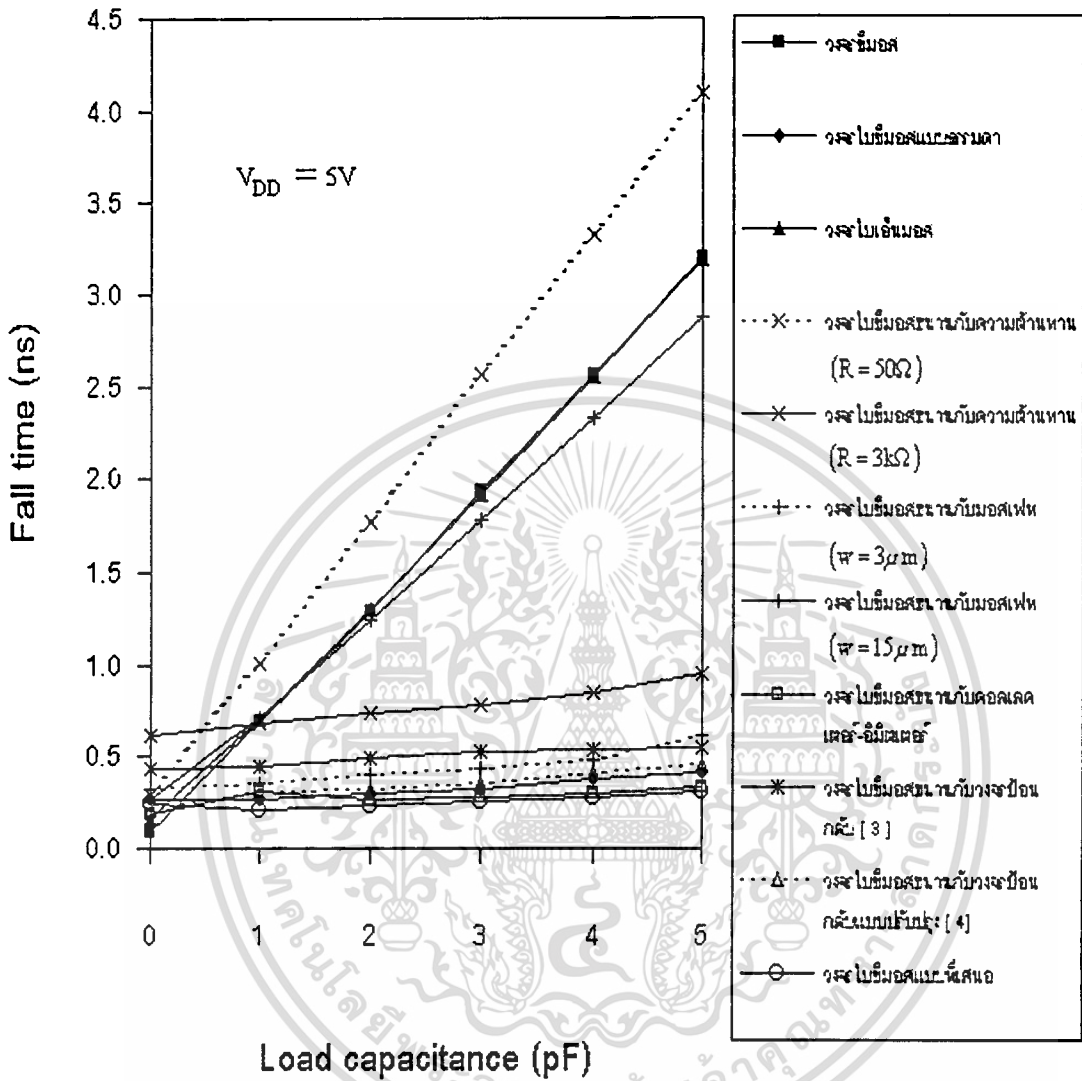
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 เปรียบเทียบค่าหน่วยเวลาต่อค่าแรงดันไฟเลี้ยงของวงจรซีมอสอินเวอร์เตอร์และวงจรไบโสมอสอินเวอร์เตอร์แบบต่างๆ ตั้งแต่แรงดัน 2-5 โวลต์ที่ค่า $C_L = 1\text{pF}$



รูปที่ 6.3 แสดงค่า Rise time ต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์และวงจรไบซีมอสอินเวอร์เตอร์แบบต่าง ๆ ที่แรงดันไฟเลี้ยง 5 โวลต์



รูปที่ 6.4 แสดงค่า Fall time ต่อโหลดคาปาซิแตนซ์ของวงจรซีมอสอินเวอร์เตอร์และวงจรไบซีมอสอินเวอร์เตอร์แบบต่างๆ ที่แรงดันไฟเลี้ยง 5 โวลต์

บรรณานุกรม

- [1] J.P. Uyemura .“Circuit Design for CMOS VLSI,” Kluwer Academic Pub., MA,1993
 - [2] N. H .E. Weste and K. Eshrahan, “Principle of CMOS VLSI Design,” Addison - Wesley Pub.Co., 1993
 - [3] H.J. Shin . “Full - swing logic circuits in a complementary BiCMOS technology ,” in Proc.of the Symposium on VLSI,pp. 89-90, 1990
 - [4] A. H. M. Shousha , “Low- voltage full - swing noncomplementary BiCMOS buffers ,” Proc.7 th Mediterreanean Electrotechnical Conf. (Melecon), Vol 2, pp.541-544, 1994
 - [5] A. Bellaouar and M. I. Elmasry , “BiCMOS Digital Integrated circuit Design ,” Kluwer Academic Pub., MA,1993
 - [6] S.M. Kang and Y. Leblebici , “CMOS Digital Integrated Circuits Analysis and Design ,” McGraw – Hill , Inc., 1996
 - [7] H.C. Lin , J.C Ho , R.R. Iyer and K.Kwong , “CMOS - Bipolar Transistor Structure ,” IEEE Trans. Electron Devices, vol.ED-6, no.11, pp.945-951, Nov.1969
 - [8] S.S. Rofail , “Low voltage Low – power BiCMOS Digital Circuits ,” IEEE J. Solid - State Circuits , vol. 29 , no.5 , pp.572-579 ,May.1994
 - [9] Y. Nishio, et al., “ 0.45ns 7K Hi - BiCMOS Gate Array with Configurable 3-Port 4.6K SRAM,” IEEE Custom Integrated Circuits Conference Tech. Dig., pp. 203- 204 . 1987
 - [10] A.R. Alvarez , “BiCMOS Technology and Applications ,” Kluwer Academic Pub.. MA, Second Edition ,1993
 - [11] H.C. Lin , J.C. Ho , R.R. Iyer , and K. Kwong , “CMOS-Bipolar Transistor Structure,” IEEE Trans Electron Devices, Vol. ED-34, no.6, pp.1304-1309 , June 1987.
 - [12] S.S. Rofail and M.I. Elmasry , “Analytical and Numerical Analyses of the Delay Time of BiCMOS Structures,” IEEE J.Solid –State Circuits,vol.27 , no.5, pp 834-839, May 1992
 - [13] W. Fang et al., “An accurate analytical BiCMOS delay expression and its application to optimizing high-speed BiCMOS circuits,” IEEE J. Solid – State Circuits , vol.27, no.20 pp. 191-202, Feb.1992
 - [14] P.A. Raje , K.C. Saraswat and K.M. Cham , “A New Methodology for Design of BiCMOS Gates and Comparison with CMOS,” IEEE Trans. Electron Devices , vol.39, No.2 , pp.339-347, Feb.1992
- เอกสาร No.2 , pp.339-347, Feb.1992
- เพื่อการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [15] E.W. Greeneich et al., "Analysis and characterization of BiCMOS for high - speed digital logic , " IEEE J. Solid - State Circuits, vol.23 , no.2 , pp.558-565, April 1988
- [16] S.M. Kang . " Accurate Simulation of Power Dissipation in VLSI Cicuit , " IEEE J. Solid – State Circuits, vol SC-21, no.5, pp. 889-891, Oct.1986
- [17] S.H.K. Embabi and R. Damodaran . " Delay Models for Timing Simulation of CMOS / BiCMOS /BiNMOS Mixed Digital Circuits , " IEEE Bipolar Circuits and Technology Meeting, pp. 106-109, 1993
- [18] S.S. Rofail and Y.K. Seng , " A precise transient model for delayed input BiCMOS digital circuits , " Int. J.Electronics, vol.83, no.4, pp.441-454, 1997
- [19] J.M. Rabaey , " Digital Integrated Circuits , " Prentice- Hall , Inc., 1996
- [20] Y. Nishio et. al ., " A BiCMOS logic gate with positive feedback , " ISSCC Dig.Tech . Paper , pp.116-117, Feb.1989
- [21] M. Shoji , " CMOS Digital Circuit Technology , " Prentice-Hall ,1988
- [22] M. Margala and N.G. Durdle , " Noncomplementary BiCMOS Logic and CMOS Logic for Low -Voltage, Low-power Operation–A Comparative Study , " IEEE J.Solid-State Circuits, vol.33 , no.10, pp.1580-1585, Oct.1998
- [23] A. Bellaouar ,S.H.K. Embabi , M. Elmasry , " Scaling of Digital BiCMOS Circuits , " IEEE J.Solid-State Circuits, vol.25, no.4, pp.933-941, Aug.1990
- [24] P.F. Lu , G.P. Li and D.D. Tang , " Lateral Encroachment of Extrinsic -Base Dopant in Submicrometer Bipolar Transistors , " IEEE. Electron Device Letters , Vol.EDL-8 , No.10 pp.496-498, Oct.1987
- [25] M. Hiraki , K. Yano , M. Minami , K. Sato , N. Matsuzaki , K. Sasaki and K. Seki , " A 1.5 -V Full - Swing BiCMOS Logic Circuit , " IEEE J. Solid - State Circuits , vol.27, no.11 pp.1568-1574 ,Nov.1992

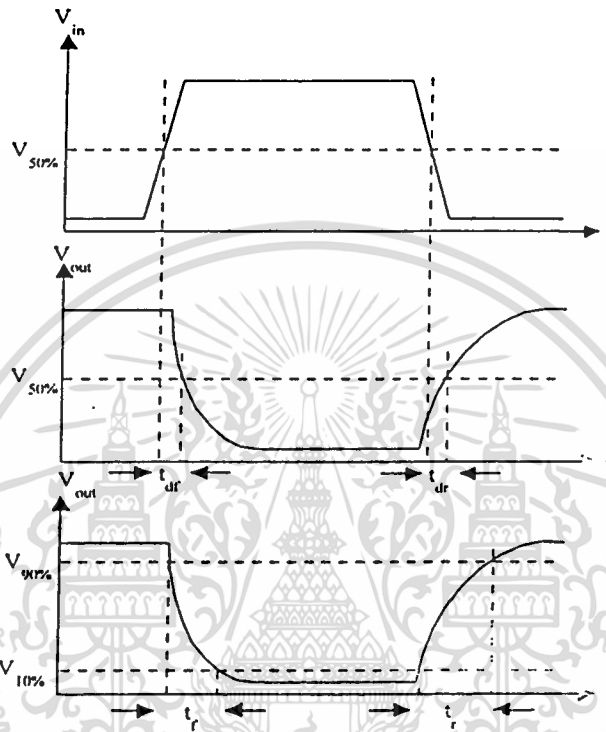


ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

นิยามค่าหน่วยเวลา



รูปที่ ก.1 แสดงนิยามค่าหน่วยเวลา (t_d) เวลาขึ้น (t_r) เวลาลง (t_f)

จากรูปที่ ก.1 สามารถจำแนกเวลาต่าง ๆ ได้ดังนี้

- เวลาขึ้น (Rise time) คือ เวลาที่สัญญาณเอาต์พุตขึ้นจาก 10 % ถึง 90 %
- เวลาลง (Fall time) คือ เวลาที่สัญญาณเอาต์พุตลดจาก 90 % เหลือ 10 %
- เวลาหน่วงผ่านเกท (Gate propagation delay time) คือ เวลาเฉลี่ยระหว่างสัญญาณขาเข้ามีค่า 50 % และสัญญาณขาออกมีค่า 50 % เท่ากัน โดยแบ่งเวลาออกเป็น 2 ชนิดคือ เวลาหน่วงสัญญาณผ่านเกทเมื่อเอาต์พุตเปลี่ยนจาก $V_{OL} \rightarrow V_{OH}$ (t_{dr}) และเวลาหน่วงสัญญาณผ่านเกทเมื่อเอาต์พุตเปลี่ยนจาก $V_{OH} \rightarrow V_{OL}$ (t_{df})

$$t_d = \frac{t_{dr} + t_{df}}{2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นระดับสัญญาณที่เกี่ยวข้องกับนิยามข้างต้นจึงประกอบด้วย

-ระดับสัญญาณเอาต์พุต 10 %

$$V_{10\%} = V_{OL} + 0.1(V_{OH} - V_{OL})$$

-ระดับสัญญาณเอาต์พุต 90 %

$$V_{90\%} = V_{OL} + 0.9(V_{OH} - V_{OL})$$

-ระดับสัญญาณเอาต์พุต 50 %

$$V_{50\%} = V_{OL} + \frac{1}{2}(V_{OH} - V_{OL}) = \frac{1}{2}(V_{OH} + V_{OL})$$



ภาคผนวก ข

การอพติไมเซชัน

ในการออกแบบวงจรรวม และ จุดมุ่งหมายในการออกแบบ (custom design) เพื่อให้ได้วงจรที่ต้องการขึ้นอยู่กับเงื่อนไขต่าง ๆ ดังนี้

1. การสูญเสียกำลังงานรวม (total power dissipation)
2. พื้นที่ชิพ (chip area)
3. ความเร็ว (speed)

1. การสูญเสียกำลังงานรวม (total power dissipation)

ดังที่ได้กล่าวมาในหัวข้อที่ 2.6 การวัดกำลังสูญเสีย (Average power dissipation) ในวงจรรวม อาจใช้วิธีการวัดโดยตรง โดยอาศัยแบบจำลองของวงจรแหล่งจ่ายกระแสควบคุมด้วยกระแส (current - controlled current source) หรือ แบบจำลองวงจรแหล่งจ่ายกระแสควบคุมด้วยแรงดัน (voltage-controlled current source) ในการวัดกระแสเฉลี่ยจากแหล่งจ่ายไฟ [16] โดยแสดงให้เห็นเป็นสัดส่วนกับค่าอัตราขยายกระแส (β) หรือ ค่าทรานคอนดักแตนซ์ (g_m) เรียกวิธีการวัดแบบนี้ว่า Power meter simulation

-กรณี Current-Controlled Current Source

$$\beta = V_{DD} C_y f \quad (ข.1)$$

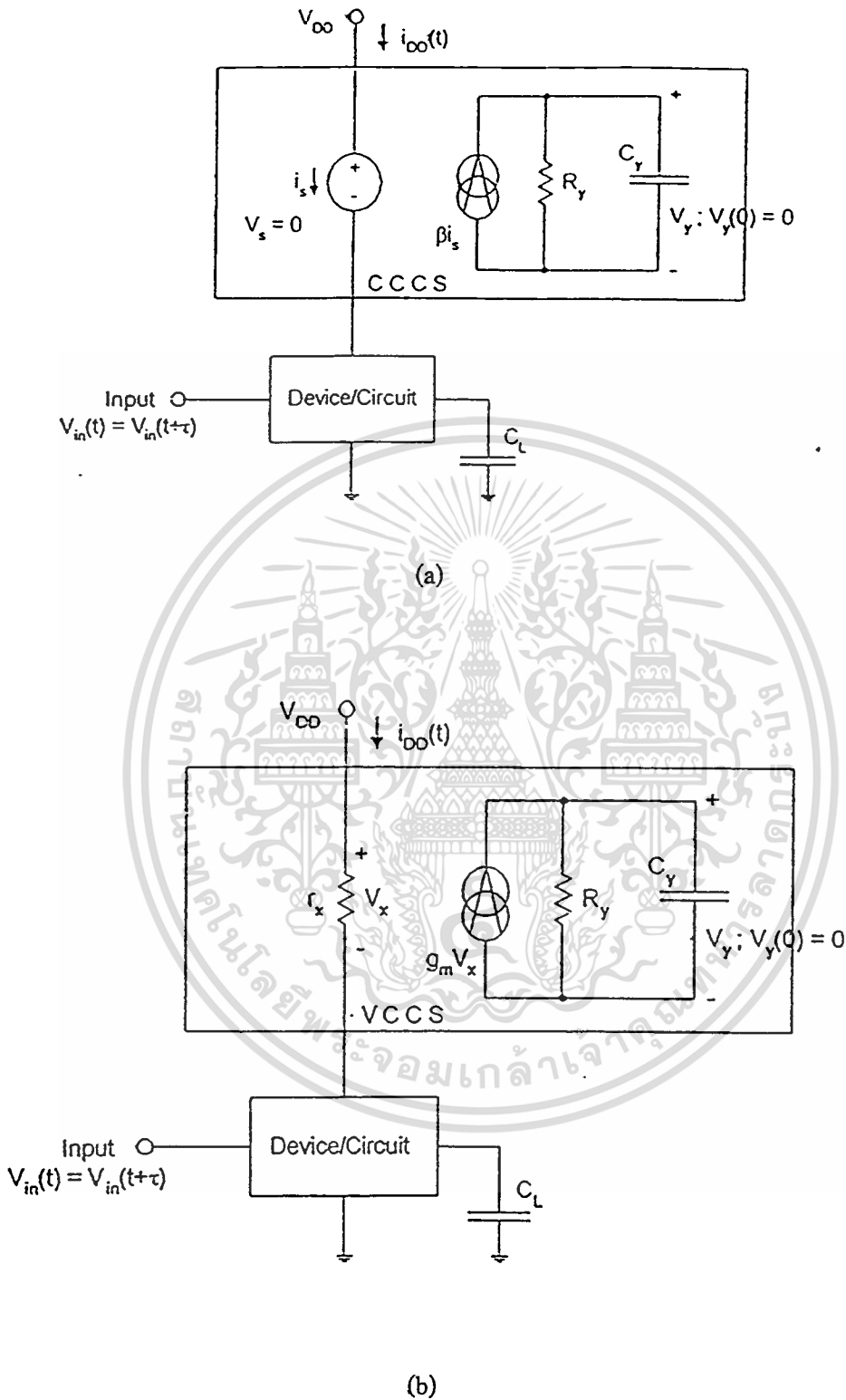
โดย β เป็นพารามิเตอร์ของอัตราขยายกระแสคร่อม C_y ในวงจรย่อย

-กรณี Voltage- Controlled Current Source

$$g_m = V_{DD} C_y f / V_x \quad (ข.2)$$

โดย g_m เป็นค่าทรานคอนดักแตนซ์และ r_x เป็นค่าความต้านทานอนุกรมต่อระหว่างแหล่งจ่ายไฟกับวงจรที่จะวัด

ทั้งสองกรณีเป็นการวัดกำลังงานที่อุปกรณ์มีไลซ์โดยค่า V_{DD} หมายความว่าค่ากำลังงานที่แท้จริงคือการคูณ β กับ g_m ด้วย V_{DD}



รูปที่ ข.1 แสดงการวัดกำลังงานสูญเสีย

(a) วงจรย่อยพร้อม Current-Controlled Current source

เอกสาร (b) นี้เป็นวงจรย่อยพร้อม Voltage-Controlled Current source ที่ได้ออกมาจากรุ่นก่อนหน้านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. พื้นที่ชิพ (chip area)

ขนาดของวงจรรวม จะขึ้นอยู่กับขนาดของอุปกรณ์ต่าง ๆ [6] ดังจะแสดงให้เห็นจากสมการ

$$\text{Area} \propto (\sum W.L + \sum A_E) \tag{ข.3}$$

เมื่อ W,L =ความกว้างและความยาวของมอสทรานซิสเตอร์

A_E =พื้นที่อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์

เพราะฉะนั้นในการออกแบบวงจร จึงควรออกแบบให้มีขนาดความกว้างและความยาวของทรานซิสเตอร์ต่ำสุดทั้งมอสทรานซิสเตอร์และไบโพลาร์ทรานซิสเตอร์ เพื่อให้วงจรใช้พื้นที่ชิปน้อยที่สุด แต่อย่างไรก็ตามในการกำหนดเงื่อนไขของวงจรที่ดีที่สุดอาจจำเป็นต้องปรับเปลี่ยนขนาดของอุปกรณ์ต่าง ๆ โดยการเปลี่ยนความกว้าง (W) หรือการเปลี่ยนความยาว (L)

3. ความเร็ว

ความเร็วหรือความถี่ในการทำงาน ขึ้นอยู่กับค่าหน่วงเวลาผ่านเกท (signal propagation gate delay) ซึ่งมักเกิดจากค่าความต้านทานและความจุแฝงที่รอยต่อภายในอุปกรณ์ต่าง ๆ ตลอดจนในบริเวณหน้าสัมผัสต่าง ๆ ซึ่งค่าหน่วงเวลาผ่านเกทนี้ เป็นเงื่อนไขในการกำหนดประสิทธิภาพของวงจรรวม โดยนำเอาค่า Figure of merit สำหรับความเร็วมาพิจารณา โดยละเลย initial delay จากสมการ 2.38 คือ T_i ซึ่งมีค่าต่ำ ดังนั้น Figure of merit ด้านความเร็วสำหรับวงจรไบซีมอสคือ

$$\tau_{BIC} = \frac{\pi}{2} \sqrt{R_{CH} C_L \tau_F} \tag{ข.4}$$

เมื่อ R_{CH} :Channel resisittance ของมอสทรานซิสเตอร์ และ ($\tau_F^* \approx \tau_F$, $C_L^* \approx C_L$)

τ_F : Forward transit time ของไบโพลาร์ทรานซิสเตอร์ ($\approx \frac{1}{2\pi f_{T,MAX}}$)

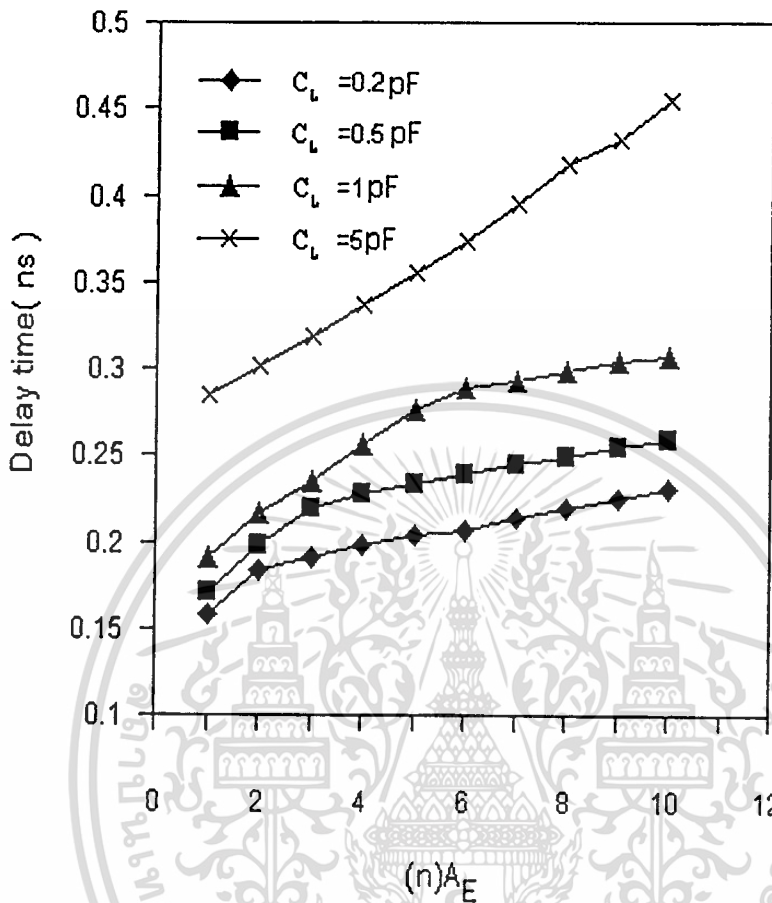
$f_{T,MAX}$: Cut-off frequency สูงสุดของไบโพลาร์ทรานซิสเตอร์

ดังนั้น

$$\tau_{HK} = \frac{\pi}{2} \sqrt{\frac{R_{CH} C_L}{2\pi f_{T,MAX}}} \quad (ข.5)$$

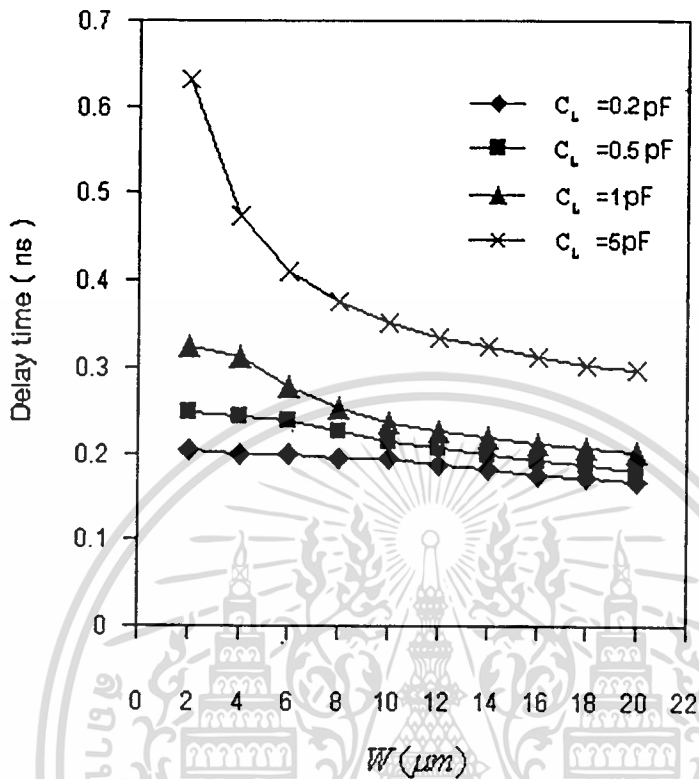
ขั้นตอนในการหาเงื่อนไขที่ดีที่สุด (multi objective optimization) คือ พื้นที่และกำลังงานสูญเสีย ซึ่งมีผลต่อความเร็วหรือค่าหน่วยเวลา โดยเทคนิคที่เสนอนี้จะมีผลกระทบต่อ layout area น้อยที่สุด โดยจะเปลี่ยนเฉพาะ W และ L ในส่วนของมอสทรานซิสเตอร์ และเปลี่ยน A_E ในส่วนของไบโพลาร์ทรานซิสเตอร์เฉพาะตัวที่ต่อกับแหล่งจ่ายไฟ จากรูปที่ ข.1 ด้วยการวัดกำลังงานที่สูญเสียจะแปรผันตรงกับ g_m ในส่วนของมอสทรานซิสเตอร์ $M1$ และแปรผันโดยตรงกับ β ในส่วนของไบโพลาร์ $Q1$ เนื่องจาก g_m จะแปรผันตรงกับ W/L ดังนั้นเมื่อทำการออปติไมซ์ จะกำหนดให้ W มีขนาดเล็กที่สุดตามการออกแบบ จากนั้นจึงทำการปรับเปลี่ยนเพื่อให้ได้ค่าหน่วยเวลาที่ยอมรับได้แต่ในกรณีไบโพลาร์ทรานซิสเตอร์นั้นเนื่องจาก β จะขึ้นอยู่กับความกว้างเบส (W_B) แต่เนื่องจากเทคโนโลยีไบซีมอสนี้จะทำการผลิตอุปกรณ์ไบโพลาร์บนพื้นฐานของกระบวนการผลิตซีมอส ดังนั้นคุณภาพของอุปกรณ์ไบโพลาร์จึงถูกจำกัดการควบคุม W_B หรือการเปลี่ยนแปลง β เป็นเรื่องยุ่งยากดังนั้นในการออปติไมซ์นี้จึง กำหนดให้ไบโพลาร์มีขนาดเล็กที่สุดตามกฎการออกแบบในขบวนการผลิตไบซีมอส จากนั้นจึงปรับเปลี่ยนพื้นที่อิมิตเตอร์ (A_E) จนได้ค่าหน่วยเวลาที่ยอมรับได้โดยในการทดลองนั้นใช้วงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอในการทดลอง

กำหนดให้อินพุตเป็นสัญญาณนาฬิกาความถี่ 50 MHz โดย Rise time และ Fall time มีค่าเท่ากับ 0.5 ns



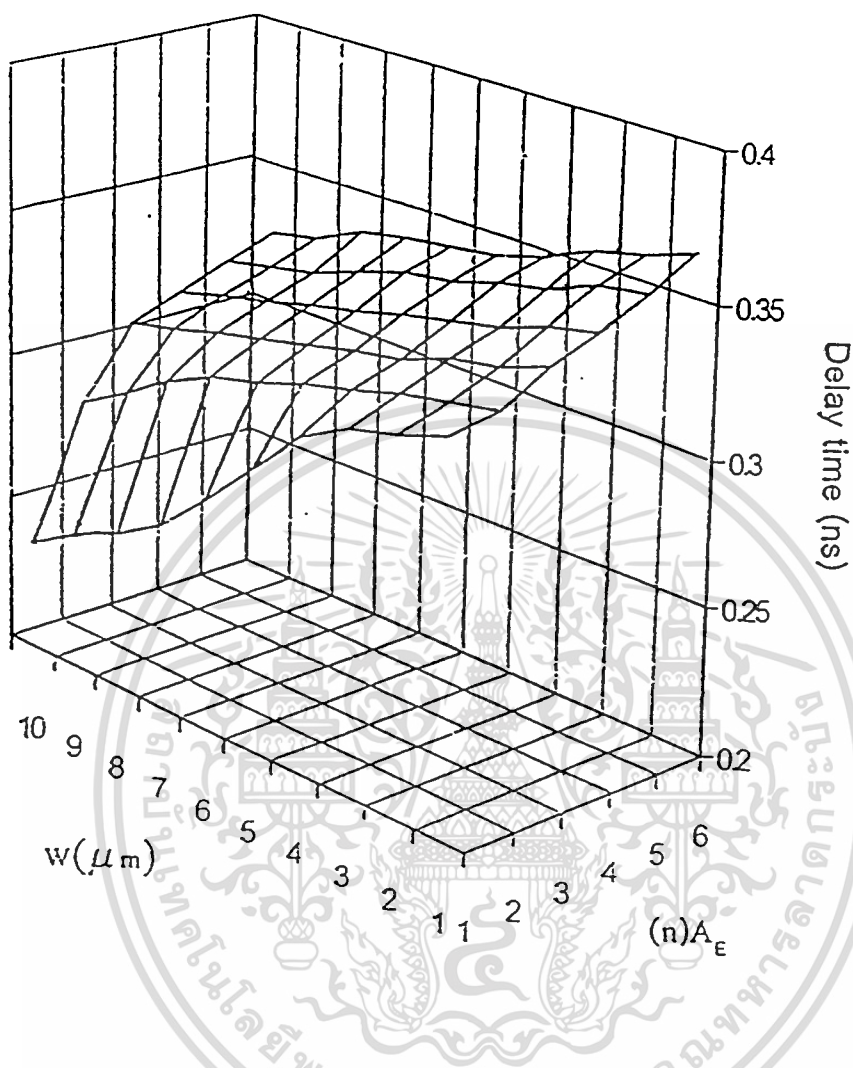
รูปที่ ข.2 แสดงค่าหน่วงเวลากับ $(n)A_E$ ของ Q1 เมื่อ $C_L = 0.2 \text{ pF}, 0.5 \text{ pF}, 1 \text{ pF}, 5 \text{ pF}$ และ $V_{DD} = 5 \text{ V}$

จากรูปที่ ข.2 ซึ่งแสดงค่าหน่วงเวลาต่อ $(n)A_E$ จะพบว่าเมื่อค่า $(n)A_E$ เพิ่มขึ้น ค่าหน่วงเวลาจะมีค่าเพิ่มขึ้น



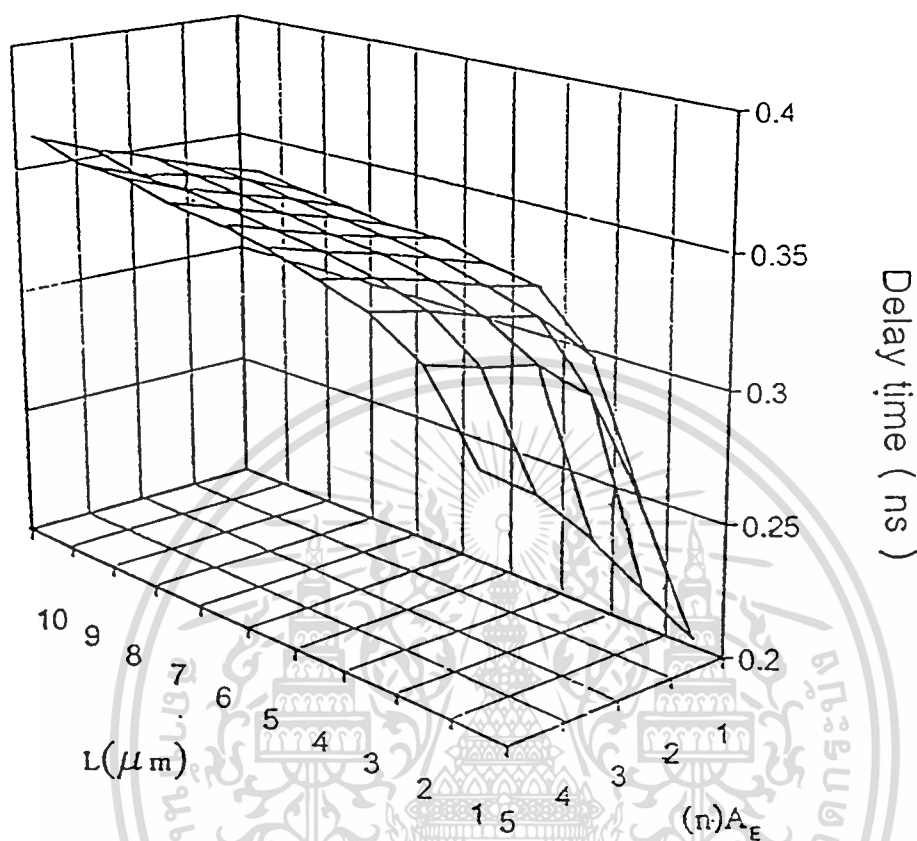
รูปที่ ข.3 แสดงค่าหน่วงเวลากับความกว้างของทรานซิสเตอร์แบบพีมอส M1 เมื่อ $C_L = 0.2 \text{ pF}$, 0.5 pF , 1 pF , 5 pF , $n(A_E)=1$ และ $V_{DD} = 5 \text{ V}$

จากรูปที่ ข.3 ซึ่งแสดงค่าหน่วงเวลากับความกว้างของทรานซิสเตอร์แบบพีมอส M1 จะพบว่าเมื่อเพิ่มความกว้างของทรานซิสเตอร์เพิ่มขึ้นค่าหน่วงเวลาก็จะลดลง เช่น โหลดคาปาซิแตนซ์มีค่าเท่ากับ 5 pF เมื่อเพิ่มความกว้างของทรานซิสเตอร์แบบพีมอส M1 ค่าหน่วงเวลาก็มีค่าลดลง ซึ่งเป็นไปตามสมการที่ 2.40



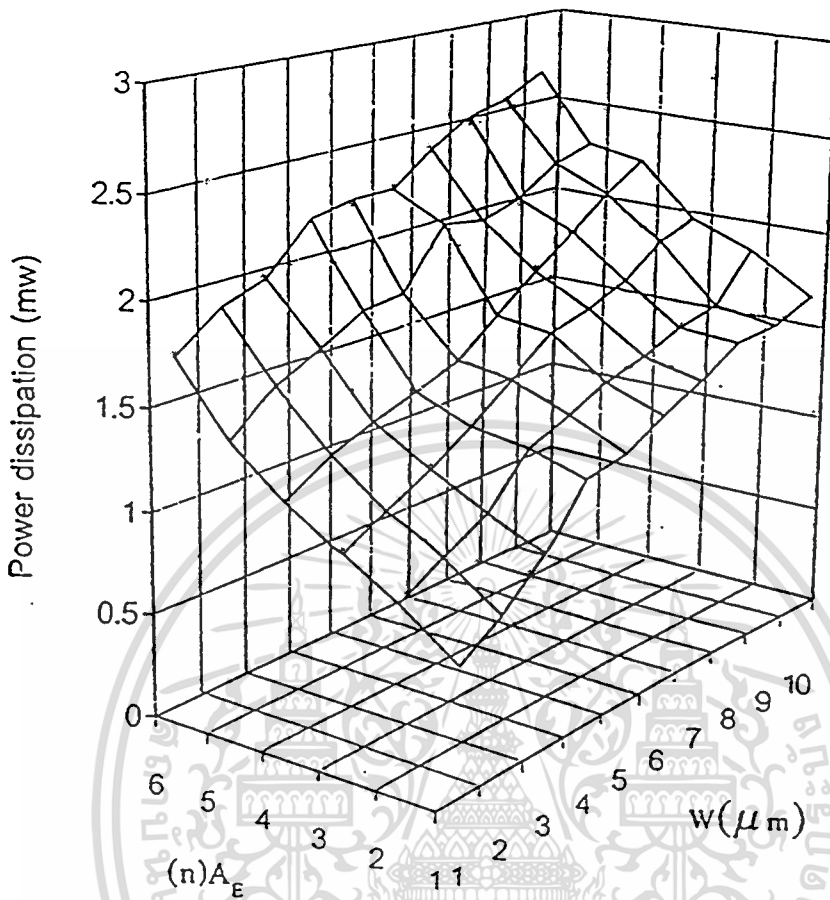
รูปที่ ข.4 แสดงค่าหน่วงเวลาต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ เมื่อ $V_{DD}=5V$ และ $C_L=1pF$

จากรูปที่ ข.4 แสดงค่าหน่วงเวลาต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ จะพบว่าจุดที่มีค่าหน่วงเวลาน้อยที่สุดคือ $n=1$ และความกว้างของทรานซิสเตอร์แบบพีมอส M1 มีค่าเท่ากับ $10 \mu m$



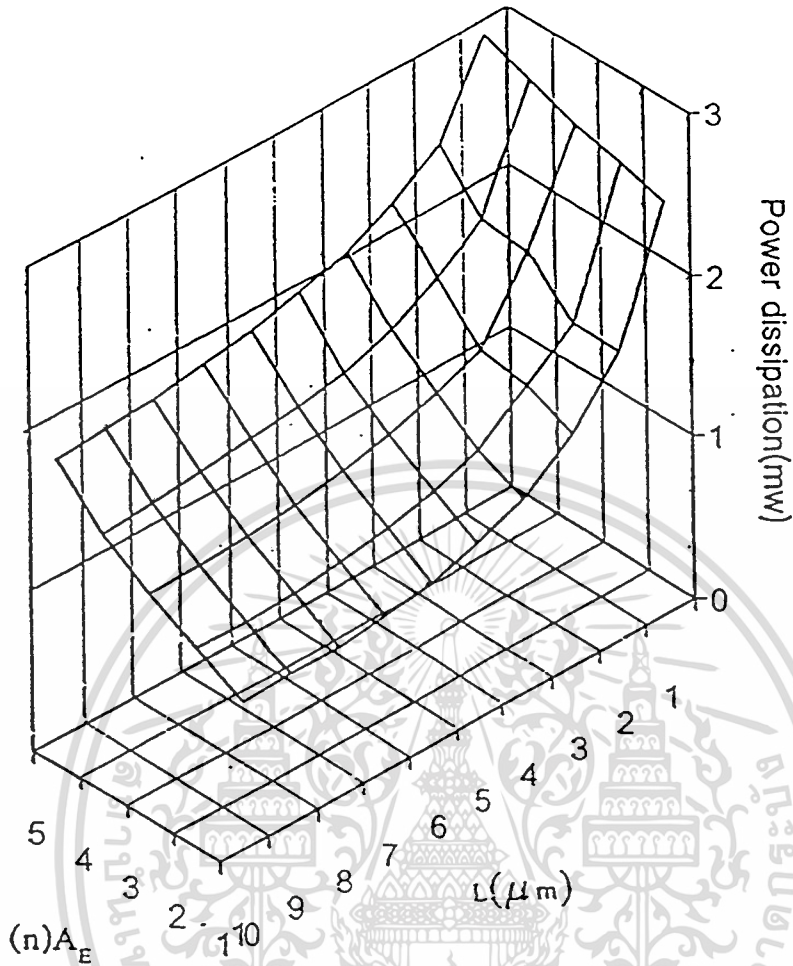
รูปที่ ข.5 แสดงค่าหน่วยเวลาต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ เมื่อ $V_{DD}=5V$ และ $C_L=1pF$

จากรูปที่ ข.5 แสดงค่าหน่วยเวลาต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อ $n(A_E)$ จะพบว่าค่าหน่วยเวลาน้อยที่สุดคือ $n=1$ และความยาวของทรานซิสเตอร์แบบพีมอส มีค่าเท่ากับ $1 \mu m$



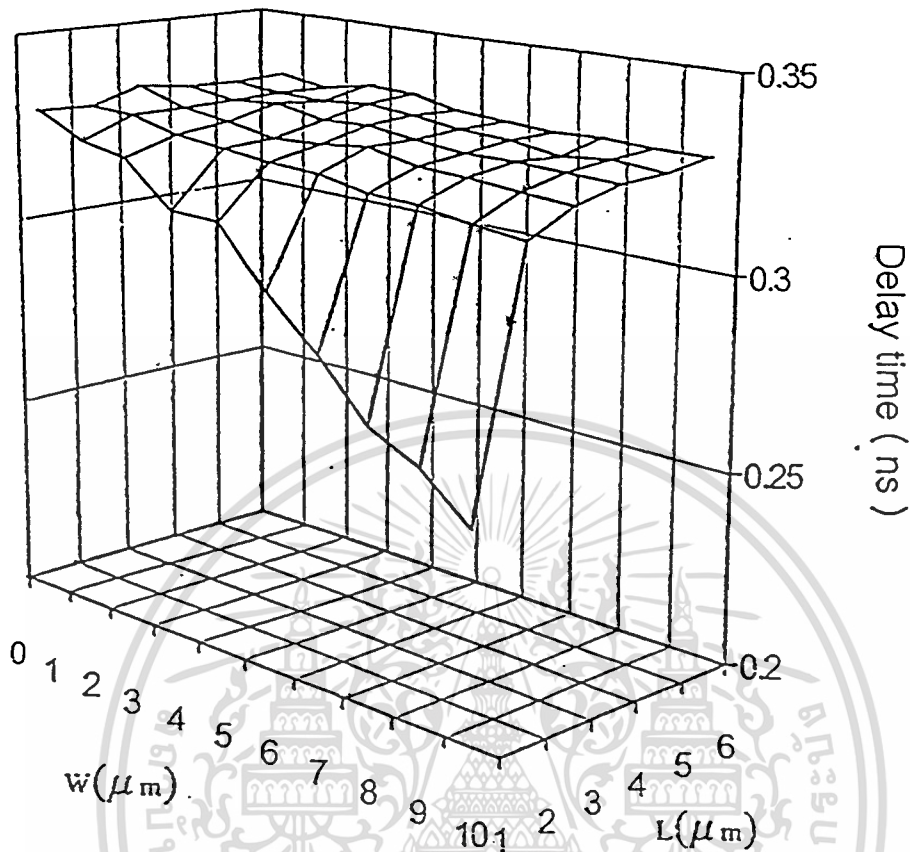
รูปที่ ข.6 แสดงค่ากำลังงานที่สูญเสียต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$
เมื่อ $V_{DD}=5V$ และ $C_L=1pF$

จากรูปที่ ข.6 แสดงค่ากำลังงานที่สูญเสียต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ จะพบว่าค่ากำลังงานที่สูญเสียที่น้อยที่สุดคือ $n=1$ และ ความกว้างของทรานซิสเตอร์แบบพีมอสมีค่าเท่ากับ $1 \mu m$



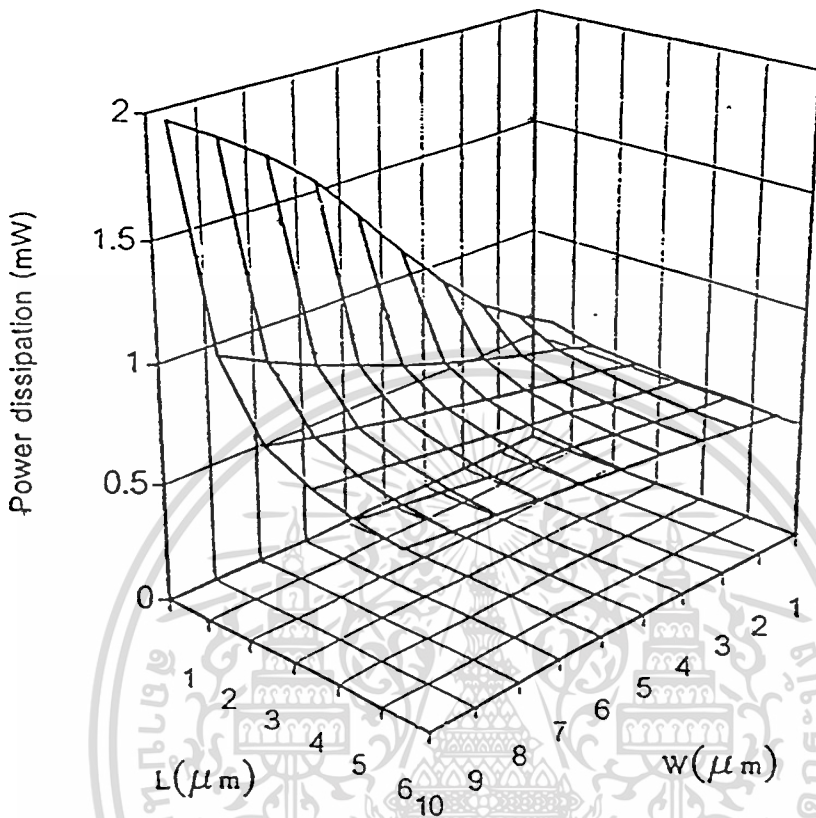
รูปที่ ข.7 แสดงค่ากำลังงานที่สูญเสียต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ เมื่อ $V_{DD} = 5V$ และ $C_L = 1pF$

จากรูปที่ ข.7 แสดงค่ากำลังงานสูญเสียต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อ $(n)A_E$ จะพบว่าค่ากำลังงานที่สูญเสียขึ้นอยู่กับการเลือกความยาวของทรานซิสเตอร์แบบพีมอส โดยค่ากำลังงานสูญเสียน้อยที่สุดเมื่อ $n=1$ และ ความยาวของทรานซิสเตอร์แบบพีมอสเท่ากับ $10 \mu m$



รูปที่ ข.8 แสดงค่าหน่วงเวลาต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 เมื่อให้ $(n)A_E=1$, $V_{DD}=5V$ และ $C_L=1pF$

จากรูปที่ ข.8 แสดงค่าหน่วงเวลาต่อความยาวของทรานซิสเตอร์แบบพีมอส M1 ต่อความกว้างของทรานซิสเตอร์แบบพีมอส M1 จะพบว่าค่าหน่วงเวลาจะมีค่าน้อยที่สุดเมื่อความยาวของทรานซิสเตอร์แบบพีมอส M1 มีค่าเท่ากับ $1 \mu m$ และความกว้างของทรานซิสเตอร์แบบพีมอส M1 มีค่าเท่ากับ $10 \mu m$



รูปที่ ข.9 แสดงค่ากำลังงานที่สูญเสียต่อความยาวของทรานซิสเตอร์แบบพินอส M1 ต่อความกว้างของทรานซิสเตอร์แบบพินอส M1 เมื่อให้ $(n)A_E=1$, $V_{DD}=5V$ และ $C_L=1pF$

จากรูปที่ ข.9 แสดงค่ากำลังงานที่สูญเสียต่อความยาวของทรานซิสเตอร์แบบพินอส M1 ต่อความกว้างของทรานซิสเตอร์แบบพินอส M1 จะพบว่าถ้าความยาวของทรานซิสเตอร์แบบพินอส M1 มีค่ามาก ค่ากำลังงานที่สูญเสียก็จะมีค่าน้อย โดยเฉพาะเมื่อความกว้างของทรานซิสเตอร์แบบพินอส M1 มีค่าน้อยซึ่งจุดที่ค่ากำลังงานสูญเสียน้อยที่สุดคือเมื่อความยาว M1 เท่ากับ $6\mu m$ และความกว้าง M1 เท่ากับ $1\mu m$

ภาคผนวก ก
โปรแกรม Pspice ที่ใช้ในการวิเคราะห์

วงจรซิมอสอินเวอร์เตอร์

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 3 2 0 0 MN L=0.8U W=8U

CL 3 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.DC VIN 0 5 0.1

.PROBE

.END

วงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 3 2 0 0 MN L=0.8U W=8U

M3 4 2 5 0 MN L=0.8U W=8U

M4 5 3 0 0 MN L=0.8U W=2U

Q1 1 3 4 NPN

Q2 4 5 0 NPN

CL 3 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E-01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E-01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไบเอินมอสอินเวอร์เตอร์

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 4 2 0 0 MN L=0.8U W=8U

M3 3 2 0 0 MN L=0.8U W=8U

Q1 1 3 4 NPN

CL 4 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E+01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E+01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

วงจรไบโสมอสอินเวอร์เตอร์ขนานกับความต้านทาน

M1 3 2 1 1 MP L=0.8U W=24U

M2 5 2 4 4 MN L=0.8U W=8U

R1 3 5 50

R2 4 0 50

Q1 1 3 5 NPN

Q2 5 4 0 NPN

CL 5 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E+01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E+01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

วงจรไบโวมอสอินเวอร์เตอร์ขนานกับทรานซิสเตอร์แบบมอสเฟต

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 4 2 5 5 MN L=0.8U W=8U

M3 3 2 0 0 MN L=0.8U W=8U

M4 4 0 3 3 MP L=0.8U W=2U

M5 5 1 0 0 MN L=0.8U W=8U

Q1 1 3 4 NPN

Q2 4 5 0 NPN

CL 4 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E-01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E-01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไบสมอสอินเวอร์เตอร์ขนานกับคอลเลกเตอร์-อิมิตเตอร์

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 4 2 5 5 MN L=0.8U W=8U

M3 3 2 0 0 MN L=0.8U W=8U

M4 5 3 0 0 MN L=0.8U W=2U

M5 4 2 1 1 MP L=0.8U W=24U

M6 4 2 0 0 MN L=0.8U W=8U

Q1 1 3 4 NPN

Q2 4 5 0 NPN

CL 4 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E-01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E-01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไบสมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับ

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 4 2 6 6 MN L=0.8U W=8U

M3 3 2 0 0 MN L=0.8U W=32U

M4 4 5 3 3 MP L=0.8U W=8U

M5 6 5 0 0 MN L=0.8U W=16U

M6 5 4 1 1 MP L=0.8U W=2U

M7 5 4 0 0 MN L=0.8U W=8U

Q1 1 3 4 NPN

Q2 4 6 0 NPN

CL 4 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E+01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E+01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไบพีมอสอินเวอร์เตอร์ขนานกับวงจรป้อนกลับแบบปรับปรุง

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 3 2 0 0 MN L=0.8U W=8U

M3 4 5 1 1 MP L=0.8U W=16U

M4 4 2 7 0 MN L=0.8U W=8U

M5 7 5 0 0 MN L=0.8U W= 3U

M6 6 5 3 1 MP L=0.8U W=24U

M7 5 6 1 1 MP L=0.8U W= 24U

M8 5 6 0 0 MN L=0.8U W= 8U

Q1 1 3 6 NPN

Q2 6 5 0 NPN

CL 6 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E+01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E+01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรไบซีมอสอินเวอร์เตอร์แบบที่เสนอ

VDD 1 0 5

M1 3 2 1 1 MP L=0.8U W=24U

M2 3 2 0 0 MN L=0.8U W=8U

M3 5 2 6 0 MN L=0.8U W=8U

M4 6 3 0 0 MN L=0.8U W=2U

M5 5 4 1 1 MP L=0.8U W=40U

M6 3 4 1 1 MP L=0.8U W=24U

M7 4 5 1 1 MP L=0.8U W=24U

M8 4 5 0 0 MN L=0.8U W=8U

M9 5 2 1 1 MP L=0.8U W=24U

M10 5 2 0 0 MN L=0.8U W=8U

Q1 1 3 5 NPN

Q2 5 6 0 NPN

CL 5 0 1E-12

VIN 2 0 DC 0

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E-01

+RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E+01

+RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

.DC VIN 0 5 0.1

.PROBE

.END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าพารามิเตอร์เทคโนโลยีไบซีมอสขนาด 0.8 ไมครอน

.MODEL MN NMOS LEVEL=2 VTO=0.75 UO=540 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=380U CJSW=150P

.MODEL MP PMOS LEVEL=2 VTO=-0.92 UO=195 TOX=175E-10

+ CGDO=1.9E-10 CGSO=1.9E-10 CJ=600U CJSW=260P

.MODEL PNP PNP IS=6.0E-17 BF=100 VAF=11 IKF=2.0E-02 ISE=2.0E-15 NE=1.67

+ BR=2 VAR=2 IKR=1.0E-02 ISC=5.0E-16 NC=1.67 RE=2.0E-01 RB=4.0E+01

+ RBM=5.0E+00 IRB=2E-04 RC=2.0E+01 CJE=4.0E-14 VJE=0.6 MJE=0.5

+CJC=7.5E-14 VJC=0.6 MJC=0.33 CJS=7.5E-14 VJS=0.6 MJS=0.33

+TF=20.0E-12 ITF=2.0E-02 TR=5.0E-09 XCJC=0.5

.MODEL NPN NPN IS=1.0E-16 BF=150 VAF=33 IKF=6.0E-02 ISE=1.5E-15 NE=1.67

+ BR=4 VAR=3 IKR=3.0E-02 ISC=5.0E-16 NC=1.67 RE=1.2E-00 RB=4.0E+01

+ RBM=2.0E+00 IRB=2E-04 RC=1.5E+01 CJE=1.4E-13 VJE=0.85 MJE=0.5

+CJC=1.4E-13 VJC=0.6 MJC=0.33 CJS=1.48E-13 VJS=0.6 MJS=0.33

+TF=6.5E-12 ITF=3.0E-02 TR=1.0E-09 XCJC=0.2

ประวัติผู้เขียน

นายเอกจิต ไพศาลเจริญทรัพย์ เกิดวันที่ 25 เมษายน 2519 ที่ จังหวัดกรุงเทพ ฯ สำเร็จการศึกษาระดับปริญญา วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2541



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้