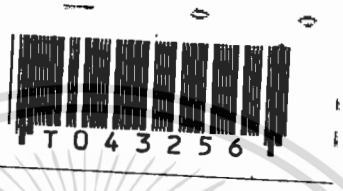
25* สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรทรานสคอนดักแตนซ์ที่ช่วงปฏิบัติงานทางอินพุทเป็นแบบ เรล-ทู-เรล

A CMOS TRANSCONDUCTANCE WITH RAIL-TO-RAIL INPUT RANGE



สมเกียรติ เพียงพรานทอง

SOMKIAT PIANGPRANTONG

เลขหมู่.....
เลขทะเบียน 43256
วัน, เดือน, ปี - 8 ส.ค. 2545

.b 11237351
.i 1226097

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2545

ISBN 974 - 648 - 796 - 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A CMOS TRANSCONDUCTANCE WITH RAIL-TO-RAIL INPUT RANGE

SOMKIAT PIANGPRANTONG

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2002

ISBN 974 - 648 - 796 - 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COPYRIGHT 2002

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรทรานสคอนดักแตนซ์ที่ช่วงปฏิบัติงานทางอินพุทเป็นแบบ เรล-ทู-เรล
นักศึกษา	นายสมเกียรติ เพียงพรานทอง
รหัสประจำตัว	41061176
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2545
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.กอบชัย เดชหาญ

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอ วงจรปรับค่าความนำที่ช่วงปฏิบัติงานทางอินพุทเป็นแบบ เรล-ทู-เรล โดยใช้แรงดัน หลักการทำงานของวงจร อาศัยการหักล้างของความไม่เป็นเชิงเส้นของ 2 ทรานซิสเตอร์ (MOS) ที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรที่นำเสนอประกอบด้วยวงจรปรับค่าความนำ 2 ชุด (g_{mn} และ g_{mp}) และวงจรแรงดันควบคุม ผลการเลียนแบบการทำงาน ใช้โปรแกรม PSpice เพื่อแสดงประสิทธิภาพของวงจร และผลการทดลองจริง ใช้ MC 14007 ต่อลงบอร์ดการทดลอง เพื่อยืนยันการทำงานของวงจร นอกจากนี้ยังแสดงถึงการประยุกต์ ใช้งานต่าง ๆ ของวงจรที่นำเสนอด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	A CMOS Transconductance with Rail-to-Rail Input Range
Student	Mr. Somkiat Piangprangtong
Student ID.	41061176
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2002
Thesis Advisor	Assoc.Prof.Dr.Kobchai Dejhan

ABSTRACT

This thesis presents the transconductance circuit controlled by voltage with rail-to-rail input Range. The operation priciple of the proposed circuit uses the nonlinearity cancellation of matched transistors operating in the triode region. The proposed circuit consists of two adjustable transconductance (g_{mn} and g_{mp}) and the voltage-controlled voltage sources circuit. Simulation results are demonstrated by PSpice in order to show the performance of the circuit and the experimental results are tested by transistor array MC 14007 in order to confirm the operation of the circuit. Additionally, its application is also shown.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณอย่างสูงต่อ รศ.ดร.กอบชัย เดชหาญ อาจารย์ที่ปรึกษาที่ได้ให้ความรู้ คำปรึกษาและคำชี้แนะ แนวทาง ทางด้านการออกแบบวงจรอิเล็กทรอนิกส์ ตลอดทั้งวิธีต่างๆ ในการทำงานวิจัย และเป็นผู้ตรวจแก้ไขงานวิจัยของผู้เขียนทุกชิ้น อย่างมีประสิทธิภาพ

ขอขอบพระคุณอาจารย์อิทธิพงศ์ ชัยสายัณห์ ที่ให้ความรู้ทางด้านอิเล็กทรอนิกส์ คำชี้แนะ แนวทาง และเทคนิคต่างๆ ในการออกแบบวงจร ตลอดจนความรู้ วิชาการต่างๆ ที่ถ่ายทอดให้กระผมเป็นอย่างดี ทำให้งานวิจัยนี้สำเร็จบริบูรณ์

ขอขอบพระคุณ คุณวราภรณ์ ชัยสายัณห์ ผู้ที่ชี้เป้าหมายชีวิตให้แก่กระผม ตลอดจนแนวทางในการฝึกสมาธิ เพื่อทำให้เกิดปัญญาในการคิดงานวิจัยออกมาได้จนสำเร็จสมบูรณ์

ขอกราบนมัสการ หลวงพ่อวัดปากน้ำภาษีเจริญ พระมงคลเทพมุนี (สด จันทสโร) ผู้ที่ให้เป้าหมายชีวิตแก่กระผม และวิธีการฝึกสมาธิที่ถูกต้อง ตามแนวทางขององค์สมเด็จพระสัมมาสัมพุทธเจ้า

สุดท้ายนี้ขอขอบคุณ เพื่อนและน้อง ๆ กลุ่มใจแก้ว นครปฐม ทุกท่าน ที่ช่วยเหลืองานจัดพิมพ์วิทยานิพนธ์ และให้กำลังใจโดยดีมาตลอด

สมเกียรติ เพียงพรานทอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....I

บทคัดย่อภาษาอังกฤษ..... II

กิตติกรรมประกาศ..... III

สารบัญ.....IV

สารบัญตาราง.....VII

สารบัญรูป.....VIII

บทที่ 1 บทนำ..... 1

1.1 กล่าวนำ..... 1

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์..... 1

1.3 หลักการใหม่ในวิทยานิพนธ์..... 2

1.4 รายละเอียดของวิทยานิพนธ์ 2

บทที่ 2 เทคโนโลยีของซีมอส ทฤษฎีการทำงานของมอสเฟท และหลักพื้นฐานของวงจรทรานสคอนดักแตนซ์.....4

2.1 กล่าวนำ..... 4

2.2 เทคโนโลยีของมอส..... 4

2.3 ทฤษฎีของมอส.....5

2.3.1 โครงสร้างของมอสเฟท.....5

2.3.2 สัญญลักษณ์ของมอสเฟท..... 7

2.3.3 ชนิดของมอสเฟท.....9

2.3.4 คุณสมบัติการทำงานของมอสเฟท.....11

2.3.5 แบบจำลองของมอสเฟท..... 13

2.4 หลักการพื้นฐานของวงจรทรานสคอนดักแตนซ์ 14

2.4.1 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทแบบเดี่ยว.....14

2.4.2 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทแบบผลต่าง.....15

2.5 สรุป.....16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

บทที่ 3 วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล.....17

3.1 กล่าวนำ.....17

3.2 วงจรปรับค่าทรานสคอนดักแตนซ์พื้นฐาน.....17

3.3 การวิเคราะห์วงจรปรับค่าทรานสคอนดักแตนซ์ชุด N (g_{mn}).....18

3.4 การวิเคราะห์วงจรปรับค่าทรานสคอนดักแตนซ์ชุด P (g_{mp}).....19

3.5 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด N (g_{mn}).....20

3.5.1 การพิจารณาผลของ Body Effect (g_{mn})..... 21

3.5.2 การพิจารณาช่วงอินพุทปฏิบัติงาน (g_{mn}).....22

3.6 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp}).....22

3.6.1 การพิจารณาผลของ Body Effect (g_{mp}).....24

3.6.2 การพิจารณาช่วงอินพุทปฏิบัติงาน(g_{mp}).....24

3.7 วงจรแรงดันควบคุม.....25

3.8 วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์..... 25

3.9 การพิจารณาความต้านทานเอาท์พุท.....27

3.10 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน.....28

3.11 ผลทดลองการทำงานของวงจร..... 37

3.12 เปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้น.....42

3.13 ผลการทดลองจริง.....44

3.14 บทสรุป.....47

บทที่ 4 การประยุกต์ใช้งานวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล.....48

4.1 กล่าวนำ.....48

4.2 วงจร Full-wave Rectifier.....48

4.2.1 ผลทดสอบการทำงานของวงจร.....49

4.3 วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล.....51

4.3.1 หลักการทำงานของวงจรกำลังสองกระแส.....52

4.3.2 ผลการทดสอบการทำงานของวงจร.....54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

4.4 บทสรุป.....55

บทที่ 5 บทสรุปและวิจารณ์.....57

5.1 บทสรุปและวิจารณ์.....57

5.2 ปัญหาที่เกิดขึ้นและแนวทางแก้ไข.....57

เอกสารอ้างอิง.....59

ภาคผนวก.....62

ภาคผนวก ก. โปรแกรม PSpice ที่ใช้ในการวิเคราะห์ในวิทยานิพนธ์.....63

ภาคผนวก ข. โปรแกรม PSpice ที่ได้จาก Output File.....83

ภาคผนวก ค. ข้อมูลของไอซีเบอร์ MC 14007.....91

ภาคผนวก ง. บทความวิจัยที่ได้รับการตีพิมพ์ลงในวารสาร.....95

ประวัติผู้เขียน.....106

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ หน้า

3.1 แสดงขนาดความกว้างต่อความยาวแชนแนลของมอสทรานซิสเตอร์ในวงจร.....37

3.2 ค่าฟังก์ชันของเบสเซลที่แท้จริง.....43

3.3 แสดงเปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้นของกระแส I_O เมื่อ $V_B = 0$ V.....44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
2.1	แสดงแผนผังของเทคโนโลยีวงจรรวม	5
2.2	โครงสร้างของ NMOS	6
2.3	โครงสร้างของ PMOS	6
2.4	แสดงการไบอัส	7
2.5	แสดงสัญญลักษณ์ต่าง ๆ ของมอสเฟท	8
2.6	โครงสร้างของมอสเฟท ชนิด เอ็น-แชนแนล	9
2.7	แสดงกราฟคุณสมบัติของมอสเฟท ชนิด เอ็น-แชนแนล	10
2.8	แสดงคุณสมบัติของมอสเฟท	12
2.9	แสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS}	13
2.10	วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทเดี่ยวอย่างง่าย	14
2.11	วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทแบบผลต่าง	15
2.12	เปรียบเทียบวงจรทรานสคอนดักแตนซ์ทั่วไป (รูป ก.) กับวงจรที่นำเสนอ (รูป ข.)	16
3.1	วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด $N(g_{mn})$	18
3.2	วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด $P(g_{mp})$	18
3.3	วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด $N(g_{mn})$	20
3.4	วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด $P(g_{mp})$	22
3.5	วงจรแรงดันควบคุม	25
3.6	วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์	26
3.7	วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์โดยเป็นรูปบล็อก	27
3.8	วงจรสมมูลของมอสที่ใช้ในการวิเคราะห์วิทยานิพนธ์	28
3.9	วงจรสร้างความนำชุด N	29
3.10	วงจรสะท้อนกระแสแบบลบ	29
3.11	วงจรสะท้อนกระแสแบบลบเมื่อถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็ก	30
3.12	วงจรสร้างความนำชุด N เมื่อถูกแบ่งครึ่งวงจร	31
3.13	รูปวงจรที่ 3.12 เมื่อถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็ก	31
3.14	กระแส I_N เมื่อแปรค่า $(V_1 - V_2)$ ขณะที่ $V_B = 0$ V	38
3.15	กระแส I_P เมื่อแปรค่า $(V_1 - V_2)$ ขณะที่ $V_B = 0$ V	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่		หน้า
3.16	กระแส I_O เมื่อแปรค่า $(V_1 - V_2)$ และ V_B จาก 0 V ถึง - 0.8 V Step ละ 0.4 V	39
3.17	ผลการตอบสนองความถี่ของวงจร	40
3.18	แสดงกระแส I_N เทียบกับ V_{in}	40
3.19	แสดงกระแส I_P เทียบกับ V_{in}	41
3.20	แสดงกระแส I_O เทียบกับ V_{in}	41
3.21	แสดงช่วงอินพุทปฏิบัติงานเทียบกับระดับไฟเลี้ยง (V_{DD} และ V_{SS})	42
3.22	การใช้ฟังก์ชันเชิงเส้นในการประมาณค่าฟังก์ชันของเบสเซลจากข้อมูลที่กำหนดให้ 2 ตำแหน่ง ที่ $(V_{iO}) = 3$ V และ $(V_{i1}) = -3$ V	43
3.23	แสดงกระแส I_N เทียบกับ V_{in}	45
3.24	แสดงกระแส I_P เทียบกับ V_{in}	45
3.25	แสดงกระแส $I_O(I_N + I_P)$ เทียบกับ V_{in}	46
3.26	แสดงกระแส I_O เมื่อแปรค่า V_{in} จาก - 6 V ถึง + 6 V และแปรค่า V_B เป็น 0 V, 0.25 V และ 0.5 V	46
4.1	วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล	48
4.2	วงจรคูณสัญญาณที่มีอินพุทเป็นแบบ เรล-ทู-เรล	48
4.3	วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P(g_{mp}) ที่เพิ่มวงจรสะท้อนกระแส	49
4.4	แสดงรูปบล็อกวงจร Full-wave Rectifier ที่ออกแบบจากวงจรทรานสคอนดักแตนซ์	49
4.5	แสดงกระแส I_N เทียบกับ V_{in}	50
4.6	แสดงกระแส I_P ที่เพิ่มวงจรสะท้อนกระแส เทียบกับ V_{in}	50
4.7	แสดงกระแส I_O เทียบกับ V_{in}	51
4.8	แสดงกระแส I_O จากผลการทดลองต่อวงจรจริงลง Protoboard เบอร์ MC 14007 โดยที่แรงดันอินพุทเป็นรูปสามเหลี่ยม	51
4.9	วงจรกำลังสองสัญญาณกระแส	52
4.10	วงจรกำลังสองสัญญาณกระแสต่อร่วมกับวงจรทรานสคอนดักแตนซ์	53
4.11	แสดงคุณสมบัติทาง DC	55
4.12	แสดงผลของวงจรกำลังสองเมื่อป้อนอินพุทเป็นสัญญาณซายน์	55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 กล่าวนำ

ในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์ และโทรคมนาคม ได้วิวัฒนาการไปอย่างรวดเร็วมาก เทคโนโลยีที่จำเป็น คือ เทคโนโลยีการออกแบบวงจรอิเล็กทรอนิกส์พัฒนาไปด้วยอย่างรวดเร็วทั้งใน ระบบดิจิตอล (Digital) และอนาลอก (Analog) ในวิทยานิพนธ์นี้จะกล่าวถึงส่วนที่เป็นอนาลอกเท่านั้น ในวงจรอนาลอกจะประกอบด้วยอุปกรณ์ที่เป็นแอคทีฟ และแพสซีฟ ซึ่งอุปกรณ์ที่เป็นแอคทีฟจะเป็นทรานซิสเตอร์ ในปัจจุบันการออกแบบนิยมใช้ทรานซิสเตอร์แบบมอสเฟท (MOSFET : Metal Oxide Semiconductor Field-Effect Transistor) มาแทนทรานซิสเตอร์แบบไบโพลาร์ (BJT) เพราะข้อดีหลายอย่างเช่น การสูญเสียของกำลังงานต่ำกว่ามาก มีอินพุทอิมพีแดนซ์สูงมาก สามารถทำงานได้ขณะที่ใช้ไฟเลี้ยงต่ำ ทำให้มีความร้อนต่ำ ฯลฯ ในการออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบันจะเน้นหนักไปในด้านการทำเป็นวงจรรวม (IC : Integrated Circuit) ทำให้ลดขนาดของอุปกรณ์และประหยัดค่าใช้จ่ายไปอย่างมาก ซึ่งเทคโนโลยีที่นิยมกันอย่างมากในปัจจุบันคือ เทคโนโลยี (VLSI : Very Large Scale Integration) นำมาออกแบบวงจรรวมจะทำให้ขนาดของชิพมีขนาดเล็กลงอย่างมาก จากแนวปรารภดังกล่าว ในวิทยานิพนธ์ฉบับนี้ จะเป็นการออกแบบวงจรรวม โดยใช้ทรานซิสเตอร์แบบมอสเฟท มาออกแบบสร้างเป็นวงจรทรานสคอนดักแตนซ์ ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล (A CMOS Transconductance with Rail-to-Rail Input Range) ซึ่งเป็นวงจรที่มีประโยชน์มาก และสามารถนำไปประยุกต์ใช้งานในวงจรต่างๆ ซึ่งจะกล่าวกันต่อไป

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

สำหรับวิทยานิพนธ์ เรื่อง วงจรปรับค่าทรานสคอนดักแตนซ์ที่มีช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล ใช้หลักการทำงานของซีมอสในช่วงไม่อิ่มตัว โดยนำวงจรปรับค่าทรานสคอนดักแตนซ์แบบพื้นฐาน มาสร้างวงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ซึ่งเป็นการออกแบบโดยใช้มอสเฟททั้งสิ้น และในวิทยานิพนธ์นี้ได้กำหนดจุดประสงค์ไว้ดังนี้

1. ศึกษาวงจรรวมด้านอนาลอก
2. ศึกษาค้นคว้าวงจรทรานสคอนดักแตนซ์แบบต่างๆ
3. ออกแบบวงจรที่มีช่วงอินพุทแบบ เรล-ทู-เรล
4. แรงดันอินพุทสามารถสวิงสูงสุดถึงต่ำสุดอย่างเต็มที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ออกแบบวงจรทั้งหมดด้วยมอสเฟท
6. ออกแบบวงจรโดยใช้มอสเฟทให้น้อยที่สุด ซึ่งจะช่วยประหยัดพื้นที่ในการสร้างวงจรรวม

1.3 หลักการใหม่ในวิทยานิพนธ์

จากการศึกษาค้นคว้า ในวิทยานิพนธ์เรื่อง วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล อาศัยหลักการดังนี้

1. อาศัยหลักการหักล้างของความไม่เป็นเชิงเส้นของ 2 ทรานซิสเตอร์ (MOS) ที่ทำงานในช่วงไม่อิ่มตัว มาสร้างค่าทรานสคอนดักแตนซ์ g_m โดยวงจรที่นำเสนอ ประกอบด้วยวงจรทรานสคอนดักแตนซ์ 2 ชุดคือ ชุด N (g_{mn}) และ ชุด P (g_{mp}) และวงจรแรงดันควบคุม
2. อาศัยหลักการควบคุมแรงดันที่ขาต่างๆ ของทรานซิสเตอร์ (MOS) ให้มีความถูกต้องแม่นยำมากขึ้น ซึ่งจะนำมาสู่ความถูกต้องแม่นยำของความเป็นเชิงเส้น

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ได้แบ่งเนื้อหาออกเป็น 5 บท ดังนี้

บทที่ 1 จะเป็นการกล่าวนำวัตถุประสงค์ หลักการใหม่ในวิทยานิพนธ์ และเนื้อหาโดยย่อในแต่ละบท

บทที่ 2 กล่าวถึงเทคโนโลยีของซีมอส ทฤษฎีการทำงานของมอสเฟท ทฤษฎีการใช้งาน PSpice และหลักการพื้นฐานของวงจรทรานสคอนดักแตนซ์

บทที่ 3 กล่าวถึงวงจรทรานสคอนดักแตนซ์ ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-รล เริ่มจากการออกแบบวงจรพื้นฐานซึ่งจะประกอบด้วยวงจรปรับค่าทรานสคอนดักแตนซ์ 2 ชุด คือ ชุด N(g_{mn}) และชุด P(g_{mp}) นำเอาหลักการเบื้องต้นมาออกแบบเป็น วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด N (g_{mn}) และ ชุด P (g_{mp}) จากนั้นนำวงจรแรงดันควบคุมมารวมกับวงจรทรานสคอนดักแตนซ์ที่ออกแบบ เพื่อทำเป็นวงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์ นำวงจรที่กล่าวมาวิเคราะห์หาช่วงศักดาปฏิบัติงาน วิเคราะห์ช่วงความถี่ปฏิบัติงาน และทดสอบการทำงานของวงจรโดยการเลียนแบบการทำงานด้วยโปรแกรม PSpice และต่อวงจรจริงลง Protoboard

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 กล่างถึงการนำวงจรทรานสคอนดักแตนซ์ ที่ออกแบบมาประยุกต์ ใช้งานเป็นวงจร Full-wave Rectifier โดยการเพิ่มวงจรสะท้อนกระแสให้ กับวงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp}) ก็จะได้เป็นวงจร Full-wave Rectifier ที่สมบูรณ์ที่ช่วงอินพุทปฏิบัติงานที่สูงกว่าแรงดันไฟเลี้ยง จากนั้นนำวงจร Full-wave Rectifier ที่ออกแบบมาต่อวงจรจริงลง Protoboard และนำวงจรทรานสคอนดักแตนซ์ที่ออกแบบมาใช้แปลงสัญญาณแรงดันเป็นสัญญาณกระแส หรือใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส

บทที่ 5 เป็นการสรุปรายละเอียดที่สำคัญต่าง ๆ ในวิทยานิพนธ์นี้ทั้งหมด ปัญหาที่เกิดขึ้น และแนวทางแก้ไข

ภาคผนวก ก. แสดงผลการเลียนแบบของวงจรด้วยโปรแกรม PSpice ที่ใช้ในการวิเคราะห์ในวิทยานิพนธ์

ภาคผนวก ข. แสดงผลการทดสอบด้วยโปรแกรม PSpice ที่ได้จาก Output File

ภาคผนวก ค. แสดงข้อมูลของไอซีเบอร์ MC 14007

ภาคผนวก ง. แสดงถึงบทความวิจัยที่ได้รับการตีพิมพ์ลงในวารสาร

ประวัติผู้เขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
เทคโนโลยีของซีมอส ทฤษฎีการทำงานของมอสเฟท และหลักพื้นฐานของวงจรทรานสคอนดักแตนซ์

2.1 กล่าวนำ

ในวิทยานิพนธ์นี้เป็นการวิจัยและพัฒนาการออกแบบวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล โดยอาศัยหลักการทำงานของมอสเฟทชนิดเอ็นฮานซ์เมนซ์ (Enhancement) ที่มีการทำงานอยู่ในช่วงไม่อิ่มตัว (Non-Saturation Region) เป็นหลัก ในการออกแบบวงจรนี้ได้จำลองเลียนแบบการทำงานของวงจรโดยใช้โปรแกรมทางคอมพิวเตอร์ คือ โปรแกรม PSpice ซึ่งจะใช้เป็นข้อแสดงถึงสมรรถนะของวงจรที่เกิดขึ้นว่า มีคุณสมบัติเป็นไปตามหลักการที่ได้ออกแบบไว้ และมีการทดลองโดยการต่อวงจรจริง ใช้ไอซีเบอร์ MC 14007 ต่อบน Protoboard เพื่อให้งานวิจัยนี้มีความสมบูรณ์ถูกต้องยิ่งขึ้น ในการออกแบบวงจรได้อาศัยวงจรปรับค่าทรานสคอนดักแตนซ์พื้นฐาน ซึ่งประกอบด้วยวงจรคู่ดิฟเฟอเรนเชียล เป็นพื้นฐานในการออกแบบวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล เนื้อหาในบทนี้จะกล่าวถึงทฤษฎีการทำงาน สมการสำคัญต่างๆ และหลักการพื้นฐานของวงจรทรานสคอนดักแตนซ์

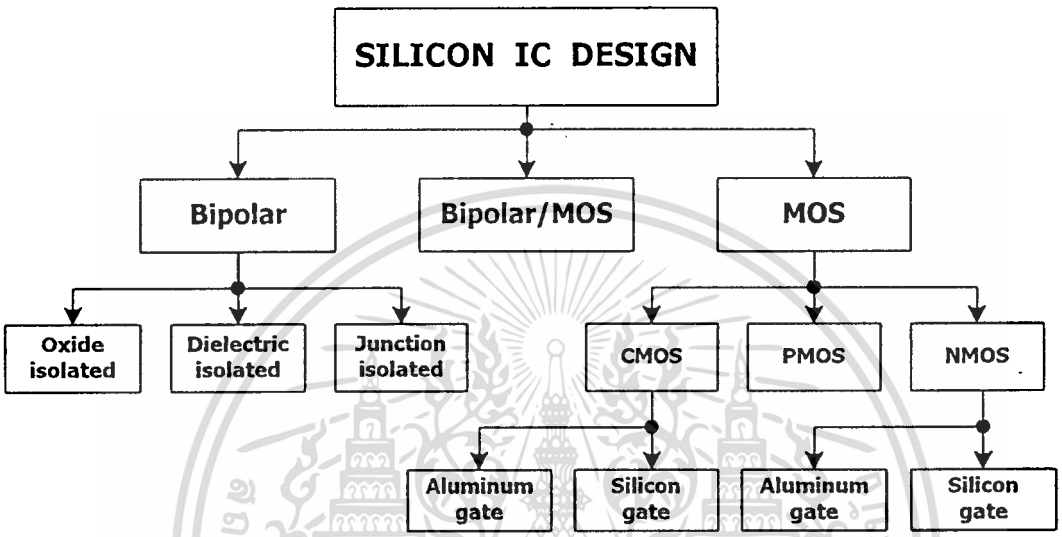
2.2 เทคโนโลยีของมอส

ในการพัฒนาการของเทคโนโลยี VLSI (Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นเทคโนโลยีที่นิยมกันมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่นๆหลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุทอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากทางงานด้าน การประมวลผลสัญญาณ (Singnal Processing) แบบเป็นวงจรอยู่บนชิพเดียว (Single Chip) การทำงานจะมีประสิทธิภาพมากที่สุด ซึ่งในวงจรอนาลอกก็เป็นบทบาทสำคัญของการผลิตไอซี โดยออกแบบเป็น VLSI ในการออกแบบ VLSI ในระบบที่เป็น วงจรอนาลอก ส่วนใหญ่ที่รู้จักก็คือ วงจรกรองสัญญาณ วงจรแปลงอนาลอกเป็นดิจิตอล และดิจิตอลเป็นอนาลอก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราการขยายอัตโนมัติ (Automatic Gain Control) ฯลฯ

วิธีการออกแบบไอซีจะนิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ (BJT) และมอส (MOS)โดยจะแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 2.1 โดยทั้งหมด จะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิกอน เดิมการออกแบบวงจรรวมนั้นจะใช้เทคโนโลยีของไบโพลาร์ แต่ในสมัยนี้เทคโนโลยี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของมอสได้เจริญเติบโตขึ้นอย่างมาก ซึ่งในส่วนเทคโนโลยีของมอส ทำให้สามารถบรรจุวงจรที่ถูกออกแบบไว้มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) และจากรูปที่ 2.1 จะเห็นว่าในเทคโนโลยีวงจรรวมมีอุปกรณ์หลายชนิด แต่ในงานวิจัยนี้จะใช้อุปกรณ์คือ มอสเฟทชนิดเอ็นฮานเมนท์ ในการออกแบบ ดังนั้นในบทนี้จะขออธิบายการทำงานของมอสเฟทชนิดเอ็นฮานเมนท์และมอสเฟทชนิดดีเพลทชั่น



รูปที่ 2.1 แสดงแผนผังของเทคโนโลยีวงจรรวม

2.3 ทฤษฎีการทำงานของมอสเฟท

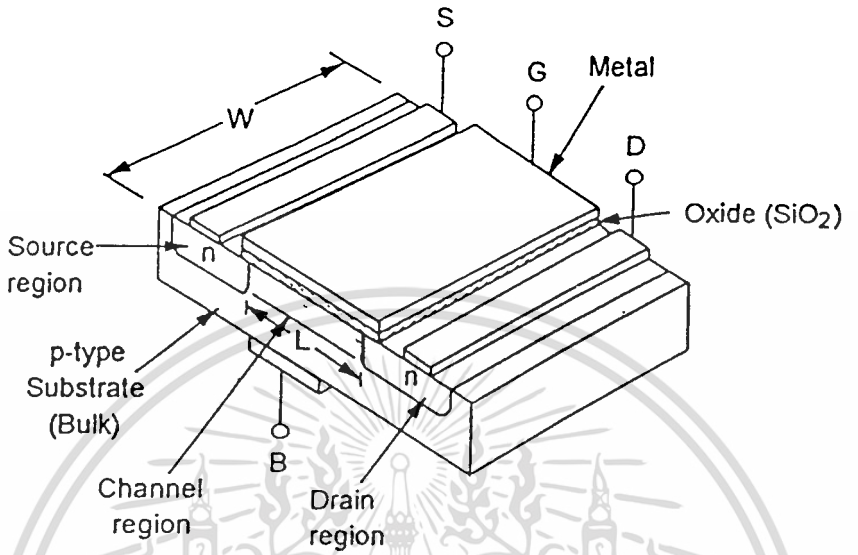
มอสเฟท (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor มีชื่อเรียกอีกชื่อหนึ่งว่า อินซูเลทเตทเกทเฟท (Insulated Gate Field Effect Transistor) เขียนย่อว่า IGFET เป็นสารกึ่งตัวนำชนิดหนึ่ง ซึ่งใช้สนามไฟฟ้าควบคุมปริมาณการไหลของกระแสในช่องนำกระแส ในปัจจุบันนี้มอสเฟทได้เริ่มเข้ามาแทนที่ไบโพลาร์ทรานซิสเตอร์ เนื่องจากมีโครงสร้างง่าย ขั้นตอนการผลิตน้อย มีขนาดเล็กทำให้ได้ปริมาณมาก ความต้านทานอินพุทสูง (High Input Impedance) สัญญาณรบกวนต่ำ แต่มอสเฟทก็ยังมีข้อเสียเปรียบไบโพลาร์ทรานซิสเตอร์ คือ การทำงานที่กำลังต่ำ อัตราขยายต่ำ ความเร็วในการทำงานต่ำ

2.3.1 โครงสร้างของมอสเฟท

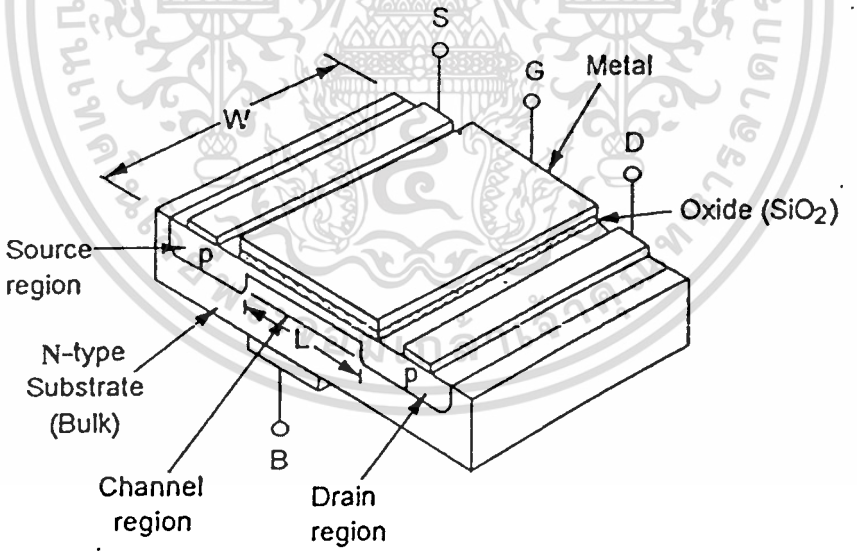
มอสเฟทแบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานเมนท์มอสเฟท (Enhancement MOSFET) และดีเพลทชั่นมอสเฟท (Depletion MOSFET) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 ชนิด คือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือ เรียกว่า NMOS โครงสร้างของ PMOS และ NMOS มีโครงสร้างตรงข้ามกัน โครงสร้าง NMOS ได้แสดงในรูปที่ 2.2 ส่วนโครงสร้างของ PMOS แสดงไว้ในรูปที่ 2.3



รูปที่ 2.2 โครงสร้างของ NMOS



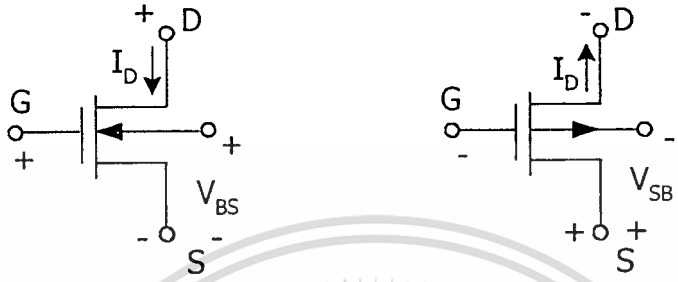
รูปที่ 2.3 โครงสร้างของ PMOS

NMOS ประกอบด้วยส่วนฐานรองที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอส (Source) และเดรน (Drain) บนผิวหน้าระหว่าง ซอสกับเดรนจะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโลหะซึ่งทำจาก โพลีซิลิกอน ส่วนนี้ถูกเรียกว่า เกท (Gate) ถ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของฐานรอง ทำด้วยสารกึ่งตัวนำชนิดเอ็น (N-Type) และสารกึ่งตัวนำชนิดพี (P-Type) ถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS

ระยะห่างระหว่างสารกึ่งตัวนำที่เป็นซอส และเดรน เรียกว่า Channel Length (L) และความกว้างของช่องระหว่างซอสและเดรน เรียกว่า Channel Width (W)



(ก) NMOS (ข) PMOS

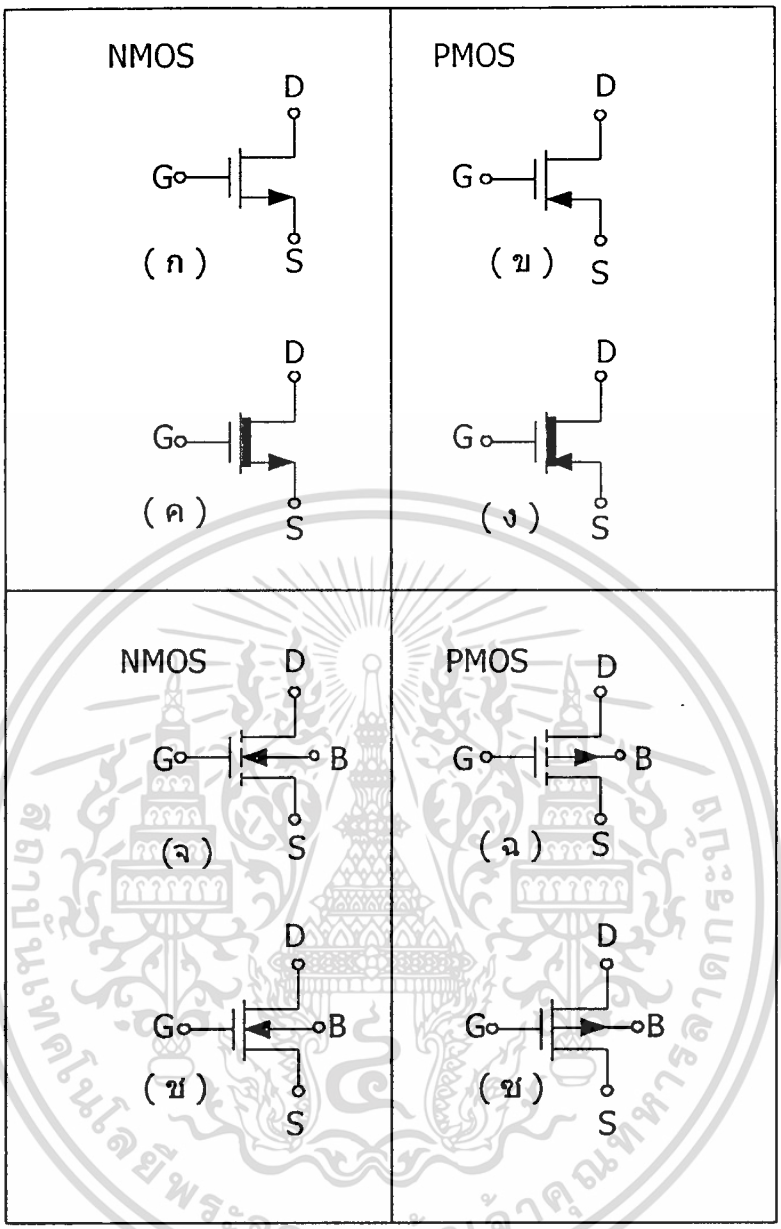
รูปที่ 2.4 แสดงการไบอัส

การทำงาน NMOS ขณะที่ไม่มีแรงดันไบอัสที่เกท สิ่งประดิษฐ์อยู่ในสภาวะ off ไม่นำกระแส ต่อเมื่อให้แรงดัน V_G ที่เกท จะเกิดการเหนี่ยวนำ อิเลคตรอนซึ่งเป็นพาหะส่วนน้อยในฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนแนลขึ้น เมื่อให้ไบอัสที่ขั้วเดรนเป็นบวกเทียบกับซอส กระแสอิเลคตรอน ซึ่งเป็นพาหะส่วนมากของซอสและเดรนสามารถไหลได้

2.3.2 สัญญลักษณ์ของมอสเฟท

สัญญลักษณ์ของมอสเฟทสามารถบอกให้ทราบได้ว่า เป็นมอสเฟทชนิด N-Channel หรือ P-Channel โดยดูที่หัวลูกศรที่ขาซอส ถ้าหัวลูกศรหันเข้าหาขาเกทแสดงว่าเป็น PMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) ถ้าหัวลูกศรหันเข้าหาขาเกทแสดงว่าเป็น NMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น PMOS สัญญลักษณ์ของมอสเฟทยังสามารถบอกได้อีกว่ามอสเฟทเป็นชนิดเอ็นฮานเมนท์มอสเฟท หรือ ดีเพลทชั่นมอสเฟท อีกด้วย ดังรูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



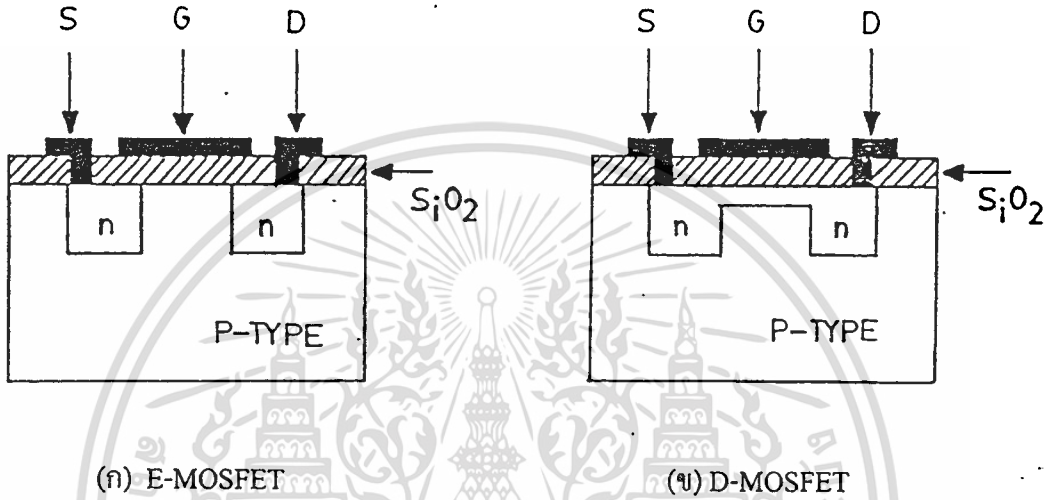
รูปที่ 2.5 แสดงสัญญลักษณ์ต่างๆ ของมอสเฟท

รูปที่ 2.5 แสดงสัญญลักษณ์ของมอสเฟทชนิดต่างๆ สัญญลักษณ์ในรูปที่ 2.5 ก. คือ Enhancement NMOS เมื่อโวลท์เตทระหว่างบอดี้และซอส (V_{BS}) เป็นศูนย์ สัญญลักษณ์ในรูปที่ 2.5 ข. คือ Enhancement PMOS เมื่อ $V_{BS} = 0$ สัญญลักษณ์ในรูปที่ 2.5 ค คือ Depletion NMOS เมื่อ $V_{BS} = 0$ สัญญลักษณ์ในรูปที่ 2.5 ง. คือ Depletion PMOS เมื่อ $V_{BS} = 0$ สัญญลักษณ์ในรูปที่ 2.5 จ. – 2.5 ซ แสดงสัญญลักษณ์ของ NMOS และ PMOS เหมือนรูปที่ 2.5 ก – 2.5 ง. แต่แตกต่างกันตรงที่ $V_{BS} \neq 0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 ชนิดของมอสเฟท

มอสเฟทแบ่งได้เป็น 2 ชนิด คือ เอ็นฮานเมนท์ โหมดมอสเฟท หรือเรียกอีกชื่อหนึ่งว่า E-MOSFET และดีเพลทชั่นโหมดมอสเฟท หรือเรียกว่า D-MOSFET ดีเพลทชั่นโหมดบางครั้งเรียกสั้นๆว่า D-MOSFET รูปที่ 2.6 แสดงโครงสร้างของมอสเฟทชนิด เอ็น-แชนแนลทั้ง 2 แบบ

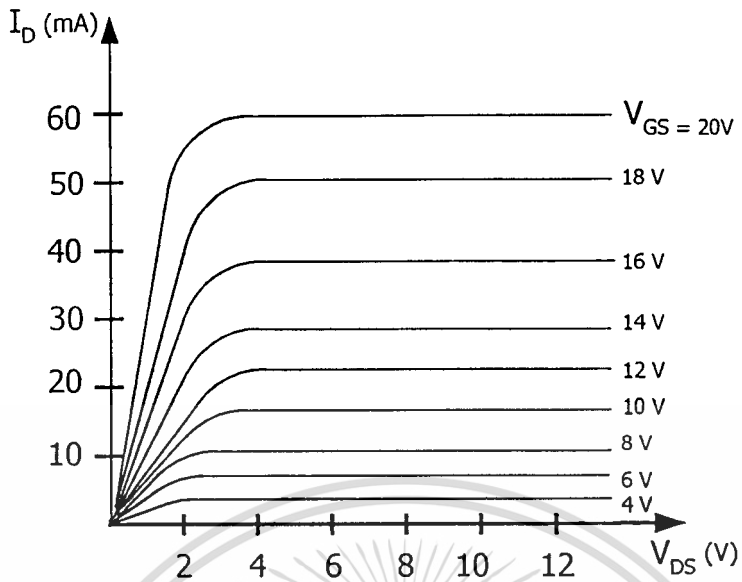


(ก) E-MOSFET (ข) D-MOSFET

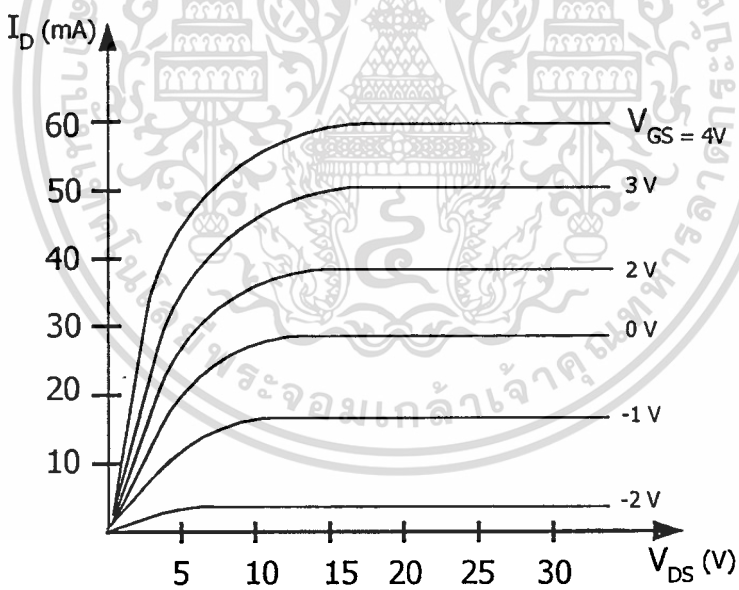
รูปที่ 2.6 โครงสร้างของมอสเฟทชนิดเอ็น-แชนแนล

จากรูปจะเห็นว่าโครงสร้างของ D-MODFET จะคล้ายกับ E-MOSFET จะแตกต่างกันตรงที่ช่องระหว่าง ซอสกับเดรนของ D-MOSFET มีการแพร่สารเอ็นอยู่ดังนั้น จึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อความต่างศักย์ที่เดรนเป็นบวกเทียบกับซอส และความต่างศักย์ระหว่างเกทกับซอสเป็นศูนย์ (V_{GS}=0)เมื่อ V_{GS} มีค่าเป็นลบ กระแสเดรนจะลดลง แต่ถ้า V_{GS} มีค่าเป็นบวกกระแสเดรนจะไหลเพิ่มขึ้น ส่วนการทำงานของ E-MOSFET จะไม่มีกระแสไหลระหว่างเดรนกับซอสเมื่อความต่างศักย์ที่เดรนเป็นบวกเทียบกับซอส และความต่างศักย์ระหว่างเกทกับซอสเป็นศูนย์ ถ้าให้ V_{GS} มีค่าเป็นบวก จะทำให้เกิดกระแสเดรนไหล ยิ่งให้ V_{GS} มีค่าเป็นบวกมากขึ้น ก็จะทำให้กระแสเดรนไหลมากขึ้น รูปที่ 2.7 แสดงกราฟคุณสมบัติของ E-MOSFET และ D-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) E-MOSFET



(ข) D-MOSFET

รูปที่ 2.7 แสดงกราฟคุณสมบัติของมอสเฟทชนิดเอ็น-แชนแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.4 คุณสมบัติการทำงานของมอสเฟท

การทำงานของมอสเฟทเป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแส สมการของมอสเฟทถูกคิดขึ้นโดย Sah [1] และ Shichman and D. Hodges [2] เมื่อปี 1964 ดังสมการที่ 2.1 แสดงคุณสมบัติการทำงานของมอสเฟท

$$I_D = \frac{KW}{L}\left\{(V_{GS} - V_T) - \frac{V_{DS}}{2}\right\}V_{DS}\,;V_{GS} \geq V_T \qquad (2.1)$$

โดยที่ K' คือ ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_O C_{OX}$

μ_O คือ ค่าความคล่องของโฮลหรืออิเลคตรอน (Surface Mobility of Carrier)

C_{OX} คือ ค่าความจุต่อพื้นที่ของเกทอ๊อกไซด์ (Capacitance per Unit Area of the Gate Oxide)

W คือ ความกว้างของช่องนำ (Channel Width)

L คือ ความยาวของช่องนำ (Channel Length)

V_{GS} คือ ความต่างศักย์ระหว่างเกทกับซอส

V_T คือ แรงดันขีดเริ่ม (Threshold Voltage)

V_{DS} คือ ความต่างศักย์ระหว่างเดรนกับซอส

I_D คือ กระแสเดรน

มอสเฟทมีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานขึ้นอยู่กับค่า $V_{GS} - V_T$ และค่า $|V_{GS}| - |V_T|$ เป็นศูนย์หรือเป็นค่าลบ มอสเฟทจะอยู่ในช่วงไม่นำกระแส (Cut off)

$$I_D = 0; |V_{GS}| - |V_T| < 0 \qquad (2.2)$$

ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit) ถ้า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| < |V_{GS}| - |V_T|$ แล้วมอสเฟทจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Non-Saturation)

$$I_D = \frac{KW}{L}\left\{(V_{GS} - V_T) - \frac{V_{DS}}{2}\right\}V_{DS} \qquad (2.3)$$

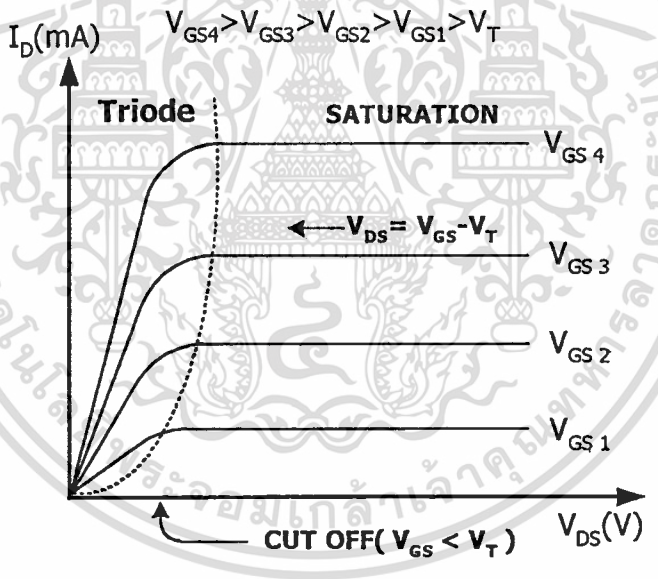
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า $|V_{GS}|-|V_T|\rangle 0$ และ $|V_{DS}|\geq|V_{GS}|-|V_T|$ แล้วมอสเฟท จะทำงานในช่วงของการนำกระแสอิ่มตัว (Saturation)

$$I_D=\frac{KW}{2L}(V_{GS}-V_T)^2 \tag{2.4}$$

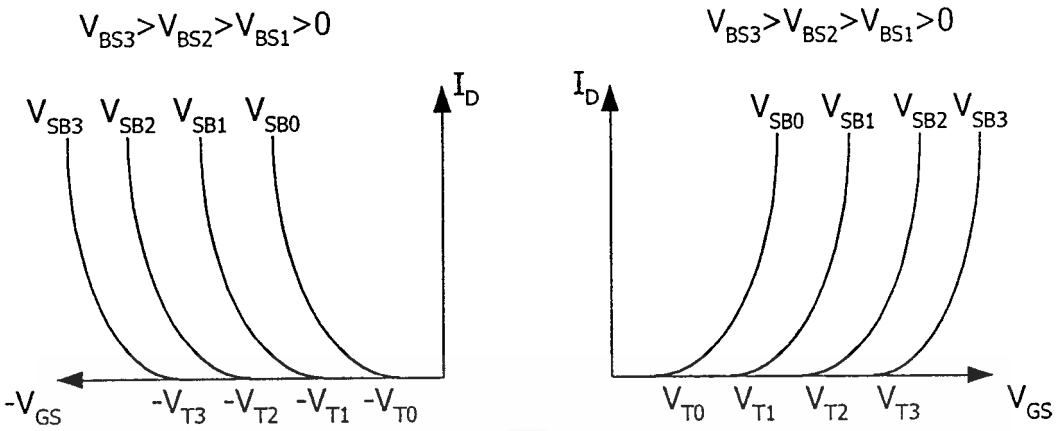
คุณสมบัติทางเอาท์พุทของมอสเฟท แสดงไว้ดังรูปที่ 2.8

คุณสมบัติของมอสเฟทที่สำคัญอีกอย่างหนึ่งคือการแสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS} โดยใช้สมการที่ 2.4 ดังรูปที่ 2.9 คุณสมบัติของมอสเฟทแบบนี้ถูกเรียกว่า ทรานสคอนดักแตนซ์ จากรูปที่ 2.9 เป็นการแสดงผลของศักดาระหว่างซอสกับบอดี้ (V_{SB}) ขณะที่ V_{SB} มีการเพิ่มขึ้น ค่าของแรงดันขีดเริ่ม (V_T) สำหรับมอสเฟทแบบเอ็น-แชลแนล จะเพิ่มขึ้น แต่สำหรับมอสเฟทแบบพี-แชลแนล จะมีค่าลดลงเมื่อมีการเพิ่มของศักดาระหว่างบอดี้กับซอส (V_{BS})



รูปที่ 2.8 แสดงคุณสมบัติของมอสเฟท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) พี-แชลแนลมอสเฟท (ข) เอ็น-แชลแนลมอสเฟท

รูปที่ 2.9 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS}

2.3.5 แบบจำลองของมอสเฟท

ในปัจจุบันนี้ได้มีการใช้โปรแกรมสำเร็จรูป วิเคราะห์และเลียนแบบการทำงานของวงจรต่างๆ กันอย่างกว้างขวาง โปรแกรม PSpice (Simulation Program with Integrated Circuit Emphasis) [3], [4] เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับถูกคิดค้นและพัฒนาจากมหาวิทยาลัย Berkeley ที่รัฐแคลิฟอร์เนีย (California) ประเทศสหรัฐอเมริกา ในโปรแกรม PSpice ได้แบ่งรูปแบบจำลอง (Model) การทำงานของมอสเฟทออกเป็น 3 รูปคือ LEVEL 1, LEVEL 2, LEVEL 3

LEVEL 1 เป็นแบบจำลองการทำงานของมอสเฟทแบบพื้นฐานที่มีความยาวของแชลแนลมากกว่า 10 ไมครอน โดยใช้โมเดลของ H. Shichman and D. Hodges [2] ซึ่งครอบคลุม การทำงานไปถึงโมเดลของ C.T. Sah ด้วย

LEVEL 2 เป็นแบบจำลองการทำงานของมอสเฟท ที่มีความยาวของแชลแนลน้อยกว่า 10 ไมครอน ซึ่งเรียกว่า Short Channel effect LEVEL 2 แตกต่างจาก LEVEL 1 อยู่ 2 ประการ ประการแรกคือ วิธีการคำนวณผลกระทบของความยาวแชลแนล (Effect Channel Length) และประการที่สองคือ วิธีการคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว (Saturation Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region)

LEVEL 3 เป็นแบบจำลองการทำงานของมอสเฟท ซึ่งออกแบบขึ้นโดยอาศัยผลจากการทดลอง, การสังเกตพฤติกรรมที่เกิดขึ้นและประสบการณ์ความชำนาญ (Semi-Empirical) เพื่อปรับ

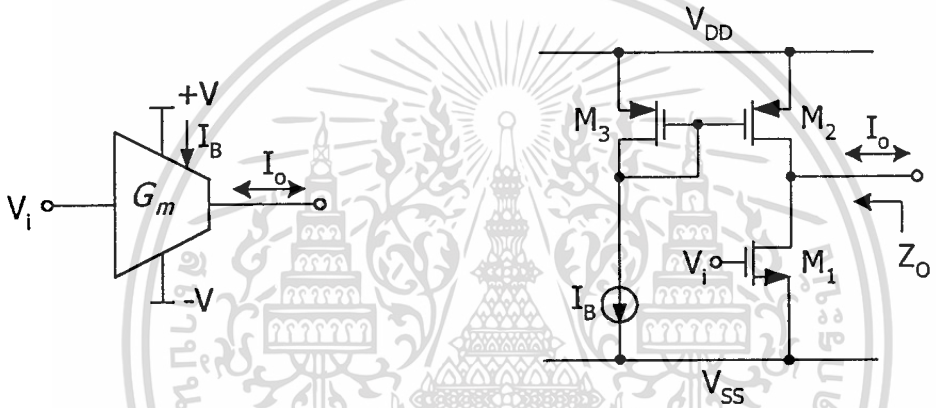
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรุงค่าพารามิเตอร์ต่างๆ ให้มีความเหมาะสมใน LEVEL 3 ได้มีการลดเวลาการคำนวณความเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว และช่วงการนำกระแสไม่อิ่มตัว

2.4 หลักการพื้นฐานของวงจรขยายทรานสคอนดักแตนซ์

วงจรขยายทรานสคอนดักแตนซ์ สามารถแบ่งตามลักษณะอินพุทได้ 2 แบบ คือ

2.4.1 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทแบบเดี่ยว (Single end input transconductance circuit) [5], [6]



(ก) สัญญลักษณ์ (ข) โครงสร้างวงจรอย่างง่าย

รูปที่ 2.10 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทเดี่ยวอย่างง่าย

กำหนดให้ CMOS ทุกตัวทำงานในช่วงอิ่มตัวจะได้ความสัมพันธ์ของแรงดันอินพุทกับกระแสเอาท์พุทคือ

$$I_o = G_m V_i \tag{2.5}$$

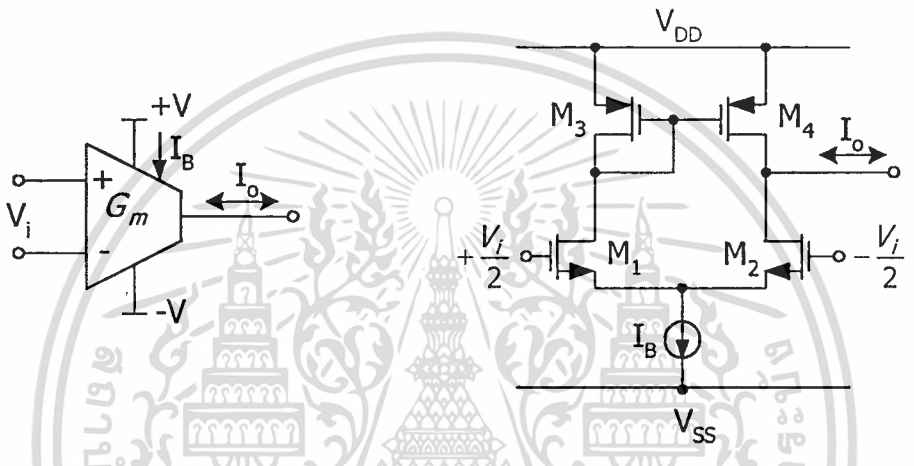
$$G_m = \sqrt{2KI_B}\,; K = \mu C_{OX}\frac{W}{L} \tag{2.6}$$

$$Z_o = \frac{1}{g_{d1} + g_{d2}} \tag{2.7}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการที่ 2.6 จะเห็นว่าค่าทรานสคอนดักแตนซ์สามารถปรับค่าด้วยกระแส I_B และช่วงปฏิบัติงานอินพุทแคบมาก อยู่ในช่วงที่ M_1 และ M_2 ต้องทำงานในช่วงอิ่มตัวเท่านั้น [6] วิทยานิพนธ์นี้ได้พัฒนาวงจรทรานสคอนดักแตนซ์ ให้ค่าทรานสคอนดักแตนซ์มีความเป็นเชิงเส้น และสามารถปรับค่าด้วยแรงดัน และช่วงปฏิบัติงานอินพุทกว้าง

2.4.2 วงจรทรานสคอนดักแตนซ์ ที่ใช้อินพุทแบบผลต่าง (Differential input transconductance circuit) [6], [7]



(ก) สัญญลักษณ์ (ข) โครงสร้างวงจรอย่างง่าย

รูปที่ 2.11 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทแบบผลต่าง

ความสัมพันธ์ของแรงดันอินพุทกับกระแสเอาท์พุทคือ

$$I_o = G_m V_i \tag{2.8}$$

$$G_m = \frac{I_B}{V_{GS} - V_t} \tag{2.9}$$

$$Z_o = \frac{1}{g_{d2} + g_{d4}} \tag{2.10}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการที่ 2.9 จะเห็นว่าค่าทรานสคอนดักแตนซ์สามารถปรับค่าด้วยกระแส I_B และค่าทรานสคอนดักแตนซ์ของวงจรยังไม่เป็นเชิงเส้นทีเดียวเพราะขึ้นอยู่กับแรงดัน V_{GS} ซึ่งแปรผันตามแรงดันอินพุทการพัฒนาวงจรทรานสคอนดักแตนซ์ที่ใช้อินพุทแบบผลต่างนี้ มีผู้ทำวิจัยไว้มาก แต่อย่างไรก็ตาม ในวิทยานิพนธ์นี้จะนำเสนอเฉพาะวงจรทรานสคอนดักแตนซ์แบบที่ใช้อินพุทเดี่ยวเท่านั้น เพื่อเปรียบเทียบวงจรทรานสคอนดักแตนซ์ทั่วไปกับวงจรทรานสคอนดักแตนซ์ที่ออกแบบในวิทยานิพนธ์ แสดงได้ดังรูป 2.12

(ก) ทรานสคอนดักแตนซ์ควบคุมด้วยกระแส I_B (ข) ทรานสคอนดักแตนซ์ควบคุมด้วยแรงดัน V_B

รูปที่ 2.12 เปรียบเทียบวงจรทรานสคอนดักแตนซ์ทั่วไป (รูป ก.) กับวงจรที่นำเสนอ (รูป ข.)

วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล ที่นำเสนอนี้ออกแบบให้ปรับค่าทรานสคอนดักแตนซ์ด้วยแรงดัน

2.5 สรุป

ในบทนี้ได้กล่าวถึงทฤษฎีการทำงานของมอสเฟท เทคโนโลยีของซีมอส และหลักการพื้นฐานของวงจร ทรานสคอนดักแตนซ์ ซึ่งแบ่งตามลักษณะอินพุทได้ 2 แบบ คือ แบบใช้อินพุทแบบเดี่ยว และแบบใช้อินพุทแบบผลต่าง ซึ่งในบทความนี้จะนำทฤษฎีการทำงานของมอสเฟทและหลักการพื้นฐานของวงจรทรานสคอนดักแตนซ์ ที่ใช้อินพุทแบบเดี่ยว มาใช้เป็นตัวออกแบบค่าทรานสคอนดักแตนซ์ โดยบทความนี้จะใช้แรงดันภายนอก (V_B) เป็นตัวควบคุมค่าทรานสคอนดักแตนซ์ (g_m) แทนที่จะใช้กระแส (I_B) เป็นตัวควบคุมค่าทรานสคอนดักแตนซ์ (g_m)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล

3.1 กล่าวนำ

วงจรทรานสคอนดักแตนซ์ หรือ วงจรปรับค่าความนำ เป็นวงจรที่มีประโยชน์มาก เพราะสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง ทำให้มีการคิดค้นและพัฒนาการออกแบบวงจรมาโดยตลอด ตัวอย่างของการนำวงจรทรานสคอนดักแตนซ์ไปใช้งาน เช่น วงจรกรองสัญญาณ วงจรคูณสัญญาณ วงจรเปลี่ยนแรงดันเป็นกระแส และอื่นๆในอดีตมีผู้ออกแบบวงจรทรานสคอนดักแตนซ์แบบต่างๆ ไว้อย่างมาก [5]-[18] ลักษณะของการพัฒนาวงจรทรานสคอนดักแตนซ์ คือ การปรับปรุงค่าความนำให้สูงขึ้น การใช้แรงดันไฟเลี้ยงต่ำ และการเพิ่มช่วงอินพุทปฏิบัติงาน ซึ่งการใช้แรงดันไฟเลี้ยงต่ำ ส่งผลให้กำลังไฟที่สูญเสียต่ำ และช่วยยืดอายุใช้งานของแบตเตอร์รี่ในอุปกรณ์ไฟฟ้าแบบพกพาให้นานขึ้น นอกจากนี้ การออกแบบวงจรที่ใช้แรงดันไฟเลี้ยงต่ำ ยังรองรับเทคโนโลยีวงจรรวมที่ใช้มอสทรานซิสเตอร์ขนาด (W/L) เล็ก การเพิ่มช่วงอินพุทปฏิบัติงานส่งผลให้เพิ่มค่าของอัตราส่วนของสัญญาณต่อสัญญาณรบกวน (S/N) ให้สูงขึ้น ส่วนในวิทยานิพนธ์ฉบับนี้ นำเสนอวงจรทรานสคอนดักแตนซ์ ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล (ช่วงที่แรงดันอินพุทสามารถสวิงสูงสุดถึงต่ำสุดอย่างเต็มที่) [19] ที่ค่าทรานสคอนดักแตนซ์สามารถปรับได้ด้วยแรงดันและใช้แรงดันไฟเลี้ยงต่ำ

3.2 วงจรปรับค่าทรานสคอนดักแตนซ์พื้นฐาน

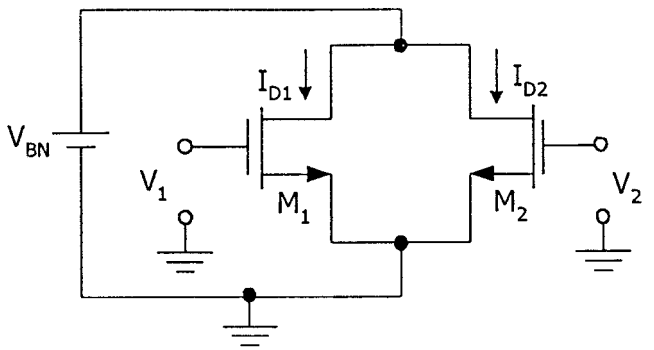
ในการออกแบบวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล จำเป็นต้องออกแบบวงจรปรับค่าทรานสคอนดักแตนซ์พื้นฐาน เพื่อนำหลักการพื้นฐานนี้ มาออกแบบวงจรทรานสคอนดักแตนซ์ ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล การออกแบบวงจรปรับค่าทรานสคอนดักแตนซ์พื้นฐานจะประกอบด้วย วงจรปรับค่าทรานสคอนดักแตนซ์ 2 ชุด

1. วงจรปรับค่าทรานสคอนดักแตนซ์ชุด N (g_{mn})
2. วงจรปรับค่าทรานสคอนดักแตนซ์ชุด P (g_{mp})

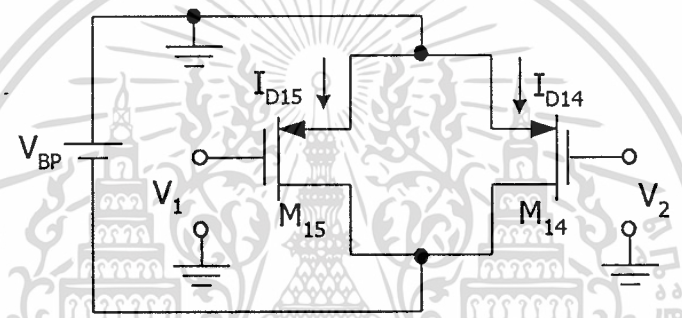
วงจรปรับค่าทรานสคอนดักแตนซ์ทั้ง 2 ชุด แสดงได้ดังรูปที่ 3.1 และรูปที่ 3.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

43256



รูปที่ 3.1 วงจรปรับค่าทรานสคอนดักแตนซ์ชุด N (g_{mn})



รูปที่ 3.2 วงจรปรับค่าทรานสคอนดักแตนซ์ชุด P (g_{mp})

3.3 การวิเคราะห์วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด N (g_{mn})

วงจรในรูปที่ 3.1 กำหนดให้ทรานซิสเตอร์ M_1, M_2 ทำงานในช่วงไม่อิ่มตัวซึ่งมีสมการกระแสเดรน คือ

$$I_D = K\left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}\right]; V_{GS} - V_T \rangle V_{DS} \rangle 0 \qquad (3.1)$$

K_P คือ Processes Parameter ของ PMOS

K_N คือ Processes Parameter ของ NMOS

เมื่อใช้สมการ (3.1) จะได้กระแสเดรนของ M_1 และ M_2 คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = K_N\left[(V_1 - V_T)V_{BN} - \frac{V_{BN}^{\ 2}}{2}\right] \tag{3.1.1}$$

$$I_{D2} = K_N\left[(V_2 - V_T)V_{BN} - \frac{V_{BN}^{\ 2}}{2}\right] \tag{3.1.2}$$

และ $$\Delta I = I_{D1} - I_{D2} = K_N V_{BN}(V_1 - V_2) \tag{3.1.3}$$

ดังนั้นค่าทรานสคอนดักแตนซ์ของวงจร คือ

$$\frac{\Delta I}{\Delta V} = K_N V_{BN} = g_{mn}; \Delta V = V_1 - V_2 \tag{3.2}$$

3.4 การวิเคราะห์วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด P (g_{mp})

จากการวิเคราะห์วงจรในรูปที่ 3.2 กำหนดให้ทรานซิสเตอร์ M_{14}, M_{15} ทำงานในช่วงไม่อิ่มตัว ซึ่งมีกระแสเดรนดังสมการ (3.1) วงจรในรูปที่ 3.2 เมื่อใช้สมการ (3.1) จะได้กระแสเดรนของ M_{14} และ M_{15} คือ

$$I_{D15} = K_P\left[(V_1 - V_T)V_{BP} - \frac{V_{BP}^{\ 2}}{2}\right] \tag{3.2.1}$$

$$I_{D14} = K_P\left[(V_2 - V_T)V_{BP} - \frac{V_{BP}^{\ 2}}{2}\right] \tag{3.2.2}$$

และ $$\Delta I = I_{D15} - I_{D14} = K_P V_{BP}(V_1 - V_2) \tag{3.2.3}$$

ดังนั้นค่าทรานสคอนดักแตนซ์ของวงจรคือ

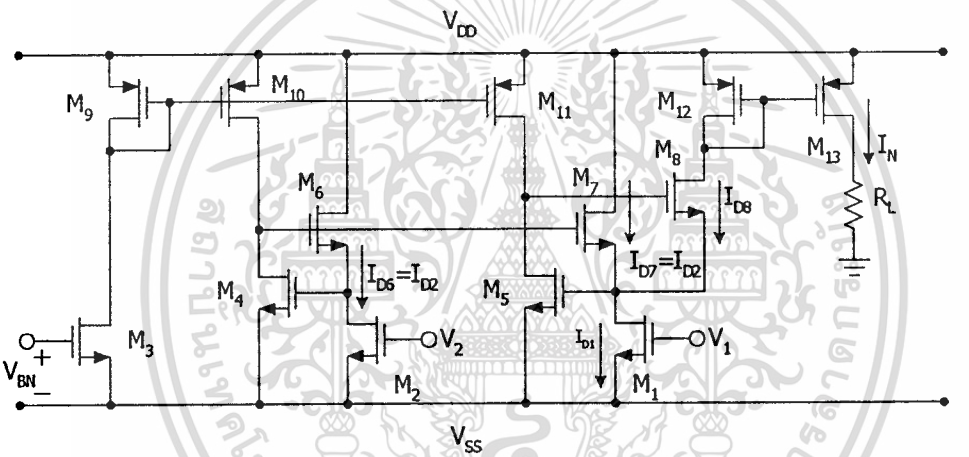
$$\frac{\Delta I}{\Delta V} = K_P V_{BP} = g_{mp}; \Delta V = V_1 - V_2 \tag{3.3}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการวิเคราะห์วงจรในรูปที่ 3.1 และ รูปที่ 3.2 ของสมการ (3.2), (3.3) ค่าทรานสคอนดักแตนซ์ $\left(g_m = \frac{\Delta I}{\Delta V}\right)$ สามารถปรับได้โดยแรงดัน V_{BN} และ V_{BP}

จากสมการ (3.2) และ (3.3) สามารถอธิบายได้ดังนี้ ค่าทรานสคอนดักแตนซ์ g_{mn}, g_{mp} สามารถถูกปรับได้โดยค่า V_{BN}, V_{BP} โดยค่า V_{BN} และ V_{BP} ถูกสร้างจากวงจรแรงดันควบคุม ซึ่งจะอธิบายในช่วงต่อไป วงจรรูปที่ 3.1 และรูปที่ 3.2 ยังไม่สามารถนำไปใช้งานจริงได้ ดังนั้นจึงต้องสร้างวงจรใหม่ เพื่อให้ได้เอาท์พุท ดังสมการ (3.2) และ (3.3) จึงได้พัฒนาวงจรรูปที่ 3.1 และรูปที่ 3.2 เป็นวงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด N (g_{mn}) และ ชุด P (g_{mp})

3.5 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด N (g_{mn})



รูปที่ 3.3 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด N (g_{mn})

จากวงจรในรูปที่ 3.3 กำหนดให้ทรานซิสเตอร์ M_3, M_4 และ M_5 มีขนาด (W/L) เท่ากันและสามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดัน V_{BN} ให้ทรานซิสเตอร์ M_3 ซึ่งมี M_9 ต่ออนุกรมอยู่ ทรานซิสเตอร์ M_9, M_{10} และ M_{11} เป็นวงจรสะท้อนกระแส โดยมี M_4 รับกระแสจาก M_{10} และ M_5 คัดลอกกระแสจาก M_{11} นำค่าแรงดันที่ขาเกท-ซอสของ M_4, M_5 มาควบคุมแรงดันที่ขาเดรน-ซอสของ M_1, M_2 ซึ่งจะได้ว่า

$$V_{BN} = V_{DS1} = V_{DS2} \tag{3.4}$$

จากสมการที่ (3.4) ส่งผลให้ M_1 และ M_2 ถูกควบคุมแรงดันที่ขาเดรน-ซอส เป็นเหตุที่ทำให้ M_1 และ M_2 สามารถทำงานในช่วงไม่อิ่มตัว โดยเงื่อนไข คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(V_{BN} + V_T) < V_{GS1}, (V_{BN} + V_T) < V_{GS2} \tag{3.5}$$

ส่วนทรานซิสเตอร์ตัวอื่นๆ ไม่มีการควบคุมแรงดันที่ขาเดรน ทำให้ทรานซิสเตอร์ตัวอื่นๆ ทำงานในช่วงอิ่มตัว ทรานซิสเตอร์ M_6 เป็นตัวผ่านกระแสของ M_2 และทรานซิสเตอร์ M_7 จะเป็นตัวคัดลอกกระแสจาก M_6 ซึ่งจะได้ว่า

$$I_{D2} = I_{D6} = I_{D7} \tag{3.6}$$

ความสัมพันธ์ของกระแส M_1, M_7 และ M_8 คือ

$$I_N = I_{D1} - I_{D2}; I_{D8} = I_N \tag{3.7}$$

เมื่อเทียบเคียงกับวงจรปรับค่าทรานสคอนดักแตนซ์แบบพื้นฐานชุด N (รูปที่ 3.1) กับวงจรในรูปที่ 3.3 จะได้ ค่าทรานสคอนดักแตนซ์ คือ

$$g_{mn} = \frac{I_N}{(V_1 - V_2)} = KV_{BN} \tag{3.8}$$

พิจารณาวงจรรูปที่ 3.3 จะเห็นว่าเมื่อ V_1 ลบ V_2 มีค่ามากกว่า ศูนย์ $(V_1-V_2) > 0$ ทรานซิสเตอร์ M_8 ทำงาน ทำให้ $I_N > 0$ แสดงว่า V_1 ต้องมีค่ามากกว่า V_2 และเมื่อ V_1 ลบ V_2 มีค่าน้อยกว่า ศูนย์ $(V_1-V_2) < 0$ ทรานซิสเตอร์ M_8 จะไม่ทำงาน ทำให้ $I_N = 0$

ความสัมพันธ์ของแรงดันอินพุท (V_1-V_2) และกระแสเอาท์พุท (I_N) คือ

$$g_{mn} = \frac{I_N}{(V_1 - V_2)} = \begin{cases} K_N V_{BN}; (V_1 - V_2) > 0 \\ 0; (V_1 - V_2) < 0 \end{cases} \tag{3.9}$$

3.5.1 พิจารณาผลของ Body Effect (g_{mn})

เป็นการพิจารณาผลของ Body Effect ของทรานซิสเตอร์ทุกตัว ในรูปที่ 3.3 จะเห็นว่าขา Body สามารถต่อกับไฟเลี้ยงได้ (PMOS ต่อกับ V_{DD} และ NMOS ต่อกับ V_{SS}) โดยทรานซิสเตอร์ที่จะได้รับผล Body Effect คือ M_6, M_7 และ M_8 แต่เนื่องจาก M_6 และ M_7 ทำหน้าที่เป็นวงจรสะท้อนกระแส และสังเกตว่าแรงดันแต่ละขาของ M_6 จะเท่ากับแต่ละขาของ M_7 เป็นผลให้การสะท้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงพาณิชย์ หรือการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

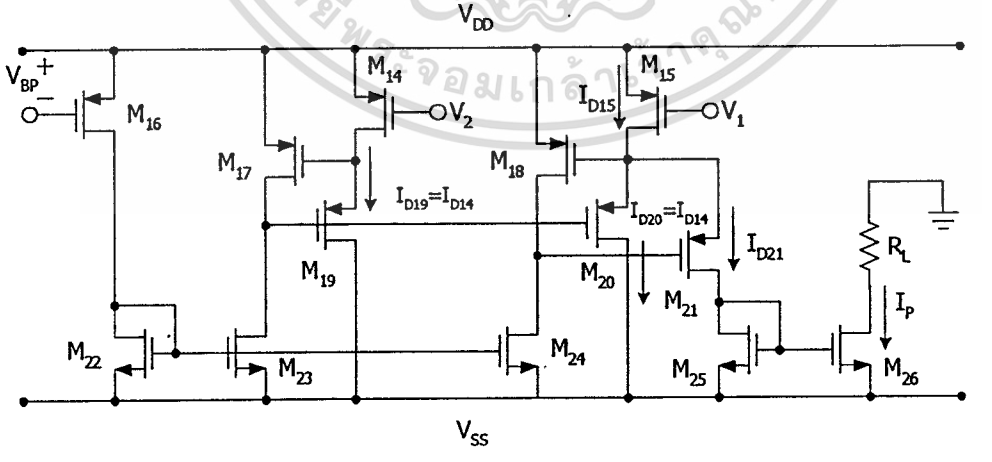
กระแสไม่ผิดพลาด ส่วน M_8 ทำหน้าที่เป็นตัวผ่านกระแสเท่านั้น ซึ่ง Body Effect จะไม่มีผลต่อกระแสที่ไหลผ่านทรานซิสเตอร์ M_8 และจากที่กล่าวมาแล้วจะเห็นได้ว่า Body Effect ไม่มีผลกระทบต่อวงจร ดังนั้นจึงไม่จำเป็นต้องสร้างบ่อแยกให้กับขา Body ของทรานซิสเตอร์ M_6, M_7 และ M_8 ซึ่งจะช่วยประหยัดพื้นที่ในการสร้างเป็นวงจรรวม

3.5.2 การพิจารณาช่วงแรงดันอินพุทปฏิบัติงาน (g_{mn})

การพิจารณาช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.3 โดยจากสมการ (3.9) จะเห็นว่าช่วงปฏิบัติงานอินพุทคือ $(V_1-V_2) > 0$ ทรานซิสเตอร์ M_8 ทำงานทำให้ $I_N > 0$ ซึ่งแรงดัน V_1 และ V_2 สามารถมีระดับแรงดันสูงได้ โดยไม่จำกัด ตามเงื่อนไขของทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวตามสมการ (3.1) แต่ในความเป็นจริง ระดับแรงดันอินพุท V_1 และ V_2 จะถูกกำจัดด้วย 2 สาเหตุ คือ

1. ระดับแรงดัน V_1 และ V_2 จะมีค่าสูงสุดได้ไม่เกินค่าที่แรงดันเกทสูงสุดของทรานซิสเตอร์ที่สามารถทนได้
2. ผลกระทบเมื่อ V_1 และ V_2 มีค่าสูง จะทำให้ I_{D1} และ I_{D2} มีค่าสูงตาม ซึ่งค่ากระแสนี้จะส่งผลกระทบต่อทรานซิสเตอร์ M_6, M_7, M_8, M_{10} และ M_{11} ซึ่งจะทำให้ทรานซิสเตอร์ตัวใดตัวหนึ่งทำงานผิดจากช่วงการทำงานที่กำหนดไว้

3.6 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp})



รูปที่ 3.4 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp})

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรในรูปที่ 3.4 สามารถอธิบายได้ดังนี้ เมื่อป้อนแรงดัน V_{BP} ให้ทรานซิสเตอร์ M_{16} ซึ่งมี M_{22} ต่ออนุกรมอยู่ทรานซิสเตอร์ M_{22}, M_{23} และ M_{24} เป็นวงจรสะท้อนกระแส โดยมี M_{17} ส่งกระแสไปให้ M_{23} และM_{18} ส่งกระแสไปให้ M_{24} นำค่าแรงดันที่ขาเกท-ซอสของ M_{17}, M_{18} มาควบคุมแรงดันที่ขาเดรน-ซอส ของ M_{14}, M_{15} ซึ่งจะได้ว่า

$$V_{BP} = V_{DS14} = V_{DS15} \tag{3.10}$$

จากสมการที่ (3.10) ส่งผลให้ M_{14} และ M_{15} ถูกควบคุมแรงดันที่ขาเดรน-ซอส เป็นสาเหตุที่ทำให้ M_{14} และ M_{15} สามารถทำงานในช่วงไม่อิ่มตัว โดยเงื่อนไข คือ

$$(V_{BP} + V_T) < V_{GS14}, (V_{BP} + V_T) < V_{GS15} \tag{3.11}$$

ส่วนทรานซิสเตอร์ตัวอื่นๆไม่มีการควบคุมแรงดันที่ขาเดรน ทำให้ทรานซิสเตอร์ตัวอื่นๆ ทำงานในช่วงอิ่มตัว ทรานซิสเตอร์ M_{19} เป็นตัวผ่านกระแสของ M_{14} และทรานซิสเตอร์ M_{20} จะเป็นตัวคัดลอกกระแสจาก M_{19} ซึ่งจะได้ว่า

$$I_{D14} = I_{D19} = I_{D20} \tag{3.12}$$

ความสัมพันธ์ของกระแส M_{15}, M_{20} และ M_{21} คือ

$$I_P = I_{D15} - I_{D14}; I_{D21} = I_P \tag{3.13}$$

เมื่อเทียบเคียงกับวงจรปรับค่าทรานสคอนดักแตนซ์แบบพื้นฐานชุด P (รูปที่ 3.2) กับวงจรในรูปที่ 3.4 จะได้ค่าทรานสคอนดักแตนซ์ คือ

$$g_{mp} = \frac{I_P}{(V_1 - V_2)} = KV_{BP} \tag{3.14}$$

พิจารณาวงจรรูปที่ 3.4 จะเห็นว่าเมื่อ V_1 ลบ V_2 มีค่าน้อยกว่าศูนย์ $(V_1-V_2) < 0$ ทรานซิสเตอร์ M_{21} ทำงานทำให้ $I_P > 0$ แสดงว่า V_1 ต้องมีค่าน้อยกว่า V_2 และเมื่อ V_1 ลบ V_2 มีค่ามากกว่าศูนย์ $(V_1-V_2) > 0$ ทรานซิสเตอร์ M_{21} จะไม่ทำงาน ทำให้ $I_P = 0$

ความสัมพันธ์ของแรงดันอินพุท (V_1-V_2) และกระแสเอาท์พุท (I_P) คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_{mp} = \frac{I_P}{(V_1 - V_2)} = \begin{cases} K_P V_{BP}; (V_1 - V_2) < 0 \\ 0; (V_1 - V_2) > 0 \end{cases} \quad (3.15)$$

3.6.1 การพิจารณาผลของ Body Effect (g_{mn})

เป็นการพิจารณาผลของ Body Effect ของทรานซิสเตอร์ทุกตัว ในรูปที่ 3.4 จะเห็นว่าขา Body สามารถต่อกับไฟเลี้ยงได้ (PMOS ต่อกับ V_{DD} และ NMOS ต่อกับ V_{SS}) โดยทรานซิสเตอร์ที่จะได้รับผล Body Effect คือ M_{19}, M_{20} และ M_{21} แต่เนื่องจาก M_{19} และ M_{20} ทำหน้าที่เป็นวงจรสะท้อนกระแส และสังเกตว่าแรงดันแต่ละขาของ M_{19} จะเท่ากับแต่ละขาของ M_{20} เป็นผลให้การสะท้อนกระแสไม่ผิดพลาด ส่วน M_{21} ทำหน้าที่เป็นตัวผ่านกระแสเท่านั้น ซึ่ง Body Effect จะไม่มีผลต่อกระแสที่ไหลผ่านทรานซิสเตอร์ M_{21} และจากที่กล่าวมาแล้วจะเห็นได้ว่า Body Effect ไม่มีผลกระทบต่อวงจร ดังนั้นจึงไม่จำเป็นต้องสร้างบ่อแยกให้กับขา Body ของทรานซิสเตอร์ M_{19}, M_{20} และ M_{21} ซึ่งจะช่วยประหยัดพื้นที่ในการสร้างเป็นวงจรรวม

3.6.2 การพิจารณาช่วงแรงดันอินพุทปฏิบัติงาน (g_{mp})

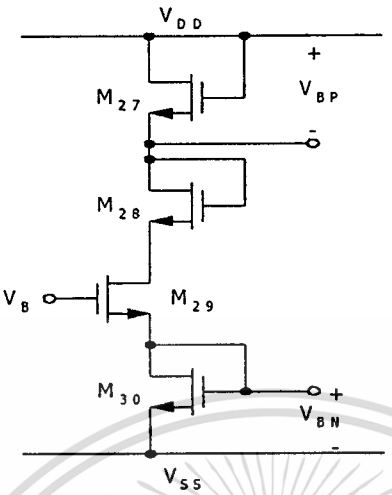
การพิจารณาช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.4 โดยจากสมการ (3.15) จะเห็นว่าช่วงปฏิบัติงานอินพุทคือ $(V_1\text{-}V_2) < 0$ ทรานซิสเตอร์ M_{21} ทำงานทำให้ $I_P > 0$ ซึ่งแรงดัน V_1 และ V_2 สามารถมีระดับแรงดันสูงได้ โดยไม่จำกัดตามเงื่อนไขของทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวตามสมการ (3.1) แต่ในความเป็นจริงระดับแรงดันอินพุท V_1 และ V_2 จะถูกกำจัดด้วย 2 สาเหตุ คือ

1. ระดับแรงดัน V_1 และ V_2 จะมีค่าสูงสุดได้ไม่เกินค่าที่แรงดันเกทสูงสุดของทรานซิสเตอร์ที่สามารถทนได้
2. ผลกระทบเมื่อ V_1 และ V_2 มีค่าสูง จะทำให้ I_{D14} และ I_{D15} มีค่าสูงตาม ซึ่งค่ากระแสนี้จะส่งผลกระทบต่อทรานซิสเตอร์ M_{19}, M_{20}, M_{21}, M_{23} และ M_{24} ซึ่งจะทำให้ทรานซิสเตอร์ตัวใดตัวหนึ่งทำงานผิดจากช่วงการทำงานที่กำหนดไว้

จากที่กล่าวมาในช่วงแรก ค่าทรานสคอนดักแตนซ์ g_{mn} และ g_{mp} สามารถถูกปรับได้โดยค่า V_{BN} และ V_{BP} ซึ่งค่า V_{BN} และ V_{BP} สามารถสร้างจาก วงจรแรงดันควบคุม ดังแสดงในรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 วงจรแรงดันควบคุม



รูปที่ 3.5 วงจรแรงดันควบคุม

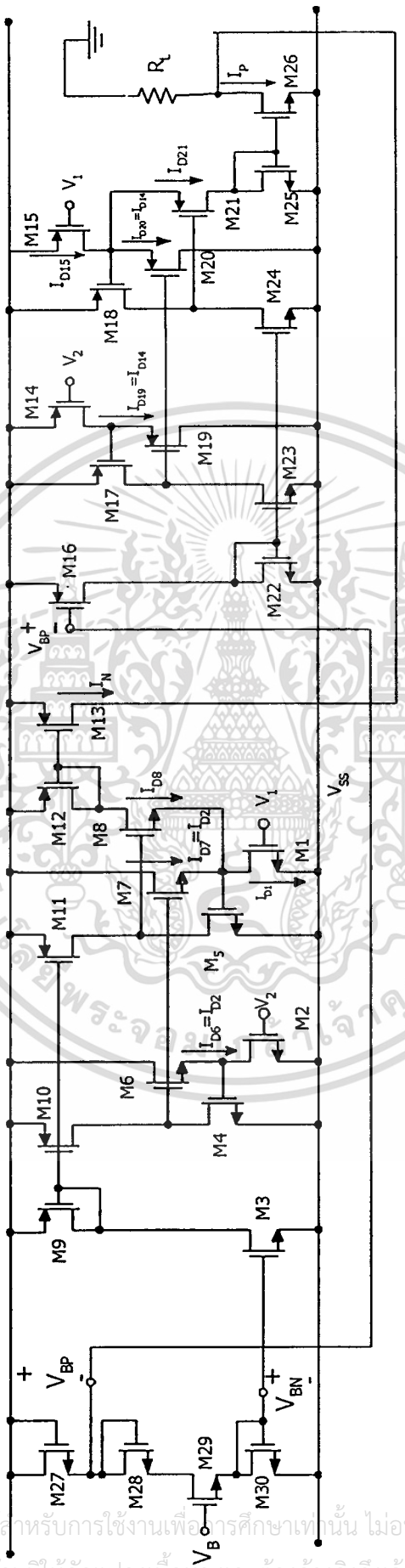
วงจรดังรูปที่ 3.5 กำหนดให้ทรานซิสเตอร์ทุกตัวต่อขา Body เข้ากับขา Source เพื่อลดผลของ Body effect และให้ทรานซิสเตอร์ทุกตัวทำงานในช่วงอิ่มตัว มีขนาดความกว้างต่อความยาวแชนแนล (W/L) เท่ากัน จะทำให้แรงดันเกท-ซอส ของทรานซิสเตอร์ M_{27} ถึง M_{30} มีค่าเท่ากัน นั่นคือ แรงดันเกท-ซอสของ M_{27} คือ V_{BP} เท่ากับแรงดันเกท-ซอสของ M_{30} คือ V_{BN}

$$V_{BP} = V_{BN} = \frac{V_B - V_{SS}}{2} \tag{3.16}$$

3.8 วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์

เมื่อนำวงจรดังรูปที่ 3.3 และ 3.4 มาต่อรวมกัน และเพิ่มวงจรแรงดันควบคุมดังรูปที่ 3.5 จะได้เป็นวงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์ ดังแสดงในรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



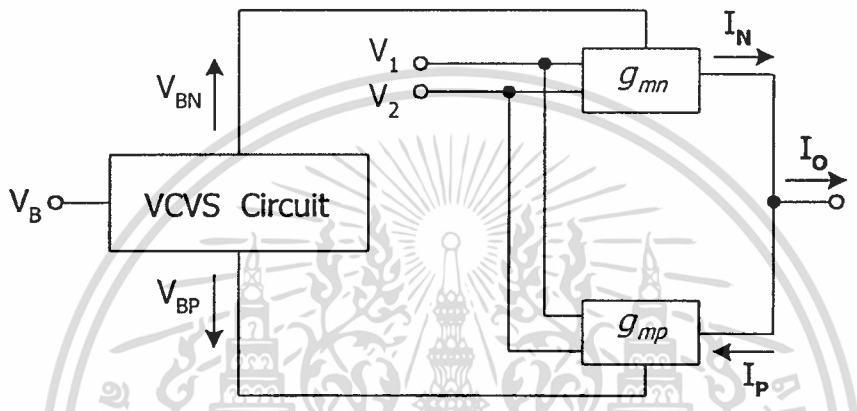
รูปที่ 3.6 วงจรทรานสคอนดักแตนซ์แบบดิเฟียร์เรนเชียลที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9 การพิจารณาความต้านทานเอาท์พุท

จากรูปที่ 3.6 ความต้านทานเอาท์พุท คือ $R_o = \frac{1}{g_{d26} + g_{d13}}$ ความต้านทานเอาท์พุทสามารถเพิ่มขึ้นได้ โดยการใช้วงจรสะท้อนกระแสแบบ Cascode

จากรูปที่ 3.6 เพื่อให้การมองรูปวงจรง่ายขึ้น ดังนั้นจึงแทนรูปวงจรที่ออกแบบได้เป็นบล็อก แสดงดังรูปที่ 3.7



รูปที่ 3.7 วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์โดยเป็นรูปบล็อก

จากรูปที่ 3.7 สามารถอธิบายได้ดังนี้ เมื่อนำวงจรรูปที่ 3.3, 3.4 และ 3.5 มารวมกันจะได้กระแสเอาท์พุท คือ

$$I_O = I_N + I_P = G_m(V_1 - V_2) \tag{3.17}$$

ที่ $$G_m = g_{mn} = g_{mp}$$

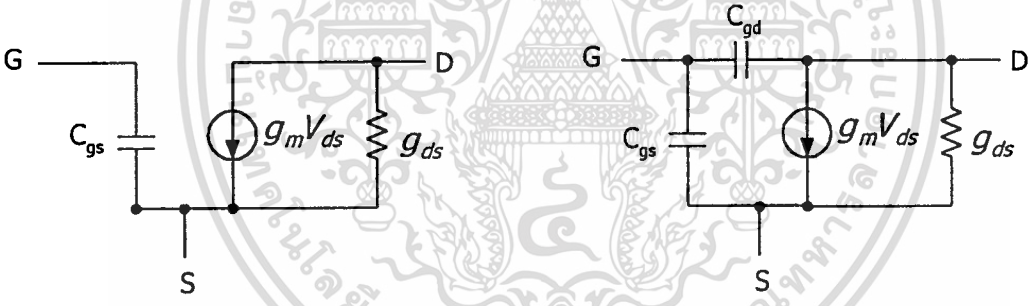
โดยการที่จะทำให้ $g_{mn} = g_{mp}$ ทำได้โดยให้ $K_P V_{BP} = K_N V_{BN}$ เมื่อ $V_{BN} = V_{BP}$ ตามสมการ (3.16) และ $K = \frac{\mu C_{OX} W}{L}$ โดย μC_{OX} ขึ้นอยู่กับขบวนการผลิต ส่วนความกว้างต่อความยาวแชนแนล (W/L) สามารถกำหนดได้โดยผู้ออกแบบวงจร ดังนั้นเราสามารถกำหนดค่าของ (W/L) ของ K_N และของ K_P เพื่อที่จะทำให้ $K_N = K_P$ การพิจารณาช่วงปฏิบัติงานของ V_B จะได้ว่า ช่วงของ V_B ต้องสอดคล้องกับสมการ (3.16) และ (3.5) คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_B - V_{SS}}{2} + V_T \rangle V_{GS1}, V_{GS2} \tag{3.18}$$

3.10 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน [6]

ในหัวข้อนี้จะกล่าวถึง การวิเคราะห์หาค่าความถี่ตอบสนอง โดยใช้แบบจำลองสัญญาณขนาดเล็ก (small signal model) [6] ซึ่งประกอบด้วย แหล่งจ่ายกระแสที่ถูกควบคุมด้วยแรงดัน (Voltage Controlled Current Source : VCCS) และตัวเก็บประจุ ซึ่งเปรียบเสมือนว่ามีประจุสถิตย์ (Stored Charge) ต่อร่วมอยู่ระหว่างขั้วต่อ (Junction) ของมอสเฟท ซึ่งคุณสมบัติ นี้จะเกิดขึ้นได้ในกรณีที่ความถี่สูง โดยการวิเคราะห์หาค่าของความถี่ตอบสนองในวงจรทรานสคอนดักแตนซ์นี้ จะใช้แบบจำลองสัญญาณขนาดเล็กเป็นตัวช่วยในการประมาณหาค่าความถี่ตอบสนอง และเนื่องจากวงจรดังกล่าวมีขนาดใหญ่ ทำให้ไม่สะดวกในการวิเคราะห์ ดังนั้น เพื่อที่จะให้การวิเคราะห์ง่ายขึ้น จะมีการแบ่งวงจร ในกรณีที่วงจรมีความสมมาตรกัน และมีการแยกส่วนวงจรใหญ่ให้มีขนาดเล็กลงเพื่อที่จะวิเคราะห์ได้ง่ายขึ้น และแบบจำลองสัญญาณขนาดเล็กที่ใช้ในการวิเคราะห์ ในวิทยานิพนธ์นี้แสดงดังรูปที่ 3.8



(ก) วงจรสมมูลของมอสทำงานในช่วงอิ่มตัว (ข) วงจรสมมูลของมอสทำงานในช่วงไม่อิ่มตัว

รูปที่ 3.8 วงจรสมมูลของมอสที่ใช้ในการวิเคราะห์ในวิทยานิพนธ์

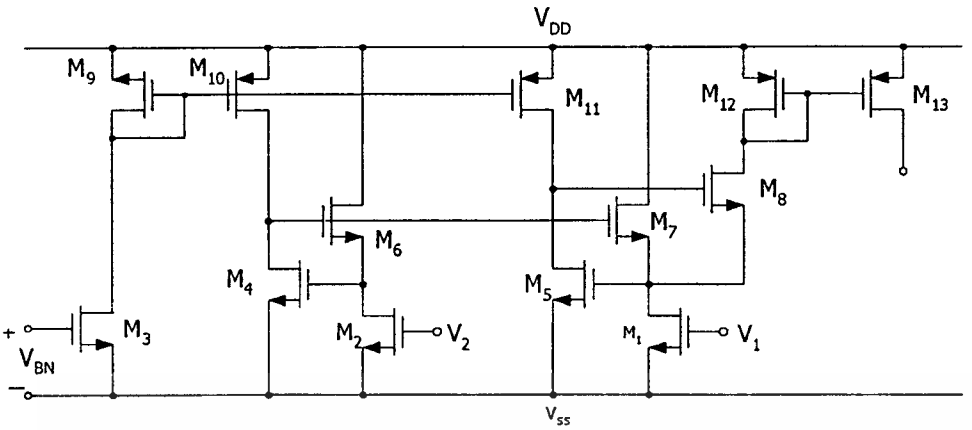
ในการวิเคราะห์วงจรทรานสคอนดักแตนซ์จะแยกวิเคราะห์เป็นวงจรทรานสคอนดักแตนซ์ชุด N และชุด P ดังนี้

วงจรทรานสคอนดักแตนซ์ชุด N ในรูปที่ 3.3 สามารถแยกวิเคราะห์เป็นส่วนๆคือ

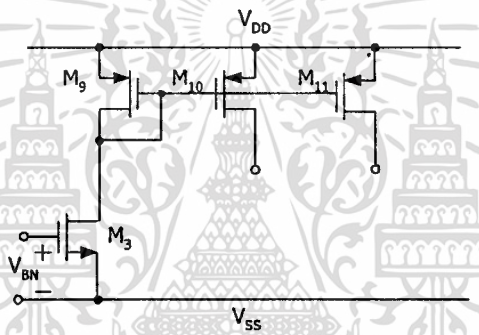
1. วงจรสร้างความนำ ชุด N
2. วงจรสะท้อนกระแสแบบลบ

ซึ่งถูกแสดงดังรูปที่ 3.9 และ 3.10 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 วงจรสร้างความนำ ชุด N



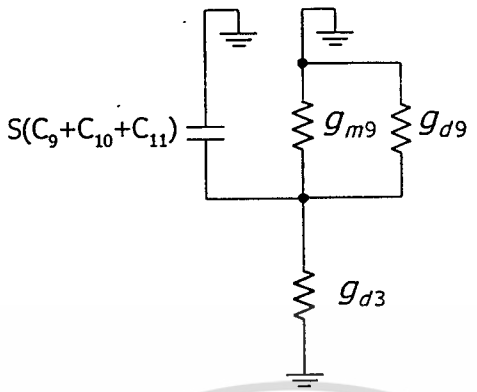
รูปที่ 3.10 วงจรสะท้อนกระแส แบบลบ

วงจรสะท้อนกระแสแบบลบ มี PMOS เป็นองค์ประกอบ ซึ่งคุณสมบัติของ PMOS จะตอบสนองความถี่ได้ไม่ดี เมื่อเทียบกับ NMOS ดังนั้น วงจรดังกล่าวนี้ จะมีผลต่อความถี่ตอบสนองและในการวิเคราะห์จะใช้วิธีการหาค่าความถี่สูงคัตออฟ แบบประมาณค่าด้วยวิธี Open Circuit Time Constant ซึ่งมีวิธีการคือ

1. ให้แหล่งจ่ายอิสระต่างๆ มีค่าเป็นศูนย์ แทนมอส ด้วย แบบจำลองสัญญาณขนาดเล็ก
2. หาค่า Time Constant : $\tau = RC$ โดย พิจารณาผลของ C ทีละตัวในวงจร โดยให้ C ตัวอื่น เปิดวงจร (Open Circuit) และ ค่า R คือ ความต้านทานที่มองเข้าที่ปลายขั้วของ C ปลดออก
3. พิจารณาค่าของ Time Constant ที่เกิดจาก C ตัวอื่นๆ โดยทำลักษณะเดียวกับข้อ 2
4. ความถี่ตอบสนองวงจรหาได้โดย $f = \frac{1}{2\pi}\left[\frac{1}{\tau_1 + \tau_2 + \ldots + \tau_n}\right]$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.10 สามารถเขียนใหม่ด้วยแบบจำลองสัญญาณขนาดเล็กจะได้ดังรูปที่ 3.11



รูปที่ 3.11 วงจรสะท้อนกระแสแบบลบเมื่อถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็ก

รูปที่ 3.11 จะได้ว่าค่า Time Constant ของวงจรคือ

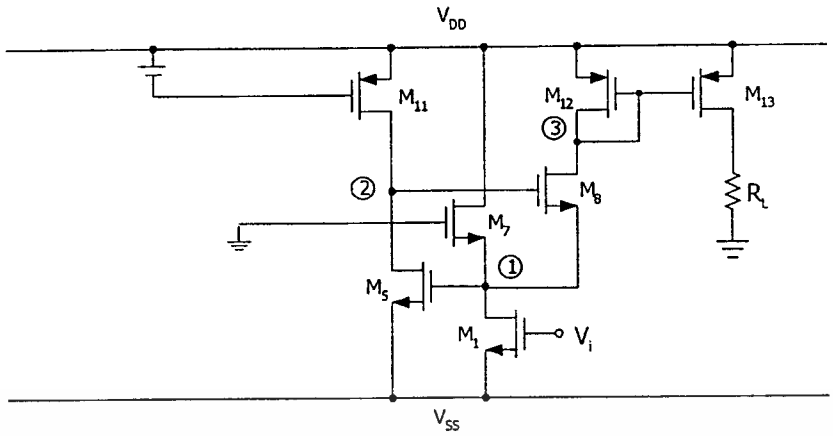
$$\tau = RC = \frac{C_9 + C_{10} + C_{11}}{g_{m9} + g_{d3}} \tag{3.19}$$

ความถี่สูงคัตออฟที่เกิดจากวงจรสะท้อนกระแสแบบลบคือ

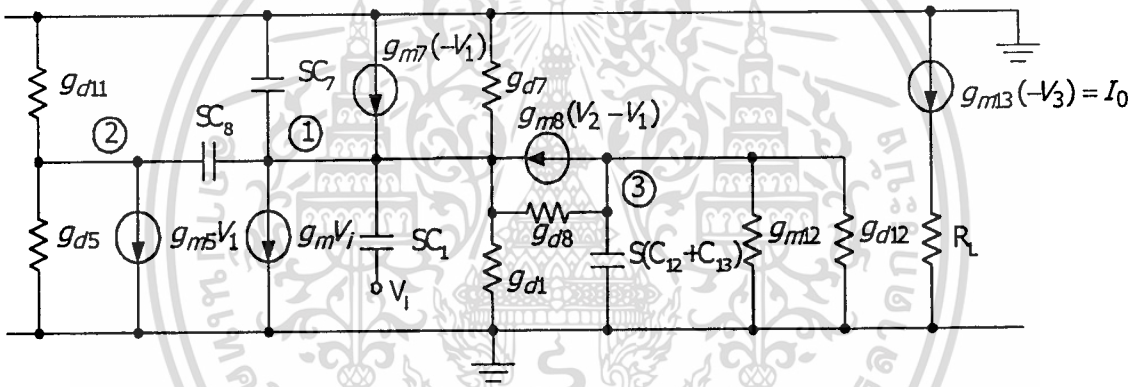
$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m9} + g_{d3}}{C_9 + C_{10} + C_{11}}\right] \tag{3.20}$$

วงจรสร้างความนำชุด N ประกอบด้วย มอสที่ทำงานในช่วงอิ่มตัว และช่วงไม่อิ่มตัว ซึ่งวงจรดังกล่าวก็จะมีผลต่อความถี่ตอบสนอง ในการวิเคราะห์จะแบ่งครึ่งวงจรวิเคราะห์ เพราะวงจรมีความสมมาตรกัน และผลจากการแบ่งครึ่งจะแสดงในรูปที่ 3.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 วงจรสร้างความนำชุด N เมื่อถูกแบ่งครึ่งวงจร



รูปที่ 3.13 วงจรรูปที่ 3.12 ที่ถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็ก

การวิเคราะห์หาความถี่ตอบสนองจะทำโดยการหาทรานสเฟอร์ฟังก์ชันของวงจร แล้วทำการหาค่า Pole ที่เด่นของวงจร ซึ่งการหาค่าทรานสเฟอร์ฟังก์ชัน (Transfer Function) จะใช้วิธี Node มาช่วยวิเคราะห์ โดยสมการที่ Node ต่างๆมีดังนี้

Node 1

$$V_1(S(C_1 + C_7 + C_8) + g_{d7} + g_{d8} + g_{d1} + g_{m7} + g_{m8}) + g_{m1}V_i + g_{m8}(V_1 - V_2) - SC_8V_2 - SC_1V_i = 0$$

$$(SC_1 + g_{m1})V_i + (SC_X + g_{d7} + g_{d8} + g_{d1} + g_{m7} + g_{m8})V_1 - (g_{m8} + SC_8)V_2 = 0 \quad (3.21)$$

เมื่อ $C_X = C_1 + C_7 + C_8$ และ $g_{d7} + g_{d8} + g_{d1} \approx g_{d1}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Node 2

$$V_2(g_{d5} + g_{d11} + SC_8) - SC_8V_1 + g_{m5}V_1 = 0$$

$$V_2(g_{d5} + g_{d11} + SC_8) + (g_{m5} - SC_8)V_1 = 0 \qquad (3.22)$$

Node 3

$$V_3(S(C_{12} + C_{13}) + g_{m12} + g_{d8} + g_{d12}) + g_{m8}(V_2 - V_1) = 0$$

$$g_{m8}V_1 - g_{m8}V_2 = (S(C_{12} + C_{13}) + g_{m12} + g_{d8} + g_{d12})V_3 \qquad (3.23)$$

$$I_0 = g_{m13}V_3 \text{ หรือ } V_3 = \frac{I_0}{g_{m13}} \qquad (3.24)$$

แทนสมการ 3.24 ในสมการ 3.23 จะได้

$$g_{m8}V_1 - g_{m8}V_2 = I_0\left[\frac{S(C_{12} + C_{13}) + g_{m12} + g_{d8} + g_{d12}}{g_{m13}}\right] \qquad (3.25)$$

และจากสมการ 3.21, 3.22, 3.25 สามารถเขียนใหม่ด้วยการแทนค่าด้วยตัวแปรใหม่ เพื่อทำให้ง่ายในการพิจารณาดังนี้

$$AV_i + BV_1 + CV_2 = 0$$
$$0V_i + DV_1 + EV_2 = 0$$
$$0V_i + FV_1 + GV_2 = I_OH$$

โดยกำหนดให้ตัวแปรต่างๆ มีค่าดังต่อไปนี้

$$A = g_{m1} + SC_1$$
$$B = SC_X + g_{d1} + g_{d7} + g_{d8} + g_{m7} + g_{m8}$$
$$C = -g_{m8} + SC_8$$
$$D = g_{m5} - SC_8$$
$$E = (SC_8 + g_{d5} + g_{d11})$$
$$F = g_{m8}$$
$$G = -g_{m8}$$
$$H = \left[\frac{S(C_{12} + C_{13}) + g_{d8} + g_{d12} + g_{m12}}{g_{m13}}\right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากเมตริกซ์ดังกล่าวสามารถหาค่า V_i ได้โดยอาศัยหลักการของ Crammer 's rule

$$V_i = \frac{\begin{vmatrix} 0 & B & C & 0 & B \\ 0 & D & E & 0 & D \\ I_O H & F & G & I_O H & F \end{vmatrix}}{\begin{vmatrix} A & B & C & A & B \\ 0 & D & E & 0 & D \\ 0 & F & G & 0 & F \end{vmatrix}} \tag{3.26}$$

$$V_i = \frac{I_O(BEH) - I_O(DCH)}{ADG - FEA} \tag{3.27}$$

ทรานสเฟอร์ฟังก์ชันของวงจรคือ ความสัมพันธ์ของกระแสเอาท์พุท (I_O) ต่อแรงดันอินพุท (V_i) คือ

$$\frac{I_o}{V_i} = \frac{A(DG - EF)}{H(BE - DC)} \tag{3.28}$$

หรือ

$$\frac{Io}{Vi} = \frac{(sc1 + gm1)(gm5 - sc8)(-gm8) - gm8(sc8 + gd5 + gd11))}{\left[\frac{s(C12 + C13) + gm12 + gd8 + gd12}{gm13}\right](scX + gd1 + gd7 + gd8 + gm7 + gm8)(sc8 + gd5 + gd11) - (gm5 - sc8)(sc8 - gm8)]} \tag{3.29}$$

จากฟอร์มโดยทั่วๆไป

$$\frac{I_O}{V_i} = \frac{N_{(s)}}{D_{(s)}} \tag{3.30}$$

ทำการกระจายเทอม $D_{(s)}$ ในสมการที่ 3.29 และจัดรูปสมการใหม่ สามารถเขียนเทอม $D_{(s)}$ ได้ดังนี้

$$D(S) = \left[S + \frac{g_{m12}}{(C_{12} + C_{13})}\right]\left[\frac{s^2(C_8C_X + C_8C_8) + s(C_X(g_{d5} + g_{d11}) + C_8(g_{d1} + g_{d7} + g_{d8} + g_{m7} - g_{m5}))}{g_{m5}g_{m8}} + 1\right] \tag{3.31}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาสมการที่ 3.31 จะเห็นได้ว่ามี Pole 3 ตัว ใช้ตัวย่อว่า P_1, P_2 และ P_3 ในที่นี้จะใช้การประมาณค่า Pole ตัวที่ต่ำที่สุด ซึ่งสามารถคำนวณได้ โดยสมมุติให้ค่าของ $|P_1|$ มีค่าน้อยกว่า $|P_2|$ ซึ่งค่าของ Pole ที่มีค่าต่ำกว่าจะเป็นตัวที่ทำให้เกิดการตอบสนองทางความถี่ของวงจร และจากสมการที่ 3.31 สามารถเขียนใหม่เป็นรูปฟอร์มอย่างง่ายดังนี้

$$[S+P_3]\left[\frac{S^2}{P_1P_2}+\frac{S}{P_1}+1\right] \tag{3.32}$$

เมื่อนำสมการที่ 3.31 เทียบสัมประสิทธิ์กับสมการที่ 3.32 ค่า P_1 จะมีค่าเท่ากับ

$$P_1=\left[\frac{g_{m5}g_{m8}}{C_X(g_{d5}+g_{d11})+C_8(g_{d1}+g_{d7}+g_{d8}+g_{m7}-g_{m5})}\right] \tag{3.33}$$

และค่าความถี่สูงคัตออฟที่เกิดจาก P_1 ประมาณ

$$f_{-3dB}=\frac{1}{2\pi}\left[\frac{g_{m5}g_{m8}}{C_X(g_{d5}+g_{d11})}\right] : g_d \ll g_m \tag{3.34}$$

และเมื่อนำสมการที่ 3.31 เทียบสัมประสิทธิ์กับสมการที่ 3.32 ค่า P_3 จะมีค่าเท่ากับ

$$P_3=\frac{g_{m12}}{C_{12}+C_{13}} \tag{3.35}$$

และค่าความถี่สูงคัตออฟที่เกิดจาก P_3 คือ

$$f_{-3dB}=\frac{1}{2\pi}\left[\frac{g_{m12}}{C_{12}+C_{13}}\right] \tag{3.36}$$

การทดสอบผลการวิเคราะห์ความถี่ตอบสนองทำได้โดยการนำค่า g_m , g_d และ C ของมอสต่างมาแทนค่าลงในสมการ 3.20, 3.33 และ 3.36 เพื่อพิจารณาค่าสมการไหนจะส่งผลต่อความถี่คัตออฟ และเนื่องจากขนาดของ (W/L) ของมอสส่วนใหญ่ไม่เท่ากันทำให้เราใช้ค่า g_m, g_d และ C จากค่าที่คำนวณได้ในโปรแกรม PSpice ซึ่งมีค่าตาม Output File ในภาคผนวก ข. ของผลการทดสอบด้วยโปรแกรม

เอกสารนี้ถือเป็นลิขสิทธิ์ของจุฬาฯ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าต่างๆจาก Output File ลงในสมการ ที่ 3.20, 3.33 และสมการที่ 3.36 จะได้ค่าความถี่สูงคัตออฟคือ ความถี่สูงคัตออฟที่เกิดจากผลของวงจรสะท้อนกระแส (สมการที่ 3.20) คือ จากสมการที่ 3.20

$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m9}}{C_9 + C_{10} + C_{11}}\right] = \frac{3.7x10^{-6}}{2\pi x3x1.3x10^{-12}}$$
$$f_{-3dB} = 151kHz \qquad (3.37)$$

ความถี่สูงคัตออฟที่เกิดจากผลของวงจรสร้างความนำชุด N (สมการที่ 3.33 และ 3.36) คือ จากสมการที่ 3.33

$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m5}g_{m8}}{(C_1 + C_7)(g_{d5} + g_{d11})}\right]$$
$$= \frac{1}{2\pi}\left[\frac{\left(7.5x10^{-6}\right)\left(8.5x10^{-6}\right)}{\left(0.16x10^{-14} + 1.4x10^{-13}\right)x\left(2.6x10^{-8} + 0.37x10^{-8}\right)}\right]$$
$$= \frac{1}{2\pi}\left(\frac{63.75x10^{-12}}{1.4x10^{-13}x2.97x10^{-8}}\right) = 2.44x10^{9}$$
$$\approx 2440MHz \qquad (3.38)$$

จากสมการที่ 3.36

$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m12}}{C_{12} + C_{13}}\right]$$
$$= \frac{1}{2\pi}\left(\frac{9.3x10^{-6}}{2.4x10^{-13}}\right)$$
$$= 0.6x10^{7} = 6MHz \qquad (3.39)$$

จากการแทนค่าพบว่า ความถี่สูงคัตออฟของวงจร(มีค่าเท่ากับความถี่ที่ต่ำสุด) มีค่าประมาณ 0.151 MHz ซึ่งเกิดผลของวงจรสะท้อนกระแสแบบลบ และผลของการ Simulated ด้วย PSpice พบว่าความสูงคัตออฟมีค่าประมาณ 0.3 MHz ซึ่งมีค่าใกล้เคียงกัน และ เพื่อที่จะยืนยันผลการวิเคราะห์ทางทฤษฎี เราได้ทดสอบปรับเปลี่ยนขนาด (W/L) ของ PMOS (M_9, M_{10}, M_{11}) ในวงจรสะท้อนกระแส ให้มีขนาดเล็กลง จากเดิมคือ $\frac{50\mu m}{50\mu m}$ เป็น $\frac{10\mu m}{10\mu m}$ ซึ่งจะได้ว่า ค่าความถี่ตอบสนองของวงจรมีค่าเพิ่มขึ้นเป็น 0.9 MHz ซึ่งสอดคล้องกับผลการวิเคราะห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทรานสคอนดักแตนซ์ชุด P ในรูปที่ 3.4 สามารถทำการวิเคราะห์โดยวิธีเช่นเดียวกับวงจรทรานสคอนดั๊กแตนซ์ชุด N และเพื่อให้ง่ายในการวิเคราะห์ เราใช้การเทียบเคียงสมการคำตอบซึ่งได้ สมการคำตอบ ชุด P ที่เทียบเคียงกับ สมการคำตอบชุด N คือ

ผลการเทียบเคียงกับสมการที่ 3.20 คือ

$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m22}}{C_{22}+C_{23}+C_{24}}\right] \tag{3.40}$$

แทนค่าด้วยค่า g_m และ C ต่างๆที่คำนวณได้ด้วย PSpice

$$= \frac{1}{2\pi}\left(\frac{3.1x10^{-5}}{3x5.15x10^{-13}}\right)$$

$$f_{-3dB} = 32x10^{5} = 3.2MHz \tag{3.41}$$

ผลของการเทียบเคียงกับสมการที่ 3.33

$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m18}g_{m21}}{(C_{15}+C_{20}+C_{21})(g_{d18}+g_{d24})+C_{21}(g_{d15}+g_{d20}+g_{d21}+g_{m20}-g_{m18})}\right] \tag{3.42}$$

$$= \frac{1}{2\pi}\left[\frac{(2.3x10^{-5})(2.13x10^{-5})}{(0.2X10^{-6})(0.135X10^{-6})+(6.54x10^{-14}(2.207x10^{-4}))}\right]$$

$$= \frac{1}{2\pi}\left(\frac{4.899x10^{-10}}{14.46x10^{-18}}\right)$$

$$\approx 5.4MHz \tag{3.43}$$

ผลการเทียบเคียงกับสมการที่ 3.36

$$f_{-3dB} = \frac{1}{2\pi}\left[\frac{g_{m25}}{C_{25}+C_{26}}\right] \tag{3.44}$$

$$= \frac{1}{2\pi}\left(\frac{2.3x10^{-5}}{5x10^{-13}+5x10^{-13}}\right)$$

$$f_{-3dB} = 3.6x10^{6} = 3.6MHz \tag{3.45}$$

จากการแทนค่าพบว่าความถี่สูงคัตออฟของวงจรทรานสคอนดักแตนซ์ชุด P เกิดจากวงจรสะท้อนกระแสแบบบวก และเนื่องจากมี Pole ที่เด่น 2 ตัว จึงทำการประมาณค่าความถี่สูงคัตออฟ ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกิดจาก Pole 2 ตัว นี้จาก [20] สามารถหาค่าประมาณของความถี่คัตออฟที่เกิดจาก Pole ที่เด่น 2 ตัว คือ

$$f_{-3dB} = 0.64f$$
$$f_{-3dB} \approx 2MHz \qquad (3.46)$$

จากผลของความถี่ คัตออฟ ในสมการที่ 3.46 พบว่ามีค่าใกล้เคียงกับที่ Simulate ด้วย PSpice คือ 1.2 MHz และผลของการตอบสนองทางความถี่ของวงจรทรานสคอนดักแตนซ์ที่สมบูรณ์ เกิดจากผลของวงจรทรานสคอนดักแตนซ์ชุดที่ให้ค่าความถี่สูงคัตออฟต่ำสุด ในที่นี้คือชุด N ผลของการ Simulate ด้วย PSpice คือ 0.5 MHz

3.11 ผลการทดสอบการทำงานของวงจร

วงจรในรูปที่ 3.6 เมื่อมาเลียนแบบการทำงานด้วย โปรแกรม PSpice โดยใช้โมเดลของทรานซิสเตอร์เทคโนโลยี 2 μm ใน Level 2 ของ European Silicon Structure : ES2 แบบ Worst Case และขนาด W/L ของทรานซิสเตอร์มีค่าตามตารางที่ 3.1

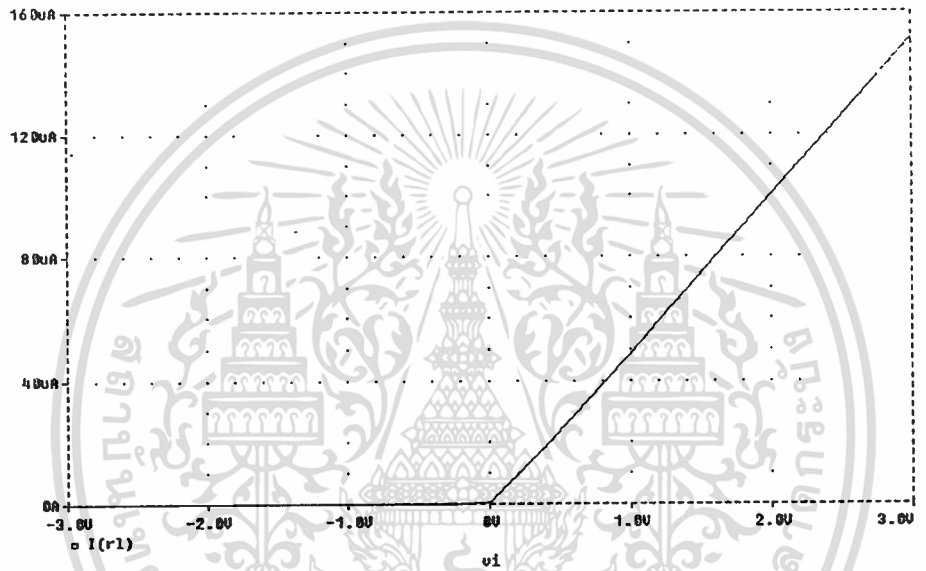
ตารางที่ 3.1 แสดงขนาดความกว้างต่อความยาวแชนแนลของมอสทรานซิสเตอร์ในวงจร

ทรานซิสเตอร์	M_1, M_2	M_3-M_5, M_{25}, M_{26}	M_6, M_7, M_{19}, M_{20}	M_8, M_{21}	M_9- M_{11}
W/L(μm)	2/2	100/10	100/3	50/3	50/50
ทรานซิสเตอร์	M_{12}, M_{13}	M_{14}, M_{15}	M_{16}, M_{18}	M_{22}, M_{24}	M_{27}- M_{30}
W/L(μm)	50/5	5.6/2	100/20	50/20	5/5

ในการทดสอบต่อขา Body ของทรานซิสเตอร์ทุกตัวเข้ากับไฟเลี้ยง $V_{DD} = -V_{SS} = 2.5$ V ยกเว้นทรานซิสเตอร์ M_{27} ถึง M_{30} ที่ต่อขา Body เข้ากับขา Source โดยรูปที่ 3.14 แสดงกระแส I_N เมื่อค่า $V_2 = 0$ และ V_1 แปรค่าจาก + 3 V ถึง – 3 V ขณะที่ $V_B = 0$ V ($V_{BN} = V_{BP} = 1.25$ V) รูปที่ 3.15 แสดงกระแส I_P เมื่อค่า $V_2 = 0$ และ V_1 แปรค่าจาก + 3 V ถึง – 3 V ขณะที่ $V_B = 0$ V ($V_{BN} = V_{BP} = 1.25$ V) รูปที่ 3.16 แสดงกระแส I_O เมื่อค่า ($V_1 - V_2$) จาก + 3 V ถึง – 3 V และแปรค่า V_B จาก 0 V ถึง – 0.8 step ละ 0.4 V รูปที่ 3.17 แสดงช่วงความถี่ตอบสนองของวงจร เมื่อ ($V_1 - V_2$) เป็นสัญญาณ sine ขนาด 2 V_{P-P} และ $V_B = 0$ V ผลการวัดความผิดเพี้ยนทางฮาร์โมนิครวม (THD) = 1.4% ที่แรงดันอินพุทมีขนาด 4 V_{P-P} และความถี่ 1 kHz สังเกตว่า รูปที่ 3.14 และรูปที่ 3.15

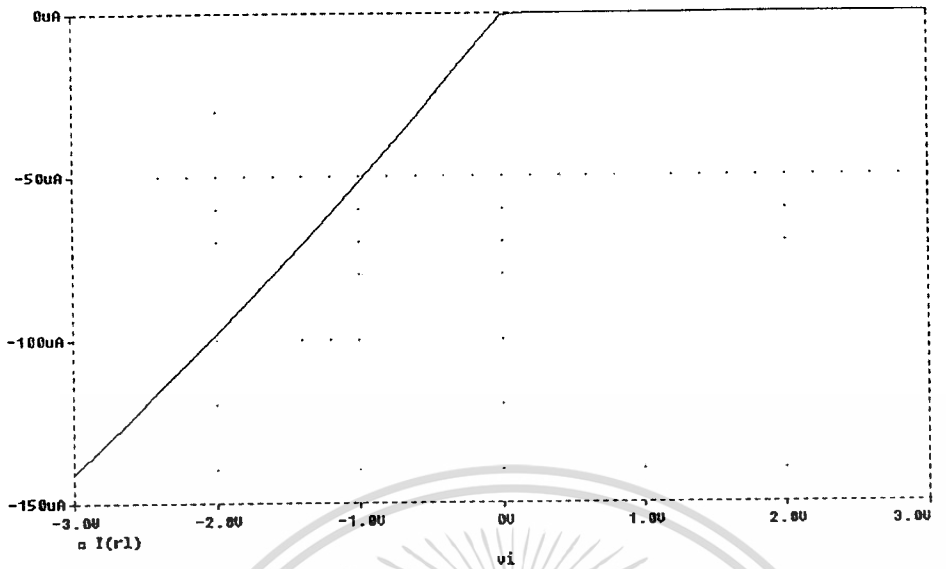
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า g_{mn} และ g_{mp} มีค่าแตกต่างกันเล็กน้อย ซึ่งเกิดจากความไม่สมพงษ์กันของ K_P กับ K_N และรูปที่ 3.17 สังเกตว่าช่วงความถี่ปฏิบัติงานของวงจรไม่สูง (537 kHz) ซึ่งเกิดจากคุณสมบัติของทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัว และทรานซิสเตอร์ชนิด PMOS ซึ่งสามารถปรับปรุงช่วงความถี่ตอบสนองได้ดีขึ้น โดยปรับขนาด (W/L) ของทรานซิสเตอร์ให้เล็กและเมื่อป้อนแรงดันอินพุทเป็นสัญญาณคลื่นรูปสามเหลี่ยม (Triangular Signal) มีขนาด 3 V_P ที่ความถี่ 1 kHz และกำหนดค่าความต้านทาน R_L =1 kΩ ผลที่ได้แสดงไว้ในรูปที่ 3.18, 3.19, 3.20 และรูปที่ 3.21 แสดงช่วงอินพุทปฏิบัติงานกว้างกว่าช่วงของระดับไฟเลี้ยง

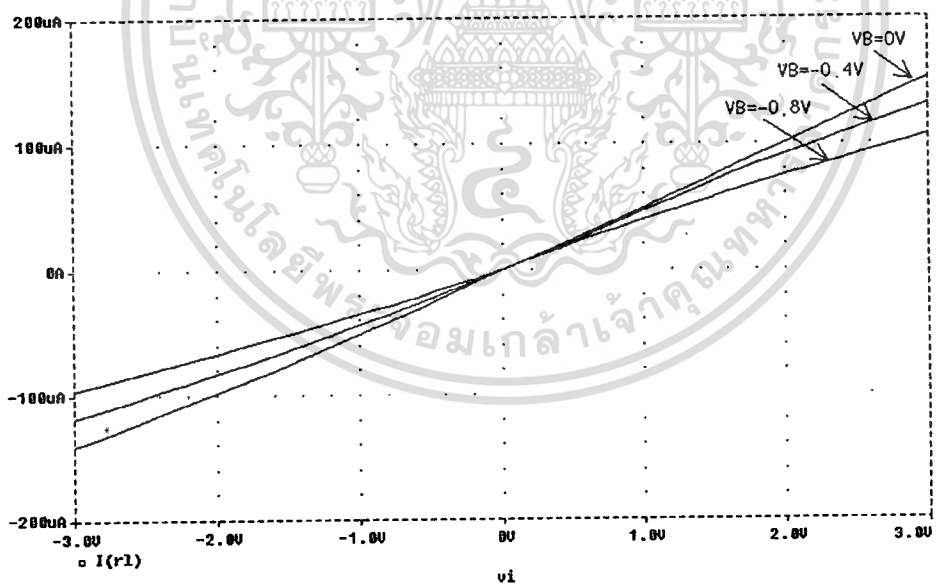


รูปที่ 3.14 กระแส I_N เมื่อแปรค่า $(V_1 - V_2)$ ขณะที่ $V_B = 0$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

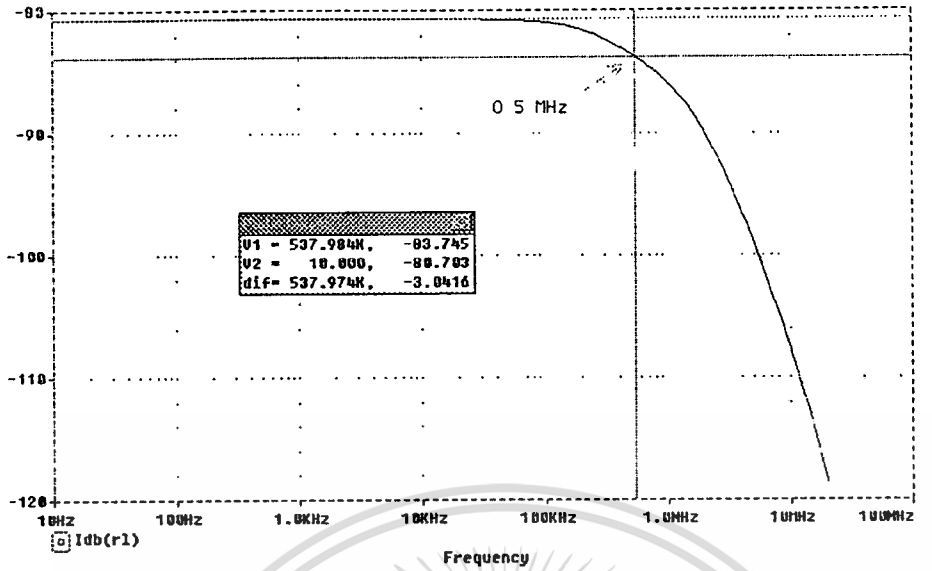


รูปที่ 3.15 กระแส I_P เมื่อแปรค่า $(V_1 - V_2)$ ขณะที่ $V_B = 0$ V

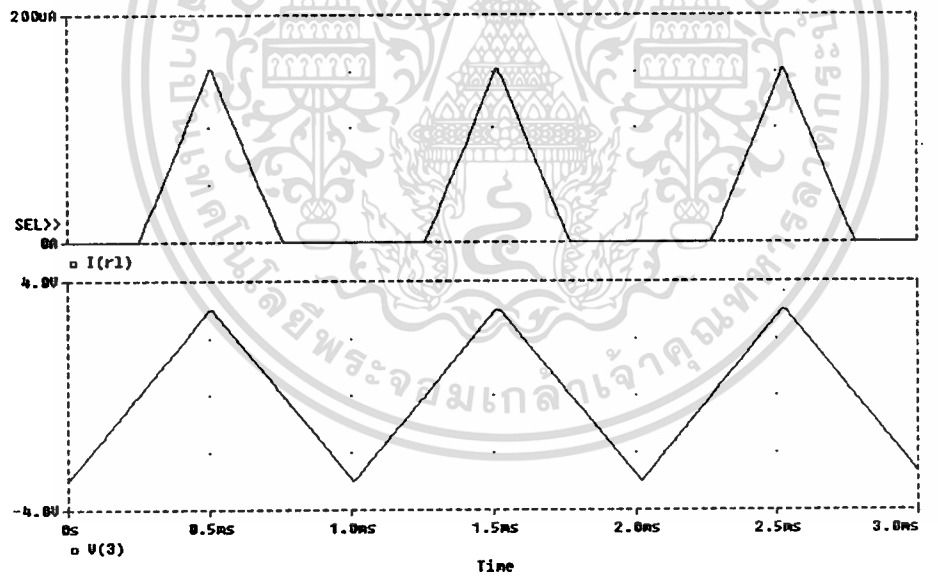


รูปที่ 3.16 กระแส I_O เมื่อแปรค่า $(V_1 - V_2)$ และ V_B จาก 0 V ถึง – 0.8 V step ละ 0.4 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

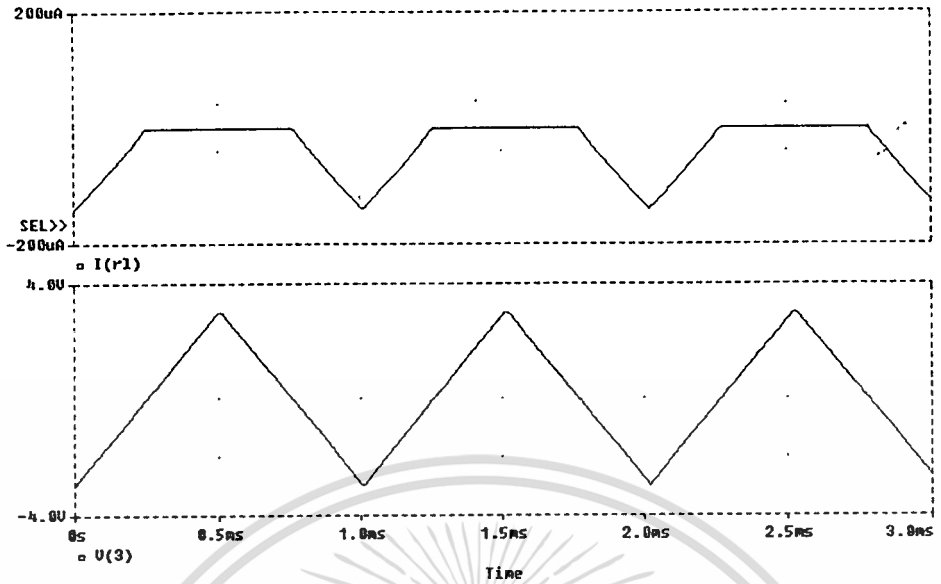


รูปที่ 3.17 ผลการตอบสนองความถี่ของวงจร

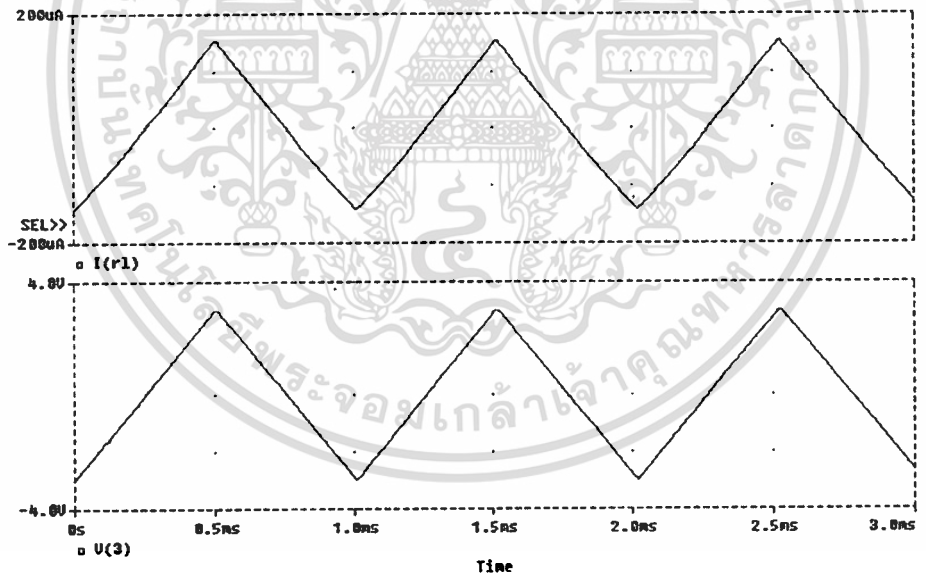


รูปที่ 3.18 แสดงกระแส I_N เทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

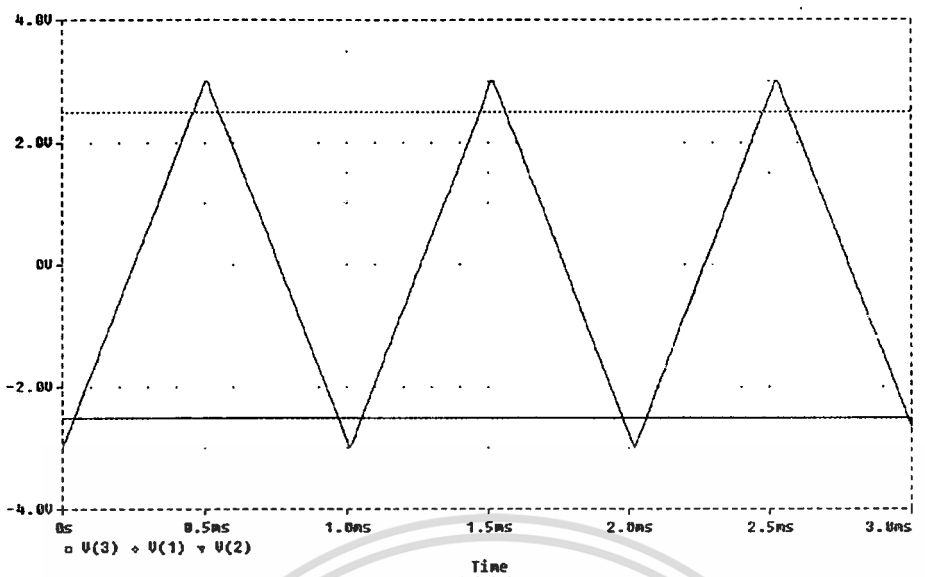


รูปที่ 3.19 แสดงกระแส I_P เทียบกับ V_{in}



รูปที่ 3.20 แสดงกระแส I_O (I_N+I_P) เทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



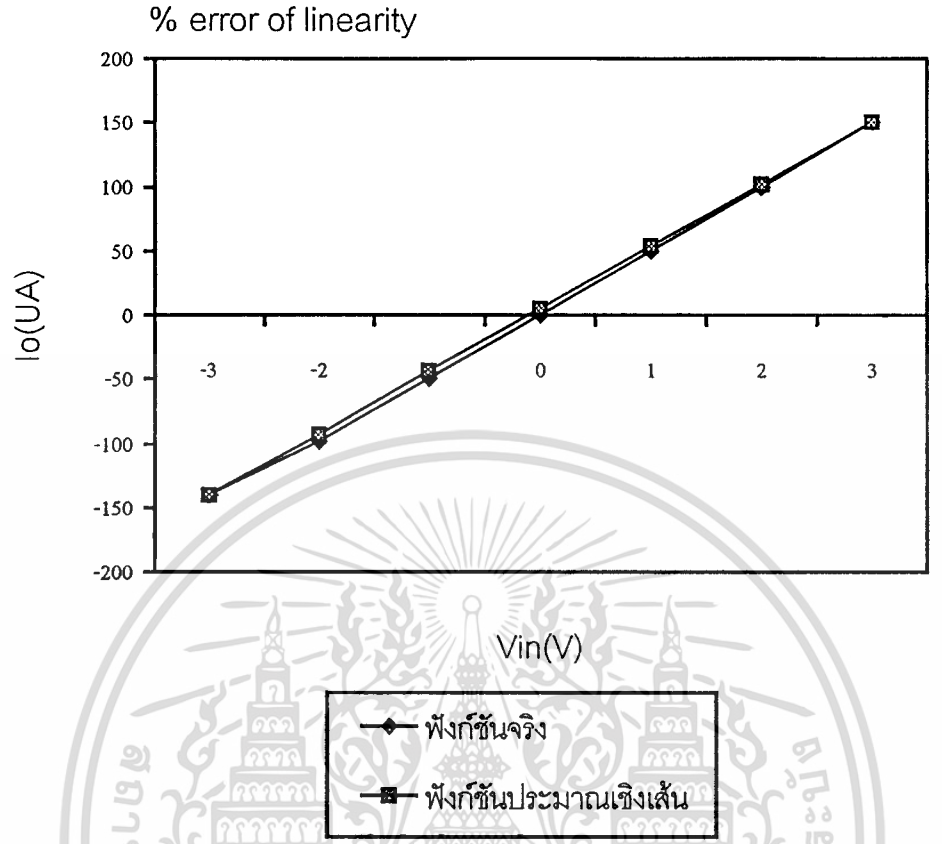
รูปที่ 3.21 แสดงช่วงอินพุทปฏิบัติงานเทียบกับระดับไฟเลี้ยง (V_{DD} และ V_{SS})

3.12 เปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้นของกระแส I_O

การพิจารณาเปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้นของกระแส I_O ในบทความนี้จะใช้ทฤษฎีระเบียบวิธีเชิงตัวเลข (Numerical methods) [21] มาพิจารณาเปอร์เซ็นต์ผิดพลาด โดยใช้วิธีการประมาณค่าในช่วงเชิงเส้น (Linear interpolation) คือการเชื่อมค่าทั้งสองนี้เข้าด้วยกันโดยใช้เส้นตรงและจากสมการเส้นตรงนี้ จึงสามารถประมาณค่าฟังก์ชันของเบสเซลที่ V_{in} ใดๆ ในช่วงดังกล่าวได้ดังรูปที่ 3.22 ฟังก์ชันประมาณเชิงเส้นที่เกิดขึ้นนี้แตกต่างไปจากฟังก์ชันของเบสเซลที่แท้จริง แต่สามารถประดิษฐ์ขึ้นมาได้โดยง่าย โดยเริ่มจากการสมมุติฟังก์ชันดังกล่าวให้อยู่ในรูปแบบของสมการเส้นตรง ซึ่งสรุปได้ดังสูตรคือ

$$f(V_i) = f(V_{i0}) + (V_i - V_{i0})\left[\frac{f(V_{i1}) - f(V_{i0})}{(V_{i1}) - (V_{i0})}\right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 การใช้ฟังก์ชันเชิงเส้นในการประมาณค่าฟังก์ชันของเบสเซล จากข้อมูลที่กำหนดให้ 2 ตำแหน่ง ที่ $(V_{i0}) = 3$ V และ $(V_{i1}) = -3$ V

นำค่า V_{in} ที่ 3 V ถึง -3 V แทนในสมการเส้นตรง $f(V_i)$ เพื่อหาฟังก์ชันการประมาณค่าในช่วงเชิงเส้น จากนั้นนำมาเปรียบเทียบผลลัพธ์ที่ได้กับค่าฟังก์ชันของเบสเซลที่แท้จริงจากตารางที่ 3.2 เพื่อนำมาหาเปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้นของกระแส I_0 ดังแสดงในตารางที่ 3.3

ตารางที่ 3.2 ค่าฟังก์ชันของเบสเซลที่แท้จริง

V_{in}(Volt)	-3	-2	-1	0	1	2	3
$f(V_i)$	-140	-93	-44	5	54	102	150

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.3 แสดงเปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้นของกระแส I_0 เมื่อ $V_B = 0$ V

V_{in} (Volt)	-3	-2	-1	0	1	2	3
%error of linearity	0	1.4	1.5	0.2	1.2	0.32	0

ดังนั้นค่าเปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้นของกระแส I_0 รวมคือ

$$\textit{เปอร์เซ็นต์ความผิดพลาดรวม} = \frac{\textit{ผลรวมของเปอร์เซ็นต์ผิดผลาด}}{\textit{ผลรวมแต่ละจุดของค่าผิดพลาด}}$$

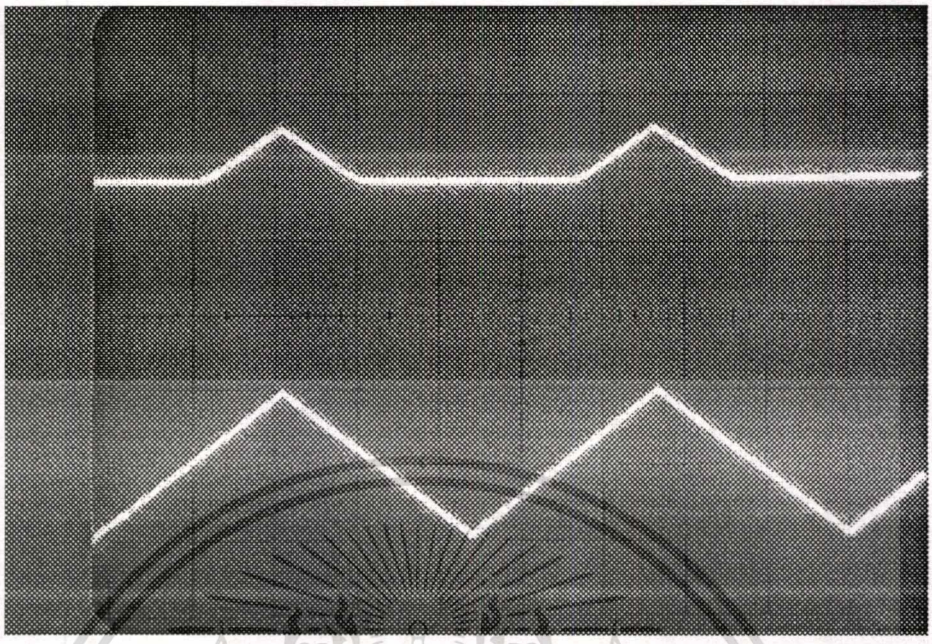
$$= \frac{0+1.4+1.5+0.2+1.2+0.32+0}{7}$$

$$= 0.66\%$$

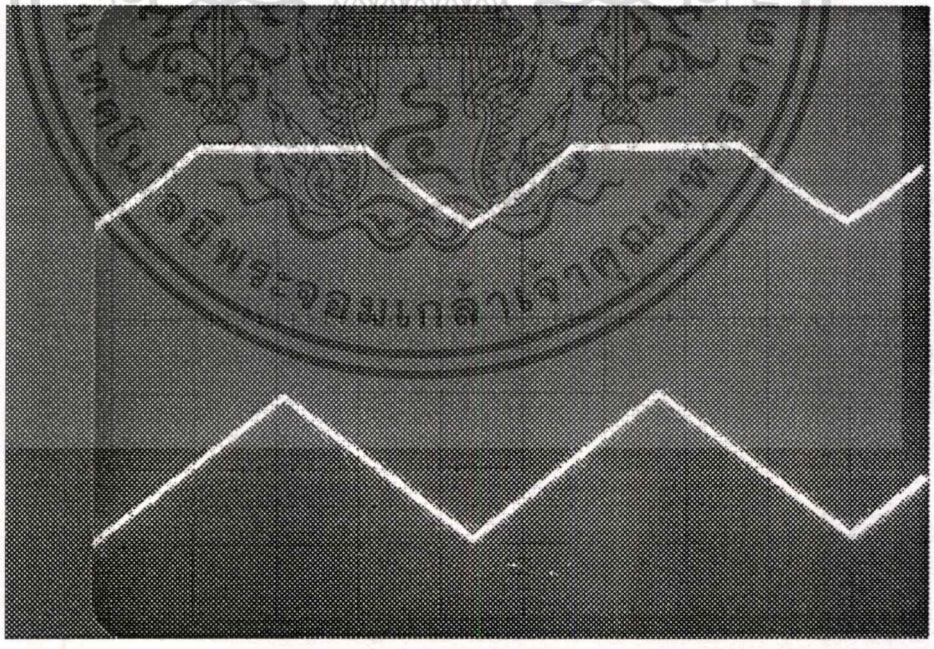
3.13 ผลการทดลองจริง

เพื่อยืนยันการทำงานของวงจรจึงได้นำวงจรรูปที่ 3.6 เมื่อนำมาทดลองจริง ใช้ไอซี เบอร์ MC 14007 ต่อบน Protoboard โดยให้แรงดันไฟเลี้ยง V_{DD}= 8.8 V, V_{SS}= -8.7 V และความต้านทาน R_L =1 kΩ โดยป้อนสัญญาณรูปสามเหลี่ยม (Triangular Signal) ขนาด 5 V_P, V_2 ต่อลงกราวด์ และ V_B= 0 V รูปที่ 3.23 แสดงกระแส I_N (g_{mn}) รูปที่ 3.24 แสดงกระแส I_P (g_{mp}) รูปที่ 3.25 แสดงกระแส I_0 (I_N+I_P) และ รูปที่ 3.26 แสดงกระแส I_O เมื่อแปรค่า V_i จาก +6 V ถึง -6 V และแปรค่า V_B มีค่าเท่ากับ 0 V, 0.25 V และ 0.5 V ซึ่งผลการทดลองที่ได้จะมีค่าใกล้เคียงกับผลการเลียนแบบการทำงานด้วย PSpice แต่จะมีค่าผิดพลาดอยู่บ้าง เนื่องจากวงจรที่ออกแบบใช้มอสมีขนาดที่แตกต่างกัน แต่มอสที่ใช้ในการทดลองมีอยู่ขนาดเดียวทำให้ผลการทดลองจริงต่างกับการทดลองด้วย PSpice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

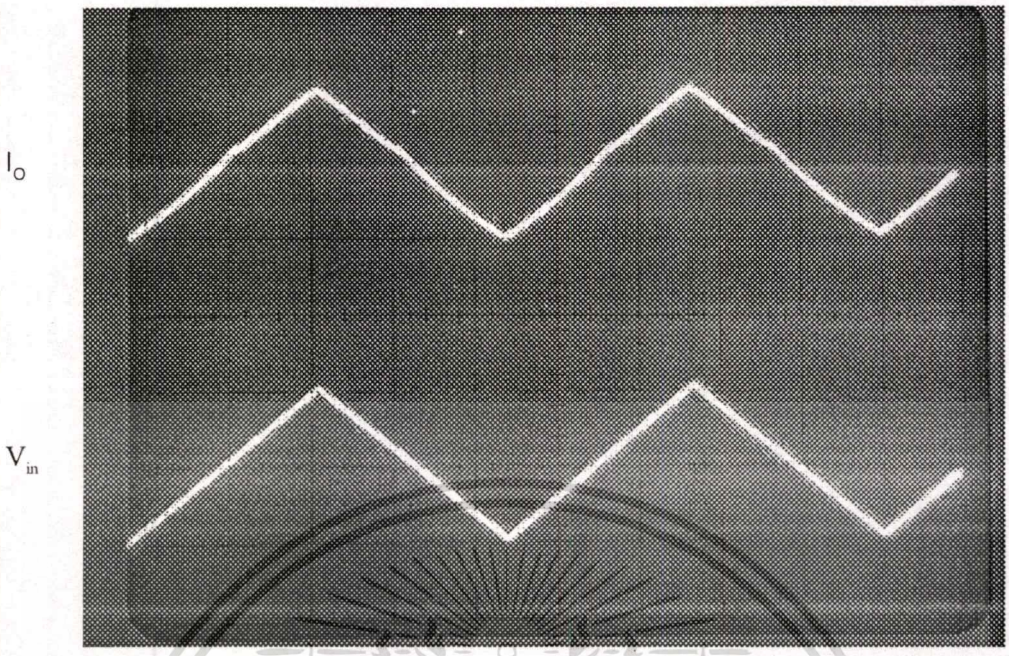


รูปที่ 3.23 แสดงกระแส I_N เทียบกับ V_{in}

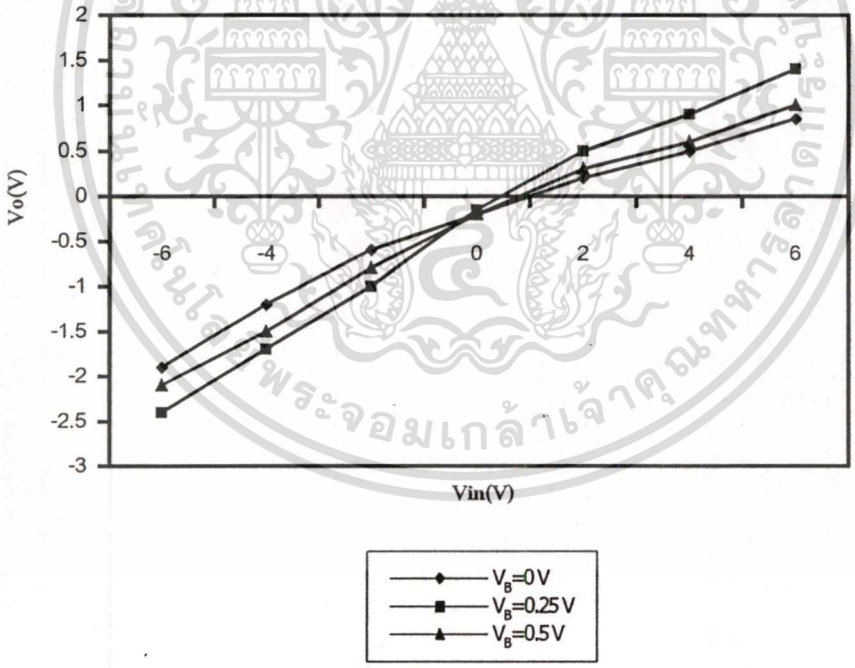


รูปที่ 3.24 แสดงกระแส I_p เทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.25 แสดงกระแส I_O (I_N+I_P) เทียบกับ V_{in}



รูปที่ 3.26 แสดงกระแส I_O เมื่อแปรค่า V_{in} จาก -6 V ถึง +6 V และแปรค่า V_B เป็น 0V, 0.25V และ 0.5V

เพื่อที่จะทดสอบความถี่ตอบสนองของวงจร จึงได้ป้อน V_{in} เป็นสัญญาณ Sine ขนาด $2V_{P-P}$ และปรับค่าความถี่พบว่าวงจรปรับค่าทรานสคอนดักแตนซ์ชุด N (g_{mn}) มีความถี่สูงคัตออฟที่ 580

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

kHz วงจรปรับค่าทรานสคอนดักแตนซ์ชุด P (g_{mp}) มีความถี่สูงคัตออฟที่ 460 kHz และวงจรปรับค่าความนำที่สมบูรณ์ (ชุดN+ชุดP)มีความถี่สูงคัตออฟที่ 460 kHz

3.14 บทสรุป

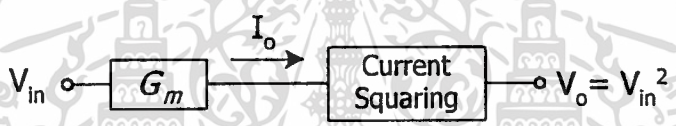
การออกแบบวงจรทรานสคอนดักแตนซ์ โดยใช้ซีมอสเป็นตัวออกแบบ ในวิทยานิพนธ์ นี้สามารถทำงานได้ถูกต้องตามหลักการที่เสนอ ซึ่งหลักการของวงจรทรานสคอนดักแตนซ์ในวิทยานิพนธ์นี้ อาศัยการหักล้างของความไม่เป็นเชิงเส้นคู่ CMOS ที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรมีลักษณะเด่น คือ ค่าทรานสคอนดักแตนซ์สามารถปรับได้ด้วยแรงดันอิสระจากผลของ Body effect ซึ่งจะช่วยประหยัดพื้นที่ในการสร้างวงจรรวมอินพุทของวงจรสามารถรับได้เป็นสัญญาณเดี่ยว ช่วงอินพุทปฏิบัติงานกว้างกว่าช่วงของระดับไฟเลี้ยง ค่าเปอร์เซ็นต์ความผิดพลาดของความเป็นเชิงเส้นของกระแส I_o มีค่าเท่ากับ 0.66% ซึ่งมีค่าน้อยมาก เมื่อเทียบกับฟังก์ชันของความเป็นเชิงเส้นที่แท้จริง และผลการวิเคราะห์ความถี่พบว่าความถี่สูงคัตออฟ เกิดจากวงจรสะท้อนกระแสแบบลบ ในชุด g_{mn} ซึ่งสามารถปรับปรุงผลของการตอบสนองความถี่ให้ดีขึ้นโดยการปรับขนาด (W/L) ของมอสทรานซิสเตอร์ให้เล็กลง แต่อย่างไรก็ตามการปรับขนาดของมอสทรานซิสเตอร์ที่เล็กจะทำให้วงจรสะท้อนกระแสลดความแม่นยำลงไป ซึ่งจะส่งผลต่อความถูกต้องแม่นยำของวงจรทรานสคอนดักแตนซ์ด้วย เมื่อนำวงจรที่ออกแบบมาต่อจริงลงใน Protoboard โดยใช้ไอซี เบอร์ MC 14007 ซึ่งเป็นซีมอส ในไอซีมี NMOS 3 ตัว PMOS 3 ตัว และทั้ง NMOS และ PMOS ต่างมีขนาด (W/L) เท่ากัน ส่วนมอสทรานซิสเตอร์ที่ใช้ในการออกแบบมีขนาด (W/L) ที่แตกต่างกัน ใน PSpice กำหนดให้แหล่งจ่ายไฟมีค่าคงที่ (ไม่มีสัญญาณรบกวน) แต่ในการต่อวงจรจริงอาจมีสัญญาณรบกวน คุณสมบัติของไอซี เบอร์ MC 14007 ไม่ดี ประกอบกับคาปาซิสแตนซ์ที่เกิดขึ้นแฝงใน Protoboard สาเหตุเหล่านี้ทำให้ค่าความถี่ตอบสนองและความเป็นเชิงเส้นของวงจรที่ทดสอบโดย PSpice ต่างกับที่ต่อวงจรจริงลง Protoboard

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

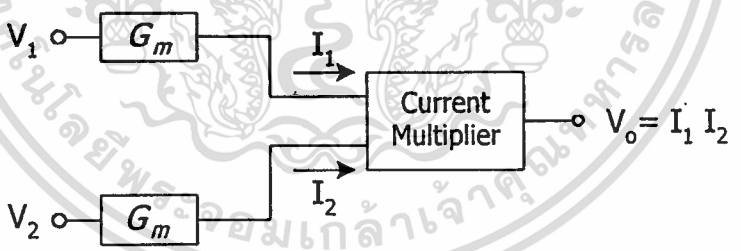
บทที่ 4
การประยุกต์ใช้งานวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล

4.1 กล่าวนำ

จากบทข้างต้นแสดงว่าวงจรทรานสคอนดักแตนซ์ สามารถทำงานได้จริงตามที่เสนอและในบทนี้จะกล่าวถึงการนำเอาวงจรทรานสคอนดักแตนซ์ที่ออกแบบมาประยุกต์ใช้งานเป็นวงจร Full-wave Rectifier และใช้แปลงสัญญาณแรงดันเป็นสัญญาณกระแส เพื่อส่งต่อให้กับวงจรที่ประมวลผลในรูปกระแส หรือใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส ทำให้วงจรดังกล่าวมีอินพุทเป็นแบบ เรล-ทู-เรล ดังแสดงได้ดังรูปที่ 4.1 และรูปที่ 4.2



รูปที่ 4.1 วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล



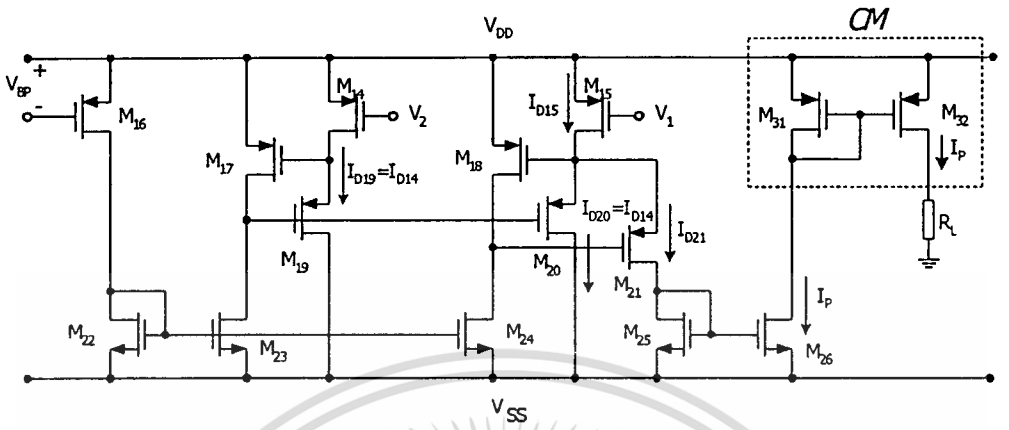
รูปที่ 4.2 วงจรคูณสัญญาณที่มีอินพุทเป็นแบบ เรล-ทู-เรล

4.2 วงจร Full-wave Rectifier [22], [23]

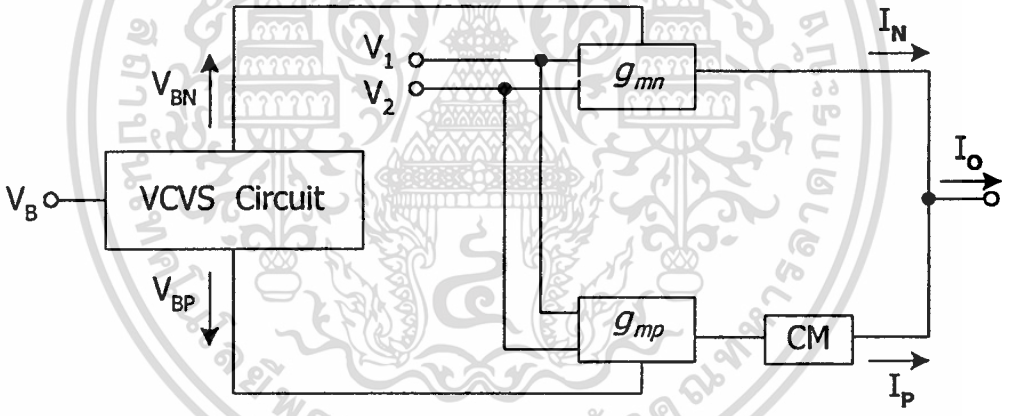
ดังที่กล่าวมาในบทข้างต้นเป็นการออกแบบวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล ซึ่งวงจรที่สมบูรณ์แบบแสดงได้ดังรูปที่ 3.6 ในบทที่ 3 แต่ในบทนี้จะนำวงจรดังกล่าวมาประยุกต์ใช้งานเป็นวงจร Full-wave Rectifier ซึ่งในการออกแบบวงจร Full-wave Rectifier นี้ ทำได้โดยการออกแบบเพิ่มวงจรสะท้อนกระแสเข้าไปในวงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp}) แสดงได้ดังรูปที่ 4.3 จากนั้นนำวงจรที่ออกแบบมารวมกับวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานสคอนดักแตนซ์ชุด N (g_{mn}) รูปที่ 3.3 และวงจรแรงดันควบคุมรูปที่ 3.5 จะได้เป็นวงจร Full-wave Rectifier ที่สมบูรณ์ ดังแสดงเป็นรูปบล็อกได้ดังรูปที่ 4.4



รูปที่ 4.3 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp}) ที่เพิ่มวงจรสะท้อนกระแส



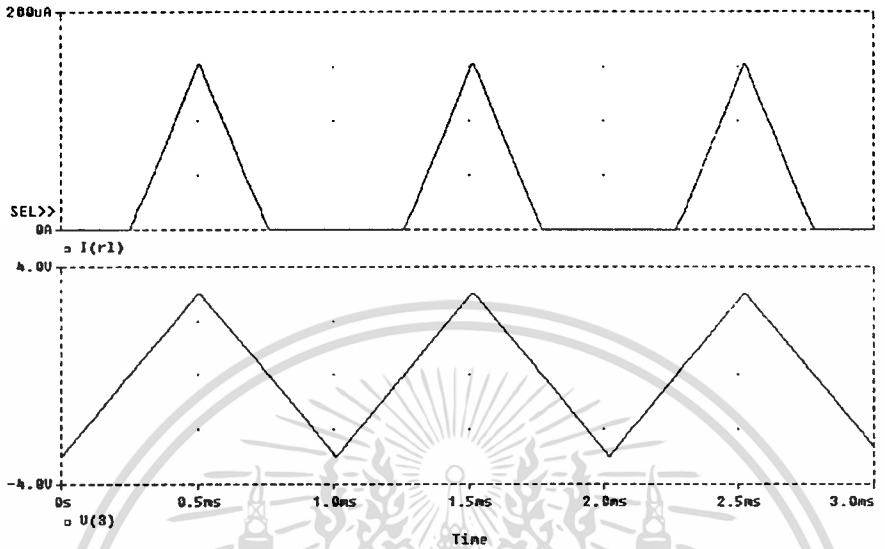
รูปที่ 4.4 แสดงรูปบล็อกวงจร Full-wave Rectifier ที่ออกแบบจากวงจรทรานสคอนดักแตนซ์

4.2.1 ผลการทดสอบการทำงานของวงจร

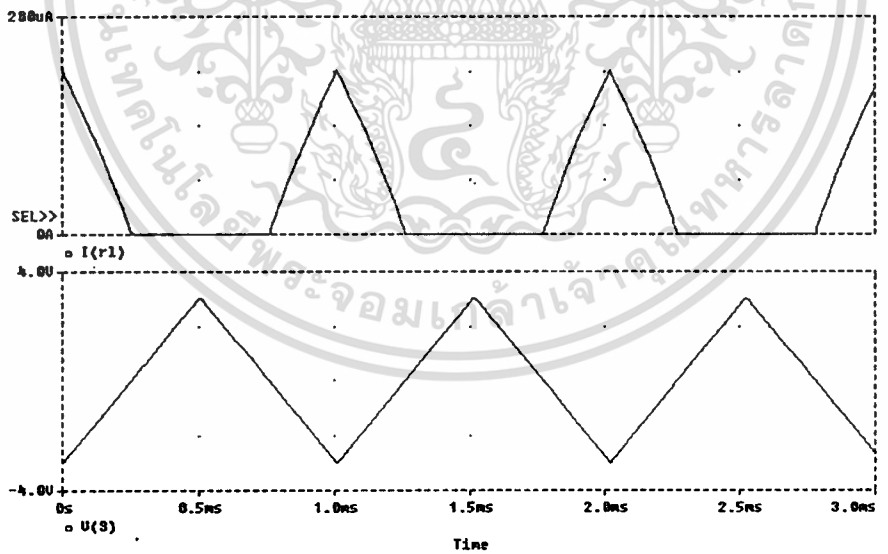
วงจรในรูปที่ 4.4 เมื่อนำมาจำลองเลียนแบบการทำงานด้วยโปรแกรม PSpice โดยป้อน V_{in} คือแรงดันที่จุดเข้าเป็นสัญญาณคลื่นรูปสามเหลี่ยมที่มีขนาด 3 V_P ที่ความถี่ 1 kHz และกำหนดค่าความต้านทาน R_L = 1 kΩ ซึ่งผลที่ได้แสดงได้ดังรูป 4.5 แสดงค่ากระแส I_N รูปที่ 4.6 แสดงค่ากระแส I_P ที่เพิ่มวงจรสะท้อนกระแส และรูปที่ 4.7 แสดงค่ากระแส I_O ตามลำดับ ส่วนผลการทดลองต่อวงจรจริง Protoboard เบอร์ MC 14007 โดยป้อน V_{in} คือแรงดันที่จุดเข้าเป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คลื่นรูปสามเหลี่ยมที่มีขนาด 1.5 V_{P-P} ที่ความถี่ 1 kHz ไฟเลี้ยง V_{DD} = 11.8V, V_{SS} = 10V กำหนดให้ V_{BN} = 4.6V, V_{BP} = 5V ค่าความต้านทาน R_L = 1 kΩ ซึ่งผลที่ได้แสดงไว้ในรูป 4.8 แสดงค่ากระแส I_O

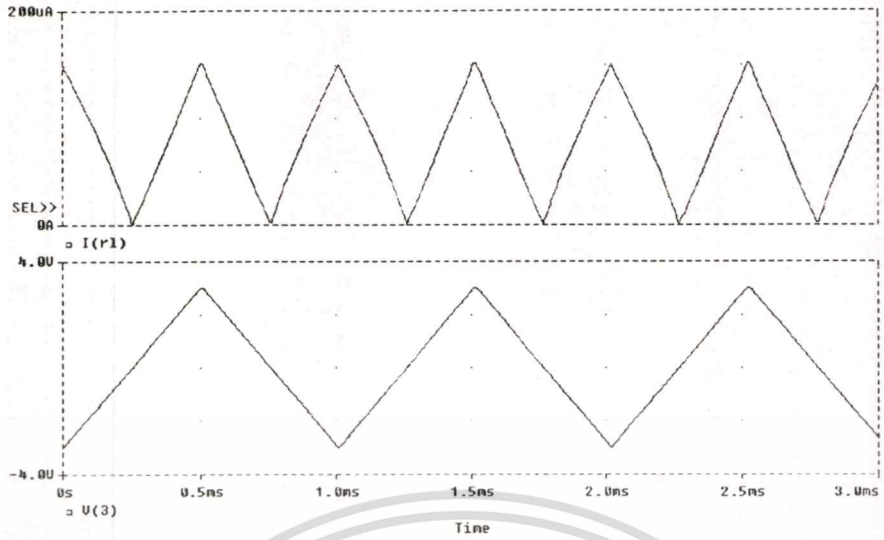


รูปที่ 4.5 แสดงกระแส I_N เทียบกับ V_{in}

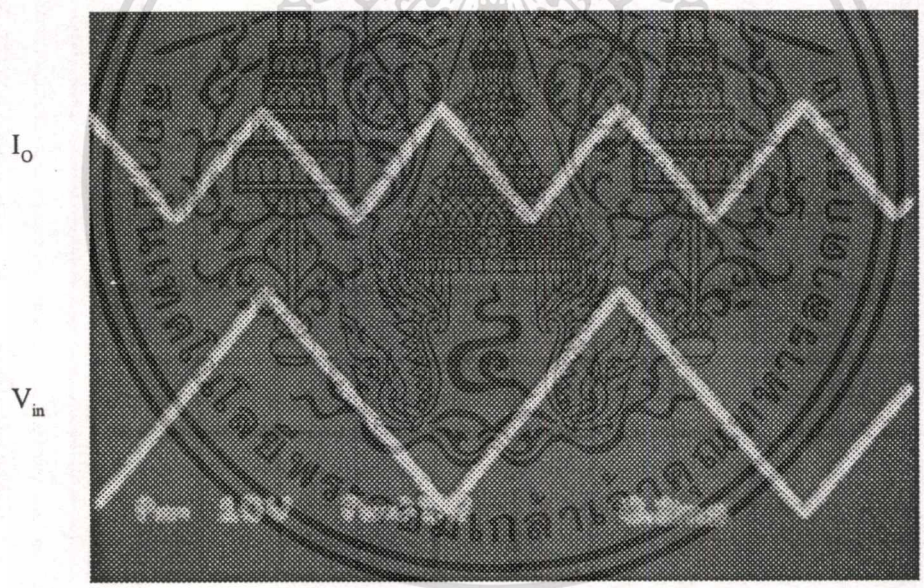


รูปที่ 4.6 แสดงกระแส I_P ที่เพิ่มวงจรสะท้อนกระแสเทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงกระแส I_O เทียบกับ V_{in}



รูปที่ 4.8 แสดงกระแส I_O จากผลการทดลองต่อวงจรจริงลง Protoboard เบอร์ MC 14007 โดยที่แรงดันอินพุทเป็นรูปสามเหลี่ยม

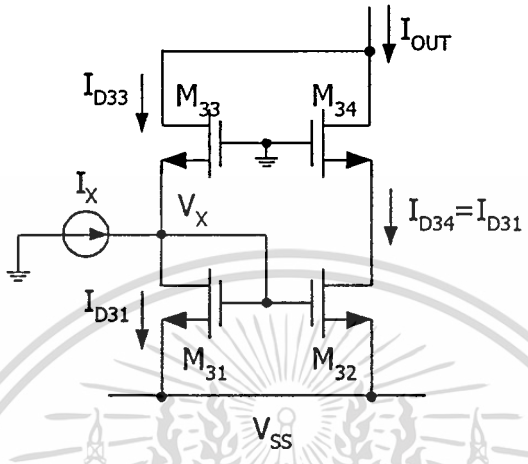
4.3 วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล

เพื่อที่จะแสดงให้เห็นถึงการนำวงจรทรานสคอนดักแตนซ์มาใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส ในหัวข้อนี้จึงขอยกตัวอย่างการทดสอบกับวงจรกำลังสองสัญญาณกระแสที่มีอินพุทเป็นแบบ เรล-ทู-เรล โดยก่อนอื่นจะกล่าวถึงหลักการทำงานของวงจรกำลังสองสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระแส ดังรูปที่ 4.9 และวงจรกำลังสองสัญญาณกระแสที่มีอินพุทเป็นแบบ เรล-ทู-เรล ดังรูปที่ 4.10

4.3.1 หลักการทำงานวงจรกำลังสองสัญญาณกระแส [24], [25]



รูปที่ 4.9 วงจรกำลังสองสัญญาณกระแส

จากวงจรรูปที่ 4.9 สามารถเขียนสมการได้โดยหาความสัมพันธ์ของ I_{out} กับ V_x

$$I_{out} = I_{D33} + I_{D31} \tag{4.1}$$

$$I_{out} = K(0 - V_X - V_T)^2 + K(V_X - V_T - V_{SS})^2 \tag{4.2}$$

$$\frac{I_{out}}{K} = 2V_X^2 - 2V_X + V_{SS} + V_T^2 + (V_T + V_{SS})^2 \tag{4.3}$$

หาความสัมพันธ์ของ I_X กับแรงดัน V_X

$$I_X = I_{D31} - I_{D33} \tag{4.4}$$

$$I_X = K(V_X - V_{SS} - V_T)^2 - K(0 - V_X - V_T)^2 \tag{4.5}$$

$$V_X = \frac{V_{SS}}{2} - \frac{I_X}{2K(V_{SS} + 2V_T)} \tag{4.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

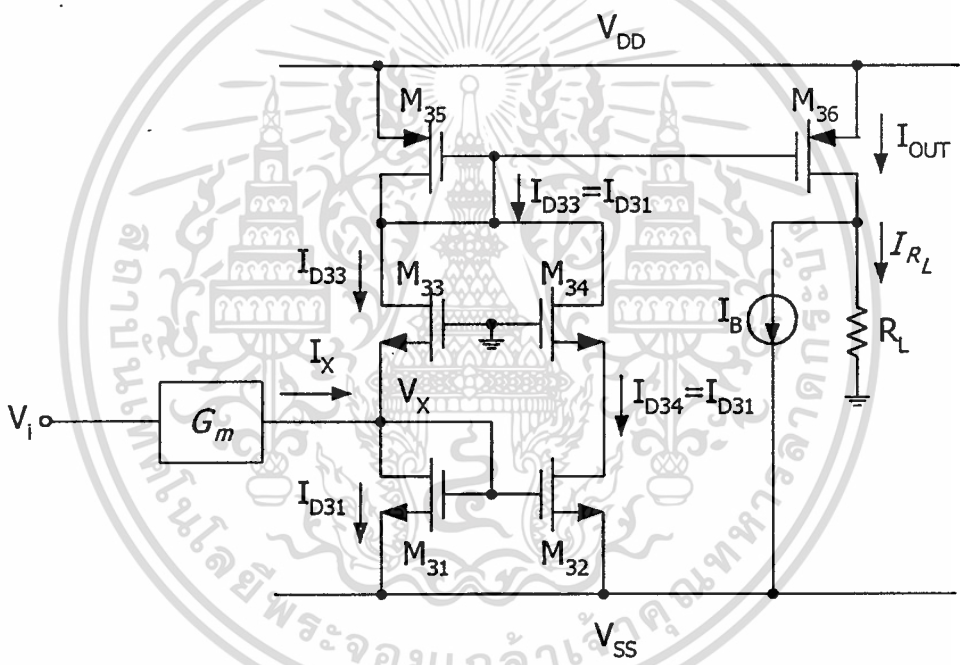
แทนสมการ (4.6) ในสมการ (4.3) จะได้ดังสมการ (4.7)

$$I_{out} = \frac{I_X^2}{A} + I_{DC} \tag{4.7}$$

โดยที่

$$A = 2K(2V_T - V_{SS})^2$$

$$I_{DC} = 2V_T^2 + 2V_T + \frac{V_{SS}^2}{2}$$



รูปที่ 4.10 วงจรกำลังสองสัญญาณกระแสต่อร่วมกับวงจรทรานสคอนดักแตนซ์

จากรูปที่ 4.10 เป็นการนำวงจรกำลังสองสัญญาณกระแสต่อร่วมกับวงจรทรานสคอนดักแตนซ์ และเพิ่มวงจรสะท้อนกระแส M_{35}, M_{36} ความต้านทาน R_L และแหล่งกำเนิดกระแส I_B ให้กับวงจรเพื่อกำจัดค่ากระแสออฟเซ็ต ($I_{off\text{-}set}$) ที่เกิดขึ้นในวงจร

จากสมการที่ (4.7) นำมาหาค่า I_{R_L}

$$I_{R_L} = I_{out} - I_B \tag{4.8}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{R_L} = \frac{I_X^2}{A} + I_{DC} - I_B \tag{4.9}$$

$$I_{R_L} = \frac{I_X^2}{A} \text{ ; เมื่อ } I_B = I_{DC} \tag{4.10}$$

ดังนั้นความสัมพันธ์ของ V_O กับ I_X คือ

$$V_O = I_{R_L} R_L \tag{4.11}$$

$$v_O = \frac{I_X^2}{A} R_L \text{ ; เมื่อ } I_X = g_m V_i \tag{4.12}$$

และความสัมพันธ์ของ V_i กับ V_O คือ

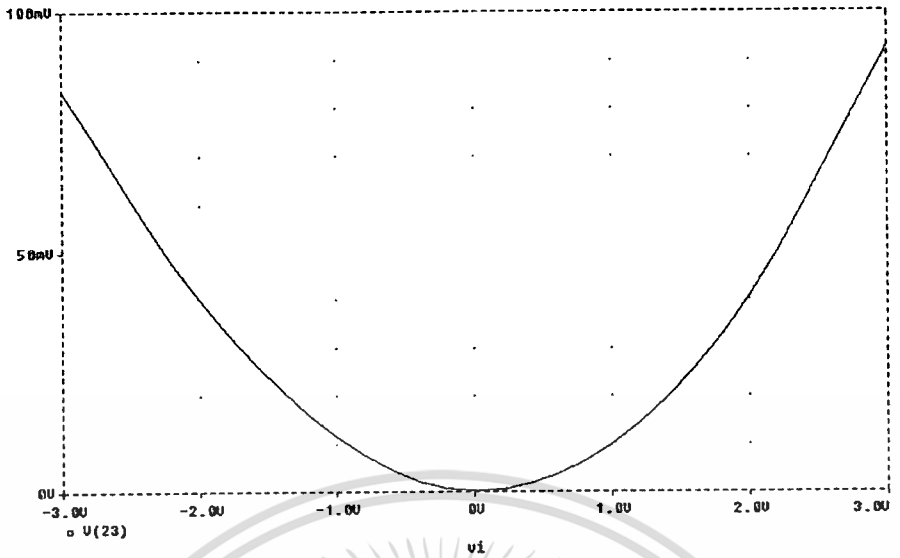
$$V_O = \frac{\left(g_m V_i^2\right)}{A} R_L \tag{4.13}$$

$$V_O = \frac{g_m^2 R_L}{A} V_i^2 \tag{4.14}$$

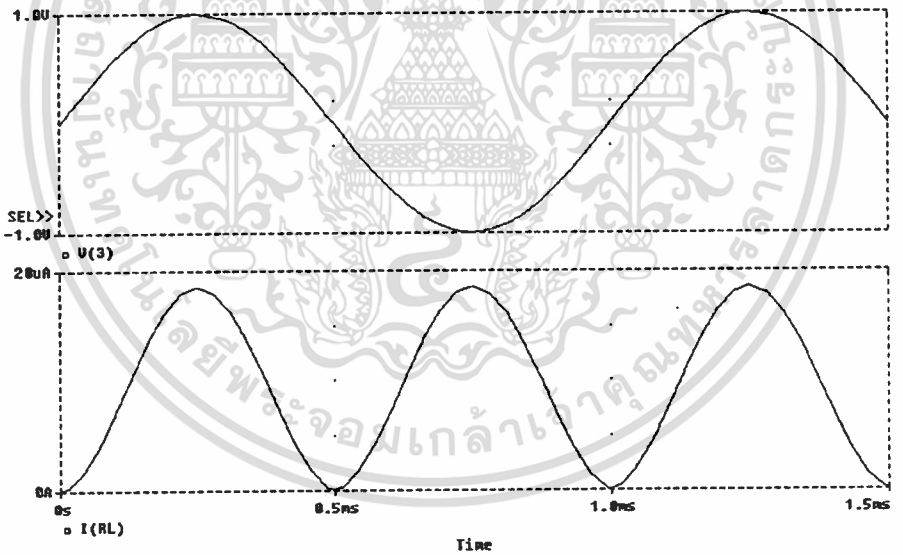
4.3.2 ผลการทดสอบการทำงานของวงจร

วงจรในรูปที่ 4.10 เมื่อนำมาเลียนแบบการทำงานด้วยโปรแกรม PSpice โดยขนาด (W/L) ของทรานซิสเตอร์ ในวงจรทรานสคอนดักแตนซ์มีค่าดังตารางที่ 3.1 และขนาด (W/L) ของทรานซิสเตอร์ M_{31}-M_{36} มีค่าเท่ากับ 100/10 (μm) โดยกำหนดค่าความต้านทาน R_L = 1 kΩ กระแส I_B = 76 μA วัดคุณสมบัติทาง DC โดยการป้อนแรงดันอินพุทไฟตรงแปรค่าจาก +3 V ถึง -3 V แรงดันไฟเลี้ยง V_{DD} = -V_{SS}= +3 V และวัดแรงดันเอาท์พุทดังแสดงในรูปที่ 4.11 และรูปที่ 4.12 แสดงการนำวงจรกำลังสองมาป้อนสัญญาณซายน์ขนาด 2 $V_{P\text{-}P}$ ความถี่ 1 kHz แรงดันไฟเลี้ยง V_{DD}= -V_{SS}= +2.5 V และวัดแรงดันเอาท์พุทซึ่งจะได้ค่าความสัมพันธ์ของ $V_O = \frac{1}{2}\left[1 - \cos 2\omega t\right]$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แสดงคุณสมบัติทาง DC



รูปที่ 4.12 แสดงผลของวงจรกำลังสองเมื่อป้อนอินพุทเป็นสัญญาณซายน์

4.4 บทสรุป

ในบทนี้ได้กล่าวถึงการนำวงจรทรานสดอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล มาประยุกต์ใช้งาน ซึ่งสามารถนำมาประยุกต์ใช้งานได้จริง จากการทดสอบด้วยโปรแกรม PSpice ของวงจร Full-wave Rectifier รูปที่ 4.4 จะเห็นว่ากระแสเอาท์พุทที่ได้เป็นไปตามที่นำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เสนอและนำวงจร Full-wave Rectifier ที่ออกแบบมาต่อจริงลง Protoboard พบว่ากระแสเอาท์พุทที่ได้นั้นมีความแตกต่างกันกับการทดสอบด้วยโปรแกรม PSpice ทั้งนี้อาจเกิดจากสัญญาณรบกวน คุณสมบัติของไอซีเบอร์ MC 14007 ไม่ดี ประกอบกับคาปาซิเตอร์ที่เกิดขึ้นแผงใน Protoboard ขนาด (W/L) ในไอซีเบอร์ MC 14007 ต่างมีขนาดเท่ากัน ส่วนมอสทรานซิสเตอร์ที่ใช้ในวงจรที่ออกแบบมีขนาด (W/L) ที่แตกต่างกัน สาเหตุเหล่านี้ทำให้ค่ากระแสเอาท์พุทที่ได้ต่างกับวงจรจริง และการนำวงจรทรานสคอนดักแตนซ์มาประยุกต์ใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส ในวงจรกำลังสองสัญญาณกระแส โดยการทดสอบด้วยโปรแกรม PSpice จะเห็นว่ากระแสเอาท์พุทที่ได้เป็นไปตามที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุป

5.1 บทสรุป

ในวิทยานิพนธ์ที่นำเสนอนี้ กล่าวถึงส่วนที่เป็นอนาลอก เนื้อหาทั้งหมดล้วนเป็นการนำมอสเฟทมาเป็นตัวออกแบบวงจร โดยวิทยานิพนธ์ฉบับนี้ได้นำมอสเฟทมาออกแบบเป็นวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล อาศัยการหักล้างของความไม่เป็นเชิงเส้นคู่ CMOS ที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรมีลักษณะเด่น คือ ค่าทรานสคอนดักแตนซ์สามารถปรับได้ด้วยแรงดัน อิสระจากผลของ Body Effect ซึ่งจะช่วยประหยัด พื้นที่ในการสร้างวงจรรวม อินพุทของวงจรสามารถรับได้เป็นสัญญาณแบบเดี่ยว (Single-ended input) ช่วงอินพุทปฏิบัติงานกว้างกว่าช่วงของระดับไฟเลี้ยง ความเป็นเชิงเส้นของกระแส เมื่อนำมาหาเปอร์เซ็นต์ผิดพลาดของความเป็นเชิงเส้น พบว่าค่าความเป็นเชิงเส้นที่ได้มีเปอร์เซ็นต์ผิดพลาด เท่ากับ 0.66% ซึ่งมีค่าน้อยมาก เมื่อเทียบกับฟังก์ชันของความเป็นเชิงเส้นที่แท้จริง และในบทที่ 4 ได้นำวงจรทรานสคอนดักแตนซ์ที่ออกแบบมาประยุกต์ใช้งานเป็นวงจร Full-wave Rectifier และนำมาใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส ในวงจรกำลังสองสัญญาณกระแส ซึ่งจะเห็นได้ว่าเอาท์พุทที่ได้เป็นไปตามที่นำเสนอ จากที่กล่าวมาข้างต้นจะเห็นได้ว่าวงจรทรานสคอนดักแตนซ์ที่ออกแบบนั้น สามารถนำมาประยุกต์ใช้งานได้หลากหลาย

5.2 ปัญหาที่เกิดขึ้นและแนวทางแก้ไข

1. ในวงจรทรานสคอนดักแตนซ์ ที่ออกแบบช่วงอินพุทปฏิบัติงาน จะกว้างกว่าช่วงของระดับไฟเลี้ยง (Rail-to-Rail) ซึ่งอินพุทที่ป้อนให้กับวงจรต้องเป็นสัญญาณเดี่ยว (Single-ended input) เท่านั้น เอาท์พุทที่ได้จึงเป็นเชิงเส้น แต่ถ้าอินพุทที่ป้อนเป็นสัญญาณผลต่าง (Differential input) ช่วงอินพุทปฏิบัติงานจะไม่เป็นแบบ Rail-to-Rail

แนวทางแก้ไข ต้องออกแบบวงจรใหม่ตามเอกสารอ้างอิง [7]

2. ค่าความนำ g_{mp} ถูกปรับให้มีค่าเท่ากับ g_{mn} ด้วยขบวนการผลิต ($K_P = K_N$) ทำให้ทำได้ยากในทางปฏิบัติ และค่านี้อาจเปลี่ยนแปลงได้ตามผลกระทบของอุณหภูมิ

แนวทางแก้ไข ค่าความนำ g_{mn} สามารถปรับให้เท่ากับ g_{mp} ด้วยวิธีการป้อนกลับแบบลบ [5] และ ทำได้ง่ายในทางปฏิบัติ และค่า g_m นี้จะไม่เปลี่ยนแปลงตามผลกระทบของอุณหภูมิ แต่อย่างไรก็ตามการใช้วิธีนี้จะต้องใช้จำนวน CMOS ที่มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ความถี่ในการตอบสนองวงจรต่ำ

แนวทางแก้ไข ต้องใช้มอสที่มีขนาดความยาว (Channel Length) น้อยๆ ในวงจรสะท้อนกระแส และอาจจะเพิ่มความแม่นยำของวงจรสะท้อนกระแสโดยใช้วงจรสะท้อนกระแสแบบ Cascode

4. ปัญหาที่เกิดจากการต่อวงจรจริงลงบอร์ด เนื่องจากมอสที่เราออกแบบไว้ในวงจรมีหลายขนาด แต่มอสที่เราใช้ในการทดลองมีขนาดเดียว ทำให้วงจรมีคุณสมบัติไม่ได้ตามทฤษฎี และสัญญาณรบกวนที่เกิดจากแหล่งจ่ายไฟ (Power Supply) แม้เพียงเล็กน้อยก็มีผลต่อการต่อวงจรมากทีเดียว

แนวทางแก้ไข ในส่วนของขนาดมอสคงไม่สามารถแก้ไขได้ และสัญญาณรบกวนที่เกิดจากซัพพลาย อาจแก้ไขได้ โดยหาตัวซัพพลายที่มีคุณสมบัติที่ดี ขณะทดลองควรปิดอุปกรณ์ไฟฟ้าทุกชนิดที่อาจเป็นตัวกำเนิดสัญญาณรบกวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

[1] C.T. Sah, "Characteristic of the Metal-Oxide-Semiconductor Transistor, " IEEE Trans. Electron Devices., Vol. ED-11, pp. 329-345, 1964.

[2] H. Shichman and D. Hodges, "Modeling and Simulation of Insulated Gate Fied - Effect Transistor Switching Circuit, " IEEE J. Solid State Circuit., Vol. SC-3, pp. 258-289, 1968.

[3] PSPICE, Microsim Corp., Laguna Hills, CA 92653 , U.S.A., May, 1980.

[4] A. Vladimerescu and S. Lui, "The Simulation of MOS integrated Circuit Using PSPICE 2, " Memorandom No. UCB/ERL M80/7, 1980.

[5] A.A. EI - Adawy and A.M. Soliman, "A Low - Voltage Single Input Class AB Transconductor With Rail-to-Rail Input Range, " IEEE J. Circuit and Systems Part I., Vol. 47, No.2, pp. 236-242, Feb. 2000.

[6] A. S. Sedra and K. C. Smith. Microelectronic Circuit, 3rd ed. Florida : York Graphic Service, inc. 1991.

[7] M.F. Li, U. Dasgupta, X.W. Zhang and Y. C. Lim, "A Low Voltage CMOS OTA with Rail-to-Rail Differential Input Range, " IEEE Trans. Circuit System Part I, Vol. 47, No. 1, pp. 1-8, Jan. 2000.

[8] Y.P. Tsividis, Z. Czamul and S.C. Fang, "MOS Transconductors and Integrator with High Linearity, " Electronics Litters., Vol. 22, pp. 245-246, 1986.

[9] E. Sanchez - Sinencio and J. Silva -Martinez, "CMOS transconductance amplifier. Architectures and active filters: a tutorial, " IEEE Proc. Circuit Devices System., Vol 147, No. 3, pp 3-12, Feb. 2000.

[10] S. Sakurai and M. Ismail, "Robust Design of Rail-to-Rail CMOS Operational Amplifier for a low Power Supply Voltage, " IEEE J. Solid State Circuit., Vol. 31, pp. 146-156, Feb. 1996.

[11] K. Wada, S. Takagi and N. Fujii, "Simple Linear Transconductors with Low Power Supply Voltage, " Proc. IEEE ISPACS " 99, Phuket, Thailand, pp. 505-508, Dec. 1999.

[12] P. Kadanka and A. Rozsypal, "Rail-to-Rail Voltage Follower without Feedback, " Electronics Letter., Vol. 36, Jan. 2000.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[13] J. Ramirez-Angulo, R.G. Carvagial, J. Tombs and A. Torrallba, "Low -Voltage CMOS Op-Amp with Rail-to-Rail Input and Output Signal Swing for Continuous-Time Signal Processing Using Multiple-Input Floating-Gate Transistor, " IEEE Trans. Circuit and System Part Π, Vol. 48 , No.1, pp. 111-116, Jan 2001.

[14] K. Takakubo, H. Takaubo, S. Takagi and N. Fujii, "A Rail-To-Rail CMOS Voltage Follower under Low Power Supply Voltage, "IEICE Trans. Fundamental., Vol. E8P-A, No. 2, pp. 537-544, Feb 2001.

[15] C. Czamul and Y. P. Tsivides, "MOS Tunnable Transconductors, " Electronic Letters, Vol. 22, pp. 721-722, 1986.

[16] Z. Wang and W. Guggeubuhl, "A Voltage Controllable Linear CMOS Transconductor Using Bias oftest Technique, " J. Solid-State Citcuit., Vol. 33, pp. 315-317, Feb 1990.

[17] J. Mahattanakul and C. Tomazou, "Independent Control of Transconductance Amplifier, " Electronics Letters, Vol. 32, No. 2, pp. 1629-1630, Aug 1996.

[18] วีระศักดิ์ หมุดหวัน และ จิรยุทธ์ มหัธนกุล. "วงจรทรานสคอนดักเตอร์แบบกำลังสองถอดราก. " การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23 หน้า 669-672 23-24 พฤศจิกายน 2543.

[19] สมเกียรติ เพียงพรานทอง และ รศ.ดร.กอบชัย เดชหาญ วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล วิศวสารลาดกระบัง ปีที่ 18 ฉบับที่ 2 หน้า 131-141 มิถุนายน 2544

[20] R. Boystead , L. Nashelsky Electronic Devices & Circuit Theory. USA: Prentice-Hall, Inc. 1992.

[21] ปราโมทย์ เดชะอำไพ ระเบียบวิธีเชิงตัวเลขในงานวิศวกรรม พิมพ์ครั้งที่ 2 กรุงเทพมหานคร โรงพิมพ์แห่งจุฬาลงกรณ์มหาวิทยาลัย 2541

[22] W. Surakampontorn, S. Jutaviriya and T. Apajinda and T. Apajinda, "Full-Wave Rectifiers using operational amplifiers and resistor, " Int. J. Electronics., Vol, 66. No. 6, pp. 913-916, 1989. .

[23] W. Surakampontorn and V. Riewruja, "Integrable CMOS Sinusoidal-Frequency Double and Full-Wave Rectifier, " Int.J. Electronics., Vol. 73, No. 3, pp. 627-632, 1992.

[24] อิทธิพงศ์ ชัยสายัณห์ และ กอบชัย เดชหาญ. "เทคนิคการออกแบบวงจรกำลังสองโดยใช้มอสเฟท. " การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19 หน้า EL 10-EL 14 หน้า 7-8 พฤศจิกายน 2539.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[25] สมเกียรติ เพียงพรานทอง กอบชัย เดชหาญ สมเกียรติ ฤกษ์วรัญญู เชื้อ นกอยู่ อิทธิพงศ์ ชัยสายัณห์ วงจรคูณสัญญาณโหมดกระแส วิศวกรรมสารลาดกระบัง ปีที่ 15 ฉบับที่ 1 หน้า 18-22 สิงหาคม 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

โปรแกรม PSpice ที่ใช้ในการวิเคราะห์วิทยานิพนธ์

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียนร์ชุด N (g_{mn}) DC Signal

```
rail to rail input transconductance(gmn)
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
vi 3 0 dc 0
m1 11 3 2 2    nmos1 w=2u l=2u
m2 10 0 2 2    nmos1 w=2u l=2u
m3 8 7 2 2     nmos1 w=10u l=10u
m4 9 10 2 2    nmos1 w=10u l=10u
m5 12 11 2 2   nmos1 w=10u l=10u
m6 1 9 10 2    nmos1 w=100u l=3u
m7 1 9 11 2    nmos1 w=100u l=3u
m8 13 12 11 2 nmos1 w=50u l=3u
m9 8 8 1 1     pmos1 w=50u l=50u
m10 9 8 1 1    pmos1 w=50u l=50u
m11 12 8 1 1   pmos1 w=50u l=50u
m12 13 13 1 1 pmos1 w=50u l=5u
m13 20 13 1 1 pmos1 w=50u l=5u
m27 1 1 5 5     nmos1 w=5u l=5u
m28 5 5 6 6     nmos1 w=5u l=5u
m29 6 4 7 7     nmos1 w=5u l=5u
m30 7 7 2 2     nmos1 w=5u l=5u
rl 20 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
.dc vi 3 -3 0.2
*.ac dec 100 10 20 meg
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P(g_{mp}) DC Signal

```
rail to rail input transconductance(gmp)
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
vi 3 0 dc 0
m14 16 0 1 1   pmos1 w=5.6u l=2u
m15 17 3 1 1   pmos1 w=5.6u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2   nmos1 w=50u l=20u
m23 15 14 2 2   nmos1 w=50u l=20u
m24 18 14 2 2   nmos1 w=50u l=20u
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5      nmos1 w=5u l=5u
m28 5 5 6 6      nmos1 w=5u l=5u
m29 6 4 7 7      nmos1 w=5u l=5u
m30 7 7 2 2      nmos1 w=5u l=5u
rl 20 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
.dc vi 3 -3 0.2
*.ac dec 100 10 20 meg
.probe
.end
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์แบบ DC Signal

rail to rail input transconductance ($g_{mn}+g_{mp}$)

```
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
vi 3 0 dc 0
m1 11 3 2 2    nmos1 w=2u l=2u
m2 10 0 2 2    nmos1 w=2u l=2u
m3 8 7 2 2     nmos1 w=10u l=10u
m4 9 10 2 2    nmos1 w=10u l=10u
m5 12 11 2 2   nmos1 w=10u l=10u
m6 1 9 10 2    nmos1 w=100u l=3u
m7 1 9 11 2    nmos1 w=100u l=3u
m8 13 12 11 2 nmos1 w=50u l=3u
m9 8 8 1 1     pmos1 w=50u l=50u
m10 9 8 1 1    pmos1 w=50u l=50u
m11 12 8 1 1   pmos1 w=50u l=50u
m12 13 13 1 1 pmos1 w=50u l=5u
m13 20 13 1 1 pmos1 w=50u l=5u
m14 16 0 1 1   pmos1 w=5.6u l=2u
m15 17 3 1 1   pmos1 w=5.6u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2  nmos1 w=50u l=20u
m23 15 14 2 2  nmos1 w=50u l=20u
m24 18 14 2 2  nmos1 w=50u l=20u
m25 19 19 2 2  nmos1 w=100u l=10u
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5     nmos1 w=5u l=5u
m28 5 5 6 6     nmos1 w=5u l=5u
m29 6 4 7 7     nmos1 w=5u l=5u
m30 7 7 2 2     nmos1 w=5u l=5u
rl 20 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
.dc vi 3 -3 0.2 vb 0 -0.8 0.4
*.ac dec 100 10 20 meg
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียนร์ชุด N(g_{mn}) Triangular Signal

```
rail to rail input transconductance (gmn)
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
*vi 3 0 sin(0 1 1kHz)
Vi 3 0 pulse( -3 +3 0 0.5ms 0.5ms 0.01ms 1.01ms)
m1 11 3 2 2    nmos1 w=2u l=2u
m2 10 0 2 2    nmos1 w=2u l=2u
m3 8 7 2 2     nmos1 w=10u l=10u
m4 9 10 2 2    nmos1 w=10u l=10u
m5 12 11 2 2   nmos1 w=10u l=10u
m6 1 9 10 2    nmos1 w=100u l=3u
m7 1 9 11 2    nmos1 w=100u l=3u
m8 13 12 11 2 nmos1 w=50u l=3u
m9 8 8 1 1     pmos1 w=50u l=50u
m10 9 8 1 1    pmos1 w=50u l=50u
m11 12 8 1 1   pmos1 w=50u l=50u
m12 13 13 1 1 pmos1 w=50u l=5u
m13 20 13 1 1 pmos1 w=50u l=5u
m27 1 1 5 5     nmos1 w=5u l=5u
m28 5 5 6 6     nmos1 w=5u l=5u
m29 6 4 7 7     nmos1 w=5u l=5u
m30 7 7 2 2     nmos1 w=5u l=5u
rl 20 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 3 -3 0.2 vb 0 -0.8 0.4
*.ac dec 100 10 20 meg
.Tran 0.001us 3ms
.probe
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp}) Triangular Signal

rail to rail input transconductance (g_{mp})

```
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
*vi 3 0 sin(0 1 1kHz)
Vi 3 0 pulse( -3 +3 0 0.5ms 0.5ms 0.01ms 1.01ms )
m14 16 0 1 1   pmos1 w=5.6u l=2u
m15 17 3 1 1   pmos1 w=5.6u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2   nmos1 w=50u l=20u
m23 15 14 2 2   nmos1 w=50u l=20u
m24 18 14 2 2   nmos1 w=50u l=20u
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5      nmos1 w=5u l=5u
m28 5 5 6 6      nmos1 w=5u l=5u
m29 6 4 7 7      nmos1 w=5u l=5u
m30 7 7 2 2      nmos1 w=5u l=5u
rl 20 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 3 -3 0.2 vb 0 -0.8 0.4
*.ac dec 100 10 20 meg
.Tran 0.001us 3ms
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์แบบ Triangular Signal

rail to rail input transconductance ($g_{mn}+g_{mp}$)

```
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
*vi 3 0 sin(0 1 1kHz)
Vi 3 0 pulse( -3 +3 0 0.5ms 0.5ms 0.01ms 1.01ms )
m1 11 3 2 2    nmos1 w=2u l=2u
m2 10 0 2 2    nmos1 w=2u l=2u
m3 8 7 2 2     nmos1 w=10u l=10u
m4 9 10 2 2    nmos1 w=10u l=10u
m5 12 11 2 2   nmos1 w=10u l=10u
m6 1 9 10 2    nmos1 w=100u l=3u
m7 1 9 11 2    nmos1 w=100u l=3u
m8 13 12 11 2 nmos1 w=50u l=3u
m9 8 8 1 1     pmos1 w=50u l=50u
m10 9 8 1 1    pmos1 w=50u l=50u
m11 12 8 1 1   pmos1 w=50u l=50u
m12 13 13 1 1 pmos1 w=50u l=5u
m13 20 13 1 1 pmos1 w=50u l=5u
m14 16 0 1 1   pmos1 w=6.5u l=2u
m15 17 3 1 1   pmos1 w=6.5u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2  nmos1 w=50u l=20u
m23 15 14 2 2  nmos1 w=50u l=20u
m24 18 14 2 2  nmos1 w=50u l=20u
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5     nmos1 w=5u l=5u
m28 5 5 6 6     nmos1 w=5u l=5u
m29 6 4 7 7     nmos1 w=5u l=5u
m30 7 7 2 2     nmos1 w=5u l=5u
rl 20 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 3 -3 0.2 vb 0 -0.8 0.4
*.ac dec 100 10 20 meg
.Tran 0.001us 3ms
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด P (g_{mp}) ที่เพิ่มวงจรสะท้อนกระแส Triangular Signal

rail to rail input transconductance

```
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
*vi 3 0 sin(0 1 1kHz)
Vi 3 0 pulse( -3 +3 0 0.5ms 0.5ms 0.01ms 1.01ms)
m14 16 0 1 1   pmos1 w=5.6u l=2u
m15 17 3 1 1   pmos1 w=5.6u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2   nmos1 w=50u l=20u
m23 15 14 2 2   nmos1 w=50u l=20u
m24 18 14 2 2   nmos1 w=50u l=20u
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5      nmos1 w=5u l=5u
m28 5 5 6 6      nmos1 w=5u l=5u
m29 6 4 7 7      nmos1 w=5u l=5u
m30 7 7 2 2      nmos1 w=5u l=5u
m31 20 20 1 1   pmos1 w=100u l=3.2u
m32 21 20 1 1   pmos1 w=100u l=3.2u
rl 21 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 3 -3 0.2 vb 0 -0.8 0.4
*.ac dec 100 10 20 meg
.Tran 0.001us 3ms
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร Full-wave Rectifier ที่ออกแบบจากวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล Triangular Signal

```
rail to rail input transconductance
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
*vi 3 0 sin(0 1 1kHz)
Vi 3 0 pulse( -3 +3 0 0.5ms 0.5ms 0.01ms 1.01ms )
m1 11 3 2 2    nmos1 w=2u l=2u
m2 10 0 2 2    nmos1 w=2u l=2u
m3 8 7 2 2     nmos1 w=10u l=10u
m4 9 10 2 2    nmos1 w=10u l=10u
m5 12 11 2 2   nmos1 w=10u l=10u
m6 1 9 10 2    nmos1 w=100u l=3u
m7 1 9 11 2    nmos1 w=100u l=3u
m8 13 12 11 2 nmos1 w=50u l=3u
m9 8 8 1 1     pmos1 w=50u l=50u
m10 9 8 1 1    pmos1 w=50u l=50u
m11 12 8 1 1   pmos1 w=50u l=50u
m12 13 13 1 1 pmos1 w=50u l=5u
m13 21 13 1 1 pmos1 w=50u l=5u
m14 16 0 1 1   pmos1 w=5.6u l=2u
m15 17 3 1 1   pmos1 w=5.6u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2  nmos1 w=50u l=20u
m23 15 14 2 2  nmos1 w=50u l=20u
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
m24 18 14 2 2   nmos1 w=50u l=20u
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5     nmos1 w=5u l=5u
m28 5 5 6 6     nmos1 w=5u l=5u
m29 6 4 7 7     nmos1 w=5u l=5u
m30 7 7 2 2     nmos1 w=5u l=5u
m31 20 20 1 1   pmos1 w=100u l=3.2u
m32 21 20 1 1   pmos1 w=100u l=3.2u
rl 21 0 1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 3 -3 0.2 vb 0 -0.8 0.4
*.ac dec 100 10 20 meg
.Tran 0.001us 3ms
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล DC Signal

rail to rail input transconductance

vdd 1 0 dc 3

vss 0 2 dc 3

vb 4 0 dc 0

vi 3 0 dc 0

IB 23 2 dc 76ua

m1 11 3 2 2 nmos1 w=2u l=2u

m2 10 0 2 2 nmos1 w=2u l=2u

m3 8 7 2 2 nmos1 w=10u l=10u

m4 9 10 2 2 nmos1 w=10u l=10u

m5 12 11 2 2 nmos1 w=10u l=10u

m6 1 9 10 2 nmos1 w=100u l=3u

m7 1 9 11 2 nmos1 w=100u l=3u

m8 13 12 11 2 nmos1 w=50u l=3u

m9 8 8 1 1 pmos1 w=50u l=50u

m10 9 8 1 1 pmos1 w=50u l=50u

m11 12 8 1 1 pmos1 w=50u l=50u

m12 13 13 1 1 pmos1 w=50u l=5u

m13 20 13 1 1 pmos1 w=50u l=5u

m14 16 0 1 1 pmos1 w=5.6u l=2u

m15 17 3 1 1 pmos1 w=5.6u l=2u

m16 14 5 1 1 pmos1 w=100u l=20u

m17 15 16 1 1 pmos1 w=100u l=20u

m18 18 17 1 1 pmos1 w=100u l=20u

m19 2 15 16 1 pmos1 w=100u l=3u

m20 2 15 17 1 pmos1 w=100u l=3u

m21 19 18 17 1 pmos1 w=50u l=3u

m22 14 14 2 2 nmos1 w=50u l=20u

m23 15 14 2 2 nmos1 w=50u l=20u

m24 18 14 2 2 nmos1 w=50u l=20u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5       nmos1 w=5u l=5u
m28 5 5 6 6       nmos1 w=5u l=5u
m29 6 4 7 7       nmos1 w=5u l=5u
m30 7 7 2 2       nmos1 w=5u l=5u
m31 20 20 2 2   nmos1 w=100u l=10u
m32 21 20 2 2   nmos1 w=100u l=10u
m33 22 0 20 20  nmos1 w=100u l=10u
m34 22 0 21 21  nmos1 w=100u l=10u
m35 22 22 1 1    pmos1 w=100u l=10u
m36 23 22 1 1    pmos1 w=100u l=10u
rl 23 0  1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
.dc vi 3 -3 0.2
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล Sine Signal

```
rail to rail input transconductance
vdd 1 0 dc 2.5
vss 0 2 dc 2.5
vb 4 0 dc 0
*vi 3 0 dc 0
vi 3 0 ac 1 sin(0 1 1kHz)
IB 23 2 dc 76ua
m1 11 3 2 2    nmos1 w=2u l=2u
m2 10 0 2 2    nmos1 w=2u l=2u
m3 8 7 2 2     nmos1 w=10u l=10u
m4 9 10 2 2    nmos1 w=10u l=10u
m5 12 11 2 2   nmos1 w=10u l=10u
m6 1 9 10 2    nmos1 w=100u l=3u
m7 1 9 11 2    nmos1 w=100u l=3u
m8 13 12 11 2 nmos1 w=50u l=3u
m9 8 8 1 1     pmos1 w=50u l=50u
m10 9 8 1 1    pmos1 w=50u l=50u
m11 12 8 1 1   pmos1 w=50u l=50u
m12 13 13 1 1 pmos1 w=50u l=5u
m13 20 13 1 1 pmos1 w=50u l=5u
m14 16 0 1 1   pmos1 w=5.6u l=2u
m15 17 3 1 1   pmos1 w=5.6u l=2u
m16 14 5 1 1   pmos1 w=100u l=20u
m17 15 16 1 1 pmos1 w=100u l=20u
m18 18 17 1 1 pmos1 w=100u l=20u
m19 2 15 16 1 pmos1 w=100u l=3u
m20 2 15 17 1 pmos1 w=100u l=3u
m21 19 18 17 1 pmos1 w=50u l=3u
m22 14 14 2 2  nmos1 w=50u l=20u
m23 15 14 2 2  nmos1 w=50u l=20u
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
m24 18 14 2 2   nmos1 w=50u l=20u
m25 19 19 2 2   nmos1 w=100u l=10u
m26 20 19 2 2   nmos1 w=100u l=10u
m27 1 1 5 5      nmos1 w=5u l=5u
m28 5 5 6 6      nmos1 w=5u l=5u
m29 6 4 7 7      nmos1 w=5u l=5u
m30 7 7 2 2      nmos1 w=5u l=5u
m31 20 20 2 2   nmos1 w=100u l=10u
m32 21 20 2 2   nmos1 w=100u l=10u
m33 22 0 20 20  nmos1 w=100u l=10u
m34 22 0 21 21  nmos1 w=100u l=10u
m35 22 22 1 1    pmos1 w=100u l=10u
m36 23 22 1 1    pmos1 w=100u l=10u
rl 23 0  1k
*.....ES-2WORST CASE MODEL.....*
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 3 -3 0.2
.ac dec 100 10 20meg
.op
.Tran 0.001us 1.5ms
.probe
.end
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

โปรแกรม PSpice ที่ได้จาก Output File

ผลการทดสอบด้วยโปรแกรม PSpice ที่ได้จาก Output File (g_{mn})

**** 01/17/102 00:29:45 ******** PSpice 5.3 (Jan 1993) ******** ID# 75225 ****

rail to rail input transconductance

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

****

NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE

(1) 2.5000 (2) -2.5000 (3) 0.0000 (4) 0.0000

(5) 1.2500 (6) 818.3E-15 (7) -1.2500 (8) 1.3268

(9) .2240 (10) -1.2461 (11) -1.2454 (12) .0479

(13) 1.6949 (20) 446.3E-06

VOLTAGE SOURCE CURRENTS

NAME CURRENT

vdd -8.233E-05

vss -8.189E-05

vb 0.000E+00

vi 0.000E+00

TOTAL POWER DISSIPATION 4.11E-04 WATTS

**** 01/17/102 00:29:45 ******** PSpice 5.3 (Jan 1993) ******** ID# 75225 ****

rail to rail input transconductance

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C

****

**** MOSFETS

NAME	m1	m2	m3	m4	m5
MODEL	nmos1	nmos1	nmos1	nmos1	nmos1
ID	3.93E-05	3.93E-05	7.90E-07	7.94E-07	7.95E-07
VGS	2.50E+00	2.50E+00	1.25E+00	1.25E+00	1.25E+00
VDS	1.25E+00	1.25E+00	3.83E+00	2.72E+00	2.55E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VTH	1.05E+00	1.05E+00	1.10E+00	1.10E+00	1.10E+00
VDSAT	6.97E-01	6.97E-01	1.37E-01	1.38E-01	1.38E-01
GM	4.26E-05	4.26E-05	7.56E-06	7.53E-06	7.53E-06
GDS	6.77E-06	6.77E-06	2.18E-08	2.59E-08	2.68E-08
GMB	1.34E-05	1.34E-05	3.03E-06	3.02E-06	3.02E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	5.40E-16	5.40E-16	2.70E-15	2.70E-15	2.70E-15
CGDOV	5.40E-16	5.40E-16	2.70E-15	2.70E-15	2.70E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.59E-15	1.59E-15	5.08E-14	5.08E-14	5.08E-14
CGD	5.62E-16	5.64E-16	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m6	m7	m8	m9	m10
MODEL	nmos1	nmos1	nmos1	pmos1	pmos1
ID	3.93E-05	3.90E-05	3.02E-07	-7.90E-07	-7.94E-07
VGS	1.47E+00	1.47E+00	1.29E+00	-1.17E+00	-1.17E+00
VDS	3.75E+00	3.75E+00	2.94E+00	-1.17E+00	-2.28E+00
VBS	-1.25E+00	-1.25E+00	-1.25E+00	0.00E+00	0.00E+00
VTH	1.31E+00	1.31E+00	1.32E+00	-8.37E-01	-8.36E-01
VDSAT	1.52E-01	1.52E-01	2.94E-02	-2.26E-01	-2.27E-01
GM	3.79E-04	3.77E-04	8.57E-06	3.69E-06	3.71E-06
GDS	5.12E-06	5.10E-06	2.55E-07	5.11E-09	3.82E-09
GMB	6.70E-05	6.67E-05	1.56E-06	2.58E-06	2.59E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	2.70E-14	2.70E-14	1.35E-14	1.75E-14	1.75E-14
CGDOV	2.70E-14	2.70E-14	1.35E-14	1.75E-14	1.75E-14
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.41E-13	1.41E-13	0.00E+00	1.29E-12	1.29E-12
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CGB	0.00E+00	0.00E+00	2.23E-14	0.00E+00	0.00E+00

NAME	m11	m12	m13	m27	m28
MODEL	pmos1	pmos1	pmos1	nmos1	nmos1
ID	-7.95E-07	-3.02E-07	-4.46E-07	8.57E-07	8.57E-07
VGS	-1.17E+00	-8.05E-01	-8.05E-01	1.25E+00	1.25E+00
VDS	-2.45E+00	-8.05E-01	-2.50E+00	1.25E+00	1.25E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-8.36E-01	-7.89E-01	-7.77E-01	1.09E+00	1.09E+00
VDSAT	-2.27E-01	-3.77E-02	-4.51E-02	1.38E-01	1.38E-01
GM	3.71E-06	9.29E-06	1.15E-05	7.98E-06	7.98E-06
GDS	3.69E-09	9.46E-08	7.85E-08	8.35E-08	8.35E-08
GMB	2.59E-06	6.47E-06	7.96E-06	3.15E-06	3.15E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	1.75E-14	1.75E-14	1.75E-14	1.35E-15	1.35E-15
CGDOV	1.75E-14	1.75E-14	1.75E-14	1.35E-15	1.35E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.29E-12	1.18E-13	1.18E-13	1.23E-14	1.23E-14
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m29	m30
MODEL	nmos1	nmos1
ID	8.57E-07	8.57E-07
VGS	1.25E+00	1.25E+00
VDS	1.25E+00	1.25E+00
VBS	0.00E+00	0.00E+00
VTH	1.09E+00	1.09E+00
VDSAT	1.38E-01	1.38E-01
GM	7.98E-06	7.98E-06
GDS	8.35E-08	8.35E-08

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GMB	3.15E-06	3.15E-06
CBD	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00
CGSOV	1.35E-15	1.35E-15
CGDOV	1.35E-15	1.35E-15
CGBOV	0.00E+00	0.00E+00
CGS	1.23E-14	1.23E-14
CGD	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00

JOB CONCLUDED

TOTAL JOB TIME .83

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบด้วยโปรแกรม PSpice ที่ได้จาก Output File (g_{mp})

**** 01/17/102 00:40:35 ******** PSpice 5.3 (Jan 1993) ******** ID# 75225 ****

rail to rail input transconductance

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

****

NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE

(1) 2.5000 (2) -2.5000 (3) 0.0000 (4) 0.0000

(5) 1.2500 (6)-1.302E-12 (7) -1.2500 (14) -1.0764

(15) -.4473 (16) 1.2462 (17) 1.2442 (18) -.0891

(19) -1.3934 (20)-746.4E-06

VOLTAGE SOURCE CURRENTS

NAME CURRENT

vdd -1.298E-04

vss -1.305E-04

vb 0.000E+00

vi 0.000E+00

TOTAL POWER DISSIPATION 6.51E-04 WATTS

**** 01/17/102 00:40:35 ******** PSpice 5.3 (Jan 1993) ******** ID# 75225 ****

rail to rail input transconductance

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C

****

**** MOSFETS

NAME	m14	m15	m16	m17	m18
MODEL	pmos1	pmos1	pmos1	pmos1	pmos1
ID	-5.55E-05	-5.55E-05	-5.93E-06	-5.99E-06	-6.01E-06
VGS	-2.50E+00	-2.50E+00	-1.25E+00	-1.25E+00	-1.26E+00
VDS	-1.25E+00	-1.26E+00	-3.58E+00	-2.95E+00	-2.59E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-6.86E-01	-6.86E-01	-8.25E-01	-8.26E-01	-8.27E-01
VDSAT	-9.74E-01	-9.74E-01	-2.79E-01	-2.81E-01	-2.82E-01
GM	5.00E-05	5.00E-05	2.27E-05	2.28E-05	2.28E-05

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GDS	9.39E-06	9.37E-06	5.19E-08	5.73E-08	6.12E-08
GMB	2.13E-05	2.13E-05	1.54E-05	1.55E-05	1.55E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	1.96E-15	1.96E-15	3.50E-14	3.50E-14	3.50E-14
CGDOV	1.96E-15	1.96E-15	3.50E-14	3.50E-14	3.50E-14
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	3.60E-15	3.60E-15	1.02E-12	1.02E-12	1.02E-12
CGD	2.39E-15	2.38E-15	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m19	m20	m21	m22	m23
MODEL	pmos1	pmos1	pmos1	nmos1	nmos1
ID	-5.55E-05	-5.49E-05	-6.49E-07	5.93E-06	5.99E-06
VGS	-1.69E+00	-1.69E+00	-1.33E+00	1.42E+00	1.42E+00
VDS	-3.75E+00	-3.74E+00	-2.64E+00	1.42E+00	2.05E+00
VBS	1.25E+00	1.26E+00	1.26E+00	0.00E+00	0.00E+00
VTH	-1.30E+00	-1.30E+00	-1.31E+00	1.10E+00	1.10E+00
VDSAT	-2.99E-01	-2.97E-01	-4.31E-02	2.57E-01	2.58E-01
GM	2.30E-04	2.29E-04	2.13E-05	3.10E-05	3.12E-05
GDS	4.89E-06	4.86E-06	3.30E-07	9.57E-08	8.00E-08
GMB	8.03E-05	7.99E-05	7.80E-06	1.19E-05	1.20E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	3.50E-14	3.50E-14	1.75E-14	1.35E-14	1.35E-14
CGDOV	3.50E-14	3.50E-14	1.75E-14	1.35E-14	1.35E-14
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.31E-13	1.31E-13	6.54E-14	5.15E-13	5.15E-13
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NAME	m24	m25	m26	m27	m28
MODEL	nmos1	nmos1	nmos1	nmos1	nmos1
ID	6.01E-06	6.49E-07	7.46E-07	8.57E-07	8.57E-07
VGS	1.42E+00	1.11E+00	1.11E+00	1.25E+00	1.25E+00
VDS	2.41E+00	1.11E+00	2.50E+00	1.25E+00	1.25E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	1.10E+00	1.09E+00	1.09E+00	1.09E+00	1.09E+00
VDSAT	2.58E-01	3.97E-02	.4.22E-02	1.38E-01	1.38E-01
GM	3.13E-05	2.31E-05	2.51E-05	7.98E-06	7.98E-06
GDS	7.39E-08	8.13E-08	6.16E-08	8.35E-08	8.35E-08
GMB	1.20E-05	9.29E-06	1.00E-05	3.15E-06	3.15E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	1.35E-14	2.70E-14	2.70E-14	1.35E-15	1.35E-15
CGDOV	1.35E-14	2.70E-14	2.70E-14	1.35E-15	1.35E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	5.15E-13	5.08E-13	5.08E-13	1.23E-14	1.23E-14
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m29	m30
MODEL	nmos1	nmos1
ID	8.57E-07	8.57E-07
VGS	1.25E+00	1.25E+00
VDS	1.25E+00	1.25E+00
VBS	0.00E+00	0.00E+00
VTH	1.09E+00	1.09E+00
VDSAT	1.38E-01	1.38E-01
GM	7.98E-06	7.98E-06
GDS	8.35E-08	8.35E-08
GMB	3.15E-06	3.15E-06
CBD	0.00E+00	0.00E+00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CBS	0.00E+00	0.00E+00
CGSOV	1.35E-15	1.35E-15
CGDOV	1.35E-15	1.35E-15
CGBOV	0.00E+00	0.00E+00
CGS	1.23E-14	1.23E-14
CGD	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00

JOB CONCLUDED

TOTAL JOB TIME .85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค.

ข้อมูลของไอซีเบอร์ MC 14007

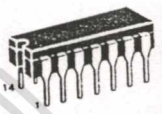
MOTOROLA

MC14007UB

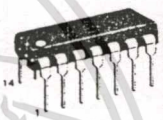
DUAL COMPLEMENTARY PAIR PLUS INVERTER

The MC14007UB multi-purpose device consists of three N-channel and three P-channel enhancement mode devices packaged to provide access to each device. These versatile parts are useful in inverter circuits, pulse-shapers, linear amplifiers, high input impedance amplifiers, threshold detectors, transmission gating, and functional gating.

- Diode Protection on All Inputs
- Supply Voltage Range = 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4007A or CD4007UB
- This device has 2 outputs without ESD Protection. Anti-static precautions must be taken.



L SUFFIX
CERAMIC
CASE 632



P SUFFIX
PLASTIC
CASE 646

D SUFFIX
SOIC
CASE 751A

ORDERING INFORMATION

MC14XXXUBCP	Plastic
MC14XXXUBCL	Ceramic
MC14XXXUBD	SOIC

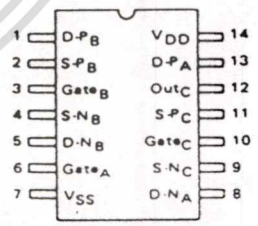
T_A = −55° to 125°C for all packages.

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Symbol	Parameter	Value	Unit
V_{DD}	DC Supply Voltage	−0.5 to +18.0	V
V_{in}, V_{out}	Input or Output Voltage (DC or Transient)	−0.5 to V_{DD} +0.5	V
I_{in}, I_{out}	Input or Output Current (DC or Transient), per Pin	±10	mA
P_D	Power Dissipation, per Package†	500	mW
T_{stg}	Storage Temperature	−65 to +150	°C
T_L	Lead Temperature (8-Second Soldering)	260	°C

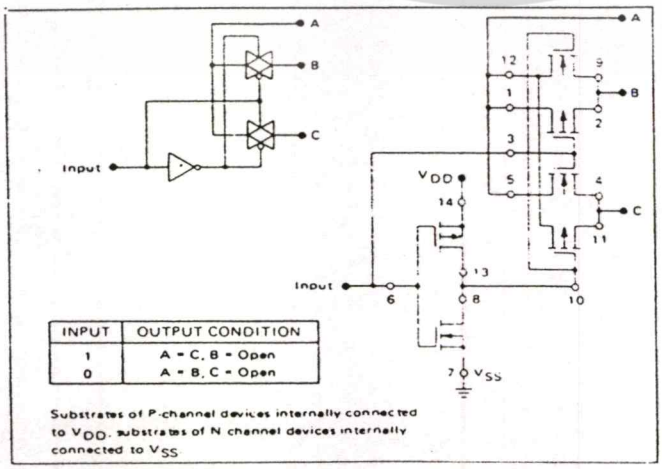
*Maximum Ratings are those values beyond which damage to the device may occur.
†Temperature Derating: All Packages: −7.0 mW/°C from 65°C to 125°C.

PIN ASSIGNMENT



D = Drain
S = Source

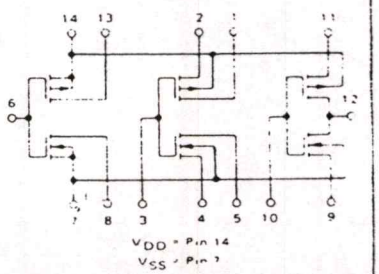
FIGURE 1 — TYPICAL APPLICATION: 2-INPUT ANALOG MULTIPLEXER



INPUT	OUTPUT CONDITION
1	A = C, B = Open
0	A = B, C = Open

Substrates of P-channel devices internally connected to V_{DD}. substrates of N channel devices internally connected to V_{SS}

SCHEMATIC



V_{DD} = Pin 14
V_{SS} = Pin 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14007UB

ELECTRICAL CHARACTERISTICS (Voltages Referenced to V_{SS})

Characteristic	Symbol	V_{DD} Vdc	−55°C Min	−55°C Max	25°C Min	25°C Typ #	25°C Max	125°C Min	125°C Max	Unit
Output Voltage "0" Level V_{in} = V_{DD} or 0	V_{OL}	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
"1" Level V_{in} = 0 or V_{DD}	V_{OH}	5.0	4.95	—	4.95	5.0	—	4.95	—	Vdc
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage "0" Level (V_O = 4.5 Vdc)	V_{IL}	5.0	—	1.0	—	2.25	1.0	—	1.0	Vdc
(V_O = 9.0 Vdc)		10	—	2.0	—	4.50	2.0	—	2.0	
(V_O = 13.5 Vdc)		15	—	2.5	—	6.75	2.5	—	2.5	
"1" Level (V_O = 0.5 Vdc)	V_{IH}	5.0	4.0	—	4.0	2.75	—	4.0	—	Vdc
(V_O = 1.0 Vdc)		10	8.0	—	8.0	5.50	—	8.0	—	
(V_O = 1.5 Vdc)		15	12.5	—	12.5	8.25	—	12.5	—	
Output Drive Current (V_{OH} = 2.5 Vdc) Source	I_{OH}	5.0	−3.0	—	−2.4	−5.0	—	−1.7	—	mAdc
(V_{OH} = 4.6 Vdc)		5.0	−0.64	—	−0.51	−1.0	—	−0.36	—	
(V_{OH} = 9.5 Vdc)		10	−1.6	—	−1.3	−2.5	—	−0.9	—	
(V_{OH} = 13.5 Vdc)		15	−4.2	—	−3.4	−10	—	−2.4	—	
(V_{OL} = 0.4 Vdc) Sink	I_{OL}	5.0	0.64	—	0.51	1.0	—	0.36	—	mAdc
(V_{OL} = 0.5 Vdc)		10	1.6	—	1.3	2.5	—	0.9	—	
(V_{OL} = 1.5 Vdc)		15	4.2	—	3.4	10	—	2.4	—	
Input Current	I_{in}	15	—	±0.1	—	±0.00001	±0.1	—	±1.0	µAdc
Input Capacitance (V_{in} = 0)	C_{in}	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package)	I_{DD}	5.0	—	0.25	—	0.0005	0.25	—	7.5	µAdc
		10	—	0.5	—	0.0010	0.5	—	15	
		15	—	1.0	—	0.0015	1.0	—	30	
Total Supply Current**† (Dynamic plus Quiescent, Per Gate) (C_L = 50 pF)	I_T	5.0	I_T = (0.7 µA/kHz) f + I_{DD}/6							µAdc
		10	I_T = (1.4 µA/kHz) f + I_{DD}/6							
		15	I_T = (2.2 µA/kHz) f + I_{DD}/6							

*Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

**The formulas given are for the typical characteristics only at 25°C

†To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50\ pF) + (C_L - 50)\ Vfk$$

where: I_T is in µA (per package), C_L in pF, V = (V_{DD} − V_{SS}) in volts, f in kHz is input frequency, and k = 0.003.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \le (V_{in}$ or $V_{out}) \le V_{DD}$.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{DD}). Unused outputs must be left open.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14007UB

SWITCHING CHARACTERISTICS* (C_L = 50 pF, T_A = 25°C).

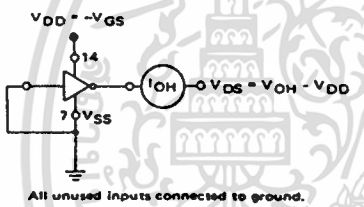
Characteristic	Symbol	V_{DD} Vdc	Min	Typ #	Max	Unit
Output Rise Time	t_{TLH}					ns
t_{TLH} = (1.2 ns/pF) C_L + 30 ns		5.0	–	90	180	
t_{TLH} = (0.5 ns/pF) C_L + 20 ns		10	–	45	90	
t_{TLH} = (0.4 ns/pF) C_L + 15 ns		15	–	35	70	
Output Fall Time	t_{THL}					ns
t_{THL} = (1.2 ns/pF) C_L + 15 ns		5.0	–	75	150	
t_{THL} = (0.5 ns/pF) C_L + 15 ns		10	–	40	80	
t_{THL} = (0.4 ns/pF) C_L + 10 ns		15	–	30	60	
Turn-Off Delay Time	t_{PLH}					ns
t_{PLH} = (1.5 ns/pF) C_L + 35 ns		5.0	–	60	125	
t_{PLH} = (0.2 ns/pF) C_L + 20 ns		10	–	30	75	
t_{PLH} = (0.15 ns/pF) C_L + 17.5 ns		15	–	25	55	
Turn-On Delay Time	t_{PHL}					ns
t_{PHL} = (1.0 ns/pF) C_L + 10 ns		5.0	–	60	125	
t_{PHL} = (0.3 ns/pF) C_L + 15 ns		10	–	30	75	
t_{PHL} = (0.2 ns/pF) C_L + 15 ns		15	–	25	55	

* The formulas given are for the typical characteristics only.

Switching specifications are for device connected as an inverter.

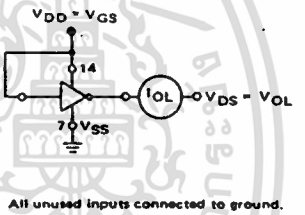
#Data labelled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

FIGURE 2 – TYPICAL OUTPUT SOURCE CHARACTERISTICS

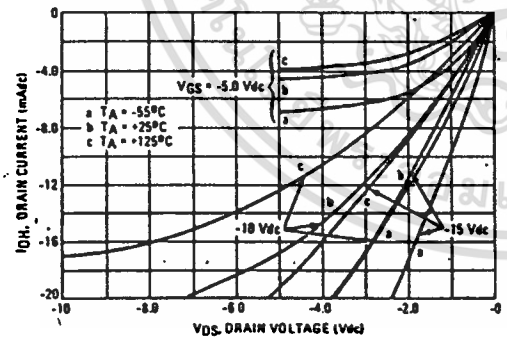


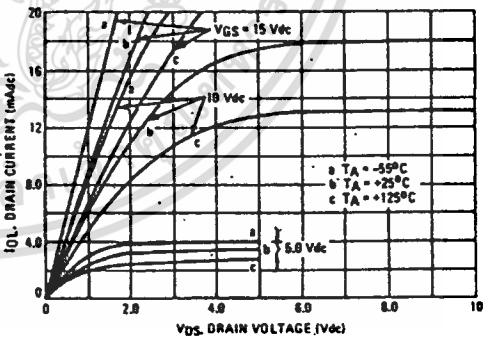
All unused inputs connected to ground.

FIGURE 3 – TYPICAL OUTPUT SINK CHARACTERISTICS



All unused inputs connected to ground.



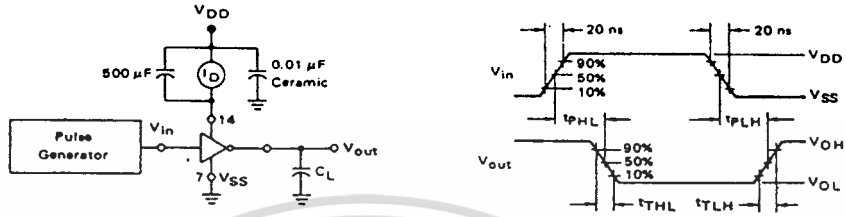


These typical curves are not guarantees, but are design aids.

Caution: The maximum current rating is 10 mA per pin.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

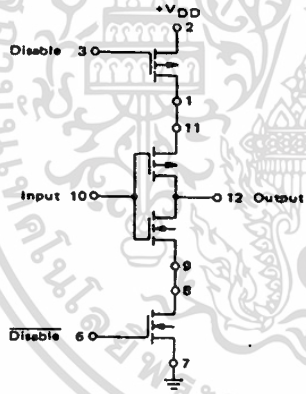
FIGURE 4 – SWITCHING TIME AND POWER DISSIPATION TEST CIRCUIT AND WAVEFORMS



APPLICATIONS

The MC14007UB dual pair plus inverter, which has access to all its elements offers a number of unique circuit applications. Figures 1, 5, and 6 are a few examples of the device flexibility.

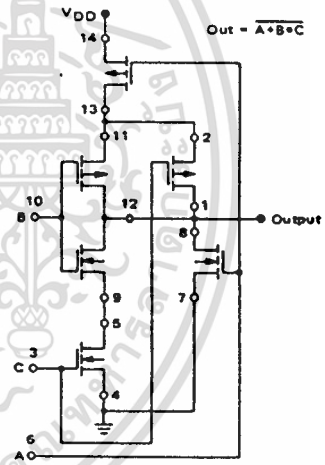
FIGURE 5 – 3-STATE BUFFER



INPUT	DISABLE	OUTPUT
1	0	0
0	0	1
X	1	Open

X = Don't Care

FIGURE 6 – AOI FUNCTIONS USING TREE LOGIC



Substrates of P-channel devices internally connected to V_{DD}:
Substrates of N-channel devices internally connected to V_{SS}.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

บทความวิจัยที่ได้รับการตีพิมพ์ลงในวารสาร

[1] สมเกียรติ เพียงพรานทอง กอบชัย เดชหาร สมเกียรติ ฤกษ์วรัญญู เชื้อ นกอยู่ อิทธิพงศ์ ชัยสายัณห์ วงจรคูณสัญญาณโหมดกระแส วิศวสารลาดกระบัง ปีที่ 15 ฉบับที่ 1 หน้าที่ 18-22 สิงหาคม 2541

[2] สมเกียรติ เพียงพรานทอง กอบชัย เดชหาร วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล วิศวสารลาดกระบัง ปีที่ 18 ฉบับที่ 2 หน้าที่ 131-135 มิถุนายน 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรคูณสัญญาณโหมดกระแส

Current Mode Analog Multiplier Circuit

สมเกียรติ เพรียงพรานทอง กอบชัย เดชหาญ สมเกียรติ ฤกษ์วรัญญู เชื้อ นกอยู่
คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
อิทธิพงศ์ ชัยสาขัณห์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเอเชียอาคเนย์

บทคัดย่อ

บทความนี้นำเสนอการออกแบบวงจรคูณสัญญาณกระแส โดยใช้วงจรกำลังสองที่ทำงานในโหมดกระแส ผลการทดสอบการทำงานใช้โปรแกรม PSpice พบว่าวงจรมีช่วงปฏิบัติงานอินพุท $\pm$ 75 μA ช่วงความถี่ปฏิบัติงาน 37 MHz ความผิดพลาดของความเป็นเชิงเส้น $\pm$ 1.7 % โดยใช้แรงดันไฟเลี้ยง $\pm$ 3 V_{DC}

Abstract

This paper proposes a design of current multiplier circuit by using squaring circuit. This circuit operates in current mode. The results and performances are shown by using PSpice. This circuit has wide dynamic range and its frequency responses is about 37 MHz. The linearlity error is $\pm$ 1.7 % with $\pm$ 3 V_{DC} supply voltage.

1. บทนำ

วงจรคูณสัญญาณแบบอนาลอกเป็นวงจรหนึ่งที่มีความสำคัญมากเพราะสามารถนำไปใช้งานได้อย่างกว้างขวาง ทำให้มีการพัฒนาการออกแบบวงจรมาโดยตลอดมา ลักษณะการพัฒนาการออกแบบมีหลายอย่าง เช่น การทำให้วงจรมีขนาดเล็กลง (จำนวนอุปกรณ์ที่น้อย) ทำให้วงจรตอบสนองความถี่ได้สูงขึ้น และการทำให้วงจรกินกำลังสูญเสียต่ำ วิธีการออกแบบวงจรให้มีแรงดันไฟเลี้ยงต่ำและตอบสนองความถี่สูงสามารถทำได้พร้อมกันเมื่อออกแบบวงจรที่ทำงานในโหมดกระแส วงจรคูณที่ทำงานในโหมดกระแสอาศัยวงจรกำลังสอง เคยถูกนำเสนอไว้ [1-3] อาศัยหลักของ Quarter square $(I_x + I_y)^2 - (I_x - I_y)^2 = 4I_xI_y$ หลักการดังกล่าวเมื่อนำมาสร้างวงจรคูณพบว่าจะใช้จำนวนอุปกรณ์ที่มาก ซึ่งสามารถลดจำนวนอุปกรณ์ลงได้ เมื่อปรับปรุงวงจร กำลังสองสัญญาณกระแส [3] ให้ทำหน้าที่ 2 อย่างคือ กำลังสองสัญญาณอินพุท และคัดลอกสัญญาณอินพุท และปรับสมการใหม่คือ $(I_x + I_y)^2 - I_x^2 - I_y^2 = 2I_xI_y$ พบว่าวงจรคูณโดยใช้สมการใหม่นี้ ใช้จำนวนอุปกรณ์ที่น้อยกว่าเดิม

2. หลักการและการทำงาน

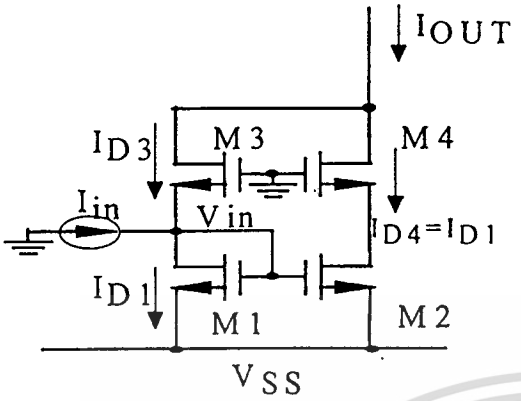
วงจรกำลังสองสัญญาณกระแส

วงจรดังรูปที่ 1 เป็นวงจรกำลังสองที่พัฒนามาจาก [3] โดยเพิ่ม M4 เข้ามาทำให้ V_{DS1} มีค่าใกล้เคียงกับ V_{DS2} ทำให้วงจรสะท้อนกระแส M1 - M2 ทำงานได้ถูกต้องมากขึ้น จากวงจรในรูปที่ 1 สามารถเขียนสมการได้โดยหาความสัมพันธ์ของ I_{out} กับแรงดัน V_{in}

$$I_{out} = I_{D3} + I_{D1} \qquad (1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{out} = K(0 - V_{in} - V_T)^2 + K(V_{in} - V_T - V_{SS})^2 \quad (2)$$



รูปที่ 1 วงจรกำลังสองสัญญาณกระแส

$$\frac{I_{out}}{K} = 2V_{in}^2 - 2V_{in}V_{SS} + V_T^2 + (V_T + V_{SS})^2 \quad (3)$$

หาความสัมพันธ์ของ I_{in} กับแรงดัน V_{in}

$$I_{in} = I_{D1} - I_{D3} \quad (4)$$

$$I_{in} = K(V_{in} - V_{SS} - V_T)^2 - K(0 - V_{in} - V_T)^2 \quad (5)$$

$$V_{in} = +\frac{V_{SS}}{2} - \frac{I_{in}}{2K(V_{SS} + 2V_T)} \quad (6)$$

แทนสมการ (6) ในสมการ (3) จะได้ดังสมการ (7)

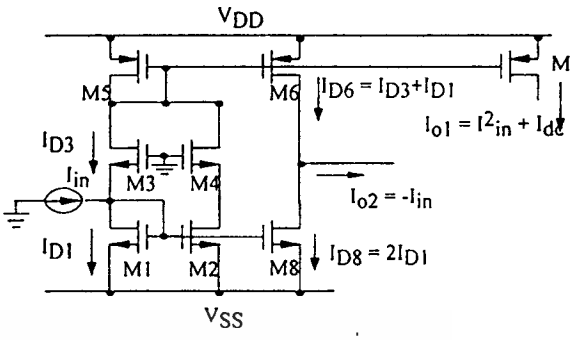
$$I_{out} = \frac{I_{in}^2}{A} + I_{DC} \quad (7)$$

โดยที่

$$A = 2K(2V_T - V_{SS})^2$$

$$I_{DC} = 2V_T^2 + 2V_T + \frac{V_{SS}^2}{2}$$

วงจรกำลังสองและวงจรคัดลอกกระแส



รูปที่ 2 วงจรกำลังสองและวงจรคัดลอกกระแส

$$I_{O1} = I_{D3} + I_{D4} = I_{D3} + I_{D1} \quad (8)$$

$$I_{in} = I_{D1} - I_{D3} \quad (9)$$

$$I_{O2} = I_{O1} - 2I_{D1} \quad (10)$$

$$I_{O2} = I_{D3} - I_{D1} \quad (11)$$

$$I_{O2} = -I_{in} \quad (12)$$

วงจรดังรูปที่ 2 ทำหน้าที่สองอย่าง คือ กำลังสองสัญญาณอินพุทและคัดลอกกระแสอินพุทโดย M1 - M5, M7 ทำหน้าที่กำลังสองและเพิ่ม M6, M8 ทำหน้าที่คัดลอกกระแสซึ่งแสดงให้เห็นได้ตามสมการ (12)

วงจรคูณสัญญาณกระแส

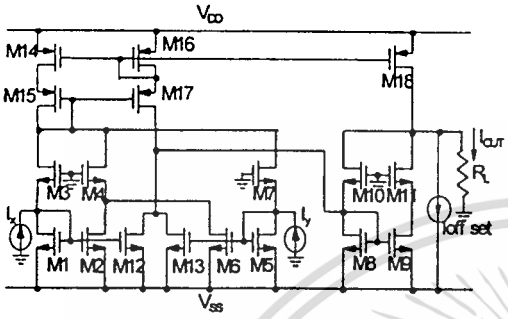
จากรูปที่ 3 เป็นวงจรคูณสัญญาณกระแสโดยใช้หลักตามสมการ $(I_x + I_y)^2 - I_x^2 - I_y^2 = 2I_xI_y$ โดยมีทรานซิสเตอร์ M1 - M4 ทำหน้าที่ I_x^2 ทรานซิสเตอร์ M4 - M7 ทำหน้าที่ I_y^2 ทรานซิสเตอร์ M8 - M11 ทำหน้าที่ $(I_x + I_y)^2$ ทรานซิสเตอร์ M1 - M7 และ M12 - M17 ทำหน้าที่สร้างสัญญาณ $(I_x + I_y)$ โดย I_{offset} คือแหล่งจ่ายกระแสคงที่ทำหน้าที่ควบคุมให้ $I_{out} = 0$ A เมื่อ $I_x = I_y = 0$ A

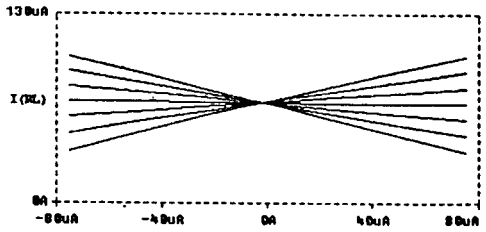
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{out} = \frac{I_X^2}{A} + I_{DC} + \frac{I_Y^2}{A} - \frac{(I_X + I_Y)^2}{A} - I_{offset}$$

$$I_{out} = -\frac{2I_X I_Y}{A} + I_{DC} - I_{offset}$$

$$I_{out} = -\frac{2I_X I_Y}{A} ; I_{DC} = I_{offset}$$





(ข)

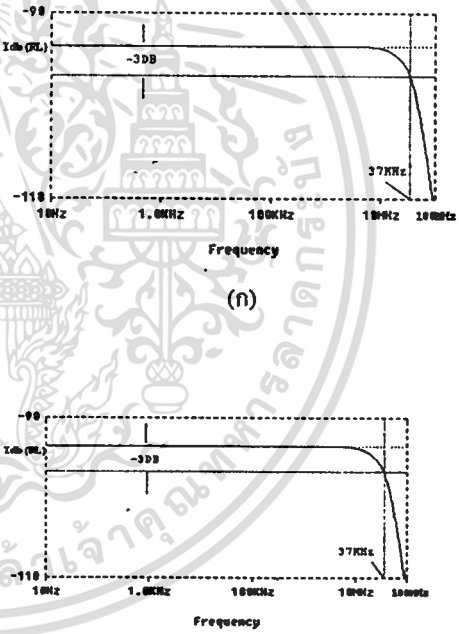
รูปที่ 4 คุณสมบัติทางสัญญาณ DC

(ก) I_{out} เมื่อ แปรค่าอินพุท I_x

(ข) I_{out} เมื่อ แปรค่าอินพุท I_y

3. ผลการทดลอง

วงจรดังกล่าวนำมาทดสอบการทำงานด้วยโปรแกรม PSpice ซึ่ง ใช้โมเดลของ European Silicon Structure : ES2 ในแบบ Worst Case, level 2 ซึ่งมีค่าW/L ดังต่อไปนี้ M1-M11=100μm/10μm, M12-M13=200μm/10μm, M14-M17=200μm/5μm, M18=190μm/5μm โดยใช้แหล่งจ่ายกระแสคงที่ I_{offset} = 0 μAและ R_L= 10kΩ, GND= 0V, $-V_{SS}$= V_{DD} = 3V ผลการทดสอบ การทำงานของวงจรคูณ แสดงดังรูปที่ 4 เมื่อป้อนอินพุทเป็นสัญญาณ DC แปรค่าเริ่มจาก -75 μA ถึง 75 μA โดยครั้งละ 25 μA และรูปที่ 5 เมื่อป้อนอินพุทเป็นสัญญาณ AC เพื่อหาผลตอบสนองทางความถี่ ผลลัพธ์ของรูปที่ 4 และรูปที่ 5 คือ กระแสเอาท์พุทที่ไหลผ่าน R_L คือ [I(R_L)]



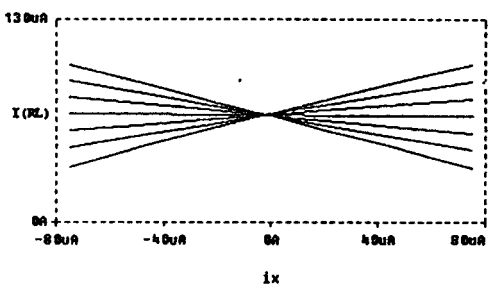
(ก)

(ข)

รูปที่ 5 คุณสมบัติการตอบสนองความถี่

(ก) เมื่อป้อนสัญญาณ AC เข้าที่ I_x

(ข) เมื่อป้อนสัญญาณ AC เข้าที่ I_y

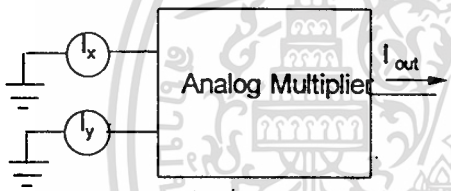


(ก)

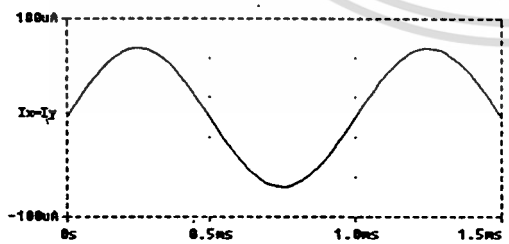
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. การประยุกต์ใช้งาน

วงจรคูณสัญญาณแบบอนาลอก เป็นวงจรซึ่งสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง ทั้งในด้านโทรคมนาคม และเครื่องมือวัด ซึ่งในหัวข้อนี้จะกล่าวถึง การนำวงจรคูณไปประยุกต์ใช้งาน เป็นวงจรทวีความถี่ เมื่อนำอินพุทของวงจรคูณสัญญาณมาต่อรวมกัน $I_x = I_y = I_m \sin\omega t$ ก็จะได้ I_o ที่เป็นกำลังสองของอินพุท โดยจากความสัมพันธ์คือ $(I_m Sin\omega t)^2 = I_m^2 \frac{(1 - Cos2\omega t)}{2}$ จากสมการจะเห็นว่า เมื่อ อินพุทเป็นสัญญาณ $\sin\omega t$ จะได้เอาท์พุทคือ ระดับไฟตรงประมาณ $\frac{I_m^2}{2}$ และสัญญาณ $Cos2\omega t$ ซึ่งมีความถี่เป็น 2 เท่าของสัญญาณอินพุท ซึ่งแสดงผลโดยโปรแกรม PSpice ในรูปที่ 7 และเมื่อนำวงจรคูณเป็นวงจรผสมสัญญาณ แสดงผลโดยโปรแกรม PSpice ในรูปที่ 8



รูปที่ 6 วงจรคูณสัญญาณเมื่อนำมาประยุกต์ใช้งาน

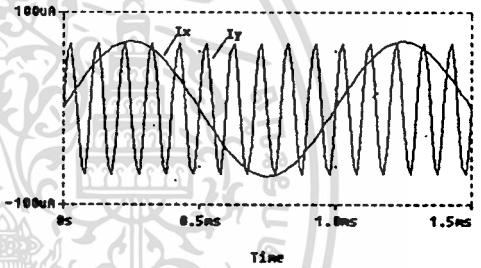


(ข)

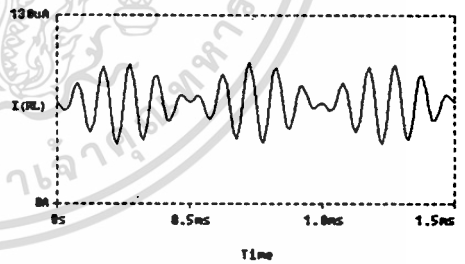
รูปที่ 7 ผลทดสอบวงจรคูณสัญญาณเป็นวงจรทวีความถี่ เมื่อ $I_X = I_Y = I_m Sin\omega t \left(I_m = 70\mu A, f = 1kHz\right)$

(ก) สัญญาณอินพุท

(ข) สัญญาณเอาท์พุท



(ก)



(ข)

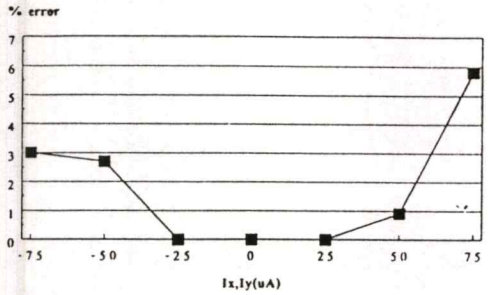
รูปที่ 8 สัญญาณเอาท์พุทของวงจรผสมสัญญาณเมื่อ $I_X = 70\mu A, f = 1kHz, I_Y = 70\mu A, f = 10kHz$

(ก) สัญญาณอินพุท

(ข) สัญญาณเอาท์พุท

(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 9 แสดงค่าผิดพลาดของความเป็นเชิงเส้นวงจรคูณ

5. บทสรุป

จากการทดสอบจะเห็นว่าวงจรคูณสัญญาณกระแสนี้สามารถทำงานได้ตามที่เสนอ โดยใช้แรงดันไฟเลี้ยงต่ำ (± 3 V_{DC}) และให้ความถี่ตอบสนองสูง (37 MHz) ซึ่งคุณสมบัติทางอินพุท I_X ,I_Y เท่ากัน เนื่องจากความสมมาตรกันของวงจร ค่าผิดพลาดของความเป็นเชิงเส้นแสดงดังรูปที่ 9 ($\pm$ 1.7 %)จากรูปจะเห็นว่า %error ไม่สมมาตรกัน เนื่องจากจุด output ของวงจรในรูปที่ 3 มีแรงดัน V_{DG} ของ M18 ต่างจาก M10, M11 เมื่อเอาท์พุทเปลี่ยนแปลง โดยวงจรนี้ใช้ CMOS 18 ตัว และแหล่งจ่ายกระแส 1 ตัว เท่านั้น

6. เอกสารอ้างอิง

[1] อดิศักดิ์ มนต์ประภัสสร, กอบชัย เดชหาญ, "วงจรคูณสี่ควอดแดนท์โหมดกระแส โดยใช้วงจรพูลและวงจรกำลังสอง," วารสารสถาบันเทคโนโลยีพระจอมเกล้าธนบุรี. ปีที่ 20 หน้า 42-50, 2540.

[2] เกียรติศักดิ์ คมวัชระ, วันชัย ริ้วรุจา และวัลลภ สุระกำพลธร, 2537, "วงจรคูณอนาลอกโดยใช้ CMOS," การประชุมวิศวกรรมไฟฟ้าครั้งที่ 17, สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ, หน้า 562-565, 2537

[3] K. Bult and H. Wallinga " A class of analog CMOS circuits based on the square-law characteristic of an MOS transistor in saturation," IEEE J. Solid-State Circuits, Vol.SC-22, No.3, pp. 357-365, 1987

สมเกียรติ เพียรพรานทอง

เกิดเมื่อวันที่ 31 มกราคม พ.ศ. 2514 สำเร็จปริญญาตรีจากมหาวิทยาลัยเอเชียอาคเนย์ สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ ปีการศึกษา 2538

อิทธิพงศ์ ชัยสายัณห์ จบการศึกษาปริญญาตรีอุตสาหกรรมศาสตร์บัณฑิต (สจล.) สาขาวัดคุมทางอุตสาหกรรม จบปริญญาโทวิศวกรรมศาสตรมหาบัณฑิต (สจล.) ปัจจุบันทำงานที่มหาวิทยาลัยเอเชียอาคเนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล

A Transconductance Circuit with Rail-to-Rail Input Range

สมเกียรติ เพียงพรานทอง กอบชัย เดชหาญ

คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

บทคัดย่อ

บทความนี้ นำเสนอวงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล หลักการทำงานของวงจรอาศัยคุณสมบัติของ CMOS ที่ทำงานในช่วงไม่อิ่มตัวมาสร้างค่าความนำ โดยวงจรที่นำเสนอประกอบด้วยวงจรทรานสคอนดักแตนซ์ 2 ชุด (g_{mn} และ g_{mp})และวงจรแรงดันควบคุม ผลการทดสอบถูกกระทำโดยโปรแกรม PSpice พบว่ามีค่าความผิดเพี้ยนทางฮาร์โมนิครวม (THD) เท่ากับ 1.4 % ที่อินพุทมีขนาด $4V_{p-p}$ กับแรงดันไฟเลี้ยง $\pm$2.5 V.

Abstract

This paper proposes the transconductor with rail-to-rail input range. The operation priciple of the circuit bases on CMOS operating in triode region to generate transconductance. The proposed circuit consists of two transconductance circuits (g_{mn} and g_{mp}) and the controlling voltage generator. The simulation results are demonstrated by Pspice, it find that the total harmonic distortion is 1.4 % , whereas input voltage is 4 V_{p-p} and voltage supplies are $\pm$2.5 V.

1. บทนำ

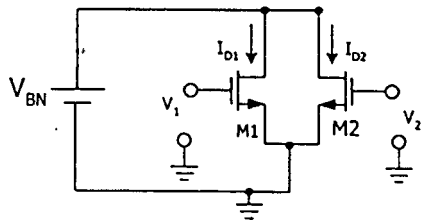
วงจรทรานสคอนดักแตนซ์หรือวงจรปรับค่าความนำเป็นวงจรที่มีประโยชน์มาก เพราะมันสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง เช่น วงจรกรองสัญญาณ วงจรคูณสัญญาณ และอื่นๆ ในอดีต มีผู้ออกแบบวงจรทรานสคอนดักแตนซ์แบบต่างๆ ไว้อย่างมาก ดังตัวอย่าง เช่น การใช้วงจรตามแรงดันซอร์สแบบคู่ไขว้ (Cross-coupled source follower pair) [1] การใช้ตัวต้านทานลดทอนอัตราขยาย (degenerative resistor)[2] การใช้หลักการเสี้ยว-กำลังสอง (quarter-square)[3] และการใช้หลักการกำลังสองถอดราก(square-square root) [5-6] ลักษณะของการพัฒนาวงจรทรานสคอนดักแตนซ์ คือ การปรับปรุงค่าความนำให้สูงขึ้น [5] การใช้แรงดันไฟเลี้ยงต่ำ [6] และการเพิ่มช่วงอินพุทปฏิบัติงาน[6] และในบทความนี้ เรานำเสนอวงจรปรับค่าความนำที่มีช่วงอินพุทปฏิบัติงานเป็นเรล-ทู-เรล (ช่วงที่แรงดันอินพุทสามารถสวิงสูงสุดถึงต่ำสุดได้สูงกว่าหรือเกือบเท่ากับแรงดันไฟเลี้ยง) และค่าความนำสามารถปรับได้ด้วยแรงดัน

2. หลักการทำงาน

วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล ประกอบด้วย วงจรปรับค่าความนำชุด N (g_{mn}) วงจรปรับค่าความนำ ชุด P (g_{mp}) และวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันควบคุมโดยวงจรปรับค่าความนำชุดN(g_{mn}) สามารถ สร้างจากวงจรพื้นฐานในรูปที่ 1



รูปที่ 1 วงจรปรับค่าความนำแบบพื้นฐาน

รูปที่ 1 กำหนดให้ทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัว ซึ่งมีสมการกระแสเดรนคือ

$$I_D = K[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}];\ V_{GS} - V_T) V_{DS})0 \quad (1)$$

เมื่อ $K = \frac{\mu C_{OX} W}{L}$

วงจรในรูปที่ 1 เมื่อใช้สมการที่ (1) จะได้

$$I_{D1} = K(V_1 - V_T)V_{BN} - \frac{V_{BN}^2}{2} \quad (2)$$

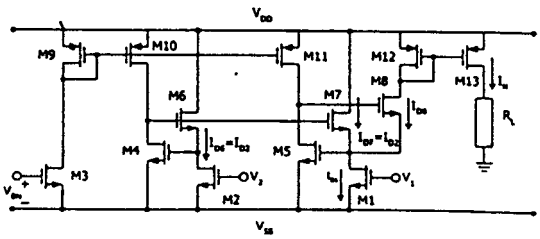
$$I_{D2} = K(V_2 - V_T)V_{BN} - \frac{V_{BN}^2}{2} \quad (3)$$

และ $\Delta I = I_{D1} - I_{D2} = KV_{BN}(V_1 - V_2)$ (4)

ค่าความนำของวงจรคือ

$$\frac{\Delta I}{\Delta V} = KV_{BN} = g_{mn};\ \Delta V = V_1 - V_2 \quad (5)$$

จากสมการ (5) แสดงให้เห็นว่าค่าความนำ g_{mn} สามารถถูกปรับได้โดยค่า V_{BN} และเพื่อที่จะสร้างวงจรให้ได้เอาท์พุทตามสมการ (5) จึงได้พัฒนาวงจรรูปที่ 1 เป็นวงจรปรับค่าความนำแบบลิเนียร์ ชุด N (g_{mn}) ที่สมบูรณ์ ดังแสดงในรูปที่ 2



รูปที่ 2 วงจรปรับค่าความนำแบบลิเนียร์ ชุด N (g_{mn})

วงจรในรูปที่2 สามารถอธิบายการทำงานได้ดังนี้ ทรานซิสเตอร์ M9,M10,M11 เป็นวงจรสะท้อนกระแสทำหน้าที่ให้

$$V_{BN} = V_{DSM1} = V_{DSM2} \quad (6)$$

จากสมการที่(6) ส่งผลให้ M1 และ M2 ถูกควบคุมแรงดันที่ขา เดรน-ซอร์ส เป็นเหตุที่ทำให้ M1 และ M2 ทำงานในช่วงไม่อิ่มตัว โดยเงื่อนไข คือ

$$(V_{BN} + V_T) < V_{GS1}, V_{GS2} \quad (7)$$

ส่วนทรานซิสเตอร์ตัวอื่นๆไม่มีการควบคุมแรงดันที่ขาเดรน ทำให้ทรานซิสเตอร์ตัวอื่นๆ ทำงานในช่วงอิ่มตัว ทรานซิสเตอร์ M6 เป็นตัวผ่านกระแสของ M2 และทรานซิสเตอร์ M7 จะเป็นตัวคัดลอกกระแสจาก M6 ซึ่งจะได้ว่า

$$I_{D2} = I_{D6} = I_{D7} \quad (8)$$

ความสัมพันธ์ของกระแสของ M1, M7 และ M8 คือ

$$I_N = I_{D1} - I_{D2} \ ;\ I_{D8} = I_N \quad (9)$$

และเมื่อเทียบเคียงกับวงจรปรับความนำแบบพื้นฐานในรูป 1 จะได้ค่าความนำคือ

$$g_{mn} = \frac{I_N}{(V_1 - V_2)} = KV_{BN} \quad (10)$$

พิจารณาวงจรรูปที่ 2 จะเห็นว่า $(V_1-V_2)>0$ จะได้ $I_N>0$ และเมื่อ $(V_1-V_2)<0$ ทรานซิสเตอร์ M8 จะไม่ทำงาน ทำให้ $I_N=0$ โดยความสัมพันธ์ของแรงดันอินพุท(V_1-V_2)และกระแสเอาท์พุท (I_N) คือ

$$g_{mn} = \frac{I_N}{(V_1 - V_2)} = \begin{cases} K_N V_{BN};\ (V1 - V2) > 0 \\ 0;\ (V1 - V2) < 0 \end{cases} \quad (11)$$

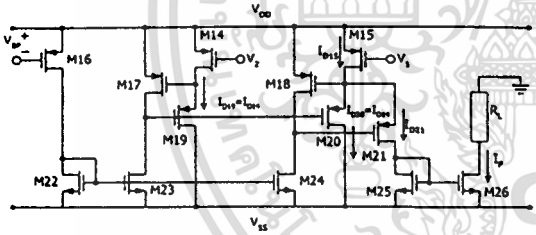
พิจารณาผลของ Body effect ของทรานซิสเตอร์ทุกตัวในรูปที่ 2 จะเห็นว่าขา Body สามารถต่อกับไฟเลี้ยงได้ (PMOS ต่อกับ V_{DD} และ NMOS ต่อกับ V_{SS})โดยทรานซิสเตอร์ที่จะได้รับผล Body effect คือ M6,M7และ M8 แต่เนื่องจาก M6 และ M7 ทำหน้าที่เป็นวงจรสะท้อนกระแสและสังเกตุว่าแรงดันแต่ละขาของM6จะเท่ากับแต่ละขาของ M7 เป็นผลให้การสะท้อนกระแสไม่ผิดผลาด ส่วน M8 ทำหน้าที่เป็นตัวผ่านกระแสเท่านั้น ซึ่ง Body effect จะไม่มีผลต่อกระแสที่ไหลผ่านตัว M8 และจากที่กล่าวมาแล้วจะเห็นได้ว่า Body effect ไม่มีผลกระทบต่อวงจร ดังนั้นจึงไม่จำเป็นต้องสร้างบ่อแยกให้กับขา Body ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานซิสเตอร์ M6,M7 และ M8 ซึ่งจะช่วยประหยัดพื้นที่ในการสร้างวงจรรวม พิจารณาช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 2 โดยจากสมการ (11) ช่วงปฏิบัติงานอินพุทคือ $(V_1-V_2)> 0$ และถึงแม้ว่า แรงดัน V_1และ V_2 สามารถมีระดับสูงได้โดยไม่จำกัดตามเงื่อนไขของทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวตามสมการ(1) แต่ในความเป็นจริง ระดับแรงดันอินพุท V_1 และ V_2 ถูกกำจัดด้วย 2 สาเหตุ คือ

1. ระดับแรงดัน V_1 และ V_2 จะมีค่าสูงสุดได้ไม่เกินค่าที่แรงดันเกทสูงสุดของทรานซิสเตอร์ที่สามารถทนได้
2. ผลกระทบเมื่อ V_1 และ V_2 มีค่าสูง จะทำให้ I_{D1} และ I_{D2} มีค่าสูงตาม ซึ่งค่ากระแสนี้จะส่งผลกระทบต่อทรานซิสเตอร์ M6,M7,M8,M10,M11 และM5 ซึ่งจะทำให้ทรานซิสเตอร์ตัวใดตัวหนึ่งทำงานผิดจากช่วงการทำงานที่กำหนดไว้

วงจรปรับค่าความนำแบบลิเนียร์ ชุด P (g_{mp}) แสดงในรูปที่ 3



รูปที่ 3 วงจรปรับค่าความนำแบบลิเนียร์ ชุด P (g_{mp})

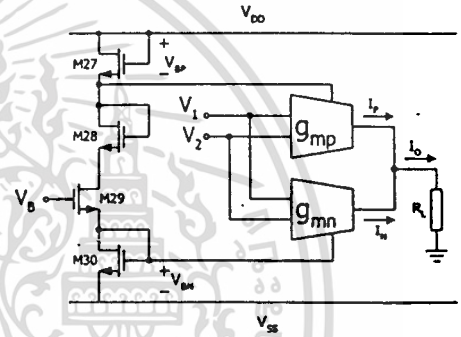
หลักการทำงาน ช่วงแรงดันอินพุทปฏิบัติงานและผลของ Body effect ของวงจรในรูปที่ 3 สามารถอธิบายได้เช่นเดียวกับวงจรในรูปที่ 2 และเมื่อ พิจารณาวงจรรูปที่ 3 จะเห็นว่า $(V_1-V_2)<0$ จะได้ $I_P>0$ และเมื่อ $(V_1-V_2)>0$ ทรานซิสเตอร์ M21 จะไม่ทำงาน ทำให้ $I_P=0$ และสามารถหาความสัมพันธ์ของแรงดันอินพุท (V_1-V_2) และกระแสเอาท์พุท (I_P)คือ

$$g_{mp} = \frac{I_P}{(V_1 - V_2)} = \begin{cases} K_p V_{BP}; & (V_1 - V_2) < 0 \\ 0; & (V_1 - V_2) > 0 \end{cases} \qquad (12)$$

วงจรปรับค่าความนำที่สมบูรณ์ เกิดจากรวมวงจรรูปที่ 2, 3 และวงจรแรงดันควบคุม ดังแสดงในรูปที่ 4 โดยวงจรแรงดันควบคุม มีลักษณะคล้ายกับวงจรแบ่งแรงดัน โดยจากรูปที่ 4 จะได้ว่า ถ้าทรานซิสเตอร์ M27 ถึง M30 มีขนาด (W / L) เท่ากันจะทำให้แรงดัน เกท – ซอร์ส ของทรานซิสเตอร์ M27 ถึง M30 มีค่าเท่ากันด้วย นั้นคือ แรงดันเกท – ซอร์สของ M27 (V_{BP}) เท่ากับแรงดันเกท-ซอร์สของ M30 (V_{BN})

$$V_{BP} = V_{BN} = \frac{V_B - V_{SS}}{2} \qquad (13)$$

โดยบล็อกของ g_{mn} แทนวงจรรูปที่ 2 และบล็อกของ g_{mp} แทนวงจรรูปที่ 3



รูปที่ 4 วงจรปรับค่าความนำแบบลิเนียร์ที่สมบูรณ์

จากรูปจะได้

$$I_{O.} = I_N + I_P = G_m(V_1 - V_2) \qquad (14)$$

ที่ $G_m = g_{mn} = g_{mp}$

โดยการที่จะทำให้ $g_{mn} = g_{mp}$ ทำได้โดยให้ $K_pV_{BP} = K_NV_{BN}$ เมื่อ $V_{BP} = V_{BN}$ ตามสมการ (13) และ $K = \frac{\mu C_{OX} W}{L}$ โดย μC_{OX} ขึ้นอยู่กับขบวนการผลิต ส่วน(W/L) สามารถกำหนดได้โดยผู้ออกแบบวงจร ดังนั้นเราสามารถกำหนดค่าของ (W/L) ของ K_pและของ K_N เพื่อที่จะทำให้ $K_p = K_N$ พิจารณาช่วงปฏิบัติงานของ V_B จะได้ว่า ช่วงของ V_B ต้องสอดคล้องกับสมการ (13) และ (7) คือ

$$\frac{V_B - V_{SS}}{2} + V_T < V_{GS}, V_{GS2} \qquad (15)$$

3. ผลการทดสอบ

เราได้จำลองการทำงานของวงจรในรูปที่ 4 ด้วยโปรแกรม PSpice โดยใช้โมเดลของทรานซิสเตอร์

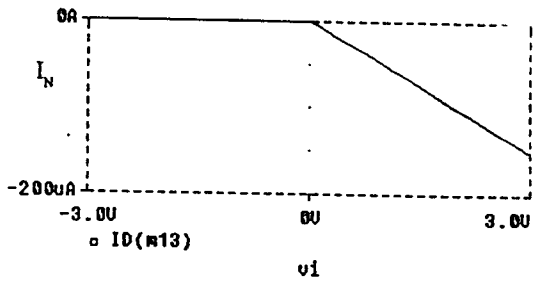
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทคโนโลยี 2μm ใน level 2 ของ European Silicon Structure: ES2 แบบ worst case แรงดันไฟเลี้ยงคือ V_{DD}= -V_{SS}= +2.5 V และขนาด W/L ของทรานซิสเตอร์ถูกแสดงในตารางที่ 1

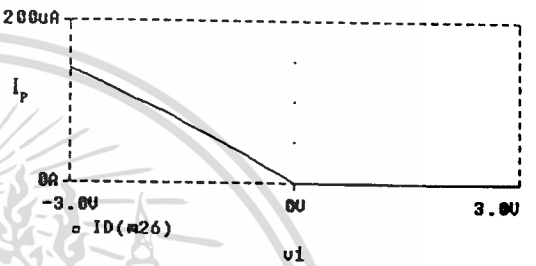
ทรานซิสเตอร์	ขนาด (W/L)
M1,M2	2/2
M3-M5,M25,M26	10/10
M6,M7,M19,M20	100/3
M8,M21	50/3
M9-M11	50/50
M12,M13	50/5
M14,M15	5.6/2
M16-M18	100/20
M22-M24	50/20
M27-M30	5/5

ตารางที่ 1 แสดงขนาดของทรานซิสเตอร์

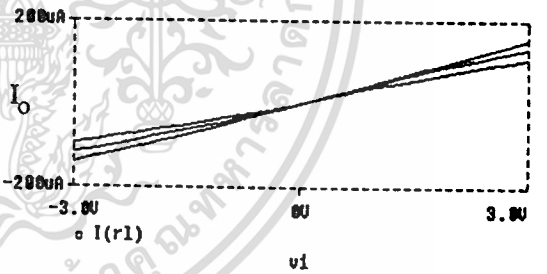
ในการทดสอบต่อขา Body ของทรานซิสเตอร์ทุกตัวเข้ากับไฟเลี้ยง ยกเว้นทรานซิสเตอร์ M27 ถึง M30 ที่ต่อขา Body เข้ากับขา Source โดยรูปที่ 5 แสดงกระแส I_N เมื่อค่า V_1= 0V และV_2 แปรค่าจาก +3 V ถึง -3 V ขณะที่ V_B= 0V (V_{BN}= V_{BP}= 1.25V) รูปที่ 6 แสดงกระแส I_P เมื่อค่า V_1= 0V และ V_2 แปรค่าจาก +3 V ถึง -3 V ขณะที่ V_B= 0V (V_{BN}= V_{BP}= 1.25V) รูปที่ 7 แสดงกระแส I_O เมื่อแปรค่า (V_1-V_2)จาก +3 V ถึง -3 V และแปรค่า V_B จาก 0 V ถึง –0.8 V step ละ 0.4 V รูปที่ 8 แสดงช่วงความถี่ตอบสนองของ วงจร เมื่อ (V_1-V_2)เป็นสัญญาณ sine ขนาด 2V_{P-P} และ V_B= 0 V ผลการวัดความผิดเพี้ยนทางฮาร์โมนิกรวม (THD)= 1.4% ที่แรงดันอินพุทมีขนาด 4 V_{P-P} และความถี่ 1 kHz



รูปที่ 5 กระแส I_N เมื่อแปรค่า (V_1-V_2)ขณะที่ V_B= 0V

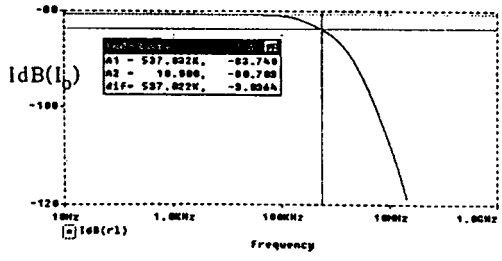


รูปที่ 6 กระแส I_P เมื่อแปรค่า (V_1-V_2)ขณะที่ V_B= 0V



รูปที่ 7 กระแส I_O เมื่อแปรค่า (V_1-V_2) และV_B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8 ผลการตอบสนองความถี่ของวงจร

สังเกตุว่า รูปที่ 5 และ รูปที่ 6 ค่า g_{mn}และ g_{mp} มีค่าแตกต่างกันเล็กน้อย ซึ่งเกิดจากความไม่สมพงษ์กันของ K_P กับ K_N และจากรูปที่ 8 สังเกตุว่าช่วงความถี่ปฏิบัติงานของวงจรไม่สูง (537KHz) ซึ่งเกิดจากคุณสมบัติของทรานซิสเตอร์ที่ทำงานในช่วงไม่อิ่มตัวและทรานซิสเตอร์ชนิด PMOS ซึ่งสามารถปรับปรุงช่วงความถี่ตอบสนองได้ดีขึ้น โดยปรับขนาด(W/L) ของทรานซิสเตอร์ให้เล็กลง

4.สรุป

หลักการของวงจรทรานสคอนดักแตนซ์ อาศัยการหักล้างของความไม่เป็นเชิงเส้นของ คู่ CMOS ที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรมีลักษณะเด่นดังนี้ ค่าความนำสามารถปรับได้ด้วยแรงดัน อิสระจากผลของ Body effect อินพุทของวงจรสามารถรับสัญญาณได้ทั้งสัญญาณเดี่ยวและสัญญาณผลต่าง ช่วงอินพุทปฏิบัติงานกว้างกว่าช่วงของระดับไฟเลี้ยง.

5 เอกสารอ้างอิง

[1] Y.P. Tsividis, Z. Czarnul and S.C. Fang, " MOS Transconductors and Integrator with High Linearity, " Electronics Letters, Vol. 22, pp. 245-246, 1986

[2] C. Czarnul and Y.P. Tsividis, " MOS Tunable Transconductor, " Electronic Letters, Vol. 22, pp. 721-722, 1986.

[3] Z. Wang and W. Guggenbuhl, " A Voltage-Controllable Linear CMOS Transconductor Using Bias Offset Technique," IEEE J. Solid-State Circuits, Vol. 23,pp. 315-317, Feb. 1990.

[4] J. Mahattanakul and C. Toumazou, " Independent Control of Transconductance Amplifier, " Electron. Lett, Vol. 32, No. 18,pp.1629-1630, Aug. 1996.

[5] วีระศักดิ์ หมุดหวัน และ จิรยุทธ์ มหัทธนกุล , "วงจรทรานส คอนดักเตอร์แบบเชิงเส้น ที่พัฒนาจากวงจรทรานสคอนดักเตอร์แบบกำลังสองถอดราก", ประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23 ,หน้า 669-672, 23-24 พฤศจิกายน 2543.

[6] A. A. El-Adawy and A. M. Soliman, " A Low-Voltage Single Input Class AB Transconductor With Rail-To-Rail Input Range," IEEE J. Circuit and Systems-Part I, Vol.47,No. 2,pp.236-242, Feb. 2000.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นายสมเกียรติ เพียงพรานทอง เกิดเมื่อวันที่ 31 มกราคม 2514 ที่อยู่ปัจจุบัน 39/166 หมู่บ้านทัศนีนิเวศ ซ.ประชาอุทิศ ถ.ประชาอุทิศ ข.ทุ่งครุ จ. กรุงเทพมหานคร สำเร็จ ปริญญาตรี (อส.บ.) จากมหาวิทยาลัยเอเชียอาคเนย์ สาขาวิศวกรรมไฟฟ้า ปี 2538 และปัจจุบันทำงานอยู่ที่ วิทยาลัยเทคโนโลยีธนบุรี ตำแหน่งอาจารย์ประจำ สาขาวิศวกรรมไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้