

ชุดควบคุมอุปกรณ์ไฟฟ้า
APPLICATION VIA AC LINE



โดย

นาย ฟัสถุญ์ สมมิตร

นาย รณรงค์ แสนบุญศรี

นาย อาตี เจะยะ

เลขหม.....
เลขทะเบียน 46227
วัน, เดือน, ปี 2 1 ส.ค. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดควบคุมอุปกรณ์ไฟฟ้า
APPLICATION VIA AC LINE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2544

ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่องชุดควบคุมอุปกรณ์ไฟฟ้า

ผู้จัดทำ

1. นาย ฟ้าศฤกษ์ สมมิตร 42515736
2. นาย รณรงค์ แสนวนุญศรี 42515740
3. นาย อาลี เจะยะ 42515760



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดควบคุมอุปกรณ์ไฟฟ้า

APPLICATION VIA AC LINE

1. นาย ฟ้าสฤษฎี สมมิตร 42515736
2. นาย รณรงค์ แสนบุญศรี 42515740
3. นาย อาลี เจะยะ 42515760

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการทดสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดควบคุมอุปกรณ์ไฟฟ้า

นาย ฟ้าสฤษฎี สมมิตร

นาย รณรงค์ แสนบุญศรี

นาย อาลี เจะยะ

อาจารย์ที่ปรึกษา อาจารย์ อธิธิภมิ บุญพิคำ

ปีการศึกษา 2544

บทคัดย่อ

ในปัจจุบัน มนุษย์ต้องการความสะดวกสบายในการดำรงชีวิตอยู่ และเครื่องอำนวยความสะดวกสบายในปัจจุบันนี้ส่วนใหญ่จะใช้ไฟฟ้าในการสั่งการทำงานทั้งนั้น และเนื่องจากการเปิดหรือปิดอุปกรณ์ไฟฟ้า ไม่สามารถเปิดหรือปิดจากที่ใดที่หนึ่งได้ และไม่สามารถเปิด ปิดอุปกรณ์ไฟฟ้าได้หลาย ๆ ตัวในที่เดียวกัน เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านสายเอซีนี้ทำให้เรามีความสะดวกสบายมากขึ้นและเป็นประโยชน์อย่างเห็นได้ชัด โดยใช้หลักการในการส่งผ่านสายเอซี คือ การมอดูเลต - ดิมอดูเลตสัญญาณแบบเอฟเอสเค และแบ่งการทำงานออกเป็น 2 ส่วนใหญ่ ๆ คือ ภาคส่งสัญญาณควบคุมและ ภาครับสัญญาณควบคุม

ABSTRACT

Presently, human need facilities, which mainly operated by the electricity, to support their survival. However, electrical appliances are scattered and can't be switched on and off at any one certain position for all items. The Equipment Controlled via AC line wiring is, therefore, conducted to address on such need. The Electronic Controller functions through the AC by Modulating – Demodulating the signal on the FSK basis. Its functioning comprises of 2 tasks which are Sending Controlling Signal and Receiving Controlling Signal

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	2
2.1 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89XX	2
2.2 การจัดขาของไมโครคอนโทรลเลอร์ MCS-51	4
บทที่ 3 ทฤษฎีที่เกี่ยวข้อง	8
3.1 วงจรเข้ารหัส (Encoder Circuit)	8
3.2 วงจรมอดูเลต (Modulated Circuit)	9
3.3 เอฟเอสเค (Frequency Shift Keying : FSK)	10
3.3.1 ตัวกำเนิดสัญญาณเอฟเอสเค (FSK Genertor)	10
3.3.2 เอฟเอสเคแบนวิดท์ (FSK bandwidth)	11
3.3.3 ลักษณะทั่วไปของไอซีเบอร์ XR2206	12
3.3.4 การทำงานของไอซี XR2206	12
3.3.5 การผลิต FSK (Frequency Shift Key)	13
3.4 วงจรดีมอดูเลท (Demodulate Circuit)	14
3.4.1 พื้นฐานเฟสล็อกลูป (Phase lock loop, PLL)	14
3.4.2 วีซีโอ (Voltage Control Oscillator)	15
3.4.3 เฟสดีเทคเตอร์ (Phase Detector)	15
3.4.4 ลักษณะทั่วไปของไอซีเบอร์ XR2211	15
3.4.5 การทำงานของไอซีเบอร์ XR2211	16
3.4.6 การออกแบบวงจรดีมอดูเลท	16
3.5 วงจรถอดรหัส (Decode Circuit)	17
3.5.1 คุณลักษณะการทำงานของไอซีเบอร์ MC145027	17
3.5.2 รายละเอียดการใช้งานขาต่างๆ ของไอซีเบอร์ MC 145027	17
3.5.3 สมการและตัวแปรที่เกี่ยวข้อง	17
3.6 วงจรรีไซเคิล	18
3.7 วงจรขับปลั๊กสัญญาณผ่านสายไฟ AC	19

สารบัญ(ต่อ)

	หน้า
บทที่ 4 หลักการโดยรวมของระบบ	20
4.1 ระบบการทำงานของภาคส่ง	20
4.1.1 หลักการทำงานของภาคส่ง	21
4.2 หลักการทำงานของภาค Encoder	22
4.3 หลักการทำงานของภาค Modulate	23
4.4 หลักการทำงานของภาค Demodulate	23
4.5 หลักการทำงานของภาค Decoder	24
4.6 หลักการทำงานของภาคเอาต์พุต	24
บทที่ 5 ผลการทดลอง	25
5.1 วงจรเข้ารหัส และ ถอดรหัส	25
5.1.1 วิธีการทดลอง	25
5.2 วงจรเข้ารหัส ต่อกับ วงจรมอดูเลท	26
5.3 วงจรดีมอดูเลท	27
สรุปและวิจารณ์	29
ภาคผนวก	

สารบัญภาพ

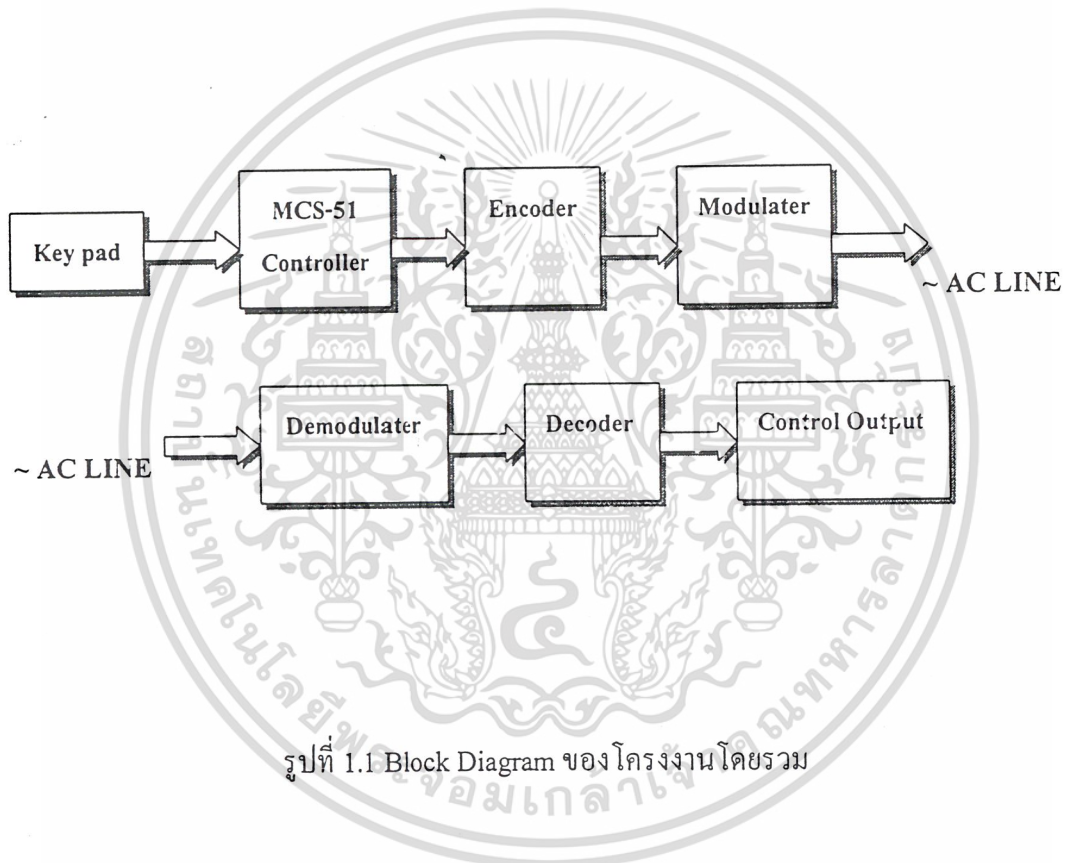
หน้า

รูปที่ 1.1	Block Diagram ของโครงงาน โดยรวม	1
รูปที่ 2.1	โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ในอนุกรม AT89CXX	3
รูปที่ 2.2	รายละเอียดโครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช	7
รูปที่ 2.3	การจัดขามาตรฐานของไมโครคอนโทรลเลอร์ MCS-51	7
รูปที่ 3.1	รูปคลื่นของข้อมูลที่ถูกเข้ารหัส	8
รูปที่ 3.2	สัญญาณอินพุตและเอาต์พุตของเอฟเอสเค	10
รูปที่ 3.3	การเบี่ยงเบนความถี่	11
รูปที่ 3.4	บล็อกไดอะแกรมการทำงานและขาต่าง ๆ ของไอซี XR2206	13
รูปที่ 3.5	บล็อกไดอะแกรมของเฟสล็อกลูป(PLL)	14
รูปที่ 3.6	บล็อกไดอะแกรมการทำงานและขาต่าง ๆ ของไอซีเบอร์ XR2211	15
รูปที่ 3.7	(ก) วงจรเรโซแนนซ์แบบอนุกรม (ข) วงจรเรโซแนนซ์แบบขนาน	18
รูปที่ 3.8	รูปวงจร AC Link (ภาคส่ง)	19
รูปที่ 3.9	รูปวงจร AC Link (ภาครับ)	19
รูปที่ 4.1	บล็อกไดอะแกรมโดยรวมของระบบ	20
รูปที่ 4.2	บล็อกไดอะแกรมของภาคส่ง	21
รูปที่ 4.3	วงจรภาคส่ง	21
รูปที่ 4.4	รูปวงจรเข้ารหัส	22
รูปที่ 4.5	รูปวงจรภาค Modulate	23
รูปที่ 4.6	รูปวงจรภาค Demodulate	23
รูปที่ 4.7	รูปวงจร Decoder	24
รูปที่ 4.8	วงจรขับโหลด	24
รูปที่ 5.1	สัญญาณที่ขา 15 ของ MC145026 ที่ Address 11111	25
รูปที่ 5.2	สัญญาณที่ขา 15 ของ MC145026 ที่ Address 01010	25
รูปที่ 5.3	รูปสัญญาณขณะยังไม่ต่อกับวงจรเข้ารหัส	26
รูปที่ 5.4	รูปสัญญาณมอดูเลทกับสัญญาณ Address 11111 จากวงจรเข้ารหัส	26
รูปที่ 5.5	รูปสัญญาณมอดูเลทกับสัญญาณ Address 01010 จากวงจรเข้ารหัส	27
รูปที่ 5.6	รูปสัญญาณจากขา 7 ของวงจรดีมอดูเลท ขณะป้อน Address 11111	27
รูปที่ 5.7	รูปสัญญาณจากขา 7 ของวงจรดีมอดูเลท ขณะป้อน Address 01010	28

บทที่ 1

บทนำ

ปัจจุบันการพัฒนาทางด้านเทคโนโลยีต่างๆ ได้ถูกนำมาใช้ในชีวิตประจำวันมากมาย เพื่ออำนวยความสะดวกสบาย โครงการนี้ได้นำเทคนิคการควบคุมการปิดเปิดอุปกรณ์ไฟฟ้า 7 ช่อง โดยการควบคุมผ่านทางคีย์บอร์ด ซึ่งในการติดต่อสื่อสาร จะใช้สายเพียง 2 เส้นส่งผ่านข้อมูลผ่านสายไฟ AC LINE ทำให้สามารถติดตั้งได้ง่าย และประหยัดสาย อีกทั้งสามารถแสดงสถานะของอุปกรณ์แต่ละตัวโดยจอ LCD ได้ โครงการนี้สามารถนำไปประยุกต์ใช้งานได้หลากหลายตามความเหมาะสม



รูปที่ 1.1 Block Diagram ของโครงการโดยรวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ที่ใช้ในโครงงานนี้มีหน่วยความจำภายในเป็นแบบแฟลช(flash memory) ของ Atmel Corporation มีเบอร์ชิ้นต้นด้วย AT89 เหตุผลที่ใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ในการเรียนรู้มีด้วยกันหลายประการดังนี้

1. หน่วยความจำโปรแกรมภายในตัวไมโครคอนโทรลเลอร์เป็นแบบแฟลช ทำให้สามารถลบและเขียนใหม่ได้นับพันครั้ง จึงสามารถใช้งานในรูปแบบของไมโครคอนโทรลเลอร์ชิปเดี่ยวไม่ต้องใช้หน่วยความจำภายนอก ส่งผลให้สามารถใช้งานพอร์ตอินพุทเอาต์พุทของไมโครคอนโทรลเลอร์ได้อย่างเต็มประสิทธิภาพ
2. ต้นทุนและเวลาในการพัฒนาระบบไมโครคอนโทรลเลอร์ลดลงอย่างมาก เนื่องจากไม่ต้องใช้เครื่องมือพัฒนาจำพวกอิมูเลเตอร์และเครื่องโปรแกรมอีพรอม
3. บริษัทผู้ผลิต ได้ทำการผลิตไมโครคอนโทรลเลอร์ตระกูลนี้ออกมาหลายเบอร์ และมีความสามารถแตกต่างกันไป ทำให้มีทางเลือกในการใช้งานสูง
4. ด้วยการใช้หน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ทำให้สามารถป้องกันการคัดลอกข้อมูลของหน่วยความจำโปรแกรมได้เป็นอย่างดี
5. ในบางเบอร์ของไมโครคอนโทรลเลอร์ที่ผลิตโดย Atmel สามารถทำการโปรแกรมข้อมูลในหน่วยความจำโปรแกรมได้โดยไม่ต้องถอดตัวไมโครคอนโทรลเลอร์ออกมาทำการโปรแกรมใหม่หรือเรียกว่า การโปรแกรมในวงจร หรือ ในระบบ(In-system programming) โดยใช้ลักษณะการติดต่อแบบ SPI (Serial Peripheral Interface) ทำให้การพัฒนาหรือการซ่อมบำรุง ตลอดจนการปรับปรุงหรืออัปเดตข้อมูลในหน่วยความจำโปรแกรมทำได้ง่าย สะดวก ภายใต้งบประมาณที่ไม่สูงมากนัก
6. ชุดคำสั่งและสถาปัตยกรรมพื้นฐานเหมือนกับไมโครคอนโทรลเลอร์ MCS-51 ของผู้ผลิตอื่นไม่ว่าจะเป็นอินเทล, ซิเมนส์ หรือดัลลัส

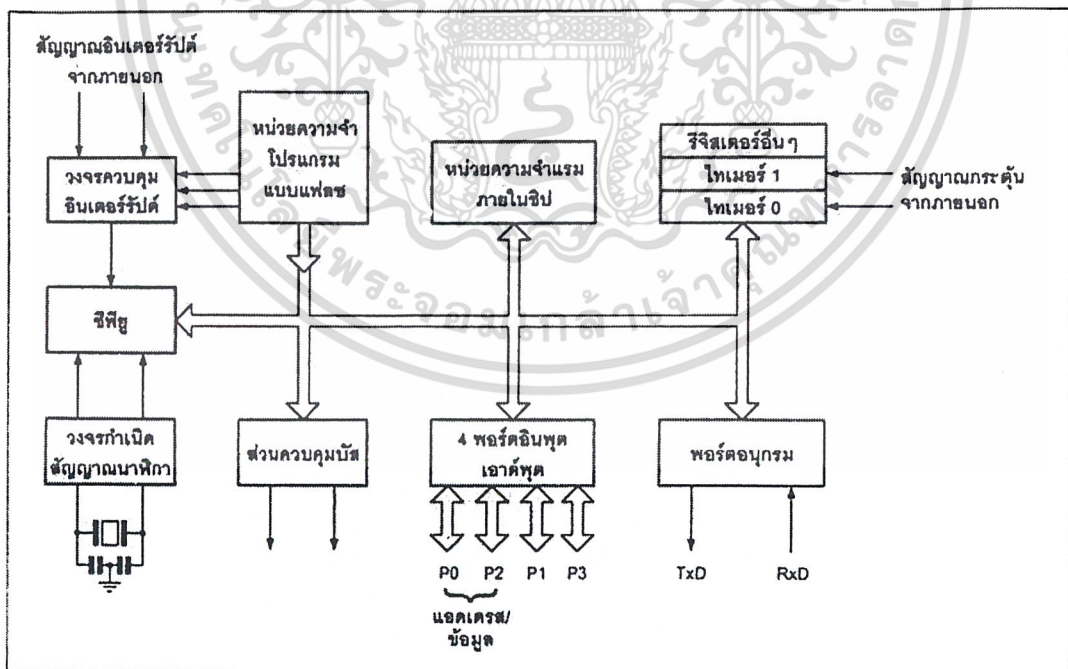
2.1 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ตระกูล MCS-51 อนุกรม AT89XX

- เป็นไมโครคอนโทรลเลอร์ที่ใช้ซีพียูขนาด 8 บิต
- ภายในมีหน่วยความจำโปรแกรมเป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรม ในบางเบอร์จะมีหน่วยความจำแบบอีพีรอมเพิ่มเติม
- ขาพอร์ตเป็นแบบสองทิศทาง สามารถใช้งานเป็นได้ทั้งอินพุตและเอาต์พุต
- มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์
- ไทเมอร์/เคาน์เตอร์ขนาด 16 บิตอย่างน้อย 2 ตัว
- สามารถรองรับแหล่งกำเนิดอินเทอร์รัปต์ได้ 6 ประเภท
- สามารถขยายหน่วยความจำภายนอกเพิ่มเติมได้สูงสุด 64 กิโลไบต์
- มีวงจรกำเนิดสัญญาณนาฬิกาอยู่ในภายใน
- มีวงจรสื่อสารอนุกรมแบบ SPI สำหรับในอนุกรม AT89SXX
- มีวอตช์ด็อกไทมเมอร์ในตัว สำหรับในอนุกรม AT89SXX

ในรูปที่ 1 เป็นโครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89CXX จะเห็นได้ว่า โครงสร้างของ AT89CXX จะเหมือนกับไมโครคอนโทรลเลอร์ตระกูล MCS-51 พื้นฐานหากแต่แตกต่างกันเฉพาะหน่วยความจำโปรแกรมแบบแฟลชที่เพิ่มเติมเข้ามา หากเป็นไมโครคอนโทรลเลอร์ในอนุกรม 87XX หน่วยความจำโปรแกรมภายในจะเป็นแบบอีพีรอม และบางเบอร์สามารถโปรแกรมได้เพียงครั้งเดียว



รูปที่ 2.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช
ในอนุกรม AT89CXX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เบอร์ของไมโครคอนโทรลเลอร์	หน่วยความจำโปรแกรม	หน่วยความจำข้อมูล	จำนวนไทมเมอร์/ เคาน์เตอร์ 16 บิต
AT89C1051	แบบแฟลช ขนาด 1 กิโลไบต์	แรม 64 ไบต์	1
AT89C2051	แบบแฟลช ขนาด 2 กิโลไบต์	แรม 128 ไบต์	2
AT89C51	แบบแฟลช ขนาด 4 กิโลไบต์	แรม 128 ไบต์	2
AT89C52	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์	3
AT89C55	แบบแฟลช ขนาด 20 กิโลไบต์	แรม 256 ไบต์	3
AT89S8252	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์ อีอีพรอม 2 กิโลไบต์	3
AT89S53	แบบแฟลช ขนาด 12 กิโลไบต์	แรม 256 ไบต์	3

ตารางที่ 1 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชที่ Atmel ผลิตขึ้นและใช้ในการอ้างอิงในหนังสือเล่มนี้

ในตารางที่ 1 แสดงรายละเอียดบางส่วนของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 แต่ละเบอร์ที่ Atmel ผลิตขึ้น และมีใช้งานอยู่ในปัจจุบัน

2.2 การจัดหาของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีสถาปัตยกรรมและขาใช้งานพื้นฐานเหมือนกันดังแสดงในรูปที่ 3 และ 4 โดยมีรายละเอียดขั้นต้น ดังนี้

ขา Vcc ใช้สำหรับต่อไฟเลี้ยง +5v

ขา GND เป็นขากราวด์ สำหรับต่อกับกราวด์ของระบบ

ขาพอร์ต 0 (P0.0 - P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็น ได้ทั้งอินพุตและเอาต์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้ โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับสาย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนี้ขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ต่ำของหน่วยความจำภายนอก (A0-A7) และขาข้อมูล (D0-D7) โดยใช้กระบวนการมัลติเพล็กซ์เข้าช่วย เพื่อสลับการทำงานให้เป็นที่ทั้งขาติดต่อแอดเดรสและขาข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาพอร์ต 1 (P1.0-P1.7) มี 8 ขาแต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุทและเอาต์พุทสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 1 ขาใดขาหนึ่งเป็นอินพุทสามารถทำได้โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับ นอกจากนี้ในอนุกรม AT89SXX จะใช้ขา P1.0 เป็นขาอินพุทสำหรับนับค่าของไทเมอร์ 2 และ P1.1 เป็นขาอินพุททริกเกอร์ของไท-เมอร์ 2 ในขณะที่ขา P1.4 ถึง P1.7 เป็นขาสำหรับเชื่อมต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ

ขาพอร์ต 2 (P2.0 - P2.7) มี 8 ขาแต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุทและเอาต์พุทสำหรับใช้งานทั่วไปถ้าหากต้องการกำหนดให้ขาพอร์ต 2 ขาใดขาหนึ่งเป็นอินพุทสามารถทำได้โดยการเขียนข้อมูล “1” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับ ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย(float) จึงมีอินพุทอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุทได้ นอกจากนี้ขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก(A8-A15)

ขาพอร์ต 3 (P3.0 - P3.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุทและเอาต์พุทสำหรับใช้งานทั่วไปถ้าหากต้องการกำหนดให้ขาพอร์ต 3 ขาใดขาหนึ่งเป็นอินพุทสามารถทำได้โดยการเขียนข้อมูล 1 ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อกับ ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอยขาที่มีหน้าที่การใช้งานพิเศษ ดังมีรายละเอียดขั้นต้นต่อไปนี้

- P3.0 ใช้เป็นขาอินพุทสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรม หรือขา RXD
- P3.1 ใช้เป็นขาอินพุทสำหรับส่งข้อมูลจากการสื่อสารแบบอนุกรม หรือขา TXD
- P3.2 ใช้เป็นขาอินพุทสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่องที่ 0 หรือขา INTI
- P3.3 ใช้เป็นขาอินพุทสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่องที่ 1 หรือขา INIT
- P3.4 ใช้เป็นขาอินพุทสำหรับรับสัญญาณไทเมอร์จากภายนอกช่องที่ 0 หรือขา T0
- P3.5 ใช้เป็นขาอินพุทสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่องที่ 1 หรือจาก T1
- P3.6 ใช้เป็นขาสัญญาณ WR ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก
- P3.7 ใช้เป็นขาสัญญาณ RD ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

ขารีเซต ใช้ในการรีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยในการป้อนสัญญาณเพื่อรีเซต สถานะที่ขานี้ต้องอยู่ในระดับรีเซตอย่างน้อย 2 แมกซีนไซเคิล โดยที่วงจรกำเนิดสัญญาณนาฬิกายังคงทำงานต่อเนื่องไปอย่างเป็นปกติ

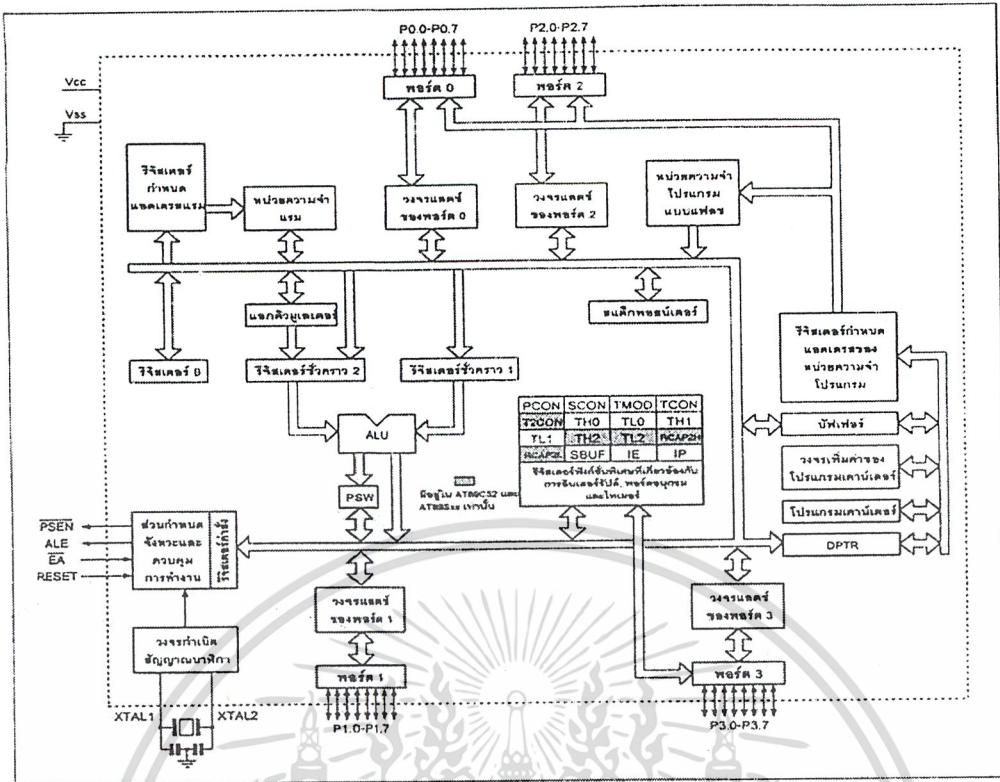
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาALE/PROG (Address Latch Enable/Program pulse input) เป็นขาที่ใช้ในการควบคุมการแลตช์ของขาพอร์ต 0 เมื่อมีการใช้งานหน่วยความจำภายนอก นอกจากนั้นขานี้ยังใช้เป็นขาสำหรับรับพัลส์ของการโปรแกรมสำหรับโปรแกรมข้อมูลลงในไมโครคอนโทรลเลอร์ MCS-51 ในรุ่นที่มีหน่วยความจำโปรแกรมเป็นแบบอีอีพรอม

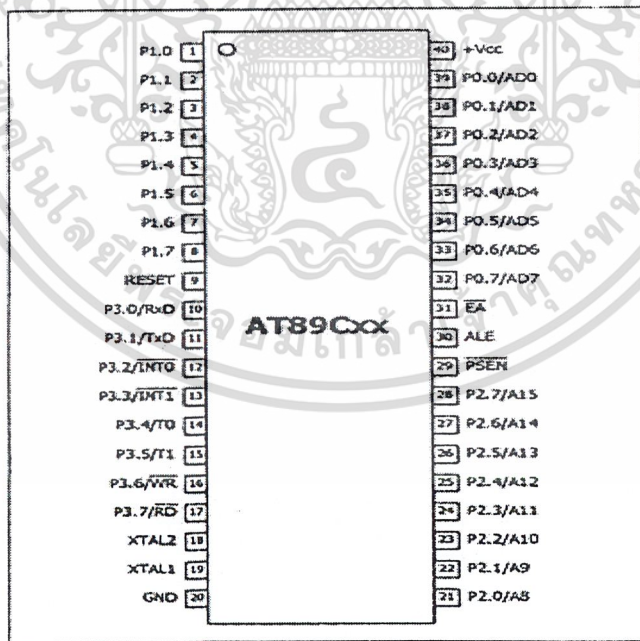
ขาPSEN (Program Store Enable) ขานี้ใช้ในการส่งสัญญาณเพื่อร้องขอติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์ ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก ตัวไมโครคอนโทรลเลอร์ จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้ง ในแต่ละเมซินไซเคิลเกิด แต่ถ้าหากติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะไม่มีการส่งสัญญาณใด ๆ ออกมา

ขาEA/Vpp (External Access enable/Programming voltage input) ใช้สำหรับเลือกการติดต่อกับหน่วยความจำโปรแกรมจากภายนอกหรือภายในตัวไมโครคอนโทรลเลอร์ ถ้าหากขานี้เป็น 0 เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอก แต่ถ้าหากขานี้เป็น "1" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ นอกจากนี้ ขานี้ยังใช้เป็นขาอินพุตสำหรับรับแรงดันไฟสูงสำหรับการโปรแกรมหน่วยความจำภายในไมโครคอนโทรลเลอร์ สำหรับในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ต้องการแรงดันสำหรับการโปรแกรม +12V

ขาSTAL1 และ STAL2 เป็นขาสำหรับต่อคริสตอลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์



รูปที่ 2.2 รายละเอียดโครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช



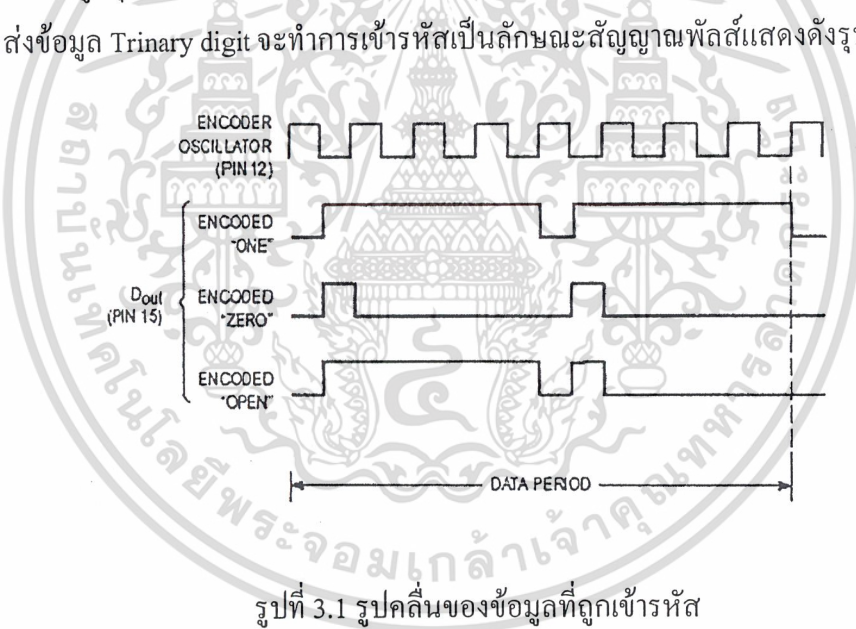
รูปที่ 2.3 การจัดขามาตรฐานของไมโครคอนโทรลเลอร์ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น. ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 ทฤษฎีที่เกี่ยวข้อง

3.1 วงจรเข้ารหัส (Encoder Circuit)

คุณลักษณะการทำงานของ IC MC 145026 ที่ขาอินพุต A1-A5 และ A6/D6-A9/D9 จะเปิดตัว กำหนดสถานะข้อมูลแบบอนุกรมที่เอาต์พุต โดยแต่ละขาเป็นได้ถึง 3 สถานะ (Low, High หรือ Open) เมื่อขา TE มีระดับ Logic Low จะมีข้อมูลออกมาทางเอาต์พุตเหมือนกัน 2 ชุด ช่วงเวลานี้จะ ไม่มีการส่งสัญญาณอื่นและตราบใดที่ขา TE ยังคงเป็น Logic Low การเข้ารหัสและการส่งข้อมูลก็ ยังคงเป็นไปอย่างต่อเนื่อง หลังจากที่เปิดเครื่องแล้ว IC MC 145026 มีความสามารถที่จะส่งข้อมูล ต่อเนื่องไปได้เรื่อย ๆ ถ้าหากขา TE เป็น Logic Low แต่อย่างไรก็ตาม ในการใช้งานจะไม่ออกแบบ ให้มีการนำเอาข้อมูลชุดแรกที่ได้ไปใช้ทันทีที่เปิดเครื่อง เนื่องจากข้อมูลชุดแรกไม่ถูกต้องในแต่ละ ครั้งที่มีการส่งข้อมูล Trinary digit จะทำการเข้ารหัสเป็นลักษณะสัญญาณพัลส์แสดงดังรูปที่ 3.1



รูปที่ 3.1 รูปคลื่นของข้อมูลที่ถูกเข้ารหัส

จากรูปที่ 3.1 พบว่าเมื่อมีการเข้ารหัสเป็นลอจิกศูนย์ สัญญาณที่ปรากฏจะเป็นพัลส์สั้น ๆ สองลูกเรียงกันไป ส่วนลอจิกหนึ่งจะมีลักษณะพัลส์ยาว ๆ สองลูกเรียงกันไป และเมื่อเป็นลอจิกเปิด (High impedance) จะมีลักษณะพัลส์ยาวตามด้วยพัลส์สั้น ๆ เนื่องจากสถานะทางด้านเอาต์พุต เกิดการเปลี่ยนแปลงได้ง่ายตามสถานะของอินพุต ดังนั้นสัญญาณที่ป้อนที่อินพุตควรจะมีค่าคงที่ คือที่สถานะ High ควรจะมีค่าเท่ากับ V_{dd} หรือถ้าเป็นสถานะ Low ก็ควรมีค่าเป็น V_{ss} (Ground) เมื่อพิจารณาที่ขา TE ภายในจะมีอุปกรณ์ที่ทำหน้าที่ pull up ถ้าหากขา TE มีสถานะ High ตลอด การ

เข้ารหัสจะไม่สามารถกระทำได้เลย การผลิตความถี่จะหยุด แต่ถ้าขา TE มีสถานะ Low เมื่อใดการผลิตความถี่ก็จะเริ่มต้นขึ้น ยังผลให้สามารถส่งข้อมูลผ่าน ไปยังขา data out ได้

การทำงานของวงจรผลิตความถี่ จะถูกกำหนดโดยอุปกรณ์ภายนอก (RC) ที่จะนำมาต่อกำหนดได้จากสมการ 3.1,3.2 และ 3.3

$$f_{osc} = \frac{1}{2} \cdot 3R_{tc}C_{tc} \quad (3.1)$$

$$C_{tc} = C_{tc} + 20\text{pf} \quad (3.2)$$

$$R_s = 2R_{tc} \quad (3.3)$$

โดยที่ C_{tc} และ R_{tc} มีคุณสมบัติดังนี้

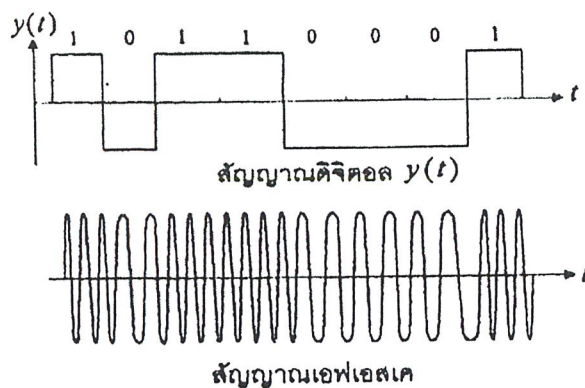
$$400\text{pf} < C_{tc} < 15\mu\text{F}, R_{tc} > 10\text{K}$$

3.2 วงจรมอดูเลต (Modulated Circuit)

ขบวนการในการแปลงข้อมูลอินพุตหรือสัญญาณอินพุตให้เป็นสัญญาณที่มีความเหมาะสมในการที่จะส่งไปในตัวกลางหนึ่ง ซึ่งถ้าใช้เทคนิคในการเข้ารหัสที่เหมาะสมแล้ว ก็จะได้ประสิทธิภาพสูงสุดในการส่งผ่านข้อมูลศูนย์เข้าไปในตัวกลางนั้น ๆ ดังนั้น จึงแบ่งการแปลงรหัสตามลักษณะของข้อมูลและสัญญาณได้ 4 วิธีคือ

1. การแปลงข้อมูลดิจิทัลให้เป็นสัญญาณดิจิทัล (Digital data to digital signal)
2. การแปลงข้อมูลอนาลอกให้เป็นสัญญาณดิจิทัล (Analog data to digital signal)
3. การแปลงข้อมูลอนาลอกให้เป็นสัญญาณอนาลอก (Analog data to analog signal)
4. การแปลงข้อมูลดิจิทัลให้เป็นสัญญาณอนาลอก (Digital data to analog signal)

การแปลงข้อมูลดิจิทัลให้เป็นสัญญาณอนาลอก กรณีที่คุ้นเคยมากที่สุดก็คือการส่งผ่านข้อมูลดิจิทัลเข้าไปในโครงข่ายโทรศัพท์ ดังนั้นอุปกรณ์ดิจิทัลจึงถูกต่อเข้ากับโครงข่ายโอยผ่านโมเด็ม ซึ่งจะทำหน้าที่เปลี่ยนข้อมูลดิจิทัลให้เป็นสัญญาณอนาลอก และในทางกลับกันก็เปลี่ยนสัญญาณอนาลอกให้กลับมาเป็นข้อมูลดิจิทัลทางด้านรับ



รูปที่ 3.2 สัญญาณอินพุตและเอาต์พุตของเอฟเอสเค

โดยข้อมูลที่จะส่งออกไปจะถูกรวมอูเลททางด้านส่ง และตีโมอูเลททางด้านรับ เพื่อแยกสัญญาณข่าวสารที่ส่งออกมาจาก “สัญญาณพาห้” และเทคนิคการรวมสัญญาณทางดิจิทัล (Digital Modulation Techniques) ที่ถูกนำมาใช้อย่างกว้างขวางคือ

1. แบบเอฟเอสเค (Frequency Shift Keying)
2. แบบพีเอสเค (Phase Shift Keying)
3. แบบคิวเอเอ็ม (Quadrature Amplitude Modulation)

3.3 เอฟเอสเค (Frequency Shift Keying : FSK)

เป็นการมอดูเลชันแบบหนึ่ง ซึ่งมีทฤษฎีที่เกี่ยวข้องดังนี้

3.3.1 ตัวกำเนิดสัญญาณเอฟเอสเค (FSK Genertor)

ตัวกำเนิดสัญญาณเอฟเอสเคก็คือตัวส่งสัญญาณเอฟเอสเค ซึ่งมีหลักการที่ว่า เมื่อข้อมูลที่เป็นสัญญาณดิจิทัลที่มีลักษณะเป็นข้อมูลไบนารี จะทำให้ความถี่เลื่อนเบี่ยงเบนไปตามการเปลี่ยนแปลงข้อมูลไบนารีที่เข้ามา ดังนั้นสัญญาณทางด้านเอาต์พุตของตัวกำเนิดสัญญาณเอฟเอสเคจะอยู่ในรูปของความถี่ที่มีการเปลี่ยนแปลงจากสถานะลอจิก “1” เป็นลอจิก “0” (หรือในทางกลับกันคือจากสถานะลอจิก “0” เป็นลอจิก “1”) สัญญาณเอาต์พุตจาก เอฟเอสเค ก็จะเลื่อนความถี่ระหว่างสองความถี่ด้วยกันคือ ความถี่ที่ลอจิก “1” หรือ มาร์คเฟรีควนซี (f_m) และความถี่ที่ลอจิก “0” หรือ สเปซเฟรีควนซี (f_s)

การเปลี่ยนแปลงหรือการเลื่อนของความถี่แต่ละครั้งจะเกิดขึ้น เมื่อสถานะของลอจิกด้านสัญญาณเข้าเปลี่ยนแปลง นั่นคือ อัตราการเปลี่ยนแปลงของสัญญาณออกจะเท่ากับอัตราการเปลี่ยนแปลงเข้าซึ่งในดิจิทัลมอดูเลชันนั้น อัตราการเปลี่ยนแปลงของสัญญาณทางด้านอินพุตของตัว

กำเนิดสัญญาณเอฟเอสเค จะเรียกว่า “อัตราบิต” หรือ Bit rate มีหน่วยเป็นบิตต่อวินาที ส่วนอัตราเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนแปลงของสัญญาณด้านเอาต์พุต ของตัวกำเนิดสัญญาณเอฟเอสเค เรียกว่า “อัตราบอด” หรือ Baud rate ดังนั้นในการส่งข้อมูลด้วยเทคนิค เอฟเอสเค อัตราบิตจะเท่ากับอัตราบอดเสมอ

3.3.2 เอฟเอสเคแบนด์วิดท์ (FSK bandwidth)

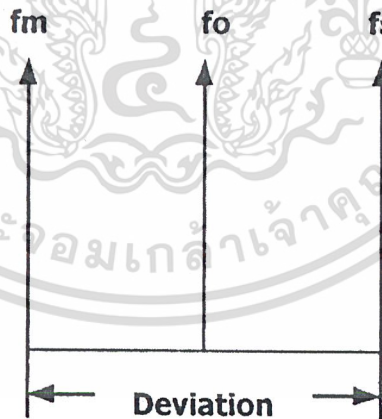
ในระบบการสื่อสารข้อมูลที่สื่อสารกันด้วยสัญญาณอนาล็อก แบนด์วิดท์เป็นสิ่งที่ต้องพิจารณาเป็นอันดับแรก เนื่องจากวิธีการเอฟเอสเคอยู่บนพื้นฐานเดียวกันกับวิธีการของ เอฟเอ็ม ดังนั้นการอธิบายถึงสูตรต่างๆ ก็ใช้หลักการของเอฟเอ็มทุกอย่างจากรูปที่ 3.3 ได้แสดงถึงตัว FSK Modulator ซึ่งใช้หลักการของ วีซีโอ จะเห็นว่าอัตราการเปลี่ยนแปลงที่เร็วที่สุดของสัญญาณที่เหลี่ยมนั่นเอง

ความถี่หลักของคลื่นที่เหลี่ยม จะมีค่าครึ่งหนึ่งของบิตเรท ดังนั้นถ้าจะทำการพิจารณาเฉพาะความถี่หลักเพียงอย่างเดียวแล้วความถี่สูงสุดของสัญญาณดิจิทัลที่ต้องการนำมาถอดเลขแบบเอฟเอสเค จะเท่ากับครึ่งหนึ่งของบิตเรทคือ

$$f_{\text{Omax}} = \text{Bit rate}/2 \quad (3.4)$$

เมื่อ f_{Omax} = ความถี่สูงสุดของสัญญาณดิจิทัลที่นำมาถอดเลข

ความถี่กลาง (Center Frequency = f_0) ของวีซีโอจะอยู่ในตำแหน่งกลางระหว่างมาร์คฟรีควเอนซ์กับสเปซฟรีควเอนซ์ ดังรูปที่ 3.3



รูปที่ 3.3 การเบี่ยงเบนความถี่

ลอจิก 1 ด้านอินพุตจะเลื่อนความถี่ของวีซีโอ จาก f_0 ไปเป็น f_s จะเห็นได้ว่าการเปลี่ยนแปลงของข้อมูล ไบนารีด้านอินพุตจาก “1” ไปเป็น “0” หรือจาก “0” ไปเป็น “1” จะทำให้ความถี่เอาต์พุตของ วีซีโอ เลื่อนหรือเบี่ยงเบนไปมาระหว่าง f_m กับ f_s

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

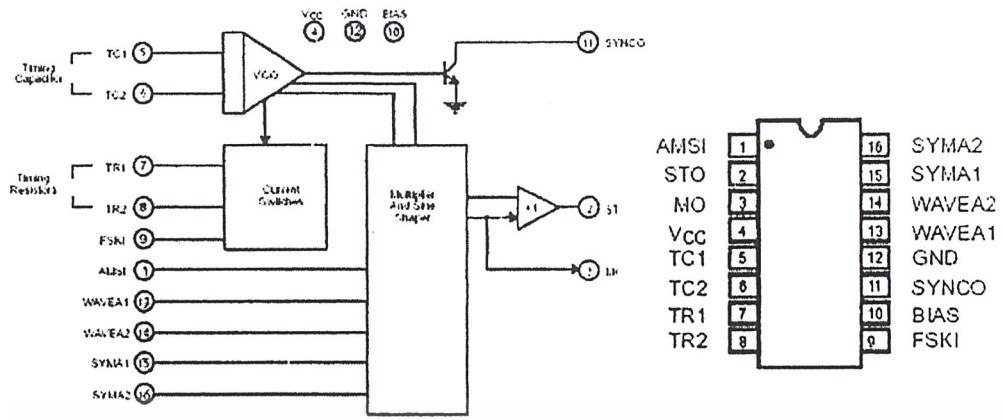
3.3.3 ลักษณะทั่วไปของไอซีเบอร์ XR2206

ไอซีเบอร์ XR2206 เป็น โมโนลิทิกฟังก์ชันเนอเรเตอร์ มีความสามารถในการผลิตคลื่นรูปไซน์, รูปสามเหลี่ยม, รูปสี่เหลี่ยม และ รูปแรมป์ได้ โดยมีความถี่ตั้งแต่ไม่กี่เฮิรตซ์จนถึงหลายร้อยกิโลเฮิรตซ์โดยต่อกับวงจรภายนอกอีกชนิดน้อย นอกจากนี้นี้ยังสามารถที่จะนำไอซี XR2206 มาควบคุมขนาดและความถี่ (AM , FM) และ phase shift or frequency shift keying สำหรับไอซีเบอร์ XR2206 นี้มีแพคเกจ 16 ขา สามารถที่จะใช้กับไฟเลี้ยงตัวเดียวในช่วง 10 ถึง 26 โวลต์ หรือ ไฟเลี้ยงคู่ 5 ถึง 13 โวลต์

3.3.4 การทำงานของไอซี XR2206

ในรูปที่ 3.4 ได้แสดงถึงบล็อกไดอะแกรมแต่ละส่วนของไอซี XR2206 หัวใจสำคัญของส่วนนี้คือ วัชโร (Voltage Controlled Oscillator) ซึ่งจากรูปจะเห็นได้ว่า มีคาปาซิเตอร์จัดเวลา (Timing capacitor) ซึ่งมีค่าในช่วง $1000\text{pF} - 100\mu\text{F}$ ต่อที่ขา 5 และ 6 ซึ่งเป็นอินพุตของ VCO สำหรับตัวต้านทานจัดเวลา (Timing resistor) จะต่อที่ขา 7 หรือ 8 ซึ่งจะอยู่ระหว่าง $1\text{K}\Omega - 2\text{M}\Omega$ ค่าของตัวต้านทานจัดเวลา และตัวเก็บประจุเวลานั้น จะมีผลต่อความถี่ในการออสซิเลตซึ่งมีค่า $f_0 = 1/RC$ จะเห็นได้ว่าเราสามารถที่จะเปลี่ยนค่า R หรือ C เพื่อให้ความถี่เปลี่ยนแปลงได้ แต่เพื่อที่จะให้เกิดการคงที่ของ อุณหภูมิ (Temperature stability) และความเพี้ยนของสัญญาณไซน์น้อยที่สุด ควรจะให้ค่าของ รีซิสเตอร์มีค่าอยู่ระหว่าง $4\text{K}\Omega - 200\text{K}\Omega$

ในการเลือกต่อตัวต้านทานเวลาจัดเวลานั้นจะต่อกับขา 7 หรือ 8 เราจะพิจารณาโดยดูว่า จะมีการป้อนสัญญาณที่ขา FSK input (ขา 9) หรือไม่ ถ้าขา FSK input นั้นเปิดวงจร หรือต่อกับแรงดันมากกว่า 2 V จะต่อตัวต้านทานเข้าที่ขา 7 ในทางกลับกัน ถ้าขา FSK input ต่อกับแรงดันที่ต่ำกว่า 1 V จะต้องต่อตัวต้านทาน รูปคลื่นแรมป์ที่ได้จากส่วนของ VCO ของไอซี XR2206 จะถูกนำไปเข้ายังส่วนของ multiplier and shaper block อีกที ซึ่งส่วนนี้ทำหน้าที่คล้ายกับวงจรขยายความแตกต่าง ซึ่งจะทำให้ที่ขา 2 เป็นบัฟเฟอร์เอาต์พุตที่มีอิมพีแดนซ์เท่ากับ $600\ \Omega$ และเอาต์พุตอิมพีแดนซ์ที่ขา 3 มีค่าสูงสุดในกรณีที่เปิดวงจรที่ขา 13 และ 14 (open circuit) จะมีผลทำให้เอาต์พุตที่ขา 2 และขา 3 นั้นผลิตคลื่น ไซน์ออกมา ถ้ามีการปรับแต่งที่ถูกต้องและเหมาะสมจะทำให้คลื่นรูปไซน์ที่ได้มีความเพี้ยนเพียง 0.5% เท่านั้นเอง



รูปที่ 3.4 บล็อกไดอะแกรมการทำงานและขาต่าง ๆ ของไอซี XR2206

3.3.5 การผลิต FSK (Frequency Shift Key)

ขณะที่ FSK อินพุต (ขา 9) ของไอซี XR2206 ไม่ได้ต่ออะไรหรือการป้อนสัญญาณไฟเลี้ยงที่มีขนาดเกิน 2 V เมื่อเทียบกับระดับสัญญาณแรงดันที่เป็นลบ ขา 7 ซึ่งเป็นรีซีสเตอร์จัดเวลาจะถูกเลือกเพื่อใช้ความถี่จากการคำนวณของ R1 และ C1 ตามข้างต้น แต่เมื่อกรณีที่ขา FSK อินพุตถูกต่อกับสัญญาณไฟเลี้ยงที่มีขนาดหรือจ่ายแรงดันในระดับที่ต่ำกว่า 1 V เพื่อที่เทียบกับสัญญาณที่เป็นไฟลบ ดังนั้นจะทำให้ได้ให้สัญญาณที่มีความถี่ชุดหนึ่งโดยมีความถี่ซึ่งคำนวณจาก R4 และ C1 ด้วยเหตุนี้เองทำให้ไอซี XR2206 สามารถใช้ในการ “frequency shift keying” โดยวิธีการง่าย ๆ ดังแสดงไว้ในรูป 3.4 สำหรับที่ขา 9 นั้นเราป้อนสัญญาณพัลส์เข้าแทน

สมการที่ใช้ในการออกแบบ

$$f_0 = (f_m + f_s)/2 \tag{3.5}$$

$$f_m = 1/R_m.C \tag{3.6}$$

$$f_s = 1/R_s.C \tag{3.7}$$

หาอัตราเร็วบิต (bit rate)

$$ff = 1/2T_b \tag{3.8}$$

$$= br/2 \tag{3.9}$$

หาแบนด์วิดท์ (BW)

$$BW = (f_m + 2.ff) - (f_s - 2.ff) \tag{3.10}$$

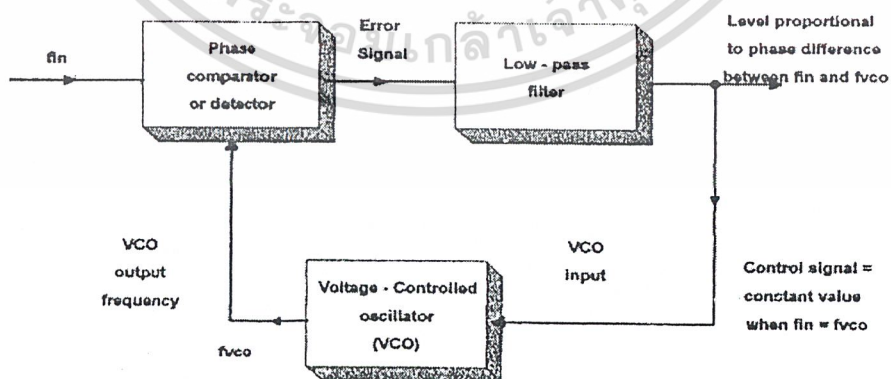
$$= f_m - f_s + 4 \tag{3.11}$$

3.4 วงจรดีมอดูเลท (Demodulate Circuit)

3.4.1 พื้นฐานเฟสล็อกคูล (Phase lock loop, PLL)

เนื่องจากการออกแบบวงจรดีมอดูเลท (Demodulate) สัญญาณเอพเอสเคทีได้นำหลักการของเฟสล็อกคูลมาเพื่อประยุกต์ใช้ จะกล่าวถึงหลักการทำงานของเฟสล็อกคูลโดยสังเขป เฟสล็อกคูลคือ ระบบที่มีการป้อนกลับประกอบด้วยวงจรเปรียบเทียบเฟส (Phase Comparator) วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) วงจรขยาย (Amplifier) ซึ่งอยู่ทางด้านที่สัญญาณเดินไปข้างหน้า และออสซิลเลเตอร์ควบคุมแรงดัน VCO อยู่ทางด้านป้อนกลับบล็อกไดอะแกรมของระบบเฟสล็อกคูลแสดงในรูปที่ 3.5 สำหรับการทำงานของเฟสล็อกคูลสามารถอธิบายได้ดังนี้

ขณะที่ยังไม่มีสัญญาณเข้าไปในระบบแรงดันควบคุม ($V_d(t)$, Control Voltage) จะเท่ากับ 0 VCO จะทำงานโดยตั้งความถี่ f_0 ซึ่งเรียกความถี่ฟรีรันนิ่ง (Free Running Frequency) ถ้าขยายสัญญาณไปในระบบวงจรเปรียบเทียบเฟสจะทำการเปรียบเทียบเฟสและความถี่ของสัญญาณกับ VCO และผลิตแรงดันคลาดเคลื่อน ($V_c(t)$) ซึ่งสัมพันธ์กับความแตกต่างของเฟสและความถี่ระหว่างสัญญาณทั้งสอง แรงดันคลาดเคลื่อนนี้จะถูกกรอง และขยายส่งไปควบคุม VCO ในการนี้แรงดันควบคุมจะไปบังคับความถี่ VCO ให้เปลี่ยนไปในทิศทางที่จะลดความถี่ที่แตกต่างกันระหว่างความถี่ฟรีรันนิ่งและสัญญาณที่เข้า ถ้าความถี่ที่สัญญาณที่เข้าใกล้เคียงกับความถี่ฟรีรันนิ่งจากการป้อนกลับของเฟสล็อกคูลที่เกิดขึ้นพร้อม ๆ กับสัญญาณที่เข้ามาขณะที่การล็อกนั้นความถี่ VCO จะเท่ากับสัญญาณอินพุต แต่เฟสยังต่างอยู่ซึ่งจะมีความจำเป็นต่อการผลิตแรงดันคลาดเคลื่อนที่จะไปคอยปรับความถี่ VCO จากค่าความถี่ฟรีรันนิ่งให้เท่ากับความถี่ที่เข้ามา ดังนั้นเฟสล็อกคูลยังคงรักษาสภาพการล็อกเอาไว้



รูปที่ 3.5 บล็อกไดอะแกรมของเฟสล็อกคูล(PLL)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 วีซีโอ (Voltage Control Oscillator)

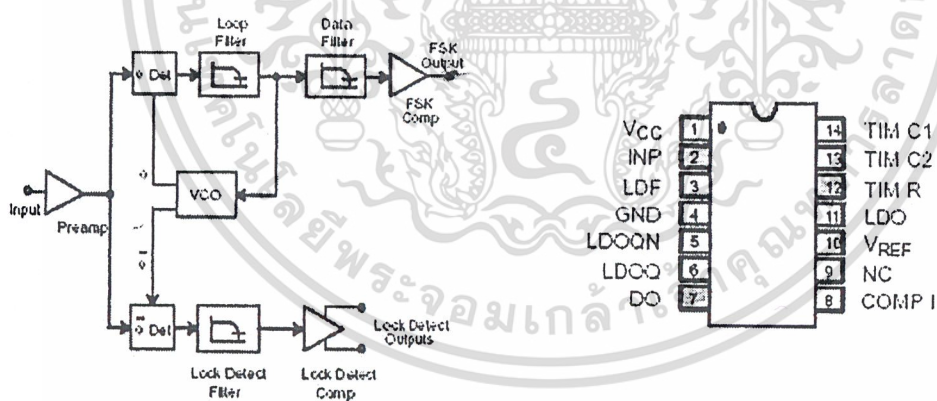
จะทำหน้าที่ผลิตสัญญาณความถี่ โดยการควบคุมของระดับ โวลต์เตจด้วยค่าคอนเวอร์ชัน เกณฑ์เท่ากับ K_d มีหน่วยเป็นเรเดียนต่อโวลต์ ระดับแรงดัน โวลต์เตจนี้จะได้มาจากเอาต์พุตของ ลูปฟิลเตอร์ ถ้าความถี่ที่ออกมาจากลูปฟิลเตอร์จะมีผลทำให้เอาต์พุตของ VCO เปลี่ยนความถี่ด้วยเช่นกัน

3.4.3 เฟสดีเทคเตอร์ (Phase Detector)

เฟสดีเทคเตอร์ทำหน้าที่เปรียบเทียบเฟสของอินพุตซึ่งจะมี 2 ค่าของเฟสที่ต่างกันเรียกว่า เฟสเออเรอร์ เฟสเออเรอร์นี้จะมีค่าน้อยที่สุดเป็นศูนย์ และมีค่ามากที่สุดเป็น $\pi/2$ เฟสดีเทคเตอร์จะทำการเปลี่ยนเฟสเออเรอร์นี้ให้กลายเป็นระดับ โวลต์เตจด้วยค่าคอนเวอร์ชัน K_d ซึ่งมีหน่วยเป็น โวลต์ต่อเรเดียน

3.4.4 ลักษณะทั่วไปของไอซีเบอร์ XR2211

ส่วนของวงจรมอดูเลทได้เลือกใช้ไอซีเบอร์ XR2211 เป็นวงจรถออสเคิล ดิมอดูเลท ซึ่งเป็นไอซีดิมอดูเลทที่มีช่วงการทำงานถึง 300KHz ภายในประกอบด้วยส่วน Pre amplifier, VCO, Internal Voltage Reference, Loop Phase Detector Section, Quadrature Phase Detector, FSK Comparator และส่วน Loop Detector Comparator ใช้ไฟเลี้ยงตั้งแต่ 3.5 V ถึง 20 V



รูปที่ 3.6 บล็อกไดอะแกรมการทำงานและขาต่างๆ ของไอซีเบอร์ XR2211

3.4.5 การทำงานของไอซีเบอร์ XR2211

เมื่อมีสัญญาณเข้ามา จะถูกส่งผ่านไปในส่วนของอินพุตที่ขา 2 วงจรเปรียบเทียบเฟสจะทำการเปรียบเทียบเฟส และความถี่ของสัญญาณอินพุตกับ VCO โดยมีลูปฟิลเตอร์ช่วยกรองความถี่ที่สัญญาณความถี่ ซึ่งแสดงว่ามีความต่างเฟสของสัญญาณทั้งสอง แรงดันจะถูกกรองและส่งออกไปควบคุม VCO ที่ขา 12 จะเป็นตัวกำหนดเฟร้นิ่งให้กับวงจร อยู่ในสภาวะกับการถือคในช่วงที่ใช้งานก่อนที่จะส่งออกที่ขา 7 (FSK output)

3.4.6 การออกแบบวงจรดีมอดูเลท

วงจรดีมอดูเลทสามารถออกแบบได้ตามข้อกำหนดต่อไปนี้

$$f_o = \sqrt{F_1 * F_2} \quad (3.12)$$

โดยที่เลือก R_o , ตั้งแต่ $10K\Omega$ ถึง $100K\Omega$ หรือให้ $R_o = 30K\Omega$

$$R_T = R_o + R_x/2 \quad (3.13)$$

คำนวณหา C_o จาก f_o ที่ได้จากสมการ

$$C_o = 1/(R_T * f_o) \quad (3.12)$$

$$หา R_1 ; R_1 = (R_o * f_o) / (F_2 - F_1) \cdot 2 \quad (3.14)$$

$$หา C_1 ; กำหนดให้ $\zeta = -0.5 \quad (3.15)$$$

$$C_1 = (1250 * C_o) / (R_1 \zeta^2) \quad (3.16)$$

$$หา R_f : R_f = R_1 * 5$$

$$หา R_{BRB} = R_f * 5$$

$$หา R_{sum};$$

$$R_{sum} = (R_f + R_1) * R_{BRB} / (R_f + R_1 + R_{BRB}) \quad (3.17)$$

$$หา C_f ;$$

$$C_f = 0.25 / (R_{sum} * \text{BandRate}) \quad (3.18)$$

$$\text{BandRate} = F_2 - F_1$$

3.5 วงจรถอดรหัส (Decode Circuit)

3.5.1 คุณลักษณะการทำงานของไอซีเบอร์ MC145027

ไอซีเบอร์ MC145027 นี้เป็นอุปกรณ์ทำหน้าที่ถอดรหัสข้อมูลแบบอนุกรม ซึ่งถูกเข้ารหัสด้วยไอซีเบอร์ MC145026 เมื่อเป็น Binary ที่ขา VT เป็นลอจิก High จะเป็นการพร้อมที่จะทำการถอดรหัส และจะต้องเกิด 2 สภาวะขึ้น คือสภาวะแรก จะต้องมีการรับข้อมูลสองชุดที่เหมือนกันเรียงตามลำดับ และสภาวะที่ 2 ข้อมูล 4 บิตจะต้องแมชกับข้อมูลสุดท้ายที่ได้รับ

3.5.2 รายละเอียดการใช้งานขาต่าง ๆ ของไอซีเบอร์ MC 145027

A1 – A5 (ขา 1 – ขา 5) เป็นอินพุท (Local address input) สถานะของขาเหล่านี้จะต้องแมชกับตัวเข้ารหัส และขา VT จะต้องเป็น High D6 - D9 (ขา 15,14,13,12) เป็นขาเอาต์พุตที่จะให้ข้อมูลเป็นแบบ Binary ที่ถูกเข้ารหัสด้วยขา A6/D6 – A9/D9 R1,C1 (ขา 6,7) ขาทั้งคู่จะต่อกับตัวความต้านทานและตัวเก็บประจุ เพื่อกำหนดขนาด ความกว้าง/แคบ ของสัญญาณพัลส์ที่จะรับ โดยที่ค่าเวลาคงตัว (Time Constant) R1,C1 จะถูกตั้งเอาไว้ที่ 1.72 ของคาบเวลาสัญญาณนาฬิกาที่เข้ารหัส R2,C2 (ขา 10) ขานี้จะต่อกับอุปกรณ์ภายนอก (R และ C) ใช้ในการตรวจจบการสิ้นสุดการรับข้อมูล และสิ้นสุดการส่งข้อมูลมีค่าเวลาคงตัว R2C2 เท่ากับ 33.5 ของคาบเวลาสัญญาณนาฬิกาที่เข้ารหัส (4 คาบเวลาของข้อมูล) VT (ขา 11) ที่ขาจะมีสถานะเป็น High หลังจากชุดข้อมูลที่ส่งเข้าจากตัวเข้ารหัสมีสภาวะดังนี้

- เกิดการรับ Address ของข้อมูลทั้งคู่ตรงกัน
- บิตที่รับข้อมูลตรงกันทั้งคู่ และขา VT จะยังคง High อยู่จนกว่าจะเกิดการ mismatch ของการรับหรือไม่มีสัญญาณอินพุทสร้างมาเป็นเวลา 4 คาบเวลาข้อมูล (four data period) Vdd ขาที่ 16 เป็นไฟบวก
- Vss ขาที่ 8 เป็นไฟลบ

3.5.3 สมการและตัวแปรที่เกี่ยวข้อง

สมการที่ใช้ในการออกแบบ วงจรถอดรหัสจะต้องมีความสัมพันธ์กับการออกแบบวงจรเข้ารหัสดังนี้

$$F_{osc} = 1/(2.3 * R_{tc} * C_{tc}) \tag{3.19}$$

$$R1C1 = 3.95 * R_{tc} * C_{tc} \tag{3.20}$$

$$R2C2 = 77R_{tc}C_{tc} \tag{3.21}$$

โดยที่ Ctc และ Rtc มีคุณสมบัติดังนี้

$$CTC' = C_{tc} + 20pF \tag{3.22}$$

$$100pF \leq C_{tc} \leq 15\mu F$$

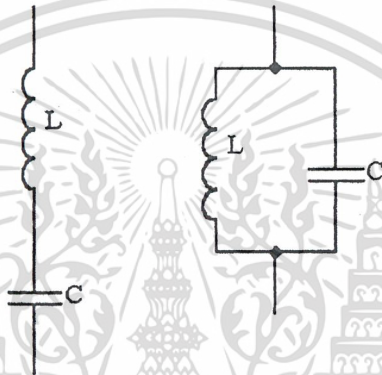
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R1 >_ 10K\Omega \quad , \quad R2 >_ 100K\Omega$$

$$C1 >_ 400pF \quad , \quad C2 >_ 700pF$$

3.6 วงจรรีโซแนนซ์

เป็นวงจรที่ต่อรวมกันระหว่าง ตัวเก็บประจุ กับขดลวดเหนี่ยวนำ ซึ่งอาจเรียกว่าวงจรจูน วงจรเรโซแนนซ์มีเพื่อวัตถุประสงค์ให้วงจรเรโซแนนซ์เลือกความถี่ และเป็นตัวกำหนดความถี่ที่เกิดขึ้น ให้เป็นตัวกั้นความถี่หรือเป็นทางผ่านของความถี่แล้วแต่กรณี ซึ่งมีอยู่ 2 แบบคือ วงจรเรโซแนนซ์แบบอนุกรม (series resonance) และวงจรเรโซแนนซ์แบบขนาน (parallel resonance) ดังแสดงในรูปที่ 3.7



รูปที่ 3.7 (ก) วงจรเรโซแนนซ์แบบอนุกรม (ข) วงจรเรโซแนนซ์แบบขนาน

วงจรเรโซแนนซ์จะยอมให้ความถี่ค่าหนึ่งผ่านได้ดี เรียกว่าความถี่เรโซแนนซ์ สิ่งที่แตกต่างกันระหว่าง 2 วงจรนี้คือ วงจรเรโซแนนซ์แบบอนุกรม จะมีกระแสไหลผ่านวงจรมากที่สุดโดยมีแรงดันตกคร่อมต่ำที่สุด และ วงจรเรโซแนนซ์แบบขนานกระแสไหลผ่านจะน้อยโดยมีแรงดันตกคร่อมมากที่สุด และการคำนวณความถี่ คำนวณค่าความเหนี่ยวนำและคำนวณค่าความจุของตัวเก็บประจุสามารถคำนวณได้ดังนี้

$$f_r = 1/(2\pi\sqrt{LC}) \quad (3.23)$$

f_r = ค่าความถี่เรโซแนนซ์ (Hz)

L = ค่าความเหนี่ยวนำของขดลวด (H)

C = ค่าความจุของตัวเก็บประจุ (F)

π = 3.142885

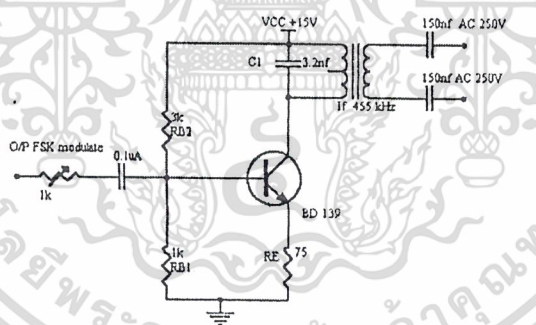
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรเรโซแนนซ์จะทำงานที่ความถี่เดียวหากต้องการให้ทำงานที่หลายความถี่จะต้องใช้ตัวเหนี่ยวนำหรือตัวเก็บประจุที่ปรับค่าได้เพื่อให้เปลี่ยนแปลงค่าความถี่เรโซแนนซ์ตามที่ปรับสูตรการคำนวณของวงจรเรโซแนนซ์ทั้งแบบอนุกรมและแบบขนานใช้สูตรการคำนวณเดียวกัน

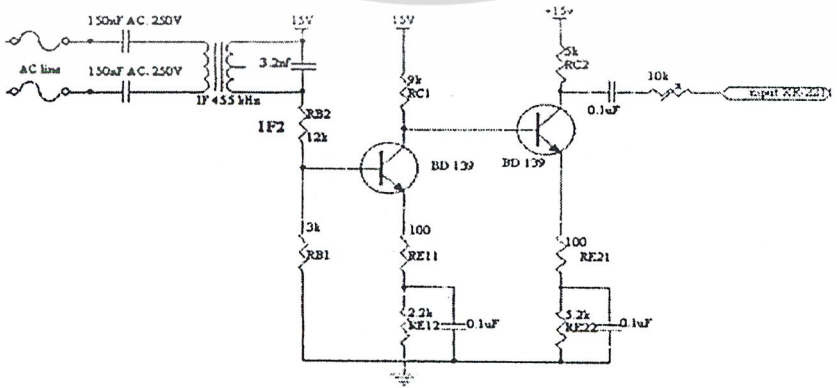
3.7 วงจรคัปปลิงสัญญาณผ่านสายไฟ AC

วงจรถูกของเครื่องส่งและรับนี้เป็น LC ใช้หลักการเรโซแนนซ์ (Resonant) ในการเลือกความถี่ที่เหมาะสมผ่านตัวมันเอง วงจรปกติจะเรียกว่าวงจรแทงก์ (Tank Circuit) มีคุณสมบัติเช่นเดียวกับ RC Filter คือตัวมันเองจะเป็นแบนด์พาสฟิลเตอร์ (Band Pass Filter) จะยอมให้ความถี่ที่ต้องการผ่านเท่านั้นและจะให้ Amplitude ที่สูงที่สุด ณ.ความถี่กลางโดยเรากำหนดความถี่กลาง (fo) ไว้ที่ 120 KHz

ในการออกแบบวงจรถูกนี้เราเลือกใช้หม้อแปลง ไอเอฟของวิทยุเอเอ็มชนิดสีดำเพื่อให้เหมาะสมกับความถี่ที่ใช้งานโดยมีความถี่เรโซแนนซ์เท่ากับ 455 KHz โดยหม้อแปลงไอเอฟเดิมนั้นจะมีขดลวดพันอยู่มีค่าเท่ากับ 603 uH และมีค่าคาปาซิเตอร์ต่อแบบขนานมาด้วยซึ่งค่าแบบเราต้องการให้เรโซแนนซ์ที่ความถี่ 120 KHz เราจะได้ค่าของขดลวดเหนี่ยวนำ (L) เท่ากับ 550 uH และตัดตัวเก็บประจุที่ต่อไว้อยู่แล้วที่มีค่า 180 pF ออกแล้วใส่ค่าตัวเก็บประจุค่า 3.2 nF ปรับค่าขดลวดในหม้อแปลงไอเอฟให้ได้ 550 uH ทำให้เราได้วงจรคัปปลิงที่เรโซแนนซ์ที่ต้องการ



รูปที่ 3.8 รูปวงจร AC Link (ภาคส่ง)

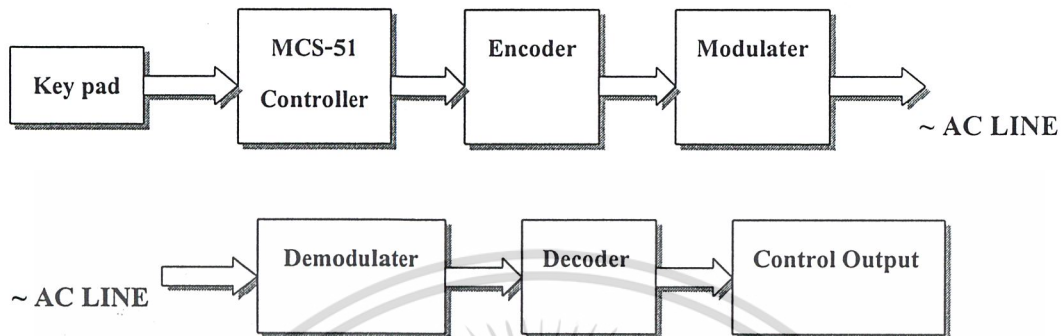


รูปที่ 3.9 รูปวงจร AC Link (ภาครับ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

หลักการโดยรวมของระบบ



รูปที่ 4.1 บล็อกไดอะแกรมโดยรวมของระบบ

หลักการทำงานของระบบคือในตอนแรก Master จะคอยตรวจว่ามีการกด Key หรือไม่ในตอนแรกที่มีการกด Key จะเป็นการใส่ Password ของเครื่องส่งเมื่อเข้าสู่ระบบแล้ว Master จะคอยตรวจสอบว่ามีการใช้เรียก Menu ไດ ถ้าต้องการควบคุม โหลด Master จะส่งสัญญาณออกจาก Port ไปยัง Encoder เพื่อทำการเข้ารหัสเป็นสัญญาณอนุกรม เพื่อที่จะส่งต่อไปยังภาค Modulation เมื่อภาค Mod ทำการ Mod สัญญาณกับคลื่นพาห้ก็จะ คัปปลิ่ง สัญญาณสู่ AC Line ถ้ามีโหลดต่ออยู่ โหลดแต่ละโหลดจะได้รับสัญญาณเหมือนกัน ภาค Demodulation ก็จะทำการแยกสัญญาณออกจากคลื่นพาห้แล้วส่งต่อไปยังภาค Decoder เพื่อถอดรหัสสัญญาณ สัญญาณที่ถอดออกมาจะเป็นแบบขนานซึ่งจะประกอบไปด้วยบิต Address และ Data ซึ่งแต่ละ โหลดจะมีการตั้ง Address เอาไว้แล้ว ถ้า Decoder ออกมาแล้วและ Address ไม่ตรงกับ โหลด Data ก็จะไม่ถูกปล่อยออกมา ก็จะมีเพียง โหลดเดียวเท่านั้นที่จะได้รับข้อมูล

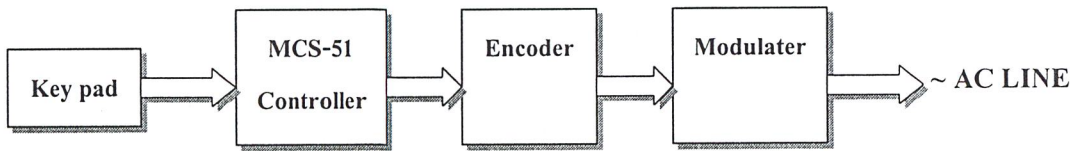
4.1 ระบบการทำงานของภาคส่ง

ภาคส่งประกอบไปด้วย

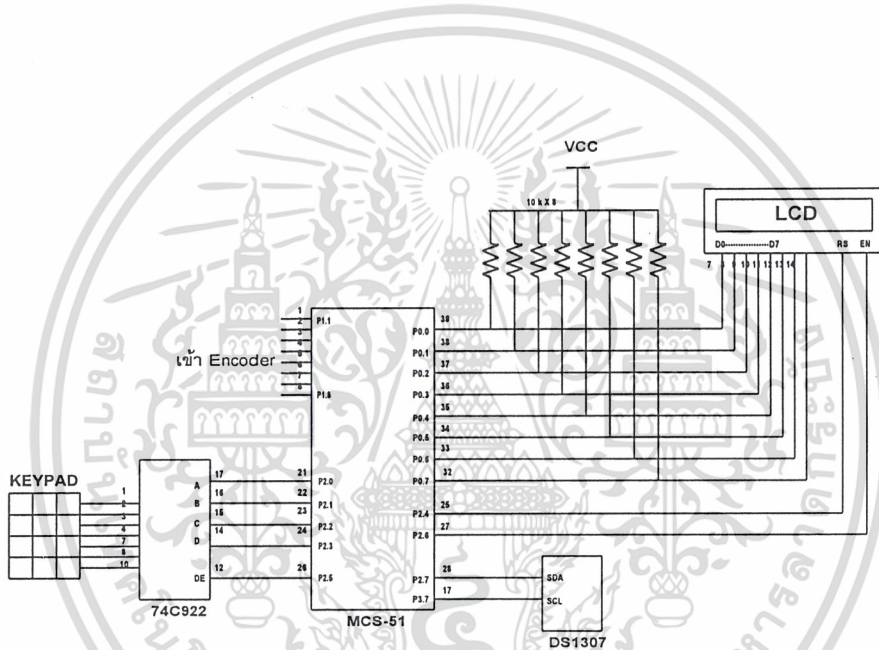
1. Keypad ทำหน้าที่ เป็น input ของระบบ
2. LCD ทำหน้าที่ แสดงผล และบอกสถานะของระบบ
3. ไมโครคอนโทรลเลอร์ MCS-51 ทำหน้าที่ประมวลผลสัญญาณที่ได้รับจาก input และส่งสัญญาณไปยังภาค Encoder
4. IC DS1307 ทำหน้าที่ สร้างฐานเวลาจริง
5. แบตเตอรี่ 3 V เพื่อเป็นไฟสำรองของ IC DS 1307

6. IC 74C922 ทำหน้าที่ แปลงสัญญาณที่ได้รับจาก Keypad ให้เป็น Binary 4 บิต

4.1.1 หลักการทำงานของภาคส่ง



รูปที่ 4.2 บล็อกไดอะแกรมของภาคส่ง



รูปที่ 4.3 วงจรภาคส่ง

ในการทำงานของภาคส่งนั้นไมโครคอนโทรลเลอร์จะคอยรับค่าจาก Keypad ในการรับ Key ตอนแรกจะเป็นการรับค่า Password 4 หลัก ที่ LCD จะแสดงผลเป็น *** ถ้า Password ไม่ตรงจะกลับไปรับค่าของ Password ใหม่ถ้าตรงก็จะผ่านไปสู่อัน Menu ใน Menu นี้ก็จะมีทั้งหมด 6 ฟังก์ชันคือ

1. Control Channel เพื่อที่จะใช้ควบคุมโหลดสามารถควบคุมได้ทั้งหมด 32 โหลด
2. Set Time เพื่อตั้งเวลาให้ตรงกับเวลาจริง
3. Show Time เพื่อแสดงเวลาที่จอ LCD
4. Time Open/Close เพื่อใช้สำหรับตั้งเวลาปิด/เปิด โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

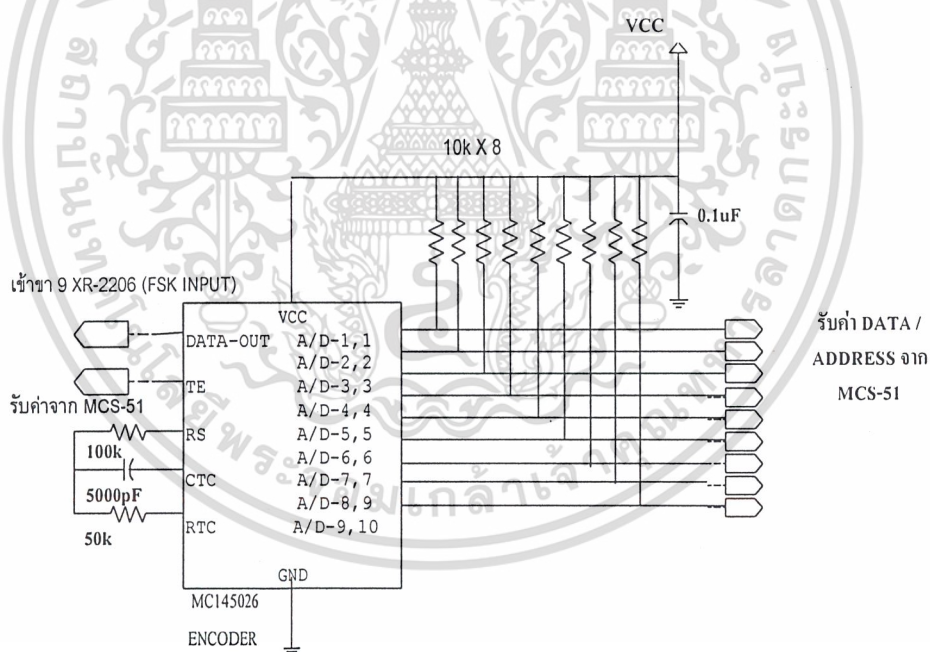
5. Change Password เพื่อใช้สำหรับการเปลี่ยน Password

6. Set lead เพื่อเลือกว่ามีโหลดตัวใดใช้งานอยู่

ในตอนแรกที่เข้าสู่ Menu จะต้องทำการ Set lead ก่อนจะได้รู้ว่ามีการใช้โหลดกี่ตัวถ้ามี โหลดแต่ไม่ทำการเซตไมโครคอนโทรลเลอร์ก็จะไม่รู้ว่ามีโหลดต่ออยู่ก็จะแจ้ง Error จากนั้นก็ทำการเซตเวลาให้ตรงกับเวลาจริง ใช้สำหรับการตั้งเวลา ปิด/เปิด อัตโนมติ ถ้าต้องการเปลี่ยน Password ก็เข้าไปยัง Change Password จะต้องใส่ Password เก่าก่อน แล้วตามด้วย Password ที่ต้องการจะเปลี่ยนในการควบคุมโหลดนั้นสามารถควบคุมได้ทั้งหมด 32 โหลดการ Key ที่ Keypad จะต้องทำการเลือกว่าจะคุม โหลดหนึ่งหลักหรือสองหลัก

4.2 หลักการทำงานของภาค Encoder

หน้าที่คือ จะรับ Address/Data มาจาก Master เข้ามาที่ A/D1 – A/D9 เป็นแบบขนานแล้วทำการเข้ารหัสออกมาเป็นแบบอนุกรมตัว Encoder เองนั้นจะยังไม่ส่งข้อมูลออกเมื่อได้รับสัญญาณ Address/Data จาก Master จะต้องคอยให้ Master ส่ง logic 0 มาที่ขา TE ของตัว Encoder ก่อน

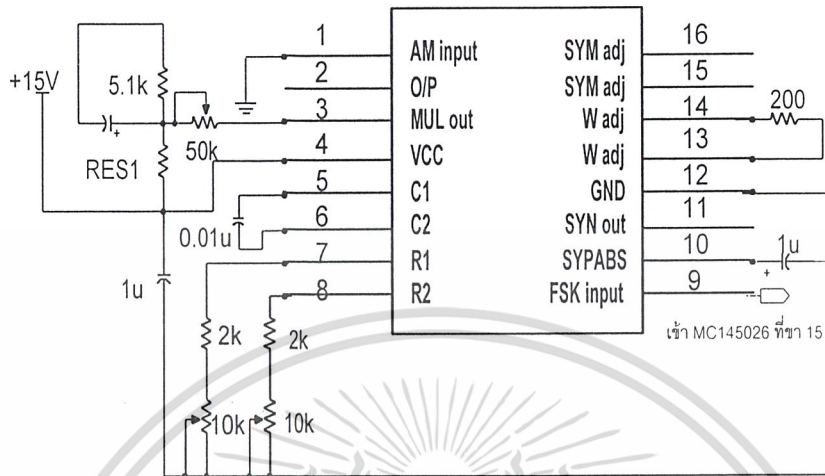


รูปที่ 4.4 รูปวงจรเข้ารหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 หลักการทำงานของภาค Modulate

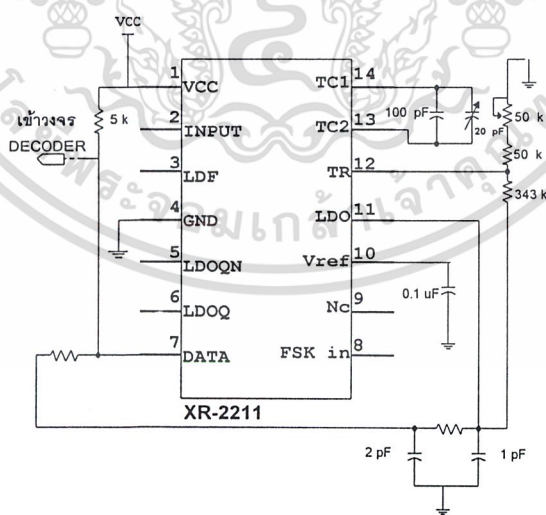
เมื่อได้รับสัญญาณที่ทำการเข้ารหัสแล้วจาก Encoder ก็จะนำสัญญาณไปรวมกับคลื่นพาห้ 120 KHz จากนั้นก็ คัปปลิ่งเข้า AC line



รูปที่ 4.5 รูปวงจรภาค Modulate

4.4 หลักการทำงานของภาค Demodulate

เมื่อภาค Demodulate ได้รับสัญญาณจาก AC line จะทำการแยกคลื่นพาห้ออกจากสัญญาณที่ส่งมาจาก Master จากนั้นก็จะส่งสัญญาณนี้ต่อไปยังภาค Decoder

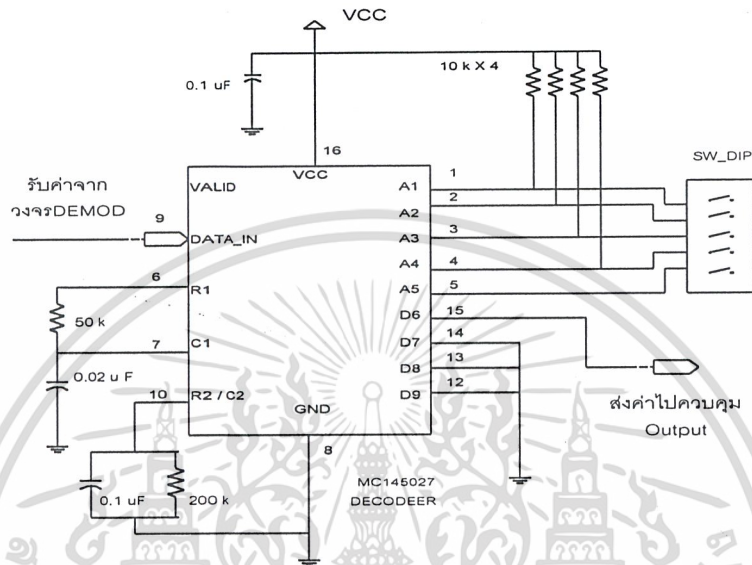


รูปที่ 4.6 รูปวงจรภาค Demodulate

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 หลักการทำงานของภาค Decoder

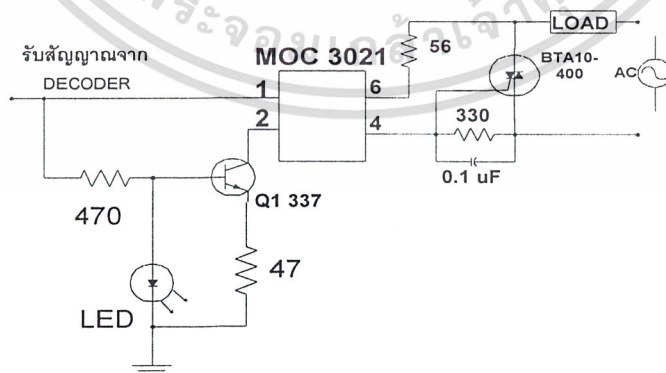
เมื่อได้รับสัญญาณที่เป็นอนุกรม มาจากภาค Demodulate จะทำการถอดรหัสให้ออกมาเป็นแบบขนานซึ่งสัญญาณที่ถอดออกมานี้ก็จะแบ่งออกเป็น Address 5บิต และ Data 4 บิต จะนำเอา Address มาตรวจสอบกับ ดิฟสวิทช์ ถ้า Address ตรงกัน ก็จะส่ง Data ออกมา ถ้าไม่ตรงก็จะไม่มี Data ออกไปควบคุมอุปกรณ์ไฟฟ้า



รูปที่ 4.7 ระบุวงจร Decoder

4.6 หลักการทำงานของภาคเอาต์พุต

สัญญาณไฟบวกจะถูกป้อนเข้ามายังขาเบสของทรานซิสเตอร์ ทำให้ทรานซิสเตอร์ทำงานมีกระแสไหลผ่านอินฟารเรดตั้งส่งภายในไอซี สัญญาณอินฟารเรดดังกล่าวจะถูกรับด้วยโฟโตไดโอดแอค ทำให้ได้แรงไฟออกไปขับเคลื่อนของไทรแอก ไทรแอกก็จะทำงาน โหลดที่ต่ออยู่ก็จะทำงาน



รูปที่ 4.8 วงจรขับ โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

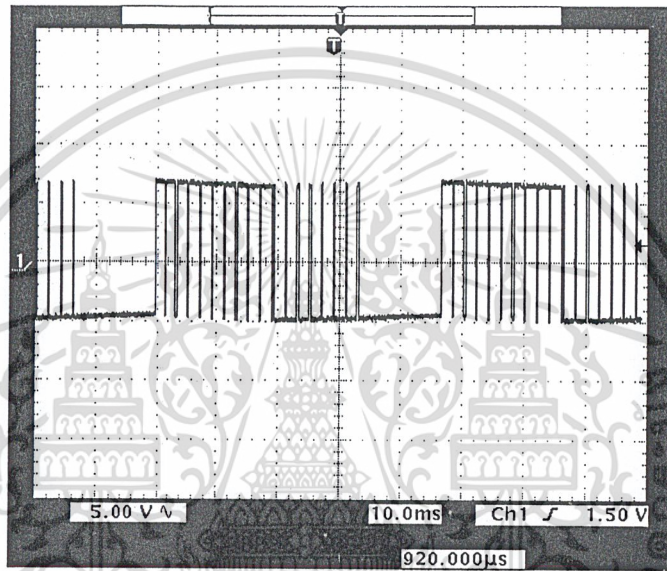
บทที่ 5

ผลการทดลอง

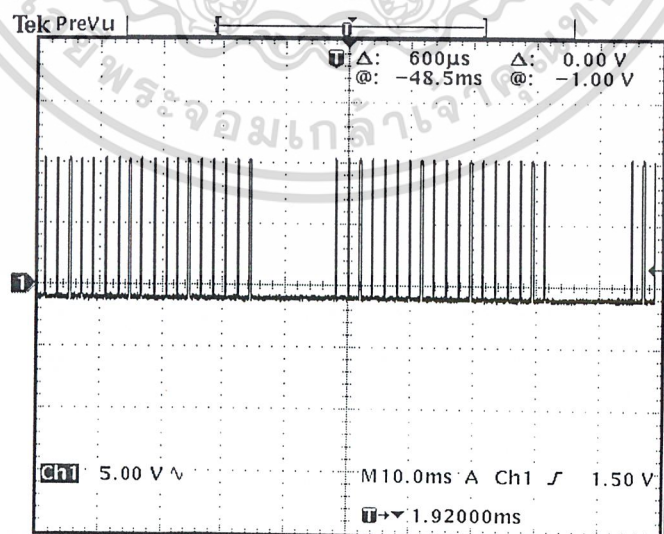
5.1 วงจรเข้ารหัส และ ถอดรหัส

5.1.1 วิธีการทดลอง

- ทำการป้อน Address ที่ A1-A5 (ขา 1-5) และ Data ที่ D6-D9 (ขา 6,7,9,10)
- กำหนดสถานะที่ขา TE ให้เป็น Logic 0
- นำออสซิลโลสโคปไปวัดที่ขา 15 ของ MC145026 บันทึกรูปสัญญาณ



รูปที่ 5.1 สัญญาณที่ขา 15 ของ MC145026 ที่ Address 11111



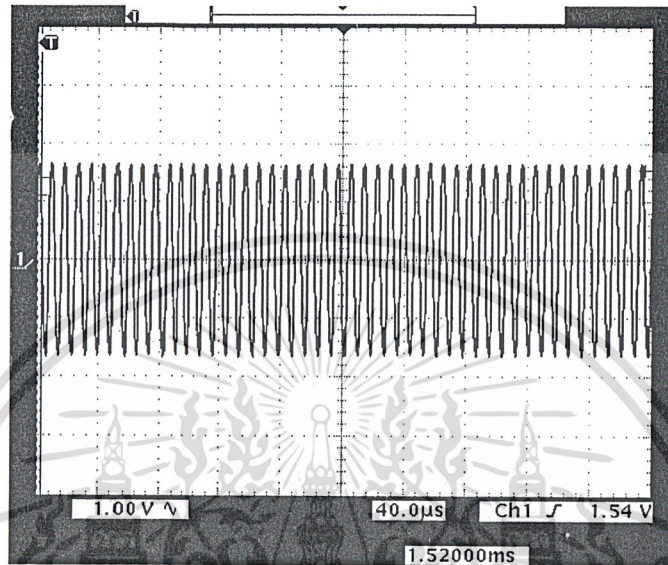
รูปที่ 5.2 สัญญาณที่ขา 15 ของ MC145026 ที่ Address 01010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 วงจรเข้ารหัส ต่อกับ วงจรมอดูเลท

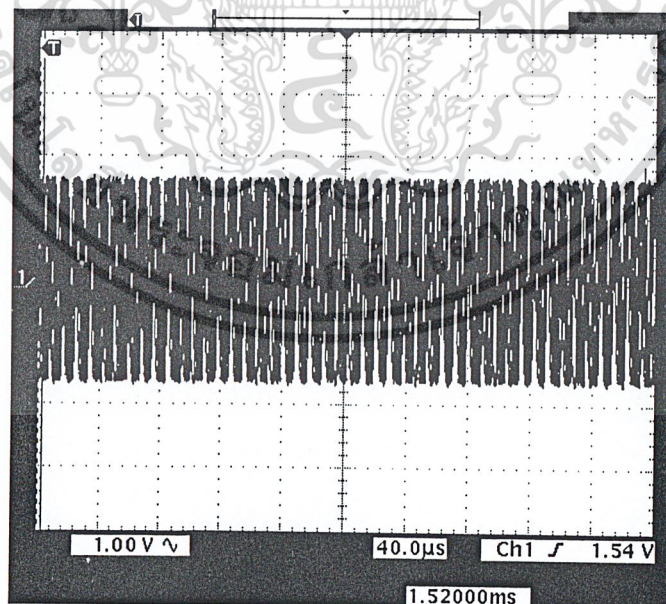
วิธีการทดลอง

- วัดสัญญาณที่ขา 2 ของวงจรมอดูเลทขณะที่ยังไม่ได้ต่อกับ วงจรเข้ารหัส



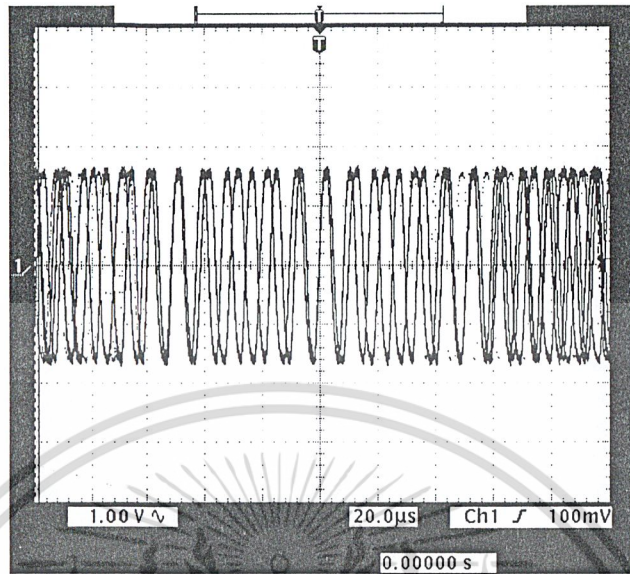
รูปที่ 5.3 รูปสัญญาณขณะยังไม่ต่อกับวงจรเข้ารหัส

- นำเอาเอาท์พุทของวงจรเข้ารหัส (ขา 15) มาต่อกับวงจรมอดูเลทที่ขา 9



รูปที่ 5.4 รูปสัญญาณมอดูเลทกับสัญญาณ Address 11111 จากวงจรเข้ารหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

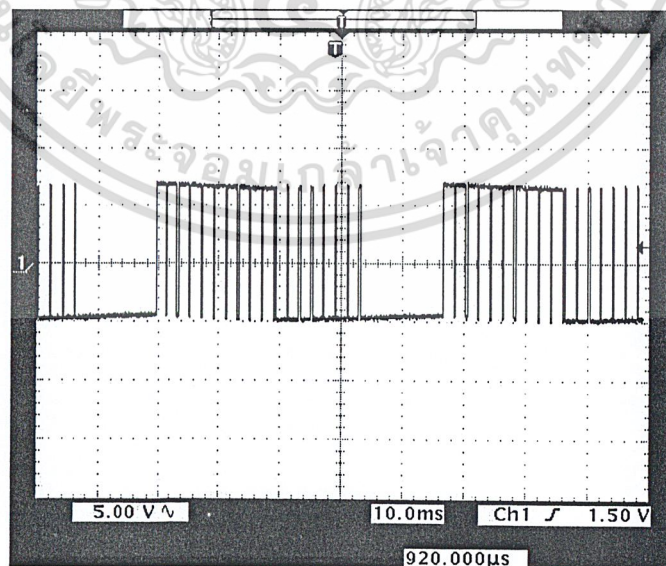


รูปที่ 5.5 รูปสัญญาณมอดูเลทกับสัญญาณ Address 01010 จากวงจรเข้ารหัส

5.3 วงจรดีมอดูเลท

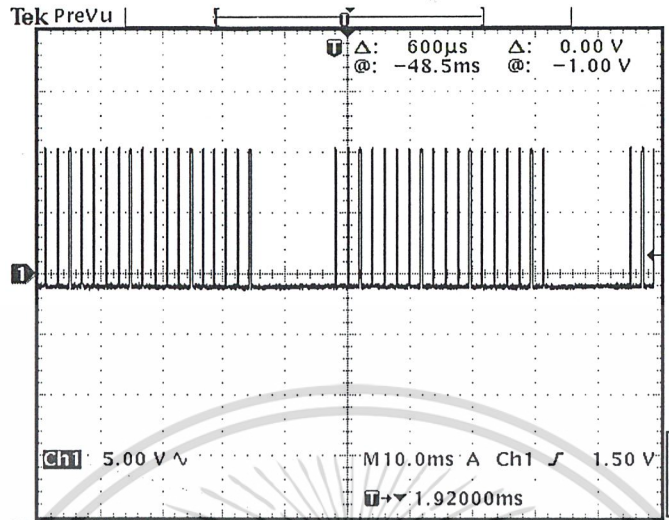
วิธีการทดลอง

- เมื่อนำสัญญาณที่มอดูเลทแล้วมาต่อยังวงจรดีมอดูเลทที่ขา 2 แล้ววัดสัญญาณที่ขา 7 ของวงจรดีมอดูเลท



รูปที่ 5.6 รูปสัญญาณจากขา 7 ของวงจรดีมอดูเลท ขณะป้อน Address 11111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 รูปสัญญาณจากขา 7 ของวงจรมัลติเพลกซ์ ขณะป้อน Address 01010



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปและวิจารณ์

การทดลองในโครงการนี้ในส่วนวงจรอครหัสได้ออกแบบวงจรโดยใช้ IC เบอร์ MC 145026 ส่วนวงจรเข้ารหัสใช้ IC เบอร์ MC 145027 มาทำการออกแบบวงจรและให้แสดงผลออกทาง LED และทำการเก็บผลการทดลอง จากการเก็บผลวงจรอครหัสต้องตั้งค่า Address ให้ตรงกับวงจรอครหัส มิฉะนั้นจะไม่สามารถอครหัสได้ สำหรับวงจรมอดูเลทในการออกแบบนั้นได้ใช้ IC เบอร์ XR-2206 มาทำการออกแบบและคำนวณหาค่าความต้านทาน และค่าตัวเก็บประจุ โดยใช้ความถี่ในการออกแบบที่ 90 KHz และ 160 KHz และทำการเก็บผลการทดลอง และจากผลการทดลองเมื่อมีแรงดันอินพุตมากกว่า 2 V ค่าความถี่ จะอยู่ประมาณ 90 KHz ถึงแม้จะเพิ่มแรงดันมากขึ้นค่าความถี่ที่เอาท์พุทก็จะไม่เปลี่ยนแปลงและถ้ามีแรงดันอินพุตน้อยกว่า 1 V ค่าความถี่จะอยู่ที่ประมาณ 160 KHz ถึงแม้จะลดแรงดันให้น้อยลงค่าความถี่ก็จะไม่เปลี่ยนแปลง ปัญหาที่เกิดขึ้นในส่วนนี้คือตัวต้านทานที่ต่อที่ไอซีมอดูเลท ที่ต่อที่ขา 7 และ 8 จากที่ได้คำนวณค่าความต้านทานในตอนแรกที่ใช้ตัวต้านทานธรรมดาเมื่อทำการเก็บผลค่าความถี่ที่ได้ที่ไม่ได้ตามที่ใ้กล่าวมา ดังนั้นควรใช้ค่าความต้านทานที่ปรับค่าได้และปรับได้ละเอียดมาก ๆ จะได้ปรับความถี่ที่ออกแบบไว้ได้อย่างง่าย ๆ ส่วนวงจรดีมอดูเลทได้ออกแบบโดยใช้ ไอซีเบอร์ XR-2211 ในการออกแบบจากการต่อวงจรในตอนแรก คาปาซิเตอร์ที่ต่ออยู่ที่ขา 13 และ 14 เป็นคาปาซิเตอร์ที่ทำหน้าที่เป็นตัวปรับความถี่ของ VCO เป็นวงจรควบคุมความถี่ที่อินพุตส่งเข้ามาทำให้ต้องใช้คาปาซิเตอร์ปรับค่าได้ เพื่อปรับความถี่ให้ตรงกับความถี่ที่สามารถทำให้วงจรทำงานได้ ตามที่ออกแบบไว้ ในตอนแรกใช้คาปาซิเตอร์ที่ปรับค่าไม่ได้ วงจรควบคุมความถี่ (VCO) จึงไม่สามารถปรับความถี่ให้ตรงกับที่คำนวณได้ วงจรจึงไม่สามารถทำงานได้เมื่อนำวงจรทั้ง 4 มาต่อรวมกันข้อมูลที่ส่งมาจากวงจรเข้ารหัส ผ่านวงจรมอดูเลท ผ่านดีมอดูเลท ผ่านวงจรอครหัส จึงยังมีปัญหาอยู่ แต่เมื่อเปลี่ยนคาปาซิเตอร์ตามที่กล่าวมา ทำให้วงจรมอดูเลททำงานได้ และสำหรับวงจรจูน หรือ วงจร AC Link (ภาคส่ง) ในการออกแบบและการทดลอง ไม่มีปัญหาอะไร จะมีปัญหาที่ภาควงจร AC Link (ภาครับ) ซึ่งในการออกแบบครั้งแรก การออกแบบใช้ไอเอฟทรานส์ฟอร์มเมอร์ 2 ตัวในการกรองความถี่ที่ต้องการ ซึ่งคิดว่าจะทำให้สัญญาณที่ออกมามีความผิดเพี้ยนน้อย แต่เมื่อทำการต่อจริง และทำการทดลองสัญญาณที่ส่งออกมาจากภาคส่ง เมื่อผ่าน ไอเอฟเอเอ็ม สีดำตัวแรกยังคงส่งความถี่ที่ต้องการออกไปได้ แต่เมื่อผ่านตัวที่ 2 ไม่สามารถส่งออกไปได้ จึงจำเป็นต้องตัดออก และออกแบบวงจรขยาย 2 stage เพื่อให้สัญญาณที่รับมาแรงขึ้น และเมื่อนำภาค AC Link ไปต่อกับวงจรมอดูเลท และดีมอดูเลทตามที่ได้ออกแบบมา และเมื่อทำการต่อเข้ากับสายไฟ AC ก็ยังสามารถส่งได้แต่ไม่ไกล จึงมาทำการแก้ไขที่วงจรถ่าย AC Link (ภาครับ) ซึ่งทำการคำนวณใหม่พบว่า ในการออกแบบค่าเกนที่ออกแบบในตอนแรก มีค่าเกนการขยายที่น้อยมากจึงทำการออกแบบใหม่คือ ทรานซิสเตอร์ที่ทรานซิสเตอร์ BD 139 ขาอิมิตอร์ต่อคาปาซิเตอร์ขนานเข้าไปอีกตัว ทำให้วงจรถ่ายมีอัตราขยายเพิ่มขึ้นก็จะสามารถส่งสัญญาณได้ไกลขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการฉบับนี้สามารถสำเร็จลงได้ โดยได้รับการสนับสนุนจากบิดา มารดาผู้มีพระคุณอย่างสูงของพวกเรา อีกทั้งยังได้รับโอกาสในการทำโครงการ คำสอน คำแนะนำต่าง ๆ ที่เป็นประโยชน์ จาก อาจารย์ อิทธิภูมิ บุญพิคำ ซึ่งเป็นอาจารย์ที่ปรึกษาโครงการรวมถึงอาจารย์ภาคอิเล็กทรอนิกส์ทุกท่าน และเพื่อน ๆ และบุคคลอีกหลายท่านที่ไม่ได้เอ่ยนาม ผู้จัดทำขอขอบคุณทุกท่านเป็นอย่างสูงไว้ ณ ที่นี้

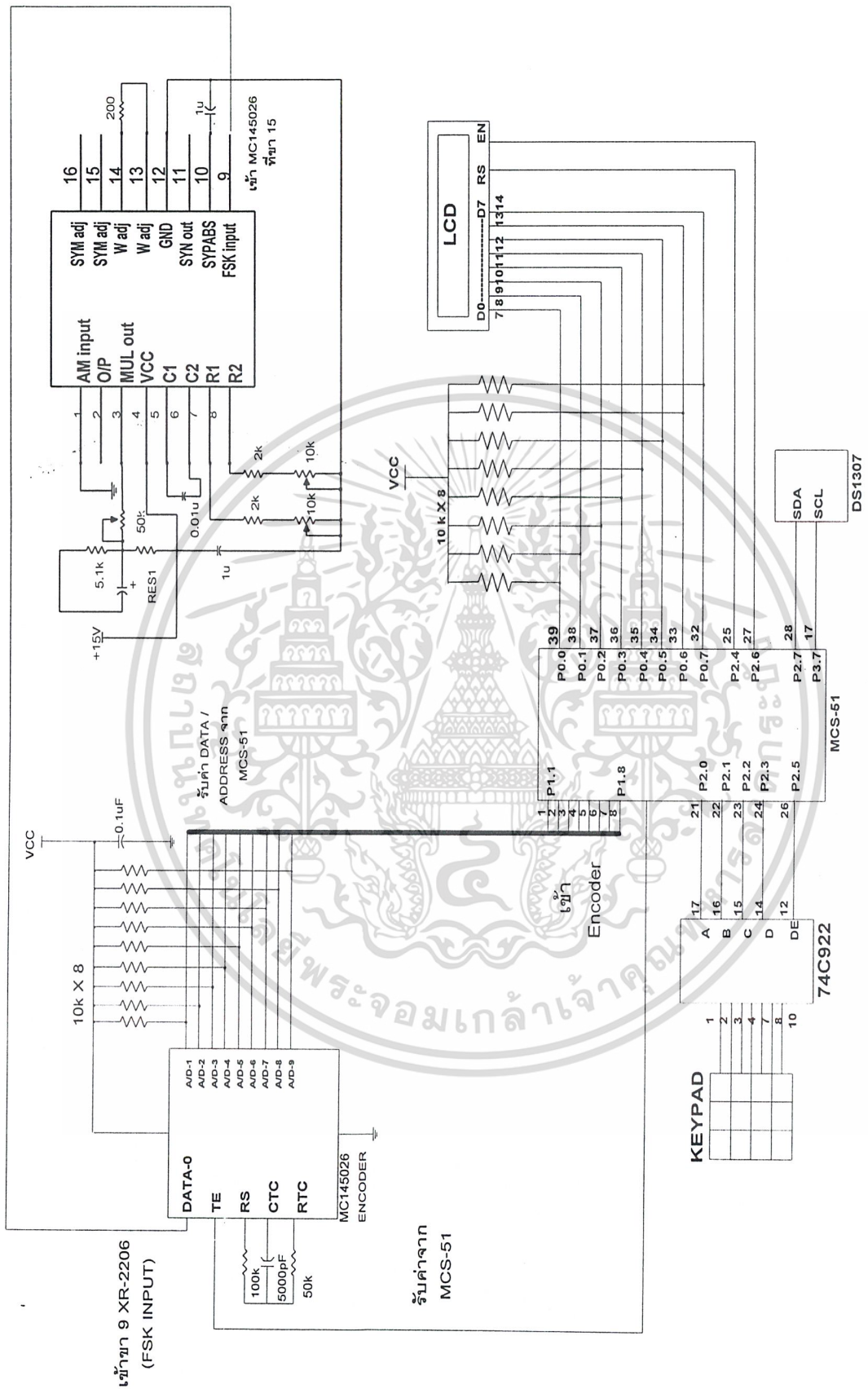
ผู้จัดทำ



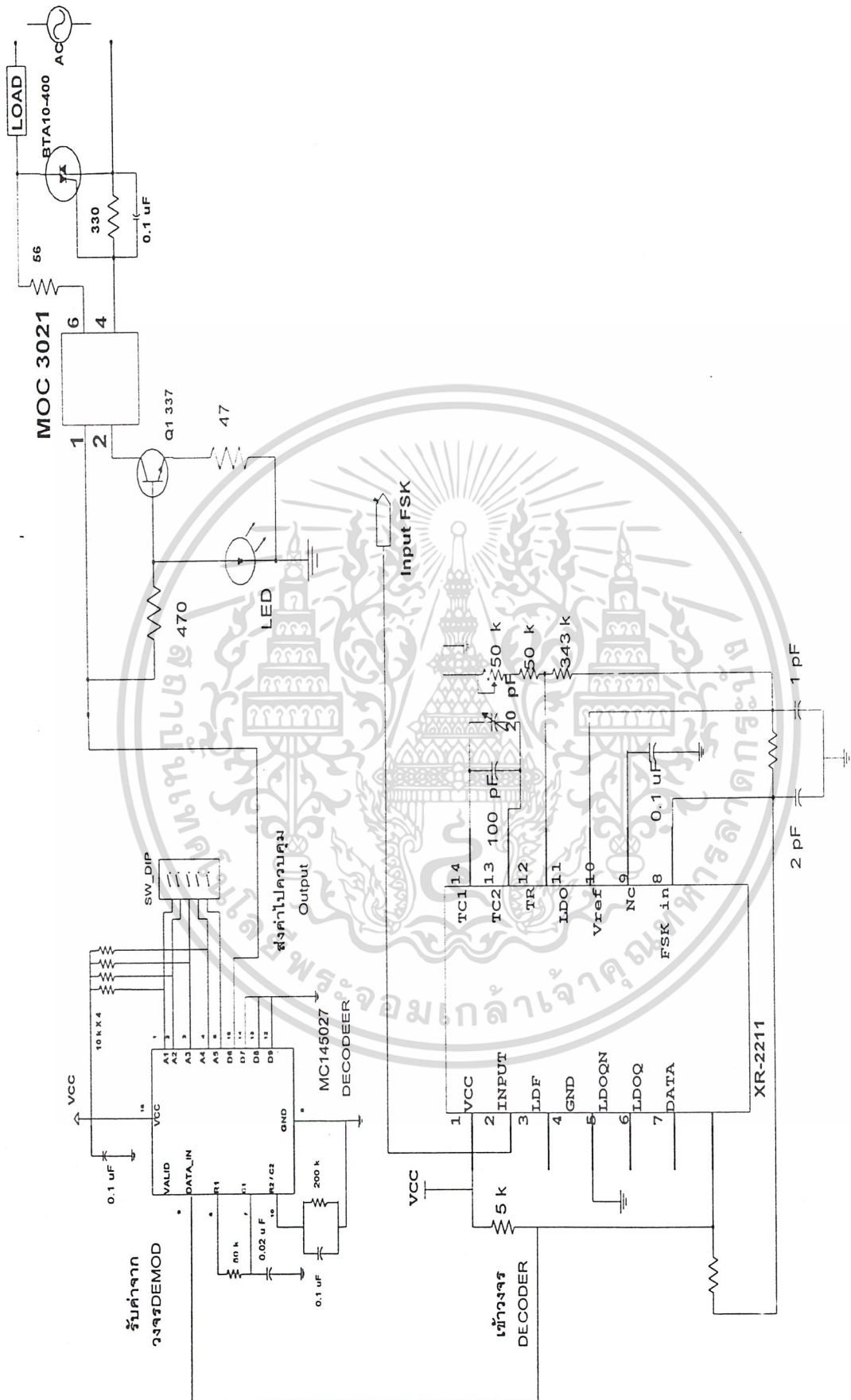
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Encoder and Decoder Pairs CMOS

These devices are designed to be used as encoder/decoder pairs in remote control applications.

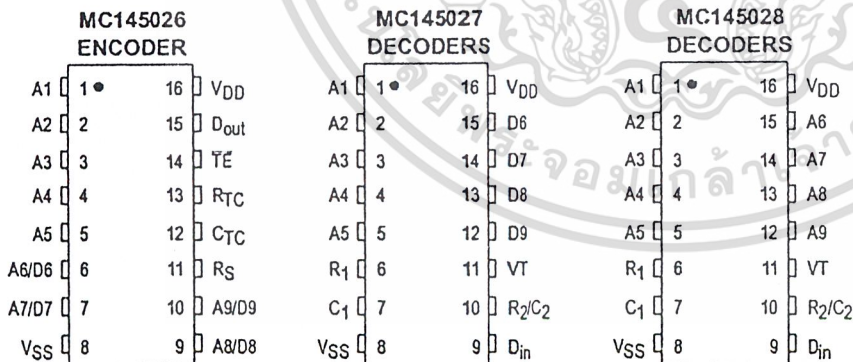
The MC145026 encodes nine lines of information and serially sends this information upon receipt of a transmit enable (\overline{TE}) signal. The nine lines may be encoded with trinary data (low, high, or open) or binary data (low or high). The words are transmitted twice per encoding sequence to increase security.

The MC145027 decoder receives the serial stream and interprets five of the trinary digits as an address code. Thus, 243 addresses are possible. If binary data is used at the encoder, 32 addresses are possible. The remaining serial information is interpreted as four bits of binary data. The valid transmission (VT) output goes high on the MC145027 when two conditions are met. First, two addresses must be consecutively received (in one encoding sequence) which both match the local address. Second, the 4 bits of data must match the last valid data received. The active VT indicates that the information at the Data output pins has been updated.

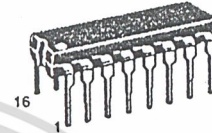
The MC145028 decoder treats all nine trinary digits as an address which allows 19,683 codes. If binary data is encoded, 512 codes are possible. The VT output goes high on the MC145028 when two addresses are consecutively received (in one encoding sequence) which both match the local address.

- Operating Temperature Range: -40 to $+85^{\circ}\text{C}$
- Very-Low Standby Current for the Encoder: 300 nA Maximum @ 25°C
- Interfaces with RF, Ultrasonic, or Infrared Modulators and Demodulators
- RC Oscillator, No Crystal Required
- High External Component Tolerance; Can Use $\pm 5\%$ Components
- Internal Power-On Reset Forces All Decoder Outputs Low
- Operating Voltage Range: MC145026 = 2.5 to 18 V*
MC145027, MC145028 = 4.5 to 18 V
- For Infrared Applications, See Application Note AN1016/D

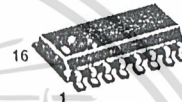
PIN ASSIGNMENTS



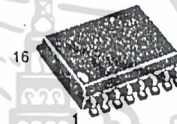
MC145026
MC145027
MC145028



P SUFFIX
PLASTIC DIP
CASE 648



D SUFFIX
SOG PACKAGE
CASE 751B



DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

MC145026P	Plastic DIP
MC145026D	SOG Package
MC145027P	Plastic DIP
MC145027DW	SOG Package
MC145028P	Plastic DIP
MC145028DW	SOG Package

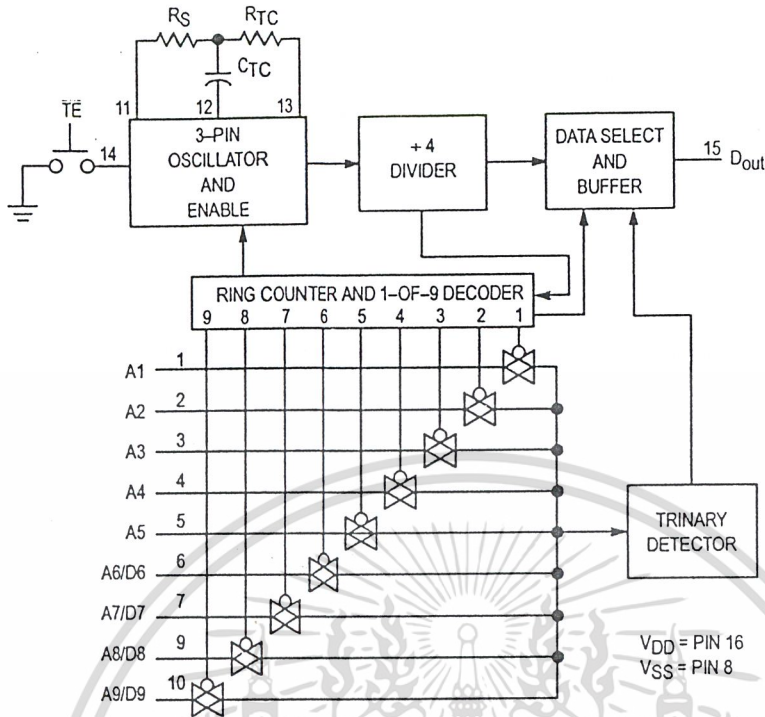


Figure 1. MC145026 Encoder Block Diagram

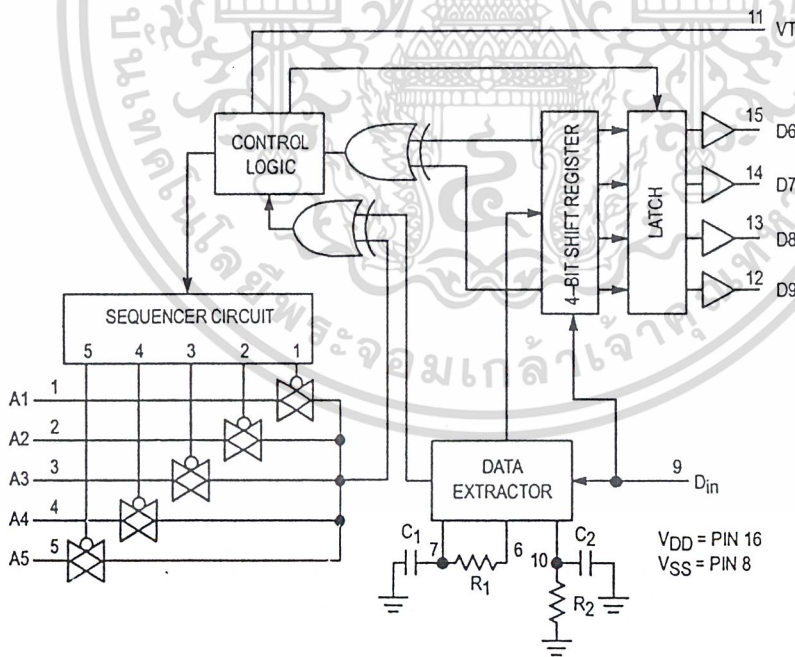


Figure 2. MC145027 Decoder Block Diagram

OPERATING CHARACTERISTICS

MC145026

The encoder serially transmits trinary data as defined by the state of the A1 – A5 and A6/D6 – A9/D9 input pins. These pins may be in either of three states (low, high, or open) allowing 19,683 possible codes. The transmit sequence is initiated by a low level on the \overline{TE} input pin. Upon power-up, the MC145026 can continuously transmit as long as \overline{TE} remains low (also, the device can transmit two-word sequences by pulsing \overline{TE} low). However, no MC145026 application should be designed to rely upon the first data word transmitted immediately after power-up because this word may be invalid. Between the two data words, no signal is sent for three data periods (see Figure 10).

Each transmitted trinary digit is encoded into pulses (see Figure 11). A logic 0 (low) is encoded as two consecutive short pulses, a logic 1 (high) as two consecutive long pulses, and an open (high impedance) as a long pulse followed by a short pulse. The input state is determined by using a weak "output" device to try to force each input high then low. If only a high state results from the two tests, the input is assumed to be hardwired to V_{DD} . If only a low state is obtained, the input is assumed to be hardwired to V_{SS} . If both a high and a low can be forced at an input, an open is assumed and is encoded as such. The "high" and "low" levels are 70% and 30% of the supply voltage as shown in the Electrical Characteristics table. The weak "output" device sinks/sources up to 110 μ A at a 5 V supply level, 500 μ A at 10 V, and 1 mA at 15 V.

The \overline{TE} input has an internal pull-up device so that a simple switch may be used to force the input low. While \overline{TE} is high and the second-word transmission has timed out, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When \overline{TE} is brought low, the oscillator is started and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the D_{out} pin.

MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical words, is examined bit by bit during reception. The first five trinary digits are assumed to be the address. If the received address matches the local address, the next four (data) bits are internally stored, but are not transferred to the output data latch. As the second encoded word is received, the address must again match. If a match occurs, the new data bits are checked against the previously stored data bits. If the two nibbles of data (four bits each) match, the data is transferred to the output data latch by VT and remains until new data replaces it. At the same time, the VT output pin is brought high and remains high until an error is received or until no input signal is received for four data periods (see Figure 10).

Although the address information may be encoded in trinary, the data information must be either a 1 or 0. A trinary (open) data line is decoded as a logic 1.

MC145028

This decoder operates in the same manner as the MC145027 except that nine address lines are used and no data output is available. The VT output is used to indicate that a valid address has been received. For transmission security, two identical transmitted words must be consecutively received before a VT output signal is issued.

The MC145028 allows 19,683 addresses when trinary levels are used. 512 addresses are possible when binary levels are used.

PIN DESCRIPTIONS

MC145026 ENCODER

A1 – A5, A6/D6 – A9/D9

Address, Address/Data Inputs (Pins 1 – 7, 9, and 10)

These address/data inputs are encoded and the data is sent serially from the encoder via the D_{out} pin.

R_S , C_{TC} , R_{TC} (Pins 11, 12, and 13)

These pins are part of the oscillator section of the encoder (see Figure 9).

If an external signal source is used instead of the internal oscillator, it should be connected to the R_S input and the R_{TC} and C_{TC} pins should be left open.

\overline{TE} Transmit Enable (Pin 14)

This active-low transmit enable input initiates transmission when forced low. An internal pull-up device keeps this input normally high. The pull-up current is specified in the Electrical Characteristics table.

D_{out} Data Out (Pin 15)

This is the output of the encoder that serially presents the encoded data word.

V_{SS} Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

V_{DD} Positive Power Supply (Pin 16)

The most-positive power supply pin.

MC145027 AND MC145028 DECODERS

A1 – A5, A1 – A9

Address Inputs (Pins 1 – 5) — MC145027,

Address Inputs (Pins 1 – 5, 15, 14, 13, 12) — MC145028

These are the local address inputs. The states of these pins must match the appropriate encoder inputs for the VT pin to go high. The local address may be encoded with trinary or binary data.

D6 – D9

Data Outputs (Pins 15, 14, 13, 12) — MC145027 Only

These outputs present the binary information that is on encoder inputs A6/D6 through A9/D9. Only binary data is

acknowledged; a trinary open at the MC145026 encoder is decoded as a high level (logic 1).

D_{in}
Data In (Pin 9)

This pin is the serial data input to the decoder. The input voltage must be at CMOS logic levels. The signal source driving this pin must be dc coupled.

R₁, C₁
Resistor 1, Capacitor 1 (Pins 6, 7)

As shown in Figures 2 and 3, these pins accept a resistor and capacitor that are used to determine whether a narrow pulse or wide pulse has been received. The time constant $R_1 \times C_1$ should be set to 1.72 encoder clock periods:

$$R_1 C_1 = 3.95 R_{TC} C_{TC}$$

R₂/C₂
Resistor 2/Capacitor 2 (Pin 10)

As shown in Figures 2 and 3, this pin accepts a resistor and capacitor that are used to detect both the end of a received word and the end of a transmission. The time constant $R_2 \times C_2$ should be 33.5 encoder clock periods (four data periods per Figure 11): $R_2 C_2 = 77 R_{TC} C_{TC}$. This time

constant is used to determine whether the D_{in} pin has remained low for four data periods (end of transmission). A separate on-chip comparator looks at the voltage-equivalent two data periods ($0.4 R_2 C_2$) to detect the dead time between received words within a transmission.

VT
Valid Transmission Output (Pin 11)

This valid transmission output goes high after the second word of an encoding sequence when the following conditions are satisfied:

1. the received addresses of both words match the local decoder address, and
2. the received data bits of both words match.

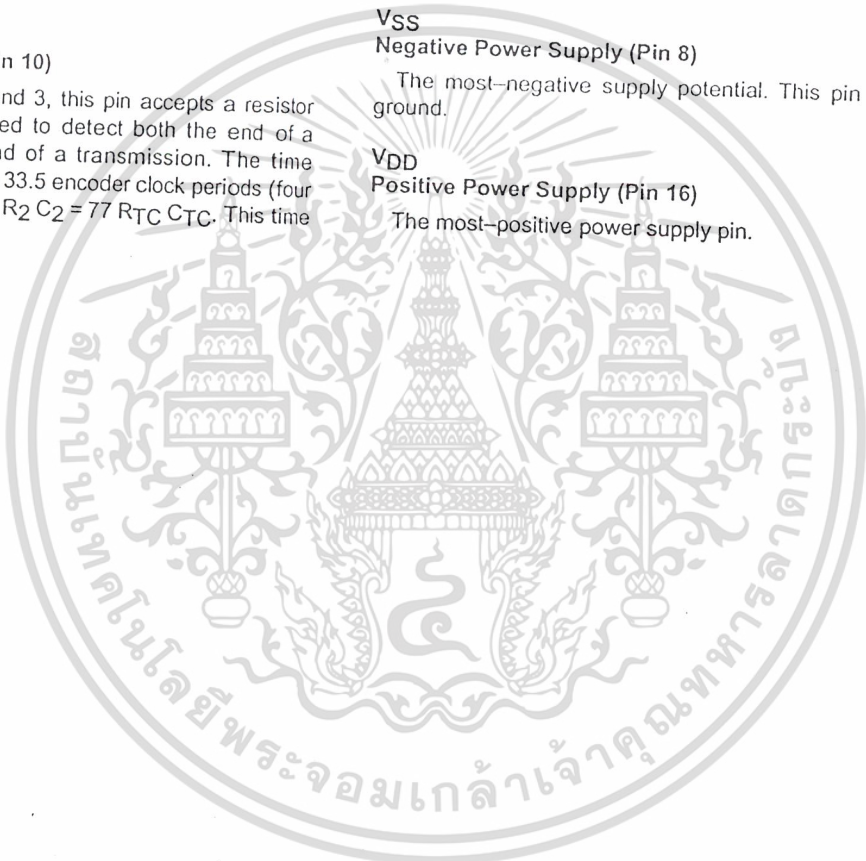
VT remains high until either a mismatch is received or no input signal is received for four data periods.

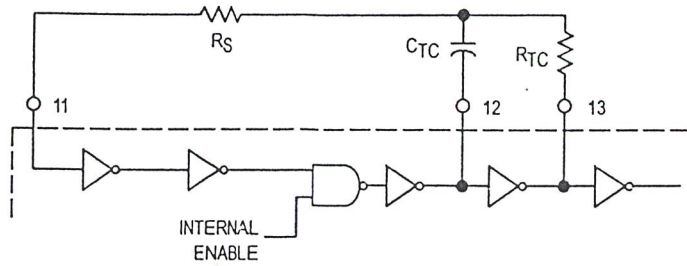
V_{SS}
Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

V_{DD}
Positive Power Supply (Pin 16)

The most-positive power supply pin.





This oscillator operates at a frequency determined by the external RC network; i.e.,

$$f = \frac{1}{2.3 R_{TC} C_{TC}'} \text{ (Hz)}$$

for $1 \text{ kHz} \leq f \leq 400 \text{ kHz}$

where: $C_{TC}' = C_{TC} + C_{\text{layout}} + 12 \text{ pF}$

$R_S = 2 R_{TC}$

$R_S \geq 20 \text{ k}$

$R_{TC} \geq 10 \text{ k}$

$400 \text{ pF} < C_{TC} < 15 \mu\text{F}$

The value for R_S should be chosen to be ≥ 2 times R_{TC} . This range ensures that current through R_S is insignificant compared to current through R_{TC} . The upper limit for R_S must ensure that $R_S \times 5 \text{ pF}$ (input capacitance) is small compared to $R_{TC} \times C_{TC}$.

For frequencies outside the indicated range, the formula is less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz. Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than 1 M Ω .

Figure 9. Encoder Oscillator Information

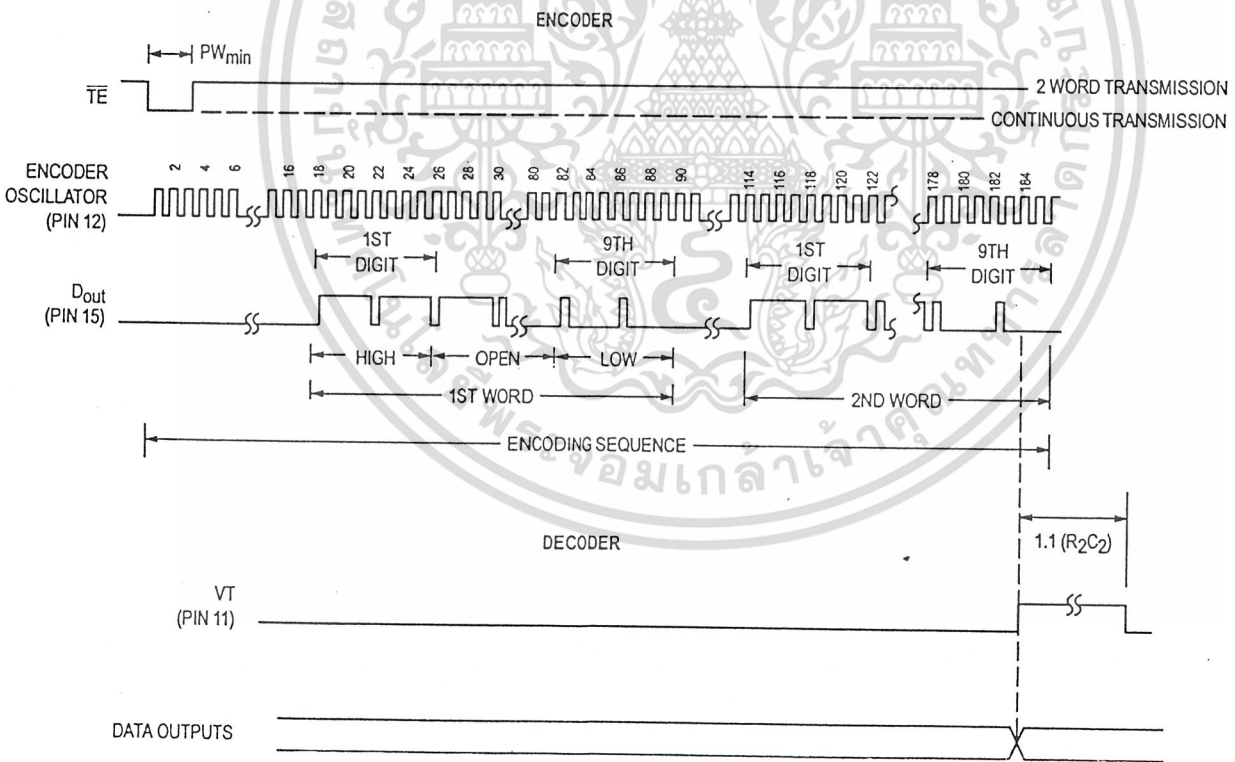
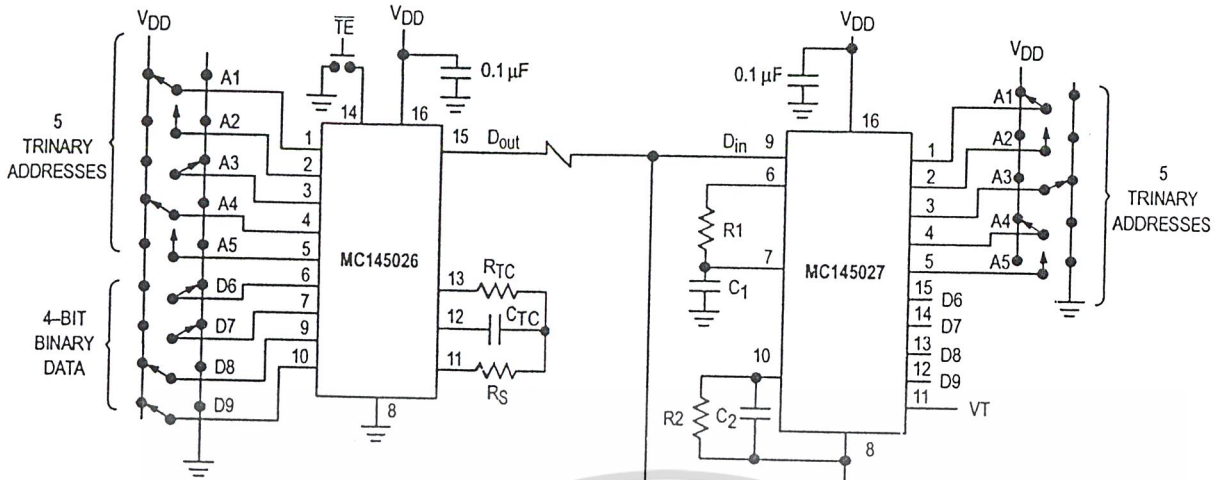


Figure 10. Timing Diagram



$$f_{osc} = \frac{1}{2.3 R_{TC} C_{TC}'}$$

$$R_1 C_1 = 3.95 R_{TC} C_{TC}'$$

$$R_2 C_2 = 77 R_{TC} C_{TC}'$$

$C_{TC}' = C_{TC} + C_{layout} + 12 \text{ pF}$
 $100 \text{ pF} \leq C_{TC} \leq 15 \text{ } \mu\text{F}$
 $R_{TC} \geq 10 \text{ k}\Omega; R_S = 2 R_{TC}$
 $R_1 \geq 10 \text{ k}\Omega$
 $C_1 \geq 400 \text{ pF}$
 $R_2 \geq 100 \text{ k}\Omega$
 $C_2 \geq 700 \text{ pF}$

REPEAT OF ABOVE

REPEAT OF ABOVE

Example R/C Values (All Resistors and Capacitors are $\pm 5\%$)

($C_{TC}' = C_{TC} + 20 \text{ pF}$)

f_{osc} (kHz)	R_{TC}	C_{TC}'	R_S	R_1	C_1	R_2	C_2
362	10 k	120 pF	20 k	10 k	470 pF	100 k	910 pF
181	10 k	240 pF	20 k	10 k	910 pF	100 k	1800 pF
88.7	10 k	490 pF	20 k	10 k	2000 pF	100 k	3900 pF
42.6	10 k	1020 pF	20 k	10 k	3900 pF	100 k	7500 pF
21.5	10 k	2020 pF	20 k	10 k	8200 pF	100 k	0.015 μF
8.53	10 k	5100 pF	20 k	10 k	0.02 μF	200 k	0.02 μF
1.71	50 k	5100 pF	100 k	50 k	0.02 μF	200 k	0.1 μF

Figure 17. Typical Application

June 1997-3

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

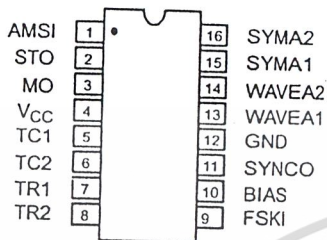
GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

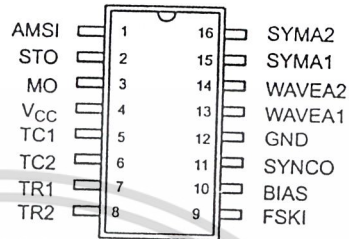
The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	Vcc		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to Vcc.
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

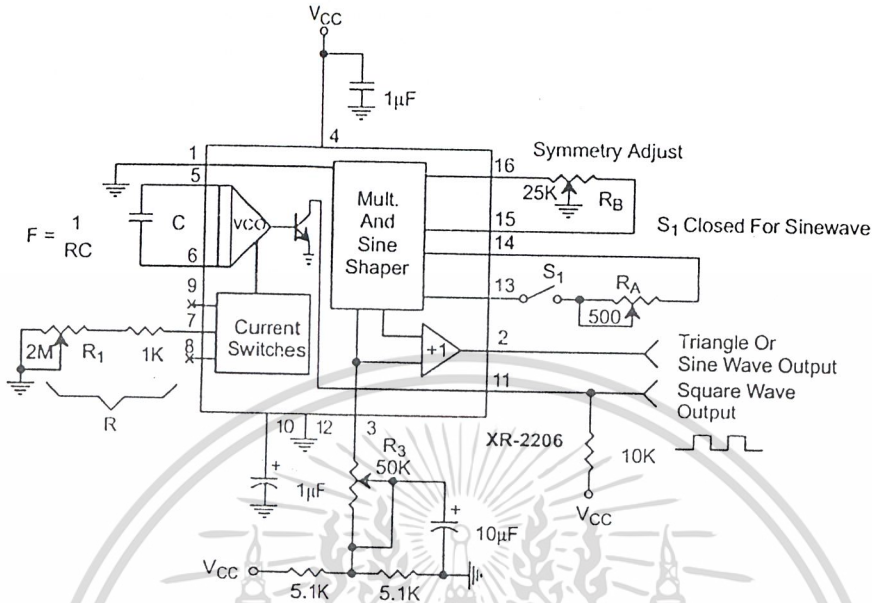


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R₃ Determines Output Swing - See Figure 3)

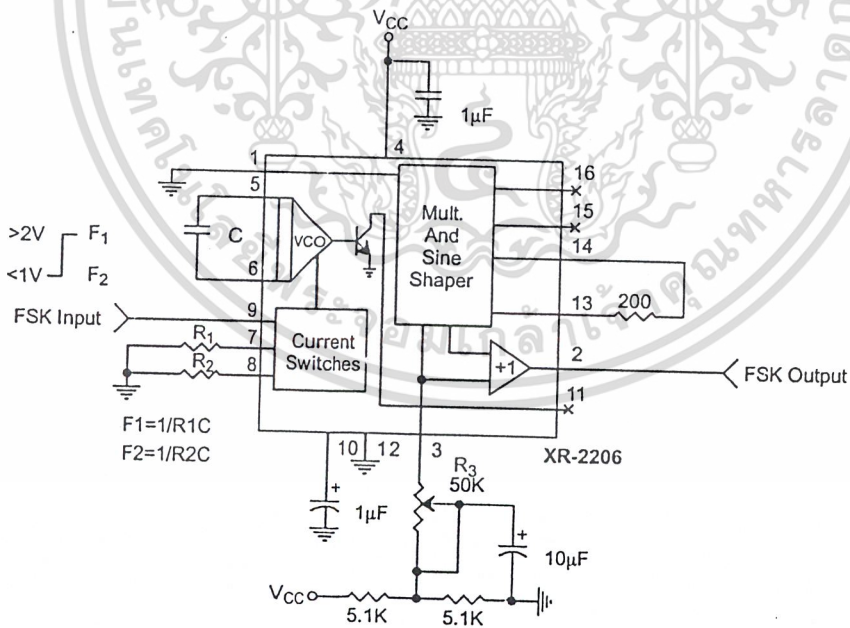


Figure 13. Sinusoidal FSK Generator

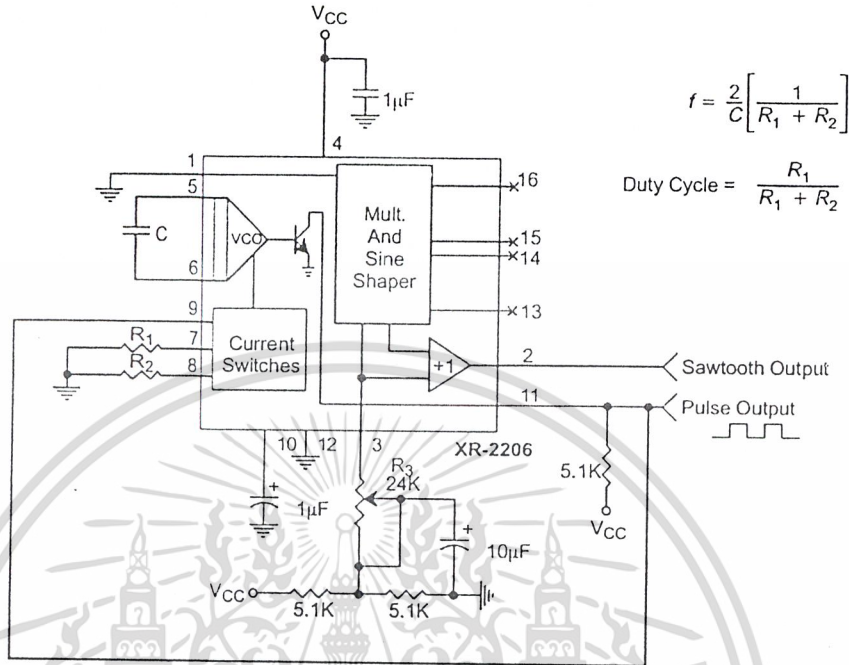


Figure 14. Circuit for Pulse and Ramp Generation.

Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 13. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $\geq 2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $\leq 1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels. f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figure 11, Figure 12 and Figure 13, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment

Figure 11 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $< 2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 11 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

FEATURES

- Wide Frequency Range, 0.01Hz to 300kHz
- Wide Supply Voltage Range, 4.5V to 20V
- HCMOS/TTL/Logic Compatibility
- FSK Demodulation, with Carrier Detection
- Wide Dynamic Range, 10mV to 3V rms
- Adjustable Tracking Range, ±1% to 80%
- Excellent Temp. Stability, ±50ppm/°C, max.

APPLICATIONS

- Caller Identification Delivery
- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications applications. It is particularly suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20V and a wide frequency range of 0.01Hz to 300kHz. It can accommodate analog signals between 10mV and 3V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a

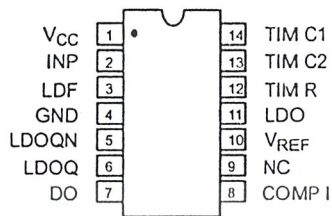
quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply is provided at an output pin.

The XR-2211 is available in 14 pin packages specified for military and industrial temperature ranges.

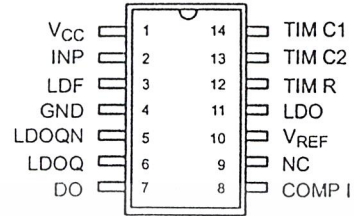
ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2211M	14 Pin CDIP (0.300")	-55°C to +125°C
XR-2211N	14 Pin CDIP (0.300")	-40°C to +85°C
XR-2211P	14 Pin PDIP (0.300")	-40°C to +85°C
XR-2211ID	14 Lead SOIC (Jedec, 0.150")	-40°C to +85°C

PIN CONFIGURATION



14 Lead CDIP, PDIP (0.300")



14 Lead SOIC (Jedec, 0.150")

PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	V _{CC}		Positive Power Supply.
2	INP	I	Receive Analog Input.
3	LDF	O	Lock Detect Filter.
4	GND		Ground Pin.
5	LDOQN	O	Lock Detect Output Not. This output will be low if the VCO is in the capture range.
6	LDOQ	O	Lock Detect Output. This output will be high if the VCO is in the capture range.
7	DO	O	Data Output. Decoded FSK output.
8	COMP I	I	FSK Comparator Input.
9	NC		Not Connected.
10	V _{REF}	O	Internal Voltage Reference. The value of V _{REF} is V _{CC} /2 - 650mV.
11	LDO	O	Loop Detect Output. This output provides the result of the quadrature phase detection.
12	TIM R	I	Timing Resistor Input. This pin connects to the timing resistor of the VCO.
13	TIM C2	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 14.
14	TIM C1	I	Timing Capacitor Input. The timing capacitor connects between this pin and pin 13.

APPLICATIONS INFORMATION

FSK Decoding

Figure 10 shows the basic circuit connection for FSK decoding. With reference to Figure 3 and Figure 10, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B from pin 7 to pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Design Instructions:

The circuit of Figure 10 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_0 and f_1 , these parameters can be calculated as follows:

(All resistance in Ω 's, all frequency in Hz and all capacitance in farads, unless otherwise specified)

- a) Calculate PLL center frequency, f_0 :

$$f_0 = \sqrt{F_1 \cdot F_2}$$

- b) Choose value of timing resistor R_0 , to be in the range of $10K\Omega$ to $100K\Omega$. This choice is arbitrary. The recommended value is $R_0 = 20K\Omega$. The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .

$$R_0 = R_0 + \frac{R_X}{2}$$

- c) Calculate value of C_0 from design equation (1) or from Figure 7:

$$C_0 = \frac{1}{R_0 \cdot f_0}$$

- d) Calculate R_1 to give the desired tracking bandwidth (See design equation 5).

$$R_1 = \frac{R_0 \cdot f_0}{(f_1 - f_2)} \cdot 2$$

- e) Calculate C_1 to set loop damping. (See design equation 4):

Normally, $\zeta = 0.5$ is recommended.

$$C_1 = \frac{1250 \cdot C_0}{R_1 \cdot \zeta^2}$$

- f) The input to the XR-2211 may sometimes be too sensitive to noise conditions on the input line. Figure 4 illustrates a method of de-sensitizing the XR-2211 from such noisy line conditions by the use of a resistor, Rx, connected from pin 2 to ground. The value of Rx is chosen by the equation and the desired minimum signal threshold level.

$$V_{IN \text{ minimum (peak)}} = V_a - V_b = \Delta V \pm 2.8mV \text{ offset} = V_{REF} \frac{20,000}{(20,000 + R_x)} \text{ or } R_x = 20,000 \left(\frac{V_{REF}}{\Delta V} - 1 \right)$$

V_{IN} minimum (peak) input voltage must exceed this value to be detected (equivalent to adjusting V threshold)

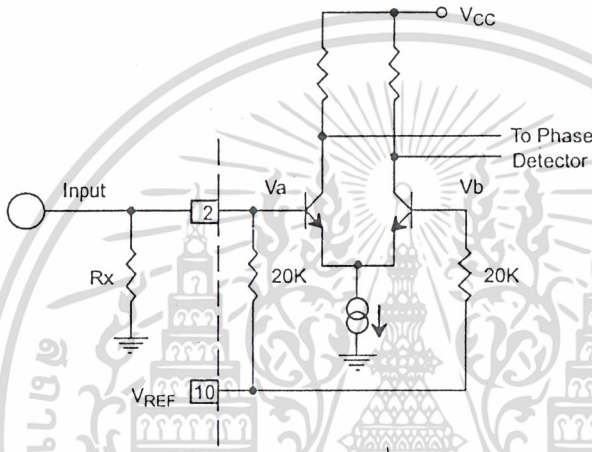


Figure 4. Desensitizing Input Stage

- g) Calculate Data Filter Capacitance, C_F:

$$R_{sum} = \frac{(R_F + R_1) \cdot R_B}{(R_1 + R_F + R_B)}$$

$$C_F = \frac{0.25}{(R_{sum} \cdot \text{Baud Rate})} \quad \text{Baud rate in } \frac{1}{\text{seconds}}$$

Note: All values except R₀ can be rounded to nearest standard value.

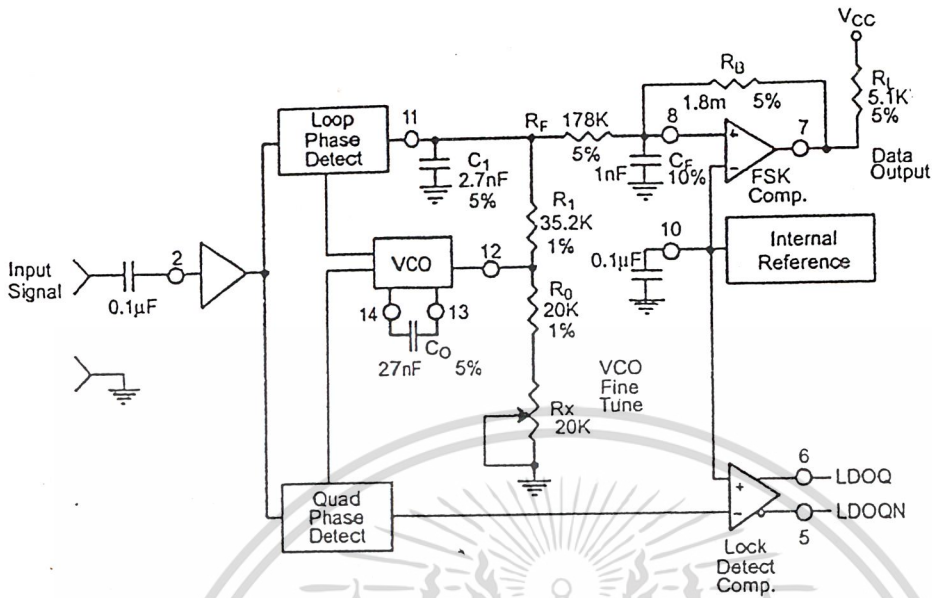


Figure 10. Circuit Connection for FSK Decoding of Caller Identification Signals (Bell 202 Format)

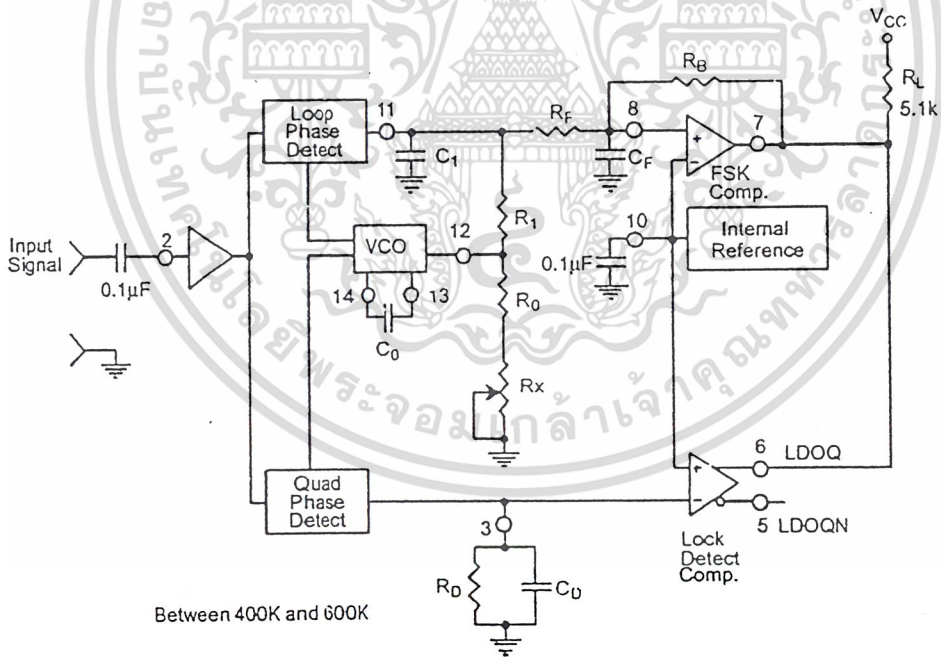


Figure 11. External Connectors for FSK Demodulation with Carrier Detect Capability