สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ระบบรักษาความปลอดภัยพื้นฐานโดยรหัสแถบ

A Simple Security System Using Barcode

โดย

นาย กิตติคุณ พร้อมพลากร
นาย ไพรัตน์ วิบูลศรี
นาย ไววิทย์ ศิริตา

เลขหมู่.....
เลขทะเบียน 42730
วัน, เดือน, ปี 7 มิ.ย. 2545

.b.....
.i.....

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบรักษาความปลอดภัยพื้นฐานโดยรหัสแถบ

A Simple Security Using Barcode

โดย

นาย กิตติคุณ พร้อมพลากร 41013205

นาย ไพรัตน์ วิบูลศรี 41013223

นาย ไววิทย์ ศิริตา 41013235

อาจารย์ที่ปรึกษา

อาจารย์ สุริภณ สมควรพาณิชย์

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงาน ปีการศึกษา 2543

ภาควิชา อิเล็กทรอนิกส์

คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบรักษาความปลอดภัยพื้นฐานโดยรหัสแถบ

ผู้จัดทำ

1. นาย กิตติคุณ พร้อมพลากร
2. นาย ไพรัตน์ วิบูลศรี
3. นาย ไววิทย์ ศิริตา

.....

(.....)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบรักษาความปลอดภัยพื้นฐานโดยรหัสแถบ

A Simple Security Using Barcode

นาย กิตติคุณ พร้อมพลากร 41013205

นาย ไพรัตน์ วิบูลศรี 41013223

นาย ไววิทย์ ศิริตา 41013235

ปริญญานิพนธ์ฉบับนี้ได้รับการตรวจสอบแล้ว พร้อมที่จะทำการสอบได้

.....

(.....)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบป้องกันความปลอดภัยพื้นฐานโดยรหัสแถบ

กิตติคุณ พร้อมพลากร
ไพรัตน์ วิบูลศรี
ไววิทย์ ศิริตา

ดร.สุริภณ สมควรพาณิชย์ อาจารย์ที่ปรึกษา
ปีการศึกษา 2543

บทคัดย่อ

ในปัจจุบันมีการประยุกต์ใช้แถบรหัสในงานประเภทต่าง ๆ เช่น การใช้แถบรหัสบนฉลากบนบรจุภัณฑ์ของสินค้าและบนบันทึกการปฏิบัติงานของบริษัทต่าง ๆ เป็นต้น ทั้งนี้เนื่องจากการป้อนข้อมูลโดยผ่านแถบรหัสมีความถูกต้องแม่นยำและสะดวกมากกว่าการใช้คนป้อนข้อมูล

ปริญญานิพนธ์ฉบับนี้จึงนำเสนอการประยุกต์ใช้แถบรหัสในอีกรูปแบบหนึ่ง คือ การนำบัตรนักศึกษาที่มีแถบรหัสมาใช้เป็นบัตรอนุญาตเมื่อผ่านเข้าออกสถานที่ต่าง ๆ ที่ต้องการความปลอดภัยและทราบจำนวนของผู้ใช้บริการ โดยนำสัญญาณจากตัวตรวจจับรหัสแถบไปคำนวณหารหัสนักศึกษาโดยใช้ไมโครคอนโทรลเลอร์ MCS-51เบอร์ 8952 ซึ่งมีหน่วยเก็บความจำ 8 กิโลไบต์ ระบบจะสามารถควบคุมและส่งข้อมูลได้โดยคอมพิวเตอร์ โปรแกรมที่ใช้ในการควบคุมได้แก่ Visual Basic 6.0 เพื่อแสดงผล ในระบบนี้มีค่าความผิดพลาดประมาณ 20%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A Simple Security Using Barcode

Kittikun Prompalagron

Pirat Wiboonsee

Waiwit Sirita

Suripol Somkuanpanitch Advisor

2000

ABSTACT

Nowadays, Barcode is a popular technique used in wide variety of applications such as on price tags, product packages and time recording cards of many companies and etc. The reason for its popularity is the higher accuracy and convenience in interring data , when compared to the manual method.

This thesis introduces another way in using barcode to detect the student I.D. to permit or reject to/from entering the room. This system uses barcode scanner to detect barcode of the student I.D. The system consist of microcontroller no. 89C52 to analyze the barcode, to processes the door control unit and record the the student I.D. on its EEPROM of 8kB as the data logger. The system could be controlled and retrived the data by a personal computer. The controling program is written in Visual Basic 6.0. This system has an error of access about 20%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ

Abstract

สารบัญ

สารบัญภาพ

สารบัญตาราง

บทที่ 1 บทนำ 1

บทที่ 2 ทฤษฎีที่ใช้ในการออกแบบ 3

1. รหัสแถบและหลักการ 3

2 โครงสร้างของ MCS-51 14

3. การติดต่อสื่อสารข้อมูลแบบอนุกรมในระบบบคอมพิวเตอร์ 22

บทที่ 3 การออกแบบและการทำงานของเครื่อง 30

1. Block Diagram 30

2. Flow Chart 32

บทที่ 4 ผลการทดลอง 43

บทที่ 5 คู่มือการใช้งาน 49

กิตติกรรมประกาศ

เอกสารอ้างอิง

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

รูปที่ 2.1 รหัสแถบชนิด 3 ใน 9 5

รูปที่ 2.2 แสดงโครงสร้างของหัวอ่านแบบ Bifurcated Optical Fiber Wand 7

รูปที่ 2.3 แสดงโครงสร้างของหัวอ่านแบบแวนที่ใช้งานในปัจจุบัน 8

รูปที่ 2.4 Block Diagram แสดงการทำงาน Laser Scanner 10

รูปที่ 2.5 การจัดวางขา 8051 15

รูปที่ 2.6 การต่อขารีเซ็ทให้กับ 8051 16

รูปที่ 2.7 วงจรสร้างคล้อคของ 8051 17

รูปที่ 2.8 การต่อหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลภายนอกชิพ 18

รูปที่ 2.9 128 ไบต์ของ RAM ที่เข้าถึงข้อมูลแบบทางตรงและทางอ้อม 19

รูปที่ 2.10 แสดงให้เห็นถึงไทม์มิ่งไดอะแกรมของการส่งข้อมูลแบบซิงโครนัส 23

รูปที่ 2.11 รูปแบบอย่างง่ายที่สุดของข้อมูลแบบอะซิงโครนัส 24

รูปที่ 2.12 ย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ RS – 232 26

รูปที่ 2.13 การจัดขาของคอนเน็คเตอร์พอร์ตอนุกรมตามมาตรฐาน RS – 232 27

รูปที่ 2.14 การเชื่อมระหว่าง MCS – 51 กับคอมพิวเตอร์ผ่าน MAX 232 29

รูปที่ 3.1 Block Diagram ของวงจร 30

รูปที่ 3.2 Flow Chart แสดงหลักการทำงานการถอดรหัสข้อมูล 32

รูปที่ 3.3 Flow Chart แสดงหลักการทำงานการรับข้อมูล 33

รูปที่ 3.4 Flow Chart แสดงการควบคุมคีย์บอร์ดด้วยปุ่มควบคุมพิเศษ 34

รูปที่ 3.5 Flow Chart แสดงการควบคุมโหมดการดูข้อมูลคนเข้า – ออก 35

รูปที่ 3.6 Flow Chart แสดงการเพิ่มข้อมูลอนุญาตคนเข้า – ออก 36

รูปที่ 3.7 Flow Chart แสดงการติดต่อกับ Serial Port 37

รูปที่ 3.8 Flow Chart แสดงการตรวจสอบรหัสและรหัสลับจาก Keyboard 38

รูปที่ 3.9 แสดงการเชื่อมต่อทางข้อมูลเมื่อใช้โปรแกรม Visual Basic 39

รูปที่ 3.10 วงจร Barcode Scanner 40

รูปที่ 3.11 รูปวงจรรวม 42

รูปที่ 4.1 แสดงการรูดบัตร 41013181 พร้อมกับ Barcode เพื่อเปรียบเทียบ 43

รูปที่ 4.2 แสดงการรูดบัตร 41013235 พร้อมกับ Barcode เพื่อเปรียบเทียบ 43

รูปที่ 4.3 แสดงการรูดบัตร มีสัญญาณรบกวน 1 44

รูปที่ 4.4 แสดงการรูดบัตรแบบมีสัญญาณรบกวน 2 44

รูปที่ 4.5 แสดงการรูดบัตรโดยเร็วที่สุด ที่สามารถรับได้ 45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 2.1	ตารางแสดงเลขฐานสองของรหัสแถบ 3 ใน 9	6
ตารางที่ 2.2	อักขระของรหัสโค้ด 39 ที่ใช้ในงาน	6
ตารางที่ 2.3	แสดงข้อมูลของหัวอ่าน	11
ตารางที่ 2.4	แสดงสัญลักษณ์ชื่อและตำแหน่งต่าง ๆ ที่มีอยู่ใน SFR	20
ตารางที่ 2.5	อินเตอร์รัปต์เวกเตอร์ของ MCS-51 และลำดับความสำคัญของอินเตอร์รัปต์	21
ตารางที่ 2.6	แสดงบิตพาริตี้ของข้อมูล	25
ตารางที่ 2.7	แสดงมาตรฐานของการใช้แรงดันไฟฟ้าใน RS – 232	26
ตารางที่ 4.1	การทดลองรูดบัตรนักศึกษา	46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในระบบที่มีการปฏิบัติงานอัตโนมัติที่มีจำนวนงานมาก ๆ เครื่องจักรจะถูกนำมาใช้เพื่ออำนวยความสะดวก โดยการเปลี่ยนรูปแบบข้อมูล จากแบบเดิมที่มนุษย์เข้าใจเป็นรูปแบบของรหัสแทน ซึ่งรหัสนี้อาจใช้แทนตัวแปรเดียวหรือหลาย ๆ ตัวก็ได้ สำหรับงานที่แตกต่างกัน

บาร์โค้ด คือรหัสที่ใช้แทนสิ่งเหล่านั้นในรูปแบบของเครื่องจักรที่อ่านรหัสแถบสีดำและช่องว่างสีขาว ในอัตราส่วนที่กำหนด ซึ่งจะแทนอักขระแต่ละตัว โดยมีเซนเซอร์เป็นตัวอ่านความหมายจากแถบนั้นออกมาเพื่อประมวลผลต่อไปในขั้นตอนของสัญญาณทางไฟฟ้า กรรมวิธีในการทำงานนั้นอาจเปรียบเทียบกับกระบวนการการทำงานในร่างกายของมนุษย์ คือ มีสายตาเป็นตัวตรวจจับ และสมองเป็นตัวประมวลผลหรือสั่งงาน

บาร์โค้ดจัดเป็นรูปแบบการใช้งานที่ง่ายที่สุด รวมทั้งราคาความน่าเชื่อถือได้ นับว่าเหมาะสมที่สุดที่จะใช้งานกับระบบข้อมูลของคอมพิวเตอร์ ตัวอย่างการนำบาร์โค้ดไปใช้งานและก็ช่วยงานได้มาก คือ ระบบไปรษณีย์อัตโนมัติ โดยการนำไปใช้คัดเลือกชนิดของจดหมายและปลายทางที่จะส่งไป

ชนิดของตัวตรวจจับบาร์โค้ดทั่ว ๆ ไปแบ่งได้ 2 ประเภท คือ ชนิดมือถือและแบบที่ตั้งอยู่กับที่ สำหรับแบบมือถือนั้นผู้ปฏิบัติงานฝึกหัดเพียงเล็กน้อยก็สามารถที่จะทำงานได้ และสามารถที่จะทำงานได้รวดเร็วและถูกต้องกว่าการใช้คนป้อนข้อมูลมาก อีกทั้งการเปลี่ยนแปลงรูปแบบบาร์โค้ดในผลิตภัณฑ์นั้นก็ง่ายมาก มีข้อมูลที่น่าสนใจเปรียบเทียบให้เห็นถึงความผิดพลาดซึ่งเกิดจากการใช้บาร์โค้ดจะมีแค่ 1 ใน 1000 ในขณะที่หากใช้คนป้อนข้อมูลความผิดพลาดจะสูงถึง 1 ใน 300 อัตราการผิดพลาดจากการใช้บาร์โค้ดสามารถลดลงได้ โดยใช้วิธีการตรวจเช็คตัวเลขและเทคนิคการป้องกันข้อมูลในรูปแบบอื่นร่วมด้วย

ข้อแตกต่างของรูปแบบต่าง ๆ ของบาร์โค้ดทุกวันนี้มีอยู่มากมาย ขึ้นอยู่กับความเหมาะสมในงานแต่ละชนิดไปโดยจะขึ้นอยู่กับตัวถอดรหัสของบาร์โค้ดซึ่งจะต้องตรงกับชนิดของบาร์โค้ด นอกเหนือจากต้องมีระบบของแหล่งกำเนิดแสงและตัวอ่านตามปกติ แล้วการแสดงผลจะแสดงเอาท์พุทออกทางตัวแสดงผล LED หรือต่อไปยังอินพุทของระบบคอมพิวเตอร์ โดยการต่อผ่านทางพอร์ท RS-232 มาตรฐาน

การใช้แสงเลเซอร์ในการอ่านบาร์โค้ดเพิ่งจะมีมาได้เมื่อต้นทศวรรษที่ 70 โดยใช้งานร่วมกับระบบไมโครโปรเซสเซอร์ ซึ่งการประมวลผลจากตัวอ่านนี้หากว่ามีความสามารถในการอ่านรูปแบบรหัสของบาร์โค้ดที่แตกต่างกันจะมีความยืดหยุ่นในการใช้งานมากกว่า โดยเฉพาะงานที่ต้องใช้รูปแบบรหัสมากกว่า1 รูปแบบในสายงานการผลิต ยกตัวอย่างในอุตสาหกรรมเวชภัณฑ์จะใช้รหัส UPC เป็นหลัก ในขณะที่ใช้รหัส 3 of 9 สำหรับการใช้งานรูปแบบใหม่ ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วัตถุประสงค์ของโครงงาน

1. ศึกษาค้นคว้าทดลองและพัฒนารหัสแถบเพื่อประยุกต์ใช้งานในด้านต่าง ๆ
2. ศึกษาประยุกต์ใช้งานร่วมกับไมโครคอมพิวเตอร์ มาใช้ในการอ่านรหัสนักศึกษาเพื่อใช้ในการเก็บข้อมูลการเข้าออกของนักศึกษา
3. ศึกษาเกี่ยวกับโปรแกรมที่จะนำมาใช้งาน โดยใช้ Visual Basic

ขอบเขตของโครงงาน

1. ศึกษารายละเอียดเกี่ยวกับรหัสแถบที่ใช้ในปัจจุบัน โดยเลือก 3 of 9 โดยเป็นรหัสที่ใช้ในบัตรนักศึกษา
2. เขียนโปรแกรมการอ่านรหัสแถบโดยใช้ไมโครคอมพิวเตอร์เป็นตัวถอดรหัส และจำข้อมูลเกี่ยวกับการเข้าออกของนักศึกษา
3. เขียนโปรแกรมในการโหลดข้อมูลเข้าคอมพิวเตอร์ โดยใช้ Visual Basic

วิธีการดำเนินงาน

1. ศึกษารายละเอียดเกี่ยวกับรหัสแถบที่ใช้ในบัตรนักศึกษา คือ 3 of 9
2. ศึกษาเกี่ยวกับการเขียนโปรแกรมการถอดรหัส 3 of 9 โดยใช้ไมโครคอมพิวเตอร์
3. ศึกษาและเขียนโปรแกรมการโหลดข้อมูลเข้าคอมพิวเตอร์ เพื่อดูข้อมูลการเข้า – ออก
4. ทำการสรุปผลการทดลองของโครงงาน, ข้อเสนอแนะ, ปัญหาในการทำงาน, พิมพ์รายงานพร้อมเสนอรายงาน

ประโยชน์ที่คาดว่าจะได้รับ

1. รู้จักการนำรหัสแถบและเครื่อง Laser Scanner ไปประยุกต์ใช้งานให้เหมาะกับสถาบัน
2. สามารถทำการถอดรหัสข้อมูลจากรหัสแถบได้ และเก็บข้อมูลเพื่อส่งไปเก็บในคอมพิวเตอร์ได้
3. เข้าใจโปรแกรมการทำงานของ Visual Basic และสามารถนำไปใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีที่ใช้ในการออกแบบ

1. รหัสแถบและหลักการ

1.1 ความเป็นมาของรหัสแถบ

เริ่มเมื่อปี ค.ศ. 1949 สหรัฐอเมริกาได้ออกสิทธิบัตรรับรองรหัสแถบ แบบที่เรียกว่า Cireular bar code ในปี ค.ศ. 1960 ก็มีการรับรองรหัสแถบแบบที่เรียกว่า Rail identification symbol หลังจากนั้นเป็นต้นมา เทคนิคของรหัสแถบรูปแบบต่าง ๆ ก็มีมากขึ้น และเริ่มใช้งานจริงจังเมื่อปี ค.ศ. 1970 เมื่อคณะกรรมการบริหารด้านห้างสรรพสินค้าของสหรัฐอเมริกา ได้นำรหัสที่ใช้กันมากในสินค้า ออกเผยแพร่และใช้กันแพร่หลายในสหรัฐอเมริกา และยุโรปตั้งแต่ ค.ศ. 1973 และ ค.ศ. 1977 ตามลำดับ

การใช้งานในด้านอื่น ๆ เริ่มตังแต่ปี ค.ศ. 1980 เป็นต้ามาเมื่อหน่วยป้องกันประเทศของสหรัฐอเมริกา ใช้เพื่อเช็คอุปกรณ์เครื่องมือและยุทโธปกรณ์คงคลังขณะที่โรงงานอุตสาหกรรมนำไปใช้เพื่องานต่าง ๆ มากขึ้น แต่คนทั่วไปเริ่มคุ้นเคยกับรหัสแถบเป็นอย่างดีจากรหัสสินค้าและการชำระเงินที่คอมพิวเตอร์รวมออกมาจากการอ่านรหัสแถบสินค้าเหล่านั้นจากความสะดวกเหล่านี้ทำให้สามารถลดพนักงาน ฯ จุดนี้ลงได้ในปี ค.ศ. 1981มีห้างสรรพสินค้ามากกว่า 4000 แห่ง ในสหรัฐอเมริกาและแคนาดาใช้รหัสแถบในธุรกิจนี้ นอกจากนี้ยังใช้กับกิจการอื่น เช่น ห้องสมุด บริการสุขภาพ งานเอกสาร งานการทหาร การวิจัย การผลิตสินค้า เป็นต้น

1.2 หลักการของรหัสแถบ

รหัสแถบคือ ข้อมูลประจำตัวที่กำหนดขึ้น แล้ววมาจัดเรียงเข้ารหัสในรูปของแถบสีดำและแถบสีขาววางเรียงขนานสลับกันด้วยชุดความกว้างของแถบหรือ จำนวนของแถบต่าง ๆ กันไป ขึ้นอยู่กับข้อมูลที่ต่างกัน และชนิดของรหัสแถบที่เลือกใช้ต่างกันด้วย

การเข้ารหัสของรหัสแถบ (Bar Code) แบ่งออกเป็น 2 วิธีการคือ แบบแรกจะใช้สีของแถบนำมาเข้ารหัส โดยใช้แถบสีดำแทน “1” และแถบสีขาวแทน “0” ลักษณะเช่นนี้เรียกว่า “เดลต้าโค้ด” (Delta Code) อีกรูปแบบหนึ่งจะใช้ความกว้างของแถบนำมาเข้ารหัส ที่เรียกว่า “วิดท์โค้ด” (Width Code) โดยถ้าเป็นแถบกว้างจะแทน “1” และแถบแคบจะแทน “0” การเข้ารหัสเช่นนี้จะไม่สนใจสีของแถบเลย

1.3 การอ่านรหัสแถบ

ในการอ่านรหัสแถบใช้หลักการเปลี่ยนรหัสแถบให้เป็นรหัสแอสกี้ โดยอาศัยความแตกต่างกันระหว่างแถบเข้มและพื้นที่ว่าง โดยที่พื้นที่ว่าง (ปกติจะเป็นสีขาวหรือสีอ่อน) จะมีการสะท้อนกลับของแสงได้มากกว่าบริเวณที่เป็นแถบเข้ม (ซึ่งใช้สีดำหรือสีอื่นที่มีความเข้มมาก) ตัวอ่าน (Bar code reader) จะประกอบด้วยตัวกำเนิดแสงที่ส่งผ่านเลนซ์ออกมาโดยถูกบังคับทิศทางให้มีจุดรวมแสงเล็กที่สุด กับตัวรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสงที่มีความไวสูง ทั้ง 2 อย่างนี้จะบรรจุไว้ในตัวอ่านเดียวกันที่มีหลายรูปแบบแต่แบบที่เป็นพื้นฐานที่สุดอยู่ในรูปคล้ายปากกาขนาดใหญ่ (Wand type)

ตัวอ่านจะถูกสแกนผ่านรหัสแถบในขณะที่ตัวกำเนิดแสงจะทำให้เกิดแสงส่งผ่านเลนซ์ไปกระทบบนรหัสแถบและสะท้อนกลับจากแถบ (แถบและช่องว่าว) กลับไปยังตัวรับแสง (Photosensor) ที่เกิดค่าความแตกต่างขึ้นตามหลักการสะท้อนกลับในแต่ละแถบ ทำให้เกิดสภาวะลอจิก "0" และ "1" ขึ้นตามที่กล่าวมาแล้วข้างต้น ซึ่งเมื่อรวมสภาวะลอจิก "0" และ "1" ทั้งหมดตลอดความกว้างของทุกแถบแล้วจะตรงกับแพตเทิร์นที่ได้กำหนดไว้แล้ว ในตัวอ่านรหัสแถบจะใช้ตัวกำเนิดแสงสีแดงหรือสีขาว แต่ส่วนใหญ่จะใช้แสงสีแดงเนื่องจากแสงสีขาวต้องการพลังงานและความเข้มของแสงสูงมากกว่าสีแดง แสงสีแดงสามารถอ่านรหัสที่พิมพ์ด้วยสีต่าง ๆ ได้ยกเว้นรหัสที่พิมพ์ด้วยสีแดง

องค์ประกอบที่สำคัญ 2 ประการที่จำเป็นอย่างมากในการอ่านรหัสแถบได้ถูกต้อง ประการแรกคือพื้นที่ภายในแถบและช่องว่าง จะต้องทำให้เกิดความแตกต่างของการสะท้อนกลับอย่างมาก (Contrast) เช่น แถบสีดำและช่องว่างสีขาว เป็นต้น ซึ่งปกติความแตกต่างนี้จะต้องอยู่ในช่วงระหว่างอัตรา 80-90 เปอร์เซ็นต์ขึ้นไป ประการสุดท้ายคือความกว้างระหว่างแถบกว้าง หรือช่องว่างกว้างต่อแถบแคบ หรือช่องว่างแคบจะเป็นอัตราส่วน 2:0.5, 2:1 และ 3:1

ตัวอ่านรหัสแถบแบบปากกาที่มีจำหน่ายในเมืองไทย ชนิดที่นำมาต่อกับไมโครคอมพิวเตอร์มี 2 แบบที่นิยมกันมากคือ แบบที่ต่อเข้ากับ RS422 หรือ RS232 (COM1, COM2) ซึ่งจะมีชุดควบคุม (Controller) ที่สามารถปรับค่าต่าง ๆ ได้ตามความต้องการ เช่น ความเร็ว ชนิดของรหัส ฯลฯ และอีกแบบหนึ่งจะใช้ต่อแทนคีย์บอร์ด โดยใช้ Keyboard emulator เป็นตัวควบคุมการทำงาน ทั้ง 2 แบบ ให้คุณสมบัติในการอ่านและเปลี่ยนรหัสได้ใกล้เคียงกันมาก และยังสามารถอ่านได้ทั้ง 2 ทิศทางโดยไม่ผิดพลาดนอกเหนือจากคุณสมบัติเฉพาะของเครื่องแล้วยังขึ้นอยู่กับโปรแกรมที่เขียนขึ้นมาควบคุมโดยผู้ใช้อีกด้วย

นอกจากนี้ยังมีตัวอ่านที่มีประสิทธิภาพสูงประเภทเลเซอร์ (Laser bar code scanner) ซึ่งมีทั้งชนิดที่ยังต้องใช้คน และแบบสแกนอัตโนมัติ ทั้ง 2 แบบนี้ให้ความรวดเร็ว ความเชื่อถือได้ และลดขนาดการพิมพ์รหัสแถบให้เล็กลงได้อย่างมาก

1.4 ชนิดของรหัสแถบ

ปัจจุบันรหัสแถบที่ใช้มีอยู่ด้วยกันหลายชนิด รหัสแถบที่นิยมใช้แพร่หลายแบ่งได้เป็น

1.4.1 ชนิดรหัส 2 ใน 5 (2 of 5 code)

1.4.2 ชนิดรหัส 2 ใน 5 แบบสอดแทรก (Interleaved 2 of 5)

1.4.3 ชนิดรหัส 3 ใน 9 (3 of 9 or 39 code)

1.4.4 ชนิดรหัส Codabar

1.4.5 ชนิดรหัส UPC (Universal Product code)

1.4.6 ชนิดรหัส EAN (European Article Numbering)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชนิดรหัส 3 ใน 9 (3 of 9 or 39 code)

ในสถาบันได้ใช้รหัสแบบมาตรฐาน 3 ใน 9 เนื่องจากสามารถขยายหรือหดขนาดของรหัสได้ จึงง่ายต่อการทำบัตรต่าง ๆ รหัส 3 ใน 9 (3 out of 9 code) เป็นรหัสที่ใช้แทนตัวอักขระทั้งหมด 44 อักขระเป็นอักษรตัวใหญ่ 26 รหัสเลข 0-9 10 รหัสและอักขระพิเศษอีก 8 รหัส เป็นการประยุกต์ใช้รหัส 2 ใน 5 โดยการนำเอาส่วนที่เป็นแถบดำ 5 แถบ และแถบขาว 4 แถบ รวมเป็น 9 แถบ แทน 1 รหัส ในแถบดำ 5 แถบว่าง (space) 4 แถบ ประกอบด้วยแถบกว้างที่เป็นบิต 1 อยู่ 1 แถบและแถบแคบที่เป็นบิต 0 อีก 3 แถบ ดังนั้นเมื่อรวมทั้งหมด 9 แถบจะเป็นบิต 1 อยู่ 3 แถบและบิต 0 อยู่ 6 แถบ รหัส 3 ใน 9 มีส่วนเริ่มต้น (Start code) และสิ้นสุด (Stop code) ด้วยรหัสเดียวกันคือ * (Asterisk) ซึ่งมีรหัสฐาน 2 เป็นแถบ 00110 และช่องว่าง 1000

ข้อดีของรหัสชนิดนี้คือ ใช้งานได้กว้างขวางมากขึ้น เพราะสามารถใช้ตัวเลขปนกับตัวอักษรและเครื่องหมายต่าง ๆ ได้ ซึ่งรหัสทั้งหมดแทนได้ตามตารางที่ 2.1

ถึงแม้ว่าจะมีทั้งหมด 512 คอมไบเนชั่น 9 บิต แต่ที่เราใช้นั้นมีเพียง 11 คอมไบเนชั่น เท่านั้น คือ 0 - 9 และ * เท่านั้น

รูปที่ 2.1 รหัสแถบชนิด 3 ใน 9

1.5 การเลือกใช้รหัสให้เหมาะสมกับงาน

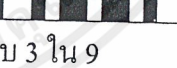
ในปัจจุบันนั้นได้มีมาตรฐานรหัสบาร์โค้ด เกิดขึ้นอีกมากมาย รวมทั้งที่ได้กล่าวมาแล้วด้วย ปกติการเลือกรหัสบาร์โค้ดใช้งานจะถูกบังคับตามการใช้งานเฉพาะอย่าง ถ้าการใช้งานแบบใหม่ หรือผิดไปจากทั้งหมดที่ได้กล่าวมาแล้ว รหัสที่ควรจะพิจารณาถึงก็คือ Code 39 ที่ใช้ตัวเลขและตัวอักขระ A-Z หรือแบบ Interleaved 2 of 5 ซึ่งใช้กับข้อมูลที่เป็นตัวเลขล้วน ๆ

Interleaved 2 of 5 ยังให้ความหนาแน่นของรหัสมากที่สุดอีกทั้งด้วยทั้ง Code 39 และ Interleaved 2 of 5 เป็นรหัสแบบ 2 ระดับที่ให้จำนวนตัวแปรมากกว่า และพิมพ์ได้คุณภาพดีกว่า แบบรหัส 4 ระดับอย่าง EAN

ลักษณะประจำตัวของรหัสทั้ง 2 แบบ คือ Code 39 และ Interleaved 2 of 5 นั้นจะมีการตรวจสอบตัวเอง ด้วยการใช้จำนวนคอมไบเนชั่นเพียงเล็กน้อยจากจำนวนมากมายที่เป็นไปได้

ข้อเสียของรหัส Code 39 ก็คือ รหัสที่ยาว ซึ่งแต่ละตัวอักขระจะประกอบด้วยรหัสไบนารีถึง 9 บิต ส่วนรหัส Interleaved 2 of 5 นั่นคือ ข้อมูลที่ใช้ถอดรหัสต้องมีจำนวนเป็นคู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อักขระ	แถบรหัส	แถบ ช่องว่าง	อักขระ	แถบรหัส	แถบ ช่องว่าง
1		10001 0100	I		01010 0010
2		01001 0100	J		00110 0010
3		11000 0100	K		10001 0001
4		00101 0100	L		01001 0001
5		10100 0100	M		11000 0001
6		01100 0100	N		00101 0001
7		00011 0100	O		10100 0001
8		10010 0100	P		01100 0001
9		01010 0100	Q		00011 0001
0		00110 0100	R		10010 0001
A		10001 0010	S		01010 0001
B		01001 0010	T		00110 0001
C		11000 0010	U		10001 1000
D		00101 0010	V		01001 1000
E		10100 0010	W		11000 1000
F		01100 0010	X		00101 1000
G		00011 0010	Y		10100 1000
H		10010 0010	Z		01100 1000
			*		00110 1000

ตารางที่ 2.1 ตารางแสดงเลขฐานสองของรหัสแถบ 3 ใน 9

ถึงแม้ว่าจะมีทั้งหมด 512 คอมไบเนชั่น 9 บิต แต่ที่เราใช้นั้นมีเพียง 11 คอมไบเนชั่น ดังนั้นเราจึงใช้การตรวจสอบแค่ 5 บิตแรกเท่านั้น คือบิตของแถบนั่นเองดังนี้

ตัวอักขระ	เลขฐานสอง	ตัวอักขระ	เลขฐานสอง
0	00110	6	01100
1	10001	7	00011
2	01001	8	10010
3	11000	9	01010
4	00101	*	00110
5	10100		

ตารางที่ 2.2 อักขระของรหัส Code 39 ที่ใช้ในงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

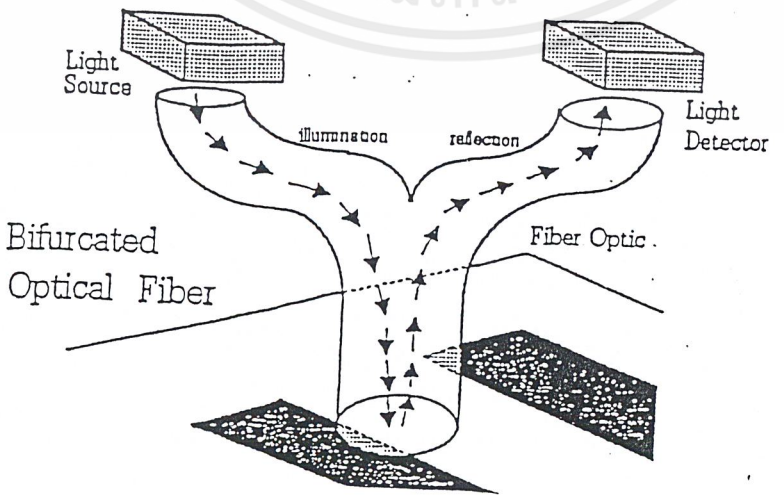
1.6 ชนิดของหัวอ่านรหัสแถบ

ในการใช้งานเพื่อที่จะอ่านรหัสแถบนั้น ส่วนประกอบที่สำคัญอีกส่วนหนึ่งที่ขาดไม่ได้คือส่วนหัวอ่านรหัสแถบซึ่งส่วนนี้จะทำหน้าที่ในการอ่านรหัสแถบแล้วแปลงสัญญาณที่ได้เป็นสัญญาณทางไฟฟ้า เพื่อที่จะนำไปแปลงหรือถอดรหัสให้เป็นข้อมูลที่แท้จริง โดยพื้นฐานโครงสร้างของส่วนหัวอ่านแถบรหัสแถบนี้สามารถแบ่งออกเป็น 2 แบบคือ หัวอ่านชนิดสัมผัสกับรหัสแถบโดยตรงกับหัวอ่านไม่สัมผัสกับรหัสแถบ

1.6.1 หัวอ่านชนิดสัมผัสโดยตรง(Contact Scanner)

หัวอ่านชนิดสัมผัสโดยตรงนั้นโดยทั่วไป หมายถึงหัวอ่านแบบแวน(Wand Scanner) ซึ่งเปลี่ยนหัวแบบมือถือที่มีรูปร่างคล้ายปากกามีขนาดเล็ก พกพาสะดวกและสามารถนำไปใช้ในที่ต่างๆได้ ในการอ่านรหัสแถบนั้น หัวอ่านแบบนี้จะต้องสัมผัสกับรหัสแถบโดยตรง โดยรูดหัวอ่านด้วยมือ

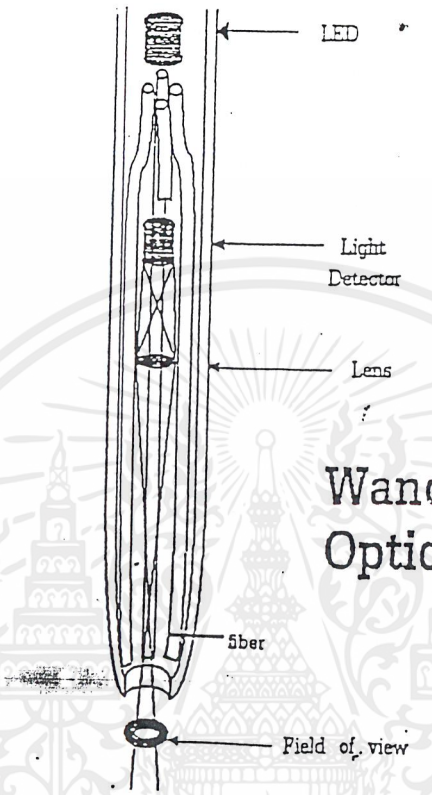
โครงสร้างของหัวอ่านแบบนี้จากลักษณะภายนอกจะมีลักษณะคล้ายปากกา ส่วนภายในจะประกอบด้วยตัวกำเนิดแสงและตัวรับแสง ซึ่งหลักการทำงานคือ ตัวกำเนิดแสงจะให้แสงผ่านรูขนาดเล็กที่เปิดไว้ที่ปลายหัวอ่าน เมื่อแสงนี้ตกกระทบรหัสแถบก็จะเกิดการสะท้อนและดูดกลืนตามคุณสมบัติของแสงที่มีต่อแถบขาวและแถบดำตามลำดับ แสงที่สะท้อนกลับก็จะผ่านรูเปิดเดียวกันกลับมายังตัวรับแสง ซึ่งทำหน้าที่ในการแปลงความเข้มของแสงที่สะท้อนกลับให้เป็นสัญญาณทางไฟฟ้าซึ่งจะเป็นค่าที่บ่งชี้ว่าให้ทราบว่า ขณะนั้นกำลังอ่านรหัสแถบส่วนที่เป็นแถบดำหรือแถบขาว โดยทั่วไปมักจะถูกแปลงให้อยู่ในลักษณะสัญญาณทางลอจิก “0” หรือ “1” จากสัญญาณนี้จะถูกส่งไปยังส่วนถอดรหัสให้ได้เป็นข้อมูลที่แท้จริง ซึ่งวงจรในส่วนของการถอดรหัส นั้นอาจมีอยู่ในตัวหัวอ่านหรือไม่ก็ได้ ขึ้นอยู่กับความต้องการของผู้ใช้งาน และผู้สร้างหัวอ่าน โครงสร้างของส่วนหัวอ่านนั้นในความเป็นจริงจะมีหลายลักษณะ แต่ที่เป็นพื้นฐานนั้นในความเป็นจริงนั้นอาจจะมีหลายลักษณะ แต่ที่เป็นฐานนั้นจะมีโครงสร้างเป็นดังรูปที่ 2.2 ซึ่งเป็นโครงสร้างของหัวอ่านแบบ Bifurcated Optical Fiber Wand แม้ว่าความจริงหัวอ่านที่นำมาใช้งานจะมีการอ่านรหัสแถบที่มีขนาดเล็กๆ แต่หลักการพื้นฐานต่างๆก็จะคล้ายกัน



รูปที่ 2.2 แสดงโครงสร้างของหัวอ่านแบบ Bifurcated Optical Fiber Wand

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ยังมีหัวอ่านอีกชนิดหนึ่งที่ได้รับความนิยมใช้งานอย่างมากในปัจจุบันคือ หัวอ่านแบบที่ลำแสงจากตัวกำเนิดแสงกับลำแสงที่มายังตัวรับแยกกันโดยลำแสงที่มาจากแหล่งกำเนิด แสงนั้นจะมีการแยกไปหลายลำแสง เพื่อให้ความเข้มแสงที่ตกกระทบรหัสแถบมีค่ามากขึ้นดังรูปที่ 2.3



รูปที่ 2.3 แสดงโครงสร้างของหัวอ่านแบบแวนที่ใช้งานในปัจจุบัน

หัวอ่านแบบสัมผัสโดยตรงนี้มีสิ่งสำคัญที่ต้องคำนึงถึงอย่างมากคือ ระยะห่างระหว่างหัวอ่านกับรหัสแถบ เพราะถ้าระยะห่างมีความผิดพลาดคลาดเคลื่อนไป จะมีผลทำให้ความถูกต้องและแม่นยำในการอ่านรหัสแถบลดลง ซึ่งค่าระยะห่างนี้โดยทั่วไปจะเป็นระยะโฟกัสของตัวหัวอ่านและยังมีข้อควรระวังที่สำคัญคือ รหัสแถบที่นำมาใช้งานมักจะมีการเคลือบพลาสติก เพื่อปกป้องรหัสแถบจากสิ่งสกปรกและป้องกันรอยขีดข่วนจากการใช้งาน ซึ่งความหนาของชั้นพลาสติกที่จะต้องใช้ต้องไม่มากเกินไปจนทำให้รหัสแถบหลุดออกจากโฟกัสของตัวหัวอ่านรหัส สำหรับค่าตัวแปรที่สำคัญในการเลือกใช้งานหัวอ่านอีกค่าหนึ่งคือความกว้างรหัสแถบที่หัวอ่านยังสามารถแยกได้โดยในการใช้งานหัวอ่านแบบนี้ เนื่องจากการอ่านรหัสแถบจะทำโดยการรูดหัวอ่านด้วยมือ จึงทำให้มีโอกาสที่จะเกิดความคลาดเคลื่อนของความกว้างจากผลของความเร็วในการรูดไม่สม่ำเสมอ ดังนั้นในการถอดรหัสจะต้องมีการชดเชยผลที่เกิดจากความเร็วในการรูดหัวอ่านที่ไม่สม่ำเสมอด้วย

สำหรับชนิดของแหล่งกำเนิดแสงภายในตัวหัวอ่านแบบแวนมีด้วยกันหลายชนิด แต่โดยทั่วไปจะใช้ไดโอดเปล่งแสง (Light Emitting Diode) ในช่วงความยาวคลื่นระหว่าง 630-720 nm (แสงในช่วงสีแดงถึงแดงเข้ม) หรือในช่วง 720-900 nm (ในย่านอินฟาเรดที่มองไม่เห็น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.6.2 หัวอ่านชนิดไม่สัมผัส (Non-Contact Scanner)

หัวอ่านชนิดไม่สัมผัสมีข้อดีที่เหนือกว่าหัวอ่านที่สัมผัสโดยตรงคือ หัวอ่านที่ใช้ในการอ่านรหัสแถบ ไม่จำเป็นต้องสัมผัสกับรหัสแถบโดยตรง โดยสามารถอ่านรหัสได้โดยหัวอ่านอยู่ห่างจากรหัสแถบ และยังเป็นการลดความผิดพลาดจากผลของระยะโฟกัสของลำแสงอีกด้วย ซึ่งหัวอ่านแบบไม่สัมผัสนี้ยังสามารถแบ่งออกได้เป็น 2 แบบคือ

- หัวอ่านชนิดไม่สัมผัสแบบแอกทีฟ (Active Non-Contact Scanner) หัวอ่านรหัสแบบแอกทีฟนี้ อาศัยหลักการของเลเซอร์ (Laser) ที่ลำแสงจะไม่กระจายออกเมื่อระยะทางของลำแสงเพิ่มมากขึ้นทำให้การอ่านรหัสแถบสามารถทำได้ดีขึ้นและการประมวลผลสัญญาณมีความถูกต้องแม่นยำยิ่งไปกว่านั้น จากผลของระยะทางที่มีต่อการกระจายของลำแสงน้อย ทำให้หัวอ่านแบบนี้สามารถอ่านรหัสแถบที่อยู่บนผิวโค้งหรือผิวไม่เรียบได้อีกด้วย

หัวอ่านแบบไม่สัมผัสแบบที่ใช้เลเซอร์นั้น โดยทั่วไปมักจะพบในลักษณะที่เป็นแบบมือถือและแบบตั้งอยู่กับที่และลักษณะการอ่านของหัวอ่านแบบนี้จะมี 2 ลักษณะคือ แบบที่กวาดลำแสงผ่านรหัสแถบด้วยตัวเอง (Self Scanner) และแบบลำแสงอยู่กับที่แล้วอยู่กับที่แล้วให้รหัสแถบวิ่งผ่านแบบแรกจะเป็นแบบที่นิยมใช้งานมากกว่า เพราะให้ความถูกต้องแม่นยำในการอ่านสูงกว่าแบบที่ให้ลำแสงอยู่กับที่นั้นจะมีการกวาดลำแสงผ่านรหัสเพียงครั้งเดียวจึงมีโอกาสที่ข้อมูลจะผิดพลาดได้ แต่หัวอ่านแบบที่มีตัวกวาดลำแสงนั้นจะมีการกวาดลำแสงหลาย ๆ ครั้งจนกว่าจะได้ข้อมูลที่ถูกต้อง โดยจะมีอัตราในการกวาดลำแสงผ่านรหัสแถบระหว่าง 40-800 ครั้งต่อวินาทีขึ้นกับลักษณะของหัวอ่าน สำหรับหัวอ่านพอร์ทเทเบิ้ลจะมีอัตราการกวาดค่อนข้างต่ำ เพราะหัวอ่านแบบนี้มักจะใช้อ่านรหัสแถบแบบที่ติดอยู่กับที่แต่ถ้าเป็นการอ่านรหัสแถบบนสิ่งของที่มีการเคลื่อนที่อยู่ตลอดเวลาจะต้องมีอัตตราในการกวาดที่สูงเช่น ในสายพานการผลิตของโรงงานอุตสาหกรรมและจากผลที่ต้องมีการอ่านรหัสแถบที่เคลื่อนที่อยู่ตลอดเวลานอกจากทำให้ต้องมีอัตตราการกวาดที่สูงมากแล้วยังต้องมีลักษณะการกวาดหลาย ๆ ทิศทาง เพื่อให้สามารถอ่านรหัสแถบซึ่งอาจจะวางหรือติดอยู่ในลักษณะที่ไม่ได้เป็นเส้นตรง ซึ่งลักษณะการกวาดที่นิยมใช้คือการกวาดที่เป็นรูปตัวเลข 8 และรูปดาว สำหรับหัวอ่านแบบพอร์ทเทเบิ้ลจะนิยมใช้ในลักษณะที่เป็นเส้นตรงเท่านั้น เนื่องจากสามารถที่จะหมุนหรือปรับให้การกวาดของลำแสงอยู่ในแนวที่ถูกต้องได้

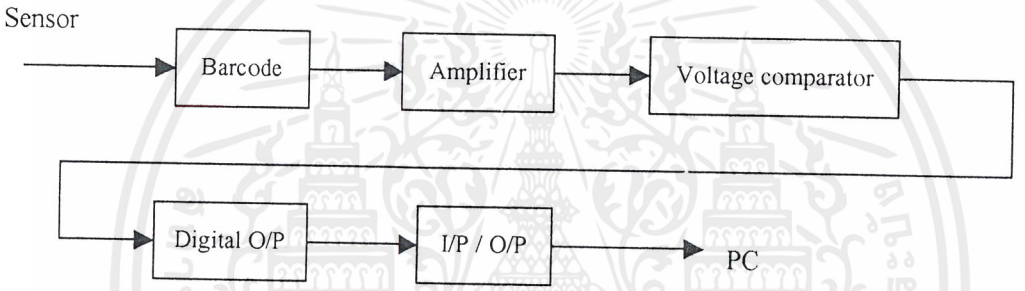
โดยปกติจะเห็นได้ว่าในขณะที่กำลังอ่านรหัสแถบจะมีลำแสงกวาดผ่านรหัสแถบ ซึ่งที่จริงแล้วในสมัยแรก ๆ ลำแสงนี้จะไม่ใช่แสงเลเซอร์ที่ใช้ในการอ่านรหัสแถบ แต่เป็นแสงที่ใช้บอกให้ทราบว่ากำลังกวาดลำแสงอยู่ที่ตำแหน่งใด (มักนิยมใช้แสงจาก LED ในย่านที่สามารถมองเห็นได้เช่น LED สีแดง) ที่เป็นเช่นนี้ เนื่องจากในระยะเริ่มแรกแสงเลเซอร์ที่นำมาใช้งานอยู่ในย่านอินฟาเรดแต่ปัจจุบันได้มีการสร้างแสงเลเซอร์ในย่านความถี่ที่สามารถมองเห็นได้ เรียกว่า Visible Light Laser Diode (VLD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการของ Laser Scanner

จากลักษณะของรหัสแถบดังกล่าวมาแล้วข้างต้น คือจะต้องใช้แสงเป็นตัวกระทบในการที่จะอ่าน ดังนั้น ตัวหัวอ่านจึงจำเป็นที่จะต้องมีแหล่งกำเนิดแสง และตัวรับแสงอยู่ในหัวอ่านด้วยแหล่งกำเนิดแสง และตัวรับแสงนี้จะติดตั้งวางทำมุมกัน โดยตัวกำเนิดแสงจะส่งแสงไปยังรหัสแถบโดยผ่านเลนส์รวมแสงเพื่อให้ขนาดและความเข้มของแสงมีความเหมาะสมกับขนาดของแถบเมื่อแสงตกกระทบกับแถบสีดำและแถบสีขาวก็จะสะท้อนกลับไปยังตัวรับแสงซึ่งแสงที่จะสะท้อนกลับจะมากหรือน้อยก็ขึ้นอยู่กับความเข้ม ที่มีความแตกต่างกันของรหัสแถบที่ใช้ในการอ่านรหัสแถบนั้นดังนั้นแหล่งกำเนิดแสงที่สามารถใช้แสงเลเซอร์และตัวรับแสงก็จะเป็นอุปกรณ์ประเภท Laser Diode กับ Laser Photo Transister

หลักการทำงานในเบื้องต้นของ Laser แสดงดังรูป 2.4



รูปที่ 2.4 Block Diagram แสดงการทำงาน Laser Scanner

Senser : จะรวมตัวกำเนิดแสงและตัวรับแสงไว้ด้วยกัน (Laser Optic Engine with Marker) ซึ่งมีหน้าที่ในการให้กำเนิดแสงออกมาและรับแสงที่ได้จากการตกกระทบกับรหัสแถบได้ O/P ออกมาเป็น “1” และ “0” ตามแถบสีดำและขาวซึ่งมันจะมรรหัส Barcode หลายชนิดในการแยก Barcode ชนิดต่าง ๆ เราจะใช้ตัว Barcode Discriminate Firmware เสร็จแล้วจะนำสัญลักษณ์ที่ได้จากการ scanner มาทำการเปลี่ยนค่าความยาวของช่องเวลาที่เป็น “1” และ “0” ออกมาเป็นค่าของเลขของ binary โดยใช้ตัว Signal Decode ซึ่งค่าของเลข binary นี้จะมีค่ามากหรือน้อยขึ้นอยู่กับความยาวของ bar ว่าจะกว้างหรือแคบ และเมื่อได้ความกว้างของ bar เป็นเลข binary ออกมาแล้วก็จะนำค่าของแต่ละ bar ไปเก็บไว้ในหน่วยความจำซึ่งแต่ละ bar จะถูกเก็บเรียงตามตำแหน่งของการ scan ที่จะผ่าน bar ไหนก่อนหรือหลัง ในส่วนของ sensor นี้จะมีตัวกำเนิดสัญญาณ clock เพื่อที่จะนำออกไปเป็นฐานเวลาในการนำออกไปเป็นฐานในการวัดความยาวของ bar แต่ละ bar ในตอน scan และยังมีหน่วยความจำที่จะใช้ในการเก็บค่าในการ set ตอนเริ่มต้นว่าจะให้เป็นแบบไหน หรือ พารามิเตอร์ต่าง ๆ จากคู่มือการใช้

Amplifier : สัญญาณไฟฟ้าที่ได้มาจาก senser จะถูกส่งมายัง amplifier เพื่อทำการขยายสัญญาณทำให้สัญญาณ มีระดับที่สามารถเปรียบเทียบระดับสัญญาณอ้างอิงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Voltage Comparater : สัญญาณไฟฟ้าที่ได้จาก amplifier จะถูกนำมาเปรียบเทียบ เพื่อให้ได้ระดับสัญญาณตามที่อ้างอิงไว้เช่น ถ้าสัญญาณที่เข้ามามีขนาดสูงกว่าระดับอ้างอิง ก็จะให้สัญญาณ O/P ออกไปมีค่าเป็นสัญญาณระดับต่ำ (Low) และถ้าสัญญาณที่เข้ามา มีค่าระดับต่ำกว่าระดับของสัญญาณอ้างอิง ก็จะได้สัญญาณ O/P ออกไปในระดับสูง (High)

Digital Output : สัญญาณที่จะส่งให้กับ computer ต้องเป็นสัญญาณดิจิตอลเท่านั้น computer ถึงจะสามารถรับรู้และยอมรับได้ สัญญาณดิจิตอลนั้นจึงต้องอยู่ในรูปของลอจิก "0" และลอจิก "1" ดังนั้นในส่วนของ Digital Output จึงจะเปลี่ยนให้สัญญาณระดับต่ำ (Low) เป็นลอจิก "0" และสัญญาณระดับสูง (High) เป็นลอจิก "1" ซึ่งเป็นสัญญาณที่ computer จะสามารถรับรู้ได้

จากหลักการทำงานของตัวอ่านรหัสแถบดังกล่าวในข้างต้นนั้น สรุปออกมาได้ ว่าถ้ามีการอ่านรหัสแถบโดยการกวาด หรือการลากตัวอ่านผ่านไปบนรหัสแถบสีขาวจะให้สัญญาณ O/P ออกมาเป็นลอจิก "1"

ลักษณะสมบัติที่สำคัญของหัวอ่าน

- ช่วงอุณหภูมิ ที่ใช้งาน 32องศา ถึง 122 องศา F (0 องศา ถึง 50 องศา C)
- เก็บรักษาที่อุณหภูมิ -40 องศา ถึง 158 องศา F (-40 องศา ถึง 70 องศา C)
- ความชื้น 5% ถึง 95%
- แรงดันที่ใช้งาน 4.75 ถึง 14 VDC
- กระแสที่ใช้งาน 200 ma
- ระยะที่ใช้อ่าน 0.0"-30.0"
- อัตราในการ scan 35 ครั้ง/วินาที
- ใช้ Laser Diode Class 2
- ความยาวคลื่น 670 nm

ความกว้างของ Barcode	ระยะที่ใช้อ่าน
6.0 mil	3.0" – 5.0"
7.5 mil	2.5" – 7.5"
10.0 mil	1.0" – 10.0"
15.0 mil	0.0" – 14.0"
20.0 mil	0.0" – 18.0"
40.0 mil	3.0" – 25.0"
55.0 mil	5.0" – 30.0"

ตารางที่ 2.3 แสดงข้อมูลหัวอ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. หัวอ่านชนิดไม่สัมผัสแบบพาสสิฟ (Passive Non-Contact Scanner)

การทำงานของหัวอ่านแบบนี้จะอาศัยหลักการคล้ายกับการถ่ายภาพคือ การใช้แสงแฟลชฉายลงบนรหัสแถบโดยจากคุณสมบัติของแสงที่มีต่อแถบขาวและแถบดำ จะทำให้เกิดการสะท้อนและไม่สะท้อนแสงกลับไปสู่ยังส่วนรับแสงที่ถูกจัดเรียงในลักษณะที่เป็นแนวเส้นตรงหรือเป็นอาเรย์ (Array)ที่ปกติจะใช้อุปกรณ์รับแสงที่เรียกว่า Charge Couple Device (CCD) ซึ่งแสงตกลงบนอาเรย์รับแสงแต่ละตัวจะถูกแปลงให้เป็นสัญญาณทางไฟฟ้า และสัญญาณนี้จะถูกส่งไปในลักษณะอนุกรม เพื่อนำไปประมวลผลหรือถอดรหัสให้ได้เ็นข้อมูลที่แท้จริงต่อไป

การที่หัวอ่านแบบนี้ใช้แสงแฟลชเป็นตัวกำเนิดแสง ก็เพื่อต้องการความชัดลึกของภาพ (หรือระยะโฟกัส) ให้มีช่องกว้างมากขึ้น หรือเป็นการเพิ่มระยะห่างในการอ่านรหัสแถบให้มีช่องกว้างมากขึ้น หรือเป็นการเพิ่มระยะห่างในการอ่านรหัสแถบให้มีช่องกว้างมากขึ้น ซึ่งจากคุณสมบัตินี้ ทำให้สามารถอ่านรหัสแถบที่ระยะความห่างระหว่างหัวอ่านกับรหัสแถบได้เป็นระยะหลายนิ้ว อย่างไรก็ตามหัวอ่านแบบนี้จะมีข้อจำกัดที่ความกว้างของรหัสแถบที่สามารถอ่านได้จะขึ้นกับความกว้างอาเรย์รับแสงของหัวอ่านและความละเอียดในการอ่านก็ขึ้นกับขนาดหรือจำนวนข้อมูลแน่นอน เช่นรหัสยูพีซี/เอียน โดยในการใช้งานจริงแล้วจะต้องให้หัวอ่านอยู่ใกล้รหัสแถบมากที่สุด เพื่อให้ผลการอ่านที่ถูกต้องแม่นยำ ซึ่งข้อดีของหัวอ่านแบบนี้ที่เหนือกว่าแบบแวนคือ ในการอ่านรหัสแบบนั้นไม่ต้องมีการเคลื่อนที่ของตัวหัวอ่าน ซึ่งเมื่อเปรียบเทียบกับแบบแวนแล้วจะทำให้ลดความผิดพลาดจากการรูดหัวอ่านด้วยมือ และมีข้อดีที่เหนือกว่าหัวอ่านชนิดอื่นไม่สัมผัสแบบแอกทีฟหรือแบบเลเซอร์ คือมีราคาที่ถูกกว่าในขณะที่มีประสิทธิภาพที่ใกล้เคียงกันสำหรับหัวอ่านชนิดที่ไม่สัมผัสแบบพลาสีฟจะมีใช้งานอยู่ 2 แบบคือ แบบติดตั้งอยู่กับที่กับแบบมือถือ และเช่นเดียวกับหัวอ่านชนิดไม่สัมผัสแบบแอกทีฟคือ ในการอ่านนั้นหัวอ่านแบบนี้จะกวาดเพื่ออ่านรหัสแถบจำหลาย ๆ ครั้งเพื่อให้ได้ผลที่ถูกต้องโดยปกติหัวอ่านแบบมือถือจะกวาดด้วยอัตรา 3-5 ครั้งต่อนาที และสำหรับหัวอ่านแบบติดตั้งอยู่กับที่จะกวาดด้วยอัตรา 7-10 ครั้งต่อวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างรายละเอียดด้านเทคนิคของหัวอ่านชนิดไม่สัมผัสแบบพาสสีฟ CCD Scanner ของบริษัทในฮ่องกงยี่ห้อหนึ่ง

Output	TTL open collecter
Connector	DIN GP240
Good Read lndicator	Optional
Barcode Decoding	Not built-in
Operating Voltage	+5 v +5 %
Operating Current	110 ma + 10 %
Stanby current	10 ma
Light Source	660 nm Red LED
Sensor	2048 Pixel CCd Array
Resolution	0.15 mm (6mils) Min Bar Width
Width of Field	60 mm (2.3 lnch)
Dept of Fieid	0-6 mm
Scan Rate	40 Scan/Second
Print Contrast Ratio	0.45
Ambient Light Range	3000 lux max
Operating Temperature	0° C to 40° C (32° F to 104° F
Storage Tempetature	-20°C to 60°C(-4°F to 140°F
Humidity	20% to 85% RH with no condensation
EMI Protection	Compiles with FCC Class A Standard
Weight (with cable)	300 g
Cable	Straight
Case Material	ABS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. โครงสร้างของ MCS-51

2.1 คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ต้องการแหล่งจ่ายไฟ +5V ชุดเดียว มีหน่วยความจำโปรแกรม (Program Memory) ขนาด 4 กิโลไบต์สำหรับเบอร์ 8051 และ 8031 สำหรับเบอร์ 8052 มีหน่วยความจำถึง 8 กิโลไบต์มีหน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ขนาด 127 ไบต์ สำหรับเบอร์ 8052 ขึ้นไปมีถึง 256 ไบต์ หน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลแยกจากกันอย่างละ 64 กิโลไบต์ มีไทม์เมอร์ เคาน์เตอร์ ขนาด 16บิต 2 ชุด (สำหรับ 8052 มี 3 ชุด) ทำงานได้ 4 โหมดรับอินเตอร์รัพท์ได้ 6 แหล่ง 5 เวคเตอร์ สำหรับเบอร์ 8052 ขึ้นไปมี 8 แหล่ง 6 เวคเตอร์ มีพอร์ทรับส่งข้อมูลอนุกรม (UART) 2 พอร์ตแบบ Full Duplex เลือกได้ 4 โหมด มีคำสั่งในการทำ AND,OR หรือ Complement ได้ทั้งแบบ 8 บิตและ 1 บิต

2.2 โครงสร้างภายในของ MCS-51

MCS-51 ใช้เทคโนโลยีในการผลิตเป็นแบบ CMOS เบอร์ 8051 และ 8052 จะมี ROM BASIC อยู่ภายในจึงสะดวกสำหรับโปรแกรมเมอร์ที่จะเขียนโปรแกรมด้วยภาษาเบสิก

2.3 พอร์ตของ 8051

8051 เป็นไมโครคอนโทรลเลอร์ขนาด 40 ขา ซึ่งมีขาต่างๆ ดังนี้

Vcc (ขา 40) ต่อกับ +5V

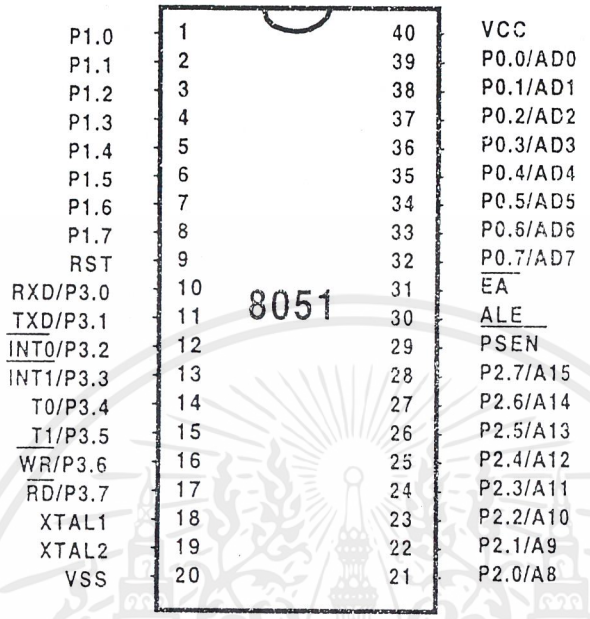
Vss (ขา 20) ต่อกับ GND

พอร์ต 0 (ขา 32 — 39) มีทั้งหมด 8 บิต คือ (P0.0 — P0.7) มีโครงสร้างแบบ Open-Drain Bi-directional ใช้งานได้ 2 หน้าที่ คือ แอดเดรสบัสและดาต้าบัส เมื่อต้องการติดต่อกับหน่วยความจำภายนอก หรือเป็นไอโอพอร์ต ถ้าต้องการให้ทำงานเป็นอินพุทพอร์ตต้องส่งลอจิก "1" ไปยังพอร์ตนี้ จะมีผลทำให้ Q ของ D-FF เป็น "0" ทำให้ FET ตัวล่างมีสถานะ OFF สัญญาณที่ใช้ผ่านอินพุทพอร์ตแสตซ์โดยส่งสัญญาณ READLATCH ไปกระตุ้นที่ Tri-state Buffer ตัวบนและอ่าน Port (pin) จะใช้สัญญาณ Read (pin)

พอร์ต 1 (ขา 1 — 8) มีทั้งหมด 8 บิต คือ (P1.0 — P1.7) มีโครงสร้างคล้ายพอร์ท 0 แต่จะใช้ความต้านทานภายในพลูอัพแทน Internal Pull up Register

พอร์ต 2 (ขา21 — 28) มีทั้งหมด 8 บิต คือ ขา (P2.0 — P2.7) มีโครงสร้างคล้ายพอร์ท 0 โดยมี FET ตัวล่างตัวเดียวส่วนด้านบนใช้ความต้านทานพลูอัพแทน (Internal pull up) พอร์ตนี้ทำงาน 2 หน้าที่ คือ สามารถใช้เป็นแอดเดรสบัสขนาด 8 บิต (A15 — A8) และเป็นไอโอพอร์ตใช้งานทั่วไปเมื่อจะใช้งานเป็นอินพุทพอร์ตต้องส่งลอจิค "1" มาที่พอร์ตนี้ก่อนเพื่อบังคับให้ FET อยู่ในสภาวะ OFF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 การจัดวางขา 8051

พอร์ต 3 (ขา 10 — 17) มีทั้งหมด 8 บิต คือ ขา (P3.0 — P3.7) มีโครงสร้างคล้ายพอร์ต 1 ทำงานได้ 2 หน้าที่คือเป็นไอโอพอร์ต ถ้าจะโปรแกรมให้เป็นอินพุทพอร์ตต้องส่งลอจิก "1" มาที่พอร์ตนี้ก่อนและอีกหน้าที่หนึ่งก็คือใช้ส่งสัญญาณควบคุมออกมาและรับสัญญาณเข้าไป สัญญาณต่าง ๆ มีดังนี้

P3.0/RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม (UART)

P3.1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม (UART)

P3.2/INT0 (External Interrupt 0) ใช้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์ 0

P3.3/INT1 (External Interrupt) ใช้รับสัญญาณการขัดจังหวะจากภายนอกเบอร์ 1

P3.4/T0 (Counter 0 External Input) ขารับสัญญาณพัลซ์อินพุทเข้าไปยังวงจร Counter 0 (เป็นอินพุทโหมดเคาน์เตอร์)

P3.5/T1 (Counter 1 External Input) ขารับสัญญาณพัลซ์อินพุทเข้าไปยังวงจร Counter 1 (เป็นอินพุทโหมดเคาน์เตอร์)

P3.6/WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลลงหน่วยความจำข้อมูลภายนอก

P3.7/RE (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำข้อมูลภายนอก โครงสร้างของ (พอร์ต 3) ดังแสดงในรูปที่ 2.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ALE (ขา 30) เป็นขาส่งสโตรบสำหรับใช้ในการแลตซ์แอดเดรสไบต์ต่ำ (A7 — A0) ที่ส่งออกมาจาก (พอร์ต 0) สัญญาณนี้จะแอกทีฟทุก ๆ ครั้งใน 1 แมชชีนไซเคิล

$\overline{\text{PSEN}}$ (ขา 29) เป็นขาสโตรบที่ใช้สำหรับการอ่านข้อมูลจาก Program Memory ภายนอกสัญญาณนี้จะส่งออกมา 2 ครั้ง ในแต่ละแมชชีนไซเคิล แต่ถ้าเป็นการอ่าน Internal Program Memory จะไม่มีสัญญาณออกที่ขานี้

$\overline{\text{EA}}$ (ขา 31) ใช้เลือกหน่วยความจำโปรแกรมภายนอก

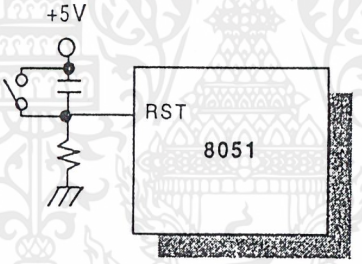
ป้อน "0" จะอ่านโปรแกรมจากภายนอกชิพ

ป้อน "1" จะอ่านโปรแกรมจากภายในชิพ

RST (ขา 9) ขารีเซ็ทจะรีเซ็ทได้ก็ต่อเมื่อป้อนลอจิก "1" เข้าที่ขานี้นานอย่างน้อย 2 แมชชีนไซเคิล

XTAL1 (ขา 19) ใช้ต่อคริสตอลภายนอกโดยเป็นอินพุทเข้าสู่วงจรออสซิลเลเตอร์ภายใน

XTAL2 (ขา 20) ใช้ต่อคริสตอลภายนอกโดยเป็นอินพุทเข้าสู่วงจรออสซิลเลเตอร์ภายใน



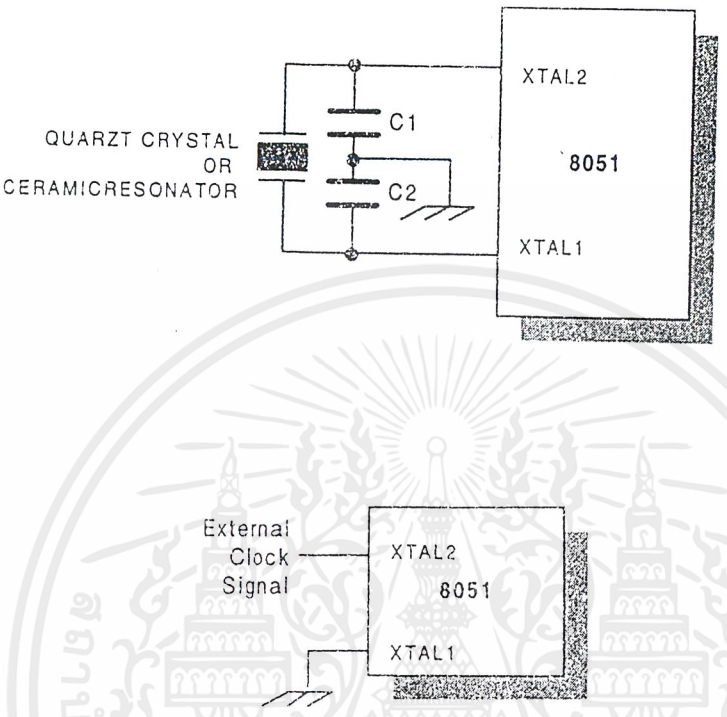
รูปที่ 2.6 การต่อขารีเซ็ทให้กับ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

2.4 วงจรคล้อค MCS-51

การต่อมีอยู่ด้วยกัน 2 รูปแบบคือแบบใช้คล้อคจากภายนอกมีรูปแบบการต่อดังรูปที่ 2.7



รูปที่ 2.7 วงจรสร้างคล้อคของ 8051

2.5 ผังเวลาของซีพียู

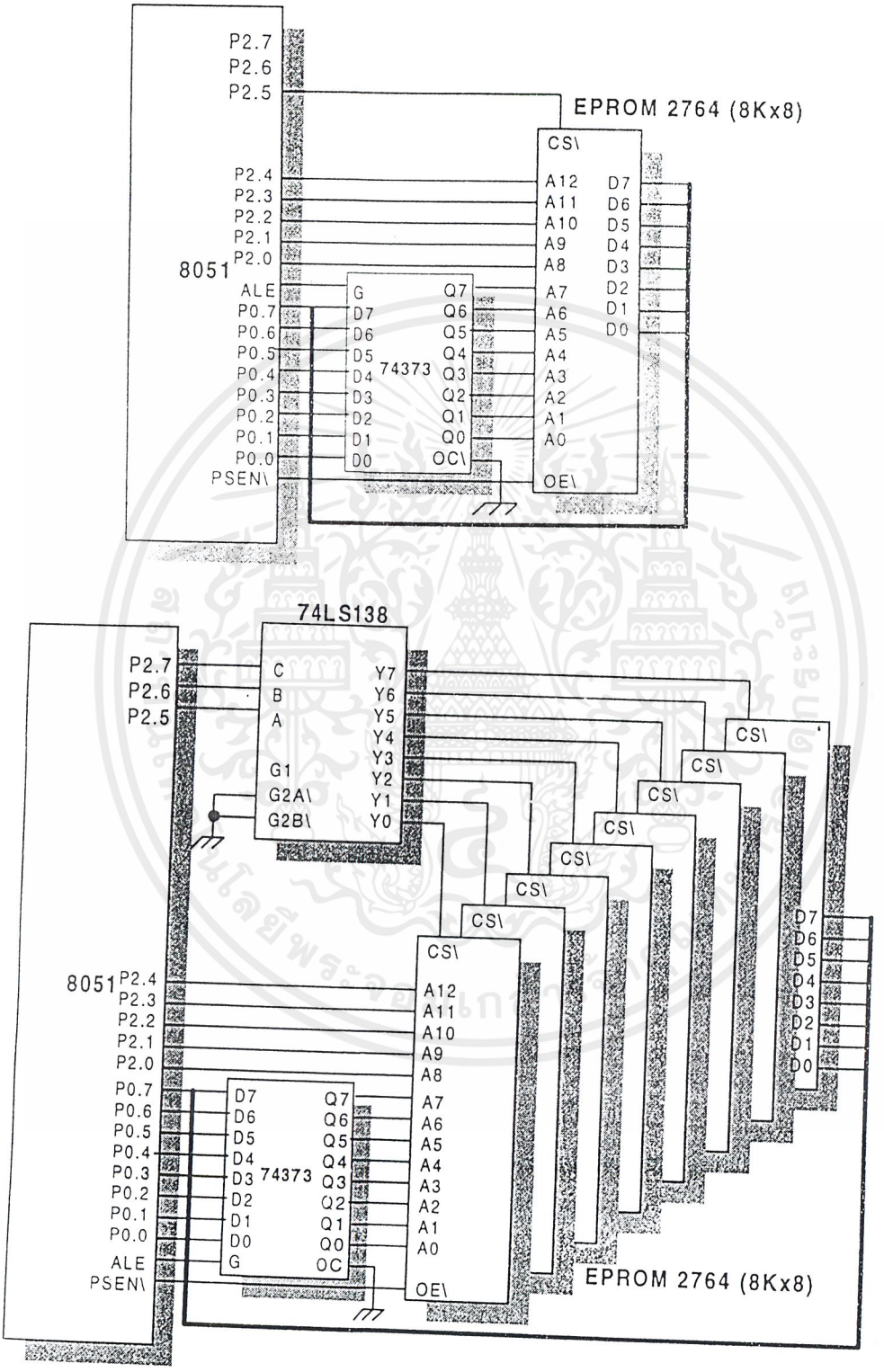
ทำงานใน 1 คำสั่งต่ำสุดจะกินเวลาเพียง 1 μs เช่นคำสั่ง INC A ซึ่งเป็นคำสั่ง 1 ไบต์ 1 แมชชีนไซเคิล ซึ่งจะใช้คล้อคไปเท่ากับ 12 ลูก โดยคล้อคลูกที่ 1 และ 2 จะอยู่ในช่วง S1 P1 และ S1 P2 และคล้อคลูกที่ 12 ก็จะคลู่ในช่วง S6P2 นั่นเอง (ปกติแล้วซีพียูจะ RUN ด้วยความเร็วเท่ากับ 12 MHz ดังนั้น คล้อค 12 ลูกจะกินเวลาเท่ากับ 1 μs คำว่า 1 แมชชีนไซเคิล คือ ช่วงการทำงานตั้งแต่ S1 จนถึง S6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

42730

2.6 การต่อหน่วยความจำ Program Memory และ Data Memory

การต่อหน่วยความจำแสดงในรูปที่ 2.8



รูปที่ 2.8 การต่อหน่วยความจำโปรแกรมและหน่วยความจำข้อมูลภายนอกชิพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Byte	(MSB)							(LSB)	
7FH									
30H	Scratch Pad Area								
2FH	7F	7E	7D	7C	7B	7A	79	78	
2EH	77	76	75	74	73	72	71	70	
2DH	6F	6E	6D	6C	6B	6A	69	68	
2CH	67	66	65	64	63	62	61	60	
2BH	5F	5E	5D	5C	5B	5A	59	58	
2AH	57	56	55	54	53	52	51	50	
29H	4F	4E	4D	4C	4B	4A	49	48	
28H	47	46	45	44	43	42	41	40	
27H	3F	3E	3D	3C	3B	3A	39	38	
26H	37	36	35	34	33	32	31	30	
25H	2F	2E	2D	2C	2B	2A	29	28	
24H	27	26	25	24	23	22	21	20	
23H	1F	1E	1D	1C	1B	1A	19	18	
22H	17	16	15	14	13	12	11	10	
21H	0F	0E	0D	0C	0B	0A	09	08	
20H	07	06	05	04	03	02	01	00	
1FH									
18H	**R0-R7**								รีจิสเตอร์ แบงค์ 3
17H									
10H	**R0-R7**								รีจิสเตอร์ แบงค์ 2
0FH									
08H	**R0-R7**								รีจิสเตอร์ แบงค์ 1
07H									
00H	**R0-R7**								รีจิสเตอร์ แบงค์ 0

รูปที่ 2.9 128 ไบต์ของ RAM ที่เข้าถึงข้อมูลแบบทางตรงและทางอ้อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Register (SFR) มีรายละเอียดดังตารางที่ 2.4

ตารางที่ 2.4 แสดงสัญลักษณ์ชื่อและตำแหน่งต่างๆที่มีอยู่ใน SFR

Symbol	Name	Address
*ACC	Accumulator	0E0H
*B	B Register	0F0H
*PSW	Program Status Word	0D0H
SP	Stack Pointer	81H
DPTR	Data Pointer 2 Bytes	
DPL	Low Byte	82H
DPH	High Byte	83H
*P0	Port 0	80H
*P1	Port 1	90H
*P2	Port 2	0A0H
*P3	Port 3	0B0H
*IP	Interrupt Priority Control	0B8H
*IE	Interrupt Enable Control	0A8H
TMOD	Timer/Counter Mode Control	89H
*TCON	Timer/Counter Control	88H
*÷T2CON	Timer/Counter 2 Control	0C8H
TH0	Timer/Counter 0 High Byte	8CH
TL0	Timer/Counter 0 Low Byte	8AH
TH1	Timer/Counter 1 High Byte	8DH
TL1	Timer/Counter 1 Low Byte	8BH
+TH2	Timer/Counter 2 High Byte	0CDH
+TL2	Timer/Counter 2 Low Byte	0CCH
+RCAP2H	T/C 2 Capture Reg.High Byte	0CBH
+RCAP2L	T/C 2 Capture Reg.Low Byte	0CAH
*SCON	Serial Control	98H
SBUF	Serial Data Buffer	99H
PCON	Power Control	87H

*** = Bit addressable**

+ = 8052 only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไทม์เมอร์ / เคาน์เตอร์

ไทม์เมอร์ / เคาน์เตอร์ สามารถเลือกให้มีการทำงานเป็นไทม์เมอร์หรือเคาน์เตอร์อย่างใดอย่างหนึ่ง โดยเลือกที่บิต C/T ในรีจิสเตอร์ใช้งานเฉพาะ TMOD โหมดไทม์เมอร์และเคาน์เตอร์จะใช้ Up Counter Register (TH_X , TL_X) ตัวเดียวกันซึ่งเป็นแบบนับขึ้นโหมดไทม์เมอร์ Up Counter Register (TH_X , TL_X) จะถูกเพิ่มค่าทุก ๆ 1 แมชชีนไซเคิล (12 คาบเวลาของคล้อค) โหมดนี้ไม่ต้องป้อนสัญญาณจากภายนอกเข้ามา แต่ใช้สัญญาณ CPU osc โหมดเคาน์เตอร์ Up Counter Register (TH_X , TL_X) จะถูกเพิ่มค่าทีละหนึ่งเมื่อป้อนสัญญาณคล้อคจากภายนอกเข้ามาทางขา T0 (pin) อยู่ที่ขา 14 และ 15 ตามลำดับโดยไม่สนใจคาบเวลาของพัลซ์ แต่ละลูกการตรวจสอบสัญญาณที่เข้ามาทางขานี้โดยจะตรวจสอบทุก ๆ S5P2 ของแต่ละแมชชีนไซเคิล ดังนั้นการตรวจสอบคล้อค 1 ลูกจะต้องใช้ถึง 2 แมชชีนไซเคิล (1/24 คาบเวลา CPU osc)

การอินเตอร์รัปต์

คือการขัดจังหวะโปรแกรมชั่วขณะแล้วมาทำโปรแกรมบริการอินเตอร์รัปต์ (Interrupt Service Routine ; ISR) การตรวจสอบสัญญาณการร้องขออินเตอร์รัปต์จะตรวจสอบที่ตำแหน่ง S5P2 ของทุกๆ แมชชีนไซเคิลเมื่อพบแล้ว ในช่วงแมชชีนไซเคิลที่ 2 จะเป็นการตรวจสอบว่าเป็นของอุปกรณ์ใดและแมชชีนไซเคิลที่ 3 จะกระโดดไปทำโปรแกรมบริการอินเตอร์รัปต์ (Interrupt Service Routine; ISR) อินเตอร์รัปต์ของ MCS-51 ได้มาจาก 8 แหล่ง และแต่มีเพียง 6 Vector (TI และ RI ใช้ตำแหน่งเดียวกัน) ตำแหน่งของเวคเตอร์ดังแสดงตารางที่ 2.5

ตารางที่ 2.5 อินเตอร์รัปต์เวคเตอร์ของ MCS-51 และลำดับความสำคัญของการอินเตอร์รัปต์

ลำดับ	ชื่อสัญญาณอินเตอร์รัปต์	Vector Address	Priority
1	$\overline{\text{INT0}}$	0003H	highest
2	TF0	000BH	↕
3	$\overline{\text{INT1}}$	0013H	↕
4	TF1	001BH	↕
5	TI+RI	0023H	↕
6	TF2+EXF2	002BH	lowest

- ถ้ามีอินเตอร์รัปต์เข้ามาพร้อมกัน INT 0 จะถือว่ามี Priority สูงสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การติดต่อสื่อสารข้อมูลแบบอนุกรมในระบบคอมพิวเตอร์

การนำคอมพิวเตอร์ส่วนบุคคล หรือพีซีไปใช้ในการเชื่อมต่อกับอุปกรณ์ภายนอกที่ไม่ใช่อุปกรณ์จำพวกเครื่องพิมพ์ พล็อตเตอร์ หรือดิสก์ไดร์ฟ ในอดีตจะต้องอาศัยแผงวงจรสำหรับการเชื่อมต่อโดยเฉพาะที่ต้องติดตั้งลงในสล็อตที่ว่างบนเมนบอร์ดของเครื่องคอมพิวเตอร์หรือการ์ดอินพุตเอาต์พุต (Input/output card : I/O card) การเขียนโปรแกรมต้องอาศัยภาษาแอสเซมบลีที่ค่อนข้างซับซ้อนพอสมควร กอรปกับข้อมูลเกี่ยวกับการเชื่อมต่อในลักษณะนี้ได้รับการเผยแพร่อยู่ในวงจำกัด ทำให้การเรียนรู้จึงเป็นเรื่องที่ค่อนข้างยุ่งยากและเสี่ยงต่อการทำให้เครื่องคอมพิวเตอร์เสียหาย

ต่อมาวิวัฒนาการของคอมพิวเตอร์ก้าวหน้าอย่างรวดเร็ว การเชื่อมต่ออุปกรณ์ภายนอกเข้ากับคอมพิวเตอร์จึงหันมาใช้พอร์ตขนานและพอร์ตอนุกรมในการติดต่อ การเรียนรู้เรื่องราวของการเชื่อมต่ออุปกรณ์ภายนอกผ่านพอร์ตอนุกรมของคอมพิวเตอร์จะมีความซับซ้อนมากกว่าพอร์ตขนานพอควร เนื่องจากข้อมูลที่ถ่ายทอดบนสายสัญญาณผ่านพอร์ตนั้นกระทำในลักษณะอนุกรม ต้องถ่ายทอดข้อมูลเป็นบิตเรียงต่อกันไป เมื่อครบแล้วต้องมีการตรวจสอบว่าข้อมูลที่ทำการถ่ายทอดนั้นถูกต้องมากน้อยเพียงไร มีความสมบูรณ์ครบถ้วนหรือไม่ เมื่อทุกอย่างถูกต้องสมบูรณ์ ก็จะประมวลผลข้อมูลเพื่อติดต่อกับอุปกรณ์ภายนอกต่อไป

ด้วยความสามารถของระบบปฏิบัติการวินโดวส์และโปรแกรม Visual BASIC ส่งผลให้การทำงานเกี่ยวกับพอร์ตอนุกรมสามารถทำได้อย่างสะดวกและมีประสิทธิภาพ โดยเฉพาะอย่างยิ่งเมื่อใช้ความสามารถของ MsComm ซึ่งเป็นตัวควบคุมที่มีบทบาทสำคัญมากในการใช้ Visual BASIC ติดต่อกับพอร์ตอนุกรม

การใช้ MsComm เป็นตัวควบคุมเราจะต้องมีความรู้เกี่ยวกับการติดต่อสื่อสารของเครื่องคอมพิวเตอร์และการเขียนโปรแกมบ้างเราสามารถแบ่งเป็นข้อย่อยดังนี้

รูปแบบการติดต่อกับอุปกรณ์ของเครื่องคอมผ่านพอร์ต

มีทางเลือกอยู่ 2 ทางในการที่จะเคลื่อนย้ายข้อมูลจากคอมพิวเตอร์ไปยังอุปกรณ์ต่อพ่วงอื่น ๆ หรือคอมพิวเตอร์ด้วยกัน นั่นคือการรับส่งข้อมูลแบบขนานและการรับส่งข้อมูลแบบอนุกรมการรับส่งข้อมูลแบบขนาน จะเป็นการรับหรือส่งข้อมูลคราวละ 4 หรือ 8 บิต ในเวลาเดียวกัน ซึ่งจะทำให้การรับและส่งข้อมูลทำได้ที่ความเร็วสูง ซึ่งก็หมายความว่าจำนวนของสายที่ใช้ในการส่งจะต้องมีมากเท่ากับจำนวนบิตของข้อมูลที่จะส่งด้วย นอกจากนี้ยังจะต้องรวมถึงสายที่ใช้สำหรับการควบคุมและการตรวจสอบการรับส่งข้อมูลด้วย ซึ่งอาจจะต้องใช้สายเป็น 2 เท่าของจำนวนบิตข้อมูลที่จะส่งก็ได้ ซึ่งก็เป็นปัญหาในเรื่องราคาของสายที่ใช้ในการเชื่อมต่อแบบขนานมักจะมีราคาแพง

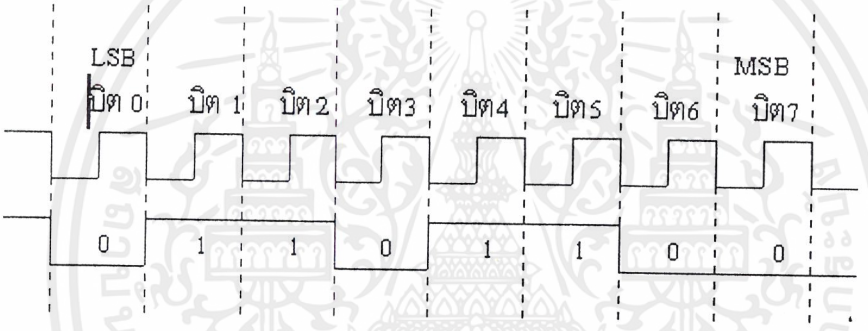
ในขณะที่การรับส่งข้อมูลแบบอนุกรมเป็นการรับส่งข้อมูลครั้งละ 1 บิต แต่ก็สามารถรับส่งข้อมูลได้คราวละหลาย ๆ บิตได้ หากแต่จะต้องมีการตกลงกันระหว่างตัวส่งและตัวรับว่า จะรับส่งข้อมูลคราวละกี่บิต ตัวรับจะต้องรอข้อมูลมาให้ครบทุกบิตเสียก่อนจึงทำการประมวลผล ส่งผลให้การสื่อสารข้อมูลอนุกรมอาจมีความเร็วต่ำกว่าแบบขนาน ในด้านจำนวนสายสัญญาณการรับส่งข้อมูลแบบอนุกรมจะใช้จำนวนสายที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

น้อยกว่ามาก อย่างน้อยที่สุดใช้เพียง 2-3 เส้นเท่านั้น แต่อัตราเร็วในการรับส่งข้อมูลอาจต่ำกว่าแบบขนาน อย่างไรก็ตามการรับส่งข้อมูลแบบอนุกรมสามารถใช้สายสัญญาณที่มีความยาวมากกว่าแบบขนาน ทำให้ระยะทางในการ สื่อสารข้อมูลแบบอนุกรมสามารถทำได้มากกว่า

3.1 การสื่อสารแบบอนุกรม

การสื่อสารแบบอนุกรมนั้นจะแบ่งออกได้เป็น 2 แบบคือการสื่อสารอนุกรมแบบซิงโครนัส และการสื่อสารอนุกรมแบบอะซิงโครนัส การสื่อสารแบบซิงโครนัสจะมีสัญญาณนาฬิการ่วมอยู่กับการรับและส่งสัญญาณด้วย ตัวอย่างการส่งข้อมูลแบบซิงโครนัสก็คือคีย์บอร์ดของคอมพิวเตอร์ ซึ่งสายเส้นหนึ่งจะเป็นสายของสัญญาณนาฬิกา ส่วนสายอีกเส้นจะเป็นสายของข้อมูล ดังนั้นการติดต่อกันแบบซิงโครนัสนี้จะต้องใช้สายในการเชื่อมโยงต่ออย่างน้อยที่สุด 3 เส้น คือ สัญญาณนาฬิกา , ข้อมูลแบบกราวด์



รูปที่ 2.10 แสดงให้เห็นถึงไทมิ่งไดอะแกรมของการส่งข้อมูลแบบซิงโครนัส

3.2 การสื่อสารข้อมูลแบบอะซิงโครนัส

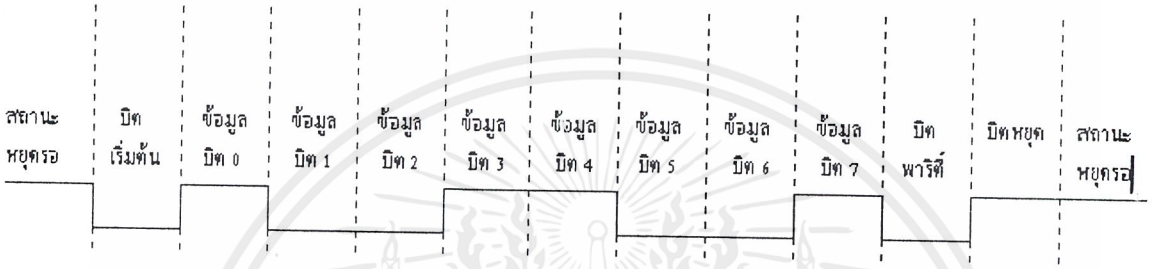
การสื่อสารข้อมูลแบบอะซิงโครนัสคือการรับและส่งข้อมูลไปในสายโดยไม่จำเป็นต้องมีสัญญาณนาฬิการ่วมด้วยเหมือนกับการรับส่งข้อมูลแบบซิงโครนัส แต่จะใช้การกำหนดค่าสัญญาณนาฬิกาทั้งภาครับและภาคส่งให้มีค่าเท่ากัน ซึ่งเรียกสัญญาณนาฬิกาที่ใช้ในการกำหนดค่าให้ภาครับและภาคส่งนี้ว่า อัตราการถ่ายทอดข้อมูล หรือ บอดเรต (baud rate) มีหน่วยเป็น บิตต่อวินาที (bit per second : bps)

รูปแบบของข้อมูลที่ใช้ในการรับส่งแบบอะซิงโครนัสประกอบด้วย 4 ส่วนด้วยกัน คือ

1. บิตเริ่มต้น (Start Bit) ซึ่งจะมีขนาด 1 บิต
2. บิตข้อมูลแบบอนุกรมจะมีขนาด 5,6,7 หรือ 8 บิต
3. บิตตรวจสอบพาริตี้ (Parity Bit) จะมีขนาด 1 บิตหรือไม่มี
4. บิตปิดท้าย (Stop Bit) จะมีขนาด 1,1.5 หรือ 2 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA จะมีสถานะลอจิก "1" ซึ่งจะเรียกสถานะนี้ว่าสถานะหยุดรอ (waiting stage) การเริ่มต้นส่งข้อมูลจะเริ่มจากการให้ขา DATA มีลอจิก "0" ด้วยช่วงระยะเวลา 1 บิต ซึ่งจะเรียกบิตนี้ว่าบิตเริ่มต้น จากนั้นบิตข้อมูลจะถูกส่งออกไป โดยเริ่มจากบิตที่มีนัยสำคัญต่ำสุด (LSB) ก่อน ซึ่งข้อมูลในไบต์ที่จะส่งอาจจะมีจำนวนบิต 5,6,7 หรือ 8 บิตก็ได้ จากนั้นจะตามด้วยบิตพาริตี้ ซึ่งใช้เพื่อตรวจสอบความผิดพลาดที่เกิดขึ้นจากการส่งข้อมูล บิตสุดท้ายที่จะส่งคือบิตปิดท้าย ซึ่งจะให้ขาดาต้ามีสถานะลอจิก 1 อีกครั้งด้วยระยะเวลาอย่างน้อย 1 บิต , 1.5 บิต หรือ 2 บิต เพื่อเป็นการแสดงว่าสิ้นสุดข้อมูลแล้ว



รูปที่ 2.11 รูปแบบอย่างง่ายที่สุดของข้อมูลแบบอะซิงโครนัส

อุปกรณ์พิเศษที่ได้รับการออกแบบมาสำหรับ การรับและส่งข้อมูลแบบอะซิงโครนัส เรียกว่า Universal Asynchronous Receiver/Transmitter หรือ UART อัตราความเร็วในการรับและส่งข้อมูลของการรับส่งข้อมูลแบบอะซิงโครนัสคือ ค่าบอดเรต ซึ่งก็คือค่าจำนวนบิตต่อวินาทีที่ใช้ในการรับและส่งข้อมูล บอดเรตมาตรฐานที่ใช้สำหรับพอร์ตอนุกรม RS-232 ได้แก่ 110,150,300,600,1200,2400,4800,9600 และ 19200 บิตต่อวินาที และมีค่าเพิ่มมากขึ้นตามเทคโนโลยีของคอมพิวเตอร์ซึ่งการรับส่งแบบอนุกรมโดยไม่ผ่านโมเด็มอาจจะสามารถกำหนดค่าบอดเรตได้สูงถึง 115200 บิตต่อวินาที เนื่องจากบอดเรตคือจำนวนบิตของข้อมูลที่สามารถถ่ายทอดได้ภายใน 1 วินาที ยกตัวอย่าง ข้อมูลอนุกรมถูกส่งในลักษณะ 8 บิต ไม่มีการตรวจสอบพาริตี้ มีบิตเริ่มต้น 1 บิต และบิตปิดท้าย 1 บิต ความยาวของข้อมูลที่รับส่งนี้เท่ากับ 10 บิต ถ้าใช้บอดเรตในการส่งข้อมูลเท่ากับ 9600 บิตต่อวินาที ก็จะสามารถรับส่งข้อมูลได้ด้วยความเร็ว 960 ไบต์ต่อวินาที และถ้ามีการใช้พาริตี้ความเร็วในการรับส่งข้อมูลจะเหลือเป็น 872 ไบต์ต่อวินาที

การตรวจสอบพาริตี้สามารถกำหนดให้เป็นแบบคี่ (odd) แบบคู่ (even) หรือไม่มีการตรวจสอบพาริตี้ก็ได้ การตรวจสอบพาริตี้เป็นการตรวจสอบจำนวนรวมของบิตที่เป็นลอจิก "1" ภายในข้อมูลที่ส่งไป 1 ไบต์ว่ามีจำนวนรวมเป็นเลขคู่หรือเลขคี่โดยต้องรวมบิตพาริตี้เข้าไปด้วย ยกตัวอย่างข้อมูลที่จะทำการส่งมีขนาด 8 บิตและมีค่าเท่ากับ 99 ฐานสิบหก หรือ 10011001 ฐานสอง จะเห็นว่าข้อมูลในไบต์นี้มีจำนวนลอจิก "1" จำนวน 4 ตัวซึ่งเป็นเลขคู่ ดังนั้นถ้ากำหนดค่าพาริตี้เป็นคู่ ค่าในบิตพาริตี้ จะต้องมีลอจิกเป็น "0" แต่ถ้าพาริตี้เป็นคี่ ค่าที่บิตพาริตี้จะต้องเป็น "1" เพื่อให้ข้อมูล 1 ไบต์รวมทั้งบิตพาริตี้มีจำนวนบิตที่เป็นลอจิก "1" มีจำนวนรวมกันเป็นเลขคี่ ในตารางที่ 1-1 แสดงตัวอย่างของบิตพาริตี้ในการรับส่งข้อมูลอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูล	บิตพาริตี้คู่	บิตพาริตี้คี่
00000000	0	1
00000001	1	0
00000010	1	0
00000011	0	1
00000100	1	0
11111110	0	1
11111111	1	0

ตารางที่ 2.6 แสดงบิตพาริตี้ของข้อมูล

บิตพาริตี้ถูกสร้างขึ้นจากภาคส่งข้อมูลของ UART ซึ่งทางภาครับจะต้องทำการกำหนดคุณสมบัติการตรวจสอบพาริตี้ให้ตรงกันว่าจะตรวจสอบพาริตี้คี่หรือพาริตี้คู่ จากนั้นภาครับของ UART จะทำการตรวจสอบค่าพาริตี้ที่เกิดขึ้นว่าเป็นคู่หรือเป็นคี่ โดยการนับจำนวนลอจิก "1" ทั้งหมดรวมทั้งบิตพาริตี้ด้วย ถ้ากำหนดพาริตี้ไว้เป็นคู่แต่อ่านค่าตัวเลขในการนับออกมาได้ตัวเลขเป็นคี่ทางภาครับจะแสดงข้อผิดพลาดออกมาให้ผู้ใช้ทราบ นับเป็นการตรวจสอบความผิดพลาดที่เกิดขึ้นในการถ่ายทอดข้อมูลที่ง่ายที่สุด แต่จะเชื่อถือได้เมื่อมีบิตข้อมูลที่ทำการส่งผิดพลาดเพียงบิตเดียวเท่านั้น ถ้าข้อมูลที่ทำการส่งมีบิตที่ผิดพลาดมากกว่า 1 บิต การตรวจสอบด้วยวิธีนี้จะไม่ได้ผล สำหรับการตั้งพาริตี้บิตเป็น NONE นั้นทั้งภาครับและภาคส่ง จะไม่มีการตรวจสอบพาริตี้

คอมพิวเตอร์ในรุ่น AT เกือบทั้งหมดจะใช้ UART เบอร์ 16450 และ 16550 ส่วนคอมพิวเตอร์ในรุ่น XT ใช้ UART เบอร์ 8250 UART ชิปเหล่านี้มีระดับแรงดันเป็นแบบทีทีแอล (0 และ +5V) แต่เพื่อให้มีแรงดันเป็นไปตามมาตรฐาน RS-232 และเพื่อให้การรับส่งข้อมูลสามารถทำได้ที่ระยะทางไกลมากขึ้น ระดับแรงดันทีทีแอลจะถูกแปลงเป็นระดับแรงดันที่สูงขึ้น โดยลอจิก "0" มีระดับแรงดัน +3V ถึง +12V ในขณะที่ลอจิก "1" มีระดับแรงดัน –3V จนถึง –12V

3.3 มาตรฐานพอร์ตอนุกรมแบบ RS-232

มาตรฐานการเชื่อมต่อแบบอนุกรม RS-232 เป็นมาตรฐานอุตสาหกรรมที่ออกแบบมาเพื่อใช้ในการส่งข้อมูลอนุกรมแบบอะซิงโครนัส 2 ทิศทาง โดยมาตรฐาน RS-232 ในอดีตนั้นถูกออกแบบมาเพื่อการส่งผ่านข้อมูลจากคอมพิวเตอร์ไปยังโมเด็มเพียงอย่างเดียว เพื่อที่จะนำข้อมูลจากโมเด็มนี้สื่อสารผ่านสายโทรศัพท์ไปยังคอมพิวเตอร์อีกชุดซึ่งอยู่ห่างไกลกัน โดยคณะกรรมการที่เรียกว่า สมาคมอุตสาหกรรมอิเล็กทรอนิกส์ (Electronic Industries Association : EIA) ได้วางมาตรฐานที่มีชื่อเรียกกันว่า EIA RS-232 มาตรฐานนี้ในช่วงแรกจะใช้คอนเน็กเตอร์เป็นแบบ DB-25 โดยกำหนดความยาวสูงสุดของสายสัญญาณไว้ที่ 50 ฟุต มีระดับสัญญาณตั้งแต่ –3 ถึง –12V แสดงว่ามีข้อมูล (Mark) และ +3 ถึง +12V แสดงว่าเป็นช่องว่าง (Space)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาตรฐาน RS-232 ได้กำหนดรูปแบบของอุปกรณ์เชื่อมต่อข้อมูล (Data Terminal Equipment : DTE) กับวงจรข้อมูลปลายทาง (Data Circuit Terminating : DCE) ไว้ว่าอุปกรณ์ DTE จะต้องเป็นอุปกรณ์ที่มีการประมวลผลในตัว เช่น ไมโครคอนโทรลเลอร์หรือไมโครคอมพิวเตอร์ ซึ่งมีความสามารถในการสร้างบิตข้อมูลแบบอนุกรมได้ ส่วนอุปกรณ์ DCE จะทำหน้าที่เป็นเพียงตัวรับข้อมูลที่ส่งมาจาก DTE เท่านั้น โดยการรับส่ง ข้อมูลระหว่างอุปกรณ์ทั้งสองจะกระทำผ่านมาตรฐาน RS-232

ข้อแตกต่างของอุปกรณ์ DTE และอุปกรณ์ DCE อย่างหนึ่งที่เห็นได้ชัด คือ คอนเน็กเตอร์ของ DTE จะเป็นตัวผู้ ส่วนคอนเน็กเตอร์ของ DCE จะเป็นตัวเมีย ซึ่งพอร์ตอนุกรมของคอมพิวเตอร์ที่ใช้กันอยู่ทั่วไปจะเป็นแบบ DTE ส่วนคอนเน็กเตอร์ที่อยู่ที่โมเด็มจะเป็นแบบ DCE

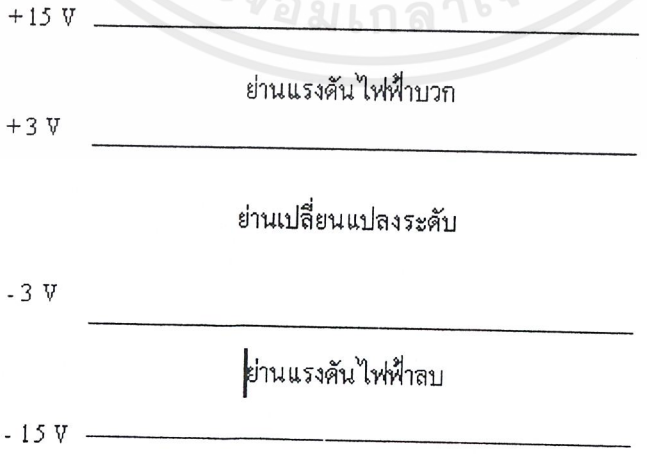
สำหรับการใช้งานบนคอมพิวเตอร์ พอร์ตอนุกรม RS-232 มักถูกใช้เชื่อมต่อกับโมเด็มหรือเมาส์ โดยสามารถรับส่งข้อมูลได้ที่ความยาวของสายสัญญาณสูงสุดถึง 20 เมตร

ลักษณะสัญญาณ RS-232

เพื่อเป็นหลักประกันว่า ข้อมูลถูกส่งออกไปอย่างถูกต้อง และอุปกรณ์ถูกควบคุมอย่างถูกต้อง จำเป็นต้องมีข้อตกลงกันในเรื่องสัญญาณที่ใช้ มาตรฐาน RS-232 กำหนดย่านของแรงดันไฟฟ้าในสัญญาณเพื่อสนองจุดประสงค์ข้างบน ดังแสดงในตารางที่ 2.7 และรูปที่ 2.12

มาตรฐานของการใช้แรงดันไฟฟ้า			
แรงดันไฟฟ้า	สถานภาพลอจิก	สถานภาพของสัญญาณ	ฟังก์ชั่นในการควบคุม
บวก	0	สเปซ	ออน
ลบ	2	มาร์ค	ออฟ

ตารางที่ 2.7 แสดงมาตรฐานของการใช้แรงดันไฟฟ้าใน RS-232

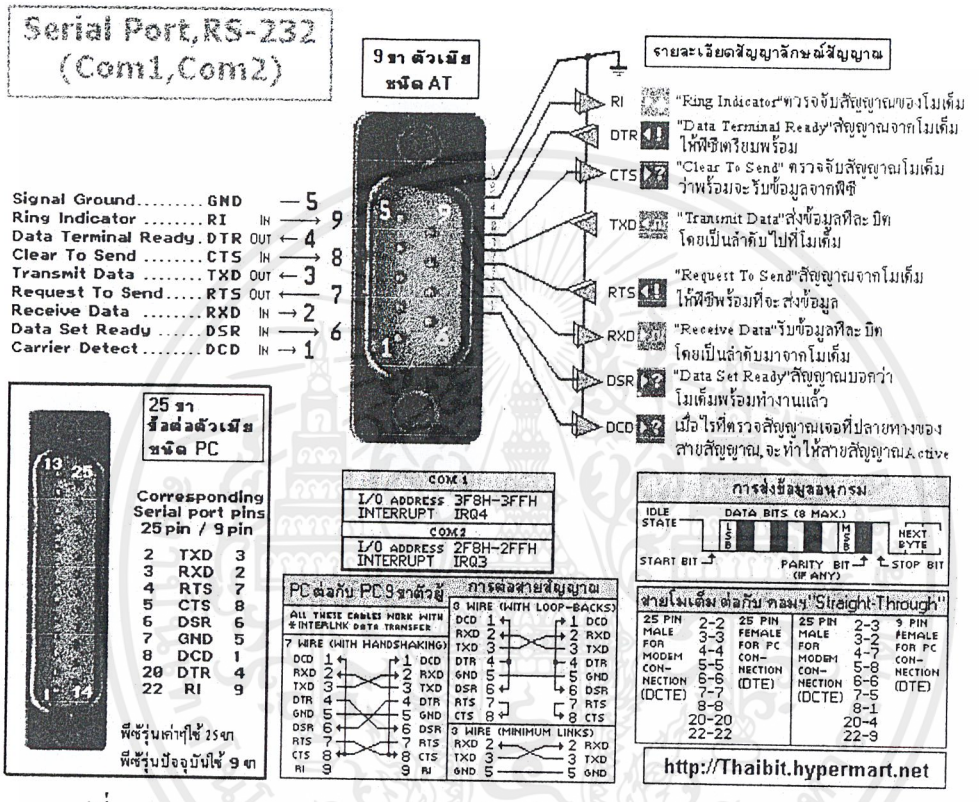


รูปที่ 2.12 ย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ RS-232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนเน็กเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ

มาตรฐานการเชื่อมต่อแบบ RS-232 จะใช้คอนเน็กเตอร์แบบ DB-25 ตัวผู้หรือ DB-9 ตัวผู้ซึ่งคอนเน็กเตอร์แบบ DB-25 จะมีขาต่อใช้งานเพียง 9 เส้นเช่นเดียวกับคอนเน็กเตอร์แบบ DB-9 เนื่องจากขาอื่น ๆ ที่เคยใช้งานในอดีต ปัจจุบันมีการใช้งานไม่มากนัก จึงถูกยกเลิกไป โดยแสดงรูปร่างและตำแหน่งขาในรูปที่ 2.13



รูปที่ 2.13 การจัดขาของคอนเน็กเตอร์พอร์ตอนุกรมตามมาตราฐาน RS- 232

รายละเอียดหน้าที่การทำงานในแต่ละขาของพอร์ตอนุกรม RS-232 มีดังนี้

* Data Carrier Detect : DCD หรืออาจเรียกว่า Carrier Detect : CD ขานี้จะแอกตีฟเมื่อมีการส่งสัญญาณพาห์จากอุปกรณ์สื่อสารข้อมูล เช่น โมเด็ม สำหรับการใช้งานปกติ ขานี้จะไม่ได้ถูกใช้งานมากนัก

* Receive Data : RD หรือ RxD ขานี้ใช้เพื่อรับสัญญาณอนุกรมเข้ามายังคอมพิวเตอร์โดยนำข้อมูลที่อ่านได้เก็บไว้ในรีจิสเตอร์ บัฟเฟอร์

* Transmitted Data : TD หรือ TxD ขานี้ใช้เพื่อส่งข้อมูลออกจากคอมพิวเตอร์ โดยนำ ข้อมูลที่เก็บอยู่ในบัฟเฟอร์สำหรับส่งข้อมูลส่งออกไป

* Data Terminal Ready : DTR เป็นขาสัญญาณที่ส่งออกจากคอมพิวเตอร์เพื่อให้อุปกรณ์ปลายทางรับรู้ว่า ต้องการติดต่อด้วย โดยขา DTR นี้จะต้องเชื่อมต่อกับขา DSR ของอุปกรณ์ปลายทาง และขา DTR ของอุปกรณ์ปลายทางจะต้องเชื่อมต่อกับขา DSR ของคอมพิวเตอร์ ถ้าใช้การเชื่อมต่อเป็นแบบ Null Modem ซึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้สายในการเชื่อมต่อเพียง 3 เส้น จะต้องต่อขา DTR และ DSR ของตัวมันเองเข้าด้วยกันและต้องต่อกับขา DCD ด้วยในกรณีที่โปรแกรมสื่อสารที่ใช้มีการตรวจจับสัญญาณพาห์

* Signal Ground : GND ขากราวด์ของระบบ

* Data Set Ready : DSR ขานี้จะใช้คู่กับขา DTR เพื่อตรวจสอบการเชื่อมต่อกันระหว่างคอมพิวเตอร์กับอุปกรณ์ปลายทาง ซึ่งขา DSR นี้จะเป็นขาสำหรับรับข้อมูลจากภายนอกซึ่งถูกส่งมาจากขา DTR

* Request To Send : RTS เป็นขาสำหรับส่งสัญญาณร้องขอให้ทางอุปกรณ์ร้องขอให้ทางอุปกรณ์ปลายทางส่งข้อมูลกลับมายังคอมพิวเตอร์โดยขาที่รับสัญญาณ RTS ก็คือขา CTS ในกรณีที่ใช้การเชื่อมต่อแบบ Null modem 3 สาย จะต้องเชื่อมต่อขา RTS และ CTS ของตัวมันเองเข้าด้วยกัน เพื่อจะให้การรับและส่งข้อมูลสามารถเกิดขึ้นได้ตลอดเวลา

* Clear To Send : CTS ขานี้จะคอยรับสัญญาณจากขา RTS เมื่อรับสัญญาณได้ ข้อมูลที่ขา TxD จะถูกส่งออกไป ดังนั้นขานี้จึงถูกใช้เพื่อตรวจสอบอุปกรณ์ต่อพ่วงว่าพร้อมที่จะรับข้อมูลหรือไม่

* Ring Indicator : RI ใช้แสดงสถานะสัญญาณเรียกจากสายโทรศัพท์ ปกติในการสื่อสารโดยทั่วไปสายนี้จะไม่ถูกใช้งาน จะใช้งานก็ต่อเมื่อมีการเชื่อมต่อกับโมเด็มและโปรแกรมมีการตรวจสอบสัญญาณนี้เท่านั้น

3.4 UART

UART มาจากคำว่า Universal Asynchronous Receiver Transmitter ซึ่งหมายถึงอุปกรณ์ที่ทำหน้าที่รับและส่งข้อมูลแบบอะซิงโครนัสนั่นเอง สำหรับการสื่อสารอนุกรมบนคอมพิวเตอร์แล้ว UART ถือว่าเป็นหัวใจสำคัญของการสื่อสารอนุกรม

หน้าที่หลักของ UART คือทำหน้าที่แปลงข้อมูลที่อยู่ในรูปแบบขนานจากคอมพิวเตอร์ให้อยู่ในรูปแบบอนุกรมแบบอะซิงโครนัส แล้วส่งออกไป และทำหน้าที่แปลงสัญญาณอนุกรมแบบอะซิงโครนัสที่ป้อนเข้ามายัง UART ให้เป็นแบบขนานก่อนที่จะส่งเข้าสู่คอมพิวเตอร์ ซึ่งนอกจาก UART จะส่งข้อมูลไปยังคอมพิวเตอร์แล้ว ยังแจ้งข้อมูลอื่น ๆ ให้คอมพิวเตอร์รับทราบด้วย เช่น อัตราเร็วในการรับส่งข้อมูล (บอดเรต) , รูปแบบการส่งข้อมูล , ความผิดพลาดที่เกิดขึ้นระหว่างการถ่ายทอดข้อมูล (ผิดพลาดจากพาริตี้ , เฟรมข้อมูล , โอเวอร์รัน) เป็นต้น

ภายใน UART จะมีส่วนของวงจรสร้างบอดเรตแบบโปรแกรมได้ (programmable baud rate generator) โดยการกำหนดค่าตัวหารให้กับสัญญาณนาฬิกาของ UART โดยตัวหารนี้มีขนาด 16 บิต ดังนั้นจึงสามารถกำหนดตัวหารอยู่ในช่วง 1-65,535 UART สามารถรับส่งข้อมูลได้ทั้งแบบฮาล์ฟ-ดูเพล็กซ์ (half duplex) และ ฟูลดูเพล็กซ์ (full duplex) โดยการส่งแบบฮาล์ฟดูเพล็กซ์เป็นการส่งแบบทิศทางเดียว ส่วนการส่งแบบ ฟูลดูเพล็กซ์นั้นสามารถรับและส่งข้อมูลได้ในคราวเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

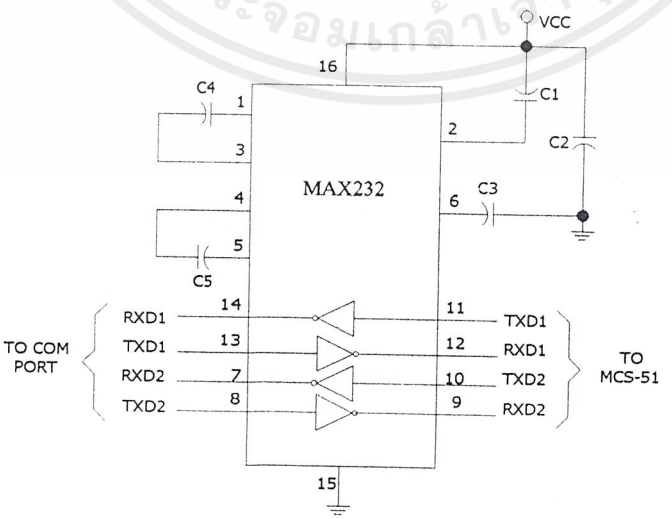
ชนิดของ UART

ในเครื่องคอมพิวเตอร์ทั่วไปมี UART ที่ใช้งานกันอยู่ 2 เบอร์ คือ 8250 ซึ่งเป็น UART มาตรฐานที่มีใช้กันมายาวนาน UART เบอร์นี้จะมีบัฟเฟอร์สำหรับรับและส่งข้อมูลตำแหน่งเดียวกัน ทำให้การรับและส่งข้อมูลถูกจำกัดความเร็วอยู่ที่ 57.6 กิโลบิตต่อวินาทีเท่านั้น แต่ UART เบอร์นี้ก็ถือว่าเป็นต้นแบบของ UART ที่ใช้ในคอมพิวเตอร์ โดยคอมพิวเตอร์ทุก ๆ รุ่นจะต้องสนับสนุนการทำงานตามรูปแบบของ UART เบอร์นี้

UART อีกเบอร์หนึ่งคือ 16450 มีความสามารถรับส่งข้อมูลได้ที่ความเร็ว 115,200 บิตต่อวินาที และเพิ่มรีจิสเตอร์สำหรับพักข้อมูลสำหรับ UART นอกจากนั้นยังเพิ่มส่วนของชิฟต์รีจิสเตอร์แบบ FIFO (First In First Out) ขนาด 16 ไบต์เข้าไป ทำให้สามารถสนับสนุนความเร็วในการรับส่งข้อมูลที่ 256 กิโลบิตต่อวินาทีได้ โดยคอมพิวเตอร์ในปัจจุบันใช้ UART เบอร์นี้หรือใหม่กว่า เช่น เบอร์ TL16C750 ซึ่งมีรีจิสเตอร์แบบ FIFO ขนาด 64 ไบต์ ทำงานได้ที่ระดับแรงดัน +5V และ +3V มีโหมดประหยัดพลังงาน สามารถรับส่งข้อมูลได้ที่ความเร็ว 1 เมกะบิตต่อวินาทีเมื่อใช้สัญญาณนาฬิกา 16 MHz

อย่างไรก็ตาม ความเร็วในการส่งข้อมูลที่มากมายของ UART เบอร์ใหม่ ๆ ก็ไม่ได้ช่วยให้การรับส่งข้อมูลของคอมพิวเตอร์เร็วขึ้น เนื่องจากว่าคอมพิวเตอร์ยังใช้ความถี่ของสัญญาณนาฬิกาในการแปลงข้อมูลเพียง 1.8432 MHz เท่านั้น

การเชื่อมต่อกับพอร์ตอนุกรมของเครื่องคอมพิวเตอร์ จำเป็นต้องใช้ BUFFER เป็นตัวกลางในการเชื่อมต่อ เนื่องจาก MCS-51 ใช้เลี้ยงขนาด 5 โวลต์ ในขณะที่ไฟจากพอร์ตของคอมพิวเตอร์มีขนาด 12 โวลต์ การใช้ BUFFER นี้มีรูปแบบหลากหลายตามการออกแบบ แต่ในปัจจุบันได้มีไอซีสำเร็จรูปที่ออกแบบมาเพื่อใช้ในการเชื่อมต่อระหว่างเครื่องคอมพิวเตอร์กับไมโครคอนโทรลเลอร์โดยเฉพาะเช่น MAX232 ซึ่งมีรูปแบบการเชื่อมต่อดังรูปที่ 2.14



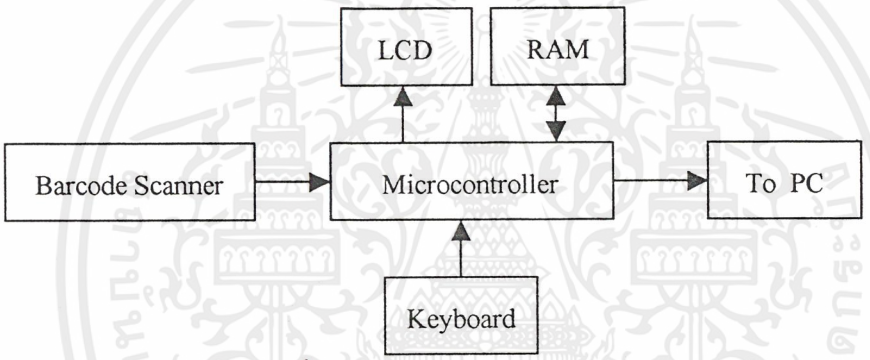
รูปที่ 2.14 การเชื่อมต่อระหว่าง MCS-51 กับคอมพิวเตอร์ผ่าน MAX232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบและการทำงานของเครื่อง

เนื่องด้วยบัตรนักศึกษาของทางสถาบัน ฯ ถูกเข้ารหัสด้วยมาตรฐาน 3 ใน 9 (code 3 of 9) ดังนั้น ออกแบบเครื่องจึงจำเป็นจะต้องเรียนรู้ถึงมาตรฐาน 3 ใน 9 ด้วย และจากที่บัตรนักศึกษามีเพียงตัวเลข 0 — 9 กับ * เท่านั้นเราจึงสามารถออกแบบให้ง่ายขึ้นโดยใช้ เลขฐานสอง จำนวน 5 บิต ออกมาใช้งานดังที่ได้กล่าวมาแล้ว เราจะเห็นว่ารหัส 0 และ * ถ้าอ่านแบบ 5 บิต จะมีค่าเหมือนกัน แต่เนื่องจากเห็นว่า * นั้นจะขึ้นต้นและลงท้ายบัตรเท่านั้น (Start and Stop) เราจึงใช้ * ให้มีค่าเหมือน 0 เพื่อใช้ในการตรวจสอบบัตรว่าใช้มาตรฐาน 3 ใน 9 หรือไม่ ซึ่งการออกแบบแบ่งขั้นตอนเป็นดังนี้

1. Block Diagram



รูปที่ 3.1 Block Diagram ของวงจร

1.1 Microcontroller

หน้าที่ของภาคนี้มีหลายอย่างดังต่อไปนี้

- ถอดรหัสสัญญาณจาก Barcode Scanner เป็นรหัสนักศึกษา และยังรับรหัสนักศึกษาจาก Keyboard ได้ด้วย
- ตรวจเช็ครหัสนักศึกษา และรหัสผ่าน
- เมื่อตรวจเช็คเรียบร้อยแล้วจะทำการเปิดประตูให้เข้าได้
- อ่านข้อมูลจาก Real Time Clock หลังจากอ่านรหัสนักศึกษาเรียบร้อยแล้ว แล้วทำการเก็บข้อมูลเข้า RAM
- ขับจอแสดงผล LCD เพื่อทำให้ทราบสถานะที่กำลังกระทำอยู่
- นำข้อมูลที่เก็บไว้ใน RAM ส่งให้กับ Computer เมื่อต้องการโหลดข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 Barcode Scanner

ทำหน้าทีรับสัญญาณข้อมูลจากบัตรนักศึกษา แล้วแปลงสัญญาณรูปภาพ ให้เปลี่ยนเ็นสัญญาณดิจิตอล เพื่อส่งข้อมูลเป็นสัญญาณดิจิตอลให้กับ Microcontroller เพื่อถอดรหัส

1.3 LCD

ใช้ในการแสดงผลต่าง ๆ เช่น รหัสนักศึกษา เวลาในการเข้าออก รวมทั้งแสดงผลการกระทำในช่วงนั้น ๆ ซึ่งจะถูกควบคุมโดย microcontroller ที่พอร์ต P0 และมีขาควบคุมการทำงานที่ P2.1 กับ P2.7 โดยเราจะใช้ LCD ขนาด 16 X 2 จะมีขา D0 — D7 , Reset , Enable , Read/Write , +V , Gnd , Brightness

1.4 Keyboard

ใช้ในการป้อนอินพุทต่าง ๆ ให้กับ microcontroller ใช้ในการป้อน Password , ใส่ข้อมูลของผู้ที่จะเข้าเพิ่ม , และในบางครั้งอาจจะใช้ในการเข้าแทนบัตรนักศึกษาได้ โดยเราจะใช้ Keyped ขนาด 3 X 4 คือจะมีปุ่ม 0 — 9 และมีปุ่ม Enter , Clear

1.5 External Ram

เนื่องจากเราจำเป็นต้องใช้ที่เก็บข้อมูลจำนวนมาก เราจึงต้องติดต่อกับ External Ram โดยเราแบ่งเนื้อที่ของ External Ram ออกเป็น

- ส่วนที่ใช้ในการเก็บค่าจาก Barcode Scanner คือการเก็บค่าการ Sampling ของสัญญาณ จะใช้เก็บตั้งแต่ ตำแหน่ง 0000 — 1000 H
- ส่วนที่ใช้ในการเก็บข้อมูลของนักศึกษาที่จะเข้าห้องได้ จะเก็บตั้งแต่ 1000 — 2000 H คือจะเก็บรหัสนักศึกษาและ Password ของแต่ละรหัส
- ส่วนที่ใช้ในการเก็บข้อมูลการเข้า — ออก ของนักศึกษา โดยจะมีการเก็บข้อมูลรหัสนักศึกษา เวลาที่เข้าและวันที่เข้า ใช้ต่อ 1 ข้อมูลใช้ 8 ไบต์ เพื่อที่จะใช้ในการเก็บข้อมูลที่จะส่งให้กับ PC ในคราวที่ PC เปิดและต้องการโหลดข้อมูล

การติดต่อตำแหน่งของ Ram เราจะใช้ P0 เป็น Address Bus Low และยังใช้เป็น Data Bus ด้วย ส่วน Address Bus High เราใช้ P2 เป็นตัวติดต่อ

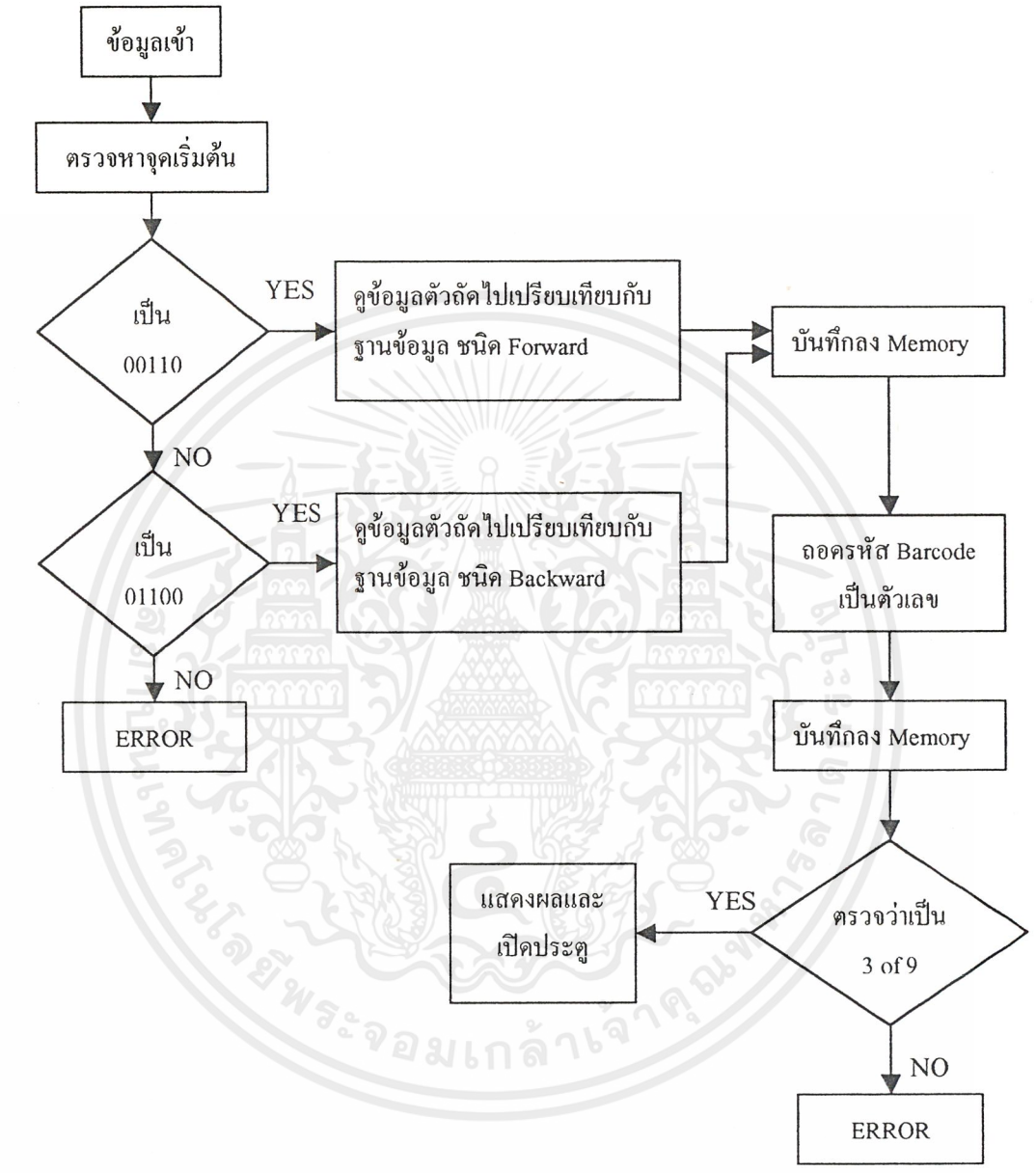
1.5 PC

จะต้องเขียนโปรแกรมเพื่อที่จะทำการติดต่อกับ Microcontroller เพื่อที่จะรับข้อมูลการเข้า — ออก ของนักศึกษา ซึ่งเก็บไว้ใน External Ram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. Flow Chart

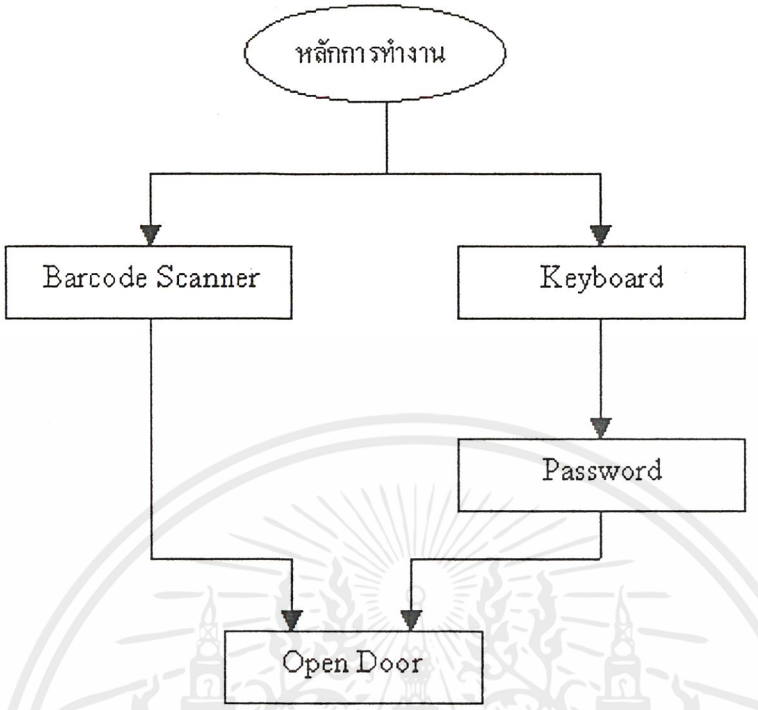
2.1 การถอดรหัสข้อมูล



รูปที่ 3.2 Flow Chart แสดงหลักการทำงานการถอดรหัสข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การรับข้อมูล

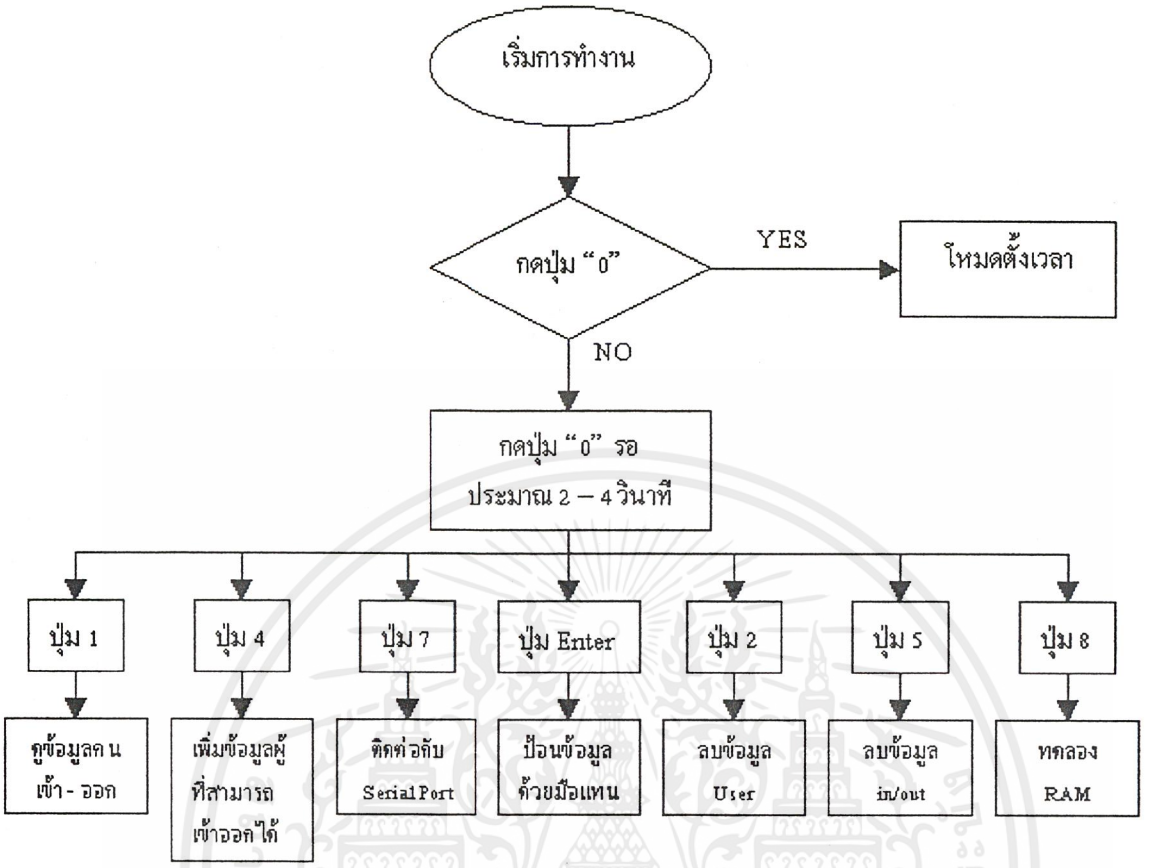


รูปที่ 3.3 Flow Chart แสดงหลักการทำงานการรับข้อมูล

ในการรับข้อมูลนั้น เราสามารถรับข้อมูลได้ 2 ทาง คือ ทางที่หนึ่ง เป็นการรูดบัตรนักศึกษาที่ Barcode Scanner และอีกทางหนึ่งคือป้อนรหัสนักศึกษาผ่านทาง Keyboard แต่ถ้าเลือกทางนี้จะต้องเป็นนักศึกษาที่ถูกอนุญาตให้เข้าไว้แล้ว จึงต้องป้อนรหัสลับของแต่ละบุคคลก่อน ประตูถึงจะสามารถเปิดได้ และเราสามารถเซ็ตให้ ไมโครคอมพิวเตอร์ทำงานในรูปแบบต่าง ๆ ได้โดยใช้ฟังก์ชั่นพิเศษ ในขั้นตอนต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 เริ่มทำงานโดยใช้ Keyboard



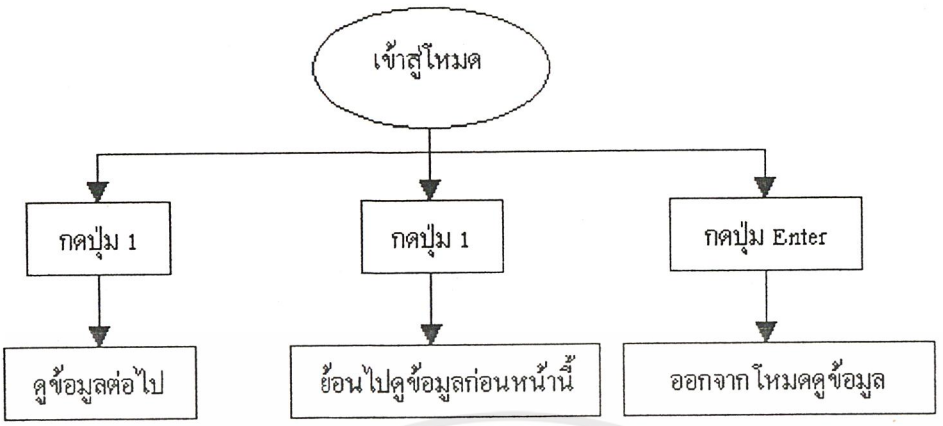
รูปที่ 3.4 Flow Chart แสดงการควบคุม Keyboard ด้วยปุ่มควบคุมพิเศษ

การควบคุม Keyboard ด้วยปุ่มควบคุมพิเศษ

- กดปุ่ม 0 ค้างไว้ เมื่อทำการรีเซ็ตเครื่อง จะทำให้เข้าสู่โหมดเซ็ตค่า วัน เดือน ปี และเวลา
- ถ้าเปิดเครื่องเรียบร้อยแล้วกดปุ่ม 0 จะทำให้เกิดข้อความขึ้นว่า Manual Mode ถ้าเรารู้รหัสต่อไป จะทำให้เราสามารถควบคุมได้
- เมื่อเข้า Manual Mode แล้วกดปุ่ม 1 จะทำให้เข้าโหมดดูข้อมูลคนเข้า – ออก
- เมื่อเข้า Manual Mode แล้วกดปุ่ม 4 จะเป็นการเพิ่มข้อมูลคนที่สามารถเข้า – ออกได้ โดยการกดปุ่มจาก Keyboard รวมทั้ง Password ด้วย
- เมื่อเข้า Manual Mode แล้วกดปุ่ม 7 จะเป็นการติดต่อการกระทำต่าง ๆ เช่น ลบข้อมูลต่าง ๆ เพิ่มข้อมูล หรือแม้กระทั่งการโหลดข้อมูล โดยใช้งานร่วมกับโปรแกรม Visual Basic ที่สร้างขึ้นมา
- เมื่อเข้า Manual Mode แล้วกดปุ่ม 2 จะเป็นการลบข้อมูลของ User ที่สามารถเข้าได้โดยการกดปุ่มจาก Keyboard รวมทั้ง Password ทั้งหมด
- เมื่อเข้า Manual Mode แล้วกดปุ่ม 5 เป็นการลบข้อมูลการเข้า – ออก ของนักศึกษาที่เก็บไว้
- เมื่อเข้า Manual Mode แล้วกดปุ่ม 8 เป็นการทดสอบการทำงานของ RAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 เข้าโหมดพิเศษ การดูข้อมูลคนเข้า – ออก



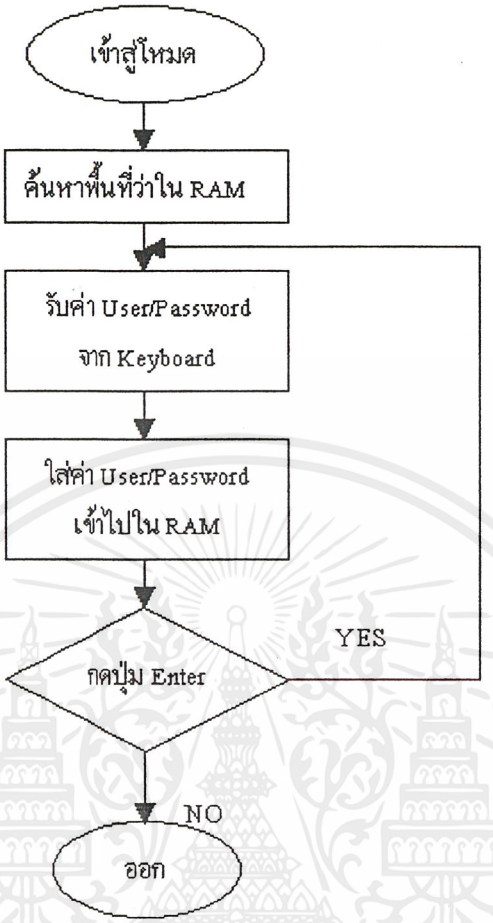
รูปที่ 3.5 Flow Chart แสดงการควบคุมโหมด การดูข้อมูลคนเข้า - ออก

เมื่อเข้าสู่โหมดดูข้อมูลคนเข้า – ออก

- หลังจากเข้าโหมดนี้แล้ว ถ้าทำการกดปุ่ม 1 จะเป็นการเลื่อนการดูข้อมูลต่อไป
- ถ้าทำการกดปุ่ม 4 จะเป็นการย้อนกลับไปดูข้อมูลก่อนหน้านี้
- ถ้าทำการกดปุ่ม Enter จะเป็นการกลับเข้าสู่การทำงานปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 เข้าโหมดพิเศษ เพิ่มข้อมูลการอนุญาตให้เข้าได้โดยใช้ Keyboard



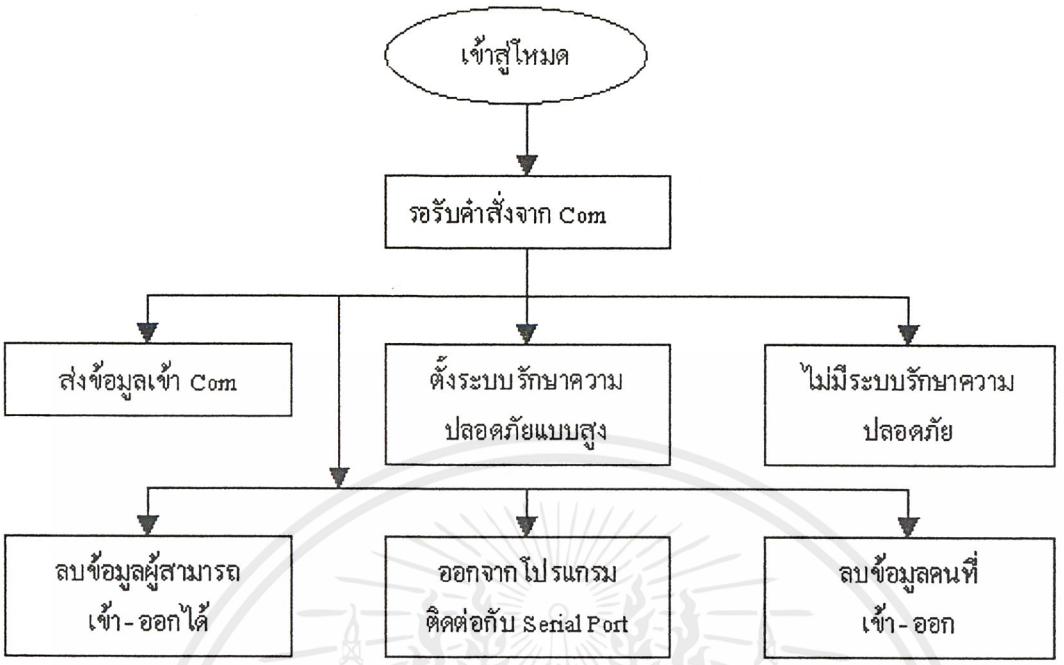
รูปที่ 3.6 Flow Chart แสดงการเพิ่มข้อมูลอนุญาตคนเข้า - ออก

ถ้าต้องการเพิ่มจำนวนคนเข้า- ออกโดยใช้การป้อนรหัสผ่าน Keyboard ให้เข้าโหมดนี้ โดยการทำงานจะทำงานดังต่อไปนี้

- เมื่อเข้าสู่โหมดนี้จะทำการสำรวจ RAM ก่อนเป็นอันดับแรก เพื่อที่จะหาพื้นที่ที่เราจะใส่ข้อมูลเข้าไปได้
- เมื่อเช็คหาพื้นที่ได้แล้วจะทำการรับค่าจากการป้อนรหัสผ่านทาง Keyboard และรหัสลับด้วย
- เมื่อใส่ค่าเรียบร้อยแล้ว ค่าที่ได้จะอยู่ใน RAM ถ้าต้องการออกให้กดปุ่ม Enter เพื่อออก แต่ถ้ายังต้องการใส่ค่าเพิ่มเข้าไปอีก ก็ให้กดรหัสต่อไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 การติดต่อกับ Serial Port



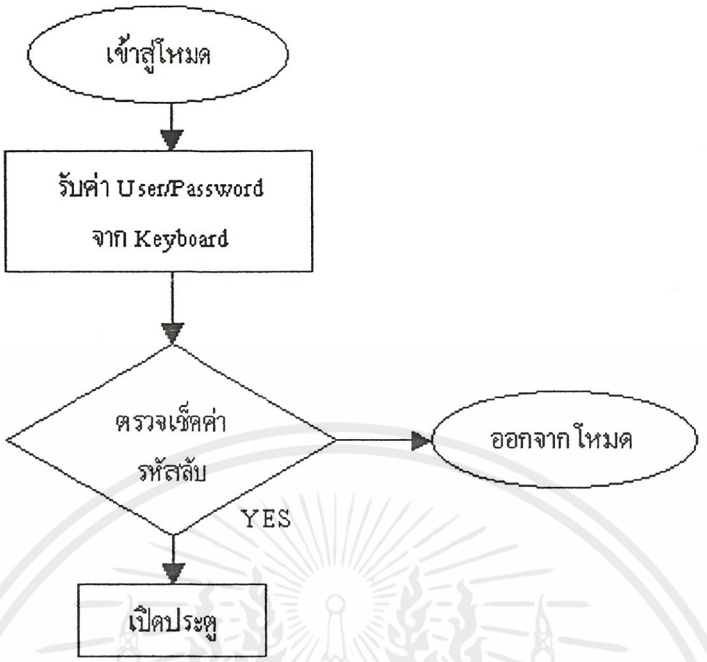
รูปที่ 3.7 Flow Chart แสดงการติดต่อกับ Serial Port

เมื่อเข้าสู่โหมดการติดต่อกับ Serial Port จะรอการติดต่อจาก Com เพื่อที่จะรับคำสั่งให้ทำงานในโหมดต่าง ๆ เช่น

- ส่งข้อมูลเข้า Com คือการส่งข้อมูลคนเข้า – ออกที่เก็บไว้ใน RAM เพื่อที่จะเก็บข้อมูลไว้เพื่อป้องกัน RAM จะเต็ม และจะได้เก็บข้อมูลไว้ใน Com ด้วย
- ตั้งระบบความปลอดภัยแบบสูง คือ ในการป้อนรหัสนักศึกษาด้วย Keyboard นั้นจะต้องใช้รหัส Password ด้วย
- ไม่มีระบบรักษาความปลอดภัย คือในการป้อนรหัสนักศึกษาด้วย Keyboard นั้นไม่ต้องการรหัส Password ดังนั้นใครก็สามารถเข้าได้
- ลบข้อมูลผู้ที่สามารถเข้าออกได้
- ลบข้อมูลคนเข้า – ออก ที่เก็บไว้เมื่อโหลดข้อมูลเรียบร้อยแล้ว
- สามารถให้ Microcomputer ออกจากการติดต่อกับ Serial Port ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 การป้อนข้อมูลด้วยมือ แทนการใช้ Barcode Scanner

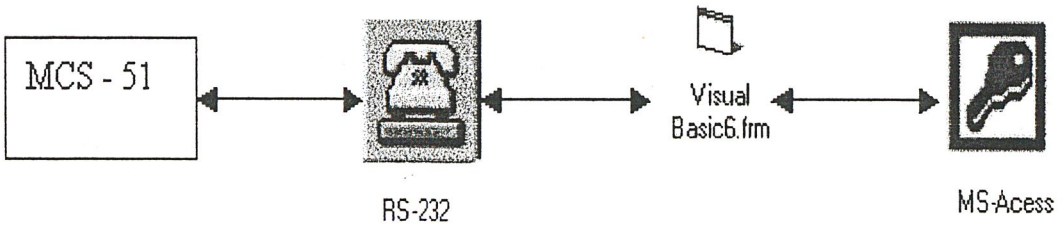


รูปที่ 3.8 Flow Chart แสดงการตรวจสอบรหัสและรหัสลับ จาก Keyboard

เมื่อต้องการใช้ Keyboard แทนการใช้การรูดบัตร จะต้องทำการใส่ทั้งรหัสนักศึกษาและรหัสลับที่ตั้งไว้ เพื่อป้องกันการแอบใช้หรือการใช้รหัสนักศึกษาปลอม ดังนั้นจึงจะทำการเช็ครหัสลับว่าตรงกับรหัสนักศึกษาหรือไม่ถ้าตรงจะทำการเปิดประตูให้ แต่ถ้าไม่ตรงจะให้กลับไปเริ่มต้นใหม่ ไม่ยอมเปิดประตูให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การติดต่อสื่อสารกับ Program Visual Basic 6



รูปที่ 3.9 แสดงการเชื่อมต่อทางข้อมูลเมื่อใช้ โปรแกรมVisual Basic

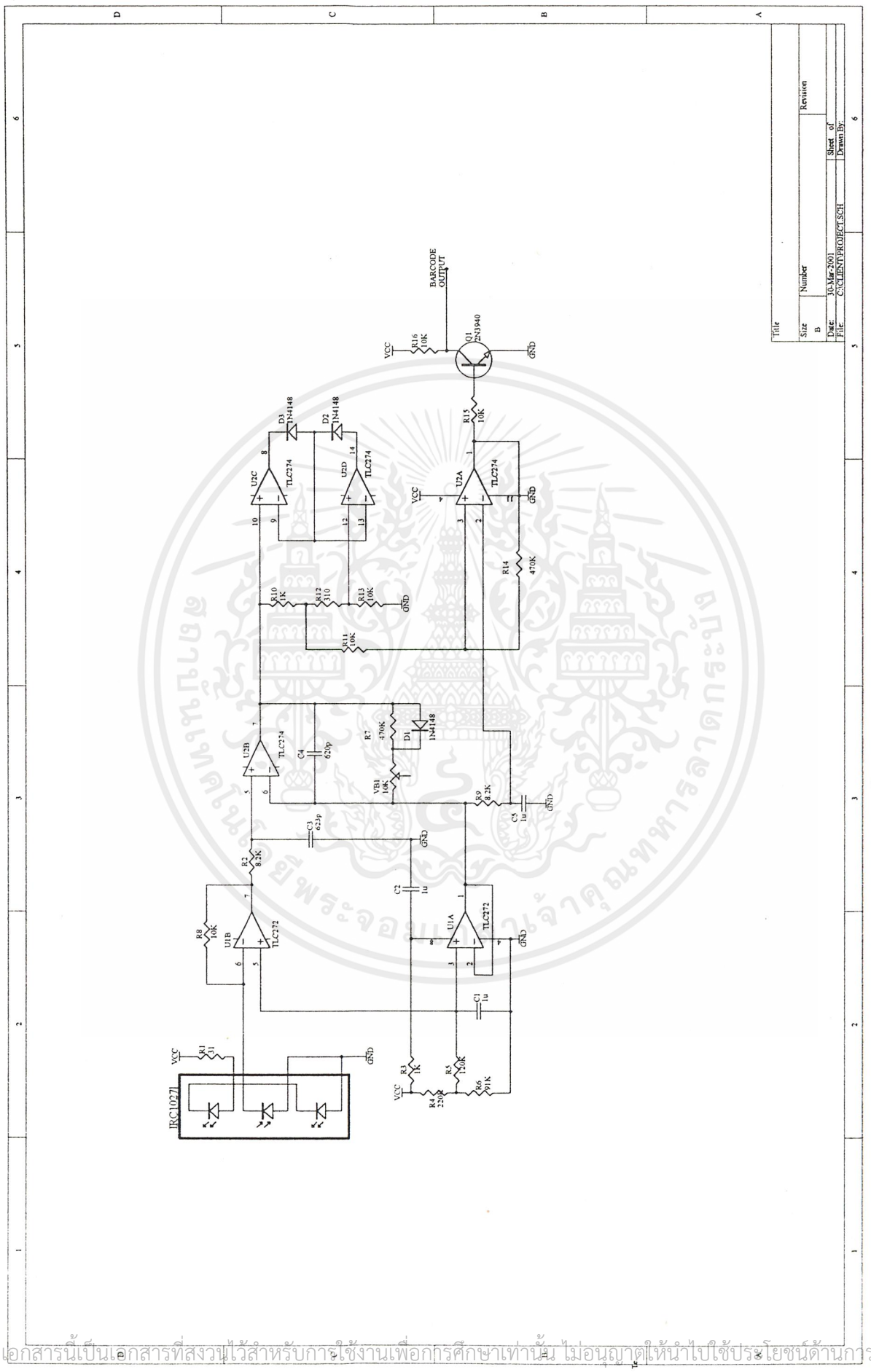
ในส่วนของ Software นั้นได้ใช้ Visual Basic 6 ในการเขียน โดยเรียกการใช้งานคอมโพเน้นท์ของการติดต่อ Serial Port ที่ชื่อ mscomctrl.ocx เข้ามาใช้งาน

ในการจัดการเก็บข้อมูลเพื่อนำมาแสดงผลใน Visual Basic 6 จะใช้การเก็บข้อมูลลงในไฟล์ชนิด Access ซึ่งเป็นฐานข้อมูลของทาง microsoft ซึ่งมีข้อดี คือ สามารถที่จะใช้ติดต่อหรือค้นหาข้อมูลคนเข้าออกตามเดือน และวันที่ที่ระบุไว้ได้อย่างรวดเร็ว

การทำงานของวงจร Barcode Scanner

เมื่อมีแสงมากระทบที่ Photo Sensor (เนื่องจากแสงกระทบสีขาวทำให้แสงสะท้อนกลับได้) จะทำให้เกิดการไหลของกระแสเกิดขึ้น ดังนั้นเราจึงนำกระแสที่ได้ไปเข้าวงจร Current to Voltage เพื่อเปลี่ยนกระแสให้เป็นแรงดัน (ในกรณีนี้แถบสีขาวจะเป็น 0V และแถบสีดำจะเป็น 5V) หลังจากนั้นนำสัญญาณแรงดันที่ได้ไปปรับแต่งให้เป็นสัญญาณสี่เหลี่ยม ด้วยวงจร Integrated เมื่อออกจากวงจร Integrated แล้วจะมีรูปร่างเป็นสี่เหลี่ยมแต่ยังไม่ดีมากนัก เราจึงทำการเข้าวงจร Detect ยอดคลื่นเพื่อที่จะกำจัดยอดคลื่นที่ขาดหรือเกิน ไป ทำให้คลื่นแต่ละคลื่น มีความสูงที่พอดีกัน หลังจากนั้นนำสัญญาณที่ได้ไปเข้าวงจร Comparator with hysteresis เพื่อที่จะทำให้สัญญาณออกมามีค่าแค่ 0V และ 5V เท่านั้น เมื่อได้แล้วเราจะต้องนำไปเข้าวงจร Drive อีกทีหนึ่งเนื่องจากสัญญาณที่ได้รับมาเป็นสัญญาณ Inverse ดังนั้นเราจึงต่อตัว Drive แบบ Inverse ด้วย ดังนั้นสัญญาณที่ได้จาก รหัสแถบจะได้สีดำ เป็น 5V และสีขาวเป็น 0V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



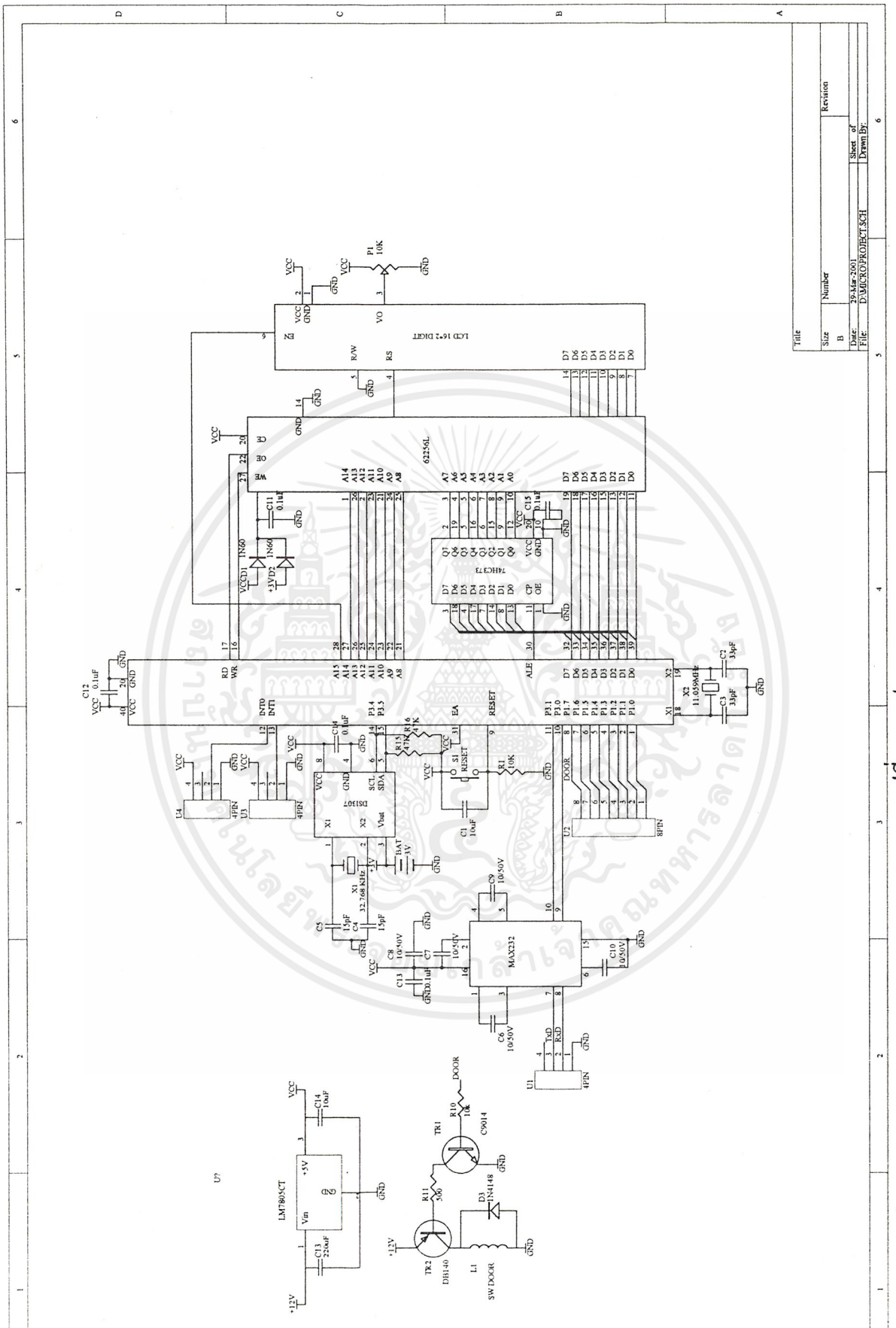
รูปที่ 3.10 วงจร Barcode Scanner

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรการทำงานรวม

การทำงานของวงจร ส่วนใหญ่จะเป็นการกระทำที่เกิดจากการสั่งงาน Microcomputer หรือ MCS-51 คือจะรับอินพุทจาก Barcode Scanner แล้วนำมาทำการประมวลผล ถอดรหัสนักศึกษา ซึ่งสามารถถอดรหัสได้โดยจะต้องเป็นรหัส 3 of 9 จำนวน 8 หลัก เนื่องจากได้เขียนโปรแกรมไว้โดยเฉพาะ เพื่อป้องกันไม่ให้ใช้บัตรชนิดอื่น หรือชนิดเดียวกันแต่จำนวนหลักมากหรือน้อยกว่า หรือไม่ก็รับอินพุทจาก Keyboard ซึ่งการรับอินพุทจาก Keyboard นั้นจะต้องทำการใส่ Password ด้วย เพื่อเป็นการป้องกันอีกขั้นหนึ่ง แล้วทำการประมวลผล ให้แสดงผลทางจอแสดงผล LCD เพื่อที่จะง่ายต่อการสื่อสาร ซึ่งจะมีการแสดงข้อความต่าง ๆ ขึ้นเพื่อให้ผู้ที่ต้องการใช้งานเข้าใจได้ว่าเครื่องกำลังทำอะไรอยู่ และต้องการให้ผู้ใช้งานทำอะไรบ้าง เช่น ให้รูดบัตร, ให้รูดอีกครั้ง, เปิดประตู, ลบข้อมูล หรือติดต่อสื่อสารกับ Computer เมื่อทำการประมวลผลเสร็จแล้วจะนำข้อมูลจากการอ่านค่าจาก Barcode หรือจาก Keyboard ไปรวมกับข้อมูลจากฐานเวลา (DS1307) ซึ่งฐานข้อมูลจะมีเวลา ณ ขณะนั้นอยู่ แล้วจะนำไปเก็บไว้เป็นข้อมูลเวลาคนเข้า-ออก รวมกับรหัสนักศึกษา ซึ่งเก็บไว้ที่ RAM ตำแหน่งที่ 2000H ขึ้นไป ต่อจากนั้นถ้าข้อมูลใน RAM มีมากจนเกือบจะเต็ม จะมีคำเตือนขึ้นที่จอ LCD ให้เราทำการติดต่อสื่อสารกับ Computer เพื่อทำการโหลดข้อมูลที่อยู่ใน RAM เข้าไปในเครื่อง Computer ส่วนที่ทำการติดต่อสื่อสารของไมโครคอนโทรลเลอร์นั้นจะต้องทำผ่าน MAX232 เพื่อเปลี่ยนแรงดันไฟ เมื่อทำการโหลดข้อมูลเรียบร้อยแล้ว ให้ทำการลบข้อมูลภายใน RAM ทำให้พื้นที่ใน RAM ว่างขึ้น ส่วนของประตูจะถูก Drive ด้วย Transistor 2 ตัว เพื่อป้องกันการโหลดกระแสจากตัวไมโครคอนโทรลเลอร์ ที่ขา P1.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 รูปวงจรรวม

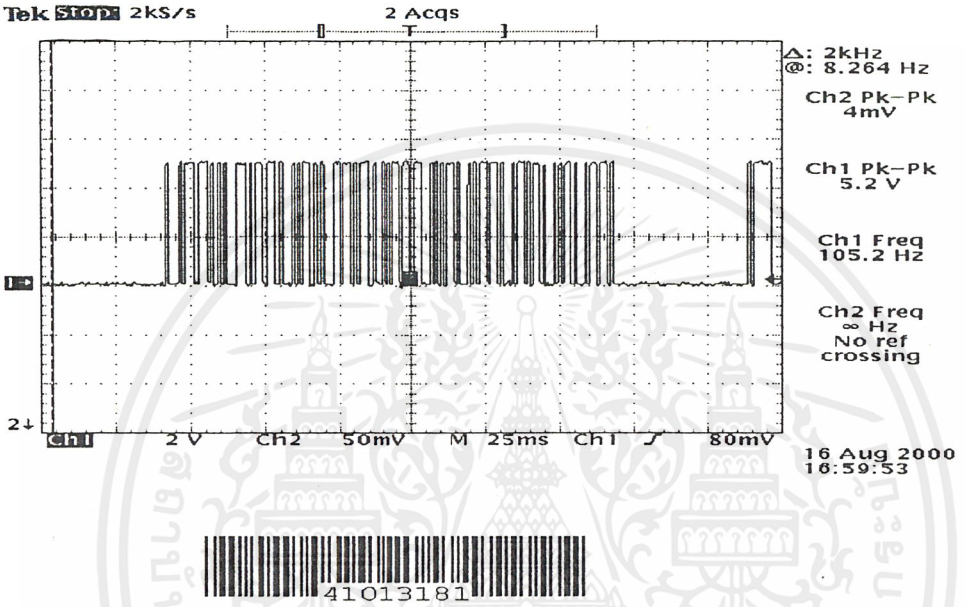
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

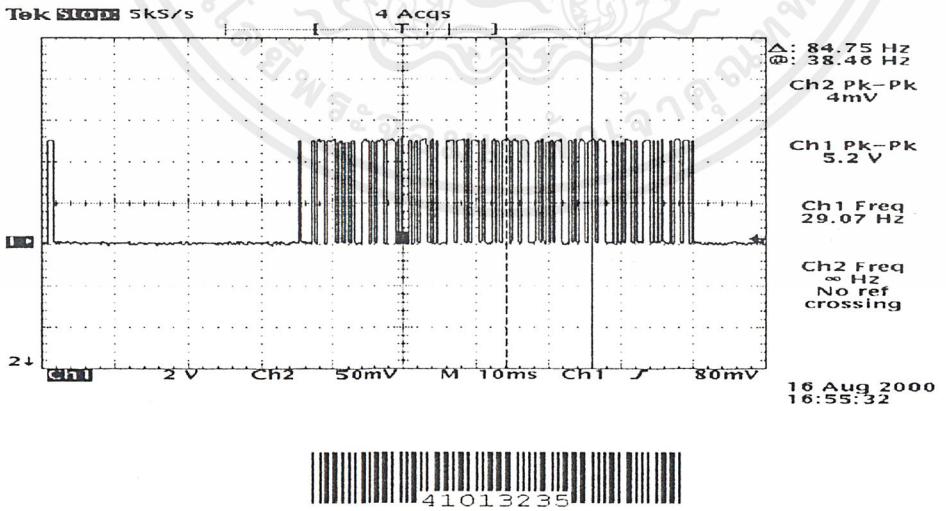
ผลการทดลอง

การทดลอง Barcode Scanner

วัดสัญญาณจากเอาท์พุทของ Barcode Scanner เพื่อให้เกิดแนวคิดในการประมวลผลสัญญาณที่เกิดขึ้น และสามารถถอดรหัสสัญญาณที่ได้ให้เป็นรหัสนักศึกษา

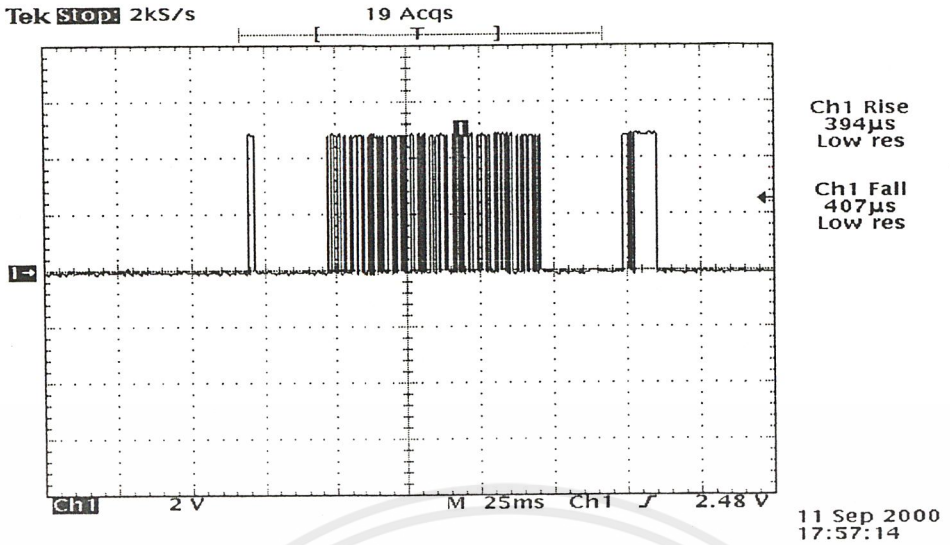


รูปที่ 4.1 แสดงการรูดบัตร 41013181 พร้อมกับ Barcode เพื่อเปรียบเทียบ

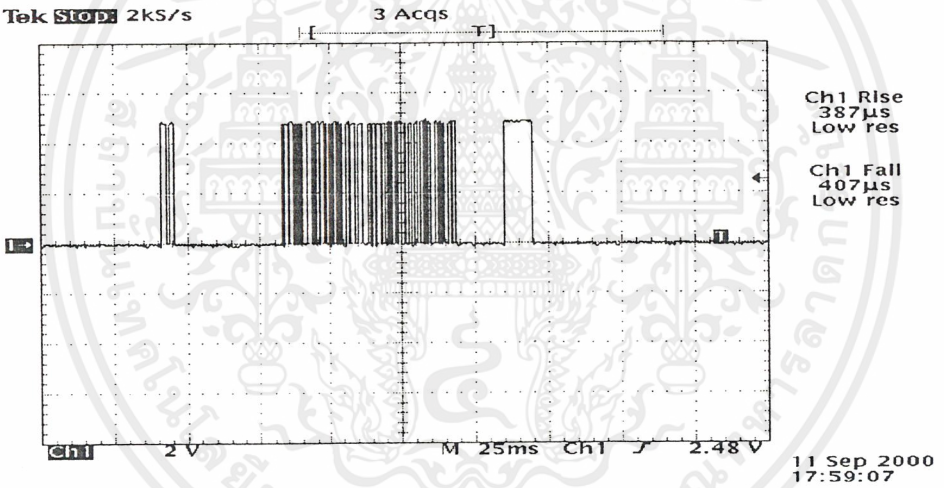


รูปที่ 4.2 แสดงการรูดบัตร 41013235 พร้อมกับ Barcode เพื่อเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



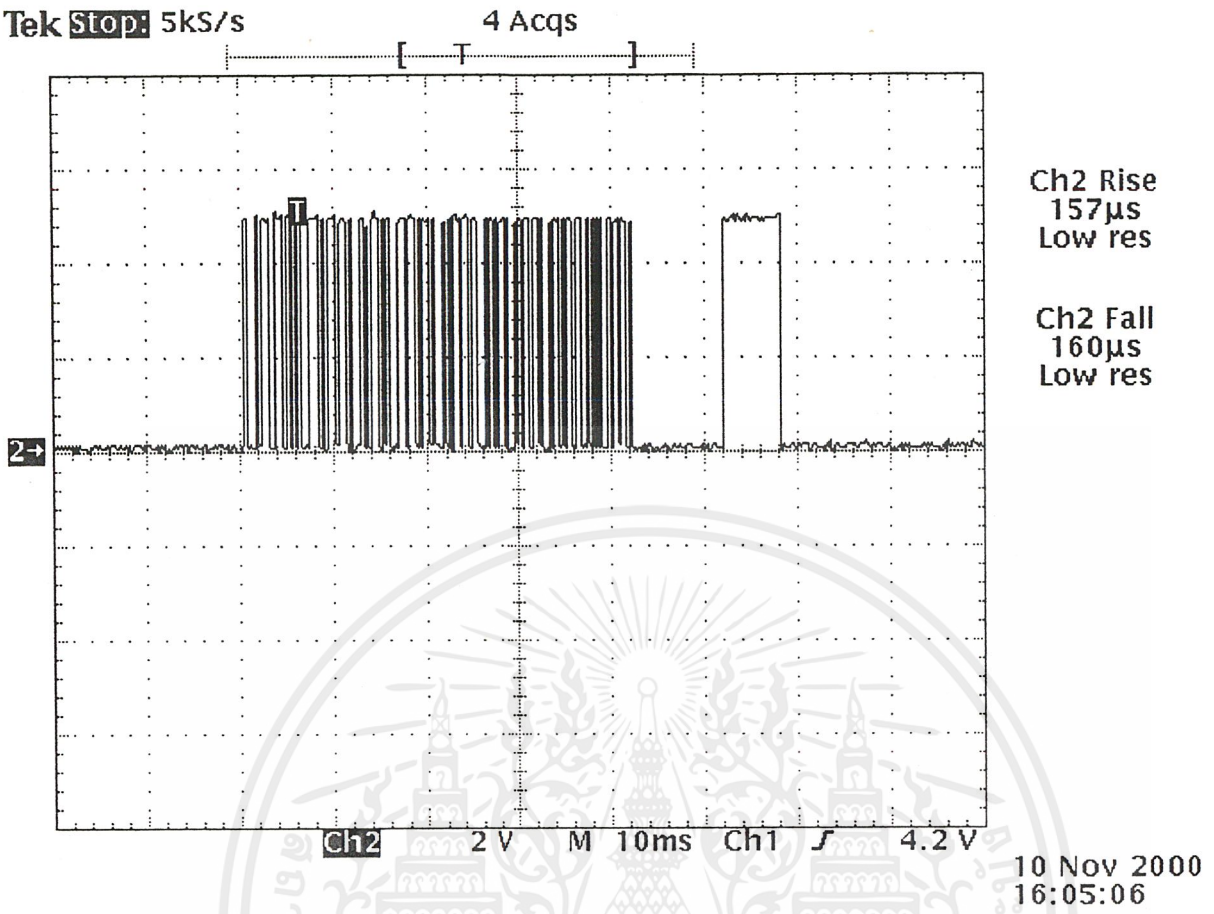
รูปที่ 4.3 แสดงการรูดบัตรแบบมีสัญญาณรบกวน 1



รูปที่ 4.4 แสดงการรูดบัตรแบบมีสัญญาณรบกวน 2

จากสัญญาณที่ได้จะเห็นได้ว่าจะมีสัญญาณซึ่งเกิดจากการขยายความแตกต่างของแถบบัตรขึ้น แม้กระทั่งเมื่อเริ่มต้นการรูดบัตรจะทำให้เกิดสัญญาณรบกวนขึ้น ดังนั้นในการออกแบบโปรแกรมเราจำเป็นจะต้องออกแบบโปรแกรมให้สามารถตัดช่วงสัญญาณที่เราไม่ต้องการออกให้ได้ เพื่อความถูกต้องของการถอดรหัสข้อมูลที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงการรูดบัตรโดยเร็วที่สุด ที่สามารถรับได้

เมื่อทำการคำนวณแล้วจะได้ความเร็วประมาณ 80 เมตรต่อนาที โดย

แถบรหัสนักศึกษามีความยาวประมาณ	5.5	cm
สัญญาณที่รูดได้ใช้เวลาประมาณ	42	mS

ดังนั้นความเร็วที่ได้คือ 5.5 cm*60 / 42 mS = 78.57 m/min

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองรูดบัตรเพื่อให้ LCD แสดงผล

จากขั้นตอนการกระทำดังกล่าว จะทำให้เราสามารถอ่านรหัสนักศึกษาจากรหัสบาร์โค้ดได้ เมื่อทำการทดลองจะพบว่า การรูดในบางครั้งนั้นอาจจะให้ผลลัพธ์ที่ไม่ถูกต้อง ดังที่เครื่องจะแสดงให้ทราบว่า PLEASE TRY AGAIN ซึ่งหมายถึงว่าให้ท่านรูดใหม่อีกครั้งในกรณีที่ ท่านรูดบัตรไม่ถูกต้อง หรือความเร็วไม่สม่ำเสมอ หรืออาจจะบัตรใช้งานไม่ได้ แต่ถ้าเครื่องสามารถอ่านรหัสนักศึกษาของท่านได้ถูกต้อง จะขึ้นรหัสนักศึกษา และต่อด้วยคำว่า OPEN DOOR! ซึ่งจะเป็นการเปิดประตูให้เข้าได้ ซึ่งเราได้ทำการสุ่มบัตรนักศึกษาจากเพื่อน ๆ มาทำการรูดบัตรนักศึกษาดูแล้ว ปรากฏว่ามีผลค่อนข้างดี ใช้งานได้ดังแสดงในตารางที่ 4.1

รหัสนักศึกษา	อ่านค่าได้ถูกต้อง	อ่านค่าได้ผิดพลาด
41013205	90	10
41013235	82	18
41013223	85	15
41013229	80	20

ตารางที่ 4.1 การทดลองรูดบัตรนักศึกษา

จากการทดลองทำให้เรารู้ความผิดพลาดบางอย่างซึ่งไม่ได้เกิดจากโปรแกรมหรือ ตัวอ่านเลย แต่เกิดจากการที่บัตรนั้นไม่ได้มาตรฐาน คือความสูงของบัตรนั้นไม่เท่ากัน ทำให้บางบัตรไม่สามารถรูดได้ ดังนั้นการทดลองที่นำมาแสดงผลนี้ เป็นบัตรที่สามารถรูดได้ถูกต้อง มีค่าความผิดพลาดต่ำกว่า 20 % แต่ความผิดพลาดที่เกิดขึ้นนั้น ๆ เกิดจากการรูดที่ไม่สม่ำเสมอนั่นเอง ถ้าเรารูดได้อย่างถูกต้องและความเร็วคงที่ ไม่เร็วเกินไป คาดว่าจะสามารถมีความผิดพลาดได้ต่ำกว่า 10 % อย่างแน่นอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อจำกัด

1. การรูดบัตรนั้นจะต้องรูดให้มีความเร็วคงที่เนื่องจากจะมีผลต่อการถอดรหัส
2. บัตรที่จะนำมารูดจะต้องไม่มีรอยเปื้อนต่าง ๆ เนื่องจากจะทำให้ไม่สามารถอ่านรหัสนักศึกษาจากบัตรดังกล่าวได้
3. บัตรที่ใช้จะต้องใช้มาตรฐานรหัสแถบ 3 ใน 9 และมีจำนวนรหัส 8 อักขระ ซึ่งเป็นตัวเลขเท่านั้น
4. ความเร็วในการรูดบัตรจะต้องไม่เร็วเกินไป (ไม่เกิน 80 เมตร/นาที)
5. ความสามารถในการเก็บ Passwords ของรหัสนักศึกษาได้ 64 คนความสามารถในการเก็บข้อมูลคนเข้า - ออกได้ 384 คน

ปัญหาที่พบ

1. ความเร็วในการรูด
2. ความสกปรกของบัตร
3. การที่ข้อมูลใน RAM เต็ม

ข้อแก้ไข

1. ในเรื่องของความเร็วในการรูดเราสามารถปรับแต่งค่าความเร็วในการรูดได้นิดหน่อย
2. ในเรื่องความสกปรกของบัตรนั้น ได้จัดหาทางแก้ไว้แล้วคือจะสามารถใช้การกด Keypad ได้
3. ในเรื่องความสามารถในการเก็บข้อมูลของคนเข้า – ออก และ Password ของรหัสนักศึกษานั้นสามารถเพิ่มได้โดยการเพิ่ม RAM ให้มีขนาดความจุให้สูงขึ้น จะทำให้สามารถเก็บได้มากขึ้น

สรุปผล

เครื่องสามารถรูดบัตรที่มีรหัสนักศึกษาของทางสถาบัน และสามารถแสดงผลการรูดถ้าถูกต้องจะมีรหัสนักศึกษาขึ้นที่ หน้าจอ LCD แต่ถ้าไม่จะต้องรูดอีกครั้ง หลังจากรูดบัตรผ่านแล้วจะต้องป้อน Password อีกถ้าป้อนผิดก็จะต้องรูดบัตรใหม่ คนที่เข้าไปแล้วจะถูกบันทึกไว้ว่าเข้าไปเมื่อเวลาเท่าใด ดังนั้นจะสามารถระบุเวลาของคนที่อยู่ภายในห้องนั้นได้ด้วย ส่วนความสามารถในการรูดบัตรนั้น สามารถรูดได้มากกว่า 80 % ถ้าบัตรอยู่ในสภาพที่ใช้งานได้ และการรูดค่อนข้างใช้ความเร็วคงที่ จะสามารถรูดได้กว่า 90%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิพากษ์วิจารณ์เกี่ยวกับ Barcode Scanner

เกี่ยวกับ Barcode Scanner ซึ่งเราได้ใช้มานั้น เป็นตัวที่มีประสิทธิภาพสูง สามารถใช้งานได้ดี แต่เราจะต้องมีการปรับเทียบการรูดของบัตรกับ ค่า RC ที่ใช้ภายในวงจรให้เหมาะสม ถึงจะได้ค่ามาอย่างถูกต้อง เนื่องจากถ้าเราปรับค่า RC ไม่เหมาะสม ก็จะทำให้สัญญาณที่ได้บางครั้งจะเป็นการรับค่าแค่ แถบดำใหญ่เพียงอย่างเดียว คือ Sensivity ต่ำนั่นเอง ทำให้ไม่เหมาะสมกับการใช้งาน ดังนั้นเราจึงต้องปรับเทียบให้ถูกต้องก่อนการใช้งานจริง

ส่วนเรื่องของความสูงของ Barcode Scanner นั้น น่าทำให้สูงกว่านี้หน่อย เนื่องจากบัตรบางใบนั้นจะมีรหัสบาร์โค้ดนั้นสูงกว่าบัตรอื่น ๆ ทำให้ไม่สามารถอ่านบัตรที่มีรหัสบาร์โค้ดสูงกว่าปกติได้ หรือจะแก้ไขที่มาตรฐานของบัตรก็ดี เพื่อที่จะให้รหัสบาร์โค้ดนั้นอยู่ในระดับที่คงที่ ไม่สูงเกินไป และไม่ต่ำเกินไป จึงจะช่วยให้ Barcode Scanner นั้นสามารถอ่านค่าได้ถูกต้องมากยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
คู่มือการใช้งาน

1. การตั้งเวลาครั้งแรก (ใช้ตั้งครั้งแรกเพียงครั้งเดียว) หลังจากการเปลี่ยน Battery 3 V

1.1 กดปุ่ม 0 ค้างไว้ แล้วกดปุ่ม RESET ที่อยู่บนบอร์ดภายในเครื่อง

1.2 เครื่องจะเข้าสู่โหมดการตั้งเวลา

1.2.1 กดปุ่ม Enter เป็นการเข้าไปเซ็ต วัน เดือน ปี

1.2.2 กดปุ่ม Clear เป็นการเข้าไปเซ็ต เวลา

1.3 รอจนกระทั่ง โคลอน (:) กระพริบ

1.4 กดปุ่ม RESET ภายในเครื่องอีกครั้งเพื่อกลับเข้าสู่โหมดปกติ

2. การดูข้อมูลคนเข้า – ออก

2.1 กดปุ่ม 0 เพื่อเข้าสู่โหมด Manual Mode

2.2 กด 1 เพื่อเข้าสู่เมนูแสดงรายงานคนเข้า – ออก

2.3 กด 1 เพื่อดูข้อมูลถัดไป และกด 4 เพื่อย้อนกลับ

2.4 กด Enter เพื่อออกจาก Function

3. โหมดการลบข้อมูล

3.1 กดปุ่ม 0 เพื่อเข้าสู่โหมด Manual Mode

3.2 กดปุ่ม 2 คือการลบข้อมูล ผู้ที่สามารถเข้า – ออกได้ทั้งหมด

3.3 กดปุ่ม 5 คือการลบข้อมูลเวลาเข้าออกของผู้ใช้งานทั้งหมด

4. การติดต่อกับ Serial Port

4.1 กด 0 เพื่อเข้าสู่ Manual Mode

4.2 กด 7 เพื่อรอการติดต่อจาก Com

4.3 กด Enter หรือปิดโปรแกรมบนคอมพิวเตอร์ ก็จะออกจากโหมด การติดต่อได้ทันที

5. การป้อนข้อมูลแทนการใช้รหัสแถบ

5.1 กดปุ่ม 0 เพื่อเข้าสู่ Manual Mode

5.2 กด Enter เพื่อเข้าสู่โหมดการใส่รหัสนักศึกษา แล้วตามด้วยรหัสลับอีก 4 ตัว หากใส่ผิด ให้กด Clear เพื่อลบทิ้งไป

5.3 กด Enter 2 ครั้ง เมื่อต้องการออกจากโหมดนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คู่มือการใช้ Software

1. ทำการติดตั้งสาย Serial Port กับ MCS-51 จากนั้นเปิดโปรแกรม Barcodelink.exe
2. เลือก Port และกด Connect ที่ Tools Bar โดยคุณสามารถทำสิ่งต่าง ๆ ได้ดังนี้

- Download ข้อมูลที่เก็บบันทึกทั้งหมดใน MCS-51มาแสดงบน Computer
- Erase Data ลบข้อมูลทั้งหมดที่คนเข้า – ออก ให้หมด
- Delete User ลบข้อมูลคนที่อนุญาตให้เข้า
- เข้าได้ทุกคน คือไม่ติดระบบป้องกัน
- เฉพาะที่อนุญาต จะเพิ่มข้อมูลคนทีสามารถเข้าได้ เช่นเดียวกับการกดปุ่ม 0 > 4

3. คุณสามารถค้นหาตำแหน่งข้อมูลอย่าง่าย ๆ ได้โดยใส่ค่าของเดือน และวันที่ ที่ต้องการค้นหา และกดปุ่ม Show name หรือปุ่ม Show ID เพื่อค้นหา
4. หากต้องการลบรายการแสดงทั้งหมดทำได้โดยกดปุ่ม Delete All
5. ปุ่ม Open file มีไว้สำหรับใช้โหลดข้อมูลเก่าที่เก็บไว้ เอามาดูใหม่ได้ โดยการบันทึกจะมีในช่วง การ Download ข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงงานนี้จะไม่สามารถสำเร็จออกมาได้ หากไม่ได้ความร่วมมือกันทำงานของเหล่าผู้ร่วมงานทุกคน แม้ว่าจะมีบางเวลาที่อ่อนล้า บางเวลาที่รู้สึกท้อแท้ แต่ก็มีผู้ที่ให้กำลังใจและผู้ให้ความช่วยเหลืออยู่ทั้งเบื้องหน้าและเบื้องหลัง ขอขอบคุณเหล่าเพื่อนพ้อง ขอขอบคุณ ดร.สุริภณ สมควรพาณิชย์ (อาจารย์ที่ปรึกษา) ที่ให้คำชี้แนะและคำปรึกษาในการทำงานเป็นอย่างดี ขอขอบคุณทุกๆคนที่ได้ให้ความช่วยเหลือยามขับขันด้วยดีตลอดมา ขอขอบคุณเพื่อนร่วนงานทุกคนที่ให้ความช่วยเหลือ รวมไปถึงนายสิทธิชัยที่ได้ให้การช่วยเหลือเป็นอย่างมากในด้านการเขียนโปรแกรมและที่สำคัญมากที่สุดคือคุณพ่อ คุณแม่ที่พวกเราเคารพรักและทำให้มีพวกเราในวันนี้ สำหรับคำชมผู้จัดทำขอน้อมรับไว้ด้วยใจถ้ามีข้อผิดพลาดประการใดทางผู้จัดทำต้องขออภัยมา ณ.ที่นี้ด้วย

.....

(นายกิตติคุณ พร้อมพลากร)

.....

(นายไพรัตน์ วิบูลศรี)

.....

(นายไววิทย์ ศิริตา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1.) "เข้าใจ/สร้าง/เล่น ไมโครโปรเซสเซอร์ 1", บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) กรุงเทพ , 2538

2.) "คู่มือไอซี ไมโครโปรเซสเซอร์ MCS-51 ",บริษัท อีทีที จำกัด กรุงเทพ , 2542

3.) "เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์",ชัยวัฒน์ ลิ้มพรจิตรวิไล และ วรพจน์ กรแก้ววัฒนกุล บริษัทอินโนเวตีฟ เอกซ์เพอริเมนต์ จำกัด กรุงเทพ

4.) “หนังสือ คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ MCS-51”, ปรเมษฐ์ ประนยานันทน์, ปิยพงศ์ เผ่าวณิช

5.) “หนังสือ เรียนรู้ Microsoft Visual Basic 5”, ธนพล ฉันจรัสวิชัยและคณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

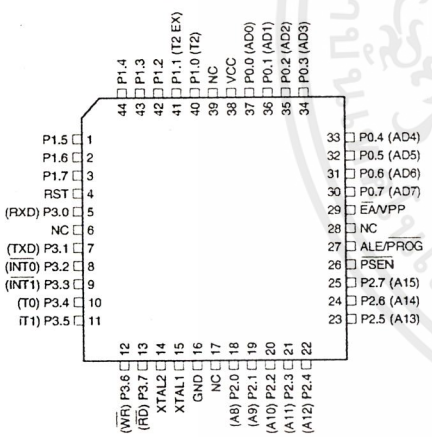
- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

Description

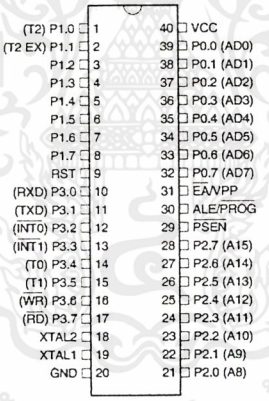
The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

Pin Configurations

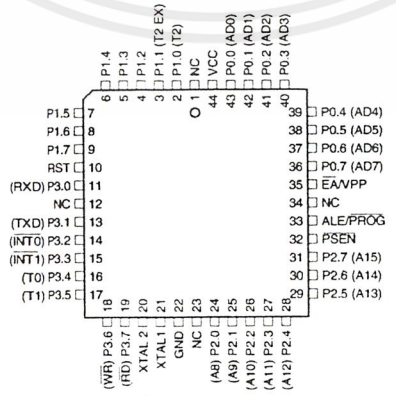
PQFP/TQFP



PDIP



PLCC



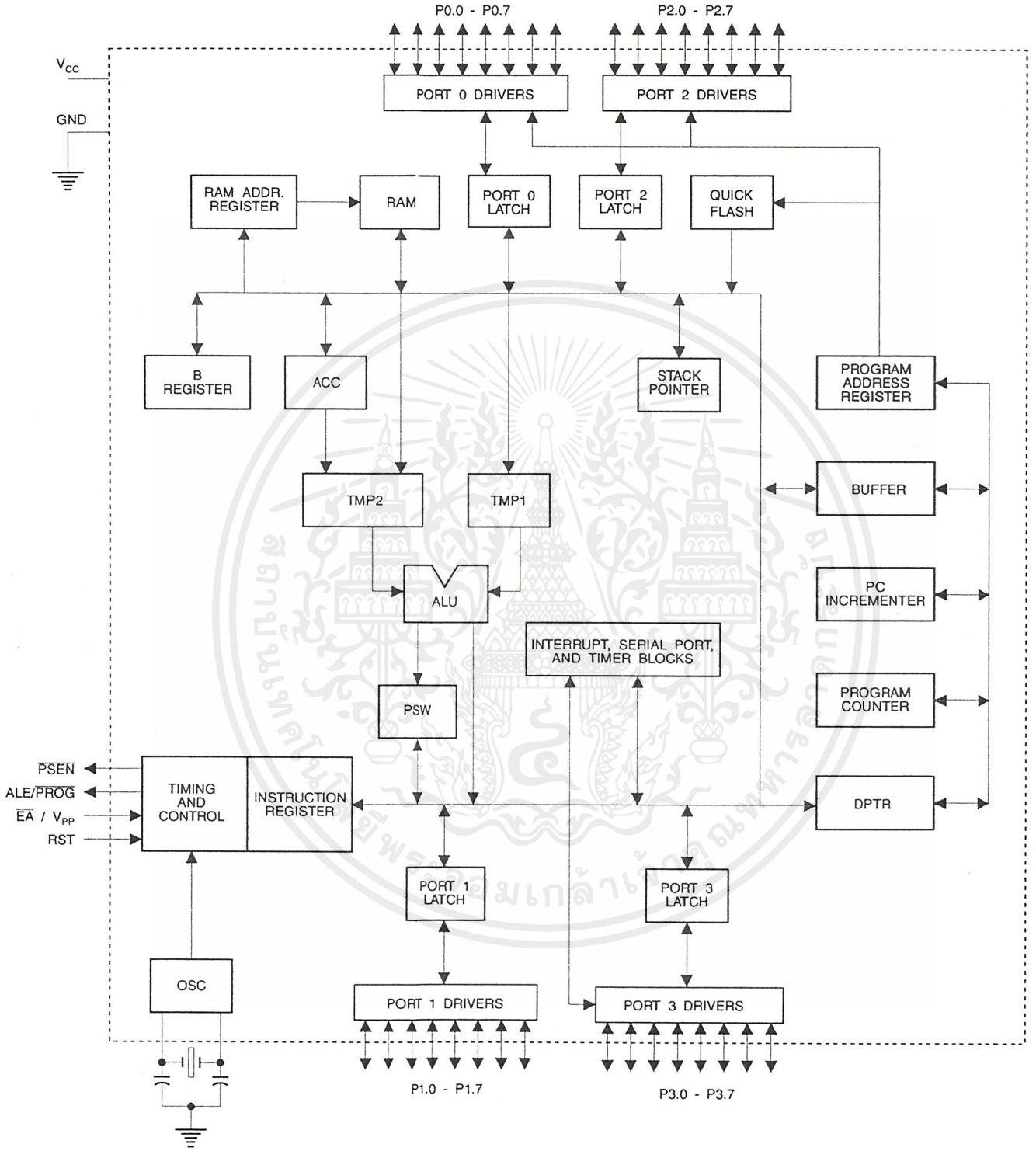
8-bit Microcontroller with 8K Bytes Flash

AT89C52

Rev. 0313H–02/00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The AT89C52 provides the following standard features: 8K bytes of Flash, 256 bytes of RAM, 32 I/O lines, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full-duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89C52 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next hardware reset.

Pin Description

VCC
Supply voltage.

GND
Ground.

Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{PSEN}}$

Program Store Enable is the read strobe to external program memory.

When the AT89C52 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA}}$/VPP

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89C52 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000		0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111							0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H	P0 11111111	SP 00000111	DPL 00000000	DPH 00000000			PCON 0XXX0000	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 4) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Interrupt Registers The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.r

Table 2. T2CON – Timer/Counter 2 Control Registe

T2CON Address = 0C8H — Reset Value = 0000 0000B

Bit Addressable

Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$
	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/$\overline{T2}$	Timer or counter select for Timer 2. C/$\overline{T2}$ = 0 for timer function. C/$\overline{T2}$ = 1 for external event counter (falling edge triggered).
CP/$\overline{RL2}$	Capture/Reload select. CP/$\overline{RL2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/$\overline{RL2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

Data Memory

The AT89C52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89C52 operate the same way as Timer 0 and Timer 1 in the AT89C51.

Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/$\overline{T2}$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 3.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

Table 3. Timer 2 Operating Modes

RCLK +TCLK	CP/$\overline{RL2}$	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 4). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 1. Timer in Capture Mode

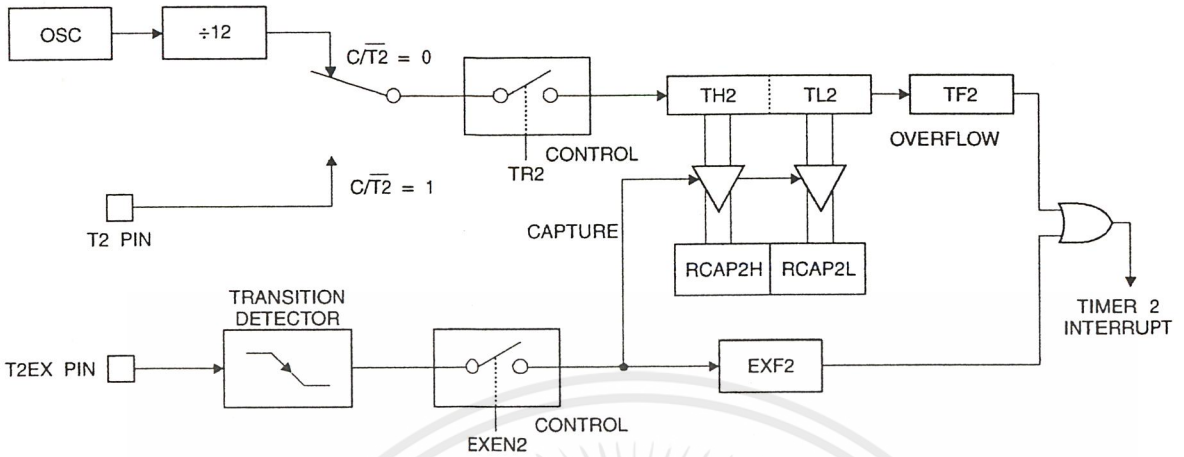


Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in Timer in Capture ModeRCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)

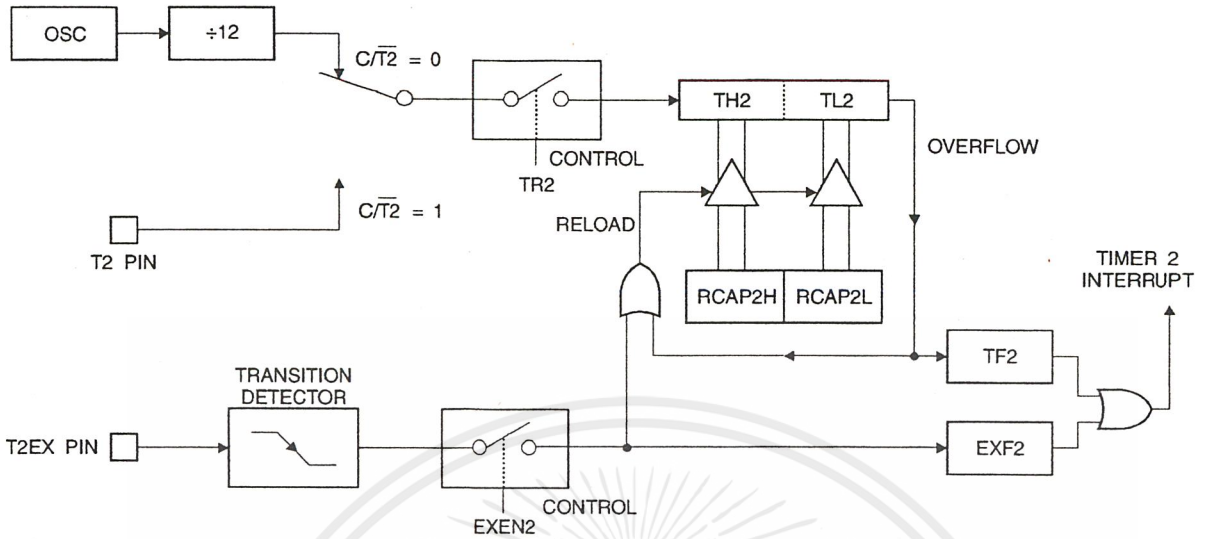


Table 4. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H — Reset Value = XXXX XX00B

Not Bit Addressable

Bit	7	6	5	4	3	2	1	0
	–	–	–	–	–	–	T2OE	DCEN

Symbol	Function
–	Not implemented, reserved for future
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

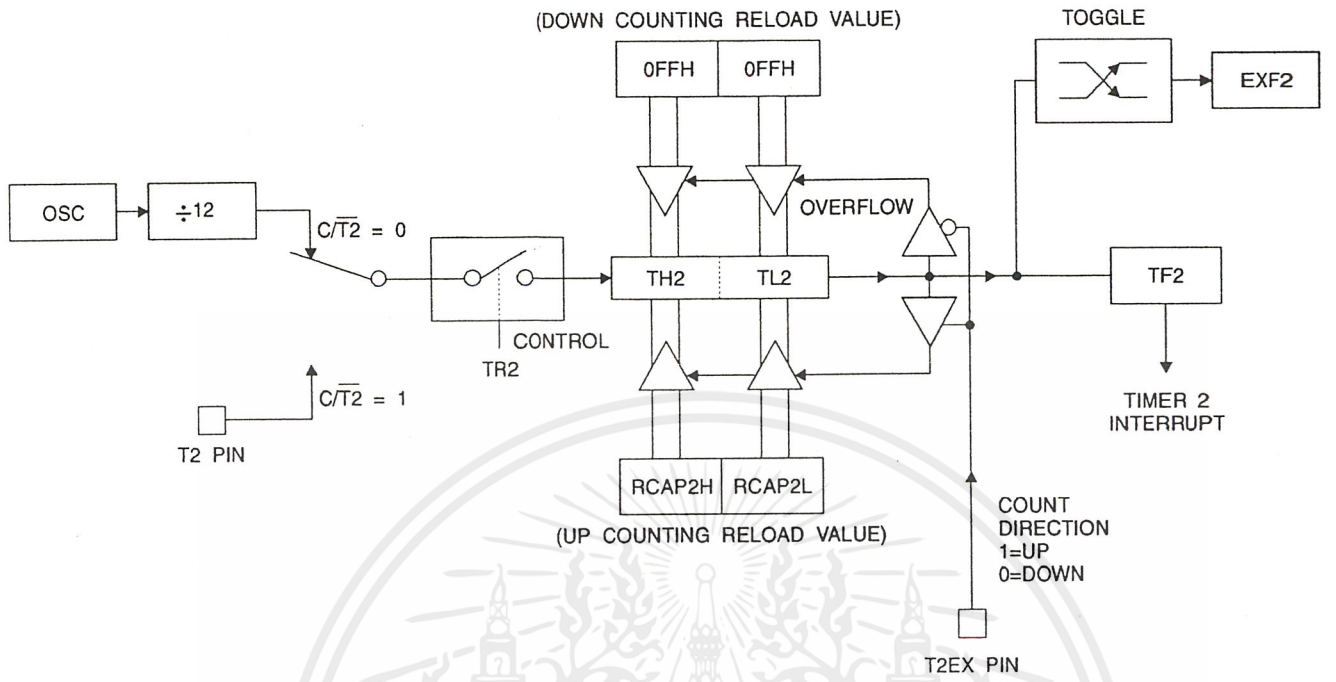
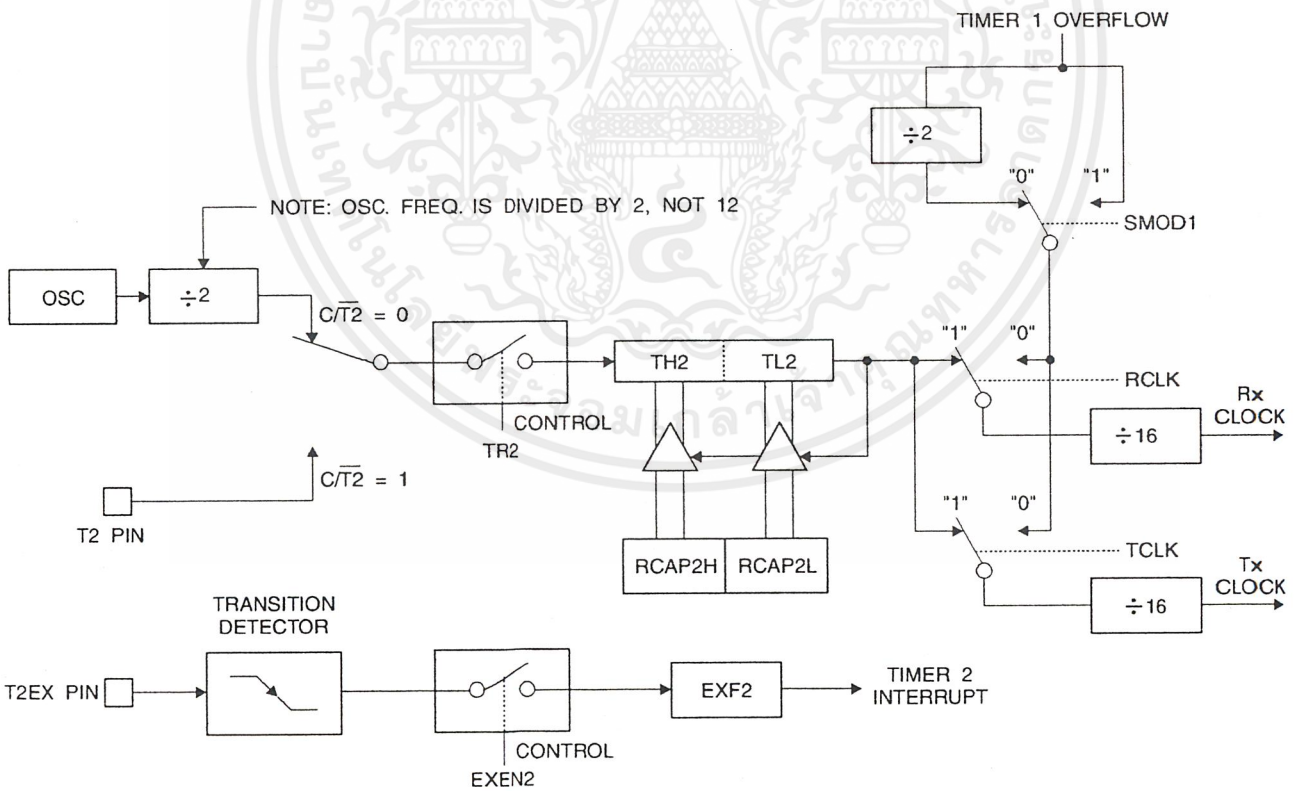


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($C/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

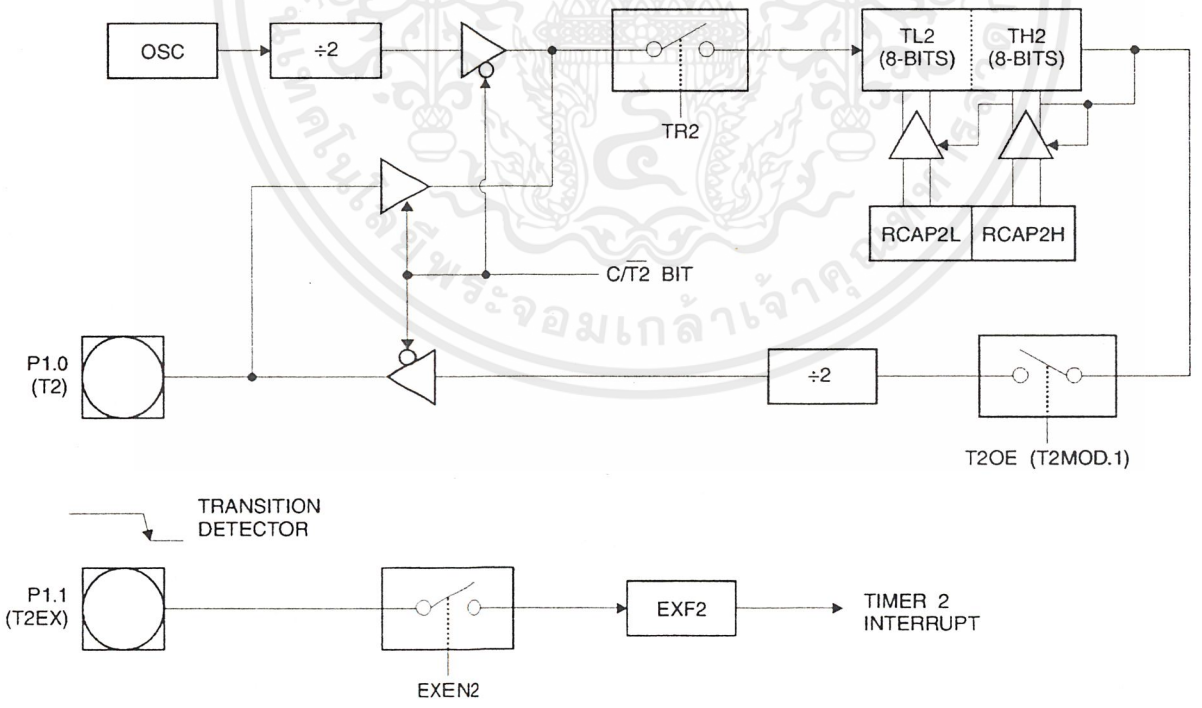
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 5. Timer 2 in Clock-out Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit C/$\overline{T2}$ (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Fequency}}{4 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

UART

The UART in the AT89C52 operates the same way as the UART in the AT89C51.

Interrupts

The AT89C52 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 6.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Table 5. Interrupt Enable (IE) Register

(MSB) (LSB)

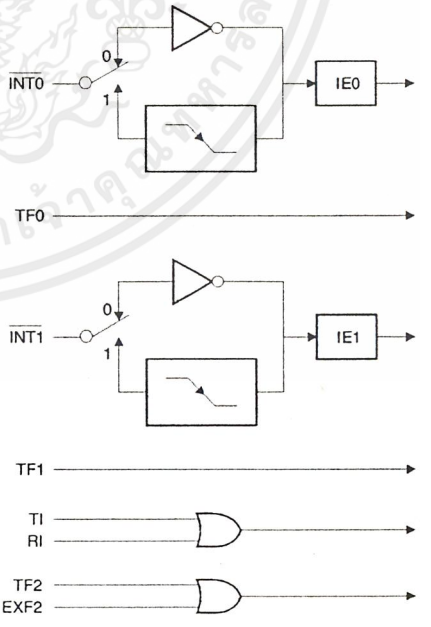
EA	–	ET2	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
–	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	Serial Port interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.
User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.		

Figure 6. Interrupt Sources



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 7. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 8. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

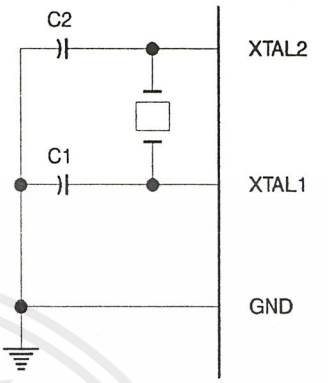
In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

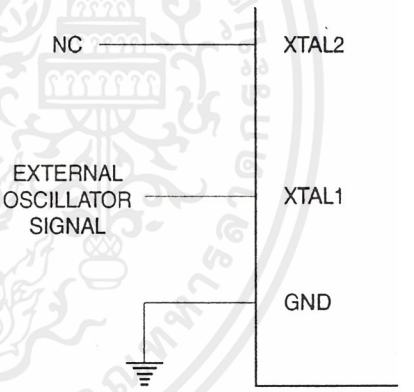
In the power-down mode, the oscillator is stopped, and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. The only exit from power-down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 7. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 8. External Clock Drive Configuration



Status of External Pins During Idle and Powe-down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Memory Lock Bits

The AT89C52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Lock Bit Protection Modes

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash memory is disabled.
3	P	P	U	Same as mode 2, but verify is also disabled.
4	P	P	P	Same as mode 3, but external execution is also disabled.

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{EA}$ must agree with the current logic level at that pin in order for the device to function properly.

Programming the Flash

The AT89C52 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The Low-voltage programming mode provides a convenient way to program the AT89C52 inside the user's system, while the high-voltage programming mode is compatible with conventional third-party Flash or EPROM programmers.

The AT89C52 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	V_{PP} = 12V	V_{PP} = 5V
Top-side Mark	AT89C52 xxxx yyww	AT89C52 xxxx - 5 yyww
Signature	(030H) = 1EH (031H) = 52H (032H) = FFH	(030H) = 1EH (031H) = 52H (032H) = 05H

The AT89C52 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Programming Algorithm Before programming the AT89C52, the address, data and control signals should be set up according to the Flash programming mode table and Figure 9 and Figure 10. To program the AT89C52, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise $\overline{EA}/V_{PP}$ to 12V for the high-voltage programming mode.
5. Pulse ALE/$\overline{PROG}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

$\overline{Data}$ Polling The AT89C52 features $\overline{Data}$ Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on PO.7. Once the write cycle has been completed, true $\overline{data}$ is valid on all outputs, and the next cycle may begin. $\overline{Data}$ Polling may begin any time after a write cycle has been initiated.

Ready/$\overline{Busy}$ The progress of byte programming can also be monitored by the RDY/$\overline{BSY}$ output signal. P3.4 is pulled low after ALE goes high during programming to indicate $\overline{BUSY}$. P3.4 is pulled high again when programming is done to indicate READY.

Program Verify If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The code array is written with all 1s. The chip erase operation must be executed before the code memory can be reprogrammed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reading the Signature Bytes The signature bytes are read by the same procedure as a normal verification of locations 030H, 031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

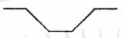
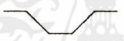
(030H) = 1EH indicates manufactured by Atmel
(031H) = 52H indicates 89C52
(032H) = FFH indicates 12V programming
(032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode		RST	$\overline{PSEN}$	ALE/$\overline{PROG}$	$\overline{EA}$/V_{PP}	P2.6	P2.7	P3.6	P3.7
Write Code Data		H	L		H/12V	L	H	H	H
Read Code Data		H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H	H
	Bit - 2	H	L		H/12V	H	H	L	L
	Bit - 3	H	L		H/12V	H	L	H	L
Chip Erase		H	L	(1)	H/12V	H	L	L	L
Read Signature Byte		H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10 ms $\overline{PROG}$ pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. Programming the Flash Memory

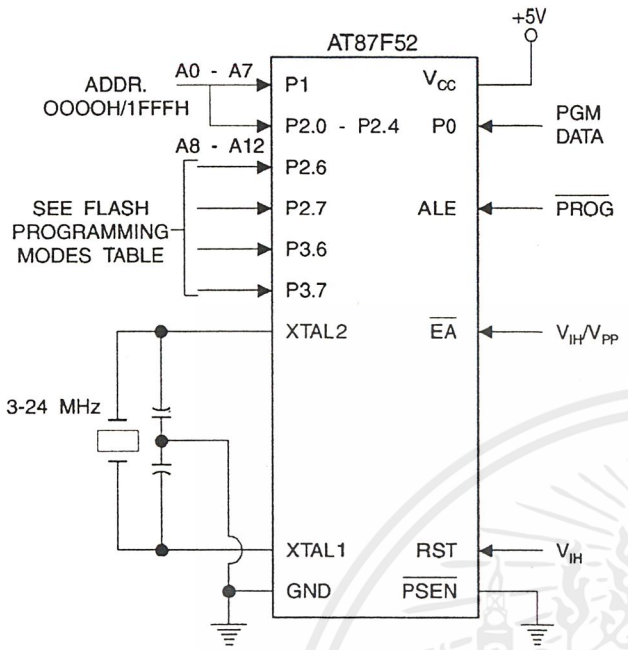
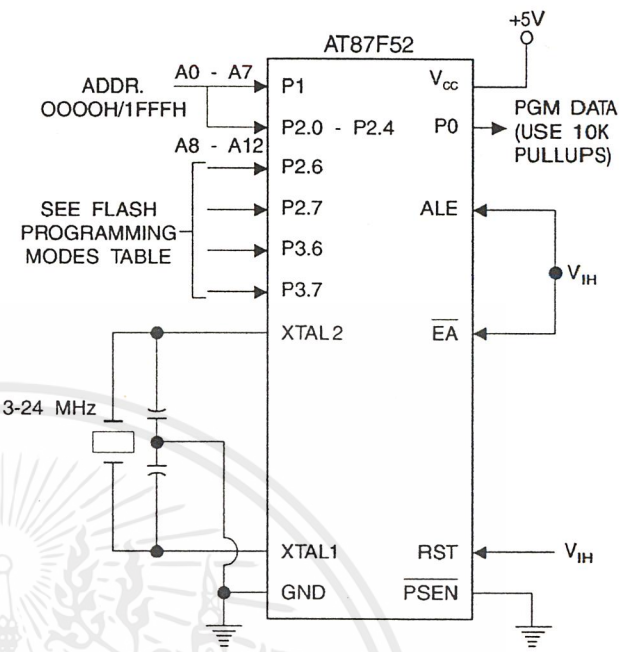


Figure 10. Verifying the Flash Memory



Flash Programming and Verification Characteristics

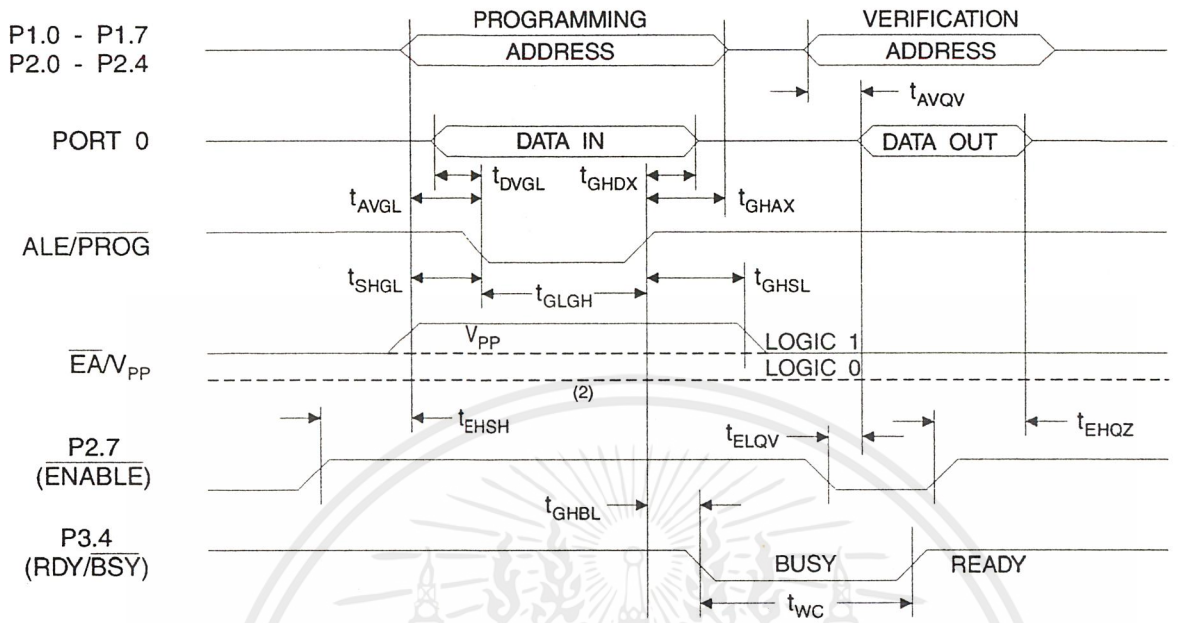
T_A = 0°C to 70°C, V_{CC} = 5.0 ± 10%

Symbol	Parameter	Min	Max	Units
V_{PP}(1)	Programming Enable Voltage	11.5	12.5	V
I_{PP}(1)	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GHSL}(1)	V_{PP} Hold after $\overline{PROG}$	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float after $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

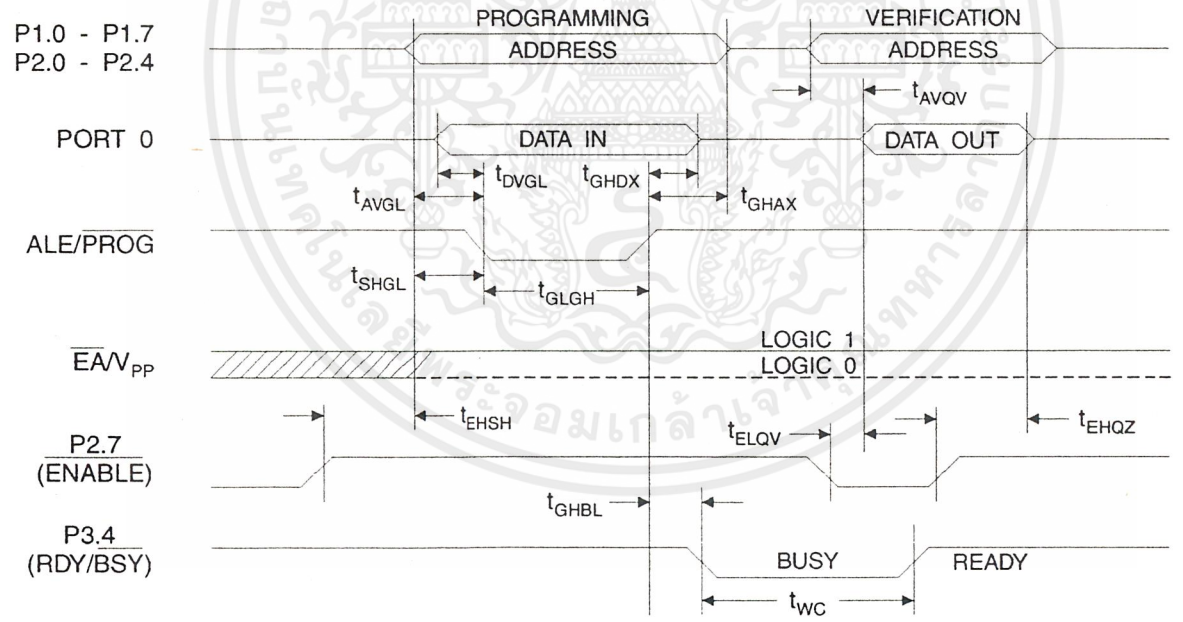
Note: 1. Only used in 12-volt programming mode.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms - High-voltage Mode (V_{PP}=12V)



Flash Programming and Verification Waveforms - Low-voltage Mode (V_{PP}=5V)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for T_A = -40°C to 85°C and V_{CC} = 5.0V ± 20%, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC}-0.1	V
V_{IL1}	Input Low-voltage ($\overline{EA}$)		-0.5	0.2 V_{CC}-0.3	V
V_{IH}	Input High-voltage	(Except XTAL1, RST)	0.2 V_{CC}+0.9	V_{CC}+0.5	V
V_{IH1}	Input High-voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC}+0.5	V
V_{OL}	Output Low-voltage[1] (Ports 1,2,3)	I_{OL} = 1.6 mA		0.45	V
V_{OL1}	Output Low-voltage[1] (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.45	V
V_{OH}	Output High-voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output High-voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, V_{CC} = 5V ± 10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pulldown Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode[1]	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

Notes:
1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
   Maximum I_{OL} per port pin: 10 mA
   Maximum I_{OL} per 8-bit port:
   Port 0: 26 mA Ports 1, 2, 3: 15 mA
   Maximum total I_{OL} for all output pins: 71 mA
   If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

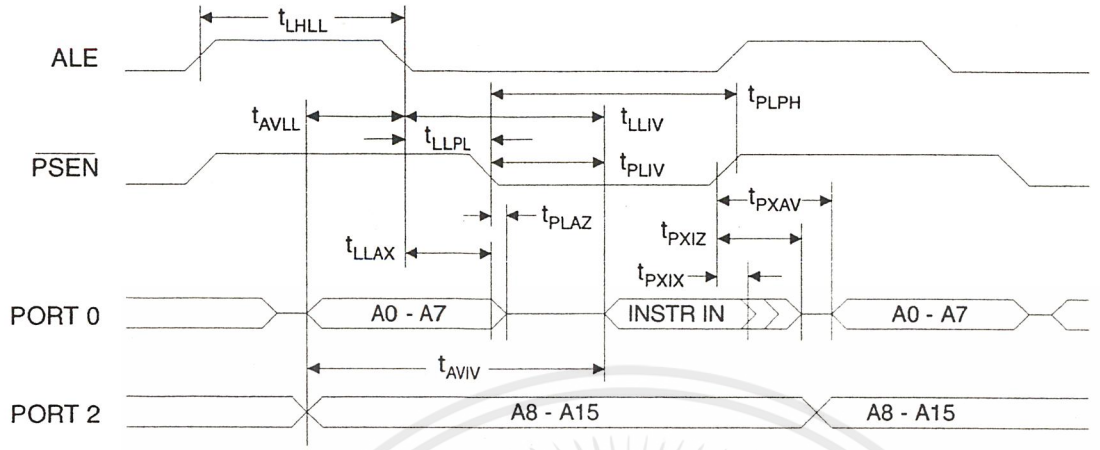
Under operating conditions, load capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

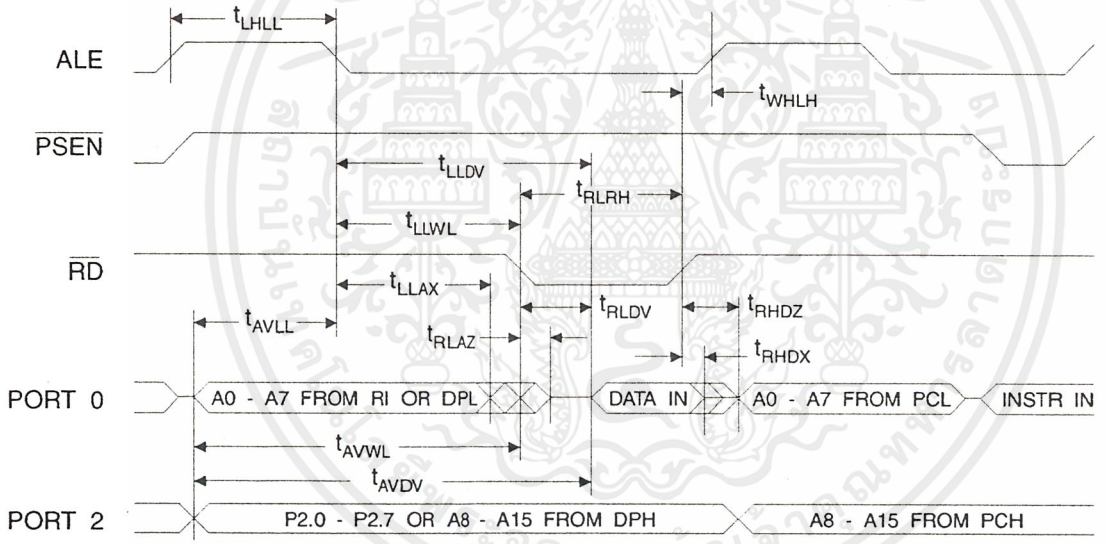
Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency			0	24	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{CLCL}$-40		ns
t_{AVLL}	Address Valid to ALE Low	43		t_{CLCL}-13		ns
t_{LLAX}	Address Hold After ALE Low	48		t_{CLCL}-20		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}$-65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	43		t_{CLCL}-13		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	205		$3t_{CLCL}$-20		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		145		$3t_{CLCL}$-45	ns
t_{PXIX}	Input Instruction Hold after $\overline{PSEN}$	0		0		ns
t_{PXIZ}	Input Instruction Float after $\overline{PSEN}$		59		t_{CLCL}-10	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	75		t_{CLCL}-8		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}$-55	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		252		$5t_{CLCL}$-90	ns
t_{RHDX}	Data Hold After $\overline{RD}$	0		0		ns
t_{RHDZ}	Data Float After $\overline{RD}$		97		$2t_{CLCL}$-28	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}$-150	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}$-165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	200	300	$3t_{CLCL}$-50	$3t_{CLCL}$+50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	203		$4t_{CLCL}$-75		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	23		t_{CLCL}-20		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	433		$7t_{CLCL}$-120		ns
t_{WHQX}	Data Hold After $\overline{WR}$	33		t_{CLCL}-20		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	43	123	t_{CLCL}-20	t_{CLCL}+25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

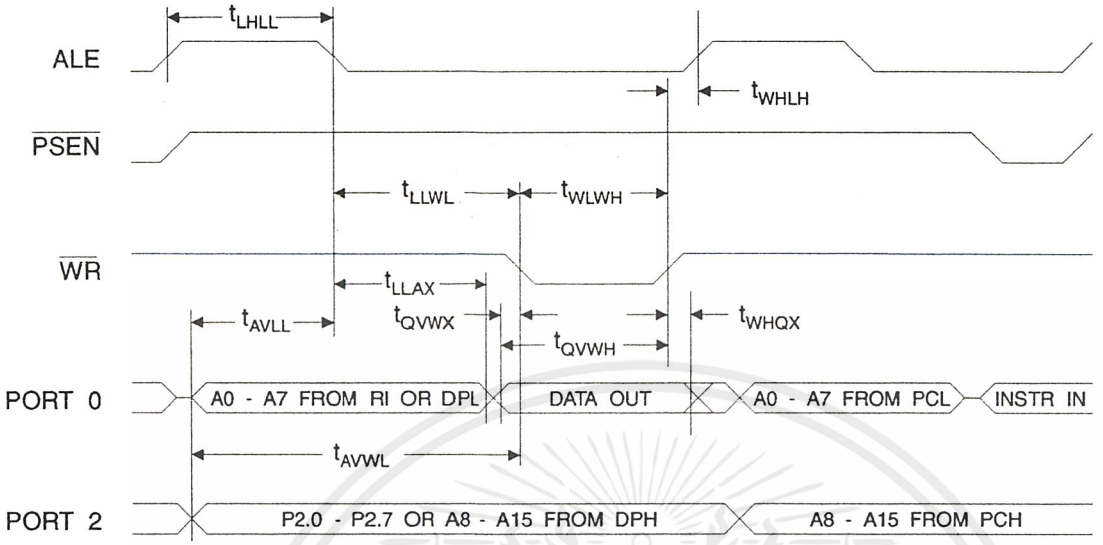


External Data Memory Read Cycle

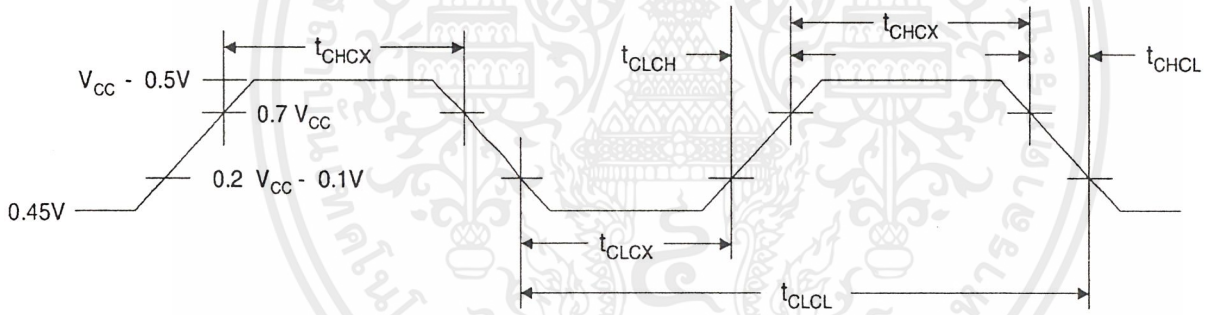


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

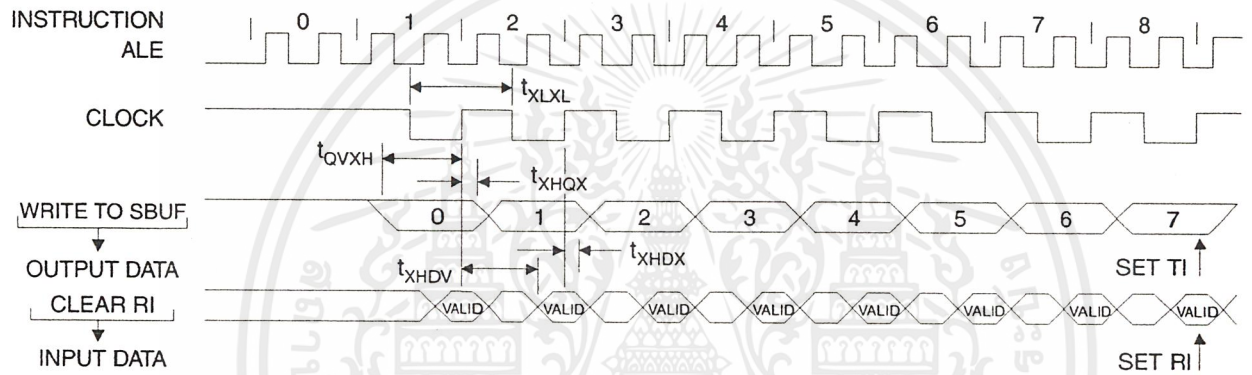
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

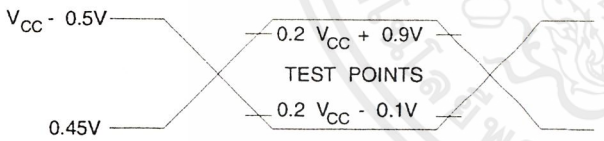
The values in this table are valid for V_{CC} = 5.0V ± 20% and Load Capacitance = 80 pF.

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$-133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$-117		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}$-133	ns

Shift Register Mode Timing Waveforms

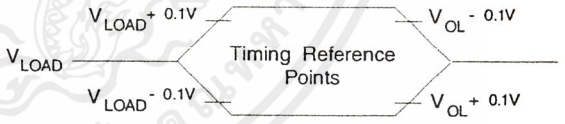


AC Testing Input/Output Waveforms[1]



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms[1]



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

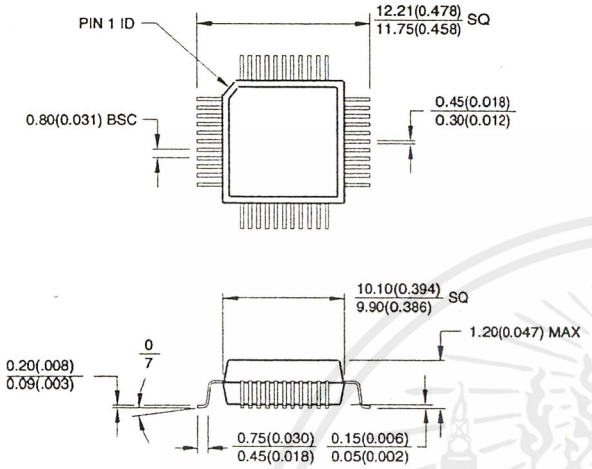
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C52-12AC AT89C52-12JC AT89C52-12PC AT89C52-12QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C52-12AI AT89C52-12JI AT89C52-12PI AT89C52-12QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
16	5V ± 20%	AT89C52-16AC AT89C52-16JC AT89C52-16PC AT89C52-16QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C52-16AI AT89C52-16JI AT89C52-16PI AT89C52-16QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
20	5V ± 20%	AT89C52-20AC AT89C52-20JC AT89C52-20PC AT89C52-20QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C52-20AI AT89C52-20JI AT89C52-20PI AT89C52-20QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
24	5V ± 20%	AT89C52-24AC AT89C52-24JC AT89C52-24PC AT89C52-24QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89C52-24AI AT89C52-24JI AT89C52-24PI AT89C52-24QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

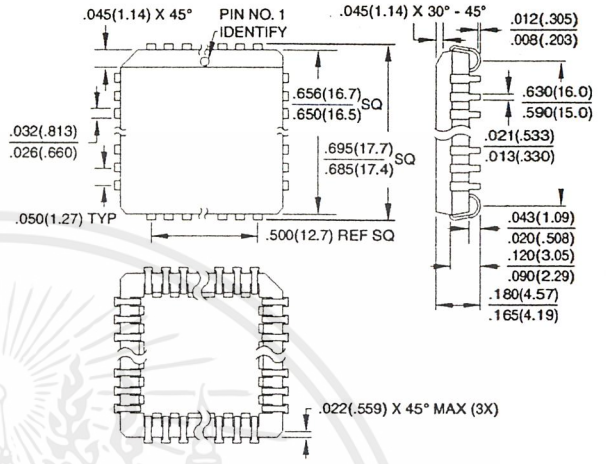
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-026 ACB

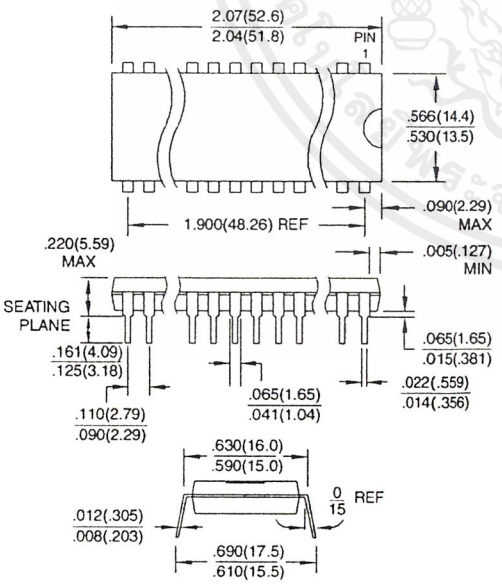


44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-018 AC

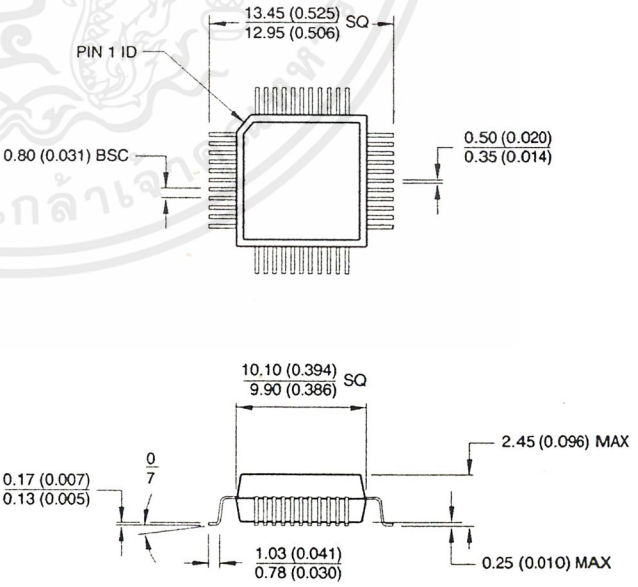


Controlling dimension: millimeters

40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Dimensions in Inches and (Millimeters)



44Q, 44-lead, Plastic Quad Flat Package (PQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel U.K., Ltd.
Coliseum Business Centre
Riverside Way
Camberley, Surrey GU15 3YL
England
TEL (44) 1276-686-677
FAX (44) 1276-686-697

Asia
Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Fax-on-Demand
North America:
1-(800) 292-8635
International:
1-(408) 441-0732

e-mail
literature@atmel.com

Web Site
http://www.atmel.com

BBS
1-(408) 436-4309

© Atmel Corporation 1999.
Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.

Printed on recycled paper.

0313H–02/00/xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Register (SFR)

Symbol	Name	Address
*ACC	Accumulator	0E0H
*B	B Register	0F0H
*PSW	Program Status Word	0D0H
SP	Stack Pointer	81H
DPTR	Data Pointer 2 Bytes	
DPL	Low Byte	82H
DPH	High Byte	83H
*P0	Port 0	80H
*P1	Port 1	90H
*P2	Port 2	0A0H
*P3	Port 3	0B0H
*IP	Interrupt Priority Control	0B8H
*IE	Interrupt Enable Control	0A8H
TMOD	Timer/Counter Mode Control	89H
*TCON	Timer/Counter Control	88H
*÷T2CON	Timer/Counter 2 Control	0C8H
TH0	Timer/Counter 0 High Byte	8CH
TL0	Timer/Counter 0 Low Byte	8AH
TH1	Timer/Counter 1 High Byte	8DH
TL1	Timer/Counter 1 Low Byte	8BH
+TH2	Timer/Counter 2 High Byte	0CDH
+TL2	Timer/Counter 2 Low Byte	0CCH
+RCAP2H	T/C 2 Capture Reg.High Byte	0CBH
+RCAP2L	T/C 2 Capture Reg.Low Byte	0CAH
*SCON	Serial Control	98H
SBUF	Serial Data Buffer	99H
PCON	Power Control	87H

*** = Bit addressable**

\+ = 8052 only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Byte	(MSB)							(LSB)	
7FH									
30H	Scratch Pad Area								
2FH	7F	7E	7D	7C	7B	7A	79	78	
2EH	77	76	75	74	73	72	71	70	
2DH	6F	6E	6D	6C	6B	6A	69	68	
2CH	67	66	65	64	63	62	61	60	
2BH	5F	5E	5D	5C	5B	5A	59	58	
2AH	57	56	55	54	53	52	51	50	
29H	4F	4E	4D	4C	4B	4A	49	48	
28H	47	46	45	44	43	42	41	40	
27H	3F	3E	3D	3C	3B	3A	39	38	
26H	37	36	35	34	33	32	31	30	
25H	2F	2E	2D	2C	2B	2A	29	28	
24H	27	26	25	24	23	22	21	20	
23H	1F	1E	1D	1C	1B	1A	19	18	
22H	17	16	15	14	13	12	11	10	
21H	0F	0E	0D	0C	0B	0A	09	08	
20H	07	06	05	04	03	02	01	00	
1FH	**R0-R7**								รีจิสเตอร์ แบงค์ 3
18H									
17H	**R0-R7**								รีจิสเตอร์ แบงค์ 2
10H									
0FH	**R0-R7**								รีจิสเตอร์ แบงค์ 1
08H									
07H	**R0-R7**								รีจิสเตอร์ แบงค์ 0
00H									

128 ไบต์ของ RAM ที่เข้าถึงข้อมูลแบบทางตรงและทางอ้อม ของ 89c52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Document Title

32Kx8 bit Low Power CMOS Static RAM

Revision History

Revision No	History	Draft Data	Remark
0.0	Initial draft	May 18, 1997	Design target
0.1	First revision - KM62256DL/DLI I_{SB1} = 100 → 50μA KM62256DL-L I_{SB1} = 20 → 10μA KM62256DLI-L I_{SB1} = 50 → 15μA - C_{IN} = 6 → 8pF, C_{IO} = 8 → 10pF - KM62256D-4/5/7 Family tOH = 5 → 10ns - KM62256DL/DLI I_{DR} = 50→30μA KM62256DL-L/DLI-L I_{DR} = 30 → 15μA	April 1, 1997	Preliminily
1.0	Finalize - Remove Icc write value - Improved operating current I_{CC2} = 70 → 60mA - Improved standby current KM62256DL/DLI I_{SB1} = 50 → 30μA KM62256DL-L I_{SB1} = 10 → 5μA KM62256DLI-L I_{SB1} = 15 → 5μA - Improved data retention current KM62256DL/DLI I_{DR} = 30 → 5μA KM62256DL-L/DLI-L I_{DR} = 15 → 3μA - Remove 45ns part from commercial product and 100ns part from industrial product. Replace test load 100pF to 50pF for 55ns part	November 11, 1997	Final

The attached datasheets are provided by SAMSUNG Electronics. SAMSUNG Electronics CO., LTD. reserves the right to change the specifications and products. SAMSUNG Electronics will answer to your questions about device. If you have any questions, please contact the SAMSUNG branch offices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

32Kx8 bit Low Power CMOS Static RAM

FEATURES

- Process Technology : TFT
- Organization : 32Kx8
- Power Supply Voltage : 4.5~5.5V
- Low Data Retention Voltage : 2V(Min)
- Three state output and TTL Compatible
- Package Type : 28-DIP-600B, 28-SOP-450
  28-TSOP1-0813.4 F/R

GENERAL DESCRIPTION

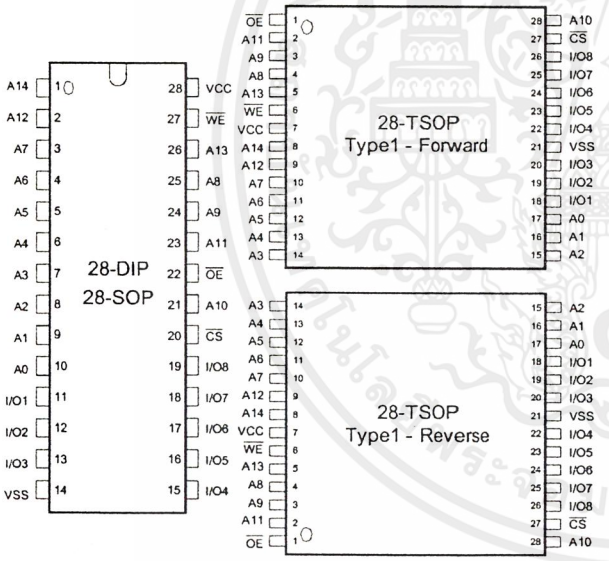
The KM62256D families are fabricated by SAMSUNG's advanced CMOS process technology. The families support various operating temperature ranges and have various package types for user flexibility of system design. The families also support low data retention voltage for battery back-up operation with low data retention current.

PRODUCT FAMILY

Product Family	Operating Temperature	Vcc Range	Speed	Power Dissipation		PKG Type
				Standby (I_{SB1}, Max)	Operating (I_{CC2}, Max)	
KM62256DL KM62256DL-L	Commercial (0~70°C)	4.5 to 5.5V	55[1]/70ns	30µA 5µA	60mA	28-DIP,28-SOP 28-TSOP1-F/R
KM62256DLI KM62256DLI-L	Industrial (-40~85°C)		70ns	30µA 5µA		28-SOP 28-TSOP1-F/R

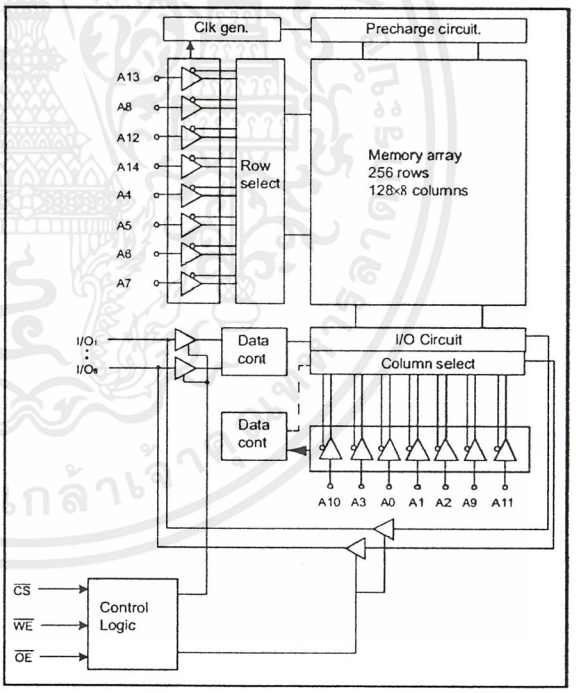
1. The parameter is tested with 50pF test load.

PIN DESCRIPTION



Pin Name	Function	Pin Name	Function
$\overline{CS}$	Chip Select Input	I/O_1~I/O_8	Data Inputs/Outputs
$\overline{OE}$	Output Enable Input	Vcc	Power
$\overline{WE}$	Write Enable Input	Vss	Ground
A_0~A_{14}	Address Inputs	NC	No connect

FUNCTIONAL BLOCK DIAGRAM



SAMSUNG ELECTRONICS CO., LTD. reserves the right to change products and specifications without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRODUCT LIST

Commercial Temperature Products(0~70°C)		Industrial Temperature Products(-40~85°C)	
Part Name	**Function**	**Part Name**	**Function**
KM62256DLP-5	28-DIP, 55ns, L-pwr	KM62256DLGI-7	28-SOP, 70ns, L-pwr
KM62256DLP-5L	28-DIP, 55ns, LL-pwr	KM62256DLGI-7L	28-SOP, 70ns, LL-pwr
KM62256DLP-7	28-DIP, 70ns, L-pwr	KM62256DLTGI-7	28-TSOP1 F, 70ns, L-pwr
KM62256DLP-7L	28-DIP, 70ns, LL-pwr	KM62256DLTGI-7L	28-TSOP1 F, 70ns, LL-pwr
KM62256DLG-5	28-SOP, 50ns, L-pwr	KM62256DLRGI-7	28-TSOP1 R, 70ns, L-pwr
KM62256DLG-5L	28-SOP, 50ns, LL-pwr	KM62256DLRGI-7L	28-TSOP1 R, 70ns, LL-pwr
KM62256DLG-7	28-SOP, 70ns, L-pwr		
KM62256DLG-7L	28-SOP, 70ns, LL-pwr		
KM62256DLTG-5	28-TSOP1 F, 55ns, L-pwr		
KM62256DLTG-5L	28-TSOP1 F, 55ns, LL-pwr		
KM62256DLTG-7	28-TSOP1 F, 70ns, L-pwr		
KM62256DLTG-7L	28-TSOP1 F, 70ns, LL-pwr		
KM62256DLRG-5	28-TSOP1 R, 55ns, L-pwr		
KM62256DLRG-5L	28-TSOP1 R, 55ns, LL-pwr		
KM62256DLRG-7	28-TSOP1 R, 70ns, L-pwr		
KM62256DLRG-7L	28-TSOP1 R, 70ns, LL-pwr		

FUNCTIONAL DESCRIPTION

$\overline{CS}$	$\overline{OE}$	$\overline{WE}$	I/O	Mode	Power
H	X[1]	X[1]	High-Z	Deselected	Standby
L	H	H	High-Z	Output Disabled	Active
L	L	H	Dout	Read	Active
L	X[1]	L	Din	Write	Active

1. X means don't care (Must be in high or low states)

ABSOLUTE MAXIMUM RATINGS[1]

Item	Symbol	Ratings	Unit	Remark
Voltage on any pin relative to Vss	V_{IN},V_{OUT}	-0.5 to 7.0	V	-
Voltage on Vcc supply relative to Vss	V_{CC}	-0.5 to 7.0	V	-
Power Dissipation	P_D	1.0	W	-
Storage temperature	T_{STG}	-65 to 150	°C	-
Operating Temperature	T_A	0 to 70	°C	KM62256DL
		-40 to 85	°C	KM62256DLI
Soldering temperature and time	T_{SOLDER}	260°C, 10sec (Lead Only)	-	-

1. Stresses greater than those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. Functional operation should be restricted to recommended operating condition. Exposure to absolute maximum rating conditions for extended periods may affect reliability.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECOMMENDED DC OPERATING CONDITIONS[1)]

Item	Symbol	Min	Typ	Max	Unit
Supply voltage	V_{CC}	4.5	5.0	5.5	V
Ground	V_{SS}	0	0	0	V
Input high voltage	V_{IH}	2.2	-	V_{CC}+0.5V[2)]	V
Input low voltage	V_{IL}	-0.5[3)]	-	0.8	V

Note:
1. Commercial Product : T_A=0 to 70°C, otherwise specified
   Industrial Product : T_A=-40 to 85°C, otherwise specified
2. Overshoot : V_{CC}+3.0V in case of pulse width≤30ns
3. Undershoot : -3.0V in case of pulse width≤30ns
4. Overshoot and undershoot are sampled, not 100% tested

CAPACITANCE[1)] (f=1MHz, T_A=25°C)

Item	Symbol	Test Condition	Min	Max	Unit
Input capacitance	C_{IN}	V_{IN}=0V	-	8	pF
Input/Output capacitance	C_{IO}	V_{IO}=0V	-	10	pF

1. Capacitance is sampled not, 100% tested

DC AND OPERATING CHARACTERISTICS

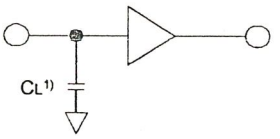
Item	Symbol	Test Conditions		Min	Typ	Max	Unit
Input leakage current	I_{LI}	V_{IN}=Vss to Vcc		-1	-	1	μA
Output leakage current	I_{LO}	$\overline{CS}$=V_{IH} or $\overline{OE}$=V_{IH} or $\overline{WE}$=V_{IL}, V_{IO}=Vss to Vcc		-1	-	1	μA
Operating power supply current	I_{CC}	I_{IO}=0mA, $\overline{CS}$=V_{IL}, V_{IN}=V_{IH} or V_{IL}, Read		-	5	10	mA
Average operating current	I_{CC1}	Cycle time=1μs, 100% duty, I_{IO}=0mA $\overline{CS}$≤0.2V, V_{IN}≤0.2V, V_{IN}≥Vcc -0.2V	Read	-	2	5	mA
			Write		-	20	
	I_{CC2}	Cycle time=Min,100% duty, I_{IO}=0mA, $\overline{CS}$=V_{IL}, V_{IN}=V_{IH} or V_{IL}		-	45	60	mA
Output low voltage	V_{OL}	I_{OL}=2.1mA		-	-	0.4	V
Output high voltage	V_{OH}	I_{OH}=-1.0mA		2.4	-	-	V
Standby Current(TTL)	I_{SB}	$\overline{CS}$=V_{IH}, Other inputs=V_{IH} or V_{IL}		-	-	1	mA
Standby Current (CMOS)	I_{SB1}	$\overline{CS}$≥Vcc-0.2V, Other inputs=0~Vcc	Low Power	-	1	30	μA
			Low Low Power	-	0.2	5	μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC OPERATING CONDITIONS

TEST CONDITIONS (Test Load and Test Input/Output Reference)

Input pulse level : 0.8 to 2.4V
Input rising and falling time : 5ns
Input and output reference voltage : 1.5V
Output load (See right) : C_L=100pF+1TTL
C_L=50pF+1TTL



1. Including scope and jig capacitance

AC CHARACTERISTICS (Vcc=4.5~5.5V, KM62256D Family:T_A=0 to 70°C, KM62256DI Family:T_A=-40 to 85°C)

Parameter List		Symbol	Speed Bins				Units
			55[1]ns		70ns		
			Min	Max	Min	Max	
Read	Read cycle time	t_{RC}	55	-	70	-	ns
	Address access time	t_{AA}	-	55	-	70	ns
	Chip select to output	t_{CO}	-	55	-	70	ns
	Output enable to valid output	t_{OE}	-	25	-	35	ns
	Chip select to low-Z output	t_{LZ}	10	-	10	-	ns
	Output enable to low-Z output	t_{OLZ}	5	-	5	-	ns
	Chip disable to high-Z output	t_{HZ}	0	20	0	30	ns
	Output disable to high-Z output	t_{OHZ}	0	20	0	30	ns
	Output hold from address change	t_{OH}	10	-	10	-	ns
Write	Write cycle time	t_{WC}	55	-	70	-	ns
	Chip select to end of write	t_{CW}	45	-	60	-	ns
	Address set-up time	t_{AS}	0	-	0	-	ns
	Address valid to end of write	t_{AW}	45	-	60	-	ns
	Write pulse width	t_{WP}	40	-	50	-	ns
	Write recovery time	t_{WR}	0	-	0	-	ns
	Write to output high-Z	t_{WHZ}	0	20	0	25	ns
	Data to write time overlap	t_{DW}	25	-	30	-	ns
	Data hold from write time	t_{DH}	0	-	0	-	ns
	End write to output low-Z	t_{OW}	5	-	5	-	ns

1. The parameter is tested with 50pF test load.

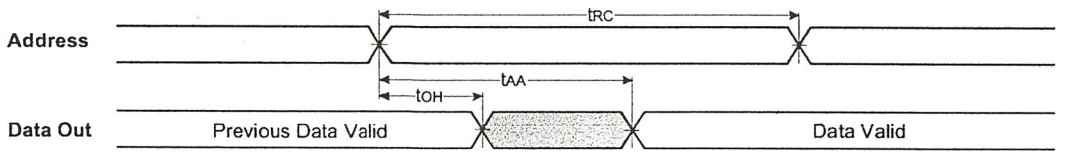
DATA RETENTION CHARACTERISTICS

Item	Symbol	Test Condition		Min	Typ	Max	Unit
Vcc for data retention	V_{DR}	$\overline{CS}$≥Vcc-0.2V		2.0	-	5.5	V
Data retention current	I_{DR}	Vcc=3.0V, $\overline{CS}$≥Vcc-0.2V	L-Ver	-	1	15	µA
			LL-Ver	-	0.2	3	
Data retention set-up time	t_{SDR}	See data retention waveform		0	-	-	ms
Recovery time	t_{RDR}			5	-	-	

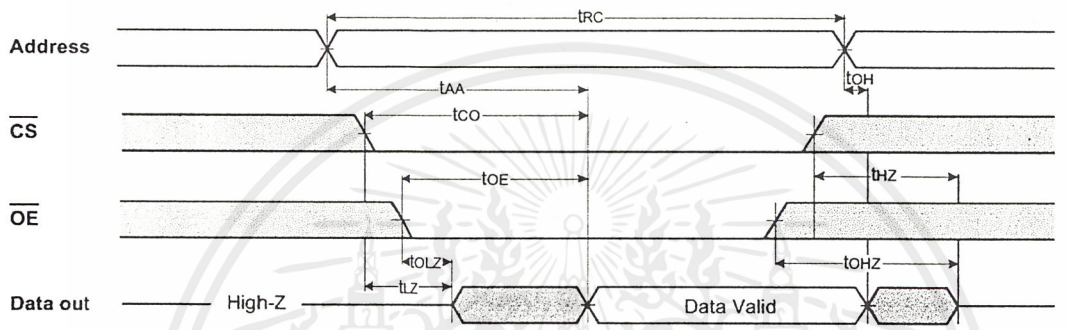
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMMING DIAGRAMS

TIMING WAVEFORM OF READ CYCLE(1) (Address Controlled, $\overline{CS}$=$\overline{OE}$=V_{IL}, $\overline{WE}$=V_{IH})



TIMING WAVEFORM OF READ CYCLE(2) ($\overline{WE}$=V_{IH})

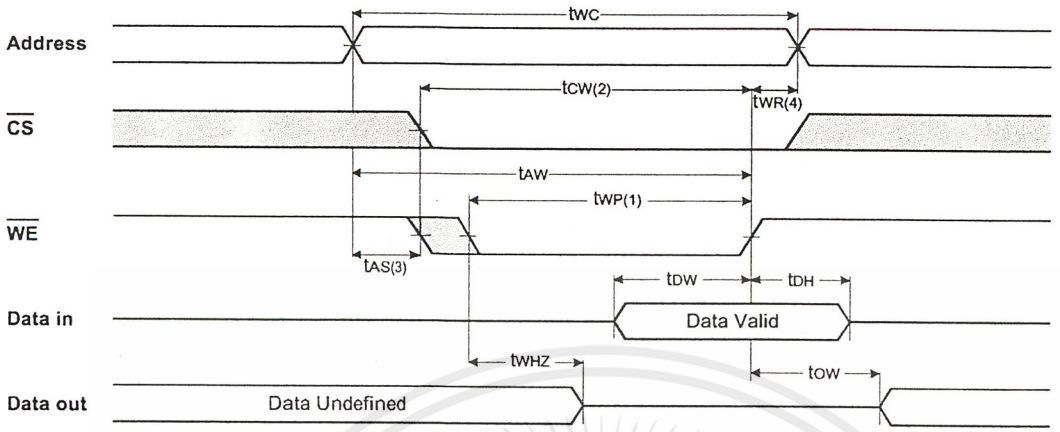


NOTES (READ CYCLE)

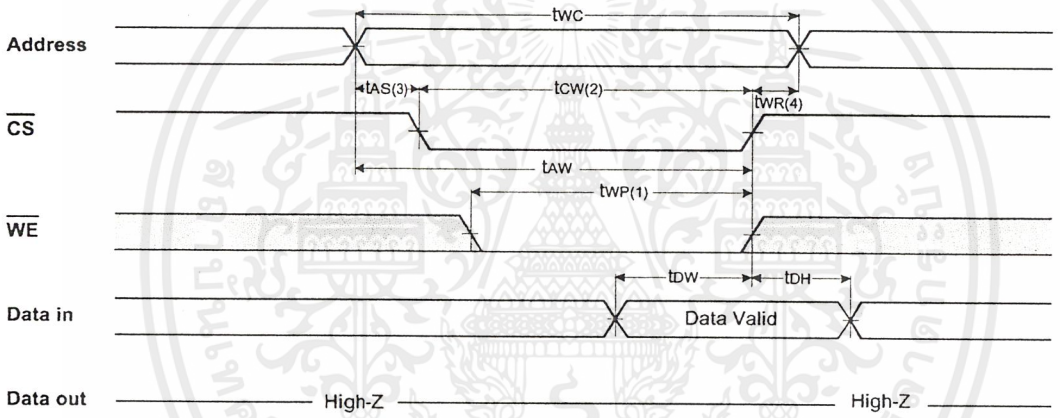
1. t_{HZ} and t_{OHZ} are defined as the time at which the outputs achieve the open circuit conditions and are not referenced to output voltage levels.
2. At any given temperature and voltage condition, t_{HZ}(Max.) is less than t_{LZ}(Min.) both for a given device and from device to device interconnection.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING WAVEFORM OF WRITE CYCLE(1) (WE Controlled)



TIMING WAVEFORM OF WRITE CYCLE(2) (CS Controlled)

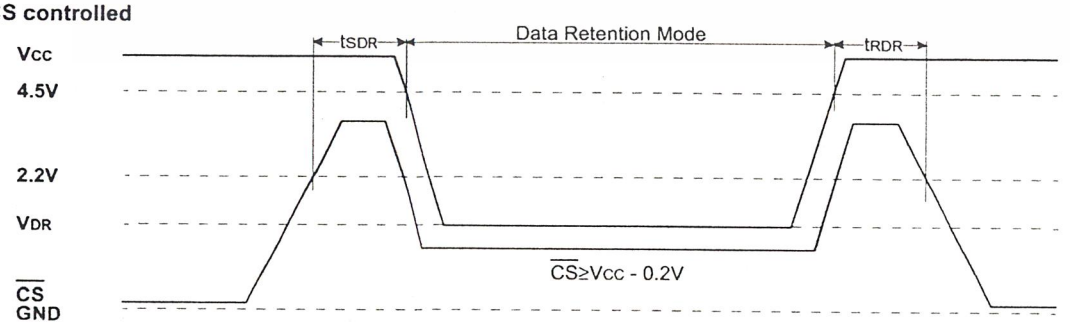


NOTES (WRITE CYCLE)

1. A write occurs during the overlap of a low CS and a low WE. A write begins at the latest transition among CS going Low and WE going low : A write end at the earliest transition among CS going high and WE going high, t_{WP} is measured from the begining of write to the end of write.
2. t_{CW} is measured from the CS going low to end of write.
3. t_{AS} is measured from the address valid to the beginning of write.
4. t_{WR} is measured from the end of write to the address change. t_{WR} applied in case a write ends as CS or WE going high.

DATA RETENTION WAVE FORM

CS controlled

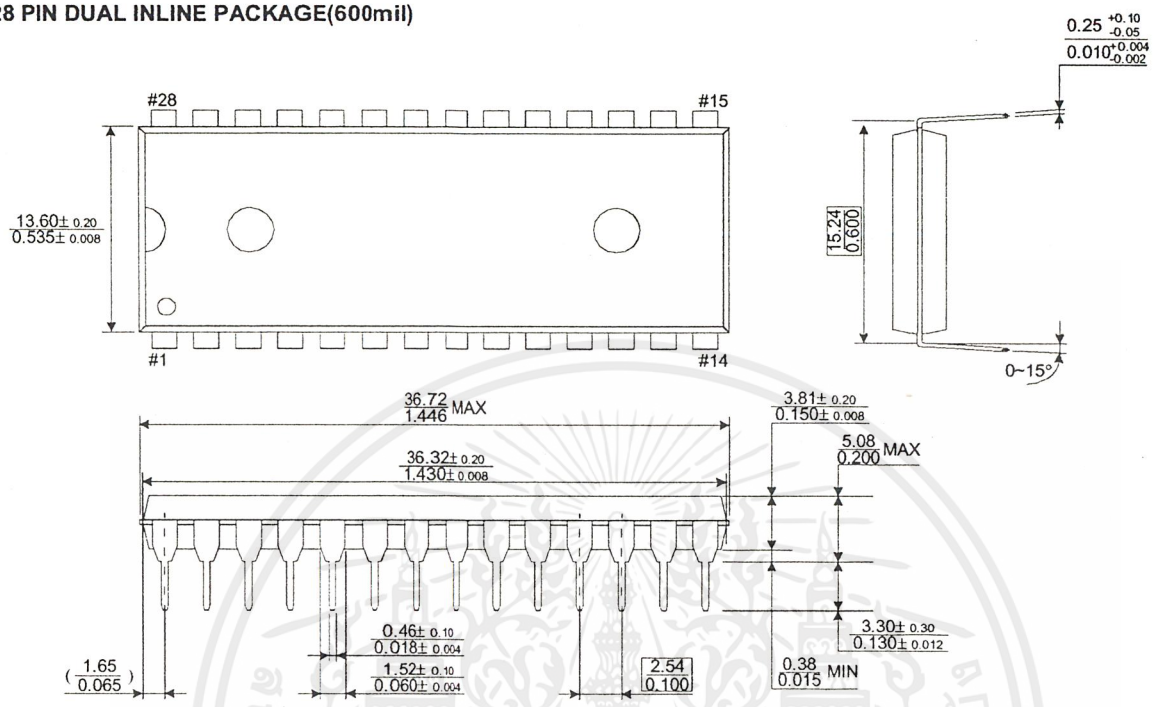


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

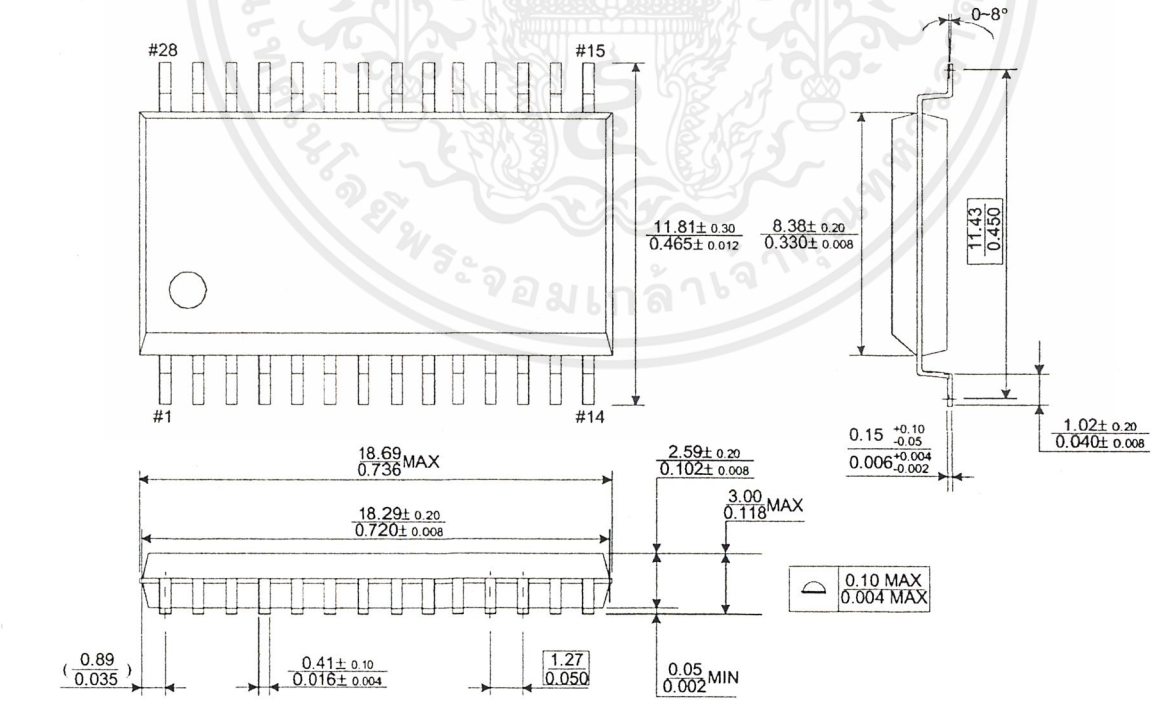
PACKAGE DIMENSIONS

Units: millimeter(inch)

28 PIN DUAL INLINE PACKAGE(600mil)



28 PIN PLASTIC SMALL OUTLINE PACKAGE(450mil)

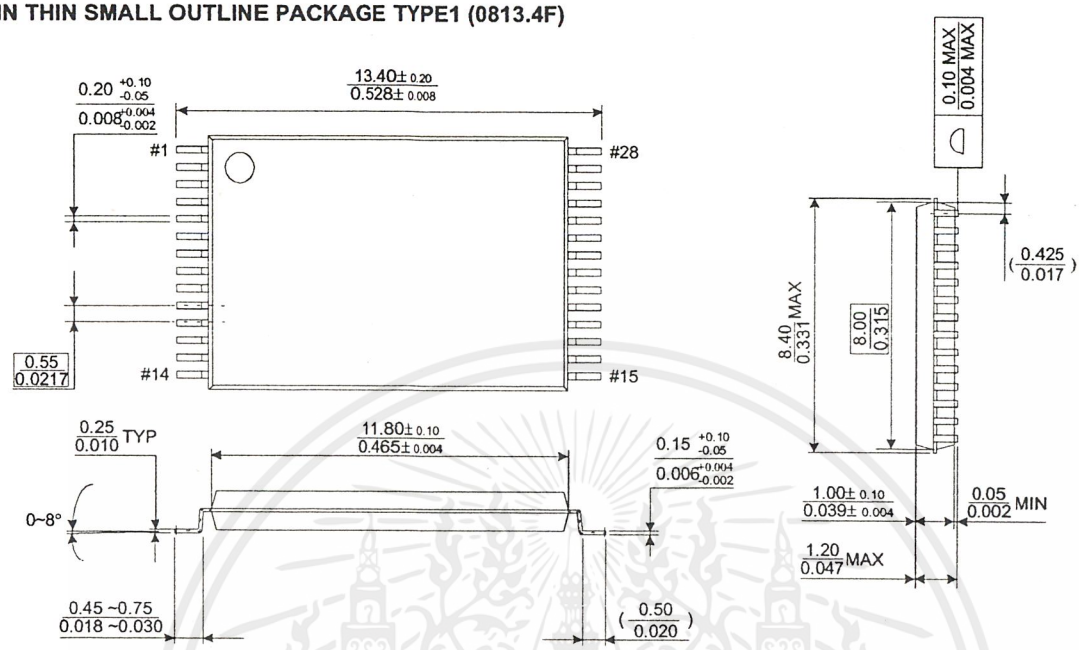


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

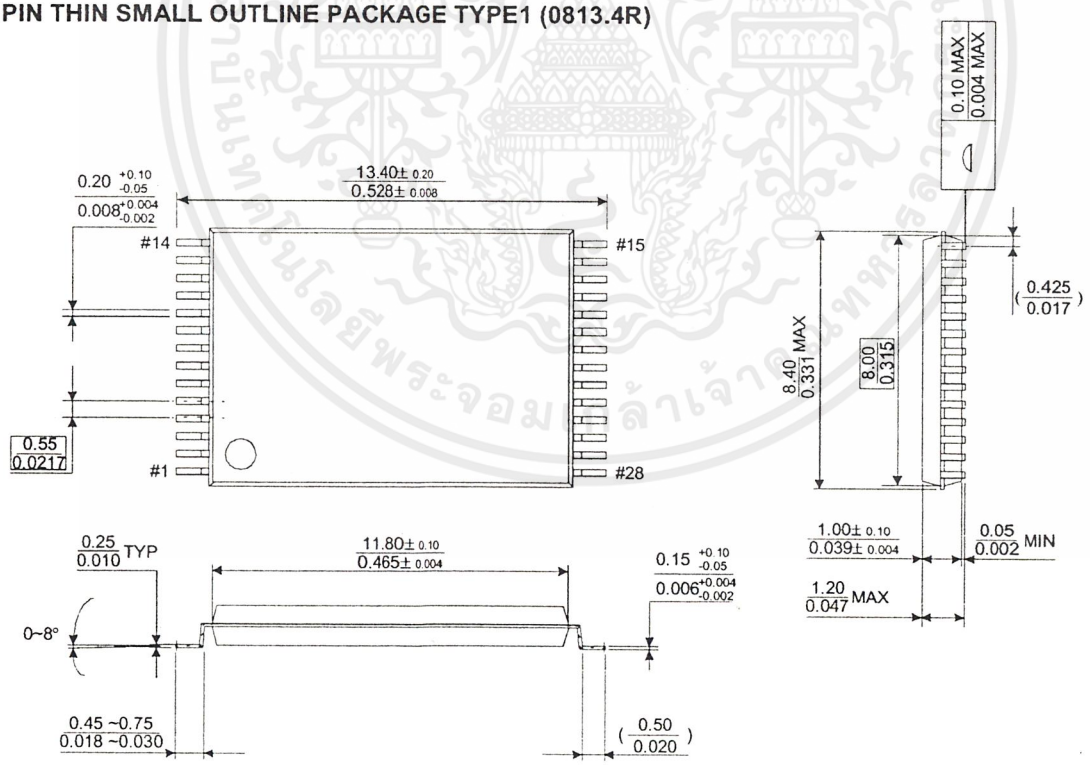
PACKAGE DIMENSIONS

Units: millimeter(inch)

28 PIN THIN SMALL OUTLINE PACKAGE TYPE1 (0813.4F)



28 PIN THIN SMALL OUTLINE PACKAGE TYPE1 (0813.4R)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DALLAS SEMICONDUCTOR

DS1307
64 X 8 Serial Real Time Clock

www.dalsemi.com

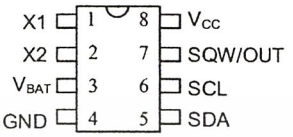
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 56 byte nonvolatile RAM for data storage
- 2-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500 nA in battery backup mode with oscillator running
- Optional industrial temperature range -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Recognized by Underwriters Laboratory

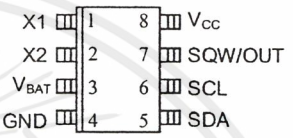
ORDERING INFORMATION

DS1307	8-Pin DIP
DS1307Z	8-Pin SOIC (150 mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

PIN ASSIGNMENT



DS1307 8-Pin DIP (300 mil)



DS1307Z 8-Pin SOIC (150 mil)

PIN DESCRIPTION

V_{CC}	- Primary Power Supply
X1, X2	- 32.768 kHz Crystal Connection
V_{BAT}	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square wave/Output Driver

DESCRIPTION

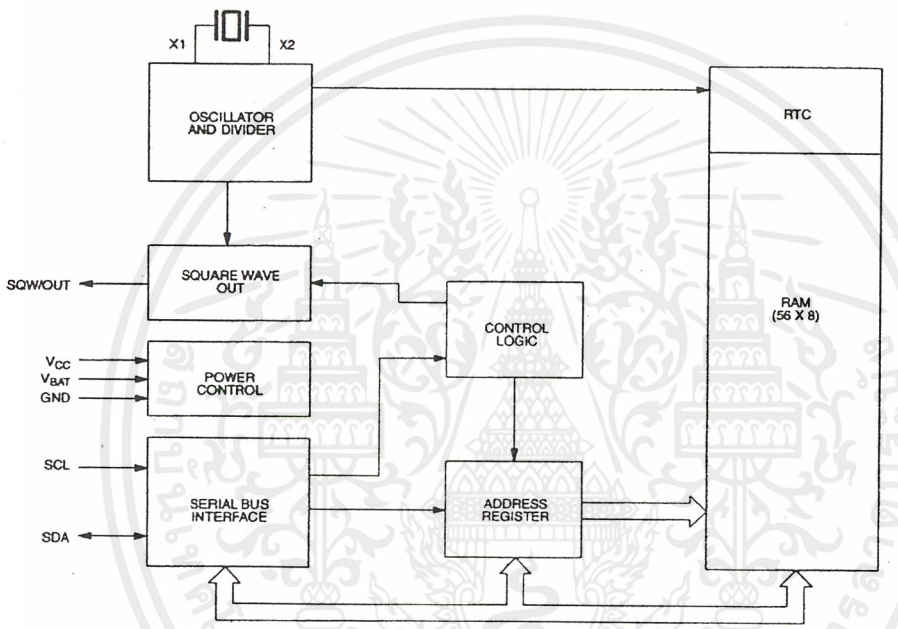
The DS1307 Serial Real Time Clock is a low power, full BCD clock/calendar plus 56 bytes of nonvolatile SRAM. Address and data are transferred serially via a 2-wire bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit which detects power failures and automatically switches to the battery supply.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When V_{CC} falls below 1.25 x V_{BAT} the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When V_{CC} falls below V_{BAT} the device switches into a low current battery backup mode. Upon power up, the device switches from battery to V_{CC} when V_{CC} is greater than V_{BAT} +0.2V and recognizes inputs when V_{CC} is greater than 1.25 x V_{BAT}. The block diagram in Figure 1 shows the main elements of the Serial Real Time Clock.

DS1307 BLOCK DIAGRAM Figure 1



SIGNAL DESCRIPTIONS

V_{CC}, GND - DC power is provided to the device on these pins. V_{CC} is the +5 volt input. When 5 volts is applied within normal limits, the device is fully accessible and data can be written and read. When a 3-volt battery is connected to the device and V_{CC} is below 1.25 x V_{BAT}, reads and writes are inhibited. However, the Timekeeping function continues unaffected by the lower input voltage. As V_{CC} falls below V_{BAT} the RAM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at V_{BAT}.

V_{BAT} - Battery input for any standard 3-volt lithium cell or other energy source. Battery voltage must be held between 2.0 and 3.5 volts for proper operation. The nominal write protect trip point voltage at which access to the real time clock and user RAM is denied is set by the internal circuitry as 1.25 x V_{BAT} nominal. A lithium battery with 48 mAhr or greater will back up the DS1307 for more than 10 years in the absence of power at 25 degrees C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL (Serial Clock Input) - SCL is used to synchronize data movement on the serial interface.

SDA (Serial Data Input/Output) - SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

SQW/OUT (Square Wave/ Output Driver) - When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1 Hz, 4 kHz, 8 kHz, 32 kHz). The SQW/OUT pin is open drain which requires an external pullup resistor. SQW/OUT will operate with either Vcc or Vbat applied.

X1, X2 - Connections for a standard 32.768 kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5 pF.

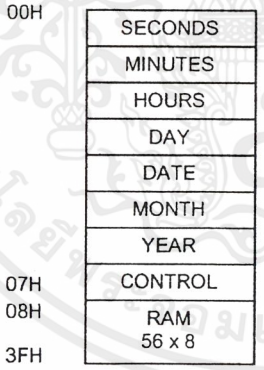
For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks." The DS1307 can also be driven by an external 32.768 kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

Please review Application Note 95, "Interfacing the DS1307 with a 8051-Compatible Microcontroller" for additional information.

RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The real time clock registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

DS1307 ADDRESS MAP Figure 2



CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The real time clock registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the Binary-Coded Decimal (BCD) format. Bit 7 of Register 0 is the Clock Halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

Please note that the initial power on state of all registers is not defined. Therefore it is important to enable the oscillator (CH bit=0) during initial configuration.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

DS1307 TIMEKEEPER REGISTERS Figure 3

	BIT7							BIT0	
00H	CH	10 SECONDS			SECONDS				00–59
	X	10 MINUTES			MINUTES				00–59
	X	12/24	10 HR A/P	10 HR	HOURS				01–12 00–23
	X	X	X	X	X	DAY			1–7
	X	X	10 DATE		DATE				01–28/29 01–30 01–31
	X	X	X	10 MONTH	MONTH				01–12
	10 YEAR				YEAR				00–99
07H	OUT	X	X	SQWE	X	X	RS1	RS0	

CONTROL REGISTER

The DS1307 Control Register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	X	X	SQWE	X	X	RS1	RS0

OUT (Output control): This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE=0, the logic level on the SQW/OUT pin is 1 if OUT=1 and is 0 if OUT=0.

SQWE (Square Wave Enable): This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits.

RS (Rate Select): These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

SQUAREWAVE OUTPUT FREQUENCY Table 1

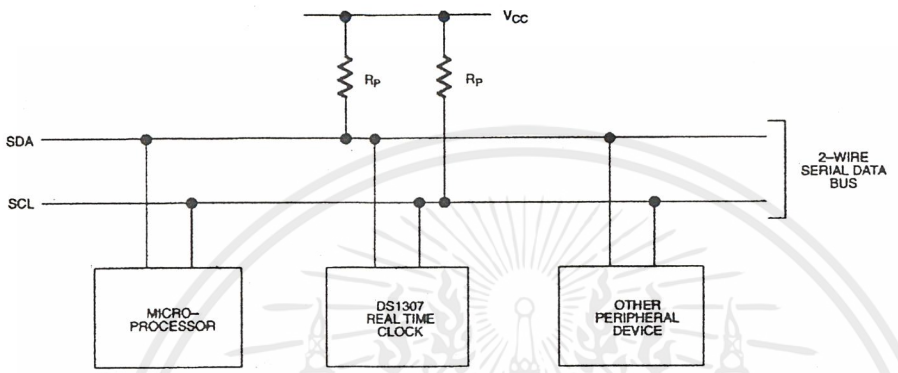
RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1 Hz
0	1	4.096 kHz
1	0	8.192 kHz
1	1	32.768 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2-WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device which generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is show in Figure 4.

TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

Bus not busy: Both data and clock lines remain HIGH.

Start data transfer: A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

Stop data transfer: A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

Data valid: The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

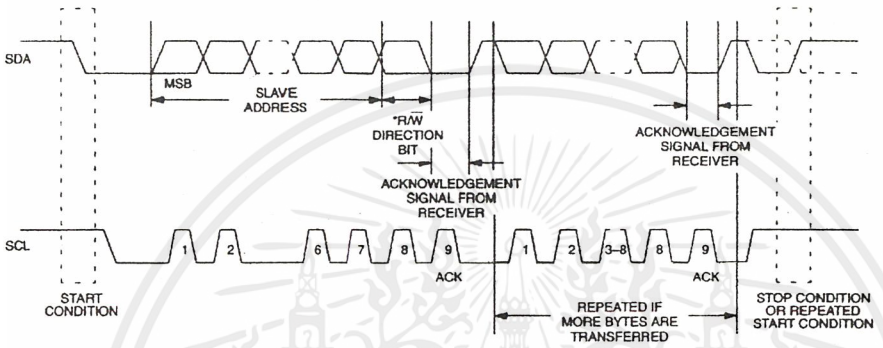
Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a ninth bit. Within the 2-wire bus specifications a regular mode (100 kHz clock rate) and a fast mode (400 kHz clock rate) are defined. The DS1307 operates in the regular mode (100 kHz) only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Acknowledge: Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the R/$\overline{W}$ bit, two types of data transfer are possible:

1. **Data transfer from a master transmitter to a slave receiver.** The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.

2. **Data transfer from a slave transmitter to a master receiver.** The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a 'not acknowledge' is returned.

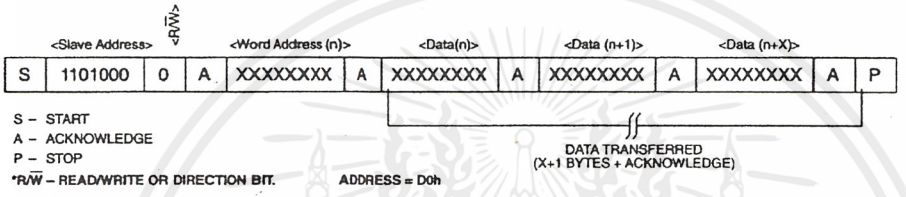
The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The DS1307 may operate in the following two modes:

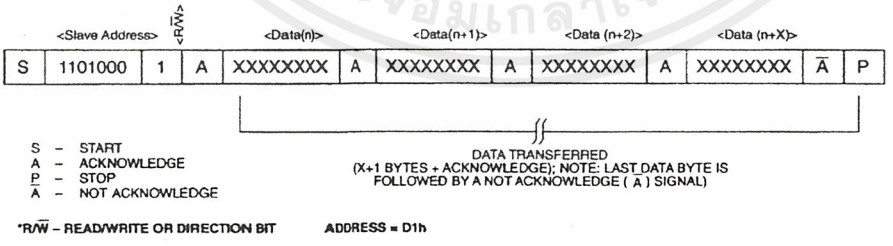
1. **Slave receiver mode (DS1307 write mode):** Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and *direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the *direction bit ($R/\overline{W}$) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307 This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

DATA WRITE - SLAVE RECEIVER MODE Figure 6



2. **Slave transmitter mode (DS1307 read mode):** The first byte is received and handled as in the slave receiver mode. However, in this mode, the *direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the *direction bit ($R/\overline{W}$) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a Not Acknowledge to end a read.

DATA READ - SLAVE TRANSMITTER MODE Figure 7



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Operating Temperature	0°C to 70°C (-40°C to 85°C for industrial)
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds DIP See JPC/JEDEC Standard J-STD-020A for Surface Mount Devices

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

(0°C to 70°C or -40°C to +85°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V_{CC}	4.5	5.0	5.5	V	1
Logic 1	V_{IH}	2.2		V_{CC}+0.3	V	1
Logic 0	V_{IL}	-0.3		+0.8	V	1
V_{BAT} Battery Voltage	V_{BAT}	2.0		3.5	V	1

DC ELECTRICAL CHARACTERISTICS

(0°C to 70°C or -40°C to +85°C; V_{CC}=4.5V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I_{LI}			1	µA	10
I/O Leakage	I_{LO}			1	µA	11
Logic 0 Output	V_{OL}			0.4	V	2
Active Supply Current	I_{CCA}			1.5	mA	9
Standby Current	I_{CCS}			200	µA	3
Battery Current (OSC ON); SQW/OUT OFF	I_{BAT1}		300	500	nA	4
Battery Current (OSC ON); SQW/OUT ON (32 kHz)	I_{BAT2}		480	800	nA	4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS

(0°C to 70°C or -40°C to +85°C; V_{CC}=4.5V to 5.5V)

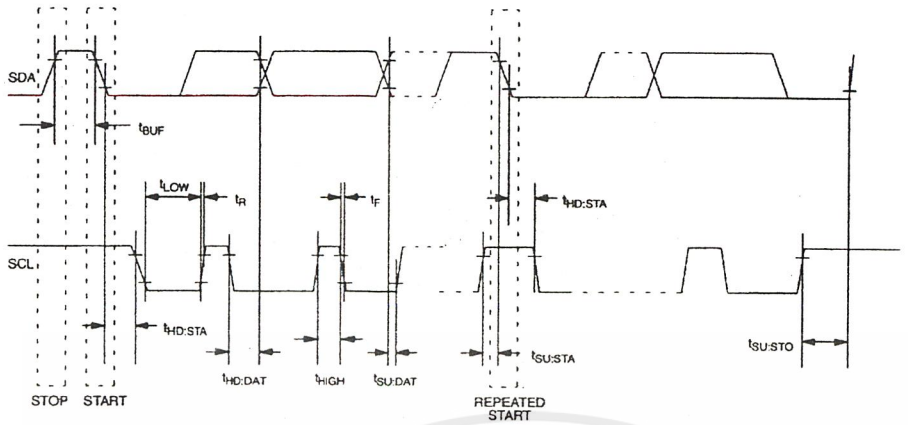
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	f_{SCL}	0		100	kHz	
Bus Free Time Between a STOP and START Condition	t_{BUF}	4.7			µs	
Hold Time (Repeated) START Condition	$t_{HD:STA}$	4.0			µs	5
LOW Period of SCL Clock	t_{LOW}	4.7			µs	
HIGH Period of SCL Clock	t_{HIGH}	4.0			µs	
Set-up Time for a Repeated START Condition	$t_{SU:STA}$	4.7			µs	
Data Hold Time	$t_{HD:DAT}$	0			µs	6, 7
Data Set-up Time	$t_{SU:DAT}$	250			ns	
Rise Time of Both SDA and SCL Signals	t_R			1000	ns	
Fall Time of Both SDA and SCL Signals	t_F			300	ns	
Set-up Time for STOP Condition	$t_{SU:STO}$	4.7			µs	
Capacitive Load for each Bus Line	C_B			400	pF	8
I/O Capacitance	$C_{I/O}$		10		pF	
Crystal Specified Load Capacitance			12.5		pF	

NOTES:

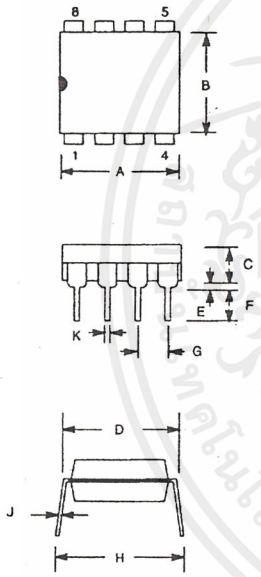
1. All voltages are referenced to ground.
2. Logic zero voltages are specified at a sink current of 5 mA at V_{CC}=4.5V, V_{OL}=GND for capacitive loads.
3. I_{CCS} specified with V_{CC}=5.0V and SDA, SCL=5.0V.
4. V_{CC}=0V, V_{BAT}=3V.
5. After this period, the first clock pulse is generated.
6. A device must internally provide a hold time of at least 300 ns for the SDA signal (referred to the V_{IHMIN} of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.
7. The maximum $t_{HD:DAT}$ has only to be met if the device does not stretch the LOW period (t_{LOW}) of the SCL signal.
8. C_B - total capacitance of one bus line in pF.
9. I_{CCA} - SCL clocking at max frequency = 100 kHz.
10. SCL only.
11. SDA and SQW/OUT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING DIAGRAM Figure 8



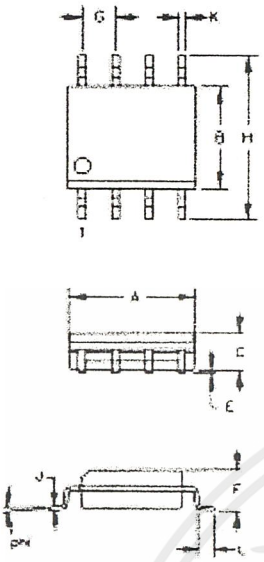
DS1307 64 X 8 SERIAL REAL TIME CLOCK
8-PIN DIP MECHANICAL DIMENSIONS



PKG	8-PIN	
DIM	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1307Z 64 X 8 SERIAL REAL TIME CLOCK
8-PIN SOIC (150-MIL) MECHANICAL DIMENSIONS



PKG	8-PIN (150 MIL)	
DIM	MIN	MAX
A IN.	0.188	0.196
MM	4.78	4.98
B IN.	0.150	0.158
MM	3.81	4.01
C IN.	0.048	0.062
MM	1.22	1.57
E IN.	0.004	0.010
MM	0.10	0.25
F IN.	0.053	0.069
MM	1.35	1.75
G IN.	0.050 BSC	
MM	1.27 BSC	
H IN.	0.230	0.244
MM	5.84	6.20
J IN.	0.007	0.011
MM	0.18	0.28
K IN.	0.012	0.020
MM	0.30	0.51
L IN.	0.016	0.050
MM	0.41	1.27
phi	0°	8°

56-G2008-001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้