

เครื่องถอดรหัสเอ็มเป็ก1 เลเยอร์3
MPEG-1 LAYER3 DECODER



โดย
ภัทรินทร์ ตีลาร์ศมี
วิไลลักษณ์ โภคะกุล

เลขหนังสือ.....
เลขทะเบียน..... 42634
วัน, เดือน, ปี- 5 ส.ค. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่จำกัดใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องถอดรหัสเอ็มเป็ก1 เลเยอร์3
MPEG-1 LAYER3 DECODER



ปริญญาานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาบัตรปีการศึกษา 2543

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

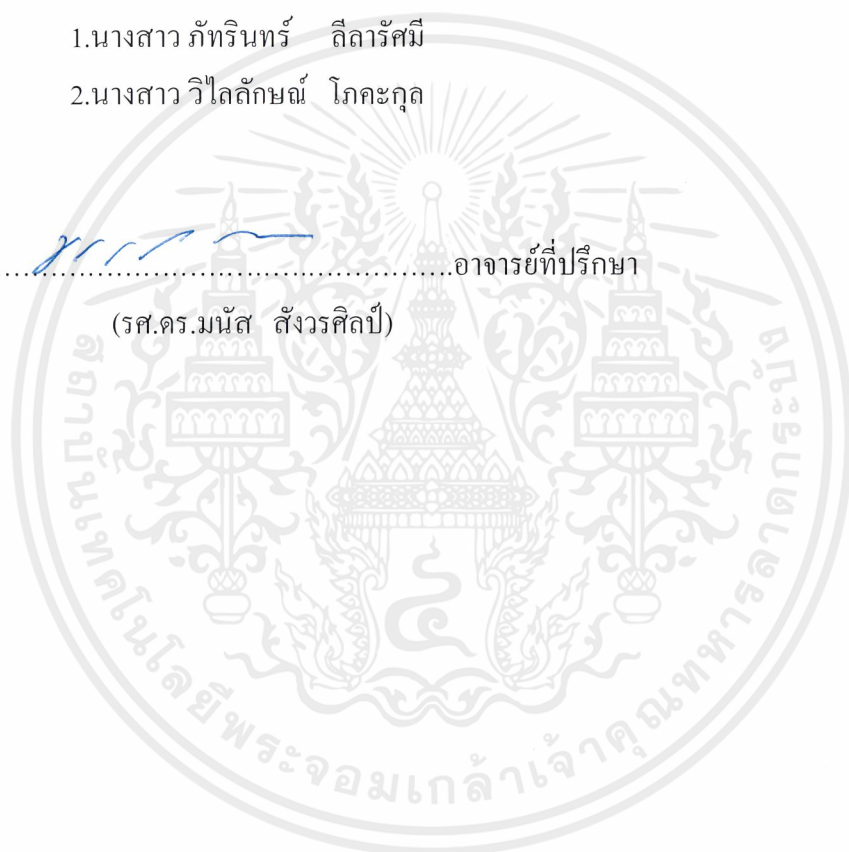
เรื่อง เครื่องถอดรหัสเอ็มเป็ก1 เลขอร์3

ผู้จัดทำ

1.นางสาว กัทรินทร์ ถิลารัมย์

2.นางสาว วิไลลักษณ์ โภคะกุล


.....อาจารย์ที่ปรึกษา
(รศ.ดร.มนัส สัจวรศิลป์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องถอดรหัสเอ็มเป็ก1 เลเยอร์3

MPEG-1 LAYER3 DECODER

1.นางสาว ภัทรินทร์ ทีลาร์ศรี

เลขประจำตัว 40010550

2.นางสาว วิไลลักษณ์ โกะกุล

เลขประจำตัว 40010742

โครงการนี้ได้ผ่านการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



(รศ.ดร.มนัส สังวรศิลป์)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องถอดรหัสเอ็มเป็ก 1 เลเยอร์ 3

ภัทรินทร์ ลีลารัมย์

วิไลลักษณ์ โภคะกุล

รศ.ดร.มนัส สัจวรศิลป์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2543

บทคัดย่อ

โครงการนี้เป็นการสร้างและพัฒนาเครื่องถอดรหัสเอ็มเป็ก 1 เลเยอร์ 3 ขนาดเล็กโดยใช้ไอซีชิปเดี่ยว (Single Chip) เบอร์ MAS 3507D เป็นตัวถอดรหัส MP3 และใช้ไอซีเบอร์ DAC 3550A เป็นตัวแปลงสัญญาณดิจิทัลที่ได้จากการถอดรหัสให้เป็นสัญญาณเสียงแบบอนาล็อก โดยมีไมโครคอนโทรลเลอร์ MCS-51 เป็นตัวควบคุมการทำงาน และใช้แผ่นสไมร์ทมิเดียเป็นสื่อในการเก็บไฟล์ข้อมูล MP3 ซึ่งข้อดีของสื่อชนิดนี้คือ ขนาดเล็ก น้ำหนักเบาสามารถพกพาได้สะดวก อีกทั้งไม่มีส่วนเคลื่อนไหวในขณะที่ทำงานและใช้พลังงานน้อย

MPEG-1 Layer 3 Decoder

Pattarin Leelarusmee

Wilailuk Pokakul

Assoc. Prof. Dr. Manas Sangworasilp Advisor

2000

ABSTRACT

This project is an implementation and development of the MPEG-1 Layer3 Decoder by using the single-chip MPEG layer2/3 audio decoder (MAS 3507D), digital to analog converter (DAC 3550A) and MCS-51 microcontroller. For the main storage media, this system uses the SmartMedia to record the MP3 file format. The gain of this media is how small in the size to be used as a portable player and importantly doesn't need any mechanical movement.

กิตติกรรมประกาศ

ขอขอบคุณ รศ.ดร. มนัส สังวรศิลป์ ที่ได้ให้ความดูแลเอาใจใส่ และคำปรึกษาแนะนำ รวมทั้งความรู้ ความสะดวก ในการทำงานเป็นอย่างดี และขอขอบคุณอาจารย์ทุกท่านที่ให้คำปรึกษาแนะนำ รวมทั้งพี่ๆทุกคนด้วย

น.ส. ภัทรินทร์ ลิลารัมย์

(นางสาว ภัทรินทร์ ลิลารัมย์)

น.ส. วิไลลักษณ์ โทคะกุล

(นางสาว วิไลลักษณ์ โทคะกุล)

ผู้จัดทำ

วันที่ 21 / 03 / 44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูปภาพ	VIII
สารบัญตาราง	XI
บทที่ 1 บทนำ	1
บทที่ 2 การบีบอัดข้อมูลเสียงแบบเอ็มเป็ก	2
2.1 บทนำ	2
2.2 หลักการพื้นฐานและการใช้งาน	2
2.3 การเข้ารหัสแบบเอ็มเป็กโดยทั่วไป	3
2.4 รูปแบบของข้อมูลเอ็มเป็ก (Formatting)	6
บทที่ 3 MAS 3507D	8
3.1 บทนำ	8
3.1.1 ลักษณะเด่นที่สำคัญ	8
3.2 การทำงานและรายละเอียดภายใน MAS 3507D	9
3.2.1 ตัวประมวลผลข้อมูลเชิงเลข (DSP)	9
3.2.2 เฟิร์มแวร์ (Firmware)	10
3.2.3 ความสามารถในการโหลดโปรแกรมภายนอก	10
3.2.4 การประมวลผลในด้านความถี่	11
3.2.5 การจัดสัญญาณนาฬิกา	12
3.2.6 การทำงานของส่วนจ่ายไฟ	12
3.2.7 การเชื่อมต่อ (Interface)	13
3.2.8 การเชื่อมต่อการควบคุม (Control Interface)	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 DAC 3550A	20
4.1 บทนำ	20
4.2 การทำงานและรายละเอียดของส่วนต่างๆ	22
4.2.1 การเชื่อมต่อ I ² S	22
4.2.2 อินเทอร์โพล์ชั้นพีเตอร์	23
4.2.3 วงจรกรองความถี่ต่ำผ่าน (Low pass filter)	23
4.2.4 ส่วนเลือกของสัญญาณและการมิกซ์สัญญาณ	23
4.2.5 โปสต์ฟิลเตอร์ออปแอมป์ (portfilter Op-Amps), และสายต่อ ออกภายนอก (line out)	24
4.2.6 การควบคุมระดับเสียง (Volume)	24
4.2.7 วงจรขยายสำหรับหูฟัง (Headphone Amplifier)	25
4.2.8 ระบบสัญญาณนาฬิกา	25
4.2.9 การเชื่อมต่อบัส I ² C	26
4.2.10 รีจิสเตอร์	27
บทที่ 5 สมาร์ทมีเดีย	28
5.1 บทนำ	28
5.2 ชนิดของหน่วยความจำในสมาร์ทมีเดีย	30
5.2.1 FLASH MEMORY	30
5.2.2 MASK ROM	31
5.3 รายละเอียดของรูปแบบทางฟิสิกส์ (Physical Format)	33
5.3.1 พื้นที่หน่วยความจำ	33
5.3.2 พื้นที่ที่ใช้เก็บ CIS/IDI	34
5.3.3 พื้นที่เก็บข้อมูล	36
5.4 การเซตแอดเดรส	37
5.5 โหมดการทำงาน	39
5.5.1 ตารางแสดงระดับลอจิกการทำงาน	39
5.5.2 คำสั่งที่ใช้ในการทำงาน	39
5.5.3 การอ่านสถานะการทำงาน	40
5.6 การเชื่อมต่อแผ่นสมาร์ทมีเดีย	40

5.6.1	การจัดเรียงขาของแผ่นสมาร์ทมีเดีย	40
5.6.2	การป้องกันการเขียน	44
5.6.3	สัญญาณ Ready / Busy	44
5.6.4	ไคอะแกรมเวลาของการอ่านและเขียนข้อมูล	44
5.6.5	การตรวจสอบ Bad Block	46
บทที่ 6	เครื่องถอดรหัสเอ็มเป็ก 1 เลเยอร์ 3	47
6.1	โครงสร้างฮาร์ดแวร์	47
6.1.1	หน้าที่การทำงานของแต่ละส่วน	47
6.1.1.1	ชุดถอดรหัสเอ็มเป็ก 3	47
6.1.1.2	ชุดควบคุมการทำงานของระบบ	47
6.1.1.3	ชุดเก็บข้อมูล	50
6.1.2	การเชื่อมต่อระหว่างแต่ละส่วน	50
6.1.2.1	การเชื่อมต่อระหว่างชุดควบคุมการอ่านข้อมูลกับชุดถอดรหัส	50
6.1.2.2	การเชื่อมต่อระหว่าง MAS 3507D กับ DAC 3550A	51
6.1.2.3	การเชื่อมต่อระหว่างชุดถอดรหัสกับแผ่นสมาร์ทมีเดีย	51
บทที่ 7	การทดลองและผลการทดลอง	55
7.1	การวัดสัญญาณอินพุทของ MAS 3507D	55
7.1.1	สัญญาณดีมานด์ (Demand) และสัญญาณอินพุท (Bit Stream)	55
7.2	การวัดสัญญาณเอาต์พุทของ MAS 3507D	55
7.2.1	สัญญาณนาฬิกาของข้อมูลเอาต์พุท (SOC) กับสัญญาณเฟรมของข้อมูลเอาต์พุท (SOI)	56
7.2.2	สัญญาณเฟรมของข้อมูลเอาต์พุท (SOI) กับ สัญญาณข้อมูลเอาต์พุท (SOD)	56
7.2.3	สัญญาณนาฬิกาของข้อมูลเอาต์พุท (SOC)กับ สัญญาณข้อมูลเอาต์พุท (SOD)	57
7.3	การวัดสัญญาณเอาต์พุทของ DAC 3550A	57
7.4	การวัดสัญญาณเอาต์พุทของ PIO ของ MAS 3507D	58
7.5	การวัดสัญญาณเสียงเอาต์พุทของ DAC 3550A	58

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.6 การทดลองความถูกต้องของการถอดรหัส	59
7.7 การทดลองเพื่อตรวจสอบ Bad Block ในแผ่นส്മาร์ทมีเดีย	64
7.8 การทดลองความถูกต้องของการถอดรหัสหลังจากตรวจสอบพบตำแหน่ง Bad Block ในแผ่นส്മาร์ทมีเดีย	64
บทที่ 8 สรุปและวิจารณ์ผลการทดลอง	66

บรรณานุกรม

ภาคผนวก



สารบัญรูป

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมของเครื่องถอดรหัส MP3	1
รูปที่ 2.1 กราฟเปรียบเทียบอัตราส่วนการบีบอัดเสียงของการเข้ารหัสเลเยอร์ต่างๆ เมื่อเทียบกับคุณ ภาพเสียงต้นแบบจากคอมแพ็คดิสก์(CD)	3
รูปที่ 2.2 ระดับความดังเสียงที่เริ่มได้ยินที่ความถี่ต่างๆ	4
รูปที่ 2.3 ผลของการปิดกั้นเสียง	4
รูปที่ 2.4 แสดงการปิดกั้นเสียงที่ไม่ได้ยินในย่านความถี่ย่อยหนึ่งๆของการเข้ารหัสเอ็มเป็ก	6
รูปที่ 2.5 แสดงรูปแบบข้อมูลเอ็มเป็ก เลเยอร์ 3	6
รูปที่ 2.6 แสดงบิตต่างๆในส่วนหัวข้อมูล	7
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของ MAS 3507D	9
รูปที่ 3.2 บล็อกไดอะแกรมของตัวถอดรหัส MPEG	10
รูปที่ 3.3 Timing Diagram ของ I ² S อินพุต	13
รูปที่ 3.4 Timing Diagram ของการเชื่อมต่อ SDO ในคโหมด 16 บิต/แซมเปิล	14
รูปที่ 3.5 Timing Diagram ของการเชื่อมต่อ SDO ในคโหมด 32 บิต/แซมเปิล	14
รูปที่ 3.6 โปรโตคอลของบัส I ² C ของ MAS 3507D	18
รูปที่ 4.1 แสดงบล็อกไดอะแกรม DAC 3550A	20
รูปที่ 4.2 แสดงการประยุกต์ใช้งานทั่วไป :เครื่องเล่น MP3	20
รูปที่ 4.3 แสดงบล็อกไดอะแกรม DAC 3550A	21
รูปที่ 4.4 I ² S โหมด 16 บิต	22
รูปที่ 4.5 I ² S โหมด 32 บิต	22
รูปที่ 4.6 การตอบสนองความถี่ของอินเทอร์โพเลชันไฟเตอร์ในช่วงความถี่ : 0-22 kHz	23
รูปที่ 4.7 แสดงเมทริกซ์การสวิตช์	24
รูปที่ 4.8 แสดงโพสที่ฟิลเตอร์ออปแอมป์ , ดีมพาซิส ออปแอมป์ และสายออก	24
รูปที่ 4.9 แสดงโปรโตคอลของบัส I ² C ในการเขียน	26
รูปที่ 5.1 แผ่นสมาร์ทมีเดีย	28
รูปที่ 5.2 ส่วนประกอบภายในของแผ่นสมาร์ทมีเดีย	28
รูปที่ 5.3 โครงสร้างของแผ่นสมาร์ทมีเดีย	29

รูปที่ 5.4	โครงสร้างการจัดหน่วยความจำของแผ่นสมาร์ทมีเดียชนิด Flash	30
รูปที่ 5.5	โครงสร้างการจัดหน่วยความจำของแผ่นสมาร์ทมีเดียชนิด MASK ROM	31
รูปที่ 5.6	การจัดเรียงขาของสมาร์ทมีเดีย	40
รูปที่ 5.5	ไดอะแกรมเวลาการเขียนข้อมูล	44
รูปที่ 5.6	ไดอะแกรมเวลาการอ่านข้อมูล	44
รูปที่ 5.7	ไดอะแกรมเวลาการลบข้อมูล	45
รูปที่ 5.8	ไดอะแกรมเวลาการอ่าน ID ของสมาร์ทมีเดีย	45
รูปที่ 5.9	โฟลว์ชาร์ทการตรวจสอบ Bad Block	46
รูปที่ 6.1	แสดงโครงสร้างภายนอกของ 89S8252	48
รูปที่ 6.2	แสดงการเชื่อมต่อพอร์ตสื่อสารอนุกรมแบบ SPI	49
รูปที่ 6.3	แสดง Timing Diagram ของการเชื่อมต่อแบบ SPI	49
รูปที่ 6.4	โปรแกรมที่ใช้ในการเขียนข้อมูลลงสมาร์ทมีเดีย	50
รูปที่ 6.5	โฟลว์ชาร์ทการทำงานโดยรวมของระบบ	51
รูปที่ 6.6	วงจรถอดรหัสสัญญาณ MP3	52
รูปที่ 6.7	วงจรเชื่อมต่อส่วนควบคุมของสมาร์ทมีเดีย	53
รูปที่ 6.8	วงจรเชื่อมต่อส่วนข้อมูลของสมาร์ทมีเดีย	53
รูปที่ 6.9	โฟลว์ชาร์ทการดาวน์โหลดข้อมูลไฟล์ MP3ลงสมาร์ทมีเดีย	54
รูปที่ 7.1	สัญญาณคิมานด์ (รูปบน) กับสัญญาณอินพุท (รูปล่าง)	55
รูปที่ 7.2	สัญญาณนาฬิกาของข้อมูลเอาต์พุท (SOC) (รูปบน) กับสัญญาณเฟรมของข้อมูลเอาต์พุท (SOI) (รูปล่าง)	56
รูปที่ 7.3	สัญญาณเฟรมของข้อมูลเอาต์พุท (SOI) (รูปบน) กับ สัญญาณข้อมูลเอาต์พุท(SOD) (รูปล่าง)	56
รูปที่ 7.4	สัญญาณนาฬิกาของข้อมูลเอาต์พุท (SOC) (รูปบน) กับ สัญญาณข้อมูลเอาต์พุท (SOD) (รูปล่าง)	57
รูปที่ 7.5	สัญญาณเอาต์พุทของ DAC 3550A	57
รูปที่ 7.6	สัญญาณเสียงเอาต์พุทของ DAC 3550A ของเสียงที่มีความเร็วของสัญญาณ นาฬิกาในการส่งข้อมูล 750 kHz เปรียบเทียบกับ 93.75 kHz	58
รูปที่ 7.7	สัญญาณเอาต์พุทจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 128 kb/s	59
รูปที่ 7.8	สัญญาณเอาต์พุทจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz	

กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 128 kb/s	60
รูปที่ 7.9 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz	
กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 96 kb/s	60
รูปที่ 7.10 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz	
กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 96 kb/s	61
รูปที่ 7.11 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz	
กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 48 kb/s	61
รูปที่ 7.12 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz	
กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 48 kb/s	62
รูปที่ 7.13 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz	
กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 24 kb/s	62
รูปที่ 7.14 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz	
กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 24 kb/s	63
รูปที่ 7.15 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้แหล่งข้อมูลจากสมาร์ตมีเดีย	64
รูปที่ 7.16 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้แหล่งข้อมูลจากสมาร์ตมีเดีย	65
รูปที่ 8.1 Timing Diagram ของการเชื่อมต่อ SDO ในโหมด 32 บิต/ เซมเปิล	66

สารบัญตาราง

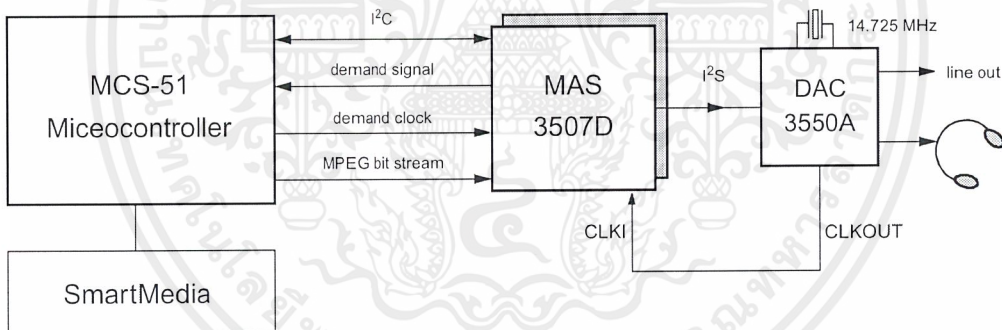
	หน้า
ตารางที่ 2.1 เปรียบเทียบอัตราการส่วนการบีบอัดข้อมูลและความเร็ว ในการส่งข้อมูลสำหรับการเข้ารหัสเลเยอร์ต่างๆ	3
ตารางที่ 2.2 แสดงความกว้างของย่านความถี่วิทยุขั้วต่างๆ	5
ตารางที่ 3.1 การตั้งค่าสำหรับแมทริกซ์ดิจิทัล Volume	11
ตารางที่ 3.2 ความถี่ CLK0	12
ตารางที่ 3.3 การกำหนดโหมดการทำงานเริ่มต้นผ่านทางขา PI ต่างๆ	15
ตารางที่ 3.4 สัญญาณเอาต์พุตของ PIO ในการถอดรหัส MPEG	16
ตารางที่ 3.5 แสดงแผนแอดเดรส I ² C	17
ตารางที่ 3.6 แสดงตำแหน่งย่อย	17
ตารางที่ 3.7 รีจิสเตอร์ควบคุม (ตำแหน่งย่อย: S6A)	17
ตารางที่ 3.9 คำสั่งคอนโทรลเลอร์พื้นฐาน	19
ตารางที่ 4.1 การควบคุมระดับเสียง	25
ตารางที่ 4.2 โหมดการทำงาน	26
ตารางที่ 4.3 ตำแหน่งรีจิสเตอร์ I ² C	27
ตารางที่ 5.1 Device Code	29
ตารางที่ 5.2 ลักษณะแพ็คเกจของแผ่นสมาร์ทมีเดีย	29
ตารางที่ 5.3 ส่วนประกอบของหน่วยความจำในสมาร์ทมีเดียชนิด Flash Memory	30
ตารางที่ 5.4 จำนวนบิตกนน้อยที่สุดที่ยังสามารถใช้ได้ของหน่วยความจำชนิด Flash	31
ตารางที่ 5.5 ส่วนประกอบของหน่วยความจำในสมาร์ทมีเดียชนิด MASK ROM	31
ตารางที่ 5.6 รูปแบบ 256+8 Byte / Page	32
ตารางที่ 5.7 รูปแบบ 512+16 Byte / Page	32
ตารางที่ 5.8 รูปแบบทางฟิสิกส์ของหน่วยความจำแบบ Flash	33
ตารางที่ 5.9 สรุปลักษณะสมบัติของรูปแบบทางฟิสิกส์ของหน่วยความจำแบบ MASK ROM	33
ตารางที่ 5.10 การจัดเรียงข้อมูลของหน่วยความจำแบบ Flash ขนาด 1-16 ไบต์	33
ตารางที่ 5.11 การจัดเรียงข้อมูลของหน่วยความจำแบบ MASK รวม	34
ตารางที่ 5.12 ตาราง CIS	35
ตารางที่ 5.13 พื้นที่ข้อมูลของ CIS/IDI ในหน่วยความจำแบบ Flash	35

ตารางที่ 5.14	พื้นที่ข้อมูลของ CIS/IDI ในหน่วยความจำแบบ Flash	36
ตารางที่ 5.15	พื้นที่ข้อมูลของ CIS/IDI ในหน่วยความจำแบบ MASK	36
ตารางที่ 5.16	พื้นที่ข้อมูลของหน่วยความจำแบบ Flash	37
ตารางที่ 5.17	พื้นที่ข้อมูลของหน่วยความจำแบบ Flash	37
ตารางที่ 5.18	พื้นที่ข้อมูลของหน่วยความจำแบบ MASK รวม	37
ตารางที่ 5.19	ส่วนประกอบของแอดเดรส	38
ตารางที่ 5.20	แอดเดรสของเพจที่ถูกต้องของหน่วยความจำแบบ Flash	38
ตารางที่ 5.21	แอดเดรสของเพจที่ถูกต้องของหน่วยความจำแบบ MASK ROM	38
ตารางที่ 5.22	ตารางแสดงระดับลอจิกการทำงาน	39
ตารางที่ 5.23	ตารางคำสั่งของสมาร์ทมีเดีย	39
ตารางที่ 5.24	เอาต์พุตสถานะ	40
ตารางที่ 5.25	หน้าที่ของขาต่างๆ	43
ตารางที่ 7.1	ผลการวัดแรงดันของขา PIO	58
ตารางที่ 7.2	ผลการถอดรหัสของไฟล์รูปแบบ MP3 ที่มีอัตราการแซมปลิงและรูปแบบการส่งข้อมูลที่แตกต่างกัน	63

บทที่ 1

บทนำ

ในปัจจุบันไฟล์ข้อมูลรูปแบบ เอ็มเป็ก 1 เลเยอร์ 3 (Mpeg-1 Layer3) หรือ MP3 เป็นที่นิยมใช้กันอย่างกว้างขวางในการบีบอัดข้อมูลเสียง เนื่องจากให้อัตราการบีบอัดข้อมูลสูงและคงคุณภาพเสียงได้ดี อีกทั้งยังใช้เนื้อที่ในการเก็บข้อมูลน้อย แต่ในการใช้งานนั้นจำเป็นต้องอาศัยเครื่องคอมพิวเตอร์ในการถอดรหัส ทำให้ไม่สะดวกในการพกพา โครงการนี้จึงเป็นการสร้างและพัฒนาเครื่องถอดรหัสเอ็มเป็ก 1 เลเยอร์ 3 ขนาดเล็กโดยใช้ไอซีชิปเดี่ยว (Single Chip) เบอร์ MAS 3507D เป็นตัวถอดรหัส MP3 และใช้ไอซีเบอร์ DAC 3550A เป็นตัวแปลงสัญญาณดิจิทัลที่ได้จากการถอดรหัสให้เป็นสัญญาณเสียงแบบอนาล็อก โดยมีไมโครคอนโทรลเลอร์ MCS-51 เป็นตัวควบคุมการทำงาน และใช้แผ่นสมาร์ตมีเดียเป็นสื่อในการเก็บข้อมูล MP3 ซึ่งข้อดีของสื่อชนิดนี้คือ ขนาดเล็กน้ำหนักเบาสามารถพกพาได้สะดวก อีกทั้งไม่มีส่วนเคลื่อนไหวในขณะที่ทำงานและใช้พลังงานน้อย



รูปที่ 1.1 บล็อกไดอะแกรมของเครื่องถอดรหัส MP3

บล็อกไดอะแกรมของเครื่องถอดรหัส MP3 ที่สร้างขึ้นในโครงการนี้แสดงดังรูปที่ 1.1 ซึ่งการทำงานของระบบเริ่มจากชิป MAS 3507D จะส่งสัญญาณ Demand ออกมาเพื่อบอกให้ไมโครคอนโทรลเลอร์ทราบว่าพร้อมจะรับข้อมูลแล้ว จากนั้นไมโครคอนโทรลเลอร์จะอ่านข้อมูลจากแผ่นสมาร์ตมีเดียแล้วส่งออกไปในลักษณะอนุกรมให้กับตัวชิปเพื่อทำการถอดรหัส สัญญาณเอาท์พุทที่ MAS 3507D ถอดรหัสออกมาได้จะอยู่ในรูปดิจิทัลซึ่งจะถูกนำไปแปลงให้เป็นสัญญาณเสียงแบบอนาล็อกโดยใช้ชิป DAC 3550A

บทที่ 2

การบีบอัดข้อมูลเสียงแบบเอ็มเป็ก (MPEG Audio Compression)

2.1 บทนำ

การบีบอัดข้อมูลเสียงแบบเอ็มเป็ก(MPEG Audio Compression)เป็นวิธีการบีบอัดข้อมูลเสียงแบบดิจิทัลที่มีความเหมือนจริงสูง (High Fidelity:HiFi) การบีบอัดข้อมูลแบบเอ็มเป็กสำเร็จลงในปี1993 โดยคณะกรรมการสากลแห่งการเชี่ยวชาญการบีบอัดเสียงเหมือนจริง ซึ่งรู้จักกันในชื่อMotion Picture Expert Group (MPEG) และได้รับมาตรฐาน ISO/IEC 11172-3

2.2 หลักการพื้นฐานและการใช้งาน

หลักการบีบอัดข้อมูลแบบเอ็มเป็ก จะใช้ประโยชน์จากจิตจำกัดในการได้ยินของมนุษย์โดยไม่จัดเก็บข้อมูลเสียงที่มนุษย์ฟังไม่ได้ยินเพื่อให้ข้อมูลมีขนาดเล็กลง ซึ่งใช้หลักการที่ว่าถ้าเราได้ยินเสียง 2 เสียงที่มีความถี่ใกล้เคียงกัน โดยให้เสียงที่ 2 ดังกว่าเสียงที่ 1 มาก ถ้าเราฟัง2เสียงนี้พร้อมกันจะได้ยินเสียงที่2(ดังกว่า)เพียงเสียงเดียว ดังนั้นในการจัดเก็บข้อมูลสามารถตัดข้อมูลเสียงที่ค่อยกว่าออกไปได้บางส่วน

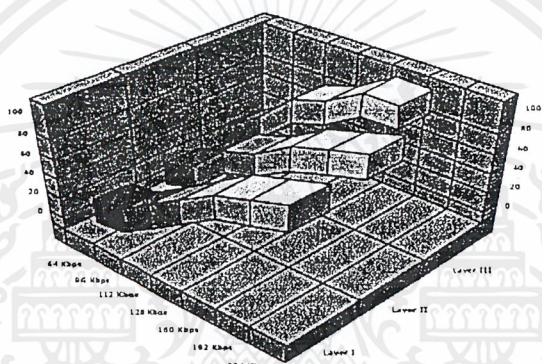
การบีบอัดข้อมูลเอ็มเป็กสามารถเลือกวิธีการบีบอัดเสียงได้หลายแบบ ดังนี้

1. อัตราการสุ่ม(Sampling rate) 32, 44.1 หรือ 48 กิโลเฮิร์ต(kHz)
2. รองรับระบบเสียงได้ทั้ง 1และ2 ช่องเสียงซึ่งมีอยู่4แบบดังนี้
 - แบบโมนอเดี่ยว(Monophonic mode)
 - แบบโมนอคู(Dual Monophonic)
 - แบบสเตอริโอ
 - แบบจอยท์-สเตอริโอ(Joint – Stereo mode)
3. สามารถเลือกค่าอัตราการส่งข้อมูล(Bit rate)ได้ตั้งแต่ 32–224 กิโลบิตต่อวินาทีต่อหนึ่งช่องเสียง ขึ้นอยู่กับอัตราการสุ่ม
4. รูปแบบของการเข้ารหัสไฟล์เอ็มเป็ก มี 3 เลเยอร์(Layer)คือเลเยอร์ 1, เลเยอร์ 2 และเลเยอร์ 3 แต่ละเลเยอร์มีลักษณะต่างกัันดังนี้
 - เลเยอร์ 1 มีความซับซ้อนน้อยที่สุดต้องใช้อัตราการส่งข้อมูลสูงถึง 384 กิโลบิตต่อวินาทีเพื่อที่จะให้ได้เสียงคุณภาพสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เลเยอร์ 2 มีความซับซ้อนมากขึ้น คุณภาพเสียงสูงกว่า เลเยอร์ 1 ใช้อัตราการส่งข้อมูล 160 กิโลบิตต่อวินาที จะได้เสียงคุณภาพสูง และ 192 กิโลบิตต่อวินาที จะได้คุณภาพเสียงไม่แตกต่างจากเสียงต้นแบบ
- เลเยอร์ 3 มีความซับซ้อนมากที่สุดแต่สามารถให้คุณภาพที่ดีที่สุด ใช้อัตราการส่งข้อมูล 160 กิโลบิตต่อวินาที ซึ่งจะให้คุณภาพเสียงไม่แตกต่างจากเสียงต้นแบบ

สามารถแสดงความสัมพันธ์ของอัตราการส่งข้อมูลเสียง (กิโลบิตต่อวินาที) สำหรับการเข้ารหัสเลเยอร์ต่างๆกับคุณภาพเสียงเมื่อเทียบกับเสียงต้นแบบ ได้ดังรูปที่ 2.1



รูปที่ 2.1 กราฟเปรียบเทียบอัตราส่วนการบีบอัดเสียงของการเข้ารหัสเลเยอร์ต่างๆ เมื่อเทียบกับคุณภาพเสียงต้นแบบจากคอมแพ็คดิสก์(CD)

ตารางที่ 2.1 เปรียบเทียบอัตราการส่วนการบีบอัดข้อมูลและความเร็วในการส่งข้อมูลสำหรับการเข้ารหัสเลเยอร์ต่างๆ

มาตรการบีบอัด	อัตราส่วน	ความเร็วในการส่งข้อมูล
MPEG-1 Layer1	1:4	384 Kb/s
MPEG-1 Layer2	1:6 –1:8	256-192 Kb/s
MPEG-1 Layer3	1:10 –1:12	128-115 Kb/s

2.3 การเข้ารหัสแบบเอ็มเป็กโดยทั่วไป

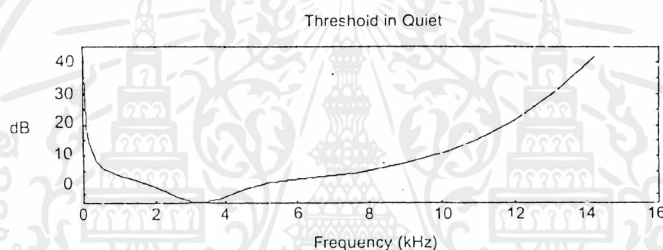
การเข้ารหัสแบบเอ็มเป็กโดยทั่วไปจะตัดข้อมูลเสียงที่จัดเก็บบางส่วนออก แต่สามารถคงรายละเอียดของเสียงที่ได้ยินไว้เท่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

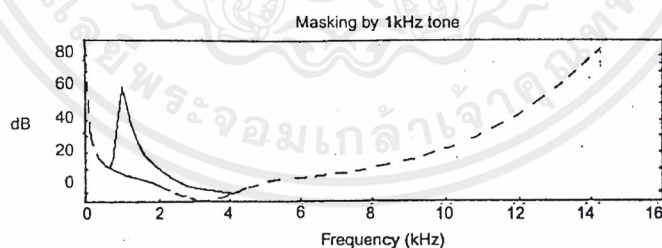
กระบวนการถอดรหัสบิตสตรีม (Bitstream) จะนำข้อมูลผ่านกระบวนการปรับข้อมูลย้อนกลับและทำการรวบรวมข้อมูลแต่ละช่วงความถี่กลับเป็นข้อมูลเสียง

การเข้ารหัสข้อมูลเสียงแบบเอ็มเป็ก ใช้หลักการตัดเสียงบางส่วนที่ฟังไม่ได้ยินออก เนื่องจากความได้เปรียบในการรับฟังของมนุษย์ที่ไม่สามารถได้ยินเสียงรบกวนภายใต้เงื่อนไขการปิดกั้นการได้ยิน (Auditory masking) การปิดกั้นการได้ยินเป็นคุณสมบัติอย่างหนึ่งในการรับฟังเสียงของมนุษย์ เกิดขึ้นเมื่อเราฟังเสียงที่มาจากแหล่งกำเนิดสองแหล่ง จะไม่สามารถได้ยินเสียงจากแหล่งกำเนิดที่ต่ำกว่า ถ้าแหล่งกำเนิดทั้งสองมีความถี่ใกล้เคียงกัน

ความสามารถในการได้ยินเสียงของมนุษย์ จะมีช่วงความถี่ที่สามารถรับฟังประมาณ 20 เฮิร์ตถึง 20 กิโลเฮิร์ตและความถี่เสียงพูดปกติ 500 เฮิร์ตถึง 2 กิโลเฮิร์ต โดยช่วงเสียงที่มนุษย์สามารถรับฟังได้ไวที่สุดอยู่ในช่วง 2 ถึง 4 กิโลเฮิร์ต



รูปที่ 2.2 ระดับความดังเสียงที่เริ่มได้ยินที่ความถี่ต่างๆ



รูปที่ 2.3 ผลของการปิดกั้นเสียง

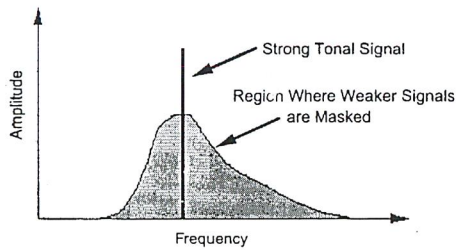
จากการทดลองเรื่องการปิดกั้นเสียงโดยให้คนฟังเสียงที่ความถี่ 1 กิโลเฮิร์ต ความดัง 80 เดซิเบล แล้วเล่นเสียงจากแหล่งกำเนิดอีกแหล่งวัดระดับความดังของเสียงที่ได้ยินจากแหล่งกำเนิดที่สองแปรความถี่วาดกราฟ ได้ดังรูปที่ 2.3 ซึ่งแสดงให้เห็นว่าที่ความถี่ใกล้เคียงกับความถี่ 1 กิโลเฮิร์ต ระดับความดังเสียงของแหล่งกำเนิดที่สองต้องมีค่าสูงเพื่อให้รับฟังเสียงได้

สามารถสรุปจากข้อมูลทั้งหมดได้ว่ามนุษย์สามารถรับฟังเสียงเป็นช่วงความถี่และรับพลังงานเสียงได้ไม่เท่ากันในแต่ละย่านความถี่ซึ่งเราเรียกว่าย่านความถี่วิกฤต (Critical band) และในแต่ละย่านความถี่มนุษย์จะแยกสัญญาณจากแหล่งกำเนิดต่างๆออกจากกันได้ยากตารางที่ 2.2 แสดงความกว้างของย่านความถี่วิกฤตย่านต่างๆ

ตารางที่ 2.2 แสดงความกว้างของย่านความถี่วิกฤตย่านต่างๆ

Band Number	Frequency (Hz)	Band Number	Frequency (Hz)
0	50	14	1,970
1	95	15	2,340
2	140	16	2,720
3	235	17	3,280
4	330	18	3,840
5	420	19	4,690
6	560	20	5,440
7	660	21	6,375
8	800	22	7,690
9	940	23	9,375
10	1,125	24	11,625
11	1,265	25	15,375
12	1,500	26	20,250
13	1,735		

หลักการนี้การเข้ารหัสแบบเอ็มเป็กยึดถือเป็นสำคัญ โดยแบ่งสัญญาณเสียงออกเป็นย่านความถี่ย่อยประมาณเท่ากับย่านความถี่วิกฤตแล้วจึงปรับข้อมูล (Quantized) ในแต่ละย่านความถี่ตามความสามารถในการได้ยินในแต่ละย่านความถี่



รูปที่ 2.4 แสดงการปิดกั้นเสียงที่ไม่ได้ยินในย่านความถี่ย่อยหนึ่งๆของการเข้ารหัสเอ็มเป็ก

2.4 รูปแบบของข้อมูลเอ็มเป็ก (Formatting)

เป็นการจัดรูปแบบข้อมูลให้ตรงตามมาตรฐาน ซึ่งมาตรฐานการจัดเรียงข้อมูลแบบเอ็มเป็ก 1 เลเยอร์ 3 แสดงได้ดังรูปที่ 2.5

หัวข้อมูล	ตรวจสอบความผิดพลาด	ข้อมูลข้างเคียง	ข้อมูลหลัก
(Header)	(CRC)	(Side Information)	(Main Data)

รูปที่ 2.5 แสดงรูปแบบข้อมูลเอ็มเป็ก เลเยอร์ 3

1. ส่วนหัวข้อมูล(Header)เป็นข้อมูลขนาด 32 บิต แสดงลักษณะทั่วไปของไฟล์นั้นๆซึ่งข้อมูลในส่วนนี้ประกอบด้วยบิตต่างๆ ดังรูปที่ 2.6
2. ส่วนตรวจสอบความผิดพลาด เป็นข้อมูลขนาด 16 บิต ตรวจสอบพาริตีของข้อมูลที่ถูกเข้ารหัส
3. ส่วนข้อมูลข้างเคียง เป็นข้อมูลขนาด 17 หรือ 32 ไบต์(17 ไบต์สำหรับการเข้ารหัสแบบโมโนเดี่ยวน และ 32 ไบต์ สำหรับแบบอื่นๆ) ข้อมูลในส่วนนี้เก็บองค์ประกอบต่างๆที่ใช้ในการถอดรหัสโดยตรง
4. ข้อมูลหลักจะไม่ถูกจำกัดความยาวข้อมูลขึ้นอยู่กับความถี่สุ่มตัวอย่างและอัตราการส่งข้อมูลดังกล่าว

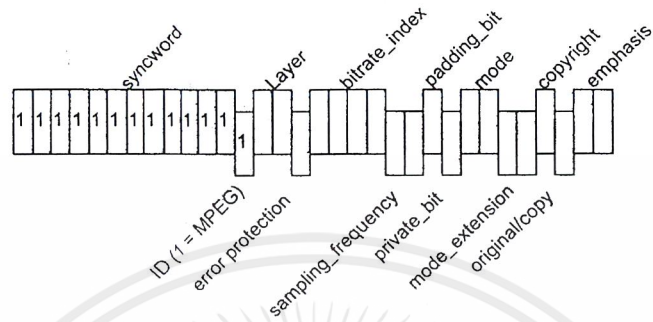
$$N = 144 \times \frac{\text{Bitrate}}{\text{Sampling Frequency}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ N คือความยาวข้อมูลระหว่างสองซิงค์เวิร์ด (syncword) ที่อยู่ติดกัน

Bitrate คือ อัตราการส่งข้อมูล

Sampling Frequency คือความถี่สุ่มตัวอย่าง



รูปที่ 2.6 แสดงบิตต่างๆในส่วนหัวข้อมูล

- หมายเหตุ สามารถหารายละเอียดมาตรฐานการบีบอัดข้อมูลเพิ่มเติมได้จากห้องสมุดสำนักงานมาตรฐานอุตสาหกรรม (สมอ)

บทที่ 3

MAS 3507D

3.1 บทนำ

MAS 3507D เป็นวงจรรวมที่ผลิตโดยบริษัท Micronas Intermetall เพื่อทำหน้าที่ในการถอดรหัสสออดีโอ เอ็มเป็ก 1 หรือ 2 ในเลเยอร์ 2 หรือ 3 โดยการถอดรหัสภายในตัววงจรรวมจะใช้ความสามารถของตัวประมวลผลข้อมูลเชิงเลข (Digital Signal processor:DSP)

MAS 3507D มีความสามารถที่โดดเด่นอีกประการหนึ่งคือ ความสามารถในการประยุกต์ใช้งานเป็นอุปกรณ์พกพาได้ เนื่องจากใน MAS 3507D ได้รวมเอา DC/DC up-converter เอาไว้ภายใน เพื่อใช้งานกับแหล่งพลังงานที่มีแรงดันไม่คงที่เช่น แบตเตอรี่ เป็นต้น อีกทั้งยังเป็นอุปกรณ์ที่มีการใช้พลังงานที่ต่ำมาก ทำให้สามารถประยุกต์การใช้งานกับอุปกรณ์ซึ่งมีแหล่งพลังงานที่จ่ายกระแสต่ำได้เป็นอย่างดี

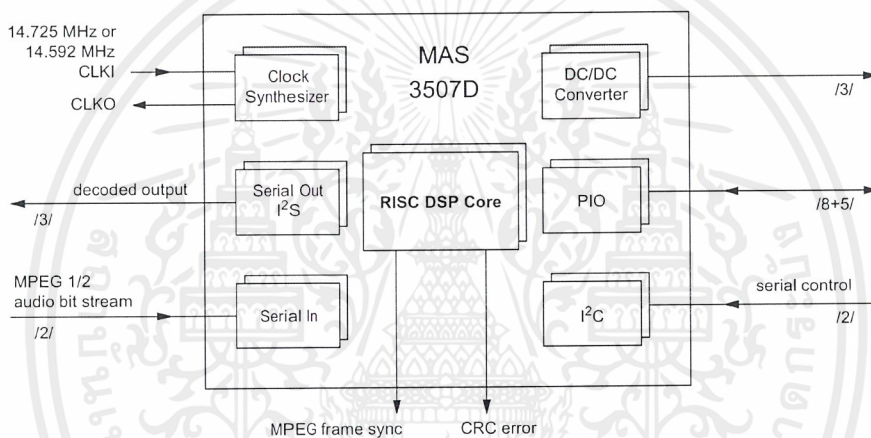
มาตรฐานการบีบอัดข้อมูลแบบเอ็มเป็ก (ISO 11172-3) ได้มีการแบ่งระดับการบีบอัดข้อมูลที่เป็นมาตรฐานอยู่ 3 เลเยอร์ ซึ่งมีความซับซ้อนและยุ่งยากแตกต่างกันออกไปขึ้นอยู่กับคุณภาพของเสียงและอัตราส่วนการบีบอัดข้อมูล การบีบอัดข้อมูลเลเยอร์ 3 เป็นมาตรฐานที่ได้รับความสนใจมากที่สุดเพราะมีอัตราการบีบอัดข้อมูลสูงสุด (ประมาณ 12:1) และคุณภาพของเสียงที่ได้ยังคงคุณภาพเสียงในระดับ CD ได้

3.1.1 ลักษณะเด่นที่สำคัญ

- เป็นชิปเดี่ยวสำหรับถอดรหัสข้อมูลเอ็มเป็ก 1 หรือ 2 เลเยอร์ 2 หรือ 3
- การถอดรหัสตรงตามมาตรฐาน ISO
- มีความสามารถในการถอดรหัสเอ็มเป็ก 2 เลเยอร์ 3 สำหรับอัตราบิดต่ำ (MPEG2.5)
- สนับสนุนบิตสตรีมที่มีบิตเรทที่ปรับค่าได้แบบอะซิงโครนัส
- มีบัฟเฟอร์ (buffer) ภายในสำหรับเก็บข้อมูลเอ็มเป็ก เพื่อไว้สำหรับการถอดรหัสทำให้สามารถถอดรหัสได้อย่างต่อเนื่อง
- มีการใช้สัญญาณในการร้องขอข้อมูลเอ็มเป็ก เพื่อไว้สำหรับการถอดรหัสทำให้สามารถถอดรหัสได้อย่างต่อเนื่อง
- มีการใช้สัญญาณในการร้องขอข้อมูลเอ็มเป็ก เพื่อเติมข้อมูลในบัฟเฟอร์
- ส่งข้อมูลออกดีโอเอาท์พุทผ่านบัส I²S

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สามารถปรับระดับเสียง ระดับเสียงเบสและระดับเสียงแหลมได้ตามความต้องการ
- สัญญาณนาฬิกาการแซมปลิงที่เอาท์พุทจะถูกสร้างและควบคุมจากภายใน
- ติดต่อและควบคุมชิปผ่าน I²C บัส
- สามารถเข้าถึงข้อมูลสถานะได้โดยผ่านขา PIO หรือ I²C
- มีการแสดงข้อมูลในส่วน 'CRC Error' และ 'MPEG Frame Synchronization'
- มีการจัดการด้านพลังงานเพื่อลดการใช้พลังงานที่ความถี่การแซมปลิงต่ำ
- ช่วงแรงดันไฟเลี้ยง 1.6 V ถึง 3.6 V



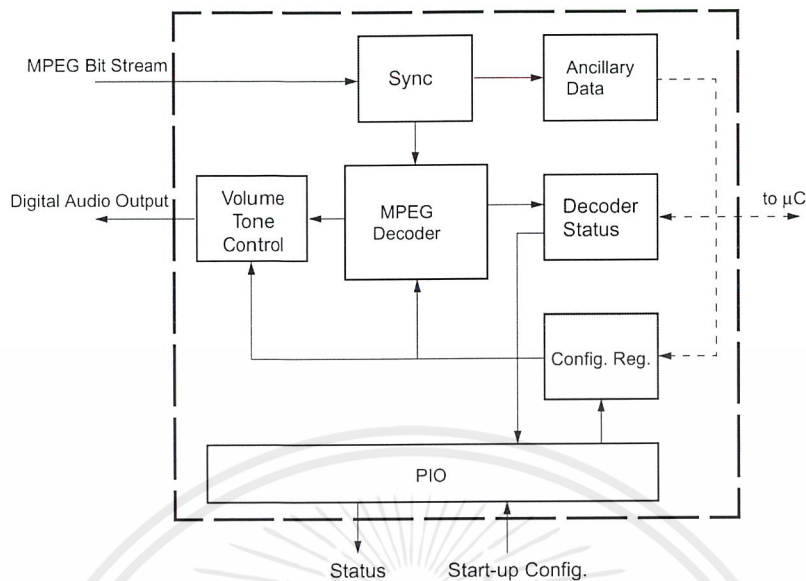
รูปที่ 3.1 แสดงบล็อกไอโอะแกรมของ MAS 3507D

3.2 การทำงานและรายละเอียดภายใน MAS 3507D

3.2.1 ตัวประมวลผลข้อมูลเชิงเลข (DSP)

รูปที่ 3.2 แสดงบล็อกไอโอะแกรมส่วนวงจรถอดรหัสภายในของ MAS 3507D ซึ่งประกอบด้วย ตัวประมวลผลเชิงเลขความสามารถสูงที่ใช้สถาปัตยกรรมแบบ RISC (High Performance RISC Digital Signal Processing) ซึ่งทำหน้าที่ในการถอดรหัสข้อมูล โดยตัวประมวลผลภายในทำงานด้วยเวิร์ด (word) ความยาว 20 บิตและขยายถึง 32 บิตในแอกคิวมูเลเตอร์ (Accumulator) และเนื่องจากคำสั่งของ DSP นี้ ออกแบบมาสำหรับการถอดรหัสโดยเฉพาะ จึงมีความเหมาะสมอย่างยิ่งสำหรับการถอดรหัสข้อมูลทางออกดีโอ ด้วยเหตุนี้ จึงมีความต้องการพื้นที่เพียงเล็กน้อยสำหรับ RAM และ ROM ภายใน นอกจากนี้การส่งผ่านข้อมูลทั้งทางเข้าสู่ตัวชิปและออกจากตัวชิปจะกระทำผ่าน DMA ซึ่งจะไม่ใช่ไปขัดขวางการทำงานหลักคือการถอดรหัสทำให้สามารถถอดรหัสข้อมูลต่อเนื่องได้อย่างราบรื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 บล็อกไดอะแกรมของตัวถอดรหัส MPEG

3.2.2 เฟิร์มแวร์ (Firmware)

ภายใน MAS 3507D จะมีโปรแกรมซึ่งทำหน้าที่ถอดรหัสข้อมูลฝังอยู่ในตัวชิปอยู่แล้ว โดยโปรแกรมจะทำการถอดรหัสข้อมูลเอ็มเป็กตามขั้นตอนการถอดรหัสคือ

- การซิงโครไนซ์
- การดึงข้อมูลข้างเคียง(side information extraction)
- การถอดรหัสแบบฮัฟแมน
- การดึงข้อมูลเพิ่มเติม(ancillary data extraction)
- การควบคุมระดับเสียงและโทน(tone)

3.2.3 ความสามารถในการโหลดโปรแกรมภายนอก

MAS 3507D มีความสามารถในการปฏิบัติโปรแกรมอื่นนอกเหนือจากโปรแกรมที่อยู่ภายใน หากต้องการใช้ความสามารถพิเศษนี้ ก่อนอื่นต้องทำการส่งโปรแกรมไปเก็บในหน่วยความจำผ่านทาง I²C และในการสั่งให้ทำงานใน โปรแกรมนี้ก็ต้องสั่งงานผ่านทาง I²C เช่นกัน เงื่อนไขอีกสองประการที่จำเป็นต้องพิจารณาคือขนาดของโปรแกรมนี้ต้องมีขนาดไม่เกิน 1 กิโลเวิร์ดและขณะที่ทำงานโปรแกรมนี้ จะไม่สามารถทำการถอดรหัสข้อมูลได้ตามปกติ

3.2.4 การประมวลผลในด้านความถี่

3.2.4.1 การควบคุมระดับเสียงและมิกเซอร์

การควบคุมระดับเสียงของ MAS 3507D อยู่ในรูปแบบดิจิทัล นอกจากนั้นยังสามารถควบคุมความสมดุล(balance) ซึ่งสามารถปรับค่าความดังของสัญญาณซ้ายและขวาได้ละเอียดถึง 20 บิต โดยผ่านทาง I²C บัส

3.2.4.2 การตัดเสียงและบายพาสส่วนโทนคอนโทรล (Tone Control)

ในการตัดเสียง (Mute) ของตัวถอดรหัสนั้นสามารถควบคุมได้โดยใช้บิตข้อมูลเพียงบิตเดียว โดยการทำงานจะเป็นไปอย่างรวดเร็วและไม่เปลี่ยนระดับเสียง (Volume) ที่ใช้งานอยู่และนอกจากนั้นยังสามารถบายพาสส่วนของโทนคอนโทรลที่ปรับระดับเสียงทุ้มแหลมและปรับระดับเสียงได้ในกรณีที่ไม่ต้องการใช้งาน

3.2.4.3 การควบคุมระดับเสียงทุ้ม-แหลม

การควบคุมระดับเสียงทุ้ม-แหลมจะสามารถควบคุมได้ในช่วง ± 15 dB ดังตารางที่ 3.1 และเพื่อป้องกันการโอเวอร์โฟลว์ (Overflow) หรือการคลิปปีง (Clipping effect) จึงได้มีการเพิ่มส่วนพรีสเกลเลอร์ (Prescaler) เพื่อลดอัตราขยายของระดับเสียงที่สูงเกินไป ดังนั้นที่อัตราขยายสูงสุด +15 dB ก็จะไม่มีการคลิป

ตาราง 3.1 การตั้งค่าสำหรับแมทริกซ์ดิจิทัล Volume

คัทออฟ	Bass	Treble
เอ็มเป็ก 1	100 Hz	10 kHz
เอ็มเป็ก 2	200 Hz	10 kHz
เอ็มเป็ก 2.5	400 Hz	10 kHz

เนื่องจากช่วงความถี่แตกต่างกันในเอ็มเป็ก 1, เอ็มเป็ก 2 และ เอ็มเป็ก 2.5 จึงทำให้มีความถี่คัทออฟของเสียงทุ้มต่างกันไปด้วย

3.2.5 การจัดสัญญาณนาฬิกา

MAS 3507D จะทำงานโดยใช้สัญญาณนาฬิกาความถี่ 14.592 MHz หรือ 14.725 MHz สัญญาณ CLKI จะทำหน้าที่เป็นตัวอ้างอิงของการสังเคราะห์สัญญาณนาฬิกาซึ่งให้สัญญาณนาฬิกาภายในระบบและจากการอ้างอิงสัญญาณนาฬิกาอินพุต (CLKI) จะทำให้ตัวชิปสร้างสัญญาณนาฬิกาเอาต์พุต (CLKO) ที่ซิงโครไนซ์กับความถี่การแซมเปิลลอคอินของบิตสตรีมที่ถูกถอดรหัสซึ่งสัญญาณนาฬิกาจะเป็นสัญญาณนาฬิกาหลัก (Master clock) ให้กับ D/A Converter ภายนอก (DAC บางตัวต้องการสัญญาณนาฬิกาหลักที่มีความสัมพันธ์ที่ถูกกำหนดโดยความถี่การแซมปลิง) ซึ่งความถี่ที่ได้เป็นไปตามตารางที่ 3.2 นอกจากนี้ยังสามารถกำหนดให้มีการปรับความถี่ของสัญญาณนาฬิกาเอาต์พุตให้เปลี่ยนตามความถี่แซมปลิงได้ด้วย

ตารางที่ 3.2 ความถี่ CLKO

f_s	CLKO / MHz	CLKO / MHz
	Scaler on	Scaler off
48,32	24.576	24.576
44.1	22.5792	22.5792
24,16	12.288	24.576
22.05	11.2896	22.5792
12,8	6.144	24.576
11.025	5.6448	22.5792

3.2.6 การทำงานของส่วนจ่ายไฟ

MAS 3507D มีวงจรดิจิทัลซีคอนเวอร์เตอร์ (DC/DC Control) อยู่ภายในเพื่อให้สามารถใช้งานกับแหล่งจ่ายไฟแบบแบตเตอรี่ โดยจะทำงานแบบปรับแรงดันขึ้น (Up converter)

3.2.6.1 ตรวจสอบแรงดัน (Voltage Monitor)

ตัวตรวจสอบแรงดัน จะเปรียบเทียบแรงดันอินพุตที่ขา VSENS ด้วยค่าอ้างอิงภายในซึ่งปรับค่าได้โดยบัส I²C และได้เอาต์พุตที่ขา PUP ซึ่งจะไม้ออกทีฟเมื่อแรงดันที่ขา VSENS ตกลงต่ำกว่าค่าแรงดันอ้างอิง การทำงานของตัวตรวจสอบแรงดันสามารถทำงานได้อย่างอิสระโดยไม่ขึ้นอยู่กับการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.6.2 ดีซีทีวดีซีคอนเวอร์เตอร์

ดีซีทีวดีซีคอนเวอร์เตอร์ของ MAS 3507D ทำหน้าที่สร้างแหล่งจ่ายแรงดันคงที่ เพื่อให้ตัวชิปได้รับแรงดันที่คงที่แม้จะใช้แหล่งจ่ายจากแบตเตอรี่สำหรับการประยุกต์ใช้งานในแบบพกพา ซึ่งตัวดีซีทีวดีซีคอนเวอร์เตอร์นี้ถูกออกแบบมาสำหรับแหล่งจ่ายที่เป็นแบตเตอรี่ 2 ก้อน

3.2.6.3 สแตนด์บาย (Stand-by)

การทำงานของ MAS 3507D ทั้งในส่วนดิจิทัลและดีซีทีวดีซีคอนเวอร์เตอร์ จะมีขาเริ่มการทำงานแยกออกจากกัน (WSEN, DSEN) ด้วยเหตุนี้เราจึงสามารถใช้ดีซีทีวดีซีคอนเวอร์เตอร์เพื่อป้อนให้แก่วงจรส่วนอื่นๆ ในขณะที่ไม่มีการถอดรหัสได้

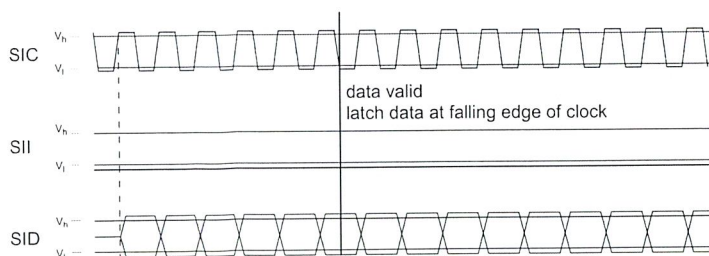
3.2.7 การเชื่อมต่อ (Interface)

การเชื่อมต่ออุปกรณ์ภายนอกกับ MAS 3507D มีการเชื่อมต่อหลายรูปแบบ เช่น ผ่านทาง I²C เป็นการเชื่อมต่อเพื่อควบคุม หรือการส่งข้อมูลระหว่างคอนโทรลเลอร์กับ MAS 3507D แต่สำหรับอินพุทบิตสตรีมเอ็มเป็กและเอาท์พุทที่เป็นดิจิทัลลอจิกไอสำหรับข้อมูลลอจิกไอที่ถอดรหัสแล้ว จะใช้การเชื่อมต่อแบบ I²S และยังมีการใช้การเชื่อมต่อแบบขนาน (PIO) สำหรับการตรวจสอบและการเลือกโหมดในการทำงานด้วย

3.2.7.1 การเชื่อมต่อบิตสตรีมเอ็มเป็ก

การเชื่อมต่อบิตอินพุทบิตสตรีมเอ็มเป็กจะใช้ขา 3 ขา คือ SIC, SII และ SID โดยแต่ละขาจะส่งข้อมูลต่างกันดังนี้

- SIC ส่งสัญญาณนาฬิกา
- SII ส่งสัญญาณบอกเฟรมข้อมูล
- SID ส่งสตรีมข้อมูล



รูปที่ 3.3 Timing Diagram ของ I²S อินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.7.2 การเชื่อมต่อเอาต์พุตไดโอด

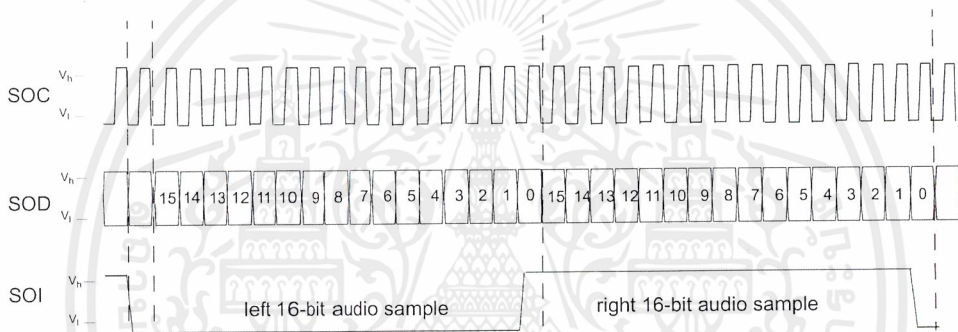
การเชื่อมต่อเอาต์พุตไดโอดของ MAS 3507D เป็นมาตรฐานการเชื่อมต่อแบบ I²S สามารถเลือกการเชื่อมต่อได้ 2 รูปแบบ (16 บิต หรือ 32 บิต) โดยการทำงานของแต่ละโหมดเป็นดังนี้

- โหมด 16 บิต

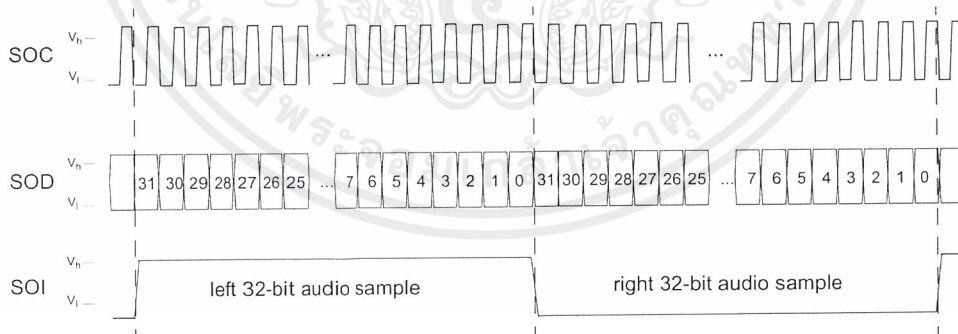
การทำงานของสัญญาณต่างๆ เป็นดังรูปที่ 3.4

- โหมด 32 บิต

ในโหมด 32 บิต นี้ตัวชิปจะสร้างเอาต์พุตขนาด 32 บิตต่อข้อมูล 1 แซมเปิล แต่จะเป็นข้อมูลเสียงเพียง 20บิตแรกเท่านั้นส่วนที่เหลืออีก 12 บิต จะเป็น 0 การทำงานของสัญญาณต่างๆเป็นดังรูปที่ 3.5



รูปที่ 3.4 Timing Diagram ของการเชื่อมต่อ SDO ในโหมด 16 บิต/แซมเปิล



รูปที่ 3.5 Timing Diagram ของการเชื่อมต่อ SDO ในโหมด 32 บิต/แซมเปิล

3.2.7.3 Start-up Configuration

โดยพื้นฐานแล้ว MAS3507D สามารถที่จะทำงานได้โดยไม่ต้องมีไมโครคอนโทรลเลอร์คอยควบคุม ข้อมูลสถานะส่วนมากสามารถกำหนดได้จากการกำหนดสถานะขณะเปิดเครื่อง (Start-up Configuration) การกำหนดสถานะขณะเปิดเครื่องนี้จะกระทำผ่านทางารเชื่อมต่อแบบขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIO) และหลังจากเปิดเครื่องแล้วขาเหล่านี้จะทำหน้าที่เป็นเอาต์พุตเพื่อแสดงข้อมูลเกี่ยวกับ ไฟล์เอ็มเป็กที่ถอดรหัสได้

ตารางที่ 3.3 การกำหนดโหมดการทำงานเริ่มต้นผ่านทางขา PI ต่างๆ

PIO PIN	'0'	'1'
PI8	หาร CLK0 ด้วย 1, 2 หรือ 4 (ตามเอ็มเป็ก 1, 2 หรือ 2.5)	CLK0 ลงที่ 24.576 หรือ 22.5792 MHz
PI4	สัญญาณนาฬิกาอินพุต 14.725 MHz	สัญญาณนาฬิกาอินพุต 14.592 MHz
PI3	Enable Layer 3	Disable Layer 3
PI2	Enable Layer 2	Disable Layer 2
PI1	เอาต์พุต SDO 32บิต	เอาต์พุต SDO 16บิต
PI0	อินพุต: โหมดกระจายเสียง (PLL off)	อินพุต: โหมดกระจาย เสียง (PLL on)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.4 สัญญาณเอาต์พุตของ PIO ในการถอดรหัส MPEG

PIO	ชื่อ	คำอธิบาย
PI19	Demand PIN	
	%0	NO input data exp.
	%1	Input data request
PI18,PI17	MPEG INDEX	
	%00	MPEG2.5
	%01	Reserved
	%10	MPEG2
	%11	MPEG1
PI13,PI12	MPEG Layer ID	
	%00	Reserved
	%01	Layer3
	%10	Layer2
	%11	Layer1
PI18	MPEG CRC-ERROR	
	%0	NO error
	%1	CRC-error decoding not Successful
PI14	MPEG-FRAME-SYNC	See following text
PI13,PI12	Sampling frequency	In kHz
	%00	44.1/22.1/11.0
	%01	48/24/12
	%10	32/16/8
	%11	reserve
PI1,PI10	Deemphasis	
	%00	None
	%01	50/15 uS
	%10	reserved
	%11	CCITT J.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.8 การเชื่อมต่อการควบคุม (Control Interface)

3.2.8.1 การเชื่อมต่อบัส I²C

- แผนแอดเดรสและตำแหน่งย่อย (Device and Subaddresses)

การติดต่อสื่อสารระหว่าง MAS 3507D และคอนโทรลเลอร์ภายในจะกระทำผ่านบัส I²C โดย I²C จะถ่ายโอนข้อมูลที่มีความยาวเวิร์ดต่ำสุดคือ 16 บิต การเชื่อมต่อจะใช้ระดับของตำแหน่งย่อย (subaddress) เพียงระดับเดียว แผนแอดเดรสของ MAS 3507D (device address) แสดงในตารางที่ 3.5 และตำแหน่งย่อยแสดงในตารางที่ 3.6

ตารางที่ 3.5 แสดงแผนแอดเดรส I²C

แผนแอดเดรสของ MAS 3507D	เขียน	อ่าน
MAS_I2C_ADR	\$3a	\$3b

ตารางที่ 3.6 แสดงตำแหน่งย่อย

ตำแหน่งย่อย	คำอธิบาย
\$68 / write	คอนโทรลเลอร์เขียนรีจิสเตอร์ข้อมูลของ MAS 3507D
\$69 / read	คอนโทรลเลอร์อ่านจากรีจิสเตอร์ข้อมูลของ MAS 3507D
\$6A / write	คอนโทรลเลอร์เขียนรีจิสเตอร์ควบคุมของ MAS 3507D

แอดเดรส (\$6A) ใช้ในการควบคุมพื้นฐาน เช่น รีเซทและเลือกชิ้นงาน แอดเดรสอื่นใช้สำหรับถ่ายโอนข้อมูลจาก/ถึง MAS 3507D

การรีเซททางซอฟต์แวร์ของ MAS 3507D จะใช้รีจิสเตอร์ควบคุมซึ่งเป็นรีจิสเตอร์ที่เขียนได้อย่างเดียวเท่านั้น โดยจะทำการเขียนข้อมูล 16 บิตให้ MAS 3507D และกำหนดให้บิตที่ 8 เป็น 1 สำหรับ 4 บิตท้ายเป็นตัวกำหนดซึ่งใช้ในการดาวน์โหลดซอฟต์แวร์ในการถอดรหัสเอ็มเป็กโดยทั่วไปนั้นบิตเหล่านี้ต้องเซทเป็น "0" เสมอ

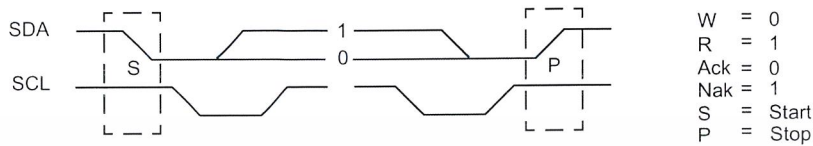
ตารางที่ 3.7 รีจิสเตอร์ควบคุม (ตำแหน่งย่อย: \$6A)

15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	00
X	X	X	X	X	X	X	R	0	0	0	0	T3	T2	T1	T0

X = don't care, R = reset, T3...T0 = ตัวกำหนดในการโหลดซอฟต์แวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ข้อมูลและรีจิสเตอร์ควบคุมของ I²C ของ MAS 3507D จะมีขนาดข้อมูล 16 บิต สามารถเข้าถึงได้โดยการเขียน/อ่าน 2 เวิร์ดข้อมูล 8 บิต



รูปที่ 3.6 โพรโทคอลของบัส I²C ของ MAS 3507D

โดยที่

S = สภาวะเริ่ม (start condition) ของบัส I²C จากตัวแม่หรือตัวควบคุมสัญญาณนาฬิกา (master)

P = สภาวะหยุด (stop condition) ของบัส I²C จากตัวแม่

ACK = บิตรับรู้ (Acknowledge-bit) เป็นสัญญาณสถานะต่ำบน I2C_DA จากตัวลูก (Slave) หรือตัวแม่

NAK = บิตไม่รับรู้ (Not Acknowledge-Bit) เป็นสัญญาณสถานะสูงบน I2C_DA จากตัวลูกเป็นตัวชี้ว่าสิ้นสุดการอ่าน

การส่ง I²C จะส่งบิต MSB เป็นบิตแรกและในการส่งข้อมูลจะเสถียรเมื่อในขณะที่ส่งข้อมูลนั้นสถานะของสัญญาณนาฬิกาในการส่งเป็นสถานะสูงหรือ high

ไอซีจะไม่สามารถตอบสนองการเรียกของสัญญาณ I²C ได้อย่างทันทีทันใดเนื่องจากสถาปัตยกรรมภายในของ MAS 3507D เวลาที่ใช้ในการตอบสนองสัญญาณจะมีค่าประมาณ 0.5 ms การทำให้ MAS 3507D สามารถรับไบต์ข้อมูลอื่นได้อย่างสมบูรณ์ มันจะอยู่ในรูปแบบของฟังก์ชันบางอย่าง คือจะยังคงค้างระดับสัญญาณนาฬิกา I²C-CL ที่ระดับต่ำ (low) เพื่อที่จะบังคับให้การส่งข้อมูลอยู่ในรูปแบบของสถานะการรอ (Wait State) โดยจะมีตำแหน่งของสถานะการรอแทนด้วย 'Wait' ปรากฏในคำสั่งคังภาคผนวก ก เวลาสูงสุดของการช่วงเวลาการรอของ MAS 3507D จะมีค่าน้อยกว่า 4ms

3.2.8.2 โครงสร้างคำสั่ง

การควบคุม MAS 3507D จะกระทำอย่างสมบูรณ์ผ่านรีจิสเตอร์ข้อมูล I²C โดยใช้คำสั่งพิเศษคำสั่ง จะถูกนำไปปฏิบัติโดย MAS 3507D ในขณะที่ทำงานปกติที่ไม่มีการสูญเสียหรือเกิดการอินเตอร์รัปต์ของข้อมูลที่กำลังมาหรือสตรีมข้อมูลออกไอโอที่กำลังออกไป คำสั่ง I²C เหล่านี้ คอนโทรลเลอร์สามารถเข้าถึงสถานะภายใน, รีจิสเตอร์ควบคุมฮาร์ดแวร์ภายนอก และแม้กระทั่งความถี่โพลดของซอฟต์แวร์

เฟิร์มแวร์ของ MAS 3507D จะสมแกนการเชื่อมต่อ I²C แบบคาบเวลาและตรวจสอบคำสั่งที่ค้างอยู่หรือคำสั่งใหม่ อย่างไรก็ตาม เนื่องจากบางส่วนของเฟิร์มแวร์มีความสำคัญมาก จึงต้องมีการคาดคะเนช่วงเวลาแฝงในการตอบสนอง ในทางทฤษฎี ช่วงเวลาการตอบสนองต้องไม่เกิน 0.4 mS แต่ช่วงเวลาการตอบสนองการตอบสนองทุกๆ ไปจะน้อยกว่า 0.4 mS ตารางที่ 3.9 แสดงคำสั่งคอนโทรลเลอร์พื้นฐานซึ่งใช้ได้ ใน MAS 3507D

ตารางที่ 3.9 คำสั่งคอนโทรลเลอร์พื้นฐาน

รหัส	คำสั่ง	คำอธิบาย
\$0	Run	เริ่มการปฏิบัติของโปรแกรมภายใน(0 หมายถึงค้างระบบการทำงาน)
\$1		
\$3	Read Control Information And Ancillary	อ่านข้อมูลในบล็อกของข่าวสาร จัดเป็นเวิร์ดที่มีความยาว 16 บิต
\$9	Write Register	สามารถเขียนรีจิสเตอร์ภายในของ MAS 3507D ได้โดยตรงโดยใช้คอนโทรลเลอร์
\$A	Write to memory	สามารถเขียนบล็อกหน่วยความจำ DSP ได้โดยคอนโทรลเลอร์ ลักษณะเด่นนี้อาจจะใช้ในการดาวน์โหลดโปรแกรมสลับกัน
\$B		
\$D	Read register	คอนโทรลเลอร์สามารถอ่านรีจิสเตอร์ภายในของ MAS 3507D
\$E	Read memory	สามารถอ่านบล็อกหน่วยความจำ DSP ได้โดยคอนโทรลเลอร์
\$F		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

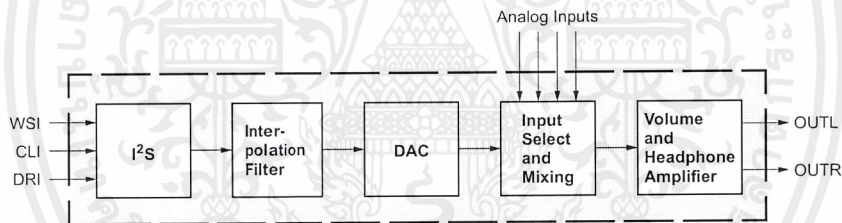
DAC 3550A

4.1 บทนำ

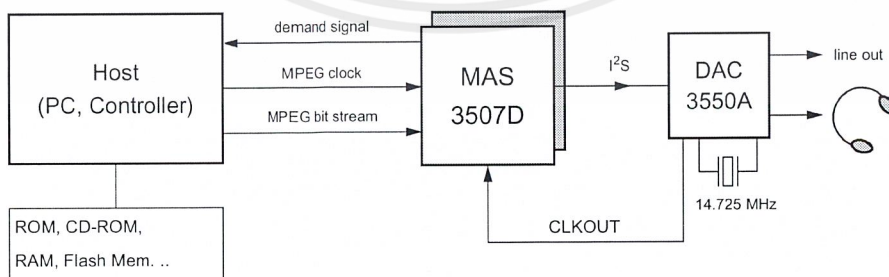
DAC 3550A เป็นชิปเดี่ยวความแม่นยำสูง ภายในประกอบด้วยวงจรแปลงสัญญาณดิจิทัล เป็นอนาล็อกสองตัวที่ออกแบบมาสำหรับการประยุกต์ใช้งานทางอডিโอเฉพาะ โดยมันถูกออกแบบสำหรับการประยุกต์ในทางอডিโอและมัลติมีเดียทุกชนิด เช่น เครื่องเล่นMPEG,เครื่องเล่น CD, เครื่องเล่น DVD,เครื่องเล่น CD-ROM เป็นต้น

ความสามารถอีกข้อหนึ่งคือมันไม่ต้องใช้คริสตอลสำหรับการประยุกต์ใช้งานมาตรฐาน ด้วยอัตราแซมเปิลจาก32 ถึง48 kHz แต่จะต้องการคริสตอลเพียงสำหรับ

- การตรวจสอบอัตราแซมเปิลอัตรา นอมีคัลที่ต่ำกว่า 32 kHz
- ใช้สัญญาณนาฬิกาเอาท์พุท CLKOUT



รูปที่ 4.1 แสดงบล็อกไดอะแกรม DAC 3550A



รูปที่ 4.2 แสดงการประยุกต์ใช้งานทั่วไป :เครื่องเล่น MP3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทำงานและรายละเอียดของส่วนต่างๆ

4.2.1 การเชื่อมต่อ I²S

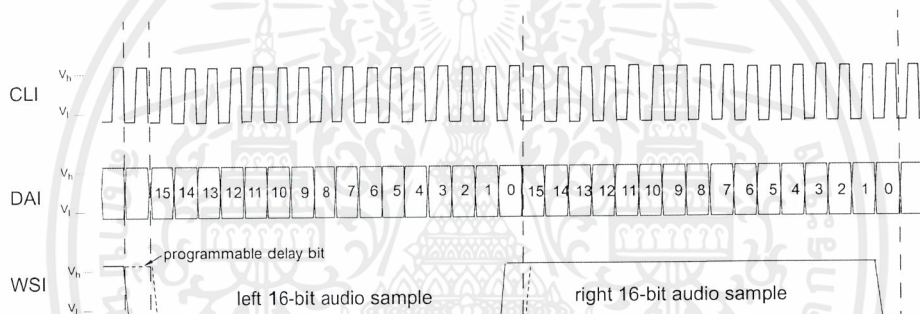
การเชื่อมต่อ I²S เป็นการเชื่อมต่อทางออดิโอระหว่าง DAC 3550A กับแหล่งกำเนิดดิจิทัลออดิโอ เช่น เครื่องเล่น CD/DAT, ตัวถอดรหัส MPEG เป็นต้น

- โหมด 16 บิต

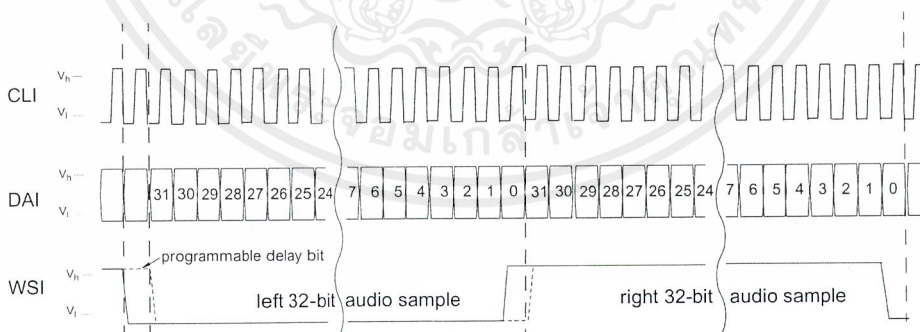
ในกรณีนี้ bit clock คือ $32 \times f_{s_{\text{audio}}}$ I²S ความยาวเวรื๊ด 16 บิต

- โหมด 32 บิต

ในกรณีนี้ bit clock คือ $64 \times f_{s_{\text{audio}}}$ ความยาวเวรื๊ด 32 บิต



รูปที่ 4.4 I²S โหมด 16 บิต



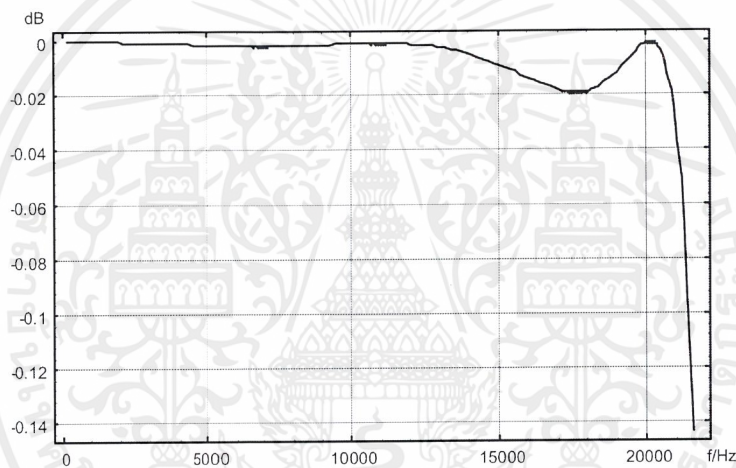
รูปที่ 4.5 I²S โหมด 32 บิต

การสับเปลี่ยนโหมตระหว่าง 16 และ 32 บิต ไม่จำเป็นต้องควบคุมด้วยอุปกรณ์ภายนอก เพราะ DAC 3550A จะทำการตรวจสอบเอง โดยสำหรับบอดิโคมคุณภาพสูง แนะนำให้ใช้โหมต 32 บิตของการเชื่อมต่อ I²S เพื่อที่จะสามารถใช้งานได้ครอบคลุมย่านความถี่ทั้งหมดที่ใช้งานได้

ในการแปลงข้อมูลสัญญาณจากขา WSI จะเป็นตัวบอกว่าข้อมูลนั้นๆเป็นของเซนเนลขวา หรือซ้าย

4.2.2 อินเทอร์โพลชั่นไฟเตอร์

เป็นฟิลเตอร์ที่แทรกเข้ามาเพื่อจำกัดความถี่ของสัญญาณอินพุตดิจิตอลที่มีความถี่สูงกว่า 22 kHz ออกไป



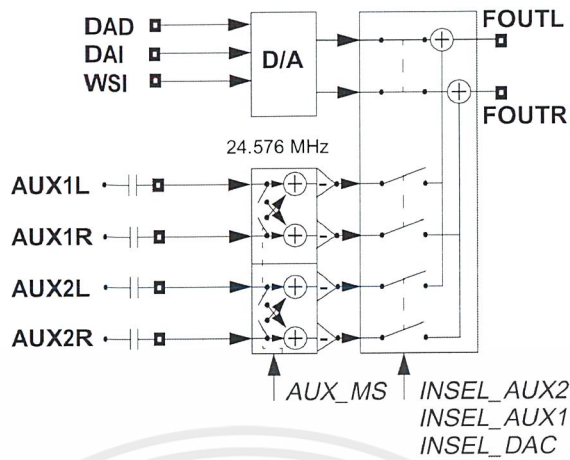
รูปที่ 4.6 การตอบสนองความถี่ของอินเทอร์โพลชั่นไฟเตอร์ในช่วงความถี่ : 0-22 kHz

4.2.3 วงจรกรองความถี่ต่ำผ่าน (Low pass filter)

วงจรกรองความถี่ต่ำผ่านนี้เป็นตัวกรองอันดับหนึ่งที่มีความถี่คัทออฟประมาณ 1.4 MHz ซึ่งจะกำจัดองค์ประกอบความถี่สูงของสัญญาณรบกวนออกไป

4.2.4 ส่วนเลือกช่องสัญญาณและการมิกซ์สัญญาณ

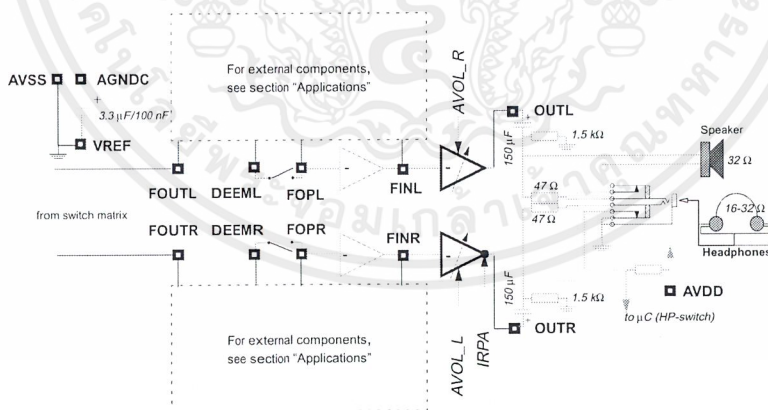
ส่วนนี้ใช้ในการเลือกระหว่างการมิกซ์อินพุตอื่นๆ (auxillary input) และสัญญาณที่มาจาก DAC เพื่อใช้งานในกรณีที่มีสัญญาณจากแหล่งอื่น แมทริกซ์การสวิตช์นี้จะอนุญาตให้เลือกระหว่างโหมตโมโนและโหมตสเตอริโอ แสดงดังรูปที่ 4.7



รูปที่ 4.7 แสดงเมทริกซ์การสวิตช์

4.2.5 โปสต์ฟิลเตอร์ออปแอมป์ (portfilter Op-Amps), และสายต่อออกภายนอก (line out)

บล็อกการทำงานของส่วนนี้แสดงดังรูปที่ 4.8 ในส่วนของโปสต์ฟิลเตอร์จะเป็นวงจรกรองความถี่ต่ำผ่านแบบแอกทีฟที่อาศัยออปแอมป์ภายใน โดยสามารถเลือกใช้งานจอร์ฟิลเตอร์ลำดับต่างๆ ได้ตามต้องการ



รูปที่ 4.8 แสดงโปสต์ฟิลเตอร์ออปแอมป์ , ดิมพาซิส ออปแอมป์ และสายออก

4.2.6 การควบคุมระดับเสียง(Volume)

การควบคุมระดับเสียง จะสามารถกำหนดได้ครอบคลุมจาก +18 dB ถึง -75 dB โดยที่ระดับต่ำที่สุดจะเป็นการตัดเสียง(mute)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.7 วงจรขยายสำหรับหูฟัง (Headphone Amplifier)

เอาต์พุตของวงจรขยายสำหรับหูฟังจะอยู่ที่ขา OUTL และ OUTF ซึ่งต่ออยู่กับสเตอริโอหรือลำโพงเดี่ยว หูฟังสเตอริโอต้องต่อความต้านทาน 47Ω แบบขนานภายนอกในทั้งสองช่องเสียง ถ้าต่อลำโพงเข้ากับเอาต์พุตเหล่านี้เครื่องขยายกำลังของช่องเสียงขวาต้องกลับขั้ว

ตารางที่ 4.1 การควบคุมระดับเสียง

Volume/ dB	AVOL
18.0	111000
16.5	110111
15.0	110110
13.5	110101
-	-
0.0	101100(default)
-1.5	101011
-	-
-54.0	001000
-57.0	000111
-	-
-75.0	000001
Mute	000000

4.2.8 ระบบสัญญาณนาฬิกา

ข้อดีของระบบสัญญาณนาฬิกาของ DAC 3550A ก็คือ ไม่ต้องการสัญญาณนาฬิกาหลักจากภายนอก DAC สัญญาณนาฬิกาภายในจะถูกสร้างโดยวงจร PLL ซึ่งจะล็อกเข้ากับความถี่จากสัญญาณนาฬิกาของเราสามารถกำหนดการทำงานได้ 2 โหมด คือ

- โหมดมาตรฐาน
- โหมดเอ็มเป็ก

การกำหนดโหมดการทำงานทำได้โดยการป้อนลอจิกที่ขา MCS1 และ MCS2 ดังตาราง 4.2

ตารางที่ 4.2 โหมดการทำงาน

MCS1	MCS2	Mode	Sub-address	Default Sample Rate
0	0	Standard	ADR0	32–48 kHz
0	1	Standard	ADR1	32–48 kHz
1	0	Standard	ADR2	32–48 kHz
1	1	MPEG	ADR3	Automatic

ในที่นี้จะขอกว่าถึงเฉพาะ โหมดเอ็มเป็ก

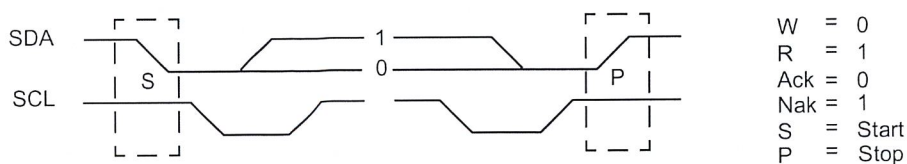
- โหมดเอ็มเป็ก

โหมดนี้ควรจะใช้ร่วมกับ MAS 3507D ในการประยุกต์ใช้งานในเครื่องเล่น MPEG ในกรณีนี้ตัว MAS 3507D ต้องการสัญญาณนาฬิกา 14.725 MHz ดังนั้นจึงต้องต่อคริสตอลความถี่ 14.725 MHz เพื่อที่จะให้สัญญาณนาฬิกาสำหรับ MAS 3507D และให้มีการตรวจจับอัตราการแซมเปิลอัตโนมัติในทุกอัตราแซมเปิลจาก 8 ถึง 48 kHz ทำให้ไม่ต้องอาศัย I2C บัสในการควบคุมอัตราแซมเปิลโดยมีอัตราการแซมเปิล MPEG 8 kHz, 11.025 kHz, 12 kHz, 16 kHz, 22.05 kHz, 24 kHz, 32 kHz, 44.1 kHz, 48 kHz

4.2.9 การเชื่อมต่อบัส I²C

MAS 3550A จะถูกติดตั้งโดยการเชื่อมต่อ I2C ซึ่งจะใช้การอ้างอิงตำแหน่งย่อย 1 ระดับ บัสแอดเดรส I2C จะใช้เพื่อติดต่อกับ IC

ตำแหน่งย่อย จะยอมให้มีการประยุกต์ใช้งานที่มี DAC หลายตัวและเลือกรีจิสเตอร์ภายใน รีจิสเตอร์เหล่านี้เขียนได้อย่างเดียว



รูปที่ 4.9 แสดงโปรโตคอลของบัส I²C ในการเขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.10 รีจิสเตอร์

การรีเซ็ตทางฮาร์ดแวร์จะเซตค่าเริ่มต้นให้กับรีจิสเตอร์ควบคุมทุกตัวเป็นศูนย์ ในขณะที่เปิดเครื่องมาตัวชิปจะมีการโหลดค่าเริ่มต้นด้วยค่าดีฟอลท์ ดังตาราง 4.3

ตาราง 4.3 ตำแหน่งรีจิสเตอร์ I²C

RA1	RA0	นี่โนมิก
0	1	SR_REG
1	0	AVOL
1	1	GCFG

รีจิสเตอร์ของ DAC 3550A จะมีข้อมูลขนาด 8 หรือ 16 บิต การเข้าถึงรีจิสเตอร์ที่มี 16 บิตสามารถทำได้โดยการเขียน 2 เวิร์ดข้อมูล 8 บิต

บทที่ 5

สมาร์ทมีเดีย

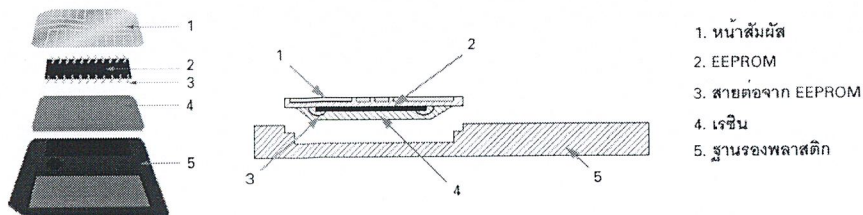
5.1 บทนำ

สมาร์ทมีเดีย (SmartMedia) หรือบางครั้งนิยมเรียกว่า “SSFDC” (Solid State Floppy Disk Card) คือ หน่วยความจำชนิดหนึ่ง ที่บรรจุอยู่ในแฟ้มเกจขนาดเล็ก ถูกคิดค้นและจดลิขสิทธิ์โดยบริษัทโตชิบาประเทศญี่ปุ่น ปัจจุบันมีแหล่งข้อมูลที่สามารถค้นคว้าได้ทางอินเทอร์เน็ตที่ URL <http://www.ssfdc.or.jp> ในเว็บไซต์นี้มีข้อมูลเกี่ยวกับการใช้สมาร์ทมีเดียให้บุคคลทั่วไปดาวน์โหลดได้อย่างจำกัดซึ่งถ้าต้องการข้อมูลเพิ่มเติมจำเป็นต้องเป็นสมาชิก โดยมีค่าใช้จ่ายในการสมัครสมาชิกรายปีในราคา 200,000 – 500,000 เยน หรือประมาณ 80,000 – 200,000 บาท ซึ่งสมาชิกจะได้รับข้อมูลเกี่ยวกับมาตรฐานที่สำคัญและเทคนิคการใช้งานของสมาร์ทมีเดีย



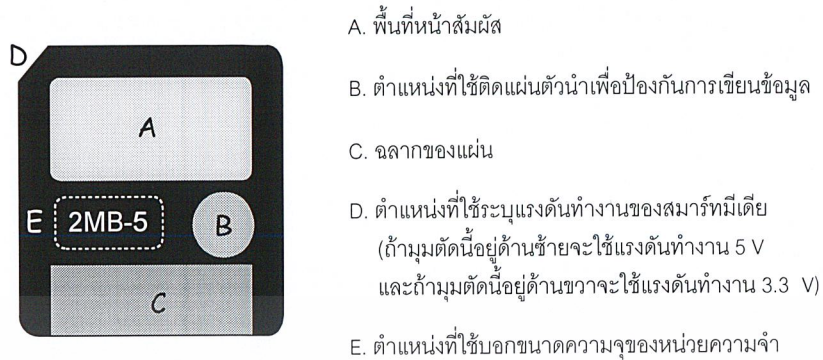
รูปที่ 5.1 แผ่นสมาร์ทมีเดีย

โครงสร้างทางกายภาพของแผ่นสมาร์ทมีเดียประกอบด้วยหน้าสัมผัสทองเหลือง, EEPROM, ลวดตัวนำขนาดเล็กที่ใช้เชื่อมหน้าสัมผัสทองเหลืองกับขั้วของ EEPROM, เรซินและฐานรองพลาสติกซึ่งใช้เป็นโครงของแผ่นสมาร์ทมีเดีย ดังรูปที่ 5.2



รูปที่ 5.2 ส่วนประกอบภายในของแผ่นสมาร์ทมีเดีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 โครงสร้างของแผ่นสมาร์ตมีเดีย

ชนิดของหน่วยความจำที่เป็นส่วนประกอบของแผ่นสมาร์ตมีเดียที่มีใช้กันอยู่ในปัจจุบันมีอยู่ 2 แบบ คือ หน่วยความจำชนิด Flash และหน่วยความจำชนิด MASK ROM ซึ่งมีขนาดความจุและแรงดันทำงานที่แตกต่างกัน โดยที่ข้อมูลต่างๆ เหล่านี้จะถูกเก็บอยู่ในส่วนแรกของแผ่นสมาร์ตมีเดียตามตารางที่ 5.1

ตารางที่ 5.1 Device Code

โมเดล	Flash Memory		MASK ROM
	3.3 V	5 V	3.3 V
1 MBytes	6Eh, E8h, ECh	6Eh	-
2 MBytes	EAh	64h	5Dh
4 MBytes	E3h, E5h	6Bh, E5h	D5h
8 MBytes	E6h	-	D6h

ตารางที่ 5.2 ลักษณะแพ็คเกจของแผ่นสมาร์ตมีเดีย

Model	3.3 V Model		5 V Model
Package	(1Chip SmartMedia™)	(2Chip SmartMedia™)	

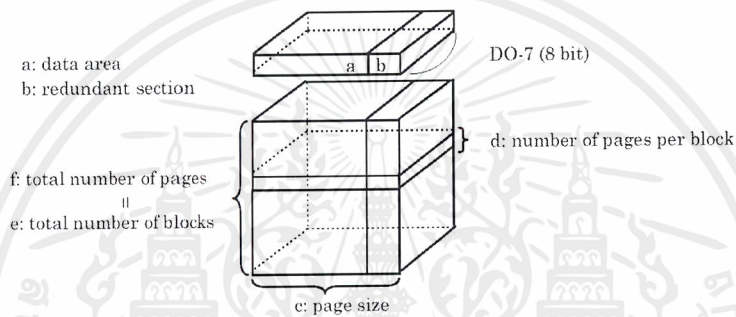
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ชนิดของหน่วยความจำในสมาร์ตมีเดีย

ในที่นี้จะกล่าวถึงชนิดของหน่วยความจำ 2 ชนิด คือ

5.2.1 FLASH MEMORY

ประกอบด้วยพื้นที่ส่วนเกิน 8 ไบต์ กับข้อมูล 256 ไบต์ หรือบางครั้งจะมีพื้นที่ส่วนเกิน 16 ไบต์ กับข้อมูล 512 ไบต์ ขึ้นอยู่กับขนาดความจุของแผ่นสมาร์ตมีเดีย โดยอนุญาตให้เขียนหรืออ่านข้อมูลแบบเพจต่อเพจ และสามารถลบข้อมูลแบบบล็อกต่อบล็อก โดยมีโครงสร้างภายในดังรูปที่ 5.4



รูปที่ 5.4 โครงสร้างการจัดหน่วยความจำของแผ่นสมาร์ตมีเดียชนิด Flash

ตารางที่ 5.3 ส่วนประกอบของหน่วยความจำในสมาร์ตมีเดียชนิด Flash Memory

โมเดล	ขนาดของเพจ	ขนาดของบล็อก	จำนวนของบล็อก
1 Mbytes	256+8 Bytes	16 Pages	256 Blocks
2 Mbytes			512 Blocks
4 Mbytes	512+16 Bytes		1024 Blocks
8 Mbytes			

หน่วยความจำแบบ Flash นี้ อาจมีบางบล็อกที่เป็นบล็อกเสีย โดยจำนวนบล็อกที่น้อยที่สุดที่แผ่นนั้นยังสามารถใช้งาน ได้จะแตกต่างกันไปในแต่ละแผ่นที่มีความจุต่างกันดังตารางที่ 5.4

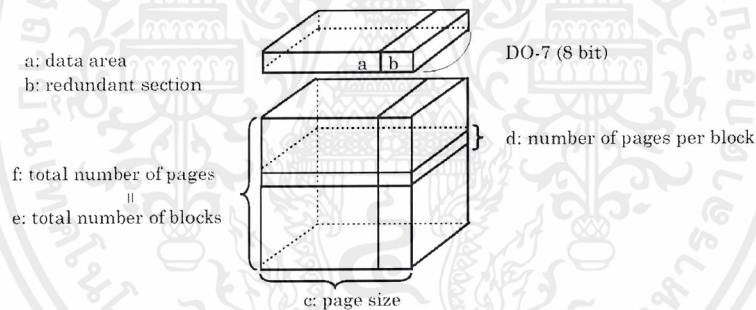
ตารางที่ 5.4 จำนวนบล็อกน้อยที่สุดที่ยังสามารถใช้ได้ของหน่วยความจำชนิด Flash

โมเดล	จำนวนบล็อกน้อยที่สุดที่ยังสามารถใช้ได้
1 Mbytes	252 บล็อก
2 Mbytes	502 บล็อก
4 Mbytes	
8 Mbytes	1002 บล็อก

5.2.2 MASK ROM

หน่วยความจำชนิดนี้อ่อนุญาตให้อ่านข้อมูลได้ครั้งละ 1 เพจ โดยมีโครงสร้างภายในดังรูปที่

5.5



รูปที่ 5.5 โครงสร้างการจัดหน่วยความจำของแผ่นสมาร์ทมีเดียชนิด MASK ROM

ตารางที่ 5.5 ส่วนประกอบของหน่วยความจำในสมาร์ทมีเดียชนิด MASK ROM

โมเดล	ขนาดของเพจ	ขนาดของบล็อก	จำนวนของบล็อก
2 Mbytes	516+16 Bytes	16 Pages	256 Blocks
4 Mbytes			512 Blocks
8 Mbytes			1024 Blocks

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.6 รูปแบบ 256+8 Byte / Page

		0	255	256	263
บล็อก 0	เพจ 0	พื้นที่ข้อมูล (256 ไบต์)		พื้นที่ส่วนเกิน (8 ไบต์)	
	เพจ 1				
	:				
	เพจสุดท้าย				
บล็อก 1	เพจ 0				
	เพจ 1				
	:				
	เพจสุดท้าย				
:	:	:	:	:	:
:	:	:	:	:	:
บล็อกสุดท้าย	เพจ 0				
	เพจ 1				
	:				
	เพจสุดท้าย				

ตารางที่ 5.7 รูปแบบ 512+16 Byte / Page

		0	511	512	527
บล็อก 0	เพจ 0	พื้นที่ข้อมูล (512 ไบต์)		พื้นที่ส่วนเกิน (16 ไบต์)	
	เพจ 1				
	:				
	เพจสุดท้าย				
บล็อก 1	เพจ 0				
	เพจ 1				
	:				
	เพจสุดท้าย				
:	:	:	:	:	:
:	:	:	:	:	:
บล็อกสุดท้าย	เพจ 0				
	เพจ 1				
	:				
	เพจสุดท้าย				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 รายละเอียดของรูปแบบทางฟิสิกส์ (Physical Format)

ตารางที่ 5.8 รูปแบบทางฟิสิกส์ของหน่วยความจำแบบ Flash

โมเดล	จำนวนไบต์เมื่อ ฟอร์แมตแล้ว (Bytes)	จำนวนไบต์เมื่อ ยังไม่ฟอร์แมต (Bytes)	จำนวนบล็อกร มากที่สุดทาง โลจิกัล	ขนาดของบล็อก ทางโลจิกัล (Bytes)	ขนาดของเพจ (Bytes)
1 Mbytes	1,024,000	1,048,576	250	4096	256+8
2 Mbytes	2,048,000	2,097,152	500		
4 Mbytes	4,096,000	4,194,304	1000	8192	516+16
8 Mbytes	8,192,000	8,388,608			

หมายเหตุ : ความจุของ ไบต์ที่ฟอร์แมตแล้วและยังไม่ฟอร์แมตนี้ยังไม่รวมถึงพื้นที่ส่วนเกิน

ตารางที่ 5.9 สรุปลักษณะสมบัติของรูปแบบทางฟิสิกส์ของหน่วยความจำแบบ MASK ROM

จำนวนไบต์เมื่อ ยังฟอร์แมต (Bytes)	จำนวนบล็อกร มากที่สุดทาง โลจิกัล	โมเดล	จำนวนไบต์เมื่อ ฟอร์แมตแล้ว (Bytes)	ขนาดของบล็อก ทางโลจิกัล (Bytes)	ขนาดของเพจ (Bytes)
2,097,152	250	2 Mbytes	2,048,000	8192	516+16
4,194,304	500	4 Mbytes	4,096,000		
8,388,608	1000	8 Mbytes	8,192,000		

5.3.1 พื้นที่หน่วยความจำ

5.3.1.1 หน่วยความจำแบบ Flash

พื้นที่หน่วยความจำของแผ่นส്മาร์ทมีเดียมีลักษณะดังตารางที่ 5.10

ตารางที่ 5.10 การจัดเรียงข้อมูลของหน่วยความจำแบบ Flash ขนาด 1-16 ไบต์

บล็อกที่	การใช้งาน
0	พื้นที่ที่ใช้เก็บ CIS/IDI
บล็อกแรกถึงบล็อกท้าย	พื้นที่ที่ใช้เก็บข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ

1. พื้นที่ที่ใช้เก็บ CIS/IDI จะอยู่ในบล็อกที่ 0 แต่ถ้าพบว่าบล็อกที่ 0 เป็นบล็อกที่เสียจะใช้บล็อกแรกที่อยู่หลังบล็อก 0 และใช้งานได้
2. นอกเหนือจากพื้นที่ที่ใช้เก็บ CIS/IDI แล้วที่เหลือจะใช้เป็นพื้นที่ในการเก็บข้อมูล

5.3.1.2 หน่วยความจำแบบ MASK รวม

พื้นที่หน่วยความจำของแผ่นสมาร์ทมีเดียมีลักษณะดังตารางที่ 5.11

ตารางที่ 5.11 การจัดเรียงข้อมูลของหน่วยความจำแบบ MASK รวม

บล็อกที่	การใช้งาน
0	พื้นที่ที่ใช้เก็บ CIS/IDI
บล็อกแรกถึงบล็อกท้าย	พื้นที่ที่ใช้เก็บข้อมูล
บล็อกท้าย+1 ถึง บล็อกท้ายสุด	พื้นที่สงวน

- หมายเหตุ :
1. พื้นที่ที่ใช้เก็บ CIS/IDI จะอยู่ในบล็อกที่ 0
 2. ความสัมพันธ์ของบล็อกทางฟิสิกส์และบล็อกทางโลจิกคัลคือ
เลขที่บล็อกทางโลจิกคัล = เลขที่บล็อกทางฟิสิกส์ - 1

5.3.2 พื้นที่ที่ใช้เก็บ CIS/IDI

ข้อมูลที่เก็บไว้ในส่วนนี้จำเป็นต่อการพิจารณาว่าแผ่นสมาร์ทมีเดีย มีข้อกำหนดของรูปแบบทางฟิสิกส์หรือไม่ เพื่อให้มั่นใจในความเชื่อถือได้ของข้อมูล โดยข้อมูลชุดเดียวกันนั้น จะถูกเก็บไว้ในพื้นที่ 2 ส่วน คือ พื้นที่ที่ 1 ที่ใช้เก็บ CIS และ พื้นที่ที่ 2 ที่ใช้เก็บ CIS ข้อมูลที่บรรจบกันจะแสดงดังตารางที่ 5.12

ตารางที่ 5.12 ตาราง CIS

Addr	+0	+1	+2	+3	+4	+5	+6	+7
0000h	01h	03h	D9h	01h	FFh	18h	02h	DFh
0008h	01h	20h	04h	00h	00h	00h	00h	21h
0010h	02h	04h	01h	22h	02h	01h	01h	22h
0018h	03h	02h	04h	07h	1Ah	05h	01h	03h
0020h	00h	02h	0Fh	1Bh	08h	C0h	C0h	A1h
0028h	01h	55h	08h	00h	20h	1Bh	0Ah	C1h
0030h	41h	99h	01h	55h	64h	F0h	FFh	FFh
0038h	20h	1Bh	0Ch	82h	41h	18h	EAh	61h
0040h	F0h	01h	07h	F6h	03h	01h	EEh	1Bh
0048h	0Ch	83h	41h	18h	EAh	61h	70h	01h
0050h	07h	76h	03h	01h	EEh			

และมีรูปแบบเฉพาะตามชนิดของหน่วยความจำดังนี้

5.3.2.1 รูปแบบ 256+8 ไบต์ต่อเพจของหน่วยความจำแบบ Flash

CIS/IDI คือข้อมูลที่อยู่ใน 2 เพจแรกของพื้นที่ที่ใช้เก็บ CIS/IDI มีรูปแบบดังตารางที่ 5.13 โดยข้อมูลที่ถูกอ้างอิงถึงนั้นจะถูกเขียนไปบนเพจ 0 และเพจ 1 ถ้าข้อมูลในเพจ 0 และ 1 เกิดผิดพลาด ข้อมูลที่ถูกต้องจะถูกเขียนลงเพจ 2,3 หรือ เพจอื่นต่อไป

ในส่วนพื้นที่ที่ใช้เก็บ CIS/IDI นั้น ทั้งส่วนที่เก็บข้อมูลและพื้นที่ส่วนเกิน จะถูกเซตเป็น FFh สำหรับเพจที่ยังไม่ถูกเขียน

ตารางที่ 5.13 พื้นที่ข้อมูลของ CIS/IDI ในหน่วยความจำแบบ Flash

ไบต์ที่	เพจ 0	เพจ 1
0-127	พื้นที่ที่ 1 ที่ใช้เก็บ CIS	พื้นที่ที่ 2 ที่ใช้เก็บ CIS-2
128-255	พื้นที่ที่ 1 ที่ใช้เก็บ IDI	พื้นที่ที่ 2 ที่ใช้เก็บ IDI-2

5.3.2.2 รูปแบบ 512+16 ไบต์ต่อเพจของหน่วยความจำแบบ Flash

CIS/IDI คือข้อมูลที่ยืนยันลงในเพจแรกของพื้นที่ที่ใช้เก็บ CIS/IDI มีรูปแบบดังตารางที่ 5.14 โดยข้อมูลที่ถูกอ้างอิงถึงนั้นจะถูกเขียนไปบนเพจ 0 ถ้าข้อมูลในเพจ 0 เกิดผิดพลาด ข้อมูลที่ถูกต้องจะถูกเขียนลงเพจ 1 หรือ เพจอื่นต่อไป

ในส่วนพื้นที่ที่ใช้เก็บ CIS/IDI นั้น ทั้งส่วนที่เก็บข้อมูลและพื้นที่ส่วนเกิน จะถูกเซตเป็น FFh สำหรับเพจที่ยังไม่ถูกเขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.14 พื้นที่ข้อมูลของ CIS/IDI ในหน่วยความจำแบบ Flash

ไบต์ที่	เพจ 0
0-127	พื้นที่ที่ 1 ที่ใช้เก็บ CIS
128-255	พื้นที่ที่ 1 ที่ใช้เก็บ IDI
256-383	พื้นที่ที่ 2 ที่ใช้เก็บ CIS
384-511	พื้นที่ที่ 2 ที่ใช้เก็บ IDI

5.3.2.3 รูปแบบ 512+16 ไบต์ต่อเพจของหน่วยความจำแบบ MASK รอม

CIS/IDI คือข้อมูลที่เขียนลงในเพจแรกของพื้นที่ที่ใช้เก็บ CIS/IDI มีรูปแบบดังรูตารางที่ 5.15 โดยข้อมูลที่ถูกรอานถึงนั้นจะถูกเขียนไปบนเพจ 0

ในส่วนพื้นที่ที่ใช้เก็บ CIS/IDI นั้น ทั้งส่วนที่เก็บข้อมูลและพื้นที่ส่วนเกิน จะถูกเซตเป็น FFh สำหรับเพจที่ยังไม่ถูกเขียน

ตารางที่ 5.15 พื้นที่ข้อมูลของ CIS/IDI ในหน่วยความจำแบบ MASK

ไบต์ที่	เพจ 0
0-127	พื้นที่ที่ 1 ที่ใช้เก็บ CIS
128-255	พื้นที่ที่ 1 ที่ใช้เก็บ IDI
256-383	พื้นที่ที่ 2 ที่ใช้เก็บ CIS
384-511	พื้นที่ที่ 2 ที่ใช้เก็บ IDI

5.3.3 พื้นที่เก็บข้อมูล

5.3.3.1 รูปแบบ 256+8 ไบต์ต่อเพจของหน่วยความจำแบบ Flash

เพจจะถูกจัดการเป็นคู่ เพื่อบริหารข้อมูลในหน่วย 512 ไบต์ โดยมีรูปแบบข้อมูลภายในแสดงดังตารางที่ 5.16

ในส่วนพื้นที่ที่ใช้เก็บข้อมูลนั้น ทั้งส่วนที่เก็บข้อมูลและพื้นที่ส่วนเกิน จะถูกเซตเป็น FFh สำหรับเพจที่ยังไม่ถูกเขียนข้อมูล

ตารางที่ 5.16 พื้นที่ข้อมูลของหน่วยความจำแบบ Flash

ไบต์ที่	เพจ	เพจคู่
0-255	พื้นที่ที่1ที่ใช้เก็บข้อมูล	พื้นที่ที่2ที่ใช้เก็บข้อมูล

5.3.3.2 รูปแบบ 512+16 ไบต์ต่อเพจของหน่วยความจำแบบ Flash

เพจจะถูกจัดการเป็นคู่ เพื่อบริหารข้อมูลในหน่วย 512 ไบต์ โดยมีรูปแบบข้อมูลภายในแสดงดังตารางที่5.17

ในส่วนพื้นที่ที่ใช้เก็บข้อมูลนั้น ทั้งส่วนที่เก็บข้อมูลและพื้นที่ส่วนเกิน จะถูกเซตเป็น FFh สำหรับเพจที่ยังไม่ถูกเขียนข้อมูล

ตารางที่ 5.17 พื้นที่ข้อมูลของหน่วยความจำแบบ Flash

ไบต์ที่	เพจทั้งหมด
0-255	พื้นที่ที่1 ที่ใช้เก็บข้อมูล
256-511	พื้นที่ที่2 ที่ใช้เก็บข้อมูล

5.3.3.3 รูปแบบ 512+16 ไบต์ต่อเพจของหน่วยความจำแบบ MASK รวม มีรูปแบบข้อมูลภายในแสดงดังตารางที่ 5.18

ตารางที่ 5.18 พื้นที่ข้อมูลของหน่วยความจำแบบ MASK รวม

ไบต์ที่	เพจทั้งหมด
0-255	พื้นที่ที่1 ที่ใช้เก็บข้อมูล
256-511	พื้นที่ที่2 ที่ใช้เก็บข้อมูล

5.4 การเซตแอดเดรส

เนื่องจากแผ่นสมาร์ทมีเดียไม่มีขาของแอดเดรส ดังนั้นการเข้าถึงแอดเดรสจะกระทำผ่านทาง I/O พอร์ต ในสัญญาณนาฬิกาที่เรียงลำดับกัน 3 ไซ้เกิดดังตารางที่5.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.19 ส่วนประกอบของแอดเดรส

	D0	D1	D2	D3	D4	D5	D6	D7
ไชนัลที่ 1	CA0	CA1	CA2	CA3	CA4	CA5	CA6	CA7
ไชนัลที่ 2	PA9	PA10	PA11	PA12	PA13	PA14	PA15	PA16
ไชนัลที่ 3	PA17	PA18	PA19	PA20	PA21	PA22	PA23	PA24

CA0-CA7 : แอดเดรสของคอลัมน์

PA9 – PA21 : แอดเดรสของเพจ

PA13 – PA21 : แอดเดรสของบล็อก

แอดเดรสของเพจที่ถูกต้องสำหรับแต่ละชนิดของหน่วยความจำที่มีความจุต่างกันดังตารางที่ 5.20 และ 5.21

ตารางที่ 5.20 แอดเดรสของเพจที่ถูกต้องของหน่วยความจำแบบ Flash

โมเดล	แอดเดรสของเพจที่ถูกต้อง	ระดับ 'L' (หมายเหตุ 1)
1 Mbytes	PA9 – PA20	PA21 – PA24
2 Mbytes	PA9 – PA21	PA22 – PA24
4 Mbytes	PA9 – PA21	PA22 – PA24
8 Mbytes	PA9 – PA22	PA23 , PA24

ตารางที่ 5.21 แอดเดรสของเพจที่ถูกต้องของหน่วยความจำแบบ MASK ROM

โมเดล	แอดเดรสของเพจที่ถูกต้อง	ระดับ 'L' (หมายเหตุ 1)
2 Mbytes	PA9 – PA20	PA21 – PA24
4 Mbytes	PA9 – PA21	PA22 – PA24
8 Mbytes	PA9 – PA22	PA23 , PA24

หมายเหตุ 1 : ในสัญญาณนาฬิกาที่ 3 ที่ขา I/O ดังกล่าวของแอดเดรสของเพจ จะถูกเซตให้เป็นระดับ 'L'

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 โหมดการทำงาน

5.5.1 ตารางแสดงระดับลอจิกการทำงาน

การโปรแกรม,การลบ,การอ่านหรือการรีเซต จะถูกควบคุมโดยคำสั่งที่แตกต่างกัน 11 คำสั่ง แสดงดังตารางที่ 5.23 อินพุตแอดเดรส , อินพุตคำสั่ง และ ข้อมูล I/O จะถูกควบคุมโดยสัญญาณ CLE ,ALE,CE,WE,RE,WP ดังตารางที่5.22

ตารางที่ 5.22 ตารางแสดงระดับลอจิกการทำงาน

Mode	CLE	ALE	-CE	-WE	-RE	-WP
Command Input	H	L	L		H	*
Address Input	L	H	L		H	*
Data Input (Note)	L	L	L		H	*
Data Output	L	L	L	H		*
During Program/Erase (During Busy State) (Note)	*	*	*	*	*	H
Write Protect (Note)	*	*	*	*	*	L

H: V_{IH} L: V_{IL} *: V_{IH} or V_{IL}

(Note) Flash Memories only.

5.5.2 คำสั่งที่ใช้ในการทำงาน

ตารางที่ 5.23 ตารางคำสั่งของสมาร์ตมีเดีย

หน้าที่	ไซเคิลที่ 1	ไซเคิลที่ 2	คำสั่งที่สามารถรับได้ระหว่างที่อยู่ในสถานะ busy
การรับข้อมูลแบบอนุกรม	80h		
การอ่านข้อมูลโหมด 1	00h		
การอ่านข้อมูลโหมด 2	01h		
การอ่านข้อมูลโหมด 3	50h		
การรีเซต	FFh		0
การโปรแกรมแบบเพจ	10h		
การโปรแกรมแบบบล็อก	60h	D0h	
การอ่านสถานะ	70h		0
การอ่าน ID	90h		

5.5.3 การอ่านสถานะการทำงาน

ฟังก์ชันการอ่านสถานะการทำงานใช้สำหรับตรวจจับสถานะ Ready/Busy ของแผ่นส്മาร์ทมีเดีย โดยเป็นการหาผล (Pass/Fail) ของการลบและการโปรแกรมหรือแม้กระทั่งการหาว่าแผ่นส്മาร์ทมีเดียอยู่ในโหมดการป้องกันการเขียนหรือไม่ สถานะของแผ่นจะถูกส่งออกทางพอร์ต I/O มาบนคาบเวลาของ -RE ภายหลังจากได้รับคำสั่งอินพุต 70H ซึ่งข้อมูลสถานะเหล่านี้แสดงดังตารางที่ 5.34

ตารางที่ 5.24 เอาท์พุทสถานะ

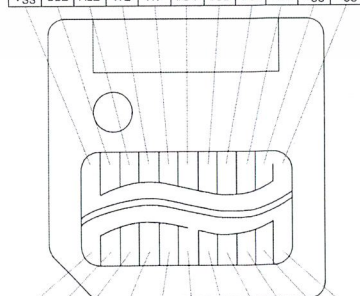
	สถานะ	เอาท์พุท
I/O1	Pass/Fail	Pass : 0 Fail : 1
I/O2	ไม่ใช้	0
I/O3	ไม่ใช้	0
I/O4	ไม่ใช้	0
I/O5	ไม่ใช้	0
I/O6	ไม่ใช้	0
I/O7	Ready/Busy	Ready : 1 Busy : 0
I/O8	Write Protect	Protect : 0 Not Protect : 1

5.6 การเชื่อมต่อแผ่นส്മาร์ทมีเดีย

5.6.1 การจัดเรียงขาของแผ่นส്മาร์ทมีเดีย

PIN ASSIGNMENT (TOP VIEW)

1	2	3	4	5	6	7	8	9	10	11
V _{SS}	CLE	ALE	WE	WP	I/O1	I/O2	I/O3	I/O4	V _{SS}	V _{SS}



22	21	20	19	18	17	16	15	14	13	12
V _{CC}	CE	RE	RY/BY	OP	LVD	I/O8	I/O7	I/O6	I/O5	V _{CC}

SmartMedia™ is a trademark of Toshiba Corporation

PIN NAME

I/O1-I/O8	I/O port
CE	Chip enable
WE	Write enable
RE	Read enable
CLE	Command latch enable
ALE	Address latch enable
WP	Write protect
RY /BY	Ready / busy
GND	Ground
LVD	Low Voltage Detect
V _{CC}	Power supply
V _{SS}	Ground

รูปที่ 5.6 การจัดเรียงขาของส്മาร์ทมีเดีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี้

การจัดเรียงขาของแผ่นสมาร์ทมีเดียแสดงดังรูปที่ 5.6 ซึ่งหน้าที่การทำงานของขาต่างๆ มีดังนี้

- D0-D7 (Data Input Output Terminal)

ทำหน้าที่เป็นพอร์ตสำหรับอินพุตและเอาต์พุตของแอดเดรส, คำสั่งและข้อมูล

- CLE (Command Latch Enable)

สัญญาณที่ขานี้ใช้สำหรับ Enable คำสั่งที่จะส่งไปยัง Command Register ที่อยู่ในของ Device ข้อมูลที่ขั้ว I/O จะถูกเขียนไปยัง Command Register โดยการเซตค่าลอจิก 1 ให้แก่มันในขณะที่สัญญาณ $\overline{\text{WE}}$ ตกลงเป็น 0 และกลับเป็น 1 อีกครั้ง

- ALE (Address Latch Enable)

สัญญาณนี้ควบคุมไม่ว่าจะเป็นข้อมูลที่จะส่งไปยัง Address Register หรือ Data Register ที่อยู่ใน Device โดยที่ข้อมูลที่ขั้ว I/O จะถูกเขียนไปยัง Address Register และ เช่นเดียวกับ Address Data โดยการเซตค่าลอจิก 1 ให้แก่มันในขณะที่สัญญาณ $\overline{\text{WE}}$ ตกลงเป็น 0 และกลับเป็น 1 อีกครั้ง และ ข้อมูลที่ขั้ว I/O จะถูกเขียนไปยัง Data Register และ เช่นเดียวกับ Input Data โดยการเซตค่าลอจิก 0 ให้แก่มันในขณะที่สัญญาณ $\overline{\text{WE}}$ ตกลงเป็น 0 และกลับเป็น 1 อีกครั้ง

- WE (Write Enable)

สัญญาณที่ขานี้ถูกใช้สำหรับเขียนข้อมูลที่ปรากฏที่ขา I/O ไปยัง Device

- RE (Read Enable)

สัญญาณนี้จะ Enable ข้อมูลให้ส่งออกจากขั้ว I/O อย่างต่อเนื่อง จากเวลาที่ $\overline{\text{RE}}$ ตกลง ข้อมูลเอาต์พุตที่ถูกต้องจะปรากฏที่ขั้ว I/O หลังจาก tREA และ ตัวนับคอลัมน์ของแอดเดรสเพิ่มขึ้น (+1)

- CE (Card Enable)

สัญญาณที่ขานี้ทำหน้าที่เป็นสัญญาณการเลือก Device โดยถ้าสัญญาณที่ขานี้เป็น High จะหมายถึงการทำงานอยู่ในสถานะสแตนด์บาย (Standby) นอกจากนี้ในสถานะ Busy ขณะที่รันโปรแกรม และการลบข้อมูล (R/-B = L) มันจะสามารถเป็นได้ทั้ง High และ Low และจะไม่เข้าสู่สถานะสแตนด์บายแม้ว่าขานี้จะเป็น High

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- WP (Write Protect)

สัญญาณที่ขา WP ใช้สำหรับควบคุมการเขียนและการลบข้อมูล ที่สถานะ Low การทำงานของวงจรสร้างไฟสูงภายในจะถูกรีเซ็ต ตามปกติแล้วเมื่อระบบทำงานสัญญาณที่ขา WP จะเป็น High แต่ถ้าแรงดันจากแหล่งจ่ายผิดปกติ (เช่น ON/OFF) ควรเซ็ทสัญญาณที่ขา WP ให้เป็น Low เพื่อป้องกันข้อมูลที่เก็บอยู่ภายในจากการทำงานที่ผิดพลาด ดังนั้นในกรณีที่แรงดัน Vcc มีค่าไม่อยู่ในช่วงของการทำงานจึงควรเซ็ทให้ระดับลอจิกที่ขา WP เป็น Low

- R/B (Ready / -Busy)

สัญญาณเอาต์พุตที่ขา R/B มีลักษณะเป็น Open Drain ซึ่งบอกร่องในในการทำงานภายในของ Device สัญญาณที่ขา R/B จะเป็น L ในขณะที่ทำการโปรแกรม, ลบและอ่านข้อมูล ซึ่งหลังจากการกระทำเหล่านี้เสร็จสิ้นลง สัญญาณที่ขา R/B จะเปลี่ยนเป็น Ready โดยอัตโนมัติ

-CD (Card Detect)

สัญญาณที่ขา CD ใช้สำหรับตรวจสอบว่ามีแผ่นสมาร์ทที่มีอยู่ภายในตัวอ่านหรือไม่ ซึ่งถ้ามีค่าเอาต์พุตที่ได้จะเป็นลอจิกต่ำ

-LVD (Low Voltage Detect)

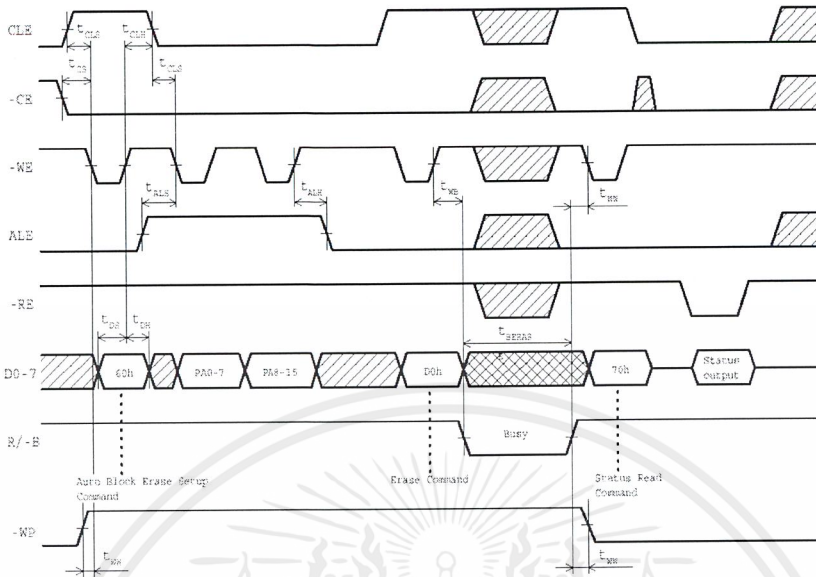
สัญญาณที่ขา LVD ใช้สำหรับตรวจจับระดับแรงดันทำงานของสมาร์ทที่มีอยู่ โดยถ้าเป็นหน่วยความจำแบบ MASK ROM และหน่วยความจำแบบ Flash ที่ใช้แรงดันทำงาน 3.3 V จะต่อขา LVD ไว้ที่ VCC และถ้าเป็นหน่วยความจำแบบ Flash ที่ใช้แรงดันทำงาน 5 V ขา LVD จะปล่อยลอยไว้ (NC)

ตารางที่ 5.25 หน้าที่ของขาต่างๆ

ชื่อขา	อินพุต / เอาต์พุต	หน้าที่
GND		กราวด์
CLE	อินพุต	Enable การแลตซ์คำสั่ง
ALE	อินพุต	Enable การแลตซ์แอดเดรส
-WE	อินพุต	Enable การเขียน
-WP	อินพุต	Write Protect*
D0	อินพุต / เอาต์พุต	Data 0
D1	อินพุต / เอาต์พุต	Data 1
D2	อินพุต / เอาต์พุต	Data 2
D3	อินพุต / เอาต์พุต	Data 3
GND		กราวด์
-CD	เอาต์พุต	Card Detect
VCC		Vcc
D4	อินพุต / เอาต์พุต	Data 4
D5	อินพุต / เอาต์พุต	Data 5
D6	อินพุต / เอาต์พุต	Data 6
D7	อินพุต / เอาต์พุต	Data 7
LVD	เอาต์พุต	ตรวจจ็ับระดับแรงดันทำงาน
GND	อินพุต	กราวด์
R/-B	เอาต์พุต(เตรนเปิด)	Ready / Busy
-RE	อินพุต	Enable การอ่าน
-CE	อินพุต	Enable การ์ด
VCC	-	Vcc

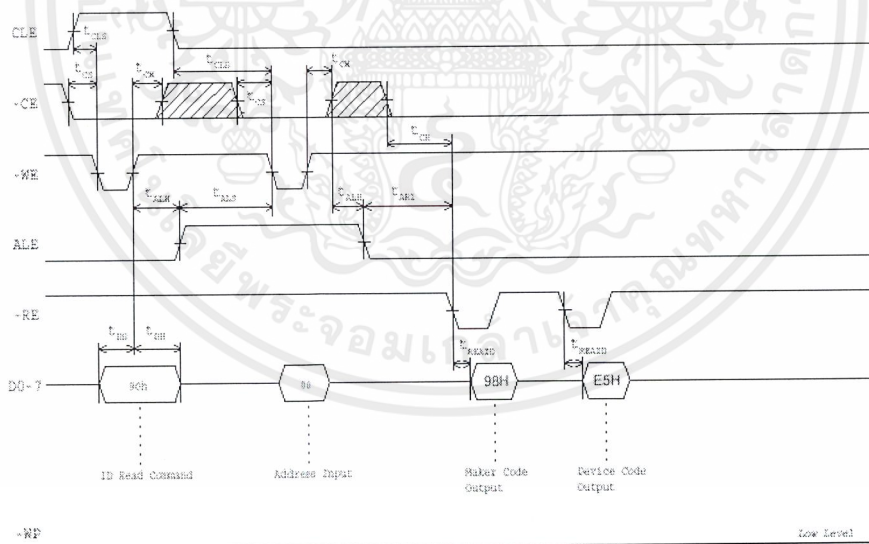
*หมายเหตุ มีเฉพาะหน่วยความจำแบบ Flash

• Auto Block Erase Timing: (Flash Memories only)



รูปที่ 5.7 ไคอะแกรมเวลาการลบข้อมูล

• ID Read Timing

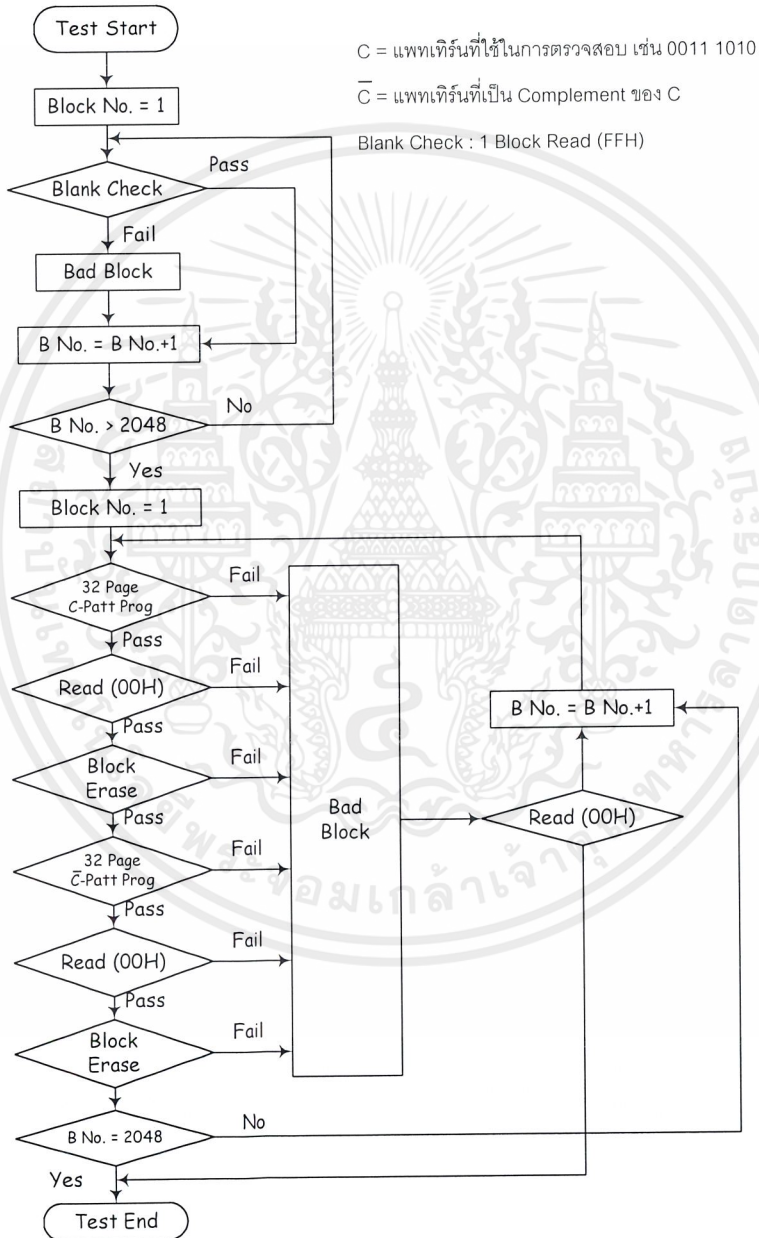


รูปที่ 5.8 ไคอะแกรมเวลาการอ่าน ID ของสมาร์ตมีเดีย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6.5 การตรวจสอบ Bad Block

ขั้นตอนในการตรวจสอบแบ่งเป็น 2 ส่วน ในแต่ละส่วนจะเป็นการทำงานที่เหมือนกันคือ การเขียน , การอ่านและ การลบ แต่จะต่างกันที่รูปแบบของบิตที่ใช้ในการตรวจสอบ โดยมีโฟลว์ชาร์ตการทำงานดังรูปที่ 5.9



รูปที่ 5.9 โฟลว์ชาร์ตการตรวจสอบ Bad Block

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

เครื่องถอดรหัสเอ็มเป็ก 1 เลเยอร์ 3

ในบทนี้จะกล่าวถึงส่วนประกอบ และหน้าที่ของอุปกรณ์ต่างๆ รวมถึงหลักการทำงานของโปรแกรมควบคุม ลักษณะการเชื่อมต่อ

6.1 โครงสร้างฮาร์ดแวร์

6.1.1 หน้าที่การทำงานของแต่ละส่วน

เครื่องถอดรหัส MP3 สามารถแบ่งการทำงานออกเป็นส่วนๆ โดยแต่ละส่วนมีหน้าที่การทำงานหลักๆ ดังนี้

6.1.1.1 ชุดถอดรหัสเอ็มเป็ก 3

ส่วนชุดถอดรหัสนี้มีหน้าที่การทำงานหลักคือแปลงข้อมูลเสียงที่ถูกบีบอัดตามมาตรฐาน MPEG 1 Layer 1,2 และ 3 ให้กลับมาเป็นสัญญาณเสียงเหมือนเดิม โดยในการทำงานจะประกอบด้วยวงจรรวมสองตัวที่ทำงานร่วมกันคือ

MAS 3507D ทำหน้าที่ถอดรหัสข้อมูลที่ถูกบีบอัดตามมาตรฐาน MPEG 1 Layer 1,2 และ 3 เป็นสัญญาณอะนาล็อกที่เป็นดิจิทัล

DAC 3550 A ทำหน้าที่แปลงข้อมูลดิจิทัลที่ได้จาก MAS 3507D เป็นสัญญาณอนาล็อก และสร้างนาฬิกาป้อนแก่ตัว MAS 3507D

6.1.1.2 ชุดควบคุมการทำงานของระบบ

หน้าที่การทำงานของส่วนนี้คือการควบคุมการอ่านข้อมูลจากแผ่นสแมร์ทมีเดีย และจัดรูปแบบการส่งข้อมูลให้เป็นไปในรูปแบบที่ชุดถอดรหัสสามารถนำไปถอดรหัสได้

การทำงานของส่วนนี้ใช้ไมโครคอนโทรลเลอร์ 89S8252 เป็นหัวใจหลักในการทำงานต่างๆของระบบ

ไมโครคอนโทรลเลอร์เบอร์ 89S8252 ซึ่งเป็นตระกูล MCS-51 ได้เพิ่มความสามารถขึ้นมาอีกหลายประการคือ

- มีหน่วยความจำสำหรับเก็บโปรแกรม จำนวน 8 กิโลไบต์
- มีหน่วยความจำชนิด EEPROM จำนวน 2 กิโลไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สามารถใช้งานได้กับคริสตัลความถี่ 0- 24 kHz
- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ ขนาด 16 บิต จำนวน 3 ตัว
- มีพอร์ตสื่อสารอนุกรมแบบ SPI
- มีสัญญาณ Watchdog อยู่ภายใน ซึ่งสามารถใช้หรือไม่ก็ได้ตามความต้องการ
- มีรีจิสเตอร์ที่ใช้ชี้ตำแหน่งข้อมูล(DPTR) จำนวน 2 ตัว

PDIP

(T2) P1.0	1	40	VCC
(T2 EX) P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
(SS) P1.4	5	36	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	E _A VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 6.1 แสดง โครงสร้างภายนอกของ 89S8252

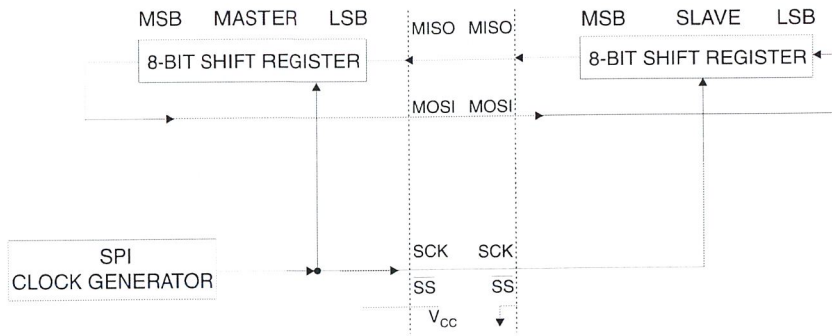
เพื่อเป็นการง่ายต่อการทำความเข้าใจจะขออธิบายถึงความสามารถที่เพิ่มเติมขึ้นนี้

6.1.1.2.1 พอร์ตสื่อสารอนุกรมแบบ SPI

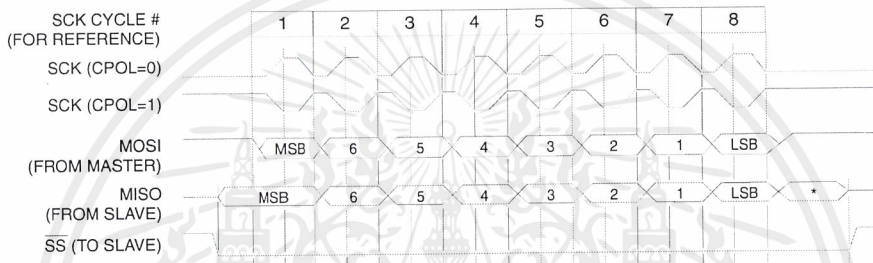
SPI (Serial peripheral interface) เป็นการสื่อสารอนุกรมที่มีความเร็วสูงอีกทั้งยังเป็นการรับส่งแบบ Full-Duplex อีกด้วย การเชื่อมต่อแบบ SPI มีรูปแบบดังรูป 7.2 โดยรายละเอียดของสัญญาณมีดังนี้

1. สัญญาณ SCK เป็นสัญญาณที่ตัว MASTER เป็นตัวสร้างขึ้นเพื่อใช้กำหนดจังหวะในการติดต่อสื่อสาร
2. สัญญาณ MOSI เป็นสัญญาณข้อมูลที่ตัว MASTER เป็นตัวส่งออกไปให้ SLAVE
3. สัญญาณ MISO เป็นสัญญาณข้อมูลที่ตัว SLAVE เป็นตัวส่งมายัง MASTER
4. สัญญาณ SS\ เป็นสัญญาณที่ส่งจาก MASTER ไปยัง SLAVE เพื่อเป็นการอนุญาตให้ทำการส่งข้อมูลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 แสดงการเชื่อมต่อพอร์ตสื่อสารอนุกรมแบบ SPI



รูปที่ 6.3 แสดง Timing Diagram ของการเชื่อมต่อแบบ SPI

6.1.1.2.2 สัญญาณ Watchdog

สัญญาณ Watchdog เป็นสัญญาณที่ใช้รีเซ็ต CPU หาก CPU ไม่มีการเซตค่าในบิตที่กำหนดภายในเวลาที่ตั้งไว้ สัญญาณ Watchdog จะมีประโยชน์มากในระบบที่ต้องการการรีเซ็ตหากระบบเกิดการผิดพลาด

89S8252 สามารถที่จะเลือกใช้สัญญาณ Watchdog หรือไม่ก็ได้ขึ้นกับความต้องการ การตั้งค่าเวลาของสัญญาณ Watchdog สามารถตั้งได้ถึง 8 ระดับ โดยระยะเวลานี้ไม่ขึ้นกับความถี่ของคริสตัลที่เลือกใช้

6.1.1.2.3 หน่วยความจำชนิด EEPROM ภายใน 89S8252

หน่วยความจำชนิด EEPROM ภายใน 89S8252 มีขนาด 2 กิโลไบต์ ในการเขียนหรืออ่านจะใช้เฉพาะคำสั่ง MOVX เท่านั้น ในการใช้งานจำเป็นต้องเซตค่าในบิตที่กำหนดเพื่อบอก CPU ให้ทราบว่า เป็นการอ้างอิงหน่วยความจำชนิดใด เนื่องจากมีตำแหน่งตั้งแต่ 000H-7FFH ซึ่งซ้อนทับกัน ตำแหน่งหน่วยความจำชนิด RAM ภายใน ในขั้นตอนการเขียนหน่วยความจำชนิดนี้แต่ละครั้ง ต้องใช้เวลา 2.5 ms จึงจะสามารถเขียนขึ้นต่อไปได้ ดังนั้นก่อนการเขียนแต่ละครั้งจำเป็นต้องเซตบิตสถานะของการเขียนก่อนว่าพร้อมแล้วหรือยัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.1.2.4 ความสามารถในการสร้างสัญญาณนาฬิกา

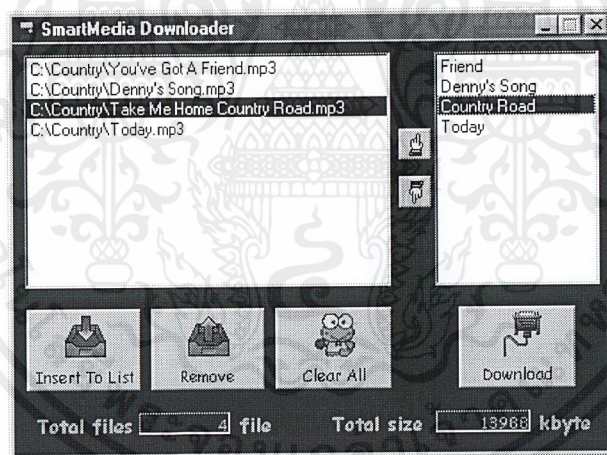
ความสามารถนี้จะใช้ Timer/counter 2 ในการกำหนดค่าความถี่ที่ต้องการโดยมีสูตรการคำนวณดังนี้

$$\text{Clock out frequency} = \frac{\text{Oscillator frequency}}{4 \times [65536 - (RCAP2H, RCAP2L)]}$$

หมายเหตุ RCAP2H, RCAP2L คือค่าใน Timer/counter 2 ในโหมด auto reload

6.1.1.3 ชุดเก็บข้อมูล

หน่วยความจำที่ใช้เก็บข้อมูลของเครื่องดนตรีหัตถ์นี้ได้แก่สมาร์ทมีเดีย ซึ่งไฟล์ข้อมูลในรูปแบบ MP3 จะถูกเขียนลงในแผ่นสมาร์ทมีเดียโดยใช้โปรแกรมสื่อสารอนุกรมที่เขียนขึ้นโดยใช้ Delphi 5.0



รูปที่ 6.4 โปรแกรมที่ใช้ในการเขียนข้อมูลลงสมาร์ทมีเดีย

6.1.2 การเชื่อมต่อระหว่างแต่ละส่วน

6.1.2.1 การเชื่อมต่อระหว่างชุดควบคุมการอ่านข้อมูลกับชุดดนตรีหัตถ์

ในการทำงานของตัว MAS 3507D จะต้องโหลดข้อมูลเข้าไปเก็บไว้ในบัฟเฟอร์ภายในตัวของมันก่อน โดยในขณะที่บัฟเฟอร์ภายในของ MAS 3507D วางหรือข้อมูลกำลังจะถูกใช้หมดจะมีการส่งสัญญาณออกมาให้เต็มบัฟเฟอร์ สัญญาณนั้นก็คือสัญญาณดีมานด์ (Demand) ดังนั้นจึงต้องต่อสัญญาณนี้เข้ากับ 89S8252 เพื่อให้ตัว 89S8252 ทราบว่าชุดดนตรีหัตถ์ต้องการข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของบิตสตรีมข้อมูลเอ็มเบ็กซึ่งต้องทำการอ่านข้อมูลจากแผ่นส്മาร์ทมีเดีย ส่งไปยังพอร์ตอนุกรม SPI ที่มีความเร็วให้เลือกใช้งานหลายค่า ในโครงงานนี้เลือกใช้ความถี่ 750 kHz

6.1.2.2 การเชื่อมต่อระหว่าง MAS 3507D กับ DAC 3550A

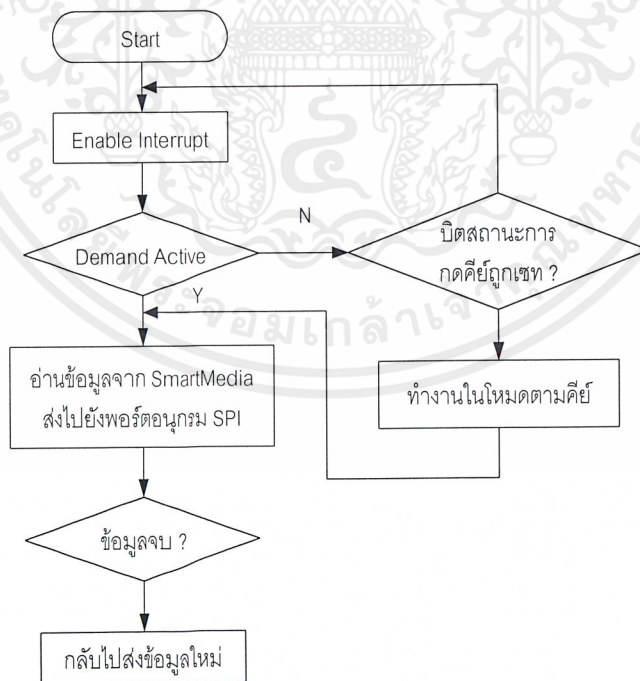
สัญญาณที่จำเป็นระหว่าง MAS 3507D กับ DAC 3550A ก็คือ สัญญาณออกดิโอที่ถอดรหัสออกมาได้ในรูปแบบดิจิทัล และสัญญาณนาฬิกา

ในส่วนของข้อมูลออกดิโอที่ถอดรหัสได้จะมีสัญญาณที่ต้องเชื่อมต่ออยู่ 3 สัญญาณ คือ ข้อมูลดิจิทัล สัญญาณนาฬิกาและสัญญาณบอกเฟรมข้อมูล

สำหรับสัญญาณนาฬิกานั้นตัว DAC 3550A จะเป็นตัวสร้างจากวงจรออสซิลเลเตอร์ภายในเพื่อป้อนกลับไปยังตัว MAS 3507D

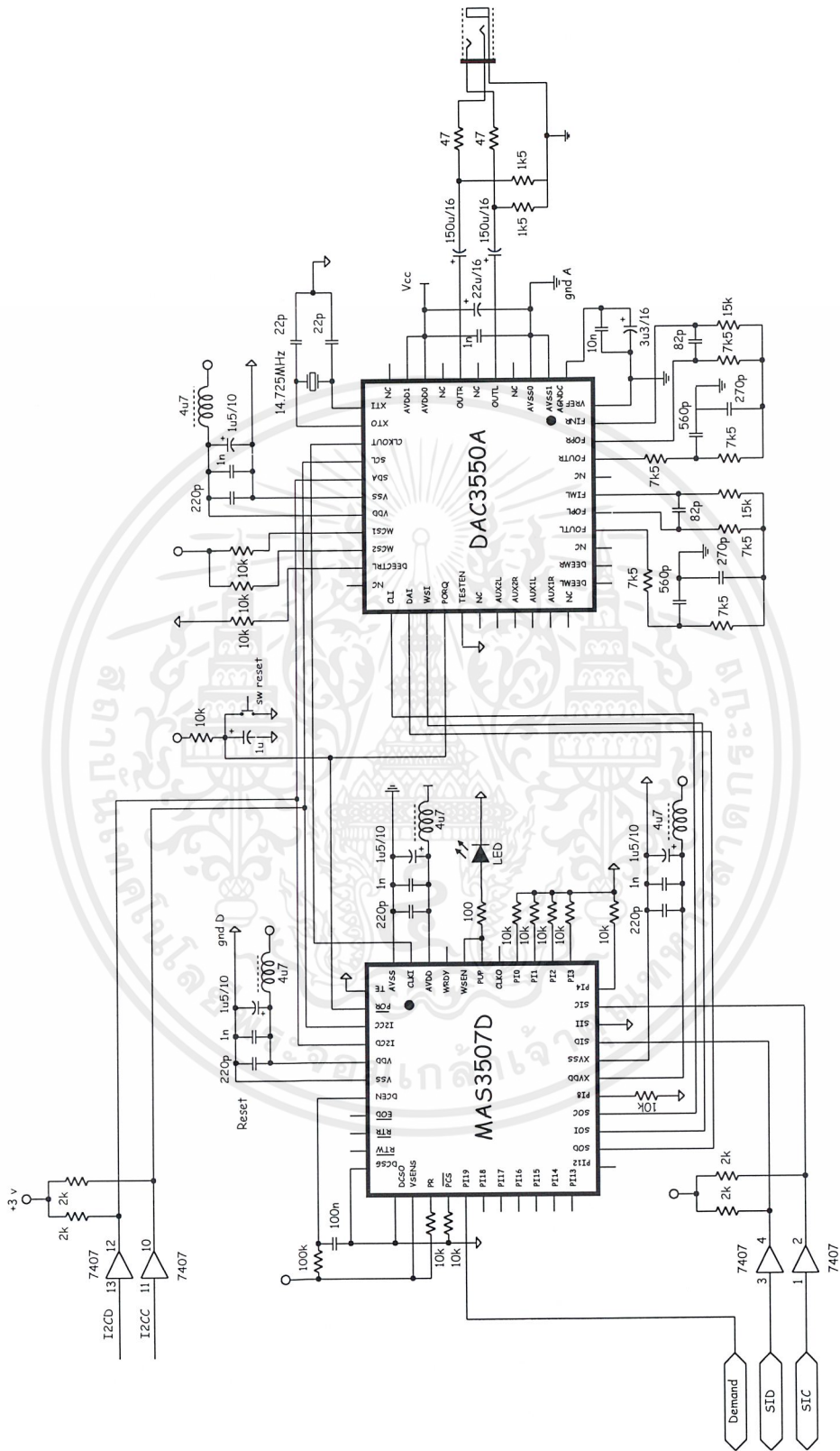
6.1.2.3 การเชื่อมต่อระหว่างชุดถอดรหัสกับแผ่นส്മาร์ทมีเดีย

วงจรส่วนนี้แบ่งออกเป็น 2 ส่วนหลักคือ ส่วนที่ใช้ในการส่งสัญญาณควบคุมและส่วนที่ใช้สำหรับการส่งข้อมูลของแผ่นส്മาร์ทมีเดียดังรูปที่ 6.7 และ 6.8



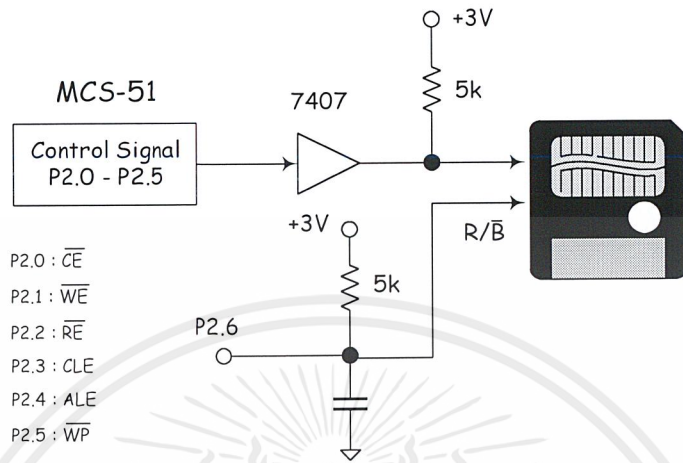
รูปที่ 6.5 ไฟล์ชาร์ทการทำงาน โดยรวมของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

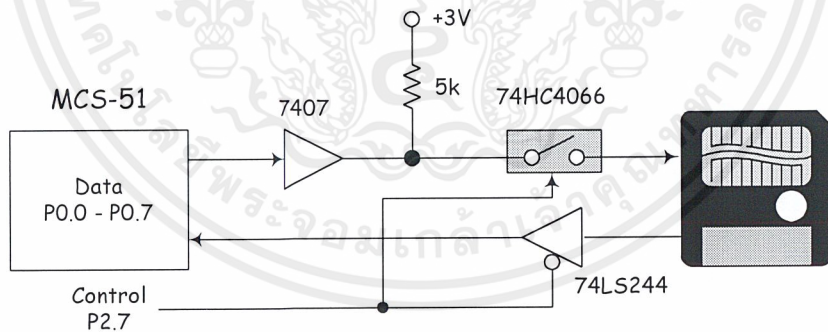


รูปที่ 6.6 วงจรถอดรหัสสัญญาณ MP3

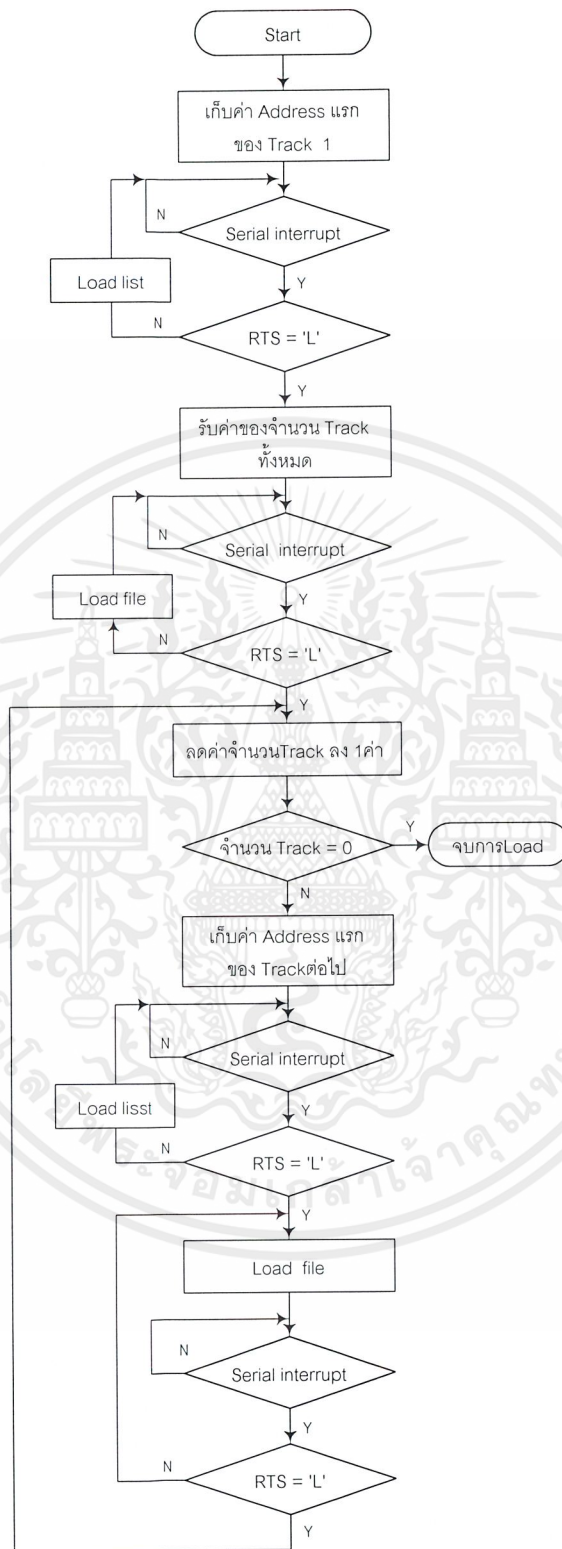
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 วงจรเชื่อมต่อส่วนควบคุมของสมาร์ทมีเดีย



รูปที่ 6.8 วงจรเชื่อมต่อส่วนข้อมูลของสมาร์ทมีเดีย



รูปที่ 6.9 โฟลว์ชาร์ทการดาวน์โหลดข้อมูลไฟล์ MP3ลงสมาร์ทมิเดีย

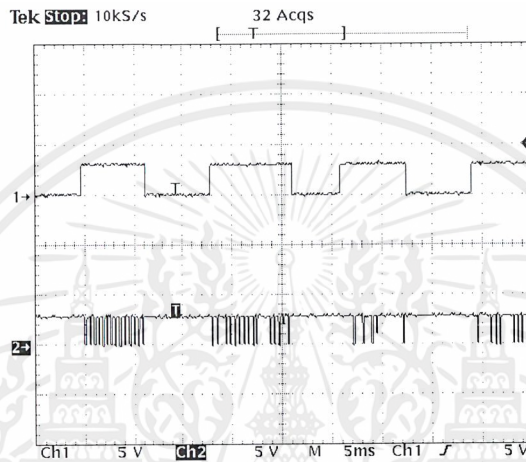
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

การทดลองและผลการทดลอง

7.1 การวัดสัญญาณอินพุทของ MAS 3507D

7.1.1 สัญญาณดีมานด์ (Demand) และสัญญาณอินพุท (Bit Stream)



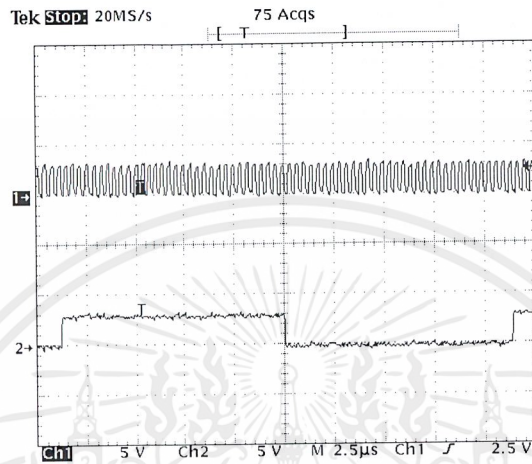
รูปที่ 7.1 สัญญาณดีมานด์ (รูปบน) กับสัญญาณอินพุท (รูปล่าง)

จากผลการทดลองรูปที่ 7.1 พบว่าจะมีการส่งข้อมูลให้กับ MAS 3507D ในช่วงที่สัญญาณดีมานด์เป็น High

7.2 การวัดสัญญาณเอาต์พุทของ MAS 3507D

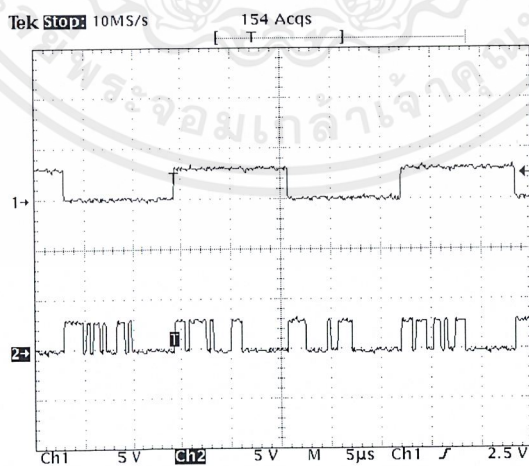
สัญญาณเอาต์พุทที่ได้จากการถอดรหัสของ MAS 3507D จะมีสัญญาณ 3 สัญญาณ ได้แก่ สัญญาณข้อมูลเอาต์พุท (SOD) , สัญญาณนาฬิกาเอาต์พุท (SOC) และสัญญาณเฟรมเอาต์พุท (SOI) ทำการวัดสัญญาณต่างๆเปรียบเทียบกับกันดังนี้

7.2.1 สัญญาณนาฬิกาของข้อมูลเอาต์พุต (SOC) กับสัญญาณเฟรมของข้อมูลเอาต์พุต (SOI)



รูปที่ 7.2 สัญญาณนาฬิกาของข้อมูลเอาต์พุต (SOC) (รูปบน)
กับสัญญาณเฟรมของข้อมูลเอาต์พุต (SOI) (รูปล่าง)

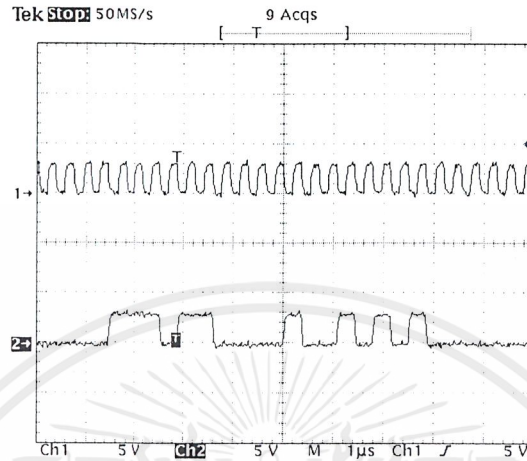
7.2.2 สัญญาณเฟรมของข้อมูลเอาต์พุต (SOI) กับ สัญญาณข้อมูลเอาต์พุต (SOD)



รูปที่ 7.3 สัญญาณเฟรมของข้อมูลเอาต์พุต (SOI) (รูปบน)
กับ สัญญาณข้อมูลเอาต์พุต (SOD) (รูปล่าง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.3 สัญญาณนาฬิกาของข้อมูลเอาต์พุต (SOC) กับ สัญญาณข้อมูลเอาต์พุต (SOD)

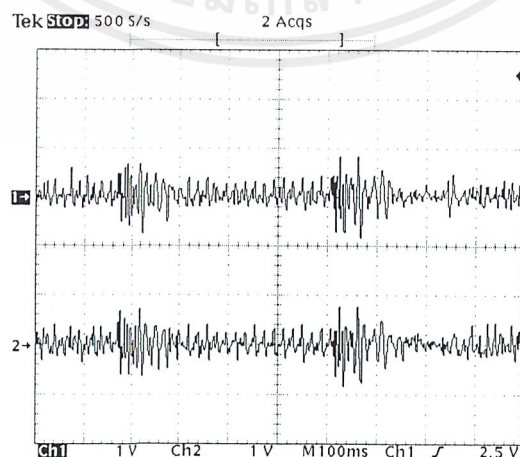


รูปที่ 7.4 สัญญาณนาฬิกาของข้อมูลเอาต์พุต (SOC) (รูปบน)
กับ สัญญาณข้อมูลเอาต์พุต (SOD) (รูปล่าง)

สัญญาณที่วัดได้ดังรูป 7.2 ช่วงที่สัญญาณเฟรมข้อมูลเป็น High จะทำการนับสัญญาณนาฬิกาเอาต์พุตได้ 32 ลูก และในช่วงที่สัญญาณเฟรมเป็น Low ก็จะทำกรนับได้ 32 ลูกเช่นเดียวกัน
สัญญาณที่วัดได้ดังรูป 7.4 จะเป็นสัญญาณของข้อมูลเอาต์พุตที่ได้มาจากการถอดรหัสของ MAS 3507D โดยสัญญาณนี้จะซิงโครไนซ์กับสัญญาณนาฬิกา

7.3 การวัดสัญญาณเอาต์พุตของ DAC 3550A

สัญญาณเอาต์พุตของ DAC 3550A จะเป็นสัญญาณเสียง ซึ่งทำการวัดสัญญาณได้ดังรูป 7.5



รูป 7.5 สัญญาณเอาต์พุตของ DAC 3550A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 7.5 สัญญาณเสียงทางด้านซ้ายจะเป็นดังรูปบน และสัญญาณเสียงทางด้านขวาจะเป็นดังรูปล่าง

7.4 การวัดสัญญาณเอาต์พุตของขา PIO ของ MAS 3507D

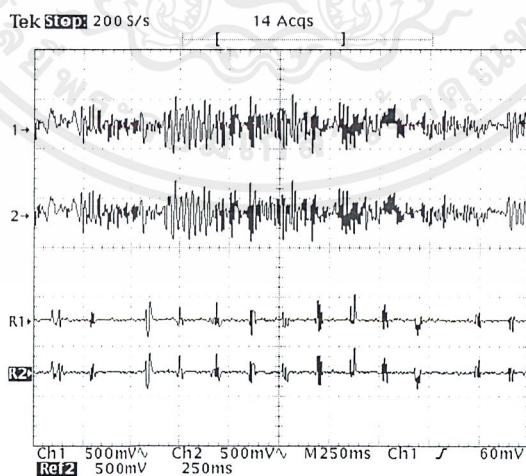
ทำการวัดสัญญาณเอาต์พุตของขา PIO เพื่อตรวจสอบการทำงานของ MAS 3507D ในขณะทำการถอดรหัสสัญญาณ ได้ค่าแรงดันดังตารางที่ 7.1

ตารางที่ 7.1 ผลการวัดแรงดันของขา PIO

ขา PIO	แรงดัน (Volt)
PI18	3 V
PI17	3 V
PI13	0 V
PI12	3 V

7.5 การวัดสัญญาณเสียงเอาต์พุตของ DAC 3550A

ของเสียงที่มีความเร็วของสัญญาณนาฬิกาในการส่งข้อมูล 750 kHz เปรียบเทียบกับ 93.75 kHz



รูปที่ 7.6 สัญญาณเสียงเอาต์พุตของ DAC 3550A ของเสียงที่มีความเร็วของสัญญาณนาฬิกาในการส่งข้อมูล 750 kHz เปรียบเทียบกับ 93.75 kHz

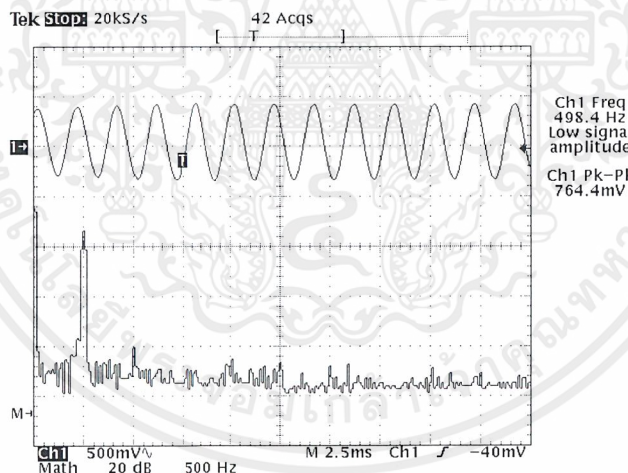
(รูปบน : สัญญาณเสียงทางด้านซ้ายจะเป็นดังรูปบน รูปล่าง : สัญญาณเสียงทางด้านขวา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเสียงที่ได้จากรูป ที่ความเร็วของสัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz เสียงที่ได้ยินจะไม่ต่อเนื่อง มีการกระตุกของเสียง และที่ความเร็วของสัญญาณนาฬิกาในการส่งข้อมูล 750 kHz เสียงที่ได้ยินจะมีความต่อเนื่องกัน ไม่มีการกระตุกของเสียง

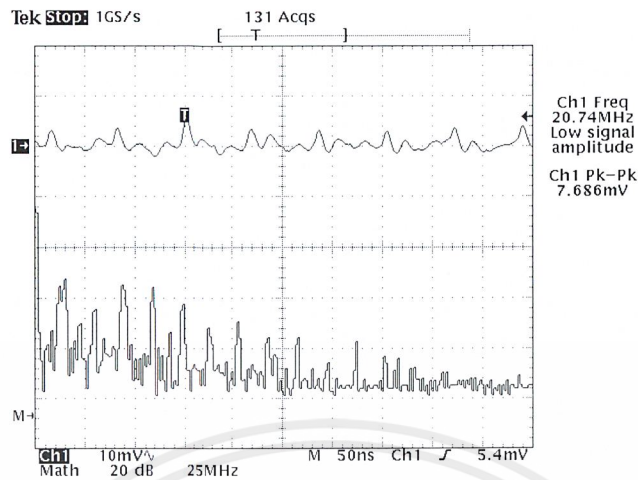
7.6 การทดลองความถูกต้องของการถอดรหัส

1. ใช้ Softwave สำเร็จรูป (ในโครงการนี้ใช้โปรแกรม Steinberg Wavelab) สร้างสัญญาณไซน์ความถี่ 500 Hz ซึ่งสัญญาณชาชนนี้เปรียบเสมือนสัญญาณเสียงซึ่งมีความถี่เดียว จากนั้นทำการแปลงสัญญาณชาชนที่ได้ให้อยู่ในรูปแบบ MP3 ที่มีอัตราการส่งข้อมูลและอัตราการแซมปลิงขนาดต่างๆกัน ดังนี้ 128 kb/s-44.1 kHz, 96 kb/s-44.1 kHz, 48 kb/s-22.05 kHz, 24 kb/s- 11.025 kHz
2. นำไฟล์รูปแบบ MP3 ทั้ง 4 มาทำการบันทึกลง EPROM เพื่อป้อนเป็นอินพุตแก่ระบบ
3. วัดสัญญาณเอาต์พุตที่ได้โดยทำการวัดรูปคลื่นและสเปกตรัมของสัญญาณเพื่อตรวจสอบผลการถอดรหัสซึ่งผลลัพธ์ที่ได้แสดงดังรูปที่ 7.7-7.14

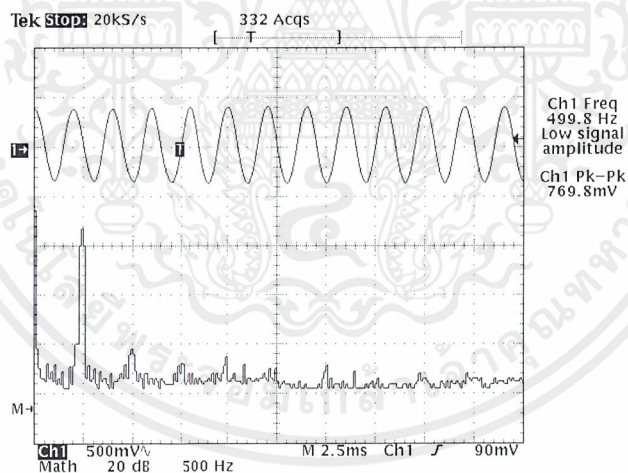


รูปที่ 7.7 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz กับสัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 128 kb/s

(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

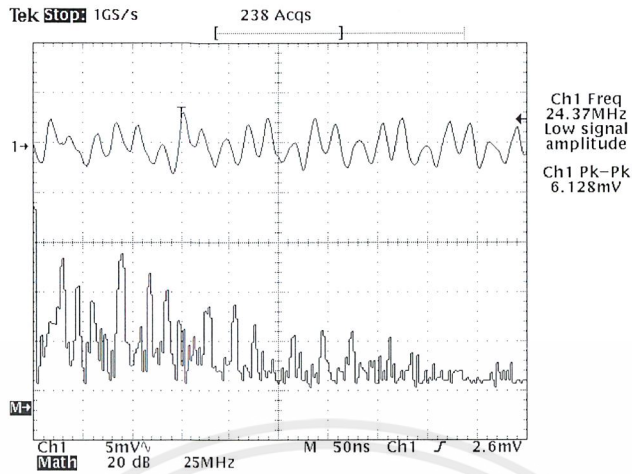


รูปที่ 7.8 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz กับ สัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 128 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

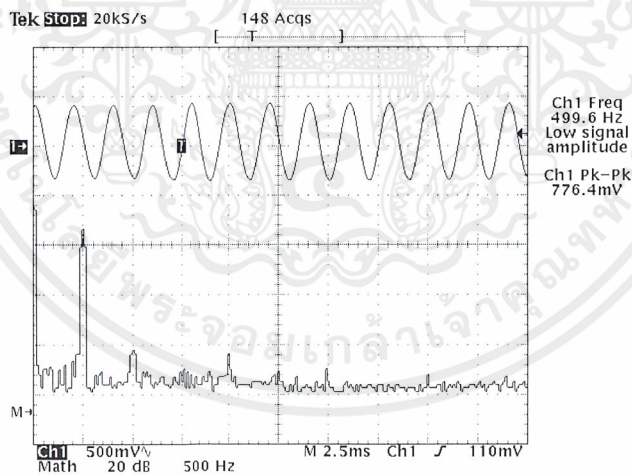


รูปที่ 7.9 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz กับ สัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 96 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

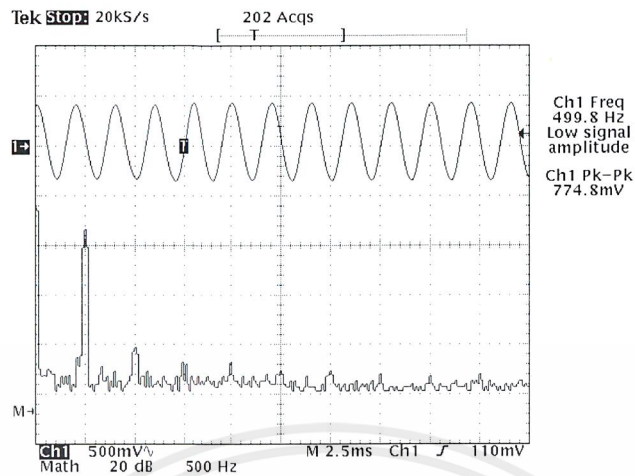
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



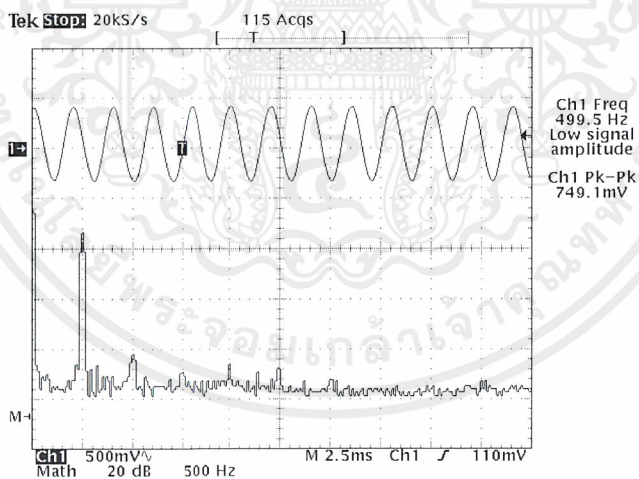
รูปที่ 7.10 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz กับ สัญญาณ ไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 96 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)



รูปที่ 7.11 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz กับ สัญญาณ ไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 48 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

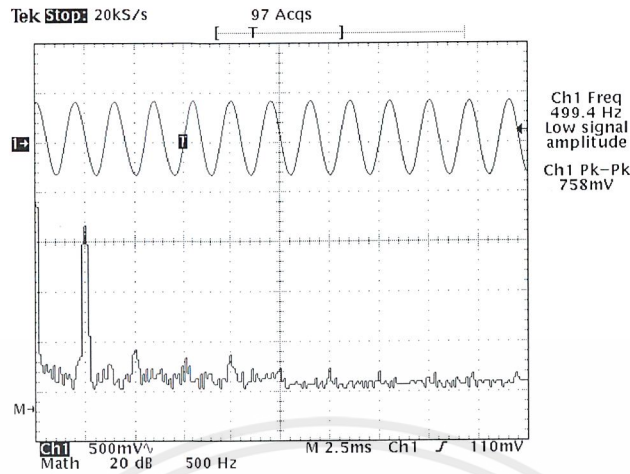


รูปที่ 7.12 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz กับ สัญญาณ ไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 48 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)



รูปที่ 7.13 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 750 kHz กับ สัญญาณ ไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 24 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.14 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้สัญญาณนาฬิกาในการส่งข้อมูล 93.75 kHz กับ สัญญาณไฟล์ MP3 ที่มีรูปแบบการส่งข้อมูล 24 kb/s
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

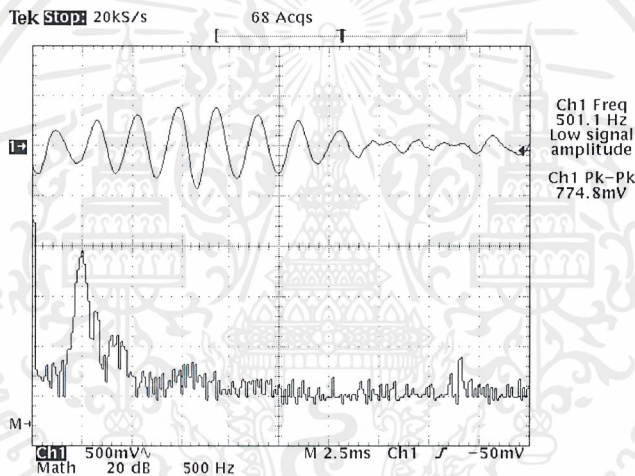
ตารางที่ 7.2 ผลการถอดรหัสของไฟล์รูปแบบ MP3 ที่มีอัตราการส่งข้อมูลและการแซมปลิ่งที่แตกต่างกัน

รูปแบบการส่งข้อมูลไฟล์ MP3	สัญญาณนาฬิกาของการส่งข้อมูล	
	750 kHz	93.75 kHz
รูปแบบการส่งข้อมูล 128 kb/s อัตราการแซมปลิ่ง 44.1 kHz	สามารถถอดรหัสได้	ไม่สามารถถอดรหัสได้
รูปแบบการส่งข้อมูล 96 kb/s อัตราการแซมปลิ่ง 44.1 kHz	สามารถถอดรหัสได้	ไม่สามารถถอดรหัสได้
รูปแบบการส่งข้อมูล 48 kb/s อัตราการแซมปลิ่ง 22.05 kHz	สามารถถอดรหัสได้	สามารถถอดรหัสได้
รูปแบบการส่งข้อมูล 24 kb/s อัตราการแซมปลิ่ง 11.025 kHz	สามารถถอดรหัสได้	สามารถถอดรหัสได้

จากผลการทดลองรูปที่ 7.7 ถึงรูปที่ 7.14 เป็นรูปผลการวัดเอาต์พุตของ DAC 3550A เมื่อใช้ความถี่ในการแซมปลิงและรูปแบบการส่งข้อมูลที่แตกต่างกันซึ่งสามารถรวบรวมได้ดังตารางที่ 7.2 นั้นพบว่า การใช้สัญญาณนาฬิกาของการส่งข้อมูลที่มีความถี่ 93.75 kHz นั้นสามารถถอดรหัสได้ถูกต้องเมื่อรูปแบบการส่งข้อมูลมีค่าน้อยกว่า 96 kb/s

7.7 การทดลองเพื่อตรวจสอบ Bad Block ในแผ่นส്മาร์ทมีเดีย

นำไฟล์ข้อมูล MP3 ที่มีอัตราการส่งข้อมูลและอัตราการแซมปลิง 128 kb/s-44.1 kHz ของสัญญาณชายน์ความถี่ 500 Hz ซึ่งเป็นชุดเดียวกับการทดลองตอนที่แล้วมาเขียนลงแผ่นส്മาร์ทมีเดียที่ทุกๆ ตำแหน่งจากนั้นวัดสัญญาณที่ถอดรหัสได้



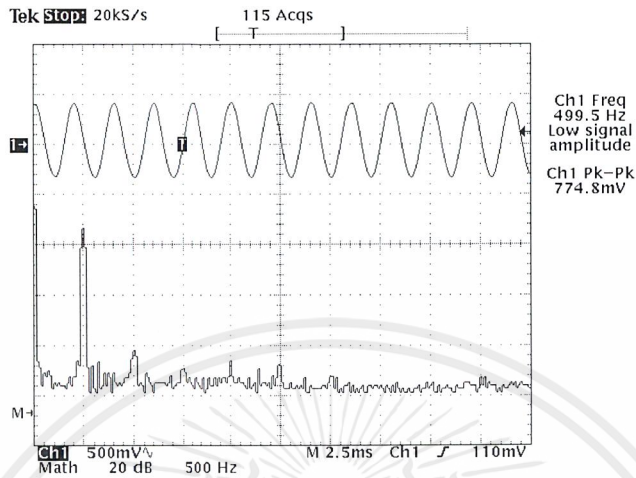
รูปที่ 7.15 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้แหล่งข้อมูลจากส്മาร์ทมีเดีย (รูปแบบ : สัญญาณเอาต์พุตจาก DAC 3550A รูปถ่าย : สเปกตรัมของสัญญาณเอาต์พุต)

จะพบว่าสัญญาณที่ถอดรหัสได้มีรูปร่างที่ผิดปกติไปเมื่อเทียบกับผลการทดลองการถอดรหัสไฟล์ข้อมูล MP3 ที่อัดลง EPROM ในรูปที่ 7.7 ซึ่งสาเหตุนี้เกิดเนื่องมาจากมี Bad Block ในแผ่นส്മาร์ทมีเดีย ทำให้ข้อมูลที่อ่านได้ไม่ต่อเนื่อง

7.8 การทดลองความถูกต้องของการถอดรหัสหลังจากตรวจสอบพบตำแหน่ง Bad Block ในแผ่นส്മาร์ทมีเดีย

นำไฟล์ข้อมูล MP3 ที่มีอัตราการส่งข้อมูลและอัตราการแซมปลิง 128 kb/s-44.1 kHz ของสัญญาณชายน์ความถี่ 500 Hz ซึ่งเป็นชุดเดียวกับการทดลองตอนที่แล้วมาเขียนลงแผ่นส്മาร์ทมีเดีย ณ ตำแหน่งที่ไม่ใช่ Bad Block จากนั้นวัดสัญญาณที่ถอดรหัสได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7.16 สัญญาณเอาต์พุตจาก DAC 3550A เมื่อใช้แหล่งข้อมูลจากสมาร์ตมีเดีย
(รูปบน : สัญญาณเอาต์พุตจาก DAC 3550A รูปล่าง : สเปกตรัมของสัญญาณเอาต์พุต)

จะพบว่าสัญญาณที่ถอดรหัสได้มีรูปร่างที่ถูกต้องเมื่อเทียบกับผลการทดลองการถอดรหัสไฟล์ข้อมูล MP3 ที่อัดลง EPROM ในรูปที่ 7.7

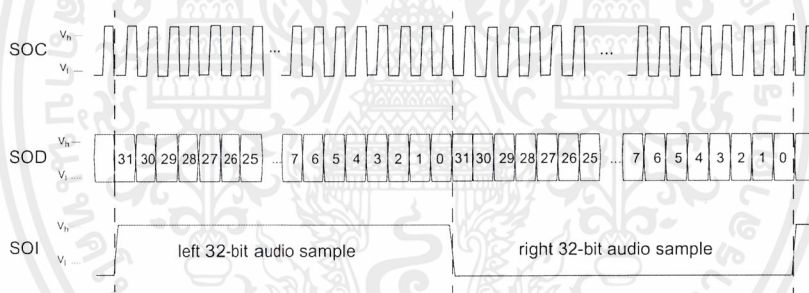
บทที่ 8

สรุปและวิจารณ์ผลการทดลอง

สรุปผลการทดลอง

1. เนื่องจาก MAS3507D จะมีการส่งสัญญาณดีมานด์ (demand) active high ออกมาในขณะที่ที่บัฟเฟอร์ภายในของ MAS3507Dว่างหรือข้อมูลกำลังจะถูกถอดรหัสออกไปหมด ดังนั้นชุดควบคุมจะทำการส่งข้อมูล ดังรูป 7.1

2. เนื่องจากในการทำงานของ MAS3507D สามารถเลือกโหมดของข้อมูลเอาต์พุตให้มีค่า 16 หรือ 32 บิต/ แซมเปิล โคร่งงานนี้เราเลือกให้ข้อมูลเอาต์พุตเป็นแบบ 32 บิต/ แซมเปิล จะมีรูปแบบของสัญญาณเป็นดังรูปที่ 8.1



รูปที่ 8.1 Timing Diagram ของการเชื่อมต่อ SDO ในโหมด 32 บิต/ แซมเปิล

จากผลการทดลองดังรูปที่ 7.2 ,7.3 และ 7.4 จะได้ว่าสัญญาณสอดคล้องกับสัญญาณในรูปแบบที่ 8.1 แสดงว่าMAS3507D สามารถถอดรหัสข้อมูลเสียงในรูปแบบ MP3 เป็นสัญญาณออกไอโอที่เป็นดิจิทัลได้

3. สัญญาณเอาต์พุตที่ได้จาก MAS3507D จะเป็นสัญญาณดิจิทัลที่ผ่านการถอดรหัสแล้ว (สัญญาณวัดได้ดังรูปที่ 7.2, 7.3 และ 7.4) ซึ่งสัญญาณนี้จะส่งต่อไปยังชิป DAC3550A เพื่อทำการแปลงสัญญาณดิจิทัลเป็นอนาลอกซึ่งก็คือสัญญาณเสียงที่วัดได้ดังรูปที่ 7.5

4. จากผลการทดลองวัดสัญญาณเอาต์พุทของขา PIO ของ MAS3507D ซึ่งเป็นขาออกสถานะของข้อมูลที่นำมาถอดรหัส ในตารางที่ 7.1 นั้นพบว่าระดับสัญญาณลอจิกที่ได้มีดังนี้

ขา PI18, PI17 เป็นลอจิก 11

ขา PI13, PI12 เป็นลอจิก 01

เมื่อนำค่าที่ได้นี้ไปทำการเปรียบเทียบกับค่าในตาราง 3.4 (บทที่ 3) จะพบว่า

จากค่าลอจิกที่วัดได้จากขา PI18, PI17 จะได้ MPEG INDEX = MPEG -1

จากค่าลอจิกที่วัดได้จากขา PI13, PI12 จะได้ MPEG Layer ID = Layer 3

แสดงว่าข้อมูลที่ถอดรหัสได้เป็นการถอดรหัสแบบ MPEG 1 Layer 3

5. จากผลการทดลองในตอนที่ 7.5 เป็นการทดลองเปลี่ยนค่าสัญญาณนาฬิกาของการส่งข้อมูลเมื่อใช้สัญญาณนาฬิกาที่มีความถี่ต่ำกว่าความเร็วของการส่งข้อมูลซึ่งกำหนดมาที่ส่วนหัวของไฟล์ MP3 พบว่าการถอดรหัสผิดพลาดโดยสังเกตจากเสียงเพลงที่ได้มีความผิดพลาดและมีการกระตุกมากจนไม่สามารถรับฟังได้

6. จากการทดลองเรื่องความถูกต้องของการถอดรหัส สามารถสรุปได้ว่าความถี่ของสัญญาณนาฬิกาของการส่งข้อมูลที่จะส่งให้กับตัวชิปถอดรหัสนั้นต้องมีมากกว่าความเร็วของการส่งข้อมูลซึ่งกำหนดมาที่ส่วนหัวไฟล์ MP3 เพื่อให้ผลการถอดรหัสที่ได้มีความถูกต้อง ทั้งนี้เนื่องจากถ้าอัตราการส่งข้อมูลน้อยกว่าที่ระบุมาที่หัวไฟล์แล้วนั้นปริมาณข้อมูลที่ส่งให้กับตัวถอดรหัสจะไม่เพียงพอ ทำให้การถอดรหัสผิดพลาดได้ ซึ่งในการทดลองนั้นใช้สัญญาณชาयन 500 Hz มาทำการบันทึกในรูปแบบ MP3 ที่มีความเร็วในการส่งข้อมูลแตกต่างกัน ในรูปที่ 6.8 และ 6.10 นั้นเป็นการใช้ความถี่ของสัญญาณนาฬิกาในการส่งข้อมูลที่น้อยกว่าความเร็วของการส่งข้อมูลซึ่งกำหนดมาที่หัวไฟล์ MP3 ทำให้สัญญาณเอาต์พุทที่ถอดรหัสออกมาได้มีความผิดพลาดอย่างมากซึ่งผลที่ได้ควรเป็นรูปชาयนที่มีความถี่ 500 Hz

7. จากการทดลองการใช้งานสมาร์ทมิเดีย พบว่าเกิดปัญหาขึ้นในการเข้าถึงข้อมูลเนื่องจากมี Bad Block ซึ่งในทางปฏิบัติจำเป็นต้องตรวจสอบหาตำแหน่งที่เป็น Bad Block เหล่านี้เพื่อหลีกเลี่ยงการใช้งานหน่วยความจำในบริเวณนั้น

ปัญหาและอุปสรรค

1. แหล่งข้อมูลเกี่ยวกับการใช้งานแผ่นส്മาร์ทมีเดียมีอยู่อย่างจำกัด ทำให้การศึกษการใช้งานเป็นไปได้ยาก
2. เนื่องจากซ็อกเก็ตที่ใช้สำหรับเชื่อมต่อแผ่นส്മาร์ทมีเดียเข้ากับวงจรควบคุมไม่มีวางขายตามท้องตลาดทั่วไป ทำให้ต้องสร้างกลไกในส่วนนี้ขึ้นเอง อีกทั้งรูปร่างของแผ่นส്മาร์ทมีเดียมีลักษณะที่ยากต่อการตรวจสอบการสัมผัสกันของแผ่นส്മาร์ทมีเดียกับซ็อกเก็ตด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ISO/IEC International Standard IS 11172-3, “Information Technology-Coding of Moving Pictures and Associated Audio for Digital Storage Media at up about 1.5 Mbits/s Part3:Audio”,1993
2. ประเมษฐ์ ประนายนันท์ ปิยพงศ์ เผ่าวนิช , “คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ MCS-51” ,บริษัท ซีอีคยูเคชั่น (มหาชน)
3. วิบูลย์ ชื่นแขก , “ไมโครโปรเซสเซอร์” ,สำนักพิมพ์สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
4. SSFDC Forum Technical Committee. “SmartMedia Physical Format Specifications” [Online]. Available : <http://www.ssfdc.or.jp>.
5. SSFDC Forum Technical Committee. “SmartMedia Electrical Specifications” [Online]. Available : <http://www.ssfdc.or.jp>.