

เครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าผ่านคู่สายโทรศัพท์  
ELECTRICS APPLIANCES CONTROLLER VIA TELEPHONE LINE



เลขหม.....  
เลขทะเบียน..... 42630  
วัน, เดือน, ปี..... 5 ส.ย. 2545

b.....  
i.....

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์เรื่อง

เครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าผ่านคู่สายโทรศัพท์

ELECTRIC APPLIANCES CONTROLLER

VIA TELEPHONE LINE

จัดทำโดย

นายนิติพนธ์

เศรษฐภักดี

เลขประจำตัว

41013175

นายวัลลพ

คำหนูไทย

เลขประจำตัว

41013190

อาจารย์ที่ปรึกษา

ดร.อภิรักษ์

ธนชยานนท์

.....อาจารย์ที่ปรึกษา

(ดร.อภิรักษ์ ธนชยานนท์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# เครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าผ่านสายโทรศัพท์

โดย นายนิติพนธ์ เศรษฐภักดี 41013175  
นายวัลลพ คำหนูไทย 41013190

อาจารย์ที่ปรึกษา อาจารย์ อภินันท์ ธนชยานนท์  
ภาคเรียนที่ 2 ปีการศึกษา 2543

บทคัดย่อ

โครงการนี้เป็นการนำเสนอเครื่องควบคุมเปิด/ปิดอุปกรณ์ไฟฟ้า โดยการนำไมโครคอนโทรลเลอร์ตระกูลMCS-51 มาประยุกต์ใช้งานร่วมกับโทรศัพท์ที่มีอยู่ตามบ้านเรือนให้เกิดประโยชน์สูงสุด ซึ่งระบบที่ทำการออกแบบนี้จะเป็นระบบที่ป้องกันการสิ้นเปลืองพลังงานไฟฟ้าจากการลืมปิดเครื่องใช้ไฟฟ้าภายในบ้านเมื่อออกไปทำธุระนอกบ้านและเพื่อเป็นการป้องกันภัยได้อีกทางหนึ่ง เนื่องจากการทำงานของเครื่องนี้สามารถที่จะตั้งเวลาในการเปิด/ปิดอุปกรณ์ที่ต่อใช้งานกับเครื่องได้ตามเวลาที่เรารต้องการ โดยการตั้งเวลามาตรฐานที่ตัวเครื่องก่อนนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**ELECTRIC APPLIANCES CONTROLLER  
VIA TELEPHONE LINE**

BY MR.NITIPON SETTAPAKDEE

MR.WANLOP DAMNUTHAI

ADVISOR DR.APINUNT HANACHAYANONT

FIRST SEMESTER , ACADEMIC YEAR 2000

**ABSTRACT**

This project presents an electric appliance controller by using telephone line. The MCS-51 series microcontroller is used the telephone system, which is the basic of communication system to all homes. The designed system is used conserve electric energy in case of nobody is at home and it is also prevented from any problem such as fire , thief atc. Otherwise, this project can setting time for ON/OFF electric appliance too.

## กิตติกรรมประกาศ

การทำปฏิญานินพนธ์เรื่อง เครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้า ได้รับความร่วมมือและความช่วยเหลือจากบุคคลหลายท่าน ไม่ว่าจะเป็นอาจารย์ที่ปรึกษา ดร. อภินันท์ ธนชยานนท์ รวมทั้งเพื่อน ๆ ที่คอยให้คำแนะนำในเรื่องต่าง ๆ รวมทั้งแหล่งที่ค้นหาข้อมูลเกี่ยวกับปฏิญานินพนธ์เล่มนี้ด้วย รวมทั้งสถานที่ที่ใช้ในการทดลองโครงการด้วย

ผู้จัดทำต้องขอขอบุคคลต่าง ๆ ที่มีส่วนร่วมทุกท่านและที่สำคัญที่สุดขอขอบคุณบิดามารดา และบรรดาพี่น้องทุกคนที่คอยเป็นกำลังใจที่ดีและอำนวยความสะดวกในเรื่องต่าง ๆ เป็นอย่างดีเยี่ยมเสมอมา

นิติพนธ์ เศรษฐภักดิ์  
วัลลพ คำหนูไทย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## คำนำ

เนื่องจากในปัจจุบันการนำไมโครคอนโทรลเลอร์มาใช้งานเป็นที่นิยมและแพร่หลายมาก เพราะมีความสะดวกและง่ายกับการใช้งาน เพียงเรานำโปรแกรมที่เราได้ทำการเขียนไว้แล้วไปทำการโปรแกรมลงไปที่ตัวไมโครคอนโทรลเลอร์เราก็สามารถที่จะใช้งานไมโครคอนโทรลเลอร์เป็นตัวควบคุมในแบบต่าง ๆ ที่เราทำการโปรแกรมไว้ได้แล้ว และในโครงการนี้ก็เช่นกันเป็นการนำไมโครคอนโทรลเลอร์มาโปรแกรมเป็นตัวควบคุมการตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าโดยผ่านทางคู่สายโทรศัพท์บ้านทั่ว ๆ ไป โดยการออกแบบจะอาศัยหลักการพื้นฐานและสัญญาณต่าง ๆ ของโทรศัพท์ เนื่องจากไมโครคอนโทรลเลอร์จะทำงานตามเงื่อนไขที่กำหนดจากระดับของสัญญาณดิจิทัลคือ “0” และ “1” ดังนั้นตัวฮาร์ดแวร์ที่ใช้งานจะทำการออกแบบให้ใช้งานกับสัญญาณดิจิทัลเพื่อที่จะใช้ควบคุมร่วมกับไมโครคอนโทรลเลอร์ได้

ดังนั้นโครงการนี้จึงเป็นอีกโครงการหนึ่งที่น่าสนใจที่เรียนมาประยุกต์ใช้งานให้เกิดประโยชน์ขึ้น

นายนิคพันธ์ เศรษฐภักดี

นายวัลลพ คำหนูไทย

## สารบัญ

บทที่	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
คำนำ	IV
สารบัญ	V
สารบัญภาพ	VII
บทที่ 1 บทนำ	
1.1 ความเป็นมาของโครงการ	1
1.2 วัตถุประสงค์ของโครงการ	2
บทที่ 2 ทฤษฎีและหลักการ	
2.1 ทฤษฎีเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล MCS-51	3
2.1.1 สถาปัตยกรรมของ 8051	6
2.1.2 หน่วยความจำของ 8051	8
2.1.3 หน่วยความจำข้อมูลภายใน	8
2.1.4 หน่วยความจำข้อมูลภายนอก	11
2.1.5 พอร์ตอินพุท/เอาต์พุทของ 8051	12
2.1.6 พอร์ตแบบขนานของ 8051	12
2.1.7 โครงสร้างการทำงานของ พอร์ต 8051	12
2.1.8 การใช้งานเป็นพอร์ตอินพุท	13
2.1.9 การใช้งานเป็นพอร์ตเอาต์พุท	13
2.2 ทฤษฎีเบื้องต้นเกี่ยวกับโทรศัพท์	17
2.2.1 สัญญาณพื้นฐานขององค์การโทรศัพท์	20
2.2.2 ระบบการต่อของเครื่องชุมสายโทรศัพท์ และสัญญาณที่คู่สายโทรศัพท์	21
2.3 หลักการทำงานของซีลีย์	24
บทที่ 3 หลักการทำงานและออกแบบ	
3.1 ส่วนการควบคุมการสื่อสารระหว่างเครือข่าย	26
3.2 ส่วนตรวจจับสัญญาณ Ringing Tone	27
3.3 ส่วนควบคุมการยกหู / วางหู (Control Handset)	28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่	หน้า
3.4 ส่วนการถอดรหัสและการเข้ารหัสความถี่คู่ (DTMF Decoder and Encoder Unit)	29
3.4.1 ภาคกรองสัญญาณความถี่	30
3.4.2 ภาคถอดรหัสสัญญาณคีย์ที่เอ็มเอฟ	31
3.4.3 ภาคถอดรหัสความถี่คู่	32
3.4.4 ภาคตรวจสอบสัญญาณ	33
3.4.5 ภาคกำเนิดความถี่	35
3.5 ส่วน VOICE MEMORY	36
3.6 การทำงานและการออกแบบส่วนส่งงานโทรศัพท์	37
3.6.1 สัญญาณตอบสนองไปยังผู้ใช้	38
3.7 อนาคตของไอพีโอไอโซเลเตอร์/คัปเปิลเลอร์	39
3.7.1 อุปกรณ์ทางด้านอินพุต	
3.7.2 อุปกรณ์ทางด้านเอาต์พุต	
บทที่ 4 การใช้งานเครื่องตั้งเวลาเปิดปิดอุปกรณ์ผ่านสายโทรศัพท์	
4.1.1 เสียงตอบรับการส่งงานจาไอซีบนที่กเสียง	43
4.1.2 เริ่มการติดต่อ(โทรเข้า)แล้วเครื่องเป็นตัวรับสาย	43
4.1.3 การตั้งรหัสผ่านใหม่	43
4.1.4 การตั้งจำนวนครั้งของกระดิ่ง	43
4.1.5 การตั้งเวลามาตรฐาน	43
4.1.6 การเปิดอุปกรณ์ไฟฟ้าที่ต้องการ	44
บทที่ 5 การทดลองและผลการทดลอง	
5.1 การทดลอง	45
5.2 ผลการทดลอง	46
บทที่ 6 สรุปผลการทดลองและแนวทางการพัฒนา	
6.1 ปัญหาที่เกิดขึ้นและข้อจำกัดของโครงการ	53
6.2 แนวทางในการพัฒนา	54
บรรณานุกรม	
ภาคผนวก	
ภาคผนวก ก	
ภาคผนวก ข	
ภาคผนวก ค	

## สารบัญภาพ

รูปที่		หน้า
รูปที่	2.1 แสดงการกำหนดขาของ 8051 เบอร์ AT89C51	3
รูปที่	2.2 แสดงการต่อ Oscillator and External Clock	4
รูปที่	2.3 แสดงสถาปัตยกรรมของ AT89C51	6
รูปที่	2.4 แสดงสัญญาณต่าง ๆ ที่ใช้ในการติดต่อกับหน่วยความจำภายนอก	7
รูปที่	2.5 แสดงตำแหน่งของรีจิสเตอร์และค่าหลังการรีเซ็ต	9
รูปที่	2.6 บิตของรีจิสเตอร์ TCON	14
รูปที่	2.7 รีจิสเตอร์ TMOD	16
รูปที่	2.8 การเลือกโหมดของ Timer	17
รูปที่	2.9 แสดง block diagram ของเครื่องรับ โทรศัพท์	18
รูปที่	2.10 แสดงการจัดปุ่มและระบบสัญญาณ	19
รูปที่	2.11 แสดงสัญญาณพื้นฐาน ในเครื่องชุมสาย โทรศัพท์	22
รูปที่	2.12 แสดงสัญญาณที่ผู้เรียกทำการเรียกผู้รับ ไม่สำเร็จ	23
รูปที่	2.13 แสดงสัญญาณที่ผู้เรียกทำการเรียกผู้รับสำเร็จ	24
รูปที่	2.14 แสดงลักษณะของสัญญาณทางผู้รับเมื่อถูกเรียก	24
รูปที่	2.15 แสดงรีเลย์และการทำงานกับสนามไฟฟ้า	25
รูปที่	3.1 แสดงบล็อกโคอะแกรมของส่วนควบคุมการสื่อสารระหว่างเครือข่าย	26
รูปที่	3.2 แสดงสัญญาณเข้าและออกจากวงจรส่วนตรวจจับสัญญาณ Ringing Tone	27
รูปที่	3.3 แสดงวงจรส่วนตรวจจับสัญญาณ Ringing Tone	28
รูปที่	3.4 วงจรควบคุมการยกหู / วางหู	29
รูปที่	3.5 แสดงความถี่ที่ได้จากการกรองความถี่	30
รูปที่	3.6 แสดงรูปร่างและขาต่าง ๆ ของไอซีถอดรหัส MT-8870	31
รูปที่	3.7 ตารางแสดงการถอดรหัสคีย์ที่เอ็มเอฟเป็นรหัสไบนารี	33
รูปที่	3.8 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและ แสดงการกำหนดเวลาการ์ดไทม์ (guard time) พร้อมวิธีการคำนวณ	34
รูปที่	3.9 แสดงการต่อวงจรภาคอินพุท	35
รูปที่	3.10 แสดงการต่อวงจรผลิตความถี่	35
รูปที่	3.11 แสดงโครงสร้างคั้งตั้งของ ไอซี ISD1420	36
รูปที่	3.12 แสดงบล็อกโคอะแกรมภายในตัวไอซี	37
รูปที่	3.13 แสดงบล็อกการควบคุมการตั้งเวลาแต่ละอุปกรณ์	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่	หน้า
รูปที่ 3.14 แสดงการควบคุม 1 อุปกรณ์	39
รูปที่ 3.15 แสดงวงจรภายในพื้นฐานของอนาล็อกออปโตคัปเปลอร์	40
รูปที่ 3.16 แสดงอนาล็อกไอโซเลเตอร์/คัปเปลอร์ที่มีอุปกรณ์ อินพุทเป็น LED และมีอุปกรณ์เอาต์พุทเป็น โฟโอดีทรานซิสเตอร์	41
รูปที่ 5.1 แสดงจุดที่ทำการวัดสัญญาณทางเอาต์พุทของวงจรตรวจจับ Ringing Tone	46
รูปที่ 5.2 แสดงสัญญาณที่ได้จากการวัดที่จุด X	46
รูปที่ 5.3 แสดงวงจรที่ทำการวัดแรงดันส่วนรับสัญญาณกระดิ่ง (ก) และ ในส่วนของเสียงตอบรับการทำงาน (ข)	48
รูปที่ 5.4 แสดงตารางผลการวัดแรงดันที่จุดต่าง ๆ ของวงจรในรูปที่ 5.3	49
รูปที่ 5.5 (ก) แสดงวงจรการทำงาน	51
รูปที่ 5.4 (ข)แสดงวงจรการทำงาน	52

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาของโครงการ

ในปัจจุบันมีความเจริญก้าวหน้าทางด้านเทคโนโลยีการสื่อสารทางด้านคมนาคมอย่างรวดเร็ว มีการนำเอาเทคโนโลยีใหม่ๆ มาใช้เป็นจำนวนมาก โดยระบบการสื่อสารที่ใช้งานกันอยู่ในปัจจุบันนี้มีระบบการสื่อสารซึ่งถือกันว่าเป็นบริการพื้นฐานที่มีความจำเป็นต่อการดำเนินชีวิตประจำวัน คือ ระบบโทรศัพท์เนื่องจากเป็นระบบการสื่อสารที่ทุกคนต้องใช้ และจากการที่ระบบโทรศัพท์ที่ใช้งานกันอยู่ในปัจจุบันนี้เป็นระบบกดปุ่ม (DTMF) ซึ่งมีการส่งสัญญาณ DTMF (Dual Tone Multi Frequency) ระหว่างเครื่องโทรศัพท์และชุมสายโทรศัพท์ จึงได้นำแนวความคิดเกี่ยวกับการรับส่งสัญญาณ DTMF ของระบบโทรศัพท์มาใช้งานในการทำเป็นโครงการ “เครื่องควบคุมปิด/เปิดอุปกรณ์ไฟฟ้าผ่านสายโทรศัพท์” จากเหตุผลที่ว่า บ่อยครั้งที่มักพบกับปัญหาการปิด/เปิดเครื่องใช้ไฟฟ้าภายในบ้าน ขณะที่ออกไปทำธุระนอกบ้านหรือในกรณีลืมปิดเครื่องใช้ไฟฟ้าภายในบ้านขณะออกจากบ้านแล้ว รวมทั้งในบางครั้งไม่มีใครอยู่ในบ้านและต้องกลับบ้านค่ำมืดซึ่งในปัจจุบันนี้ มักพบปัญหาการโจรกรรมที่เกี่ยวกับการลักทรัพย์ภายในที่อยู่อาศัยวิธีที่พอจะช่วยเหลือแก้ปัญหาได้ก็คือการที่ต้องเปิดไฟฟ้าภายในบ้านไว้รอการกลับมาของเจ้าของบ้านและเพื่อเป็นการป้องกันการโจรกรรมดังกล่าว ดังนั้นจากปัญหาข้างต้นทางคณะผู้จัดทำโครงการจึงได้จัดทำโครงการ “เครื่องควบคุมตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้า” ขึ้นเพื่อเป็นการป้องกันภัยและประหยัดพลังงานไฟฟ้าได้อีกทางหนึ่ง รวมทั้งสามารถอำนวยความสะดวกให้แก่ผู้อยู่อาศัยได้อีกด้วย โดยโครงการนี้มีหลักการทำงานคือ เมื่อเจ้าของบ้านอยู่นอกบ้านสามารถที่จะโทรศัพท์เข้าไปในบ้านแล้วกรหัสผ่าน (PASSWORD) เพื่อให้ระบบการทำการเปิด/ปิด ไฟแสงสว่างเช่นไฟหน้าบ้าน รวมทั้งอุปกรณ์ไฟฟ้าภายในบ้านหรือกรหัสผ่านเพื่อทำการตรวจสอบสถานะการทำงานของเครื่องใช้ไฟฟ้าภายในบ้านที่ต่อใช้งานอยู่กับเครื่องนี้ว่าอยู่ในสถานะเปิดหรือปิดอยู่เพื่อเป็นการประคองไฟฟ้าได้อีกทางหนึ่งด้วย

โครงการนี้ออกแบบโดยใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นตัวควบคุมการทำงานของระบบ ซึ่งระบบจะทำงานเมื่อมีการเรียกเข้ามา โดยระบบจะทำการรอรับสายและรอการกรหัสสัญญาณเพื่อรอรับสัญญาณ DTMF แล้วส่งให้ไมโครคอนโทรลเลอร์แปลความหมายเพื่อไปควบคุมการเปิด/ปิดอุปกรณ์ไฟฟ้าภายในบ้าน รวมทั้งประกอบด้วยส่วนการควบคุมที่ตัวเครื่องเพื่อสามารถควบคุมการปิด/เปิดอุปกรณ์ไฟฟ้าได้ตามที่ต้องการ โดยอาศัยเป็นคีย์โทรศัพท์ที่ติดอยู่ที่ส่วนควบคุมซึ่งขั้นตอนการทำงานจะเหมือนกับส่วนของ ไมโครคอนโทรลเลอร์เพื่ออำนวยความสะดวกแก่ผู้ใช้บริการอีกทางหนึ่ง

## 1.2 วัตถุประสงค์ของโครงการ

วัตถุประสงค์ของโครงการ คือ เพื่อศึกษาหาความรู้ และประสบการณ์ที่เกี่ยวกับการทำงานของไมโครคอนโทรลเลอร์การทำงานของวงจรต่าง ๆ การเขียนโปรแกรมเพื่อควบคุมระบบการทำงานในส่วนองไมโครคอนโทรลเลอร์ และการนำความรู้ต่าง ๆ ที่เราได้รับจากการศึกษาในห้องเรียนมาปฏิบัติงานจริง ในการควบคุมการตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าภายในบ้าน โดยผ่านทางคู่สายโทรศัพท์และป้องกันภัยได้อีกทางหนึ่ง

นอกจากนี้ยังเป็นการนำเอาเครื่องโทรศัพท์มาประยุกต์ใช้งาน เครื่องส่งงานทางโทรศัพท์และเครื่องตอบรับโทรศัพท์ในตัวเอง สามารถตั้งเวลาของการเปิดและปิดได้ตามที่ต้องการ เพื่อเป็นการประหยัดค่าไฟฟ้าได้อีกทางหนึ่งด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

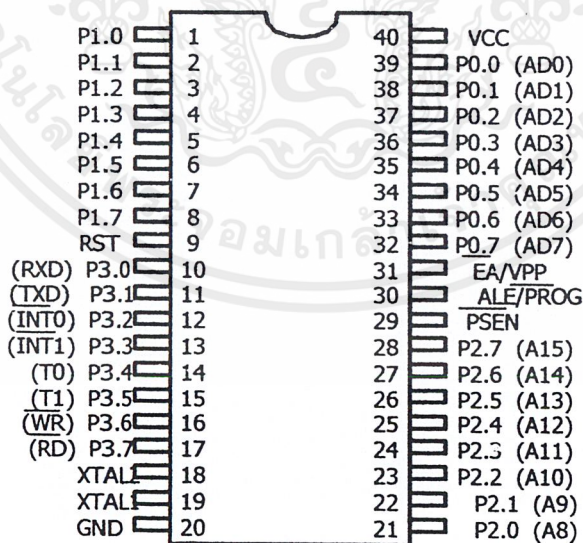
### ทฤษฎีและหลักการ

#### 2.1 ทฤษฎีเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ เดิมมีแนวความคิดพื้นฐานมาจากไมโครโพรเซสเซอร์ เพียงแต่จะแตกต่างกันที่ไมโครคอนโทรลเลอร์จะนำเอาอุปกรณ์ที่ทำให้ระบบสมบูรณ์ เช่น หน่วยความจำ อินพุต และเอาต์พุตพอร์ทเข้าไปอยู่ในชิปตัวเดียวกัน บรรดาไมโครคอนโทรลเลอร์ที่มีการผลิตจากบริษัทต่างๆ จำนวนมากนั้น ไมโครคอนโทรลเลอร์ของบริษัทอินเทล ในตระกูล MCS-51 ได้มีการนำไปใช้กันแพร่หลายมาก ในระยะที่ผ่านมาได้มีหลายบริษัทได้รับลิขสิทธิ์ในการนำไปผลิตจำหน่ายและได้มีการเพิ่มประสิทธิภาพ และหน่วยงานต่างๆ ให้มากขึ้นไปอีก ทำให้ในปัจจุบันมีไมโครคอนโทรลเลอร์จากบริษัทผู้ผลิตต่างๆ ที่มีพื้นฐานมาจาก MCS-51 ของบริษัทอินเทลเป็นจำนวนมาก

##### 2.1.1 สถาปัตยกรรมของ 8051

8051 ไมโครคอนโทรลเลอร์จริงๆ แล้วจะรวมเอาตระกูล 8031 ถึง 8751 ทั้งหมด ซึ่งเป็นพวก NMOS ( Basic ) รุ่นนี้เกิดจากความต้องการของบริษัทผู้ผลิต ที่ไม่ต้องการให้เกิดช่องว่างทางการตลาด จึงต้องมีหลายๆแบบ โดยที่ในรุ่น 8051 จะมีขาอยู่ 40 ขา ดังรูปที่ 2.1



**AT89C51**

รูปที่ 2.1 แสดงการกำหนดขาของ 8051 เบอร์ AT89C51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### หน้าที่การทำงานของแต่ละขาที่มีดังนี้

- ขาที่ 1-8 ทำหน้าที่เป็นอินพุทเอาต์พุทของพอร์ต 1
- ขาที่ 9 ทำหน้าที่รับสัญญาณรีเซ็ต ( Reset ) จากภายนอก เพื่อให้ไมโครคอนโทรลเลอร์

เริ่มการทำงานใหม่ทั้งหมด

- ขาที่ 10-17 ทำหน้าที่เป็นอินพุทเอาต์พุทของพอร์ต 3 และนอกจากนี้แต่ละขายังสามารถทำหน้าที่อื่นๆ ได้ดังต่อไปนี้ก็คือ

- ขาที่ 11 ทำหน้าที่ส่งข้อมูลแบบอนุกรมให้กับอุปกรณ์ภายนอก
- ขาที่ 12 ทำหน้าที่รับสัญญาณอินเทอร์รัพท์ 0 ( Interrupt 0 ) จากภายนอกโดยสัญญาณอินเทอร์รัพท์นี้จะทำงานเมื่อเป็นลอจิกต่ำ
- ขาที่ 13 ทำหน้าที่รับสัญญาณอินเทอร์รัพท์ 1 จากภายนอกโดยสัญญาณอินเทอร์รัพท์นี้จะทำงานเมื่อเป็นลอจิกต่ำเหมือนกับขาที่ 12

- ขาที่ 14 ทำหน้าที่รับสัญญาณจากภายนอกให้กับไทม์เมอร์ 0 ( Timer 0 )

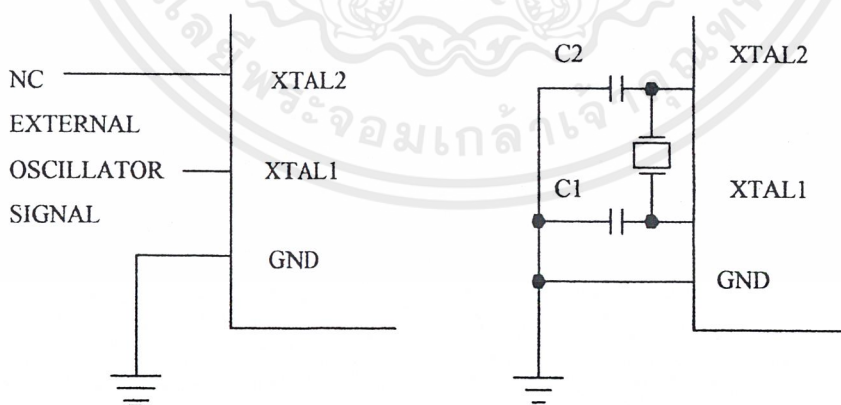
- ขาที่ 15 ทำหน้าที่รับสัญญาณจากภายนอกให้กับ ไทม์เมอร์ 1

- ขาที่ 16 ทำหน้าที่ส่งสัญญาณไปยังอุปกรณ์ตัวอื่นๆ เมื่อต้องการเขียนข้อมูลไปยังอุปกรณ์ตัว

นั้นๆ

- ขาที่ 17 ทำหน้าที่ส่งสัญญาณไปยังอุปกรณ์ตัวอื่นๆ เมื่อต้องการอ่านข้อมูลจากอุปกรณ์ตัวนั้นๆ

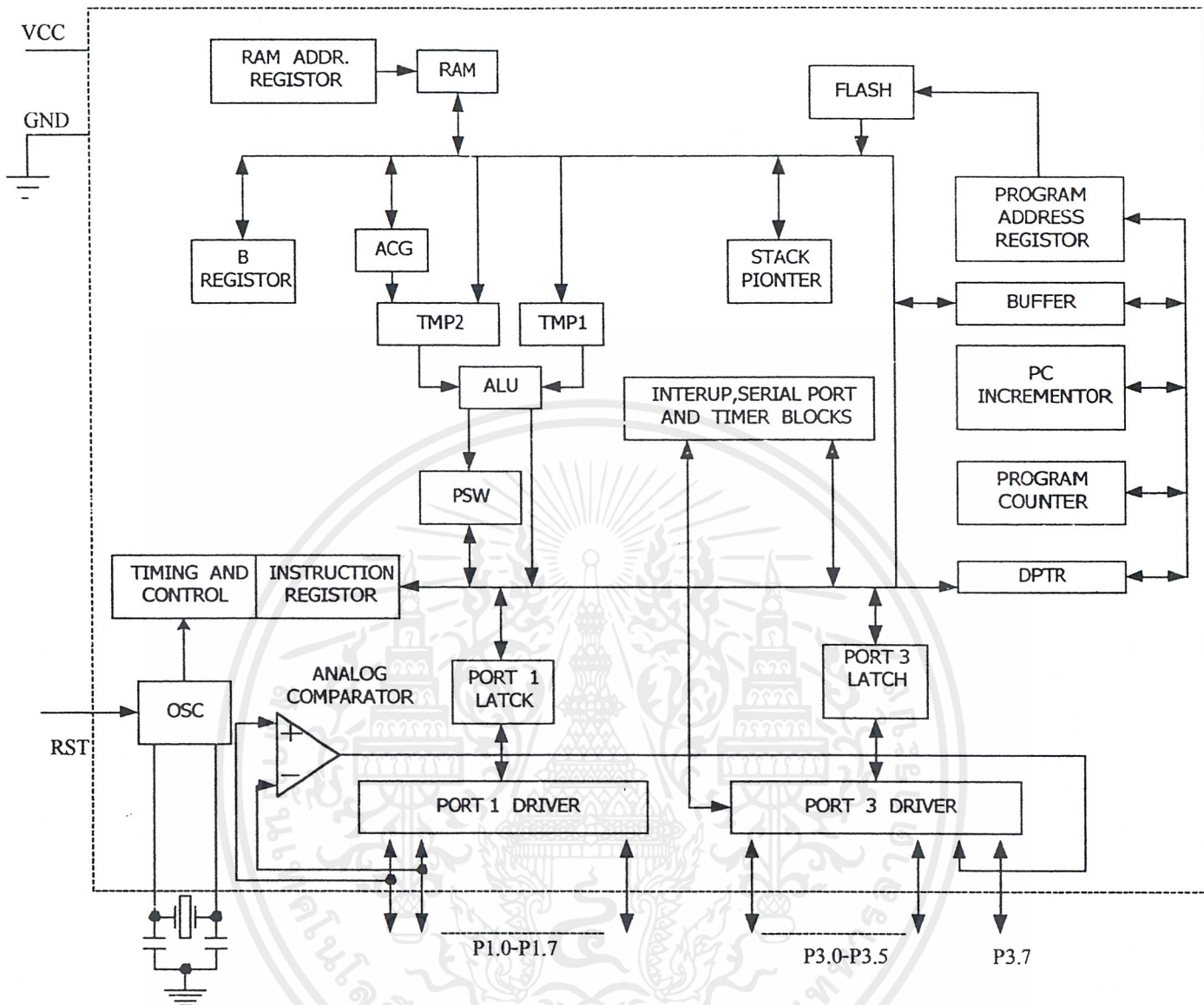
- ขาที่ 18-19 เป็นขาสำหรับรับสัญญาณจากคริสตัล ( Crystal ) เพื่อกำเนิดสัญญาณนาฬิกาให้กับตัวไมโครคอนโทรลเลอร์ โดยภายในตัวไมโครคอนโทรลเลอร์เองก็จะมีวงจรรอสซิลเลเตอร์อยู่ในตัวเองอยู่แล้ว



รูปที่ 2.2 แสดงการต่อ Oscillator and External Clock

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขาที่ 20 ใช้ต่อกราวด์ของระบบ
- ขาที่ 21 – 28 ทำหน้าที่เป็นอินพุต-เอาต์พุตของพอร์ต 2 หรือทำหน้าที่ส่งคำสั่งเป็น High byte address bus เพื่อต่อหน่วยความจำภายนอกสำหรับเก็บข้อมูล หรือเพื่อเก็บชุดคำสั่งหรือต่อกับอุปกรณ์และไอซีอื่นๆภายนอกไมโครคอนโทรลเลอร์
- ขาที่ 29 ทำหน้าที่ส่งสัญญาณเพื่อสั่งให้หน่วยความจำภายนอกชิปซึ่งเก็บชุดคำสั่งไว้ทำงาน
- ขาที่ 30 ทำหน้าที่ส่งสัญญาณควบคุมการแลตช์ (Latch) ค่า Low byte address bus จากพอร์ต 0 ในการติดต่อกับส่วนที่ใช้ในการเก็บชุดคำสั่งภายนอก
- ขาที่ 31 เป็นขาที่ผู้ใช้สามารถเลือกให้ไมโครคอนโทรลเลอร์นี้ทำงานจากชุดคำสั่งภายในหรือทำงานจากชุดคำสั่งภายนอกไมโครคอนโทรลเลอร์ก็ได้ โดยเมื่อนี้ต่อกับ Logic High ไมโครคอนโทรลเลอร์ก็จะทำงานจากโปรแกรมภายในตัวไมโครคอนโทรลเลอร์เอง และเมื่อต่อเข้ากับ Logic Low ไมโครคอนโทรลเลอร์ก็จะทำงานจากโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์
- ขาที่ 32 – 39 ทำหน้าที่เป็นอินพุตเอาต์พุตของพอร์ต 0 หรือทำหน้าที่เป็น Low byte address bus สลับกับการเป็น Data bus
- ขาที่ 40 ต่อกับแหล่งจ่ายไฟเพื่อจ่ายพลังงานให้กับไมโครคอนโทรลเลอร์



รูปที่ 2.3 แสดงสถาปัตยกรรมของ AT89C51

### 2.1.2 หน่วยความจำของ 8051

การแบ่งหน่วยความจำของ 8051 จะสามารถแบ่งออกได้ 2 ลักษณะคือ

1. หน่วยความจำโปรแกรม
2. หน่วยความจำข้อมูล

**หน่วยความจำโปรแกรม**

หน่วยความจำโปรแกรมเป็นหน่วยความจำที่ใช้สำหรับเก็บคำสั่งหรือโปรแกรมที่ผู้ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พัฒนาขึ้นมาโดยอาจประกอบอยู่ภายในตัวไอซีหน่วยความจำประเภทอีพรอม ซึ่งในกรณีหลังนั้นจำเป็นต้องใช้พอร์ทอินพุต/เอาต์พุตทำหน้าที่แอสแตรสบัสและคาส์บัส เพื่อให้สามารถต่อเข้ากับไอซีหน่วยความจำมาตรฐานได้

#### การเชื่อมต่อหน่วยความจำภายนอกเข้ากับ 8051

เนื่องจากระบบบัสแอสแตรสบัสและบัสข้อมูลของไมโครคอนโทรลเลอร์ 8051 เป็นลักษณะการใช้มัลติเพล็กซ์จากพอร์ทเดียวกัน กล่าวคือ ในระยะเวลาเริ่มต้น เส้นสัญญาณเหล่านี้ของพอร์ทจะใช้ในการส่งค่าแอสแตรสบัสของตำแหน่งที่ต้องการติดต่อด้วย ในช่วงเวลาต่อมาจึงจะเปลี่ยนไปเป็นสถานะ High Impedance เพื่อใช้งานในสถานะของบัสข้อมูล แต่เนื่องจากว่าอีพรอม ( EPROM ) ที่ใช้กันโดยทั่วไปนั้นไม่ใช้การมัลติเพล็กซ์ และมีขาสัญญาณบัสแอสแตรสบัสและบัสข้อมูลแยกจากกันโดยชัดเจน ดังนั้น การเชื่อมต่ออีพรอมเพื่อเป็นหน่วยความจำโปรแกรม จึงจำเป็นต้องมีวงจรประเภทแลตซ์ประกอบขึ้นเพิ่มเติมเพื่อทำการค้างค่าของแอสแตรสบัสที่ส่งออกมาจาก 8051 ในช่วงเวลาแรกให้กับขาสัญญาณแอสแตรสบัสของอีพรอมต่อไป

จากตารางในรูปที่ 2.4 แสดงให้เห็นถึงสัญญาณต่างๆ ของ 8051 ซึ่งนำมาใช้ในการติดต่อกับหน่วยความจำภายนอก

สัญญาณ	คำจำกัดความ	ขาสัญญาณ	ขาสัญญาณ
EA	External Access	31	เลือกประเภทหน่วยความจำภายในหรือภายนอก
ALE	Address Enable	30	สัญญาณเอาต์พุตสำหรับแลตซ์ข้อมูล
P2.0-P2.3	Port2	21-28	เป็นข้อมูลแอสแตรสบัสสูงของหน่วยความจำ
P0.0-0.7	Port0	39-32	มัลติเพล็กซ์สัญญาณบัสแอสแตรสบัสและบัสข้อมูล
PSEN	Program Store	29	สัญญาณระบุนการอ่านให้กับหน่วยความจำ

รูปที่ 2.4 แสดงสัญญาณต่างๆ ที่ใช้ในการติดต่อกับหน่วยความจำภายนอก

สัญญาณ EA ( External Access ) ใช้ในการกำหนดเลือกที่จะอ่านข้อมูลมาจากหน่วยความจำโปรแกรมภายนอกหรือภายในตัวไอซีไมโครคอนโทรลเลอร์เอง ซึ่งหากเป็นระดับลอจิกต่ำจะอ่านข้อมูลมาจากหน่วยความจำข้อมูลภายนอก และกรณีตรงข้ามก็จะอ่านข้อมูลมาจากหน่วยความจำภายในตัวไอซีเอง สิ่งที่ควรสังเกตคือ เมื่อมีการอ่านข้อมูลจากหน่วยความจำข้อมูลภายใน และมีการใช้งานแอสแตรสบัสที่อยู่ในช่วงที่สูงกว่าค่าสูงสุดของหน่วยความจำข้อมูลภายใน กรณีเช่นนี้ 8051 จะทำการอ่านค่าแอสแตรสบัสที่สูงกว่ามาจากหน่วยความจำโปรแกรมภายนอกโดยอัตโนมัติ

การใช้งาน 8051 แบบไม่มีหน่วยความจำโปรแกรมภายในนั้น จำเป็นจะต้องเชื่อมต่อเข้ากับหน่วยความจำโปรแกรมซึ่งเป็นไอซีอีพรอมและจะต้องกำหนดให้เริ่มต้นที่แอสแตร 0000H เสมอ ทั้งนี้ เพราะเมื่อมีการรีเซ็ตหรือเริ่มต้นการจ่ายไฟให้กับระบบ 8051 จะได้เริ่มต้นการทำงานตามคำสั่งนี้ทันที

โดยปกติแล้ว 8051 สามารถต่อหน่วยความจำโปรแกรมภายนอกได้สูงสุดไม่เกิน 64 กิโลไบต์ ดังนั้นในกรณีที่ใช้อีซีอีพรอมที่มีหน่วยความจำไม่ถึง 64 กิโลไบต์ก็สามารถนำมาต่อกันให้เพิ่มจนถึง 64 กิโลไบต์ได้โดยการต่อสัญญาณเพื่อเลือกตัวไอซี การเลือกตัวไอซีสามารถทำได้โดยการใช้วงจรถอดรหัสแอสแตรเพื่อกำหนดพื้นที่หน่วยความจำแต่ละตัว

### หน่วยความจำข้อมูล

หน่วยความจำข้อมูลของ 8051 มีไว้ใช้สำหรับเก็บข้อมูลหรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูล จัดเป็นหน่วยความจำแบบสแตค ดังนั้นเมื่อไม่มีการจ่ายไฟให้กับระบบ ก็จะมีผลทำให้ข้อมูลที่เก็บไว้ในสูญหาย สำหรับพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 สามารถมีได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็น 2 ลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำนั้น คือหน่วยความจำภายใน ซึ่งเป็นแรมที่อยู่ภายในตัวไอซีเอง และหน่วยความจำข้อมูลภายนอกซึ่งเป็นการใช้อีซี หน่วยความจำมาเพิ่มเติมเข้าไปในวงจร ลักษณะเดียวกับการนำเอาไอซีอีพรอมมาต่อเป็นหน่วยความจำโปรแกรม

#### 2.1.3 หน่วยความจำข้อมูลภายใน

8051 มีจำนวนทั้งหมด 256 ไบต์ โดยสามารถจำแนกออกได้เป็น 2 ลักษณะ คือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลาง ซึ่งจะเรียกว่า รีจิสเตอร์ และพื้นที่ใช้งานทั่วไปสำหรับโปรแกรมที่ผู้ใช้เพิ่มขึ้นมา หน่วยความจำขนาด 128 ไบต์แรก บริเวณนี้จะมีตำแหน่ง แอสแตรอยู่ในช่วง 00H-7FH ซึ่งมีการจำแนกออกเป็น 3 ส่วน ตามการใช้งานคือ

บริเวณแอสแตร 00H-1FH แบ่งออกเป็นกลุ่มข้อมูลจำนวน 8 ไบต์ รวมทั้งหมด 4 กลุ่ม โดยที่พื้นที่ในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ใช้งานทั่วไป ซึ่งมีชื่อเรียกว่า รีจิสเตอร์ R0-R7

บริเวณแอสแตร 20H-2FH จำนวน 16 ไบต์ พื้นที่บริเวณนี้เป็นพื้นที่ส่วนสำหรับผู้ใช้ซึ่งจะมีความพิเศษแตกต่างไปจากหน่วยความจำส่วนอื่นๆ เนื่องจากผู้ใช้สามารถอ้างถึงหน่วยความจำในบริเวณนี้ได้ในลักษณะไบต์ข้อมูล หรือในลักษณะบิตข้อมูลได้โดยตรง ดังนั้นหากมองในลักษณะบิตข้อมูลแล้วจะมีพื้นที่ตัวแปรบิตให้ใช้ได้มากถึง 128 บิต

บริเวณแอสแตร 30H-7FH เป็นบริเวณที่ผู้ใช้สามารถนำไปใช้งานได้อย่างอิสระ โดยสามารถอ้างถึงได้ในลักษณะของ ไบต์ข้อมูลตามปกติเท่านั้น

หน่วยความจำขนาด 128 ไบต์ถัดไป เป็นพื้นที่ตั้งแต่บริเวณแอสเครต 80H-FFH เป็นบริเวณของหน่วยความจำที่มีการใช้งานเฉพาะจาก 8051 เท่านั้น โดยจะนำมาใช้เป็นตำแหน่งของรีจิสเตอร์หน้าที่พิเศษจำนวน 20 ตำแหน่ง

รีจิสเตอร์หน้าที่พิเศษ เป็นรีจิสเตอร์สำหรับการควบคุมหน้าที่และการทำงานของพอร์ตทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอสเครต 80H-FFH การใช้งานรีจิสเตอร์พิเศษสามารถระบุชื่อหรืออ้างถึงตำแหน่งของรีจิสเตอร์เหล่านั้นก็ได้

### AT89C51 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D8H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP xxx0000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0xx00c00							0AFH
0A0H								0A7H
98H	SCON 00000000	SBUF xxxxxxx						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TL0 00000000		8FH
80H		SP 0000111	DPL 00000000	DPH 00000000			PCON 0xxx0000	87H

### รูปที่ 2.5 แสดงตำแหน่งของรีจิสเตอร์และค่าหลังการรีเซ็ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### แอกคิวมูเลเตอร์ รีจิสเตอร์ (Accumulator) หรือ ACC

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายในซีพียู และเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การทำงานของรีจิสเตอร์แอกคิวมูเลเตอร์นี้มีลักษณะการทำงานเช่นเดียวกับแอกคิวมูเลเตอร์ทั่วไป

### รีจิสเตอร์ B ( Register B )

เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งคูณและหารตัวเลข ในกรณีที่ไม่ใช่ในการคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

### โปรแกรมเคาน์เตอร์ ( Program counter )

เป็นรีจิสเตอร์ที่ใช้ชี้ตำแหน่งแอสเซสของหน่วยความจำโปรแกรม ซึ่งจะต้องไปทำงานในลำดับถัดไป การใช้งานภายใน โปรแกรมจะเรียกว่ารีจิสเตอร์ PC

### สแต็กพอยน์เตอร์ ( Stack pointer )

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้หรือพอยน์เตอร์ของบริเวณสแต็กสำหรับเก็บข้อมูลของแอกคิวมูเลเตอร์ รีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรม โดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากการจ่ายไฟฟ้า หรือมีการรีเซ็ตเกิดขึ้น ค่าภายในสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งแอสเซสที่สภายในเนื้อที่บริเวณ 128 ไบต์แรกของหน่วยความจำข้อมูลภายใน การใช้งานภายในจะเรียกว่า รีจิสเตอร์ SP

### ตัวชี้ข้อมูลหรือดาต้าพอยน์เตอร์ ( Data pointer )

เป็นรีจิสเตอร์ขนาด 16 บิตซึ่งเรียกว่ารีจิสเตอร์ DPTR และสามารถใช้งานแยกเป็นรีจิสเตอร์ขนาด 8 บิต 2 ตัวคือ รีจิสเตอร์ DPH และรีจิสเตอร์ DPL เพื่อเก็บค่าของแอสเซสของหน่วยความจำที่ต้องใช้ภายในโปรแกรมหรืออาจจะเป็นแอสเซสของอุปกรณ์ภายนอก ซึ่งกำหนดให้ติดต่อกันโดยใช้ตำแหน่งของหน่วยความจำนั้นภายใน โปรแกรม

### โปรแกรมสแตตัสเวิร์ด ( PSW )

รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสถานะการทำงานต่างๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบงค์ของรีจิสเตอร์ที่ใช้งานด้วย

### รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต ( Port register )

รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ตอินพุท/เอาต์พุทโดยตรง ซึ่งแต่ละตัวจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ในลักษณะของการอินพุทหรือการเอาต์พุทข้อมูลได้ การดำเนินการใดๆ ที่เกี่ยวกับพอร์ตทั้ง 4 นี้ ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไปเช่นกัน นอกจากนี้ พอร์ต P0 และพอร์ต P2 ยังสามารถที่จะใช้ในการติดต่อกับหน่วยความจำโปรแกรมหรือหน่วยความจำข้อมูลภายนอกได้ โดยพอร์ต P2 จะเป็นค่าแอสเซสของ 8 บิตบนของหน่วยความจำ ส่วนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ท P0 นั้น ในช่วงเริ่มแรกจะเป็นค่าของแอสเตอรใน ช่วง 8 บิตล่างของหน่วยความจำ ช่วงเวลาต่อมา จึงนำพอร์ท P0 ไปใช้เป็นบัสในการรับหรือส่งข้อมูลกับหน่วยอุปกรณ์ภายนอก สำหรับพอร์ท P3 นอกเหนือจะนำไปใช้กับพอร์ทอินพุทเอาต์พุทตามปกติแล้ว ยังนำไปใช้ในฐานะบัสควบคุมเกี่ยวกับการอินเทอร์รัพท์ได้อีกด้วย

### รีจิสเตอร์ SBUF

เป็นบัฟเฟอร์ขนาด 8 บิต สำหรับการติดต่อสื่อสารข้อมูลแบบอนุกรมทั้งการรับและการส่งข้อมูล ซึ่งตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกัน 2 ชุด และแยกจากกันอย่างชัดเจน สำหรับการส่งและการรับ โดยซีพียูจะทำการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ

### รีจิสเตอร์ PCON

เป็นรีจิสเตอร์ที่ใช้ในการทำหน้าที่การทำงานใน 3 ลักษณะซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ ( บิต IDL และ PD ) การกำหนดอัตราการทวีคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม ( บิต SMOD ) และแฟล็กสภาวะสำหรับการใช้งานทั่วไป ( บิต GR0 และบิต GR1 )

### บิต PD ( Power down )

เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายในผ่านทางขาสัญญาณ RST วิธีการนี้มักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้า ( Power failure ) โดยวงจรตรวจสอบภายนอกจะต้องมีการอินเทอร์รัพท์เข้ามาเพื่อทำการเก็บข้อมูลที่กำลังประมวลผลอยู่ก่อนและเมื่อมีกระแสไฟฟ้าจ่ายให้เป็นปกติจึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป

### บิต IDL ( Idle mode )

เป็นการกำหนดโปรเซสเซอร์หยุดทำงานชั่วคราว ( Sleep ) และจะกลับมาอยู่ในสภาพปกติอีกครั้งเมื่อทำการรีเซ็ตทางฮาร์ดแวร์ หรือมีการอินเทอร์รัพท์อย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้เนื่องจากว่าสภาวะการหยุดทำงานชั่วคราวนั้น เป็นเพียงเพื่อห้ามไม่ให้มีสัญญาณนาฬิกาจ่ายให้ส่วนของโปรเซสเซอร์เท่านั้น ส่วนของวงจรการอินเทอร์รัพท์พอร์ทอนุกรมและวงจรจับเวลา ยังคงมีสัญญาณนาฬิกาอยู่เป็นปกติ

### รีจิสเตอร์ IP, IE, TMOD, SCON

เป็นกลุ่มของรีจิสเตอร์ที่ทำหน้าที่กำหนดการควบคุม และการทำงานของอินเทอร์รัพท์ต่างๆ ของ 8051

## 2.1.4 หน่วยความจำข้อมูลภายนอก

การใช้หน่วยความจำข้อมูลภายนอกเป็นวิธีการแก้ปัญหาอย่างหนึ่ง ในกรณีที่ความต้องการหน่วยความจำสำหรับการเก็บข้อมูลชั่วคราว หรือตัวแปรของโปรแกรมมากเกินไปกว่าขนาดของหน่วยความจำข้อมูลภายในซึ่งมีขนาดเพียง 128 หรือ 256 ไบต์เท่านั้น บางครั้งการใช้หน่วยความจำข้อมูลภายนอกนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ยังเหมาะกับการประยุกต์บางอย่างที่จำเป็น ต้องมีการเก็บสำรองข้อมูลบางอย่างไว้ไม่ให้สูญหายแม้ว่าจะไม่มีการจ่ายไฟฟ้าให้แก่ระบบก็สามารถทำได้โดยการใช้ไอซีหน่วยความจำแรม พร้อมแบตเตอรี่สำรองประเภทลิเทียมหรือชนิด-แคดเมียมเป็นตัวเก็บข้อมูลเหล่านี้ไว้แทน อย่างไรก็ตามไม่ว่าสาเหตุของการนำไอซีหน่วยความจำภายนอกมาใช้งานจะเป็นอย่างไร จะมีผลทำให้พอร์ทอินพุท/เอาต์พุทของ 8051 ถูกนำไปใช้เพื่อติดต่อกับหน่วยความจำเหล่านี้แทน ดังนั้นจึงจำเป็นต้องมีการใช้วงจรประกอบอื่นๆ เพื่อชดเชยความสามารถเหล่านี้ของ 8051 แทน

### 2.1.5 พอร์ทอินพุท/ เอาต์พุทของ 8051

พอร์ทของ 8051 จะสามารถแบ่งออกได้เป็น 2 ลักษณะ คือ พอร์ทแบบขนานและพอร์ทแบบอนุกรม

#### 2.1.6 พอร์ทแบบขนานของ 8051

8051 มีโครงสร้างของพอร์ทที่สามารถใช้งานแบบขนานได้จำนวนทั้งหมด 4 พอร์ท เรียกชื่อเรียงตามลำดับว่า P0, P1, P2 และ P3 และเป็นพอร์ทขนาด 8 บิตทั้งหมด การใช้งานพอร์ทสามารถทำได้ทั้งในลักษณะของเส้นสัญญาณเดี่ยวๆ หรือของกลุ่มสัญญาณได้ นอกจากนี้พอร์ท 0, 2 และ 3 ยังสามารถนำไปใช้งานอื่นๆ ที่ไม่ใช่เป็นอินพุทเอาต์พุทพอร์ทได้โดยพอร์ท 0 จะทำหน้าที่มีลติเพล็กซ์ระหว่างบัสแอสเครตไบต์ค่าและบัสข้อมูลสำหรับการติดต่อวงจรประกอบร่วมกับข้อมูลบัสแอสเครตไบต์สูง ซึ่งจะส่งออกมาทางพอร์ท 2 สำหรับพอร์ท 3 นอกเหนือจากการนำไปใช้เป็นพอร์ทปกติสามารถนำไปใช้เป็นสัญญาณของการอินเทอร์รัพต่างๆ ซึ่งรวมถึงการสร้างสัญญาณควบคุมการอ่านและการเขียน เพื่อทำหน้าที่ควบคุมการอ่านและการเขียนหน่วยความจำข้อมูลภายนอกด้วย

#### 2.1.7 โครงสร้างการทำงานของ พอร์ท 8051

จากลักษณะโครงสร้างของแต่ละบิตภายในพอร์ททั้งหมดของ 8051 ซึ่งได้แสดงไว้ จะเห็นว่ามี ความคล้ายคลึงกับลักษณะโครงสร้างที่เรียกว่า QUASI-BIDIRECTIONAL PORT ยกเว้นพอร์ท 0 ซึ่งเพียงแต่ไม่มีตัวต้านทานที่ทำหน้าที่ Pull-up สัญญาณไว้ภายในเท่านั้น วงจรประกอบอื่นภายในยังมีฟลิปฟล็อปแบบ D ซึ่งมีผลทำให้สามารถแลตซ์หรือค้างสถานะของสัญญาณได้ นอกจากนี้ในส่วนเอาต์พุทของฟลิปฟล็อปเฉพาะของพอร์ท 0 และพอร์ท 2 จะมีโครงสร้างที่ทำหน้าที่คล้ายกับ สวิตช์เพิ่มเติมขึ้น เพื่อควบคุมให้เอาต์พุทนี้ต่อกับส่วนของทรานซิสเตอร์ในระหว่างที่ไม่ได้มีการทำงาน ในลักษณะของบัสแอสเครตหรือบัสข้อมูล สำหรับบัพเฟออร์จำนวน 2 ตัวของทุกบิตในพอร์ทนั้น จะมีการทำงานโดยแยกอิสระ โดยที่ตัวที่อยู่ทางด้านบนจะยอมให้สัญญาณผ่านได้ก็ต่อเมื่อมีการอ่านข้อมูลที่ค้างไว้เท่านั้น ส่วนตัวที่อยู่ทางด้านล่างจะถูกใช้งานเฉพาะเมื่อมีการอ่านสถานะของขาสัญญาณเท่านั้น

### 2.1.8 การใช้งานเป็นพอร์ทอินพุท

การใช้งานเป็นพอร์ทอินพุทจะต้องเริ่มต้นด้วยการส่งข้อมูลที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ทนั้นก่อนเป็นลำดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุทของบิตนั้น ทำให้ขาสัญญาณของบิตถูกต่อเข้ากับตัวต้านทานที่ทำหน้าที่ Pull-up ภายใน ซึ่งมีผลทำให้บิตนั้นๆ ของพอร์ท 1, 2 และ 3 เป็นสถานะลอจิกสูง ตัวต้านทานนี้มีค่าประมาณ 50 กิโลโอห์ม ซึ่งเป็นค่าที่สูงมาก และทำให้อุปกรณ์ภายนอกสามารถขับสัญญาณของพอร์ทเหล่านี้เป็นลอจิกต่ำได้ง่าย สำหรับบิตของพอร์ท 0 นั้น แม้ว่ามีหลักการการทำงานที่คล้ายคลึงกับบิตอื่น แต่เนื่องจากการที่ไม่มีตัวต้านทานที่ทำหน้าที่ Pull-up ภายในไว้ ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุทเหล่านั้นหยุดการทำงาน ก็จะเป็นผลทำให้ขาสัญญาณนี้อยู่ในสถานะอิมพีแดนซ์สูงแทน

### 2.1.9 การใช้งานเป็นพอร์ทเอาต์พุท

เมื่อมีการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ททุกพอร์ท ข้อมูลเหล่านี้จะถูกส่งให้กับฟลิปฟล็อปซึ่งจะทำหน้าที่ค้างสถานะเหล่านี้ไว้ และมีผลทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุทเหล่านั้นทำงาน ดังนั้นขาสัญญาณก็จะมีสถานะเป็นลอจิกต่ำด้วย

ส่วนการส่งข้อมูลที่มีค่าเป็นหนึ่งออกมานั้น ในกรณีที่เป็นการทำงานของแต่ละบิต ของพอร์ท 1, 2 หรือ 3 จะทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุทนั้นหยุดการทำงาน มีผลทำให้ขาของสัญญาณเป็นลอจิกด้วยตัวต้านทานที่ Pull-up อยู่ภายในนั้น แต่สำหรับการทำงานของแต่ละบิตภายในพอร์ท 0 นั้น จะมีผลที่แตกต่างกันออกไป โดยขาสัญญาณจะมีสถานะเป็นอิมพีแดนซ์สูงแทน เนื่องจากไม่มีตัวต้านทานอยู่ภายในเรื่อมนั้นเอง ดังนั้นการใช้งานพอร์ท 0 เป็นการเอาต์พุทข้อมูล จำเป็นต้องใช้ตัวต้านทานภายนอก Pull-up สัญญาณไว้กับลอจิกสูงแทน

ความสามารถอีกประการหนึ่งที่เกี่ยวข้องกับพอร์ทอินพุทเอาต์พุทของ 8051 เป็นวิธีการอ่านค่าลอจิกจากพอร์ทซึ่งมีได้ 2 วิธีคือ การอ่านค่าลอจิกที่ขาสัญญาณ และการอ่านค่าลอจิกของการแลตซ์ที่พอร์ท วิธีการอ่านค่าสัญญาณทั้ง 2 แบบจะช่วยให้ระบบสามารถทำงานได้ด้วยความสะดวกมากยิ่งขึ้น

### 2.1.10 ลักษณะสมบัติของพอร์ทอินพุท/เอาต์พุท

จากที่กล่าวมาแล้วว่าพอร์ท 1, 2 และ 3 ของ 8051 มีตัวต้านทานที่ทำหน้าที่ Pull-up ขาสัญญาณไว้และมีค่าประมาณ 50 กิโลโอห์ม ซึ่งถือว่าเป็นค่าที่สูงมาก เป็นผลทำให้การเปลี่ยนแปลงระดับสัญญาณลิจิกจากสูงไปต่ำทำได้อย่างรวดเร็ว แต่ในกรณีตรงกันข้ามจะใช้เวลาในการเปลี่ยนแปลงระดับสัญญาณยาวนานมากกว่า ทั้งนี้เนื่องจากกระแสจะไหลผ่านตัวต้านทานเหล่านี้ได้น้อยมาก ดังนั้นในการแก้ปัญหาจึงได้มีการออกแบบตัวต้านทานเพิ่มขึ้นอีกหนึ่งตัวขนานไว้ โดยมีค่าประมาณ 1 กิโลโอห์ม เรียกว่า Speed-up Resistor ซึ่งยอมให้กระแสไหลผ่านได้มากขึ้น ประมาณ 50-100 เท่า และจะมีการเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เชื่อมต่อด้านทานที่เพิ่มขึ้นเฉพาะเมื่อมีการเปลี่ยนแปลงระดับสัญญาณจากลอจิกต่ำไปเป็นลอจิกสูงเท่านั้น

### 2.1.11 การใช้งานเป็นตัวตั้งเวลาและตัวนับ (Counter and Timer)

โครงสร้างภายในคอนโทรลเลอร์ เบอร์ 8051 มีตัวตั้งเวลา/ตัวนับ(Timer/Counter)ประกอบอยู่ภายใน 2 ตัว คือ Timer 0 และ Timer1 การกำหนดการทำงานของ Timer ทำโดยการกำหนดค่าให้กับรีจิสเตอร์ TMOD และ TCON การทำงานเป็นอิสระจากกัน

### 2.1.12 รีจิสเตอร์ TCON (Timer/Counter Control Register)

เป็นรีจิสเตอร์ที่ทำหน้าที่เฉพาะ สำหรับควบคุมการทำงานของ Timer และเลือกสัญญาณอินเตอร์รัพต์จากภายนอก โดยรีจิสเตอร์นี้จะทำหน้าที่เป็นแฟล็กแสดงสถานะการทำงาน 4 บิตที่เซตและเครีการทำงานด้วยฮาร์ดแวร์ ส่วนที่เหลืออีก 4 บิตเป็นบิตควบคุมการทำงานของ Timer ที่เราเซตและเครีด้วยคำสั่งทางซอฟต์แวร์จากการใช้คำสั่งการเซตบิตหรือการโอนย้ายข้อมูลก็ได้ บิตต่าง ๆ ของรีจิสเตอร์ TCON แสดงในรูป 2.5

TCON.7	TCON.6	TCON.5	TCON.4	TCON.3	TCON.2	TCON.1	TCON.0
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

รูปที่ 2.6 บิตของรีจิสเตอร์ TCON

TF1:TCON.7 (Timer1 Overflow flag) ทำหน้าที่เป็นแฟล็ก ที่ถูกเซตโดยฮาร์ดแวร์ให้เป็น 1 เมื่อค่าการนับของ Timer1 เกิดโอเวอร์โฟลว และบิตนี้จะถูกระงับด้วยฮาร์ดแวร์อัตโนมัติเมื่อไมโครคอนโทรลเลอร์กระโดดไปทำโปรแกรมอินเตอร์รัพต์ของ Timer1 ซึ่งอยู่ในตำแหน่งเริ่มต้นที่ 001BH

TR1:TCON.6(Timer1 run control bit)เป็นบิตที่ควบคุมการทำงานของ Timer1 เซตจากโปรแกรม

1 = ควบคุมให้ Timer1 ทำงาน

0 = ควบคุมให้ Timer1 หยุดทำงาน

TF0:TCON.5(Timer0 Overflow flag) ทำหน้าที่เป็นแฟล็ก ซึ่งถูกเซตให้เป็นฮาร์ดแวร์ให้เป็น 1 เมื่อค่าการนับของ Timer0 เกิดโอเวอร์โฟลวและบิตนี้จะถูกเคลียร์ด้วยฮาร์ดแวร์เมื่อไมโครคอนโทรลเลอร์กระโดดไปทำโปรแกรมตอบสนองการอินเทอร์รัพต์ของ Timer0 ซึ่งอยู่ในตำแหน่งเริ่มต้นที่ 000BH

TR0:TCON.4(Timer1 run control bit)เป็นบิตที่ควบคุมการทำงานของ Timer0 เซตจากโปรแกรม

1 = ควบคุมให้ Timer0 ทำงาน

0 = ควบคุมให้ Timer0 หยุดทำงาน

IE1:TCON.3 (External interrupt 1 edge flag) เป็นแฟล็กการร้องขออินเทอร์รัพต์จากภายนอกของสัญญาณ INT1 บิตนี้จะถูกเซตด้วยฮาร์ดแวร์เมื่อสัญญาณอินเทอร์รัพต์เข้ามาที่ขา INT1 และบิตนี้จะถูกเคลียร์อัตโนมัติเมื่อไมโครคอนโทรลเลอร์กระโดดไปทำโปรแกรมตอบสนองการอินเทอร์รัพต์ของสัญญาณ INT1 ซึ่งอยู่ในตำแหน่งเริ่มต้นที่ 0013H

IT1:TCON.2 (Interrupt 1 type control bit) เป็นบิตควบคุมการเลือกแบบการแอกทีฟของสัญญาณ INT1 ซึ่งเราสามารถเซตหรือเคลียร์ด้วยซอฟต์แวร์ ดังนี้

1 = เลือกใช้สัญญาณอินเทอร์รัพต์ INT1 แอกทีฟที่การเปลี่ยนจาก 1 ไป 0

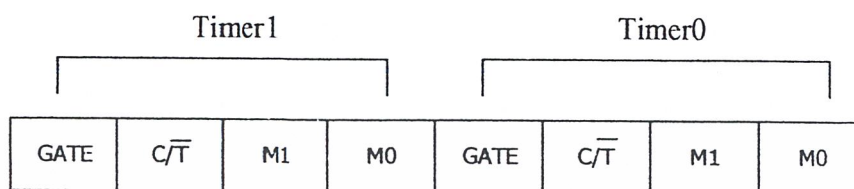
0 = เลือกใช้สัญญาณอินเทอร์รัพต์ INT1 แอกทีฟที่ลอจิก 0

IE0:TCON.1 (External Interrupt 0 edge flag) เป็นแฟล็กการร้องขออินเทอร์รัพต์จากสัญญาณ INTO บิตนี้จะถูกเซตด้วยฮาร์ดแวร์เมื่อมีสัญญาณอินเทอร์รัพต์เข้ามาที่ขา INTO และบิตนี้จะถูกเคลียร์โดยอัตโนมัติเมื่อไมโครคอนโทรลเลอร์กระโดดไปทำโปรแกรมตอบสนองการอินเทอร์รัพต์ของสัญญาณ INTO ซึ่งอยู่ในตำแหน่งเริ่มต้นที่ 0003H

IT0:TCON.0 (Interrupt 0 type control bit) เป็นบิตควบคุมการเลือกรูปแบบการแอกทีฟของสัญญาณอินเทอร์รัพต์ INTO ซึ่งสามารถเซตหรือเคลียร์ด้วยซอฟต์แวร์

### 2.1.13 รีจิสเตอร์ TMOD (Timer/Counter Mode Control Register)

TMOD เป็นรีจิสเตอร์ที่ทำหน้าที่ควบคุมโหมดการทำงานและสัญญาณควบคุมการทำงานของ Timer0 และ Timer1 รีจิสเตอร์ตัวนี้ไม่สามารถอ้างตำแหน่งแบบบิต บิตต่าง ๆ ของรีจิสเตอร์นี้ แสดงในรูป



รูปที่ 2.7 รีจิสเตอร์ TMOD

GATE : (Gating control when set) เป็นบิตสำหรับเลือกการควบคุมการทำงานของ Timer1

1 = การทำงานของ Timer0 จะถูกควบคุมจากสัญญาณที่ขา INTO (หรือ INT1 หากสัญญาณที่ขา INTO) เป็น 1 Timer จะทำงาน

0 = การทำงานของ Timer0 จะถูกควบคุมจากบิต TR0

C/T : เป็นบิตสำหรับเลือกโหมดการทำงานของ Timer ให้ทำงานในโหมดตั้งเวลาหรือโหมดการนับ

1 = เลือกใช้งาน Timer ในลักษณะของการนับโดยสัญญาณอินพุตของการนับจะมาจากขา T0

0 = เลือกใช้ Timer ในลักษณะของตัวตั้งเวลา โดยสัญญาณเวลาอินพุตจะมาจากสัญญาณนาฬิกาภายในตัวไมโครคอนโทรลเลอร์

M1,M0 : เป็นบิตสำหรับเลือกโหมดการทำงานของ Timer ซึ่งกำหนดได้ 4 โหมด คือ 0,1,2 และ 3 การเลือกโหมดกำหนดได้ดังนี้

M1	M0	โมด	การทำงาน
0	0	0	8 Bit timer/counter with TL as 5-bit prescaler
0	1	1	16 Bit timer/ counter
1	0	2	8 Bit auto-reload timer/counter
1	1	3	(Timer0) TL is 8 bit timer/counter. TH0 is 8-bit timer only controlled by timer1 control bit.
1	1	3	(Timer1) timer/counter 1 stopped

ตารางที่ 2.8 การเลือกโหมดของ Timer

## 2.2 ทฤษฎีเบื้องต้นเกี่ยวกับโทรศัพท์

อุปกรณ์ที่สำคัญที่ผู้ใช้มีในระบบโทรศัพท์คือ เครื่องใช้โทรศัพท์ (Subscriber set) อุปกรณ์โทรศัพท์จะมีหน้าที่สร้างสัญญาณส่งไปยังชุมสาย (Dialing) เพื่อให้ชุมสายทราบถึงหมายเลขที่กำลังติดต่อ ส่วนสัญญาณกระดิ่ง (Ringing) ส่วนส่ง (Transmitting) และส่วนรับ (Receiving) ซึ่งส่วนทั้งหมดนี้จะอยู่ที่ผู้ใช้อุปกรณ์โทรศัพท์

เครื่องโทรศัพท์จะประกอบด้วยองค์ประกอบหลักใหญ่ ๆ 7 องค์ประกอบด้วยกัน คือ

1. ส่วนรับ (Receiver)
2. ส่วนส่ง (Transmitter)
3. สปีช เนทเวิร์ค (Speech network)
4. ฮุก สวิทช์ (Hook Switch)
5. สัญญาณกระดิ่ง (Ringing)
6. ไดอัลเลอร์ (Dialer)
7. วงจรแปลงสัญญาณไฟตรง (Bridge Rectifier)

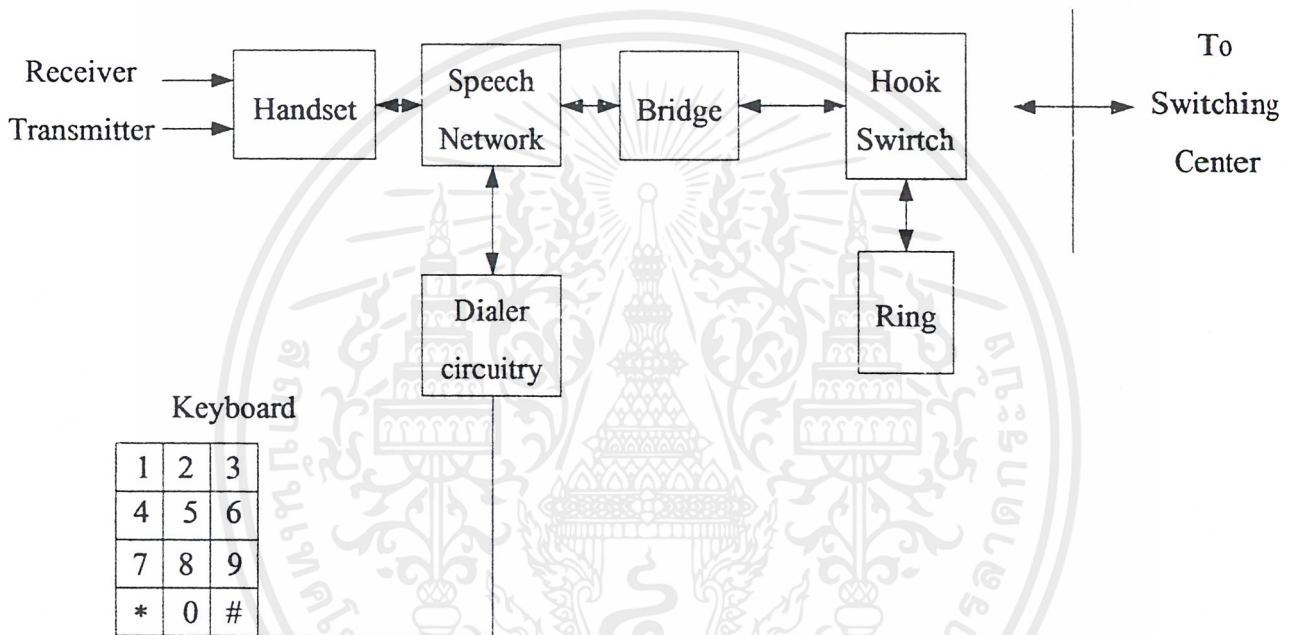
ตำแหน่งของส่วนส่งและส่วนรับ ปกติจะติดอยู่ที่ตัวพูด-หูฟัง (Handset) ของเครื่องโทรศัพท์ ซึ่งในส่วนส่งจะมีหน้าที่เปลี่ยนสัญญาณทางไฟฟ้า (Electrical Signal) ซึ่งสัญญาณนี้จะถูกส่งไปที่สวิทช์เซ็นเตอร์ (Switching Center) แต่สำหรับส่วนรับมีหน้าที่เปลี่ยนสัญญาณไฟฟ้าให้เป็นสัญญาณเสียง สัญญาณที่ส่วนรับนั้นจะประกอบด้วยสัญญาณแถบความถี่เสียง (Voiceband Signal) จากสวิทช์เซ็นเตอร์ และจะคอยลดทอนการป้องกันกลับจากส่วนส่ง สำหรับ Speech Network จะมีหน้าที่แยกสัญญาณส่งและรับภายในเครื่องโทรศัพท์ ดังนั้นสัญญาณทั้งหมดระหว่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิทซ์เซ็นเตอร์และเครื่องรับโทรศัพท์ อาจจะส่งไปในสายคู่เดียวกันได้

ชุดสวิทซ์มีอยู่ 2 สถานะคือ ออนฮุค หรือ ออฟฮุค ทั้ง 2 สถานะนี้ขึ้นอยู่กับว่า สัญญาณว่าง (Idle) หรือใช้งาน (Busy) ตามลำดับ ในสถานะออฟฮุค ปกติจะทำงานก็ต่อเมื่อเรายกหู เมื่อยกหูกระแสที่ส่งจะบอกให้อุปกรณ์สวิทซ์เซ็นเตอร์รับรู้ว่าอยู่ในสถานะออฟฮุค สวิทซ์เซ็นเตอร์จะปิดกั้นสัญญาณกระดิ่ง (Ringing Signal) และเตรียมรับสัญญาณแมวกรน (Dial Signal) ชุดสวิทซ์จะต่อสายโทรศัพท์เข้ากับกระดิ่งเมื่ออยู่ในสถานะออนฮุคและต่อสายโทรศัพท์กับสปีช เนทเวิร์ค ในสถานะออฟฮุค

Block Diagram ในรูปที่ 2.4 แสดงให้เห็นถึงการต่อร่วมกันขององค์ประกอบหลักทั้ง 7 ชนิดภายในเครื่องรับโทรศัพท์



รูปที่ 2.9 แสดง block diagram ของเครื่องรับโทรศัพท์

ในสถานะออฟ-ฮุควงจรโทรศัพท์จะรับ DC Bias จาก Power Supply ที่สวิทซ์ เซ็นเตอร์ ส่วนสถานะออน-ฮุค จะปรากฏสัญญาณกระดิ่ง เมื่อมีผู้เรียกมาเป็นสัญญาณทางไฟฟ้า ประมาณ  $80 V_{rms}$  และ 20-30 Hz ซึ่งปกติจะถูกสร้างสัญญาณขึ้นที่สวิทซ์เซ็นเตอร์ และถูกส่งมาทำให้สัญญาณกระดิ่งในเครื่องโทรศัพท์ทำงาน มีอยู่ 2 วิธีที่จะใช้ส่งไดอัลไปที่สวิทซ์เซ็นเตอร์ คือ

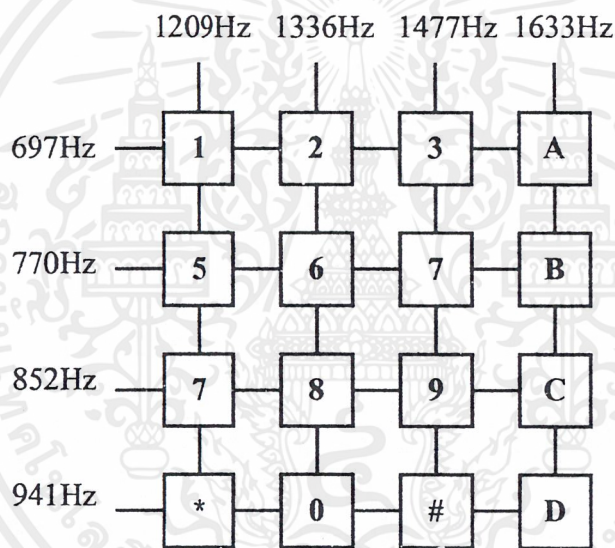
1. สร้างพัลส์ (Pulse generation)
2. สร้างโทน (Tone generation)

ไดอัลแบบหมุน (Rotate-type Dialers) จะสร้างพัลส์ส่งไปตามสาย และพัลส์จะถูกส่งไปและนับที่สวิทซ์เซ็นเตอร์ Tone Dialer จะสร้างเสียงที่เกิดจากการร่วมกันของความถี่ที่แตกต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สวิทช์เซ็นเตอร์สำหรับผู้โทรศัพท์คือ Central Office ซึ่ง Central Office นี้ จะต่อรวมเป็นกลุ่มในเขตหรือเส้นทางเพื่อความเหมาะสมของสวิทช์เซ็นทรัล เราต้องจัดลำดับของสวิทช์เซ็นเตอร์ในการต่อร่วมกันของ Central center ทั้งหมดซึ่งรวมไปถึงการต่อร่วมกันระหว่างผู้ใช้กับผู้เรียก ซึ่งปกติจะเลือกเส้นทางผ่านลำดับของ Toll Trunk ที่ต่ำที่สุด ระหว่างเครื่องโทรศัพท์และ Central Office อาจมีรีโมท คอนเซ็นเตอร์และตู้ชุมสายส่วนตัว (PABXs) คอนเซ็นเตอร์มีหน้าที่ลดการเชื่อมต่อระหว่างทุก ๆ ตู้สายกับ Central Office โดยวิธีการ Multiplexing และรูปแบบของ Trunk sharing

ตู้ชุมสายสาขาส่วนตัวทำหน้าที่เหมือนสวิทช์เซ็นเตอร์ สำหรับผู้ใช้โทรศัพท์กลุ่มย่อย เช่น ภายในสำนักงานธุรกิจ จะมีตู้ไว้สำหรับใช้ในบริษัท ซึ่งตู้นี้จะต่อกับ Central Office โดยผ่าน Analog หรือ Digital Trunk



รูปที่ 2.10 แสดงการจัดปุ่มและระบบสัญญาณ

### เครื่องโทรศัพท์หน้าปัดแบบกดปุ่ม (Push-Button Dial Telephone Set)

#### 1. ระบบหน้าปัดกดปุ่ม

ในระบบสวิทช์ สัญญาณเรียกของผู้เช่า (Subscriber's address signal) เป็นสัญญาณจังหวะไฟตรงที่เท่ากับจำนวนครั้งของการหมุนของหน้าปัด เพื่อให้แอสวิตซ์ทำงาน

จากการพัฒนาด้านแอสวิตซ์อิเล็กทรอนิกส์ เราจึงมีระบบสัญญาณหลายความถี่ (multi frequency signal system) ขึ้น ระบบมีลักษณะดังนี้

#### (1) เวลาของการหมุนของหมายเลขได้ลดลงมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- (2) การหมุนหมายเลขง่ายกว่า
- (3) สามารถเพิ่มปุ่มกดอื่นนอกจากปุ่มกดหมายเลข เพื่อส่งสัญญาณบริการประเภทอื่นได้ด้วย
- (4) เราใช้สัญญาณความถี่ของเสียง (Voice frequency signal) ซึ่งสามารถส่งระหว่างสถานีได้และสามารถนำไปใช้งานได้หลายอย่าง

## 2. ระบบสัญญาณ

เครื่องโทรศัพท์ที่มีหน้าปัดเป็นแบบกดปุ่มและใช้กรรมวิธีของ Dual Tone Multi-Frequency (DTMF) ในการส่งเลขหมายโทรศัพท์นั้น โดยทั่วไปหน้าปัดจะมี 12 ปุ่ม โดยแบ่งเป็น 4 Rows และ 3 Columns และในเครื่องโทรศัพท์บางแบบอาจจะมีปุ่มถึง 16 ปุ่ม โดยเพิ่ม Column ที่ 4 ขึ้นมาอีก ดังแสดงตามรูปที่ 2.5

ความถี่ที่ใช้ในแต่ละ row และ colome จะมีความถี่ต่างกัน ความถี่ของทั้ง 4 row เรียกว่าเป็นกลุ่มความถี่ต่ำ และความถี่ของทั้ง 3 columns เรียกว่ากลุ่มของความถี่สูง การกดปุ่มที่เลขหมายใด ๆ จะทำให้วงจรอิเล็กทรอนิกส์ภายในเครื่อง โทรศัพท์ผลิตความถี่ออกมา 2 ความถี่ เช่น เมื่อกดเลข 5 ความถี่ที่ผลิตออกมาคือ 770 Hz และ 1336 Hz เป็นต้น

### 3. ข้อดีของการใช้โทรศัพท์แบบกดปุ่ม (DTMF DIALING) คือ

- (1) สามารถลดเวลาในการหมุนเลขหมายลงได้ ทำให้มีผลคือเวลาเฉลี่ยที่ใช้โทรศัพท์แต่ละครั้ง (holding time) ลดลง ซึ่งทำให้ชุมสายโทรศัพท์สามารถรับ traffic ได้มากขึ้น
- (2) สามารถทำให้วงจรทาง solid state electronics ทนอุปกรณ์ทางด้าน mechanic จึงทำให้มีความรวดเร็วและแม่นยำในการส่งเลขหมาย
- (3) สามารถเพิ่มปุ่มกดขึ้นได้อีก 4 ปุ่ม (column) ที่ 4 เพื่อใช้ส่งสัญญาณการบริการประเภทอื่น ๆ
- (4) มีความเหมาะสมที่จะใช้กับชุมสายระบบ stored program control

### 2.2.1 สัญญาณพื้นฐานขององค์การโทรศัพท์

สัญญาณสมาชิก (Subscriber Signal) คือ สัญญาณที่เครื่องชุมสายโทรศัพท์จะแจ้งต่อสมาชิกต่าง ๆ ว่าควรจะทำอย่างไร เมื่อได้ยินสัญญาณนี้ ประกอบด้วย

1. สัญญาณให้หมุน (DT:Dial Tone) ใช้เพื่อแสดงให้สมาชิกรู้ว่ากดปุ่มเลขหมายผู้รับได้ เป็นสัญญาณต่อเนื่อง 400 Hz modulated ด้วยความถี่ประมาณ 50 Hz แบบ AM
2. สัญญาณไม่ว่าง (BT:Busy Tone) ใช้เพื่อเตือนผู้เรียกว่าผู้รับไม่ว่าง ควรวางหูก่อนสักระยะหนึ่งแล้วจึงเริ่มเรียกใหม่ เป็นสัญญาณ 400 Hz ช่วงเวลาของการส่งประมาณ 0.5 วินาที เงียบ 0.5 วินาที
3. สัญญาณเรียกกลับ (RBT: Ringing Back Tone) ใช้เมื่อการต่อทุกชั้นคอนตามความ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประสงค์ของผู้เรียกมายังผู้รับ เครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จจะแจ้งให้ผู้เรียกรู้ว่าการเรียกสำเร็จ เป็นสัญญาณ 400 Hz ช่วงเวลาการส่งประมาณ 1 วินาที เจียบประมาณ 4 วินาที

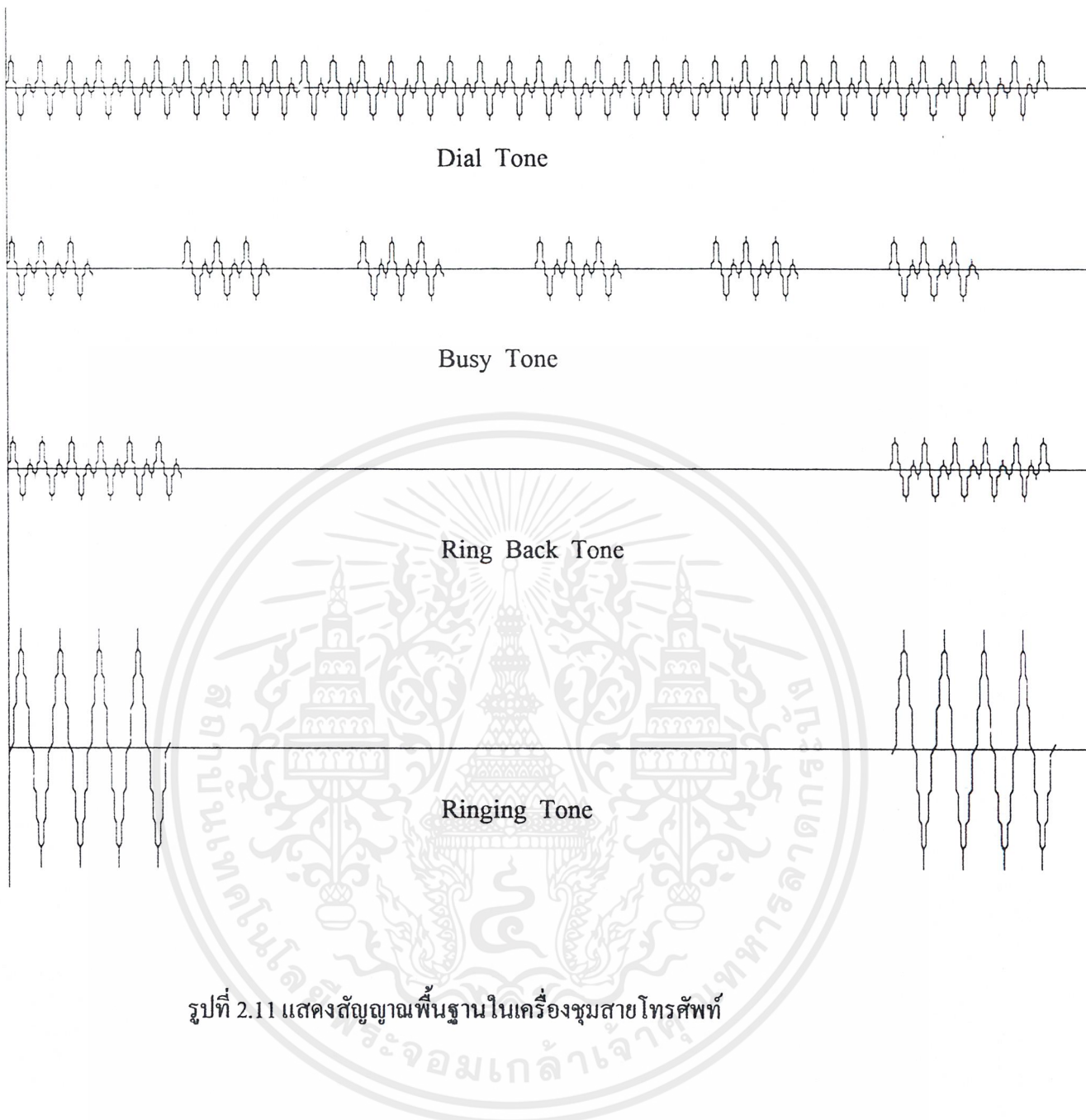
4. สัญญาณกริ่งเรียก (RGT: Ringing Tone) ใช้เมื่อมีการต่อทุกชั้นตอนตามความประสงค์ของผู้รับเครื่องชุมสายโทรศัพท์ดำเนินการต่อสำเร็จด้วยกริ่งเรียกผู้รับมาตอบการเรียก เป็นสัญญาณ 25 Hz ช่วงเวลาการส่งและเจียบเช่นเดียวกับสัญญาณเรียกกลับ

## 2.2.2 ระบบการต่อของเครื่องชุมสายโทรศัพท์และสัญญาณที่คู่สายโทรศัพท์

-ระบบต่อต้านผู้เรียก

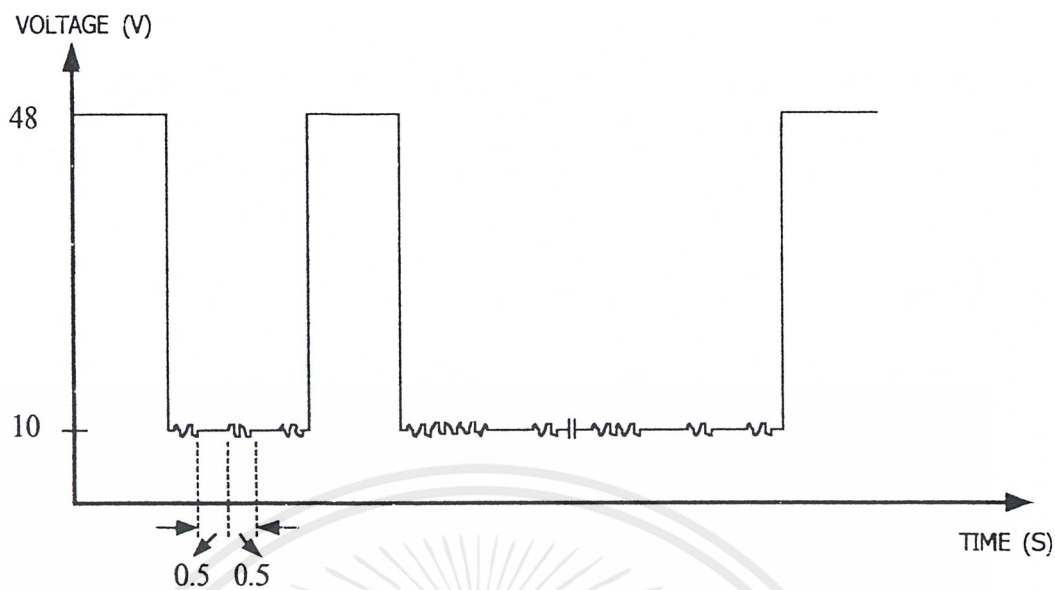
เมื่อผู้เรียกยกหูขึ้นเพื่อจะทำการเรียก จะทำให้ DC Voltage ที่คู่สายโทรศัพท์เปลี่ยนจาก 48 โวลต์ เป็น 10 โวลต์ เครื่องชุมสายโทรศัพท์จะรู้ว่าเป็นการเริ่มต้นการเรียก ก็จะส่งสัญญาณให้หมุนไปยังผู้เรียก (ถ้าไม่ว่างก็จะส่งสัญญาณไม่ว่างไปยังผู้เรียก ทำให้ผู้เรียกวางหู และเริ่มทำการเรียกใหม่) เมื่อผู้เรียกได้ยินสัญญาณให้หมุน ก็จะทำการกดเลขหมายของผู้รับปลายทางเป็นสัญญาณดีทีเอ็มเอฟ วงจรคู่สายของเครื่องชุมสายโทรศัพท์ก็จะทำการแปลงรหัสและปฏิบัติการพร้อมกันนั้นเครื่องชุมสายโทรศัพท์จะตัดสัญญาณให้หมุนทันทีที่รับสัญญาณดีทีเอ็มเอฟ ที่กดหมายเลขตัวแรก

เมื่อเครื่องชุมสายโทรศัพท์รับหมายเลขของผู้รับ ก็จะทำการแปรตัวเลขระบุจากปลายทางจากรหัสชุมสายที่กดหมายเลขมา เมื่อรู้ตำแหน่งของผู้รับแล้ว เครื่องชุมสายโทรศัพท์จะจองผ่านระหว่างผู้เรียกและผู้รับ แล้วส่งสัญญาณกริ่งเรียกกลับไปยังผู้เรียกและในขณะเดียวกันวงจรคู่สายส่งสัญญาณกริ่งเรียกไปยังผู้รับ เมื่อผู้รับมาตอบรับการเรียก สัญญาณตอบรับจะถูกส่งไปยังเครื่องชุมสายโทรศัพท์จะทำการตัดสัญญาณกริ่งเรียกด้านผู้รับ และยกเลิกสัญญาณเรียกกลับด้านผู้เรียก และทำให้ผ่านระหว่าง RBT และผู้เรียกว่าง ขณะเดียวกันก็จะสร้างทางผ่านด้านผู้รับการสนทนาจึงสามารถเริ่มต้นได้

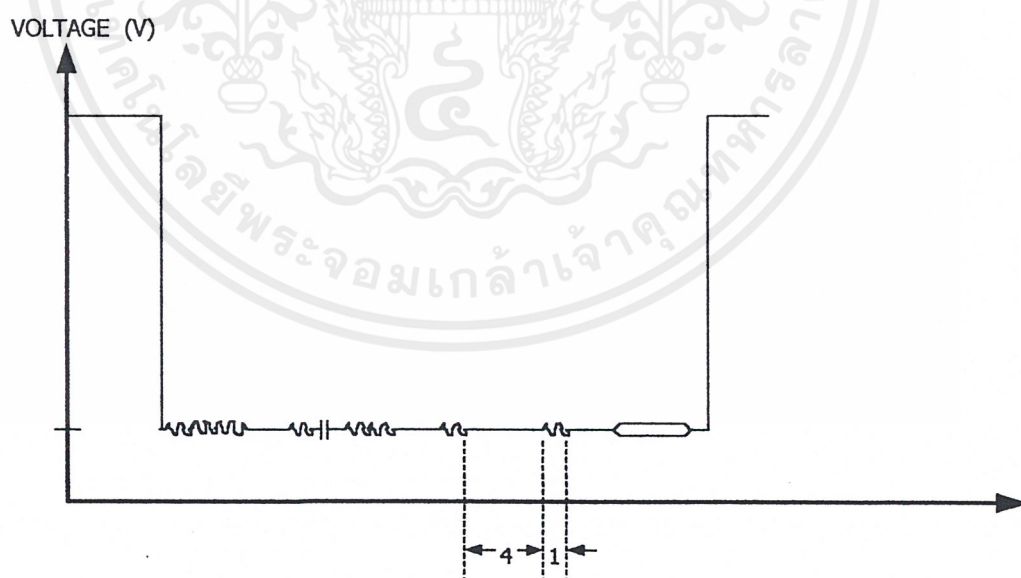


รูปที่ 2.11 แสดงสัญญาณพื้นฐานในเครื่องชุมสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดงสัญญาณที่ผู้เรียกทำการเรียกผู้รับ ไม่สำเร็จ

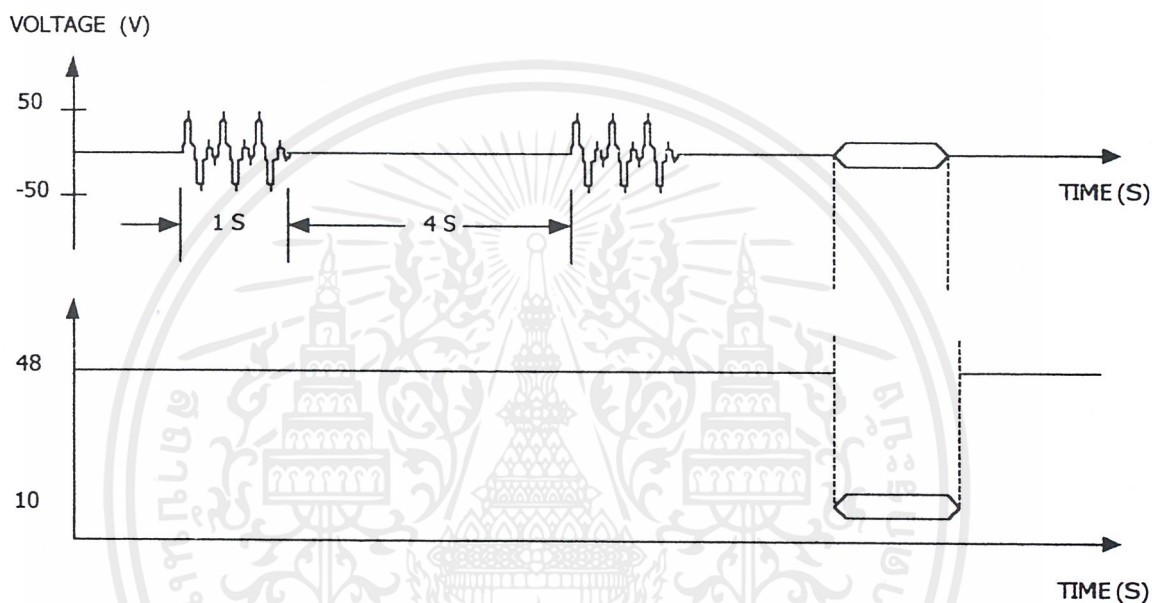


รูปที่ 2.13 แสดงสัญญาณที่ผู้เรียกทำการเรียกผู้รับสำเร็จ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-ระบบการเรียกด้านผู้รับ

เมื่อผู้รับถูกเรียกจากผู้เรียก ชุมสายโทรศัพท์จะส่งสัญญาณกริ่งเรียกขนาด  $100\text{ V}_{AC}$  ไปยังผู้รับ เพื่อทำการเรียกผู้รับ ดังรูปที่ 2.9(ก) เมื่อผู้รับตอบการเรียกจะทำให้ DC Voltage เปลี่ยนจาก  $48\text{ V}$  เป็น  $10\text{ V}$  ทำให้วงจรคู่สายตัดสัญญาณกริ่งเรียก ระหว่างผู้เรียกกับผู้รับ การสนทนาจึงจะสามารถเริ่มต้นได้ ดังรูปที่ 2.9(ข) สถานะวางหูของผู้เรียกจะเลือกทางเสียงผู้พูดผ่านและทำให้ผู้รับวางหูตาม วงจรคู่สายจะตรวจรู้ว่าเป็นการเลิกสนทนาติดต่อ



รูปที่ 2.9 แสดงลักษณะของสัญญาณทางผู้รับเมื่อถูกเรียก

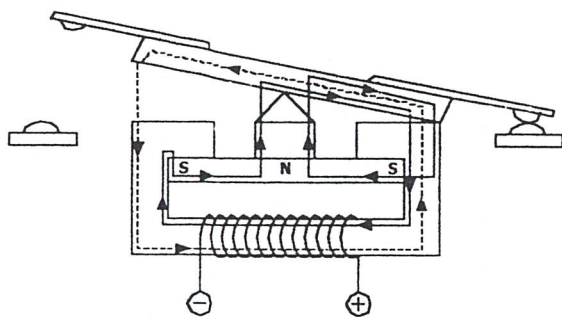
- (ก) ทำการวัดสัญญาณทางด้าน AC
- (ข) ทำการวัดสัญญาณทางด้าน DC

### 2.3 หลักการทำงานของรีเลย์

#### รีเลย์แบบไฟตรงมี 2 ชนิด

1. polarized ทำง่าย ๆ โดยใช้หลักการเดียวกับรีเลย์ไฟตรงธรรมดาแล้วต่อไดโอดบล็อกไว้
2. magneetically polalized relays ใช้อำนาจของสนามแม่เหล็กถาวรมาหักล้างกับสนามแม่เหล็กเหนี่ยวนำที่เกิดจากการป้อนไฟแก่ขดลวดของรีเลย์โดยทั่วไปตามมาตรฐานของ NARM (National Association of Relay Manufacturers) ของอเมริกา จะมีรูปแบบตามดังอย่างดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงรีเลย์และการทำงานกับสนามไฟฟ้า



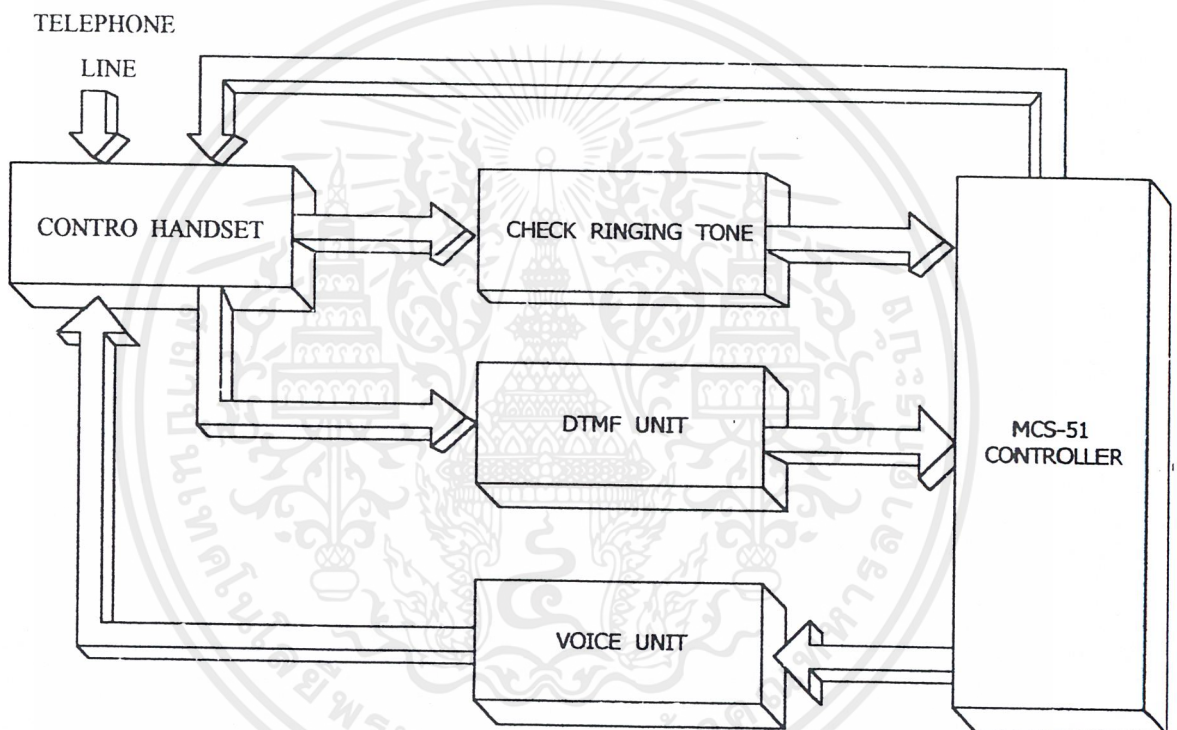
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### หลักการงานและออกแบบ

#### 3.1 ส่วนการควบคุมการสื่อสารระหว่างเครือข่าย

ส่วนการควบคุมการสื่อสารระหว่างเครือข่าย(Telecommunication Control) จะประกอบขึ้นด้วย ส่วนต่าง ๆ ดังบล็อกไดอะแกรมดังรูป



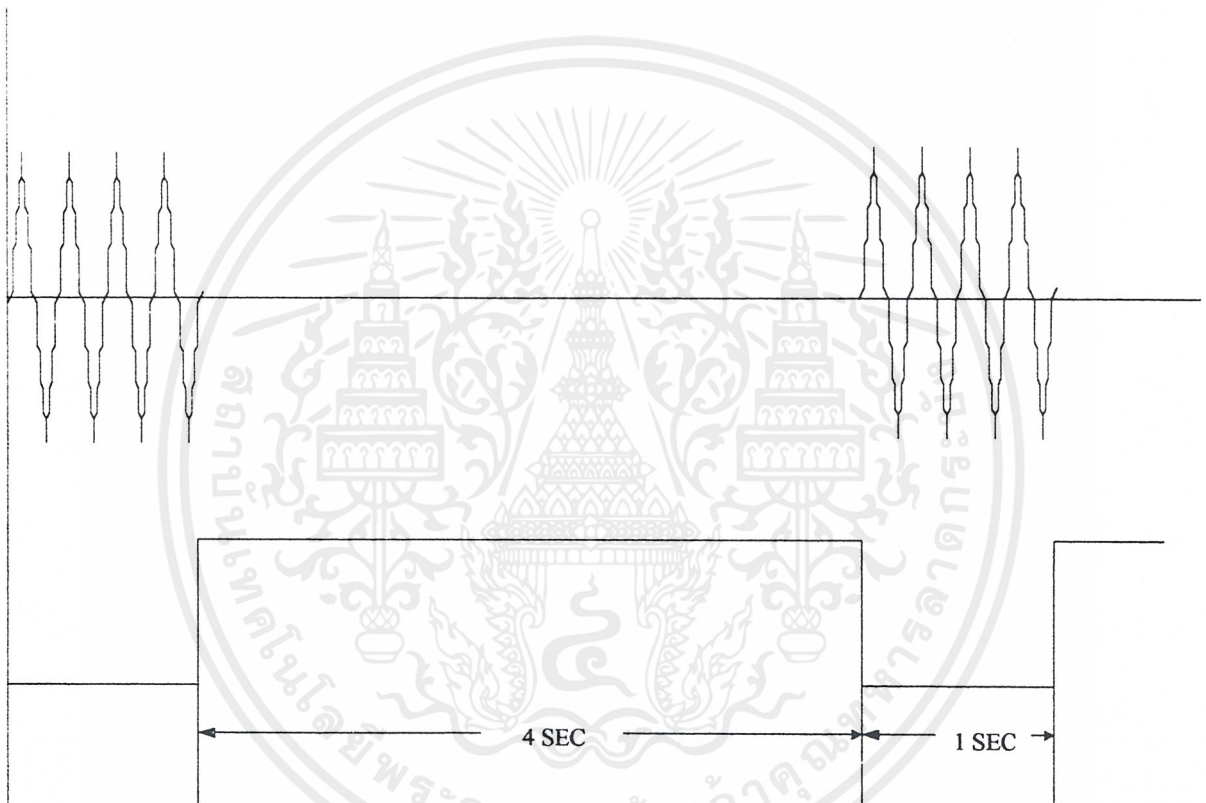
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของส่วนควบคุมการสื่อสารระหว่างเครือข่าย

หลังจากได้ทราบถึงรายละเอียดและทฤษฎีต่าง ๆ ที่เกี่ยวข้องกับระบบโทรศัพท์ดังได้กล่าวเอาไว้แล้ว ต่อไปนี้จะเอาความรู้ในส่วนนั้นมาเป็นพื้นฐานประกอบการอธิบายการทำงานและส่วนประกอบของวงจรหรือภาคต่าง ๆ ของส่วนควบคุมการสื่อสาร (Telecommunication Control) ดังบล็อกไดอะแกรมดังรูปที่ 3.1 ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2 ส่วนตรวจจับสัญญาณ Ringing Tone

จากรูปที่แสดงเป็นวงจรในส่วนของการตรวจจับสัญญาณ Ringing Tone ซึ่งเป็นวงจรในส่วนที่ใช้ตรวจจับสัญญาณกระดิ่ง ว่ามีสัญญาณเข้ามาหรือไม่ ถ้าวงจรตรวจจับพบว่ามีสัญญาณกระดิ่งเข้ามาและมีจำนวนครบตามที่ได้มีการกำหนดไว้ใน MCS-51 ซึ่งเป็นตัวควบคุมก็จะทำการสั่งให้มีการยกหูโทรศัพท์ต่อไป รูปสัญญาณที่เราจะทำการนับและตรวจจับสัญญาณกระดิ่งจะแสดงได้ดังนี้

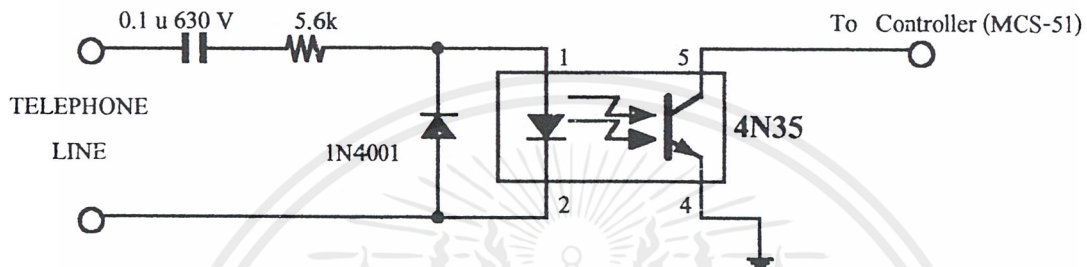


รูปที่ 3.2 แสดงสัญญาณเข้าและออกจากวงจรส่วนตรวจจับสัญญาณ Ringing Tone

วงจรในส่วนของการตรวจจับสัญญาณ Ringing Tone ที่ได้ออกแบบเอาไว้ เนื่องจากโดยทั่วไปสัญญาณกระดิ่งจะส่งมาในคู่สายโทรศัพท์เป็นไฟฟ้ากระแสสลับขนาดประมาณ 100 V 25 Hz ซึ่งสัญญาณสัญญาณกระดิ่งจะดัง 1 วินาที และหยุด 4 วินาที สลับกันไป จึงได้ออกแบบวงจรตรวจจับโดยอาศัยไอซีออปโตคัปเปลอร์เป็นตัวตรวจจับสัญญาณกระดิ่ง โดยมี C และ R ทำหน้าลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

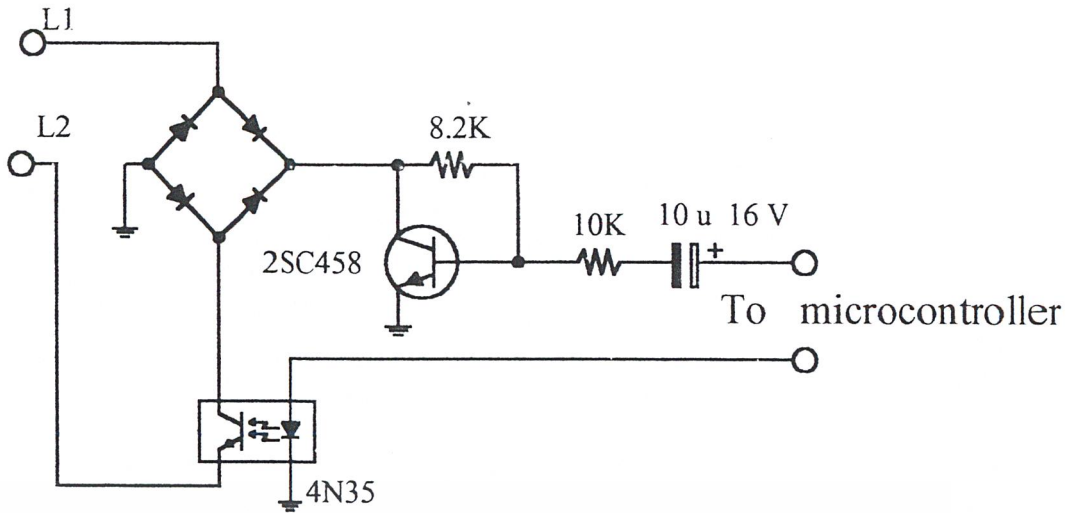
แรงดันสัญญาณกระดิ่งให้ต่ำลงก่อนที่จะส่งให้ MCS-51 ส่วน Diode จะเป็นตัวป้องกันแรงดันย้อนกลับเพื่อให้ MCS-51 ทำงานอย่างมีประสิทธิภาพเมื่อมีสัญญาณกระดิ่งเข้ามา MCS-51 จะเริ่มทำงานทำให้มีแรงดันไฟ 0 โวลต์ไหลผ่านขา 4 ไป ขา 5 ของออปโตคัปเปลอร์ไปเข้าที่พอร์ทของตัว MCS-51 เพื่อนับสัญญาณกระดิ่งที่เข้ามาว่าครบตามจำนวนครั้งที่ตั้งไว้หรือไม่ถ้าครบก็จะทำการสั่งให้ยกหูทันที แสดงได้ดังรูปต่อไปนี้



รูปที่ 3.3 แสดงวงจรส่วนตรวจจับสัญญาณ Ringing Tone

### 3.3 ส่วนควบคุมการยกหู / วางหู (Control Handset)

ส่วนนี้จะทำหน้าที่เสมือนการยกหูโทรศัพท์ เมื่อครบจำนวนครั้งของสัญญาณกระดิ่งที่ได้ตั้งไว้ โดยการควบคุมจากส่วนประมวลผลหรือ MCS-51 เป็นการสร้างสถานะเลียนแบบการยกหูโทรศัพท์ ด้วยการต่อค่าความต้านทานที่มีค่าความต้านทานเท่ากับความต้านทานของเครื่องโทรศัพท์เมื่อมีผู้ทำการยกหู โดยอุปกรณ์ที่ใช้จะเป็นทรานซิสเตอร์ที่จะทำหน้าที่เป็นโหลดอิมพีแดนซ์หรือเปรียบเสมือนเป็นโทรศัพท์อีกตัวหนึ่ง ขณะทำงานจริง ดังวงจรในรูปที่ 3.4 เมื่อออปโตคัปเปลอร์ได้รับลอจิก “1” จาก MCS-51 ก็จะทำให้สัญญาณจากคู่สายโทรศัพท์สามารถไหลผ่านบริดจ์และก็จะเกิดการครบวงจรขึ้น ทำให้ทางชุมสายรับรู้การยกหูของเครื่อง ทางชุมสายก็จะหยุดส่งสัญญาณกระดิ่ง นอกจากนั้นทรานซิสเตอร์ยังทำหน้าที่เชื่อมต่อวงจรถ่ายทอดสัญญาณเข้าสู่คู่สายในเวลาเดียวกันด้วย



รูปที่ 3.4 วงจรควบคุมการยกหู / วางหู

### 3.4 ส่วนการถอดรหัสและการเข้ารหัสความถี่คู่ (DTMF Decoder and Encoder Unit)

ในส่วนนี้จะทำหน้าที่ถอดรหัสสัญญาณที่รับเข้ามาว่าผู้ใช้บริการกดหมายเลขโทรศัพท์หมายเลขใดเข้ามาแล้วได้สัญญาณเอาท์พุท เพื่อส่วนไปยังตัวไมโครคอนโทรลเลอร์

ในส่วนของการออกแบบวงจรการถอดรหัส DTMF เราเลือกใช้ไอซี MT8870D โดยเมื่อผู้เรียกกดหมายเลขหลังจากที่โทรศัพท์ติดต่อกันได้แล้ว ซึ่งระบบการถอดรหัสแบบ DTMF นั้น การกดหมายเลขใดหมายเลขหนึ่ง จะเป็นการส่งความถี่สองความถี่ผสมกัน MT8870 จะสามารถถอดรหัสความถี่ออกมาได้เป็นตัวเลขฐานสอง 4 บิต โดย DTMF เป็นไอซีถอดรหัสความถี่ (Integrated DTMF Receiver) หรือเป็นตัวแปลงสัญญาณ DTMF เป็นสัญญาณดิจิทัลซึ่งมีคุณสมบัติดังนี้

- \*เป็นตัวรับและถอดรหัสความถี่(DTMF Receiver)
- \*กินไฟน้อย ใช้ไฟเลี้ยงระดับเดียวกันกับที่ทีแอล
- \*สามารถตั้งอัตราขยายภายในตัวไอซีได้
- \*สามารถปรับการ์ดไทม์ได้(Guard time)
- \*เป็น IC คุณภาพสูง

การทำงานเมื่อมีผู้เรียกกดหมายเลขเข้ามาหลังได้รับการตอบรับและจะมีสัญญาณสองความถี่(ความถี่ต่ำและความถี่สูง) ผสม มาเข้าวงจร DTMF Decoder เบอร์ Mt8870 จะทำหน้าที่ถอดรหัสออกมาเป็นสัญญาณดิจิทัลขนาด 4 บิต ตัวคริสตัลที่ต่อในวงจรเพื่อเป็นตัวกำเนิดความถี่อ้างอิง เพื่อใช้ในการถอดรหัส DTMF และยังสามารถกำหนดค่าอัตราขยายและเอาท์อิมพีแดนซ์ของวงจร โดยปรับค่าตัวต้านทานในวงจรแลตซ์ 3 สถานะ

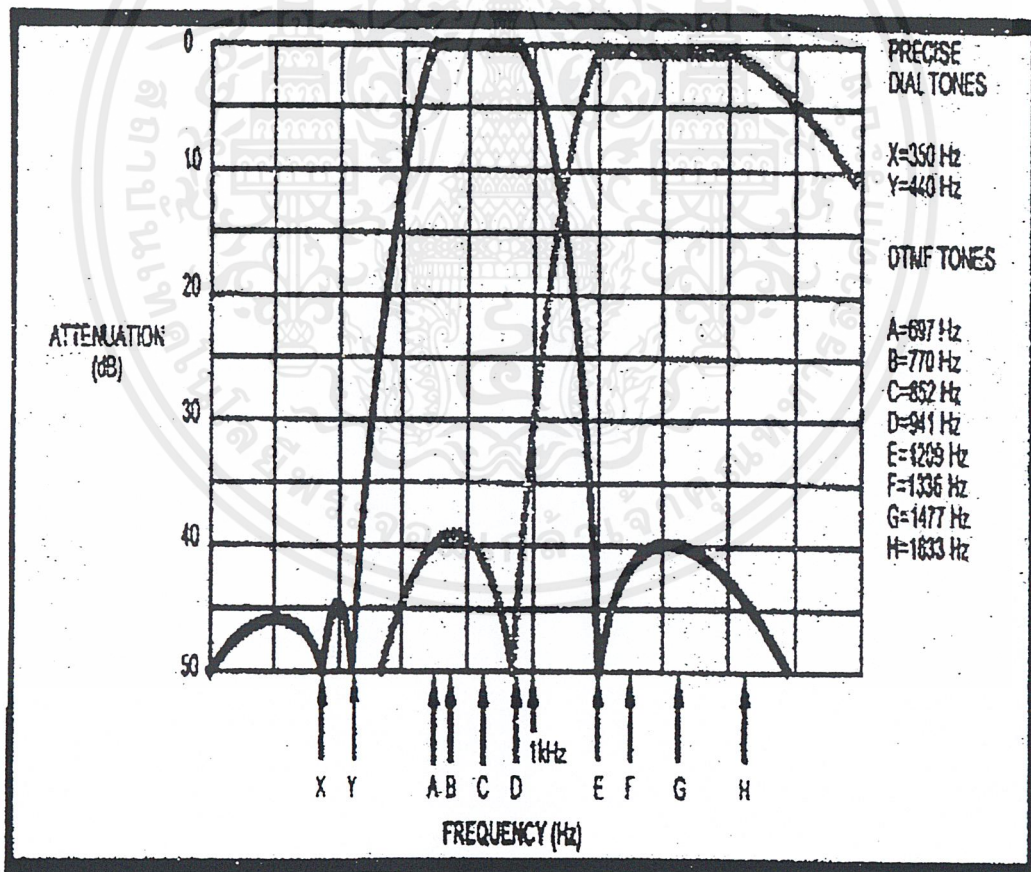
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังก์ชันการทำงานใน MT 8870 ประกอบด้วยส่วนสำคัญ 5 ส่วนคือ

- ภาคกรองความถี่(filter section)
- ภาคถอดรหัส(Decoder section)
- ภาคตรวจสอบสัญญาณ(Steering circuit)
- ภาคขยายสัญญาณความแตกต่าง(Differential input)
- ภาคกำเนิดความถี่(Oscillator)

### 3.4.1 ภาคกรองสัญญาณความถี่

ในส่วนนี้จะแยกสัญญาณดีทีเอ็มเอฟที่เข้ามาออกเป็นสองกลุ่มความถี่ คือ ช่วงความถี่สูง และช่วงความถี่ต่ำ โดยวงจรกรองแถบความถี่อันดับ 6 ชนิดสวิตช์คาปาซิเตอร์(six-order switched capacitor band pass filter)



รูปที่ 3.5 แสดงความถี่ที่ได้จากการกรองความถี่

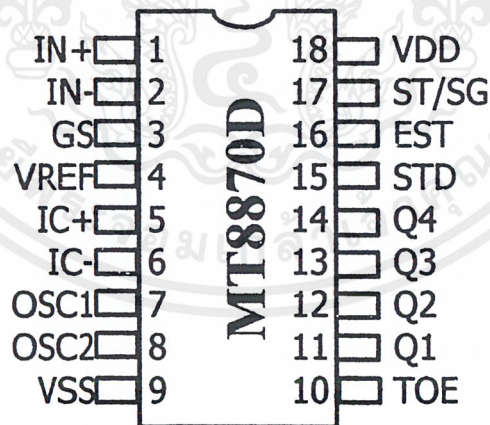
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4.2 ภาคอครหัสสัญญาณดีทีเอ็มเอฟ

สัญญาณที่ถูกกรองเรียบเรียบร้อยแล้วจะผ่านเข้าวงจรอครหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัล และการตรวจสอบความถี่ที่เข้ามาเป็นความถี่มาตรฐานดีทีเอ็มเอฟหรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบว่าความถี่ที่เข้ามานั้นถูกต้อง สัญญาณที่ขา EST (early steering) ก็จะแอกทิฟสำหรับค่าที่อครหัสได้จากความถี่ต่าง ๆ แสดงดังตารางที่ 3.7

#### การนำ MT-8870 ไปใช้งาน

- นำไปใช้งานทางด้านรีโมทคอนโทรล
- ใช้งานเกี่ยวกับเครื่องป้องกันโทรศัพท์ทางไกล
- ใช้งานเกี่ยวกับเครื่องคิดการค์
- ใช้งานร่วมกับคอมพิวเตอร์
- ใช้ในเครื่องชุมสายขนาดเล็ก หรือ PABX
- ใช้กับงานทางด้านโทรศัพท์ทั่วไป
- การควบคุมอุปกรณ์ทางโทรศัพท์
- ใช้ทำเครื่องสอบถามทางโทรศัพท์
- ระบบทวนสัญญาณและโทรศัพท์เคลื่อนที่



รูปที่ 3.6 แสดงรูปร่างและขาต่าง ๆ ของไอซีอครหัส MT-8870

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### รายละเอียดของขาของ MT-8870

ขา	ชื่อของขา	รายละเอียด
1	IN+	ขาอินอินเวอร์เทอร์ (Non-inverting) ของออปแอมป์
2	IN-	ขาอินเวอร์เทอร์ (Inverting) ของออปแอมป์
3	GS	ขาเลือกเกน (Gain)
4	Vref	ขาแรงดันอ้างอิง มีค่าเท่ากับ $V_{DD}/2$
5	StD	ขาอินฮิบิต(Inhibit)ควบคุมการรับอินพุต
6	ESt	ไม่ใช้งาน
7	OSC 1	ขาอินพุต Oscillator 1
8	OSC 2	ขาอินพุต Oscillator 2
9	Vss	ไฟเลี้ยงลง
10	TOE	ขาอินเบิตสัญญาณเอาต์พุต
11-14	Q1-Q4	ขาเอาต์พุต Binary
15	StD	ขาที่ต้องวางจอร์สติง Tinput
16	EST	ขาแสดงว่าข้อมูล DTMF ที่ตรวจสอบได้ถูกต้องโดยจะเป็นลอจิก "1"
17	ST/GT	ขาที่ต้องวางจอร์สติง Tinput และ Guard time output
18	VDD	ไฟเลี้ยงบวก

#### 3.4.3 ภาคถอดรหัสความถี่

ความถี่ DTMF ที่ถูกกรองเรียบเรียบร้อยแล้ว จะผ่านเข้าวงจรถอดรหัสความถี่ออกเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิตอล และมีการตรวจสอบความถี่ที่เข้ามาว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาผสม เมื่อตรวจสอบว่าความถี่นั้นถูกต้อง สัญญาณที่ขา EST (early steering) ก็จะแอกทีฟ สำหรับค่าถอดรหัสที่ได้จากความถี่ต่าง ๆ นั้น แสดงในตารางที่

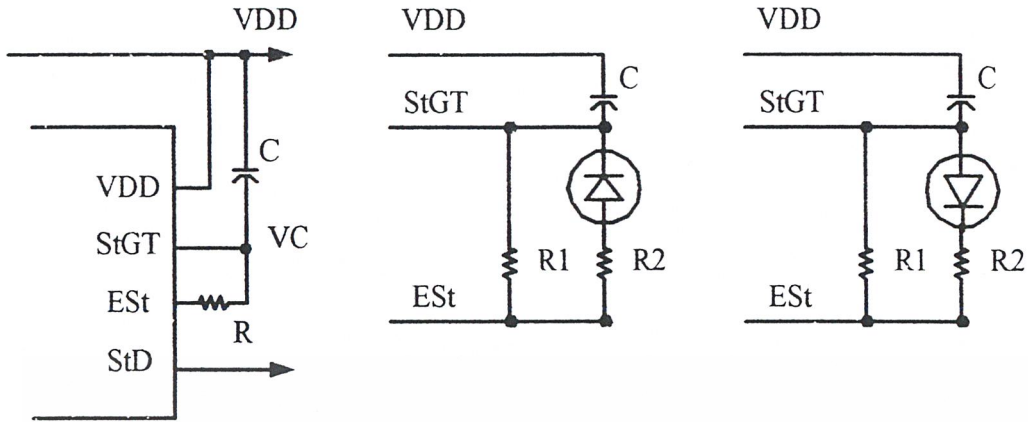
3.7

F (low)	F (high)	NO	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209		H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
-	-	ANY	L	Z	Z	Z	Z

รูปที่ 3.7 ตารางแสดงการถอดรหัสที่เอ็มเอฟเป็นรหัสไบนารี

#### 3.4.4 ภาคตรวจสอบสัญญาณ

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุต จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่าระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มไม่มีความถี่ออกมาเป็นช่วงเวลาพอสมควร มิฉะนั้นวงจรส่วนนี้จะไม่รับ โดยถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลายาวเท่าใดสามารถตั้งได้โดยใช้ RC ต่อภายนอก สัญญาณที่ขา EST จะเป็นลอจิก “1” นานใกล้เคียงกับระยะเวลาที่มีความถี่คู่ DTMF เข้ามาจากรูปที่ 3.8 เมื่อขา EST เป็นลอจิก “1” ทำให้  $V_C$  สูงขึ้น ตัวเก็บประจุ C จะคายประจุทำให้แรงดัน  $V_C$  สูงขึ้นจนถึงค่าเทรชโฮลด์ วงจรถอดรหัสจึงจะถอดรหัสออกเป็นตัวเลขขนาด 4 บิต



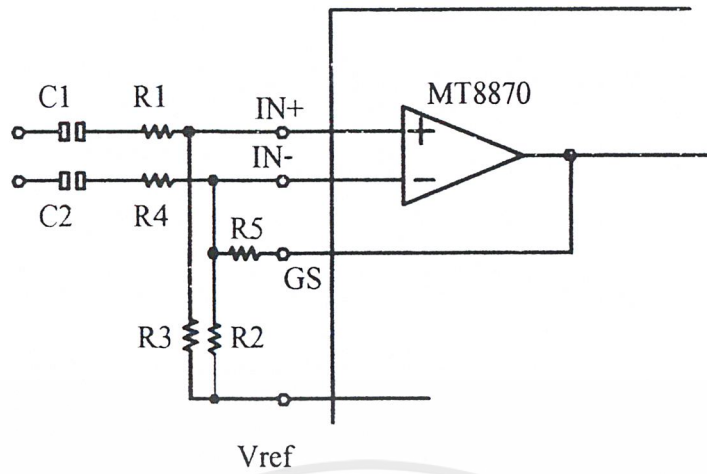
$$\begin{aligned}
 t_{GTA} &= (RC) \ln(VDD/V_{tst}) & t_{GTP} &= (R_p C) \ln[VDD/(VDD - V_{tst})] & t_{GTP} &= (R_1 C) \ln[VDD/(VDD - V_{tst})] \\
 t_{GTP} &= (RC) \ln(VDD/(VDD - V_{tst})) & t_{GTA} &= (R_1 C) \ln[VDD/V_{tst}] & t_{GTA} &= (R_p C) \ln(VDD/V_{tst}) \\
 R_p &= R_1/R_2
 \end{aligned}$$

รูปที่ 3.8 แสดงวงจรตรวจสอบสัญญาณอย่างง่ายและแสดงการกำหนดเวลาการ์ด์ไทม์ (guard time) พร้อมวิธีการคำนวณ

สำหรับคำว่า การ์ด์ไทม์ (guard time) นั้น หมายถึง ช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะค่อนข้างเท่ากับหรือมากกว่าช่วงที่เราตั้งไว้ ซึ่งจะได้รับการยอมรับว่าสัญญาณความถี่นั้นถูกต้องหรือผิดได้ว่าเวลาที่เรากำหนดไว้โดย RC ก็คือการ์ด์ไทม์นั่นเอง เมื่อสัญญาณความถี่เข้ามาสั้นกว่าจะไม่มีผลกระทบเป็นตัวเลขออกไป การตั้งเวลาและคำนวณเวลาได้จากรูปที่ 3.8

### 3.4.5 ภาคนขยายสัญญาณความแตกต่าง

วงจรส่วนอินพุทของ MT-8870 เป็นภาคออปแอมป์ที่สามารถปรับอัตราขยายโดยต่อวงจรภายนอกเพิ่มเข้าไป รูปที่ 3.8 แสดงการต่อวงจรภายนอกเข้ากับอินพุท ซึ่งสามารถคำนวณอัตราความแตกต่างของอินพุทและอิมพีแดนซ์ได้ดังนี้

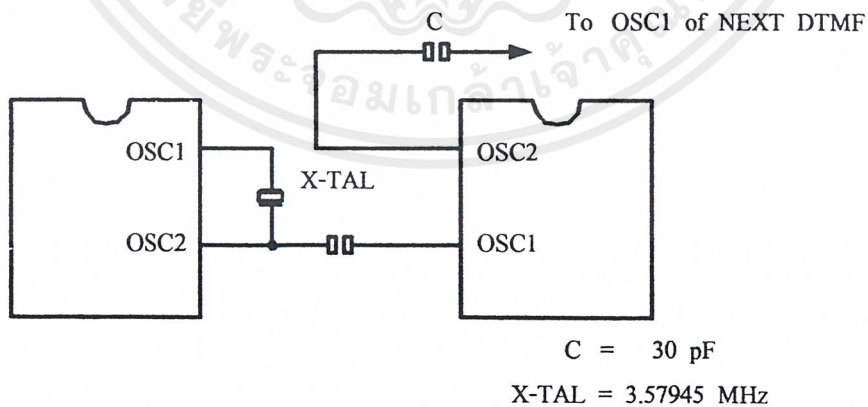


อินพุตอิมพีแดนซ์  $(Z_{m\_diff}) = 2(R1^2 + (1/wc)^2)^{1/2}$

รูปที่ 3.9 แสดงการต่อวงจรภาคอินพุท

3.4.6 ภาคกำเนิดความถี่

ภาคนี้ภายในไอซีจะมีวงจรเวลาอยู่ภายใน เพียงแต่ต่อแร่คริสตอลขนาด 3.579545 MHz ก็ สามารถใช้งานได้ทันที การต่อวงจรกำเนิดความถี่แสดงดังรูปที่ 3.9



รูปที่ 3.10 แสดงการต่อวงจรผลิตความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 ส่วน VOICE MEMORY

ในโครงงานนี้อุปกรณ์ที่ใช้ในการบันทึกเสียงก็คือไอซีบันทึกเสียงตระกูล ISD14xx สำหรับเบอร์ที่ใช้ในโครงงานนี้ก็คือ ISD1420 ซึ่งบันทึกเสียงได้ยาว 20 วินาที และมีองค์ประกอบภายนอกที่เรียบง่ายสำหรับการต่อใช้งานเพราะมีอุปกรณ์ต่อร่วมภายนอกน้อย

#### คุณสมบัติของไอซี ISD1420

คุณสมบัติที่สำคัญของ ไอซีตัวนี้คือไม่มีความยุ่งยากสามารถใช้งานในตัวเดียวจริง ๆ ดังนั้นคุณสมบัติที่สำคัญจึงมีดังต่อไปนี้คือ

- \* ไอซีตัวเดียวสามารถบันทึกและเล่นกลับได้อย่างง่ายดาย
- \* ไม่มีอุปกรณ์ไอซีประเภทอื่นประกอบร่วมภายนอก
- \* ไม่ต้องพัฒนาระบบอื่นขึ้นมาเสริมเพื่อให้ใช้งานได้
- \* มีประสิทธิภาพในการบันทึก และเล่นกลับให้เสียงได้เหมือนต้นกำเนิด
- \* ต่อкасดเคคกัน ได้โดยตรงเพื่อเพิ่มระยะเวลาให้ยาวมากขึ้น
- \* ปิดการทำงานอัตโนมัติเมื่อไม่มีการบันทึกหรือเล่นกลับนานเกินไป
- \* สามารถเก็บความจำไว้ได้นาน 100 ปี ไม่ต้องมีแบตเตอรี่สำรอง
- \* วงรอบการบันทึก 100,000 ครั้ง
- \* มีวงจรกำเนิดสัญญาณนาฬิกาภายในตัว

จากคุณสมบัติต่าง ๆ ที่รวมอยู่ในตัวไอซีเพียงตัวเดียวจึงทำให้ง่ายแก่การใช้งาน ตั้งแต่วงจรขยายสัญญาณจากไมโครโฟน

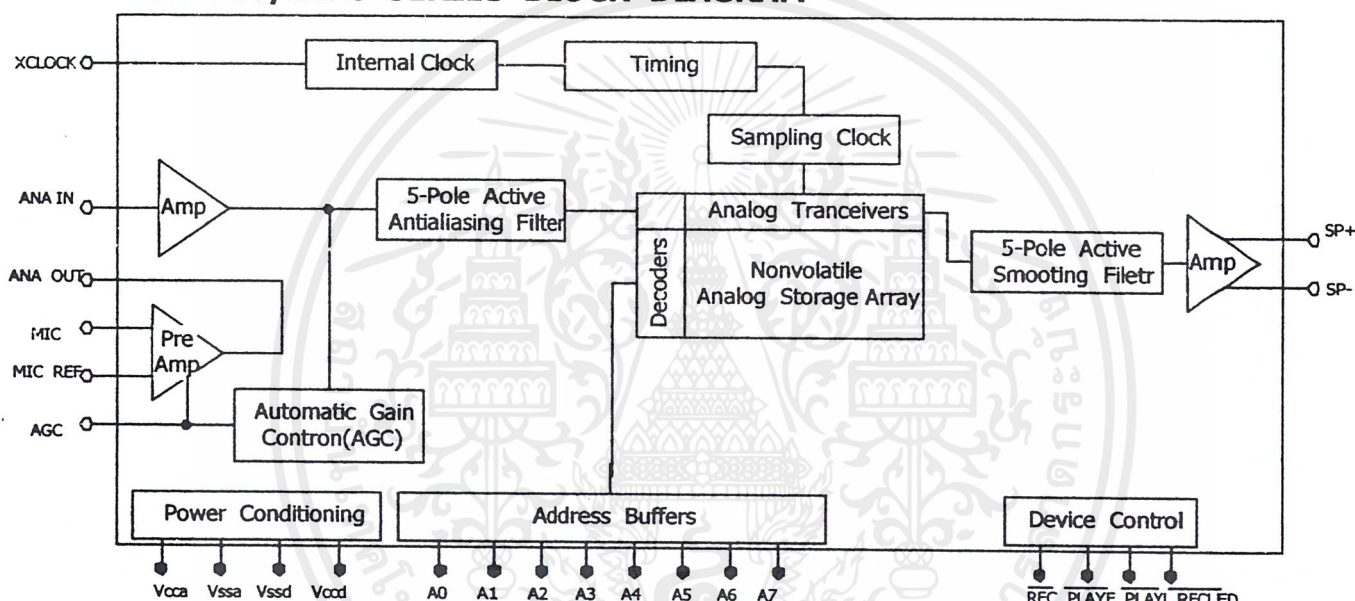
A0	1	28	Vccd
A1	2	27	REC
A2	3	26	XCLK
A3	4	25	RECLED
A4	5	24	PLAYE
A5	6	23	PLAYL
NC	7	22	NC
NC	8	21	ANA OUT
A6	9	20	ANA IN
A7	10	19	AGC
NC	11	18	MIC REF
Vssd	12	17	MIC
Vssa	13	16	Vcca
SP+	14	15	SP-

รูปที่ 3.11 แสดงโครงสร้างคั้งถึงของไอซี ISD1420

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จนถึงหน่วยจัดเก็บข้อมูลที่ทำการบันทึกและขับออกลำโพงก็ถูกรวมไว้ในไอซีตัวเดียวในโหมดการบันทึกจะจัดเก็บข้อมูลต่าง ๆ ไว้ในหน่วยความจำที่เป็นเซลล์แบบไม่ต้องการแรงดันสำรอง เพื่อรักษาข้อมูลไม่ให้อายุหาย(nonvolatile memory cells) สัญญาณเสียงมีอยู่ในรูปแบบของสัญญาณอนาล็อก จะถูกบันทึกไว้ในหน่วยจัดเก็บความจำโดยตรง โดยอาศัยเทคโนโลยี DAST (Direct Analog Storage Technology) และการจัดเก็บความจำก็จะจัดเก็บในลักษณะที่เป็นสัญญาณอนาล็อกอยู่เช่นเดิม จึงทำให้การเล่นกลับสามารถที่จะให้เสียงได้เหมือนกลับต้นกำเนิดเสียงมาก เพราะไม่มีกระบวนการเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเข้ามาเกี่ยวข้อง

### ISD1200/1420 SERIES BLOCK DIAGRAM



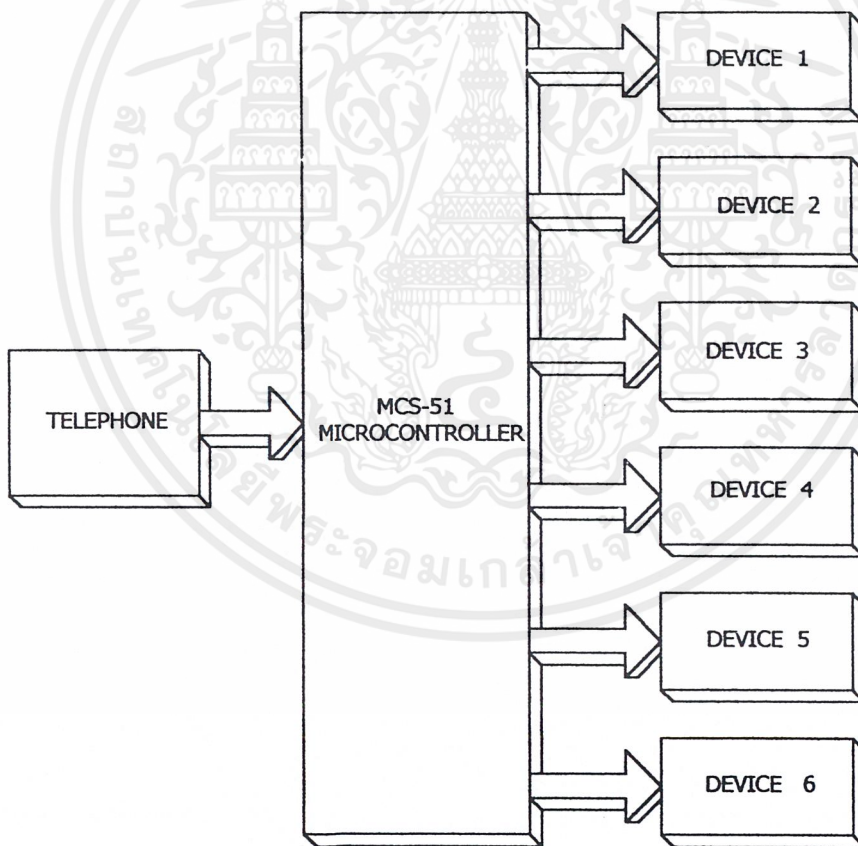
รูปที่ 3.12 แสดงบล็อกโคอะแกรมภายในตัวไอซี

### 3.6 การทำงานและการออกแบบส่วนตั้งงานโทรศัพท์

การทำงานของระบบคือเมื่อมีผู้เรียกเรียกเข้ามาครบจำนวนครั้งที่ได้ตั้งไว้คือสามครั้งและยังไม่มีผู้รับสายเครื่องก็จะทำการรับสายคือทำการยกหูโดยอัตโนมัติ จากนั้นผู้เรียกก็จะทำการใส่รหัสผ่านให้ถูกต้องเพื่อเข้าสู่การตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าได้ โดยในขั้นตอนต่อจากนี้ไปนั้น ถ้าไม่มีการกดปุ่มใดใดในเวลา 30 วินาที เครื่องก็จะทำการตัดสายและวางหูเองโดยอัตโนมัติ

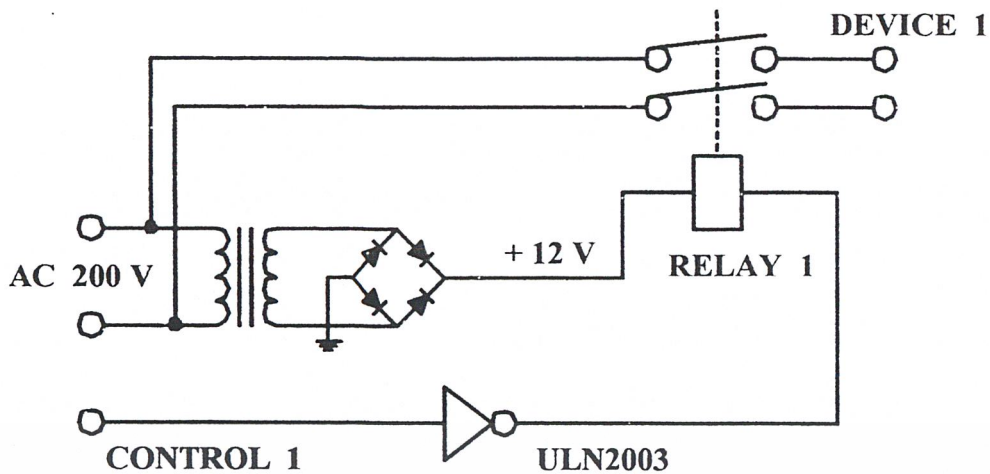
### 3.6.1 สัญญาตอบสนองไปยังผู้ใช้

เนื่องจากผู้ใช้งานไม่มารถมองเห็นการทำงานของระบบได้ ดังนั้นจึงต้องมีการส่งเสียงตอบรับการทำงานในแต่ละขั้นเพื่อให้ผู้ใช้ทราบว่าได้ทำการตั้งเวลาการเปิด/ปิดอุปกรณ์ได้อย่างถูกต้องตามที่ต้องการ โดยในโครงการนี้ได้ใช้ไอซีบันทึกเสียง ISD1420 ทำการบันทึกเสียงในแต่ละขั้นตอน สำหรับขั้นตอนการสั่งงานจะเริ่มตั้งแต่กดเลือกโหมดการทำงาน เพื่อที่จะทำงานในโหมดต่าง ๆ ไม่ว่าจะเป็นการตั้งจำนวนครั้งกระดิ่งหรือการตั้งเวลามาตรฐาน หรือว่าจะเป็นการกำหนดเวลาในการเปิด/ปิดอุปกรณ์ โดยในโครงการนี้จะสามารถควบคุมอุปกรณ์ได้ทั้งหมด 6 อุปกรณ์



รูปที่ 3.13 แสดงบล็อกการควบคุมการตั้งเวลาแต่ละอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

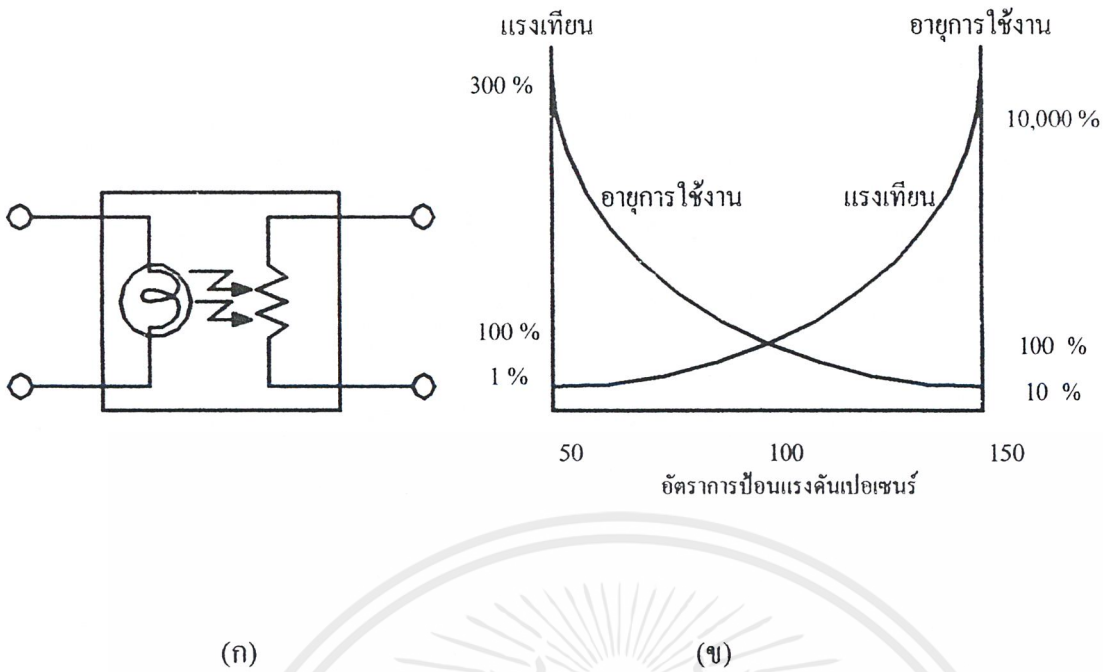


รูปที่ 3.14 แสดงการควบคุม 1 อุปกรณ์

### 3.7 อะนาล็อกออปโตไอโซเลเตอร์/คัปเปิลอร์

อะนาล็อกออปโตไอโซเลเตอร์/คัปเปิลอร์คืออุปกรณ์ที่ทำหน้าที่เป็นตัวกลางในการเชื่อมต่อการควบคุมจากวงจรด้านอินพุตสู่วงจรด้านเอาต์พุตโดยใช้แสงเป็นตัวแปรในการส่งผ่านความสัมพันธ์ทั้งสองด้าน ในขณะที่วงจรทั้ง 2 ส่วนถูกแยกจากกันทางไฟฟ้าอย่างสิ้นเชิง ส่วนประกอบของออปโตไอโซเลเตอร์/คัปเปิลอร์แบ่งออกเป็น 3 ส่วนคือ แหล่งกำเนิดแสง (light source) อุปกรณ์รับแสง (light detector) และตัวถังที่ป้องกันแสงได้ (light-tight package) ทั้งแหล่งกำเนิดแสงและอุปกรณ์รับแสงที่นำมาใช้สามารถเลือกได้หลายชนิดโดยขึ้นอยู่กับความเหมาะสมในเชิงคุณสมบัติของอุปกรณ์เหล่านั้นเพื่อให้ได้คุณสมบัติตามที่ต้องการในแต่ละการประยุกต์ใช้งาน

รูปที่ 3.14 (ก) แสดงวงจรภายในพื้นฐานของอะนาล็อกออปโตไอโซเลเตอร์/คัปเปิลอร์ โดยจากรูปอุปกรณ์ที่ใช้เป็นแหล่งกำเนิดแสงทางด้านอินพุตคือ หลอดอินแคนเดสเซนต์ (incandescent lamp) และอุปกรณ์ที่ใช้เป็นอุปกรณ์รับแสงทางด้านเอาต์พุตคือ โฟโต้เซล(photo cell)



รูปที่ 3.15 แสดงวงจรภายในพื้นฐานของอนาล็อกออปโตคัปเปลอร์

3.7.1 อุปกรณ์ทางด้านอินพุท

อุปกรณ์แหล่งกำเนิดแสงนั้นความจริงแล้วสามารถเลือกใช้ได้หลายชนิดเช่น หลอดนีออน (neon lamp), LED(Light Emitting Diode),หรืออุปกรณ์อื่น ๆ ที่ให้กำเนิดแสงได้เช่นเดียวกัน และแหล่งกำเนิดแสงแต่ละชนิดก็ล้วนมีคุณสมบัติเฉพาะที่แตกต่างกันด้วย อุปกรณ์ทางอินพุทจะมีผลอย่างยิ่งกับคุณลักษณะเฉพาะในการทำงานของอะนาล็อกออปโตไอโซเลเตอร์/คัปเปลอร์

ในโครงงานนี้จะเลือกใช้อุปกรณ์ที่เป็น หลอด LED ซึ่งนับได้ว่าเป็นแหล่งกำเนิดแสงในอุดมคติสำหรับการประยุกต์ใช้งานอะนาล็อกออปโตไอโซเลเตอร์/คัปเปลอร์ในหลายลักษณะงาน เนื่องจาก LED ต้องการแรงดันไฟและกระแสไฟขณะทำงานที่ต่ำและมีค่าการตอบสนองในการทำงานที่รวดเร็วยิ่งกว่านั้นมันยังเป็นอุปกรณ์ที่ให้ความเชื่อถือได้สูงในขณะที่มีราคาถูก

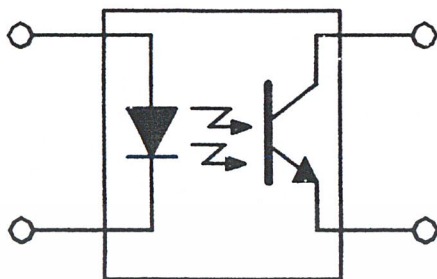
การนำไฟฟ้าของ LED ทำได้ทิศทางเดียวดังนั้นจึงเหมาะนำไปใช้กับวงจรขั้วแบบไฟตรง และถ้าต้องการนำไปใช้กับไฟสลับก็ยังคงสามารถทำได้ แต่จำเป็นต้องใช้วงจรขั้วที่ซับซ้อนมากขึ้น สำหรับการใช้งาน LED จะต้องมีการป้องกันจากการมีกระแสไฟมากเกินไปด้วยการเชื่อมต่อตัวต้านทานจำกัดกระแส(Current Rimiting Resistor) เข้ากับ LED แบบอนุกรม

3.7.2 อุปกรณ์ทางด้านเอาต์พุท

เช่นเดียวกับอุปกรณ์ทางด้านอินพุทที่มีให้เลือกใช้อยู่หลายชนิด อุปกรณ์ทางด้านเอาต์พุทของอะนาล็อกไอโซเลเตอร์/คัปเปลอร์ก็มีหลายชนิดให้เลือกใช้เหมือนกัน เช่น โฟโตเซล, โฟโตไดโอด หรือโฟโตทรานซิสเตอร์ การเลือกใช้อุปกรณ์เอาต์พุทประเภทใดจะขึ้นอยู่กับชนิดของวง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จรรยาบรรณในการใช้คืออะไร? พุทของตัวอะนาล็อกออปโตไอโซเลเตอร์/คัปเปิลเลอร์ ซึ่งในโครงการนี้จะเลือกใช้งานอุปกรณ์เอาต์พุตที่เป็นโฟโตทรานซิสเตอร์เนื่องจากโฟโตทรานซิสเตอร์สามารถ



รูปที่ 3.16 แสดงอนาล็อกไอโซเลเตอร์/คัปเปิลเลอร์ที่มีอุปกรณ์อินพุตเป็น LED และมีอุปกรณ์เอาต์พุตเป็นโฟโตทรานซิสเตอร์

นำมาประยุกต์ใช้งานในลักษณะความถี่สูงได้ดีกว่าอุปกรณ์ประเภทอื่น ๆ เนื่องจากว่าโฟโตทรานซิสเตอร์จะมีอินพุตอิมพีแดนซ์ที่ต่ำและเป็นวงจรมายกระแสดังแสดงในรูปที่ 3.15

จะเห็นว่าจากโครงสร้างการทำงานของอะนาล็อกไอโซเลเตอร์/คัปเปิลเลอร์ที่มีข้อดีในด้านการใช้งานคือสามารถที่จะควบคุมวงจรใน 2 ส่วนโดยผ่านทางแสงทำให้ตัดปัญหาในเรื่องกราวด์ลูปและการเชื่อมต่อทางไฟฟ้าที่อาจเกิดขึ้นและยังป้องกันความเสียหายหรือการรั่วไหลของค่านแรงดันไฟสูงมาสู่ค่านแรงดันไฟต่ำด้วย เป็นการเพิ่มความปลอดภัยให้กับวงจรได้ด้วย ดังนั้นโครงการนี้เราจึงได้นำเอาอะนาล็อกออปโตไอโซเลเตอร์/คัปเปิลเลอร์มาใช้เป็นตัวตรวจจับสัญญาณกระตุ้นเนื่องจากสัญญาณโทรศัพท์มีแรงดันค่อนข้างจะสูงและอาจมีสัญญาณรบกวนในรูปแบบต่าง ๆ มาด้วย เราจึงใช้อะนาล็อกไอโซเลเตอร์/คัปเปิลเลอร์เป็นตัวตรวจจับซึ่งถ้ามีสัญญาณกระตุ้นเข้ามาที่อินพุตของอะนาล็อกไอโซเลเตอร์/คัปเปิลเลอร์ ก็จะทำให้ได้แรงดันออกมาที่เอาต์พุตซึ่งถ้าวัดที่ขาคอลเลกเตอร์ของโฟโตทรานซิสเตอร์จะได้แรงดันค่าต่ำ ๆ ค่าหนึ่ง ซึ่งก็จะเสมือนเป็นลอจิกศูนย์เราจึงนำเอาที่ระดับแรงดันส่วนนี้ไปใช้งาน และสำหรับโครงการนี้ก็เลือกใช้อะนาล็อกไอโซเลเตอร์/คัปเปิลเลอร์เบอร์ 4N35 ซึ่งก็จะมีขา 1 และ ขา 2 เป็นอินพุต และได้เอาต์พุตที่ ขา 4 และ ขา 5



เพื่อให้สามารถเข้าใจถึงการทำงานของเครื่องสั่งงานทางโทรศัพท์ได้ง่ายขึ้นเราสามารถแยกอธิบายการทำงานในรูปแบบต่าง ๆ ดังต่อไปนี้คือ

#### 4.1.2 เริ่มการติดต่อ(โทรเข้า)แล้วเครื่องเป็นตัวรับสาย



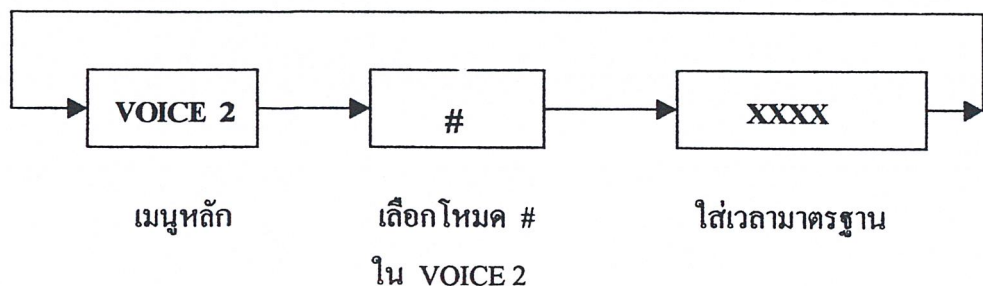
#### 4.1.3 การตั้งรหัสผ่านใหม่



#### 4.1.4 การตั้งจำนวนครั้งของกระดิ่ง

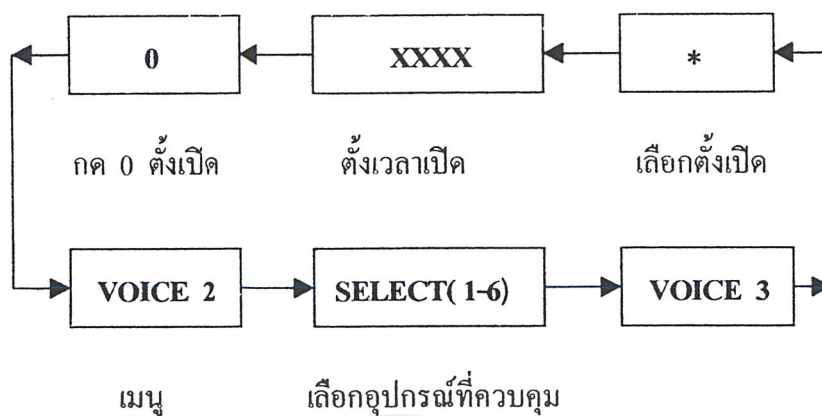


#### 4.1.5 การตั้งเวลามาตรฐาน

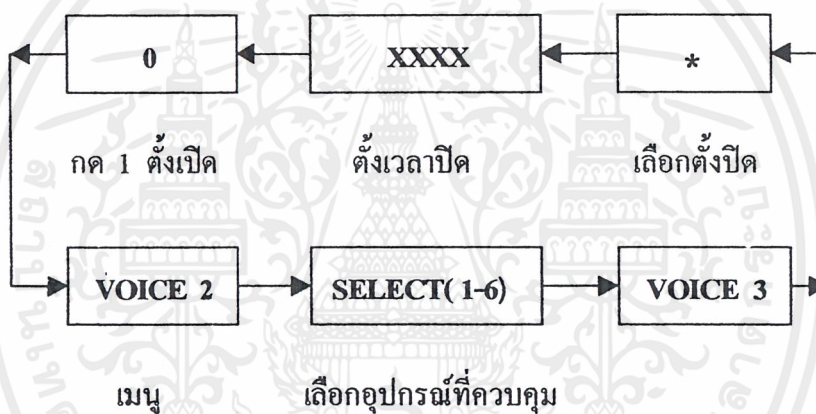


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

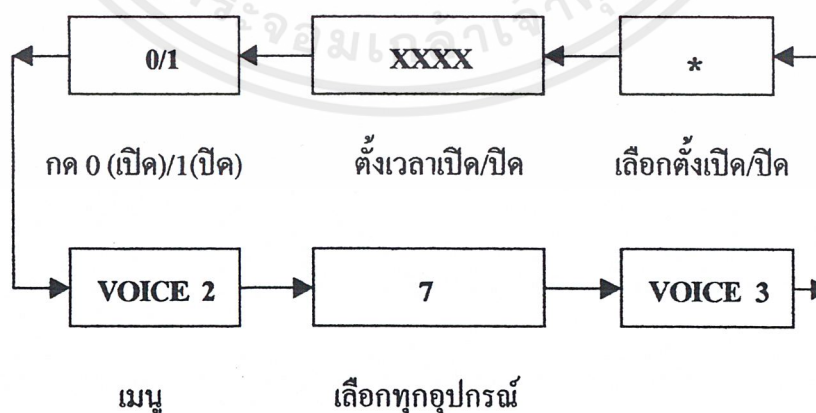
#### 4.1.6 การเปิดอุปกรณ์ไฟฟ้าที่ต้องการ



#### 4.1.7 การปิดอุปกรณ์ไฟฟ้าที่ต้องการ



#### 4.1.7 การเปิด/ปิดอุปกรณ์ไฟฟ้าทั้งหมด



**หมายเหตุ** ทุกขั้นตอนถ้าไม่มีการกดปุ่มใดใดในเวลา 30 วินาทีเครื่องจะทำการวางหูไปโดยอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### การทดลองและผลการทดลอง

#### 5.1 การทดลอง

สำหรับการทำโครงงานนี้นั้น ในส่วนของการควบคุมระบบต่าง ๆ จะใช้ MCS-51 เป็นส่วนหลักในการทำงานของระบบทั้งหมด โดยใช้ CPU เบอร์ AT89C51 (ทำงานเหมือนกับ AT89C2051 ทุกประการ) และใช้ภาษาแอสเซมบลีในการเขียนโปรแกรมควบคุมการทำงานของระบบ ที่ตัวของ controller มีพอร์ตให้เลือกใช้ได้ทั้งหมด 4 พอร์ตด้วยกัน (พอร์ต 0 ถึง 3) การกำหนดหน้าที่ของพอร์ตต่าง ๆ มีดังนี้

- Port 0 ทำหน้าที่เป็นตัวควบคุมการทำงานของไอซีบันทึกเสียงเบอร์ ISD1420
- Port 1 ทำหน้าที่เป็นตัวกำหนดเอาต์พุตที่ใช้ควบคุมอุปกรณ์ไฟฟ้ารวมทั้งส่วนต่าง ๆ ดังนี้
  - P1.0 ใช้แสดงสถานะการยกหูหรือวางหูของระบบ(โดยใช้แอลอีดีในการแสดง)
  - P1.1 ใช้ในการรับและตรวจสอบสัญญาณกระดิ่งที่เข้ามา โดยผ่านทางออปโตคัป
  - P1.2-P1.6 ใช้เป็นส่วนควบคุมอุปกรณ์เอาต์พุต
  - P1.7 ใช้เป็นตัวควบคุมและสั่งให้วงจรยกหูและวางหู
- Port 3 ทำหน้าที่เป็น ตัวรับสัญญาณที่มาจากการถอดรหัสของไอซี DTMF

เปอร์

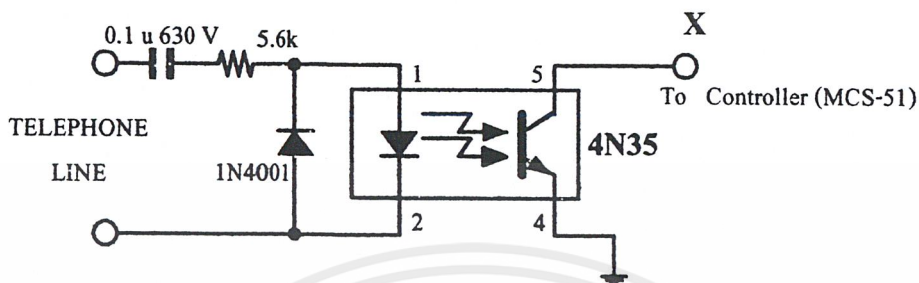
#### 5.2 ผลการทดลอง

สำหรับในส่วนวงจรของระบบรักษาความปลอดภัยและสั่งงานทางโทรศัพท์นั้น ในการทดลองวงจรเราแยกทำการทดลองวงจรออกเป็นส่วน ๆ เพื่อที่จะได้สะดวกในการทดลอง

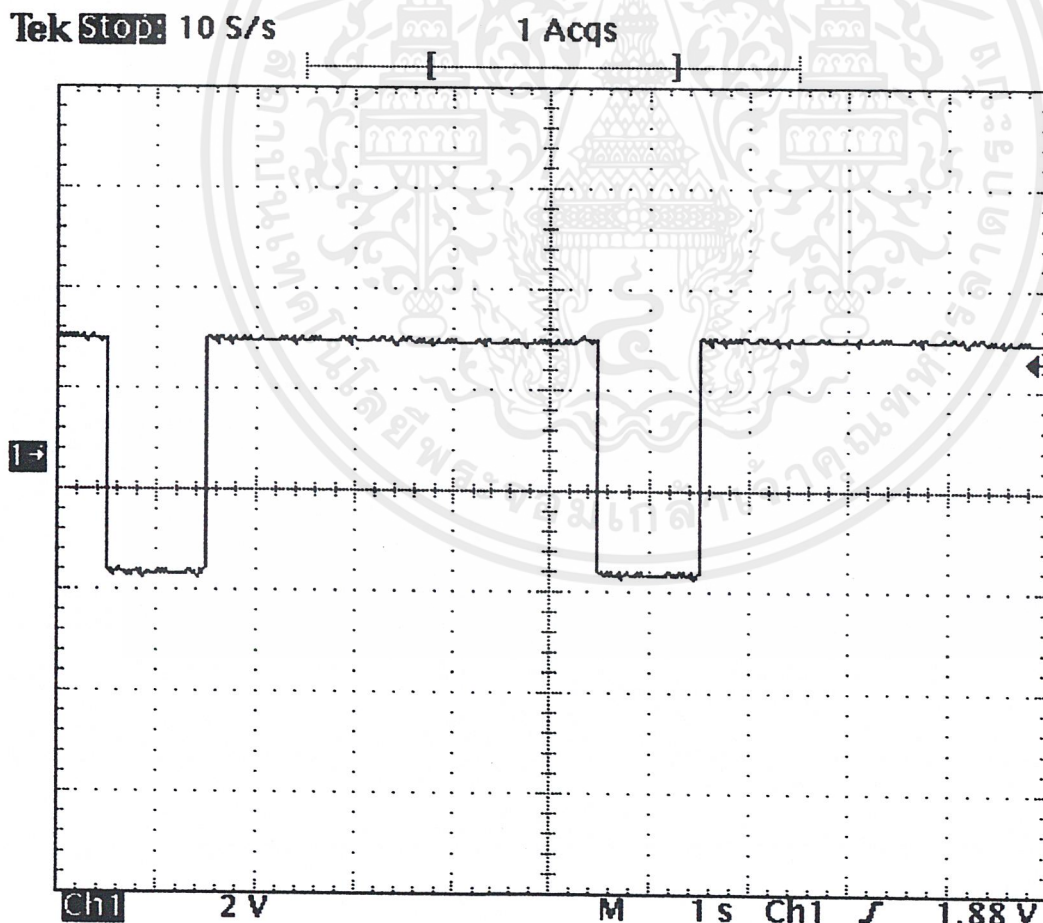
1. วงจรในส่วนของการตรวจจับสัญญาณ Ringing Tone ที่ได้ออกแบบเอาไว้ เนื่องจากโดยทั่วไปสัญญาณกระดิ่งจะส่งมาในคู่สายโทรศัพท์เป็นไฟฟ้ากระแสสลับขนาดประมาณ 100 V 25 Hz ซึ่งสัญญาณสัญญาณกระดิ่งจะดัง 1 วินาที และหยุด 4 วินาที สลับกันไป จึงได้ออกแบบวงจรตรวจจับโดยอาศัยไอซีออปโตคัปเปอร์เป็นตัวตรวจจับสัญญาณกระดิ่ง โดยมี C และ R ทำหน้าที่ลดแรงดันสัญญาณกระดิ่งให้ต่ำลงก่อนที่จะส่งให้ MCS-51 ส่วน Diode จะเป็นตัวป้องกันแรงดันย้อนกลับเพื่อให้ MCS-51 ทำงานอย่างมีประสิทธิภาพเมื่อมีสัญญาณกระดิ่งเข้ามา MCS-51 จะเริ่มทำงานทำให้มีแรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค้นไฟ 0 โวลต์ไหลผ่านขา 4 ไป ขา 5 ของออปโตคัปเปลอร์ไปเข้าที่พอร์ทของตัว MCS-51 เพื่อนับสัญญาณกระดิ่งที่เข้ามาว่าครบตามจำนวนครั้งที่ตั้งไว้หรือไม่ถ้าครบก็จะทำการสั่งให้ยกหูทันที แสดงได้ดังรูปต่อไปนี้



รูปที่ 5.1 แสดงจุดที่ทำการวัดสัญญาณทางเอาต์พุตของวงจรตรวจจับ Ringing Tone



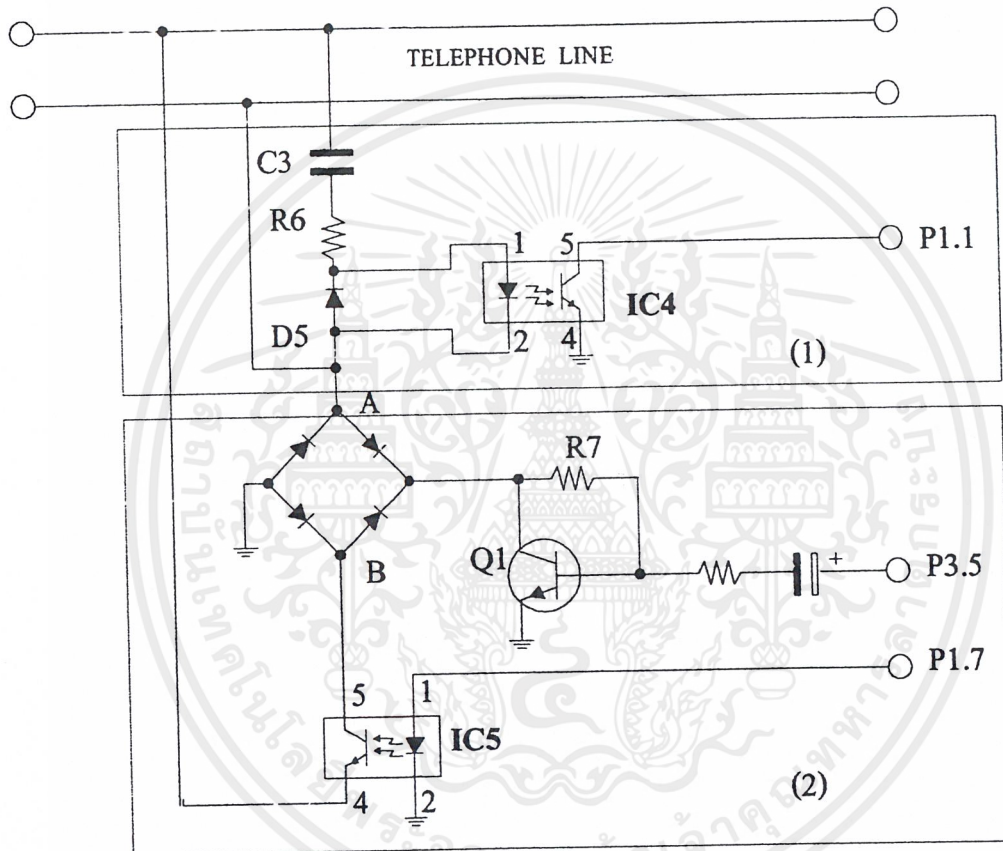
13 Mar 2001  
13:40:31

รูปที่ 5.2 แสดงสัญญาณที่ได้จากการวัดที่จุด X

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. วัดแรงดันไฟฟ้าที่จุดต่าง ๆ ด้วยมัลติมิเตอร์

ในการสร้างและการตรวจสอบวงจรการทำงานเมื่อเกิดปัญหาขึ้นสามารถที่จะตรวจสอบได้จากการวัดแรงดันตามจุดที่ต่าง ๆ เทียบกับในตอนที่การทำงานของวงจรยังทำงานเป็นปกติได้จะทำให้สามารถที่จะวิเคราะห์จุดที่เกิดปัญหาและทำการแก้ไขให้ดีขึ้นได้



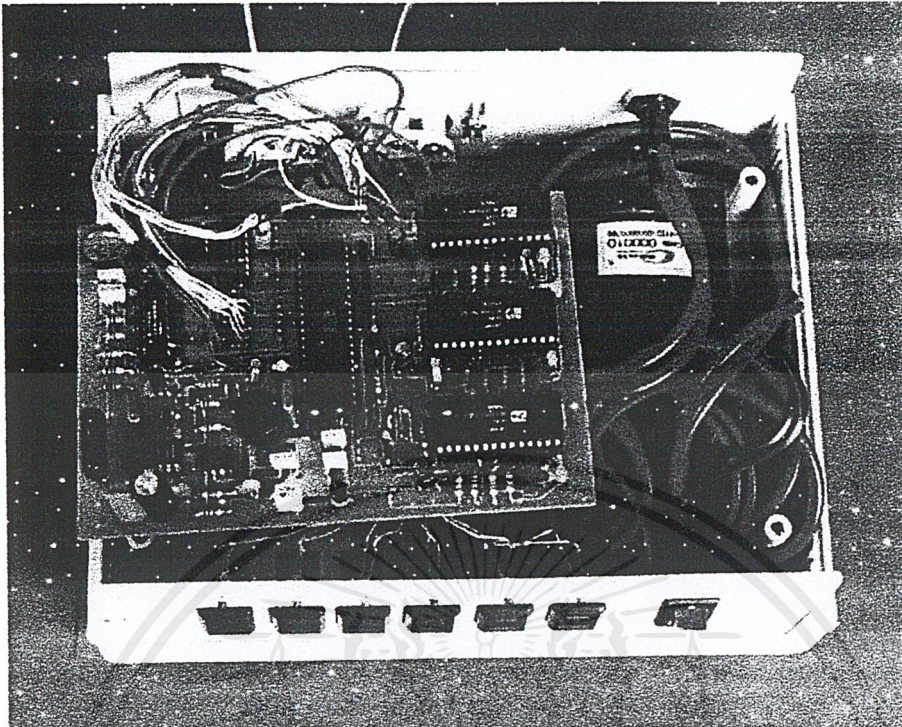
รูปที่ 5.3 แสดงวงจรที่ทำการวัดแรงดันส่วนรับสัญญาณกระดิ่ง (1) และในส่วนของเสียงตอบรับการทำงาน (2)

วงจรในส่วนตรวจจับสัญญาณกระดิ่ง			
จุดวัดแรงดัน (โวลท์)	สภาวะวางหู	สภาวะยกหู	สภาวะที่มีผู้เรียกเข้ามา
คร่อม C3	50 Vdc	37 Vdc	52.5 Vdc
คร่อม R6	0 Vdc	0 Vdc	0 Vdc
คร่อม D5	0 Vdc	0.125Vdc	0.25 Vdc
วัดที่ออปโตคัปเปิล(IC4)	0 Vdc	0.125Vdc	0.25 Vdc
คร่อมที่ขา 1 กับ 2	0 Vdc	0.125Vdc	0.25Vdc
คร่อมที่ขา 5 กับ 4	4.8 Vdc	4.8Vdc	0.175Vdc

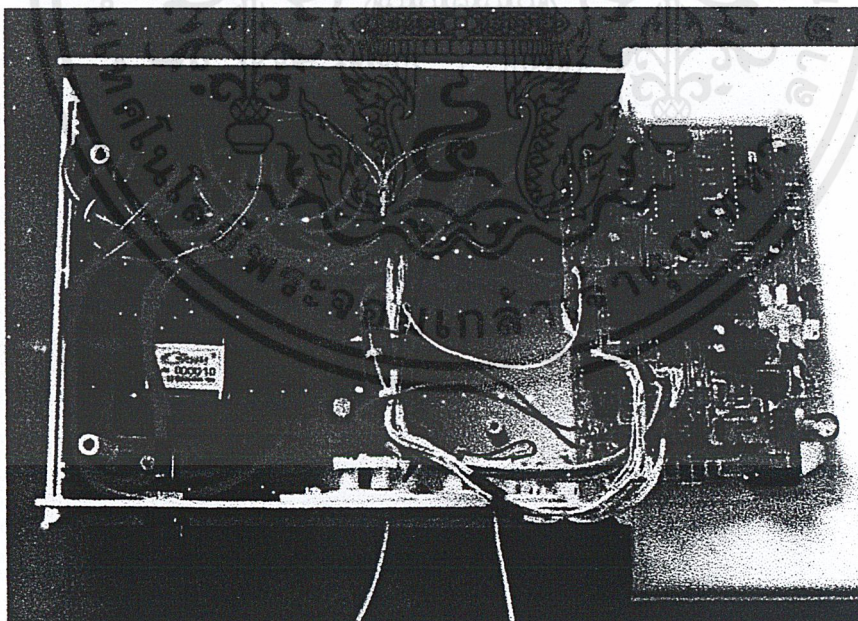
วงจรในส่วนเสียงตอบรับการทำงาน		
จุดวัดแรงดัน (โวลท์)	สภาวะวางหู	สภาวะยกหู
คร่อม Q1(CE)	0.15 Vdc	7.6 Vdc
คร่อม AB	0 Vdc	9 Vdc
คร่อม R7	0.125 Vdc	4.6Vdc
วัดที่ออปโตคัปเปิล(IC5)	0.125 Vdc	4.6 Vdc
คร่อมที่ขา 1 กับ 2	0.125 Vdc	4.6 Vdc
คร่อมที่ขา 5 กับ 4	47 Vdc	0.175 Vdc

รูปที่ 5.4 แสดงตารางผลการวัดแรงดันที่จุดต่าง ๆ ของวงจรในรูปที่ 5.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

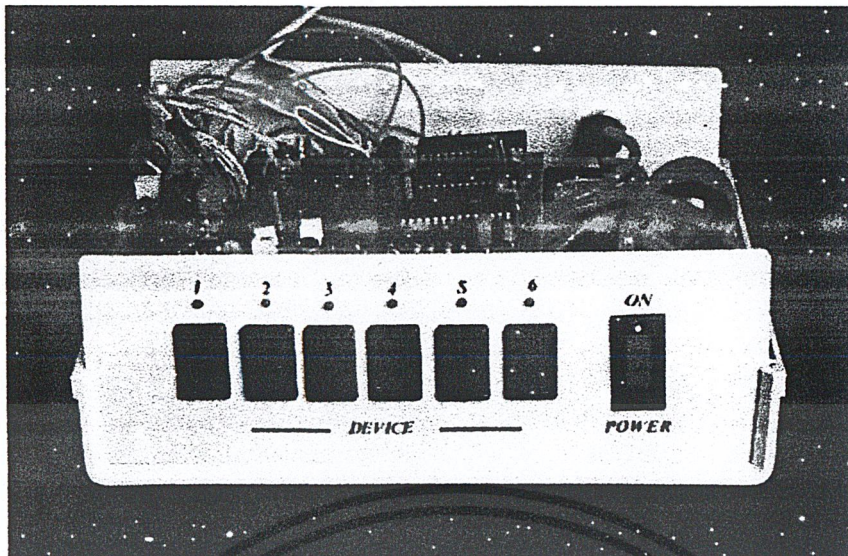


รูปที่ 5.5 (ก) แสดงภาพถ่ายด้านบน 1

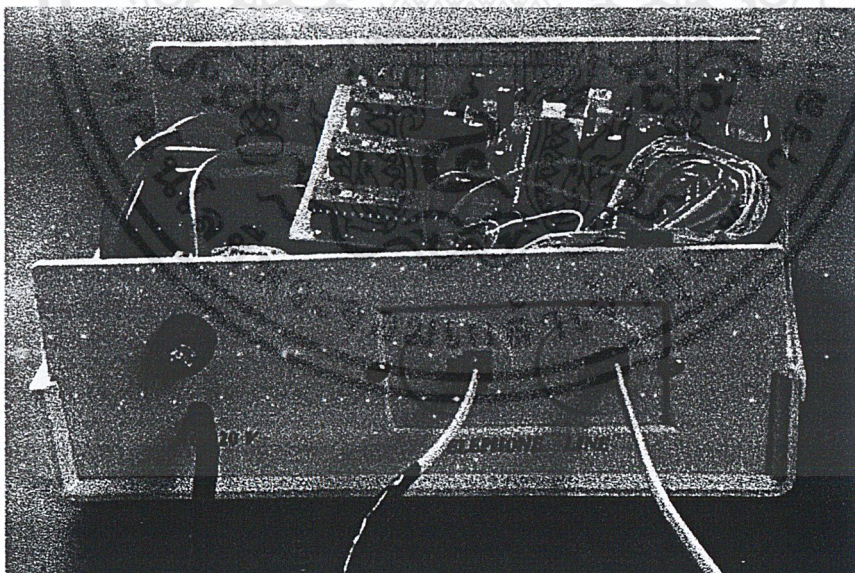


รูปที่ 5.5 (ข) แสดงภาพถ่ายด้านบน 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

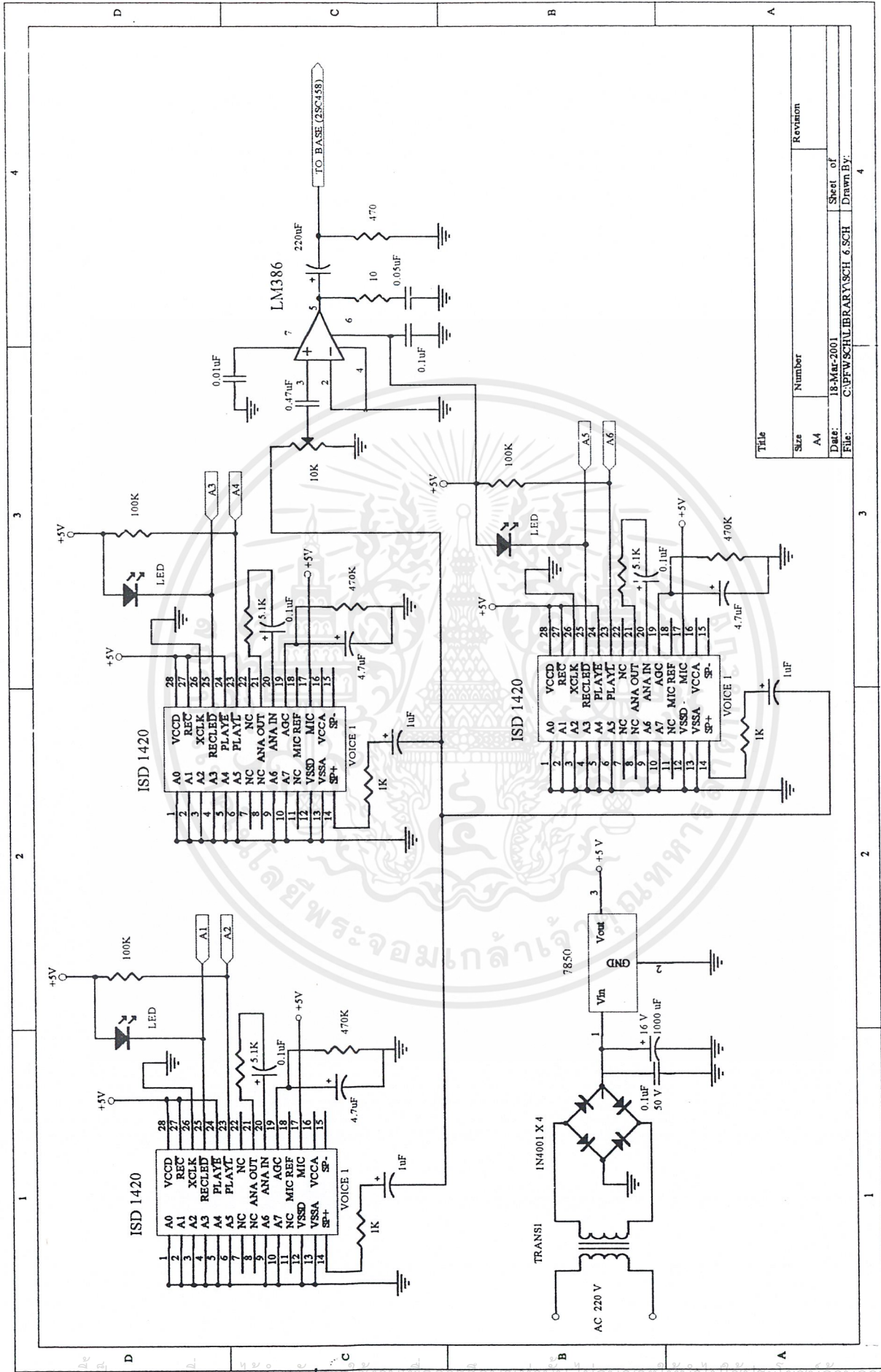


รูปที่ 5.6 (ก) รูปถ่ายด้านหน้า



รูปที่ 5.6 (ข) รูปถ่ายด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		Revision	
Size	Number		
A4			
Date:	18-Mar-2001		Sheet of
File:	C:\PFW\SCHAL\BRARY\SCH_6.SCH		Drawn By:
		4	

รูปที่ 5.5 (ก) แสดงวงจรการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้เฉพาะภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## บทที่ 6

### สรุปผลการทดลองและแนวทางการพัฒนา

จากที่ได้ทำการทดลองและใช้งานเครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้ามาแล้วนั้นทำให้ทราบถึงปัญหาที่เกิดขึ้นกับโครงการนี้และได้คิดหาวิธีการและแนวทางการแก้ไขดังจะได้กล่าวต่อไปนี้คือ

#### 6.1 ปัญหาที่เกิดขึ้นและข้อจำกัดของโครงการ

สำหรับปัญหาที่พบในโครงการนี้ก็จะเกิดขึ้นในส่วนของการที่เราทำการโทรเข้าไปใช้งานเครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าและจะต้องมีการตอบรับการทำงานของเครื่องซึ่งในโครงการนี้จะใช้ไอซีบันทึกลงเสียงเป็นตัวตอบรับในการสั่งงานในแต่ละขั้นตอน โดยเริ่มตั้งแต่การโทรเข้าไปและเครื่องเป็นตัวรับสาย ก็จะมีเสียงตอบรับกลับมาให้ทำการใส่รหัสผ่านเข้าไปเพื่อเข้าสู่ระบบการสั่งงานคือตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าต่อไป สำหรับปัญหาที่เกิดขึ้นคือในขั้นตอนของการทำงานที่แยกย่อยลงไป จะไม่มีการตอบรับที่เป็นเสียงพูดออกมา จะใช้เพียงเสียงเตือนที่เป็นเสียงที่มาจากบัสเซอร์เท่านั้น ทำให้การสั่งงานค่อนข้างที่จะจำกัดว่าผู้ที่ใช้งานเครื่องตั้งเวลาเปิด/ปิดอุปกรณ์จะต้องทราบว่าเสียงแบบไหนหมายความว่าอย่างไร ตัวอย่างเช่นเมื่อเราทำการสั่งงานเครื่องตั้งเวลาไม่ถูกต้องตามที่กำหนดไว้ อย่างเช่น ใส่รหัสผ่านผิด ตั้งเวลาที่ไม่ใช่เวลามาตรฐานเช่นตั้งเป็น 8084 ซึ่งไม่ถูกต้องเครื่องก็จะทำการวางหู และการวางหูนี้เองที่จะมีเพียงแค่เสียงเตือนจากบัสเซอร์ก็จะมีเสียงเตือนดังติด 3 ครั้ง ดังนั้นผู้ใช้งานจะต้องทราบเองว่าทำอะไรซึ่งอย่างไม่ถูกต้องกับเงื่อนไขที่กำหนดไว้ในการใช้งานเครื่อง นี้จึงเป็นปัญหาและข้อกำหนดของการใช้งานของเครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้าที่เกิดขึ้นในโครงการนี้

ส่วนข้อจำกัดของโครงการนี้นั้นก็จะเป็นการที่ใช้งานได้ไม่หลากหลายเนื่องจากว่าผู้จัดทำมีเวลาในการจัดทำจำกัดเพียงแค่ภาคการศึกษาเดียวทำให้การใช้งานไม่ได้ไม่มากและการใช้งานตัวไมโครคอนโทรลเลอร์ก็ยังใช้งานได้ยังไม่เต็มความสามารถของตัวไมโครคอนโทรลเลอร์ที่มีได้เพราะยังเหลือพอร์ตในการใช้งานที่ยังไม่ได้ใช้อีกหนึ่งพอร์ตคือพอร์ตสอง ซึ่งจะสามารถใช้งานในการควบคุมได้อีกมากทีเดียวจึงจะได้อธิบายในหัวข้อของแนวทางในการพัฒนาที่จะกล่าวต่อไป

#### 6.2 แนวทางในการพัฒนา

สำหรับแนวทางในการพัฒนาต่อไปอีกของโครงการนี้ก็สามารถที่จะพัฒนาต่อไปได้ให้สามารถแก้ไขข้อจำกัดที่มีของโครงการนี้ได้ โดยสำหรับปัญหาที่พบเกี่ยวกับเรื่องของเสียงตอบรับการสั่งงานของเครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้านั้นสามารถที่จะแก้ไขได้โดยการที่ใช้การบันทึกลงเสียงตอบรับที่ละเอียดขึ้นกว่าเดิมซึ่งปกติจะมีเฉพาะเสียงที่เป็นการทำงานหลัก ๆ เท่านั้นก็ทำให้เกิดเสียงที่มีรายละเอียดปลีกย่อยลงไปอีก โดยการเพิ่มไอซีบันทึกลงเสียงลงไปอีกในส่วนที่ต้องการให้มีการตอบรับเช่นถ้าใส่รหัสผิด หรือตั้งเวลาไม่ตรงกับเวลามาตรฐานก็ให้มีเสียงบอกว่า โปรดใส่รหัสผ่านให้ถูกต้อง หรือตั้งเวลาให้ถูกต้องอย่างนี้เป็นต้น

ในส่วนของการพัฒนาที่จะทำให้โครงงานนี้สามารถใช้งานได้มากกว่าที่เป็นอยู่นี้จะสามารถพัฒนาต่อให้สามารถใช้ควบคุมอุปกรณ์ให้ได้จำนวนที่มากกว่าเดิมตามที่ต้องการหรือตามที่พอร์ทใช้งานของไมโครคอนโทรลเลอร์จะเอื้ออำนวย และสามารถที่จะพัฒนาต่อให้เป็นเครื่องเตือนภัยได้โดยหลักสร้างจะยังคงใช้หลักการเดียวกันคือใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมเพียงแค่เพิ่มวงจรในส่วนที่เป็นฮาร์ดแวร์เข้าไปอีก อย่างเช่น อาจจะใช้เป็นเครื่องเตือนไฟไหม้ หรือเตือนขโมยก็ได้ โดยมีภัยเกิดขึ้นสามารถที่จะโทรศัพท์ออกไปยังหมายเลขที่กำหนดเพื่อบอกว่าเกิดภัยขึ้น โดยการใช้ไอซีเข้ารหัสและถอดรหัสเป็นเบอร์ MT8880 แทนไอซีถอดรหัส DTMF อย่างเดียวคือเบอร์ MT8870 หรือจะทำให้เกิดเสียงเตือนดังออกมาจากลำโพงก็ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

ธวัชชัย เลื่อนฉวี.เทคโนโลยีโทรศัพท์, กรุงเทพฯ : ห้างหุ้นส่วนจำกัดการพิมพ์,  
พิมพ์ครั้งที่ 1, 2527.

วรพันธ์ พิศาลสุนทร. เทคโนโลยีอุปกรณ์, กรุงเทพฯ : สุภาลัยการพิมพ์  
เล่มที่ 1, 2539

สุนทร วิฑูรสรพจน์. การใช้งานไมโครคอลโทรลเลอร์ตระกูล 8051 ,  
กรุงเทพฯ : บริษัท ซีเอ็ดยูเค จำกัด, 2537.

อุดม จินประดับ. ไมโครคอนโทรลเลอร์ MCS-51, กรุงเทพฯ : ศูนย์ผลิตตำราสถาบัน  
เทคโนโลยี พระจอมเกล้าพระนครเหนือ, 2541.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ภาคผนวก

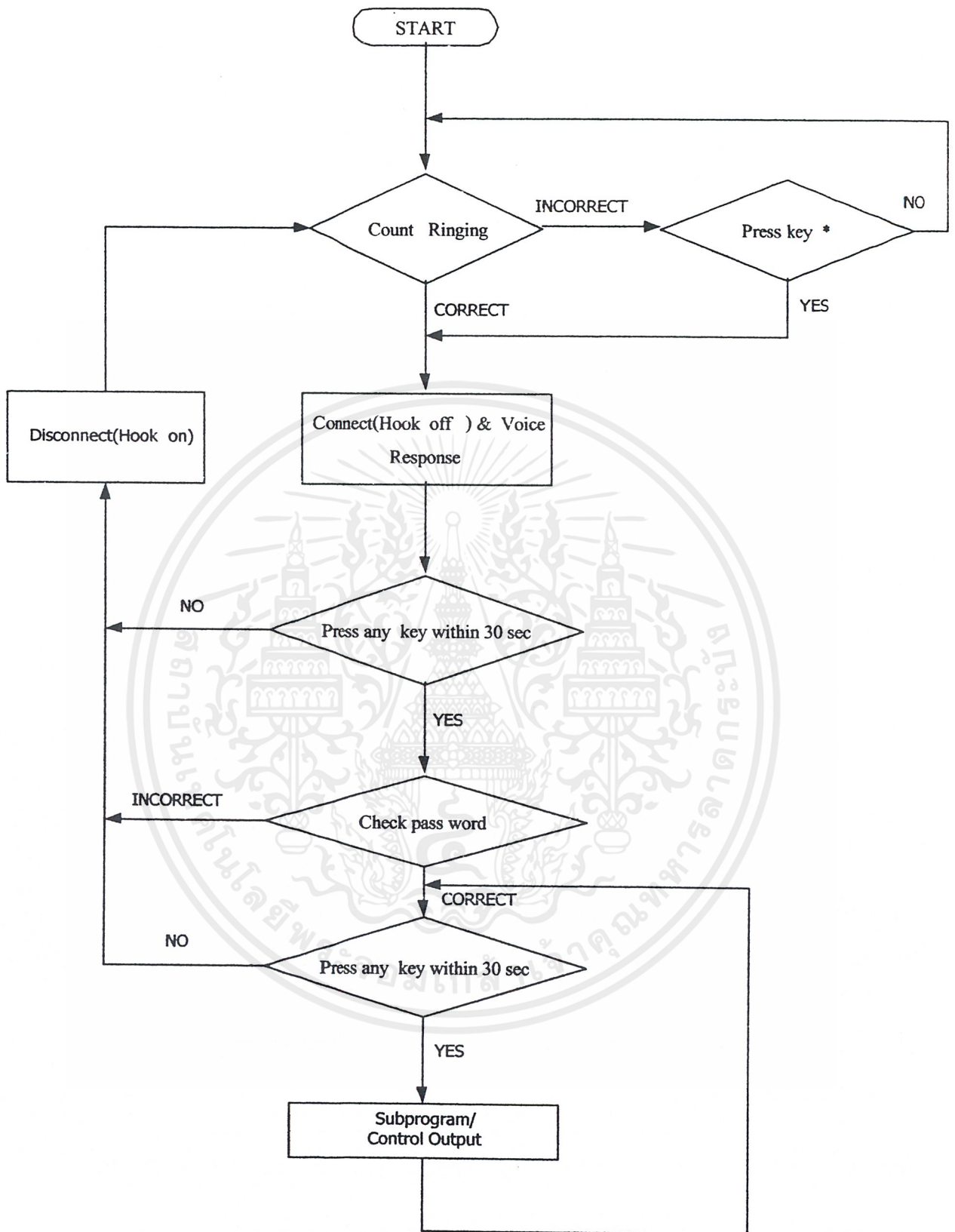


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



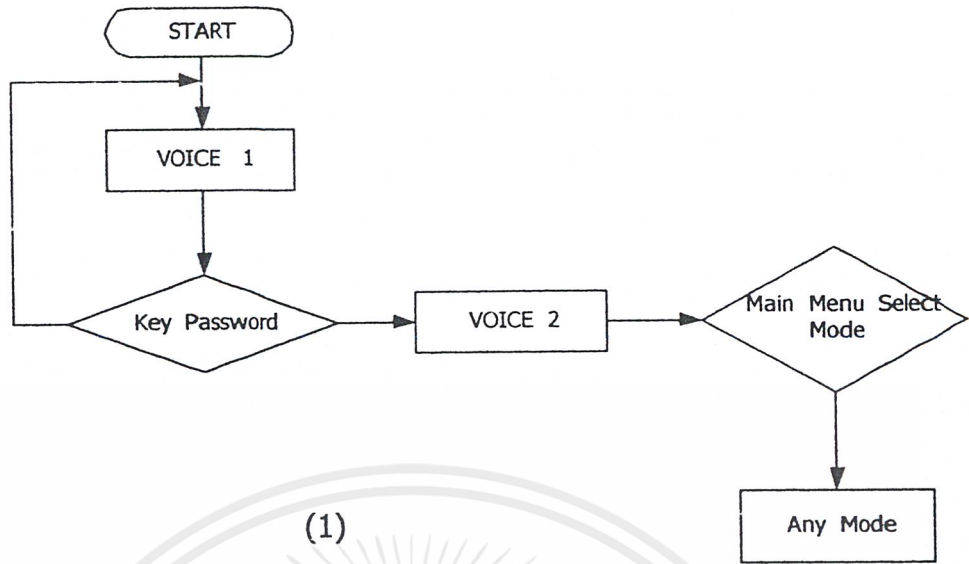
ภาคผนวก ก  
ไฟล์ชาร์ตแสดงลำดับขั้นตอนการเขียนโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

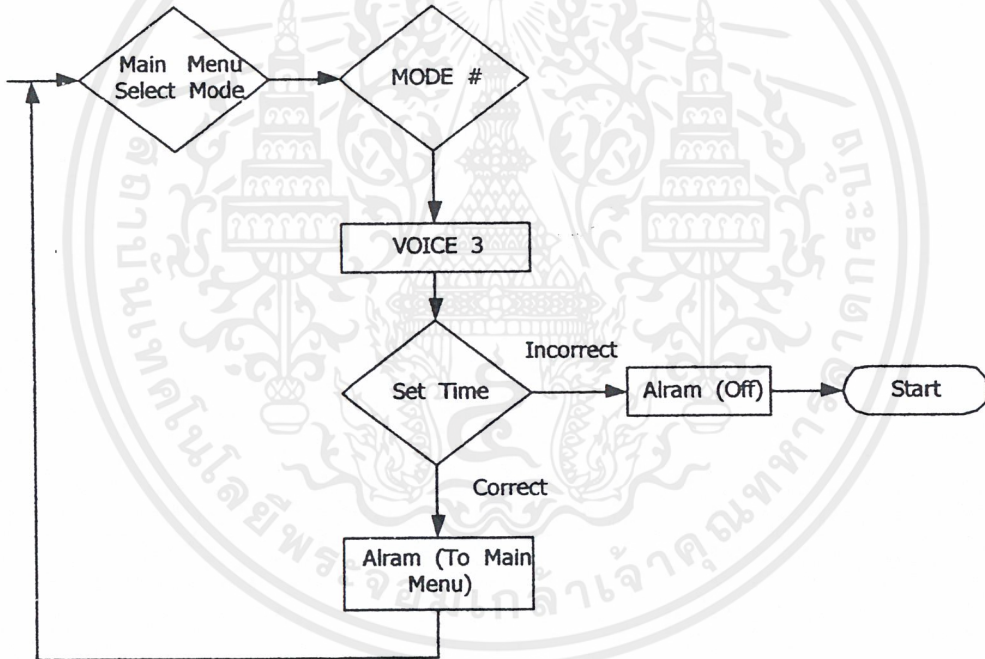


แสดงลำดับขั้นตอนการทำงานโดยรวมของเครื่องตั้งเวลาเปิด/ปิดอุปกรณ์ไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(1)

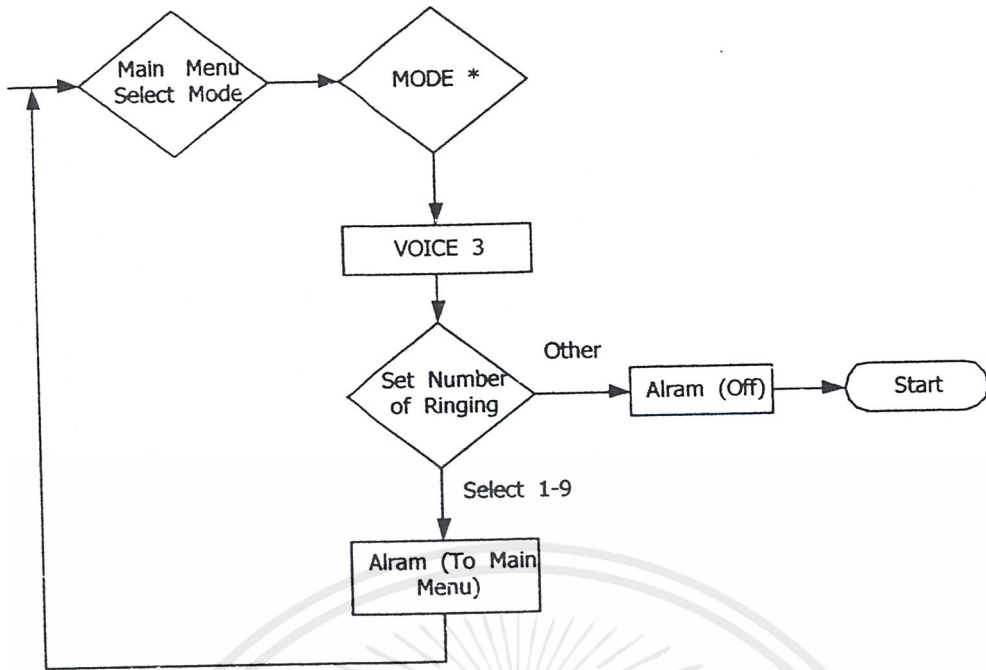


(2)

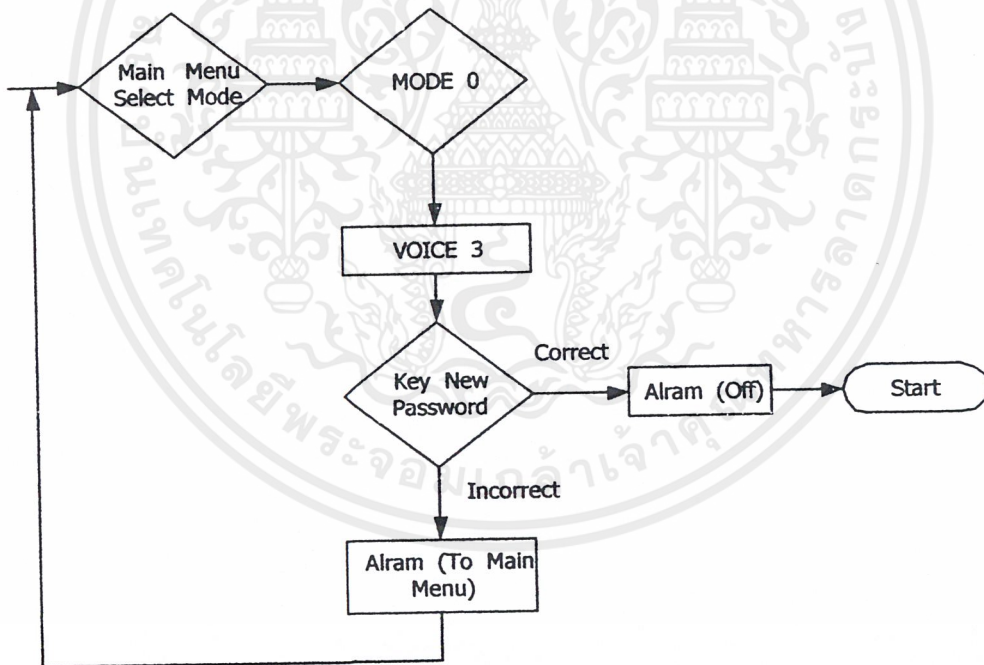
รูปที่ 1 แสดงลำดับขั้นตอนการเข้าสู่เมนูหลักและการเลือกโหมดการทำงาน

2 แสดงขั้นตอนหลังจากที่เลือกโหมดการทำงานเป็นโหมดตั้งเวลามาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



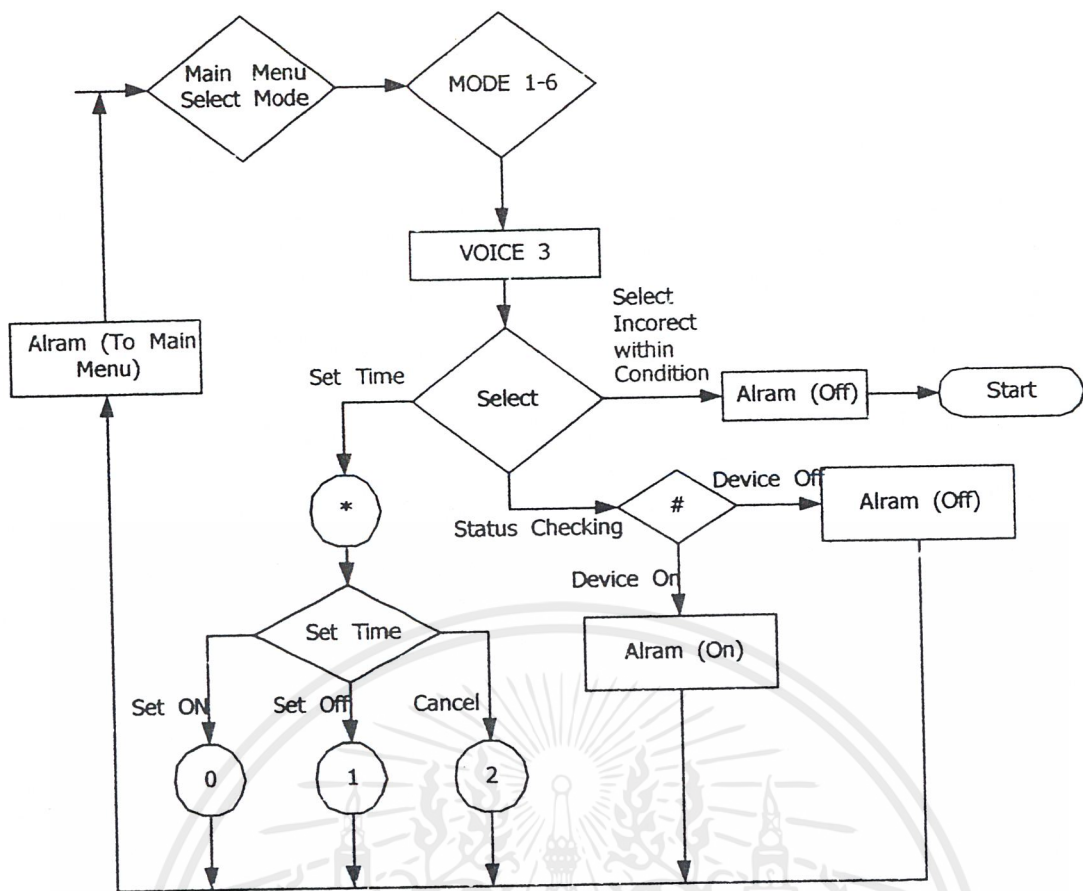
(3)



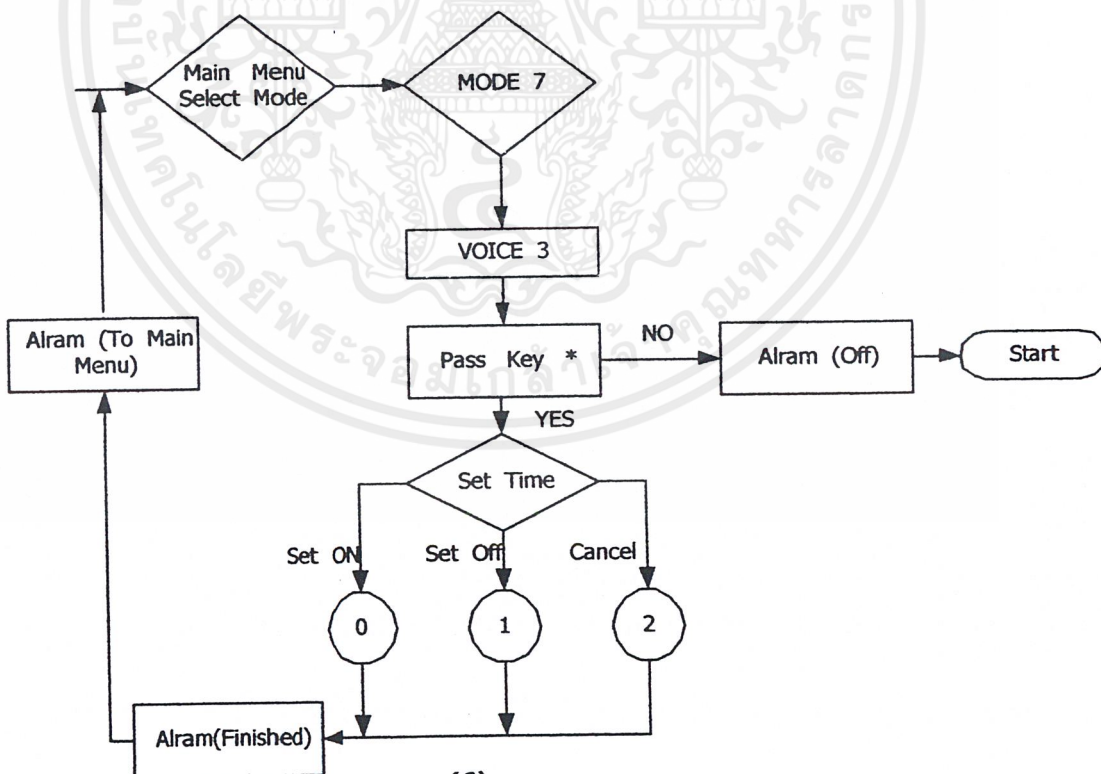
(4)

- รูปที่ 3 แสดงขั้นตอนหลังจากที่เลือกโหมดการทำงานเป็นโหมดตั้งจำนวนครั้งกระดิ่ง  
 4 แสดงขั้นตอนหลังจากที่เลือกโหมดการทำงานเป็นโหมดกำหนดรหัสผ่านใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(5)



(6)

รูปที่ 5 และ 6 แสดงการเลือกโหมดการทำโหมด 1-6 และ โหมด 7 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**ภาคผนวก ข**  
**โปรแกรมการทำงานของวงจร**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ORG 0000H
MOV SP,#30H
SJMP MAIN
```

```
ORG 000BH
SERV_TIMER0: LCALL SUB_TIMER0
RETI
```

```
MAIN: MOV IE,#00000010B
MOV P1,#00000010B
MOV P3,#10001111B
MOV TMOD,#01H
MOV TH0,#3CH
MOV TL0,#0B0H
MOV 2DH,#00
SETB TR0
SETB EA
MOV 0DH,#03H
MOV 0EH,#03H
MOV 11H,#99H
MOV 13H,#99H
MOV R7,#00
SJMP KEY
```

```
START: LCALL DELAY_2
LCALL TONE_3
CLR P1.7
CLR P1.0
```

```
KEY: SETB P3.0
SETB P3.1
SETB P3.2
SETB P3.3
MOV A,P3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

L0Q: CJNE A,P3,L1Q
      L5Q:  JB  P1.1,L0Q
      LCALL DELAY_2
      INC  0BH
      PUSH ACC
      MOV  A,0BH
      CJNE A,0EH,L4Q
      MOV  0BH,#00
      LCALL DELAY_2
      SETB P1.0
      SETB P1.7
      LCALL DELAY_2
      POP  ACC
      SJMP TEST_PASS
L4Q: POP  ACC
      SJMP L5Q
L1Q: MOV  A,P3
L2Q: CJNE A,P3,L3Q
      SJMP L2Q
L3Q: ANL  A,#0FH
      ADD  A,#00
      DA  A
      CJNE A,#11H,KEY
      SETB P1.0
      SETB P1.7
      LCALL DELAY_2

```

```

TEST_PASS:  LCALL TONE_2
            LCALL DELAY_2
            LCALL TIMER
            CJNE A,#99H,A1
            SJMP START
A1: MOV  A,0FH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CJNE  A,09H,START
MOV   A,10H
CJNE  A,0AH,START
LJMP  MENU
DELAY_2:PUSH 01
PUSH  02
PUSH  03
MOV   R1,#50
MOV   R2,#04
MOV   R3,#04
DEL:NOP
DJNZ  R1,DEL
DJNZ  R2,DEL
DJNZ  R3,DEL
POP   03
POP   02
POP   01
RET
TONE_ON:PUSH 01
PUSH  00
PUSH  02
MOV   R1,#02H
U4:MOV R2,#10
U1:MOV R0,#200
U2:CPL P3.5
CLR   P3.7
LCALL DELAY_U1
DJNZ  R0,U2
DJNZ  R2,U1
SETB  P3.7
LCALL DELAY_U2
LCALL DELAY_U2
LCALL DELAY_U2
DJNZ  R1,U4

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

POP    02
POP    00
POP    01
RET
DELAY_U1:PUSH    03
MOV    R3,#200
DJNZ   R3,$
POP    03
RET
DELAY_U2:PUSH 03
MOV    R3,#120
U3:LCALL    DELAY_U1
DJNZ   R3,U3
POP    03
RET
TONE_OFF:PUSH    01
PUSH  00
MOV    R1,#04H
W1:MOV    R0,#255
W2:CPL    P3.5
CLR    P3.7
LCALL    DELAY_W1
DJNZ   R0,W2
SETB   P3.7
LCALL    DELAY_W2
DJNZ   R1,W1
POP    00
POP    01
RET
DELAY_W1:PUSH    02
MOV    R2,#200
DJNZ   R2,$

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
POP 02
RET
DELAY_W2:PUSH 03
MOV R3,#120
W3:LCALL DELAY_W1
DJNZ R3,W3
POP 03
RET
```

```
DELAY_F1:PUSH 02
MOV R2,#200
DJNZ R2,$
POP 02
RET
DELAY_F2:PUSH 03
MOV R3,#120
I3: LCALL DELAY_F1
DJNZ R3,I3
POP 03
RET
```

```
DELAY_F4:PUSH 02
MOV R2,#200
DJNZ R2,$
POP 02
RET
```

```
DELAY_F5:PUSH 03
MOV R3,#120
I7: LCALL DELAY_F4
DJNZ R3,I7
POP 03
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RET

```
MENU:    LCALL DELAY_2
          LCALL TONE_1
          LCALL TEST_KEY
          CJNE A,#99H,L0B
          LJMP START
L0B:     CJNE A,#01H,L1B
          LJMP CONTROL_1
L1B:     CJNE A,#02H,L2B
          LJMP CONTROL_2
L2B:     CJNE A,#03H,L3B
          LJMP CONTROL_3
L3B:     CJNE A,#04H,L4B
          LJMP CONTROL_4
L4B:     CJNE A,#05H,L5B
          LJMP CONTROL_5
L5B:     CJNE A,#06H,L6B
          LJMP CONTROL_6
L6B:     CJNE A,#07H,L7B
          LJMP CONTROL_7
L7B:     CJNE A,#10H,L9B
          LJMP SET_KEYCODE
L9B:     CJNE A,#11H,L11B
          LJMP SET_RING
L11B:    CJNE A,#12H,L12B
          LJMP SET_REAL_TIME
L12B:    LJMP START
```

```
CONTROL_1:LCALL DELAY_2
           LCALL TONE_2
           LCALL TEST_KEY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CJNE A,#99H,CON_A
LJMP START
CON_A: CJNE A,#11H,A1D
LCALL DELAY_2
LJMP TIMER_1
A1D: CJNE A,#12H,A3D
LCALL DELAY_2
JB P1.6,A2D
LCALL TONE_OFF
LJMP L13D
A2D: LCALL TONE_ON
LJMP L13D
A3D: LJMP START

CONTROL_2:LCALL DELAY_2
LCALL TONE_2
LCALL TEST_KEY
CJNE A,#99H,CON_B
LJMP START
CON_B: CJNE A,#11H,B1D
LCALL DELAY_2
LJMP TIMER_2
B1D: CJNE A,#12H,B3D
LCALL DELAY_2
JB P1.5,B2D
LCALL TONE_OFF
LJMP L13D
B2D: LCALL TONE_ON
LJMP L13D
B3D: LJMP START

```

```
CONTROL_3:LCALL DELAY_2
```

```
LCALL TONE_2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL TEST_KEY
CJNE A,#99H,CON_C
LJMP START
CON_C: CJNE A,#11H,C1D
LCALL DELAY_2
LJMP TIMER_3
C1D: CJNE A,#12H,C3D
LCALL DELAY_2
JB P1.4,C2D
LCALL TONE_OFF
LJMP L13D
C2D: LCALL TONE_ON
LJMP L13D
C3D: LJMP START
CONTROL_4:LCALL DELAY_2
LCALL TONE_2
LCALL TEST_KEY
CJNE A,#99H,CON_D
LJMP START
CON_D: CJNE A,#11H,D1D
LCALL DELAY_2
LJMP TIMER_4
D1D: CJNE A,#12H,D3D
LCALL DELAY_2
JB P1.3,D2D
LCALL TONE_OFF
LJMP L13D
D2D: LCALL TONE_ON
LJMP L13D
D3D: LJMP START
CONTROL_5:LCALL DELAY_2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL TONE_2
LCALL TEST_KEY
CJNE A,#99H,CON_E
LJMP START
CON_E: CJNE A,#11H,E1D
LCALL DELAY_2
LJMP TIMER_5
E1D: CJNE A,#12H,E3D
LCALL DELAY_2
JB P1.2,E2D
LCALL TONE_OFF
LJMP L13D
E2D: LCALL TONE_ON
LJMP L13D
E3D: LJMP START
CONTROL_6:LCALL DELAY_2
LCALL TONE_2
LCALL TEST_KEY
CJNE A,#99H,CON_F
LJMP START
CON_F: CJNE A,#11H,F1D
LCALL DELAY_2
LJMP TIMER_6
F1D: CJNE A,#12H,F3D
LCALL DELAY_2
JB P3.4,F2D
LCALL TONE_OFF
LJMP L13D
F2D: LCALL TONE_ON
LJMP L13D
F3D: LJMP START

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CONTROL_7:LCALL DELAY_2
          LCALL TONE_2
          LCALL TEST_KEY
          CJNE  A,#99H,CON_G
          LJMP  START
CON_G: CJNE  A,#11H,L13D
          LCALL DELAY_2
          LJMP  TIMER_7
L13D:  LCALL DELAY_2
          LCALL DELAY_2
          LCALL DELAY_2
          LCALL DELAY_2
          LCALL DELAY_2
          LCALL DELAY_2
          LJMP  MENU
TIMER_1: LCALL TONE_2
          LCALL SELEC_TIME
          CJNE  A,#99H,T01
          LJMP  START
T01:    CJNE  A,#10H,L1E
          CLR  P1.6
          SJMP L11E
L1E:    CJNE  A,#01H,L17E
          SETB P1.6
L11E:   MOV   11H,0FH
          MOV  12H,10H
L17E:   LJMP  MENU

```

```

TIMER_2: LCALL TONE_2
          LCALL SELEC_TIME
          CJNE  A,#99H,T2
          LJMP  START
T2:      CJNE  A,#10H,L2E
          CLR  P1.5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SJMP L12E
L2E: CJNE A,#01H,L18E
SETB P1.5
L12E: MOV 13H,0FH
MOV 14H,10H
L18E: LJMP MENU
```

```
TIMER_3: LCALL TONE_2
        LCALL SELEC_TIME
        CJNE A,#99H,T3
        LJMP START
T3:     CJNE A,#10H,L3E
        CLR P1.4
        SJMP L13E
L3E:    CJNE A,#01H,L19E
        SETB P1.4
L13E:  MOV 15H,0FH
        MOV 16H,10H
L19E:  LJMP MENU

TIMER_4: LCALL TONE_2
        LCALL SELEC_TIME
        CJNE A,#99H,T4
        LJMP START
T4:     CJNE A,#10H,L4E
        CLR P1.3
        SJMP L14E
L4E:    CJNE A,#01H,L20E
        SETB P1.3
L14E:  MOV 17H,0FH
        MOV 18H,10H
L20E:  LJMP MENU
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TIMER_5:  LCALL TONE_2
          LCALL SELEC_TIME
          CJNE A,#99H,T5
          LJMP START
T5:       CJNE A,#10H,L5E
          CLR P1.2
          SJMP L15E
L5E:     CJNE A,#01H,L21E
          SETB P1.2
L15E:   MOV 19H,0FH
          MOV 1AH,10H
L21E:   LJMP MENU

TIMER_6:  LCALL TONE_2
          LCALL SELEC_TIME
          CJNE A,#99H,T6
          LJMP START
T6:       CJNE A,#10H,L6E
          CLR P3.4
          SJMP L16E
L6E:     CJNE A,#01H,L22E
          SETB P3.4
L16E:   MOV 1BH,0FH
          MOV 1CH,10H
L22E:   LJMP MENU

```

```

SELEC_TIME:LCALL TIMER
          CJNE A,#99H,SEL
          RET
SEL:     LCALL DELAY_2
          LCALL TONE_2
          LCALL TEST_KEY

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

TIMER: PUSH 01
MOV R1,#0FH
L1F: LCALL TEST_KEY
CJNE A,#99H,L2F
POP 01
RET
L2F: ANL A,#0FH
SWAP A
MOV 1EH,A
LCALL TEST_KEY
CJNE A,#99H,L3F
POP 01
RET
L3F: ANL A,#0FH
ADD A,1EH
MOV @R1,A
INC R1
CJNE R1,#11H,L1F
POP 01
RET
TEST_KEY: PUSH 01
PUSH 02
PUSH 03
SETB P3.0
SETB P3.1
SETB P3.2
SETB P3.3
MOV R1,#00H
MOV R2,#00H
MOV R3,#8AH
MOV A,P3
LOG: CJNE A,P3,L1G

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ R1,LOG
DJNZ R2,LOG
DJNZ R3,LOG
MOV A,#99H
SJMP L4G
L1G: MOV A,P3
L2G: CJNE A,P3,L3G
SJMP L2G
L3G: ANL A,#0FH
ADD A,#00H
DA A
L4G: POP 03
POP 02
POP 01
RET
SUB_TIMER0: PUSH PSW
PUSH ACC
MOV TH0,#3CH
MOV TL0,#0B0H
INC R4
CJNE R4,#20,LLL
MOV R4,#00
INC R5
LLL: CJNE R5,#60,L7I
MOV R5,#00H
INC R6
MOV A,R6
ADD A,#00H
DA A
MOV R6,A
CJNE A,#60H,L1I
MOV R6,#00H
INC R7
MOV A,R7

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ADD A,#00H
DA A
MOV R7,A
CJNE A,#24H,L1I
MOV R7,#00H
```

```
L1I: MOV A,R7
CJNE A,11H,L2I
MOV A,R6
CJNE A,12H,L2I
CPL P1.6
MOV 11H,#99H
```

```
L7I: POP ACC
POP PSW
RET
```

```
SET_KEYCODE:LCALL DELAY_2
LCALL TONE_2
LCALL TIMER
CJNE A,#99H,L4L
LJMP START
L4L: MOV 09H,0FH
MOV 0AH,10H
LJMP MENU
```

```
SET_RING:LCALL DELAY_2
LCALL TONE_2
LCALL TEST_KEY
CJNE A,#99H,L2L
LJMP START
L2L: MOV 0EH,A
LJMP MENU
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
SET_REAL_TIME:   LCALL DELAY_2  
  
                LCALL TONE_2  
  
                LCALL TIMER  
  
                CJNE A,#99H,L3L  
  
                LJMP  START  
  
L3L:            MOV   R7,0FH  
  
                MOV   R6,10H  
  
                LJMP  MENU  
  
                END
```



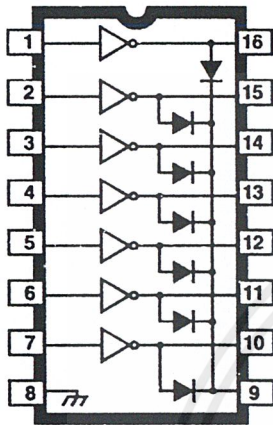
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก  
ข้อมูลเกี่ยวกับอุปกรณ์ที่ใช้ในการสร้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON ARRAYS



Dwg. No. A-9594

Note that the ULN20xxA series (dual in-line package) and ULN20xxL series (small-outline IC package) are electrically identical and share a common terminal number assignment.

### ABSOLUTE MAXIMUM RATINGS

Output Voltage, $V_{CE}$	
(ULN200xA and ULN200xL) .....	50 V
(ULN202xA and ULN202xL) .....	95 V
Input Voltage, $V_{IN}$ .....	30 V
Continuous Output Current,	
$I_C$ .....	500 mA
Continuous Input Current, $I_{IN}$ .....	25 mA
Power Dissipation, $P_D$	
(one Darlington pair) .....	1.0 W
(total package) .....	See Graph
Operating Temperature Range,	
$T_A$ .....	-20°C to +85°C
Storage Temperature Range,	
$T_S$ .....	-55°C to +150°C

Ideally suited for interfacing between low-level logic circuitry and multiple peripheral power loads, the Series ULN20xxA/L high-voltage, high-current Darlington arrays feature continuous load current ratings to 500 mA for each of the seven drivers. At an appropriate duty cycle depending on ambient temperature and number of drivers turned ON simultaneously, typical power loads totaling over 230 W (350 mA x 7, 95 V) can be controlled. Typical loads include relays, solenoids, stepping motors, magnetic print hammers, multiplexed LED and incandescent displays, and heaters. All devices feature open-collector outputs with integral clamp diodes.

The ULN2003A/L and ULN2023A/L have series input resistors selected for operation directly with 5 V TTL or CMOS. These devices will handle numerous interface needs — particularly those beyond the capabilities of standard logic buffers.

The ULN2004A/L and ULN2024A/L have series input resistors for operation directly from 6 to 15 V CMOS or PMOS logic outputs.

The ULN2003A/L and ULN2004A/L are the standard Darlington arrays. The outputs are capable of sinking 500 mA and will withstand at least 50 V in the OFF state. Outputs may be paralleled for higher load current capability. The ULN2023A/L and ULN2024A/L will withstand 95 V in the OFF state.

These Darlington arrays are furnished in 16-pin dual in-line plastic packages (suffix "A") and 16-lead surface-mountable SOICs (suffix "L"). All devices are pinned with outputs opposite inputs to facilitate ease of circuit board layout. All devices are rated for operation over the temperature range of -20°C to +85°C. Most (see matrix, next page) are also available for operation to -40°C; to order, change the prefix from "ULN" to "ULQ".

### FEATURES

- TTL, DTL, PMOS, or CMOS-Compatible Inputs
- Output Current to 500 mA
- Output Voltage to 95 V
- Transient-Protected Outputs
- Dual In-Line Plastic Package or Small-Outline IC Package

x = digit to identify specific device. Characteristic shown applies to family of devices with remaining digits as shown. See matrix on next page.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2003 THRU 2024  
HIGH-VOLTAGE,  
HIGH-CURRENT  
DARLINGTON ARRAYS**

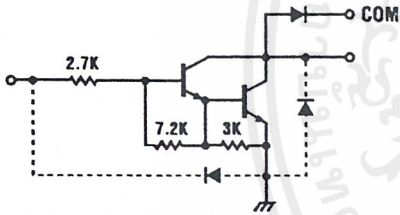
**DEVICE PART NUMBER DESIGNATION**

$V_{CE(MAX)}$	50 V	95 V
$I_{C(MAX)}$	500 mA	500 mA
<b>Logic</b>	<b>Part Number</b>	
5V TTL, CMOS	ULN2003A* ULN2003L*	ULN2023A* ULN2023L
6-15 V CMOS, PMOS	ULN2004A* ULN2004L*	ULN2024A ULN2024L

\* Also available for operation between -40°C and +85°C. To order, change prefix from "ULN" to "ULQ".

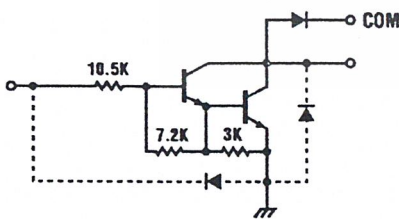
**PARTIAL SCHEMATICS**

**ULN20x3A/L (Each Driver)**

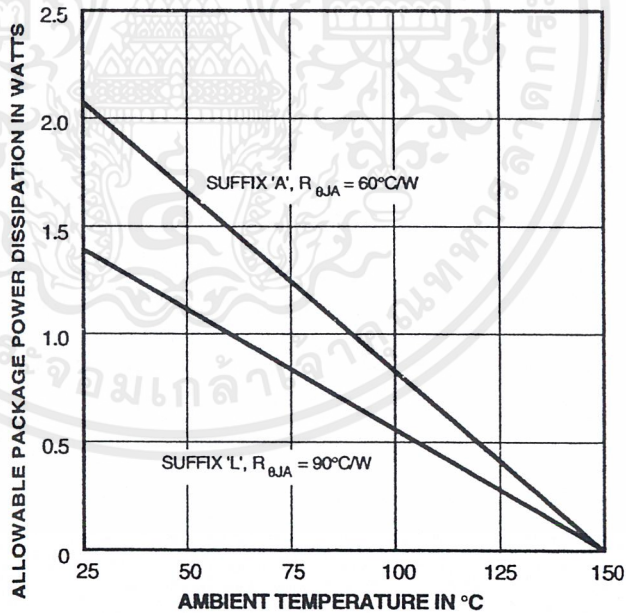


Dwg. No. A-9651

**ULN20x4A/L (Each Driver)**



Dwg. No. A-9898A



Dwg. GP-006A

X = Digit to identify specific device. Specification shown applies to family of devices with remaining digits as shown. See matrix above.



115 Northeast Cutoff, Box 15036  
Worcester, Massachusetts 01615-0036 (508) 853-5000  
Copyright © 1974, 1998 Allegro MicroSystems, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2003 THRU 2024  
HIGH-VOLTAGE,  
HIGH-CURRENT  
DARLINGTON ARRAYS**

**Types ULN2003A, ULN2003L, ULN2004A, and ULN2004L**  
**ELECTRICAL CHARACTERISTICS at +25°C (unless otherwise noted).**

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			Units
					Min.	Typ.	Max.	
Output Leakage Current	$I_{CEX}$	1A	All	$V_{CE} = 50\text{ V}, T_A = 25^\circ\text{C}$	—	< 1	50	$\mu\text{A}$
				$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}$	—	< 1	100	$\mu\text{A}$
		1B	ULN2004A/L	$V_{CE} = 50\text{ V}, T_A = 70^\circ\text{C}, V_{IN} = 1.0\text{ V}$	—	< 5	500	$\mu\text{A}$
Collector-Emitter Saturation Voltage	$V_{CE(SAT)}$	2	All	$I_C = 100\text{ mA}, I_B = 250\text{ }\mu\text{A}$	—	0.9	1.1	V
				$I_C = 200\text{ mA}, I_B = 350\text{ }\mu\text{A}$	—	1.1	1.3	V
				$I_C = 350\text{ mA}, I_B = 500\text{ }\mu\text{A}$	—	1.3	1.6	V
Input Current	$I_{IN(ON)}$	3	ULN2003A/L	$V_{IN} = 3.85\text{ V}$	—	0.93	1.35	mA
			ULN2004A/L	$V_{IN} = 5.0\text{ V}$	—	0.35	0.5	mA
				$V_{IN} = 12\text{ V}$	—	1.0	1.45	mA
	$I_{IN(OFF)}$	4	All	$I_C = 500\text{ }\mu\text{A}, T_A = 70^\circ\text{C}$	50	65	—	$\mu\text{A}$
Input Voltage	$V_{IN(ON)}$	5	ULN2003A/L	$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	2.4	V
				$V_{CE} = 2.0\text{ V}, I_C = 250\text{ mA}$	—	—	2.7	V
				$V_{CE} = 2.0\text{ V}, I_C = 300\text{ mA}$	—	—	3.0	V
		ULN2004A/L	$V_{CE} = 2.0\text{ V}, I_C = 125\text{ mA}$	—	—	5.0	V	
			$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	6.0	V	
			$V_{CE} = 2.0\text{ V}, I_C = 275\text{ mA}$	—	—	7.0	V	
			$V_{CE} = 2.0\text{ V}, I_C = 350\text{ mA}$	—	—	8.0	V	
Input Capacitance	$C_{IN}$	—	All		—	15	25	pF
Turn-On Delay	$t_{PLH}$	8	All	$0.5 E_{IN}$ to $0.5 E_{OUT}$	—	0.25	1.0	$\mu\text{s}$
Turn-Off Delay	$t_{PHL}$	8	All	$0.5 E_{IN}$ to $0.5 E_{OUT}$	—	0.25	1.0	$\mu\text{s}$
Clamp Diode Leakage Current	$I_R$	6	All	$V_R = 50\text{ V}, T_A = 25^\circ\text{C}$	—	—	50	$\mu\text{A}$
				$V_R = 50\text{ V}, T_A = 70^\circ\text{C}$	—	—	100	$\mu\text{A}$
Clamp Diode Forward Voltage	$V_F$	7	All	$I_F = 350\text{ mA}$	—	1.7	2.0	V

Complete part number includes suffix to identify package style: A = DIP, L = SOIC.

**2003 THRU 2024**  
**HIGH-VOLTAGE,**  
**HIGH-CURRENT**  
**DARLINGTON ARRAYS**

Types ULN2023A, ULN2023L, ULN2024A, and ULN2024L  
 ELECTRICAL CHARACTERISTICS at +25°C (unless otherwise noted).

Characteristic	Symbol	Test Fig.	Applicable Devices	Test Conditions	Limits			
					Min.	Typ.	Max.	Units
Output Leakage Current	$I_{CEX}$	1A	All	$V_{CE} = 95\text{ V}, T_A = 25^\circ\text{C}$	—	< 1	50	$\mu\text{A}$
				$V_{CE} = 95\text{ V}, T_A = 70^\circ\text{C}$	—	< 1	100	$\mu\text{A}$
		1B	ULN2024A/L	$V_{CE} = 95\text{ V}, T_A = 70^\circ\text{C}, V_{IN} = 1.0\text{ V}$	—	< 5	500	$\mu\text{A}$
Collector-Emitter Saturation Voltage	$V_{CE(SAT)}$	2	All	$I_C = 100\text{ mA}, I_B = 250\text{ }\mu\text{A}$	—	0.9	1.1	V
				$I_C = 200\text{ mA}, I_B = 350\text{ }\mu\text{A}$	—	1.1	1.3	V
				$I_C = 350\text{ mA}, I_B = 500\text{ }\mu\text{A}$	—	1.3	1.6	V
Input Current	$I_{IN(ON)}$	3	ULN2023A/L	$V_{IN} = 3.85\text{ V}$	—	0.93	1.35	mA
			ULN2024A/L	$V_{IN} = 5.0\text{ V}$	—	0.35	0.5	mA
				$V_{IN} = 12\text{ V}$	—	1.0	1.45	mA
	$I_{IN(OFF)}$	4	All	$I_C = 500\text{ }\mu\text{A}, T_A = 70^\circ\text{C}$	50	65	—	$\mu\text{A}$
Input Voltage	$V_{IN(ON)}$	5	ULN2023A/L	$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	2.4	V
				$V_{CE} = 2.0\text{ V}, I_C = 250\text{ mA}$	—	—	2.7	V
				$V_{CE} = 2.0\text{ V}, I_C = 300\text{ mA}$	—	—	3.0	V
			ULN2024A/L	$V_{CE} = 2.0\text{ V}, I_C = 125\text{ mA}$	—	—	5.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 200\text{ mA}$	—	—	6.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 275\text{ mA}$	—	—	7.0	V
				$V_{CE} = 2.0\text{ V}, I_C = 350\text{ mA}$	—	—	8.0	V
Input Capacitance	$C_{IN}$	—	All		—	15	25	pF
Turn-On Delay	$t_{PLH}$	8	All	$0.5 E_{IN}$ to $0.5 E_{OUT}$	—	0.25	1.0	$\mu\text{s}$
Turn-Off Delay	$t_{PHL}$	8	All	$0.5 E_{IN}$ to $0.5 E_{OUT}$	—	0.25	1.0	$\mu\text{s}$
Clamp Diode Leakage Current	$I_R$	6	All	$V_R = 95\text{ V}, T_A = 25^\circ\text{C}$	—	—	50	$\mu\text{A}$
				$V_R = 95\text{ V}, T_A = 70^\circ\text{C}$	—	—	100	$\mu\text{A}$
Clamp Diode Forward Voltage	$V_F$	7	All	$I_F = 350\text{ mA}$	—	1.7	2.0	V

Complete part number includes suffix to identify package style: A = DIP, L = SOIC.



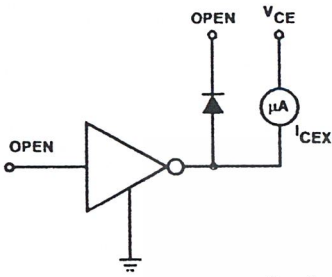
115 Northeast Cutoff, Box 15036  
 Worcester, Massachusetts 01615-0036 (508) 853-5000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 2003 THRU 2024 HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON ARRAYS

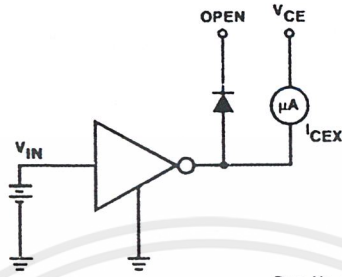
## TEST FIGURES

FIGURE 1A



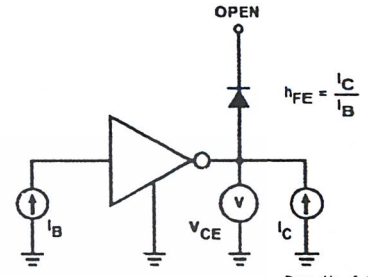
Dwg. No. A-9729A

FIGURE 1B



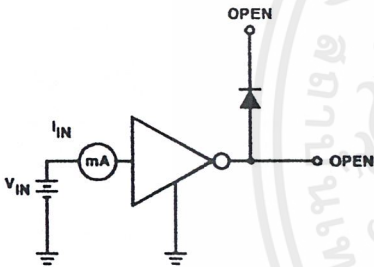
Dwg. No. A-9730A

FIGURE 2



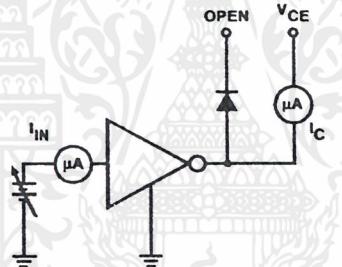
Dwg. No. A-9731A

FIGURE 3



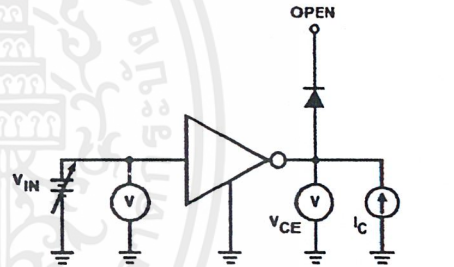
Dwg. No. A-9732A

FIGURE 4



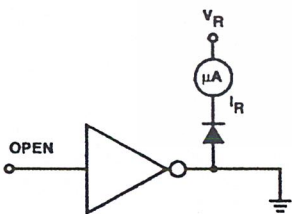
Dwg. No. A-9733A

FIGURE 5



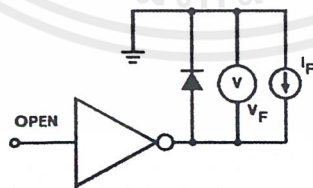
Dwg. No. A-9734A

FIGURE 6



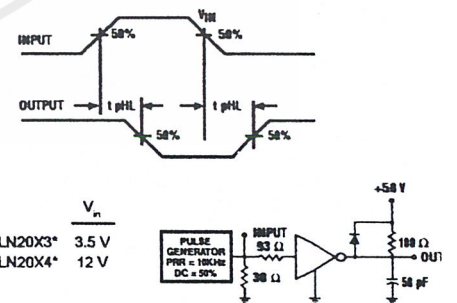
Dwg. No. A-9735A

FIGURE 7



Dwg. No. A-9736A

FIGURE 8

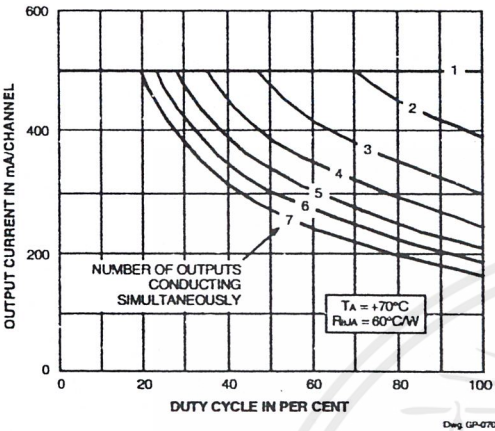


\* Complete part number includes a final letter to indicate package.

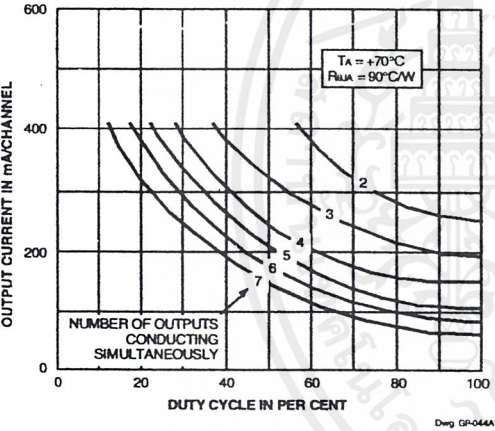
X = Digit to identify specific device. Specification shown applies to family of devices with remaining digits as shown.

# 2003 THRU 2024 HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON ARRAYS

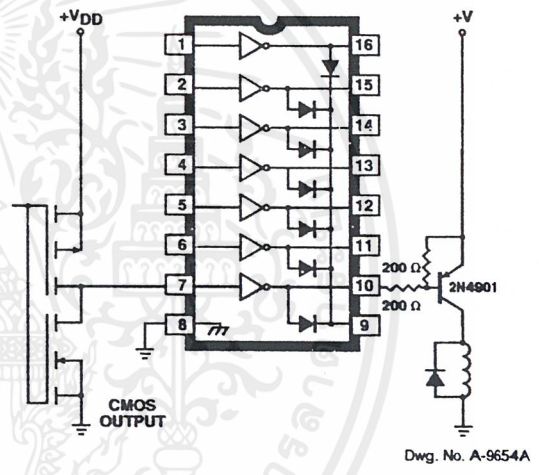
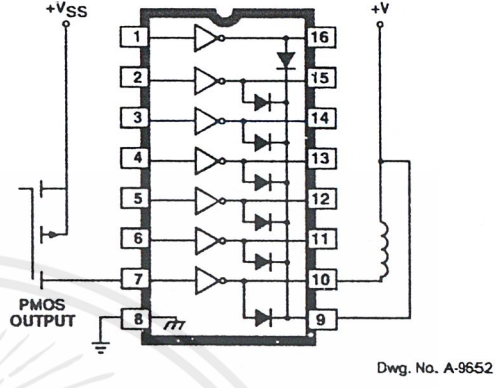
## ALLOWABLE COLLECTOR CURRENT AS A FUNCTION OF DUTY CYCLE (Dual In-line-Packaged Devices, Suffix 'A')



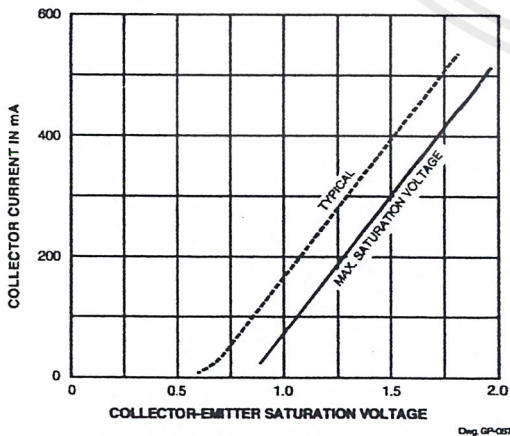
## (Small-Outline-Packaged Devices, Suffix 'L')



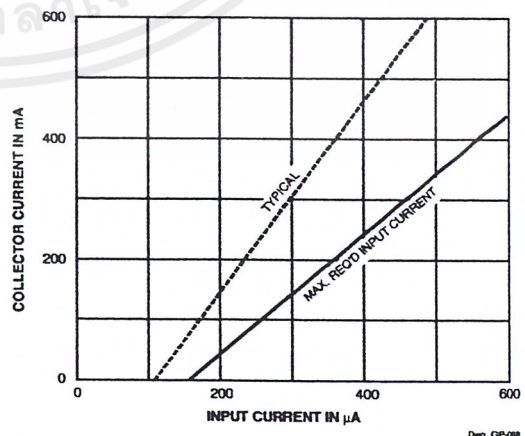
## TYPICAL APPLICATIONS



## SATURATION VOLTAGE AS A FUNCTION OF COLLECTOR CURRENT



## COLLECTOR CURRENT AS A FUNCTION OF INPUT CURRENT

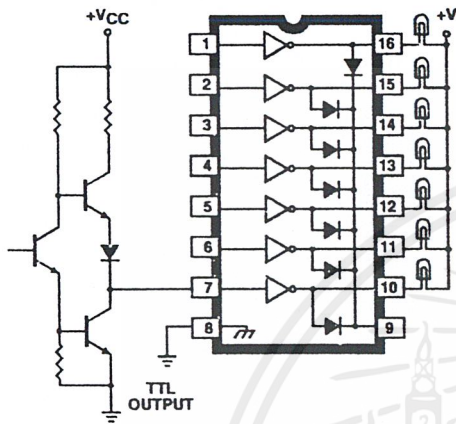


115 Northeast Cutoff, Box 15036  
Worcester, Massachusetts 01615-0036 (508) 853-5000

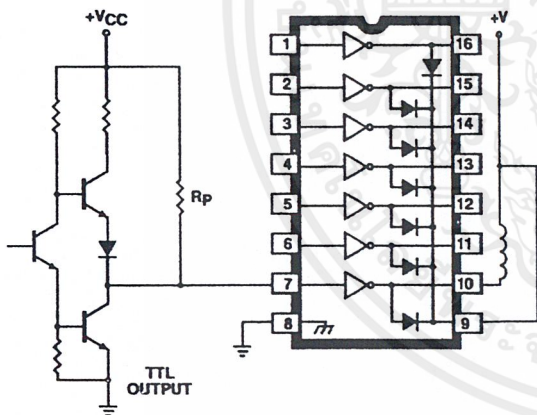
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# 2003 THRU 2024 HIGH-VOLTAGE, HIGH-CURRENT DARLINGTON ARRAYS

## TYPICAL APPLICATIONS



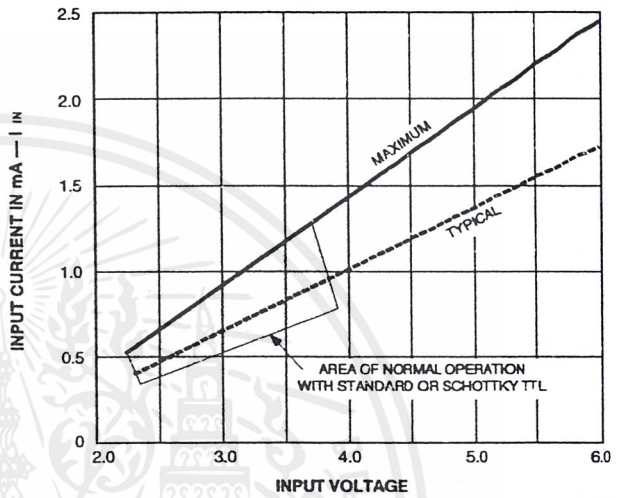
Dwg. No. A-9853A



Dwg. No. A-10,175

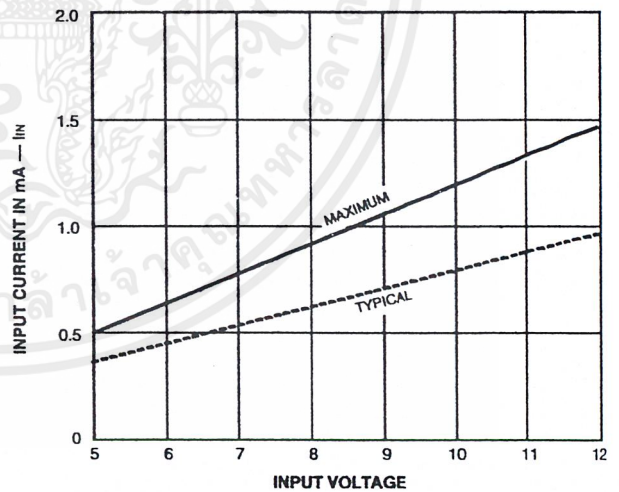
## INPUT CURRENT AS A FUNCTION OF INPUT VOLTAGE

Types ULN2003A, ULN2003L, ULN2023A, and  
ULN2023L



Dwg. GP-089

Types ULN2004A, ULN2004L, ULN2024A, and  
ULN2024L

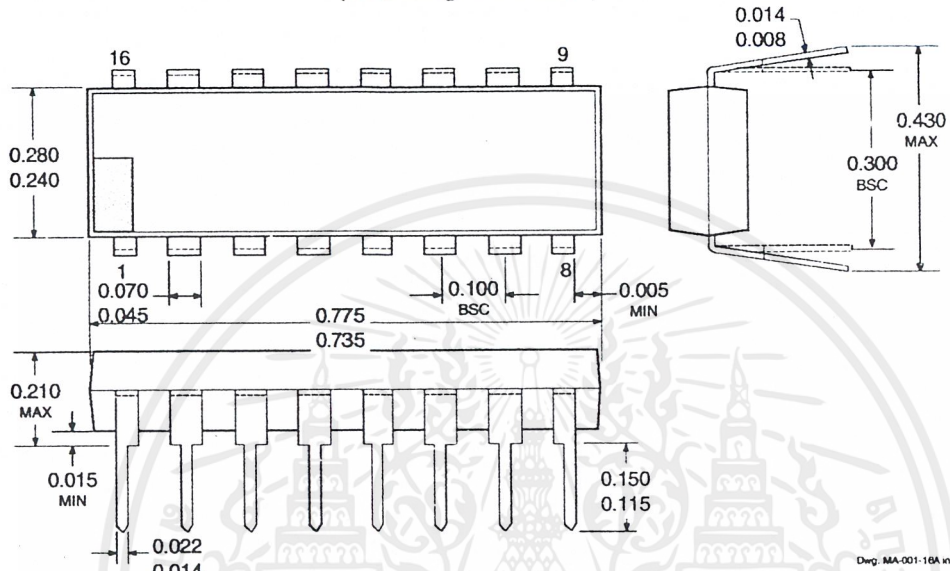


Dwg. GP-089-1

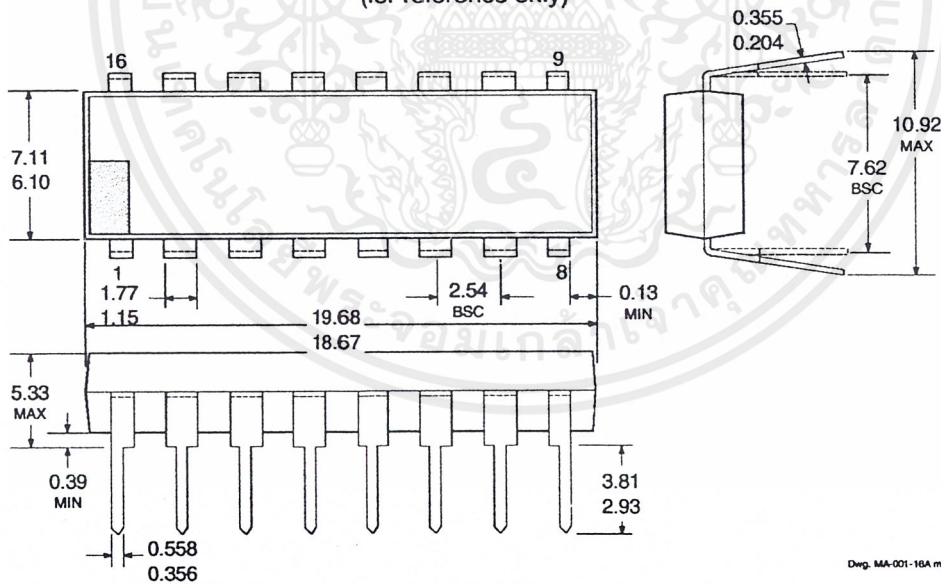
**2003 THRU 2024  
HIGH-VOLTAGE,  
HIGH-CURRENT  
DARLINGTON ARRAYS**

**PACKAGE DESIGNATOR "A"**

Dimensions in Inches  
(controlling dimensions)



Dimension in Millimeters  
(for reference only)



- NOTES: 1. Leads 1, 8, 9, and 16 may be half leads at vendor's option.  
 2. Lead thickness is measured at seating plane or below.  
 3. Lead spacing tolerance is non-cumulative.  
 4. Exact body and lead configuration at vendor's option within limits shown.



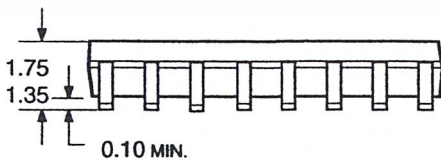
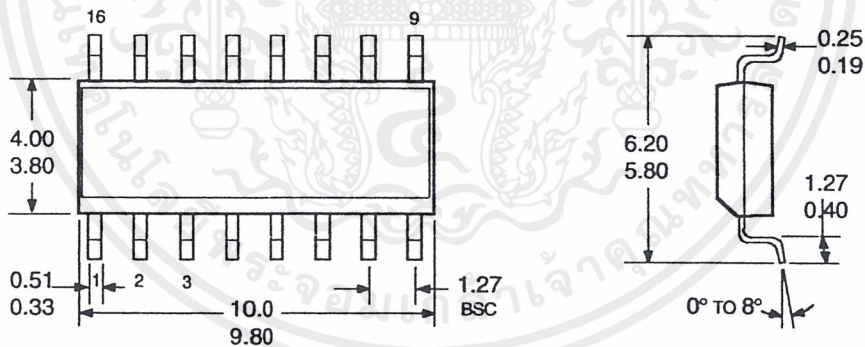
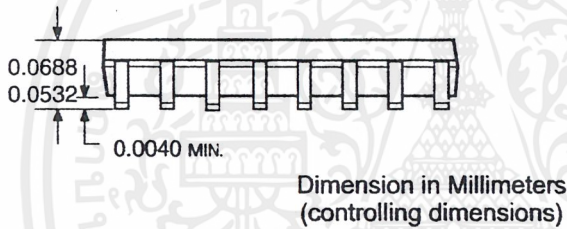
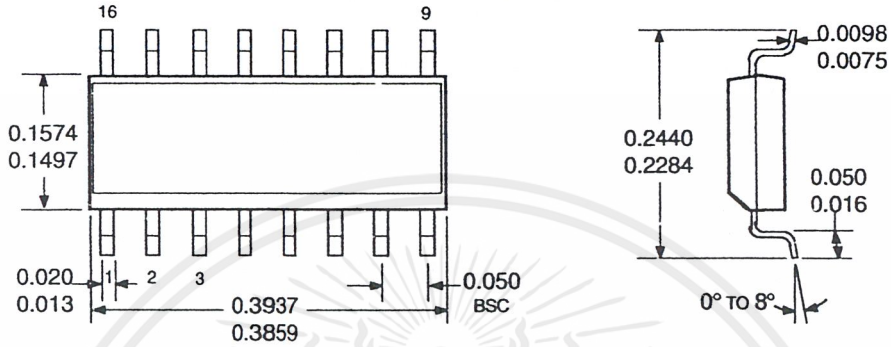
115 Northeast Cutoff, Box 15036  
 Worcester, Massachusetts 01615-0036 (508) 853-5000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2003 THRU 2024  
**HIGH-VOLTAGE,  
HIGH-CURRENT  
DARLINGTON ARRAYS**

**PACKAGE DESIGNATOR "L"**

Dimensions in Inches  
(for reference only)



- NOTES: 1. Lead spacing tolerance is non-cumulative.  
2. Exact body and lead configuration at vendor's option within limits shown.

## Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 5

March 1997

### Ordering Information

MT8870DE/DE-1 18 Pin Plastic DIP  
 MT8870DS/DS-1 18 Pin SOIC  
 MT8870DN/DN-1 20 Pin SSOP  
 -40 °C to +85 °C

## Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

## Applications

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

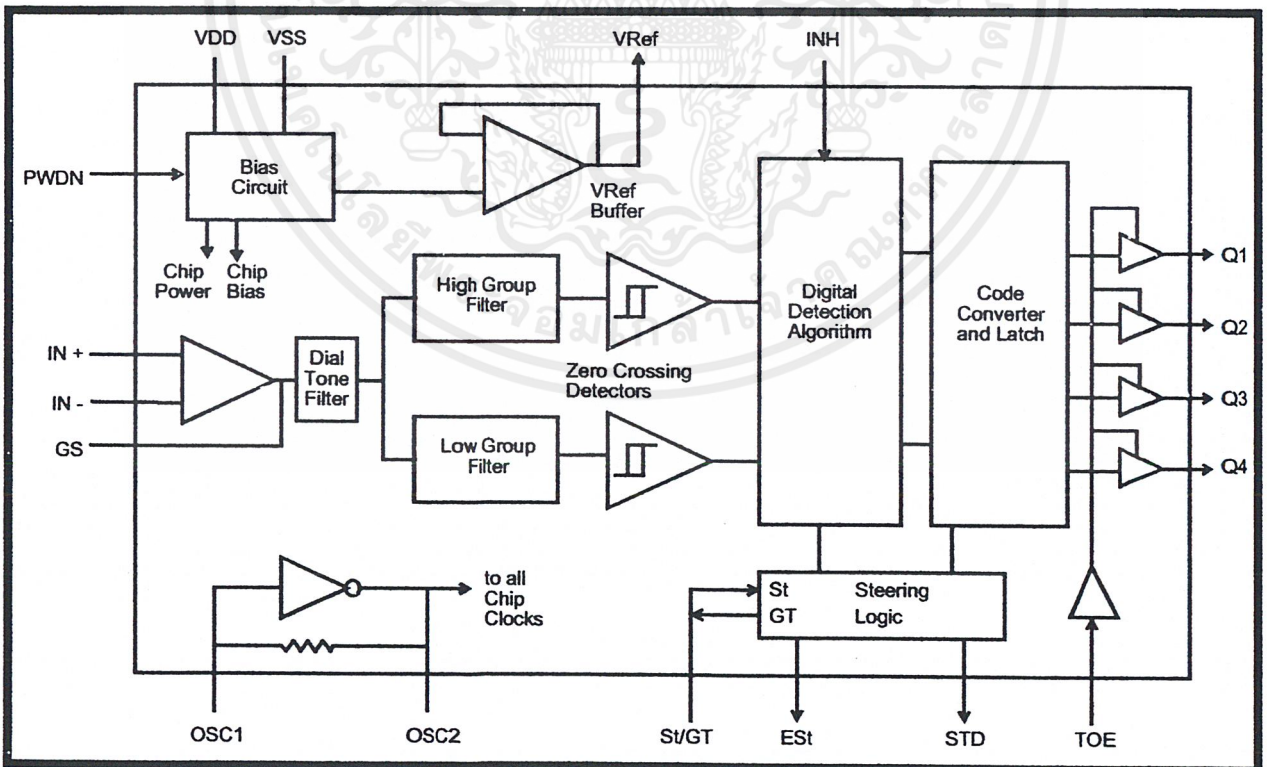
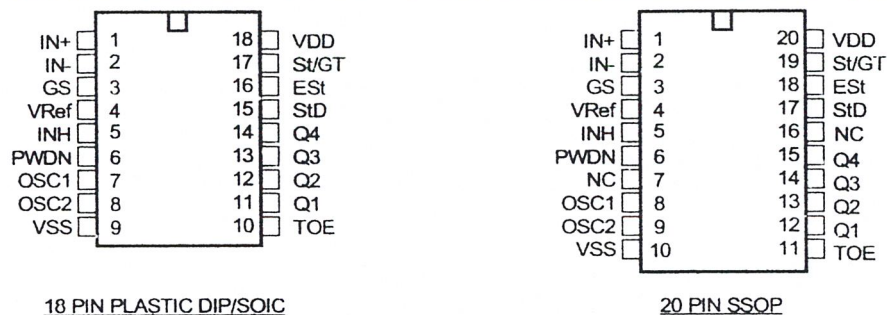


Figure 1 - Functional Block Diagram


**Figure 2 - Pin Connections**
**Pin Description**

Pin #		Name	Description
18	20		
1	1	IN+	<b>Non-Inverting Op-Amp (Input).</b>
2	2	IN-	<b>Inverting Op-Amp (Input).</b>
3	3	GS	<b>Gain Select.</b> Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V <sub>Ref</sub>	<b>Reference Voltage (Output).</b> Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	<b>Inhibit (Input).</b> Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	<b>Power Down (Input).</b> Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	<b>Clock (Input).</b>
8	9	OSC2	<b>Clock (Output).</b> A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V <sub>SS</sub>	<b>Ground (Input).</b> 0V typical.
10	11	TOE	<b>Three State Output Enable (Input).</b> Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	<b>Three State Data (Output).</b> When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	<b>Delayed Steering (Output).</b> Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TSt</sub> .
16	18	EST	<b>Early Steering (Output).</b> Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause EST to return to a logic low.
17	19	St/GT	<b>Steering Input/Guard time (Output) Bidirectional.</b> A voltage greater than V <sub>TSt</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TSt</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of EST and the voltage on St.
18	20	V <sub>DD</sub>	<b>Positive power supply (Input).</b> +5V typical.
	7, 16	NC	No Connection.

### Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

#### Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

#### Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

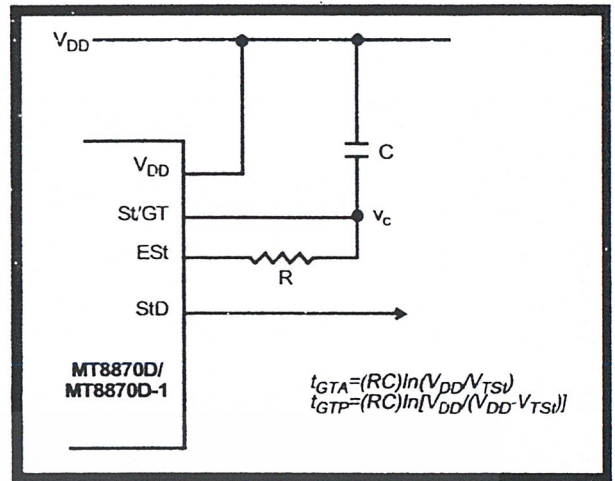


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

#### Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v<sub>c</sub> (see Figure 4) to rise as the capacitor discharges. Provided signal

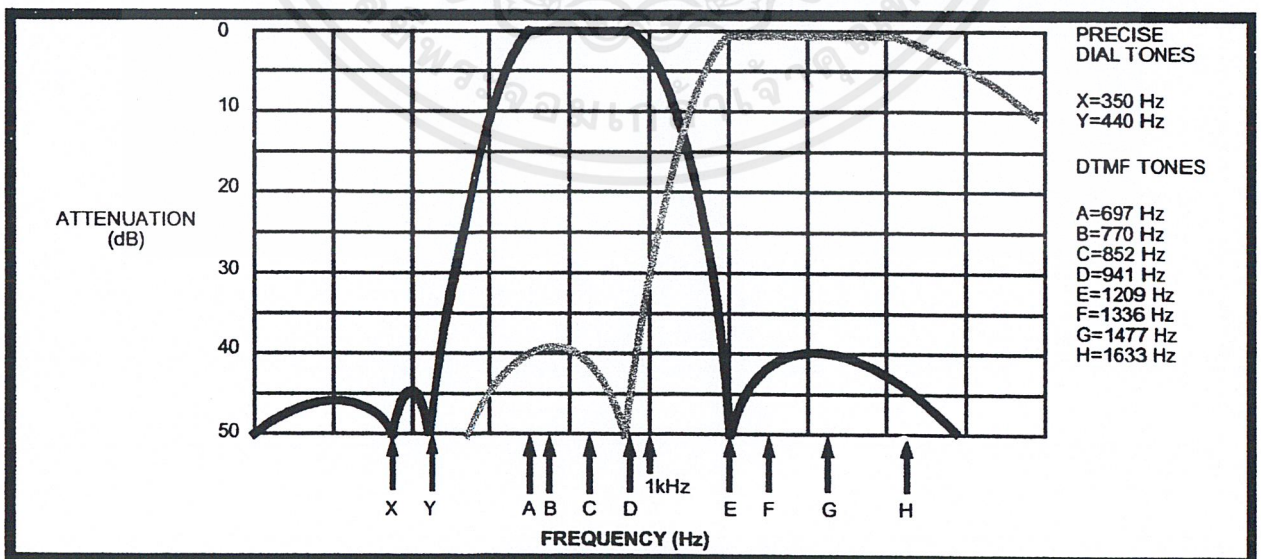


Figure 3 - Filter Response

condition is maintained (Est remains high) for the validation period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $V_{TS1}$ ) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as Est remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

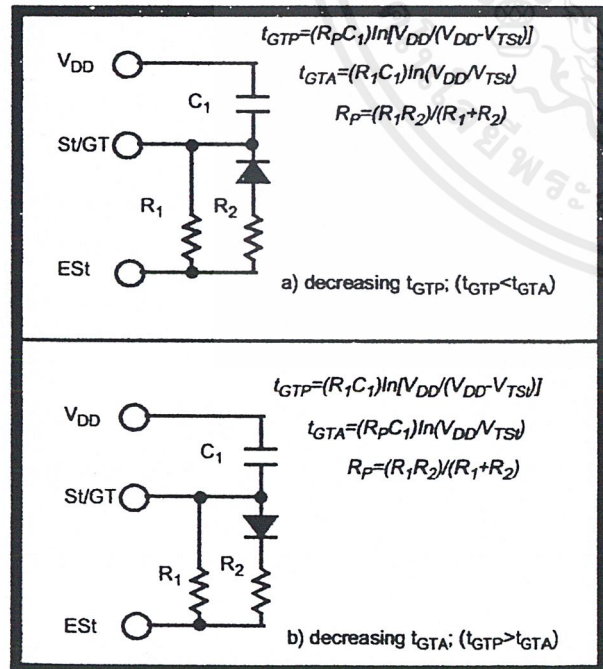
**Guard Time Adjustment**

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see Figure 11) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C of 0.1  $\mu$ F is



**Figure 5 - Guard Time Adjustment**

Digit	TOE	INH	Est	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

**Table 1. Functional Decode Table**

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE  
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DO}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

**Power-down and Inhibit Mode**

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

**Differential Input Configuration**

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source ( $V_{Ref}$ ) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and  $V_{Ref}$  biasing the input at  $1/2V_{DD}$ . Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor  $R_5$ .

**Crystal Oscillator**

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

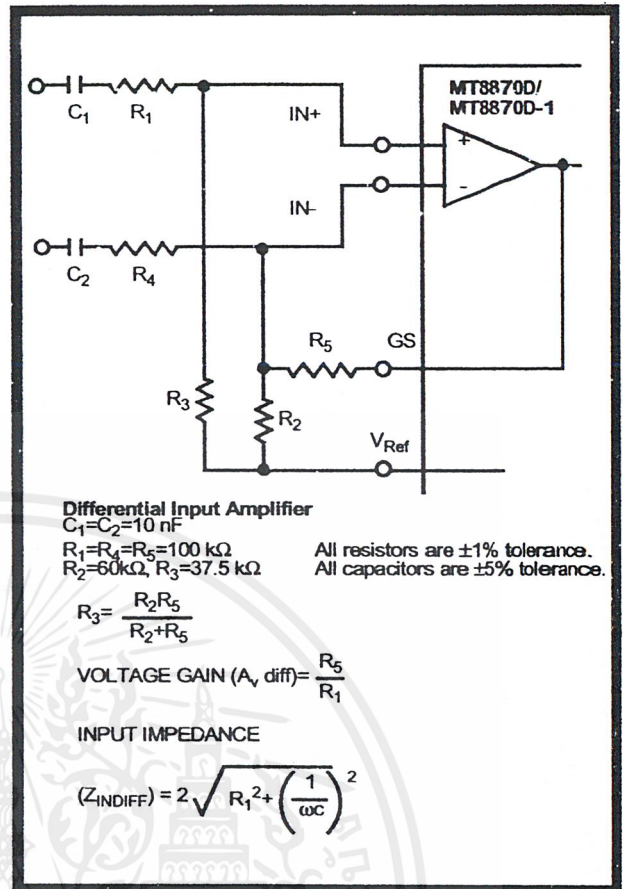


Figure 6 - Differential Input Configuration

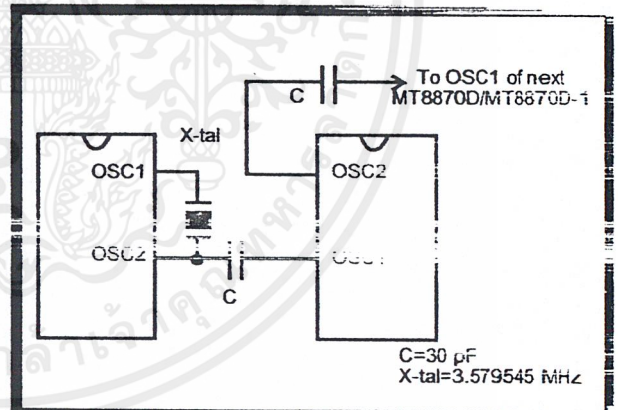


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
$\Delta f$	%	$\pm 0.2\%$

Table 2. Recommended Resonator Specifications  
 Note:  $Q_m$ =quality factor of RLC model, i.e.,  $1/2IIR1C1$ .

# ISD1200/1400 Series

## Single-Chip Voice Record/Playback Devices

### 10-, 12-, 16-, and 20-Second Durations

#### GENERAL DESCRIPTION

Information Storage Devices' ISD1200/1400 ChipCorder™ Series provides high-quality, single-chip record/playback solutions to short duration messaging applications: The CMOS devices include an on-chip oscillator, microphone pre-amplifier, automatic gain control, antialiasing filter, smoothing filter, and speaker amplifier. A minimum record/playback subsystem can be configured with a microphone, a speaker, several passives, two push-buttons, and a power source.

Recordings are stored in nonvolatile memory cells, providing zero-power message storage. This unique solution is made possible through ISD's patented Direct Analog Storage Technology (DAST®), whereby voice and audio signals are stored directly, in their natural analog form, into EEPROM memory. Direct analog storage allows natural voice reproduction in a single-chip solid-state solution.

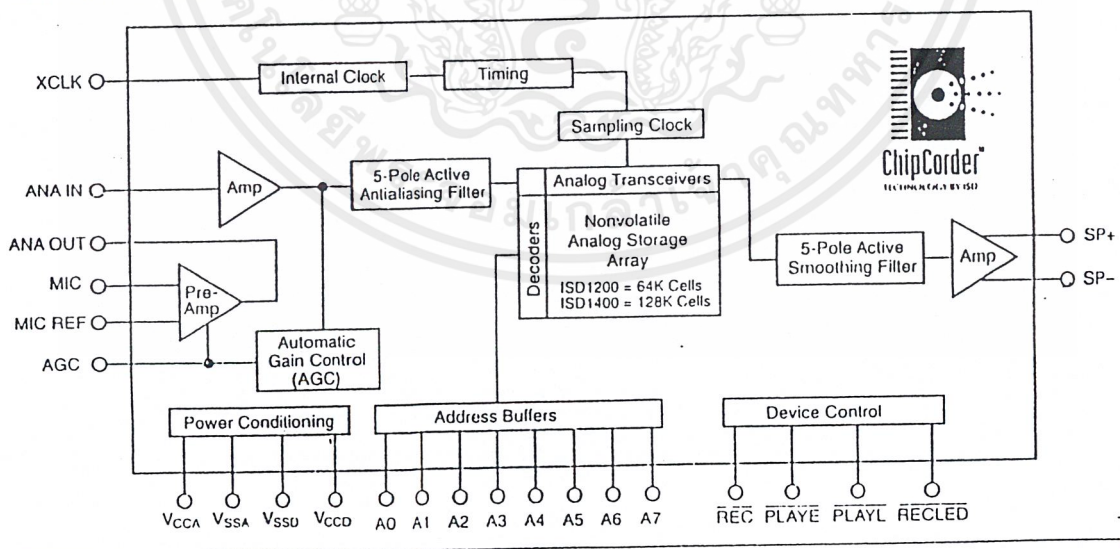
#### ISD1200/1400 SERIES SUMMARY

Part Number	Minimum Duration (Seconds)	Maximum Input Sample Rate (KHz)	Upper Pass Band (KHz)
ISD1210	10	6.4	2.7
ISD1212	12	5.3	2.3
ISD1416	16	8.0	3.4
ISD1420	20	6.4	2.7

#### FEATURES

- Easy-to-use single-chip voice record/playback solution
  - No external ICs required
  - Minimizes external components
- High-quality, natural voice/audio reproduction
- Push-button interface
  - Playback can be edge- or level-activated
- Zero-power message storage
  - Eliminates battery backup circuits
- 100-year message retention (typical)
- 100 K record cycles (typical)
- On-chip clock source
- No programmer or development system needed
- Fully addressable to handle multiple messages
- Automatic power-down mode
  - Enters standby mode immediately following a record or playback cycle
  - Standby current 0.5 uA (typical)
- Single power supply
- Available in DIP, SOIC, and die form for Chip-on-Board (COB) Module assembly

#### ISD1200/1400 SERIES BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DETAILED DESCRIPTION

### Basic Operation

The ISD1200/1400 ChipCorder Series devices are controlled by a single signal,  $\overline{REC}$ , and either of two push-button control playback signals,  $\overline{PLAYE}$  (edge-activated playback), and  $\overline{PLAYL}$  (level-activated playback). The ISD1200/1400 parts are configured for simplicity of design in a single-message application. Using the address lines will allow multiple message applications. Device operation is explained on page 4.

### Speech Quality

ISD's patented DAST technology provides natural record and playback. The input voice signals are stored directly in nonvolatile EEPROM cells, and reproduced without the synthetic effect often heard with digital solid-state speech solutions. A complete sample is stored in a single cell, minimizing the memory necessary to store a recording of a given duration.

### Automatic Power-Down Mode

At the end of a playback or record cycle, the ISD1200/1400 Series devices automatically return to a low-power standby mode, consuming typically 0.5  $\mu$ A. During a playback cycle, the device powers down automatically at the end of the message. During a record cycle, the device powers down immediately after  $\overline{REC}$  is released HIGH.

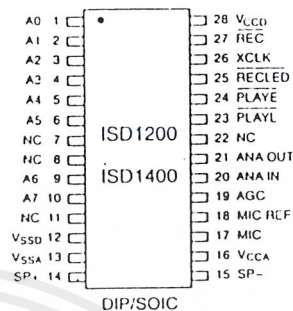
### Addressing (optional)

In addition to providing simple message playback, the ISD1200/1400 Series provides a full addressing capability.

The ISD1200 Series storage array has 80 distinct addressable segments, while the ISD1400 Series storage array has 160 distinct addressable segments, providing the following resolutions.

Part Number	Resolution
ISD1210	125 ms
ISD1212	150 ms
ISD1416	100 ms
ISD1420	125 ms

## ISD1200/1400 SERIES PINOUTS



Note: NC means Must Not Connect

## PIN DESCRIPTIONS

Note: The  $\overline{REC}$ ,  $\overline{PLAYL}$ , and  $\overline{PLAYE}$  signals are all debounced for 50 ms. on the rising edge to prevent a false retriggering from a push-button switch.

### Record ( $\overline{REC}$ )

The  $\overline{REC}$  input is an active-LOW record signal. The device records whenever  $\overline{REC}$  is LOW. This signal must remain LOW for the duration of the recording.  $\overline{REC}$  takes precedence over either playback ( $\overline{PLAYE}$  or  $\overline{PLAYL}$ ) signal. If  $\overline{REC}$  is pulled LOW during a playback cycle, the playback immediately ceases and recording begins.

A record cycle is completed when  $\overline{REC}$  is pulled HIGH. An end-of-message marker is internally recorded, enabling a subsequent playback cycle to terminate appropriately. The device automatically powers down to standby mode when  $\overline{REC}$  goes HIGH.

### Playback, Edge-Activated ( $\overline{PLAYE}$ )

When a LOW-going transition is detected on this input signal, a playback cycle begins. Playback continues until an end-of-message marker is encountered or the end of the memory space is reached. Upon completion of the playback cycle, the device automatically powers down into standby mode. Taking  $\overline{PLAYE}$  HIGH during a playback cycle will not terminate the current cycle.

### Playback, Level-Activated ( $\overline{PLAYL}$ )

When this input signal transitions from HIGH to LOW, a playback cycle is initiated. Playback continues until  $\overline{PLAYL}$  is pulled HIGH, an end-of-message marker is detected, or the end of the device space is reached. The device automatically powers down to standby mode upon completion of the playback cycle.

Note: In playback, if either  $\overline{PLAYE}$  or  $\overline{PLAYL}$  is held LOW during EOM or OVERFLOW, the device will still enter

standby and the internal oscillator and timing generator will stop. However, the rising edge of  $\overline{\text{PLAYE}}$  and  $\overline{\text{PLAYL}}$  will no longer be debounced and any subsequent falling edge present on the input pins will initiate another playback.

#### Record LED Output ( $\overline{\text{RECLED}}$ )

The output  $\overline{\text{RECLED}}$  is LOW during a record cycle. It can be used to drive an LED to provide feedback that a record cycle is in progress. In addition,  $\overline{\text{RECLED}}$  pulses LOW momentarily when an end-of-message marker is encountered in a playback cycle.

#### Microphone Input (MIC)

The microphone is usually AC-coupled to this pin via a series capacitor. The user-selectable value of the input series capacitor (together with the 10K ohm resistance internal to the chip) determines the low-frequency cutoff for the ISD1200/1400 Series passband.

#### Microphone Reference (MIC REF)

When MIC REF is AC-coupled to the microphone ground, the recorded noise level is significantly reduced. Ground noise is referenced to the preamplifier. If this pin is not used, it must **NOT** be connected to any signal or voltage. It must float.

#### Analog Output (ANA OUT)

The microphone signal is amplified and is output to the ANA OUT pin. The voltage gain of the preamp is determined by the voltage level at the Automatic Gain Control (AGC) pin. The preamplifier has a maximum gain of about 24 dB for small input signal levels.

#### Analog Input (ANA IN)

The external capacitor connects ANA IN to the ANA OUT pin. The value of the external capacitor, together with the 3 K $\Omega$  input impedance at ANA IN, can be chosen to give additional cutoff at the low-frequency end of the voice passband. The ANA IN pin may also be used to input alternative sources of analog signals (instead of the microphone signal) through a coupling capacitor.

#### Automatic Gain Control (AGC)

The purpose of the AGC is to dynamically adjust the preamplifier gain, and therefore extend the range of input signals which can be applied to the microphone input without causing distortion. The AGC can considerably extend the range of recordable sound from whispers to loud voices. To use the AGC feature, an external resistor and capacitor should be connected in

parallel between the AGC pin and Ground. Recommended values are 470 K $\Omega$  and 4.7  $\mu\text{F}$ . The "attack" time of the gain control is determined by the source resistance (5 K $\Omega$ ) and the external capacitor. The "release" time is determined by the external resistor and capacitor. For AGC voltages of 1.5 Volts and below, the preamplifier is at its maximum gain of 24 dB. Reduction in preamplifier gain occurs for voltages of approximately 1.8 Volts. If the AGC function is not desired, the AGC pin can be tied to Ground and the preamplifier gain will be held at its highest level of approximately 24 dB.

If operating at voltages above 5.5 V, insert a 5.1 K $\Omega$  resistor in series with the capacitor from pin 20 to pin 21 to minimize distortion.

#### Speaker Outputs (SP+, SP-)

The SP+ and SP- pins provide direct drive for loudspeakers with impedances as low as 16 ohms. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when SP+ and SP- are used, a speaker-coupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the SP pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at  $V_{SSA}$  during Power Down.

#### Optional External Clock (XCLK)

This signal is normally tied to ground in applications circuits. If, however, greater timing precision is desired, (internal clock has  $\pm 2.5\%$  tolerance over temperature and voltage range), the chip can be externally clocked through this pin. If the XCLK is not used, this input should be connected to ground.

#### $V_{CCA}$ and $V_{CCD}$

Analog and digital circuits internal to the ISD1200/1400 Series use separate power buses to minimize noise on the chip. These power buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close as possible to the package.

#### $V_{SSA}$ and $V_{SSD}$ (Ground)

Similar to  $V_{CCA}$  and  $V_{CCD}$ , the analog and digital circuits internal to the ISD1200/1400 Series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.

**TABLE 1. OPERATIONAL MODES**

Address Ctrl. (HIGH)	Function	Typical Use	Jointly* Compatible
A0	Message cueing	Fast-forward through messages	A4
A1	Delete EOM markers	Position EOM marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1
A4	Consecutive addressing	Record/Play multiple consecutive messages	A0, A1
A5	Unused		

\* Indicates additional operational modes which can be used simultaneously with the given mode.

#### Address Inputs (A0-A7)

The Address-Inputs have two functions, depending upon the level of the two Most Significant Bits (MSB) of the address.

If either of the two MSBs is LOW, the inputs are ALL interpreted as address bits and are used as the start address for the current Record or Playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of  $\overline{\text{PLAYE}}$ ,  $\overline{\text{PLAYL}}$  or  $\overline{\text{REC}}$ .

#### OPERATIONAL MODES

The ISD1200/1400 Series is designed with several built-in operational modes provided to allow maximum functionality with a minimum of additional components, described in detail below. The operational modes use the address pins on the ISD1200/1400 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH, the remaining address signals are interpreted as mode bits and NOT as address bits. Therefore, operational modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. First, all operations begin initially at address 0, which is the beginning of the ISD1200/1400 address space. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from Record to Playback, Playback to Record, or when a Power-Down cycle is executed.

Second, an Operational Mode is executed when any of the control inputs,  $\overline{\text{PLAYE}}$ ,  $\overline{\text{PLAYL}}$ , or  $\overline{\text{REC}}$ , go LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going control input signal, at which point the current address/mode levels are sampled and executed.

(Note: The two MSBs are on pins 9 and 10 for each ISD1200/1400 Series member.)

#### OPERATIONAL MODE DESCRIPTIONS

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

##### A0 — Message Cueing ( $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each control input LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for Playback only, and is typically used with the A4 Operational Mode.

##### A1 — Delete EOM Markers ( $\overline{\text{REC}}$ only)

The A1 Operational Mode allows sequentially recorded messages to be concatenated into a single message with only one EOM marker set at the end of the combined message. When this operational mode is configured, messages recorded sequentially are played back as one continuous message.

##### A2 — Unused

##### A3 — Message Looping ( $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ only)

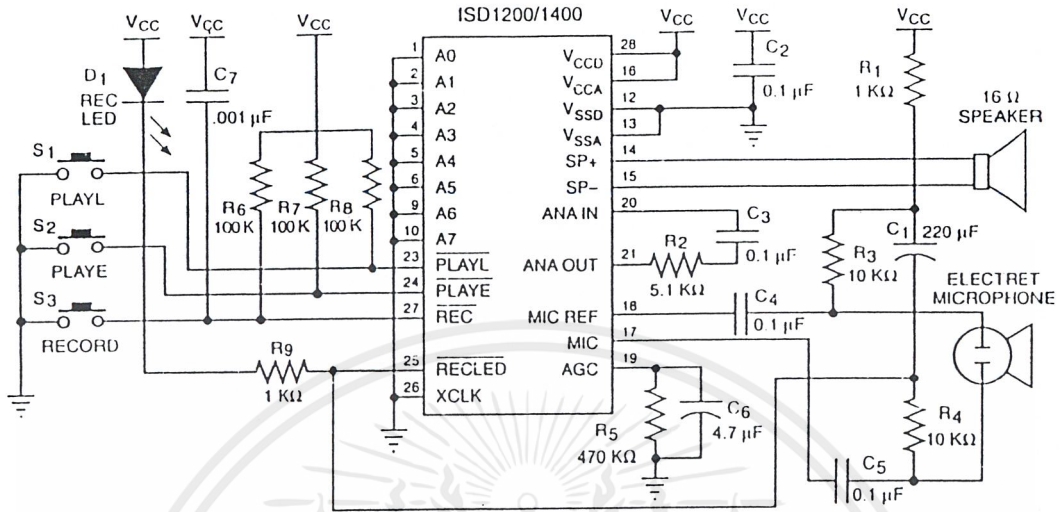
The A3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message CAN completely fill the ISD1200/1400 device and will loop from beginning to end.

##### A4 — Consecutive Addressing

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be played back consecutively.

##### A5 — Unused

**APPLICATION SCHEMATIC**



Note: ISD Application Notes and Design Manual available

**FUNCTIONAL DESCRIPTION EXAMPLE**

The following example operating sequence demonstrates the functionality of the ISD1200/1400 Series devices.

**1. Record a message filling the address space.**

Pulling the  $\overline{\text{REC}}$  signal LOW initiates a record cycle from the beginning of the message space. If  $\overline{\text{REC}}$  is held LOW, the recording continues until the message space has been filled. Once the message space is filled, recording ceases. The device will automatically power down after  $\overline{\text{REC}}$  is pulled HIGH.

**2. Edge-activated playback.**

Pulling the  $\overline{\text{PLAYE}}$  signal LOW initiates a playback cycle from the beginning of the message space. The rising edge of  $\overline{\text{PLAYE}}$  has no effect on operation. If a recording has filled the message space, the entire message is played. When the device reaches the end of the message space, it automatically powers down. A subsequent falling edge on  $\overline{\text{PLAYE}}$  initiates a new play cycle from the start address.

**3. Level-activated playback.**

Pulling the  $\overline{\text{PLAYL}}$  signal LOW initiates a playback cycle from the beginning of the message space. If  $\overline{\text{PLAYL}}$  remains LOW, the device plays through to the end of the message and subsequently enters the power-down mode.

**4. Level-activated playback (truncated).**

If  $\overline{\text{PLAYL}}$  is pulled HIGH any time during the playback cycle, the device stops playing and enters the power-down mode. A subsequent falling edge on  $\overline{\text{PLAYL}}$  initiates a new play cycle from the start address.

**5. Record (interrupting playback).**

The  $\overline{\text{REC}}$  signal takes precedence over other operations. Any LOW-going transition on  $\overline{\text{REC}}$  initiates a new record operation from the beginning of the start address, regardless of any current operation in progress.

**6. Record a message, partially filling the address space.**

A record operation need not fill the entire message space. Releasing the  $\overline{\text{REC}}$  signal HIGH before filling the message space causes the recording to stop and an end-of-message marker to be placed. The device powers down automatically.

**7. Play back a message, partially filling the address space.**

Pulling the  $\overline{\text{PLAYE}}$  or  $\overline{\text{PLAYL}}$  signal LOW initiates a playback cycle which is then completed when the end-of-message marker is encountered. Playback ceases and the device powers down.

**8.  $\overline{\text{RECLEd}}$  operation.**

The  $\overline{\text{RECLEd}}$  output pin provides an active-LOW signal which can be used to drive an LED as a "record in progress" indicator. It returns to a HIGH state when the  $\overline{\text{REC}}$  pin is released HIGH or when the recording is completed due to the message space being filled.

**IC PARAMETERS (ISD1200/1400 SERIES – PACKAGED)**Operating Conditions:  $T_A = 0^\circ$  to  $70^\circ$  C,  $V_{CC} = 4.5$  V to  $6.5$  V <sup>(1)</sup>,  $V_{SS} = 0$  V <sup>(2)</sup>; unless otherwise noted

Symbol	Characteristic	Min	Typ <sup>(3)</sup>	Max	Units	Conditions
THD	Total Harmonic Distortion		1		%	@ 1 KHz
T <sub>LED1</sub>	RECLE $\bar{D}$ ON Delay		5		$\mu$ sec	
T <sub>LED2</sub>	RECLE $\bar{D}$ OFF Delay		48.6		msec	
T <sub>S</sub>	A3 Loop Setup Time	300			nsec	
T <sub>HI</sub>	A3 Loop I Hold Time	0			nsec	
T <sub>RPUD</sub>	Record Power-Up Delay		32		msec	
T <sub>RPDD</sub>	Record Power-Down Delay		32		msec	
T <sub>PPUD</sub>	Play Power-Up Delay		32		msec	
T <sub>PPDD</sub>	Play Power-Down Delay		8.1		msec	
P <sub>OUT</sub>	Speaker Output Power		12.2		mW	R <sub>EXT</sub> = 16 $\Omega$
V <sub>OUT</sub>	Voltage Across Speaker Pins		1.25	2.5	V p-p	R <sub>EXT</sub> = 600 $\Omega$
V <sub>IN1</sub>	MIC Input Voltage			20	mV	Peak-to-Peak <sup>(4)</sup>
V <sub>IN2</sub>	ANA IN Input Voltage			50	mV	Peak-to-Peak

**AC PARAMETERS**

Symbol	Characteristic	ISD-1210	ISD-1212	ISD-1416	ISD-1420	Units	Conditions
F <sub>S</sub>	Sampling Frequency (max)	6.4	5.3	8	6.4	KHz	Internal Oscillator
BW	Bandwidth (max)	2.7	2.3	3.4	2.7	KHz	3 dB Roll-Off Point <sup>(5)</sup>
T <sub>RPW</sub>	Record Pulse Width (max)	10	12	16	20	sec.	
T <sub>PLAY</sub>	Playback Duration (min)	10	12	16	20	sec.	
T <sub>LED2</sub>	RECLE $\bar{D}$ OFF Delay	48.6	58.3	38.9	48.6	msec	<sup>(6)</sup>
T <sub>RPUD</sub>	Rec. Power-Up Delay	32	39	26	32	msec	<sup>(6)</sup>
T <sub>RPDD</sub>	Rec. Power-Down Delay	32	39	26	32	msec	<sup>(6)</sup>
T <sub>PPUD</sub>	Play Power-Up Delay	32	39	26	32	msec	<sup>(6)</sup>
T <sub>PPDD</sub>	Play Power-Down Delay	8.1	9.7	6.5	8.1	msec	<sup>(6)</sup>

Notes: 1.  $V_{CC} = V_{CCA} = V_{CCD}$ .2.  $V_{SS} = V_{SSA} = V_{SSD}$ .3. Typical values @  $T_A = 25^\circ$  C, 5.0 V, and 6.2 KHz sample rate.4. With 12 K $\Omega$  series resistor at ANAIN.

5. Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions).

6. Typical values @  $T_A = 25^\circ$  C and 5.0 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**APPLICATIONS NOTE**

Some users may experience an unexpected recording taking place when their circuit is powered up, or the batteries are changed and  $V_{CC}$  rises faster than REC. This undesired recording prevents playback of the previously recorded message. A spurious End Of Message (EOM) marker appears at the very beginning of the memory, preventing access to the original message, and nothing is played.

To prevent this occurrence, place a capacitor (approx.  $0.001 \mu\text{F}$ ) between the control pin ( $\overline{\text{REC}}$ ) and  $V_{CC}$ . This pulls

the control pin voltage up with  $V_{CC}$  as it rises. Once the voltage is HIGH, the pull-up device will keep the pin HIGH until intentionally pulled LOW, preventing the false EOM marker.

Since this anomaly is dependent upon factors such as the capacitance of the user's printed circuit board, not all circuit designs will exhibit the spurious marker. It is recommended, however, that the capacitor is included for design reliability. A more detailed explanation and resolution of this occurrence is described in the ISD Application Notes and Design Manual.

**ABSOLUTE MAXIMUM RATINGS (ISD1200/1400 SERIES - PACKAGED)**

Condition	Value
Temperature under bias	-65° C to +125° C
Storage temperature range	-65° C to +150° C
Voltage applied to any pin	( $V_{SS} - 0.3 \text{ V}$ ) to ( $V_{CC} + 0.3 \text{ V}$ )
Voltage applied to any pin (Input current limited to $\pm 20 \text{ mA}$ )	( $V_{SS} - 1.0 \text{ V}$ ) to ( $V_{CC} + 1.0 \text{ V}$ )
Lead temperature (soldering - 10 seconds)	300° C
$V_{CC} - V_{SS}$	-0.3 V to +7.0 V

Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability.

**DC PARAMETERS (ISD1200/1400 SERIES - PACKAGED)**

Operating Conditions:  $T_A = 0^\circ$  to  $70^\circ \text{ C}$ ,  $V_{CC} = 4.5 \text{ V}$  to  $6.5 \text{ V}$  <sup>(1)</sup>,  $V_{SS} = 0 \text{ V}$  <sup>(2)</sup>; unless otherwise noted.

Symbol	Parameters	Min	Typ <sup>(3)</sup>	Max	Units	Conditions
$V_{IL}$	Input Low Voltage			0.8	V	
$V_{IH}$	Input High Voltage	2.4			V	
$V_{OL}$	Output Low Voltage			0.4	V	$I_{OL} = 4.0 \text{ mA}$
$V_{OH}$	Output High Voltage	2.4			V	$I_{OH} = -1.6 \text{ mA}$
$I_{CC}$	$V_{CC}$ Current @ 5.5 V (Operating)		15	30	mA	$V_{CC} = 5.5 \text{ V}$ , $R_{EXT} = \infty$ <sup>(4)</sup>
$I_{CC}$	$V_{CC}$ Current @ 6.5 V (Operating)		15	35	mA	$V_{CC} = 6.5 \text{ V}$ , $R_{EXT} = \infty$ <sup>(4)</sup>
$I_{SB}$	$V_{CC}$ Current (Standby)		0.5	10	$\mu\text{A}$	<sup>(4)</sup> <sup>(5)</sup>
$I_{IL}$	Input Leakage Current			$\pm 1$	$\mu\text{A}$	<sup>(4)</sup> <sup>(5)</sup>
$I_{ILPD}$	Input Current HIGH w/Pull Down			130	$\mu\text{A}$	Force $V_{CC}$ <sup>(6)</sup> <sup>(7)</sup>
$R_{EXT}$	Output Load Impedance	16			$\Omega$	Speaker Load
$R_{MIC}$	Preamp In Input Resistance		10		$\text{K}\Omega$	Pins 17, 18
$R_{ANA \text{ In}}$	Ana In Input Resistance		3		$\text{K}\Omega$	
$A_{PRE1}$	Preamp Gain 1		24		dB	AGC = 0.0 V
$A_{PRE2}$	Preamp Gain 2		-45	-15	dB	AGC = 2.5 V
$A_{ARP}$	Ana In to SP+/-		22		dB	
$R_{AGC}$	AGC Output Resistance		5		$\text{K}\Omega$	
$I_{PREH}$	Preamp Out Source		-2		mA	@ $V_{OUT} = 1.0 \text{ V}$
$I_{PREL}$	Preamp In Sink		0.5		mA	@ $V_{OUT} = 2.0 \text{ V}$

Notes: 1.  $V_{CC} = V_{CCA} = V_{CCD}$ .

2.  $V_{SS} = V_{SSA} = V_{SSD}$ .

3. Typical values @  $T_A = 25^\circ \text{ C}$  and 5.0 V.

4.  $V_{CCA}$  and  $V_{CCD}$  connected together.

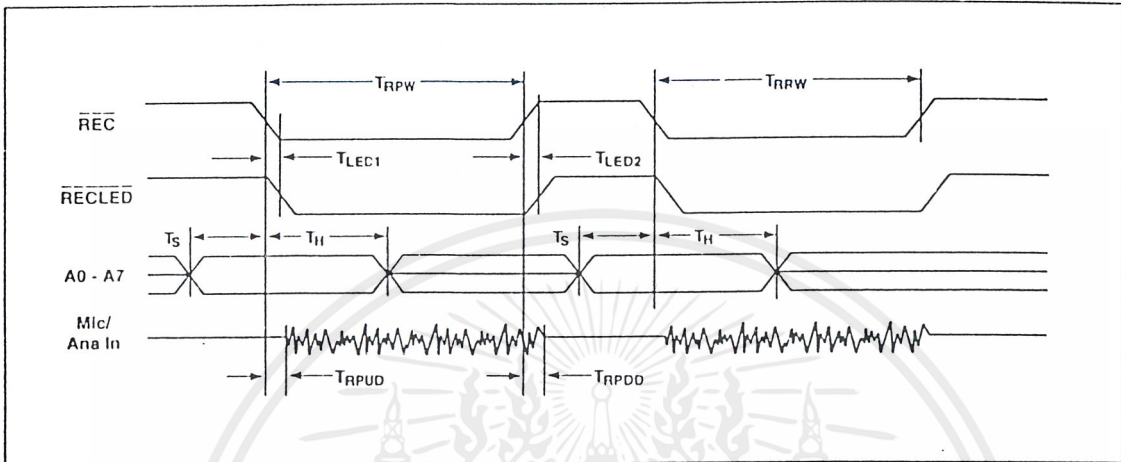
5.  $\overline{\text{REC}}$ ,  $\overline{\text{PLAYL}}$ , and  $\overline{\text{PLAYE}}$  must be  $V_{CCD}$ .

6. Pin 26.

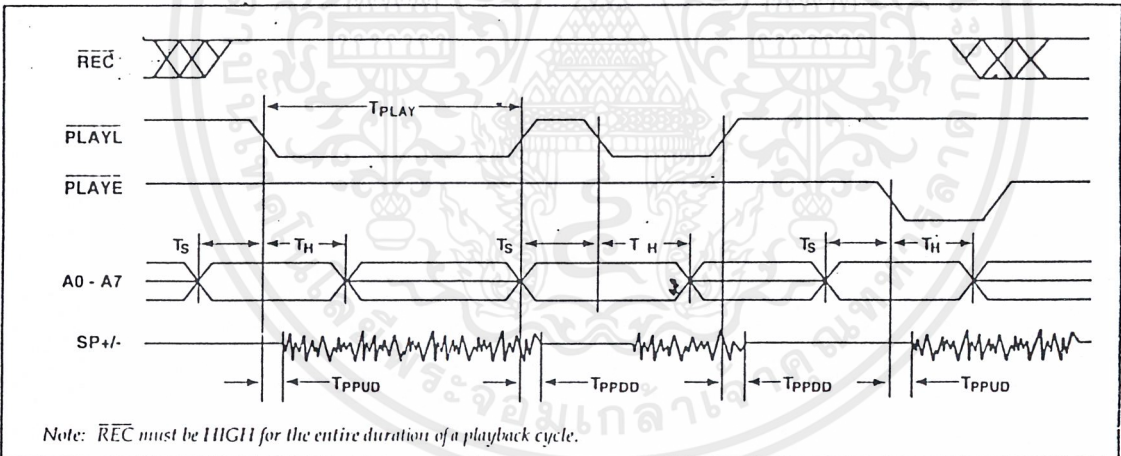
7. Applies only to ISD1200 and ISD1400 future version (see page 13).

**TIMING DIAGRAMS (ISD1200/1400 SERIES - PACKAGED)**

**RECORD**



**PLAYBACK**



**AC PARAMETERS (ISD1200X/1400X SERIES - UNPACKAGED DIE)**Operating Conditions:  $T_A = 0^\circ$  to  $50^\circ$  C (ambient),  $V_{CC} = 4.5$  V to  $6.5$  V <sup>(1)</sup>,  $V_{SS} = 0$  V <sup>(2)</sup>; unless otherwise noted

Symbol	Characteristic	Min	Typ <sup>(3)</sup>	Max	Units	Conditions
THD	Total Harmonic Distortion		1		%	@ 1 KHz
T <sub>LED1</sub>	RECLE <sub>D</sub> ON Delay		5		µsec	
T <sub>LED2</sub>	RECLE <sub>D</sub> OFF Delay		48.6		msec	
T <sub>S</sub>	A3 Loop Setup Time	300			msec	
T <sub>H</sub>	A3 Loop Hold Time	0			msec	
T <sub>RPUD</sub>	Record Power-Up Delay		32		msec	
T <sub>RPDD</sub>	Record Power-Down Delay		32		msec	
T <sub>PPUD</sub>	Play Power-Up Delay		32		msec	
T <sub>PPDD</sub>	Play Power-Down Delay		8.1		msec	
P <sub>OUT</sub>	Speaker Output Power		12.2		mW	R <sub>EXT</sub> = 16 Ω
V <sub>OUT</sub>	Voltage Across Speaker Pins		1.25	2.5	V p-p	R <sub>EXT</sub> = 600 Ω
V <sub>IN1</sub>	MIC Input Voltage			20	mV	Peak-to-Peak <sup>(4)</sup>
V <sub>IN2</sub>	ANA IN Input Voltage			50	mV	Peak-to-Peak

**AC PARAMETERS**

Symbol	Characteristic	ISD-1210	ISD-1212	ISD-1416	ISD-1420	Units	Conditions
F <sub>S</sub>	Sampling Frequency (max)	6.4	5.3	8	6.4	KHz	Internal Oscillator
BW	Bandwidth (max)	2.7	2.3	3.4	2.7	KHz	3 dB Roll-Off Point <sup>(5)</sup>
T <sub>RPW</sub>	Record Pulse Width (max)	10	12	16	20	sec.	
T <sub>PLAY</sub>	Playback Duration (min)	10	12	16	20	sec.	
T <sub>LED2</sub>	RECLE <sub>D</sub> OFF Delay	48.6	58.3	38.9	48.6	msec	<sup>(6)</sup>
T <sub>RPUD</sub>	Rec. Power-Up Delay	32	39	26	32	msec	<sup>(6)</sup>
T <sub>RPDD</sub>	Rec. Power-Down Delay	32	39	26	32	msec	<sup>(6)</sup>
T <sub>PPUD</sub>	Play Power-Up Delay	32	39	26	32	msec	<sup>(6)</sup>
T <sub>PPDD</sub>	Play Power-Down Delay	8.1	9.7	6.5	8.1	msec	<sup>(6)</sup>

Notes: 1.  $V_{CC} = V_{CCA} = V_{CCD}$ .2.  $V_{SS} = V_{SSA} = V_{SSD}$ .3. Typical values @  $T_A = 25^\circ$  C, 5.0 V, and 6.2 KHz sample rate.

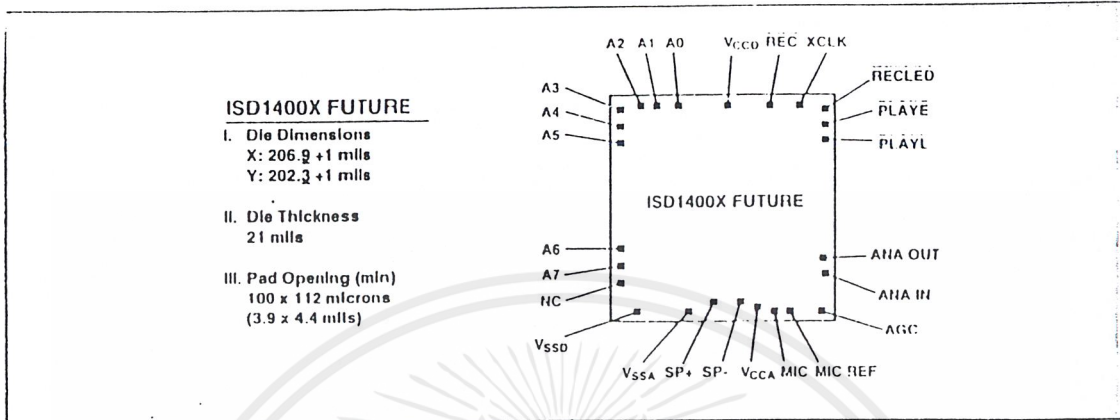
4. With 12 KΩ series resistor at ANA IN.

5. Low-frequency cutoff depends upon value of external capacitors (see Pin Descriptions).

6. Typical values @  $T_A = 25^\circ$  C and 5.0 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ISD1400X FUTURE DIE BONDING PHYSICAL LAYOUT



ISD1400X FUTURE PIN/PAD DESIGNATIONS, WITH RESPECT TO DIE CENTER (µm)

Pin	Pin Name	X Axis	Y Axis	Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1332.5	1973.8	VCCA	VCC Analog Power Supply	779.5	-1936.2
A1	Address 1	-1628.9	1973.8	MIC	Microphone Input	991.5	-1973.8
A2	Address 2	-1808.9	1973.8	MIC REF	Microphone Reference	1168.7	-1973.8
A3	Address 3	-2014.1	1910.2	AGC	Automatic Gain Control	1977.9	-1910.6
A4	Address 4	-2014.1	1722.6	ANA IN	Analog Input	2005.1	-1580.2
A5	Address 5	-2014.1	1519.8	ANA OUT	Analog Output	1990.7	-1379
A6	Address 6	-2014.1	-1214.6	PLAYL	Level-Activated Playback	2013.9	1608.6
A7	Address 7	-2014.1	-1399.8	PLAYE	Edge-Activated Playback	2013.9	1777
NC	No Connect	-2014.1	-1745.4	RECLEO	Record LED Output	2011.9	1971.8
VSSD	VSS Digital Power Supply	-1894.1	-1971.8	XCLK	No Connect (optional)	1580.7	1973.8
VSSA	VSS Analog Power Supply	-358.1	-1971.8	REC	Record	752.3	1973.8
SP+	Speaker Output +	-17.7	-1896.6	VCCD	VCC Digital Power Supply	-48.5	1929.4
SP-	Speaker Output -	411.9	-1896.6				

Note: Die dimensions and pin/pad positions may be subject to change. Please contact ISD Sales Offices or Representatives to verify current or future specifications.