

การแปลงพลังงานแสงอาทิตย์ด้วยระบบติดตามอัตโนมัติ  
AUTO SOLAR TRACKING FOR ENERGY CONVERSION



โดย  
นาย ธิติศาสตร์ ศรีสวัสดิ์  
นาย ปิยะวัฒน์ สายคำวัง

เลขหน้.....  
เลขทะเบียน 42453  
วัน, เดือน, ปี 23 พ.ศ. 2545

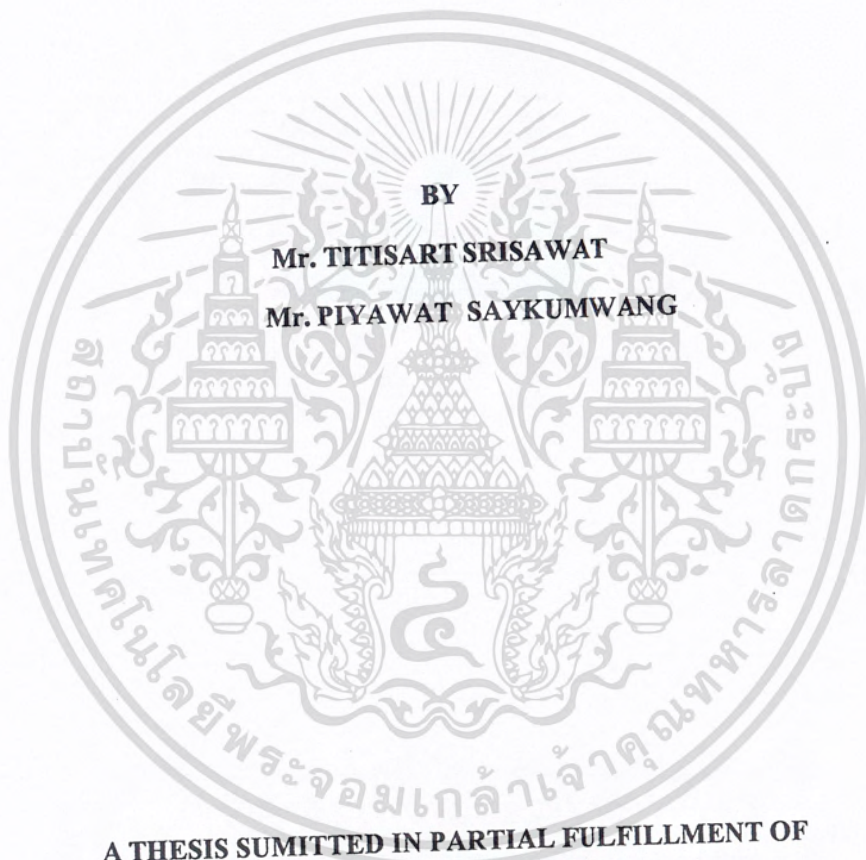
.b.....  
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต  
ภาควิชาเทคนิคอุตสาหกรรม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

611203077

**AUTO SOLAR TRACKING FOR ENERGY CONVERSION**



**A THESIS SUMMITTED IN PARTIAL FULFILLMENT OF  
THE REQUIREMENT FOR THE DEGREE OF  
BACHELOR IN DEPARTMENT OF INDUSTRIAL TECHNOLOGY  
FACULTY OF ENGINEERING  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2000**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



การแปลงพลังงานแสงอาทิตย์ด้วยระบบติดตามอัตโนมัติ  
 AUTO SOLAR TRACKING FOR ENERGY CONVERSION

โดย นาย ธิติศาสตร์ ศรีสวัสดิ์ NO. 42015476  
 นาย ปิยะวัฒน์ สายคำวัง NO. 42015480  
 อาจารย์ที่ปรึกษา รศ. ชวลิต เบญจางคประเสริฐ  
 ระดับการศึกษา ปริญญาตรีอุตสาหกรรมศาสตรบัณฑิต  
 สาขาเทคโนโลยีอิเล็กทรอนิกส์  
 ภาควิชาเทคนิคอุตสาหกรรม  
 ปีการศึกษา 2543

**บทคัดย่อ**

ปัจจุบันมีการพัฒนาเทคโนโลยีเกี่ยวกับแผงโซลาร์เซลล์ และมีการนำมาใช้งานในการเปลี่ยนพลังงานแสงอาทิตย์ให้เป็นพลังงานไฟฟ้าเพื่อใช้เป็นพลังงานสำรองอย่างกว้างขวาง แต่ประสิทธิภาพในการรับแสงของแผงโซลาร์เซลล์ในแต่ละช่วงเวลายังไม่ดีพอ ดังนั้นผู้จัดทำจึงคิดที่จะทำการปรับปรุงการรับแสงของแผงโซลาร์เซลล์ โดยทำการควบคุมให้แผงโซลาร์เซลล์เคลื่อนตามดวงอาทิตย์หรือจุดที่มีความเข้มแสงมากที่สุด ในขณะนั้น ในลักษณะตั้งฉาก เพื่อให้สามารถทำงานได้อย่างเต็มประสิทธิภาพและดีกว่าที่มีอยู่เดิม

## AUTO SOLAR TRACKING FOR ENERGY CONVERSION

**BY** TITISART SRISAWAT NO. 42015476  
 PIYAWAT SAYKUMWANG NO. 42015480  
**ADVISER** Associate Professor CHAWALIT BENJANGKAPRASERT  
**GRADUATE LEVEL** Bachelor' degree of industrial technology electronics  
**DEPARTMENT** Industrial Technology  
**ACADEMIC YEAR** 2000

---

### ABSTRACT

Solar energy is one of the alternative energy for the widely use energy and solar-cell which change the solar energy to electrical power is one of the promising media.

A solar-cell panel must get the light ray perpendicularly to itself in order to get a maximum efficiency. Auto solar tracking is a control equipment for this purpose. D.C. motor and two gearboxes are used in the Auto Solar Tracking in order to control rotate direction both in East-West and North-South direction. Electric power from the solar-cell panel is used to charge batteries and sent power to the D.C. motor. Some restriction in the mechanic system need further improve.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลงด้วยความเรียบร้อยด้วยการได้รับความสนับสนุนและให้คำปรึกษาจากหลายฝ่าย ฉะนั้นผู้จัดทำจึงขอขอบพระคุณท่าน รศ.ชวลิต เบญจางคประเสริฐ ที่กรุณาให้คำปรึกษาเกี่ยวกับโครงการ รวมทั้งได้ชี้แนะ หลักการ แนวทาง และความรู้ต่างๆ ที่เป็นประโยชน์อย่างยิ่งสำหรับโครงการนี้พร้อมทั้งขอขอบพระคุณอาจารย์ทุกท่าน และบุคคลที่มีส่วนเกี่ยวข้องที่ได้ให้คำแนะนำปรึกษาในด้านต่าง ๆ เป็นอย่างดี

คณะผู้จัดทำ

23 มีนาคม 2544



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค

## บทที่ 1 พลังงานแสงอาทิตย์

1.1 ทฤษฎีเกี่ยวกับดวงอาทิตย์	1
1.2 พลังงานแสงอาทิตย์ที่แผ่รังสีมายังโลก	2
1.3 ผลกระทบของบรรยากาศโลกต่อการแผ่รังสีแสงอาทิตย์	5
1.4 พลังงานแสงอาทิตย์บนพื้นโลก	7
1.5 พลังงานรังสีตรงและพลังงานรังสีกระจาย	12
1.6 ตำแหน่งของดวงอาทิตย์	12
1.7 พลังงานแสงอาทิตย์บนระนาบระดับและบนระนาบเอียง	19

## บทที่ 2 เซลล์แสงอาทิตย์

2.1 ทฤษฎีเซลล์แสงอาทิตย์	21
2.2 โครงสร้างและคุณสมบัติของเซลล์แสงอาทิตย์	22
2.3 การต่อเซลล์แสงอาทิตย์	29
2.4 ข้อจำกัดบางประการของการต่อเซลล์ในแผงเซลล์แสงอาทิตย์	39
2.5 การเสื่อมสภาพของแผงเซลล์แสงอาทิตย์	40
2.6 อายุการใช้งานของเซลล์แสงอาทิตย์	41

## บทที่ 3 ไมโครคอนโทรลเลอร์ 8051

3.1 ฮาร์ดแวร์ของ ไมโครคอนโทรลเลอร์ 8051	42
3.2 ขาอินพุต,เอาต์พุต พอร์ตต่างๆและวงจร	52
3.3 ความจำภายนอก	57
3.4 เคาน์เตอร์และ ไทม์เมอร์	59
3.5 อินพุต เอาท์พุต ข้อมูลอนุกรม	64

เอกสารนี้เป็น 3.6 อินเทอร์รัพท์ สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ(ต่อ)

### บทที่ 4 ลักษณะโครงการ

4.1 บทนำและการออกแบบระบบเซลล์แสงอาทิตย์	76
4.2 ทฤษฎีพื้นฐาน	76
4.3 หลักการออกแบบ	84
4.4 วงจรขับเคลื่อนแผงโซลาร์เซลล์	89

### บทที่ 5 ผลการทดลอง

5.1 ผลการทดลอง	99
5.2 ปัญหาและแนวทางการแก้ไข	100
5.3 สรุปผลการทดลอง	100
5.4 ภาพถ่ายโครงการ	101

### เอกสารอ้างอิง

#### ภาคผนวก ก.

รายการอุปกรณ์	106
โปรแกรมควบคุมการขับเคลื่อนแผงโซลาร์เซลล์	107
DATA SHEET	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญรูป

บทที่ 1	หน้า
รูปที่ 1.1 โครงสร้างของดวงอาทิตย์	2
รูปที่ 1.2 แสดงสเปกตรัมของการรับอาบรังสีแสงอาทิตย์(Solar Spectral Irradiance)	3
รูปที่ 1.3 แสดงสเปกตรัมคลื่นแม่เหล็กไฟฟ้า	4
รูปที่ 1.4 การกระจายของรังสีจากดวงอาทิตย์	4
รูปที่ 1.5 แสดงสเปกตรัมสุริยนอกชั้นบรรยากาศและที่ระดับพื้นดิน	6
รูปที่ 1.6 คำจำกัดความของ “แอร์แมส”(Air)	8
รูปที่ 1.7 ค่ารายวันเฉลี่ยของรังสีรวมบนพื้นระดับในเดือนมกราคม	9
รูปที่ 1.8 ค่ารายวันเฉลี่ยของรังสีรวมบนพื้นระดับในเดือนเมษายน	10
รูปที่ 1.9 ค่ารายวันเฉลี่ยของรังสีรวมบนพื้นระดับในเดือนกรกฎาคม	11
รูปที่ 1.10 การกระจายพลังงานแสงอาทิตย์ที่แอร์แมส(Air Mass)ต่างๆ	12
รูปที่ 1.11 แสดงการ โคจรของโลกรอบดวงอาทิตย์	13
รูปที่ 1.12 มุมแอสซิมุม(Azimuth Angle)และมุมอัลติจูด(Altitude Angle)ของดวงอาทิตย์	13
รูปที่ 1.13 การเปลี่ยนฤดูกาล	14
รูปที่ 1.14(ก) การเคลื่อนที่ของโลกที่อิควินอกซ์ แสดงเซนิทของจุด(23.5°)คอนเทียง	15
รูปที่ 1.14(ข) การเคลื่อนที่ปรากฏของดวงอาทิตย์ที่อิควินอกซ์ที่เส้นรุ้งต่างๆ	16
รูปที่ 1.14(ค) การเคลื่อนที่ของโลกของ โซลสติซส์ฤดูหนาว(Winter Solstice)	16
รูปที่ 1.14(ง) การเคลื่อนที่ของโลกของดวงอาทิตย์ที่เส้นรุ้งต่างๆกัน	17
รูปที่ 1.14(จ) การเคลื่อนที่ของโลกที่ โซลสติซส์ฤดูร้อน(Summer Solstice)	17
รูปที่ 1.14(ฉ) การเคลื่อนที่ของโลกของดวงอาทิตย์ที่เส้นรุ้งต่างๆกัน	18
รูปที่ 1.15 การเคลื่อนที่ปรากฏประจำวันของดวงอาทิตย์ที่เส้นรุ้ง $\varphi^{\circ} N$ ในโซลสติซส์ฤดูร้อนและฤดูหนาวและอิควินอกซ์	18
รูปที่ 1.16 ภาพด้านข้างและด้านบนของการเคลื่อนที่ของโลกของดวงอาทิตย์ สำหรับจุดสังเกตการณ์ที่เส้นรุ้ง $\varphi^{\circ} N$	19
รูปที่ 1.17 พลังงานแสงอาทิตย์บนระนาบระดับและระนาบเอียง	20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

	หน้า
บทที่ 2	
รูปที่ 2.1 แสดงการทำงานของเซลล์แสงอาทิตย์	22
รูปที่ 2.2 โครงสร้างของเซลล์แสงอาทิตย์ที่ทำจากซิลิกอน	22
รูปที่ 2.3 แผงภาพแถบพลังงานของรอยต่อเอ็น-พี(N-P) เมื่อมีโฟตอนที่มีพลังงาน $h\nu$ ตกกระทบแสดงการกระตุ้นอิเล็กตรอนและการเคลื่อนที่ของพาหะ	23
รูปที่ 2.4 แผนภาพแสดงการดูดกลืนโฟตอนภายในเซลล์	24
รูปที่ 2.5 สเปกตรัมของรังสีแสงอาทิตย์ที่ระดับน้ำทะเล ดวงอาทิตย์อยู่ที่ Zenith(Zenith) อากาศแจ่มใส บางส่วนของสเปกตรัมที่เหมาะสมกับสารกึ่งตัวนำบางตัว	24
รูปที่ 2.6 ส.ป.ส การดูดกลืนของสารกึ่งตัวนำบางตัว	25
รูปที่ 2.7 วงจรพื้นฐานของเซลล์แสงอาทิตย์	26
รูปที่ 2.8 ความสัมพันธ์ระหว่างกระแสและแรงดัน	27
รูปที่ 2.9 การต่อเซลล์แสงอาทิตย์แบบขนานและแบบอนุกรม	30
รูปที่ 2.10 การต่อเซลล์แสงอาทิตย์แบบอนุกรม/ขนาน(ก)มอดูล (ข)วงจรกึ่ง	30
รูปที่ 2.11 (ก)เซลล์ฯ ต่อขนาน/อนุกรม (ข)การไบอัสตรงของเซลล์ฯ เจาบัง 1 ตัว ใน 1 แถว ในแนวขนาน(ค)วงจรสมมูลย์ของเซลล์ฯต่อขนานในแนวแถวเดี่ยว	31
รูปที่ 2.12 การไบอัสกลับของเซลล์แสงอาทิตย์ 1 ตัวที่อยู่ในสตริง	33
รูปที่ 2.13 เซลล์ฯเดี่ยวต่ออนุกรมพร้อมด้วยไดโอดเบี่ยง	34
รูปที่ 2.14 รูปแบบการจัดต่อเซลล์ฯเป็นมอดูลหรือ สตริง	35
รูปที่ 2.15 การต่อเซลล์อนุกรม/ขนานแต่ละสตริง(String)มีไดโอดกีดกันอนุกรมอยู่	36
รูปที่ 2.16 กราฟลักษณะเฉพาะสำหรับเซลล์ต่ออย่างอนุกรม/ขนาน ในกรณีทุกตัวเหมือนกันทุกประการ	37
รูปที่ 2.17 เซลล์ไม่คู่ควรกันต่ออนุกรมเกิดปัญหาการสูญเสียกำลังจำลองโดยใช้การกระจายสุ่มของ	38
รูปที่ 2.18 ผลของการต่อเซลล์ฯแบบอนุกรม/ขนานที่มีการต่อมอดูลซึ่งมีเซลล์ฯชำรุด 1 ตัว	38
รูปที่ 2.19 กราฟลักษณะเฉพาะ I-V สำหรับกรณีเซลล์ฯชำรุด 1 ตัวและมีไดโอดเบี่ยง	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป(ต่อ)

	หน้าที่
บทที่ 3	
รูปที่ 3.1 แสดงบล็อกไดอะแกรม 8051	43
รูปที่ 3.2 แนวคิดการโปรแกรม 8051	44
รูปที่ 3.3 แสดงการกำหนดขา DIP ของ 8051	45
รูปที่ 3.4 แสดงวงจรออสซิลเลเตอร์ และเวลา	46
รูปที่ 3.5 แสดงรีจิสเตอร์ PSW	48
รูปที่ 3.6 แสดงหน่วยย่อยต่างๆ ของแรมภายใน	50
รูปที่ 3.7 แสดงการทำงานของสแตค	50
รูปที่ 3.8 แสดงวงจรพอร์ตอิน	56
รูปที่ 3.9 แสดงการต่อหน่วยความจำภายนอก	58
รูปที่ 3.10 แสดงเวลาเข้าถึงหน่วยความจำภายนอก	58
รูปที่ 3.11 (ก) แสดงการกำหนดคิพในรีจิสเตอร์ของ TCON	60
รูปที่ 3.11 (ข) แสดงการกำหนดคิพในรีจิสเตอร์ของ TMOD	61
รูปที่ 3.12 แสดงลอจิกควบคุมของไทเมอร์ และ เคาท์เตอร์	61
รูปที่ 3.13 แสดงการทำงานในโหมดไทเมอร์ 1 และ 0	62
รูปที่ 3.14 (ก) แสดงการกำหนดคิพในรีจิสเตอร์ของ SCON	64
รูปที่ 3.14(ข) แสดงการกำหนดคิพในรีจิสเตอร์ของ PCON	65
รูปที่ 3.15 แสดงเวลาของการส่งข้อมูลในรีจิสเตอร์ เลื่อนข้อมูล โหมด 0	66
รูปที่ 3.16 แสดงรูปแบบเวิร์ดข้อมูล –URAT มาตรฐาน	67
รูป3.17 แสดงรูปแบบเวิร์ดข้อมูลในโหมดมัลติโปรเซสเซอร์	68
รูปที่ 3.18 (ก) แสดงการกำหนดคิพในรีจิสเตอร์ของ IE	70
รูปที่ 3.18 (ข) แสดงการกำหนดคิพในรีจิสเตอร์ของ IP	71

## สารบัญรูป(ต่อ)

บทที่ 4	หน้าที่
รูปที่ 4.1 บล็อกไดอะแกรมของระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบปิด	77
รูปที่ 4.2 การเปรียบเทียบทิศทางโดยการบังให้เกิดเงา	78
รูปที่ 4.3 บล็อกไดอะแกรมของระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบเปิด	81
รูปที่ 4.4 แสดงบล็อกไดอะแกรมการทำงานของงานของการเลือกหาตำแหน่งของแผงเซลล์	83
รูปที่ 4.5 แสดงความแตกต่างที่มุมตกกระทบต่างๆ	84
รูปที่ 4.6 แสดงความเข้มแสงที่ตกกระทบ โซลาร์เซลล์ของตัวเซนเซอร์	85
รูปที่ 4.7 แสดงวงจรขับเคลื่อนมอเตอร์	89
รูปที่ 4.8 แสดงวงจรควบคุมการเคลื่อนที่โดยใช้ไมโครคอนโทรลเลอร์	90
รูปที่ 4.9 แสดงวงจรทวีแรงดัน	91
รูปที่ 4.10 แสดงวงจรประจุแบตเตอรี่	92
รูปที่ 4.11 แสดงวงจรพิมพ์(PCB)วงจรขับเคลื่อนมอเตอร์	93
รูปที่ 4.12 แสดงวงจรพิมพ์(PCB)วงจรควบคุมการเคลื่อนที่โดยใช้ไมโครคอนโทรลเลอร์	94
รูปที่ 4.13 แสดงวงจรพิมพ์(PCB)วงจรทวีแรงดัน	95
รูปที่ 4.14 แสดงการวางอุปกรณ์วงจรขับเคลื่อนมอเตอร์	96
รูปที่ 4.15 แสดงการวางอุปกรณ์วงจรขับเคลื่อนโดยใช้ไมโครคอนโทรลเลอร์	97
รูปที่ 4.15 แสดงการวางอุปกรณ์วงจรทวีแรงดัน	98
<b>บทที่ 5</b>	
ภาพถ่ายโครงการ	
ภาพโครงการที่ประกอบสำเร็จเพื่อพร้อมนำไปใช้งาน	101
ภาพการเชื่อมต่อเซลล์	103
ภาพด้านหน้าของกล่องชุดควบคุม	104
ภาพด้านหลังของกล่องชุดควบคุม	105

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1

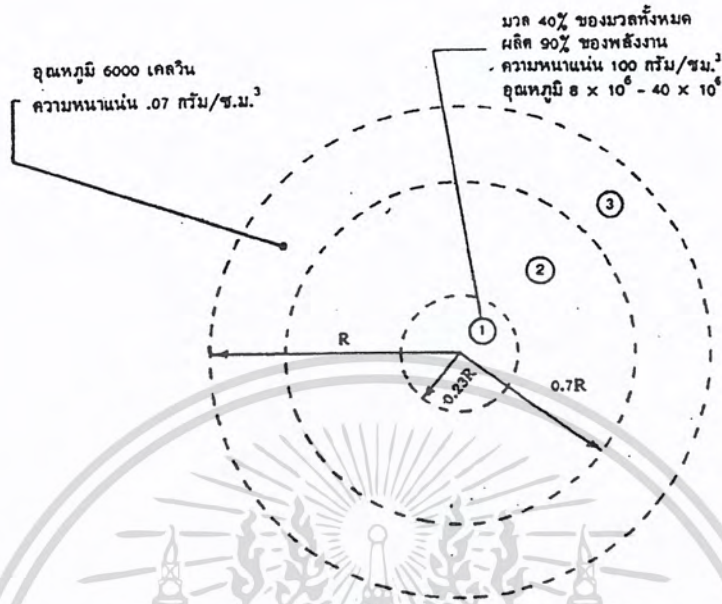
# พลังงานแสงอาทิตย์

### 1.1 ทฤษฎีเกี่ยวกับดวงอาทิตย์

#### 1.1.1 โครงสร้างของดวงอาทิตย์

ดวงอาทิตย์มีเส้นผ่าศูนย์กลางเท่ากับ  $1.39 \times 10^6$  กิโลเมตร มีมวลเท่ากับ  $1.99 \times 10^{30}$  กิโลกรัมและมีความหนาแน่นเฉลี่ยเท่ากับ 1410 กิโลกรัม/ลูกบาศก์เมตร ดวงอาทิตย์ประกอบด้วยธาตุไฮโดรเจน (Hydrogen) ในปริมาณ 75% ที่เหลือเป็นธาตุฮีเลียม (Helium) และธาตุหนักอื่น เช่น เหล็ก เพราะฉะนั้น ณ จุดใดๆบนพื้นโลกมองขึ้นไปยังดวงอาทิตย์จะเห็นดวงอาทิตย์ครอบคลุมขนาดไปประมาณครึ่งองศา และจากที่ทราบว่ามีโลกหมุนรอบตัวเองใช้เวลาประมาณ 24 ชั่วโมง ดังนั้นดวงอาทิตย์จะเคลื่อนตำแหน่งไป 1 องศา จะใช้เวลา 4 นาที

โครงสร้างของดวงอาทิตย์แบ่งออกได้เป็น 3 บริเวณ บริเวณแรกอยู่โดยรอบศูนย์กลางในรัศมี  $0.23R$  เมื่อ  $R$  คือรัศมีของดวงอาทิตย์มวลของส่วนนี้เท่ากับ 40% ของมวลทั้งหมด ซึ่งทำให้มีความหนาแน่นมวลประมาณ 100 เท่าของความหนาแน่นของน้ำ และมีอุณหภูมิอยู่ในช่วง  $8 \times 10^6$  ถึง  $40 \times 10^6$  องศาเคลวิน (Kelvin) อะตอมของธาตุไฮโดรเจน (Hydrogen) จะรวมกัน หรือหลอมเข้าด้วยกันเป็นธาตุฮีเลียม (Helium) ซึ่งหนักกว่า แต่โดยที่มวลของธาตุไฮโดรเจน (Hydrogen) ที่รวมกันหนักกว่ามวลของฮีเลียม (Helium) นิวเคลียสจึงมีมวลส่วนหนึ่งหายไป มวลจำนวนนี้เปลี่ยนเป็นพลังงานปริมาณมหาศาลถ่ายเทออกสู่ผิววนอกของดวงอาทิตย์ บริเวณที่สองอยู่ถัดจากบริเวณแรกออกมาถึงตำแหน่ง  $0.7R$  ความหนาแน่นมวลและอุณหภูมิลดลงพลังงานซึ่งผลิตจากบริเวณที่หนึ่งจะถ่ายเทผ่านบริเวณนี้ออกสู่ภายนอก บริเวณที่สามอยู่ถัดจากบริเวณที่สองถึงผิววนอกของดวงอาทิตย์ ความหนาแน่นมวลลดลงเหลือประมาณ 0.07 เท่าของความหนาแน่นมวลของน้ำ อุณหภูมิลดลงเหลือประมาณ 6000 องศาเคลวิน พลังงานที่ผลิตได้จากภายในและถ่ายเทมาที่บริเวณนี้จะแผ่รังสีออกไปโดยรอบ



รูปที่ 1.1 โครงสร้างของดวงอาทิตย์

## 1.2 พลังงานแสงอาทิตย์ที่แผ่รังสีมายังโลก

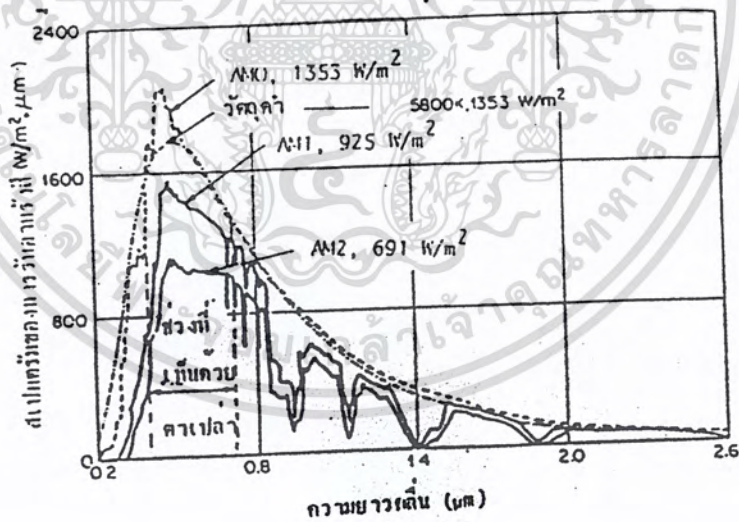
ดวงอาทิตย์เป็นแหล่งกำเนิดพลังงานที่สำคัญในระบบสุริยะจักรวาล พลังงานที่เกิดบนดวงอาทิตย์เป็นผลมาจากปฏิกิริยาเทอร์โมนิวเคลียร์ฟิวชัน (Thermonuclear Fusion) ของไฮโดรเจน (Hydrogen) 4 อะตอม (Atom) มาเป็นฮีเลียม (Helium) 1 อะตอม (Atom) มวลที่หายไปในการปฏิกิริยานี้กลายเป็นพลังงาน ตามสูตรของไอน์สไตน์คือ  $E = mc^2$  เป็นปฏิกิริยาที่เกิดขึ้นมาแล้ว 4.5 พันล้านปี และคาดว่ายังมีไฮโดรเจนเพียงพอที่จะเกิดปฏิกิริยานี้อีกประมาณ 4.5 พันล้านปี นับเป็นเวลานานหลายชั่วอายุของมนุษย์ ดังนั้นจึงมักได้ยินคำว่าอยู่เสมอว่า ดวงอาทิตย์เป็นแหล่งพลังงานที่จะมีให้ใช้ได้ตลอดไป ซึ่งดวงอาทิตย์เป็นกลุ่มก๊าซทรงกลมขนาดเส้นผ่าศูนย์กลางเท่ากับ  $1.39 \times 10^6$  กิโลเมตร อยู่ห่างจากโลกเฉลี่ย  $1.496 \times 10^8$  กิโลเมตร การแผ่รังสีที่ผิวดวงอาทิตย์สู่ชั้นบรรยากาศนอกโลกประมาณเทียบได้กับการแผ่รังสีของวัตถุดำ (Black Body) อุณหภูมิยังผลเป็น 5762 เคลวิน (Kelvin) สเปกตรัมของแสงอาทิตย์ที่วัดในอวกาศกับพื้นโลก โดยสเปกตรัมของแสงอาทิตย์ในอวกาศเรียกว่าเป็น สเปกตรัมแบบ AMO (Air Mass Zero) ส่วนสเปกตรัมบนพื้นโลกที่วัดที่เส้นศูนย์สูตรที่ระดับน้ำทะเลขณะที่ฟ้าแจ่มใสและดวงอาทิตย์อยู่เหนือหัวเรียกว่า สเปกตรัมแบบ AMI (Air Mass One) หากเป็นการวัดที่ตำแหน่งอื่นๆ สภาพอากาศที่สเปกตรัมที่ได้จะเป็นแบบ AM1, AM3 แล้วแต่ปริมาณและสภาพบรรยากาศที่แสงผ่านตลอดจนความยาวของทางผ่านของแสงอาทิตย์ ดวงอาทิตย์มีอัตราการปลดปล่อยกำลังงาน  $3.85 \times 10^{23}$  กิโลวัตต์ (Kilowatts) และบรรยากาศบริเวณผิวโลกได้รับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$1.725 \times 10^{14}$  กิโลวัตต์ (Kilowatts) เทียบเป็นพลังงานที่ได้รับใน 1 ปี คือ  $1.51 \times 10^{18}$  กิโลวัตต์ชั่วโมง

โลกโคจรรอบดวงอาทิตย์เป็นวงรี ระยะห่างระหว่างโลกและดวงอาทิตย์จะแปรอยู่ในช่วง  $1.5 \times 10^8$  กิโลเมตร  $\pm 1.7\%$  พลังงานแสงอาทิตย์ที่รับได้นอกบรรยากาศที่ระยะห่างดังกล่าวมีค่าสูงสุดเท่ากับ 1400 วัตต์/ตารางเมตร ในช่วงเดือนธันวาคมและเดือนมกราคม และมีค่าต่ำสุดเท่ากับ 1305 วัตต์/ตารางเมตร ในช่วงเดือนมิถุนายนและเดือนกรกฎาคม โดยเฉลี่ยแล้วพลังงานแสงอาทิตย์ที่รับได้รายปีเท่ากับ 1353 วัตต์/ตารางเมตร

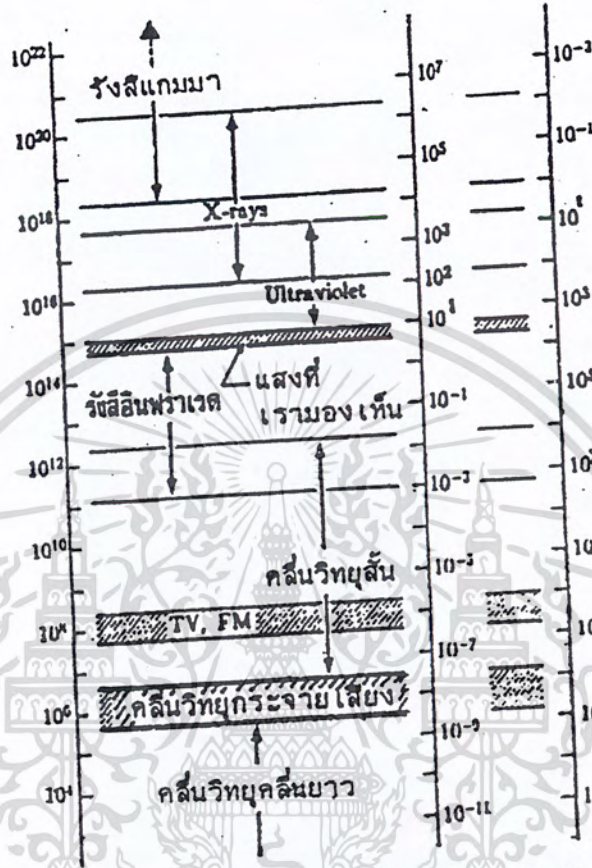
พลังงานแสงอาทิตย์ที่ส่งเข้ามาถึงบรรยากาศของโลกเรานั้นอยู่ในรูปของพลังงานรังสี (Radiant Energy) ประกอบด้วยรังสีทุกรูปแบบ เช่น คลื่นวิทยุ ความร้อน แสงสว่าง รังสีอัลตราไวโอเล็ต รังสีเอกซ์ และรังสีแกมมา ความเข้มและความยาวคลื่นของรังสีพื้นที่ได้เส้นโค้งแทนปริมาณกำลังงานแสงอาทิตย์ที่รับได้ มีค่าเท่ากับ 1353 วัตต์/ตารางเมตร ดังนั้นขนาดของแต่ละโฟตอนขึ้นอยู่กับค่าความถี่ของรังสีนั้นๆ รังสีที่มีความถี่มากจะมีพลังงาน 1 โฟตอน มากกว่ารังสีที่มีความถี่น้อยกว่าโดยพิจารณาค่าความถี่ พลังงานโฟตอน และความยาวช่วงคลื่นของรังสีแม่เหล็กไฟฟ้าชนิดต่างๆ ดังรูปที่ 1.4



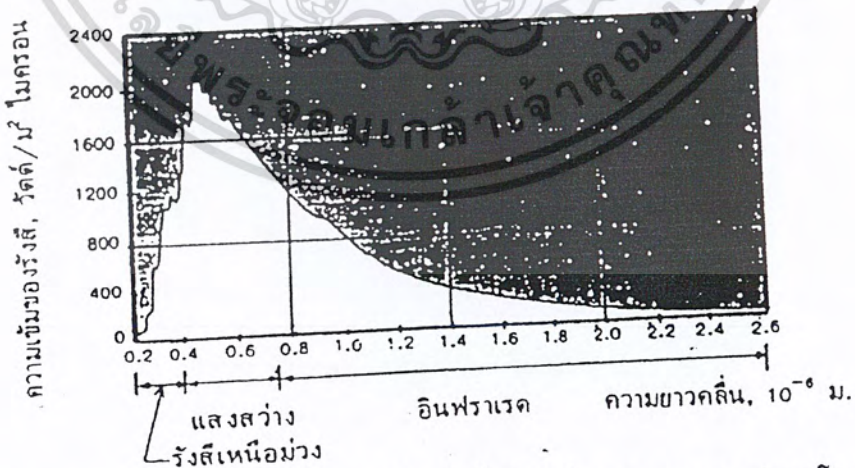
รูปที่ 1.2 แสดงสเปกตรัมของการรับอาบรังสีแสงอาทิตย์ (Solar Spectral Irradiance)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (H<sub>z</sub>)      ชื่อรังสี      พลังงานโฟตอน (ev)      ความยาวช่วงคลื่น (Å)



รูปที่ 1.3 แสดงสเปกตรัมคลื่นแม่เหล็กไฟฟ้า



รูปที่ 1.4 การกระจายของรังสีจากดวงอาทิตย์ ซึ่งรับได้นอกบรรยากาศของโลกที่ตำแหน่งซึ่งห่างจากดวงอาทิตย์เท่ากับระยะระหว่างโลกและดวงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

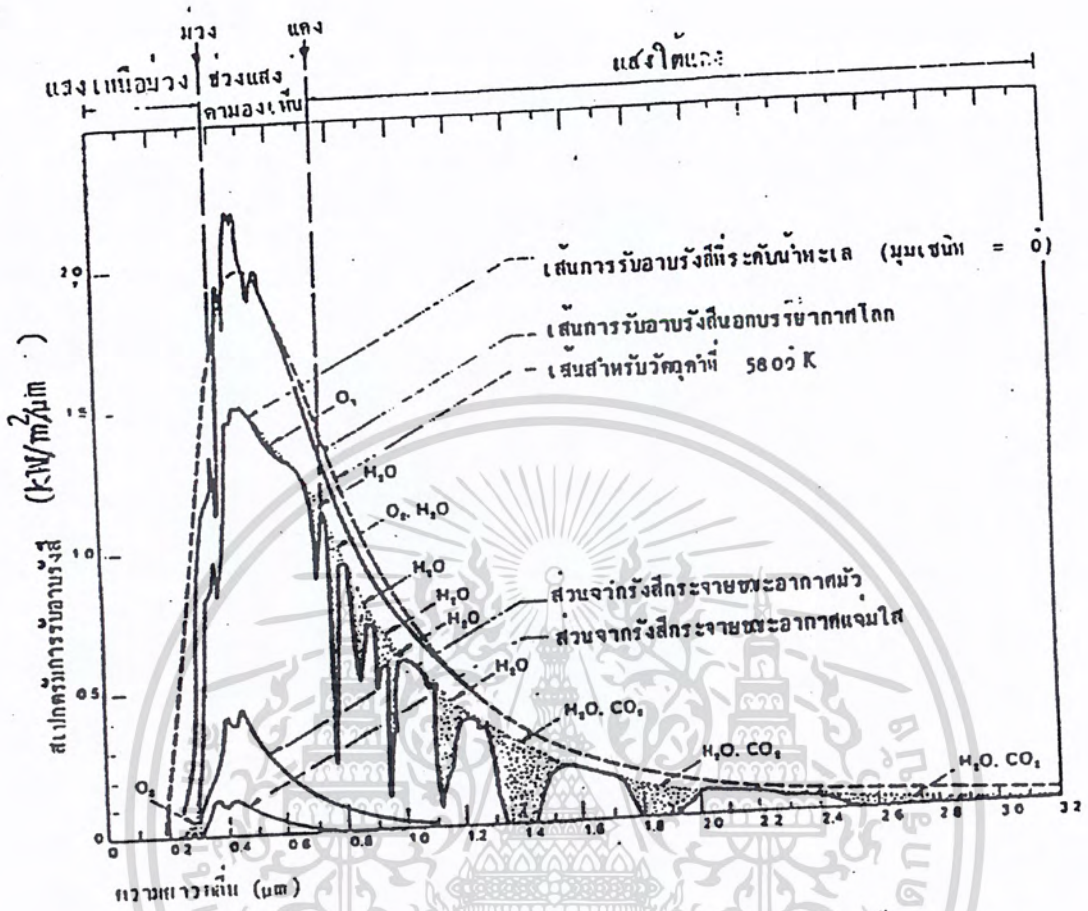
เนื่องจากพลังงาน 1 โฟตอนของรังสีจากดวงอาทิตย์มีขนาดความถี่หรือความยาวช่วงคลื่นต่างกัน เมื่อพลังงานนี้เข้าสู่บรรยากาศของโลกจะชนกับอะตอมของสสารที่มีขนาดต่างๆ กัน การเกิดปฏิกิริยาก็จะต่างกันด้วย ความยาวช่วงคลื่นของแต่ละโฟตอนจะมีความสัมพันธ์กับขนาดของวัตถุที่จะสามารถดูดกลืนไว้ได้ พลังงาน 1 โฟตอน ของรังสีอัลตราไวโอเลตมีความยาวช่วงคลื่นประมาณ  $10^{-7}$  เมตร แต่พลังงาน 1 โฟตอนของรังสีอินฟราเรดมีความยาวช่วงคลื่นมากกว่า 100 เท่า ส่วนพลังงาน 1 โฟตอนของแสงมีค่าความยาวช่วงคลื่นระหว่างรังสีทั้งสองนี้ โฟตอนของรังสีอัลตราไวโอเลต แสง และรังสีอินฟราเรด อาจถูกดูดกลืนไว้ได้ในอะตอมและโมเลกุล ส่วนโฟตอนของคลื่นวิทยุซึ่งมีความยาวช่วงคลื่นยาวมากนับเป็นร้อยๆ เมตร ต้องใช้สายอากาศยาวๆ จึงจะรับคลื่นวิทยุได้ นอกจากนี้การดูดกลืนของรังสียังขึ้นกับชนิดของสสาร เช่น แก้วดูดกลืนรังสีอัลตราไวโอเลตไว้ได้ แต่ปล่อยให้แสงทะลุผ่านไปได้ กระจกอาจใช้กับรังสีอินฟราเรดและแสงไว้ได้ แต่ไม่อาจจะกันรังสีอัลตราไวโอเลต (Ultraviolet) ได้

## ผลกระทบของบรรยากาศโลกต่อการแผ่รังสีแสงอาทิตย์

### 1.3.1 บรรยากาศกับการดูดกลืนพลังงานการแผ่รังสี

รังสีแสงอาทิตย์เมื่อผ่านชั้นบรรยากาศโลกจะถูกดูดกลืนเนื่องจากองค์ประกอบต่างๆ จากกราฟสเปกตรัมสุริยะในบรรยากาศโลกจะเห็นว่าความเข้มแสงอาทิตย์ลดลงบางช่วงคลื่นดังนี้

1. ช่วงอัลตราไวโอเลต(Ultraviolet) ความยาวคลื่นต่ำกว่า  $0.3 \mu\text{m}$  พลังงานของแสงจะถูกดูดกลืนโดย  $\text{O}_2$ ,  $\text{N}_2$ ,  $\text{O}_3$  ในชั้นไอโอโนสเฟียร์(Ionosphere) โดยเฉพาะ  $\text{O}_3$  สามารถดูดกลืนรังสีอัลตราไวโอเลตได้มากทำให้แสงที่ตกกระทบผิวโลกเกือบจะไม่มีพลังงานแสงในช่วงอัลตราไวโอเลตเหลืออยู่
2. ช่วงคลื่นที่ตามองเห็นได้ (Visible) ความยาวคลื่น  $0.4$  ถึง  $0.75 \mu\text{m}$  แสงถูกดูดกลืนด้วยโมเลกุลของ  $\text{O}_2$ ,  $\text{O}_3$  และน้ำบางส่วน
3. ช่วงรังสีอินฟราเรดความยาวคลื่นมากกว่า  $0.8 \mu\text{m}$  แสงถูกดูดกลืนโดยโมเลกุลของน้ำและ  $\text{CO}_2$  การดูดกลืนนี้อยู่ในชั้นบรรยากาศใกล้ผิวโลกและทำให้เกิดความร้อนขึ้นในชั้นบรรยากาศ



รูปที่ 1.5 แสดงสเปกตรัมสุริยะนอกชั้นบรรยากาศและที่ระดับพื้นดิน

ในช่วงความยาวคลื่นระหว่าง 8.0-12.0  $\mu\text{m}$  บรรยากาศจะโปร่งแสงเรียกช่วงนี้ว่า หน้าต่างของบรรยากาศ (Atmospheric window) ที่ความยาวคลื่นสูงกว่นี้แสงอาทิตย์จะถูกดูดกลืนโดยน้ำและ  $\text{CO}_2$  เกือบหมด นอกจากนี้แสงยังถูกสะท้อนและกระเจิง (Scattering) โดยฝุ่นละอองในอากาศ คลื่นและก้อนเมฆ พวกที่มีขนาดโมเลกุลใกล้เคียงหรือโตกว่าความยาวคลื่น การกระเจิงโดยโมเลกุลอนุภาคที่มีขนาดเล็กกว่าความยาวคลื่นรังสีเป็นไปตามทฤษฎีของราเลย์ (Rayleigh)

### 1.3.2 รังสีตรงและรังสีกระจาย

ผลกระทบของบรรยากาศที่มีต่อการแผ่รังสีแสงอาทิตย์มายังโลกทำให้รังสีแสงอาทิตย์ที่ตกกระทบผิวโลกประกอบด้วยรังสี 2 ส่วน คือ

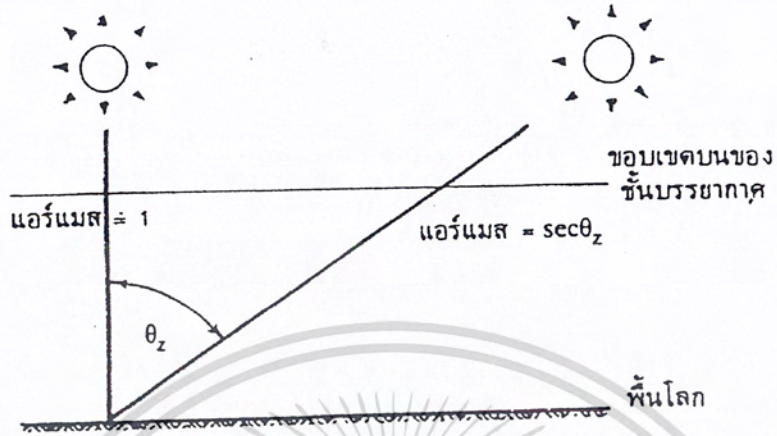
1. รังสีตรง (Beam or Direct Radiation) รังสีส่วนนี้เป็นรังสีที่พื้นโลกได้รับโดยตรงจากดวงอาทิตย์มีทิศทางแน่นอนจนถึงแม้จะมีการเปลี่ยนมุมตกกระทบบนพื้นที่ต่างๆ บนโลกไปตามเวลาก็ตาม บางครั้งเรียกรังสีตรงว่าเป็นรังสีช่วงคลื่นสั้น รังสีตรงเหมาะกับการใช้งานสำหรับอุปกรณ์รวมแสง
2. รังสีกระจาย (Diffuse or Scattering Radiation) ส่วนนี้ได้จากการสะท้อนและการกระเจิงของรังสีแสงอาทิตย์เมื่อผ่านชั้นบรรยากาศ บางครั้งเรียกรังสีส่วนนี้ว่ารังสีช่วงคลื่นยาว ผลรวมของรังสีตรงและรังสีกระจายเรียกว่า รังสีรวม (Total or Global Radiation) เวลาอากาศโปร่งจะมีส่วนของรังสีกระจายเพียง 5 ถึง 10 เปอร์เซ็นต์ และจะมีค่าสูงขึ้นเมื่อมีเมฆบังแสงอาทิตย์ การกระจายของค่ารังสีรวมเฉลี่ยรายวัน ณ บริเวณส่วนต่างๆ

### 1.4 พลังงานแสงอาทิตย์บนพื้นโลก

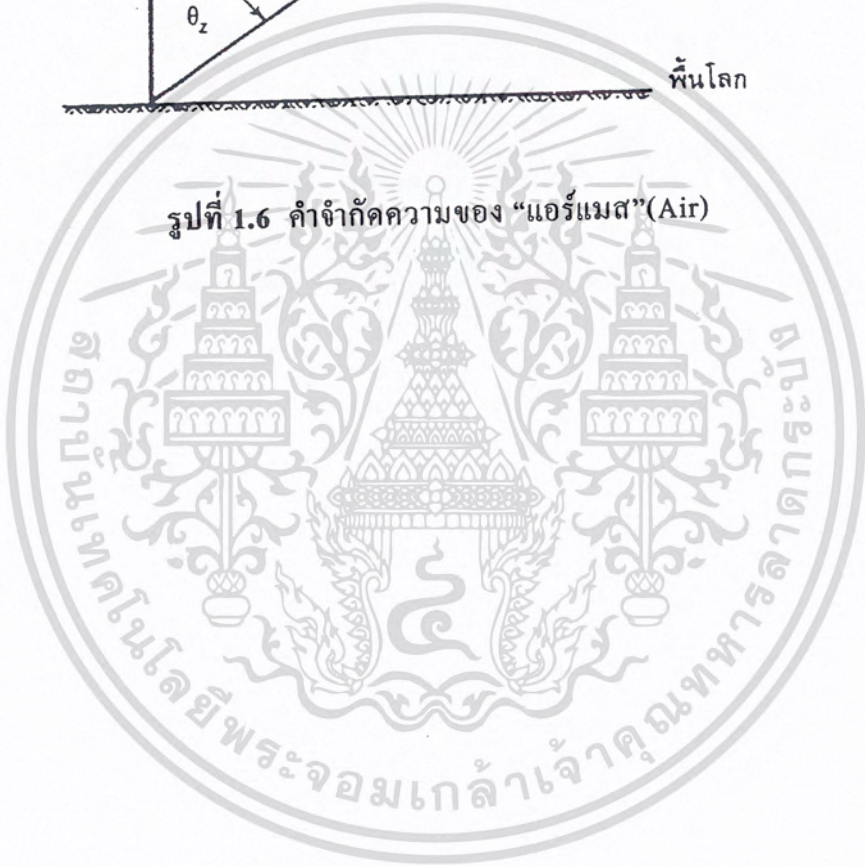
บรรยากาศของโลกประกอบด้วยก๊าซชนิดต่างๆ ผู้ละอองและไอน้ำเมื่อดวงอาทิตย์ส่องผ่านบรรยากาศ แสงอาทิตย์ส่วนที่มีความยาวคลื่นต่ำกว่า 0.29 ไมครอน (1 ไมครอนเท่ากับ  $10^{-6}$  เมตร) ซึ่งประกอบด้วยรังสีอัลตราไวโอเล็ต(Ultraviolet) รังสีเอกซ์ และรังสีแกมมาจะถูกดูดไว้ในโดยก๊าซโอโซน แสงอาทิตย์ส่วนที่มีความยาวคลื่นระหว่าง 0.29 ไมครอน และ 2.3 ไมครอนซึ่งผ่านบรรยากาศของก๊าซโอโซนลงมาบางส่วนจะถูกก๊าซประเภทหลายอะตอม เช่น ไอน้ำ ก๊าซคาร์บอนไดออกไซด์ดูดเอาไว้ แสงอาทิตย์ซึ่งมีความยาวคลื่นมากกว่า 2.3 ไมครอนจะผ่านบรรยากาศลงมาน้อยยิ่ง

ระยะทางที่แสงอาทิตย์ฉายผ่านบรรยากาศเป็นองค์ประกอบหนึ่งที่มีผลต่อความเข้มของแสงอาทิตย์ที่ฉายลงบนพื้นโลก ถ้าระยะทางที่แสงอาทิตย์ผ่านบรรยากาศยาว เช่น ในช่วงเวลาเช้าและเวลาเย็น ปริมาณแสงอาทิตย์ที่รับได้จะลดลง โดยนิยามค่าศัพท์ “แอร์แมส” (Air Mass) ขึ้นเพื่อใช้ระบุระยะทางสัมพัทธ์ที่แสงอาทิตย์ฉายผ่านบรรยากาศ โดยกำหนดให้ตำแหน่งซึ่งดวงอาทิตย์ตรงศีรษะมีค่าแอร์แมส (Air Mass) เป็น 1 ที่ตำแหน่งอื่น แอร์แมส(Air Mass) มีค่าเท่ากับ  $\sec \theta_z$  เมื่อ  $\theta_z$  คือมุมที่แนวแสงอาทิตย์ทำกับเส้นตั้ง ความเข้มของแสงอาทิตย์ที่แอร์แมส (Air Mass) ต่างๆ เปรียบเทียบกับความเข้มของแสงอาทิตย์ที่รับได้นอกบรรยากาศ (แอร์แมส(Air Mass) เท่ากับ 0)

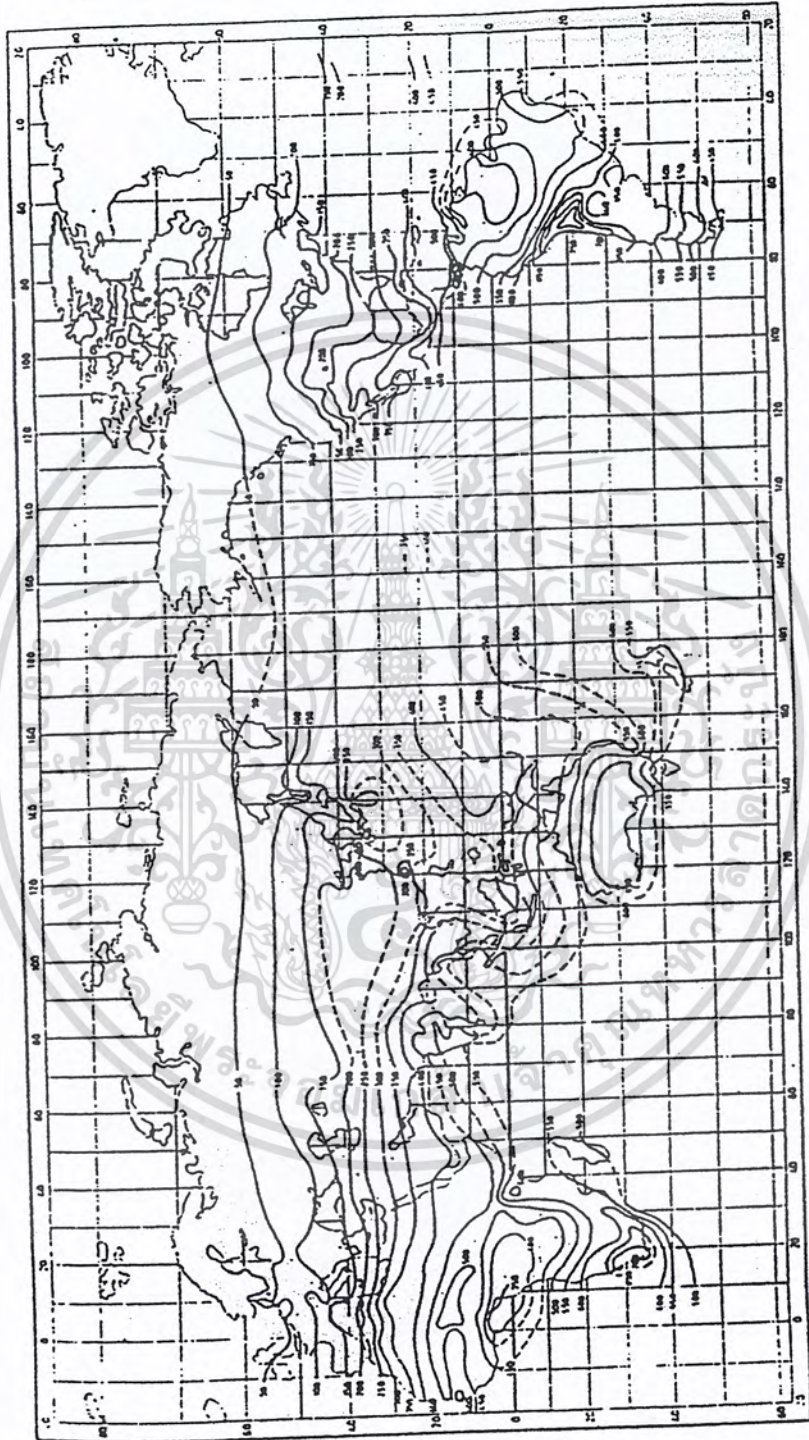
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.6 คำจำกัดความของ “แอร์แมส”(Air)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



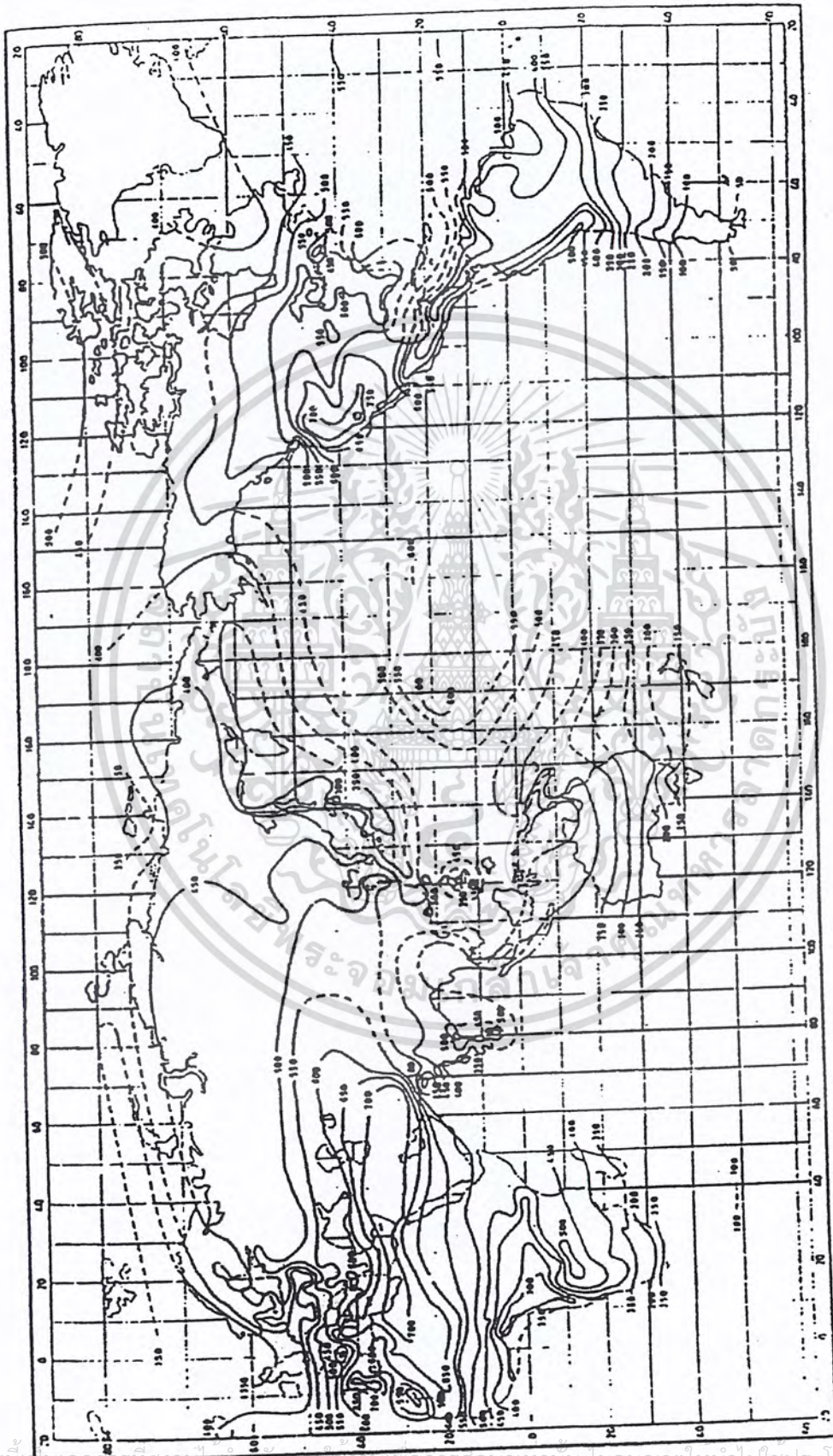
รูปที่ 1.7 ค่าเฉลี่ยของรังสีรวมบนพื้นระดับในเดือนมกราคม(หน่วย Langleys)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.8 ค่ารายวันเฉลี่ยของรังสีรวมบนพื้นดินระดับในเดือนมษายน(หน่วย Langleys)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

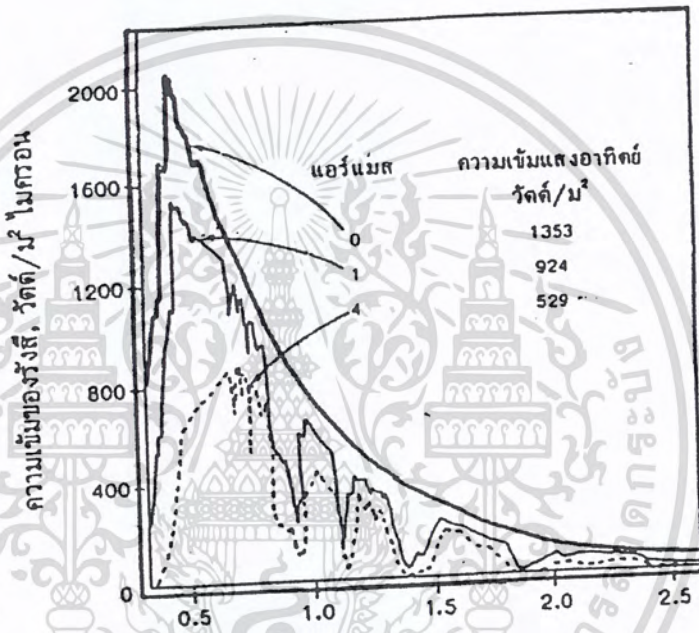


รูปที่ 1.9 ค่ารายวันเฉลี่ยของรังสีรวมบนพื้นดินระดับในเดือนกรกฎาคม (หน่วย Langleys)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.5 พลังงานรังสีตรง และพลังงานแสงอาทิตย์รังสีกระจาย

พลังงานแสงอาทิตย์ประกอบด้วยรังสี 2 ประเภท คือ รังสีตรงและรังสีกระจาย พลังงานแสงอาทิตย์ประเภทรังสีตรงเป็นรังสีที่ส่งมาจากดวงอาทิตย์โดยตรงเป็นรังสีขนาน นำมารวมกันเพื่อให้ความเข้มสูงได้ เช่น โดยใช้แว่นขยาย พลังงานแสงอาทิตย์แบบรังสีกระจายเป็นรังสีที่ออกจากตัวกลางอื่นที่ดวงอาทิตย์ส่งรังสีไป เช่น ท้องฟ้า รังสีประเภทนี้มีทิศทางแบบกระจาย ไม่อาจนำมารวมกันเพื่อเพิ่มความเข้มเหมือนอย่างพลังงานแสงอาทิตย์แบบรังสีตรง



รูปที่ 1.10 การกระจายพลังงานแสงอาทิตย์ที่แอร์แมส(Air Mass)ต่างๆ

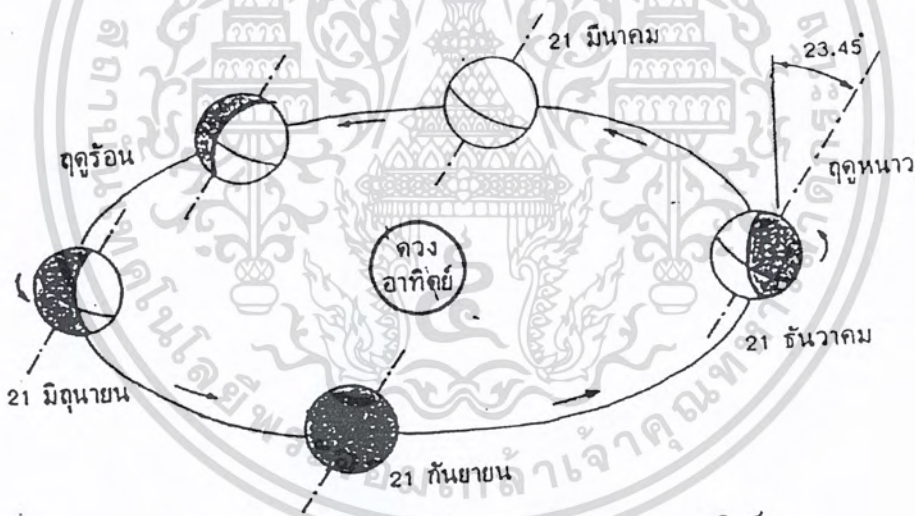
ในวันที่ท้องฟ้าแจ่มใส แสงอาทิตย์จะประกอบด้วยรังสีตรงเป็นส่วนใหญ่ เช่น กว่า 80% เป็นแบบรังสีตรงที่เหลือเป็นรังสีแบบกระจาย ส่วนในวันที่ท้องฟ้าไม่แจ่มใสมีเมฆมากแสงอาทิตย์จะประกอบด้วยรังสีแบบกระจายเป็นส่วนใหญ่

### 1.6 ตำแหน่งของดวงอาทิตย์

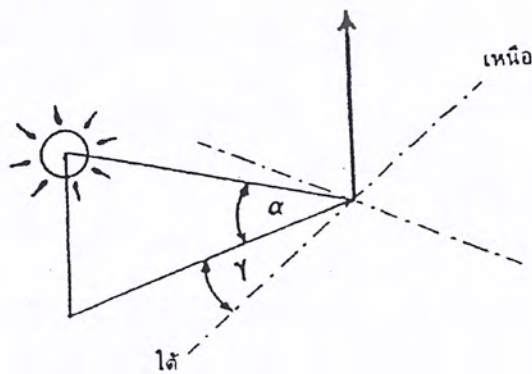
โลกโคจรรอบดวงอาทิตย์ในลักษณะที่แกนหมุนเอียงทำมุมกับแนวตั้ง 23.5 องศา ตำแหน่งบนพื้นโลกหันเข้าหาดวงอาทิตย์โดยทางซ้ายมือเป็นตำแหน่งของโลกในวันที่ 21 มิถุนายน ในบริเวณเหนือเส้นศูนย์สูตรเอียงเข้าหาดวงอาทิตย์มากที่สุด คนที่อยู่บนเส้นละติจูดที่ 23.5 องศาเหนือจะเห็นดวงอาทิตย์ตรงศีรษะพอดีที่เวลาเที่ยงวัน ประเทศซึ่งอยู่เหนือเส้นศูนย์สูตร เช่น ประเทศไทยจะร้อนที่สุดหรือซัมเมอร์โซลสติส(Summer Solstice) (คำว่าโซลสติสแปลว่า พระอาทิตย์หยุดนิ่ง) หลังจากเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วันที่ 21 มิถุนายน โลกโคจรในลักษณะที่หันพื้นที่ทางซีกโลกภาคเหนือออกจากดวงอาทิตย์ ที่วันที่ 21 กันยายน แนวของแสงอาทิตย์จะอยู่บนระนาบของเส้นศูนย์สูตร คนที่อยู่บนเส้นศูนย์สูตรจะเห็นดวงอาทิตย์ตรงศีรษะพอดี ซีกโลกด้านเหนือและซีกโลกด้านใต้จะได้รับแสงอาทิตย์เท่ากัน และช่วงเวลาของกลางวันและกลางคืนเท่ากันซึ่งเท่ากับ 12 ชั่วโมง ที่เวลาดังกล่าวเรียกว่าอีควินอกซ์(Equinox) หลังจากวันที่ 21 กันยายนโลกจะโคจรเอาพื้นที่ซีกโลกภาคเหนือออกจากดวงอาทิตย์ ที่วันที่ 21 ธันวาคมพื้นที่ทางซีกโลกภาคเหนือจะหันออกจากดวงอาทิตย์มากที่สุด เป็นตอนซึ่งหนาวที่สุด หรือวินเตอร์โซลสตีซ(Winter Solstice) หลังจากวันที่ 21 ธันวาคมโลกจะโคจรไปอยู่ที่ตำแหน่งอีควินอกซ์(Equinox) อีกครั้งหนึ่งเมื่อวันที่ 21 มีนาคม

พิกัดที่ใช้ระบุตำแหน่งของดวงอาทิตย์คือมุมอัลติจูด(Altitude Angle) และมุมเอซิมัทของดวงอาทิตย์(Sun Azimuth Angle) มุมอัลติจูดคือมุมระหว่างแนวของแสงอาทิตย์กับระนาบระดับใช้สัญลักษณ์  $\alpha$  มุมเอซิมัทของดวงอาทิตย์(Sun Azimuth Angle) คือมุมระหว่างภาพฉายของแนวแสงอาทิตย์กับทิศใต้ใช้สัญลักษณ์  $\gamma$



รูปที่ 1.11 แสดงการโคจรของโลกรอบดวงอาทิตย์

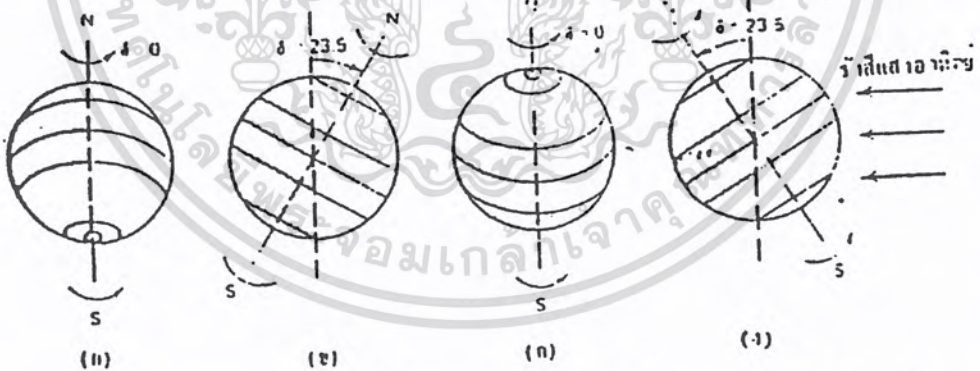


รูปที่ 1.12 มุมเอซิมัท(Azimuth Angle)และมุมอัลติจูด(Altitude Angle)ของดวงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฤดูกาล ตำแหน่งและวงโคจรของโลกรอบดวงอาทิตย์ในรอบ 1 รอบปี ทำให้เกิดฤดูกาล 4 ฤดูกาลคือ ในวันที่ 21 มีนาคม และวันที่ 23 กันยายน แกนเอียงของโลกอยู่ในระนาบซึ่งตั้งฉากกับเส้นตรง ที่ลากจากดวงอาทิตย์จะปรากฏอยู่บนเส้นศูนย์สูตรของท้องฟ้า ในเมื่อโลกหมุนรอบตัวไป ดวงอาทิตย์จะปรากฏขึ้นอยู่เหนือขอบฟ้า 12 ชั่วโมง และใต้ขอบฟ้า 12 ชั่วโมง นั่นคือกลางวันกับกลางคืนยาวเท่ากัน เรียกตำแหน่งทั้งสองว่า อีควินอกซ์(Equinoxes)

หลังจากวันที่ 21 มีนาคม โลกจะโคจรไปสู่ตำแหน่งที่หันขั้วเหนือเข้าหาดวงอาทิตย์มากขึ้นเรื่อยๆ จนถึงวันที่ 21 มิถุนายน โลกหันขั้วเหนือเข้าหาดวงอาทิตย์มากที่สุด ซีกโลกด้านเหนือได้รับแสงเป็นเวลานานกลางวันยาวกว่ากลางคืน เฉพาะบริเวณตั้งแต่เส้นรุ้ง(Latitude) ที่ 66.5 องศาเหนือถึงขั้วโลกเหนือเป็นเวลากลางวัน 24 ชั่วโมง ขณะเดียวกันบริเวณตั้งแต่เส้นรุ้ง 66.5 องศาใต้ถึงขั้วโลกใต้จะเป็นเวลากลางคืน 24 ชั่วโมง จุดนี้เรียกว่าโซลสตีซ์ฤดูร้อน(Summer Solstice) โซนทั้งสองนี้เรียกว่า โซนอาร์คติก(Arctic Zone) ตรงกันข้ามคือที่ตำแหน่งของโลกในวันที่ 21 ธันวาคม โลกหันขั้วเหนือออกจากดวงอาทิตย์มากที่สุด ดังนั้นซีกโลกเหนือจึงมีกลางวันสั้นกว่ากลางคืน จุดนี้เรียกว่าโซลสตีซ์ฤดูหนาว(Winter Solstice) ที่กล่าวมาข้างต้นนี้เป็นการกำหนดฤดูกาลของตำบลในซีกโลกเหนือ สำหรับซีกโลกใต้กำหนดตรงกันข้ามกับซีกโลกเหนือ



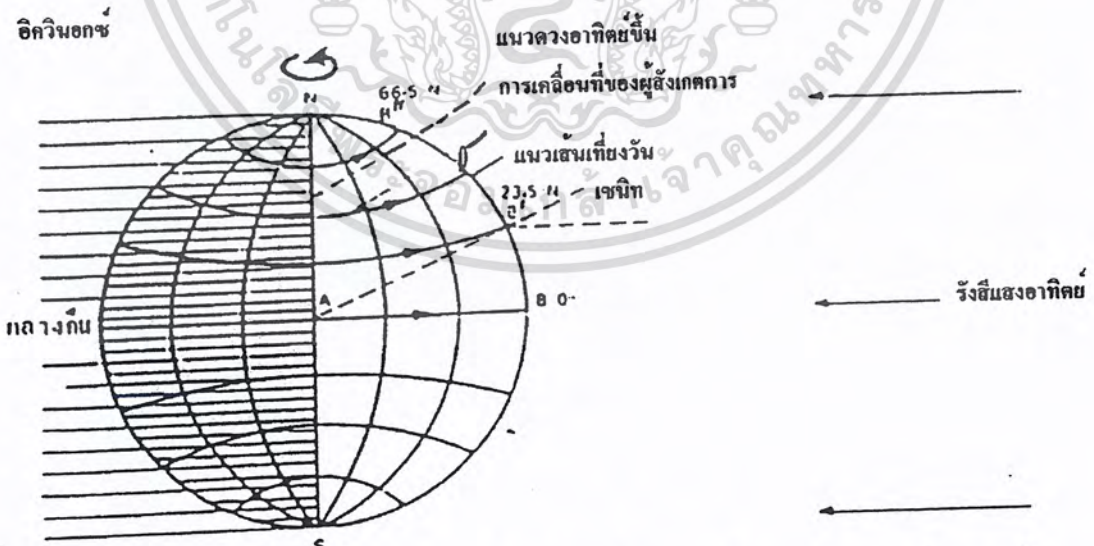
รูปที่ 1.13 การเปลี่ยนฤดูกาลแสดงภาพที่มองจากการโคจร โดยแสงอาทิตย์เข้าทางด้านขวามือ (ก) อีควินอกซ์ฤดูใบไม้ผลิ (ข) โซลสตีซ์ฤดูร้อน(ฤดูหนาวในซีกโลกใต้) (ค) อีควินอกซ์ฤดูใบไม้ร่วง (ง) โซลสตีซ์ฤดูหนาว(ฤดูร้อนในซีกโลกใต้)

ตำบลที่อยู่ระหว่างเส้นรุ้ง 23.5 องศาเหนือและใต้ เรียกว่า โซนทอร์ริด(Torrid Zone) จะมีดวงอาทิตย์เที่ยงวันอยู่เหนือศีรษะ 2 ครั้งใน 1 ปี ส่วนโซนระหว่างอาร์คติกกับโซนทอร์ริดจะไม่มีดวงอาทิตย์เที่ยงวันเหนือศีรษะ แพลเตอร์ของฤดูกาลนี้มีผลกระทบต่อแผ่นรับแสงราบที่ติดตั้งตายตัว ในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตอนเที่ยงวันดวงอาทิตย์จะเปลี่ยนมุมที่ทำกับแนวตั้งเหนือศีรษะ 47 องศา ( $\pm 23.5$  องศา) จากฤดูร้อนถึงฤดูหนาว ดังนั้นค่าบิลที่อยู่สูงกว่าเส้นรุ้ง 40 องศาเหนือในฤดูหนาวดวงอาทิตย์เที่ยงวันจะอยู่สูง 26.5 องศาจากแนวระดับ  $(90^\circ - 40^\circ) - 23^\circ = 26.5^\circ$

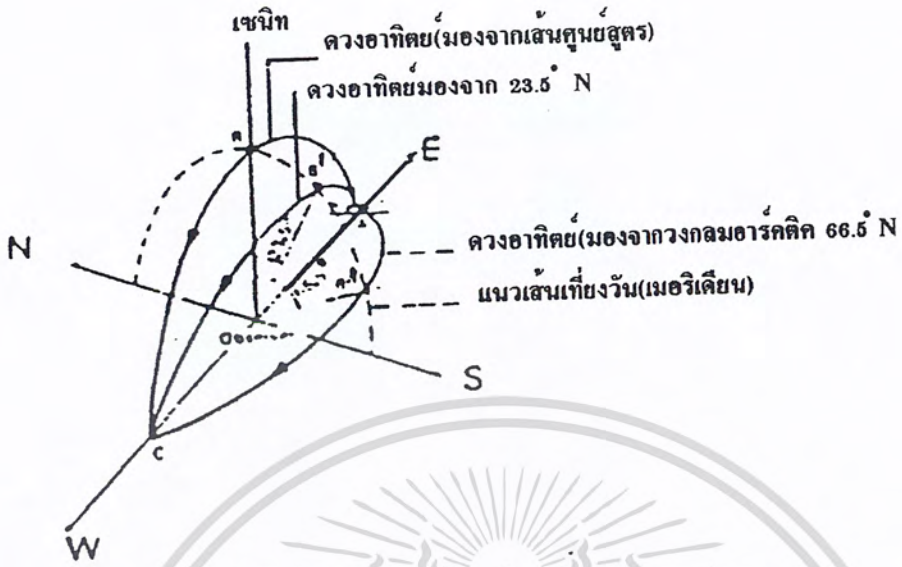
ทางเดินปรากฏของดวงอาทิตย์ในท้องฟ้า การหมุนที่แท้จริงประจำวันของโลกและการหมุนปรากฏของดวงอาทิตย์อิกวินอกซ์(Equinox) โซลสตีซส์ฤดูหนาว(Winter Solstice) และโซลสตีซส์ฤดูร้อน(Summer Solstice) สำหรับบริเวณเส้นศูนย์สูตรและที่ตำแหน่งบนเส้นรุ้ง 3 แห่งในซีกโลกเหนือ ที่จุดอิกวินอกซ์ทั้งสอง ระนาบของทางเดินที่ตำแหน่งหนึ่งบนโลกเคลื่อนไปในช่วงเวลากลางวันจะตั้งฉากกับแกนหมุนของโลกและขนานกับแนวการแผ่รังสีดวงอาทิตย์ ทางเดินของดวงอาทิตย์ปรากฏในท้องฟ้าจะเป็นเส้นตรง ดวงอาทิตย์ขึ้นทางตะวันออกและตกทางทิศตะวันตก ดวงอาทิตย์เที่ยงวัน ณ จุดสังเกตการณ์อยู่สูงทำมุม  $= 90^\circ -$  มุมเส้นรุ้งกับระนาบ

ที่โซลสตีซส์ฤดูหนาว(Winter Solstice) ระนาบทางเดินที่ตำแหน่งหนึ่งบนโลกเคลื่อนที่ไปในช่วงเวลากลางวันยังคงตั้งฉากกับแกนหมุนของโลกแต่ไม่ขนานกับทิศแนวการแผ่รังสีดวงอาทิตย์ ทางเดินของดวงอาทิตย์ปรากฏในท้องฟ้าไม่เป็นเส้นตรงแต่กวาดเป็นส่วนโค้งของวงกลม ดวงอาทิตย์ขึ้นทางใต้ของทิศตะวันออกและตกทางใต้ของทิศตะวันตก กลางวันสั้นกว่า 12 ชั่วโมงในบริเวณเหนือเส้นศูนย์สูตร ดวงอาทิตย์เที่ยงวันอยู่สูงทำมุมกับแนวระดับเป็นมุม  $90^\circ -$  มุมเส้นรุ้ง  $- 23.5^\circ$



รูปที่ 1.14(ก) การเคลื่อนที่ของโลกที่อิกวินอกซ์ แสดงเซนิทของจุด(23.5°)ตอนเที่ยง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



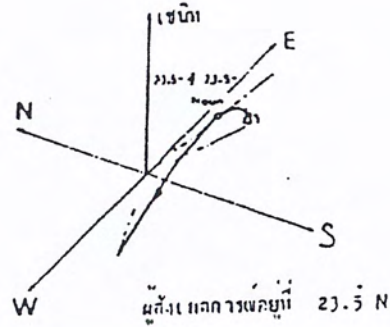
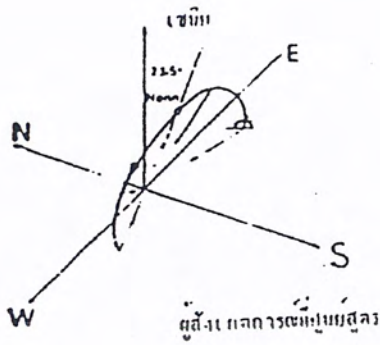
รูปที่ 1.14(ข) การเคลื่อนที่ปรากฏของดวงอาทิตย์ที่อควินอกซ์ที่เส้นรุ้งต่างๆ

ที่ โขลตติษต์ฤดูร้อน(Summer Solstice) (ครึ่งวงกลมด้านใต้เป็นฤดูหนาว) การเคลื่อนตัวของโลกลักษณะกลับกันดวงอาทิตย์จะขึ้นและตกก่อนไปทางเหนือของแนวทิศตะวันออกและทิศตะวันตกเป็นทางเดินวงกลมเหนือเส้นศูนย์สูตรกลางวันจะยาวกว่า 12 ชั่วโมง ดวงอาทิตย์เที่ยงวันอยู่ท่ามุมแนวระดับเป็นมุม =  $(90^{\circ} - \text{มุมเส้นรุ้ง} + 23.5)$



รูปที่ 1.14(ค) การเคลื่อนที่ของ โขลตติษต์ฤดูหนาว(Winter Solstice)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



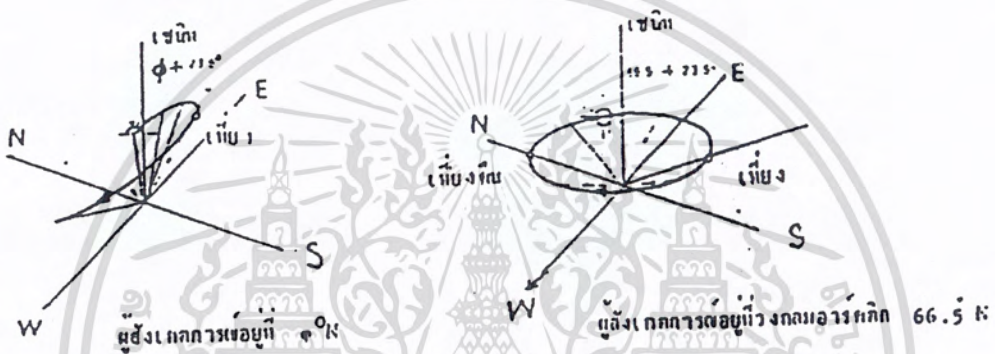
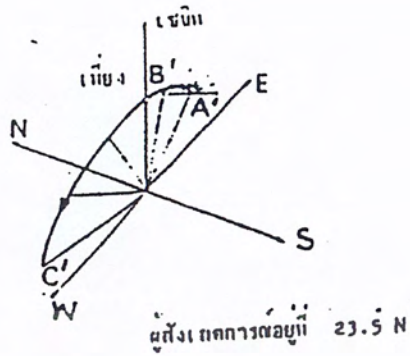
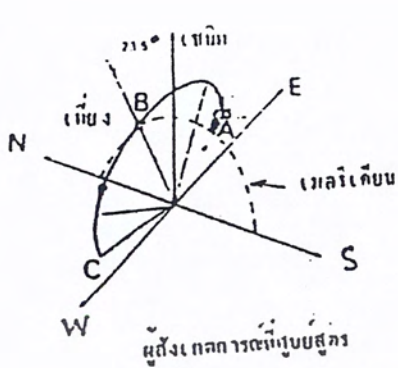
รูปที่ 1.14 (ง) การเคลื่อนที่ของดวงอาทิตย์ที่เส้นรุ้งต่างๆกัน

21 มิถุนายน (โซลสติซฤดูร้อน)

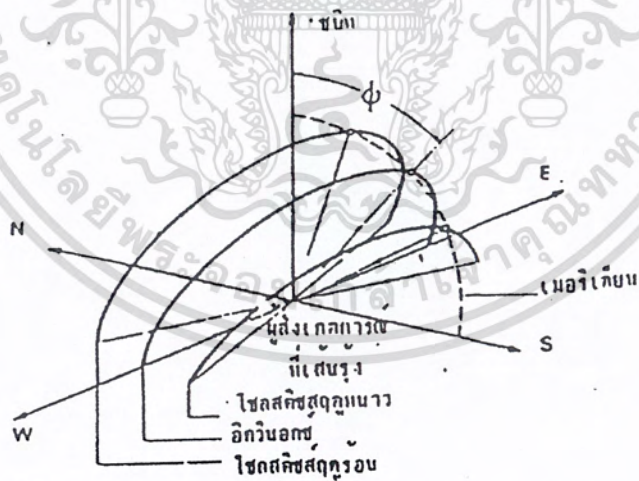


รูปที่ 1.14 (จ) การเคลื่อนที่ของโลกที่โซลสติซฤดูร้อน(Summer Solstice)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

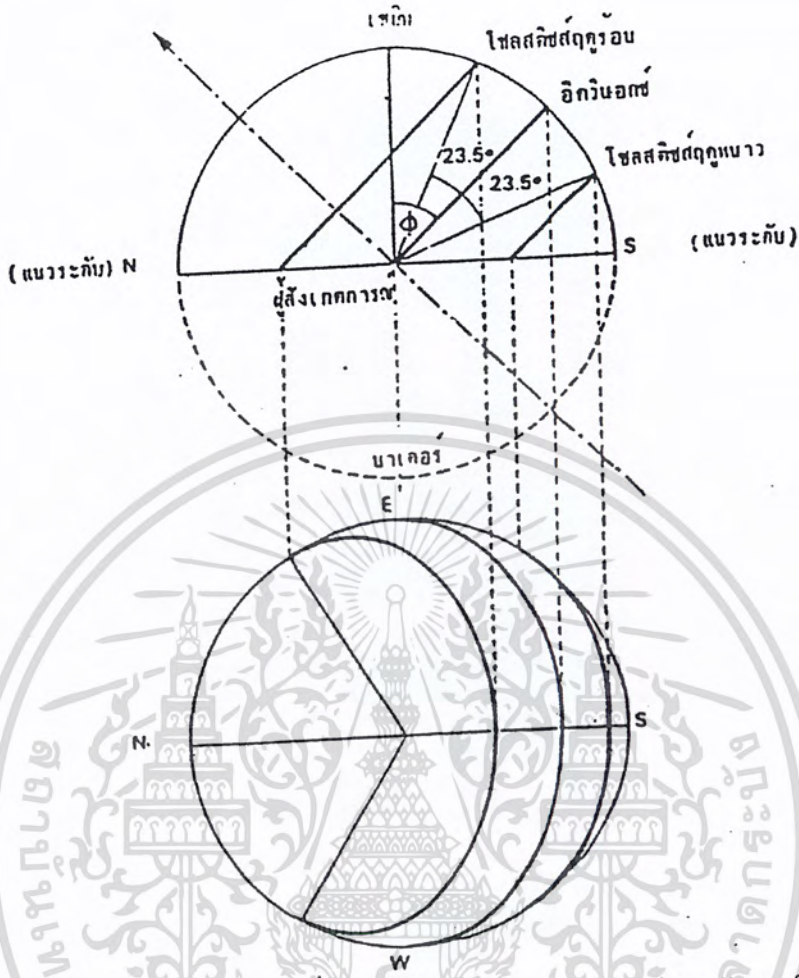


รูปที่ 1.14(ด) การเคลื่อนที่ของดวงอาทิตย์ที่เส้นรุ้งต่างๆกัน



รูปที่ 1.15 การเคลื่อนที่ปรากฏประจำวันของดวงอาทิตย์ที่เส้นรุ้ง  $\phi^{\circ} N$  ใน โพลสทิศฤดูร้อนและฤดูหนาวและอิกวีนอกซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

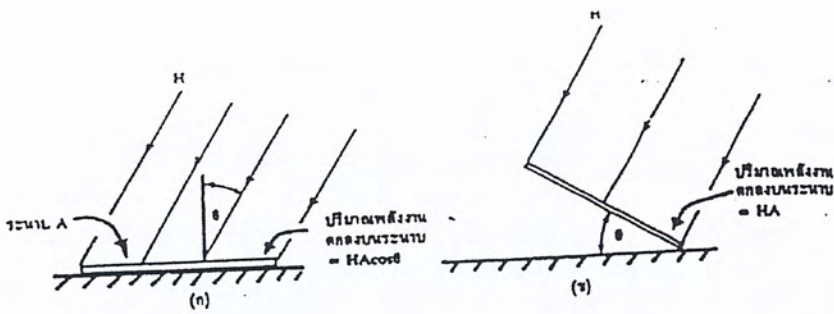


รูปที่ 1.16 ภาพด้านข้างและด้านบนของการเคลื่อนที่ของดวงอาทิตย์สำหรับจุดสังเกตการณ์ที่เส้นรุ้ง  $\phi^{\circ}N$

### 1.7 พลังงานแสงอาทิตย์บนระนาบระดับ และบนระนาบเอียง

การนำพลังงานแสงอาทิตย์ไปใช้ประโยชน์ อุปกรณ์รับแสงอาทิตย์ เช่น แผงรับแสงอาทิตย์ จะติดตั้งไว้ที่ตำแหน่งซึ่งไม่มีร่มเงาจากสิ่งก่อสร้างข้างเคียงมาบังระนาบ ซึ่งติดตั้งอุปกรณ์ให้หันหน้าไปทิศใต้ และให้มีมุมเอียงของระนาบที่เหมาะสม เพื่อที่จะได้ปริมาณพลังงานแสงอาทิตย์รายปีสูงสุด ระนาบที่ใช้ติดตั้งอุปกรณ์รับแสงอาทิตย์ ถ้าพลังงานแสงอาทิตย์ซึ่งฉายลงบนระนาบระดับมีความเข้มเป็น  $H$  วัตต์/ตารางเมตร และแนวของแสงอาทิตย์ทำมุม  $\theta$  กับเส้นตั้งฉากของระนาบ  $A$  ปริมาณพลังงานทั้งหมดซึ่งตกลงบนระนาบ  $A$  ซึ่งติดตั้งบนระนาบระดับเท่ากับ  $H \cos \theta$  แต่ถ้าติดตั้งระนาบ  $A$  ให้มีมุมเอียงเป็น  $\theta$  ปริมาณพลังงานแสงอาทิตย์ซึ่งตกลงบนระนาบ  $A$  เพิ่มขึ้นเป็น  $HA$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.17 พลังงานแสงอาทิตย์บนระนาบระดับและระนาบเอียง

มุมเอียงของระนาบที่เหมาะสมขึ้นกับองศาของเส้นละติจูดของสถานที่ซึ่งติดตั้งและลักษณะการใช้งานของอุปกรณ์รับแสงอาทิตย์ ถ้าอุปกรณ์ซึ่งต้องการพลังงานแสงอาทิตย์สูงในช่วงฤดูหนาว เช่น อุปกรณ์ทำน้ำร้อนพลังงานแสงอาทิตย์ สำหรับที่อยู่อาศัยที่ต้องใช้น้ำร้อนในอัตราสูงสำหรับช่วงฤดูหนาวให้ติดตั้งอุปกรณ์ดังกล่าวบนระนาบ ซึ่งมีมุมเอียงมากกว่าจำนวนองศาของเส้นละติจูดประมาณ 12 องศา และถ้าเป็นอุปกรณ์ซึ่งต้องการพลังงานแสงอาทิตย์สูงในช่วงฤดูร้อน เช่น ระบบเครื่องปรับอากาศพลังงานแสงอาทิตย์ ให้ติดตั้งอุปกรณ์บนระนาบซึ่งมุมเอียงน้อยกว่าจำนวนองศาของเส้นละติจูดประมาณ 12 องศา และถ้าต้องการปริมาณแสงอาทิตย์เฉลี่ยรายปีสูงสุด ให้ติดตั้งอุปกรณ์รับแสงอาทิตย์บนระนาบซึ่งมีมุมเอียงเท่ากับจำนวนองศาของเส้นละติจูด เช่น อุปกรณ์รับแสงอาทิตย์ซึ่งติดตั้งใช้งานที่กรุงเทพฯ ถ้าต้องการปริมาณพลังงานแสงอาทิตย์เฉลี่ยรายปีสูงสุดให้ติดตั้งอุปกรณ์ดังกล่าวบนระนาบ ซึ่งเอียงทำมุมกับระนาบระดับเท่ากับเส้นละติจูดของกรุงเทพฯ ซึ่งเท่ากับ 13.5 องศา

## บทที่ 2

### เซลล์แสงอาทิตย์ (Solar Cell)

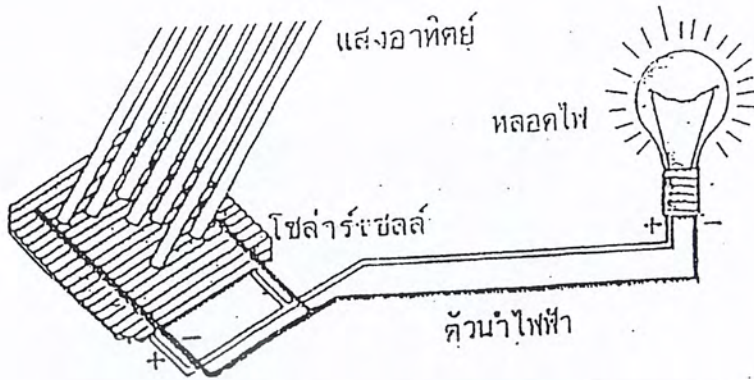
#### 2.1 ทฤษฎีเซลล์แสงอาทิตย์ (Solar Cell)

เซลล์แสงอาทิตย์เป็นสิ่งประดิษฐ์ที่ใช้แปลงพลังงานแสงอาทิตย์เป็นพลังงานไฟฟ้าโดยตรง เซลล์แสงอาทิตย์ไม่มีส่วนที่เคลื่อนไหวหรือต้องทำให้ร้อน แสงอาทิตย์ (โฟตอน) จะเข้าไปกระตุ้นให้อิเล็กตรอน(Electron) ในสารที่มีพลังงานศักย์สูงขึ้นไปโดยตรง สารที่ใช้ในการดูดกลืนโฟตอนนี้จะประกอบด้วย ตัวต่อของสารที่มีคุณสมบัติทางอิเล็กทรอนิกส์(Electronic)แตกต่างกัน เพื่อใช้แยกเอาอิเล็กตรอน(Electron) มีพลังงานศักย์สูงนี้ออกมา เป็นผลให้เกิดแรงดันไฟฟ้าขึ้นระหว่างด้านบนและด้านล่างของสาร สารที่พบว่าสามารถแปลงพบพลังงานแสงอาทิตย์มาเป็นพลังงานไฟฟ้าได้อย่างมีประสิทธิภาพนี้ ได้แก่ สารกึ่งตัวนำ ในบรรดาสารที่เป็นสารกึ่งตัวนำที่นำมาใช้ทำเซลล์แสงอาทิตย์นี้ได้แก่ ซิลิกอน แกลเลียมอาร์เซไนด์ แกลเลียมซัลไฟด์ ได้ถูกนำมาใช้งานมากที่สุด สาเหตุที่ซิลิกอนได้รับความนิยมมากเพราะซิลิกอนเป็นธาตุที่มีมากที่สุดชนิดหนึ่งในโลก กล่าวคือสกัดจากทรายที่มีอยู่ทั่วไป เทคโนโลยีเกี่ยวกับซิลิกอนได้รับการพัฒนามานานเนื่องจากเป็นวัสดุที่ล้ำค่าในทางอุตสาหกรรมอิเล็กทรอนิกส์ จากเหตุผลดังกล่าวจึงสามารถคาดการณ์ได้ว่าซิลิกอนยังคงมีบทบาทเรื่องเซลล์แสงอาทิตย์นี้ไปอีกระยะเวลาอันยาวนาน

โฟโตโวลตาอิก เป็นคำมาจากภาษากรีก มีความหมายว่า ไฟฟ้าที่เกิดจากพลังงานแสงอาทิตย์ซึ่งมีคุณสมบัติการทำงานดังนี้คือ

1. มีอายุการใช้งานที่ยาวนานกว่า 30 ปี
2. มีประสิทธิภาพการทำงานสูง ไม่ขึ้นอยู่กับขนาด
3. สามารถออกแบบให้มีขนาดใช้งานตามต้องการได้
4. ไม่มีเสียงรบกวน
5. ไม่มีมลภาวะที่เป็นพิษต่อสภาพแวดล้อม
6. สามารถผลิตกระแสไฟฟ้าได้ทันทีที่แสงตกกระทบ

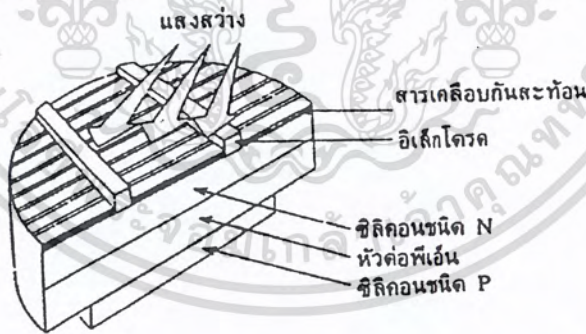
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แสดงการทำงานของเซลล์แสงอาทิตย์

## 2.2 โครงสร้างและคุณสมบัติของเซลล์แสงอาทิตย์

โครงสร้างหลักของแสงอาทิตย์ได้แก่หัวต่อพีเอ็น(P-N)ของสารกึ่งตัวนำเซลล์แสงอาทิตย์ที่ทำจากซิลิคอนนั้นผลิตขึ้นโดยการนำแว่นผลึกซิลิคอนหนาประมาณ 200-300 ไมครอน มาแพร่ซึมสร้างเจือปนเพื่อสร้างหัวต่อพี-เอ็น(P-N) โดยมีความลึกของชั้นแพร่ซึมหรือหัวต่อประมาณ 0.3-0.5 ไมครอน จากนั้นนำหัวต่อพีเอ็นไปทำผิวสัมผัสทั้งทางด้านหน้าและด้านหลัง ผิวสัมผัสทางด้านหน้ามีลวดลายเป็นรูปนิ้วมือหรือก้างปลา เพื่อให้เหลือพื้นที่รับแสงมากที่สุดในขณะที่สามารถทำหน้าที่รวบรวมกระแสไฟฟ้าเนื่องจากแสงอย่างมีประสิทธิภาพด้วย

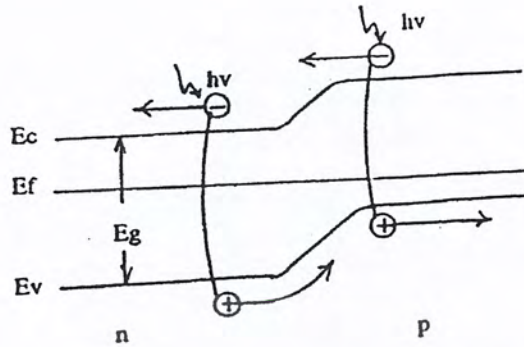


รูปที่ 2.2 โครงสร้างของเซลล์แสงอาทิตย์ที่ทำจากซิลิคอน

### หลักการเปลี่ยนพลังงาน

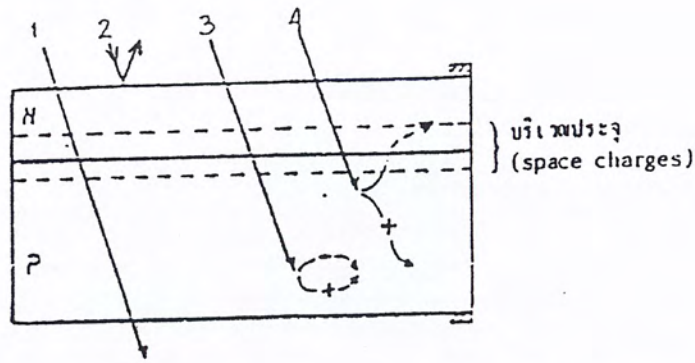
เซลล์แสงอาทิตย์สามารถเปลี่ยนพลังงานแสงมาเป็นพลังงานไฟฟ้าได้โดยอาศัยปรากฏการณ์โฟโตโวลตาอิก(Photovoltaic Effect) ปรากฏการณ์นี้ทำให้เกิดแรงแม่เหล็กไฟฟ้าเมื่อมีรังสีแสงอาทิตย์ตกกระทบสารกึ่งตัวนำใกล้บริเวณศักย์ขวางกั้นในตัว(Potential Barrier) ที่รอยต่อ ในที่นี้จะอธิบายในลักษณะของรอยต่อเอกพันธ์แบบพี-เอ็น(P-N)ซึ่งเข้าใจง่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสงภาพแถบพลังงานของรอยต่อเอ็น-พี(N-P) เมื่อมีโฟตอนที่มีพลังงาน  $h\nu$  ตกกระทบแสดงการกระตุ้นอิเล็กตรอนและการเคลื่อนที่ของพาหะ

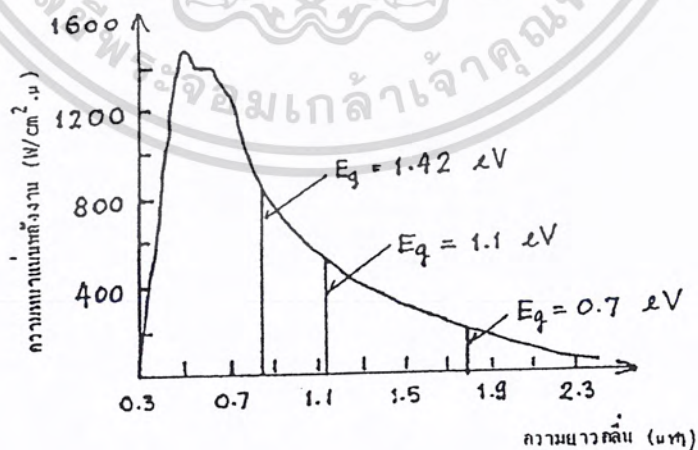
เซลล์แสงอาทิตย์แบบรอยต่อ พี-เอ็น(P-N) มีช่องว่างแถบพลังงานเดี่ยว  $E_g$  เมื่อโฟตอนที่ตกกระทบมีพลังงาน  $h\nu > E_g$  อิเล็กตรอน(Electron) ในสารกึ่งตัวนำจะดูดกลืนโฟตอนและยกระดับตัวเองจากแถบวาเลนซ์(Valence) ขึ้นไปยังแถบการนำกลายเป็นพาหะประจุบทั้งหลุมซึ่งเป็นพาหะประจุบวกไว้ที่แถบวาเลนซ์(Valence)อิเล็กตรอน(Electron)และหลุมคู่นี้เรียกว่าพาหะกลุ่มน้อยจะมาออกันบริเวณสองด้านของรอยต่อ พาหะกลุ่มน้อยส่วนเกินจะแพร่ไปยังรอยต่อ พาหะดังกล่าวที่เกิดขึ้นที่ระยะทางต่ำกว่าความยาวแห่งการแพร่(Diffusion Length) (ความยาวแห่งการแพร่หมายถึงความยาวหรือระยะเฉลี่ยที่พาหะเคลื่อนที่ไปก่อนจะมีการรวมตัว) จากศักย์ขวางกันเมื่อมาถึงรอยต่อจะถูกแยกด้วยสนามไฟฟ้า ณ ที่นั้นอิเล็กตรอน(Electron)ถูกกวาดเข้าไปในเขตเอ็น(N) ส่วนหลุมเข้าไปในเขต(P) การเคลื่อนที่ของพาหะดังกล่าวเป็นการลอยเลื่อน(Drift) ในสนามไฟฟ้า เมื่อพาหะเคลื่อนที่ออกนอกรอยต่อเข้าสู่เนื้อวัสดุ(Bulk Material) ของเซลล์พาหะเคลื่อนที่ต่อไปด้วยการแพร่เนื่องจากไม่มีสนามไฟฟ้านอกบริเวณรอยต่อ อาจมีการสูญเสียพาหะไปส่วนหนึ่งเนื่องจากการรวมตัวของพาหะชนิดตรงข้ามและมีการดักจับ(Trap) พาหะเนื่องจากความบกพร่องในเนื้อวัสดุและบริเวณผิว พาหะที่เคลื่อนที่ออกนอกเซลล์จะไหลผ่านโหลด(Load) ครบวงจรถ้าหากพิจารณาหลักของปรากฏการณ์โฟโตโวลตาอิก(Photovoltaic Effect) ให้ละเอียดขึ้นอีกจะพบว่ารังสีแสงอาทิตย์มีสเปกตรัมกว้างมิใช่โฟตอนทุกตัวที่ตกกระทบเซลล์จะสามารถสร้างพาหะในสารกึ่งตัวนำได้ทั้งหมด



รูปที่ 2.4 แผนภาพแสดงการดูดกลืนโฟตอนภายในเซลล์

1. โฟตอนที่มีพลังงานต่ำกว่า  $E_g$  ไม่อาจทำให้เกิดคู่อิเล็กตรอน(Electron) หลุมในเซลล์ได้ ดังนั้นมันจึงไม่ถูกดูดกลืนแสง
2. โฟตอนสะท้อนกลับที่ผิวหน้าด้านบนของเซลล์
3. โฟตอนถูกดูดกลืนที่ระยะห่างจากรอยต่อ พาหะที่เกิดขึ้นกลับรวมกันเสียก่อนที่มันจะเคลื่อนมาถึง
4. โฟตอนมีพลังงานสูงพอที่ทำให้เกิดคู่อิเล็กตรอน(Electron) - หลุมภายในระยะไม่เกินช่วงความยาวแพร่จากศักย์ขวางกัน ดังนั้นพาหะนี้จะถูกแยกด้วยสนามไฟฟ้าที่มีอยู่บริเวณชั้นของการพร่อง(Depletion Layer)

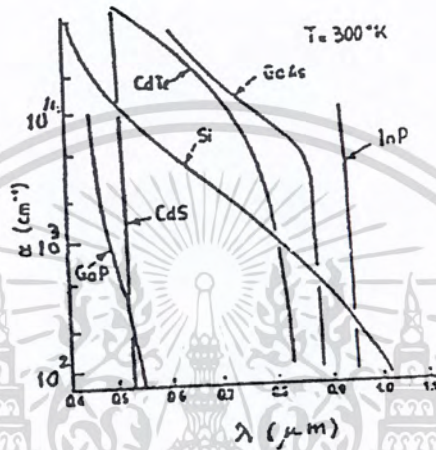
ใน 3 กรณีแรกเป็นการสูญเสียเนื่องจากกลไกการเปลี่ยนพลังงาน กรณีสุดท้ายเท่านั้นจึงจะก่อให้เกิดกำลังไฟฟ้าได้



รูปที่ 2.5 สเปกตรัมของรังสีแสงอาทิตย์ที่ระดับน้ำทะเล ดวงอาทิตย์อยู่ที่เซนิท (Zenith) อากาศแจ่มใส บางส่วนของสเปกตรัมที่เหมาะสมกับสารกึ่งตัวนำบางตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพื่อให้เข้าใจกรณีแรกให้ดูลักษณะสเปกตรัมสุริยะ (Solar Spectrum) อยู่ในเงื่อนไขที่เรียก อากาศมวล (Air Mass One, AM1) บางส่วนของสเปกตรัมที่เหมาะสมกับการใช้งานสารกึ่งตัว เช่น เยอรมาเนียม ซิลิกอน และแอลเลียมอาเซนายด์ กลไกการดูดกลืนมีพารามิเตอร์ (Parameter) คือ สัมประสิทธิ์การดูดกลืน (Absorption Coefficient,  $\alpha$ )  $\alpha$  เป็นฟังก์ชันที่สำคัญของพลังงานโฟตอน (ความยาวคลื่น) ดังรูปที่ 2.6



รูปที่ 2.6 ส.ป.ส การดูดกลืนของสารกึ่งตัวนำบางตัว

สมมุติโฟตอนความยาวคลื่น  $\lambda$  ตกกระทบเซลล์ อัคราเกิดคู่อิเล็กตรอน (Electron) หลุม เนื่องจากการโฟตอนความยาวคลื่น  $\lambda$  ที่ระดับความลึก  $X$  จากผิวหน้าจะเป็น  $g(\lambda, X) = N_o(\lambda) [1 - R(\lambda)] \alpha(\lambda) \exp[-\alpha(\lambda) X]$   $N_o(\lambda)$  เป็นฟลักซ์ (Flux) ของโฟตอนที่ตกกระทบ (จำนวนโฟตอนที่ตกกระทบต่อตาราง เซนติเมตรต่อหนึ่งหน่วยความกว้าง แถบ,  $R(\lambda)$  เป็นสัดส่วนของโฟตอนที่สะท้อนกลับจากผิวหน้า  $\alpha(\lambda)$  เป็น ส.ป.ส. การดูดกลืน การดูดกลืนน้อยหมายถึงโฟตอนมีการทะลุทะลวง (Penetration) ลึกลงไปเนื้อสาร การแก้ไขเพื่อลดการสูญเสียค่าทำได้โดยเลือกการใช้เซลล์ที่มีความหนาที่เหมาะสม เช่น ประมาณ 300 ไมครอน (Micron) ก็เพียงพอที่จะดูดกลืนโฟตอนที่มีพลังงานสูงกว่า  $E_g$

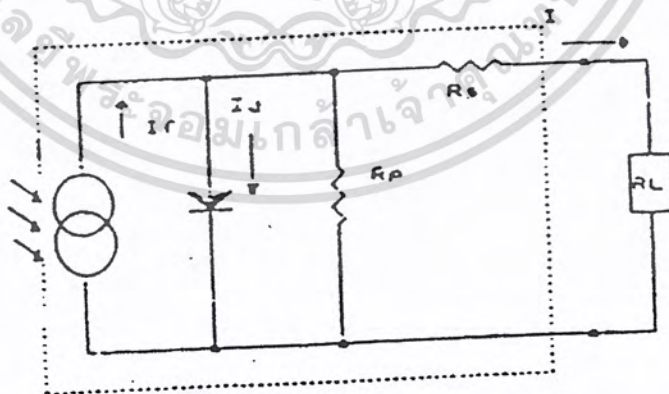
ในกรณีที่สองเกิดขึ้นเนื่องจากการสะท้อนกลับที่ผิวหน้าของเซลล์ สามารถลดการสูญเสียได้ โดยการฉาบผิวด้วยสารต้านการสะท้อน ( $\cong 1000$  อังสตรอม) เช่น  $SiO_2$ ,  $SiO$  และ  $Ta_2O_5$  กล่าวคือสามารถลดการสูญเสียได้ต่ำกว่า 10 เปอร์เซ็นต์ ตลอดสเปกตรัมทั้งหมดเมื่อฉาบเพียง 1 ชั้น และต่ำกว่า 4 เปอร์เซ็นต์ สำหรับการฉาบ 2 ชั้น

กรณีที่สำคัญที่สุดเพราะมันแสดงถึงประสิทธิภาพของเซลล์ การสูญเสียผลมาจากเทคโนโลยีที่เกี่ยวข้องกับการออกแบบเซลล์เนื่องจากการแปรผันของ ส.ป.ส. การดูดกลืนขึ้นกับสเปกตรัมสุริยะ คู่อิเล็กตรอนหลุมมักจะเกิดที่ระยะห่างจากชั้นของการพร่องมาก พายุที่เกิดขึ้นที่ระยะห่างจากรอยต่อมากกว่าความยาวแห่งการแพร่จะกลับรวมตัวกัน ความยาวแห่งการแพร่ขึ้นอยู่กับค่าชีวิตและมีค่าได้สูงถึงร้อยไมครอน นอกจากนี้ชั้นแห่งการแพร่ของรอยต่อพี-เอ็น(P-N)ที่ถูกโด๊ป(Dope)อย่างหนักจะมีความยาวแห่งการแพร่ต่ำ ถ้าจะประมาณอย่างหยาบๆ ตำแหน่งที่เหมาะสมของรอยต่อควรอยู่ลึกประมาณ  $t = 1/\alpha$  จากผิวหน้าของเซลล์

### 1.2.1 ความสัมพันธ์ระหว่างกระแสและแรงดันของเซลล์แสงอาทิตย์

ความสัมพันธ์ระหว่างกระแสและแรงดันของเซลล์แสงอาทิตย์ โดยทั่วไปสามารถเขียนเป็นกราฟ ดังรูปที่ 2.6 จะเห็นได้ว่าขณะเซลล์ได้รับแสง เซลล์จะสามารถจ่ายกระแสได้มากที่สุดเมื่อเซลล์ถูกัดวงจรซึ่งมีค่ากระแสขณะปิดวงจร (Short Circuit Current =  $I_{sc}$ ) โดยทั่วไปสำหรับเซลล์เดี่ยวแล้วขนาดของกระแสไฟฟ้าัดวงจรจะมีค่าไม่เกิน 25 แอมป์

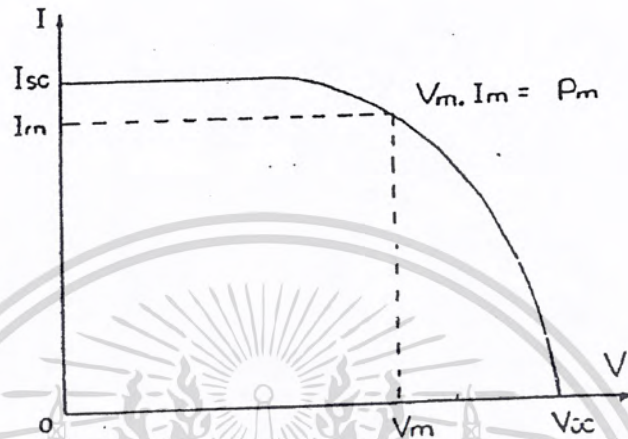
เซลล์จะสามารถจ่ายแรงดันไฟฟ้าได้มากที่สุด เมื่อเซลล์ถูกเปิดวงจรออกซึ่งมีค่าเท่ากับแรงดันขณะเปิดวงจร (Open Circuit Voltage :  $V_{oc}$ ) กระแสที่เกิดจากเซลล์ขณะที่ได้รับแสงนี้ถูกเรียกว่า “กระแสไฟฟ้าแสง” (Photo Current) สำหรับเซลล์เดี่ยวจะมีค่า  $V_{oc}$  ไม่เกิน 0.6 โวลต์ ทั้งนี้เนื่องจากค่าศักดาไฟฟ้าที่คร่อมแผงขึ้นอยู่กับการนำเซลล์มาต่อแบบอนุกรมเพื่อเพิ่มศักดาไฟฟ้าให้เหมาะสมกับการประยุกต์ไปใช้งานจริง



รูปที่ 2.7 วงจรพื้นฐานของเซลล์แสงอาทิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรเราเปลี่ยนค่าความต้านทานไปเรื่อยๆ โดยที่แต่ละครั้งในการเปลี่ยนค่าความต้านทานให้บันทึกค่าศักดาที่ตกคร่อมตัวเซลล์แสงอาทิตย์ และค่ากระแสที่ไหลในวงจรเมื่อนำมาเขียนกราฟ ดังรูปที่ 2.8



รูปที่ 2.8 ความสัมพันธ์ระหว่างกระแสและแรงดัน

โดยที่

$$I = I_o [\exp(V_\infty / mV_t) - \exp(V / mV_t)]$$

$V_t$  = THERMAL VOLTAGE =  $K_q / T$   
 $K$  = BOLTZMAN CONSTANT  
 $q$  = ELECTRON CHARGE  
 $T$  = KELVIN DEGREE  
 $V_\infty$  = OPEN CIRCUIT VOLTAGE  
 $I_o$  = LEAKAGE CURRENT  
 $M$  = CORRECTION FACTOR

ต่อไปจะพิจารณาถึงค่าพารามิเตอร์ที่สำคัญ ของเซลล์แสงอาทิตย์ที่สามารถหาได้จากกราฟศักดาไฟฟ้า และกระแสไฟฟ้า โดยจะแยกพิจารณาทีละตัวดังต่อไปนี้

1. ขนาดของศักดาไฟฟ้าเปิดวงจร ( $V_\infty$ ) คือขนาดของศักดาไฟฟ้า ขณะที่ความต้านทานมีค่าเป็นอนันต์ ( $R_L = \infty$ ) แยกพิจารณาดังนี้
  - สำหรับเซลล์แสงอาทิตย์เซลล์เดี่ยวจะมีค่า  $V_\infty$  ไม่เกิน 0.6 โวลต์ ทั้งนี้เนื่องจากค่าศักดาไฟฟ้าที่ตกคร่อมตั้งเซลล์ก็คือ ค่าความต่างศักย์ของรอยต่อพี-เอ็น (P-N) นั้นเอง
  - สำหรับเซลล์แสงอาทิตย์ที่เป็นแผงขึ้นอยู่กับการนำเซลล์มาต่อกันแบบอนุกรม เพื่อเพิ่มศักดาไฟฟ้าให้เหมาะสมกับการประยุกต์ไปใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขนาดของกระแสไฟฟ้าขณะลัดวงจร( $I_{sc}$ ) มีลักษณะทำนองเดียวกันกับ  $V_{oc}$  โดยทั่วไปสำหรับ เซลล์เดี่ยวแล้วขนาดของกระแสไฟฟ้าลัดวงจรจะมีค่าไม่เกิน 2.5 แอมป์(Amps)

2. กำลังไฟฟ้าสูงสุด ( $P_m$ ) หาได้จากตำแหน่งของกราฟที่ได้ค่ากำลังไฟฟ้าสูงสุด และค่าศักดาไฟฟ้ากับกระแสไฟฟ้าที่จุดนี้ก็คือ จุด  $V_m$  และ  $I_m$  ตามลำดับ เพราะฉะนั้น เราสามารถเขียนสมการของกำลังไฟฟ้าสูงสุดได้ดังนี้

$$P_m = V_m \cdot I_m$$

3. ฟิลล์แฟกเตอร์(Fill Factor) หาได้จากความสัมพันธ์ ดังนี้คือ

$$FILL\ FACTOR = P_m / P_o$$

โดยที่  $P_m = V_m \cdot I_m$

$$P_o = V_{oc} \cdot I_{sc}$$

4. ประสิทธิภาพของเซลล์(Efficiency) หาได้จากสมการต่อไปนี้

$$EFFICIENCY = \frac{\text{พลังงานไฟฟ้าสูงสุดที่ได้จากเซลล์ (mW)}}{\text{พลังงานที่ได้จากแสง (mW/cm}^2\text{)}} \cdot 100\%$$

โดยทั่วไปแล้วจะคิดเทียบจากความเข้มของแสงอาทิตย์ที่ระดับน้ำทะเล ซึ่งมีขนาดเท่ากับ  $100\text{ mW/cm}^2$

### 1.2.2 ความสัมพันธ์ระหว่างความเข้มของแสงอาทิตย์และอุณหภูมิ

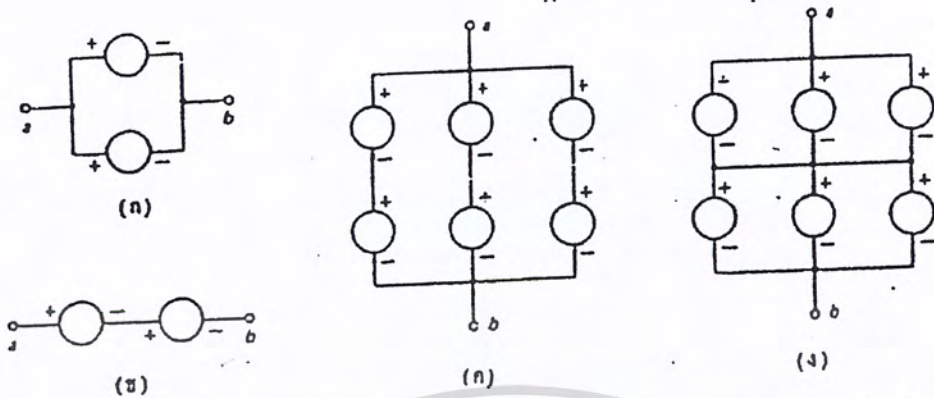
หลายคนมักคิดถึงแสงทำน้ำร้อนและคิดว่า สำหรับแผงเซลล์แสงอาทิตย์นั้นยิ่งร้อนยิ่งดีแต่จริงๆ แล้วประสิทธิภาพของแผงเซลล์แสงอาทิตย์จะลดลงเมื่ออุณหภูมิสูงขึ้น ดังนั้นในการออกแบบการใช้เซลล์แสงอาทิตย์จะต้องเผื่อไว้สำหรับความร้อน

เมื่ออุณหภูมิสูงขึ้นจะเกิดปฏิกิริยา 2 ชนิดขึ้นภายในตัวเซลล์แสงอาทิตย์ พวกอะตอมในคริสตอล(Crystal Lattice) จะตั่นสะเทือนแรงขึ้นเมื่อมีความร้อนสูงขึ้น ดังนั้นในการที่อิเล็กตรอน (Electron) จะหลุดออกมาที่ใช้พลังงานแสงอาทิตย์น้อยลงได้ ก็หมายความว่าในแสงแดดที่มีความเข้มเท่ากันในอุณหภูมิสูงกว่าแต่พร้อมกันนั้นพวกอิเล็กตรอน (Electron) และโฮล(Hole) จะมีพลังงานมากขึ้นที่จะข้ามแดนและวิ่งในทางตรงข้ามซึ่งจะมีผลให้กระแสไฟฟ้าลดลง ในเวลาเดียวกันเมื่อมีกระแสไฟฟ้าแบบลัดวงจรเราจะได้กระแสไฟฟ้ามากกว่าตอนที่แสงยังมีความเย็นอยู่แต่เมื่อมีโหลด(Load) ที่มีความต้านทานมากขึ้นจะมีการสะสมประจุไฟฟ้าในตัวเซลล์แสงอาทิตย์ ซึ่งมีผลทำให้แรงดันไฟฟ้าลดลงและกระแสไฟฟ้าก็จะลดลงด้วย

### 2.3 การต่อเซลล์แสงอาทิตย์

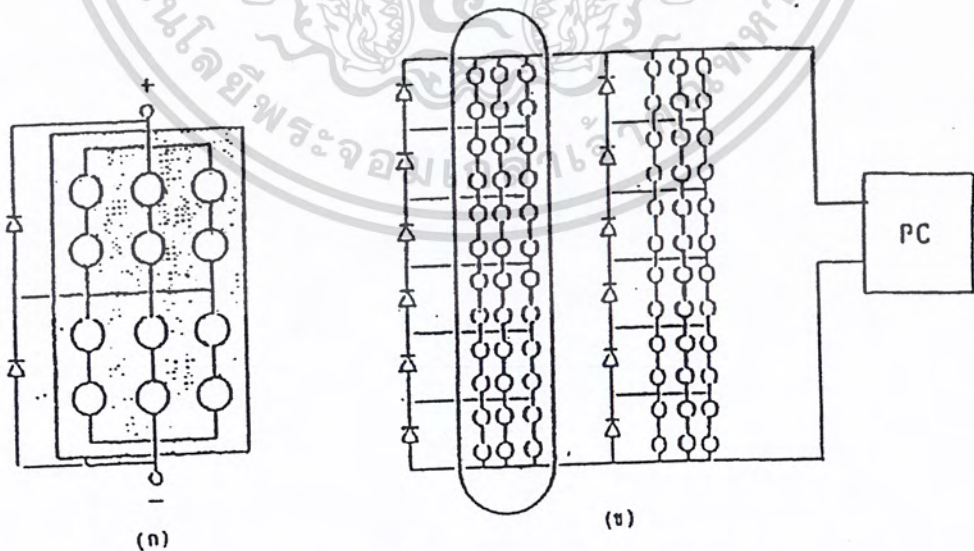
เซลล์แสงอาทิตย์แต่ละตัวมีแรงดันไฟฟ้าเพียง 0.5 โวลต์ (สำหรับเซลล์แสงอาทิตย์ที่ทำจากซิลิกอน(Silicon)) และ 1 โวลต์(สำหรับเซลล์แสงอาทิตย์ที่ทำจากแกเลียมอาเซไนด์) และกำลังไฟฟ้าที่เซลล์แสงอาทิตย์ผลิตขึ้นได้ขึ้นอยู่กับปริมาณความเข้มของแสง ในกรณีใช้ระบบเซลล์แสงอาทิตย์ด้วยแผงเซลล์แสงอาทิตย์(Solar Panels) เพียงแผ่นเดียว ทำได้โดยจัดกลุ่มแถวลำดับ(Arrays) ซึ่งประกอบด้วยแผงเซลล์จำนวนหนึ่งซึ่งมีแรงดันและกำลังไฟเท่าๆ กันทุกแผงในการใช้ประโยชน์เขาจะออกแบบมอดูล(Modules) เซลล์ๆตามที่ต้องการใช้งาน เช่น โมดูล(Modules)ที่มีแรงดันมาตรฐาน 1.5 V, 6 V, 12 V, 24 V, และ 48 V เป็นต้น ถ้าต้องการกำลังไฟฟ้าจำเพาะขนาดหนึ่งก็อาจนำมอดูล(Modules)จำนวนหนึ่งที่พอเหมาะมาต่อในรูปแบบอนุกรม/ ขนาน(หรือขนาน/ อนุกรม) ก็เพื่อการใช้งานที่เหมาะสมกับโหลด(Load) โดยอาศัยหลักการคือ ถ้าต้องการเพิ่มแรงดันไฟฟ้าก็ต่อเซลล์แบบอนุกรม และถ้าต้องการกระแสต่างๆ ก็ต่อเซลล์ๆแบบขนานซึ่งคล้ายกับการต่อแบตเตอรี่ แต่การต่อเซลล์ในรูปแบบอนุกรม/ ขนานจะต้องคำนึงถึงข้อจำกัดบางประการ คือ เซลล์ๆบางตัวเกิดชำรุด(เซลล์มีการเปิดหรือลัดวงจร) หรือเกิดเงบังเซลล์บางส่วนของเซลล์ ตัวอย่างเช่น เซลล์ให้แรงดัน 0.5 V กระแส 2 A นำเซลล์ 200 ตัวต่ออนุกรมเป็น 1 สตริงค์(String) ได้แรงดัน 100 V และต่อสตริงค์(String)นี้ขนานกัน 50 สตริงค์(String) จะได้กระแส 100 A รวมได้กำลังไฟฟ้า 10,000 W ในทำนองกลับกันถ้าต่อเซลล์ 50 ตัวขนานกันเป็น 1 ชับโมดูล(Sub Modules) ได้กระแส 100 A ต่อ 200 ชับโมดูล(Sub Modules) อนุกรมกันได้แรงดัน 100 V รวมได้กำลังไฟฟ้า 10,000 W เช่นเดียวกันกับวิธีแรก ในทางปฏิบัติแล้วการต่อเซลล์ๆด้วยเทคนิคต่างกันจะให้ผลต่างกันโดยเฉพาะเมื่อเกิดปัญหาเงบังหรือเซลล์ที่ส่วนใดส่วนหนึ่งในแถวลำดับเกิดชำรุด

เพื่อความเข้าใจในแนวเดียวกันในการแยกชื่อส่วนต่างๆ ในวงจรที่มีเซลล์ๆ ต่อแบบอนุกรมและขนาน ให้ดูดังรูปที่ 2.9 ชุดของเซลล์ๆที่ต่อในรูปที่ 2.9(ค) เมื่อนำมาต่ออนุกรมเพิ่มขึ้นจำนวนหนึ่งจนได้แรงดันมาตรฐานดังที่กล่าวมาแล้ว เรียกว่า มอดูล(Modules) จัดเข้าแผงได้ดังรูปที่ 2.9(ค) ก็เช่นเดียวกันเซลล์ๆ จำนวนหนึ่งต่อขนานกันเรียกว่า ชับโมดูล(Sub Modules) เอาชับโมดูล(Sub Modules) จำนวนหนึ่งต่ออนุกรมกันจนได้แรงดันมาตรฐาน เรียกว่า มอดูล(Modules) หรือ สตริง (String)



รูปที่ 2.9 การต่อเซลล์แสงอาทิตย์แบบขนานและแบบอนุกรม (ก) เซลล์ 2 ตัวต่อขนาน (ข) เซลล์ 2 ตัวต่ออนุกรม (ค) การต่อเซลล์อนุกรม/ขนาน, สามสตริงค์(String)ขนานกันในแต่ละชั้น สตริงค์ มี 2 เซลล์(ต่ออนุกรม)(ง) การต่อเซลล์ ขนาน/อนุกรม 2 ชั้นโมดูล(Sub Module) มี 3 เซลล์ต่อขนานกัน

ตัวอย่างการต่อเซลล์แบบอนุกรม/ขนาน แสดงเป็น โมดูลและวงจรกิ่ง(Branch Circuit) ในรูปที่ 2.10(ก) โมดูลตัวอย่างนี้ประกอบด้วย 3 สตริงขนานกัน 2 บล็อกอนุกรม 2 เซลล์ ต่อชั้นสตริง, 2 ไดโอดต่อโมดูล ส่วนรูปที่ 2.10(ข) เป็นวงจรกิ่งที่ต่อเสริมเข้าสู่ระบบแถวลำดับ ประกอบด้วย 3 สตริงขนานกัน 6 บล็อกอนุกรม 2 เซลล์ ต่อชั้นสตริงทุกบล็อกมีไดโอดเบี่ยงคล่อม



รูปที่ 2.10 การต่อเซลล์แสงอาทิตย์แบบอนุกรม/ขนาน (ก)โมดูล (ข)วงจรกิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3.1 การไบแอสตรงของเซลล์แสงอาทิตย์ (Forward Bias of Solar Cell)

เซลล์<sup>n</sup> ที่ถูกบังเงาจะถูกไบแอสตรงถ้ามีเซลล์<sup>n</sup> อีกจำนวนหนึ่ง(ได้รับแสงและผลิตกำลังไฟอยู่) ต่อขนานกับตัวเซลล์<sup>n</sup> ที่ถูกบังเงาดังรูปที่ 2.11(ก) ตามรูปสมมุติแยกซับมอดูล(Sub Modules) ออกมาจาก แถวลำดับดังรูปที่ 2.11 (ข) กระแสทั้งหมดที่ผลิตจากเซลล์<sup>n</sup> (ต่อขนาน) ที่ถูกแสงจะผ่านเข้าไปยังเซลล์<sup>n</sup> ตัวที่ถูกบังเงาเหตุการณ์นี้มักเกิดในตอนซ่อมบำรุง หรือเปลี่ยนเซลล์<sup>n</sup> ในแผงกลางแดด จากวงจรสมมุติดังรูปที่ 2.11(ค)เซลล์<sup>n</sup> ตัวถูกเงาบังมีลักษณะคล้ายไดโอดธรรมดา ( $I_{sc} = 0$ ) สมมุติมีเซลล์<sup>n</sup> เหมือนกัน  $n$  ตัวต่อขนานกันแต่ละตัวที่ถูกแสงให้กระแส  $I_{sc} - I_D$  ถ้าเซลล์<sup>n</sup> 1 ตัวถูกเงาบังมีค เขียนสมการกระแสวงจรนี้ได้เป็น

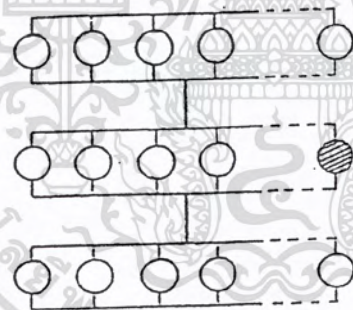
$$(n - 1) (I_{sc} - I_D) = I$$

โดย  $I_{sc}$  เป็นกระแสลัดวงจรของเซลล์<sup>n</sup> ที่ถูกแสง

$I_D$  เป็นกระแสในตัวไดโอด

และ  $I$  เป็นกระแสผ่านเซลล์<sup>n</sup> ตัวที่ถูกเงาบัง

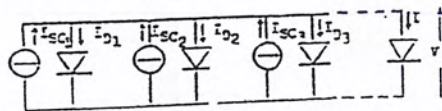
ถ้าเซลล์<sup>n</sup>  $n$  ตัวเหมือนกันทุกประการ เซลล์<sup>n</sup> ตัวที่ถูกเงาบังจะมี  $I = I_D$  เพราะว่าแรงดัน  $V$  ของไดโอดทุกตัวเท่ากันและให้กระแส



(ก)



(ข)



(ค)

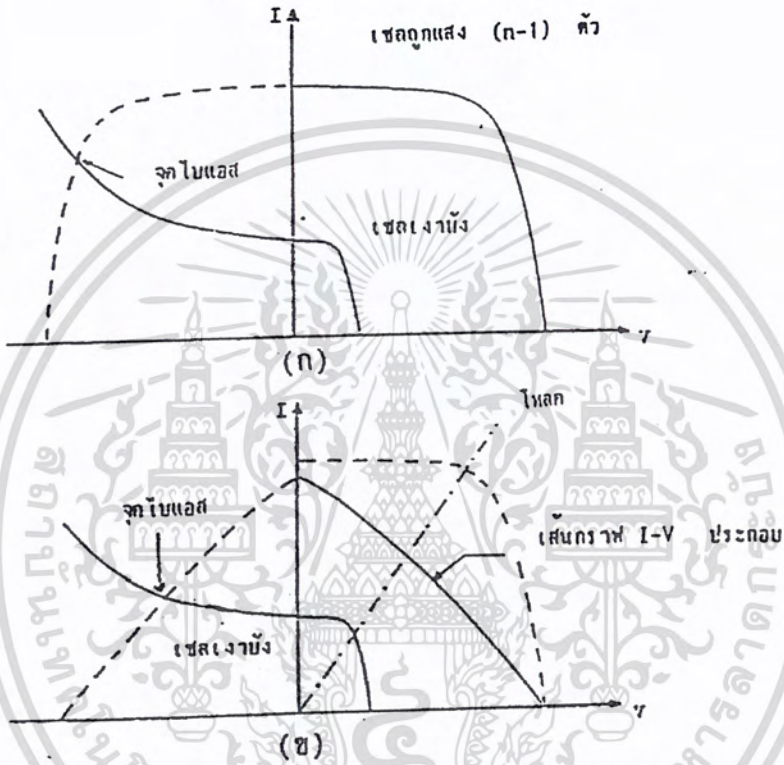
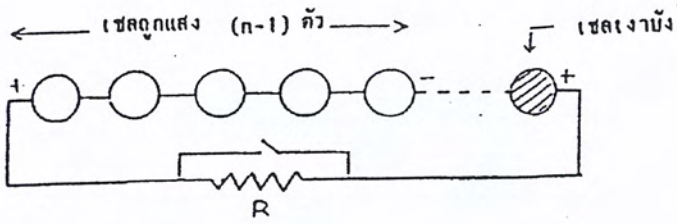
รูปที่ 2.11 (ก)เซลล์<sup>n</sup> ต่อขนาน/อนุกรม (ข)การไบแอสตรงของเซลล์<sup>n</sup> เงาบัง 1 ตัว ใน 1 แถว ในแนวขนาน(ค)วงจรสมมุติของเซลล์<sup>n</sup>ต่อขนานในแนวแถวเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 1.3.2 การไบแอสกลับของเซลล์แสงอาทิตย์ (Reverse Bias of Solar Cell)

การไบแอสกลับของเซลล์ มักทำความเสียหายแก่เซลล์ (ผลที่ตามมาอาจทำให้เซลล์ ทั้งหมดในแผงเสื่อมคุณภาพ) เนื่องจากเกิดความร้อนในตัวเซลล์ สูงเกินไปดังรูปที่ 2.11 กราฟที่ตรงกับปรากฏการณ์ในกรณีการต่อเซลล์ ตัวแบบอนุกรมง่าย ๆ ดังรูปที่ 2.11(ก) ในภาวะลัดวงจรดังรูปที่ 2.11(ข) ในภาวะมีโหลด(Load) มาเกี่ยวข้อง เมื่อเซลล์ 1 ตัวมีกระแสต่างจากเซลล์ ตัวอื่นที่ต่ออนุกรมอยู่อาจมีสาเหตุมาจากการถูกเงาบังหรือเกิดการชำรุด เช่น กริด(Grid)แตกหัก เป็นต้น สิ่งเหล่านี้ทำให้มีการสิ้นเปลืองกำลังในตัวเซลล์ เนื่องจากแรงดันของเซลล์ อื่นๆ จะไปไบแอสกลับ(Reverse Bias) ต่อเซลล์ ตัวนั้น จุดไบแอสของเซลล์ ตัวที่มีปัญหาได้จากจุดตัวระหว่างเส้นลักษณะเฉพาะ I-V กลับของมันกับเงาลักษณะเฉพาะตรงของ I-V อื่นที่ต่ออนุกรมอยู่และ โหลด(Load)ภายนอก

ในภาวะลัดวงจรเงาเส้น I-V ที่กล่าวถึงคือเส้น I-V ของเซลล์ (n-1) ตัว ส่วนในกรณีมี โหลด(Load) ต่ออนุกรมอยู่จะต้องคำนวณหาเงาของเส้น I-V โดยเอาแรงดันที่ตกคร่อมโหลด(Load) หักออกจากเส้น I-V เดิมเสียก่อนดังรูปที่ 2.11 ผลร้ายจากภาวะลัดวงจรเพราะว่าแรงดันรวมทั้งหมดของเซลล์ ที่ถูกแสงจะไปไบแอสกลับ(Reverse Bias) เซลล์ ตัวเงาบัง กำลังสิ้นเปลืองอาจสูงมาก ดังนั้นในแถวลำดับแรงดันสูง(High Voltage Arrays) จึงควรระมัดระวังการออกแบบมอดูล(Modules)ให้มีการป้องกันที่เหมาะสมเพื่อความปลอดภัยของเซลล์ขณะทำงาน

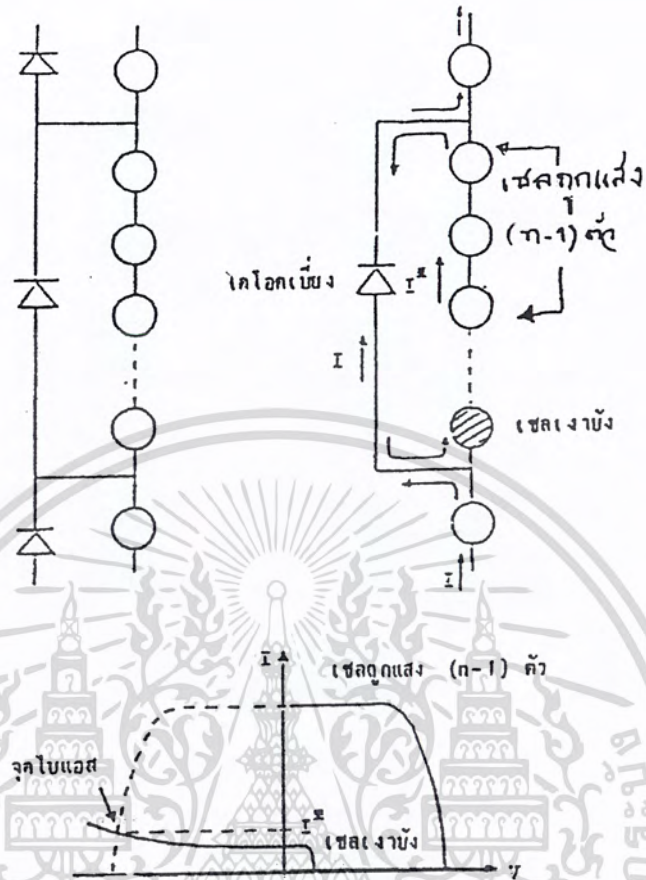


รูปที่ 2.12 การไบอัสกลับของเซลล์แสงอาทิตย์ 1 ตัวที่อยู่ในสตริง  
 (ก) การแสดงกราฟเพื่อหาจุดไบอัสในกรณีลัดวงจร  
 (ข) เช่นเดียวกับ (ก) แต่มีโหนดด้วย

### 2.3.3 การต่ออนุกรมเซลล์ฯ เดียวในหนึ่งสตริง (String)

ถ้าเซลล์ฯ ของมอดูล (Modules) ต่อในลักษณะเซลล์ฯ เดี่ยวอนุกรมกัน เกณฑ์เพื่อให้เกิดความปลอดภัยในการทำงานของเซลล์ฯ คือจำกัดจำนวนเซลล์ฯ ที่ต่ออนุกรมจำนวนหนึ่งซึ่งให้แรงดันรวมสูงสุดต่ำกว่าแรงดันพังของเซลล์ฯ ดังนั้นเซลล์ฯ เงาบังจึงไม่มีโอกาสที่จะรับแรงดันสูงถึงขนาดแรงดันพังแน่นอน ถ้าจำเป็นต้องมีแรงดันออกสูงกว่าก็อาจทำได้โดยใช้ไดโอดเบี่ยง (Bypass Diode) ต่อคล่อม (ขนาน) เซลล์ฯ  $n$  ตัวที่ต่ออนุกรมอยู่ดังรูปที่ 2.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



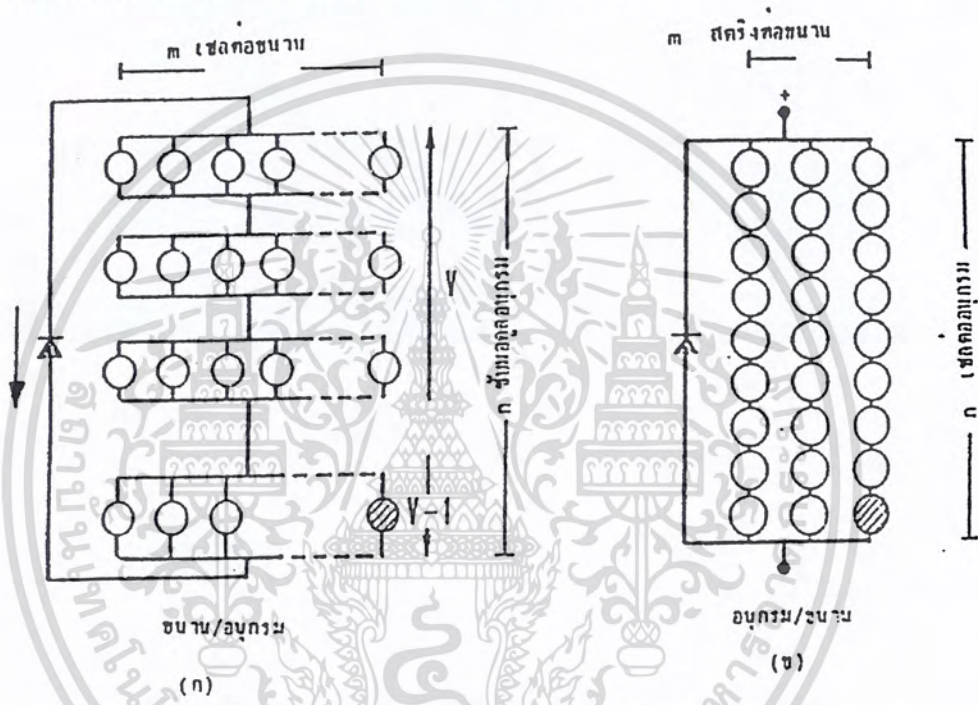
รูปที่ 2.13 เซลล์เดียวต่ออนุกรมพร้อมด้วยไดโอดเบี่ยง

ดังรูปที่ 2.13 การต่อให้อยู่ในลักษณะไดโอด(Diode) ถูกไบแอสกลับ(Reverse Bias) ในขณะทีเซลล์ฯ ทุกตัวกำลังทำงานในสภาวะปกติ เมื่อเซลล์ฯ ตัวใดถูกเงาบัง(หรือชำรุด) กระแส  $I$  ที่ผลิตได้ต่ำมาก มันจะถูกไบแอสกลับ(Reverse Bias) จากแรงดันที่ผลิตจากเซลล์ฯ อื่นๆ ที่ต่ออยู่ในช่วงที่มีไดโอด(Diode) เบี่ยงคล่อมอยู่ ขณะเดียวกันไดโอดนี้จะถูกไบแอสตรงด้วยแรงดันเดียวกันและมีกระแส  $I$  ไหลเพียงไปผ่านไดโอด(Diode) กระแส  $I$  นี้เกิดจากเซลล์ฯ ที่อยู่นอกบ่วง(Loop) ของไดโอด(Diode) ตัวนี้ กรณีนี้ไดโอด(Diode) ประพฤติตัวเป็นวงจรลัดต่อเซลล์ฯ ภายในบ่วงไดโอด(Diode Loop) ดังนั้นจะหาจุดไบแอส(Bias) ของเซลล์ฯ เงาบัง ได้ด้วยการสร้างกราฟดังรูปที่ 2.13 ไดโอด(Diode) เบี่ยงเป็นตัวจำกัดแรงดันไบแอสกลับ(Reverse Bias) ของเซลล์ฯ เงาบังเพราะเซลล์ฯ ที่ต่ออนุกรมซึ่งเป็นตัวการในการไบแอสกลับ(Reverse Bias) เป็นเซลล์ที่อยู่ในบ่วงไดโอด(Diode Loop) เท่านั้นเซลล์ฯ ที่อยู่ข้างนอกไม่เกี่ยว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การต่อขนาน/อนุกรมของเซลล์ฯ ในสตริง (String)**

ในการต่อเซลล์ฯ ขนาน  $m$  ตัว ( 1 ชั้บมอดูล (Sub Module)) และต่ออนุกรม  $n$  ชั้บมอดูล (Sub Module) ถ้าเซลล์ 1 ตัวถูกเงาบัง ความรุนแรงของการไบแอสกลับ (Reverse Bias) ต่อตัวมันจะน้อยเพราะว่าเซลล์ฯ ตัวอื่นทุกตัวที่ต่อขนานกับมันจะต้องถูกแรงดันไบแอส (Bias) อันเดียวกัน ในกรณีนี้เซลล์ฯ ตัวอื่นๆ (ที่ถูกแสง) จะขนานกันจะสิ้นเปลืองกำลังสูงกว่าเซลล์ฯ ตัวถูกเงาบังเสียอีก เพราะที่แรงดันเดียวกันมันจำเป็นต้องเฉลี่ยกันรับภาระกระแสเต็มที่ดังรูปที่ 2.13(๑)



รูปที่ 2.14 รูปแบบการเชื่อมต่อเซลล์ฯ เป็นมอดูลหรือ สตริง  
 (ก) มอดูลของเซลล์ฯ ที่ต่อขนาน/อนุกรม  
 (ข) การต่อเซลล์ฯ แบบอนุกรมขนาน

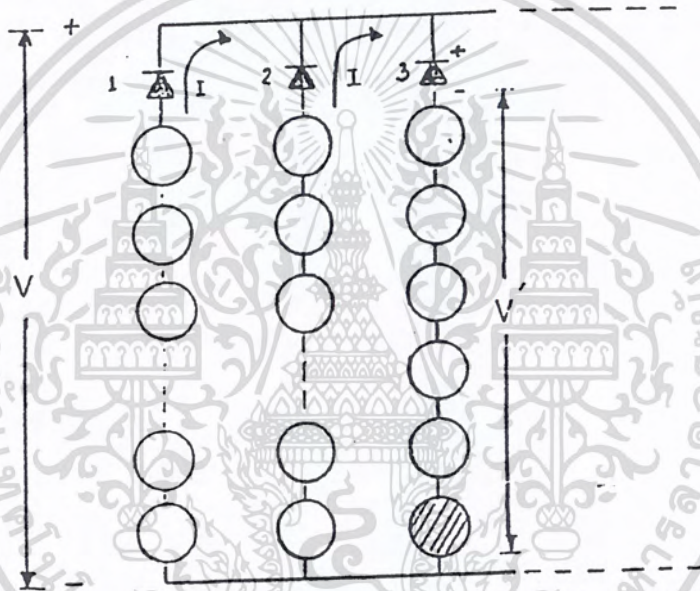
สมมุติต่อไอโอด (Diode) เบียงคล่อม  $n$  ชั้บมอดูล (Sub Module) ที่อนุกรมกัน ขณะนี้กำลังพิจารณาในแง่เมื่อเกิดภาวะการไบแอสกลับ (Reverse Bias) สำหรับเซลล์ฯ เงาบัง 1 ตัวในกลุ่มเซลล์ฯ ขนาน (ในชั้บมอดูล (Sub Module) อันหนึ่ง)

**หมายเหตุ** ชั้บมอดูล (Sub Module) ที่มีเซลล์ฯ เงาบังจะถูกไบแอสกลับ (Reverse Bias) เมื่อชั้บมอดูล (Sub Module) ที่เหลือซึ่งอยู่ในสตริง (String) อนุกรมเดียวกันพยายามดันกระแสซึ่งมากกว่าให้ผ่านชั้บมอดูล (Sub Module) ที่มีเซลล์ฯ เงาบัง กระแสสูงกว่า  $I_{SC}$  ของมันที่ควรจะมีตามปกติ สำหรับไดโอด (Diode) เบียงมันจะถูกไบแอสตรง (Forward Bias) ทันทีที่ชั้บมอดูล (Sub Module) นี้

ถูกไบแอสกลับ (Reverse Bias) ถึงยังกระแสไม่ให้อ่านสตริง (String) นี้  
 เอกสารถูกไบแอสกลับ (Reverse Bias) ถึงยังกระแสไม่ให้อ่านสตริง (String) นี้ เมื่อผู้ผลิตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.4 รูปแบบการต่อเซลล์ฯ อย่างอนุกรม/ขนาน

ไดโอด(Diode) ขณะนำกระแสจะแยกสตริง(String) ( m สตริง(String)) ออกจากกันเพราะแต่ละสตริง(String) ขั้วทั้งสองของมันลัดวงจร ดังนั้นการวิเคราะห์จะใช้วิธีการคล้ายกับกรณีสตริง(String) ที่มีเซลล์ฯ เดี่ยวต่ออนุกรมกันพร้อมกับมีไดโอด(Diode) เบี่ยงหนึ่งตัว ในการใช้งานจะมีไดโอดกีดกัน(Blocking Diode) ต่ออนุกรมที่ขั้วของสตริง(String) แต่ละชุด ลักษณะการต่อให้ไดโอด(Diode) ถูกไบแอสตรง(Forward Bias) ขณะใช้งานปกติ ถ้าเซลล์ฯ หนึ่งตัวในสตริง(String) ใดชำรุดหรือเงาบัง เช่นในสตริง(String) ที่ 3

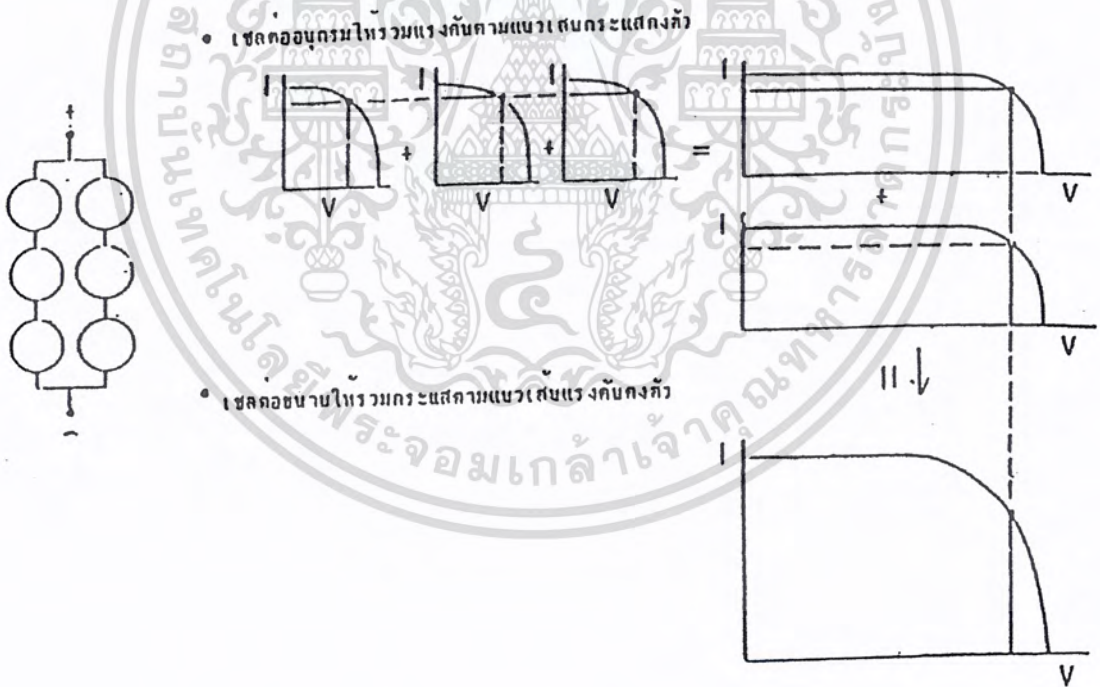


รูปที่ 2.15 การต่อเซลล์อนุกรม/ขนานแต่ละสตริง(String)มีไดโอดกีดกันอนุกรมอยู่

แรงดันคล่อมเซลล์ฯ ในสตริง(String) 3 เป็น  $V < V$  ไดโอด(Diode) 3 จะถูกไบแอสกลับ(Reverse Bias) จึงป้องกันไม่ให้กระแสจากสตริง(String) อื่นไหลเข้ามายังสตริง(String) นี้ เท่ากับแยกสตริงนี้ออกไปจากแถวลำดับเซลล์ฯ (คล้ายกับสตริง(String) นี้วงจรเปิดเมื่อไดโอด(Diode) 3 ถูกไบแอสกลับ(Reverse Bias)ต่อไปนี้จะใช้รูปแสดงพฤติกรรมต่างๆ ของเซลล์ฯ ที่ต่อในรูปแบบอนุกรม/ขนาน

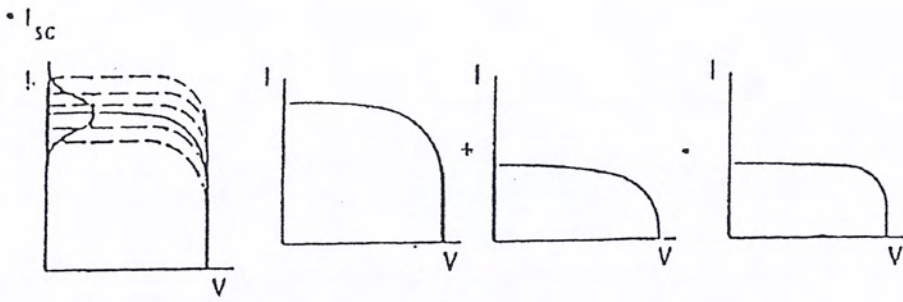
### 2.3.5 ผลของจุดร้อนในเซลล์ฯ ที่ขนาน (Hot Spot)

จากการตั้งสมมติฐานว่าเซลล์ฯทุกตัวที่ขนานกันมีลักษณะเฉพาะ I-V เหมือนกันทุกประการ แต่ที่จริงแล้วถึงแม้เซลล์ฯจากกระบวนการผลิตเดียวกันก็ยังมีแรงดันพังแตกต่างกันไป สิ่งนี้เป็นปัญหาทำให้เกิดปรากฏการณ์จุดร้อน(Hot Spot) ขึ้นได้ สำหรับการต่อเซลล์ฯ ขนาน/อนุกรม ชั้บมอดูล(Sub Modules) ใดถูกไบแอสกลับเนื่องจากมีเซลล์ฯ บางตัวถูกเงาบัง(หรือชำรุด) เซลล์ฯ ดี (หมายถึงเซลล์ฯ ที่ถูกแสง) ทุกตัวที่ขนานอยู่จะต้องรับกระแสสูงขึ้นกว่า  $I_{sc}$  ตามปกติของมัน ถ้าเซลล์ฯ ตัวใดตัวหนึ่งมีค่าแรงดันพังต่ำกว่าตัวอื่นเมื่อไบแอสกลับเพิ่มขึ้นมันจะต้องรับภาระกระแสทั้งหมดที่ใหญ่ผ่านชั้บมอดูล(Sub Modules) นี้ ทำให้เกิดกำลังสิ้นเปลืองอย่างมากร้อนจนไหม้ และอาจทำให้เกิดความเสียหายแก่เซลล์ฯ ทั้งแผงกรณีที่เราร้ายยิ่งคือเมื่อเกิดเงาบังเซลล์ฯ ทุกตัวที่ต่อขนานกันในชั้บมอดูล(Sub Modules) หนึ่งของสตริง(String) เซลล์ฯ ที่มี  $V_{BR}$  สูงกว่าจะมีกระแสผ่านน้อยมากเมื่อเกิดการไบแอสกลับ(Reverse Bias) ต่อชั้บมอดูล(Sub Modules)นี้ ขณะที่เซลล์ฯ ที่มี  $V_{BR}$  ต่ำสุดตัวเดียวต้องรับกระแสเกือบทั้งหมด



รูปที่ 2.16 กราฟลักษณะเฉพาะสำหรับเซลล์ต่ออย่างอนุกรม/ขนาน ในกรณีทุกตัวเหมือนกันทุกประการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

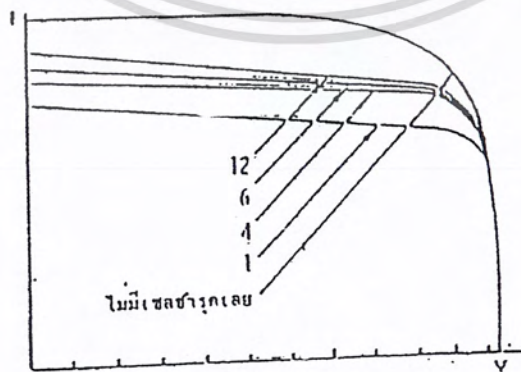
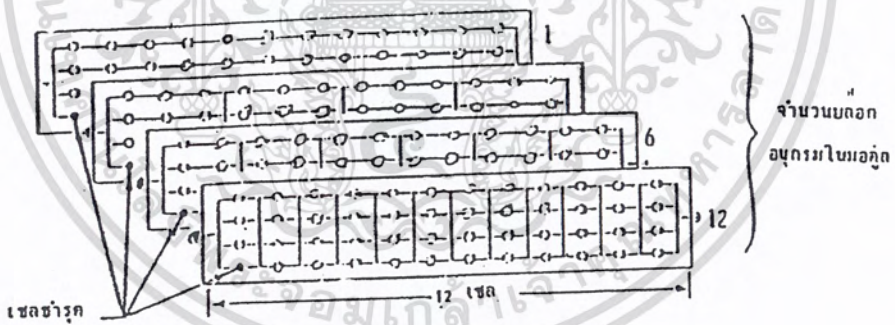


ผลของความไม่คู่ควรที่รุนแรงแสดงออกที่เส้นกระแสกลับ



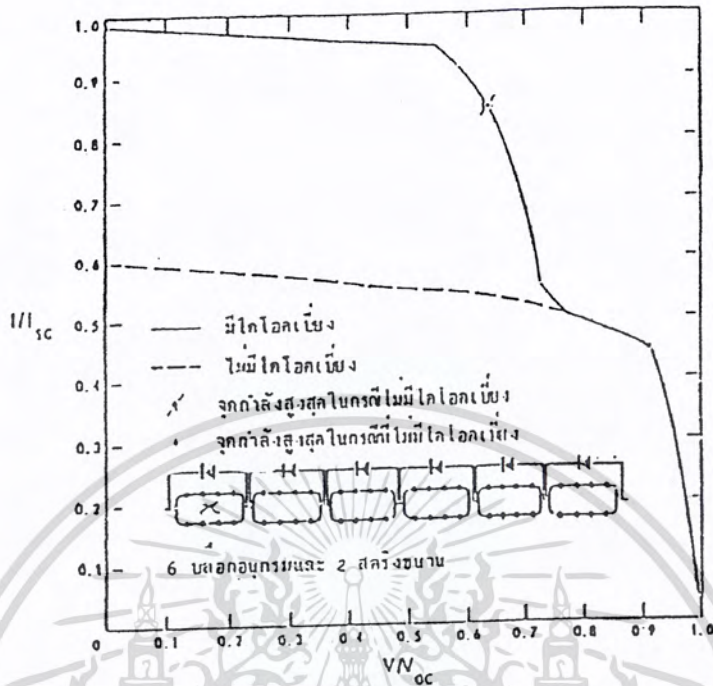
ผลของความไม่คู่ควรไม่รุนแรงกว่าในกรณีที่มีกระแสแตกต่างใน  $I_{sc}$

รูปที่ 2.17 เซลล์ไม่คู่ควรกันต่ออนุกรมเกิดปัญหาการสูญเสียกำลังจำลองโดยใช้การกระจายตัวขององ



รูปที่ 2.18 ผลของการต่อเซลล์แบบอนุกรม/ขนานที่มีการต่อมอดูลซึ่งมีเซลล์ชำรุด 1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 กราฟลักษณะเฉพาะ I-V สำหรับกรณีเซลล์ฯ จำนวน 1 ตัว และมีไดโอดเบี่ยง

#### 2.4 ข้อจำกัดบางประการต่อเซลล์ฯ ในแผงเซลล์แสงอาทิตย์ (Solar Panel)

การสร้างเครื่องกำเนิดไฟฟ้าขนาดใหญ่จากเซลล์แสงอาทิตย์ (Solar Cell) จะไม่ใช่แผงเซลล์ฯ ใหญ่เพียงแผงเดียว แต่จะใช้โมดูล (Module) ย่อยซึ่งมีระดับแรงดันมาตรฐานมาต่ออนุกรม/ขนาน หรือ ขนาน/อนุกรมเพื่อให้ได้แรงดันและกำลังไฟตามระบบที่ต้องการ อาจสรุปข้อควรจำในการต่อเซลล์ฯ ไว้พอสังเขปดังนี้

1. เพื่อให้ได้กำลังไฟและแรงดันสูงๆ จะต้องนำเซลล์ฯ จำนวนหนึ่งมาต่ออนุกรมและขนานอยู่ในแผง
2. การเลือกเซลล์ฯ ให้คู่ควรกัน โดยทั่วไปเซลล์ฯ ที่นำมาต่อขนานกันควรมีแรงดันวงจรเปิดเท่ากันทุกตัวและที่สำคัญที่สุดคือ เซลล์ฯ ทุกตัวจะต้องมีแรงดันที่จุดกำลังไฟสูงสุดเหมือนกันหรือใกล้เคียงกันมากที่สุด ส่วนเซลล์ฯ ที่จะนำมาต่ออนุกรมควรมีกระแสลัดวงจรเหมือนกันและมีกระแสที่จุดกำลังไฟสูงสุดเท่ากัน ถ้าหากใช้เซลล์ฯ ที่ไม่คู่ควรกันผลก็คือจะได้แผงที่ประสิทธิภาพต่ำเพราะเซลล์ฯ ที่มีแรงดันและกระแสไฟสูงกว่าจะถ่ายกำลังเกินพอของมันเข้าไปทำให้สิ้นเปลืองกำลังไฟในเซลล์ฯ ที่มีลักษณะเลกว่าผลลัพท์ก็คือการทำงานของแผงเซลล์แสงอาทิตย์อันนี้จะมีประสิทธิภาพต่ำหรือ โน้มเอียงไปทางเซลล์ฯ ตัวที่มีประ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลึทธิภาพต่ำ เมื่อเกิดกำลังสิ้นเปลืองในเซลล์ฯ ก็ทำให้กำลังไฟที่ออกจากแสงลดลงโยงกัน เป็นลูกโซ่

3. การป้องกันการเกิดปัญหา “จุดร้อน” (Hot Spot) ให้ใช้เซลล์ฯ ต่อขนานจำนวนมากที่สุดเท่าที่จะมากได้ แล้วจึงต่ออนุกรมเป็นสตริง(String) แบบนี้ถ้ามีเซลล์ฯ ชำรุด 1 ตัว กำลังไฟจะไม่ตกมาก ถ้าการต่อเซลล์ฯขนานจำนวนมากๆ เป็นไปได้ยาก อาจแก้ปัญหาโดยการต่อไดโอดเบี่ยงคล่อมเซลล์ฯขนานในสตริง(String) คร่อมทุกๆ ซับมอดูล(Sub Module) มันจะยอมให้กระแสกลับจำนวนมากผ่านที่แรงดันกลับต่ำเวลามีเซลล์ฯ 1 ตัวชำรุด

มอดูล(Module) หรือแผงเซลล์ฯ ที่ซื้อขายกันในปัจจุบันมีลักษณะเป็นแผ่นบางๆ ตัวเซลล์แสงอาทิตย์เปราะแตกหักง่าย จึงต้องป้องกันทั้งสองด้านโดยติดเซลล์ฯ บนชั้นสเตรท ด้านหน้าประกบด้วยแผ่นกระจกใส วัสดุที่ใช้ประกบเพื่อป้องกันเซลล์ฯ นี้ควรมีสัมประสิทธิ์การขยายตัวเนื่องจากความร้อนใกล้เคียงและสอดคล้องกับของซิลิกอน(Silicon) เซลล์ฯ และกาวปัจจุบันแผ่นกระจกใสจะใช้พวกแก้วและพลาสติกกันอย่างกว้างขวาง เซลล์ฯ สุริยะที่ใช้แผ่นกระจกแก้วปิดมีข้อได้เปรียบตรงที่สมบัติทางทัศนศาสตร์ทางไฟฟ้าและทางกลไม่เปลี่ยนแปลงในระหว่างการใช้งานตามปกติเป็นเวลานานๆ ส่วนพวกโพลีเมอร์(Polymer) ไม่สามารถป้องกันความชื้นที่เล็ดลอดเข้าไปยังรอยต่อและส่วนที่เป็นโลหะมันจะใช้งานได้ ถ้าส่วนที่อยู่ใต้เซลล์ฯ และพวกโลหะภายในมีการป้องกันสนิมอย่างดี พลาสติกมีน้ำหนักมากกว่าแก้วมากแต่ควรเลือกใช้ให้เหมาะสมเพราะบางชนิดเมื่อใช้งานไปเป็นเวลานานๆ อาจเกิดการเสื่อมในแง่ของการทะลุผ่านแสงและความทนแรงดึง(Tensile Strength) ปัจจุบันการพัฒนาในวิชาการ โพลีเมอร์(Polymer) ทำให้ได้พลาสติก(Plastic) ที่มีสมบัติดียิ่งขึ้น

## 2.5 การเสื่อมสภาพของแผงเซลล์แสงอาทิตย์

เมื่อนำแผงเซลล์แสงอาทิตย์(Solar Panel) ไปใช้งานแล้วมันเกิดการเสื่อมสภาพของแผงเซลล์แสงอาทิตย์(Solar Panel) ขึ้น เราจึงควรรู้ถึงสาเหตุและสามารถตรวจสอบเพื่อป้องกันความเสียหายให้น้อยที่สุด การเสื่อมสภาพของแผงเซลล์แสงอาทิตย์(Solar Panel) พอสรุปได้ดังนี้

1. การมีฝุ่นละอองหรือเศษผงต่างๆ สะสมอยู่บนแผงเซลล์ฯ เป็นจำนวนมาก จึงควรมีการล้างทำความสะอาดแผงเซลล์ฯ เป็นระยะเวลาที่เหมาะสม
2. การเสื่อมสภาพในด้านการยอมให้แสงผ่านของแก้วหรือวัสดุที่ใช้ห่อหุ้มตัวเซลล์ฯ เนื่องจากแสงอุลตราไวโอเลต
3. การเกิดรอยแตกหรือร้าวของแผงที่ใช้ห่อหุ้มตัวเซลล์แสงอาทิตย์ทำให้ความชื้นเข้าไปถึงตัวเซลล์แสงอาทิตย์(Solar Cell) ได้
4. การเกิดคอร์เรชัน(Corrosion) ที่ผิวสัมผัสของตัวเซลล์ฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. การเกิดการกร่อนของโลหะที่ใช้ทำขั้วไฟฟ้าของเซลล์ฯ เนื่องจากการสัมผัสเทียมหรือการขยายตัว เนื่องจากความร้อนและความเย็นในการใช้งาน
6. การเกิดสายขาดระหว่างการต่อตัวเซลล์ฯ ทำให้เซลล์ฯ บางตัวเกิดความเสียหายขึ้น
7. การเกิด “จุดร้อน” (Hot Spot) เนื่องจากเซลล์ฯ ถูกบังเงา

## 2.6 อายุการใช้งานของเซลล์แสงอาทิตย์ (Solar Cell)

อายุการใช้งานของเซลล์แสงอาทิตย์ (Solar Cell) และระบบโฟโตโวลตาอิกเป็นครรชนที่ชี้ให้เห็นถึงความคุ้มทางเศรษฐกิจของการใช้งานอีกทางหนึ่ง เนื่องจากการผลิตพลังงานไฟฟ้าโดยวิธีนี้ไม่ต้องใช้เชื้อเพลิงใดๆ นอกจากพลังงานจากแสงอาทิตย์ซึ่งเป็นพลังงานได้เปล่าและมีให้ใช้ชั่วนิรันดร์ ราคาทั้งหมดจึงขึ้นอยู่กับอุปกรณ์และอายุการใช้งานของอุปกรณ์เท่านั้น

เซลล์แสงอาทิตย์ (Solar Cell) ทำจากสารกึ่งตัวนำที่ผ่านกระบวนการสร้างหัวต่อ P-N ที่อุณหภูมิสูงมาก ( $1000^{\circ}\text{C}$ ) แต่เมื่อนำมาใช้งานในภาคสนามจะมีอุณหภูมิใช้งานเพียง  $30-35^{\circ}\text{C}$  สำหรับความเข้มแสงปกติหรือมีอุณหภูมิใช้งาน  $80-150^{\circ}\text{C}$  สำหรับความเข้มแสงสูง ดังนั้นเงื่อนไขของการใช้งานเช่นนี้จะไม่สามารถทำให้โครงสร้างของเซลล์แสงอาทิตย์ (Solar Cell) เสียหายได้เลย สาเหตุที่จะทำให้เซลล์ฯ เสียหายจึงมักได้แก่การเปลี่ยนแปลงทางเคมีที่เกิดจากสภาพแวดล้อม เช่น ความชื้น ไอเคมีที่มีอยู่ในบรรยากาศซึ่งอาจกระทำให้ขั้วโลหะของเซลล์ฯ เกิดการผุกร่อน ร่อนหัก หรือหลุดในที่สุด สาเหตุอีกประการหนึ่งได้แก่ การเปลี่ยนแปลงทางกลศาสตร์ เช่น การสัมผัสเทียม

### บทที่ 3

## สถาปัตยกรรม 8051

### บทนำ

งานแรกที่พบเมื่อศึกษาการใช้คอมพิวเตอร์ก็คือความคุ้นเคยกับความสามารถของเครื่องลักษณะของคอมพิวเตอร์ที่ดีที่สุดในการเรียนรู้คือการศึกษารอบแบบฮาร์ดแวร์ภายใน ซึ่งเรียกว่าสถาปัตยกรรม เพื่อหาจำนวนชนิด ขนาดรีจิสเตอร์ และวงจรอื่นๆ ฮาร์ดแวร์จะถูกจัดการโดยชุดโปรแกรมคำสั่ง หรือซอฟต์แวร์ที่จะศึกษาต่อไปเมื่อคุ้นเคยกับซอฟต์แวร์และฮาร์ดแวร์แล้ว นักออกแบบระบบสามารถใช้ไมโครคอนโทรลเลอร์กับปัญหาต่างๆ ได้คำถามทั่วไปในขบวนการนี้คือ “ถึงไหนบ้างที่เราสามารถทำพร้อมกันไมโครคอนโทรลเลอร์ได้” คล้ายกับความพยายามเขียนโครงร่างภาษาก่อนที่จะรู้ศัพท์และไวยากรณ์โปรแกรมจะยังไม่สามารถเขียนได้จนกว่าจะรู้จักฮาร์ดแวร์ และซอฟต์แวร์

ในที่นี้ จะบรรยายภาพรวมของสถาปัตยกรรมของ 8051 บทย่อจะครอบคลุมรายละเอียดของผลระหว่างฮาร์ดแวร์และซอฟต์แวร์มากกว่า

### ฮาร์ดแวร์ของ 8051 ไมโครคอนโทรลเลอร์

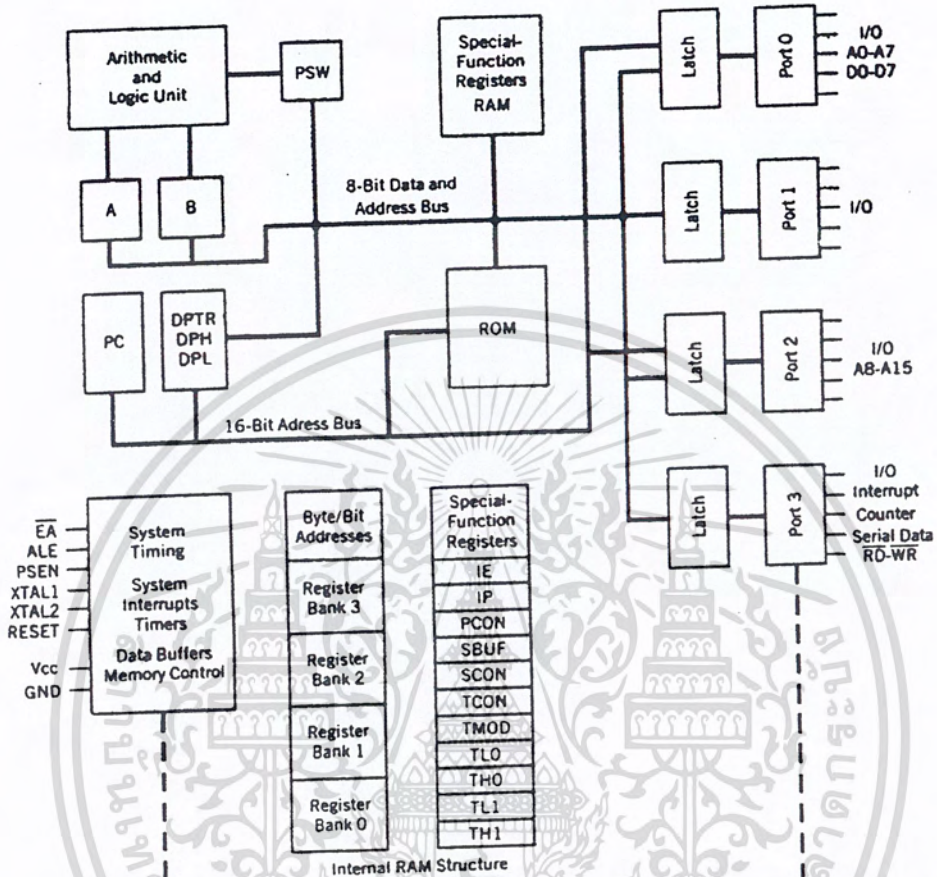
8051 ไมโครคอนโทรลเลอร์จริงๆแล้วจะรวมตระกูล 8031 ถึง 8751 ทั้งหมด ซึ่งเป็นพวก NMOS และจะมีส่วนประกอบของ CMOS ในแพ็คเกจหลายชนิด

รุ่นที่ปรับปรุงใหม่ 8052 ซึ่งตระกูลนี้มีหลายชนิด และมีชนิดหนึ่งที่สามารถโปรแกรมด้วยภาษาเบสิก(BASIC) รุ่นนี้เกิดจากความต้องการของผู้ผลิต ไม่ต้องการให้เกิดช่องว่างทางการตลาดจึงต้องมีหลายๆแบบ ในบทนี้เราจะศึกษารุ่น 8051 ซึ่งมี 40 ขา และสามารถตรวจสอบโดยตรงจากค่าตัวบล็อกรหัสไอซีในรูปแบบ 3.1 ก แสดงลักษณะต่างๆของไมโครคอนโทรลเลอร์ดังนี้คือ

- รอม แรม ภายใน
- I/O พอร์ต กับขาที่โปรแกรมได้
- ไทมเมอร์และเคาน์เตอร์
- การสื่อสารข้อมูลอนุกรม

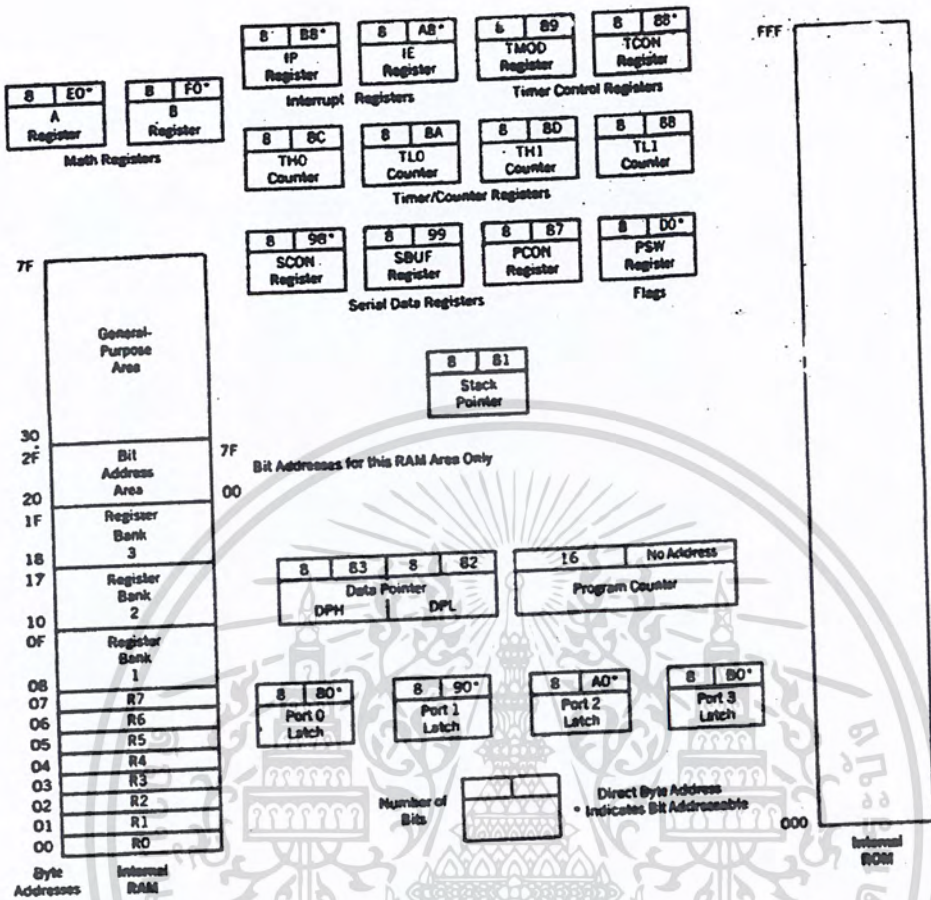
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปนี้แสดงส่วนของ CPU คือ โปรแกรมเคาน์เตอร์, ALU รีจิสเตอร์, วงจรสัญญาณ



รูปที่ 3.1 แสดงบล็อกไดอะแกรม 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แนวคิดการ โปรแกรม 8051

8051 รุ่นที่โปรแกรมได้ในรูป 3.1 แสดงให้เห็นว่า 8051 มีทั้งรีจิสเตอร์ 8 บิต และ 16 บิต และตำแหน่งของหน่วยความจำ 8 บิต รีจิสเตอร์และตำแหน่งของหน่วยความจำนี้สามารถใช้ได้ โดยใช้โปรแกรมคำสั่ง โปรแกรมคำสั่งนี้ต้องควบคุมทั้งรีจิสเตอร์และทางเดินข้อมูลดิจิทัลใน 8051 ขณะที่ ตำแหน่งหน่วยความจำอยู่นอก 8051

รุ่นที่ซับซ้อนโดยจำนวนรีจิสเตอร์ที่ใช้งานพิเศษ ซึ่งรุ่นพวกนี้จะแนะนำเป็นชุดแรกตอนนี้ กลับไปที่รุ่นที่ต้องการที่มีอยู่ในส่วนที่เหลือของหนังสือเล่มนี้

รีจิสเตอร์เกือบทั้งหมดมีหน้าที่เฉพาะ ซึ่งจะใช้บิตคู่กับสัญลักษณ์แทน เช่น A หรือ Tho หรือ PC เป็นต้น นอกจากนี้ยังมีสิ่งที่ไม่สามารถแยกจากกัน ได้คือ รอม และ แรมภายใน ซึ่งรวมกันเป็น บล็อกขนาดใหญ่

รีจิสเตอร์แต่ละตัวยกเว้นพีซีจะเข้าถึงด้วยแอดเดรส 1 ไบต์ รีจิสเตอร์บางตัวที่มีเครื่องหมาย \* คือสามารถเข้าถึงทั้งระดับ ไบต์และระดับบิต คำสั่งของซอฟต์แวร์โดยทั่วไปจะชี้รีจิสเตอร์โดยแอด

แอดเดรส หรือสัญลักษณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาของ 8051 ในรูป 3.3 และชื่อย่อของสัญลักษณ์ต่างๆ ในแต่ละขา นี่เป็นสิ่งสำคัญที่ควรจำไว้ว่ามีหลายขาที่ใช้มากกว่า 1 ฟังก์ชัน อีกหน้าที่ได้แสดงไว้ในวงเล็บ แต่ไม่ใช่พร้อมกัน

Port 1 Bit 0	1	P1.0	Vcc	40	+5V
Port 1 Bit 1	2	P1.1	(AD0)P0.0	39	Port 0 Bit 0 (Address/Data 0)
Port 1 Bit 2	3	P1.2	(AD1)P0.1	38	Port 0 Bit 1 (Address/Data 1)
Port 1 Bit 3	4	P1.3	(AD2)P0.2	37	Port 0 Bit 2 (Address/Data 2)
Port 1 Bit 4	5	P1.4	(AD3)P0.3	36	Port 0 Bit 3 (Address/Data 3)
Port 1 Bit 5	6	P1.5	(AD4)P0.4	35	Port 0 Bit 4 (Address/Data 4)
Port 1 Bit 6	7	P1.6	(AD5)P0.5	34	Port 0 Bit 5 (Address/Data 5)
Port 1 Bit 7	8	P1.7	(AD6)P0.6	33	Port 0 Bit 6 (Address/Data 6)
Reset Input	9	RST	(AD7)P0.7	32	Port 0 Bit 7 (Address/Data 7)
Port 3 Bit 0 (Receive Data)	10	P3.0(RXD)	(Vpp)EA	31	External Enable (EPROM Programming Voltage)
Port 3 Bit 1 (Transmit Data)	11	P3.1(TXD)	(PROG)ALE	30	Address Latch Enable (EPROM Program Pulse)
Port 3 Bit 2 (Interrupt 0)	12	P3.2(INT0)	PSEN	29	Program Store Enable
Port 3 Bit 3 (Interrupt 1)	13	P3.3(INT1)	(A15)P2.7	28	Port 2 Bit 7 (Address 15)
Port 3 Bit 4 (Timer 0 Input)	14	P3.4(T0)	(A14)P2.6	27	Port 2 Bit 6 (Address 14)
Port 3 Bit 5 (Timer 1 Input)	15	P3.5(T1)	(A13)P2.5	26	Port 2 Bit 5 (Address 13)
Port 3 Bit 6 (Write Strobe)	16	P3.6(WR)	(A12)P2.4	25	Port 2 Bit 4 (Address 12)
Port 3 Bit 7 (Read Strobe)	17	P3.7(RD)	(A11)P2.3	24	Port 2 Bit 3 (Address 11)
Crystal Input 2	18	XTAL2	(A10)P2.2	23	Port 2 Bit 2 (Address 10)
Crystal Input 1	19	XTAL1	(A9)P2.1	22	Port 2 Bit 1 (Address 9)
Ground	20	Vss	(A8)P2.0	21	Port 2 Bit 0 (Address 8)

รูปที่ 3.3 แสดงการกำหนดขา DIP ของ 8051

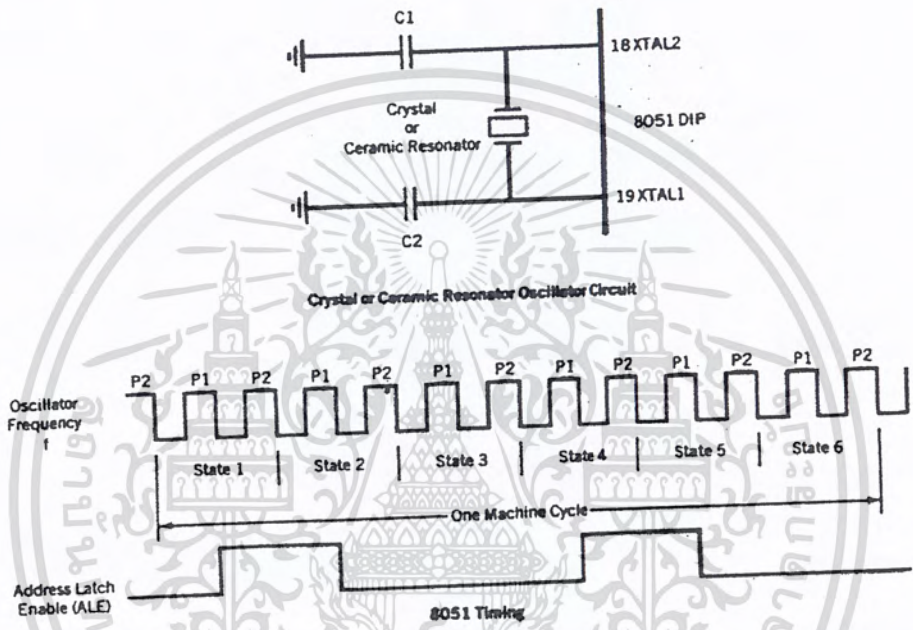
โปรแกรมคำสั่ง หรือขาที่ต่ออยู่เป็นตัวกำหนดการใช้งานขาที่มีหลายฟังก์ชัน เช่น พอร์ต 3 บิต 0 (P3.0) อาจเป็นขา I/O หรือขาอินพุต (RXT) ไปยัง SBUF (รีจิสเตอร์ตัวรับข้อมูลอนุกรม) ผู้ออกแบบระบบจะตัดสินใจว่าจะใช้ฟังก์ชันไหน และออกแบบฮาร์ดแวร์และซอฟต์แวร์ให้ตรงกับฟังก์ชัน ออสซิลเลเตอร์ และสัญญาณนาฬิกาของ 8051

หัวใจของ 8051 คือวงจรกำเนิดพัลส์นาฬิกา ซึ่งเกิดพร้อมกับการทำงานภายใน 8051 ขา XTAL1, XTAL2 ต่อกับวงจรโซแนนท์เป็นออสซิลเลเตอร์ เช่น ใช้คริสตัล (Crystal) และตัวเก็บประจุ ความถี่คริสตัลเป็นนาฬิกาภายในของไมโครคอนโทรลเลอร์ ผู้ผลิต 8051 ออกแบบให้ทำงานที่

เอกสารนี้เป็นทรัพย์สินทางปัญญาของบริษัทฯ เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่สูงสุด และต่ำสุด เช่น 1 MHz-16 MHz ความถี่ต่ำสุดเป็นตัวยกกว่าความจำภายในอยู่ในภาวะไคนามิก และต้องทำงานเหนือความถี่สูงสุดเสมอ มิฉะนั้นข้อมูลจะสูญหาย

การสื่อสารจำเป็นต้องบอกความถี่ออสซิลเลเตอร์ เนื่องจากความต้องการให้เคาท์เตอร์ภายในคำนวณอัตรานาฬิกาให้เป็น Bound Rate มาตรฐาน ถ้าความถี่นาฬิกาหารแล้วเหลือเศษความถี่การสื่อสารจะไม่มาตรฐาน



รูปที่ 3.4 แสดงวงจรออสซิลเลเตอร์ และเวลา

เซรามิกรีโซแนนซ์อาจถูกนำมาใช้เพราะมีราคาต่ำแต่เสถียรภาพทางความถี่จะลดลงและความแน่นอนไม่ดี ถ้าเป็นการสื่อสารอนุกรมด้วยความเร็วสูง ก็เกิดภาวะวิกฤตขึ้นได้

ออสซิลเลเตอร์ที่เป็นคริสตัล , ตัวเก็บประจุ และ อินเวอร์เตอร์บนชิพ จะสร้างขบวนพัลส์ที่มีความถี่คริสตัล

ความถี่นาฬิกาต้องมีช่วงเวลาของไมโครคอนโทรลเลอร์ที่น้อยที่สุดเรียกว่า Machine Cycle ซึ่งประกอบไปด้วย 6 สภาวะ แต่ละสภาวะเป็นช่วงเวลาสำหรับการทำงาน ที่แยกจากกันของไมโครคอนโทรลเลอร์ เช่น เฟทซ์คำสั่ง ทำคำสั่ง หรือเขียนข้อมูล แต่ละสภาวะมี 2 พัลส์

โปรแกรมคำสั่งอาจเป็น 1, 2 หรือ 4 Machine Cycle ขึ้นอยู่กับชนิดคำสั่ง คำสั่งจะถูกเฟทซ์และทำโดยไมโครคอนโทรลเลอร์แบบอัตโนมัติ โดยเริ่มด้วยตำแหน่งคำสั่งที่รวม ตำแหน่ง 0000H ที่เวลาเกิดการรีเซตครั้งแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การหาเวลาที่คำสั่งจะทำโดยการหาจำนวน Cycle เวลา ที่ทำคำสั่งได้จาก  $(C*12)/(ความถี่คริสตัล)$

ตัวอย่าง ถ้าความถี่คริสตัล = 16 เมกกะเฮิร์ตซ์ ดังนั้นเวลาที่ทำคำสั่ง ADD A,R1 ซึ่งเป็นคำสั่ง 1 Cycle = 0.75 ms

### โปรแกรมเคาท์เตอร์ และดาต้าพอยน์เตอร์(Program counter and Data pointer)

8051 ประกอบด้วยรีจิสเตอร์ขนาด 16 บิต 2 ตัว คือ PC และ DTPR แต่ละตัวเก็บแอดเดรสขนาด 1 ไบต์

โปรแกรมคำสั่งจะถูกเฟิร์ชจากแอดเดรสใน PC รอบบนิพ อาจมีแอดเดรส 0000h ถึง 0FFFh รอบภายนอกแอดเดรสจะเลย 0FFFh โดย PC จะเพิ่มค่าโดยอัตโนมัติหลังจากเฟิร์ชคำสั่ง และอาจเปลี่ยนโดยบางคำสั่ง PC เป็นรีจิสเตอร์ตัวเดียวที่ไม่มีแอดเดรสภายใน

DPTR ประกอบด้วยรีจิสเตอร์ 8 บิต 2 ตัว เรียกว่า DPH และ DPL จะเก็บค่าแอดเดรสสุดท้ายหลังจากเข้าถึงโค้ดทั้งภายในและภายนอกชิพ ข้อมูลก็เช่นกัน DTPR อยู่ภายใต้การควบคุมของโปรแกรมคำสั่ง และอ้างได้โดยชื่อของมัน (DTPR) และแต่ละ ไบต์ย่อย DPH และ DPL

### รีจิสเตอร์ A และ B(Register A and B)

8051 มีรีจิสเตอร์ใช้งานทั่วไป 34 ตัว และ 2 ตัว ในนี้คือ A และ B ใช้เป็นตัวหลักในทางคณิตศาสตร์ของ 8051 ที่เหลือ 32 ตัวถูกจัดเป็นส่วนของแรมภายใน 4 แบนด์ คือ B0-B3 แบนด์ละ 8 ตัว(R0-R7)

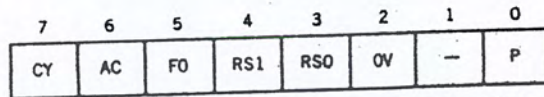
รีจิสเตอร์ A หรือแอดคคูมูเลเตอร์เป็นตัวที่ใช้มากที่สุด เช่น การบวก การลบ การคูณและการหารเลขจำนวนเต็ม การทำบิตลิติน รีจิสเตอร์ A ใช้เคลื่อนย้ายข้อมูลระหว่าง 8051 และความจำภายนอก รีจิสเตอร์ B ใช้กับ A สำหรับการคูณ และการหาร และไม่มีหน้าที่อื่นนอกเหนือจากเก็บตำแหน่งข้อมูล

### แฟลก และโปรแกรมสเตตัสเวิร์ด (Flag and Program Status Word:PSW)

แฟลกเป็นรีจิสเตอร์ 1 บิตที่เก็บผลลัพธ์ของบางคำสั่ง คำสั่งอื่นๆ สามารถทดสอบสถานะของแฟลกและตัดสินใจ แฟลกสามารถทำเป็นแอดเดรสที่ต้องการได้ และจะอยู่รวมเป็นกลุ่มใน PSW และรีจิสเตอร์ PCON

8051 มีแฟลกทางคณิตศาสตร์ 4 แฟลก ซึ่งให้ผลลัพธ์โดยอัตโนมัติเมื่อมีการทำทางคณิตศาสตร์ และมี 3 แฟลกใช้งานทั่วไปซึ่งสามารถเซต 1 หรือ เคลีย 0 ได้ตามต้องการแฟลกเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คณิตศาสตร์ประกอบด้วย Carry (C) , Auxiliary (AC) , Overflow (OV) , Parity (P) แฟลคที่ใช้งานทั่วไปมีชื่อว่า Fo , Gfo , GF1 ซึ่งโปรแกรมเมอร์สามารถใช้กำหนดโปรแกรมได้ควรจำไว้ว่าแฟลคทั้งหมดสามารถเซต หรือ รีเซต โดยโปรแกรมเมอร์ส่วนแฟลคคณิตศาสตร์มีผล โดยคำสั่งทางคณิตศาสตร์ PSW ประกอบด้วยแฟลคคณิตศาสตร์ แฟลคสำหรับผู้ใช้ (Fo) และเลือกกรีจิสเตอร์ใน 4 เบงค์ แฟลค 2 ตัวที่เหลือ Gfo , GF1 เก็บใน PSW



**THE PROGRAM STATUS WORD (PSW) SPECIAL FUNCTION REGISTER**

Bit	Symbol	Function																				
7	CY	Carry flag; used in arithmetic, JUMP, ROTATE, and BOOLEAN instructions																				
6	AC	Auxiliary carry flag; used for BCD arithmetic																				
5	FO	User flag 0																				
4	RS1	Register bank select bit 1																				
3	RS0	Register bank select bit 0																				
		<table border="0" style="width: 100%;"> <tr> <td style="width: 10%;"></td> <td style="width: 10%;">RS1</td> <td style="width: 10%;">RS0</td> <td style="width: 70%;"></td> </tr> <tr> <td></td> <td>0</td> <td>0</td> <td>Select register bank 0</td> </tr> <tr> <td></td> <td>0</td> <td>1</td> <td>Select register bank 1</td> </tr> <tr> <td></td> <td>1</td> <td>0</td> <td>Select register bank 2</td> </tr> <tr> <td></td> <td>1</td> <td>1</td> <td>Select register bank 3</td> </tr> </table>		RS1	RS0			0	0	Select register bank 0		0	1	Select register bank 1		1	0	Select register bank 2		1	1	Select register bank 3
	RS1	RS0																				
	0	0	Select register bank 0																			
	0	1	Select register bank 1																			
	1	0	Select register bank 2																			
	1	1	Select register bank 3																			
2	OV	Overflow flag; used in arithmetic instructions																				
1	—	Reserved for future use																				
0	P	Parity flag; shows parity of register A: 1 = Odd Parity																				

Bit addressable as PSW.0 to PSW.7

รูปที่ 3.5 แสดงรีจิสเตอร์ PSW

รายละเอียดการทำงานของแฟลคคณิตศาสตร์ จะมีในบทต่อไปซึ่งครอบคลุมออฟโค้ดซึ่งมีผลต่อแฟลค แฟลคสำหรับผู้ใช้สามารถเซต หรือ เคลียร์ โดยคำสั่งเคลื่อนย้ายข้อมูลอยู่ในบทที่ 3

**ความจำภายใน**

คอมพิวเตอร์จะต้องมีหน่วยความจำสำหรับโปรแกรมโค้ด (ในรอม) และในแรมสำหรับข้อมูลที่เปลี่ยนแปลงที่สามารถเปลี่ยนได้ ด้วยการทำงานของโปรแกรม 8051 มีแรมและรอมภายในสำหรับหน้าที่เหล่านี้ ความจำที่เพิ่มเข้ามาสามารถเพิ่มโดยวงจรที่เหมาะสม

การออกแบบของ Von Neumann จะใช้แอดแควสของความจำ 1 ตัวสำหรับโปรแกรมโค้ดหรือข้อมูล แต่ไม่ใช่ทั้ง 2 อย่าง การออกแบบของฮาร์ดแวร์จะใช้แอดแควสเดียวกันในความจำที่ต่างกัน หรือ โค้ดกับข้อมูล วงจรภายในที่เข้าถึงความจำจะขึ้นอยู่กับการทำงาน

## แรมภายใน

แรมภายในมี 128 ไบต์ ซึ่งมีพื้นที่ต่างกันอยู่ 3 ส่วน

1. 32 ไบต์จากแอดแдрес 000h ถึง 1Fh ซึ่งใช้รีจิสเตอร์ 32 ตัวหรือ 4 แบนด์ แบนด์ที่มีหมายเลขคือ 0 ถึง 3 แต่ละแบนด์ประกอบด้วยรีจิสเตอร์ที่ชื่อ R0 ถึง R7 แต่ละรีจิสเตอร์สามารถแอดแдресได้ด้วย (เมื่อเป็นแบนด์ที่ถูกเลือก) หรือโดยแอดแдресของแรม ดังนั้น R0 ของแบนด์ 3 คือ R0(ถ้าแบนด์ 3 ถูกเลือก) หรือแอดแдрес 18h (ไม่ว่าแบนด์ 3 ถูกเลือกหรือไม่) บิท RS0 และ RS1 และ PSW จะกำหนดว่าจะใช้งานแบนด์ไหน เมื่อโปรแกรมทำงานแบนด์ที่ถูกเลือกสามารถใช้งานเป็นแรมทั่ว ๆ ไป เมื่อมีการรีเซตจะเป็นการเลือกแบนด์ 0

2. พื้นที่ที่แอดแдресบิทได้มีอยู่ 16 ไบต์ ในแรมที่แอดแдрес 20h ถึง 2Fh มีทั้งหมด 128 บิท บิทที่แอดแдресได้อาจจะเจาะจงโดยแอดแдресของบิทจาก 00h ถึง 7Fh หรือ 8 บิท อาจรวมเป็นแอดแдресไบต์จาก 20h ถึง 2Fh ดังตัวอย่าง แอดแдресของบิท 4Fh เป็นบิทที่ 7 ของแอดแдресไบต์ 29h บิทที่แอดแдресได้มีประโยชน์เมื่อโปรแกรมต้องการจำนวนฐานสองเท่านั้น แรมภายในที่เป็นแบบมีน้อย นี้เป็นเหตุผลว่าทำไมจึงใช้แบบไบต์ เมื่อแบบบิทก็ทำได้

3. พื้นที่แรมใช้งานทั่วไปอยู่เหนือพื้นที่ที่แอดแдресได้จาก 30h ถึง 7Fh

## สแตกและสแตกพอยน์เตอร์(Stack and Stack Pointer)

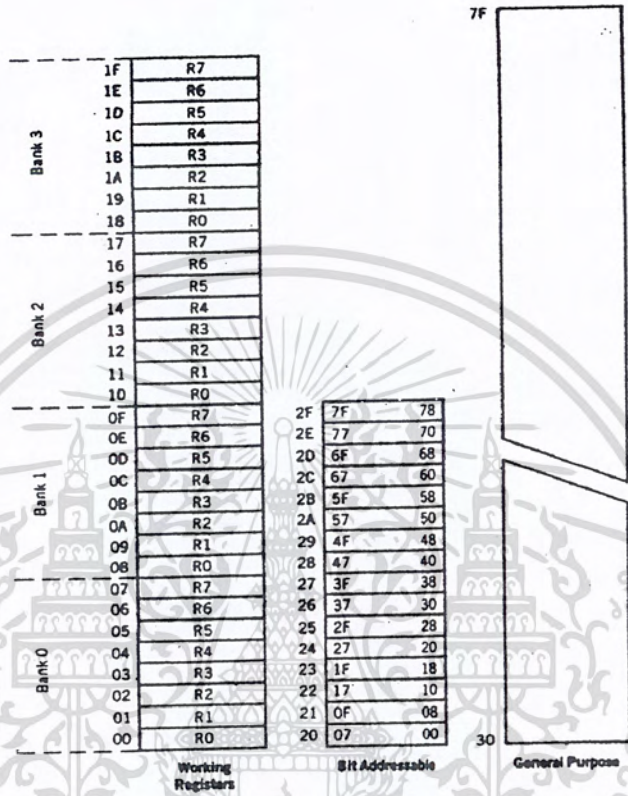
สแตกเป็นพื้นที่ของแรมภายในที่เก็บข้อมูลและส่งออกอย่างรวดเร็ว SP 8บิท ของ 8051 ใช้เก็บแอดแдресของแรมภายใน โดยเป็นแอดแдресสุดท้ายของการทำงานบนสแตก

เมื่อข้อมูลเก็บบนสแตก SP จะเพิ่มค่าก่อนเก็บข้อมูล เมื่อข้อมูลออกจากสแตกข้อมูลจะถูกอ่านก่อน และ SP จะลดค่าลงเพื่อให้ข้อมูลสามารถถูกเก็บได้

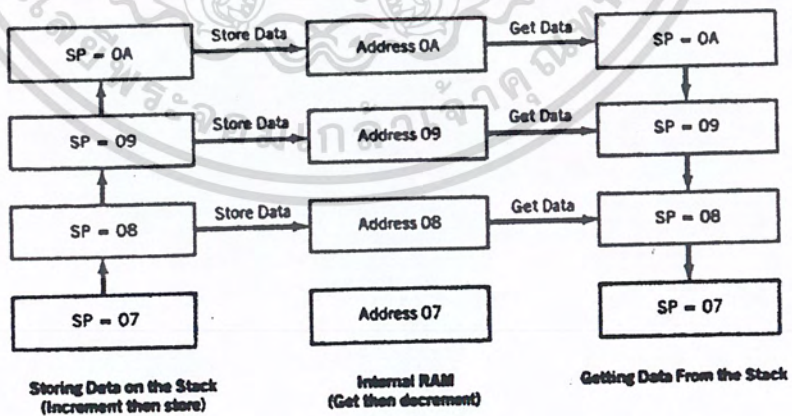
การทำงานของสแตกและ SP เซตที่ 07h เมื่อ 8051 รีเซต และสามารถเปลี่ยนแอดแдресได้โดยโปรแกรมเมอร์

สแตกถูกจำกัดด้วยขนาดของแรมภายใน ถ้าโปรแกรมเมอร์ไม่ระวังสแตกอาจเก็บข้อมูลเกินพื้นที่ พื้นที่แรมแอดแдресบิทได้ และพื้นที่แรมใช้งานทั่วไป โปรแกรมเมอร์ต้องมั่นใจว่าสแตกจะไม่เกินขอบเขตที่กำหนดไว้ก่อน

โดยปกติสแตคจะอยู่ส่วนบนของแรมภายใน โดยเลือกจำนวนที่อยู่บน SP เพื่อเลี่ยงการเกินขอบเขตของแรมภายใน



รูปที่ 3.6 แสดงหน่วยย่อยต่างๆ ของแรมภายใน



รูปที่ 3.7 แสดงการทำงานของสแตค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### รีจิสเตอร์ทำหน้าที่พิเศษ(Special Function Register: SFR)

การทำงานของ 8051 จะไม่ใช่แรมภายใน 128 ไบต์ ตำแหน่งที่ 00h ถึง 7Fh ซึ่งเป็นกลุ่มของรีจิสเตอร์พิเศษภายใน (SFR) ซึ่งอาจทำเป็นแอดเดรสเหมือนกับแรมภายในโดยใช้แอดเดรสจาก 80h ถึง FFh

SFRs บางตัวมีเครื่องหมาย \* เป็นการแอดเดรสระดับบิตได้ ซึ่งเป็นกรณีของพื้นที่ของแรมลักษณะนี้จะให้โปรแกรมเมอร์เปลี่ยนสิ่งที่ต้องการเปลี่ยนเท่านั้น โดยบิตที่เหลือใน SFR ไม่เปลี่ยนแอดเดรส 80h ถึง FFh ไม่ได้ใช้ทั้งหมด และอย่าพยายามใช้ส่วนที่เหลือ อันอาจให้ผลไม่น่าพอใจ แอดเดรสของ SFR แสดงในมุมมองบนในแต่ละบิตบล็อก ชื่อของ SFR และแอดเดรสของแรมภายในอยู่ตารางข้างล่างนี้

NAME	FUNCTION	INTERNAL RAM ADDRESS(HEX)
A	Accumulator	0E0
B	Arithmetic	0F0
DPH	Addressing external memory	83
DPL	Addressing external memory	82
IE	Interrupt enable control	0A8
IP	Interrupt priority	0B8
P0	Input/Output port latch	80
P1	Input/Output port latch	90
P2	Input/Output port latch	A0
P3	Input/Output port latch	0B0
PCON	Power control	87
PSW	Program status word	0D0
SCON	Serial port control	98
SBUF	Serial port data buffer	99
SP	Stack pointer	81
TMOD	Timer / counter mode control	89
TCON	Timer / counter control	88
TL0	Timer 0 low byte	8A
TH0	Timer 0 high byte	8C
TL1	Timer 1 low byte	8B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TH1

Timer 1 high byte

8D

ควรจำไว้ว่าพีซีไม่ใช่ส่วนของ SFR และไม่มีแอดเดรสแรมภายใน SFRs เป็นชื่อของบางออฟโต้คตามชื่อของฟังก์ชัน เช่น A หรือ Tho และถูกอ้างอิงโดยแอดเดรสของมัน เช่น oEoh หรือ 8CH ควรสังเกตว่าแอดเดรสที่ใช้จะเริ่มต้นด้วยตัวเลขค่านั้นแอดเดรส Eoh สำหรับ A SFR จึงต้องเริ่มด้วย 0 ข้อผิดพลาดในการใช้ตัวเลขจะมีผลต่อความผิดพลาดของแอดแชนเบอร์เมื่อโปรแกรมเข้ากัน

### รวมภายใน

8051 ถูกสร้างให้ความจำข้อมูล และความจำโปรแกรมโค้ดสามารถมีลักษณะที่ต่างกันในช่วงแอดเดรสเดียวกันได้

โครงสร้างของแรมภายในได้กล่าวมาแล้ว บล็อกของโปรแกรมโค้ดภายในจะประกอบด้วยรวมภายใน แอดเดรสโค้ดในช่วง 0000h ถึง 0FFFh แอดเดรสของโปรแกรมที่สูงกว่า 0FFFh จะเกินความจุของรวมภายในทำให้ 8051 เฟลท์โค้ดจากโปรแกรมภายในอัตโนมัติ ไบต์ของโค้ดอาจถูกเฟลท์จากความจำภายนอกแอดเดรส 0000h ถึง 0FFFh โดยต่อขา External Access (อีเอ ขา 31) ลงกราวน์ ซึ่งพีซีจะไม่สนว่าโค้ดจะเป็นของรวมภายในหรือภายนอก

### ขาอินพุท/เอาต์พุท , พอร์ต และ วงจร

ลักษณะเด่นอันหนึ่งของไมโครคอนโทรลเลอร์คือ สามารถทำงานได้หลายอย่างกับอุปกรณ์ I/O ที่ต่อกับ 8051 การออกแบบไมโครคอนโทรลเลอร์ต้องเพิ่มชิพ เพื่อต่อกับวงจรรายนอกความ สามารถนี้มีในไมโครคอนโทรลเลอร์

นี่เป็นตัวแปรทางการค้า 8051 ต้องใช้ได้หลายฟังก์ชันเท่าที่ทางเทคนิคทำได้ และต้องประหยัดที่สุด ขอบเขตหลักที่จำกัดหน้าที่ต่างๆ คือ จำนวนขาที่มีอยู่ 8051 ความสำเร็จของการออกแบบในการตลาด คัดสินโดยความปรับเปลี่ยนได้ของขาเหล่านี้

ด้วยเหตุนี้ 24 ขาอาจจะใช้ทั้ง 1 และ 2 ฟังก์ชัน ทำให้โครงสร้างของขาเป็น 64 ขา หน้าที่ของขาขึ้นกับสิ่งที่ต่ออยู่ และคำสั่งของซอฟต์แวร์ที่โปรแกรมที่ขา ปัจจัยทั้ง 2 นี้ อยู่ภายใต้การควบคุมของผู้โปรแกรม 8051 และผู้ออกแบบวงจร

การที่จะให้ขาปรับเปลี่ยนได้ 8051 อาจใช้เป็นส่วนประกอบอันเดียวกับ I/O หรือ อาจขยายโดยเพิ่มหน่วยความจำภายนอก , พอร์ตขนาน และ การสื่อสารอนุกรม โดยกำหนดที่ขาหลักในการโปรแกรมหน้าที่ ที่ขา คือวงจรพอร์ตพิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ละพอร์ตจะมีเอาต์พุตเลขฐาน 2 ในแต่ละขา SFR ในแต่ละพอร์ตจะประกอบด้วยตัวเลข 8 ตัว ซึ่งสามารถแอดเดรสที่แอดเดรสของ SFR ของแต่ละพอร์ต ดังตัวอย่าง ตัวเลข 8 ตัวของพอร์ต 0 ถูกแอดเดรสที่ตำแหน่ง 80h (พอร์ต 0 ขา 3 คือบิต 2) พอร์ตเลขที่ไม่ควรวุ่นวายกับพอร์ตพิน และข้อมูลบนตัวเลขไม่ต้องเหมือนบนพิน

เส้นทาง 2 ทางของข้อมูล โดยวงจรจะอ่านข้อมูลจากตัวเลขหรือพิน โดยใช้บัฟเฟอร์ที่แยกเป็น 2 ตัวบัฟเฟอร์ตัวบนใช้อ่านข้อมูลจากตัวเลข บัฟเฟอร์ตัวล่างใช้อ่านข้อมูลจากพิน สถานะของเลขแต่ละตัวอาจอ่านจากบัฟเฟอร์เลข ขณะที่อินพุตบัฟเฟอร์จะต่อโดยตรงกับแต่ละพิน เพื่อให้สถานะของพินสามารถอ่านได้โดยไม่ขึ้นกับสถานะเลข

ออฟโค้ดที่ต่างกันจะเข้าถึงสถานะเลข หรือพินได้อย่างเหมาะสม การทำงานของพอร์ตจะขึ้นอยู่กับการต่อ 8051 กับภายนอก

ขาของพอร์ตที่โปรแกรมได้มีหน้าที่ที่ต่างกันอย่างสมบูรณ์ โครงสร้างของวงจรควบคุมระหว่างเอาต์พุตเลข และพอร์ตพินตัดสินใจจากลักษณะหน้าที่ของพอร์ตพินเฉพาะ แสดงให้เห็นว่าเฉพาะพอร์ต 1 เท่านั้น ที่ไม่สามารถเปลี่ยนหน้าที่ พอร์ต 0,2,3 สามารถโปรแกรมได้

พอร์ตไม่สามารถขังโหลดที่ต้องการกระแสระดับสิบลิลลิแอมป์ดังที่กล่าวมาแล้วตระกูล 8051 มีหลายตัว แต่ละตัวถูกสร้างด้วยเทคโนโลยีที่ต่างกัน เช่น ขอบเขตของกระแสที่เปลี่ยนลอจิก โวลเตจ และกำลังทั้งหมดที่ต้องการ ดังตาราง

Parameter	V <sub>oh</sub>	I <sub>oh</sub>	V <sub>ol</sub>	I <sub>ol</sub>	V <sub>il</sub>	I <sub>il</sub>	V <sub>ih</sub>	I <sub>ih</sub>	P <sub>t</sub>
CMOS	2.4V	-60uA	.45V	1.6mA	.9V	10uA	1.9V	10u	50mW
NMOS	2.4V	-80uA	.45V	1.6mA	.8V	-800uA	2.0V	10uA	800uW

โครงสร้างนี้บอกว่าการขับ LSTTL ที่มากกว่า 2 อินพุต จะลดสัญญาณลบกวนของพอร์ตและต้องเพิ่มบัฟเฟอร์ที่พอร์ต เมื่อต้องการขับกระแสที่เกินตารางนี้ และที่สำคัญเวลาออกแบบ Application จริง ๆ จะต้องอ้างอิงถึง DATA BOOK ของผู้ผลิต

### พอร์ต 0 (Port 0)

ขาของพอร์ต 0 สามารถเป็นอินพุต เอาต์พุต หรือทั้ง 2 อย่าง ซึ่งเป็นแอดเดรสอินคัมบิตค่า 2 ทางและบัสข้อมูลสำหรับความจำภายนอก ตัวอย่างเช่น เมื่อใช้ขาเป็นอินพุต "1" ต้องเขียนให้ถูกต้องกับพอร์ต 0 เลขโดยใช้โปรแกรม ดังนั้นการปิดทรานซิสเตอร์ด้านเอาต์พุตทั้ง 2 ตัว ทำให้ขาลอยอยู่ในภาวะไฮอิมพีแดนซ์ และขาต่อกับอินพุตบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อใช้เป็นเอาต์พุต ขาแลตช์ต้องโปรแกรมเป็น 0 ซึ่งจะเป็น FET ตัวล่างทำให้ขาต่อลงกราวด์ แลตช์ทุกขาที่โปรแกรมเป็น 1 จะยังคงลอยอยู่ ดังนั้นตัวต้านทานพูลอัพต้องจ่ายลอจิก 1 เมื่อใช้พอร์ต 0 เป็นเอาต์พุต

เมื่อใช้เป็นแอสแตบิลกับความเร็วภายนอก สัญญาณควบคุมภายในจะสวิทช์เส้นแอสแตบิลเข้ากับขาเกตของ FETs ลอจิก “1” บนบิตแอสแตบิลจะปิด FET ตัวบน และเปิด FET ตัวล่างซึ่งจะใช้ลอจิก “1” ที่พิน เมื่อบิตแอสแตบิลเป็น 0 FET ตัวบนจะเปิด FET ตัวล่างจะเปิด ซึ่งให้ลอจิก “0” ที่พิน หลังจากแอสแตบิลถูกฟอร์ม และถูกแลตช์ไปยังวงจรมานอก ด้วยสัญญาณพัลส์ Address Latch Enable (ALE) บัสก็จะเปลี่ยนเป็นบัสข้อมูลตอนนั้นพอร์ต 0 จะอ่านข้อมูลจากความเร็วภายนอก และต้องมีโครงสร้างเป็นอินพุตดังนั้นลอจิก 1 จะเขียนโดยอัตโนมัติด้วยลอจิกควบคุมภายในเพื่อให้พอร์ต 0 ทั้งหมดแลตช์

### พอร์ต 1 (Port 1)

ขาของพอร์ต 1 มี 2 หน้าที ตัวเอาต์พุตแลตช์จะต่อโดยตรงกับขาเกตของ FET ตัวล่างซึ่งมีวงจรร FET ที่ชื่อ “Internal FET Pullup” เป็นตัวพูลอัพโหนด

เมื่อใช้เป็นอินพุต “1” จะเขียนไปยังแลตช์ ทำให้ FET ตัวล่างปิด ขาและอินพุตของบัฟเฟอร์จะถูกดึงเป็น “1” โดยโหนดของ FET วงจรมานอกจะทำให้เป็นไฮอิมพีแดนซ์ และขั้วขาอินพุตตัวล่างเป็น “0” ตัวบนเป็น “1”

ถ้าใช้เป็นเอาต์พุตแลตช์ซึ่งประกอบด้วย 1 สามารถขั้วอินพุตของวงจรมานอกเป็น 1 โดยการพูลอัพ ถ้า 0 เขียนยังแลตช์ FET ตัวล่างจะเปิด ตัวพูลอัพจะปิด และเราสามารถขั้วอินพุตของวงจรมานอกเป็น 0

ด้วยความช่วยเหลือของการที่มีการสวิทช์สูงขึ้น เมื่อใช้ขาเป็นเอาต์พุต ตัวพูลอัพ FET ภายในจะไม่มี FET ตัวอื่นขนานกับมัน

FET ตัวที่ 2 จะเปิดในช่วง 2 คาบ ของออสซิลเลเตอร์ระหว่างการเปลี่ยนสถานะจาก “0” เป็น “1” ที่ขา เรื่องนี้จะให้ทางเดินโลอิมพมแดนซ์ มีโวลเตจบวกจ่ายให้เพื่อลด Rise Time ในการชาร์จตัวเก็บประจุในวงจรมานอก

### พอร์ต 2 (Port 2)

พอร์ต 2 อาจใช้เป็นพอร์ตอินพุต/เอาต์พุต คล้ายกับพอร์ต 1 การใช้อีกทางหนึ่งคือ ส่งแอสแตบิลระดับสูงเป็นตัวเชื่อมกับแอสแตบิลระดับต่ำของพอร์ต 0 กับแอสแตบิลความเร็วภายนอก

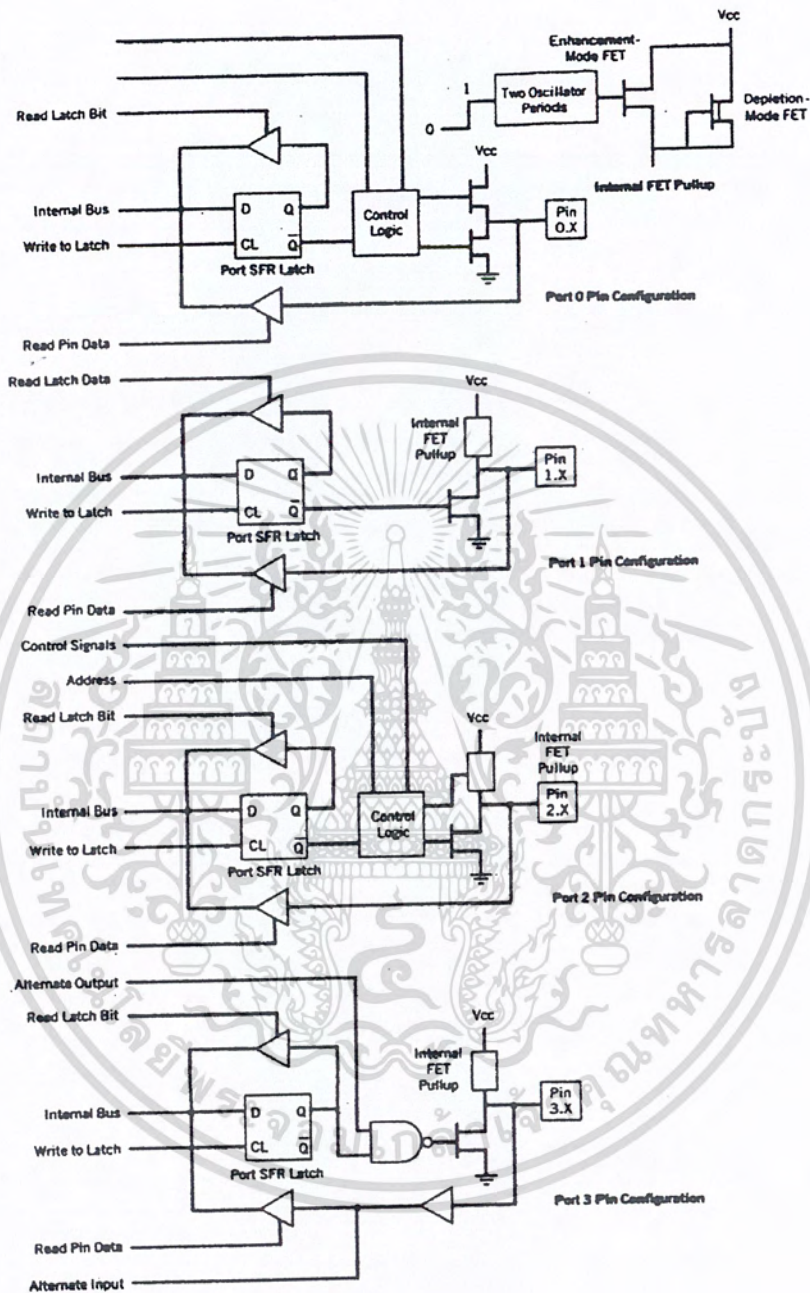
ขาพอร์ต 2 อาจเปลี่ยนโดยสัญญาณควบคุมแอสแตเรส เมื่อให้ไบต์สูงของแอสแตเรสขนาด 16 บิต พอร์ต 2 แลทซ์ จะคงเสถียรอยู่เมื่อความจำภายนอกถูกแอสแตเรสแต่จะไม่เซตเป็น 1 เมื่อเป็น I/P ข้อมูลคังกรณิพอร์ต 0

### พอร์ต 3 (Port 3)

พอร์ต 3 เป็นอินพุท/เอาต์พุท คล้ายกับพอร์ต 1 หน้าที่ของอินพุทและเอาต์พุทสามารถโปรแกรมภายใต้การควบคุมของพอร์ต 3 แลทซ์ หรือโดย SFR ต่าง ๆ พอร์ต 3 ใช้ตามตารางนี้

PIN	ALTERNATE USE	SFR
P3.0 RXD	Serial data input	SBUF
P3.1 TXD	Serial data output	SBUF
P3.2 INTO	External interrupt 0	TCON.1
P3.3 INT1	External interrupt 1	TCON.3
P3.4 TO	External timer 0 input	TMOD
P3.5 T1	External timer 1 input	TMOD
P3.6 WR	External memory writer pulse	
P3.7 RD	External memory read pulse	

ไม่เหมือนกับพอร์ต 0,2 ที่สามารถจะมีหน้าที่การทำงานกับแอสแตเรสภายนอก และเปลี่ยนบิตของพอร์ตทั้งหมด 8 บิต เมื่อเปลี่ยนการใช้ (แต่ละขาของพอร์ต 3 สามารถโปรแกรมได้โดยอิสระ โดยใช้เป็น I/O หรือหน้าอื่น ๆ ได้)



รูปที่ 3.8 แสดงวงจรพอร์ตพิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ความจำภายนอก

ผู้ออกแบบระบบไม่ถูกจำกัดโดยจำนวนแรมภายในและรวมที่มีบนชิพ เนื้อที่ภายนอกที่แยกจากกันได้โดยพีซี และ ดีพีทีอาร์ และโดยขาควคุมที่ต่างกัน สำหรับรอมภายนอกและรอมบนชิพวงจรควบคุมภายในจะเข้าถึงความจำที่ถูกต้อง ขึ้นอยู่กับสถานะของ Machine Cycle และออฟโวลต์ที่จัดการอยู่

มีอยู่หลายสาเหตุสำหรับการเพิ่มความจำภายนอกโดยเฉพาะ โปรแกรมเมมโมรีเมื่อใช้ 8051 ในระบบ เมื่อโครงการเป็นต้นแบบ การเสียดำค่าใช้จ่ายทั้งเงิน และเวลาในการใช้รอม เป็นสิ่งที่ควรหลีกเลี่ยง ในการแก้ไขปัญหานี้ผู้ผลิตรุ่น EPROM เบอร์ 8751 ซึ่งมี EPROM 4 กิโล บนชิพโดยอาจโปรแกรมหรือลบได้ตามต้องการ การออกแบบบอร์ดวงจรขึ้นอยู่กับการใช้ 8051 เฉพาะรุ่น 8751 ที่ต้องมีตัวโปรแกรมพิเศษ ทำให้โปรแกรมไม่มาตรฐาน และจำกัดเฉพาะ 4 กิโลไบต์ ของโปรแกรมโค้ดเท่านั้น

8751 จะทำงานดีถ้าโปรแกรมอยู่ใน 4 กิโลไบต์ แต่บ่อยครั้งเฉพาะโปรแกรมที่เขียนด้วยภาษาสูง ขนาดโปรแกรมมักเกิน 4 กิโลไบต์ และโปรแกรมเมมโมรีภายนอกจะเป็นสิ่งจำเป็น ดังนั้นผู้ผลิตจึงผลิตรุ่นสำหรับงานนี้คือ 8031 ซึ่งไม่มีรอม ขา EA จะต่อกราวเมื่อใช้ 8031 และทุกโปรแกรมโค้ดจะประกอบด้วยตัวโปรแกรม EPROM มาตรฐาน

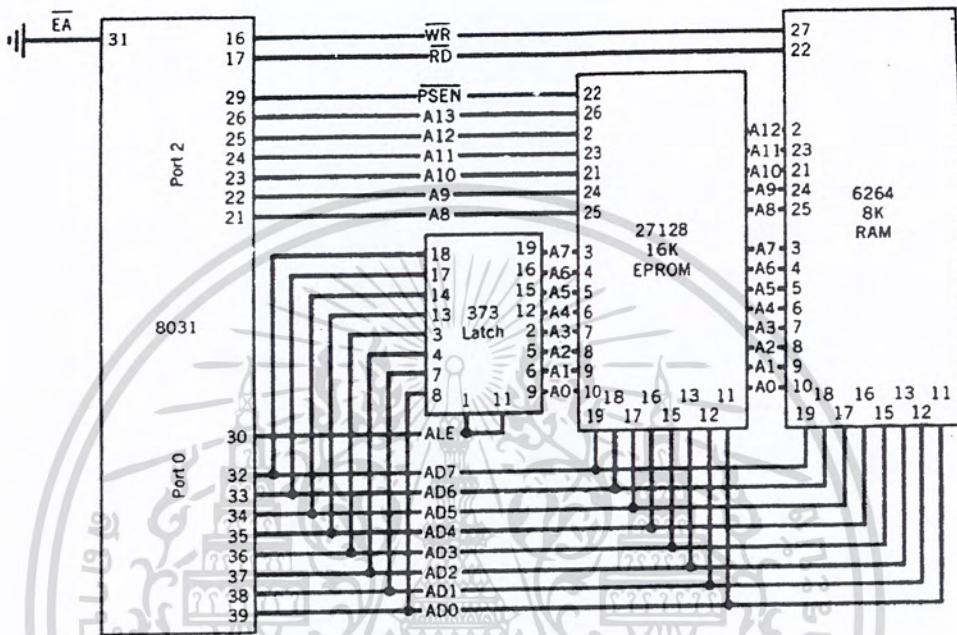
แรมภายนอกที่สามารถเข้าถึงโดย ดีพีทีอาร์ อาจต้องการเมื่อ 128 ไบต์ ซึ่งเก็บข้อมูลภายในไม่เพียงพอ แรมภายนอกจะเพิ่มจนถึง 64 กิโลไบต์ ดังนั้นอาจต้องเพิ่มชิพบนตระกูล 8051

## การต่อความจำภายนอก

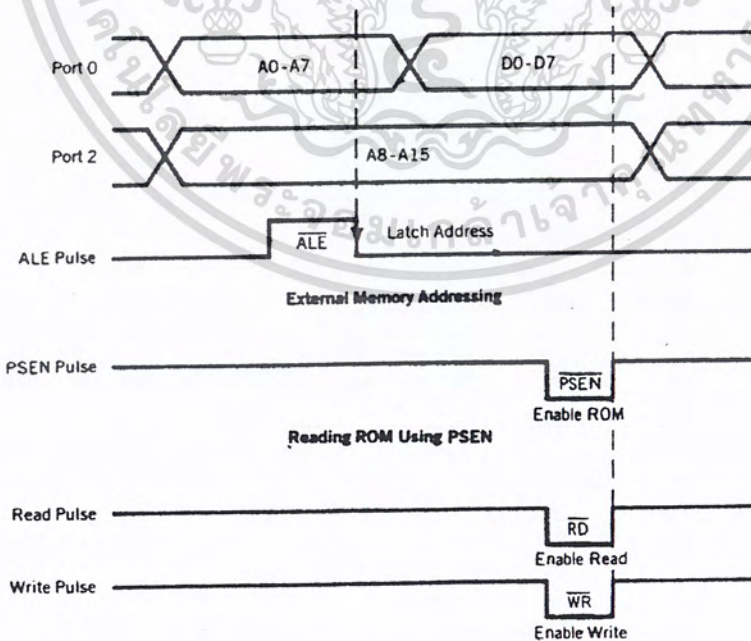
การต่อระหว่าง 8031 และความจำภายนอกซึ่งประกอบด้วย EPROM 16 กิโลไบต์ และ SRAM 8 กิโลไบต์ 8051 จะเข้าถึงแรมภายนอกเมื่อมีบางคำสั่งถูกทำการ รอมภายนอกจะถูกใช้เมื่อขาต่อกับกราวด์หรือพีซี เก็บค่าแอดเดรสที่สูงกว่า แอดเดรสสุดท้ายของ 4 กิโลไบต์ รอม (0FFFh) 8051 ออกแบบให้สามารถใช้กับรอมภายในและภายนอกโดยอัตโนมัติ 8031 ไม่มีรอมภายใน ขา EA จึงต้องต่อลงกราวด์

เวลาที่ใช้กับไซเคิลการเข้าถึงความจำภายนอก ระหว่างไซเคิลการเข้าสู่ความพอร์ต 0 จะต้องมีทางเลือกหน้าที่ ดังนั้นเริ่มต้นต้องให้ไบต์ที่ต่ำของแอดเดรส 16 บิต ต่อจากนั้นจะเป็นบัสข้อมูล 2 ทาง สำหรับเขียนหรืออ่านข้อมูล 1 ไบต์ พอร์ต 2 จะให้ไบต์สูงสุดของแอดเดรสระหว่างไซเคิลการเขียน การอ่านหน่วยความจำ

ไบต์แอดเดรสต่ำจากพอร์ต 0 ต้องถูกแลชในรีจิสเตอร์ภายนอก เพื่อเก็บค่าไว้ซึ่งทำได้โดยพัลส์นาฬิกา ALE และต้องถูกค้องตามเวลาการแลชข้อมูล 373 ต่อจากนั้นขาของพอร์ต 0 จะเป็นบัสข้อมูล



รูปที่ 3.9 แสดงการต่อหน่วยความจำภายนอก



รูปที่ 3.10 แสดงเวลาเข้าถึงหน่วยความจำภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าการเข้าถึงความจำสำหรับไบต์ของโปรแกรมโค้ดในรอม ขา (Program Store Enable) ต้องเป็น "0" เพื่อให้รอมส่งไบต์ของโปรแกรมโค้ดบนบัสข้อมูล ถ้าเป็นการเข้าถึงแรม ไบต์ขา(Write) หรือ (Read) ต้องเป็น "0" ทำให้ข้อมูลส่งผ่านระหว่างแรม และบัสข้อมูล

รอมอาจขยายเป็น 64 กิโลไบต์ โดยใช้ EPROM เบอร์ 27512 และต่อแอดเดรสพอร์ต 2 ที่เหลือ 2 เส้น (A14 – A15) บนชิพ

ถึงตอนนี้ SRAM ที่ใหญ่ที่สุดที่มีคือ 32 กิโลไบต์ แรมสามารถขยายเป็น 64 กิโลไบต์ โดยใช้แรม 32 กิโลไบต์ 2 ตัว มาต่อกันโดยผ่านแอดเดรส A14 ของพอร์ต 2 โดย 32 กิโลไบต์ แรก (0000h – 7FFFh) จะใช้เมื่อ A15 ของพอร์ต 2 เป็น 0 และ 32 กิโลไบต์ ที่เหลือ (8000h – FFFFh) ใช้เมื่อ A15 เป็น 1 โดยใช้อินเวอร์เตอร์

ควรจำไว้ว่าสัญญาณ WR และ DR ถูกใช้กับขา 16,17 ของพอร์ต 3 ดังนั้นพอร์ต 0 ใช้สำหรับไบต์แอดเดรสค่า และข้อมูลพอร์ต 2 ใช้สำหรับไบต์แอดเดรสบน การใช้ความจำภายนอกจะใช้ขาเฉพาะพอร์ต 1 และบางส่วนของพอร์ต 3 ใช้สำหรับ I/O

### เคาน์เตอร์และไทม์เมอร์(Counter and Timer)

Application ที่ใช้ไมโครคอนโทรลเลอร์จำนวนมากต้องการนักเหตุการณ์ภายนอก เช่น ความถี่พัลส์หรือการสร้างความแน่นอนของการหน่วงเวลาภายในระหว่างการทำงานของคอมพิวเตอร์ ทั้ง 2 อย่างนี้ สามารถให้สำเร็จโดยใช้เทคนิคซอฟต์แวร์ แต่รูปของซอฟต์แวร์สำหรับ Counting หรือ Timing เพื่อให้โปรเซสเซอร์ทำงานทำงาน โดยฟังก์ชันอื่นไม่ถูกทำ การปลดปล่อยโปรเซสเซอร์ทำโดยเคาน์เตอร์ (To, T1) ขนาด 16 บิตนับ และเป็นตัวใช้งานทั่วไป เคาน์เตอร์แต่ละตัวอาจถูกโปรแกรมให้นับพัลส์ภายใน หรือเป็นไทม์เมอร์ หรือโปรแกรมให้นับพัลส์ภายนอก

เคาน์เตอร์ถูกแบ่งเป็นรีจิสเตอร์ 8 บิต 2 ตัว เรียกว่า ไทม์เมอร์ไบต์ต่ำ TLo, TL1 และไบต์สูง THo, TH1 การทำงานของเคาน์เตอร์ทุกตัวควบคุมโดยสถานะบิตใน TMOD และ TCON

TMOD จะตรวจสอบไทม์เมอร์ 2 ตัวเท่านั้น และสามารถพิจารณาเป็นรีจิสเตอร์ 4 บิต 2 ตัวต่อกันอยู่ โดยที่แต่ละตัวจะควบคุมไทม์เมอร์ 1 ตัว TCON จะควบคุมบิตและแฟล็กของไทม์เมอร์ ในนับเบิกลบ และควบคุมแฟล็กของการอินเทอร์รัพท์จากภายนอกด้วยนับเบิกล่าง

### การอินเทอร์รัพท์ที่ไทม์เมอร์และเคาน์เตอร์

เคาน์เตอร์จะอยู่รวมบนชิพเพื่อปลดปล่อยโปรเซสเซอร์จาก Timing และ Counting ที่ซ้ำซาก เมื่อ โปรแกรมต้องการนับพัลส์ภายในหรือเหตุการณ์ภายนอก จะต้องเก็บค่าๆ หนึ่งในเคาน์เตอร์

1 ตัว จำนวนนี้จะแสดงการนับที่มากที่สุดซึ่งน้อยกว่าค่าที่ต้องการอยู่ 1 คาบเตอร์ เพิ่มจากจำนวนเริ่มต้นไปยังค่ามากที่สุด แต่ต่อจากนั้นจะนับจนเป็น 0 ซึ่งเป็นพัลส์สุดท้าย และจะเซตไทม์เมอร์แฟล็ก สถานะของแฟล็กทดสอบได้ด้วยคำสั่งที่บอกให้โปรแกรมนับจนเสร็จ หรือแฟล็กอาจใช้อินเทอร์รัพท์โปรแกรม

7	6	5	4	3	2	1	0
TF1	TR1	TFO	TRO	IE1	IT1	IE0	ITO

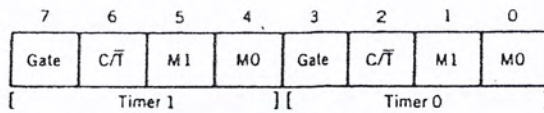
#### THE TIMER CONTROL (TCON) SPECIAL FUNCTION REGISTER

Bit	Symbol	Function
7	TF1	Timer 1 Overflow flag. Set when timer rolls from all ones to zero. Cleared when processor vectors to execute interrupt service routine located at program address 001Bh.
6	TR1	Timer 1 run control bit. Set to 1 by program to enable timer to count; cleared to 0 by program to halt timer. Does not reset timer.
5	TFO	Timer 0 Overflow flag. Set when timer rolls from all ones to zero. Cleared when processor vectors to execute interrupt service routine located at program address 000Bh.
4	TRO	Timer 0 run control bit. Set to 1 by program to enable timer to count; cleared to 0 by program to halt timer. Does not reset timer.
3	IE1	External interrupt 1 edge flag. Set to 1 when a high to low edge signal is received on port 3 pin 3.3 (INT1). Cleared when processor vectors to interrupt service routine located at program address 0013h. Not related to timer operations.
2	IT1	External interrupt 1 signal type control bit. Set to 1 by program to enable external interrupt 1 to be triggered by a falling edge signal. Set to 0 by program to enable a low level signal on external interrupt 1 to generate an interrupt.
1	IE0	External interrupt 0 edge flag. Set to 1 when a high to low edge signal is received on port 3 pin 3.2 (INT0). Cleared when processor vectors to interrupt service routine located at program address 0003h. Not related to timer operations.
0	ITO	External interrupt 0 signal type control bit. Set to 1 by program to enable external interrupt 0 to be triggered by a falling edge signal. Set to 0 by program to enable a low level signal on external interrupt 0 to generate an interrupt.

Bit addressable as TCON.0 to TCON.7

รูปที่ 3.11 (ก) แสดงการกำหนดบิตในรีจิสเตอร์ของ TCON

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**THE TIMER MODE CONTROL (TMOD) SPECIAL FUNCTION REGISTER**

Bit	Symbol	Function
7/3	Gate	OR gate enable bit which controls RUN/STOP of timer 1/0. Set to 1 by program to enable timer to run if bit TR1/0 in TCON is set and signal on external interrupt INT1/0 pin is high. Cleared to 0 by program to enable timer to run if bit TR1/0 in TCON is set.
6/2	C/T	Set to 1 by program to make timer 1/0 act as a counter by counting pulses from external input pins 3.5 (T1) or 3.4 (T0). Cleared to 0 by program to make timer act as a timer by counting internal frequency.
5/1	M1	Timer/counter operating mode select bit 1. Set/cleared by program to select mode.
4/0	M0	Timer/counter operating mode select bit 0. Set/cleared by program to select mode.

M1	M0	Mode
0	0	0
0	1	1
1	0	2
1	1	3

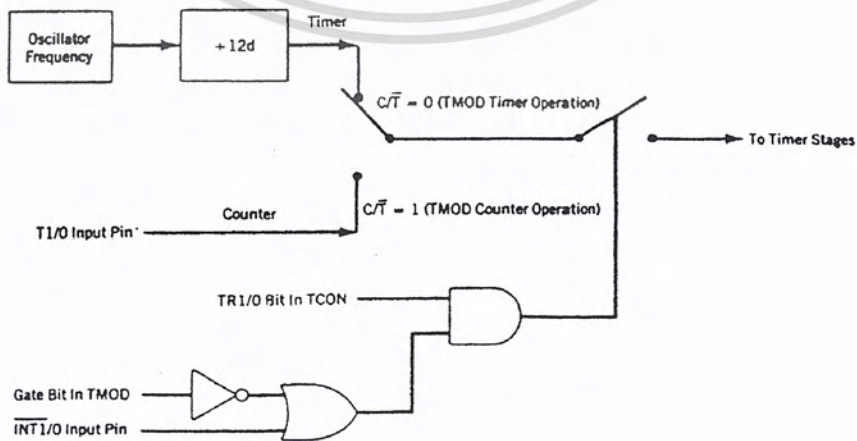
TMOD is not bit addressable

**รูปที่ 3.11 (ข) แสดงการกำหนดคิพในรีจิสเตอร์ของ TMOD**

**ไทม์เมอร์(Timer)**

ถ้าเคาน์เตอร์ถูกตั้งเป็นไทม์เมอร์ ก็จะนับความถี่นาฬิกาภายใน 80512 ออสซิลเลเตอร์หารด้วย 12 เซน ความถี่คริสตัล 6 MHz จะได้ ไทม์เมอร์ 500 MHz

วงจรรนาฬิกาที่นับ จะถูกเก็บไปที่ไทม์เมอร์โดยการใช่วงจรลัด สัญญาณนาฬิกาของออสซิลเลเตอร์จะเป็นพัลส์มาสู่ไทม์เมอร์ บิต C/T ใน TMOD ต้องเป็น 0 บิต TRX ใน TCON ต้องเป็น 1 (ไทม์เมอร์ทำงาน) และบิตเกตใน TMOD ต้องเป็น 0 และขา INTX ต้องเป็น "1" ในทางตรงข้ามเคาน์เตอร์ทำหน้าที่เคาน์เตอร์ได้โดยเก็บไปที่เคาน์เตอร์ โดยบิตทำงาน (Run Bit) และบิตเกต (Gate Bit) หรือ INTX

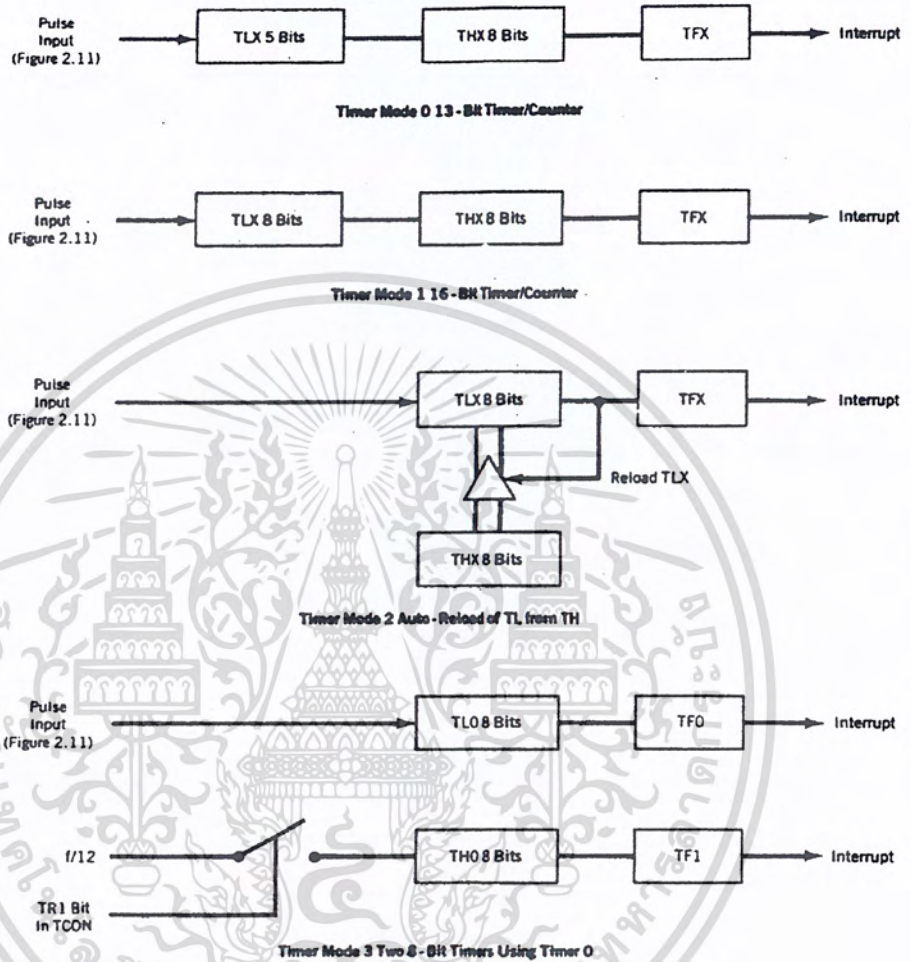


**รูปที่ 3.12 แสดงลอจิกควบคุมของไทมเมอร์ และ เคาน์เตอร์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การทำงานในโหมดไทม์เมอร์

การทำงานของไทม์เมอร์มีทั้งหมด 4 โหมด ซึ่งกำหนดโดยบิต M1,M0 ใน TMOD



รูปที่ 3.13 แสดงการทำงานในโหมดไทม์เมอร์ 1 และ 0

### ไทม์เมอร์โหมด 0

การตั้งโหมดไทม์เมอร์ X(0,1) เป็น 00b ใน TMOD เป็นผลให้ใช้ THX เป็นเคาน์เตอร์ 8 บิตและ TLX เป็นเคาน์เตอร์ 5 บิต พัลส์ที่เป็นอินพุตจะถูกหารด้วย 32 ใน TL ดังนั้น TH จะนับความถี่ที่ถูกหารด้วย 384 เช่น ความถี่ออสซิลเลเตอร์ 6 MHz ให้ความถี่สุดท้ายในTHเป็น 15625 Hz แพลกไทม์เมอร์ถูกเซตเมื่อTHX นับจาก FFh เป็น 00h หรือ 0.0164 sec สำหรับคริสทล 6 MHz ถ้า THx เริ่มที่ 00h

### ไทม์เมอร์โหมด 1

โหมด 1 คล้ายกับโหมด 0 ยกเว้น TLX จะใช้เต็ม 8 บิต เมื่อบิตโหมดเซตเป็น 01b ใน TMOD แฟล็กไทม์เมอร์จะเซตในเวลา 0.1311 Sec เมื่อใช้คริสตัล 6 MHz

### ไทม์เมอร์โหมด 2

ไทม์เมอร์โหมดเป็น 10b ใน TMOD จะใช้เฉพาะไทม์เมอร์ TLX เป็นตัวนับ 8 บิต TLX จะเก็บค่าที่จะไหลออกไปใน TLX ทุกครั้งที่ TLX เกิดโอเวอร์โฟลล์จาก FFh เป็น ooh แฟล็กไทม์เมอร์เซตเมื่อ TLX เกิดโอเวอร์โฟลล์

### ไทม์เมอร์โหมด 3

ไทม์เมอร์ 0 และ 1 อาจจะไปแกรมเป็นโหมด 0,1,2 อีตระจากกันในลักษณะคล้ายๆ กัน แต่ไม่สำหรับโหมด 3 ไทม์เมอร์จะไม่ทำงานเป็นอีตระจากกันไทม์เมอร์ 1 จะเป็นตัวทำให้หยุดนับ บิตควบคุม TR1 และไทม์เมอร์แฟล็ก 1:TF1 จะถูกใช้โดยใช้ไทม์เมอร์

ไทม์เมอร์ 0 จะแยกเป็นตัวนับขนาด 8 บิตออกจากกัน TLo ถูกควบคุมโครงการจัดเรียงเกทในรูป 2.11 และเซตไทม์เมอร์แฟล็ก :Tfo เมื่อเกิดโอเวอร์โฟลล์จาก FFh ถึง ooh THo สัญญาณนาฬิกาของไทม์เมอร์(หารจากออสซิลเลเตอร์ด้วย 12) ภายใต้การควบคุมของ TR1 เท่านั้นและเซตแฟล็ก :TF1 เมื่อเกิดโอเวอร์โฟลล์

ไทม์เมอร์ 1 อาจใช้ในโหมด 0,1,2 ขณะที่ไทม์เมอร์ 0 มีข้อยกเว้นที่สำคัญคือ การอินเทอร์รัพไม่ได้เกิดจากไทม์เมอร์ 1 ขณะที่ไทม์เมอร์ 0 ใช้โอเวอร์โฟลล์แฟล็ก TF1 การสวิทช์ไทม์เมอร์ 1 ในโหมด 3 จะถูกหยุดการนับและเก็บค่าในไทม์เมอร์ 1 ไทม์เมอร์สามารถใช้ Baud Rat สำหรับพอร์ตอนุกรม หรือโหมด 0,1,2 ซึ่งไม่ขึ้นกับการอินเทอร์รัพท์

### เคาท์เตอร์(Counter)

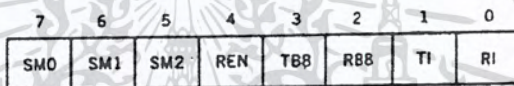
Timing และ Counting มีข้อแตกต่างกันสิ่งเดียวคือ แหล่งพัลส์นาฬิกาของเคาน์เตอร์เมื่อใช้เป็นไทม์เมอร์ พัลส์นาฬิกาจากออสซิลเลเตอร์ผ่านวงจรหาร 12 เมื่อใช้เป็นเคาน์เตอร์ ขา T0 (P3.4) จะให้พัลส์แก่เคาน์เตอร์ 0 และขา T1 (P3.5) แก่เคาน์เตอร์ 1 บิต C/T ใน TMOD ต้องเซตเป็น 1 เพื่อให้พัลส์จากขา TX แก่วงจรควบคุม

พัลส์อินพุทบน TX จะถูกสุ่มระหว่าง P2 ของสถานะที่ 5 ทุก Machine cycle การเปลี่ยนอินพุทจาก 1 เป็น 0 ระหว่างการสุ่มจะเพิ่มค่าเคาน์เตอร์ทุกสถานะ 1 และ 0 ของพัลส์อินพุทต้องคงที่อย่างน้อยที่สุด 1 Machine cycle เพื่อมั่นใจว่าการนับเชื่อถือได้ เนื่องจากมี 24 พัลส์ ความถี่อินพุทสูงสุดที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยังสามารถนับได้อย่างแน่นอน คือความถี่ของออสซิลเลเตอร์ หารด้วย 24 สำหรับคริสตัล 6 MHz ซึ่งให้ความถี่ออกมาสูงสุด 250 KHz

**อินพุท/เอาต์พุท ข้อมูลอนุกรม**

คอมพิวเตอร์ต้องสามารถติดต่อกับคอมพิวเตอร์อื่นๆในระบบมัลติโปรเซสเซอร์สมัยใหม่ การติดต่อที่มีประสิทธิภาพทางหนึ่งคือ การส่ง และการรับบิทข้อมูลและอนุกรม 8051 มีวงจรติดต่อข้อมูลอนุกรมโดยใช้รีจิสเตอร์ SBUF เก็บข้อมูล SCON ควบคุมการสื่อสาร PCON ควบคุมอัตราข้อมูล และขา RXD (P3.0) และ TXD (P3.1) ต่อกับเครือข่ายข้อมูลอนุกรม SBUF มีอยู่ 2 รีจิสเตอร์ อันหนึ่งใช้เขียน และเก็บข้อมูลที่จะส่งออกของ 8051 ผ่าน TXD อีกตัวใช้อ่าน และเก็บข้อมูลที่รับจากภายนอกผ่าน RXD รีจิสเตอร์ทั้งสองนี้มีแอดเดรส 99h มีโหมดที่โปรแกรมได้ทั้งหมด 4 โหมด สำหรับการสื่อสารข้อมูลอนุกรมซึ่งเลือกโดยบิท SMX ใน SCON ส่วน Baud rate กำหนดโดยโหมดที่ใช้



**THE SERIAL PORT CONTROL (SCON) SPECIAL FUNCTION REGISTER**

Bit	Symbol	Function		
7	SM0	Serial port mode bit 0. Set/cleared by program to select mode.		
6	SM1	Serial port mode bit 1. Set/cleared by program to select mode.		
	SM0	SM1	Mode	Description
	0	0	0	Shift register; baud = f/12
	0	1	1	8-bit UART; baud = variable
	1	0	2	9-bit UART; baud = f/32 or f/64
	1	1	3	9-bit UART; baud = variable
5	SM2	Multiprocessor communications bit. Set/cleared by program to enable multiprocessor communications in modes 2 and 3. When set to 1 an interrupt is generated if bit 9 of the received data is a 1; no interrupt is generated if bit 9 is a 0. If set to 1 for mode 1, no interrupt will be generated unless a valid stop bit is received. Clear to 0 if mode 0 is in use.		
4	REN	Receive enable bit. Set to 1 to enable reception; cleared to 0 to disable reception.		
3	TB8	Transmitted bit 8. Set/cleared by program in modes 2 and 3.		
2	RB8	Received bit 8. Bit 8 of received data in modes 2 and 3; stop bit in mode 1. Not used in mode 0.		
1	TI	Transmit interrupt flag. Set to one at the end of bit 7 time in mode 0, and at the beginning of the stop bit for other modes. Must be cleared by the program.		
0	RI	Receive interrupt flag. Set to one at the end of bit 7 time in mode 0, and halfway through the stop bit for other modes. Must be cleared by the program.		

Bit addressable as SCON.0 to SCON.7

**รูปที่ 3.14 (ก) แสดงการกำหนดบิทในรีจิสเตอร์ของ SCON**

7	6	5	4	3	2	1	0
SMOD	—	—	—	GF1	GF0	PD	IDL

#### THE POWER MODE CONTROL (PCON) SPECIAL FUNCTION REGISTER

Bit	Symbol	Function
7	SMOD	Serial baud rate modify bit. Set to 1 by program to double baud rate using timer 1 for modes 1, 2, and 3. Cleared to 0 by program to use timer 1 baud rate.
6-4	—	Not implemented.
3	GF1	General purpose user flag bit 1. Set/cleared by program.
2	GF0	General purpose user flag bit 0. Set/cleared by program.
1	PD	Power down bit. Set to 1 by program to enter power down configuration for CHMOS processors.
0	IDL	Idle mode bit. Set to 1 by program to enter idle mode configuration for CHMOS processors. PCON is not bit addressable.

### รูปที่ 3.14(ข) แสดงการกำหนดบิตในรีจิสเตอร์ของ PCON

#### การอินเทอร์รัพท์ข้อมูลอนุกรม

การสื่อสารข้อมูลอนุกรมเป็นขบวนการที่ช้า ใช้เวลาหลาย mSEC ต่อไบต์ข้อมูล แพลกข้อมูลอนุกรมอยู่ใน SCON เพื่อช่วยให้การส่งและรับมีประสิทธิภาพ สังกัดด้วยการส่งข้อมูลอยู่ภายใต้การควบคุมของโปรแกรม แต่การรับข้อมูลไม่สามารถคาดได้และรับที่เวลาใดก็ได้ ซึ่งอยู่นอกเหนือการควบคุมด้วยโปรแกรม

แพลกข้อมูลอนุกรมใน SCON TI และ RI จะเซตเมื่อไบต์ข้อมูลถูกส่ง (TI) หรือรับ (RI) แพลกจะ OR กันเพื่อสร้างการอินเทอร์รัพท์โปรแกรม โปรแกรมต้องอ่านแพลกเหล่านี้เพื่อหาสาเหตุการอินเทอร์รัพท์และการทำเคลียร์แพลก ซึ่งไม่เหมือนแพลกไทม์เมอร์ซึ่งจะเคลียร์ตัวเอง ผลลัพธ์อันนี้ขึ้นกับโปรแกรมเมอร์ที่จะเขียนรูทีนให้จัดการกับแพลกข้อมูลอนุกรม

#### การส่งข้อมูล

การส่งบิตข้อมูลอนุกรมเริ่มต้นโดยข้อมูลถูกเขียนลง SBUF TI เซตเป็น 1 เมื่อข้อมูลส่งเรียบร้อยแล้ว และ SBUF ว่างและข้อมูลอีกไบต์สามารถส่งได้ ถ้าโปรแกรมผิดพลาดในการส่งแพลก TI และเขียนเกิน SBUF ขณะที่ข้อมูลไบต์ก่อนกำลังส่งอยู่ ผลคือไม่สามารถคาดเดาสิ่งที่จะเกิดได้

#### การรับข้อมูล

เริ่มต้นด้วยถ้าบิตรับข้อมูล (REN) ใน SCON เซตเป็น 1 ทุกโหมด ยกเว้นโหมด ORI ต้อง

เคลียร์เป็น 0 แพลกอินเทอร์รัพท์การรับข้อมูล RI จะเซตหลังจากรับข้อมูลแล้วในทุกโหมด การเซต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

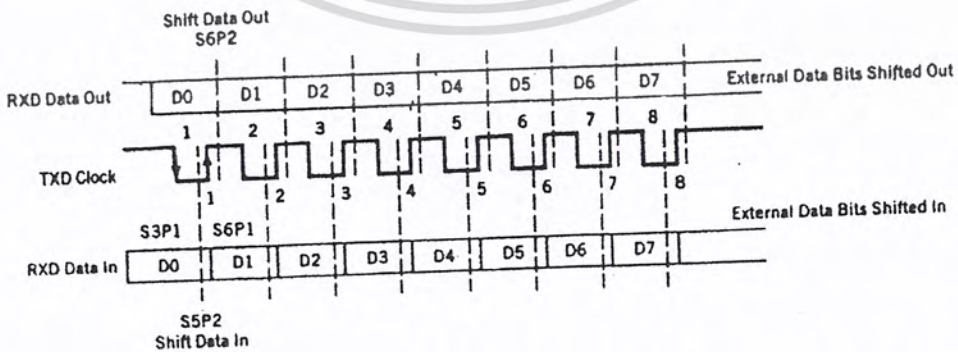
REN จะเป็นการควบคุมโปรแกรมโดยตรงเท่านั้น ซึ่งจะไม่รับข้อมูลที่ไม่ต้องการ RI ต้องเป็น 0 ในโหมด 0 เพื่อป้องกันการรับข้อมูลใหม่จนกว่าโปรแกรมจะรับข้อมูลเก่า และรีเซต RI การรับสามารถขึ้นต้นในโหมด 1, 2, 3 ถ้า RI เซตเมื่อบิตข้อมูลอนุกรมเริ่มปรากฏ RI ต้องรีเซตโดยโปรแกรมก่อนที่บิตสุดท้ายจะรับ มิฉะนั้นข้อมูลจะสูญหาย ข้อมูลภายในไม่สามารถส่งไป SBUF จนกว่าข้อมูลบิตสุดท้ายจะได้รับ เพื่อให้การส่งข้อมูลนั้นสามารถอ่านจาก SBUF ขณะที่มีการรับข้อมูลใหม่

### โหมดการส่งข้อมูลอนุกรม

ผู้ออกแบบ 8051 ได้รวมโหมดการส่งข้อมูลอนุกรมไว้ 4 โหมด ทำให้การสื่อสารข้อมูลสามารถทำได้หลายทางและมี Baud Rate หลายขนาด โหมดจะถูกเลือกโดยโปรแกรมเมอร์ โดยการเซตบิตโหมด SM0 และ SM1 ใน SCON Baud rate จะคงที่ในโหมด 0 และสามารถเปลี่ยนแปลงได้เมื่อใช้ไทม์เมอร์ 1 และบิตที่เปลี่ยน Baud rate อนุกรม (SMOD) ซึ่งอยู่ใน PCON สำหรับโหมด 1, 2, 3

### ข้อมูลอนุกรมในโหมด 0-โหมดการเลื่อนรีจิสเตอร์

การเซตบิต SM0 และ SM1 ใน SCON เป็น 00b ทำให้ SBUF ทำการรับหรือส่งข้อมูล 8 บิต โดยใช้ขา RXD ทั้งสองหน้าที่ ขา TXD จะต่อกับแหล่งกำเนิดพัลส์ภายใน ซึ่งจะให้พัลส์ที่เลื่อนแกว่งจระภายนอก ความถี่ที่เลื่อน หรือ Baud rate จะคงที่ = (ความถี่ออสซิลเลเตอร์/12) อัตราขนาดนี้จะใช้ไทม์เมอร์เมื่อ โครงสร้างเป็นไทม์เมอร์สัญญาณนาฬิกาที่เลื่อน TXD เป็น Squard wave ซึ่งเป็น 0 ในสถานะ S3-S4-S5 ของ Machine cycle และเป็น 1 สำหรับสถานะ S6-S1-S2 Timing ของการส่งข้อมูลในรีจิสเตอร์ที่เลื่อน



รูปที่ 3.15 แสดงเวลาของการส่งข้อมูลในรีจิสเตอร์ เลื่อนข้อมูลโหมด 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

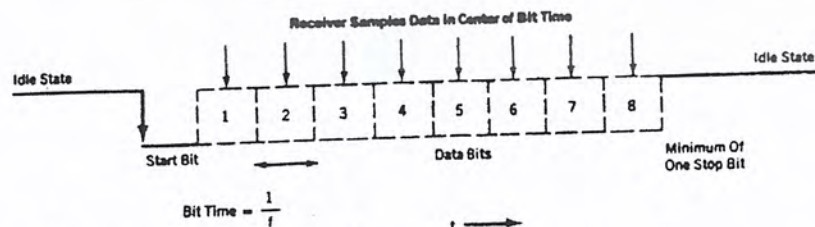
ข้อมูลโหมด 0 เมื่อข้อมูลส่งออกจาก RXD ข้อมูลจะเปลี่ยนที่ขอบขาของ S6P2 หรือ 1 พัลส์นาฬิกา หลังจากขอขาขึ้นของสัญญาณนาฬิกาที่เลื่อน TRX ออก ผู้ออกแบบระบบต้องออกแบบวงจรภายนอก ซึ่งรับข้อมูลที่ส่งมา เพื่อให้ข้อมูลที่รับเชื่อถือได้

ข้อมูลที่รับมาทางขา RXD ควรจะพร้อมกับสัญญาณนาฬิกาที่เลื่อนที่เกิดที่ TXD ข้อมูลถูกสุ่มที่ขอบขาของ S5P2 และเลื่อนไปยัง SBUF ที่ขอขาขึ้นของสัญญาณนาฬิกาที่เลื่อน

โหมด 0 ไม่ได้ตั้งใจให้ใช้สำหรับการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ แต่เป็นวิธีที่จะได้ข้อมูลอนุกรมที่มีความเร็วสูง โดยใช้ Discrete logic เพื่อให้ได้อัตราข้อมูลสูง Baud rate ที่ใช้ในโหมด 0 จะสูงกว่ามาตรฐานมาก เช่น คริสตัล 6 MHz ได้อัตราเลื่อน 500 KHz

### ข้อมูลอนุกรมโหมด 1- UART มาตรฐาน

เมื่อ SM0 และ SM1 เซตเป็น 01b SBUF จะเป็นตัวรับและตัวส่ง 10 บิต โดยจะรับและส่งข้อมูลในเวลาเดียวกัน ขา RXD จะรับข้อมูลทั้งหมด และขา TXD จะส่งข้อมูลทั้งหมด ข้อมูลที่จะส่งเป็น Start bit 1 บิต ,ข้อมูล 8 บิต ,Stop Bit 1 บิต แฟล็กอินเทอร์รัพ TI จะเซตทันทีที่ 10 บิตถูกส่งแล้ว ระยะของแต่ละบิตคือส่วนกลับของความถี่ของ baud rate แต่ละบิตจะเป็น 1 หรือ 0 ตลอดช่วงข้อมูลที่รับจะลำดับเหมือนเดิม การรับจะถูกทริกที่ขอบขาของ Start bit และต่อไปเรื่อยๆ ถ้า Stop bit เป็น 0 ครั้งหนึ่งของ Start bit นี้เป็นวิธีการวัดที่มีการรบกวนน้อยถ้าวงจรรับถูกทริกโดยสัญญาณรบกวนบนสายส่ง การตรวจสอบสถานะ 0 หลังจากครึ่งบิตจะเป็นการกำจัดการรับข้อมูลที่ผิดพลาดบิตข้อมูลถูกเลื่อนเข้าตัวรับที่โปรแกรม Baud Rate ไว้และ Word ข้อมูลจะถูกส่งไป SBUF ถ้าเงื่อนไขตามนี้เป็นจริง : Ri = 0, SM = 0, หรือ Stop bit = 0, RI = 1 เป็นการบอก ว่าโปรแกรมได้อ่านไบต์ข้อมูลมาก่อน และพร้อมรับข้อมูลต่อไป โดยปกติ Stop bit จะทำให้ส่งข้อมูลไปยัง SBUF ได้สมบูรณ์ที่สถานะ SM2 โดยที่ SM2 = 0 ทำให้สามารถรับไบต์และ Stop bit ซึ่งเป็นข้อจำกัดการใช้



รูปที่ 3.16 แสดงรูปแบบเวอรัคข้อมูล -URAT มาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมดนี้ แต่มีประโยชน์มากในโหมด 2 และ 3 ถ้า SM2 = 1 ทำให้รับเฉพาะ Stop bit ที่ถูกต้องเท่านั้น และป้องกันการรบกวน

ใน 10 บิตนี้ ตำแหน่งสุดท้ายของการรับ เป็นการชี้ว่าข้อมูลที่รับมาก่อนยังไม่ถูกโปรแกรมอ่าน หรือถ้าเงื่อนไขอื่นไม่จริง ข้อมูลใหม่จะไม่ถูกโหมดและจะสูญหายไป

### Baud Rate โหมด 1

ไทม์เมอร์ 1 ถูกใช้สร้าง Baud ในโหมด 1 โดยใช้โอเวอร์โฟลด์เฟลทกของไทม์เมอร์ เพื่อกำหนดความถี่ Baud Rate ถ้าไทม์เมอร์ 1 ใช้โหมดเป็นไทม์เมอร์ 8 บิต ออโตโหลด (Autoload) จะสร้าง Baud Rate

$$f_{baud} = (2^{SMOD} * \text{ความถี่ออสซิลเลเตอร์}) / (32 * 12 * [256 - TH1])$$

SMOD เป็นบิตควบคุมใน PCON และอาจเป็น 0 หรือ 1 ถ้าไทม์เมอร์ 1 ไม่ได้ทำงานในโหมด 2 Baud Rate จะเป็น

$$f_{baud} = (2^{SMOD} * \text{Timer Overflow flag}) / 32$$

และไทม์เมอร์ 1 สามารถใช้สัญญาณนาฬิกาภายใน หรือเป็นเคาน์เตอร์ซึ่งรับพัลส์นาฬิกาจากภายนอกผ่านขา T1

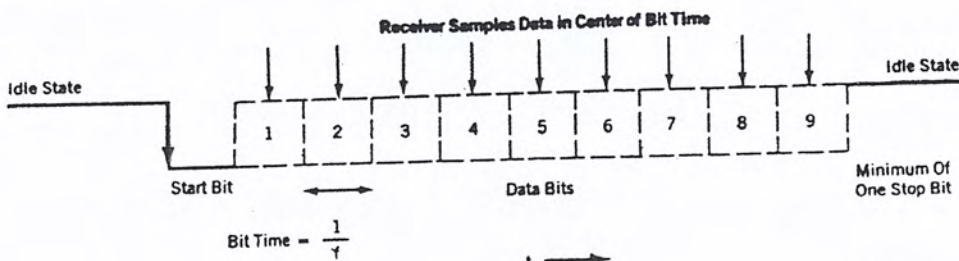
ความถี่ออสซิลเลเตอร์ที่เลือกจะช่วยสร้าง Baud Rate ทั้งแบบมาตรฐานและไม่มาตรฐานถ้าต้องการ Baud Rate มาตรฐาน คริสตัล 11.059 MHz ควรใช้ ซึ่งจะได้อัตรามาตรฐาน 9600 Hz และ TH1 จะมีค่าดังนี้

$$TH1 = 256 - [(2^6 * 11.0592 * 10^6) / (32 * 12 * 9600)] = 0FDh = 253.0000d$$

ถ้า SMOD ถูกเคลียร์เป็น 0

### ข้อมูลอนุกรมโหมด 2 – โหมดมัลติโปรเซสเซอร์

โหมด 2 คล้ายกับโหมด 1 เว้นแต่จะมีการส่ง 11 บิต คือ Start Bit 1 บิต, ข้อมูล 9 บิต, Stop Bit 1 บิต



รูป 3.17 แสดงรูปแบบเวอ์คข้อมูลในโหมดมัลติโปรเซสเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีในโหมด 0 Baud Rate จะมากกว่ามาตรฐานมาก อัตราข้อมูลที่สูงนี้เป็นที่ต้องการใน Application หลายๆ มัลติโปรเซสเซอร์ ข้อมูลสามารถรวบรวมได้อย่างรวดเร็วจากเครื่องข่ายของไมโครคอนโทรลเลอร์ที่ใช้สื่อสาร ถ้าใช้ Baud Rate ที่สูง

เงื่อนไขการเซต RI ในโหมด 1 RI ต้องเป็น 0 ก่อนจะรับบิตสุดท้าย และ SM2 ต้องเป็น 0 หรือข้อมูลบิตที่ 9 ต้องเป็น 1 การเซต RI ขึ้นกับสถานะของ SM2 ในการรับ 8051 และสถานะบิตที่ 9 ซึ่งทำให้ Multiprocessing เป็นไปได้โดยให้ตัวรับถูกอินเทอร์รัพท์โดยข้อมูลบางตัว ในขณะที่ตัวรับอื่นๆ ไม่สนใจข้อมูลนี้เฉพาะ 8051 เท่านั้นที่ เซตเป็น 0 ถูกอินเทอร์รัพท์โดยข้อมูลที่รับซึ่งข้อมูลบิตที่ 9 เซตเป็น 1 จะไม่ถูกอินเทอร์รัพท์โดยข้อมูล พร้อมกับข้อมูลบิต 9 เป็น 0 ตัวรับทั้งหมดจะถูกอินเทอร์รัพท์โดยข้อมูล และข้อมูลบิตที่ 9 เซตเป็น 1 ซึ่งสถานะของ SM2 จะไม่ขัดขวางการรับข้อมูล

รายละเอียดเหล่านี้จะให้คอมพิวเตอร์ที่ทำการตั้งติดต่อกับคอมพิวเตอร์ตัวรับที่ถูกเลือกโดยไม่มีอินเทอร์รัพท์คอมพิวเตอร์ตัวรับอื่นๆ คอมพิวเตอร์ตัวรับอาจถูกตั้งเป็นตัวรับ ตัวส่ง หรือไม่สนใจคำสั่ง โดยโค้ดไบต์ที่ส่งพร้อมกับข้อมูลบิต 9 เป็น "1" ในข้อมูลบิต 9 จะอินเทอร์รัพท์ตัวรับทุกตัว คำสั่งนี้จะถูกโปรแกรมให้มีผลต่อโค้ดไบต์เพื่อโปรแกรมสถานะของ SM2 ใน SCON ตัวรับที่ถูกเลือกจะทำให้บิต 9 เซตเป็น 0 ขณะที่ตัวรับอื่นๆ จะไม่สนใจตัวส่งสามารถเปลี่ยนตัวรับโดยส่งบิตที่เซตเป็น 1 ซึ่งจะส่งตัวรับใหม่ให้เซต SM2 เป็น 0 ขณะที่ตัวอื่นๆ จะเซต SM2 เป็น 1

### อินเทอร์รัพท์(Interrupt)

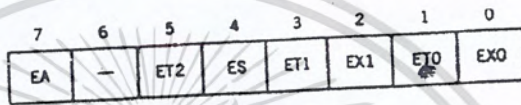
โปรแกรมคอมพิวเตอร์มีเพียง 2 ทางเท่านั้น ที่จะหาเงื่อนไขที่เป็นจริงของวงจรภายในและภายนอก วิธีแรก คือใช้คำสั่งซอฟต์แวร์ กระโดดบนสถานะแฟลคและพอร์ตพิน วิธีสอง คือสัญญาณฮาร์ดแวร์ที่เรียกว่าอินเทอร์รัพท์ ซึ่งทำให้โปรแกรมไปเรียกซับรูทีน (Sub - Routine) เทคนิคของซอฟต์แวร์ใช้เวลาของโปรเซสเซอร์ ซึ่งสามารถไปใช้งานอื่นๆ อินเทอร์รัพท์จะใช้เวลาของโปรเซสเซอร์เมื่อถูกทำเมื่อต้องการใช้โปรแกรม Application เกือบทั้งหมดของไมโครคอนโทรลเลอร์เกี่ยวข้องกับเหตุการณ์ที่เร็วพอที่จะควบคุมภาวะแวดล้อมที่สร้างเหตุการณ์

อินเทอร์รัพท์อาจสร้างโดยการทำงานของชิปภายในหรือโดยแหล่งภายนอก อินเทอร์รัพท์บางตัวทำให้ 8051 ทำฮาร์ดแวร์ให้เรียกซับรูทีน ที่มีตำแหน่งที่กำหนดมาก่อน (โดยผู้ออกแบบ 8051) ในโปรแกรมเมมโมรี่มีอินเทอร์รัพท์ 5 ชนิดใน 8051 3 ชนิดในนี้จะถูกสร้างโดยอัตโนมัติ โดยการทำงานของไมโครเมมโมรี่แฟลค 0 ไมโครเมมโมรี่แฟลค 1 และอินเทอร์รัพท์พอร์ตคอนโทรลเลอร์ (RI หรือ TI) อินเทอร์รัพท์อีก 2 ตัวถูกทริกโดยสัญญาณภายนอกโดยวงจรที่ต่อกับขา  $\overline{INT0}$  และ  $\overline{INT1}$  (ขาของพอร์ต P3.2 และ P3.3)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน้าที่ของอินเทอร์รัพท์ จะอยู่ภายใต้การควบคุมของโปรแกรม โปรแกรมเมอร์สามารถเปลี่ยนบิตควบคุมในรีจิสเตอร์อินเทอร์รัพท์ (IE), Interrupt Priority Register (IP) และ Timer Control Register (TCR) โปรแกรมสามารถสะกັดอินเทอร์รัพท์ทั้งหมดหรือบางตัวจากโปรแกรมโดยการเซตหรือเคลียร์บิตในรีจิสเตอร์เหล่านี้ IE, IP

หลังจากอินเทอร์รัพท์ถูกจัดการโดยซับรูทีน ซึ่งทำโดยโปรแกรมเมอร์ในโปรแกรมเมมโมรี โปรแกรมอินเทอร์รัพท์ต้องทำงานที่คำสั่งที่เกิดอินเทอร์รัพท์ โปรแกรมถูกทำโดยเก็บค่า PC ไปบนสแตคในแรมก่อนเปลี่ยน PC เป็นแอดเดรสของอินเทอร์รัพท์ในรอม ค่า PC จะได้จากสแตคหลังจากคำสั่ง RETI ได้ทำแล้วที่ส่วนท้ายของซับรูทีน

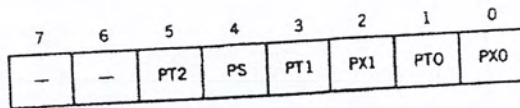


**THE INTERRUPT ENABLE (IE) SPECIAL FUNCTION REGISTER**

Bit	Symbol	Function
7	EA	Enable interrupts bit. Cleared to 0 by program to disable all interrupts; set to 1 to permit individual interrupts to be enabled by their enable bits.
6	—	Not implemented.
5	ET2	Reserved for future use.
4	ES	Enable serial port interrupt. Set to 1 by program to enable serial port interrupt; cleared to 0 to disable serial port interrupt.
3	ET1	Enable timer 1 overflow interrupt. Set to 1 by program to enable timer 1 overflow interrupt; cleared to 0 to disable timer 1 overflow interrupt.
2	EX1	Enable external interrupt 1. Set to 1 by program to enable INT1 interrupt; cleared to 0 to disable INT1 interrupt.
1	ET0	Enable timer 0 overflow interrupt. Set to 1 by program to enable timer 0 overflow interrupt; cleared to 0 to disable timer 0 overflow interrupt.
0	EX0	Enable external interrupt 0. Set to 1 by program to enable INT0 interrupt; cleared to 0 to disable INT0 interrupt.

Bit addressable as IE.0 to IE.7

รูปที่ 3.18 (ก) แสดงการกำหนดบิตในรีจิสเตอร์ของ IE



**THE INTERRUPT PRIORITY (IP) SPECIAL FUNCTION REGISTER**

Bit	Symbol	Function
7	—	Not implemented.
6	—	Not implemented.
5	PT2	Reserved for future use.
4	PS	Priority of serial port interrupt. Set/cleared by program.
3	PT1	Priority of timer 1 overflow interrupt. Set/cleared by program.
2	PX1	Priority of external interrupt 1. Set/cleared by program.
1	PT0	Priority of timer 0 overflow interrupt. Set/cleared by program.
0	PX0	Priority of external interrupt 0. Set/cleared by program.

Note: Priority may be 1 (highest) or 0 (lowest)

Bit addressable as IP.0 to IP.7

**รูปที่ 3.18 (ข) แสดงการกำหนดบิตในรีจิสเตอร์ของ IP**

**อินเทอร์รัพท์แฟล็กไทม์เมอร์(Interrupt Flag Timer)**

เมื่อไทม์เมอร์/เคาน์เตอร์ เกิดโอเวอร์โฟลด์ ผลคือไทม์เมอร์แฟล็ก (TF1, TFO) จะเซตเป็น 1 แฟล็กถูกเคลียร์เป็น 0 เมื่ออินเทอร์รัพท์ทำให้โปรแกรมเรียกซับรูทีนของไทม์เมอร์ในเมมโมรี

**อินเทอร์รัพท์พอร์ตอนุกรม**

เมื่อรับข้อมูลแล้ว บิตอินเทอร์รัพท์ (RI) ต้องเซตเป็น 1 ใน SCON เมื่อข้อมูลส่งเรียบร้อยแล้ว บิตอินเทอร์รัพท์ (TI) ต้องเซตใน SCON และจะนำมา OR กันเพื่อหาตัวอินเทอร์รัพท์แก่โปรเซสเซอร์ซึ่งเป็นการอินเทอร์รัพท์พอร์ตอนุกรม บิตเหล่านี้จะไม่ถูกเคลียร์เมื่อการเรียกโปรแกรมอินเทอร์รัพท์ถูกทำโดยโปรเซสเซอร์โปรแกรมที่จัดการการสื่อสารข้อมูลอนุกรมต้องรีเซต RI หรือ TI เพื่อจะทำข้อมูลถัดไป

**การอินเทอร์รัพท์ภายนอก**

ขา  $\overline{INT0}$  และ  $\overline{INT1}$  จะใช้โดยวงจรภายนอก การอินพุทบนขาเหล่านี้ต้องเซตอินเทอร์รัพท์แฟล็ก IE0 และ IE1 ใน SCON เป็น 1 โดยวิธี แฟล็ก IEX อาจเซตเมื่อขา  $\overline{INTX}$  เป็น 0 หรือแฟล็กอาจเซตมีการเปลี่ยนจาก 1 เป็น 0 ขา  $\overline{INTX}$  บิต IT0, IT1 จะโปรแกรมขา  $\overline{INTX}$  สำหรับการอินเทอร์รัพท์ที่ 0 เมื่อเซตเป็น 0 และโปรแกรมขา  $\overline{INTX}$  สำหรับอินเทอร์รัพท์ที่การเปลี่ยนลอจิกเมื่อเซตเป็น 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แฟลช IEX จะรีเซ็ตเมื่อการอินเทอร์รัพท์ที่การเปลี่ยนลอจิก พบโดยโปรแกรมและเข้าถึงซัปรูทีน นี้เป็นผลของน็อกเอาท์เบรระบบและโปรแกรมเมอร์ที่ต้องรีเซ็ตการอินเทอร์รัพท์ภายนอกจะทำที่ลอจิกไหนเมื่อใช้โปรแกรม วงจรภายนอกต้องเป็น 1 ก่อนที่ RETI จะถูกจัดการความผิดพลาดในเรื่องนี้จะทำให้เกิดการอินเทอร์รัพท์ทันทีหลังจาก RETI ด้วยแหล่งอินเทอร์รัพท์เดียวกัน

### การรีเซ็ต(Reset)

การรีเซ็ต สามารถมองเป็นการอินเทอร์รัพท์สูงสุด เพราะโปรแกรมไม่สามารถสกัดกั้นได้ การอินเทอร์รัพท์ชนิดนี้บ่อยครั้งจะเรียกว่า “Nonmaskable” เนื่องจากไม่มีบิตใดจะสามารถหยุดมันได้ซึ่งไม่เหมือนกับอินเทอร์รัพท์แบบอื่น PC จะไม่เก็บค่าโปรแกรมครั้งสุดท้าย รีเซ็ตเป็นค่าตั้งที่สมบูรณ์ในการกระโดดไปที่ 0000h และเริ่มทำงานที่จุดนี้ เมื่อลอจิก 1 ใ้ที่ขา RST 8051 จะอยู่ในภาวะรีเซ็ต หลังจากขา RST เป็น 0 รีจิสเตอร์ภายในจะมีค่าดังตารางนี้

Register	Value (Hex)
PC	0000
DPTR	0000
A	00
B	00
SP	07
SPW	00
Po - 3	FF
IP	XXX00000b
IE	0XXX00000b
TCON	00
TMOD	00
THo	00
TLo	00
TH1	00
TL1	00
SCON	00
SBUF	XX
PCON	0XXXXXXXb

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรมภายในจะไม่เปลี่ยนโดยการรีเซต แต่สถานะของแรมภายในเมื่อเปิดเครื่องครั้งแรกจะ Random และแบนด์ 0 จะถูกเลือก และทุกบิตใน PSW เป็น 0

### การควบคุมอินเทอร์รัพท์

โปรแกรมต้องสามารถยับยั้งการอินเทอร์รัพท์ทั้งหมดหรือบางตัว เพื่อให้งานที่สำคัญได้ทำจนเสร็จ รีจิสเตอร์ IE จะเก็บค่าบิตที่โปรแกรมได้ เพื่อให้ทำอินเทอร์รัพท์ได้ตามต้องการ และเมื่อเลือกอินเทอร์รัพท์แล้ว แหล่งอินเทอร์รัพท์แต่ละแหล่งอาจถูกเลือกหรือไม่ก็ได้ บ่อยครั้งที่ต้องการอินเทอร์รัพท์ที่สำคัญกว่าโดยทันที บิตของรีจิสเตอร์ IP อาจเซตโดยโปรแกรมเพื่อกำหนดความสำคัญของแต่ละแหล่งอินเทอร์รัพท์ เพื่อให้อินเทอร์รัพท์ที่สำคัญกว่าเกิดก่อนเมื่อมีการอินเทอร์รัพท์เกิดพร้อมกันตั้งแต่ 2 แหล่งขึ้นไป

### ความสามารถ/ไม่สามารถอินเทอร์รัพท์

บิตในรีจิสเตอร์ EI ต้องเซตเป็น 1 ถ้าแหล่งอินเทอร์รัพท์ถูกใช้ และเซตเป็น 0 เมื่อไม่ใช้ บิต EA เป็นบิตที่สำคัญซึ่งสามารถ/ไม่สามารถอินเทอร์รัพท์ทุกแหล่ง

### ความสำคัญของการอินเทอร์รัพท์

บิตใน IP ถูกกำหนดถ้าอินเทอร์รัพท์ต้องการลำดับความสำคัญ บิตจะเซตเป็น 1 เมื่อเป็นการอินเทอร์รัพท์ที่สำคัญสูง และเป็น 0 เมื่ออินเทอร์รัพท์มีความสำคัญต่ำ อินเทอร์รัพท์ที่สำคัญสูงไม่อาจถูกอินเทอร์รัพท์โดยตัวที่มีความสำคัญต่ำกว่า จนกว่าตัวที่สำคัญสูงกว่าจะทำเสร็จ ถ้าอินเทอร์รัพท์สองตัวที่มีความสำคัญเท่ากันเกิดพร้อมกัน จะมีการทำตามลำดับนี้

1. IEo
2. TFo
3. IE1
4. TF1
5. Serial = or TI

การอินเทอร์รัพท์อนุกรมสามารถให้ลำดับที่สำคัญกว่าทำก่อน โดยเซตบิต PS ใน IP เป็น 1 และบิตอื่นๆ เป็น 0

## จุดหมายการอินเทอร์รัพท์

แต่ละอินเทอร์รัพท์ทำให้โปรแกรมทำฮาร์ดแวร์ให้เรียกแอดเดรสที่ตรวจสอบแล้วในโปรแกรมเมมโมรี นี่เป็นสิ่งที่โปรแกรมเมอร์ต้องวางรูทีนในแอดเดรสที่เกิดอินเทอร์รัพท์อินเทอร์รัพท์จะเก็บค่าใน PC เมื่อทำการอินเทอร์รัพท์ จะเก็บค่าในสแตค และเรียกตำแหน่งที่ต้องการ ดังตารางนี้

Interrupt	Address(HEX)
IEo	0003
TFo	000B
IE1	0013
TF1	001B
Serial	0023

คำสั่ง RETI จะอยู่ที่ท้ายของรูทีน และรีเซตลอจิกของอินเทอร์รัพท์ เพื่อให้อินเทอร์รัพท์อีกตัวสามารถรับการอินเทอร์รัพท์ได้ อินเทอร์รัพท์อาจเกิดขึ้นแต่ไม่ถูกทำ เนื่องจากสถานะสะกັกกันมีอยู่ตลอดการอินเทอร์รัพท์ นี่เป็นความต้องการเบื้องต้นในการใช้อินเทอร์รัพท์ INTX ที่ทำที่ลอจิกอินเทอร์รัพท์ด้วยซอฟต์แวร์

เมื่อเฟลทอินเทอร์รัพท์เกิดเซตเป็น 1 โดยวิธีใดๆ อินเทอร์รัพท์จะเกิดขึ้นไม่มีการขัดขวางวิธีนี้โปรแกรมสามารถอินเทอร์รัพท์แหล่งใดๆ ด้วยตัวเอง โดยเซตเฟลทอินเทอร์รัพท์ที่ต้องการเป็น 1 โดยใช้โปรแกรมคำสั่ง

## สรุป

โดยโครงสร้างฮาร์ดแวร์ของรีจิสเตอร์ 8051 และวงจรวควบคุม จะถูกตรวจสอบที่ลอจิก 8051 อาจมองเป็นที่เก็บแรม รอม และรีจิสเตอร์ที่แอดเดรสได้ ซึ่งมีหน้าที่ต่างกัน

## SPECIAL FUNCTION REGISTERS

Register	Bit	Primary function	Bit addressable
A	8	Math, data manipulation	Y
B	8	Math	Y
PC	16	Addressing program bytes	N
DPTR	16	Addressing code and external, data	N
SP	8	Addressing internal RAM stack data	N
PSW	8	Processor status	Y
P0-P3	8	Store I/O port data	Y
TH0/TL0	8/8	Timer/counter 0	N
TH1/TL1	8/8	Timer/counter 1	N
TCON	8	Timer/counter control	Y
TMOD	8	Timer/counter control	N
SBUF	8	Serial port data	N
SCON	8	Serial port control	Y
PCON	8	Serial port control, user flags	N
IE	8	Interrupt enable control	Y
IP	8	Interrupt priority control	Y

DATA AND PROGRAM MEMORY		
Internal	Bytes	Function
RAM	128	R0-R7 registers, data storage, stack
ROM	4K	Program storage
External	Bytes	Function
RAM	64K	Data storage
ROM	64K	Program storage

## EXTERNAL CONNECTION PINS

FUNCTION		
PORT PINS	36	I/O, external memory, interrupts
Oscillator	2	Clock
Power	2	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### ลักษณะของโครงการ

#### 4.1 บทนำหลักการออกแบบระบบเซลล์แสงอาทิตย์

การออกแบบระบบเซลล์แสงอาทิตย์ (Photovoltaic System) จะประกอบด้วยการเลือกโครงสร้างที่เหมาะสมของระบบ และการเลือกขนาดของส่วนประกอบต่าง ๆ ให้เหมาะสมกับสภาพของอากาศ และความต้องการของภาระทางไฟฟ้า โดยจะต้องคำนึงถึงราคาต่อหน่วยพลังงาน ความเชื่อถือได้ของระบบ และปัญหาการบำรุงรักษาระบบเป็นหลัก ในช่วง 7-8 ปีที่ผ่านมา เซลล์แสงอาทิตย์ได้รับการพัฒนาให้มีราคาต่อวัตต์ลดลงหลายเท่าตัว แต่อย่างไรก็ดี ปัญหาการใช้เซลล์แสงอาทิตย์ในการผลิตกระแสไฟฟ้าในปัจจุบันก็ยังคงอยู่ที่ราคาของแผงเซลล์แสงอาทิตย์เป็นส่วนใหญ่ จากปัญหาดังกล่าว ทำให้มีการคิดหาวิธีที่จะลดจำนวนเซลล์แสงอาทิตย์ที่ใช้ลง เช่น การใช้วิธีการรวมแสงให้มีความเข้มสูง (100-200 เท่า) หรือแบบที่มีความเข้มปานกลาง (20-50 เท่า) ซึ่งในทั้งสองกรณีจะต้องใช้เซลล์แสงอาทิตย์ที่ออกแบบพิเศษให้มีความต้านทานอนุกรมต่ำ และสามารถทำงานได้ที่อุณหภูมิสูง ระบบรวมแสงนี้จะมีอายุขัยเหมาะสมสำหรับระบบที่มีขนาดใหญ่เท่านั้น นอกจากนี้จะใช้วิธีการปรับปรุงคุณภาพของระบบ เช่น การปรับปรุงการแมทซ์ระหว่างเซลล์แสงอาทิตย์กับภาระทางไฟฟ้า เพื่อให้กำลังของแผงเซลล์แสงอาทิตย์มีค่าสูงสุดตลอดเวลา อันเป็นการเพิ่มปริมาณของพลังงานออกของระบบให้มากขึ้น

ได้มีการคำนวณเปรียบเทียบปริมาณของแสงอาทิตย์ที่ตกกระทบของตัวรับแสง ในกรณีที่มีการติดตามดวงอาทิตย์แบบ 2 แกน (ตามแนวตะวันออก-ตะวันตก) กรณีที่มีการติดตามดวงอาทิตย์แบบแกนเดียว (ตามแนวตะวันออก-ตะวันตก) และกรณีที่ติดตั้งอยู่กับที่ โดยไม่คิดผลของสภาพอากาศของท้องถิ่น ผลว่าการใช้ระบบติดตามดวงอาทิตย์แบบ 2 แกน จะได้รับพลังงานเฉลี่ยต่อปีเพิ่มขึ้นจากกรณีที่มีการติดตามดวงอาทิตย์แบบ 1 แกน ประมาณ 5-10 % และได้รับพลังงานเพิ่มจากกรณีที่ติดตั้งอยู่กับที่ประมาณ 50% (1) ในกรณีที่เราคิดผลของสภาพอากาศของท้องถิ่น ความแตกต่างของปริมาณของแสงที่ได้รับทั้งสามกรณีจะลดลงอันเนื่องมาจากการลดลงของปริมาณในแสงที่มาจากดวงอาทิตย์โดยตรง (Direct radiation) สำหรับกรุงเทพฯ นั้น ปริมาณของแสงอาทิตย์โดยเฉลี่ยต่อปี จะมีค่าประมาณครึ่งหนึ่งของแสงที่ได้รับทั้งหมด (2) งานวิจัยนี้มีวัตถุประสงค์ที่จะศึกษาความเป็นไปได้โดยจะศึกษาระบบติดตามดวงอาทิตย์สำหรับเซลล์แสงอาทิตย์แบบแผงราบตามดวงอาทิตย์ และปริมาณที่เพิ่มของพลังงานของระบบจากการติดตามดวงอาทิตย์ โดยจะคำนึงถึงพลังงานที่ใช้ในการหมุนแผงเซลล์แสงอาทิตย์ตามดวงอาทิตย์ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ทฤษฎีพื้นฐาน

### ระบบควบคุมการติดตามดวงอาทิตย์แบบรอบปิด

**หลักการของระบบ** ระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบปิดนั้นอาจถือได้ว่าเป็นระบบควบคุมตำแหน่งแบบที่มีการป้อนกลับ (Feedback position control system) อย่างหนึ่งซึ่งมีตำแหน่งหรือทิศทางของดวงอาทิตย์เป็นตัวควบคุมตำแหน่งหรือทิศทางของแผงเซลล์แสงอาทิตย์ระบบนี้จะมีการตรวจจับทิศทางจริงของดวงอาทิตย์ตลอดเวลา เมื่อมีความแตกต่างของทิศทางทั้งสองเกิดขึ้น ตัวเปรียบเทียบทิศทางจะส่งสัญญาณออกไปควบคุมให้แผงแสงอาทิตย์หมุนไปในทิศทางของดวงอาทิตย์เพื่อลดความแตกต่างระหว่างทิศทางทั้งสอง ความผิดพลาดในการติดตามดวงอาทิตย์ของระบบนี้จะขึ้นอยู่กับความไวของตัวเปรียบเทียบทิศทางของแผงแสงอาทิตย์กับทิศทางจริงของดวงอาทิตย์

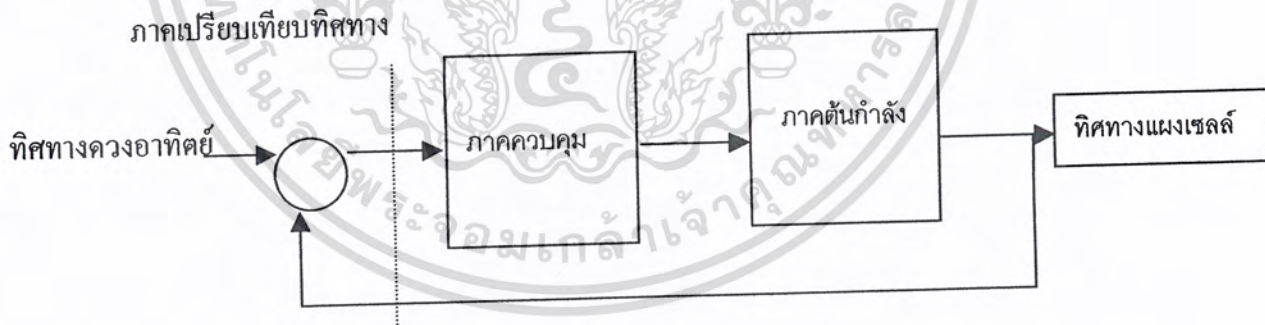
**โครงสร้างของระบบ** ระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบปิดจะประกอบด้วยส่วนต่าง ๆ ที่สำคัญดังนี้คือ

ภาคตรวจจับ และเปรียบเทียบทิศทาง

ภาคควบคุม

ภาคต้นกำลังขับเคลื่อนแผงเซลล์

ซึ่งเราอาจเขียนเป็นบล็อกไดอะแกรมได้ดังนี้คือ

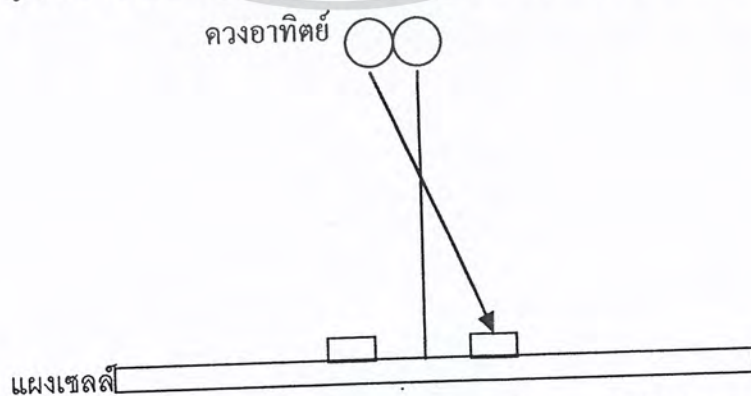


รูปที่ 4.1 บล็อกไดอะแกรมของระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก) ภาคตรวจจับ และเปรียบเทียบทิศทาง อุปกรณ์ที่ใช้ในการตรวจจับทิศทางของดวงอาทิตย์ และแผงเซลล์โดยทั่วไปจะเป็นอุปกรณ์ที่มีความไวต่อแสง (Photosensitive device) เช่น โฟโตโวลท์ ตาอิคเดวิด 6 (Photovoltaic Device) หรือ (Photoconductive Device) เป็นต้น สำหรับการเปรียบเทียบทิศทางจะอาศัยการเปรียบเทียบความเข้มของแสงที่ตกกระทบอุปกรณ์ไวแสงซึ่งทำได้สองวิธีคือ

- การวางอุปกรณ์ไวแสงให้มีทิศต่างกัน (Angular sensors) วิธีการนี้เราจะติดตั้งอุปกรณ์ไวแสง เช่น เซลล์แสงอาทิตย์ขนาดเล็กซึ่งมีลักษณะเหมือนกันให้ทำมุมต่างกันค่าหนึ่งโดยให้ระนาบที่ตั้งฉากกับระนาบของอุปกรณ์ทั้งสองอยู่ในแนวตะวันออก ตะวันตก อุปกรณ์ไวแสงทั้งสองจะติดอยู่กับแผงเซลล์โดยทำมุมกับเส้นตั้งฉากของแผงเซลล์เท่า ๆ กัน เมื่อแผงเซลล์ทำมุมตั้งฉากกับแนวทิศทางของดวงอาทิตย์ อุปกรณ์ทั้งสองจะได้รับความเข้มของแสงเท่า ๆ กัน แต่ถ้ามีความคลาดเคลื่อนเกิดขึ้นจะทำให้อุปกรณ์ทั้งสองได้รับความเข้มไม่เท่ากันอันจะเป็นการชี้บอกให้ทราบว่าดวงอาทิตย์อยู่เยื้องไปทางทิศใดของแนวตั้งฉากของแผงเซลล์ ในกรณีที่ต้องการให้มีการติดตามในแนวเหนือ ใต้ การเปรียบเทียบโดยวิธีนี้จะให้ความแม่นยำไม่สูงนัก ก็คือจะมีความคลาดเคลื่อนประมาณ 2-5 องศา
- การบังให้เกิดเงา (Shadow sensor) วิธีการนี้เราจะวางอุปกรณ์ไวแสงซึ่งมีลักษณะเหมือนกันไว้สองข้างของวัตถุทึบแสงซึ่งวางตั้งฉากกับแผงเซลล์ ดังแสดงในรูปที่ 4.2 ในระบบที่มีการติดตามในแนวตะวันออก- ตะวันตก อุปกรณ์ไวแสง A และ B จะวางอยู่ในแนวตะวันออก - ตะวันตก แต่ถ้าต้องการให้มีการติดตามในแนวเหนือ- ใต้ด้วยเราก็ต้องเพิ่มอุปกรณ์ที่มีลักษณะเหมือนกันอีก 1 ชุด แต่ถ้าต้องการวางอุปกรณ์ A และ B ให้อยู่ในแนวเหนือ - ใต้ จากในรูปที่ 2 เราจะเห็นได้ว่าถ้าแผงเซลล์ทำมุมตั้งฉากกับแนวทิศทางของดวงอาทิตย์ดังในตำแหน่ง 1 ทั้ง A และ B จะได้รับความเข้มของแสงเท่ากัน แต่ถ้าเกิดมีความคลาดเคลื่อนดังในตำแหน่ง 2 เซลล์ B จะถูกบังไม่ได้รับแสง ซึ่งลักษณะเช่นนี้จะเป็นการชี้บอกให้ทราบว่าดวงอาทิตย์อยู่เยื้องไปทางทิศใดของแนวตั้งฉากของแผงเซลล์ การเปรียบเทียบทิศทางโดยวิธีนี้ ความแม่นยำจะขึ้นอยู่กับความยาวของอุปกรณ์ทำให้เกิดเงา โดยความแม่นยำจะสูงขึ้นเมื่อความยาวเพิ่มขึ้น วิธีการนี้อาจจะให้ความแม่นยำได้ถึง 0.1 องศา(3)



รูปที่ 4.2 การเปรียบเทียบทิศทางโดยการบังให้เกิดเงา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะสัญญาณออกของตัวเปรียบเทียบทิศทางอาจจะเป็นสัญญาณขึ้นหรือสัญญาณต่อเนื่องก็ได้ซึ่งแบ่งออกได้เป็น 3 ลักษณะคือ

**สัญญาณศูนย์** เป็นสัญญาณที่แสดงว่าความแตกต่างของทิศทางของแผงเซลล์กับทิศทางของดวงอาทิตย์น้อยกว่าค่าต่ำสุดที่ตัวเปรียบเทียบทิศทางจะสามารถตรวจจับได้

**สัญญาณบวก** เป็นสัญญาณที่แสดงว่าตำแหน่งของดวงอาทิตย์อยู่เอียงไปทางทิศตะวันตกของแนวตั้งฉากของแผงเซลล์แสงอาทิตย์ (หรืออาจจะตรงกันข้ามก็ได้)

**สัญญาณลบ** เป็นสัญญาณที่แสดงว่าตำแหน่งของดวงอาทิตย์อยู่เอียงไปทางทิศตะวันออกของแนวตั้งฉากของแผงเซลล์แสงอาทิตย์ (หรืออาจจะตรงกันข้ามก็ได้)

ขนาดของสัญญาณออกของตัวเปรียบเทียบทิศทางนั้น นอกจากจะขึ้นอยู่กับความแตกต่างของทิศทางของแผงเซลล์กับทิศทางของดวงอาทิตย์แล้วยังจะขึ้นอยู่กับความเข้มของแสงตรงจากดวงอาทิตย์ ดังนั้นความแม่นยำของตัวเปรียบเทียบทิศทางจะขึ้นอยู่กับปริมาณของแสงตรงจากดวงอาทิตย์ด้วย สาเหตุนี้จะทำให้อุปกรณ์ตรวจจับ และเปรียบเทียบทิศทางของดวงอาทิตย์กับแผงเซลล์แสงอาทิตย์ไม่สามารถจะทำงานได้ในขณะที่มีเมฆมาบังดวงอาทิตย์ หรืออาจจะมีกรรหลงทางชั่วขณะได้

**ข) ภาคควบคุม** ภาคควบคุมจะทำหน้าที่รับสัญญาณจากตัวเปรียบเทียบทิศทางเพื่อใช้ในการควบคุมให้ตัวขับเคลื่อนแผงเซลล์แสงอาทิตย์ไปอยู่ในตำแหน่งที่ทำให้ระนาบแผงเซลล์ตั้งฉากกับทิศทางดวงอาทิตย์ ภาคควบคุมโดยทั่วไป

**การควบคุมทิศทาง** จะทำหน้าที่ควบคุมทิศทางการจับของตัวต้นกำลัง โดยอาศัยข้อมูลจากตัวเปรียบเทียบทิศทาง และเมื่อดวงอาทิตย์ลับขอบฟ้า หน่วยควบคุมทิศทางจะควบคุมให้แผงเซลล์แสงอาทิตย์หมุนวนกลับไปรองรับแสงในตอนเช้าทางทิศตะวันออก โดยระบบจะเริ่มทำงานอีกครั้งเพื่อได้รับแสงอาทิตย์ในวันถัดไป

**ค) ตัวต้นกำลังขับเคลื่อนแผงเซลล์** ตัวต้นกำลังขับเคลื่อนแผงเซลล์จะทำหน้าที่ขับเคลื่อนแผงเซลล์แสงอาทิตย์ โดยได้รับการควบคุมจากภาคควบคุม ตัวต้นกำลังจะประกอบด้วย มอเตอร์ไฟฟ้า และเฟืองหรือเกียร์ที่ครอบมอเตอร์ที่ใช้โดยทั่วไปจะเป็นมอเตอร์กระแสตรง เนื่องจากควบคุมความเร็วได้ง่าย และเหมาะกับแหล่งพลังงานที่มีอยู่คือ กระแสไฟตรงจากแบตเตอรี่ ส่งสาเหตุที่ต้องมีเกียร์ที่ครอบก็เพื่อลดความเร็วของมอเตอร์มีค่าสูงทำให้ลงมาเป็นความเร็วต่ำประมาณ 1 รอบต่อวัน และเป็นการเพิ่มแรงบิดในการขับเคลื่อนแผงเซลล์ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ข้อดี ข้อเสียของระบบ

### ข้อดีของระบบควบคุมแบบวงรอบปิด

มีความแม่นยำสูง

ไม่ต้องการข้อมูลเกี่ยวกับทางโคจรของดวงอาทิตย์

สามารถปรับตัวเองได้ตามฤดูกาล

ระบบสามารถเริ่มต้นได้เองเนื่องจากสามารถตรวจจับตำแหน่งดวงอาทิตย์ได้เอง

ไม่มีการสะสมความคลาดเคลื่อน

### ข้อเสียของระบบควบคุมวงรอบปิด

ต้องการใช้อุปกรณ์ที่มีความไวต่อแสงที่มีราคาแพง เนื่องจากต้องบรรจุในภาชนะโปร่งแสงที่ต้องปิดมิดชิด เพื่อป้องกันความเสียหายที่อาจเกิดขึ้นจาก อากาศ และความชื้น เนื่องจากอุปกรณ์ดังกล่าวต้องอยู่กลางแจ้งตลอดเวลา

ระบบ 1 ระบบจะต้องใช้ตัวเปรียบเทียบทิศทาง และภาคควบคุมอย่างละชุด เราไม่สามารถใช้ตัวเปรียบเทียบทิศทาง และภาคควบคุมหนึ่งชุดกับหลายแผงเซลล์ได้

จะต้องใช้มอเตอร์ที่มีกำลังสูงเนื่องจากการเปลี่ยนตำแหน่งในบางครั้งอาจจะต้องทำอย่างรวดเร็วเช่นในภาวะที่มีเมฆมาก ๆ จะทำให้อุปกรณ์ไวแสงไม่สามารถตรวจจับตำแหน่งดวงอาทิตย์ได้ ระบบจะอยู่กับที่ และเมื่อเมฆผ่านไป ระบบจะต้องปรับตำแหน่ง เพื่อให้ระนาบของแผงเซลล์ตั้งฉากกับแนวทิศทางของดวงอาทิตย์อย่างรวดเร็ว

ระบบนี้อาจจะมีการหลงในบางขณะ เช่น ในภาวะที่มีเมฆมาก ซึ่งทำให้ต้องหมุนแผงเซลล์ไปๆมาๆ อันเป็นการสิ้นเปลืองพลังงาน

### ระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบเปิด

- **หลักการทำงานของระบบ** ระบบนี้จะใช้หลักการควบคุมตำแหน่งแบบวงรอบเปิดที่มีความแม่นยำสูง ร่วมกับข้อมูลเกี่ยวกับทิศทางของดวงอาทิตย์ และทิศทางของแผงเซลล์แสงอาทิตย์ในขณะใดขณะหนึ่ง ระบบควบคุมแบบนี้ จะใช้เวลาเป็นเครื่องอ้างอิง กล่าวคือ เราจะต้องรู้ทิศทางของดวงอาทิตย์เทียบกับแกนอ้างอิงของที่ตั้งระบบที่เวลาต่าง ๆ กัน และเราจะต้องรู้ทิศทางของแผงเซลล์เทียบกับแกนอ้างอิงเดียวกันตลอดเวลาด้วย จากข้อมูลของทิศทางทั้งสองเราจะควบคุมให้ทิศทางของแผง

เซลล์เคลื่อนเข้าหาทิศทางของดวงอาทิตย์เป็นช่วง ๆ ไป  
เอกสารเซลล์เคลื่อนเข้าหาทิศทางของดวงอาทิตย์เป็นช่วง ๆ ไป  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โครงสร้างของระบบ ระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบเปิดจะประกอบด้วยส่วนต่าง ๆ ที่สำคัญคือ

- ฐานเวลา
- แหล่งข้อมูลเกี่ยวกับตำแหน่งของดวงอาทิตย์
- ระบบควบคุมตำแหน่งแบบวงรอบเปิดที่มีความแม่นยำสูง ซึ่งเราจะเขียนเป็นบล็อกไดอะแกรมได้ดังรูปที่ 4.3



รูปที่ 4.3 บล็อกไดอะแกรมของระบบควบคุมการติดตามดวงอาทิตย์แบบวงรอบเปิด

1) **ฐานเวลา** เนื่องจากตำแหน่งของดวงอาทิตย์จะเปลี่ยนแปลงกับเวลา ดังนั้นการที่เราจะทราบตำแหน่งของดวงอาทิตย์ได้ เราต้องมีข้อมูลของเวลา คือ ฐานเวลา ความถูกต้องของข้อมูลเกี่ยวกับตำแหน่งของดวงอาทิตย์ จะขึ้นอยู่กับความเที่ยงตรงของฐานเวลา เนื่องจากความคลาดเคลื่อนของเวลาจะมีการสะสมเพิ่มขึ้นเรื่อย ๆ ถ้าไม่มีการตั้งใหม่ จะทำให้ความผิดพลาดของข้อมูลเกี่ยวกับตำแหน่งดวงอาทิตย์ผิดพลาดได้ 1.3 องศาต่อปี

2) **แหล่งข้อมูลเกี่ยวกับตำแหน่งดวงอาทิตย์** เนื่องจากการ โคจรของดวงอาทิตย์มีกฎเกณฑ์ที่ค่อนข้างแน่นอน ดังนั้นเราจึงสามารถคำนวณหาตำแหน่งของดวงอาทิตย์เทียบกับผู้สังเกต ณ จุดใด ๆ บนโลก ในขณะที่ขณะหนึ่งได้แน่นอนถึง  $\pm 0.01$  องศา (4 5) และเนื่องจากในปัจจุบันเราสามารถฐานเวลาที่มีความเที่ยงตรงสูงได้ง่าย เช่น ฐานเวลาที่ได้จากการถ่วงของผลึกควอตซ์และการคำนวณสมการที่มีความยุ่งยากก็สามารถทำได้อย่างรวดเร็วโดยอาศัยไมโครคอมพิวเตอร์ ดังนั้นเราสามารถรู้ตำแหน่งของดวงอาทิตย์ในเวลาจริงได้อย่างรวดเร็วและแน่นอน ได้มีผู้ทดลองทำระบบควบคุมการติดตามดวงอาทิตย์แบบวงเปิด โดยใช้ไมโครคอมพิวเตอร์คำนวณตำแหน่งของดวงอาทิตย์ในเวลาจริง ซึ่งให้ความแม่นยำได้สูงถึง 0.25 องศา (6) สำหรับวิธีการคำนวณตำแหน่งของดวงอาทิตย์ไว้ล่วงหน้า จะไม่เป็นที่นิยมใช้กัน เนื่องจากจำนวนข้อมูลจะมีมากเกินไป จึงไม่สะดวกเท่าวิธีคำนวณในเวลาจริง แต่ในกรณีที่เราไม่ต้องการความแม่นยำสูงนัก เราอาจใช้วิธีประมาณสมการการเอกสตรานี่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เคลื่อนที่ของดวงอาทิตย์ด้วยสมการเส้นตรงซึ่งมีเวลาเป็นตัวแปรอิสระ วิธีนี้จะทำให้สามารถใช้วิธีควบคุมการติดตามดวงอาทิตย์แบบวงรอบเปิดได้โดยไม่ต้องใช้อุปกรณ์ที่มีความยุ่งยาก และราคาแพงอย่างเช่น ไมโครคอมพิวเตอร์

3) **ระบบควบคุมตำแหน่งแบบวงรอบเปิดที่มีความแม่นยำสูง** การควบคุมตำแหน่งแบบวงรอบเปิดและมีความแม่นยำสูง จะทำได้โดยอาศัยการใช้ข้อมูลแบบตัวเลข และการขับเคลื่อนโดยใช้มอเตอร์แบบขั้น (stepping motor) การที่มอเตอร์แบบขั้นนี้มีความแม่นยำสูง เนื่องจากมุมในการหมุนจะมีค่าแน่นอน และขึ้นอยู่กับจำนวนพัลส์ที่วงจรจับมอเตอร์ได้รับ ส่วนการใช้ข้อมูลแบบตัวเลขจะสามารถบันทึกจำนวนพัลส์ที่ใช้ขับเคลื่อนมอเตอร์ได้อย่างถูกต้องไม่ผิดพลาด มุมที่มอเตอร์ต่อพัลส์อาจจะมีค่า 1.8 2 7.5 หรือ 15 องศาแล้วแต่ความต้องการของเรา ถึงแม้มุมในการเคลื่อนที่ที่น้อยกว่าองศาได้ โดยการใช้เกียร์ทด ซึ่งปกติเราต้องใช้อยู่แล้วทั้งนี้เพราะระบบติดตามดวงอาทิตย์จะหมุนด้วยความเร็ว 360 องศาต่อวันในขณะที่มอเตอร์อาจจะหมุนด้วยความเร็วมากกว่า 10 รอบต่อวินาที ดังนั้นเราจึงสามารถควบคุมการหมุนที่เป็นมุมน้อยกว่า 0.01 องศาได้อย่างง่าย ระบบควบคุมตำแหน่ง จะมีความผิดพลาดน้อยมากถ้าหากได้รับข้อมูลที่เป็นตัวเลข ความผิดพลาดส่วนใหญ่จะเกิดจากเกียร์ที่ใช้หดรอบเนื่องจากพื้นของเกียร์จะขบกันไม่สนิท

### ข้อดี ข้อเสียของระบบ

#### ข้อดีของระบบควบคุมแบบวงรอบเปิด

ชุดควบคุมชุดเดียวสามารถใช้ควบคุมระบบติดตามดวงอาทิตย์ได้หลายชุด จึงเหมาะที่จะใช้กับระบบใหญ่ ๆ

มีความแม่นยำสูง ยกเว้นในกรณีที่เรานำการประมาณทางโคจรของดวงอาทิตย์ด้วยสมการเส้นตรง มอเตอร์ที่ใช้อาจมีกำลังน้อยกว่ามอเตอร์ที่ใช้กับระบบวงปิด เนื่องจากการเคลื่อนที่จะเป็นไปอย่างสม่ำเสมอ ไม่มีการหยุดถึงแม้จะมีเมฆบังดวงอาทิตย์

ไม่จำเป็นต้องใช้อุปกรณ์ไวแสงในการตรวจจับตำแหน่งของดวงอาทิตย์

#### ข้อเสียของระบบควบคุมแบบวงเปิด

วงจรขับเคลื่อนมอเตอร์จะมีความยุ่งยากกว่าวงจรขับเคลื่อนมอเตอร์แบบธรรมดา และมีราคาแพงด้วย ถ้าต้องการความแม่นยำสูงจำเป็นต้องใช้สูตรคำนวณตำแหน่งของดวงอาทิตย์ด้วย ไมโครคอมพิวเตอร์ ซึ่งมีความยุ่งยากกว่าระบบควบคุมแบบวงปิดธรรมดา

ต้องศึกษาทางโคจรของดวงอาทิตย์ ซึ่งจะเปลี่ยนแปลงตามฤดูกาล

ต้องใช้ฐานเวลาที่มีความแม่นยำสูง

มีการสะสมของความคลาดเคลื่อน โดยเฉพาะความคลาดเคลื่อนของฐานเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความแม่นยำในการตามดวงอาทิตย์ขึ้นอยู่กับความแน่นอนของตำแหน่ง และทิศทางอ้างอิง

### แนวความคิดในการเลือกระบบ

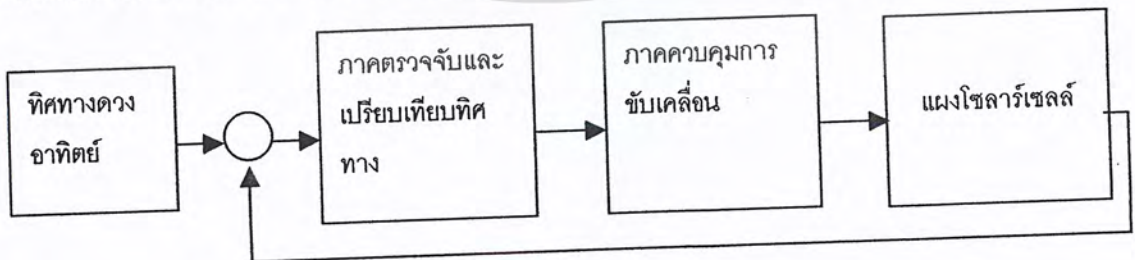
ในการเลือกระบบติดตามดวงอาทิตย์สำหรับเซลล์แสงอาทิตย์แบบแผงราบ เราจะต้องคำนึงถึงความเหมาะสมดังนี้คือ

ระบบควบคุมที่ใช้ควรจะใช้พลังงานน้อย เพื่อจะได้นำพลังงานที่ได้เพิ่มจากการใช้ระบบติดตามดวงอาทิตย์ไปใช้ประโยชน์มากที่สุด ซึ่งจะเป็นการเพิ่มประสิทธิภาพของระบบ ระบบที่ใช้ควรจะเป็นระบบที่ง่าย และต้องการบำรุงรักษาน้อย โดยเฉพาะระบบที่มีขนาดเล็กและอยู่ห่างไกล ซึ่งการรักษายาก

ระบบที่ใช้ไม่มีความจำเป็นต้องมีความแม่นยำมากนัก ทั้งนี้เพราะการลดลงของปริมาณแสงที่แผงเซลล์แสงอาทิตย์ได้รับจะมีค่าน้อยเมื่อดวงอาทิตย์ทำมุมน้อยๆ กับแนวตั้งฉากของแผงเซลล์ ยกตัวอย่างเช่น ถ้าดวงอาทิตย์ทำมุม 15 องศา กับแนวตั้งฉากของแผง ปริมาณแสงที่มาจากดวงอาทิตย์โดยตรง (direct radiation) จะลดลงประมาณ 4.4 % เท่านั้น แต่เนื่องจากปริมาณแสงตรงจากดวงอาทิตย์ในประเทศไทยจะมีค่าเฉลี่ยประมาณ 50 % ของปริมาณแสงอาทิตย์ทั้งหมด (2) ดังนั้นการลดลงของปริมาณแสงเนื่องจากความผิดพลาดในการติดตามดวงอาทิตย์ 15 องศา จะทำให้ปริมาณของแสงลดลงน้อยกว่า 2 % เท่านั้น

### หลักการออกแบบ

โครงการนี้จัดทำเพื่อที่จะทำให้แผงโซลาร์เซลล์ทำการเคลื่อนที่ตามดวงอาทิตย์เพื่อที่จะทำให้ได้รับแสงอาทิตย์ที่ความเข้มสูงสุดทุกมุมตำแหน่งที่ดวงอาทิตย์เคลื่อนที่ซึ่งจะทำให้แผงโซลาร์เซลล์จ่ายกำลังงานได้อย่างเต็มที่ และพลังงานนี้ก็จะได้นำมาใช้เลี้ยงวงจรควบคุมชุดแผงโซลาร์เซลล์นี้อีกรวมถึงการนำไปใช้จ่ายให้แก่โหลดตัวอื่นๆอีกทั้งสามารถแสดงบัสออกโคอะแกรมได้ดังต่อไปนี้



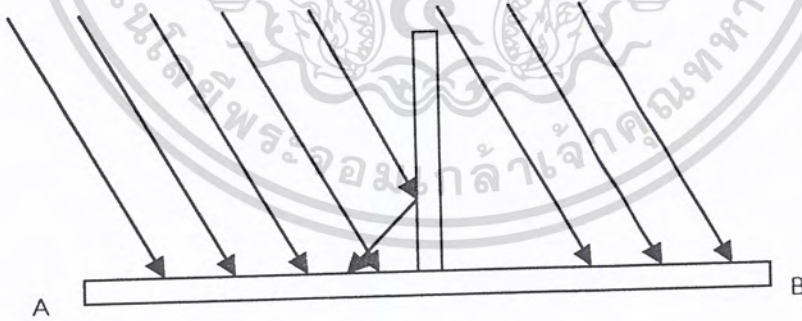
รูปที่ 4.4 แสดงบล็อกโคอะแกรมการทำงานของ การเลือกหาตำแหน่งของแผงเซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคตรวจจับและเปรียบเทียบทิศทาง ในการออกแบบในโครงการนี้จะใช้แสงโซลาร์เซลล์เป็นตัวจับความเข้มของแสงดวงอาทิตย์ซึ่งค่าที่ได้ออกมาจะอยู่ในรูปแรงดันทางไฟฟ้าเราสามารถนำเอาค่าเหล่านี้เป็นตัวเปรียบเทียบความเข้มแต่ละจุดได้

แต่เนื่องจากดวงอาทิตย์อยู่ห่างไกลเป็นระยะห่างมากรังสีที่ตกกระทบลงพื้น โลกจึงมีลักษณะเกือบขนานกันด้วยหรือไม่สามารถอ้างอิงได้ว่าแสงเหล่านี้มาจากจุดกำเนิดเดียวกันดังนั้นสูตรที่อ้างว่าความเข้มของแสงแปรผันกับ  $1/(\text{ระยะทาง})^2$  จึงนำมาใช้ไม่ได้หรือในอีกทางกลับกันถ้าถือว่าดวงอาทิตย์เป็นแหล่งกำเนิดเดียวกันระยะทางที่ตกลงบนซูดเซนเซอร์(Sensor)เกือบเท่ากันเพราะเหตุนี้เมื่อดวงอาทิตย์เคลื่อนที่ทำมุมเอียงเท่าไรแสงตกกระทบลงบน โซลาร์เซลล์แต่ละตัวละตัวจะมีค่าเท่ากัน

การพิจารณาความเข้มของแสงนั้นนิยามแทนความเข้มนั้นด้วยฟลักซ์( Flux : จำนวนเส้นแรงแม่เหล็กที่ตกกระทบลงบนพื้นที่ 1 หน่วย) และเมื่อพิจารณาจากรูปก็จะเห็นว่า เมื่อมีฉากกั้นจำนวนฟลักซ์ที่ตกกระทบด้าน A จะมากกว่าด้าน B และรังสีที่ตกกระทบทำมุมเดิมแต่ความสูงของฉากเพิ่มขึ้นจะทำให้ฟลักซ์ที่สะท้อนกลับมาจาก A เพิ่มขึ้นด้วยทำให้ความเข้มแสงสองด้านแตกต่างกันมากขึ้นอีกด้วย



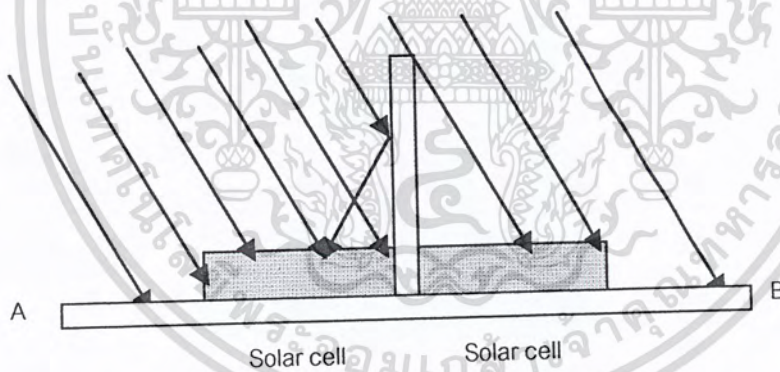
รูปที่ 4.5 แสดงความแตกต่างที่มุมตกกระทบต่างๆ

ดังนั้นจะกล่าวเกี่ยวกับฉากที่ใช้กันแสงจะมีผล ดังนี้เมื่อฉากกั้นขนานกับแสงความเข้มของแสงที่พื้นที่ทั้งสองจะไม่แตกต่างกันเมื่อรังสีตกกระทบกระทำมุมที่เอียงมากขึ้นความเข้มของแสงหลังฉากกั้นจะมีค่าน้อยลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกันถ้าเพิ่มความสูงของฉากกั้นให้สูงขึ้นความเข้มที่หลังฉากกั้นก็จะยิ่งน้อยลงแสงที่สะท้อนกับฉากที่ตกลงมายังอีกด้านหนึ่งจะช่วยทำให้ความเข้มของอีกด้านหนึ่งมากขึ้นอีกด้วยแต่ก็ขึ้นอยู่กับความสูงของฉากและวัสดุที่ใช้ทำฉาก

จากประโยชน์ของฉากกั้นดังที่กล่าวมาจึงนำมาออกแบบร่วมกับชุดเซนเซอร์ โดยมีฉากกั้นที่มีความสูงกว่าความกว้างของโซลาร์เซลล์ที่จะนำมาใช้เป็นชุดเซนเซอร์ เพื่อว่าเมื่อแสงตกกระทบเล็กน้อยก็จะทำให้ความเข้มแสงของพื้นที่ทั้งสองแตกต่างกันสามารถนำไปเปรียบเทียบ และเห็นความแตกต่างกันได้ง่ายขึ้น โดยจะรู้ว่าดวงอาทิตย์อยู่ทางตำแหน่งไหน ก็โดยการตรวจสอบโซลาร์เซลล์ตัวไหนรับแสงมากกว่าก็ให้แผงโซลาร์เซลล์หมุนไปยังตำแหน่งนั้นแต่ในการออกแบบนั้นจะสามารถบังคับให้แผงโซลาร์เซลล์ทำการหมุนได้สองทิศทางคือทั้งทางแกนตั้ง และแกนนอนซึ่งกรณีที่ความเข้มทั้งสองแนวไม่เท่ากันก็แสดงว่าแผงโซลาร์เซลล์อยู่ตำแหน่งที่ความเข้มแสงที่ไม่เท่ากัน ดังนั้นจะมีการบังคับให้แผงโซลาร์เซลล์นั้นหมุนเพื่อให้ได้ตำแหน่งที่ความเข้มแสงที่ทั้งสองแกนเท่ากัน โดยตัวควบคุมและออกคำสั่งนั้นจะใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุม



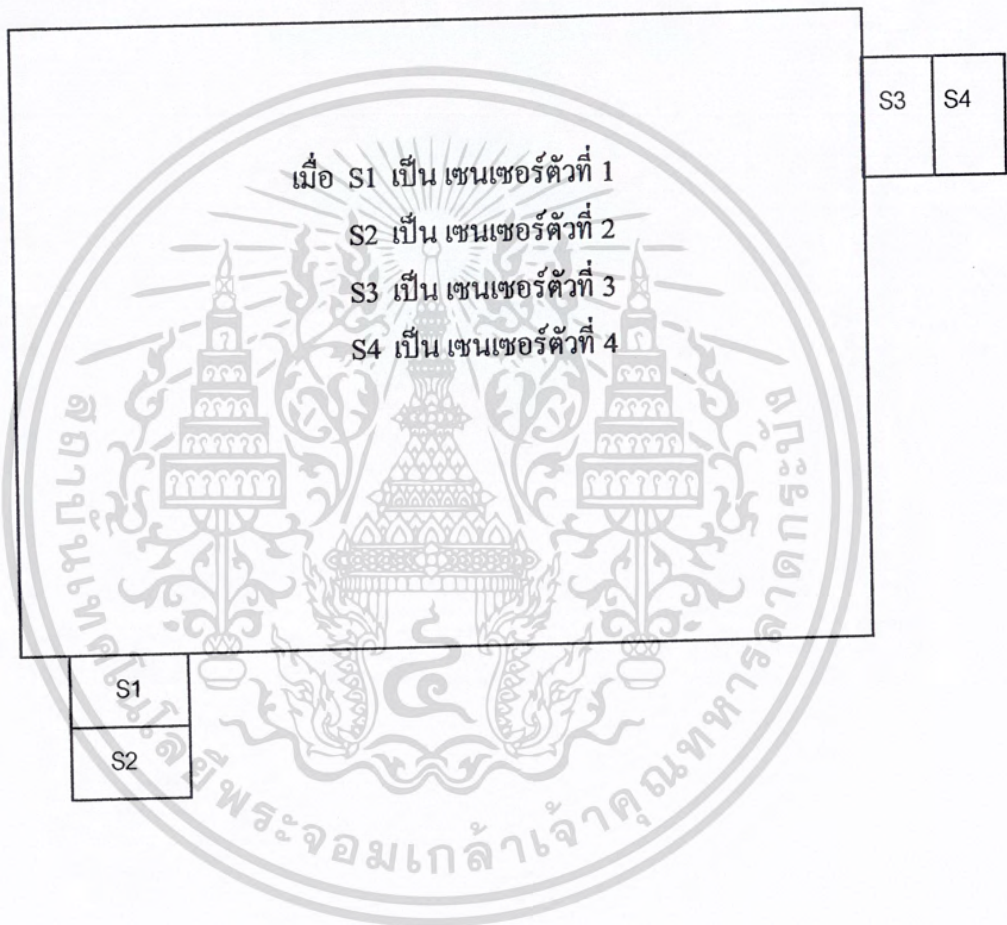
รูปที่ 4.6 แสดงความเข้มแสงที่ตกกระทบโซลาร์เซลล์ของตัวเซนเซอร์

### ภาคควบคุมการเคลื่อนที่

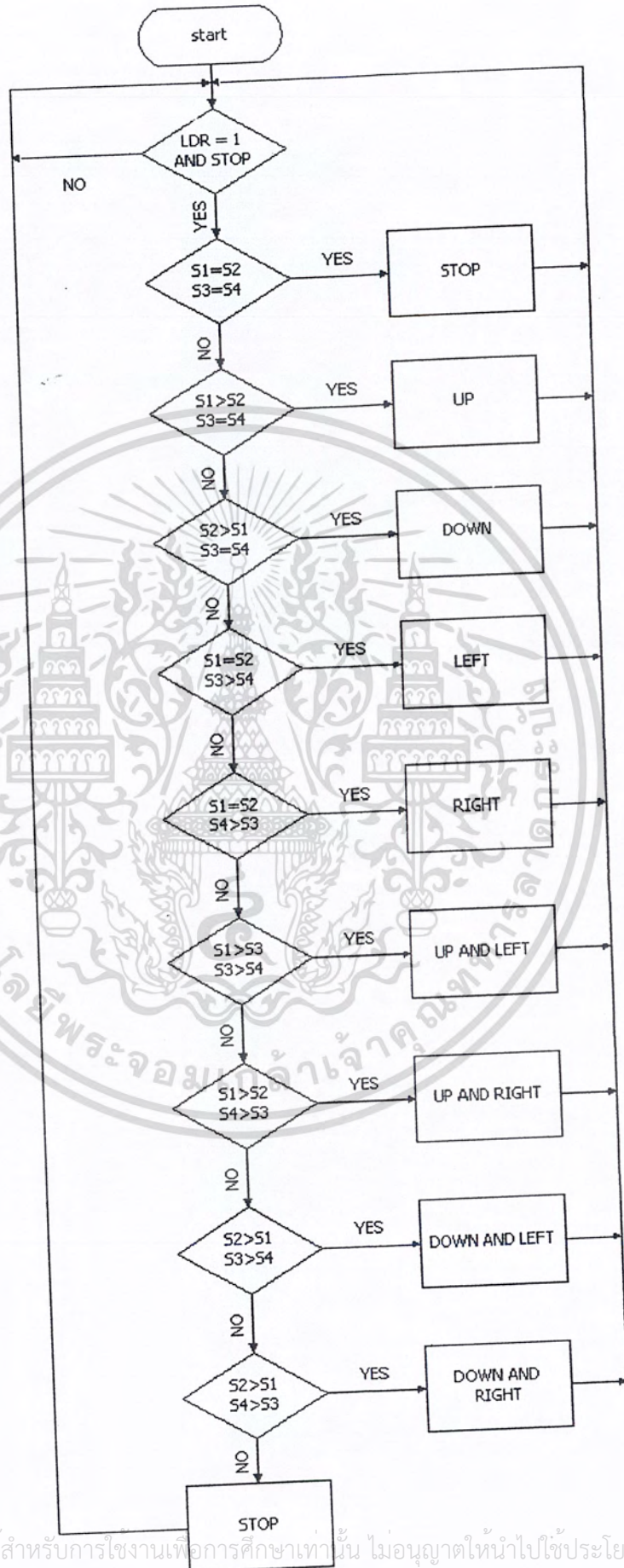
จะใช้ไมโครคอนโทรลเลอร์เป็นตัวออกคำสั่งเพื่อใช้เป็นตัวควบคุมการเคลื่อนที่แผงโซลาร์เซลล์โดยการตรวจสอบข้อมูลที่เปรียบเทียบจากทางด้านอินพุตและทำการบังคับให้ตัวขับเคลื่อนมอเตอร์เพื่อทำให้แผงโซลาร์เซลล์นั้นตั้งฉากกับดวงอาทิตย์ตลอดเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการดำเนินงานของวงจรที่ใช้ควบคุมการเคลื่อนที่ของแผงโซลาร์เซลล์  
การทำงานของไมโครคอนโทรลเลอร์นั้นสามารถอธิบายการทำงานตามบล็อกไดอะแกรมได้ดังนี้คือ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



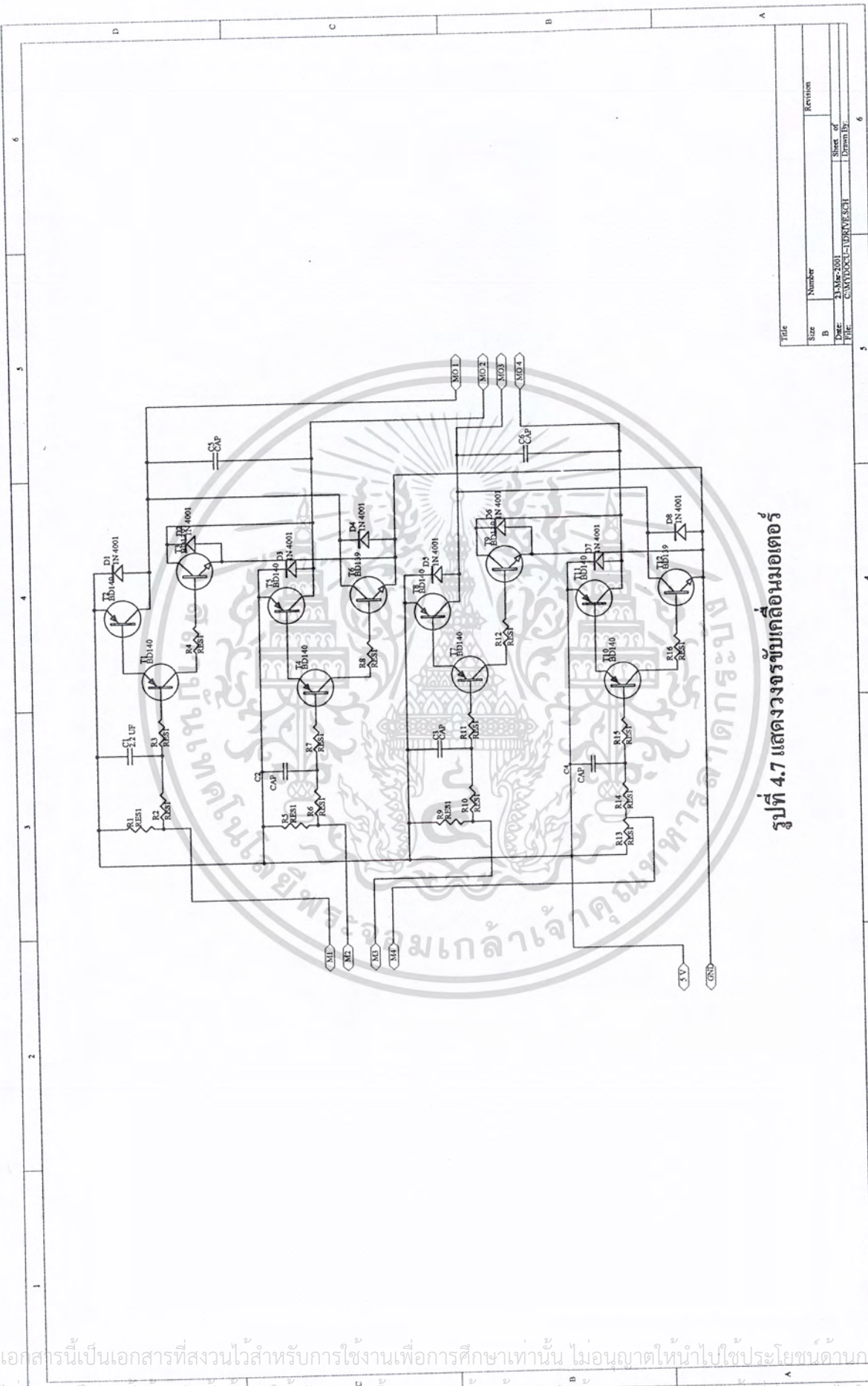
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของภาคควบคุมของแผงโซลาร์เซลล์ ตามดับล็อกโคอะแกรมจะสามารถอธิบายได้ว่าจะเริ่มการทำงานงานเมื่อมีแสงสว่างในตอนเช้าทางทิศตะวันออกเข้ามา โดยมีLDRเป็นตัวตรวจจับและจะเริ่มทำการตรวจเช็คเซ็นเซอร์ทุกตัวว่ามีสถานะที่เท่ากันหรือไม่ถ้าไม่เท่าก็จะสั่งทำการหมุนไปในทิศทางที่เซ็นเซอร์ตัวที่ได้รับแสงน้อยกว่าจนกว่าแสงจากเซ็นเซอร์ทุกตัวมีความเท่ากันจึงจะหยุดการหมุนและรอเช็คสถานะเซ็นเซอร์และสั่งทำการหมุนจนมาถึงด้านทิศตะวันตกแผงโซลาร์เซลล์จะหยุดอยู่จนกว่าแสงจะหมดแล้วจึงจะหมุนกลับไปสู่ทางทิศตะวันออกเพื่อการทำงานในวันต่อไป

### การทำงานของวงจรขับเคลื่อนมอเตอร์

จะทำงานเมื่อไมโครคอนโทรลเลอร์มีการสั่งงานเข้ามาว่าจะมีการบังคับให้หมุนในลักษณะไหนซึ่งการทำงานของวงจรควบคุมนี้จะมีการควบคุมมอเตอร์สองตัวคือสำหรับหมุนทางแกนตั้งและสำหรับหมุนทางแกนนอน โดยวงจรการทำงานงานจะเหมือนกันทั้งสองชุดดังนั้นจึงจะทำการอธิบายการทำงานของวงจรเพียงชุดเดียวเท่านั้น

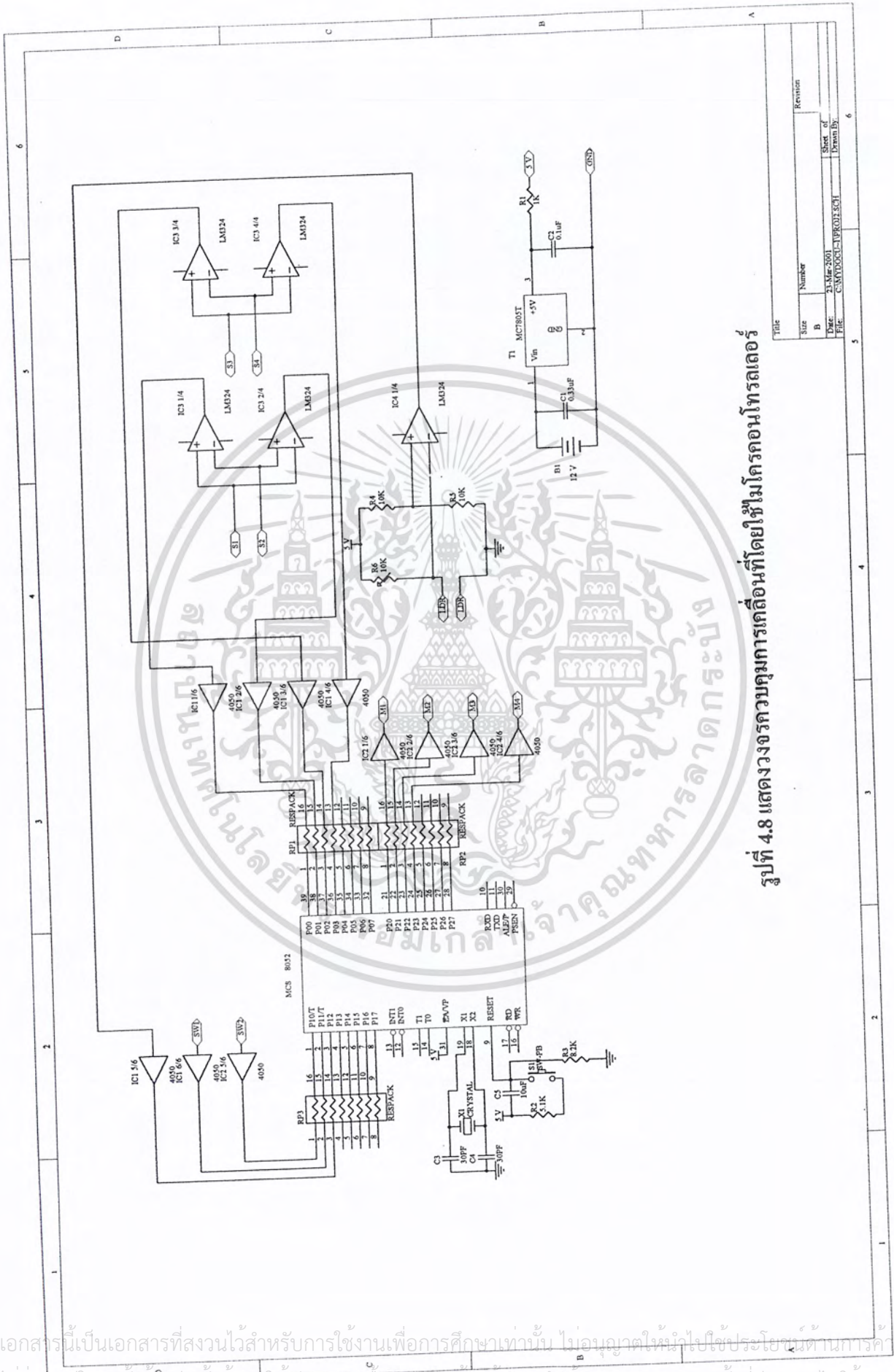
โดยที่จะขออธิบายชุดขับเคลื่อนมอเตอร์ทางแกนตั้งโดยที่ TR1 และ TR 2 นั้นเป็นอินพุทรับสัญญาณที่มาจากคอนโทรลเลอร์เพื่อจะสั่งให้ TR3 TR4 TR5 TR6 นั้นทำงานโดยที่เมื่อ สั่งให้ TR1 ทำงานจะทำให้ TR3 TR4 ทำงานเป็นผลให้มอเตอร์มีการหมุนแต่ถ้า สั่งงานให้ TR2 ทำงานก็จะทำให้ TR5 TR6 ทำงานแต่มีลักษณะการหมุนตรงกันข้ามกับที่ป้อนสัญญาณกับ TR1 การทำงานของวงจรมีเปรียบเสมือนเป็นสวิตช์เพื่อใช้ในการกลับขั้วแรงดันจ่ายให้แก่มอเตอร์เพื่อที่ให้มอเตอร์หมุนมอเตอร์ได้ตามต้องการ



รูปที่ 4.7 แสดงวงจรขั้วเคลื่อนมอเตอร์

Title	Number	Revision
Size	B	
Date	21 Nov 2001	Sheet of
File	COMPTOOL-TURVE.SCH	Drawn by

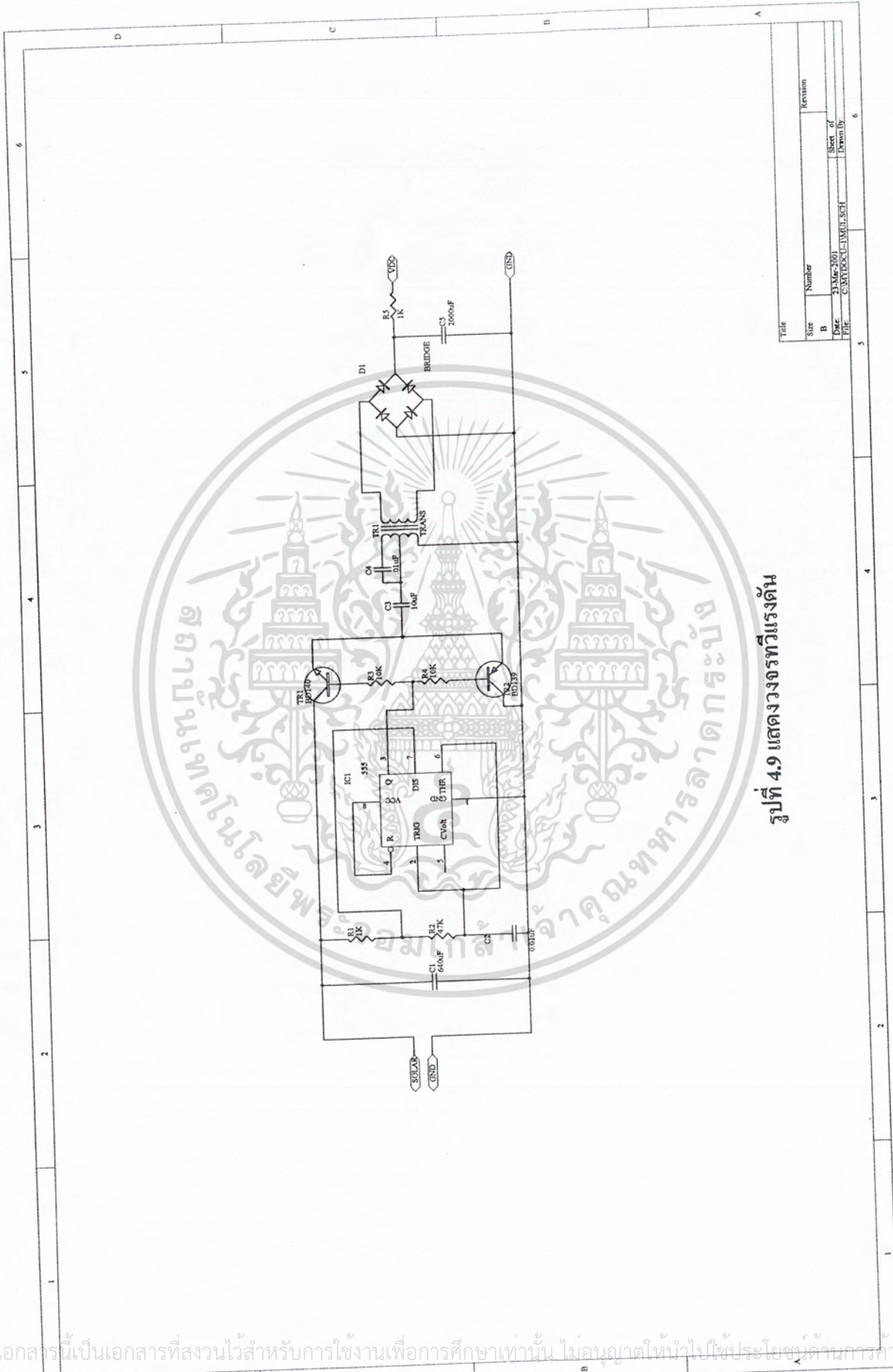
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ทำกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงวงจรควบคุมการเคลื่อนที่โดยใช้ไมโครคอนโทรลเลอร์

Title		Revision	
Size	Number	Size	Revision
B		B	
Date:	21.Mr.2001	Sheet of	
File:	C:\MYDOCU\1\PROJ1\SCH1	Drawn By:	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

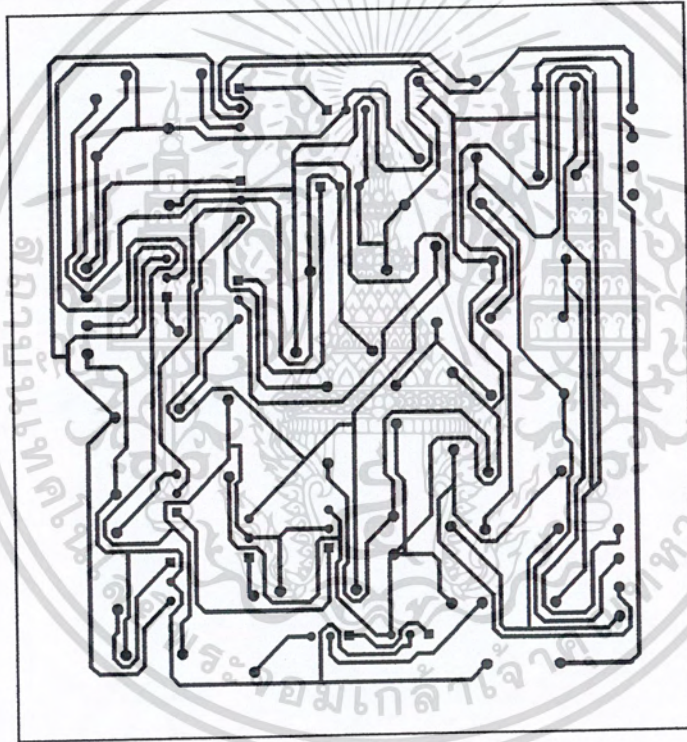


Title	Size	Number	Revision
	B	21/Mar/2001	
Drawn by	Doc.	C:\MYDOCU\1\MOU1.SCH	Sheet of
	File		Drawn by
			6

รูปที่ 4.9 แสดงวงจรทวีแรงดัน

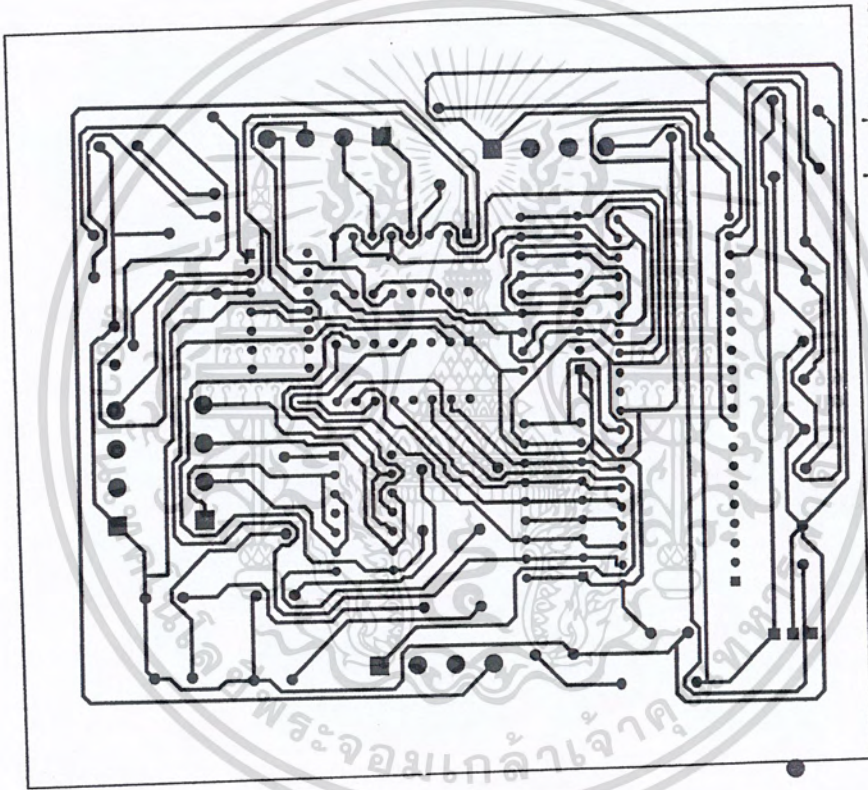
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





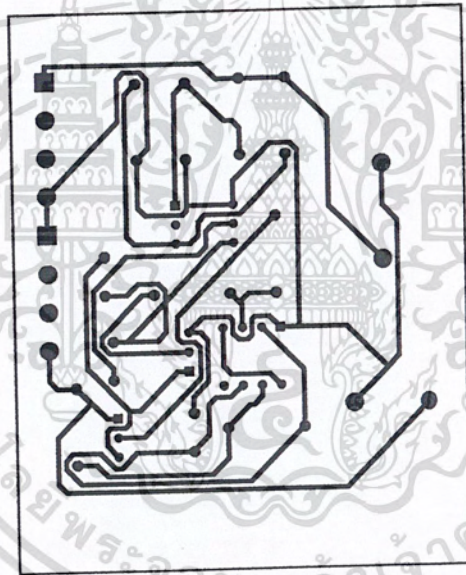
รูปที่ 4.11 แสดงแผ่นวงจรพิมพ์(PCB)วงจรจับเคลื่อนมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



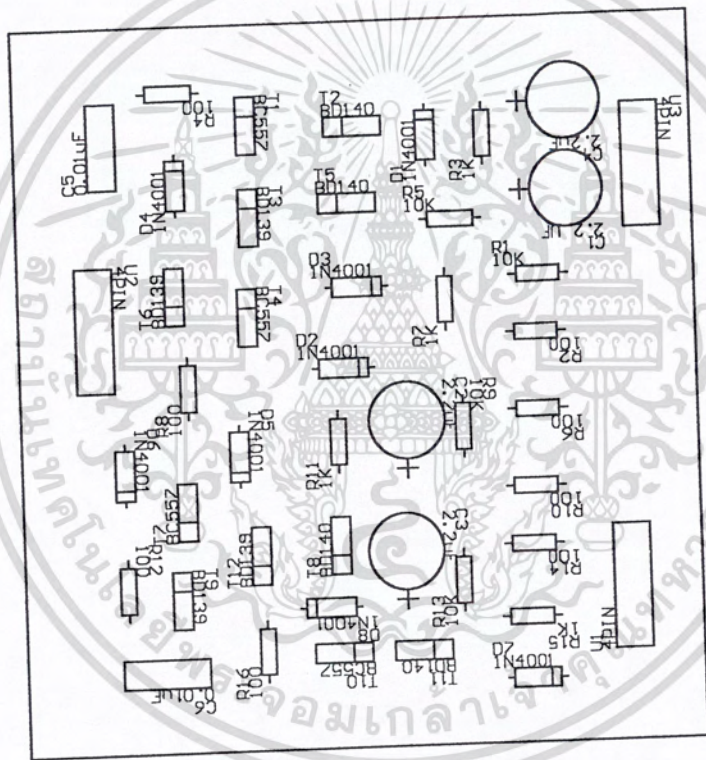
รูปที่ 4.12 แสดงแผ่นวงจรพิมพ์(PCB)วงจรควบคุมการเคลื่อนที่โดยไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 แสดงแผ่นวงจรพิมพ์(PCB)วงจรทีวีแรงดัน

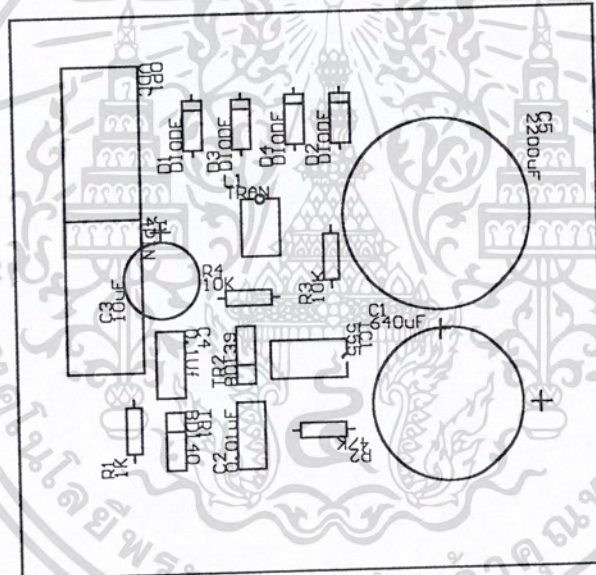
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.14 แสดงการวางอุปกรณ์วงจรขับเคลื่อนมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปที่ 4.16 แสดงการวางอุปกรณ์วงจรทวิแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### ผลการทดลอง

#### ผลการทดลอง

ทำการวัดค่าแรงดันและกระแสเมื่อแผงโซลาร์เซลล์หมุนตามดวงอาทิตย์ ณ. เวลาต่างๆกันจะได้ค่าดังตารางข้างล่าง

TIME	NO LOAD VOLTAGE (V)	ON LOAD(120 OHM)		POWER(W)
		VOLTAGE(V)	I(mA)	
8.00	8.58	8.32	69.33	0.57
8.30	9.12	8.93	74.41	0.66
9.00	9.41	9.22	76.83	0.70
9.30	9.52	9.31	77.58	0.72
10.00	9.83	9.76	81.13	0.79
10.30	10.52	10.37	86.64	0.89
11.00	10.76	10.56	88.00	0.93
11.30	10.98	10.74	89.50	0.96
12.00	11.27	11.03	91.91	1.01
12.30	11.13	10.91	90.91	0.99
13.00	11.05	10.73	89.41	0.96
13.30	10.96	10.49	87.41	0.91
14.00	10.42	10.21	85.08	0.87
14.30	10.18	9.94	82.83	0.82
15.00	9.71	9.57	79.75	0.76
15.30	9.23	9.02	75.16	0.67
16.00	8.89	8.47	70.58	0.59
16.30	8.51	8.31	69.25	0.57
17.00	8.02	7.78	64.84	0.50

ตารางแสดงค่าแรงดันและกระแสของแผงโซลาร์เซลล์ที่ทำการติดตามดวงอาทิตย์

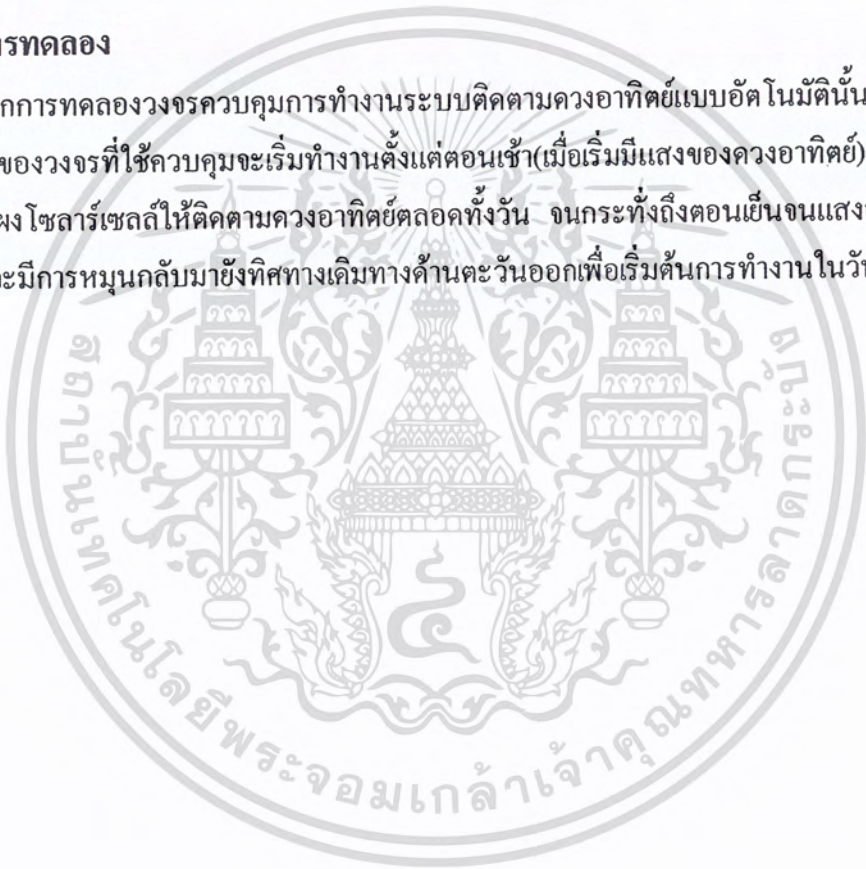
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ปัญหาที่เกิดขึ้นและแนวทางการแก้ไข

เนื่องจากว่าขนาดของโซลาร์เซลล์นั้นมีการผลิตแรงดันไฟฟ้าได้สูงสุดประมาณ 11 โวลต์เท่านั้นจึงไม่สามารถที่จะนำมาประจุแบตเตอรี่ให้เต็มได้ จึงทำให้แบตเตอรี่มีแรงดันไฟฟ้าลดลงอันเป็นสาเหตุให้วงจรอาจเกิดปัญหาในการทำงานได้ ดังนั้นจึงควรมีขนาดของเซลล์แสงอาทิตย์ให้มากกว่านี้อีกจึงจะสามารถนำพลังงานที่ได้จากแผงโซลาร์เซลล์มาใช้งานได้จริงและการทำงานของวงจรควบคุมจึงจะทำงานได้อย่างมีประสิทธิภาพ

## สรุปผลการทดลอง

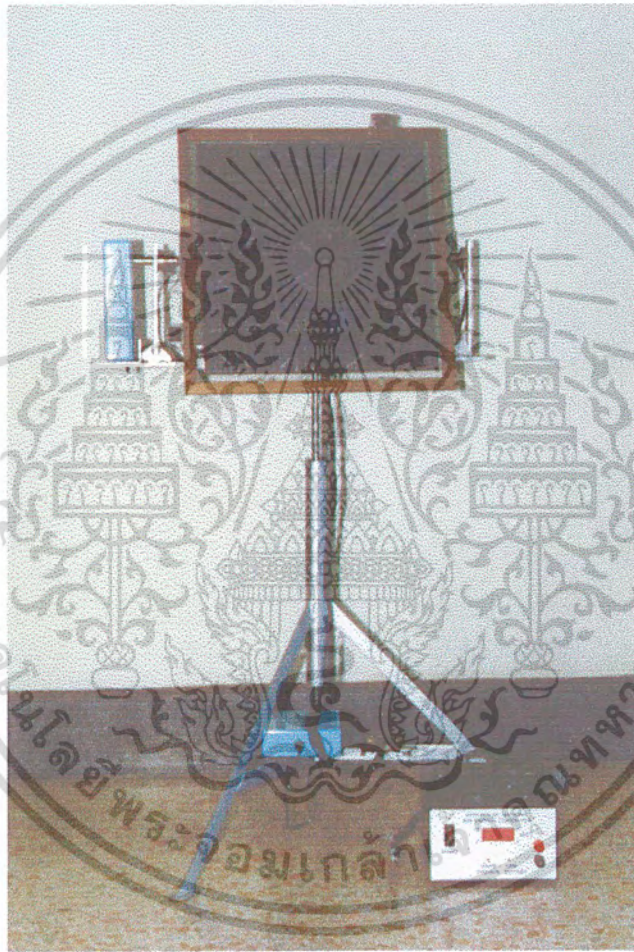
จากการทดลองวงจรควบคุมการทำงานระบบติดตามดวงอาทิตย์แบบอัตโนมัตินี้ ลักษณะการทำงานของวงจรที่ใช้ควบคุมจะเริ่มทำงานตั้งแต่ตอนเช้า(เมื่อเริ่มมีแสงของดวงอาทิตย์) และจะทำการหมุนแผงโซลาร์เซลล์ให้ติดตามดวงอาทิตย์ตลอดทั้งวัน จนกระทั่งถึงตอนเย็นจนแสงอาทิตย์หมดไปแล้วจึงจะมีการหมุนกลับมายังทิศทางเดิมทางด้านตะวันออกเพื่อเริ่มต้นการทำงานในวันใหม่



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

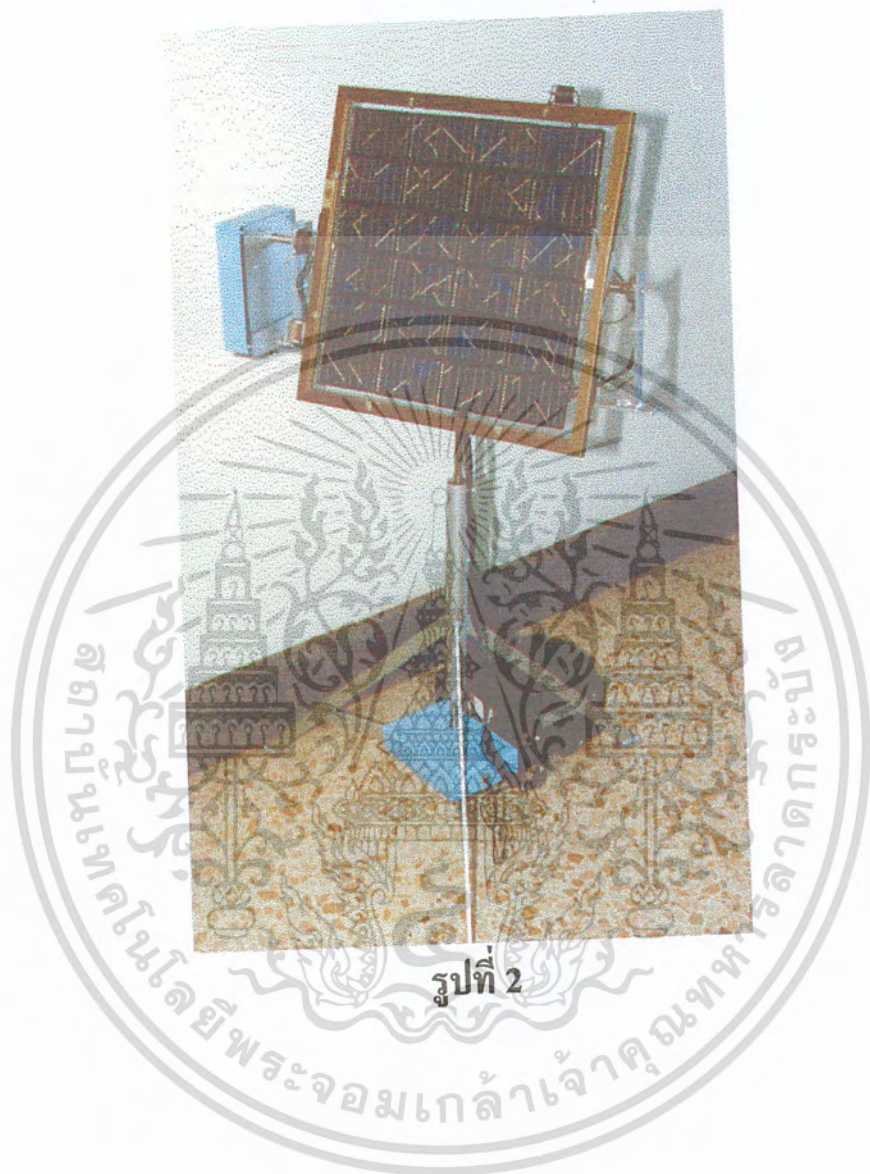
## ภาพถ่ายโครงงาน

### 1. ภาพโครงงานที่ประกอบสำเร็จเพื่อพร้อมนำไปใช้งาน



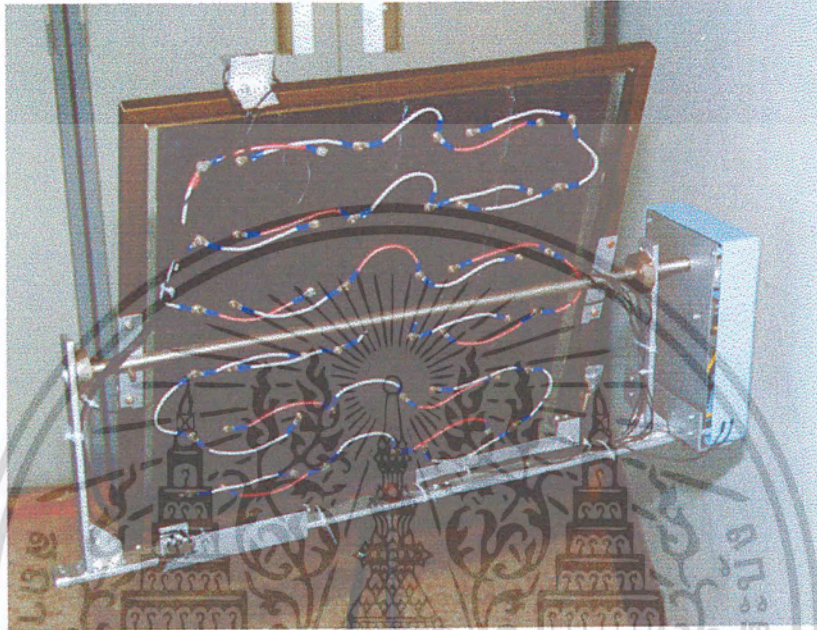
รูปที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



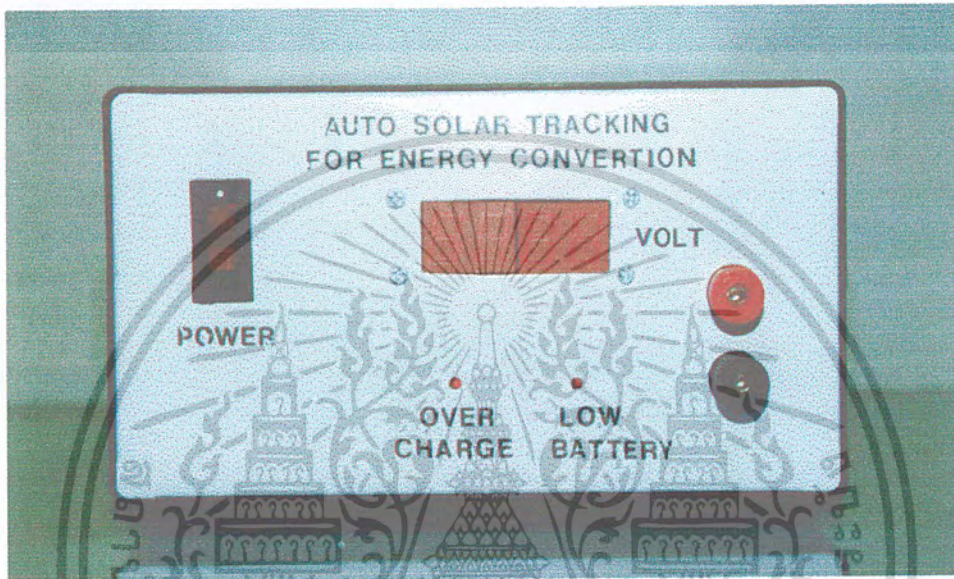
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. ภาพการเชื่อมต่อเซลล์



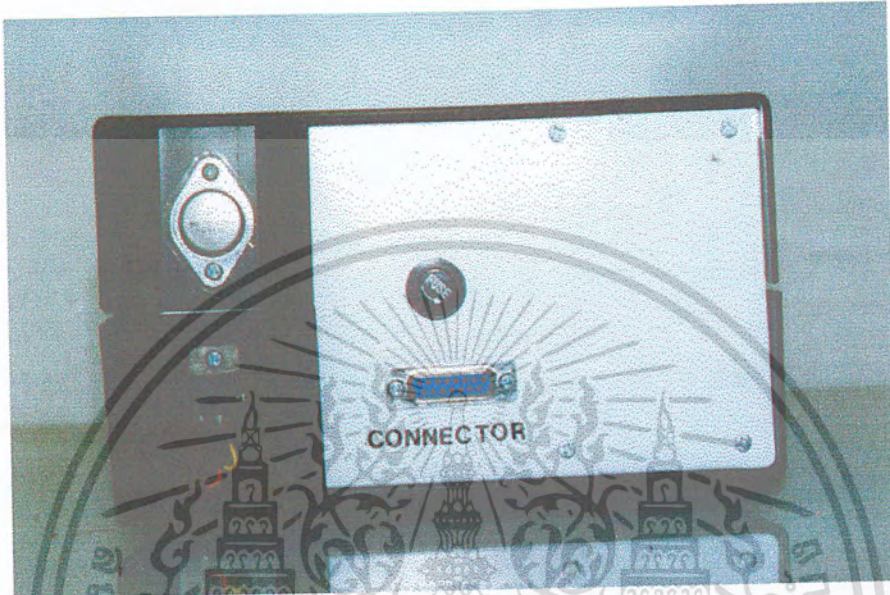
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3. ด้านหน้าของกล่องชุดควบคุมงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4. ด้านหลังของกล่องชุดควบคุมงาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

1. คร. ยุทธนา กุลวิทิต, “ระบบคิดตามดวงอาทิตย์สำหรับแผงเซลล์แสงอาทิตย์” คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ปี พ.ศ. 2526
2. สมศักดิ์ ปัญญาแก้ว, “เทคโนโลยีเซลล์แสงอาทิตย์” พิมพ์ครั้งที่ 2 : 2530
3. ศูนย์วิจัยอิเล็กทรอนิกส์, “เทคโนโลยีการสร้างและการใช้งานเซลล์แสงอาทิตย์”
4. ร.ศ. มาลี ชื่นบาล, “พลังงานและมลพิษ” พิมพ์ครั้งที่ 2 สนพ. ปรกษาปก 2534
5. ยุทธ อัครมาส, “ฟิสิกส์ของระบบเซลล์สุริยะ” สนพ. จุฬาลงกรณ์มหาวิทยาลัย 2530
6. บริษัทซีเอ็ดยูเคชั่น จำกัด(มหาชน), “แบตเตอรี่และเครื่องชาร์จ” สนพ. ซีเอ็ดยูเคชั่น 2538
7. รัชชัย อินทุสัย, ไตรภพ อินทุสัย, “สถาปัตยกรรม ไมโครคอนโทรลเลอร์ 8051”, ไมโครคอนโทรลเลอร์ 8051



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ต่างๆ

ชุดขับเคลื่อนมอเตอร์

ตัวต้านทาน	10 k $\Omega$	4 ตัว
	1 k $\Omega$	4 ตัว
	100 $\Omega$	8 ตัว

ทรานซิสเตอร์

BD140	8 ตัว
BD139	4 ตัว

ไดโอด

1N4001	8 ตัว
--------	-------

ตัวเก็บประจุ

2.2 uF	4 ตัว
--------	-------

ชุดควบคุมการขับเคลื่อนโดยใช้ไมโครคอนโทรลเลอร์

ตัวต้านทาน	10 k $\Omega$	2 ตัว
	5.1k $\Omega$	1 ตัว
	8.2k $\Omega$	1 ตัว
	10 k $\Omega$ ปรับค่าได้	1 ตัว
	10 k $\Omega$ แบบแพ็ก	2 ตัว

ตัวเก็บประจุ

33 pF	2 ตัว
10 uF	1 ตัว

X-TAL

12 MHz	1 ตัว
--------	-------

อุปกรณ์สารกึ่งตัวนำ

IC T89S8252	1 ตัว
IC 4050	2 ตัว
IC LM324	2 ตัว

ชุดทวีแรงดัน

ตัวต้านทาน	1 k $\Omega$	2 ตัว
	47 k $\Omega$	1 ตัว
	10 k $\Omega$	2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเก็บประจุ	640 uF	1 ตัว	
	2200uF	1 ตัว	
	0.01 uF	2 ตัว	
	10 uF	1 ตัว	
ทรานซิสเตอร์	BD140	1 ตัว	
	BD139	1 ตัว	
ไดโอด	1N4001	4 ตัว	
ทรานฟอร์มเมอร์	12V- 0V -12V	1 ตัว	
ชุดประจุแบตเตอรี่ ตัวต้านทาน	12 k $\Omega$	1 ตัว	
	10 k $\Omega$	1 ตัว	
	82 k $\Omega$	1 ตัว	
	100 k $\Omega$	1 ตัว	
	1 M $\Omega$	1 ตัว	
	100 $\Omega$	1 ตัว	
	8.2 k $\Omega$	2 ตัว	
	4.7 k $\Omega$	1 ตัว	
	3.9 k $\Omega$	1 ตัว	
	100 k $\Omega$ ปรับค่าได้	1 ตัว	
	10 k $\Omega$ ปรับค่าได้	1 ตัว	
	220 k $\Omega$ ปรับค่าได้	1 ตัว	
	ไดโอด	1N4148	1 ตัว
	ซีเนอร์ไดโอด	6.8 V	1 ตัว
		5.6V	1 ตัว
ทรานซิสเตอร์	BD140	1 ตัว	
	BC549	1 ตัว	
	TIP2955	1 ตัว	

เอกสารนี้ **ฟรี** ถึงตัวนำ ที่สงวนไว้สำหรับ IC 741 ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรมควบคุมการขับเคลื่อนแผงโลโก้เซลล์

```
ORG 0000H
MOV P0,#0FFH
MOV P2,#00H
MOV P1,#07H
MOV SP,#30H
```

```
SET: MOV P2,#0FH
```

```
JB P1.0,START
```

```
AJMP MAIN
```

```
START: MOV P2,#0EH
```

```
ACALL DELAY
```

```
JB P1.0,START
```

```
MOV P2,0FH
```

```
AJMP CH
```

```
CH: MOV P2,#0FH
```

```
MOV A,#0CH
```

```
MOV R5,P0
```

```
ANL A,R5
```

```
CJNE A,#00H,CH1
```

```
MOV P2,#0FH
```

```
AJMP SET1
```

```
CH1: MOV A,#0CH
```

```
MOV R5,P0
```

```
ANL A,R5
```

```
CJNE A,#08H,CH2
```

```
AJMP RIGHTR
```

```
CH2: MOV A,#0CH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ANL  A,R5
CJNE A,#04H,CH3
AJMP LEFTR
CH3: MOV  A,#0CH
      MOV  R5,P0
      ANL  A,R5
      CJNE A,#0CH,CH
      MOV  P2,#0FH
      AJMP SET1
SET1: MOV  P2,#0FH
      JNB  P1.2,MAIN
      AJMP SET1
MAIN: MOV  P2,#0FH
DO:   MOV  R0,P1
      CJNE R0,#00H,DO1
      AJMP MAIN
DO1:  MOV  R0,P1
      CJNE R0,#01H,DO2
      AJMP MAIN
DO2:  MOV  R0,P1
      CJNE R0,#02H,DO3
      AJMP CHK
DO3:  MOV  R0,P1
      CJNE R0,#03H,DO4
      AJMP CHK
DO4:  MOV  R0,P1
      CJNE R0,#04H,DO5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DO5: MOV R0,P1
      CJNE R0,#05H,DO6
      AJMP BACK
DO6: MOV R0,P1
      CJNE R0,#06H,DO7
      AJMP MAIN
DO7: MOV R0,P1
      CJNE R0,#07H,DO
      AJMP MAIN

CHK: MOV P2,#0FH
      CLR A
      MOV A,#0FH
      MOV R4,P0
      ANL A,R4
      CJNE A,#00H,CHK1
      MOV P2,#0FH
      ACALL DELAY1
      AJMP MAIN
CHK1: MOV A,#0FH
      MOV R4,P0
      ANL A,R4
      CJNE A,#01H,CHK2
      AJMP RIGHT
CHK2: MOV A,#0FH
      MOV R4,P0
      ANL A,R4
      CJNE A,#02H,CHK3
      AJMP LEFT
CHK3: MOV A,#0FH
      MOV R4,P0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ANL  A,R4
CJNE A,#03H,CHK4
MOV  P2,#0FH
ACALL DELAY1
AJMP MAIN
CHK4: MOV  A,#0FH
      MOV  R4,P0
      ANL  A,R4
      CJNE A,#04H,CHK5
      AJMP UP
CHK5: MOV  A,#0FH
      MOV  R4,P0
      ANL  A,R4
      CJNE A,#05H,CHK6
      AJMP LD
CHK6: MOV  A,#0FH
      MOV  R4,P0
      ANL  A,R4
      CJNE A,#06H,CHK7
      AJMP LU
CHK7: MOV  A,#0FH
      MOV  R4,P0
      ANL  A,R4
      CJNE A,#07H,CHK8
      AJMP UP
CHK8: MOV  A,#0FH
      MOV  R4,P0
      ANL  A,R4
      CJNE A,#08H,CHK9
      AJMP DOWN
CHK9: MOV  A,#0FH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ของนักศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R4,P0
ANL A,R4
CJNE A,#09H,CHK10
AJMP DR
CHK10: MOV A,#0FH
MOV R4,P0
ANL A,R4
CJNE A,#0AH,CHK11
AJMP RU
CHK11: MOV A,#0FH
MOV R4,P0
ANL A,R4
CJNE A,#0BH,CHK12
AJMP DOWN
CHK12: MOV A,#0FH
MOV R4,P0
ANL A,R4
CJNE A,#0CH,CHK13
MOV P2,#0FH
ACALL DELAY1
AJMP MAIN
CHK13: MOV A,#0FH
MOV R4,P0
ANL A,R4
CJNE A,#0DH,CHK14
AJMP RIGHT
CHK14: MOV A,#0FH
MOV R4,P0
ANL A,R4
CJNE A,#0EH,CHK15

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ AJMP LEFT เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CHK15: MOV  A,#0FH
        MOV  R4,P0
        ANL  A,R4
        CJNE A,#0FH,CHK16
        MOV  P2,#0FH
        ACALL DELAY1
        AJMP MAIN
```

```
CHK16: AJMP  CHK
```

```
DOWN: MOV  P2,#0DH      ;1101
```

```
        ACALL DELAY
```

```
        AJMP  MAIN
```

```
RIGHT: MOV  P2,#0BH      ;1011
```

```
        ACALL DELAY
```

```
        AJMP  MAIN
```

```
LEFT:  MOV  P2,#07H      ;0111
```

```
        ACALL DELAY
```

```
        AJMP  MAIN
```

```
UP:    MOV  P2,#0EH      ;1110
```

```
        ACALL DELAY
```

```
        AJMP  MAIN
```

```
RU:    MOV  P2,#0AH      ;1010
```

```
        ACALL DELAY
```

```
        AJMP  MAIN
```

```
LD:    MOV  P2,#05H      ;0101
```

```
        ACALL DELAY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AJMP MAIN

LU: MOV P2,#06H ;0110

ACALL DELAY

AJMP MAIN

DR: MOV P2,#09H ;1001

ACALL DELAY

AJMP MAIN

BACK: MOV P2,#0EH

ACALL DELAY

JB P1.0,BACK

AJMP MAIN

RIGHTR: MOV P2,#0BH ;1011

ACALL DELAY

AJMP CH

LEFTR: MOV P2,#07H ;0111

ACALL DELAY

AJMP CH

DELAY: MOV R1,#04FH

DEL1: MOV R2,#0FFH

DEL2: NOP

NOP

DJNZ R2,DEL2

DJNZ R1,DEL1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ RET การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DELAY1: MOV R3,#2FH

DE1: ACALL DELAY

DJNZ R3,DE1

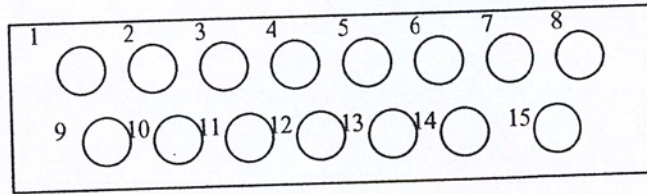
RET

END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะการต่อขาคอนเน็กเตอร์ 15 ขา



ขา 1 เซ็นเซอร์ S1

ขา 2 เซ็นเซอร์ S2

ขา 3 เซ็นเซอร์ S3

ขา 4 เซ็นเซอร์ S4

ขา 5 สวิตช์ SW1

ขา 6 สวิตช์ SW2

ขา 7 LDR

ขา 8 LDR

ขา 9 มอเตอร์ MO1

ขา 10 มอเตอร์ MO2

ขา 11 มอเตอร์ MO3

ขา 12 มอเตอร์ MO4

ขา 13 แรงดัน โซลาร์เซลล์

ขา 14 NC

ขา 15 กราวด์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
  - SPI Serial Interface for Program Downloading
  - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
  - Endurance: 100,000 Write/Erase Cycles
- 4.0V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low Power Idle and Power Down Modes
- Interrupt Recovery From Power Down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power Off Flag

## Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard 80C51 instruction set and pinout. The on-chip Downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional non-volatile memory programmer. By combining a versatile 8-bit CPU with Downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of Downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two Data Pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The Downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.



**8-Bit  
Microcontroller  
with 8K Bytes  
Flash**

**AT89S8252**

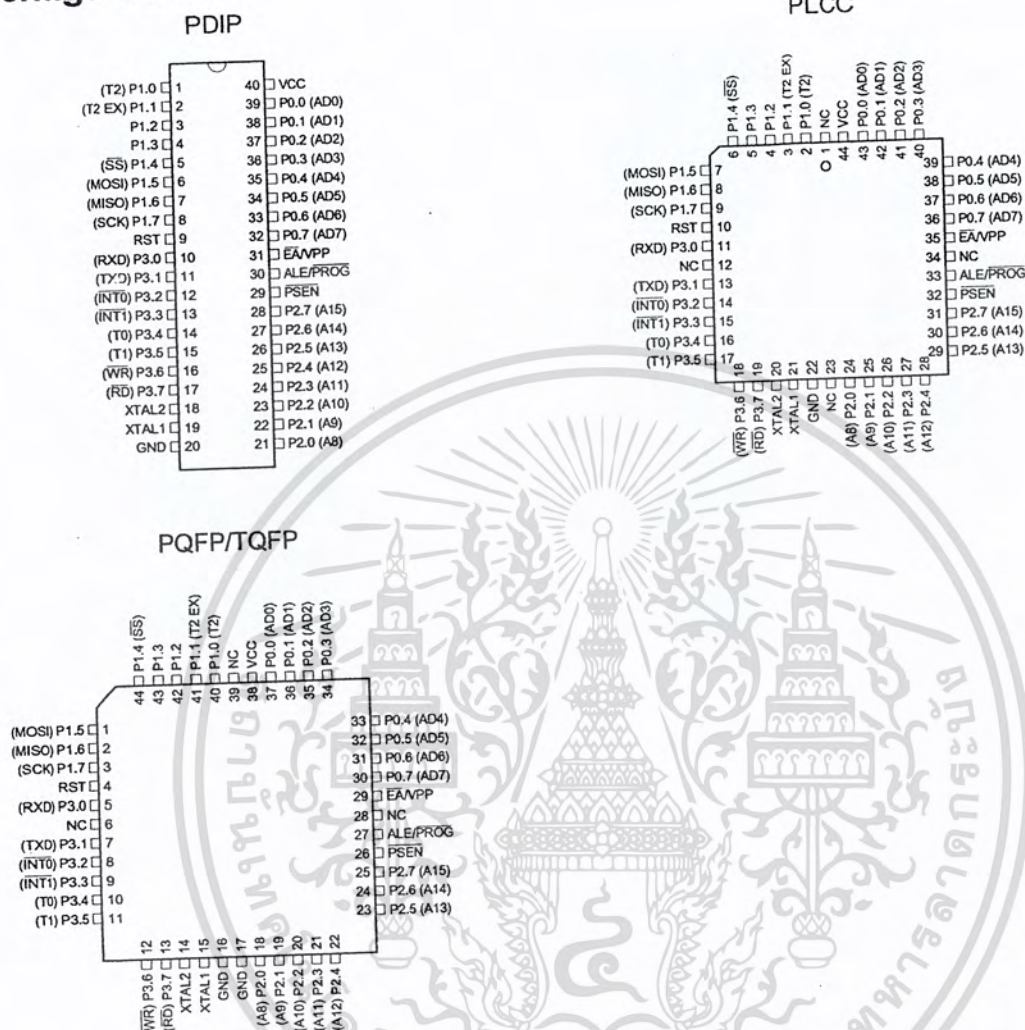
0401D-A-12/97



4-105

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Pin Configurations



## Pin Description

**V<sub>CC</sub>**  
Supply voltage.

**GND**  
Ground.

### Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

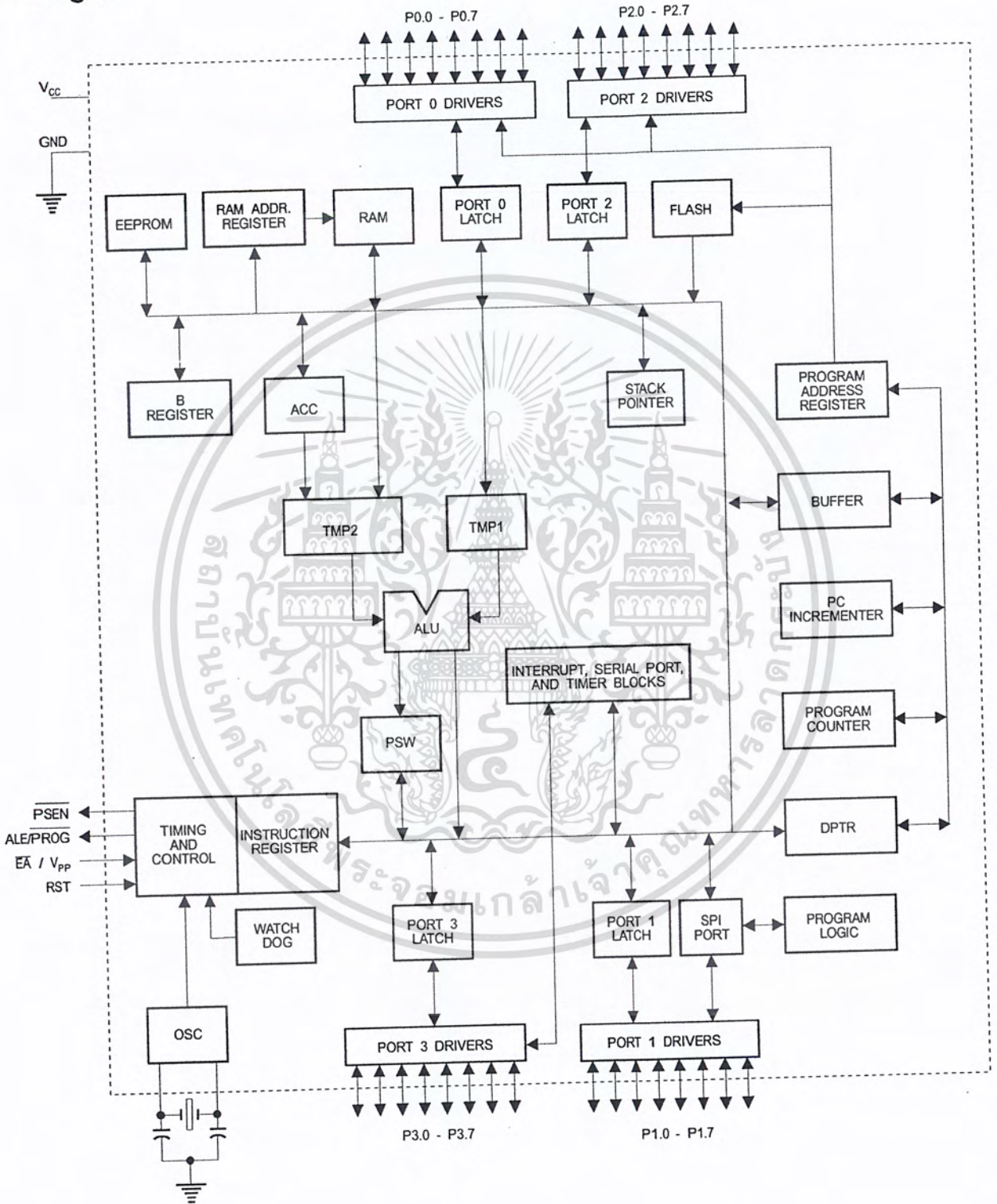
Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

### Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	$\overline{SS}$ (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

#### Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

#### Port 3

Port 3 is an 8 bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

#### RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

#### ALE/PROG

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ( $\overline{PROG}$ ) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVX instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

#### PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory,  $\overline{PSEN}$  is activated twice each machine cycle, except that two  $\overline{PSEN}$  activations are skipped during each access to external data memory.

#### $\overline{EA}/V_{PP}$

External Access Enable.  $\overline{EA}$  must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed,  $\overline{EA}$  will be internally latched on reset.

$\overline{EA}$  should be strapped to  $V_{CC}$  for internal program executions. This pin also receives the 12-volt programming enable voltage ( $V_{PP}$ ) during Flash programming when 12-volt programming is selected.

## Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

**XTAL1**  
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

**XTAL2**  
Output from the inverting oscillator amplifier.

**Table 1. AT89S8252 SFR Map and Reset Values**

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000					SPCR 00001XX			0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000		SPSR 00XXXXXX						0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111						WMCON 00000010		97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XX00000	87H





User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

**Timer 2 Registers** Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

**Watchdog and Memory Control Register** The WMCON register contains control bits for the Watchdog Timer (shown in Table 3). The EEMEN and EEMWE bits are used to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

**SPI Registers** Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

**Interrupt Registers** The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

**Table 2. T2CON—Timer/Counter 2 Control Register**

T2CON Address = 0C8H								Reset Value = 0000 0000B	
Bit Addressable									
Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2	
	7	6	5	4	3	2	1	0	

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/T2	Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered).
CP/RL2	Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

**Dual Data Pointer Registers** To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the

appropriate value before accessing the respective Data Pointer Register.

**Power Off Flag** The Power Off Flag (POF) is located at bit\_4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.

**Table 3. WMCON—Watchdog and Memory Control Register**

WMCON Address = 96H		Reset Value = 0000 0010B						
Bit	PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
	7	6	5	4	3	2	1	0
Symbol	Function							
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.							
EEMWE	EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed.							
EEMEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.							
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1							
WDTRST RDY/BSY	Watchdog Timer Reset and EEPROM Ready/Busy Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/BSY flag in a Read-Only mode during EEPROM write. RDY/BSY = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/BSY bit equals "0" and is automatically reset to "1" when programming is completed.							
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.							





**Table 4. SPCR—SPI Control Register**

SPC.R Address = D5H		Reset Value = 0000 01XXB						
Bit	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
	7	6	5	4	3	2	1	0

Symbol	Function															
SPIE	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.															
SPE	SPI Enable. SPI = 1 enables the SPI channel and connects $\overline{SS}$ , MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.															
DORD	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.															
MSTR	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.															
CPOL	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.															
CPHA	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.															
SPR0 SPR1	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, $F_{osc}$ , is as follows: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>SPR1</th> <th>SPR0</th> <th>SCK = <math>F_{osc}</math> divided by</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>4</td> </tr> <tr> <td>0</td> <td>1</td> <td>16</td> </tr> <tr> <td>1</td> <td>0</td> <td>64</td> </tr> <tr> <td>1</td> <td>1</td> <td>128</td> </tr> </tbody> </table>	SPR1	SPR0	SCK = $F_{osc}$ divided by	0	0	4	0	1	16	1	0	64	1	1	128
SPR1	SPR0	SCK = $F_{osc}$ divided by														
0	0	4														
0	1	16														
1	0	64														
1	1	128														

**Table 5. SPSR—SPI Status Register**

SPSR Address = AAH		Reset Value = 00XX XXXXB						
Bit	SPIF	WCOL	—	—	—	—	—	—
	7	6	5	4	3	2	1	0

Symbol	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

**Table 6. SPDR—SPI Data Register**

Reset Value = unchanged

SPDR Address = 86H

	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
Bit	7	6	5	4	3	2	1	0

## Data Memory—EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. User software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the serial programming mode are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/BSY bit (read-only) in SFR WMCON. RDY/BSY = 0 means programming is still in progress and RDY/BSY = 1 means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

## Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the actual timer periods (at  $V_{CC} = 5V$ ) are within  $\pm 30\%$  of the nominal.

The WDT is disabled by Power-on Reset and during Power Down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

**Table 7. Watchdog Timer Period Selection**

WDT Prescaler Bits			Period (nominal)
PS2	PS1	PS0	
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms



## Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

## Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit  $C/\overline{T}2$  in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8. Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Figure 1. Timer 2 in Capture Mode

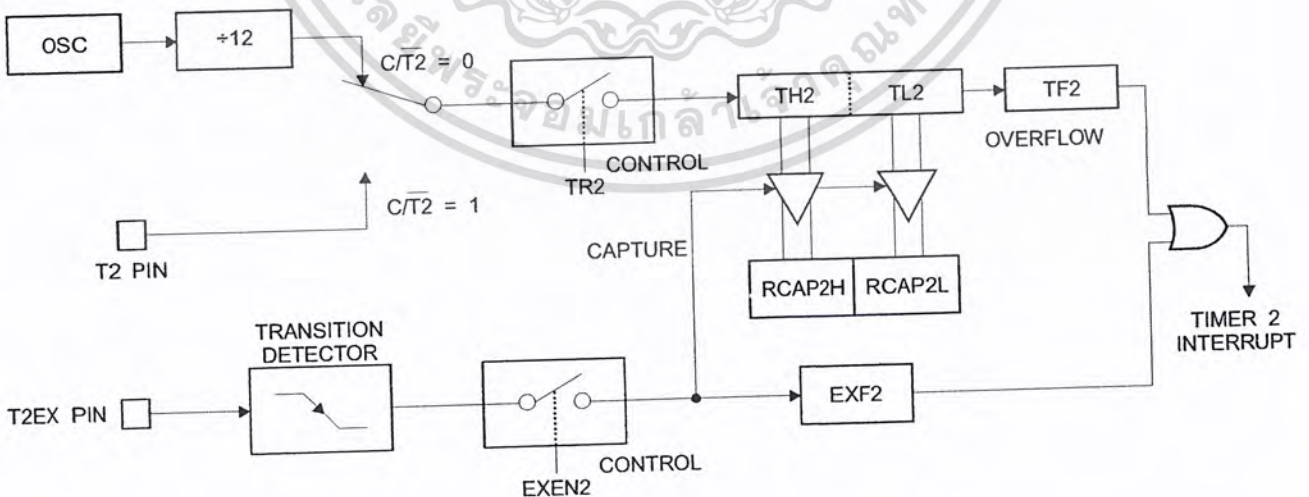


Table 8. Timer 2 Operating Modes

RCLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-Reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

### Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

### Auto-Reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to

0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16 bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

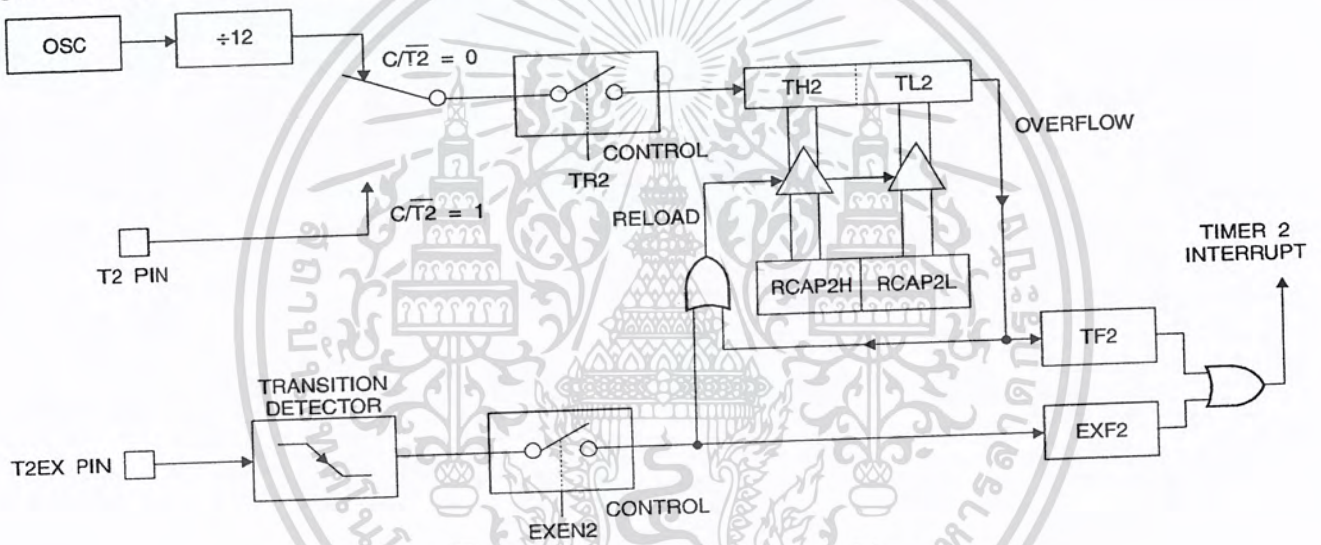
Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in

RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

**Figure 2.** Timer 2 in Auto Reload Mode (DCEN = 0)



**Table 9.** T2MOD—Timer 2 Mode Control Register

T2MOD Address = 0C9H								Reset Value = XXXX XX00B	
Not Bit Addressable									
Bit	7	6	5	4	3	2	1	0	
	—	—	—	—	—	—	T2OE	DCEN	
Symbol	Function								
—	Not implemented, reserved for future use.								
T2OE	Timer 2 Output Enable bit.								
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.								



Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

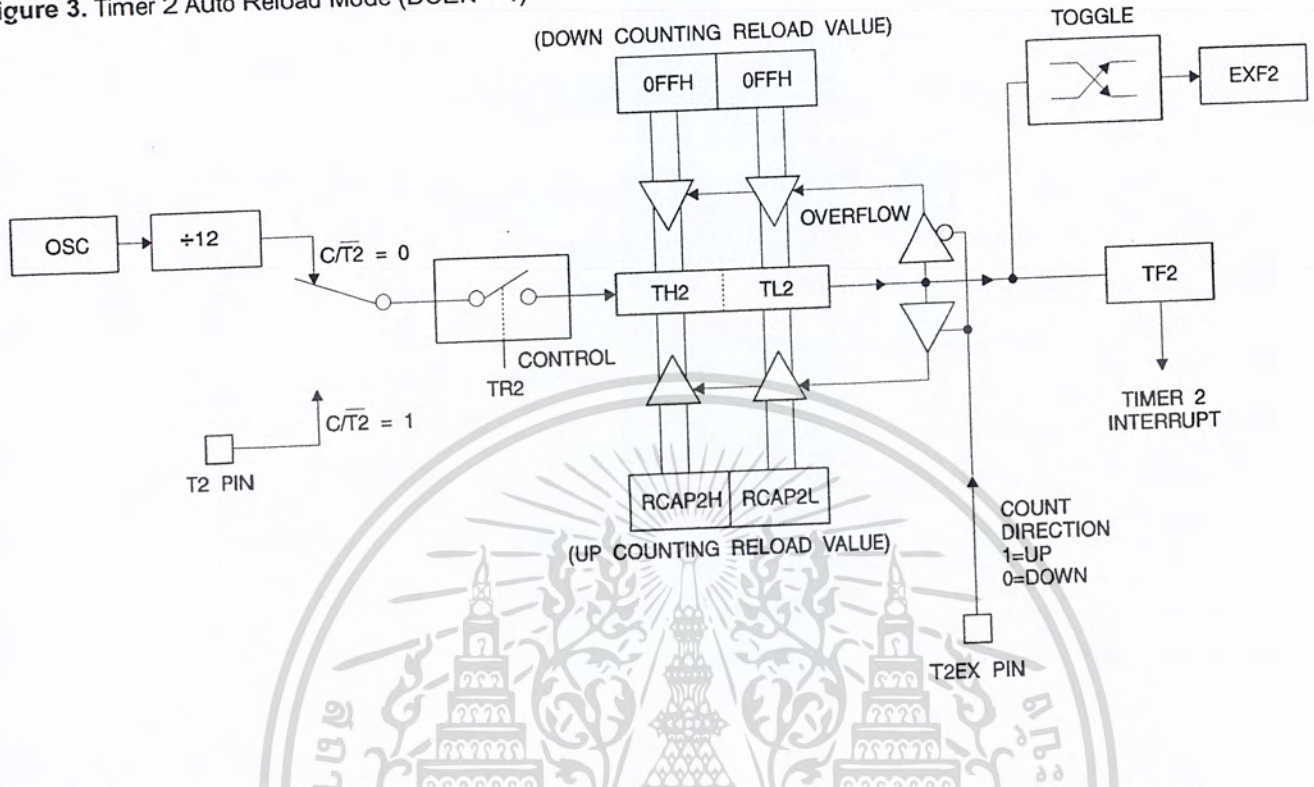
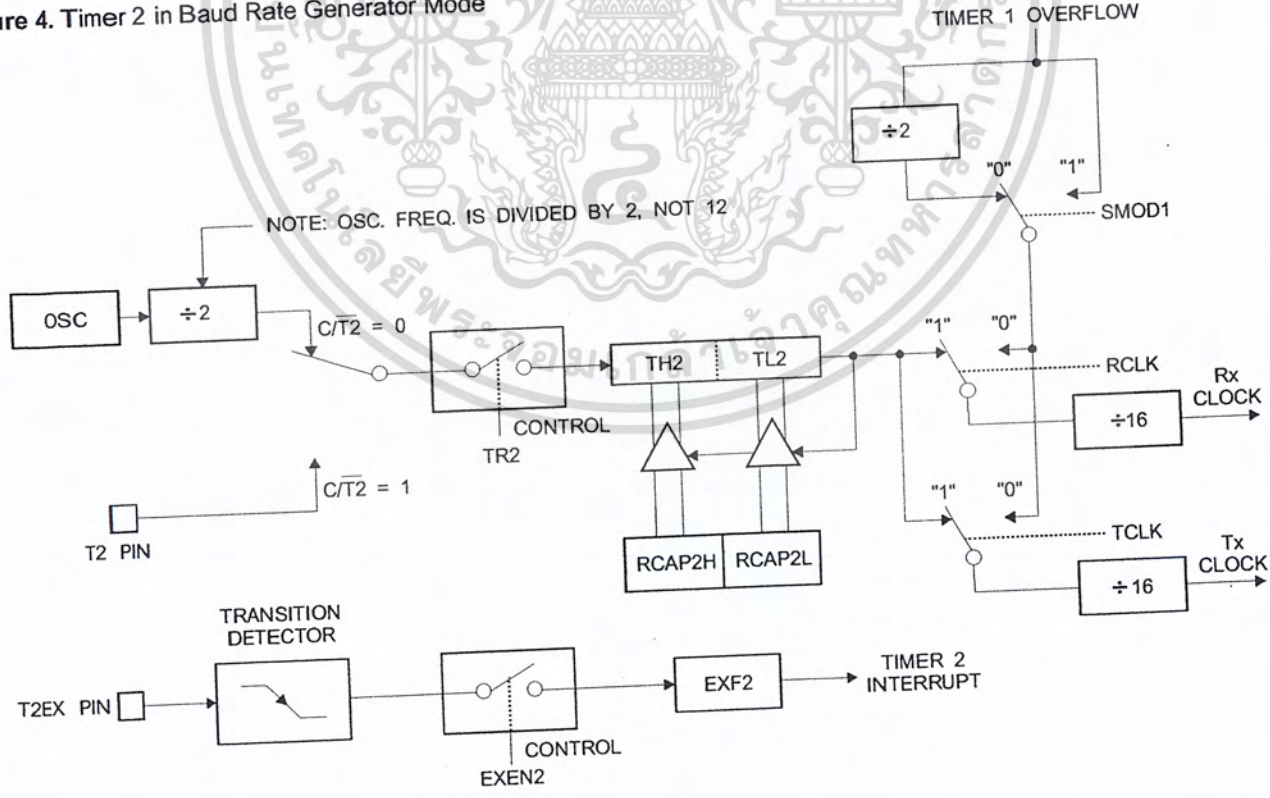


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Baud Rate Generator**

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16 bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ( $CP/\overline{T2} = 0$ ). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

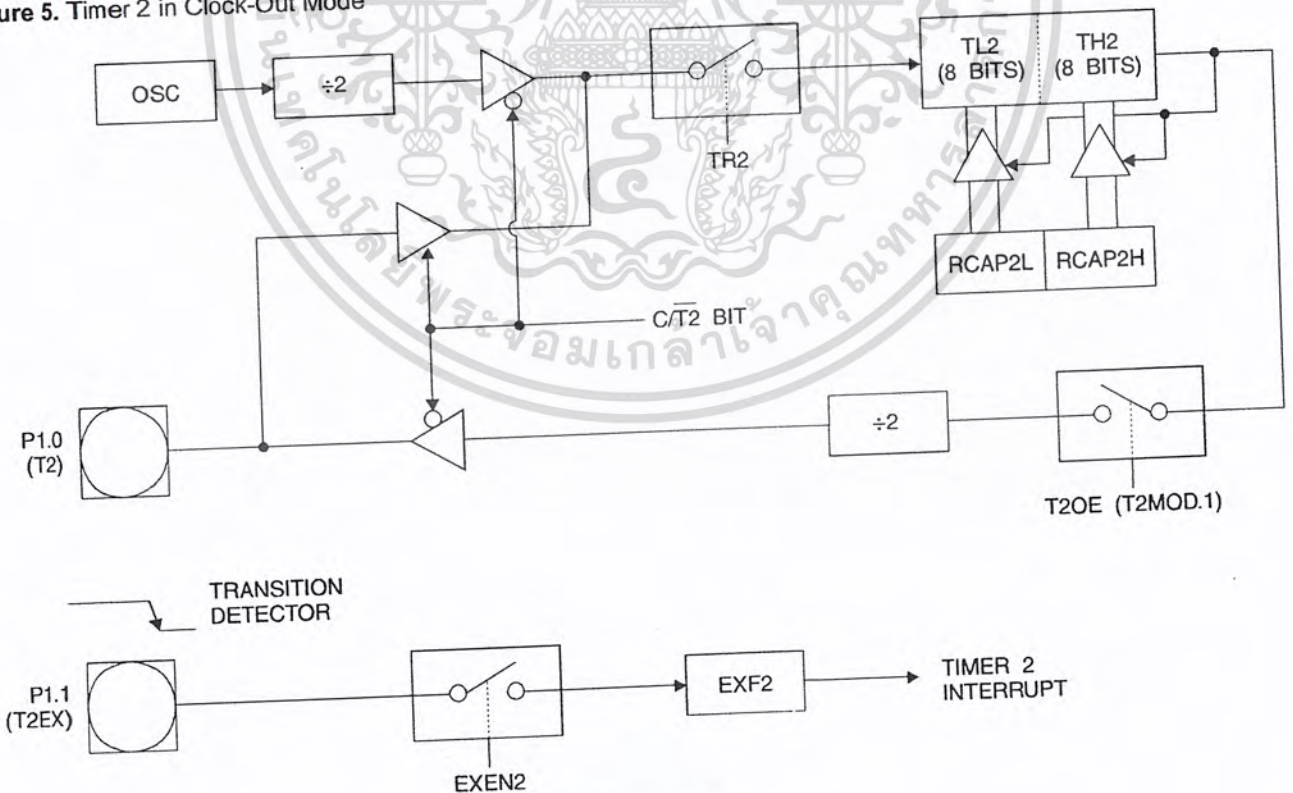
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16 bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ( $TR2 = 1$ ) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 5. Timer 2 in Clock-Out Mode



### Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit  $C/\overline{T2}$  (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

### UART

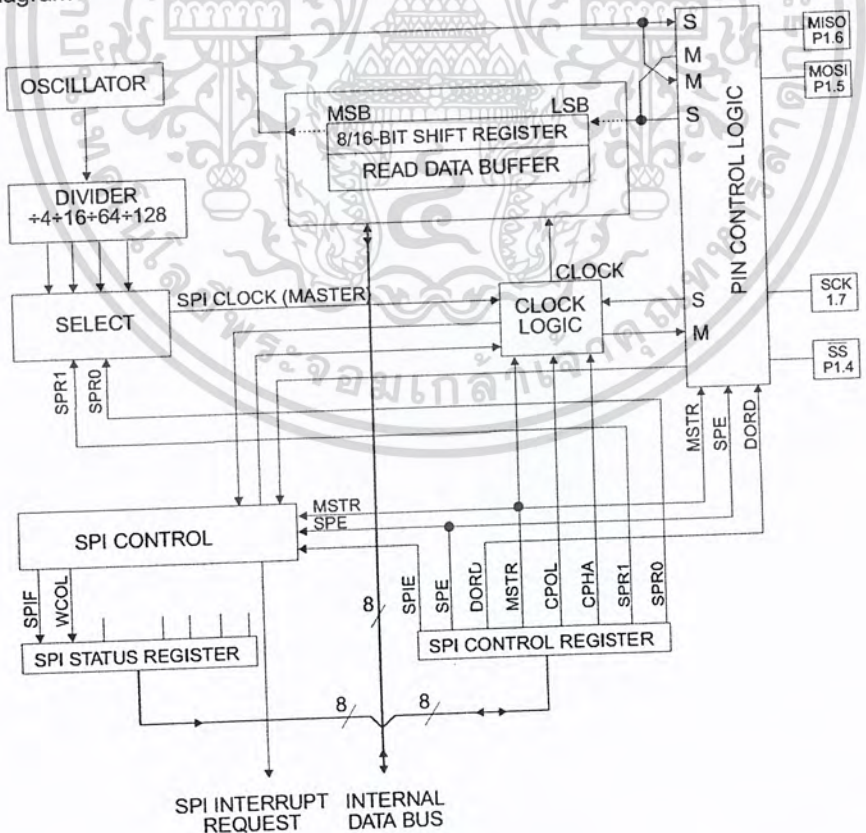
The UART in the AT89S8252 operates the same way as the UART in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-49, section titled, "Serial Interface."

### Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and peripheral devices or between several AT89S8252 devices. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 1.5-MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag
- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

Figure 6. SPI Block Diagram



The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input,  $\overline{SS}/P1.4$ , is set low to select an individual SPI device as a slave. When  $\overline{SS}/P1.4$  is set high, the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figures 8 and 9.

Figure 7. SPI Master-Slave Interconnection

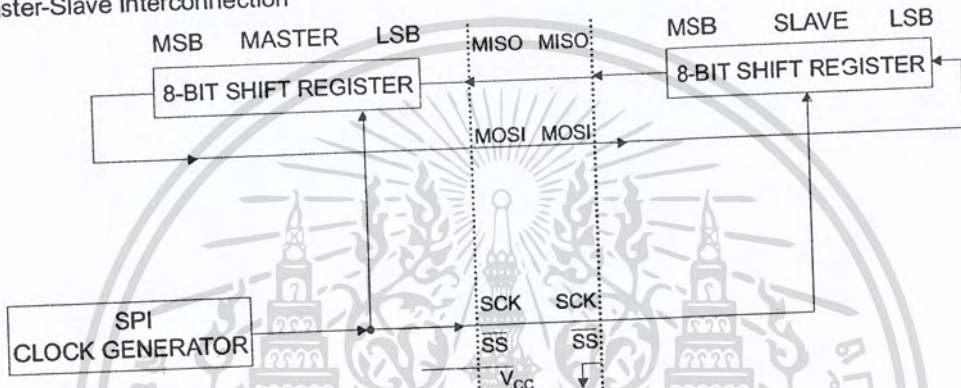
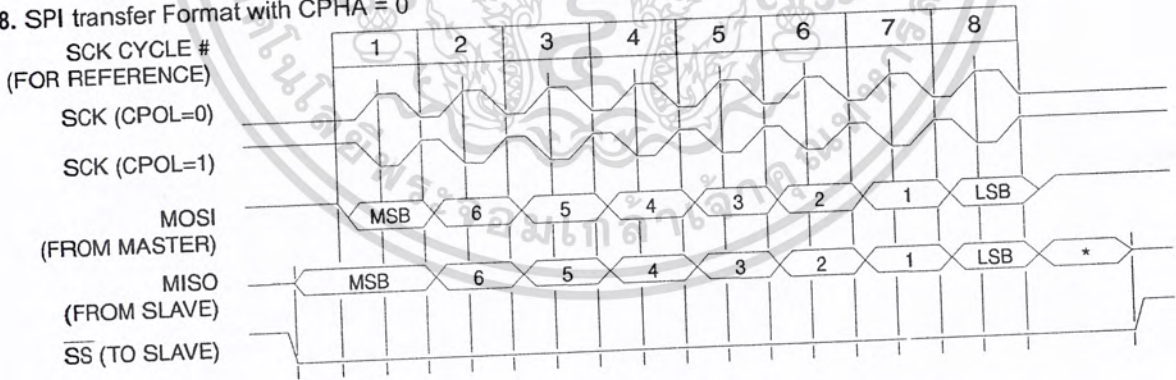


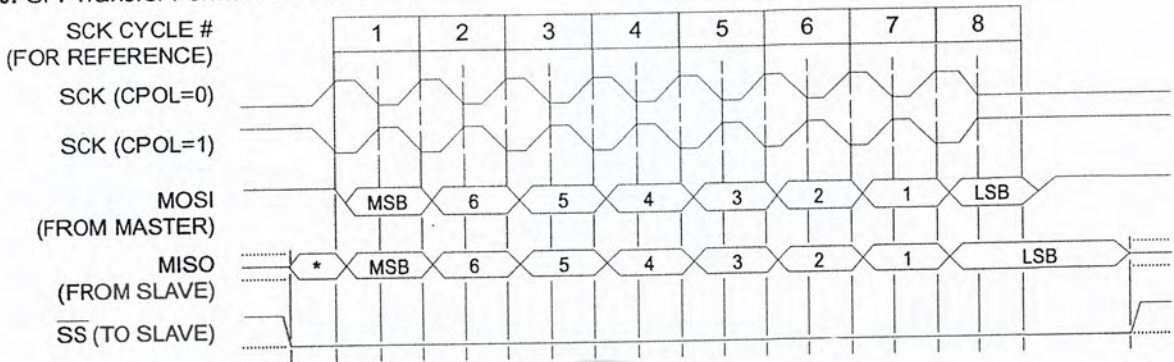
Figure 8. SPI transfer Format with CPHA = 0



\*Not defined but normally MSB of character just received



Figure 9. SPI Transfer Format with CPHA = 1



\*Not defined but normally LSB of previously transmitted character

### Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts (INT0 and INT1), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Table 10. Interrupt Enable (IE) Register

(MSB)	EA	—	ET2	ES	ET1	EX1	ET0	EX0	(LSB)
Enable Bit = 1 enables the interrupt.									
Enable Bit = 0 disables the interrupt.									

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
—	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

Figure 10. Interrupt Sources

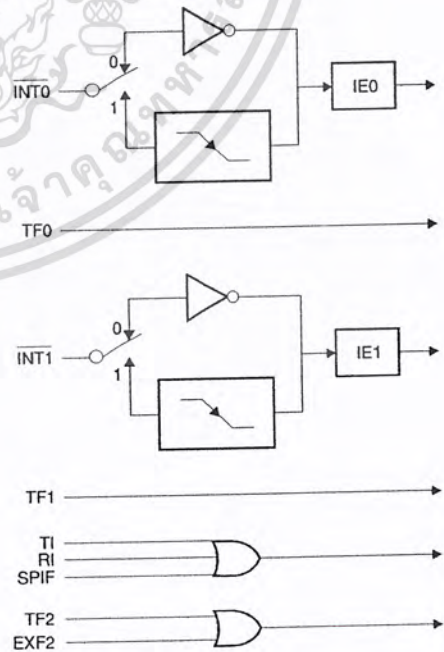


Figure 11. Oscillator Connections

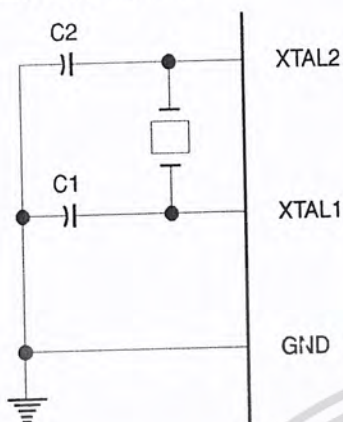
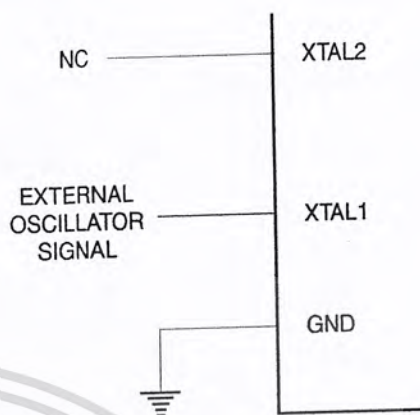


Figure 12. External Clock Drive Configuration



Note: Note: C1, C2 = 30 pF ± 10 pF for Crystals  
= 40 pF ± 10 pF for Ceramic Resonators

## Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

## Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the

internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

## Power Down Mode

In the power down mode, the oscillator is stopped and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. Exit from power down can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before  $V_{CC}$  is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

To exit power down via an interrupt, the external interrupt must be enabled as level sensitive before entering power down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

## Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data





## Program Memory Lock Bits

The AT89S8252 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the  $\overline{EA}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random

value and holds that value until reset is activated. The latched value of  $\overline{EA}$  must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

## Lock Bit Protection Modes<sup>(1)(2)</sup>

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No internal memory lock feature.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory. $\overline{EA}$ is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
3	P	P	U	Same as Mode 2, but parallel or serial verify are also disabled.
4	P	P	P	Same as Mode 3, but external execution is also disabled.

Notes: 1. U = Unprogrammed  
2. P = Programmed

## Programming the Flash and EEPROM

Atmel's AT89S8252 Flash Microcontroller offers 8K bytes of in-system reprogrammable Flash Code memory and 2K bytes of EEPROM Data memory.

The AT89S8252 is normally shipped with the on-chip Flash Code and EEPROM Data memory arrays in the erased state (i.e. contents = FFH) and ready to be programmed. This device supports a High-Voltage (12V) Parallel programming mode and a Low-Voltage (5V) Serial programming mode. The serial programming mode provides a convenient way to download the AT89S8252 inside the user's system. The parallel programming mode is compatible with conventional third party Flash or EPROM programmers.

The Code and Data memory arrays are mapped via separate address spaces in the serial programming mode. In the parallel programming mode, the two arrays occupy one contiguous address space: 0000H to 1FFFH for the Code array and 2000H to 27FFH for the Data array.

The Code and Data memory arrays on the AT89S8252 are programmed byte-by-byte in either programming mode. An auto-erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram any memory location in the serial programming mode unless any of the lock bits have been programmed.

In the parallel programming mode, there is no auto-erase cycle. To reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

## Parallel Programming Algorithm

To program and verify the AT89S8252 in the parallel programming mode, the following sequence is recommended:

- Power-up sequence:
  - Apply power between  $V_{CC}$  and GND pins.
  - Set RST pin to "H".
  - Apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
- Set  $\overline{PSEN}$  pin to "L"  
ALE pin to "H"  
 $\overline{EA}$  pin to "H" and all other pins to "H".
- Apply the appropriate combination of "H" or "L" logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the Flash Programming Modes table.
- Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.  
Apply data to pins P0.0 to P0.7 for Write Code operation.
- Raise  $\overline{EA}/V_{PP}$  to 12V to enable Flash programming, erase or verification.
- Pulse ALE/ $\overline{PROG}$  once to program a byte in the Code memory array, the Data memory array or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.
- To verify the byte just programmed, bring pin P2.7 to "L" and read the programmed data at pins P0.0 to P0.7.

8. Repeat steps 3 through 7 changing the address and data for the entire 2K or 8K bytes array or until the end of the object file is reached.
9. Power-off sequence:
  - Set XTAL1 to "L".
  - Set RST and  $\overline{EA}$  pins to "L".
  - Turn  $V_{CC}$  power off.

In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

### DATA Polling

The AT89S8252 features  $\overline{DATA}$  Polling to indicate the end of a write cycle. During a write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7 (parallel mode), and on the MSB of the serial output byte on MISO (serial mode). Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin.  $\overline{DATA}$  Polling may begin any time after a write cycle has been initiated.

### Ready/Busy

The progress of byte programming in the parallel programming mode can also be monitored by the RDY/BSY output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate BUSY. P3.4 is pulled High again when programming is done to indicate READY.

### Program Verify

If lock bits LB1 and LB2 have not been programmed, the programmed Code or Data byte can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

### Chip Erase

Both Flash and EEPROM arrays are erased electrically at the same time. In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/PROG low for 10 ms. The Code and Data arrays are written with all "1"s in the Chip Erase operation.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location will return 00H at the data outputs.

### Serial Programming Fuse

A programmable fuse is available to disable Serial Programming if the user needs maximum system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

*The AT89S8252 is shipped with the Serial Programming Mode enabled.*

**Reading the Signature Bytes:** The signature bytes are read by the same procedure as a normal verification of locations 030H and 031H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows:

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 72H indicates 89S8252

### Programming Interface

Every code byte in the Flash and EEPROM arrays can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

### Serial Downloading

Both the Code and Data memory arrays can be programmed using the serial SPI bus while RST is pulled to  $V_{CC}$ . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before program/erase operations can be executed.

An auto-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to first execute the Chip Erase instruction unless any of the lock bits have been programmed. The Chip Erase operation turns the content of every memory location in both the Code and Data arrays into FFH.

The Code and Data memory arrays have separate address spaces:

0000H to 1FFFH for Code memory and 000H to 7FFH for Data memory.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a 24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.





## Serial Programming Algorithm

To program and verify the AT89S8252 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:  
Apply power between  $V_{CC}$  and GND pins.  
Set RST pin to "H".  
If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.
3. The Code or Data array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is

written. The write cycle is self-timed and typically takes less than 2.5 ms at 5V.

4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal operation.

Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn  $V_{CC}$  power off.

## Serial Programming Instruction

The Instruction Set for Serial Programming follows a 3-byte protocol and is shown in the following table:

## Instruction Set

Instruction	Input Format			Operation
	Byte 1	Byte 2	Byte 3	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	Enable serial programming interface after RST goes high.
Chip Erase	1010 1100	xxxx x100	xxxx xxxx	Chip erase both 8K & 2K memory arrays.
Read Code Memory	aaaa a001	low addr	xxxx xxxx	Read data from Code memory array at the selected address. The 5 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory	aaaa a010	low addr	data in	Write data to Code memory location at selected address. The address bits are the 5 MSBs of the first byte together with the second byte.
Read Data Memory	00aa a101	low addr	xxxx xxxx	Read data from Data memory array at selected address. Data are available at pin MISO during the third byte.
Write Data Memory	00aa a110	low addr	data in	Write data to Data memory location at selected address.
Write Lock Bits	1010 1100	$\overline{\text{LB}}_3 \overline{\text{LB}}_2 \overline{\text{LB}}_1 \times 111$	xxxx xxxx	Write lock bits. Set LB1, LB2 or LB3 = "0" to program lock bits.

- Notes:
1.  $\overline{\text{DATA}}$  polling is used to indicate the end of a write cycle which typically takes less than 2.5 ms at 5V.
  2. "aaaaa" = high order address.
  3. "x" = don't care.

Flash and EEPROM Parallel Programming Modes

Mode	RST	PSEN	ALE/PROG	EA/V <sub>PP</sub>	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Serial Prog. Modes	H	h <sup>(1)</sup>	h <sup>(1)</sup>	x						
Chip Erase	H	L		12V	H	L	L	L	X	X
Write (10K bytes) Memory	H	L		12V	L	H	H	H	DIN	ADDR
Read (10K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Write Lock Bits:	H	L		12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Read Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									@P0.2	X
Bit - 2									@P0.1	X
Bit - 3									@P0.0	X
Read Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Read Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Serial Prog. Enable	H	L		12V	L	H	L	H	P0.0 = 0	X
Serial Prog. Disable	H	L		12V	L	H	L	H	P0.0 = 1	X
Read Serial Prog. Fuse	H	L	H	12V	H	H	L	H	@P0.0	X

- Notes:
1. "h" = weakly pulled "High" internally.
  2. Chip Erase and Serial Programming Fuse require a 10-ms PROG pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.
  3. P3.4 is pulled Low during programming to indicate RDY/BSY.
  4. "X" = don't care



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 14. Programming the Flash/EEPROM Memory

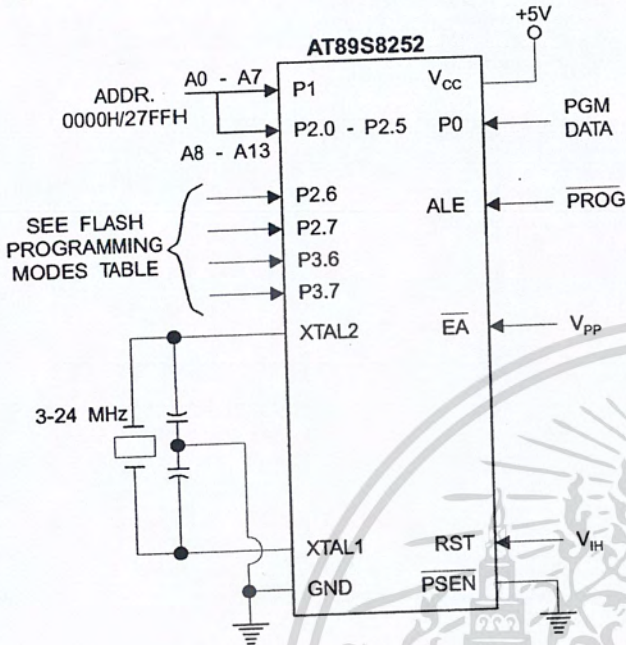


Figure 15. Flash/EEPROM Serial Downloading

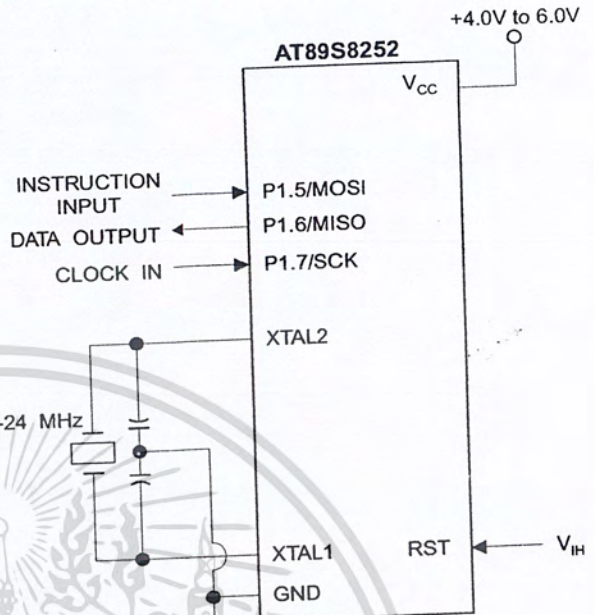
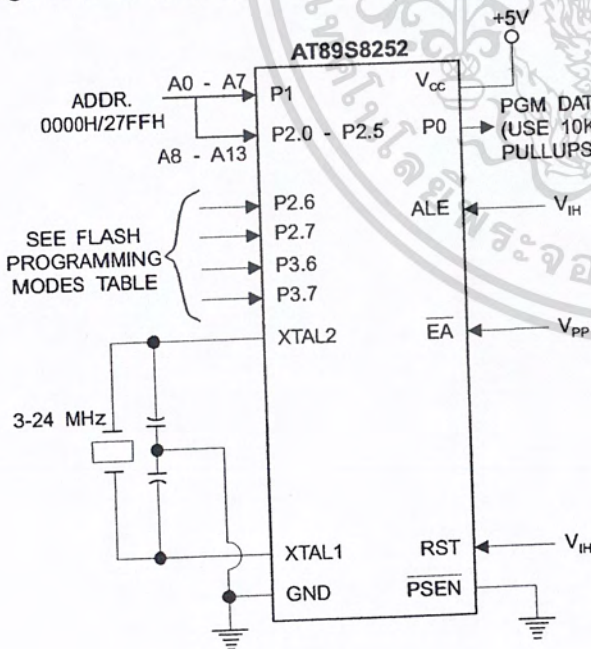


Figure 16. Verifying the Flash/EEPROM Memory



Flash Programming and Verification Characteristics-Parallel Mode

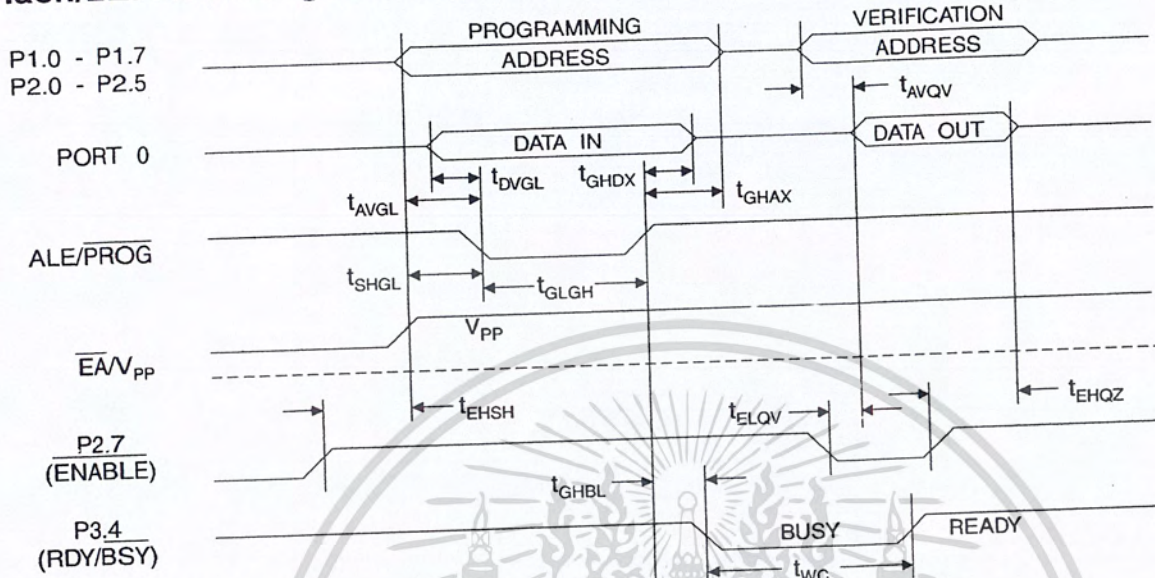
T<sub>A</sub> = 0°C to 70°C, V<sub>CC</sub> = 5.0V ± 10%

Symbol	Parameter	Min	Max	Units
V <sub>PP</sub>	Programming Enable Voltage	11.5	12.5	V
I <sub>PP</sub>	Programming Enable Current		1.0	mA
1/t <sub>CLCL</sub>	Oscillator Frequency	3	24	MHz
t <sub>AVGL</sub>	Address Setup to $\overline{\text{PROG}}$ Low	48t <sub>CLCL</sub>		
t <sub>GHAX</sub>	Address Hold After $\overline{\text{PROG}}$	48t <sub>CLCL</sub>		
t <sub>DVGL</sub>	Data Setup to $\overline{\text{PROG}}$ Low	48t <sub>CLCL</sub>		
t <sub>GHDX</sub>	Data Hold After $\overline{\text{PROG}}$	48t <sub>CLCL</sub>		
t <sub>ESHSH</sub>	P2.7 ( $\overline{\text{ENABLE}}$ ) High to V <sub>PP</sub>	10		μs
t <sub>SHGL</sub>	V <sub>PP</sub> Setup to $\overline{\text{PROG}}$ Low	1	110	μs
t <sub>GLGH</sub>	$\overline{\text{PROG}}$ Width		48t <sub>CLCL</sub>	
t <sub>AVQV</sub>	Address to Data Valid		48t <sub>CLCL</sub>	
t <sub>ELQV</sub>	$\overline{\text{ENABLE}}$ Low to Data Valid		48t <sub>CLCL</sub>	
t <sub>EHQZ</sub>	Data Float After $\overline{\text{ENABLE}}$	0	48t <sub>CLCL</sub>	
t <sub>GHBL</sub>	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t <sub>WC</sub>	Byte Write Cycle Time		2.0	ms

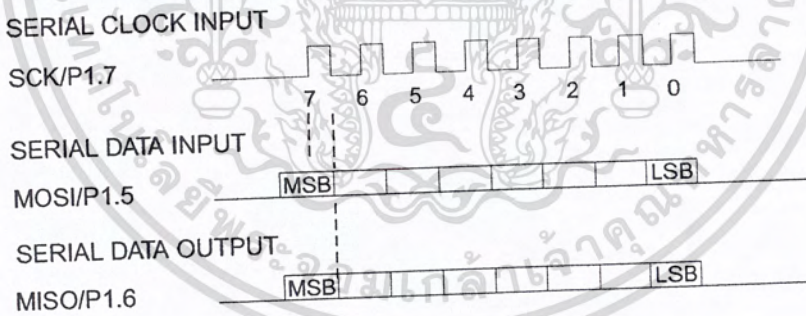


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Flash/EEPROM Programming and Verification Waveforms - Parallel Mode



## Serial Downloading Waveforms



## Absolute Maximum Ratings\*

Operating Temperature .....	-55°C to +125°C
Storage Temperature .....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground .....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

The values shown in this table are valid for  $T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$  and  $V_{CC} = 5.0\text{V} \pm 20\%$ , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units	
$V_{IL}$	Input Low Voltage	(Except EA)	-0.5	$0.2 V_{CC} - 0.1$	V	
$V_{IL1}$	Input Low Voltage ( $\overline{\text{EA}}$ )		-0.5	$0.2 V_{CC} - 0.3$	V	
$V_{IH}$	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V	
$V_{IH1}$	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V	
$V_{OL}$	Output Low Voltage <sup>(1)</sup> (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.5	V	
$V_{OL1}$	Output Low Voltage <sup>(1)</sup> (Port 0, ALE, $\overline{\text{PSEN}}$ )	$I_{OL} = 3.2 \text{ mA}$		0.5	V	
$V_{OH}$	Output High Voltage (Ports 1,2,3, ALE, $\overline{\text{PSEN}}$ )	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V	
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V	
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V	
$V_{OH1}$	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V	
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V	
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V	
$I_{IL}$	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	$\mu\text{A}$	
$I_{TL}$	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	$\mu\text{A}$	
$I_{LI}$	Input Leakage Current (Port 0, EA)	$0.45 < V_{IN} < V_{CC}$		$\pm 10$	$\mu\text{A}$	
RRST	Reset Pulldown Resistor		50	300	K $\Omega$	
$C_{IO}$	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF	
$I_{CC}$	Power Supply Current	Active Mode, 12 MHz		25	mA	
		Idle Mode, 12 MHz		6.5	mA	
	Power Down Mode <sup>(2)</sup>	$V_{CC} = 6\text{V}$			100	$\mu\text{A}$
		$V_{CC} = 3\text{V}$			40	$\mu\text{A}$

Notes: 1. Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:  
 Maximum  $I_{OL}$  per port pin: 10 mA  
 Maximum  $I_{OL}$  per 8-bit port:  
 Port 0: 26 mA  
 Ports 1, 2, 3: 15 mA

Maximum total  $I_{OL}$  for all output pins: 71 mA  
 If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.  
 2. Minimum  $V_{CC}$  for Power Down is 2V





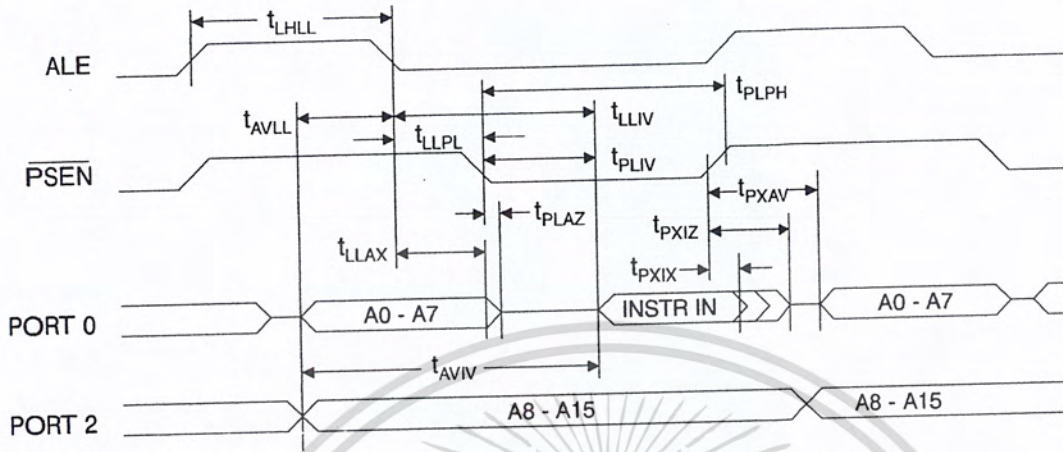
## AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other outputs = 80 pF.

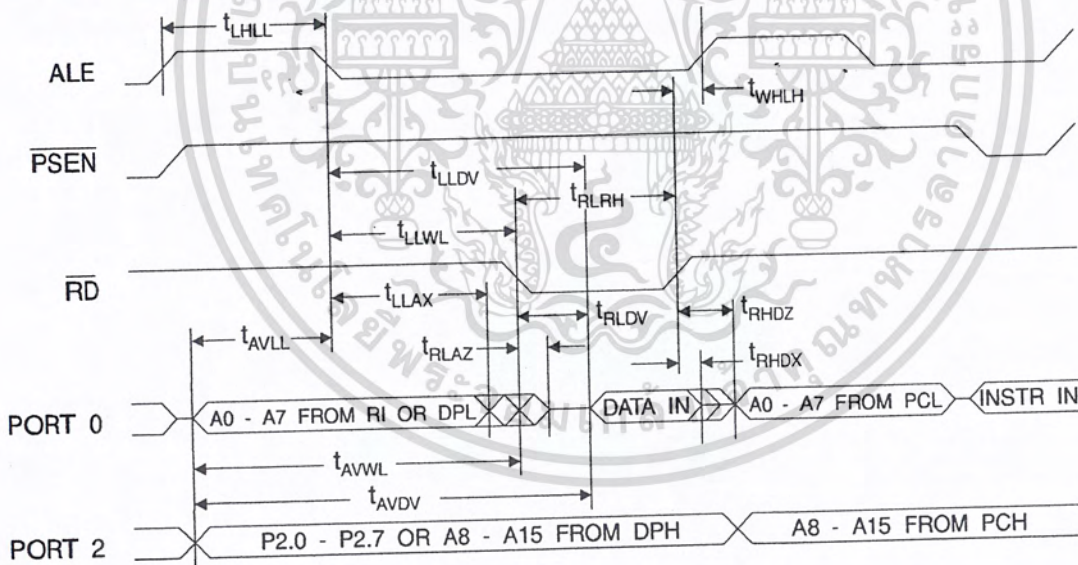
## External Program and Data Memory Characteristics

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{LHLL}$	ALE Pulse Width	$2t_{CLCL} - 40$		ns
$t_{AVLL}$	Address Valid to ALE Low	$t_{CLCL} - 13$		ns
$t_{LLAX}$	Address Hold After ALE Low	$t_{CLCL} - 20$		ns
$t_{LLIV}$	ALE Low to Valid Instruction In		$4t_{CLCL} - 65$	ns
$t_{LLPL}$	ALE Low to PSEN Low	$t_{CLCL} - 13$		ns
$t_{PLPH}$	PSEN Pulse Width	$3t_{CLCL} - 20$		ns
$t_{PLIV}$	PSEN Low to Valid Instruction In		$3t_{CLCL} - 45$	ns
$t_{PXIX}$	Input Instruction Hold After PSEN	0		ns
$t_{PXIZ}$	Input Instruction Float After PSEN		$t_{CLCL} - 10$	ns
$t_{PXAV}$	PSEN to Address Valid	$t_{CLCL} - 8$		ns
$t_{AVIV}$	Address to Valid Instruction In		$5t_{CLCL} - 55$	ns
$t_{PLAZ}$	PSEN Low to Address Float		10	ns
$t_{RLRH}$	RD Pulse Width	$6t_{CLCL} - 100$		ns
$t_{WLWH}$	WR Pulse Width	$6t_{CLCL} - 100$		ns
$t_{RLDV}$	RD Low to Valid Data In		$5t_{CLCL} - 90$	ns
$t_{RHDX}$	Data Hold After RD	0		ns
$t_{RHDZ}$	Data Float After RD		$2t_{CLCL} - 28$	ns
$t_{LLDV}$	ALE Low to Valid Data In		$8t_{CLCL} - 150$	ns
$t_{AVDV}$	Address to Valid Data In		$9t_{CLCL} - 165$	ns
$t_{LLWL}$	ALE Low to RD or WR Low	$3t_{CLCL} - 50$	$3t_{CLCL} + 50$	ns
$t_{AVWL}$	Address to RD or WR Low	$4t_{CLCL} - 75$		ns
$t_{QVWX}$	Data Valid to WR Transition	$t_{CLCL} - 20$		ns
$t_{QVWH}$	Data Valid to WR High	$7t_{CLCL} - 120$		ns
$t_{WHQX}$	Data Hold After WR	$t_{CLCL} - 20$		ns
$t_{RLAZ}$	RD Low to Address Float		0	ns
$t_{WHLH}$	RD or WR High to ALE High	$t_{CLCL} - 20$	$t_{CLCL} + 25$	ns

External Program Memory Read Cycle

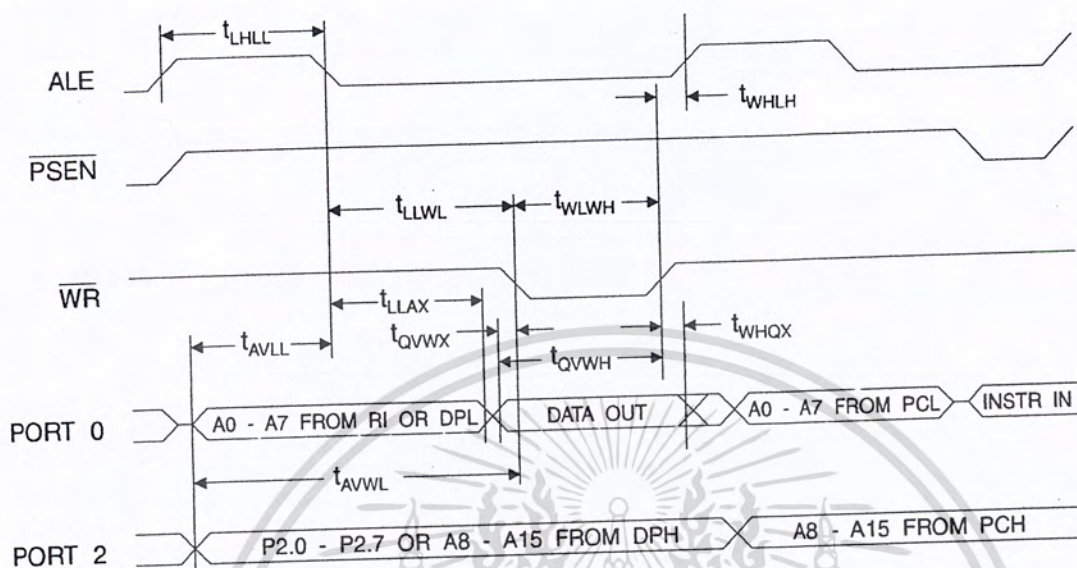


External Data Memory Read Cycle

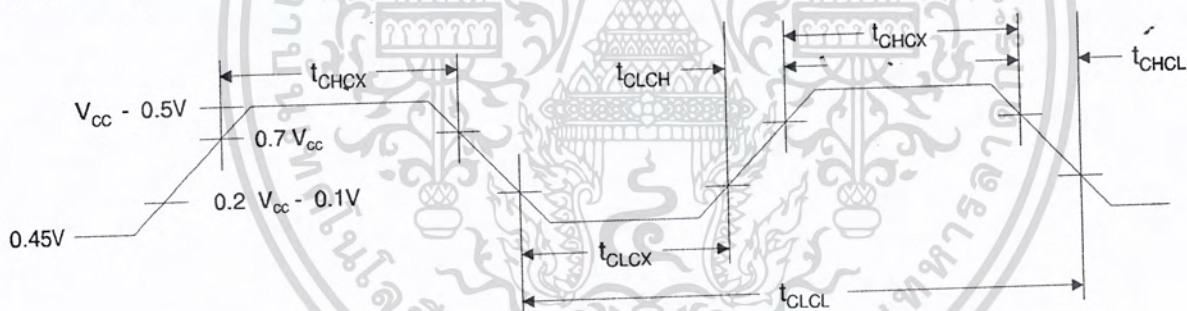


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## External Data Memory Write Cycle



## External Clock Drive Waveforms



## External Clock Drive

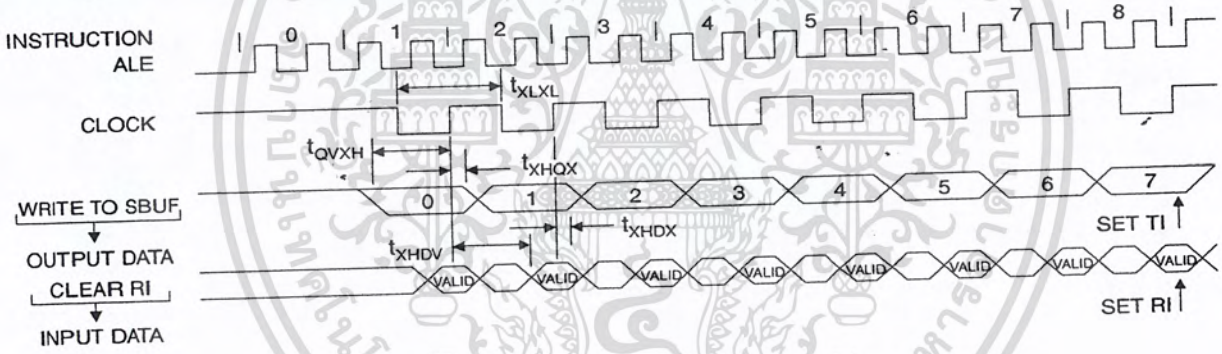
Symbol	Parameter	$V_{CC} = 4.0V \text{ to } 6.0V$		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{CLCL}$	Clock Period	41.6		ns
$t_{CHCX}$	High Time	15		ns
$t_{CLCX}$	Low Time	15		ns
$t_{CLCH}$	Rise Time		20	ns
$t_{CHCL}$	Fall Time		20	ns

### Serial Port Timing: Shift Register Mode Test Conditions

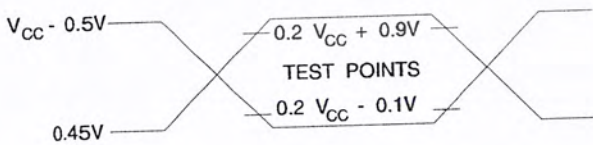
The values in this table are valid for  $V_{CC} = 4.0V$  to  $6V$  and Load Capacitance =  $80\text{ pF}$ .

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
$t_{XLXL}$	Serial Port Clock Cycle Time	$12t_{CLCL}$		$\mu s$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	$10t_{CLCL} - 133$		ns
$t_{XHGX}$	Output Data Hold After Clock Rising Edge	$2t_{CLCL} - 117$		ns
$t_{XHDX}$	Input Data Hold After Clock Rising Edge	0		ns
$t_{XHVD}$	Clock Rising Edge to Input Data Valid		$10t_{CLCL} - 133$	ns

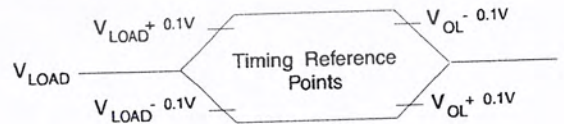
### Shift Register Mode Timing Waveforms



### AC Testing Input/Output Waveforms (1) Float Waveforms (1)



Notes: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.



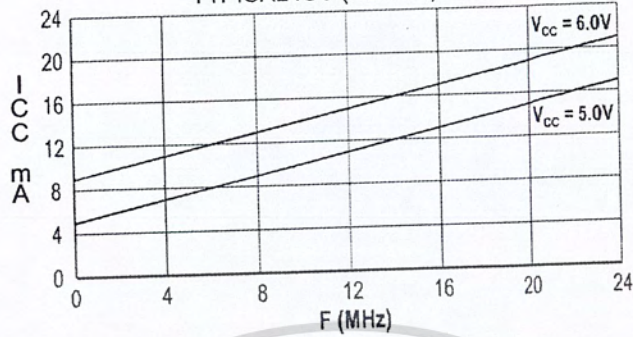
Notes: 1. For timing purposes, a port pin is no longer floating when a  $100\text{ mV}$  change from load voltage occurs. A port pin begins to float when a  $100\text{ mV}$  change from the loaded  $V_{OH}/V_{OL}$  level occurs.





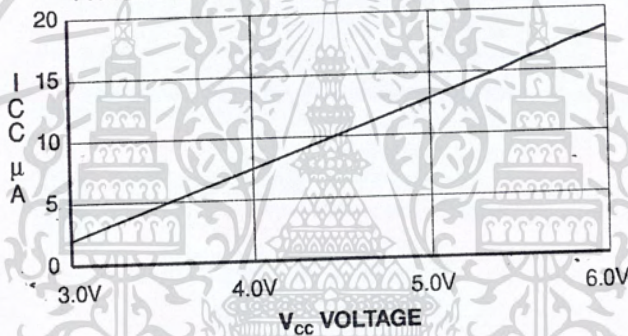
### AT89S8252

TYPICAL ICC (ACTIVE) at 25°C



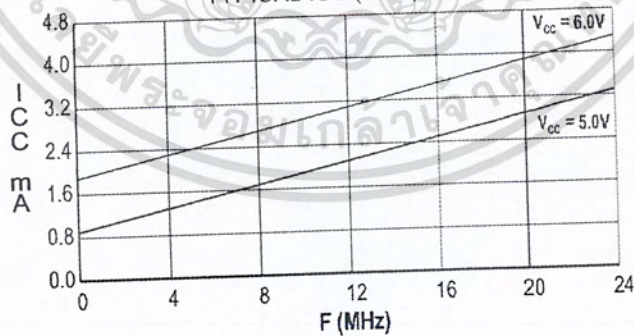
### AT89S8252

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



### AT89S8252


TYPICAL ICC (IDLE) at 25°C

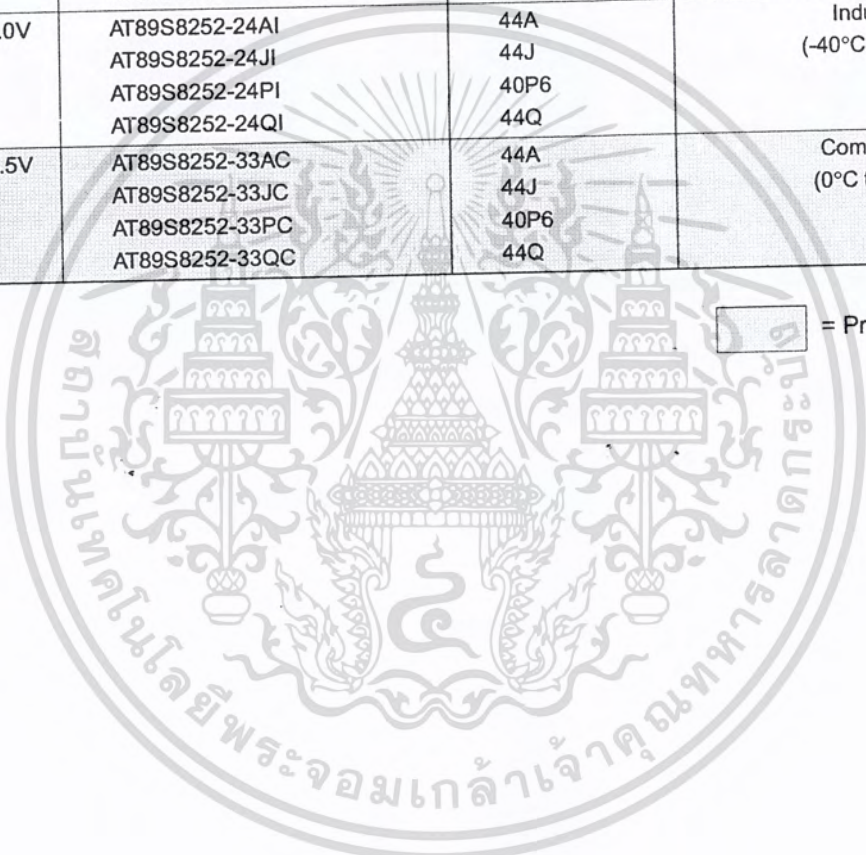


- Notes:
1. XTAL1 tied to GND for I<sub>CC</sub> (power down)
  2. Lock bits programmed

## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
16	4.0V to 6.0V	AT89S8252-16AA	44A	Automotive (-40°C to 105°C)
		AT89S8252-16JA	44J	
		AT89S8252-16PA	40P6	
		AT89S8252-16QA	44Q	
24	4.0V to 6.0V	AT89S8252-24AC	44A	Commercial (0°C to 70°C)
		AT89S8252-24JC	44J	
		AT89S8252-24PC	40P6	
		AT89S8252-24QC	44Q	
	4.0V to 6.0V	AT89S8252-24AI	44A	Industrial (-40°C to 85°C)
		AT89S8252-24JI	44J	
		AT89S8252-24PI	40P6	
		AT89S8252-24QI	44Q	
33	4.5V to 5.5V	AT89S8252-33AC	44A	Commercial (0°C to 70°C)
		AT89S8252-33JC	44J	
		AT89S8252-33PC	40P6	
		AT89S8252-33QC	44Q	

 = Preliminary Information



Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)



**PUSH-PULL FOUR CHANNEL DRIVER WITH DIODES**

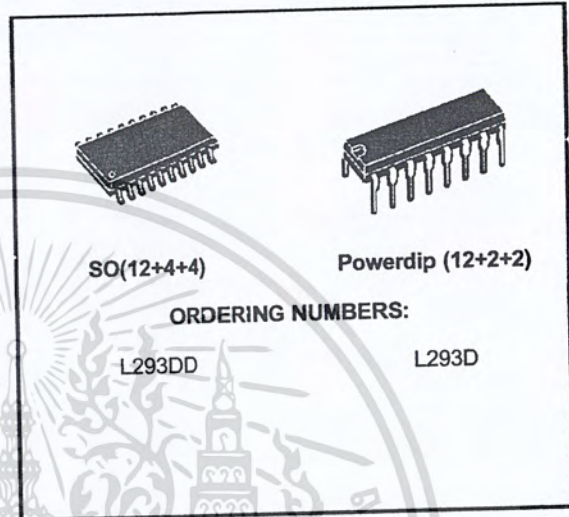
- 600mA OUTPUT CURRENT CAPABILITY PER CHANNEL
- 1.2A PEAK OUTPUT CURRENT (non repetitive) PER CHANNEL
- ENABLE FACILITY
- OVERTEMPERATURE PROTECTION
- LOGICAL "0" INPUT VOLTAGE UP TO 1.5 V (HIGH NOISE IMMUNITY)
- INTERNAL CLAMP DIODES

**DESCRIPTION**

The Device is a monolithic integrated high voltage, high current four channel driver designed to accept standard DTL or TTL logic levels and drive inductive loads (such as relays solenoids, DC and stepping motors) and switching power transistors.

To simplify use as two bridges each pair of channels is equipped with an enable input. A separate supply input is provided for the logic, allowing operation at a lower voltage and internal clamp diodes are included.

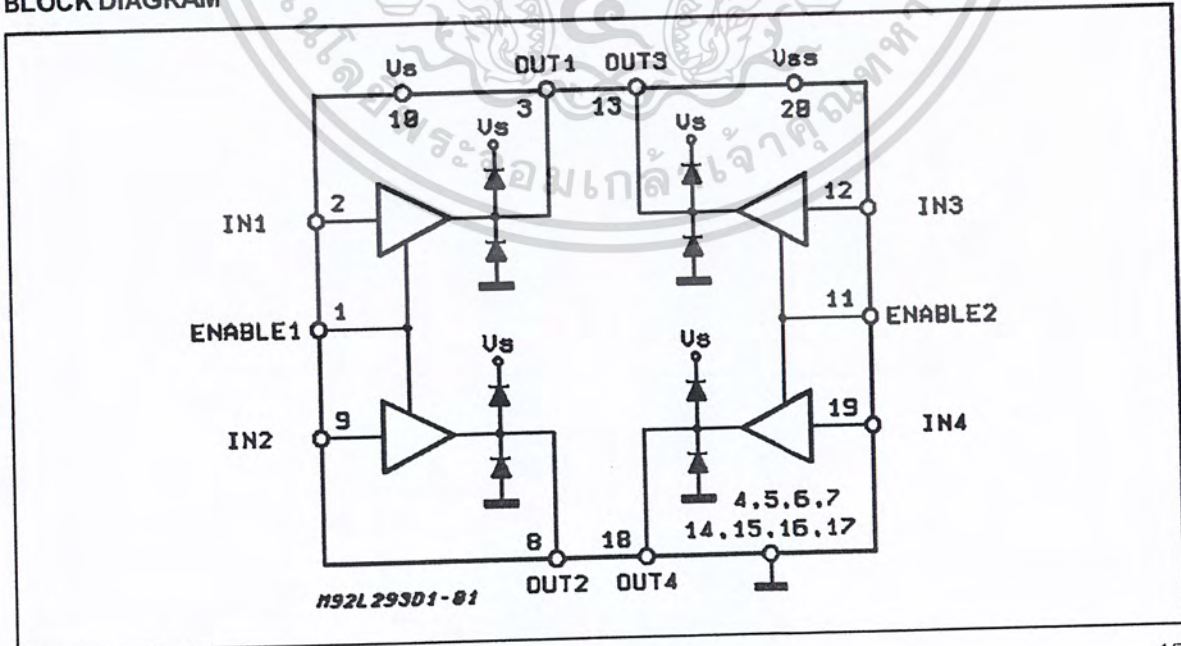
This device is suitable for use in switching applications at frequencies up to 5 kHz.



The L293D is assembled in a 16 lead plastic package which has 4 center pins connected together and used for heatsinking

The L293DD is assembled in a 20 lead surface mount which has 8 center pins connected together and used for heatsinking.

**BLOCK DIAGRAM**

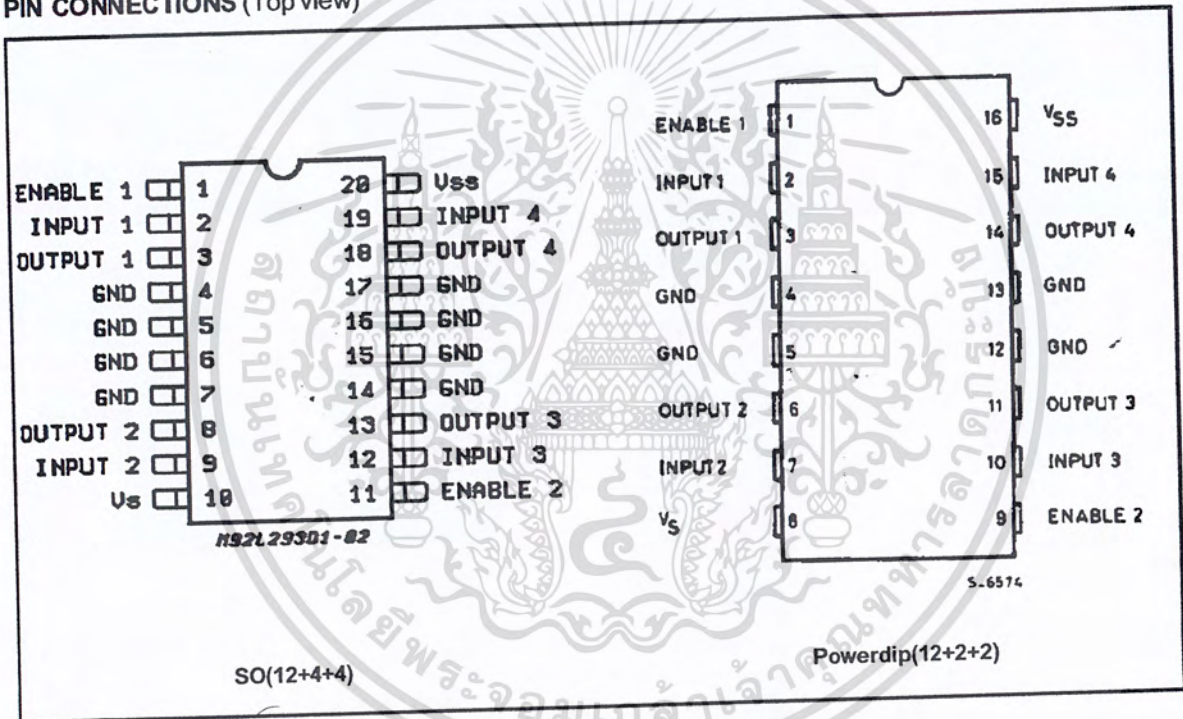


# L293D - L293DD

## ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V <sub>s</sub>	Supply Voltage	36	V
V <sub>SS</sub>	Logic Supply Voltage	36	V
V <sub>i</sub>	Input Voltage	7	V
V <sub>en</sub>	Enable Voltage	7	V
I <sub>o</sub>	Peak Output Current (100 μs non repetitive)	1.2	A
P <sub>tot</sub>	Total Power Dissipation at T <sub>pins</sub> = 90 °C	4	W
T <sub>stg</sub> , T <sub>j</sub>	Storage and Junction Temperature	- 40 to 150	°C

## PIN CONNECTIONS (Top view)



## THERMAL DATA

Symbol	Description	DIP	SO	Unit
R <sub>th(j-pins)</sub>	Thermal Resistance Junction-pins	max.	14	°C/W
R <sub>th(j-amb)</sub>	Thermal Resistance junction-ambient	max.	50 (*)	°C/W
R <sub>th(j-case)</sub>	Thermal Resistance Junction-case	max.	-	

(\*) With 6sq. cm on board heatsink.

**ELECTRICAL CHARACTERISTICS** (for each channel,  $V_S = 24\text{ V}$ ,  $V_{SS} = 5\text{ V}$ ,  $T_{amb} = 25\text{ }^\circ\text{C}$ , unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_S$	Supply Voltage (pin 10)		$V_{SS}$		36	V
$V_{SS}$	Logic Supply Voltage (pin 20)		4.5		36	V
$I_S$	Total Quiescent Supply Current (pin 10)	$V_I = L$ ; $I_O = 0$ ; $V_{en} = H$		2	6	mA
		$V_I = H$ ; $I_O = 0$ ; $V_{en} = H$		16	24	mA
		$V_{en} = L$			4	mA
$I_{SS}$	Total Quiescent Logic Supply Current (pin 20)	$V_I = L$ ; $I_O = 0$ ; $V_{en} = H$		44	60	mA
		$V_I = H$ ; $I_O = 0$ ; $V_{en} = H$		16	22	mA
		$V_{en} = L$		16	24	mA
$V_{IL}$	Input Low Voltage (pin 2, 9, 12, 19)		-0.3		1.5	V
$V_{IH}$	Input High Voltage (pin 2, 9, 12, 19)	$V_{SS} \leq 7\text{ V}$	2.3		$V_{SS}$	V
		$V_{SS} > 7\text{ V}$	2.3		7	V
$I_{IL}$	Low Voltage Input Current (pin 2, 9, 12, 19)	$V_{IL} = 1.5\text{ V}$			-10	$\mu\text{A}$
$I_{IH}$	High Voltage Input Current (pin 2, 9, 12, 19)	$2.3\text{ V} \leq V_{IH} \leq V_{SS} - 0.6\text{ V}$		30	100	$\mu\text{A}$
$V_{enL}$	Enable Low Voltage (pin 1, 11)		-0.3		1.5	V
$V_{enH}$	Enable High Voltage (pin 1, 11)	$V_{SS} \leq 7\text{ V}$	2.3		$V_{SS}$	V
		$V_{SS} > 7\text{ V}$	2.3		7	V
$I_{enL}$	Low Voltage Enable Current (pin 1, 11)	$V_{enL} = 1.5\text{ V}$		-30	-100	$\mu\text{A}$
$I_{enH}$	High Voltage Enable Current (pin 1, 11)	$2.3\text{ V} \leq V_{enH} \leq V_{SS} - 0.6\text{ V}$			$\pm 10$	$\mu\text{A}$
$V_{CE(sat)H}$	Source Output Saturation Voltage (pins 3, 8, 13, 18)	$I_O = -0.6\text{ A}$		1.4	1.8	V
$V_{CE(sat)L}$	Sink Output Saturation Voltage (pins 3, 8, 13, 18)	$I_O = +0.6\text{ A}$		1.2	1.8	V
$V_F$	Clamp Diode Forward Voltage	$I_O = 600\text{ nA}$		1.3		V
$t_r$	Rise Time (*)	0.1 to 0.9 $V_O$		250		ns
$t_f$	Fall Time (*)	0.9 to 0.1 $V_O$		250		ns
$t_{on}$	Turn-on Delay (*)	0.5 $V_I$ to 0.5 $V_O$		750		ns
$t_{off}$	Turn-off Delay (*)	0.5 $V_I$ to 0.5 $V_O$		200		ns

(\*) See fig. 1.

TRUTH TABLE (one channel)

Input	Enable (*)	Output
H	H	H
L	H	L
H	L	L
L	L	Z

Z = High output impedance  
 (\*) Relative to the considered channel

Figure 1: Switching Times

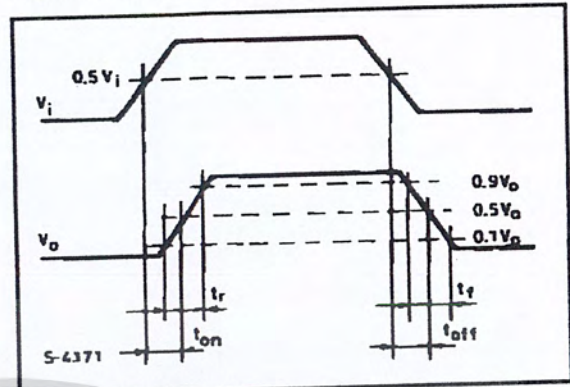
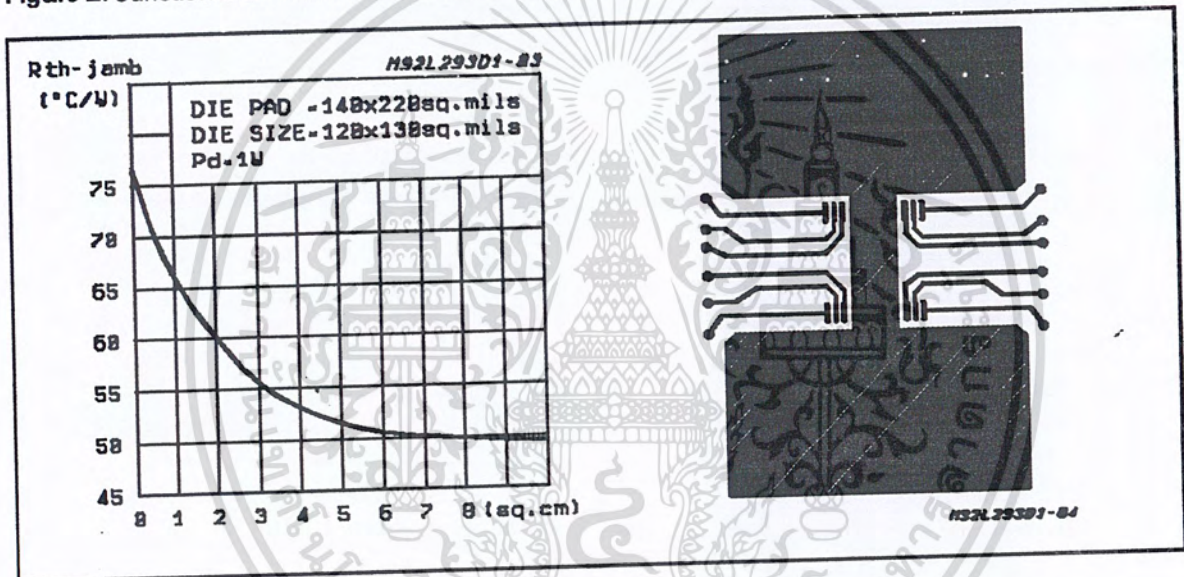
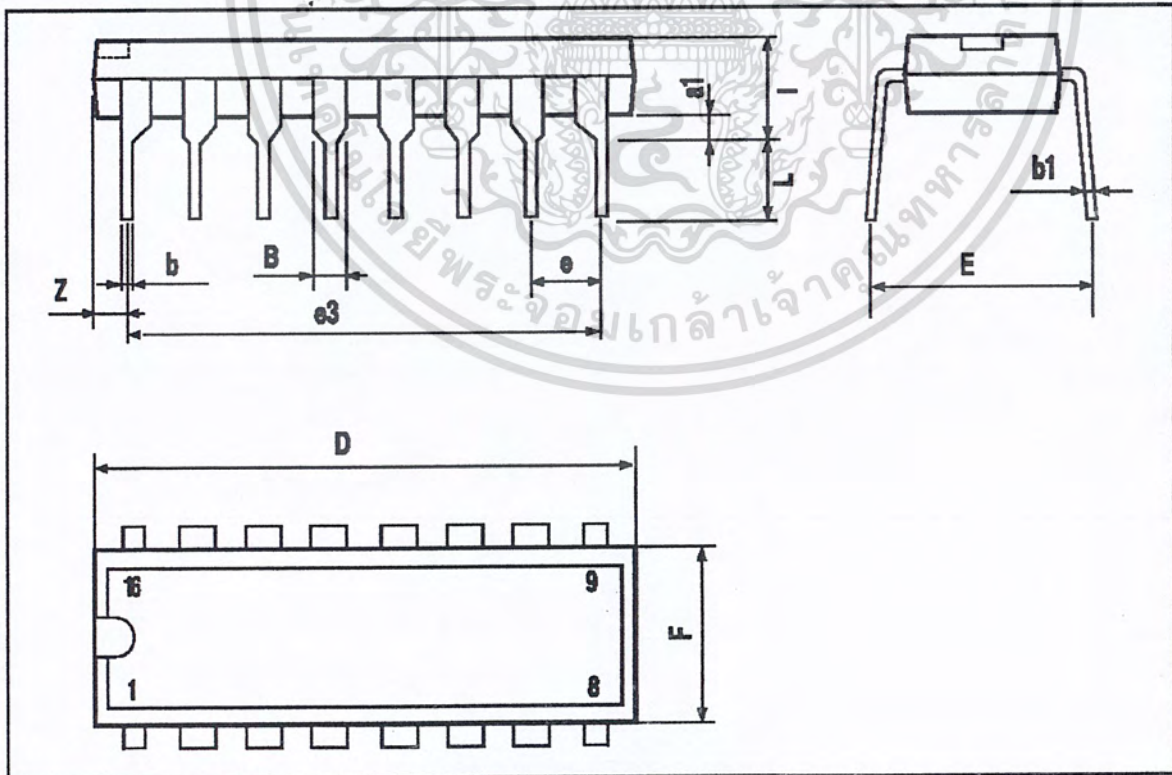


Figure 2: Junction to ambient thermal resistance vs. area on board heatsink (SO12+4+4 package)



## POWERDIP16 PACKAGE MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.51			0.020		
B	0.85		1.40	0.033		0.055
b		0.50			0.020	
b1	0.38		0.50	0.015		0.020
D			20.0			0.787
E		8.80			0.346	
e		2.54			0.100	
e3		17.78			0.700	
F			7.10			0.280
I			5.10			0.201
L		3.30			0.130	
Z			1.27			0.050



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

L293D - L293DD

S020 PACKAGE MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			2.65			0.104
a1	0.1		0.2	0.004		0.008
a2			2.45			0.096
b	0.35		0.49	0.014		0.019
b1	0.23		0.32	0.009		0.013
C		0.5			0.020	
c1		45			1.772	
D		1	12.6		0.039	0.496
E	10		10.65	0.394		0.419
e		1.27			0.050	
e3		11.43			0.450	
F		1	7.4		0.039	0.291
G	8.8		9.15	0.346		0.360
L	0.5		1.27	0.020		0.050
M			0.75			0.030
S	8° (max.)					

