

การประยุกต์ใช้งานโดยการส่งสัญญาณแบบไร้สาย

Application of Wireless Transmission



โดย

นายนิรพันธุ์ พิเศษฐานิช

นายบุญชนะ ปณีตยศัย

เลขที่.....
เลขทะเบียน 42199
วัน, เดือน, ปี 15 พ.ค. 2545

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

การประยุกต์ใช้งานโดยการส่งสัญญาณแบบไร้สาย

Application of Wireless Transmission

โดย

นายนิรพันธุ์ พิธิษฐวนิช 40010394

นายบุญชนะ ปณิตธยาสัย 40010411

อาจารย์ที่ปรึกษา

อ. สุรพล บุญจันทร์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

ปริญญานิพนธ์ ปีการศึกษา 2543

ภาควิชาโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การประยุกต์ใช้งานโดยการส่งสัญญาณแบบไร้สาย

Application of Wireless Transmission

ผู้จัดทำ

1. นายนิรพันธุ์ พิธิษฐวานิช 40010394
2. นายบุญชนะ ปลื้มธยาภัย 40010411



อาจารย์ที่ปรึกษา

(อ. สุรพล บุญจันทร์)



การประยุกต์ใช้งานโดยการส่งสัญญาณแบบไร้สาย

Application of Wireless Transmission

โดย นายนิรพนธ์ พิธิษฐวานิช 40010394

นายบุญชนะ ปณิธิธยาชัย 40010411

อาจารย์ที่ปรึกษา อ. สุรพล บุญจันทร์

บทคัดย่อ

ในปัจจุบันเทคโนโลยีการสื่อสารแบบไร้สายได้รับความนิยมอย่างสูง โครงการชิ้นนี้จึงมีแนวความคิดที่จะนำระบบการส่งสัญญาณแบบไร้สายมาประยุกต์ใช้งานให้เกิดประโยชน์ โดยโครงการชิ้นนี้ได้นำมาประยุกต์ใช้ในการจัดทำระบบแจ้งสถานีรถไฟ ซึ่งมีส่วนประกอบหลักมีอยู่ 2 ส่วน ได้แก่ ภาคส่ง และ ภาครับ

ภาคส่ง ซึ่งจะติดตั้งที่สถานีรถไฟแต่ละสถานี ทำหน้าที่ส่งสัญญาณที่เข้ารหัสข้อมูลไบนารี 4 บิตผ่านทางแสงอินฟราเรดไปสู่ภาครับ โดยทางภาครับที่ติดตั้งไว้ที่ตัวรถไฟจะทำการถอดรหัสสัญญาณที่ได้รับ มาทำการประมวลผล แล้วแสดงผลทั้งออกทางเสียงและตัวอักษรแจ้งผู้โดยสารว่าขณะนี้ถึงสถานีใด และสถานีต่อไปคือสถานีใด

ABSTRACT

At the present, wireless communication is very popular , so the idea of this project is to apply wireless transmission to be useful in any ways. This principle is applied to create railway station teller system. There are two components in this project, transmitter and receiver.

Transmitter, that is installed at each railway station , send the signal ,that is encoded from 4 bits binary data, to receiver by infrared light. Receiver, that is installed at the train, will decode this signal, process and display by sound and character for telling about railway station that the train arrive and next railway station.

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	I
สารบัญ	II
สารบัญรูป	IV
สารบัญตาราง	VI
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์ในการจัดทำโครงการ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 ระบบควบคุมระยะไกล	2
2.2 LED อินฟราเรดกำลังสูง	4
2.3 สัญญาณโทนเบิร์สต์ (Toneburst)	10
2.4 ทฤษฎีของตัวแสดงผลแบบแอลซีดี (Dot Matrix LCD Module)	12
2.4.1 ขาต่างๆในการต่อใช้งาน	15
2.4.2 รายละเอียดของคำสั่ง HD44780	15
2.5 วงจรส่วนบันทึกและเล่นกลับ	19
2.5.1 คุณสมบัติของ ISD 2590	20
2.5.2 หน้าที่ของขาอุปกรณ์ ISD 2590	21
2.6 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	25
2.6.1 คุณสมบัติที่สำคัญของชิปไมโครคอนโทรลเลอร์ตระกูล MCS-51	25
2.6.2 ตำแหน่งขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51	27
2.7 AT89C51/52	28
2.8 8255 PPI	29
2.8.1 ขาสัญญาณต่างๆของ 8255	31
2.8.2 Register ภายในของ PIA 8255	32
2.8.3 การเชื่อม 8255 กับ 8031	33
บทที่ 3 การคำนวณและการสร้าง	34
3.1 ภาควิทย (Transmitter)	34
3.1.1 ส่วนเข้ารหัส (Encoder)	34
3.1.2 ส่วนมอดูเลเตอร์ (Modulator)	38
3.1.3 ส่วนขยายกำลังส่งอินฟราเรด (Infrared transmitter)	39
3.2 ภาควิทย (Receiver)	40
3.2.1 ส่วนรับแสงอินฟราเรดและขยายสัญญาณ (Infrared receiver and signal amplifier)	41

3.2.2 ส่วนถอดรหัส (Decoder)	44
3.2.3 ส่วนควบคุมและประมวลผล (Processor and Controller)	46
3.2.4 ส่วนแสดงผล (Display Unit)	48
3.2.4.1 ส่วนแสดงผลทาง LCD	48
3.2.4.2 ส่วนแสดงผลทางเสียง	48
บทที่ 4 การทดลองและผลการทดลอง	54
4.1 ส่วนเข้ารหัส	54
4.2 ส่วนมอดูเลเตอร์	62
4.3 ส่วนขยายกำลังส่งอินฟราเรด	64
4.4 ส่วนรับแสงอินฟราเรดและขยายสัญญาณ	64
4.5 ส่วนถอดรหัส	64
4.6 ส่วนควบคุมและประมวลผล และ ส่วนแสดงผล	65
4.6.1 ผลการทดลองในส่วนแสดงผลทางจอ LCD	65
4.6.2 ผลการทดลองในส่วนแสดงผลทางเสียง	70
บทที่ 5 บทวิจารณ์และบทสรุป	72
ภาคผนวก ก โปรแกรมการทำงาน	
ภาคผนวก ข Flowchart	
ภาคผนวก ค รูปภาพส่วน Hardware ในโครงงานนี้	
ภาคผนวก ง Datasheet	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงโครงสร้างและหลักการทำงานของระบบควบคุมระยะไกลโดยทั่วไป	2
รูปที่ 2.2 แสดง (ก) การทำงานของชิพที่รีจิสเตอร์ (ข) การสวิตช์พัลส์อนุกรม	4
รูปที่ 2.3 ชื่นสารที่วางอยู่ภายในกรอบที่สามารถสะท้อนแสงได้	5
รูปที่ 2.4 การเปล่งแสงของ LED แบบ GaAs และ AlGaAs	6
รูปที่ 2.5 วงจรพัลส์กระแสสูงขับ LED โดยใช้ MOSFET	7
รูปที่ 2.6 กราฟแสดงกระแสของ LED ที่จ่ายโดยวงจรขับที่ใช้ MOSFET	8
รูปที่ 2.7 ภาพขยายของ OD-663 LED อินฟราเรดกำลังสูงที่ประกอบด้วยชิ้นสาร 3 ชิ้น	9
รูปที่ 2.8 ภาพที่ได้จากเครื่องแปลงภาพอินฟราเรดของ OD-663 ขณะที่ไบแอสตรง	10
รูปที่ 2.9 แสดงสัญญาณพัลส์ที่มีสภาวะสูง	10
รูปที่ 2.10 แสดงวงจรอะสเตเบิลมัลติไวเบรเตอร์	11
รูปที่ 2.11 แสดงการนำสัญญาณความถี่ไปขับ LED อินฟราเรด	12
รูปที่ 2.12 แสดง Block diagram ภายใน HD44780	13
รูปที่ 2.13 แสดงบล็อกไดอะแกรมภายในอุปกรณ์ ISD 2590	20
รูปที่ 2.14 แสดงการจัดวางขาของอุปกรณ์ ISD 2590	21
รูปที่ 2.15 แสดงไทม์มิงไดอะแกรมของการบันทึก	24
รูปที่ 2.16 แสดงไทม์มิงไดอะแกรมของการเล่นกลับ	25
รูปที่ 2.17 แสดงการจัดวางขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51	26
รูปที่ 2.18 แสดง Block Diagram ภายในของ 8255	30
รูปที่ 2.19 แสดงตำแหน่งขาต่างๆของ 8255	30
รูปที่ 2.20 แสดงความหมายของบิตภายใน บิตข้อมูลควบคุมสำหรับ 8255	32
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของภาคส่ง	34
รูปที่ 3.2 แสดงไอซีเข้ารหัสเบอร์ MC145026	35
รูปที่ 3.3 แสดงลักษณะการเข้ารหัสของบิตข้อมูล	36
รูปที่ 3.4 แสดงออสซิลเลเตอร์ของไอซีเข้ารหัส	36
รูปที่ 3.5 แสดงไทม์มิงไดอะแกรมของไอซีเข้ารหัส	37
รูปที่ 3.6 แสดงวงจรในส่วนเข้ารหัส	37
รูปที่ 3.7 แสดงวงจรนอร์เกต	39
รูปที่ 3.8 แสดงวงจรผลิตสัญญาณความถี่ 38 kHz	39
รูปที่ 3.9 แสดงวงจรในส่วนขยายกำลังส่งอินฟราเรด	39
รูปที่ 3.10 แสดงวงจรของภาคส่ง	40
รูปที่ 3.11 แสดงบล็อกไดอะแกรมของภาครับ	40
รูปที่ 3.12 แสดงบล็อกไดอะแกรมของโฟโต้โมดูล	42

รูปที่ 3.13 ความสัมพันธ์อินพุตและเอาต์พุตของโฟลต์โมดูล	42
รูปที่ 3.14 วงจรประยุกต์ใช้งานโฟลต์โมดูล	43
รูปที่ 3.15 แสดงตัวอย่างสัญญาณโทนเบริสต์และสัญญาณเอาต์พุตโฟลต์โมดูล	43
รูปที่ 3.16 แสดงไอซีถอดรหัสเบอร์ MC145027	44
รูปที่ 3.17 แสดง R-C Decay on Pin 7 (C1)	45
รูปที่ 3.18 แสดง R-C Decay on Pin 10 (R2/C2)	45
รูปที่ 3.19 แสดงวงจรส่วนรับแสงอินฟราเรดและส่วนถอดรหัสของภาครับ	46
รูปที่ 3.20 แสดงวงจรส่วนควบคุมและประมวลผล	47
รูปที่ 3.21 แสดงวงจรส่วนบันทึก และเล่นกลับในโหมดเชิงดำเนินการ M6	50
รูปที่ 3.22 แสดงขั้นตอนการแสดงผลทางเสียง	52
รูปที่ 3.23 แสดงวงจรแสดงผลทางเสียง ควบคุมโดยไมโครคอนโทรลเลอร์	53
รูปที่ 4.1 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 0 0	54
รูปที่ 4.2 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 0 1	54
รูปที่ 4.3 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 1 0	55
รูปที่ 4.4 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 1 1	55
รูปที่ 4.5 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 0 0	56
รูปที่ 4.6 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 0 1	56
รูปที่ 4.7 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 1 0	57
รูปที่ 4.8 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 1 1	57
รูปที่ 4.9 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 0 0	58
รูปที่ 4.10 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 0 1	58
รูปที่ 4.11 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 1 0	59
รูปที่ 4.12 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 1 1	59
รูปที่ 4.13 แสดงสัญญาณเมื่อข้อมูลเป็น 1 1 0 0	60
รูปที่ 4.14 แสดงสัญญาณเมื่อข้อมูลเป็น 1 1 0 1	60
รูปที่ 4.15 แสดงสัญญาณเมื่อข้อมูลเป็น 1 1 1 0	61
รูปที่ 4.16 แสดงสัญญาณเมื่อข้อมูลเป็น 1 1 1 1	61
รูปที่ 4.17 แสดงคลื่นพาห้ความถี่ 38 kHz ที่ใช้ในการมอดูเลต	62
รูปที่ 4.18 แสดงสัญญาณในการมอดูเลตรหัส 0 1 0 1	63
รูปที่ 4.19 แสดงสัญญาณในการมอดูเลตรหัส 1 1 1 1	63
รูปที่ 4.20 แสดงสัญญาณที่รับได้ที่โฟลต์โมดูล	64
รูปที่ 4.21 แสดงผลการทดลองสัญญาณบันทึกและสัญญาณเล่นกลับ	71

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงความสัมพันธ์ระหว่างค่าความจุของ C1 กับคาบเวลาของพัลส์	8
ตารางที่ 2.2 แสดง Characteristic Code และ Characteristic Pattern	14
ตารางที่ 2.3 แสดงอัตราการชักตัวอย่างของสัญญาณนาฬิกาภายนอก	23
ตารางที่ 2.4 แสดงโหมดการทำงานของ ISD2590	24
ตารางที่ 2.5 แสดงรูปแบบการทำงานของพอร์ท	31
ตารางที่ 2.6 แสดงสัญญาณควบคุมการทำงาน 8255	32
ตารางที่ 2.7 แสดงตำแหน่งแอดเดรสภายใน 8255	33
ตารางที่ 3.1 แสดงข้อมูลไบนารีประจำแต่ละสถานี	38
ตารางที่ 3.2 แสดงชนิดของโมดูล ทรานซิสเตอร์ TSOP18..	41
ตารางที่ 3.3 แสดงหน้าที่ของขา ISD2590 ในโหมดเชิงคำนวณการ M6	49



บทที่ 1

บทนำ

ในปัจจุบันนี้เทคโนโลยีได้พัฒนาและก้าวหน้าไปอย่างมาก ทั้งยังมีส่วนในการดำรงชีวิตประจำวันมากขึ้นไปทุกๆวันอีกด้วย จากในอดีตที่การสื่อสารและการส่งสัญญาณต่างๆต้องใช้สายนำสัญญาณในการนำพาข้อมูลข่าวสารนั้นๆไปยังจุดหมายปลายทางที่ต้องการ ซึ่งการทำงานของสายนำสัญญาณมีข้อจำกัดมากมาย อย่างเช่น ระยะทางในการสื่อสาร หรือการควบคุมระยะไกล เป็นต้น

การสื่อสารแบบไร้สาย (Wireless Communication) จึงถูกนำมาใช้งานมากขึ้น ทั้งนี้เนื่องจากการสื่อสารแบบไร้สายสามารถส่งข่าวสารข้อมูลผ่านทางอากาศโดยไม่ต้องใช้สายนำสัญญาณ ทำให้การส่งข่าวสารมีความสะดวกสบายขึ้น โครงการนี้จึงนำเอาการสื่อสารแบบไร้สายมาประยุกต์ใช้ในการส่งสัญญาณแบบ ไร้สายซึ่งเป็นการสื่อสาร ไร้สายแบบทางเดียว ซึ่งได้นำมาประยุกต์ใช้ในการจัดทำระบบแจ้งสถานีรถไฟ โดยโครงการนี้แบ่งออกได้เป็น 2 ส่วนคือ ภาคส่ง และ ภาครับ

ภาคส่ง ซึ่งจะติดตั้งที่สถานีรถไฟแต่ละสถานีจะทำการเข้ารหัสข้อมูลไบนารี 4 บิต ซึ่งใช้ในการควบคุมการแสดงผลทางภาครับ จากข้อมูลไบนารี 4 บิตทำให้สามารถจำลองสถานีรถไฟในการทดลองโครงการนี้ได้ 16 สถานี โดยแต่ละสถานีก็จะมีข้อมูลไบนารีที่แตกต่างกันออกไป สัญญาณอนุกรมจากการเข้ารหัสจะถูกมอดูเลตแบบ โทนเบิร์ตแล้วขยายกำลังส่งออกทางแสงอินฟราเรด โดยทางภาครับที่ติดตั้งไว้ที่ตัวรถไฟจะทำหน้าที่ตรวจจับสัญญาณจากแสงอินฟราเรดที่ส่งมาจากทางภาคส่ง สัญญาณที่ได้จะถูกถอดรหัสได้ข้อมูลไบนารี 4 บิตที่ส่งมาจากภาคส่ง ข้อมูลเหล่านี้จะใช้ในการประมวลผลควบคุมการแสดงผลซึ่งจะแสดงผลภาพหรือออกทางเสียงและตัวอักษรทางจอ LCD แจ้งผู้โดยสารว่าขณะนี้รถไฟถึงสถานีใด และสถานีต่อไปที่จะไปคือสถานีใด

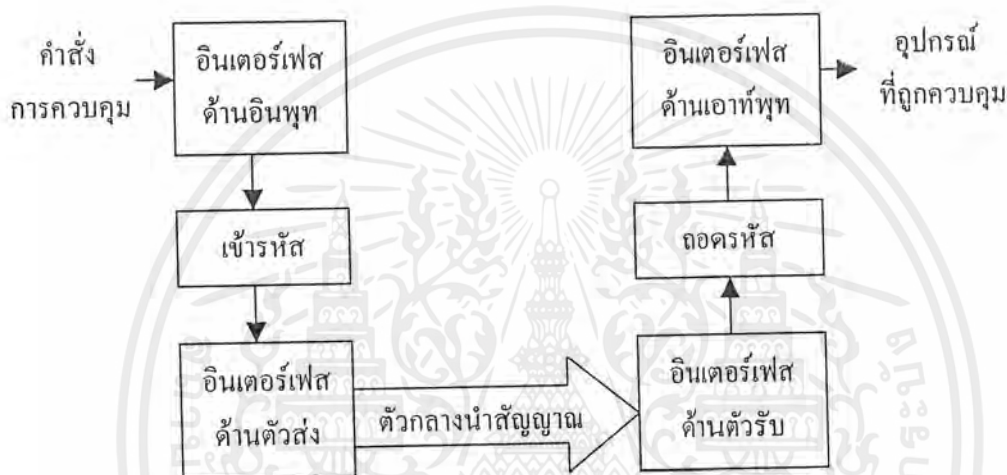
จุดประสงค์ในการจัดทำโครงการ

- เพื่อศึกษาการส่งสัญญาณแบบ ไร้สาย
- เพื่อนำการส่งสัญญาณแบบ ไร้สายมาประยุกต์ใช้งานให้เกิดประโยชน์
- เพื่อนำความรู้ที่ได้ไปประยุกต์ใช้ในงานด้านอื่นๆ
- เพื่อศึกษาการใช้งานอุปกรณ์อิเล็กทรอนิกส์ต่างๆ รวมทั้งตัวไมโครคอนโทรลเลอร์
- เพื่อฝึกฝนการเขียน โปรแกรมแอสเซมบลีที่ใช้สำหรับ ไมโครคอนโทรลเลอร์

บทที่ 2 ทฤษฎีและหลักการ

2.1 ระบบควบคุมระยะไกล

รูปที่ 2.1 แสดงโครงสร้างและหลักการทำงานของระบบควบคุมระยะไกลหรือรีโมตคอนโทรล ในลักษณะทั่วไปคือการควบคุมแบบทางเดียว เริ่มจากตัวกำหนดคำสั่งที่ใช้สำหรับการควบคุมเมื่อมีการกำหนดรูปของคำสั่งแล้วรูปแบบของคำสั่งจะถูกส่งไปยังภาคส่งสัญญาณที่ทำหน้าที่แปลงสัญญาณ หรือรวมสัญญาณควบคุมให้มีรูปแบบที่เหมาะสมกับวงจร



รูปที่ 2.1 แสดงโครงสร้างและหลักการทำงานของระบบควบคุมระยะไกลโดยทั่วไป

โดยอาจทำการเข้ารหัสสัญญาณให้แต่ละคำสั่งมีรหัสเฉพาะของมันเองให้เป็นสัญญาณทางไฟฟ้า ก่อนที่จะถูกส่งออกไปยังภาครับโดยตัวอินเตอร์เฟสด้านส่ง ที่เพื่อทำหน้าที่ส่งสัญญาณที่ภาครับต้องเข้าใจได้ นั่นคือต้องเป็นระบบเดียวกัน สัญญาณที่ส่งออกมาอาจอยู่ในรูปของสัญญาณไฟฟ้า, สัญญาณแสง หรือ สัญญาณความถี่สูง สัญญาณนี้สามารถเดินทางผ่านตัวกลางที่เป็นสายนำสัญญาณ หรือผ่านตัวกลางอากาศขึ้น อยู่กับระบบที่ถูกออกแบบ

สัญญาณที่เข้ามายังเครื่องรับหรือภาครับ จะถูกตัวอินเตอร์เฟสทำหน้าที่แปลงสัญญาณให้อยู่ในรูปของสัญญาณไฟฟ้าที่เข้ากับระบบของตัวรับ ก่อนถูกถอดรหัสเพื่อทราบวัตถุประสงค์ของคำสั่ง จากนั้นส่วนของวงจรอินเตอร์เฟสด้านเอาต์พุตจะทำหน้าที่ควบคุมการทำงานของอุปกรณ์ที่ต้องการตามลักษณะคำสั่งที่ได้รับ

ระบบที่กล่าวมาเป็นการควบคุมระยะไกลแบบทางเดียวที่มีการสั่งงานที่จุดหนึ่งแล้วเกิดการ ทำงานที่จุดหนึ่ง หากจุดที่ถูกสั่งให้ทำงานสามารถสั่งการกลับมายังจุดเริ่มต้นให้ทำงานได้ด้วย ถือว่าเป็นระบบควบคุมระยะไกลแบบสองทาง ซึ่งพบในระบบการสื่อสารทั่วไป

- ระบบของสัญญาณควบคุม

ประเภทของการควบคุมของรีโมตคอนโทรลอาจจำแนกได้เป็น 2 ประเภทตามลักษณะการส่งผ่านสัญญาณ

1. ระบบไร้สาย

เป็นระบบควบคุมที่ต้องมีอุปกรณ์นำสัญญาณจากตัวส่งไปยังตัวรับซึ่งอุปกรณ์การนำสัญญาณนั้นขึ้นอยู่กับชนิดของสัญญาณพาหะซึ่งอาจได้แก่ สัญญาณไฟฟ้า และ สัญญาณแสง

ในกรณีของสัญญาณไฟฟ้า อุปกรณ์นำสัญญาณอาจได้แก่ สายไฟ, สายโคแอกเชียล, สายโทรศัพท์ ฯลฯ แต่ถ้าในกรณีสัญญาณแสง อุปกรณ์นำสัญญาณจะเป็นเส้นใยแก้วนำแสง

2. ระบบไร้สาย

เป็นระบบควบคุมที่ไม่ต้องมีอุปกรณ์ใดๆเป็นตัวนำสัญญาณ โดยสัญญาณควบคุมจะเดินทางผ่านไปในอากาศ ชนิดของสัญญาณควบคุมอาจอยู่ในรูปของสัญญาณเสียง สัญญาณแสง และ คลื่นวิทยุ ซึ่งปัจจุบัน สัญญาณแสงที่นิยมใช้ได้แก่ ระบบอินฟราเรด

- สัญญาณอนุกรมพัลส์

การกำหนดช่องสัญญาณ

ในการกำหนดรหัสสัญญาณเฉพาะเพื่อใช้ควบคุมช่องสัญญาณ มักใช้รหัสที่เป็นสัญญาณดิจิทัลของเลขไบนารี โดยจำนวนช่องสัญญาณการทำงานขึ้นอยู่กับจำนวนบิตที่ใช้ โดยหลักการการทำงานของวงจรแต่ละช่องสัญญาณยังคงมีหลักการเหมือนกันทุกประการ

ในแต่ละบิตของสัญญาณควบคุมแสดงด้วยสัญญาณพัลส์สำหรับค่าของบิตที่เป็น 1 และ ไม่มีพัลส์หรือคงสถานะค่าไว้เมื่อค่าของบิตเป็น 0 ข้อมูลทั้งหมดตามจำนวนบิตที่ضمัถูกจัดเรียงเป็นลำดับอนุกรมพัลส์ แล้วส่งไปยังเครื่องรับ เช่น หากเราออกแบบรีโมตคอนโทรลให้มีจำนวนบิตเป็น 4 บิต เราสามารถควบคุมการทำงานได้สูงสุด 16 ช่องสัญญาณ

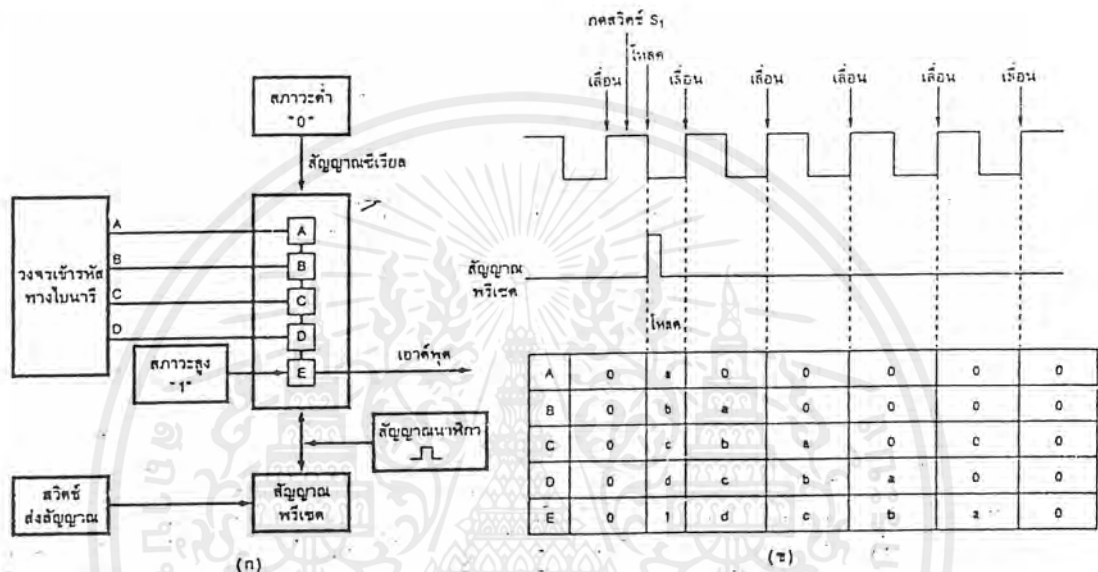
ลักษณะของรหัสสัญญาณที่กำหนด เมื่อถูกส่งออกจะจัดเรียงลำดับเป็นอนุกรมออกไป มีการเรียงลำดับความสำคัญจากมากที่สุดไปหาน้อยที่สุด เครื่องรับอาจมีการผิดพลาดในการตีความของสัญญาณได้ หากช่วงเวลาของการส่งรหัสควบคุมเกิดคลาดเคลื่อนไป จึงจำเป็นต้องมีการซิงโครไนซ์ หรือสัญญาณที่จะบอกให้ทราบเวลาเริ่มต้นที่แน่นอนของรหัสควบคุมไปพร้อมกัน โดยทั่วไปมักใช้พัลส์ที่แสดงสถานะสูงเป็นตัวบอกจุดเริ่มต้นของเวลาในการส่งสัญญาณ

การจัดรหัสเป็นอนุกรมพัลส์

การสร้างรหัสสัญญาณดิจิทัลให้เป็นพัลส์อนุกรมสำหรับส่งออก สามารถใช้วงจรของชิฟต์รีจิสเตอร์ (Shift register) ดังรูปที่ 2.2(ก) เมื่อต้องการการส่งสัญญาณควบคุมขนาด 4 บิต ที่มีพัลส์ซิงโครไนส์(S) ในสถานะสูงนำหน้าการทำงานของวงจรถูกกำหนดความเร็วจากอัตราของสัญญาณนาฬิกาที่ใช้ในการกำหนดความกว้างของแต่ละบิตที่เป็นรหัสควบคุม

รหัสควบคุมที่ถูกสร้างขึ้นจากวงจรเข้ารหัสจะปรออยู่หน้ารีจิสเตอร์แต่ละตัวไว้ก่อนแล้ว เมื่อมีการกดสวิตช์ส่งสัญญาณ จะเกิดการสร้างพีริเซตที่เป็น 1 ป้อนให้กับชิฟต์รีจิสเตอร์ จากนั้นรีจิสเตอร์แต่ละตัวจะทำการโหลดข้อมูลจากวงจรเข้ามาเก็บไว้ ดังรูปที่ 2.2(ข) เมื่อสัญญาณพีริเซตเปลี่ยนกลับมาเป็น 0 รีจิส

เครื่องทำงานในลักษณะของการเลื่อนหรือชิฟต์ข้อมูลในแต่ละส่วนลงมา ในขณะที่สัญญาณนาฬิกาเกิดการเปลี่ยนแปลงจากสถานะต่ำไปสูง โดยข้อมูลถูกเลื่อนมาเรื่อยๆ จาก A, B, C, D ไปยัง E ทำให้ได้เอาท์พุทที่ E เป็นสัญญาณพัลส์อนุกรมที่บรรจุข้อมูลเรียงลำดับจาก E, D, C, B, A สำหรับใช้ส่งออกไป โดยที่สัญญาณสถานะสูงของรีจิสเตอร์ E ตอนต้นใช้เป็นสัญญาณซิงโครไนส์ เมื่อข้อมูลที่ถูกเลื่อนลงมาหมดแล้ว รีจิสเตอร์จะมีสถานะเป็น 0 เพราะไม่มีการโหลดข้อมูลเข้าสู่รีจิสเตอร์ใหม่นอกจากต้องรอให้มีการตั้งสัญญาณพรีเซตเป็น 1 จึงจะมีการโหลดข้อมูลจากวงจรเข้ารหัส และเกิดการเลื่อนข้อมูลในลักษณะเดิมต่อไป



รูปที่ 2.2 แสดง (ก) การทำงานของชิฟต์รีจิสเตอร์ (ข) การสร้างพัลส์อนุกรม

2.2 LED อินฟราเรดกำลังสูง

- LED กำลังสูง ที่ให้แสงใกล้ย่านอินฟราเรด

รอยต่อ P-N ของ LED เป็นแหล่งกำเนิดโฟตอนที่ค้นพบขึ้น โดยในช่วงแรกมีการค้นพบว่ารอยต่อแกลเลียมอาร์เซไนด์ (GaAs) ซึ่งให้แสงย่านใกล้ย่านอินฟราเรด ทำให้เกิดโฟตอน 88 ตัว ต่อ อิเล็กตรอน 100 ตัว เป็นประสิทธิภาพควอนตัมที่น่าทึ่งมากแต่เนื่องจากโฟตอนที่ถูกลบออกจากรอยต่อ ส่วนหนึ่งถูกสกัดกั้นด้วยกรอบของชั้นสาร เอพท์พุทจริง ๆ จึงน้อยกว่า 88 เปอร์เซ็นต์ อีกส่วนหนึ่งของการแผ่รังสี ก็ถูกดูดกลืนไปโดยตัวไดโอดเองและยังมีการแผ่รังสีบางส่วนที่กระทบผิวไดโอดด้วยมุมมากกว่ามุมวิกฤต (critical angle) จึงถูกสะท้อนกลับไปยังไดโอดทำให้เกิดการสูญเสียเช่นกัน ปัญหาเรื่องมุมวิกฤตอธิบายได้ดังนี้

อากาศมีดัชนีหักเหเท่ากับ 1 (หรือ 1.003 เมื่อเทียบกับสูญญากาศ) ดัชนีการหักเหของเพชร คือ 2.42 ในขณะที่ GaAs มีดัชนีหักเหของแสงเท่ากับ 3.5 ความแตกต่างของค่าดัชนีการหักเหนี้ ทำให้การแผ่รังสีของแสงที่เกิดขึ้นภายในชั้นสาร GaAs เมื่อกระทบ ผิวที่ติดต่อกับอากาศภายนอกมีมุมวิกฤต 16

องศา หากมุมตกกระทบมากกว่า 16 องศา แสงนั้นจะถูกสะท้อนกลับมายังชั้นสาร ปรากฏการณ์เช่นนี้เรียกว่า *ปรากฏการณ์สะท้อนกลับภายใน* (total internal reflection) วิธีแก้ไขปรากฏการณ์นี้มีอยู่หลายวิธี

วิธีหนึ่งเป็นของเท็กซัสอินสตรูเมนต์ คือ ทำผิวหน้าของซิลิคอนไดออกไซด์เป็นรูปโดม ทำให้แสงที่แสงจากภายในมาถึงผิวต่อระหว่างอากาศและ GaAs ด้วยมุมที่ไม่เกิน 16 องศา ช่วยเพิ่มประสิทธิภาพสูงกว่าไดออกไซด์แบบแบนราบประมาณ 10 เท่า แต่ราคาแพง จึงใช้ฮีฟ็อกซีเคลือบไดออกไซด์ ซึ่งมีดัชนีหักเห 1.4 ถึง 1.8 แม้จะไม่เท่ากับดัชนีหักเหของ GaAs แต่ก็มีค่าใกล้เคียงมากกว่าอากาศ

ส่วน LED ที่ทำจาก แกลเลียมฟอสไฟด์ (GaP) ที่ให้แสงสีเขียว มีมุมวิกฤต 17.7 องศา การเคลือบไดออกไซด์ด้วยฮีฟ็อกซีที่มีดัชนีหักเห 1.66 ทำให้เพิ่มมุมวิกฤตเป็น 30.3 องศา และทำให้การเปล่งแสงจากไดออกไซด์เพิ่มขึ้นอีก 2.5 เท่า ในปัจจุบันได้มีการวาง LED ไว้ในตัวสะท้อนแสง(reflectors) ตัวเล็ก ๆ เพื่อลดการสูญเสียไป เพราะแค่เคาะขึ้นสารถูกวางไว้ในกรอบโลหะ ดังรูปที่ 2.3



รูปที่ 2.3 ชั้นสารที่วางอยู่ภายในกรอบที่สามารถสะท้อนแสงได้

- เทคโนโลยี เฮเทอโรจังก์ชัน

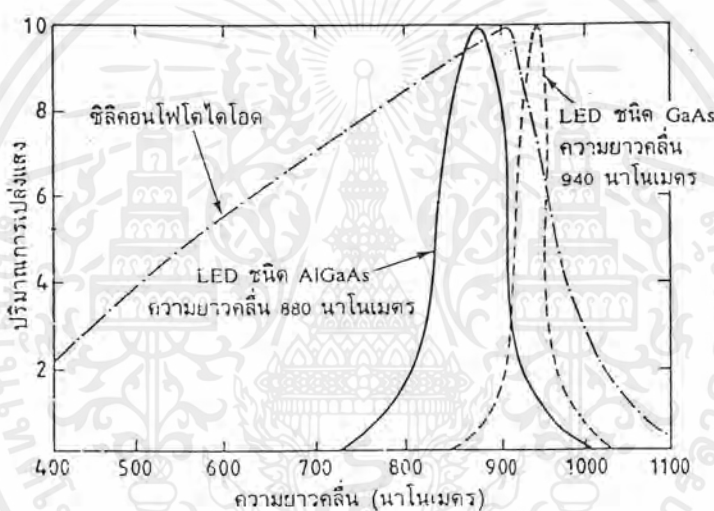
ในการค้นพบขั้นต่อมา ได้มีการพัฒนา LED ที่ให้แสงย่านใกล้อินฟราเรดที่มีประสิทธิภาพสูงได้ โดยการใช้เทคโนโลยีที่เรียกว่า *เฮเทอโรจังก์ชัน* (heterojunction) เทคโนโลยีแบบนี้ไดออกไซด์จะมีคุณสมบัติทางแสงและทางไฟฟ้าต่างกันอยู่เล็กน้อย การทำชั้นสารหลาย ๆ ชั้นในรูปแบบของ เฮเทอโรจังก์ชัน เป็นการเพิ่มประสิทธิภาพการเปล่งแสงของไดออกไซด์ เนื่องจากการใช้เทคโนโลยีแบบนี้ทำให้ผลพื้นที่บริเวณรอยต่อ P-N ลง ชั้นนอกสุดของเฮเทอโรจังก์ชันมีความโปร่งใสให้แสงผ่านได้มากกว่ารอยต่อ P-N ไดออกไซด์ที่ใช้เทคโนโลยีแบบ *โฮโมจังก์ชัน* (homojunction) ทำให้พลังงานแสงที่ได้มากกว่า 2 เท่า

ด้วยเทคโนโลยีแบบเฮเทอโรจังก์ชันทำให้สามารถผลิตเลเซอร์ไดออกไซด์ที่ทำงานได้อย่างต่อเนื่อง ณ อุณหภูมิห้องและผลิตเลเซอร์ไดออกไซด์ที่ให้แสงในย่านที่ตามนุษย์มองเห็นได้

ต่อมาเทคโนโลยีแบบเฮเทอโรจังค์ชันก็ได้นำมาใช้ในการผลิต LED ที่ให้แสงในย่านที่มองเห็นได้ และนำอะลูมิเนียมแกลเลียมอาร์เซไนด์ (AlGaAs) มาใช้ผลิต LED แสงสีแดงที่มีความสว่างสูง

- คุณสมบัติของ LED อินฟราเรด

แรงดันที่ตกคร่อมที่รอยต่อ P-N ของไดโอด ต้องมีค่ามากกว่าแรงดันเทอร์มิสโตนัลจึงจะสามารถทำให้ ไดโอดนำกระแสได้ สำหรับซิลิคอนไดโอดแรงดันทำงานมีค่าประมาณ 0.6 โวลต์ ส่วน LED ที่ให้แสง ในย่านมองเห็นได้ ถ้าทำจากสาร GaP ที่ให้แสงสีเขียว จะมีค่าแรงดันทำงานประมาณ 2.1 ถึง 2.8 โวลต์ ถ้าเป็น LED ที่ทำจาก AlGaAs ให้แสงสีแดง มีแรงดันทำงาน 1.75 ถึง 2.5 โวลต์ ส่วน LED ที่ให้แสงย่านใกล้อินฟราเรดทำจากสาร GaAs มีแรงดันทำงาน 1.5 โวลต์ โดยให้แสงที่มีความยาวคลื่น 940 นาโนเมตร และถ้าทำจาก AlGaAs จะได้แสงที่มีความยาวคลื่น 880 นาโนเมตร ที่แรงดัน 1.75 โวลต์



รูปที่ 2.4 การเปล่งแสงของ LED แบบ GaAs และ AlGaAs

พลังงานที่ได้จากการเปล่งแสงของ LED หาได้จากกระแสไบแอสตรงของไดโอด แต่ต้องไม่ให้ สูงเกินจนเกิดความร้อนที่จะทำให้อันตรายต่อชิ้นไดโอด สิ่งที่สำคัญที่สุดของ LED อินฟราเรดกำลังงานสูง คือ ชั้นสาร AlGaAs ที่ให้ความยาวคลื่น 880 นาโนเมตร และสาร GaAs ซิลิคอนไดโอดที่ให้แสง ความยาวคลื่น 940 นาโนเมตร ดังที่แสดงไว้ในรูปที่ 2.4 คือกราฟแสดงเปรียบเทียบความยาวคลื่น กับการเปล่งแสงของ LED ทั้งสองชนิด ซิลิคอน LED ที่ทำจาก GaAs ให้กำลังงานประมาณ 5 มิลลิ วัตต์ ที่กระแสไบแอสตรง 100 มิลลิแอมป์ LED ที่ทำจาก AlGaAs จะให้กำลังงานเป็น 2 เทา เมื่อให้ กระแสไบแอสตรงค่าเดียวกัน ข้ออีกประการหนึ่งของ LED ชนิด AlGaAs คือ มี rise time และ fall time ที่เร็วกว่าคือ ประมาณ 0.5 ไมโครวินาที ในขณะที่ GaAs ซิลิคอนไดโอดมีค่า 1.5 ไมโครวินาที

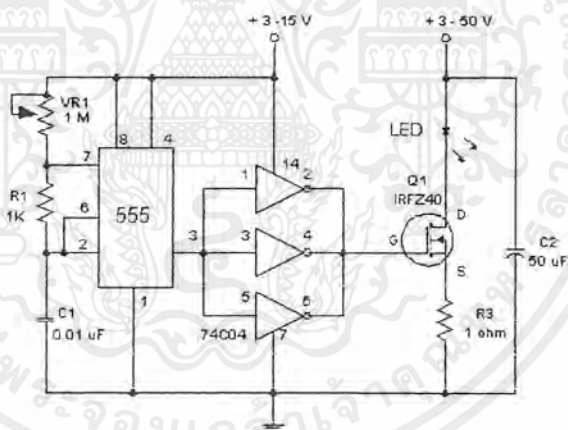
ข้อดีอีกประการหนึ่งคือ การเปล่งแสงของ LED ที่ความยาวคลื่น 880 นาโนเมตร (AlGaAs) จะใกล้เคียงกับความยาวคลื่นที่ซิลิคอนโฟโตทรานซิสเตอร์มีความไวสูงสุดจึงเป็นการเหมาะสมที่จะใช้ LED ที่มีความยาวคลื่น 880 นาโนเมตร แทน LED ที่มีความยาวคลื่น 940 นาโนเมตร

นอกจากนั้น LED ที่ให้ความยาวคลื่น 880 นาโนเมตร ยังไม่ถูกดูดกลืนโดยละอองน้ำเหมือน LED ที่ให้ความยาวคลื่น 940 นาโนเมตร ไม่เหมาะกับการสื่อสารด้วยแสงภายนอกเพราะเรื่องการดูดกลืนด้วยไอน้ำในอากาศ ส่วน LED ชนิดซิลิคอนที่ทำจาก GaAs มักจะใช้เป็นแหล่งกำเนิดแสงย่านอินฟราเรด

- การขับ LED อินฟราเรดโดยใช้พัลส์กระแสสูง

LED สามารถทำงานที่ค่ากระแสสูงกว่าค่าที่ใช้งานต่อเนื่อง หากใช้กับพัลส์ที่มีค่าเวลา 0.1 – 100 ไมโครวินาที เช่น LED อินฟราเรดเบอร์ OD-50L สามารถขับด้วยพัลส์ 10 แอมป์ (ที่มีคาบเวลาไม่เกิน 10 ไมโครวินาที และอัตราไม่เกิน 100 Hz) OD-50L นี้จะให้กำลังงาน 600 มิลลิวัตต์

โดย LED ที่ใช้พัลส์กระแสนั้น เหมาะกับงานเตือนภัยระยะไกลและระบบตรวจสอบอื่น ๆ เป็นตัวส่งสัญญาณระยะไกลได้ดี ตัวอย่างเช่น ในวงจรรูปที่ 2.5 แทนที่ R1 ด้วยตัวตรวจจับอุณหภูมิแบบเปลี่ยนค่าความต้านทาน เช่น เทอร์มิสเตอร์ (thermistor) ก็สามารถส่งสัญญาณที่ถูกมอดูเลตโดยอุณหภูมิออกไปได้ไกลหลายร้อยหรือหลายพันฟุต



รูปที่ 2.5 วงจรพัลส์กระแสสูงขับ LED โดยใช้ MOSFET

หากต้องการให้ LED มีการแผ่รังสีสูง ต้องทำให้แรงดันตกคร่อม LED มากกว่า 10 โวลต์ วิธีหนึ่งคือ การประจุด้วยแรงดันที่เหมาะสม แล้วจ่ายแรงดันให้แก่ LED วงจรรูปที่ 2.5 เป็นวงจรพัลส์กระแสสูงที่จ่ายให้กับเลเซอร์ไดโอดแบบเฮเทอโรจังค์ชัน ไดโอดตัวนี้ต้องการกระแสขับ 10-15 แอมป์ ด้วยความกว้างพัลส์สูงสุด 100-200 นาโนวินาที เพื่อทำให้มีการทำงานอย่างรวดเร็วควรใช้ตัวเก็บประจุค่าประมาณ 0.01 หรือ 0.02 ไมโครฟารัด ที่สามารถประจุแรงดัน 100 โวลต์หรือมากกว่า

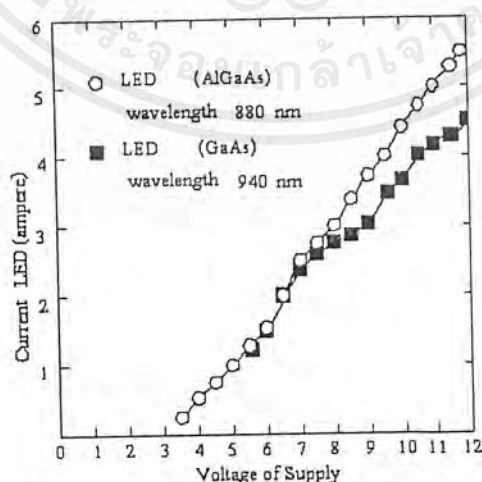
ก่อนจะถึงยุคมอสเฟตนั้น วิธีที่ใช้การประจุตัวเก็บประจุพร้อมเลเซอร์ไดโอดคือ การใช้ SCR หรือทรานซิสเตอร์แบบสองรอยต่อธรรมดา แต่คุณลักษณะพิเศษของมอสเฟตที่มีความต้านทานขณะ

ทำงานเป็น สวิตช์ต่ำทำให้การจ่ายกระแสเป็นไปอย่างมีประสิทธิภาพและง่ายกว่า จากรูปที่ 2.5 ใช้ไอซี 555 ไทเมอร์เป็นออสซิลเลเตอร์ส่งพัลส์มายังเกตของมอสเฟตทำให้เกิดการสวิตช์ที่มีความต้านทานต่ำ ส่วนอินเวอร์เตอร์สามารถต่อขนานได้ทั้ง 6 ตัว และต่อขาที่ไม่ใช้ลงกราวด์ อัตราเร็วของพัลส์ (pulse repetition rate) ถูกควบคุมโดยตัวต้านทาน R1 ส่วนตัวเก็บประจุ C1 เป็นตัวควบคุมคาบเวลาสามารถเลือกค่าเพื่อใช้ได้ตามตาราง 2.1

ค่าความจุ C1 (μF)	คาบเวลา (μs)
0.00047	0.85
0.001	1.7
0.005	6.0
0.01	10.0
0.047	40.0
0.1	88.0

ตารางที่ 2.1 แสดงความสัมพันธ์ระหว่างค่าความจุของ C1 กับคาบเวลาของพัลส์

แม้ว่าค่าเหล่านี้จะได้ทำการทดลองมาแล้วแต่ก็อาจเกิดเบี่ยงเบนได้จากค่าผิดพลาดของตัวเก็บประจุที่นำมาใช้งานดังนั้นขอให้คิดว่าเป็นเพียงค่าประมาณเท่านั้น มอสเฟตต่ออนุกรมอยู่กับ LED และตัวต้านทาน R3 หากต้องการเปลี่ยนแปลงความกว้างและขนาดแอมพลิจูดของพัลส์สามารถกำหนดได้โดยเปลี่ยนค่า R3 นี้ หากไม่ต้องการจำกัดกระแสที่ผ่าน LED ก็ไม่ต้องใส่ R3 ก็ได้ ในรูป 2.5 ทำการต่อไฟบวก 2 ขุด โดยต่อแรงดันสูงเข้าไปเลี้ยงในส่วนของมอสเฟต เพื่อให้ได้พัลส์กระแสสูง รูปที่ 2.6 กราฟแสดงกระแสที่ไหลผ่าน LED ชนิด AlGaAs และ GaAs เมื่อ LED ทั้งสองต่อกับแหล่งจ่ายไฟชุดเดียวกัน



รูปที่ 2.6 กราฟแสดงกระแสของ LED ที่จ่ายโดยวงจรขับที่ใช้มอสเฟต

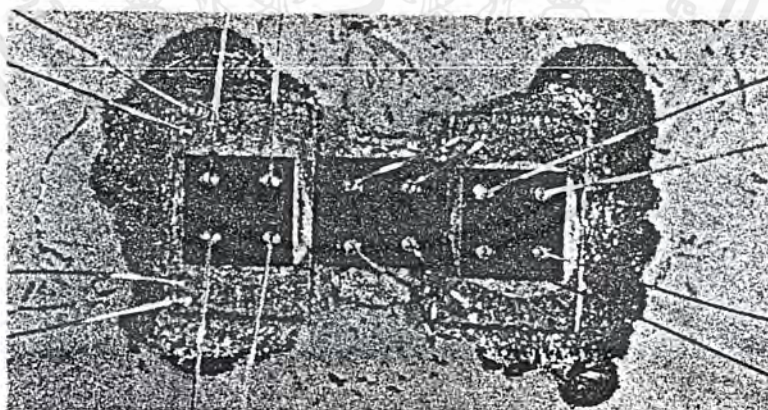
- การแผ่รังสีจาก LED อินฟราเรด

การใช้งาน LED อินฟราเรดกำลังงานสูง อาจพบความยุ่งยากที่ไม่อาจเห็นการแผ่รังสีในย่านที่ตามองเห็นได้ของอุปกรณ์ชนิดนี้จึงเป็นการยากที่จะจัดเลนส์โฟกัส และยากต่อการทำแพทเทิร์น (Pattern) การกระจายของรังสี ด้วยเหตุนี้จึงได้มีการนำการเคลือบฟอสเฟอร์ชนิดพิเศษมาใช้ในการมาเปลี่ยนรังสีย่านใกล้อินฟราเรดเป็นแพทเทิร์นที่ตามองเห็นได้ คอนแรกจะนำการเคลือบนี้ไปถูกแสงสว่างก่อน เช่น แสงในห้อง ก็จะทำให้ผิวพื้นของการเคลือบกลายเป็นสีเข้ม เมื่อการเคลือบแสงจาก LED อินฟราเรด ก็จะเปลี่ยนเป็นสีส้มหรือสีเขียว

การเปล่งแสงที่มีความยาวคลื่น 880 นาโนเมตร ของ LED อินฟราเรดกำลังสูงมองเห็นเป็นแสงสีแดงมัว ๆ เพราะการรับรู้ด้วยตาของมนุษย์จำกัดไว้ที่ 880 นาโนเมตรพอดี แต่สิ่งที่แสดงไว้ในรูปที่ 2.4 LED อินฟราเรด ชนิด AlGaAs มีการเปล่งแสงที่มีความยาวคลื่นต่ำลง เช่น 750 นาโนเมตร ไดโอดที่ให้แสงสีแดงส่วนใหญ่อาจมาจากไดโอดที่ให้แสงความยาวคลื่นต่ำนี้ก็ได้

การหาแพทเทิร์นจากแผ่นฟอสเฟอร์ค่อนข้างยุ่งยาก วิธีที่ดีกว่าคือผ่านรังสีไปในเครื่องแปลงภาพอินฟราเรด (infrared image converter) หรือกล้อง TV ที่ตอบสนองได้ดีในย่านใกล้อินฟราเรด เครื่องแปลงภาพอินฟราเรดมีราคาแพงมาก ทางเลือกอีกวิธีคือกล้องวิดีโอที่สามารถตอบสนองย่านใกล้อินฟราเรดได้ ซึ่ง LED อินฟราเรดขนาดใหญ่เบอร์ OD-663 ที่บรรจุอยู่ในตัวถัง TO-66 ถูกออกแบบมาสำหรับย่านอินฟราเรดที่สามารถมองเห็นได้โดยผ่านกล้อง TV ที่ใช้ CCD (Charge Couple Device) เป็นตัวรับภาพ

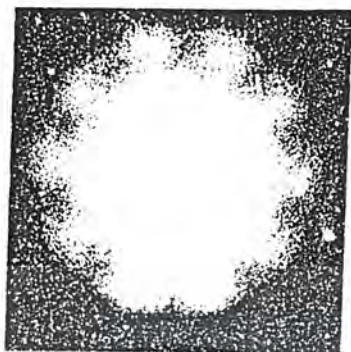
OD-663 ประกอบขึ้นด้วยสารกึ่งตัวนำ 3 ชนิด วางเรียงกัน ที่กระแส 300 มิลลิแอมป์ OD-663 สามารถให้กำลังงานได้ 170 มิลลิวัตต์ และจะให้กำลังงานมากกว่า 1 วัตต์ หากตัวขับด้วยกระแสมากกว่า 5 แอมป์ (พัลส์ 10 ไมโครวินาที) OD-663 มีกรอบโคมอิพ็อกซีแทนเลนส์แก้ว เช่นเดียวกับ OD-100



รูปที่ 2.7 ภาพขยายของ OD-663 LED อินฟราเรดกำลังสูงที่ประกอบด้วยชิ้นสาร 3 ชั้น

รูปที่ 2.7 เป็นภาพขยายของชิ้นสารตัวนำ AlGaAs 3 ชั้นที่วางเรียงกันบนกรอบของ OD-663 ด้านบนของแผ่นซับสเตรตเซรามิกทั้งสองเคลือบด้วยทองไว้เป็นผิวการนำกระแส ชิ้นสารแต่ละชั้นถูกต่อกับขั้วอิเล็กโทรดจะถูกค่ออยู่ระหว่างชิ้นสารแต่ละชั้น, กรอบ และอิเล็กโทรดของกรอบเพื่อใช้เป็นเส้น

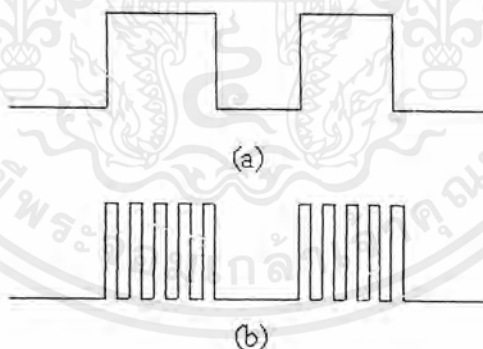
ทางอนุกรมของชิ้นสารไดโอดทั้งสาม รูปที่ 2.8 เป็นภาพบนจอของเครื่องแปลงภาพอินฟราเรด จับภาพขณะที่ OD-663 ได้รับแรงดันไบแอสตรง



รูปที่ 2.8 ภาพที่ได้จากเครื่องแปลงภาพอินฟราเรดของ OD-663 ขณะที่ไบแอสตรง

2.3 สัญญาณโทนเบิสต์ (Toneburst)

สัญญาณโทนเบิสต์มีลักษณะแสดงดังรูปที่ 2.9(b) ซึ่งแสดงจากสัญญาณพัลส์ที่มีสถานะสูงของสัญญาณควบคุมแบบธรรมดาดังรูปที่ 2.9(a) สัญญาณโทนเบิสต์ ประกอบด้วยพัลส์ความถี่สูงแบบต่อเนื่องตลอดช่วงความกว้างของบิตที่มีสถานะสูง หรือ มีลอจิกเป็น “1” ในขณะที่บิตข้อมูลอยู่ในสถานะต่ำ หรือ มีลอจิกเป็น “0” สัญญาณจะคงเดิมไม่มีการเปลี่ยนแปลงแต่อย่างใด

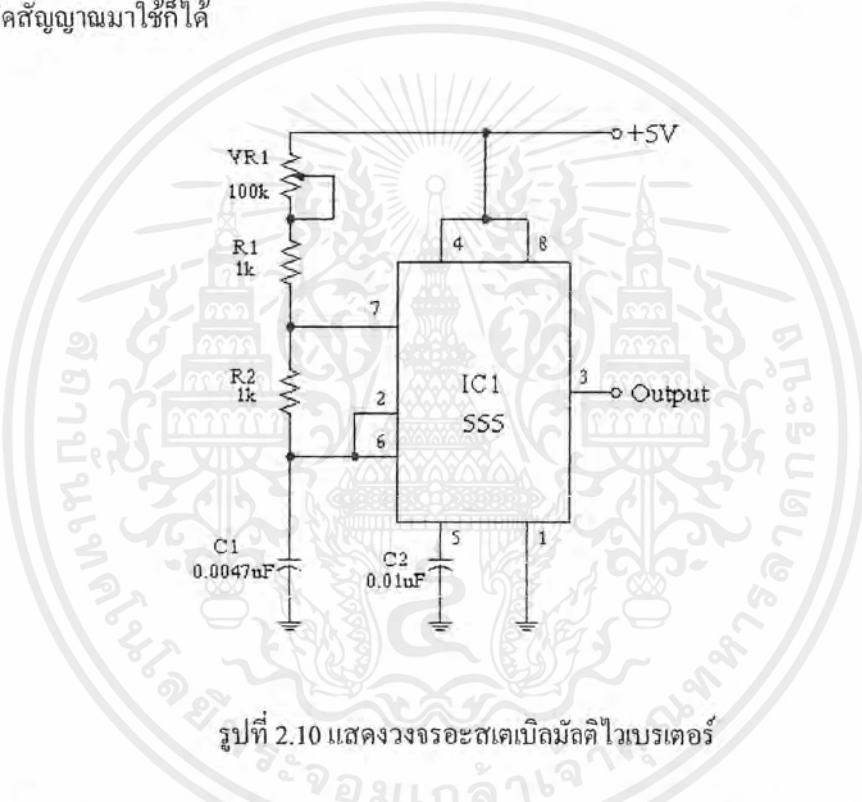


รูปที่ 2.9 แสดงสัญญาณพัลส์ที่มีสถานะสูง

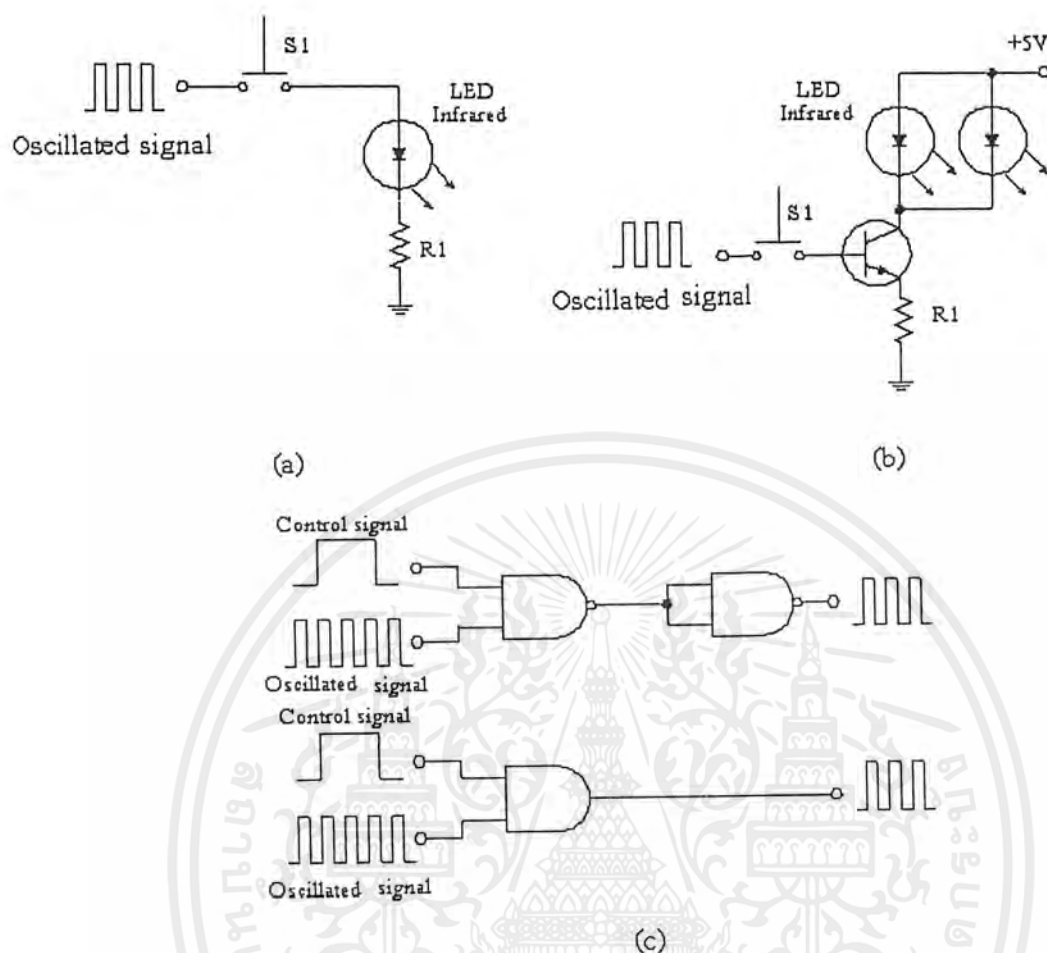
สำหรับวงจรรับตัวทำการออกแบบให้มีการตอบสนองต่อสัญญาณโทนเบิสต์ในช่วงความถี่ที่เหมาะสมกัน จึงสามารถออกแบบชุดควบคุมที่มีค่าความถี่ของสัญญาณโทนเบิสต์แตกต่างกันเพื่อนำมาควบคุมอุปกรณ์ในพื้นที่ใกล้เคียงกันได้โดยปราศจากการรบกวนซึ่งกันและกัน ในขณะเดียวกันตัววงจรส่งอาจถูกออกแบบให้มีการเปลี่ยนแปลงความถี่ของสัญญาณโทนเบิสต์เป็นค่าต่างๆ ซึ่งช่วยให้สามารถให้เครื่องส่งเพียงตัวเดียว สำหรับควบคุมเครื่องรับหลายๆเครื่องได้พร้อมกัน

ข้อดีอีกประการของการส่งสัญญาณแบบโทนเบริสต์ ก็คือ สามารถจัดสัญญาณรบกวนจากภายนอกได้ดีมาก ตัวอย่างเช่น ระบบควบคุมที่ใช้สัญญาณแสง หรือแสงอินฟราเรดที่ส่งด้วยพัลส์ธรรมดา อาจมีแสงจากภายนอก เช่น แสงจากหลอดไฟ รวมไปถึงแสงอาทิตย์เข้าไปรบกวนที่เครื่องรับจนอาจเกิดข้อผิดพลาดในการรับสัญญาณควบคุมได้ แต่ถ้าหากมีการใช้สัญญาณโทนเบริสต์แล้วถึงรบกวนต่างๆเหล่านี้ จะถูกจัดออกไป

ในวงจรส่งสัญญาณโทนเบริสต์ มีสิ่งที่ถูกเพิ่มเข้ามาจากสัญญาณพัลส์ธรรมดา ก็คือ พัลส์ความถี่สูง ดังนั้นวงจรส่งสัญญาณควบคุมจึงต้องเพิ่มภาคกำเนิดสัญญาณความถี่สูงเข้ามาด้วย วงจรกำเนิดสัญญาณอย่างง่ายอาจใช้ไอซีเบอร์ 555 ต่อเป็นวงจรชนิดอะสเตเบิลมัลติไวเบเรเตอร์ดังรูปที่ 2.10 การปรับค่าความถี่ของสัญญาณ ทำได้โดยการปรับค่า VR1 ในวงจรตัวอย่างนี้ หรืออาจนำวงจรอื่นๆที่เป็นวงจรกำเนิดสัญญาณมาใช้ก็ได้



สัญญาณความถี่สูงที่ได้จากวงจรกำเนิดสัญญาณนี้ สามารถนำไปขับ LED อินฟราเรดเพื่อส่งสัญญาณควบคุมได้เลยดังรูปที่ 2.11(a) หากต้องการเพิ่มกำลังส่งให้ไปได้ไกลขึ้น อาจใช้ทรานซิสเตอร์เป็นตัวขับสัญญาณให้กับ LED ดังรูปที่ 2.11(b) ในกรณีที่สัญญาณควบคุมมีลักษณะเป็นอนุกรมพัลส์ การส่งสัญญาณแบบโทนเบริสต์ทำได้โดยรวมสัญญาณความถี่สูงเข้ากับสัญญาณควบคุม ด้วยวงจรแอนด์เกตหรือวงจรแนนด์เกต ดังรูปที่ 2.11(c)



รูปที่ 2.11 แสดงการนำสัญญาณความถี่ไปขับ LED อินฟราเรด

2.4 ทฤษฎีของตัวแสดงผลแบบแอลซีดี (Dot Matrix LCD Module)

ในปัจจุบันนี้การแสดงผลส่วนใหญ่จะใช้ Dot Matrix LCD (Liquid Crystal Diode) Module ซึ่งเราแบ่งได้หลายประเภทดังนี้

1. Character LCD Module
2. Graphic LCD Module
3. Segment Display Type LCD Module

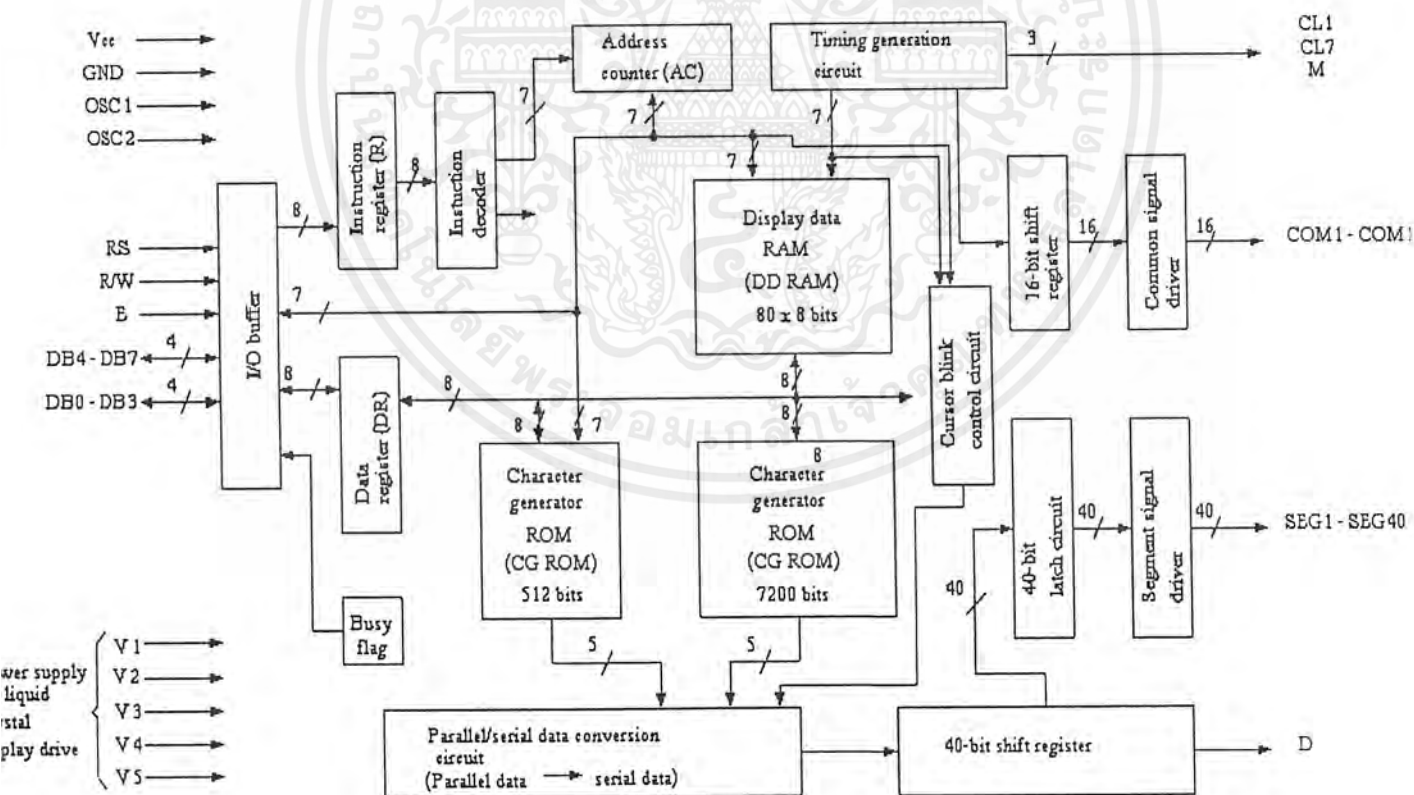
โดยในแต่ละแบบก็จะมีส่วนประกอบใหญ่ๆดังนี้

1. Dot Matrix LCD เป็นส่วนแสดงผลให้เรามองเห็น ในลักษณะการปิดและเปิดตัวเองกับแสงก็คือ ส่วนของที่เป็นตัวกระจกบรรจุฟลักซ์

2. Driver เป็นตัวรับสัญญาณจากตัวควบคุมมาขับฟลักซ์ LCD อีกทีหนึ่ง โดยมีเบอร์ที่นิยมใช้ใน LCD Module เช่น HD44100H, MSM5259
3. Controller เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมา และจัดการควบคุม LCD Module ให้ทำงานแสดงผลต่างๆ เช่น การลบจอภาพ, การเกิดตัวอักษร เป็นต้น โดยมีเบอร์ไอซีที่นิยมใช้กันคือ HD44780 ซึ่งจะใช้ในแบบ Character LCD Module เป็นส่วนใหญ่และเบอร์ IC HD6180 จะใช้ในแบบ Graphic LCD Module

ในการศึกษาการทำงานและใช้งาน LCD Module นั้นสามารถทำความเข้าใจในส่วนของคอนโทรลเลอร์ ก็เพียงพอแล้ว โดยมาก LCD Module ของแต่ละบริษัทจะใช้ คอนโทรลเลอร์ ที่มีหลักการการทำงานเหมือนกันเป็นส่วนใหญ่ และมีหลักการเดียวกันหมดสำหรับ LCD Module แต่ละขนาดจำนวนตัวอักษร หรือจำนวนบรรทัด คอนโทรลเลอร์ตัวหนึ่งที่นิยมมากที่สุดก็คือ IC เบอร์ HD44780 โดยรูปแบบการทำงานของมันเป็นมาตรฐานให้กับ คอนโทรลเลอร์ตัวอื่นๆด้วย

HD44780 เป็นไอซี LSI ตัวหนึ่งที่ใช้ควบคุม LCD โดยแสดงผลในรูปตัวอักษร หรือ สัญลักษณ์ต่างๆของตัวมันเอง สามารถต่อใช้งานแบบ 4 บิต หรือ 8 บิต ก็ได้ โดยถ้าเราต่อแบบ 4 บิต จะใช้งานที่ DB7-DB4 เท่านั้น โดยข้อมูลครั้งแรกที่ส่งนั้น จะถือเป็นข้อมูล 4 บิตบน และข้อมูลที่ส่งต่อมาเป็นข้อมูล 4 บิตล่าง



รูปที่ 2.12 แสดง Block diagram ภายใน HD44780

Higher 4 bit Lower 4 bit	0000	0010	0011	0100	0101	0110	0111	1010	1011	1100	1101	1110	1111
x x x x 0000	CG RAM (1)		0	a	P		P					a	P
x x x x 0001	(2)	!	1	A	0	a	a	a	7	7	a	a	a
x x x x 0010	(3)	"	2	B	R	b	r	T	4	U	x	P	a
x x x x 0011	(4)	#	3	C	S	c	s	J	7	T	E	a	a
x x x x 0100	(5)	\$	4	D	T	d	t	\	I	K	T	P	a
x x x x 0101	(6)	%	5	E	U	e	u	.	*	*	I	a	0
x x x x 0110	(7)	&	6	F	V	f	v	/	a			P	2
x x x x 0111	(8)	'	7	G	W	g	w	?	+	7	7	a	a
x x x x 1000	(1)	(	8	H	X	h	x	^	7	2	U	r	x
x x x x 1001	(2)	)	9	I	Y	i	y	~	7			7	y
x x x x 1010	(3)	*	:	J	Z	j	z	_	3	6	\	I	7
x x x x 1011	(4)	+	;	K	[	k	[	~	+	7	7	0	7
x x x x 1100	(5)	=	<	L	]	l	]	~	7	7	7	0	7
x x x x 1101	(6)	-	-	[	^	[	^	~	7	7	7	0	7
x x x x 1110	(7)	.	>	^	^	^	^	~	7	7	7	0	7
x x x x 1111	(8)	/	?	0	_	0	+	~	7	7	7	0	7

ตารางที่ 2.2 แสดง Characteristic Code และ Characteristic Pattern

2.4.1 ขาต่างๆในการต่อใช้งาน

1. RS (Register Selection) จะเป็นขาเลือก Register ภายในซึ่งมีอยู่ 2 ตัวคือ Instruction Register (IR) และ Data Register (DR)
2. R/W (Read/Write) เป็นตัวเลือกว่าจะเขียนหรืออ่านข้อมูลจากตัว IC
3. E (Enable Signal) เป็นขากำหนดสภาพการรับเขียนอ่านข้อมูล
4. DB0-DB7 เป็นขารับส่งข้อมูลจากตัว IC
5. V_{DD} เป็นไฟเลี้ยงตัววงจร +5V
6. V_{SS} เป็นขา Ground
7. V_O เป็นขารับ Voltage ในการขับ LCD ให้สว่างหรือมืด

2.4.2 รายละเอียดของคำสั่ง HD44780

1. CLEAR DISPLAY

	RS	R/W	DB7							DB0
Code	0	0	0	0	0	0	0	0	0	0

คำสั่งนี้จะเป็นการเขียนช่องว่างหรือ SPACE (ASCII 20H) เข้าไปใน DD RAM ทั้งหมดและทำการ SET DD RAM ADDRESSER เป็นศูนย์ ตัว CURSOR จะกลับไปอยู่ตำแหน่งบนสุดซ้ายมือของจอภาพ SET I/D = 1,S ไม่มีการเปลี่ยนแปลง

2. RETURN HOME

	RS	R/W	DB7							DB0
Code	0	0	0	0	0	0	0	0	0	*

* = No effect

คำสั่งนี้จะทำการ SET DD RAM ADDRESSER เป็นศูนย์ ตัว CURSOR จะกลับไปอยู่ตำแหน่งบนสุดซ้ายมือของจอภาพ ข้อมูลในจอภาพไม่เปลี่ยนแปลง

3. ENTRY MODE SET

	RS	R/W	DB7							DB0
Code	0	0	0	0	0	0	0	0	I/D	S

บิต I/D เป็นตัวกำหนดว่าเมื่อเขียนหรืออ่านข้อมูลแล้วจะทำให้ DD RAM ADDRESS เพิ่มขึ้นหรือลดลงหนึ่งโดย

1 = เพิ่มขึ้นหนึ่ง

0 = ลดลงหนึ่ง

บิต S: เป็นตัวกำหนดการแสดงผล โดยถ้า S = 1 จะเป็นการใส่ข้อมูลแล้วตัว CURSOR อยู่กับที่ข้อมูลจะถูกดันไปทางซ้าย ถ้า S = 0 ข้อมูลจะอยู่กับที่ ตัว CURSOR จะถูกดันไปทางขวามือ

4. DISPLAY ON/OFF CONTROL

	RS	R/W	DB7					DB0		
Code	0	0	0	0	0	0	1	D	C	B

บิต D: เป็นบิต ให้เปิดปิดหน้าจอภาพโดยถ้า

D = 1 จะ ON และ D = 0 จะ OFF

บิต C: CURSOR ให้บิต C = 1 และ ถ้าไม่ต้องการแสดง CURSOR บิต C = 0 โดยตัว CURSOR จะอยู่ที่ LINE ที่ 8 ในแบบ 5 x 7 DOT และจะอยู่ LINE ที่ 11 ในแบบ 5 x 10 DOT

บิต B: เป็นบิต SET การกระพริบของ CURSOR โดย B = 1 ต้องการให้กระพริบ และ B = 0 ไม่ต้องการให้กระพริบ

5. CURSOR OR DISPLAY SHIFT

	RS	R/W	DB7					DB0		
Code	0	0	0	0	0	0	S/C	S/L	*	*

* = No effect

เป็นคำสั่งกำหนดให้ตำแหน่ง CURSOR หรือข้อมูลไปเกิดทางซ้ายหรือขวา โดยไม่ต้องใช้คำสั่งเขียนหรืออ่าน

S/C	R/L	
0	0	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปซ้ายมือ 1 ตำแหน่ง
0	1	ทำการย้าย CURSOR ไปจากตำแหน่งเดิมไปขวามือ 1 ตำแหน่ง
1	0	เป็นการดันตัวอักษรที่เกิดไปทางซ้าย
1	1	เป็นการดันตัวอักษรที่เกิดไปทางขวา

6. FUNCTION SET

	RS	R/W	DB7					DB0		
Code	0	0	0	0	1	DL	N	F	*	*

* = No effect

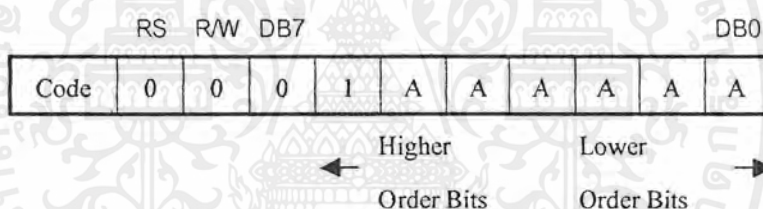
บิต DL: เป็นการ SET การคิดต่อว่าจะให้เป็นแบบ 8 บิต หรือ 4 บิต โดยถ้าต้องการติดต่อบิต DL = 0 และถ้าต้องการให้ติดต่อบิต 8 บิต DL = 1

บิต N: เป็นการ SET บรรทัดการแสดงผล N = 0 แสดง 1 บรรทัด และ N = 1 แสดง 2 บรรทัด และในกรณีมากกว่า 2 บรรทัด

บิต F: เป็นการ SET ขนาด DOT โดย F = 0 เป็นแบบ 5 x 7 และ F = 1 เป็นแบบ 5 x 10

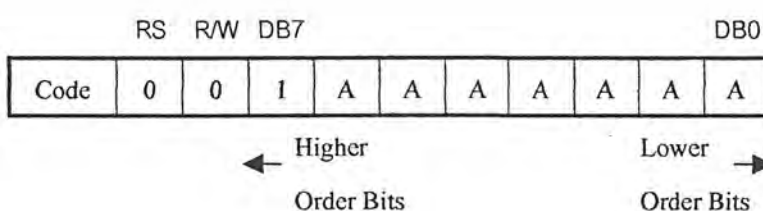
N	F	No. OF display lines	Character font	Duty factor	Remark
0	0	1	5x7 dots	1/8	
0	1	1	5x10 dots	1/11	
1	*	2	5x7 dots	1/16	Can not display 2 lines with 5x10 dots character font

7. SET CG RAM ADDRESS



ใน HD44780 นั้นจะมีหน่วยความจำอยู่ 2 ชุด คือ DISPLAY DATA RAM (DD RAM) จำนวน 80 x 8 บิต และ CHARACTER GENERATION RAM (CG RAM) จำนวน 512 บิต และ 7200 บิต คำสั่งนี้จะเป็นการ SET ADDRESS ใน CG RAM โดยต้องทำการ SET ก่อนเขียนหรืออ่านข้อมูลจาก ADDRESS CG RAM ด้วย

8. SET DD RAM ADDRESS



เป็นคำสั่ง SET คำ ADDRESS ใน DD RAM ในการเขียนหรืออ่านค่าจาก DD RAM (DD RAM คือส่วนที่จะแสดงผลหน้าจอ LCD) โดยจำนวน ADDRESS ที่จะเกิดขึ้นบนจอ LCD จะอยู่กับ SET คำ N ด้วย

N = 0 (1 บรรทัด) ADDRESS จะอยู่ 00H – 4FH

N = 1 (2 บรรทัด) ADDRESS จะอยู่ 00H – 27H สำหรับบรรทัดที่ 1
และ 40H – 67H สำหรับบรรทัดที่ 2

แบบการจัด ADDRESS ของ DD RAM หน้าจอ LCD แบบ 16 ตัวอักษร 1 บรรทัด, 16 ตัวอักษร 2 บรรทัด, 16 ตัวอักษร 4 บรรทัด, 20 ตัวอักษร 1 บรรทัด, 20 ตัวอักษร 2 บรรทัด และ 40 ตัวอักษร 2 บรรทัด

16 ตัวอักษร 1 บรรทัด

00	01	02	03	04	05	06	07	40	41	42	43	44	45	46	47
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

16 ตัวอักษร 2 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F

16 ตัวอักษร 4 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F
10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F

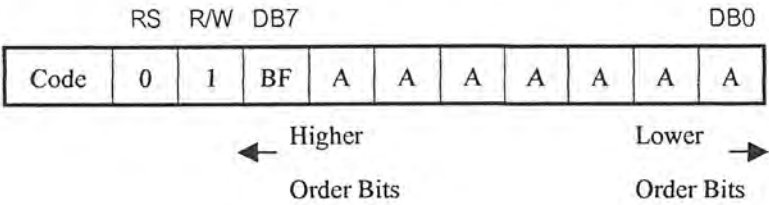
20 ตัวอักษร 1 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

20 ตัวอักษร 2 บรรทัด

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	11	12	13
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	51	52	53

9. READ BUSY FLAG AND ADDRESS



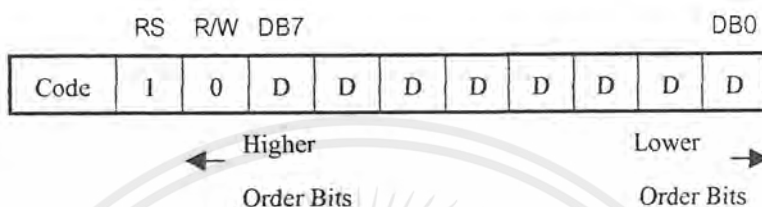
เป็นคำสั่งอ่านค่า BUSY FLAG ซึ่งจะเป็นตัวบอกว่าตัว HD 44780 นี้ อยู่ในขบวนการทำงานอยู่หรือไม่ หรืออยู่ในสภาพพร้อมจะรับข้อมูลโดย

BF = 1 อยู่ในขบวนการทำงานภายใน ไม่พร้อมจะรับข้อมูลหรือคำสั่ง

BF = 0 พร้อมจะรับข้อมูลหรือคำสั่งได้

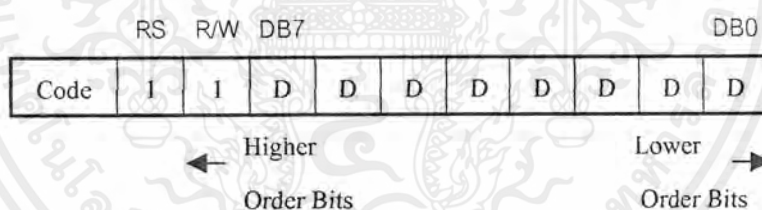
และนอกจากนี้ยังเป็นคำสั่งอ่านค่าข้อมูล ADDRESS ของ CG RAM หรือ DD RAM ด้วย

10. WRITE DATA TO CG RAM OR DD RAM



เป็นคำสั่งอ่านข้อมูลจาก CG RAM หรือ DD RAM โดยเมื่อเขียนข้อมูลและ ADDRESS จะเพิ่มหรือลดโดยอัตโนมัติ ตามคำสั่งที่ SET ใน ENTRY MODE กำหนดที่จะรู้ว่าเป็นการเขียนข้อมูลของ CG RAM หรือ DD RAM ทำได้โดยการ SET ADDRESS ของ CG RAM หรือ DD RAM ขึ้นมาก่อนจะเขียนข้อมูล

11. READ DATA FROM CG RAM OR DD RAM

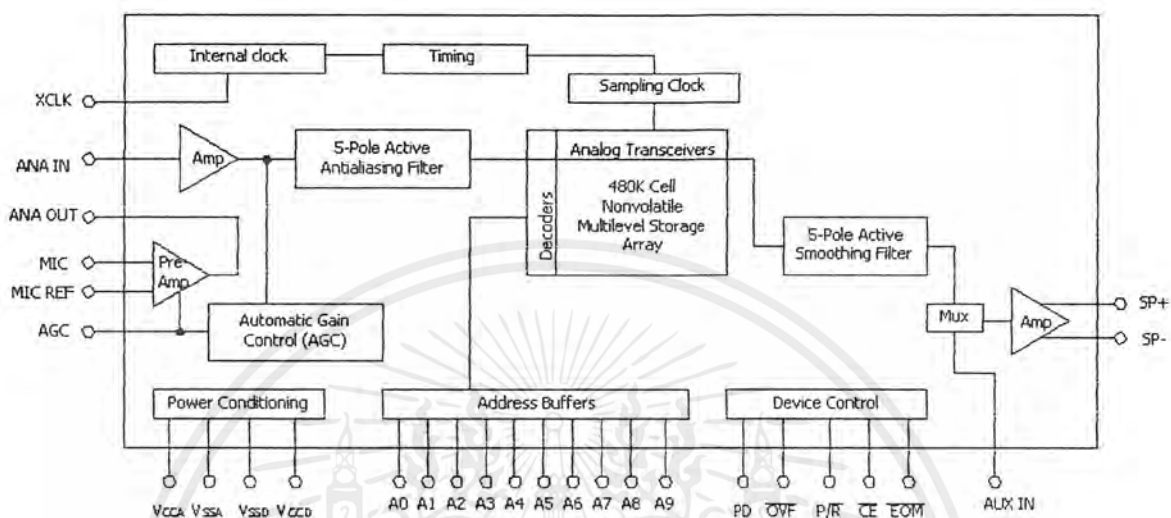


เป็นคำสั่งอ่านข้อมูลจาก CG RAM หรือ DD RAM โดยก่อนอ่านค่าจาก DD RAM หรือ CG RAM นี้ ควรจะใช้คำสั่ง SET ADDRESS ก่อน เพื่อให้รู้ว่าข้อมูลนั้นเป็น DD RAM หรือ CG RAM จากตารางการทำงานจะเห็นได้ว่าการใช้งาน LCD MODULE นั้นง่าย เพียงแต่เราส่งคำสั่งเริ่มแรก และ SET ความต้องการในขนาดตัวอักษร, CURSOR หลังจากนั้นเราก็สามารถเขียนตัวอักษรเข้าไปใน DD RAM ตามตารางตัวอักษรที่ให้นั้น ก็จะเกิดอักษรในจอภาพ LCD

2.5 วงจรส่วนบันทึกและเล่นกลับ

ไอซี ISD ๒๕๐๐ ๒๕๐๐ นั้นจัดว่าเป็นอุปกรณ์ที่ใช้ในการเก็บข้อมูลเสียงที่มีคุณภาพสูง โดยสามารถประยุกต์ใช้ให้เก็บ 60 – 120 วินาที ในการบันทึกและเล่นกลับข้อความบนชิพเดียวได้ โดยในชิ้นงานนี้เลือกใช้ ISD 2590 บันทึกและเล่นกลับ 90 วินาทีเป็นอุปกรณ์อยู่ในตระกูลซีโมส รวมวงจรออสซิลเลเตอร์, วงจรขยายภาคคั่นของไมโครโฟน, การควบคุมอัตราขยายอัตโนมัติ (เอจีซี), วงจร

รอกสัญญาณเคลือบแฝง (antialiasing filter), วงจรกรองให้สัญญาณเรียบ (smoothing filter), วงจรขยายลำโพง, และ ส่วนเก็บข้อมูล นอกจากนั้น ISD 2590 ยังสนับสนุนการทำงานกับไมโครคอนโทรเลอร์ด้วย



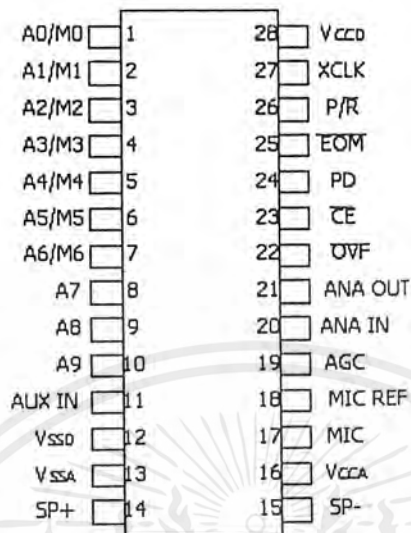
รูปที่ 2.13 แสดงบล็อกไดอะแกรมภายในอุปกรณ์ ISD 2590

2.5.1 คุณสมบัติของ ISD 2590

1. ใช้งานง่ายในการบันทึกและเล่นกลับบนตัวไอซี
2. สัญญาณเสียงที่บันทึกเมื่อเล่นกลับจะมีคุณภาพเสียงที่ดี
3. สามารถควบคุมการทำงานโดยใช้สวิทช์ทั่วไป หรือใช้ไมโครคอนโทรเลอร์
4. ไอซีตัวหนึ่งสามารถบันทึกเสียงได้นาน 90 วินาที
5. สามารถต่อสายเคเบิลได้โดยตรงเพื่อให้การบันทึกและเล่นกลับมีเวลานานขึ้น
6. ไม่ต้องใช้แบตเตอรี่ในการแบ็คอัพในขณะที่ไม่ใช้งาน โดยไม่ทำให้ข้อมูลสูญหาย
7. มีวงจรการบันทึกซ้ำได้มากกว่า 100,000 ครั้ง
8. สามารถเก็บสัญญาณเสียงที่บันทึกไว้ได้นานถึง 100 ปี
9. มีสัญญาณนาฬิกาภายในตัว
10. ใช้แรงดันไฟตรง +5 โวลต์
11. สามารถกำหนดแอดเดรสในการแบ่งช่วงเวลาของการบันทึกและเล่นกลับได้

2.5.2 หน้าทีของขาอุปกรณ์ ISD 2590

การจัดวางขาของอุปกรณ์ ISD 2590 แสดงได้ดังนี้



รูปที่ 2.14 แสดงการจัดวางขาของอุปกรณ์ ISD 2590

- อินพุตแรงดันไฟฟ้า (V_{CCA}, V_{CCD})

เป็นขารับแรงดันไฟฟ้าที่จะต้องแยกกันต่างหากระหว่างขารับแรงดันไฟฟ้าของวงจรอนาล็อกและวงจรดิจิทัลที่ประกอบอยู่ในตัวไอซี ขารับแรงดันไฟฟ้าต้องการแรงดันไฟตรง +5 โวลต์ และต้องเป็นแรงดันไฟตรงที่มีสัญญาณรบกวนต่ำมาก

- อินพุตกราวด์ (V_{SSA}, V_{SSD})

เป็นขากราวด์ของสัญญาณอนาล็อกและสัญญาณดิจิทัลตามลำดับ โดยขากราวด์ทั้งสองนี้จะถูกต่อ และปิดไว้ภายในตัวถังของไอซี การใช้งานของขากราวด์ทั้งสองจะเลือกต่อกับกราวด์ของแหล่งจ่ายไฟในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องการให้เกิดค่าแรงดันไฟฟ้าที่แตกต่างกันระหว่างกราวด์ทั้งสอง

- อินพุตกำลังงานต่ำ(Power Down), (PD)

ในกรณีที่ไม่มีกรบันทึกหรือเล่นกลับ ที่ขานี้จะมีสถานะเป็น "1" ก็จะเป็นการรักษาระดับการสิ้นเปลืองพลังงานในระดับต่ำมาก แต่เมื่อขา $\overline{OVF}$ มีสถานะเป็น "0" ที่แสดงถึงการเล่นกลับสิ้นสุดลงปรากฏขึ้น ขา PD ปกติจะเป็น "1" อยู่ในขณะนั้นจะถูกรีเซตและจะเริ่มกระบวนการบันทึกหรือเล่นกลับใหม่อีกครั้งหนึ่ง

- อินพุตชิพเอนาเบิล (Chip Enable), ($\overline{CE}$)

ขา $\overline{CE}$ จะต้องได้รับสัญญาณในสถานะเป็น "0" เพื่อเข้าสู่สถานะของการบันทึกหรือเล่นกลับที่ขาอินพุตแอดเดรส และขา $\overline{P/R}$ อินพุตจะถูกแลตช์จากพัลส์ขอบขาของพัลส์ที่ขา $\overline{CE}$

- อินพุตบันทึก/เล่นกลับ ($\overline{P}$ / R)

เมื่อขานี้มีสถานะเป็น "1" จะเป็นวงรอบของการเล่นกลับ และถ้ามีสถานะเป็น "0" จะเป็นวงรอบของการบันทึก ถ้าหากได้รับพัลส์ที่ขอบขาลง $\overline{CE}$ จะเป็นการแลตช์อินพุตที่ขานี้

เอาต์พุตจบข้อความ/ทำงาน (End-Of-Message/Run), ($\overline{EOM}$)

ขานี้จะใช้กำหนดหรือระบุนการสิ้นสุดของการเก็บสัญญาณเสียงที่ทำการบันทึก โดยขานี้จะให้เอาต์พุตออกมาเป็น "0" เมื่อข้อมูลที่ถูกบันทึกอยู่ถูกเล่นกลับออกมาหมดแล้ว

- เอาต์พุตล้น (Overflow), ($\overline{OVF}$)

สัญญาณพัลส์ "0" จะปรากฏออกทางขานี้ เพื่อเป็นการแสดงว่าสิ้นสุดการเล่นกลับหรือหน่วยความจำภายในตัวไอซีได้ถูกอ่านออกมาหมดแล้วและจะแสดงเป็นสถานะหยุดการเล่นกลับ พัลส์เอาต์พุตจากขานี้จะจ่ายให้กับขา $\overline{CE}$ จนกว่าขา $\overline{OVF}$ นี้จะได้รับพัลส์ เพื่อทำการรีเซตและเริ่มวงรอบการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา $\overline{OVF}$ นี้สามารถใช้เริ่มต้นการทำงานของ ISD 2590 ในตัวถัดไปได้เมื่อถูกต่อแคสเคดกันหลายตัว

- อินพุตไมโครโฟน (MIC)

ขานี้จะรับสัญญาณอินพุตที่ผ่านเข้ามายังไมโครโฟน แล้วส่งผ่านสัญญาณเข้าสู่วงจรขยายภาคต้นของไมโครโฟนที่ประกอบอยู่ในตัวไอซี ซึ่งจะประกอบด้วยวงจรควบคุมอัตราขยายอัตโนมัติ โดยวงจรนี้จะทำหน้าที่ควบคุมอัตราขยายของวงจรขยายภาคต้นให้มีการขยายอยู่ในช่วง -15 ถึง 24 เดซิเบล ไมโครโฟนจากภายนอกจะถูกขับปลิงผ่านตัวเก็บประจุในลักษณะอนุกรมกับขานี้ ค่าความจุของตัวเก็บประจุจะถูกกำหนดโดยคำนึงถึงความต้านทานภายในของไอซีซึ่งมีค่า 10 กิโลโอห์ม เพื่อให้เกิดการตัดออฟที่ความถี่ต่ำ

- อินพุตอ้างอิงไมโครโฟน (MIC REF)

ขานี้จะต่อกราวด์อนาล็อก โดยต่ออนุกรมกับตัวเก็บประจุเพื่อทำหน้าที่กำจัดสัญญาณรบกวนทางอินพุตของขา MIC และเพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ดีกว่า 10 เดซิเบล

- อินพุตควบคุมอัตราขยายอัตโนมัติ (AGC)

ขานี้เป็นอินพุตเพื่อควบคุมอัตราขยายของวงจรขยายภาคต้นไมโครโฟน เพื่อให้เกิดความเหมาะสมกับระดับสัญญาณที่มีช่วงกว้างมากของสัญญาณทางด้านอินพุตจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่ทำการอินพุตมีความผิดเพี้ยนน้อยที่สุด ขานี้จะต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่ โดยค่าความต้านทานภายใน 5 กิโลโอห์ม และจะต่อกับตัวเก็บประจุภายนอกอีกตัวหนึ่งเพื่อผ่านลงกราวด์อนาล็อก โดยค่าที่เหมาะสมจะกำหนดไว้ที่ $R = 470$ กิโลโอห์ม, $C = 4.7$ ไมโครฟารัด

- เอาต์พุตอนาล็อก (ANA OUT)

ขานี้จัดเตรียมเพื่อต่อเข้ากับเอาต์พุตวงจรขยายภาคต้น โดยอัตราการขยายของแรงดันของวงจรขยายภาคต้นจะถูกกำหนดโดยระดับแรงดันไฟฟ้าที่ขา AGC

- อินพุตอนาล็อก (ANA IN)

สัญญาณจะถูกส่งผ่านเข้ามาที่ขานี้เมื่อใช้ในการบันทึก สำหรับการต่อระหว่างขา ANA IN กับขา ANA OUT ควรจะมีตัวเก็บประจุต่อขึ้นอยู่ด้วย ซึ่งค่าตัวเก็บประจุจะต้องเหมาะสมกับค่าความต้าน

ทานภายในของขา ANA IN โดยการเลือกให้ได้ค่าความถี่คutoff ในช่วงความถี่เสียงผ่าน ถ้าสัญญาณที่มาจากแหล่งอื่นที่ไม่ใช่จากไมโครโฟนสามารถที่จะป้อนเข้ามาโดยผ่านตัวเก็บประจุ และจากนั้นจึงผ่านเข้ามา ที่ขา ANA IN ได้โดยตรง

- อินพุตสัญญาณนาฬิกาจากภายนอก (XCLK)

ขานี้เป็นขารับสัญญาณนาฬิกาจากภายนอก เพื่อกำหนดค่าความถี่สัญญาณนาฬิกาในการชักตัวอย่าง(sampling) สัญญาณ แต่โดยปกติสัญญาณนาฬิกาจะถูกกำหนดไว้ภายในตัวไอซีแสดงดังตารางที่ ซึ่งจะไม่นับขึ้นกับอุณหภูมิภายนอกและช่วงระดับแรงดันไฟฟ้าขณะทำงาน การใช้งานปกติจะต่อไว้กับกราวด์

หมายเลขไอซี	อัตราการชักตัวอย่าง	สัญญาณนาฬิกา
ISD2560	8.0 kHz	1024 kHz
ISD2575	6.4 kHz	819.2 kHz
ISD2590	5.3 kHz	682.7 kHz
ISD25120	4.0 kHz	512 kHz

ตารางที่ 2.3 แสดงอัตราการชักตัวอย่างของสัญญาณนาฬิกาภายนอก

- เอาท์พุตลำโพง (SP+, SP-)

เป็นขาเอาท์พุตที่ต่อกับลำโพง ซึ่งในไอซีจะมีสัญญาณความแตกต่างเพื่อใช้ขับออกลำโพง (differential speaker driver) ซึ่งสามารถขับออกลำโพงที่เอาท์พุตได้ 50 มิลลิวัตต์ เมื่อลำโพงมีอิมพีแดนซ์ 16 โอห์ม โดยที่ขานี้ไม่สามารถนำลำโพงมาต่อขนานหลายตัว เพราะอาจเกิดความเสียหายกับตัวไอซีได้

- อินพุตช่วย (Auxiliary), (AUX IN)

ขานี้จะเป็นขารับสัญญาณอินพุตจากภายนอก ซึ่งเป็นการมัลติเพล็กซ์สัญญาณผ่านออกไปทางเอาท์พุตของวงจรขยายภายในและขับสู่ลำโพง โดยขั้นตอนการทำงานนี้จะเกิดขึ้นเมื่อขา CE มีสถานะเป็น "1" วงรอบของการเล่นกลับก็จะสิ้นสุดลง หรือเมื่อสัญญาณที่บันทึกไว้ถูกเล่นกลับจนหมด ถ้ามีการต่อคาสเคดหลายตัว ที่ขานี้จะถูกต่อเข้ากับสัญญาณเล่นกลับที่ออกมาจากเอาท์พุตลำโพงของตัวก่อนหน้านี หรือจากตัวแรก

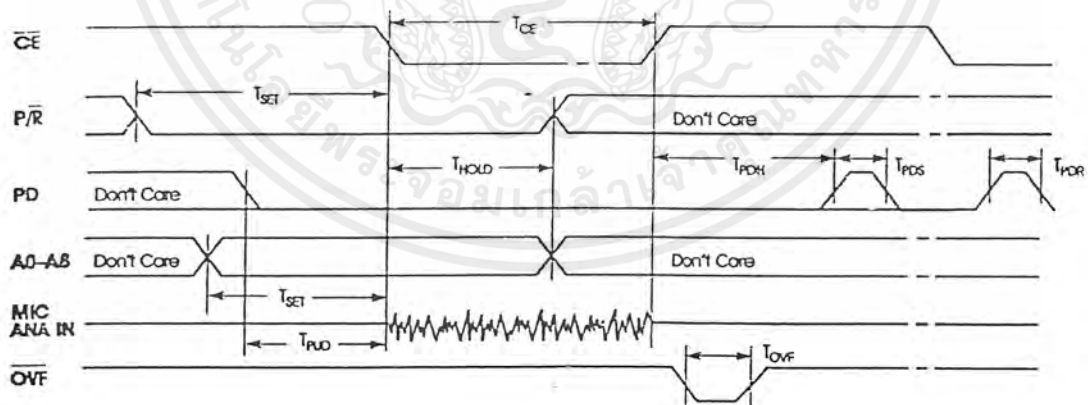
- อินพุตโหมด/แอดเดรส (AX/MX)

ขานี้จะมีสองหน้าที่ซึ่งขึ้นอยู่กับ 2MSB (Most Significant Bits) ของขาแอดเดรส A8 และ A9 ถ้าขาหนึ่งขาใดหรือทั้งสองขานี้มีสถานะเป็น "0" ที่อินพุตทุกตัวจะทำหน้าที่เป็นอินพุตแอดเดรสและถูกใช้เป็นแอดเดรสเริ่มต้นสำหรับการบันทึกและเล่นกลับ โดยในขณะนี้จะเป็นอินพุตเท่านั้น ถ้าขา A8 และ A9 มีสถานะเป็น "1" ขาแอดเดรสทั้งหมดจะทำหน้าที่เป็นโหมดติดตามโหมดการทำงานต่างๆ ดังแสดงในตารางที่ 2.4 โดยมีโหมดการทำงานทั้งหมด 6 โหมด

โหมด ควบคุม	หน้าที่	การใช้งาน	สามารถต่อใช้งาน ร่วมกับโหมด
M0	Message cueing	ข้อความเคลื่อนที่ไปข้างหน้าอย่างรวดเร็ว	M4,M5,M6
M1	Delete EOM markers	ตำแหน่ง EOM marker ที่จุดปลายของข้อความที่แล้ว	M3,M4,M5,M6
M2	Not applicable	ตำรองไว้	N/A
M3	Looping	การเล่นกลับแบบต่อเนื่องจากแอดเดรส 0	M1,M5,M6
M4	Consecutive addressing	บันทึก/เล่น ติดต่อกันหลายข้อความ	M0,M1,M5
M5	CE level-activated	ยอมให้หยุดข้อความ	M0,M1,M3,M4
M6	Push-button control	อุปกรณ์ต่อร่วม	M0,M1,M3

ตารางที่ 2.4 แสดงโหมดการทำงานของ ISD2590

ไทม์มิ่งไดอะแกรมของสัญญาณต่างๆ



รูปที่ 2.15 แสดงไทม์มิ่งไดอะแกรมของการบันทึก

- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์ เพื่อนับจำนวนสัญญาณนาฬิกาภายในตัวชิป หรือนับการเปลี่ยนสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา (ในเบอร์ 8052 จะมี 3 ตัว)

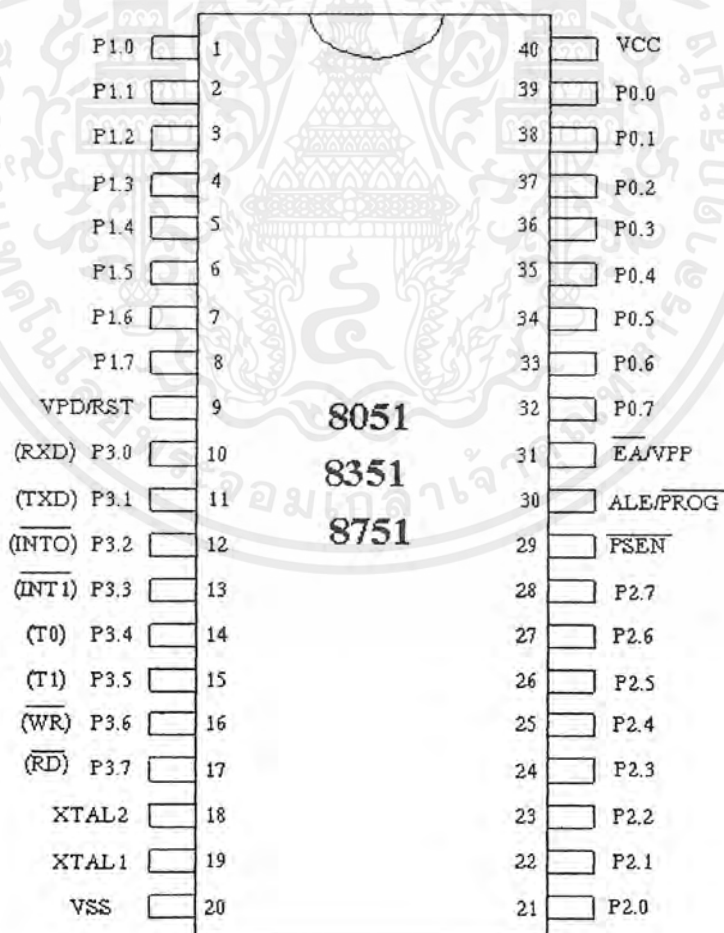
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วน สามารถเข้าถึงข้อมูลได้ทั้งระดับไบต์ และระดับบิต เพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น

- มีคำสั่งคูณและหารเลขขนาด 8 บิตในตัวเอง

- สามารถประมวลผลแบบบูตินเพื่อใช้ในงานควบคุมโดยเฉพาะ

- ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-48 (upwardly compatible) ได้

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ที่จัดได้ว่าเป็นพื้นฐานในตระกูลนี้คือ เบอร์ 8051, 8751 และ 8031 ซึ่งมีจำนวนขาภายนอก 40 ขาเหมือนกัน ใช้เวลาในการปฏิบัติคำสั่งแต่ละคำสั่งเท่ากัน (มีไทม์มิ่งไดอะแกรมเหมือนกัน) ใช้แรงดันไฟฟ้าเท่ากัน สิ่งที่แตกต่างระหว่างสามเบอร์นี้ก็คือ ขนาดของหน่วยความจำสำหรับเก็บลงชิป (on chip program memory) ซึ่งมีไว้เพื่อตอบสนองความต้องการที่ไม่เหมือนกัน



รูปที่ 2.17 แสดงการจัดวางขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51

2.6.2 ตำแหน่งขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทุกเบอร์ จะมีตำแหน่งขาพื้นฐานที่เหมือนกันดังรูปที่ 2.17 โดยหน้าที่การใช้งานแต่ละขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีดังนี้

- ขา V_{ss} (ขา 20) สำหรับต่อลงกราวด์
- ขา V_{cc} (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลต์ (DC 5 volt)
- ขาพอร์ท 0 (ขา 32-39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ท 0 ขนาด 8 บิต (P0.0 – P0.7) แบบโอเพ่นเดรนไบไดเรกชันแนล (Open Drain Bidirectional) พอร์ทนี้สามารถใช้งานเป็นอินพุต-เอาต์พุตพอร์ททั่วไปได้ โดยหากการใช้งานเป็นอินพุตพอร์ทต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ทนี้ เพื่อบังคับให้อินพุตสถานะถูกปล่อยลอย (มีสถานะ high impedance) นอกจากใช้งานเป็นอินพุต-เอาต์พุตพอร์ทแล้ว พอร์ท 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บ โปรแกรมและข้อมูลภายนอกชิปได้ด้วย โดยส่งค่าแอดเดรสไบต์ต่ำ (A0 – A7) และมัลติเพล็กซ์กับการรับส่งข้อมูล (D0 – D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่านข้อมูลโดยมีวงจรพูลอัพ (pull up) ภายใน

- ขาพอร์ท 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ท (P1.0-P1.7) สามารถใช้งานเป็นอินพุตหรือเอาต์พุตพอร์ททั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ท ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ทนี้ เพื่อให้มีสถานะถูกปล่อยลอย โดยมีวงจรพูลอัพภายใน

- ขาพอร์ท 2 (ขา 21-28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ท 2 (P2.0-P2.7) ขนาด 8 บิต แบบโอเพ่นเดรนไบไดเรกชันแนล พอร์ทนี้สามารถใช้งานเป็นอินพุต-เอาต์พุตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ท ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ทนี้ เพื่อบังคับให้อินพุตอยู่ในสถานะถูกปล่อยลอยนอกจากจะใช้งานเป็นอินพุต-เอาต์พุตทั่วไปแล้ว พอร์ท 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บ โปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสไบต์สูง (A8-A15) และมี วงจรพูลอัพภายใน

- ขาพอร์ท 3 ขา (ขา 10/17) มี 8 ขาใช้เป็นขาสำหรับพอร์ท 3(P3.0-P3.7) สามารถใช้งานเป็นอินพุต-เอาต์พุตพอร์ททั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ท ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ทนี้ เพื่อให้มีสถานะถูกปล่อยลอย โดยใช้วงจรพูลอัพภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆอีกหลายอย่างดังนี้

- : ขา P3.0 ใช้รับข้อมูลจากภายนอกแบบอนุกรม
- : ขา P3.1 ใช้ส่งข้อมูลออกไปภายนอกแบบอนุกรม
- : ขา P3.2 ใช้เป็นอินพุตเฝ้าสัญญาณอินเตอร์รัปต์ชนิดที่ 0
- : ขา P3.3 ใช้เป็นอินพุตเฝ้าสัญญาณอินเตอร์รัปต์ชนิดที่ 1
- : ขา P3.4 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 0
- : ขา P3.5 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 1
- : ขา P3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูล

ภายนอกชิป

- : ขา P3.7 ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูล

ภายนอกชิป

การใช้งานพอร์ท 3 ในหน้าที่พิเศษดังกล่าวนี้จะต้องโหลดค่า 1 ไปยังแต่ละบิตที่ต้องการใช้ก่อนทุกครั้ง

- ขา RST (ขา 9) ใช้สำหรับการรีเซ็ตวงจรทุกอย่างภายในชิปเพื่อเริ่มต้นการทำงานใหม่ การรีเซ็ตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดการ ทำงานผิดพลาด เมื่อต้องการรีเซ็ตชิป MCS-51 ขานี้ต้องมีสถานะ 1 ใช้เป็นเวลายาวอย่างน้อย 2 แมกซีนไซเกิลระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์ม เพื่อทำหน้าที่พูลดาวน์ (รักษาค่าแรงดันไฟฟ้าให้มีสถานะเป็นกราวด์) และเพื่อให้ตัวชิปรีเซ็ตเองเมื่อเริ่มจ่ายพลังงานให้ตัวคือเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่างขา RST กับ VCC

- ขา PSEN เป็นขาสโตรบที่ใช้สำหรับอ่านข้อมูลจาก External Program Memory สัญญาณนี้จะส่งออกมา 2 ครั้ง ในแต่ละแมกซีนไซเกิลแต่ถ้าเป็นการอ่าน Internal Program Memory จะไม่มีสัญญาณออกที่ขานี้

- ขา ALE/PROG (ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลตช์ค่าแอดเดรสไปคัลด์ (address latch enable) จากพอร์ท 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอก ขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้ความถี่ที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่นอกชิป นอกจากนี้ขา ALE ยังใช้สำหรับควบคุมการเขียนโปรแกรมลงไปใน EPROM สำหรับ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น EPROM

- ขา EA/Vpp (ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS-51 ทำงานจากโปรแกรมที่อยู่ในหรือภายนอกชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น 1 หมายถึงบังคับให้ MCS-51 ใช้โปรแกรมจากหน่วยความจำ สำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51 ที่มีหน่วยความจำสำหรับเก็บโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวด์ตามลำดับ ส่วนใน MCS-51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปให้ต่อขานี้ลงกราวด์เสมอ

- ขา XTAL 1 (ขา 19) ใช้ต่อคริสตัลภายนอก โดยเป็นอินพุตเข้าสู่วงจรออสซิลเลเตอร์

- ขา XTAL 2 (ขา 18) ใช้ต่อคริสตัลภายนอก โดยเป็นเอาต์พุตออกจากวงจรออสซิลเลเตอร์

2.7 AT89C51/52

AT89C51/52 พลิกรูปแบบการใช้งานไมโครคอนโทรลเลอร์ขนาด 8 บิต (MCU) ที่สามารถใช้เครื่องคอมพิวเตอร์ PC ทำการลบและทำการเขียนโปรแกรมได้โดยตรง ไม่ต้องถอด MCU ออกจากการ์ดหรือแผงวงจรในลักษณะที่เรียกว่า In System Programming หรือจะใช้เครื่องโปรแกรม (Universal programmer) โดยตรงก็ได้โดยไม่ต้องการลบด้วยแสงอัลตราไวโอเลต (UV eraser) เพื่อทำการลบโปรแกรมให้ยุ่งยากอีกต่อไป ทำให้เวลาลบเหลือเพียงเสี้ยววินาทีและนั่นคือ ประสิทธิภาพรูปแบบใหม่

ไมโครคอนโทรลเลอร์ที่มีหน่วยความจำแบบแฟลชอยู่ภายในตัวขนาดตั้งแต่ 1 – 8 กิโลไบต์ ที่สามารถโปรแกรมทับลงไปได้นับเป็นพันครั้งเหมือนกับการโปรแกรมในลักษณะเดียวกันกับ EPROM

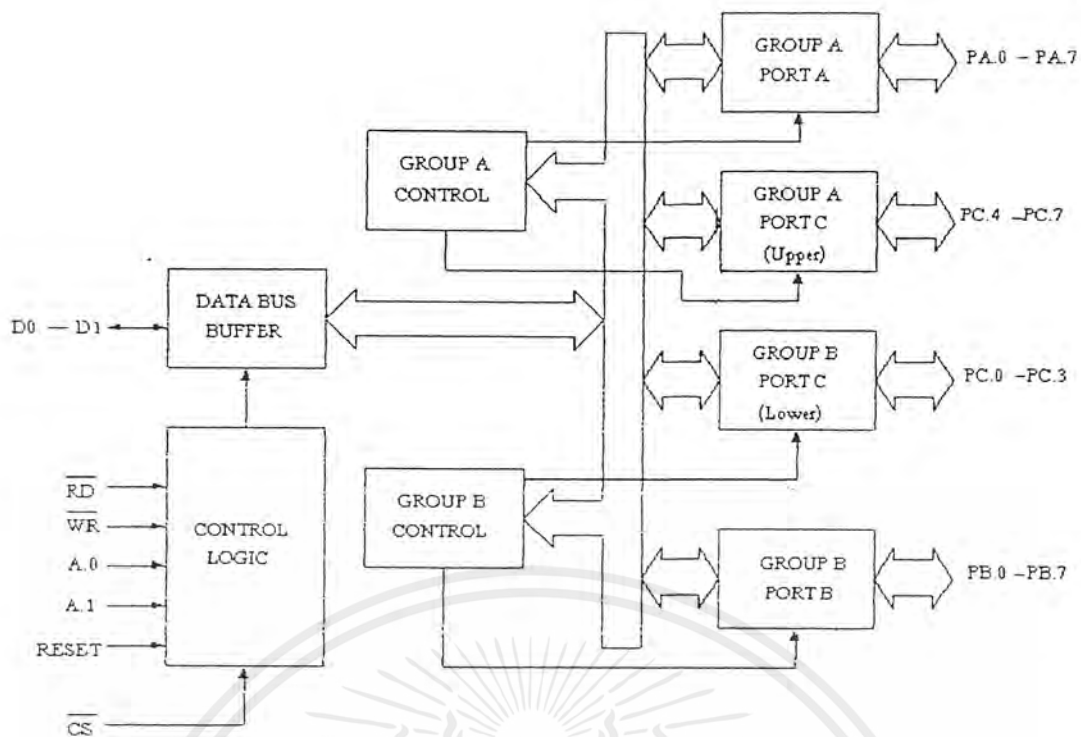
ไมโครคอนโทรลเลอร์ (MCU) โดยทั่วไปมักมีหน่วยความจำภายในตัวแบบ MASK ROM, OTP (One Time Programming) หรือ EPROM ซึ่งค่อนข้างยุ่งยากในการพัฒนาผลิตภัณฑ์ และพัฒนาโปรแกรมคำสั่งต่างๆที่ต้องการโดยเฉพาะในแบบ OTP ซึ่งเป็นแบบโปรแกรมได้เพียงครั้งเดียวถ้ามีการเขียนโปรแกรมผิดพลาดเพียวชนิดเดียวก็ต้องทิ้ง MCU ตัวนั้นไปเลยเป็นเพราะเป็นแบบโปรแกรมได้ครั้งเดียว ถ้าเป็นแบบ MASK ROM ถึงแม้ว่าจะมีราคาถูกกว่า แต่มีความยุ่งยากมากกว่าเนื่องจากผู้ผลิต MCU จะต้องเป็นผู้เขียนโปรแกรมให้ เป็นเหตุให้ต้องสั่งผลิตจำนวนคราวละมากๆ และค่อนข้างจะเสียเวลา ทำให้การวางแผนที่จะส่งผลิตภัณฑ์สู่ตลาดต้องใช้เวลา ส่วนแบบ EPROM นั้นมีราคาแพงและต้องใช้วิธีการลบด้วยแสงอัลตราไวโอเลตด้วยเครื่อง UV Eraser ในกรณีที่จะต้องแก้ไขหรือโปรแกรมข้อมูลใหม่และจำนวนครั้งในการลบก็จำกัด ดังนั้นการเลือกใช้ MCU ที่ผ่านมามีเกิดปัญหาในการเลือกเบอร์หรือเลือกชนิดที่ไว้วางใจได้มาตลอด

ไมโครคอนโทรลเลอร์ตระกูล AT89C52 สามารถใช้งานร่วมและแทนได้กับไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ได้แก่เบอร์ 80C31, 80C51, 80C52 หรือ 87C51/52 เป็นต้น ซึ่ง AT89C52 เหมือนตระกูลเหล่านี้ของอินเทล (INTEL) ทั้งในด้านชุดคำสั่งและการจัดเรียงขา นั่นคือ เราสามารถนำ AT89C52 ของแอตเมล (ATMEL) มาใช้งานแทนไมโครคอนโทรลเลอร์ของ INTEL ได้เลย

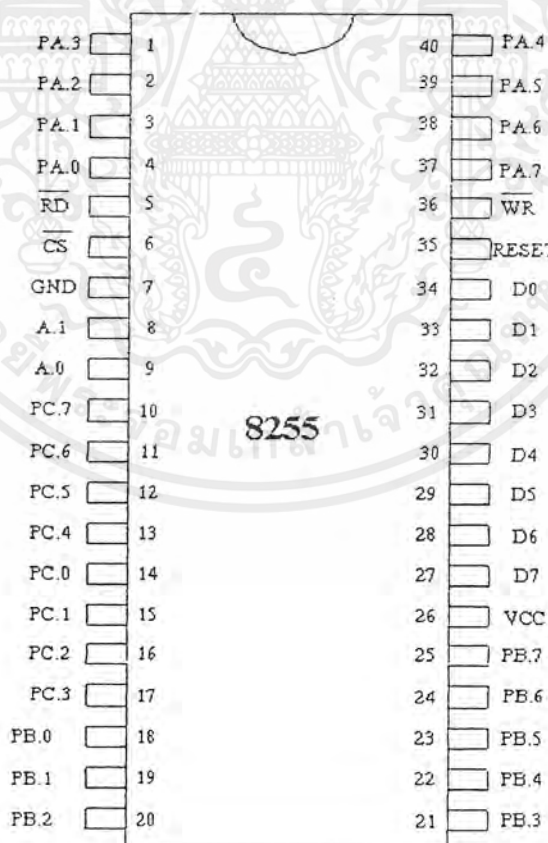
2.8 8255 PPI

8255 PPI (PPI ย่อมาจาก Programmable Peripheral Interface) เป็นไอซี 40 ขา ถูกออกแบบมาเพื่อที่จะเป็นพอร์ทสำหรับการรับส่งข้อมูลแบบขนานระหว่างอุปกรณ์ภายนอกกับไมโครคอนโทรลเลอร์ มีความสะดวกในการนำเอา 8255 ไปใช้งานเนื่องจาก เราสามารถเปลี่ยนแปลงลักษณะการทำงานของพอร์ทให้เป็นอินพุตหรือเอาต์พุตพอร์ทได้อย่างสะดวก เพียงการส่งข้อมูลควบคุมจากไมโครคอนโทรลเลอร์ให้กับ 8255 ก่อนที่จะเริ่มต้นใช้งานพอร์ทเท่านั้น โดยที่ความสามารถนี้จะถูกเรียกว่า Programmable คือสามารถโปรแกรมการทำงานได้ทำให้ได้รับความนิยมกันอย่างแพร่หลาย

ในรูปที่ 2.18 เป็นบล็อกไดอะแกรมโครงสร้างการทำงานของ 8255 ส่วนรายละเอียดของตำแหน่งขาต่างๆ แสดงไว้ในรูปที่ 2.19 จะเห็นได้ว่าประกอบด้วยบล็อกของหน่วยการทำงานหลายส่วน ภายในบล็อกทางขวามือทั้ง 4 บล็อก เป็นส่วนที่เชื่อมต่อกับอุปกรณ์ภายนอกโดยตรง โดยผ่านทางเส้นทางที่ระบุชื่อว่า PA.0-PA.7, PB.0 - PB.7, และ PC.0 - PC.7 กลุ่มของสัญญาณเหล่านี้จำแนกเป็น 3 กลุ่มคือ พอร์ท A, B และ C สำหรับบล็อกถัดมาบริเวณส่วนกลางที่มีชื่อเรียกว่า Group A Control และ Group B Control ทำหน้าที่กำหนดการทำงานของพอร์ททั้งสาม โดยบล็อกทั้งสองนี้เชื่อมต่อกับบล็อกอื่นๆ ผ่านทางบัสข้อมูลภายใน 8255 เอง สำหรับบล็อกการทำงานทางด้านซ้ายที่มีชื่อเรียกว่า Data bus buffer และ read/write control logic ทำหน้าที่เชื่อมต่อระหว่างระบบบัสของไมโครคอนโทรลเลอร์กับ 8255 เพื่อรับส่งข้อมูลระหว่างกันตามระดับของลอจิกทางขาสัญญาณ RD\ และ WR\ ตามลำดับ



รูปที่ 2.18 แสดง Block Diagram ภายในของ 8255



รูปที่ 2.19 แสดงตำแหน่งขาต่างๆของ 8255

2.8.1 ขาสัญญาณต่างๆของ 8255

D0 – D7 เป็นบัสข้อมูล ทำหน้าที่อ่านหรือเขียนข้อมูลจากพอร์ท โดยต่อ D0 – D7 เข้ากับ Data Bus ของไมโครคอมพิวเตอร์

$\overline{CS}$ เป็นขาอินพุตชิป (select shift) ทำหน้าที่รับสัญญาณจากภายนอกเพื่อเลือกชิป 8255 โดยเมื่อขาเป็น "low" จะทำให้ 8255 ต่อเข้ากับระบบบัสของไมโครคอมพิวเตอร์เพื่อให้อ่านหรือเขียนข้อมูลจากพอร์ทเกิดขึ้น

$\overline{RD}$ เป็นขาสัญญาณอ่านข้อมูล ทำหน้าที่รับสัญญาณอินพุตที่ส่งมาจาก CPU เมื่อขาสัญญาณนี้เป็น "low" และขา $\overline{CS}$ เป็น "low" จะมีการอ่านข้อมูลเกิดขึ้นบนบัสข้อมูล

$\overline{WR}$ เป็นขาสัญญาณเขียนข้อมูล เมื่อ $\overline{CS}$ และ $\overline{WR}$ เป็นลอจิก "0" จะเกิดการเขียนข้อมูลขึ้นบนบัสข้อมูล

A0 – A1 เป็นขาสัญญาณแอดเดรสเลือกพอร์ท A, B, C และ พอร์ทควบคุม (Control port)

RESET เป็นขาสัญญาณเคลียร์สถานะต่างๆภายใน 8255 โดยจะมีการเซตให้ทุกพอร์ทเป็นอินพุตพอร์ท

PA0 – PA7 เป็นขาสัญญาณอินพุต / เอาท์พุต พอร์ท A ขนาด 8 บิต

PB0 – PB7 เป็นขาสัญญาณอินพุต / เอาท์พุต พอร์ท B ขนาด 8 บิต

PC0 – PC7 เป็นขาสัญญาณอินพุต / เอาท์พุต พอร์ท C ขนาด 8 บิต

ในบรรดาพอร์ททั้งสามของ 8255 มีชื่อเรียกว่าพอร์ท A, B และ C โดยพื้นฐานนั้นล้วนเป็นพอร์ทแบบขนานที่ประกอบด้วยขาสัญญาณ 8 เส้น (8 เส้น) ซึ่งแต่ละเส้นจะแทนบิตข้อมูลของพอร์ท (พอร์ทข้อมูลขนาน 8 บิต) ซึ่งเราสามารถอ้างถึงแต่ละบิตของเส้นสัญญาณพอร์ทนี้ได้โดยอิสระ อย่างไรก็ตาม 8255 ได้ทำการแบ่งกลุ่มของพอร์ทเหล่านี้เป็น 2 กลุ่ม คือ กลุ่ม A และ B เพื่อประโยชน์ในการกำหนดรูปแบบการทำงานของพอร์ทดังตารางต่อไปนี้

ชื่อกลุ่ม	ลักษณะ
GROUP A	พอร์ท A จำนวน 8 บิต (ทุกบิตของพอร์ท) พอร์ท C จำนวน 4 บิต (เฉพาะ 4 บิตบนของพอร์ท)
GROUP B	พอร์ท B จำนวน 8 บิต (ทุกบิตของพอร์ท) พอร์ท C จำนวน 4 บิต (เฉพาะ 4 บิตล่างของพอร์ท)

ตารางที่ 2.5 แสดงรูปแบบการทำงานของพอร์ท

จากตารางข้างต้นจะเห็นได้ว่าจำนวนสัญญาณทั้งหมดของพอร์ท C (PC.0 – PC.7) ได้ถูกแยกออกเป็น 2 กลุ่ม คือกลุ่มของ 4 บิตล่างจาก PC.0 – PC.3 และกลุ่มของ 4 บิตบนจาก PC.4 – PC.7 ดังนั้นพอร์ทของกลุ่ม A และ B ของ 8255 จึงมีจำนวนบิตในแต่ละกลุ่มเป็นจำนวน 12 บิต

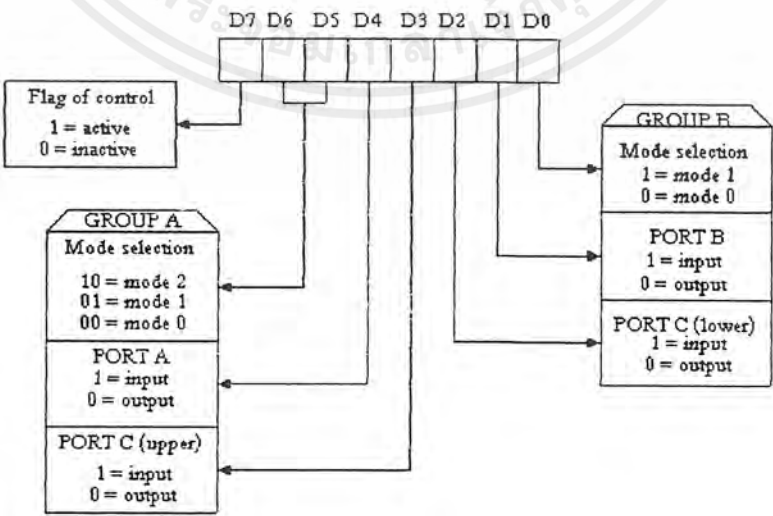
2.8.2 Register ภายในของ PIA 8255

เมื่อทำการเชื่อมต่อ 8255เข้ากับ CPU ของระบบไมโครคอมพิวเตอร์ได้แล้วสิ่งที่ผู้ใช้จะต้องทำการ โปรแกรมให้ 8255 ทำงานได้ตามต้องการ จากที่กำหนด Decoder Address Port 4 พอร์ต แต่ละพอร์ต จะเสมือนเป็นรีจิสเตอร์ที่สามารถเขียนและอ่านได้ โดยลักษณะการควบคุม จะทำการควบคุมโดย A0-A1, WR และ RD ดังแสดงไว้ในตารางที่ 2.6

การกำหนดให้พอร์ตทั้งสามของ 8255 ทำงานในลักษณะต่างกัน หรือที่เรียกว่าโหมดการทำงาน จะเริ่มจากการส่งค่าข้อมูลขนาดหนึ่งไบต์ ให้กับรีจิสเตอร์ควบคุมการทำงานภายใน 8255 ข้อมูลนี้จะเรียกว่าไบต์ข้อมูลควบคุม (Control word) โดยแต่ละบิตของข้อมูลนี้จะมีความหมายที่จะระบุถึงความแตกต่างกันไป ดังแสดงรูปที่ 2.20 การส่งข้อมูลไบต์นั้นจะต้องเริ่มต้นเป็นลำดับแรกก่อนที่จะมีการดำเนินการใด ๆ กับ 8255 ทั้งสิ้น

RD	WR	A1	A0	ความหมาย
1	0	0	0	เขียนพอร์ท A ซึ่งเป็นข้อมูล
0	1	0	0	อ่านพอร์ท A ซึ่งเป็นข้อมูล
1	0	0	1	เขียนพอร์ท B ซึ่งเป็นข้อมูล
0	1	0	1	อ่านพอร์ท B ซึ่งเป็นข้อมูล
1	0	1	0	เขียนพอร์ท C ซึ่งเป็นข้อมูล
0	1	1	0	อ่านพอร์ท C ซึ่งเป็นข้อมูล
1	0	1	1	เขียนข้อมูลซึ่งเป็นรหัสคุม
0	1	1	1	อ่านเข้ามาซึ่งไม่มีความหมาย

ตารางที่ 2.6 สัญญาณควบคุมการทำงาน 8255



รูปที่ 2.20 แสดงความหมายของบิตภายในไบต์ข้อมูลควบคุมสำหรับ 8255

2.8.3 การเชื่อม 8255 กับ 8031

เมื่อพิจารณาแผนภาพของ 8255 จะเห็นว่าขาสัญญาณแอดเดรสจำนวนสองเส้นคือ A0-A1 ทำให้ตำแหน่งของแอดเดรสที่จะอ้างถึงได้มีค่าเป็น 2 ยกกำลังหรือเท่ากับ 4 ตำแหน่ง ซึ่งแต่ละตำแหน่งจะมีความหมายใช้ในการระบุรีจิสเตอร์หรือพอร์ตภายใน 8255 ดังนี้

A1	A0	ชื่อรีจิสเตอร์
0	0	พอร์ต A
0	1	พอร์ต B
1	0	พอร์ต C
1	1	รีจิสเตอร์ควบคุม

เมื่อพิจารณาค่าของแอดเดรสเหล่านี้ร่วมกับระดับลอจิกของขาสัญญาณ RD และ WR จะเป็นการอ่านหรือเขียนข้อมูลทางขาสัญญาณ D0-D7 ให้กับรีจิสเตอร์นั้นตามลำดับดังตารางที่ 2.6 ดังนั้นโดยทั่วไปมักจะกำหนดให้แอดเดรสของ 8255 ทั้งสี่ตำแหน่งอยู่ในแอดเดรสช่วงใดช่วงหนึ่งของระบบเช่น 10H, 11H, 12H และ 13H โดยที่ขาสัญญาณแอดเดรสที่นอกเหนือไปจาก A0 และ A1 นำเข้ามายังถอดรหัสแอดเดรสเพื่อสร้างสัญญาณเลือกอุปกรณ์ (CS) ในช่วงแอดเดรสที่ต้องการ ให้ดูตัวอย่างในรูปที่... สัญญาณ CS นี้จะเป็นสถานะลอจิกต่ำก็ต่อเมื่อค่าในแอดเดรส A2-A7 มีค่าเท่ากับ 0000100xx (xx ใช้เพื่อระบุรีจิสเตอร์ภายใน 8255 เพื่อทำการอ่านหรือเขียนข้อมูล) ดังนั้นจากวงจรนี้แอดเดรสของรีจิสเตอร์ภายใน 8255 จะมีค่าตามตารางที่ 2.7

ตำแหน่งแอดเดรส	ความหมาย
10H	พอร์ต A
11H	พอร์ต B
12H	พอร์ต C
13H	รีจิสเตอร์ควบคุม

ตารางที่ 2.7 แสดงตำแหน่งแอดเดรสภายใน 8255

ขาสัญญาณควบคุมอื่นๆคือ $\overline{RD}$ และ $\overline{WR}$ มักจะเชื่อมต่อเข้ากับขาสัญญาณชื่อเดียวกันของ 8031 ได้โดยตรงทำให้แอดเดรสของพอร์ตของ 8255 อยู่ในพื้นที่ของหน่วยความจำข้อมูลของ 8031 สำหรับขาสัญญาณรีเซตของ 8255 ซึ่งจะมีผลให้เกิดการรีเซต หรือเริ่มสถานะการทำงานใหม่เมื่อระดับของขาสัญญาณเป็นลอจิกสูง ดังนั้นหากว่าจะใช้สัญญาณการรีเซตเดียวกันกับ 8031 เพื่อที่จะรีเซต 8255 ด้วยก็สามารถทำได้โดยตรง

บทที่ 3

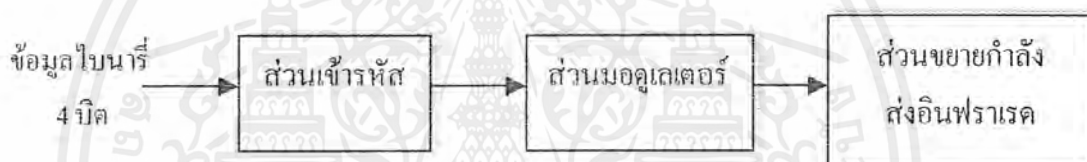
การคำนวณและการสร้าง

โครงงานชิ้นนี้สามารถแบ่งได้เป็น 2 ส่วนคือ ภาคส่ง และ ภาครับ

3.1 ภาคส่ง (Transmitter)

ภาคส่งที่ติดตั้งที่สถานีรถไฟแต่ละสถานี จะทำหน้าที่เข้ารหัสข้อมูลไบนารีแบบขนาน 4 บิต ไปเป็นรหัสที่เป็นสัญญาณอนุกรมเพื่อนำไปมอดูเลตกับคลื่นพาห์ แล้วนำสัญญาณไปขยายกำลังส่งผ่านแสงอินฟราเรดไปยังภาครับ ดังนั้นภาคส่งจึงแบ่งการทำงานได้เป็น 3 ส่วนคือ

1. ส่วนเข้ารหัส
2. ส่วนมอดูเลเตอร์
3. ส่วนขยายกำลังส่งอินฟราเรด



รูปที่ 3.1 แสดงบล็อกโคะแกรมของภาคส่ง

3.1.1 ส่วนเข้ารหัส (Encoder)

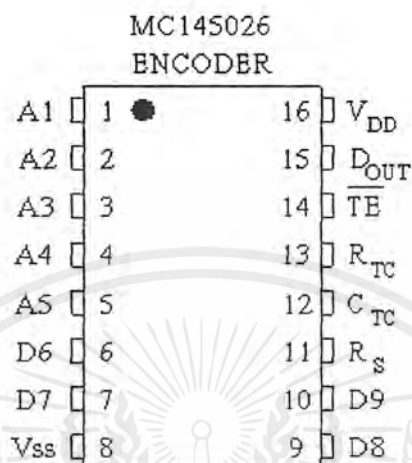
ส่วนเข้ารหัสอาศัยการทำงานของไอซีเบอร์ MC145026 ซึ่งมีการรับข้อมูลเข้าแบบขนาน เข้ารหัส และส่งข้อมูลออกแบบอนุกรม โดยมีไอซีเบอร์ MC145027 เป็นตัวถอดรหัสได้ข้อมูลแบบขนานกลับมา

ไอซีเบอร์ MC145026 สามารถเข้ารหัสข้อมูลได้ถึง 9 บิต โดยแบ่งเป็น รหัสแอดเดรส (Address code) 5 บิต และ ข้อมูลไบนารี (Binary data) 4 บิต อินพุทของ MC145026 สามารถเข้ารหัสได้ทั้งแบบ 3 สถานะ(trinary) และ 2 สถานะ(binary) โดยแบบ 2 สถานะ คือ สถานะต่ำ(Low)หรือลอจิก “0” และ สถานะสูง(High)หรือลอจิก “1” ถ้าเข้ารหัสแบบ 3 สถานะจะมีสถานะอิมพีแดนซ์สูง(Open)คือปล่อยลอยไว้ เพิ่มเข้ามา จากคุณสมบัตินี้เราจึงสามารถเข้ารหัสแอดเดรสได้ถึง $3^5 = 234$ แอดเดรส สำหรับการเข้ารหัสแบบ 3 สถานะ และ $2^5 = 32$ แอดเดรส สำหรับการเข้ารหัสแบบ 2 สถานะ

คุณสมบัติของ MC145026

- ช่วงอุณหภูมิในการทำงานอยู่ระหว่าง -40 ถึง $+85^{\circ}\text{C}$
- Standby Current สำหรับการเข้ารหัสต่ำมากถึง 300 nA
- ใช้อินเตอร์เฟส(Interface) ในการมอดูเลต(Modulate)และดีมอดูเลต(Demodulate)กับ คลื่นวิทยุ(RF) , อัลตราโซนิก(Ultrasonic) หรือ อินฟราเรด(Infrared)

- มีอาร์ซีอออสซิลเลเตอร์(RC Oscillator) โดยไม่ต้องการคริสทอล(Crystal)
- มีความทนทานสูงต่อการต่ออุปกรณ์ภายนอกคือ สามารถใช้อุปกรณ์ที่มีค่าความผิดพลาด 5%
- ช่วงแรงดันไฟฟ้า(Voltage)ที่ทำงานอยู่ระหว่าง 2.5 ถึง 18V



รูปที่ 3.2 แสดงไอซีเข้ารหัสเบอร์ MC145026

รายละเอียดของขาต่างๆ ในไอซีเข้ารหัสเบอร์ MC145026

A1-A5 : Address Inputs (Pins 1-5)

ขาเหล่านี้เป็นอินพุตแอดเดรสของไอซีเข้ารหัส ซึ่งแอดเดรสของไอซีถอดรหัสจะต้องเหมือนกันจึงสามารถถอดรหัสเอาข้อมูลที่เข้ารหัสไว้ออกมาได้

D6-D9 : Data Inputs (Pins 6,7,9,and 10)

ขาเหล่านี้เป็นข้อมูลที่จะเข้ารหัส และส่งออกทางขา D_{OUT} เป็นสัญญาณอนุกรม

R_S , C_{TC} , R_{TC} (Pins 11,12,and 13)

ขาเหล่านี้เป็นส่วนของอออสซิลเลเตอร์ภายในไอซีเข้ารหัส ซึ่งถ้ามีแหล่งจ่ายสัญญาณจากภายนอกถูกใช้แทนอออสซิลเลเตอร์ภายในแล้ว ควรจะต่อเข้าที่ขา R_S ส่วนขา C_{TC} และ R_{TC} ควรจะปล่อยลอยไว้

TE : Transmit Enable (Pin 14)

ขานี้ทำงานในการส่งรหัสที่สถานะต่ำ (active-low) ซึ่งอุปกรณ์ pull-up ที่อยู่ภายในจะรักษาสถานะสูง (high) เอาไว้

D_{OUT} : Data Out (Pin 15)

ขานี้เป็นเอาต์พุตของไอซีเข้ารหัส ซึ่งเป็นเวิร์ดข้อมูลที่เข้ารหัสแล้ว

V_{SS} , : Negative Power Supply (Pin 8)

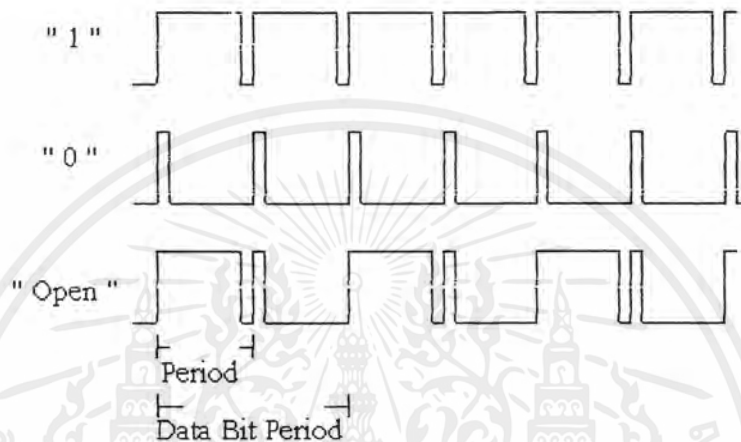
เป็นไฟลบ ส่วนใหญ่จะเป็นกราวด์(ground)

V_{DD} : Positive Power Supply (Pin 14)

เป็นไฟบวกที่ป้อนให้กับไอซีเข้ารหัส

ข้อมูลอินพุทของส่วนเข้ารหัสซึ่งมีการรับข้อมูลเข้าแบบขนาน จะทำการเข้ารหัสข้อมูลแบบ 9 บิต และจะส่งไปแบบอนุกรม โดยข้อมูลจะถูกส่งออกไปได้ทันทีที่ขาทรานสมิตเอ็นาเบิล(Transmit-Enable:TE) ได้รับสถานะต่ำหรือสภาวะเป็น “0” ซึ่งมันจะทำงานที่สภาวะ “0” (Active-Low) เท่านั้น

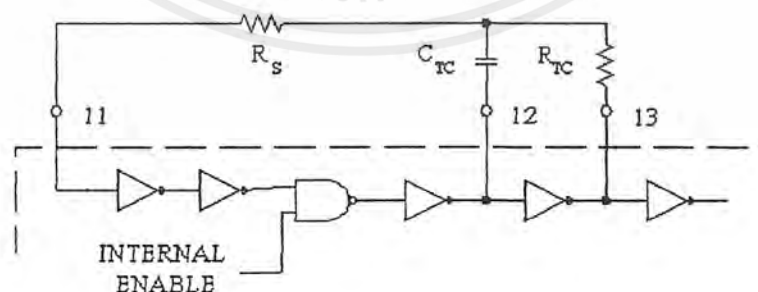
ข้อมูลแต่ละบิตจะถูกเข้ารหัสเป็นขบวนพัลส์ โดย ลอจิก “0” จะถูกเข้ารหัสเป็นพัลส์สั้น 2 พัลส์ ต่อเนื่องกันไป และลอจิก “1” จะถูกเข้ารหัสเป็นพัลส์ยาว 2 พัลส์ต่อเนื่องกัน ส่วนสภาวะ “Open” จะถูกเข้ารหัสเป็นแบบพัลส์ยาว 1 พัลส์ แล้วตามด้วยพัลส์สั้นอีก 1 พัลส์ ดังรูปที่ 3.3



รูปที่ 3.3 แสดงลักษณะการเข้ารหัสของบิตข้อมูล

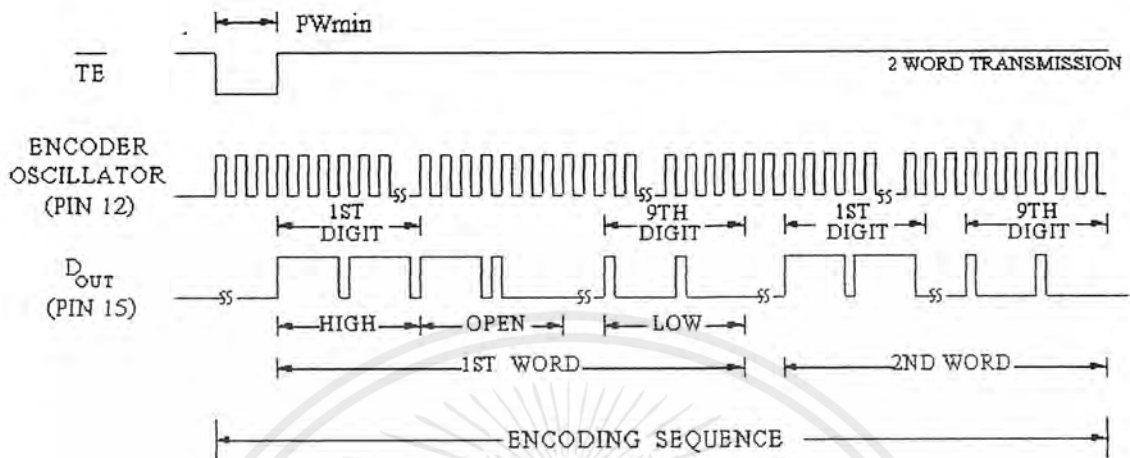
สำหรับไอซีเข้ารหัสนี้มี R_s , C_{TC} , R_{TC} ที่เป็นส่วนของออสซิลเลเตอร์ (Oscillator) ของการเข้ารหัส สำหรับกำหนดคาบเวลาหรือความถี่ภายใน ซึ่งทำงานที่ความถี่ที่กำหนดโดย RC network ภายนอก สามารถคำนวณได้จากสูตร

$$f = 1 / (2.3 * R_{TC} * C_{TC}) \quad \text{Hz}$$



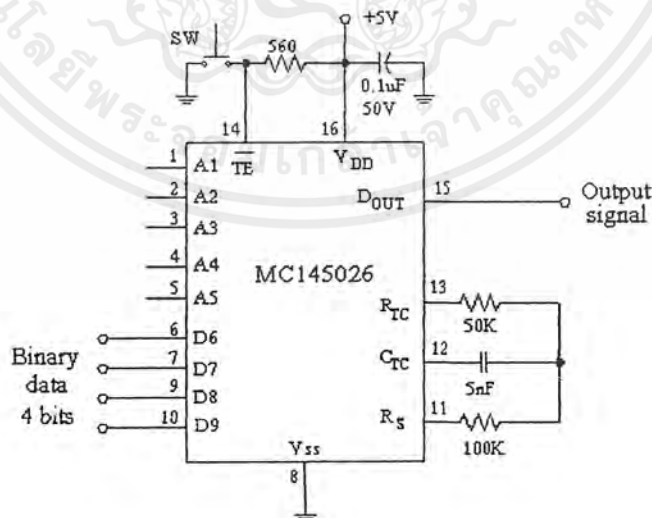
รูปที่ 3.4 แสดงออสซิลเลเตอร์ของไอซีเข้ารหัส

ข้อมูลที่ถูกส่งออกไปทางขา 15 เมื่อขา TE มีสถานะต่ำ จะมีลักษณะเป็นคำ (Word) โดยจะถูกส่งออกไปจำนวน 2 คำ ซึ่ง ข้อมูลทั้ง 2 คำมีลักษณะเหมือนกันดังรูปที่ 3.5



รูปที่ 3.5 แสดงไทมมิ่งโคอะแกรมของ ไอซีเข้ารหัส

วงจรที่ใช้ในส่วนเข้ารหัสนี้จะเป็นดังรูปที่ 3.6 โดยใช้ความถี่ออสซิลเลเตอร์ของการเข้ารหัสที่ประมาณ 1.739 kHz จึงใช้ค่าความต้านทานและตัวเก็บประจุตามตารางในดาต้าชีท(Datasheet)กำหนดคินพุตแอดเดรสที่ขา 1-5 ของไอซี MC145026 ไว้ที่สถานะอิมพีแดนซ์สูง โดยการปล่อยลอยไว้ กำหนดข้อมูลไบนารี 4 บิตแบบขนาน โดยใช้ดิพสวิตช์ (Dip switch) แบบ 4 ช่อง จะได้รับรหัสสัญญาณที่เป็นสัญญาณอนุกรมจากการเข้ารหัสที่ขา 15



รูปที่ 3.6 แสดงวงจรในส่วนเข้ารหัส

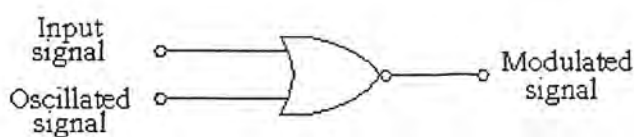
เนื่องด้วยโครงการนี้เป็นการประยุกต์ในการจัดทำระบบแจ้งสถานีรถไฟ ดังนั้นสถานีแต่ละสถานีก็จะมีรหัสเป็นของตัวเอง จากการที่ส่วนเข้ารหัสใช้ข้อมูลไบนารี 4 บิตในการเข้ารหัสทำให้สามารถจำลองสถานีรถไฟได้ 16 สถานีซึ่งแต่ละสถานีใช้ข้อมูลไบนารีดังตารางที่ 3.1

ชื่อสถานี	D6	D7	D8	D9
1. หัวลำโพง (HUA LUM PONG)	0	0	0	0
2. ยมราช (YOM MA LAD)	0	0	0	1
3. มักกะสัน (MAK KA SAN)	0	0	1	0
4. คลองตัน (KLONG TAN)	0	0	1	1
5. หัวหมาก (HUA MAK)	0	1	0	0
6. บ้านทับช้าง (BAN TUB CHANG)	0	1	0	1
7. ลาดกระบัง (LAD KRA BANG)	0	1	1	0
8. พระจอมเกล้า (PHRA CHOM KLAO)	0	1	1	1
9. หัวตะเข้ (HUA TA KHE)	1	0	0	0
10. คลองหลวงแพ่ง (KLONG RUANG PANG)	1	0	0	1
11. คลองอุดม (KLONG UDOM)	1	0	1	0
12. เปรัง (PLENG)	1	0	1	1
13. คลองแขวงกลัน (KLONG KWANG KLUN)	1	1	0	0
14. คลองบางพระ (KLONG BANG PHRA)	1	1	0	1
15. บางเตย (BANG TUEY)	1	1	1	0
16. ฉะเชิงเทรา (CHA CHOENG SAO)	1	1	1	1

ตารางที่ 3.1 แสดงข้อมูลไบนารีประจำแต่ละสถานี

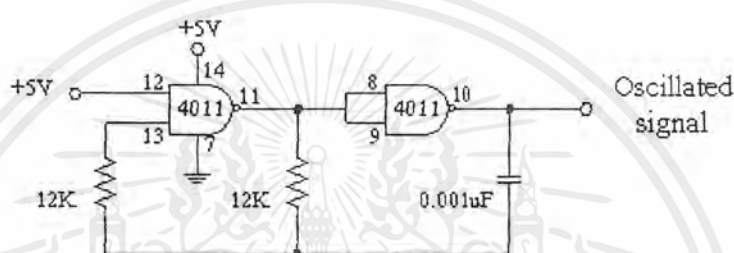
3.1.2 ส่วนมอดูเลเตอร์ (Modulator)

ส่วนมอดูเลเตอร์นี้จะใช้หลักการในการมอดูเลตลักษณะเดียวกับสัญญาณโทนเบิร์ตส์ โดยใช้วงจรรนอร์เกต (NOR gate) มอดูเลตสัญญาณจากการเข้ารหัสไปกับคลื่นพาห์ (Carrier) หรือ สัญญาณความถี่สูงจากออสซิลเลเตอร์ดังรูปที่ 3.7 โดยสัญญาณที่ได้จากการมอดูเลตแบบนี้จะเป็นศูนย์เมื่อสัญญาณควบคุมหรือสัญญาณจากการเข้ารหัสเป็น “1” หรือเป็นบวก และสัญญาณที่ได้จากการมอดูเลตจะเป็นพัลส์ความถี่สูงในช่วงเวลาที่สัญญาณควบคุมเป็นศูนย์เท่านั้น



รูปที่ 3.7 แสดงวงจรนอร์เกท

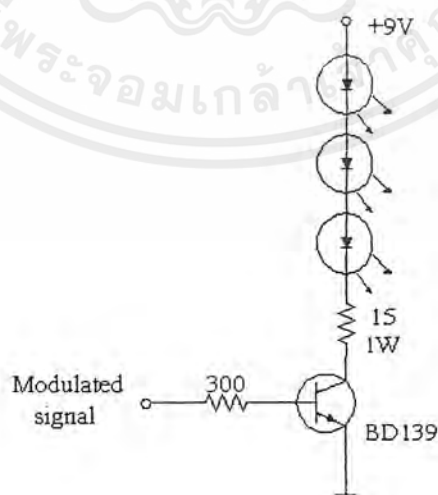
วงจรออสซิลเลเตอร์ที่ใช้ในส่วนนี้จะผลิตสัญญาณความถี่ประมาณ 38 kHz ซึ่งเป็นความถี่ที่สัมพันธ์กับโมดูลที่ใช้รับแสงอินฟราเรดทางภาครับ โดยวงจรอาร์ชีออสซิลเลเตอร์นี้เป็นการต่อตัวต้านทานและตัวเก็บประจุเข้ากับวงจรแนนด์เกท (NAND gate) ดังรูปที่ 3.8



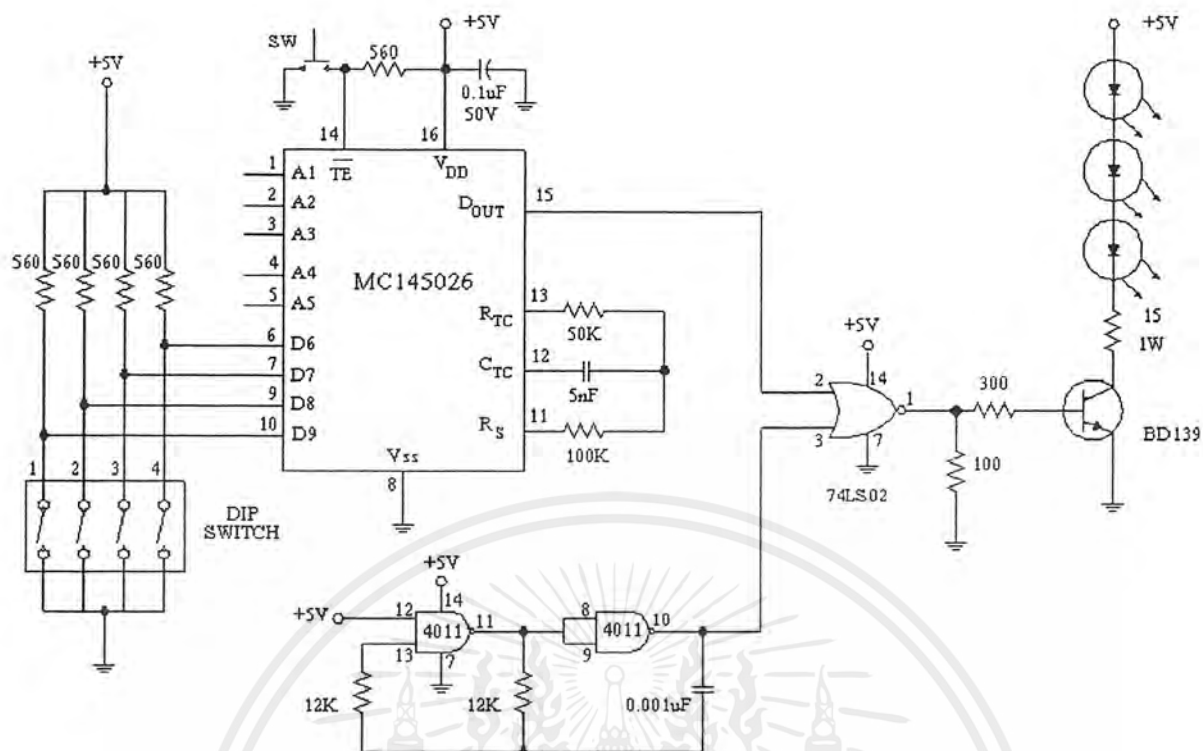
รูปที่ 3.8 แสดงวงจรผลิตสัญญาณความถี่ 38 kHz

3.1.3 ส่วนขยายกำลังส่งอินฟราเรด (Infrared transmitter)

สัญญาณจากส่วนมอดูเลเตอร์จะถูกส่งต่อมาที่ขาเบสของทรานซิสเตอร์เพื่อไบอัสทรานซิสเตอร์ให้ทำงาน ไดโอดเปล่งแสงอินฟราเรด (LED Infrared) จะทำงานตามการไบอัสของทรานซิสเตอร์ส่งสัญญาณผ่านทางแสงอินฟราเรดไปยังภาครับ



รูปที่ 3.9 แสดงวงจรในส่วนขยายกำลังส่งอินฟราเรด

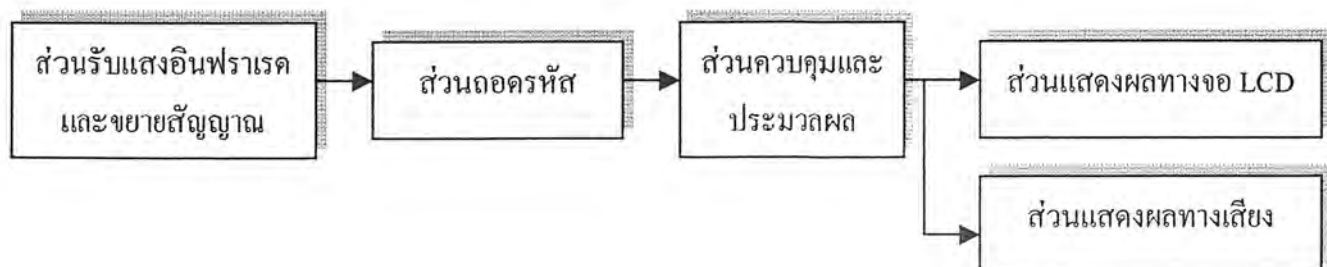


รูปที่ 3.10 แสดงวงจรของภาคส่ง

3.2 ภาครับ (Receiver)

ภาครับ ซึ่งติดตั้งที่ตัวรถไฟจะทำหน้าที่รับสัญญาณที่มากับแสงอินฟราเรดที่ส่งมาจากภาคส่ง แล้วนำสัญญาณนั้นมาทำการถอดรหัสที่ได้เข้ารหัสไว้ทางภาคส่ง ทำให้ได้ข้อมูลไบนารีแบบขนาน 4 บิต กลับคืนมาทำการแสดงผลแจ้งสถานีรถไฟตามที่ต้องการ ภาครับจึงสามารถแบ่งการทำงานได้เป็น 4 ส่วน คือ

1. ส่วนรับแสงอินฟราเรดและขยายสัญญาณ
2. ส่วนถอดรหัส
3. ส่วนควบคุมและประมวลผล
4. ส่วนแสดงผล โดยแสดงผลทางจอ LCD และ แสดงผลทางเสียง



รูปที่ 3.11 แสดงบล็อกไดอะแกรมของภาครับ

3.2.1 ส่วนรับแสงอินฟราเรดและขยายสัญญาณ (Infrared receiver and signal amplifier)

สำหรับภาครับส่วนแรกที่ทำหน้าที่รับแสง แล้วเปลี่ยนเป็นไฟฟ้า ประกติแล้วจะใช้โฟโต้ไดโอด ชนิดต่างๆ แต่ในโครงงานนี้เลือกใช้ โฟโต้โมดูล สำหรับระบบควบคุมรีโมต PCM (Photo Modules for PCM Remote Control Systems)

โฟโต้โมดูล ตระกูล TSOP18.. นี้ ที่เลือกใช้ เป็นชุดตัวรับที่ย่อขนาดเล็กลงสำหรับระบบควบคุม รีโมตอินฟราเรด ภายในประกอบด้วย PIN ไดโอด และ ปรี่แอมป์ไฟเออร์ ถูกจัดวางไว้ในกรอบตะกั่ว ภายนอกแพ็คเกจ ทำด้วยอีพ็อกซี่ ถูกออกแบบให้กรองความถี่ อินฟราเรด (IR filter) โดยการเลือกใช้งาน ตามความถี่แคเรียร์ดังนี้ โดยชนิดของ โมดูลสำหรับความถี่แคเรียร์ต่าง ๆ กันแสดงได้ดังตารางที่ 3.2

Type	f_0	Type	f_0
TSOP1830	30 kHz	TSOP1833	30 kHz
TSOP1836	36 kHz	TSOP1837	36.7 kHz
TSOP1838	38 kHz	TSOP1840	40 kHz
TSOP1856	56 kHz		

ตารางที่ 3.2 แสดงชนิดของ โมดูล ตระกูล TSOP18..

สัญญาณเอาต์พุตที่ได้ออกมาแล้ว สามารถทำการถอดรหัสโดยไม่โครโปรเซสเซอร์ได้โดยตรง คุณสมบัติที่มีประโยชน์มากก็คือ มีการทำงานที่แน่นอนเชื่อถือได้ แม้จะถูกรบกวนจากภายนอก และ ยังป้องกันการเกิดพัลส์สัญญาณเอาต์พุตที่ถูกควบคุมไม่ได้อีกด้วย

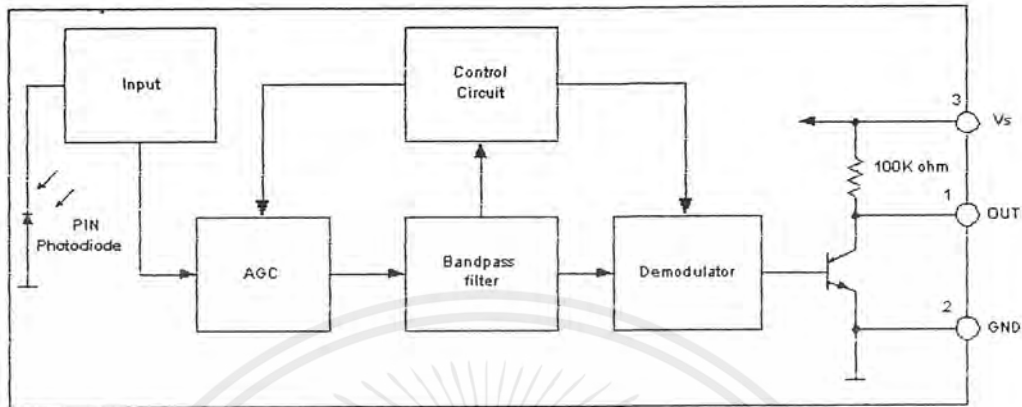
คุณสมบัติของโฟโต้โมดูล

- โฟโต้ดีเทกเตอร์ และ ปรี่แอมป์ไฟเออร์ อยู่ในแพ็คเกจเดียว
- เอาต์พุตแอ็คทีฟที่ low
- วงจรกรองภายใน สำหรับกรองความถี่ PCM
- ป้องกันแสงรบกวนจากภายนอกได้ดี
- ป้องกันการรบกวนจากสนามไฟฟ้าภายนอก
- แรงดันไฟฟ้าของแหล่งจ่าย 3 – 6 โวลต์ ,ต้องการกำลังงานที่ต่ำ
- สามารถเป็นได้ทั้ง TTL และ CMOS
- มี AGC ที่มีประสิทธิภาพสูง

- ฟังก์ชันการทำงานของโฟโต้โมดูล

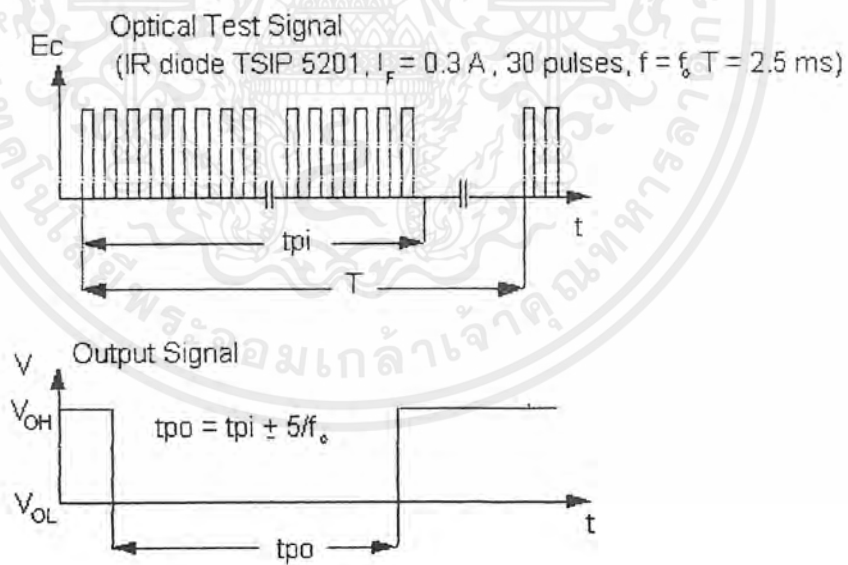
สำหรับการทำงานภายในโฟโต้โมดูลและส่วนประกอบแสดงได้ดังบล็อกไดอะแกรม ดังรูปที่

3.12



รูปที่ 3. 12 แสดงบล็อกไดอะแกรมของโฟโต้โมดูล

ความสัมพันธ์ของสนามไฟฟ้าอินพุตที่รับจากเครื่องส่งและสัญญาณเอาต์พุตที่ขา 1 ของโฟโต้โมดูลแสดงได้ดังนี้



รูปที่ 3.13 ความสัมพันธ์อินพุตและเอาต์พุตของโฟโต้โมดูล

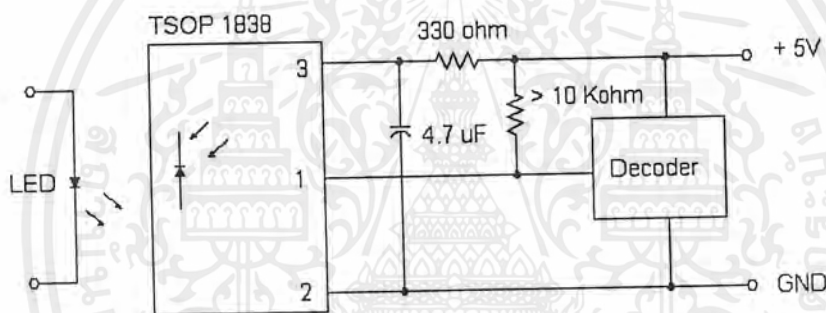
t_{pi} : เป็นช่วงเวลามีพัลส์ความถี่เท่ากับ f_0 ของสัญญาณโทนาเบริสต์ที่ส่งมาจากเครื่องส่ง

T : คาบเวลาของสัญญาณโทนาเบริสต์

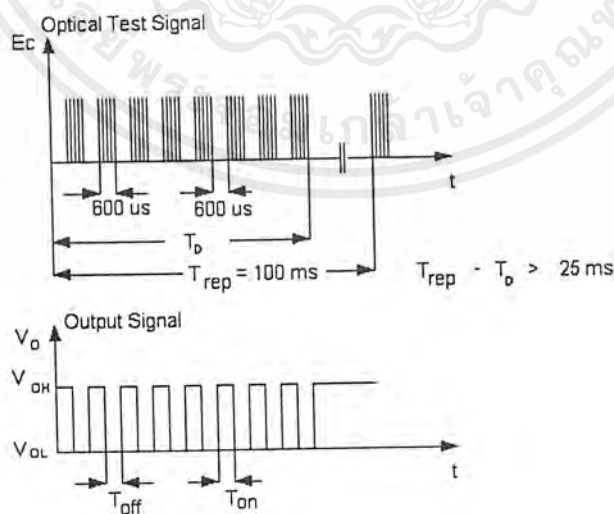
จากรูปที่ 3.13 สัญญาณเอาต์พุตของโฟโต้โมดูลนั้น จะแฉีกที่ฟที่ Low ของสัญญาณอินพุตที่เป็นช่วงไม่มีพัลส์ความถี่เท่ากับ f_0 ปรากฏอยู่เลย โดยมีระดับแรงดันไฟฟ้าเท่ากับ V_{OH} และ t_{pi} ต้องมากกว่าเท่ากับ $6/f_0$ จึงจะแยกแยะสัญญาณได้ถูกต้อง

- การเลือกใช้และวงจรใช้งาน

ในการใช้งานโฟโต้โมดูลเราจะเลือกใช้โฟโต้โมดูลเบอร์ TSOP 1838 ที่ใช้กับความถี่ 38 kHz ตาม ตารางที่ 3.2 การต่อวงจรใช้งานจะต่อตามแบบวงจรประยุกต์ใช้งานของโฟโต้โมดูลตาม specification sheet แสดงได้ดังรูปที่ 3.14 เนื่องจากภาคส่งใช้สัญญาณโทนเบริสต์ที่ใช้การ NOR กัน ระหว่างขบวนสัญญาณรหัสที่ได้จากวงจรเข้ารหัสกับสัญญาณความถี่ 38 kHz ที่ได้จากวงจรสร้างความถี่ ฉะนั้นสัญญาณรหัสที่เป็นบิต 0 เท่านั้นจึงจะมีพัลส์ความถี่ 38 kHz ปรากฏอยู่ ส่วนสัญญาณรหัสที่เป็นบิต 1 จะไม่มีพัลส์ปรากฏอยู่ สำหรับเครื่องรับหลักการของโฟโต้โมดูลจะแฉีกที่ฟที่ Low ของสัญญาณโทนเบริสต์ที่รับมาได้ ทำให้ช่วงแฉีกที่ฟของเอาต์พุตโฟโต้โมดูลจะตรงกับสัญญาณรหัสที่เป็นบิต 1 อยู่แล้ว จึงทำให้ไม่ต้องกลับสัญญาณที่ได้จากเอาต์พุตโฟโต้โมดูลอีก ฉะนั้นเอาต์พุตจึงนำไปใช้ถอดรหัสกับวงจรถอดรหัสได้เลย



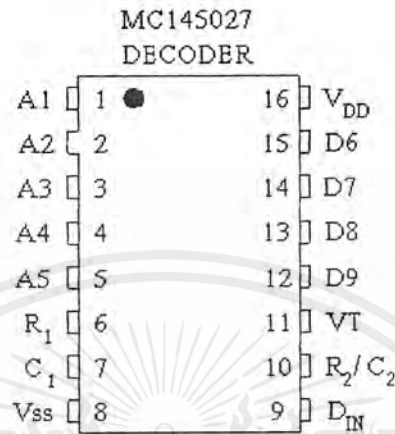
รูปที่ 3.14 วงจรประยุกต์ใช้งานโฟโต้โมดูล



รูปที่ 3.15 แสดงตัวอย่างสัญญาณโทนเบริสต์และสัญญาณเอาต์พุตโฟโต้โมดูล

3.2.2 ส่วนถอดรหัส (Decoder)

ส่วนถอดรหัสอาศัยการทำงานของไอซี MC145027 ซึ่งจะทำหน้าที่ถอดรหัสสัญญาณที่ได้เข้ารหัสไว้โดยไอซี MC145026 ที่ส่วนเข้ารหัสของภาคส่ง



รูปที่ 3.16 แสดงไอซีถอดรหัสเบอร์ MC145027

รายละเอียดของขาต่างๆ ในไอซีเข้ารหัสเบอร์ MC145027

A1-A5 : Address Inputs (Pins 1-5)

ขาเหล่านี้เป็นแอดเดรสของไอซีถอดรหัส ซึ่งจะต้องเหมือนกับแอดเดรสของไอซีเข้ารหัสจึงสามารถถอดรหัสเอาข้อมูลที่เข้ารหัสไว้ออกมาได้

D6-D9 : Data Inputs (Pins 15,14,13,and 12)

ขาเหล่านี้เป็นข้อมูลที่จะเข้ารหัส และส่งออกทางขา D_{out} เป็นสัญญาณอนุกรม

R₁ , C₁ (Pins 6 and 7)

ค่าเวลาคงที่ (Time Constant) จะถูกเซ็ตให้เป็น 1.72 ของคาบเวลาของสัญญาณนาฬิกาจากตัวเข้ารหัส

$$R_1 * C_1 = 3.95 R_{TC} C_{TC}$$

R₂ / C₂ (Pins 10)

ค่าความต้านทานและตัวเก็บประจุนี้คือเพื่อทำหน้าที่ตรวจสอบการสิ้นสุดของค่าและการสิ้นสุดของการส่งสัญญาณที่รับมาตัวเข้ารหัส ซึ่ง Time Constant (R₂*C₂) มีค่าเป็น

$$R_2 * C_2 = 77 R_{TC} C_{TC}$$

V_T : Valid Transmission output (Pin 11)

ที่ขา ini จะมีสถานะสูง (high) หลังจากทีค่าทั้งสองที่ส่งมาจากตัวเข้ารหัส ได้รับการตรวจสอบว่าสอดคล้องกับแอดเดรสของตัวถอดรหัส

D_{IN} : Data In (Pin 9)

ขา ini เป็นทางเข้าของสัญญาณที่ถูกเข้ารหัสไว้ แล้วส่งมายังตัวถอดรหัส

V_{SS} : Negative Power Supply (Pin 8)

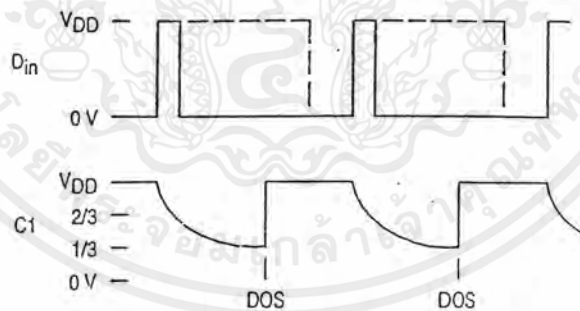
เป็นโฟลป ส่วนใหญ่จะเป็นกราวด์(ground)

V_{DD} : Positive Power Supply (Pin 14)

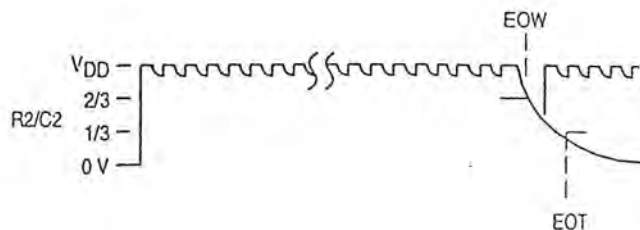
เป็นโฟลปวทที่ป้อนให้กับไอซีเข้ารหัส

สัญญาณที่รับเข้ามาจากส่วนรับแสงอินฟราเรดและขยายสัญญาณประกอบด้วย สัญญาณ 2 คำ (Word) ที่เหมือนกัน ซึ่งจะถูกรวบรวมที่ละบิตระหว่างการรับข้อมูล โดย 5 บิตแรกซึ่งเป็นแอดเดรสของข้อมูล จะต้องมีความสอดคล้องกับแอดเดรสของไอซีถอดรหัส ถ้าแอดเดรสเหล่านี้ตรงกัน ข้อมูลไบนารี 4 บิตถัดไปจะถูกเก็บไว้ภายใน โดยยังไม่ส่งไปยังสัญญาณขาออกแลทช์ (Output Data Latch) ต่อจากนั้นเมื่อเวิร์ดที่ 2 จากตัวสัญญาณที่เข้ามามีแอดเดรสสอดคล้องกันอีกครั้ง ข้อมูลไบนารี จะถูกเปรียบเทียบกับข้อมูลไบนารีที่เก็บไว้คอนแรก ถ้าข้อมูลไบนารีทั้ง 4 บิตตรงกันข้อมูลจะถูกส่งไปยังสัญญาณขาออกแลทช์ และจะคงสถานะเดิมอยู่จนกระทั่งมีข้อมูลอื่นมาแทนที่ ในขณะที่เดียวกันที่ขา VT จะมีสถานะเป็น High และจะคงสถานะอยู่จนกระทั่งมีความผิดพลาด (Error) เกิดขึ้น หรือไม่ได้รับสัญญาณขาเข้าเป็นเวลา 4 คาบเวลาของข้อมูล (Data Period)

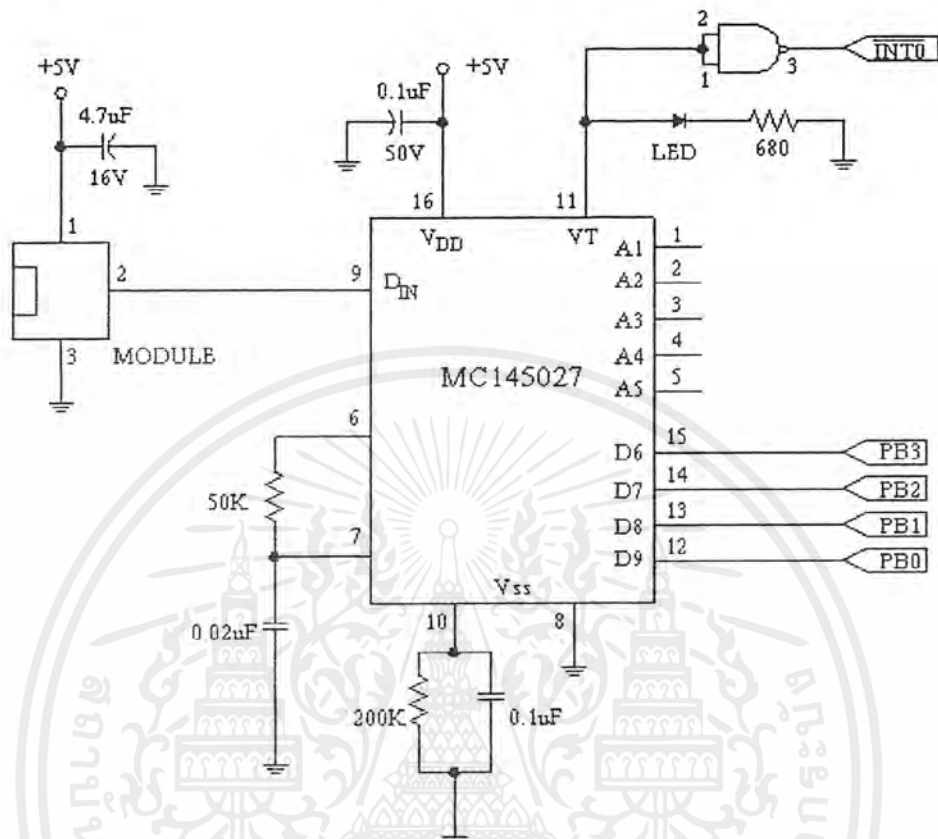
การตรวจสอบไทมมิ่ง (Timing) ของไอซี MC145027 ทำได้โดยตรวจสอบคลื่นสัญญาณที่ขา 7 และขา 10 แล้วนำมาเปรียบเทียบกับคลื่นสัญญาณที่ถูกส่งเข้ามาที่ขา 9 ค่าการลดลงของแรงดันที่ขา 7 ในขณะที่มีการคายประจุจะลดลงจาก V_{DD} เป็น $V_{DD}/3$ ที่จุด DOS ในภาพจะเป็นจุดรีเซ็ต ในขณะที่สัญญาณข้อมูลขาเข้าเปลี่ยนสถานะจาก 0 เป็น 1 หรือจาก 1 เป็น 0 ส่วนการตรวจสอบที่ขา 10 แรงดันที่ขา 7 นี้จะมีค่า V_{DD} ในขณะที่การส่งข้อมูลสิ้นสุดลง (EOT) แรงดันที่ขา 10 นี้จะลดลงเป็น $V_{DD}/3$ ส่วนเวลาที่ทำให้เรทราวนจุดสิ้นสุดของคำ (EOW) แรงดันที่ขา 10 จะลดลงมาเป็น $2 V_{DD}/3$



รูปที่ 3.17 แสดง R-C Decay on Pin 7 (C1)



รูปที่ 3.18 แสดง R-C Decay on Pin 10 (R2/C2)

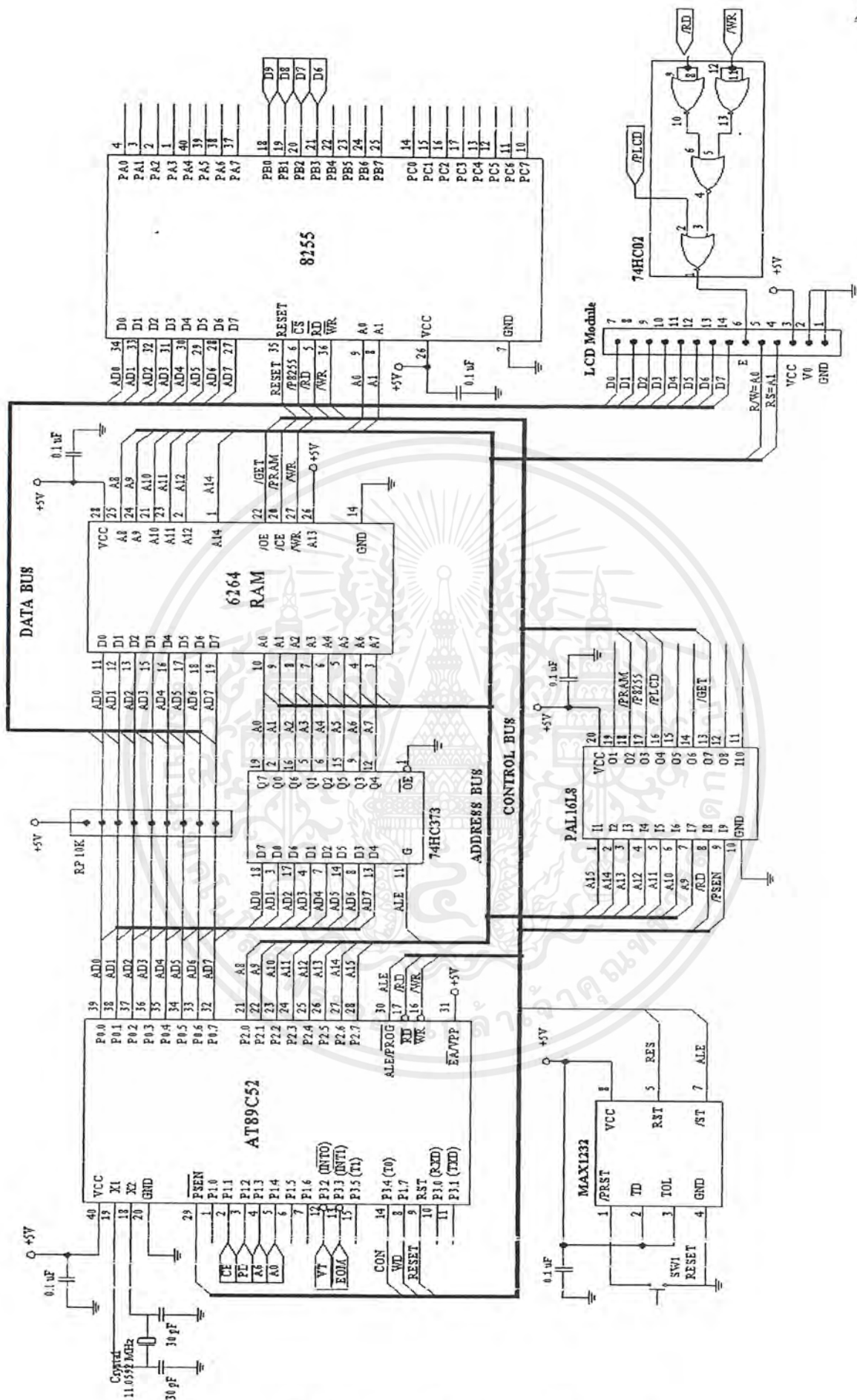


รูปที่ 3.19 แสดงวงจรส่วนรับแสงอินฟราเรดและส่วนถอดรหัสของภาครับ

3.2.3 ส่วนควบคุมและประมวลผล (Processor and Controller)

ส่วนควบคุมและประมวลผลนี้อาศัยการทำงานของไมโครคอนโทรลเลอร์บอร์ด AT89C52 ซึ่งมีหลักการทำงานเหมือนกับไมโครคอนโทรลเลอร์ในตระกูล MCS-51 และยังได้นำไอซีเบอร์ 8255 มาร่วมในส่วนนี้เพื่อจะเพิ่มอินพุต-เอาต์พุตพอร์ตให้กับการทำงาน

ส่วนควบคุมและประมวลผลนี้มีหน้าที่รับข้อมูลไบนารี 4 บิต จากส่วนถอดรหัส แล้วทำการประมวลผลข้อมูลไบนารีที่ได้เพื่อที่จะควบคุมการแสดงผลในส่วนแสดงผลทั้งสองให้ถูกต้องตามที่กำหนดไว้ ซึ่งในโครงงานนี้จะเป็นการแจ้งสถานะไฟให้ถูกต้องตามรหัสข้อมูลที่กำหนดไว้ในแต่ละสถานะตามตารางที่ 3.1



รูปที่ 3.20 แสดงวงจรส่วนควบคุมและประมวลผล

3.2.4 ส่วนแสดงผล (Display Unit)

ส่วนแสดงผลมีหน้าที่แสดงผลแจ้งสถานีรถไฟตามการควบคุมของส่วนควบคุมและประมวลผล โดยสามารถแบ่งได้เป็น 2 ส่วนคือ ส่วนแสดงผลทางจอ LCD และ ส่วนแสดงผลทางเสียง

3.2.4.1 ส่วนแสดงผลทาง LCD

ส่วนแสดงผลทางจอ LCD จะใช้ Dot Matrix LCD Module ในแบบ Character LCD Module ที่มีหน้าจอแบบ 16 ตัวอักษร 2 บรรทัด ทำการต่อ 14 ขาของ LCD Module เข้ากับส่วนควบคุมและประมวลผลดังวงจรในรูปที่ 3.20

3.2.4.2 ส่วนแสดงผลทางเสียง

-โหมดเชิงดำเนินการ ของ ISD2590 (Operation Modes)

โหมดเชิงดำเนินการของ ISD2590 มีให้เลือกใช้งานอยู่ 7 โหมด ทำให้สามารถประยุกต์ใช้งานกับ ISD2590 ได้หลากหลายยิ่งขึ้น โหมดเชิงดำเนินการนี้จะใช้ขาแอดเดรสในการกำหนดโหมด แต่จะอยู่แยกส่วนกับการกำหนดแอดเดรส โดยกำหนดให้ 2MSBs (Most Significant Bits) ต้องมีสถานะเป็น "1" (ขา A8 และ A9) ตำแหน่งแอดเดรสที่เหลือจะถูกแปลงเป็นโหมตบิต ไม่ใช่แอดเดรสบิต และไม่สามารถที่จะใช้ร่วมกันได้

การพิจารณาสำหรับการใช้งาน โหมดเชิงดำเนินการ คือ

1. แต่ละโหมด จะเริ่มต้นทำงานที่แอดเดรส 0 ของ ISD2590 ตัวชี้แอดเดรส (address pointer) ถูกรีเซ็ตเป็น "0" เมื่ออุปกรณ์เปลี่ยนจากการบันทึกไปเป็นการเล่นกลับ หรือจากการเล่นกลับไปเป็นการบันทึก (แต่จะยกเว้นกรณีโหมด M6) หรือเมื่อวงจรรอบกำลังงานต่ำ(power down)ทำงาน

2. โหมดเชิงดำเนินการ จะเริ่มทำงานเมื่อขา $\overline{CE}$ ได้รับสัญญาณขอบขาลง และ 2MSBs มีสถานะเป็น "1" และโหมดเชิงดำเนินการนี้จะอยู่จนกระทั่ง ขา $\overline{CE}$ ได้รับสัญญาณที่ขอบขาลงอีกครั้งหนึ่ง จึงจะเปลี่ยนโหมดเชิงดำเนินการได้

โหมดเชิงดำเนินการสามารถที่จะใช้ร่วมกับไมโครคอนโทรลเลอร์ได้ โดยในโครงงานนี้เลือกใช้งาน 2 โหมด ดังนี้

M0 - MESSAGE CUEING

โหมดเชิงดำเนินการนี้ออกแบบให้ผู้ใช้งานทำการข้ามข้อความ โดยไม่จำเป็นต้องรู้แอดเดรสของแต่ละข้อความ พัลส์ "0" แต่ละลูกที่เข้ามาที่ขา $\overline{CE}$ จะทำให้ตัวชี้แอดเดรสทำการข้ามไปยังข้อความถัดไปได้ โหมดนี้ควรจะใช้สำหรับการเล่นกลับเท่านั้น ซึ่งทำให้เราสามารถข้ามไปเล่นข้อความที่เราต้องการเล่นกลับโดยไม่ต้องใส่ค่าแอดเดรสของข้อความนั้น

M6 - PUSH-BUTTON MODE

โหมดเชิงดำเนินการนี้ถูกออกแบบให้ใช้กับวงจรภายนอกได้ และเมื่อใช้โหมดนี้อุปกรณ์จะอยู่ในวงจรรอบกำลังงานต่ำ(power down) อัตโนมัติเมื่อสิ้นสุดการเล่นกลับหรือบันทึก (ภายหลังที่ $\overline{CE}$ มีสถานะเป็น "1") และเมื่อใช้โหมดเชิงดำเนินการนี้ขาต่างๆ ของอุปกรณ์จะมีหน้าที่ดังตารางที่ 3.3

ชื่อขา	หน้าที่
$\overline{CE}$	เสมือนเป็นปุ่มกด เริ่มทำงาน/หยุดชั่วคราว (แอกทีฟ พัลส์ "0")
PD	เสมือนเป็นปุ่มกด หยุดทำงาน/รีเซ็ต (แอกทีฟ พัลส์ "1")
EOM	เป็นตัวบ่งชี้แสดงสถานะทำงาน

ตารางที่ 3.3 แสดงหน้าที่ของขา ISD2590 ในโหมดเชิงดำเนินการ M6

ขา $\overline{CE}$ (เริ่มทำงาน/หยุดชั่วคราว)

การเริ่มต้นทำงาน/หยุดชั่วคราว (START/PAUSE) จะแอกทีฟที่ขอบขาลงสัญญาณที่ขา $\overline{CE}$ โดยถ้ายังไม่มีการทำงานใดๆ เมื่อมีสัญญาณขอบขาของ $\overline{CE}$ จะเริ่มต้นการบันทึกหรือการเล่นกลับขึ้นอยู่กับขา P/R ที่ทำการเลือก พัลส์ต่อมาที่ขา $\overline{CE}$ ก่อนหน้าจะจบข้อความในการเล่นกลับหรือบันทึกหรือก่อนที่จะเกิดการล้น (overflow) จะทำให้อุปกรณ์หยุดชั่วคราวโดยที่เคาท์เตอร์แอดเดรสไม่ถูกรีเซ็ต ฉะนั้น พัลส์ต่อมาจะทำให้อุปกรณ์เริ่มทำงานตรงตำแหน่งที่หยุดชั่วคราว

ขา PD (หยุดทำงาน/รีเซ็ต)

การหยุดทำงาน/รีเซ็ต (STOP/RESET) จะแอกทีฟที่ขอบขาขึ้นสัญญาณที่ขา PD ก็ต่อเมื่อขณะวงรอบเล่นกลับหรือบันทึก มีสัญญาณขอบขาขึ้นที่ขา PD จะทำให้วงรอบนั้นยกเลิกและตัวชี้แอดเดรสจะอยู่ที่แอดเดรส "0"

ขา EOM (แสดงการทำงาน)

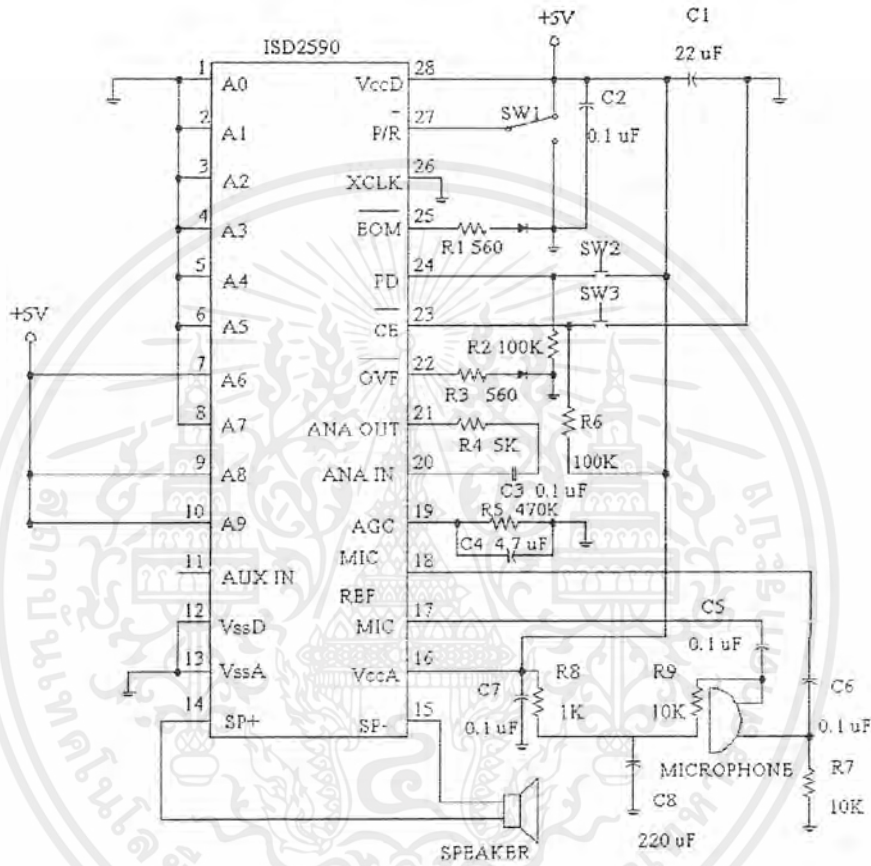
เป็นสัญญาณแอกทีฟ "1" เมื่อขณะบันทึกหรือเล่นกลับนั้นจะทำให้ สัญญาณที่ขา EOM มีสถานะเป็น "1"

โครงการนี้ต้องทำการบันทึกเสียงของเราก่อนที่จะนำไปประยุกต์ใช้กับไมโครคอนโทรเลอร์ การบันทึกจะใช้โหมดเชิงดำเนินการ M6 วงจรที่ใช้ในการบันทึกแสดงได้ดังรูป 3.21

ขั้นตอนการบันทึกใน PUSH-BUTTON MODE

1. ขา PD อยู่ในสถานะ "0"
2. ขา $\overline{P/R}$ อยู่ในสถานะ "0"
3. ขา $\overline{CE}$ ได้รับพัลส์ "0" ทำให้การบันทึกเริ่มต้น ที่ขา EOM จะมีสถานะเป็น "1"
4. ขา $\overline{CE}$ ได้รับพัลส์ "0" อีกครั้งหนึ่งจะทำให้การบันทึกหยุดชั่วคราว ที่ขา EOM จะมีสถานะเป็น "0" ตัวชี้แอดเดรสภายในไมโครเคลียร์แค่ EOM marker จะถูกเก็บในหน่วยความจำภายในซึ่งเป็นตัวชี้สิ้นสุดข้อความที่ทำการบันทึก ถ้าตอนนี้เปลี่ยนจากการบันทึกไปเป็นการเล่นกลับ (ขา P/R มีสถานะเป็น "1") ตัวชี้แอดเดรสจะเริ่มที่แอดเดรส 0 อัดโนมิค และเมื่อ ขา $\overline{CE}$ ได้รับพัลส์ "0" จะทำการเล่นกลับ

5. ขา $\overline{CE}$ ได้รับพัลส์ "0" อีกครั้งหนึ่งการบันทึกจะทำการบันทึกข้อความถัดไปตรงตำแหน่งแอดเดรสต่อจาก EOM marker และ ขา $\overline{EOM}$ จะมีสถานะเป็น "1"
6. เมื่อวงจรการบันทึกสิ้นสุด ขา $\overline{CE}$ ได้รับพัลส์ "0" พัลส์สุดท้ายจะทำให้ EOM marker ที่ข้อความสุดท้ายและการบันทึกสิ้นสุดลงเมื่อ ขา PD ได้รับพัลส์ "1" ซึ่งจะ EOM marker สุดท้ายเป็นการสิ้นสุดวงจรการบันทึก



รูปที่ 3.21 แสดงวงจรส่วนบันทึก และเล่นกลับในโหมดเชิงดำเนินการ M6

ขั้นตอนการเล่นกลับใน PUSH-BUTTON MODE

1. ขา PD อยู่ในสถานะ "0"
2. ขา $\overline{P/R}$ อยู่ในสถานะ "1"
3. ขา $\overline{CE}$ ได้รับพัลส์ "0" ทำให้การเล่นกลับเริ่มต้นขึ้น ขา $\overline{EOM}$ จะอยู่ในสถานะ "1"
4. ขา $\overline{CE}$ ได้รับพัลส์ "0" อีกครั้งหรือ ข้อความเล่นถึงตำแหน่ง EOM marker อุปกรณ์จะหยุดชั่วคราว แต่ตัวชี้แอดเดรสยังไม่ถูกเคลียร์ และ ขา $\overline{EOM}$ อยู่ในสถานะเป็น "0" ถ้าตอนนี้เปลี่ยนจากการเล่นกลับไปเป็นการบันทึก ตัวชี้แอดเดรสจะไม่รีเซ็ต และทำการบันทึกต่อไปได้
5. ขา $\overline{CE}$ ได้รับพัลส์ "0" อีกครั้ง การเล่นกลับจะเริ่มต้นครั้งที่หยุดชั่วคราว และขา $\overline{EOM}$ จะอยู่สถานะ "1"

6. การเล่นเกมกลับดำเนินต่อไปในขั้นตอนที่ 4 และ 5 จนกระทั่ง ขา PD อยู่ในสถานะ "1" หรือเกิดการล้น (overflow) ของข้อมูล

7. ถ้าเกิดการล้น ขา $\overline{CE}$ ได้รับพัลส์ "0" จะรีเซ็ตตัวชี้แอดเดรส และเริ่มต้นการบันทึกที่แอดเดรส 0 ภายหลังขา PD ได้รับพัลส์ "1" จะรีเซ็ตแอดเดรสเป็นแอดเดรส 0

การบันทึกเรากำหนดข้อความแต่ละข้อความเป็นดังต่อไปนี้

ข้อความที่ 1	"ที่นี่สถานี"	---เป็นคำขึ้นต้นเพื่อบอกสถานีที่ถึงแล้ว
ข้อความที่ 2	"สถานีต่อไปสถานี"	---เป็นคำขึ้นต้นเพื่อบอกสถานีต่อไปที่จะจอด
ข้อความที่ 3	"หัวลำโพง"	---ชื่อสถานี
ข้อความที่ 4	"ยมราช"	
ข้อความที่ 5	"มักกะสัน"	
ข้อความที่ 6	"คลองตัน"	
ข้อความที่ 7	"หัวหมาก"	
ข้อความที่ 8	"บ้านทับช้าง"	
ข้อความที่ 9	"ลาดกระบัง"	
ข้อความที่ 10	"พระจอมเกล้า"	
ข้อความที่ 11	"หัวตะเข้"	
ข้อความที่ 12	"คลองหลวงแพ่ง"	
ข้อความที่ 13	"คลองอุดม"	
ข้อความที่ 14	"เปร่ง"	
ข้อความที่ 15	"คลองแขวงกลัน"	
ข้อความที่ 16	"คลองบางพระ"	
ข้อความที่ 17	"บางเตย"	
ข้อความที่ 18	"จะเข้เทรา"	
ข้อความที่ 19	"ที่นี่เป็นสถานีสุดท้าย"	---เป็นคำลงท้ายเพื่อบอกว่าไม่มีสถานีต่อไปแล้ว

การออกแบบใช้งานการเล่นกลับโดยใช้โหมดเชิงดำเนินการ M6 และ M0 ร่วมกัน

วงจรส่วนเล่นกลับนั้นออกแบบใช้โหมดเชิงดำเนินการ M6 และ M0 ซึ่งสามารถใช้ร่วมกันได้ โดยโหมดเชิงดำเนินการ M6(Push-Button Modes) จะทำหน้าที่การเล่นกลับข้อความ ส่วนโหมดเชิงดำเนินการ M0(Message cueing) จะทำหน้าที่ข้ามข้อความไปยังข้อความที่ต้องการเล่นกลับได้ วงจรการเล่นกลับจึงมีขั้นตอนดังต่อไปนี้

1. เลือกทำการเล่นกลับ โดยขา $\overline{P/R}$ อยู่ในสถานะ "1"
2. PD ได้รับพัลส์ "1" เพื่อทำการรีเซ็ตแอดเดรสไปที่ 0
3. PD อยู่ในสถานะ "0"
4. เลือกโหมดเชิงดำเนินการ M6 และ M0 โดยให้ ขา A6/M6 และขา A0/M0 อยู่ในสถานะเป็น "1"

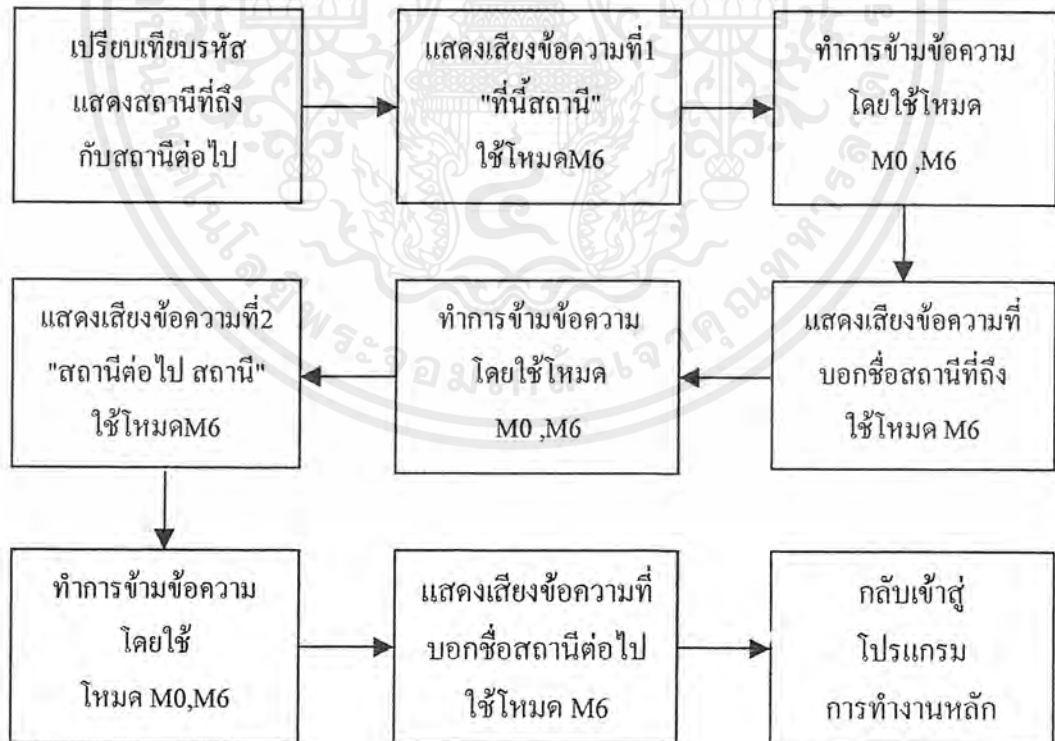
5. ส่งพัลส์ "0" ไปที่ขา CE ตามจำนวนข้อความที่ต้องการข้าม
6. ทำการเล่นกลับข้อความที่ต้องการโดยเลือกโหมดเชิงดำเนินการ M6 เท่านั้น(ขา A6/M6 เป็น "1"และขา A0/M0 เป็น"0")
7. ส่งพัลส์ "0" ไปที่ขา CE เพื่อเล่นกลับข้อความที่ต้องการ

การออกแบบวงจรเล่นกลับ โดยใช้ไมโครคอนโทรลเลอร์ควบคุม

เมื่อทำการบันทึกเสียงตามขั้นตอนบันทึกแต่ละข้อความที่กำหนดไว้แล้ว ขั้นตอนต่อไปจึงสร้างวงจรเล่นกลับ โดยมีไมโครคอนโทรลเลอร์ควบคุมดังนี้

1. ทำการเปรียบเทียบรหัส โดยเราทำการกำหนดรหัสที่รับเข้ามาแต่ละรหัส เช่น กำหนดให้เมื่อรับรหัส "0000" 4 บิต เข้ามาที่เครื่องรับ หมายถึง สถานีที่ถึงแล้ว คือ สถานี "หัวลำโพง" ส่วนสถานีต่อไปคือสถานี "ยมราช"
2. ทำการเลือกข้อความที่จะเล่นกลับได้อย่างถูกต้อง โดยใช้โหมดเชิงดำเนินการ M0 และ M6
3. ควบคุมให้ ISD2590 เล่นกลับข้อความ โดยใช้โหมดเชิงดำเนินการ M6 และควบคุมแผงแสดงผล LCD ให้แสดงผลตามลำดับกัน

ขั้นตอนการแสดงผลทางเสียงแสดงได้ดังนี้



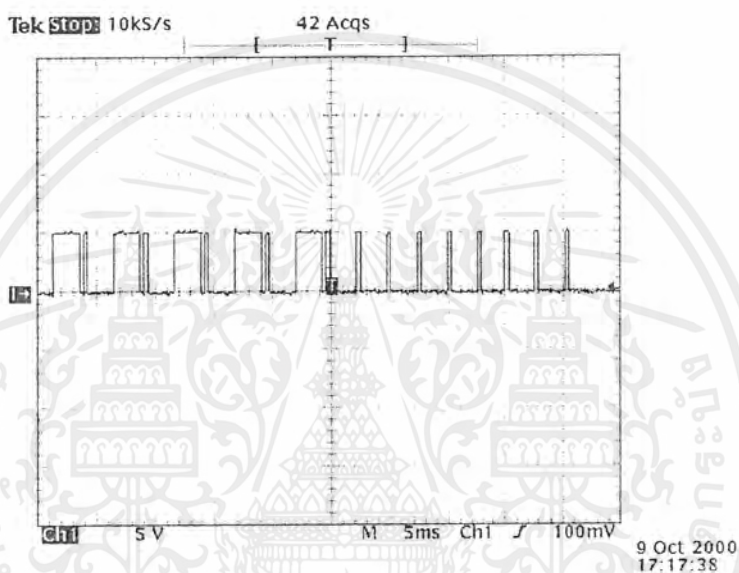
รูปที่ 3.22 แสดงขั้นตอนการแสดงผลทางเสียง

บทที่ 4

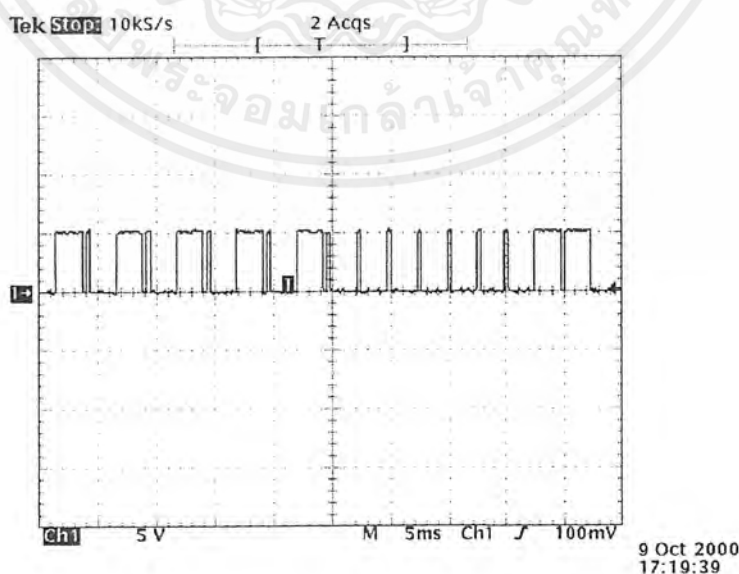
การทดลองและผลการทดลอง

4.1 ส่วนเข้ารหัส

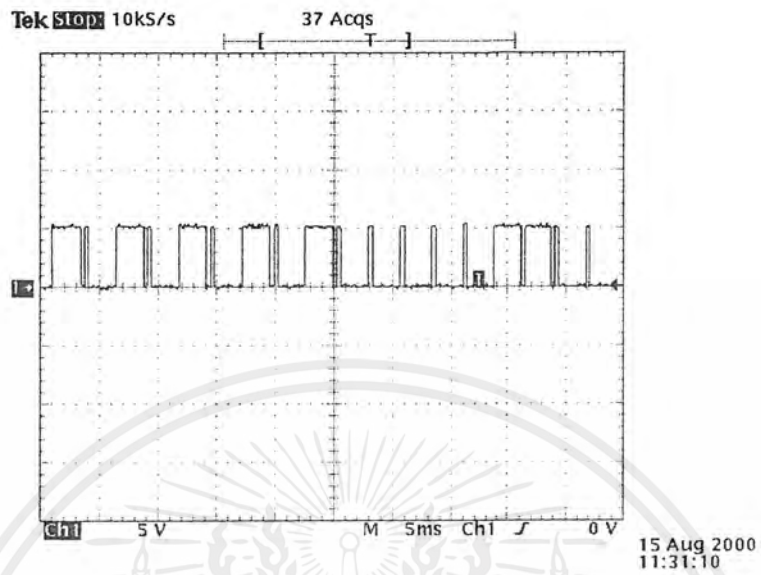
จากการที่โครงงานนี้ใช้ข้อมูลไบนารี 4 บิตในการป้อนเข้าไปในส่วนเข้ารหัส ทำให้ได้รหัสสัญญาณออกมา 16 สัญญาณ หรือ 16 ช่องสัญญาณนั่นเอง สัญญาณแต่ละสัญญาณมี 9 บิต โดย 5 บิตแรกเป็นแอดเดรสของการเข้ารหัสทำการปล่อยลอยไว้ และ 4 บิตหลังเป็นข้อมูลไบนารี 4 บิตที่ใส่เข้าไปผ่านทางคิพสวิตช์ โดยลอจิก “1” คือไฟบวก 5 V และ ลอจิก “0” คือ กราวด์ ลักษณะสัญญาณที่เข้ารหัสมีดังนี้



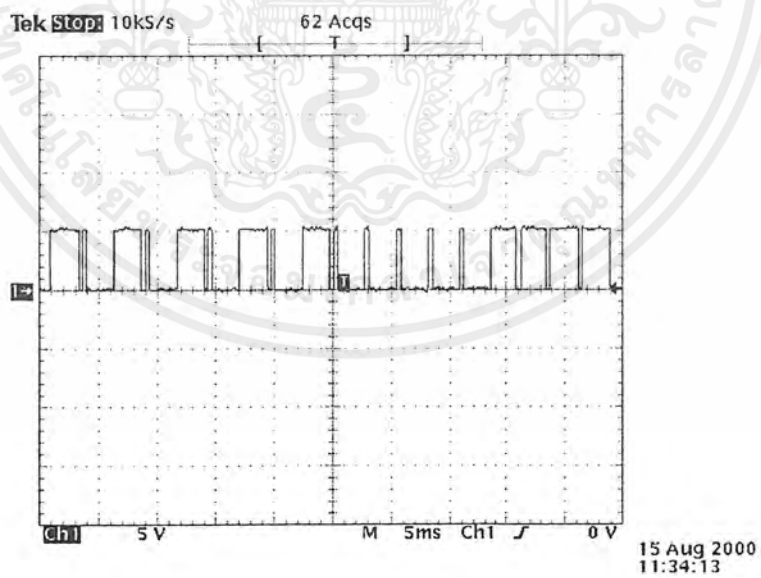
รูปที่ 4.1 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 0 0



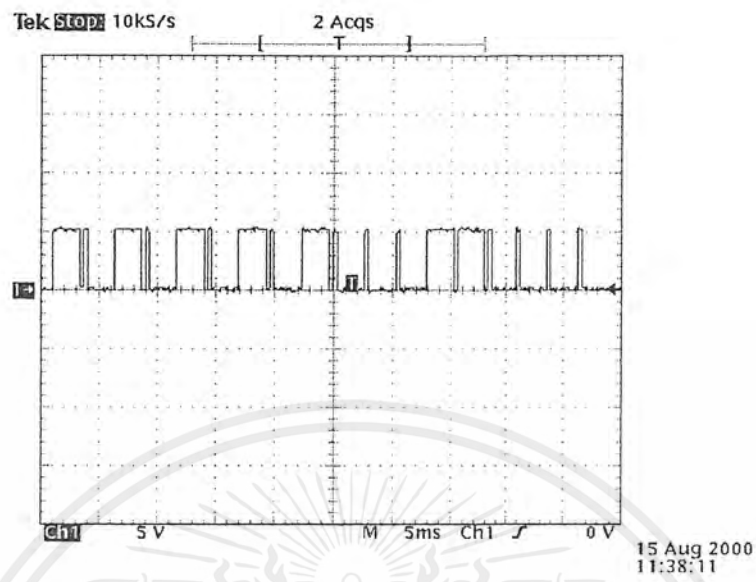
รูปที่ 4.2 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 0 1



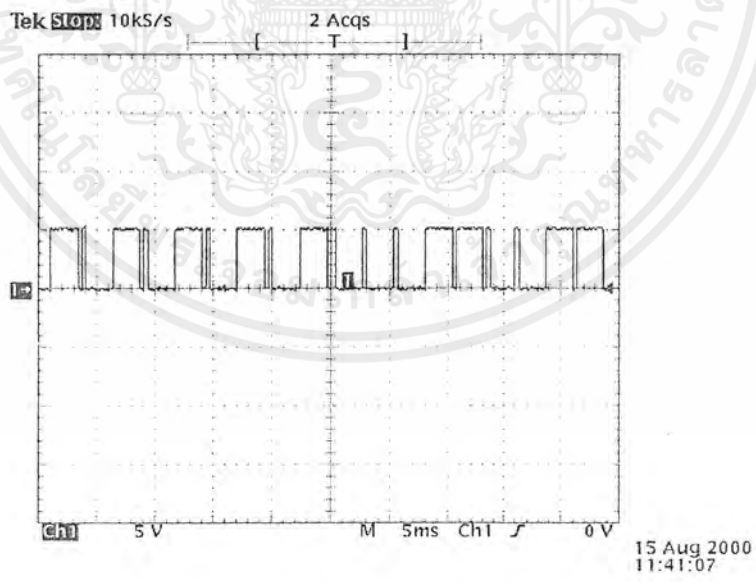
รูปที่ 4.3 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 1 0



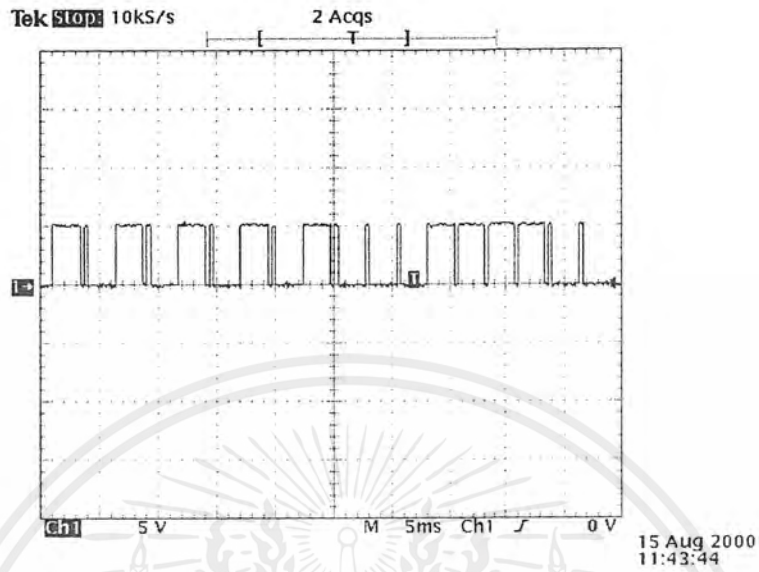
รูปที่ 4.4 แสดงสัญญาณเมื่อข้อมูลเป็น 0 0 1 1



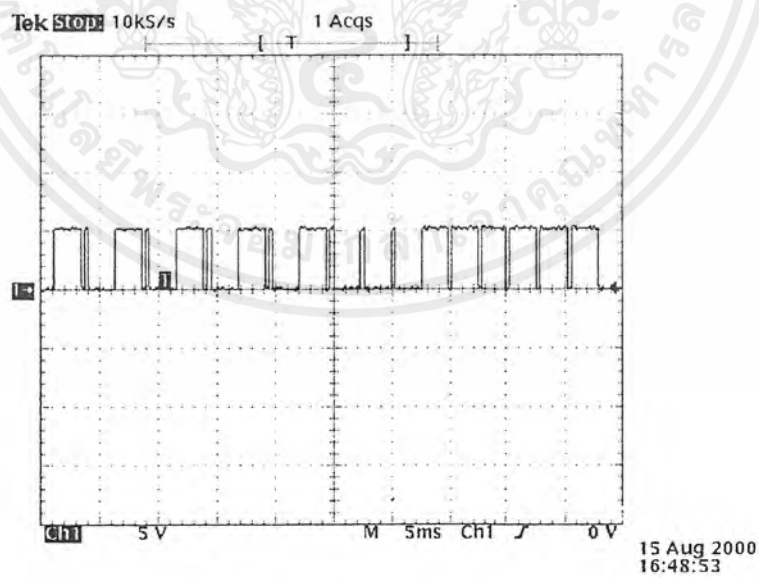
รูปที่ 4.5 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 0 0



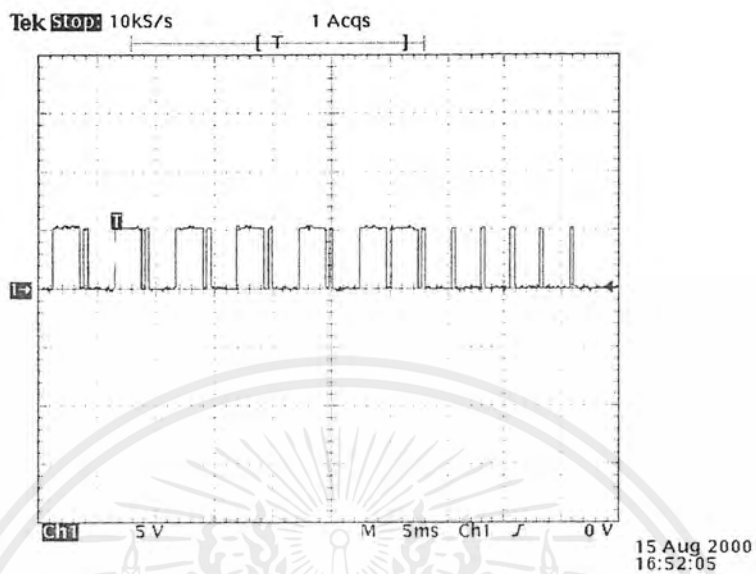
รูปที่ 4.6 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 0 1



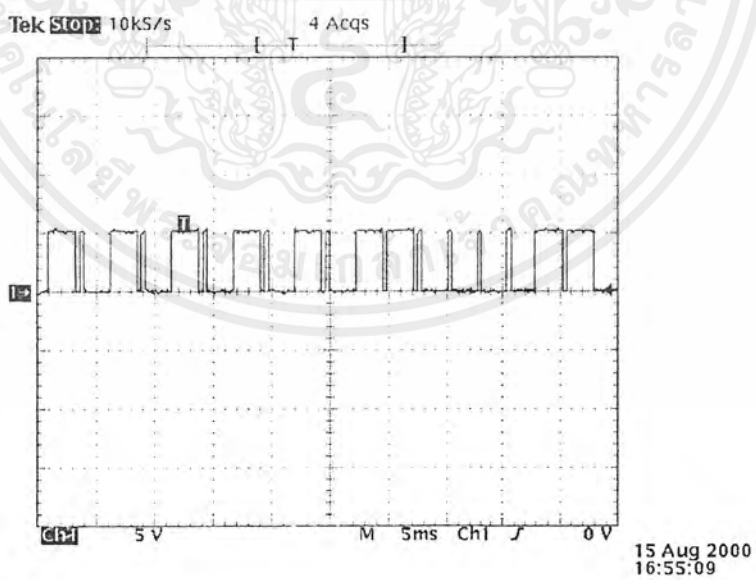
รูปที่ 4.7 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 1 0



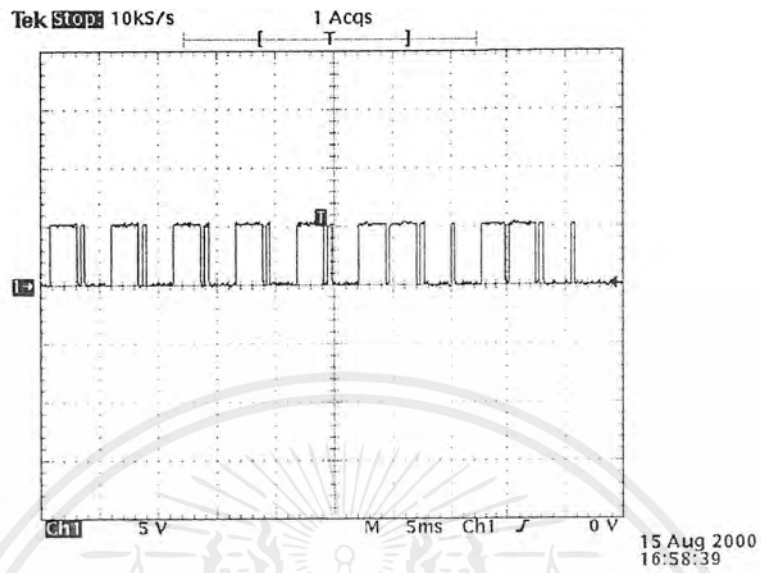
รูปที่ 4.8 แสดงสัญญาณเมื่อข้อมูลเป็น 0 1 1 1



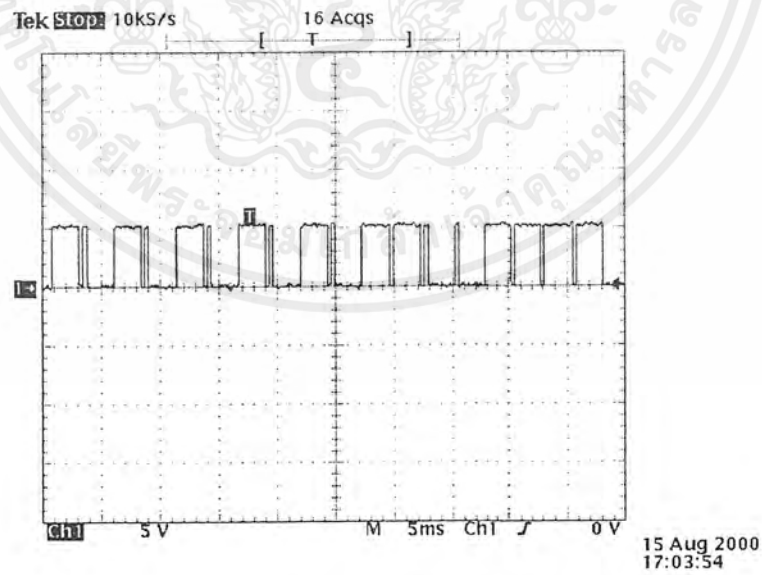
รูปที่ 4.9 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 0 0



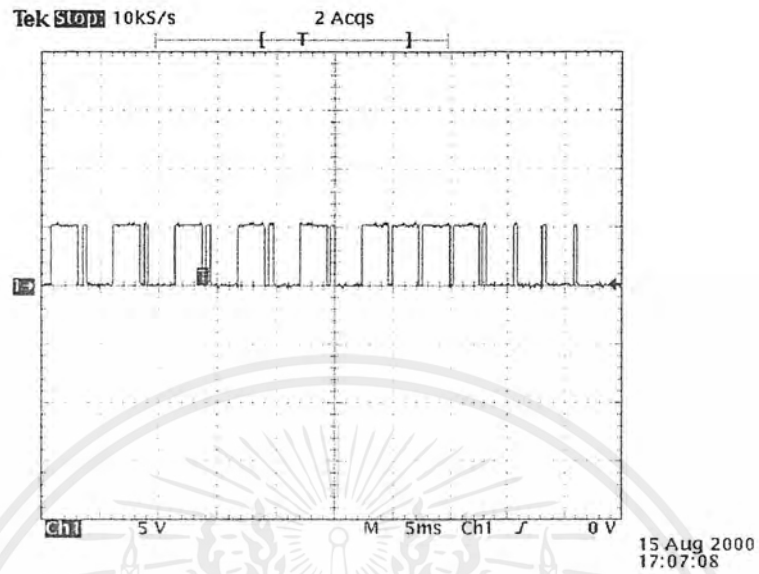
รูปที่ 4.10 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 0 1



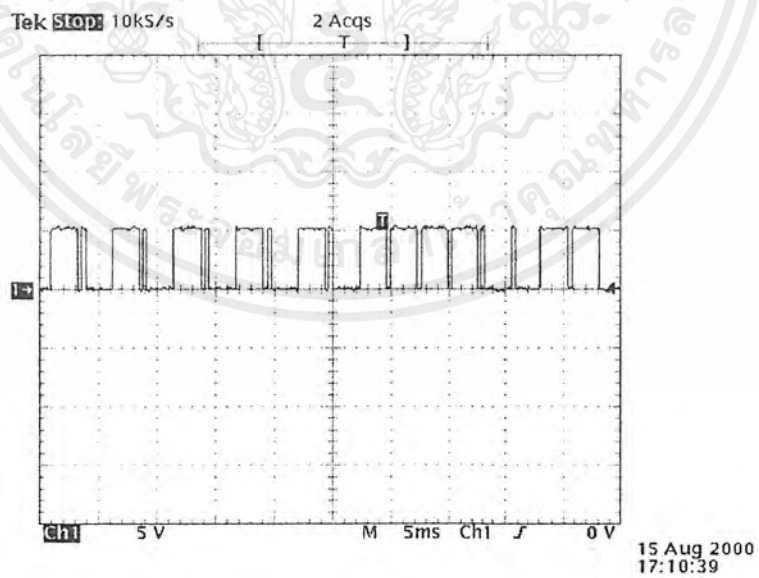
รูปที่ 4.11 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 1 0



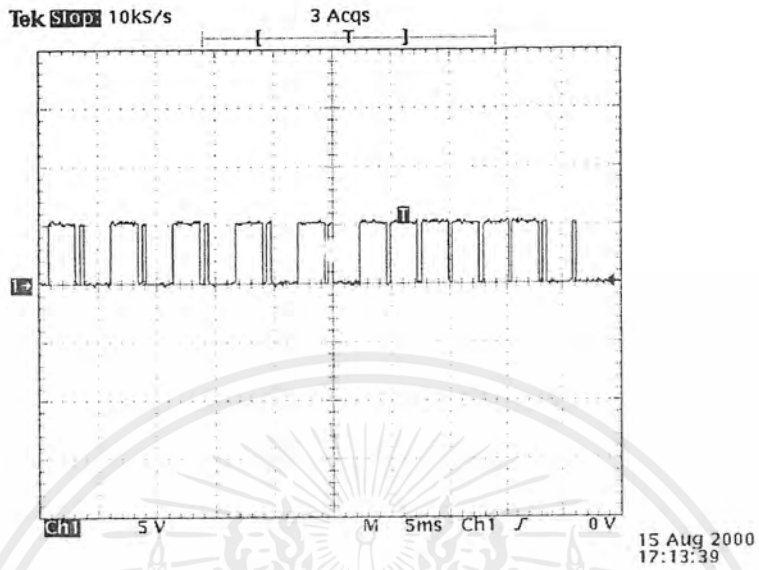
รูปที่ 4.12 แสดงสัญญาณเมื่อข้อมูลเป็น 1 0 1 1



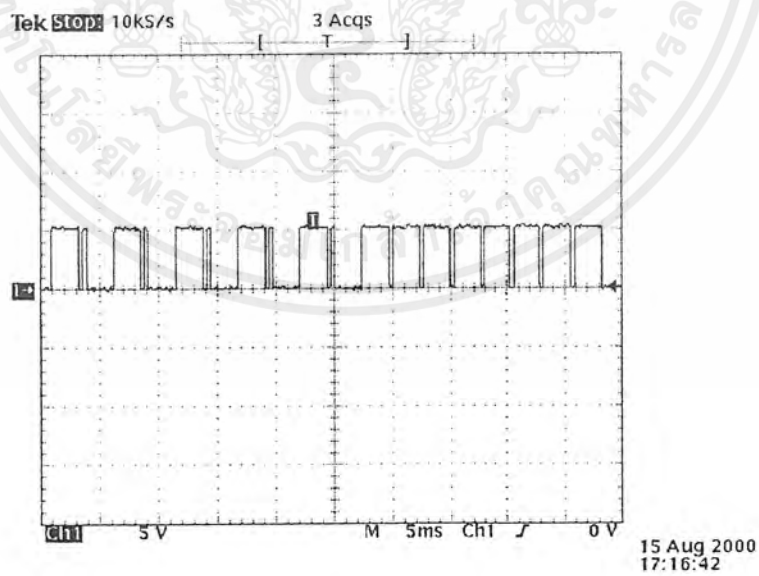
รูปที่ 4.13 แสดงสัญญาณเมื่อข้อมูลเป็น 1100



รูปที่ 4.14 แสดงสัญญาณเมื่อข้อมูลเป็น 1101



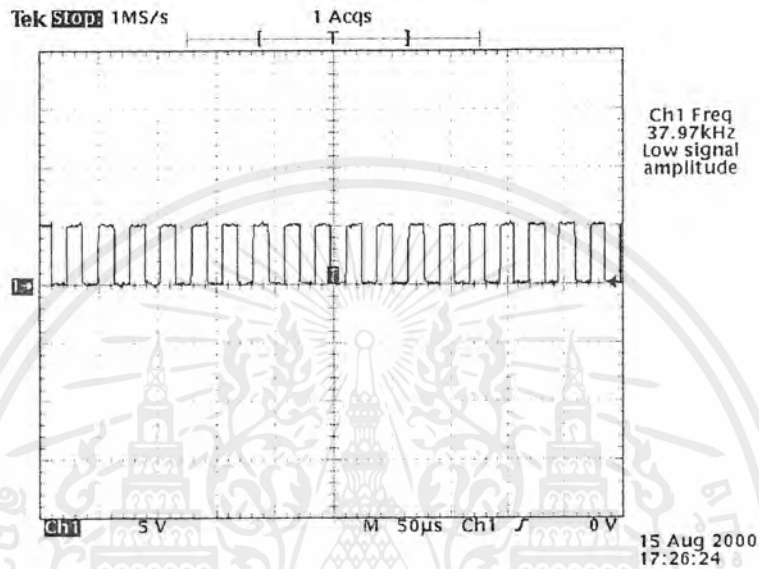
รูปที่ 4.15 แสดงสัญญาณเมื่อข้อมูลเป็น 1 1 1 0



รูปที่ 4.16 แสดงสัญญาณเมื่อข้อมูลเป็น 1 1 1 1

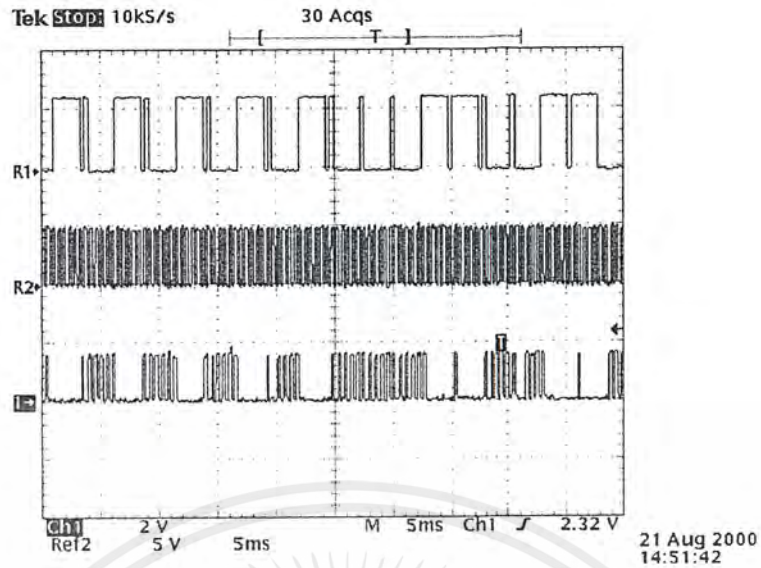
4.2 ส่วนมอดูเลเตอร์

สัญญาณที่ได้จากส่วนเข้ารหัสจะถูกลมอดูเลตให้เป็นสัญญาณโทนเบิรส์ที่ส่วนนี้ คลื่นพาห์ที่ใช้ในการมอดูเลตจากรูปที่ 3.8 มีความถี่ประมาณ 38 kHz มีลักษณะดังรูปที่ 4.17



รูปที่ 4.17 แสดงคลื่นพาห์ความถี่ 38 kHz ที่ใช้ในการมอดูเลต

เมื่อนำสัญญาณจากการเข้ารหัสและคลื่นพาห์มอดูเลตรวมกันโดยใช้วงจรนอร์เกตแล้ว ช่วงที่สัญญาณจากการเข้ารหัสมีสถานะเป็น “0” เท่านั้นที่สัญญาณโทนเบิรส์จะมีพัลส์ความถี่ 38 kHz มีลักษณะดังรูปที่ 4.18

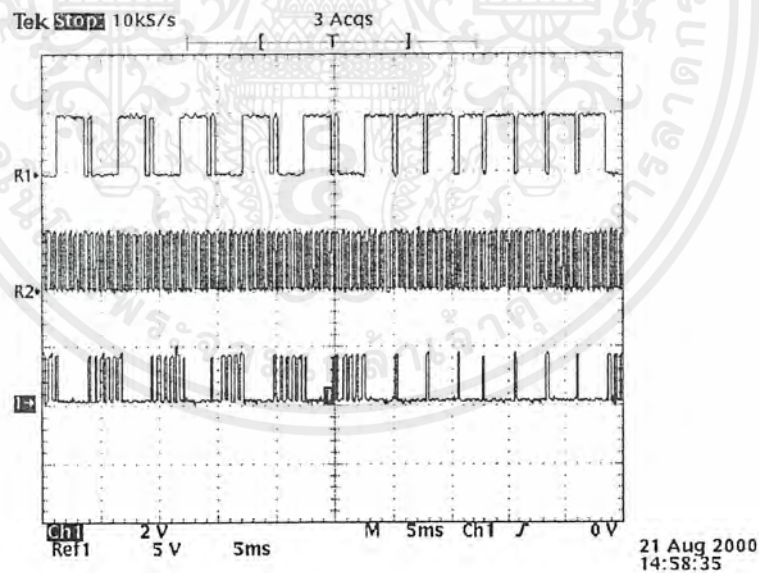


รูปที่ 4.18 แสดงสัญญาณในการมอดูเลตรหัส 0 1 0 1

โดย สัญญาณรูปบน คือ สัญญาณจากการเข้ารหัสข้อมูล 0 1 0 1

สัญญาณรูปกลาง คือ คลื่นพาห์ 38 kHz

สัญญาณรูปล่าง คือ สัญญาณ โทนเบรสต์ที่เข้ารหัส ข้อมูล 0 1 0 1



รูปที่ 4.19 แสดงสัญญาณในการมอดูเลตรหัส 1 1 1 1

โดย สัญญาณรูปบน คือ สัญญาณจากการเข้ารหัสข้อมูล 1 1 1 1

สัญญาณรูปกลาง คือ คลื่นพาห์ 38 kHz

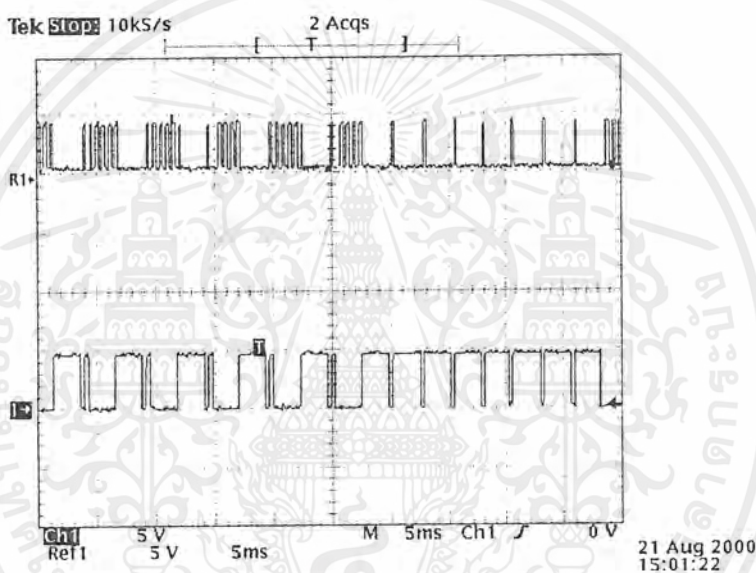
สัญญาณรูปล่าง คือ สัญญาณ โทนเบรสต์ที่เข้ารหัส ข้อมูล 1 1 1 1

4.3 ส่วนขยายกำลังส่งอินฟราเรด

สัญญาณที่มอดูเลตแล้วจากรูปที่ 4.18 หรือ 4.19 จะถูกส่งไปขยายกำลังของสัญญาณ และส่งออกทางแสงอินฟราเรดโดยไดโอดเปล่งแสงอินฟราเรด เข้าสู่ภาครับ

4.4 ส่วนรับแสงอินฟราเรดและขยายสัญญาณ

สำหรับทางภาครับหลักการของโฟโตรีซิสเตอร์จะแอ็คทีฟที่ Low ของสัญญาณโทนเบรสต์ที่รับมา ได้ดังนั้นสัญญาณที่โฟโตรีซิสเตอร์รับและขยายสัญญาณได้จะมีลักษณะเหมือนสัญญาณที่ผ่านการเข้ารหัสพร้อมที่จะเข้าสู่ส่วนถอดรหัสได้ทันที ดังรูปที่ 4.20



รูปที่ 4.20 แสดงสัญญาณที่รับได้ที่โฟโตรีซิสเตอร์

โดย สัญญาณรูปบน คือ สัญญาณโทนเบรสต์ที่ภาคส่ง

สัญญาณรูปล่าง คือ สัญญาณที่โฟโตรีซิสเตอร์

และ ขยายสัญญาณออกมา

4.5 ส่วนถอดรหัส

สัญญาณที่ได้จากโฟโตรีซิสเตอร์จะมีลักษณะเช่นเดียวกับสัญญาณจากการเข้ารหัส ดังนั้นสามารถถอดรหัสได้โดยไม่ต้องกลับสัญญาณแต่อย่างใด ส่วนถอดรหัสสามารถถอดรหัสสัญญาณได้ข้อมูลไบนารีทั้ง 4 บิตที่ถูกต้องตามที่ข้อมูลที่ใส่ไว้ทางภาคส่ง

4.6 ส่วนควบคุมและประมวลผล และ ส่วนแสดงผล

ในบทนี้จะขอกล่าวผลการทดลองในส่วนควบคุมและประมวลผลควบคู่ไปกับส่วนแสดงผล ส่วนควบคุมและประมวลผลที่รับข้อมูลไบนารี 4 บิตจากส่วนต่อรหัสจะทำการประมวลผลและควบคุมการแสดงผล ในการแจ้งสถานีรถไฟตามข้อมูลไบนารีจากทางภาคส่ง ซึ่งมีการแสดงผล 2 ส่วนคือ การแสดงผลทางจอ LCD และการแสดงผลทางเสียง

4.6.1 ผลการทดลองในส่วนแสดงผลทางจอ LCD

1. เมื่อรับข้อมูลเป็น 0 0 0 0 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีหัวลำโพง

THIS STATION IS
HUA LUM PONG

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานียมราช

NEXT STATION IS
YOM MA LAD

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

2. เมื่อรับข้อมูลเป็น 0 0 0 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานียมราช

THIS STATION IS
YOM MA LAD

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีมักกะสัน

NEXT STATION IS
MAK KA SAN

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

3. เมื่อรับข้อมูลเป็น 0 0 1 0 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีมักกะสัน

THIS STATION IS
MAK KA SAN

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีคลองตัน

NEXT STATION IS
KLONG TAN

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

4. เมื่อรับข้อมูลเป็น 0 0 1 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีคลองตัน

THIS STATION IS
KLONG TAN

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีหัวหมาก

NEXT STATION IS
HUA MAK

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

5. เมื่อรับข้อมูลเป็น 0 1 0 0 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีหัวหมาก

THIS STATION IS
HUA MAK

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีบ้านทับช้าง

NEXT STATION IS
BAN TUB CHANG

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

6. เมื่อรับข้อมูลเป็น 0 1 0 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีบ้านทับช้าง

THIS STATION IS
BAN TUB CHANG

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีลาดกระบัง

NEXT STATION IS
LAD KRA BANG

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

7. เมื่อรับข้อมูลเป็น 0 1 1 0 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีลาดกระบัง

THIS STATION IS
LAD KRA BANG

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีพระจอมเกล้า

NEXT STATION IS
PHRA CHOM KLAO

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

8. เมื่อรับข้อมูลเป็น 0 1 1 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีพระจอมเกล้า

THIS STATION IS
PHRA CHOM KLAO

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีหัวตะเข้

NEXT STATION IS
HUA TA KHE

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

9. เมื่อรับข้อมูลเป็น 1000 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีหัวตะเข้

THIS STATION IS
HUA TA KHE

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีคลองหลวงแพ่ง

NEXT STATION IS
KLONG RUANG PANG

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

10. เมื่อรับข้อมูลเป็น 1001 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีคลองหลวงแพ่ง

THIS STATION IS
KLONG RUANG PANG

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีคลองอุดม

NEXT STATION IS
KLONG UDOM

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

11. เมื่อรับข้อมูลเป็น 1010 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีคลองอุดม

THIS STATION IS
KLONG UDOM

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีเปรง

NEXT STATION IS
PLENG

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

12. เมื่อรับข้อมูลเป็น 1 0 1 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีเปรง

THIS STATION IS
PLENG

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีคลองแขวงกลัน

NEXT STATION IS
KLONG KWANG KLUN

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

13. เมื่อรับข้อมูลเป็น 1 1 0 0 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีคลองแขวงกลัน

THIS STATION IS
KLONG KWANG KLUN

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีคลองบางพระ

NEXT STATION IS
KLONG BANG PHRA

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

14. เมื่อรับข้อมูลเป็น 1 1 0 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีคลองบางพระ

THIS STATION IS
KLONG BANG PHRA

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีบางเตย

NEXT STATION IS
BANG TUEY

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

15. เมื่อรับข้อมูลเป็น 1 1 1 0 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีบางเตย

THIS STATION IS
BANG TUEY

จากนั้นจะแจ้งสถานีรถไฟต่อไปที่จะไปถึงคือ สถานีชะเชิงเตรา

NEXT STATION IS
CHA CHOENG SAO

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

16. เมื่อรับข้อมูลเป็น 1 1 1 1 หน้าจอ LCD จะแจ้งสถานีรถไฟที่มาถึงคือ สถานีชะเชิงเตรา

THIS STATION IS
CHA CHOENG SAO

จากนั้นจะแจ้งว่าสถานี ชะเชิงเตรา นี้เป็นสถานีสุดท้าย

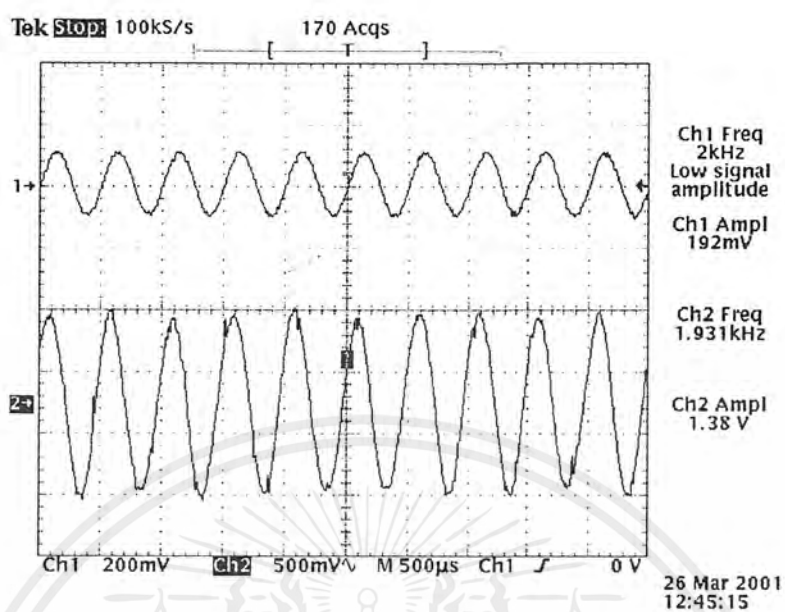
THIS STATION IS
LAST STATION

จากนั้นหน้าจอ LCD จะว่างเปล่าเหมือนเดิม

4.6.2 ผลการทดลองในส่วนแสดงผลทางเสียง

ทำการต่อวงจรส่วนบันทึกข้อความตามรูปที่ 3.21 ซึ่งอยู่ในโหมดบันทึก และใช้สัญญาณคลื่นไซน์ความถี่ 2 KHz ขนาด 200 mVp-p เป็นสัญญาณที่นำมาทำการบันทึก

การป้อนสัญญาณจะป้อนเข้าตรงตำแหน่งที่เป็นไมโครโฟนหรือ ขา 17 และ 18 ของไอซี ISD2590 เมื่อบันทึกเสร็จแล้วทำการเปลี่ยนโหมดเป็นโหมดเล่นกลับ จากนั้นให้วงจรบันทึกเสียงทำการเล่นกลับ ผลการทดลองเป็นตามรูปที่ 4.21



รูปที่ 4.21 แสดงผลการทดลองสัญญาณบันทึกและสัญญาณเล่นกลับ

Ch1 เป็นสัญญาณอินพุตคลื่นไซน์ 2 KHz ที่ใช้ในการบันทึก

Ch2 เป็นสัญญาณเอาต์พุตเมื่อการเล่นกลับ

บทที่ 5

บทวิจารณ์และบทสรุป

การทดลองในโครงการชิ้นนี้ สามารถจำแนกย่อยได้ 6 ส่วน สามารถสรุปได้ดังนี้

1 ส่วนเข้ารหัส

ส่วนเข้ารหัสสามารถเข้ารหัสข้อมูลไบนารี 4 บิตได้สูงสุด 16 ช่องสัญญาณตามต้องการ

2 ส่วนมอดูเลเตอร์

ส่วนมอดูเลตสามารถสร้างสัญญาณ โทนเบิร์ตจากการมอดูเลตสัญญาณที่เข้ารหัสแล้ว ร่วมกับพัลส์ความถี่สูงหรือคลื่นพาห้ได้

3 ส่วนขยายกำลังส่งอินฟราเรด

ส่วนขยายกำลังส่งอินฟราเรดสามารถขยายกำลังของสัญญาณจากการมอดูเลต และ ขับออกจากไดโอดเปล่งแสงได้

4 ส่วนรับแสงอินฟราเรดและขยายสัญญาณ

ส่วนรับแสงอินฟราเรดและขยายสัญญาณสามารถรับแสงอินฟราเรดและตรวจจับสัญญาณที่มา กับแสงอินฟราเรดได้ รวมทั้งขยายสัญญาณให้มีขนาดใหญ่ขึ้นพร้อมเข้าสู่การถอดรหัส

5 ส่วนถอดรหัส

ส่วนถอดรหัสสามารถถอดรหัสสัญญาณจากส่วนรับแสงอินฟราเรดและขยายสัญญาณได้ ข้อมูลไบนารี 4 บิตเหมือนกับที่เข้ารหัสไว้ทางภาคส่ง

6 ส่วนควบคุมและประมวลผล และส่วนแสดงผล

ส่วนควบคุมและประมวลผลสามารถรับข้อมูลไบนารีจากส่วนถอดรหัส ทำการประมวลผล และควบคุมการแสดงผลทั้งส่วนแสดงผลทางจอ LCD และส่วนแสดงผลทางเสียงได้อย่างถูกต้องตามโปรแกรมที่กำหนดไว้ ในการแจ้งสถานีรถไฟที่ไปถึง ณ ปัจจุบัน และสถานีต่อไปที่จะไปถึง

สำหรับการเข้ารหัสและถอดรหัสจะสามารถเพิ่มช่องสัญญาณได้จากการใช้อุปกรณ์ที่สามารถเข้า และถอดรหัสข้อมูลที่มีจำนวนบิตได้มากกว่านี้ ส่วนการส่งและรับแสงอินฟราเรดในโครงการนี้สามารถส่งได้ไกลประมาณ 5-6 เมตรในห้องทดลอง ซึ่งถ้าเป็นที่โล่งอาจจะส่งได้ระยะทางน้อยกว่านี้ ดังนั้นถ้ามีวงจรในการขยายกำลังส่งอินฟราเรดและวงจรรับแสงอินฟราเรดที่ดีกว่านี้ หรืออาจจะใช้ตัวกลางอื่นแทนอินฟราเรดในการส่งสัญญาณ จะเพิ่มระยะทางในการส่งสัญญาณได้

ส่วนแสดงผลทั้งสอง ในส่วนแสดงแสดงผลทางจอ LCD สามารถปรับเปลี่ยนอุปกรณ์ LCD Module เพื่อให้มีการแสดงผลที่เพิ่มมากขึ้นเนื่องจาก Characteristic LCD Module ที่ใช้อยู่มีข้อจำกัดในการแสดงผลค่อนข้างมาก ดังนั้นอาจใช้ Graphic LCD Module เข้ามาใช้แทนเพื่อเพิ่มการแสดงผลทางรูปสัญลักษณ์ต่างๆนอกเหนือจากตัวอักษรธรรมดา ในส่วนแสดงผลทางเสียง สามารถหาไอซีบันทึกเสียงอื่นที่มีความยาวในการบันทึกที่มากกว่าที่ใช้อยู่เพื่อเพิ่มข้อความที่จะแสดงผลทางเสียงให้มากขึ้น

ภาคผนวก ก



โปรแกรมการทำงาน มีดังนี้

```

                ORG     00H
SYSSTK:        DS      8           ;BANK-0 REGISTER
                DS      24          ;SYSTEM STACK
LCDBUF:        DS      32          ;LCD BUFFER

```

```

                ORG     0000H        ;START AT 0000H
                LJMP    MAIN

```

```

;*****
;THIS IS ROUTINE RECEIVERS THE VALID CODE *
;*****

```

```

                ORG     0003H
                LJMP    SIGNAL

```

```

CONT1:         CJNE    A,#00H,CONT1
                LJMP    MESSAGE1_2
CONT1:         CJNE    A,#01H,CONT2
                LJMP    MESSAGE2_2
CONT2:         CJNE    A,#02H,CONT3
                LJMP    MESSAGE3_2
CONT3:         CJNE    A,#03H,CONT4
                LJMP    MESSAGE4_2
CONT4:         CJNE    A,#04H,CONT5
                LJMP    MESSAGE5_2
CONT5:         CJNE    A,#05H,CONT6
                LJMP    MESSAGE6_2
CONT6:         CJNE    A,#06H,CONT7
                LJMP    MESSAGE7_2
CONT7:         CJNE    A,#07H,CONT8
                LJMP    MESSAGE8_2
CONT8:         CJNE    A,#08H,CONT9
                LJMP    MESSAGE9_2
CONT9:         CJNE    A,#09H,CONT10
                LJMP    MESSAGE10_2
CONT10:        CJNE    A,#0AH,CONT11
                LJMP    MESSAGE11_2
CONT11:        CJNE    A,#0BH,CONT12
                LJMP    MESSAGE12_2
CONT12:        CJNE    A,#0CH,CONT13
                LJMP    MESSAGE13_2
CONT13:        CJNE    A,#0DH,CONT14
                LJMP    MESSAGE14_2
CONT14:        CJNE    A,#0EH,CONT15
                LJMP    MESSAGE15_2
CONT15:        CJNE    A,#0FH,CONT1
                LJMP    STOPS

```

```

;***** PROGRAM DISPLAY SOUND'S ISD2590 *****

```

```

BEGIN:         CLR     A
                CLR     P1.3
                CLR     0F2H
                JB      P1.3,BEGIN
                MOV     DPTR,#0F801H
                MOVX    A,@DPTR                ;RECEIVE CODE FROM PORTB

                CJNE    A,#00H,NEXT1
                LJMP    MESSAGE1
NEXT1:         CJNE    A,#01H,NEXT2
                LJMP    MESSAGE2
NEXT2:         CJNE    A,#02H,NEXT3
                LJMP    MESSAGE3
NEXT3:         CJNE    A,#03H,NEXT4
                LJMP    MESSAGE4
NEXT4:         CJNE    A,#04H,NEXT5
                LJMP    MESSAGE5
NEXT5:         CJNE    A,#05H,NEXT6
                LJMP    MESSAGE6
NEXT6:         CJNE    A,#06H,NEXT7
                LJMP    MESSAGE7

```

```

NEXT7:    CJNE    A,#07H,NEXT8
          LJMP    MESSAGE8
NEXT8:    CJNE    A,#08H,NEXT9
          LJMP    MESSAGE9
NEXT9:    CJNE    A,#09H,NEXT10
          LJMP    MESSAGE10
NEXT10:   CJNE    A,#0AH,NEXT11
          LJMP    MESSAGE11
NEXT11:   CJNE    A,#0BH,NEXT12
          LJMP    MESSAGE12
NEXT12:   CJNE    A,#0CH,NEXT13
          LJMP    MESSAGE13
NEXT13:   CJNE    A,#0DH,NEXT14
          LJMP    MESSAGE14
NEXT14:   CJNE    A,#0EH,NEXT15
          LJMP    MESSAGE15
NEXT15:   CJNE    A,#0FH,BEGIN
          LJMP    MESSAGE16

THISSTATION: LCALL  PLAYBACK                ;SOUND THISSTATION MESSAGE#1
             CLR    P1.1
             SETB   P1.1
WAIT0:     JB      IE1,WAIT0
WAIT17:    JNB     IE1,WAIT17
             LCALL  DELAYA
             RET

MESSAGE1:   LCALL  THISSTATION                ;STATION 1st MESSAGE#3
MESSAGE1_2: LCALL  CHOOSE
             LCALL  OUTPUT_SOUND
WAITA:     JB      IE1,WAITA
WAIT1:     JNB     IE1,WAIT1
             LJMP   FINAL

MESSAGE2:   LCALL  THISSTATION                ;STATION 2nd MESSAGE#4
MESSAGE2_2: LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  OUTPUT_SOUND
WAITB:     JB      IE1,WAITB
WAIT2:     JNB     IE1,WAIT2
             LJMP   FINAL

MESSAGE3:   LCALL  THISSTATION                ;STATION 3rd MESSAGE#5
MESSAGE3_2: LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  OUTPUT_SOUND
WAITC:     JB      IE1,WAITC
WAIT3:     JNB     IE1,WAIT3
             LJMP   FINAL

MESSAGE4:   LCALL  THISSTATION                ;STATION 4th MESSAGE#6
MESSAGE4_2: LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  OUTPUT_SOUND
WAITD:     JB      IE1,WAITD
WAIT4:     JNB     IE1,WAIT4
             LJMP   FINAL

MESSAGE5:   LCALL  THISSTATION                ;STATION 5th MESSAGE#7
MESSAGE5_2: LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  OUTPUT_SOUND
WAITE:     JB      IE1,WAITE
WAIT5:     JNB     IE1,WAIT5
             LJMP   FINAL

MESSAGE6:   LCALL  THISSTATION                ;STATION 6th MESSAGE#8
MESSAGE6_2: LCALL  CHOOSE
             LCALL  CHOOSE
             LCALL  CHOOSE

```

```

LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL OUTPUT_SOUND
WAITF: JB IE1,WAITF
WAIT6: JNB IE1,WAIT6
LJMP FINAL

MESSAGE7: LCALL THISSTATION ;STATION 7th MESSAGE#9
MESSAGE7_2: LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL OUTPUT_SOUND
WAITG: JB IE1,WAITG
WAIT7: JNB IE1,WAIT7
LJMP FINAL

MESSAGE8: LCALL THISSTATION ;STATION 8th MESSAGE#10
MESSAGE8_2: LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL OUTPUT_SOUND
WAITH: JB IE1,WAITH
WAIT8: JNB IE1,WAIT8
LJMP FINAL

MESSAGE9: LCALL THISSTATION ;STATION 9th MESSAGE#11
MESSAGE9_2: LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL OUTPUT_SOUND
WAITI: JB IE1,WAITI
WAIT9: JNB IE1,WAIT9
LJMP FINAL

MESSAGE10: LCALL THISSTATION ;STATION 10th MESSAGE#12
MESSAGE10_2: LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL OUTPUT_SOUND
WAITJ: JB IE1,WAITJ
WAIT10: JNB IE1,WAIT10
LJMP FINAL

MESSAGE11: LCALL THISSTATION ;STATION 11th MESSAGE#13
MESSAGE11_2: LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE
LCALL CHOOSE

```



```

        LCALL CHOOSE
        LCALL CHOOSE
        LCALL CHOOSE
        LCALL CHOOSE
        LCALL CHOOSE
        LCALL CHOOSE
        LCALL OUTPUT_SOUND
WAIT0:   JB      IE1,WAIT0
WAIT15: JNB     IE1,WAIT15
        LJMP    FINAL

MESSAGE16: LCALL THISSTATION      ;STATION 16th MESSAGE#18
MESSAGE16_2: LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL CHOOSE
            LCALL OUTPUT_SOUND
WAITP:   JB      IE1,WAITP
WAIT16: JNB     IE1,WAIT16
        LJMP    FINAL

;*****
;PROGRAM SETUP      ISD2590      *
;Port1.4 = M0      *
;Port1.3 = M6      *
;Port1.2 = PD      *
;Port1.1 = CE      *
;*****
PLAYBACK: SETB    P1.3      ;M6 = 1
          CLR     P1.4      ;M0 = 0
          SETB    P1.2      ;RESET ADDRESS AT 0
          CLR     P1.2
          RET

CHOOSE:   SETB    P1.4      ;M0 = 1
          CLR     P1.1      ;PULSE 0 AT CE
          SETB    P1.1
          LCALL   DELAYA
          RET

OUTPUT_SOUND: CLR    P1.4      ;OUTPUT SOUND
             CLR    P1.1
             SETB   P1.1

RET

;*****DELAY A*****

DELAYA:   MOV     R2,#028H
LOOP6:    MOV     R1,#028H
LOOP5:    MOV     R0,#028H
LOOP4:    DJNZ    R0,LOOP4
          DJNZ    R1,LOOP5
          DJNZ    R2,LOOP6
          RET

;*****DELAYB*****
DELAYB:   MOV     R2,#064H
LOOP3:    MOV     R1,#064H
LOOP2:    MOV     R0,#064H
LOOP1:    DJNZ    R0,LOOP1
          DJNZ    R1,LOOP2
          DJNZ    R2,LOOP3
          RET

```

```

;*****
;MAIN PROGRAM *
;*****

```

```

MAIN:      MOV     R5,#5H
           LCALL   DELAY
           MOV     SP,#SYSSTK      ;ZOOM SP
           MOV     DPTR,#0F803H    ;SET 8255
           MOV     A,#82H          ;SET UP PORT B-INPUT, A,C-OUTPUT
           MOVX    @DPTR,A         ;SET INPUT AT PORTB

START:     LCALL   XLCDSET         ;SET UP LCD
           MOV     R5,#5H
           LCALL   DELAY
           MOV     IE,#81H
           CLR     ITO
           SJMP    $               ;WAIT FOR SIGNAL CODE

SIGNAL:    MOV     R5,#5H
           LCALL   DELAY
           CLR     A
           MOV     DPTR,#0F801H    ;SET INPUT AT PORTB
           MOVX    A,@DPTR        ;GET A CODE

S16:       CJNE    A,#0FH,S15      ;STATION 16"
           MOV     DPTR,#RWA
           LCALL   XLCDLD1
           MOV     DPTR,#RW16
           LCALL   XLCDLD2
           LCALL   SHOWLCD1
           MOV     DPTR,#RWA
           LCALL   XLCDLD1
           MOV     DPTR,#RWL
           LCALL   XLCDLD2
           LCALL   SHOWLCD2
           RET

S15:       CJNE    A,#0EH,S14      ;STATION 15"
           MOV     DPTR,#RWA
           LCALL   XLCDLD1
           MOV     DPTR,#RW15
           LCALL   XLCDLD2
           LCALL   SHOWLCD1
           MOV     DPTR,#RWB
           LCALL   XLCDLD1
           MOV     DPTR,#RW16
           LCALL   XLCDLD2
           LCALL   SHOWLCD2
           RET

S14:       CJNE    A,#0DH,S13      ;STATION 14"
           MOV     DPTR,#RWA
           LCALL   XLCDLD1
           MOV     DPTR,#RW14
           LCALL   XLCDLD2
           LCALL   SHOWLCD1
           MOV     DPTR,#RWB
           LCALL   XLCDLD1
           MOV     DPTR,#RW15
           LCALL   XLCDLD2
           LCALL   SHOWLCD2
           RET

S13:       CJNE    A,#0CH,S12      ;STATION 13"
           MOV     DPTR,#RWA
           LCALL   XLCDLD1
           MOV     DPTR,#RW13
           LCALL   XLCDLD2
           LCALL   SHOWLCD1
           MOV     DPTR,#RWB
           LCALL   XLCDLD1
           MOV     DPTR,#RW14
           LCALL   XLCDLD2
           LCALL   SHOWLCD2

```

```

S12:      RET
          CJNE  A,#0BH,S11          ;STATION 12th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW12
          LCALL XLCDLD2
          LCALL SHOWLCD1
          MOV   DPTR,#RWB
          LCALL XLCDLD1
          MOV   DPTR,#RW13
          LCALL XLCDLD2
          LCALL SHOWLCD2
          RET

S11:      CJNE  A,#0AH,S10          ;STATION 11th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW11
          LCALL XLCDLD2
          LCALL SHOWLCD1
          MOV   DPTR,#RWB
          LCALL XLCDLD1
          MOV   DPTR,#RW12
          LCALL XLCDLD2
          LCALL SHOWLCD2
          RET

S10:      CJNE  A,#09H,S09          ;STATION 10th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW10
          LCALL XLCDLD2
          LCALL SHOWLCD1
          MOV   DPTR,#RWB
          LCALL XLCDLD1
          MOV   DPTR,#RW11
          LCALL XLCDLD2
          LCALL SHOWLCD2
          RET

S09:      CJNE  A,#08H,S08          ;STATION 9th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW09
          LCALL XLCDLD2
          LCALL SHOWLCD1
          MOV   DPTR,#RWB
          LCALL XLCDLD1
          MOV   DPTR,#RW10
          LCALL XLCDLD2
          LCALL SHOWLCD2
          RET

S08:      CJNE  A,#07H,S07          ;STATION 8th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW08
          LCALL XLCDLD2
          LCALL SHOWLCD1
          MOV   DPTR,#RWB
          LCALL XLCDLD1
          MOV   DPTR,#RW09
          LCALL XLCDLD2
          LCALL SHOWLCD2
          RET

S07:      CJNE  A,#06H,S06          ;STATION 7th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW07
          LCALL XLCDLD2
          LCALL SHOWLCD1
          MOV   DPTR,#RWB
          LCALL XLCDLD1
          MOV   DPTR,#RW08
          LCALL XLCDLD2
          LCALL SHOWLCD2
          RET

S06:      CJNE  A,#05H,S05          ;STATION 6th
          MOV   DPTR,#RWA
          LCALL XLCDLD1
          MOV   DPTR,#RW06

```

```

        LCALL  XLCDLD2
        LCALL  SHOWLCD1
        MOV    DPTR,#RWB
        LCALL  XLCDLD1
        MOV    DPTR,#RW07
        LCALL  XLCDLD2
        LCALL  SHOWLCD2
        RET
S05:    CJNE   A,#04H,S04          ;STATION 5th
        MOV    DPTR,#RWA
        LCALL  XLCDLD1
        MOV    DPTR,#RW05
        LCALL  XLCDLD2
        LCALL  SHOWLCD1
        MOV    DPTR,#RWB
        LCALL  XLCDLD1
        MOV    DPTR,#RW06
        LCALL  XLCDLD2
        LCALL  SHOWLCD2
        RET
S04:    CJNE   A,#03H,S03          ;STATION 4th
        MOV    DPTR,#RWA
        LCALL  XLCDLD1
        MOV    DPTR,#RW04
        LCALL  XLCDLD2
        LCALL  SHOWLCD1
        MOV    DPTR,#RWB
        LCALL  XLCDLD1
        MOV    DPTR,#RW05
        LCALL  XLCDLD2
        LCALL  SHOWLCD2
        RET
S03:    CJNE   A,#02H,S02          ;STATION 3rd
        MOV    DPTR,#RWA
        LCALL  XLCDLD1
        MOV    DPTR,#RW03
        LCALL  XLCDLD2
        LCALL  SHOWLCD1
        MOV    DPTR,#RWB
        LCALL  XLCDLD1
        MOV    DPTR,#RW04
        LCALL  XLCDLD2
        LCALL  SHOWLCD2
        RET
S02:    CJNE   A,#01H,S01          ;STATION 2nd
        MOV    DPTR,#RWA
        LCALL  XLCDLD1
        MOV    DPTR,#RW02
        LCALL  XLCDLD2
        LCALL  SHOWLCD1
        MOV    DPTR,#RWB
        LCALL  XLCDLD1
        MOV    DPTR,#RW03
        LCALL  XLCDLD2
        LCALL  SHOWLCD2
        RET
S01:    CJNE   A,#00H,S00          ;STATION 1st
        MOV    DPTR,#RWA
        LCALL  XLCDLD1
        MOV    DPTR,#RW01
        LCALL  XLCDLD2
        LCALL  SHOWLCD1
        MOV    DPTR,#RWB
        LCALL  XLCDLD1
        MOV    DPTR,#RW02
        LCALL  XLCDLD2
        LCALL  SHOWLCD2
        RET
S00:    LJMP   S16

```

;***** DATA *****

```

RWA:    DB      'THIS STATION IS '
RW01:   DB      '  HUA LUM PONG '
RW02:   DB      '  YOM MA LAD  '
RW03:   DB      '  MAK KA SAN   '
RW04:   DB      '  KLONG TAN    '

```

```

RW05: DB      ' HUA MAK '
RW06: DB      ' BAN TUB CHANG '
RW07: DB      ' LAD KRA BANG '
RW08: DB      ' PHRA CHOM KLAO '
RW09: DB      ' HUA TA KHE '
RW10: DB      ' KLONG RUANG PANG '
RW11: DB      ' KLONG UDOM '
RW12: DB      ' PLENG '
RW13: DB      ' KLONG KWANG KLUN '
RW14: DB      ' KLONG BANG PHRA '
RW15: DB      ' BANG TUEY '
RW16: DB      ' CHA CHOENG SAO '
RWB:  DB      'NEXT STATION IS '
RWL:  DB      ' LAST STATION '

```

```

SHOWLCD1:  NOP
           LCALL XLCDOUT
           LJMP  BEGIN
FINAL:     JB    0F2H,STOPS
WAIT:      JB    IE0,WAIT
           LCALL DELAYB
           LCALL XLCDSET
           MOV   R5,#5H
           LCALL DELAY
           RET

```

```

SHOWLCD2:  NOP
           LCALL XLCDOUT
           LCALL XLCDSET
           MOV   R5,#5H
           LCALL DELAY
           LCALL XLCDOUT
           MOV   DPTR,#0F801H
           MOVX  A,@DPTR
           CJNE  A,#0FH,NEXTSTATION ;IF CODE =0FH DISPLAY SOUND MESSAGE#19
           LCALL DELAYB
           SJMP  LASTSTATION

```

```

NEXTSTATION: SETB 0F2H
             LCALL PLAYBACK ;SOUND NEXT STATION MESSAGE#2
             LCALL CHOOSE

```

```

LASTSTATION: LCALL OUTPUT_SOUND
WAIT18:      JB    IE1,WAIT18
WAIT19:      JNB   IE1,WAIT19
           LCALL DELAYA
           LCALL CONT
           LCALL XLCDSET
           MOV   R5,#5H
           LCALL DELAY

```

```

STOPS:      CLR   P1.3
           MOV   IE,#81H
           CLR   IT0
           RETI

```

```

;***** DELAY *****

```

```

; DELAY 1/10 SECOND
DELAY:      MOV   R3,#179
DELAY1:     MOV   R4,#0
           DJNZ  R4,$
           DJNZ  R3,DELAY1
           DJNZ  R5,DELAY
           RET

```

```

;***** LCD WRITE INSTRUCTION *****

```

```

XLCDWI:    PUSH  DPH
           PUSH  DPL
           MOV   DPTR,#0FA00H
           MOVX  @DPTR,A
           MOV   DPTR,#0FA01H
XLCDWI1:   MOVX  A,@DPTR
           JB    ACC.7,XLCDWI1
           POP   DPL
           POP   DPH
           RET

```

```

;***** LCD WRITE DATA *****

```

```

XLCDWD:    PUSH  DPH
           PUSH  DPL
           MOV   DPTR,#0FA02H

```

```

MOVX    @DPTR,A
MOV     DPTR,#0FA01H
XLCDWD1: MOVX    A,@DPTR
        JB      ACC.7,XLCDWD1
        POP     DPL
        POP     DPH
        RET

;***** LCD SETUP *****
XLCDSET: MOV     A,#00111000B ;FUNCTION SET
        LCALL   XLCDWI
        MOV     A,#00001101B ;DISPLAY ON
        LCALL   XLCDWI
CLEAR:   MOV     A,#01H      ;CLEAR
        LCALL   XLCDWI
        RET

;***** LCD LDX SUB *****
XLCDLD1: MOV     R2,#16
        MOV     R0,#20H
        AJMP    XLCDLD0
XLCDLD2: MOV     R2,#16
        MOV     R0,#30H
XLCDLD0: CLR     A
        MOVC    A,@A+DPTR
        MOV     @R0,A
        INC     DPTR
        INC     R0
        DJNZ    R2,XLCDLD0
        RET

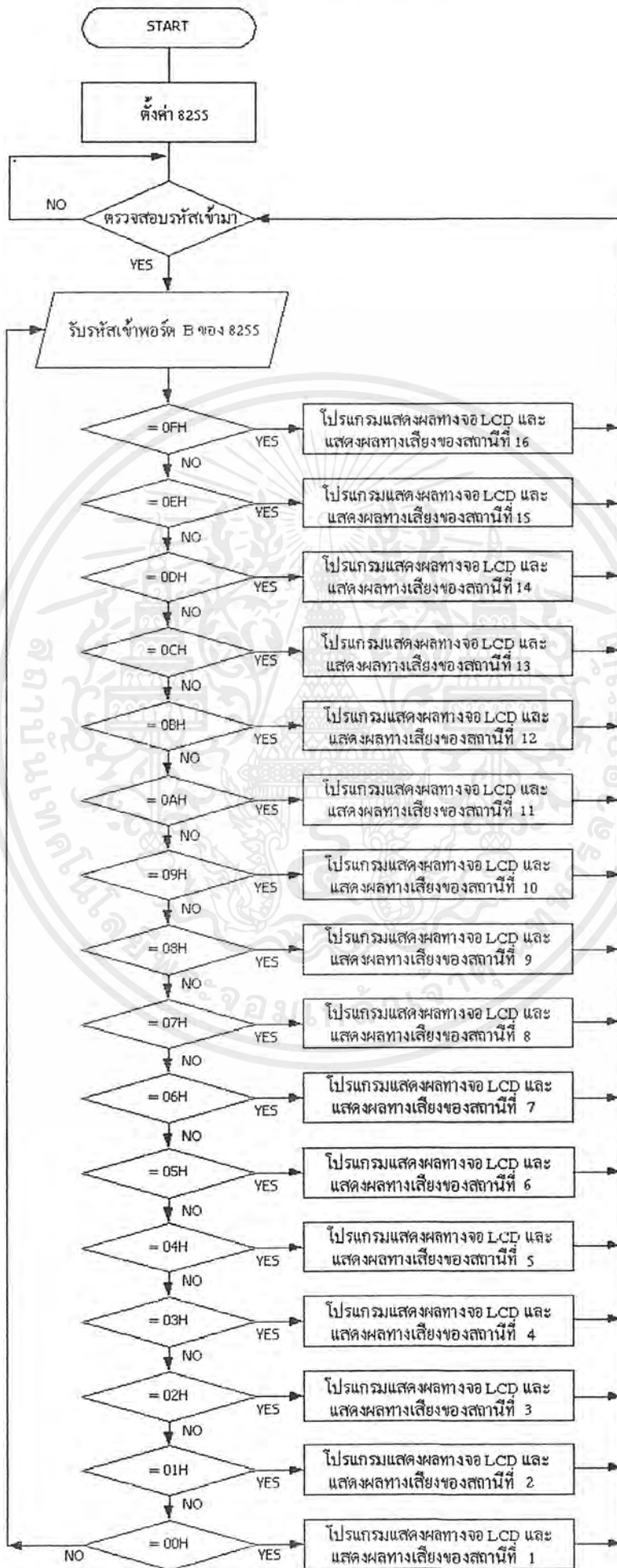
;***** LCDOUT SUB *****
XLCDOUT: MOV     R0,#LCDBUF
        MOV     A,#80H
        LCALL   LCDOUTS
        MOV     A,#0C0H
        RET
LCDOUTS: LCALL   XLCDWI
        MOV     R2,#16
LCDOUT1: MOV     A,@R0
        LCALL   XLCDWD
        INC     R0
        DJNZ    R2,LCDOUT1
        RET

END

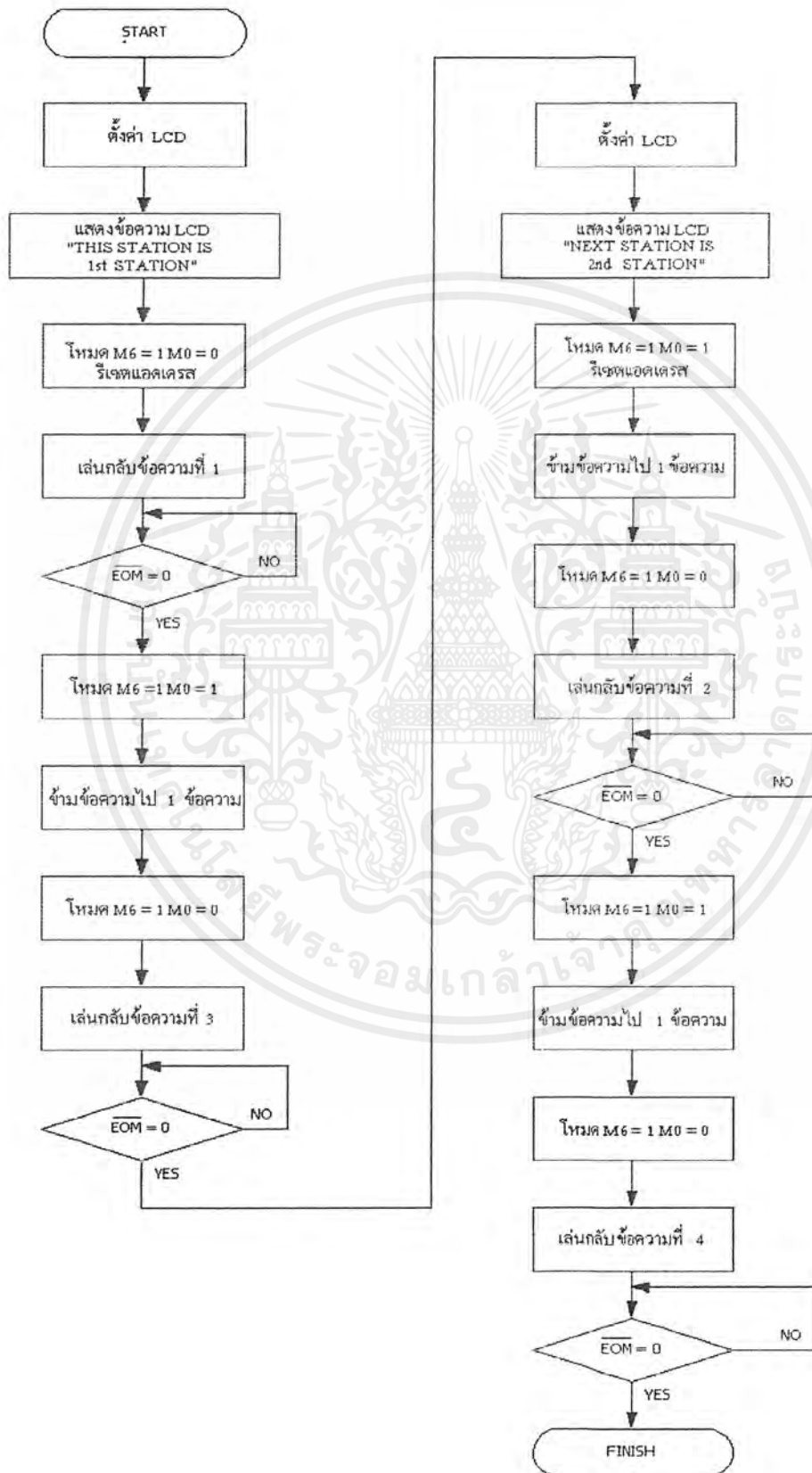
```



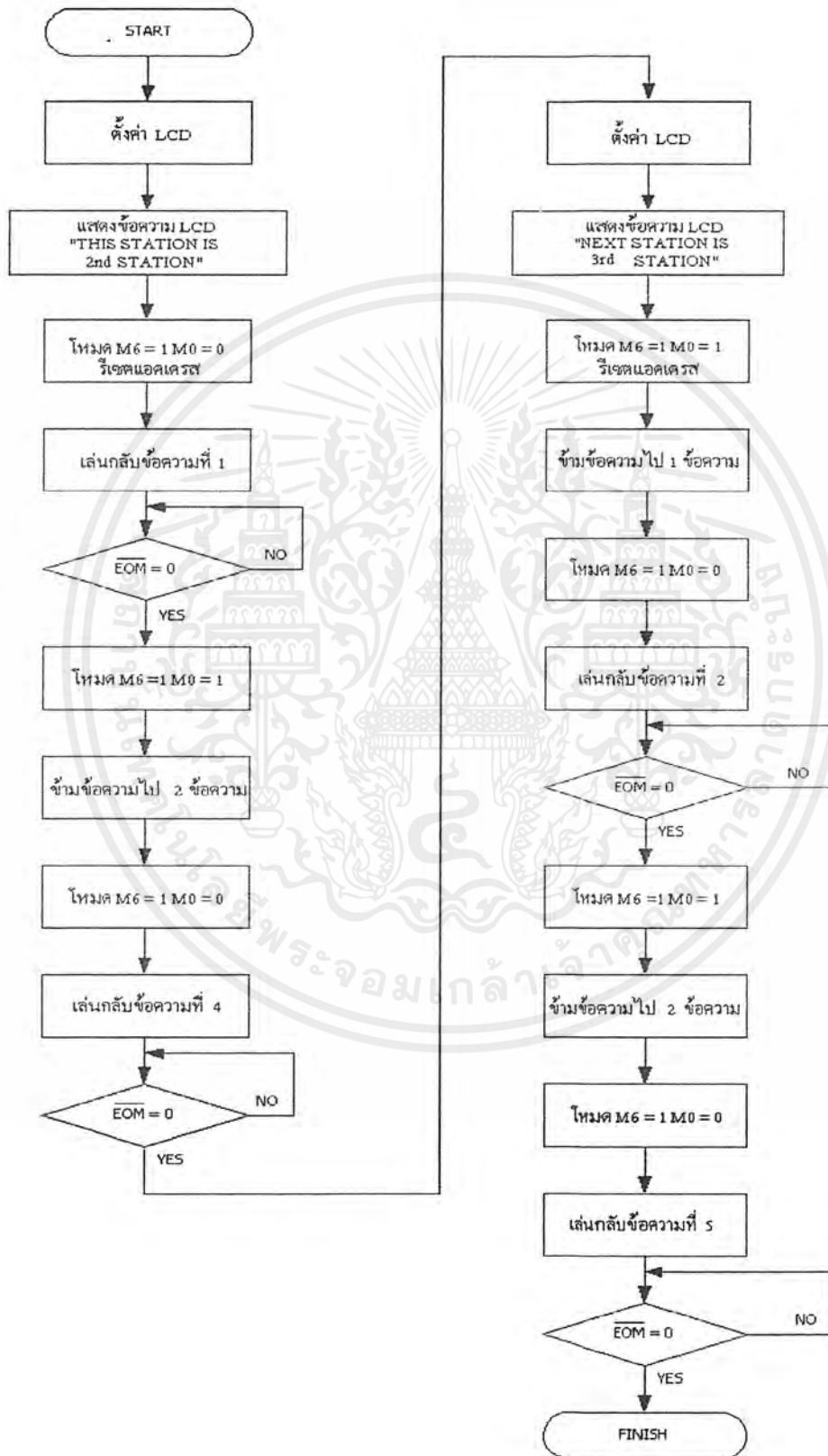
ฟล็อปชาร์ทแสดงโปรแกรมควบคุมการทำงานหลัก



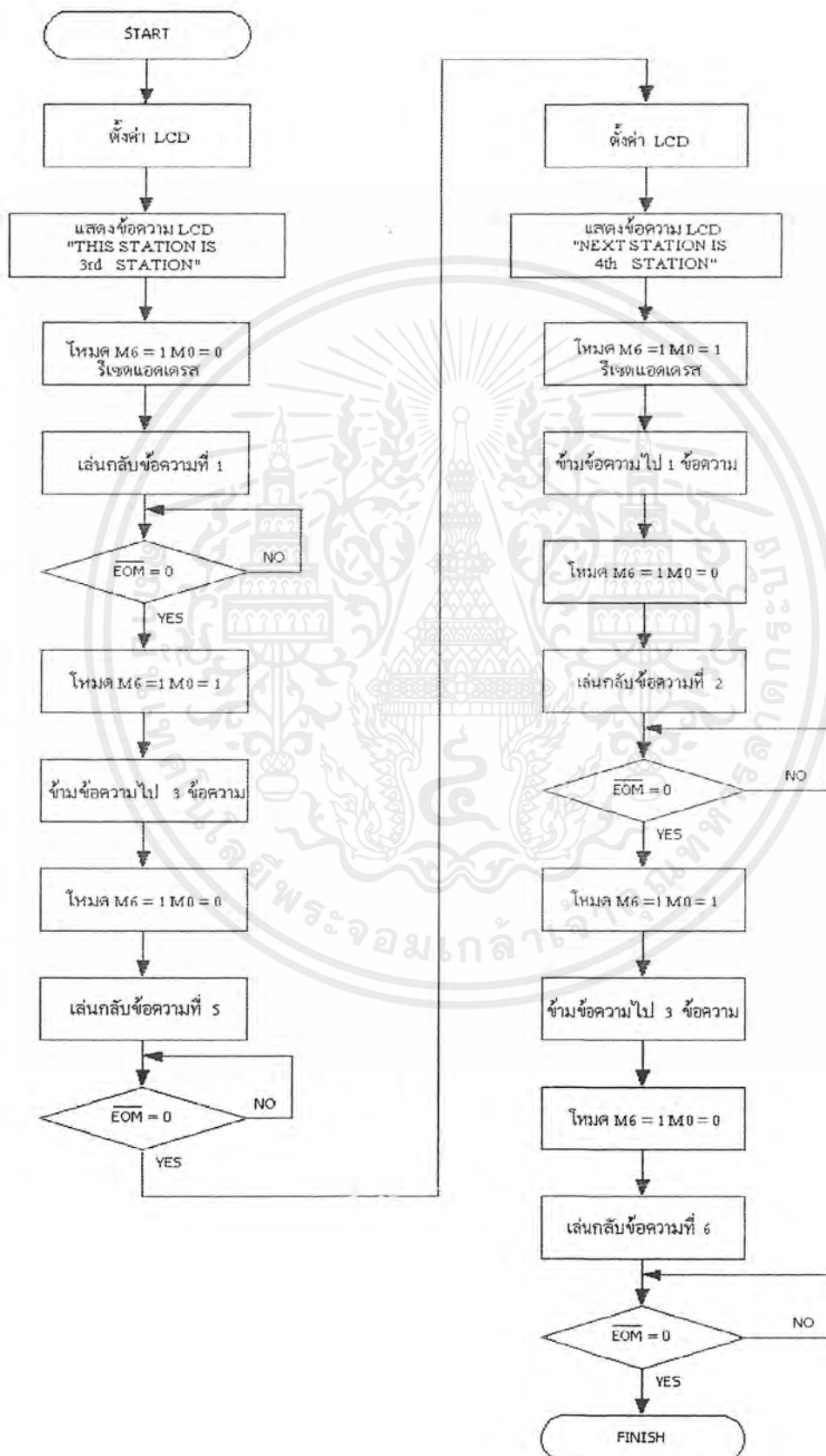
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 1
แสดงไฟวอร์ทได้ดังนี้



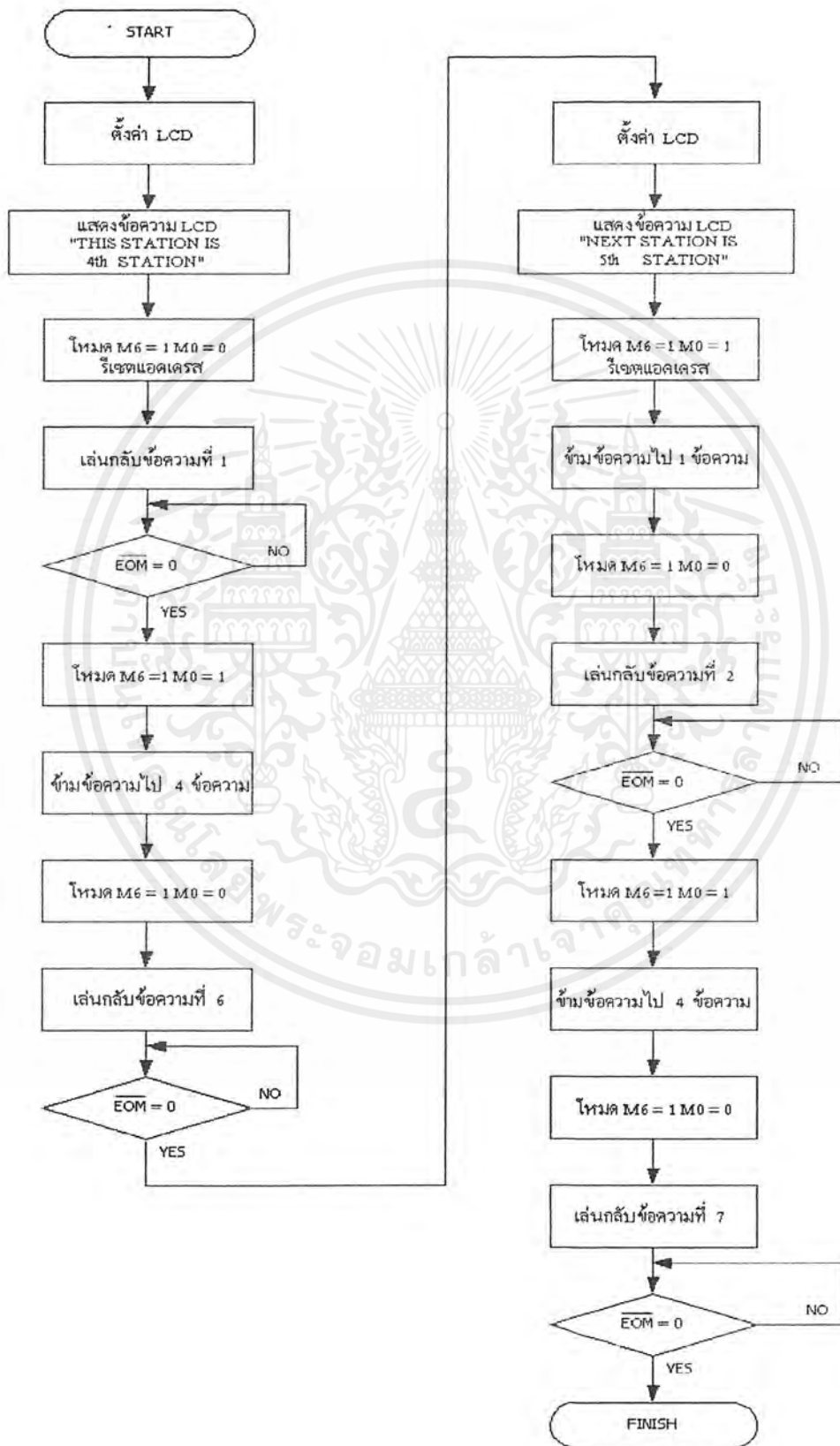
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 2
แสดงไฟวอร์ท์ได้ดังนี้



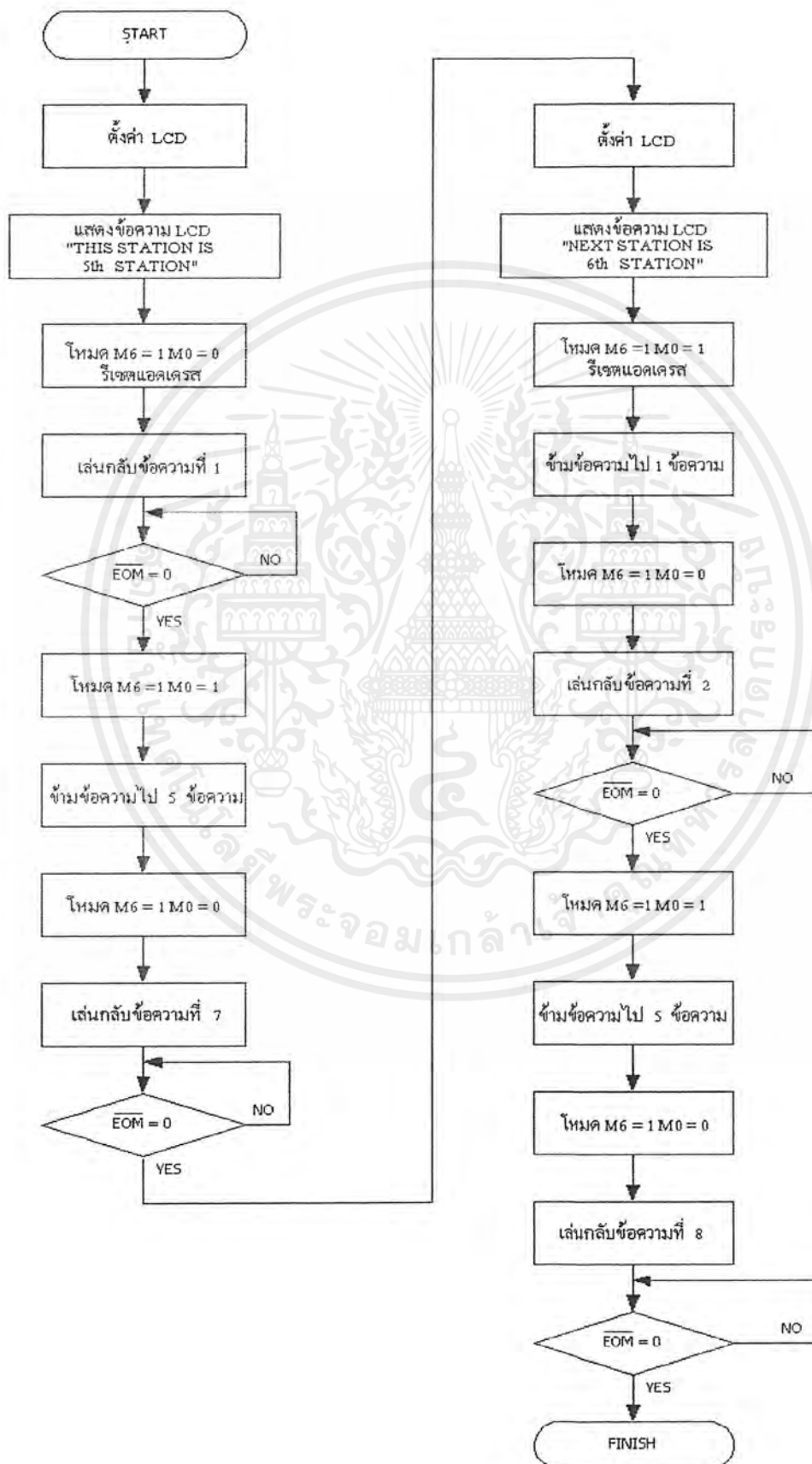
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 3
แสดงไฟวอร์ชท์ได้ดังนี้



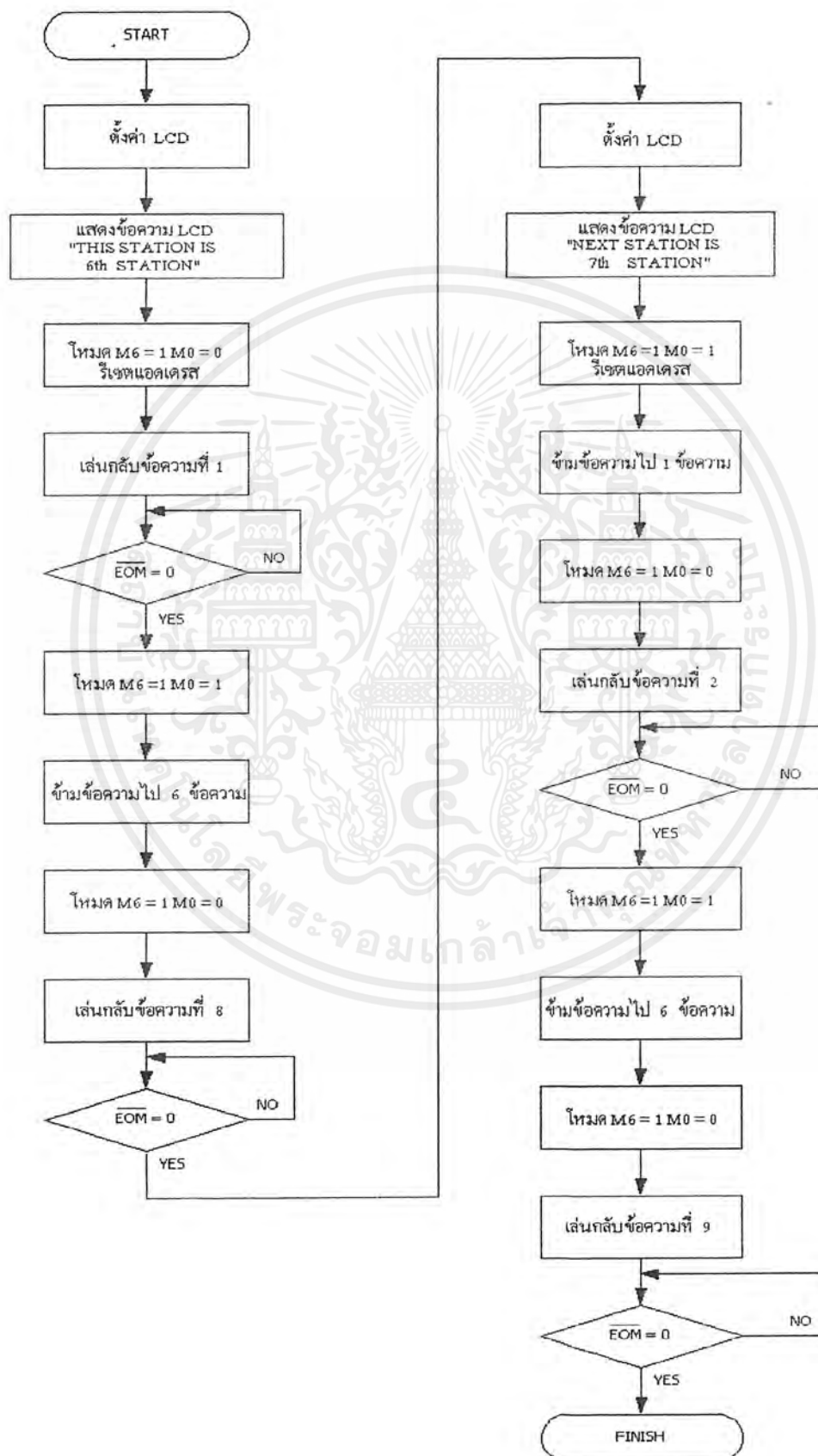
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 4
แสดงไฟว์ชาร์ตได้ดังนี้



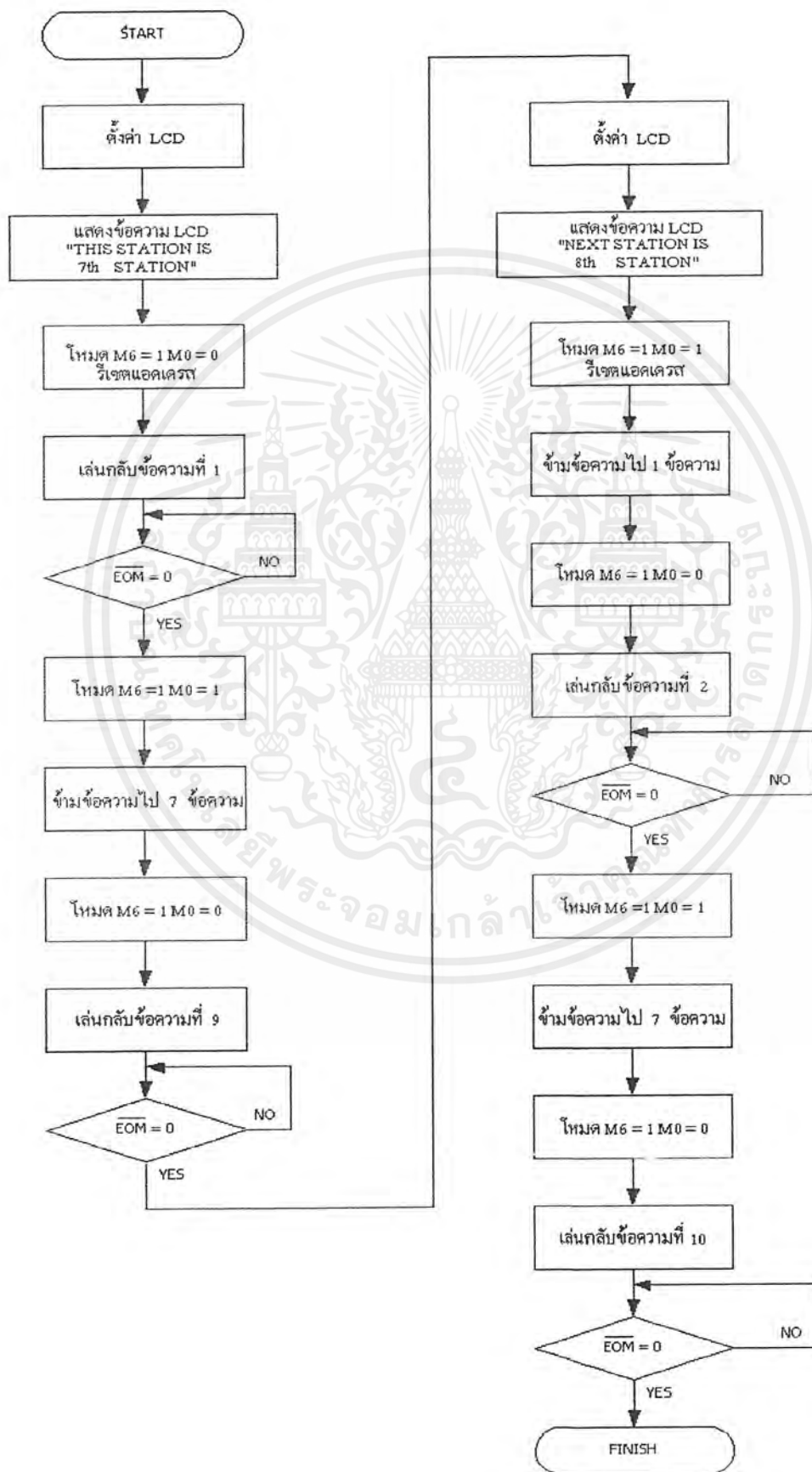
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 5
แสดงไฟวาร์ทได้ดังนี้



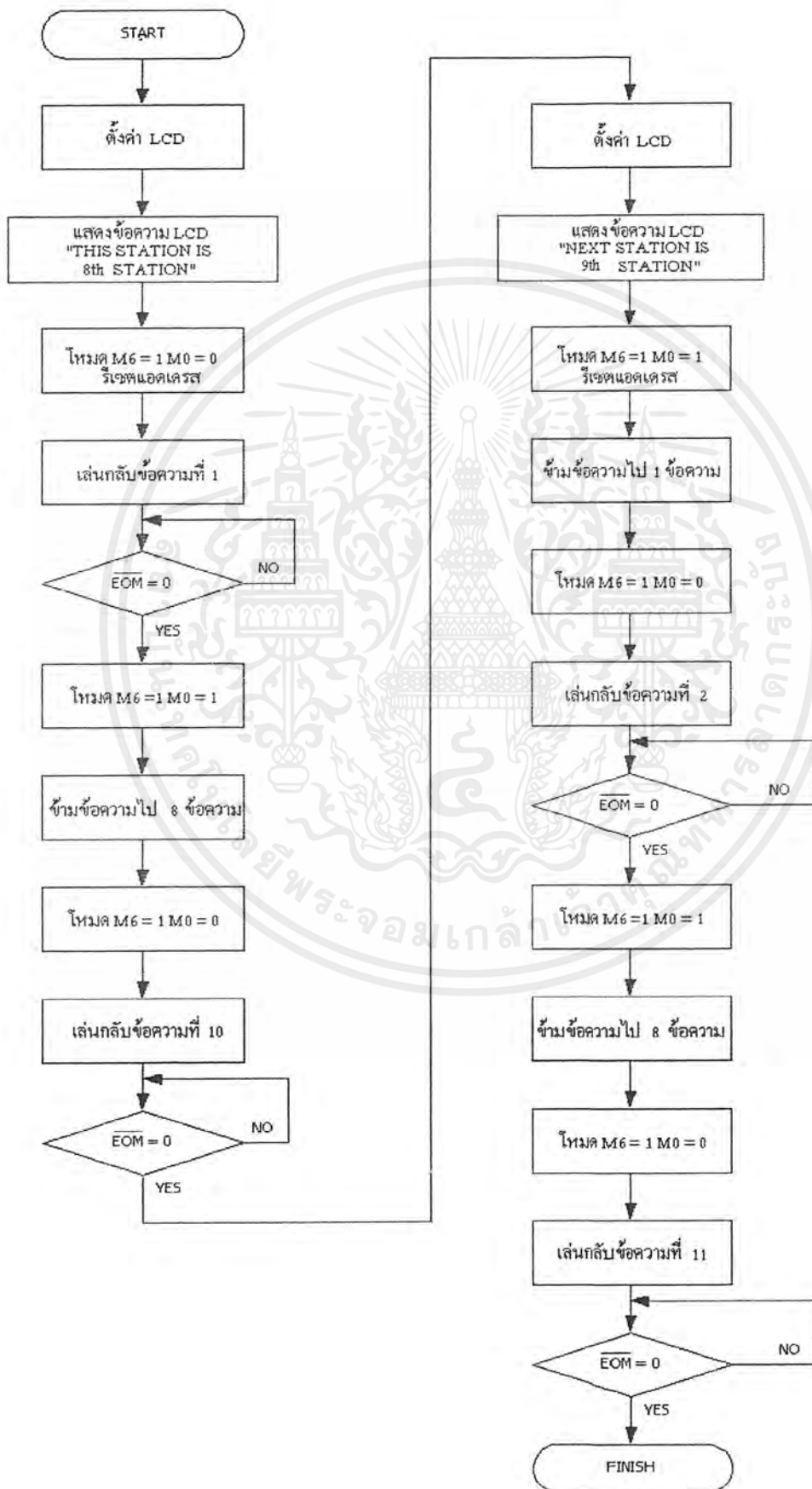
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 6
แสดงไฟวอร์ทได้ดังนี้



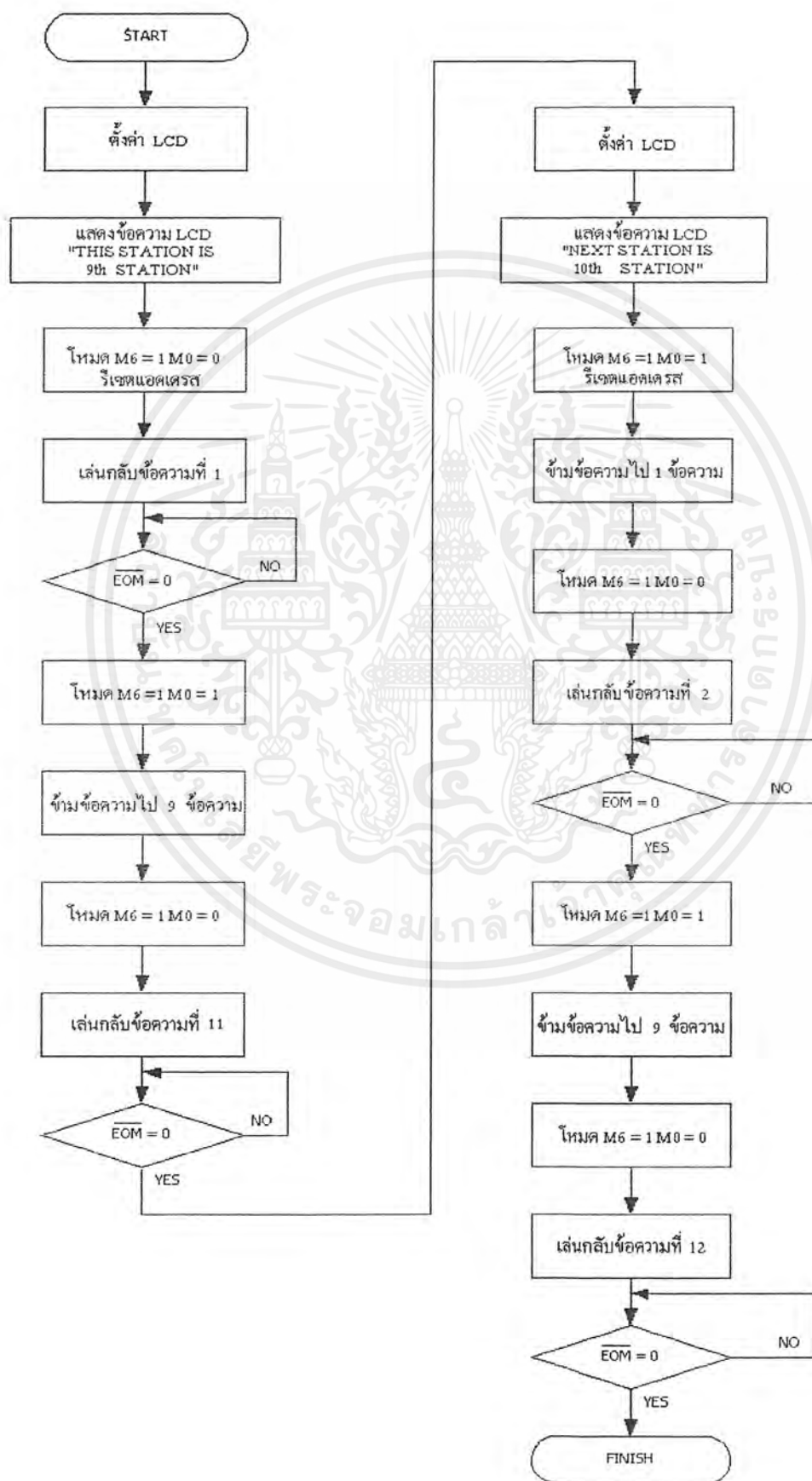
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 7
แสดงไฟวอร์ชท์ได้ดังนี้



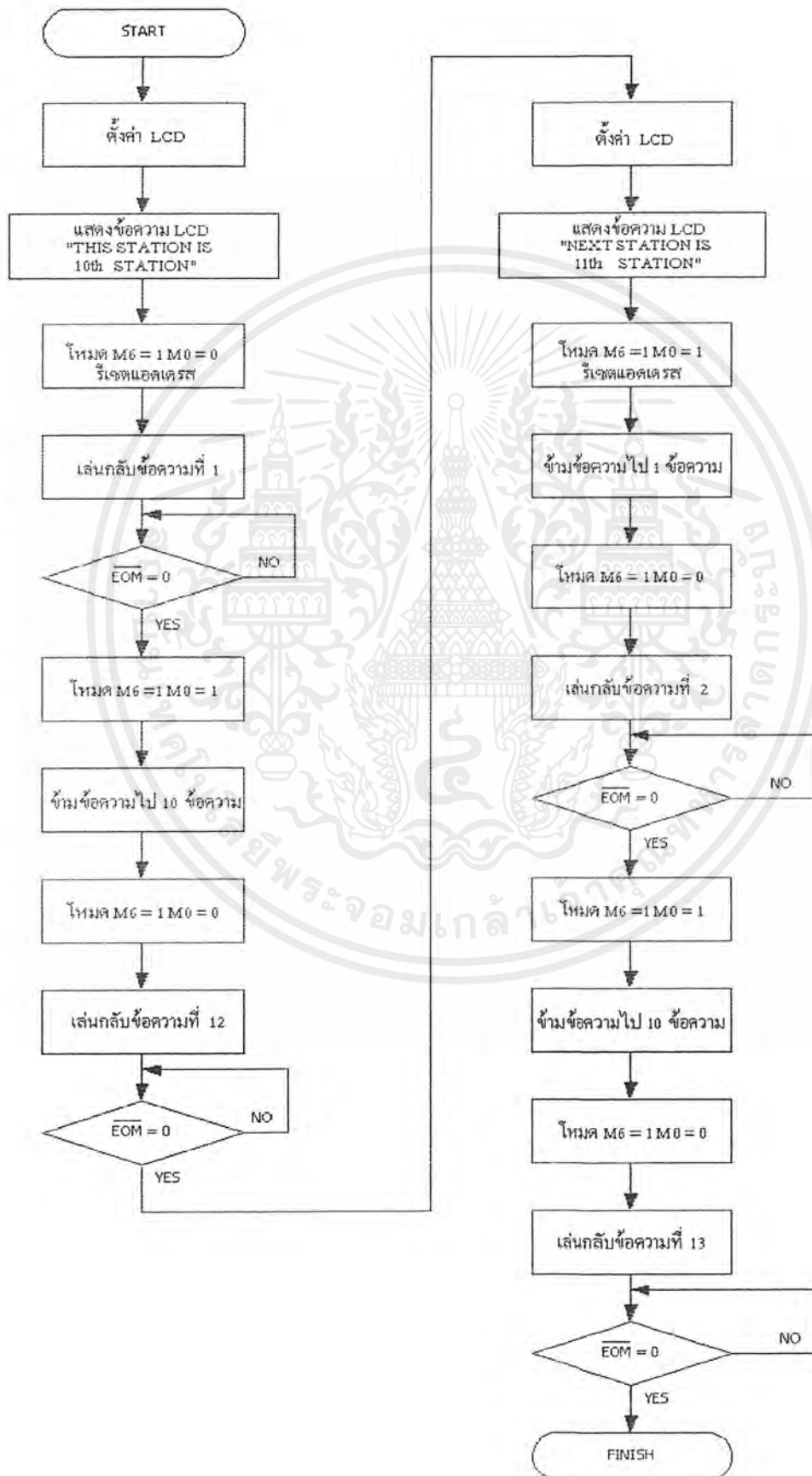
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 8
แสดงไฟวาร์ทได้ดังนี้



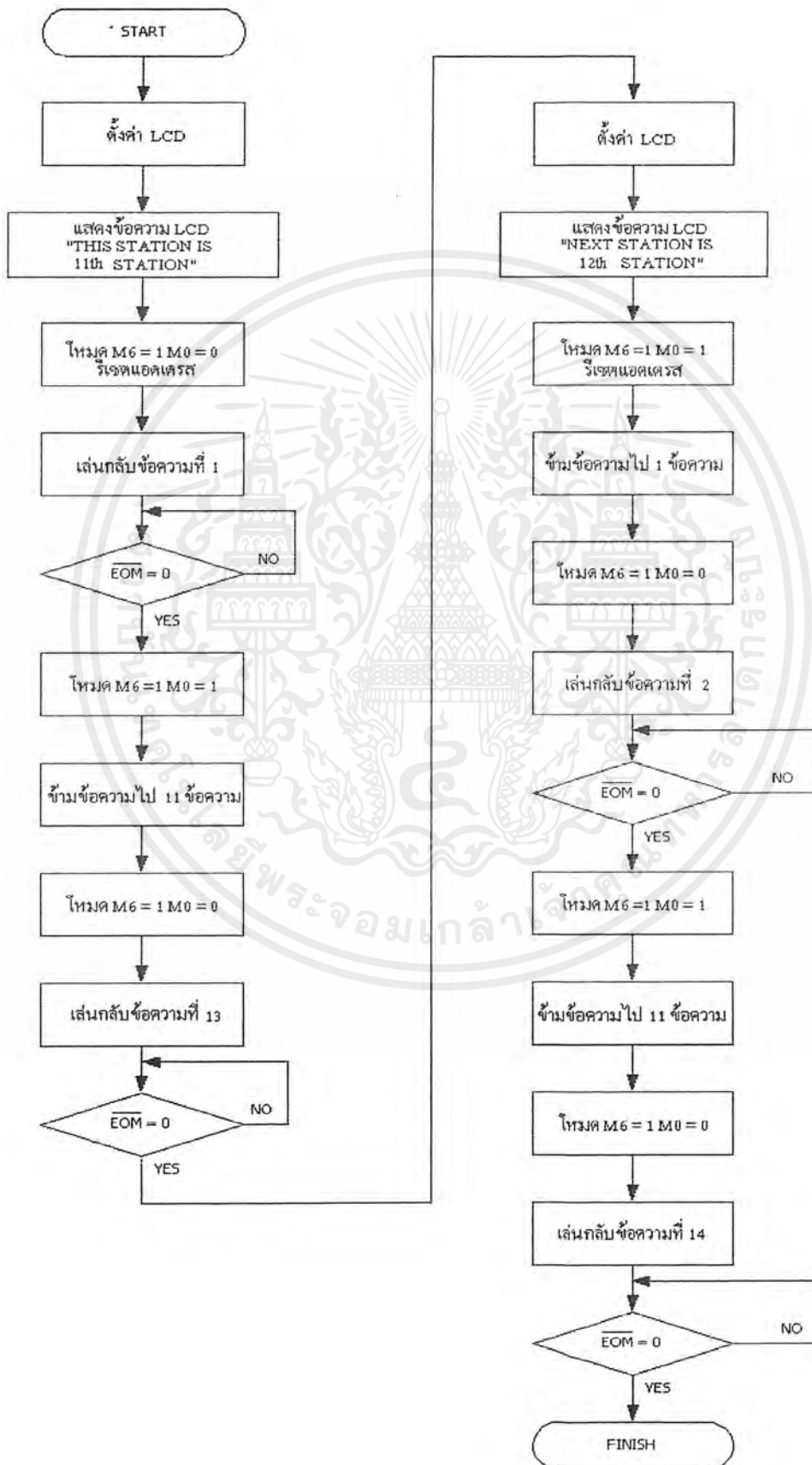
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 9
แสดงไฟวอร์ชท์ได้ดังนี้



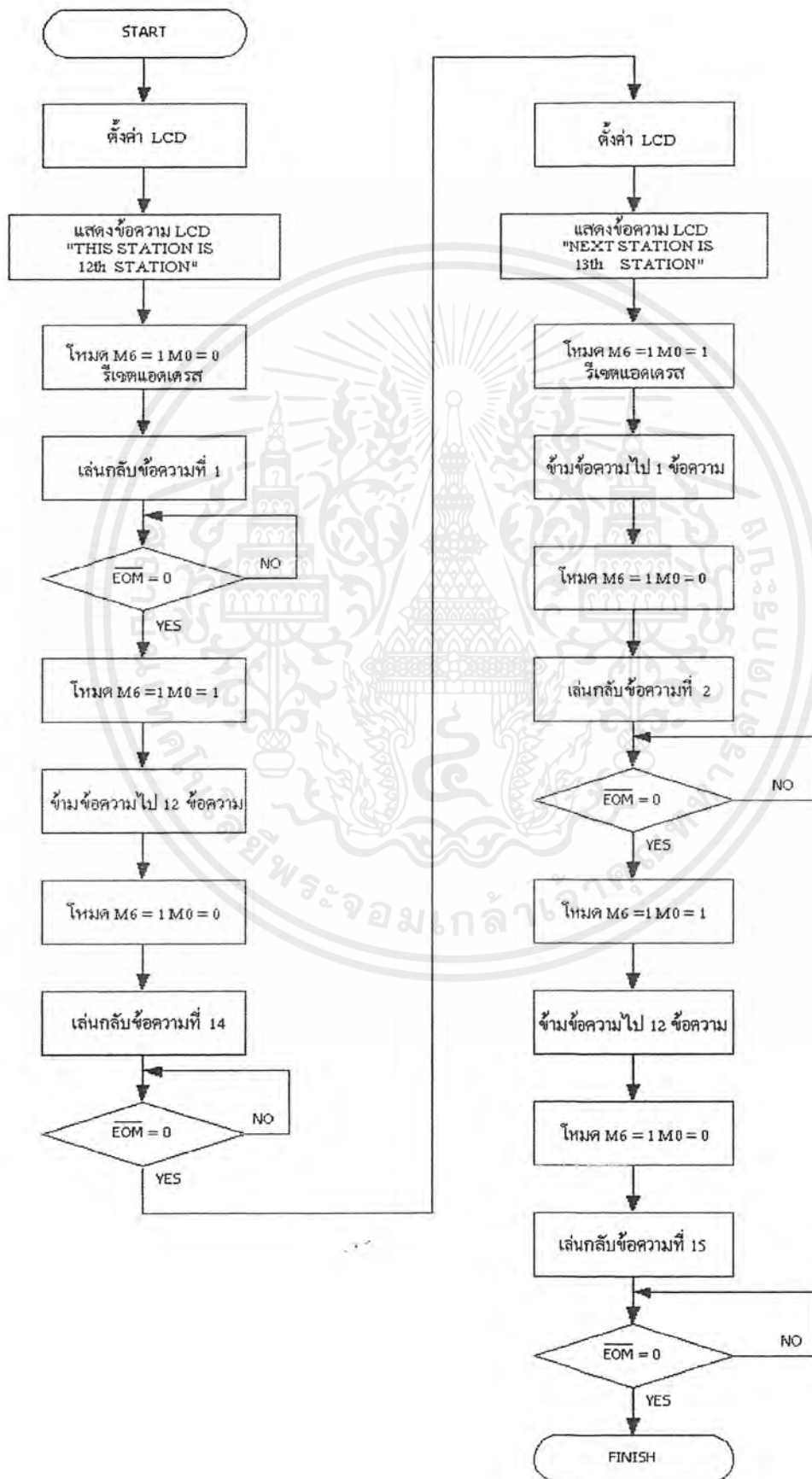
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 10
แสดงไฟวอร์ชได้ดังนี้



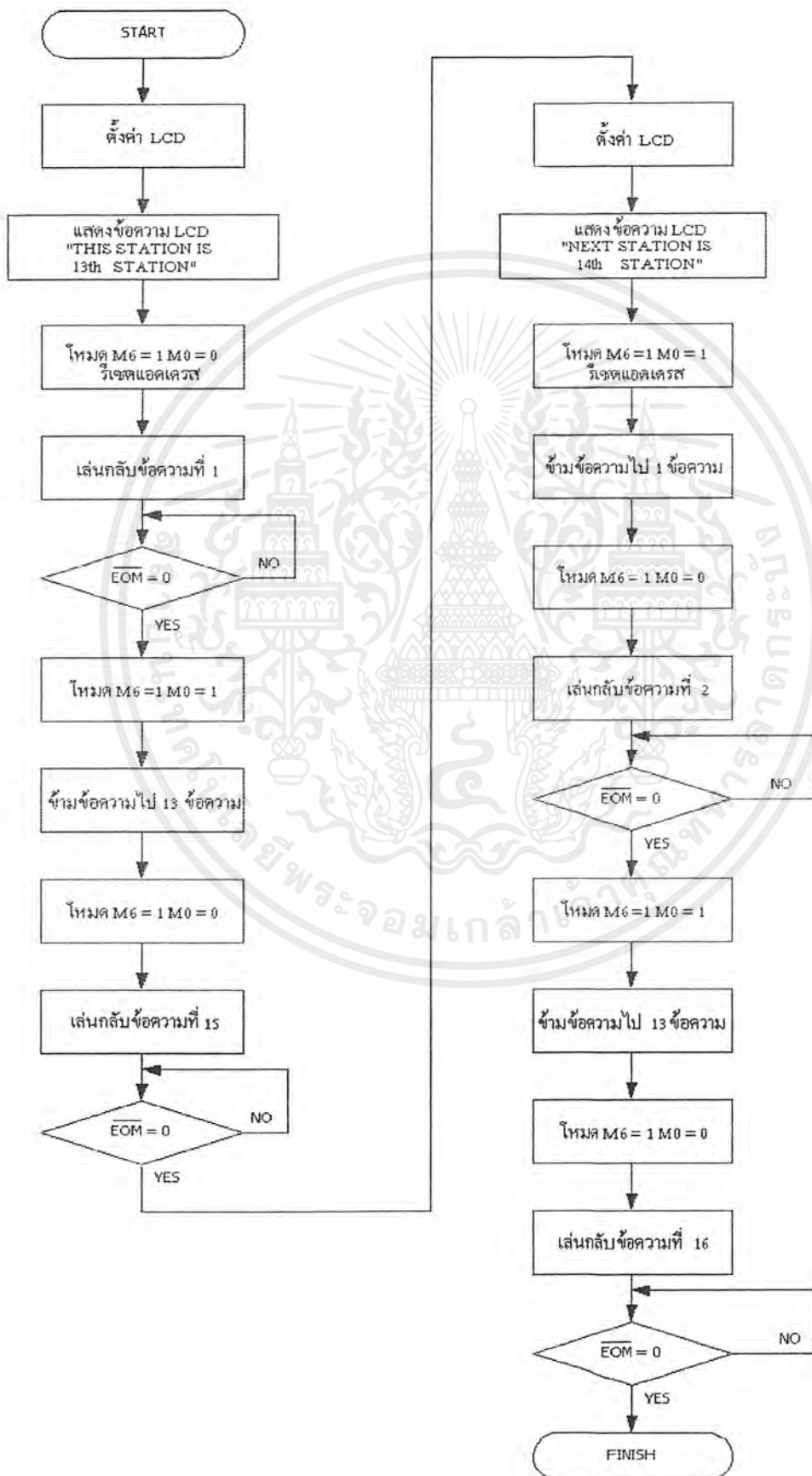
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 11
แสดงไฟว์ชาร์ตได้ดังนี้



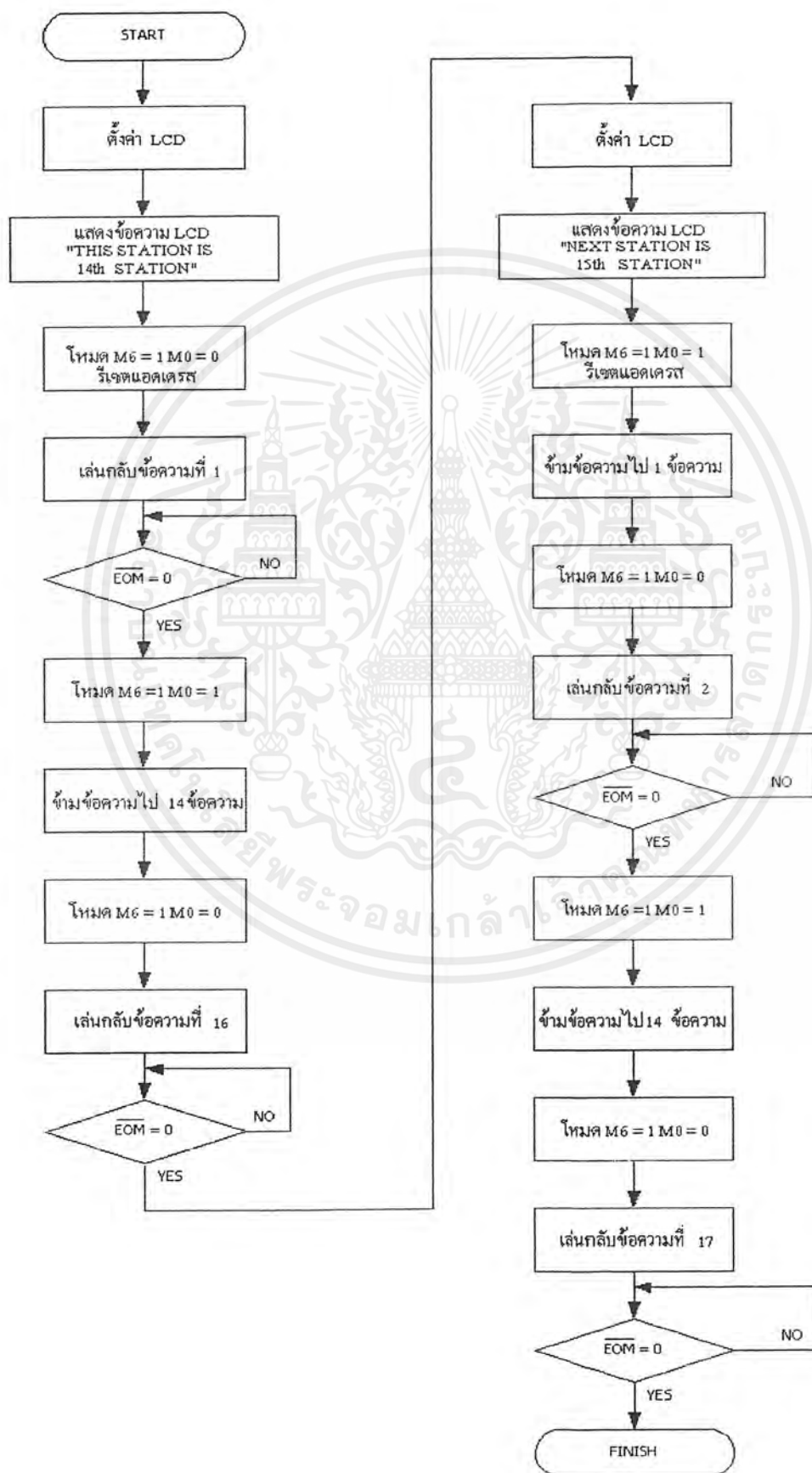
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 12
แสดงไฟว์ชาร์ตได้ดังนี้



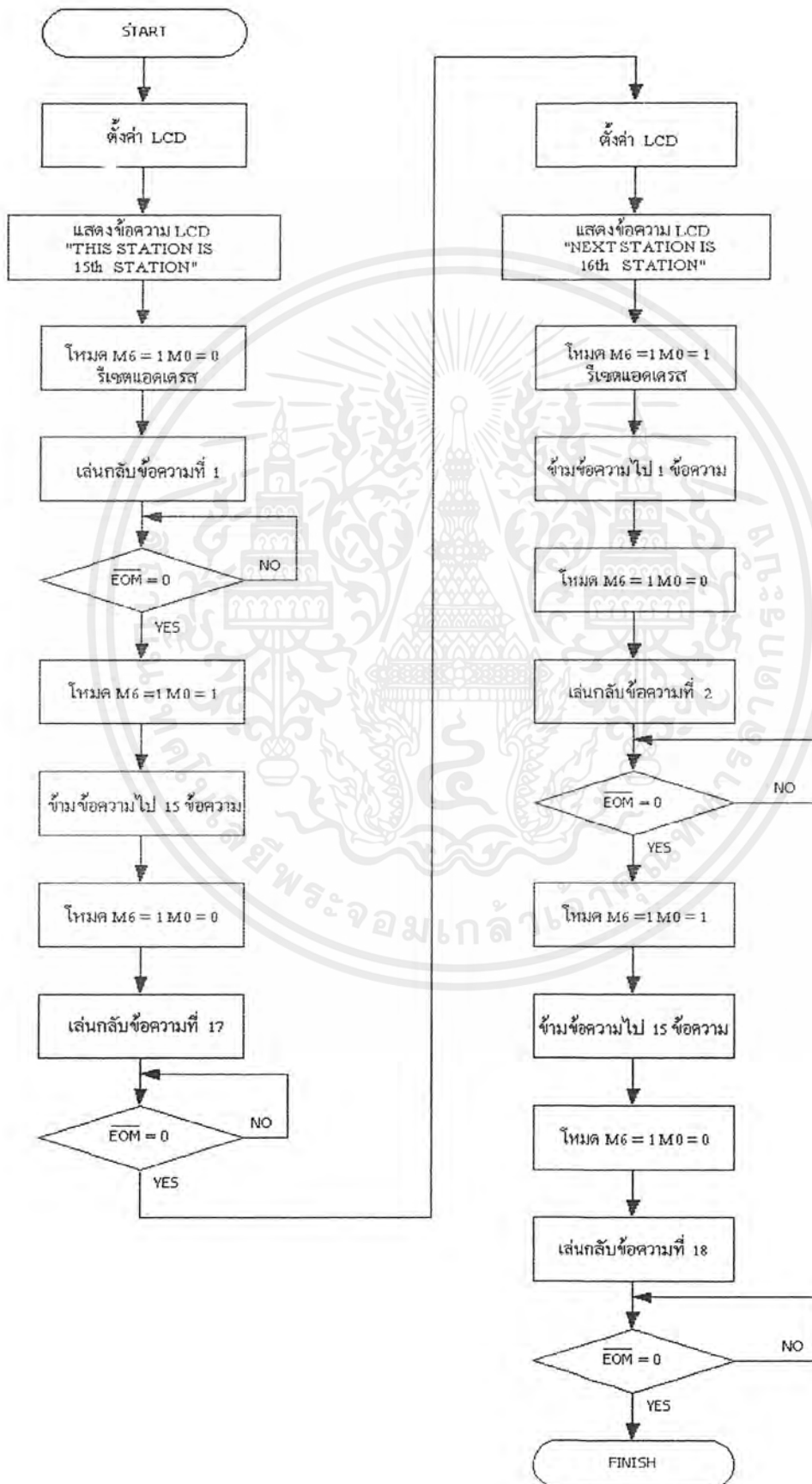
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 13
แสดงไฟว์ชาร์ทได้ดังนี้



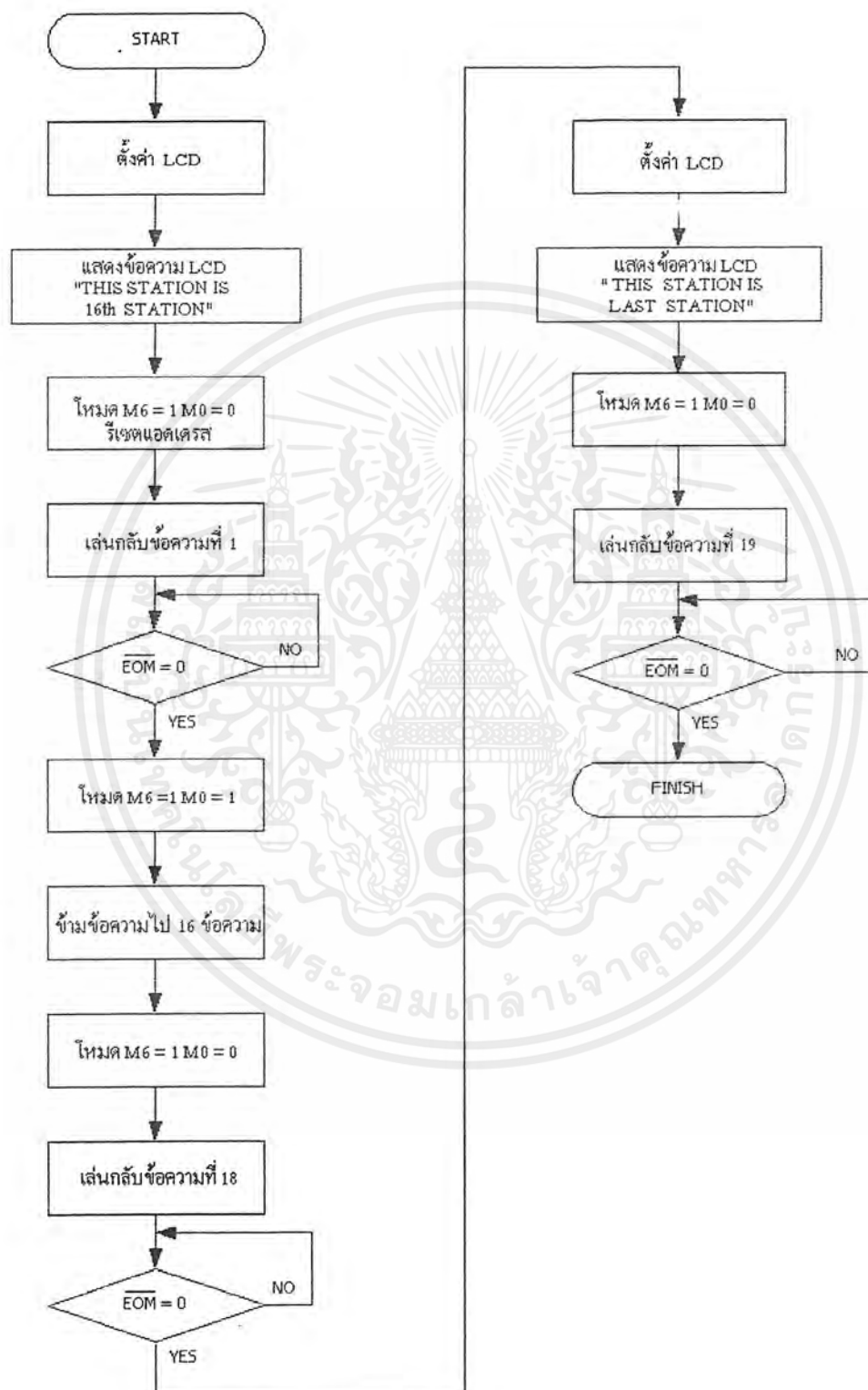
โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 14
แสดงไฟว์ชาร์ตได้ดังนี้

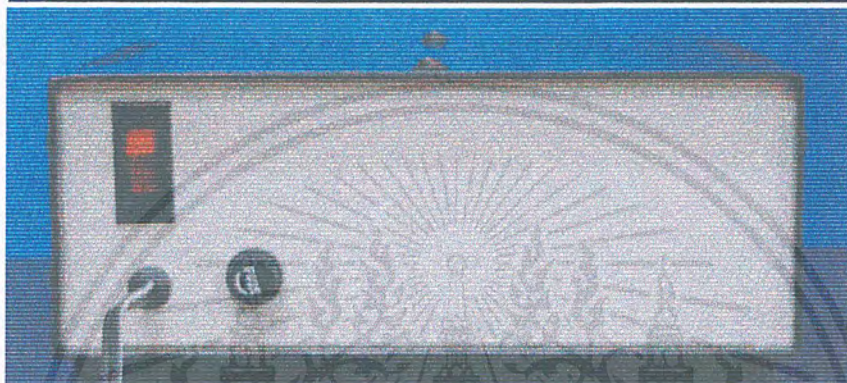
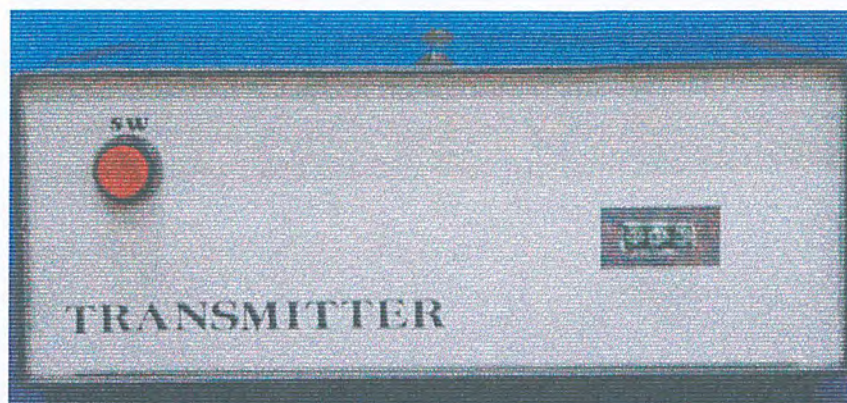


โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 15
แสดงไฟว์ชาร์ตได้ดังนี้

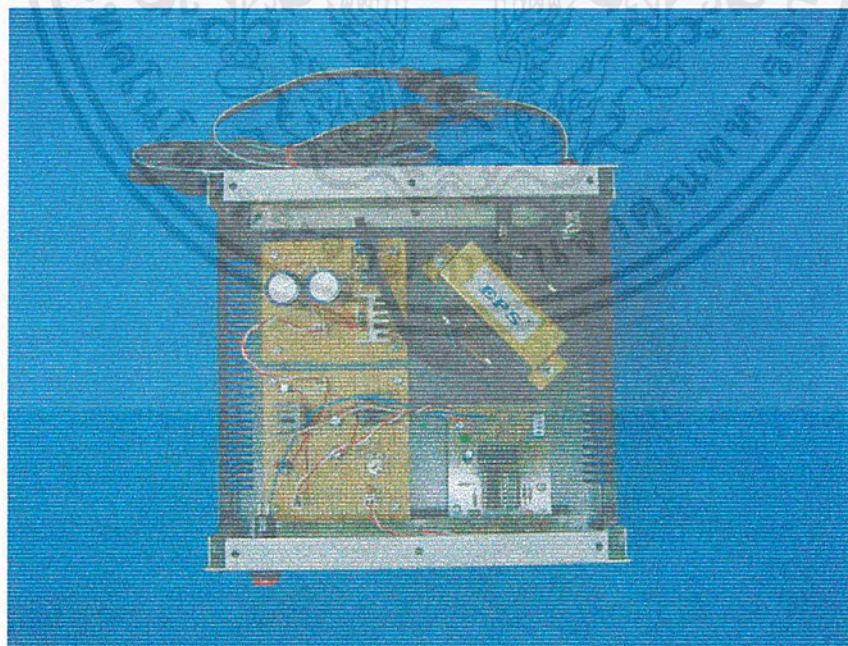


โปรแกรมแสดงผลทางจอ LCD และทางเสียงของสถานีที่ 16
แสดงไฟวอร์ชท์ได้ดังนี้

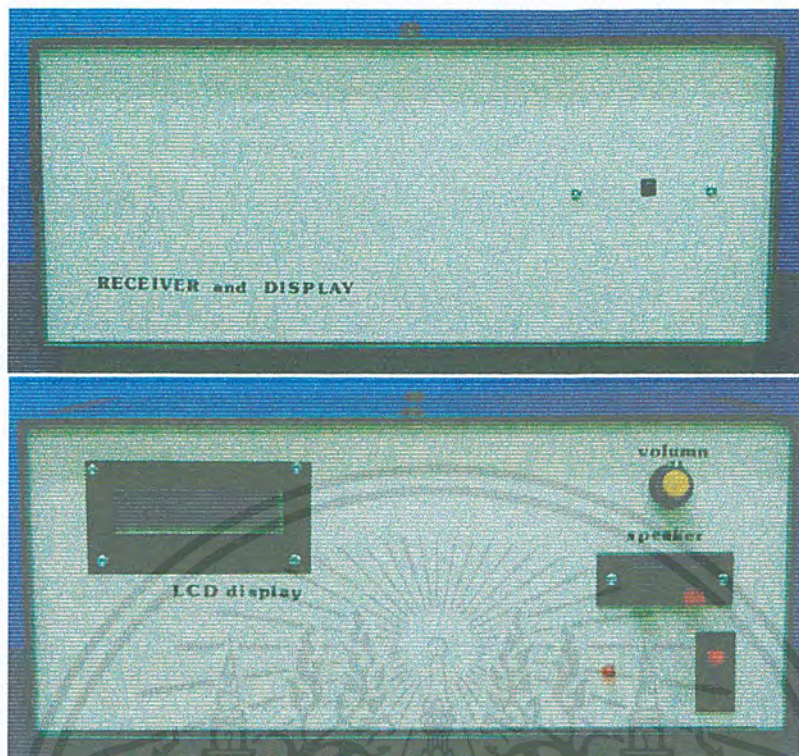




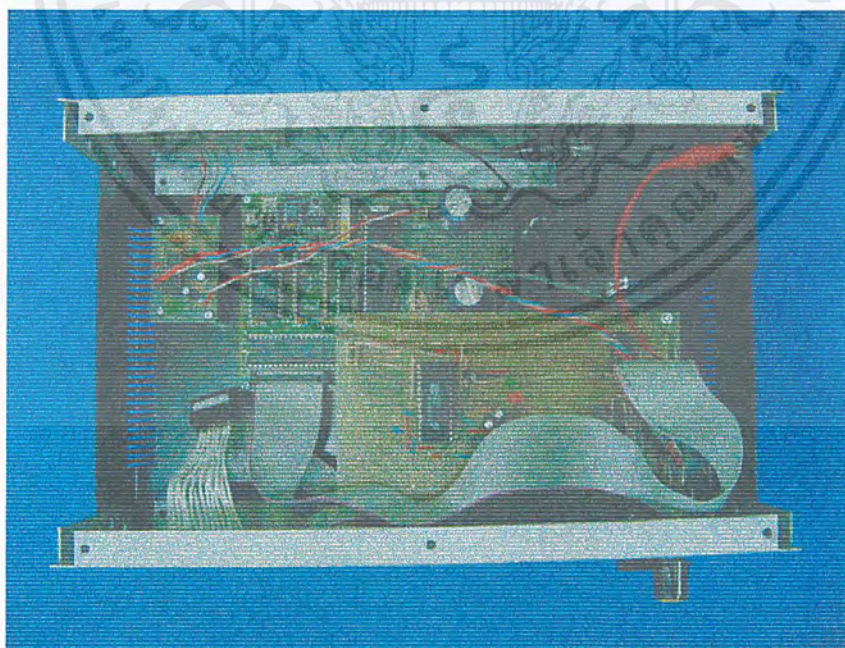
รูปภาพแสดงส่วน Hardware ของภาคส่ง ด้านส่งสัญญาณ (รูปบน) และ ด้านหลัง (รูปล่าง)



รูปภาพแสดงวงจรภายในของภาคส่ง



รูปภาพแสดงส่วน Hardware ของภาครับ ด้านรับสัญญาณ (รูปบน) และ ด้านแสดงผล (รูปล่าง)



รูปภาพแสดงวงจรภายในของภาครับ



Encoder and Decoder Pairs CMOS

These devices are designed to be used as encoder/decoder pairs in remote control applications.

The MC145026 encodes nine lines of information and serially sends this information upon receipt of a transmit enable ($\overline{TE}$) signal. The nine lines may be encoded with trinary data (low, high, or open) or binary data (low or high). The words are transmitted twice per encoding sequence to increase security.

The MC145027 decoder receives the serial stream and interprets five of the trinary digits as an address code. Thus, 243 addresses are possible. If binary data is used at the encoder, 32 addresses are possible. The remaining serial information is interpreted as four bits of binary data. The valid transmission (VT) output goes high on the MC145027 when two conditions are met. First, two addresses must be consecutively received (in one encoding sequence) which both match the local address. Second, the 4 bits of data must match the last valid data received. The active VT indicates that the information at the Data output pins has been updated.

The MC145028 decoder treats all nine trinary digits as an address which allows 19,683 codes. If binary data is encoded, 512 codes are possible. The VT output goes high on the MC145028 when two addresses are consecutively received (in one encoding sequence) which both match the local address.

- Operating Temperature Range: -40 to $+85^{\circ}\text{C}$
- Very-Low Standby Current for the Encoder: 300 nA Maximum @ 25°C
- Interfaces with RF, Ultrasonic, or Infrared Modulators and Demodulators
- RC Oscillator, No Crystal Required
- High External Component Tolerance; Can Use $\pm 5\%$ Components
- Internal Power-On Reset Forces All Decoder Outputs Low
- Operating Voltage Range: MC145026 = 2.5 to 18 V*
MC145027, MC145028 = 4.5 to 18 V
- For Infrared Applications, See Application Note AN1016/D

PIN ASSIGNMENTS

MC145026 ENCODER				MC145027 DECODERS				MC145028 DECODERS			
A1	1	16	V _{DD}	A1	1	16	V _{DD}	A1	1	16	V _{DD}
A2	2	15	D _{out}	A2	2	15	D ₆	A2	2	15	A ₆
A3	3	14	$\overline{TE}$	A3	3	14	D ₇	A3	3	14	A ₇
A4	4	13	R _{TC}	A4	4	13	D ₈	A4	4	13	A ₈
A5	5	12	C _{TC}	A5	5	12	D ₉	A5	5	12	A ₉
A6/D ₆	6	11	R _S	R ₁	6	11	VT	R ₁	6	11	VT
A7/D ₇	7	10	A ₉ /D ₉	C ₁	7	10	R ₂ /C ₂	C ₁	7	10	R ₂ /C ₂
V _{SS}	8	9	A ₈ /D ₈	V _{SS}	8	9	D _{in}	V _{SS}	8	9	D _{in}

MC145026
MC145027
MC145028



P SUFFIX
PLASTIC DIP
CASE 648



D SUFFIX
SOG PACKAGE
CASE 751B



DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

MC145026P	Plastic DIP
MC145026D	SOG Package
MC145027P	Plastic DIP
MC145027DW	SOG Package
MC145028P	Plastic DIP
MC145028DW	SOG Package



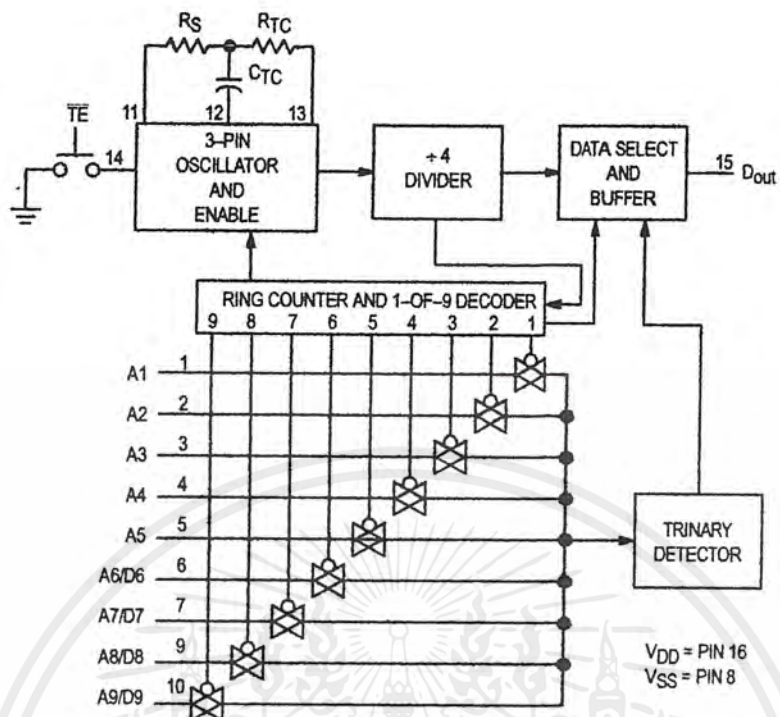


Figure 1. MC145026 Encoder Block Diagram

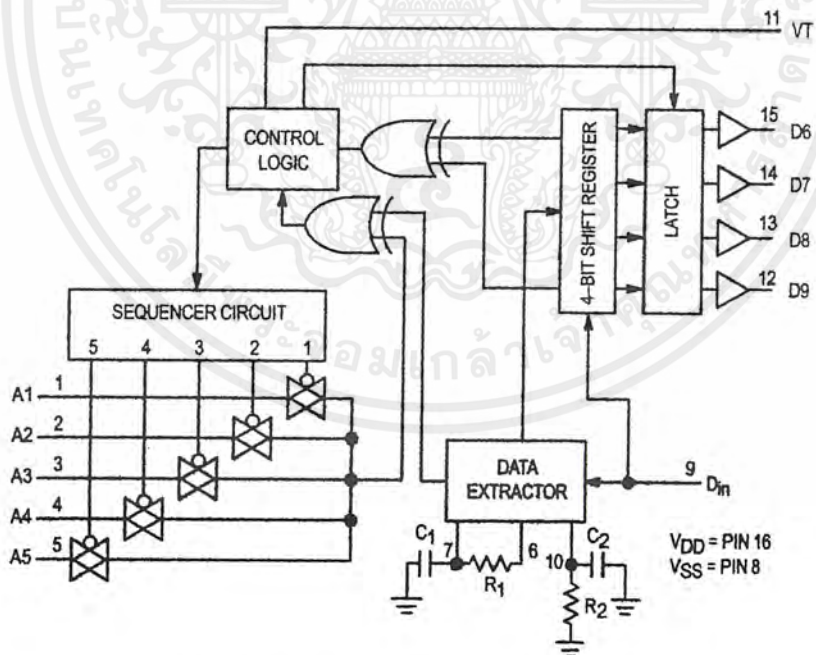


Figure 2. MC145027 Decoder Block Diagram

ELECTRICAL CHARACTERISTICS — MC145026*, MC145027, and MC145028 (Voltage Referenced to V_{SS})

Symbol	Characteristic	V _{DD} V	Guaranteed Limit						Unit
			- 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V _{OL}	Low-Level Output Voltage (V _{in} = V _{DD} or 0)	5.0	—	0.05	—	0.05	—	0.05	V
		10	—	0.05	—	0.05	—	0.05	
		15	—	0.05	—	0.05	—	0.05	
V _{OH}	High-Level Output Voltage (V _{in} = 0 or V _{DD})	5.0	4.95	—	4.95	—	4.95	—	V
		10	9.95	—	9.95	—	9.95	—	
		15	14.95	—	14.95	—	14.95	—	
V _{IL}	Low-Level Input Voltage (V _{out} = 4.5 or 0.5 V) (V _{out} = 9.0 or 1.0 V) (V _{out} = 13.5 or 1.5 V)	5.0	—	1.5	—	1.5	—	1.5	V
		10	—	3.0	—	3.0	—	3.0	
		15	—	4.0	—	4.0	—	4.0	
V _{IH}	High-Level Input Voltage (V _{out} = 0.5 or 4.5 V) (V _{out} = 1.0 or 9.0 V) (V _{out} = 1.5 or 13.5 V)	5.0	3.5	—	3.5	—	3.5	—	V
		10	7.0	—	7.0	—	7.0	—	
		15	11	—	11	—	11	—	
I _{OH}	High-Level Output Current (V _{out} = 2.5 V) (V _{out} = 4.6 V) (V _{out} = 9.5 V) (V _{out} = 13.5 V)	5.0	-2.5	—	-2.1	—	-1.7	—	mA
		5.0	-0.52	—	-0.44	—	-0.36	—	
		10	-1.3	—	-1.1	—	-0.9	—	
		15	-3.6	—	-3.0	—	-2.4	—	
I _{OL}	Low-Level Output Current (V _{out} = 0.4 V) (V _{out} = 0.5 V) (V _{out} = 1.5 V)	5.0	0.52	—	0.44	—	0.36	—	mA
		10	1.3	—	1.1	—	0.9	—	
		15	3.6	—	3.0	—	2.4	—	
I _{in}	Input Current — $\overline{TE}$ (MC145026, Pull-Up Device)	5.0	—	—	3.0	11	—	—	μA
		10	—	—	16	60	—	—	
		15	—	—	35	120	—	—	
I _{in}	Input Current R _S (MC145026), D _{in} (MC145027, MC145028)	15	—	± 0.3	—	± 0.3	—	± 1.0	μA
I _{in}	Input Current A1 – A5, A6/D6 – A9/D9 (MC145026), A1 – A5 (MC145027), A1 – A9 (MC145028)	5.0	—	—	—	± 110	—	—	μA
		10	—	—	—	± 500	—	—	
		15	—	—	—	± 1000	—	—	
C _{in}	Input Capacitance (V _{in} = 0)	—	—	—	—	7.5	—	—	pF
I _{DD}	Quiescent Current — MC145026	5.0	—	—	—	0.1	—	—	μA
		10	—	—	—	0.2	—	—	
		15	—	—	—	0.3	—	—	
I _{DD}	Quiescent Current — MC145027, MC145028	5.0	—	—	—	50	—	—	μA
		10	—	—	—	100	—	—	
		15	—	—	—	150	—	—	
I _{dd}	Dynamic Supply Current — MC145026 (f _c = 20 kHz)	5.0	—	—	—	200	—	—	μA
		10	—	—	—	400	—	—	
		15	—	—	—	600	—	—	
I _{dd}	Dynamic Supply Current — MC145027, MC145028 (f _c = 20 kHz)	5.0	—	—	—	400	—	—	μA
		10	—	—	—	800	—	—	
		15	—	—	—	1200	—	—	

* Also see next Electrical Characteristics table for 2.5 V specifications.

ELECTRICAL CHARACTERISTICS — MC145026 (Voltage Referenced to V_{SS})

Symbol	Characteristic	V _{DD} V	Guaranteed Limit						Unit
			- 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V _{OL}	Low-Level Output Voltage (V _{in} = 0 V or V _{DD})	2.5	—	0.05	—	0.05	—	0.05	V
V _{OH}	High-Level Output Voltage (V _{in} = 0 V or V _{DD})	2.5	2.45	—	2.45	—	2.45	—	V
V _{IL}	Low-Level Input Voltage (V _{out} = 0.5 V or 2.0 V)	2.5	—	0.3	—	0.3	—	0.3	V
V _{IH}	High-Level Input Voltage (V _{out} = 0.5 V or 2.0 V)	2.5	2.2	—	2.2	—	2.2	—	V
I _{OH}	High-Level Output Current (V _{out} = 1.25 V)	2.5	0.28	—	0.25	—	0.2	—	mA
I _{OL}	Low-Level Output Current (V _{out} = 0.4 V)	2.5	0.22	—	0.2	—	0.16	—	mA
I _{in}	Input Current (T _E — Pull-Up Device)	2.5	—	—	0.09	1.8	—	—	μA
I _{in}	Input Current (A1–A5, A6/D6–A9/D9)	2.5	—	—	—	± 25	—	—	μA
I _{DD}	Quiescent Current	2.5	—	—	—	0.05	—	—	μA
I _{dd}	Dynamic Supply Current (f _C = 20 kHz)	2.5	—	—	—	40	—	—	μA

SWITCHING CHARACTERISTICS — MC145026*, MC145027, and MC145028 ($C_L = 50$ pF, $T_A = 25^\circ\text{C}$)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{LH}, t_{HL}	Output Transition Time	4, 8	5.0 10 15	— — —	200 100 80	ns
t_r	D_{in} Rise Time — Decoders	5	5.0 10 15	— — —	15 15 15	μ s
t_f	D_{in} Fall Time — Decoders	5	5.0 10 15	— — —	15 5.0 4.0	μ s
f_{osc}	Encoder Clock Frequency	6	5.0 10 15	0.001 0.001 0.001	2.0 5.0 10	MHz
f	Decoder Frequency — Referenced to Encoder Clock	12	5.0 10 15	1.0 1.0 1.0	240 410 450	kHz
t_w	$\overline{TE}$ Pulse Width — Encoders	7	5.0 10 15	65 30 20	— — —	ns

* Also see next Switching Characteristics table for 2.5 V specifications.

SWITCHING CHARACTERISTICS — MC145026 ($C_L = 50$ pF, $T_A = 25^\circ\text{C}$)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{LH}, t_{HL}	Output Transition Time	4, 8	2.5	—	450	ns
f_{osc}	Encoder Clock Frequency	6	2.5	1.0	250	kHz
t_w	$\overline{TE}$ Pulse Width	7	2.5	1.5	—	μ s

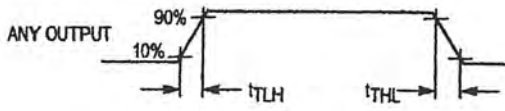


Figure 4.

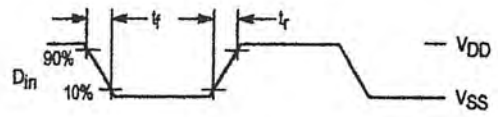


Figure 5.

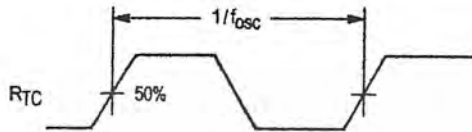


Figure 6.

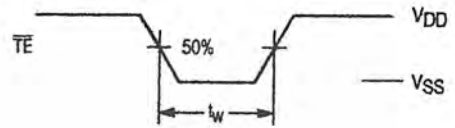
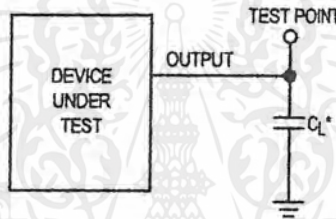


Figure 7.



* Includes all probe and fixture capacitance.

Figure 8. Test Circuit

OPERATING CHARACTERISTICS

MC145026

The encoder serially transmits trinary data as defined by the state of the A1 – A5 and A6/D6 – A9/D9 input pins. These pins may be in either of three states (low, high, or open) allowing 19,683 possible codes. The transmit sequence is initiated by a low level on the $\overline{TE}$ input pin. Upon power-up, the MC145026 can continuously transmit as long as $\overline{TE}$ remains low (also, the device can transmit two-word sequences by pulsing $\overline{TE}$ low). However, no MC145026 application should be designed to rely upon the first data word transmitted immediately after power-up because this word may be invalid. Between the two data words, no signal is sent for three data periods (see Figure 10).

Each transmitted trinary digit is encoded into pulses (see Figure 11). A logic 0 (low) is encoded as two consecutive short pulses, a logic 1 (high) as two consecutive long pulses, and an open (high impedance) as a long pulse followed by a short pulse. The input state is determined by using a weak "output" device to try to force each input high then low. If only a high state results from the two tests, the input is assumed to be hardwired to V_{DD} . If only a low state is obtained, the input is assumed to be hardwired to V_{SS} . If both a high and a low can be forced at an input, an open is assumed and is encoded as such. The "high" and "low" levels are 70% and 30% of the supply voltage as shown in the Electrical Characteristics table. The weak "output" device sinks/sources up to 110 μA at a 5 V supply level, 500 μA at 10 V, and 1 mA at 15 V.

The $\overline{TE}$ input has an internal pull-up device so that a simple switch may be used to force the input low. While $\overline{TE}$ is high and the second-word transmission has timed out, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When $\overline{TE}$ is brought low, the oscillator is started and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the D_{out} pin.

MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical words, is examined bit by bit during reception. The first five trinary digits are assumed to be the address. If the received address matches the local address, the next four (data) bits are internally stored, but are not transferred to the output data latch. As the second encoded word is received, the address must again match. If a match occurs, the new data bits are checked against the previously stored data bits. If the two nibbles of data (four bits each) match, the data is transferred to the output data latch by VT and remains until new data replaces it. At the same time, the VT output pin is brought high and remains high until an error is received or until no input signal is received for four data periods (see Figure 10).

Although the address information may be encoded in trinary, the data information must be either a 1 or 0. A trinary (open) data line is decoded as a logic 1.

MC145028

This decoder operates in the same manner as the MC145027 except that nine address lines are used and no data output is available. The VT output is used to indicate that a valid address has been received. For transmission security, two identical transmitted words must be consecutively received before a VT output signal is issued.

The MC145028 allows 19,683 addresses when trinary levels are used. 512 addresses are possible when binary levels are used.

PIN DESCRIPTIONS

MC145026 ENCODER

A1 – A5, A6/D6 – A9/D9

Address, Address/Data Inputs (Pins 1 – 7, 9, and 10)

These address/data inputs are encoded and the data is sent serially from the encoder via the D_{out} pin.

RS, CTC, RTC (Pins 11, 12, and 13)

These pins are part of the oscillator section of the encoder (see Figure 9).

If an external signal source is used instead of the internal oscillator, it should be connected to the RS input and the RTC and CTC pins should be left open.

$\overline{TE}$ Transmit Enable (Pin 14)

This active-low transmit enable input initiates transmission when forced low. An internal pull-up device keeps this input normally high. The pull-up current is specified in the Electrical Characteristics table.

D_{out} Data Out (Pin 15)

This is the output of the encoder that serially presents the encoded data word.

V_{SS} Negative Power Supply (Pin 8)

The most-negative supply potential. This pin is usually ground.

V_{DD} Positive Power Supply (Pin 16)

The most-positive power supply pin.

MC145027 AND MC145028 DECODERS

A1 – A5, A1 – A9

Address Inputs (Pins 1 – 5) — MC145027,

Address Inputs (Pins 1 – 5, 15, 14, 13, 12) — MC145028

These are the local address inputs. The states of these pins must match the appropriate encoder inputs for the VT pin to go high. The local address may be encoded with trinary or binary data.

D6 – D9 Data Outputs (Pins 15, 14, 13, 12) — MC145027 Only

These outputs present the binary information that is on encoder inputs A6/D6 through A9/D9. Only binary data is

acknowledged; a trinary open at the MC145026 encoder is decoded as a high level (logic 1).

D_{in} **Data In (Pin 9)**

This pin is the serial data input to the decoder. The input voltage must be at CMOS logic levels. The signal source driving this pin must be dc coupled.

R₁, C₁ **Resistor 1, Capacitor 1 (Pins 6, 7)**

As shown in Figures 2 and 3, these pins accept a resistor and capacitor that are used to determine whether a narrow pulse or wide pulse has been received. The time constant $R_1 \times C_1$ should be set to 1.72 encoder clock periods:

$$R_1 C_1 = 3.95 R_{TC} C_{TC}$$

R₂/C₂ **Resistor 2/Capacitor 2 (Pin 10)**

As shown in Figures 2 and 3, this pin accepts a resistor and capacitor that are used to detect both the end of a received word and the end of a transmission. The time constant $R_2 \times C_2$ should be 33.5 encoder clock periods (four data periods per Figure 11): $R_2 C_2 = 77 R_{TC} C_{TC}$. This time

constant is used to determine whether the D_{in} pin has remained low for four data periods (end of transmission). A separate on-chip comparator looks at the voltage—equivalent two data periods ($0.4 R_2 C_2$) to detect the dead time between received words within a transmission.

VT **Valid Transmission Output (Pin 11)**

This valid transmission output goes high after the second word of an encoding sequence when the following conditions are satisfied:

1. the received addresses of both words match the local decoder address, and
2. the received data bits of both words match.

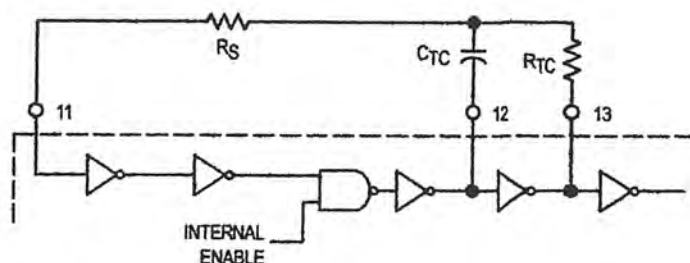
VT remains high until either a mismatch is received or no input signal is received for four data periods.

VSS **Negative Power Supply (Pin 8)**

The most-negative supply potential. This pin is usually ground.

VDD **Positive Power Supply (Pin 16)**

The most-positive power supply pin.



This oscillator operates at a frequency determined by the external RC network, i.e.,

$$f \approx \frac{1}{2.3 R_{TC} C_{TC}'} \text{ (Hz)}$$

for $1 \text{ kHz} \leq f \leq 400 \text{ kHz}$

where: $C_{TC}' = C_{TC} + C_{\text{layout}} + 12 \text{ pF}$

$R_S \approx 2 R_{TC}$

$R_S \geq 20 \text{ k}$

$R_{TC} \geq 10 \text{ k}$

$400 \text{ pF} < C_{TC} < 15 \text{ }\mu\text{F}$

The value for R_S should be chosen to be ≥ 2 times R_{TC} . This range ensures that current through R_S is insignificant compared to current through R_{TC} . The upper limit for R_S must ensure that $R_S \times 5 \text{ pF}$ (input capacitance) is small compared to $R_{TC} \times C_{TC}$.

For frequencies outside the indicated range, the formula is less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz. Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than 1 M Ω .

Figure 9. Encoder Oscillator Information

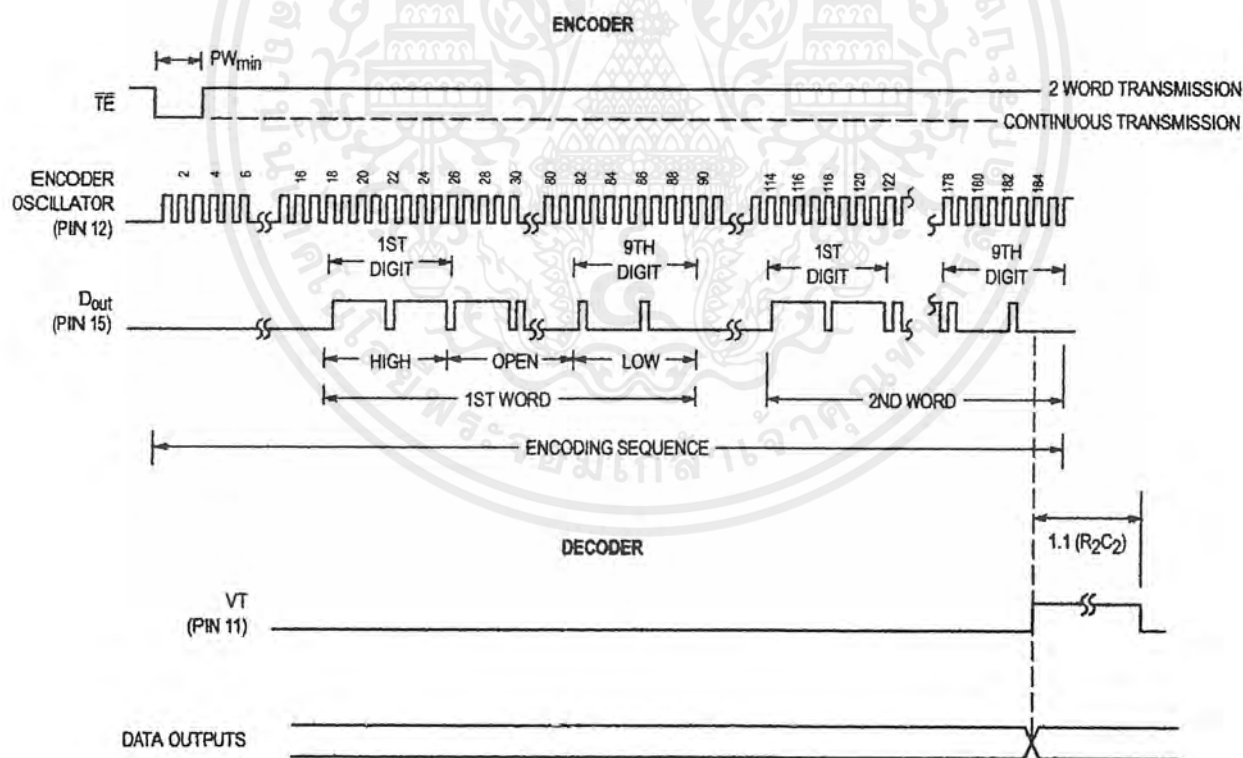


Figure 10. Timing Diagram

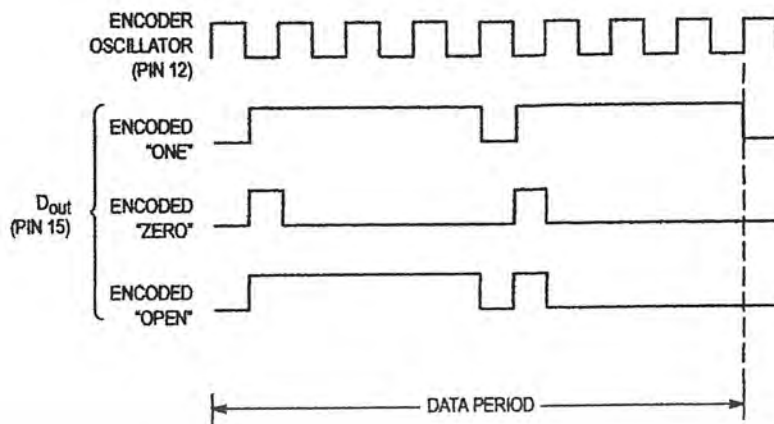


Figure 11. Encoder Data Waveforms

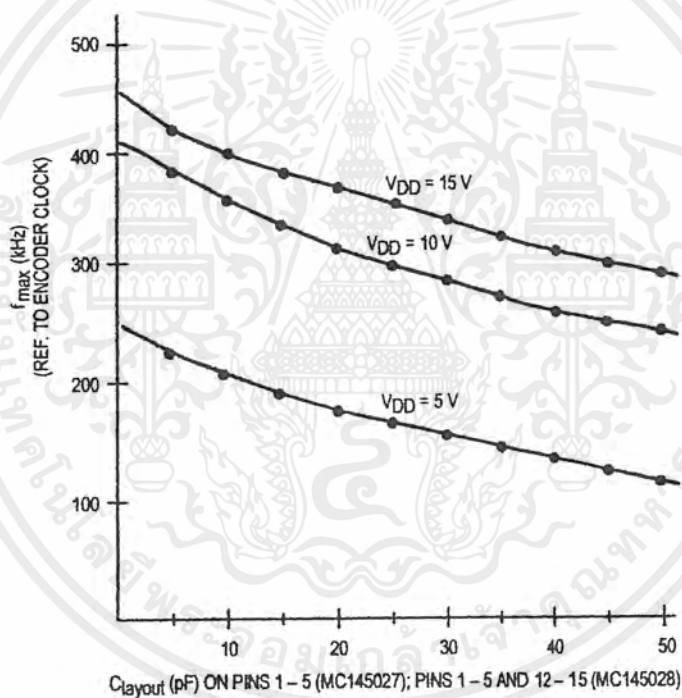


Figure 12. $f_{\max}$ vs C_{layout} — Decoders Only

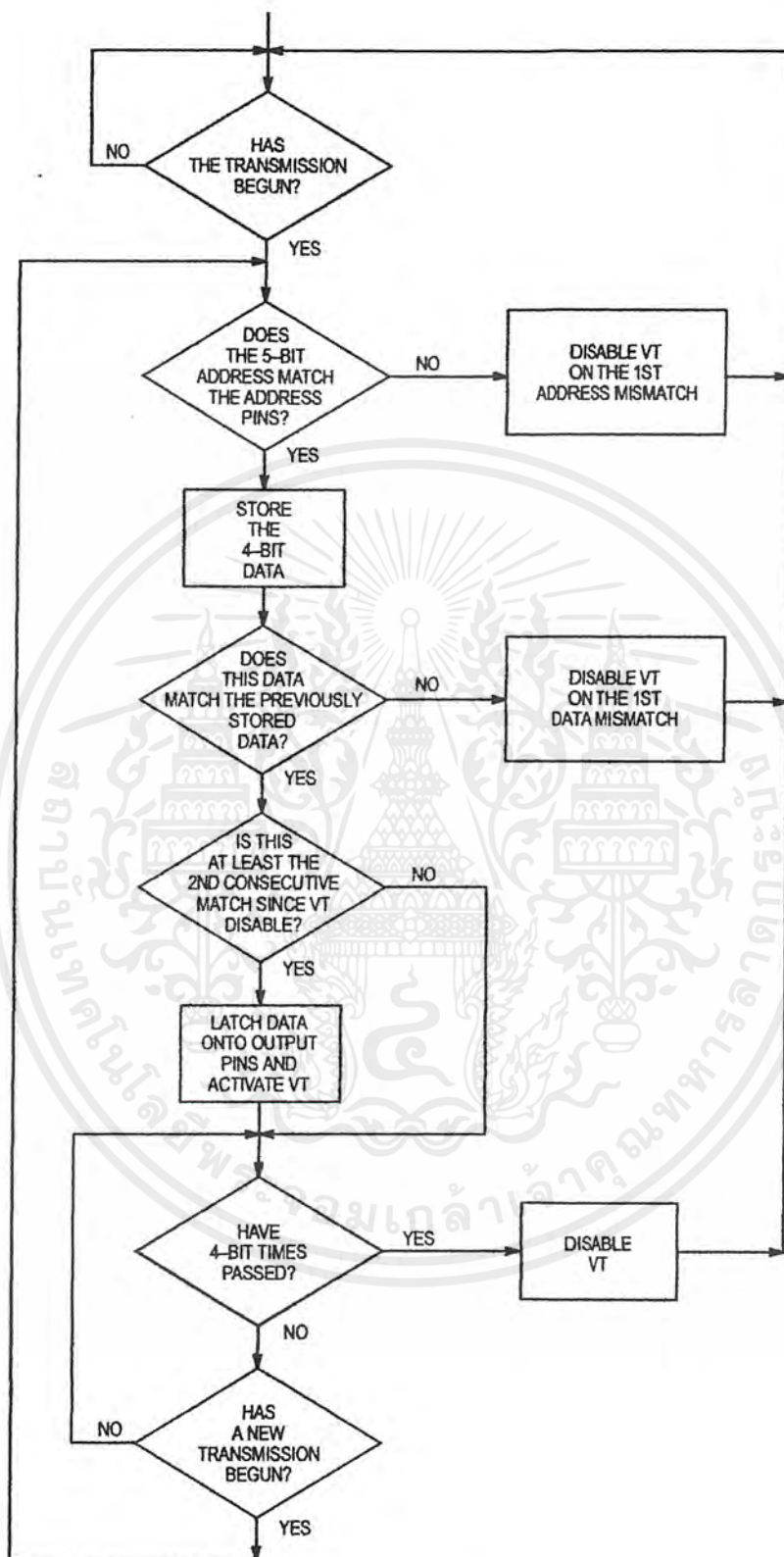


Figure 13. MC145027 Flowchart

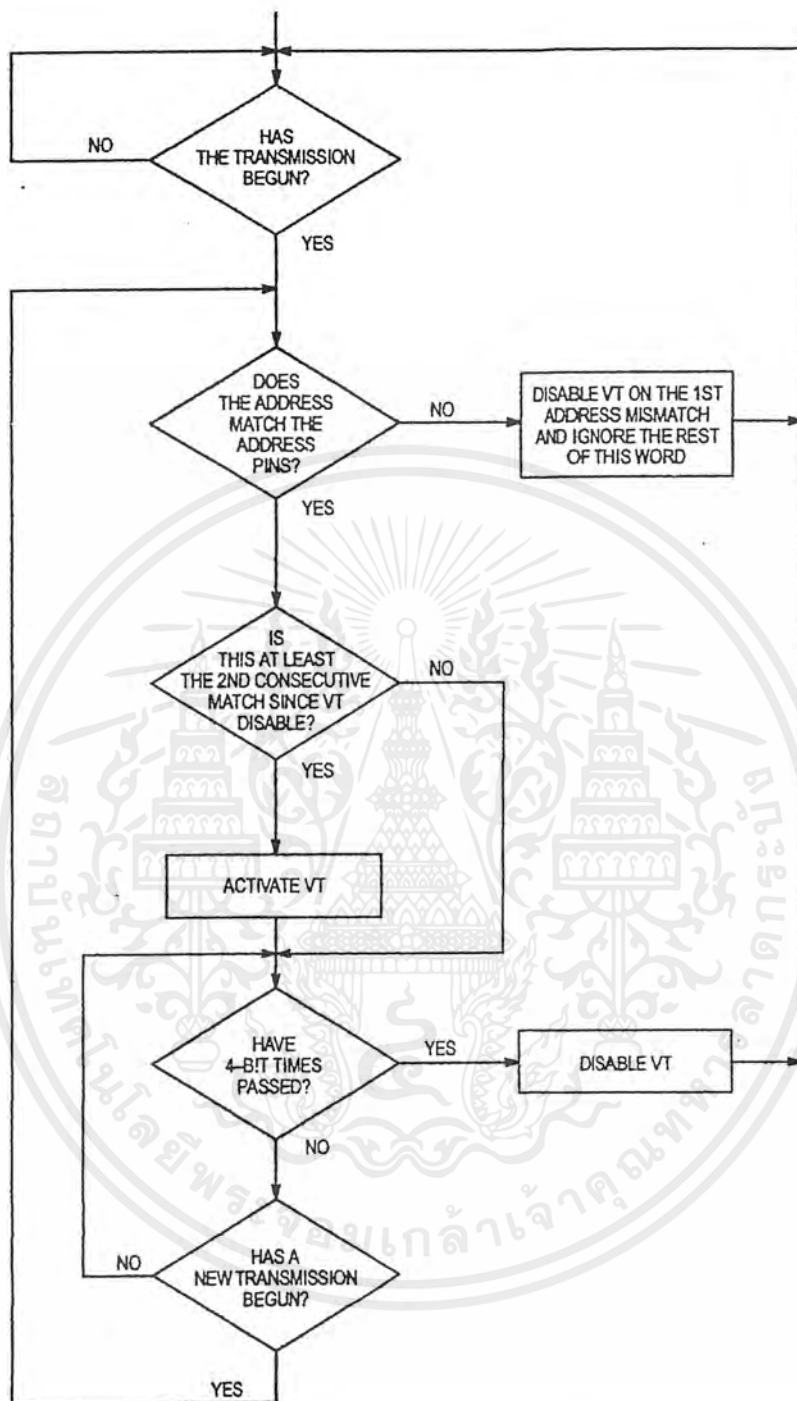


Figure 14. MC145028 Flowchart

MC145027 AND MC145028 TIMING

To verify the MC145027 or MC145028 timing, check the waveforms on C1 (Pin 7) and R2/C2 (Pin 10) as compared to the incoming data waveform on D_{in} (Pin 9).

The R-C decay seen on C1 discharges down to $\frac{1}{3} V_{DD}$ before being reset to V_{DD} . This point of reset (labelled "DOS" in Figure 15) is the point in time where the decision is made whether the data seen on D_{in} is a 1 or 0. DOS should not be too close to the D_{in} data edges or intermittent operation may occur.

The other timing to be checked on the MC145027 and MC145028 is on R2/C2 (see Figure 16). The R-C decay is continually reset to V_{DD} as data is being transmitted. Only between words and after the end-of-transmission (EOT) does R2/C2 decay significantly from V_{DD} . R2/C2 can be used to identify the internal end-of-word (EOW) timing edge which is generated when R2/C2 decays to $\frac{2}{3} V_{DD}$. The internal EOT timing edge occurs when R2/C2 decays to $\frac{1}{3} V_{DD}$. When the waveform is being observed, the R-C decay should go down between the $\frac{2}{3}$ and $\frac{1}{3} V_{DD}$ levels, but not too close to either level before data transmission on D_{in} resumes.

Verification of the timing described above should ensure a good match between the MC145026 transmitter and the MC145027 and MC145028 receivers.

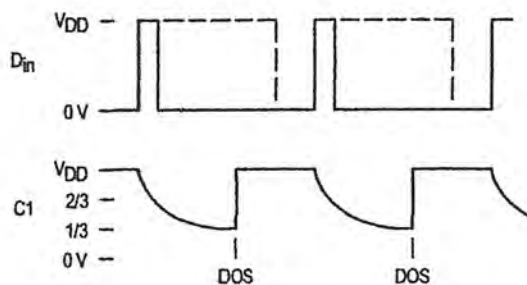
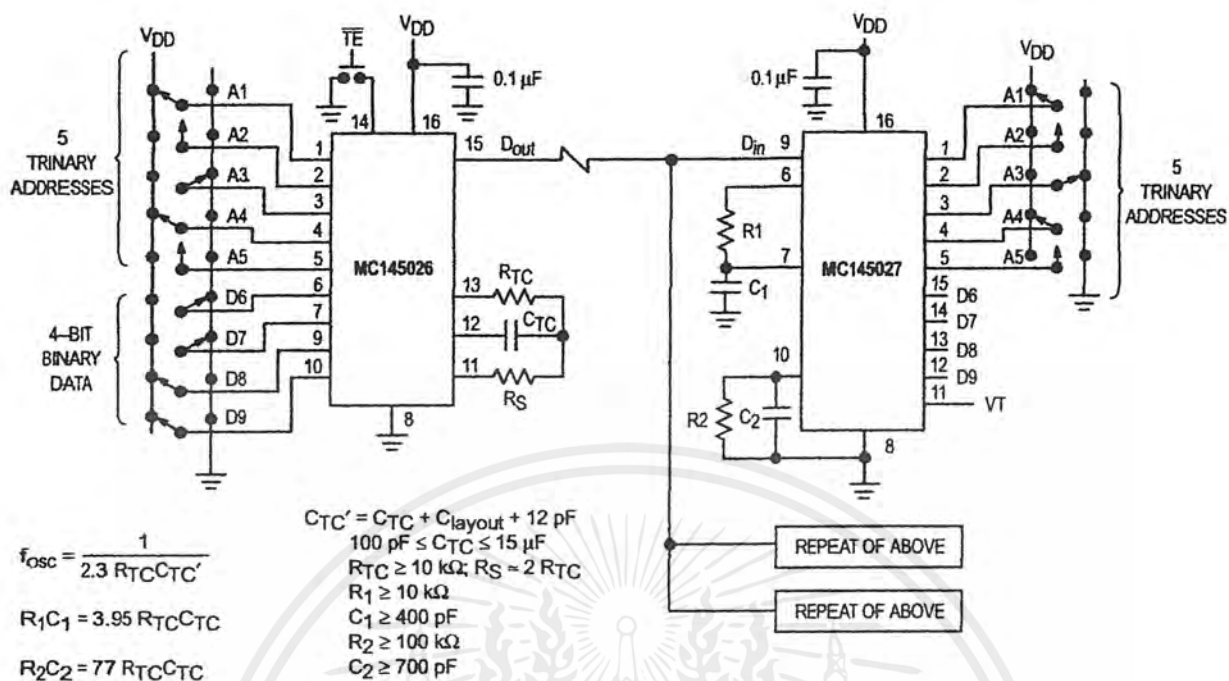


Figure 15. R-C Decay on Pin 7 (C1)



Figure 16. R-C Decay on Pin 10 (R2/C2)



Example R/C Values (All Resistors and Capacitors are $\pm 5\%$)

($C_{TC}' = C_{TC} + 20 \text{ pF}$)

f_{osc} (kHz)	R_{TC}	C_{TC}'	R_S	R_1	C_1	R_2	C_2
362	10 k	120 pF	20 k	10 k	470 pF	100 k	910 pF
181	10 k	240 pF	20 k	10 k	910 pF	100 k	1800 pF
88.7	10 k	490 pF	20 k	10 k	2000 pF	100 k	3900 pF
42.6	10 k	1020 pF	20 k	10 k	3900 pF	100 k	7500 pF
21.5	10 k	2020 pF	20 k	10 k	8200 pF	100 k	0.015 μF
8.53	10 k	5100 pF	20 k	10 k	0.02 μF	200 k	0.02 μF
1.71	50 k	5100 pF	100 k	50 k	0.02 μF	200 k	0.1 μF

Figure 17. Typical Application

APPLICATIONS INFORMATION

INFRARED TRANSMITTER

In Figure 18, the MC145026 encoder is set to run at an oscillator frequency of about 4 to 9 kHz. Thus, the time required for a complete two-word encoding sequence is about 20 to 40 ms. The data output from the encoder gates an RC oscillator running at 50 kHz; the oscillator shown starts rapidly enough to be used in this application. When the "send" button is not depressed, both the MC145026 and oscillator are in a low-power standby state. The RC oscillator has to be trimmed for 50 kHz and has some drawbacks for frequency stability. A superior system uses a ceramic resonator oscillator running at 400 kHz. This oscillator feeds a divider as shown in Figure 19. The unused inputs of the MC14011UB must be grounded.

The MLED81 IRED is driven with the 50 kHz square wave at about 200 to 300 mA to generate the carrier. If desired, two IREDs wired in series can be used (see Application Note AN1016 for more information). The bipolar IRED switch, shown in Figure 18, offers two advantages over a FET. First, a logic FET has too much gate capacitance for the MC14011UB to drive without waveform distortion. Second, the bipolar drive permits lower supply voltages, which are an advantage in portable battery-powered applications.

The configuration shown in Figure 18 operates over a supply range of 4.5 to 18 V. A low-voltage system which operates down to 2.5 V could be realized if the oscillator section of a MC74HC4060 is used in place of the MC14011UB. The data output of the MC145026 is inverted and fed to the RESET pin of the MC74HC4060. Alternately, the MC74HCU04 could be used for the oscillator.

Information on the MC14011UB is in book number DL131/D. The MC74HCU04 and MC74HC4060 are found in book number DL129/D.

INFRARED RECEIVER

The receiver in Figure 20 couples an IR-sensitive diode to input preamp A1, followed by band-pass amplifier A2 with a gain of about 10. Limiting stage A3 follows, with an output of about 800 mV p-p. The limited 50 kHz burst is detected by comparator A4 that passes only positive pulses, and peak-

detected and filtered by a diode/RC network to extract the data envelope from the burst. Comparator A5 boosts the signal to logic levels compatible with the MC145027/28 data input. The Din pin of these decoders is a standard CMOS high-impedance input which must *not* be allowed to float. Therefore, direct coupling from A5 to the decoder input is utilized.

Shielding should be used on at least A1 and A2, with good ground and high-sensitivity circuit layout techniques applied.

For operation with supplies higher than +5 V, limiter A4's positive output swing needs to be limited to 3 to 5 V. This is accomplished via adding a zener diode in the negative feedback path, thus avoiding excessive system noise. The biasing resistor stack should be adjusted such that V3 is 1.25 to 1.5 V.

This system works up to a range of about 10 meters. The gains of the system may be adjusted to suit the individual design needs. The 100 Ω resistor in the emitter of the first 2N5088 and the 1 k Ω resistor feeding A2 may be altered if different gain is required. In general, more gain does not necessarily result in increased range. This is due to noise floor limitations. The designer should increase transmitter power and/or increase receiver aperture with Fresnel lensing to greatly improve range. See Application Note AN1016 for additional information.

Information on the MC34074 is in data book DL128/D.

TERNARY SWITCH MANUFACTURERS

Midland Ross—Electronic Connector Div.
Greyhill
Augat/Alcoswitch
Aries Electronics

The above companies may not have the switches in a DIP. For more information, call them or consult *eem Electronic Engineers Master Catalog* or the *Gold Book*. **Ask for SPDT with center OFF.**

Alternative: An SPST can be placed in series between a SPDT and the Encoder or Decoder to achieve ternary action.

Motorola cannot recommend one supplier over another and in no way suggests that this is a complete listing of ternary switch manufacturers.

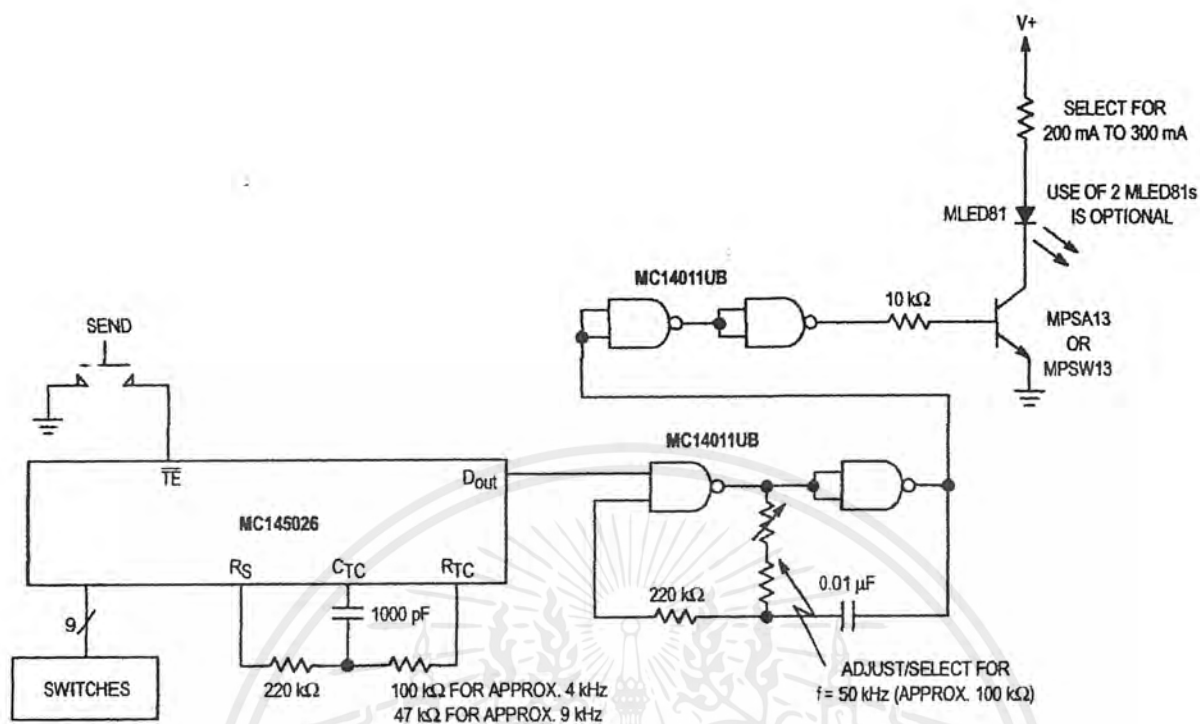


Figure 18. IRED Transmitter Using RC Oscillator to Generate Carrier Frequency

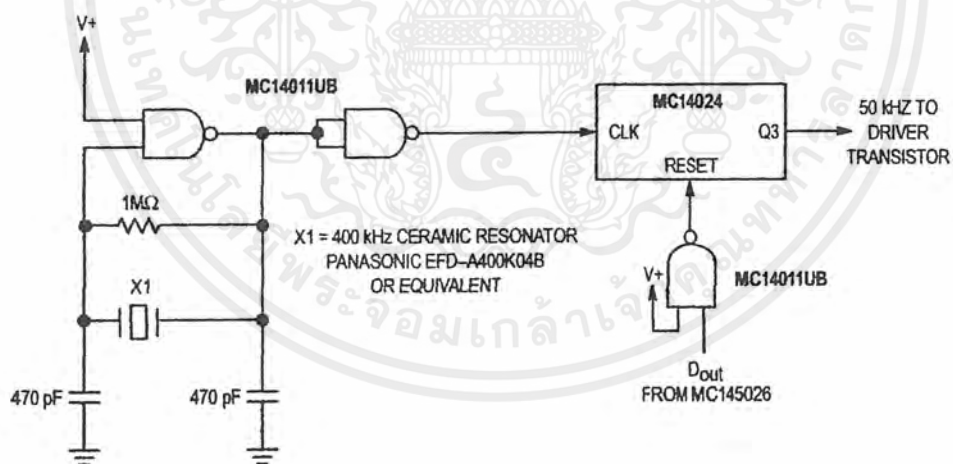


Figure 19. Using a Ceramic Resonator to Generate Carrier Frequency

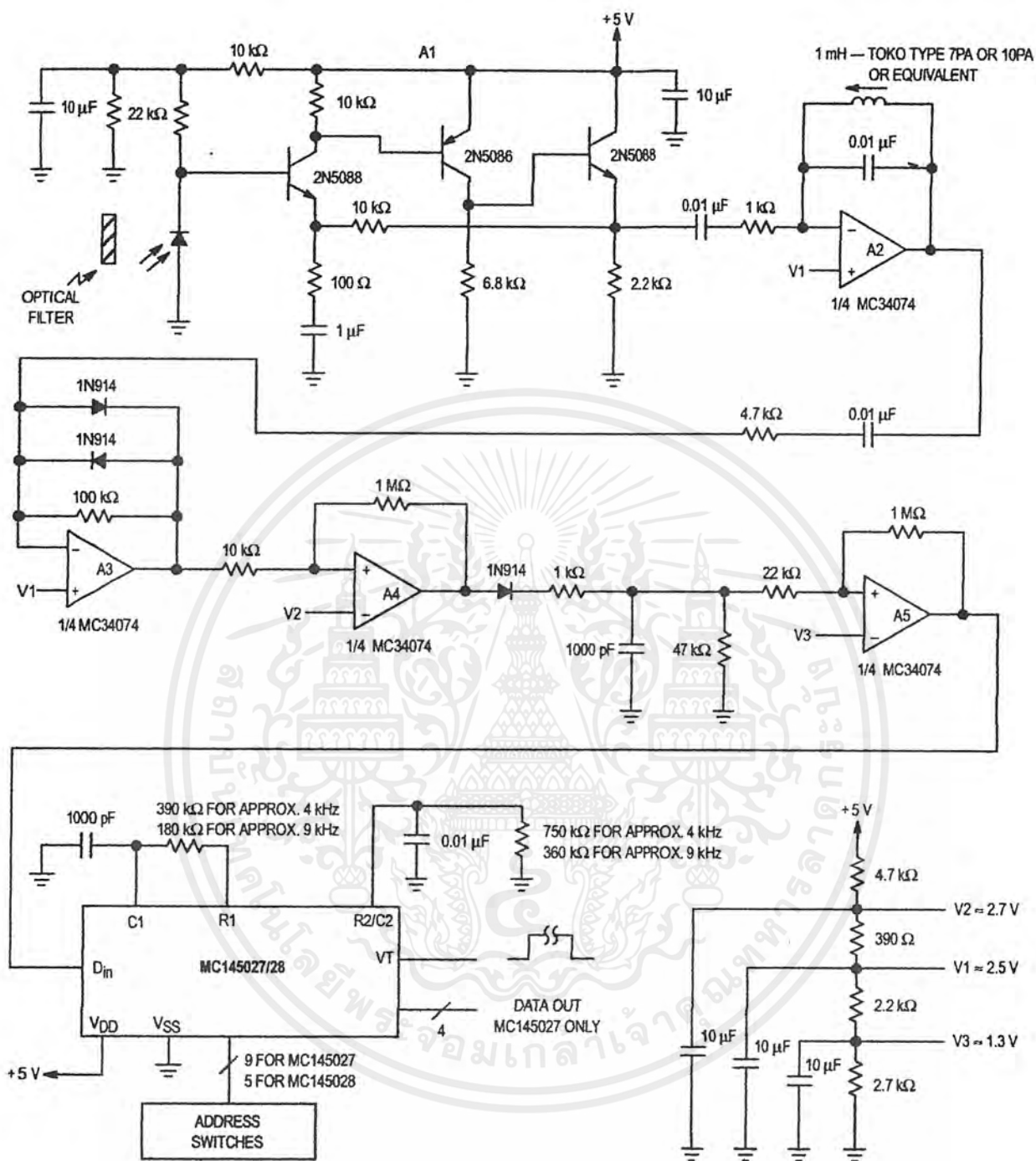
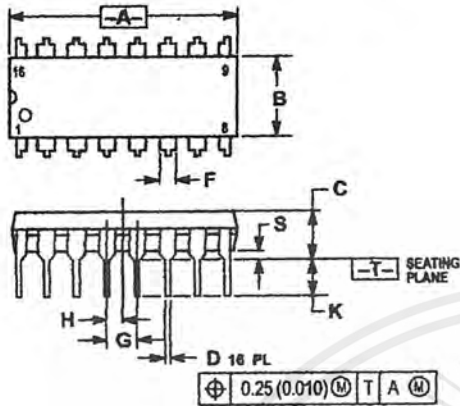


Figure 20. Infrared Receiver

PACKAGE DIMENSIONS

P SUFFIX PLASTIC DIP (DUAL IN-LINE PACKAGE) CASE 648-08

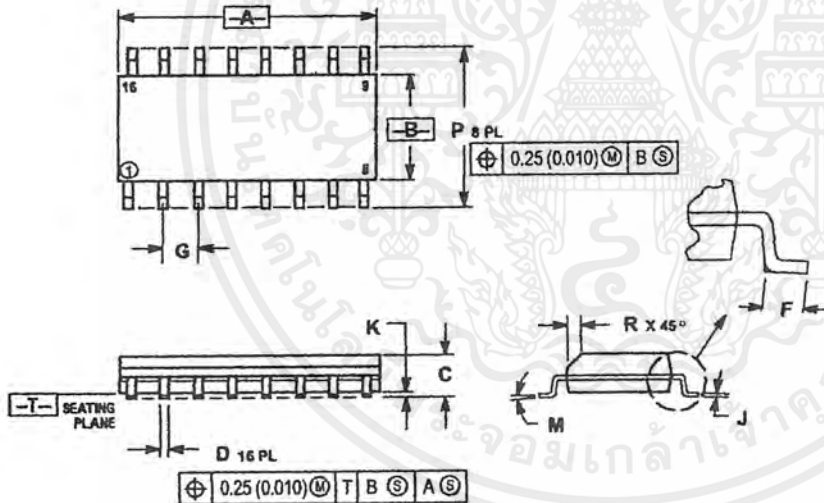


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX SOG (SMALL OUTLINE GULL-WING) PACKAGE CASE 751B-05

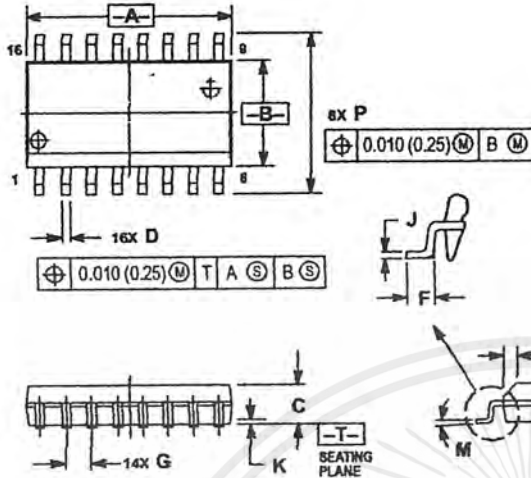


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.228	0.244
R	0.25	0.50	0.010	0.019

DW SUFFIX
SOG (SMALL OUTLINE GULL-WING) PACKAGE
CASE 751G-02



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	10.15	10.45	0.400	0.411
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
E	0.50	0.90	0.020	0.035
G	1.27 BSC		0.050 BSC	
J	0.25	0.32	0.010	0.012
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 1-303-675-2140 or 1-800-441-2447

JAPAN: Motorola Japan Ltd.; SPD, Strategic Planning Office, 141,
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan. 81-3-5487-8488

Customer Focus Center: 1-800-521-6274

Mfax™: RMFAX0@email.sps.mot.com - TOUCHTONE 1-602-244-6609
Motorola Fax Back System - US & Canada ONLY 1-800-774-1848
-http://sps.motorola.com/mfax/

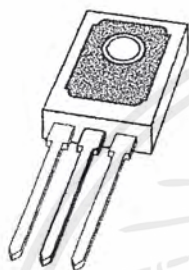
ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 6B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

HOME PAGE: <http://motorola.com/sps/>



MC145026/D

DATA SHEET



BD135; BD137; BD139 NPN power transistors

Product specification
Supersedes data of 1997 Mar 04

1999 Apr 12

NPN power transistors

BD135; BD137; BD139

FEATURES

- High current (max. 1.5 A)
- Low voltage (max. 80 V).

APPLICATIONS

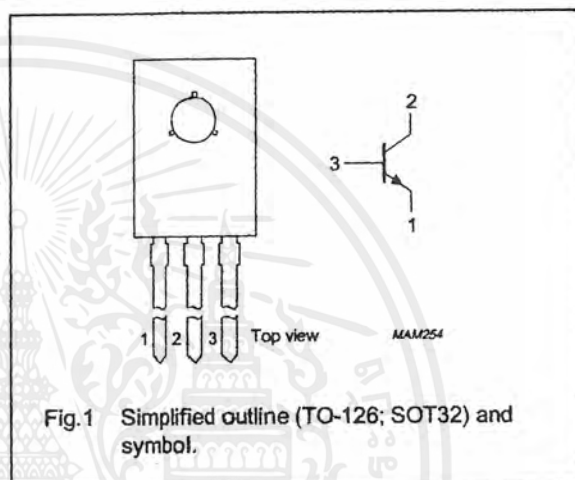
- Driver stages in hi-fi amplifiers and television circuits.

DESCRIPTION

NPN power transistor in a TO-126; SOT32 plastic package. PNP complements: BD136, BD138 and BD140.

PINNING

PIN	DESCRIPTION
1	emitter
2	collector, connected to metal part of mounting surface
3	base



LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CB0}	collector-base voltage	open emitter	—	45	V
	BD135		—	60	V
	BD137		—	100	V
	BD139				
V_{CEO}	collector-emitter voltage	open base	—	45	V
	BD135		—	60	V
	BD137		—	80	V
	BD139				
V_{EBO}	emitter-base voltage	open collector	—	5	V
I_C	collector current (DC)		—	1.5	A
I_{CM}	peak collector current		—	2	A
I_{BM}	peak base current		—	1	A
P_{tot}	total power dissipation	$T_{mb} \leq 70^\circ\text{C}$	—	8	W
T_{stg}	storage temperature		-65	+150	$^\circ\text{C}$
T_J	junction temperature		—	150	$^\circ\text{C}$
T_{amb}	operating ambient temperature		-65	+150	$^\circ\text{C}$

NPN power transistors

BD135; BD137; BD139

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\ j-a}$	thermal resistance from junction to ambient	note 1	100	K/W
$R_{th\ j-mb}$	thermal resistance from junction to mounting base		10	K/W

Note

1. Refer to TO-126; SOT32 standard mounting conditions.

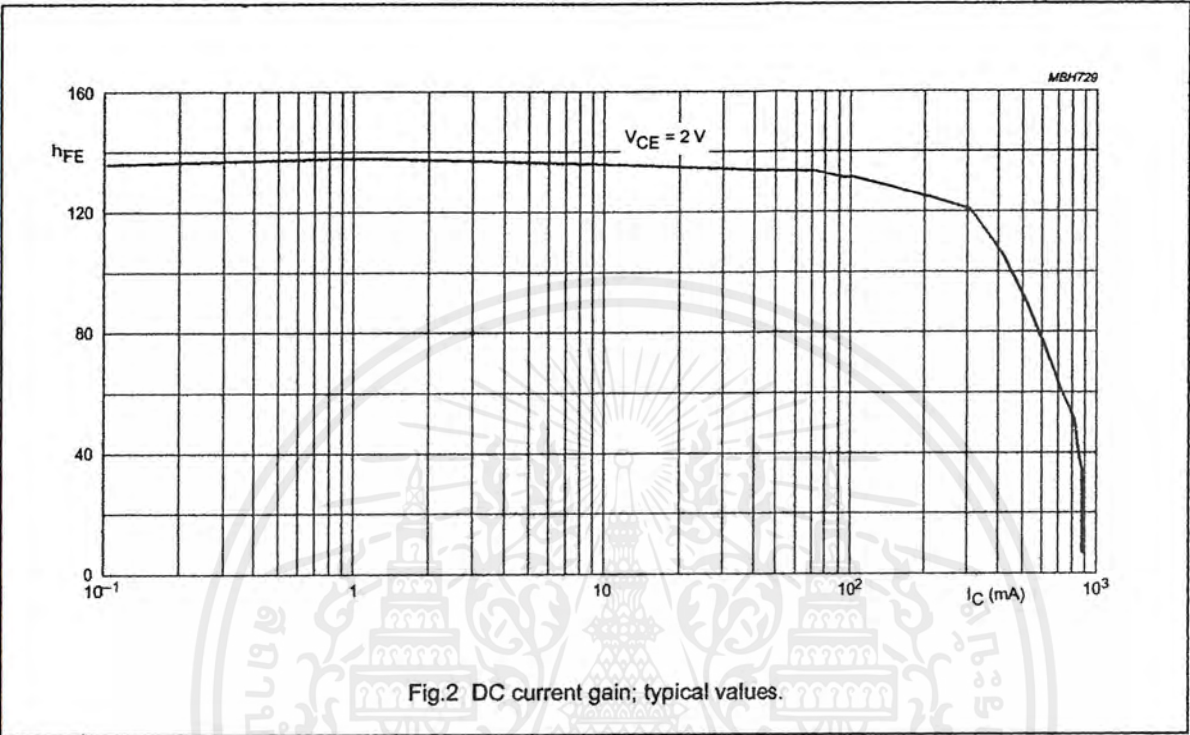
CHARACTERISTICS

$T_j = 25\text{ }^{\circ}\text{C}$ unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_{CBO}	collector cut-off current	$I_E = 0; V_{CB} = 30\text{ V}$	—	—	100	nA
		$I_E = 0; V_{CB} = 30\text{ V}; T_j = 125\text{ }^{\circ}\text{C}$	—	—	10	μA
I_{EBO}	emitter cut-off current	$I_C = 0; V_{EB} = 5\text{ V}$	—	—	100	nA
h_{FE}	DC current gain	$V_{CE} = 2\text{ V};$ (see Fig.2)				
		$I_C = 5\text{ mA}$	40	—	—	
		$I_C = 150\text{ mA}$	63	—	250	
		$I_C = 500\text{ mA}$	25	—	—	
	DC current gain	$I_C = 150\text{ mA}; V_{CE} = 2\text{ V};$ (see Fig.2)	63	—	160	
	BD135-10; BD137-10; BD139-10		100	—	250	
	BD135-16; BD137-16; BD139-16					
V_{CEsat}	collector-emitter saturation voltage	$I_C = 500\text{ mA}; I_B = 50\text{ mA}$	—	—	0.5	V
V_{BE}	base-emitter voltage	$I_C = 500\text{ mA}; V_{CE} = 2\text{ V}$	—	—	1	V
f_T	transition frequency	$I_C = 50\text{ mA}; V_{CE} = 5\text{ V};$ $f = 100\text{ MHz}$	—	190	—	MHz
$\frac{h_{FE1}}{h_{FE2}}$	DC current gain ratio of the complementary pairs	$ I_C = 150\text{ mA}; V_{CE} = 2\text{ V}$	—	1.3	1.6	

NPN power transistors

BD135; BD137; BD139

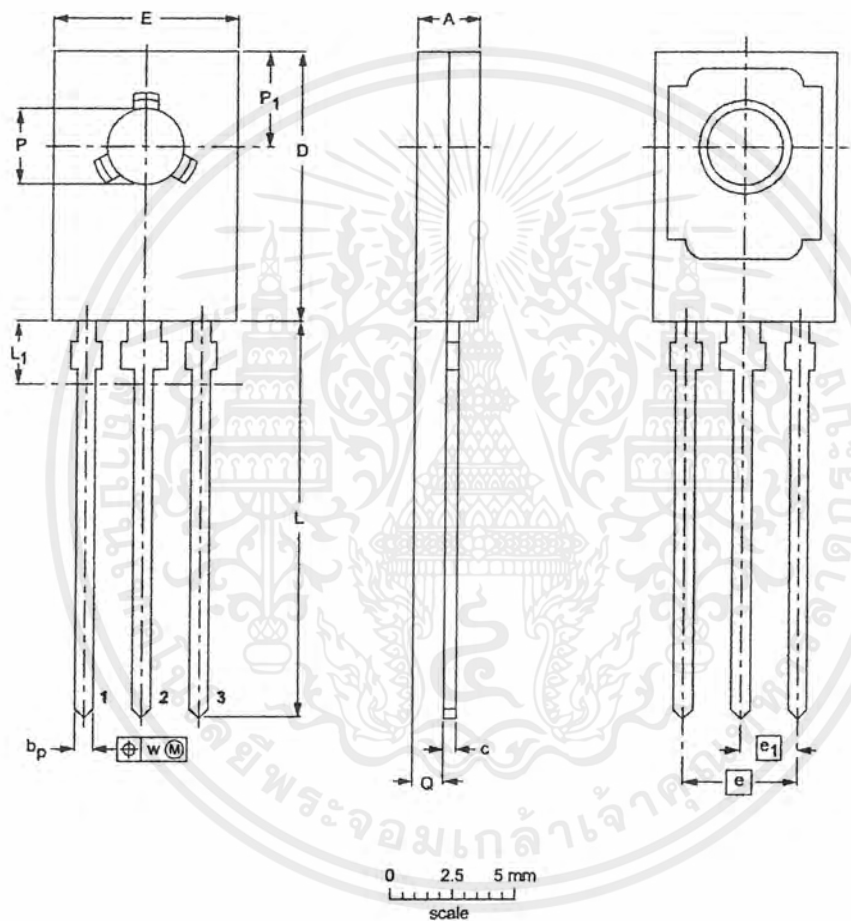


NPN power transistors

BD135; BD137; BD139

PACKAGE OUTLINE

Plastic single-ended leaded (through hole) package; mountable to heatsink, 1 mounting hole; 3 leads SOT32

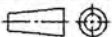


DIMENSIONS (mm are the original dimensions)

UNIT	A	b _P	c	D	E	e	e ₁	L	L ₁ ⁽¹⁾ max	Q	P	P ₁	w
mm	2.7 2.3	0.88 0.65	0.60 0.45	11.1 10.5	7.8 7.2	4.58	2.29	16.5 15.3	2.54	1.5 0.9	3.2 3.0	3.9 3.6	0.254

Note

1. Terminal dimensions within this zone are uncontrolled to allow for flow of plastic and terminal irregularities.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT32		TO-126				97-03-04

NPN power transistors

BD135; BD137; BD139

DEFINITIONS

Data Sheet Status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 60747-13). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

NPN power transistors

BD135; BD137; BD139

NOTES



Philips Semiconductors – a worldwide company

Argentina: see South America

Australia: 34 Waterloo Road, NORTH RYDE, NSW 2113,
Tel. +61 2 9805 4455, Fax. +61 2 9805 4466

Austria: Computersir. 6, A-1101 WIEN, P.O. Box 213,
Tel. +43 1 60 101 1248, Fax. +43 1 60 101 1210

Belarus: Hotel Minsk Business Center, Bld. 3, r. 1211, Volodarski Str. 6,
220050 MINSK, Tel. +375 172 20 0733, Fax. +375 172 20 0773

Belgium: see The Netherlands

Brazil: see South America

Bulgaria: Philips Bulgaria Ltd., Energoprojekt, 15th floor,
51 James Bourchier Blvd., 1407 SOFIA,
Tel. +359 2 68 9211, Fax. +359 2 68 9102

Canada: PHILIPS SEMICONDUCTORS/COMPONENTS,
Tel. +1 800 234 7381, Fax. +1 800 943 0087

China/Hong Kong: 501 Hong Kong Industrial Technology Centre,
72 Tat Chee Avenue, Kowloon Tong, HONG KONG,
Tel. +852 2319 7888, Fax. +852 2319 7700

Colombia: see South America

Czech Republic: see Austria

Denmark: Sydhavnsgade 23, 1780 COPENHAGEN V,
Tel. +45 33 29 3333, Fax. +45 33 29 3905

Finland: Sinkkilaantie 3, FIN-02630 ESPOO,
Tel. +358 9 615 800, Fax. +358 9 6158 0920

France: 51 Rue Carnot, BP317, 92156 SURESNES Cedex,
Tel. +33 1 4099 6161, Fax. +33 1 4099 6427

Germany: Hammerbrookstraße 69, D-20097 HAMBURG,
Tel. +49 40 2353 60, Fax. +49 40 2353 6300

Hungary: see Austria

India: Philips INDIA Ltd, Band Box Building, 2nd floor,
254-D, Dr. Annie Besant Road, Worli, MUMBAI 400 025,
Tel. +91 22 493 8541, Fax. +91 22 493 0966

Indonesia: PT Philips Development Corporation, Semiconductors Division,
Gedung Philips, Jl. Buncit Raya Kav.99-100, JAKARTA 12510,
Tel. +62 21 794 0040 ext. 2501, Fax. +62 21 794 0080

Ireland: Newstead, Clonskeagh, DUBLIN 14,
Tel. +353 1 7640 000, Fax. +353 1 7640 200

Israel: RAPAC Electronics, 7 Kehilat Saloniki St, PO Box 18053,
TEL AVIV 61180, Tel. +972 3 645 0444, Fax. +972 3 649 1007

Italy: PHILIPS SEMICONDUCTORS, Piazza IV Novembre 3,
20124 MILANO, Tel. +39 2 6752 2531, Fax. +39 2 6752 2557

Japan: Philips Bldg 13-37, Kohnan 2-chome, Minato-ku,
TOKYO 108-8507, Tel. +81 3 3740 5130, Fax. +81 3 3740 5077

Korea: Philips House, 260-199 Itaewon-dong, Yongsan-ku, SEOUL,
Tel. +82 2 709 1412, Fax. +82 2 709 1415

Malaysia: No. 76 Jalan Universiti, 46200 PETALING JAYA, SELANGOR,
Tel. +60 3 750 5214, Fax. +60 3 757 4880

Mexico: 5900 Gateway East, Suite 200, EL PASO, TEXAS 79905,
Tel. +9-5 800 234 7381, Fax +9-5 800 943 0087

Middle East: see Italy

Netherlands: Postbus 90050, 5600 PB EINDHOVEN, Bldg. VB,
Tel. +31 40 27 82785, Fax. +31 40 27 88399

New Zealand: 2 Wagener Place, C.P.O. Box 1041, AUCKLAND,
Tel. +64 9 849 4160, Fax. +64 9 849 7811

Norway: Box 1, Manglerud 0612, OSLO,
Tel. +47 22 74 8000, Fax. +47 22 74 8341

Pakistan: see Singapore

Philippines: Philips Semiconductors Philippines Inc.,
106 Valero St. Salcedo Village, P.O. Box 2108 MCC, MAKATI,
Metro MANILA, Tel. +63 2 816 6380, Fax. +63 2 817 3474

Poland: Ul. Lukiska 10, PL 04-123 WARSZAWA,
Tel. +48 22 612 2831, Fax. +48 22 612 2327

Portugal: see Spain

Romania: see Italy

Russia: Philips Russia, Ul. Usatcheva 35A, 119048 MOSCOW,
Tel. +7 095 755 6918, Fax. +7 095 755 6919

Singapore: Lorong 1, Toa Payoh, SINGAPORE 319762,
Tel. +65 350 2538, Fax. +65 251 6500

Slovakia: see Austria

Slovenia: see Italy

South Africa: S.A. PHILIPS Pty Ltd., 195-215 Main Road Martindale,
2092 JOHANNESBURG, P.O. Box 7430 Johannesburg 2000,
Tel. +27 11 470 5911, Fax. +27 11 470 5494

South America: Al. Vicente Pinzon, 173, 6th floor,
04547-130 SÃO PAULO, SP, Brazil,
Tel. +55 11 821 2333, Fax. +55 11 821 2382

Spain: Balmes 22, 08007 BARCELONA,
Tel. +34 93 301 6312, Fax. +34 93 301 4107

Sweden: Kottbygatan 7, Akalla, S-16485 STOCKHOLM,
Tel. +46 8 5985 2000, Fax. +46 8 5985 2745

Switzerland: Allmendstrasse 140, CH-8027 ZÜRICH,
Tel. +41 1 488 2741 Fax. +41 1 488 3263

Taiwan: Philips Semiconductors, 6F, No. 96, Chien Kuo N. Rd., Sec. 1,
TAIPEI, Taiwan Tel. +886 2 2134 2886, Fax. +886 2 2134 2874

Thailand: PHILIPS ELECTRONICS (THAILAND) Ltd.,
209/2 Sanpavuth-Bangna Road Prakanong, BANGKOK 10260,
Tel. +66 2 745 4090, Fax. +66 2 398 0793

Turkey: Talatpasa Cad. No. 5, 80640 GÜLTEPE/ISTANBUL,
Tel. +90 212 279 2770, Fax. +90 212 282 6707

Ukraine: PHILIPS UKRAINE, 4 Patrice Lumumba str., Building B, Floor 7,
252042 KIEV, Tel. +380 44 264 2776, Fax. +380 44 268 0461

United Kingdom: Philips Semiconductors Ltd., 276 Bath Road, Hayes,
MIDDLESEX UB3 5BX, Tel. +44 181 730 5000, Fax. +44 181 754 8421

United States: 811 East Arques Avenue, SUNNYVALE, CA 94088-3409,
Tel. +1 800 234 7381, Fax. +1 800 943 0087

Uruguay: see South America

Vietnam: see Singapore

Yugoslavia: PHILIPS, Trg N. Pasica 5/v, 11000 BEOGRAD,
Tel. +381 11 62 5344, Fax. +381 11 63 5777

For all other countries apply to: Philips Semiconductors,
International Marketing & Sales Communications, Building BE-p, P.O. Box 218,
5600 MD EINDHOVEN, The Netherlands, Fax. +31 40 27 24825

Internet: <http://www.semiconductors.philips.com>

© Philips Electronics N.V. 1999

SCA63

All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.

The information presented in this document does not form part of any quotation or contract, is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequence of its use. Publication thereof does not convey nor imply any license under patent- or other industrial or intellectual property rights.

Printed in The Netherlands

115002/00/03/pp8

Date of release: 1999 Apr 12

Document order number: 9397 750 05576

Let's make things better.

**Philips
Semiconductors**



PHILIPS



FEATURES

- Easy-to-use single-chip voice record/playback solution
- High-quality, natural voice/audio reproduction
- Manual switch or microcontroller compatible playback can be edge- or level-activated
- Single-chip durations of 60, 75, 90, and 120 seconds
- Directly cascadable for longer durations
- Automatic Power-Down (Push-Button Mode)
 - Standby current 1 μ A (typical)
- Zero-power message storage
 - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
- 100-year message retention (typical)
- 100,000 record cycles (typical)
- On-chip clock source
- Programmer support for play-only applications
- Single +5 volt power supply
- Available in die form, DIP, and TSOP packaging
- Industrial temperature (–40°C to +85°C) versions available

Table: ISD2560/75/90/120 Product Summary

Part Number	Duration (Seconds)	Input Sample Rate (KHz)	Typical Filter Pass Band (KHz)
ISD2560	60	8.0	3.4
ISD2575	75	6.4	2.7
ISD2590	90	5.3	2.3
ISD25120	120	4.0	1.7

Table of Contents

ISD2560/75/90/120 Products

Single-Chip Voice Record/Playback Devices
60-, 75-, 90-, and 120-Second Durations

DETAILED DESCRIPTION	1
Speech/Sound Quality	1
Duration	1
EEPROM Storage	1
Microcontroller Interface	1
Programming	1
PIN DESCRIPTIONS	2
Voltage Inputs (V_{CCA} , V_{CCD})	2
Ground Inputs (V_{SSA} , V_{SSP})	2
Power Down Input (PD)	2
Chip Enable Input ($\overline{CE}$)	2
Playback/Record Input (P/R)	3
End-Of-Message / RUN Output (EOM)	3
Overflow Output ($\overline{OVF}$)	3
Microphone Input (MIC)	3
Microphone Reference Input (MIC REF)	3
Automatic Gain Control Input (AGC)	3
Analog Output (ANA OUT)	3
Analog Input (ANA IN)	4
External Clock Input (XCLK)	4
Speaker Outputs (SP+/SP-)	4
Auxiliary Input (AUX IN)	4
Address/Mode Inputs (Ax/Mx)	5
OPERATIONAL MODES	5
OPERATIONAL MODES DESCRIPTION	6
M0 — Message Cueing	6
M1 — Delete EOM Markers	6
M2 — Unused	6
M3 — Message Looping	6
M4 — Consecutive Addressing	6
M5 — $\overline{CE}$ -Level Activated	6
M6 — Push-Button Mode	6
$\overline{CE}$ Pin (START/PAUSE)	7
PD Pin (STOP/RESET)	7
EOM Pin (RUN)	7
Good Audio Design Practices	8
ISD1000A COMPATIBILITY	8
Addressing	8
Overflow	8

Push-Button Mode	8
Looping Mode	8
TIMING DIAGRAMS	9
TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (PACKAGED PARTS)	13
TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (DIE)	17
EXPLANATION	19
PUSH-BUTTON TIMING DIAGRAMS	22
DEVICE PHYSICAL DIMENSIONS	23
ORDERING INFORMATION	30



FIGURES, CHARTS, AND TABLES IN THE ISD2560/75/90/120 PRODUCTS DATASHEET

Figure 1:	ISD2560/75/90/120 Device Pinouts	2
Figure 2:	Record	9
Figure 3:	Playback	9
Figure 4:	ISD2560/75/90/120 Application Example—Design Schematic	18
Figure 5:	ISD2560/75/90/120 Application Example—Microcontroller/ISD2500 Interface	20
Figure 6:	ISD2500 Application Example—Push-Button	20
Figure 7:	Push-Button Mode Record	22
Figure 8:	Push-Button Mode Playback	22
Figure 9:	28-Lead 8x13.4mm Plastic Thin Small Outline Package (TSOP) Type I (E)	23
Figure 10:	28-Lead 0.600-Inch Plastic Dual Inline Package (PDIP) (P)	24
Figure 11:	32-Lead 8x20mm Plastic Thin Small Outline Package (TSOP) Type I (T)	26
Figure 12:	ISD2560/75/90/120 Products <i>Current</i> Bonding Physical Layout (Unpackaged Die)	27
Figure 13:	ISD2560/75/90/120 Products <i>Future</i> Bonding Physical Layout (Unpackaged Die)	29
Chart 1:	Record Mode Operating Current (I_{CC})	13
Chart 2:	Total Harmonic Distortion	13
Chart 3:	Standby Current (I_{SB})	13
Chart 4:	Oscillator Stability	13
Chart 5:	Record Mode Operating Current (I_{CC})	17
Chart 6:	Total Harmonic Distortion	17
Chart 7:	Standby Current (I_{SB})	17
Chart 8:	Oscillator Stability	17
Table 1:	External Clock Sample Rates	4
Table 2:	Operational Modes Table	5
Table 3:	Alternate Functionality in Pins	6
Table 4:	Absolute Maximum Ratings (Packaged Parts)	10
Table 5:	Operating Conditions (Packaged Parts)	10
Table 6:	DC Parameters (Packaged Parts)	10
Table 7:	AC Parameters (Packaged Parts)	11
Table 8:	Absolute Maximum Ratings (Die)	14
Table 9:	Operating Conditions (Die)	14
Table 10:	DC Parameters (Die)	14
Table 11:	AC Parameters (Die)	15
Table 12:	Application Example—Basic Device Control	18
Table 13:	Application Example—Passive Component Functions	19
Table 14:	Application Example—Push-Button Control	21
Table 15:	Application Example—Passive Component Functions	21
Table 16:	Push-Button Parameters	21
Table 17:	Plastic Thin Small Outline Package (TSOP) Type I (E) Dimensions	23
Table 18:	Plastic Dual Inline Package (PDIP) (P) Dimensions	24
Table 19:	Plastic Thin Small Outline Package (TSOP) Type I (T) Dimensions	26
Table 20:	ISD2560/75/90/120 Products <i>Current</i> PIN/PAD Designations	28
Table 21:	ISD2560/75/90/120 Products <i>Future</i> PIN/PAD Designations	30

DETAILED DESCRIPTION

SPEECH/SOUND QUALITY

The ISD2500 series includes devices offered at 4.0, 5.3, 6.4, and 8.0 KHz sampling frequencies, allowing the user a choice of speech quality options. Increasing the duration within a product series decreases the sampling frequency and bandwidth, which affects sound quality. Please refer to the ISD2560/75/90/120 Product Summary table on page *ii* to compare filter pass band and product durations.

The speech samples are stored directly into on-chip nonvolatile memory without the digitization and compression associated with other solutions. Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solid-state digital solutions.

DURATION

To meet end system requirements, the ISD2500 series offers single-chip solutions at 60, 75, 90, and 120 seconds. Parts may also be cascaded together for longer durations.

EEPROM STORAGE

One of the benefits of ISD's ChipCorder technology is the use of on-chip nonvolatile memory, providing zero-power message storage. The message is retained for up to 100 years typically without power. In addition, the device can be re-recorded typically over 100,000 times.

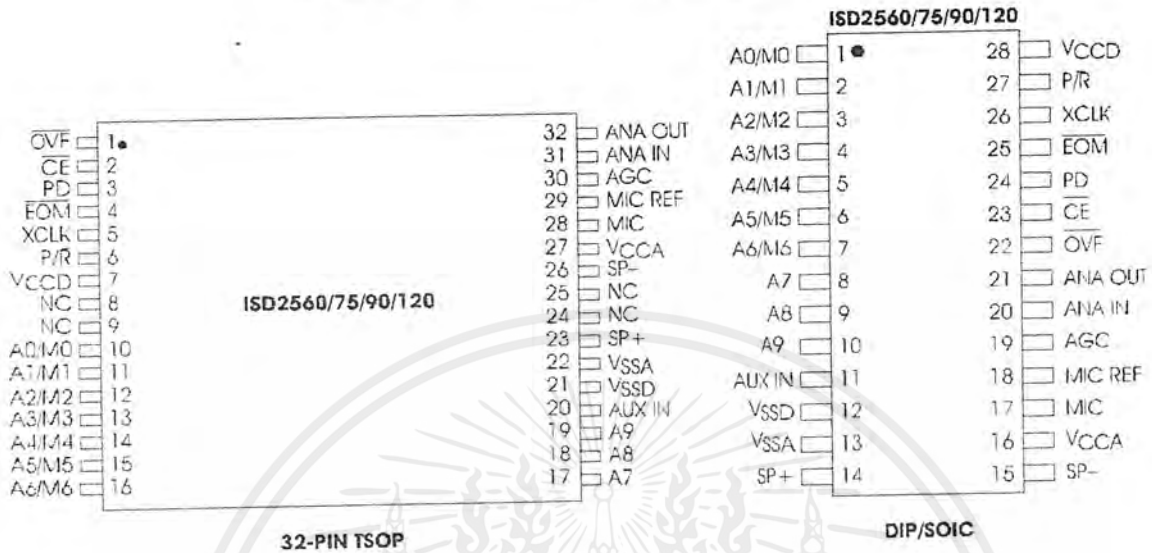
MICROCONTROLLER INTERFACE

In addition to its simplicity and ease of use, the ISD2500 series includes all the interfaces necessary for microcontroller-driven applications. The address and control lines can be interfaced to a microcontroller and manipulated to perform a variety of tasks, including message assembly, message concatenation, predefined fixed message segmentation, and message management.

PROGRAMMING

The ISD2500 series is also ideal for playback-only applications, where single or multiple messages are referenced through buttons, switches, or a microcontroller. Once the desired message configuration is created, duplicates can easily be generated via an ISD programmer.

Figure 1: ISD2560/75/90/120 Device Pinouts



PIN DESCRIPTIONS

VOLTAGE INPUTS (V_{CCA} , V_{CCD})

To minimize noise, the analog and digital circuits in the ISD2500 series devices use separate power busses. These voltage busses are brought out to separate pins and should be tied together as close to the supply as possible. In addition, these supplies should be decoupled as close to the package as possible.

GROUND INPUTS (V_{SSA} , V_{SSD})

The ISD2500 series of devices utilizes separate analog and digital ground busses. These pins should be connected separately through a low-impedance path to power supply ground.

POWER DOWN INPUT (PD)

When not recording or playing back, the PD pin should be pulled HIGH to place the part in a very low power mode (see I_{SB} specification). When overflow (OVF) pulses LOW for an overflow condition, PD should be brought HIGH to reset the address pointer back to the beginning of the record/playback space. The PD pin has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

CHIP ENABLE INPUT (CE)

The $\overline{CE}$ pin is taken LOW to enable all playback and record operations. The address inputs and playback/record input (P/R) are latched by the falling edge of $\overline{CE}$. $\overline{CE}$ has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

PLAYBACK/RECORD INPUT (P/R)

The P/R input is latched by the falling edge of the $\overline{CE}$ pin. A HIGH level selects a playback cycle while a LOW level selects a record cycle. For a record cycle, the address inputs provide the starting address and recording continues until PD or $\overline{CE}$ is pulled HIGH or an overflow is detected (i.e. the chip is full). When a record cycle is terminated by pulling PD or $\overline{CE}$ HIGH, an End-Of-Message (EOM) marker is stored at the current address in memory. For a playback cycle, the address inputs provide the starting address and the device will play until an EOM marker is encountered. The device can continue past an EOM marker in an Operational Mode, or if $\overline{CE}$ is held LOW in address mode. (See page 5 for more Operational Modes).

END-OF-MESSAGE / RUN OUTPUT (EOM)

A nonvolatile marker is automatically inserted at the end of each recorded message. It remains there until the message is recorded over. The EOM output pulses LOW for a period of T_{EOM} at the end of each message.

In addition, the ISD2500 series has an internal V_{CC} detect circuit to maintain message integrity should V_{CC} fall below 3.5 V. In this case, EOM goes LOW and the device is fixed in playback-only mode.

When the device is configured in Operational Mode M6 (Push-Button Mode), this pin provides an active-HIGH RUN signal, indicating the device is currently recording or playing. This signal can conveniently drive an LED for a visual indicator of a record or playback operation in process.

OVERFLOW OUTPUT ($\overline{OVF}$)

This signal pulses LOW at the end of memory space, indicating the device has been filled and the message has overflowed. The $\overline{OVF}$ output then follows the $\overline{CE}$ input until a PD pulse has reset the device. This pin can be used to cascade several ISD2500 devices together to increase record/playback durations.

MICROPHONE INPUT (MIC)

The microphone input transfers its signal to the on-chip preamplifier. An on-chip Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24 dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 K Ω resistance on this pin, determines the low-frequency cutoff for the ISD2500 series passband. See Application Information for additional information on low-frequency cutoff calculation.

MICROPHONE REFERENCE INPUT (MIC REF)

The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected to a differential microphone.

AUTOMATIC GAIN CONTROL INPUT (AGC)

The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of whispers to loud sounds to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 K Ω internal resistance and an external capacitor (C2 on the schematic on page 18) connected from the AGC pin to V_{SSA} analog ground. The "release" time is determined by the time constant of an external resistor (R2) and an external capacitor (C2) connected in parallel between the AGC Pin and V_{SSA} analog ground. Nominal values of 470 K Ω and 4.7 μ F give satisfactory results in most cases.

ANALOG OUTPUT (ANA OUT)

This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.

ANALOG INPUT (ANA IN)

The analog input pin transfers its signal to the chip for recording. For microphone inputs, the ANA OUT pin should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 K Ω input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired input is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.

EXTERNAL CLOCK INPUT (XCLK)

The external clock input for the ISD2500 devices has an internal pull-down device. These devices are configured at the factory with an internal sampling clock frequency centered to +1 percent of specification. The frequency is then maintained to a variation of ± 2.25 percent over the entire commercial temperature and operating voltage ranges. The internal clock has a ± 5 percent tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature range parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:

Table 1: External Clock Sample Rates

Part Number	Sample Rate	Required Clock
ISD2560	8.0 KHz	1024 KHz
ISD2575	6.4 KHz	819.2 KHz
ISD2590	5.3 KHz	682.7 KHz
ISD25120	4.0 KHz	512 KHz

These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recommended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two. **If the XCLK is not used, this input must be connected to ground.**

SPEAKER OUTPUTS (SP+ /SP-)

All devices in the ISD2500 series include an on-chip differential speaker driver, capable of driving 50 mW into 16 Ω from AUX IN (12.2 mW from memory).

The speaker outputs are held at V_{SSA} levels during record and power down. It is therefore not possible to parallel speaker outputs of multiple ISD2500 devices or the outputs of other speaker drivers.

NOTE Connection of speaker outputs in parallel may cause damage to the device

A single output may be used alone (including a coupling capacitor between the SP pin and the speaker). These outputs may be used individually with the output signal taken from either pin. Using the differential outputs results in a 4 to 1 improvement in output power.

NOTE Never ground or drive an unused speaker output.

AUXILIARY INPUT (AUX IN)

The Auxiliary Input is multiplexed through to the output amplifier and speaker output pins when $\overline{CE}$ is HIGH, P/ $\overline{R}$ is HIGH, and playback is currently not active or if the device is in playback overflow. When cascading multiple ISD2500 devices, the AUX IN pin is used to connect a playback signal from a following device to the previous output speaker drivers. For noise considerations, it is suggested that the auxiliary input not be driven when the storage array is active.

ADDRESS/MODE INPUTS (AX/MX)

The Address/Mode Inputs have two functions depending on the level of the two Most Significant Bits (MSB) of the address (A8 and A9).

If either or both of the two MSBs are LOW, the inputs are all interpreted as address bits and are used as the start address for the current record or playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of $\overline{CE}$.

If both MSBs are HIGH, the Address/Mode Inputs are interpreted as Mode bits according to the Operational Mode table. There are six Operational Modes (M0..M6) available as indicated in the table. It is possible to use multiple Operational Modes simultaneously. Operational Modes are sampled on each falling edge of $\overline{CE}$, and thus Operational Modes and direct addressing are mutually exclusive.

OPERATIONAL MODES

The ISD2500 series is designed with several built-in Operational Modes that provide maximum functionality with minimum additional components. These are described in detail below. The Operational Modes use the address pins on the ISD2500 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH (A8 and A9), the remaining address signals are interpreted as mode bits and not as address bits. Therefore, Operational Modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using Operational Modes. First, all operations begin initially at address 0, which is the beginning of the ISD2500 address space. Later operations can begin at other address locations, depending on the Operational Mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from record to playback, playback to record (except M6 mode), or when a Power-Down cycle is executed.

Second, Operational Modes are executed when $\overline{CE}$ goes LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going $\overline{CE}$ signal, at which point the current address/mode levels are sampled and executed.

Table 2: Operational Modes Table

Mode Control	Function	Typical Use	Jointly Compatible ¹
M0	Message cueing	Fast-forward through messages	M4, M5, M6
M1	Delete EOM markers	Position EOM marker at the end of the last message	M3, M4, M5, M6
M2	Not applicable	Reserved	N/A
M3	Looping	Continuous playback from Address 0	M1, M5, M6
M4	Consecutive addressing	Record/play multiple consecutive messages	M0, M1, M5
M5	$\overline{CE}$ level-activated	Allows message pausing	M0, M1, M3, M4
M6	Push-button control	Simplified device interface	M0, M1, M3

1. Additional Operational Modes can be used simultaneously with the given mode.

OPERATIONAL MODES DESCRIPTION

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

M0 — MESSAGE CUEING

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each $\overline{\text{CE}}$ LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for playback only, and is typically used with the M4 Operational Mode.

M1 — DELETE EOM MARKERS

The M1 Operational Mode allows sequentially recorded messages to be combined into a single message with only one EOM marker set at the end of the final message. When this Operational Mode is configured, messages recorded sequentially are played back as one continuous message.

M2 — UNUSED

When Operational Modes are selected, the M2 pin should be LOW.

M3 — MESSAGE LOOPING

The M3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message can completely fill the ISD2500 device and will loop from beginning to end without $\overline{\text{OVF}}$ going LOW.

M4 — CONSECUTIVE ADDRESSING

During normal operations, the address pointer will reset when a message is played through to an EOM marker. The M4 Operational Mode inhibits the address pointer reset on EOM, allowing messages to be played back consecutively.

M5 — $\overline{\text{CE}}$ -LEVEL ACTIVATED

The default mode for ISD2500 devices is for $\overline{\text{CE}}$ to be edge-activated on playback and level-activated on record. The M5 Operational Mode causes the $\overline{\text{CE}}$ pin to be interpreted as level-activated as opposed to edge-activated during playback. This is specifically useful for terminating playback operations using the $\overline{\text{CE}}$ signal.

In this mode, $\overline{\text{CE}}$ LOW begins a playback cycle, at the beginning of the device memory. The playback cycle continues as long as $\overline{\text{CE}}$ is held LOW. When $\overline{\text{CE}}$ goes HIGH, playback will immediately end. A new $\overline{\text{CE}}$ LOW will restart the message from the beginning unless M4 is also HIGH.

M6 — PUSH-BUTTON MODE

The ISD2500 series of devices contain a Push-Button Operational Mode. The Push-Button mode is used primarily in very low-cost applications and is designed to minimize external circuitry and components, thereby reducing system cost. In order to configure the device in Push-Button Operational Mode, the two most significant address bits must be HIGH, and the M6 mode pin must also be HIGH. A device in this mode always powers down at the end of each playback or record cycle after $\overline{\text{CE}}$ goes HIGH.

When this Operational Mode is implemented, several of the pins on the device have alternate functionality:

Table 3: Alternate Functionality in Pins

Pin Name	Alternate Functionality in Push-Button Mode
$\overline{\text{CE}}$	Start/Pause Push-Button (LOW pulse-activated)
PD	Stop/Reset Push-Button (HIGH pulse activated)
EOM	Active-HIGH Run Indicator

CE PIN (START/PAUSE)

In Push-Button Operational Mode, $\overline{\text{CE}}$ acts as a LOW-going pulse-activated START/PAUSE signal. If no operation is currently in progress, a LOW-going pulse on this signal will initiate a playback or a record cycle according to the level on the P/R pin. A subsequent pulse on the $\overline{\text{CE}}$ pin, before an End-Of-Message is reached in playback or an overflow condition occurs, will cause the device to pause. The address counter is not reset, and another $\overline{\text{CE}}$ pulse will cause the device to continue the operation from the place where it was paused.

PD PIN (STOP/RESET)

In push-button Operational Mode, PD acts as a HIGH-going pulse-activated STOP/RESET signal. When a playback or record cycle is in progress and a HIGH-going pulse is observed on PD, the current cycle is terminated and the address pointer is reset to address 0, the beginning of the message space.

EOM PIN (RUN)

In Push-Button Operational Mode, EOM becomes an active-HIGH RUN signal which can be used to drive an LED or other external device. It is HIGH whenever a record or playback operation is in progress.

Recording in Push-Button Mode

1. The PD pin should be LOW, usually using a pull-down resistor.
2. The P/R pin is taken LOW.
3. The $\overline{\text{CE}}$ pin is pulsed LOW. Recording starts, EOM goes HIGH to indicate an operation in progress.
4. The $\overline{\text{CE}}$ pin is pulsed LOW. Recording pauses, EOM goes back LOW. The internal address pointers are not cleared, but an EOM marker is stored in memory to point to the message end. The P/R pin may be taken HIGH at this time. Any subsequent $\overline{\text{CE}}$ would start a playback at address 0.

5. The $\overline{\text{CE}}$ pin is pulsed LOW. Recording starts at the next address after the previous set EOM marker. EOM goes back HIGH.

NOTE *if the M1 Operational Mode pin is also HIGH, the just previously written EOM bit is erased, and recording starts at that address.)*

6. When the recording sequences are finished, the final $\overline{\text{CE}}$ pulse LOW will end the last record cycle, leaving a set EOM marker at the message end. Recording may also be terminated by a HIGH level on PD, which will leave a set EOM marker.

Playback in Push-Button Mode

1. The PD pin should be LOW.
2. The P/R pin is taken HIGH.
3. The $\overline{\text{CE}}$ pin is pulsed LOW. Playback starts, EOM goes HIGH to indicate an operation in progress.
4. If the $\overline{\text{CE}}$ pin is pulsed LOW or an EOM marker is encountered during an operation, the part will pause. The internal address pointers are not cleared, and EOM goes back LOW. The P/R pin may be changed at this time. A subsequent record operation would not reset the address pointers and the recording would begin where playback ended.
5. $\overline{\text{CE}}$ is again pulsed LOW. Playback starts where it left off, with EOM going HIGH to indicate an operation in progress.
6. Playback continues as in steps 4 and 5 until PD is pulsed HIGH or overflow occurs.
7. If in overflow, pulling $\overline{\text{CE}}$ LOW will reset the address pointer and start playback from the beginning. After a PD pulse, the part is reset to address 0.

NOTE *Push-button mode can be used in conjunction with modes M0, M1, and M3.*

GOOD AUDIO DESIGN PRACTICES

ISD products are very high-quality single-chip voice recording and playback systems. To ensure the highest quality voice reproduction, it is important that good audio design practices on layout and power supply decoupling be followed. See the ISD Application Notes in this book for details.

ISD1000A COMPATIBILITY

The ISD2500 series of devices is designed to provide upward compatibility with the ISD1000A family. When designing with the ISD2500 series, the following differences should be noted.

ADDRESSING

The ISD2560/75/90/120 devices have 480K storage cells designed to provide 60 seconds of storage at a sampling rate of 8.0 KHz. This is approximately four times the storage of the ISD1000A family. To enable the same addressing resolution, two additional address pins have been added. The address space of each device is divisible into 600 increments with valid addressing from 00 to 257 Hex. Some higher addresses are mapped into the Operational Modes. All other addresses are invalid.

OVERFLOW

The ISD1000A series combined two functions on the EOM pin: end-of-message indication and overflow. The ISD2500 separates these two functions. Pin 25 (PDIP package) remains as EOM, but outputs only the EOM signal indication. Pin 22 (PDIP package) becomes $\overline{OVF}$ and pulses LOW only when the device reaches its end of memory, or is "full." This change allows easy message cueing and addressability across device boundaries. This also means that the M2 Operational Mode found in the ISD1000A family is not implemented in the ISD2500 series.

PUSH-BUTTON MODE

The ISD2500 series includes an additional Operational Mode called Push-Button mode. This provides an alternative interface to the record and playback functions of the part. The $\overline{CE}$ and PD pins become redefined as edge-activated "push-buttons." A pulse on $\overline{CE}$ initiates a cycle, and if triggered again, pauses the current cycle without resetting the address pointer (i.e., a Start or Pause function). PD stops any current cycle and resets the address pointer to the beginning of the message space (i.e., a Stop and Reset function). Additionally, the EOM pin functions as an active-HIGH run indicator, and can be used to drive an LED indicating a record or playback operation is in progress. Devices in the Push-Button mode cannot be cascaded.

LOOPING MODE

The ISD2500 series can loop with a message that completely fills the memory space.

NOTE Additional descriptions of ISD2500 device functionality and application examples are provided in the ISD Application Notes in this book.

TIMING DIAGRAMS

Figure 2: Record

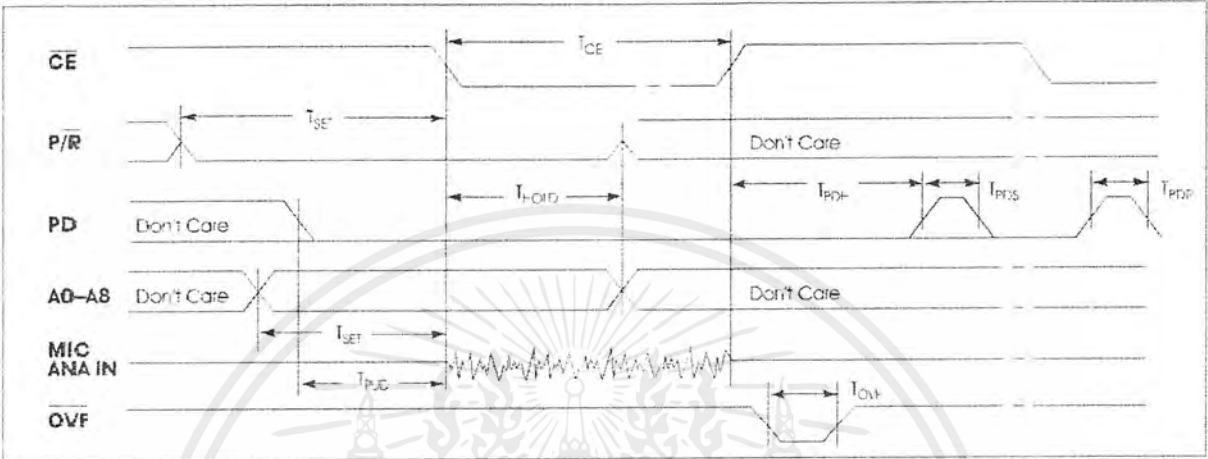


Figure 3: Playback

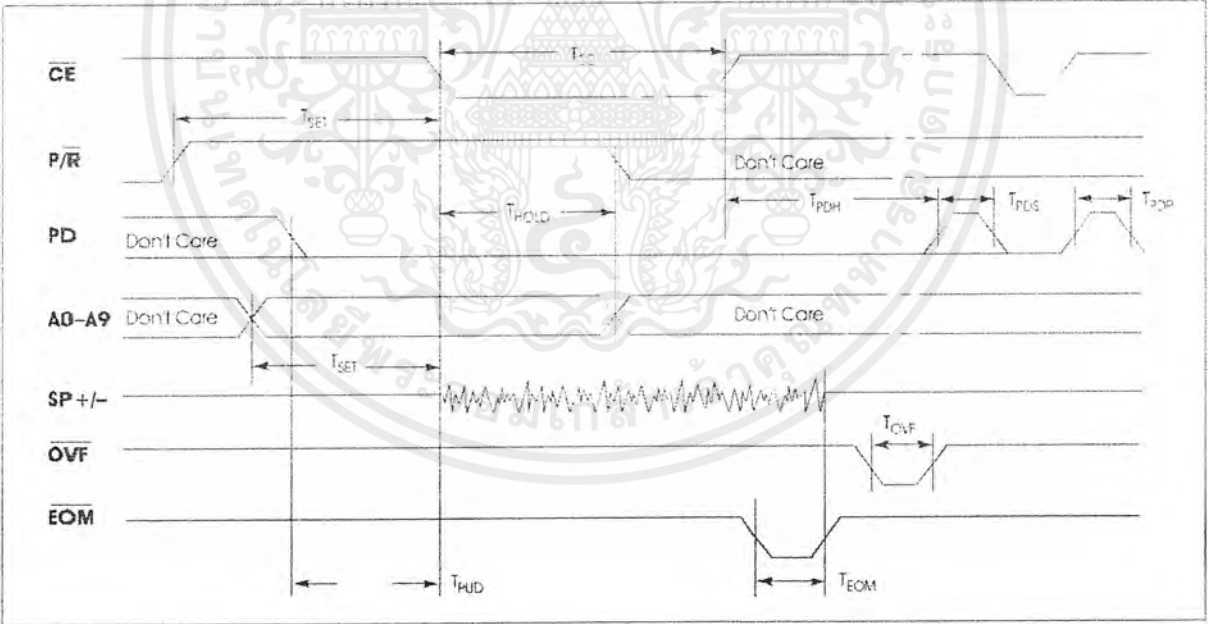


Table 4: Absolute Maximum Ratings
(Packaged Parts)⁽¹⁾

Condition	Value
Junction temperature	150°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pin	(V _{SS} - 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pin (Input current limited to ±20 mA)	(V _{SS} - 1.0 V) to (V _{CC} + 1.0 V)
Lead temperature (soldering - 10 seconds)	300°C
V _{CC} - V _{SS}	-0.3 V to +7.0 V

1. Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

Table 5: Operating Conditions
(Packaged Parts)

Condition	Value
Commercial operating temperature range ⁽¹⁾	0°C to +70°C
Industrial operating temperature range ⁽¹⁾	-40°C to +85°C
Supply voltage (V _{CC}) ⁽²⁾	+4.5 V to +5.5 V
Ground voltage (V _{SS}) ⁽³⁾	0 V

1. Case temperature
2. V_{CC} = V_{CCA} = V_{CCD}
3. V_{SS} = V_{SSA} = V_{SSD}

Table 6: DC Parameters (Packaged Parts)

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
V _{IL}	Input Low Voltage			0.8	V	
V _{IH}	Input High Voltage	2.0			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	V _{CC} - 0.4			V	I _{OH} = -10 µA
V _{OH1}	OVF Output High Voltage	2.4			V	I _{OH} = -1.6 mA
V _{OH2}	EOM Output High Voltage	V _{CC} - 1.0	V _{CC} - 0.8		V	I _{OH} = -3.2 mA
I _{CC}	V _{CC} Current (Operating)		25	30	mA	R _{EXT} = ∞ ⁽³⁾
I _{SB}	V _{CC} Current (Standby)		1	10	µA	⁽³⁾
I _{IL}	Input Leakage Current			±1	µA	
I _{ILPD}	Input Current HIGH with Pull Down			130	µA	Force V _{CC} ⁽⁴⁾
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{MIC}	Preamp In Input Resistance	4	9	15	KΩ	MIC and MIC REF Pins
R _{AUX}	AUX INPUT Resistance	5	11	20	KΩ	

Table 6: DC Parameters (Packaged Parts)

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
R _{ANA IN}	ANA IN Input Resistance	2.3	3	5	K Ω	
A _{PRE1}	Preamplifier Gain 1	21	24	26	dB	AGC = 0.0 V
A _{PRE2}	Preamplifier Gain 2		-15	5	dB	AGC = 2.5 V
A _{AUX}	AUX IN/SP+ Gain		0.98	1.0	V/V	
A _{ARP}	ANA IN to SP+/- Gain	21	23	26	dB	
R _{AGC}	AGC Output Resistance	2.5	5	9.5	K Ω	

1. Typical values @ $T_A = 25^\circ\text{C}$ and 5.0 V.

2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.

3. V_{CCA} and V_{CCD} connected together.

4. XCLK pin only.

Table 7: AC Parameters (Packaged Parts)

Symbol	Characteristic		Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
F _S	Sampling Frequency	ISD2560		8.0		KHz	(7)
		ISD2575		6.4		KHz	(7)
		ISD2590		5.3		KHz	(7)
		ISD25120		4.0		KHz	(7)
F _{CF}	Filter Pass Band	ISD2560		3.4		KHz	3 dB Roll-Off Point ^{(3) (8)}
		ISD2575		2.7		KHz	3 dB Roll-Off Point ^{(3) (8)}
		ISD2590		2.3		KHz	3 dB Roll-Off Point ^{(3) (8)}
		ISD25120		1.7		KHz	3 dB Roll-Off Point ^{(3) (8)}
T _{REC}	Record Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation ⁽⁷⁾
		ISD2560	56.5	60.0	63.8	sec	Industrial Operation ⁽⁷⁾
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation ⁽⁷⁾
		ISD2575	70.7	75.0	79.7	sec	Industrial Operation ⁽⁷⁾
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation ⁽⁷⁾
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation ⁽⁷⁾
T _{PLAY}	Playback Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation
		ISD2560	56.5	60.0	63.8	sec	Industrial Operation
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation
		ISD2575	70.7	75.0	79.7	sec	Industrial Operation
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation
T _{CE}	CE Pulse Width		100		nsec		
T _{SET}	Control/Address Setup Time		300		nsec		
T _{HOLD}	Control/Address Hold Time		0		nsec		

Table 7: AC Parameters (Packaged Parts)

Symbol	Characteristic		Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
T _{PUD}	Power-Up Delay	ISD2560	24.1	25.0	27.8	msec	Commercial Operation
		ISD2560	23.5		28.5	msec	Industrial Operation
		ISD2575	30.2	31.3	34.3	msec	Commercial Operation
		ISD2575	29.3	31.3	35.2	msec	Industrial Operation
		ISD2590	36.2	37.5	40.8	msec	Commercial Operation
		ISD25120	48.2	50.0	53.6	msec	Commercial Operation
T _{PDR}	PD Pulse Width Record	ISD2560		25		msec	
		ISD2575		31.25		msec	
		ISD2590		37.5		msec	
		ISD25120		50.0		msec	
T _{PDP}	PD Pulse Width Play	ISD2560		12.5		msec	
		ISD2575		15.625		msec	
		ISD2590		18.75		msec	
		ISD25120		25.0		msec	
T _{PDS}	PD Pulse Width Static			100		nsec	(6)
T _{PDH}	Power Down Hold			0		nsec	
T _{EOM}	EOM Pulse Width	ISD2560		12.5		msec	
		ISD2575		15.625		msec	
		ISD2590		18.75		msec	
		ISD25120		25.0		msec	
T _{OVF}	Overflow Pulse Width			6.5		μsec	
THD	Total Harmonic Distortion			1	2	%	@ 1 KHz
P _{OUT}	Speaker Output Power			12.2	50	mW	R _{EXT} = 16 Ω ⁽⁴⁾
V _{OUT}	Voltage Across Speaker Pins				2.5	V p-p	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage				20	mV	Peak-to-Peak ⁽⁵⁾
V _{IN2}	ANA IN Input Voltage				50	mV	Peak-to-Peak
V _{IN3}	Aux Input Voltage				1.25	V	Peak-to-Peak; R _{EXT} = 16 Ω

1. Typical values @ T_A = 25°C and 5.0 V.

2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.

3. Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions).

4. From AUX IN; if ANA IN is driven at 50 mV p-p, the P_{OUT} = 12.2 mW, typical.

5. With 5.1 KΩ series resistor at ANA IN.

6. T_{PDS} is required during a static condition, typically overflow.

7. Sampling Frequency and playback Duration can vary as much as ±2.25 percent over the commercial temperature range and voltage range and ±5 percent over the industrial temperature and voltage range. For greater stability, an external clock can be utilized (see Pin Descriptions).

8. Filter specification applies to both the antialiasing filter and the smoothing filter. Therefore, from input to output, expect a 6 dB drop by nature of passing through both filters.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (PACKAGED PARTS)

Chart 1: Record Mode Operating Current (I_{CC})

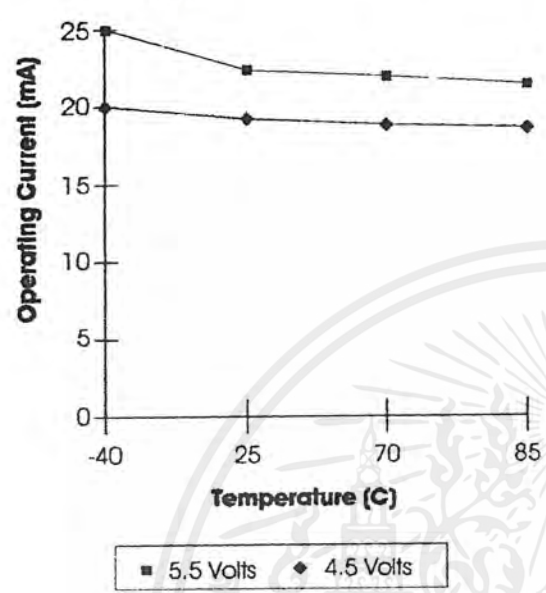


Chart 3: Standby Current (I_{SB})

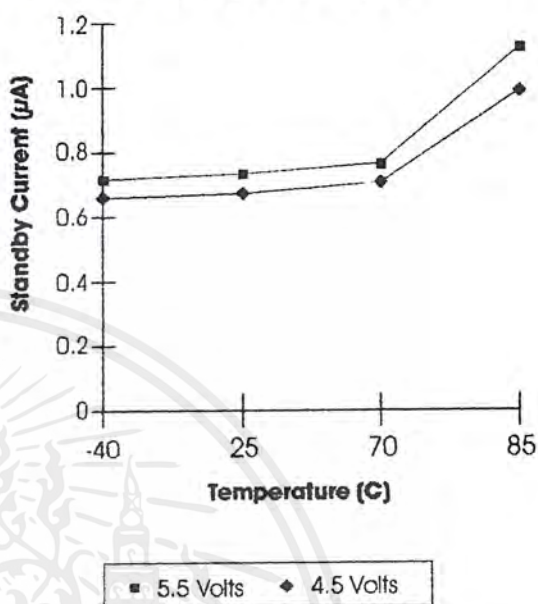


Chart 2: Total Harmonic Distortion

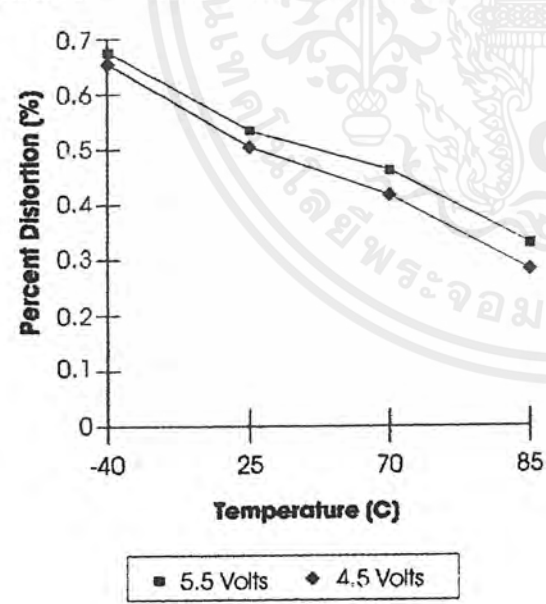


Chart 4: Oscillator Stability

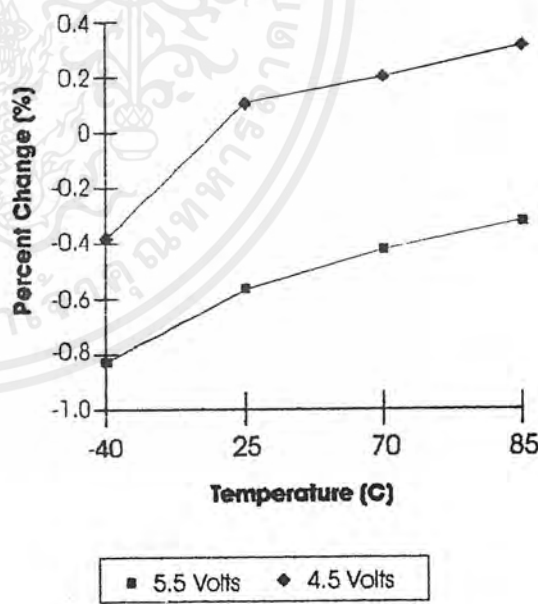


Table 8: Absolute Maximum Ratings (Die)⁽¹⁾

Condition	Value
Junction temperature	150°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pad	(V _{SS} - 0.3 V) to (V _{CC} + 0.3 V)
Voltage applied to any pad (input current limited to ±20 mA)	(V _{SS} -1.0 V) to (V _{CC} + 1.0 V)
V _{CC} - V _{SS}	-0.3 V to +7.0 V

1. Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability. Functional operation is not implied at these conditions.

Table 9: Operating Conditions (Die)

Condition	Value
Commercial operating temperature range	0°C to +50°C
Supply voltage (V _{CC}) ⁽¹⁾	+4.5 V to +6.5 V
Ground voltage (V _{SS}) ⁽²⁾	0 V

1. V_{CC} = V_{CCA} = V_{CCD}.

2. V_{SS} = V_{SSA} = V_{SSD}.

Table 10: DC Parameters (Die)

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
V _{IL}	Input Low Voltage			0.8	V	
V _{IH}	Input High Voltage	2.0			V	
V _{OL}	Output Low Voltage			0.4	V	I _{OL} = 4.0 mA
V _{OH}	Output High Voltage	V _{CC} - 0.4			V	I _{OH} = -10 μA
V _{OH1}	OVF Output High Voltage	2.4			V	I _{OH} = -1.6 mA
V _{OH2}	EOM Output High Voltage	V _{CC} - 1.0	V _{CC} - 0.8		V	I _{OH} = -3.2 mA
I _{CC}	V _{CC} Current (Operating)		25	30	mA	R _{EXT} = ∞ ⁽³⁾
I _{SB}	V _{CC} Current (Standby)		1	10	μA	⁽²⁾
I _{IL}	Input Leakage Current			±1	μA	
I _{LPD}	Input Current HIGH with Pull Down			130	μA	Force V _{CC} ⁽⁴⁾
R _{EXT}	Output Load Impedance	16			Ω	Speaker Load
R _{MIC}	Preamp In Input Resistance	4	9	15	KΩ	MIC and MIC REF Pads
R _{AUX}	AUX Input Resistance	5	11	20	KΩ	
R _{ANA IN}	ANA IN Input Resistance	2.3	3	5	KΩ	
A _{PRE1}	Preamp Gain 1	21	24	26	dB	AGC = 0.0 V

Table 10: DC Parameters (Die)

Symbol	Parameters	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
A _{PRE2}	Preamplifier Gain 2		-15	5	dB	AGC = 2.5 V
A _{AUX}	AUX IN/SP+ Gain		0.98	1.0	V/V	
A _{ARP}	ANA IN to SP+/- Gain	21	23	26	dB	
R _{AGC}	AGC Output Resistance	2.5	5	9.5	K Ω	

1. Typical values @ $T_A = 25^\circ\text{C}$ and 5.0 V.

2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.

3. V_{CCA} and V_{CCD} connected together.

4. XCLK pad only.

Table 11: AC Parameters (Die)

Symbol	Characteristic		Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
F _S	Sampling Frequency	ISD2560		8.0		KHz	(7)
		ISD2575		6.4		KHz	(7)
		ISD2590		5.3		KHz	(7)
		ISD25120		4.0		KHz	(7)
F _{CF}	Filter Pass Band	ISD2560		3.4		KHz	3 dB Roll-Off Point (3) (8)
		ISD2575		2.7		KHz	3 dB Roll-Off Point (3) (8)
		ISD2590		2.3		KHz	3 dB Roll-Off Point (3) (8)
		ISD25120		1.7		KHz	3 dB Roll-Off Point (3) (8)
T _{REC}	Record Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation ⁽⁷⁾
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation ⁽⁷⁾
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation ⁽⁷⁾
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation ⁽⁷⁾
T _{PLAY}	Playback Duration	ISD2560	58.1	60.0	62.0	sec	Commercial Operation ⁽⁷⁾
		ISD2575	72.6	75.0	77.5	sec	Commercial Operation ⁽⁷⁾
		ISD2590	87.1	90.0	93.0	sec	Commercial Operation ⁽⁷⁾
		ISD25120	116.1	120.0	123.9	sec	Commercial Operation ⁽⁷⁾
T _{CE}	CE Pulse Width			100		nsec	
T _{SET}	Control/Address Setup Time			300		nsec	
T _{HOLD}	Control/Address Hold Time			0		nsec	
T _{PUD}	Power-Up Delay	ISD2560	24.1	25.0	27.8	msec	Commercial Operation
		ISD2575	30.2	31.3	34.3	msec	Commercial Operation
		ISD2590	36.2	37.5	40.8	msec	Commercial Operation
		ISD25120	48.2	50.0	53.6	msec	Commercial Operation

Table 11: AC Parameters (Die)

Symbol	Characteristic	Min ⁽²⁾	Typ ⁽¹⁾	Max ⁽²⁾	Units	Conditions
T _{PDR}	PD Pulse Width Record	ISD2560	25		msec	
		ISD2575	31.25		msec	
		ISD2590	37.5		msec	
		ISD25120	50.0		msec	
T _{PDP}	PD Pulse Width Play	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
T _{PDS}	PD Pulse Width Static		100		nsec	(6)
T _{PDH}	Power Down Hold		0		nsec	
T _{EOM}	EOM Pulse Width	ISD2560	12.5		msec	
		ISD2575	15.625		msec	
		ISD2590	18.75		msec	
		ISD25120	25.0		msec	
T _{OVF}	Overflow Pulse Width		6.5		μsec	
THD	Total Harmonic Distortion		1	3	%	@ 1 KHz
P _{OUT}	Speaker Output Power		12.2	50	mW	R _{EXT} = 16 Ω ⁽⁴⁾
V _{OUT}	Voltage Across Speaker Pins			2.5	V _{p-p}	R _{EXT} = 600 Ω
V _{IN1}	MIC Input Voltage			20	mV	Peak-to-Peak ⁽⁵⁾
V _{IN2}	ANA IN Input Voltage			50	mV	Peak-to-Peak
V _{IN3}	Aux Input Voltage			1.25	V	Peak-to-Peak; R _{EXT} = 16 Ω

1. Typical values @ T_A = 25°C and 5.0 V.

2. All Min/Max limits are guaranteed by ISD via electrical testing or characterization. Not all specifications are 100 percent tested.

3. Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions).

4. From AUX IN; if ANA IN is driven at 50 mV p-p, the P_{OUT} = 12.2 mW, typical.

5. With 5.1 KΩ series resistor at ANA IN.

6. T_{PDS} is required during a static condition, typically overflow.

7. Sampling Frequency and playback Duration can vary as much as ±2.25 percent over the commercial temperature range and voltage range. For greater stability, an external clock can be utilized (see Pin Descriptions).

8. Filter specification applies to the antialiasing filter and the smoothing filter.

TYPICAL PARAMETER VARIATION WITH VOLTAGE AND TEMPERATURE (DIE)

Chart 5: Record Mode Operating Current (I_{CC})

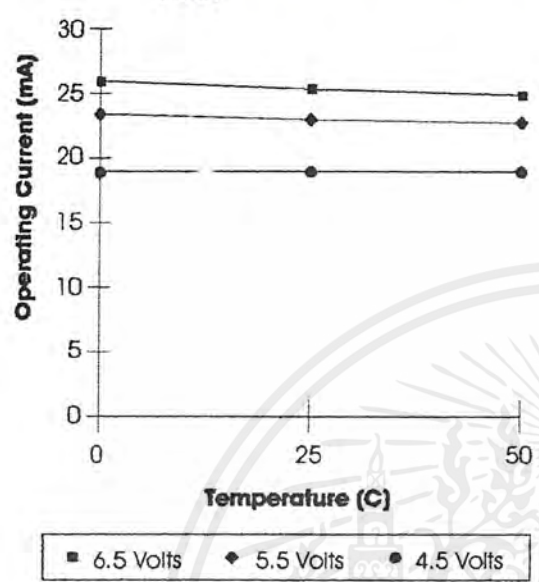


Chart 7: Standby Current (I_{SB})

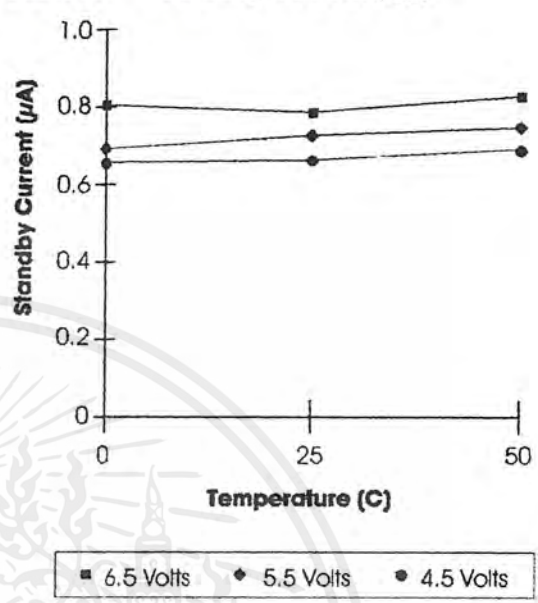


Chart 6: Total Harmonic Distortion

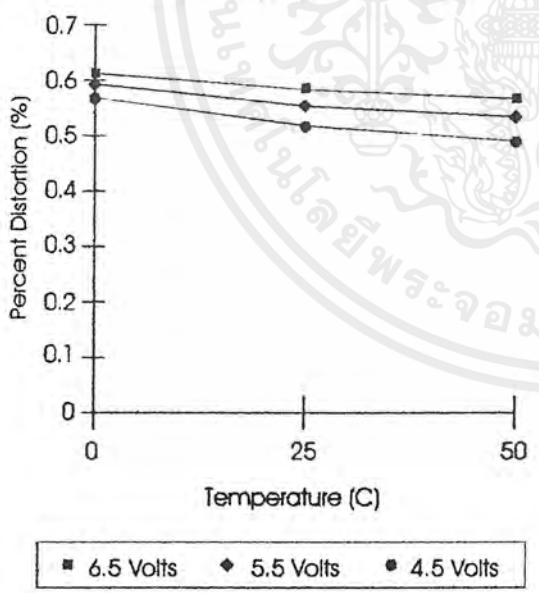


Chart 8: Oscillator Stability

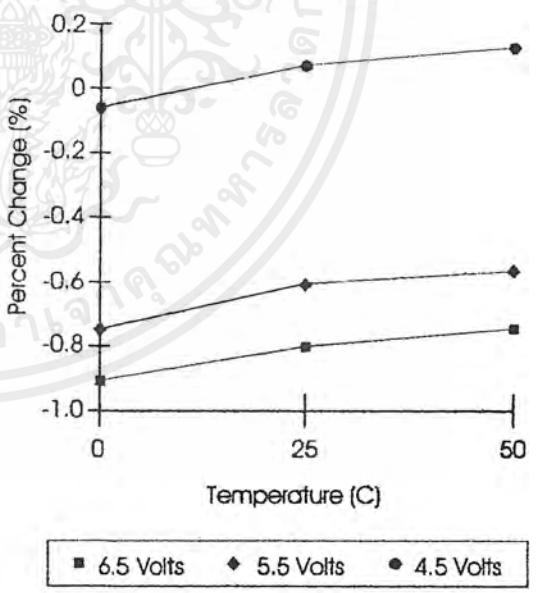
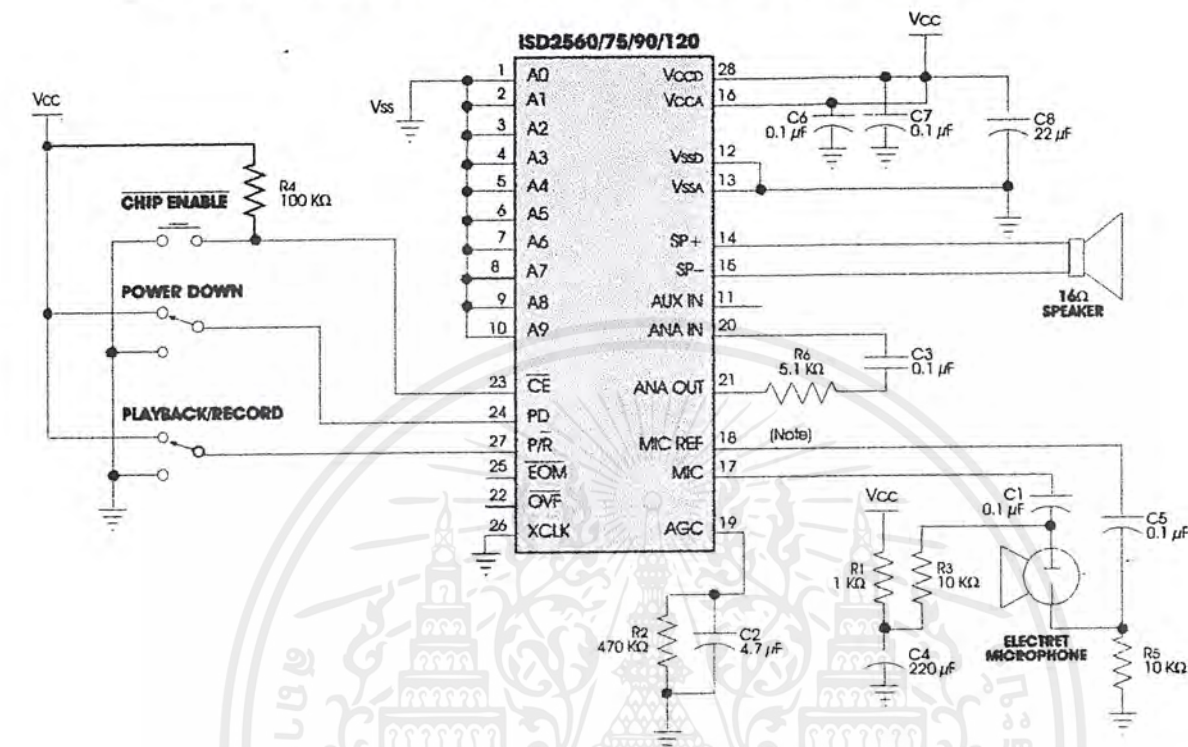


Figure 4: ISD2560/75/90/120 Application Example—Design Schematic



NOTE: If desired, pin 18 (PDIP package) may be left unconnected (microphone preamplifier noise will be higher). In this case, pin 18 must not be tied to any other signal or voltage. Additional design example schematics are provided in the Application Notes in this book.

Table 12: Application Example—Basic Device Control

Control Step	Function	Action
1	Power up chip and select record/playback mode	(1.) PD = LOW, (2.) P/ $\bar{R}$ = As desired
2	Set message address for record/playback	Set addresses A0–A9
3A	Begin playback	P/ $\bar{R}$ = HIGH, $\bar{C}E$ = Pulsed LOW
3B	Begin record	P/ $\bar{R}$ = LOW, $\bar{C}E$ = LOW
4A	End playback	Automatic
4B	End record	PD or $\bar{C}E$ = HIGH

Table 13: Application Example—Passive Component Functions

Part	Function	Comments
R1	Microphone power supply decoupling	Reduces power supply noise
R2	Release time constant	Sets release time for AGC
R3, R5	Microphone biasing resistors	Provides biasing for microphone operation
R4	Series limiting resistor	Reduces level to prevent distortion at higher supply voltages.
R6	Series limiting resistor	Reduces level to high supply voltages
C1, C5	Microphone DC-blocking capacitor Low-frequency cutoff	Decouples microphone bias from chip. Provides single-pole low-frequency cutoff and common mode noise rejection.
C2	Attack/Release time constant	Sets attack/release time for AGC
C3	Low-frequency cutoff capacitor	Provides additional pole for low-frequency cutoff
C4	Microphone power supply decoupling	Reduces power supply noise
C6, C7, C8	Power supply capacitors	Filter and bypass of power supply

EXPLANATION

In this simplified block diagram of a microcontroller application, the Push-Button mode and message cueing are used. The microcontroller is a 16-pin version with enough port pins for buttons, an LED, and the ISD2500 series device. The software can be written to use three buttons: one each for play and record, and one for message selection. Because the microcontroller is interpreting the buttons and commanding the ISD2500 device, software can be written for any functions desired in a particular application.

NOTE ISD does not recommend connecting address lines directly to a microprocessor bus. Address lines should be externally latched.

Figure 5: ISD2560/75/90/120 Application Example—Microcontroller/ISD2500 Interface

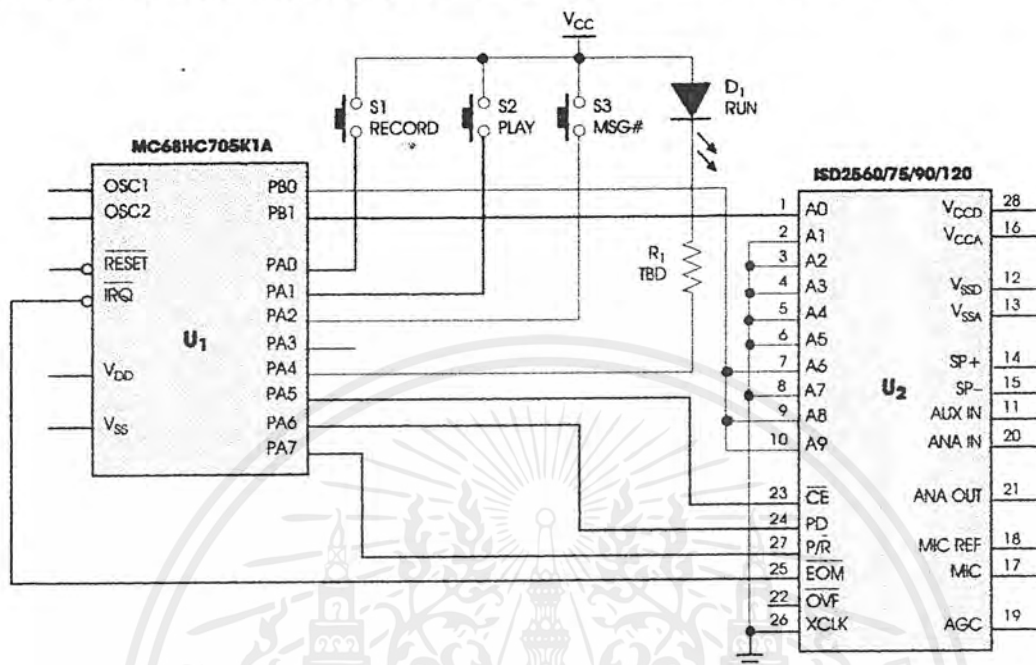
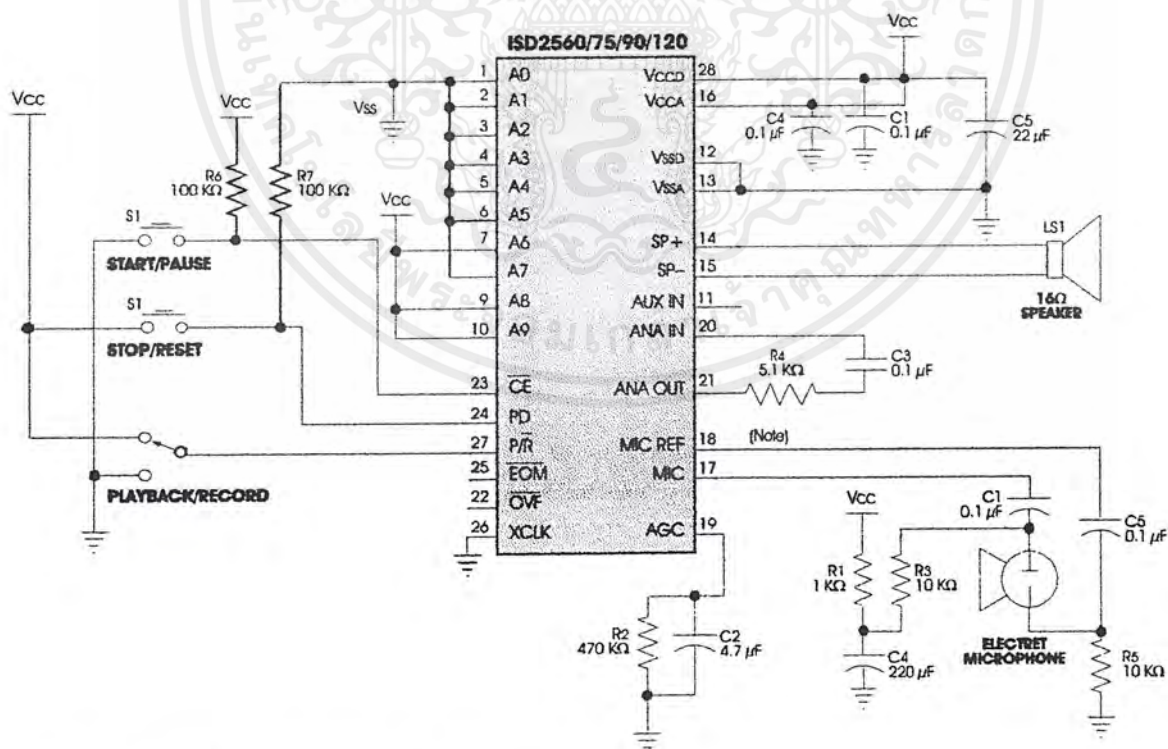


Figure 6: ISD2500 Application Example—Push-Button



NOTE: Please refer to Application Information.

Table 14: Application Example—Push-Button Control

Control Step	Function	Action
1	Select record/playback mode	$P/\bar{R}$ = As desired
2A	Begin playback	$P/\bar{R}$ = HIGH, $\overline{CE}$ = Pulsed LOW
2B	Begin record	$P/\bar{R}$ = LOW, $\overline{CE}$ = Pulsed LOW
3	Pause record or playback	$\overline{CE}$ = Pulsed LOW
4A	End playback	Automatic at $\overline{EOM}$ marker or PD = Pulsed HIGH
4B	End record	PD = Pulsed HIGH

Table 15: Application Example—Passive Component Functions

Part	Function	Comments
R2	Release time constant	Sets release time for AGC
R4	Series limiting resistor	Reduces level to prevent distortion at higher supply voltages
R6, R7	Pull-up and pull-down resistors	Defines static state of inputs
C1, C4, C5	Power supply capacitors	Filters and bypass of power supply
C2	Attack/Release time constant	Sets attack/release time for AGC
C3	Low-frequency cutoff capacitor	Provides additional pole for low-frequency cutoff

Table 16: Push-Button Parameters

Symbol	Characteristic	Min	Typ (1)	Max	Units	Conditions
T_{CE}	CE Pulse Width [Start/Pause]		300		nsec	
T_{SET}	Control/Address Setup Time		300		nsec	
T_{PUD}	Power-Up Delay	ISD2560	25		msec	
		ISD2575	31.25		msec	
		ISD2590	37.25		msec	
		ISD25120	50.0		msec	
T_{PD}	PD Pulse Width [Stop/Reset]		300		nsec	
T_{RUN}	$\overline{CE}$ to EOM HIGH	25		400	nsec	
T_{PAUSE}	$\overline{CE}$ to EOM LOW	50		400	nsec	
T_{DB}	CE HIGH Debounce	ISD2560	70	105	msec	
		ISD2575	85	135	msec	
		ISD2590	105	160	msec	
		ISD25120	135	215	msec	

PUSH-BUTTON TIMING DIAGRAMS

Figure 7: Push-Button Mode Record

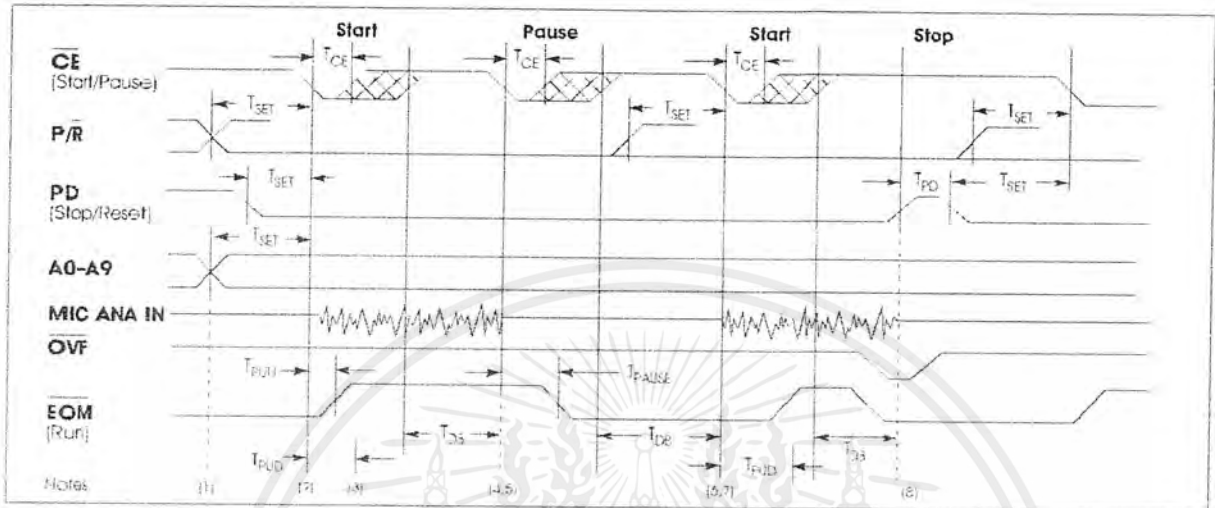
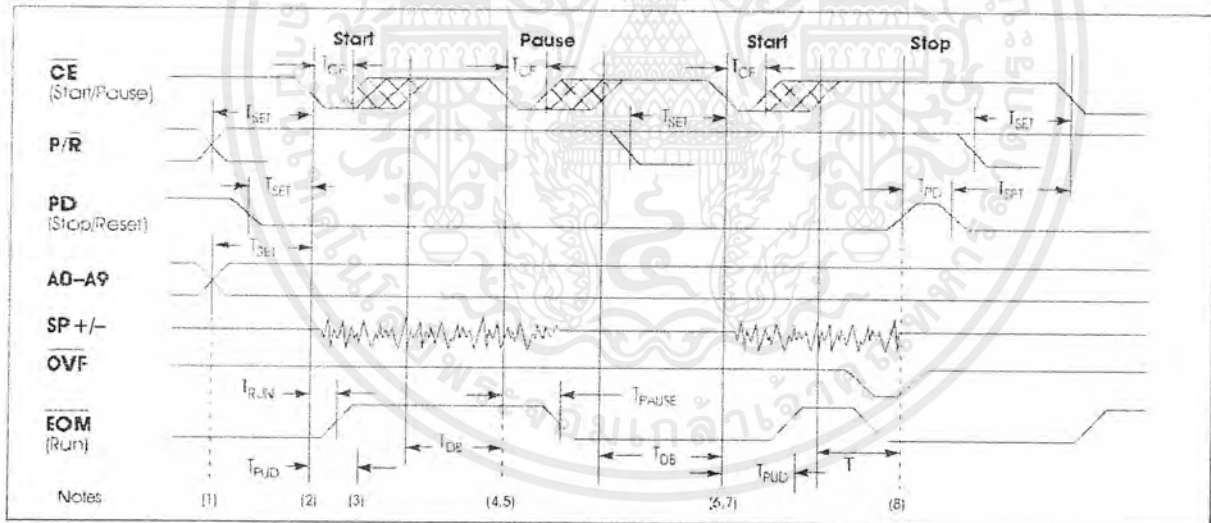


Figure 8: Push-Button Mode Playback



1. A9, A8, and A6 = 1 for push-button operation.
2. The first $\overline{CE}$ LOW pulse performs a Start function.
3. The part will begin to play or record after a power-up delay T_{PUD} .
4. The part must have $\overline{CE}$ HIGH for a debounce period T_{DB} before it will recognize another falling edge of $\overline{CE}$ and pause.
5. The second $\overline{CE}$ LOW pulse, and every even pulse thereafter, performs a Pause function.
6. Again, the part must have $\overline{CE}$ HIGH for a debounce period T_{DB} before it will recognize another falling edge of $\overline{CE}$, which would restart an operation. In addition, the part will not do an internal power down until $\overline{CE}$ is HIGH for the T_{DB} time.
7. The third $\overline{CE}$ LOW pulse, and every odd pulse thereafter, performs a Resume function.
8. At any time, a HIGH level on PD will stop the current function, reset the address counter, and power down the device.

DEVICE PHYSICAL DIMENSIONS

Figure 9: 28-Lead 8x13.4mm Plastic Thin Small Outline Package (TSOP) Type I (E)

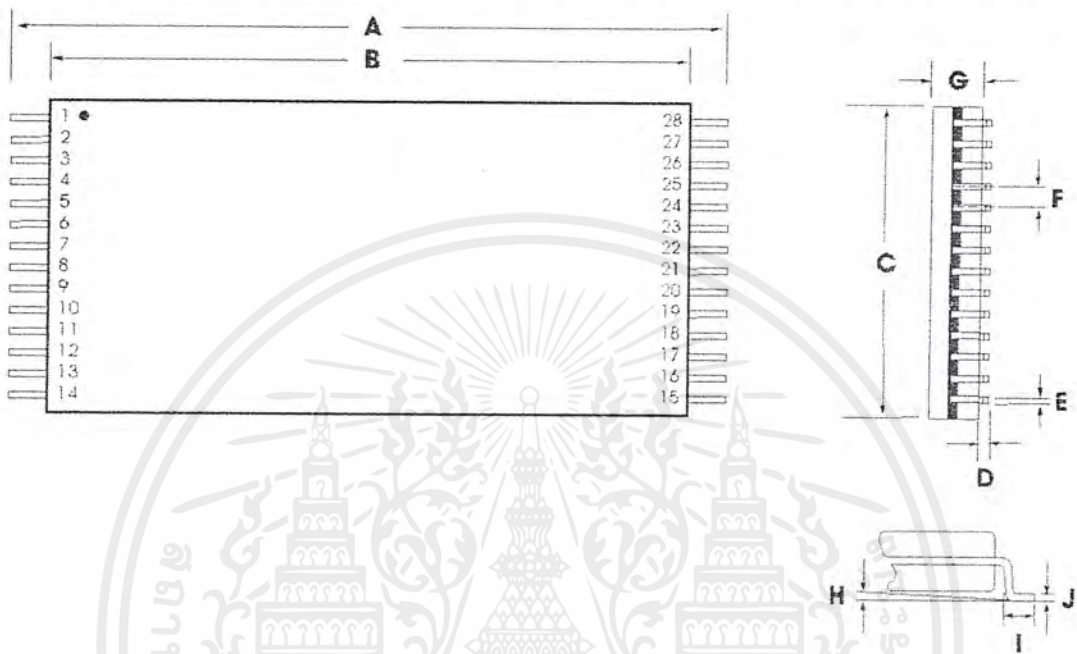


Table 17: Plastic Thin Small Outline Package (TSOP) Type I (E) Dimensions

	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	0.520	0.528	0.535	13.20	13.40	13.60
B	0.461	0.465	0.469	11.70	11.80	11.90
C	0.311	0.315	0.319	7.90	8.00	8.10
D	0.002		0.006	0.05		0.15
E	0.007	0.009	0.011	0.17	0.22	0.27
F		0.0217			0.55	
G	0.037	0.039	0.041	0.95	1.00	1.05
H	0°	3°	6°	0°	3°	6°
I	0.020	0.022	0.028	0.50	0.55	0.70
J	0.004		0.008	0.10		0.21

NOTE: Lead coplanarity to be within 0.004 inches.

Figure 10: 28-Lead 0.600-Inch Plastic Dual Inline Package (PDIP) (P)

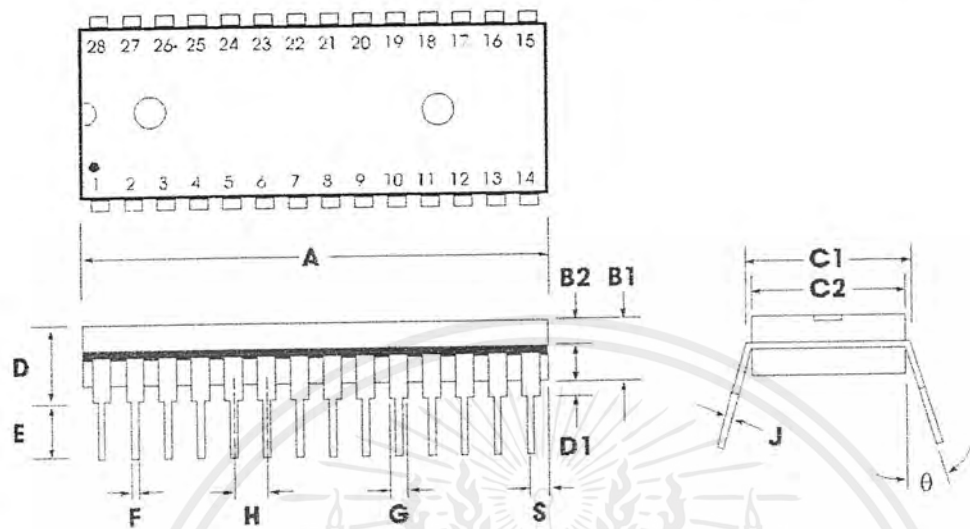


Table 18: Plastic Dual Inline Package (PDIP) (P) Dimensions

	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	1.445	1.450	1.455	36.70	36.83	36.96
B1		0.150			3.81	
B2	0.065	0.070	0.075	1.65	1.78	1.91
C1	0.600		0.625	15.24		15.88
C2	0.530	0.540	0.550	13.46	13.72	13.97
D			0.19			4.83
D1	0.015			0.38		
E	0.125		0.135	3.18		3.43
F	0.015	0.018	0.022	0.38	0.46	0.56
G	0.055	0.060	0.065	1.40	1.52	1.65
H		0.100			2.54	
J	0.008	0.010	0.012	0.20	0.25	0.30
S	0.070	0.075	0.080	1.78	1.91	2.03
q	0°		15°	0°		15°

NOTE: Lead coplanarity to be within 0.004 inches.

Figure 11: 32-Lead 8x20mm Plastic Thin Small Outline Package (TSOP) Type I (T)

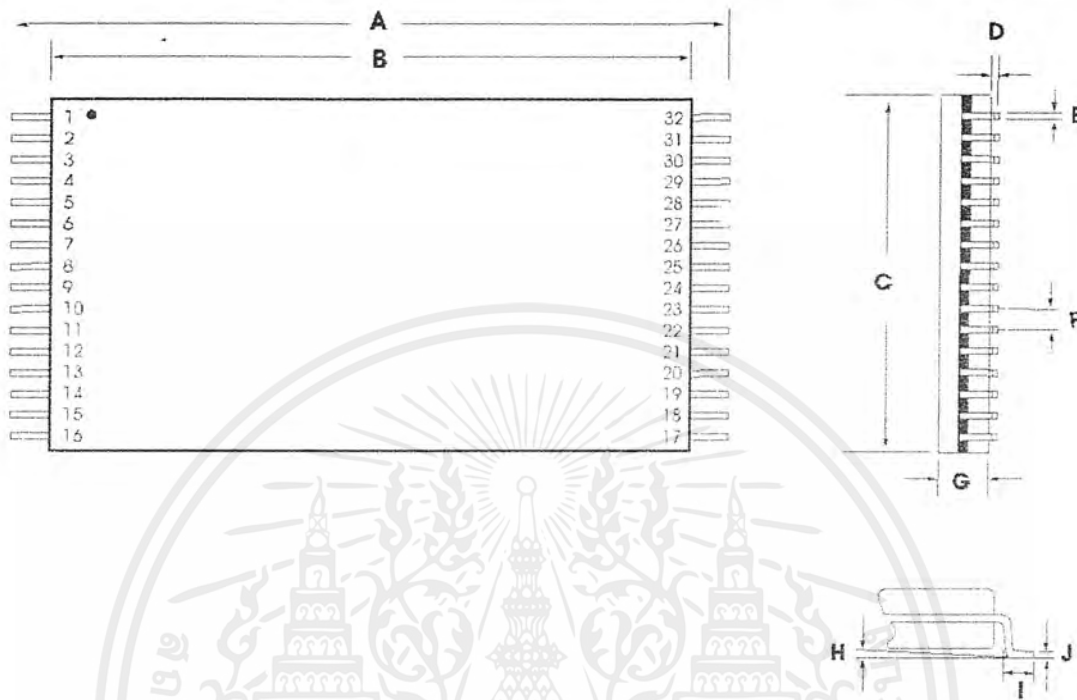


Table 19: Plastic Thin Small Outline Package (TSOP) Type I (T) Dimensions

	INCHES			MILLIMETERS		
	Min	Nom	Max	Min		Max
A	0.780	0.787	0.795	19.80	20.00	20.20
B	0.720	0.724	0.728	18.30	18.40	18.50
C	0.311	0.315	0.319	7.90	8.00	8.10
D	0.002		0.006	0.05		0.15
E	0.006	0.009	0.011	0.17	0.22	0.27
F		0.0197			0.50	
G	0.037	0.039	0.041	0.95	1.00	1.05
H	0°	3°	5°	0°	3°	5°
I	0.020	0.024	0.028	0.50	0.60	0.70
J	0.004		0.008	0.10		0.21

NOTE: Lead coplanarity to be within 0.002 inches.

Figure 12: ISD2560/75/90/120 Products *Current* Bonding Physical Layout¹ (Unpackaged Die)

ISD2560/75/90/12²

- I. Die Dimensions
X: 187 ±1 mils
Y: 399 ±1 mils
- II. Die Thickness²
17.5 ±1 mils
- III. Pad Opening
109 x 109 microns
4.3 x 4.3 mils



1. The backside of die is internally connected to V_{SS}. It **MUST NOT** be connected to any other potential or damage may occur.
2. Die thickness is subject to change, please contact ISD factory for status.

**Table 20: ISD2560/75/90/120 Products Current PIN/PAD Designations,
with Respect to Die Center (μm)**

Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-1148.9	4898.2
A1	Address 1	-1406.9	4898.2
A2	Address 2	-1661.9	4898.2
A3	Address 3	-1916.9	4898.2
A4	Address 4	-2069.9	4608.2
A5	Address 5	-2194.9	4358.2
A6	Address 6	-2194.9	4108.2
A7	Address 7	-2194.9	-4212.3
A8	Address 8	-2194.9	-4456.3
A9	Address 9	-2076.4	-4897.3
AUX IN	Auxiliary Input	-1607.9	-4868.3
V _{SSD}	V _{SS} Digital Power Supply	-1343.9	-4850.8
V _{SSA}	V _{SS} Analog Power Supply	-551.9	-4884.8
SP+	Speaker Output +	-111.4	-4790.8
SP-	Speaker Output -	425.6	-4790.8
V _{CCA}	V _{CC} Analog Power Supply	865.1	-4848.32
MIC	Microphone Input	1320.7	-4897.3
MIC REF	Microphone Reference	1605.1	-4897.3
AGC	Automatic Gain Control	1877.6	-4871.3
ANA IN	Analog Input	2202.11	-4269.8
ANA OUT	Analog Output	2123.1	-3910.8
OV _E	Overflow Output	2142.6	4154.7
CE	Chip Enable Input	2202.1	4558.7
PD	Power Down Input	2048.1	4898.2
EOM	End of Message	1648.1	4865.7
XCLK	No Connect (optional)	1221.1	4898.2
P/R	Playback/Record	965.6	4898.2
V _{CCD}	V _{CC} Digital Power Supply	646.1	4895.7

Figure 13: ISD2560/75/90/120 Products *Future Bonding Physical Layout*¹ (Unpackaged Die)

ISD2560/75/90/120X²

- I. Die Dimensions
X: 149.5 ± 1 mils
Y: 262.0 ± 1 mils
- II. Die Thickness²
11.8 ± .4 mils
- III. Pad Opening
111 x 111 microns
4.4 x 4.4 mils



1. The backside of die is internally connected to V_{SS}. It **MUST NOT** be connected to any other potential or damage may occur.

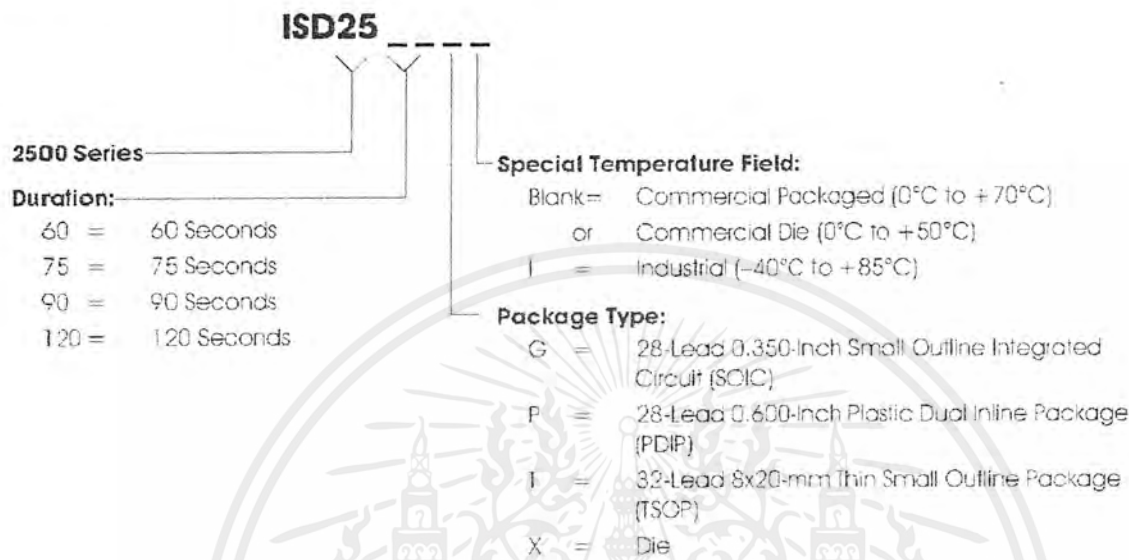
2. Die thickness is subject to change, please contact ISD factory for status and availability.

Table 21: ISD2560/75/90/120 Products *Future* PIN/PAD Designations, with Respect to Die Center (μm)

Pin	Pin Name	X Axis	Y Axis
A0	Address 0	-897.9	3135.2
A1	Address 1	-1115.4	3135.2
A2	Address 2	-1331.0	3135.2
A3	Address 3	-1544.0	3135.2
A4	Address 4	-1640.4	2868.9
A5	Address 5	-1698.2	2671.0
A6	Address 6	-1698.2	2441.5
A7	Address 7	-1731.2	-2583.2
A8	Address 8	-1731.2	-2768.4
A9	Address 9	-1731.2	-3050.8
AUX IN	Auxiliary Input	-1410.1	-3115.7
V _{SSD}	V _{SS} Digital Power Supply	-1112.8	-3096.2
V _{SSA}	V _{SS} Analog Power Supply	-407.8	-3138.5
SP+	Speaker Output +	-47.4	-3067.7
SP-	Speaker Output -	386.9	-3067.7
V _{CCA}	V _{CC} Analog Power Supply	746.5	-3110.4
MIC	Microphone Input	1101.2	-3146.0
MIC REF	Microphone Reference	1294.7	-3146.0
AGC	Automatic Gain Control	1666.4	-3130.3
ANA IN	Analog Input	1728.6	-2654.0
ANA OUT	Analog Output	1700.9	-2411.0
OVF	Overflow Output	1340.9	3121.7
CE	Chip Enable Input	1726.7	2824.4
PD	Power Down Input	1730.5	3094.0
EOM	End of Message	1340.9	3121.7
XCLK	No Connect (optional)	986.5	3160.7
P/R	Playback/Record	807.2	3163.4
V _{CCD}	V _{CC} Digital Power Supply	544.7	3159.2

ORDERING INFORMATION

Product Number Descriptor Key



When ordering ISD2560/75/90/120 products, please refer to the following valid part numbers.

Part Number	Part Number	Part Number	Part Number
ISD2560G	ISD2575G	ISD2590G	ISD25120G
ISD2560GI	ISD2575GI	ISD2590P	ISD25120P
ISD2560P	ISD2575P	ISD2590T	ISD25120X
ISD2560PI	ISD2575PI	ISD2590X	
ISD2560T	ISD2575T		
ISD2560TI	ISD2575TI		
ISD2560X	ISD2575X		

For the latest product information, access ISD's worldwide website at <http://www.isd.com>.

กิตติกรรมประกาศ

สำหรับ โครงการจีนนี้ที่สามารถสำเร็จลุล่วงไปได้ด้วยดี ต้องขอขอบพระคุณ อ. สุรพล บุญจันทร์ เป็นอย่างสูงที่คอยให้ความช่วยเหลือทั้งในด้านคำปรึกษา คำแนะนำ รวมทั้งอุปการะต่างๆในการทำงาน ตลอดมา

ขอขอบคุณ นายธีระชัย คันทน์พรชัย, นายนิกร จันทรพิบูล, นายวิทยา อภิวันทนา, นายปฏิเวธ เจริญลาภ เพื่อนๆทุกคนที่ได้ช่วยเหลือ และเป็นกำลังใจให้เสมอมา ขอขอบคุณ หนังสือ และ ตำราต่างๆที่ช่วยให้เราเข้าใจอะไรอีกมากมาย และสุดท้าย ขอขอบคุณโครงการจีนนี้ที่ช่วยสอนอะไรเรามากมายเหลือเกิน สิ่งที่ได้รับจะไม่เป็นเพียงความรู้ทางทฤษฎี แต่จะช่วยให้เติบโตขึ้นทั้งทางความคิดและการกระทำ

นายนิรพันธุ์ พิศิษฐวานิช
นายบุญชนะ ปณัฒย์ชัย
ผู้จัดทำ



หนังสืออ้างอิง

เปรมจิต วิสุทฺธิศิริ, “รีโมต เครื่องควบคุมไร้สาย”, บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน), ปี 2538

รณัท ชัยยุทธ, “ดิจิตอลพื้นฐาน”, บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน), ปี 2540

ปิ่น ภูสุวรรณ, “ทฤษฎีและการใช้งานอิเล็กทรอนิกส์ เล่ม3”, บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน), ปี 2521

รศ.ดร.ถวัลย์วงศ์ ไกรโรจนนันท์, “อิเล็กทรอนิกส์ระบบดิจิตอล”, บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน), ปี 2539

รศ.สมบัติ จุณณะปิยะ, “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51”, คณะวิศวกรรม

ศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, ปี 2541

