

วงจรแอ็คทีฟโครมิแนนซ์อิกวอลไลเซอร์  
AN ACTIVE CHROMINANCE EQUALIZER



นาย วิษณุ เหลืองอร่าม  
นาย สุวัฒน์ ภัณฑารักษ์สกุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตบัณฑิต  
สาขาวิชาเทคโนโลยีโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2542

เลขหมู่.....  
เลขทะเบียน... 37092  
วัน, เดือน, ปี... 4 ก.ย. 2543

ให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ “ วงจรแอ็คทีฟโครมิแนนซ์อิกวอไลเซอร์ ”

โดย

1. นาย วิษณุ เหลืองอร่าม NO. 40013381
2. นาย สุวัฒน์ ภัณฑารักษ์สกุล NO. 40013394

อาจารย์ที่ปรึกษา รศ.ดร.กนก เจนจิระพงศ์เวช

ภาควิชาเทคนิคอุตสาหกรรม

ปีการศึกษา 2542

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติ  
ให้ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาดำเนินหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

..... ประธานกรรมการ  
( )  
..... กรรมการ  
( )  
..... กรรมการ  
( )  
..... กรรมการ  
( )  
..... กรรมการ  
( )

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การออกแบบวงจรแอมป์โครมิแนนซ์อิกวอไลเซอร์

โดย นาย วิษณุ เหลืองอร่าม  
นาย สุวัฒน์ ภัณฑารักษ์สกุล

อาจารย์ที่ปรึกษา รศ.ดร. กนก เจนจิระพงศ์เวช  
ปีการศึกษา 2542

### บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้ได้เสนอวิธีการออกแบบ วงจรแอมป์โครมิแนนซ์ อิกวอไลเซอร์ โดยอาศัยหลักการพื้นฐานของทฤษฎีของ โบควารีเอเบิลอิกวอไลเซอร์ ซึ่งวงจรดังกล่าวจะนำมาใช้แก้ความผิดเพี้ยนทางขนาดของสัญญาณ โครมิแนนซ์ต่อสัญญาณมูมิแนนซ์ ในระบบการส่งสัญญาณโทรทัศนส์ ซึ่งวงจรถ้าการออกแบบมานี้ จะสามารถปรับเพื่อยกระดับ หรือ ลดระดับของผลตอบสนองทางขนาดที่ความถี่ 4.43 เมกะเฮิร์ต ของสัญญาณคลื่นพาหส์

ในการทดสอบวงจรอิกวอไลเซอร์ในส่วนที่เป็น ซอร์ฟแวร์ จะใช้โปรแกรม Matlab และ Pspice ในการตรวจสอบ และในส่วนที่เป็น ฮาร์ดแวร์ จะใช้สัญญาณทดสอบมีอดคูลเทไซน์กำลังสองพัลส์ มาใช้ในการวัดความผิดเพี้ยนทางขนาดของสัญญาณ ในระบบการส่งโทรทัศนส์ ซึ่งในการทดลองจะให้ผลใกล้เคียงกับทฤษฎีที่ทำการคำนวณ

## ON DESIGN OF AN ACTIVE CHROMINANCE EQUALIZER

**By** Mr. Witsanu Luengaram  
Mr. Suwat Phantaraksakul

**Advisor** Assoc.Prof.Dr. Kanok Janejirapongvaj

**Year** 1999

### ABSTRACT

This project describes the method of design an active chrominance equalizers by using bode variable equalizers basis . This type of equalizer use to correct the amplitude distortion of chrominance to luminance in television signal transmission . This proposed circuit can be adjusted to increase or decrease the amplitude at 4.43 MHz of color subcarrier signal .

The Pspice and Matlab are utilized to simulate the response of the proposed circuits . Herein , the modulate 20T sine squared test signal are used to measure the amplitude of the chrominance signal . It is show that the experimental results is agree with the theoretical theory .

## สารบัญ

	หน้า
บทคัดย่อ	A
ABSTRACT	B
สารบัญ	C
สารบัญรูป	E
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์	2
1.2 เนื้อหาปริญญาานิพนธ์	2
1.3 ประโยชน์ที่ได้รับจากปริญญาานิพนธ์	3
บทที่ 2 ทฤษฎีทั่วไป	4
2.1 เน็ทเวอร์คฟังก์ชัน	4
2.2 ทฤษฎีไซน์กำลังสองพัลส์	14
2.3 การวัดความผิดเพี้ยน โดยใช้มอดคูลเลทไซน์กำลังสองพัลส์	21
2.4 ทฤษฎีวาริเอเบิลอิควอไลเซอร์	27
บทที่ 3 การออกแบบและวิเคราะห์แอ็คทีฟโครมิแนนซ์อิควอไลเซอร์	41
3.1 ทฤษฎีการป้อนนำหน้าและการป้อนกลับ	41
3.2 การวิเคราะห์ความผิดเพี้ยน	44
3.3 การออกแบบวงจรในทางปฏิบัติ	47
3.4 การคำนวณและพิสูจน์สมการ	51
บทที่ 4 การจำลองการทำงานโดยใช้โปรแกรมคอมพิวเตอร์	58
4.1 การทดสอบวงจรโดยใช้ Matlab	58
4.2 การทดสอบวงจรโดยใช้ Pspice	68
4.3 สรุปผลจำลองการทำงาน	78
บทที่ 5 การทดสอบวงจรด้วยสัญญาณมอดคูลเลทไซน์กำลังสองพัลส์	79
5.1 สัญญาณผิดเพี้ยนที่ -1 dB	81

## สารบัญ

	หน้า
5.2 สัญญาณผิดเพี้ยนที่ -2 dB	82
5.3 สัญญาณผิดเพี้ยนที่ -3 dB	83
<b>บทที่ 6 บทสรุปและวิจารณ์</b>	<b>84</b>
กิตติกรรมประกาศ	
เอกสารอ้างอิง	
ภาคผนวก	



## สารบัญญรูป

	หน้า
รูปที่ 1 บล็อกไดอะแกรมของวงจรอิเล็กทรอนิกส์อินควอลิเซอร์	1
รูปที่ 2.1.1 แสดงการ Cascade กันของทรานเฟอร์ฟังก์ชัน	4
รูปที่ 2.1.2 แสดงวงจร อินเวอร์ตติ้ง แอมพลิไฟเออร์	5
รูปที่ 2.1.3 แสดงวงจร อินเวอร์ตติ้ง แอมพลิไฟเออร์ ที่สมบรูณ์	6
รูปที่ 2.1.4 แสดงวงจร อินเวอร์ตติ้ง แอมพลิไฟเออร์ ที่สมบรูณ์ แบบที่ 2	6
รูปที่ 2.1.5 แสดงวงจร นอน – อินเวอร์ตติ้ง แอมพลิไฟเออร์	7
รูปที่ 2.1.6 แสดงวงจร นอน – อินเวอร์ตติ้ง แอมพลิไฟเออร์ ที่สมบรูณ์ แบบที่ 1	8
รูปที่ 2.1.7 แสดงวงจร นอน – อินเวอร์ตติ้ง แอมพลิไฟเออร์ ที่สมบรูณ์ แบบที่ 2	9
รูปที่ 2.1.8 แสดงวงจร ชิงเกิ้ล แอมพลิไฟเออร์ แบบวันพอร์ท	9
รูปที่ 2.1.9 แสดงวงจร ทู – แอมพลิไฟเออร์	12
รูปที่ 2.2.1 รูปลักษณะของสัญญาณไซน์กำลังสองพัลซ์และบาร์ในระบบ 625 เส้น	14
รูปที่ 2.2.2 รูปลักษณะของสัญญาณไซน์กำลังสองพัลซ์และบาร์ในระบบ 525 เส้น	15
รูปที่ 2.2.3 รูปลักษณะของสัญญาณไซน์กำลังสองพัลซ์และบาร์ในระบบ 625 เส้น	15
รูปที่ 2.2.4 รูปลักษณะของสัญญาณไซน์กำลังสองพัลซ์และบาร์ในระบบ 525 เส้น	15
รูปที่ 2.2.5 แสดงลักษณะของไซน์กำลังสองพัลซ์	16
รูปที่ 2.2.6 แสดงไซน์กำลังสองแบบ T พัลซ์	17
รูปที่ 2.2.7 แสดงฟรีควีนซีสเปคตรัมตามอุดมคติของ T พัลซ์ และ 2T พัลซ์	19
รูปที่ 2.2.8 แสดงฟรีควีนซีสเปคตรัมของมีอคคูลูเลท 20T ไซน์กำลังสองพัลซ์	21
รูปที่ 2.3.1 วงจรผลิตสัญญาณรวม มีอคคูลูเลท 20T	22
รูปที่ 2.3.2 แสดงการรวมสัญญาณ (b) + (c)	22
รูปที่ 2.3.3 รูปแบบของความผิดเพี้ยนทางขนาด	25
รูปที่ 2.3.4 แสดงความแตกต่างของความผิดเพี้ยนของอัตราขยายอย่างเดียว	27
รูปที่ 2.4.1 ลักษณะเฉพาะ โครงสร้างตัวแปรเดียว	29
รูปที่ 2.4.2 ไดอะแกรม อธิบายลักษณะพิเศษที่สมมาตร ซึ่งได้รับการอินควอลิเซอร์	31
รูปที่ 2.4.3 ชนิดของ อินควอลิเซอร์ วารีเอเบิล ที่สมมาตรกัน	33
รูปที่ 2.4.4 การปรับลักษณะจำเพาะโดยการเพิ่มของโครงข่ายเสริม	33
รูปที่ 2.4.5 ชนิดของ อินควอลิเซอร์แสดงในรูปที่ 2.4.3 หลังจากการเพิ่มของโครงข่ายเสริม	34
รูปที่ 2.4.6 ค่าลักษณะจำเพาะของโครงสร้างแสดงจากรูปที่ 2.4.5	35
รูปที่ 2.4.7 ไดอะแกรมแสดงรูปต่างๆ ไปของ วารีเอเบิล อินควอลิเซอร์	35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

	หน้า
รูปที่ 2.4.8 วาริเอเบิล อีควอไลเซอร์ ที่ค่าลักษณะจำเพาะอ้างอิงที่มีการเปลี่ยนแปลง	36
รูปที่ 2.4.9 วาริเอเบิล อีควอไลเซอร์ความต้องการเฉพาะแบนด์อิมพีแดนซ์ทั่วไป ตัวเดียว	37
รูปที่ 2.4.10 วาริเอเบิล อีควอไลเซอร์ ที่อัตราส่วนคงที่ระหว่างความสูญเสียอ้างอิงและ ค่าลักษณะจำเพาะปรับค่า	38
รูปที่ 2.4.11 อีควอไลเซอร์ ปรับค่าซึ่งการสูญเสียเป็น 0 ที่ความถี่หนึ่งสำหรับการกำหนด ทั้งหมดของการควบคุมอิมพีแดนซ์	39
รูปที่ 2.4.12 วาริเอเบิล อีควอไลเซอร์ ที่มีการควบคุมอิมพีแดนซ์ทั่วไป	40
รูปที่ 3.1.1 แสดง Signal Flow Graph ตามแบบของ Bode	42
รูปที่ 3.1.2 แสดงวงจรเทียบเท่าของ Signal Flow Graph ในรูปที่ 3.1.1	42
รูปที่ 3.2.1 ความผิดเพี้ยนที่เกิดขึ้นเนื่องจากความจำกัดย่านความถี่ในวงจรที่ใช้ในการ ทดลอง	45
รูปที่ 3.2.2 ตัวอย่างการขยายขึ้นเนื่องจากความผิดเพี้ยนที่เกิดขึ้นใน วาริเอเบิล อีควอไลเซอร์ ซึ่งคำนวณโดย $\ln y  = 1.4 Np$	47
รูปที่ 3.3.1 แสดง Initial บล็อกไดอะแกรม	48
รูปที่ 3.3.2 แสดงบล็อกไดอะแกรมแอ็คทีฟโครมิแนนซ์อีควอไลเซอร์	48
รูปที่ 3.3.3 แสดงบล็อกไดอะแกรมของ TFI แบบ double feed back	49
รูปที่ 3.3.4 แสดงบล็อกไดอะแกรมทางด้านลดระดับสัญญาณ	50
รูปที่ 3.3.5 วงจรแอ็คทีฟโครมิแนนซ์อีควอไลเซอร์	50
รูปที่ 3.4.1 พิสูจน์ Initial บล็อกไดอะแกรม	51
รูปที่ 3.4.2 พิสูจน์บล็อกไดอะแกรมแอ็คทีฟโครมิแนนซ์อีควอไลเซอร์	53
รูปที่ 3.4.3 แสดง Network ของ Op – Amp inverting	56
รูปที่ 3.4.4 แสดง Network ของ Op – Amp non – inverting	57
รูปที่ 3.4.5 แสดงการต่อ Cascade ของ Op – Amp 2 ชุด	57
รูปที่ 4.1.1 แสดงผลของกราฟแอมพลิจูด 3 dB ที่ 20 Hz	61
รูปที่ 4.1.2 แสดงผลของกราฟแอมพลิจูด 2 dB ที่ 20 Hz	61
รูปที่ 4.1.3 แสดงผลของกราฟในทางทฤษฎีที่แอมพลิจูด 2 และ 3 dB ที่ 20 Hz	62
รูปที่ 4.1.4 แสดงผลของกราฟแอมพลิจูด 3 dB ที่ 4.43 MHz	65
รูปที่ 4.1.5 แสดงผลของกราฟแอมพลิจูด 2 dB ที่ 4.43 MHz	65

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

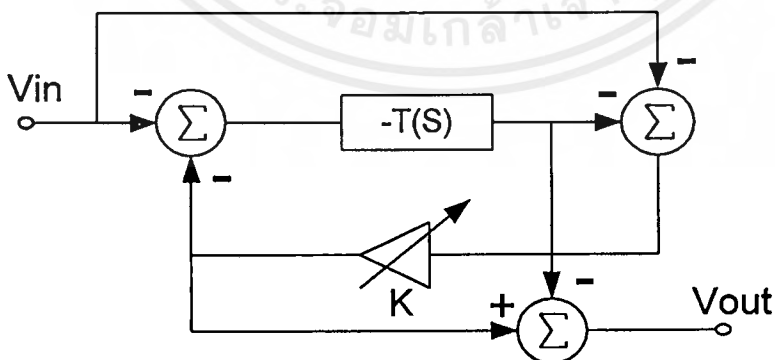
	หน้า
รูปที่ 4.1.6 แสดงผลของกราฟในทางทฤษฎีที่แอมพลิจูด 2 และ 3 dB ที่ 4.43 MHz	66
รูปที่ 4.2.1 แสดงวงจรแอ็คทีฟโครมิแนนซ์อิกควอไลเซอร์	68
รูปที่ 4.2.2 แสดงรูปแบบของวงจร T(s)	69
รูปที่ 4.2.3 แสดงวงจรที่ใช้ในการทดลอง Pspice	69
รูปที่ 4.2.4 แสดงวงจร โครงและผลตอบสนองก่อนการสเกลขนาดและความถี่	70
รูปที่ 4.2.5 แสดงวงจร โครงและผลตอบสนองหลังการสเกลขนาดและความถี่	71
รูปที่ 4.2.6 แสดงวงจร T(s) และผลตอบสนองก่อนการสเกลขนาดและความถี่	72
รูปที่ 4.2.7 แสดงวงจร T(s) และผลตอบสนองหลังการสเกลขนาดและความถี่	73
รูปที่ 4.2.8 แสดงวงจรรวมและผลตอบสนองก่อนการสเกลขนาดและความถี่	74
รูปที่ 4.2.9 แสดงวงจรรวมหลังการสเกลขนาดและความถี่	75
รูปที่ 4.2.10 แสดงผลตอบสนองของวงจรรวมทางแอมพลิจูดเมื่อกำหนดให้ $R_k = 20$	75
รูปที่ 4.2.11 แสดงผลตอบสนองของวงจรรวมทางแอมพลิจูดเมื่อกำหนดให้ $R_k = 50$	76
รูปที่ 4.2.12 แสดงผลตอบสนองของวงจรรวมทางแอมพลิจูดเมื่อกำหนดให้ $R_k = 100$	76
รูปที่ 4.2.13 แสดงผลตอบสนองของวงจรรวมทางแอมพลิจูดเมื่อกำหนดให้ $R_k = 500$	77
รูปที่ 4.2.14 แสดงผลตอบสนองของวงจรรวมทางแอมพลิจูดเมื่อกำหนดให้ $R_k = 1\text{ k}$	77
รูปที่ 5.1 แสดงวงจรที่ทำการออกแบบ	79
รูปที่ 5.2 แสดงสัญญาณทดสอบไซน์กำลังสองพัลส์	80
รูปที่ 5.3 แสดงการป้อนสัญญาณอินพุท โดยผิดเฟสที่ $-1\text{ dB}$	81
รูปที่ 5.4 แสดงเอาต์พุทของการปรับระดับสัญญาณ	81
รูปที่ 5.5 แสดงการป้อนสัญญาณอินพุท โดยผิดเฟสที่ $-2\text{ dB}$	82
รูปที่ 5.6 แสดงเอาต์พุทของการปรับระดับสัญญาณ	82
รูปที่ 5.7 แสดงการป้อนสัญญาณอินพุท โดยผิดเฟสที่ $-3\text{ dB}$	83
รูปที่ 5.8 แสดงเอาต์พุทของการปรับระดับสัญญาณ	83

## บทที่ 1

### บทนำ

ในระบบการรับส่งสัญญาณโทรทัศน์ในย่านวีดีโอ สัญญาณที่ถูกทำการส่งไปตามจุดต่าง ๆ ของวงจรซึ่งสัญญาณที่ส่งไปนั้นจะเกิดปัญหาเกี่ยวกับผลตอบสนองของความถี่ (Frequency Response) ของสัญญาณภาพที่มีความถี่สูง ซึ่งลักษณะของปัญหาที่เกิดขึ้นนี้คือ จะทำให้สัญญาณโทรทัศน์มีอัตราขยายทางขนาดของสัญญาณโครมิแนนซ์ (Chrominance) จะไม่เท่ากับสัญญาณลูมิแนนซ์ (Luminance) หรือที่เราเรียกว่าเป็นความผิดเพี้ยนทางขนาด ดังนั้นที่ปลายของภากรับ จะเกิดผลตอบสนองที่ไม่คงที่ (Non Flat Response) จากปัญหาดังที่ได้กล่าวมานี้ จะทำให้สัญญาณทางภากรับที่รับได้ผิดเพี้ยนไปจากเดิม ดังนั้นจึงต้องทำการออกแบบวงจรที่ใช้ปรับสัญญาณย่านวีดีโอได้เพื่อแก้ไขปัญหาดังที่ได้กล่าวมาข้างต้น

ปัญหานี้พบกันบ่อยครั้งได้นำเสนอทฤษฎีของการออกแบบวงจรโบริวาริเอเบิลอีควอลไลเซอร์ (Equalizer) มาใช้ในการแก้ปัญหาและออกแบบวงจรแอ็คทีฟโครมิแนนซ์อีควอลไลเซอร์ เพื่อที่จะสามารถยกระดับหรือลดระดับของสัญญาณ ที่มีผลตอบสนองทางขนาดที่ความถี่ 4.43 เมกกะเฮิร์ตซ์ของสัญญาณซับแคเรียร์สีได้ ซึ่งสามารถปรับค่าระดับผลตอบสนองทางขนาดความผิดเพี้ยนของสัญญาณสีได้ โดยเราจะทำการออกแบบวงจรให้เป็นแบบวงจรประเภทแอ็คทีฟ ซึ่งมีอิมพีแดนซ์ ตัวต้านทาน , ตัวเก็บประจุ และ ออปแอมป์ ซึ่งจะนำวงจรที่ทำการออกแบบมาใช้แก้ไขความผิดเพี้ยนทางขนาดของสัญญาณโครมิแนนซ์ต่อสัญญาณลูมิแนนซ์ ในระบบการส่งโทรทัศน์สี โดยที่เราจะนำเอาสัญญาณมอดูเลตไฮนส์กำลังสองพัลส์ มาใช้ในการทดสอบเพื่อวัดความผิดเพี้ยนของสัญญาณสี



รูปที่ 1 บล็อกไดอะแกรมของวงจรแอ็คทีฟโครมิแนนซ์อีควอลไลเซอร์

จากรูปบล็อกไดอะแกรมจะมีภาครวมสัญญาณอยู่ 3 ภาค และจะมีภาคที่ใช้ในการปรับอัตรา การขยายสัญญาณ (Element Gain) หรือ  $k$  จะทำหน้าที่ปรับขยายระดับสัญญาณที่ทำการส่งมา จากทางด้านอินพุท และจะมี  $T(s)$  ซึ่งเป็นตัวที่ใช้กำหนดค่าคุณลักษณะเฉพาะของวงจรที่เราทำ การออกแบบ

### 1.1 วัตถุประสงค์

1. เพื่อศึกษาวิธีการออกแบบทางคณิตศาสตร์ และนำมาประยุกต์ใช้ในการออกแบบวงจร อีควอไลเซอร์
2. เพื่อศึกษาแนวทางการแก้ปัญหาคณิตศาสตร์เพื่อยืนยันขนาดของสัญญาณ โครมิแนนซ์ต่อ สัญญาณลุมิแนนซ์
3. เพื่อศึกษาการวัดความผิดเพี้ยนของอัตราขยาย โดยใช้สัญญาณทดสอบมีอดดูละทอไซน์ กำลังสองพัลส์
4. เพื่อศึกษาจำลองการทำงาน (Simulate) ของวงจรด้วยซอฟต์แวร์ โดยใช้โปรแกรม Matlab และ Pspice
5. เพื่อออกแบบวงจรที่ใช้ในการแก้ไขความผิดเพี้ยนของสัญญาณในระบบโทรทัศนีสี่ได้

### 1.2 เนื้อหาของปริยญาณิพนธ์

ปริยญาณิพนธ์ฉบับนี้ ได้นำทฤษฎีของวาริเอเบิลอีควอไลเซอร์ มาใช้ในการออกแบบวง จร เพื่อใช้ในการปรับระดับของสัญญาณให้ยกระดับ หรือ ลดระดับสัญญาณ ความผิดเพี้ยนทาง ขนาดที่ความถี่ 4.43 เมกกะเฮิร์ต ของสัญญาณซิมแคเรียสในสัญญาณโทรทัศนีสี่ ซึ่งเนื้อหาใน แต่ละบทมีรายละเอียดดังนี้

ในบทที่ 2 กล่าวถึงผลตอบสนองของเน็ทเวิร์คฟังก์ชัน ทฤษฎีของสัญญาณทดสอบ ไซน์กำลังสองพัลส์ ในการตรวจสอบข้อบกพร่องของการส่งสัญญาณ โทรทัศนีสี่ การวัดความผิด เพี้ยนของอัตราขยายโดยใช้สัญญาณทดสอบและจะกล่าวถึงทฤษฎีของวาริเอเบิล อีควอไลเซอร์ เพื่อใช้ในการออกแบบ

ในบทที่ 3 เป็นการวิเคราะห์การออกแบบวงจรแอ็คทีฟอีควอไลเซอร์ โดยจะทำการ วิเคราะห์หาค่าจากทรานเฟอร์ฟังก์ชัน และการวิเคราะห์ความผิดเพี้ยนของสัญญาณ

ในบทที่ 4 เป็นการนำวงจรที่ออกแบบ มาจำลองการทำงานด้วยซอฟต์แวร์ โดยใช้ โปรแกรม Matlab และโปรแกรม Pspice ก่อนการทดลองจริงเพื่อตรวจสอบผลการทำงานของวงจร ว่า วงจรที่ได้ออกแบบจะสามารถนำมาใช้งานจริงตามทฤษฎีได้หรือไม่

ในบทที่ 5 เป็นการทดลองจริงโดยการทดสอบการใช้งานโดยการนำสัญญาณทดสอบมีอดคูลทไซน์กำลังสองพัลซ์มาใช้ในการทดสอบ

ในบทที่ 6 ซึ่งเป็นบทสุดท้ายจะสรุปผลการทดลอง และวิจารณ์ถึงข้อดีและข้อเสียของการออกแบบวงจรและการทดลองทั้งหมด เพื่อเป็นแนวทางในการพัฒนาต่อไป

ภาคผนวก เป็นรายละเอียดของข้อมูลอุปกรณ์ที่ใช้ในวงจร สรุปค่าจำเพาะของวงจร RC (RC Characteristic) รูปแบบต่าง ๆ ลายวงจรต่าง ๆ และรูปลักษณะของสัญญาณรวม (Composite signal)

### 1.3 ประโยชน์ที่ได้รับ

1. สามารถนำทฤษฎีของการออกแบบวงจรอิกวอลไซเซอร์มาใช้ในการออกแบบ เพื่อใช้ในการแก้ปัญหาความผิดเพี้ยนของระบบการส่งสัญญาณได้
2. สามารถออกแบบวงจรอิกวอลไซเซอร์ที่สามารถลดระดับหรือลดระดับผลตอบสนองทางขนาดที่ย่านความถี่สูงได้
3. สามารถนำวงจรที่ออกแบบไปใช้ในการแก้ปัญหาที่เกิดขึ้นได้
4. เกิดทักษะในการออกแบบวงจรและแก้ปัญหา ซึ่งสามารถนำไปเป็นแนวทางในการพัฒนาหรือประยุกต์ในงานได้อย่างกว้างขวางและมีประสิทธิภาพ

## บทที่ 2 ทฤษฎีทั่วไป

### 2.1 เน้นทฤษฎีฟังก์ชัน

เทคนิคการสังเคราะห์ ทรานเฟอร์ฟังก์ชัน โดยใช้อุปกรณ์ แอ็คทีฟ RC มี 2 วิธี คือ (1) วิธี Cascade ซึ่ง ทรานเฟอร์ฟังก์ชัน จะแยกตัวประกอบให้อยู่ในรูปผลคูณของลำดับที่ 1 หรือ ลำดับที่ 2 โดยแต่ละเทอมสามารถนำมาสร้างวงจรโดยใช้วงจร แอ็คทีฟ RC ได้โดยเดี่ยว ๆ และ นำเอาวงจรที่สร้างได้จากแต่ละทรานเฟอร์ฟังก์ชัน มาต่อ Cascade กันก็จะได้ ทรานเฟอร์ฟังก์ชัน ทั้งหมด และ (2) วิธี Direct Method จาก ทรานเฟอร์ฟังก์ชัน ที่ต้องการสามารถนำมาสร้างวงจร เพียงวงจรเดียวได้

#### 2.1.1 วิธีการสร้างแบบ Cascade อันดับ 1

พิจารณาทรานเฟอร์ฟังก์ชันทั่ว ๆ ไป ที่แยกตัวประกอบอยู่ในรูป

$$H(S) = K \frac{(S - Z_1)(S - Z_2)(S - Z_3)\dots(S - Z_n)}{(S - P_1)(S - P_2)(S - P_3)\dots(S - P_m)} \quad (2.1.1)$$

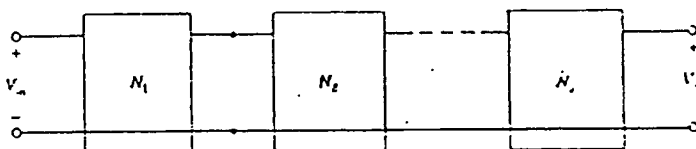
จากสมการ (2.1.1) สามารถจัดสมการใหม่ได้ดังนี้

$$H(S) = \left[ \frac{S - Z_1}{S - P_1} \right] \left[ \frac{S - Z_2}{S - P_2} \right] \left[ \frac{S - Z_3}{S - P_3} \right] \dots \left[ \frac{S - Z_n}{S - P_m} \right] \quad (2.1.2)$$

จากสมการ (2.1.2) สามารถเขียนใหม่ให้อยู่ในรูป ทรานเฟอร์ฟังก์ชันย่อย ๆ ได้ดังนี้

$$H(S) = H_1(S)H_2(S)H_3(S)\dots H_q(S) = \prod_{i=1}^q H_i(S) \quad (2.1.3)$$

สามารถพิจารณาได้ดังรูปที่ 2.1.1



รูปที่ 2.1.1 แสดงการ Cascade กันของทรานเฟอร์ฟังก์ชัน

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับโครงการแข่งขันเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

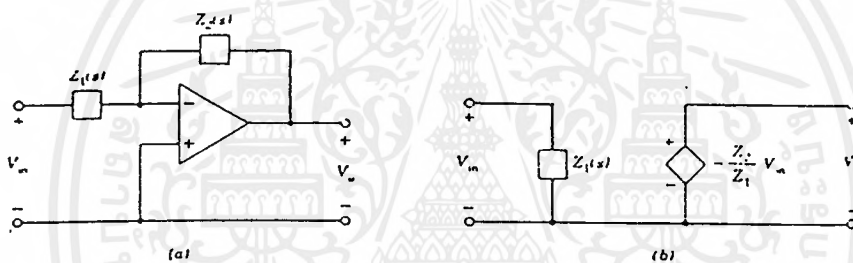
จากสมการที่ (2.1.2) และ (2.1.3) จะพบว่าแต่ละทรานเฟอร์ฟังก์ชันย่อย จะมีเลขยกกำลังสูงสุดเท่ากับ 1 จึงสามารถนำหลักการพื้นฐานเกี่ยวกับ อินเวอร์สดีนิง แอมพลิไฟเออร์ และ นอนอินเวอร์สดีนิง แอมพลิไฟเออร์ มาใช้งาน

เมื่อกำหนดให้

$$H(S) = K \frac{S + a}{S + b} \quad (2.1.4)$$

### 1. อินเวอร์สดีนิง แอมพลิไฟเออร์ (Inverting Amplifier)

เมื่อ a และ b เป็นค่าจำนวนจริง ซึ่งสามารถใช้โครงสร้างของ อินเวอร์สดีนิงแอมพลิไฟเออร์ ได้ดังรูปที่ 2.1.2(a) และวงจรภายในแสดงในรูป 2.1.2(b)



รูปที่ 2.1.2 แสดงวงจร อินเวอร์สดีนิงแอมพลิไฟเออร์

จะได้ โวลต์เทจทรานสเฟอร์ฟังก์ชันดังนี้

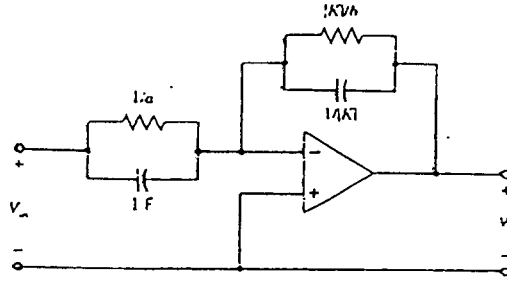
$$H(S) = \frac{V_o(S)}{V_{in}(S)} = -\frac{Z_2(S)}{Z_1(S)} \quad (2.1.5)$$

แบบที่ 1

$$-\frac{Z_2(S)}{Z_1(S)} = -K \frac{S + a}{S + b} \quad (2.1.6)$$

จะได้  $Z_1(S) = \frac{1}{S + a}$  ,  $Z_2(S) = \frac{K}{S + b}$

ซึ่งสามารถเขียนเป็นวงจรอินเวอร์สดีนิงแอมพลิไฟเออร์ ที่สมบูรณ์ได้ดังรูปที่ 2.1.3



รูปที่ 2.1.3 แสดงวงจร อินเวอร์ตติ้งแอมพลิไฟเออร์ที่สมบูรณ์

หรือสามารถสร้างได้อีกแบบหนึ่ง คือ

แบบที่ 2

จากสมการที่ (2.1.6) ให้เอา  $S$  หารทั้งเศษและส่วน

$$H(S) = -\frac{K1(S+a)/S}{K2(S+b)/S} = -\frac{Z2(S)}{Z1(S)} \quad (2.1.7)$$

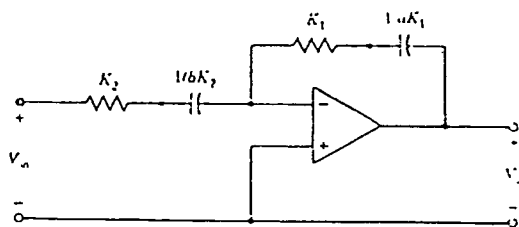
เมื่อ

$$|K| = \frac{K1}{K2}$$

เมื่อเราใช้โครงสร้างแบบ อินเวอร์ตติ้งแอมพลิไฟเออร์ จะได้

$$Z1(S) = K2 \frac{S+b}{S}, \quad Z2(S) = K1 \frac{S+a}{S}$$

ซึ่งสามารถนำมาเขียนเป็นวงจร อินเวอร์ตติ้งแอมพลิไฟเออร์ที่สมบูรณ์ได้ดังรูปที่ 2.1.4

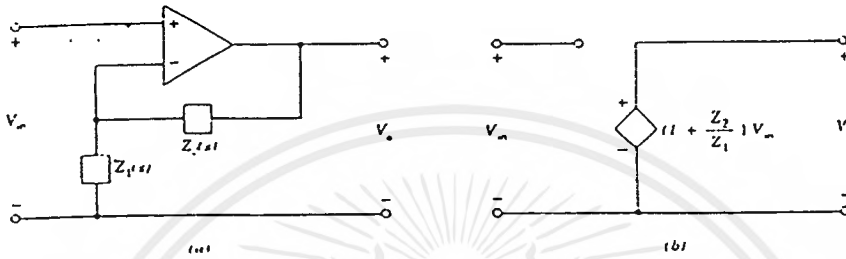


รูปที่ 2.1.4 แสดงรูปวงจรมินเวอร์ตติ้งแอมพลิไฟเออร์ ที่สมบูรณ์แบบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. นอนอินเวอร์สคิง แอมพลิไฟเออร์ (Noninverting Amplifier)

นอกจากนี้สามารถใช้รูปแบบ นอนอินเวอร์สคิงแอมพลิไฟเออร์ มาใช้สร้างวงจรได้โดยใช้โครงสร้างของ นอนอินเวอร์สคิงแอมพลิไฟเออร์ได้ดังรูปที่ 2.1.5(a) และวงจรภายในดังแสดงในรูปที่ 2.1.5(b)



รูปที่ 2.1.5 แสดงวงจรนอนอินเวอร์สคิงแอมพลิไฟเออร์

จะได้โวลต์เกน ทรานเฟอร์ฟังก์ชันดังนี้

$$H(S) = \frac{V_o(S)}{V_{in}(S)} = 1 + \frac{Z_2(S)}{Z_1(S)} \quad (2.1.8)$$

จากสมการที่ (2.1.4)

$$\frac{Z_2(S)}{Z_1(S)} = K \frac{S+a}{S+b} - 1 = \frac{K(S+a) - (S+b)}{S+b} = \frac{(K-1)S + (Ka-b)}{S+b} \quad (2.1.9)$$

แบบที่ 1 กำหนดให้  $K=1$  จะได้

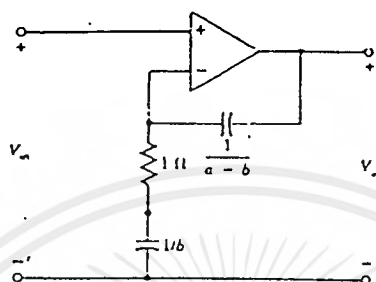
$$\frac{Z_2(S)}{Z_1(S)} = \frac{a-b}{S+b} \quad (2.1.10)$$

เมื่อหารทั้งเศษและส่วนด้วย  $S$  จะได้

$$\frac{Z_2(S)}{Z_1(S)} = \frac{(a-b)/S}{(S+b)/S} \quad (2.1.11)$$

จะได้  $Z1(S) = \frac{S+b}{S}$  ,  $Z2(S) = \frac{a-b}{S}$

สามารถนำมาเขียนวงจรนอนอินเวอร์ตติ้ง แอมพลิไฟเออร์ ที่สมบูรณ์ได้ดังรูปที่ 2.1.6 โดยที่  $a > b \geq 0$



รูปที่ 2.1.6 แสดงวงจร นอนอินเวอร์ตติ้ง แอมพลิไฟเออร์ ที่สมบูรณ์แบบที่ 1

แบบที่ 2 กำหนดให้  $Ka = b$  จะได้

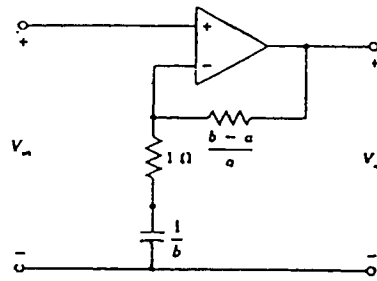
$$\frac{Z2(S)}{Z1(S)} = \frac{(b-a)/a}{S+b} \quad (2.1.12)$$

เมื่อหารทั้งเศษและส่วนด้วย  $S$  จะได้

$$\frac{Z2(S)}{Z1(S)} = \frac{(b-a)/a}{(S+b)/S} \quad (2.1.13)$$

จะได้  $Z1(S) = \frac{S+b}{S}$  ,  $Z2(S) = \frac{b-a}{a}$

สามารถนำมาเขียนวงจร นอนอินเวอร์ตติ้งแอมพลิไฟเออร์ ที่สมบูรณ์ได้ดังรูปที่ 2.1.7 โดยที่  $b \geq a > 0$



รูปที่ 2.1.7 แสดงวงจร นอนอินเวอร์ตติ้งแอมพลิไฟเออร์ ที่สมบูรณ์แบบที่ 2

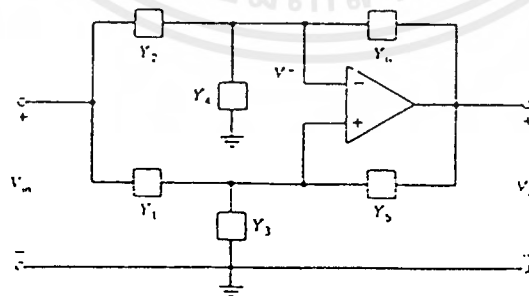
จากที่กล่าวมาแล้วว่าสามารถจัดรูป ทรานเฟอร์ฟังก์ชัน ได้หลายวิธี แต่วิธีที่เราเลือกใช้ คือ วิธีที่คำนวณออกมาแล้วอุปกรณ์ที่ได้ มีเพียงค่า R กับ C เท่านั้นที่เราต้องการ คือ เราไม่ปรารถนาให้มีค่า L อยู่ในวงจรของเรา

### 2.1.2 วิธีทางตรง (Direct Method)

จากทรานสเฟอร์ฟังก์ชัน ที่ต้องการสามารถสร้างวงจรโดย RC วันพอร์ทและ ออปแอมป์ โดยที่ RC วันพอร์ท กำหนดเป็น แอดมิตแดนซ์ ซึ่งแบ่งเป็น 2 วิธี คือ ชิงเกิ้ลแอมพลิไฟเออร์ และ ทูแอมพลิไฟเออร์

#### 1. ชิงเกิ้ลแอมพลิไฟเออร์ (Single Amplifier)

พิจารณารูปที่ 2.1.8 ประกอบด้วย ออปแอมป์ 1 ตัว และ RC วันพอร์ท แอดมิตแดนซ์ 6 ตัว



รูปที่ 2.1.8 แสดงวงจร ชิงเกิ้ลแอมพลิไฟเออร์ แบบวันพอร์ท

เขียนสมการที่ โหนด (node) อินพุตของ ออปแอมป์ ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Y_2(V-V_{in}) + Y_4V + Y_6(V-V_o) = 0 \quad (2.1.14)$$

$$Y_1(V-V_{in}) + Y_3V + Y_5(V-V_o) = 0 \quad (2.1.15)$$

กำจัด  $V$  ออกจะได้ โวลเตจ ทรานสเฟอร์ฟังก์ชัน

$$H(S) = \frac{V_o(S)}{V_{in}(S)} = \frac{Y_1(Y_2 + Y_4 + Y_6) - Y_2(Y_1 + Y_3 + Y_5)}{Y_6(Y_1 + Y_3 + Y_5) - Y_5(Y_2 + Y_4 + Y_6)} \quad (2.1.16)$$

จะได้  $Y_1 + Y_3 + Y_5 = Y_2 + Y_4 + Y_6$  (2.1.17)

$$H(S) = \frac{V_o(S)}{V_{in}(S)} = \frac{Y_1 - Y_2}{Y_6 - Y_5} = \frac{Y_2 - Y_1}{Y_5 - Y_6} \quad (2.1.18)$$

จากสมการ (2.1.18) เขียนในรูป polynomials

$$H(S) = \frac{P(S)}{Q(S)} \quad (2.1.19)$$

จากสมการ (2.1.19) นำค่า  $D(s)$  หารทั้งเศษและส่วน

$$H(S) = \frac{P(S)/D(S)}{Q(S)/D(S)} \quad (2.1.20)$$

เมื่อ  $D(s)$  มีรากเป็นค่าจำนวนจริงเป็นค่าลบ เทียบสัมประสิทธิ์ สมการที่ (2.1.18) และ (2.1.20) จะได้

$$\frac{P(S)}{D(S)} = Y_1 - Y_2 \quad (2.1.21)$$

$$\frac{Q(S)}{D(S)} = Y_6 - Y_5 \quad (2.1.22)$$

หรือ

$$\frac{P(S)}{D(S)} = Y_2 - Y_1 \quad (2.1.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{Q(S)}{D(S)} = Y5 - Y6 \quad (2.1.24)$$

จากคุณสมบัติของ RC วันพอร์ท แอตมิตแดนซ์

$$Ki = (S + \delta_i) \frac{P(S)}{SD(S)} \Big|_{s=-\delta_i} \quad (2.1.25)$$

หรือ

$$Ki = (S + \delta_i) \frac{Q(S)}{SD(S)} \Big|_{s=-\delta_i} \quad (2.1.26)$$

จะได้

$$\frac{P(S)}{D(S)} = \sum_i \frac{KiS}{S + \delta_i} - \sum_i \frac{KjS}{S + \delta_i} + K_\infty S \quad (2.1.27)$$

$$\frac{Q(S)}{D(S)} = \sum_u \frac{KuS}{S + \delta_u} - \sum_v \frac{KvS}{S + \delta_v} + K_\infty S \quad (2.1.28)$$

เมื่อ  $Ki, Kj, Ku$  และ  $Kv$  เป็นจำนวนจริงบวก ส่วน  $K_\infty$  และ  $K_\infty^-$  เป็นจำนวนจริง เทียบสัมประสิทธิ์สมการที่ (2.1.21), (2.1.22) หรือ (2.1.23), (2.1.24) และ (2.1.25), (2.1.26) จะได้

$$Y1(S) = K_\infty S + \sum_i \frac{KiS}{S + \delta_i}, \quad Y2(S) = \sum_i \frac{KiS}{S + \delta_i} \quad (2.1.29)$$

$$Y5(S) = \sum_v \frac{KvS}{S + \delta_v}, \quad Y6(S) = K_\infty + \sum_u \frac{KuS}{S + \delta_u} \quad (2.1.30)$$

หรือ

$$Y1(S) = \sum_j \frac{KjS}{S + \delta_j}, \quad Y2(S) = K_\infty + \sum_i \frac{KiS}{S + \delta_i} \quad (2.1.31)$$

$$Y5(S) = K_\infty S + \sum_u \frac{KuS}{S + \delta_u}, \quad Y6(S) = \sum_v \frac{KvS}{S + \delta_v} \quad (2.1.32)$$

$Y3$  และ  $Y4$  กำหนดโดย

$$Y3 - Y4 = (Y6 - Y5) - (Y1 - Y2) = \frac{Q(S) - P(S)}{D(S)} \quad (2.1.33)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{หรือ} \quad Y_4 - Y_3 = (Y_5 - Y_6) - (Y_2 - Y_1) = \frac{Q(S) - P(S)}{D(S)} \quad (2.1.34)$$

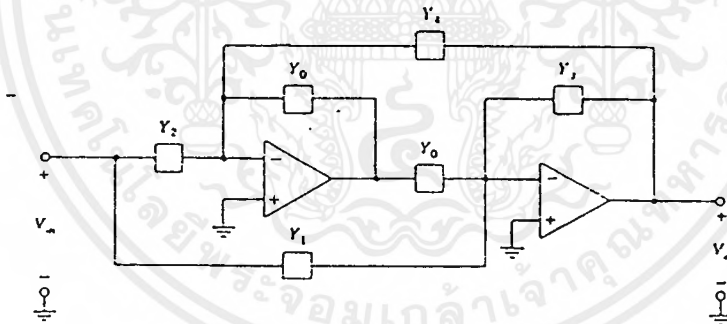
$$\frac{Q(S) - P(S)}{D(S)} = \sum_m \frac{K_m S}{S + \delta_m} - \sum_q \frac{K_q S}{S + \delta_q} + K_\infty S = \pm(Y_3 - Y_4) \quad (2.1.35)$$

$$\text{จะได้} \quad Y_3(S) = K_\infty S + \sum_m \frac{K_m S}{S + \delta_m}, \quad Y_4(S) = \sum_q \frac{K_q S}{S + \delta_q} \quad (2.1.36)$$

$$\text{หรือ} \quad Y_3(S) = \sum_q \frac{K_q S}{S + \delta_q}, \quad Y_4(S) = K_\infty S + \sum_m \frac{K_m S}{S + \delta_m} \quad (2.1.37)$$

## 2. ทูแอมพลิไฟเออร์ (Two Amplifier)

พิจารณาจากรูปที่ 2.1.9 ประกอบด้วย ออปแอมป์ 2 ตัวและ RC วันพอร์ท 4 ตัว



รูปที่ 2.1.9 แสดงวงจร ทูแอมพลิไฟเออร์

จะได้โวลต์เตจทรานเฟอร์ฟังก์ชัน

$$H(S) = \frac{V_o(S)}{V_{in}(S)} = \frac{Y_2 - Y_1}{Y_3 - Y_4} = \frac{Y_1 - Y_2}{Y_4 - Y_3} \quad (2.1.38)$$

พิจารณาเทียบกับสมการที่ (2.1.18)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การสเกล (Scaling)

จากที่ได้กล่าวมาจะพบว่าอุปกรณ์แต่ละตัวที่คำนวณได้นั้นยากต่อการหาอุปกรณ์จริงมาประกอบเป็นวงจรใช้งานจริงได้ ดังนั้นเพื่อให้สามารถนำวงจรที่ได้ออกแบบไว้แล้วมาใช้งานได้จริง จึงต้องหาวิธีนำอุปกรณ์ที่มีอยู่ในท้องตลาดมาประยุกต์ใช้โดยที่คุณลักษณะต่างๆ ของวงจรยังไม่เปลี่ยนแปลงซึ่งวิธีการดังกล่าวนี้เราเรียกว่า การ Scaling ซึ่งมีอยู่ 2 วิธีคือ

1. การสเกลทางความถี่ (Frequency Scaling) มีผลต่อการเปลี่ยนค่าของอุปกรณ์ C และ L เท่านั้นเนื่องจากอิมพีแดนซ์มีค่าแปรตามความถี่ และเพื่อที่จะให้อิมพีแดนซ์คงที่การเปลี่ยนแปลงความถี่จะต้องถูกชดเชยด้วยค่าที่สอดคล้องกันดังนี้

$$|Z_C| = \frac{1}{\omega C} = \frac{1}{k_f \omega \left(\frac{1}{k_f}\right) C} = \frac{1}{k_f \omega C_{new}}$$

$$|Z_L| = \omega L = k_f \omega \left(\frac{1}{k_f}\right) L = k_f \omega L_{new}$$

เมื่อ  $k_f$  เป็นตัวแปรสเกลความถี่

2. การสเกลทางขนาด (Magnitude Scaling) การเปลี่ยนแปลงค่าอิมพีแดนซ์ของอุปกรณ์ทุกตัวด้วยตัวประกอบ  $K_m$  โดยที่อิมพีแดนซ์ของทุกตัวมีค่าดังนี้

$$z_R = R$$

$$|Z_C| = \frac{1}{\omega C}$$

$$|Z_L| = \omega L$$

เมื่อสเกลทางขนาดจะได้

$$k_m Z_R = k_m R$$

$$k_m |Z_C| = \frac{1}{\omega C k_m}$$

$$k_m |Z_L| = k_m \omega L$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปการสเกลได้ดังนี้

$$C_{new} = \frac{1}{k_m k_f} C_{old}$$

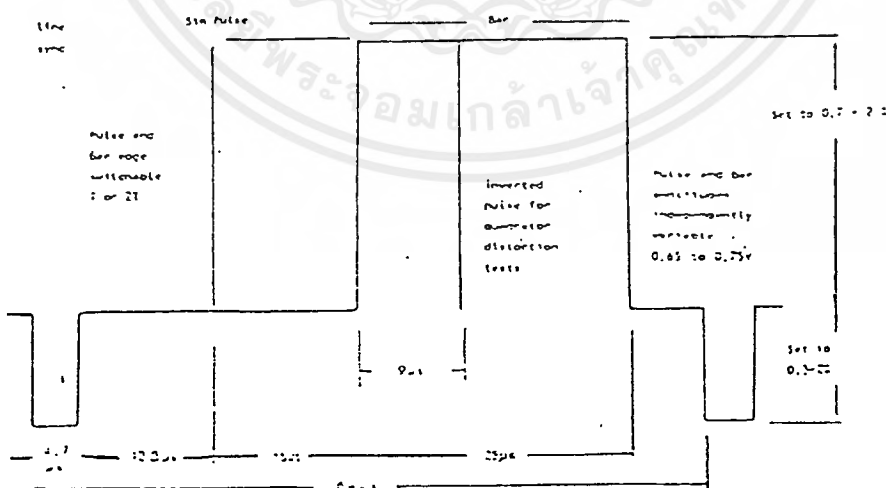
$$L_{new} = \frac{k_m}{k_f} L_{old}$$

$$R_{new} = k_m R_{old}$$

## 2.2 ทฤษฎีไซน์กำลังสองพัลซ์

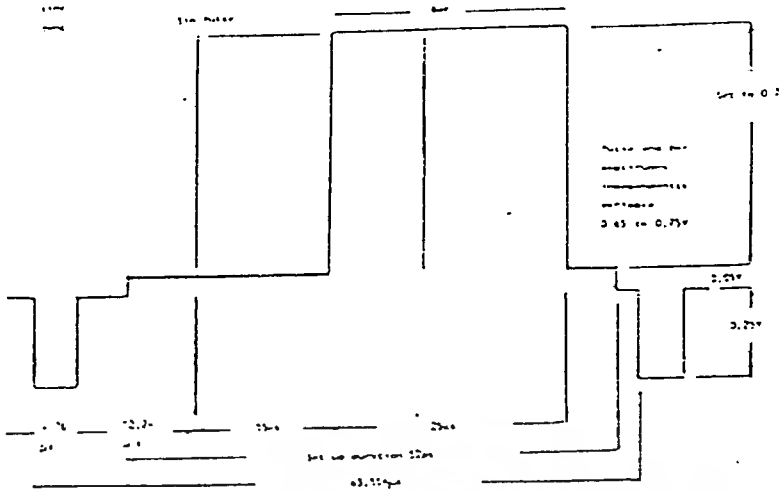
ไซน์กำลังสองพัลซ์เป็นที่นิยมในการใช้ตรวจสอบข้อบกพร่อง ซึ่งอาจจะเกิดขึ้นในระบบ โทรทัศน์ พัลซ์ดังกล่าวนี้อาจเป็นแบบ T และ 2T สำหรับตรวจสอบโทรทัศน์ขาว-ดำ และแบบ มือคดเลข 20 T ไซน์กำลังสองใช้ในการตรวจสอบโทรทัศน์สี วิธีการตรวจสอบระบบใด ๆ ทำได้ โดยการป้อนไซน์กำลังสองให้กับระบบนั้น แล้วสังเกตการตอบสนองต่าง ๆ ของระบบดังกล่าวคือ การตอบสนองของขนาด (Amplitude Response) การตอบสนองของเฟส (Phase Response)

รูปคลื่นลักษณะของคลื่นไซน์กำลังสอง ช่วงกว้างของพัลซ์ที่ใช้มีการกำหนดขนาดของพัลซ์ ในช่วงตรงกลาง เช่น ขนาดความกว้างของพัลซ์ช่วงตรงกลาง HAD (Half Amplitude Duration) เมื่อกำหนดให้ HAD เป็นสัญญาณไซน์กำลังสองของ T ช่วงความถี่ของพัลซ์นี้คือ  $f = 1/T$

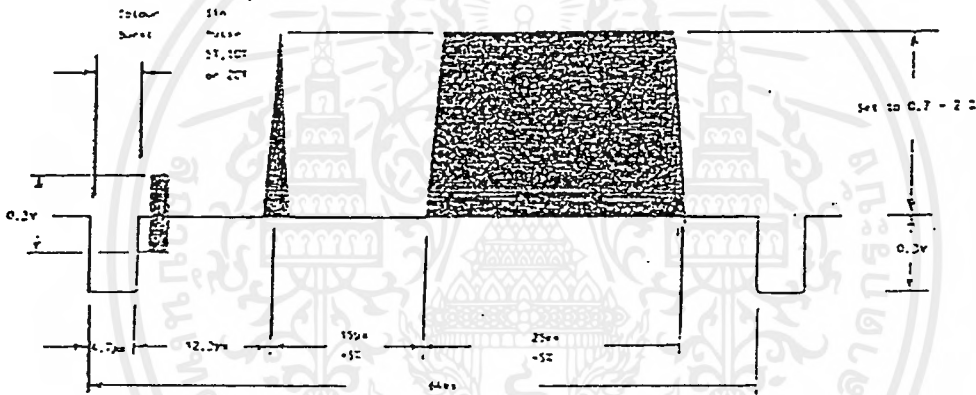


รูปที่ 2.2.1 ลักษณะของสัญญาณไซน์กำลังสองพัลซ์และบาร์ในระบบ 625 เส้น

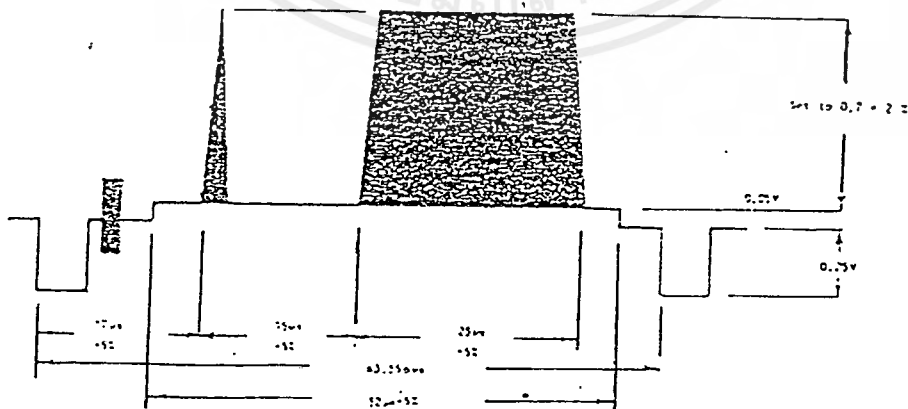
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2.2 ลักษณะของสัญญาณไลน์กำลังสองพัลส์และบาร์ในระบบ 525 เส้น



รูปที่ 2.2.3 ลักษณะของสัญญาณไลน์กำลังสองพัลส์และบาร์ในระบบ 625 เส้น



รูปที่ 2.2.4 ลักษณะของสัญญาณไลน์กำลังสองพัลส์และบาร์ในระบบ 525 เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

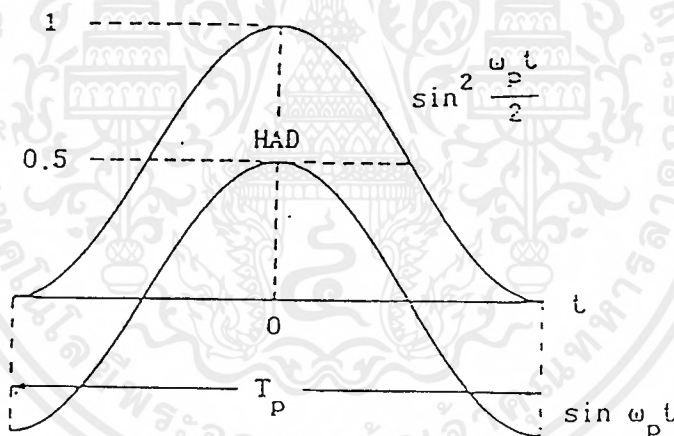
ถ้าสัญญาณไซน์กำลังสองพัลส์มี HAD เท่ากับ T เราเรียกพัลส์ดังกล่าวว่า T พัลส์ ถ้าพัลส์นั้นมีความกว้างเป็น 2 เท่า เราเรียกว่า 2T พัลส์ ถ้ากว้างเป็นครึ่งหนึ่งก็เรียกว่า 1/2 T พัลส์ โดยที่สำหรับระบบ NTSC

$$2T \text{ Pulse มี HAD} = 0.25 \text{ uS}$$

$$T \text{ Pulse มี HAD} = 0.125 \text{ uS}$$

$$1/2 T \text{ Pulse มี HAD} = 0.063 \text{ uS}$$

การใช้ไซน์กำลังสองพัลส์จำเป็นต้องเข้าใจถึงคุณลักษณะพิเศษของความถี่ใกล้จุดคัท - ออฟ และพัลส์รูปสี่เหลี่ยม (Bar) ซึ่งเป็นดังกำหนดย่านความถี่ช่วงต่ำและตรงกลาง ในทางปฏิบัติจะใช้ 2T พัลส์ , T พัลส์ และ 1/2 T พัลส์ เมื่อต้องการตรวจสอบอุปกรณ์โทรทัศน์ขนาดความถี่ 4 MHz เช่นเครื่องบันทึกภาพ (VTR) , อุปกรณ์โทรทัศน์ขนาด 8 MHz และอุปกรณ์โทรทัศน์ที่มีความถี่สูงกว่าตามลำดับ ส่วนสัญญาณสี่เหลี่ยม (Bar) ได้ออกแบบเพื่อให้ตรวจดูได้ โดยใช้มอนิเตอร์ เมื่อความถี่ช่วงตรงกลางมีการขยายไม่ดียังจะเกิดภาพมัวหรือเป็นริ้วๆ ดังนั้นสัญญาณสี่เหลี่ยม (Bar) จึงมีประโยชน์มากในการกำหนดคุณลักษณะพิเศษของย่านความถี่ช่วงตรงกลาง



รูปที่ 2.2.5 แสดงลักษณะของ ไซน์กำลังสองพัลส์

สมการของ ไซน์กำลังสองพัลส์ ดังแสดงในรูปที่ 2.2.5 เขียนได้คือ

$$f(t) = \begin{cases} \sin^2 \frac{\omega_p t}{2} \\ \frac{1}{2} [1 - \cos \omega_p t] \end{cases} \quad (2.2.1)$$

โดยที่ 
$$\omega_p = 2\pi f_p = 2\pi \frac{1}{T_p}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $T_p$  เป็นช่วงเวลาความกว้างของพัลส์

ส่วนสำคัญสำหรับสัญญาณทดสอบไซน์กำลังสองพัลส์คือ ช่วงเวลาที่ครึ่งหนึ่งของแอมพลิจูด ( $T$ ) จะมีค่าเท่ากับ  $1/2$  ของช่วงเวลาของพัลส์ ( $T_p$ ) ดังนั้น

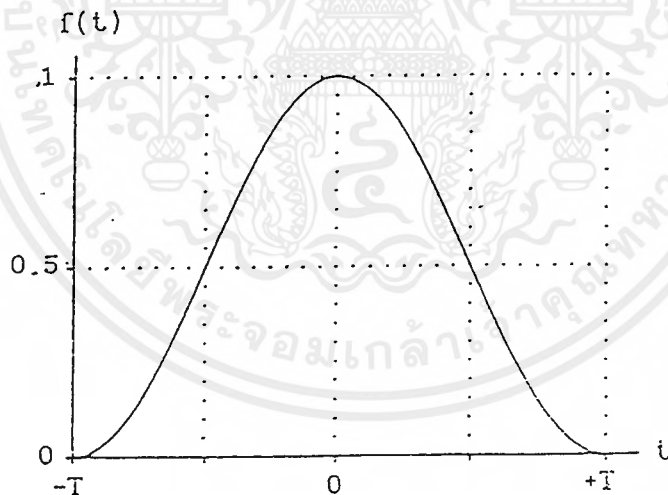
$$wp = \frac{2p}{T_p} = \frac{2p}{2T} = \frac{p}{T} \tag{2.2.2}$$

โดยที่  $f_p = \frac{1}{2T}$

ตัวอย่างเช่นในระบบ NTSC สำหรับ  $T$  พัลส์จะมีค่า  $0.125 \mu\text{s}$  โดยมีสเปกตรัมความกว้าง  $8 \text{ MHz}$  และ  $2T$  พัลส์จะมีค่า  $0.25 \mu\text{s}$  ซึ่งจะมีสเปกตรัมความกว้าง  $4 \text{ MHz}$  ส่วนในระบบ PAL  $2T$  พัลส์จะมีค่า  $0.2 \mu\text{s}$  ซึ่งควมย่านความถี่สเปกตรัม  $5 \text{ MHz}$  แทนค่า  $\omega_p$  จากสมการ (2.2.2) ลงในสมการ (2.2.1) จะได้

$$f(t) = \begin{cases} \sin^2 \frac{pt}{2T} \\ \frac{1}{2} [1 - \cos \frac{pt}{T}] \end{cases} \quad |t| \leq T \tag{2.2.3}$$

จากสมการ (3) สามารถเขียนเป็นสมการไซน์กำลังสองพัลส์ได้ดังรูป



รูปที่ 2.2.6 แสดงไซน์กำลังสองแบบ  $T$  พัลส์

ฟังก์ชันของไซน์กำลังสองพัลส์แบบ  $T$  ,  $2T$  , มีอดดูเลข  $12.5T$  และมีอดดูเลข  $20T$  หาได้ดังตารางที่ 2.2.1

ตารางที่ 2.2.1 ฟังก์ชันของไซน์กำลังสองพัลส์แบบ  $T$  ,  $2T$  , มีอดดูเลข  $12.5T$  และมีอดดูเลข  $20T$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไซน์กำลังสองพัลส์	คอมโพสิตไซน์กำลังสองพัลส์
<p><u>แบบ T</u></p> $f_1(t) = \begin{cases} \sin^2 \frac{\pi t}{2T} & -T < t < T \\ 0 &  t  > T \end{cases}$	<p><u>แบบ 12.5T</u></p> $f_{12}(t) = f_1(t) + f_2(t)$ $f_1(t) = \begin{cases} \frac{1}{2} \sin^2 \frac{\pi t}{25T} & -12.5T < t < 12.5T \\ 0 &  t  > 12.5T \end{cases}$ $f_2(t) = f_1(t) \cos \omega_c t$
<p><u>แบบ 2T</u></p> $f_1(t) = \begin{cases} \sin^2 \frac{\pi t}{4T} & -2T < t < 2T \\ 0 &  t  > 2T \end{cases}$	<p><u>แบบ 20T</u></p> $f_{12}(t) = f_1(t) + f_2(t)$ $f_1(t) = \begin{cases} \frac{1}{2} \sin^2 \frac{\pi t}{40T} & -20T < t < 20T \\ 0 &  t  > 20T \end{cases}$ $f_2(t) = f_1(t) \cos \omega_c t$

สัญญาณไซน์กำลังสองพัลส์ที่มีสมการคือ

$$A_T(t) = \begin{cases} A \sin^2 \frac{\pi t}{2T} & |t| \leq T \\ 0 & |t| \geq T \end{cases} \quad (2.2.4)$$

โดยที่ A เป็นแอมพลิจูดของพัลส์

T เป็นช่วงเวลาฮาร์มอนิกของแบบ T พัลส์

ฟูเรียร์ทรานส์ฟอร์ม

$$A_T(w) = \int_{-\infty}^{\infty} A_T(t) e^{-j\omega t} dt$$

ไซน์กำลังสองพัลส์ เป็นจำนวนคู่ ดังนั้น

$$A_T(w) = 2 \int_0^{\infty} A_T(t) \cos \omega t dt \quad (2.2.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าสมการ (2.2.4) ลงในสมการ (2.2.5) จะได้

$$A_T(\omega) = 2 \int_0^T A \sin \frac{2\pi t}{2T} \cos \omega t dt$$

ซึ่งจะได้ฟรีแคว้นซิสเปคตรัมของแบบ T พัลส์ ดังนี้

$$A_T(f) = AT \frac{\sin 2\pi fT}{2\pi fT} \left( \frac{1}{1 - (2fT)^2} \right) \quad (2.2.6)$$

ในทำนองเดียวกันฟรีแคว้นซิสเปคตรัมของพัลส์แบบ 2T คือ

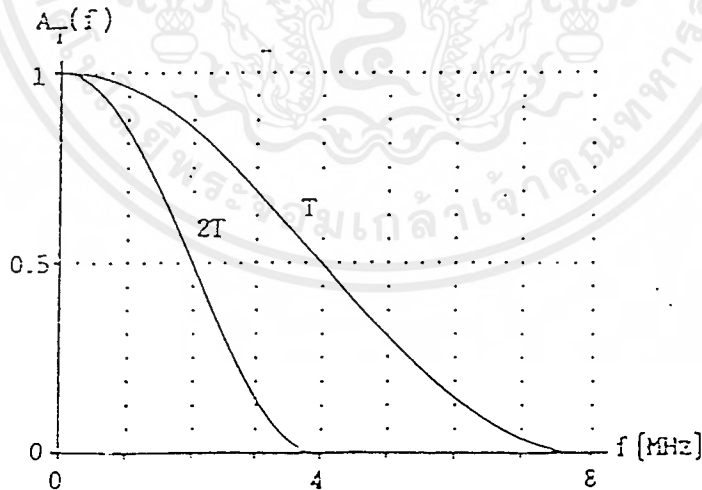
$$A_{2T}(f) = A2T \frac{\sin 4\pi fT}{4\pi fT} \left( \frac{1}{1 - (4fT)^2} \right) \quad (2.2.7)$$

ฟรีแคว้นซิสเปคตรัมตามอุดมคติของแบบ T พัลส์ และ 2T พัลส์ กำหนดได้ดังนี้

$$A_T(f) = \left( \frac{1}{1 - (2fT)^2} \right) \frac{\sin 2\pi fT}{2\pi fT} \quad (2.2.8)$$

$$A_{2T}(f) = \left( \frac{1}{1 - (4fT)^2} \right) \frac{\sin 4\pi fT}{4\pi fT} \quad (2.2.9)$$

เอ็นวิโลปของฟรีแคว้นซิสเปคตรัมของแบบ T พัลส์ และ 2T พัลส์ แสดงดังรูปที่ 7



รูปที่ 2.2.7 แสดงฟรีแคว้นซิสเปคตรัมตามอุดมคติของ T พัลส์ และ 2T พัลส์

ฟรีแคว้นซิสเปคตรัมของมอดูเลต 20T พัลส์ และ 12.5T พัลส์ ดังจะได้กล่าวต่อไปนี้มีมอดูเลตไซน์กำลังสองพัลส์กำลังสองพัลส์ประกอบด้วย สัญญาณในย่านความถี่ต่ำ (สัญญาณที่ยังไม่ได้มอด) และสัญญาณในย่านความถี่สูง (สัญญาณที่มีมอดแล้ว)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณในย่านความถี่ต่ำมีสมการคือ

$$V_1(t) = \frac{A}{2} \sin^2 \frac{\pi t}{40T}$$

มีสเปกตรัมดังนี้

$$V_1(\omega) = \frac{A}{2} \frac{20T}{1 - \left(\frac{20\omega T}{p}\right)^2} \frac{\sin 20\omega T}{20\omega T}$$

$$V_1(f) = \frac{A}{2} \frac{20T}{1 - (40Tf)^2} \frac{\sin 40pfT}{40pfT} \quad (2.2.10)$$

สัญญาณมอดูเลตเลขไซน์กำลังสองพัลซ์แบบ 20T มีสมการคือ

$$V_c(t) = \begin{cases} \frac{A}{2} \sin^2 \frac{4\pi t}{40T} \cos \omega_c t & |t| \leq 20T \\ 0 & |t| > 20T \end{cases}$$

มีสเปกตรัมดังนี้

$$V_c(\omega) = \frac{A}{2} \int_0^{20T} \left( \left( 1 - \cos \frac{pt}{20T} \right) \cos \omega_c t \right) \cos \omega t dt$$

$$V_c(\omega) = \frac{A}{2} \left( \frac{20T}{1 - \left(\frac{20T(\omega - \omega_c)}{p}\right)^2} \frac{\sin(\omega - \omega_c)20T}{(\omega - \omega_c)20T} + \frac{20T}{1 - \left(\frac{20T(\omega + \omega_c)}{p}\right)^2} \frac{\sin(\omega + \omega_c)20T}{(\omega + \omega_c)20T} \right)$$

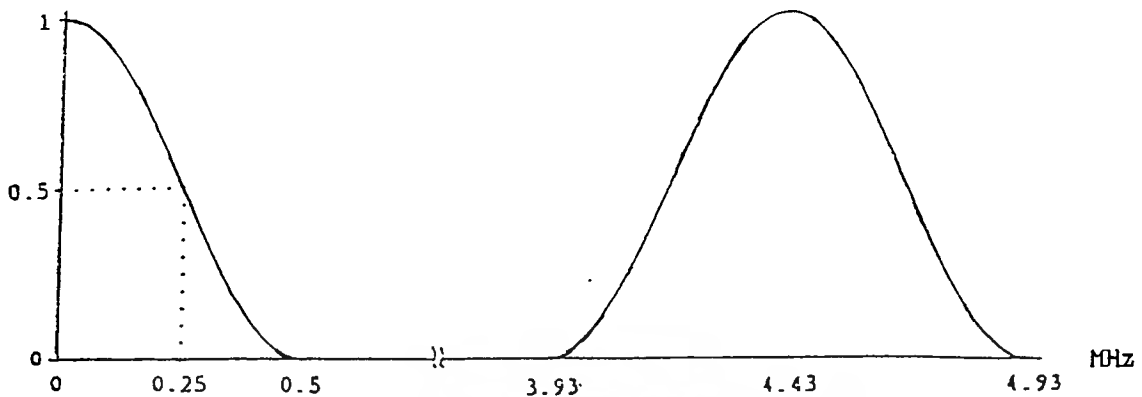
สมการของฟรีควีนซีสเปกตรัมอาจเขียนได้ใหม่ดังนี้

$$V_c(f)_{20T} = \frac{A}{2} \left( \frac{20T}{1 - (40T(f - f_c))^2} \frac{\sin(f - f_c)40pfT}{(f - f_c)40pfT} + \frac{20T}{1 - (40T(f + f_c))^2} \frac{\sin(f + f_c)40pfT}{(f + f_c)40pfT} \right) \quad (2.2.11)$$

ในทำนองเดียวกันฟรีควีนซีสเปกตรัมของมอดูเลตแบบ 12.5T จะได้คือ

$$V_c(f)_{12.5T} = \frac{A}{2} \left( \frac{12.5T}{1 - (25T(f - f_c))^2} \frac{\sin(f - f_c)25pfT}{(f - f_c)25pfT} + \frac{12.5T}{1 - (25T(f + f_c))^2} \frac{\sin(f + f_c)25pfT}{(f + f_c)25pfT} \right) \quad (2.2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2.8 แสดงฟรีแคว้นซีสเปคตรัมของมอดดูเลข 20T ไซน์กำลังสองพัลซ์

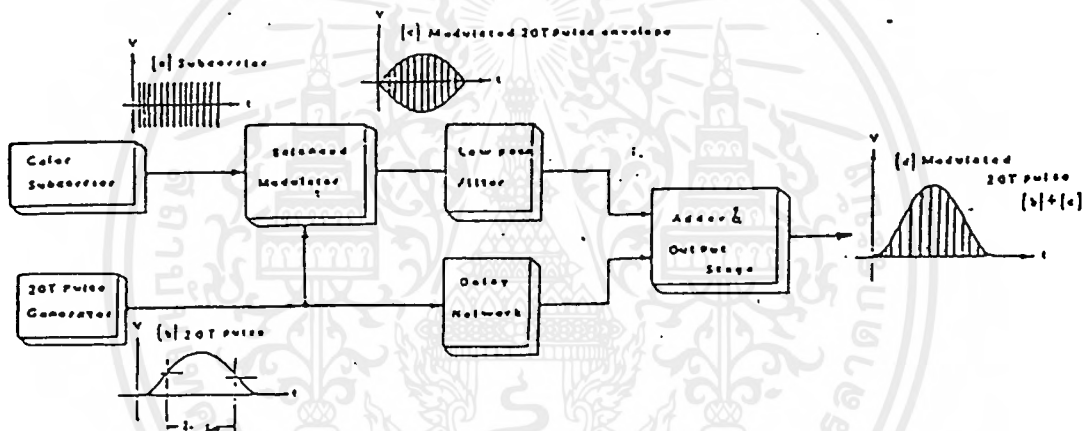
ในการส่งสัญญาณภาพซึ่งมีความถี่ย่านกว้าง 5 MHz พัลซ์ทดสอบที่เหมาะสมต้องมีความถี่ 5 MHz จากการทดลองทั่ว ๆ ไป กำหนดพัลซ์ในเทอมทดสอบของฮาร์ฟแอมพลิจูดดูเลขัน (T) (Half Amplitude Duration) ความสัมพันธ์ระหว่างย่านความถี่ ความถี่ และ T กำหนดได้คือ  $f = 1/(2T)$  พัลซ์สี่เหลี่ยม (Bar) ที่นำมาทดสอบจะมีส่วนเกินกว่าย่านที่ต้องการ ซึ่งเป็นเหตุหนึ่งของการเกิด Overshoot, Ringing Phase Shift ซึ่งธรรมชาติจะไม่เกิดขึ้นในการสื่อสารด้วยภาพ ไม่เพียงแต่ไซน์กำลังสองที่นำมาทดสอบจะอยู่ในช่วงความถี่ที่เหมาะสม แต่มันจะทำงานได้ดีกว่า ดังเช่น ในการทดสอบด้วยระบบเดียวกัน เมื่อใช้พัลซ์สี่เหลี่ยม (Bar) ทดสอบจะเกิด Overshoot 8.9 % และเมื่อใช้ไซน์กำลังสองพัลซ์จะเกิด Overshoot 13 % ซึ่งแสดงให้เห็นว่าพัลซ์ไซน์กำลังสองมีความไวต่อการทดสอบมากกว่าพัลซ์รูปสี่เหลี่ยม

### 2.3 การวัดความผิดเพี้ยนของอัตราขยายโดยใช้มอดดูเลขไซน์กำลังสองพัลซ์

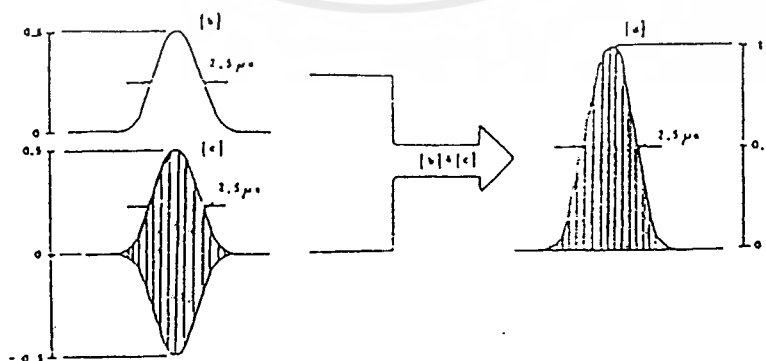
ในการวัดคุณสมบัติของสายส่งสำหรับงานด้านโทรทัศน์ การทดสอบสัญญาณลูมิแนนซ์ โครมิแนนซ์ อัตราขยาย (Luminance – Chrominance Gain and Delay Inequality) โดยการใช้สัญญาณรวม (Composite Signal) ซึ่งประกอบด้วยพัลซ์ไซน์กำลังสอง หรือโคไซน์กำลังสองอย่างใดอย่างหนึ่ง ในที่นี้จะกล่าวพัลซ์ไซน์กำลังสอง (Sine Squared Pulse) รวมกับพัลซ์มอด (Pulse Mod) ที่ความถี่คลื่นพาหะของสี (Color- Subcarrier) ในกรณีที่ไม่มี ความผิดเพี้ยนเกิดขึ้นสัญญาณรวมจะมีเอ็นวิโลป (Envelope) โดยเฉพาะที่ฐานของพัลซ์ (Baseline) เป็นเส้นตรง และในกรณีที่เกิดความผิดเพี้ยนขึ้นในระบบการส่ง จากการสังเกตเอ็นวิโลปของฐานของพัลซ์ (Envelope of Baseline) ซึ่งอาจจะเกิดเป็นลักษณะของไซน์ หรือโคไซน์นั้นเราสามารถพิจารณาได้จากออกสซิดิล เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โลสโคป โดยการวัดค่ายอด (Peak) สูงสุด และต่ำสุดของฐานพัลส์เราก็สามารถคำนวณหาค่าอัตราขยาย (Gain) ได้

สัญญาณรวมมีอดคูลเทพัลส์ 20T (Composite 20T pulse) สามารถสร้างขึ้นได้ ดังแสดงในรูป โดยการป้อนสัญญาณพัลส์ 20T จากเครื่องกำเนิดรูป (b) โดยสัญญาณดังกล่าวมีค่า h.a.d. 2 ไมโครวินาที ในระบบ PAL และ 2.5 ไมโครวินาทีในระบบ NTSC แล้วมีอดคูลกับสัญญาณคัลเลอร์ซับแคเรีย (a) จะได้สัญญาณรูป (c) โดยสัญญาณเมื่อมีอดคูลแล้วจะส่งผ่านวงจรกรองความถี่ต่ำแบนวิคท์กว้าง เพื่อกรองเอาฮาร์โมนิกที่ไม่ต้องการออก ส่วนสัญญาณจาก (b) อีกทางหนึ่ง ผ่านวงจรหนึ่ง (Delay network) เพื่อปรับให้สัญญาณ (b) กับสัญญาณ (c) มีไทม์มิ่งเท่ากัน แล้วจึงผ่านวงจรรวม (adder) ก็จะได้สัญญาณรวม มีอดคูลเทพัลส์ 20T ในรูป (b) ซึ่งสัญญาณดังกล่าวจะถูกนำมาใช้วัดสัญญาณผิดเพี้ยนของสัญญาณโทรทัศน์สี



รูปที่ 2.3.1 วงจรผลิตสัญญาณรวม มีอดคูลเทพัลส์ 20T



รูปที่ 2.3.2 แสดงการรวมสัญญาณ (b)+(c)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณมอดูเลทไซน์กำลังสองพัลซ์ที่จะใช้เป็นสัญญาณทดสอบประกอบด้วยส่วนที่เป็นความถี่ต่ำหรือสัญญาณลูมิแนนซ์ ร่วมกับมอดูเลทความถี่ซับแคเรียร์หรือโครมิแนนซ์ การหาความผิดเพี้ยนของสัญญาณสี (Chrominance Signal) อัตราขยาย (Gain) ซึ่งใช้สัญลักษณ์ A โดยผลจากการคำนวณหาความผิดเพี้ยนทั้ง A จะสัมพันธ์กับค่าออกทั้งสองจากฐานของพัลซ์ ซึ่งในทางปฏิบัติถ้าทราบค่าออกจากฐานของพัลซ์ก็สามารถที่จะหาความผิดเพี้ยนของพัลซ์ว่าในระบบทดสอบ (System Under Test) จะมีผลต่อสัญญาณสีทางด้านไหน เช่น ระบบทดสอบอาจมีผลทางด้านความผิดเพี้ยนของอัตราขยาย (Gain Distortion) อย่างเดียวหรือความผิดเพี้ยนทางด้านไทม์ดีเลย์ (Time Delay Distortion) เพียงอย่างเดียว หรือมีผลของความผิดเพี้ยนทั้งอัตราขยายและไทม์ดีเลย์ ซึ่งในหัวข้อนี้จะแสดงผลการคำนวณค่าความผิดเพี้ยนที่อัตราขยาย และการแสดงค่าโดยประมาณด้วยค่าที่กำหนดให้ของค่าออกทั้งสองที่ฐานของพัลซ์ และอัตราขยายที่ไม่เท่ากัน (A)

การคำนวณของอัตราขยายกำหนดสัญลักษณ์การคำนวณดังต่อไปนี้

$f(t)$  เป็นเบสแบนด์ฟังก์ชันของไซน์กำลังสองพัลซ์

$U(t)$  เป็นเอ็นวีโวลต์ด้านบนของไซน์กำลังสองพัลซ์

$L(t)$  เป็นเอ็นวีโวลต์ด้านล่างของไซน์กำลังสองพัลซ์

$Y_1$  และ  $Y_2$  เป็นขนาดของเบสไลน์ด้านล่างของไซน์กำลังสองพัลซ์

A เป็นอัตราขยายของมอดูเลทไซน์กำลังสองพัลซ์ที่สัมพันธ์กัน ระหว่างระดับของสัญญาณ โครมิแนนซ์ต่อระดับของสัญญาณลูมิแนนซ์

$\tau$  เป็นความผิดเพี้ยนของไทม์ดีเลย์คือส่วนของสัญญาณ โครมิแนนซ์ถูกหน่วงเข้าไป หรือนำหน้าสัญญาณลูมิแนนซ์

วิธีการคำนวณให้พิจารณาจากรูปที่ (2.3.3) จะได้เอ็นวีโวลต์ด้านบนและด้านล่างดังนี้

$$U(t) = f(t) + Af(t - \tau) \quad (2.3.1)$$

$$L(t) = f(t) - Af(t - \tau) \quad (2.3.2)$$

และค่าเบสแบนด์ (Baseband) ของไซน์กำลังสองพัลซ์คือ

$$f(t) = \begin{cases} \frac{1}{2} \sin^2 \frac{pt}{2T_0} & |t| \leq T_0 \\ 0 & |t| > T_0 \end{cases} \quad (2.3.3)$$

เมื่อ  $T_0$  เป็นขนาดความกว้างของคลื่นช่วงตรงกลาง (HAD) ของพัลซ์ ในระบบ PAL กรณีของ 20 T Pulse คือ  $2 \mu\text{s}$  และ 12.5T Pulse คือ  $1.25 \mu\text{s}$  ส่วนในระบบ NTSC 20 T Pulse คือ  $2.5 \mu\text{s}$

การหาค่าเอ็นวีโวลต์ด้านบนและด้านล่างได้ด้วยการแทนค่าสมการ (2.2.8) ลงในสมการ

(2.2.6) และ (2.2.7) ตามลำดับ จากเอ็นวีโวลต์ด้านล่างจะทำให้เราทราบค่า  $Y_1$  และ  $Y_2$  ส่วนเอ็นวีโวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้านบนจะทำให้เราทราบค่า  $Y_{\max}$  แต่จากการที่วัดค่าที่แน่นอนค่ายอดจากฐานของพัลส์  $Y_1$  และ  $Y_2$  ควรจะวัดเทียบกับขนาดของพัลส์ที่สูงสุด  $Y_{\max}$  ซึ่งเอ็นวิโลปด้านล่างสามารถเขียนได้ใหม่คือ

$$L(t) = \frac{1}{4} + \frac{1}{4} \cos \frac{pt}{T_0} - \frac{A}{4} \cos \frac{p(t-t)}{T_0} - \frac{A}{4} \quad (2.3.4)$$

ขนาดความสูงของเบสไลน์หาได้จากการหาอนุพันธ์ของสมการ (2.3.4) เทียบกับ  $t$  และให้เท่ากับ ศูนย์ ซึ่งจะได้

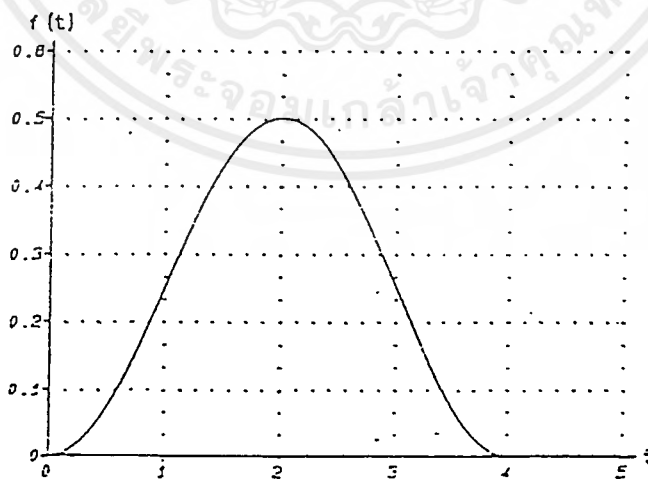
$$\sin \frac{pt}{T_0} - A \sin \frac{p(t-t)}{T_0} = 0 \quad (2.3.5)$$

จากสมการ (2.3.4) กำหนดให้

$$\cos \frac{pt}{T_0} - A \cos \frac{p(t-t)}{T_0} = Y_a \quad (2.3.6)$$

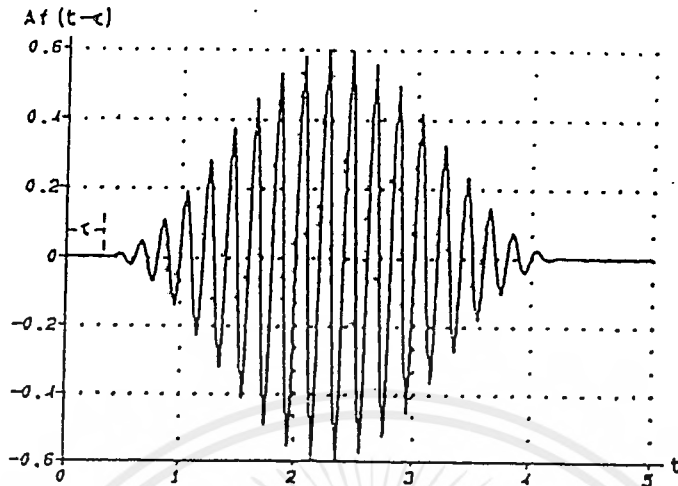
ค่าของ  $Y_a$  เป็นฟังก์ชันของ  $A$  และ  $T$  หาได้จากยกกำลังสมการ (2.3.5) บวกด้วยยกกำลังสมการ (2.3.6) จะได้

$$Y_a = \pm \sqrt{1 + A^2 - 2A \cos \frac{pt}{T_0}} \quad (2.3.7)$$

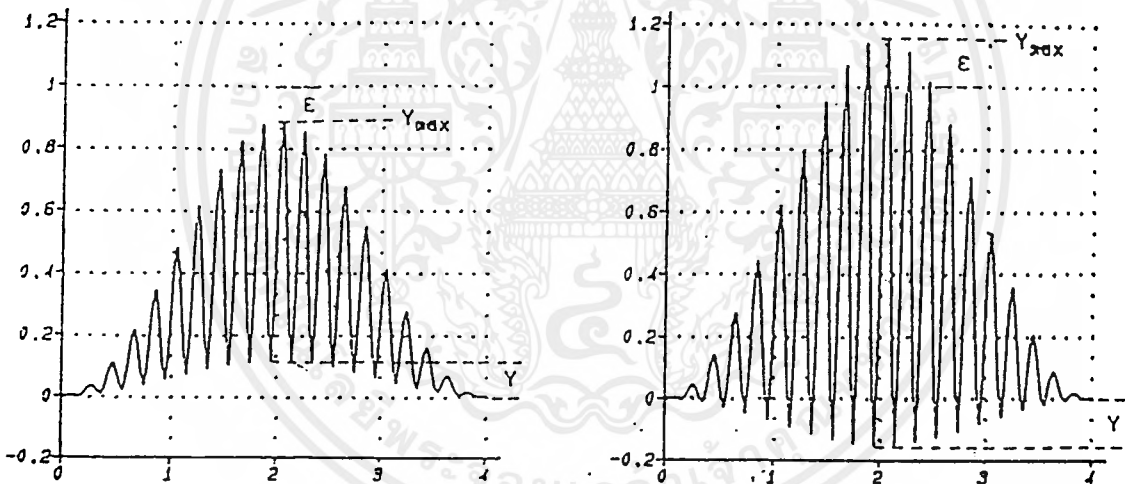


(ก) ไชน์กำลังสองพัลส์ที่ยังไม่ถูกมอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) ไซน์กำลังสองพัลส์ที่ถูกมอดแล้ว



(ค) สัญญาณรวมไซน์กำลังสองพัลส์ (ก) + (ข)

รูปที่ 2.3.3 รูปแบบของความผิดเพี้ยนทางขนาด

ขนาดของเบสไลน์ด้านล่างของมอดคูลเทรไซน์

$$Y_1 = \frac{1}{4} \left( 1 - A + \sqrt{1 + A^2 - 2A \cos \frac{\pi\tau}{T_0}} \right) \quad (2.3.8)$$

$$Y_2 = \frac{1}{4} \left( 1 - A - \sqrt{1 + A^2 - 2A \cos \frac{\pi\tau}{T_0}} \right)$$

ในทำนองเดียวกันขนาดความสูงของเอ็นวิโลปด้านบนสามารถหาได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Y_{\max} = \frac{1}{4} \left( 1 + A + \sqrt{1 + A^2 + 2A \cos \frac{pt}{T_0}} \right) \quad (2.3.9)$$

จากสมการ (2.3.8) และ (2.3.9) อัตราการขยายของมอดดูเลทไซน์กำลังสองพัลส์ คือ

$$A = \frac{1 - (y_1 + y_2 + y_1 y_2)}{1 + (y_1 + y_2 - y_1 y_2)} \quad (2.3.10)$$

โดยที่  $y_1 = \frac{Y_1}{Y_{\max}}, y_2 = \frac{Y_2}{Y_{\max}}$

จากเอ็นวิโลปด้านล่างที่ฐานของพัลส์เราสามารถที่จะหาค่าของคิเลย์ อินดิควลิตี้ (Delay Inequality) จากคายอดทั้งค่าบวกและค่าลบของ  $Y_1$  และ  $Y_2$  ตามลำดับโดยให้

$$[1 - (y_1 + y_2 + y_1 y_2)][1 + (y_1 + y_2 - y_1 y_2)] = \frac{16A}{1 + Ag_a}$$

โดยที่  $g_a = \sqrt{1 + A^2 + 2A \cos \frac{pt}{T_0}}$

จะได้

$$\tau = \frac{T_0}{\pi} \cos^{-1} \left( 1 + \frac{8y_1 y_2}{[1 - (y_1 + y_2 + y_1 y_2)][1 + (y_1 + y_2 - y_1 y_2)]} \right) \quad (2.3.11)$$

หรือ

$$\tau = \frac{2T_0}{\pi} \tan^{-1} \left( 1 + \frac{4y_1 y_2}{1 - (y_1 + y_2)^2} \right) \quad (2.3.12)$$

คายอดทั้งสองที่เกิดการผิดเพี้ยนของเอ็นวิโลปด้านล่างจากฐานของพัลส์  $Y_1$  และ  $Y_2$  ทำการ normalized ด้วยค่าสูงสุดของเอ็นวิโลปด้านบน  $y_1 = Y_1 / Y_{\max}$  และ  $y_2 = Y_2 / Y_{\max}$  โดยที่ค่า  $Y_1$  และ  $Y_2$  จะเป็นพีชคณิตที่มีเครื่องหมายตรงกันข้ามกัน ซึ่ง  $Y_1$  จะเป็นคายอดอันดับแรก และ  $Y_2$  จะเป็นคายอดอันดับต่อมาในเบสไลน์

การผิดเพี้ยนโดยความแตกต่างของอัตราขยายอย่างเดียว

ในกรณีนี้แสดงว่าคายอด  $Y_1$  และ  $Y_2$  ค่าใดค่าหนึ่งมีค่าเป็น 0 ดังนั้นจะไม่มีคามผิดเพี้ยนทางคิเลย์เกิดขึ้นก็คือ  $\tau = 0$  เพราะฉะนั้นความผิดเพี้ยนที่เกิดขึ้นจึงมีแต่ความผิดเพี้ยนของอัตราขยายอย่างเดียว ซึ่งสามารถแสดงให้เห็นจริงได้ ดังนี้

เมื่อ  $Y_1$  และ  $Y_2$  มีค่าเป็น 0 สมการ (2.3.11) จะกลายเป็น

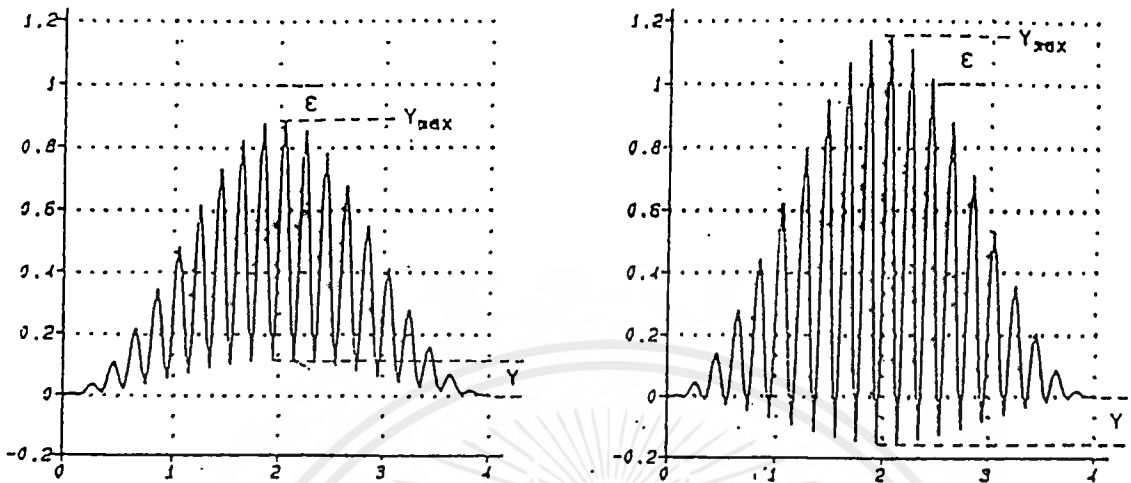
$$t = \frac{T_0}{p} \cos^{-1}(1) = 0$$

และสมการ จะกลายเป็น

$$A = \frac{1 - (y_{1,2})}{1 + (y_{1,2})} = \frac{1 - (y / y_{\max})}{1 + (y / y_{\max})} \quad (2.3.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง  $(Y_{1,2})$  หรือ  $Y$  อาจมีค่าเป็นบวกหรือลบ เนื่องมาจากขนาดของความผิดเพี้ยนที่สัมพันธ์กันดังรูปที่ 2.3.2



(ก) อัตราการขยายต่ำ  $A \cong \frac{1-y}{1+y}$       (ข) อัตราการขยายสูง  $A \cong \frac{1+y}{1-y}$

รูปที่ 2.3.4 แสดงความแตกต่างของความผิดเพี้ยนของอัตราการขยายอย่างเดียวกัน

ความผิดเพี้ยนของอัตราการขยาย ( $\epsilon$ ) พิจารณาจากสมการ (2.3.13) ดังนี้

$$e = 1 - A = \frac{2y/y_{max}}{1 + y/y_{max}} \tag{2.3.14}$$

ถ้า  $1 \gg Y/Y_{max}$  จะได้  $\epsilon \cong 2Y/Y_{max}$  ซึ่ง  $2Y/Y_{max}$  จะถูกเรียกเป็น Relative chrominance Level (RLC) และบางครั้งถูกเรียกว่า Relative Amplitude of the color Sub-Carrier

### 2.4 ทฤษฎีวารีเอเบิล อีควอลไลเซอร์

ประโยชน์ของโครงสร้างการอีควอลไลเซอร์ ที่ชดเชยการปรับแต่งเฟสและการลดทอนค่าลักษณะจำเพาะ (Characteristic) ของสายนำส่งและชิ้นส่วนของอุปกรณ์อื่น ๆ ที่รู้จักกันในเทคนิคการสื่อสาร โดยปกติ อีควอลไลเซอร์มีลักษณะจำเพาะที่แน่นชัดถูกจำกัดโดยอุปกรณ์เชื่อมโยง ซึ่งลักษณะจำเพาะที่ต้องการของ อีควอลไลเซอร์ไม่สามารถกำหนดล่วงหน้าได้ เพราะลักษณะจำเพาะของอุปกรณ์เชื่อมโยงไม่เป็นที่รู้จักอย่างถูกต้องเพียงพอ หรือไม่ก็เพราะมันเปลี่ยนแปลงทุกช่วงเวลาตัวอย่างที่พบ คือ การเท่ากันของสายส่งที่ยังไม่ทราบช่วงที่แน่นอนหรือ ลักษณะจำเพาะจะถูกเปลี่ยนแปลงโดยการเปลี่ยนอุณหภูมิและความชื้น

ในระยะหลังนี้ ปัญหาของการจัดหา อีควอลไลเซอร์ สมมุติให้เป็นข้อปลีกย่อยที่สำคัญ เนื่องจากการเปลี่ยนแปลงที่มากในสายที่มีการลดทอน ซึ่งมีผลจากการเปลี่ยนแปลงอุณหภูมิในระบบ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติเห็นไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แคเรียใหม่ ในบางกรณีการเปลี่ยนแปลงสูงสุด ลดลงมากกว่า 1 เดซิเบลต่อไมล์ เป็นที่แน่ชัดว่า ถ้าพูดด้วยเหตุผล มาตรฐานของคุณภาพของระบบจะต้องคงไว้ซึ่งช่วงทั้งหมดของมันจะต้องเป็นหลายร้อยหลายพันไมล์ การเปลี่ยนแปลงนี้จะต้องชดเชยด้วยความแม่นยำสูงปริมาณทั้งหมดของการแก้ไขถูกแบ่งออกไปกับปริมาณที่น้อยกว่าที่ปรากฏในหลาย ๆ จุดและเพราะเหตุว่าการเปลี่ยนแปลงอุณหภูมิต่อวันมีมาก มันจำเป็นที่จะต้องมีการปรับอย่างง่าย ๆ ซึ่งมันสามารถดำเนินการอย่างอัตโนมัติด้วยวงจรเพิ่มเติมที่เหมาะสม

วาริเอเบิล อีควอลไลเซอร์ ได้ถูกทดลองขึ้นเมื่อพบปัญหานี้ มันถูกสมมุติขึ้นว่าลักษณะจำเพาะของโครงสร้างถูกควบคุมโดย วาริเอเบิล อิติเมนต์ (Variable Element) แบบซิงเกิ้ล ซึ่งในทุกกรณีเป็นความต้านทานปรับค่า (Resistance Variable) มันถูกสมมุติว่า สัมประสิทธิ์ของอุณหภูมิที่รู้จักกันในรูปของความถี่และมันก็เหมือนกับอุณหภูมิทั้งหมด โครงสร้างโดยเฉลี่ยของการลดลงของลักษณะจำเพาะที่สามารถนำมาใช้ในวงจร โดยการเปลี่ยนแปลงของอิติเมนต์แบบซิงเกิ้ล

วัตถุประสงค์ของการตัดสินใจในอนาคตมันสะดวกในการแสดงความต้องการในรูปแบบที่ถูกต้อง ถ้าฟังก์ชันโครงข่ายในอุดมคติเกิดการสูญเสีย (loss) ไปต้องใช้สมการด้านล่างในการคำนวณ

$$\theta = F_1(\omega) + F_2(\omega)F_3(R) \quad (2.4.1)$$

เมื่อ R คือ ความต้านทานปรับค่า ฟังก์ชัน  $F_2(\omega)$  ตอบสนองต่อลักษณะจำเพาะของอุณหภูมิซึ่งต้องอยู่ภายใต้การควบคุมอย่างชัดเจน ฟังก์ชัน  $F_1(\omega)$  อธิบายถึงการสูญเสียคงที่ (Fixed loss) หรือความคล้อยคลึงของอีควอลไลเซอร์ปกติ มันมีความสำคัญน้อยมาก ตั้งแต่มันเปลี่ยนโดยการเพิ่มของโครงข่ายคงที่เฉพาะส่วนในโครงสร้างหลาย ๆ ส่วนที่จะอธิบายมันก็อยู่ภายใต้การควบคุมของเรา ดังนั้น โครงข่ายสามารถใช้ประกอบกับอีควอลไลเซอร์คงที่และอุปกรณ์ตรวจวัดอุณหภูมิที่เหมาะสม ฟังก์ชัน  $F_3(R)$  แสดงถึงการปรับของอิติเมนต์ควบคุมด้วยความสัมพันธ์ของอุณหภูมิและรูปแบบของมันซึ่งมีความสำคัญในอันดับรองลงมา

มันไม่ยากที่จะพบวงจร ซึ่งมีหน้าที่อย่างกว้างขวางที่อธิบายได้ด้วยสมการ (2.4.1) ในตัวอย่างเกือบทั้งหมดความมุ่งหมายจะเป็นสัดส่วนกันในการกำหนดลักษณะจำเพาะปรับค่า (Variable Characteristic) ซึ่งทำการพิสูจน์ได้ค่าประมาณ วงจรแบบง่าย ซึ่งอธิบายประเภทของลักษณะในอุดมคติ ซึ่งหวังว่าตัวอย่างทั้งสองจะชัดเจนและถูกต้อง

โครงสร้างประกอบด้วยตัวเก็บประจุ ในการต่ออนุกรมกับความต้านทานปรับค่า ต่อขนานกับวงจรความต้านทานแสดงในรูปที่ 2.4.1 ตัวต้านทานปรับค่าที่มีค่าสูงเราอาจจะคาดคะเนนี้ การลดทอนลดความถี่ให้ต่ำลง ขณะที่ค่าความถี่ต่ำลง โครงข่ายควรที่จะทำให้เหมือนกับ “ โทนอนโทรล ” ในวิทยุ การตรวจสอบลักษณะจำเพาะที่แท้จริง ก็ถูกแสดงในรูปที่ 2.4.1 ถึงแม้ว่าเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะโดยปกติจะตั้งอยู่ในความเป็นจริง ลักษณะของกราฟจะเปลี่ยนรูปร่างอย่างรวดเร็ว ในทุกๆ ช่วง นอกจากนั้นการสนองต่อความต้านทานที่มีค่าสูง และความถี่สูงแล้ว ซึ่งอุปกรณ์เหล่านี้เกือบจะมีค่าคงที่

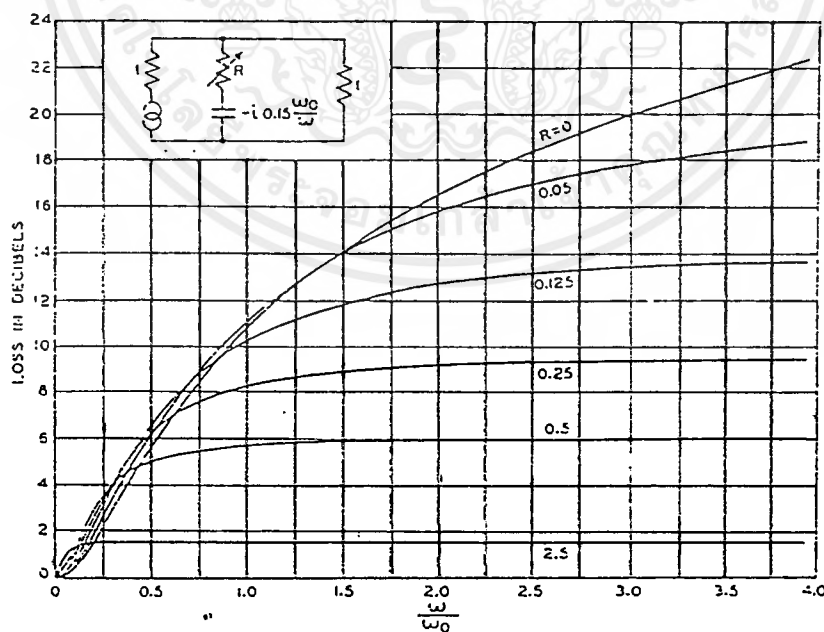
การเปลี่ยนรูปของกราฟในรูปที่ 2.4.1 ซึ่งเป็นปัญหาที่สำคัญมากในการออกแบบของวงจรวารีเอเบิล อีควอลไรเซอร์ ซึ่งอธิบายอย่างละเอียดไว้ในสมการ (2.4.1) มันง่ายต่อการแสดงตัวอย่าง ซึ่งอนุญาตให้มีทรานส์เฟอร์ แอดมิตแตนซ์ (Transfer Admittance) จากเครื่องกำเนิดถึงอิมพีแดนซ์โหลด ในโครงข่ายต่างๆ ที่มีความต้านทานปรับค่าแบบเชิงกล ซึ่งสามารถเขียนสมการได้ดังนี้

$$Y = \frac{ZY_s + RY_o}{Z + R} \quad (2.4.2)$$

เมื่อ R คือ ความต้านทาน

Z คือ อิมพีแดนซ์

$Y_s + Y_o$  เป็นคู่ลยภาพกัน คือ การทรานส์เฟอร์ แอดมิตแตนซ์ โดยวงจรแบบปิด และวงจรแบบเปิด R มันจะชัดเจนขึ้นโดยการใส่ค่า  $\log$  ให้กับ Y ซึ่งแสดงถึง  $\theta$  ของสมการที่ (2.4.1) ไม่สามารถเขียนในรูปด้านขวามือ ของความต้องการในสมการ (2.4.1) ความสำคัญของการเปลี่ยนรูปแบบ แสดงในรูปที่ 2.4.1 จำเป็นจะต้องเกิดขึ้น



รูปที่ 2.4.1 ลักษณะเฉพาะของโครงสร้างตัวแปรเดียว

ในประเด็นนั้นยังคงความเป็นไปได้ของการได้รับโครงข่ายในการเปลี่ยนรูป ซึ่งสามารถปฏิบัติตามเงื่อนไขขอบเขตที่ย่านที่ให้ที่ทนได้ ค่า  $Y_s$ ,  $Y_o$  และ  $Z$  คือ ฟังก์ชันทั้งหมดของความถี่ เพื่อตัดสินใจการถ่ายโอนแบบแอดมิตแตนซ์ ของ  $R$  ทั้ง 3 ค่า การกำหนดการถ่ายโอนอื่น ๆ จะคงที่ ถ้าเราสมมุติว่าลักษณะจำเพาะ การตอบสนองต่อ  $Y_s$  และ  $Y_o$  ถูกกำหนดโดยการเรียกชื่อจากวิศวกรบนโครงสร้าง ปัญหาเป็นตัวบีบบังคับให้ต้องเลือก  $Z$  ในความสัมพันธ์ของปริมาณนี้ ซึ่งการเปลี่ยนรูปมีน้อยเท่ากับความเป็นไปได้ที่มีการกำหนด อินเตอร์มิตีว ของ  $R$

ความหลากหลายของความเป็นไปได้ในการเลือกใช้  $Z$  ซึ่งมันจะถูกกำหนดเงื่อนไขโดย

$$Z = \sqrt{\frac{Y_o}{Y_s} R_o}, \quad (2.4.3)$$

เมื่อ  $R_o$  เป็นค่าคงที่ นั่นคือ ทางฟิสิกส์ เป็นค่าอ้างอิงของตัวต้านทานปรับค่า เมื่อแทนค่าในสมการที่ (2.4.2) จะได้ว่า

$$Y = \sqrt{Y_o Y_s} \frac{R_o + \frac{R}{R_o} Z}{Z + R}, \quad (2.4.4)$$

สามารถนำมาเขียนในสมการใหม่ที่แตกต่างกันเล็กน้อยได้ดังนี้

$$e^{-\theta} = e^{-\alpha} \frac{1 + x e^{-\varphi}}{x + e^{-\varphi}}, \quad (2.4.5)$$

เมื่อ  $e^{-\theta}$ ,  $e^{-\alpha}$ ,  $x$ , และ  $e^{-\varphi}$  แต่ละตัวเป็นปริมาณของ  $Y$ ,  $\sqrt{Y_o Y_s}$ ,  $\frac{R}{R_o}$  และ  $\frac{Z}{R_o}$

ตามลำดับ

ความสำคัญของการคาดคะเนในสมการที่ (2.4.3) ได้ผลชัดเจน จากการตรวจสอบด้วยสมการที่ (2.4.5) เมื่อ  $R = R_o$  ค่าการสูญเสียทั้งหมดของ  $\theta$  จากวงจร มีค่าเท่ากับ  $\theta_o$  ปริมาณ  $\theta_o$  สามารถอธิบายด้วยค่าเฉลี่ยหรือ ค่าความสูญเสียทั้งหมด (Total loss) การตอบสนองต่อค่าเฉลี่ยหรือค่าอ้างอิงของ  $R$  ถูกแสดงด้วยกราฟช่วงกลาง แสดงในรูปที่ 2.4.2 ให้  $R = 0$  หรือ  $R = \infty$  ให้ยอดสุดของกราฟของ  $\theta_o = \varphi$  สมมาตรกันดังแสดงในรูป ปริมาณของ  $\varphi$  ในช่วงปลายสุดเปลี่ยนแปลงไป เมื่อโครงข่ายมีการลดลงของโครงข่ายที่เกิดขึ้นโดยการปรับค่าใน  $R$  เมื่อผลตอบสนองที่ปลาย 2 ด้านของกราฟต่อ  $Y_o$  และ  $Y_s$  สถานะนี้สามารถอธิบายได้โดยเงื่อนไขในสมการ (2.4.3) ทรานส์เฟอร์ แอดมิตแตนซ์ ลักษณะจำเพาะที่สมมาตรกันระหว่างสมการที่ (2.4.1) และ (2.4.2)

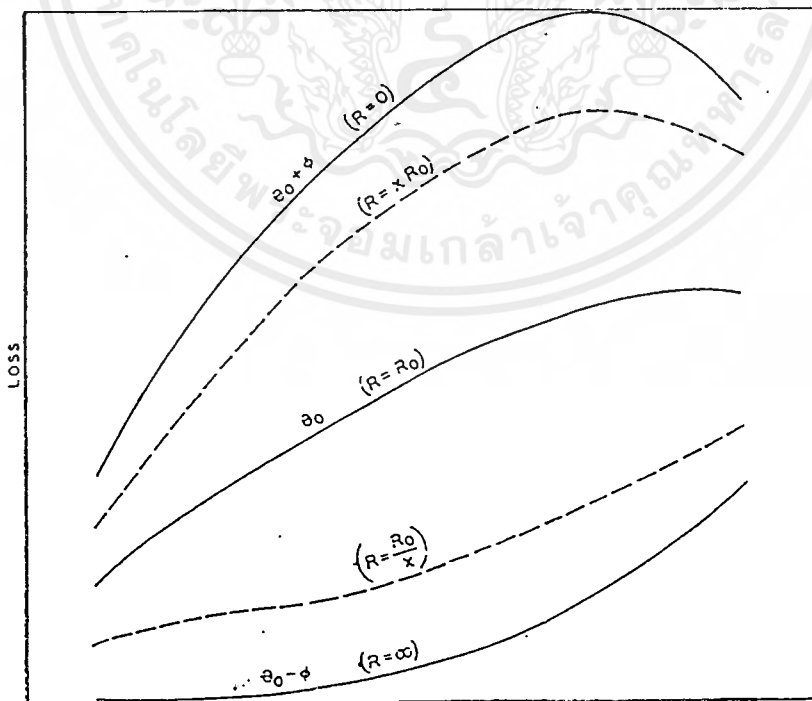
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มันง่ายต่อการแสดงคู่อื่น ๆ ของลักษณะจำเพาะซึ่งสอดคล้องกับค่าของ  $x$  ที่แสดงผลซึ่งกันและกัน เช่นแสดงด้วยเส้นประในรูปที่ 2.4.2 จะสมมาตรกับตำแหน่งอ้างอิง  $\theta_0$  เส้นนี้แบ่งกลุ่มของลักษณะจำเพาะสมบูรณ์เป็น 2 ส่วนเท่า ๆ กัน การเปลี่ยนแปลงของลักษณะจำเพาะของตัวแทรกสอดจาก  $\theta_0$  ไม่เป็นสัดส่วนอย่างคงที่กับ  $\varphi$  ข้อผิดพลาดสามารถตรวจสอบได้โดยการขยายสูตรจากสมการ (2.4.5) ด้วยอนุกรมกำลังให้อยู่ในเทอมของ  $\varphi$  เราจะพบว่า

$$\theta = \theta_0 + \frac{x-1}{x+1}\varphi + g_3(x)\varphi^3 + g_5(x)\varphi^5 + \dots, \tag{2.4.6}$$

เทอมที่เท่ากันจะไม่ปรากฏเพราะ รูปแบบจำเพาะของฟังก์ชัน  $g_3(x)$  และ  $g_5(x)$  ไม่น่าสนใจมากนัก มันจะมีความสำคัญที่จะรู้ค่าสูงสุดของ  $g_3(x)$  และ  $g_5(x)$  ซึ่งแต่ละตัวมีค่า 0.03 และ 0.02 ตามลำดับ

ในสองเทอมแรกของสมการที่ (2.4.6) สามารถจะพิสูจน์ได้ด้วยปริมาณที่ปรากฏทางขวามือของสมการที่ (2.4.1) กล่าวในเทอมเหล่านี้เกี่ยวข้องและการปรับลักษณะจำเพาะเป็นสัดส่วนอย่างคงที่กับ  $\varphi$  โดยปกติค่าของจำนวนอนุกรม  $\varphi$  รวมตัวกันอย่างรวดเร็ว ซึ่งเทอมของ  $g_3(x)\varphi^3$  มีความสำคัญ ตั้งแต่รู้ค่าสูงสุดของ การประมาณค่าการเปลี่ยนรูปก็ทำได้ง่ายขึ้น ถึงแม้ว่า การพิจารณาที่แน่นอนสำหรับความเป็นไปได้ของ “Splitting difference” ในกระบวนการออกแบบวิธีช่วยแก้ไขข้อพิจารณานี้มันจะกำจัดการเปลี่ยนรูป ประมาณ 0.1 เดซิเบล เมื่อค่าสูงสุดของ  $\varphi = 1$  เนเปอร์ การตอบสนองต่อการปรับทั้งหมดในการลดทอนประมาณ 18 เดซิเบล สำหรับค่าอื่น ๆ ของ  $\varphi$  การเปลี่ยนรูปอย่างเป็นสัดส่วนของปริมาณของทั้งหมดเปลี่ยนแปลงไปในทางที่ลดลง

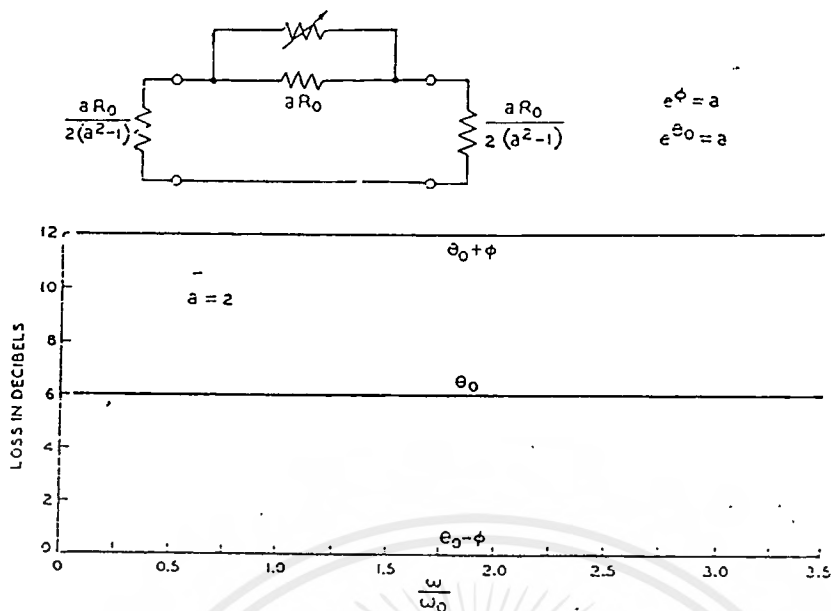


รูปที่ 2.4.2 โค้ดแกรม อธิบายลักษณะพิเศษที่สมมาตร ซึ่งได้รับจากอควอไลเซอร์

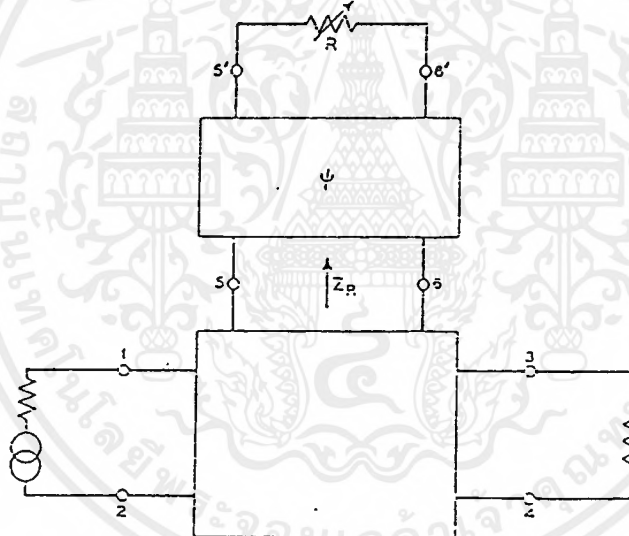
การประมาณค่าด้วยการคำนวณกระทำบนเครื่อง่ายจริง มันควบคุมช่วงในทางปฏิบัติที่นำสนใจมากที่สุด ระบบการสื่อสารส่วนมากเปลี่ยนแปลงในด้านการลดบลงประมาณ 18 เดซิเบล อัตราส่วนการเปลี่ยนแปลงไม่ได้รับการตอบรับในระดับช่องที่แตกต่างกันนี้ด้วย ความเกี่ยวเนื่องถึงสิ่งอื่น ๆ หรือสัญญาณแทรกสอด ถ้าปัจจัยจำเป็นที่ปรากฏมีทางจะเป็นไปได้ในเวลานานความน่าจะเป็นเกิดจากข้อเท็จจริงที่ปฏิบัติ  $\varphi$  จริงจะสมบูรณ์ นั่นหมายถึงโครงสร้างจะรับหน้าที่เป็น วาริเอเบิล อีควอลไลเซอร์ เกี่ยวกับทั้งเฟสและการลดทอนค่าลักษณะจำเพาะ ปกติการเปลี่ยนแปลงของลักษณะพิเศษของการลดทอนเท่านั้นเป็นที่สนใจ ตั้งแต่องค์ประกอบจริงของ  $\varphi^3$  ขึ้นอยู่กับ 2 สิ่งต่อไปนี้คือ องค์ประกอบจริงและองค์ประกอบในอุดมคติของ  $\varphi$  โดยเลือกความสัมพันธ์ระหว่างปริมาณของทั้ง 2 ตัวให้เหมาะสม เทอมของอันดับที่ 3 เหมือนกับเทอมของคำสั่งอื่นในการขยายตัวโดยทั่วไป เทอมของการรวมกันตัวแรก คือ อันดับที่ 5 และมีสัมประสิทธิ์ที่น้อยมากถ้าเราสมมุติให้ความสัมพันธ์ที่หวังไว้ระหว่างองค์ประกอบจริงและองค์ประกอบในอุดมคติของ  $\varphi$  มีความเที่ยงตรงอย่างเพียงพอในเครื่อง่ายทางฟิสิกซ์ ซึ่งปรากฏในกระบวนการนี้ นั่นคือการผิดเพี้ยนที่จาก 0.1 เดซิเบลของการปรับทั้งหมดในการลดลงให้เพิ่มมากขึ้นถึง 30 หรือ 35 เดซิเบล ตั้งแต่การผิดเพี้ยนในขณะนี้ขึ้นกับกำลังที่ 5 ของการปรับทั้งหมดของการลดทอนที่น้อยมากสำหรับการเปลี่ยนแปลงในระดับที่เหมาะสมมาก ตัวอย่างภายใต้สมมุติฐานเดียวกัน ซึ่งจะมีประมาณ 0.001 เดซิเบล จากการปรับทั้งหมด 12 เดซิเบล

ความสัมพันธ์ทั้งหมดนี้ไม่สามารถใช้ประโยชน์ นอกจากโครงสร้างที่พบในเงื่อนไขทั่วไป ดังสมการที่ 2.4.3 ซึ่งจะสามารถพบ โครงสร้างนี้ใช้สำหรับจุดประสงค์ที่ปรากฏ II ของความต้านทานคงที่ แสดงในรูปที่ 2.4.3 การกำหนดของค่าลักษณะจำเพาะตัวอย่างประกอบ ก่อให้เกิดในการสมมุติพารามิเตอร์  $a$  เท่ากับ 2 ซึ่งแสดงด้านล่างของรูป

ข้อสังเกตข้อแรกจะปรากฏลักษณะตัวอย่างประกอบที่ไม่สำคัญ นั่นคือ  $\theta_0$  และ  $\varphi$  เป็นเพียงค่าคงที่ และโครงสร้างที่มีคุณสมบัติเฉพาะของการควบคุมอัตราขยายโดยปกติ มันมีความเป็นไปได้ที่จะกล่าวนำเครื่อง่ายเสริมมาในความหมายของ  $\theta_0$  และสามารถกำหนดฟังก์ชันของความถี่ได้ ตัวอย่างเช่น  $\theta_0$  สามารถแก้ไขได้โดยการเพิ่ม อีควอลไลเซอร์ ปกติด้วยการเรียงตัวด้วยตัวต้านทานปลายทาง การปรับปรุง ซึ่งอธิบายถึง  $\varphi$  ที่เปลี่ยนอาจจะเห็นได้ไม่เด่นชัดนัก มันประกอบด้วยการแนะนำถึงการสมมาตรของเครื่อง่าย 4 ปลายทาง ที่มีอิมพีแดนซ์จินตภาพระหว่างความต้านทานปรับค่าและความต้านทานปลายทาง ซึ่งถูกเชื่อมต่อกันอย่างแพร่หลาย ดังแสดงในรูปที่ 2.4.4



รูปที่ 2.4.3 ชนิดของ อีควอไลเซอร์ วารีเอเบิล ที่สมมาตรกัน



รูปที่ 2.4.4 การปรับลักษณะจำเพาะ โดยการเพิ่มของ โครงข่ายเสริม

ผลของการเพิ่ม โครงข่าย ทำให้ง่ายต่อการเข้าใจ ดังสมการที่กล่าวมาแล้ว มันจะถูกสังเกตว่าสมการจะถูกเขียนภายใต้สมมุติฐานที่ R คือ ปริมาณที่แท้จริงมันจะยังมีผลถ้า R คือ ค่าคอมเพล็กซ์ เราต้องการเพียงแทนที่ R โดยอิมพีแดนซ์ของ โครงข่ายเสริมที่สั้นสุดลง โดย ความต้านทานปรับค่า ถ้าเอาแทนการกั้นขวางนี้ด้วย  $Z_R$  สมการที่ได้คือ

$$Z_R = R_0 \frac{x + \tanh \Psi}{1 + x \tanh \Psi} \tag{2.4.7}$$

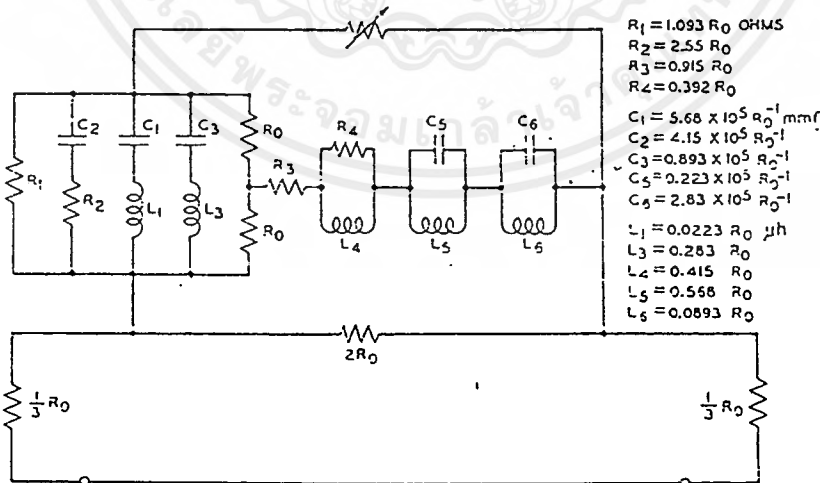
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $\psi$  คือ ค่าคงที่ของการถ่ายโอน ของโครงข่ายที่เพิ่มขึ้น และ  $x$  คือ อัตราส่วนของความต้านทานปรับค่าต่อ  $R_0$  ค่าของ  $x$  มีค่าเหมือนกับค่าของ  $Z_r / R_0$  ตามเงื่อนไขที่ได้กล่าวมาแล้วในผลลัพธ์ของค่าลักษณะจำเพาะที่คงไว้ สูตรของ  $\varphi$  ตัวใหม่จากสมการที่ (2.4.6) จะแทนที่  $x$  ด้วย  $Z_r / R_0$  ดังสมการด้านล่าง

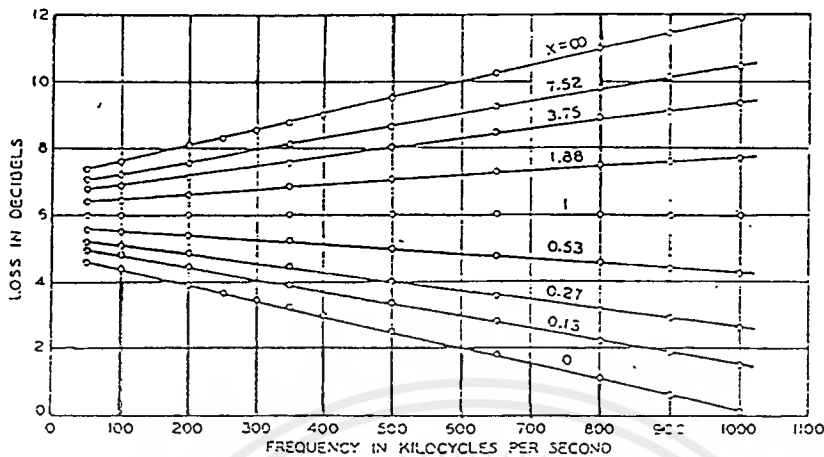
$$\theta = \theta_0 + \frac{x-1}{x+1} e^{-2\varphi} + \text{higher order terms} \quad (2.4.8)$$

ผลของโครงข่ายที่เพิ่มขึ้นคือ การคูณ  $\varphi$  เดิมด้วย  $e^{-2\varphi}$

ตัวอย่างของการใช้อุปกรณ์โรการเกี่ยวโยงกันกับโครงข่าย ของรูปที่ 2.4.3 ถูกแสดงในรูปที่ 3.1.5 พารามิเตอร์  $a$  คือถูกเลือกเท่ากับ 2 ซึ่งตอบสนองต่อการเปลี่ยนแปลงในการลดทอนของ 12 เดซิเบล โครงข่ายเสริม คือ อีควอไลเซอร์แบบ T บริดจ์ ค่าลักษณะจำเพาะของโครงสร้างแสดงในรูปที่ 2.4.6 การอนุกรมของเส้นตรงที่มีการนำเสนอเป็นกราฟสมมุติ ขณะที่วงกลมคือ จุดประมาณการที่แท้จริง สเกลของรูปเล็กมากแสดงถึงความแตกต่างระหว่างค่า 2 ค่า อย่างชัดเจน ค่าผิดพลาดที่แท้จริง ที่กำหนดผิดและค่าผิดพลาดความถี่ประมาณ 0.05 เดซิเบล ของค่าทั้งหมดประมาณครึ่งหนึ่งมาจากการเปลี่ยนรูปของโครงสร้างที่มีอยู่ภายใน ในตัวอย่างนี้ถูกควบคุมโดยเทอม  $\varphi'$  ผลขององค์ประกอบในอุดมคติของ  $\varphi$  พอที่จะมองข้ามได้ ส่วนอีกครึ่งหนึ่งที่เหลือมาจากความล้มเหลวของโครงข่ายแบบ T บริดจ์ เพื่อพิสูจน์ค่าลักษณะจำเพาะ  $\varphi$  ด้วยความเที่ยงตรงและสามารถตัดออกโดยการเพิ่มของอิลิเมนต์อื่น ๆ ต่อโครงสร้าง



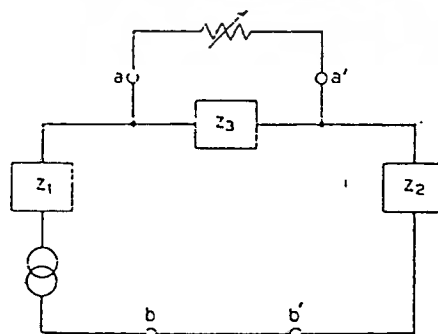
รูปที่ 2.4.5 ชนิดของอีควอไลเซอร์แสดงในรูปที่ 2.4.3 หลังจากการเพิ่มของโครงข่ายเสริม



รูปที่ 2.4.6 ค่าลักษณะจำเพาะของโครงสร้างแสดงจากรูปที่ 2.4.5

ตั้งแต่  $\theta_0$  และ  $\phi$  สามารถควบคุมได้ด้วยโครงข่ายเสริม โครงสร้างแสดงในรูปที่ 2.4.3 ทางด้านทฤษฎีความต้องการทั้งหมดปรากฏออกมาหนึ่งในจำนวนของวงจรอื่น ๆ แสดงด้วยสมการที่ (2.4.3) สำหรับตัวอย่างของโครงสร้างอื่น ๆ มีองค์ประกอบโดยทั่วไป ดังรูปที่ 2.4.7 จะพบเงื่อนไขกำหนดการอิมพีแดนซ์  $Z_1$ ,  $Z_2$  และ  $Z_3$  มีความสัมพันธ์กันเมื่อโครงข่ายถูกตัดสินด้วยการส่งโครงสร้าง 4 ปลายทาง จาก  $a-a'$  ถึง  $b-b'$  เป็นอิมพีแดนซ์ค่าความต้านทานอุดมคติคิงที่เท่ากับ  $R_0$  ที่  $a-a'$

ในทางกลับกัน โครงข่ายในรูปที่ 2.4.3 ซึ่งทั้ง  $\theta_0$  และ  $\phi$  เป็นเพียงค่าคงที่ โครงข่ายส่วนมากถูกพบด้วยการทำให้ปริมาณทั้ง 2 นี้ สลับซับซ้อนขึ้น จำนวนคุณลักษณะจำเพาะที่ไม่สลับซับซ้อน เป็นสิ่งสนใจเป็นพิเศษ 2 จำนวนแรกดังแสดงในรูปที่ 2.4.8 มันออกแบบสูตรที่เหมือนกันแต่



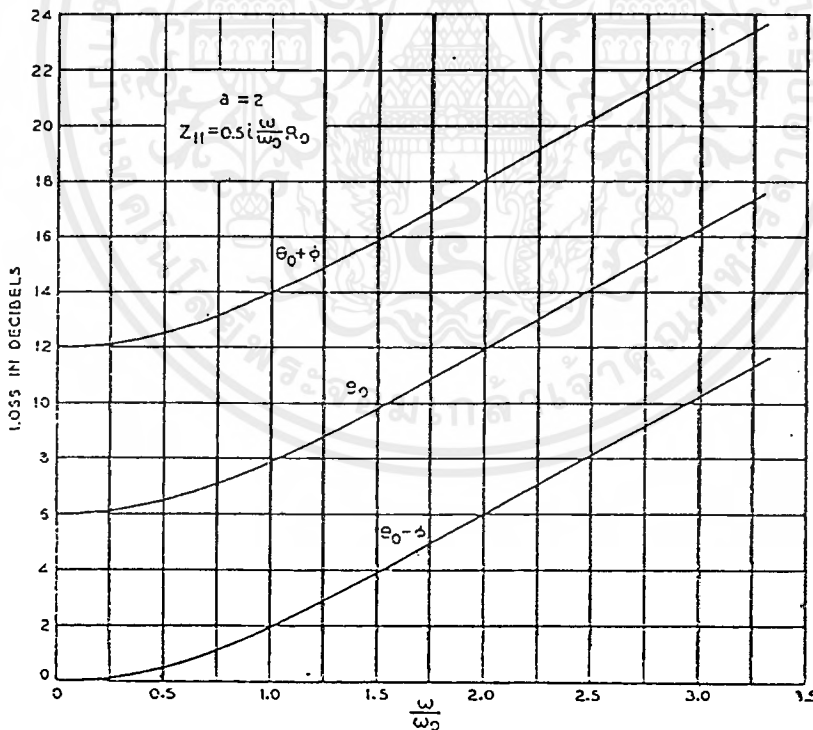
รูปที่ 2.4.7 ไคอะแกรมแสดงรูปทั่ว ๆ ไปของ วารีเอเบิล อิกวอไลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนึ่งในนั้นสิ้นสุดในความต้านทานจำกัดที่การสิ้นสุดทั้ง 2 ขณะที่ยังเปิด เช่น ตารางของหลอด  
สูญญากาศ , ต้องกำหนดจุดสิ้นสุดลักษณะพิเศษของตัวอย่างประกอบบนสมมุติฐาน ซึ่งอิมพีแดนซ์  
 $Z_{11}$  คือ อินดักแตนซ์แบบง่าย ๆ แสดงด้วยส่วนบนของรูปที่ 2.4.8 (P) ยังคงเป็นค่าคงที่ ดังนั้น  
โครงข่ายเสริมต้องเพิ่มการควบคุม ประจวบกับโครงสร้างรูปที่ ค่าสูญเสียอ้างอิง  $\theta_0$  มีหลากหลาย  
หลายด้วยความถี่และสามารถจะควบคุมโดยการปรับปรุง  $Z_{11}$  การออกแบบถูกขัดขวางด้วย  $Z_{11}$   
และ  $Z_{21}$  และปฏิบัติตามขอบเขตของ อีควอไลเซอร์ครั้งที่ เพื่อยืนยันข้อเท็จจริงว่าสูตรจาก  $\theta_0$   
เหมือนกับการออกแบบสูตรอีควอไลเซอร์มาตรฐาน

$$e^\theta = 1 + \frac{Z_{11}}{R} \quad (2.4.9)$$

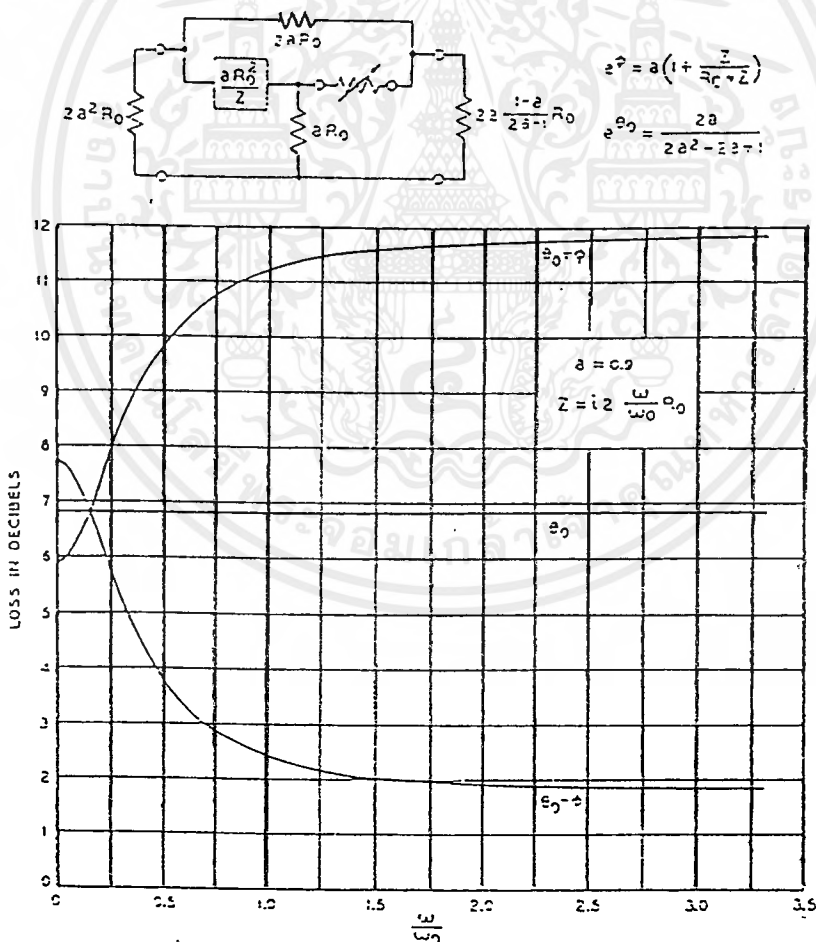
ทางเลือกของ  $Z_{11}$  ที่เหมาะสมต้องการเพียงแค่วิธีการออกแบบรูทีน ซึ่งผลตอบแทนที่  
เหมือนกันกับสูตรมาตรฐานนั้น จะยังคงอยู่สำหรับการออกแบบสมการต่อไป



รูปที่ 2.4.8 วาริเอเบิล อีควอไลเซอร์ ที่ค่าลักษณะจำเพาะอ้างอิงที่มีการเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2.4.9 นั้นเป็นรูปแบบโครงข่ายที่ 3 ซึ่งมีคุณสมบัติในการแปลงที่การลดความสูญเสียจากโครงสร้างรูปที่ 2.4.8 การสูญเสียอ้างอิง,  $\theta_0$  เป็นค่าคงที่ ขณะที่  $\varphi$  เปลี่ยนแปลงด้วยความถี่ในการกระทำที่ขึ้นอยู่กับค่า  $Z$  การเพิ่มการควบคุม  $\varphi$  สามารถระบุโดยการเพิ่มโครงสร้างสนับสนุนหน้าความต้านทานปรับค่า จากตัวอย่างก่อนหน้านี แสดงให้เห็นว่า ในรูปกราฟที่ตั้งอยู่บนสมมติฐานว่า ค่าลักษณะจำเพาะของอิมพีแดนซ์  $Z$  เป็นแบบ อินดักแตนซ์ ซึ่งกราฟที่ได้จะเป็นรูป “see saw” คือการลดทอนลงที่การเพิ่มขึ้นของความถี่ที่แน่นอน ขณะที่ความถี่อื่นจะลดลงปรากฏการณ์นี้ขึ้นอยู่กับค่าตัวแปร  $\alpha$  มันจะหายไปเมื่อ  $\alpha$  มีค่า  $1/2$  หรือ  $1$  และจะปรากฏขึ้นที่ค่าอินเตอร์มีเดีย คือ  $\alpha = 1/\sqrt{2}$  ผลที่เหมือนกันนี้ สามารถถูกอธิบายในโครงข่ายที่เราพิจารณาผ่านไป คือสมการที่ 2.4.8 การลดทอนปรับค่า ( Variable Attenuation ) จะเปลี่ยนแปลงเครื่องหมายถ้าการเลื่อนเฟสของโครงข่ายถูกทำให้เพิ่มขึ้นมากกว่า 45 องศา

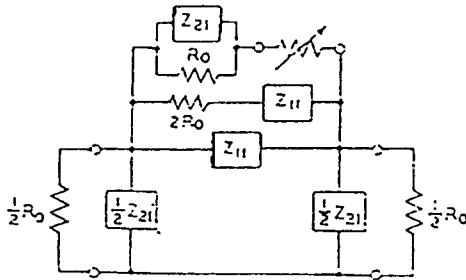


รูปที่ 2.4.9 วาริเอเบิล อีควอไลเซอร์ความต้องการเฉพาะแบรินซ์ อิมพีแดนซ์ทั่วไปตัวเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



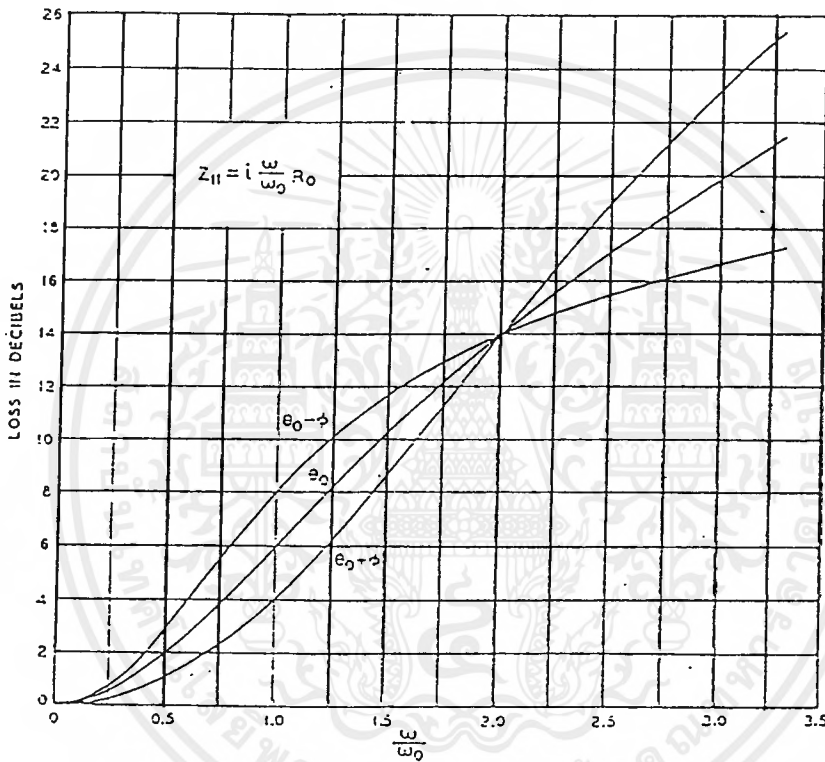
ถูกใช้สำหรับระบบที่จำเป็นในการอิมพีแดนซ์ วาริเอเบิล การลดทอนขอบช่องระดับ สัญญาณต่ำสุด



$$e^{\alpha} = 1 + \frac{1}{2} \frac{\left(\frac{Z_{11}}{R_0}\right)^2}{1 + \frac{Z_{11}}{R_0}}$$

$$e^{2\alpha} = \left[1 + \frac{Z_{11}}{R_0}\right]^2$$

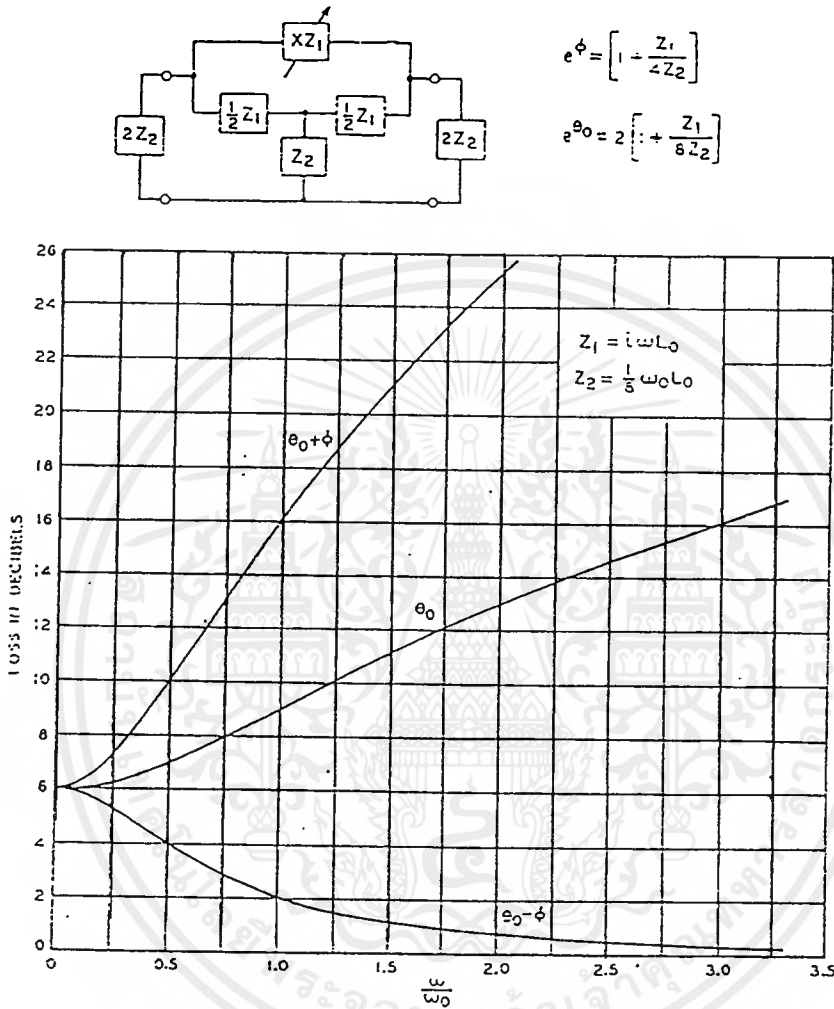
$$Z_{11} \sim Z_2 = R_0^2$$



รูปที่ 2.4.11 อิมพีแดนซ์ปรับค่าซึ่งการสูญเสียเป็น 0 ที่ความถี่หนึ่งสำหรับการกำหนดทั้งหมดของการควบคุมอิมพีแดนซ์

โครงสร้างสุดท้าย แสดงในรูปที่ 2.4.12 จุดสำคัญที่น่าสนใจ คือ การควบคุมอิมพีแดนซ์แทนที่จะเป็นตัวต้านทานปรับค่าจะเป็นอิมพีแดนซ์ ทั่วๆ ไปที่ปรับค่า (xZ1) ในรูปกราฟ ถ้าในกรณีที่จะเหมาะสมจะปฏิบัติ  $Z_1$  จะเป็นความต้านทาน, อินดักแตนซ์ หรือ ค่าความจุ ในการเพิ่มแบรนซ์ตัวปรับค่าโครงข่ายจะรวมทั้งแบรนซ์ที่คงที่ 2 ค่า ของ  $Z_1$  และแบรนซ์ที่คงที่ 3 ค่าต่ออิมพีแดนซ์ที่ 2 ( $Z_2$ ) และการเปลี่ยนแปลงจากความต้านทานปรับค่าไปเป็นอิมพีแดนซ์ปรับค่า ทำให้เกิดความแตกต่างที่เล็กน้อยในการวิเคราะห์ มันแทบจะไม่มีผลจำเป็นในการแทนที่  $R$  และ  $R_0$  ด้วย  $Z$  หรือ  $Z_0$  ในทุก ๆ สมการ ดังนั้นในสมการที่ 2.4.3 ถูกปรับปรุงให้เหมาะสมอยู่ในโครงเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สร้างนี้ ซึ่งผลของลักษณะการลดทอน จะมีรูปแบบที่สมมาตรเหมือนกับที่ได้รับอุปกรณ์ในการควบคุมความต้านทานซึ่งแสดงในส่วนล่างของรูปที่ 2.4.12 ที่แสดงบนสมมุติฐานที่ว่า อิมพีแดนซ์  $Z_1$  และ  $Z_2$  เป็นทั้งความต้านทานและอินดักเตนซ์



รูปที่ 2.4.12 วาริเอเบิล อีควอไลเซอร์ที่มีการควบคุมอิมพีแดนซ์ทั่วไป

โครงสร้างของรูปที่ 2.4.12 ยังคงเป็นส่วนสำคัญที่ใช้ได้เหมือนสมการปรับค่าอิมพีแดนซ์ปรับค่าถ้ามีการปรับค่าอิมพีแดนซ์  $Z_1/2$  ตัวปลายและแบรนช์ที่ขนานตรงกลางกลายเป็นตัวปรับค่าในส่วนนี้ค่าอิมพีแดนซ์ปรับค่าที่น่าเสนอต้องถูกกำหนดให้เป็นค่าปกติ โดยมีโครงสร้างผลลัพธ์เป็นสิ่งจำเป็นในการ อินเวอร์ส ของโครงสร้างรูปที่ 2.4.12 แน่นอนในกรณีที่เกี่ยวข้องกันในแต่ละรูปแบบอื่นๆ ซึ่งได้บรรยายมานั้น สามารถแทนที่ด้วยการอินเวอร์สตัวมันได้

### บทที่ 3

#### การออกแบบและวิเคราะห์แอมป์โครมิแนนซ์อิกวอไลเซอร์

##### 3.1 วาริเอเบิลอิกวอไลเซอร์ โดยการใช้ การป้อนกลับ และ การนำหน้า

ก่อนการปฏิบัติตามขั้นตอน ขอให้เราทบทวนหลักการของวาริเอเบิล อิกวอไลเซอร์ ตามแบบของ Bode นี้ก่อน ซึ่งอินพุทอิมพีแดนซ์ (input impedance) ในทางจินตภาพของ ทูพอร์ท จะถูกจำกัดโดยตัวต้านทานปรับค่าได้  $xR_o$

$$Z_R = R_o(x + \tanh \psi)/(x \tanh \psi + 1) \quad (3.1.1)$$

ซึ่ง  $R_o$  และ  $\Psi$  เป็นความต้านทานและสัมประสิทธิ์การทรานส์เฟอร์ของ two-port ตามลำดับ การใช้ two-port ชนิดนี้เป็นเน็ตเวิร์กย่อย (subnetwork) เราสามารถที่จะหาทรานเฟอร์ฟังก์ชันได้อย่างง่าย

$$\exp(-\theta) = \exp(-\theta)(x + \exp(-\varphi)/(1 + x \exp(-\theta))) \quad (3.1.2)$$

กระจาย  $\theta$  ใน (3.1.2) ให้อยู่ในเทอมของ  $\varphi$

$$\theta \cong \theta_0 + \{(1-x)/(1+x)\}\varphi + g_3(x)\varphi^3 + g_5(x)\varphi^5 - \dots \quad (3.1.3)$$

สองเทอมแรกในสมการที่ (3.1.3) เป็นตัวกำหนด  $\varphi$  ซึ่งน้อยกว่า  $1N_p$  ดังนั้นเราสามารถได้ค่าคุณลักษณะ (characteristic) ของการปรับที่สม่ำเสมอและได้สัดส่วน แสดงในหน่วยเดซิเบล

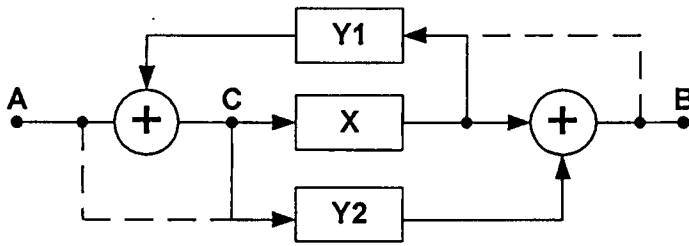
ในเอกสารฉบับนี้ สมการที่ (3.1.2) ถูก สมมุติ (simulate) โดย Signal flow graph ซึ่งมี การป้อนตรง, การป้อนนำหน้า และการป้อนกลับซึ่งแสดงในรูปที่ 3.1.1 มันมีจุดเชื่อมต่อของการป้อนกลับ และการป้อนนำหน้า 4 จุด ซึ่งแสดงโดยเส้นทึบและเส้นประ สำหรับจุดต่อของเส้นทึบทรานเฟอร์ฟังก์ชัน ของ Signal flow graph แสดงได้ดังนี้

$$V(j\omega) = \{x + y_2(j\omega)\} / \{1 - xy_1(j\omega)\} \quad (3.1.4)$$

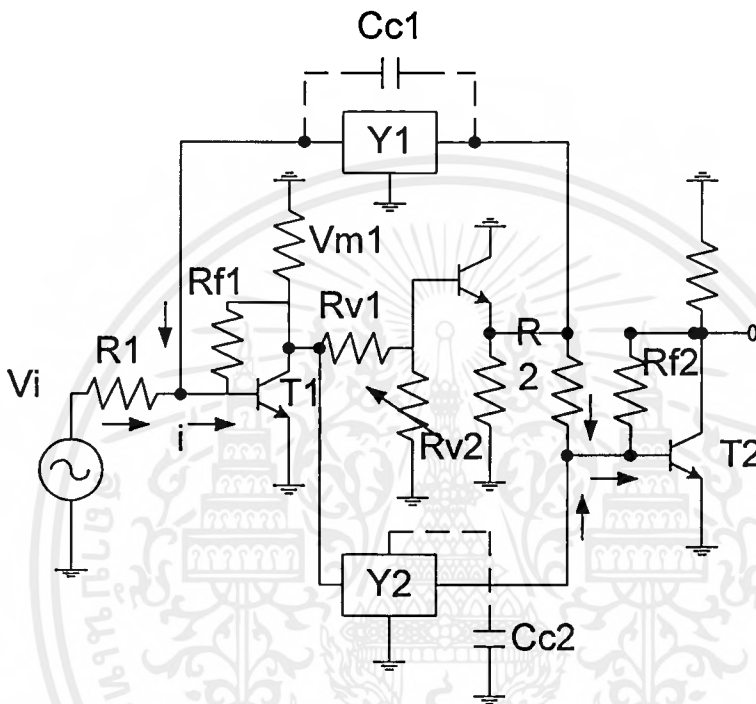
เมื่อแทน  $-Y_1 = Y_2 = Y$  ใน (3.1.4) ได้

$$V(j\omega) = \{x + y(j\omega)\} / \{1 + xy(j\omega)\} \quad (3.1.5)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1.1 แสดง Signal Flow Graph ตามแบบของ Bode



รูปที่ 3.1.2 แสดงวงจรเทียบเท่าของ Signal flow graph ในรูปที่ 3.1.1

ซึ่งแสดงให้เห็นได้ง่าย ๆ ว่าทุกจุดเชื่อมต่อจะให้ทรานส์เฟอร์ฟังก์ชัน เหมือนกันดังที่แสดงในสมการที่ (3.1.5) ซึ่งแยกค่าคงที่ออกไป ถ้าสัมประสิทธิ์ความสัมพันธ์ของการป้อนกลับและการป้อนนำหน้าถูกเลือกอย่างเหมาะสม

เปรียบเทียบกันระหว่างสมการ (3.1.2) กับ (3.1.5) แสดงให้เห็นว่า signal flow graph ในรูปที่ 3.1.1 สามารถที่จะให้วารีเอเบิล อีควอไลเซอร์ ในเทอมของภาคปรับอัตราขยาย  $X$  และ shaping network  $Y(j\omega)$  โครงสร้างต่าง ๆ จะเป็นไปตาม signal flow graph ในรูปที่ 3.1.1 ตัวอย่างที่ใช้ในรูปที่ 3.1.2 จะสอดคล้องกับการป้อนกลับและการป้อนนำหน้าที่เป็นเส้นทึบในรูปที่ 3.1.1 ให้เราลองศึกษาทรานส์เฟอร์ฟังก์ชัน  $V_o/V_i$  ของเน็ตเวิร์กนี้

Two – port  $Y_1$  และ  $Y_2$  เป็น shaping network. และสมมุติว่ามีโครงสร้างเดียวกันในกรณีทั่วไป อย่างไรก็ตามเราก็สามารถใช้ในลักษณะใหม่ซึ่งจะอธิบายต่อไป โดยการใส่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างที่แตกต่างกันของ  $Y_1$  และ  $Y_2$  เมื่อให้  $Y_1$  และ  $Y_2$  แสดงในรูป admittance matrix ประกอบด้วย  $Y_{21}$  และ  $Y_{22}$  ใน shaping network

ทรานซิสเตอร์ T<sub>i</sub> ร่วมกับตัวต้านทานฟีดแบค  $R_{f1}$  จะเปลี่ยนกระแสอินพุต  $i$  ไปเป็นแรงดันเอาต์พุต  $V_{m1} = -iR_{f1}$  แรงดัน  $V_i$  และ  $V_{m2}$  ได้  $V_i/R_1$  และ  $V_{m2}Y_2$  ไปเป็นกระแส  $i = (V_i/R_1 + V_{m2}Y_2)$   $V_i$  และ  $V_{m2}$  ถูกกระทบ และรวมกันทำให้เกิด แรงดัน

$V_{m1} = -R_{f1}(V_i/R_1 + V_{m2}Y_2)$  เช่นเดียวกัน แรงดันเอาต์พุต  $V_o$  สามารถที่จะอธิบายได้โดย  $V_o = -R_{f2}(V_{m2}/R_2 + V_{m1}Y_1)$  ตัวลวดทองซึ่งประกอบไปด้วย  $R_{v1}$  และ  $R_{v2}$  ซึ่งสัมพันธ์กับ  $V_{m1}$  และ  $V_{m2}$  คือ  $V_{m2} = kV_{m1}$  ซึ่ง  $k = R_{v2}/(R_{v1} + R_{v2})$

เราจะได้ทรานเฟอร์ฟังก์ชันดังนี้

$$\frac{V_o}{V_i} = \left\{ \frac{R_{f1}R_{f2}}{(R_1R_2)} \right\} \left\{ \frac{(R_2Y_2 + k)}{1 + kR_{f1}Y_1} \right\} \quad (3.1.6)$$

สมการที่ (3.1.6) สามารถที่จะเขียนใหม่ได้เป็น

$$\frac{V_o}{V_i} = \left\{ \frac{R_{f1}}{(aR_1R_2)} \right\} \left\{ \frac{(aR_2Y_2 + x)}{1 + kR_{f1}Y_1 + a} \right\} \quad (3.1.7)$$

ซึ่ง  $a$  มีค่าเป็นบวกและ  $X = ak$  โดย

$$Y = aR_2Y_2 = R_{f1}Y_1/a \quad (3.1.8)$$

ลดรูปสมการที่ (3.1.7) โดยการเอาตัวคูณที่เป็นค่าคงที่ออกไปจะเทียบเท่าได้กับสมการที่ (3.1.5) ข้อสำคัญก็คือ เราสามารถที่จะได้รับย่านการปรับสูงสุด โดยการทำให้  $a$  มีขนาดใหญ่พอ คือ

$$0 \leq X \leq a$$

สมการที่ (3.1.8) แสดงให้เห็นว่าค่าคุณลักษณะของการปรับ (variable characteristic)  $Y$  สามารถประมาณค่าโดยตรง โดย shaping network  $Y_1$  และ  $Y_2$  ดังนั้นการออกแบบวาริเอเบิลอิควอลไลเซอร์ชนิดนี้จึงดีกว่าเมื่อเทียบกับชนิดปกติ

สมการชี้ให้เห็นว่าการทดสอบค่าคุณลักษณะของการปรับ สามารถที่จะเป็นจริงได้โดยไม่ต้องใช้ตัวเหนี่ยวนำซึ่งเป็นประโยชน์ต่อการแปลงแอดมิทแตนซ์ ( admittance ) และการเพิ่มอุปกรณ์ต่าง ๆ

ข้อสังเกต โครงสร้างในรูปที่ 3.1.2 จะให้ อิมพีแดนซ์ (impedance) ทางด้านอินพุตสูง และทางด้านเอาต์พุตต่ำ ดังนั้นจึงไม่มี Buffer Amplifier ขยายสัญญาณ ทรานซิสเตอร์เพียงตัวเดียวจึงต้องมีความทนและสามารถด้านทานได้

เราได้ออกแบบในทางอุดมคติสำหรับองค์ประกอบของเน็ทเวิร์กมาแล้ว คราวนี้เราลองมาศึกษาถึงรายละเอียดของ แนวความคิดขององค์ประกอบของอิกวอไลเซอร์โดยปรับเปลี่ยนค่าคุณลักษณะ

### 3.2 การวิเคราะห์ความผิดพลาด (Error Analysis)

ก. ความผิดพลาดที่เกิดขึ้นจากความจำกัดย่านความถี่ (Bandlimitation) และการชดเชยผลกระทบของ  $\text{error} \in$  ใน  $x$  ของสมการที่ 3.1.5 สามารถที่จะอธิบายได้โดย

$$V(1+\delta) = \{X(1+\epsilon) + Y\} / \{X(1+\epsilon)Y + 1\} \quad (3.2.1)$$

โดย first-order โดยการประมาณเราได้

$$\delta = [X(1-Y^2) / \{(X+Y)(XY+1)\}] \epsilon \quad (3.2.2)$$

ในทางปฏิบัติ สมมติให้  $|Y| \leq 1$

$$\delta = \begin{cases} \{(1-Y^2)/Y\}(\epsilon/X) & , X \gg 1 \\ \{(1-Y)/(1+Y)\} \epsilon & , X \cong 1 \\ \{(1-Y^2)/Y\}(X\epsilon) & , X \ll 1 \end{cases} \quad (3.2.3)$$

จากสมการที่ (3.2.3) ซึ่งให้เห็นว่า  $x \cong 1$  ทำให้เกิด  $\delta$  มากที่สุดสำหรับ  $\epsilon$  ที่กำหนด กำหนดให้  $y$  ไม่น้อยจนเกินไป ดังนั้นลองศึกษา  $\delta$  สำหรับในทางปฏิบัติ ซึ่ง first-order มีการจำกัดย่านความถี่

$$X(1+\epsilon) = 1/(1+i_f/f_c) \quad (3.2.4)$$

และฟังก์ชัน first-order shaping คือ

$$Y = (1+i_f/f_1)/(1+i_f/f_2) \quad (3.2.5)$$

ได้ถูกกำหนดขึ้น ในรูปที่ 3.2.1 วาด  $(1+\delta)$  สำหรับ  $f_1 = 3$  และ  $f_2 = 1$  นำ  $f_c$  แทน  $a$  พารามิเตอร์สามารถที่จะเห็นได้จากภาพ ซึ่ง  $f_c$  สามารถที่จะเลือกได้มากกว่า 10 ครั้ง ซึ่งกว้างเท่าๆ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กับ แบนวิดท์ ทางด้านสูง ในการที่จะทำให้ error มีขนาดเล็กลงอย่างเพียงพอ โดย error นี้มาจากการขยายทางเฟสแบบไม่เป็นลิเนียร์ เนื่องมาจากค่าทอพอในย่านความถี่สูง (high-frequency cutoff) ในสมการที่ (3.2.4) หนทางหนึ่งที่จะชดเชยสำหรับเฟสแบบไม่เป็นลิเนียร์ คือตัดย่านความถี่สูงออกไป (สมการที่ 3.2.4) เช่น แสดงดังสมการต่อไปนี้

$$X(1+\epsilon) = \frac{(1+i_f/f_{c1})}{\{(1+i_f/f_{c2})(1+i_{fc}/f_c)\}} \quad (3.2.6)$$

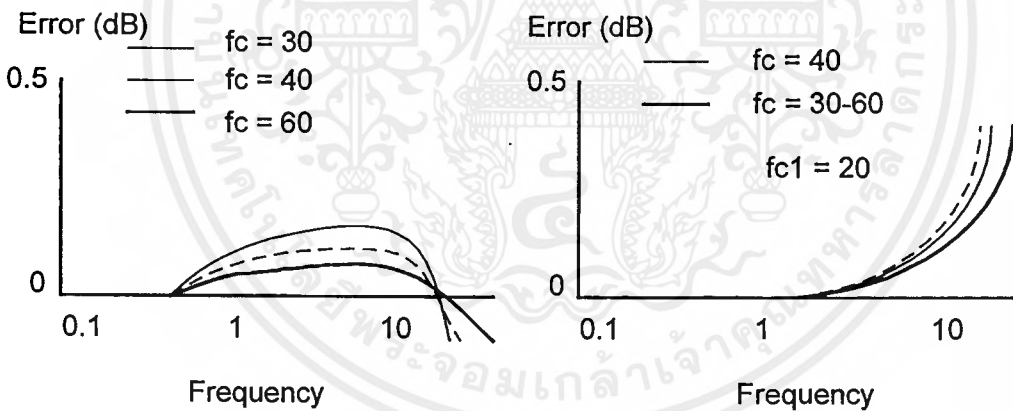
ความสัมพันธ์ระหว่าง  $f_{c1}$  และ  $f_{c2}$  สามารถที่จะหาได้โดยการทำให้เฟสของความถี่ต่ำ (low-frequency phase) จากสมการ (3.2.6) แบบ ลิเนียร์กับความถี่นั้นคือ

$$f_{c1}^{-1} = f_{c2}^{-2} + f_c^{-1} \quad (3.2.7)$$

วิธีการชดเชยนี้ได้อธิบายในรูปที่

อีกวิธีของการชดเชยทำให้ได้ shaping network สอง network เขียนสมการที่ (3.2.1) ใหม่ได้เป็น

$$V(1+\delta) = \{X(1+\epsilon) + Y_2\} / \{X(1+\epsilon)Y_1 + 1\} \quad (3.2.8)$$



รูปที่ 3.2.1 ความผิดเพี้ยนที่เกิดขึ้นเนื่องจากความจำกัดย่านความถี่ในวงจรที่ใช้ในการทดลอง

และใช้  $Y_1$  และ  $Y_2$  โดยให้

$$Y_1 = Y/(1+\epsilon) \quad (3.2.9)$$

$$Y_2 = Y(1+\epsilon) \quad (3.2.10)$$

ดังนั้นเราจะได้  $\delta = \epsilon$  ซึ่งหมายถึง การขยายทางเฟสเป็นแบบไม่เป็นลิเนียร์ไม่สนับสนุน error ทางแอมพลิจูดในคุณลักษณะของการปรับ การชดเชยในสมการที่ (3.2.9) และ (3.2.10) สามารถที่

จะดำเนินการโดยการแก้ไขเพิ่มเติมในรูปที่ 3.1.2 สำหรับการจำกัดย่านความถี่ (bandlimitation)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในสมการที่ (3.2.4) ซึ่งอธิบายโดยเส้นประ (Cc1 และ Cc2) ในรูปที่ 3.1.2 วิธีการนี้จะถูกทดสอบโดยตัวอย่างวงจรใช้งานในหัวข้อที่

ข. การลด Error โดยใช้ Shaping Networks

ผลกระทบของ error ขนาดเล็กใน Y1 และ Y2 ในสมการที่ สามารถที่จะอธิบายได้ ดังนี้

$$V(1 + \delta) = \{X + Y_2(1 + \epsilon_2)\} / \{XY_1(1 + \epsilon_1) + 1\} \quad (3.2.11)$$

ถ้า  $\epsilon_1$  และ  $\epsilon_2$  มีขนาดเล็กอย่างเพียงพอเราจะได้

$$\delta = \{Y_2 / (X + Y_2)\} \epsilon_2 - \{XY_1 / (XY_1 + 1)\} \epsilon_1 \quad (3.2.12)$$

สำหรับในทางปฏิบัติสมมติให้  $|Y_1|$  และ  $|Y_2| \ll 1$  สมการที่ (3.2.12) จะลดรูปได้เป็น

$$|\delta| \leq \begin{cases} |\epsilon_1| & , \quad X \gg 1 \\ |\epsilon_2 - \epsilon_1|/2 & , \quad X \cong 1 \\ |\epsilon_2| & , \quad X \ll 1 \end{cases} \quad (3.2.13)$$

ดังนั้นจะได้

$$|\delta| \leq \max\{|\epsilon_1|, |\epsilon_2|\} \quad (3.2.14)$$

ในสมการที่ (3.2.14) แสดงให้เห็นว่าแม้จะให้ shaping network 2 ตัว ความไวของ วาริเอเบิล อิกวอลไลเซอร์ ตามนี้ก็เกือบที่จะเหมือนกับการวิเคราะห์ที่มี Shaping network เพียงตัวเดียว

ค. การลดการขยายขึ้นเนื่องจากความผิดเพี้ยน

กราฟ (a) ในรูปที่ 3.2.2 อธิบายถึงการขยายขึ้นเนื่องจาก error ของสมการที่ (3.1.3) ซึ่งเราสามารถที่จะลด error โดยการใช้อัตราต่างเล็กน้อย ระหว่าง  $y_1$  และ  $y_2$  ดังตัวอย่างโดยให้

$$Y_1 = Y + b \quad (3.2.15)$$

$$Y_2 = Y / (1 + b) \quad (3.2.16)$$

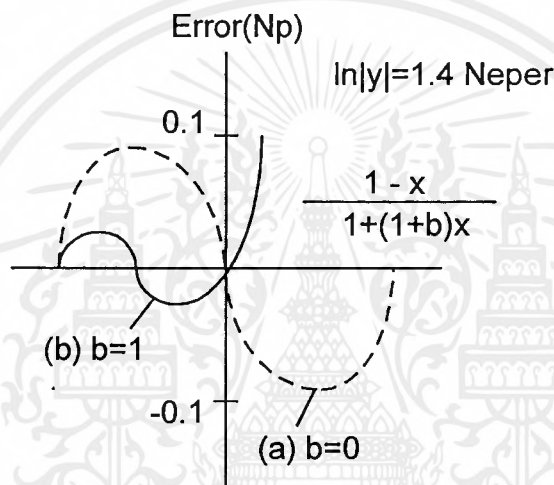
จากสมการที่ (3.1.4) เราได้

$$V' = \{X + Y / (1 + b)\} / \{X(Y + b) + 1\} \quad (3.2.17)$$

เมื่อ  $b$  เป็นค่าคงที่ ซึ่งเป็นตัวกำหนดรูปร่างของ error สมการที่สามารถที่แจกแจงออกได้ เป็น

$$\ln(v') = -\ln(1+b) + [(1-X)/(1+(1-b)X)]\ln(Y) + \dots \quad (3.2.18)$$

การขยายขึ้นเนื่องจาก error ใน (3.2.18) ได้แสดงในรูปที่ 3.2.2 (Curve b) การเปรียบเทียบระหว่าง curve (a) และ (b) แสดงให้เห็น error ที่เกิดขึ้นถูกลดลงไปอย่างมาก ภายใต้ย่านสูงสุดของการปรับครั้งหนึ่ง ในรูปที่ 3.2.2 เฟสของ  $Y$  ไม่ได้นำมาใช้ในการพิจารณา เพื่อความง่าย ข้อสำคัญคือในทางปฏิบัติค่า  $b$  ที่เหมาะสมที่สุดมักจะขึ้นอยู่กับเฟสของ  $Y$  การลด error แบบนี้จะมีประโยชน์เมื่อเราใช้ วาริเอเบิล อีควอลไลเซอร์ ในครั้งหนึ่งของย่านสูงสุด



รูปที่ 3.2.2 ตัวอย่างการขยายขึ้นเนื่องจากความผิดเพี้ยนที่เกิดขึ้นในวาริเอเบิล อีควอลไลเซอร์ซึ่งคำนวณโดย  $\ln|y| = 1.4 \text{ Np}$  (a) ความผิดพลาดที่เกิดขึ้นเนื่องจากการขยาย (b) ความผิดพลาดที่ลดลงโดยการใช้ความแตกต่างกันของ network

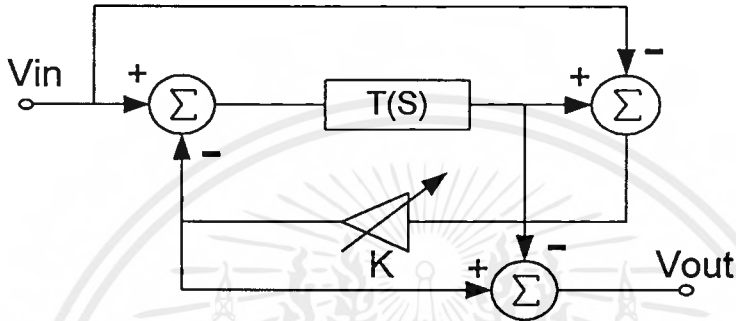
### 3.3 การออกแบบวงจรแอ็คทีฟโครมิกแนชอีควอลไลเซอร์

ในการออกแบบวงจรอีควอลไลเซอร์ที่จะใช้เข้าไปปรับอัตราขยายที่ย่านความถี่ที่ 4.43 เมกะเฮิร์ตนั้น วงจรที่เราทำการออกแบบจะทำการออกแบบมาจากวงจรที่ใช้สวิทช์คาปาซิเตอร์ (Switch Capacitor) โดยที่จะทำการเปลี่ยนรูปแบบของสวิทช์คาปาซิเตอร์ให้อยู่ในรูปของ RC Network ซึ่งวงจรของสวิทช์คาปาซิเตอร์ที่เราจะทำการออกแบบนั้น จะเป็นชนิดของ BODE-TYPE ซึ่งจะเปลี่ยนแปลงโดยอีควอลไลเซอร์ (Equalizer) ซึ่งบล็อกไดอะแกรมดังรูปที่ 3.3.1 จะมีโครงสร้างแบบ IB-FIRST ORDER ALL-PASS NETWORK ส่วนบล็อกไดอะแกรมดังรูป

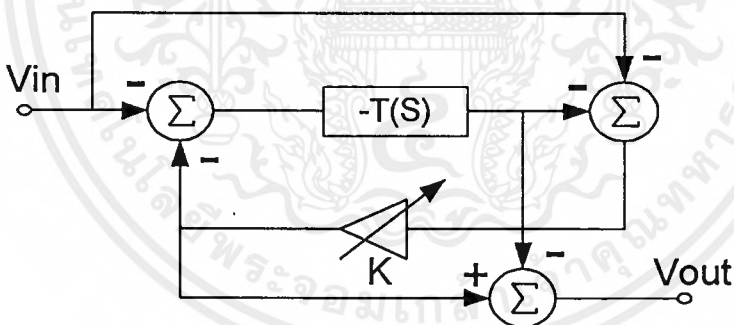
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ 2 จะมีโครงสร้างแบบ FIRST ORDER DIRECT-FORM และในขั้นแรกจะแทน  $T(s)$  ด้วย  $S^{-1}$  เช่นกัน

ในวงจรแอดิทีฟโครมิแนนซ์อิกควอลไลเซอร์ที่ทำการออกแบบประเภทนี้ จะเป็นการออกแบบเพื่อปรับแอมพลิจูดที่ความถี่ 4.43 เมกกะเฮิร์ต ซึ่งนำมาใช้ในการแก้ไขความผิดเพี้ยนของสัญญาณการส่งในระบบโทรทัศน์ ซึ่งจะมีบล็อกไดอะแกรมดังรูปที่ 3.3.1 และ รูปที่ 3.3.2



รูปที่ 3.3.1 Initial บล็อกไดอะแกรม

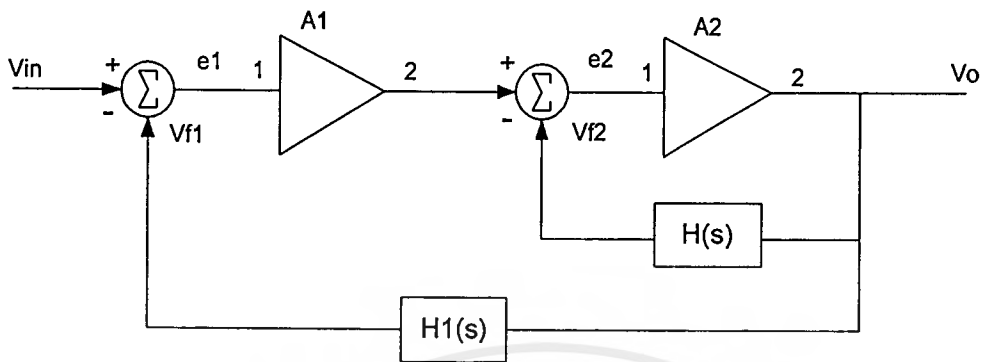


รูปที่ 3.3.2 บล็อกไดอะแกรมแอดิทีฟโครมิแนนซ์อิกควอลไลเซอร์

จากบล็อกไดอะแกรมทั้งสอง รูปที่ 3.3.1 จะเป็น Initial ในรูปแบบเริ่มต้นของการออกแบบ แต่ที่เราจะทำการออกแบบนั้น จะทำการออกแบบในรูปที่ 3.3.2 ซึ่งเครื่องหมายที่จุดรวมสัญญาณของทั้งสองแบบจะแตกต่างกัน แต่ทรานเฟอร์ฟังก์ชันที่ทำการคำนวณออกมาได้นั้นจะมีค่าที่เหมือนกัน ซึ่งการหาทรานเฟอร์ฟังก์ชันนั้นจะกล่าวในหัวข้อของการคำนวณ ซึ่งจากบล็อกไดอะแกรมนั้นจะเห็นได้ว่าจะสามารถปรับเกน (Gain) การขยายได้ด้านเดียวแต่ถ้าจะทำการออกแบบให้ปรับเกน (Gain) การขยายให้อยู่ในด้านตรงข้ามก็จะสามารถทำได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### จากวิธีการของ Transfer Function Inverter , TFI



รูปที่ 3.3.3 แสดงไคอะแกรมของ TFI แบบ double feed back

ในที่นี้  $H(s)$  คือ ทรานเฟอร์ฟังก์ชันที่ต้องการกลับค่า จากไคอะแกรมในส่วนของ forward path  $G(s)$  จะมีทรานเฟอร์ฟังก์ชันดังนี้

$$G(s) = A_1 A_2 / [1 + A_1 A_2 H_1(s) + A_2 H(s)] \quad (3.3.1)$$

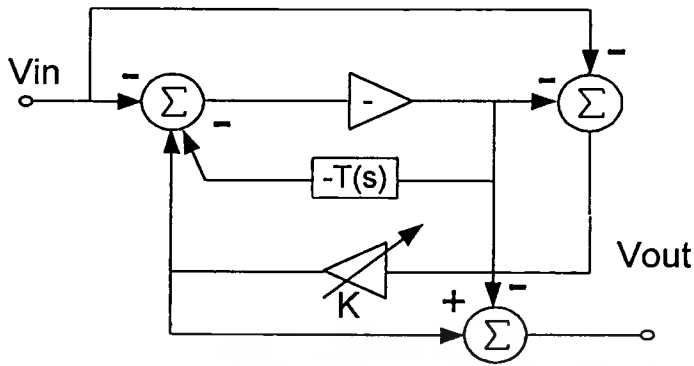
เมื่อ  $A_1$  และ  $A_2$  คือ อัตราการขยายในส่วนของ forward path

ดังนั้นเมื่อเลือกค่า  $A_1 A_2 H_1(s) = -1$  หรือ กำหนดให้  $A_1$  และ  $A_2$  เป็นบวก และเลือกค่าของ  $H_1(s) = -1 / A_1 A_2$  จะได้

$$G(s) = A_1 [H(s)]^{-1} \quad (3.3.2)$$

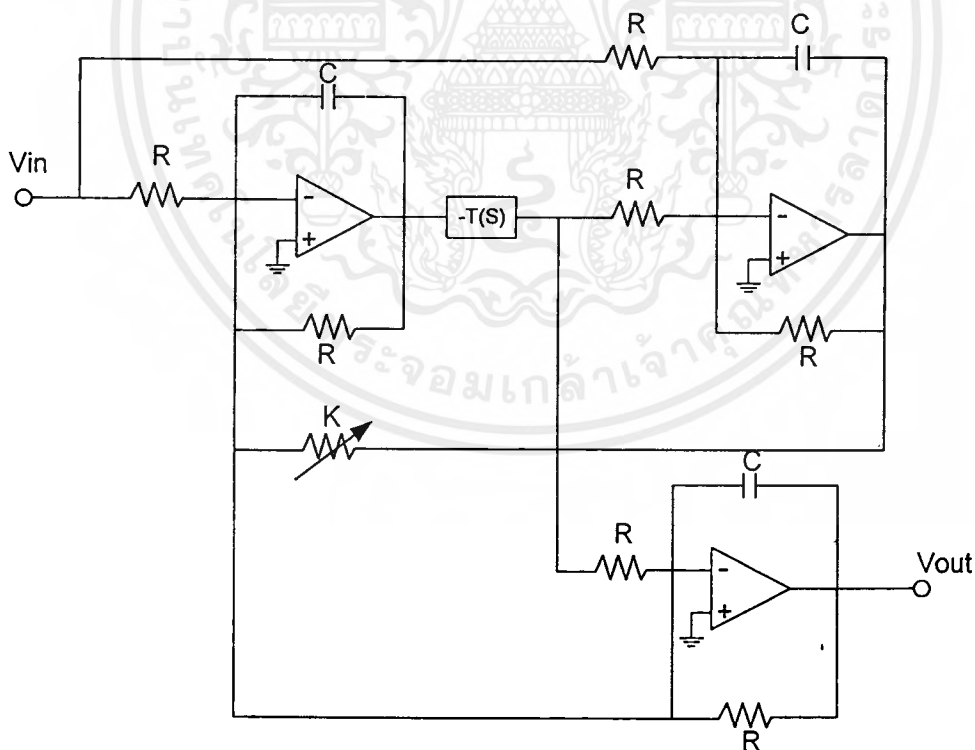
นั่นหมายความว่า ทรานเฟอร์ฟังก์ชัน  $G(s)$  ของระบบนั้นมีค่าเท่ากับ ส่วนกลับของ ทรานเฟอร์ฟังก์ชัน  $H(s)$  ของระบบในส่วนป้อนกลับคูณด้วยอัตราการขยายสัญญาณ  $A_1$  ซึ่งเป็นข้อแตกต่างจากการป้อนกลับเพียงชั้นเดียวที่จะให้ทรานเฟอร์ฟังก์ชัน  $G(s) \approx 1/[H(s)]$  ถ้า  $|AH(s)| \gg 1$  ซึ่งเป็นทรานเฟอร์ฟังก์ชันที่ได้จากการประมาณเท่านั้น

ในการออกแบบทางด้านลระดับสัญญาณจะสามารถเขียนบล็อก ไดอะแกรม ได้ดังนี้



รูปที่ 3.3.4 แสดงบล็อกไดอะแกรมทางค่านลระดับสัญญาณ

ซึ่งในวงจรที่ทำการออกแบบจะปรับขนาดเขยสัญญาณ ได้ทางด้านเพิ่มระดับสัญญาณด้านเดียว เพราะถ้าทำการออกแบบให้ปรับทั้งสองด้านจะต้องใช้ Op-Amp หลายตัว ซึ่งจะมีผลต่อวงจรที่ทำการออกแบบ แต่ในการออกแบบจริงจะออกแบบด้านเดียวซึ่งรูปแบบของวงจรมีลักษณะดังนี้



รูปที่ 3.3.5 วงจรแเอ็คทีฟโครมิแนนซ์อควอไลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแเอคทีฟโครมิแนนซ์คิวโอไลเซอร์ที่ทำการออกแบบนี้จะมี Transfer Function คือ

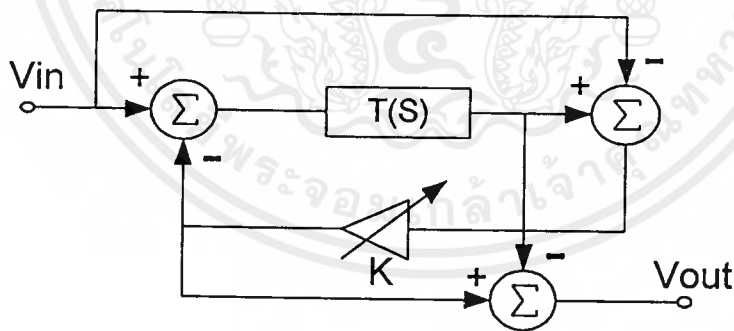
$$H(S) = -\frac{T(S) + k}{1 + kT(S)}, \quad 0 < k < \alpha \quad (3.3.3)$$

ในวงจรนี้จะใช้  $k$  เป็นตัวปรับพารามิเตอร์ และ  $T(s)$  จะเป็นฟังก์ชันช่วยในการปรับแต่งรูปแบบของสัญญาณ ถ้าเราแทน  $T(s)$  ด้วย  $S^{-1}$  ฉะนั้น  $H(s)$  ก็จะเป็น First-Order all pass function เราจะเลือกรูปแบบดังรูป ซึ่งมีตัวปรับ  $k$  ตัวเดียว ในวงจร จะใช้ในการปรับแอมพลิจูดทางด้านเอาต์พุตของสัญญาณเมื่อเกิดการผิดเพี้ยนของสัญญาณ

### 3.4 การคำนวณและวิเคราะห์สมการ

ในหัวข้อนี้จะกล่าวถึงการพิสูจน์สมการจากบล็อกไดอะแกรมทั้งสองบล็อกดังรูปที่ 3.3.1 และ รูปที่ 3.3.2 ซึ่งทรานเฟอร์ฟังก์ชันที่หามาได้จากทั้ง 2 บล็อกนั้นจะมีค่าที่เหมือนกันแต่ว่าวิธีการหานั้นต่างกัน ซึ่งจะทำการพิสูจน์ทรานเฟอร์ฟังก์ชันตามสมการที่ 3.3.3 ได้ดังนี้

#### 3.4.1 พิสูจน์จาก Initial บล็อกไดอะแกรม



รูปที่ 3.4.1 Initial บล็อกไดอะแกรม

จากรูป Take node จะได้สมการ 2 สมการ คือ

$$(V_i - kV_a)T(s) - V_i = V_a \quad (3.4.1)$$

$$kV_a - (V_i - kV_a)T(s) = V_o \quad (3.4.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (3.4.1) จะได้

$$\begin{aligned} ViT(s) - kVaT(s) - Vi &= Va \\ ViT(s) - Vi &= Va + kVaT(s) \\ \therefore Va &= Vi \frac{[T(s) - 1]}{[1 + kT(s)]} \end{aligned} \quad (3.4.3)$$

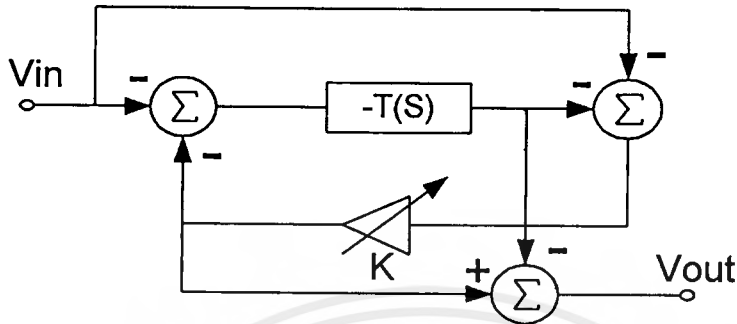
จากสมการที่ (3.4.2) จะได้

$$\begin{aligned} kVa - ViT(s) + kVaT(s) &= Vo \\ Va[k + kT(s)] - ViT(s) &= Vo \end{aligned} \quad (3.4.4)$$

นำสมการที่ (3.4.3) แทนลงใน (3.4.4) จะได้

$$\begin{aligned} Vi \left[ \frac{T(s) - 1}{1 + kT(s)} \right] [k + kT(s)] - ViT(s) &= Vo \\ Vi \left[ \frac{(T(s) - 1)(k + kT(s)) - T(s)}{1 + kT(s)} \right] &= Vo \\ \therefore \frac{Vo}{Vi} &= \left[ \frac{(T(s) - 1)(k + kT(s)) - T(s) - kT^2(s)}{1 + kT(s)} \right] \\ &= \left[ \frac{kT(s) + kT^2(s) - k - kT(s) - T(s) - kT^2(s)}{1 + kT(s)} \right] \\ &= -\frac{T(s) + k}{1 + kT(s)} \quad \#\# \end{aligned}$$

### 3.4.2 พิสูจน์จากบล็อกไดอะแกรมอิกวอไลเซอร์



รูปที่ 3.4.2 บล็อกไดอะแกรมแอ็คทีฟโครมิแนนซ์อิกวอไลเซอร์

จากรูป Take node จะได้ สมการ 2 สมการ คือ

$$- [ (-V_{in} - kV_a)(-T(s)) ] - V_i = V_a \quad (3.4.5)$$

$$kV_a - [ (-V_i - kV_a)(-T(s)) ] = V_o \quad (3.4.6)$$

จากสมการที่ (3.4.5) จะได้

$$- [ (-V_{in} - kV_a)(-T(s)) ] - V_i = V_a$$

$$- [ V_i T(s) + T(s)kV_a ] - V_i = V_a$$

$$- V_i T(s) - T(s)kV_a - V_i = V_a$$

$$- V_i (T(s) + 1) = V_a (1 + kT(s))$$

$$\therefore V_a = \frac{-V_i(T(s) + 1)}{(1 + kT(s))} \quad (3.4.7)$$

นำสมการที่ (3.4.6) แทนลงใน (3.4.7) จะได้

$$\frac{-V_i(T(s) + 1)}{1 + kT(s)} (k - kT(s)) - T(s)V_i = V_o$$

$$\begin{aligned}
\therefore \frac{V_o}{V_i} &= - \left[ \frac{(T(s)+1)(k - kT(s)) + T(s) + kT^2(s)}{1 + kT(s)} \right] \\
&= - \left[ \frac{kT(s) - kT^2(s) + k - kT(s) + T(s) + kT^2(s)}{1 + kT(s)} \right] \\
&= - \frac{T(s) + k}{1 + kT(s)} \quad \#\#
\end{aligned}$$

การหาค่าของ R และ C ของตัวโครงของวงจรจะสามารถคำนวณได้จากสูตรดังนี้

$$f_o = 0.1 f_s \quad (3.4.8)$$

จากสมการที่ (3.4.8) จะสามารถคำนวณหาค่าของ R และ C โดยกำหนดให้

$$f_s = \frac{1}{RC} \quad (3.4.9)$$

ถ้าเราต้องการให้ความถี่ไปอยู่ที่จุดใดก็กำหนดความถี่ที่ต้องการลงในสมการที่ (3.4.9) ซึ่งจะแทนค่าลงใน  $f_s$  หลังจากนั้นก็ทำการกำหนด R หรือ C เมื่อเราจะทำการหาค่าของ R และ C ที่ความถี่ 20 Hz สามารถทำการคำนวณได้ดังนี้

$$20 = \frac{1}{RC}$$

โดยที่กำหนดค่าของ C = 1 F

$$\therefore R = 0.005 \text{ ohms}$$

แต่ถ้าเราจะทำการหาค่าของ R และ C ที่ 4.43 MHz สามารถทำได้ดังนี้

$$4.43 * 10^6 = \frac{1}{RC}$$

โดยที่กำหนดค่า R = 100 ohms

$$\therefore C = 35.9 \text{ pF}$$

จากนั้นนำค่าที่คำนวณได้ไปแทนลงในวงจรของรูปที่ (3.3.5) โดยที่ค่าของ R และ C แต่ละตัวนั้นจะเท่ากัน

หลังจากทำการคำนวณหาค่าของ R และ C ของตัวโครงเรียบร้อยแล้วจากนั้นเราจะทำการหา  $T(s)$  ให้อยู่ในรูปของ Network เพื่อที่จะได้แทนวงจรที่หาได้นี้ลงในวงจรของรูปที่ (3.3.5) ซึ่ง  $T(s)$  จะสามารถคำนวณหาได้ดังนี้

จากสมการที่ (3.3.3) ซึ่งเป็นสมการของโพลดิควอไลเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$H(s) = -\frac{T(s) + k}{1 + kT(s)}$$

และจากฟอร์มมาตรฐานของ Second – Order

$$\frac{(1+k)S^2 + \omega bS + 1}{S^2 + \omega bS + 1} \quad (3.4.10)$$

ซึ่งค่าของ k สามารถหาได้ดังนี้

พิจารณาที่ความถี่ต่ำ

$$20 \log \left| \frac{1}{1} \right| = 0$$

พิจารณาที่ความถี่กลาง

$$20 \log \left| \frac{\omega b}{\omega b} \right| = 0$$

พิจารณาที่ความถี่สูง

$$20 \log (1+k) = \text{dB}$$

$$1+k = 10^{\left(\frac{\text{dB}}{20}\right)}$$

$$\therefore \text{กำหนดให้ dB} = 3$$

$$1+k = 1.412$$

$$\therefore k = 0.412$$

เมื่อได้ค่าของ k เรียบร้อยแล้วจากนั้นทำการคำนวณหาค่าของ T(s) เพื่อที่จะได้นำไปสร้างเป็น Network โดยการนำสมการที่ (3.4.10) มาเท่ากับสมการของโพลีควอไลเซอร์ โดยที่กำหนดค่าของ k = 0.412 และ  $\omega b = 20$  สามารถคำนวณได้ดังนี้

$$\frac{1.412S^2 + 20S + 1}{S^2 + 20S + 1} = \frac{-T(s) - 0.412}{1 + 0.412T(s)} \quad (3.4.11)$$

แทนค่าเพื่อหา T(s) ดังนี้

$$1.412S^2 + 20S + 1 + 0.581S^2T(s) + 8.24ST(s) + 0.412T(s) = -S^2T(s) - 20ST(s) - T(s) - 0.412S^2 - 8.24S - 0.412$$

$$(1.412+0.412)S^2 + (20+8.24)S + (1+0.412) + T(s)[(0.581+1)S^2 + (8.24+20)S + (0.412+1)] = 0$$

$$1.824S^2 + 28.24 + 1.412 + T(s)[1.581S^2 + 28.24S + 1.412] = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore T(s) = \frac{-1.824S^2 - 28.24S - 1.412}{1.581S^2 + 28.24S + 1.412} \quad (3.4.12)$$

จากนั้นทำการสร้าง  $T(s)$  ให้อยู่ในรูปของ Network โดยวิธีการ Cascade โดยแยกสัมประสิทธิ์ได้ดังนี้

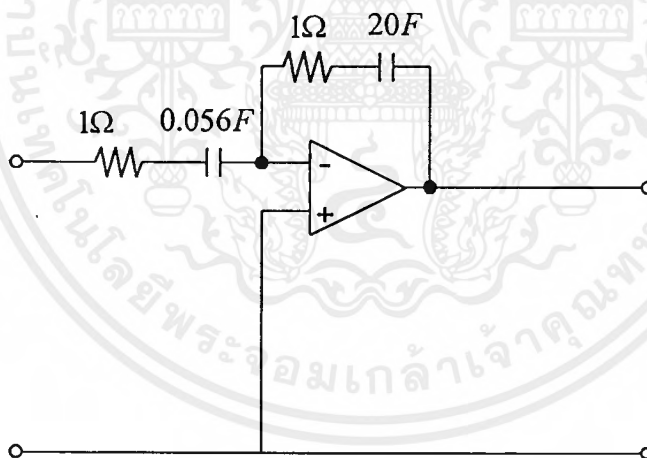
$$T(s) = - \frac{(S + 0.05016)(S + 15.43229)}{(S + 0.05014)(S + 17.81197)} \quad (3.4.13)$$

จากทรานเฟอร์ฟังก์ชันที่หาได้จะแยกออกเป็น 2 ชุดดังนี้

ชุดที่ 1

$$\frac{(S + 0.05016)}{(S + 17.81197)}$$

ชุดนี้จะได้ Network อยู่ในรูปของ inverting ดังรูป



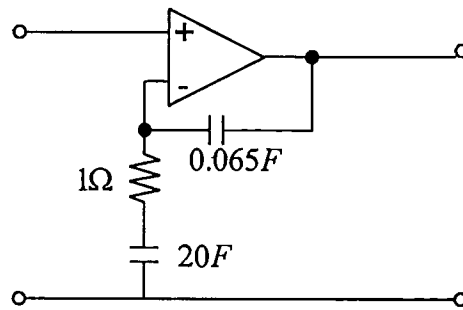
รูปที่ 3.4.3 Network ของ Op – Amp inverting

ชุดที่ 2

$$\frac{(S + 15.43229)}{(S + 0.05014)}$$

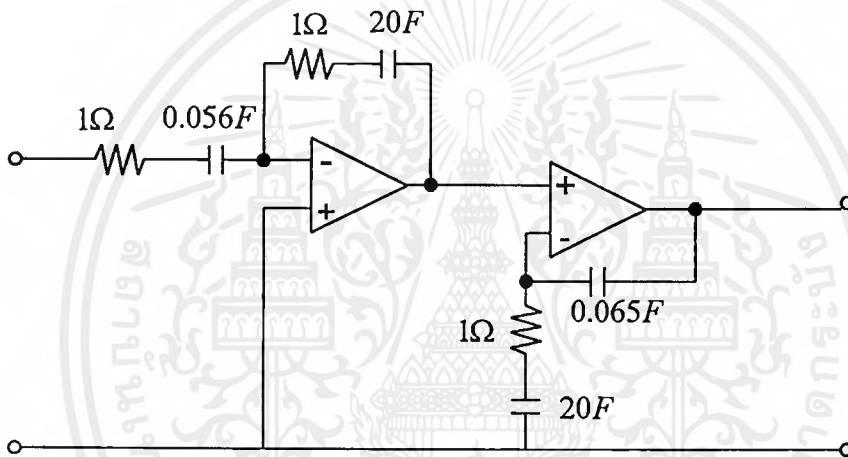
ชุดนี้จะได้ Network อยู่ในรูปของ non – inverting ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4.4 Network ของ Op – Amp non - inverting

เมื่อหาค่าของทั้ง 2 ชุดได้เรียบร้อยแล้วก็นำทั้ง 2 ชุดมาต่อ Cascade กันดังรูป



รูปที่ 3.4.5 แสดงการต่อ Cascade ของ Op – Amp 2 ชุด

จากนั้นทำการสเกลความถี่ให้ไปอยู่ที่ 4.43 MHz โดยกำหนด  $k_m = 100$  และทำการกำหนดค่า  $k_f = 2\pi * 4.43 * 10^4$  จะได้ค่า R และ C ใหม่ดังนี้

$$R = 100 \text{ ohms}$$

$$C_{20F} = 0.718 \text{ uF}$$

$$C_{0.056F} = 2 \text{ nF}$$

$$C_{0.065F} = 2 \text{ nF}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การจำลองการทำงานโดยใช้โปรแกรมคอมพิวเตอร์

ในบทนี้จะเป็นการทดสอบวงจรโดยใช้โปรแกรมคอมพิวเตอร์ คือ Matlab และ Pspice ซึ่งในการทดลองของบทนี้เราจะทำการทดลองโดยการหาค่าทรานเฟอร์ฟังก์ชัน แล้วนำไปพล็อตใน Matlab เพื่อที่จะได้รูปกราฟออกมาตามที่เราได้ทำการคำนวณ และโปรแกรม Pspice จะเป็นโปรแกรมที่ใช้ทดสอบวงจรจริงก่อนที่จะทำการสร้างวงจรจริงๆ แต่โปรแกรม Pspice เป็นเพียงการตรวจสอบความถูกต้องของการออกแบบจากที่เราได้ทำการคำนวณมาเท่านั้น

#### 4.1 โปรแกรม Matlab

จากสมการมาตรฐานของรูปแบบ Second – Order เราจะนำมาจัดฟอร์มให้เท่ากับสมการที่เราทำการพิสูจน์ได้ในบทที่ 3 โดยที่จะทำการกำหนด Gain (k) และ  $\omega b$  ซึ่งเราจะได้ค่า T(s) ออกมาจากการคำนวณแล้วเราทำการแทน T(s) กลับในสูตรเดิมเพื่อหาค่า H(s) แล้วจึงนำไปพล็อตใน Matlab ซึ่งสามารถทำได้ดังนี้

จากฟอร์มมาตรฐานของ Second – Order

$$\frac{(1+k)S^2 + \omega bS + 1}{S^2 + \omega bS + 1} \quad (4.1.1)$$

นำมาจัดฟอร์มให้เท่ากับทรานเฟอร์ฟังก์ชัน H(s)

$$\frac{1.412S^2 + 20S + 1}{S^2 + 20S + 1} \quad (4.1.2)$$

โดยที่  $k = 0.412$  และ  $\omega b = 20$

จากสมการต้นแบบ คือ

$$H(s) = \frac{-T(s) - k}{1 + kT(s)} \quad (4.1.3)$$

นำสมการที่ (4.1.2) มาเทียบกับสมการ (4.1.3) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{1.412S^2 + 20S + 1}{S^2 + 20S + 1} = \frac{-T(s) - k}{1 + kT(s)}$$

จากที่กำหนด  $k = 0.412$

$$\therefore \frac{1.412S^2 + 20S + 1}{S^2 + 20S + 1} = \frac{-T(s) - 0.412}{1 + 0.412T(s)}$$

แทนค่าเพื่อหา  $T(s)$  จะได้

$$1.412S^2 + 20S + 1 + 0.518S^2T(s) + 8.24ST(s) + 0.412T(s) = -S^2T(s) - 20ST(s) - T(s) - 0.412S^2 - 8.24S - 0.412$$

$$(1.412+0.412)S^2 + (20+8.24)S + (1+0.412) + T(s)[(0.518+1)S^2 + (8.24+20)S + (0.412+1)] = 0$$

$$1.824S^2 + 28.24 + 1.412 + T(s)[1.581S^2 + 28.24S + 1.412] = 0$$

$$\therefore T(s) = \frac{-1.824S^2 - 28.24S - 1.412}{1.581S^2 + 28.24S + 1.412} \quad (4.1.4)$$

แทนค่าสมการที่ (4.1.4) ลงใน (4.1.3) โดยที่  $k=0.412$  เพื่อให้ได้กราฟที่ 3 dB

$$\begin{aligned} H(s) &= \frac{-\left[\frac{-1.824S^2 - 28.24S - 1.412}{1.581S^2 + 28.24S + 1.412}\right] - 0.412}{1 + 0.412\left[\frac{-1.824S^2 - 28.24S - 1.412}{1.581S^2 + 28.24S + 1.412}\right]} \\ &= \frac{1.824S^2 + 28.24S + 1.412 - 0.412[1.581S^2 + 28.24S + 1.412]}{1.581S^2 + 28.24S + 1.412 - 0.412[1.824S^2 + 28.24S + 1.412]} \\ &= \frac{1.824S^2 + 28.24S + 1.412 - 0.651S^2 - 11.634S - 0.581}{1.581S^2 + 28.24S + 1.412 - 0.751S^2 - 11.634S - 0.581} \\ &= \frac{1.173S^2 + 16.606S + 0.831}{0.83S^2 + 16.606 + 0.831} \quad \#\# \quad \text{ที่ } 3 \text{ dB} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าเราต้องการให้กราฟอยู่ที่ 2 dB นำสมการ (4.1.1) เทียบกับ (4.1.3) โดยที่  $k = 0.258$

$$\therefore \frac{1.258S^2 + 20S + 1}{S^2 + 20S + 1} = \frac{-T(s) - 0.258}{1 + 0.258T(s)}$$

แทนค่าเพื่อหา  $T(s)$  จะได้

$$1.258S^2 + 20S + 1 + 0.324S^2T(s) + 5.16ST(s) + 0.258T(s) = -S^2T(s) - 20ST(s) - T(s) - 0.258S^2 - 5.16S - 0.258$$

$$(1.258 + 0.258)S^2 + (20 + 5.16)S + (1 + 0.258) + T(s)[(0.324 + 1)S^2 + (5.16 + 20)S + (0.258 + 1)] = 0$$

$$1.516S^2 + 25.16S + 1.258 + T(s)[1.324S^2 + 25.16S + 1.258] = 0$$

$$\therefore T(s) = \frac{-1.516S^2 - 25.16S - 1.258}{1.324S^2 + 25.16S + 1.258} \quad (4.1.5)$$

แทนค่าสมการที่ (4.1.5) ลงใน (4.1.3) เพื่อหาสมการ  $H(s)$

$$\begin{aligned} H(s) &= \frac{-\left[\frac{-1.516S^2 - 25.16S - 1.258}{1.324S^2 + 25.16S + 1.258}\right] - 0.258}{1 + 0.258\left[\frac{-1.516S^2 - 25.16S - 1.258}{1.324S^2 + 25.16S + 1.258}\right]} \\ &= \frac{1.516S^2 + 25.16S + 1.258 - 0.258[1.324S^2 + 25.16S + 1.258]}{1.324S^2 + 25.16S + 1.258 - 0.258[1.516S^2 + 25.16S + 1.258]} \\ &= \frac{(1.516 - 0.341)S^2 + (25.16 - 6.491)S + (1.258 - 0.324)}{(1.324 - 0.391)S^2 + (25.16 - 6.491)S + (1.258 - 0.324)} \\ &= \frac{1.175S^2 + 18.669S + 0.934}{0.933S^2 + 18.669S + 0.934} \quad \#\# \quad \text{ที่ } 2 \text{ dB} \end{aligned}$$

!

หลังจากที่เราได้ทำการหาค่าทรานเฟอร์ฟังก์ชันที่จะนำไปพล็อตในโปรแกรม Matlab ได้

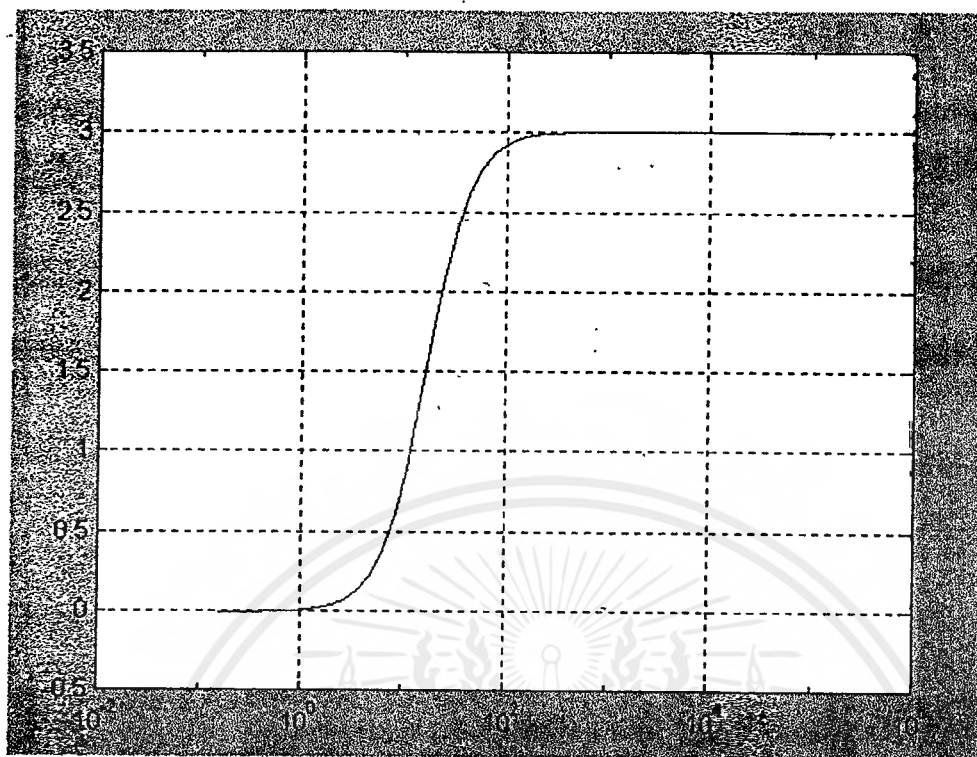
แล้ว เราก็จะใช้ Matlab ตรวจสอบว่าผลที่ได้จากการคำนวณนั้นรูปกราฟจะตรงกันตามทฤษฎีหรือไม่

โดยการใช้โปรแกรม Matlab พล็อตกราฟในรูปแบบของทรานเฟอร์ฟังก์ชัน ซึ่งจะใช้สมการของ

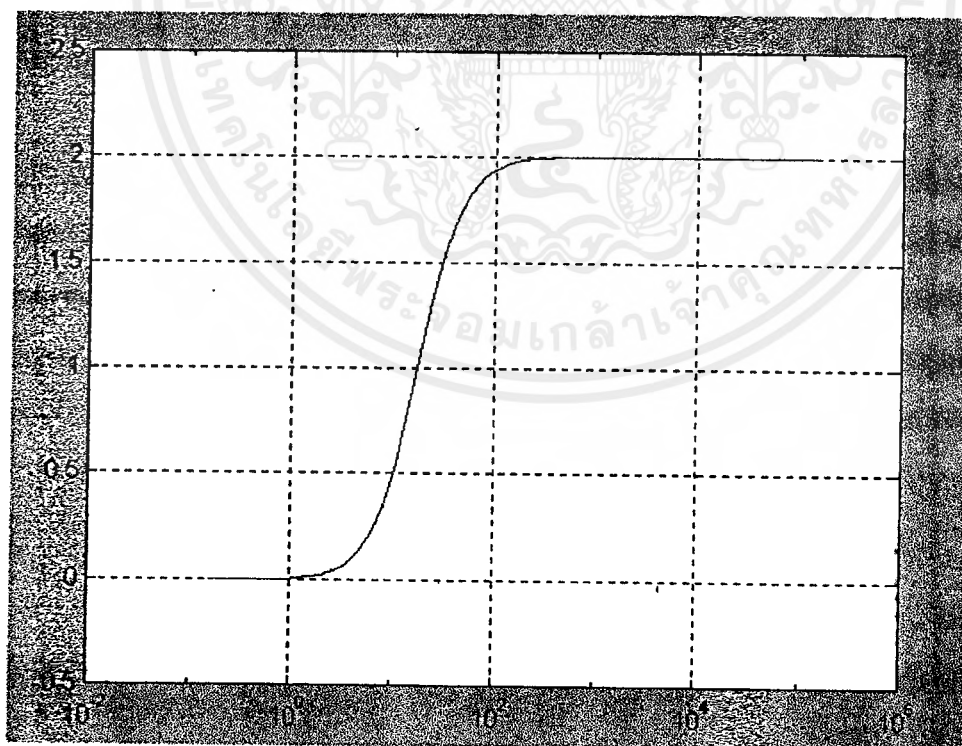
$H(s)$  ที่ทำการคำนวณออกมาได้ตามจุดที่กระดบสัญญาณที่ 2 และ 3 dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



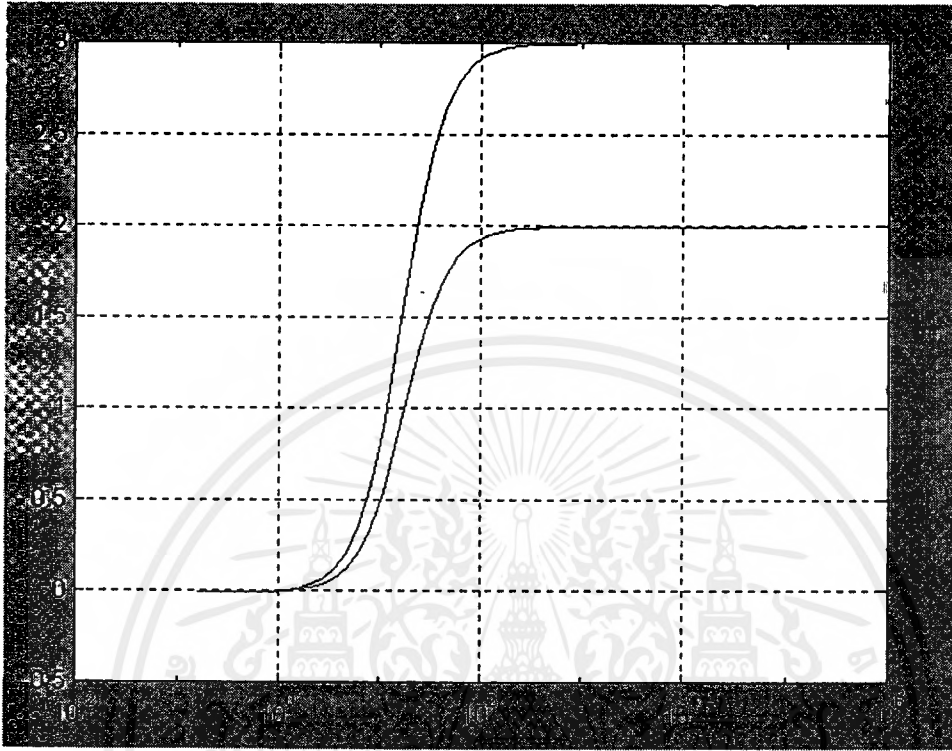
รูปที่ 4.1.1 แสดงผลของกราฟแอมพลิจูด 3 dB ที่ 20 Hz



รูปที่ 4.1.2 แสดงผลของกราฟแอมพลิจูด 2 dB ที่ 20 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพล็อตกราฟตามทฤษฎีเราจะแทนค่า  $k$  ลงไปในสมการที่ (4.1.1) โดยกำหนดค่า  $k_1 = 0.412$  (ที่ 3 dB) และ  $k_2 = 0.258$  (ที่ 2 dB) โดยที่  $\omega_b = 20$  Hz จะได้กราฟดังนี้



รูปที่ 4.1.3 แสดงผลของกราฟในทางทฤษฎีที่แอมพลิฟิเคชัน 2 และ 3 dB ที่ 20 Hz

จากกราฟที่ได้จากการคำนวณและกราฟที่ได้จากทฤษฎีจะเห็นว่ามิลักษณะเหมือนกันแต่จะแตกต่างกันเพียงเล็กน้อยเท่านั้น ซึ่งจะสามารถเปรียบเทียบรูปแบบของทั้งสองนี้ได้

ถ้าเราต้องการระดับสัญญาณให้ Flat ที่ 4.43 Hz เราก็ทำการสเกลค่าให้ไปอยู่ที่ 4.43 MHz ได้โดยการกำหนด  $\omega_b$  ที่ 4.43 MHz ซึ่งจะทำให้การหาสมการได้ดังนี้

จากสมการที่ (4.1.2) กำหนดค่า  $\omega_b = 4430000$  จะได้สมการดังนี้

$$\frac{1.412S^2 + 4430000S + 1}{S^2 + 4430000S + 1} \quad (4.1.6)$$

นำสมการที่ (4.1.6) มาเทียบกับสมการที่ (4.1.3) ดังนี้

$$\frac{1.412S^2 + 4430000S + 1}{S^2 + 4430000S + 1} = \frac{-T(s) - k}{1 + kT(s)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยกำหนดค่า  $k = 0.412$  เพื่อให้ได้สัญญาณที่ 3 dB

$$\frac{1.412S^2 + 4430000S + 1}{S^2 + 4430000S + 1} = \frac{-T(s) - 0.412}{1 + 0.412T(s)}$$

แทนค่าหา  $T(s)$  เพื่อนำกลับไปหาสมการของ  $H(s)$  ได้ดังนี้

$$\begin{aligned} 1.412S^2 + 4430000S + 1 + 0.581S^2T(s) + 1825160ST(s) + 0.412T(s) &= -S^2 - 4430000ST(s) - T(s) \\ &\quad - 0.412S^2 - 1825160S - 0.412 \\ (1.412+0.412)S^2 + (4430000+1825160)S + (1+0.412) + T(s)[(0.581+1)S^2 + (1825160+4430000)S + \\ &\quad (0.412+1)] = 0 \end{aligned}$$

$$1.824S^2 + 6255160S + 1.412 + T(s)[1.581S^2 + 6255160S + 1.412] = 0$$

$$\therefore T(s) = \frac{-1.824S^2 - 6255160S - 1.412}{1.581S^2 + 6255160S + 1.412} \quad (4.1.7)$$

แทนค่าสมการที่ (4.1.7) ลงใน (4.1.3) เพื่อหาสมการ  $H(s)$

$$\begin{aligned} H(s) &= \frac{-\left[\frac{-1.824S^2 - 6255160S - 1.412}{1.581S^2 + 6255160S + 1.412}\right] - 0.412}{1 + 0.412\left[\frac{-1.824S^2 - 6255160S - 1.412}{1.581S^2 + 6255160S + 1.412}\right]} \\ &= \frac{1.824S^2 + 6255160S + 1.412 - 0.412[1.581S^2 + 6255160S + 1.412]}{1.581S^2 + 6255160S + 1.412 - 0.412[1.824S^2 + 6255160S + 1.412]} \\ &= \frac{1.824S^2 + 6255160S + 1.412 - 0.651S^2 - 2577125.92S - 0.581}{1.581S^2 + 6255160S + 1.412 - 0.751S^2 - 2577125.92S - 0.581} \\ &= \frac{1.173S^2 + 3678034.08S + 0.831}{0.83S^2 + 3678034.08S + 0.831} \quad \#\# \quad \text{ที่ } 3 \text{ dB} \end{aligned}$$

ถ้าต้องการให้กราฟอยู่ที่ 2 dB ทำได้โดยกำหนดค่า  $k = 0.258$  และ  $\omega_b = 4430000$  ลงในสมการที่ (4.1.1) และนำมาเทียบกับสมการที่ (4.1.3) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore \frac{1.258S^2 + 4430000S + 1}{S^2 + 4430000S + 1} = \frac{-T(s) - 0.258}{1 + 0.258T(s)}$$

แทนค่าเพื่อหา  $T(s)$  เพื่อที่จะนำกลับไปหา  $H(s)$  ดังนี้

$$\begin{aligned} 1.258S^2 + 4430000S + 1 + 0.324S^2T(s) + 1142940ST(s) + 0.258T(s) &= -S^2T(s) - 4430000T(s) \\ &\quad - T(s) - 0.258S^2 - 1142940S - 0.258 \\ (1.258 + 0.258)S^2 + (4430000 + 1142940)S + (1 + 0.258) + T(s)[(0.324 + 1)S^2 + (1142940 + 4430000)S \\ &\quad + (0.258 + 1)] = 0 \\ 1.516S^2 + 5572940S + 1.258 + T(s)[1.324S^2 + 5572940S + 1.258] &= 0 \end{aligned}$$

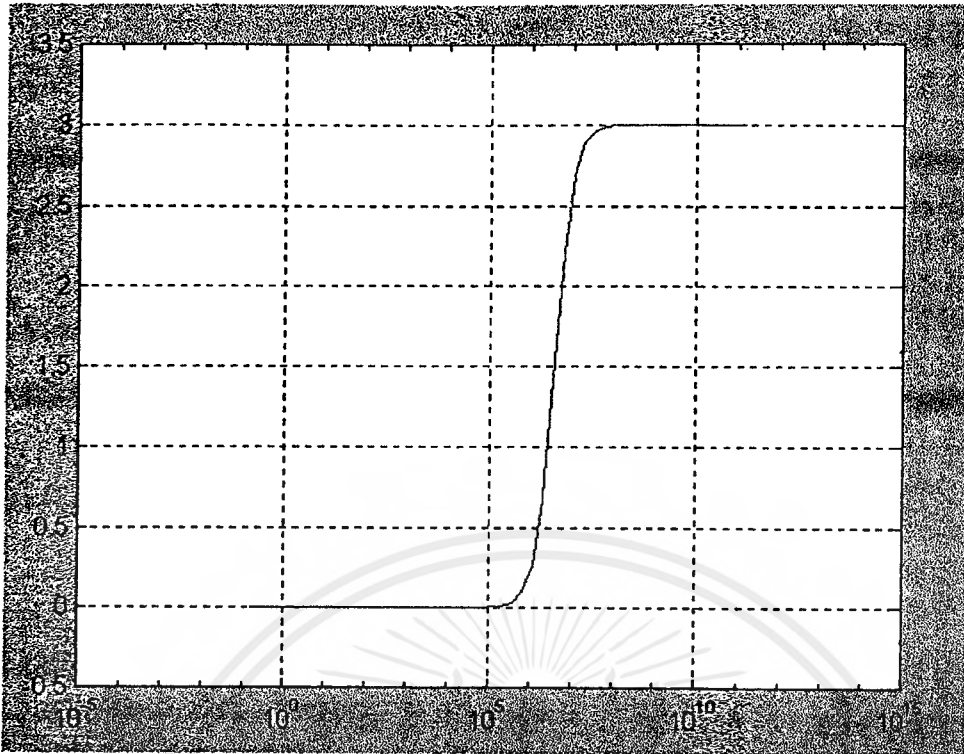
$$\therefore T(s) = \frac{-1.516S^2 - 5572940S - 1.258}{1.324S^2 + 5572940S + 1.258} \quad (4.1.8)$$

แทนค่าสมการที่ (4.1.8) ลงใน (4.1.3) เพื่อหาสมการ  $H(s)$

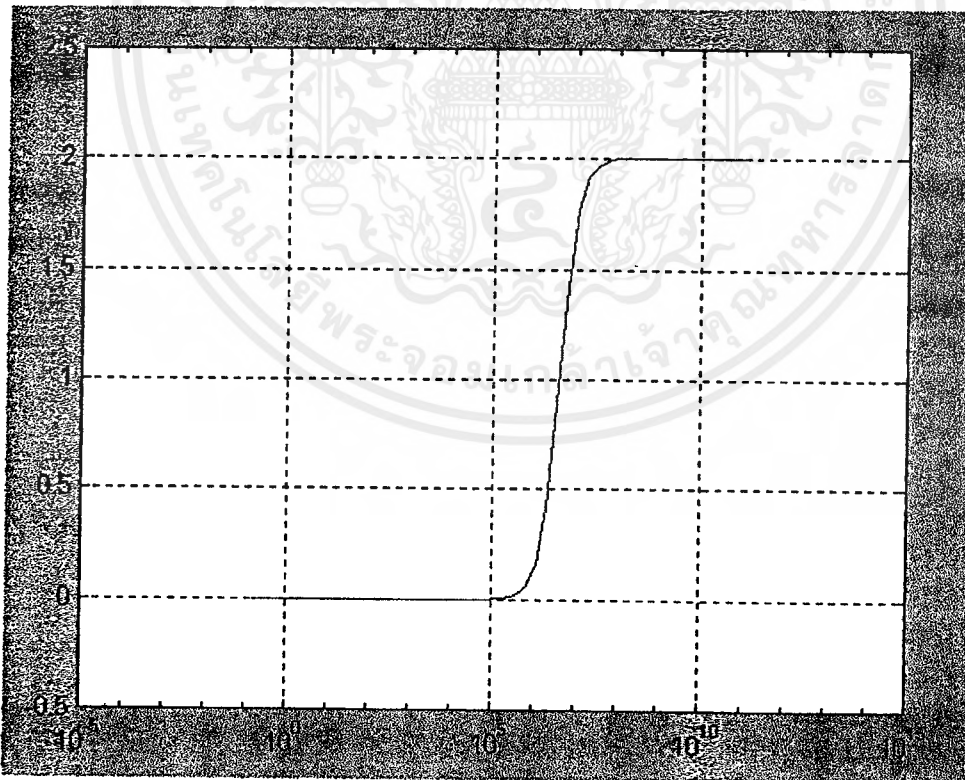
$$\begin{aligned} H(s) &= \frac{-\left[\frac{-1.516S^2 - 5572940S - 1.258}{1.324S^2 + 5572940S + 1.258}\right] - 0.258}{1 + 0.258\left[\frac{-1.516S^2 - 5572940S - 1.258}{1.324S^2 + 5572940S + 1.258}\right]} \\ &= \frac{1.516S^2 + 5572940S + 1.258 - 0.258[1.324S^2 + 5572940S + 1.258]}{1.324S^2 + 5572940S + 1.258 - 0.258[1.516S^2 + 5572940S + 1.258]} \\ &= \frac{1.516S^2 + 5572940S + 1.258 - 0.341S^2 - 1437818.52S - 0.324}{1.324S^2 + 5572940S + 1.258 - 0.391S^2 - 1437818.52S - 0.324} \\ &= \frac{1.175S^2 + 4135121.48S + 0.934}{0.933S^2 + 4135121.48S + 0.934} \quad \#\# \quad \text{ที่ } 2 \text{ dB} \end{aligned}$$

หลังจากที่ได้ทำการคำนวณหาสมการของ  $H(s)$  ที่ทำการยกระดับสัญญาณที่ 4.43 MHz แล้ว จากนั้นเราจะทำการพล็อตค่าทรานเฟอร์ฟังก์ชันที่หามาได้ว่าจะมีค่าที่ตรงกับการคำนวณหรือไม่ โดยจะนำค่าทรานเฟอร์ฟังก์ชันพล็อตในโปรแกรม Matlab ผลที่ได้จากการเขียนโปรแกรมนั้น จะมีการยกระดับสัญญาณที่ 2 และ 3 dB ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



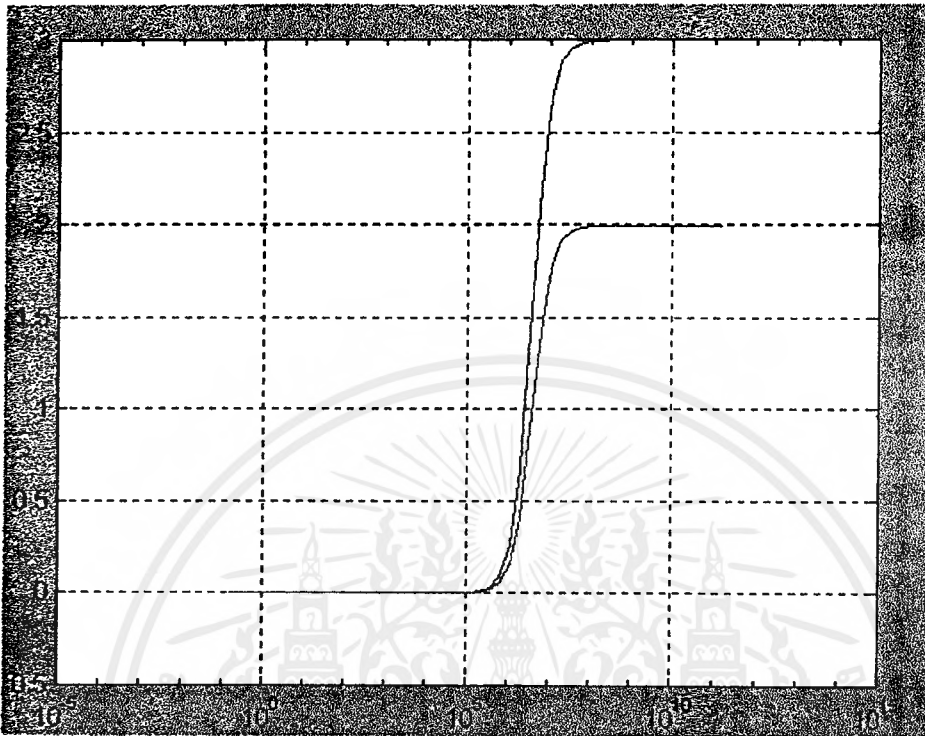
รูปที่ 4.1.4 แสดงผลของกราฟแอมพลิจูด 3 dB ที่ 4.43 MHz



รูปที่ 4.1.5 แสดงผลของกราฟแอมพลิจูด 2 dB ที่ 4.43 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพล็อตกราฟตามทฤษฎีเราจะแทนค่า  $k$  ลงไปในสมการที่ (4.1.1) โดยกำหนดค่า  $k_1 = 0.412$  (ที่ 3 dB) และ  $k_2 = 0.258$  (ที่ 2 dB) โดยที่  $\omega_b = 4.43$  MHz จะได้กราฟดังนี้



รูปที่ 4.1.6 แสดงผลของกราฟในทางทฤษฎีที่แอมพลิจูด 2 และ 3 dB ที่ 4.43 MHz

รูปที่ (4.1.6) จะเป็นรูปกราฟจากทฤษฎี เมื่อนำมาเทียบกับรูปที่ (4.1.5) และ (4.1.4) แล้วจะเห็นว่ารูปของกราฟที่พล็อตออกมาได้นั้นมีลักษณะที่เหมือนกันไม่แตกต่างกัน เพราะฉะนั้นกราฟที่ได้จากการคำนวณที่ทำการออกแบบนั้นจะเป็นรูปแบบที่ถูกต้องแน่นอน

## โปรแกรม Matlab

แอมพลิจูดที่ 2 และ 3 dB ที่ 4.43 MHz

```

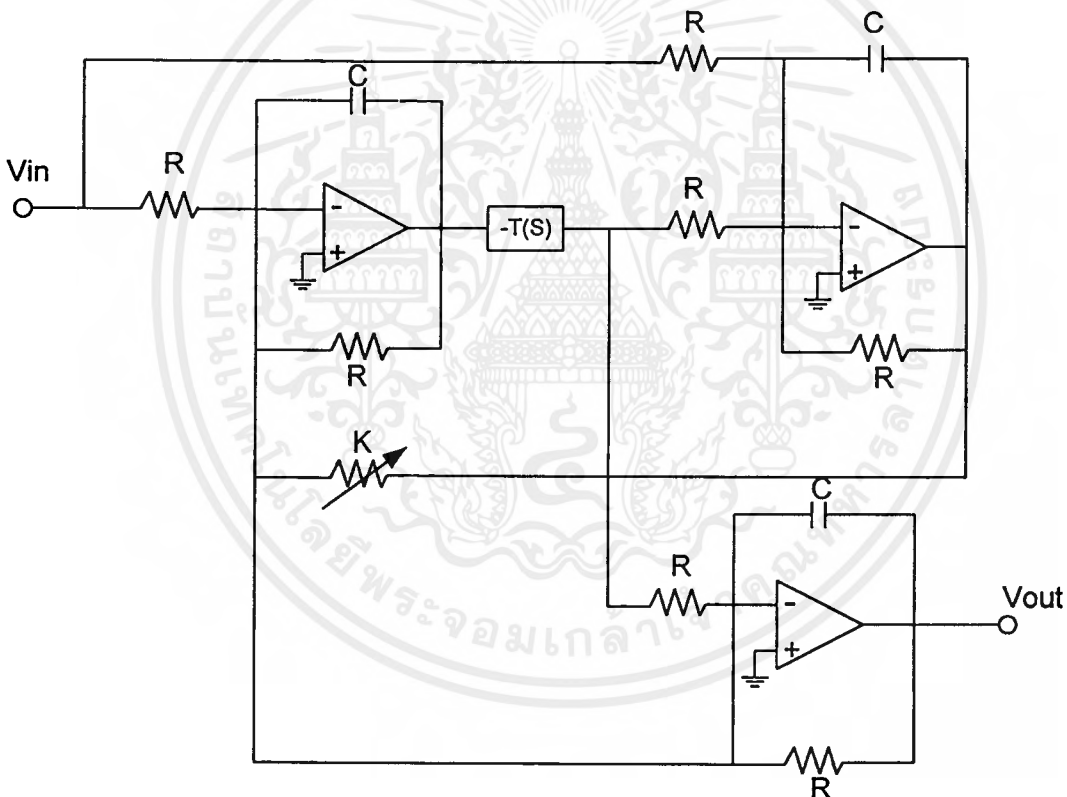
num1 = [ 1.173 , 3678034.08 , 0.831 ];
den1 = [ 0.83 , 3678034.08 , 0.831 ];
w = logspace ( 0 , 12 );
f = w / ( 2 * pi );
tran1 = freqs ( num1 , den1 , f );
amp1 = 20 * log10 ( tran1 );
num2 = [ 1.175 , 4135121.48 , 0.934 ];
den2 = [ 0.933 , 4135121.48 , 0.934 ];
tran2 = freqs ( num2 , den2 , f );
amp2 = 20 * log10 ( tran2 );
semilogx ( f , amp1 , f , amp2 );
xlabel ( ' Frequency ' );
ylabel ( ' Magnitude (dB) ' );
grid

```

## 4.2 โปรแกรม Pspice

ในหัวข้อนี้เป็นการทดสอบวงจรโดยใช้โปรแกรม Pspice หลังจากที่ได้ทำการประมวลผลโดยใช้ Matlab มาแล้ว ซึ่งโปรแกรม Matlab จะเป็นประมวลผลโดยใช้ทรานเฟอร์ฟังก์ชัน ที่เราได้ทำการคำนวณผลออกมาทางคณิตศาสตร์

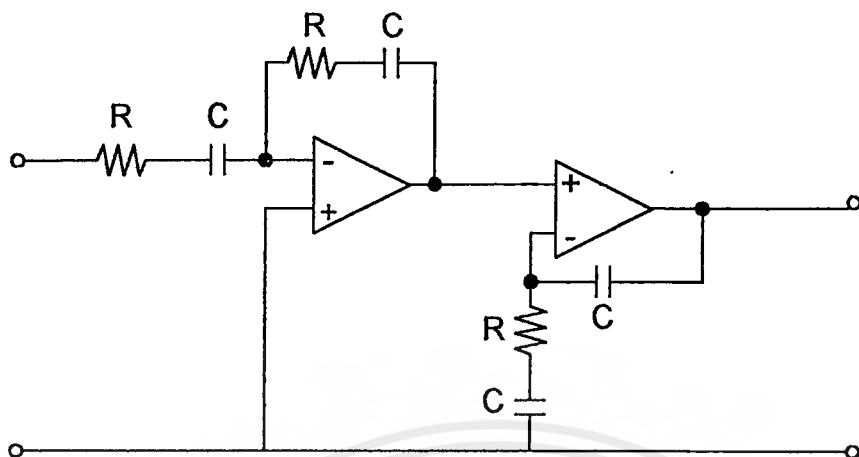
โปรแกรม Pspice เป็นการจำลองการทำงานก่อนการทดสอบวงจรจริงที่เราได้ทำการออกแบบมาจากทรานเฟอร์ฟังก์ชันในบทที่ 3 ให้อยู่ในรูปของวงจร ซึ่งเป็น Network ซึ่งผลที่ได้จะออกมาใกล้เคียงกับการคำนวณผลที่ใช้ใน Matlab และเราจะนำการประมวลผลของ Pspice นี้ไปทำการสร้างวงจรการทำงานจริง ซึ่งรูปแบบที่จะนำมา Simulate ใน Pspice จะมีรูปวงจรดังนี้



รูปที่ 4.2.1 แสดงวงจรแอมป์โพลีโครมิกเนชันคอสโวลเซอร์

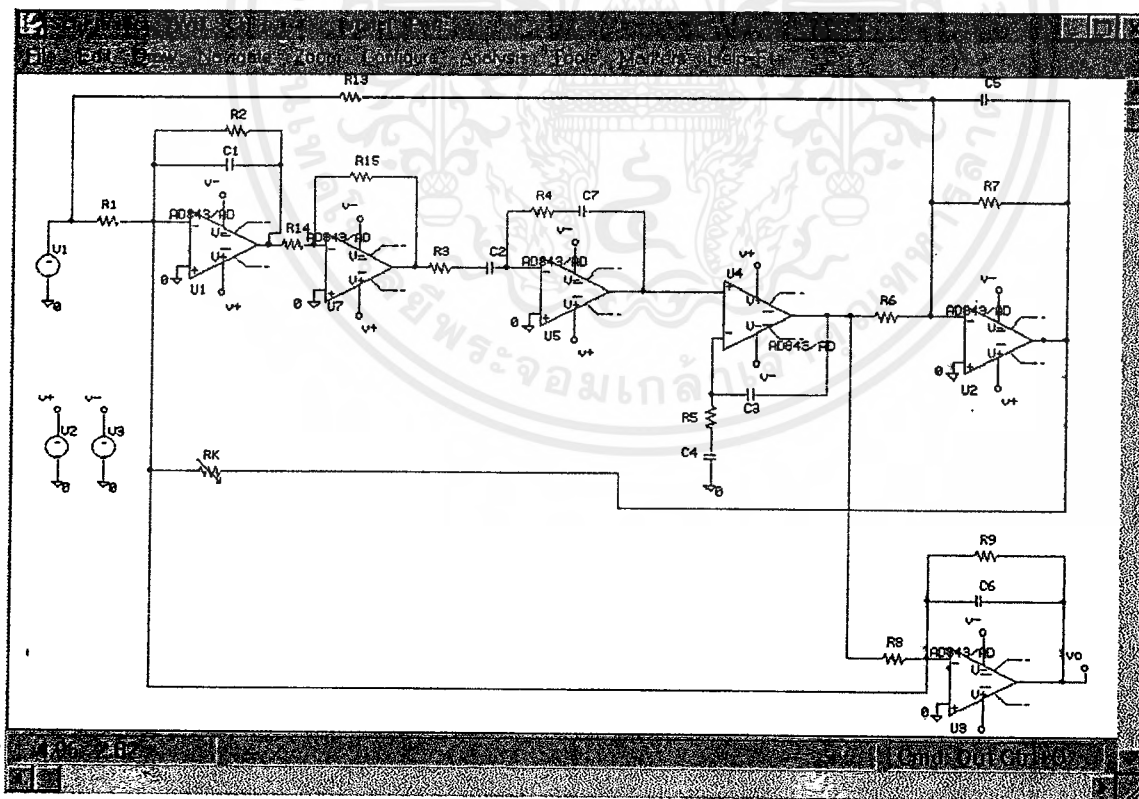
ในการ Simulate เราจะนำวงจรจากรูปที่ (4.2.1) มาทำการประมวลผลว่าผลที่ได้นั้นจะตรงตามทฤษฎีที่เราทำการออกแบบใน Matlab หรือไม่ จากรูปจะมีตัวโครงและจะมี  $T(s)$  เราก็จะนำ  $T(s)$  ที่ทำการคำนวณหามาได้จากบทที่ 3 มาใส่ลงไป ซึ่งรูปแบบของ  $T(s)$  จะมีลักษณะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผังรูปที่ (4.2.2) ดังนี้



รูปที่ 4.2.2 แสดงรูปแบบวงจรของ  $T(s)$

เมื่อได้วงจรของ  $T(s)$  แล้วผังรูปที่ (4.2.2) ก็นำไปใส่ในวงจรของรูปที่ (4.2.1) แล้วนำไปเขียนในโปรแกรม Pspice ซึ่งจะสามารถที่จะเขียนโปรแกรมได้ดังนี้

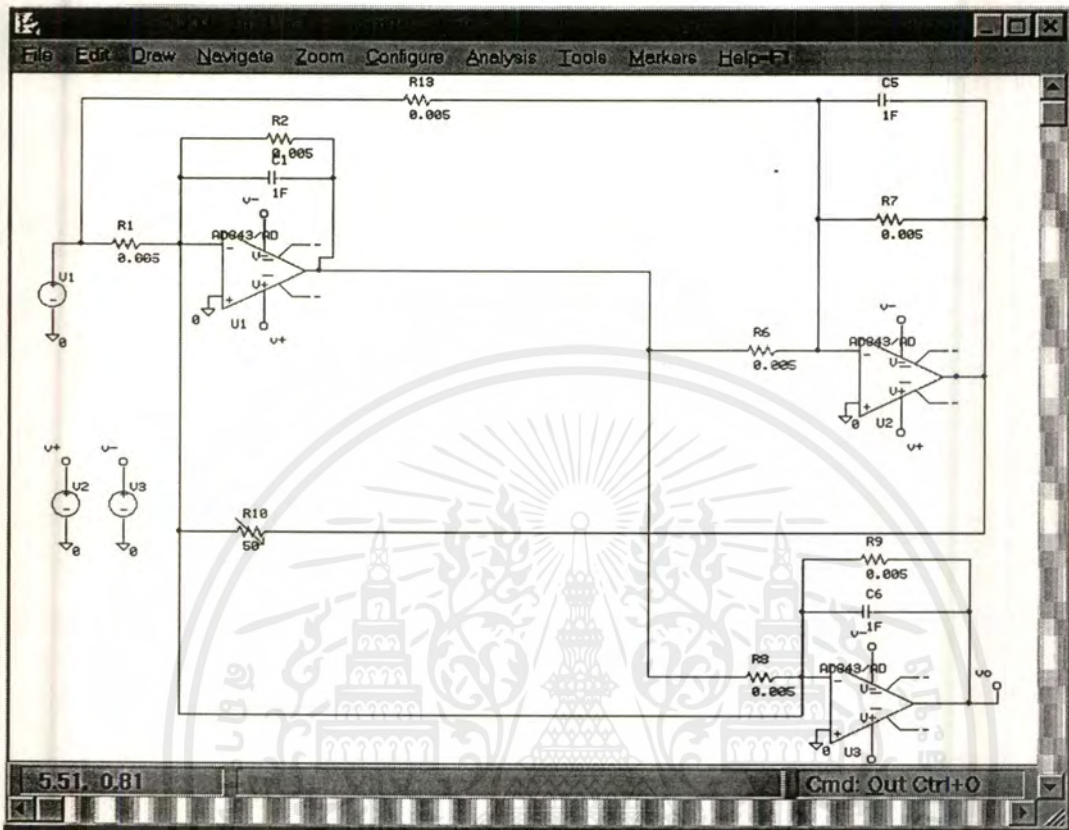


รูปที่ 4.2.3 แสดงวงจรที่ใช้ทดลองใน Pspice

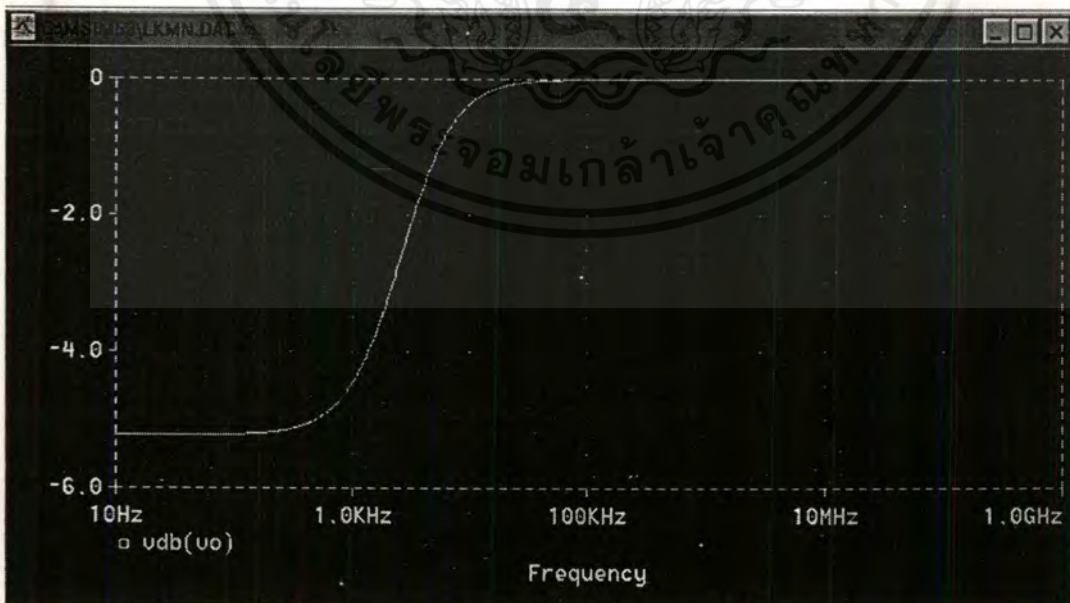
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.1 ทดลองหาการตอบสนองทางแอมพลิจูดและความถี่ในส่วนของตัววงจร

##### 1. ก่อนการสเกลขนาดและความถี่



ก. แสดงวงจรของตัววงจรก่อนการสเกลขนาดและความถี่

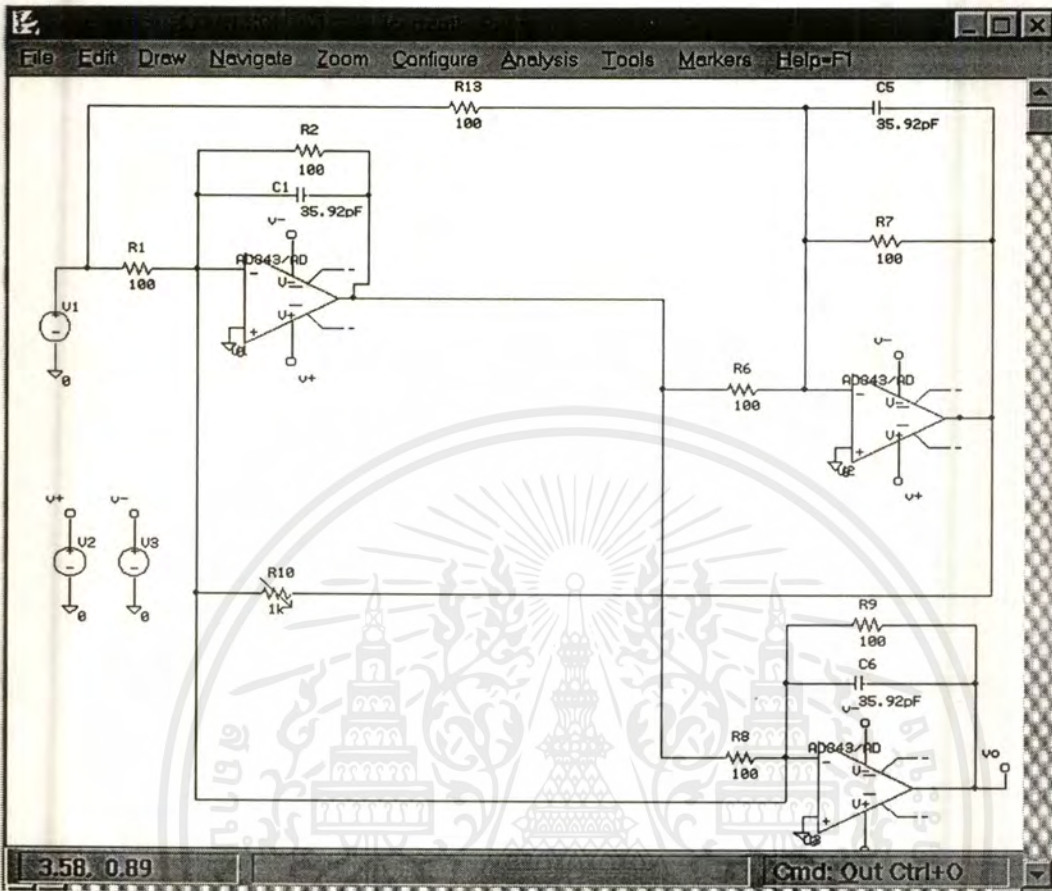


ข. แสดงผลการตอบสนองทางแอมพลิจูดต่อความถี่ของวงจร

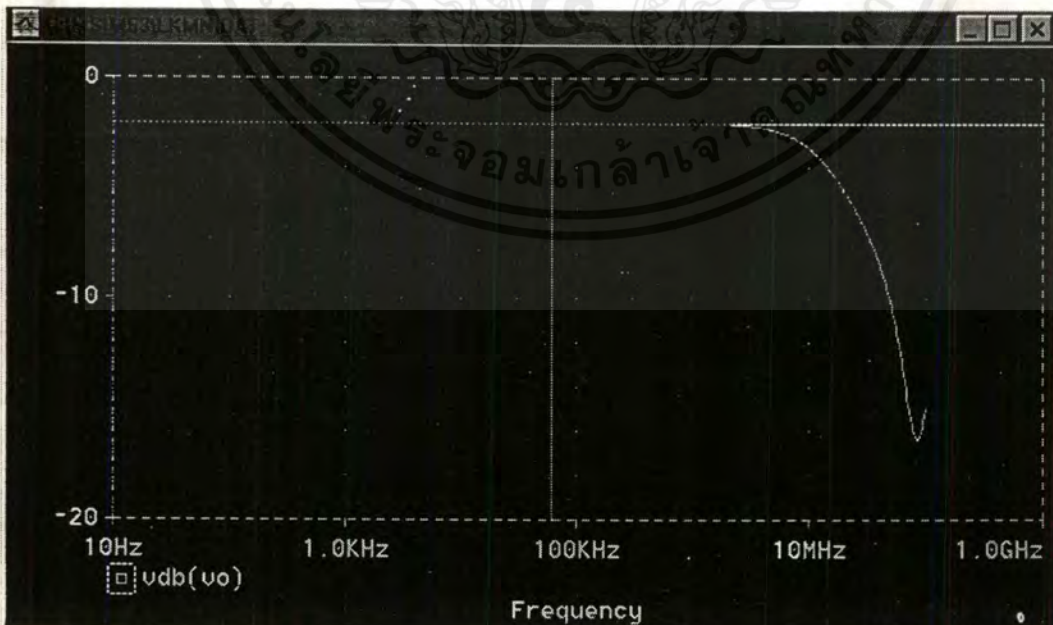
รูปที่ 4.2.4 แสดงวงจร โครงและผลตอบสนองก่อนการสเกลขนาดและความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. หลังการสเกลขนาดและความถี่



ก. แสดงวงจรของตัวโคงหลังการสเกลขนาดและความถี่



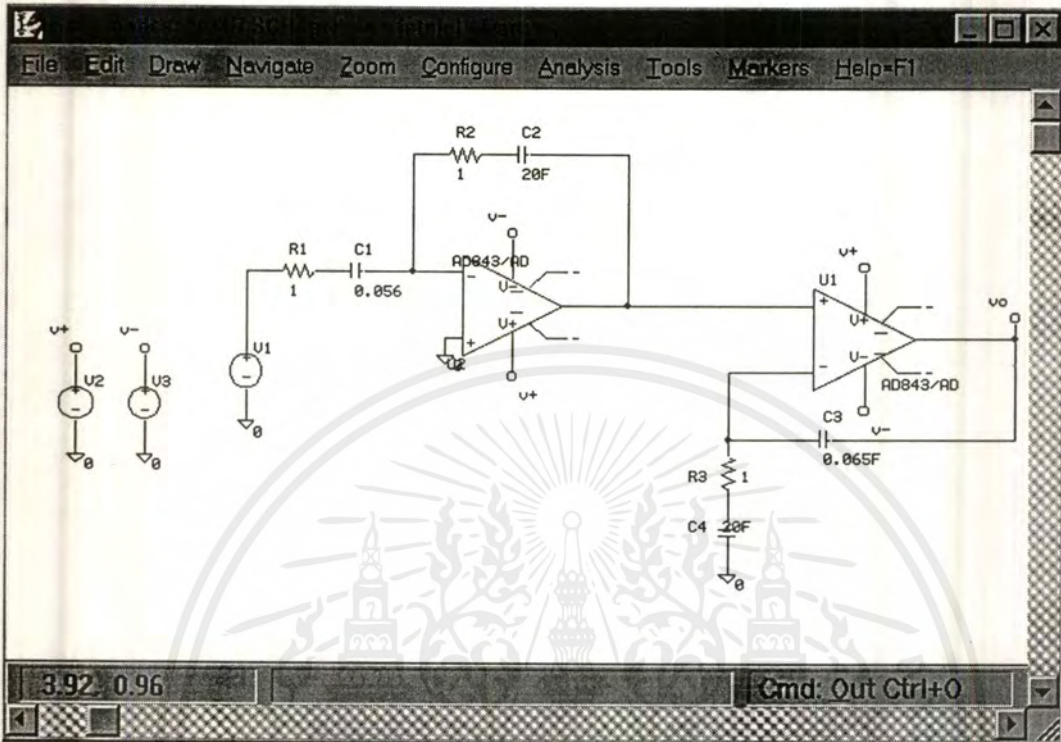
ข. ผลตอบสนองทางแอมพลิจูดต่อความถี่ของวงจร

### รูปที่ 4.2.5 แสดงวงจร โคงและผลตอบสนองหลังการสเกลขนาดและความถี่

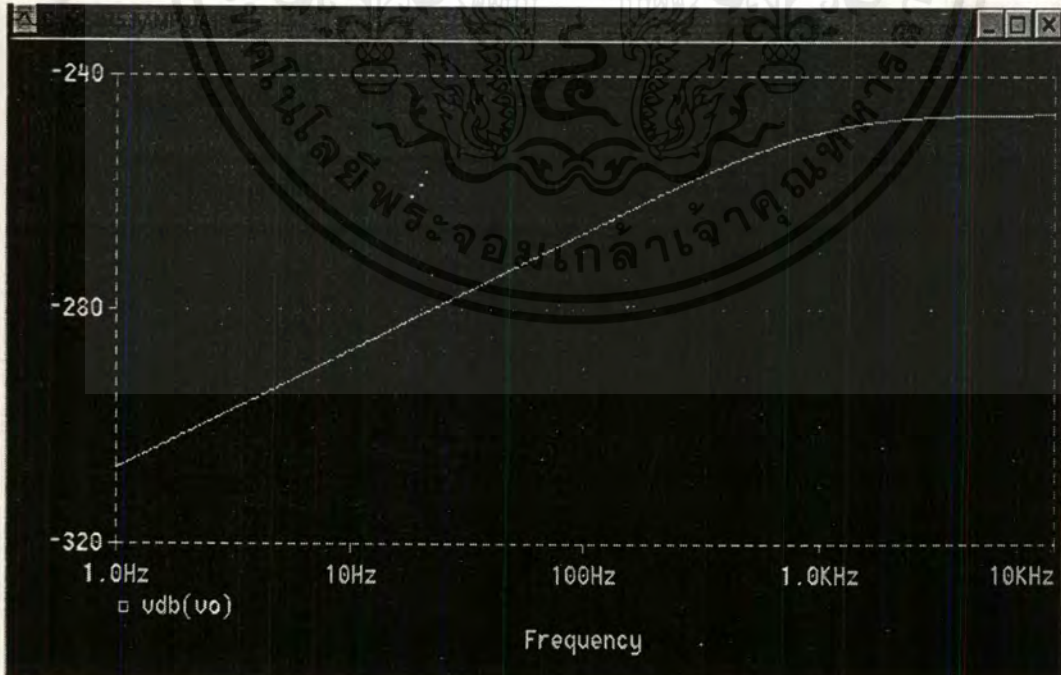
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.2 ทดลองหาคำตอบสนองทางแอมพลิจูดและความถี่ในส่วนของ T(s)

##### 1. ก่อนการสเกลขนาดและความถี่



ก. แสดงวงจรของ T(s) ก่อนการสเกลขนาดและความถี่

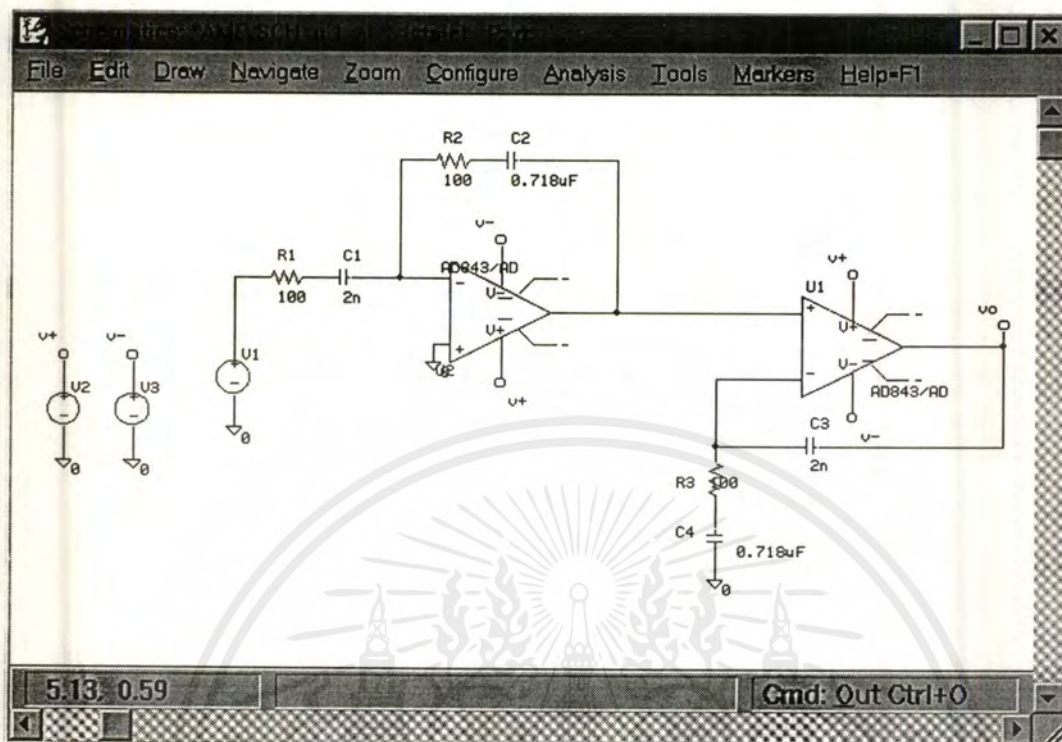


ข. แสดงผลการตอบสนองทางแอมพลิจูดต่อความถี่ของวงจร

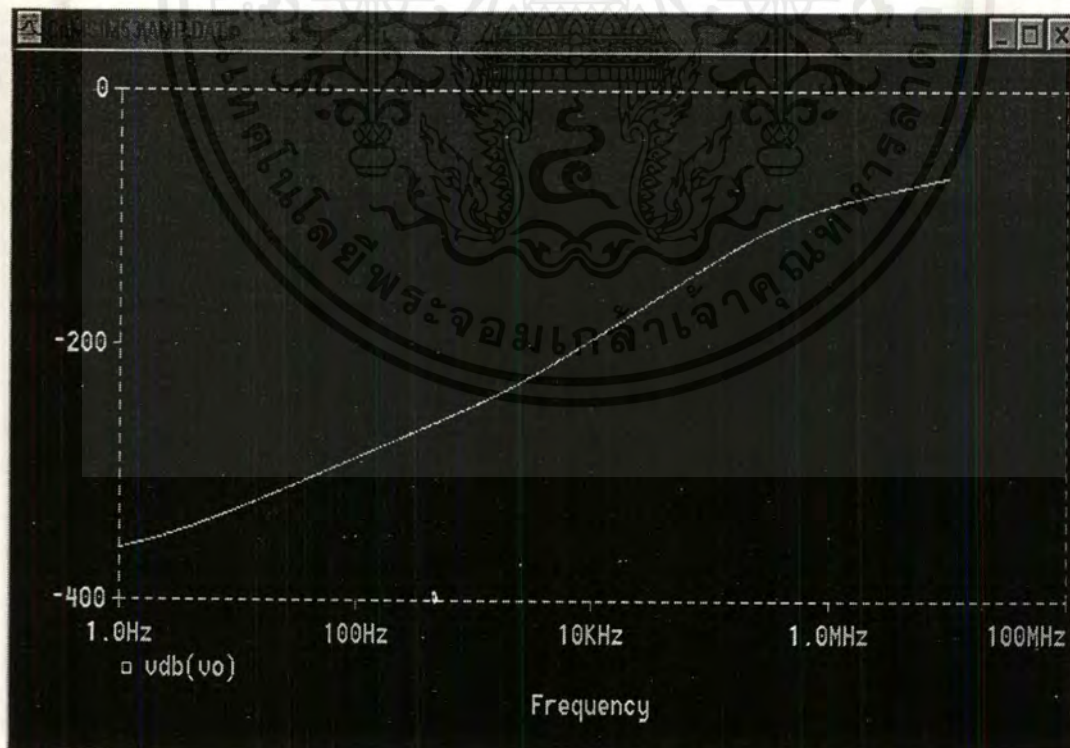
รูปที่ 4.2.6 แสดงวงจร T(s) และผลตอบสนองก่อนการสเกลขนาดและความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2. หลังการสเกลขนาดและความถี่



ก. แสดงวงจรของ  $T(s)$  หลังการสเกลขนาดและความถี่



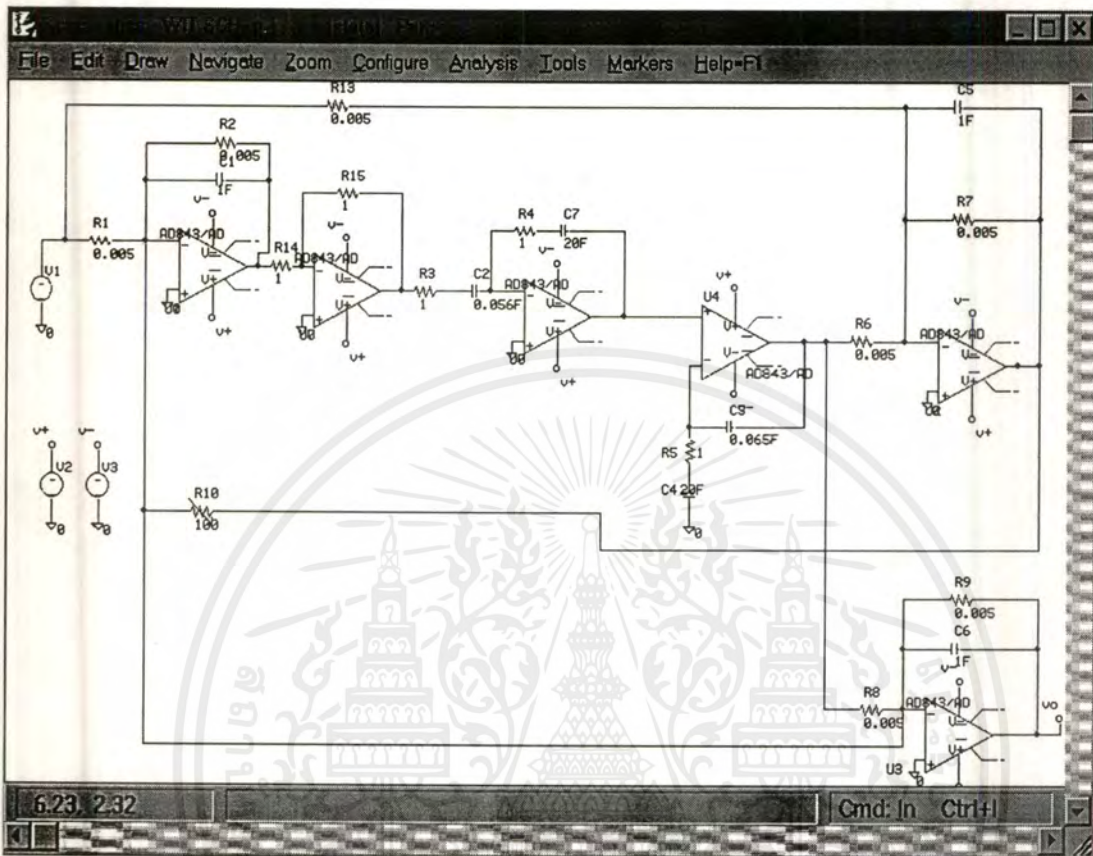
ข. ผลตอบสนองทางแอมพลิจูดต่อความถี่ของวงจร

รูปที่ 4.2.7 แสดงวงจร  $T(s)$  และผลตอบสนองหลังการสเกลขนาดและความถี่

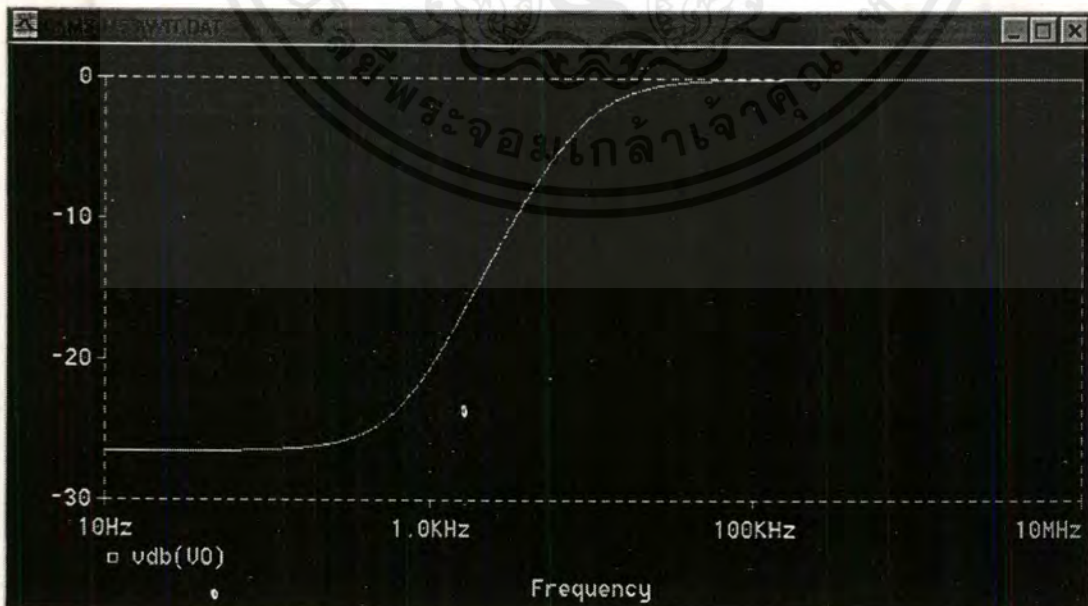
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.3 ทดลองหาการตอบสนองทางแอมพลิจูดและความถี่ในส่วนของวงจรรวม

##### 1. ก่อนการสเกลขนาดและความถี่



##### ก. แสดงวงจรรวมก่อนการสเกลขนาดและความถี่

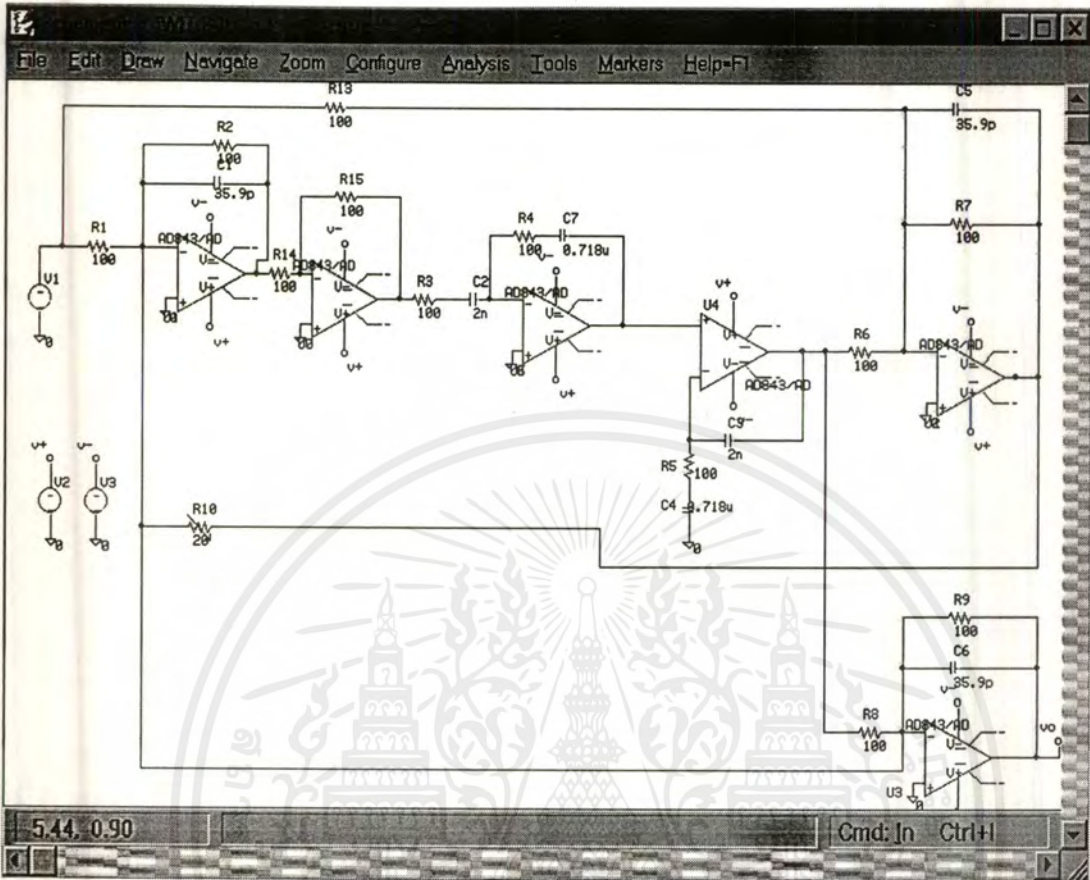


##### ข. ผลตอบสนองทางแอมพลิจูดต่อความถี่ของวงจร

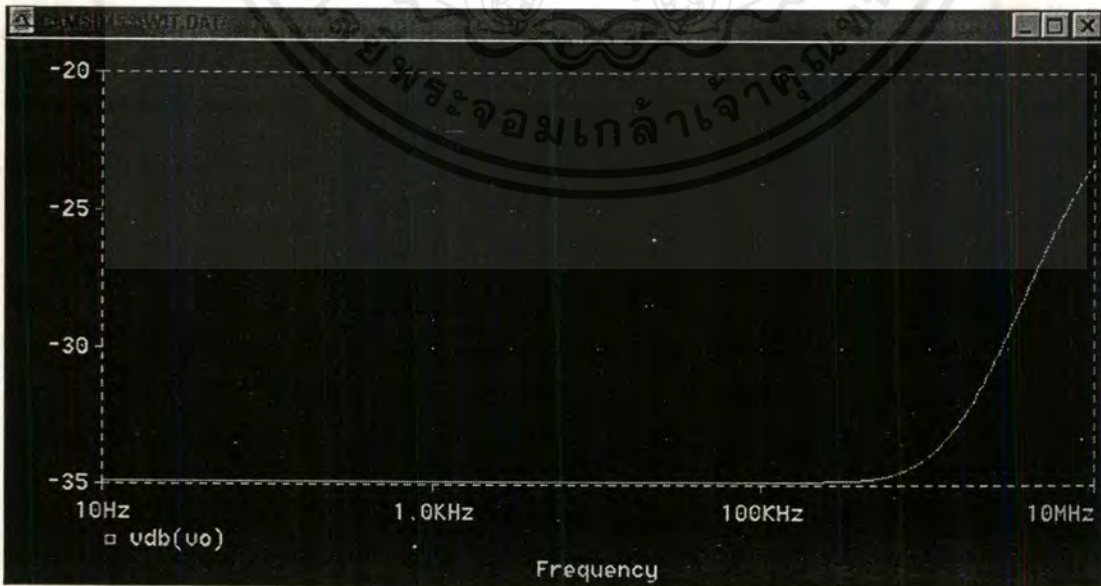
#### รูปที่ 4.2.8 แสดงวงจรรวมและผลตอบสนองก่อนการสเกลขนาดและความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. หลังการสเกลขนาดและความถี่

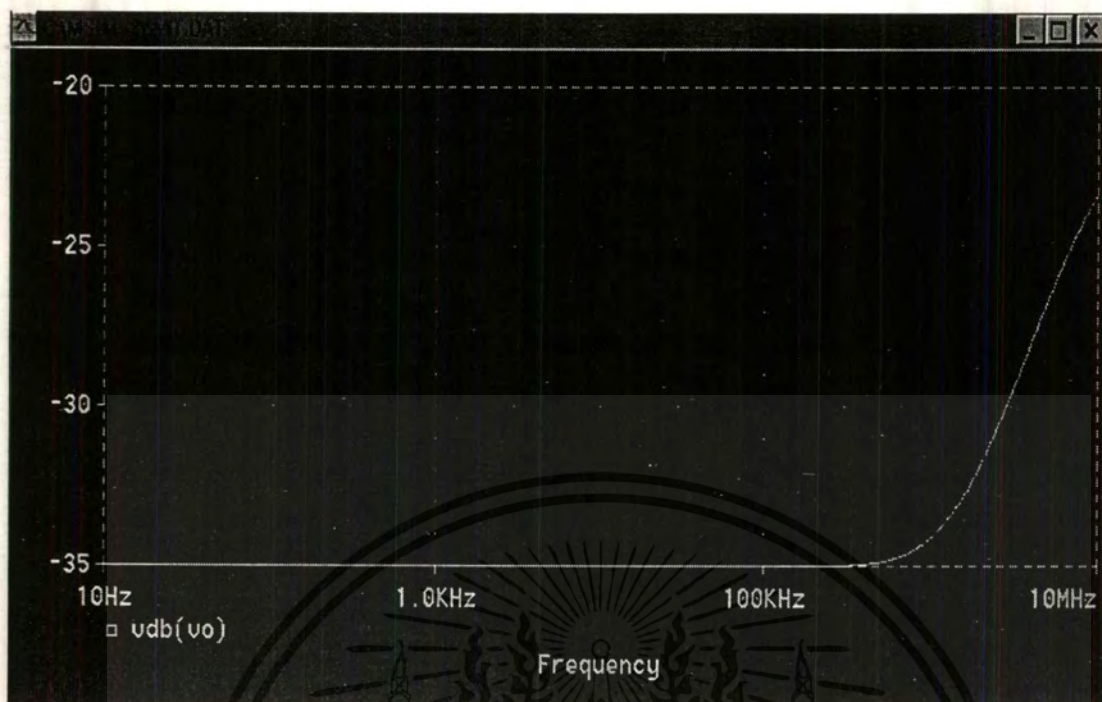


รูปที่ 4.2.9 แสดงวงจรรวมหลังการสเกลขนาดและความถี่

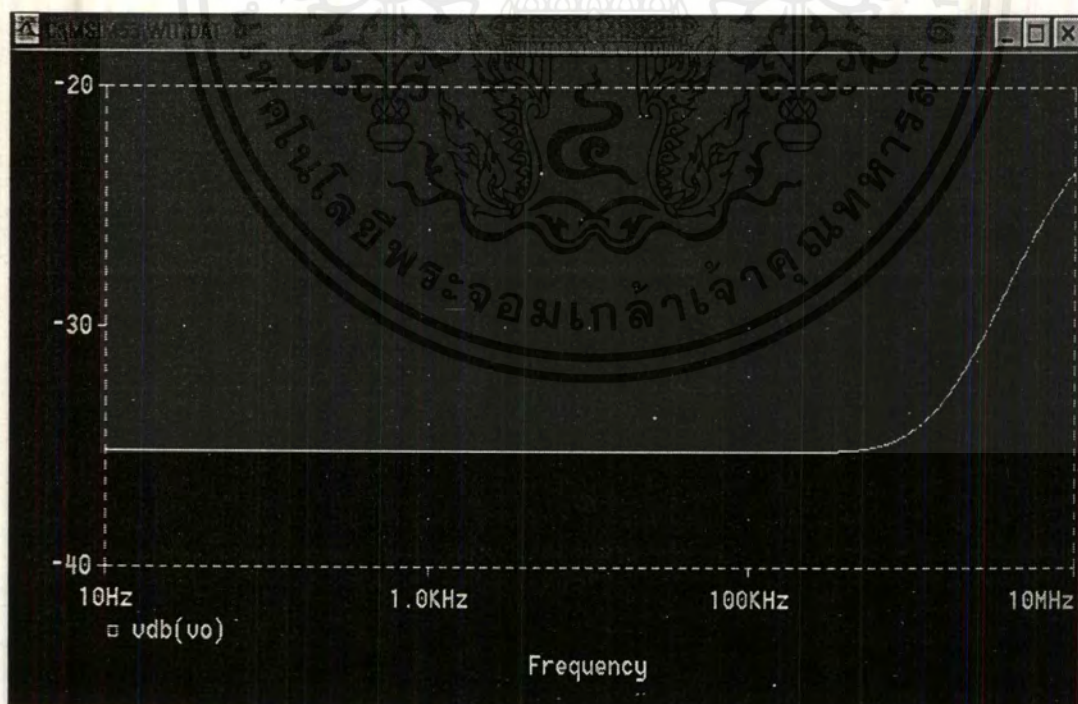


รูปที่ 4.2.10 แสดงผลตอบสนองของวงจรรวมทางแอมพลิจูดเมื่อกำหนดให้  $R_k = 20$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

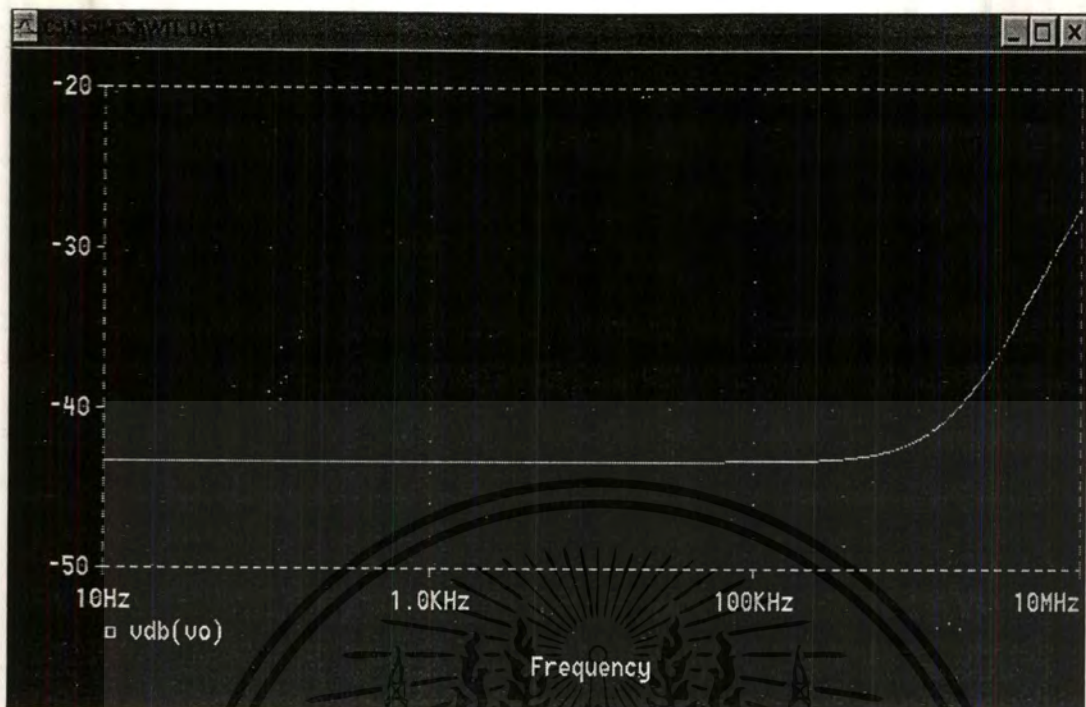


รูปที่ 4.2.11 แสดงผลตอบสนองของวงจรรวมทางแอมพลิฟิแคชันเมื่อกำหนดให้  $R_k = 50$

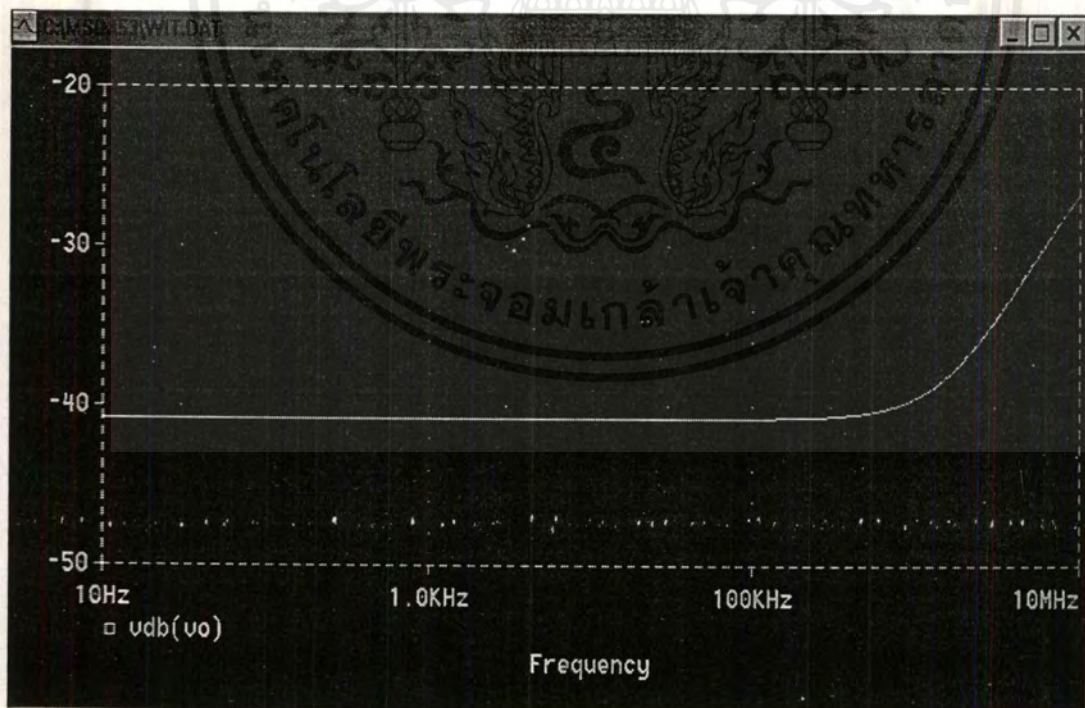


รูปที่ 4.2.12 แสดงผลตอบสนองของวงจรรวมทางแอมพลิฟิแคชันเมื่อกำหนดให้  $R_k = 100$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2.13 แสดงผลตอบสนองของวงจรรวมทางแอมพลิฟายด์เมื่อกำหนดให้  $R_k = 500$



รูปที่ 4.2.14 แสดงผลตอบสนองของวงจรรวมทางแอมพลิฟายด์เมื่อกำหนดให้  $R_k = 1 \text{ k}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 สรุปผลจำลองการทำงาน

จากการทดลองจำลองการทำงาน ในส่วนของโปรแกรม Matlab จะเห็นได้ว่าเราสามารถที่จะปรับค่าคุณลักษณะ หรือ เกน (Gain) ของวงจรได้ โดยการเปลี่ยนค่า  $k$  เข้าไปในสมการ ซึ่งผลจะตรงกันกับในส่วนของโปรแกรม Pspice ซึ่งเราก็จะสามารถปรับเปลี่ยนค่าคุณลักษณะของวงจรได้โดยการกำหนดค่า  $Rk$  ณ. ค่าใดค่าหนึ่ง ก็จะได้ผลตอบสนองของวงจรทางขนาด ณ. จุดนั้นๆ

ข้อแตกต่างของโปรแกรม Matlab กับโปรแกรม Pspice คือ ในการปรับเปลี่ยนค่าคุณลักษณะในส่วนของโปรแกรม Matlab สามารถที่จะกำหนดค่านั้นๆ เข้าได้เลย โดยทำการ RUN เพียงครั้งเดียว แต่ในส่วนของโปรแกรม Pspice นั้น เราต้องการที่จะดูค่าแอมพลิจูด ณ. ที่จุดใด ต้องมาทำการปรับเปลี่ยนค่าคุณลักษณะทีละครั้งแล้วทำการ RUN โปรแกรมดูทีละครั้ง

จากผลการทดลองการทำงานที่ได้นี้จะเป็นการทดสอบในส่วนของซอฟต์แวร์ ว่าวงจรที่เราจะนำไปใช้งานออกแบบได้ถูกต้องหรือไม่ เพื่อที่เราจะสามารถนำไปใช้ในการออกแบบจริงต่อไปได้

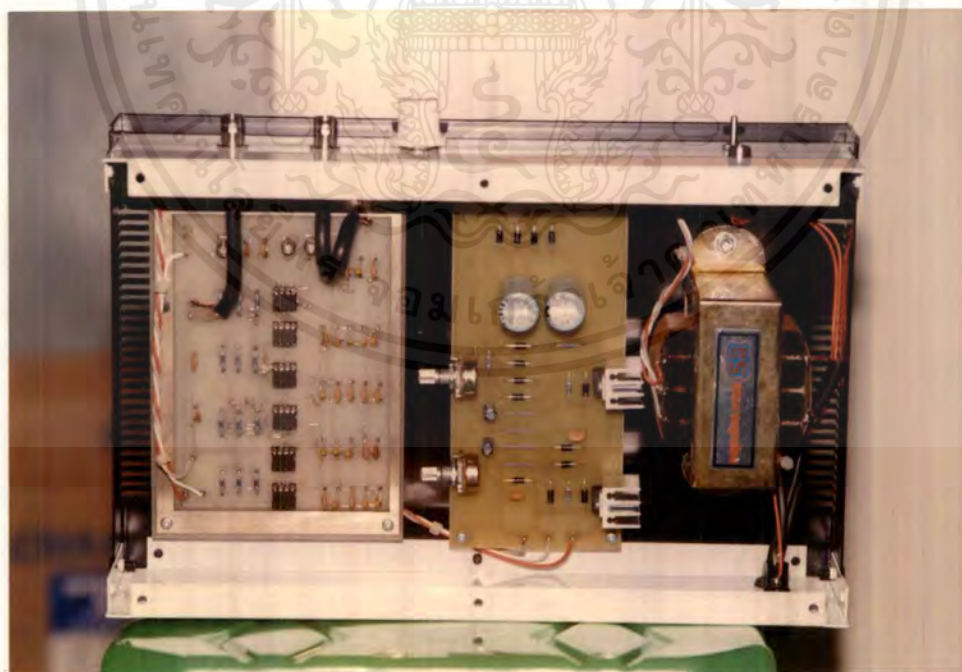
## บทที่ 5

### การทดลองและการทดสอบการทำงานของวงจร

จากการคำนวณและการออกแบบ วงจรแอมป์โวลต์โครมิแนนซ์อิกควอไลเซอร์ โดยการจำลองผลการทำงานจากโปรแกรม Matlab และ Pspice ในบทที่ 4 ซึ่งในบทนี้จะได้นำวงจรที่ใช้ในการออกแบบมาทำการทดลอง และทำการทดสอบในการแก้ไขความผิดเพี้ยนของสัญญาณ โครมิแนนซ์ด้วยสัญญาณทดสอบมีอดคูลเททไซน์กำลังสองพัลส์ ซึ่งเราจะใช้สัญญาณนี้มาทำการแก้ไขความผิดเพี้ยนทางขนาดของวงจรที่ได้ทำการออกแบบ ซึ่งในวงจรที่เราทำการออกแบบนั้นจะเป็นการแก้ไขความผิดเพี้ยนทางด้านการยกระดับสัญญาณ

ในการทดสอบสัญญาณจากวงจรที่เราทำการออกแบบนั้น จะใช้อุปกรณ์ในการทดลองดังต่อไปนี้

- เครื่องทำความผิดเพี้ยน (Color Gain and Delay Test Set)
- ออสซิลโลสโคป (Oscilloscope)
- เครื่องกำเนิดสัญญาณโทรทัศน์ (Pal Television Generator)
- วงจรที่ทำการออกแบบ



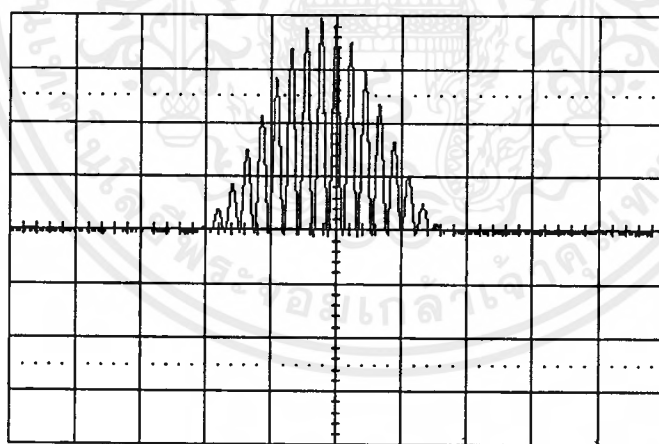
รูปที่ 5.1 แสดงวงจรที่ทำการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ที่ใช้ในวงจรจะมีดังนี้

- ออปแอมป์ AD843 6 ตัว
- ตัวต้านทาน 12 ตัว
- ตัวต้านทานปรับค่า 1 ตัว
- ตัวเก็บประจุ 7 ตัว
- หม้อแปลง 1 ตัว
- ชุด Regulator 1 ชุด

ในขั้นตอนต่อไปจะเป็นการทดสอบวงจรที่ทำการออกแบบด้วยสัญญาณทดสอบมีอครูเลทไซน์กำลังสองพัลส์ ซึ่งเราจะนำอุปกรณ์ต่าง ๆ ดังที่ได้กล่าวมาในหัวข้อใช้ทำการทดสอบสัญญาณทดสอบสัญญาณนั้น จะทำได้โดยการป้อนสัญญาณผิดเพี้ยนทางด้านอินพุทของวงจรที่เราทำการออกแบบเข้าไปในวงจร โดยผ่านเครื่องกำเนิดสัญญาณทดสอบ หลังจากนั้นก็ทำการปรับสัญญาณที่ผิดเพี้ยนด้วยวงจรที่เราทำการออกแบบให้สัญญาณไปอยู่ที่ระดับ 0 dB ซึ่งในวงจรที่เราทำการออกแบบนั้นจะแก้ไขความผิดเพี้ยนได้ดีที่ระดับประมาณ 0-3 dB ถ้าปรับระดับสัญญาณผิดเพี้ยนเกินกว่า 3 dB อาจเกิดการ Error ของสัญญาณได้

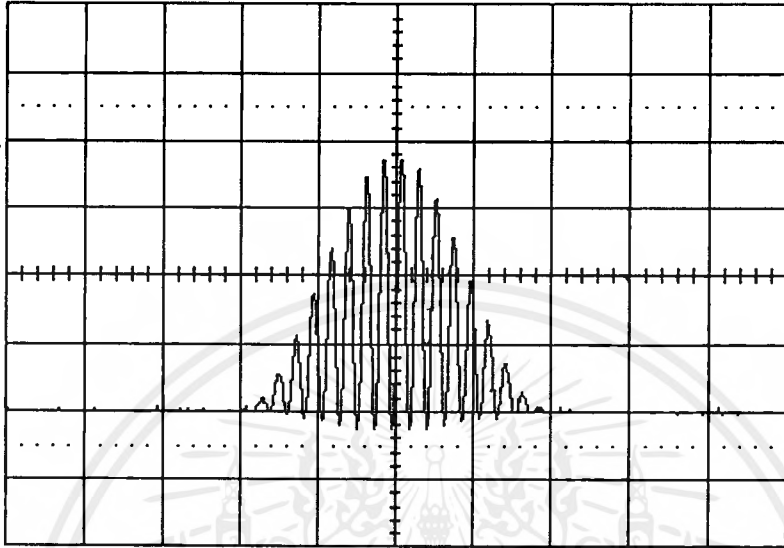


รูปที่ 5.2 แสดงสัญญาณทดสอบ ไซน์กำลังสองพัลส์

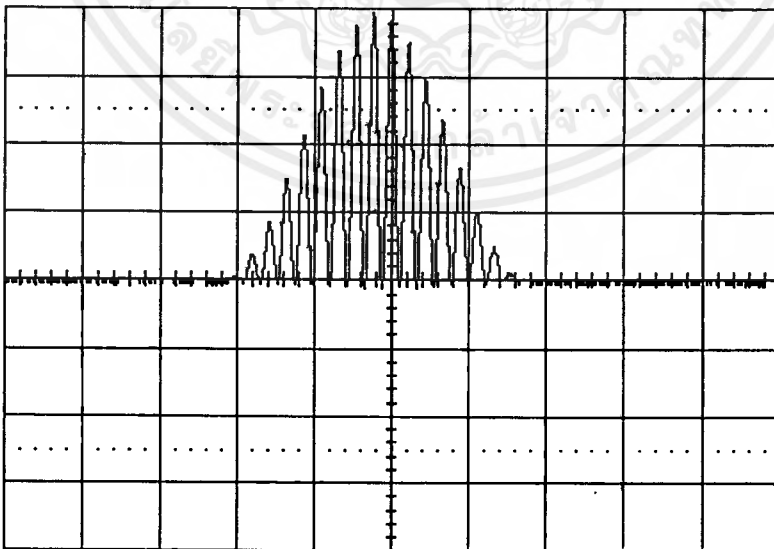
จากรูปที่ (5.2) เป็นสัญญาณทดสอบมีอครูเลทไซน์กำลังสองพัลส์ที่ยังไม่มีการปรับการผิดเพี้ยนของสัญญาณ ซึ่งสัญญาณจะอยู่ที่ระดับ 0 dB ซึ่งสัญญาณที่ได้นี้จะต่อออกมาจากเครื่องกำเนิดสัญญาณ โทรทัศน์เลข โดยที่ยังไม่ได้ต่อผ่านวงจรที่ทำการออกแบบจะไม่สามารถทำการปรับระดับสัญญาณได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.1 การปรับการชดเชยระดับสัญญาณที่ -1 dB



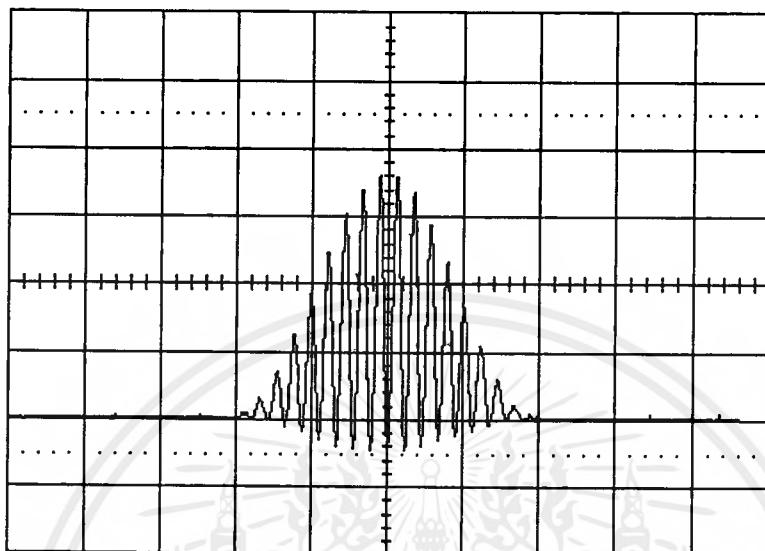
รูปที่ 5.3 แสดงการป้อนสัญญาณอินพุต โดยผิดเพี้ยนที่ -1 dB



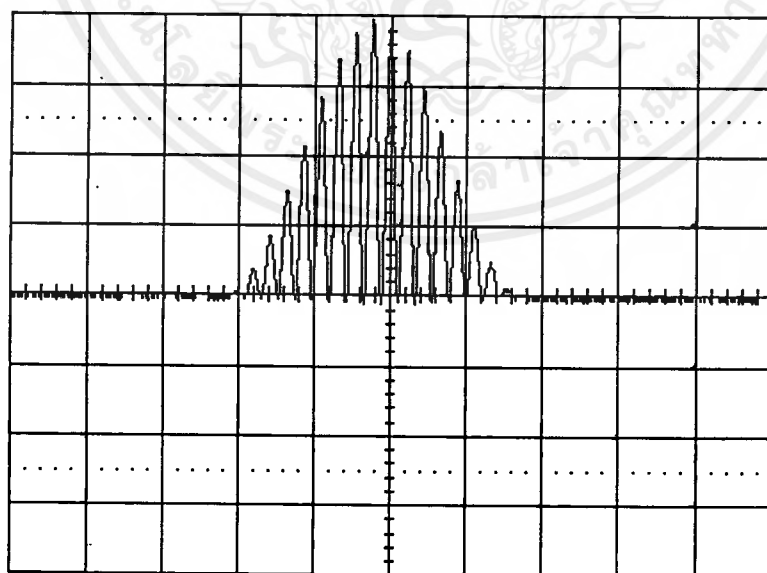
รูปที่ 5.4 แสดงเอาต์พุตของการปรับระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.2 การปรับการชดเชยระดับสัญญาณที่ -2 dB



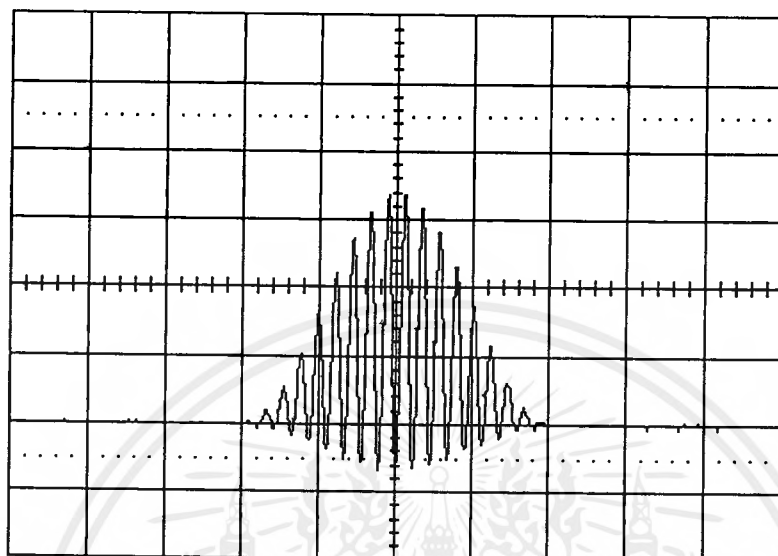
รูปที่ 5.5 แสดงการป้อนสัญญาณอินพุทโดยผิดเพี้ยนที่ -2 dB



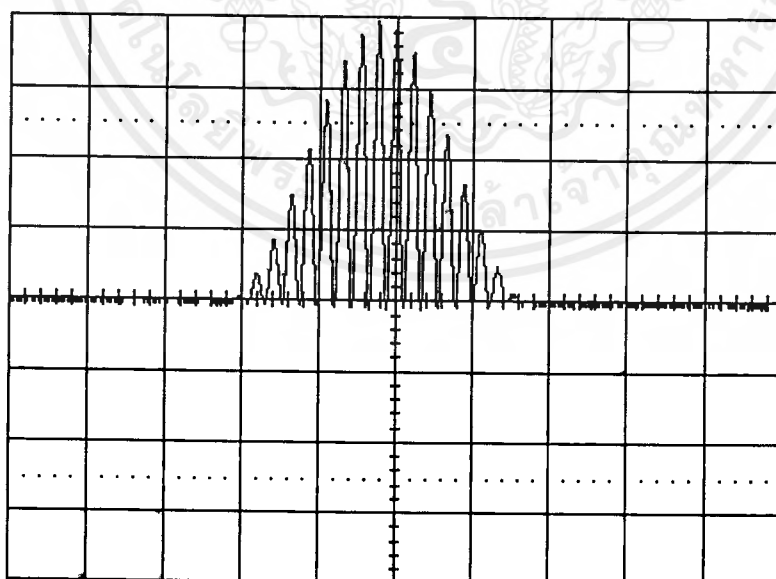
รูปที่ 5.6 แสดงเอาต์พุทของการปรับระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.3 การปรับการชดเชยระดับสัญญาณที่ -3 dB



รูปที่ 5.7 แสดงการป้อนสัญญาณอินพุทโดยผิดเพี้ยนที่ -3 dB



รูปที่ 5.8 แสดงเอาต์พุทของการปรับระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### บทสรุปและวิจารณ์

วงจรถ่ายทอดสัญญาณโครมมิตอนสัญญาณไอซี เป็นวงจรถ่ายทอดสัญญาณที่ใช้ในการปรับเพื่อยกหรือลดระดับสัญญาณความถี่ขึ้นทางขนาดที่ความถี่ 4.43 เมกกะเฮิร์ต ของสัญญาณซับแครีเออร์ (Subcarrier) ในระบบการส่งโทรทัศน์สี ซึ่งในวงจรถ่ายทอดสัญญาณนั้นสามารถที่จะออกแบบได้ทั้งการปรับเพียงด้านเดียวหรือปรับทั้งสองด้านก็ได้ แต่วงจรถ่ายทอดสัญญาณที่เราได้ทำการออกแบบนั้นจะออกแบบให้ปรับสัญญาณได้เพียงด้านเดียวเท่านั้น เนื่องจากใช้ตัว ออปแอมป์ มากจะมีปัญหาในเรื่องของความถี่มากจึงทำการออกแบบเพียงด้านเดียว ซึ่งอุปกรณ์ที่ทำการออกแบบมานั้นจะต้องใช้ออปแอมป์ถึง 6 ตัว และมีตัวต้านทานและตัวเก็บประจุรวมอยู่ด้วย

จากการจำลองผลการทดลองด้วยโปรแกรม Matlab และโปรแกรม Pspice ซึ่งผลการจากการจำลองการทำงานในส่วนของโปรแกรม Matlab รูปแบบของค่าคุณลักษณะที่ได้ออกมาเป็นที่น่าสนใจ เพราะได้รูปแบบตามที่กำหนดไว้ แต่ในส่วนของโปรแกรม Pspice ผลที่ออกมา นั้นยังไม่ได้รูปแบบของสัญญาณดีเท่าที่ควร ซึ่งจุดยกระดับสัญญาณจะอยู่ที่ประมาณ 0.5 เมกกะเฮิร์ต แต่รูปของสัญญาณที่ได้นั้น เมื่อถึงระดับที่ 4.43 เมกกะเฮิร์ต แล้วจะสัญญาณจะยังไม่ราบเรียบ เมื่อนำสัญญาณที่ได้จากโปรแกรมทั้งสองมาเทียบกันแล้ว จะเห็นว่าแตกต่างกันเพียงเล็กน้อยเท่านั้น จึงนำผลที่ได้นั้นมาออกแบบวงจรการทดลองจริง

ในส่วนของการทดสอบวงจร โดยใช้สัญญาณมอดูเลตไซน์กำลังสองพัลส์ เพื่อทดสอบความสามารถในการปรับระดับความถี่ขึ้น ซึ่งผลของการปรับระดับสัญญาณที่คิดพื้นนั้นเป็นที่น่าสนใจ โดยที่สามารถปรับความถี่ขึ้นทางด้านยกระดับสัญญาณได้ ซึ่งตรงกันกับที่ทำการออกแบบ จึงสามารถแก้ไขปัญหาค่าความถี่ขึ้นทางขนาดของสัญญาณวีดีโอได้จริง

จากวงจรถ่ายทอดสัญญาณนี้จะเป็พื้นฐาน เพื่อที่จะพัฒนางจรใหม่ให้มีประสิทธิภาพ และประโยชน์ในการใช้งานได้กว้างขึ้น ซึ่งในอนาคตอาจจะออกแบบวงจรโดยการพัฒนาให้สามารถปรับระดับความถี่ขึ้นของสัญญาณทางเฟสได้ด้วย ซึ่งทางผู้จัดทำหวังว่าปริญญานิพนธ์เล่มนี้ จะเป็นประโยชน์ต่อผู้ที่ต้องการศึกษาต่อไป

## กิตติกรรมประกาศ

กราบขอบพระคุณ บิดา มารดา เป็นอย่างสูงที่ให้การสนับสนุนการศึกษา และให้กำลังใจในทุกเรื่องเสมอมา ขอบพระคุณคณาจารย์ในภาคเทคนิคอุตสาหกรรมทุกท่าน ที่ได้ให้คำปรึกษา และประสิทธิ์ประสาทวิชาการศึกษาต่าง ๆ แก่คณะผู้จัดทำ

ขอขอบพระคุณท่านอาจารย์ อรลภ แสงอรุณ ที่ได้เอื้อเฟื้อเครื่องมือในการทดลองและให้คำปรึกษา และขอขอบคุณเพื่อน ๆ ทุกคนที่มีส่วนช่วยเหลือให้ปริญาานิพนธ์ฉบับนี้สำเร็จทั้งทางด้านคำปรึกษาและคำแนะนำ ตลอดจนคอยเป็นกำลังใจให้ตลอดมา

และสุดท้ายนี้ ปริญาานิพนธ์ฉบับนี้จะสำเร็จลุล่วงไปไม่ได้หากปราศจากบุคคลท่านนี้ คือ รศ.ดร. กนก เจริญพงศ์เวช ที่กรุณาให้คำแนะนำและให้คำปรึกษาในการทำโครงการมาโดยตลอด คณะผู้จัดทำต้องขอกราบขอบพระคุณเป็นอย่างยิ่ง



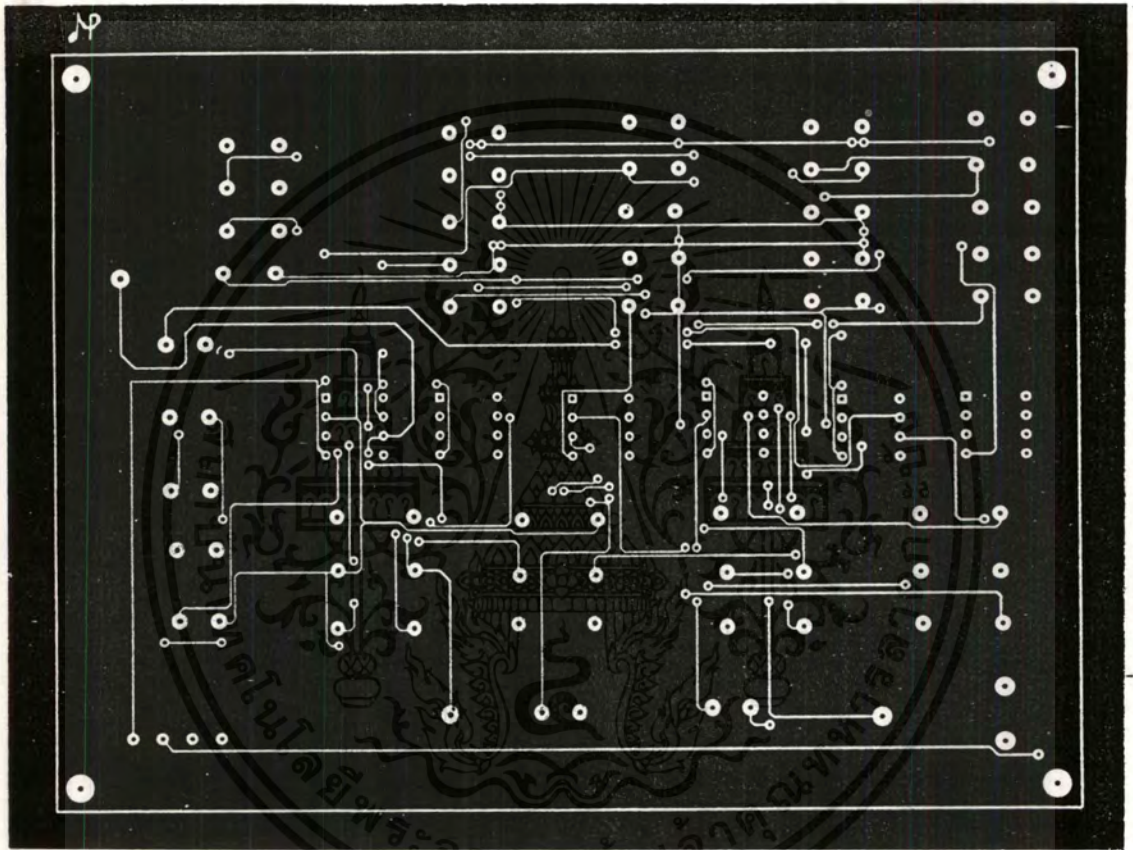
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

1. ผศ.น.ท.ดร.สุธรรม ศรีเกษม , น.ต. เมธินทร์ ทรงชัยกุล , ร.อ. สว่าง ศรีสุภปริดา “Matlab เพื่อการแก้ไขปัญหาทางวิศวกรรม”
2. Tsuyoshi TAKEBE “ SWITCHED – CAPACITOR VARIABLE ATTENUATION EQUALIZER ” Faculty of Technology , Kanazawa University
3. H.W. Bode “ Variable Equalizer ” Bell Syst. Tech.J. , 17 , 2 , pp. 229 – 224 (1938)
4. GOBIND DARYANANI “ PRINCIPLES OF ACTIVE NETWORK SYNTHESIS AND DESIGN ”
5. M.E. VAN VALKENBURG “ Analog Filter Design ”
6. นาย ธนา พรวิศนกุล ปริญญาโท “ การสังเคราะห์วงจรกรองสัญญาณแบบขจัดแถบความถี่โดยใช้ยูนิฟอร์มคิสทริบิวท์ อาร์ ซี ”

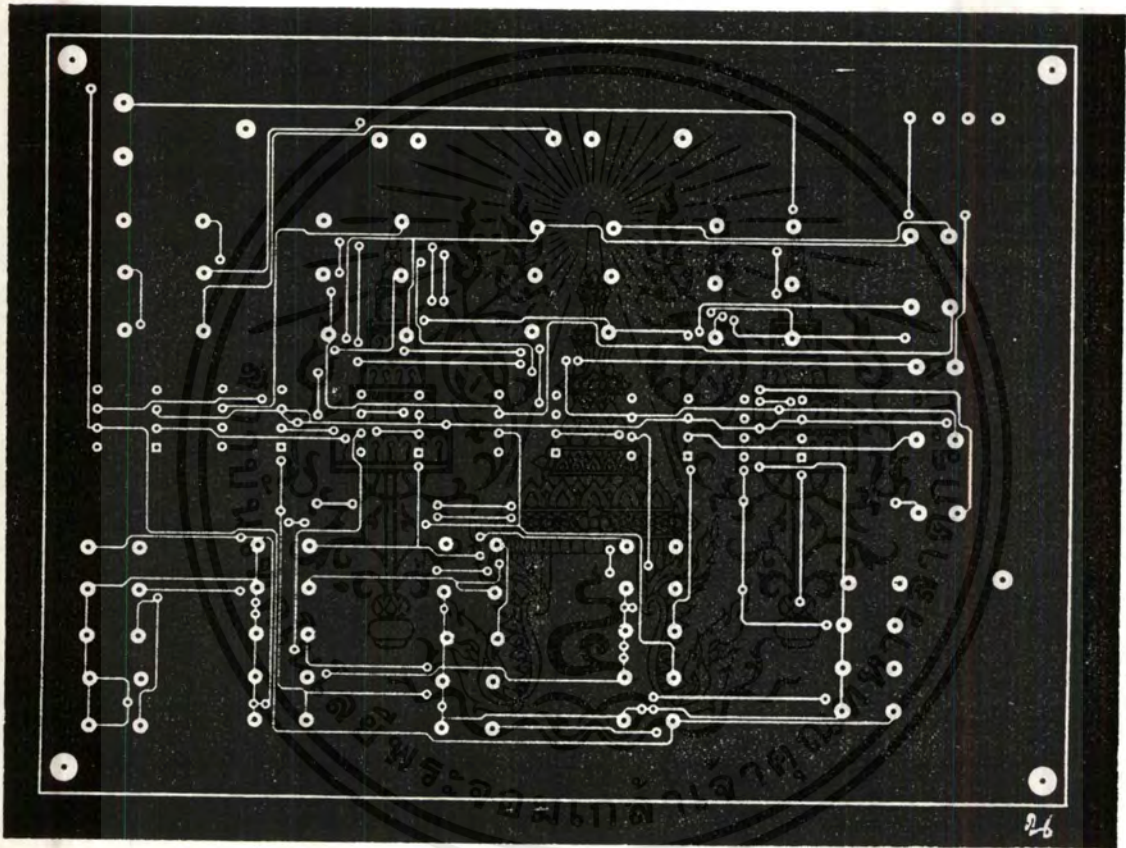


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



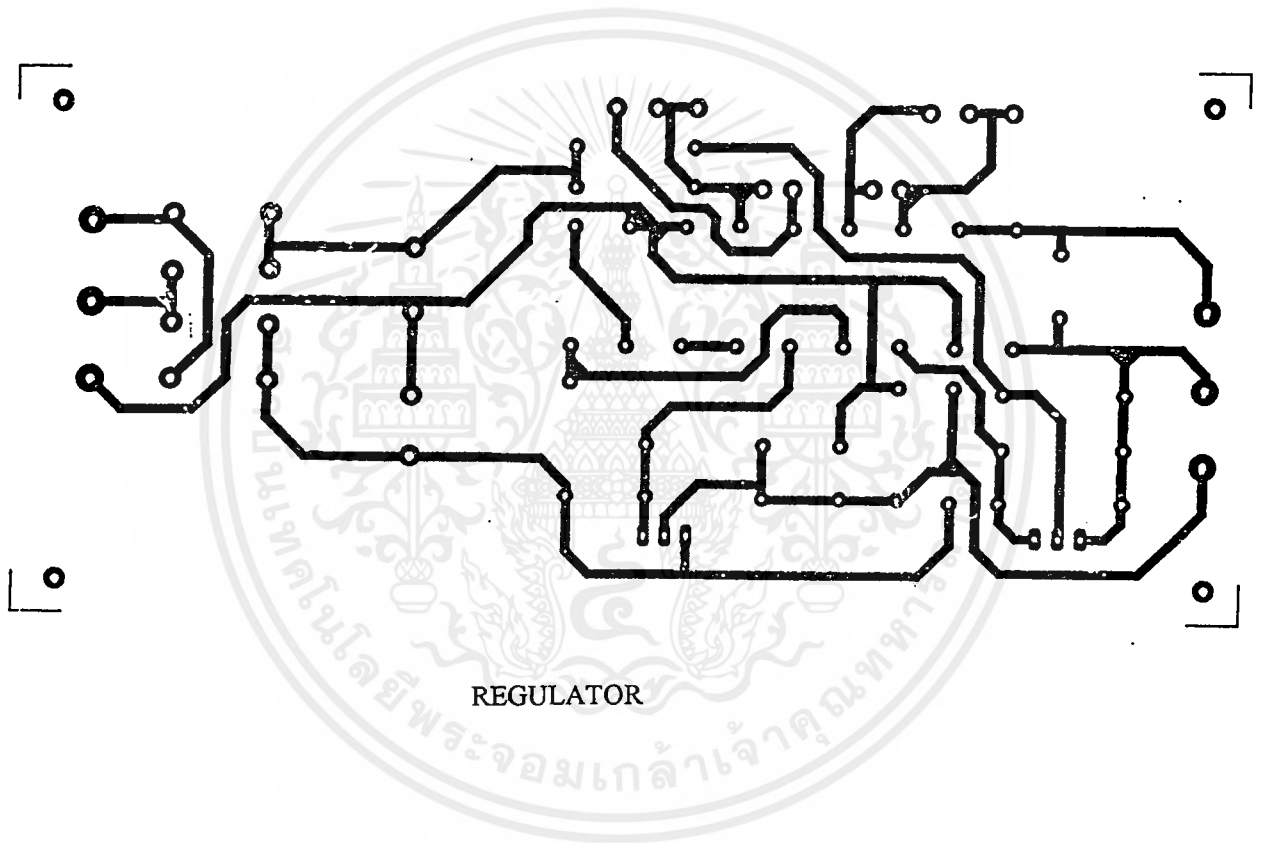
ACTIVE CHROMINANCE EQUALIZER ด้านหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ACTIVE CHROMINANCE EQUALIZER ด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### FEATURES

#### AC PERFORMANCE

Unity Gain Bandwidth: 34 MHz  
Fast Settling: 135 ns to 0.01%  
Slew Rate: 250 V/ $\mu$ s  
Stable at Gains of 1 or Greater  
Full Power Bandwidth: 3.9 MHz

#### DC PERFORMANCE

Input Offset Voltage: 1 mV max (AD843K/B)  
Input Bias Current: 0.6 nA typ  
Input Voltage Noise: 19 nV/ $\sqrt{\text{Hz}}$   
Open Loop Gain: 30 V/mV into a 500  $\Omega$  Load  
Output Current: 50 mA min  
Supply Current: 13 mA max  
Available in 8-Pin Plastic Mini-DIP & Cerdip, 16-Pin SOIC,  
20-Pin LCC and 12-Pin Hermetic Metal Can Packages  
Available in Tape and Reel in Accordance with  
EIA-481A Standard  
Chips and MIL-STD-883B Parts Also Available

#### APPLICATIONS

High Speed Sample-and-Hold Amplifiers  
High Bandwidth Active Filters  
High Speed Integrators  
High Frequency Signal Conditioning

### PRODUCT DESCRIPTION

The AD843 is a fast settling, 34 MHz, CBFET input op amp. The AD843 combines the low (0.6 nA) input bias currents characteristic of a FET input amplifier while still providing a 34 MHz bandwidth and a 135 ns settling time (to within 0.01% of final value for a 10 volt step). The AD843 is a member of the Analog Devices' family of wide bandwidth operational amplifiers. These devices are fabricated using Analog Devices' junction isolated complementary bipolar (CB) process. This process permits a combination of dc precision and wideband ac performance previously unobtainable in a monolithic op amp.

The 250 V/ $\mu$ s slew rate and 0.6 nA input bias current of the AD843 ensure excellent performance in high speed sample-and-hold applications and in high speed integrators. This amplifier is also ideally suited for high bandwidth active filters and high frequency signal conditioning circuits.

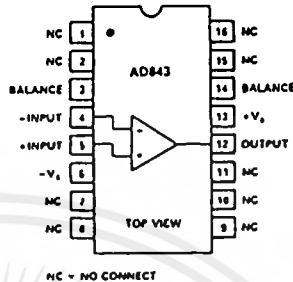
Unlike many high frequency amplifiers, the AD843 requires no external compensation and it remains stable over its full operating temperature range. It is available in five performance grades: the AD843J and AD843K are rated over the commercial temperature range of 0°C to +70°C. The AD843A and AD843B are rated over the industrial temperature range of -40°C to +85°C. The AD843S is rated over the military temperature range of -55°C to +125°C and is available processed to MIL-STD-883B, Rev. C.

#### REV. D

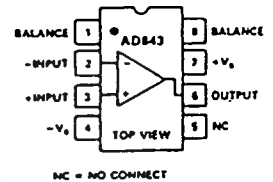
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

### CONNECTION DIAGRAMS

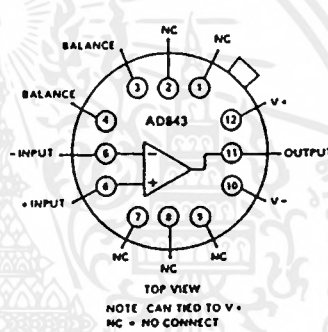
#### 16-Pin SOIC (R-16) Package



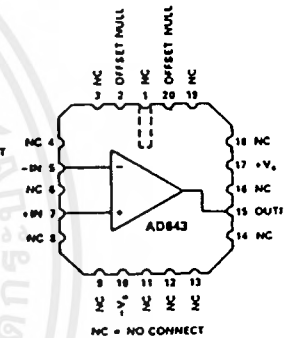
#### Plastic (N-8) and Cerdip (Q-8) Package



#### TO-8 (H-12A) Package



#### LCC (E-20A) Package



The AD843 is offered in either 8-pin plastic DIP or hermetic cerdip packages, in 16-pin SOIC, 20-Pin LCC, or in a 12-pin metal can. Chips are also available.

### PRODUCT HIGHLIGHTS

1. The high slew rate, fast settling time and low input bias current of the AD843 make it the ideal amplifier for 12-bit D/A and A/D buffers, for high speed sample-and-hold amplifier and for high speed integrator circuits. The AD843 can replace many FET input hybrid amplifiers such as the LH0032, LH4104 and OPA600.
2. Fully differential inputs provide outstanding performance in all standard high frequency op amp applications such as signal conditioning and active filters.
3. Laser wafer trimming reduces the input offset voltage to 1 mV max (AD843K and AD843B).
4. Although external offset nulling is unnecessary in many applications, offset null pins are provided.
5. The AD843 does not require external compensation at closed loop gains of 1 or greater.

© Analog Devices, Inc., 1

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 617/329-4700 Fax: 617/326-8

# AD843—SPECIFICATIONS (@ $T_A = +25^\circ\text{C}$ and $\pm 15\text{ V}$ dc, unless otherwise noted)

Model	Conditions	AD843J/A			AD843K/B			AD843S <sup>1</sup>			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE <sup>1</sup>			1.0	2.0		0.5	1.0		1.0	2.0	mV
Offset Drift	$T_{\text{MIN}}-T_{\text{MAX}}$		1.7	4.0		1.2	2.0		3.0	4.5	mV $\mu\text{V}/^\circ\text{C}$
INPUT BIAS CURRENT	Initial ( $T_J = +25^\circ\text{C}$ ) Warmed-Up <sup>2</sup> $T_{\text{MIN}}-T_{\text{MAX}}$		50			40			50		pA nA nA
INPUT OFFSET CURRENT	Initial ( $T_J = +25^\circ\text{C}$ ) Warmed-Up <sup>2</sup> $T_{\text{MIN}}-T_{\text{MAX}}$		30			20			30		pA nA nA
INPUT CHARACTERISTICS											
Input Resistance			$10^{10}$			$10^{10}$			$10^{10}$		$\Omega$
Input Capacitance			6			6			6		pF
INPUT VOLTAGE RANGE											
Common Mode			$\pm 10$	+12, -13		$\pm 10$	+12, -13		$\pm 10$	+12, -13	V
COMMON-MODE REJECTION	$V_{\text{CM}} = \pm 10\text{ V}$ $T_{\text{MIN}}-T_{\text{MAX}}$	60	72		70	76		60	72		dB dB
INPUT VOLTAGE NOISE	$f = 10\text{ kHz}$ Wideband Noise 10 Hz to 10 MHz		19			19			19		nV/ $\sqrt{\text{Hz}}$ $\mu\text{V rms}$
OPEN LOOP GAIN	$V_O = \pm 10\text{ V}$ $R_{\text{LOAD}} \geq 500\ \Omega$ $T_{\text{MIN}}-T_{\text{MAX}}$	15	25		20	30		15	30		V/mV V/mV
OUTPUT CHARACTERISTICS											
Voltage	$R_{\text{LOAD}} \geq 500\ \Omega$	$\pm 10$	+11.5, -12.6		$\pm 10$	+11.5, -12.6		$\pm 10$	+11.5, -12.6		V
Current	$V_{\text{OUT}} = \pm 10\text{ V}$	50			50			50			mA
Output Resistance	Open Loop		12			12			12		$\Omega$
FREQUENCY RESPONSE											
Unity Gain Bandwidth	$V_{\text{OUT}} = 90\text{ mV p-p}$ $V_O = 20\text{ V p-p}$		34			34			34		MHz
Full Power Bandwidth <sup>3</sup>	$R_L \geq 500\ \Omega$	2.5	3.9		2.5	3.9		2.5	3.9		MHz
Rise Time	$A_{\text{VCL}} = -1$		10			10			10		ns
Overshoot	$A_{\text{VCL}} = -1$		15			15			15		%
Slew Rate	$A_{\text{VCL}} = -1$	160	250		160	250		160	250		V/ $\mu\text{s}$
Settling Time	10 V Step $A_{\text{VCL}} = -1$ to 0.1% to 0.01%		95			95			95		ns ns ns
Overdrive Recovery	-Overdrive +Overdrive		200			200			200		ns ns
Differential Gain	$f = 4.4\text{ MHz}$		0.025			0.025			0.025		ns
Differential Phase	$f = 4.4\text{ MHz}$		0.025			0.025			0.025		% Degree
POWER SUPPLY											
Rated Performance			$\pm 15$			$\pm 15$			$\pm 15$		V
Operating Range		$\pm 4.5$		$\pm 18$	$\pm 4.5$		$\pm 18$	$\pm 4.5$		$\pm 18$	V
Quiescent Current	$T_{\text{MIN}}-T_{\text{MAX}}$		12	13		12	13		12	13	mA
Rejection Ratio	$\pm 5\text{ V to } \pm 18\text{ V}$	65	76	14	70	80	14	65	76	16	mA dB
Rejection Ratio	$T_{\text{MIN}}-T_{\text{MAX}}$	62	76		68	80		62	76		dB
TEMPERATURE RANGE											
Operating, Rated Performance											
Commercial ( $0^\circ\text{C to } +70^\circ\text{C}$ )			AD843J			AD843K					
Industrial ( $-40^\circ\text{C to } +85^\circ\text{C}$ )			AD843A			AD843B					
Military ( $-55^\circ\text{C to } +125^\circ\text{C}$ ) <sup>4</sup>									AD843S		
PACKAGE OPTIONS											
Plastic (N-8)			AD843JN			AD843KN					
Cerdip (Q-8)			AD843AQ			AD843BQ			AD843SQ, AD843SQ/883B		
Metal Can (H-12A)						AD843BH			AD843SH, AD843SH/883B		
LCC (E-20A)									AD843SE/883B		
SOIC (R-16)											
Tape & Reel			AD843JR-16								
Chips			AD843JR-16-REEL								
			AD843JR-16-REEL7								
			AD843JCHIPS						AD843SCHIPS		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTES

<sup>1</sup>Standard Military Drawings Available: 5962-9098001M2A (SE/883B), 5962-9098001MXA (SH/883B), 5962-9098001MPA (SQ/883B).  
<sup>2</sup>Specifications are guaranteed after 5 minutes at  $T_A = +25^\circ\text{C}$ .

<sup>3</sup>Full power bandwidth = Slew Rate/2  $\times$  V peak.

<sup>4</sup>All "S" grade  $T_{MIN}$ - $T_{MAX}$  specifications are tested with automatic test equipment at  $T_A = -55^\circ\text{C}$  and  $T_A = +125^\circ\text{C}$ .

Specifications subject to change without notice.

Specifications in boldface are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels. All min and max specifications are guaranteed although only those shown in boldface are tested on all production units.

**ABSOLUTE MAXIMUM RATINGS<sup>1</sup>**

Supply Voltage	$\pm 18\text{ V}$
Internal Power Dissipation <sup>2</sup>	
Plastic Package	1.50 Watts
Cerdip Package	1.35 Watts
12-Pin Header Package	1.80 Watts
16-Pin SOIC Package	1.50 Watts
20-Pin LCC Package	1.00 Watt
Input Voltage	$\pm V_S$
Output Short Circuit Duration	Indefinite
Differential Input Voltage	$+V_S$ and $-V_S$
Storage Temperature Range (N, R)	$-65^\circ\text{C}$ to $+125^\circ\text{C}$
Storage Temperature Range (Q, H, E)	$-65^\circ\text{C}$ to $+150^\circ\text{C}$
Operating Temperature Range	
AD843J/R	$0^\circ\text{C}$ to $+70^\circ\text{C}$
AD843A/B	$-40^\circ\text{C}$ to $+85^\circ\text{C}$
AD843S	$-55^\circ\text{C}$ to $+125^\circ\text{C}$
Lead Temperature Range (Soldering 60 sec)	$+300^\circ\text{C}$
ESD Rating	500 V

NOTES

<sup>1</sup>Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

<sup>2</sup>8-Pin Plastic Package:  $\theta_{JA} = 100^\circ\text{C}/\text{Watt}$

8-Pin Cerdip Package:  $\theta_{JA} = 110^\circ\text{C}/\text{Watt}$

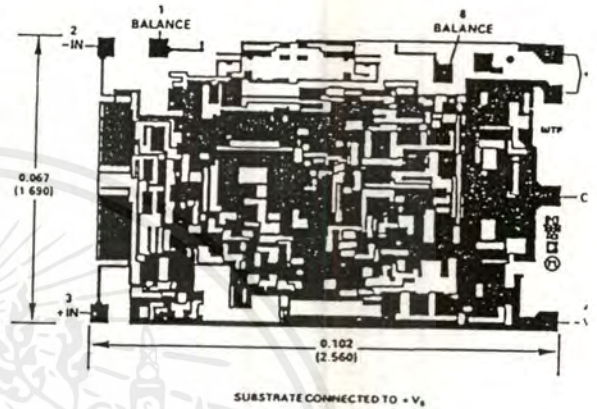
12-Pin Header Package:  $\theta_{JA} = 80^\circ\text{C}/\text{Watt}$

16-Pin SOIC Package:  $\theta_{JA} = 100^\circ\text{C}/\text{Watt}$

20-Pin LCC Package:  $\theta_{JA} = 150^\circ\text{C}/\text{Watt}$

**METALIZATION PHOTOGRAPH**

Contact factory for latest dimensions.  
 Dimensions shown in inches and (mm).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AD843—Typical Characteristics

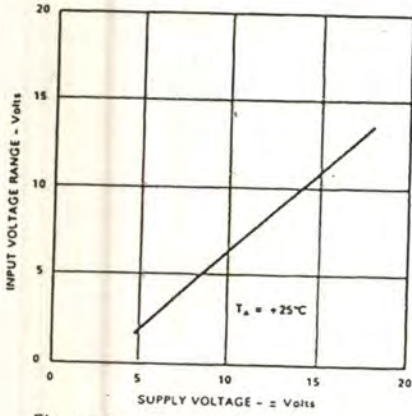


Figure 1. Input Voltage Range vs. Supply Voltage

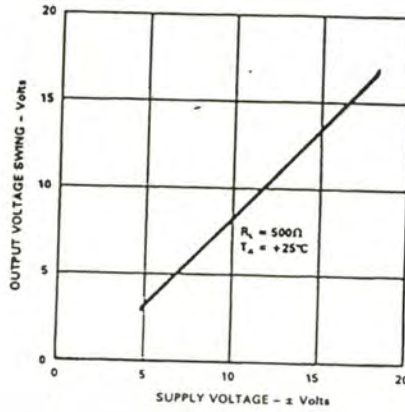


Figure 2. Output Voltage Swing vs. Supply Voltage

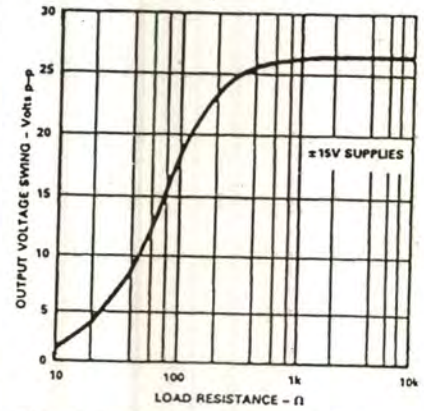


Figure 3. Output Voltage Swing vs. Load Resistance

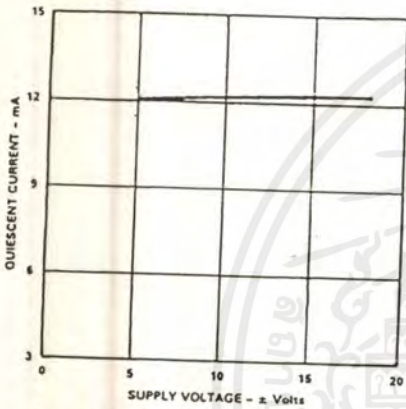


Figure 4. Quiescent Current vs. Supply Voltage

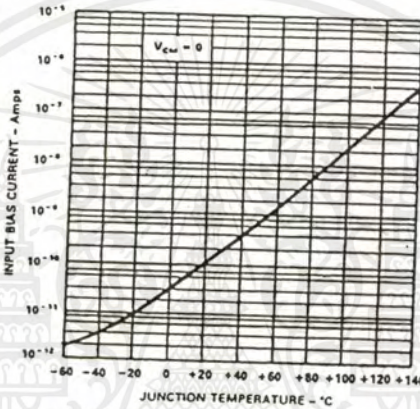


Figure 5. Input Bias Current vs. Junction Temperature

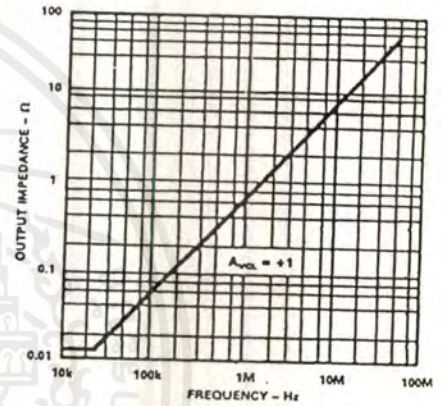


Figure 6. Output Impedance vs. Frequency

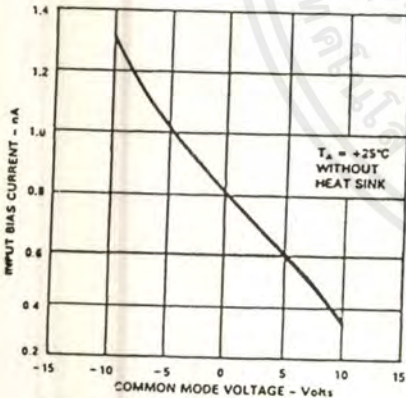


Figure 7. Input Bias Current vs. Common Mode Voltage

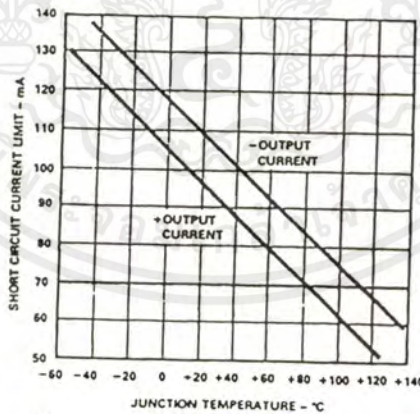


Figure 8. Short Circuit Current Limit vs. Junction Temperature ( $T_J$ )

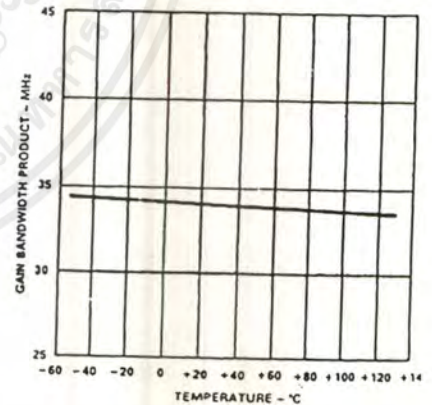


Figure 9. Gain Bandwidth Product vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

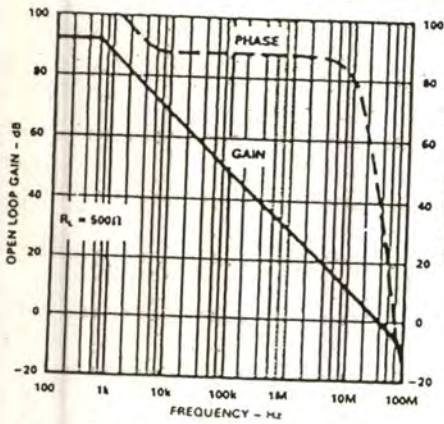


Figure 10. Open Loop Gain and Phase Margin vs. Frequency

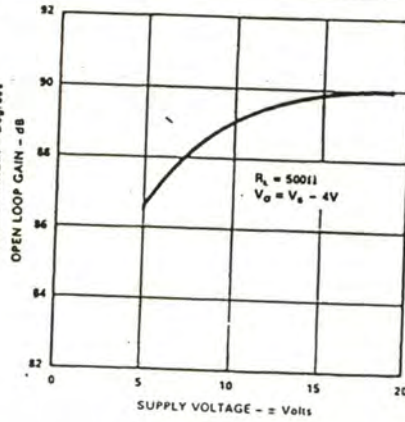


Figure 11. Open Loop Gain vs. Supply Voltage

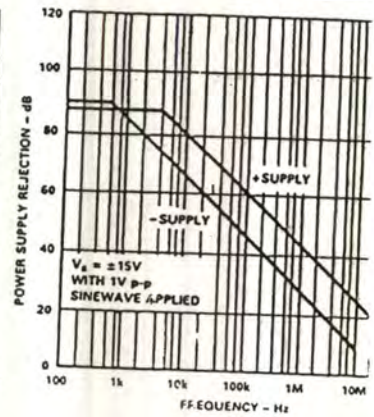


Figure 12. Power Supply Rejection vs. Frequency

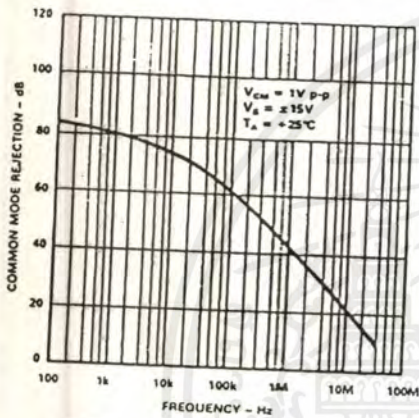


Figure 13. Common Mode Rejection vs. Frequency

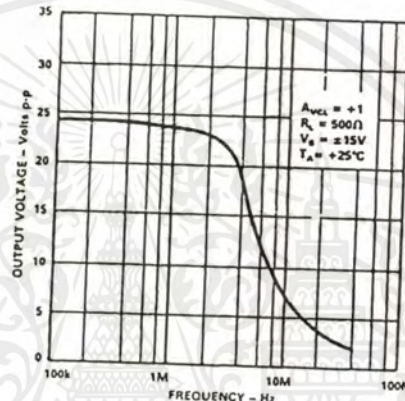


Figure 14. Large Signal Frequency Response

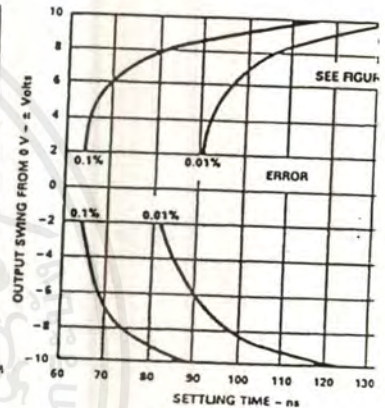


Figure 15. Output Swing and Error vs. Settling Time

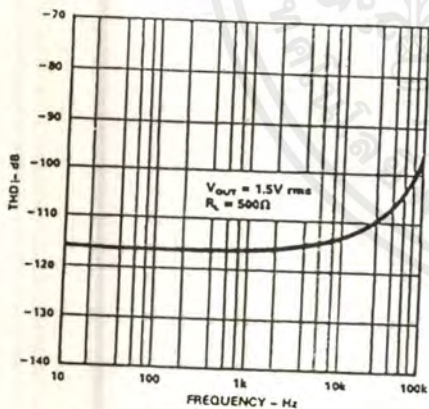


Figure 16. Harmonic Distortion vs. Frequency

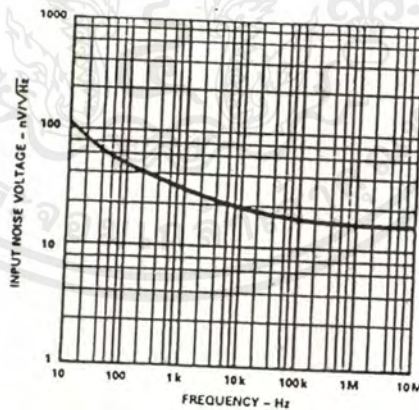


Figure 17. Input Noise Voltage Spectral Density

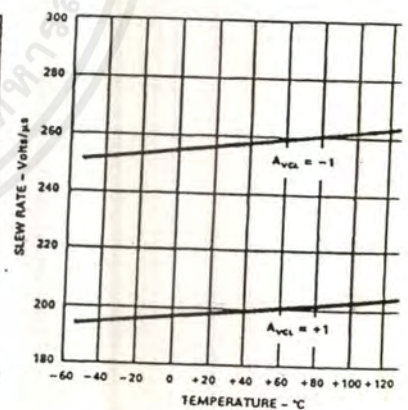


Figure 18. Slew Rate vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AD843—Typical Characteristics

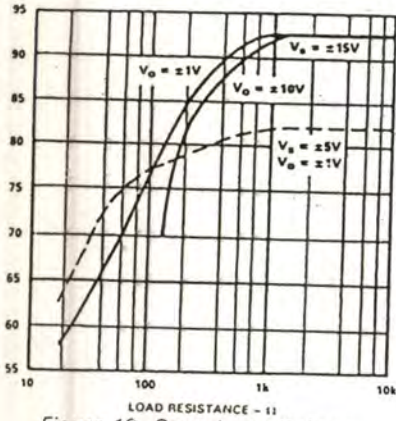


Figure 19. Open Loop Gain vs. Resistive Load

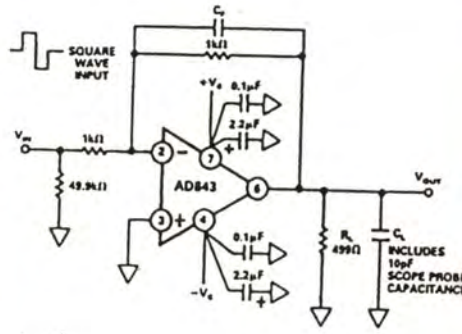


Figure 20a. Inverting Amplifier Connection

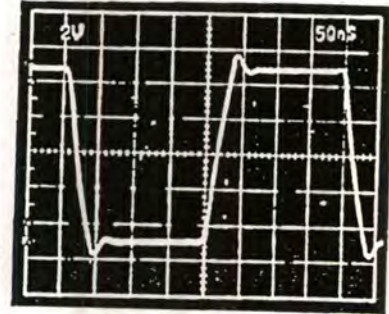


Figure 20b. Inverter Large Signal Pulse Response.  $C_F = 0$ ,  $C_L = 10$  pF



Figure 20c. Inverter Small Signal Pulse Response.  $C_F = 0$ ,  $C_L = 10$  pF

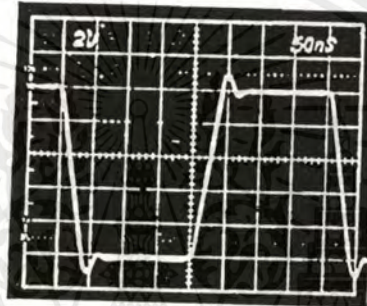


Figure 20d. Inverter Large Signal Pulse Response.  $C_F = 5$  pF,  $C_L = 110$  pF

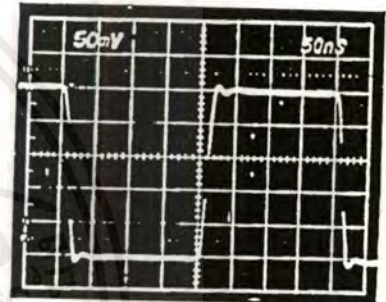


Figure 20e. Inverter Small Signal Pulse Response.  $C_F = 5$  pF,  $C_L = 110$  pF

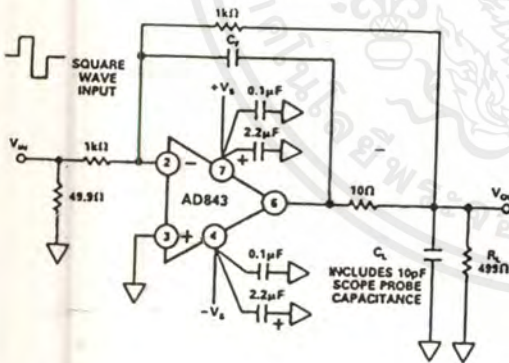


Figure 21a. Unity Gain Inverter Circuit for Driving Capacitive Loads

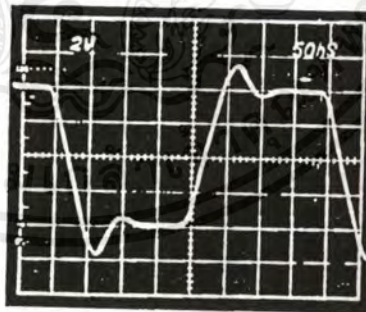


Figure 21b. Inverter Cap Load Large Signal Pulse Response.  $C_F = 15$  pF,  $C_L = 410$  pF

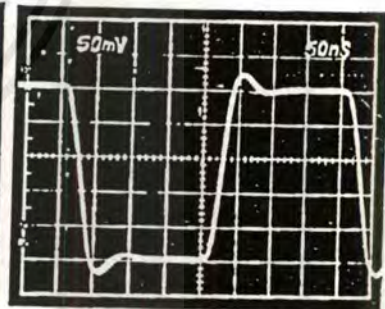


Figure 21c. Inverter Cap Load Small Signal Pulse Response.  $C_F = 15$  pF,  $C_L = 410$  pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

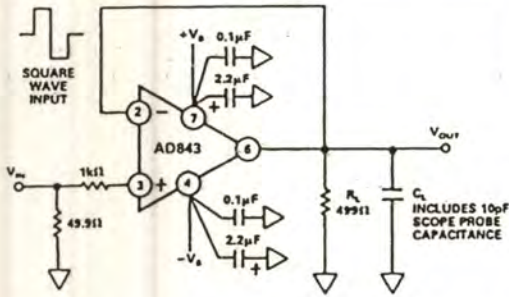


Figure 22a. Unity Gain Buffer Amplifier

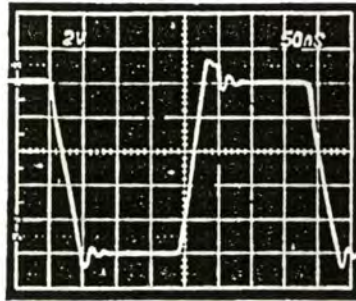


Figure 22b. Buffer Large Signal Pulse Response.  $C_L = 10\text{ pF}$

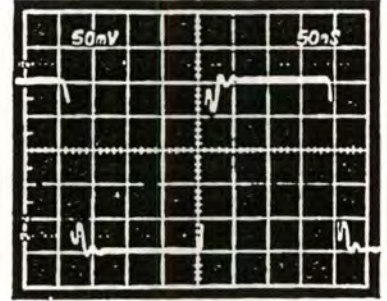


Figure 22c. Buffer Small Signal Pulse Response.  $C_L = 10\text{ pF}$

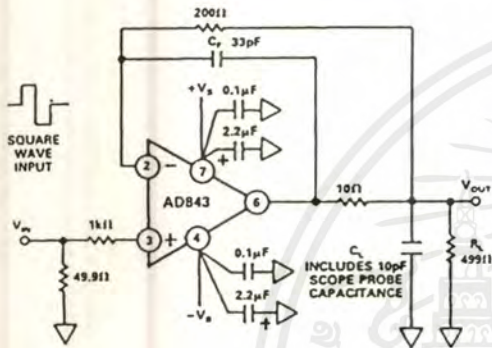


Figure 23a. Unity Gain Buffer Circuit for Driving Capacitive Loads

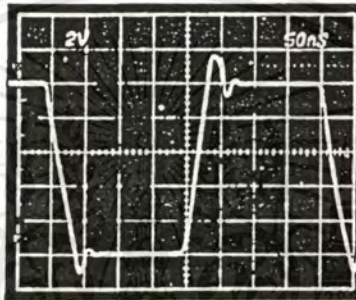


Figure 23b. Buffer Cap Load Large Signal Pulse Response.  $C_F = 33\text{ pF}$ ,  $C_L = 10\text{ pF}$

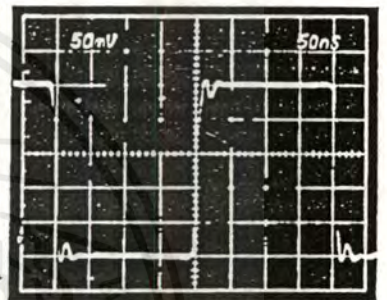


Figure 23c. Buffer Cap Load Small Signal Pulse Response.  $C_F = 33\text{ pF}$ ,  $C_L = 10\text{ pF}$

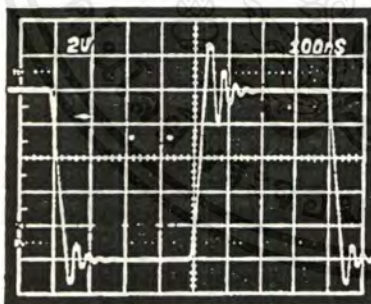


Figure 23d. Buffer Cap Load Large Signal Pulse Response.  $C_F = 33\text{ pF}$ ,  $C_L = 110\text{ pF}$

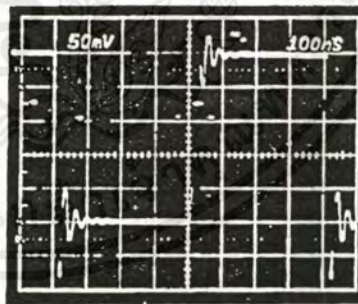


Figure 23e. Buffer Cap Load Small Signal Pulse Response.  $C_F = 33\text{ pF}$ ,  $C_L = 110\text{ pF}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AD843

## GROUNDING AND BYPASSING

Like most high bandwidth amplifiers, the AD843 is sensitive to capacitive loading. Although it will drive capacitive loads up to 20 pF without degradation of its rated performance, both an increased capacitive load drive capability and a "cleaner" (nonringing) pulse response can be obtained from the AD843 by using the circuits illustrated in Figures 20 to 23. The addition of a 5 pF feedback capacitor to the unity gain inverter connection (Figure 20a) substantially reduces the circuit's overshoot, even when it is driving a 110 pF load. This can be seen by comparing the waveforms of Figures 20b through 20c. To drive capacitive loads greater than 100 pF, the load should be decoupled from the amplifier's output by a 10  $\Omega$  resistor and the feedback capacitor,  $C_F$ , should be connected directly between the amplifier's output and its inverting input (Figure 21a). When using a 15 pF feedback capacitor, this circuit can drive 400 pF with less than 20% overshoot, as illustrated in Figures 21b and 21c. Increasing capacitor  $C_F$  to 47 pF also increases the capacitance drive capability to 1000 pF, at the expense of a 10:1 reduction in bandwidth compared with the simple unity gain inverter circuit of Figure 20a.

Unity gain voltage followers (buffers) are more sensitive to capacitive loads than are inverting amplifiers because there is no attenuation of the feedback signal. The AD843 can drive 10 pF to 20 pF when connected in the basic unity gain buffer circuit of Figure 22a.

The 1 k $\Omega$  resistor in series with the AD843's noninverting input serves two functions: first, together with the amplifier's input capacitance, it forms a low-pass filter which slows down the actual signal seen by the AD843. This helps reduce ringing on the amplifier's output voltage. The resistor's second function is to limit the current into the amplifier when the differential input voltage exceeds the total supply voltage.

The AD843 will deliver a much "cleaner" pulse response when connected in the somewhat more elaborate follower circuit of Figure 23a. Note the reduced overshoot in Figure 23b and 23c as compared to Figures 22b and 22c.

For maximum bandwidth, in most applications, input and feedback resistors used with the AD843 should have resistance values equal to or less than 1.5 k $\Omega$ . Even with these low resistance values, the resultant RC time constant formed between them and stray circuit capacitances is large enough to cause peaking in the amplifier's response. Adding a small capacitor,  $C_F$ , as shown in Figures 20a to 23a will reduce this peaking and flatten the overall frequency response.  $C_F$  will normally be less than 10 pF in value.

The AD843 can drive resistive loads over the range of 500  $\Omega$  to  $\infty$  with no change in dynamic response. While a 499  $\Omega$  load was used in the circuits of Figures 20-23, the performance of these circuits will be essentially the same even if this load is removed or changed to some other value, such as 2 k $\Omega$ .

To obtain the "cleanest" possible transient response when driving heavy capacitive loads, be sure to connect bypass capacitors directly between the power supply pins of the AD843 and ground as outlined in "grounding and bypassing."

## GROUNDING AND BYPASSING

In designing practical circuits using the AD843, the user must keep in mind that some special precautions are needed when dealing with high frequency signals. Circuits must be wired using short interconnect leads. Ground planes should be used whenever possible to provide both a low resistance, low inductance circuit path and to minimize the effects of high frequency coupling. IC sockets should be avoided, since their increased interlead capacitance can degrade the bandwidth of the device.

Power supply leads should be bypassed to ground as close as possible to the pins of the amplifier. Again, the component leads should be kept very short. As shown in Figure 24, a parallel combination of a 2.2  $\mu$ F tantalum and a 0.1  $\mu$ F ceramic disc capacitor is recommended.

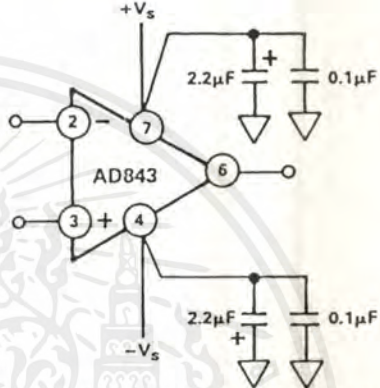
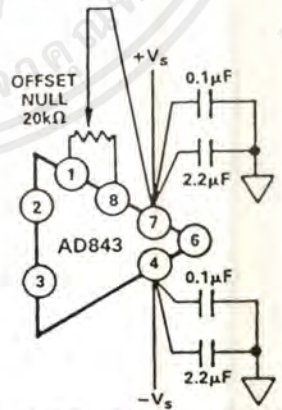


Figure 24. Recommended Power Supply Bypassing for the AD843 (DIP Pinout)

## USING A HEAT SINK

The AD843 consumes less quiescent power than most precision high speed amplifiers and is specified to operate without using a heat sink. However, when driving low impedance loads, the current applied to the load can be 4 to 5 times greater than the quiescent current. This will produce a noticeable temperature rise, which will increase input bias currents. The use of a small heat sink, such as the Mouser Electronics #33HS008 is recommended.



Offset Null Configuration (DIP Pinout)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## SAMPLE-AND-HOLD AMPLIFIER CIRCUITS

## A Fast Switching Sample &amp; Hold Circuit

A sample-and-hold circuit possessing short acquisition time and low aperture delay can be built using an AD843 and discrete JFET switches. The circuit of Figure 25 employs five n-channel JFETs (with turn-on times of 35 ns) and an AD843 op amp (which can settle to 0.01% in 135 ns). The circuit has an aperture delay time of 50 ns and an acquisition time of 1  $\mu$ s or less.

This circuit is based on a noninverting open loop architecture, using a differential hold capacitor to reduce the effects of pedestal error. The charge that is removed from CH1 by Q2 and Q3 is offset by the charge removed from CH2 by Q4 and Q5. This circuit can tolerate low hold capacitor values (approximately 100 pF), which improve acquisition time, due to the small gate-to-drain capacitance of the discrete JFETs. Although pedestal error will vary with input signal level, making trimming more difficult, the circuit has the advantages of high bandwidth and short acquisition times. In addition, it will exhibit some nonlinearity because both amplifiers are operating with a common-mode input. Amplifier A2, however, contributes less than 0.025% linearity error, due to its 72 dB common-mode rejection ratio.

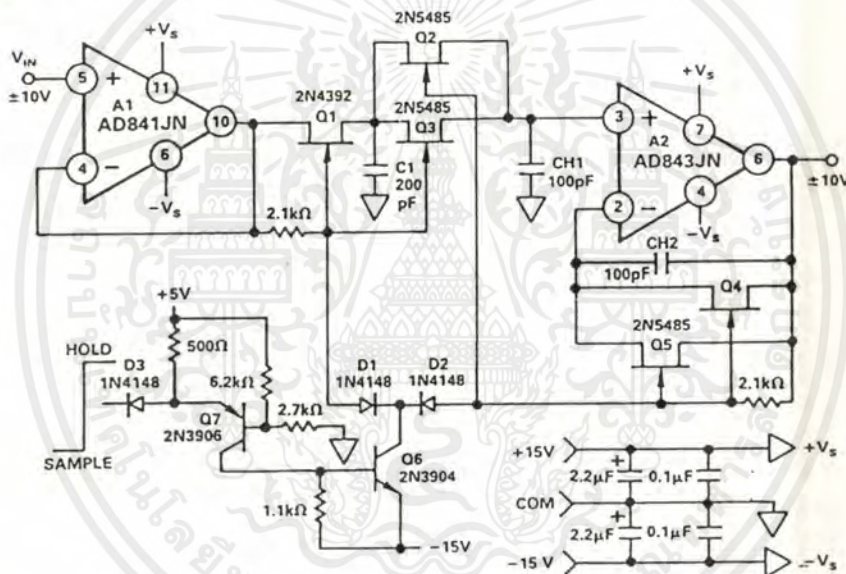


Figure 25. A Fast Switching Sample-and-Hold Amplifier

## A PING-PONG S/H AMPLIFIER

For improved throughput over the circuit of Figure 25, a "ping-pong" architecture may be used. A ping-pong circuit overcomes some of the problems associated with high speed S/H amplifiers by allowing the use of a larger hold capacitor for a given sample rate: this will reduce the associated feedthrough, droop and pedestal errors.

Figure 26 illustrates a simple, four-chip ping-pong sample-and-hold circuit. This design increases throughput by using one channel to acquire a new sample while another channel holds the previous sample. Instead of having to reacquire the signal when switching from hold to sample mode, it alternately connects the outputs from Channel 1 or from Channel 2 to the A/D converter. In this case, the throughput is the slow rate and settling time of the output amplifiers, A2 and A3.

To make sure the circuit accommodates a wide  $\pm 10$  V input range, the gates of the JFETs must be connected to a potential near the  $-15$  V supply. The level-shift circuitry (diode D3, PNP transistor Q7, and NPN transistor Q6) shifts the TTL level S/H command to provide for an adequate pinch-off voltage for the JFET switches over the full input voltage range.

The JFETs Q2, Q3, Q4 and Q5 across the two hold capacitors ensure signal acquisition for all conditions of  $V_{IN}$  and  $V_{OUT}$  when the circuit switches from the sample to the hold mode. Transistor Q1 provides an extra stage of isolation between the output of amplifier A1 and the hold capacitor CH1.

When selecting capacitors for use in a sample-and-hold circuit, the designer should choose those types with low dielectric absorption and low temperature coefficients. Silvered-mica capacitors exhibit low (0 to 100 ppm/ $^{\circ}$ C) temperature coefficients and will still work in temperatures exceeding  $200^{\circ}$ C. It is also recommend that the user test the chosen capacitor to insure that its value closely matches that printed on it since not all capacitors are fully tested by their manufacturers for absolute tolerance.

A high speed CB amplifier, A1, follows the input signal. U1, a dual wideband "T" switch, connects the input buffer amp to one of the two output amplifiers while selecting the complementary amplifier to drive the A/D input. For example, when "select" is at logic high, A1 drives CH1, A2 tracks the input signal and the output of A3 is connected to the input of the A/D converter. At the same time, A3 holds an analog value and its output is connected to the input of the A/D converter. When the select command goes to logic LOW, the two output amplifiers alternate functions.

Since the input to the A/D converter is the alternated "held" outputs from A1 and A2, the offset voltage mismatch of the two amplifiers will show up as nonlinearity and, therefore, distortion in the output signal. To minimize this, potentiometers can be used to adjust the offsets of the output amplifiers until they are

# AD843

equal. Alternatively, an autocalibration circuit using two D/A converters can be employed. This can also be used to calibrate out the effects of offset voltage drift over temperature.

The switch choice, for U1s, is critical in this type of design. The DG542 utilizes "T" switching techniques on each channel for exceptionally low crosstalk and for high isolation. The part fur-

ther improves these specifications by using ground pins between the signal pins. With an input frequency of 5 MHz, crosstalk and isolation are  $-85$  dB and  $-75$  dB, respectively. A limitation of this switch is that it operates from a maximum  $-5$  V negative supply, making bipolar operation more difficult. It is recommended that amplifiers A1, A2 and A3 operate from the same  $-5$  V supply to minimize any potential latch-up problems.

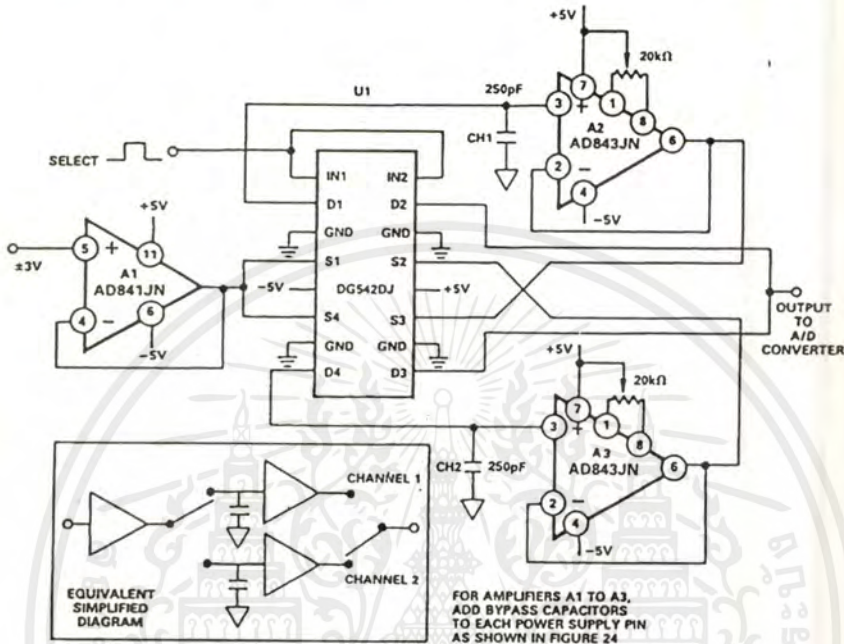


Figure 26. A Ping-Pong Sample-and-Hold Amplifier

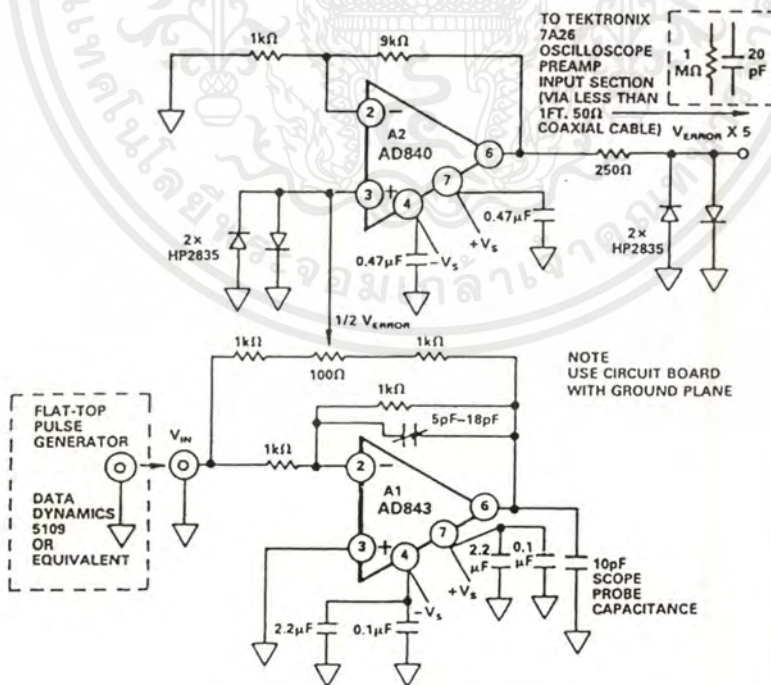


Figure 27. Settling Time Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**MEASURING AD843 SETTLING TIME**

Figure 28 shows the dynamic response of the AD843 while operating in the settling time test circuit of Figure 27. The input of the settling time fixture is driven by a flat-top pulse generator. The error signal output from A1, the AD843 under test, is amplified by op amp A2 and then clamped by two high speed Schottky diodes.

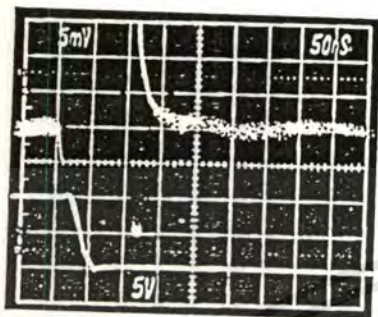


Figure 28. Settling Characteristics: +10 V to 0 V Step. Upper Trace: Amplified Error Voltage (0.01% Div) Lower Trace: Output of AD843 Under Test (5 V/Div)

The error signal is clamped to prevent it from greatly overloading the oscilloscope preamp. A Tektronix oscilloscope preamp type 7A26 was chosen because it will recover from the approximately 0.4 volt overload, quickly enough to allow accurate measurement of the AD843's 135 ns settling time. Amplifier A2 is a very high speed op amp; it provides a voltage gain of 10, providing a total gain of 5 from the error signal to the oscilloscope input.

**A FAST PEAK DETECTOR CIRCUIT**

The peak detector circuit of Figure 29, can accurately capture the amplitude of input pulses as narrow as 200 ns and can hold their value with a droop rate of less than 20  $\mu\text{V}/\mu\text{s}$ . This circuit will capture the peak value of positive polarity waveforms; to detect negative peaks, simply reverse the polarity of the two diodes.

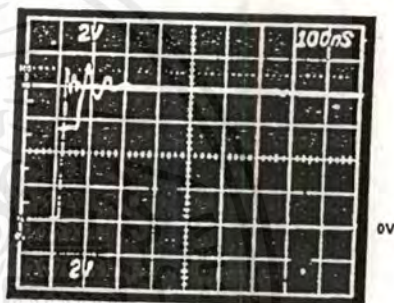
The high bandwidth and 200  $\text{V}/\mu\text{s}$  slew rate of amplifier A2, an AD843, allows the detector's output to "keep up" with its input thus minimizing overshoot. The low (<1 nA) input current of the AD843 ensures that the droop rate is limited only by the reverse leakage of diode D2, which is typically <10 nA for the type shown. The low droop rate is apparent in Figure 30. The

detector's output (top trace) loses slightly over a volt of the 8 volt peak input value (bottom trace) in 75 ms, or a rate of approximately 16  $\mu\text{V}/\mu\text{s}$ .



TOP TRACE: PEAK DETECTOR OUTPUT  
BOTTOM TRACE: INPUT, 8V PEAK @ 125Hz

Figure 30. Peak Detector Response to 125 Hz Pulse Train.



TOP TRACE: PEAK DETECTOR OUTPUT, 8V  
BOTTOM TRACE: INPUT VOLTAGE, 8V PEAK, 650ns PULSE WIDTH

Figure 31. Peak Capture Time

Amplifier A1, an AD847, can drive 680 pF hold capacitor,  $C_p$ , fast enough to "catch-up" with the next peak in 100 ns and still settle to the new value in 250 ns, as illustrated in Figure 31. Reducing the value of capacitor  $C_p$  to 100 pF will maximize the speed of this circuit at the expense of increased overshoot and droop. Since the AD847 can drive an arbitrarily large value of capacitance,  $C_p$  can be increased to reduce droop, at the expense of response time.

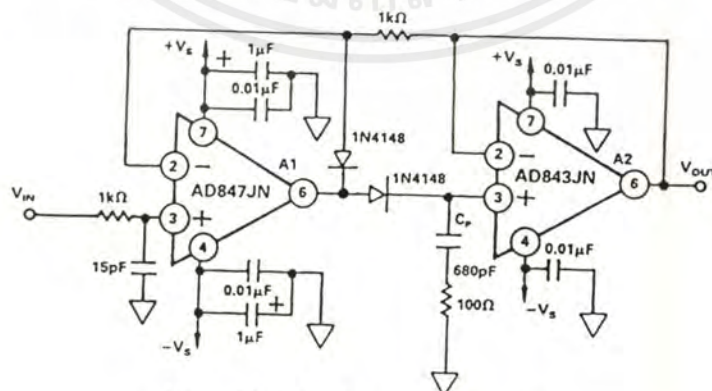
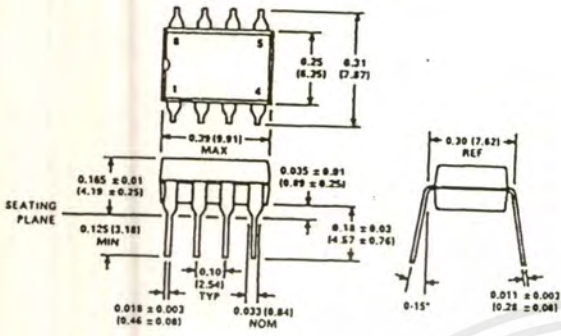


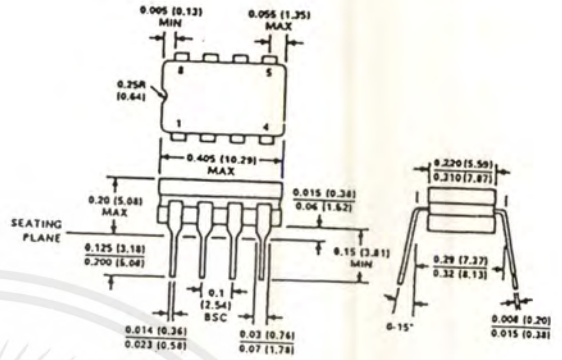
Figure 29. A Fast Peak Detector Circuit

**OUTLINE DIMENSIONS**  
Dimensions shown in inches and (mm).

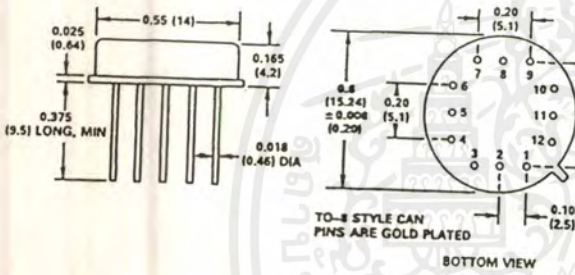
**Mini-DIP Package (N-8)**



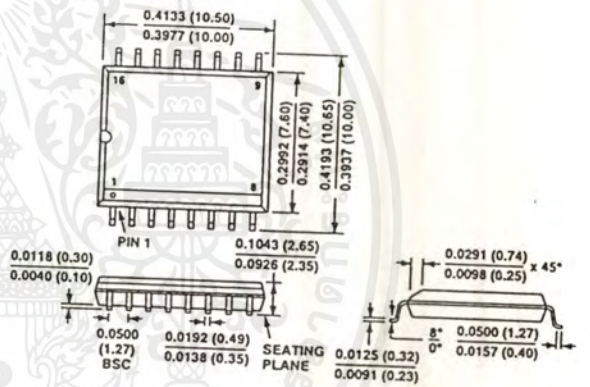
**Cerdip Package (Q-8)**



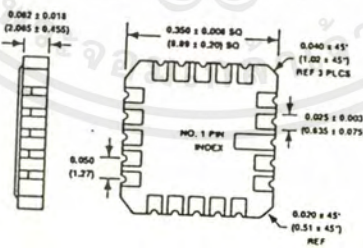
**TO-8 Package (H-12A)**



**16-Pin SOIC Package (R-16)**



**LCC Package (E-20A)**



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้