สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ไดนาโมมิเตอร์

DYNAMOMETER

นายภูษิต เชี่ยงว่อง

นางสาววริญญา เทพที

นายสุขสวัสดิ์ ยุววรวรรณกุล

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขหมู่.....
เลขทะเบียน 42541
วัน, เดือน, ปี 24 พ.ค. 2545

.b.....

.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DYNAMOMETER

PHUSIT SIANGWONG

WARINYA THEPTEE

SUKSAWAT YUWAWALLRAWONGUL

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING

DEPARTMENT OF INDUSTRIAL INSTRUMENTATION TECHNOLOGY

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHOLOGY LADKRABANG

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

หัวข้อปริญญานิพนธ์ ไดนาโมมิเตอร์

DYNAMOMETER

นักศึกษาผู้จัดทำ นายภูษิต เซี่ยงว่อง รหัสประจำตัว 40010573

นางสาววริญญา เทพที รหัสประจำตัว 40010695

นายสุขสวัสดิ์ ยุววรวรรณกุล รหัสประจำตัว 40010862

ปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมการวัดคุม

ปีการศึกษา 2543

อาจารย์ผู้ควบคุมปริญญานิพนธ์	ลายมือชื่อ
ผศ. ประภาษ อุคคกิมาพันธุ์	
อาจารย์ไสว พงศ์สวัสดิ์	

วัน/เดือน/ปี ที่สอบ วัน 10 เมษายน พ.ศ. 2544

สถานที่สอบ ณ. ห้องสอบปริญญานิพนธ์ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชารับรองแล้ว

(ผศ.ประสิทธิ์ จุลเสรีวงศ์)

หัวหน้าภาควิชา ฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	ไดนาโมมิเตอร์ DYNAMOMETER
นักศึกษาผู้จัดทำ	นายภูษิต เซี่ยงว่อง นางสาววริญญา เทพที นายสุขสวัสดิ์ ยุววรวรรณกุล
อาจารย์ที่ปรึกษา	ผศ. ประภาษ อุคคกิมาพันธุ์ อาจารย์ไสว พงศ์สวัสดิ์
ปีการศึกษา	2543

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการออกแบบ การทดลอง และการสร้างไดนาโมมิเตอร์ โดยอาศัยหลักการของเครื่องกลไฟฟ้ากระแสตรง โดยใช้วงจรควบคุมกระแส (Current Regulator) ทำหน้าที่ควบคุมการเบรกของเครื่องกำเนิดไฟฟ้ากระแสตรง (DC Generator) ที่ทำหน้าที่เป็นไดนาโมมิเตอร์ ในของส่วนการควบคุมความเร็วในสภาวะการเบรกจะใช้วงจรควบคุมพี (Proportional)โดยทำการควบคุมเป็นลูปปิด ซึ่งใช้สัญญาณจากทาโคเจนเนอเรเตอร์เป็นตัวป้อนกลับ ในส่วนของการแสดงผลจะใช้คอมพิวเตอร์เชื่อมต่อกับบอร์ดไมโครคอนโทรลเลอร์เบอร์ At89s8252 และแสดงค่าแรงบิด ความเร็วรอบ และกำลังงานของมอเตอร์ที่ต้องการทราบบนจอมอนิเตอร์ โดยใช้โปรแกรม เดลไฟล์ (Delphi) เป็นโปรแกรมที่ใช้ควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Dynamometer	
Authors	Mr. Phusit	Siangwong
	Miss. Warinya	Theptee
	Mr. Suksawat	Yuwawallrawongul
Thesis Advisor	Asst. Prof. Prapart	Ukakimaparn
	Mr. Sawai	Pongsawatd
Year	2000	

ABSTRACT

This thesis describes the design, experiment and invention for the Dynamometer , using the theory of DC Machine. We used Current Regulator for control DC Generator's braking , work as a Dynamometer. About Speed Control in braking state, we used Proportional Control to control close loop that uses feedback signal from Tacho Generator. In display part we use the computer that connect with Microcontroller At89s8252 Board and show the value of Torque, Speed and Power from testing motor on monitor. The control program is written by Delphi.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้จะไม่สามารถสำเร็จลุล่วงได้ หากไม่ได้รับความเมตตาอนุเคราะห์อย่างดียิ่งจาก ผศ. ประภาษ อุคคกิมาพันธุ์ และอาจารย์ไสว พงศ์สวัสดิ์ ซึ่งคอยให้ความรู้ กวดขัน และเอาใจใส่พวกเราอย่างดีมากที่สุด พวกเราขอกราบขอบพระคุณอาจารย์เป็นอย่างสูงมา ณ ที่นี้ด้วย

ขอขอบพระคุณ คณะอาจารย์ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม และเจ้าหน้าที่ในห้องสโตร์ทุกท่าน ที่ได้ให้คำแนะนำ ให้ยืมอุปกรณ์เครื่องมือ และเอาใจใส่พวกเราตลอดมา รวมไปถึงขอขอบคุณภาควิชาที่ให้ที่พักผ่อนแสนสบายในยามที่อ่อนล้าจากการทำงาน

ขอบคุณเพื่อนๆ พี่ๆ น้องๆ ทุกคนที่คอยเป็นกำลังให้ทั้งทางใจ ทางกาย และทางสมอง ขอบคุณเพื่อนๆ ที่ร่วมงานในห้อง power elec. ทุกคนที่คอยช่วยเหลือ และให้ยืมอุปกรณ์ต่างๆ ทำให้งานดำเนินไปได้อย่างราบรื่น

และที่สำคัญมากๆ ก็คือ ขอกราบขอบพระคุณคุณพ่อ คุณแม่ ที่คอยเป็นกำลังสนับสนุนการทำปริญญานิพนธ์ฉบับนี้ในทุกๆด้าน พวกเรารู้สึกทราบซึ้งใจยิ่งนัก

ความรู้ และประโยชน์ต่างๆ อันพึงได้รับจากปริญญานิพนธ์ฉบับนี้ พวกเราขอมอบแด่ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ.....I

บทคัดย่อภาษาอังกฤษ..... II

กิตติกรรมประกาศ III

สารบัญ..... IV

สารบัญรูป..... VI

บทที่ 1 บทนำ..... 1

1.1 ความเป็นมาและเหตุจูงใจของการวิจัย..... 1

1.2 วัตถุประสงค์ของปริญญานิพนธ์..... 1

1.3 ขอบเขตของปริญญานิพนธ์ 2

1.4 ขั้นตอนการศึกษา 2

บทที่ 2 ทฤษฎีที่เกี่ยวข้อง..... 3

2.1 หลักการทำงานของไดนาโมมิเตอร์.....3

2.2 มอเตอร์ไฟฟ้ากระแสตรง.....3

2.3 คุณลักษณะของมอเตอร์.....4

2.4 การควบคุมมอเตอร์.....5

2.5 ทฤษฎีการควบคุมแบบพีไอดี.....8

บทที่ 3 การคำนวณและการสร้าง.....14

3.1 การออกแบบวงจร Signal Condition 14

3.2 วงจร Current Regulator.....14

3.2.1 วงจรสร้างคลื่นรูปสี่เหลี่ยม 14

3.2.2 วงจรขับเกท 20

3.3 คุณสมบัติของ Microcontroller MCS-51 เบอร์At89s8252 20

3.4 วงจรแปลงสัญญาณแบบ I^2C 21

3.5 วงจรควบคุมแบบ Proportional.....26

3.6 วงจร Bridge และ Buck Converter 26

3.7 หลักการวัดแรงบิดของไดนาโมมิเตอร์ 27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

3.8 วงจรวัดแรงบิด 27

3.9 ขั้นตอนการสอบเทียบแรงบิด 27

3.10 ซอฟท์แวร์ควบคุม..... 28

3.10.1 โฟลวชาร์ตแสดงการทำงานของส่วนซอฟท์แวร์..... 29

3.10.2 ขั้นตอนการใช้โปรแกรม..... 30

บทที่ 4 การทดลองและผลการทดลอง 32

4.1 มอเตอร์ที่ใช้ทดสอบ.....32

4.2 ทาโคเจนเนอเรเตอร์.....32

4.3 การทดลองวงจรควบคุมกระแสคงที่.....33

4.4 การทดลองควบคุมความเร็วคงที่โดยการเบรก..... 35

บทที่ 5 บทวิจารณ์และสรุป 39

5.1 สรุปผลปริญญานิพนธ์..... 39

5.2 วิจารณ์ปริญญานิพนธ์..... 39

5.3 แนวทางการพัฒนา 40

5.4 ประสบการณ์ที่ได้รับ 40

เอกสารอ้างอิง.....41

ภาคผนวก 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
1.1	แผนผังแสดงการทำงานของโครงงาน	2
2.1	วงจรเทียบเคียงมอเตอร์แบบแม่เหล็กถาวร	4
2.2	พลักกิงโดยการกลับทิศของฟิลด์	6
2.3	หยุดมอเตอร์ดีซีด้วยวิธีไดนามิกเบรกกิง	7
2.4	การสร้างโหลดให้มอเตอร์ด้วยวิธีไดนามิกเบรกกิง	7
2.5	ความช้าในการตอบสนองต่อสัญญาณควบคุม	9
2.6	การควบคุมแบบลูปปิดหรือแบบอัตโนมัติ	10
3.1	แสดงวงจร Signal Condition	14
3.2	แสดงการจัดโครงสร้างภายในและการจัดขาของไอซี TL 494	15
3.3	แสดงความสัมพันธ์ของค่า R_T C_T ในการกำหนดความถี่	16
3.4	แสดงรูปคลื่นลักษณะการทำงานของ TL494	17
3.5	แสดงรูปคลื่นที่ออกจาก TL 494	17
3.6	แสดงลักษณะการเลือกใช้เอาต์พุตของ TL 494	19
3.7	แสดงการต่อวงจรไอซี TL 494	19
3.8	แสดงรูปวงจรขับเกท	20
3.9	บอร์ดไมโครคอนโทรลเลอร์เบอร์At89s8252	21
3.10	รายละเอียดของข้อมูลควบคุมการทำงานของ PCF8591	24
3.11	วงจรสมบูรณ์ของ EX-08 บอร์ด ADC/DACผ่านระบบบัส I^2C	25
3.12	วงจร Proportional Control	26
3.13	วงจร Buck Converter	26
3.14	รายละเอียดหน้าจอโปรแกรมควบคุม	28
3.15	โปรแกรมเมื่อใส่ค่า Speed 800 RPM	30
3.16	หน้าจอเมื่อมอเตอร์ทดสอบมี Speed (PV)เท่ากับค่า SP	30
3.17	หน้าจอโปรแกรมเมื่อสร้างโหลดให้แก่มอเตอร์	31
4.1	BlockDiagramระบบโดยรวมของไดนาโมมิเตอร์	32
4.2	Block Diagram ทาโคเจนเนอเรเตอร์	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

4.3 สัญญาณพัลส์จากวงจร PWM (Pulse Width Modulation)……..33

4.4 สัญญาณพัลส์ที่ได้จากวงจรขับเกท……..33

4.5 แผนภูมิแสดงค่า Duty Cycle ที่ TL494 และ TLP521……..34

4.6 แผนภูมิเปรียบเทียบความเร็วที่ set point กับความเร็วจาก Tacho Gennerator……...36

4.7 แผนภูมิแสดงความสัมพันธ์ระหว่างแรงบิดกับความเร็วรอบ……..36

4.8 แผนภูมิแสดงความสัมพันธ์ระหว่างกำลังงานกับแรงบิด……..37

4.9 แผนภูมิความสัมพันธ์ระหว่างกำลังงานกับความเร็วรอบ……..37

4.10 แผนภูมิแสดงความสัมพันธ์ระหว่าแรงบิดกับกระแสอาร์เมเจอร์……38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและเหตุจูงใจของการวิจัย

มอเตอร์ไฟฟ้าถูกนำมาใช้งานกันอย่างแพร่หลาย ทั้งในงานอุตสาหกรรมและในชีวิตประจำวันของเรา การที่เราจะนำมอเตอร์ไฟฟ้าไปประยุกต์ใช้งานนั้น สิ่งสำคัญที่ควรจะต้องคำนึงถึงก็คือ คุณลักษณะของมอเตอร์ไฟฟ้านั้นๆ อาทิเช่น ความเร็วรอบ แรงบิด กำลัง เป็นต้น เพื่อที่เราจะได้นำมอเตอร์ไฟฟ้าที่มีอยู่นั้น ไปใช้งานได้อย่างเหมาะสม

ไดนาโมมิเตอร์ ก็เป็นเครื่องมือวัดอีกประเภทหนึ่งที่สามารถบอกคุณลักษณะดังกล่าวของมอเตอร์ไฟฟ้าได้ ซึ่งไดนาโมมิเตอร์ในโครงงานนี้ใช้ในการจำลองคุณลักษณะของโหลด เพื่อนำไปใช้ในการทดสอบระบบที่ได้ออกแบบไว้ก่อนที่จะมีการสร้างระบบนั้นจริง โดยเราจะนำหลักการของเครื่องกลไฟฟ้ากระแสตรง คือ ความสามารถในการเปลี่ยนแปลงพลังงานระหว่าง พลังงานกลและพลังงานไฟฟ้ามาใช้ในโครงงานนี้ เนื่องจากเครื่องกลไฟฟ้ากระแสตรงได้ถูกผลิตขึ้นมากมายหลายขนาด ทั้งยังมีพิกัดแรงดันให้เลือกใช้ได้หลากหลายตามความเหมาะสม ข้อดีในการเลือกใช้เครื่องกลไฟฟ้ากระแสตรงก็คือ การควบคุมความเร็วหรือตำแหน่งสามารถกระทำได้ง่าย มีความซับซ้อนน้อย การควบคุมสามารถกระทำได้ในช่วงที่กว้าง โดยให้ความเที่ยงตรงและประสิทธิภาพสูง

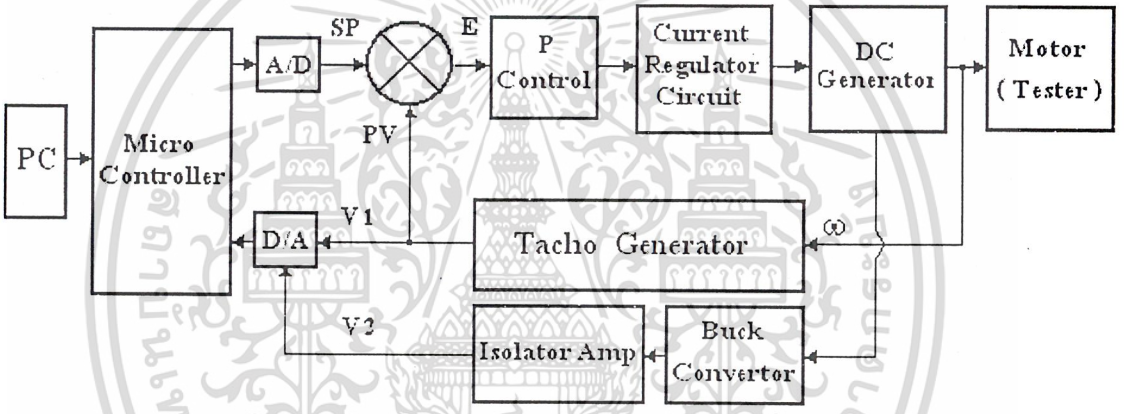
1.2 วัตถุประสงค์ของปริญญานิพนธ์

1. เพื่อออกแบบ และสร้างเครื่องมือที่สามารถวัดคุณลักษณะของมอเตอร์ไฟฟ้าได้
2. เพื่อตรวจสอบประสิทธิภาพในการทำงานของมอเตอร์
3. สามารถใช้เครื่องมือวัดในการจำลองโหลด เพื่อใช้ในการออกแบบระบบ
4. ได้นำความรู้ที่ได้เรียนมา มาประยุกต์ใช้ในการสร้างเครื่องมือวัด
5. เพื่อใช้เป็นข้อมูลแก่ผู้ที่สนใจได้นำไปประยุกต์ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตของปริญญานิพนธ์

เราได้นำหลักการของเครื่องกลไฟฟ้ากระแสตรงมาออกแบบ และสร้างไดนาโมมิเตอร์โดยใช้ไมโครคอนโทรลเลอร์ (MCS – 51) ทำหน้าที่เป็นตัวควบคุมการทำงานของวงจร และเป็นตัวกลางเชื่อมต่อเข้ากับคอมพิวเตอร์ เพื่อที่จะได้สั่งการและแสดงผลออกที่มอนิเตอร์ (monitor) ได้โดยเราใช้วงจรเอซี – ดีซีคอนเวอร์เตอร์ ในการปรับค่าศักดาไฟฟ้าที่ป้อนให้กับมอเตอร์ไฟฟ้าเหนี่ยวนำ (Induction Motor) ที่ต้องการวัดค่าคุณลักษณะต่างๆ ของมอเตอร์ โดยมีวงจรสร้าง Pulse Width Modulation (PWM) ในการปรับคาบการทำงาน (duty cycle) เพื่อใช้ในการเบรก (brake)เครื่องกำเนิดไฟฟ้ากระแสตรง (D.C. Generator) และใช้วงจรขับเป็นมอสเฟตกำลัง (power mosfet) ซึ่งค่าคุณลักษณะต่างๆ ขอบเขตของโครงงานสามารถแสดงเป็นแผนผังการทำงาน (block diagram) ได้ดังรูปที่ 1.1



รูปที่ 1.1 แผนผังแสดงการทำงานของโครงงาน

1.4 ขั้นตอนการศึกษา

การทำโครงงานวิจัยในปริญญานิพนธ์ฉบับนี้มีขั้นตอนการศึกษาเริ่มจากการศึกษาการทำงานของเครื่องกลไฟฟ้ากระแสตรง รวมไปถึงการควบคุมให้มอเตอร์เบรก (brake) โดยใช้วงจร Pulse Width Modulate (PWM)ใช้กริยาการควบคุมแบบ Proportional (P) และการเขียนโปรแกรมเพื่อให้ ไมโครคอนโทรลเลอร์ MCS- 51 สามารถส่งสัญญาณไปควบคุมตัววงจร และสามารถรับค่าที่วงจรส่งกลับมาเพื่อนำผลที่ได้แสดงค่าออกทางหน้าจอคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการที่เกี่ยวข้อง

ในบทนี้จะกล่าวถึงหลักการทำงานของไดนาโมมิเตอร์ มอเตอร์ที่เลือกใช้ในโครงงาน, ทฤษฎีพื้นฐานของมอเตอร์ไฟฟ้ากระแสตรง และวิธีการควบคุมความเร็วมอเตอร์ รวมถึงทฤษฎีการควบคุมแบบ PID

2.1 หลักการทำงานของไดนาโมมิเตอร์

ในโครงงานนี้ไดนาโมมิเตอร์เป็นเครื่องมือวัดค่าคุณลักษณะของมอเตอร์ โดยมีลักษณะเป็นตัวจำลองโหลด กล่าวคือ ตัวไดนาโมมิเตอร์จะสร้างโหลดให้แก่มอเตอร์และวัดค่าคุณลักษณะอันได้แก่ แรงบิด,ความเร็วรอบ,กำลังงาน ของมอเตอร์ตัวนั้นออกมา ไดนาโมมิเตอร์จะสร้างโหลดได้โดยการควบคุมความเร็วรอบของมอเตอร์ด้วยการเบรกให้ได้ความเร็วรอบตามต้องการ

2.2 มอเตอร์ไฟฟ้ากระแสตรง

มอเตอร์ไฟฟ้า คือ ตัวเปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงานกลเพื่อนำพลังงานกลที่ได้ไปขับเคลื่อนสิ่งต่างๆ ตามต้องการ อาการทางกลที่เกิดขึ้นก็อาศัยหลักการที่ว่าเมื่อมีกระแสไหลในตัวนำซึ่งอยู่ในสนามแม่เหล็กย่อมทำให้เกิดแรงขึ้น

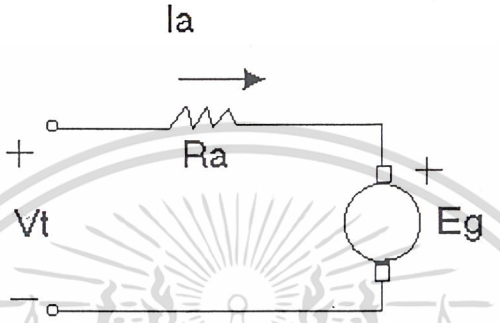
มอเตอร์ไฟฟ้ากระแสตรงนั้น ถูกใช้งานอย่างกว้างขวางในงานอุตสาหกรรม ข้อดีของมอเตอร์ไฟฟ้ากระแสตรง คือ สามารถหาได้ง่าย มีหลายขนาดและหลายชนิด การควบคุมก็ทำได้ง่าย ระบบขับเคลื่อนปรับความเร็วได้ไม่ยากนัก ได้รับความนิยมแพร่หลายมาเป็นเวลานาน เนื่องจากสามารถควบคุมทั้งความเร็วและแรงบิดได้ง่าย สามารถควบคุมความเร็วได้ทั้งในย่านที่สูงและต่ำกว่าความเร็วที่กำหนดให้แรงบิดในตอนเริ่มเดินเครื่องสูง มีการตอบสนองต่อการเปลี่ยนแปลงรวดเร็ว นอกจากนี้ระบบควบคุมก็ง่าย และมีราคาถูกกว่าระบบที่ใช้มอเตอร์ไฟฟ้ากระแสสลับ แต่อย่างไรก็ดี มอเตอร์ไฟฟ้ากระแสตรงก็ยังมีขนาดใหญ่ ราคาแพง และต้องการการบำรุงรักษามากกว่ามอเตอร์กระแสสลับ และยังมีข้อจำกัดเกี่ยวกับภาวะแวดล้อมของมอเตอร์อีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 คุณลักษณะของมอเตอร์

ในโครงงานนี้เลือกใช้มอเตอร์ไฟฟ้ากระแสตรงแบบแม่เหล็กมาทำหน้าที่เป็นตัวไดนาโมมิเตอร์ โดยจะทำหน้าที่เป็นเครื่องกำเนิดไฟฟ้ากระแสตรง

มอเตอร์แบบแม่เหล็กถาวร เป็นมอเตอร์ที่ไม่ต้องใช้การกระตุ้นเพื่อให้เกิดสนามแม่เหล็ก เนื่องจากมีแกนขั้ว (core) ทำด้วยอัลลอยซึ่งสามารถรักษาคุณสมบัติความเป็นแม่เหล็กเอาไว้ได้นาน วงจรเทียบเคียงของมอเตอร์แบบแม่เหล็กถาวรเป็นดังรูป 2.1



รูปที่ 2.1 วงจรเทียบเคียงมอเตอร์แบบแม่เหล็กถาวร

เนื่องจากไม่มีขดลวดสนามแม่เหล็กหรือขอลวดฟิลด์ มอเตอร์ชนิดนี้จึงมีประสิทธิภาพสูงกว่ามอเตอร์ชนิดชันท์หรือมอเตอร์คอมปาวด์ที่มีพิกัดเท่ากัน นอกจากนั้นยังควบคุมความเร็วและทิศทางการหมุนได้ง่าย

ซึ่งจากสมการหลักของเครื่องจักรกลไฟฟ้ากระแสตรง

$$E_a = k_t \phi_f \omega_m \qquad (2\text{-}1)$$

$$T = k_t \phi_f I_a \qquad (2\text{-}2)$$

เมื่อ

E_a = แรงดันไฟฟ้าที่อาร์เมเจอร์ (V)

K_t = ค่าคงที่เครื่องจักรกลไฟฟ้ากระแสตรง

ϕ_f = ฟลักซ์กระตุ้น (Wb)

ω_m = ความเร็วเชิงมุม (Rad/s)

T = แรงบิด (N-m)

I_a = กระแสไฟฟ้าในอาร์เมเจอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก มอเตอร์ไฟฟ้ากระแสตรงที่ใช้เป็นแบบแม่เหล็กถาวร ϕ_f จึงมีค่าคงที่ โดยกำหนดให้ $K_T = k_t\phi_f$ จะได้สมการใหม่เป็น]

$$E_a = K_T\omega_m \tag{2-3}$$

$$T = K_T I_a \tag{2-4}$$

2.4 การควบคุมมอเตอร์

ข้อสำคัญในการควบคุมมอเตอร์ที่เราควรสนใจคือ การควบคุมความเร็ว โดยใช้การหยุดหรือการเบรก (braking) เป็นหลัก ซึ่งทำให้เราจำเป็นต้องทราบคำเรียกชื่อต่างๆ ต่อไปนี้ คือ

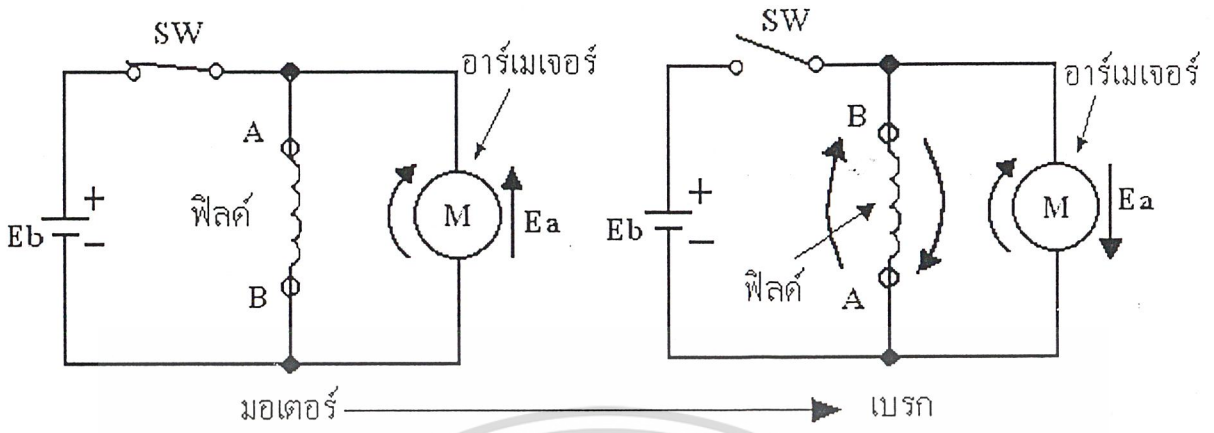
2.4.1 พิสัยของอัตราเร็ว (speed range) เป็นอัตราส่วนระหว่างอัตราเร็วสูงสุดต่ออัตราเร็วต่ำสุด พิสัยของอัตราเร็วสามารถกำหนดไว้ที่ภาระต่างๆ ของมอเตอร์ คือที่แรงหมุน (torque)ที่ไม่มีภาระหรือที่มีภาระเต็มที่ ข้อจำกัดของพิสัยของอัตราเร็วอาจขึ้นอยู่กับการออกแบบอุปกรณ์การควบคุม หรืออาจขึ้นอยู่กับความสามารถของมอเตอร์ที่จะระบายความร้อนให้ตัวของมันเองเย็นลงที่อัตราเร็วต่ำ หรือความสามารถที่จะไม่พังเหวี่ยงออกเป็นชิ้นๆ ที่อัตราเร็วสูง

2.4.2 การหยุดหรือการเบรก (braking) เมื่อเราต้องการหยุดมอเตอร์ที่กำลังหมุนอยู่ ให้หยุดด้วยเบรกทางกล จะทำให้พลังงานจลน์ในตัวมอเตอร์กลายเป็นความร้อนกระจายหายไปที่ตัวเบรกเอง ซึ่งทำให้เบรกเสียได้และมีอายุใช้งานไม่ยืนยาว ดังนั้นเราจึงสนใจการหยุดมอเตอร์ด้วยวิธีการทางไฟฟ้าซึ่งมีข้อได้เปรียบมากกว่า โดยมีวิธีการที่เรานิยมใช้กัน 3 วิธี คือ

1) **พลักกิง (pluging)** เป็นการเบรกมอเตอร์ด้วยการพยายามหมุนมอเตอร์กลับทางอย่างทันทีทันใด พลังงานจลน์ในมอเตอร์กลายเป็นความร้อนไปในตัวของมอเตอร์เอง แล้วกระจายสูญหายไป ถ้าเป็นมอเตอร์ดีซีเราจะทำได้ด้วยการกลับทิศของกระแสในวงจรฟิลด์หรือกลับทิศของศักย์ที่ป้อนให้วงจรอาร์มาเจอร์อย่างทันทีทันใดซึ่งจะทำให้แรงเคลื่อนไฟฟ้าโต้กลับ (back emf) ของมอเตอร์กลับทิศและจะช่วยให้มีกระแสไหลผ่าน มอเตอร์มีขนาดใหญ่มากกว่าแกระแสที่ไหลอยู่และจะมีความร้อนเกิดขึ้นและสูญหายไปในมอเตอร์ ทำให้มอเตอร์หยุดได้อย่างรวดเร็ว เมื่อมอเตอร์ได้หยุดแล้วแต่เรายังไม่ปลดไฟฟ้าที่ป้อนให้มอเตอร์ มอเตอร์ก็เริ่มหมุนกลับทางต่อไปจริงๆ ดังนั้นให้ยกสวิตช์ใหญ่ Sw ออก มอเตอร์จะหยุดหมุน (รูปที่ 2.2)

ถ้าเป็นมอเตอร์ เอซี เราจะทำได้ด้วยการกลับอันดับของเฟส (phase sequence) ซึ่งจะทำให้มอเตอร์พยายามที่จะหมุนกลับทางและหยุดลง แล้วให้เรายกสวิตช์ใหญ่ Sw ออก

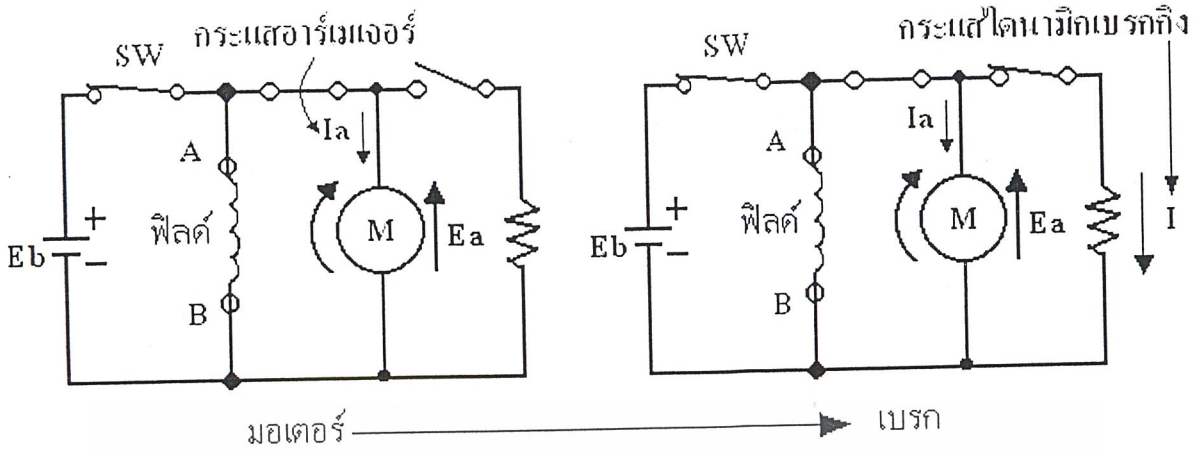
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 พลักกิงโดยการกลับทิศของฟิลด์

2) **ไดนามิกเบรกกิง (dynamic braking)** เป็นวิธีการเบรกมอเตอร์ ด้วยการทำให้พลังงานจลน์ในมอเตอร์กลายเป็น ความร้อนที่ตัวของมอเตอร์เอง หรือในตัวความต้านทานภายนอกแล้วกระจายหายไป ซึ่งเป็นวิธีที่แตกต่างจากวิธีพลักกิงตรงที่เมื่อเราต้องการเบรกมอเตอร์ เราก็ต้องหาหนทางให้มอเตอร์ทำหน้าที่เปลี่ยนเป็นเครื่องกำเนิดไฟฟ้าแล้วให้กระแสที่เกิดขึ้นไหลผ่านเข้าไปในตัวต้านทานภายนอก และวนกลับครบวงจรผ่านขดลวดของมอเตอร์ ก็จะทำให้มีความเรียบร้อยเกิดขึ้นแล้วกระจายหายไปและพร้อมหมุนกลับทิศของการหมุนของมอเตอร์ วิธีการนี้จะเห็นได้ง่ายถ้าเป็นมอเตอร์ดีซี (ดูรูปที่ 2.3) เมื่อต้องการเบรกมอเตอร์ ก็ให้เรายกสวิตช์วงจรอาร์มาเจอร์ให้เปิดออกและปิดสวิตช์ของวงจรตัวต้านทานภายนอกลง แต่ยังคงค้างสวิตช์ในวงจรฟิลด์ไว้ตามเดิม มอเตอร์จะยังคงหมุนต่อไปด้วยความเฉื่อยจึงทำให้เปลี่ยนหน้าที่เป็นเครื่องกำเนิดไฟฟ้าแล้วจ่ายกระแสผ่านตัวความต้านทานภายนอก โดยมีทิศของกระแสกลับกับกระแสเดิม โดยกฎมือซ้ายของ Flemming จะทำให้เราเห็นว่าแรงหมุนที่เกิดขึ้นใหม่ในตัวมอเตอร์จะมีทิศทางกลับการหมุนของมอเตอร์ และจะมีความร้อนเกิดขึ้นกระจายหายไป ทำให้มอเตอร์หยุดลงอย่างรวดเร็ว แล้วเราก็ยกสวิตช์ใหญ่ Sw ออก

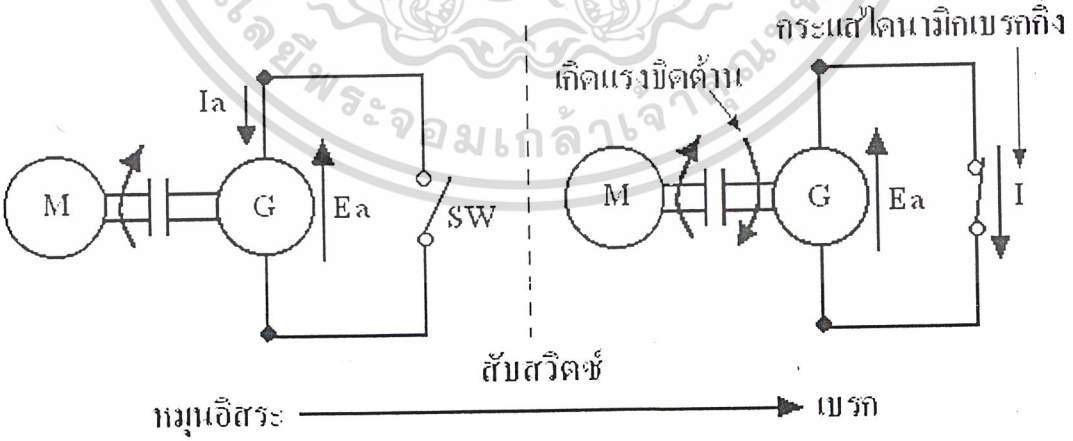
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 หยุดมอเตอร์ดีซีด้วยวิธีไดนามิกเบรกกิง

3) **รีเจเนอเรทีฟเบรกกิง (regenerative braking)** เป็นวิธีการเบรกมอเตอร์โดยอาศัยหลักการป้อนกลับค่าบวก คือทำให้พลังงานจลน์ของมอเตอร์ที่กำลังวิ่งอยู่ให้เปลี่ยนหน้าที่เป็นเครื่องกำเนิดไฟฟ้าด้วยกกรเพิ่มฟิลด์ให้มีค่าสูงขึ้นซึ่งจะทำให้แรงเคลื่อนไฟฟ้า ส่งกระแสไฟฟ้าจากมอเตอร์กลับเข้าแหล่งจ่ายไฟฟ้าซึ่งเท่ากับเป็นการคืนพลังงานจลน์ที่มอเตอร์ให้กับแหล่งจ่ายไฟฟ้าแล้วมอเตอร์ก็จะช้าลงหรือหยุด

ในโครงงานนี้เราจะเลือกใช้หลักการไดนามิกเบรกกิงในการสร้างโหลดให้แก่มอเตอร์ที่ต้องการวัดค่าคุณลักษณะ โดยนำมาประยุกต์ใช้ดังรูปที่ 2.4



รูปที่ 2.4 การสร้างโหลดให้มอเตอร์ด้วยวิธีไดนามิกเบรกกิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.4 เมื่อสวิตซ์เปิดวงจร มอเตอร์จะหมุนอย่างอิสระ (No Load) แต่เมื่อสวิตซ์ปิดวงจรทำให้มีกระแสไดนามิกเบรกกิงไหลวนในเครื่องกำเนิดไฟฟ้ากระแสตรง ทำให้เกิดแรงบิดด้านทิศทางการหมุนของมอเตอร์ ดังนั้นการเบรกมอเตอร์ในปริมาณมากหรือน้อยก็คือการสร้างโหลดให้แก่มอเตอร์นั่นเอง โดยสามารถควบคุมการปริมาณโหลดได้จากการควบคุมความถี่ในการเปิด-ปิดสวิตซ์

2.5 ทฤษฎีการควบคุมแบบพีไอดี

การควบคุมพีไอดีที่ใช้ในระบบควบคุมอัตโนมัติจะทำหน้าที่เปรียบเทียบหาค่าแตกต่าง (ความคลาดเคลื่อน) ระหว่างค่าเอาต์พุตจริงของระบบกับค่าของอินพุตอ้างอิงจากนั้นจะสร้างสัญญาณควบคุมขึ้นเพื่อที่จะไปทำให้ค่าคลาดเคลื่อนมีค่าลดลงจนเป็นศูนย์หรือมีค่าน้อยที่สุด ลักษณะของการสร้างสัญญาณควบคุมของตัวควบคุมนี้จะเรียกว่า "กริยาควบคุม (Control Action)"

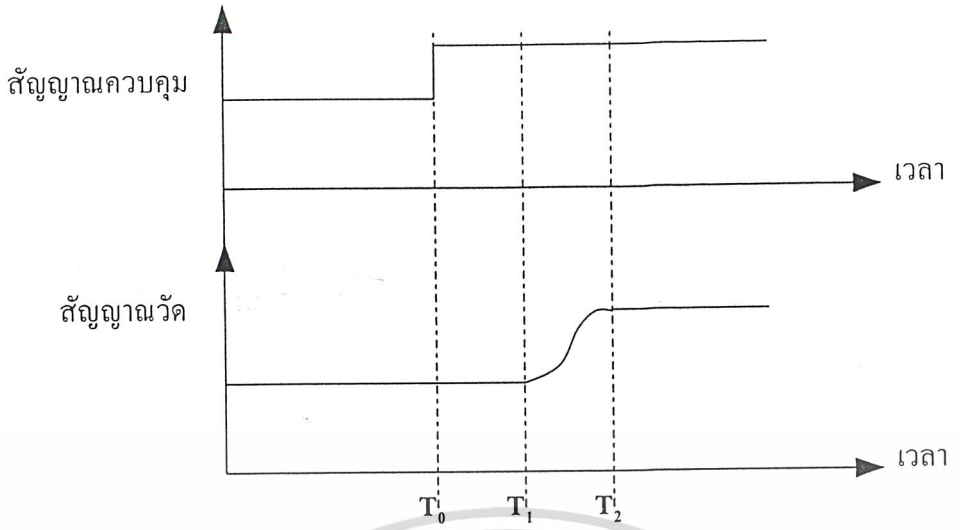
2.5.1 ธรรมชาติของการควบคุม

ตามรูปที่ 2.5 เมื่อสัญญาณควบคุมเปลี่ยนแปลงอย่างทันทีทันใดที่เวลา $T=T_0$ สัญญาณของตัวแปรโปรเซสจะคงเดิมจนถึงเวลา T_1 ตัวแปรโปรเซสจะค่อยๆเปลี่ยนไปจนกระทั่งเวลาคงที่ที่เวลา T_2 ลักษณะนี้เรียกว่า โปรเซสมีความช้าในการตอบสนอง (Process time lag) ซึ่งอาจแบ่งได้เป็น Dead time และ Capacity lag time ซึ่งจะอธิบายได้ดังต่อไปนี้

เดดไทม์ (Dead time) คือ ช่วงเวลาที่นับจากขณะที่สัญญาณควบคุมเปลี่ยนแปลงไปจนกระทั่ง สัญญาณวัดของตัวโปรเซสเริ่มเปลี่ยนแปลง ดังในรูปที่ 2.5 เดดไทม์ มีค่าเท่ากับ T_1-T_0 โดยทั่วไปแล้ว เดดไทม์มักเกิดกับวัตถุที่เคลื่อนที่จากจุดหนึ่งไปยังอีกจุดหนึ่ง ทำให้ Dead time นั้นขึ้นอยู่กับความเร็วและระยะทางในการเคลื่อนที่ของวัตถุ เราอาจจะเรียกเดดไทม์ ได้ว่าเป็น Distance Velocity lag หรือ Transportation lag ในการควบคุมได้ส่งออกไปแล้ว ยิ่งเดดไทม์มีค่ามากตัวควบคุมยิ่งต้องรอนานขึ้นเดดไทม์ทำให้การควบคุมยากขึ้น

Capacity lag ความเร็วในการตอบสนองประเภทนี้จะเป็นตัวจำกัดอัตราการเปลี่ยนแปลงของสัญญาณวัด ไม่ให้มีค่ามากเกินไป ยิ่ง Capacity lag มีค่ามากอัตราการเปลี่ยนแปลงสูงสุดของสัญญาณวัดยิ่งมีค่าน้อย ช่วงสภาวะที่เปลี่ยนแปลงจากสภาวะสมดุลย์ (Steady state) เดิมไปสู่สภาวะใหม่จะนานขึ้น รูปที่ 2.5 คือช่วงระยะระหว่าง T_1กับT_2ในการควบคุมถ้าโปรเซสมีค่า Capacity lag ยิ่งมากสัญญาณวัดจะยิ่งเปลี่ยนแปลงไปอย่างช้าๆ ตัวควบคุมนั้นสามารถเปลี่ยนแปลงค่าของสัญญาณควบคุมไปต่อต้านการเปลี่ยนแปลงของสัญญาณได้ง่ายยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

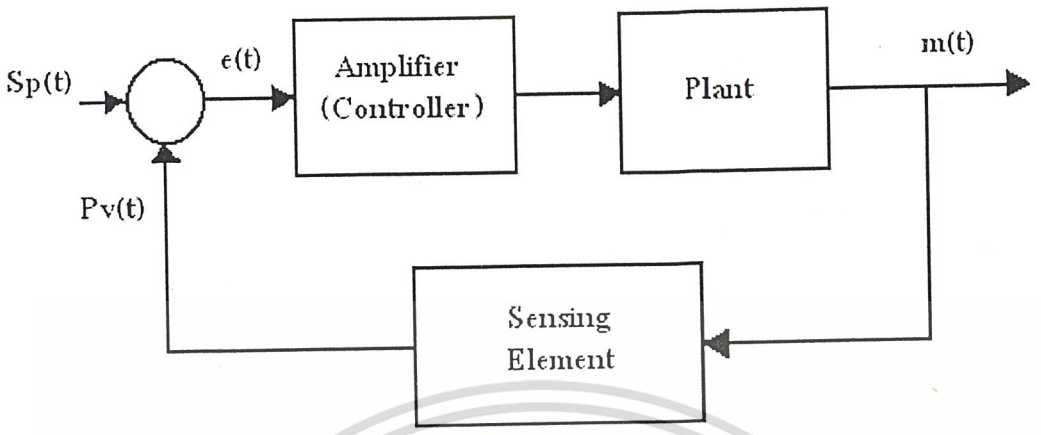


รูปที่ 2.5 ความช้าในการตอบสนองต่อสัญญาณควบคุม

2.5.2 ความหมายของการควบคุมอัตโนมัติ

ตัวควบคุมจะทำหน้าที่ตรวจวัดสัญญาณค่าคลาดเคลื่อน ซึ่งส่วนมากจะเป็นสัญญาณระดับต่ำ ดังนั้นจึงต้องมีแอมปลิฟลายเพื่อทำหน้าที่ขยายสัญญาณค่าคลาดเคลื่อนให้มีระดับสูงเพียงพอและเอาท์พุตจะถูกส่งไปยังตัวกระทำ (Actuator) เช่น มอเตอร์ไฟฟ้า วาล์ว นิวเมติกส์ หรืออื่นๆ เป็นต้น รูปที่ 2.6 นั้นแสดงให้เห็นตัวบล็อกไดอะแกรมของตัวควบคุมซึ่งต่อร่วมกับอุปกรณ์วัดสัญญาณ (Sensing Element) ตัวควบคุมในที่นี้จะประกอบไปด้วยอุปกรณ์ตัววัดค่าความคลาดเคลื่อน (Error Detector) และแอมปลิฟลาย สำหรับอุปกรณ์ตัววัดสัญญาณนั้นเป็นอุปกรณ์ซึ่งทำหน้าที่แปลงสัญญาเอาต์พุตไปเป็นสัญญาณที่เหมาะสม เช่น ระยะแทนที่ แรงดัน หรือสัญญาณไฟฟ้า ซึ่งจะสำหรับเปรียบเทียบค่าของสัญญาณเอาต์พุตกับสัญญาณอ้างอิงได้ อุปกรณ์วัดสัญญาณนี้จะอยู่ในส่วนป้อนกลับ (Feedback Path) ของระบบลูปปิด (Close Loop) ส่วนค่าที่กำหนดไว้ (Set Point) ของตัวควบคุมนั้นจะถูกแปลงให้เป็นสัญญาณอินพุตอ้างอิงที่มีหน่วยเดียวกับสัญญาณป้อนกลับที่ได้จากอุปกรณ์วัดสัญญาณ เมื่ออุปกรณ์วัดค่า คลาดเคลื่อนตรวจวัดค่าคลาดเคลื่อนระหว่างสัญญาณอินพุต และสัญญาณป้อนกลับได้แล้วก็จะส่งค่าคลาดเคลื่อนนี้ไปยังแอมปลิฟลายเพื่อขยายค่าคลาดเคลื่อนให้มีระดับสูงพอที่จะไปทำให้ตัวกระทำในระบบทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 การควบคุมแบบลูปปิดหรือแบบอัตโนมัติ

2.5.3 กริยาควบคุมแบบ Proportional

ข้อเสียของการควบคุมแบบ On - Off คือ การแกว่งของค่าตัวแปรโปรเซสรอบๆ ค่าเป้าหมายเนื่องจากสัญญาณควบคุมมีแค่สองค่า (OnหรือOff) ขณะที่สัญญาณวัดมีค่าเข้าใกล้ค่าเป้าหมาย สัญญาณควบคุมจะมีค่ามากหรือน้อยเกินไปไม่สมดุลย์กับค่าความผิดพลาด เพื่อจะกำจัดการแกว่ง เราจึงควรจะกำหนดให้สัญญาณคุมมีสัดส่วนเหมาะสมกับขนาดความคลาดเคลื่อน ขณะสัญญาณวัดมีค่าเข้าใกล้ค่าเป้าหมาย การควบคุมที่ใช้หลักการนี้เราเรียกว่า Proportional Control ความสัมพันธ์ระหว่างสัญญาณขาออก $m_p(t)$ กับสัญญาณขาเข้าที่ค่าเป้าหมายใดๆ แสดงได้ดังนี้

$$m_p(t) = K_p e(t) + b \qquad (2\text{-}5)$$

เมื่อ

$m_p(t)$ = สัญญาณขาออก

$e(t)$ = ค่าคลาดเคลื่อน (Soutp(t) – Sinp(t))

b = สัญญาณควบคุมขณะไม่มีความผิดพลาด (Soutp = Sinp)

K_p = Proportational Gain (%)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อัตราการตอบสนองต่อการคลาดเคลื่อนของ Proportional ถูกกำหนดด้วยค่า Proportional Gain (K_p) เราให้คำจำกัดความของ Proportional Gain ว่าเป็นเปอร์เซ็นต์การเปลี่ยนแปลงของสัญญาณขาเข้า (กรณีค่าเป้าหมายคงที่) ทำให้สัญญาณขาออกเปลี่ยนไป 100 %

ในการควบคุมแบบ Proportional โดยทั่วไปสัญญาณของโปรเซสจะมีค่าเท่ากับค่าเป้าหมายที่สภาวะการทำงานและสภาพแวดล้อมที่สภาวะใดสภาวะหนึ่งเท่านั้น ถ้าสภาวะการทำงานและสภาพแวดล้อมเปลี่ยนแปลงไปจากค่านี้ คือ มีสิ่งรบกวนเกิดขึ้นสัญญาณวัดจะมีค่าต่างไปจากค่าเป้าหมายที่สภาวะสมดุลย์ ค่าความแตกต่างระหว่างสัญญาณวัดกับค่าเป้าหมายที่สภาวะสมดุลย์ เรียกว่า ออฟเซท (offset) ขนาดของออฟเซทขึ้นอยู่กับขนาดของสิ่งรบกวน (Disturbance) และค่า K_p ยิ่ง K_pมีค่าน้อย ออฟเซทยิ่งมีค่ามาก ในทางกลับกันถ้า K_p มีค่ามาก ออฟเซทจะมีค่าลดลง แต่อย่างไรก็ดีถ้าค่า K_p = infinity สัญญาณการวัดก็จะเกิดการแกว่ง เนื่องจากกรณีนี้กริยา Proportional จะทำงานเหมือนเป็น On-Off

ข้อดีของกริยา Proportional เมื่อเทียบกับการควบคุมแบบสองตำแหน่งตัวแปรโปรเซสจะมีเสถียรภาพดีกว่า (ไม่แกว่ง) ถ้าเราปรับ K_p ได้เหมาะสม แต่มีข้อเสียคือเกิดออฟเซท การควบคุมแบบนี้จะเหมาะกับโปรเซสที่สิ่งรบกวนขนาดไม่มากนักDead time มีค่าน้อยและ Capacity lag มีขนาดปานกลาง

2.5.4 กริยาควบคุมแบบ Integral

ในการควบคุมแบบ Integral นั้นค่าเอาต์พุตของตัวควบคุม m(t) จะมีความสัมพันธ์กับค่าคลาดเคลื่อน *e(t)* ดังนี้

$$m_i(t) = K_i \, d\,(\,e(t)\,) / dt \qquad (2\text{-}6)$$

$$m_i(t) = K_i \int e(t)dt \qquad (2\text{-}7)$$

เมื่อ K_i = Integral Gain ที่สามารถปรับค่าได้

การควบคุมแบบ Integral เป็นกริยาหนึ่งที่ใช้งานบ่อยๆในระบบการควบคุมโดยมีพื้นฐานเกี่ยวเนื่องกับเหตุการณ์ในอดีตของค่าเออเรอร์ซึ่งเกิดขึ้นในการผันแปรทางการควบคุมของการควบคุมนี้ สามารถเรียกอีกอย่างหนึ่งว่า "โหมดรีเซต (Reset) " ถ้าการควบคุมแบบ Proportional กำหนดการป้อนกลับบนพื้นฐานของค่าคลาดเคลื่อนในอดีตที่เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเป็นไปได้ว่า เมื่อขณะใดขณะหนึ่งถ้าค่าของความผิดพลาดเป็นศูนย์แล้วการควบคุมแบบ Integral ยังคงถูกป้อนกลับอยู่เพราะเกิดจากค่าคลาดเคลื่อนในอดีต จากนี้เราสามารถมองเห็นภาพของกริยาแบบนี้ในเทอมของ Integral สามารถคำนวณจากพื้นที่สุทธิ (net area) ภายใต้เส้นกราฟค่าคลาดเคลื่อนต่อเวลา การกระทำเอาต์พุตถูกพบว่าเป็นการคูณด้วยค่าคงที่ซึ่ง เรียกว่า "Integral Gain" ดังนั้น

$$m_i(t) = K_i\, Ae(t) + B1(0) \qquad (2\text{-}8)$$

เมื่อ

$Ae(t)$ = พื้นที่สุทธิของค่าคลาดเคลื่อนต่อเวลาคำนวณจากเวลา $t = 0$

$B1(0)$ = สัญญาณควบคุมขณะไม่มีคลาดเคลื่อน ที่เวลา $t = 0$

กริยาควบคุมแบบ Integral สามารถกำหนดเอาต์พุตอัตโนมัติเพื่อเผชิญการเปลี่ยนแปลงของโหลดได้

2.5.5 การรวมกริยาของการควบคุม

กริยาควบคุมแบบ Proportional Plus Integral

กริยาการควบคุมแบบนี้สามารถจะแสดงได้ด้วยสมการดังต่อไปนี้

$$m_{pi}(t) = K_D[e_p(t_1)-e_p(t_0)] / (t_1-t_0) \qquad (2\text{-}9)$$

K_p และ K_i เป็นค่าที่ปรับได้ โดยการปรับ K_i นั้นจะเป็นการปรับกริยาควบคุม Integral ส่วนการปรับค่าของ K_p นั้นจะมีผลต่อส่วน Proportional ซึ่ง Proportional จะมี Offset ถ้าเกิดมีสิ่งรบกวนโปรเซส (Disturbance) เพื่อจะกำจัด offset โดยพนักงานไม่จำเป็นต้องคอยปรับตัวควบคุมบ่อยๆ เราจำเป็นต้องให้ตัวควบคุมที่สามารถปรับค่า Bias โดยอัตโนมัติ ขนาดของกริยา Integral ขณะใดขณะหนึ่งจะไม่สัมพันธ์กับค่าคลาดเคลื่อนในขณะนั้น แต่จะเป็นสัดส่วนโดยตรงกับขนาดของค่าคลาดเคลื่อนสะสม ผลของกริยา Integral จะเหมือนกับการปรับค่า Bias จนกระทั่งค่าคลาดเคลื่อนหมดไป อัตราการตอบสนองของกริยา Integral ขึ้นอยู่กับการปรับค่า K_i ยิ่ง K_i มีค่าน้อยลงการตอบสนองยิ่งจะเร็วขึ้น ข้อดีของการเพิ่มกริยา Integral

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

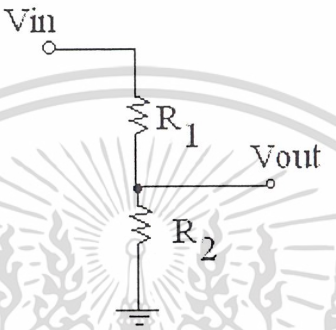
จะเสมือนการเพิ่ม Capacity Lag เข้าไปในระบบควบคุมตัวโปรเซสเปลี่ยนแปลงค่าเข้าสู่เป้าหมายได้ช้าลง กริยาการควบคุมแบบ Proportional Plus Integral จึงเหมาะสมกับโปรเซสที่ค่อยข้างไวอยู่แล้วคือ ทั้ง Dead time และ Capacity lag มีค่าน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

3.1 การออกแบบวงจร Signal Condition

ในการสร้างวงจร Signal Condition เราจะใช้ หลักการ Voltage Devider เพื่อให้ได้สัญญาณที่ต้องการ



รูปที่ 3.1 แสดงวงจร Signal Condition

$$V_{out} = [\, R_2 / (R_1+R_2) \,].V_{in} \qquad (3\text{-}1)$$

วงจร Signal condition จะใช้ในการแปลงค่าแรงดันที่ได้จากทาโคเจนเนอเรเตอร์ให้เป็นสัญญาณมาตรฐาน 1-5 Vdc

3.2 วงจร Current Regulator

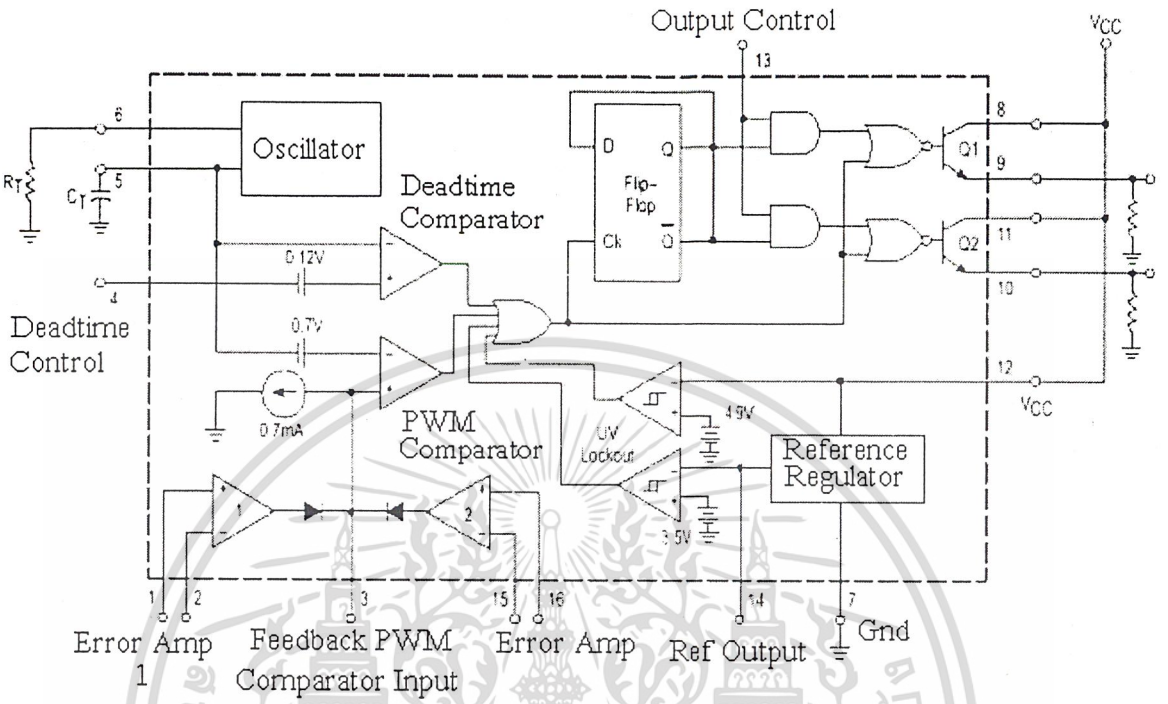
Current Regulator จะใช้ในการควบคุมการเบรกไดนาโมมิเตอร์แบบไดนามิกเบรกกิง โดยจะควบคุมกระแสที่จะไหลผ่านอาร์เมเจอร์ของเครื่องกำเนิดไฟฟ้ากระแสตรง โดยวงจรประกอบด้วย 2 ส่วนหลักคือ คลื่นรูปสี่เหลี่ยม และวงจร Gate Drive

3.2.1 วงจรสร้างคลื่นรูปสี่เหลี่ยม

เป็นวงจรที่สร้างสัญญาณรูปคลื่นสี่เหลี่ยม โดยใช้หลักการของ Pulse Width Modulation (PWM) ซึ่งควบคุมดิวตี้ไซเคิล (duty cycle) โดยปรับเปลี่ยนดิวตี้ไซเคิลให้เหมาะสมกับการใช้งานในสภาวะต่างๆ ได้ตามต้องการซึ่งใช้ไอซีเบอร์ TL 494 ในการสร้างสัญญาณรูปคลื่นสี่เหลี่ยม ซึ่งไอซีเบอร์ TL 494 เป็นไอซีสำเร็จรูปที่ออกแบบมาเพื่อใช้ควบคุมการทำงานของคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจะสร้างสัญญาณ PWM ขึ้นมาควบคุมความถี่ให้คงที่ โดยที่ภายในจะสร้างสัญญาณฟันเลื่อย (saw tooth) ขึ้นภายในตัวไอซี



รูป 3.2 แสดงการจัดโครงสร้างภายในและการจัดขาของไอซี TL 494

โดยที่ความถี่นี้จะขึ้นอยู่กับส่วนประกอบภายนอก 2 ตัว คือ R และ C ซึ่งจะต่อกับขา 5 และ 6 ดังแสดงในรูปด้านล่าง ซึ่งความถี่นี้จะได้จากสมการ

$$f_{osc} = 1.1 / (R_T.C_T) \qquad (3\text{-}2)$$

เมื่อ

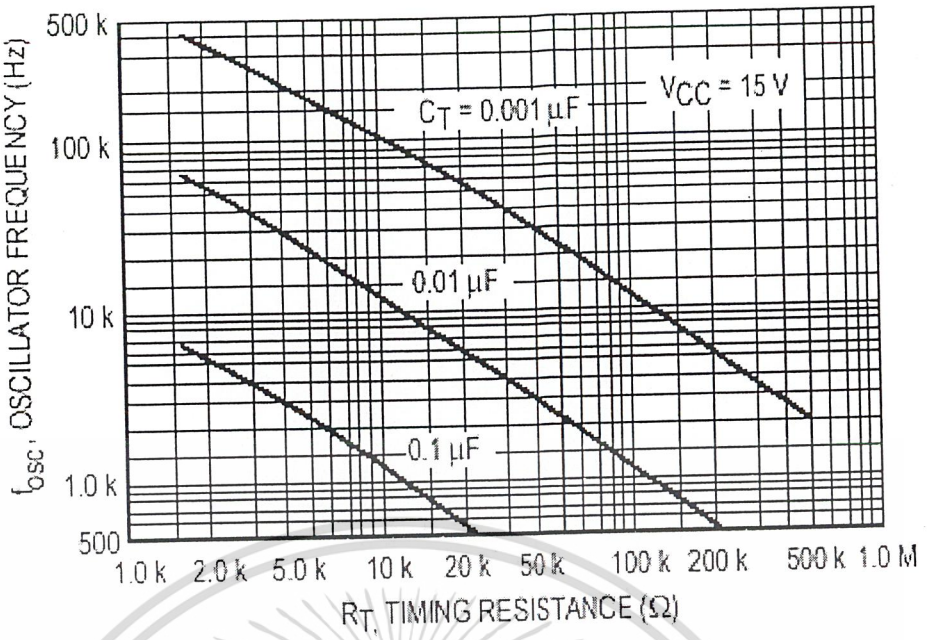
f_{osc} คือ ความถี่ที่ TL 494 สร้างขึ้น

R_T คือ ค่าความต้านทานที่ใช้กำหนดความถี่

C_T คือ ค่าตัวเก็บประจุที่ใช้กำหนดความถี่

ในโครงงานนี้จะใช้ค่า R_T 5 kΩ และ C_T 0.01 μF ซึ่งจะได้ความถี่ออสซิลเลเตอร์เท่ากับ 110 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงความสัมพันธ์ของค่า R_T C_T ในการกำหนดความถี่

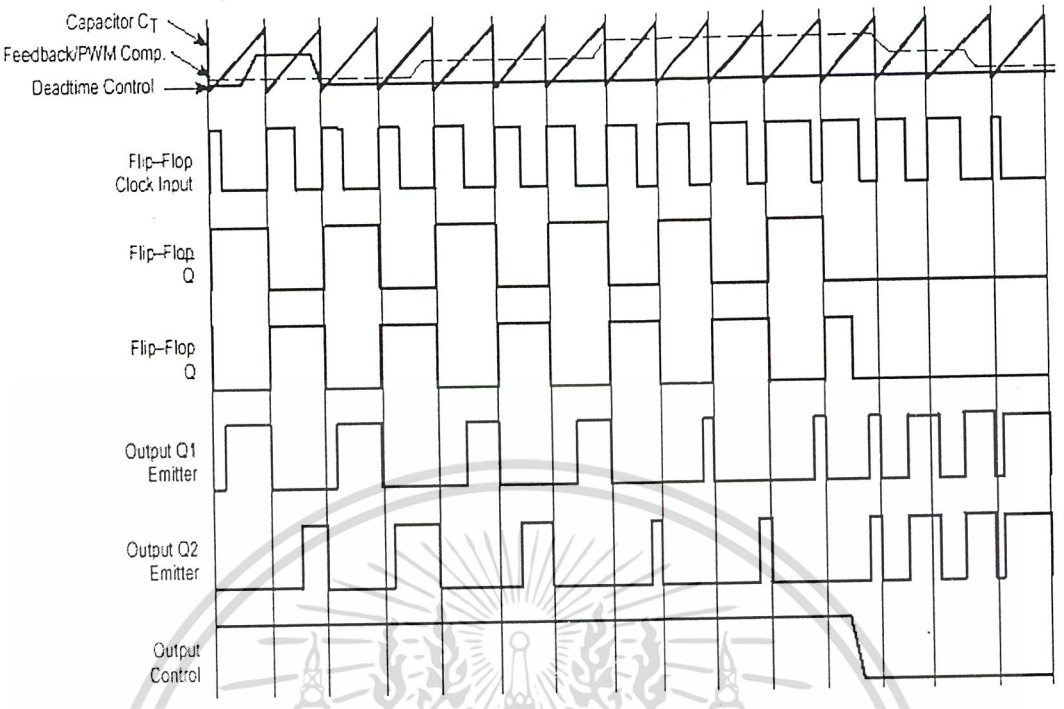
3.2.1.1 การทำงานของไอซีในการค่าดงแรงดันของคอนเวอร์เตอร์

ความกว้างของเอาต์พุตพัลส์ของไอซี จะได้จากการเปรียบเทียบสัญญาณฟันเลื่อยที่ ขาซอร์สกับแรงดันที่ได้จากวงจรขยายเออเรอร์ (Error Amp) ทั้ง 2 ตัวที่ PWM Comparator ส่วนนอร์เกต (NOR Gate) ที่ควบคุมทรานซิสเตอร์เอาต์พุต Q_1 และ Q_2 จะทำงานก็ต่อเมื่อขา C_k ของ ฟลิปฟลอป (flip-flop) อยู่ในสถานะ Low เท่านั้น ซึ่ง C_k จะเป็น Low ได้ก็ต่อเมื่อแรงดันของสัญญาณฟันเลื่อยมีค่ามากกว่าแรงดันที่มีจากวงจรขยายเออเรอร์ทั้ง 2 ตัว นั่นคือแรงดันป้อนกลับจากเอาต์พุตของคอนเวอร์เตอร์ หากมีค่าสูงขึ้น ความกว้างของเอาต์พุตพัลส์ของไอซีจะลดลง ในทางกลับกัน หากแรงดันป้อนกลับมีค่าลดลง ความกว้างของเอาต์พุตพัลส์ของไอซีจะเพิ่มขึ้น

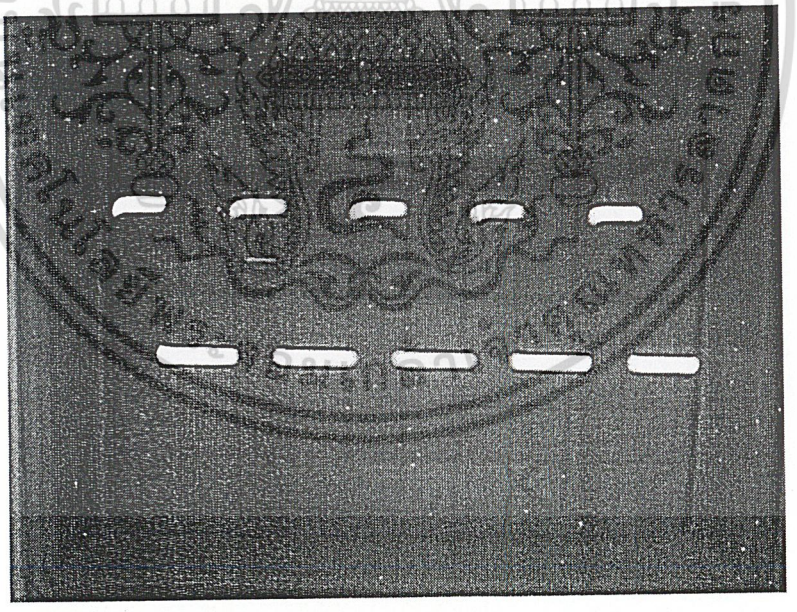
ความกว้างเอาต์พุตพัลส์ของไอซีนี้สามารถกำหนดให้มีค่ามากที่สุด หรือมีค่าเท่ากับศูนย์ได้ด้วยการเปลี่ยนแปลงแรงดันที่ขา 3 จาก 0.5 โวลต์ จนถึง 3.5 โวลต์ ส่วนวงจรขยายเออเรอร์ทั้ง 2 ตัว จะมีช่วงของอินพุตคอมมอนโหมด ตั้งแต่ –0.3 ถึง (V_{cc}–2) โวลต์ และสามารถใช้ตรวจจับแรงดันหรือกระแสที่เอาต์พุตของคอนเวอร์เตอร์ได้ วงจรขยายเออเรอร์ทั้ง 2 ตัวจะให้เอาต์พุตในลักษณะให้สถานะ High (Active High) โดยต่อกันอยู่ในลักษณะ OR ที่ขา non-inverting ของ PWM Comparator การต่อในลักษณะนี้วงจรขยายเออเรอร์ตัวที่ทำให้เกิดความกว้างเอาต์พุตพัลส์ต่ำสุด จะเป็นตัวควบคุมความกว้างของเอาท์พุตพัลส์ของไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 3.4 แสดงรูปคลื่นลักษณะการทำงานของ TL 494



รูปที่ 3.5 แสดงรูปคลื่นที่ออกจาก TL 494

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

42541

3.2.1.2 การกำหนดค่าเดดไทม์ (T)

TL 494 สามารถให้ผู้ใช้กำหนดค่าเดดไทม์ T ของวงจรได้เอง ด้วยการต่อแรงดันระหว่าง 0 ถึง 3.3 โวลต์ ที่ขา 4 ของไอซี อย่างไรก็ตาม หากแรงดันที่ขา 4 มีค่าเท่ากับ 0โวลต์ ค่าเดดไทม์สูงสุดของไอซีจะไม่ต่ำกว่า 4 เปอร์เซ็นต์ของค่าคาบเวลาการทำงานเนื่องจากมีแรงดันออฟเซต 120 มิลลิโวลต์ ต่ออยู่ภายในดังนั้นช่วงเวลา t_{on} สูงสุดของคอนเวอร์เตอร์ที่ได้จากไอซีจะเท่ากับ 48 เปอร์เซ็นต์ของค่าคาบเวลาเมื่อต่อขา 13 (Output Control) เข้ากับขา 15 (+15 V_{ref}) และมีค่าเท่ากับ 96 เปอร์เซ็นต์ของค่าคาบเวลาเมื่อต่อขา 13 ลงกราวน์

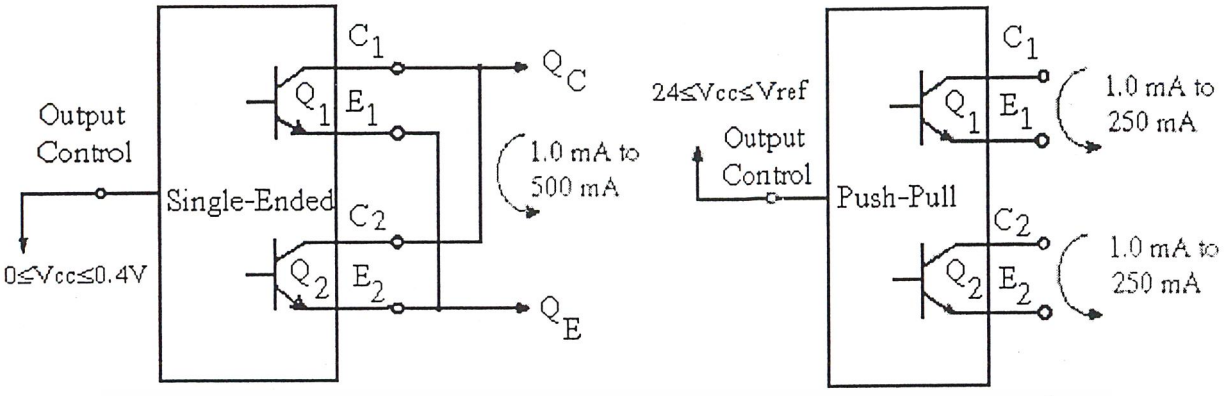
ในโครงงานนี้ จะต่อขา 4 ลงกราวน์ ซึ่งเป็นการตั้งค่าเดดไทม์ไว้ต่ำที่สุดที่ 4% ของค่าคาบเวลาการทำงาน

3.2.1.3 การเลือกใช้ Q_1 และ Q_2 ที่เอาต์พุตของไอซี

เอาต์พุตที่ Q_1 และ Q_2 ของไอซีสามารถทำงานได้ 2 โหมด คือ ทำงานพร้อมกันหรือสลับกันทำงานสามารถเลือกการทำงานได้ที่ขา 13 (Output Control) โดยขณะที่ C_k ดิสชาร์จเอาต์พุตของ Dead time Comparator จะให้พัลส์ออกมา C_k จะมีสถานะเป็น High และหยุดการทำงานของ Q_1 และ Q_2 ถ้ากำหนดให้ขา 13 มีสถานะเป็น High โดยการต่อเข้ากับขา 14 (+5 V_{ref}) Q_1 และ Q_2 จะสลับกันทำงานตามจังหวะของฟลิปฟลอป เพื่อใช้ขับคอนเวอร์เตอร์แบบพุชพูล ในกรณีนี้คาบเวลาการทำงานจะเป็น 2 เท่าของค่าคาบเวลาสัญญาณฟันเลื่อยของไอซี แต่ถ้ากำหนดให้ขา 13 มีสถานะเป็น Low โดยการต่อลงกราวน์ (ยกเลิกฟลิปฟลอป) Q_1 และ Q_2 จะสามารถทำงานได้พร้อมกันและสามารถขนาน Q_1 และ Q_2 เข้าด้วยกันได้ ถ้าต้องการให้นำกระแสได้มาขึ้น ในกรณีนี้คาบเวลาการทำงาน จะมีค่าเท่ากับค่าคาบเวลาของสัญญาณฟันเลื่อยของไอซี (ช่วงเวลานำกระแสสูงสุดเท่ากับ 96 เปอร์เซ็นต์ขอค่าคาบเวลา)

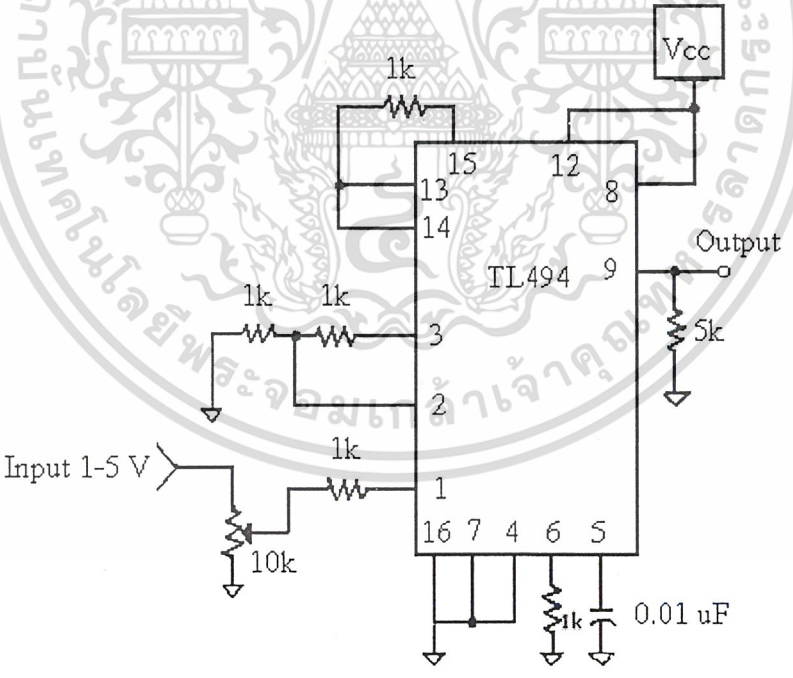
ในวงจรจะเลือกการทำงานของ TL494 ในโหมดพุชพูล ทำให้ได้ความถี่ในการทำงานจริงเป็นครึ่งหนึ่งของความถี่ออสซิลเลเตอร์ ซึ่งก็คือ 55 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงลักษณะการเลือกใช้เอาต์พุตของ TL 494

TL 494 ต้องการไฟเลี้ยงในช่วง 7< V_c <40 โวลต์ มีแรงดันอ้างอิงภายใน V_{ref} = 5 โวลต์ และสามารถจ่ายกระแสได้ถึง 10 มิลลิแอมป์เพื่อใช้กับวงจรภายนอกได้โดยมีค่าความถูกต้อง±1.5% ความคลาดเคลื่อนทางอุณหภูมิมีค่าน้อยกว่า 50 มิลลิโวลต์ เมื่อทำงานในช่วง 0 ถึง 70 °C

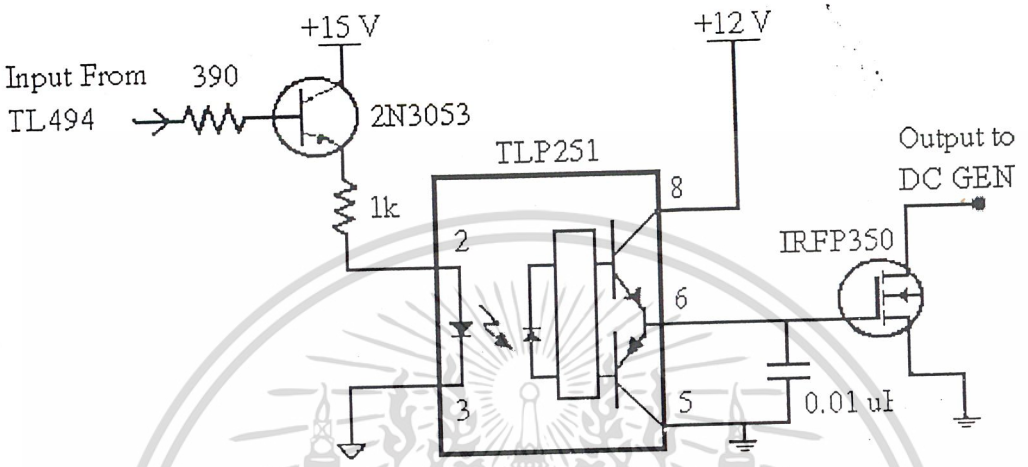


รูปที่ 3.7 แสดงการต่อวงจรไอซี TL 494

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 วงจรขับเกท (Gate Circuit)

เป็นวงจรเพิ่มแรงดันของสัญญาณรูปสี่เหลี่ยม เพื่อให้ได้แรงดันคงที่และเพียงพอที่จะใช้ขับอุปกรณ์สวิตช์ชิ่ง โดยวงจรนี้จะมีการแยกกราวน์ ออกเป็นอิสระ จากส่วนอื่น เพื่อป้องกันการเสียหายอันเนื่องมาจากการลัดวงจร



รูปที่ 3.8 แสดงรูปวงจรขับเกท

3.3 คุณสมบัติของ Microcontroller MCS-51 เบอร์At89s8252

1. ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว

2. เบอร์ At89s8252 เบอร์นี้มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปชนิด Eprom จำนวน 8กิโลไบต์และชนิดEepromจำนวน2กิโลไบต์ แต่สามารถใช้หน่วยความจำเพื่อเก็บโปรแกรมที่อยู่ภายนอกได้มากถึง 64 KB ซึ่งอาจใช้เป็น ROM, PROM, EPROM ตามความต้องการของผู้ผลิต

3. มีหน่วยความจำสำหรับเก็บข้อมูลทั่วไป (RAM) อยู่ภายในชิปจำนวน 256 ไบต์

4. สามารถใช้หน่วยความจำสำหรับโปรแกรมและข้อมูลที่อยู่ภายนอกชิปได้อย่างละ 64 กิโลไบต์ แยกออกจากกัน

5. คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 MHz.

6. มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ต ๆ ละ 8 บิต หรือสามารถใช้งานเป็นพอร์ตขนาด 1 บิตแยกจากกันทำให้เสมือนมีพอร์ตขนาด 1 บิตใช้งานรวมทั้งสิ้น 32 พอร์ตรับ และส่งข่อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราการรับและส่งข้อมูล (buad rate) ได้ตั้งแต่ 300 ถึง 375 กิโลบิตต่อวินาที

7. จัดลำดับความสำคัญของสัญญาณอินเตอรัปต์ได้ 2 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8. มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์ (Timer) หรือเคาน์เตอร์ (Counter) เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 3ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์ หรือใช้วัดช่วงเวลา

9. หน่วยสำหรับเก็บข้อมูลภายในสามารถเข้าถึงข้อมูลได้ทั้งระดับไบต์และระดับบิต เพื่อให้การออกแบบโปรแกรม และการควบคุมระบบทำได้ง่ายขึ้น

10. มีคำสั่งคูณและหารเลขขนาด 8 บิต ในตัวเอง

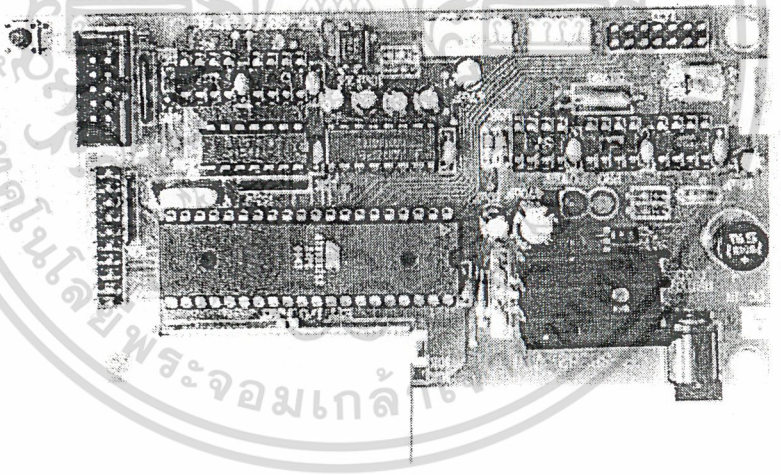
11. สามารถประมวลผลแบบบูลีน เพื่อใช้ในการควบคุมโดยเฉพาะ

12. ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-48 (Upwardly Compatible) ได้

13. มีระบบ spi-load ที่สามารถเขียนโปรแกรมจากคอมพิวเตอร์สู่คอนโทรลเลอร์ได้โดยตรง

14. มีโหมดการประหยัดพลังงานเพราะใช้เทคโนโลยีการผลิตแบบ CMOS

ด้วยเหตุผลและคุณสมบัติของไมโครคอนโทรลเลอร์ (Microcontroller) ทางกลุ่มตัดสินใจเลือกใช้เบอร์At89s8252



รูปที่ 3.9 บอร์ดไมโครคอนโทรลเลอร์เบอร์At89s8252

3.4 วงจรแปลงสัญญาณแบบ I^2C

โดยปกติแล้วข้อมูลในการติดต่อกับไมโครคอนโทรลเลอร์นั้น จะเป็นสัญญาณดิจิตอลทั้งสิ้น แต่เมื่อนำมาเชื่อมต่อกับอุปกรณ์ภายนอกแล้ว ย่อมต้องเชื่อมต่อและประมวลผลกับสัญญาณอะนาลอกด้วย ในการเชื่อมต่อกับสัญญาณอะนาลอกต้องใช้ไอซีพิเศษที่ทำหน้าที่ในการแปลงสัญญาณอะนาลอกเป็นดิจิตอลหรือที่เรียกว่า ไอซี ADC เชื่อมต่อกับพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของไมโครคอนโทรลเลอร์ เพื่อให้พอร์ตของไมโครคอนโทรลเลอร์ สามารถอ่านค่าสัญญาณอะนาลอกจากภายนอกเข้ามาประมวลผลได้ โดยไอซี ADC ที่ใช้เป็นเบอร์ PCF8591 ซึ่งมีรูปแบบการเชื่อมต่อแบบบัส I^2C

3.4.1 ข้อมูลเบื้องต้นของ PCF8591

PCF8591 เป็นไอซีทำหน้าที่แปลงสัญญาณอะนาลอกเป็นดิจิตอลและแปลงสัญญาณดิจิตอลเป็นอะนาลอกในตัวเดียวกัน เป็นผลงานของฟิลิปส์ เซมิคอนดักเตอร์ ผู้พัฒนาระบบบัส I^2C นั่นเอง ด้วยความสามารถที่รวมเอาวงจร ADC และ DAC เข้าไว้ในไอซีเพียงตัวเดียว ทำให้สามารถนำ PCF8591 ไปประยุกต์ใช้งานได้อย่างกว้างขวาง โดยคุณสมบัติทางเทคนิคที่สำคัญของ PCF8591 มีดังนี้

1. ทำงานด้วยความละเอียดของข้อมูลดิจิตอลขนาด 8 บิต
2. มีวงจรแปลงสัญญาณอะนาลอกเป็นดิจิตอล (ADC) ขนาด 8 บิต 4 ช่อง
3. มีวงจรแปลงสัญญาณดิจิตอลเป็นอะนาลอก (DAC) ขนาด 8 บิต 1 ช่อง
4. ทำงานโดยใช้แหล่งจ่ายไฟชุดเดียว ตั้งแต่ 2.5-6V
5. กินกระแสไฟฟ้าขณะอยู่ในสภาวะสแตนบายต์ต่ำ
6. ติดต่อกับไมโครคอมพิวเตอร์หรือไมโครคอนโทรลเลอร์ผ่านระบบบัส I^2C
7. สามารถเลือกตำหน่งแอเดรสทางฮาร์ดแวร์จากขา A0, A1, A2 ทำให้สามารถต่อพ่วงกันได้สูงสุดถึง 8 ตัว จึงขยายจำนวนช่องอินพุตของสัญญาณได้สูงถึง 32 ช่อง และช่องเอาต์พุตของสัญญาณอะนาลอกจากวงจร DAC ได้สูงถึง 8 ช่อง
8. อัตราการสุ่มข้อมูล (sampling) ขึ้นอยู่กับความเร็วของสัญญาณนาฬิกาบนบัส I^2C
9. วงจรแปลงสัญญาณอะนาลอกเป็นดิจิตอล (ADC) สามารถเลือกการทำงานเป็นแบบแยกช่องหรือทำงานเปนวงจรดิฟเฟอเรนเชียลได้ ในกรณีที่กำหนดเป็นดิฟเฟอเรนเชียล จำนวนช่องอินพุตจะลดลงเหลือ 2 ช่อง
10. การอ่านค่าสามารถกำหนดให้เลื่อนช่องอินพุตโดยอัตโนมัติได้
11. สามารถรับสัญญาณอะนาลอกระดับแรงดันตั้งแต่ V_{SS} ไปจนถึง V_{DD}
12. วงจรแปลงสัญญาณอะนาลอกเป็นดิจิตอลเป็นแบบซักเซสซีฟแอปพร็อกซิเมชั่น

PCF8591 สามารถทำหน้าที่เป็นไอซีแปลงสัญญาณอะนาลอกเป็นดิจิตอลขนาด 8 บิต 4 ช่อง และทำหน้าที่เป็นไอซีแปลงสัญญาณดิจิตอลเป็นอะนาลอกได้ในคราวเดียวกัน ด้วยการควบคุมผ่านระบับบัส I^2C ทำให้สามารถต่อพ่วงไอซี PCF8591 ได้สูงสุดถึง 32 ช่อง และสามารถส่งสัญญาณอะนาลอกเอาต์พุตสูงสุดได้ถึง 8 ช่อง ด้วยการกำหนดแอดเดรสจากขา A0, A1 และ A2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 รายละเอียดฟังก์ชั่นต่างๆ ของ PCF8591

ตำแหน่งแอดเดรส

ในระบบบัส I^2C การติดต่อกับอุปกรณ์แต่ละตัวต้องระบุแอดเดรสของอุปกรณ์เหล่านั้นอย่างชัดเจนเป็นการอ้างถึงแบบ 7 บิต ข้อมูลกำหนดแอดเดรส 4 บิตบนจะเป็นค่าแอดเดรสเฉพาะของอุปกรณ์ตัวนั้นๆ

ในระบบบัส I^2C การติดต่อกับอุปกรณ์แต่ละตัวต้องระบุแอดเดรสของอุปกรณ์เหล่านั้นอย่างชัดเจน ถ้าเป็นการอ้างถึงแบบ 7 บิต ข้อมูลกำหนดแอดเดรส 4 บิตบนจะเป็นค่าแอดเดรสเฉพาะของอุปกรณ์ตัวนั้นๆ ที่กำหนดมาจากผู้ผลิต ผู้ใช้งานไม่สามารถเปลี่ยนแปลงได้ สำหรับไอซี PCF 8591 จะมีค่าเท่ากับ 1001 (ฐานสอง) ข้อมูล 3 บิตถัดมาจะเป็นค่าของแอดเดรสที่ผู้ใช้สามารถกำหนดได้ทางฮาร์ดแวร์เพื่อเลือกไอซี PCF8591 ที่ต้องการติดต่อด้วยในกรณีที่มีการต่อใช้งาน PCF8591 มากกว่า 1 ตัว ส่วนบิต LSB ใช้ในการกำหนดว่าต้องการอ่านหรือเขียนข้อมูลกับไอซีตัวนั้นๆ โดยมีรูปแบบการกำหนดค่าดังนี้

ตัวอย่างเช่น ถ้าต้องการอ่านข้อมูลจากชิปที่กำหนดแอดเดรสไว้เป็น 000 จะต้องป้อนข้อมูลแอดเดรสเท่ากับ &H91 เป็นต้น

ข้อมูลควบคุม

หลังจากส่งข้อมูลกำหนดแอดเดรสให้แก่ PCF8591 แล้ว ต้องส่งข้อมูลควบคุมตามไปด้วยเพื่อกำหนดคุณสมบัติของวงจรแปลงสัญญาณอะนาลอกเป็นดิจิตอลและวงจรแปลงสัญญาณดิจิตอลเป็นอะนาลอกภายใน PCF8591 โดยมีรายละเอียดของข้อมูลในแต่ละบิตดังในรูปที่ 3.11

บิต 6 ของข้อมูลควบคุมใช้สำหรับการอีนาเบิลขาอะนาลอกเอาต์พุต เมื่อต้องการอีนาเบิลต้องกำหนดให้ขานี้เป็น “1”

บิต 4 และบิต 5 ของข้อมูลควบคุมใช้สำหรับการกำหนดรูปแบบของสัญญาณอะนาลอกอินพุตที่ป้อนให้แก่ PCF8591

บิต 2 ใช้สำหรับเลือกรูปแบบการอ่านข้อมูลจากขาอินพุตอะนาลอกว่าจะเป็นการอ่านจากเพียงอินพุตเดียวหรืออ่านแบบเรียงลำดับทุกอินพุต ถ้าต้องการเลือกให้อ่านแบบเรียงลำดับต้องกำหนดให้บิตนี้เป็น “1”

บิต 0 และบิต 1 ใช้สำหรับกำหนดช่องอินพุตอะนาลอกที่ต้องการอ่าน ถ้ากำหนดให้บิต 2 เป็น “1” หลังจากอ่านค่าของบิต “0” และบิต “1” แล้ว ในการอ่านค่าครั้งต่อไปจะเป็นการอ่านค่าอินพุตจากช่องที่ 1

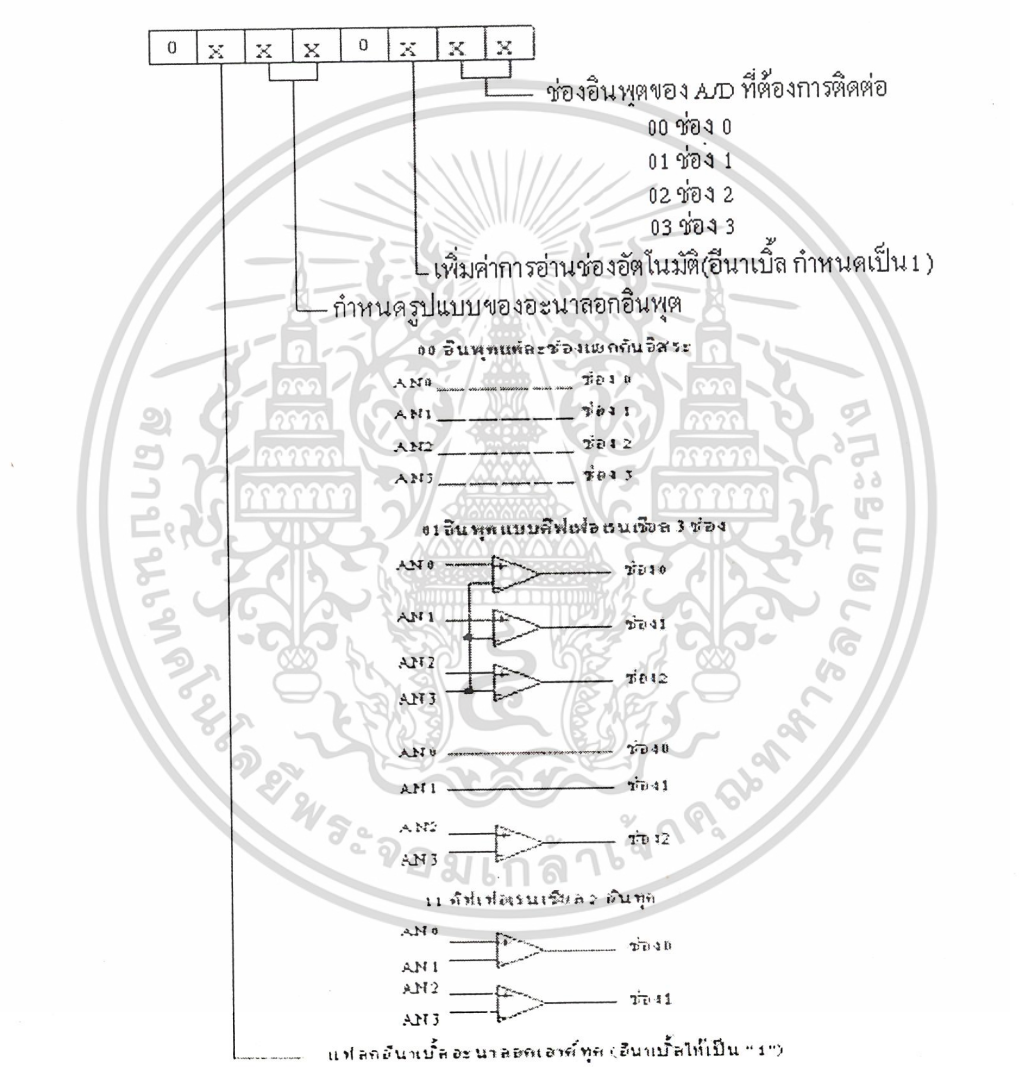
ข้อมูลควบคุมทั้งหมดจะถูกเก็บไว้ในรีจิสเตอร์ควบคุมภายใน PCF8591

เมื่อจ่ายไฟให้แก่ PCF8591 ครั้งแรก บิตต่างๆ ข้อมูลภายในรีจิสเตอร์ควบคุมจะถูกกำหนดให้เป็น “0”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>ออสซิลเลเตอร์</u>

วงจรออสซิลเลเตอร์ภายใน PCF8591 จะสร้างสัญญาณนาฬิกาสำหรับการแปลงสัญญาณอะนาลอกเป็นดิจิตอล เมื่อต้องการใช้วงจรออสซิลเลเตอร์ภายในขา EXT ต้องต่อลงกราวด์ ถ้าต้องการใช้ออสซิลเลเตอร์ภายนอกขา EXT ต้องต่อเข้ากับไฟบวก แล้วป้อนสัญญาณนาฬิกาเข้าที่ขา OSC ของ PCF8591 โดยความถี่ของสัญญาณนาฬิกาสูงสุดที่ป้อนให้กับออสซิลเลเตอร์เท่ากับ 1.25 MHz



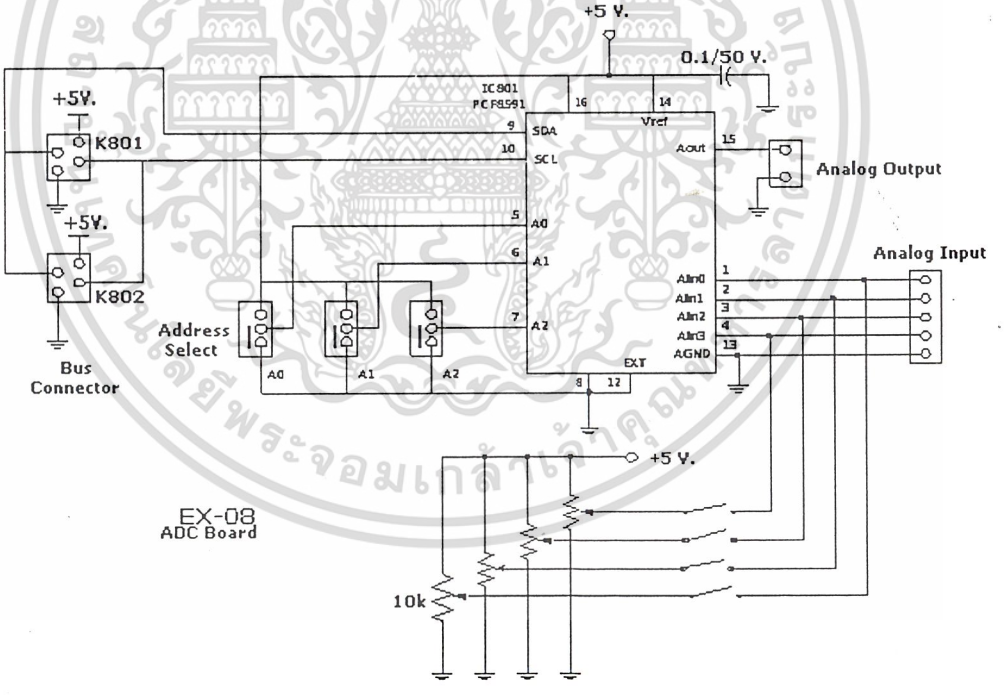
รูปที่ 3.10 รายละเอียดของข้อมูลควบคุมการทำงานของ PCF8591

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.3 บอร์ด EX-08 บอร์ด ADC/DAC ผ่านระบบบัส I^2C

บอร์ด EX-08 มีวงจรแสดงในรูปที่ 3.11 บนบอร์ดมีไอซี PCF8591 ซึ่งสามารถกำหนดตำแหน่งแอดเดรสทางฮาร์ดแวร์ได้ตามต้องการผ่านจั๊มเปอร์ JP801-JP803 โดยปกติถ้าใช้ PCF8591 เพียงตัวเดียวมักจะกำหนดค่าแอดเดรสเอาไว้เท่ากับ 000 การเชื่อมต่อบอร์ด EX-08กับไมโครคอนโทรลเลอร์จะใช้การเชื่อมต่อผ่านแจ๊กโทรศัพท์ และสามารถต่อพ่วงบอร์ดร่วมกันได้มากถึง 8 บอร์ดจากการกำหนดแอดเดรสของแต่ละบอร์ดคนละตำแหน่งกัน อินพุตอะนาลอกที่ป้อนไปยัง PCF8591 มีทั้งหมด 4 จุดด้วยกัน ผู้ใช้งานสามารถเลือกการป้อนอินพุตอะนาลอก 0-5V จากภายนอกหรือใช้การป้อนจากตัวต้านทานปรับค่าได้ซึ่งใช้ปรับค่าแรงดันระหว่าง 0-5V จากแหล่งจ่ายไฟภายในบอร์ด โดยการเลือกการอ่านค่าจากตัวต้านทานปรับค่าได้ หรือจากภายนอกนั้นมาจั๊มเปอร์ JP704-JP707 บนตัวบอร์ด

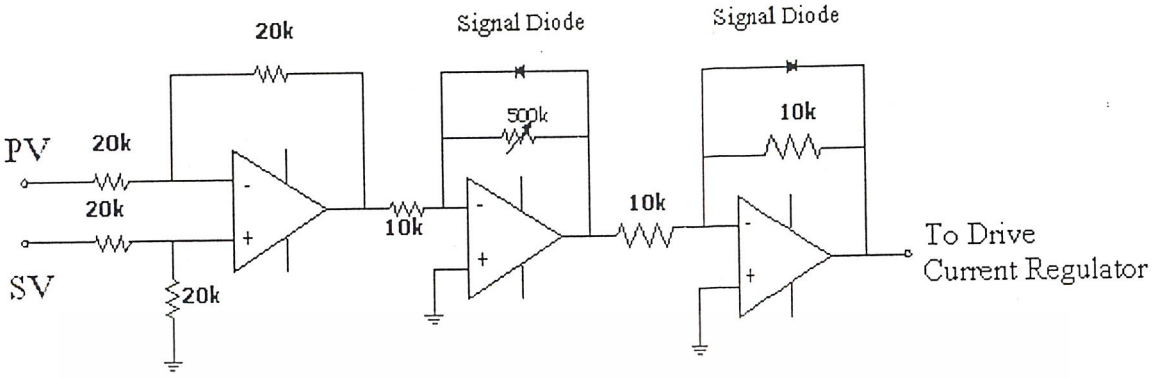
นอกจากนี้ PCF8591 ยังมีเอาต์พุตแบบอะนาลอกอีก 1 จุดเพื่อส่งแรงดันเอาต์พุตออกไป โดยค่าแรงดันจะมีค่าเปลี่ยนแปลงระหว่าง 0-5V ขึ้นอยู่กับการส่งข้อมูลมาควบคุมบอร์ด EX-08 แหล่งจ่ายไฟที่ใช้เลี้ยงบอร์ด EX-08 จะมาจากจุดต่อระบบบัส I^2C ซึ่งเป็นแจ๊กโมดูล่าร์ 4 ขา



รูปที่ 3.11 วงจรสมบูรณ์ของ EX-08 บอร์ด ADC/DACผ่านระบบบัส I^2C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

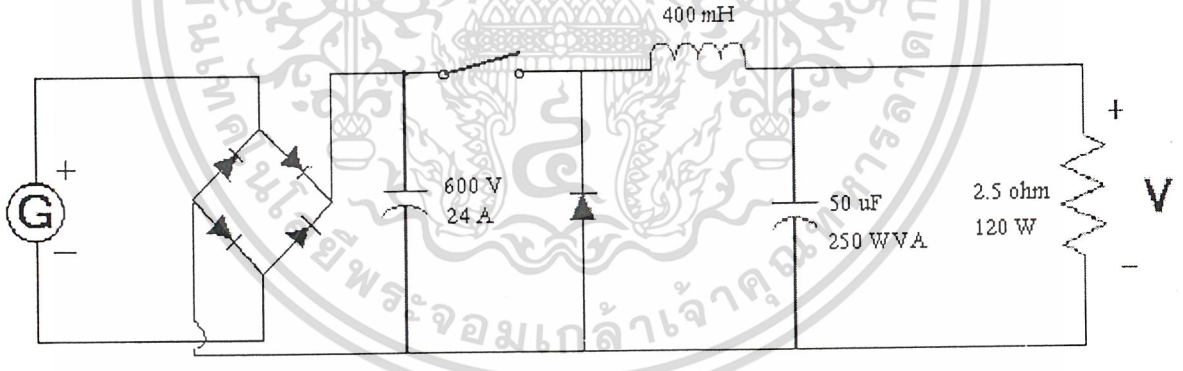
3.5 วงจรควบคุมแบบ Proportional



รูปที่ 3.12 วงจร Proportional Control

ใช้เป็นวงจรควบคุมความเร็วรอบของมอเตอร์ให้คงที่

3.6 วงจร Bridge และ Buck Converter



รูปที่ 3.13 วงจร Buck Converter

วงจร Buck Converter มีหน้าที่เป็นตัวรับกำลังงานเมื่อสวิตซ์ปิดวงจร (เบรก) พลังงานจะถูกถ่ายเทมาที่ตัวต้านทานในรูปพลังงานความร้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 หลักการวัดแรงบิดของไดนาโมมิเตอร์

เราสามารถหาแรงบิดได้ จากวงจร Buck Converter โดยค่าของกระแส I_a จะเป็นสัดส่วนโดยตรงกับ Voltage V ที่ตกคร่อมตัวต้านทาน เมื่อสวิตซ์ปิดวงจร

จากสมการ (2-5) จะเห็นว่าค่าแรงบิดแปรผันเป็นสัดส่วนโดยครงกับกระแสที่ไหลในอาร์เมเจอร์ จะได้สมการระหว่างแรงบิดกับค่า Voltage V คือ

$$T = K_T.V \qquad \text{(N-m.)} \tag{3-3}$$

เมื่อ

V คือ Voltage ที่ตกคร่อมตัวต้านทาน เมื่อสวิตซ์ปิดวงจร (V)

K_T คือ ค่าคงที่ของเครื่องกลไฟฟ้ากระแสตรง

T คือ แรงบิดขณะเบรก (Rad/s)

3.8 วงจรวัดแรงบิด

ใช้วงจร Isolator Amp ในการวัดแรงบิดโดยการนำ Voltage V มาผ่าน Gain ขยาย ให้ได้ค่าแรงบิดตามสมการ (3-3) นอกจากนี้วงจรจะมีการแยกกราวน์ให้เป็นอิสระเพื่อป้องกันสัญญาณรบกวนที่เกิดจากตัวไดนาโมมิเตอร์

3.9 ขั้นตอนการสอบเทียบแรงบิด

1. ตั้งค่าความเร็วเริ่มต้นสูงสุดที่ต้องการ โดยให้อยู่ในช่วงที่ไดนาโมมิเตอร์สามารถวัดค่าได้คือ 270-800 rpm.

2. ปรับความเร็วของ Induction Motor โดยใช้ Inverter Speed Controller ให้มีค่า PV (Process Value) มีค่าเข้าใกล้ค่าความเร็วเริ่มต้นสูงสุด

3. เริ่มต้นการวัดค่าคุณลักษณะต่างๆ โดยการเบรกมอเตอร์ ซึ่งจะทำการลดค่าความเร็วของ Induction Motor ลง โดยการป้อนค่า set point ใหม่

4. การสอบเทียบทำได้โดยวัดแรงบิดที่เกิดขึ้นโดยใช้ตาชั่งสปริง ซึ่งสามารถหาค่าแรงบิดที่ตาชั่งสปริงได้จากสมการ

$$T = F \times R \tag{3-4}$$

เมื่อ F คือ แรงดึงที่กระทำต่อตาชั่งสปริงในแนวตั้งฉากกับแกนเพลามอเตอร์ (N)

R คือ ระยะทางจากจุดศูนย์กลางมอเตอร์ไปยังจุดวัดที่ตาชั่ง

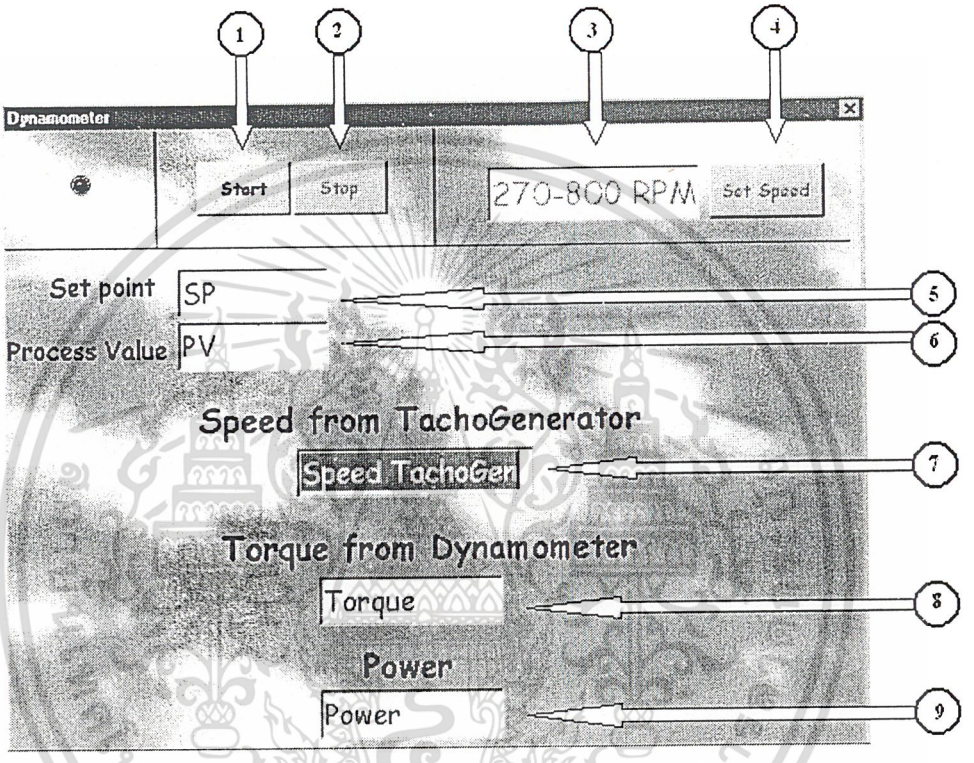
เรากำหนดให้ R มีค่าเท่ากับ 0.1 เมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ทำการปรับค่า Gain ของวงจรวัดค่าแรงบิด ให้ได้ค่าเอาต์พุตโวลต์เตจตรงกับค่า แรงบิดที่วัดได้

3.10 ซอฟท์แวร์ควบคุม

โปรแกรมคอมพิวเตอร์ที่ใช้ในโครงงานนี้เขียนขึ้นจากโปรแกรม ภาษาเดลไฟล์ เวอร์ชัน 5.00 เอ็นเตอร์ไพรซ์ โดยมีรายละเอียดหน้าจอดังรูปที่ 3.14



รูปที่ 3.14 รายละเอียดหน้าจอโปรแกรมควบคุม

จากรูปที่ 3.14 หมายเลข 1 คือ ปุ่มเริ่มการทำงานของโปรแกรม

หมายเลข 2 คือ ปุ่มจบการทำงานของโปรแกรม

หมายเลข 3 คือ ช่องกรอกค่าความเร็วรอบ (RPM; Set point)

หมายเลข 4 คือ ปุ่มส่งค่าความเร็วรอบไปยังฮาร์ดแวร์

หมายเลข 5 คือ ช่องแสดงค่า SP (V)

หมายเลข 6 คือ ช่องแสดงค่า PV (V)

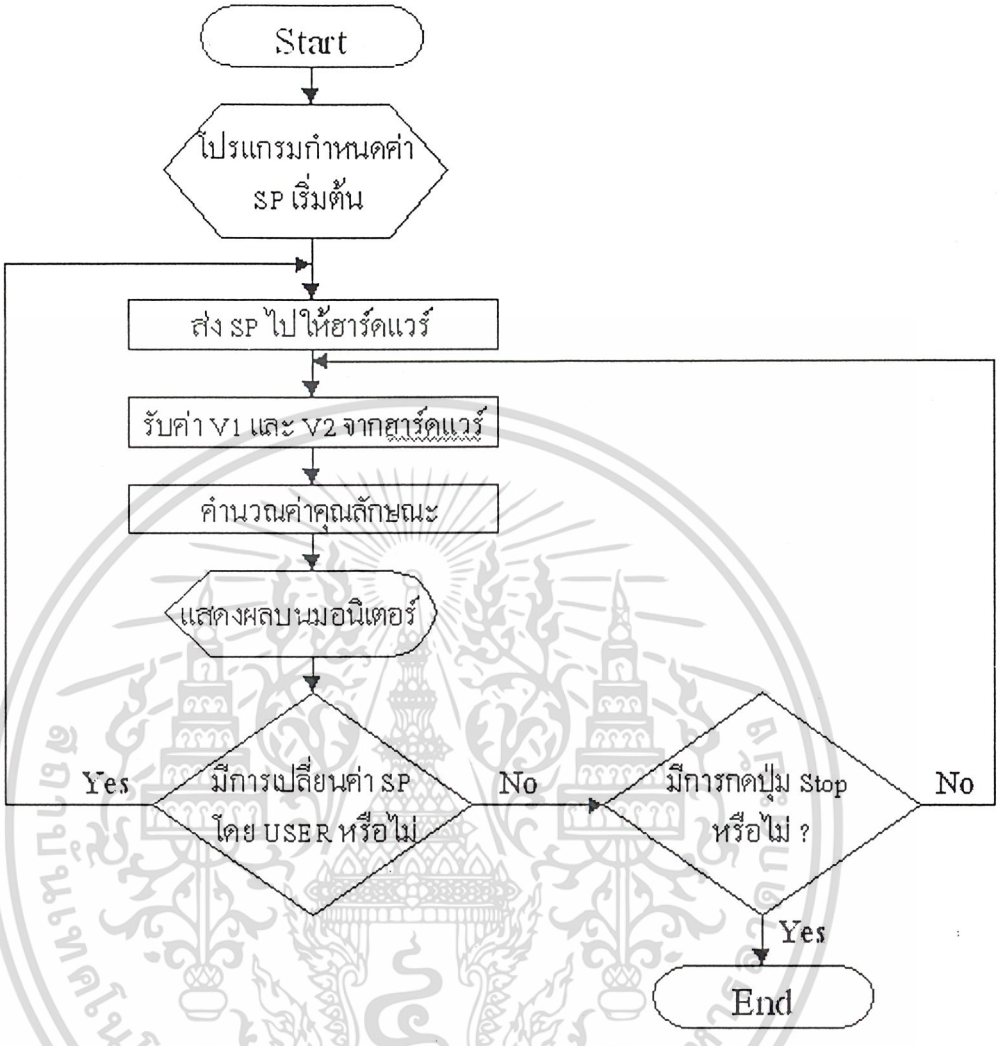
หมายเลข 7 คือ ช่องแสดงค่าความเร็วรอบจากทาโคเจนเนอเรเตอร์ (RPM)

หมายเลข 8 คือ ช่องแสดงค่าแรงบิด (N-m)

หมายเลข 9 คือ ช่องแสดงค่ากำลังงาน (Watt)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10.1 โฟลวชาร์ตแสดงการทำงานของส่วนซอฟท์แวร์



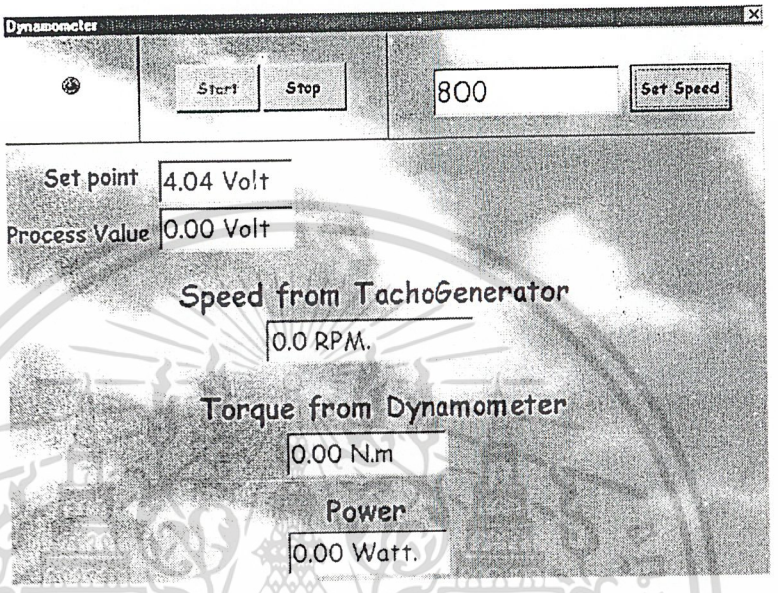
คำอธิบายโปรแกรม

เริ่มต้นโปรแกรมจะกำหนดค่า Set point (Speed) เริ่มต้นให้แก่ฮาร์ดแวร์ก่อน จากนั้นจะไปรับค่า V1และ V2จากฮาร์ดแวร์เพื่อนำมาคำนวณค่าคุณลักษณะของมอเตอร์ แล้วนำไปแสดงผลบนจอมอนิเตอร์ จากนั้นถ้ามีการเปลี่ยนแปลงค่า SP โดยผู้ใช้โปรแกรม ก็จะวนลูปกลับไปขั้นตอนการส่ง SP แต่ถ้าไม่มีการเปลี่ยนแปลงค่า SP ก็จะเช็คว่ามีการกดปุ่ม Stop หรือไม่ ถ้ามีการกดปุ่ม Stop โปรแกรมจะจบการทำงาน แต่ถ้าไม่ก็จะวนลูปไปทำในขั้นตอนรับค่าใหม่เป็นเช่นนี้ไปเรื่อยๆจนกว่าจะมีการกดปุ่ม Stop

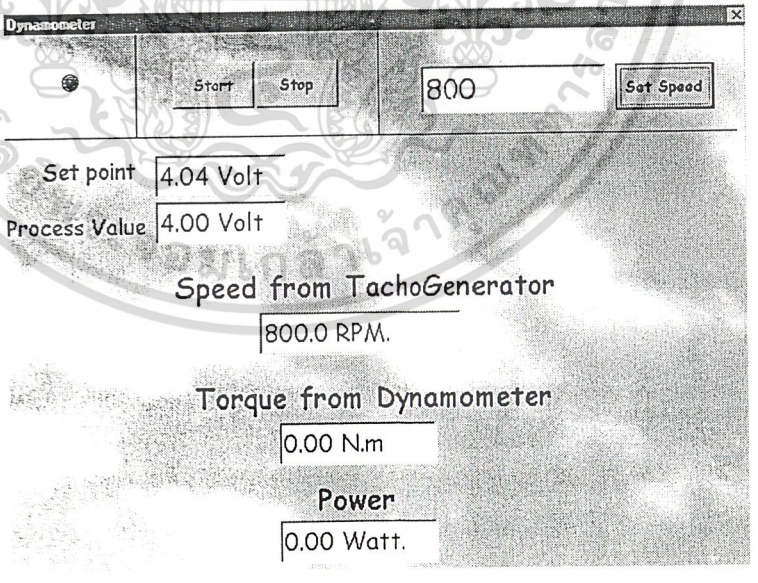
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10.2 ขั้นตอนการใช้โปรแกรม

1. คลิ๊กปุ่ม Start เริ่มการทำงานของโปรแกรม
2. ใส่ค่าความเร็วรอบที่ต้องการลงในช่องหมายเลข 3
3. คลิ๊กปุ่มหมายเลข 4 เพื่อส่งค่าความเร็วรอบไปให้ฮาร์ดแวร์
4. ค่า Speed ที่ส่งไปจะแสดงกลับมาในค่าของ SP (V) ในช่องหมายเลข 5 ดังรูปที่ 3.15



รูปที่ 3.15 โปรแกรมเมื่อใส่ค่า Speed 800 RPM



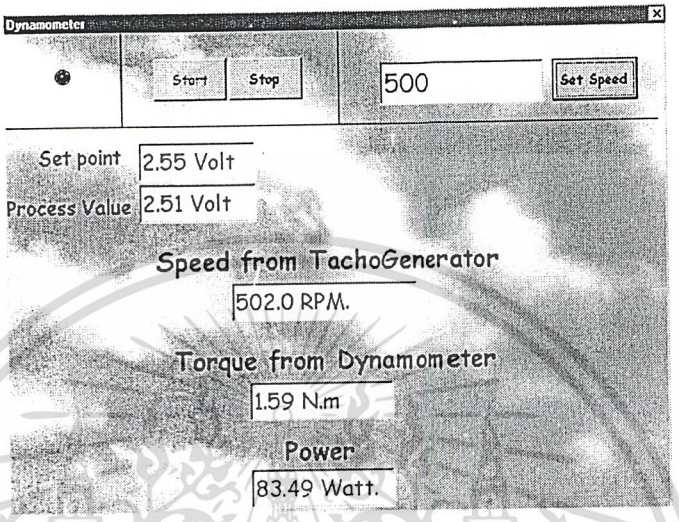
รูปที่ 3.16 หน้าจอเมื่อมอเตอร์ทดสอบมี Speed (PV)เท่ากับค่า SP

5. ปรับ Inverter Speed Controller ให้ความเร็วรอบของมอเตอร์ที่ต้องการทดสอบมีค่าใกล้เคียง SP โดยดูที่ช่องหมายเลข 6 (PV)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. โปรแกรมแสดงค่าความเร็วรอบ,แรงบิด และกำลังงานที่ช่องหมายเลข 7,8 และ 9 ตามลำดับ ดังรูปที่ 3.16

7. เริ่มสร้างโหลดได้โดยการป้อนความเร็วรอบลดลงจากเดิม โปรแกรมจะแสดงค่าความเร็วรอบ,แรงบิด และกำลังงานในขณะนั้น ดังรูปที่ 3.17



รูปที่ 3.17 หน้าจอโปรแกรมเมื่อสร้างโหลดให้แก่มอเตอร์

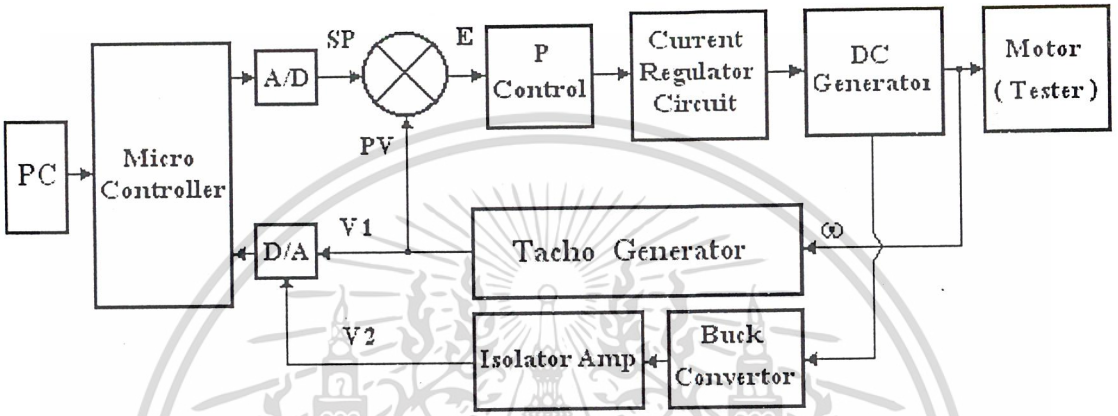
8. คลิ๊กปุ่ม Stop เมื่อต้องการจบการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

ในบทนี้จะกล่าวถึงรายละเอียดของมอเตอร์ที่ใช้ทดสอบไดนาโมมิเตอร์, การทดลองและผลการทดลองของวงจรควบคุมกระแสคงที่ และการหาค่าคุณลักษณะของมอเตอร์โดยไดนาโมมิเตอร์



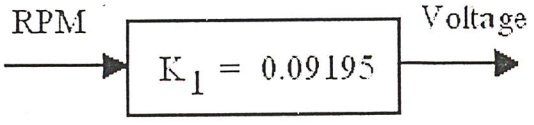
รูปที่ 4.1 Block Diagram ระบบโดยรวมของไดนาโมมิเตอร์

4.1 มอเตอร์ที่ใช้ทดสอบ

ในโครงงานนี้ใช้อินดักชั่นมอเตอร์ 3 เฟส 4 โพล 1/2 แรงม้า 1400 RPM ในการทดสอบเพื่อนำมาวัดค่าคุณลักษณะ ดังรูปที่ 4.1 (Motor Tester) ในส่วนการควบคุมความเร็วรอบมอเตอร์จะใช้ Inverter Speed Control ปรับความเร็วรอบตามต้องการ

4.2 ทาโคเจนเนอเรเตอร์

ทาโคเจนเนอเรเตอร์ที่ใช้ในโครงงานจะรวมเป็นส่วนหนึ่งของมอเตอร์ไฟฟ้ากระแสตรงที่ใช้เป็นไดนาโมมิเตอร์ โดยมีอัตราส่วนระหว่างความเร็วรอบกับแรงดันเท่ากับ 0.09195 Volt / RPM



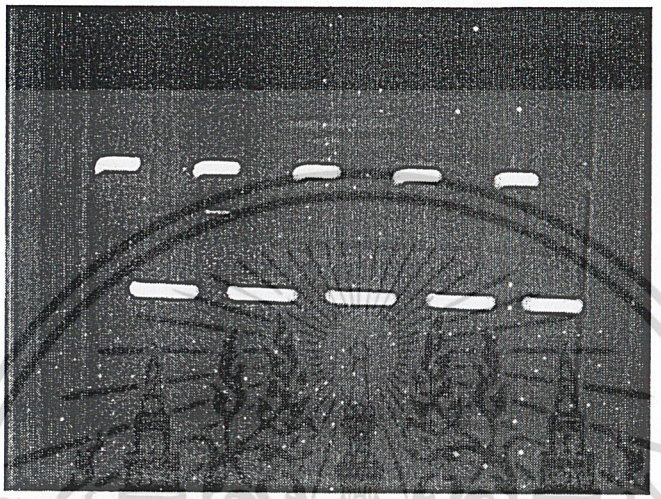
รูปที่ 4.2 Block Diagram ทาโคเจนเนอเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองวงจรควบคุมกระแสคงที่

วงจรควบคุมกระแสคงที่แบ่งออกเป็น 2 ส่วน คือ วงจรสร้างคลื่นรูปสี่เหลี่ยมและวงจรขับเกท

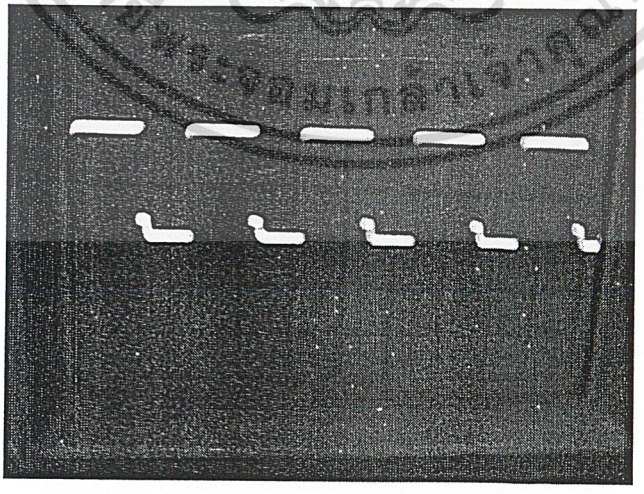
4.3.1 วงจรสร้างคลื่นรูปสี่เหลี่ยม ใช้ TL494 เป็นตัวสร้างพัลส์ เพื่อไปทริกให้วงจรขับเกททำงาน



รูปที่ 4.3 สัญญาณพัลส์จากวงจร PWM (Pulse Width Modulation)

จากรูปที่ 4.3 เป็นกราฟสัญญาณจากวงจรพัลส์ (TL494) โดยจะมีการตั้งค่าไว้ที่ 1-5 volt input คือ ที่ความเร็วรอบ 270-800 รอบต่อนาที

4.3.2 วงจรขับเกท_วงจรนี้จะใช้ไอซี TLP251 (Power Mosfet Gate Drive)



รูปที่ 4.4 สัญญาณพัลส์ที่ได้จากวงจรขับเกท

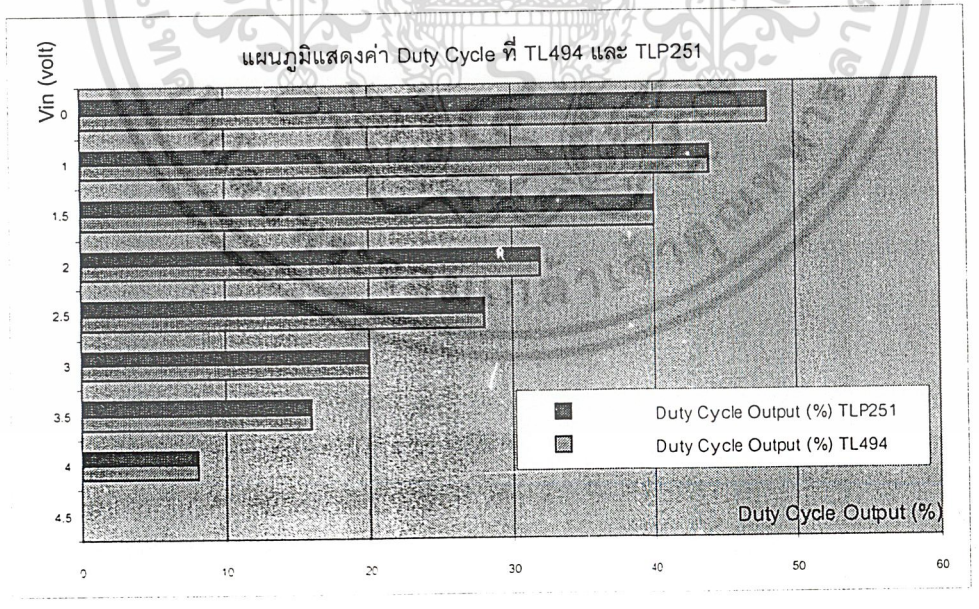
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการทดลอง

ป้อนแรงดันไฟฟ้าให้กับ TL494 แล้ววัดคำนวณหา Duty Cycle ที่ TL494 และTLP251

ตารางที่ 4.1 แสดงค่า Vin และ Duty Cycle

Vin	Duty Cycle Output (%)	
(volt)	TL494	TLP251
4.5	0	0
4	8	8
3.5	16	16
3	20	20
2.5	28	28
2	32	32
1.5	40	40
1	44	44
0	48	48



รูปที่ 4.5 แผนภูมิแสดงค่า Duty Cycle ที่ TL494 และ TLP521

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.5 แสดงให้เห็นว่าเราสามารถควบคุมสัญญาณคลื่นที่จะนำไปขับมอสเฟสได้ตามต้องการ โดยสัญญาณที่ออกจาก TL494 กับสัญญาณที่ TLP251 มีค่าตรงกัน และเป็นเชิงเส้นในช่วงแรงดัน 0.9 V - 5 V

4.4 การทดลองควบคุมความเร็วคงที่โดยการเบรก

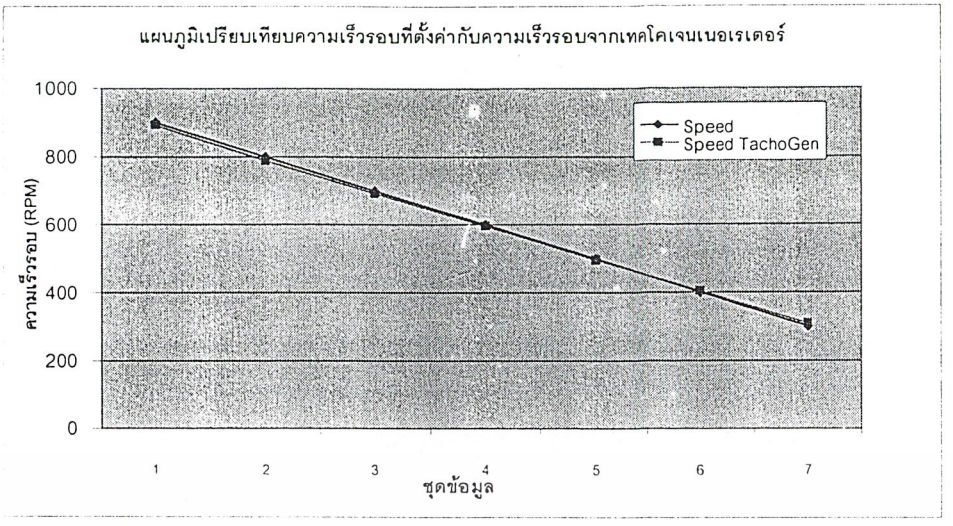
จากรูปที่ 4.1 เราจะทำการทดลองโดยใช้ PC สั่งการผ่านไมโครคอนโทรลเลอร์ไปยังฮาร์ดแวร์ให้สร้างโหลดแก่มอเตอร์ทดสอบและวัดค่าคุณลักษณะ ซึ่งได้จากทาโคเจนเนอเรเตอร์และวงจร Buck Convertor มาแสดงผลยังมอนิเตอร์ โดยมีขั้นตอนการทดลองดังนี้

1. ตั้งค่าความเร็วเริ่มต้นที่ 900 RPM
2. ปรับความเร็วของ Induction Motor โดยใช้ Inverter Speed Controller ให้มีค่า PV (Process Value) มีค่าเข้าใกล้ค่าความเร็วเริ่มต้น
3. เริ่มต้นการวัดค่าคุณลักษณะของมอเตอร์ทดสอบ ขณะรับโหลดที่ค่าต่างๆ โดยการป้อนค่า set point (Speed) ที่ค่าต่างๆ ดังตารางที่ 4.2
4. วาดกราฟจากข้อมูลที่ได้จากผลการทดลอง

ตารางที่ 4.2 แสดงผลการทดลองการควบคุมมอเตอร์ด้วยการเบรก

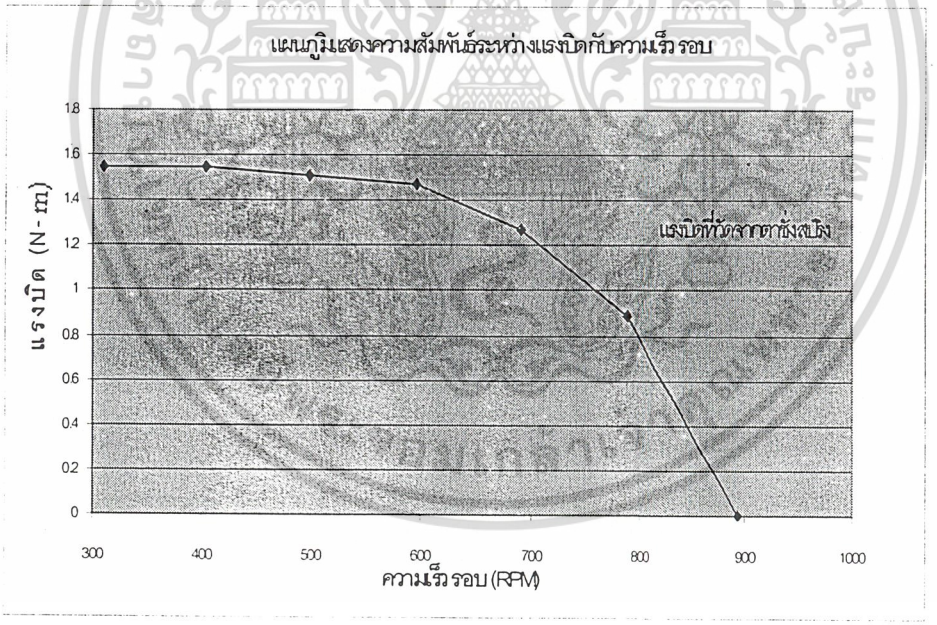
Speed (RPM)	SP (Volt)	PV (Volt)	Speed TachoGen (RPM)	Torque ตาชั่ง (N-m)	Torque Dynamometer (N-m)	Voltage คร่อมตัวต้านทาน (Volt)	Power (Watt)	กระแสอาร์เมเจอร์ (A)	Kt
900	4.51	4.47	894	0	0	0	-	0	-
800	4	3.94	788.2	0.85	0.89	2.9	82.19	1.16	0.77
700	3.51	3.45	690.2	1.25	1.27	3.86	88.87	1.544	0.82
600	3	2.98	596.1	1.45	1.47	4.23	86	1.692	0.87
500	2.51	2.49	498	1.5	1.51	4.34	79	1.736	0.87
400	2.04	2.02	403	1.5	1.55	4.35	69.97	1.74	0.89
300	1.55	1.55	309.8	1.5	1.55	4.3	56.78	1.72	0.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แผนภูมิเปรียบเทียบความเร็วที่ set point กับความเร็วจาก Tacho Gennerator

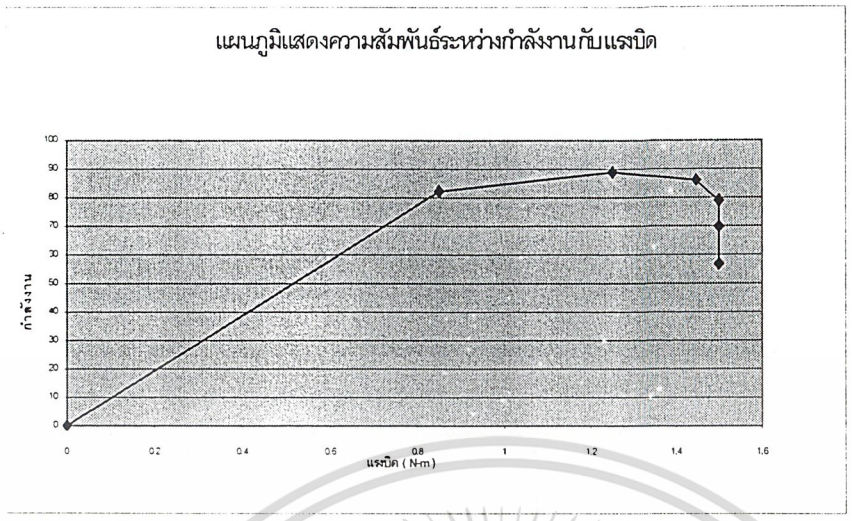
จากรูปที่ 4.6 จะเห็นได้ว่าค่าความเร็วรอบ Set point มีค่าใกล้เคียงกับความเร็วรอบที่วัดได้จากทาโคเจนเนอเรเตอร์



รูปที่ 4.7 แผนภูมิแสดงความสัมพันธ์ระหว่างแรงบิดกับความเร็วรอบ

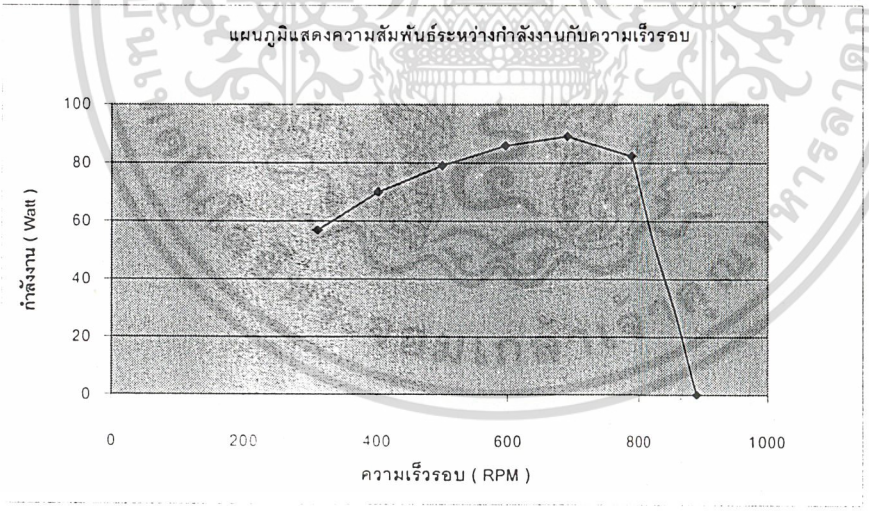
จากรูปที่ 4.7 จะเห็นว่าเมื่อเพิ่มโหลดให้แก่มอเตอร์ทดสอบ ความเร็วรอบเป็นสัดส่วนผกผันกับค่าแรงบิด ซึ่งตรงตามทฤษฎีพื้นฐานของมอเตอร์ไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แผนภูมิแสดงความสัมพันธ์ระหว่างกำลังงานกับแรงบิด

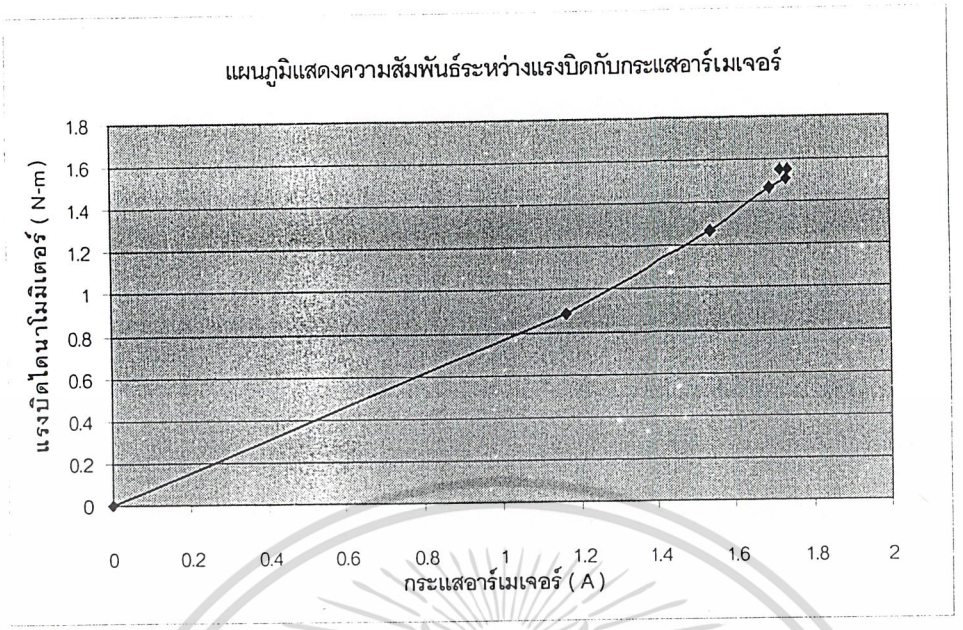
จากรูปที่ 4.8 จะเห็นว่าความสัมพันธ์ระหว่างกำลังงานกับแรงบิดนั้น ไม่เป็นเชิงเส้นตลอดทั้งย่าน จากกราฟเราสามารถเลือกช่วงที่เป็นเชิงเส้นที่สุดมาใช้งานได้



รูปที่ 4.9 แผนภูมิความสัมพันธ์ระหว่างกำลังงานกับความเร็วรอบ

จากรูปที่ 4.9 ได้กราฟแสดงคุณลักษณะของมอเตอร์ โดยเมื่อความเร็วรอบลดลง ค่ากำลังงานจะลดลงตามด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 แผนภูมิแสดงความสัมพันธ์ระหว่าแรงบิดกับกระแสอาร์เมเจอร์

จากรูป 4.10 จะเห็นว่าเป็นไปตามสมการพื้นฐานที่ (2-4) คือ แรงบิดจะเป็นสัดส่วนโดยตรงกับกระแสที่ไหลในอาร์เมเจอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และสรุป

5.1 สรุปผลปริญญานิพนธ์

ในโครงงานนี้ใช้ไอซี TL494 สร้างสัญญาณ Pulse Width Modulate (PWM) ซึ่งใช้งานได้ง่าย สามารถปรับความถี่ , ดิวตี้ไซเคิล (Duty Cycle) และใช้ในการควบคุมแบบป้อนกลับได้

โดยมี Power Mosfet Gate Drive เป็นตัวขับวงจร และในการควบคุมแบบป้อนกลับใช้ P Control เนื่องจากค่าที่ได้สามารถรักษาระดับความเร็วรอบของมอเตอร์ให้คงที่ได้โดยการปรับดิวตี้ไซเคิล เปรียบเทียบระหว่างสัญญาณอ้างอิงกับสัญญาณ ที่ได้จาก Tacho Generator จากนั้นนำมาแปลงเป็นสัญญาณอะนาลอกเป็นดิจิตอล แล้วส่งค่าเข้าไมโครคอนโทรลเลอร์ เพื่อแสดงค่าพารามิเตอร์ได้ตามที่ต้องการ และค่าแรงบิดที่ได้จากเครื่องมือวัด หลังจากสอบเทียบแล้ว มีค่าใกล้เคียงกับค่าแรงบิดที่เกิดขึ้นจริง รวมทั้งคุณสมบัติ ของ Induction Motor ที่วัดได้ สอดคล้องกับคุณสมบัติมอเตอร์

5.2 วิจารณ์ปริญญานิพนธ์

จากการทดลองที่ความถี่สวิตช์ชิ่ง (Switching Frequency) ค่าสูง ทำให้สามารถควบคุมมอเตอร์ได้ดีกว่าในความถี่ค่าต่ำ เนื่องจากสามารถปรับดิวตี้ไซเคิลไม่ห้กว้างโดยไม่เกิดปรากฏการณ์ของความถี่ไม่ต่อเนื่องของกระแสในอาร์เมเจอร์ (Armature) ของตัวขับ ดังนั้นจึงเลือกใช้ความถี่สวิตช์ชิ่งที่ 55 kHz ซึ่งเป็นช่วงความถี่การทำงานที่เหมาะสม สำหรับการควบคุมความเร็วรอบและค่าแรงบิดของมอเตอร์นั้นสามารถควบคุมได้โดยใช้ Inverter Speed Controller ด้วยวิธีการแบบ Manual และสามารถสั่งการได้จากคอมพิวเตอร์ ทำให้ง่ายต่อการใช้งาน

เนื่องจากมีการรบกวนของสัญญาณเหล็กไฟฟ้าเนื่องจากการเบรก จึงต้องมีการแยกกราวด์ของระบบต่างๆ ไม่ให้ มอเตอร์ส่งสัญญาณรบกวนส่วนควบคุม โดยใช้ Isolator

ค่าคงที่แรงบิดของมอเตอร์ (K) ที่ได้จากการสร้างเครื่องมือวัดนี้ ตรงตามทฤษฎีที่ได้กล่าวไว้ใน project I เนื่องจากได้ค่าออกมาใกล้เคียงกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 แนวทางการพัฒนา

ชุดวงจรควบคุมที่ใช้อยู่นี้สามารถขับมอเตอร์ที่มีขนาดใหญ่กว่านี้ได้ โดยจะต้องหามอเตอร์ไฟฟ้ากระแสตรงให้เหมาะสม ถ้าพิกัดของมอเตอร์สูงกว่านี้มากต้องมีการเพิ่มพิกัดของอุปกรณ์สวิตช์ชิ่งให้มีขนาดสูงขึ้น และนอกจากนี้อาจจะเพิ่มให้มีโหมดการควบคุมแรงบิดคงที่ได้

5.4 ประสบการณ์ที่ได้รับ

การทำโครงงานทั้งหมดควรที่จะมีการวางแผนล่วงหน้าไม่ว่าจะเป็นเรื่องขอบเขตของงาน จุดมุ่งหมาย การออกแบบ การซื้อของและอุปกรณ์ การทดลอง การเก็บข้อมูล เป็นต้น

ได้เรียนรู้ถึงสาเหตุของปัญหาที่แท้จริง ไม่ควรแก้ปัญหาที่ปลายเหตุ เพราะอาจทำให้เกิดปัญหาลูกโซ่ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

[1] วิชัย ศังขจันทรานนท์, "ควบคุมเครื่องกลไฟฟ้าด้วยอิเล็กทรอนิกส์กำลัง", สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น)

[2] มงคล ทองสงคราม, "เครื่องกลไฟฟ้ากระแสตรง" , บริษัท รามาการพิมพ์ จำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 8K bytes of In-System Reprogrammable Downloadable Flash Memory
  - SPI Serial Interface for Program Downloading
  - Endurance: 1,000 Write/Erase Cycles
- 2K bytes EEPROM
  - Endurance: 100,000 Write/Erase Cycles
- 2.7V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 256 x 8 bit Internal RAM
- 32 Programmable I/O Lines
- Three 16 bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low Power Idle and Power Down Modes
- Interrupt Recovery From Power Down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power Off Flag

8 bit Microcontroller with 8K bytes Flash

AT89S8252
Preliminary

Description

The AT89S8252 is a low-power, high-performance CMOS 8 bit microcomputer with 8K bytes of Downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard 80C51 instruction set and pinout. The on-chip Downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8 bit CPU with Downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

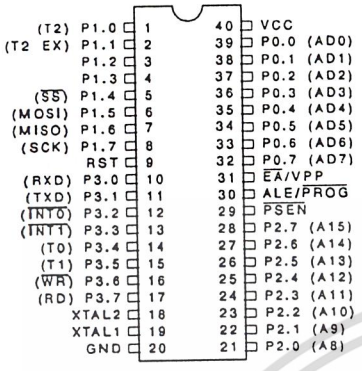
The AT89S8252 provides the following standard features: 8K bytes of Downloadable Flash, 2K bytes EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two Data Pointers, three 16 bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The Downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a slave input mode and allows the program memory to be written-from or read-to unless Lock Bit 3 has been activated.

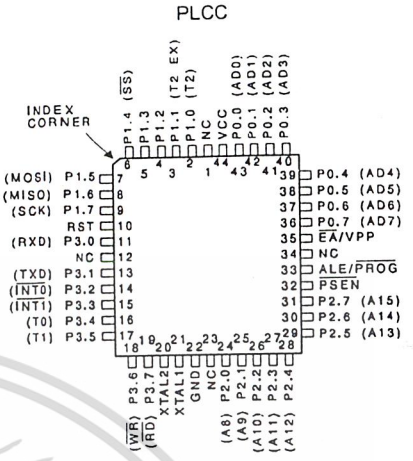
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Configurations

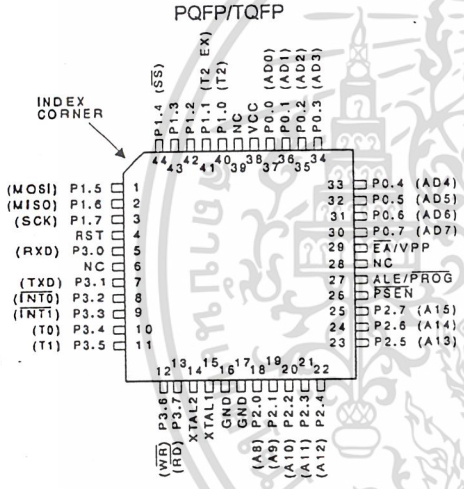
PDIP



PLCC



PQFP/TQFP



Pin Description

Vcc

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8 bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

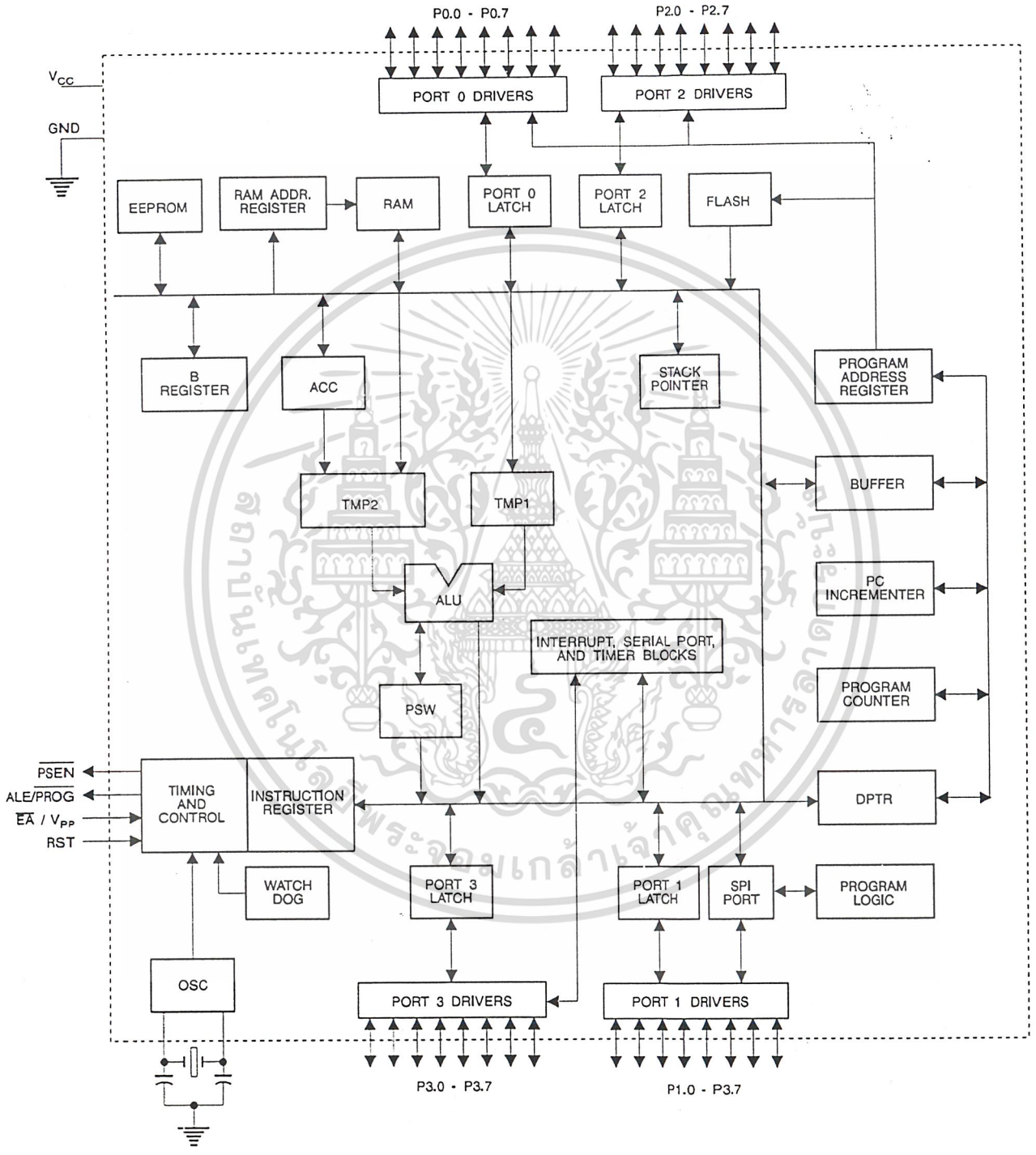
Port 1 is an 8 bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

(continued)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description (Continued)

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	$\overline{SS}$ (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and program verification.

Port 2

Port 2 is an 8 bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16 bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8 bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and programming verification.

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcrontroller is in external execution mode.

$\overline{PSEN}$

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{EA}$/V_{PP}

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions.

(continued)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Description (Continued)

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

(continued)

Table 1. AT89S8252 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000					SPCR 000001XX			0D7H
0C8H	T2CON 00000000	T2MOD XXXXXXX0	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000		SPSR 00000000						0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111						WMCON 00000010		97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XXX0000	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers (Continued)

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 4) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16 bit auto-reload mode.

Watchdog and Memory Control Register The WMCON register contains control bits for the Watchdog Timer (shown in Table 3) . The EEMEN and EEMWE bits are used to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WOCL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

(continued)

Table 2. T2CON—Timer/Counter 2 Control Register

T2CON Address = 0C8H — Reset Value = 0000 0000B

Bit Addressable

	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$
Bit	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/$\overline{T2}$	Timer or counter select for Timer 2. C/$\overline{T2}$ = 0 for timer function. C/$\overline{T2}$ = 1 for external event counter (falling edge triggered).
CP/$\overline{RL2}$	Capture/Reload select. CP/$\overline{RL2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers (Continued)

Dual Data Pointer Registers To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1.

Power Off Flag The Power Off Flag (POF) is located at bit_4 (PCON.4) in the PCON SFR. POF is set to '1' during power up. It can be set and reset under software control and is not affected by RESET.

Table 3. WMCON—Watchdog and Memory Control Register

WMCON Address = 96H — Reset Value = 0000 0000B

	PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
Bit	7	6	5	4	3	2	1	0

Symbol	Function
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to '0', the watchdog timer has a nominal period of 16 ms. When all three bits are set to '1', the nominal period is 2048 ms.
EEMWE	EEPROM Data Memory Write Enable Bit. Set this bit to '1' before initiating byte write to on-chip EEPROPM with the MOVX instruction. User software should set this bit to '0' after EEPROM write is completed.
EEMEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1.
WDTRST RDY/$\overline{BSY}$	Watchdog Timer Reset and EEPROM Ready/Busy Flag. Each time this bit is set to '1' by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to '0' in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/$\overline{BSY}$ flag in a Read-Only mode during EEPROM write. RDY/$\overline{BSY}$ = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/$\overline{BSY}$ bit equals '0' and is automatically reset to '1' when programming is completed.
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 4. SPCR—SPI Control Register

SPCR Address = D5H — Reset Value = 0000 01XXB

Bit	7	6	5	4	3	2	1	0
	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0

Symbol	Function
SPIE	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.
SPE	SPI Enable. SPI = 1 enables the SPI channel and connects $\overline{SS}$, MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.
DORD	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.
MSTR	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.
CPOL	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.
CPHA	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.
SPR0 SPR1	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, Fosc., is as follows: SPR1 SPR0 — SCK = Fosc. divided by 0 0 — 4 0 1 — 16 1 0 — 64 1 1 — 128

Table 5. SPSR—SPI Status Register

SPCR Address = AAH — Reset Value = 0000 0000B

Bit	7	6	5	4	3	2	1	0
	SPIF	WCOL	—	—	—	—	—	—

Symbol	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 6. SPDR—SPI Data Register

SPDR Address = 86H — Reset Value = unchanged

Bit	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
	7	6	5	4	3	2	1	0

Data Memory—EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

MOV 0A0H, #data

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

MOV @R0, #data

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to '0'.

The EEMWE bit in the WMCON register needs to be set to '1' before any byte location in the EEPROM can be written. User software should reset EEMWE bit to '0' if no further EEPROM write is required. EEPROM write cycles are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/BSY bit (read-only) in SFR WMCON. RDY/$\overline{\text{BSY}}$ = 0 means programming is still in progress and RDY/BSY = 1 means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the actual timer periods (at V_{CC} = 5V) are within +/-30% of the nominal.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			Period
PS2	PS1	PS0	(nominal)
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

The WDT is disabled by Power-on Reset and during Power Down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/$\overline{T2}$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8 bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Table 8. Timer 2 Operating Modes

RCLK + TCLK	CP/$\overline{RL2}$	TR2	MODE
0	0	1	16 bit Auto-Reload
0	1	1	16 bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Auto-Reload (Up or Down Counter)

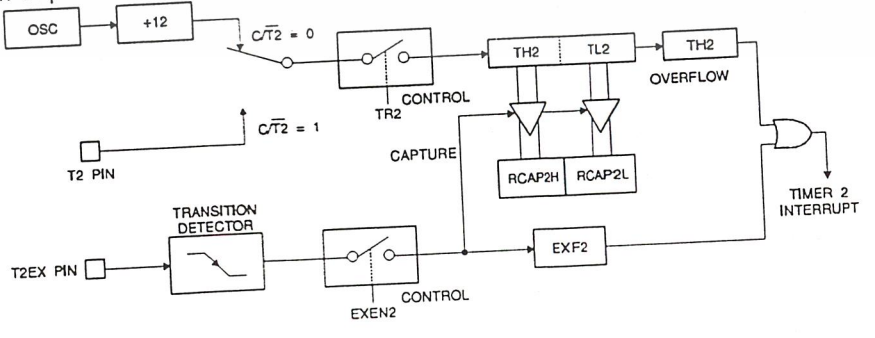
Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16 bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

(continued)

Figure 1. Timer 2 in Capture Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Auto-Reload (Up or Down Counter) (Continued)

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)

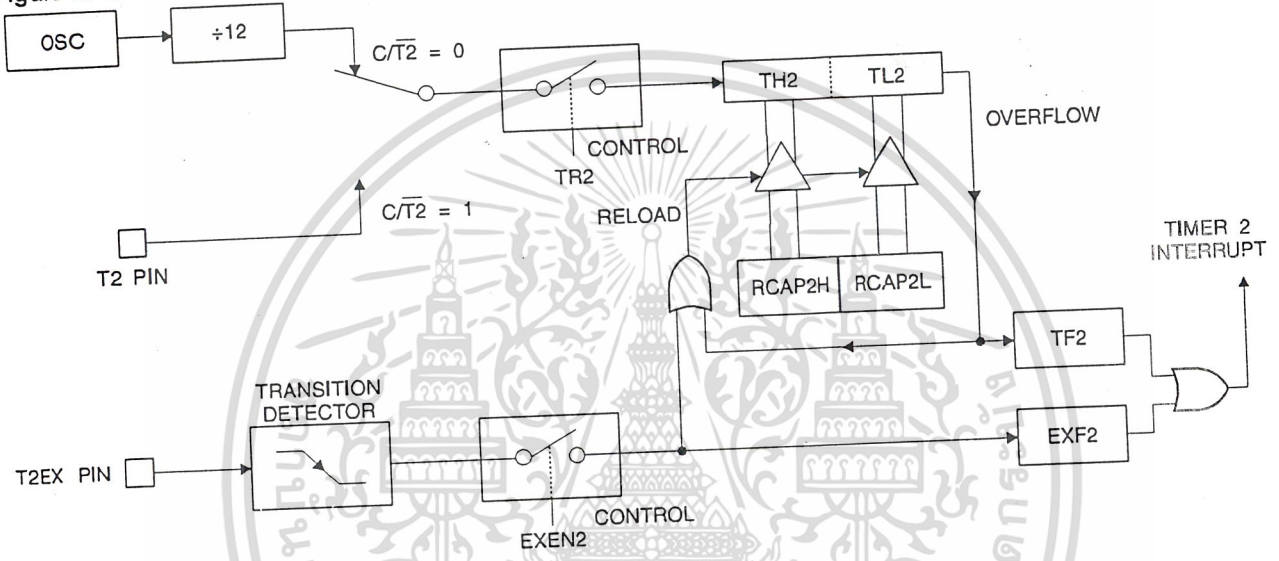


Table 9. T2MOD—Timer 2 Mode Control Register

T2MOD Address = 0C9H — Reset Value = XXXX XX00B

Not Bit Addressable

	—	—	—	—	—	—	T2OE	DCEN
Bit	7	6	5	4	3	2	1	0

Symbol	Function
—	Not implemented, reserved for future use.
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

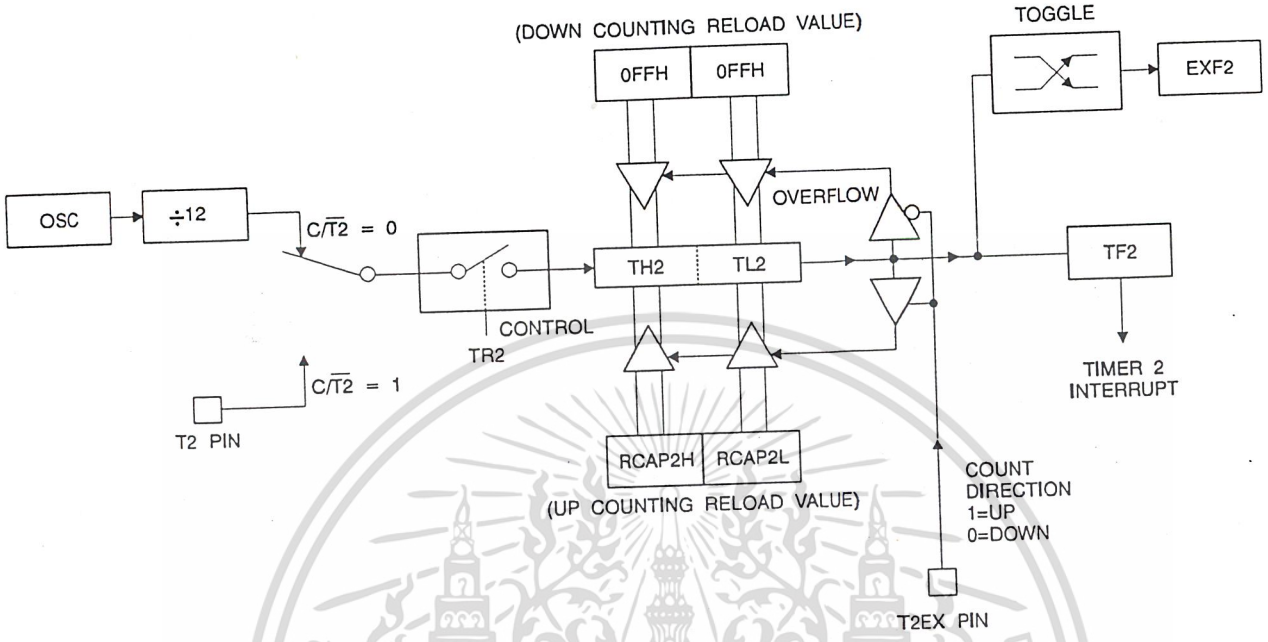
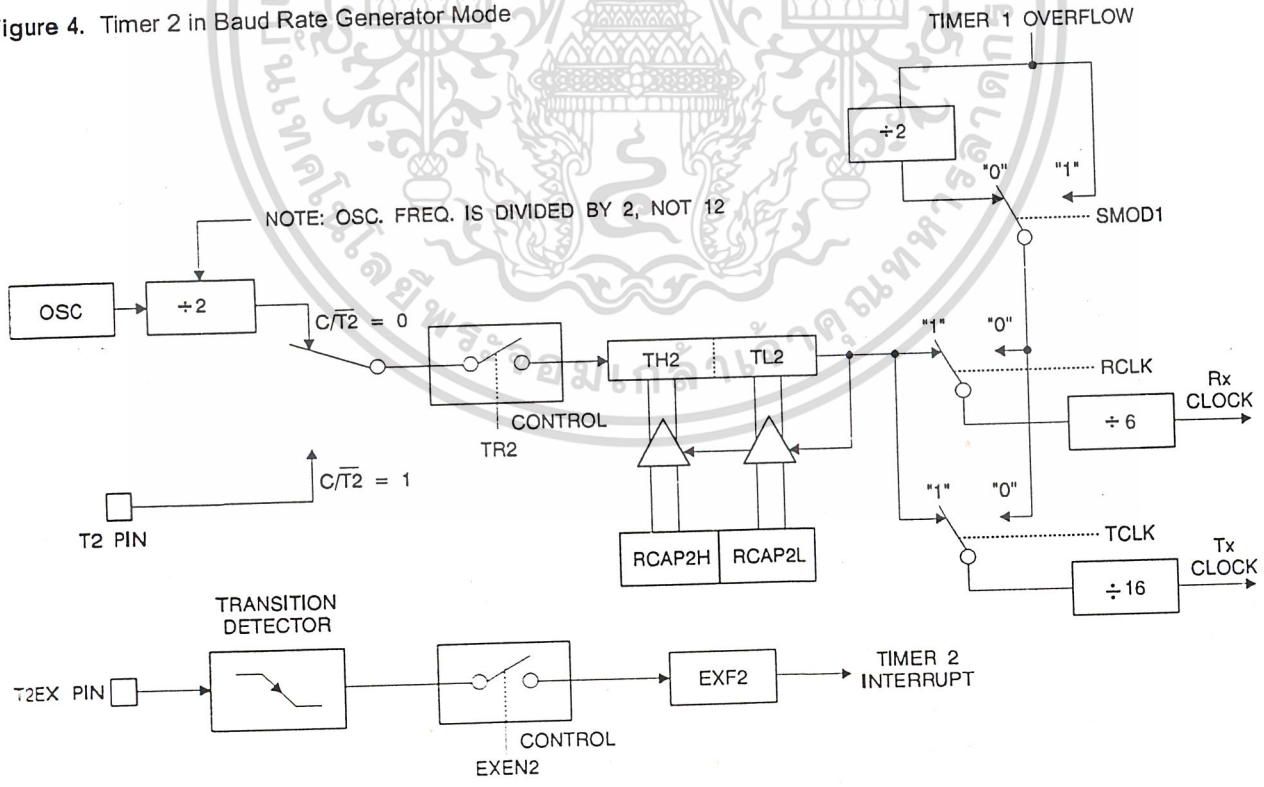


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16 bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes I and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 OverflowRate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($CP/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

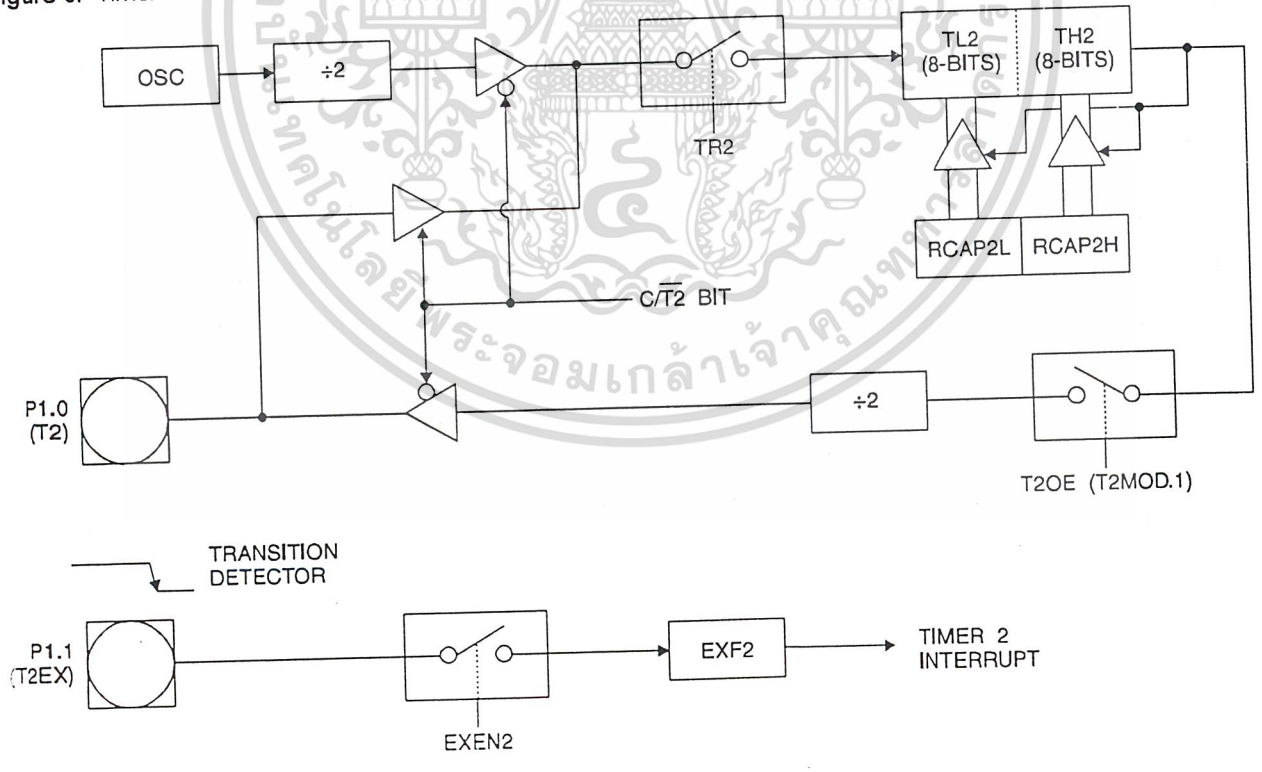
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H, RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16 bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 5. Timer 2 in Clock-Out Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/0 pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit C/$\overline{T2}$ (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock–Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H, RCAP2L})]}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

UART

The UART in the AT89S8252 operates the same way as the UART in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-49, section titled, "Serial Interface."

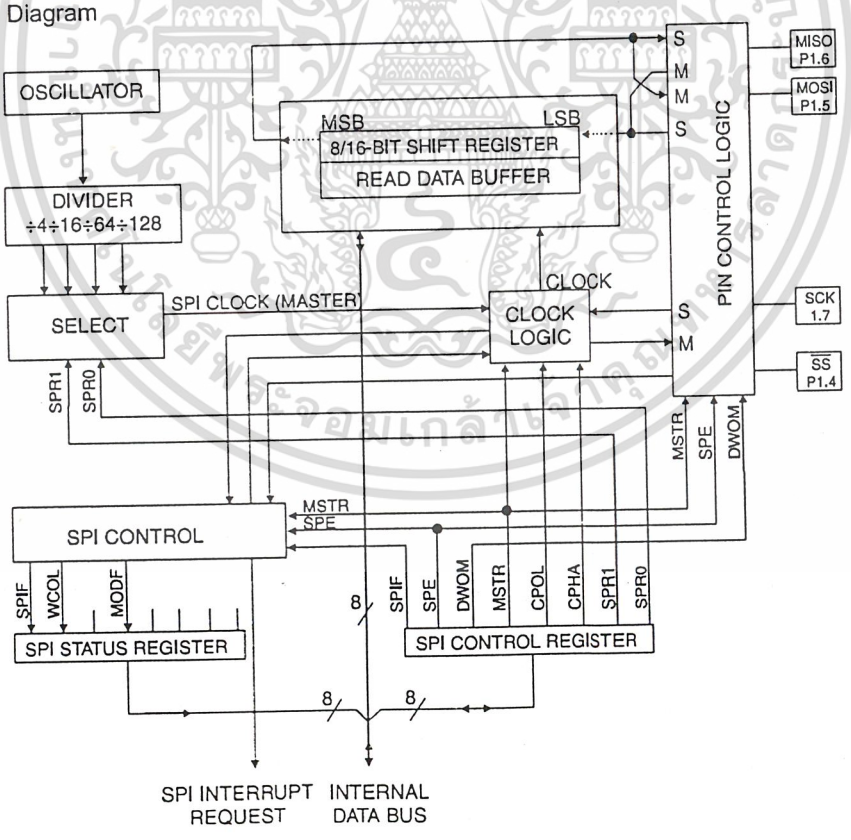
Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and peripheral devices or between several AT89S8252 devices. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 6 MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag
- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

(continued)

Figure 6. SPI Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Peripheral Interface (Continued)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input, $\overline{SS}$/P1.4, is set low to select an individual SPI device as a slave. When $\overline{SS}$/P1.4 is set high, the SPI port is deactivated and the MOSI/P1.6 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figures 8 and 9.

Figure 7. SPI Master -Slave Interconnection

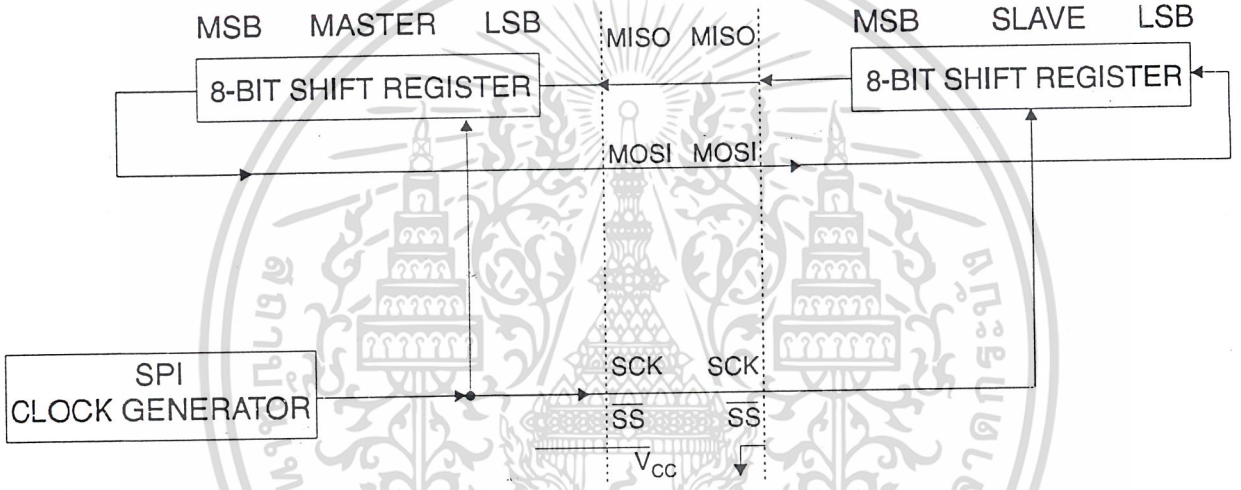
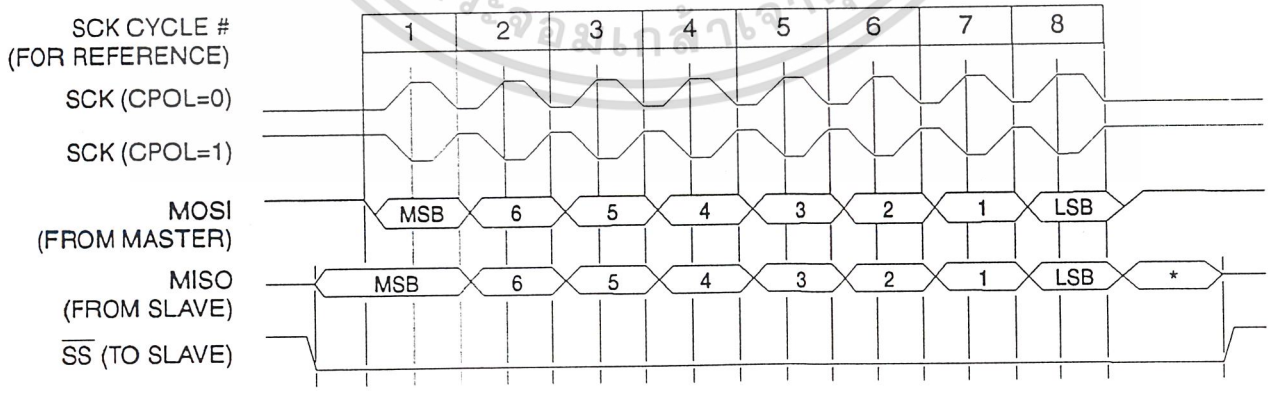


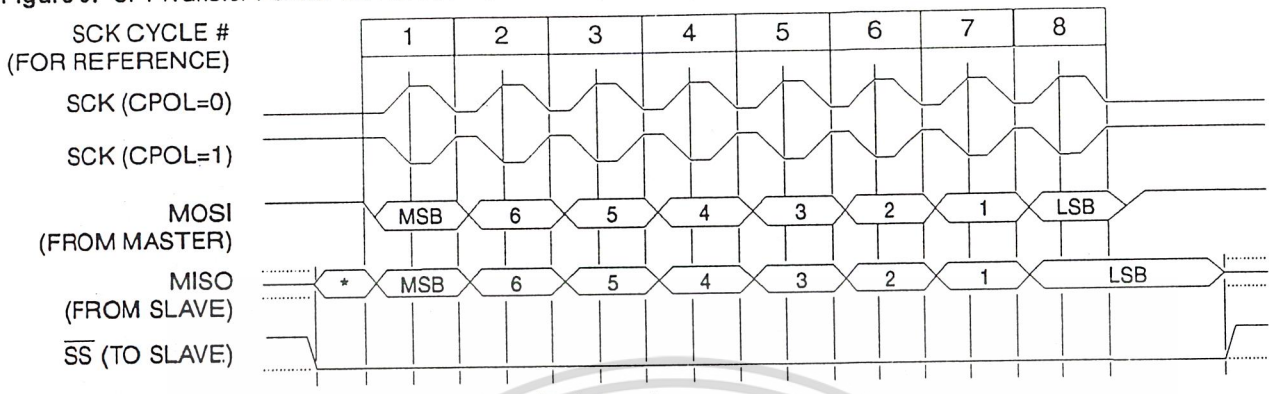
Figure 8. SPI Transfer Format with CPHA = 0



* Not defined but normally MSB of character just received.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. SPI Transfer Format with CPHA = 1



* Not defined but normally LSB of previously transmitted character.

Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts (INT0 and INT1), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, AT89C52 and AT89C55, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Table 10. Interrupt Enable (IE) Register

(MSB)							(LSB)
EA	—	ET2	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

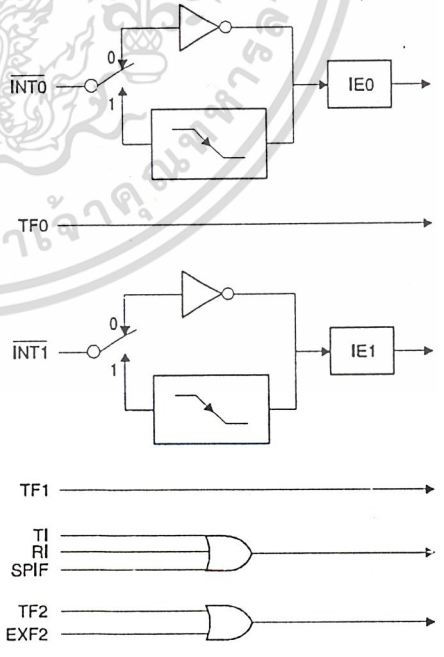
Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
—	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.
User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.		

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TFI, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Figure 10. Interrupt Sources

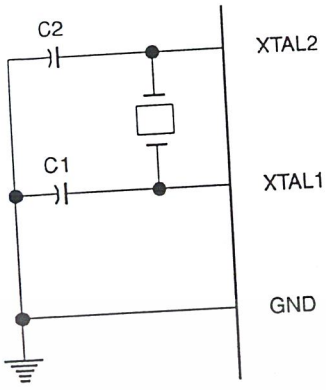


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 11. Oscillator Connections



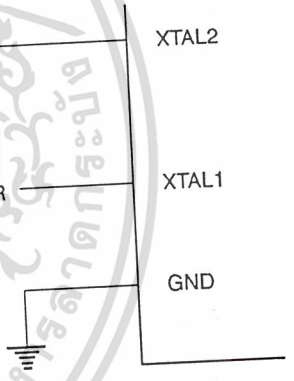
Notes: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Figure 12. External Clock Drive Configuration



Power Down Mode

In the power down mode, the oscillator is stopped and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. Exit from power down can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

To exit power down via an interrupt, the external interrupt must be enabled as level sensitive before entering power down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

Status of External Pins During Idle and Power Down

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Program Memory Lock Bits

The AT89S8252 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{EA}$ must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

Lock Bit Protection Modes (1, 2)

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No internal memory lock feature.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory. EA is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
3	P	P	U	Same as mode 2, but parallel or serial verify are also disabled.
4	P	P	P	Same as mode 3, but external execution is also disabled.

Notes: 1. U = Unprogrammed.
2. P = Programmed.

Programming the Flash and EEPROM

Atmel's AT89S8252 Flash Microcontroller offers 8K bytes of in-system reprogrammable flash PEROM Code memory and 2K bytes of EEPROM Data memory.

The AT89S8252 is normally shipped with the on-chip PEROM Code and EEPROM Data memory arrays in the erased state (i.e. contents = FFH) and ready to be programmed. This device supports a High-Voltage (12V) Parallel programming mode and a Low-Voltage Serial programming mode. The serial programming mode provides a convenient way to download the AT89S8252 inside the user's system. The parallel programming mode is compatible with conventional third party Flash or EPROM programmers.

The Code and Data memory arrays are mapped via separate address spaces in the serial programming mode. In the parallel programming mode, the two arrays occupy one contiguous address space: 0000H to 1FFFH for the Code array and 2000H to 27FFH for the Data array.

The Code and Data memory arrays on the AT89S8252 are programmed byte-by-byte in either programming modes. An auto-erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram any memory location in the serial programming mode.

In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

Parallel Programming Algorithm

To program and verify the AT89S8252 in the parallel programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between VCC and GND pins with all other pins floating.
   Set RST pin to 'H'.
   Apply a 4 MHz to 24 MHz clock to XTAL1 pin and wait for
   at least 10 milliseconds.
2. Set $\overline{PSEN}$ pin to 'H'
   ALE pin to 'H'
   $\overline{EA}$ pin to 'H' and all other pins to 'H'.
3. Apply the appropriate combination of 'H' or 'L' logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the PEROM Programming Modes table.
4. Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.
   Apply data to pins P0.0 to P0.7 for Write Code operation.
5. Raise $\overline{EA}$/VPP to 12V to enable Flash programming, erase or verification.
6. Pulse ALE/$\overline{PROG}$ once to program a byte in the Code memory array, the Data memory array or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.

(continued)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programming the Flash and EEPROM (Continued)

7. To verify the byte just programmed, bring pin P2.7 to 'L' and read the programmed data at pins P0.0 to P0.7.
8. Repeat steps 3 through 7 changing the address and data for the entire 2K or 8K bytes array or until the end of the object file is reached.
9. Power-off sequence:

   Set XTAL1 to 'L'.

   Set RST and $\overline{EA}$ pins to 'L'.

   Float all other I/O pins.

   Turn Vcc power off.

In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

$\overline{DATA}$ Polling

The AT89S8252 features $\overline{DATA}$ Polling to indicate the end of a write cycle. During a write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. $\overline{DATA}$ Polling may begin any time after a write cycle has been initiated.

Ready/$\overline{Busy}$

The progress of byte programming in the parallel programming mode can also be monitored by the RDY/$\overline{BSY}$ output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate $\overline{BUSY}$. P3.4 is pulled High again when programming is done to indicate READY.

Program Verify

If lock bits LB1 and LB2 have not been programmed, the programmed Code or Data byte can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

Chip Erase

Both PEROM and EEPROM arrays are erased electrically at the same time. In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The Code and Data arrays are written with all "1"s in the Chip Erase operation.

In the serial programming mode, the chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location will return 00H at the data outputs.

Serial Programming Fuse

A programmable fuse is available to disable Serial Porgramming if the user needs maximum system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

The AT89S8252 is shipped with the Serial Programming Mode enabled.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H, and 031H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows:

(030H) = 1EH indicates manufactured by Atmel
(031H) = 72H indicates 89S8252

Programming Interface

Every code byte in the Flash and EEPROM arrays can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Serial Downloading

Both the Code and Data memory arrays can be programmed using the serial SPI bus while RST is pulled to Vcc. The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enble instruction needs to be executed first before program/erase operations can be executed.

An auto-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to first execute the Chip Erase instruction. The Chip Erase operation turns the content of every memory location in both the Code and Data arrays into FFH.

The Code and Data memory arrays have separate address spaces:

0000H to 1FFFH for Code memory and 000H to 7FFH for Data memory.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a

(continued)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Downloading (Continued)

24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.

Serial Programming Algorithm

To program and verify the AT89S8252 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between V_{CC} and GND pins with all other pins floating.
   Set RST pin to 'H'.
   If a crystal is not connected across pins XTAL1 and XTAL2, apply a 4 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.
3. The Code or Data array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is written.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal operation.
6. Power-off sequence (if needed):
   Set XTAL1 to 'L' (if a crystal is not used).
   Set RST to 'L'.
   Float all other I/O pins.
   Turn V_{CC} power off.

Serial Programming Instruction

The Instruction Set for Serial Programming follows a 3 byte protocol and is shown in the following table:

Instruction Set

Instruction	Input Format		Operation
	MSB	LSB	
Programming Enable	1010 0101 xxxx	1100 0011 xxxx	Enable serial programming interface after RST goes high.
Chip Erase	1010 xxxx xxxx	1100 x100 xxxx	Chip erase both 8K & 2K memory arrays.
Read Code Memory	aaaa low xxxx	a001 addr xxxx	Read data from Code memory array at the selected address. The 5 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory	aaaa low data	a010 addr in	Write data to Code memory location at selected address. The address bits are the 5 MSBs of the first byte together with the second byte.
Read Data Memory	00aa low xxxx	a101 addr xxxx	Read data from Data memory array at selected address. Data are available at pin MISO during the third byte.
Write Data Memory	00aa low data	a110 addr in	Write data to Data memory location at selected address.
Write Lock Bits	1010 LLLx BBB 123 xxxx	1100 x111 xxxx	Write lock bits. Set LB1, LB2 or LB3 = '0' to program lock bits.

Notes: 1. $\overline{\text{DATA}}$ polling is used to indicate the end of a write cycle, which typically takes less than 2.5 ms.
2. 'aaaaa' = high order address.
3. 'x' = don't care.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash and EEPROM Parallel Programming Modes

Mode	RST	$\overline{PSEN}$	ALE/$\overline{PROG}$	$\overline{EA}$/V_{PP}	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Serial Prog. Modes	H	h(1)	h	x	(See detail timing)					
Chip Erase	H	L	⎍(2)	12V	H	L	L	L	X	X
Write (10K bytes) Memory	H	L	⎍	12V	L	H	H	H	DIN	ADDR
Read (10K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Write Lock Bits:	H	L	⎍	12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Read Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									@P0.2	X
Bit - 2									@P0.1	X
Bit - 3									@P0.0	X
Read Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Read Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Serial Prog. Enable	H	L	⎍(2)	12V	L	H	L	H	P0.0 = 0	X
Serial Prog. Disable	H	L	⎍(2)	12V	L	H	L	H	P0.0 = 1	X
Read Serial Prog. Fuse	H	L	H	12V	H	H	L	H	@P0.0	X

Notes: 1. 'h' = weakly pulled 'High' internally.
2. Chip Erase and Serial Programming Fuse require a 10 ms PROG pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.
3. P3.4 is pulled Low during programming to indicate RDY/$\overline{BSY}$.
4. 'X' = don't care.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 13. Programming the Flash Memory

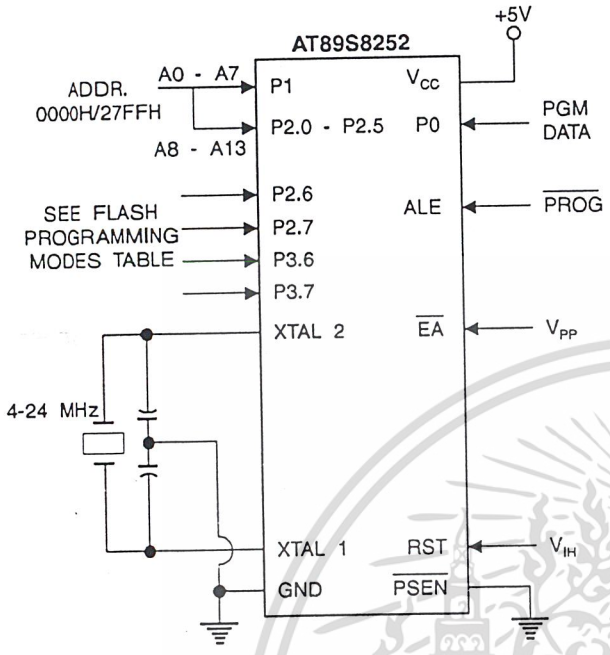


Figure 14. Verifying the Flash Memory

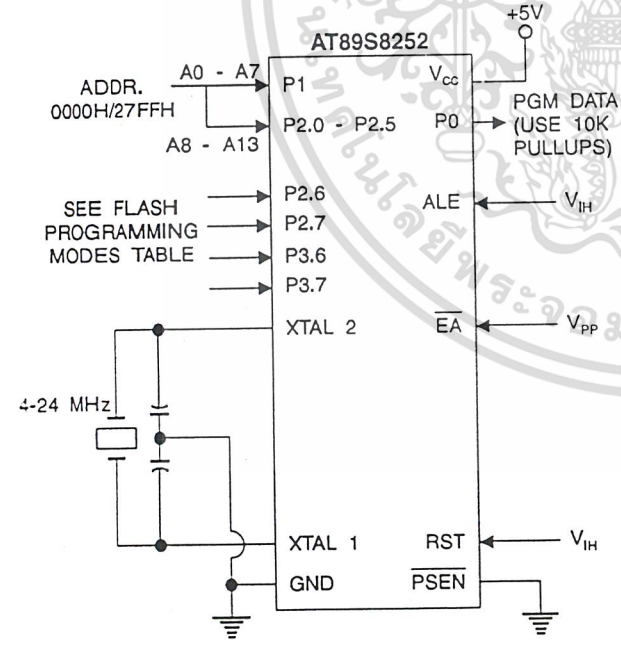
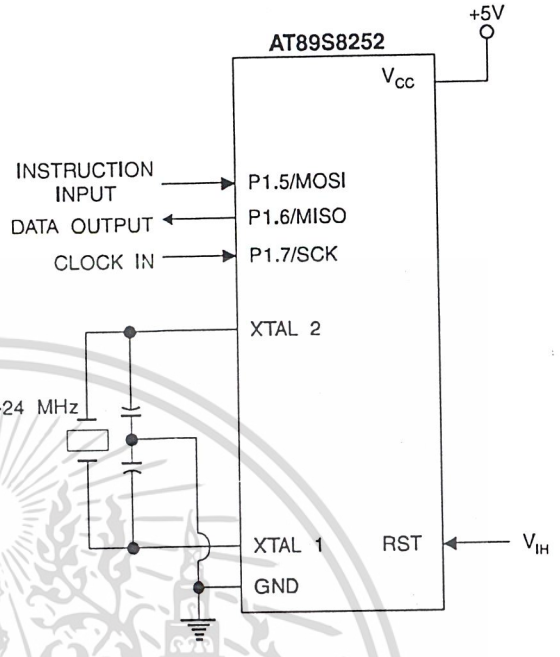


Figure 15. Flash/EEPROM Serial Downloading



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

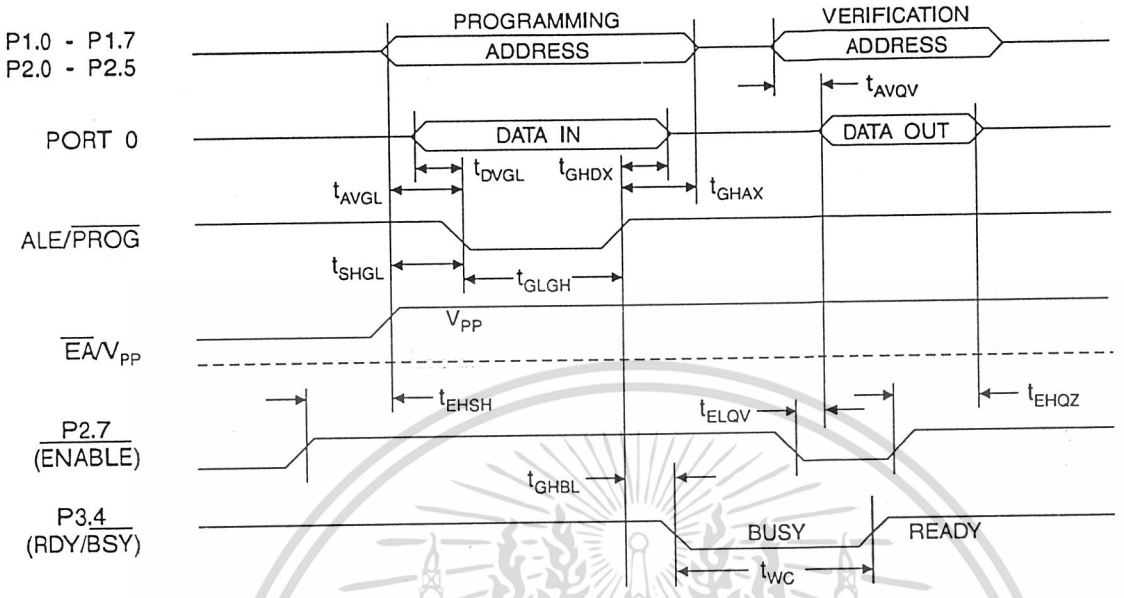
Flash Programming and Verification Characteristics

T_A = 21°C to 27°C, V_{CC} = 5.0V ± 10%

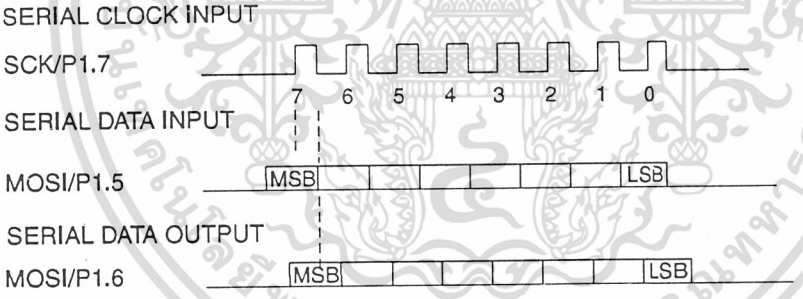
Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	4	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQV}	Data Float After $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash/EEPROM Programming and Verification Waveforms - Parallel Mode



Serial Downloading Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for T_A = -40°C to 85°C and V_{CC} = 2.7V to 6.0V, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC} - 0.1	V
V_{IL1}	Input Low Voltage ($\overline{EA}$)		-0.5	0.2 V_{CC} - 0.3	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V_{CC} + 0.9	V_{CC} + 0.5	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC} + 0.5	V
V_{OL}	Output Low Voltage (1) (Ports 1,2,3)	I_{OL} = 1.6 mA		0.5	V
V_{OL1}	Output Low Voltage (1) (Port 0, ALE, PSEN)	I_{OL} = 3.2 mA		0.5	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, PSEN)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V		-650	µA
I_{LI}	Input Leakage Current (Port 0, EA)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pulldown Resistor		50	300	kΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power Down Mode (2)	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8 bit port:
Port 0: 26 mA
Ports 1,2,3: 15 mA
Maximum total I_{OL} for all output pins: 71 mA
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power Down is 2V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

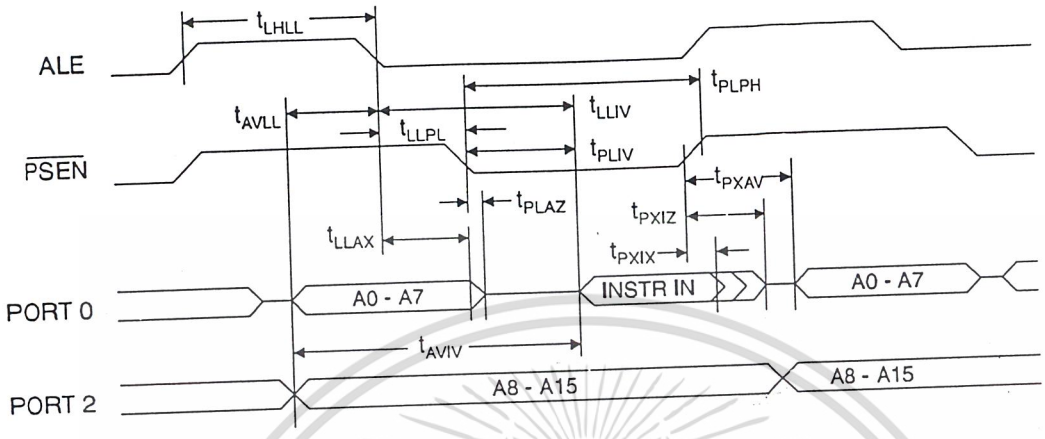
Under operating conditions, load capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

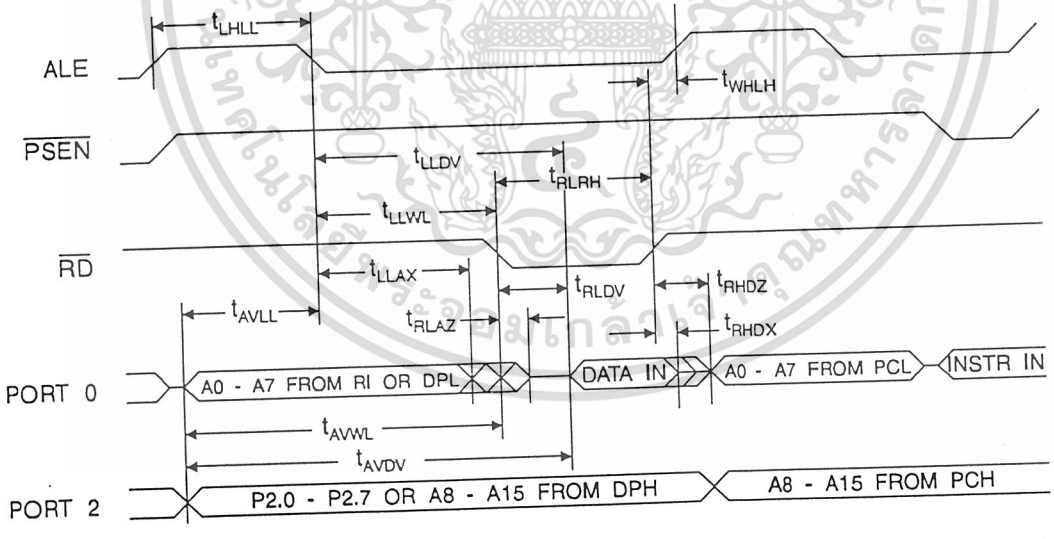
Symbol	Parameter	12 MHz Oscillator Min	12 MHz Oscillator Max	Variable Oscillator Min	Variable Oscillator Max	Units
$1/t_{CLCL}$	Oscillator Frequency			0	24	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{CLCL}$ - 40		ns
t_{AVLL}	Address Valid to ALE Low	28		t_{CLCL} - 13		ns
t_{LLAX}	Address Hold After ALE Low	48		t_{CLCL} - 20		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}$ - 65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	43		t_{CLCL} - 13		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	205		$3t_{CLCL}$ - 20		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		145		$3t_{CLCL}$ - 45	ns
t_{PXIX}	Input Instruction Hold After $\overline{PSEN}$	0		0		ns
t_{PXIZ}	Input Instruction Float After $\overline{PSEN}$		59		t_{CLCL} - 10	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	75		t_{CLCL} - 8		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}$ - 55	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	400		$6t_{CLCL}$ - 100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	400		$6t_{CLCL}$ - 100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		252		$5t_{CLCL}$ - 90	ns
t_{RHDX}	Data Hold After $\overline{RD}$	0		0		ns
t_{RHDZ}	Data Float After $\overline{RD}$		97		$2t_{CLCL}$ - 28	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}$ - 150	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}$ - 165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	200	300	$3t_{CLCL}$ - 50	$3t_{CLCL}$ + 50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	203		$4t_{CLCL}$ - 75		ns
t_{QWX}	Data Valid to $\overline{WR}$ Transition	23		t_{CLCL} - 20		ns
t_{QWH}	Data Valid to $\overline{WR}$ High	433		$7t_{CLCL}$ - 120		ns
t_{WHQX}	Data Hold After $\overline{WR}$	33		t_{CLCL} - 20		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	43	123	t_{CLCL} - 20	t_{CLCL} + 25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

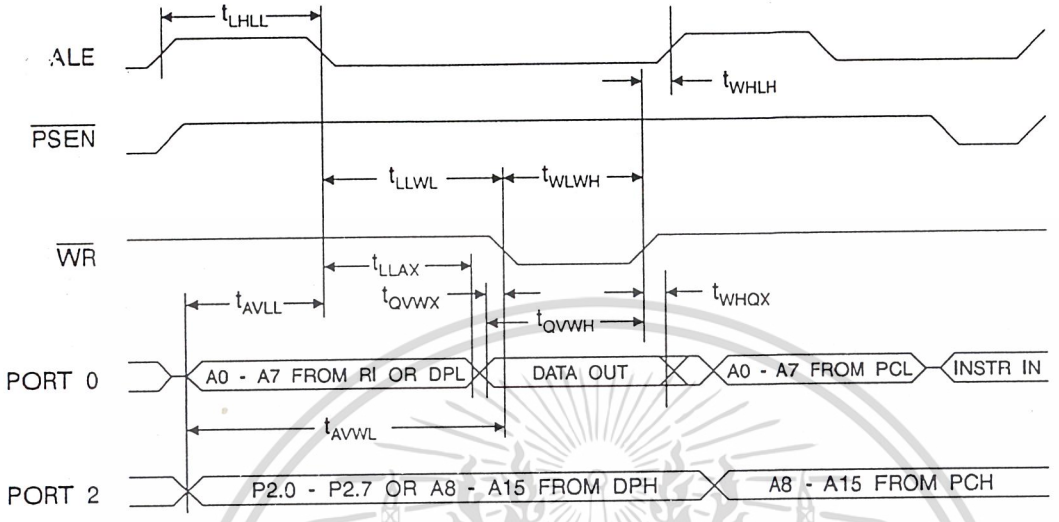


External Data Memory Read Cycle

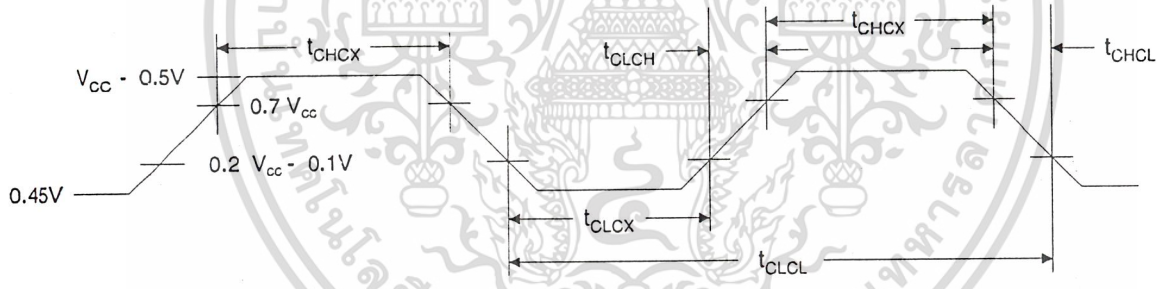


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Vcc = 4.0V to 6.0V		Units	Vcc = 2.7V to 6.0V	
		Min	Max		Min	Max
1/t_{CLCL}	Oscillator Frequency	0	24	MHz	0	12
t_{CLCL}	Clock Period	41.6		ns	83.3	
t_{CHCX}	High Time	15		ns	30	
t_{CLCX}	Low Time	15		ns	30	
t_{CLCH}	Rise Time		20	ns		20
t_{CHCL}	Fall Time		20	ns		20

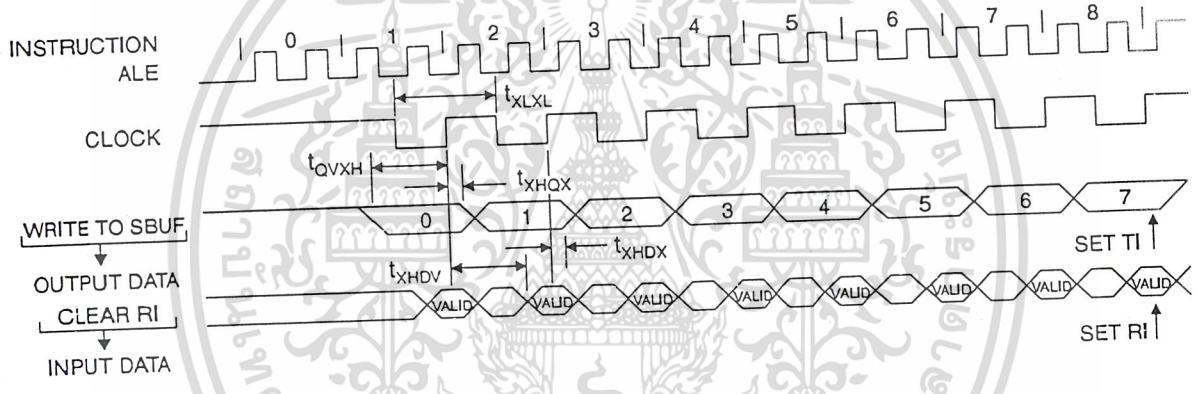
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

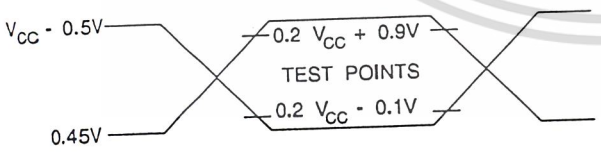
The values in this table are valid for V_{CC} = 2.7V to 6V and Load Capacitance = 80 pF.

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$ - 133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$ - 33		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}$ - 133	ns

Shift Register Mode Timing Waveforms

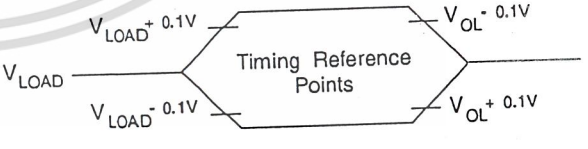


AC Testing Input/Output Waveforms (1)



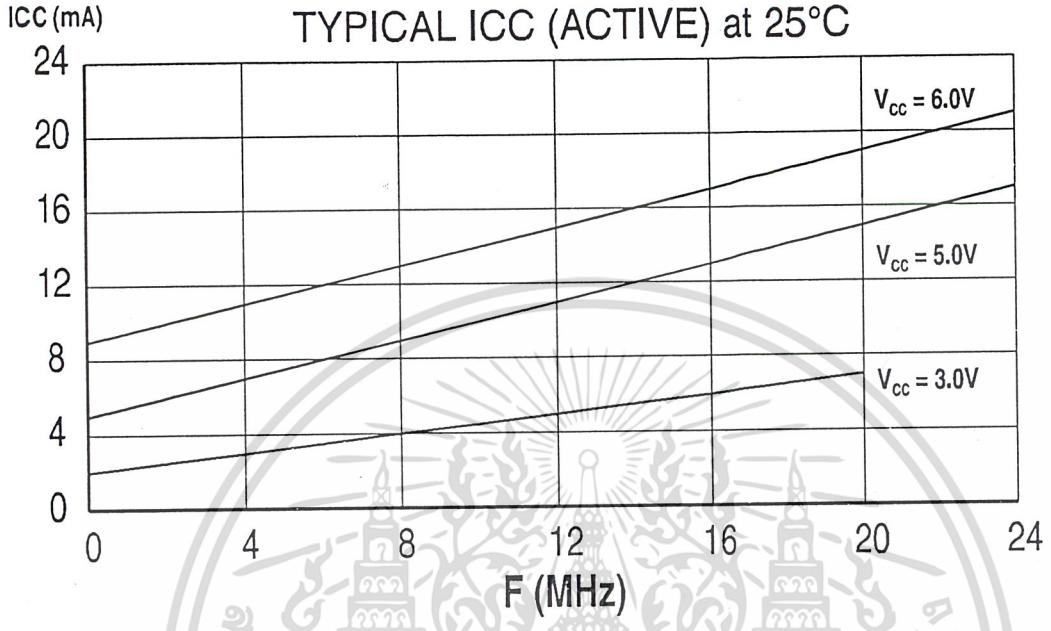
Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

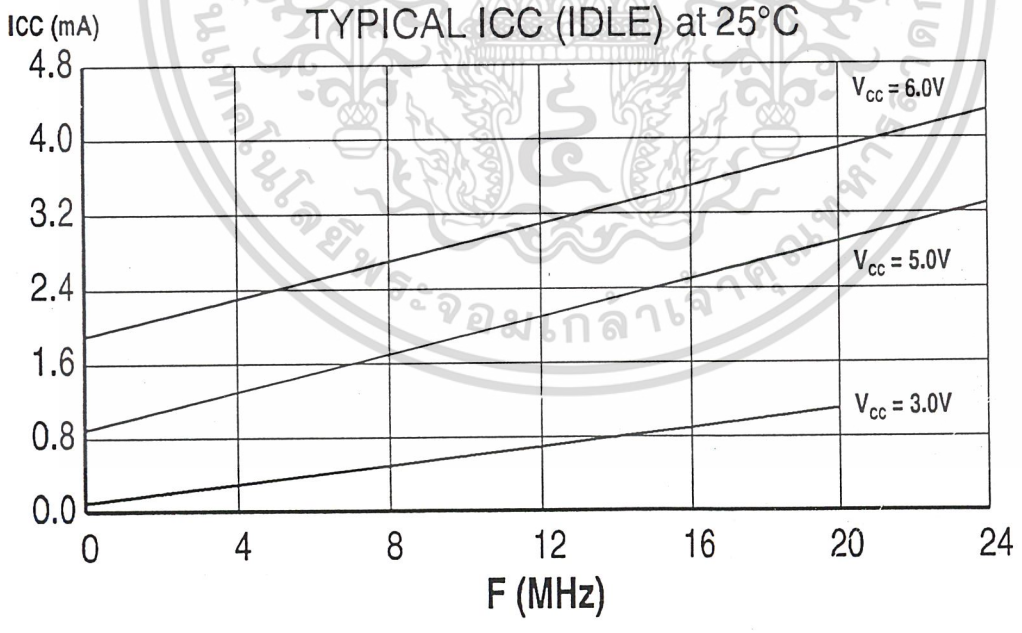
Float Waveforms (1)



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

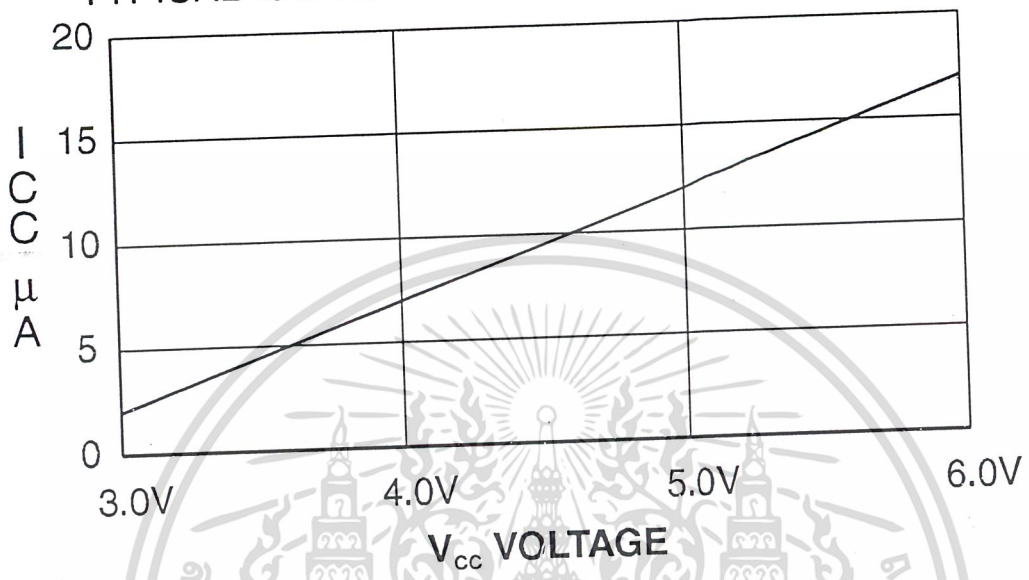




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89S8252

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7V to 6.0V	AT89S852-12AC AT89S852-12JC AT89S852-12PC AT89S852-12QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89S852-12AI AT89S852-12JI AT89S852-12PI AT89S852-12QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
16	4.0V to 6.0V	AT89S852-16AA AT89S852-16JA AT89S852-16PA AT89S852-16QA	44A 44J 40P6 44Q	Automotive (-40°C to 125°C)
20	4.0V to 6.0V	AT89S852-20AC AT89S852-20JC AT89S852-20PC AT89S852-20QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
		AT89S852-20AI AT89S852-20JI AT89S852-20PI AT89S852-20QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
24	4.0V to 6.0V	AT89S852-24AC AT89S852-24JC AT89S852-24PC AT89S852-24QC	44A 44J 44P6 44Q	Commercial (0°C to 70°C)
		AT89S852-24AI AT89S852-24JI AT89S852-24PI AT89S852-24QI	44A 44J 44P6 44Q	Industrial (-40°C to 85°C)

Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

intersil

Data Sheet July 1999 File Number 2319.4

16A, 400V, 0.300 Ohm, N-Channel Power MOSFET

This N-Channel enhancement mode silicon gate power field effect transistor is an advanced power MOSFET designed, tested, and guaranteed to withstand a specified level of energy in the breakdown avalanche mode of operation. All of these power MOSFETs are designed for applications such as switching regulators, switching convertors, motor drivers, relay drivers, and drivers for high power bipolar switching transistors requiring high speed and low gate drive power. These types can be operated directly from integrated circuits.

Formerly developmental type TA17434.

Features

- 16A, 400V
- $r_{DS(ON)} = 0.300\Omega$
- Single Pulse Avalanche Energy Rated
- SOA is Power Dissipation Limited
- Nanosecond Switching Speeds
- Linear Transfer Characteristics
- High Input Impedance
- Related Literature
  - TB334 "Guidelines for Soldering Surface Mount Components to PC Boards"

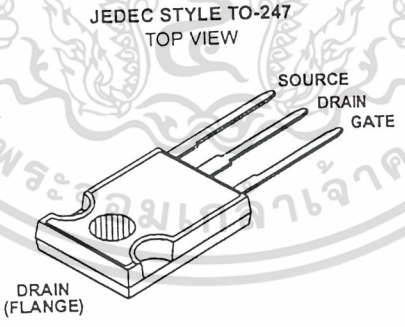
Ordering Information

PART NUMBER	PACKAGE	BRAND
IRFP350	TO-247	IRFP350

NOTE: When ordering, include the entire part number.

Symbol

Packaging



CAUTION: These devices are sensitive to electrostatic discharge; follow proper ESD Handling Procedures.
http://www.intersil.com or 407-727-9207 | Copyright © Intersil Corporation 1999

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings $T_C = 25^oC$, Unless Otherwise Specified

		IRFP350	UNITS
Drain to Source Voltage (Note 1)	V_{DS}	400	V
Drain to Gate Voltage (R_{GS} = 20kΩ) (Note 1)	V_{DGR}	400	V
Continuous Drain Current	I_D	16	A
T_C = 100°C	I_D	10	A
Pulsed Drain Current (Note 3)	I_{DM}	64	A
Gate to Source Voltage	V_{GS}	±20	V
Maximum Power Dissipation	P_D	180	W
Linear Derating Factor		1.44	W/°C
Single Pulse Avalanche Energy Rating (Note 4)	E_{AS}	700	mJ
Operating and Storage Temperature	T_J, T_{STG}	-55 to 150	°C
Maximum Temperature for Soldering			
Leads at 0.063in (1.6mm) from Case for 10s	T_L	300	°C
Package Body for 10s, See Techbrief 334	T_{pkg}	260	°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

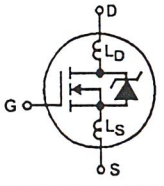
NOTE:

1. T_J = 25°C to 125°C.

Electrical Specifications $T_C = 25^oC$, Unless Otherwise Specified

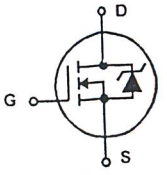
PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Drain to Source Breakdown Voltage	BV_{DSS}	V_{GS} = 0V, I_D = 250µA (Figure 10)	400	-	-	V
Gate to Threshold Voltage	$V_{GS(TH)}$	V_{GS} = V_{DS}, I_D = 250µA	2.0	-	4.0	V
Zero-Gate Voltage Drain Current	I_{DSS}	V_{DS} = Rated BV_{DSS}, V_{GS} = 0V	-	-	25	µA
		V_{DS} = 0.8 x Rated BV_{DSS}, V_{GS} = 0V, T_J = 125°C	-	-	250	µA
On-State Drain Current (Note 2)	$I_{D(ON)}$	V_{DS} > $I_{D(ON)}$ x $r_{DS(ON)MAX}$, V_{GS} = 10V (Figure 7)	16	-	-	A
Gate to Source Leakage Current	I_{GSS}	V_{GS} = ±20V	-	-	±100	nA
Drain to Source On Resistance (Note 2)	$r_{DS(ON)}$	V_{GS} = 10V, I_D = 8.9A (Figures 8, 9)	-	0.250	0.300	Ω
Forward Transconductance (Note 2)	g_{fs}	V_{DS} = 2 x V_{GS}, I_D = 8.0A (Figure 12)	8.0	10	-	S
Turn-On Delay Time	$t_{D(ON)}$	V_{DD} = 200V, I_D = 16A, R_{GS} = 6.2Ω, V_{GS} = 10V, R_L = 12.3Ω MOSFET Switching Times are Essentially Independent of Operating Temperature	-	12	18	ns
Rise Time	t_r		-	51	77	ns
Turn-Off Delay Time	$t_{D(OFF)}$		-	75	110	ns
Fall Time	t_f		-	47	71	ns
Total Gate Charge (Gate to Source + Gate to Drain)	Q_g	V_{GS} = 10V, I_D = 16A, V_{DS} = 0.8 x Rated BV_{DSS}, $I_{G(REF)}$ = 1.5mA (Figure 14) Gate Charge is Essentially Independent of Operating Temperature	-	87	130	nC
Gate to Source Charge	Q_{gs}		-	10	-	nC
Gate to Drain "Miller" Charge	Q_{gd}		-	33	-	nC
Input Capacitance	C_{ISS}	V_{GS} = 0V, V_{DS} = 25V, f = 1.0MHz (Figure 11)	-	2000	-	pF
Output Capacitance	C_{OSS}		-	400	-	pF
Reverse-Transfer Capacitance	C_{RSS}		-	100	-	pF
Internal Drain Inductance	L_D	Measured Between the Contact Screw on Header that Is Closer to Source and Gate Pins and Center of Die	-	5.0	-	nH
Internal Source Inductance	L_S	Measured from the Source Lead, 6mm (0.25in) From Header to Source Bonding Pad	-	12.5	-	nH
Junction to Case	$R_{\theta JC}$		-	-	0.70	°C/W
Junction to Ambient	$R_{\theta JA}$	Free Air Operation	-	-	30	°C/W

Modified MOSFET Symbol Showing the Internal Devices Inductances



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Source to Drain Diode Specifications

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Continuous Source to Drain Current	I_{SD}	Modified MOSFET Symbol Showing the Integral Reverse P-N Junction Diode 	-	-	16	A
Pulse Source to Drain Current (Note 3)	I_{SDM}		-	-	64	A
Source to Drain Diode Voltage (Note 2)	V_{SD}	T_J = 25°C, I_{SD} = 16A, V_{GS} = 0V (Figure 13)	-	-	1.6	V
Reverse Recovery Time	t_{rr}	T_J = 150°C, I_{SD} = 15A, dI_{SD}/dt = 100A/µs	270	-	1300	ns
Reverse Recovered Charge	Q_{RR}	T_J = 150°C, I_{SD} = 15A, dI_{SD}/dt = 100A/µs	1.7	-	8.1	µC

NOTES:

2. Pulse Test: Pulse width ≤ 300µs, duty cycle ≤ 2%.
3. Repetitive Rating: Pulse width limited by Max junction temperature. See Transient Thermal Impedance curve (Figure 3).
4. V_{DD} = 40V, starting T_J = 25°C, L = 5.66mH, R_G = 50Ω, peak I_{AS} = 15A.

Typical Performance Curves Unless Otherwise Specified

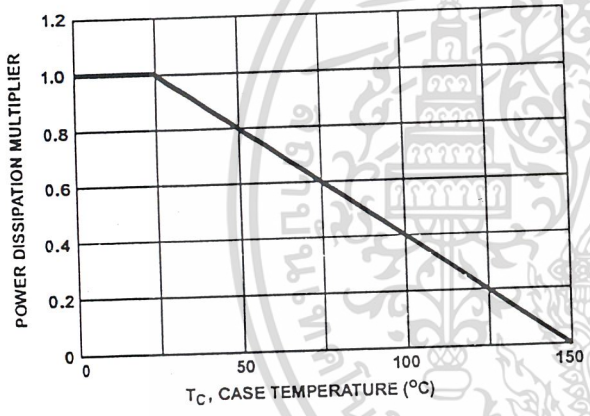


FIGURE 1. NORMALIZED POWER DISSIPATION vs CASE TEMPERATURE

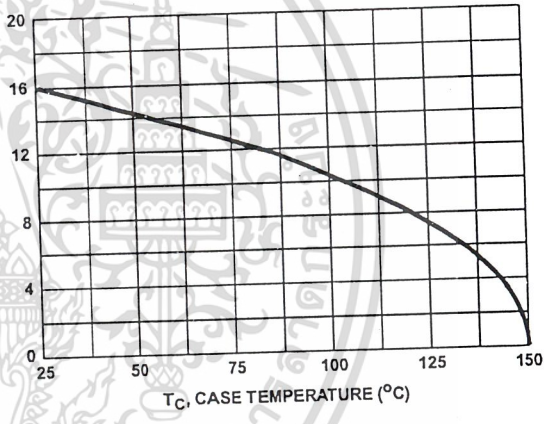


FIGURE 2. MAXIMUM CONTINUOUS DRAIN CURRENT vs CASE TEMPERATURE

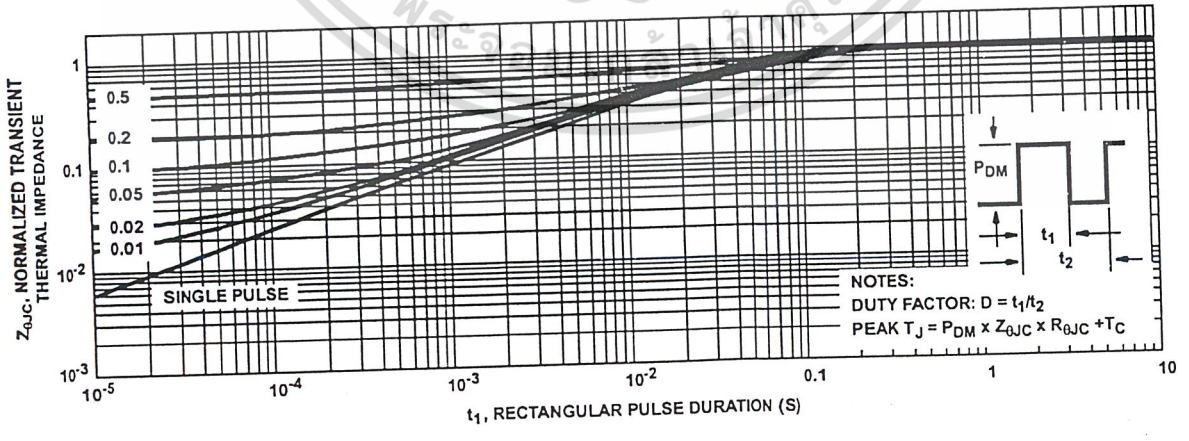


FIGURE 3. NORMALIZED MAXIMUM TRANSIENT THERMAL IMPEDANCE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves Unless Otherwise Specified (Continued)

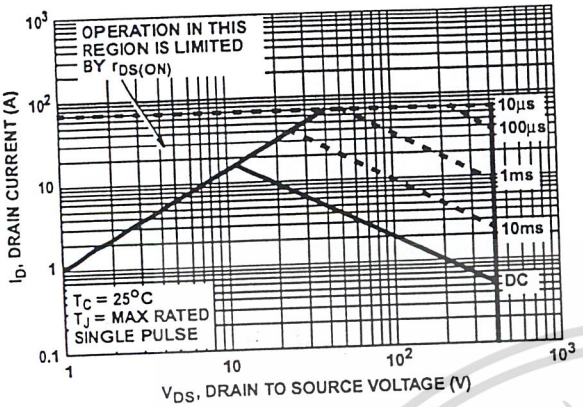


FIGURE 4. FORWARD BIAS SAFE OPERATING AREA

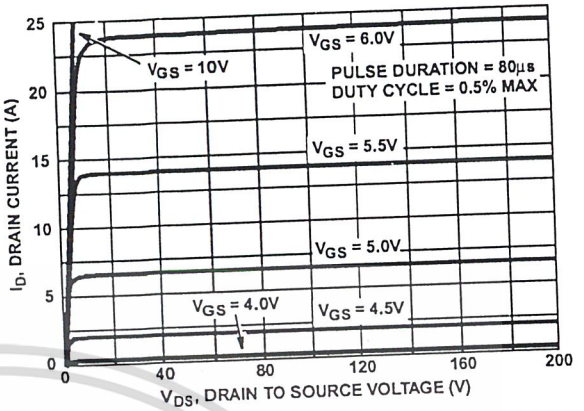


FIGURE 5. OUTPUT CHARACTERISTICS

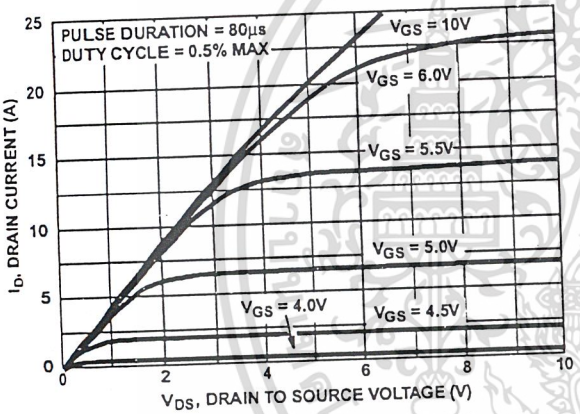


FIGURE 6. SATURATION CHARACTERISTICS

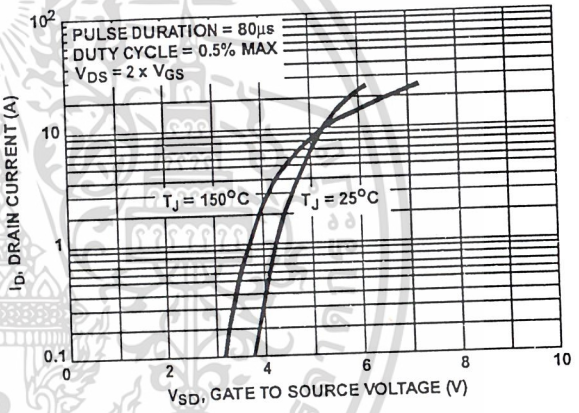


FIGURE 7. TRANSFER CHARACTERISTICS

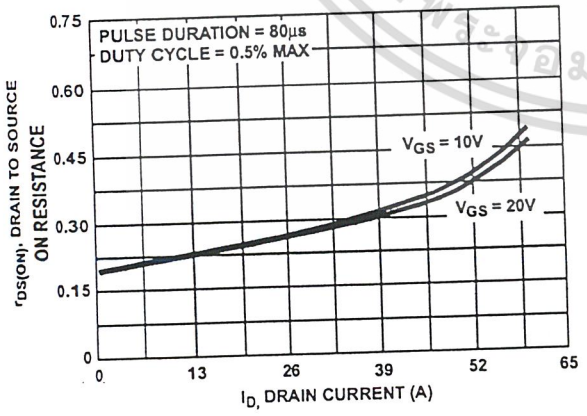


FIGURE 8. DRAIN TO SOURCE ON RESISTANCE vs GATE VOLTAGE AND DRAIN CURRENT

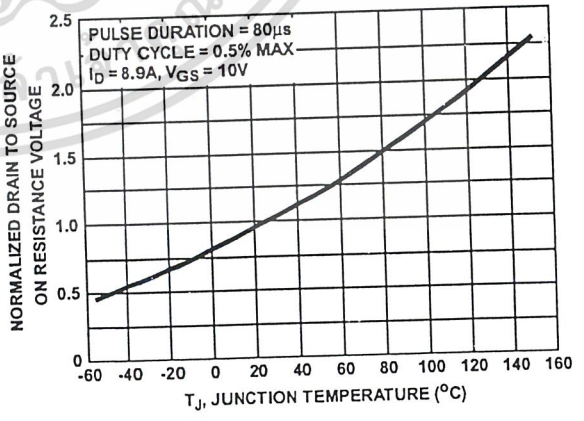


FIGURE 9. NORMALIZED DRAIN TO SOURCE ON RESISTANCE vs JUNCTION TEMPERATURE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Curves Unless Otherwise Specified (Continued)

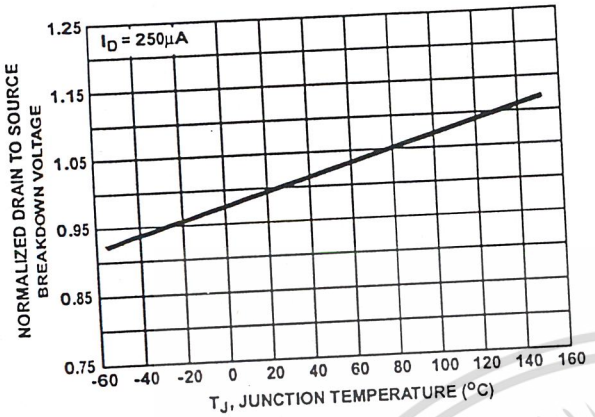


FIGURE 10. NORMALIZED DRAIN TO SOURCE BREAKDOWN VOLTAGE vs JUNCTION TEMPERATURE

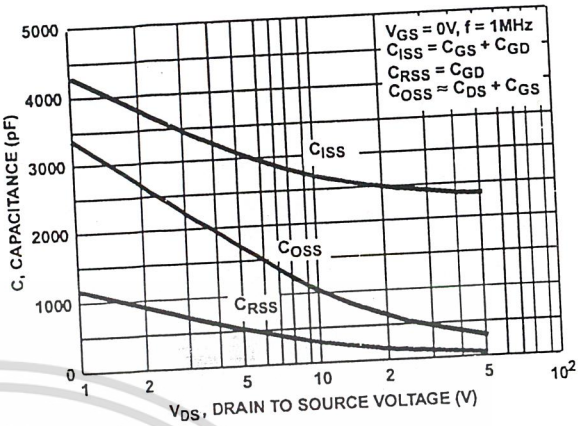


FIGURE 11. CAPACITANCE vs DRAIN TO SOURCE VOLTAGE

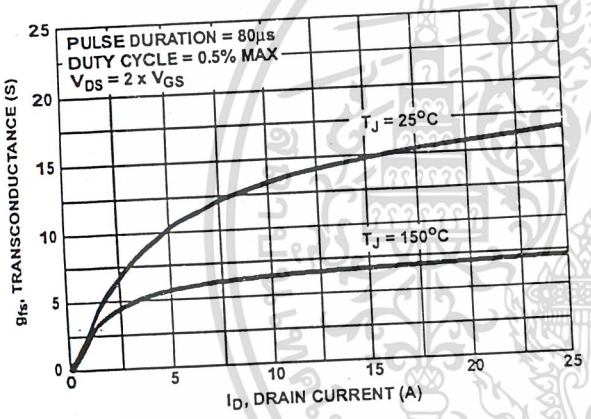


FIGURE 12. TRANSCONDUCTANCE vs DRAIN CURRENT

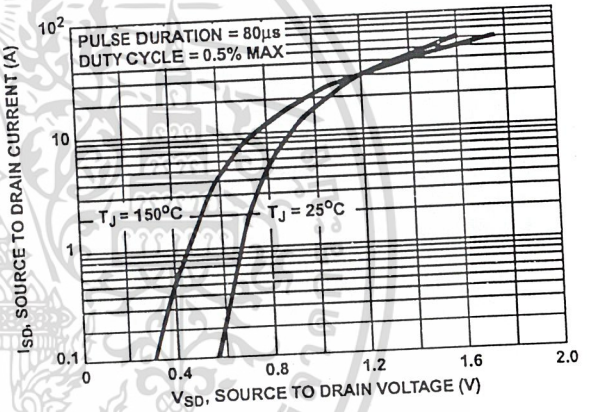


FIGURE 13. SOURCE TO DRAIN DIODE FORWARD VOLTAGE

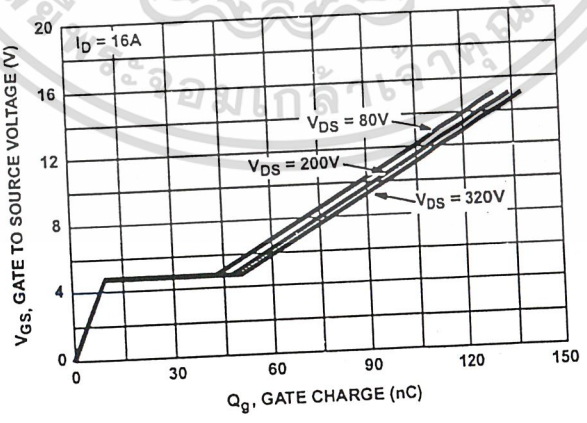


FIGURE 14. GATE TO SOURCE VOLTAGE vs GATE CHARGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits and Waveforms

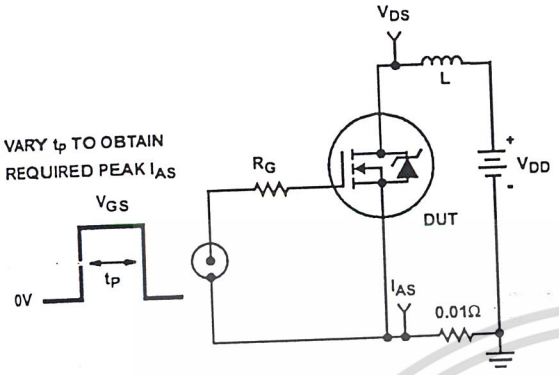


FIGURE 15. UNCLAMPED ENERGY TEST CIRCUIT

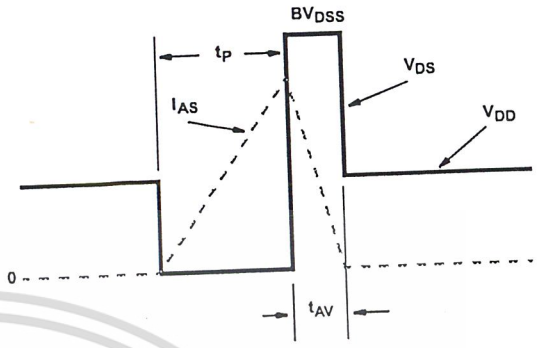


FIGURE 16. UNCLAMPED ENERGY WAVEFORMS

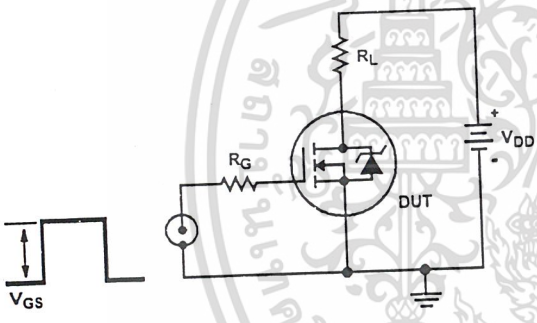


FIGURE 17. SWITCHING TIME TEST CIRCUIT

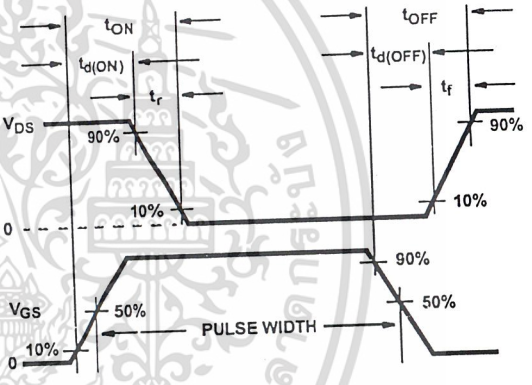


FIGURE 18. RESISTIVE SWITCHING WAVEFORMS

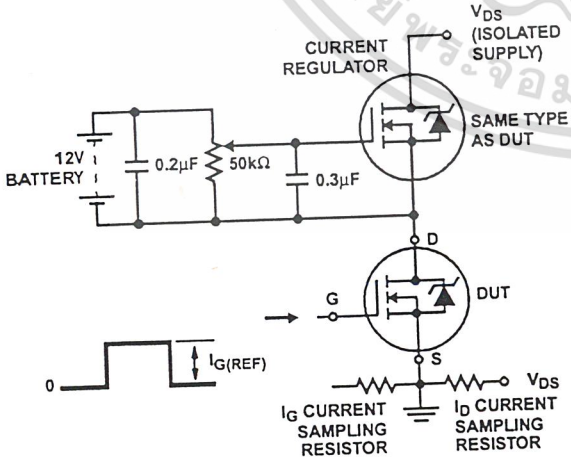


FIGURE 19. GATE CHARGE TEST CIRCUIT

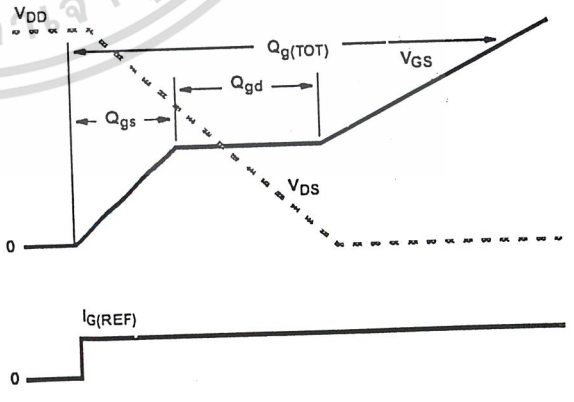


FIGURE 20. GATE CHARGE WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

All Intersil semiconductor products are manufactured, assembled and tested under **ISO9000** quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site **http://www.intersil.com**

Sales Office Headquarters

NORTH AMERICA
Intersil Corporation
P. O. Box 883, Mail Stop 53-204
Melbourne, FL 32902
TEL: (407) 724-7000
FAX: (407) 724-7240

EUROPE
Intersil SA
Mercure Center
100, Rue de la Fusee
1130 Brussels, Belgium
TEL: (32) 2.724.2111
FAX: (32) 2.724.22.05

ASIA
Intersil (Taiwan) Ltd.
7F-6, No. 101 Fu Hsing North Road
Taipei, Taiwan
Republic of China
TEL: (886) 2 2716 9310
FAX: (886) 2 2715 3029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Order this document by TL494/D

MOTOROLA

TL494

SWITCHMODE™ Pulse Width Modulation Control Circuit

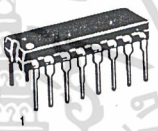
The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

- Complete Pulse Width Modulation Control Circuitry
- On–Chip Oscillator with Master or Slave Operation
- On–Chip Error Amplifiers
- On–Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push–Pull or Single–Ended Operation
- Undervoltage Lockout

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUIT

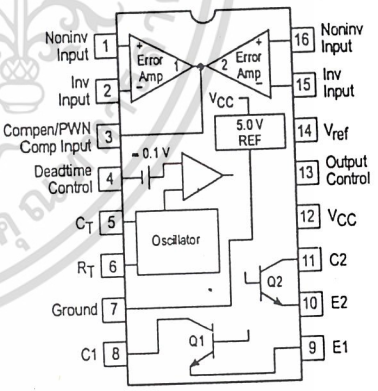
SEMICONDUCTOR TECHNICAL DATA

D SUFFIX
PLASTIC PACKAGE
CASE 751B
(SO–16)



N SUFFIX
PLASTIC PACKAGE
CASE 648

PIN CONNECTIONS



(Top View)

MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V_{CC}	42		V
Collector Output Voltage	V_{C1}, V_{C2}	42		V
Collector Output Current (Each transistor) (Note 1)	I_{C1}, I_{C2}	500		mA
Amplifier Input Voltage Range	V_{IR}	–0.3 to +42		V
Power Dissipation @ $T_A \leq 45°C$	P_D	1000		mW
Thermal Resistance, Junction–to–Ambient	$R_{\theta JA}$	80		°C/W
Operating Junction Temperature	T_J	125		°C
Storage Temperature Range	T_{stg}	–55 to +125		°C
Operating Ambient Temperature Range TL494C TL494I	T_A	0 to +70	–25 to +85	°C
Derating Ambient Temperature	T_A	45		°C

NOTE: 1. Maximum thermal limits must be observed.

ORDERING INFORMATION

Device	Operating Temperature Range	Package
TL494CD	T_A = 0° to +70°C	SO–16
TL494CN		Plastic
TL494IN	T_A = – 25° to +85°C	Plastic

© Motorola, Inc. 1996

Rev 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	–0.3	–	V_{CC} – 2.0	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	kΩ
Timing Capacitor	C_T	0.0047	0.001	10	μF
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ, unless otherwise noted.)

For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
REFERENCE SECTION					
Reference Voltage (I_O = 1.0 mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation (V_{CC} = 7.0 V to 40 V)	Reg_{line}	–	2.0	25	mV
Load Regulation (I_O = 1.0 mA to 10 mA)	Reg_{load}	–	3.0	15	mV
Short Circuit Output Current (V_{ref} = 0 V)	I_{SC}	15	35	75	mA
OUTPUT SECTION					
Collector Off–State Current (V_{CC} = 40 V, V_{CE} = 40 V)	$I_{C(off)}$	–	2.0	100	μA
Emitter Off–State Current V_{CC} = 40 V, V_C = 40 V, V_E = 0 V)	$I_{E(off)}$	–	–	–100	μA
Collector–Emitter Saturation Voltage (Note 2)					V
Common–Emitter (V_E = 0 V, I_C = 200 mA)	$V_{sat(C)}$	–	1.1	1.3	
Emitter–Follower (V_C = 15 V, I_E = –200 mA)	$V_{sat(E)}$	–	1.5	2.5	
Output Control Pin Current					
Low State (V_{OC} ≤ 0.4 V)	I_{OCL}	–	10	–	μA
High State (V_{OC} = V_{ref})	I_{OCH}	–	0.2	3.5	mA
Output Voltage Rise Time	t_r				ns
Common–Emitter (See Figure 12)		–	100	200	
Emitter–Follower (See Figure 13)		–	100	200	
Output Voltage Fall Time	t_f				ns
Common–Emitter (See Figure 12)		–	25	100	
Emitter–Follower (See Figure 13)		–	40	100	

NOTE: 2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

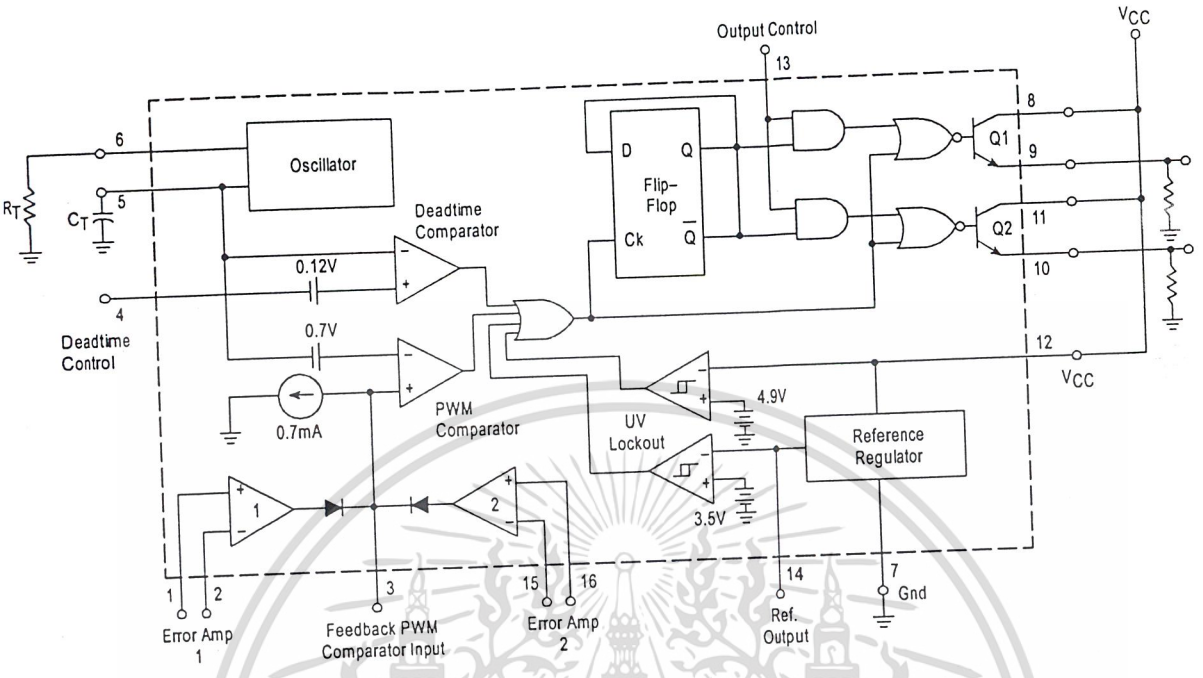
ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ, unless otherwise noted.)
For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range (V_{CC} = 40 V, T_A = 25°C)	V_{ICR}	–0.3 to V_{CC}–2.0			V
Open Loop Voltage Gain (ΔV_O = 3.0 V, V_O = 0.5 V to 3.5 V, R_L = 2.0 kΩ)	A_{VOL}	70	95	–	dB
Unity–Gain Crossover Frequency (V_O = 0.5 V to 3.5 V, R_L = 2.0 kΩ)	f_{C-}	–	350	–	kHz
Phase Margin at Unity–Gain (V_O = 0.5 V to 3.5 V, R_L = 2.0 kΩ)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio (V_{CC} = 40 V)	CMRR	65	90	–	dB
Power Supply Rejection Ratio (ΔV_{CC} = 33 V, V_O = 2.5 V, R_L = 2.0 kΩ)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA
PWM COMPARATOR SECTION (Test Circuit Figure 11)					
Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{(Pin\ 3)}$ = 0.7 V)	I_{I-}	0.3	0.7	–	mA
DEADTIME CONTROL SECTION (Test Circuit Figure 11)					
Input Bias Current (Pin 4) ($V_{Pin\ 4}$ = 0 V to 5.25 V)	I_{IB} (DT)	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push–Pull Mode ($V_{Pin\ 4}$ = 0 V, C_T = 0.01 μF, R_T = 12 kΩ) ($V_{Pin\ 4}$ = 0 V, C_T = 0.001 μF, R_T = 30 kΩ)	DC_{max}	 45 –	 48 45	 50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	 – 0	 2.8 –	 3.3 –	V
OSCILLATOR SECTION					
Frequency (C_T = 0.001 μF, R_T = 30 kΩ)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* (C_T = 0.001 μF, R_T = 30 kΩ)	σf_{osc}	–	3.0	–	%
Frequency Change with Voltage (V_{CC} = 7.0 V to 40 V, T_A = 25°C)	Δf_{osc} (ΔV)	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) (C_T = 0.01 μF, R_T = 12 kΩ)	Δf_{osc} (ΔT)	–	–	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn–On Threshold (V_{CC} increasing, I_{ref} = 1.0 mA)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref}, All other inputs and outputs open) (V_{CC} = 15 V) (V_{CC} = 40 V)	I_{CC}	 – –	 5.5 7.0	 10 15	mA
Average Supply Current (C_T = 0.01 μF, R_T = 12 kΩ, $V_{(Pin\ 4)}$ = 2.0 V) (V_{CC} = 15 V) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma \sqrt{\frac{\sum_{n=1}^{N} (X_n - \bar{X})^2}{N-1}}$

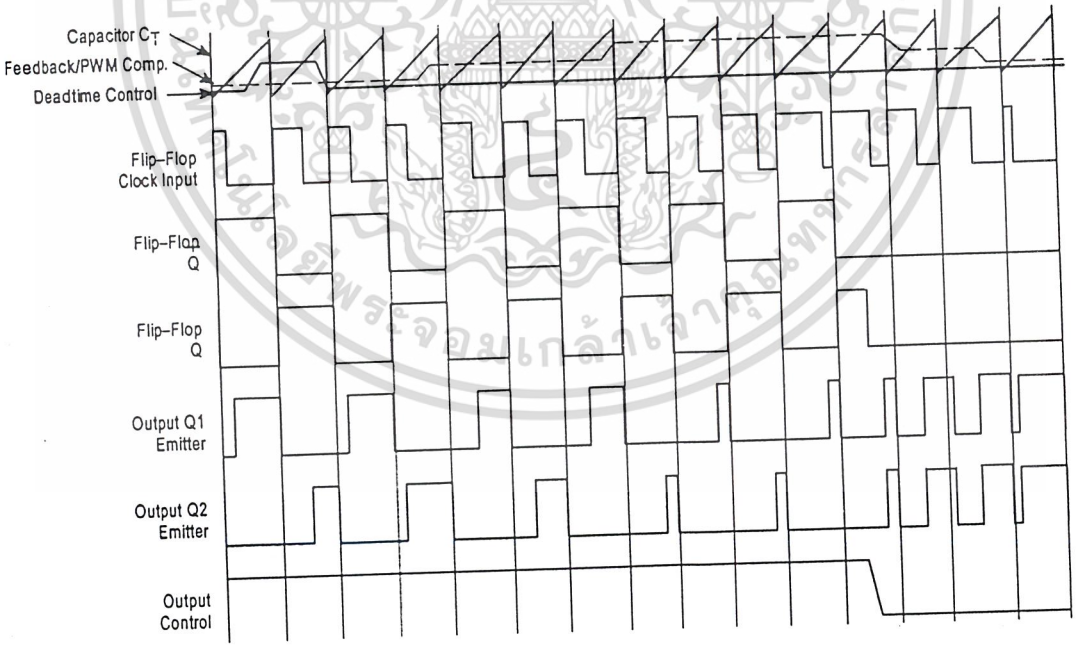
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 1. Representative Block Diagram



This device contains 46 active transistors.

Figure 2. Timing Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

APPLICATIONS INFORMATION

Description

The TL494 is a fixed–frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal–linear sawtooth oscillator is frequency–programmable by two external components, R_T and C_T. The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \bullet C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip–flop clock–input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control–signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth–cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime–control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

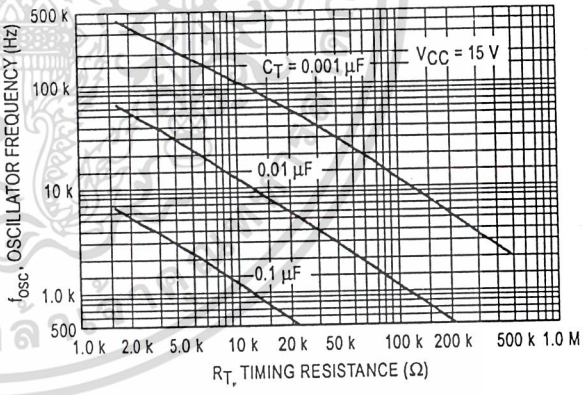
Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}}$ =
Grounded	Single–ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push–pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on–time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from –0.3 V to (V_{CC} – 2V), and may be used to sense power–supply output voltage and current. The error–amplifier outputs are active high and are ORed together at the noninverting input of the pulse–width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse–steering flip–flop and inhibits the output transistors, Q1 and Q2. With the output–control connected to the reference line, the pulse–steering flip–flop directs the modulated pulses to each of the two output transistors alternately for push–pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single–ended operation with a maximum on–time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output–drive currents are required for single–ended operation, Q1 and Q2 may be connected in parallel, and the output–mode pin must be tied to ground to disable the flip–flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of ±5.0% with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

Figure 3. Oscillator Frequency versus Timing Resistance



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 4. Open Loop Voltage Gain and Phase versus Frequency

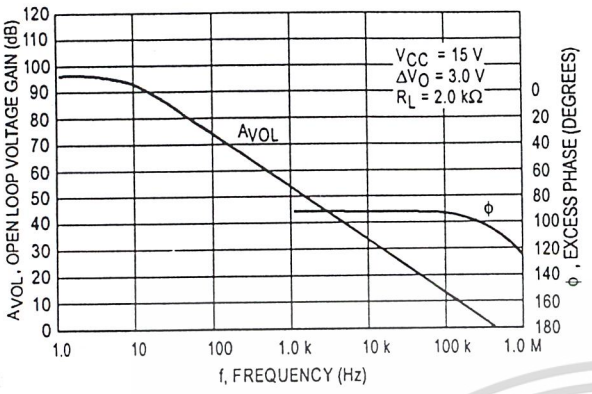


Figure 5. Percent Deadtime versus Oscillator Frequency

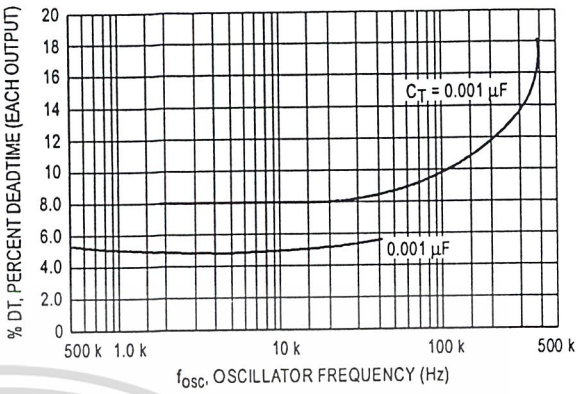


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

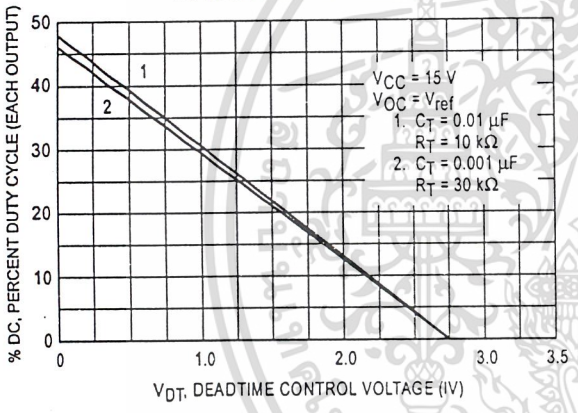


Figure 7. Emitter–Follower Configuration Output Saturation Voltage versus Emitter Current

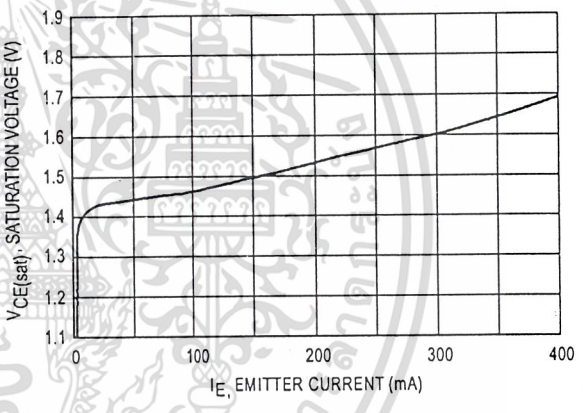


Figure 8. Common–Emitter Configuration Output Saturation Voltage versus Collector Current

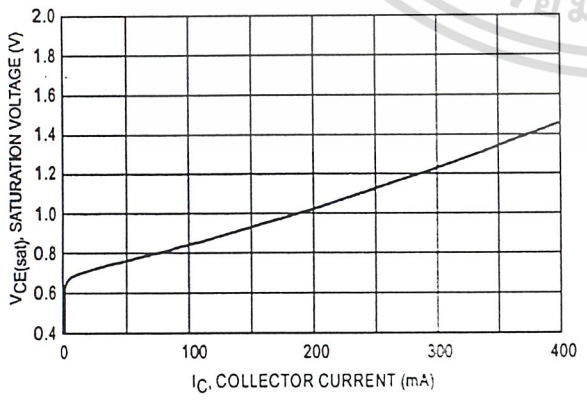
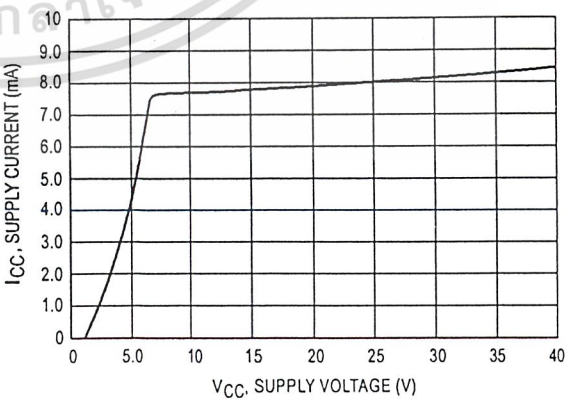


Figure 9. Standby Supply Current versus Supply Voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 10. Error–Amplifier Characteristics

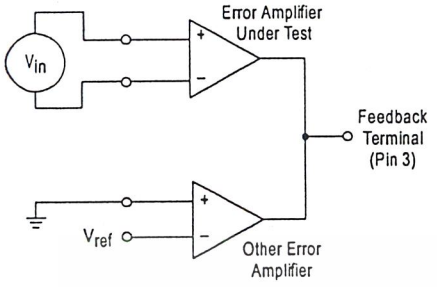


Figure 11. Deadtime and Feedback Control Circuit

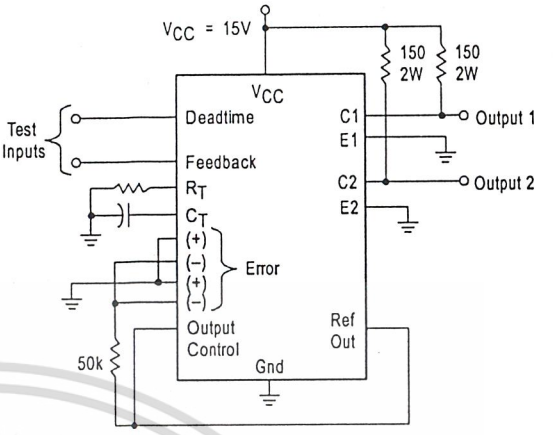


Figure 12. Common–Emitter Configuration
Test Circuit and Waveform

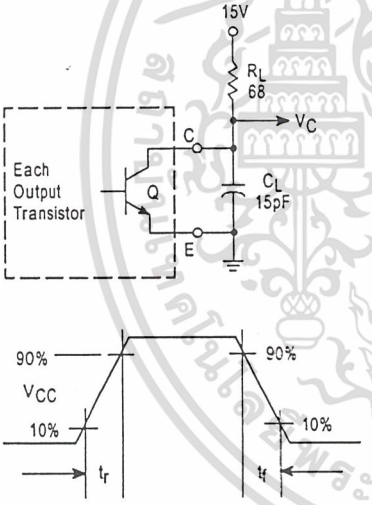
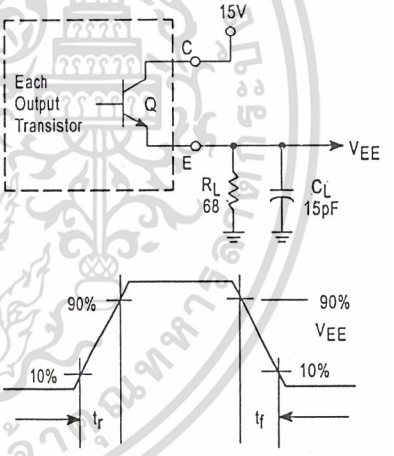


Figure 13. Emitter–Follower Configuration
Test Circuit and Waveform



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 14. Error–Amplifier Sensing Techniques

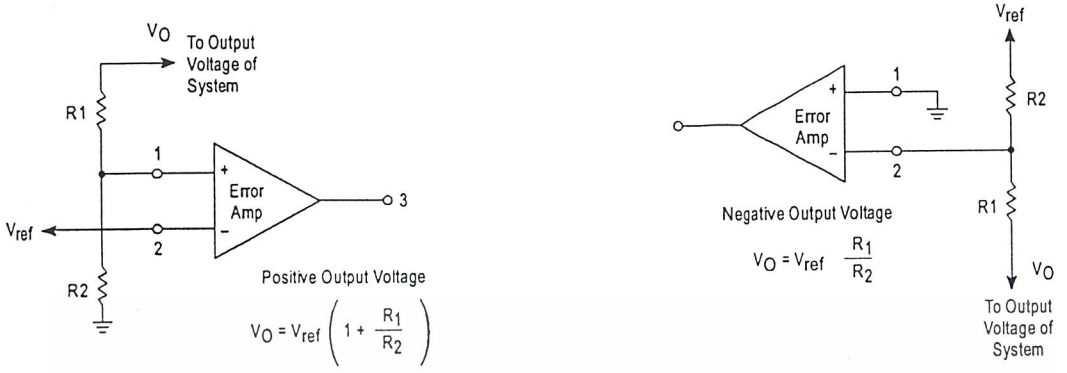


Figure 15. Deadtime Control Circuit

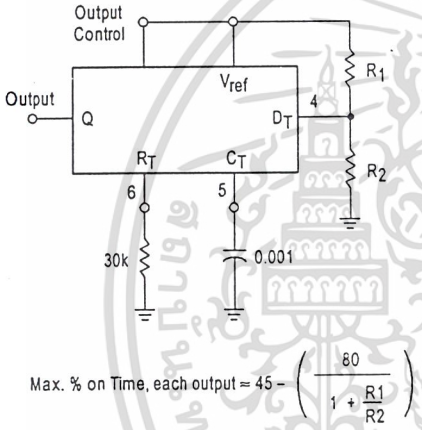


Figure 16. Soft–Start Circuit

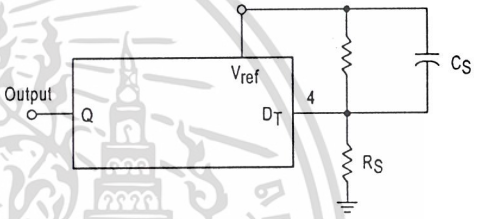
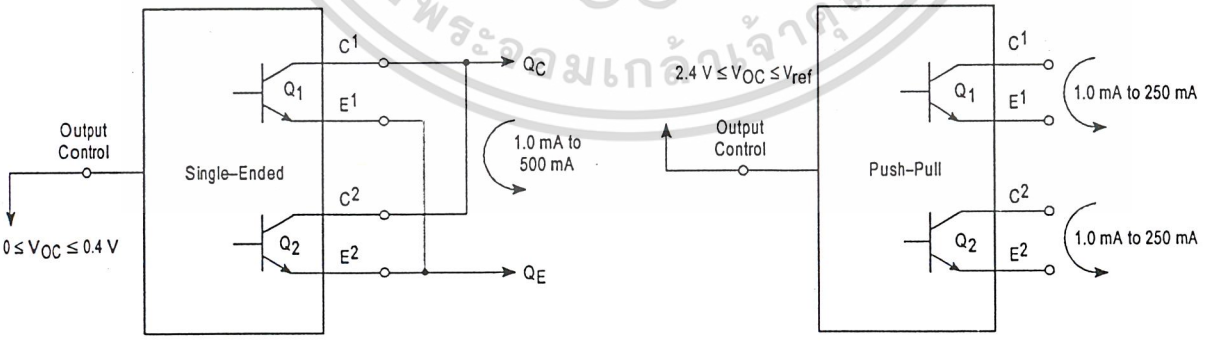


Figure 17. Output Connections for Single–Ended and Push–Pull Configurations



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 18. Slaving Two or More Control Circuits

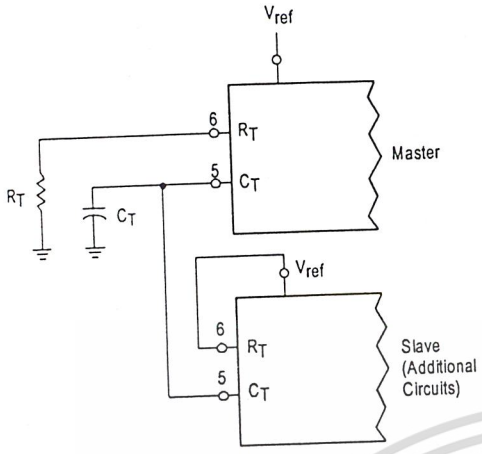


Figure 19. Operation with V_{in} > 40 V Using External Zener

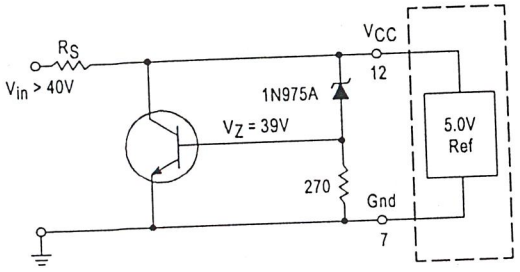
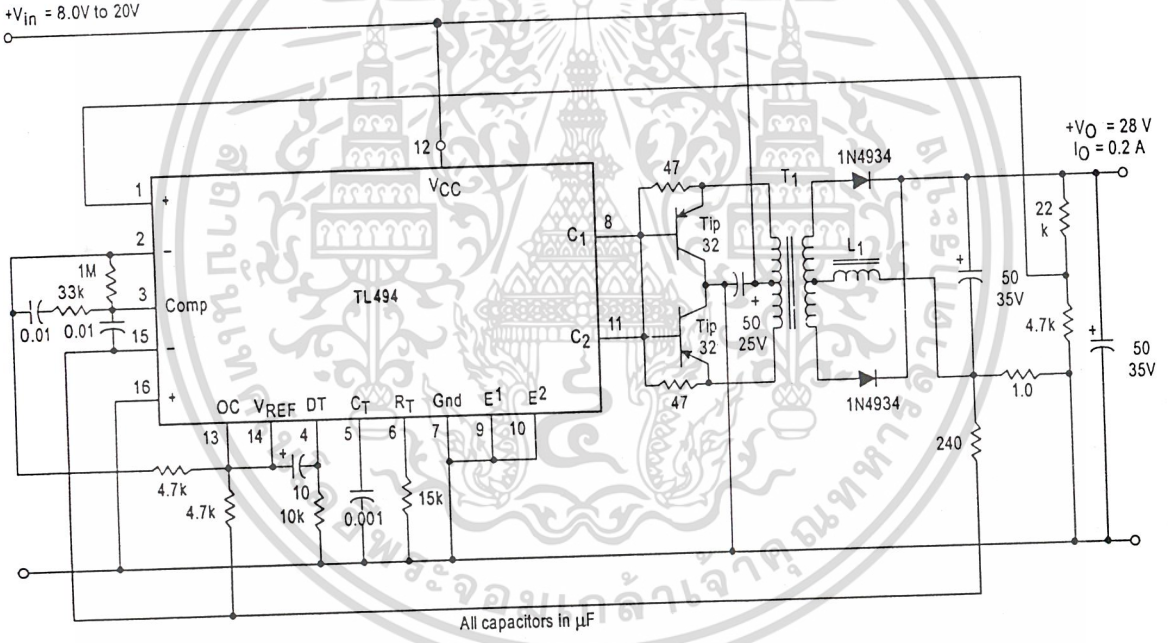


Figure 20. Pulse Width Modulated Push–Pull Converter

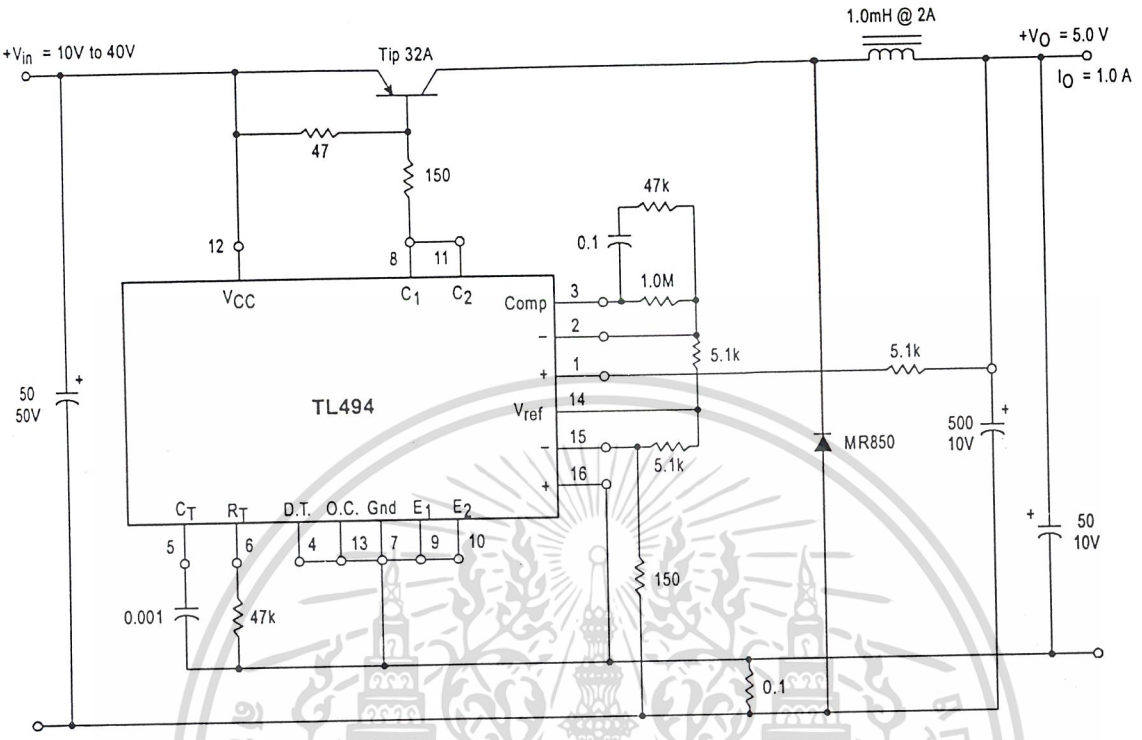


Test	Conditions	Results
Line Regulation	V_{in} = 10 V to 40 V	14 mV 0.28%
Load Regulation	V_{in} = 28 V, I_O = 1.0 mA to 1.0 A	3.0 mV 0.06%
Output Ripple	V_{in} = 28 V, I_O = 1.0 A	65 mV pp P.A.R.D.
Short Circuit Current	V_{in} = 28 V, R_L = 0.1 Ω	1.6 A
Efficiency	V_{in} = 28 V, I_O = 1.0 A	71%

L1 – 3.5 mH @ 0.3 A
T1 – Primary: 20T C.T. #28 AWG
Secondary: 12OT C.T. #36 AWG
Core: Ferroxcube 1408P–L00–3CB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 21. Pulse Width Modulated Step–Down Converter



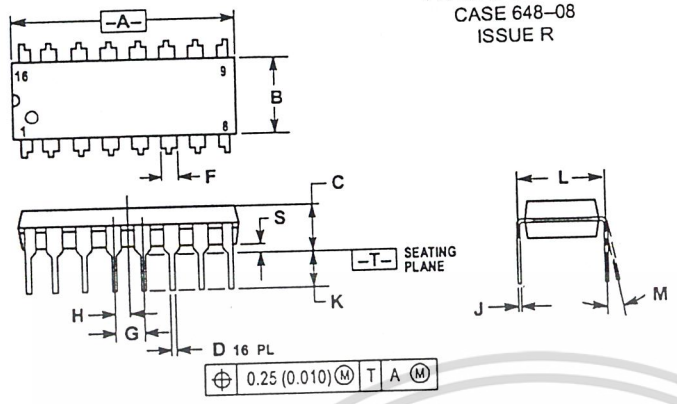
Test	Conditions	Results
Line Regulation	V_{in} = 8.0 V to 40 V	3.0 mV 0.01%
Load Regulation	V_{in} = 12.6 V, I_O = 0.2 mA to 200 mA	5.0 mV 0.02%
Output Ripple	V_{in} = 12.6 V, I_O = 200 mA	40 mV pp P.A.R.D.
Short Circuit Current	V_{in} = 12.6 V, R_L = 0.1 Ω	250 mA
Efficiency	V_{in} = 12.6 V, I_O = 200 mA	72%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

OUTLINE DIMENSIONS

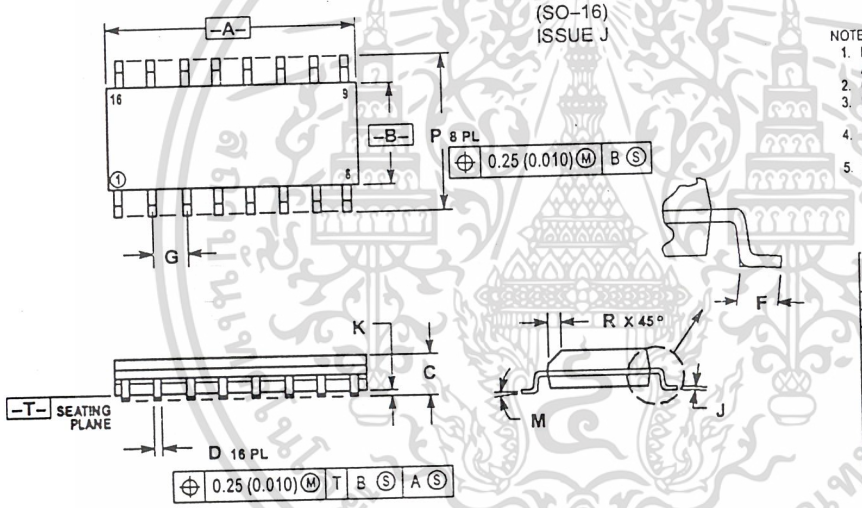
N SUFFIX
PLASTIC PACKAGE
CASE 648–08
ISSUE R



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX
PLASTIC PACKAGE
CASE 751B–05
(SO–16)
ISSUE J



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and Ⓜ are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:
USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1–800–441–2447 or 602–303–5454

MFAX: RMFAX0@email.sps.mot.com – TOUCHTONE 602–244–6609
INTERNET: http://Design–NET.com

JAPAN: Nippon Motorola Ltd.; Tatsumi–SPD–JLDC, 6F Seibu–Butsuryu–Center, 3–14–2 Tatsumi Koto–Ku, Tokyo 135, Japan. 03–81–3521–8315

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park, 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852–26629298

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในเชิงการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้