

ดีซี – ดีซี คอนเวอร์เตอร์

DC – DC CONVERTER



นายไพรัตน์ จันทรหอม
นายมงคล ภูกขุนทด

เลขหมู่.....
เลขทะเบียน.....42513
วัน, เดือน, ปี 4 พ.ค. 2545

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

201512

DC – DC CONVERTER



A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING
DEPARTMENT OF INDUSTRIAL INSTRUMENTATION TECHNOLOGY
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADGRABANG

2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญานิพนธ์

หัวข้อปริญญานิพนธ์

ดีซี-ดีซี คอนเวอร์เตอร์

DC-DC CONVERTER

นักศึกษาผู้จัดทำ

นายไพรัตน์ จันทร์หอม รหัสประจำตัว 41012093

นายมงคล กุญขุนทด รหัสประจำตัว 41012094

ปริญญา

วิศวกรรมศาสตรบัณฑิต

สาขาวิชา

วิศวกรรมการวัดคุม

ปีการศึกษา

2543

อาจารย์ผู้ควบคุมวิทยานิพนธ์	ลายมือชื่อ
ผศ. ลักริยา ชิตวงศ์	

วัน/เดือน/ปี ที่สอบ วันอังคารที่10 เมษายน พ.ศ. 2544

สถานที่สอบ ณ ห้องสอบปริญญานิพนธ์ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

ภาควิชารับรองแล้ว



(ผศ.ประสิทธิ์ จุลเสรีวงศ์)

หัวหน้าภาควิชา ฯ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

ดีซี-ดีซี คอนเวอร์เตอร์

DC-DC CONVERTER

นักศึกษาผู้จัดทำ

นายไพรัตน์ จันทรหอม

นายมงคล ฤกษ์นาค

อาจารย์ที่ปรึกษา

ผศ.ศักรียา ชิตวงศ์

ปีการศึกษา

2543

บทคัดย่อ

ในปัจจุบันแหล่งจ่ายไฟแบบสวิตชิ่ง กำลังเป็นที่นิยมในงานด้านอิเล็กทรอนิกส์ เช่นในระบบคอมพิวเตอร์ ระบบสื่อสาร งานด้านอุตสาหกรรม เนื่องจากอุปกรณ์ที่ใช้มีขนาดเล็ก น้ำหนักเบา นอกจากนี้เรกูลเลเตอร์แบบลิเนียร์จะนำกระแสตลอดการทำงาน กำลังที่สูญเสียในรูปความร้อนจึงมีมากทำให้ประสิทธิภาพต่ำ ส่วนเรกูลเลเตอร์แบบสวิตชิ่งนั้นอุปกรณ์ไม่นำกระแสตลอดและมีแรงดันตกคร่อมตัวมันน้อยมากจึงมีกำลังสูญเสียต่ำ ประสิทธิภาพจึงสูง

ดังนั้นเพื่อเรียนรู้และปรับปรุงแหล่งจ่ายไฟแบบสวิตชิ่ง จึงควรทราบถึงหลักการการทำงานของวงจรเรกูลเลเตอร์แบบสวิตชิ่ง หรือที่เรียกว่า ดีซี - ดีซี คอนเวอร์เตอร์ ซึ่งเป็นส่วนประกอบที่สำคัญของแหล่งจ่ายไฟแบบสวิตชิ่ง

โดยในโครงการนี้จะศึกษาถึงหลักการทำงานของวงจร ดีซี-ดีซี คอนเวอร์เตอร์ ชนิด บัค คอนเวอร์เตอร์ ในโหมดกระแสต่อเนื่อง ตลอดจนการออกแบบระบบควบคุมด้วยการควบคุมแบบฟีดแบ็ค เพื่อปรับปรุงสัญญาณในช่วงทรานเซียนและรักษาระดับให้คงที่

Thesis Title	DC-DC Converter
Authers	Mr.Pairat Chanhom Mr.Mongkol Kukkhuntod
Thesis Advisor	Asst.Prof. Sakreya Chitwong
Year	2000

ABSTRACT

Nowadays, switching power supply is widely spread in electronic equipment such as in computer system, communication system and industry. Due to it has small size and light weight besides linear regulator conducts throughout the operation, also power loss in the thermal form is very large that make low efficiency. On the contrary, the switching regulator, does not conduct throughout the operation and has few voltage drop across it, power loss is then low and high efficiency. Therefore, to study and improve the switching power supply we should know the principle of the switching regulator, called DC-DC converter being a important component in switching power supply.

In this project, we study about the principle of Buck converter in continuous mode and design the control system by Using FUZZY Control method for improving the transient response and regulating the output voltage.

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณอาจารย์ที่ปรึกษา อาจารย์ สักรียา ชิตวงศ์ และ อาจารย์ประจำภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรมทุกท่านที่ให้คำปรึกษา และคำแนะนำต่าง ๆ ตลอดจนอุปกรณ์ต่าง ๆ ที่ให้ยืม จนช่วยให้การทำปริญญานิพนธ์สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณเพื่อน ๆ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม และภาควิชาเทคนิคอุตสาหกรรม สาขาวิชาวิศวกรรมสารสนเทศ ทุกคนที่คอยให้คำแนะนำเกี่ยวกับการเขียนโปรแกรม และคอยอยู่ช่วยเป็นกำลังใจ คอยช่วยเหลือในทุก ๆ เรื่อง

สุดท้ายนี้ คุณความดีที่พึงมีจากการทำปริญญานิพนธ์เล่มนี้ ข้าพเจ้าขอบอบแด่ บิดามารดา ครู-อาจารย์ และ ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ



สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	VIII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมา และเหตุจูงใจของการวิจัย	1
1.2 วัตถุประสงค์ ของปริญญานิพนธ์	3
1.3 ขอบเขตของปริญญานิพนธ์.....	3
1.4 ขั้นตอนการศึกษา	3
บทที่ 2 ทฤษฎีและหลักการของคอนเวอร์เตอร์.....	5
2.1 กล่าวนำ.....	5
2.2 คอนเวอร์เตอร์	5
2.2.1 อุปกรณ์กำเนิดแรงดันแบบเชิงเส้น (Linear Voltage Regulators)	7
2.2.2 แหล่งจ่ายไฟแบบสวิตชิงเบื้องต้น (Basic Switching Converter)	7
2.3 คอนเวอร์เตอร์ชนิด BUCK (Step down converter).....	10
2.3.1 ความสัมพันธ์ของกระแสและแรงดัน	10
2.3.2 การทำงานของวงจรคอนเวอร์เตอร์ชนิด BUCK.....	11
2.3.3 การเปลี่ยนแปลงของแรงดันเอาต์พุต (Voltage Ripple)	15
2.4 วงจรควบคุมสำหรับสวิตชิงเพาเวอร์ซัพพลาย และ IC TL494.....	16
2.4.1 การมอดูเลทความกว้างของพัลส์ (Pulse Width Modulation; PWM).....	17
2.4.2 วงจรควบคุมในโหมดควบคุมจากแรงดัน (Voltage Mode Control).....	18
2.4.3 ไอซีเบอร์ TL494 สำหรับโหมดควบคุมจากแรงดัน.....	20
2.4.4 การกำหนดคาบเวลาการทำงาน	20
2.4.5 การทำงานของไอซีในการคงค่าแรงดันของคอนเวอร์เตอร์	21
2.4.6 การกำหนดค่าเวลาเพื่อ TD.....	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้อง IV งอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.4.7 การเลือกใช้ Q1 และ Q2 ที่เอาต์พุตของไอซี.....	22
2.4.8 การวิเคราะห์ฟังก์ชันถ่ายโอนของการมอดูเลตความกว้างของพัลส์	23
2.5 มอสเฟตกำลัง (Power MOSFETs).....	25
2.5.1 คุณลักษณะของมอสเฟต.....	25
2.5.2 เพาเวอร์มอสเฟต.....	25
2.5.3 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	26
2.5.4 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต	27
2.5.5 ค่าความจุไฟฟ้าด้านอินพุต(Input Capacitance)	27
2.5.6 การกำหนดเวลาในการเปลี่ยนสถานะ	28
2.5.7 วงจรขับมอสเฟตกำลัง.....	30
บทที่ 3 การควบคุมแบบ Fuzzy	31
3.1 กล่าวนำ.....	31
3.1.1 นิยามศัพท์.....	31
3.1.2 Fuzzy Control คืออะไร	32
3.1.3 ทำไมจึงต้องใช้ Fuzzy Control.....	32
3.2 ทฤษฎีฟัซซีลอจิก.....	34
3.2.1 คริสพเซต (Crisp Set)	34
3.2.2 ฟัซซีเซต (Fuzzy Set).....	35
3.2.3 ฟัซซีลอจิก (Fuzzy Logic)	37
3.2.4 การประยุกต์ใช้งานฟัซซีลอจิก	38
3.3 หลักการหากฎการควบคุมของฟัซซี(Fuzzy Control Rule).....	40
3.3.1 จากความรู้และประสบการณ์ของผู้เชี่ยวชาญ.....	41
3.3.2 จากการจำลองลักษณะการทำงานของผู้ควบคุม	41
3.3.3 จากการจำลองกระบวนการ	41
3.4 หลักการควบคุม DC-DC Converter ด้วยฟัซซีลอจิก.....	42

สารบัญ (ต่อ)

	หน้า
บทที่ 4 การออกแบบส่วนควบคุม.....	44
4.1 Fuzzification	44
4.2 Decision making	45
4.3 Defuzzification.....	45
4.4 การตรวจสอบกฎการควบคุมของ DC-DC Converter	47
4.5 การติดต่อระหว่างอุปกรณ์ภายนอกกับ CPU	49
4.5.1 การทำงานของบอร์ด ADC / DAC ผ่านระบบบัส I2 C (EX-08).....	49
4.5.2 ข้อมูลเบื้องต้นของ PCF8591.....	49
4.5.3 รายละเอียดฟังก์ชันต่าง ๆ ของ PCF8591	50
4.6 ไมโครคอนโทรลเลอร์.....	53
4.7 การเขียนโปรแกรม.....	53
บทที่ 5 ผลการทดลอง.....	56
5.1 ผลการทดลอง DC-DC CONVERTER	56
5.2 สรุปผลการทดลอง.....	59
บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....	60
6.1 บทสรุป	60
6.2 ข้อเสนอแนะและแนวทางพัฒนา.....	60
บรรณานุกรม.....	61
ภาคผนวก.....	62
ภาคผนวก ก.....	63
ภาคผนวก ข.....	66
ภาคผนวก ค.....	87

สารบัญตาราง

ตารางที่	หน้า
4.1 กฎการควบคุม	44
4.2 การจัดหาและหน้าที่ของขาสัญญาของ PCF8591	50



สารบัญรูป

รูปที่	หน้า
2.1 คีชี-คีชี คอนเวอร์เตอร์.....	6
2.2 วงจรพื้นฐานของแหล่งจ่ายไฟแบบเชิงเส้น	7
2.3 (ก) วงจรพื้นฐานของแหล่งจ่ายไฟแบบสวิตชิ่ง	8
2.3 (ข) วงจรเปรียบเทียบ	8
2.3 (ค) แรงดันเอาต์พุต	8
2.4 บล็อกโคอะแกรม และแสดงการรวมสัญญาณของ PWM	9
2.5 (ก) คีชี-คีชี คอนเวอร์เตอร์	10
2.5 (ข) เปรียบเทียบเมื่อสวิตช์ปิด.....	10
2.5 (ค) เปรียบเทียบเมื่อสวิตช์เปิด.....	10
2.6 วงจรคอนเวอร์เตอร์ชนิด BUCK ขณะสวิตช์ปิด	11
2.7 วงจรคอนเวอร์เตอร์ชนิด BUCK ขณะสวิตช์เปิด	12
2.8 (ก) แรงดันที่ตัวเหนี่ยวนำ L	13
2.8 (ข) กระแสที่ตัวเหนี่ยวนำ L	13
2.8 (ค) กระแสที่ตัวเก็บประจุ C	13
2.9 (ก) กระแสที่ตัวเก็บประจุ C	15
2.9 (ข) การเปลี่ยนแปลงแรงดันที่ตัวเก็บประจุ (Capacitor Ripple Voltage)	15
2.10 วิธีการมอดูเลตความกว้างของพัลส์แบบความถี่คงที่	17
2.11 วิธีการมอดูเลตความกว้างของพัลส์แบบความถี่แปรเปลี่ยนได้.....	18
2.12 แสดงวงจรพื้นฐานสำหรับการควบคุมคอนเวอร์เตอร์ในโหมดควบคุมจากแรงดัน	19
2.13 แสดงลักษณะของความกว้างเอาต์พุตของ PWM ซึ่งเป็นผลมาจากการมอดูเลต สัญญาณ ป้อนกลับ และสัญญาณฟันเลื่อย	20
2.14 แสดงการจัดโครงสร้างภายในและการจัดขาไอซี TL494	20
2.15 แสดงความสัมพันธ์ของค่า $C_T R_T$ ในการกำหนดความถี่.....	21
2.16 แสดงรูปคลื่นลักษณะการทำงานของ TL494.....	22
2.17 แสดงลักษณะการเลือกใช้อาต์พุตของ TL494	23
2.18 รูปคลื่นของสัญญาณ PWM	24
2.19 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแส และเริ่มหยุดนำกระแส	27

สารบัญรูป (ต่อ)

รูปที่	หน้า
2.20 แสดงตัวเก็บประจุแผ่นที่ต่ออยู่ที่ขาต่างๆ ภายในตัวมอสเฟต	28
2.21 แสดงลักษณะแรงดันและกระแสที่ขาเกตขณะพาวเวอร์มอสเฟตถูกไบแอส	28
2.22 แสดงตัวอย่างของแผนภูมิประจุที่เกิด	29
2.23 แสดงลักษณะการชาร์ตประจุที่ขาเกต ตามเวลาที่มีผลต่อการเริ่มนำกระแส และเมื่อเริ่มหยุดนำกระแส	29
3.1 แสดงโครงสร้างพื้นฐานของระบบฟัซซี่ลอจิก	38
3.2 กระบวนการควบคุมแบบ Fuzzy Controller	42
3.3 รายละเอียดของการควบคุม DC-DC Converter	43
4.1 สมาชิกของ e และ ce (Membership Function)	45
4.2 การหาค่า Defuzzification ด้วยวิธี Center of Gravity	46
4.3 สมาชิกของ e และ ce เมื่อ Modify แล้ว	46
4.4 สมาชิกของ $\delta(d)$ เมื่อ Modify แล้ว	47
4.5 กราฟแสดง อินพุต (e , ce) และเอาต์พุต ($V_{control}$)	47
4.6 สัญญาณตอบสนองชั่วขณะของ DC-DC Converter ขณะไม่ต่อส่วนควบคุม	48
4.7 แสดงการต่อวงจรที่ใช้ Simulate ขณะต่อส่วนควบคุม	48
4.8 สัญญาณตอบสนองชั่วขณะของ DC-DC Converter เมื่อต่อส่วนควบคุม	48
4.9 วงจรสมบูรณ์ของ EX-08 บอร์ด ADC / DAC ผ่านระบบบัส I ² C	51
4.10 รายละเอียดข้อมูลควบคุมการทำงานของ PCF8591	52
4.11 วงจรการใช้งานไมโครคอนโทรลเลอร์	53
4.12 แสดง Flow Chart ของการเขียนโปรแกรมการควบคุม DC-DC Converter	55
5.1 ผลของการสร้าง PWM ที่ Duty 74.5%	56
5.2 ผลของการสร้าง PWM ที่ Duty 98%	56
5.3 ผลของการสร้างสัญญาณควบคุมแรงดันการขับเคลื่อนของ MOSFETs	57
5.4 ผลของสัญญาณเอาต์พุตที่อินพุต 2.4 โวลต์	57
5.5 ผลของสัญญาณเอาต์พุตที่อินพุต 5.7 โวลต์	58
5.6 ผลของสัญญาณเอาต์พุตที่อินพุต 8.2 โวลต์	58

บทที่ 1

บทนำ

1.1 ความเป็นมา และเหตุจูงใจของการวิจัย

ในปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์ได้รับการพัฒนา และก้าวหน้าไปมาก โดยมีจุดประสงค์หลักคือ ทำให้มีขนาดกะทัดรัด น้ำหนักเบา และราคาถูก ในขณะที่ประสิทธิภาพสูงขึ้น อุปกรณ์แหล่งจ่ายกำลัง (Power Supply) เป็นอุปกรณ์ที่สำคัญอีกชิ้นหนึ่งที่จะต้องพัฒนาควบคู่กันเพื่อรองรับเทคโนโลยีเหล่านั้น เพราะอุปกรณ์แหล่งจ่ายไฟเป็นส่วนประกอบสำคัญที่จะทำให้เทคโนโลยีเหล่านั้นทำงานได้อย่างมีประสิทธิภาพมากที่สุด ดังนั้นแหล่งจ่ายกำลังแบบสวิตซิ่ง (Switching Power Supply) เป็นอีกทางเลือกหนึ่งที่นิยมอย่างมาก เนื่องจากมีคุณสมบัติตามที่ต้องการ คือ มีขนาดเล็ก น้ำหนักเบา และประสิทธิภาพดีกว่าแหล่งจ่ายกำลังแบบเชิงเส้น (Linear Power Supply) แบบเก่ามาก

โดยทั่วไปแหล่งจ่ายกำลังมี 2 ชนิดใหญ่ ๆ คือ

1. แหล่งจ่ายกำลังแบบเชิงเส้น

แหล่งจ่ายกำลังแบบเชิงเส้น ประกอบด้วย หม้อแปลงความถี่ต่ำ ทำหน้าที่เปลี่ยนไฟสลับแรงดันสูง ให้มีแรงดันต่ำลงตามต้องการ จากนั้นส่งต่อเข้าวงจรเรกติไฟร์ และฟิลเตอร์ขั้นสุดท้าย และผ่านวงจรเรกูลเลเตอร์เพื่อรักษาเสถียรภาพของแรงดัน

2. แหล่งจ่ายกำลังแบบสวิตซิ่ง

แหล่งจ่ายกำลังแบบสวิตซิ่ง เรียกอีกแบบว่า สวิตช์โหมดเพาเวอร์ซัพพลาย (Switched Mode Power Supply) เป็นแหล่งจ่ายไฟ ที่ไม่ต้องใช้ หม้อแปลงกำลังไฟสลับแรงดันสูง จะต่อเข้าวงจรเรกติไฟร์ (Rectifier) และ ฟิลเตอร์ (Filter) โดยตรง เปลี่ยนเป็นไฟตรงที่มีแรงดันสูง จากนั้นผ่านวงจรสวิตซิ่งเพื่อแปลงกลับเป็นไฟสลับความถี่สูง ส่งผ่านเข้าวงจรเรกติไฟร์และฟิลเตอร์ สะสมพลังงานไว้ในตัวเก็บประจุทางเอาต์พุตพร้อมใช้งาน

จากเหตุผลดังกล่าวข้างต้น แหล่งจ่ายกำลังแบบสวิตซิ่งจึงเป็นเรื่องที่น่าสนใจ

แหล่งจ่ายกำลังแบบสวิตซิ่ง ประกอบด้วยสองส่วนสำคัญคือ คอนเวอร์เตอร์ (DC - DC Converter) ทำหน้าที่เปลี่ยนแรงดันกระแสตรงระดับหนึ่ง ไปเป็นแรงดันกระแสตรงอีกระดับหนึ่งที่ต้องการอีกส่วนหนึ่งคือตัวควบคุม(Controllor)ทำหน้าที่ควบคุมแรงดันเอาต์พุตของคอนเวอร์เตอร์ให้คงที่ แบ่งตามชนิดของคอนเวอร์เตอร์ได้ 2 ชนิดคือ

1. สวิตช์โหมดคอนเวอร์เตอร์

ประกอบด้วยอุปกรณ์พื้นฐาน สามส่วนใหญ่ ๆ เช่นเดียวกับ โครงสร้างพื้นฐานของแหล่งจ่ายไฟสวิตซิ่งทั่วไปที่มีสวิตช์ไดโอดความถี่สูง และวงจรกรองความถี่ต่ำ (Low Pass Filter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถแบ่งชนิดของสวิตช์โหมคคอนเวอร์เตอร์ได้ด้วยหม้อแปลงที่แยกอินพุตกับเอาต์พุตจากกัน ซึ่งเหมาะกับการใช้งานแตกต่างกันออกไป แบ่งออกได้อีก 2 ชนิด คือ

ก. สวิตช์โหมคคอนเวอร์เตอร์ ชนิดไม่มีหม้อแปลงเฟอร์ไรต์

สวิตช์โหมคคอนเวอร์เตอร์แบบนี้ใช้ขดลวดเป็นตัวเก็บพลังงานแม่เหล็กไว้ และเหมาะสมกับการควบคุมอุปกรณ์ไฟฟ้ากระแสตรง เช่น มอเตอร์ สามารถแบ่งได้เป็น 3 แบบ คือ

- แรงดันลดลง (BUCK Regulator)
- แรงดันเพิ่มขึ้น (BOOST Regulator)
- แรงดันลดลง-เพิ่มขึ้น (BUCK-BOOST Regulator)

ข. สวิตช์โหมคคอนเวอร์เตอร์ ชนิดมีหม้อแปลงเฟอร์ไรต์

สวิตช์โหมคคอนเวอร์เตอร์ชนิดไม่มีหม้อแปลงเฟอร์ไรต์มีข้อเสียที่ว่า มีเพียงอุปกรณ์สารกึ่งตัวนำที่แยกเอาต์พุตออกจากอินพุต ถ้าเกิดการกระชากของแรงดันหรือกระแส (Transient) อาจทำให้อุปกรณ์สวิตช์เสียหายได้ จึงทำการเพิ่มหม้อแปลงเฟอร์ไรต์ในวงจรเพื่อแก้ปัญหาดังกล่าว โดยโครงสร้างและหลักการทำงานต่าง ๆ เป็นการดัดแปลงจากแบบแรกเล็กน้อย และยังเป็นตัวเก็บพลังงานแทนขดลวด เหตุที่ใช้แกนเฟอร์ไรต์ เพราะเป็นการสวิตช์ที่ความถี่สูง ซึ่งไม่เหมาะกับการใช้แกนเหล็ก โดยเราแบ่งชนิดของ สวิตช์โหมคคอนเวอร์เตอร์ แบบนี้ได้ 3 ชนิดคือ

- ฟลายแบ็ก (Flyback Converter)
- ฟอว์เวิร์ด (Forward Converter)
- พูช-พูล หรือ บัคคิไรฟ์ (Push-Pull or Buck-Derived Converter)

2. เรโซแนนซ์คอนเวอร์เตอร์

จากหลักการของ สวิตช์โหมคคอนเวอร์เตอร์ พบว่าอุปกรณ์สวิตช์ต้องทำงานปิดและเปิดวงจรที่ความถี่สูง ถ้าหากมีแรงดันไฟฟ้าตกคร่อมอุปกรณ์สวิตช์อยู่เมื่อทำการสับสวิตช์อย่างทันทีทันใด จะเกิดการกระชากของทั้งแรงดันและกระแสของสวิตช์อย่างรวดเร็ว ซึ่งก็คือ ผลในช่วง Transient นั่นเอง ยิ่งถ้าเกิดที่ความถี่สูงมากๆ จะเป็นต้นเหตุ ทำให้เกิดคลื่นแม่เหล็กไฟฟ้ารบกวน (EMI) และ คลื่นวิทยุรบกวน (RFI) ทั้งยังเป็นการสูญเสียกำลังไฟฟ้าบางส่วนไปด้วย

การแก้ไขคือ ทำการเปิด-ปิดสวิตช์ ขณะที่แรงดันเป็นศูนย์พอดี โดยการเพิ่มวงจรเรโซแนนซ์แบบแท็งก์ (Tank circuit) ที่ประกอบด้วย L กับ C ในวงจร สวิตช์โหมคคอนเวอร์เตอร์

ปัญหาที่เกิดขึ้นในแหล่งจ่ายแบบสวิตซ์ คือ ถ้ากระแสโหลดมีการเปลี่ยนแปลงจะทำให้แรงดันเอาต์พุตเปลี่ยนแปลงตามไปด้วย โดยตัวควบคุมจะต้องใช้เวลาระยะหนึ่งเพื่อปรับแรงดันเอาต์พุตให้คืนสู่ค่าปกติ การเปลี่ยนแปลงของแรงดันในช่วงระยะเวลานี้จะส่งผลกระทบต่อการทำงานของโหลดบางประเภท เช่น ซีพียู ซีพียู หน่วยความจำ เป็นต้น อาจทำให้อุปกรณ์เหล่านั้นเกิดความเสียหายได้ ดังนั้นการออกแบบตัวควบคุมให้สามารถตอบสนองต่อโหลดได้อย่างรวดเร็ว และต่อเนื่อง จึงมีความสำคัญอย่างยิ่งสำหรับการสร้างแหล่งจ่ายกำลังแบบสวิตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายไฟแบบสวิตซ์ซึ่งทำงานในลักษณะสวิตช์ คือทำงานในช่วงอิมพัลส์และช่วงคัทออฟ อุปกรณ์สวิตซ์ซึ่งพวกนี้จะมีแรงดันตกคร่อมตัวมันน้อยมาก เมื่อนำกระแสจึงมีกำลังสูญเสียต่ำมาก ประสิทธิภาพจึงสูงถึงประมาณ 60-90% ซึ่งมากกว่าแหล่งจ่ายไฟแบบเชิงเส้นมาก

1.2 วัตถุประสงค์ ของปริญญานิพนธ์

ปริญญานิพนธ์นี้ เป็นการศึกษา ทดลอง และพัฒนาออกแบบ DC-DC Converter ชนิด BUCK และตัวควบคุมของ DC-DC Converter โดยใช้หลักการควบคุมแบบฟัซซี่ (Fuzzy Logic Controller) เพื่อให้เอาต์พุตมีความเสถียรภาพมากขึ้น โดยแบ่งวัตถุประสงค์ของงานวิจัยออกเป็นข้อ ๆ ดังนี้

1. เพื่อศึกษา ออกแบบ ระบบการแปลงแรงดัน DC เป็น DC ที่ต้องการ
2. เพื่อเป็นแนวทางในการพัฒนา DC-DC Converter ชนิด BUCK ต่อไปในอนาคต
3. เพื่อศึกษาทฤษฎีการควบคุมแบบฟัซซี่
4. เพื่อออกแบบ ส่วนควบคุม (Control Unit) ของ DC-DC Converter ชนิด BUCK ด้วย

การควบคุมแบบฟัซซี่ได้

1.3 ขอบเขตของปริญญานิพนธ์

ปริญญานิพนธ์นี้ เสนอทฤษฎี และการออกแบบ ตลอดจนผลการทดลองของตัวควบคุมที่ใช้ในการควบคุมแรงดันเอาต์พุตของ DC-DC Converter ชนิด BUCK ที่ควบคุมด้วยโหมคแรงดัน ชนิดความถี่คงที่ ทำงานในโหมคกระแสต่อเนื่อง ใช้หลักการมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation: PWM) ควบคุมช่วงเวลานำกระแสของฟาวเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ และใช้หลักการควบคุมแบบฟัซซี่ ในการออกแบบ

1.4 ขั้นตอนการศึกษา

การทำโครงการวิจัยในปริญญานิพนธ์ฉบับนี้ มีขั้นตอนการศึกษาโดยเริ่มจาก การศึกษาการทำงานของ DC-DC Converter ชนิด BUCK แต่ละส่วน เช่น การใช้ทรานซิสเตอร์กำลัง (Power Transistor) เป็นสวิตช์ การทำงานของ PWM, วงจร Drive Gate และวงจร BUCK ฯลฯ ตลอดจนการหาค่าความผิดพลาดของสัญญาณเอาต์พุตที่วัดได้ขณะที่ยังไม่มีส่วนควบคุม เพื่อนำค่าที่หาได้มาทำการออกแบบตัวควบคุมด้วยการควบคุมแบบฟัซซี่ ซึ่งเป็นส่วนสำคัญของโครงการนี้ โดยต้องศึกษาเกี่ยวกับการทำงานของไมโครคอนโทรลเลอร์ และการเขียนโปรแกรมในการติดต่อกับไมโครคอนโทรลเลอร์เพื่อให้ทำงานตามที่เราได้ทำการออกแบบไว้ควบคู่กันไปด้วยสุดท้ายก็นำส่วนต่าง ๆ มารวมกัน และทดลองว่าจะได้ผลตามต้องการหรือไม่ โดยปริญญานิพนธ์เล่มนี้

ประกอบด้วยเนื้อหา 6 บท ดังต่อไปนี้

บทที่ 1 บทนำ

ประกอบด้วย ความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ และเป้าหมายของ
ปริญญานิพนธ์ ขอบเขตของการทำปริญญานิพนธ์ และเนื้อหาโดยสรุปที่เสนอในแต่ละบท

บทที่ 2 ทฤษฎี และ หลักการ ของคอนเวอร์เตอร์

ประกอบด้วย ทฤษฎีพื้นฐาน และหลักการทำงานของคอนเวอร์เตอร์ชนิด BUCK แบบ
ควบคุมด้วยโหมตแรงดัน และวงจรควบคุมความกว้างของพัลส์(PWM)ที่ใช้ในการสวิตช์
ทรานซิสเตอร์กำลัง ตลอดจน Power MOSFET และ Power Diode ที่ใช้สำหรับปริญญานิพนธ์นี้

บทที่ 3 หลักการควบคุมแบบฟัซซี่

ประกอบด้วย ทฤษฎีพื้นฐาน และ ลักษณะ ของการควบคุมแบบฟัซซี่ นิยามศัพท์ที่ควรรู้
เกี่ยวกับฟัซซี่ เหตุผล และประโยชน์ ที่เลือกใช้การควบคุมแบบฟัซซี่

บทที่ 4 การออกแบบส่วนควบคุม

แสดงการออกแบบการควบคุมแบบฟัซซี่ที่ใช้กับ DC-DC Converter สำหรับโครงงานนี้
ประกอบด้วย การเขียนโปรแกรมด้วยภาษาแอสเซมบลี การต่อวงจรไมโครคอนโทรลเลอร์

บทที่ 5 ผลการทดลอง

รูปแสดงผลที่ได้จากจุดต่างๆ ที่สำคัญในวงจร และผลทางเอาต์พุตของ DC-DC Converter
ทั้งก่อนและหลังการใช้ ฟัซซี่ ในการควบคุม

บทที่ 6 สรุปผลการวิจัย และข้อเสนอแนะ

ทฤษฎีและหลักการของคอนเวอร์เตอร์

2.1 กล่าวนำ

แหล่งจ่ายกำลังแบบสวิตชิง (Switching Power Supply) เป็นแหล่งจ่ายไฟตรงคงค่าแรงดันแบบหนึ่ง ที่สามารถเปลี่ยนแรงดันไฟจากระบบแรงดันไฟสลับที่ 100 โวลต์ หรือ 220 โวลต์ ให้เป็นแรงดันไฟตรงค่าต่ำ เพื่อใช้งานทางด้านอิเล็กทรอนิกส์ได้เช่นเดียวกับ แหล่งจ่ายไฟตรงแบบเชิงเส้น (Linear Power Supply) เพาเวอร์ซัพพลายทั้งสองแบบจำเป็นต้องใช้หม้อแปลงขนาดใหญ่ในการลดทอนแรงดันที่ 220 โวลต์ ลงมาเป็นแรงดันไฟค่าต่ำเช่นเดียวกัน แต่มีข้อแตกต่างอยู่ที่ขนาดและน้ำหนักของหม้อแปลง โดยที่หม้อแปลงของแหล่งจ่ายไฟแบบเชิงเส้นจะมีขนาดใหญ่และมีน้ำหนักมากเมื่อเปรียบเทียบกับหม้อแปลงของแหล่งจ่ายไฟแบบสวิตชิง การพัฒนาของแหล่งจ่ายไฟแบบเชิงเส้น จึงมีขีดจำกัดอยู่ที่การใช้หม้อแปลงขนาดใหญ่ และน้ำหนักมาก รวมทั้งประสิทธิภาพที่ได้ค่อนข้างต่ำ

ในขณะเดียวกันแหล่งจ่ายไฟแบบสวิตชิงซึ่งมีขนาดหม้อแปลงเล็ก และมีประสิทธิภาพสูง น้ำหนักเบา เริ่มเข้ามามีบทบาทเป็นอย่างมาก ในเครื่องใช้อิเล็กทรอนิกส์ที่มีขนาดเล็กซึ่งต้องการแหล่งจ่ายไฟที่ให้กำลังงานสูงและมีขนาดเล็กด้วย เช่น เครื่องคอมพิวเตอร์ เครื่องโทรสาร หรือเครื่องรับโทรทัศน์ เป็นต้น แนวโน้มในการนำมาใช้ในเครื่องใช้อิเล็กทรอนิกส์ทุกประเภทจึงเป็นไปได้สูง การศึกษาหลักการงานและการออกแบบแหล่งจ่ายไฟแบบสวิตชิงจึงเป็นสิ่งจำเป็นที่ไม่อาจหลีกเลี่ยงได้สำหรับผู้ที่เกี่ยวข้องกับงานอิเล็กทรอนิกส์ทุกประเภท

2.2 คอนเวอร์เตอร์

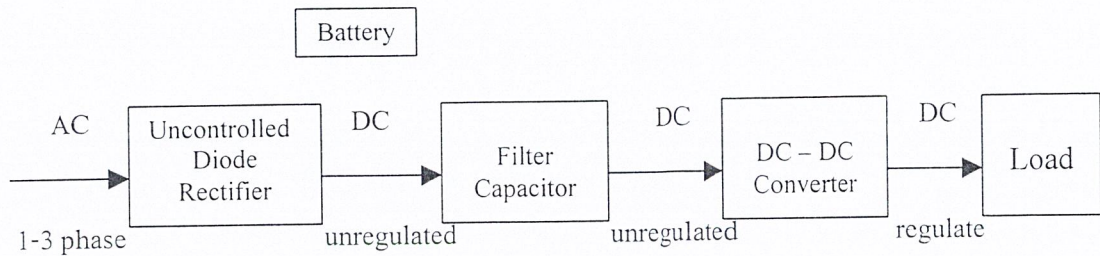
แหล่งจ่ายไฟแบบสวิตชิงมีองค์ประกอบที่ไม่ซับซ้อนจนเกินไป และพื้นฐานที่คล้ายคลึงกันสำหรับแหล่งจ่ายไฟแบบสวิตชิงทั่วไป

หัวใจสำคัญของแหล่งจ่ายไฟแบบสวิตชิงจะอยู่ที่คอนเวอร์เตอร์ เนื่องจากเป็นตัวลดทอนแรงดัน และคงค่าแรงดันที่เอาต์พุตด้วย ส่วนองค์ประกอบต่างๆ จะทำงานกันเป็นลำดับดังนี้

แรงดันไฟสลับ 220 โวลต์ จะผ่านเข้ามาทางวงจรกรองสัญญาณ RFI (RFI Filter) เพื่อกรองสัญญาณรบกวน และจะถูกเปลี่ยนเป็นแรงดันไฟตรงค่าสูงด้วยวงจรเรียงกระแส (Rectifier) ส่งให้เพาเวอร์คอนเวอร์เตอร์ โดยเพาเวอร์ทรานซิสเตอร์จะตัดต่อแรงดันออกเป็นช่วงๆ ด้วยความถี่สูงประมาณ 20-2000 กิโลเฮิรตซ์ จากนั้นจะผ่านเข้าไปยังหม้อแปลงสวิตชิงเพื่อลดทอนแรงดันให้มีค่าต่ำลง ที่เอาต์พุตของหม้อแปลงจะมีวงจรเรียงกระแส และกรองแรงดัน (Filter) ให้เรียบก่อนจึงสามารถจ่ายกระแสให้โหลดได้ การคงค่าแรงดันจะทำให้ได้โดยการป้อนกลับค่าแรงดันที่เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มายังวงจรควบคุม เพื่อควบคุมการทำงานของเพาเวอร์ทรานซิสเตอร์ให้มีช่วงนำกระแสมากขึ้นหรือน้อยลงตามการเปลี่ยนแปลงของแรงดันที่เอาต์พุต ซึ่งจะมีผลให้แรงดันเอาต์พุตคงที่ได้



รูปที่ 2.1 ดีซี-ดีซี คอนเวอร์เตอร์

คอนเวอร์เตอร์นับเป็นส่วนสำคัญที่สุดในแหล่งจ่ายไฟแบบสวิตชิ่ง มีหลายแบบขึ้นอยู่กับลักษณะการจัดวางภายใน โดยคอนเวอร์เตอร์แต่ละแบบมีข้อดีข้อเสียที่แตกต่างกันออกไปจะเลือกใช้คอนเวอร์เตอร์แบบใดสำหรับแหล่งจ่ายไฟแบบสวิตชิ่งนั้นมีข้อควรพิจารณาจากลักษณะพื้นฐานของคอนเวอร์เตอร์แต่ละแบบดังนี้คือ

1. ลักษณะการแยกกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุตของคอนเวอร์เตอร์
2. ค่าแรงดันอินพุตที่จะนำมาใช้กับคอนเวอร์เตอร์
3. ค่ากระแสสูงสุดที่ไหลผ่านเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ขณะ

ทำงาน

4. ค่าแรงดันสูงสุดที่ตกคร่อมเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์ขณะ

ทำงาน

5. การรักษาระดับแรงดันในกรณีที่คอนเวอร์เตอร์มีเอาต์พุตหลายค่าแรงดัน
6. การกำเนิดสัญญาณรบกวน RFI / EMI ของตัวคอนเวอร์เตอร์

คอนเวอร์เตอร์ที่นิยมใช้เป็นหลักในตลาดอุตสาหกรรมของแหล่งจ่ายไฟแบบสวิตชิ่ง คือ

1. ฟลายแบค คอนเวอร์เตอร์ (Fly back Convert)
2. ฟอว์เวิร์ด คอนเวอร์เตอร์ (Forward Convert)
3. พูช-พูล คอนเวอร์เตอร์ (Push-Pull Convert)
4. ฮาล์ฟ-บริดจ์ คอนเวอร์เตอร์ (Half-Bridge Converter)
5. ฟูล-บริดจ์ คอนเวอร์เตอร์ (Full-Bridge Converter)

DC-DC Converter หรือที่เรียกว่า DC Chopper จะทำหน้าที่แปลงแรงดันไฟตรงที่ไม่สม่ำเสมอ (Unregulated) ไปสู่แรงดันไฟตรงขาออกที่สม่ำเสมอ (Regulate DC เอาต์พุต Voltage) ตามระดับแรงดันที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

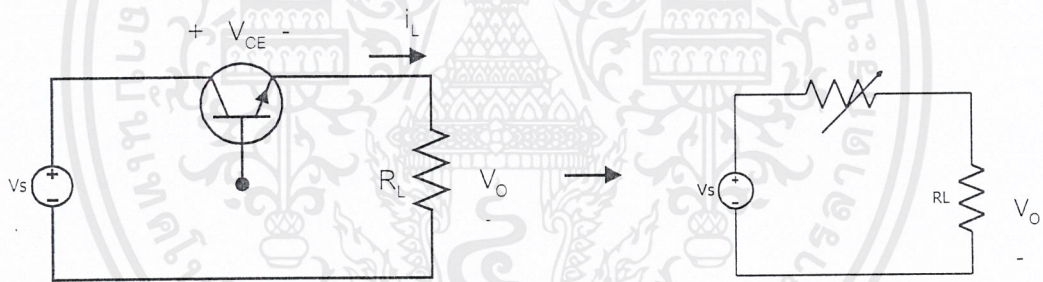
เราพิจารณาได้ว่า วงจร Chopper ก็คือวงจรสมมูล DC ที่เทียบได้กับหม้อแปลงไฟฟ้า (AC Transformer) ที่มีอัตราส่วนรอบ (Turn Ratio) เปลี่ยนค่าได้ และเป็นได้ทั้งแบบแปลงแรงดันขึ้น (Step up) และแปลงแรงดันลง (Step down)

2.2.1 อุปกรณ์กำเนิดแรงดัน แบบเชิงเส้น (Linear Voltage Regulators)

เป็นอีกวิธีหนึ่ง ในการแปลงแรงดันไฟฟ้าตรงไปสู่ระดับแรงดันไฟฟ้าตรงที่ต่ำกว่า วงจรแบบง่าย ๆ ได้แสดงดังรูปที่ 2.2 แรงดันเอาต์พุตมีค่าเท่ากับ

$$V_O = I_L R_L$$

ในขณะที่กระแสไหลตกถูกควบคุมโดยทรานซิสเตอร์ โดยการปรับกระแสที่ขาเบสของทรานซิสเตอร์ แรงดันเอาต์พุตสามารถควบคุมได้ในช่วงประมาณ 0 ถึง V_S กระแสที่ขาเบสสามารถปรับเพื่อชดเชยการเปลี่ยนแปลงแรงดันที่เกิดขึ้นจากโหลด ซึ่งก็คือการรักษาเอาต์พุตให้มีค่าคงที่วงจรนี้ถูกเรียกว่าอุปกรณ์กำเนิดแรงดันไฟฟ้าตรงแบบเชิงเส้น (Linear DC-DC Converter หรือ Linear Regulator) เนื่องจากทรานซิสเตอร์ทำงานในช่วงนำกระแสแบบต่อเนื่อง (Linear Region) ไม่ใช่ในช่วงอิ่มตัว (Saturation Region) หรือช่วงหยุดนำกระแส (Cutoff Region) เสมือนความต้านทานปรับค่าได้



รูปที่ 2.2 วงจรพื้นฐานของแหล่งจ่ายไฟแบบเชิงเส้น

กำลังงานที่โหลดได้รับมีค่าเท่ากับ $V_O I_L$ และกำลังงานที่ทรานซิสเตอร์ได้รับมีค่า $V_{CE} I_L$ เมื่อสมมุติ ให้กระแสเบสมีค่าต่ำๆ กำลังงานสูญเสียในทรานซิสเตอร์ทำให้วงจรมีประสิทธิภาพต่ำ

2.2.2 แหล่งจ่ายไฟแบบสวิตชิงเบื้องต้น (Basic Switching Converter)

ทางเลือกที่มีประสิทธิภาพดีกว่าการใช้แหล่งจ่ายไฟแบบเชิงเส้นก็คือ แหล่งจ่ายไฟแบบสวิตชิง ในวงจรสวิตชิงทรานซิสเตอร์ทำงานเป็นอิเล็กทรอนิกส์สวิตช์ โดยการปิด-เปิด อย่างสมบูรณ์ (Saturation หรือ Cutoff สำหรับ BJT) วงจรนี้รู้จักกันในชื่อ DC Chopper สมมุติว่า สวิตช์

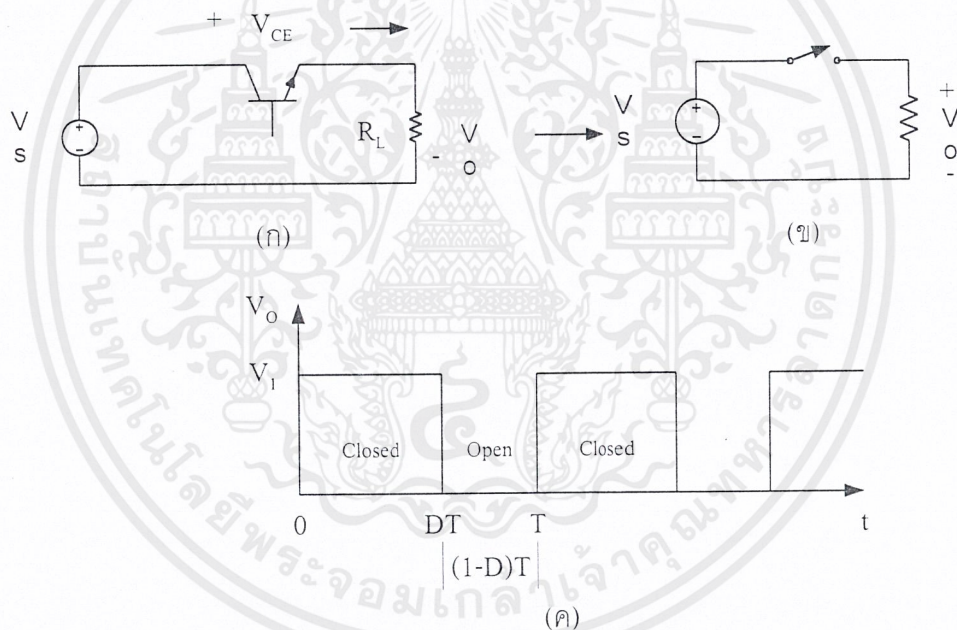
รูปที่ 2.3 เป็นแบบอุดมคติ (Ideal) เอาต์พุตจะมีค่าเหมือนอินพุตเมื่อสวิตช์ปิด และจะมีค่าเป็นศูนย์เมื่อสวิตช์เปิด การปิด-เปิดของสวิตช์ยังผลให้อาต์พุตเกิดเป็นสัญญาณพัลส์ (Pulse) ค่าเฉลี่ยของเอาต์พุตมีค่าเท่ากับ

$$V_O = \frac{1}{T} \int_0^T V_O(t) dt = \frac{1}{T} \int_0^{DT} V_S dt = V_S D \quad (2.1)$$

ค่าเอาต์พุตเฉลี่ยถูกควบคุมโดยการปรับค่า Duty ratio, D ซึ่งมีค่าเท่ากับ

$$D = \frac{t_{on}}{t_{on} + t_{off}} = \frac{t_{on}}{T} = t_{on} f \quad (2.2)$$

เมื่อ f คือความถี่ในการสับสวิตช์ (Switching frequency) มีหน่วยเป็น Hz ค่าเฉลี่ยเอาต์พุต จะมีค่าน้อยกว่าหรือเท่ากับ อินพุต สำหรับวงจรนี้



รูปที่ 2.3 (ก) วงจรพื้นฐานของแหล่งจ่ายไฟแบบสวิตชิง (ข) วงจรเปรียบเทียบ (ค) แรงดันเอาต์พุต

จากรูปที่ 2.3(ค) พบว่าในการควบคุมค่าเฉลี่ยของแรงดันไฟตรงขาออก (Output DC Voltage) ของวงจร DC-DC Converter ทำได้โดยการควบคุมค่า Duty ratio (D) และ ทฤษฎีที่ใช้ในการควบคุมแรงดันขาออกมีอยู่ 2 ทฤษฎี คือ

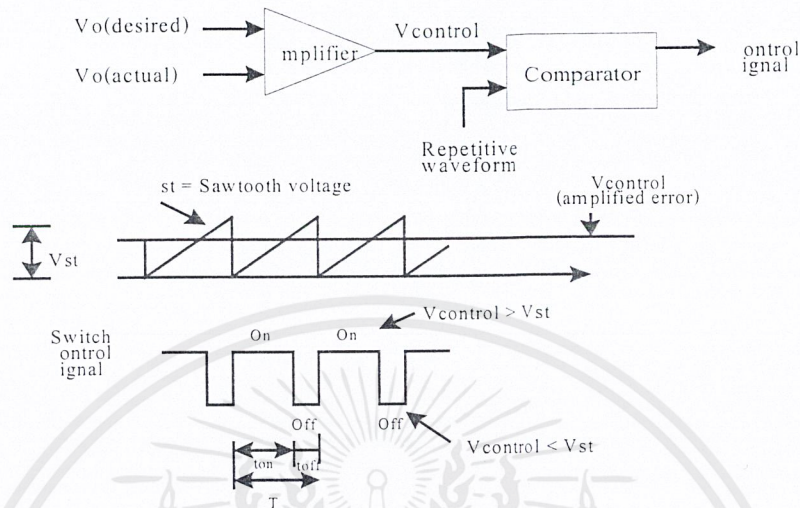
1. ความถี่คงที่ (Constant Frequency Operation)

คือ การใช้ความถี่ในการสับสวิตช์ที่มีค่าคงที่ และทำการปรับ Duty ratio (D) ของสวิตช์ เพื่อที่จะควบคุมค่าแรงดันเฉลี่ยขาออก การควบคุมชนิดนี้รู้จักกันในชื่อ PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ความถี่เปลี่ยนแปลง (Variable Frequency Operation)

คือ การใช้ความถี่ในการสับสวิตช์แปรเปลี่ยนไป โดยอาจให้ช่วงเวลาในการ On หรือ Off ของสวิตช์มีค่าคงที่ซึ่งเรียกว่า “Frequency Modulation”



รูปที่ 2.4 บล็อกไดอะแกรม และแสดงการรวมสัญญาณของ PWM

จากรูปที่ 2.4 ในการควบคุมค่าแรงดันเฉลี่ยขาออกโดยวิธี PWM ที่ความถี่สวิตช์มีค่าคงที่ สัญญาณในการควบคุมสถานะของสวิตช์ได้จากการเปรียบเทียบระดับสัญญาณควบคุมแรงดัน ($V_{control}$) เทียบกับสัญญาณที่มีค่าซ้ำ (Repetitive Waveform) ซึ่งมีค่าสูงสุดคงที่ โดยมากมักเป็นสัญญาณฟันเลื่อย (Sawtooth Waveform)

สัญญาณควบคุมแรงดันโดยปกติจะได้รับจากการขยายค่าผิดพลาด (Error) ซึ่งค่าผิดพลาดนี้เกิดจากผลต่างระหว่างสัญญาณแรงดันเอาต์พุต (Output Voltage) กับค่าแรงดันที่ต้องการ (Desired Value)

กำลังงานที่สวิตช์ในทางอุดมคติได้รับมีค่าเป็นศูนย์ เมื่อสวิตช์เปิดจะไม่มีกระแสไหลผ่านตัวมัน และเมื่อสวิตช์ปิดจะไม่มีแรงดันตกคร่อมตัวมัน ดังนั้นกำลังงานทั้งหมดจะรับไปได้โดยโหลด และ ประสิทธิภาพจะมีค่า 100%

พลังงานสูญเสียจะเกิดในสวิตช์จริง เพราะแรงดันตกคร่อมตัวมันมีค่าไม่เท่ากับศูนย์เมื่อสวิตช์เปิดและสวิตช์จำเป็นต้องผ่านช่วงนำกระแสแบบต่อเนื่อง เมื่อเปลี่ยนจากสถานะหนึ่งไปสู่อีกสถานะ DC-DC Converter ที่นิยมใช้มีอยู่ด้วยกัน 3 แบบ คือ

1. แบบแรงดันลดลง (BUCK Converter)
2. แบบแรงดันเพิ่มขึ้น (BOOST Converter)
3. แบบได้ทั้งแรงดันลดลงและเพิ่มขึ้น (BUCK-BOOST Converter)

สำหรับโครงงานนี้เราจะทำการศึกษาเฉพาะคอนเวอร์เตอร์ชนิด BUCK มีรายละเอียดดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

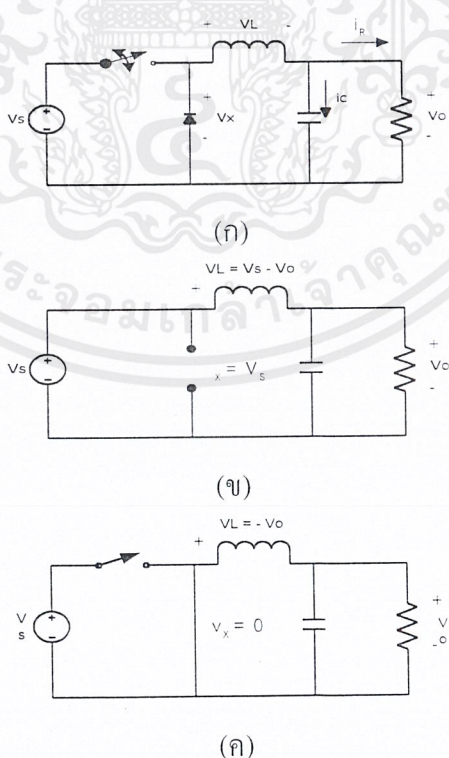
2.3 คอนเวอร์เตอร์ชนิด BUCK (Step down converter)

การควบคุมแรงดันไฟตรงของสัญญาณเอาต์พุตผลิตในรูป 2.3(ค) อาจจะเพียงพอสำหรับงานบางอย่าง แต่ส่วนใหญ่วัตถุประสงค์คือ การสร้างเอาต์พุตที่เป็น Pure DC วิธีหนึ่งที่จะได้รับเอาต์พุตคือ จากวงจรในรูป 2.3(ก) คือ การเพิ่มชุดกรองสัญญาณความถี่ต่ำ (Low Pass Filter) หลังสวิตช์ ไดโอดจะเป็นเส้นทางให้กระแสตัวเหนี่ยวนำไหลผ่านเมื่อสวิตช์ถูกเปิดออก และจะถูกไบอัสย้อนกลับ(Reverse Bias) เมื่อสวิตช์ปิด BUCK Regulator เป็นแหล่งจ่ายไฟที่ผลิตแรงดันเอาต์พุตเฉลี่ย (V_O) ที่มีค่าต่ำกว่าแรงดันอินพุต (V_S) เสมอ

2.3.1 ความสัมพันธ์ของกระแสและแรงดัน

ถ้าชุดกรองความถี่ต่ำเป็นตามอุดมคติ แรงดันเอาต์พุตจะเป็นค่าเฉลี่ยของแรงดันอินพุตที่เข้าสู่ฟิลเตอร์ แรงดันอินพุตที่เข้าฟิลเตอร์ คือ V_X ในรูปที่ 2.5(ก) คือ V_S เมื่อสวิตช์ปิด และมีค่าเป็นศูนย์ เมื่อสวิตช์เปิด ถ้าสวิตช์ ปิด-เปิด เป็นลักษณะคาบ (Duty ratio: D) ค่าแรงดันที่อินพุตของฟิลเตอร์ คือ $V_S D$ ดังสมการ (2.1)

การวิเคราะห์นี้สมมุติให้ไดโอดยังคงได้รับไบอัสตรง (Forward Bias) ตลอดเวลาที่สวิตช์เปิด นั่นคือ กระแสที่ตัวเหนี่ยวนำยังคงเป็นบวกตลอดคาบเวลาในการสับสวิตช์ ซึ่งรู้จักกันในชื่อ “Continuous Current” ในทางตรงกันข้าม “Discontinuous Current” คือ ลักษณะที่กระแสตัวเหนี่ยวนำ กลับเป็นศูนย์ระหว่างแต่ละคาบในการสับสวิตช์



รูปที่ 2.5 (ก) คีชี-คีชี คอนเวอร์เตอร์ (ข) เปรียบเทียบเมื่อสวิตช์ปิด (ค) เปรียบเทียบเมื่อสวิตช์เปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนเวอร์เตอร์ชนิด BUCK จะมีคุณสมบัติเมื่อทำงานในสภาวะคงที่ (Steady State)

1. กระแสที่ตัวเหนี่ยวนำมีลักษณะเป็นคาบ

$$i_L(t+T) = i_L(t) \quad (2.3)$$

2. ค่าเฉลี่ยของแรงดันที่ตัวเหนี่ยวนำมีค่าเป็นศูนย์

$$V_L = \frac{1}{T} \int_t^{t+T} v_L(\lambda) d\lambda = 0 \quad (2.4)$$

3. ค่าเฉลี่ยของกระแสที่ตัวเก็บประจุมีค่าเป็นศูนย์

$$I_C = \frac{1}{T} \int_t^{t+T} i_C(\lambda) d\lambda = 0 \quad (2.5)$$

4. กำลัง(Power)ที่จ่ายโดยแหล่งจ่ายมีค่าเท่ากับกำลังที่รับโดยโหลด สำหรับอุปกรณ์ที่ไม่เป็นอุดมคติ (Non Ideal) จะเกิดพลังงานสูญเสียขึ้นที่อุปกรณ์ที่ไม่เป็นอุดมคติ

$$P_S = P_O \quad (\text{Ideal})$$

(2.6)

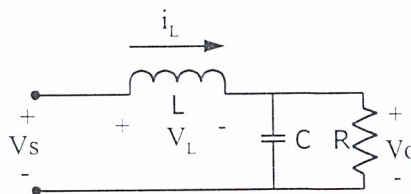
$$P_S = P_O + \text{losses} \quad (\text{Non Ideal})$$

การวิเคราะห์วงจรคอนเวอร์เตอร์ชนิด BUCK ในรูปที่ 2.5(ก) เริ่มด้วยการกำหนดสมมุติฐานดังนี้

1. วงจรทำงานในสภาวะคงที่
2. กระแสที่ตัวเหนี่ยวนำไหลอย่างต่อเนื่อง หรือมีค่าบวกเสมอ
3. ตัวเก็บประจุมีขนาดใหญ่มากๆ และแรงดันเอาต์พุตมีค่าคงที่ที่ระดับแรงดัน V_O ข้อจำกัดนี้จะละไว้ในตอนหลังเพื่อที่จะแสดงผลของค่าตัวเก็บประจุที่มีค่าจำกัดค่าหนึ่ง
4. คาบเวลาในการสับสวิตช์ คือ T เวลาที่สวิตช์ปิดคือ DT และเวลาที่สวิตช์เปิดคือ $(1-D)T$
5. อุปกรณ์ทุกตัวเป็นอุดมคติ

2.3.2 การทำงานของวงจรคอนเวอร์เตอร์ชนิด BUCK แบ่งได้เป็น 2 โหมด คือ

Mode 1 สวิตช์ปิด (Switch Off)



รูปที่ 2.6 วงจรคอนเวอร์เตอร์ชนิด BUCK ขณะสวิตช์ปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

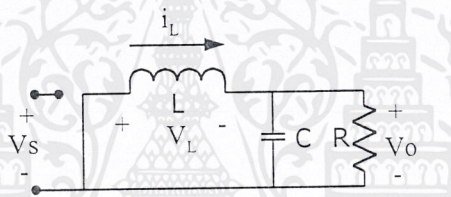
เมื่อสวิตช์ปิด วงจรคอนเวอร์เตอร์ชนิด BUCK จะเป็นไปตามวงจรสมมูลย์ ตามรูปที่ 2.6 กระแสอินพุตจะไหลผ่านขดลวดเหนี่ยวนำ (Filter Inductor: L) และตัวเก็บประจุ (Filter Conductor: C) และความต้านทาน (Load Resistor: R) ทำให้มีพลังงานสะสมในขดลวด L ตอนนี้ ไดโอดถูกไบอัสกลับอยู่ทำให้ไม่มีกระแสไหลผ่านไดโอด และแรงดันตกคร่อมตัวเหนี่ยวนำมีค่า

$$V_L = V_S - V_O = L \frac{di_L}{dt}$$

เนื่องจากกระแสที่เพิ่มขึ้นอย่างคงที่และเพิ่มขึ้นแบบเชิงเส้น ดังนั้นการเปลี่ยนแปลงของกระแสขณะสวิตช์เปิด สามารถเขียนได้ว่า

$$(\Delta i_L)_{close} = (v_s - v_o) * \left(\frac{DT}{L} \right) \quad (2.7)$$

Mode 2 สวิตช์เปิด (Switch On)



รูปที่ 2.7 วงจรคอนเวอร์เตอร์ชนิด BUCK ขณะสวิตช์เปิด

เมื่อสวิตช์เปิดออก ขั้วของตัวเหนี่ยวนำจะกลับขั้วจากเดิมและพลังงานที่สะสมในตัวเหนี่ยวนำจะทำให้ เกิดกระแสไหลในตัวเหนี่ยวนำ ไหลผ่านไปยังโหลด โดยผ่านไดโอดเรียกว่า “Freewheeling Diode” ซึ่งตอนนี้จะถูกไบอัสตรง และตัวเก็บประจุจะคายประจุออกไปสู่โหลด แรงดันตกคร่อมตัวเหนี่ยวนำขณะสวิตช์เปิดคือ

$$v_L = -V_O = L \left(\frac{di_L}{dt} \right)$$

กระแสที่ตัวเหนี่ยวนำลดลงอย่างคงที่ ดังนั้นการเปลี่ยนแปลงของกระแสที่ตัวนำขณะสวิตช์เปิด คือ

$$(\Delta i_L)_{open} = - \left(\frac{V_O}{L} \right) (1 - D)T \quad (2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่สภาวะคงที่ การเปลี่ยนแปลงกระแสที่ตัวเหนี่ยวนำเมื่อครบ 1 คาบจะมีค่าเท่ากับศูนย์ คือ

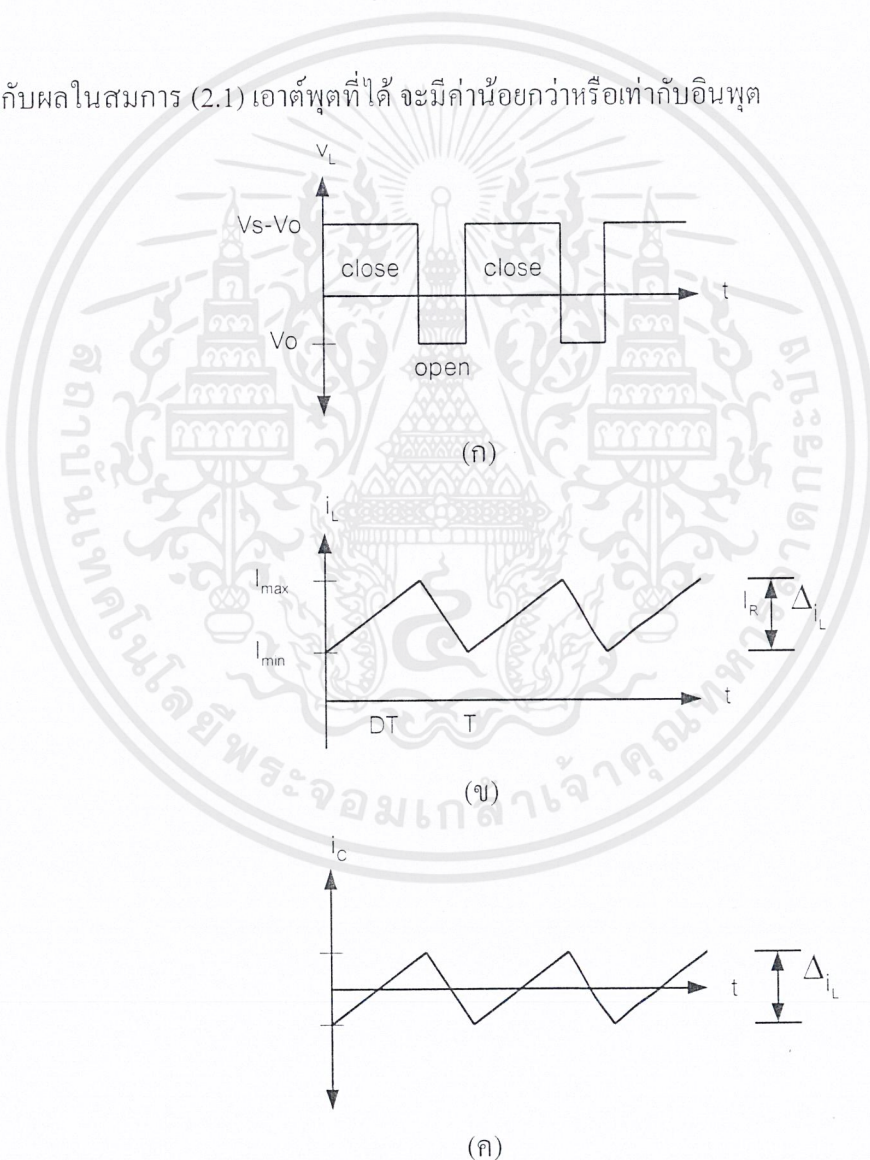
$$(\Delta i_L)_{close} + (\Delta i_L)_{open} = 0$$

ใช้สมการ (2.7) และ (2.8) จะได้

$$(V_S - V_O) * \left(\frac{DT}{L} \right) - \left(\frac{V_O}{L} \right) (1 - D)T = 0$$

$$V_O = DV_S \quad (2.9)$$

ซึ่งตรงกับผลในสมการ (2.1) เอาต์พุตที่ได้ จะมีค่าน้อยกว่าหรือเท่ากับอินพุต



รูปที่ 2.8 (ก) แรงดันที่ตัวเหนี่ยวนำ L (ข) กระแสที่ตัวเหนี่ยวนำ L (ค) กระแสที่ตัวเก็บประจุ C

สังเกตได้ว่าแรงดันเอาต์พุตขึ้นอยู่กับค่าอินพุต และ Duty ratio เท่านั้น ถ้าแรงดันอินพุต มีการแกว่งไปมา แรงดันเอาต์พุตสามารถรักษาให้สม่ำเสมอโดยการปรับ Duty Ratio ให้เหมาะสม ค่าเฉลี่ยของกระแสที่ตัวเหนี่ยวนำจะมีค่าเหมือนกับค่าเฉลี่ยของกระแสที่โหลดความต้านทาน เพราะค่าเฉลี่ยของกระแสที่ตัวเก็บประจุจะมีค่าเท่ากับศูนย์ที่สภาวะการทำงานคงที่

$$I_L = I_R = \frac{V_O}{R} \quad (2.10)$$

ค่าสูงสุดและต่ำสุดของกระแสที่ตัวเหนี่ยวนำสามารถคำนวณได้ดังนี้

$$\begin{aligned} I_{\max} &= I_L + \left(\frac{\Delta i_L}{2} \right) \\ &= \left(\frac{V_O}{R} \right) + \frac{1}{2} \left[\left(\frac{V_O}{L} \right) (1-D) T \right] \\ &= V_O \left[\frac{1}{R} + \frac{(1-D)}{2Lf} \right] \end{aligned} \quad (2.11)$$

$$\begin{aligned} I_{\min} &= I_L - \left(\frac{\Delta i_L}{2} \right) \\ &= \left(\frac{V_O}{R} \right) - \frac{1}{2} \left[\left(\frac{V_O}{L} \right) (1-D) T \right] \\ &= V_O \left[\frac{1}{R} - \frac{(1-D)}{2Lf} \right] \end{aligned} \quad (2.12)$$

เมื่อ $f = 1/T$ คือ ความถี่ในการสับสวิตช์มีหน่วยเป็น Hertz

ขนาดของตัวเหนี่ยวนำที่มีค่าต่ำสุดที่จะทำให้กระแสไหลต่อเนื่อง (Continuous Current) สามารถที่จะหาได้จากการให้ $I_{\min} = 0$ ในสมการที่ (2.12) เพราะว่า $I_{\min} = 0$ คือ ขอบเขตระหว่างกระแสต่อเนื่อง (Continuous Current) และกระแสที่ไม่ต่อเนื่อง (Discontinuous Current) ดังนี้

$$\begin{aligned} I_{\max} = 0 &= V_O \left[\frac{1}{R} - \frac{(1-D)}{2Lf} \right] \\ Lf_{\min} &= \frac{[(1-D)R]}{2} \end{aligned} \quad (2.13)$$

$$L_{\min} = \frac{[(1-D)R]}{2f} \quad (2.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 การเปลี่ยนแปลงของแรงดันเอาต์พุต (Voltage Ripple)

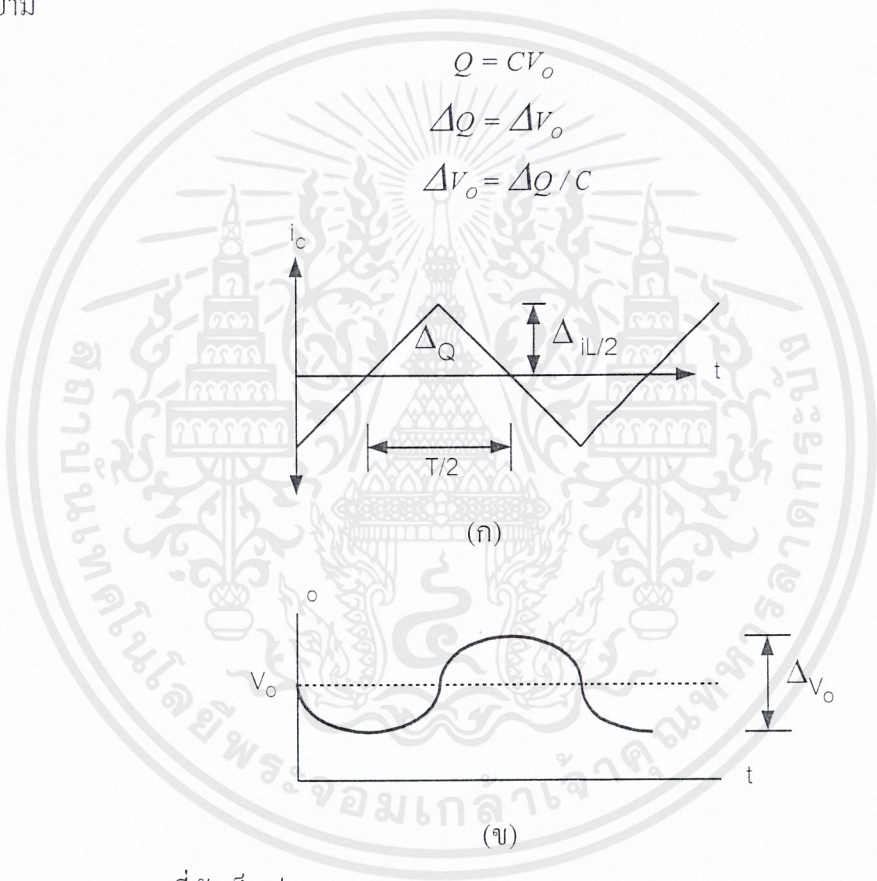
ในการวิเคราะห์ก่อนหน้านี้ ตัวเก็บประจุถูกสมมุติให้มีขนาดใหญ่มาก เพื่อรักษาแรงดันเอาต์พุตให้มีค่าคงที่ในทางปฏิบัติแรงดันเอาต์พุตไม่สามารถรักษาให้มีค่าคงที่อย่างสมบูรณ์ได้ด้วยค่าตัวเก็บประจุที่มีค่าจำกัดค่าหนึ่ง

การเปลี่ยนแปลงของ Voltage Ripple คำนวณได้จากความสัมพันธ์ของกระแสและแรงดันของตัวเก็บประจุ กระแสที่ไหลในตัวเก็บประจุคือ

$$i_C = i_L - i_R$$

ขณะที่กระแสที่ตัวเก็บประจุมีค่าบวกตัวเก็บประจุกำลังสะสมพลังงาน(Charge)

จากนิยาม



รูปที่ 2.9 (ก) กระแสที่ตัวเก็บประจุ C
(ข) การเปลี่ยนแปลงแรงดันที่ตัวเก็บประจุ (Capacitor Ripple Voltage)

การเปลี่ยนแปลงของประจุ ΔQ คือพื้นที่รูปสามเหลี่ยมเหนือแกน x

$$\Delta Q = \left(\frac{1}{2}\right)\left(\frac{T}{2}\right)\left(\frac{\Delta i_L}{2}\right) = \frac{T \Delta i_L}{8}$$
$$\Delta V_o = \frac{T \Delta i_L}{8C}$$

จากสมการ (2.8) แทนค่า Δi_L

$$\begin{aligned}\Delta V_O &= \left(\frac{T}{8C}\right)\left(\frac{V_O}{L}\right)(1-D)T \\ &= \frac{V_O(1-D)}{8LCf^2}\end{aligned}\quad (2.15)$$

เมื่อ ΔV_O คือ ค่าจากยอดสู่ยอดของแรงดัน Ripple ที่เอาต์พุต (Peak-Peak) โดยส่วนใหญ่จะแสดงค่าแรงดัน Ripple เป็นอัตราส่วนกับแรงดันเอาต์พุต ถ้าค่า Ripple มีค่าไม่ใหญ่มาก การตั้งสมมุติฐานว่าแรงดันเอาต์พุตคงที่จะมีความถูกต้อง น่าเชื่อถือมากขึ้น

$$\frac{\Delta V_O}{V_O} = \frac{(1-D)}{8LCf^2} \quad (2.16)$$

เพราะว่าส่วนประกอบของคอนเวอร์เตอร์ ถูกสมมุติให้เป็นอุดมคติ ดังนั้นเพาเวอร์ที่จ่ายโดยแหล่งจ่ายจะต้องมีค่าเหมือนกับเพาเวอร์ที่โหลดความต้านทานรับไป

$$\begin{aligned}P_X &= P_O \\ V_X I_X &= V_O I_O \\ \frac{V_O}{V_S} &= \frac{I_S}{I_O}\end{aligned}\quad (2.17)$$

จากความสัมพันธ์ของแรงดันและกระแส ซึ่งลักษณะคล้ายกับหม้อแปลง ดังนั้นวงจรคอนเวอร์เตอร์ชนิด BUCK จะสมมูลกับหม้อแปลงไฟตรง (DC Transformer)

2.4 วงจรควบคุมสำหรับแหล่งจ่ายไฟแบบสวิตชิง และ IC TL494

เนื่องจากคอนเวอร์เตอร์เกือบทุกแบบ จะคงค่าแรงดันเอาต์พุตได้ด้วยการควบคุมช่วงเวลานำกระแส (t_{on}) ของเพาเวอร์ทรานซิสเตอร์ ดังนั้นวงจรควบคุมการทำงานของคอนเวอร์เตอร์โดยทั่วไปจึงนิยมใช้เทคนิคควบคุมความกว้างของสัญญาณพัลส์ (Pulse Width Modulation: PWM) เป็นหลักการใช้ PWM เพื่อควบคุมช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์สามารถทำได้ในสองลักษณะการทำงานของวงจรควบคุมคือ ในโหมดควบคุมจากแรงดัน และ โหมดควบคุมจากกระแส

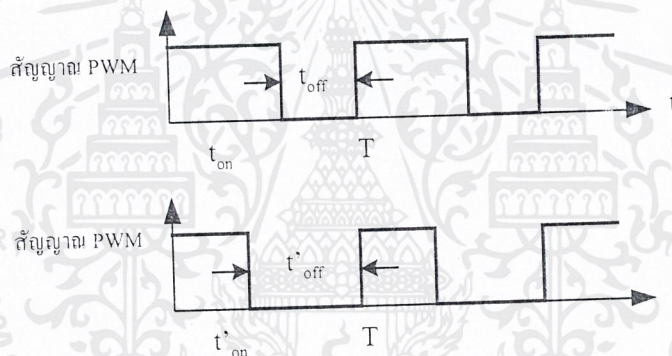
2.4.1 การมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation; PWM)

เทคนิคของการมอดูเลตความกว้างของพัลส์เปิดและปิด (on /off) เพื่อป้อนให้กับ ทรานซิสเตอร์ซึ่งทำหน้าที่เป็นสวิตช์เรียกว่าการมอดูเลตความกว้างพัลส์ (Pulse Width Modulation) หรือเรียกสั้นๆ ว่า PWM วัตถุประสงค์ของ PWM ก็คือ แปรเปลี่ยนรอบทำงาน (Duty Cycle , d) นิยามของ d คือ

$$d = t_{on}.f_s = \frac{t_{on}}{t_{on} + t_{off}} \quad (2.18)$$

ปกติการแปรเปลี่ยนค่า d สามารถกระทำได้โดยการมอดูเลต t_{on} หรือ t_{off} หรือ มอดูเลตทั้ง t_{on} และ t_{off} วิธีการมอดูเลตความกว้างของพัลส์มี 2 รูปแบบ คือ

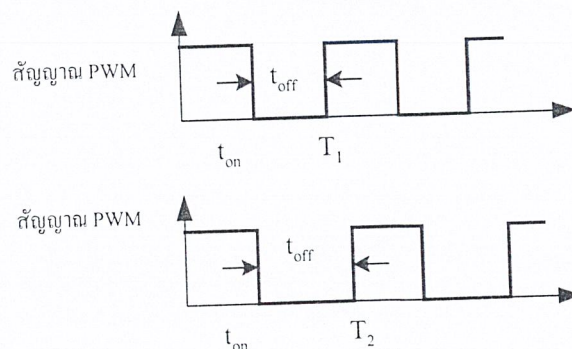
ก.) ความถี่คงที่ (Fixed Frequency) โดยการเปลี่ยนแปลงทั้ง t_{on} และ t_{off} ขณะที่ให้คาบเวลาสวิตช์คงที่ ดังรูปที่ 2.10



รูปที่ 2.10 วิธีการมอดูเลตความกว้างของพัลส์แบบความถี่คงที่

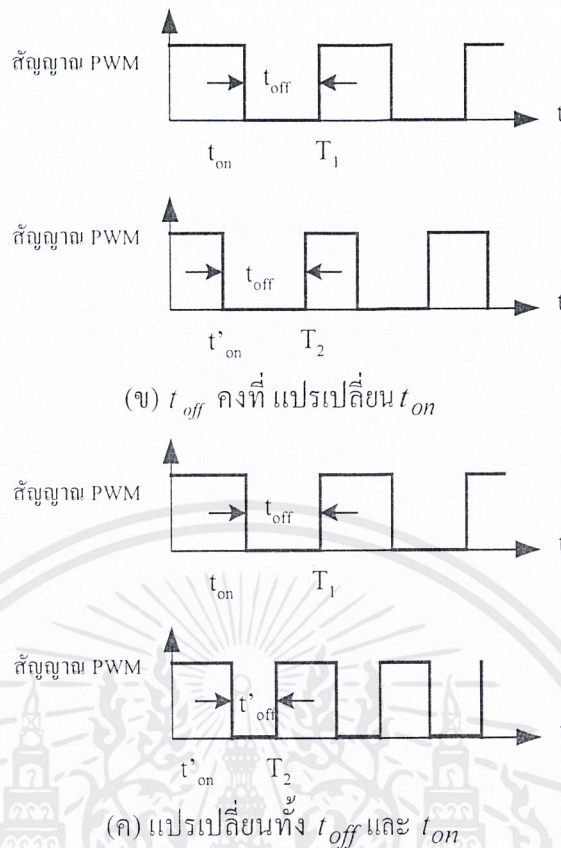
ข.) ความถี่เปลี่ยนแปลงได้ (Variable Frequency) สามารถกระทำได้โดย

- กำหนดให้ t_{on} คงที่ และแปรเปลี่ยน t_{off} ดังรูปที่ 2.11 (ก)
- กำหนดให้ t_{off} คงที่ และแปรเปลี่ยน t_{on} ดังรูปที่ 2.11 (ข)
- แปรเปลี่ยนทั้ง t_{off} และ t_{on} ดังรูปที่ 2.11 (ค)



(ก) t_{on} คงที่ แปรเปลี่ยน t_{off}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 วิธีการมอดูเลตความกว้างของพัลส์แบบความถี่แปรเปลี่ยนได้

ปัญหาของวิธีการมอดูเลตความกว้างของพัลส์แบบความถี่แปรเปลี่ยนได้คือ ไม่สามารถทราบการรบกวนสนามแม่เหล็กไฟฟ้า (Electromagnetic Interference, EMI) เนื่องจากการเปลี่ยนแปลงความถี่สวิตช์ดังกล่าว รูปแบบวิธีการมอดูเลตความกว้างของพัลส์ที่ได้รับความนิยมส่วนใหญ่คือ วิธีการมอดูเลตความกว้างของพัลส์แบบความถี่คงที่ซึ่งทำให้สะดวกในการออกแบบวงจรกรอง EMI ด้วยเหตุผลดังกล่าวจึงนำไปสร้างเป็นวงจรรวมเพื่อความสะดวก และเสถียรภาพสำหรับการใช้งาน ดังนั้นโครงงานที่จะนำเสนอต่อไปนี้ได้เลือกใช้วิธีการมอดูเลตความกว้างของพัลส์แบบความถี่คงที่โดยใช้ไอซีเบอร์ TL494 ของบริษัทโมโตโรลา

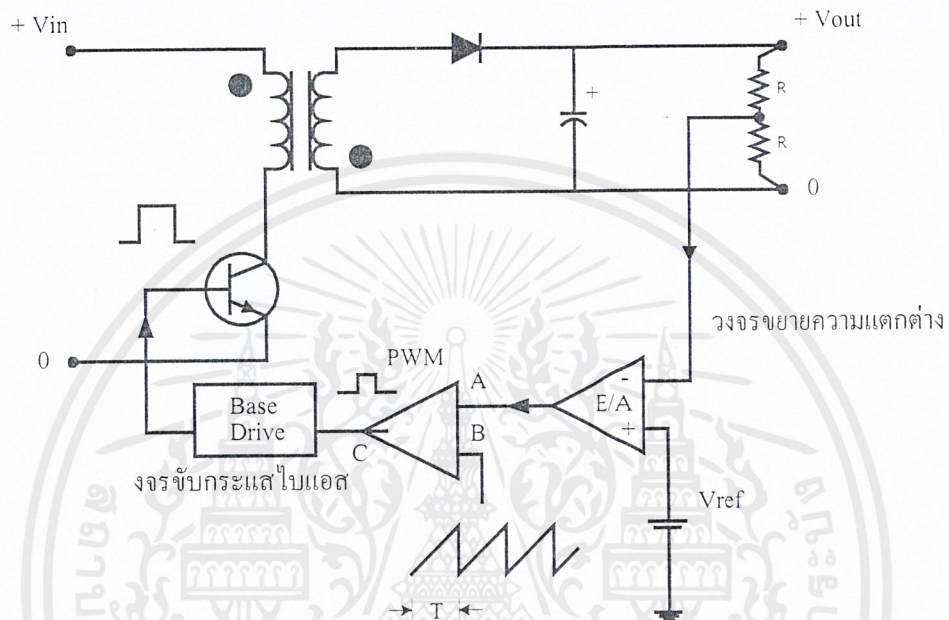
2.4.2 วงจรควบคุมในโหมดควบคุมจากแรงดัน (Voltage Mode Control)

การทำงานของวงจรควบคุมที่อาศัยการตรวจจับการเปลี่ยนแปลงค่าแรงดันเอาต์พุตมาควบคุมช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์ เพื่อคงค่าแรงดันเอาต์พุตเป็นหลัก วงจรพื้นฐานของวงจรควบคุมจากแรงดันเป็นดังรูปที่ 2.12

จากรูปที่ 2.12 วงจรควบคุมจะอาศัยการป้อนกลับค่าแรงดันที่เอาต์พุต และนำมาเปรียบเทียบกับแรงดันอ้างอิง V_{ref} ของวงจร เพื่อตรวจจับการเปลี่ยนแปลงของแรงดันที่เอาต์พุต ค่าความแตกต่างที่ได้จะถูกขยายโดยวงจรขยายความแตกต่าง E/A ก่อนที่จะส่งต่อไปยังวงจร PWM

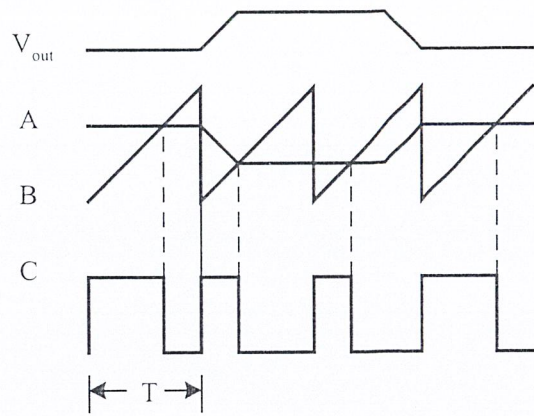
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ด้วยค่าแรงดันที่ได้จากวงจรขยายความแตกต่าง E/A ที่ตำแหน่ง A จะถูกเปรียบเทียบกับแรงดันรูปฟันเลื่อยที่ตำแหน่ง B ของ PWM อีกครั้งหนึ่ง เอาต์พุตที่ได้จากวงจร PWM จะมีลักษณะที่เป็นพัลส์สี่เหลี่ยมซึ่งมีคาบเวลาคงที่เท่ากับคาบเวลาของแรงดันรูปฟันเลื่อยและมีความกว้างของพัลส์ซึ่งเปลี่ยนแปลงไปตามผลมอดูเลชันของค่าแรงดันที่ตำแหน่ง A และ B ค่าความกว้างของพัลส์นี้เองจะเป็นตัวกำหนดช่วงเวลานำกระแสของเพาเวอร์ทรานซิสเตอร์ในคอนเวอร์เตอร์



รูปที่ 2.12 แสดงวงจรพื้นฐานสำหรับการควบคุมคอนเวอร์เตอร์ในโหมดควบคุมจากแรงดัน

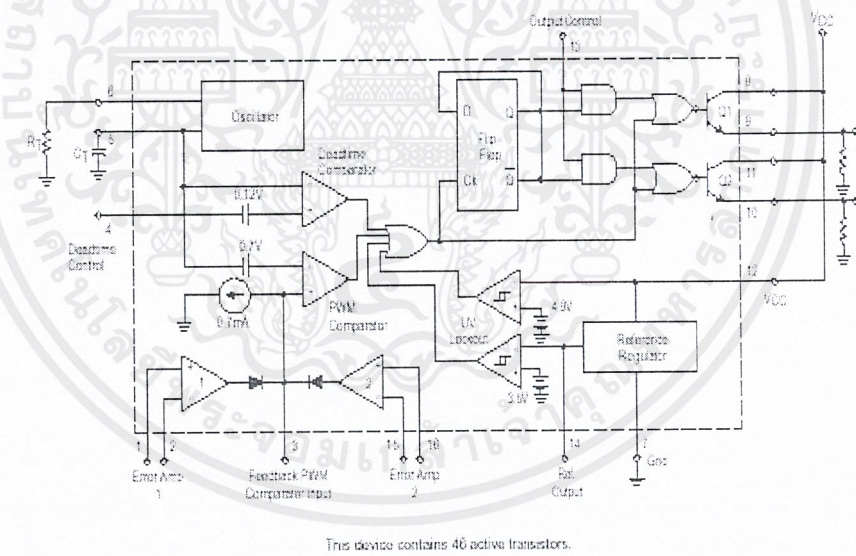
เนื่องจากค่าแรงดันป้อนกลับจะถูกส่งมายังวงจรขยายความแตกต่าง E/A ที่ขา Inverting ผลต่างของแรงดันเอาต์พุตและแรงดันอ้างอิงที่จุด A จึงมีลักษณะกลับเฟสกันอยู่ 180° กล่าวคือ เมื่อแรงดันเอาต์พุตค่ามากขึ้นแรงดันที่จุด A จะมีค่าลดลง ความกว้างพัลส์ที่เอาต์พุตของ วงจรPWM จึงมีค่าลดลงด้วย และช่วงนำเวลากระแสของเพาเวอร์ทรานซิสเตอร์ t_{on} ก็จะมีค่าลดลง ถ้าแรงดันเอาต์พุตมีค่าลดลง แรงดันที่จุด A จะมีค่าเพิ่มขึ้น ความกว้างพัลส์ที่เอาต์พุตของวงจร PWM จึงมีค่าเพิ่มขึ้น t_{on} ก็จะมีค่าเพิ่มขึ้น ทำให้คอนเวอร์เตอร์สามารถจ่ายค่าแรงดันเอาต์พุตเอาไว้ได้ ลักษณะรูปคลื่นแรงดันขณะวงจรทำงานจะเป็นดังรูปที่ 2.13



รูปที่ 2.13 แสดงลักษณะของความกว้างเอาต์พุตของ PWM ซึ่งเป็นผลมาจากการมอดูเลตสัญญาณป้อนกลับและสัญญาณฟันเลื่อยตามรูปที่ 2.12

2.4.3 ไอซีเบอร์ TL494 สำหรับโหมดควบคุมจากแรงดัน

ไอซีเบอร์ TL494 โครงสร้างภายในและการจัดการขาของ TL494 แสดงในรูปที่ 2.14 การทำงานของไอซีจะเป็นดังนี้

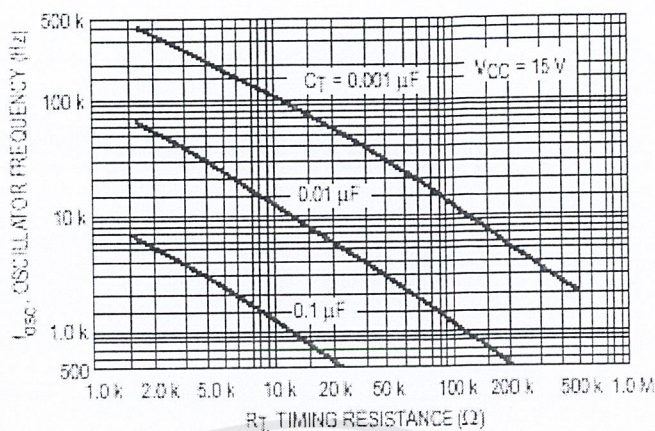


รูปที่ 2.14 แสดงการจัดโครงสร้างภายในและการจัดขาไอซี TL494

2.4.4 การกำหนดคาบเวลาการทำงาน

วงจรของ TL494 เป็นวงจร PWM ที่มีความถี่ที่ คาบเวลาการทำงานของเอาต์พุตพัลส์กำหนดโดยค่าของ R_T และ C_T จากภายนอกที่ขา 6 และ ขา 5 ของไอซี ค่าคาบเวลาการทำงานกำหนดได้จาก

$$T = \frac{R_T C_T}{1.1}$$

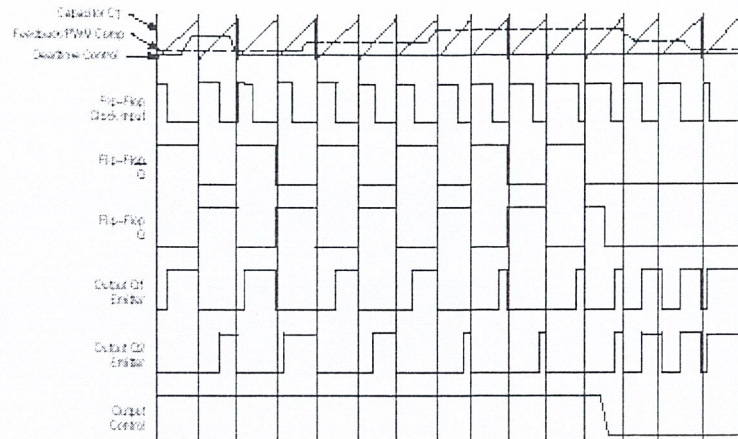


รูปที่ 2.15 แสดงความสัมพันธ์ของค่า $C_T R_T$ ในการกำหนดความถี่

2.4.5 การทำงานของไอซีในการคงค่าแรงดันของคอนเวอร์เตอร์

ความกว้างของเอาต์พุตพัลส์ของไอซี จะได้จากการเปรียบเทียบสัญญาณฟันเลื่อยที่ขา S กับแรงดันที่ได้จากวงจรขยายความแตกต่าง (Error Amp) ทั้ง 2 ตัว ที่ตัวเปรียบเทียบส่วน NOR เกต ที่ควบคุมทรานซิสเตอร์เอาต์พุต Q_1 และ Q_2 จะทำงานก็ต่อเมื่อขา C_k ของ Flip-Flop อยู่ในสถานะ “LOW” เท่านั้น ซึ่ง C_k จะเป็น “LOW” ได้ก็ต่อเมื่อแรงดันของสัญญาณฟันเลื่อยมีค่ามากกว่าแรงดันที่มาจากวงจรขยายความต่างทั้ง 2 ตัว นั่นคือแรงดันป้อนกลับจากเอาต์พุตของคอนเวอร์เตอร์ หากมีค่าสูงขึ้น ความกว้างเอาต์พุตของไอซีจะลดลง ในทางกลับกัน แรงดันป้อนกลับหากมีค่าลดลง ความกว้างของเอาต์พุตพัลส์ของไอซีจะเพิ่มขึ้น

ความกว้างเอาต์พุตพัลส์ของไอซีนี้อาจกำหนดให้มีค่ามากที่สุด หรือมีค่าศูนย์ได้ด้วยการเปลี่ยนแปลงแรงดันที่ขา 3 จาก 0.5 โวลต์ จนถึง 3.5 โวลต์ ส่วนวงจรขยายความแตกต่างทั้งสองตัวจะมีช่วงของอินพุตคอมมอนโหมด ตั้งแต่ -0.3 ถึง $(V_{CC} - 2)$ โวลต์ และสามารถตรวจจับแรงดันหรือกระแสที่เอาต์พุตของคอนเวอร์เตอร์ได้ Error Amp ทั้ง 2 ตัว จะให้เอาต์พุตในลักษณะให้สถานะ “High” (Active High) โดยต่อกันอยู่ในลักษณะ OR ที่ขา Non-Inverting ของ PWM เป็นตัวเปรียบเทียบ การต่อกันในลักษณะนี้ วงจรขยายความแตกต่างที่ทำให้เกิดความกว้างเอาต์พุตพัลส์ต่ำสุด จะเป็นตัวควบคุมความกว้างของเอาต์พุตพัลส์ของไอซี



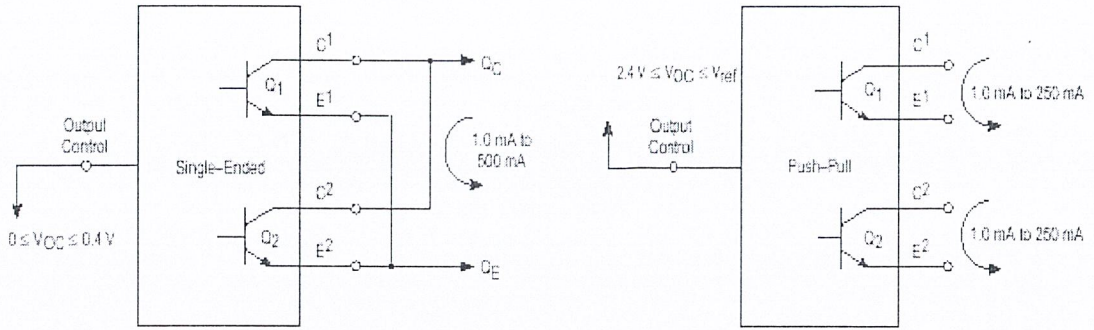
รูปที่ 2.16 แสดงรูปคลื่นลักษณะการทำงานของ TL 494

2.4.6 การกำหนดค่าเวลาเพื่อ TD

TL 494 สามารถให้ผู้ใช้กำหนดค่าเวลาเพื่อ t_D ของวงจรได้เอง ด้วยการต่อแรงดันระหว่าง 0 ถึง 3.3 โวลต์ ที่ขา 4 ของไอซี อย่างไรก็ตาม ถ้าหากว่าแรงดันที่ขา 4 มีค่าเท่ากับ 0 โวลต์ ค่าเวลาเพื่อต่ำสุดของไอซีจะไม่ต่ำกว่า 4 เปอร์เซ็นต์ ของค่าคาบเวลาการทำงานเนื่องจากมีแรงดันออฟเซต 120 มิลลิ-โวลต์ ต่ออยู่ภายใน ดังนั้นช่วงเวลา t_{on} สูงสุดของคอนเวอร์เตอร์ที่ได้จากไอซีจะเท่ากับ 48% ของค่าคาบเวลาเมื่อต่อขา 13 (เอาต์พุต Control) เข้ากับขา 14 ($+5 V_{ref}$) และมีค่า 96% ของค่าคาบเวลาเมื่อต่อขา 13 ลงกราวด์

2.4.7 การเลือกใช้ Q_1 และ Q_2 ที่เอาต์พุตของไอซี

เอาต์พุต Q_1 และ Q_2 ของไอซีสามารถทำงานได้ 2 โหมด คือ ทำงานพร้อมกัน หรือ สลับกันทำงาน ซึ่งสามารถเลือกการทำงานได้ที่ขา 13 (เอาต์พุต Control) โดยขณะที่ C_T ดิซชาร์จ เอาต์พุตของ Dead – Time Comparator จะให้พัลส์ออกมา C_k จะมีสถานะเป็น “High” โดยการต่อเข้ากับขา 4 ($+5 V_{ref}$) Q_1 และ Q_2 จะสลับกันทำงานตามจังหวะของ Flip-flop เพื่อใช้คอนเวอร์เตอร์แบบพุช-พูล ในกรณีนี้คาบเวลาการทำงานจะเป็น 2 เท่าของค่าคาบเวลาสัญญาณฟันเลื่อยของไอซี แต่ถ้ากำหนดให้ขา 13 มีสถานะเป็น “Low” โดยการต่อลงกราวด์ (ยกเลิก Flip-Flop) Q_1 และ Q_2 จะทำงานพร้อมกันและสามารถขนาน Q_1 และ Q_2 เข้าด้วยกันได้ ถ้าต้องการให้น้ำกระแสได้มากขึ้น ในกรณีนี้ คาบเวลาการทำงานจะมีค่าเท่ากับค่าคาบเวลาของสัญญาณฟันเลื่อยของไอซี (ช่วงเวลา น้ำกระแสสูงสุดเท่ากับ 96% ของค่าคาบเวลา)



รูปที่ 2.17 แสดงลักษณะการเลือกใช้อัตพุตของ TL 494

TL 494 ต้องการไฟเลี้ยงในช่วง $7 \leq V_{CC} \leq 40 V_{ref}$ ภายในเท่ากับ 5 โวลต์ และสามารถจ่ายกระแสได้ 10 มิลลิแอมป์เพื่อใช้กับวงจรภายนอกได้ โดยมีค่าความถูกต้อง $\pm 1.5\%$ ความคลาดเคลื่อนทางอุณหภูมิมีค่าน้อยกว่า 50 มิลลิโวลต์เมื่อทำงานในช่วง 0 ถึง 70°C

2.4.8 การวิเคราะห์ฟังก์ชันถ่ายโอนของการมอดูเลตความกว้างของพัลส์

การสร้าง PWM โดยนำแรงดันควบคุม $v_c(t)$ ซึ่งก็คือ เอาต์พุตของวงจรสร้างสัญญาณควบคุมมาเปรียบเทียบกับรูปคลื่นฟันเลื่อย (saw tooth) $v_r(t)$ ซึ่งมีความถี่เท่ากับความถี่สวิตช์ f_s ดังรูป 2.18(a) สามารถกำเนิด f_s เท่ากับ $\frac{1.1}{R_T C_T}$ แรงดันควบคุม $v_c(t)$ ประกอบด้วยองค์ประกอบดีซี และเอซีขนาดเล็กๆ นั่นคือ

$$v_c(t) = V_c + \tilde{v}_c(t) \quad (2.19)$$

เมื่อ $v_c(t)$ มีค่าอยู่ในช่วงระหว่าง 0 และ $v_r(t)$ [ดูรูปที่ 2.18(g)] ซึ่งมีลักษณะเป็นเอซีแบบไซน์ ความถี่ ω เมื่อ ω มีค่าต่ำกว่าความถี่สวิตช์มากๆ ω_s ($\omega_s = 2\pi f_s$) เขียนแรงดันควบคุมเฉพาะในส่วนของเอซี คือ

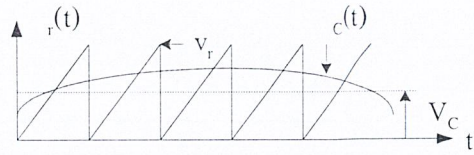
$$\tilde{v}_c(t) = a \sin(\omega t - \phi) \quad (2.20)$$

โดยที่ a คือ แอมพลิจูด และ ϕ คือ มุมเฟส

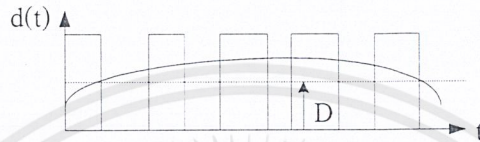
จากรูปที่ 2.18 (b) อัตราส่วนการใช้งานสวิตช์ชั่วครู่ $d(t)$ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 d(t) &= 1 \quad \text{when } v_c(t) \geq v_r(t) \\
 &= 0 \quad \text{when } v_c(t) \leq v_r(t)
 \end{aligned}
 \tag{2.21}$$



(ก)



(ข)

รูปที่ 2.18 รูปคลื่นสัญญาณ PWM

ทำนองเดียวกัน วิเคราะห์สัญญาณ PWM แบบไซน์ซอด้วยอนุกรมฟูริเยร์

$$d(t) = \frac{V_c}{\hat{V}_r} + \frac{a}{\hat{V}_r} \sin(\omega t - \phi) + \text{องค์ประกอบความถี่สูง} \tag{2.22}$$

องค์ประกอบความถี่สูงขึ้น ในแรงดันเอาต์พุต $v_o(t)$ เกิดจากองค์ประกอบความถี่สูงใน $d(t)$ จะถูกจำกัดออกไป เนื่องจากตัวกรองผ่านความถี่ต่ำที่เอาต์พุตของคอนเวอร์เตอร์ ดังนั้น องค์ประกอบความถี่สูงในสมการ (2.22) สามารถตัดทิ้งได้ เขียนอัตราส่วนการใช้งาน $d(t)$ ในเทอมของค่าดีซีแอนด์เอซี ได้ดังนี้

$$d(t) = D + \tilde{d}(t) \tag{2.23}$$

เปรียบเทียบกับสมการ (2.22) กับ (2.23) จะได้

$$D = \frac{V_c}{\hat{V}_r} \tag{2.24}$$

และ

$$\tilde{d}(t) = \frac{a}{\hat{V}_r} \sin(\omega t - \phi) \tag{2.25}$$

หารสมการ (2.25) ด้วย (2.20) จะได้ฟังก์ชันถ่ายโอนของ PWM คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T_m(s) = \frac{\tilde{d}(s)}{\tilde{v}_c(s)} = \frac{\frac{a}{\hat{V}_r}}{a} = \frac{1}{\hat{V}_r} \quad (2.26)$$

จากสมการที่ (2.26) จะเห็นว่า ฟังก์ชันถ่ายโอนเชิงทฤษฎีของ PWM ไม่มีการหน่วง แต่ในการปฏิบัติจริง ๆ ผลตอบสนองมีการหน่วงเวลา ที่เกิดจากตัวเปรียบเทียบ

2.5 มอสเฟตกำลัง (Power MOSFETs)

เป็นอุปกรณ์ที่ควบคุมด้วยแรงดัน (Voltage Controller) และต้องการเพียงกระแสอินพุตค่าน้อย ๆ เท่านั้น ความเร็วในการสับสวิตช์ (Switching Speed) มีค่าสูงมาก และเวลาในการสับสวิตช์ (Switching Times) อยู่ในช่วง nanoseconds เหมาะกับการแปลงผันที่มีความถี่สูง และมีกำลังไฟฟ้าต่ำ ประกอบด้วย 3 ขั้ว คือ เกต (G), เดรน (D), ซอส (S)

MOSFET ถูกประยุกต์มากขึ้นใน Low - Power High Frequency Converters, MOSFET ไม่เกิดปัญหาในเรื่องปรากฏการณ์ Second Breakdown เหมือนในอุปกรณ์ BJT อย่างไรก็ตาม MOSFET ยังมีปัญหาในเรื่องของ Electrostatic Discharge และจำเป็นที่จะต้องดูแลเป็นพิเศษในเรื่องการจับต้อง (Handling) นอกจากนั้นมันเป็นสิ่งที่ยากที่จะป้องกัน MOSFET จากภายใต้สภาวะ Shot Circuit Fault Condition MOSFET มี 2 ชนิดคือ

1. Depletion MOSFET เรียกสั้น ๆ ว่า ดีมอสเฟต
2. Enhancement MOSFET เรียกสั้น ๆ ว่า อิมอสเฟต

2.5.1 คุณลักษณะของมอสเฟต

มอสเฟตเป็นอุปกรณ์ประเภทใช้แรงดันควบคุม และมีอินพุตอิมพีแดนซ์สูงมาก ขั้วเกตจะดึงกระแสรั่วไหลต่ำมากแค่นาโนแอมแปร์ และเราทราบว่า ทรานส์คอนดักแตนซ์ (Transconductance: g_m) ซึ่งเป็นอัตราส่วนของ I_D ต่อแรงดันเกต (V_G) เป็นตัวกำหนดคุณลักษณะการถ่ายโอนของมอสเฟต

2.5.2 เพาเวอร์มอสเฟต

Power MOSFET โดยทั่วไปจะเป็น N-Channel ที่ทำงานใน Enhancement Mode สามารถทำงานได้ดีที่ความถี่สูง ตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้นและการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีกซึ่งเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์

ในส่วนวงจรขับของเพาเวอร์นั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟต

ให้ทำงานได้จากไอซีควบคุม เช่น UC 3842 ได้โดยตรงเพาเวอร์มอสเฟต จึงเข้ามาแทนที่ไบโพลาร์ เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตแหล่งจ่ายไฟแบบสวิตชิ่งในตลาดอุตสาหกรรม ปัจจุบันโครงสร้างของ เพาเวอร์มอสเฟต จะเป็นไปได้ทั้งใน ลักษณะ P และ N-Channel ใน ปรินซิเพิลนี้ได้อธิบายเลือกใช้ชนิด N-Channel จึงจะขอกกล่าวถึงเฉพาะมอสเฟตชนิด N-Channel

2.5.3 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟตขณะทำงาน จะเป็นไปได้ 2 ลักษณะเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ ขณะเปลี่ยนสถานะ และ ขณะนำกระแส แต่สำหรับ เพาเวอร์มอสเฟต จะมีช่วงเวลาเริ่มนำกระแส และ ช่วงเวลาเริ่มหยุดนำกระแส สั้นกว่า ไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟต จะไม่มีประจุ สะสมเกิดขึ้นจึงไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตามแม้ว่า เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะนำกระแск่อนข้างสูง การสูญเสียของเพาเวอร์มอสเฟต ขณะนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 2.19 แสดงลักษณะการตอบสนอง ของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์

ถึงแม้ว่าช่วงเวลานำกระแสและเริ่มหยุดนำกระแสของมอสเฟตจะค่อนข้างสั้น แต่ โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูง 50 กิโลเฮิรตซ์ จำเป็น ต้องนำกำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส กับ ช่วงเวลาเริ่มนำกระแส ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลาด้วย โดย P_D มีค่าเท่ากับ

$$P_D = P_{sw(on)} + P_{sw(off)} + P_C$$

$$P_{sw(on)} = \frac{0.5 I_{PK(on)} V_{in} t_r}{T}$$

$$P_{sw(off)} = \frac{0.5 I_{PK(off)} V_{in} t_r}{T}$$

$$P_C = I_{Drms}^2 \times R_{DSon}(T_j) \quad (2.27)$$

เมื่อ

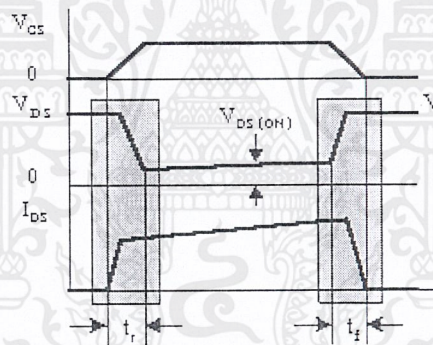
$P_{sw(on)}$	คือ	กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต
$P_{sw(off)}$	คือ	กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต
P_C	คือ	กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
$I_{PK(on)}$	คือ	ค่ากระแสสูงสุดขณะเริ่มนำกระแส
$I_{PK(off)}$	คือ	ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I_{Drms}	คือ	ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
$R_{Ds(on)}(T_j)$	คือ	ค่าความต้านทานระหว่างเดรนและซอร์สที่อุณหภูมิรอยต่อสูงสุด ขณะทำงานของมอสเฟต
T_r	คือ	ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต
T_f	คือ	ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

2.5.4 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

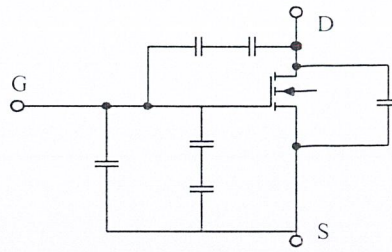
การขับเพาเวอร์มอสเฟตให้นำกระแสนั้นแตกต่างจากการขับกระแสไปอัส ในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่ต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอีมิเตอร์ได้ก็ต่อเมื่อ มีกระแสไบอัสไหลผ่านที่เบสและอีมิเตอร์ แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์ส ก็ต่อเมื่อแรงดันคกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมัน แต่ใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่าย และยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก



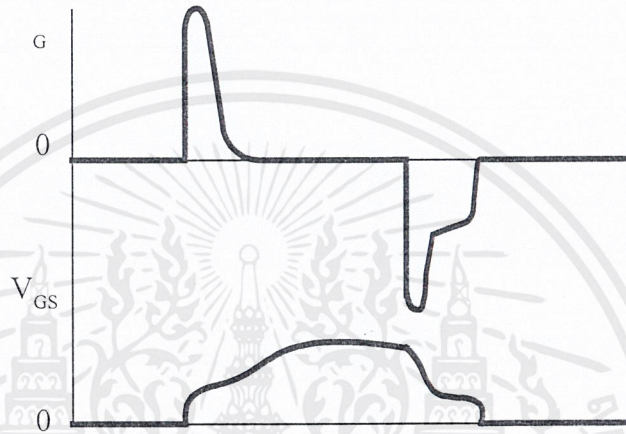
รูปที่ 2.19 แสดงลักษณะของกระแสและแรงดันคกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่ม หยุดนำกระแส ในส่วนที่แรเงาจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อน

2.5.5 ค่าความจุไฟฟ้าด้านอินพุต (Input Capacitance)

เนื่องจากลักษณะ โครงสร้างภายในตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบ ๆ ขาต่าง ๆ ของมันดังรูปที่ 2.20



รูปที่ 2.20 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต



รูปที่ 2.21 แสดงลักษณะแรงดันและกระแสที่ขาเกิดขณะเพาเวอร์มอสเฟตถูกไบแอสให้นำกระแส

ตัวเก็บประจุเหล่านี้บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงเริ่มนำกระแส ทางกลับกันการหยุด การนำกระแสของเพาเวอร์มอสเฟตจะต้องทำให้ตัวเก็บประจุคายออกไปจนแรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าแรงดันขีดเริ่ม จึงจะหยุดนำกระแสโดยทั่วไปแล้วค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เองจะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน

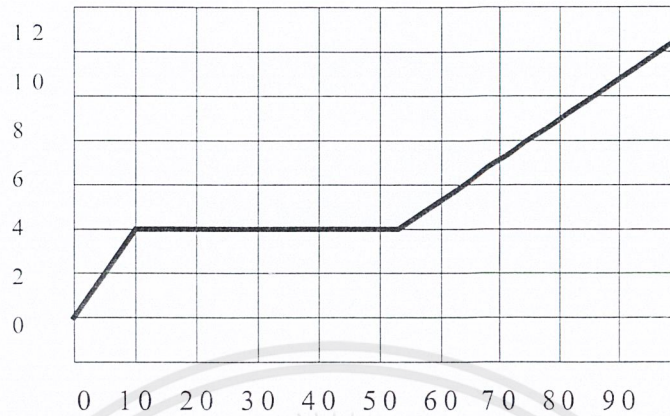
2.5.6 การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของค่าแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้นหรือที่เรียกแผนภูมิประจุที่เกต ตามรูป 2.22 กราฟนี้มีประโยชน์มากในการคำนวณค่ากระแสไบอัสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต

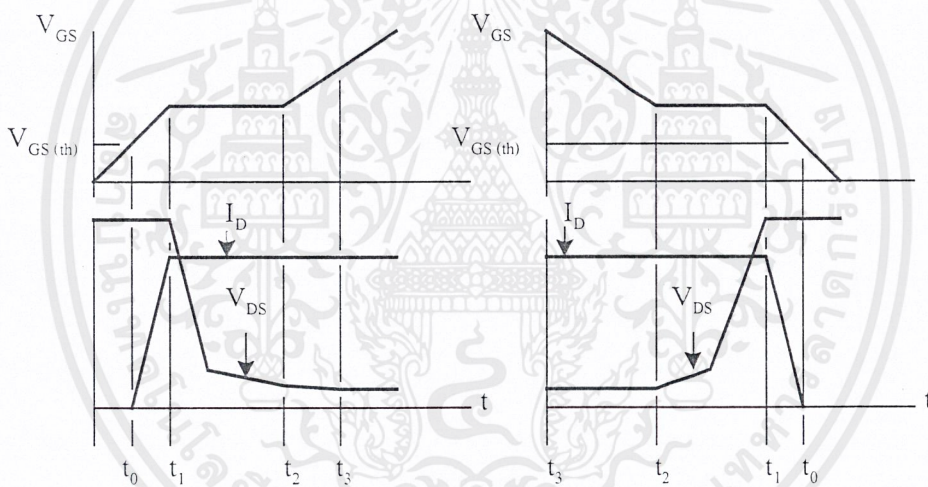
ลักษณะของกราฟจะแบ่งได้เป็น 3 ช่วง ตามผลของประจุที่เพิ่มขึ้น คือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (Turn on delay) t_0

2. ช่วงเวลาเริ่มนำกระแส (Rise time) $t_0 \rightarrow t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (Excess charge time) $t_2 \rightarrow t_3$



รูปที่ 2.22 แสดงตัวอย่างของแผนภูมิประจุที่เกิด



รูปที่ 2.23 แสดงลักษณะการชาร์ตประจุที่ขาเกต ตามเวลาที่มีผลต่อการเริ่มนำกระแส

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์ตประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนการที่จะเริ่มนำกระแส เมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ($V_{GS(th)}$) จึงจะเริ่มมีกระแสไหลผ่านเดรน และซอร์สที่เวลา t_0 ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อมเดรนและซอร์ส V_{DS} จึงมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 % จนเหลือเพียง 10 % ของค่าแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส t_1 ถึง t_2 นี้เอง และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะสามารถทำการนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.23 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทาน

ระหว่างเดรนและซอร์สจะมีค่าลดลงเรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา t_1 ถึง t_2 แต่ประจุสะสมที่เพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย และผลเมื่อเริ่มหยุดนำกระแสเพาเวอร์มอสเฟต ตามลำดับ

เนื่องจากเพาเวอร์มอสเฟตจะไม่เกิดประจุสะสมขึ้นในขณะที่นำกระแส การหยุดนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์ตประจุและคายประจุมีเท่ากัน ช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสจะมีช่วงเวลาหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการที่จะคายประจุส่วนเกินทิ้งไป จากกราฟในรูป 2.22 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส t_r และช่วงเวลาหยุดนำกระแส t_f ได้จาก

$$t = \frac{Q_G}{I_G} \quad (2.28)$$

เมื่อ Q_G คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

I_G คือ ค่ากระแสที่ใช้ชาร์ตประจุที่ค่ากระแสคงที่เป็นแอมป์

หมายเหตุ กราฟแผนภูมิประจุที่เกต ดังในรูปที่ 2.22 ปกติในการวัดผู้ผลิตจะกำหนดให้กระแสเกต I_G สำหรับชาร์ตประจุมีค่าคงที่ ในการใช้งานจริงแล้ว วงจรขับมอสเฟตอาจให้ค่า I_G ไม่คงที่ จึงจำเป็นต้องใช้ข้อมูลทีนอกเหนือจากข้อมูลในแผนภูมิประจุที่เกต ซึ่งจะไม่กล่าวในที่นี้ อย่างไรก็ตามถ้าสามารถออกแบบวงจรขับเพาเวอร์มอสเฟตให้จ่ายกระแสได้มากพอ การคำนวณที่ได้จากสมการ (2.28) ก็นับว่าได้ใกล้เคียง

2.5.7 วงจรขับมอสเฟตกำลัง

เพื่อให้สอดคล้องกับส่วนควบคุมแยกจากกันทางไฟฟ้า ดังนั้นการออกแบบวงจรขับเพาเวอร์มอสเฟตจะใช้ตัวเชื่อมโยงแสง (Opto-Couple) และแหล่งจ่ายไฟดีซีจะต้องแยกออกจากกันอย่างอิสระด้วย นั่นคือจากรูปในภาคผนวก เป็นวงจรขับเพาเวอร์มอสเฟต แหล่งจ่ายดีซี 12 โวลต์ และ 24 โวลต์ จะต้องแยกออกจากกันทางไฟฟ้าอย่างอิสระโดยใช้ขดลวดปฐมภูมิของหม้อแปลงต่างชุดกัน

หลักการควบคุมแบบ Fuzzy

3.1 กล่าวนำ

การควบคุมกระบวนการทางอุตสาหกรรม มีวิธีการในการควบคุมหลายวิธี ซึ่งโดยปกติเรามักจะใช้ PI Controller แต่ในปัจจุบันกระบวนการทางอุตสาหกรรมมีความซับซ้อนมากขึ้นทำให้การควบคุมแบบ PI Controller มีขีดจำกัดระดับหนึ่ง และเนื่องจากความซับซ้อนของกระบวนการทำให้การหาแบบจำลองทางคณิตศาสตร์ของกระบวนการทางคณิตศาสตร์ทำได้ลำบาก จึงเริ่มมีการคิดวิธีการควบคุมแบบใหม่ ๆ เพื่อแก้ปัญหาดังกล่าว ซึ่งปัจจุบันมีวิธีการควบคุมที่ได้รับการคิดค้นและพัฒนาขึ้นมาหลายวิธี วิธีที่ได้รับความนิยมอย่างแพร่หลายคือ การควบคุมโดยการเลียนแบบความคิดของมนุษย์ได้แก่ การควบคุมโดยใช้ Fuzzy Logic Controller ซึ่งเป็นวิธีที่น่าสนใจ

ในปัจจุบันเทคโนโลยีการควบคุมแบบ Fuzzy เป็นที่น่าสนใจอย่างกว้างขวางทั้งในวงการการศึกษาและวงการอุตสาหกรรม เพราะตัวควบคุมแบบ Fuzzy มีข้อได้เปรียบหลายประการคือ

1. สามารถออกแบบตัวควบคุมแบบตัวควบคุมได้โดยไม่ต้องทราบแบบจำลองทางคณิตศาสตร์ของระบบที่จะทำการควบคุมอย่างละเอียด
2. เหมาะสำหรับระบบที่มีตัวแปรภาษาที่กำหนดค่าแน่นอนได้ยาก
3. ใช้กับระบบที่มีหลายสัญญาณเข้าและหลายสัญญาณออกได้ดี

3.1.1 นิยามศัพท์

Crisp Set	⇒	ทฤษฎีเซตแบบเก่าที่มีมานานแล้วซึ่งสมาชิกในเซตจะมี ความเป็นสมาชิก หรือไม่เป็นเท่านั้น
Crisp Logic	⇒	เป็นตรรกที่ใช้ Crisp Set โดยมีการกระทำ 3 ตัว คือ AND , OR, NOT
Fuzzy Set	⇒	เป็นเซตที่แตกต่างไปจากเซตแบบเก่าตรงที่ค่าความเป็น สมาชิก จะมีหลายค่า
Fuzzy Logic	⇒	เป็นกระบวนการแก้ไขปัญหามีความคลุมเครือของข้อมูล โดยมีระดับตรรกหลายค่าเมื่อเทียบกับ Crisp Logic ระบบ ฟัซซี่ลอจิกมองทุกสิ่งทุกอย่างอยู่ในรูปของระดับการเป็น สมาชิก ตัวอย่าง เช่น อุ่นในระบบฟัซซี่ลอจิก กับร้อนและ เย็นใน Crisp Set

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Linguistic Variables	⇒ เป็นชื่อที่ใช้แทนกลุ่มของฟัซซีเซต ตัวอย่างเช่น เร็ว เร็วมาก เร็วที่สุด
Membership	⇒ คือระดับการเป็นสมาชิกของเซต มีค่าอยู่ระหว่าง 0 ถึง 1 ซึ่งให้เห็นความเป็นสมาชิกของเซต ที่ 0 ไม่มีค่า ความเป็น สมาชิกที่ 1 มีค่าความ เป็นสมาชิกเต็ม
Fuzzification	⇒ กระบวนการเปลี่ยน Crisp Set ให้เป็น Fuzzy Set
Fuzzy Inference	⇒ กระบวนการรวบรวมกฎที่เกี่ยวข้องและจัดการหา คำตอบซึ่งมีหลายวิธีการตัวอย่างเช่น วิธีการ Max-Product
Defuzzification	⇒ กระบวนการที่จะเปลี่ยน Fuzzy Set ให้เป็น Crispest เพื่อจะนำไปใช้ควบคุมต่อไปได้

3.1.2 Fuzzy control คืออะไร

เป็นระบบที่เลียนแบบการคิดด้านหนึ่งของมนุษย์ คือ การตัดสินใจในเรื่องที่มีความคลุมเครือจะอธิบายให้ง่ายและใกล้ตัวโดยยกตัวอย่างเช่น เมื่อคุณขับรถเข้าโค้ง คุณทำอะไร คุณไม่เคยคำนวณมุมที่จะต้องหมุนพวงมาลัย หรือ ความเร็วในการเข้าโค้ง คุณเพียงแต่มองสภาพของโค้งและการจราจร จากนั้นคุณก็หมุนพวงมาลัย ไปทางซ้ายหน่อย ไปทางขวานิด เร่งความเร็วขึ้นอีกหน่อย และลดความเร็วลงมากหน่อย ในระบบฟัซซีสามารถรู้ตัวเลขของปริมาณที่เป็นคำพูดเหล่านี้ได้ เราเรียนคำเหล่านี้ว่า ตัวแปรภาษา (Linguistic Variable)

ระบบ Fuzzy Control เป็นระบบที่เรียกว่า Rules-Based System ซึ่งหมายความว่า จะมี Fuzzy Rules หรือ กฎของ Fuzzy เป็นตัวตัดสินใจกลไกการทำงานของระบบควบคุมนั้นให้มีการปรับเปลี่ยนไปตามผลกระทบที่เกิดขึ้นในระบบ จุดมุ่งหมายของระบบ Fuzzy Control ก็คือการให้ Fuzzy Rules-Based System นี้เข้าไปแทนการควบคุมแบบเก่าซึ่งใช้มนุษย์เป็นผู้ควบคุม

Fuzzy Control จะมีประโยชน์ในสถานการณ์ที่

- ไม่มี Mathematical model ที่ยอมรับได้สำหรับ Plant นั้น ๆ
- เดิมมีการใช้คนที่มีประสบการณ์เป็นผู้ควบคุมกระบวนการซึ่งต้องอาศัยกฎ

การควบคุมที่ไม่ชัดเจนและคลุมเครือ

3.1.3 ทำไมจึงต้องใช้ Fuzzy control

1. เหตุผลทางทฤษฎีสำหรับ Fuzzy Control

- โดยทั่วไปแล้ว หลักการทางวิศวกรรมที่ดีนั้น ควรต้องใช้ ข้อมูลที่มีอยู่อย่าง

มีประสิทธิภาพสูงสุดเมื่อ Mathematical Model ของระบบนั้นหายากเกินไป (การปฏิบัติจริงทั่วไป)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลที่สำคัญที่สุดก็มาจาก

- ก. Sensor วัดค่าตัวแปรที่สำคัญออกมาเป็นตัวเลข
- ข. ผู้เชี่ยวชาญอธิบายระบบออกมาเป็นภาษามนุษย์และ Control Struction
 - Fuzzy Controller นั้นสามารถออกแบบได้โดยการนำเข้าสู่ข้อมูลจากผู้เชี่ยวชาญ ซึ่งมีลักษณะไม่ชัดเจนคลุมเครือ นั้นมาใช้ได้อย่างมีระบบและมีประสิทธิภาพซึ่ง Controller ที่เป็นแบบเก่านั้นไม่สามารถนำข้อมูลแบบภาษามนุษย์มาใช้ได้ จึงทำให้ในสถานการณ์ที่ข้อมูลที่สำคัญที่สุด ได้มาจากผู้เชียวชาญนั้น Fuzzy Controller จะเป็นทางเลือกที่ดีที่สุด
 - Fuzzy Control เป็น Model-Free Approach กล่าวคือ ไม่ต้องการ Mathematical Model ของระบบเหล่านั้นซึ่งก็ได้มายากด้วย ดังนั้น Model-Free Approach จึงมีความสำคัญมากขึ้น การControl แบบเก่านั้นก็มีบ้างเหมือนกันที่เป็น Model-Free Approach เช่น Non-Linear Adaptive Control และ PID Control
 - Fuzzy Control นั้นเป็น Non-Linear Controller ซึ่งถูกปรับแต่งให้ทำงานเป็น Non Linear Control Action ใด ๆ ก็ได้ ดังนั้นถ้าเลือก Parameter ของ Fuzzy Control ได้เหมาะสม ก็จะสามารถควบคุมระบบ Non-Linear ได้

2. เหตุผลทางการปฏิบัติสำหรับ Fuzzy Control

- เข้าใจง่ายเนื่องจาก Fuzzy Control เป็นการเลียนแบบวิธีการควบคุมของมนุษย์ ซึ่งหลักการของ Fuzzy Control ก็สามารถที่จะเข้าใจได้ง่าย แม้แต่โดยบุคคลซึ่งไม่ใช่ผู้เชี่ยวชาญ ใน 2 ทศวรรษที่ผ่านมา ทฤษฎีการควบคุมแบบเก่าได้มีการใช้ Mathematical Tools ที่ซับซ้อนมากขึ้นเรื่อยซึ่งก็เป็นสิ่งจำเป็นในการแก้ปัญหาที่ยากอย่างไรก็ตามสิ่งเหล่านี้ก็ทำให้จำนวนของวิศวกรปฏิบัติงานผู้เข้าใจในทฤษฎีเหล่านี้ลดน้อยลงไปด้วย ดังนั้นวิศวกรปฏิบัติงานที่ทำงานในการออกแบบสินค้าอุปโภค ก็มีแนวโน้มที่จะใช้วิธีซึ่งใช้งานและเข้าใจได้ง่าย ซึ่ง Fuzzy Control ก็นับว่าเป็นวิธีการหนึ่งนั่นเอง
- Implement ได้ง่าย ระบบ Fuzzy Logic ซึ่งเป็นหัวใจของ Fuzzy Control สามารถ Implement ได้ไม่ยากนัก ปัจจุบันมี Fuzzy VLSI Chip เกิดขึ้นมากมาย ซึ่งทำให้การสร้าง Fuzzy Controller ทำได้ง่ายและรวดเร็ว
- ใช้ค่าใช้จ่ายไม่มากนักในการพัฒนา ในทรานสะทางการปฏิบัติ นั้น ค่าใช้จ่ายในการพัฒนานับว่าเป็นปัจจัยที่สำคัญที่จะบ่งชี้ความสำเร็จของผลิตภัณฑ์เนื่องจาก Fuzzy Control นั้นสามารถทำความเข้าใจได้ง่าย ใช้เวลาในการเรียนรู้ไม่มากนัก ทำให้ Software ราคาต่ำ และจากการที่ Fuzzy Control สามารถ Implement ได้ง่าย จึงทำให้ Hardware ราคาต่ำด้วยเช่นกัน นอกจากนี้ ยังมี Software Tools สำหรับออกแบบ Fuzzy Controller อีกด้วย ดังนั้น Fuzzy Control จึงเป็นวิธีการที่มีอัตราส่วนระหว่างประสิทธิภาพการทำงานต่อราคาสูงมากที่สุดทีเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 ทฤษฎีฟัซซี่ลอจิก

ระบบควบคุมแบบฟัซซี่ (Fuzzy Control) มีพื้นฐานแนวความคิดมาจากทฤษฎีฟัซซี่ลอจิก (Fuzzy logic) และทฤษฎีฟัซซี่เซต (Fuzzy Set) ซึ่งจะช่วยให้สามารถอธิบายการปฏิบัติการ และการควบคุมของระบบเป็นคำพูดได้ชัดเจนยิ่งขึ้น หลักสำคัญของทฤษฎีฟัซซี่เซต คือ ยอมรับสมาชิกที่มีลักษณะ ตามเซตเพียงบางส่วนเข้ามาเป็นสมาชิก ซึ่งแตกต่างจาก ทฤษฎีเดิม (Crisp Set) ที่จะเน้นชัดเจนเลยว่าเป็นสมาชิกของเซตนั้นหรือไม่เท่านั้น ไม่มีการเป็นสมาชิกเพียงบางส่วน

ตัวอย่างของ Fuzzy Set ก็เช่น ความสูง ความเร็ว และอะไรก็ตามที่เกี่ยวกับความรู้สึจะเป็นฟัซซี่เซตทั้งสิ้น

ต่อไปนี้จะกล่าวถึงรายละเอียดของทฤษฎีข้างต้น และการนำทฤษฎีดังกล่าวมาประยุกต์ใช้ในการควบคุมระบบตามลำดับ

3.2.1 คริชพเซต (Crisp Set)

ทฤษฎีคริชพเซต เป็นทฤษฎีเซตที่เราคุ้นเคยกันดีโดยหลักการพื้นฐานของคริชพเซต มีดังนี้

- การเป็นสมาชิกของเซต

“ถ้า X เป็นสมาชิกของ A ” เราจะใช้สัญลักษณ์ $X \in A$

“ถ้า X ไม่เป็นสมาชิกของ A ” เราจะใช้สัญลักษณ์ $X \notin A$

ซึ่งในคริชพเซตนี้ เราจะระบุชัดเจนว่าสมาชิกของ Universe เป็นสมาชิกของเซต A หรือไม่ เราสามารถแทนค่าระดับการเป็นสมาชิก (Membership function) ซึ่งแทนด้วยสัญลักษณ์ μ_A ดังนี้

$$\mu_A(X) = 1 \text{ ก็ต่อเมื่อ } X \in A$$

$$\mu_A(X) = 0 \text{ ก็ต่อเมื่อ } X \notin A$$

- การเป็นสับเซต

“ถ้าสมาชิกทุกตัวของเซต A เป็นสมาชิกของเซต B จะเรียกว่า เซต A เป็นสับเซตของเซต B ” เราใช้สัญลักษณ์การเป็นสับเซตดังนี้ $A \subseteq B$

- การเท่ากันของเซต

“ถ้าสมาชิกทุกตัวของเซต A เท่ากับสมาชิกทุกตัวของเซต B จะเรียกว่า เซต A เท่ากับเซต B ” เราจะใช้สัญลักษณ์การเท่ากันดังนี้ $A = B$

- การไม่เท่ากันของเซต

“ถ้าสมาชิกทุกตัวของเซต A ไม่เท่ากับสมาชิกทุกตัวของเซต B จะเรียกว่า เซต A ไม่เท่ากับเซต B ” เราจะใช้สัญลักษณ์การเท่ากันดังนี้ $A \neq B$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การเป็นสับเซตแท้

“ถ้าสมาชิกทุกตัวของเซต A เป็นสมาชิกของเซต B และ เซต A ไม่เท่ากับ เซต B จะเรียกว่า เซต A เป็นสับเซตแท้ของเซต B” เราจะใช้สัญลักษณ์สับเซตแท้ดังนี้ $A \subset B$

- การปฏิบัติการเบื้องต้นของเซต ได้แก่

Complement เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่ไม่เป็นสมาชิกของเซต A เลย เราจะใช้สัญลักษณ์ Complement $A = A'$

Union เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะมีสมาชิกของทุกเซตรวมอยู่

Intersection เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะมีสมาชิกซึ่งเป็นสมาชิกของทุกเซต

3.2.2 ฟัซซีเซต (Fuzzy Set)

เป็นการรวมสมาชิกของหลายๆ คริขพเซตที่มีอยู่จริงและพอจะมีลักษณะเข้ารวมกลุ่มได้ ฟัซซีเซตยอมรับการเป็นสมาชิกของสมาชิกที่มีลักษณะตามเซตเพียงบางส่วนซึ่งจะมีการเปลี่ยนแปลงทีละน้อยระหว่างการมีคุณสมบัติของการเป็นสมาชิกอย่างครบถ้วน กับไม่มีคุณสมบัติการเป็นสมาชิกเลย แม้ว่าจะไม่พร้อมกันก็ตาม จึงสามารถใช้ฟัซซีเซตไปทำงานกับระบบคริขพเซต

การเป็นสมาชิกของฟัซซีเซต

ในระบบคริขพเซต จะกำหนดเพียงว่า X เป็นสมาชิกของเซต A โดยแทนด้วยฟังก์ชันระดับการเป็นสมาชิกเป็น 0 หรือ 1 แต่ฟัซซีเซตจะยอมรับสมาชิกที่มีลักษณะที่ถูกต้องเพียงบางส่วนและผิดเพียงบางส่วนไม่มีขอบเขตแน่นอน การประยุกต์ใช้ทฤษฎีฟัซซีเซต จะต้องแสดงค่าระดับ (degree) ซึ่งเป็นค่าที่เป็นไปได้ที่สมาชิกของเซตหรือระดับการเป็นสมาชิก โดยเราใช้สัญลักษณ์ μ แทนค่าระดับความเป็นสมาชิกซึ่งมีค่าระหว่าง 0 ถึง 1 แสดงดังนี้

$$\mu_A(X) \rightarrow [0,1]$$

หมายความว่า ระดับการเป็นสมาชิก (Degree of membership) ของ X ในฟัซซีเซต A อยู่ในช่วง ทั้งหมดจาก 0 ถึง 1 เมื่อประยุกต์เข้ากับ ฟัซซีลอจิก ค่า μ จะถูกเรียกว่า ค่าความจริงที่แสดงค่าระดับของเซตคือ

$$0 \leq X \leq 1$$

โดยถ้าค่าสูงแสดงว่ามีค่าความเป็นสมาชิกมาก ถ้าค่าต่ำแสดงว่ามีค่าความเป็นสมาชิกน้อย ค่า 0 จะหมายถึงไม่เป็นสมาชิกเลย และ 1 คือเป็นสมาชิกอย่างสมบูรณ์

ขอเน้นว่าฟังก์ชันระดับการเป็นสมาชิกของฟัซซีเซต ถึงแม้จะมีค่าระหว่าง 0 ถึง 1 แต่อย่านำไปสับสนกับความน่าจะเป็น ฟัซซีเซตเป็นรูปแบบหนึ่งของความไม่แน่นอนและโดยธรรมชาติฟัซซีเซตเป็นศาสตร์ที่ไม่เกี่ยวข้องกับสถิติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นิยามที่ฟuzzyเซตขยายมาจากคริสฟเซต

ฟuzzyเซตจะว่างก็ต่อเมื่อ ฟังก์ชันระดับการเป็นสมาชิกของฟuzzyเซตนั้นเป็น 0 ตลอดทั้ง X

ฟuzzyเซต A และ B จะเท่ากันก็ต่อเมื่อ $\mu_A(X) = \mu_B(X)$ สำหรับทุก ๆ X ใน X เขียนแทนได้ด้วย $A=B$

Subset หรือ containment นิยามโดย

$$A \subset B \leftrightarrow \mu_A(X) \leq \mu_B(X)$$

Complement ของฟuzzyเซต A เขียนแทนด้วย A' นิยามโดย

$$\mu_{A'}(X) = 1 - \mu_A(X)$$

Union ของฟuzzyเซต A และ B ซึ่งมีฟังก์ชันระดับการเป็นสมาชิก $\mu_A(X)$ และ $\mu_B(X)$ ตามลำดับสามารถแทนด้วยฟuzzyเซต C โดยฟังก์ชันระดับการเป็นสมาชิกของฟuzzyเซต C กำหนดโดย

$$\mu_C(X) = \max[\mu_A(X), \mu_B(X)] \text{ หรืออาจเขียนย่อเป็น}$$

$$\mu_C = \mu_A \vee \mu_B(X)$$

Intersection ของฟuzzyเซต A และ B ซึ่งมีฟังก์ชันระดับการเป็นสมาชิก $\mu_A(X)$ และ $\mu_B(X)$ ตามลำดับสามารถแทนด้วยฟuzzyเซต C โดยฟังก์ชันระดับการเป็นสมาชิกของฟuzzyเซต C กำหนดโดย

$$\mu_C(X) = \min[\mu_A(X), \mu_B(X)] \text{ หรืออาจเขียนย่อเป็น}$$

$$\mu_C = \mu_A \wedge \mu_B(X)$$

อย่างไรก็ตามไม่มีหลักเกณฑ์ตายตัวว่า การ Union ต้องใช้วิธีการ Max Operation การ Intersection ต้องใช้ Min Operation หรือการ Complement ต้องใช้ $\mu_{A'}(X) = 1 - \mu_A(X)$ ดังนั้น เพื่อให้ General มากขึ้นจึงนิยาม สัจพจน์ (Axiom) ปฏิบัติการแต่ละชนิดดังนี้

Complement C: $[1,0] \rightarrow [1,0]$

Axiom C1: $C(0) = 1$ และ $C(1) = 0$ หมายความว่าสามารถครอบคลุมคริสฟเซต

Axiom C2: สำหรับทุก ๆ $a, b \in [0,1]$ ถ้า $a < b$ แล้ว $C(a) \geq C(b)$ หมายความว่า C เป็น Monotonic no increasing

ทุก ๆ การปฏิบัติการที่จะถือว่าเป็นการ Complement ได้อย่างน้อยที่สุดจะต้องสอดคล้องกับสัจพจน์ทั้งสอง คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Union $U : [0,1] \rightarrow [0,1]$

Axiom U1: $U(0,0) = 0$; $U(0,1) = U(1,1) = 1$ นั้นหมายความว่า จะต้องสามารถครอบคลุมกริขพเซต

Axiom U2: $U(a,b) = U(b,a)$ มีคุณสมบัติการสลับที่

Axiom U3: ถ้า $a \leq a'$ และ $b \leq b'$ แล้ว $U(a,b) \leq U(a',b')$ หมายความว่า U เป็น Monotonic

Axiom U4: $U(U(a,b),c) = U(a,U(b,c))$ มีคุณสมบัติการจัดหมู่

ทุก ๆ การปฏิบัติการที่จะถือว่าเป็นการ Union ได้ อย่างน้อยจะต้องสอดคล้องกับสัจพจน์ทั้งสี่

Intersection $I : [0,1] \times [0,1] \rightarrow [0,1]$

Axiom I1: $I(1,1) = 1$; $I(0,1) = I(0,0) = 0$ หมายความว่า ต้องสามารถครอบคลุมกริขพเซต

Axiom I2: $I(a,b) = I(b,a)$ มีคุณสมบัติการสลับที่

Axiom I3: ถ้า $a \leq a'$ และ $b \leq b'$ แล้ว $I(a,b) \leq I(a',b')$ หมายความว่า I เป็น Monotonic

Axiom I4: $I(I(a,b),c) = I(a,I(b,c))$ มีคุณสมบัติการจัดหมู่

ทุก ๆ การปฏิบัติการที่จะถือว่าเป็นการ Intersection ได้อย่างน้อยจะต้องมีความสอดคล้องกับสัจพจน์ทั้งสี่

3.2.3 ฟัซซีลอจิก (Fuzzy logic)

ฟัซซีลอจิกจะมีการกระทำทางลอจิกเพื่อรวมค่าลอจิกต่าง ๆ ให้เป็นค่าฟัซซีลอจิก คล้ายตัวแปรในระบบลอจิก 2 ระดับ โดยจะต้องมีกำหนดลักษณะความหมายให้แตกต่างกันแต่ใช้คำสั่งทางลอจิกที่เหมือนกันคือ AND, OR, NOT ความหมายต่าง ๆ ในระบบฟัซซี ถูกกำหนดโดย L.A.Zadeh ผู้คิดค้นระบบฟัซซี ดังนี้

- การ AND ของฟัซซีลอจิก

ตามคำจำกัดความของ Zadeh คือค่าความจริงที่น้อยที่สุด (Minimum) นั่นคือ

$$\mu(A \text{ AND } B) = \min(\mu_A, \mu_B)$$

- การ OR ของฟัซซีลอจิก

ตามคำจำกัดความของ Zadeh คือค่าความจริงที่มากที่สุด (Maximum) นั่นคือ

$$\mu(A \text{ OR } B) = \max(\mu_A, \mu_B)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

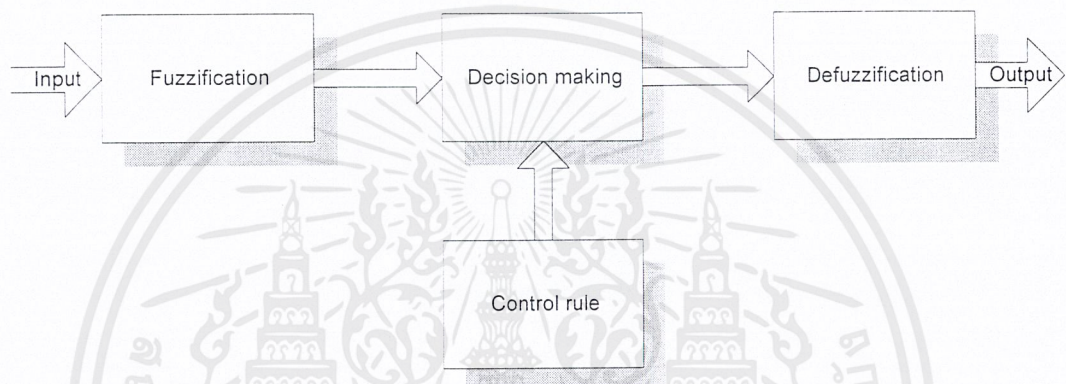
- การ NOT ของฟัซซี่ลอจิก

$$\mu(\text{NOT } A) = 1 - \mu A$$

ซึ่งการกระทำทั้ง 3 นี้ เป็นสมมูลของการกระทำในลอจิก 2 ระดับ สำหรับค่า μ มีค่าอยู่ระหว่าง 0 ถึง 1

3.2.4 การประยุกต์ใช้งานฟัซซี่ลอจิก

ระบบควบคุมฟัซซี่ลอจิกมีส่วนประกอบดังรูป 3.1



รูปที่ 3.1 แสดงโครงสร้างพื้นฐานของระบบฟัซซี่ลอจิก

การควบคุมแบบฟัซซี่ ประกอบด้วย 3 ส่วนสำคัญ คือ

1) Fuzzification

การเปลี่ยนกริยาเขตให้เป็นฟัซซี่เซต มีหน้าที่สำคัญคือ

- วัดค่าตัวแปรสัญญาณขาเข้า
- เพิ่มหรือลดค่าขอบเขตของตัวแปรสัญญาณเข้าให้อยู่ในขอบเขตที่น่าสนใจ
- แปลงข้อมูลสัญญาณเข้า ให้เป็นค่าเชิงภาษาซึ่งสามารถพิจารณาให้เป็น

Labels of fuzzy ได้

2) Decision making

เป็นหัวใจของการควบคุมแบบฟัซซี่ เพราะสามารถตัดสินใจการกระทำจากกฎของควบคุม (Control rule) มีความสามารถจำลองการคิด และการตัดสินใจให้ใกล้เคียงมนุษย์

ตัวอย่าง

เช่น เมื่อให้อินพุตของ Controller คือ Error (e) และ Change of Error (ce) ของระบบป้อนกลับ และให้อาต์พุตของ Controller เป็นอินพุตของ Process หรือ Control Input (ci) เราสามารถสร้างความสัมพันธ์ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IF $c = LN$ AND $ce = LN$ THEN $ci = LP$

OR

IF $e = SN$ AND $ce = SN$ THEN $ci = SP$

OR

.

หมายเหตุ : $LN = \text{Large Negative}$

$SN = \text{Small Negative}$

$LP = \text{Large Positive}$

$SP = \text{Small Positive}$

3) Defuzzification

การเปลี่ยนฟัซซีเซตกลับไปเป็นคริสพเซตมีหน้าที่ดังนี้

- เพิ่มหรือลดค่าขอบเขตของตัวแปรสัญญาณออกให้อยู่ในขอบเขตที่สนใจ
- แปลงข้อมูลให้อยู่ในรูปแบบของการกระทำที่ไม่ใช่ฟัซซี

มีเทคนิคและวิธีการในการเปลี่ยนฟัซซีเซตเป็นคริสพเซต มีอยู่หลายเทคนิค ซึ่งจะกล่าวถึงเป็นบางเทคนิคดังนี้

ก.) เทคนิค Maximizier เลือกค่าสูงสุดจากหลายๆ แบบมาเพียงหนึ่ง

เป็นการใช้ค่าสูงสุดของระดับการเป็นสมาชิก จากการกระทำหลายๆ แบบ แล้วเลือกกระทำเพียงหนึ่งรูปแบบ ถ้าหากเกิดการกระทำที่มีค่า μ สูงสุดเท่ากัน 2 อย่าง จะต้องใช้รูปการแก้ปัญหาอีกลักษณะหนึ่งคือ ใช้ค่าเฉลี่ยของเอาต์พุต หรือเลือกการกระทำที่สัมพันธ์กับค่าระดับของระบบพื้นฐาน ถึงแม้เทคนิค Maximizier จะเป็นวิธีที่ง่ายที่สุด แต่ก็ไม่ค่อยมีประสิทธิภาพ

ข.) ทฤษฎีค่าน้ำหนักเฉลี่ย

จะใช้ค่าเฉลี่ยของการกระทำหลังจากการกำหนดค่าระดับของระดับการเป็นสมาชิกไว้ล่วงหน้าแล้ว เป็นวิธีที่ง่าย และใช้การคำนวณเพียงเล็กน้อย แต่ก็ยังให้ค่าที่ไม่ค่อยชัดเจน เช่นเดียวกับเทคนิค Maximizier ที่เกิดความไม่ชัดเจนก็เพราะว่าค่าเอาต์พุตของฟังก์ชันระดับการเป็นสมาชิก (Membership Function) มีค่าเอาต์พุตมากกว่าหนึ่งค่าต่อค่า μ ที่กำหนดให้ค่าเอาต์พุตของฟังก์ชันของการเป็นสมาชิก มีลักษณะคล้ายกับรูปประมิต หรือประมิตตัดยอด ถ้า $\mu = 0.5$ ค่าเอาต์พุตมาจากค่าฟังก์ชันของขอบสัญญาณทั้งด้านขาขึ้นและขาลง ถ้า $\mu = 1.0$ จะมีค่าตรงกับช่วงของสัญญาณที่เกิดขึ้นทั้งหมด

วิธีการกำจัดความไม่ชัดเจนทำได้ด้วย กระบวนการแฉกค่าน้ำหนักในฟังก์ชัน

เอาต์พุตด้วยค่าที่แน่นอนให้กลับไปอยู่ในฟังก์ชันอินพุต ซึ่งเป็นวิธีที่น่าเบื่อ และไม่สามารถใช้ค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่เป็นค่าตรงข้ามของฟังก์ชันอินพุตในการวิเคราะห์ด้วย

ค.) **กรรมวิธีค่าศูนย์กลาง**

เป็นการแสดงค่าเอาต์พุตที่สัมพันธ์กับค่าจุดศูนย์กลางของเอาต์พุตในระดับที่ทำงาน เพราะว่าเราไม่ใช่ค่าของฟังก์ชันระดับการเป็นสมาชิกและจะไม่เกิดความไม่ชัดเจนอีก กรรมวิธีค่าศูนย์กลางเป็นการคำนวณที่แน่นอน และแก้ไขข้อบกพร่องที่เกิดขึ้นในวิธีอื่น ๆ

ค่าศูนย์กลางมักจะสัมพันธ์กับค่าเอาต์พุตหนึ่งค่า ผลที่ได้จะเป็นการกระทำอย่างหยาบ ๆ ภายในช่วงของเอาต์พุต กฎทั่ว ๆ ไป จะต้องมีการปฏิบัติเพียงจุดเดียวของแต่ละระบบ ในกรณีที่ต้องทำพร้อม ๆ กัน หลายกฎ ในการกระทำหนึ่งครั้ง จะต้องเกิดการซ้อนทับกัน (Overlap) ของค่าฟังก์ชันอินพุตของระบบการเป็นสมาชิก เพื่อแก้ไขความไม่ต่อเนื่องของเอาต์พุต ถึงแม้ว่าจะมีข้อบกพร่อง แต่ก็ยังเป็นวิธีที่ดีที่สุดในการรวมกัน และการแปลงฟัซซี่กลับคืน

กรรมวิธีนี้จะรวมค่าเอาต์พุตของการกระทำหลายๆ ค่า เป็นค่าค่าเดียว สำหรับใช้ในระบบ และค่าเอาต์พุตค่าเดียวนี้เป็นค่าน้ำหนักเฉลี่ยของศูนย์กลาง (Centroid) ของแต่ละฟังก์ชันระดับการเป็นสมาชิก ซึ่งสามารถแสดงได้ดังนี้

$$\text{Control input } (ci) = \frac{\sum (\mu_i U_i)}{\sum \mu_i}$$

(3.1)

โดยที่ μ_i = Degree of Membership for Rule i
 U_i = Recommend Control Action of Rule i

ง.) **กรรมวิธีซิงเกิลตัน: สังเคราะห์เอาต์พุตเดียว**

เป็นเทคนิคพิเศษของกรรมวิธีค่าศูนย์กลาง หรือจะเรียกอีกอย่างหนึ่งคือ กรรมวิธี Remaining Combination / Defuzzification วิธีนี้เป็นการนำค่าเอาต์พุตของฟัซซี่มาใช้ใหม่เป็นค่าเอาต์พุตเดียวโดยใช้ค่าน้ำหนักเฉลี่ย จากการกระทำรวมกันหลาย ๆ อย่างวิธีนี้ได้ค่าความถูกต้องน้อยกว่ากรรมวิธีค่าศูนย์กลาง และยังคงต้องการการซ้อนทับกันของอินพุตฟังก์ชันเพื่อเป็นการหลีกเลี่ยงความไม่ต่อเนื่องของเอาต์พุต ด้วยหลักการและการคำนวณที่ไม่ยุ่งยาก ประกอบกับยังไม่มีใครคิดค้นใหม่และดีกว่านี้ กรรมวิธีนี้จึงน่าที่จะใช้แทนกรรมวิธีค่าศูนย์กลางได้ดีที่สุด

3.3 **หลักการหากฎการควบคุมของฟัซซี่ (Fuzzy Control Rule)**

ในการออกแบบ Fuzzy Controller นั้น ปัญหาสำคัญอันหนึ่งคือการหา Fuzzy Control Rule ที่เหมาะสม ซึ่งวิธีที่สามารถนำมาใช้ได้จริงในงาน Process Control มีอยู่ 3 วิธีด้วยกันคือ

3.3.1 จากความรู้และประสบการณ์ของผู้เชี่ยวชาญ

Fuzzy Controller ส่วนมากจะได้รับการออกแบบขึ้นโดยอ้างอิงกับ ความรู้ และ ประสบการณ์ของวิศวกรควบคุมซึ่งอันที่จริงแล้วก็สามารถกล่าวได้ว่า Fuzzy Control นั้นเป็น Application ที่ใช้ได้จริงอันแรกด้านระบบผู้เชี่ยวชาญ (Expert System) เลยทีเดียว

การออกแบบด้วยวิธีนี้เหมาะกับระบบที่ผู้ควบคุมควบคุมเป็นหลักสำคัญ Control Rule นั้นก็ได้มาจากการ List วิธีการควบคุมต่าง ๆ โดยวิศวกรควบคุม แต่ข้อเสียของวิธีนี้คือ ส่วนมากผู้ควบคุมจะไม่สามารถถ่ายทอดความรู้ที่มีออกมาได้เป็นลายลักษณ์อักษร โดยเฉพาะเมื่อระบบมีความซับซ้อนมาก

3.3.2 จากการจำลองลักษณะการทำงานของผู้ควบคุม

เมื่อทักษะของผู้ควบคุมเป็นสิ่งสำคัญจึงจำเป็นมากที่จะต้องหา Fuzzy Control Rule มาจากการจำลองลักษณะการทำงานของผู้ควบคุม ซึ่งวิธีนี้สามารถเป็นไปได้ที่จะเปลี่ยนแปลงการทำงานของผู้ควบคุมมาเป็น Input และ Output ของ Controller

วิธีนี้ค่อนข้างคล้ายคลึงกับการจำลองกระบวนการ เพราะ Input ของระบบจะหาได้ง่ายกว่า แต่ในสถานการณ์จริงนั้นก็ควรจะรวมวิธีที่ 1 และ 2 เข้าด้วยกัน

3.3.3 จากการจำลองกระบวนการ

ในวิธีแรกนั้นจะมีพื้นฐานมาจากความคิดคร่าว ๆ ที่เกี่ยวกับคุณลักษณะของกระบวนการ เช่น Output เพิ่มขึ้น เมื่อ Input เพิ่มขึ้น กระบวนการที่มี Time Lag ฯลฯ ส่วนวิธีที่ 2 จะใช้เฉพาะตัวแปรที่มีให้แก่ผู้ควบคุมกระบวนการ ซึ่งทั้ง 2 วิธีนี้จะใช้ได้ดีเฉพาะในกรณีที่ผู้ควบคุมมีบทบาทสำคัญในการควบคุมกระบวนการเท่านั้น

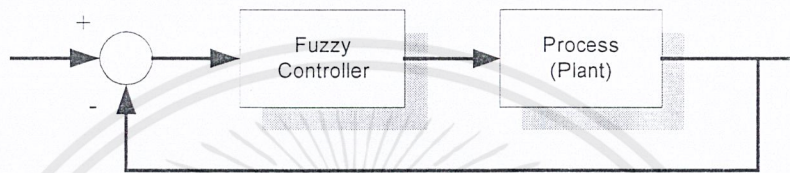
แต่ถ้าไม่ต้องการขึ้นอยู่กับผู้ควบคุม และต้องการให้ผลควบคุมดีกว่าการควบคุมด้วยผู้ควบคุม ก็จะมีการออกแบบอีกวิธีหนึ่งคือ การจำลองกระบวนการ ซึ่งจะเป็นวิธีการที่ซับซ้อนกว่าซึ่งการออกแบบด้วยวิธีนี้ได้มีการศึกษาวิจัยมาหลายครั้งด้วยกัน การจำลองกระบวนการในที่นี้จะเป็นการแสดงคุณลักษณะของ Process ออกมาด้วย Fuzzy Set โดยพิจารณาจาก Input ตัวแปรสถานะ และ Output มีแนวคิดสองทางในการออกแบบ Fuzzy Controller จากแบบจำลอง Fuzzy คือ

- ทางแรก คือ การออกแบบให้ Control rule นั้นทำการ Compensate ลักษณะที่ไม่ต้องการของกระบวนการเพื่อให้ได้ตามเป้าหมายที่ต้องการ
- ทางที่สอง คือ เป็นไปตามทฤษฎีของ Optimal Control ซึ่งจะให้โครงสร้างและ Parameter ของ Control Rule ทำให้ระบบที่มี Fuzzy Controller ควบคุมอยู่นั้นเป็นไปตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 หลักการควบคุม DC-DC Converter ด้วยฟัซซี่ลอจิก

สำหรับปริญญานิพนธ์นี้ นำเสนอการสร้างและพัฒนาตัวควบคุม DC-DC Converter โดยใช้ Fuzzy Logic Controller เขียนด้วย ภาษาแอสเซมบลี ผ่าน ไมโครคอนโทรลเลอร์ขนาด 8 บิต โดยจะใช้ PWM จากไมโครคอนโทรลเลอร์มาควบคุม และจะได้แรงดัน Output ที่คงที่ กล่าวคือ เมื่อไมโครคอนโทรลเลอร์อ่านค่าแรงดัน Output ก็จะนำมาวิเคราะห์และส่งค่า PWM ที่เหมาะสมให้กับ DC-DC Converter ไมโครคอนโทรลเลอร์ก็จะทำเช่นนี้ไปเรื่อย ๆ ซึ่งการอ่านค่าแรงดัน Output จะอ่านทุก ๆ 6 รอบของ PWM ซึ่งจะทำให้ค่าแรงดัน Output คงที่ตลอดดังแสดงในรูป 3.2



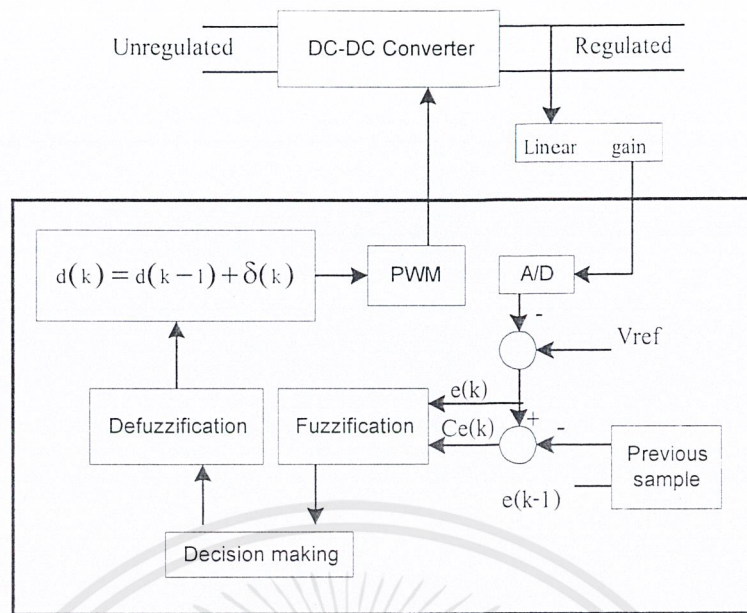
รูปที่ 3.2 กระบวนการควบคุมแบบ Fuzzy Controller

ในรูปที่ 3.3 แสดงส่วนประกอบของ DC-DC Converter ที่ควบคุมโดย Fuzzy Logic ส่วน DC-DC Converter แสดงโดย Block ซึ่งมีขั้วแรงดัน Output มาเข้า Controller และจะส่ง Duty Cycle มาควบคุมดังรูป

ที่แรงดันเอาต์พุตของ DC-DC Converter จะถูก Scale และจะเปลี่ยนเป็นสัญญาณ Digital โดย A / D converter จากนั้นจะหา Error $e = V_{ref} - V_o$ ซึ่ง V_o คือค่าแรงดัน Output ของ DC-DC Converter และหาค่า Change of Error [$ce(k) = e(k) - e(k-1)$] ที่เวลา k ใด ๆ เข้ากระบวนการฟัซซี่ และคำนวณค่า Output ออกมาซึ่งค่า Output ของ Fuzzy Logic Control จะเปลี่ยนเป็น Duty Cycle [$Od(k)$] สำหรับ Duty Cycle [$d(k)$] ที่เวลา k ใด ๆ คือค่าที่คิดได้บวกกับค่า Duty Cycle ครั้งที่แล้ว [$d(k-1)$] เขียนได้เป็น

$$d(k) = d(k-1) + \delta d(k) \quad (3.2)$$

จากนั้นค่า Duty Cycle ก็จะถูกส่งเป็น PWM ส่งให้กับ DC-DC Converter



รูปที่ 3.3 รายละเอียดของการควบคุม DC-DC Converter

บทที่ 4

การออกแบบส่วนควบคุม

โครงงานนี้ใช้ภาษาแอสเซมบลี (Assembly) ในการเขียนโปรแกรมติดต่อกับไมโครคอนโทรลเลอร์ เพื่อสั่งให้ไมโครคอนโทรลเลอร์ทำงานตามเงื่อนไขของการควบคุมแบบฟัซซี่ที่ได้ทำการออกแบบโดยมีขั้นตอนการออกแบบดังนี้

4.1 Fuzzification

การเปลี่ยน crisp set ให้เป็น fuzzy set จะมี 7 ระดับสำหรับค่า Error (e) และ Change of Error (ce) ของ DC-DC Converter ดังนี้คือ

- NB → negative big

NM → negative medium

NS → negative small
- ZE → zero equal

PM → positive medium

PB → positive big
- PS → positive small

ซึ่งเมื่อเรามีค่า e และ ce ก็จะสามารถดูได้ว่าอยู่ใน set ใด ๆ และ มีค่า μ เท่าใดของแต่ละ set โดยเราสามารถนำมาเขียนเป็นตารางของกฎการควบคุม (Control Rule) ได้ดังตารางที่ 4.1

ตารางที่ 4.1 กฎการควบคุม (Control Rule)

ce \ e	NB	NM	NS	ZE	PS	PM	PB
NB	NB	NB	NB	NB	NM	NS	ZE
NM	NB	NB	NB	NM	NS	ZE	PS
NS	NB	NB	NM	NS	ZE	PS	PM
ZE	NB	NM	NS	ZE	PS	PM	PB
PS	NM	NS	ZE	PS	PM	PB	PB
PM	NS	ZE	PS	PM	PB	PB	PB
PB	ZE	PS	PM	PB	PB	PB	PB

4.2 Decision making

เมื่อเราได้ค่า Set และ μ ของ e กับ ce ก็จะใช้กฎควบคุม ซึ่งดูจากตารางที่ 4.1 ทุก ๆ ค่าของ e และ ce จะมีอย่างละ 2 set ซึ่งจะต้องใช้กฎถึง 4 กฎ

ตัวอย่าง

เช่น มี $e = 0.3$ และ $ce = -0.0625$ ดูจากรูปที่ 4.2

ส่วนของ e $\mu_{ps}(e) = 0.8$, $\mu_{pm}(e) = 0.2$

ส่วนของ ce $\mu_{ns}(ce) = 0.25$, $\mu_{ze}(ce) = 0.75$

จากนั้นจะนำค่าทั้ง 4 ค่ามาเข้ากฎของ e และ ce (e, ce) โดยดูจากตารางที่ 4.1 จะได้ดังนี้ (ps, ns) (ps, ze) (pm, ns) และ (pm, ze)

สำหรับค่า μ ที่นำมาเปรียบเทียบกับกันจะเลือกค่าต่ำ (Minimum) ได้ค่าดังนี้

$(ps, ns) \Rightarrow ze$ $\mu(ze) = 0.25$

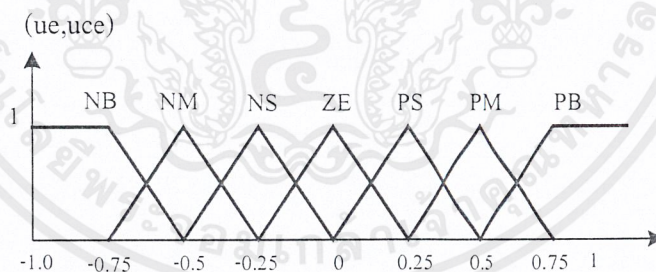
$(ps, ze) \Rightarrow ps$ $\mu(ps) = 0.75$

$(pm, ns) \Rightarrow ps$ $\mu(ps) = 0.2$

$(pm, ze) \Rightarrow pm$ $\mu(pm) = 0.2$

ถ้ามี Set ซ้ำกันให้เลือกค่า μ เป็นค่ามาก (Maximum)

เมื่อทำการหาทุกค่าจะได้ดังรูปที่ 4.1



รูปที่ 4.1 สมาชิกของ e และ ce (Membership Function)

4.3 Defuzzification

รูปที่ 4.1 นำค่าที่ได้ทั้งหมดมาทำการ Defuzzification เพื่อหาค่า $\delta_d(k)$ ซึ่งมีหลายวิธีในการทำ แต่สำหรับโครงงานนี้เราเลือกใช้วิธี Center of Gravity ซึ่งมีสูตรดังนี้

$$\delta(d) = \frac{\sum \mu_i c_i}{\sum \mu_i} \quad (4.1)$$

ซึ่งค่า μ_i คือ ค่า μ ที่ได้จากรูปเซต i

C_i คือ ค่าที่จุดเซต i นั้น Max

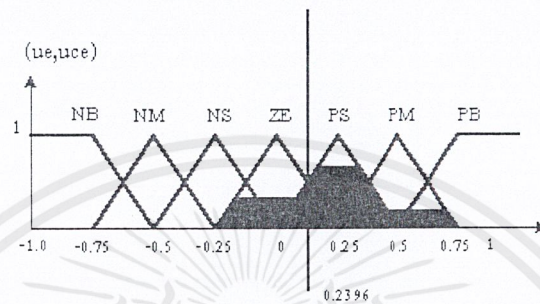
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง

เช่น จากรูปที่ 4.1 และค่าต่าง ๆ ที่ได้จากตัวอย่างข้างต้น จะได้ $\delta(d)$ คือ

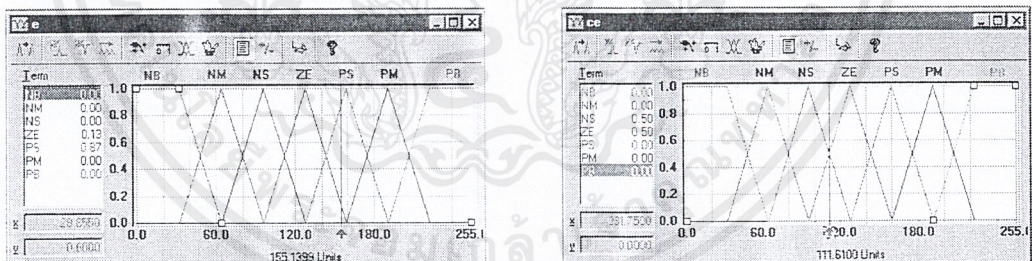
$$\delta(d) = \left[\frac{(0.25 * 0) + (0.75 * 0.25) + (0.2 * 0.5)}{0.25 + 0.75 + 0.2} \right] = 0.2396$$

เมื่อได้ $\delta(d)$ ดังรูปที่ 4.2 ก็สามารถเอาไปบวกกับ Duty cycle เดิมครั้งที่แล้ว ซึ่งนี่คือหลักการเบื้องต้นของการควบคุมแบบฟัซซี



รูปที่ 4.2 การหาค่า Defuzzification ด้วยวิธี Center of Gravity

สำหรับการเขียนโปรแกรมจริง ๆ ของโครงงานนี้จะเขียนด้วยภาษาแอสเซมบลี ซึ่งจะต้องมีการ Modify ใหม่หลายอย่าง เนื่องจากเป็นข้อจำกัดของภาษาแอสเซมบลีเพื่อความสะดวก เช่น จะต้องไม่มีเครื่องหมายลบ และ จะต้องใช้เลขตั้งแต่ 0-255 แทนเลขเดิมที่คำนวณได้ ซึ่งจะไม่มีความหมาย ผลจากการ Modify ค่าจากรูปที่ 4.2 จะได้ดังรูปที่ 4.3



รูปที่ 4.3 สมาชิกของ e และ ce เมื่อ Modify แล้ว (Membership Function)

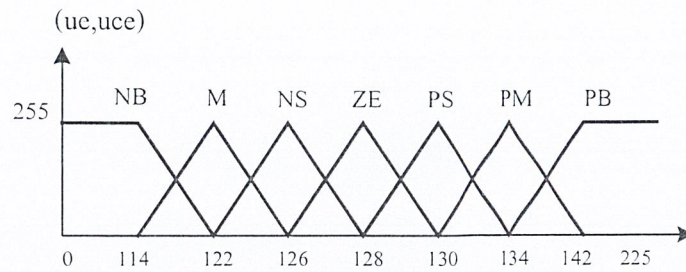
สำหรับการ Defuzzification จะต้อง Modify ใหม่เพื่อให้คำนวณง่ายขึ้น เพราะ Microcontroller ต้องการความเร็วในการคำนวณค่า Output โดยจะเปลี่ยนไปเป็นดังนี้

$$\delta(d) = \frac{(Ma + Mb)}{2}$$

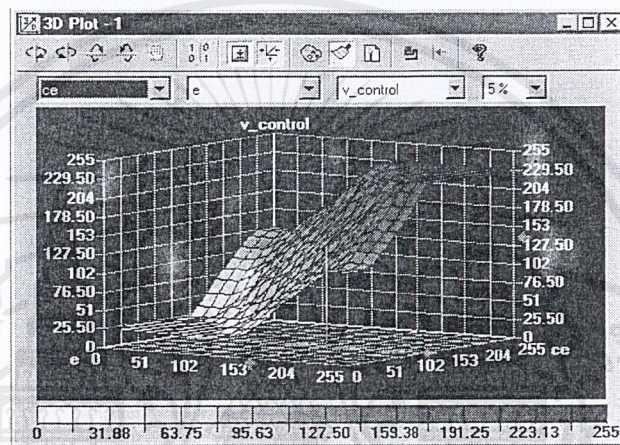
ซึ่งค่า Ma และ Mb คือ ค่าจุด Centroids ของ set ที่มีค่า μ มากที่สุด 2 set

แสดงได้ดังรูปที่ 4.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 สมาชิกของ $\delta(d)$ เมื่อ Modify แล้ว



รูปที่ 4.5 กราฟแสดง อินพุต (e, ce) และ เอาต์พุต (Vcontrol)

จากรูปที่ 4.5 บริเวณกราฟคือ กฎการควบคุมของฟัซซี่ที่ใช้กับ DC-DC Converter ช่วงกลางของกราฟจะเป็นส่วนที่ใช้ในการควบคุมมากที่สุด

ส่วนค่า Output ของ Fuzzy Logic Control ที่ Modify ใหม่แล้ว จะเปลี่ยนเป็น Duty Cycle [$\delta d(k)$] ซึ่งจะมีค่าในช่วง 114-142 จึงต้องนำค่า 128 มาลบก่อน ค่าที่ได้จึงจะถูกต้องดังสมการ

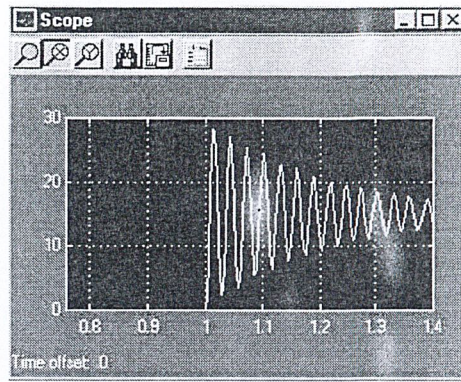
$$d(k) = d(k-1) + [128 - \delta d(k)] \quad (4.2)$$

4.4 การตรวจสอบกฎการควบคุมของ DC-DC Converter

จากการออกแบบกฎการควบคุมเราสามารถตรวจสอบการทำงานของกฎได้ด้วยการทดลอง Simulate ด้วยโปรแกรม Math Lab โดยมีขั้นตอนดังนี้

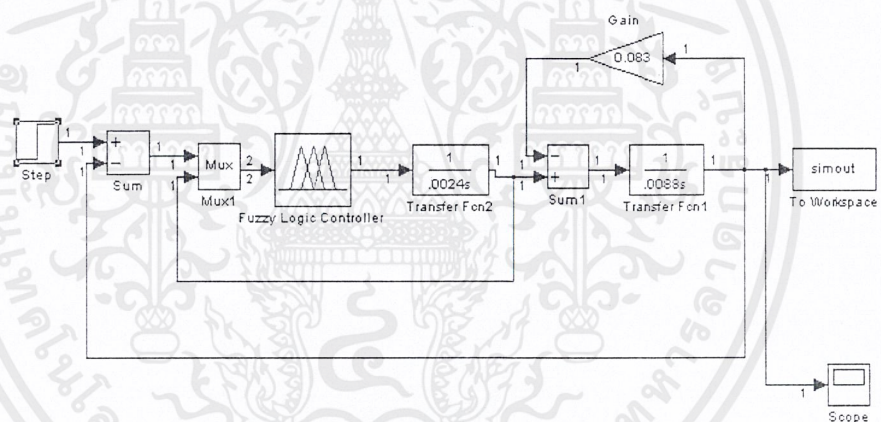
1. ทำการ Simulate สัญญาณตอบสนองชั่วครู่ของ DC-DC Converter ขณะที่ยังไม่ต่อส่วนควบคุม แสดงได้ดังรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

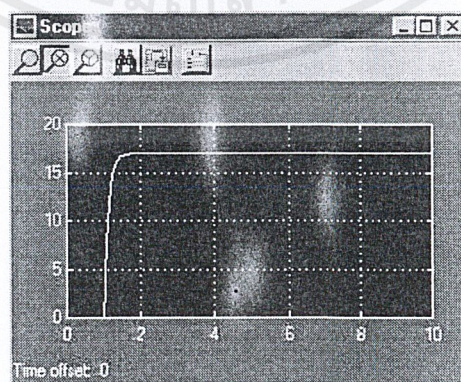


รูปที่ 4.6 สัญญาณตอบสนองชั่วขณะของ DC-DC Converter ขณะไม่ต่อส่วนควบคุม

2. ทำการ Simulate สัญญาณตอบสนองชั่วคราวของ DC-DC Converter โดยนำส่วนของการควบคุมแบบฟัซซีเข้าไปต่อด้วย



รูปที่ 4.7 แสดงการต่อวงจรที่ใช้ Simulate ขณะต่อส่วนควบคุม



รูปที่ 4.8 สัญญาณตอบสนองชั่วขณะของ DC-DC Converter เมื่อต่อส่วนควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การติดต่อระหว่างอุปกรณ์ภายนอกกับ CPU

ในการควบคุม DC-DC Converter ด้วย Fuzzy Control นั้นต้องอาศัยการทำงานของ ไมโครคอนโทรลเลอร์ สำหรับโครงงานนี้ได้เลือกใช้เบอร์ 89C51

ในการติดต่อสื่อสารข้อมูลระหว่างอุปกรณ์ภายนอกที่เป็นสัญญาณแอนะล็อกกับ ไมโครคอนโทรลเลอร์ ต้องเปลี่ยนเป็นดิจิตอลก่อน หรือที่เรียกว่า A/D และในขณะที่จะนำสัญญาณจากไมโครคอนโทรลเลอร์ไปใช้ควบคุมอุปกรณ์ภายนอก ก็จำเป็นต้องเปลี่ยนเป็นแอนะล็อกก่อน โดยโครงงานนี้ได้เลือกใช้วงจรสำเร็จรูปของบริษัท inex ที่ใช้ไอซีเบอร์ PCF8591 เรียกว่า บอร์ด ADC / DAC และ เป็นการติดต่อแบบ I²C จึงขอลำถึงเฉพาะส่วนที่ใช้ในโครงงานนี้ คือ

4.5.1 การทำงานของบอร์ด ADC / DAC ผ่านระบบบัส I²C (EX-08)

คุณสมบัติทางเทคนิค

- ใช้เชื่อมต่อแบบบัส I²C ด้วยแจ็กโมดูลาร์
- ใช้อินพุตสำหรับสัญญาณแอนะล็อก 4 ช่อง รับแรงดันไฟตรงได้ 0-5 V
- เอาต์พุตของวงจรแปลงสัญญาณดิจิตอลเป็นแอนะล็อกขนาด 8 บิต 1 ช่อง ยานแรงดัน 0-5 V
- สามารถต่อพ่วงกันเพื่อขยายได้สูงสุดอีก 7 บอร์ด รวมมีอินพุตแอนะล็อก 32 ช่อง เอาต์พุตแอนะล็อก 4 ช่อง
- คอนเน็กเตอร์ DATA BUS เชื่อมต่อกับบอร์ด EX-series

4.5.2 ข้อมูลเบื้องต้นของ PCF8591

เป็นไอซีที่ทำหน้าที่แปลงสัญญาณแอนะล็อกเป็นดิจิตอล และ แปลงสัญญาณดิจิตอลเป็นแอนะล็อกในตัวเดียวกัน มีคุณสมบัติทางเทคนิคที่สำคัญคือ

1. ทำงานด้วยความละเอียดของข้อมูลดิจิตอลขนาด 8 บิต
2. มีวงจร ADC ขนาด 8 บิต 4 ช่อง
3. มีวงจร DAC ขนาด 8 บิต 1 ช่อง
4. ทำงานด้วยแหล่งจ่ายไฟชุดเดียว ตั้งแต่ 2.5-6 V
5. กินกระแสไฟฟ้าต่ำ ขณะอยู่ในสถานะสแตนด์บายด์
6. ติดต่อกับไมโครคอมพิวเตอร์ หรือไมโครคอนโทรลเลอร์ผ่านระบบบัส I²C
7. สามารถเลือกตำแหน่งแอดเดรสทางฮาร์ดแวร์จากขา A0, A1, A2 ทำให้สามารถต่อพ่วงกันได้สูงสุดถึง 8 ตัว ขยายช่องอินพุตของสัญญาณอนาล็อกได้สูงถึง 32 ช่อง และช่องเอาต์พุตของสัญญาณอนาลอกจากวงจร DAC สูงถึง 8 ช่อง
8. อัตราการสุ่มข้อมูล (sampling) ขึ้นกับความเร็วของ Clock บนบัส I²C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 9. วงจร ADC สามารถเลือกการทำงานเป็นแบบแยกช่องหรือทำงานเป็นวงจรดิฟเฟอเรนเชียลได้ ในกรณีที่กำหนดเป็นดิฟเฟอเรนเชียล จำนวนช่องอินพุตจะลดลงเหลือ 2 ช่อง
- 10. การอ่านค่าสามารถกำหนดให้เลื่อนช่องอินพุตโดยอัตโนมัติได้
- 11. สามารถรับสัญญาณแอนาลอกระดับแรงดันตั้งแต่ V_{SS} ไปจนถึง V_{DD}
- 12. วงจร ADC เป็นแบบซิกเชสซีฟแอปพริอิกซิเมชัน

4.5.3 รายละเอียดฟังก์ชันต่าง ๆ ของ PCF8591

ตำแหน่งแอดเดรส

ในระบบบัส I²C การติดต่อกับอุปกรณ์แต่ละตัวต้องระบุแอดเดรสของอุปกรณ์เหล่านั้นอย่างชัดเจน ถ้าเป็นการอ้างถึงแบบ 7 บิต ข้อมูลกำหนด แอดเดรส 4 บิตบน จะเป็นค่าแอดเดรสเฉพาะของอุปกรณ์ตัวนั้นๆ ที่กำหนดมาจากผู้ผลิต ผู้ใช้ไม่สามารถเปลี่ยนแปลงได้ สำหรับ PCF8591 จะมีค่าเท่ากับ 1001(ฐานสอง) ข้อมูล 3 บิตต่อมาจะเป็นค่าแอดเดรสที่ผู้ใช้งานสามารถกำหนดได้ทางฮาร์ดแวร์เพื่อเลือกไอซี PCF8591 ที่ต้องการด้วยการติดต่อด้วยในกรณีที่มีการต่อใช้งานมากกว่า 1 ตัว ส่วนบิต LSB ใช้ในการกำหนดว่าต้องการอ่านหรือเขียนข้อมูลกับตัวไอซีตัวนั้นๆ โดยมีรูปแบบการกำหนดค่าดังนี้

ตัวอย่างเช่น ถ้าต้องการ อ่านข้อมูลจากชิปที่กำหนดแอดเดรสไว้เป็น 000 จะต้องป้อนข้อมูลแอดเดรสเท่ากับ &H91 เป็นต้น

ตารางที่ 4.2 การจัดขาและหน้าที่ของขาสัญญาณของ PCF8591

AN0	1	16	VDD	ชื่อ	ตำแหน่งขา	หน้าที่
AN1	2	15	AOUT	AN0	1	อะนาลอกอินพุตช่องที่1
AN2	3	14	VREF	AN1	2	อะนาลอกอินพุตช่องที่2
AN3	4	13	AGND	AN2	3	อะนาลอกอินพุตช่องที่3
A0	5	12	EXT	AN3	4	อะนาลอกอินพุตช่องที่4
A1	6	11	OSC	A0	5	ขากำหนดทางแอดเดรสทางฮาร์ดแวร์บิต0
A2	7	10	SCL	A1	6	ขากำหนดทางแอดเดรสทางฮาร์ดแวร์บิต1
Vss	8	9	SDA	A2	7	ขากำหนดทางแอดเดรสทางฮาร์ดแวร์บิต2
				VSS	8	กราวด์
				SDA	9	ข้อมูลสำหรับ I2C บัส
				SCL	10	ขาสัญญาณนาฬิกาสำหรับ I2C บัส
				OSC	11	ขาอินพุตเอาต์พุตอสซิลเลเตอร์
				EXT	12	ขาเลือกอสซิลเลเตอร์ภายในหรือภายนอก
				AGND	13	ราวด์อะนาลอก
				VREF	14	ขาอินพุตสำหรับแรงดันอ้างอิง
				AOUT	15	ขาอะนาลอกเอาต์พุต (วงจร D/A)
				VDD	16	ไฟเลี้ยง

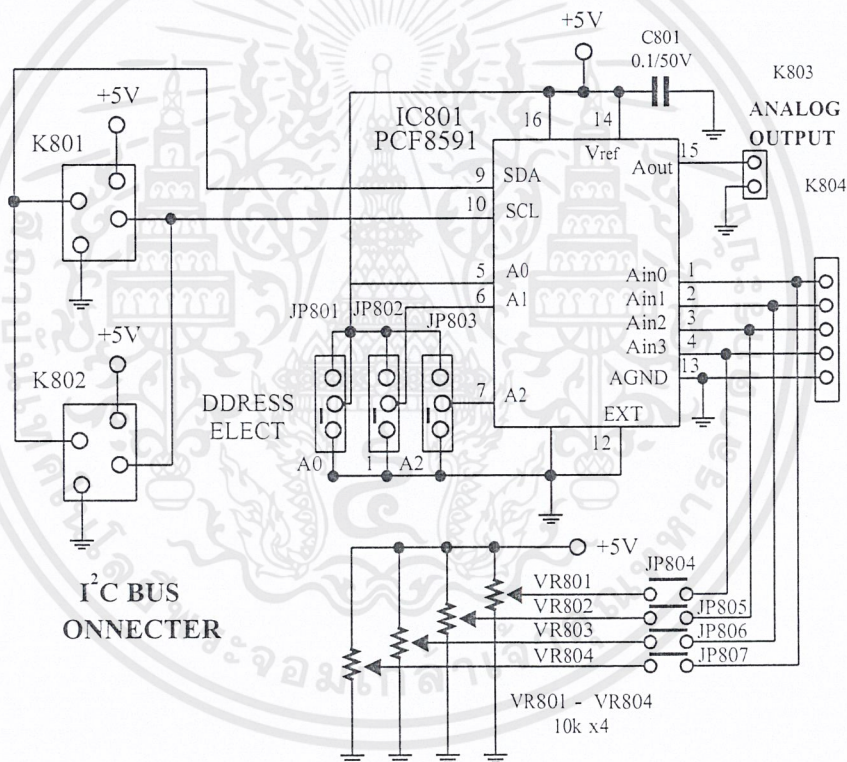
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลควบคุม

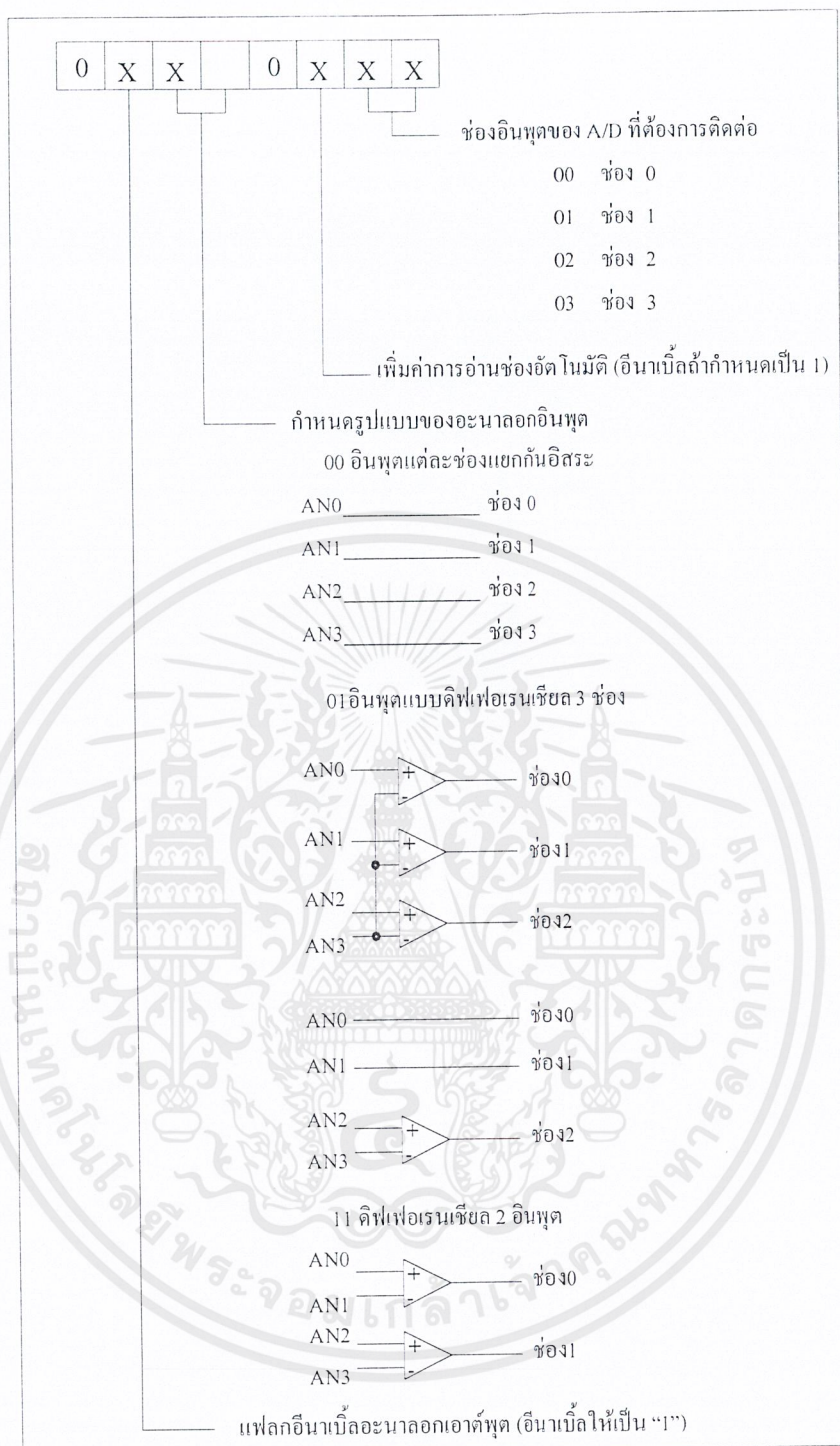
หลังจากส่งข้อมูลกำหนดแอดเดรสให้แก่ PCF8591 แล้วต้องส่งข้อมูลควบคุมตามไปด้วยเพื่อกำหนดคุณสมบัติของวงจร ADC และ DAC ภายใน PCF8591 โดยมีรายละเอียดของข้อมูลในแต่ละบิตดังในรูปที่ 4.10

ออสซิลเลเตอร์

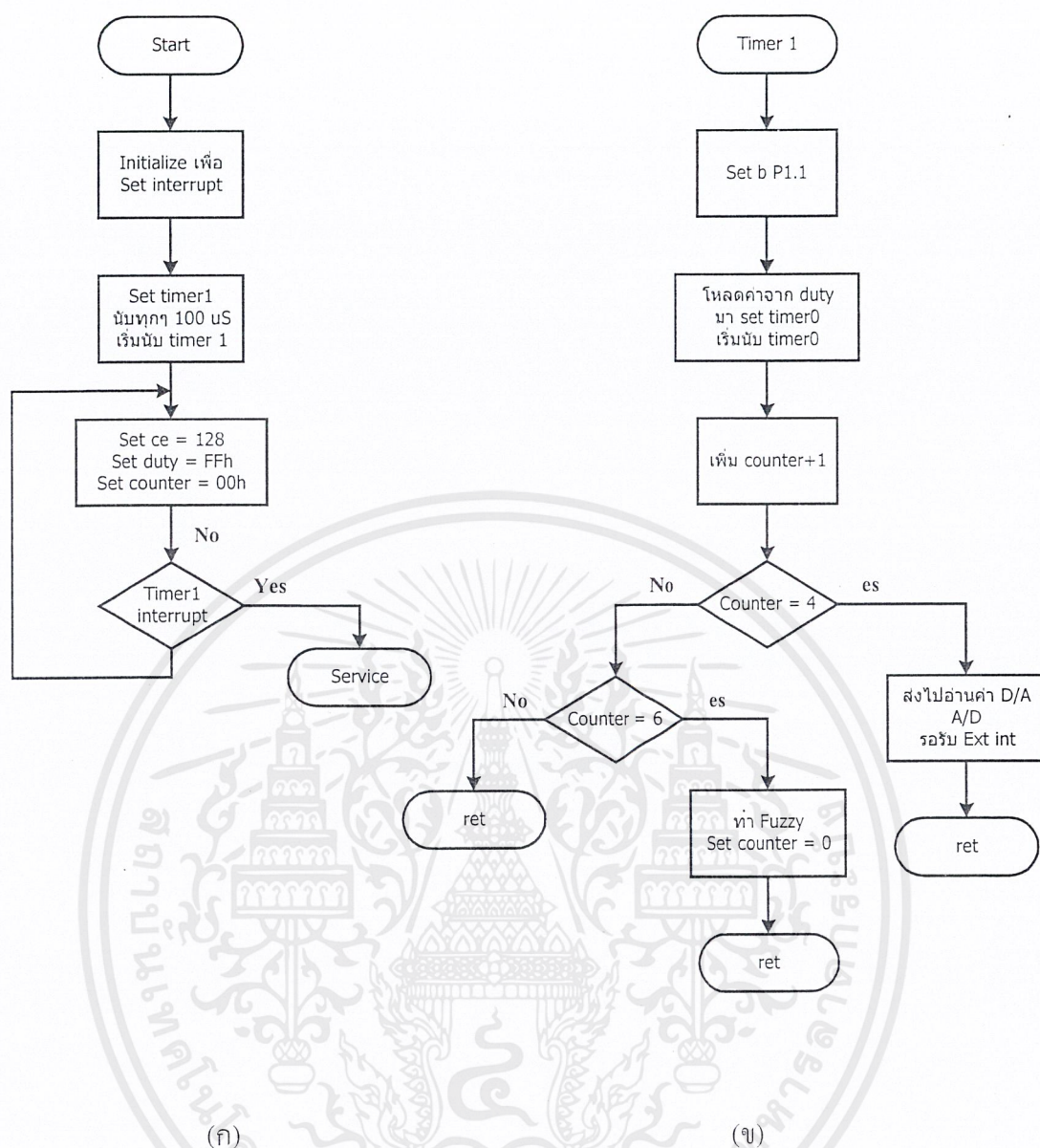
วงจรออสซิลเลเตอร์ภายใน PCF8591 จะสร้างสัญญาณนาฬิกาสำหรับการแปลงสัญญาณแอนะล็อกเป็นดิจิทัล เมื่อต้องการใช้วงจรออสซิลเลเตอร์ภายใน ขา EXT ต้องต่อลงกราวด์ ถ้าต้องการใช้ออสซิลเลเตอร์จากภายนอกขา EXT ต้องต่อเข้าไฟบวก แล้วป้อนสัญญาณนาฬิกาเข้าที่ขา OSC ของ PCF8591 โดยความถี่สูงสุดที่ป้อนให้กับออสซิลเลเตอร์เท่ากับ 1.25 MHz

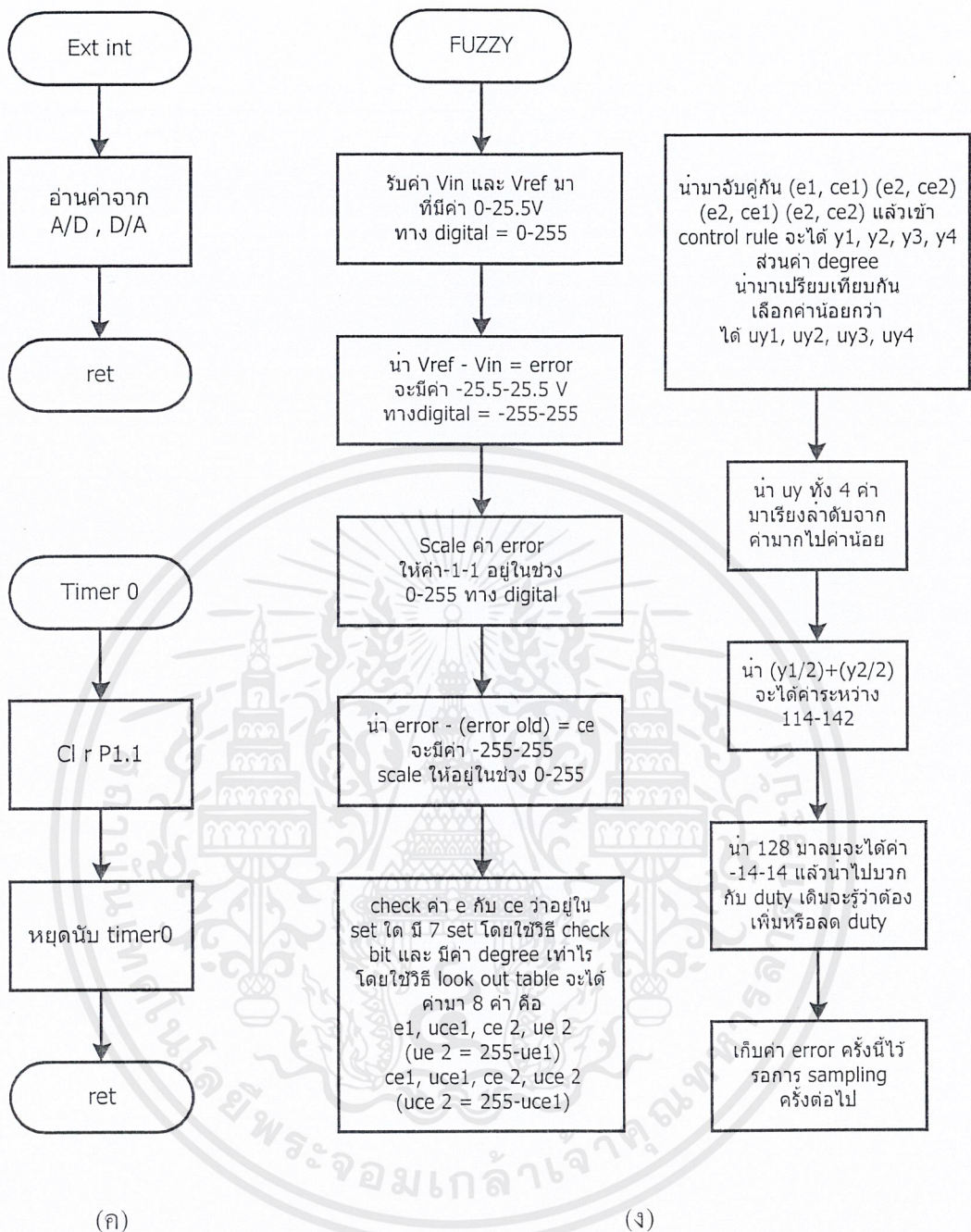


รูปที่ 4.9 วงจรสมบูรณของ EX-08 บอร์ด ADC / DAC ผ่านระบบบัส I²C



รูปที่ 4.10 รายละเอียดข้อมูลควบคุมการทำงานของ PCF8561





รูปที่ 4.12 แสดง Flow Chart การเขียนโปรแกรมการควบคุม DC-DC Converter ด้วยฟัซซีลอจิก

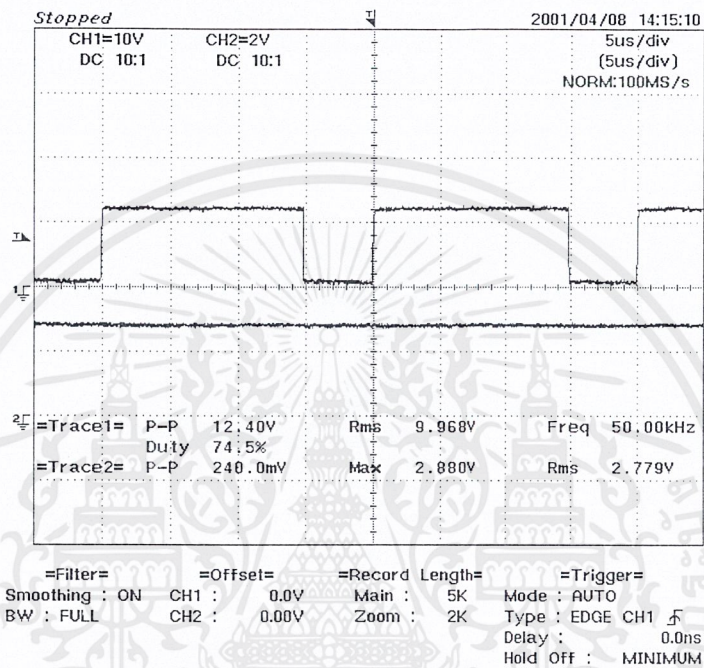
(ก) ถึง (ค) แสดง Flow Chart ของ โปรแกรมหลัก

(ง) แสดง Flow Chart ของโปรแกรมที่เกี่ยวข้องกับการควบคุม

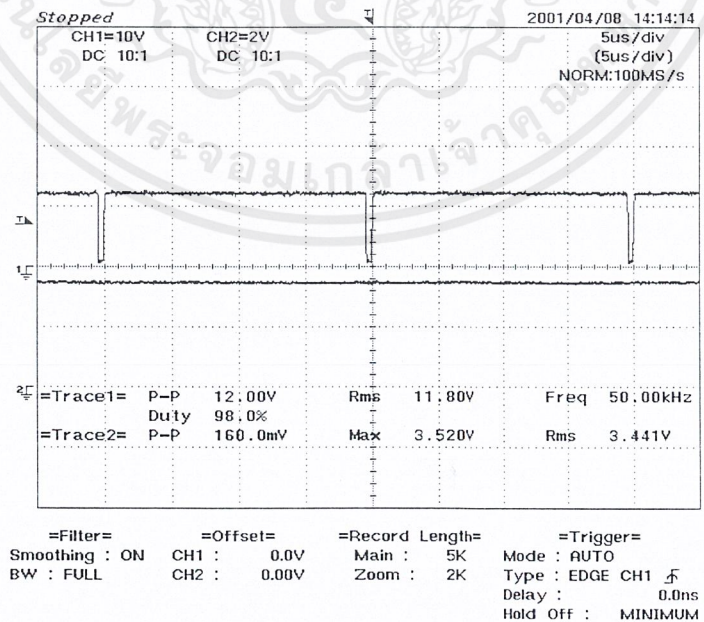
บทที่ 5

ผลการทดลอง

5.1 ผลการทดลอง DC-DC Converter

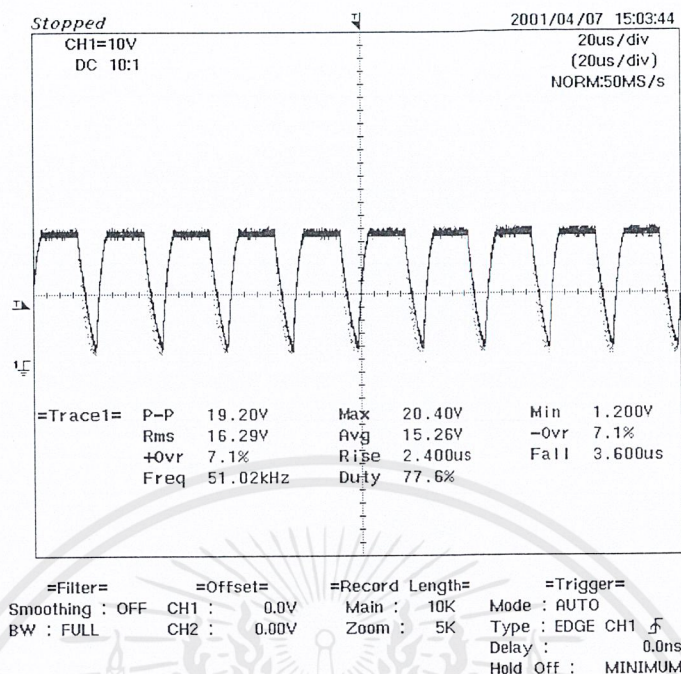


รูปที่ 5.1 ผลของการสร้าง PWM ที่ DUTY 74.5%

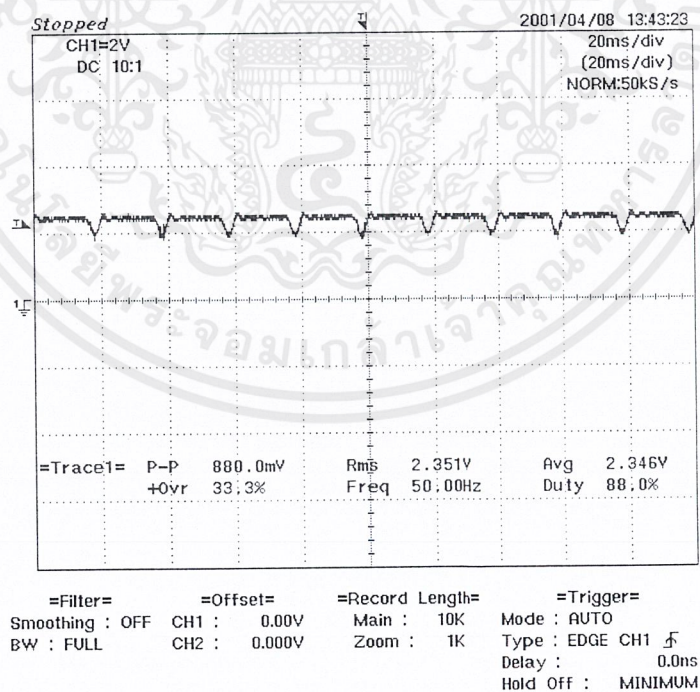


รูปที่ 5.2 ผลของการสร้าง PWM ที่ DUTY 98%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

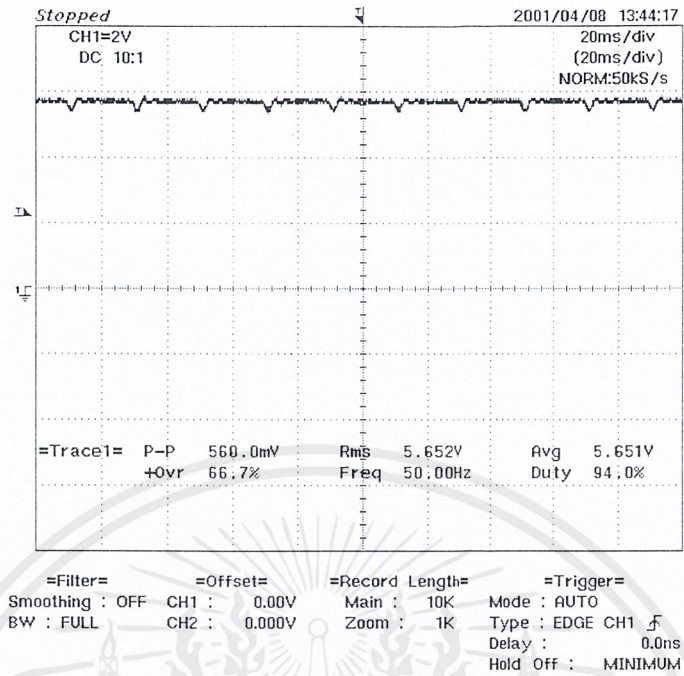


รูปที่ 5.3 ผลของการสร้างสัญญาณควบคุมแรงดันการขับเคลื่อนของ MOSFET

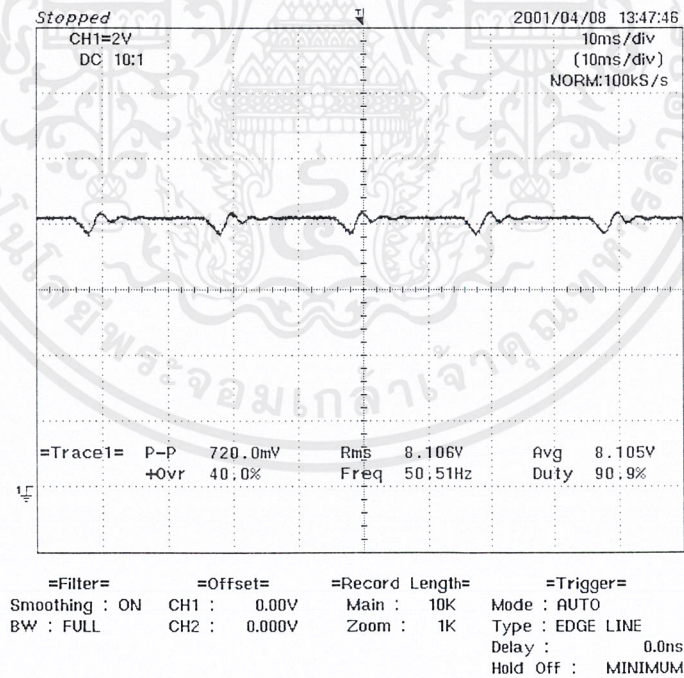


รูปที่ 5.4 ผลของสัญญาณเอาต์พุตที่ อินพุต 2.4 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.5 ผลของสัญญาณเอาต์พุตที่อินพุต 5.7 โวลต์



รูปที่ 5.6 ผลของสัญญาณเอาต์พุตที่อินพุต 8.2 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 สรุปผลการทดลอง

จากการทดลองการควบคุม DC-DC Converter (Buck) ด้วยการควบคุมแบบ Fuzzy Logic Control นั้นสามารถทำการควบคุมได้โดยการดูจากสัญญาณจากเอาต์พุต ขณะที่ไม่ใช่คอนโทรลเลอร์ สัญญาณจะมีการแกว่งมาก และหลังจากการใส่คอนโทรลเลอร์สัญญาณจะเข้าสู่ค่าเป้าหมายได้เร็วโดยดูจากผลการทดลองที่ค่าอินพุตที่ค่าต่าง ๆ กันไป ทั้งยังควบคุมประสิทธิภาพของ DC-DC Converter ให้มีค่าตั้งแต่ 90%-99% แต่มีข้อเสียคือ เอาต์พุตที่ได้จากการควบคุมโดยไมโครคอนโทรลเลอร์จะไม่ค่อยเรียบเท่าไร เมื่อเทียบกับการควบคุมกับแบบแอนะล็อก เพราะว่าการ Sampling ไม่ได้ Continuous จริง ๆ เหมือนกับแอนะล็อกคอนโทรล แต่ก็สามารถยอมรับได้



บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

6.1 บทสรุป

การควบคุม DC-DC Converter (Buck) ด้วย Fuzzy Logic Control โดยใช้ Microcontroller 8bit จะต้องอาศัยการเขียนโปรแกรมที่ดี โปรแกรมต้องสั้นพอดี ซึ่งจะต้องใช้เวลาในการคำนวณน้อย ๆ ซึ่งถ้าเกิดนานไปการ Control ก็จะช้าลงทำให้เกิดความเสียหายได้ ซึ่งเวลานั้นมีส่วนสำคัญอย่างมากกับการควบคุม และการเลือกค่า Gain ในแต่ละส่วนก็มีความสำคัญ ซึ่งถ้าบางที่เรากำหนดค่า Gain ไม่ถูกต้องอาจทำให้แรงดัน Output ไม่ Stable ได้แรงดัน Output อาจจะไม่คงที่ หรือ ระบบอาจจะ Stable เข้าได้ อย่างไรก็ตาม การควบคุมแบบฟัซซี่ก็มีข้อดีคือ สามารถ Control Nonlinear ได้โดยไม่ต้องรู้แบบจำลองทางคณิตศาสตร์และสามารถ Control ได้ถูกต้อง

6.2 ข้อเสนอแนะและแนวทางพัฒนา

ในปัจจุบันแหล่งจ่ายแรงดันไฟตรงแบบ Switching เป็น ที่นิยมอย่างแพร่หลายเนื่องจากว่ามีขนาดเล็กและสามารถจ่ายกระแสได้สูง เมื่อเทียบกับแหล่งจ่ายแรงดันแบบ Linear ทั่ว ๆ ไป เราสามารถนำประยุกต์ไปใช้ในงานอุตสาหกรรม เช่น เป็นแหล่งจ่ายไฟในรถยนต์ที่ใช้คอมพิวเตอร์ ในการควบคุมการจ่ายน้ำมันให้กับเครื่องยนต์ เพราะว่าการแหล่งจ่ายไฟที่มีประสิทธิภาพสูงซึ่งตัว DC-DC Converter ที่ทำการทดลองนั้นให้ประสิทธิภาพสูงถึง 90 กว่าเปอร์เซ็นต์ และมีความราบเรียบของแรงดันเอาต์พุตที่สม่ำเสมอสูง

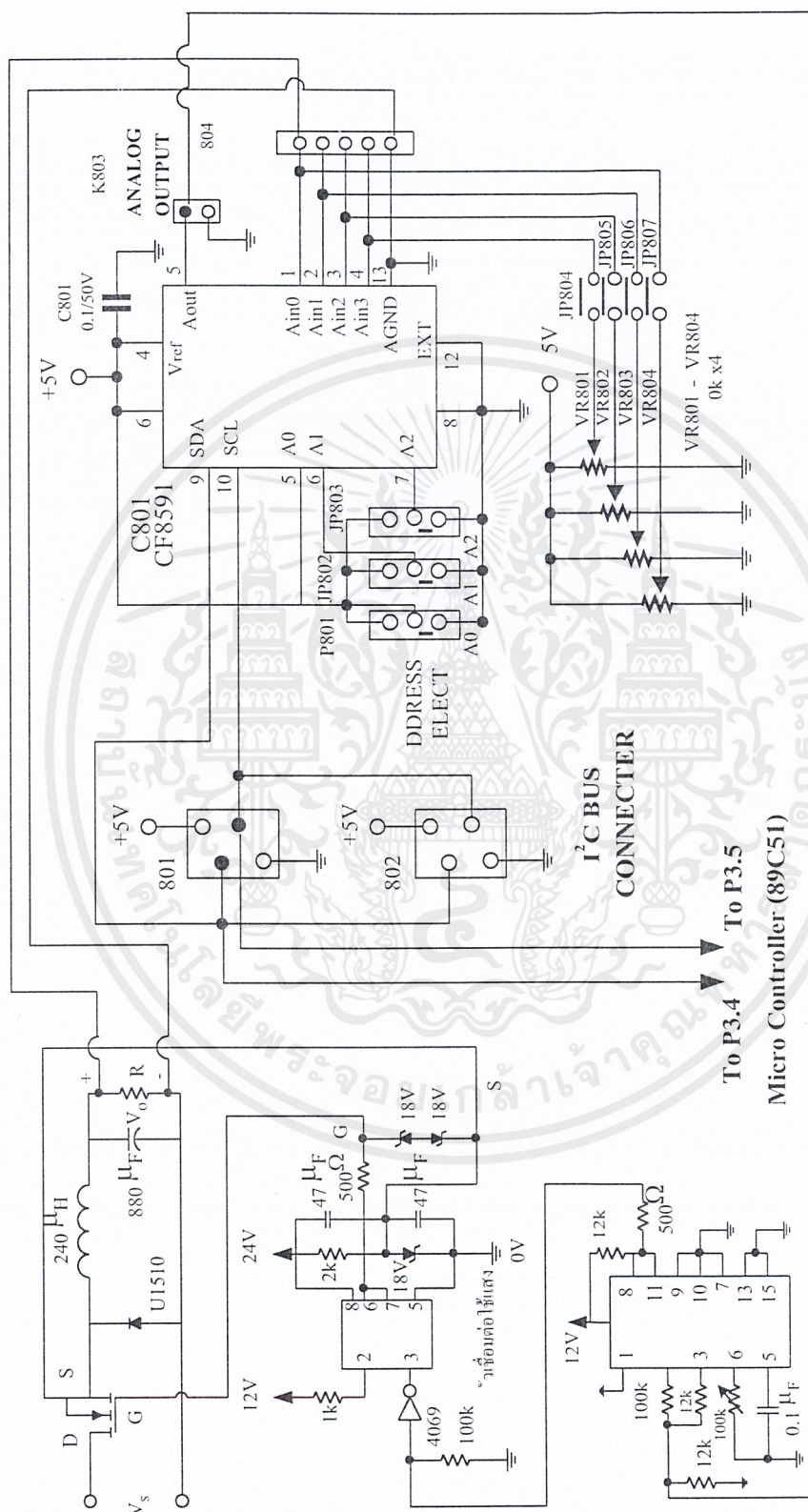
บรรณานุกรม

1. Tarun Gupta, R.R. Boudreaux, R.M. Nelms and John Y. Hung “**Implementation of Fuzzy Controller for DC-DC Converters Using an Inexpensive 8b Microcontroller**” in IEEE Transactions on industrial Electronics, Oct 1997, pp. 661-669
2. Bark Kosko “**Fuzzy Engineering**” International Edition
3. Intel Microprocessor Datasheet : Microcontroller MCS-51
4. Motorola, “**TMOS Power MOSFET Transistor Data**”, Motorola Data Book, DL135/D, Rev 4, 1992
5. วรลักษณ์ สังขฤทธิ์ , วรรณญา สุขวงศ์ “**DC-DC CONVERTER**” ปรินิพนธ์คณะวิศวกรรมศาสตร์ ปีการศึกษา 2542





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๗-๒ แสดงวงจรรวมของส่วน DC-DC Converter



ภาคผนวก ข
โปรแกรมภาษาแอสเซมบลี


```

1 ;-----
2 ; Define Port&Pin Name
3 ;-----
00B4= 4 SDA BIT P3.4 ; SDA I2C Bus
00B5= 5 SCL BIT P3.5 ; SCL I2C Bus
6
00B7= 7 LCD_EN BIT P3.7 ; LCD Module Enable (Active High :
Level)
00B6= 8 LCD_RS BIT P3.6 ; LCD Module Register Select
9 ;*****
10
0030= 11 E1 EQU 030H
0031= 12 E2 EQU 031H
0032= 13 CE1 EQU 032H
0033= 14 CE2 EQU 033H
0034= 15 Y EQU 034H
0035= 16 Y1 EQU 035H
0036= 17 Y2 EQU 036H
0037= 18 Y3 EQU 037H
0038= 19 Y4 EQU 038H
20
0039= 21 UE1 EQU 039H
003A= 22 UE2 EQU 03AH
003B= 23 UCE1 EQU 03BH
003C= 24 UCE2 EQU 03CH
003D= 25 UY1 EQU 03DH
003E= 26 UY2 EQU 03EH
003F= 27 UY3 EQU 03FH
0040= 28 UY4 EQU 040H
29
0041= 30 ER EQU 041H
0042= 31 CER EQU 042H
0043= 32 VF EQU 043H
0044= 33 ERO EQU 044H
0045= 34 DAM EQU 045H
0046= 35 DUM EQU 046H
0047= 36 PWM EQU 047H
37 ;DOWN0 EQU 048H
38 ;DOWN1 EQU 049H
39 ;-----
40 ; Define User Register
41 ;-----
002F= 42 FLAG EQU 02FH ; User FLAG
43 ; 7 6 5 4 3 2 1 0
44 ; I2C_ACK
0078= 45 I2C_ACK BIT FLAG.0 ; Define I2C Acknowledge as bit
46
47 ;-----
48 ; Define User Register
49 ;-----
0050= 50 LCD_ADDR EQU 050H ; For keep LCD Address
0051= 51 LCD_DATA EQU 051H ; For keep LCD Data
0052= 52 LCD_PTR EQU 052H ; For keep LCD 3 Cha.r Pointer
0053= 53 I2C_ADDR EQU 053H ; For keep I2C Address
0054= 54 I2C_DATA EQU 054H ; For keep I2C Data
0055= 55 CONTROL EQU 055H ; For keep I2C PCF8591 Control

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Byte

```

0056=    56    DA_DATA    EQU    056H    ; For keep I2C D/A Data
0057=    57    CHANNEL    EQU    057H    ; For keep Channel Number
0058=    58    AD_DATA    EQU    058H    ; For keep I2C A/D Data

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary

Technology

Page 2

i2c3.ASM

```

0059=    59    BUFFER    EQU    059H    ; Buffer
        60                ; 39H : Ch.0
        61                ; 3AH : Ch.1
        62                ; 3BH : Ch.2
        63                ; 3CH : Ch.3
        64
        65 ;-----
        66 ; Define I2C Slave Address
        67 ;-----
0090=    68    PCF8591_ID EQU    10010000B ; PCF8591:000 Slave Address
        69
        70 ;-----
        71 ; Main Program.
        72 ;-----
        73
0000    74                ORG    0000H    ; Reset Vector
0000 012C    75    AJMP    INITIAL    ; Jump to initial
        76
0003    77                ORG    0003H    ; IE0 Vector
0003 32    78    RETI    ; Return interrupt
        79
000B    80                ORG    000BH    ; TF0 Vector
000B 32    81    RETI    ; Return interrupt
        82
0013    83                ORG    0013H    ; IE1 Vector
0013 32    84    RETI    ; Return interrupt
        85
001B    86                ORG    001BH    ; TF1 Vector
001B 32    87    RETI    ; Return interrupt
        88
0023    89                ORG    0023H    ; TI+RI Vector
0023 32    90    RETI    ; Return interrupt
        91
002B    92                ORG    002BH    ; TF2+EXF2 Vector
002B 32    93    RETI    ; Return interrupt
        94
002C 758000    95 INITIAL:    MOV    P0,#00000000B ; Clear Databus
002F 7590EF    96    MOV    P1,#11101111B ; Clear status all devices
0032 75A0FF    97    MOV    P2,#11111111B ; Clear status keypad and 1-Wire
0035 75B01F    98    MOV    P3,#00011111B ; Clear status LCD, R-2R,
P3.2-3.4
        99
0038 11EC    100 MAIN:    ACALL INIT_LCD    ; Call LCD Initial subroutine
        101
003A 755000    102    MOV    LCD_ADDR,#00H
003D 3138    103    ACALL SET_ADDR_LCD
003F 90055F    104    MOV    DPTR,#SHOW1
0042 314D    105    ACALL WRLINE_LCD
0044 755040    106    MOV    LCD_ADDR,#40H
0047 3138    107    ACALL SET_ADDR_LCD
0049 900573    108    MOV    DPTR,#SHOW2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

004C 314D    109          ACALL WRLINE_LCD
004E B12F    110          ACALL DELAY_1s
      111
0050 3107    112          ACALL LCD_CLR
      113
0052 755000   114          MOV  LCD_ADDR,#00H
0055 3138     115          ACALL SET_ADDR_LCD
0057 900587   116          MOV  DPTR,#SHOW3
005A 314D     117          ACALL WRLINE_LCD

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 3
i2c3.ASM

```

005C 755040   118          MOV  LCD_ADDR,#40H
005F 3138     119          ACALL SET_ADDR_LCD
0061 90059B   120          MOV  DPTR,#SHOW4
0064 314D     121          ACALL WRLINE_LCD
0066 B12F     122          ACALL DELAY_1s
      123
0068 3107     124          ACALL LCD_CLR
      125
006A 755000   126          MOV  LCD_ADDR,#000H ; Set Address 00H
006D 3138     127          ACALL SET_ADDR_LCD ;
006F 900537   128          MOV  DPTR,#TITLE_1 ; Index Pointer ROM to Show
LCD
0072 314D     129          ACALL WRLINE_LCD ; 00H-07H,40H-47H(Increase
automatic)
      130
0074 755040   131          MOV  LCD_ADDR,#040H ; Set Address 00H
0077 3138     132          ACALL SET_ADDR_LCD ;
0079 90054B   133          MOV  DPTR,#TITLE_2 ; Index Pointer ROM to Show
LCD
007C 314D     134          ACALL WRLINE_LCD ; 00H-07H,40H-47H(Increase
automatic)
      135
007E B12F     136          ACALL DELAY_1s ; Delay
0080 B12F     137          ACALL DELAY_1s
      138
0082 7F00     139          MOV  R7,#00H
0084 752664   140          MOV  26H,#100 ;FOR KEEP VOLTAGE 25.5 TO 255
      141          ;MOV 23H,#00H ;MEDIUM 00
      142          ;MOV 24H,#01H ;FONT 00
      143          ;MOV 25H,#00H ;BACK 00
0087 754480   144          MOV  ERO,#80H ;START ERROR
OLD=128
      145
008A 755600   146          MOV  DA_DATA,#0 ; Clear D/A Data
      147
008D 755700   148 MAIN_LOOP: MOV  CHANNEL,#0 ; Initial Channel 0
0090 7959     149          MOV  R1,#BUFFER ; Set Start Buffer Pointer
      150          ; MOV  R4,#4 ; Set loop 4 times
      151
0092 E557     152 CONVERSION_LOOP:MOV  A,CHANNEL ; Get Channel
0094 2440     153          ADD  A,#01000000B ; Add Channel to Control Byte
0096 F555     154          MOV  CONTROL,A ; Set Control 4 input , Analog Out
En.
0098 316E     155          ACALL PCF8591_WR ; Write PCF8591
      156
009A 315F     157          ACALL PCF8591_RD ; Read PCF8591 ; Repeat Read

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

to
009C 315F 158 ACALL PCF8591_RD ; Read PCF8591 ; Get Previous
Data
009E A758 159 MOV @R1,AD_DATA ; Read A/D Data to @R1
160
00A0 755044 161 MOV LCD_ADDR,#044H ; Set Address 45H
00A3 3138 162 ACALL SET_ADDR_LCD ;
00A5 855851 163 MOV LCD_DATA,AD_DATA
00A8 11C7 164 ACALL HEX2LCD3
165
00AA 8743 166 MOV VF,@R1
00AC 5103 167 ACALL SAVING
168
00AE 316E 169 ACALL PCF8591_WR
00B0 7440 170 MOV A,#040H
00B2 F555 171 MOV CONTROL,A
00B4 854656 172 MOV DA_DATA,DUM
00B7 316E 173 ACALL PCF8591_WR
174
00B9 755051 175 MOV LCD_ADDR,#051H ; Set Address 45H
00BC 3138 176 ACALL SET_ADDR_LCD ;

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 4
i2c3.ASM

```

00BE 854651 177 MOV LCD_DATA,DUM ; Write D/A Data Out
00C1 11C7 178 ACALL HEX2LCD3 ; Show Data as HEX Code
179
00C3 B12F 180 ACALL DELAY_1s ; Delay
181
00C5 018D 182 AJMP MAIN_LOOP ; Jump to loop
183
184 ;-----
185 ;HEX Code to Show LCD 3 Digi
186 ;-----
00C7 C0E0 187 HEX2LCD3: PUSH ACC ; Push ACC.
00C9 E551 188 MOV A,LCD_DATA ; Get Data
00CB 75F064 189 MOV B,#100
00CE 84 190 DIV AB ; Divide by 100
00CF 2430 191 ADD A,#030H ; Convert to ASCII
00D1 F551 192 MOV LCD_DATA,A
00D3 3143 193 ACALL WRCHAR_LCD ; Write x100
00D5 E5F0 194 MOV A,B
00D7 75F00A 195 MOV B,#10
00DA 84 196 DIV AB ; Divide by 10
00DB 2430 197 ADD A,#030H ; Convert to ASCII
00DD F551 198 MOV LCD_DATA,A
00DF 3143 199 ACALL WRCHAR_LCD ; Write x10
00E1 E5F0 200 MOV A,B ; Get Remainder x1
00E3 2430 201 ADD A,#030H ; Convert to ASCII
00E5 F551 202 MOV LCD_DATA,A
00E7 3143 203 ACALL WRCHAR_LCD ; Write Lower HEX Code
00E9 D0E0 204 POP ACC ; POP ACC.
00EB 22 205 RET
206
207 ;-----
208 ;LCD Initialize
209 ;-----
00EC B122 210 INIT_LCD: ACALL DELAY_100ms;Delay

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

00EE C2B6 211 CLR LCD_RS ; Clear LCD_RS Pin
00F0 758038 212 MOV P0,#00111000B ; 8 bit Mode
00F3 311F 213 ACALL LCD_CLK ; Pulse LCD Clock
00F5 B115 214 ACALL DELAY_10ms ; Delay
00F7 758038 215 MOV P0,#00111000B ; 8 bit Mode
00FA 311F 216 ACALL LCD_CLK ; ; Pulse LCD Clock
00FC 3117 217 ACALL LCD_OFF ; Display Off
00FE 3107 218 ACALL LCD_CLR ; Clear Display
0100 758006 219 MOV P0,#00000110B ; Entry Mode
0103 311F 220 ACALL LCD_CLK ; Pulse LCD Clock
0105 310F 221 ACALL LCD_HOME ; Return Home Display
222 ;-----
223 ;LCD Clear Display
224 ;-----
0107 C2B6 225 LCD_CLR: CLR LCD_RS ; Clear LCD_RS Pin
0109 758001 226 MOV P0,#00000001B ; DDisplay Clear
010C 311F 227 ACALL LCD_CLK ; Pulse LCD Clock
010E 22 228 RET
229 ;-----
230 ;LCD Return Home
231 ;-----
010F C2B6 232 LCD_HOME: CLR LCD_RS ; Clear LCD_RS Pin
0111 758002 233 MOV P0,#00000010B ; Return Home
0114 311F 234 ACALL LCD_CLK ; Pulse LCD Clock
0116 22 235 RET

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 5
i2c3.ASM

```

236 ;-----
237 ;LCD Display Off
238 ;-----
0117 C2B6 239 LCD_OFF: CLR LCD_RS ; Clear LCD_RS Pin
0119 758008 240 MOV P0,#00001000B ; Display Off
011C 311F 241 ACALL LCD_CLK ; Pulse LCD Clock
011E 22 242 RET
243 ;-----
244 ;LCD CLK
245 ;-----
011F D2B7 246 LCD_CLK: SETB LCD_EN ; Pulse Clock to LCD_EN
0121 B108 247 ACALL LCD_DELAY
0123 C2B7 248 CLR LCD_EN
0125 B108 249 ACALL LCD_DELAY
0127 22 250 RET
251 ;-----
252 ;LCD Display On
253 ;-----
0128 C2B6 254 LCD_ON: CLR LCD_RS ; Clear LCD_RS Pin
012A 75800C 255 MOV P0,#00001100B ; Display On
012D 311F 256 ACALL LCD_CLK ; Pulse LCD Clock
012F 22 257 RET
258 ;-----
259 ;LCD Cursor On
260 ;-----
0130 C2B6 261 LCD_BLINK: CLR LCD_RS ; Clear LCD_RS Pin
0132 75800F 262 MOV P0,#00001111B ; Display Cursor and Blink
0135 311F 263 ACALL LCD_CLK ; Pulse LCD Clock
0137 22 264 RET
265 ;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

266      ;Set LCD Address
267      ;-----
0138 C2B6 268 SET_ADDR_LCD: CLR LCD_RS ; Clear LCD_RS Pin
013A E550 269     MOV A,LCD_ADDR ; Move LCD_ADDR to ACC.
013C D2E7 270     SETB ACC.7 ; Set Bit ACC.7
013E F580 271     MOV P0,A ; Move to DATABUS
0140 311F 272     ACALL LCD_CLK ; Pulse LCD Clock
0142 22 273     RET
274      ;-----
275      ;Write Character to show LCD
276      ;-----
0143 D2B6 277 WRCHAR_LCD: SETB LCD_RS ; Set LCD_RS Pin
0145 855180 278     MOV P0,LCD_DATA ; Move LCD_DATA to DATABUS
0148 311F 279     ACALL LCD_CLK ; Pulse LCD Clock
014A 3128 280     ACALL LCD_ON ; Display On
014C 22 281     RET
282      ;-----
283      ;Write Line of 16 Character from ROM
284      ;-----
014D 7800 285 WRLINE_LCD: MOV R0,#0 ; Clear Loop counter
014F D2B6 286 WRLINE_LCD_1: SETB LCD_RS ; Set LCD_RS Pin
0151 E4 287     CLR A ; CClesr ACC.
0152 93 288     MOVC A,@A+DPTR ; Move data from @DPTR to ACC.
0153 F580 289     MOV P0,A ; Move ACC. to DATABUS
0155 311F 290     ACALL LCD_CLK ; Pulse LCD Clock
0157 A3 291     INC DPTR ; Increase Pointer
0158 08 292     INC R0 ; Increase Loop counter
0159 B814F3 293     CJNE R0,#20,WRLINE_LCD_1 ; Do until 8 times
015C 3128 294     ACALL LCD_ON ; Display On

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 6
i2c3.ASM

015E 22 295     RET
296      ;-----
297      ; I2C PCF8591 Read
298      ;-----
015F 755391 299 PCF8591_RD: MOV I2C_ADDR,#PCF8591_ID+1 ; Set
PCF8591 as I2C Read Slave
0162 31B8 300     ACALL I2C_SLAVE ; Connect Slave
301
0164 31A1 302     ACALL I2C_DATA_RD ; Read Data from Slave
0166 855458 303     MOV AD_DATA,I2C_DATA ; Read Data to A/D Data
0169 31FC 304     ACALL I2C_NACK_BIT ; Send Not Acknowledge
305
016B 31E8 306     ACALL I2C_STOP ; Send Stop Condition
016D 22 307     RET ; Return
308
309      ;-----
310      ; I2C PCF8591 Write
311      ;-----
016E 755390 312 PCF8591_WR: MOV I2C_ADDR,#PCF8591_ID ; Set PCF8591
as I2C Write Slave
0171 31B8 313     ACALL I2C_SLAVE ; Connect Slave
314
0173 855554 315     MOV I2C_DATA,CONTROL ; Write CONTROL to Slave
0176 3180 316     ACALL I2C_DATA_WR ; Write Data to Slave
317
0178 855654 318     MOV I2C_DATA,DA_DATA ; Write D/A Data to Slave

```

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

017B 3180    319    ACALL I2C_DATA_WR    ; Write Data to Slave
                        320
017D 31E8    321    ACALL I2C_STOP    ; Send Stop Condition
017F 22      322    RET    ; Return
                        323
                        324    ;-----
                        325    ; I2C Data Write
                        326    ; I/P:    I2C_DATA
                        327    ;-----
0180 C0E0    328    I2C_DATA_WR: PUSH ACC    ; Push ACC.
0182 D278    329    SETB I2C_ACK    ; Set ACK. bit
0184 E554    330    MOV A,I2C_DATA    ; Get Data
0186 7D08    331    MOV R5,#008    ; Set loop 8 times
0188 33      332    I2C_DATA_WR_1: RLC A    ; Rotate ACC. to Left with Carry
0189 92B4    333    MOV SDA,C    ; Move Carry Flag to SDA
018B 31F3    334    ACALL I2C_CLK    ; Pulse I2C Clock
018D DDF9    335    DJNZ R5,I2C_DATA_WR_1 ; Do until 8 times
018F D2B4    336    SETB SDA    ; Set SDA
0191 B100    337    ACALL I2C_DELAY    ; Delay
0193 D2B5    338    SETB SCL    ; Set SCL
0195 B100    339    ACALL I2C_DELAY    ; Delay
0197 20B402  340    JB SDA,I2C_DATA_WR_2 ; Check Acknowledge from
Slave
019A C278    341    CLR I2C_ACK    ; Clear ACK. bit
019C C2B5    342    I2C_DATA_WR_2: CLR SCL    ; Clear SCL
019E D0E0    343    POP ACC    ; Pop ACC.
01A0 22      344    RET    ; Return
                        345
                        346    ;-----
                        347    ; I2C Data Read
                        348    ; O/P:    I2C_DATA
                        349    ;-----
01A1 C0E0    350    I2C_DATA_RD: PUSH ACC    ; Push ACC.
01A3 E4      351    CLR A    ; Clear ACC.
01A4 7D08    352    MOV R5,#008    ; Set loop 8 times
01A6 B100    353    I2C_DATA_RD_1: ACALL I2C_DELAY    ; Delay

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary

Technology

Page 7

i2c3.ASM

```

01A8 D2B5    354    SETB SCL    ; Set SCL
01AA B100    355    ACALL I2C_DELAY    ; Delay
01AC A2B4    356    MOV C,SDA    ; Get SDA to Carry Flag
01AE 33      357    RLC A    ; Rotate ACC. to Left with Carry
01AF C2B5    358    CLR SCL    ; Clear SCL
01B1 DDF3    359    DJNZ R5,I2C_DATA_RD_1 ; Do until 8 times
01B3 F554    360    MOV I2C_DATA,A    ; Move Data to I2C_DATA
01B5 D0E0    361    POP ACC    ; Pop ACC.
01B7 22      362    RET    ; Return
                        363
                        364    ;-----
                        365    ; I2C Slave Connect
                        366    ; I/P:    I2C_ADDR
                        367    ; O/P Flag: I2C_ACK
                        368    ;-----
01B8 C0E0    369    I2C_SLAVE: PUSH ACC    ; Push ACC.
01BA D278    370    SETB I2C_ACK    ; Set ACK. bit
01BC E553    371    MOV A,I2C_ADDR    ; Get Slave Address
01BE 31DB    372    ACALL I2C_START    ; Send Start Condition

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

01C0 7D08    373          MOV    R5,#008      ; Set loop 8 times
01C2 33      374 I2C_SLAVE_1: RLC    A          ; Rotate ACC. to Left with Carry
01C3 92B4    375          MOV    SDA,C        ; Move Carry Flag to SDA
01C5 31F3    376          ACALL  I2C_CLK      ; Pulse I2C Clock
01C7 DDF9    377          DJNZ   R5,I2C_SLAVE_1 ; Do until 8 times
                                378
01C9 D2B4    379          SETB   SDA          ; Set SDA
01CB B100    380          ACALL  I2C_DELAY    ; Delay
01CD D2B5    381          SETB   SCL          ; Set SCL
01CF B100    382          ACALL  I2C_DELAY    ; Delay
01D1 20B402  383          JB     SDA,I2C_SLAVE_2 ; Check Acknowledge from Slave
01D4 C278    384          CLR     I2C_ACK      ; Clear ACK.
01D6 C2B5    385 I2C_SLAVE_2: CLR    SCL          ; Clear SCL
01D8 D0E0    386          POP     ACC          ; Pop ACC.
01DA 22      387          RET              ; Return
                                388
                                389 ;-----
                                390 ; I2C Start Condition
                                391 ;-----
01DB D2B5    392 I2C_START: SETB   SCL          ; Set SCL
01DD D2B4    393          SETB   SDA          ; Set SDA
01DF B100    394          ACALL  I2C_DELAY    ; Delay
01E1 C2B4    395          CLR     SDA          ; Clear SDA during SCL set
01E3 B100    396          ACALL  I2C_DELAY    ; Delay
01E5 C2B5    397          CLR     SCL          ; Clear SCL
01E7 22      398          RET              ; Return
                                399
                                400 ;-----
                                401 ; I2C Stop Condition
                                402 ;-----
01E8 C2B4    403 I2C_STOP:  CLR     SDA          ; Clear SDA
01EA B100    404          ACALL  I2C_DELAY    ; Delay
01EC D2B5    405          SETB   SCL          ; Set SCL
01EE B100    406          ACALL  I2C_DELAY    ; Delay
01F0 D2B4    407          SETB   SDA          ; Set SDA during SCL set
01F2 22      408          RET              ; Return
                                409
                                410 ;-----
                                411 ; I2C Clock
                                412 ;-----

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology
i2c3.ASM

Page 8

```

01F3 B100    413 I2C_CLK:  ACALL  I2C_DELAY    ; Pulse SCL
01F5 D2B5    414          SETB   SCL          ;
01F7 B100    415          ACALL  I2C_DELAY    ;
01F9 C2B5    416          CLR     SCL          ;
01FB 22      417          RET              ; Return
                                418
                                419 ;-----
                                420 ; I2C Not Acknowledge
                                421 ;-----
01FC D2B4    422 I2C_NACK_BIT: SETB   SDA          ; Set SDA
01FE B100    423          ACALL  I2C_DELAY    ; Delay
0200 31F3    424          ACALL  I2C_CLK      ; Pulse I2C Clock
0202 22      425          RET              ; Return
                                426
                                427 ;-----

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

428 ; Making Fuzzy
429 ;-----
430
0203 E543 431 SAVING: MOV A,VF
432
433 ;*****
434 ;* CALCULATE ERROR *
435 ;*****
436
0205 B52606 437 CJNE A,26H,SAD
0208 754180 438 MOV ER,#80H
020B 02023C 439 JMP GOOD
440
020E 4016 441 SAD: JC PULS;CHECK THAT VIN<VREF?
0210 9005AF 442 MOV DPTR,#TABLE0
0213 9526 443 SUBB A,26H ;VIN>VREF
0215 B40000 444 CJNE A,#0B,WOWW
0218 4006 445 WOWW: JC MAY
021A 754100 446 MOV ER,#00H
021D 02023C 447 JMP GOOD
0220 93 448 MAY: MOVC A,@A+DPTR
0221 F541 449 MOV ER,A
0223 02023C 450 JMP GOOD
451
0226 9005BA 452 PULS: MOV DPTR,#TABLE1
0229 E526 453 MOV A,26H ;VREF >VIN NOW C=1
022B C3 454 CLR C
022C 9543 455 SUBB A,VF ;VREF-VIN
022E B40B00 456 CJNE A,#0BH,LOST ;NOW C=0
0231 4006 457 LOST: JC NONO ;CHECK THAT VREF>=10?
0233 7541FF 458 MOV ER,#0FFH;IF VREF-VIN>=10
0236 02023C 459 JMP GOOD
0239 93 460 NONO: MOVC A,@A+DPTR
023A F541 461 MOV ER,A
462
463 ;*****
464 ; USE ERROR FIND CHANG OF ERROR
465 ;*****
466
023C E541 467 GOOD: MOV A,ER
023E 854429 468 MOV 29H,ERO
0241 B52900 469 CJNE A,29H,NONONO
0244 4014 470 NONONO: JC MEET ;ERROR>ERROR OLD
0246 E541 471 MOV A,ER

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary

Technology

Page 9

i2c3.ASM

```

0248 9544 472 SUBB A,ERO
024A 75F020 473 MOV B,#20H
024D 84 474 DIV AB
024E 2480 475 ADD A,#80H
0250 F542 476 MOV CER,A ;CER=CE
0252 5021 477 JNC BUTTON
0254 7542FF 478 MOV CER,#0FFH
0257 020275 479 JMP BUTTON
025A E541 480 MEET: MOV A,ER ;ERROR LESS THAN CE
025C C3 481 CLR C
025D 9541 482 SUBB A,ER

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

025F 75F002 483      MOV B,#02H
0262 84      484      DIV AB
0263 F544     485      MOV ERO,A
0265 B48000   486      CJNE A,#80H,LONELY
0268 5008     487 LONELY:      JNC ZAZA
026A 7480     488      MOV A,#80H
026C 9544     489      SUBB A,ERO
026E F542     490      MOV CER,A
0270 5003     491      JNC BUTTON
0272 754200   492 ZAZA:      MOV CER,#00H
493
494
495      .*****
496      ;
497      ;      CHOOSE SET FOR MEMBER
498      ;      .*****
0275 9005C5   498 BUTTON:      MOV DPTR,#TABLE2
0278 E541     499      MOV A,ER
027A 20E750   500      JB ACC.7,WOOD
027D 20E624   501      JB ACC.6,STEEL
0280 20E50E   502      JB ACC.5,GOLD
0283 753001   503      MOV E1,#1      ;000
0286 7539FF   504      MOV UE1,#255
0289 753102   505      MOV E2,#2
028C 753A00   506      MOV UE2,#0
028F 611B     507      AJMP CEIF1
508
0291 753002   509 GOLD:      MOV E1,#2      ;001
0294 9420     510      SUBB A,#32
0296 93       511      MOVC A,@A+DPTR
0297 F539     512      MOV UE1,A
0299 753101   513      MOV E2,#1
029C 74FF     514      MOV A,#255
029E 9539     515      SUBB A,UE1
02A0 F53A     516      MOV UE2,A
02A2 611B     517      AJMP CEIF1
518
02A4 20E513   519 STEEL:      JB ACC.5,SILVER      ;010
02A7 753003   520      MOV E1,#3
02AA 9440     521      SUBB A,#64
02AC 93       522      MOVC A,@A+DPTR
02AD F539     523      MOV UE1,A
02AF 753102   524      MOV E2,#2
02B2 74FF     525      MOV A,#255
02B4 9539     526      SUBB A,UE1
02B6 F53A     527      MOV UE2,A
02B8 611B     528      AJMP CEIF1
529
02BA 753004   530 SILVER:      MOV E1,#4      ;011

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology
i2c3.ASM

Page 10

```

02BD 9460     531      SUBB A,#96
02BF 93       532      MOVC A,@A+DPTR
02C0 F539     533      MOV UE1,A
02C2 753103   534      MOV E2,#3
02C5 74FF     535      MOV A,#255
02C7 9539     536      SUBB A,UE1
02C9 F53A     537      MOV UE2,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

02CB 611B	538		AJMP CEIF1	
	539			
02CD 20E629	540	WOOD:	JB ACC.6,WATER	;100
02D0 20E513	541		JB ACC.5,COULD	
02D3 753005	542		MOV E1,#5	
02D6 9480	543		SUBB A,#128	
02D8 93	544		MOVC A,@A+DPTR	
02D9 F539	545		MOV UE1,A	
02DB 753104	546		MOV E2,#4	
02DE 74FF	547		MOV A,#255	
02E0 9539	548		SUBB A,UE1	
02E2 F53A	549		MOV UE2,A	
02E4 611B	550		AJMP CEIF1	
	551			
02E6 753006	552	COULD:	MOV E1,#6	;101
02E9 94A0	553		SUBB A,#160	
02EB 93	554		MOVC A,@A+DPTR	
02EC F539	555		MOV UE1,A	
02EE 753105	556		MOV E2,#5	
02F1 74FF	557		MOV A,#255	
02F3 9539	558		SUBB A,UE1	
02F5 F53A	559		MOV UE2,A	
02F7 611B	560		AJMP CEIF1	
	561			
02F9 20E513	562	WATER:	JB ACC.5,EARTH	;110
02FC 753007	563		MOV E1,#7	
02FF 94C0	564		SUBB A,#192	
0301 93	565		MOVC A,@A+DPTR	
0302 F539	566		MOV UE1,A	
0304 753106	567		MOV E2,#6	
0307 74FF	568		MOV A,#255	
0309 9539	569		SUBB A,UE1	
030B F53A	570		MOV UE2,A	
030D 611B	571		AJMP CEIF1	
	572			
030F 753007	573	EARTH:	MOV E1,#7	;111
0312 7539FF	574		MOV UE1,#255	
0315 753106	575		MOV E2,#6	
0318 753A00	576		MOV UE2,#0	
	577			
031B E542	578	CEIF1:	MOV A,CER	
031D 20E750	579		JB ACC.7,BIRD	
0320 20E624	580		JB ACC.6,CAT	
0323 20E50E	581		JB ACC.5,DOG	
0326 753201	582		MOV CE1,#1	;000
0329 753BFF	583		MOV UCE1,#255	
032C 753302	584		MOV CE2,#2	
032F 753C00	585		MOV UCE2,#0	
0332 61BE	586		AJMP SET1	
	587			
0334 753202	588	DOG:	MOV CE1,#2	;001
0337 9420	589		SUBB A,#32	

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary

Technology

Page 11

i2c3.ASM

0339 93	590	MOVC A,@A+DPTR
033A F53B	591	MOV UCE1,A
033C 753301	592	MOV CE2,#1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

033F 74FF	593		MOV A,#255	
0341 953B	594		SUBB A,UCE1	
0343 F53C	595		MOV UCE2,A	
0345 61BE	596		AJMP SET1	
	597			
0347 20E513	598	CAT:	JB ACC.5,HIPPO	;010
034A 753203	599		MOV CE1,#3	
034D 9440	600		SUBB A,#64	
034F 93	601		MOVC A,@A+DPTR	
0350 F53B	602		MOV UCE1,A	
0352 753302	603		MOV CE2,#2	
0355 74FF	604		MOV A,#255	
0357 953B	605		SUBB A,UCE1	
0359 F53C	606		MOV UCE2,A	
035B 61BE	607		AJMP SET1	
	608			
035D 753204	609	HIPPO:	MOV CE1,#4	;011
0360 9460	610		SUBB A,#96	
0362 93	611		MOVC A,@A+DPTR	
0363 F53B	612		MOV UCE1,A	
0365 753303	613		MOV CE2,#3	
0368 74FF	614		MOV A,#255	
036A 953B	615		SUBB A,UCE1	
036C F53C	616		MOV UCE2,A	
036E 61BE	617		AJMP SET1	
	618			
0370 20E629	619	BIRD:	JB ACC.6,GODZILA	
0373 20E513	620		JB ACC.5,KINGKONG	
0376 753205	621		MOV CE1,#5	;100
0379 9480	622		SUBB A,#128	
037B 93	623		MOVC A,@A+DPTR	
037C F53B	624		MOV UCE1,A	
037E 753304	625		MOV CE2,#4	
0381 74FF	626		MOV A,#255	
0383 953B	627		SUBB A,UCE1	
0385 F53C	628		MOV UCE2,A	
0387 61BE	629		AJMP SET1	
	630			
0389 753206	631	KINGKONG:	MOV CE1,#6	;101
038C 94A0	632		SUBB A,#160	
038E 93	633		MOVC A,@A+DPTR	
038F F53B	634		MOV UCE1,A	
0391 753305	635		MOV CE2,#5	
0394 74FF	636		MOV A,#255	
0396 953B	637		SUBB A,UCE1	
0398 F53C	638		MOV UCE2,A	
039A 61BE	639		AJMP SET1	
	640			
039C 20E513	641	GODZILA:	JB ACC.5,JAW	;110
039F 753207	642		MOV CE1,#7	
03A2 94C0	643		SUBB A,#192	
03A4 93	644		MOVC A,@A+DPTR	
03A5 F53B	645		MOV UCE1,A	
03A7 753306	646		MOV CE2,#6	
03AA 74FF	647		MOV A,#255	
03AC 953B	648		SUBB A,UCE1	

03AE F53C	649		MOV UCE2,A
03B0 61BE	650		AJMP SET1
	651		
03B2 753207	652	JAW:	MOV CE1,#7 ;111
03B5 753BFF	653		MOV UCE1,#255
03B8 753306	654		MOV CE2,#6
03BB 753C00	655		MOV UCE2,#0
	656		
03BE 9005E6	657	SET1:	MOV DPTR,#TABLE3
03C1 853045	658		MOV DAM,E1
03C4 E532	659		MOV A,CE1
03C6 2545	660		ADD A,DAM
03C8 93	661		MOVC A,@A+DPTR
03C9 F535	662		MOV Y1,A
	663		
03CB E533	664	SET2:	MOV A,CE2
03CD 2545	665		ADD A,DAM
03CF 93	666		MOVC A,@A+DPTR
03D0 F536	667		MOV Y2,A
	668		
03D2 853145	669	SET3:	MOV DAM,E2
03D5 E532	670		MOV A,CE1
03D7 2545	671		ADD A,DAM
03D9 93	672		MOVC A,@A+DPTR
03DA F537	673		MOV Y3,A
	674		
03DC E533	675	SET4:	MOV A,CE2
03DE 2545	676		ADD A,DAM
03E0 93	677		MOVC A,@A+DPTR
03E1 F538	678		MOV Y4,A
	679		
03E3 E539	680	BATMAN:	MOV A,UE1
03E5 B53B00	681		CJNE A,UCE1,ROBIN
03E8 4006	682	ROBIN:	JC SUPERMAN
03EA 853B3D	683		MOV UY1,UCE1
03ED 0203F3	684		JMP SPIDERMAN
03F0 85393D	685	SUPERMAN:	MOV UY1,UE1
	686		
03F3 E539	687	SPIDERMAN:	MOV A,UE1
03F5 B53C00	688		CJNE A,UCE2,HEMAN
03F8 4006	689	HEMAN:	JC DORAMON
03FA 853C3E	690		MOV UY2,UCE2
03FD 020403	691		JMP ULTRAMAN
0400 85393E	692	DORAMON:	MOV UY2,UE1
	693		
0403 E53A	694	ULTRAMAN:	MOV A,UE2
0405 B53B00	695		CJNE A,UCE1,JUMBOA
0408 4006	696	JUMBOA:	JC MODX
040A 853B3F	697		MOV UY3,UCE1
040D 020413	698		JMP GEARBAN
0410 853A3F	699	MODX:	MOV UY3,UE2
	700		
0413 E53A	701	GEARBAN:	MOV A,UE2
0415 B53C00	702		CJNE A,UCE2,HERCULES
0418 4006	703	HERCULES:	JC SAILERMO
041A 853C40	704		MOV UY4,UCE2
041D 020423	705		JMP KENSHIRO
0420 853A40	706	SAILERMO:	MOV UY4,UE2
	707		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

708
0423 E53D 709 KENSHIRO: MOV A,UY1
0425 B53E00 710 CJNE A,UY2,SO1
0428 500C 711 SO1: JNC EXCH2
042A E53D 712 MOV A,UY1
042C C53E 713 XCH A,UY2
042E F53D 714 MOV UY1,A
0430 E535 715 MOV A,Y1
0432 C536 716 XCH A,Y2
0434 F535 717 MOV Y1,A
718
0436 E53D 719 EXCH2: MOV A,UY1
0438 B53F00 720 CJNE A,UY3,SO2
043B 500C 721 SO2: JNC EXCH3
043D E53D 722 MOV A,UY1
043F C53F 723 XCH A,UY3
0441 F53D 724 MOV UY1,A
0443 E535 725 MOV A,Y1
0445 C537 726 XCH A,Y3
0447 F535 727 MOV Y1,A
728
0449 E53D 729 EXCH3: MOV A,UY1
044B B54000 730 CJNE A,UY4,SO3
044E 500C 731 SO3: JNC EXCH4
0450 E53D 732 MOV A,UY1
0452 C540 733 XCH A,UY4
0454 F53D 734 MOV UY1,A
0456 E535 735 MOV A,Y1
0458 C538 736 XCH A,Y4
045A F535 737 MOV Y1,A
738
045C E53E 739 EXCH4: MOV A,UY2
045E B53F00 740 CJNE A,UY3,SO4
0461 500C 741 SO4: JNC EXCH5
0463 E53E 742 MOV A,UY2
0465 C53F 743 XCH A,UY3
0467 F53E 744 MOV UY2,A
0469 E536 745 MOV A,Y2
046B C537 746 XCH A,Y3
046D F536 747 MOV Y2,A
748
749
046F E53E 750 EXCH5: MOV A,UY2
0471 B54000 751 CJNE A,UY4,SO5
0474 500C 752 SO5: JNC EXCH6
0476 E53E 753 MOV A,UY2
0478 C540 754 XCH A,UY4
047A F53E 755 MOV UY2,A
047C E536 756 MOV A,Y2
047E C538 757 XCH A,Y4
0480 F536 758 MOV Y2,A
759
0482 E53F 760 EXCH6: MOV A,UY3
0484 B54000 761 CJNE A,UY4,SO6
0487 500C 762 SO6: JNC OUT
0489 E53F 763 MOV A,UY3

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

048B C540	764	XCH A,UY4
048D F53F	765	MOV UY3,A
048F E537	766	MOV A,Y3

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 14
i2c3.ASM

0491 C538	767	XCH A,Y4
0493 F537	768	MOV Y3,A
	769	
0495 E53E	770	OUT: MOV A,UY2
0497 B40004	771	CJNE A,#0,GOON
049A E535	772	MOV A,Y1
049C 81D1	773	AJMP RESULT
	774	
049E E535	775	GOON: MOV A,Y1
04A0 75F002	776	MOV B,#2
04A3 84	777	DIV AB
04A4 F534	778	MOV Y,A
04A6 E535	779	MOV A,Y1
04A8 B5360A	780	CJNE A,Y2,OUT2
04AB B53711	781	CJNE A,Y3,OUT3
04AE B53818	782	CJNE A,Y4,OUT4
04B1 E535	783	OUT1: MOV A,Y1
04B3 81D1	784	AJMP RESULT
04B5 E536	785	OUT2: MOV A,Y2
04B7 75F002	786	MOV B,#2
04BA 84	787	DIV AB
04BB 2534	788	ADD A,Y
04BD 81D1	789	AJMP RESULT
04BF E537	790	OUT3: MOV A,Y3
04C1 75F002	791	MOV B,#2
04C4 84	792	DIV AB
04C5 2534	793	ADD A,Y
04C7 81D1	794	AJMP RESULT
04C9 E538	795	OUT4: MOV A,Y4
04CB 75F002	796	MOV B,#2
04CE 84	797	DIV AB
04CF 2534	798	ADD A,Y
	799	
04D1 F546	800	RESULT: MOV DUM,A
04D3 854144	801	MOV ERO,ER
04D6 B48001	802	CJNE A,#80H,WHY ;LOAD TIMER FOR BUILD
PWM		
04D9 22	803	RET
	804	
04DA 400E	805	WHY: JC WHERE
04DC E546	806	MOV A,DUM
04DE 9480	807	SUBB A,#80H ;DECREASE DUTY
04E0 2547	808	ADD A,PWM
04E2 F547	809	MOV PWM,A
04E4 5003	810	JNC WHEN
04E6 7547FF	811	MOV PWM,#0FFH
04E9 22	812	WHEN: RET
	813	
04EA C3	814	WHERE: CLR C ;INCREASE DUTY
04EB 7480	815	MOV A,#80H ;DUM<128
04ED 9546	816	SUBB A,DUM
04EF F546	817	MOV DUM,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

04F1 E547      818      MOV A,PWM
04F3 9546      819      SUBB A,DUM
04F5 F547      820      MOV PWM,A
04F7 B48900    821      CJNE A,#89H,WHAT
04FA 5003      822      WHAT: JNC WHOSE      ;CHECK THAT MORE THAN
AF?
04FC 754789    823      MOV PWM,#89H
04FF 22        824      WHOSE: RET
                825

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology
i2c3.ASM

Page 15

```

                826      ;-----
                827      ; Dummy Delay time I2C_DELAY, LCD_DELAY, 10ms, 100m, 1s
                828      ;-----
0500 75060C    829      I2C_DELAY: MOV 6,#00CH      ; Each loop = 50 us
0503 00        830      I2C_DELAY_1: NOP
0504 00        831      NOP
0505 DEFC      832      DJNZ R6,I2C_DELAY_1
0507 22        833      RET
                834
0508 750702    835      LCD_DELAY: MOV 7,#002      ; Do 2 times
050B 7506E6    836      LCD_DELAY_1: MOV 6,#0E6H      ; Each loop = 1 ms
050E 00        837      LCD_DELAY_2: NOP
050F 00        838      NOP
0510 DEFC      839      DJNZ R6,LCD_DELAY_2
0512 DFF7      840      DJNZ R7,LCD_DELAY_1
0514 22        841      RET
                842
0515 75070A    843      DELAY_10ms: MOV 7,#010      ; Do 10 times
0518 7506E6    844      DELAY_10ms_1: MOV 6,#0E6H      ; Each loop = 1 ms
051B 00        845      DELAY_10ms_2: NOP
051C 00        846      NOP
051D DEFC      847      DJNZ R6,DELAY_10ms_2
051F DFF7      848      DJNZ R7,DELAY_10ms_1
0521 22        849      RET
                850
0522 750764    851      DELAY_100ms: MOV 7,#100      ; Do 100 times
0525 7506E6    852      DELAY_100ms_1: MOV 6,#0E6H      ; Each loop = 1 ms
0528 00        853      DELAY_100ms_2: NOP
0529 00        854      NOP
052A DEFC      855      DJNZ R6,DELAY_100ms_2
052C DFF7      856      DJNZ R7,DELAY_100ms_1
052E 22        857      RET
                858
052F 750564    859      DELAY_1s: MOV 5,#100      ; Do 100 times
0532 B115      860      DELAY_1s_1: ACALL DELAY_10ms
0534 DDFC      861      DJNZ R5,DELAY_1s_1
0536 22        862      RET
                863      ;-----
                864      ; 0123456789ABCDEF0123
0537 46757A7A 865      TITLE_1:DB 'Fuzzy Logic Control.'
053B 79204C6F
053F 67696320
0543 436F6E74
0547 726F6C2E
054B 56696E3D 866      TITLE_2:DB 'Vin= ,Vcontrol= '
054F 2020202C

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0553 56636F6E
0557 74726F6C
055B 3D202020
867
868 ; 0123456789ABCDEF0123
055F 2046757A 869 SHOW1:DB ' Fuzzy Logic Control'
0563 7A79204C
0567 6F676963
056B 20436F6E
056F 74726F6C
0573 2020666F 870SHOW2:DB ' for DC Converter '
0577 72204443
057B 20436F6E

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 16
i2c3.ASM

057F 76657274
0583 65722020
0587 42792050 871 SHOW3:DB 'By Pirat Janhom and '
058B 69726174
058F 204A616E
0593 686F6D20
0597 616E6420
059B 4D6F6E67 872 SHOW4:DB 'Mongkol Kookkhuntod '
059F 6B6F6C20
05A3 4B6F6F6B
05A7 6B68756E
05AB 746F6420
873
05AF 8073665A 874 TABLE0: DB 128,115,102,90,77,64,51,38,26,13,00
05B3 4D403326
05B7 1A0D00
875
05BA 808D9AA6 876 TABLE1: DB 128,141,154,166,179,192,205,218,230,243,255
05BE B3C0CDDA
05C2 E6F3FF
877
05C5 00081018 878 TABLE2: DB
00,08,16,24,32,40,48,56,64,72,80,88,96,104,112
05C9 20283038
05CD 40485058
05D1 606870
05D4 78808890 879 DB 120,128,136,144,152,160,168,176,184,192,200,208
05D8 98A0A8B0
05DC B8C0C8D0
05E0 D8E0E8F0 880 DB 216,224,232,240,248,254
05E4 F8FE
881
05E6 A0A0A0A0 882 TABLE3: DB
160,160,160,160,158,156,154,152,150,148,145,145,145,145
05EA 9E9C9A98
05EE 96949191
05F2 9191
0000= 883 END

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

i2c3.ASM

```

ad_data = 0058    58 159 163 303
batman = 03E3    680
bird = 0370    619 579
buffer = 0059    59 149
button = 0275    498 477 479 491
cat = 0347    598 580
ce1 = 0032    13 582 588 599 609 621 631 642 652 659 670
ce2 = 0033    14 584 592 603 613 625 635 646 654 664 675
ceif1 = 031B    578 507 517 528 538 550 560 571
cer = 0042    31 476 478 490 492 578
channel = 0057    57 148 152
control = 0055    55 154 171 315
conversion_loop = 0092    152
could = 02E6    552 541
da_data = 0056    56 146 172 318
dam = 0045    34 658 660 665 669 671 676
delay_100ms = 0522    851 210
delay_100ms_1 = 0525    852 856
delay_100ms_2 = 0528    853 855
delay_10ms = 0515    843 214 860
delay_10ms_1 = 0518    844 848
delay_10ms_2 = 051B    845 847
delay_1s = 052F    859 110 122 136 137 180
delay_1s_1 = 0532    860 861
dog = 0334    588 581
doramon = 0400    692 689
dum = 0046    35 172 177 800 806 816 817 819
e1 = 0030    11 503 509 520 530 542 552 563 573 658
e2 = 0031    12 505 513 524 534 546 556 567 575 669
earth = 030F    573 562
er = 0041    30 438 446 449 458 461 467 471 480 482 499 801
ero = 0044    33 144 468 472 485 489 801
exch2 = 0436    719 711
exch3 = 0449    729 721
exch4 = 045C    739 731
exch5 = 046F    750 741
exch6 = 0482    760 752
flag = 002F    42
gearban = 0413    701 698
godzilla = 039C    641 619
gold = 0291    509 502
good = 023C    467 439 447 450 459
goon = 049E    775 771
heman = 03F8    689 688
hercules = 0418    703 702
hex2lcd3 = 00C7    187 164 178
hippo = 035D    609 598
i2c_ack = 0078    45 329 341 370 384
i2c_addr = 0053    53 299 312 371
i2c_clk = 01F3    413 334 376 424
i2c_data = 0054    54 303 315 318 330 360
i2c_data_rd = 01A1    350 302
i2c_data_rd_1 = 01A6    353 359
i2c_data_wr = 0180    328 316 319
i2c_data_wr_1 = 0188    332 335
i2c_data_wr_2 = 019C    342 340
i2c_delay = 0500    829 337 339 353 355 380 382 394 396 404 406 413
415 423
i2c_delay_1 = 0503    830 832

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

i2c_nack_bit = 01FC 422 304

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 2
i2c3.ASM

```

i2c_slave = 01B8 369 300 313
i2c_slave_1 = 01C2 374 377
i2c_slave_2 = 01D6 385 383
i2c_start = 01DB 392 372
i2c_stop = 01E8 403 306 321
init_lcd = 00EC 210 100
initial = 002C 95 75
jaw = 03B2 652 641
jumboa = 0408 696 695
kenshiro = 0423 709 705
kingkong = 0389 631 620
lcd_addr = 0050 50 102 106 114 118 126 131 161 175 269
lcd_blink = 0130 261
lcd_clk = 011F 246 213 216 220 227 234 241 256 263 272 279 290
lcd_clr = 0107 225 112 124 218
lcd_data = 0051 51 163 177 188 192 198 202 278
lcd_delay = 0508 835 247 249
lcd_delay_1 = 050B 836 840
lcd_delay_2 = 050E 837 839
lcd_en = 00B7 7 246 248
lcd_home = 010F 232 221
lcd_off = 0117 239 217
lcd_on = 0128 254 280 294
lcd_ptr = 0052 52
lcd_rs = 00B6 8 211 225 232 239 254 261 268 277 286
lonely = 0268 487 486
lost = 0231 457 456
main = 0038 100
main_loop = 008D 148 182
may = 0220 448 445
meet = 025A 480 470
modx = 0410 699 696
nono = 0239 460 457
nonono = 0244 470 469
out = 0495 770 762
out1 = 04B1 783
out2 = 04B5 785 780
out3 = 04BF 790 781
out4 = 04C9 795 782
pcf8591_id = 0090 68 299 312
pcf8591_rd = 015F 299 157 158
pcf8591_wr = 016E 312 155 169 173
puls = 0226 452 441
pwm = 0047 36 808 809 811 818 820 823
result = 04D1 800 773 784 789 794
robin = 03E8 682 681
sad = 020E 441 437
sailermo = 0420 706 703
saving = 0203 431 167
scl = 00B5 5 338 342 354 358 381 385 392 397 405 414 416
sda = 00B4 4 333 336 340 356 375 379 383 393 395 403 407 422
set1 = 03BE 657 586 596 607 617 629 639 650
set2 = 03CB 664
set3 = 03D2 669

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

set4 = 03DC 675
set_addr_lcd = 0138 268 103 107 115 119 127 132 162 176
show1 = 055F 869 104
show2 = 0573 870 108
show3 = 0587 871 116

```

8051 Cross-Assembler (1.3) (C) 1987, 1989 Binary
Technology Page 3
i2c3.ASM

```

show4 = 059B 872 120
silver = 02BA 530 519
so1 = 0428 711 710
so2 = 043B 721 720
so3 = 044E 731 730
so4 = 0461 741 740
so5 = 0474 752 751
so6 = 0487 762 761
spiderman = 03F3 687 684
steel = 02A4 519 501
superman = 03F0 685 682
table0 = 05AF 874 442
table1 = 05BA 876 452
table2 = 05C5 878 498
table3 = 05E6 882 657
title_1 = 0537 865 128
title_2 = 054B 866 133
uce1 = 003B 23 583 591 594 602 605 612 615 624 627 634 637
645 648 653 681 683
        695 697
uce2 = 003C 24 585 595 606 616 628 638 649 655 688 690 702 704
ue1 = 0039 21 504 512 515 523 526 533 536 545 548 555 558 566
569 574 680 685
        687 692
ue2 = 003A 22 506 516 527 537 549 559 570 576 694 699 701 706
ultraman = 0403 694 691
uy1 = 003D 25 683 685 709 712 714 719 722 724 729 732 734
uy2 = 003E 26 690 692 710 713 739 742 744 750 753 755 770
uy3 = 003F 27 697 699 720 723 740 743 760 763 765
uy4 = 0040 28 704 706 730 733 751 754 761 764
vf = 0043 32 166 431 455
water = 02F9 562 540
what = 04FA 822 821
when = 04E9 812 810
where = 04EA 814 805
whose = 04FF 824 822
why = 04DA 805 802
wood = 02CD 540 500
woww = 0218 445 444
wrchar_lcd = 0143 277 193 199 203
wrline_lcd = 014D 285 105 109 117 121 129 134
wrline_lcd_1 = 014F 286 293
y = 0034 15 778 788 793 798
y1 = 0035 16 662 715 717 725 727 735 737 772 775 779 783
y2 = 0036 17 667 716 745 747 756 758 780 785
y3 = 0037 18 673 726 746 766 768 781 790
y4 = 0038 19 678 736 757 767 782 795
zaza = 0272 492 487

```




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

50A, 60V, 0.022 Ohm, N-Channel Power MOSFETs

These N-Channel power MOSFETs are manufactured using the MegaFET process. This process, which uses feature sizes approaching those of LSI integrated circuits gives optimum utilization of silicon, resulting in outstanding performance. They were designed for use in applications such as switching regulators, switching converters, motor drivers, and relay drivers. These transistors can be operated directly from integrated circuits.

Formerly developmental type TA49018.

Ordering Information

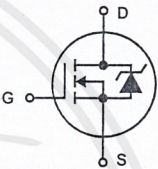
PART NUMBER	PACKAGE	BRAND
RFG50N06	TO-247	RFG50N06
RFP50N06	TO-220AB	RFP50N06
RF1S50N06SM	TO-263AB	F1S50N06

NOTE: When ordering, use the entire part number. Add the suffix, 9A, to obtain the TO-263AB variant in tape and reel, i.e. RF1S50N06SM9A.

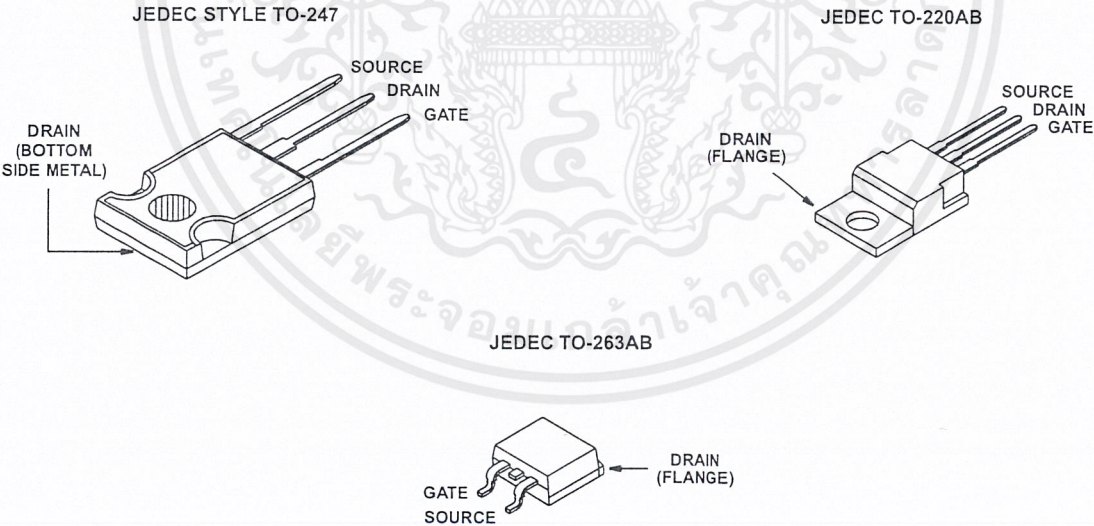
Features

- 50A, 60V
- $r_{DS(ON)} = 0.022\Omega$
- Temperature Compensating PSPICE® Model
- Peak Current vs Pulse Width Curve
- UIS Rating Curve
- 175°C Operating Temperature

Symbol



Packaging



RFG50N06, RFP50N06, RF1S50N06SM

Absolute Maximum Ratings $T_C = 25^{\circ}\text{C}$, Unless Otherwise Specified

	RFG50N06, RFP50N06 RF1S50N06SM	UNITS
Drain to Source Voltage (Note 1)	60	V
Drain to Gate Voltage ($R_{GS} = 20\text{k}\Omega$) (Note 1)	60	V
Gate to Source Voltage	± 20	V
Continuous Drain Current (Figure 2)	50	A
Pulsed Drain Current	(Figure 5)	
Pulsed Avalanche Rating	(Figure 6, 14, 15)	
Power Dissipation	131	W
Linear Derating Factor	0.877	W/ $^{\circ}\text{C}$
Operating and Storage Temperature	-55 to 175	$^{\circ}\text{C}$
Maximum Temperature for Soldering		
Leads at 0.063in (1.6mm) from Case for 10s.	300	$^{\circ}\text{C}$
Package Body for 10s, see Techbrief 334	260	$^{\circ}\text{C}$

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. $T_J = 25^{\circ}\text{C}$ to 150°C .

Electrical Specifications $T_C = 25^{\circ}\text{C}$, Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Drain to Source Breakdown Voltage	BV_{DSS}	$I_D = 250\mu\text{A}$, $V_{GS} = 0\text{V}$ (Figure 11)	60	-	-	V
Gate to Source Threshold Voltage	$V_{GS(TH)}$	$V_{GS} = V_{DS}$, $I_D = 250\mu\text{A}$ (Figure 10)	2	-	4	V
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = 60\text{V}$, $V_{GS} = 0\text{V}$	-	-	1	μA
		$T_C = 150^{\circ}\text{C}$	-	-	50	μA
Gate to Source Leakage Current	I_{GSS}	$V_{GS} = \pm 20\text{V}$	-	-	± 100	nA
Drain to Source On Resistance	$r_{DS(ON)}$	$I_D = 50\text{A}$, $V_{GS} = 10\text{V}$ (Figures 9)	-	-	0.022	Ω
Turn-On Time	t_{ON}	$V_{DD} = 30\text{V}$, $I_D = 50\text{A}$	-	-	95	ns
Turn-On Delay Time	$t_{d(ON)}$	$R_L = 0.6\Omega$, $V_{GS} = 10\text{V}$	-	12	-	ns
Rise Time	t_r	$R_{GS} = 3.6\Omega$ (Figure 13)	-	55	-	ns
Turn-Off Delay Time	$t_{d(OFF)}$		-	37	-	ns
Fall Time	t_f		-	13	-	ns
Turn-Off Time	t_{OFF}		-	-	75	ns
Total Gate Charge	$Q_g(TOT)$	$V_{GS} = 0$ to 20V	-	125	150	nC
Gate Charge at 10V	$Q_g(10)$	$V_{GS} = 0$ to 10V	-	67	80	nC
Threshold Gate Charge	$Q_g(TH)$	$V_{GS} = 0$ to 2V	-	3.7	4.5	nC
Input Capacitance	C_{ISS}	$V_{DS} = 25\text{V}$, $V_{GS} = 0\text{V}$	-	2020	-	pF
Output Capacitance	C_{OSS}	$f = 1\text{MHz}$ (Figure 12)	-	600	-	pF
Reverse Transfer Capacitance	C_{RSS}		-	200	-	pF
Thermal Resistance Junction to Case	$R_{\theta JC}$	(Figure 3)	-	-	1.14	$^{\circ}\text{C/W}$
Thermal Resistance Junction to Ambient	$R_{\theta JA}$	TO-247	-	-	30	$^{\circ}\text{C/W}$
		TO-220, TO-263	-	-	62	$^{\circ}\text{C/W}$

Source to Drain Diode Specifications

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Source to Drain Diode Voltage	V_{SD}	$I_{SD} = 50\text{A}$	-	-	1.5	V
Reverse Recovery Time	t_{rr}	$I_{SD} = 50\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	125	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RFG50N06, RFP50N06, RF1S50N06SM

Typical Performance Curves Unless Otherwise Specified

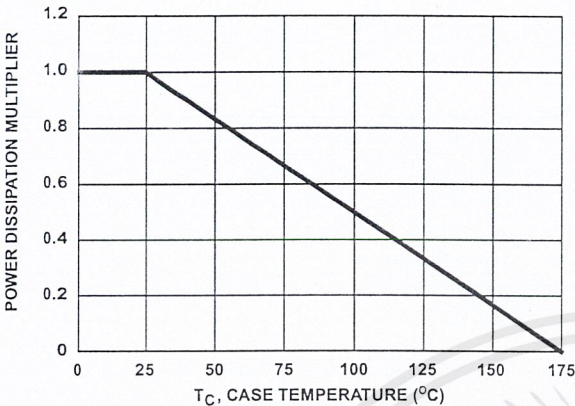


FIGURE 1. NORMALIZED POWER DISSIPATION vs CASE TEMPERATURE

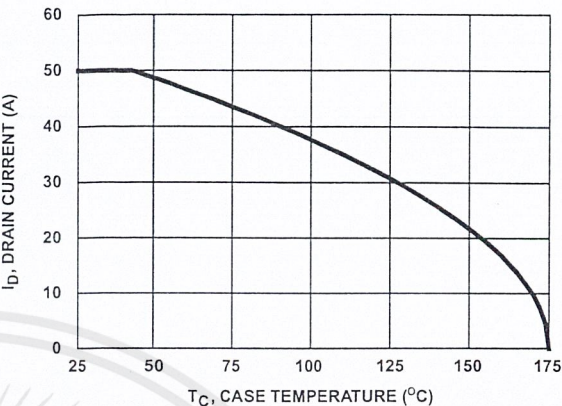


FIGURE 2. MAXIMUM CONTINUOUS DRAIN CURRENT vs CASE TEMPERATURE

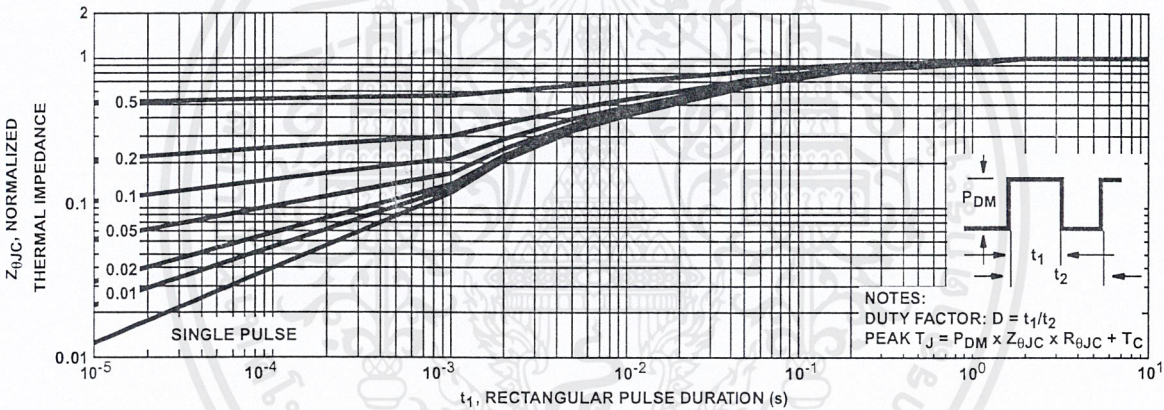


FIGURE 3. NORMALIZED MAXIMUM TRANSIENT THERMAL IMPEDANCE

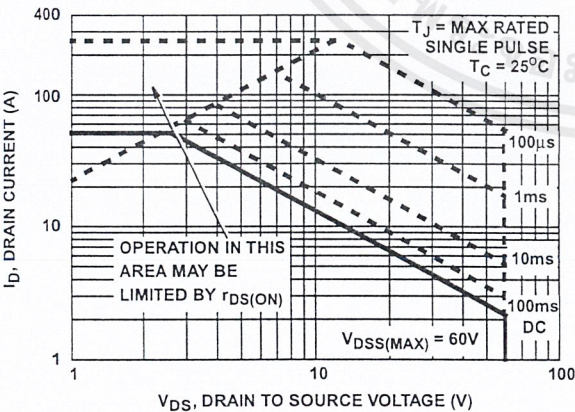


FIGURE 4. FORWARD BIAS SAFE OPERATING AREA

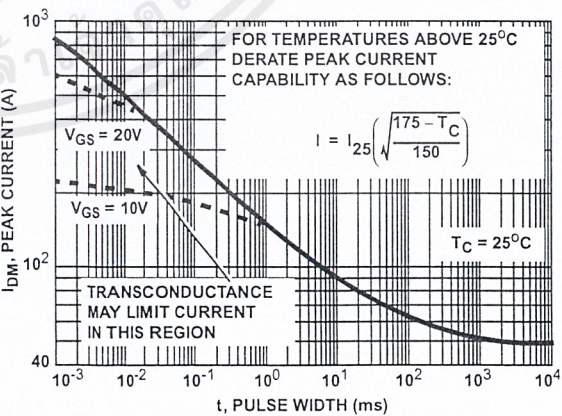
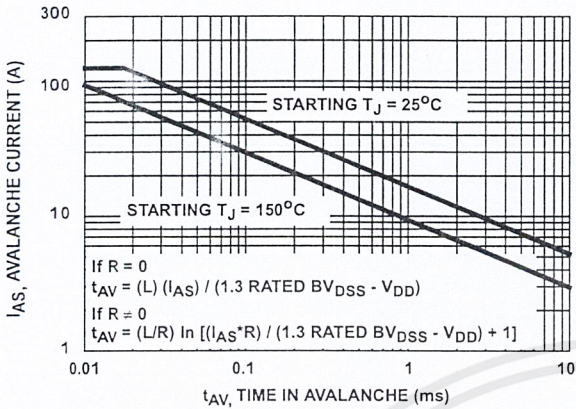


FIGURE 5. PEAK CURRENT CAPABILITY

RFG50N06, RFP50N06, RF1S50N06SM

Typical Performance Curves Unless Otherwise Specified (Continued)



NOTE: Refer to Intersil Application Notes 9321 and 9322.
FIGURE 6. UNCLAMPED INDUCTIVE SWITCHING CAPABILITY

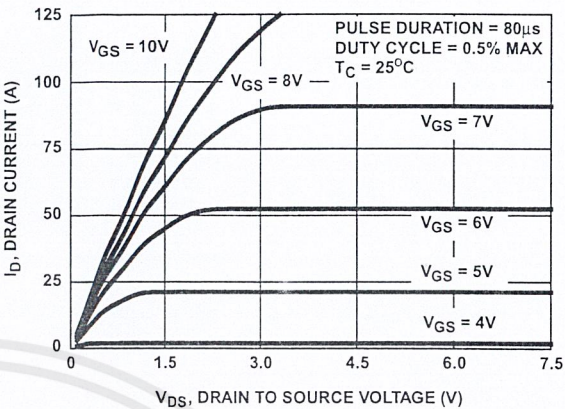


FIGURE 7. SATURATION CHARACTERISTICS

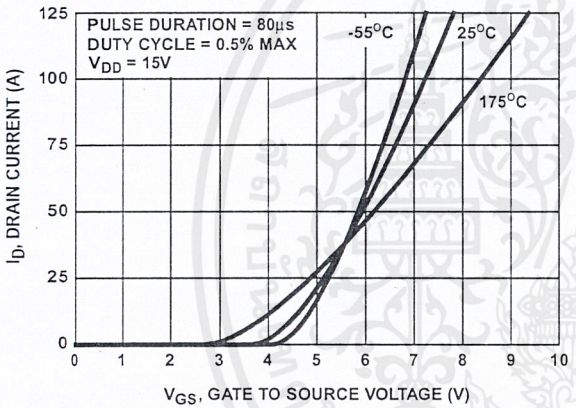


FIGURE 8. TRANSFER CHARACTERISTICS

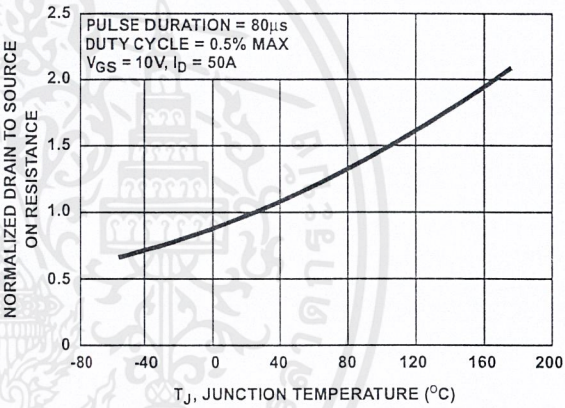


FIGURE 9. NORMALIZED DRAIN TO SOURCE ON RESISTANCE vs JUNCTION TEMPERATURE

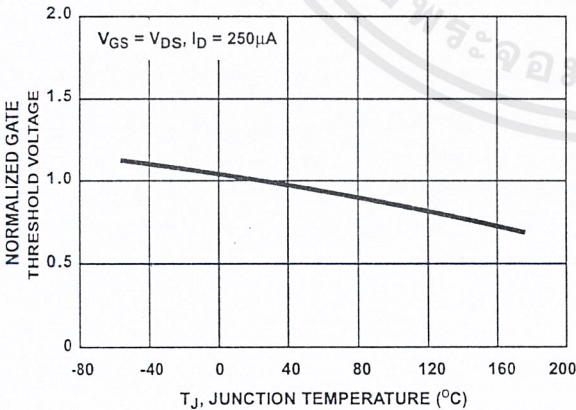


FIGURE 10. NORMALIZED GATE THRESHOLD VOLTAGE vs JUNCTION TEMPERATURE

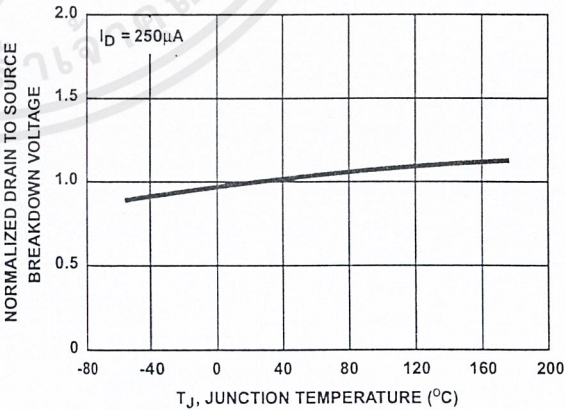


FIGURE 11. NORMALIZED DRAIN TO SOURCE BREAKDOWN VOLTAGE vs JUNCTION TEMPERATURE

RFG50N06, RFP50N06, RF1S50N06SM

Typical Performance Curves Unless Otherwise Specified (Continued)

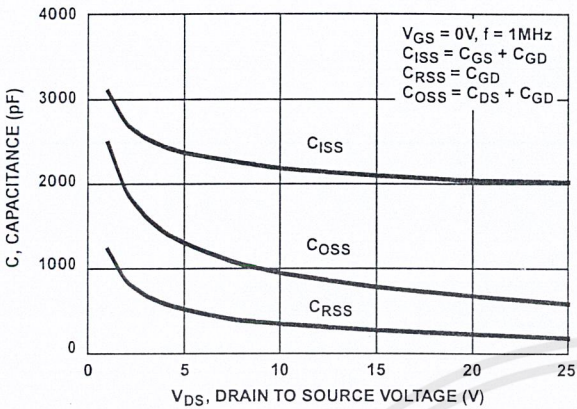
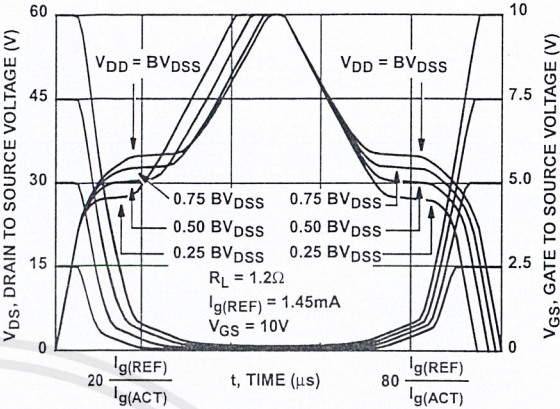


FIGURE 12. CAPACITANCE vs DRAIN TO SOURCE VOLTAGE



NOTE: Refer to Intersil Application Notes AN7254 and AN7260.

FIGURE 13. NORMALIZED SWITCHING WAVEFORMS FOR CONSTANT GATE CURRENT

Test Circuits and Waveforms

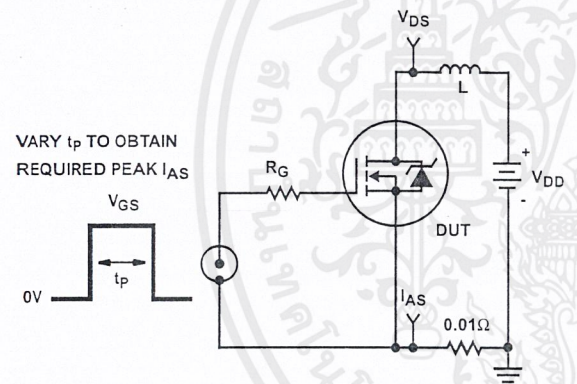


FIGURE 14. UNCLAMPED ENERGY TEST CIRCUIT

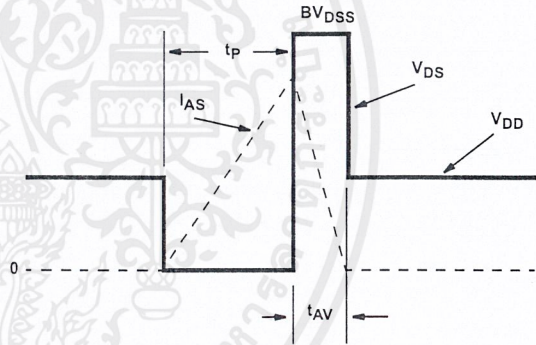


FIGURE 15. UNCLAMPED ENERGY WAVEFORMS

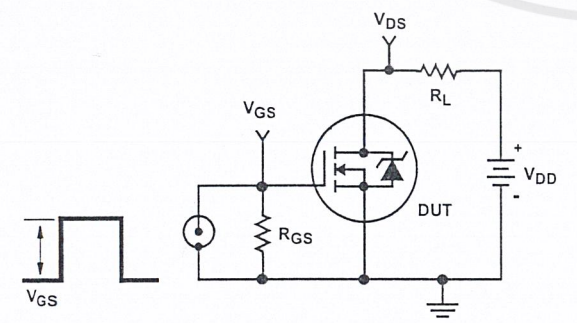


FIGURE 16. SWITCHING TIME TEST CIRCUIT

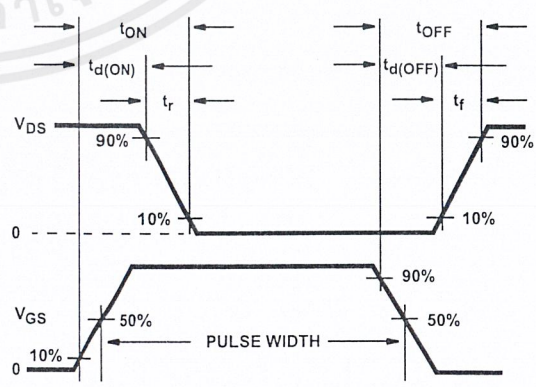


FIGURE 17. SWITCHING WAVEFORMS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RFG50N06, RFP50N06, RF1S50N06SM

Test Circuits and Waveforms (Continued)

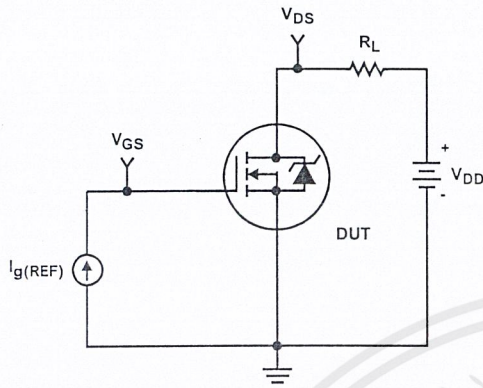


FIGURE 18. GATE CHARGE TEST CIRCUIT

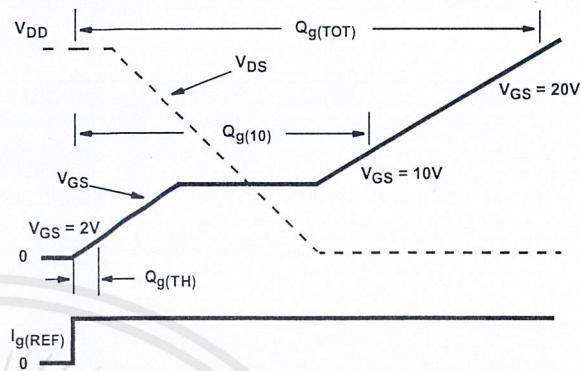


FIGURE 19. GATE CHARGE WAVEFORMS

RFG50N06, RFP50N06, RF1S50N06SM

PSPICE Electrical Model

.SUBCKT RFP50N06 2 1 3

REV 2/22/93

*NOM TEMP = 25°C

CA 12 8 3.68e-9
CB 15 14 3.625e-9
CIN 6 8 1.98e-9

DBODY 7 5 DBDMOD
DBREAK 5 11 DBKMOD
DPLCAP 10 5 DPLCAPMOD

EBREAK 11 7 17 18 64.59
EDS 14 8 5 8 1
EGS 13 8 6 8 1
ESG 6 10 6 8 1
EVTO 20 6 18 8 1

IT 8 17 1

LDRAIN 2 5 1e-9
LGATE 1 9 5.65e-9
LSOURCE 3 7 4.13e-9

MOS1 16 6 8 8 MOSMOD M=0.99
MOS2 16 21 8 8 MOSMOD M=0.01

RBREAK 17 18 RBKMOD 1
RDRAIN 5 16 RDSMOD 1e-4
RGATE 9 20 0.690
RIN 6 8 1e9
RSOURCE 8 7 RDSMOD 12e-3
RVTO 18 19 RVTOMOD 1

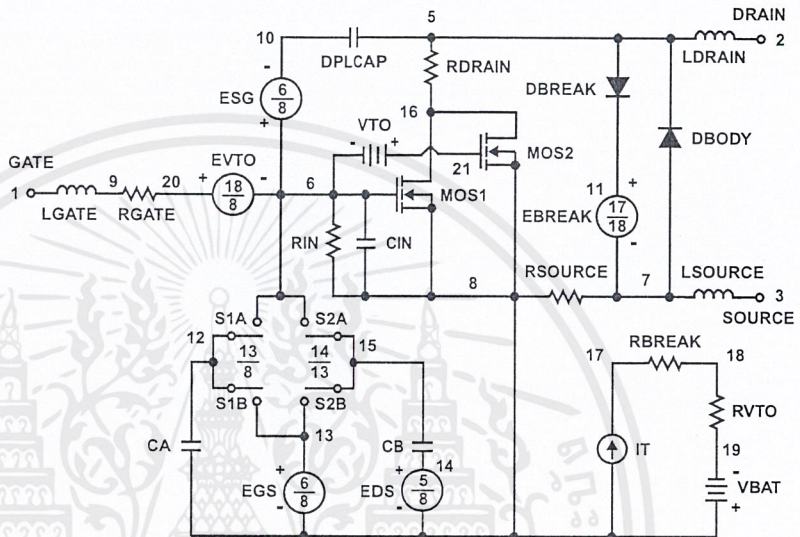
S1A 6 12 13 8 S1AMOD
S1B 13 12 13 8 S1BMOD
S2A 6 15 14 13 S2AMOD
S2B 13 15 14 13 S2BMOD

VBAT 8 19 DC 1
VTO 21 6 0.678

.MODEL DBDMOD D (IS=9.85e-13 RS=4.91e-3 TRS1=2.07e-3 TRS2=2.51e-7 CJO=2.05e-9 TT=4.33e-8)
.MODEL DBKMOD D (RS=1.98e-1 TRS1=2.35E-4 TRS2=-3.83e-6)
.MODEL DPLCAPMOD D (CJO=1.42e-9 IS=3e-30 N=10)
.MODEL MOSMOD NMOS (VTO=3.65 KP=35 IS=1e-30 N=10 TOX=1 L=1u W=1u)
.MODEL RBKMOD RES (TC1=1.23e-3 TC2=-2.34e-7)
.MODEL RDSMOD RES (TC1=5.01e-3 TC2=1.49e-5)
.MODEL RVTOMOD RES (TC1=-5.03e-3 TC2=-5.16e-6)
.MODEL S1AMOD VSWITCH (RON=1e-5 ROFF=0.1 VON=-6.75 VOFF=-2.5)
.MODEL S1BMOD VSWITCH (RON=1e-5 ROFF=0.1 VON=-2.5 VOFF=-6.75)
.MODEL S2AMOD VSWITCH (RON=1e-5 ROFF=0.1 VON=-2.7 VOFF=2.3)
.MODEL S2BMOD VSWITCH (RON=1e-5 ROFF=0.1 VON=2.3 VOFF=-2.7)

.ENDS

NOTE: For further discussion of the PSPICE model consult **A New PSPICE Sub-Circuit for the Power MOSFET Featuring Global Temperature Options**; authors, William J. Hepp and C. Frank Wheatley.





Order this document by TL494/D

SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

TL494

SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUIT

SEMICONDUCTOR TECHNICAL DATA



D SUFFIX
PLASTIC PACKAGE
CASE 751B
(SO-16)



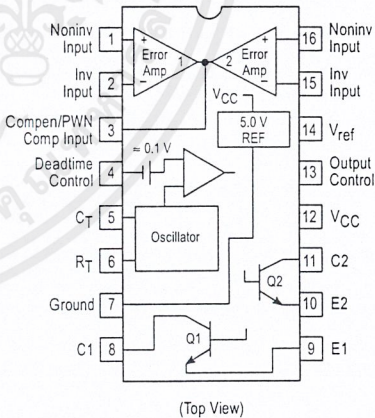
N SUFFIX
PLASTIC PACKAGE
CASE 648

MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V _{CC}	42		V
Collector Output Voltage	V _{C1} , V _{C2}	42		V
Collector Output Current (Each transistor) (Note 1)	I _{C1} , I _{C2}	500		mA
Amplifier Input Voltage Range	V _{IR}	-0.3 to +42		V
Power Dissipation @ T _A ≤ 45°C	P _D	1000		mW
Thermal Resistance, Junction-to-Ambient	R _{θJA}	80		°C/W
Operating Junction Temperature	T _J	125		°C
Storage Temperature Range	T _{stg}	-55 to +125		°C
Operating Ambient Temperature Range TL494C TL494I	T _A	0 to +70 -25 to +85		°C
Derating Ambient Temperature	T _A	45		°C

NOTE: 1. Maximum thermal limits must be observed.

PIN CONNECTIONS



ORDERING INFORMATION

Device	Operating Temperature Range	Package
TL494CD	T _A = 0° to +70°C	SO-16
TL494CN		Plastic
TL494IN	T _A = -25° to +85°C	Plastic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	–0.3	–	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$, unless otherwise noted.)
For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
REFERENCE SECTION					
Reference Voltage ($I_O = 1.0\text{ mA}$)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0\text{ V to }40\text{ V}$)	Reg_{line}	–	2.0	25	mV
Load Regulation ($I_O = 1.0\text{ mA to }10\text{ mA}$)	Reg_{load}	–	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0\text{ V}$)	I_{SC}	15	35	75	mA
OUTPUT SECTION					
Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(off)}$	–	2.0	100	μ A
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(off)}$	–	–	–100	μ A
Collector–Emitter Saturation Voltage (Note 2) Common–Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$) Emitter–Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{sat(C)}$	–	1.1	1.3	V
	$V_{sat(E)}$	–	1.5	2.5	
Output Control Pin Current Low State ($V_{OC} \leq 0.4\text{ V}$) High State ($V_{OC} = V_{ref}$)	I_{OCL}	–	10	–	μ A
	I_{OCH}	–	0.2	3.5	mA
Output Voltage Rise Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_r	–	100	200	ns
		–	100	200	
Output Voltage Fall Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_f	–	25	100	ns
		–	40	100	

NOTE: 2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

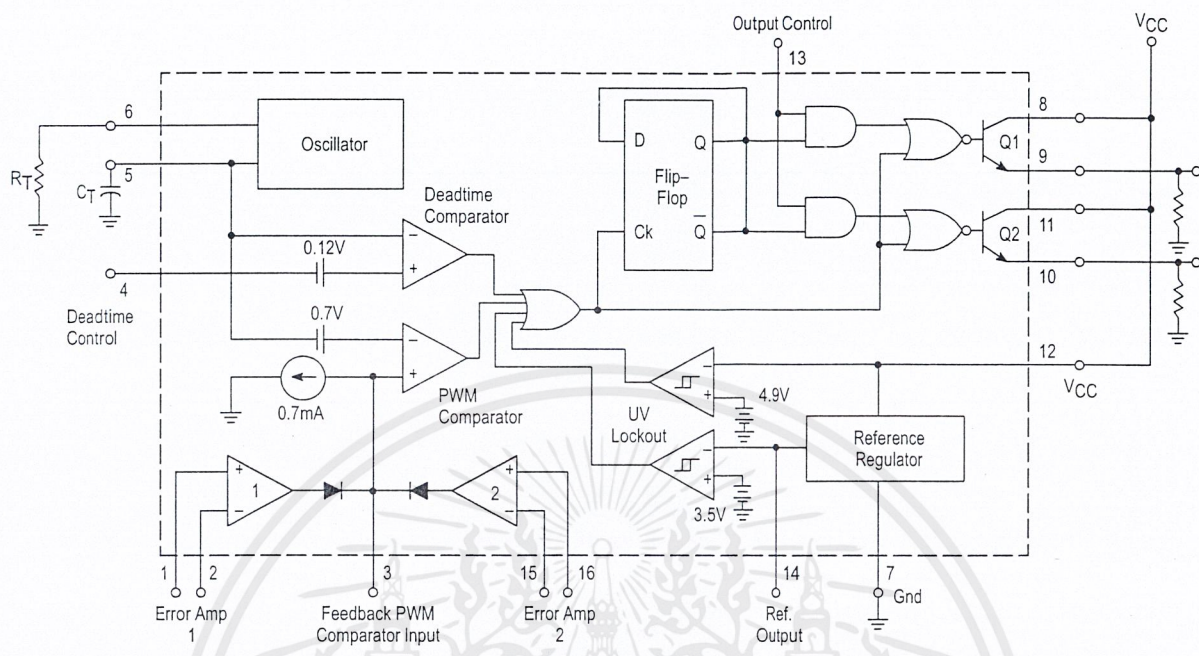
ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$, unless otherwise noted.)
For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	–0.3 to $V_{CC}-2.0$			V
Open Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	A_{VOL}	70	95	–	dB
Unity-Gain Crossover Frequency ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	f_{C-}	–	350	–	kHz
Phase Margin at Unity-Gain ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	–	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA
PWM COMPARATOR SECTION (Test Circuit Figure 11)					
Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{Pin\ 3} = 0.7\text{ V}$)	I_{I-}	0.3	0.7	–	mA
DEADTIME CONTROL SECTION (Test Circuit Figure 11)					
Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\text{ V}$ to 5.25 V)	I_{IB} (DT)	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push–Pull Mode ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$) ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.001\text{ }\mu\text{F}$, $R_T = 30\text{ k}\Omega$)	DC_{max}	45 –	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	– 0	2.8 –	3.3 –	V
OSCILLATOR SECTION					
Frequency ($C_T = 0.001\text{ }\mu\text{F}$, $R_T = 30\text{ k}\Omega$)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* ($C_T = 0.001\text{ }\mu\text{F}$, $R_T = 30\text{ k}\Omega$)	σf_{osc}	–	3.0	–	%
Frequency Change with Voltage ($V_{CC} = 7.0\text{ V}$ to 40 V , $T_A = 25^\circ\text{C}$)	$\Delta f_{osc} (\Delta V)$	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$)	$\Delta f_{osc} (\Delta T)$	–	–	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn–On Threshold (V_{CC} increasing, $I_{ref} = 1.0\text{ mA}$)	V_{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\text{ V}$) ($V_{CC} = 40\text{ V}$)	I_{CC}	– –	5.5 7.0	10 15	mA
Average Supply Current ($C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$, $V_{Pin\ 4} = 2.0\text{ V}$) ($V_{CC} = 15\text{ V}$) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$

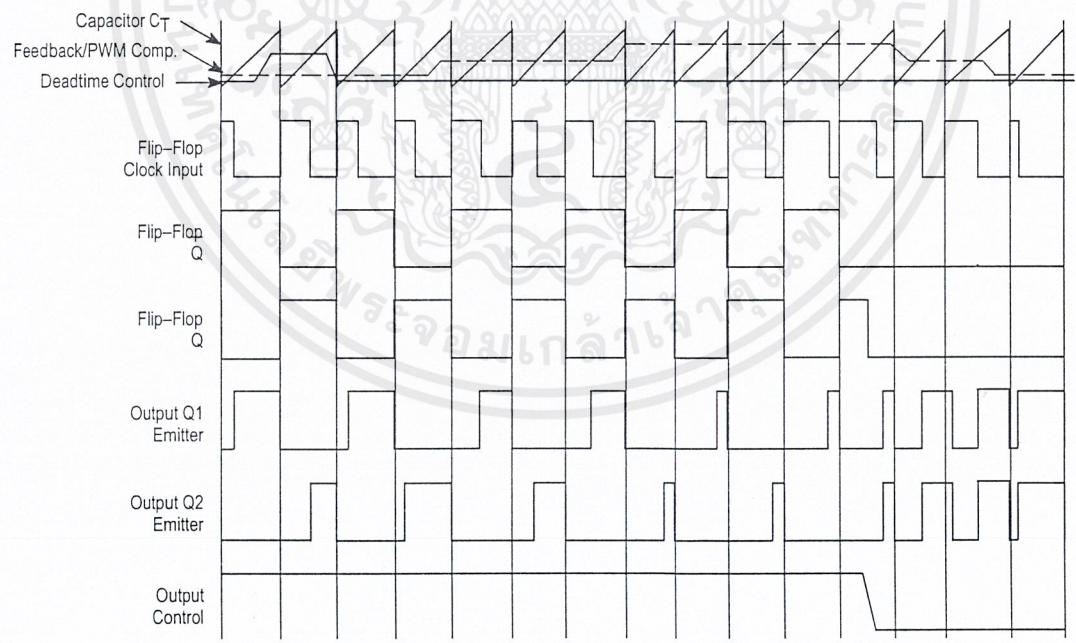
TL494

Figure 1. Representative Block Diagram



This device contains 46 active transistors.

Figure 2. Timing Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494
APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

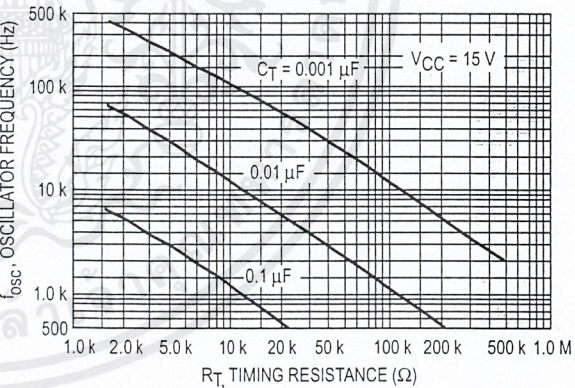
The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from -0.3 V to $(V_{CC} - 2V)$, and

may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

Figure 3. Oscillator Frequency versus Timing Resistance



TL494

Figure 4. Open Loop Voltage Gain and Phase versus Frequency

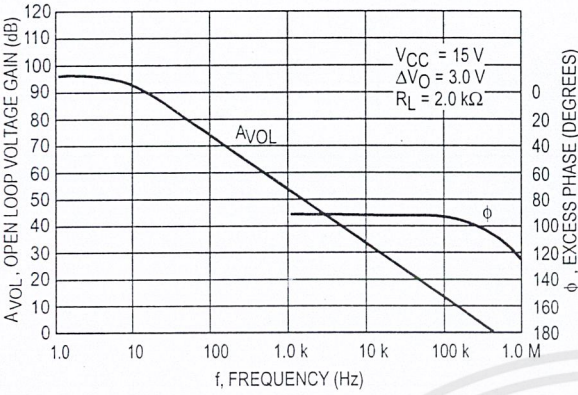


Figure 5. Percent Deadtime versus Oscillator Frequency

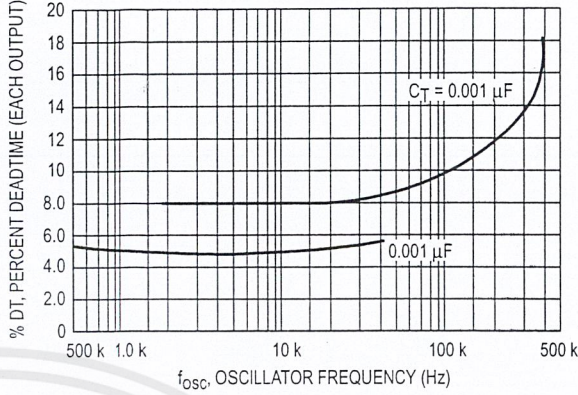


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

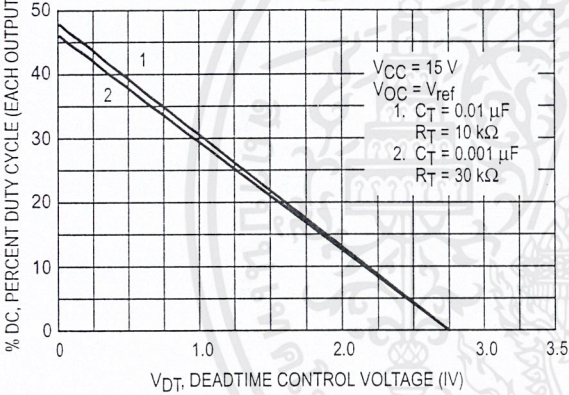


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

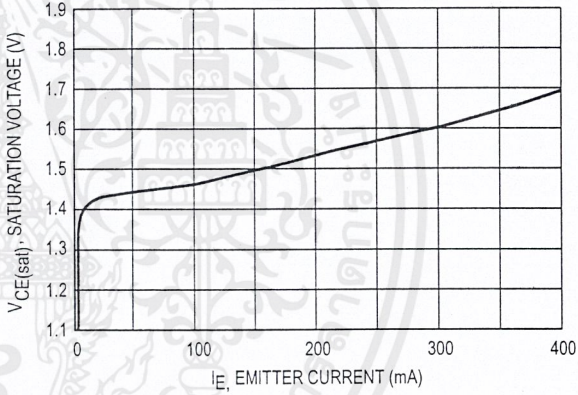


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

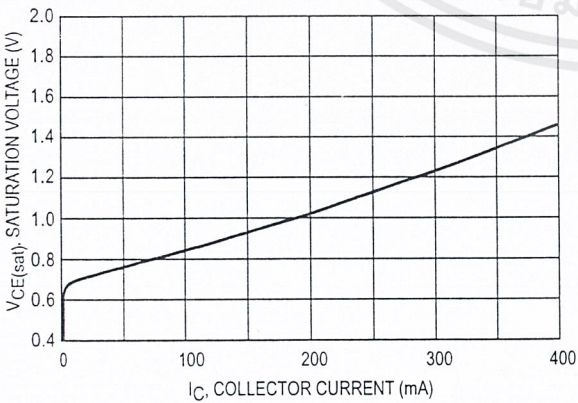
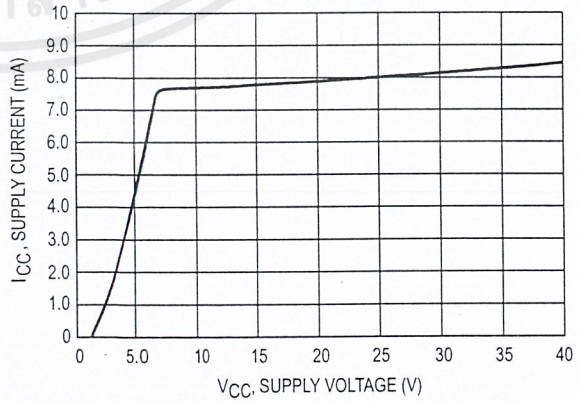


Figure 9. Standby Supply Current versus Supply Voltage



TL494

Figure 10. Error-Amplifier Characteristics

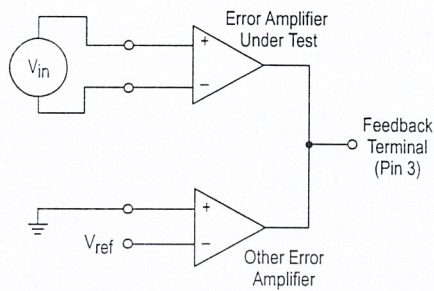


Figure 11. Deadtime and Feedback Control Circuit

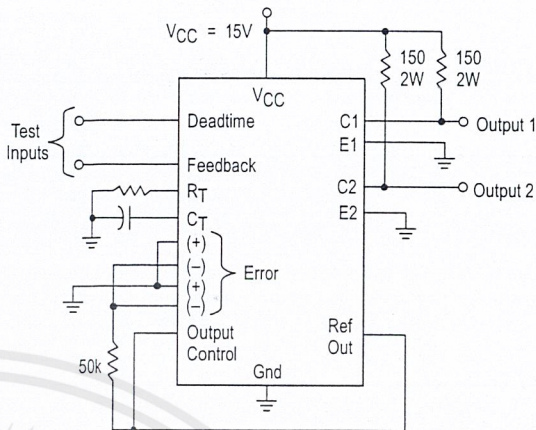


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

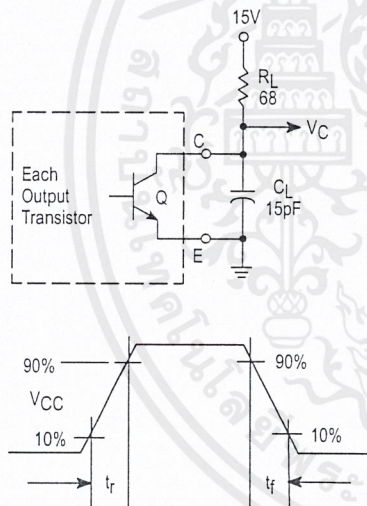
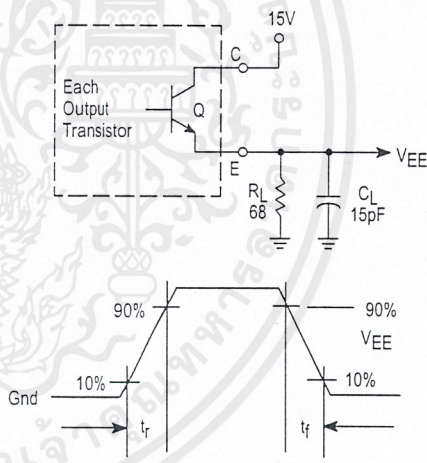


Figure 13. Emitter-Follower Configuration Test Circuit and Waveform



TL494

Figure 14. Error-Amplifier Sensing Techniques

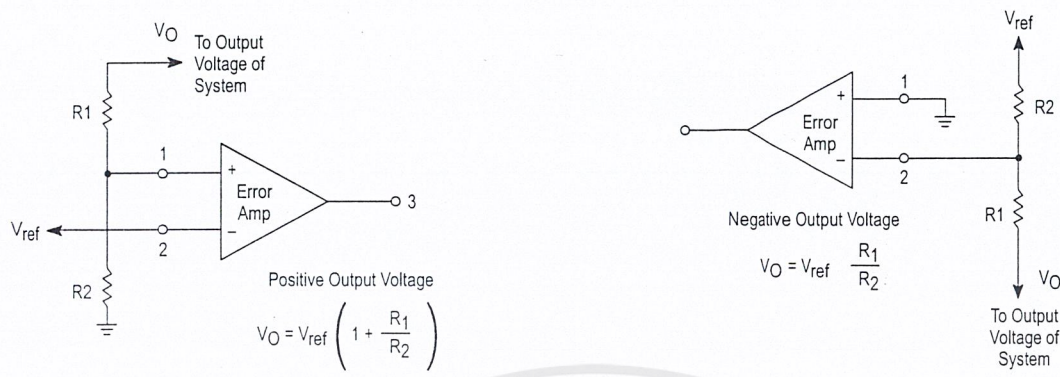


Figure 15. Deadtime Control Circuit

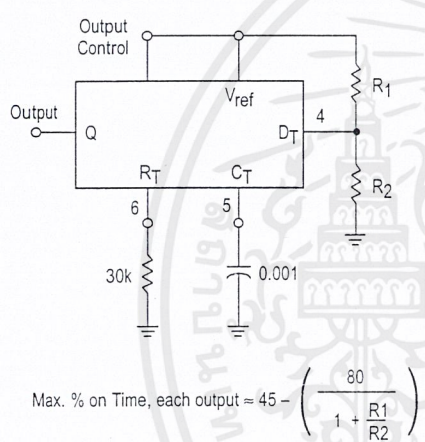


Figure 16. Soft-Start Circuit

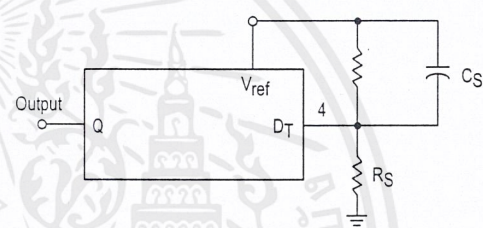
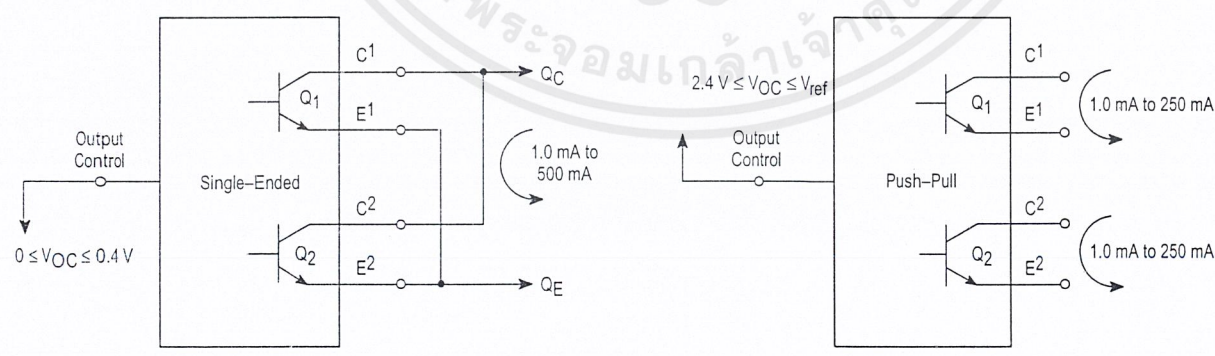


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

Figure 18. Slaving Two or More Control Circuits

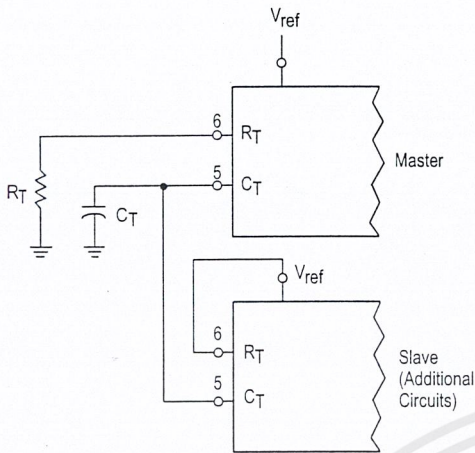


Figure 19. Operation with $V_{in} > 40\text{ V}$ Using External Zener

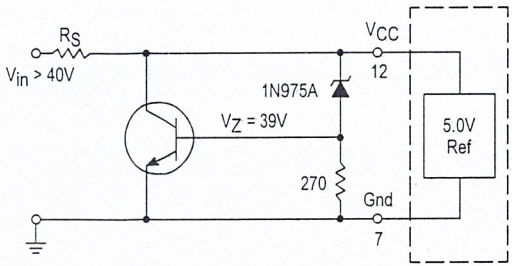
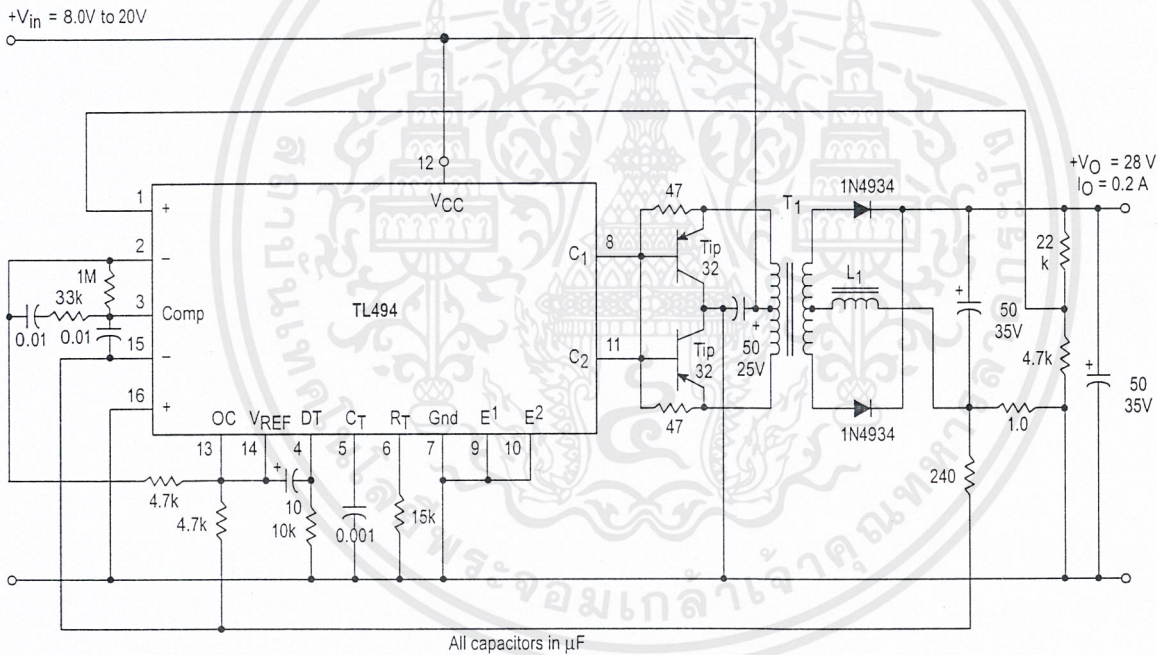


Figure 20. Pulse Width Modulated Push-Pull Converter

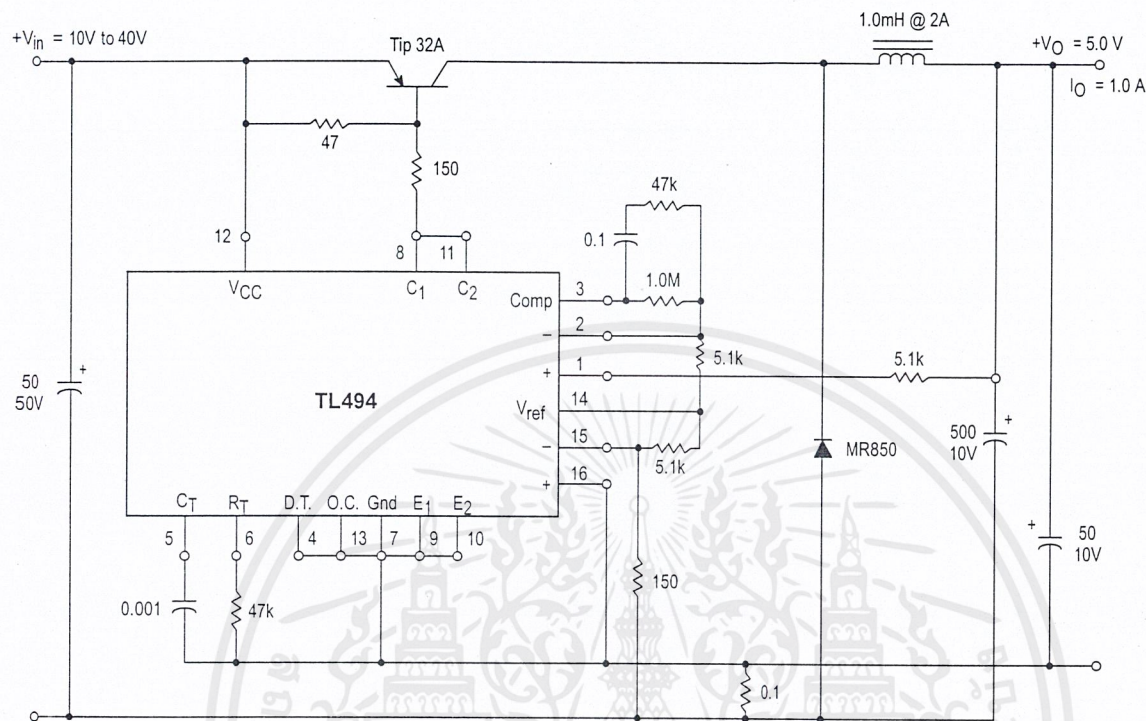


Test	Conditions	Results
Line Regulation	$V_{in} = 10\text{ V to } 40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V}, I_O = 1.0\text{ mA to } 1.0\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	65 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V}, R_L = 0.1\ \Omega$	1.6 A
Efficiency	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	71%

L1 – 3.5 mH @ 0.3 A
T1 – Primary: 20T C.T. #28 AWG
Secondary: 120T C.T. #36 AWG
Core: Ferroxcube 1408P-L00-3CB

TL494

Figure 21. Pulse Width Modulated Step-Down Converter

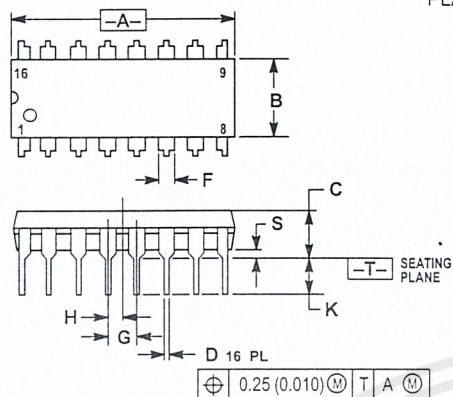


Test	Conditions	Results
Line Regulation	$V_{in} = 8.0\text{ V to }40\text{ V}$	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6\text{ V}, I_O = 0.2\text{ mA to }200\text{ mA}$	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.6\text{ V}, I_O = 200\text{ mA}$	40 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 12.6\text{ V}, R_L = 0.1\ \Omega$	250 mA
Efficiency	$V_{in} = 12.6\text{ V}, I_O = 200\text{ mA}$	72%

TL494

OUTLINE DIMENSIONS

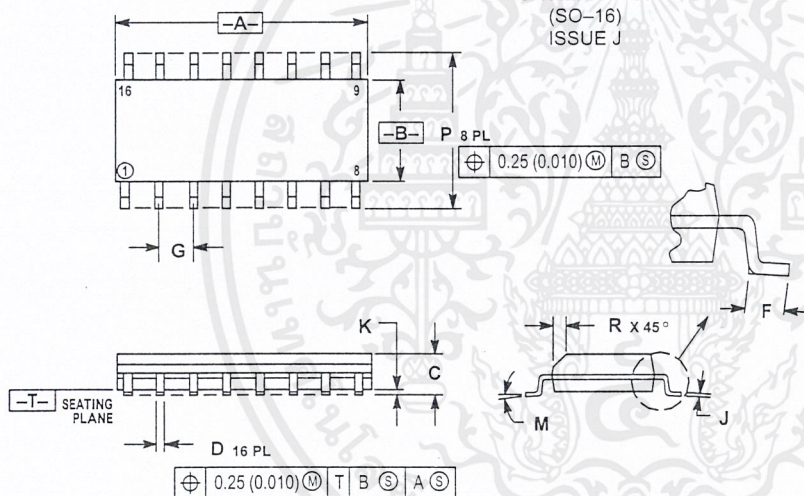
N SUFFIX
PLASTIC PACKAGE
CASE 648-08
ISSUE R



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
 4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
 5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0 ^o	10 ^o	0 ^o	10 ^o
S	0.020	0.040	0.51	1.01

D SUFFIX
PLASTIC PACKAGE
CASE 751B-05
(SO-16)
ISSUE J



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: MILLIMETER.
 3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
 5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019