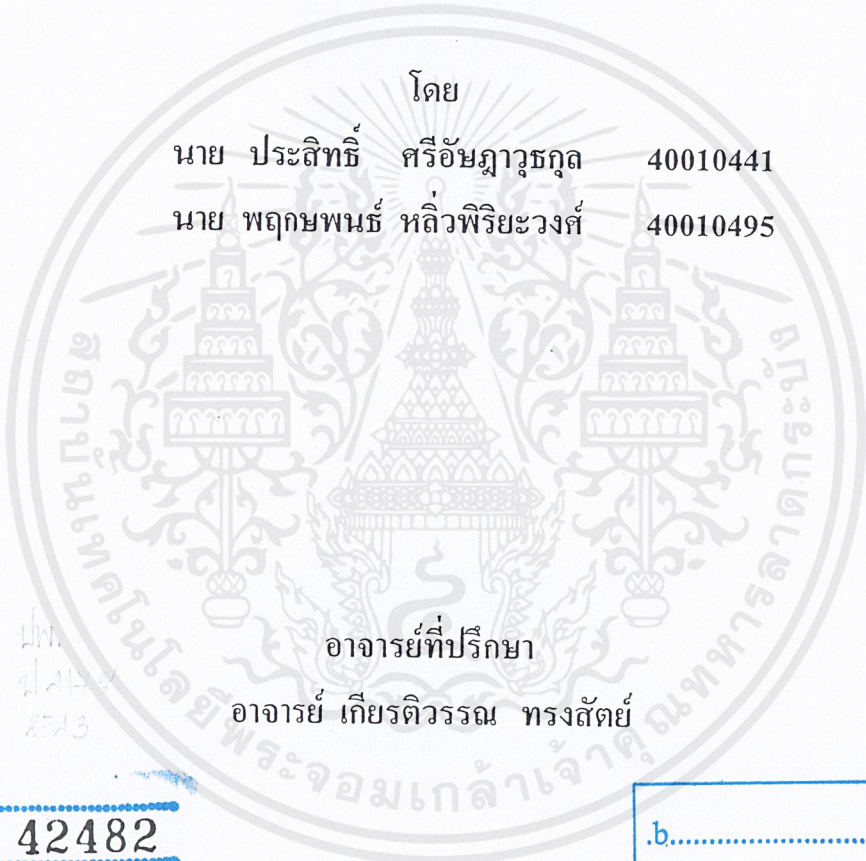


ระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก 1  
Access Control System Using Magnetic Card I



โดย  
นาย ประสิทธิ์ ศรีธัญญารุทกุล 40010441  
นาย พฤษภพนธ์ หลิวพิริยะวงศ์ 40010495

พ.ศ.  
๒๕๕๓

อาจารย์ที่ปรึกษา  
อาจารย์ เกียรติวรรณ ทรงสัตย์

เลขที่.....  
เลขทะเบียน..... 42482  
วัน, เดือน, ปี 23 พ.ค. 2545

.b.....  
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมระบบควบคุม  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2543

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ระบบควบคุมการเข้าออก โดยใช้บัตรแม่เหล็ก 1

Access Control System Using Magnetic Card 1

ผู้จัดทำ

1. นาย ประสิทธิ์ ศรีธัญญารุทกุล
2. นาย พงกษพนธ์ หลัวพิริยะวงศ์



( อาจารย์ เกียรติวรรณ ทรงสัตย์ )

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก I

### Access Control System Using Magnetic Card I

ประสิทธิ์ ศรีอัญญาภูกุล 40010441

พฤษพนธ์ หลิวพิริยะวงศ์ 40010495

อาจารย์ที่ปรึกษา

อาจารย์ เกียรติวรรณ ทรงสตัย

ปีการศึกษา 2543

#### บทคัดย่อ

ปริญญาานิพนธ์ฉบับนี้เป็นการปรับปรุง และพัฒนาระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก โดยการประยุกต์ไมโครคอนโทรลเลอร์ตระกูล เอ็มซีเอส 51 เป็นหน่วยประมวลผลกลาง ระบบที่ออกแบบขึ้นมาจะประกอบด้วยหน่วยการทำงานย่อยๆ 3 หน่วย ได้แก่ เซิร์ฟเวอร์โมดูล, เทอร์มินอลโมดูล และ หน่วยจ่ายตัดกำลังไฟฟ้า เซิร์ฟเวอร์โมดูลกับเทอร์มินอลโมดูลจะเชื่อมต่อกันด้วยโครงข่ายสื่อสารมาตรฐานอาร์เอส 485 ซึ่งมีนสามารถขยายขีดความสามารถในการติดต่อเซิร์ฟเวอร์ 1 ตัวต่อเทอร์มินอลได้สูงสุด 32 ตัว การติดต่อสื่อสารเป็นแบบอนุกรมเลือกใช้โปรโตคอลรูปแบบ เอชดีแอลซีเป็นแนวทางในการออกแบบ

เทอร์มินอล โมดูลแต่ละหน่วยจะทำหน้าที่อ่านค่าจากบัตรแม่เหล็กเพื่อนำค่าไปประมวลและจัดการได้โดยเซิร์ฟเวอร์ ส่วนหน่วยจ่ายตัดกำลังไฟฟ้าจะเป็นตัวกลไกที่ทำหน้าที่ปิดเปิดการใช้งานและเหมาะสมในการติดตั้ง

#### ABSTRACT

This thesis presents an improvement and development of the Access Control System using magnetic card. The application of microcontroller MCS-51 as the central processor each components is constructed. The designed system composes of three units , namely , server module , terminal module , and power supply unit. Server module and terminal module are connected together by RS-485 network that can extend the ability to maximum reach up to 32 terminals. The serial communication in specific system is based on HDLC protocol design.

The terminal module has to read data from a magnetic card in order to be managed by the server module. For the power supply unit has the functions that like ON/OFF the controlled objects. It is designed to suitable to install.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	สารบัญ	
	เรื่อง	หน้า
	บทคัดย่อ	I
	สารบัญ	II
	สารบัญภาพ	V
	สารบัญตาราง	VII
บทที่ 1	บทนำ	1
	1.1 กล่าวนำ	1
	1.2 วัตถุประสงค์ในการออกแบบสร้าง และพัฒนาระบบ	3
	1.3 หลักการที่ใช้ในการออกแบบ	3
	1.4 รายละเอียดของปฏิญยานิพนธ์	4
บทที่ 2	หลักการและทฤษฎี	5
	2.1 บัตรแม่เหล็ก	5
	2.1.1 คุณสมบัติของบัตรแม่เหล็ก ตามมาตรฐานสากล	5
	2.1.2 ชุดรหัสข้อมูลในแทร็คที่สอง	6
	2.1.3 รูปแบบของข้อมูลที่บันทึกใน แทร็คที่สองบนบัตรแม่เหล็ก	7
	2.2 การบันทึกข้อมูลบนบัตรแม่เหล็ก	7
	2.2.1 รูปแบบการบันทึกข้อมูลบน บัตรแม่เหล็ก	9
	2.3 การอ่านข้อมูลจากบัตรแม่เหล็ก	10
	2.3.1 วงจรอ่านข้อมูลบนบัตรแม่เหล็ก	11
	2.3.2 วงจรอ่านข้อมูลบัตรแม่เหล็กโดย ใช้ MC54919P	14

## สารบัญ (ต่อ)

2.4	การสื่อสารข้อมูลอนุกรมโดยใช้หลักการ ของการสื่อสารแบบมัลติไมโครโปรเซสเซอร์	17
2.4.1	การสื่อสารข้อมูลอนุกรมโดยใช้หลักการ ของการสื่อสารแบบมัลติไมโครโปรเซสเซอร์	18
2.5	เฮชดีแอลซีโปรโตคอล (HDLC PROTOCOL) 19	
2.5.1	เฮชดีแอลซีโปรโตคอล	19
2.5.2	รูปแบบของเฟรมข้อมูล	22
2.5.3	ลักษณะการส่งเฟรมโต้ตอบ ของโปรโตคอล เฮชดีแอลซี	25
2.6	การออกแบบโปรโตคอลบนพื้นฐานของ HDLC โปรโตคอล	26
2.7	โครงสร้างการติดต่อสื่อสารอนุกรมแบบ อาร์เอส 232 และ อาร์เอส 485	32
2.7.1	มาตรฐานการสื่อสารข้อมูลอนุกรม อาร์เอส 232	33
2.7.2	มาตรฐานการสื่อสารข้อมูลอนุกรม อาร์เอส 485	34
	2.7.2.1 คุณลักษณะเฉพาะของ อาร์เอส 485	36
บทที่ 3	โครงสร้างและการออกแบบระบบ	38
3.1	การออกแบบสร้างและพัฒนาส่วน ประมวลผลของระบบ	39
3.1.1	เทอร์มินอลโมดูล	39
	3.1.1.1 หน่วยประมวลผลกลาง	39
	3.1.1.2 ส่วนรับส่งข้อมูลอนุกรม อาร์เอส 485	39
	3.1.1.3 ส่วนอินพุต/เอาต์พุต ของเทอร์มินอล	39
	3.1.1.4 ส่วนแสดงผล	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

3.1.2	เซิร์ฟเวอร์โมดูล	41
3.1.2.1	หน่วยประมวลผลกลาง	41
3.1.2.2	หน่วยความจำ	41
3.1.2.3	วงจรรูานเวลาจริง	42
3.1.2.4	ระบบดูแลและตรวจสอบ การทำงานของหน่วย ประมวลผลกลาง	43
3.1.2.5	ส่วนอินพุท	45
3.1.2.6	ส่วนแสดงผล	45
3.1.3	วงจرفลี้ซิง	50
3.2	การพัฒนาโปรแกรมจัดการและควบคุมระบบ	50
3.2.1	โปรแกรมจัดการและควบคุมระบบส่วน เทอร์มินอลโมดูล	52
3.2.2	โปรแกรมจัดการและควบคุมระบบส่วน เซิร์ฟเวอร์โมดูล	55
บทที่ 4	การทดลองและผลการทดลอง	
4.1	การทดลองส่วนภาคจ่ายไฟ	64
4.2	การทดลองส่วนเทอร์มินอล	65
4.3	การทดลองส่วนบอร์ดหลัก	68
บทที่ 5	บทสรุป วิจาร์ณั ปัญหาที่พบและแนวทางการพัฒนาต่อ	70
ภาคผนวก ก.	แผ่นพิมพ์ลายวงจร	
ภาคผนวก ข.	ข้อมูลทางเทคนิคของอุปกรณ์ที่สำคัญบนบอร์ด	
ภาคผนวก ค.	โปรแกรมการระบบควบคุมการเข้าออกโดยใช้บัตร แม่เหล็กที่เซิร์ฟเวอร์และเทอร์มินอล โมดูล	
กิตติกรรมประกาศ		
เอกสารอ้างอิง		

## สารบัญภาพ

รูปที่	หน้า
1.1 แสดงการออกแบบโครงข่ายการควบคุมเข้าออก โดยใช้บัตรแม่เหล็กและองค์ประกอบ	2
2.1 แสดงตำแหน่งแทรีคที่สองของบัตรแม่เหล็กตามมาตรฐานไอเอสไอ (ISO 7811/5)	5
2.2 แสดงหัวบันทึกและแถบแม่เหล็กในขบวนการบันทึกข้อมูลลงบนแถบแม่เหล็ก	7
2.3 แสดงสนามแม่เหล็กรอบแก้วของหัวบันทึก	8
2.4 แสดงกระแสพัลส์ รูปแบบของแทรีคที่ถูกบันทึก พัลส์แม่เหล็กที่พื้นผิวแทรีคข้อมูล	9
2.5 แสดงรูปแบบของการบันทึก โดยใช้สัญญาณความถี่ 2 ความถี่ ที่เฟสตรงกัน	10
2.6 แสดงสัญญาณแรงดัน ไฟฟ้าจากหัวอ่าน และถูกขยายสัญญาณด้วยอัตราขยาย ประมาณ 100 เท่า	11
2.7 แสดงแผนภาพของวงจรอ่านบัตรแม่เหล็ก	11
2.8 แสดงรูปคลื่นสัญญาณของสัญญาณรูปเหลี่ยม ไอเอสไอที่ถูกคิมอคคูเลท	12
2.9 แสดงวงจรสร้างสัญญาณข้อมูล และสัญญาณนาฬิกาอ่านข้อมูล โดยใช้ 8031	13
2.10 แสดงรูปของสัญญาณเอาต์พุทของ 8031 สำหรับสร้างสัญญาณอ่านบัตรแม่เหล็ก	14
2.11 แสดงวงจรเชื่อมต่อการอ่านบัตรแม่เหล็ก โดยใช้ ไอซี MC54910P	14
2.12 แสดงรูปสัญญาณเอาต์พุทของ ไอซี MC54910P	15
2.13 แสดงระบบอสมดุลแบบจุดต่อจุด	20
2.14 แสดงระบบอสมดุลแบบหลายจุด	20
2.15 แสดงระบบสมดุลแบบจุดต่อจุด	21
2.16 แสดงแบบเฟรมของ HDLC โปรโตคอล	22
2.17 แสดงเขตควบคุม	23
2.18 แสดงรหัสชุดคำสั่งและคำตอบรับ	24
2.19 แสดงรูปแบบ โปรโตคอล	27
2.20 แสดงจังหวะการรับส่งแสดงข้อมูลระหว่างเซิร์ฟเวอร์กับเทอร์มินอล	31
2.21 แสดง RS232C CONNECTORแบบ 25 พิน (DB25)	33
2.22 แสดงการส่งและการรับสัญญาณระหว่าง ดีทีอี และดีซีอี ในมาตรฐานอาร์เอส 232	34
2.22 แสดงการเชื่อมต่อของ อาร์เอส 422A	35
2.23 แสดงการเชื่อมต่อของ RS485	35
2.24 แสดงคู่ตัวรับส่ง SN75176B เชื่อมต่อกับเทอร์มินอลอื่นๆ	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญญภาพ (ต่อ)

3.1 แสดงระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก	38
3.2 แสดงวงจรของส่วนรับส่งข้อมูลอนุกรม อาร์เอส 485	39
3.3 แสดงไดอะแกรมโครงสร้างของเซิร์ฟเวอร์โมดูล	41
3.4 แสดงการจัดหน่วยความจำของบอร์ดเซิร์ฟเวอร์	42
3.5 แสดงบล็อกไดอะแกรมภายในของ MAX691	43
3.6 แสดงการเชื่อมต่อวงจรรีเลย์ในหน่วยจ่ายกำลังไฟฟ้า	50
3.7 แสดงการจัดตำแหน่งหน่วยความจำบอร์ด	51
3.8 แสดงโฟลว์ชาร์ตของโปรแกรมหลักของเทอร์มินอล โมดูล	52
3.9 แสดงการตรวจเช็คสายข้อมูล	53
3.10 แสดงโปรแกรมย่อย SENDDM SENDADD และ REVSTATUS	54
3.11 แสดงโปรแกรมหลักของเซิร์ฟเวอร์โมดูล	55
3.12 แสดงโปรแกรมย่อย SERCHID	56
3.13 แสดงโปรแกรมย่อย SEARCH1	57
3.14 แสดงโปรแกรมย่อย BACKTODIARY	58
3.15 แสดงโปรแกรมย่อย LOGOUT	59
3.16 แสดงโปรแกรมการขอใช้บริการ INTERRUPT	60
3.17 แสดงโปรแกรมย่อย DATA ขอบริการอินเทอร์เน็ต	61
3.18 แสดงโปรแกรมย่อย MAG_RD ขอรูดบัตร	62
3.19 แสดงโปรแกรมย่อย CARD_RD	63
4.1 แสดงการทดลองกับส่วนภาคจ่ายไฟ	64
4.2 แสดงลักษณะของเทอร์มินอลโมดูล	65
4.3 แสดงค่าเอาต์พุตจากพอร์ทในเทอร์มินอลโมดูล	66
4.4 แสดงค่าโวลต์ของพอร์ท 1 ในเทอร์มินอลโมดูล	67
4.5 แสดงพอร์ทและลักษณะภายในของเทอร์มินอลโมดูล	67
4.6 แสดงค่าของพอร์ทเอ ในบอร์ดหลักเมื่อทำการเขียน โปรแกรมส่งค่า	68
4.7 แสดงค่าโวลต์ของพอร์ท 1 ในบอร์ดหลัก	68
4.8 แสดงลักษณะภายนอกของบอร์ดหลักและกล่อง	69
4.9 แสดงหน้าจอแอลซีดีในบอร์ดหลัก	69
4.10 แสดงหน้าจอแอลซีดีในขณะที่รับค่าจากอาร์ทีซี	70

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตารางที่		หน้า
2.1	แสดงรหัสข้อมูลตัวเลขสำหรับแทร็คที่สอง	6
2.2	แสดงตัวอย่างข้อมูลบัตรแม่เหล็ก	16
3.1	แสดงตำแหน่งและหน้าที่การทำงานของแอลซีดี	47



## บทที่ 1

### บทนำ

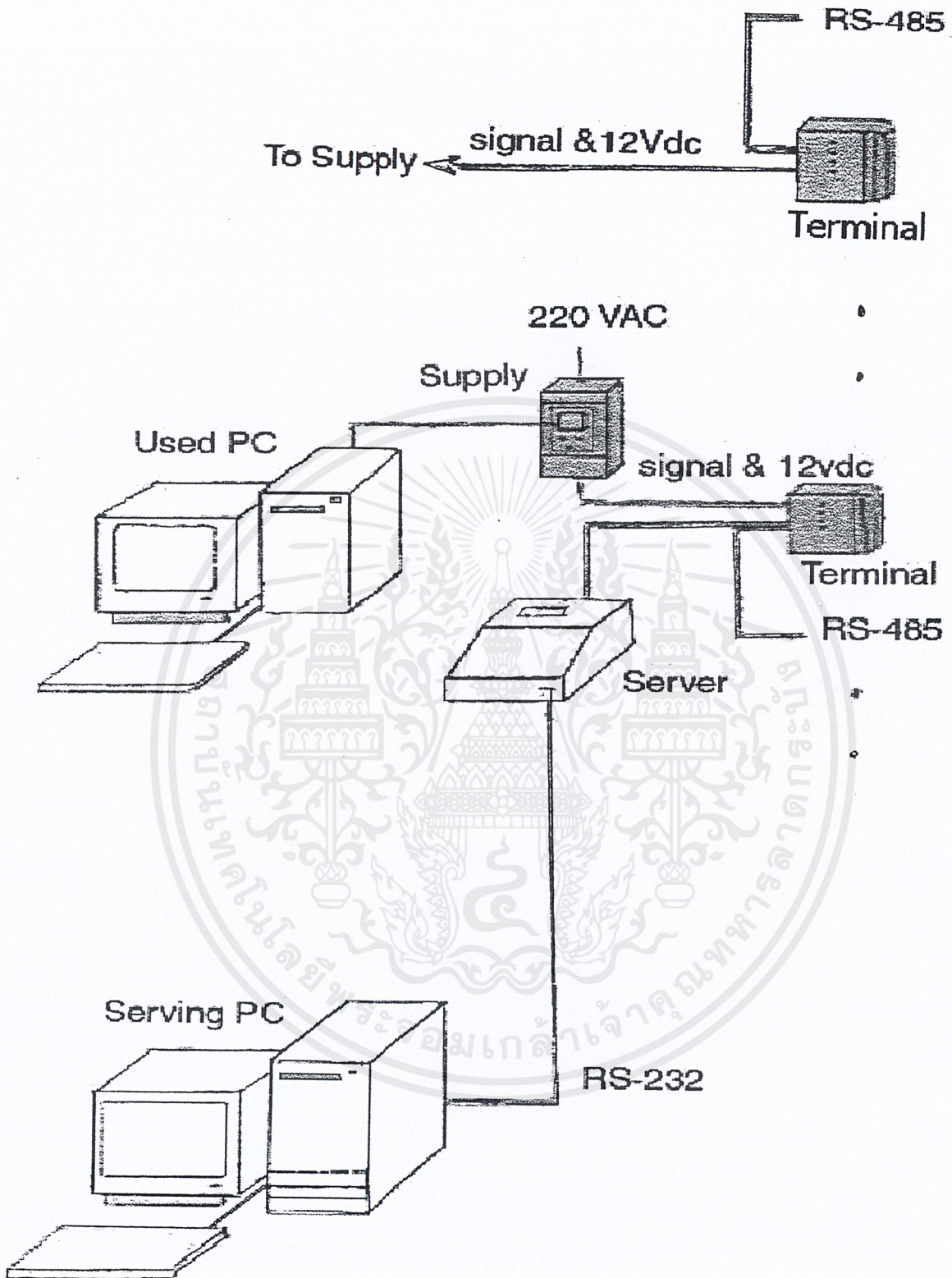
#### 1.1 กล่าวนำ

ปัจจุบันคอมพิวเตอร์มีบทบาทอย่างมากในชีวิตประจำวัน ไม่เพียงแต่ใช้งานเพียงเครื่องเดียวตามลำพังแต่ยังได้มีการเชื่อมต่อโครงข่ายของคอมพิวเตอร์ขึ้น เพื่อเพิ่มประสิทธิภาพในการใช้งาน ดังนั้นจึงต้องมีความจำเป็นอย่างยิ่งที่จะต้องมียุคที่ระบบที่สามารถควบคุม ตรวจสอบ ประมวลผล และรักษาความปลอดภัยของข้อมูลบนคอมพิวเตอร์ ซึ่งจะทำให้เกิดความสะดวกในการใช้งานขึ้นเป็นอย่างมาก ในที่นี้ “ระบบควบคุมการเข้าออก (Access Control)” จึงถูกนำมาใช้กับคอมพิวเตอร์ที่มาขอใช้ (Used PC.) ในระบบโครงข่ายคอมพิวเตอร์ของเรา

ในโครงการนี้ได้เลือกนำเสนอ ระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก (Access Control Using Magnetic Card) ซึ่งเป็นระบบที่ออกแบบไว้โดยใช้ไมโครคอนโทรลเลอร์ ควบคุมการติดต่อสื่อสารอนุกรมผ่านมาตรฐานการติดต่อสื่อสารข้อมูลแบบ HDLC (High-Level Data Link Control Protocol) ด้วยการใช้อุปกรณ์แม่เหล็ก มาประยุกต์ใช้งาน โดยนำข้อมูลที่บันทึกอยู่บนบัตรแม่เหล็ก แต่ละใบมาเป็นรหัสในการตรวจสอบข้อมูลแต่ละบุคคล (PIN : Personal Identity Number) เป็นการออกแบบขึ้นประกอบด้วย 2 ส่วนคือ ส่วนเทอร์มินอล โมดูลซึ่งขยายได้สูงสุด 32 ตัว ต่อตัวเซิร์ฟเวอร์โมดูล จำนวน 1 ตัว

เทอร์มินอล โมดูลมีหน้าที่ในการตรวจสอบการรูดบัตรและส่งสัญญาณ ไปเปิด/ปิดที่หน่วยจ่ายกำลังไฟฟ้า (Power Supply Unit) ที่เป็นตัวจ่ายไฟให้กับคอมพิวเตอร์ที่ขอใช้งาน โดยเมื่อมีการรูดบัตรเกิดขึ้นในส่วนเทอร์มินอล โมดูลจะส่งข้อมูลไปยังส่วนเซิร์ฟเวอร์โมดูล เพื่อตรวจสอบว่าถูกต้องหรือไม่ ส่วนของเซิร์ฟเวอร์โมดูลจะส่งคำสั่งกลับไปอนุญาตเปิด/ปิด คอมพิวเตอร์อีกทีหนึ่ง ดังรูปที่ 1.1 ซึ่งเป็นระบบที่มีความยืดหยุ่นและสะดวกในการนำไปใช้งานอย่างมาก

สำหรับการจัดการฐานข้อมูลของผู้ใช้ จะถูกบริหาร โดย คอมพิวเตอร์จัดการบริหาร (Serving PC.) ที่ถูกพัฒนาโดยโปรแกรมประยุกต์ดังเช่น วิวอลเบสิก (Visual Basic) เป็นต้น มันทำหน้าที่ทั้งติดต่อกับผู้ใช้และติดต่อไปยังเซิร์ฟเวอร์ กลุ่มโครงการที่พัฒนาในส่วนนี้ได้แก่ “ระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก 2” ของปีการศึกษา 2543 ซึ่งผู้สนใจสามารถศึกษาต่อได้เพิ่มเติมจากโครงการนี้



รูปที่ 1.1 แสดงการออกแบบโครงข่ายการควบคุมเข้าออกโดย  
ใช้บัตรแม่เหล็กและองค์ประกอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 1.2 วัตถุประสงค์ในการออกแบบสร้างและพัฒนาระบบ

1. สามารถออกแบบระบบควบคุมการเข้าออกโดยใช้ไมโครคอนโทรลเลอร์ ตระกูล MCS- 51 เป็นหน่วยประมวลผล
2. สามารถใช้วิธีติดต่อสื่อสารแบบอนุกรมผ่านโครงข่าย RS-485 แบบฮาร์ฟดิพล็กซ์ (Half-Duplex) ระหว่างเทอร์มินอล โมดูล กับ ส่วนเซิร์ฟเวอร์ โมดูล ซึ่งใช้คู่สายเพียง 2 เส้นในการรับส่งสัญญาณ
3. สามารถนำมาตรฐานสื่อสาร เอชดีแอลซี (HDLC) มาประยุกต์ออกแบบเพื่อสร้างระบบควบคุมการเข้าออกนี้
4. สามารถนำบัตรแม่เหล็กมาตรฐาน (Magnetic Card) และ ตัวอ่าน (Magnetic Reader) มาประยุกต์ใช้ในการเก็บข้อมูลและอ่านข้อมูลได้
5. สามารถพัฒนาหรือแก้ไข โปรแกรมการติดต่อสื่อสารข้อมูล การขอใช้บริการ และการควบคุมเข้าออก ระหว่างเซิร์ฟเวอร์ (Server) กับ เทอร์มินอล (Terminal) หรือ เซิร์ฟเวอร์ กับ คอมพิวเตอร์ให้มีประสิทธิภาพ
6. สามารถออกแบบตัวเซิร์ฟเวอร์, เทอร์มินอล และ หน่วยจ่ายกำลังไฟฟ้าให้มีประสิทธิภาพ ใช้งานได้ตามจุดประสงค์อย่างเหมาะสม

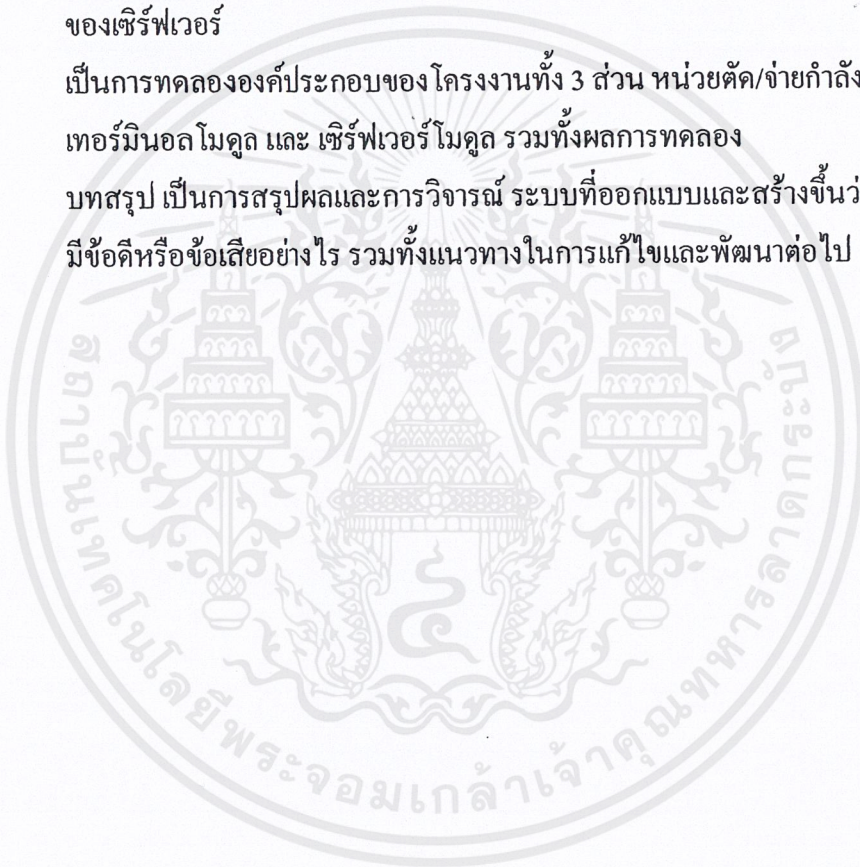
## 1.3 หลักการที่ใช้ในการออกแบบ

ระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็กจะใช้หลักการของ

1. การอ่าน เขียนข้อมูลลงบนบัตรแม่เหล็ก
2. การติดต่อสื่อสารอนุกรมของ ไมโครคอนโทรลเลอร์ เอ็มซีเอส51 แบบ มัลติไมโครโปรเซสเซอร์ (Multi-microprocessor communication)
3. การติดต่อสื่อสารแบบอนุกรมตามมาตรฐาน เอชดีแอลซี โปรโตคอล
4. การใช้โครงข่าย อาร์เอส 485 (RS-485) และ อาร์เอส 232 (RS-232)
5. การใช้ภาษาแอสเซมบลีในการ โปรแกรมการทำงาน

#### 1.4 รายละเอียดของรายงานนี้จะแบ่งส่วนที่ดำเนินการ

- บทที่ 1 เป็นบทกล่าวนำ บอกวัตถุประสงค์และหลักการออกแบบ
- บทที่ 2 กล่าวถึงทฤษฎีและหลักการต่างๆ ได้แก่ รูปแบบรวมทั้งหลักการพื้นฐานในการอ่านและ เขียน ข้อมูลบนบัตรแม่เหล็กตามมาตรฐานไอเอสโอ (ISO : International Standard Organization) , หลักการการติดต่อสื่อสารเบื้องต้นและ โครงสร้างการติดต่อสื่อสารอนุกรม
- บทที่ 3 กล่าวถึงวิธีการสร้างและออกแบบ รวมทั้ง โครงสร้างของเทอร์มินอลและของเซิร์ฟเวอร์
- บทที่ 4 เป็นการทดลององค์ประกอบของ โครงงานทั้ง 3 ส่วน หน่วยตัด/จ่ายกำลัง ไฟฟ้า เทอร์มินอลโมดูล และ เซิร์ฟเวอร์โมดูล รวมทั้งผลการทดลอง
- บทที่ 5 บทสรุป เป็นการสรุปผลและการวิจารณ์ ระบบที่ออกแบบและสร้างขึ้นว่ามีข้อดีหรือข้อเสียอย่างไร รวมทั้งแนวทางในการแก้ไขและพัฒนาต่อไป



## บทที่ 2

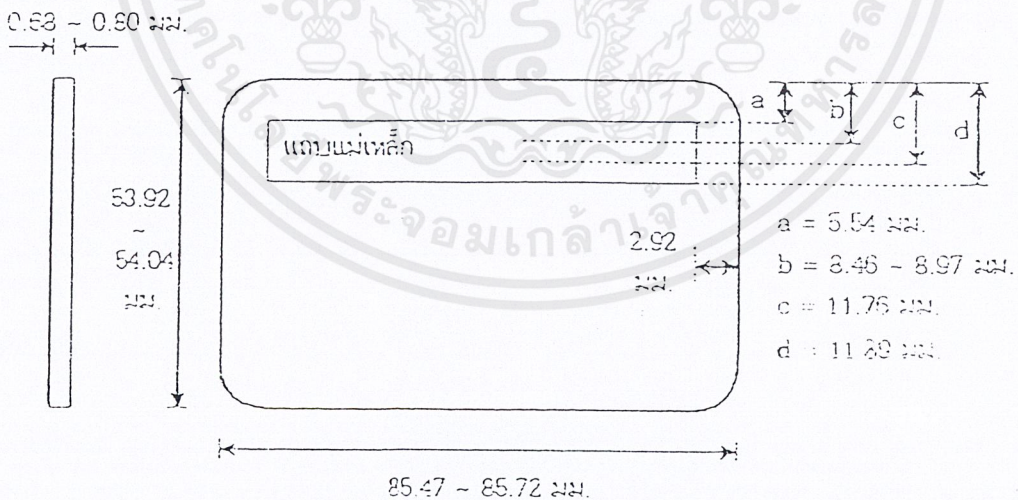
### หลักการและทฤษฎี

#### 2.1 บัตรแม่เหล็ก

ในระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก ได้นำบัตรแม่เหล็กมาใช้งานเป็นบัตรผ่านสำหรับการเข้าออกระบบ โดยใช้ข้อมูลบนบัตรแม่เหล็กเป็นข้อมูลของผู้ถือบัตรสำหรับการพัฒนาระบบในขั้นต้นนี้ได้นำบัตรแม่เหล็กของธนาคารพาณิชย์ (ATM card) มาใช้งานกับระบบซึ่งจะมีมาตรฐานตรงตามมาตรฐานสากล (ISO: International Standard Organization) โดยรายละเอียดของบัตรแม่เหล็ก การบันทึก การอ่านบัตรแม่เหล็กและ ข้อมูลที่จัดเก็บบนบัตรแม่เหล็กจะนำเสนอในหัวข้อถัดไป

##### 2.1.1 คุณสมบัติของบัตรแม่เหล็กตามมาตรฐานสากล

บัตรแม่เหล็กตามมาตรฐานสากลจะมีแทร็ค (Track) สำหรับบันทึกข้อมูลอยู่ 3 แทร็ค โดยแทร็คที่สองของแถบแม่เหล็ก จะเป็นการบันทึกข้อมูลที่สามารถเปลี่ยนแปลงได้ จากบัตรธนาคารพาณิชย์ข้อมูลในแทร็คนี้จะเป็นข้อมูลสำหรับผู้ถือบัตรซึ่งจะอ้างอิงกับหมายเลขบัญชีของผู้ถือบัตรเพื่อใช้เป็นข้อมูลดิบในการคำนวณรหัสผ่านของบัตรแม่เหล็กไปนั้นๆ การจัดเก็บข้อมูลบนบัตรแม่เหล็กเป็นไปตามรูปที่ 2.1



รูปที่ 2.1 แสดงตำแหน่งแทร็คที่สองของบัตรแม่เหล็กตามมาตรฐาน  
ไอเอสโอ (ISO 7811/5)

จากรูปที่ 2.1 บริเวณของแตรีกที่สองจะอยู่ระหว่างเส้นขนาน (b) กับ เส้นขนาน (c) โดยค่าของ (b) เท่ากับ 8.46 ~ 8.97 มม. และค่าของ (c) เท่ากับ 11.76 มม.

### 2.1.2 ชุดรหัสข้อมูลในแตรีกที่สอง

ข้อมูลที่บันทึกในแตรีกที่สองของบัตรแม่เหล็กเป็นตัวเลขอย่างเดียว โดยที่ตัวเลขหนึ่งตัวจะประกอบด้วยบิตข้อมูลของแต่ละตัวเลข โดยตรวจสอบแบบพาริตีคี่ ไอเอสโอได้ระบุจำนวนข้อมูลสูงสุดที่สามารถบันทึกในแตรีกที่สองไว้ไม่เกิน 40 ตัว (รวมสัญลักษณ์เริ่มต้นและสิ้นสุด)

ส่วนชุดรหัสข้อมูลตัวเลขแต่ละตัวในแตรีกที่สองแสดงในตารางที่ 2.1

ตารางที่ 2.1 แสดงรหัสข้อมูลตัวเลขสำหรับแตรีกที่สอง

P บิตพาริตี	B4	B3	B2	B1	รหัส
1	0	0	0	0	0
0	0	0	0	1	1
0	0	0	1	0	2
1	0	0	1	1	3
0	0	1	0	0	4
1	0	1	0	1	5
1	0	1	1	0	6
0	0	1	1	1	7
0	1	0	0	0	8
1	1	0	0	1	9
1	1	0	1	0	A
0	1	0	1	1	B1
1	1	1	0	0	A
0	1	1	0	1	B2
0	1	1	1	0	A
1	1	1	1	1	B3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 2.1

A : ตำแหน่งของสัญลักษณ์ที่ใช้เฉพาะในระบบควบคุมทางฮาร์ดแวร์

B1 : สัญลักษณ์การเริ่มต้นของข้อมูล (start sentinel)

B2 : สัญลักษณ์ตัวแยกข้อมูล (separator)

B3 : สัญลักษณ์การสิ้นสุดของข้อมูล (stop sentinel)

### 2.1.3 รูปแบบของข้อมูลที่บันทึกในแทร็คที่สองบนบัตรแม่เหล็ก

ข้อมูลที่บันทึกในแทร็คที่สองบนบัตรแม่เหล็กของธนาคารพาณิชย์ต่างๆ ไปจะมีรูปแบบดังนี้

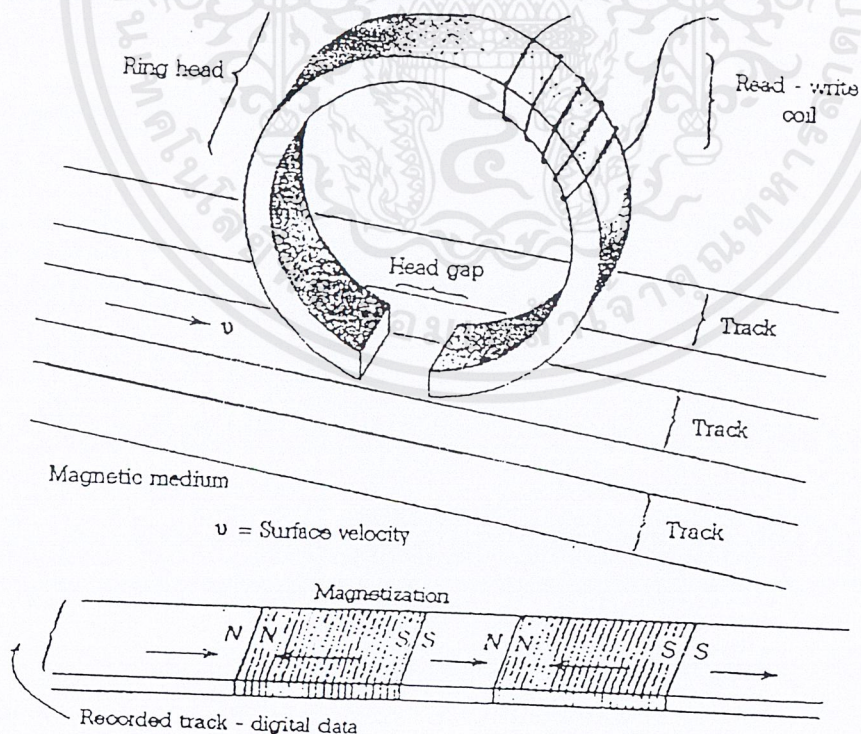
SYS	B1	ข้อมูล	B2	ข้อมูล	B2	ข้อมูล	B3	LRC	SYN
-----	----	--------	----	--------	----	--------	----	-----	-----

SYN : Synchronization Characters

LRC : Longitudinal Redundancy Check

### 2.2 การบันทึกข้อมูลบนบัตรแม่เหล็ก

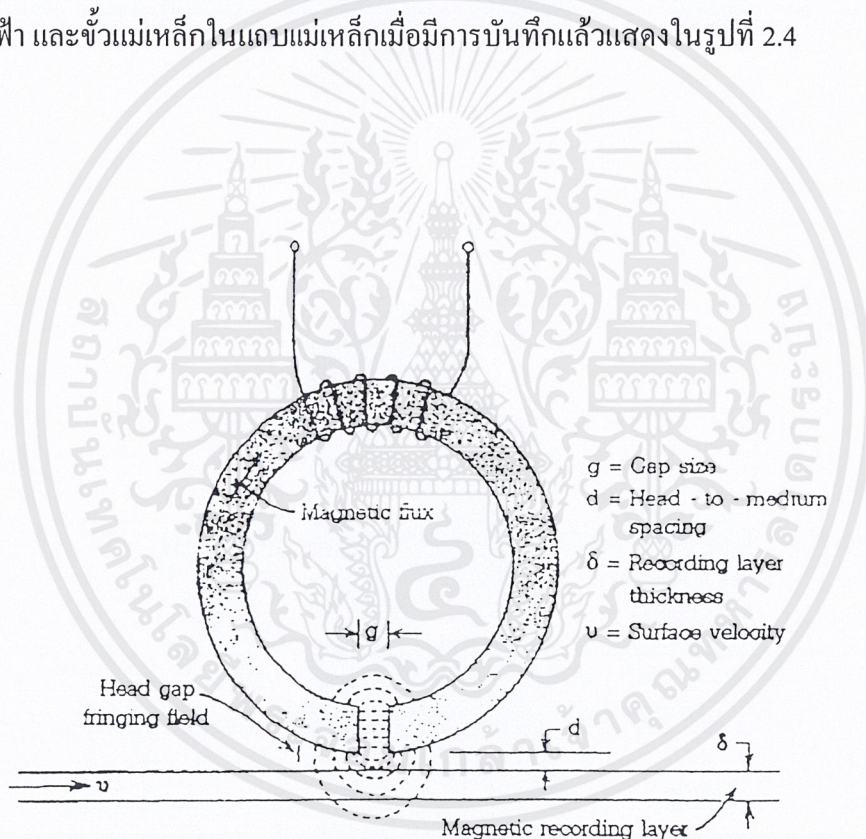
การบันทึกข้อมูลบนแถบแม่เหล็ก ประกอบด้วยแถบแม่เหล็กที่ใช้เป็นหัวกลางและหัวเทพแม่เหล็กที่ใช้เป็นหัวบันทึก ซึ่งเคลื่อนย้ายด้วยความเร็วคงที่ ดังรูปที่ 2.2



รูปที่ 2.2 แสดงหัวบันทึกและแถบแม่เหล็กในขบวนการบันทึกข้อมูลลงบนแถบแม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

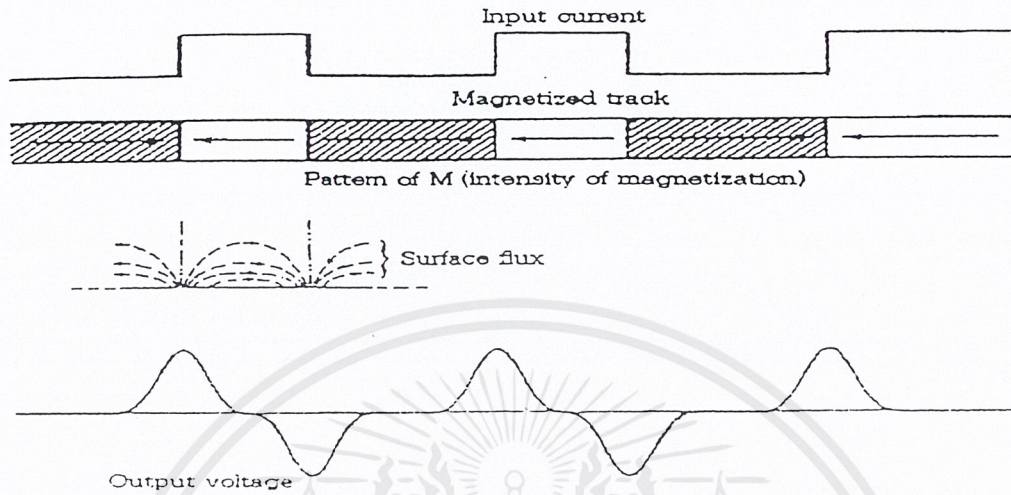
จากรูปที่ 2.2 การบันทึกข้อมูลบนแถบแม่เหล็ก จะขึ้นอยู่กับคุณสมบัติของสารแม่เหล็กในแถบแม่เหล็กและหัวแม่เหล็กที่นำมาใช้เป็นหัวบันทึก โดยที่แกนของหัวบันทึกทั่วไป จะเป็นแกนที่มีคุณสมบัติทางแม่เหล็กอย่างอ่อนๆ พันด้วยขดลวด และที่แกนมีช่องว่างอยู่ (gap) ส่วนบริเวณของสารแม่เหล็กที่จะถูกบันทึกข้อมูลเรียกว่าแทร็ค (track) ซึ่งแต่ละแทร็คเรียงขนานกันบนแถบแม่เหล็ก สัญญาณเอาต์พุตจากขดลวดที่พันรอบแกนจะเป็นสัดส่วนกับอัตราการเปลี่ยนแปลงฟลักซ์ทั้งด้านบวก และด้านลบ พร้อมทั้งมีขนาดเพียงพอที่ขดลวดของหัวบันทึกที่วางอยู่ใกล้กับแถบแม่เหล็กเมื่อป้อนกระแสพัลส์ จะก่อให้เกิดสนามแม่เหล็กรอบบริเวณ แก๊ป (gap) ของแกนหัวบันทึก ซึ่งสนามแม่เหล็กนี้จะใช้ในการบันทึกข้อมูล ดังแสดงในรูปที่ 2.3 ส่วนรูปแบบของกระแสพัลส์แรงดันไฟฟ้า และหัวแม่เหล็กในแถบแม่เหล็กเมื่อมีการบันทึกแล้วแสดงในรูปที่ 2.4



รูปที่ 2.3 แสดงสนามแม่เหล็กรอบแก๊ปของหัวบันทึก

จากรูปที่ 2.3 ค่าความกว้างแก๊ป ต้องมีค่าน้อยกว่าความกว้างของแทร็คข้อมูลเสมอ โดยไอเอสโอได้ระบุความกว้าง แก๊ป ของหัวบันทึกไว้มีค่าประมาณ 0.00625 มม. หรือน้อยกว่าและค่าแก๊ป ของหัวอ่านมีค่าประมาณ 0.025 มม. หรือน้อยกว่า สำหรับค่าความหนาของเนื้อแถบแม่เหล็ก ไอเอสโอระบุไว้มีค่าไม่เกิน 0.038 มม.

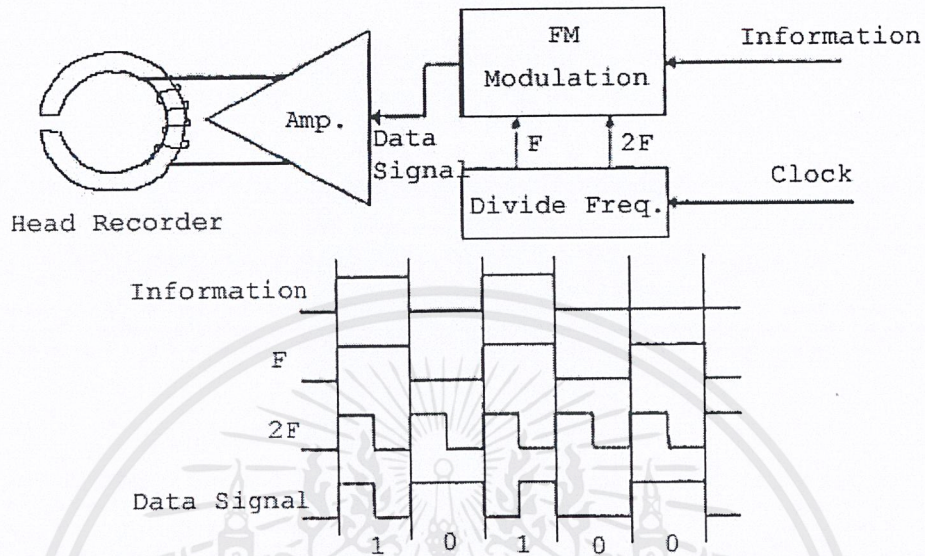
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 แสดงกระแสพัลส์ รูปแบบของเทร็คที่ถูกบันทึก ฟลักซ์แม่เหล็กที่พื้นผิวเทร็ค ข้อมูลและแรงดันไฟฟ้าของการบันทึก

### 2.2.1 รูปแบบการบันทึกข้อมูลบนบัตรแม่เหล็ก

รูปแบบพื้นฐานสำหรับการบันทึกข้อมูลบนบัตรแม่เหล็ก จะใช้สัญญาณความถี่ สองความถี่ ซึ่งมีเฟสตรงกันมาใช้ในการบันทึกข้อมูล ดังแสดงไว้ในรูปที่ 2.5 ซึ่งการบันทึกในลักษณะเช่นนี้ จะบันทึกข้อมูล และสัญญาณนาฬิกาที่ใช้ในการบันทึกเข้าไว้ในเทร็คเดียวกัน

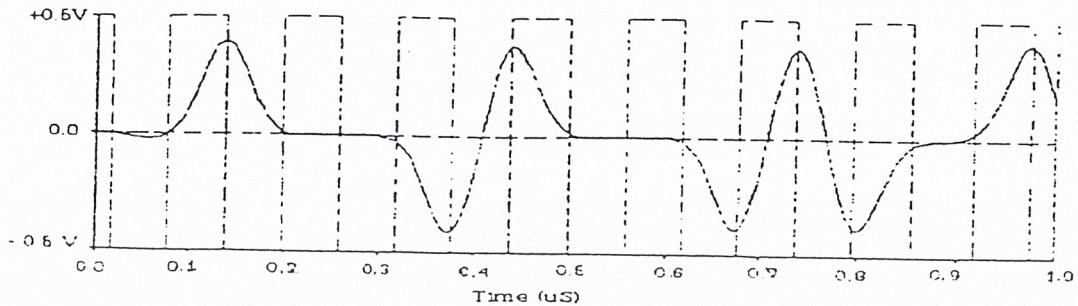


รูปที่ 2.5 แสดงรูปแบบของการบันทึก โดยใช้สัญญาณความถี่ 2 ความถี่ ที่เฟสตรงกัน

จากรูปที่ 2.5 สัญญาณบันทึก จะประกอบด้วยบิตของข้อมูลที่บันทึก และบิตของสัญญาณนาฬิกา ( $2F$ ) สำหรับการเปลี่ยนแปลงฟลักซ์แม่เหล็กของสัญญาณบันทึก จะเกิดขึ้นในระหว่างที่สัญญาณข้อมูลมีสถานะ "1" ทางลจิก หรือระหว่างสัญญาณบิตข้อมูลติดกัน และจะไม่มีเปลี่ยนแปลงของฟลักซ์แม่เหล็ก ในระหว่างที่สัญญาณข้อมูลมีสถานะ "0" ทางลจิก สำหรับการบันทึกข้อมูลของแต่ละตัวเลข หรือตัวอักษรบนแถบแม่เหล็ก จะเป็นการบันทึกบิตข้อมูลที่มีค่านัยสำคัญต่ำสุด (B1) ก่อนและบิตพาริตี (P) เป็นบิตสุดท้ายที่ถูกบันทึก ส่วนค่าความหนาแน่นในการบันทึกข้อมูลในเทร็คที่สอง ไอเอสโอได้กำหนดให้บันทึกด้วยความหนาแน่น  $75 \pm 20$  บิตต่อนิ้ว

### 2.3 การอ่านข้อมูลจากบัตรแม่เหล็ก

การอ่านข้อมูลจากบัตรแม่เหล็ก สามารถทำได้โดยให้แถบแม่เหล็กสัมผัสกับหัวอ่าน ซึ่งเคลื่อนที่ด้วยความเร็วคงที่ ดังแสดงในรูปที่ 2.2 ฟลักซ์แม่เหล็กที่เกิดขึ้นจะผ่านจากเก็บของหัวอ่านไปยังขดลวดที่พันรอบแกนอยู่ ซึ่งการเปลี่ยนแปลงของฟลักซ์แม่เหล็กตามข้อมูลที่บันทึก จะทำให้เกิดแรงดันไฟฟ้าที่ขดลวดของหัวอ่านตามข้อมูลนั้นดังที่ได้แสดงในรูป 2.6



รูปที่ 2.6 แสดงสัญญาณแรงดันไฟฟ้าจากหัวอ่าน และถูกขยายสัญญาณด้วยอัตราขยายประมาณ 100 เท่า

จากรูปที่ 2.6 ตำแหน่งสูงสุดของแรงดันไฟฟ้าที่อ่านได้ จะตรงกับตำแหน่งที่สนามแม่เหล็กบนแถบแม่เหล็กมีการกลับทิศทาง ทำให้สามารถนำตำแหน่งนี้มาสร้างสัญญาณพัลส์ เพื่ออ่านข้อมูลที่บันทึกที่อยู่บนบิตแม่เหล็กได้

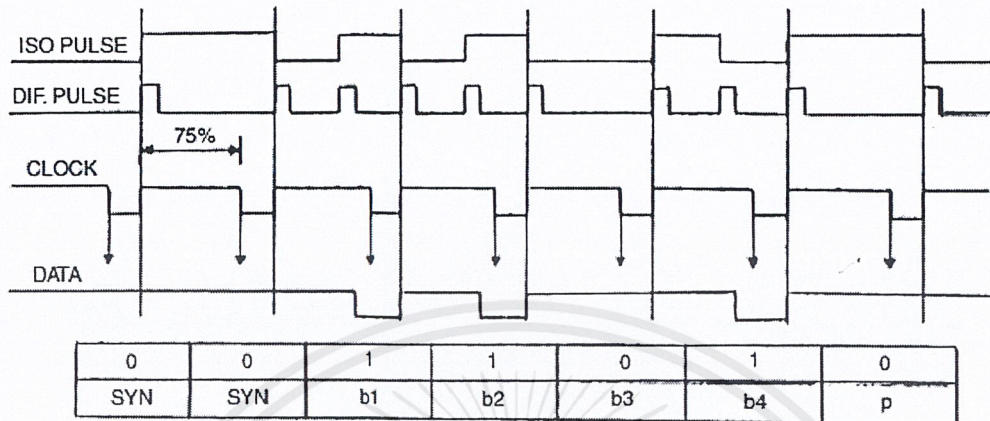
### 2.3.1 วงจรอ่านข้อมูลบิตแม่เหล็ก

เราสร้างสัญญาณนาฬิกาขึ้นจากสัญญาณรูปเหลี่ยมเพื่อนำสัญญาณนาฬิกาไปใช้ในการเป็นสัญญาณอ่าน เขียน ข้อมูลดังแสดงในรูปที่ 2.7



รูปที่ 2.7 แสดงแผนภาพของวงจรอ่านบิตแม่เหล็ก

การแยกสัญญาณข้อมูลออกจากสัญญาณนาฬิกา โดยใช้หลักการดีมอดคูเลท สัญญาณรูปเหลี่ยม สามารถพิจารณาจากรูปคลื่นสัญญาณดังรูปที่ 2.8



รูปที่ 2.8 แสดงรูปคลื่นสัญญาณของสัญญาณรูปเหลี่ยมไอเอสโอที่ถูกคิมอดคูลเลท

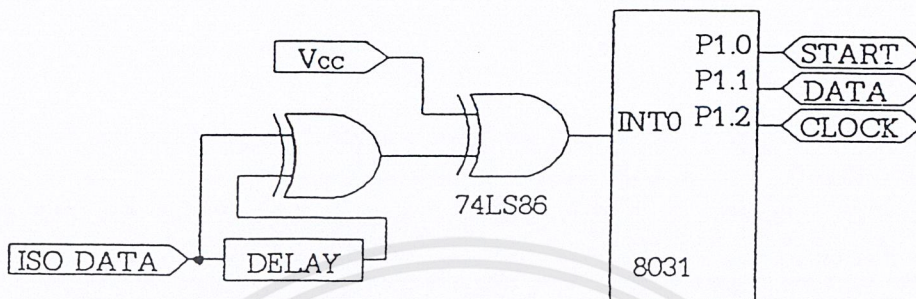
จากรูปที่ 2.8 การแยกสัญญาณข้อมูลออกจากสัญญาณรูปเหลี่ยมได้นั้น จะต้องพิจารณาการกลับขั้วของสัญญาณรูปเหลี่ยม ในช่วงเวลาปกติ (Standard time) หรือไม่ ถ้ามีการกลับขั้วของสัญญาณรูปเหลี่ยมแสดงว่าข้อมูลมีค่าทางลอจิกเป็น "1" และถ้าไม่มีการกลับขั้วของสัญญาณรูปเหลี่ยมแสดงว่าข้อมูลมีค่าทางลอจิกเป็น "0" โดยมีค่าช่วงเวลาปกติ มีค่าประมาณ 75 % ของคาบเวลา 1 บิต ส่วนสัญญาณที่ได้จากการคิมอดคูลเลท จะมีสัญญาณข้อมูล และสัญญาณนาฬิกาสำหรับการอ่านข้อมูล โดยที่ทุกๆขอบขาลงของสัญญาณนาฬิกา บิตข้อมูลจริงจะกลับลอจิกกับสัญญาณข้อมูลที่อ่านได้ สำหรับการสร้างสัญญาณ ช่วงเวลาปกติ เพื่อใช้สำหรับแยกสัญญาณข้อมูลออกมานั้นมี 2 วิธีคือ

แบบความยาวคงที่ และแบบความยาวเปลี่ยนแปลงได้

- แบบความยาวคงที่ สามารถกำหนด ช่วงเวลาปกติ ให้มีค่าคงที่ และเปรียบเทียบกับทุกบิต วิธีนี้เหมาะกับชุดอ่านบัตรแบบที่ใช้มอเตอร์ดึงบัตรผ่านหัวอ่านด้วยความเร็วคงที่

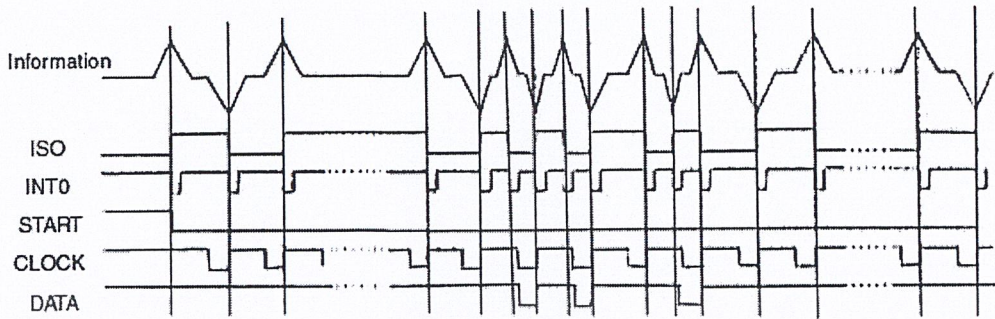
- แบบความยาวเปลี่ยนแปลงได้ ค่าช่วงเวลาปกติ มีค่าไม่คงที่ สัญญาณช่วงนี้จะถูกสร้างจากความยาวของบิตก่อนหน้า 1 บิต และสัญญาณช่วงปกติ ถูกคลื่นต่อไปจะ

สร้างจากความยาวของบิตปัจจุบัน โดยจะเปรียบเทียบกันไปอย่างนี้จนหมดข้อมูล ซึ่งวิธีนี้ใช้กับชุดอ่านบัตรแบบที่ใช้การรูดบัตรผ่านหัวอ่านด้วยมือ เนื่องจากความเร็วในการรูดมีค่าไม่แน่นอน และจากรูปคลื่นสัญญาณที่แสดงในรูปที่ 2.8 ใช้ 8051 ไมโครคอนโทรลเลอร์ มาประยุกต์ใช้ในการสร้างสัญญาณข้อมูลและสัญญาณ ช่วงเวลาปกติจากสัญญาณรูปเหลี่ยม โดยจัดวางวงจรดังรูปที่ 2.9



รูปที่ 2.9 แสดงวงจรสร้างสัญญาณข้อมูล และสัญญาณนาฬิกาอ่านข้อมูล โดยใช้ 8031

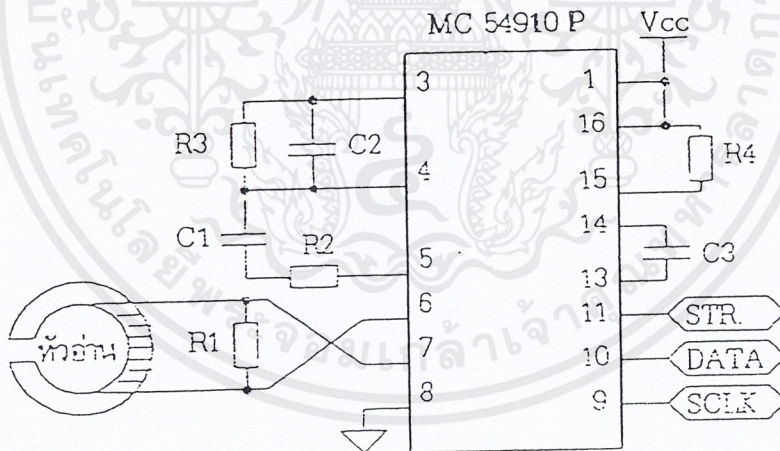
จากรูปที่ 2.9 หลักการทำงานจะใช้ไอซีเบอร์ 74LS86 เป็นตัวสร้างสัญญาณ ดิฟเฟอเรนซ์พัลส์ (Difference pulse) แล้วป้อนให้กับ 8031 ทางขา INT0 การทำงานในส่วนคอนโทรลเลอร์จะใช้ไทม์เมอร์เป็นตัวจับคาบสัญญาณเวลาแต่ละช่วงของเวลา ดิฟเฟอเรนซ์พัลส์ ถ้าช่วงเวลามากกว่า ช่วงเวลาปกติ (75% ของ ดิฟเฟอเรนซ์พัลส์) จะสร้างสัญญาณนาฬิกาและสร้างสัญญาณข้อมูลเป็น "1" แต่ถ้าช่วงเวลามีค่าน้อยกว่า ช่วงเวลาปกติ จะไม่สร้างสัญญาณนาฬิกาทันที แต่จะไปสร้างสัญญาณนาฬิกา ณ ที่เวลา 75% ของช่วงเวลาที่ขาดก่อนพร้อมกับสร้างสัญญาณข้อมูล "0" โดยใช้พอร์ต P1.0 เป็นขาสัญญาณการเริ่มต้นของการรูดบัตพอร์ต P1.1 เป็นขาสัญญาณข้อมูล และพอร์ต P1.2 เป็นขาสัญญาณนาฬิกาสำหรับการอ่านข้อมูลโดยรูปสัญญาณเอาท์พุททั้งสาม แสดงในรูปที่ 2.10



รูปที่ 2.10 แสดงรูปของสัญญาณเอาต์พุตของ 8031 สำหรับสร้างสัญญาณอ่านบิตแม่เหล็ก

### 2.3.2 วงจรอ่านข้อมูลบิตแม่เหล็ก โดยใช้ MC5491P

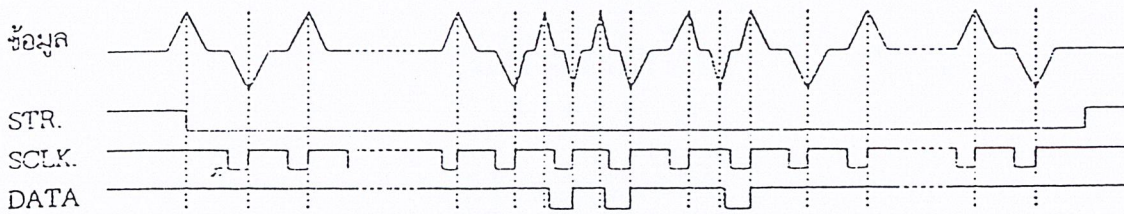
MC54910P เป็น ไอซีที่ใช้ในการอ่านบิตแม่เหล็กแบบรูดบัตรด้วยมือโดยเฉพาะซึ่งมีความยืดหยุ่นในการรูดด้วยความเร็วไม่เท่ากันอย่างมาก การจัดอุปกรณ์เชื่อมต้อมีดังรูปที่ 2.11



รูปที่ 2.11 แสดงวงจรเชื่อมต่อการอ่านบิตแม่เหล็กโดยใช้ ไอซี MC54910P

จากรูปที่ 2.11 สัญญาณเอาต์พุตจะมีสามสัญญาณได้แก่ สัญญาณแสดงการเริ่มต้นการรูดบัตร (STR) สัญญาณข้อมูล (DATA) และสัญญาณนาฬิกา (CLK) รูปสัญญาณทั้งสามแสดงในรูปแบบด้วยรูปภาพตามเวลา (TIME DIAGRAM) ดังรูปที่ 2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### รูปที่ 2.12 แสดงรูปสัญญาณเอาต์พุตของไอซี MC54910P

ต่อไปนี้เป็นตัวอย่างข้อมูลจากการอ่านบัตรแม่เหล็กของธนาคารพาณิชย์ (ATM CARD) ซึ่งมีรูปแบบที่ประกอบไปด้วย บิทข้อมูลแบบ บีซีดี (BCD) จำนวน 4 บิท และบิทพาริตีอีก 1 บิท โดยจะทำการตรวจสอบแบบพาริตีคี่ มีข้อมูลดังต่อไปนี้

ตารางที่ 2.2 แสดงตัวอย่างข้อมูลจากบัตรแม่เหล็กของธนาคารกรุงเทพ

ลำดับ	ASCII	Hex	Binary	รหัสข้อมูลตัวเลขใน แพ็คเกจที่สอง
1	[30][42]	[0B]	[00001011]	B1 (เริ่ม)
2	[31][30]	[10]	[00010000]	0
3	[31][30]	[10]	[00010000]	0
4	[30][31]	[01]	[00000001]	1
5	[30][34]	[04]	[00000100]	4
6	[30][38]	[08]	[00001000]	8
7	[30][32]	[02]	[00000010]	2
8	[31][30]	[10]	[00010000]	0
9	[31][30]	[10]	[00010000]	0
10	[30][32]	[02]	[00000010]	2
11	[31][36]	[16]	[00010110]	6
12	[31][35]	[15]	[00010101]	5
13	[30][32]	[02]	[00000010]	2
14	[31][39]	[19]	[00011001]	9
15	[30][37]	[07]	[00000111]	7
16	[30][38]	[08]	[00001000]	8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับ	ASCII	Hex	Binary	รหัสข้อมูลตัวเลขใน แตร็คที่สอง
17	[31][39]	[19]	[00011001]	9
18	[30][44]	[0D]	[00001101]	B2 (ตัวแยก)
19	[30][31]	[01]	[00000001]	1
20	[30][32]	[02]	[00000010]	2
24	[30][32]	[02]	[00000010]	2
25	[30][37]	[07]	[00000111]	7
26	[30][34]	[04]	[00000100]	4
27	[31][39]	[19]	[00011001]	9
28	[31][39]	[19]	[00011001]	9
29	[31][30]	[10]	[00010000]	0
30	[31][30]	[10]	[00010000]	0
31	[30][38]	[08]	[00001000]	8
32	[30][38]	[08]	[00001000]	8
33	[30][44]	[0D]	[00001101]	B2 (ตัวแยก)
34	[30][31]	[01]	[00000001]	1
35	[31][30]	[10]	[00010000]	0
36	[31][30]	[10]	[00010000]	0
37	[31][30]	[10]	[00010000]	0
38	[31][30]	[10]	[00010000]	0
39	[31][46]	[1F]	[00011111]	B3 (จบ)
40	[31][39]	[19]	[00011001]	9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 การลือสารข้อมูลแบบอนุกรมโดยให้หลักการของการลือสารแบบมัลติไมโครโพรเซสเซอร์ (MULTIPROCESSOR COMMUNICATION)

ไมโครคอนโทรลเลอร์ 8051 มีพอร์ตอนุกรมซึ่งสามารถรับและส่งข้อมูลแบบอนุกรมได้โดยผู้ใช้ไม่ต้องต่อไอซีเพิ่มเติมเข้าไป ทำให้มีความสะดวกในการนำไปประยุกต์ใช้งานที่ต้องมีการติดต่อข้อมูลแบบอนุกรม ซึ่งพอร์ตอนุกรมที่มีใน 8051 สามารถทำงานได้ทั้งแบบฮาร์ฟดิวเพิล็กซ์ (HALF DUPLEX) และ ฟูลดิวเพิล็กซ์ (FULL DUPLEX) ในแบบฟูลดิวเพิล็กซ์หมายความว่า มันสามารถรับและส่งข้อมูลได้พร้อมๆกัน โดยมีการบัฟเฟอร์ (BUFFER) ในการรับข้อมูลด้วย

พอร์ตอนุกรมใน 8051 สามารถทำงานในโหมดต่างๆ กันได้ 4 แบบด้วยกัน เพื่อความเหมาะสมกับงานแต่ละงานดังนี้

โหมด 0 : ข้อมูลแบบอนุกรมถูกรับเข้าและส่งออกผ่านทางขา RXD ส่วนขา TXD ใช้เป็นสัญญาณนาฬิกา (SHIFT CLOCK) ในโหมดนี้จะมีการรับส่งข้อมูล 8 บิต โดยรับและส่งข้อมูลบิตต่ำก่อน (LSB FIRST) ส่วนอัตราการส่งข้อมูล (BAUD RATE) ถูกกำหนดไว้แน่นอนที่ 1/12 ของความถี่ออสซิลเลเตอร์ที่ใช้ในระบบ

โหมด 1 : ข้อมูลจำนวน 10 บิต ถูกส่งผ่านทางขา TXD หรือถูกรับผ่านทางขา RXD โดยมี 1 สตาร์ทบิต ซึ่งมีค่าเป็น 0 , บิตข้อมูล 8 บิต , และ 1 บิต หยุด(STOP BIT) ซึ่งมีค่าเป็น 1 ขณะทำการรับ บิตหยุด จะไปอยู่ใน RB8 ของ SFR (SPECIAL FUNCTION REGISTER) SCON ส่วนอัตราการส่งข้อมูลสามารถเปลี่ยนแปลงได้

โหมด 2 : ข้อมูลจำนวน 11 บิต ถูกส่งผ่านทางขา TXD หรือถูกรับผ่านทางขา RXD โดยมี 1 สตาร์ทบิต ซึ่งมีค่าเป็น 0 , บิตข้อมูล 8 บิต , บิตที่ 9 เป็นบิตที่สามารถโปรแกรมได้ และ 1 บิตหยุด (STOP BIT) โดยในขณะที่ส่งข้อมูล บิตข้อมูลบิตที่ 9 ซึ่งเป็นบิต TB8 ในรีจิสเตอร์ SCON สามารถถูกกำหนดให้เป็น "0" หรือ "1" ส่วนในขณะที่รับข้อมูลบิตข้อมูลบิตที่ 9 จะไปอยู่ในบิต RB8 ของรีจิสเตอร์ SCON โดยไม่สนใจค่าบิตหยุด ส่วนอัตราการส่งข้อมูลสามารถตั้งให้เป็น 1/12 หรือ 1/32 ของความถี่ออสซิลเลเตอร์ที่ใช้ในระบบ

โหมด 3: ข้อมูลจำนวน 11 บิต ถูกส่งผ่านทางขา TXD หรือ ถูกรับผ่านทางขา RXD โดยมี 1 สตาร์ทบิต ซึ่งมีค่าเป็น 0 , บิตข้อมูล 8 บิต , บิตที่ 9 เป็นบิตที่สามารถโปรแกรมได้ และ 1 บิตหยุด (STOP BIT) ซึ่งจะเห็นได้ว่าโหมด 3 จะเหมือนกับโหมด 2 ทุกอย่าง เว้นเสียแต่โหมด 3 นี้สามารถเปลี่ยนแปลงค่าอัตราการส่งข้อมูลได้ เหมือนในโหมด 1

#### 2.4.1 การสื่อสารข้อมูลแบบอนุกรมโดยใช้หลักการของการสื่อสารแบบมัลติไมโครโปรเซสเซอร์ (MULTIPROCESSOR COMMUNICATION)

การทำงานของพอร์ตอนุกรมในโหมด 2 และ 3 มีรูปแบบการใช้งานพิเศษนอกเหนือจากการรับส่งข้อมูลธรรมดาตามที่ได้กล่าวมาแล้ว การใช้งานพิเศษที่ว่านี้คือการติดต่อสื่อสารระหว่างไมโครโปรเซสเซอร์ ด้วยกันเองโดย ไมโครโปรเซสเซอร์ที่ใช้ในระบบมีจำนวนหลายตัว และสามารถเลือกการติดต่อกับตัวใดก็ได้ โดยการทำงานในโหมดนี้ บิทที่ 9 ที่รับเข้ามาจะถูกนำไปไว้ในบิท RB8 จากนั้นสตีปบิทก็จะถูกรับตามเข้ามา ซึ่งพอร์ตอนุกรมสามารถโปรแกรมเพื่อที่เมื่อสตีปบิทถูกรับเข้ามาแล้ว จะมีผลไปกระตุ้นให้ส่วนพอร์ตอนุกรมทำการอินเทอร์รัพท์ไมโครโปรเซสเซอร์ก็ต่อเมื่อบิท RB8 = 1 ซึ่งการทำเช่นนี้ได้ก็โดยการใช้บิท SM2 ในรีจิสเตอร์ SCON ซึ่งรายละเอียดของการคุณสมบัติของการสื่อสารข้อมูลแบบอนุกรมโดยใช้หลักการของการสื่อสารแบบมัลติไมโครโปรเซสเซอร์ มีหลักการดังนี้

เมื่อหน่วยประมวลผลหลัก ( MASTER PROCESSOR ) ต้องการส่งข้อมูลจำนวนหนึ่งไปยังหน่วยประมวลผลย่อย ( SLAVE PROCESSOR ) ตัวหนึ่งจากที่มีหลายตัวในระบบ ในขั้นแรก หน่วยประมวลผลหลักจะต้องส่งค่า แอคเครส ขนาด 1 ไบท์ ซึ่งจะเป็นค่าที่ บอกตำแหน่งของหน่วยประมวลผลเป้าหมายที่ต้องการติดต่อด้วยแอคเครส ไบท์ จะมีชื่อแตกต่างจาก ค่าไบท์ทั่วไปตรงที่ บิทที่ 9 จะเป็น 1 เมื่อข้อมูลนั้นเป็นแอคเครส และจะเป็น 0 เมื่อข้อมูลนั้นเป็นค่า ถ้าหากในหน่วยประมวลผลย่อยนั้นมีการเซตบิท SM2 = 1 แล้ว จะไม่มีหน่วยประมวลผลย่อยตัวใดถูกอินเทอร์รัพท์ หากข้อมูลที่เข้ามาเป็นค่า แต่ถ้าข้อมูลที่รับเข้ามาเป็นแอคเครส (บิทที่ 9 เป็น 1 ) หน่วยประมวลผลย่อยทุกตัวจะถูกอินเทอร์รัพท์ เพื่อแต่ละตัวจะสามารถตรวจสอบได้ว่า ข้อมูลขนาด 1 ไบท์ที่ได้รับเข้ามามีค่าตรงกับแอคเครสของตัวเองหรือไม่ หน่วยประมวลผลย่อยที่แอคเครสตรงกับข้อมูลที่รับเข้ามา จะทำการเคลียร์บิท SM2 และเตรียมรับข้อมูลที่เป็นค่าซึ่งจะตามเข้ามาหลังรับแอคเครสแล้ว ส่วนหน่วยประมวลผลย่อยอื่นที่ตรวจสอบข้อมูลแล้วปรากฏว่าไม่ตรงกับแอคเครสของตัวเองจะยังคงปล่อยให้บิท SM2 ของมันถูกเซตต่อไปและกลับไปทำงานที่ค้างอยู่ก่อนได้รับการอินเทอร์รัพท์ต่อ โดยไม่สนใจข้อมูลที่เป็นค่าซึ่งตามมาหลังแอคเครสเช่นกัน

สำหรับระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็กที่ได้ออกแบบไว้ นั้น เรา กำหนดให้การทำงานของพอร์ตอนุกรมของ 8051 ในระบบทำงานในโหมด 3 เพราะสามารถทำการเปลี่ยนแปลงค่าบอดเรทในการรับส่งข้อมูลได้

## 2.5 เอชดีแอลซี โพรโทคอล (HDLC PROTOCOL)

### 2.5.1 เอชดีแอลซี โพรโทคอล (HDLC PROTOCOL : HIGH-LEVEL DATA LINK CONTROL PROTOCOL)

เป็นโพรโทคอล ที่ถูกกำหนดขึ้นโดย ไอเอสโอ โดยมีรหัสคือคือ "ISO 4335" สามารถประยุกต์เข้ากับการเชื่อมต่อทางกายภาพหลายรูปแบบ และมีหน้าที่การทำงานดังนี้

- ใช้ได้กับการเชื่อมต่อแบบจุดต่อจุดและหลายจุด
  - ใช้ได้กับการส่งผ่านข้อมูลระยะใกล้ไกล
  - ใช้ได้กับการส่งผ่านข้อมูลแบบฮาล์ฟดูเพล็กซ์และฟูลดูเพล็กซ์
  - เป็นโพรโทคอลที่มีการจัดการ ในระดับบิตเหมาะกับ 8051 ที่มีลักษณะการทำงานในระดับบิต
  - ใช้ได้กับระบบที่มีการกำหนดประเภทของสถานีทั้ง 3 ประเภท ได้แก่
1. สถานีปฐมภูมิ (PRIMARY STATION)  
บางครั้งเรียกว่า "โฮสต์สเตชัน" (HOST STATION) หรือ "คอนโทรลสเตชัน" (CONTROL STATION) สถานีปฐมภูมิจะเป็นตัวจัดการการไหลของข้อมูลทั้งหมดโดยส่งคำสั่งให้กับสถานีอื่นๆ และตัดสินใจกับผลตอบสนองของแต่ละสถานี
  2. สถานีทุติยภูมิ (SECONDARY STATION)  
บางครั้งเรียก "ทาร์เก็ตสเตชัน" (TARGET STATION) หรือ "เกสต์สเตชัน" (GUEST STATION) สถานีทุติยภูมิจะตอบสนองต่อคำสั่งที่สถานีปฐมภูมิส่งมาและไม่สามารถส่งคำสั่ง
  3. สถานีผสม (COMBINED STATION)  
เป็นสถานีที่สามารถส่งคำสั่งและตอบสนองต่อคำสั่งของสถานีต่างๆ ได้

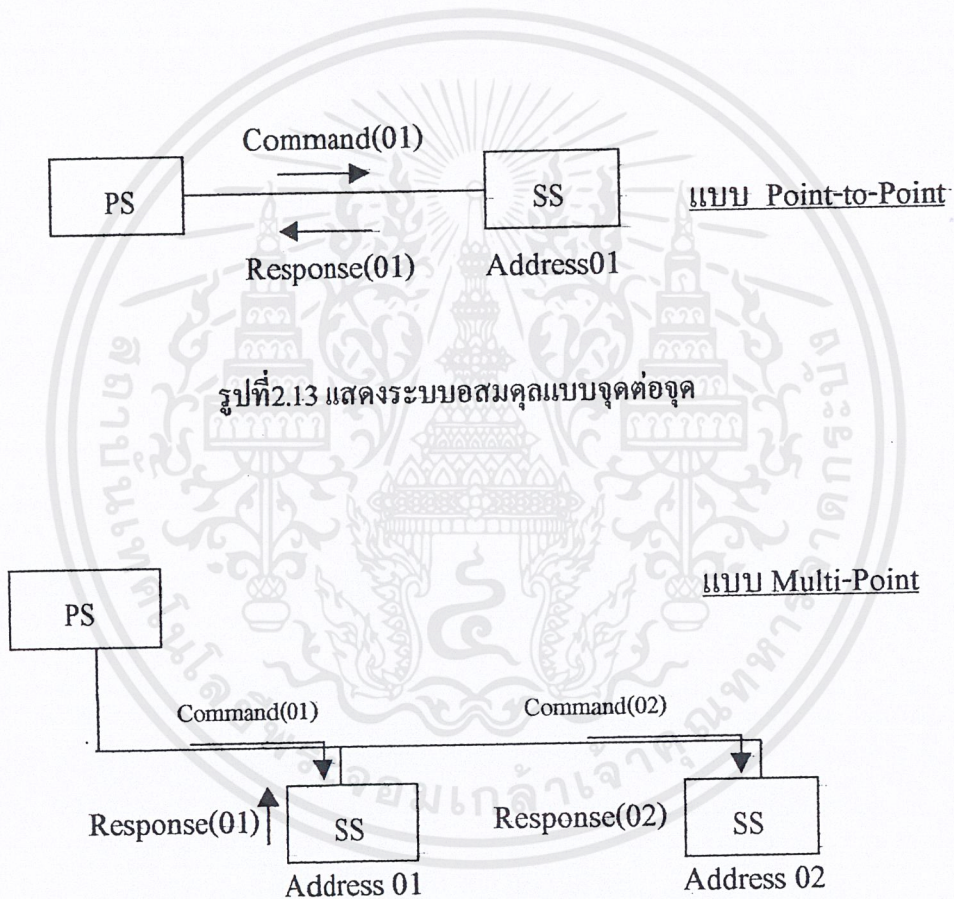
โหมดที่สามารถใช้ HDLC PROTOCOL ได้มี 3 โหมด

1. นอร์มอลเรสปอนโหมด (NORMAL RESPONSE MODE หรือ NRM ) เป็นระบบที่สถานีปฐมภูมิเป็นตัวควบคุมการรับและส่งข้อมูลของสถานีทุติยภูมิจะสามารถรับและส่งข้อมูลได้เมื่อได้รับคำสั่งหรือได้รับอนุญาตจากสถานีปฐมภูมิเท่านั้น ลักษณะการเชื่อมต่อในโหมดนี้มีทั้งแบบจุดต่อจุด และแบบหลายจุด

2. อะซิงโครนัสเรสปอนโหมด ( ASYNCHONOUS RESPOND MODE หรือ ARM ) เป็นระบบที่เชื่อมต่อได้ในลักษณะเดียวกับ เอ็นอาร์เอ็ม แต่การทำงานของสถานีทุติยภูมิจะเป็นอิสระกว่า คือสามารถส่งข้อมูลให้กับสถานีปฐมภูมิได้นิยมใช้กับระบบจุดต่อจุด

3.อะซิงโครนัสบาลานซ์โหมด (ASYNCHRONOUS BALANCED MODE หรือ ABM) ใช้กับระบบที่มีการต่อแบบสถานีผสมแต่ละสถานีสามารถส่งข้อมูลและคำสั่งได้อย่างอิสระ มักใช้ในรูปแบบการเชื่อมต่อระหว่างคอมพิวเตอร์ 2 เครื่อง

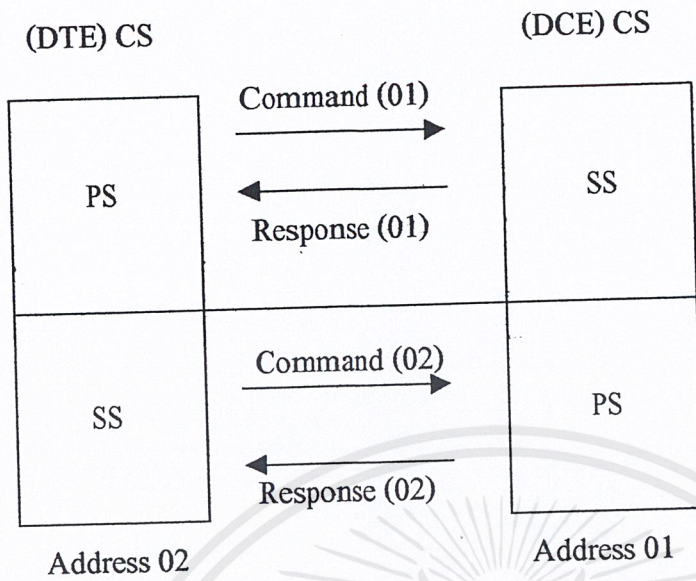
ระบบที่มีการกำหนดสถานีปฐมภูมิและสถานีทุติยภูมิ เรียกว่าระบบอสมดุล (UNBALANCED SYSTEM) ซึ่งการเชื่อมต่อเป็นไปได้ทั้งจุดต่อจุดและหลายจุด สำหรับระบบที่ประกอบด้วยสถานีผสมทั้งหมดเรียกว่า ระบบสมดุล (BALANCE SYSTEM) ซึ่งการเชื่อมต่อเป็นได้เฉพาะจุดต่อจุดเท่านั้น ดังรูปที่ 2.13



รูปที่ 2.13 แสดงระบบอสมดุลแบบจุดต่อจุด

รูปที่ 2.14 แสดงระบบอสมดุลแบบหลายจุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 แสดงระบบสมมูลแบบจุดต่อจุด

PS = PRIMARY STATION (MASTER PROCESSOR)

SS = SECONDARY STATION (SLAVE PROCESSOR)

CS = COMBINE STATION

DTE = DATA TERMINAL EQUIPMENT

DCE = DATA CIRCUIT-TERMINATING EQUIPMENT

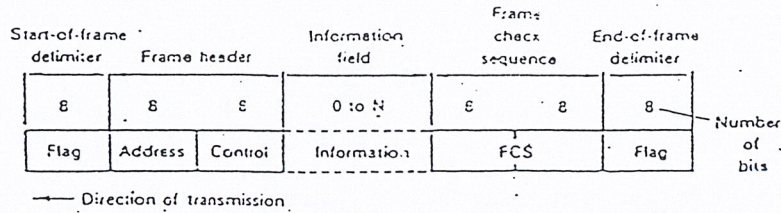
รูปแบบของการส่งผ่านข้อมูลตามข้อกำหนดของโปรโตคอล HDLC

แบ่งออกเป็น 3 ลักษณะคือ

1. นอร์มอลเรสปอนซ์โหมด (NORMAL RESPONSE MODE หรือ NRM) ใช้กับระบบสมมูลสถานีปฐมภูมิต้องการจะติดต่อสถานีทุติยภูมิในกรณีใดก็ได้ แต่สถานีทุติยภูมิจะมีสิทธิ์ติดต่อกับสถานีปฐมภูมิได้ก็ต่อเมื่อสถานีปฐมภูมิอนุญาตเท่านั้น
2. อะซิงโครนัสเรสปอนซ์โหมด (ASYNCHRONOUS RESPONSE MODE หรือ ARM) ใช้กับระบบสมมูลสถานีทุติยภูมิสามารถติดต่อกับสถานีปฐมภูมิได้โดยไม่ต้องให้สถานีปฐมภูมิอนุญาตก่อน
3. อะซิงโครนัสบาลานซ์โหมด (ASYNCHRONOUS BALANCED MODE หรือ ABM) ใช้กับระบบสมมูลแต่ละสถานีสามารถส่งผ่านข้อมูลถึงกันโดยไม่ต้องได้รับอนุญาตจากสถานีที่ต้องการจะติดต่อกับเสียก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5.2 รูปแบบของเฟรม (FRAME FORMAT)



### รูปที่ 2.16 แสดงแบบเฟรมของ HDLC โปรโตคอล

รูปแบบเฟรมของโปรโตคอล HDLC ประกอบด้วย 5 เขต คือ เขตแฟล็ก

(FLAG FIELD), เขตแอดเดรส (ADDRESS FIELD), เขตควบคุม (CONTROL FIELD), เขตข้อมูล (INFORMATION FIELD) และเขตตรวจสอบเฟรม (FRAME CHECK SEQUENCE FIELD : FCS)

#### เขตแฟล็ก

เขตแฟล็กมีขนาด 8 บิต เป็นเขตที่ใช้บอกจุดเริ่มต้นและจุดสิ้นสุดของเฟรม ซึ่งเรียกว่า “แฟล็กเปิด” (OPENING FLAG) และ “แฟล็กปิด” (CLOSING FLAG) มีรหัสคงที่คือ 01111110B (7EH)

#### เขตแอดเดรส

เขตแอดเดรสเป็นเขตที่บอกถึงหมายเลขของสถานีซึ่งขึ้นอยู่กับว่าเป็นระบบสมดุหรือสมดุ แต่ในที่นี้จะกล่าวเพียงระบบสมดุเท่านั้น คือ เมื่อสถานีปฐมภูมิส่งเฟรมไปยังสถานีทุติยภูมิ แอดเดรสนี้จะหมายถึงหมายเลขของสถานีทุติยภูมิ และถ้าเฟรมนี้ถูกส่งจากสถานีทุติยภูมิ แอดเดรสนี้จะหมายถึงหมายเลขของสถานีทุติยภูมินั้น

#### เขตควบคุม

เขตควบคุมเป็นเขตที่ใช้บอกถึงประเภทของเฟรมซึ่งแบ่งออกเป็น 3 ประเภท คือ เฟรมข้อมูล (INFORMATION FRAME) ซึ่งถูกกำหนด โดยบิตที่มีนัยสำคัญน้อยบิตแรกของขอบเขตควบคุมจะต้องมีค่าเป็น “0” เป็นเฟรมที่ใช้ในการรับส่งข้อมูล ประเภทที่สองคือ เฟรมควบคุมและดูแล (SUPERVISOR FRAME) ซึ่งถูกกำหนด โดยบิตที่มีนัยสำคัญน้อยสองบิตแรกจะต้องมีค่าเป็น “10B” เป็นเฟรมที่ใช้ในการสอบถามและแสดงสถานะภาพการรับข้อมูลของแต่ละสถานี และประเภทสุดท้ายคือ

เฟรมอันนับเบอร์ (UNNUMBERED FRAME) ซึ่งถูกกำหนดโดยบิตที่สำคัญน้อยสองบิตแรกจะต้องมีค่าเป็น "11B" เป็นเฟรมที่ใช้ในการส่งผ่านคำสั่ง หรือคำตอบรับในการควบคุมระบบดังแสดงดังรูปที่ 2.17

CONTROL FIELD BITS								
BIT ORDER	1	2	3	4	5	6	7	8
I frame format	0	N(S)			P/F	N(R)		
S frame format	1	0	S	S	P/F	N(R)		
U frame format	1	1	M	M	P/F	M	M	M

(ก)

EXTENDED CONTROL FIELD BITS																	
BIT ORDER	1st Octet								2nd Octet								
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	
I frame format	0	N(S)							P	N(R)							
S frame format	1	0	S	S	0	0	0	0	1	N(R)							
U frame format	1	1	M	M	M	M	M	F	0	0	0	0	0	0	0		

\* The value of this bit is undefined

## LEGEND

- N(S) = Send Sequence Number  
 N(R) = Receive Sequence Number  
 P/F = Poll/Final Bit  
 S = Supervisory Bits  
 M = Modifier Bits

(ข)

## รูปที่ 2.17 แสดงเขตควบคุม

รูป (ก) เขตควบคุมแบบ 8 บิต และ รูป (ข) เขตควบคุมแบบ 16 บิต

หมายเหตุ เขตควบคุมแบบ 8 บิต เป็นลักษณะมาตรฐาน (STANDARD FORMAT) ของ HDLC ส่วนเขตควบคุมแบบ 16 บิต เป็นการขยายการทำงานของ HDLC กับระบบที่มีขนาดใหญ่ขึ้นเรียกว่าเอ็กซ์เท็นเดดฟอแมท (EXTENDED FORMAT)

องค์ประกอบที่อยู่ภายในเขตควบคุมมีดังนี้

ก. เอ็น (เอส) { N(S) หรือ (SEND SEQUENCE NUMBER) } ใช้ในการควบคุมการไหลของข้อมูล โดยใช้เป็นค่าที่บอกว่าเป็นเฟรมที่เท่าไร

ข. เอ็น (อาร์) { N(R) หรือ (RECEIVE SEQUENCE NUMBER) } ใช้ในการควบคุมการไหลของข้อมูล โดยฝ่ายรับให้เป็นค่าที่บอกว่าจะได้รับเฟรมต่อไปเป็นลำดับที่เท่าไร หรือ เป็นค่าที่บอกว่าเป็นเฟรมที่ไม่สามารถรับได้เป็นเฟรมที่เท่าไรสำหรับคำตอบรับ หรือคำปฏิเสธตามลำดับ

ค. พี/เอฟ { P/F หรือ (POLL/FINAL) } การ POLL หมายถึงการที่สถานีใดสถานีหนึ่งส่งคำสั่งไปให้อีกสถานีหนึ่งเพื่อต้องการการตอบกลับ ส่วน การ FINAL หมายถึงการที่สถานีที่ถูกทำการตอบรับต่อการ POLL นั้นๆ จะเห็นได้ การ POLL จะเกิดกับเฟรมที่เป็นคำสั่งเสมอ และจะต้องกำหนดบิต P/F ให้มีค่าเป็น "1" แต่ถ้าเป็น "0" จะไม่เกิดการ POLL สำหรับการ FINAL จะเกิดกับเฟรมที่เป็นคำตอบรับเสมอ และจะต้องกำหนดบิต P/F ให้มีค่าเป็น "1" และถ้าเป็น "0" จะไม่เกิดการ FINAL

ง. เอ็ม { M หรือ (UNNUMBERED CODE) } เป็นรหัสที่กำหนดชุดคำสั่งและคำตอบรับ โครงสร้างแบบ 8 บิต จะทำให้สถานีสามารถรับส่งข้อมูลได้สูงสุด 7 เฟรมติดต่อกัน โดยไม่ต้องรอการตอบกลับจากสถานีตรงข้าม และในกรณีแบบ 16 บิต จะทำให้สถานีสามารถรับส่งข้อมูลได้สูงสุด 127 เฟรมติดต่อกันโดยไม่ต้องรอการตอบกลับจากสถานีตรงข้าม

S FRAMES	BITS	
COMMANDS/RESPONSES	3	4
RR — Receive Ready	0	0
REJ — Reject	0	1
RNR — Receive Non Ready	1	0
SREJ — Selective Reject	1	1

U FRAMES		CONTROL FIELD BITS				
COMMANDS	RESPONSES	3	4	6	7	8
SNRM		0	0	0	0	1
SNRME		1	1	0	1	1
SARM	DM	1	1	0	0	0
SARME		1	1	0	1	0
SABM		1	1	1	0	0
SABME		1	1	1	1	0
DISC	RD	0	0	0	1	0
	UA	0	0	1	1	0
SIM	RIM	1	0	0	0	0
TEST	TEST	0	0	1	1	1
XID	XID	1	1	1	0	1
UI	UI	0	0	0	0	0
	FRMR	1	0	0	0	1

รูปที่ 2.18 แสดงรหัสชุดคำสั่งและคำตอบรับ

### เขตข้อมูล

เขตข้อมูลนี้มีขนาดเป็นจำนวนเท่าของ 8 บิต ใช้สำหรับการบรรจุข้อมูล

### เขตตรวจสอบ

เรียกว่า “เฟรมเช็ควินซ์” (FRAME CHECK SEQUENCE) เป็นส่วนที่อยู่ก่อนแฟล็กจบ ใช้เทคนิคแบบไซคลิกรีดันแดนซีเช็ควินซ์ (CYCLIC REDUNDANCY CHECK : CRC) ซึ่งจะเกิดการคำนวณที่ตัวรับ

### 2.5.3 ลักษณะการส่งเฟรมโต้ตอบของโปรโตคอล HDLC

U-FRAME ( UNNUMBERED FRAME ) ใช้สำหรับลิงค์คอนโทรลได้แก่

1. SABM (SET ASYNCHRONOUS BALANCE MODE) เป็นคำสั่งที่ใช้สำหรับเซตอัฟ หรือ อินนิเชี่ยล เพื่อเปลี่ยนจาก DISCONNECT MODE มาเป็น OPERATION MODE ที่ใช้ในการส่งข้อมูลแบบมาตรฐาน สำหรับระบบ SABM นอกจากนี้ยังทำให้ SENDING และ RECEIVING COUNTER ถูกรีเซตเป็น “0” ด้วย เพื่อเริ่มต้นกันใหม่

2. UA (UNNUMBERED ACKNOWLEDGE) เป็น RESPONSE ที่ตอบรับ SABM เพื่อเข้าสู่ OPERATION MODE ดังกล่าว และ ใช้สำหรับตอบรับคำสั่งต่างๆ

3. DISC (DISCONNECT) เป็นคำสั่งที่ให้เริ่มต้นการทำงานจาก OPERATION MODE มาเป็น DISCONNECT MODE ซึ่งไม่สามารถรับส่งข้อมูลกันได้ คำสั่งนี้จะสมบูรณ์ได้ก็ต่อเมื่อสถานีที่ถูก DISCONNECT ส่งสัญญาณ UA ตอบรับกลับมาก่อน

4. DM (DISCONNECT MODE) เป็น RESPONSE มีหน้าที่ 2 อย่างคือ

4.1 ขอให้สถานีปรุวมุมิส่ง COMMAND มาเพื่อเปลี่ยนเข้าสู่ OPERATION MODE

4.2 เป็น RESPONSE ที่บอกว่าไม่สามารถเข้าสู่ OPERATION MODE ได้

5. FRMR (FRAME REJECT) เป็น RESPONSE อยู่ใน OPERATION MODE เพื่อเป็น REJECT FRAME ที่ผิดปกติในลักษณะ

5.1 CONTROL FIELD ที่ผิดปกติ

5.2 มี INFORMATION FIELD ที่ยาวเกินไป

5.3 FRAME ที่ไม่ควรจะมี INFORMATION FIELD แต่กลับมีเช่น SABM เป็นต้น

5.4 FRAME ที่ FLOW CONTROL (COUNTER) ผิดปกติ

I-FRAME (INFORMATION FRAME ) เป็น FRAME ที่มีข้อมูลที่จะรับส่งบรรจุอยู่ และมี COUNTER ในการตอบรับคือ N(R) และในการส่งคือ N(S) เพื่อใช้ใน FLOW AND ERROR CONTROL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## S-FRAME (SUPERVISORY FRAME) ใช้สำหรับ FLOW AND ERROR

### CONTROL

บิต POLL/FINAL

บิต POLL ใช้ใน COMMAND ที่ต้องการได้รับ RESPONSE ตอบกลับมา

บิต FINAL ใช้ในการตอบสนองที่ตอบรับจาก COMMAND ที่ส่งบิต POLL มาซึ่ง

การใช้บิต POLL/FINAL นี้จะใช้ใน 2 ลักษณะคือ

1. ก่อ SET MODE
2. ก่อ RE-TRANSMISSION

### 2.6 การออกแบบโปรโตคอลบนพื้นฐานของ HDLC โปรโตคอล

จากหลักการของ HDLC โปรโตคอล ในหัวข้อที่ 2.5 พบว่าลักษณะเด่นของ โปรโตคอล HDLC ประกอบด้วย

1. จัดการกับข้อมูลในระดับบิต การทำงานในระดับบิตจะช่วยให้การสื่อสารทางพอร์ทอนุกรมมีประสิทธิภาพมากยิ่งขึ้น เพราะถ้าการแปลความหมายของข้อมูลที่ได้รับเข้ามามีความรวดเร็วมากเท่าใด ความเร็วสูงสุดในการส่งข้อมูลก็จะเพิ่มขึ้นหรือถ้าจำนวนข้อมูลที่จะทำให้อุปกรณ์ตัวรับเข้าใจความหมายมีจำนวนน้อยมากเท่าใด ประสิทธิภาพของการส่งก็จะเพิ่มขึ้นด้วยเช่นกัน

2. มีการแบ่งหน้าที่ของข้อมูลในหนึ่งเฟรมเป็นหลายหน้าที่ เหมาะกับการประยุกต์ใช้กับระบบต่างๆ ไป HDLC โปรโตคอล ได้จัดให้ 1 เฟรมมี 8 ไบต์ ดังที่ได้อธิบายไว้ข้างต้น ยกตัวอย่างเช่น CONTROL FIELD ทำหน้าที่ออกคำสั่งและตอบรับคำสั่งในขณะที่ INFORMATION FIELD ระบุข้อมูลที่อุปกรณ์ตัวรับต้องการ

3. มีการตรวจสอบเฟรมข้อมูลโดยวิธีซีอาร์ซี (CRC) ซึ่งให้ผลการเข้ารหัสที่มีประสิทธิภาพสูง นั่นคือ ข้อมูลแต่ละข้อมูลจะให้รหัสตรวจสอบที่แตกต่างกัน แสดงให้เห็นถึงประสิทธิภาพการตรวจสอบข้อมูล

จากลักษณะทั้ง 3 ประการ เราสามารถนำมาประยุกต์สร้างโปรโตคอลด้วยไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ซึ่งเป็นโปรเซสเซอร์ของระบบที่ได้ทำการออกแบบและเป็นการสนับสนุนการทำงานระดับบิต

### 2.6.1 การออกแบบโปรโตคอลสำหรับระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก

ระบบที่ถูกต้องเพื่อใช้กับระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็กจะเป็นห้องที่ประกอบไปด้วยอุปกรณ์ที่ต้องการควบคุมผ่านโครงข่าย หรือในสำนักงานมีประกอบด้วยเครื่องคอมพิวเตอร์จำนวนมากที่ต้องการจำกัดการทำงานสำหรับผู้ผู้ใช้ที่ถูกระบุไว้เท่านั้นเป็นต้น สิ่งที่สำคัญในการออกแบบโปรโตคอลก็คือ โปรโตคอลที่ใช้จะต้องสั้น และให้ข้อมูลได้หลายลักษณะเพื่อนำไปประยุกต์ได้หลายงานดังแสดงรูปลักษณะของโปรโตคอลที่ออกแบบไว้

START FIELD	ADDRESS FIELD	CONTROL FIELD	INFORMATION FIELD	CHECK FIELD	STOP FIELD
----------------	------------------	------------------	----------------------	----------------	---------------

รูปที่ 2.19 แสดงรูปแบบโปรโตคอล

รูปที่ 2.19 โปรโตคอลได้แบ่งออกเป็น 6 ส่วน ดังต่อไปนี้

1. ไบท์ข้อมูลเริ่มต้น (START FIELD) เป็นไบท์ข้อมูลเริ่มต้น มีขนาด 8 บิต ใช้แสดงสัญญาณเริ่มต้นของการติดต่อข้อมูล
2. ไบท์ข้อมูลแอดเดรส (ADDRESS FIELD) เป็นไบท์ที่แสดงแอดเดรสของอุปกรณ์ที่ต่ออยู่บนโครงข่าย มีหลักการดังต่อไปนี้
  - เมื่อมีการส่งข้อมูลจากเทอร์มินอลไปเซิร์ฟเวอร์ ไบท์ข้อมูลแอดเดรสจะบรรจุแอดเดรสของเทอร์มินอลคืนทาง เพื่อให้เซิร์ฟเวอร์ตรวจสอบได้ว่าเทอร์มินอลตัวใดติดต่อมา
  - เมื่อมีการส่งข้อมูลจากเซิร์ฟเวอร์ไปเทอร์มินอล ไบท์ข้อมูลแอดเดรสจะบรรจุแอดเดรสของเทอร์มินอลปลายทาง เพื่อกระตุ้นเทอร์มินอลตัวที่ต้องการติดต่อให้ทำงานตามคอนโทรลพิวค์ที่จะกล่าวถึงต่อไป

การกำหนดชื่อของเซิร์ฟเวอร์และเทอร์มินอลในโปรแกรมสำหรับเซิร์ฟเวอร์ และโปรแกรมสำหรับเทอร์มินอล ซึ่งเป็นโปรแกรมที่บรรจุในอีพ롬 (EPROM) ของไมโครคอนโทรลเลอร์นั้นมีดังต่อไปนี้

เซิร์ฟเวอร์ : 10000001B  
 ไมโครคอมพิวเตอร์ : 11111111B  
 เทอร์มินอล 1 : 00000000B  
 เทอร์มินอล 2 : 00000001B  
 เทอร์มินอล 3 : 00000010B

เทอร์มินอล 32 : 0001111B

3. คอนโทรลฟิลด์ (CONTROL FIELD) เป็น ไบท์ข้อมูลคำสั่งหรือสัญญาณตอบรับซึ่งใช้  
 ในการจัดการและควบคุมการสื่อสารในระบบ ประกอบด้วยสัญลักษณ์ดังต่อไปนี้

สัญลักษณ์	รหัสข้อมูล	ชื่อเต็ม	หน้าที่
DM	00001111B	DISCONNECT MODE	เทอร์มินอลส่งให้เซิร์ฟเวอร์เพื่อเริ่มต้นการเชื่อมต่อเข้าสู่โครงข่าย
UA	01100011B	UNNUMBERED ACKNOWLEDGE	เทอร์มินอลและเซิร์ฟเวอร์ใช้ตอบรับคำสั่งที่เข้ามาก่อนหน้านี้ออกส่งสัญญาณให้ตัวส่งเข้าสู่ขั้นตอนต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

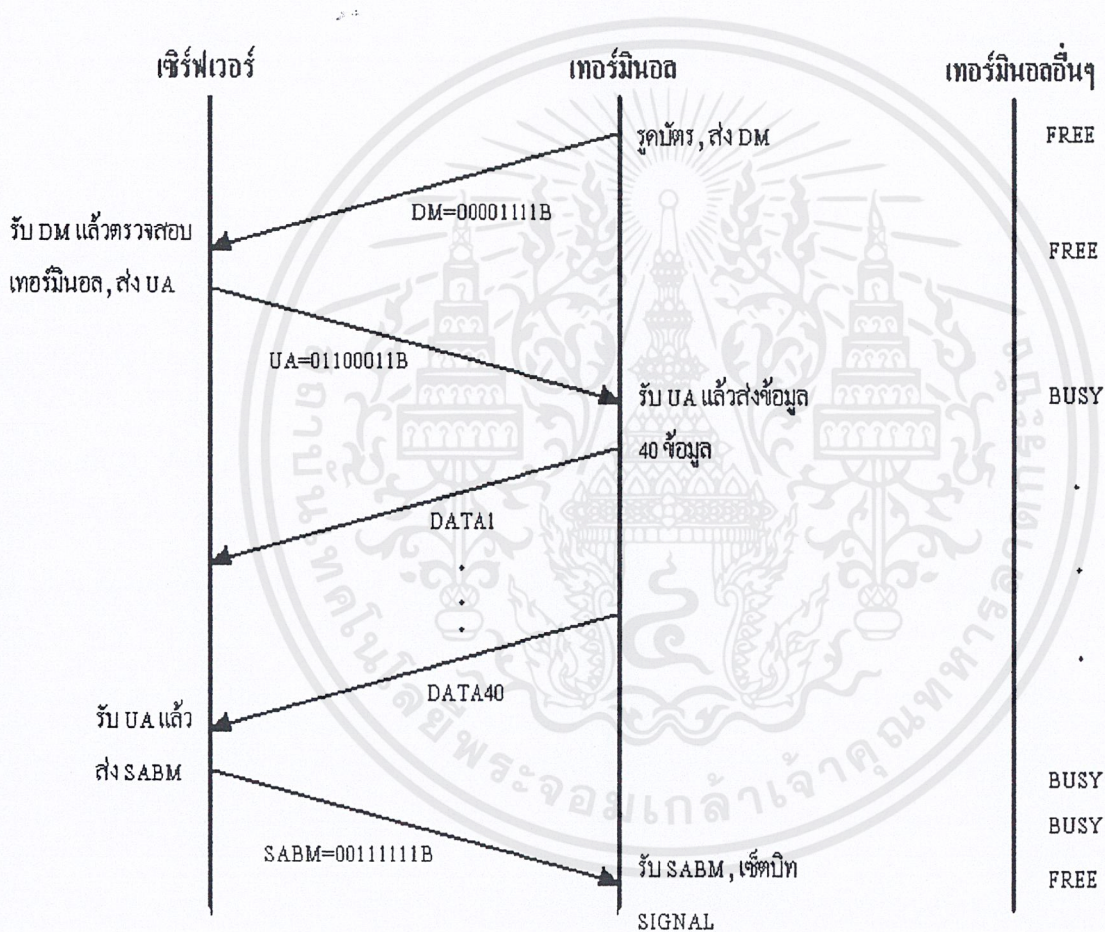
BZ	11100011B	BUSY	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลทุกๆตัว ทราบที่กำลังทำการ รับส่งข้อมูลอยู่ เทอร์มินอลไม่ สามารถส่งข้อมูล ใดๆได้
MTU	01001111B	MULTI-USER	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลเพื่อ บอกเทอร์มินอลว่า มีการรูดการ์ดของ ผู้ใช้มากกว่า 1 คน โดยที่คนแรกไม่ได้ LOG OUT
SIM	10000011B	SIMULTANEOUS USE	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลเพื่อ บอกว่าผู้ใช้คน เดียวกันมีการรูด บัตรมากกว่า 1 เทอร์มินอล
FREE	00011111B	FREE TO COMMUNICATE	เซิร์ฟเวอร์ส่งให้ เทอร์มินอล เพื่อ บอกว่าขณะนี้สาย ว่างแล้วสามารถ รับส่งข้อมูลเทอร์- มินอลอื่นๆได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PCBC	00011011B	PC BROADCAST	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลเพื่อ บอกว่าไมโครคอม- พิวเตอร์ต้องการ กระจายข่าว
SABM	00111111B	SET ASYNCHRONOUS BALANCE MODE	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลเข้าสู่ ระบบสามารถส่ง คำสั่งและตอบรับได้
NRGT	10111111B	UNAUTHORIZED USER	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลเพื่อระบุ ว่าผู้ใช้ที่ระบุบัตรที่ เทอร์มินอลนั้น ไม่มี ชื่ออยู่ในฐานข้อมูล
DISC	01000011B	DISCONNECT SIGNAL	เซิร์ฟเวอร์ส่งให้ เทอร์มินอลเพื่อตั้ง ให้เทอร์มินอลที่ขอ LOG OUT ถูกตัด ออกจากระบบ
D_BYTE	00000000B	DATA BYTE	เทอร์มินอลส่งให้ เซิร์ฟเวอร์เพื่อ ระบุว่าสิ่งที่อยู่ใน INFORMATION FIELD เป็นข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ส่วนของข้อมูล (INFORMATION FIELD) เป็นส่วนที่สำคัญในการสื่อสาร เพื่อเป็นการสื่อให้ผู้ที่ต้องการติดต่อทราบว่าเราต้องการอะไร
5. ส่วนของการตรวจสอบ (CHECK FIELD) เป็นส่วนสำหรับตรวจเช็คความถูกต้องของข้อมูล
6. ไบท์จบ (STOP FIELD) เป็น ไบท์ข้อมูล 8 บิต เป็นสัญญาณสิ้นสุดการส่งข้อมูล



รูปที่ 2.20 แสดงจังหวะการรับส่งแสดงข้อมูลระหว่างเชิฟเวอ์กับเทอร์มินอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.7 โครงสร้างการติดต่อสื่อสารอนุกรมแบบ อาร์เอส 232 (RS232) และ อาร์เอส 485 (RS 485)

มาตรฐานการสื่อสารแบบอาร์เอส 232 และ อาร์เอส 485 เป็นมาตรฐานของ อีไอเอ (EIA: The Electronics Industry Association) ซึ่งมีข้อดีและข้อเสียแตกต่างกันดังตารางที่ 2.3

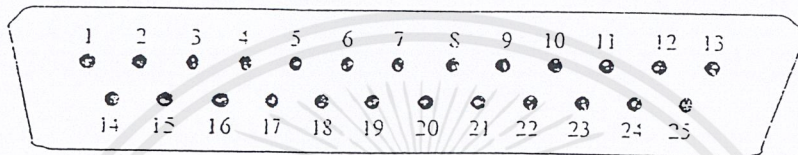
พารามิเตอร์	RS-232-C	RS-423-A	RS-422-A	RS-485
โหมดการทำงาน	Single-ended	Single-ended	Differential	Differential
จำนวนของตัวรับ และตัวส่งที่ยอมรับได้	1 ตัวส่ง 1 ตัวรับ	1 ตัวส่ง 10 ตัวรับ	1 ตัวส่ง 10 ตัวรับ	32 ตัวส่ง 32 ตัวรับ
ความยาวของคู่สาย สัญญาณรับส่งข้อมูล	50 ฟุต	4000 ฟุต	4000 ฟุต	4000 ฟุต
อัตราการส่งข้อมูล สูงสุด (บิตต่อวินาที)	20 k	100 k	10 M	10 M
แรงดันไฟฟ้า โหมดรวมสูงสุด	$\pm 2.5$ V	$\pm 6$ V	6 V - 2.5 V	12 V -7 V
Driver output	$\pm 5$ V ต่ำสุด $\pm 15$ V สูงสุด	$\pm 3.6$ V ต่ำสุด $\pm 6.0$ V สูงสุด	$\pm 2$ V ต่ำสุด	$\pm 1.5$ V ต่ำสุด
Driver load $\Omega$	3 k ถึง 7 K	450 ต่ำสุด	100 ต่ำสุด	60 ต่ำสุด
Driver slew rate	30 V/ $\mu$ s สูงสุด	-	NA	NA
กระแสลิมิต เมื่อเอาต์พุตลัดวงจร	500 mA ลัดวงจรกับ VCC หรือ GND	150 mA ลัดวงจร กับ GND	150 mA ลัดวงจร กับ GND	150 mA ลัดวงจรกับ GND 250 mA ลัดวงจรกับ 8 Vหรือ 12 V
ค่าความต้านทาน เอาต์พุตของตัวส่ง $\Omega$	NA - power on 300 - power off	NA - power on 60 k - power off	NA - power on 60 k - power off	120 k power on, off
ค่าความต้านทานอินพุตของตัวรับ $\Omega$	3 k ถึง 7 k	4 k	4 k	12 k
ความไวของตัวรับ	$\pm 3$ V	$\pm 200$ mV	$\pm 200$ mV	$\pm 200$ mV

ตารางที่ 2.3 แสดงมาตรฐานการสื่อสารแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.7.1 มาตรฐานการสื่อสารข้อมูลอนุกรมอาร์เอส 232

ในการติดต่อสื่อสารแบบนี้อาจใช้ อาร์เอส 232C ซึ่งเป็นมาตรฐานที่นิยมมากในการติดต่อสื่อสารข้อมูลระหว่างคอมพิวเตอร์ โดยมีสายในการติดต่อสื่อสาร 25 เส้น ระหว่างการติดต่อสื่อสาร ดีทีอี (DTE) และ ดีซีอี (DCE) ซึ่งสายแต่ละเส้นมีหน้าที่ติดต่อสื่อสารต่างกันดังรูปที่ 2.21

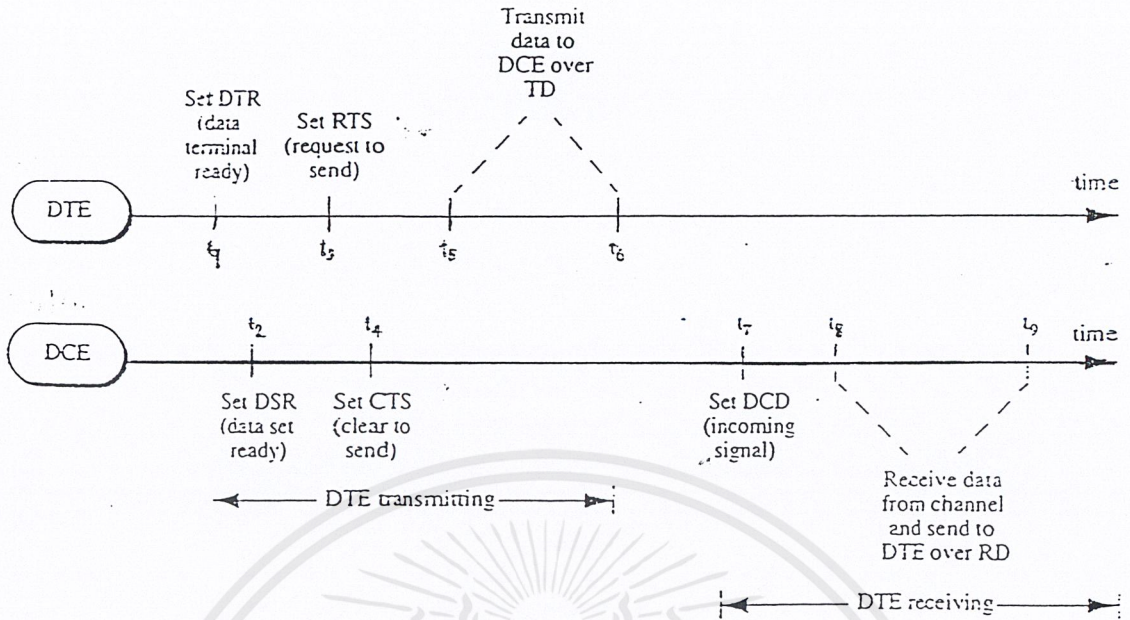


รูปที่ 2.21 แสดง RS232C CONNECTOR แบบ 25 พิน (DB25)

จาก ดีทีอี เช่น เครื่องไมโครคอมพิวเตอร์ (PC) และ ดีซีอี เช่น โมเด็ม (MODEM) ซึ่งอุปกรณ์ทั้งสองจะไม่ส่งข้อมูลถ้าอุปกรณ์อีกเครื่องไม่ต้องการรับข้อมูล เมื่อ ดีซีอี เชื่อมต่อเข้ากับโครงข่าย (NETWORK) ซึ่งมี ดีทีอี เชื่อมต่ออยู่กับ ดีซีอี ต้องรู้ว่าเมื่อไหร่ที่ ดีทีอี พร้อมในการส่งข้อมูลรูป 2.22 ประกอบเมื่อ ดีทีอี ส่งสัญญาณ ดีทีอาร์ (DTR : Data Terminal Ready ที่เวลา t1) ต่อมา ดีซีอี จะตอบสนองต่อสัญญาณโดยเชื่อมตัวเองเข้ากับโครงข่าย ต่อมา ดีซีอี จะส่งสัญญาณ ดีเอสอาร์ (DSR : Data Set Ready) เพื่อตอบกลับไปว่าพร้อมสำหรับรับข้อมูลที่คาบเวลา t2 ตอนนี้อุปกรณ์ทั้งสองพร้อมในการติดต่อสื่อสารกันแล้ว

หาก ดีทีอี ขออนุญาตในการส่งข้อมูลให้แก่ ดีซีอี มันก็จะส่ง สัญญาณ อาร์ทีเอส (RTS : Request To Send) ช่วงนี้ระบบจะมีทิศทางการสื่อสารเป็นแบบ ฮาร์ฟดิวเพล็กซ์ (Half-duplex) ในการตอบรับสัญญาณอาร์ทีเอส นั้น ดีซีอี จะเข้าสู่โหมด ทรานสมิต (Transmit) คือ จะเป็นการบอกว่าจะพร้อมที่จะส่งข้อมูลออกไปสู่โครงข่ายแล้ว และ ส่งสัญญาณ ซีทีเอส (CTS : Clear To Send) และสุดท้ายแล้ว ดีทีอี ก็จะส่งข้อมูลออกไปตามสายสัญญาณ (TD : Transmitted Data)

เมื่อ ดีซีอี ตรวจพบสัญญาณเข้ามาจากโครงข่ายมันจะส่งสัญญาณ ดีซีดี (DCD : incoming signal) ดีซีอี จะส่งสัญญาณเหล่านี้ไปยัง ดีทีอี โดยใช้สายสัญญาณ อาร์ดี (RD : Received Data)



รูปที่ 2.22 แสดงการส่งและการรับสัญญาณระหว่าง ดีทีอี และ ดีซีอี ในมาตรฐานอาร์เอส 232

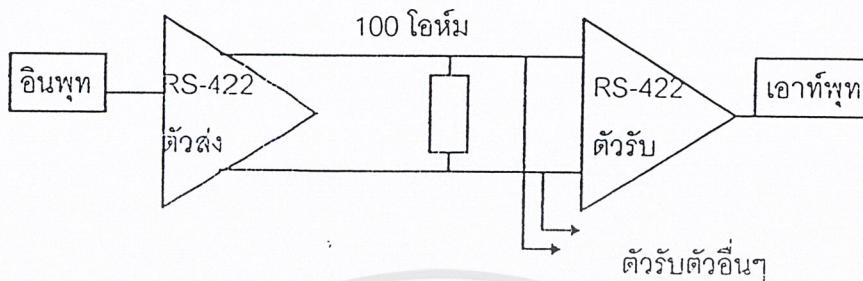
โดยทั่วไปไปตัวเชื่อมต่อ กับ อาร์เอส 232 จะมักใช้ไม่ถึง 25 เส้น ซึ่งอาจใช้เพียง 8-9 เส้นหรือน้อยกว่านั้นซึ่งเพียงพอที่จะนำไปใช้งานแล้ว

มาตรฐาน อาร์เอส 232 สามารถส่งข้อมูลได้ 20,000 บิตต่อวินาที โดยระยะทางสายประมาณ 50 ฟุต

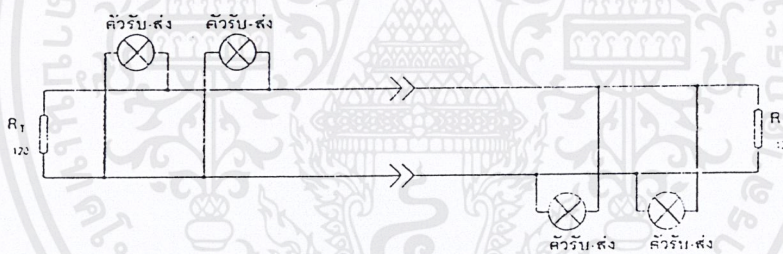
### 2.7.2 มาตรฐานการสื่อสารข้อมูลอนุกรมแบบอาร์เอส 485

อาร์เอส 485 เป็นมาตรฐานการสื่อสารข้อมูลแบบสมดุลพัฒนามาจากมาตรฐาน อาร์เอส 422A (RS422A) เพื่อให้ตัวรับและตัวส่งจำนวนมากๆ สามารถใช้คู่สายในการรับส่งสัญญาณร่วมกันได้ (multipoint multiple drivers and receivers) ซึ่งในกรณีของ อาร์เอส 422A คู่สายสัญญาณสามารถรับส่งได้หนึ่งคู่ จะมีตัวรับได้ไม่เกิน 10 ชุด และมีตัวส่งเพียงหนึ่งชุด แต่ในกรณี อาร์เอส 485 สามารถใช้ตัวรับ 32 ชุด และตัวส่ง 32 ชุด ร่วมกันได้ภายในคู่สายสัญญาณ 1 คู่ โดยทั่วไป อาร์เอส 485 มีคุณลักษณะเฉพาะทางไฟฟ้าของตัวรับและตัวส่งคล้ายตัวรับและตัวส่งของ อาร์เอส 422A และไม่จำกัดรูปแบบของโปรโตคอลที่จะนำไปใช้งานกับระบบที่พัฒนาขึ้น โดยขึ้นอยู่กับผู้พัฒนาระบบเองว่าจะเลือกใช้โปรโตคอลแบบไหนมาใช้งาน นอกจากนี้ตัวรับและตัวส่งมีราคาไม่สูง ทำให้ อาร์เอส 485 ถูกนำมาประยุกต์ใช้งานกันอย่างแพร่หลายสำหรับการเชื่อมต่อดังแสดงใน รูปที่ 2.22 และรูปที่ 2.23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 แสดงการเชื่อมต่อของ อาร์เอส 422A



รูปที่ 2.23 แสดงการเชื่อมต่อของ RS485

จากรูปที่ 2.22 เป็นลักษณะการเชื่อมต่อของ อาร์เอส 422A โดยในหนึ่งคู่สายสัญญาณรับส่ง จะมีตัวส่งเพียงชุดเดียว ส่วนตัวรับมีได้สูงสุดไม่เกิน 10 ชุดพร้อมกับมีตัวต้านทาน 100 โอห์ม ระหว่างคู่สายสัญญาณรับส่ง จากลักษณะดังกล่าวการสื่อสารข้อมูลเป็นแบบทิศทางเดียว ทำให้เกิดปัญหาในการสื่อสารข้อมูลจากตัวรับกลับไปยังตัวส่งเพราะจะต้องเพิ่มคู่สายอีกคู่หนึ่ง ดังนั้นจึงเกิด อาร์เอส 485 ขึ้นมา

### 2.7.2.1 คุณสมบัติเฉพาะของอาร์เอส 485

#### คุณสมบัติของตัวส่ง

- ตัวส่ง 1 ตัว สามารถขับโหลดได้ถึง 32 ชุด (ตัวรับ 1 ตัว ตัวส่ง 1 ตัว) และค่าความต้านทานรวมระหว่างคู่สายมากกว่า 60 โอห์ม
- เอาต์พุตของตัวส่งในสถานะออฟ มีกระแสรั่วไหลไม่เกิน 100 ไมโครแอมป์ในช่วงแรงดันไฟฟ้าโหมคร่วมระหว่าง -7 โวลต์ ถึง 7 โวลต์
- เอาต์พุตของตัวส่ง ให้แรงดันไฟฟ้าเอาต์พุต 1.5 โวลต์ ถึง 5 โวลต์ในช่วงแรงดันไฟฟ้าโหมคร่วมระหว่าง ค่า -7 โวลต์ ถึง 12 โวลต์
- ตัวส่งมีวงจรป้องกันตนเองที่ส่วนเอาต์พุต ในกรณีที่ตัวส่งหลายๆ ตัวส่งข้อมูลออกมาพร้อมๆ กัน

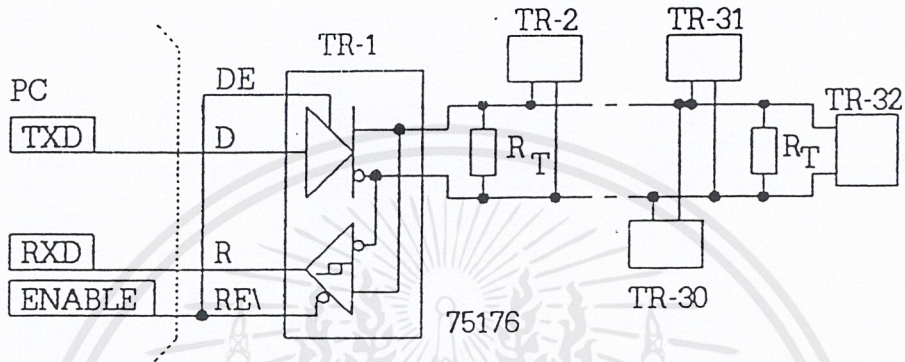
#### คุณสมบัติของตัวรับ

- ค่าความต้านทานที่อินพุตมีค่าสูง โดยมีค่าไม่น้อยกว่า 12 กิโลโอห์ม
- ตัวรับมีค่าแรงดันไฟฟ้าอินพุต โหมคร่วม ระหว่าง -7 โวลต์ ถึง 12 โวลต์
- ตัวรับสามารถตอบสนองต่อสัญญาณที่แตกต่างจากสัญญาณโหมคร่วมได้  $\pm 200$  มิลลิโวลต์

#### ความหมายของยูนิต โหลด (Unit Load)

เป็นจำนวนมากที่สุดของตัวรับและตัวส่ง ที่สามารถใช้งานบนคู่สายสัญญาณรับส่งหนึ่งคู่ โดยจะขึ้นอยู่กับค่ายูนิต โหลดซึ่งอาร์เอส 485 ยอมรับได้ 32 ยูนิต โหลดต่อคู่สายหนึ่งคู่ ค่ายูนิต โหลดนิยามไว้ดังนี้ "เป็น โหลดที่ใช้กระแส 1 มิลลิแอมป์ ที่แรงดันรวม 12 โวลต์ซึ่ง โหลดนี้ ประกอบด้วย ตัวส่ง และตัวรับ แต่ไม่รวมค่าความต้านทานที่เกิดจากตัวต้านทานที่ต่อคร่อมคู่สายสัญญาณรับส่ง"

การประยุกต์ใช้งานคู่ตัวรับส่งอาร์เอส 485 โดยใช้ไอซี SN75176B เป็นดังรูปที่ 2.24



รูปที่ 2.24 แสดงคู่ตัวรับส่ง SN75176B เชื่อมต่อกับเทอร์มินอลอื่นๆ

จากรูปที่ 2.24 แต่ละเทอร์มินอลอาจจะเป็นตัวส่ง หรือ ตัวรับข้อมูลก็ได้ โดยจะมีเทอร์มินอลชุดหนึ่งเชื่อมต่อกับคอมพิวเตอร์ ซึ่งทำหน้าที่ควบคุมการทำงานของระบบตามโปรโตคอลที่นำมาใช้งาน และสามารถพิจารณาจำนวนตัวรับส่งได้จากค่า ยูนิท โหลดซึ่งคู่ตัวรับส่งของ SN75176B นี้ 1 ชุด มีค่ายูนิท โหลด 0.7

การคำนวณจำนวนตัวรับส่งของ อาร์เอส 485 จากยูนิท โหลดโดย

#### ตัวส่ง

- กระแสรั่วไหล เมื่อเอาท์พุทตัวส่งในสภาวะออฟ ที่ 12 โวลต์ มีค่าไม่เกิน 0.1 มิลลิแอมป์
- ตัวส่งมีค่ายูนิท โหลด = 0.1 มิลลิแอมป์/1 มิลลิแอมป์ = 0.1 U.L. (ยูนิท โหลด)

#### ตัวรับ

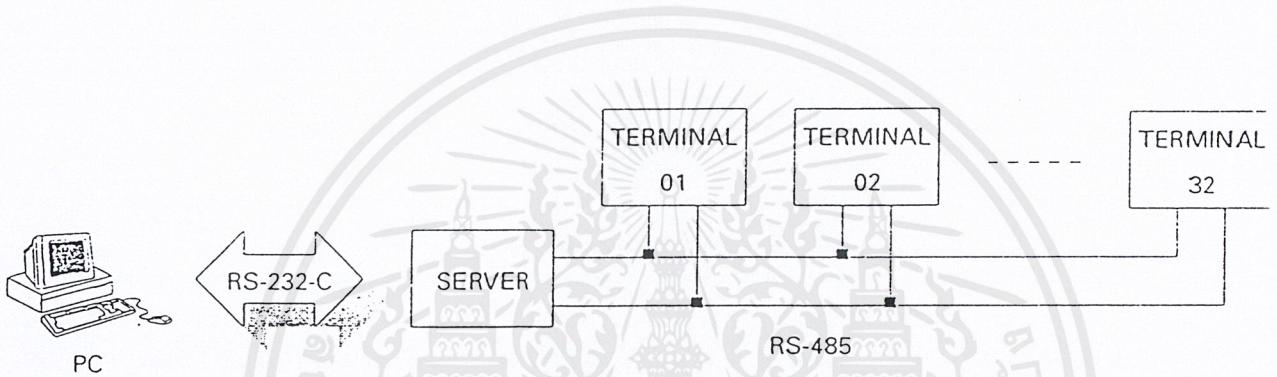
- กระแสอินพุทที่แรงดัน ไฟฟ้าอินพุท 12 โวลต์มีค่าไม่เกิน 0.6 มิลลิแอมป์
- ตัวรับมีค่า (U.L.) = 0.6 มิลลิแอมป์/1 มิลลิแอมป์ = 0.6 U.L.

เมื่อพิจารณาโหลด 1 คู่ (ตัวรับตัวส่ง) มีค่า = (0.1+0.6) มิลลิแอมป์/1.0 มิลลิแอมป์ = 0.7 U.L. สายสัญญาณรับส่งข้อมูลหนึ่งคู่ สามารถรองรับ ตัวรับตัวส่ง =  $32 \text{ U.L.} / 0.7 \text{ U.L.} = 45$  คู่

### บทที่ 3

#### โครงสร้าง และการออกแบบระบบ

โครงสร้างของระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็กที่ได้ออกแบบไว้นี้จะนำไปใช้ในการควบคุมการขอใช้บริการคอมพิวเตอร์ซึ่ง จะประกอบด้วยส่วนประมวลผล 2 หน่วย คือ เซิร์ฟเวอร์ และ เทอร์มินอล ทำงานอิสระต่อกันและสามารถติดต่อสื่อสารข้อมูลระหว่างกันได้โดยผ่านระบบโครงข่ายที่เชื่อมต่อกันตามมาตรฐาน อาร์เอส 485 ดังแสดงดังรูปที่ 3.1



รูปที่ 3.1 แสดงระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก

จากรูปที่ 3.1 เป็นการติดต่อสื่อสารข้อมูลอนุกรมระหว่างตัวเซิร์ฟเวอร์ กับ เทอร์มินอล เป็นการติดต่อสื่อสารผ่านโครงข่าย อาร์เอส 485 ต่อกันสูงสุด 32 ตัว ส่วนตัวเซิร์ฟเวอร์กับคอมพิวเตอร์ติดต่อสื่อสารอนุกรมแบบ อาร์เอส 232 C ซึ่งหน้าที่หลักของเทอร์มินอลและเซิร์ฟเวอร์มีดังนี้

เซิร์ฟเวอร์ มีหน้าที่ควบคุมดูแลการติดต่อสื่อสารรวมทั้งสั่งการทำงานระหว่างตัวเทอร์มินอล กับ เซิร์ฟเวอร์ และ สื่อสารและรับคำสั่งระหว่าง ตัวเซิร์ฟเวอร์ และคอมพิวเตอร์เซิร์ฟเวอร์ ทั้งนี้ในตัวมันจะมี แอลซีดี กับ หลอดแอลอีดี

เทอร์มินอล มีหน้าที่ควบคุมการรูดบัตร การขอใช้บริการเครื่องคอมพิวเตอร์รายละเอียดการสร้างและออกแบบมีดัง

หน่วยจ่ายกำลังไฟฟ้า มีหน้าที่แปลงไฟฟ้ากระแสสลับให้เป็นกระแสตรงให้กับตัวเทอร์มินอลและสั่งปิด/เปิด แหล่งจ่ายให้กับคอมพิวเตอร์ที่ขอใช้

### 3.1 การออกแบบสร้างและพัฒนาส่วนประมวลผลของระบบ

#### 3.1.1 เทอร์มินอลโมดูล (Terminal Module)

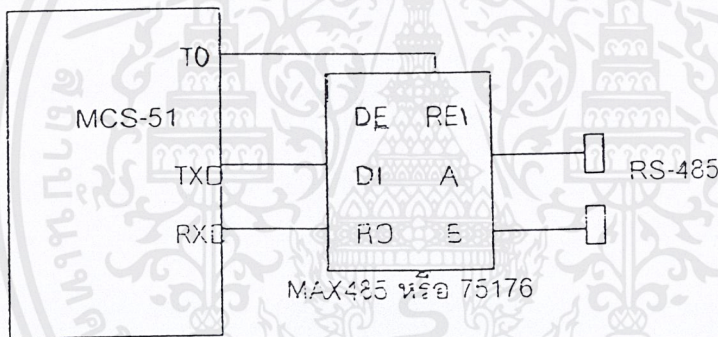
ส่วนของเทอร์มินอลโมดูลนี้จะใช้ติดต่อกับผู้ต้องการใช้คอมพิวเตอร์ และสื่อสารไปยังตัวเซิร์ฟเวอร์ดังนั้นจึงต้องทำให้มีขนาดเล็กเหมาะสมกับการติดตั้งใช้งานได้สะดวกทั้งนี้ก็ได้ประหยัดราคาด้วย

##### 3.1.1.1 หน่วยประมวลผลกลาง (CPU : Central Processing Unit)

ตัวเทอร์มินอลจะใช้ไอซีไมโครคอนโทรลเลอร์ตระกูล เอ็มซีเอส 51 (MCS-51) ได้แก่เบอร์ 89C2051 ซึ่งเป็นไมโครคอนโทรลเลอร์ขนาดเล็ก มีขนาด 20 ขา (Pin)

##### 3.1.1.2 หน่วยรับส่งข้อมูลอนุกรม อาร์เอส 485

จะใช้ไอซี MAX485 หรือ SN75176B ซึ่งเป็นไอซีสำเร็จรูปที่มีความสามารถรับส่งข้อมูลภายในตัวเดียวกัน ได้การต่อใช้ไอซีนี้เป็นดังรูปที่ 3.2



รูปที่ 3.2 แสดงวงจรของส่วนรับส่งข้อมูลอนุกรม อาร์เอส 485

จากรูปที่ 3.2 เราต่อขา TXD และ RXD จากไมโครคอนโทรลเลอร์เข้ากับขา DI และ RO ของไอซี MAX 485 ตามลำดับ โดยเราจะต่อขา T0 เพื่อควบคุมการติดต่อสื่อสารว่า มีการรับหรือมีการส่งข้อมูลอยู่ในขณะนั้นๆ

##### 3.1.1.3 หน่วยอินพุท /เอาต์พุท ของเทอร์มินอล

- 1) อินพุท เป็นส่วนเชื่อมต่อกับชุดรูดบัตร โดยรายละเอียดการต่อมีดังต่อไปนี้
  - สัญญาณข้อมูล (DATA) เชื่อมต่อเข้ากับ พอร์ต P1.0 ของไมโครคอนโทรลเลอร์
  - สัญญาณนาฬิกา (CLOCK) เชื่อมต่อเข้ากับ พอร์ต P1.1 ของไมโครคอนโทรลเลอร์

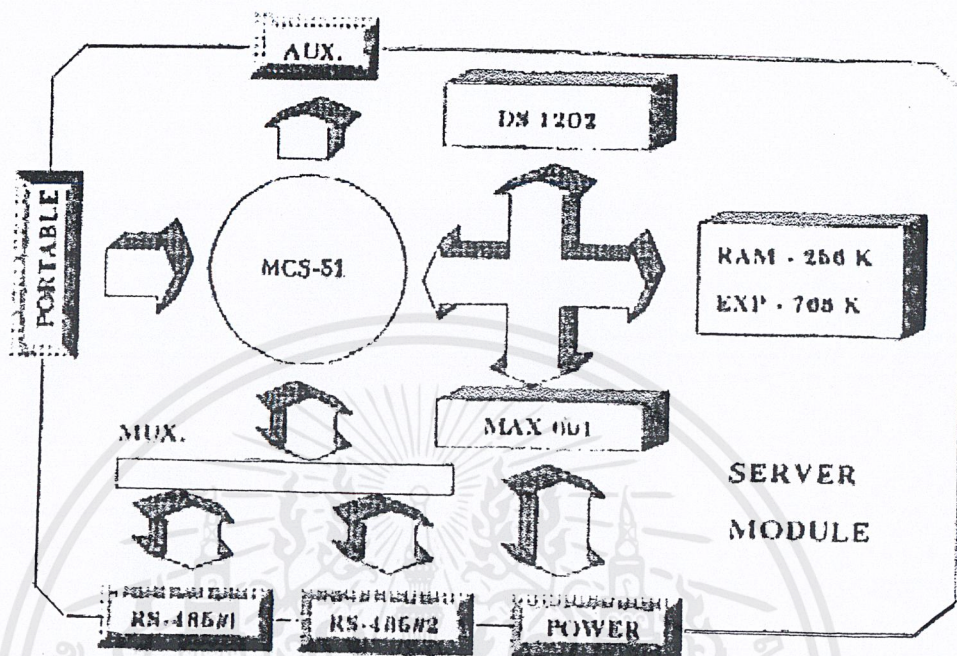
- สัญญาณแสดงการเริ่มต้นของการรูดบัตร (Present หรือ STR) เชื่อมต่อกับพอร์ต P1.2
- 2) เอาท์พุท เป็นส่วนส่งสัญญาณเชื่อมต่อ ไปยังรีเลย์ ซึ่งรีเลย์นี้จะทำหน้าที่ตัด/จ่ายไฟฟ้าให้กับคอมพิวเตอร์ที่ขอใช้งาน โดยมันจะรับคำสั่งมาจากเซิร์ฟเวอร์ อีกที่หนึ่ง

#### 3.1.1.4 ส่วนแสดงผล

- 1) แอลอีดี (LED) แสดงสถานะต่างๆ
  - แอลอีดี ที่พอร์ต P1.7 จะใช้แสดงสถานะว่าพร้อมที่จะติดต่อสื่อสารหรือไม่ (Ready)
  - แอลอีดี ที่พอร์ต P1.6 จะใช้แสดงสถานะว่าอนุญาตให้ใช้คอมพิวเตอร์ได้หรือไม่ (Allow)
  - แอลอีดี ที่พอร์ต P1.5 จะใช้แสดงสถานะในกรณีเหตุฉุกเฉินอื่นๆ
  - แอลอีดี ที่ไฟเลี้ยงจะบอกว่าเครื่องทำงานอยู่หรือไม่
  - แอลอีดี ที่ต่อกับเครื่องรูดบัตรจะบอกถึงว่าเครื่องรูดบัตรใช้งานได้หรือไม่
- 2) บัชเชอร์ เป็นตัวส่งสัญญาณเสียงเพื่อบอกสถานะต่างๆ หรือ เหตุฉุกเฉิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.2 เซิร์ฟเวอร์โมดูล (Server Module) จะแสดงโครงสร้างได้ดังรูปที่ 3.3



รูปที่ 3.3 แสดงไดอะแกรม โครงสร้างของเซิร์ฟเวอร์โมดูล

#### 3.1.2.1 หน่วยประมวลผลกลาง

ตัวเซิร์ฟเวอร์จะใช้ไมโครคอนโทรลเลอร์ตระกูล เอ็มซีเอส 51 ขนาด 40 ขา เบอร์ใดก็ได้เช่น AT89C51, AT89C52, 80C51 และ 80C52 เป็นต้น การจะเลือกใช้เบอร์ใดก็ขึ้นอยู่กับขนาดของหน่วยความจำซึ่งจะทำให้มีราคาต่างกัน

#### 3.1.2.2 หน่วยความจำ (memory)

บนบอร์ดที่ออกแบบไว้นี้สามารถใส่หน่วยความจำได้ 3 ตัว ( U3,U4,U5 )  
แสดงขนาดของหน่วยความจำดังรูป

		PORT I/O (IORQ)	FFFFH
		(Data Memory,LCD)	F000H
	RAM "U5"		EFFFH
	62256		
	(Code/Combine/Data)		8000H
7FFFH	Monitor "U3"	RAM "U4"	7FFFH
	EPROM 27256	62256	
0000H	(Code Memory)	(Data/Combine)	0000H

รูปที่3.4 แสดงการจัดหน่วยความจำของบอร์ดเซิร์ฟเวอร์

“Socket U3” ใช้สำหรับใส่หน่วยความจำถาวร (EPROM) เพื่อเก็บโปรแกรมหลักของระบบ (Monitor Program) โดยใช้หน่วยความจำ 32 กิโลไบต์ ตำแหน่งของหน่วยความจำโปรแกรมอยู่ระหว่าง 0000H-7FFFH

“Socket U4” ใช้สำหรับใส่หน่วยความจำชั่วคราว (RAM) เพื่อใช้ในการเก็บข้อมูลสำหรับประมวลผลซึ่งสามารถใส่หน่วยความจำคือ 62256 เป็นหน่วยความจำในส่วนนี้

“Socket U5” ใช้สำหรับติดตั้งหน่วยความจำขนาด 32 กิโลไบต์เลือกใช้ได้ระหว่างชนิดความจำโปรแกรม (EPROM 27256) หรือ หน่วยความจำข้อมูล (RAM 62256) โดยหน่วยความจำตรงส่วนนี้จะมีตำแหน่งบางส่วนซึ่งถูกใช้ไปในการถอดรหัส (Decode) แอลซีดี (LCD) และ ไอโอพอร์ต (I/O Port)

นอกจากนี้เราสามารถออกแบบให้เพิ่มหน่วยความจำได้เพิ่มไปอีกโดยต่อคอนเนคเตอร์ออกจากพอร์ต P1 ของไมโครคอนโทรลเลอร์เข้ากับไอซีถอดรหัสเพื่อเลือกหน่วยความจำต่อตัวต่อไปได้อีกเป็นต้น

### 3.1.2.3 วงจรฐานเวลาจริง (RTC : Real Time Clock)

วงจรรฐานเวลาจริงจะเลือกชนิดที่เป็นการส่งข้อมูลแบบอนุกรม (Serial I/O) ของดัลลัส (Dallas) เบอร์ DS1302 ซึ่งเป็นไอซีขนาดเล็กที่มีขนาดเล็กที่มีประสิทธิภาพสูงเนื่องจากมีฐานเวลาให้ใช้อย่างครบถ้วนตั้งแต่ วินาที/นาฬิกา/วันที่/เดือน/วันในรอบสัปดาห์ และปี ค.ศ. และมีความหลากหลายในการใช้งานอย่างมาก ตัวอย่างเช่น ค่าเวลาของหลักชั่วโมงซึ่งสามารถกำหนดได้จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมว่าจะใช้แบบ 12 หรือ 24 ชั่วโมงใน 1 วัน และก็ได้ยังสามารถรองรับเดือนที่มี 28 หรือ 29 วัน (ปรีริกสุรทินด้วย) ได้รวมทั้งยังผ่าน Y2K ด้วยนอกจากนี้ไอซีเบอร์นี้ยังมีหน่วยความจำภายใน การตั้งเวลาหรืออื่นๆ ได้อย่างอิสระซึ่งมีการต่อ DS1302 ไมโครคอนโทรลเลอร์ดังต่อไปนี้

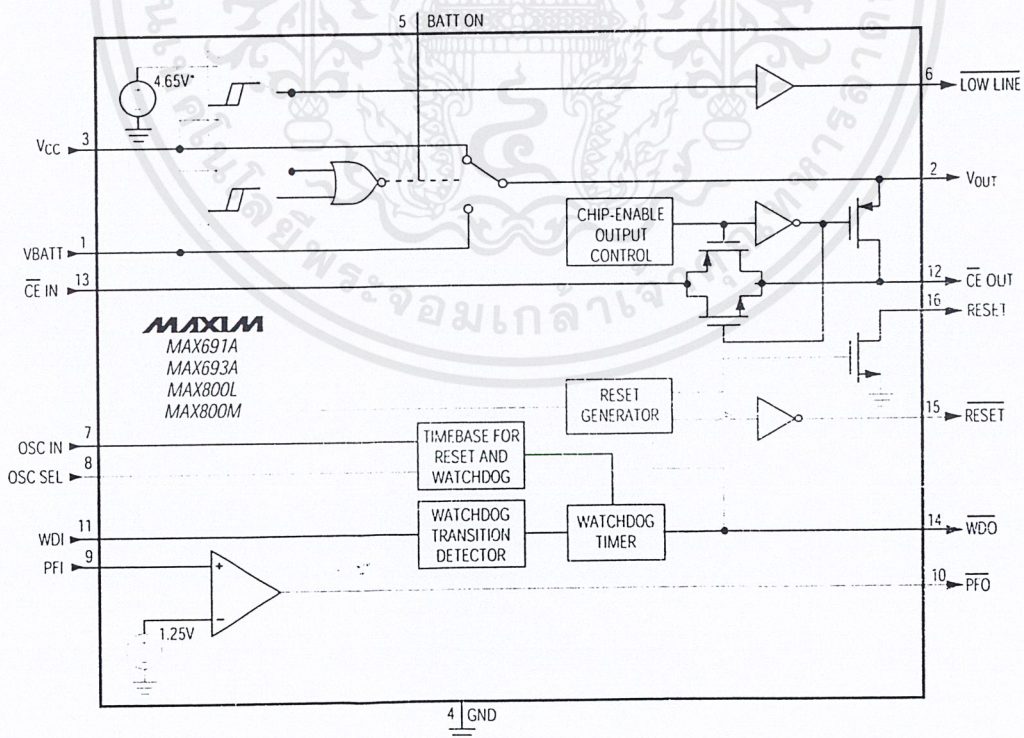
- พอร์ต P1.5 ต่อเข้ากับขา CS#RTC
- พอร์ต P1.6 ต่อเข้ากับขา Data I/O
- พอร์ต P1.7 ต่อเข้ากับขา Clock

การใช้งานต้องมีการเลือกขา CS# ให้เป็น “1” ก่อนจึงจะนำไปใช้งานได้ การโปรแกรมดูได้จาก คู่มือ ไอซีชนิดนี้ในภาคผนวก

### 3.1.2.4 ระบบดูแลและตรวจสอบการทำงานของหน่วยประมวลผลกลาง (WatchDog : WD)

ใช้สำหรับเมื่อเกิดกรณีที่ไมโครคอนโทรลเลอร์ไม่ทำงานตามโปรแกรมจะต้องมีการรีเซตระบบเองอัตโนมัติขึ้นโดยใช้ไอซี MAX691 มาใช้เป็นไอซีในการตรวจสอบและควบคุมจากบนบอร์ดที่ได้ออกแบบไว้เราสามารถเลือกได้ว่าจะใช้วงจรวอร์ชด็อกเข้ามาควบคุมด้วยหรือไม่ด้วยการใช้ไอซี MAX691 มีดังต่อไปนี้ดังรูปที่ 3.5

- ถ้าต้องการวงจรวอร์ชด็อกให้ใช้จัมเปอร์ 13 = WDT
- ถ้าไม่ต้องการวงจรวอร์ชด็อกให้ใช้จัมเปอร์ 13 = ALE



รูปที่ 3.5 แสดงบล็อกไดอะแกรมภายในของ MAX691

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- รีเซตระบบ (Reset)

จากรูปที่ 3.5 เมื่อระดับแรงดันไฟฟ้าของระบบลดลงต่ำกว่า 4.65 โวลต์ขาสัญญาณรีเซตของ ไอซี MAX691 จะมีลอจิกเป็น “1” เป็นเวลา 50 มิลลิวินาที และยังคงจะมีสถานะลอจิก “1” อยู่จนกว่าแรงดันไฟฟ้าของระบบจะเพิ่มขึ้นสูงมากกว่า 4.75 โวลต์ ในการเปรียบเทียบแรงดันไฟฟ้านี้ มีค่าฮิสเทอรีซิส 50 มิลลิโวลต์และเวลาตอบสนองการเปรียบเทียบนี้มีค่าประมาณ 100 ไมโครวินาที โดยมีรูปสัญญาณรีเซตเนื่องจากแรงดันไฟฟ้าของระบบลดลง

- การป้องกันข้อมูลในหน่วยความจำหรือนาฬิกาหยุดเดิน

ในสถานะปกติที่แรงดันไฟฟ้า 5 โวลต์ สัญญาณแรงดันไฟฟ้าที่ขา Vcc และขา Vout ของ MAX691 จะเชื่อมต่อกันภายใน ซึ่งขา Vout จะทำหน้าที่จ่ายไฟเลี้ยงให้หน่วยความจำภายนอก และ ไอซี DS1302 เมื่อแรงดันลดต่ำกว่าแรงดันไฟฟ้าของแบตเตอรี่ 3 โวลต์ ขา Vout จะต่อกับขา Vbat ทันที

- การตรวจสอบความผิดพลาดของไมโครคอนโทรลเลอร์

MAX691 จะทำการตรวจสอบความผิดพลาดการเปลี่ยนแปลงจากขา WDI กับตำแหน่ง #CSWDT ซึ่งออกแบบไว้ E0A0H โดยที่ขา WDI นี้ต้องมีการเปลี่ยนสถานะลอจิกภายในเวลาไทม์เอาต์ ถ้าไม่มีการเปลี่ยนแปลง MAX691 จะสร้างสัญญาณรีเซต 50 มิลลิวินาที เพื่อไปรีเซตไมโครคอนโทรลเลอร์สำหรับค่า ไทม์เอาต์นี้กำหนดได้จากการใช้ตัวเก็บประจุต่อเข้ากับขา OSC IN และ OSC SEL ของ MAX691

ส่วนรับส่งอนุกรมอาร์เอส 232C

จะใช้ติดต่อสื่อสารอนุกรมโดยนำไอซี MAX232 มาใช้เป็นไอซีขับสัญญาณที่ได้ออกแบบไว้มี 2 ช่องในการติดต่อคือช่อง 1 ไว้ใช้สำหรับในกรณีที่ติดต่อแบบ พูลคิวดิวเพิลซ์กับ ไอซี MAX485 แบบ RS422 ซึ่งทำให้สัญญาณไม่เกิดการชนกันในกรณีที่ใช้พูลคิวดิวเพิลซ์ ส่วนช่อง 0 จะใช้ติดต่อสื่อสารกับคอมพิวเตอร์ในกรณีที่ตัวเทอร์มินอลติดต่อสื่อสารแบบอาร์เอส 485 ที่ติดต่อแบบฮาล์ฟคิวดิวเพิลซ์

ส่วนรับส่งอนุกรมอาร์เอส 485

ในส่วนที่ออกแบบไว้เราสามารถใช้ได้ทั้งอาร์เอส 422 หรือ อาร์เอส 485 ในกรณีที่เป็นฮาล์ฟคิวดิวเพิลซ์หรือพูลคิวดิวเพิลซ์ แล้วแต่จะเขียน โปรแกรมเพื่อรองรับในอนาคตแต่ปัจจุบันใช้แบบฮาล์ฟคิวดิวเพิลซ์ การใช้ฮาล์ฟคิวดิวเพิลซ์ต้องติดต่ออาร์เอส 232C กับช่อง 0 เท่านั้นถ้าใช้พูลคิวดิวเพิลซ์จะติดต่อกับคอมพิวเตอร์ไม่ได้เนื่องจากข้อมูลจะชนกันต้องเปลี่ยนมาใช้ช่อง 1 แทน การต่อไอซี

MAX485 ดูได้จากภาคผนวก

### 3.1.2.5 ส่วนอินพุท

เป็นส่วนที่ใช้สำหรับขูครูดั้ตรอยู่ท่คอนเนคเตอร์พอร์ต 1 การด้อยจะเหมือกับส่วนของเทอร์มินอล

### 3.1.2.6 ส่วนแสดงผล

จะใช้แอลซีดีชนิด 4 บรรทัดที่มี ไมโครคอนโทรลเลอร์ของฮิตาชิ การแสดงผลเป็นแบบคอกาเมทริกซ์ (Dot Matrix) มีด้วควมด้ำนทงนปร้บค้ควมมีคสว้งของแอลซีดีจะ ใช้ส้ญญานนในการเชื่อมต้อยทงมค 14 เส้น โดยมีค้แหน่งการเลือกแอลซีดีค้งตารวงที่3.1

### 3.1.2.6 ส่วนแสดงผล (LCD : Liquid Crystal Display)

จะใช้แอลซีดีเป็นส่วนแสดงผลเป็นแอลซีดีชนิดคอกาเมทริกซ์ (Dot matrix) มีด้วควมด้ำนทงนปร้บค้ควมมีคสว้งของแอลซีดีจะ ใช้ส้ญญานนในการเชื่อมต้อยทงมค 14 เส้น โดยมีค้แหน่งการเลือกแอลซีดีค้งตารวงที่ 3.1

ชนิดของ LCD	หน้าที่การทำงานของ LCD	หมายเลขพอร์ต
Dot matrix LCD	เขียนคำสั่งให้กับ Dot Matrix LCD	E0C0H
	อ่าน Address และ Busy Flag	E0C1H
	เขียนข้อมูลให้ CG&DD RAM	E0C2H
	อ่านข้อมูลจาก CG&DD RAM ที่ Cursor ี้อยู่	E0C3H
Graphic LCD	เขียนคำสั่งให้กับ Graphic LCD ใน Page 1	E0C4H
	อ่าน Busy Flag ของ Page 1	E0C5H
	เขียนข้อมูลให้ค้แหน่ง X,Y ัจจุบัน ใน Page 1	E0C6H
	อ่านข้อมูลให้ค้แหน่ง X,Y ัจจุบัน ใน Page 1	E0C7H
	เขียนคำสั่งให้กับ Graphic LCD ใน Page 2	E0C8H
	อ่าน Busy Flag ของ Page 2	E0C9H
	เขียนข้อมูลให้ค้แหน่ง X,Y ัจจุบัน ใน Page 2	E0CAH
	อ่านข้อมูลให้ค้แหน่ง X,Y ัจจุบัน ใน Page 2	E0CBH

หมายเหตุ CG : Character Generator

DD : Display Data

ตารางที่3.1 แสดงค้แหน่งและหน้าที่การทำงานของ LCD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## 4) แสดงการเกิดของข้อมูลตัวต่อ ไป (Cursor or Display Shift)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	1	S/C	R/L	*	*

S/C = 0 กำหนดให้เลื่อน เคอร์เซอร์ ตามทิศทาง R/L ไป 1 ตำแหน่ง

S/C = 1 กำหนดให้เลื่อนข้อความบนแผงแสดงตามทิศทาง R/L ไปหนึ่งคอลัมน์ (Column) โดยเป็นการเลื่อนทุกบรรทัด

R/L = 0 กำหนดให้มีทิศทางไปทางซ้าย

R/L = 1 กำหนดให้มีทิศทางไปทางขวา \* : ไม่มีความหมายใส่อะไรก็ได้

## 5) ฟังก์ชันเซต

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	1	DL	N	F	*	*

DL : เป็นการเซตให้ติดต่อบท 4 บิต DL = 0 หรือ 8 บิต เมื่อ DL = 1

N : เป็นการเซตบรรทัดการแสดงผล N = 1 แสดง 2 บรรทัด N = 0 แสดง 1 บรรทัด

F : เป็นการเซตขนาดของจอให้แสดงผลแบบ 5X7 F=0 หรือ 5X10 เมื่อ F=1

## 6) เซตตำแหน่งซีจีแรม

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	1	CGRAM ADDRESS					

สำหรับการกำหนดแอดเดรสของ CGRAM เมื่อได้ทำการกำหนดไว้แล้วการอ่านและเขียนค่าที่จากนี้ จะเป็นไปตามแอดเดรสที่กำหนดทันที

## 7) เซตตำแหน่ง ดีดีแรม

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	DDRAM ADDRESS						

เป็นคำสั่งเซตตำแหน่งในดีดีแรม ในการเขียนหรืออ่านในแต่ละครั้งเป็นส่วนที่ใช้แสดงผลหน้าจอแอลซีดีจำนวนตำแหน่งจะขึ้นอยู่กับจอแอลซีดีด้วย

การจัดตำแหน่งของ คีชีแรม หน้าจอแอลซีดีแบบ 16 ตัวอักษร 1 บรรทัดและ 2 บรรทัด

- 16 ตัวอักษร 1 บรรทัด(DMC161)

80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

- 16 ตัวอักษร 2 บรรทัด (DMC162)

80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF

- 16 ตัวอักษร 4 บรรทัด (DMC164)

80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF
90	91	92	93	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F
D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF

8) การอ่านแฟล็กบิตซี (Busy Flag) และการอ่านตำแหน่ง

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	B/F	ADDRESS							

สำหรับการอ่านค่าบิต BF (Busy Flag) ซึ่งบอกถึงความพร้อมของแอลซีดีโมดูล ในการรับข้อมูล ถ้า BF = 0 หมายความว่าพร้อมที่จะรับข้อมูลต่อไปได้ แต่ถ้า BF = 1 หมายความว่ายังไม่พร้อม นอกจากนี้ยังเป็นการอ่านค่าแอดเดรส ของซีชีแรมและ คีชีแรมด้วย

## 9) การให้เคอร์เซอร์อยู่ประจำตำแหน่ง (Cursor at home)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	0	0	0	0	1	*

สำหรับกำหนดค่าตำแหน่งคีย์แรม ให้เป็น 0 พร้อมทั้งเคอร์เซอร์ จะไปอยู่ที่ตำแหน่งซ้ายบนสุดของจอภาพ โดยที่ข้อมูลในคีย์แรมไม่มีการเปลี่ยนแปลง

## 10) การอ่านและเขียนข้อมูลกับคีย์แรม/ซีจีแรม

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	R/W	DATA							

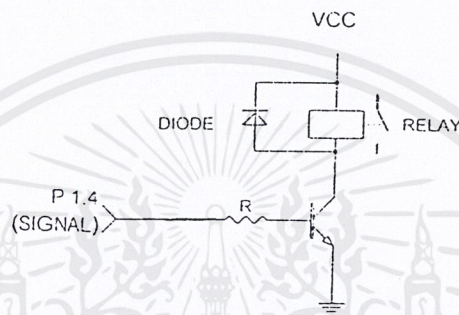
การเขียนข้อมูล ( $R/W = 1$ ) เข้าไปในซีจีแรมหรือคีย์แรม โดยเมื่อเขียนเสร็จแล้ว แอดเดรสจะเพิ่มขึ้นหรือลดลงโดยอัตโนมัติตามค่าบิต I/D ค่าตั้งที่เซตในโหมด ข้อกำหนดที่จะรู้ว่าเป็นการเขียนข้อมูลจะเป็น คีย์แรมหรือ ซีจีแรม ก็ขึ้นอยู่กับว่าก่อนหน้ามีการกำหนดไปยังแอดเดรสใด

ส่วนการอ่านค่าข้อมูล ( $R/W = 1$ ) จากซีจีแรม หรือ คีย์แรม โดยก่อนอ่านค่านี้ควรจะใช้คำสั่ง เซ็ตตำแหน่งก่อนเพื่อให้รู้ว่าที่มาที่อ่านนั้นเป็น คีย์ หรือ ซีจีแรม

จากตารางสรุปคำสั่งการใช้งานแอลซีดีจะพบว่าการใช้งานนั้นง่ายโดยสรุปก็คือเซตขนาดของตัวอักษร , เคอร์เซอร์ หลังจากนั้นเราก็สามารถเขียนตัวอักษรเข้าไปในคีย์แรม เราสามารถเลือกให้ปรากฏตรงไหนของจอแอลซีดีได้โดยเซตแอดเดรส คีย์แรม โดยหน้าปัดแอลซีดีจะติดกับเซิร์ฟเวอร์เพื่อแสดงเวลาและแจ้งเหตุต่างๆ ได้

### 3.1.3 วงจรไฟเลี้ยง (Power Supply Unit)

วงจรไฟเลี้ยงมีต้องจ่ายไฟเลี้ยง 2 ค่าที่แปลงมาจากไฟฟ้ากระแสสลับ 220 VAC คือ 12 โวลต์ สำหรับจ่ายให้กับรีเลย์ทำหน้าที่ปิด/เปิด กระแสไฟฟ้าให้กับคอมพิวเตอร์ที่ขอใช้งาน อีกทีหนึ่งกับดังแสดงในรูปที่ 3.3 และขนาด 5 โวลต์สำหรับจ่ายไฟเลี้ยงในตัวเทอร์มินอล



รูปที่ 3.6 แสดงการเชื่อมต่อวงจรรีเลย์ในหน่วยจ่ายกำลังไฟฟ้า

## 3.2 การพัฒนาโปรแกรมจัดการและควบคุมระบบ

เนื่องจากระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็กประกอบด้วยสองส่วนทำงานอิสระ ต่อกันการพัฒนาโปรแกรมรับส่งข้อมูลอนุกรมจะกระทำผ่านระหว่างเซิร์ฟเวอร์กับเทอร์มินอล และระหว่างเซิร์ฟเวอร์กับ คอมพิวเตอร์ โดยโครงงานนี้จะรับผิดชอบเฉพาะส่วนที่ติดต่อกับคอมพิวเตอร์ อยู่ในอีกโครงงานหนึ่งซึ่งเป็นส่วนต่อของโครงงานนี้ซึ่งรายละเอียดดังต่อไปนี้

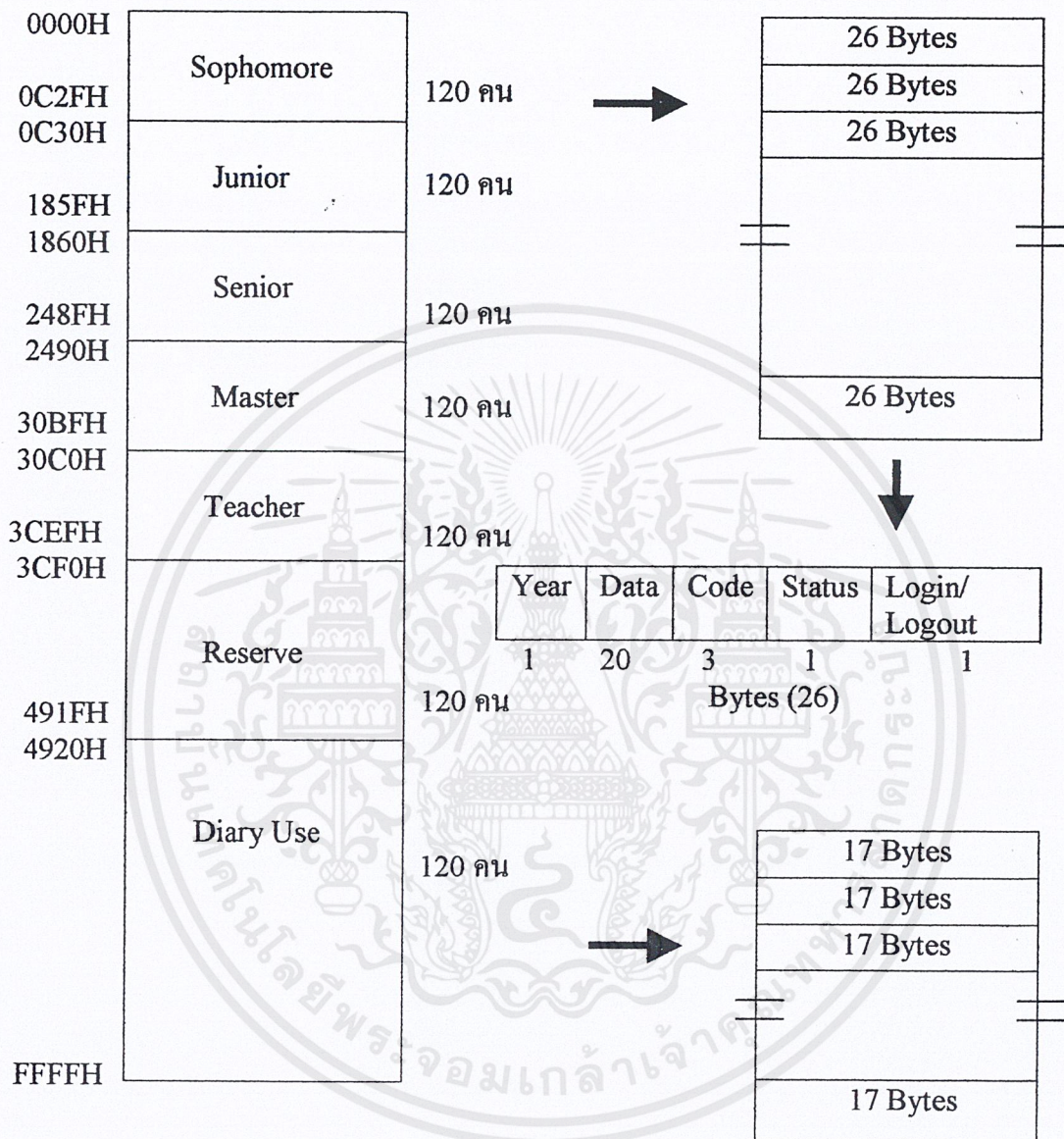
### 3.2.1 โปรแกรมจัดการและควบคุมระบบส่วนเทอร์มินอล โมดูล

อธิบายตามไฟล์ชาร์ตดังรูปที่ 3.8

### 3.2.2 โปรแกรมจัดการและควบคุมระบบส่วนเซิร์ฟเวอร์ โมดูล

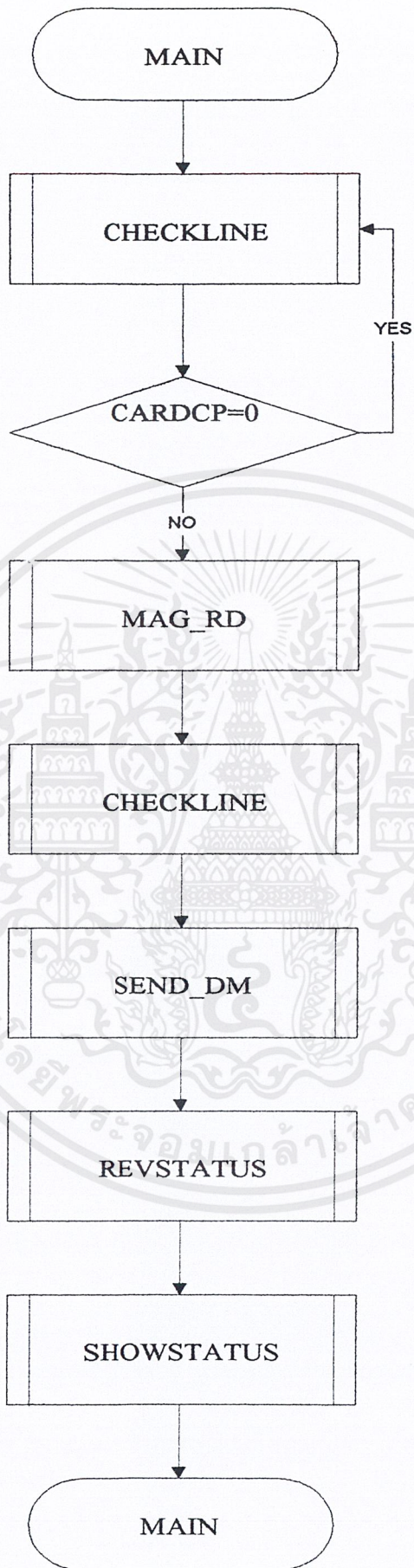
อธิบายตามไฟล์ชาร์ตดังรูปที่ 3.11

ตารางจัดการของหน่วยความจำภายนอก 32 กิโลไบต์ที่ตัวเวิร์ฟเวอร์

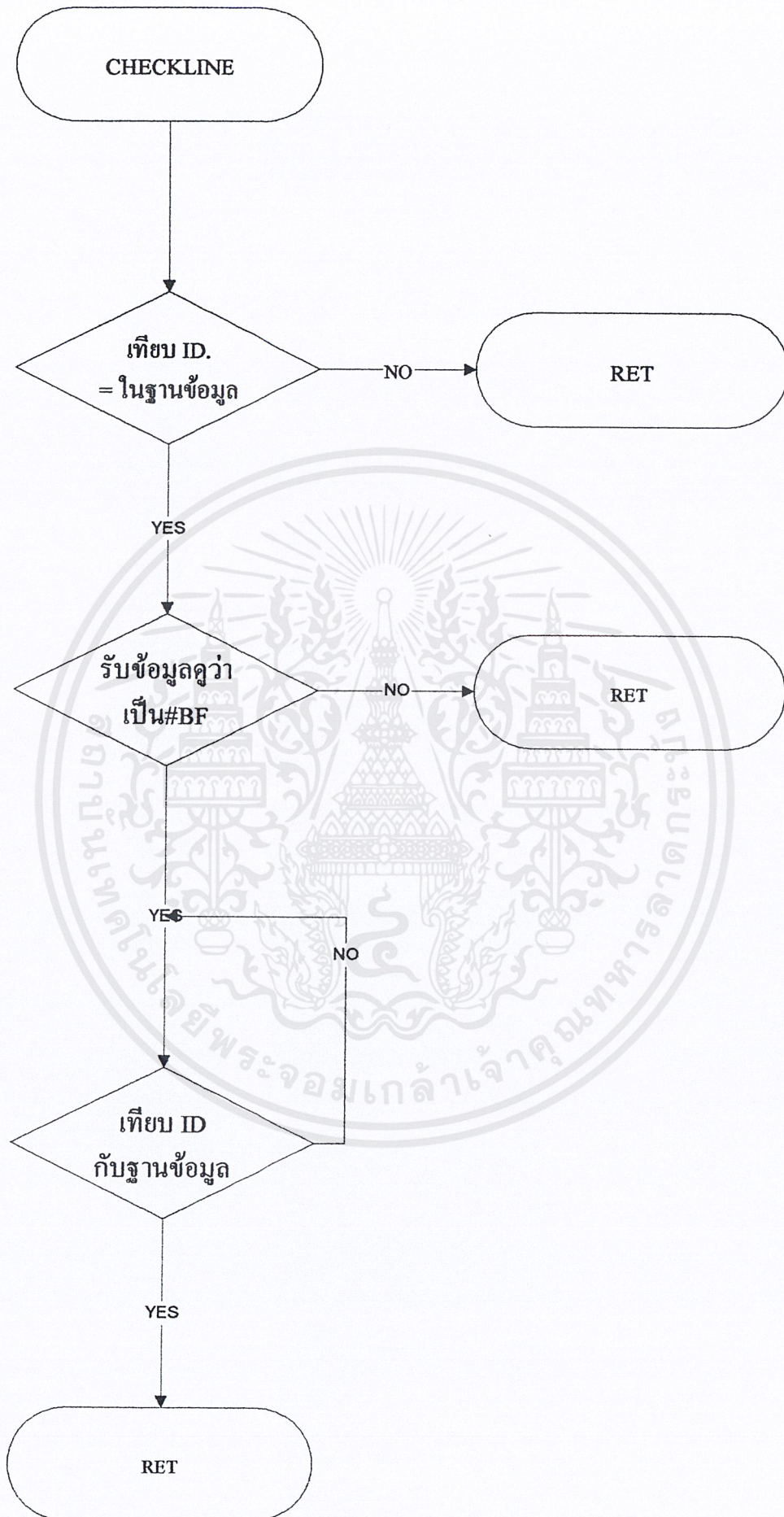


รูปที่ 3.7 แสดงการจัดตำแหน่งของหน่วยความจำภายนอก

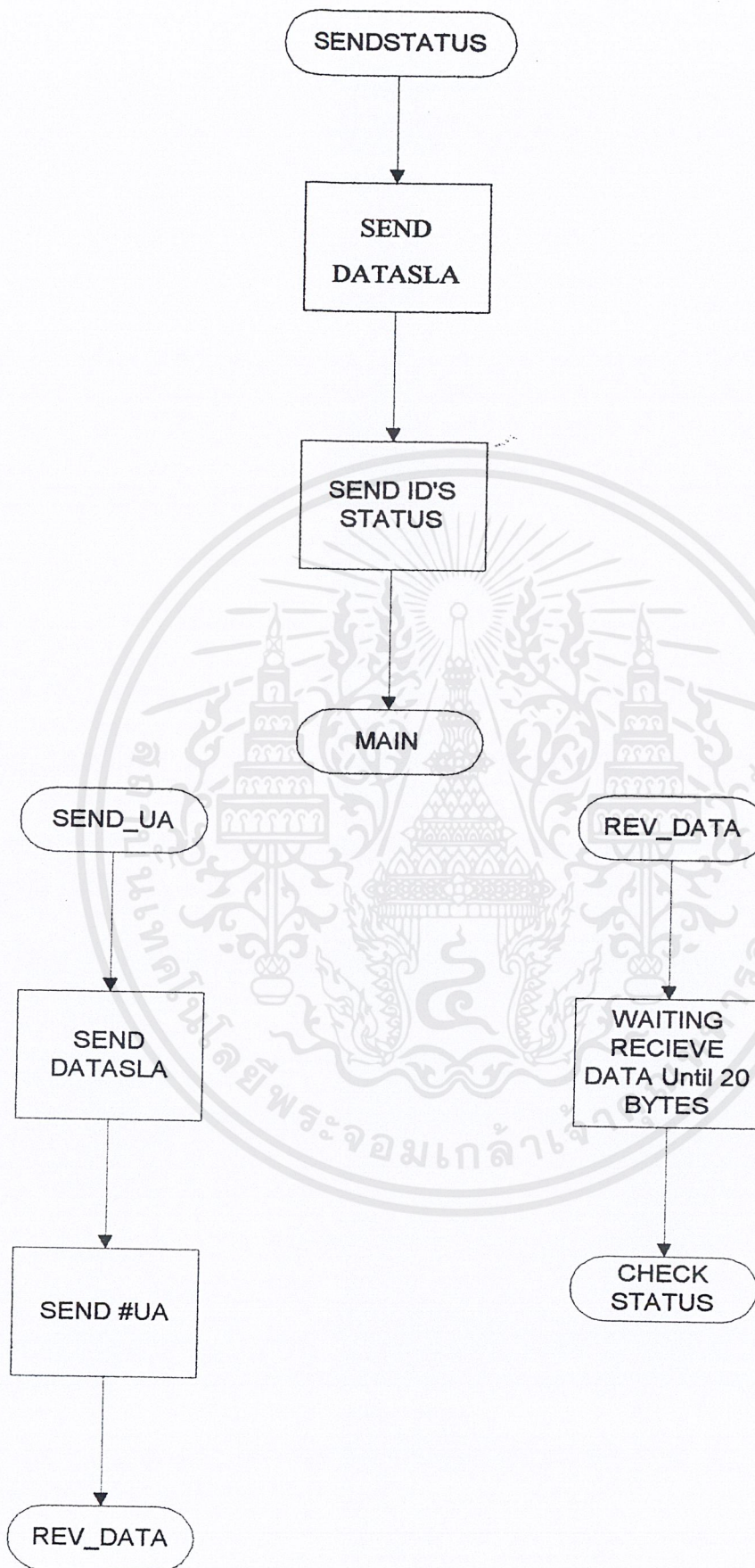
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นรูปที่ 3.8 แสดงโฟลว์ชาร์ตของโปรแกรมหลักของเทอร์มินอลโมดูล  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

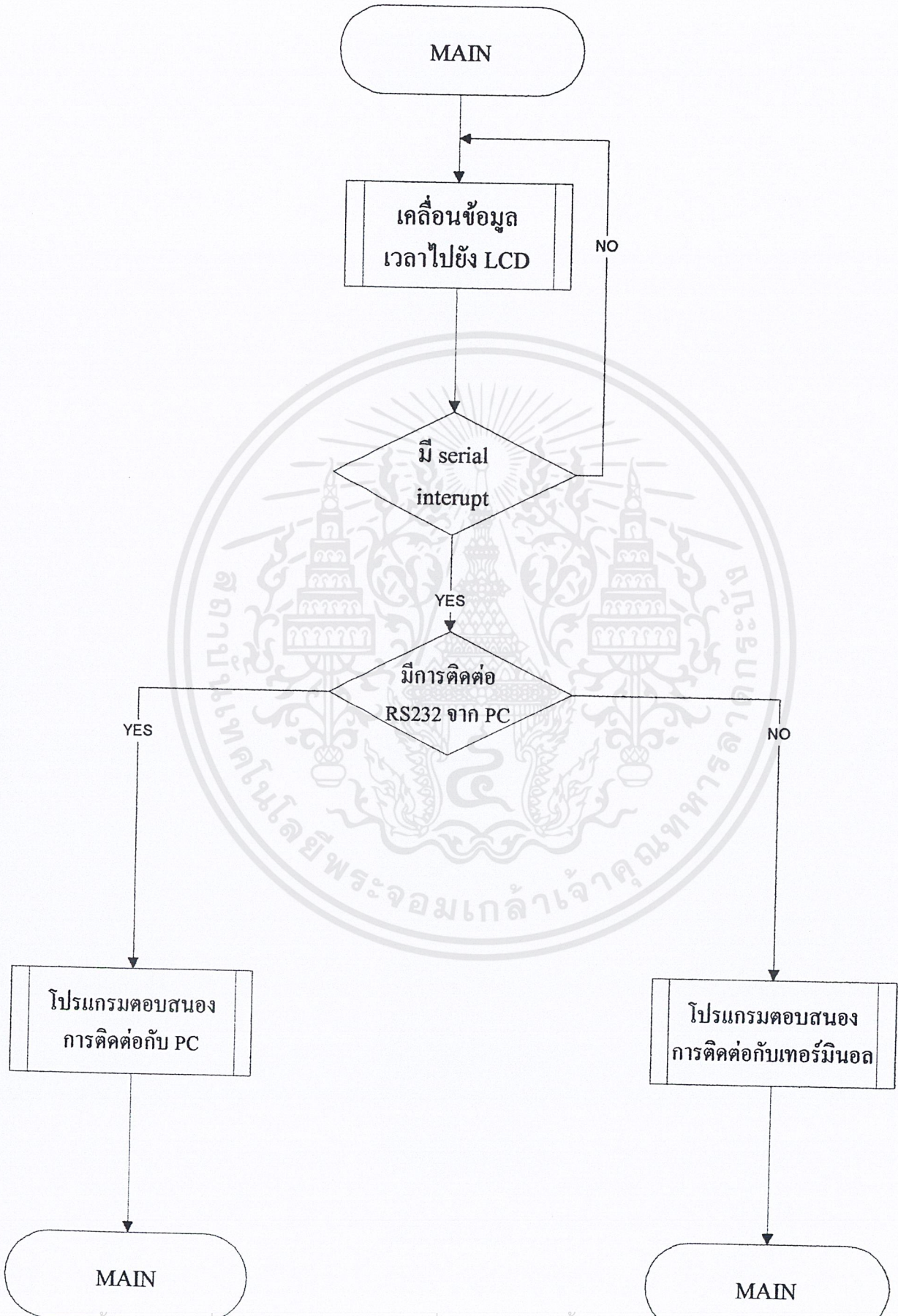


เอกสารรูปที่ 3.9 แสดงการตรวจสอบเช็คสายข้อมูลการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

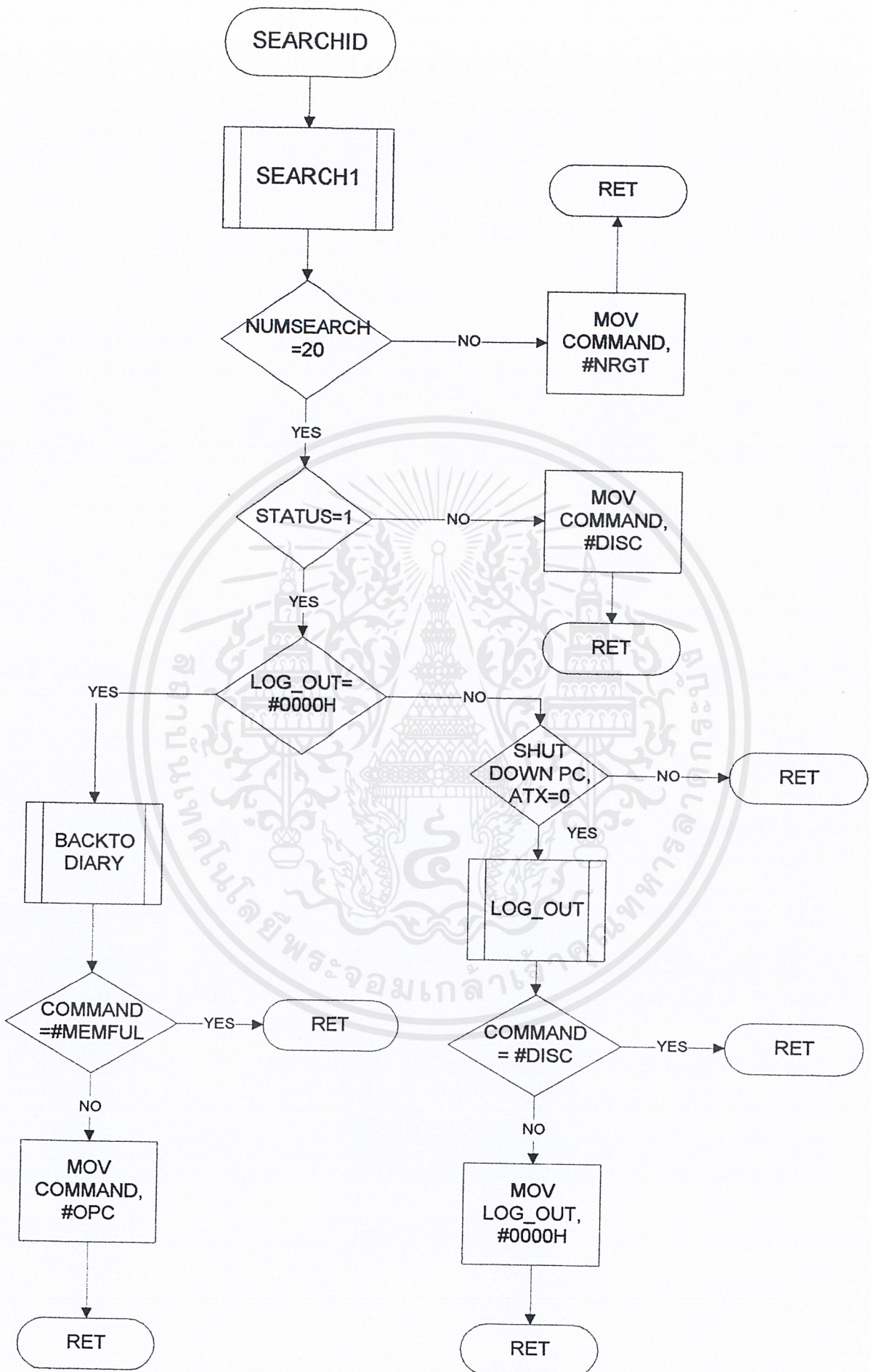


รูปที่ 3.10 แสดงโปรแกรมย่อย SENDSTATUS,

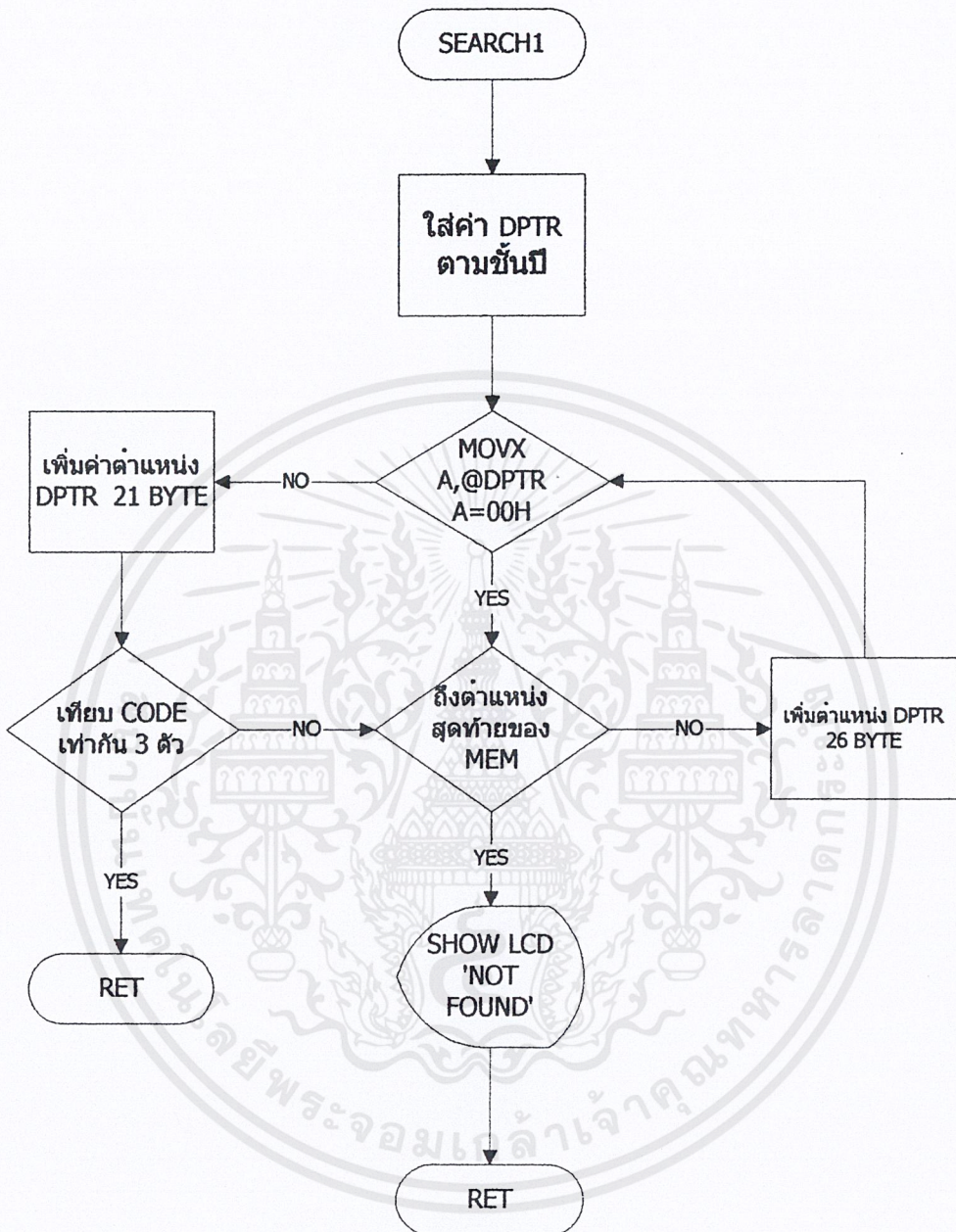
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 REV\_DATA และ SEND\_UA  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



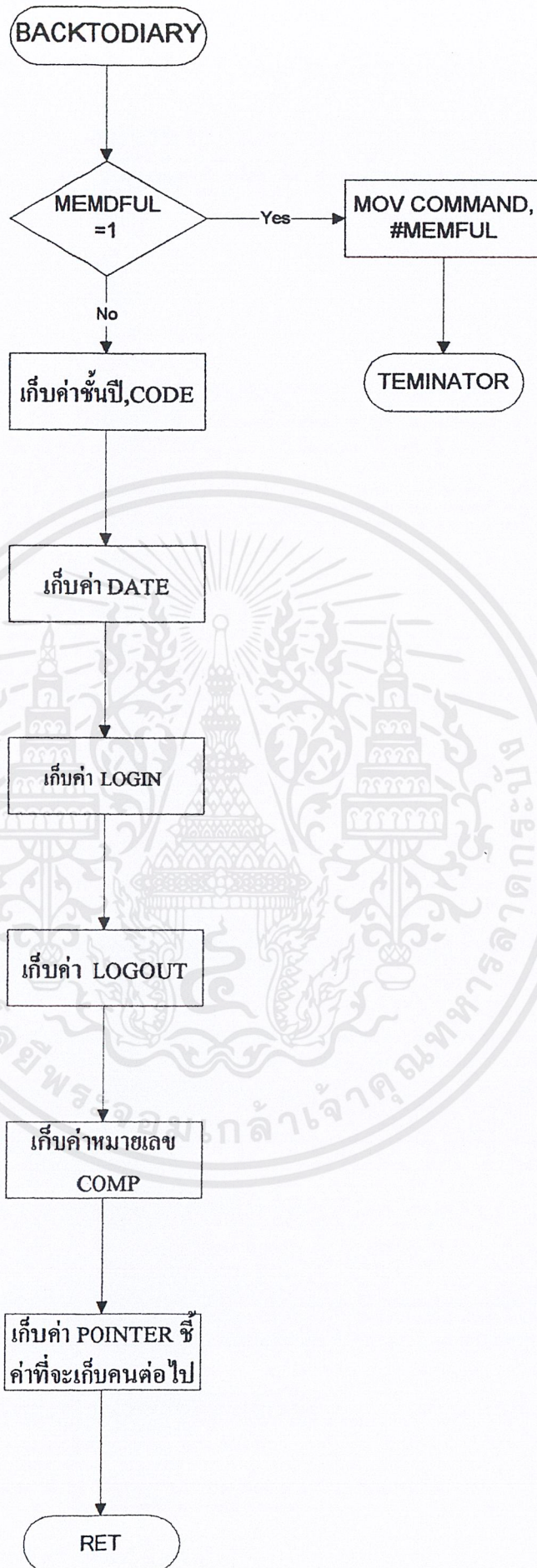
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น รูปที่ 3.11 แสดงโปรแกรมหลักของเซิร์ฟเวอร์โมดูล



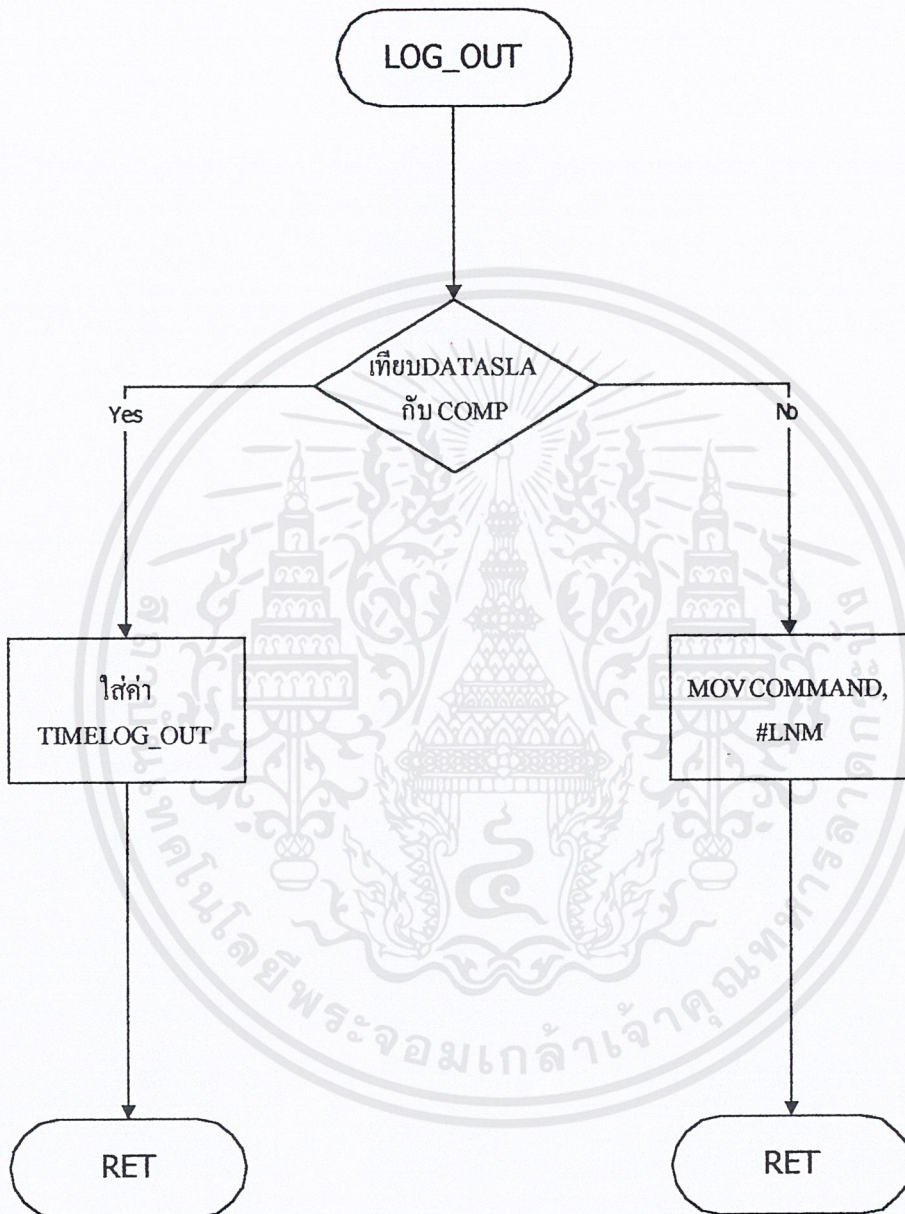
เอกสารนี้เป็นเอกสารที่รูปที่ 3.12 แสดงโปรแกรมย่อย SERCHID อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แสดงโปรแกรมย่อย SEARCH1

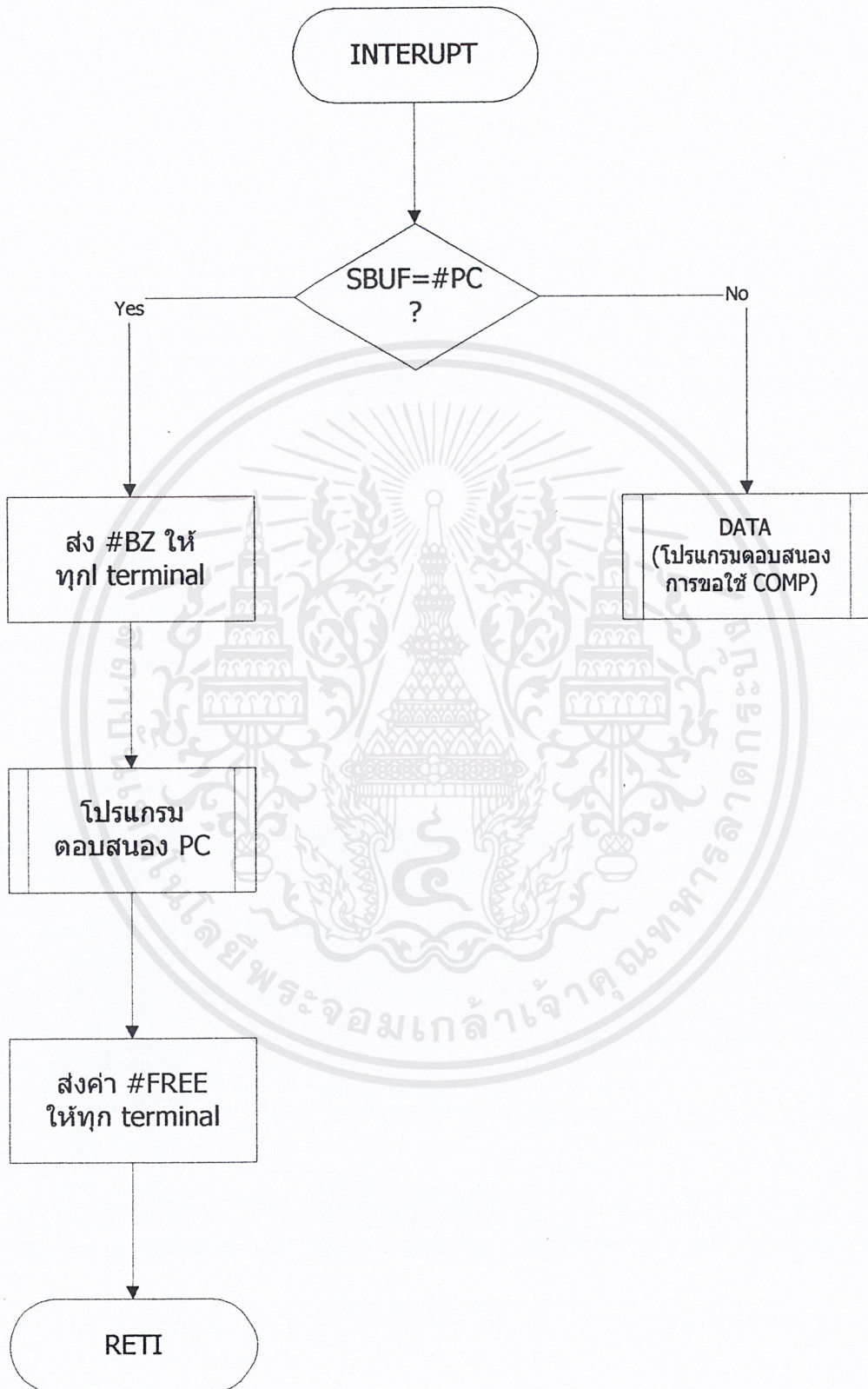


เอกสารนี้เป็นรูปที่ 3.14 แสดงโปรแกรมย่อย BACKTODIARY วัตถุประสงค์ให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



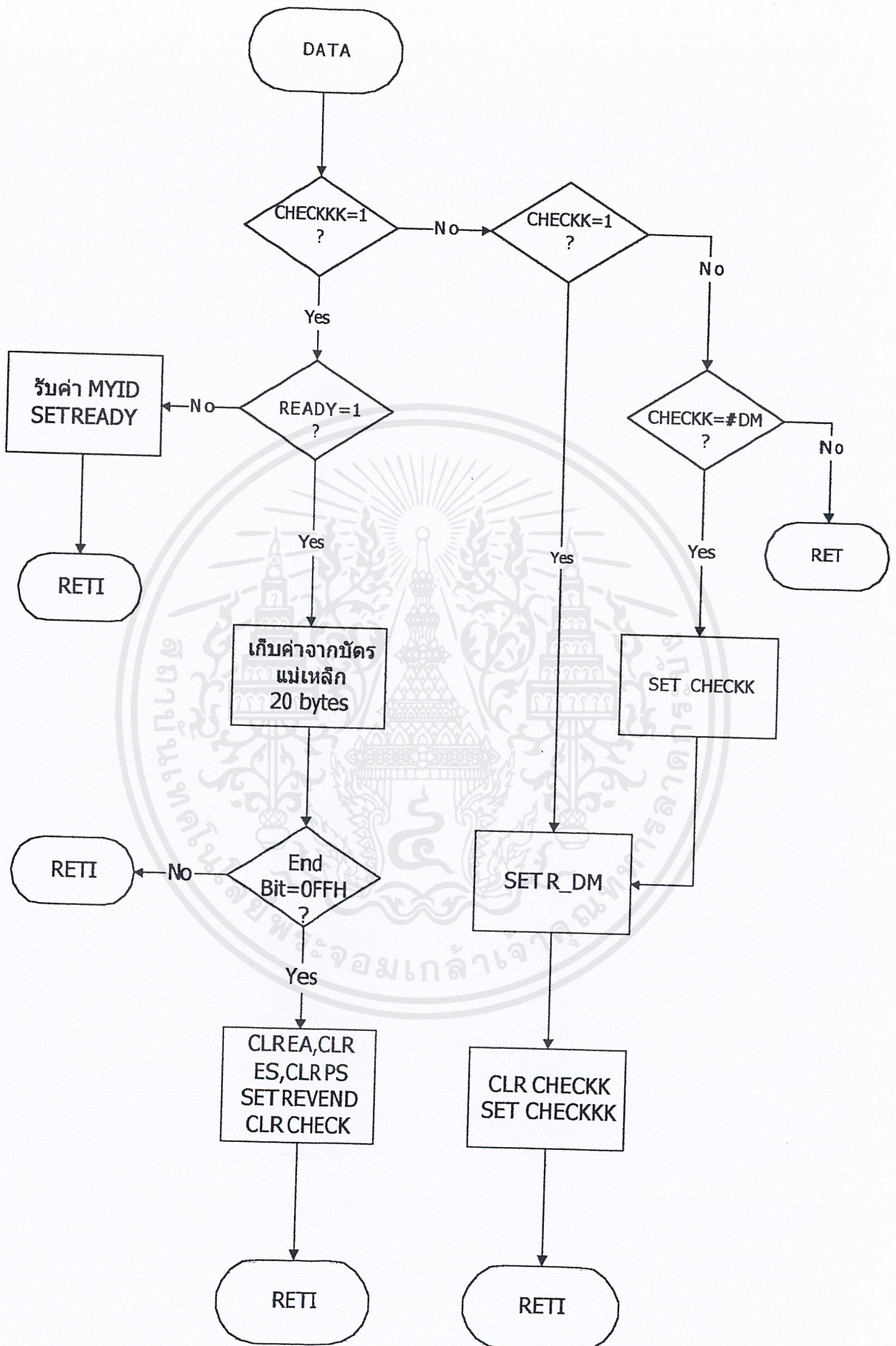
รูปที่ 3.15 แสดงโปรแกรมย่อย LOGOUT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

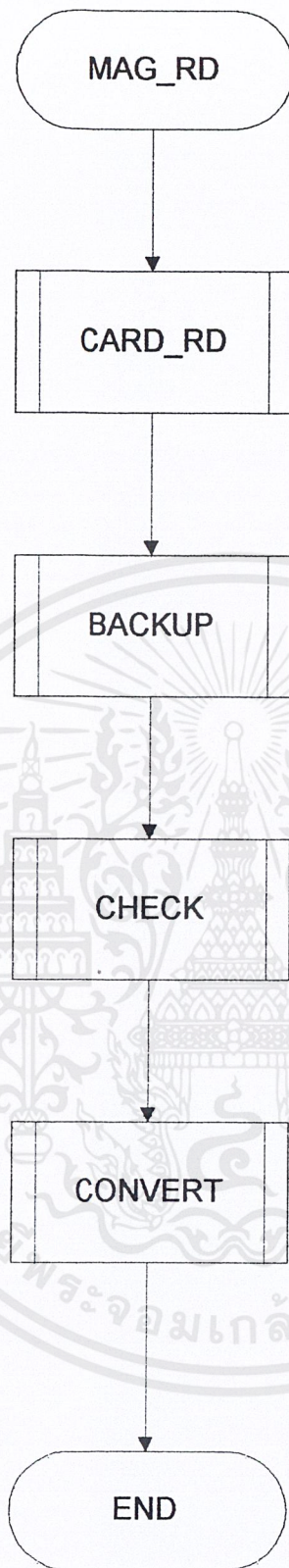


**รูปที่ 3.16 แสดงโปรแกรมการขอใช้บริการ INTERRUPT**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

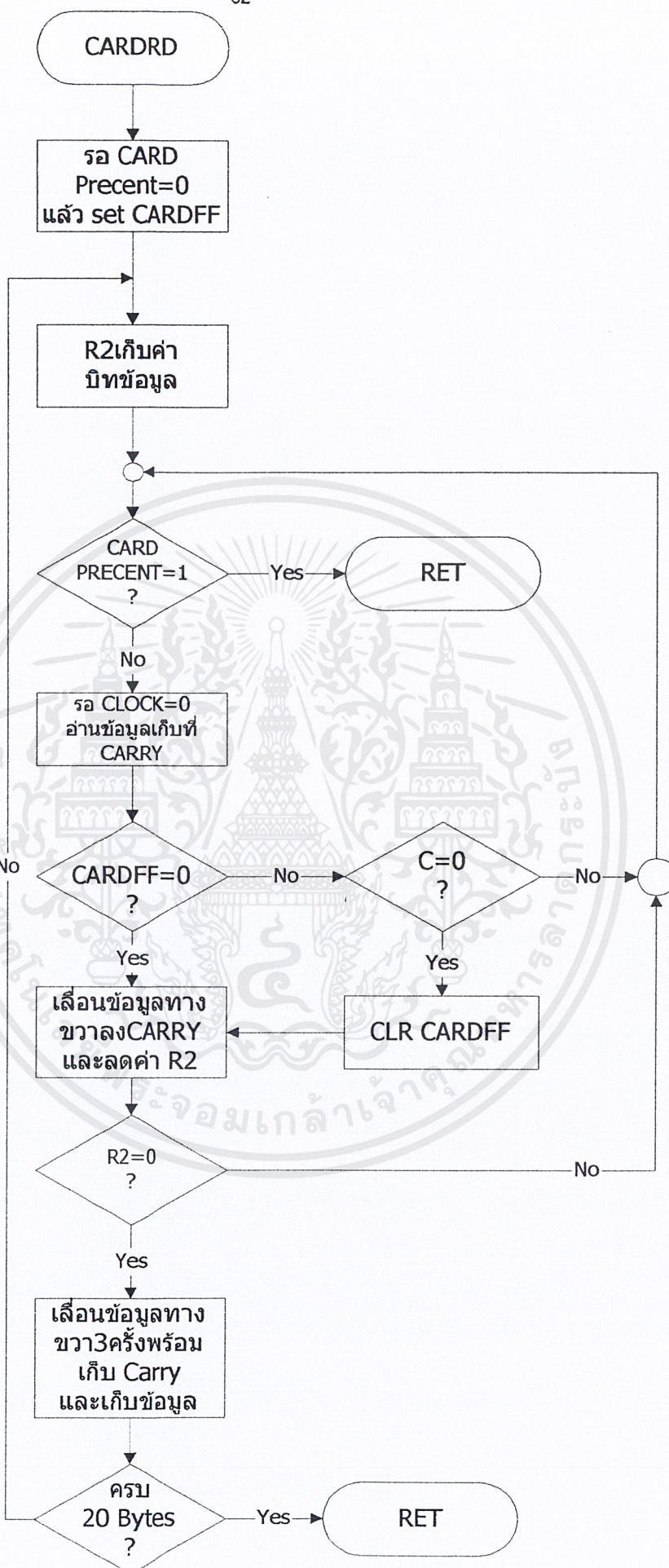


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
**รูปที่ 3.17 แสดงโปรแกรมย่อย DATA ขอบริการ INTERRUPT**  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่ลงเนื้อหาและต้องอ้างอิงถึงชื่อของเอกสารที่นำมาใช้



รูปที่3.18 แสดงโปรแกรมย่อย MAG\_RD ขอรูดบัตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น **รูปที่ 3.19 แสดงโปรแกรมย่อย CARD RD**

## บทที่ 4

### การทดลองและผลการทดลอง

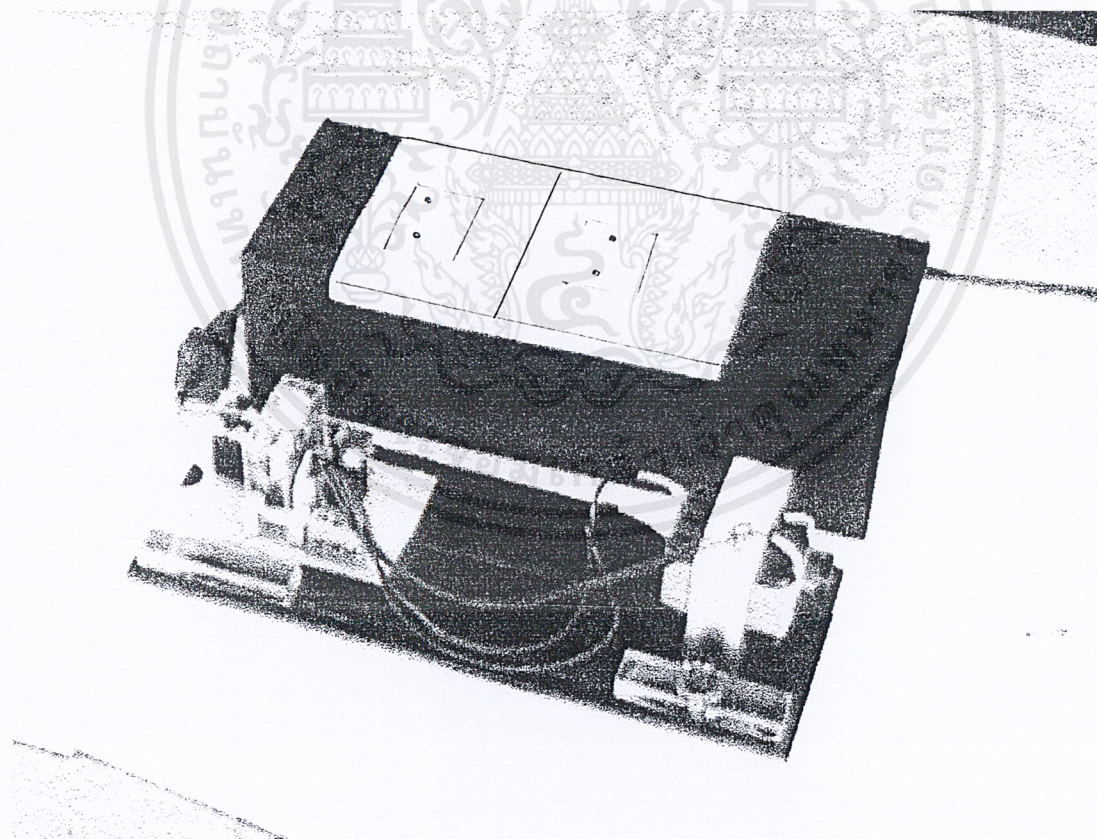
การทดลองได้ทำการทดลองในส่วนของวงจรบอร์ดหลัก เทอร์มินอลและ ส่วนของภาคจ่ายไฟ โดยได้แยกการทดลองวงจรในส่วนต่างๆ ดังต่อไปนี้

#### 4.1 การทดลองส่วนภาคจ่ายไฟ

4.1.1 ทำการวัดค่าแรงดันทางเอาต์พุต = 13.48 โวลท์

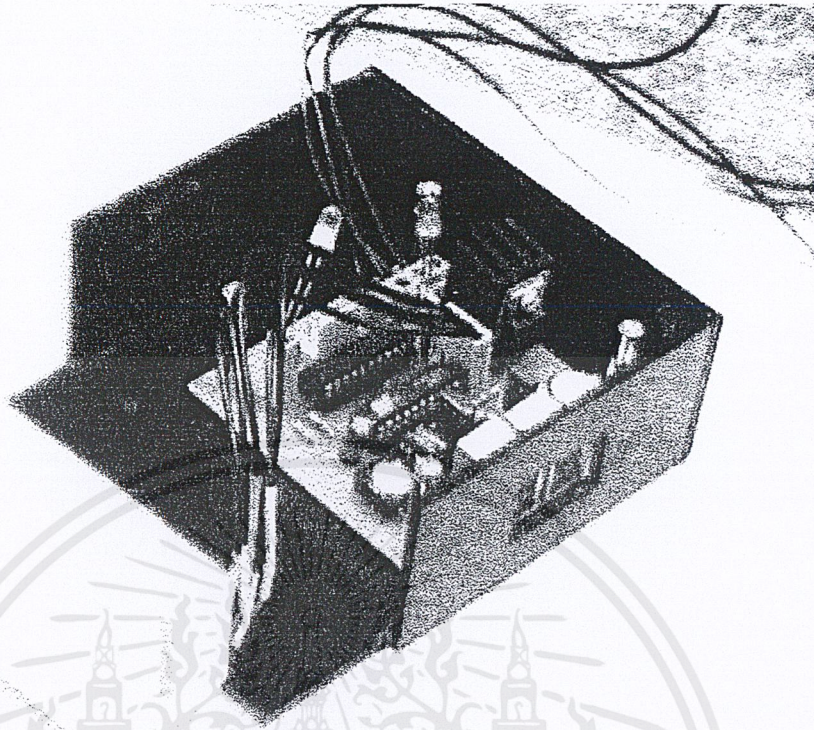
4.1.2 ทำการทดลองหาค่ากระแสที่ภาคจ่ายไฟจ่ายได้โดยที่แรงดันไม่น้อยกว่า 13 โวลท์ ได้โดยใช้การเปลี่ยน โหลดความต้านทาน = 500 มิลลิแอมป์

4.1.3 ทำการทดลองการตัดต่อของหน้าสัมผัสสรีเลย์ โดยให้ในส่วนของภาคจ่ายไฟ ติดต่อกับเทอร์มินอลแล้วตั้งให้เทอร์มินอลตั้งเปิดและปิดสรีเลย์



รูปที่ 4.1 แสดงการทดลองกับส่วนภาคจ่ายไฟ

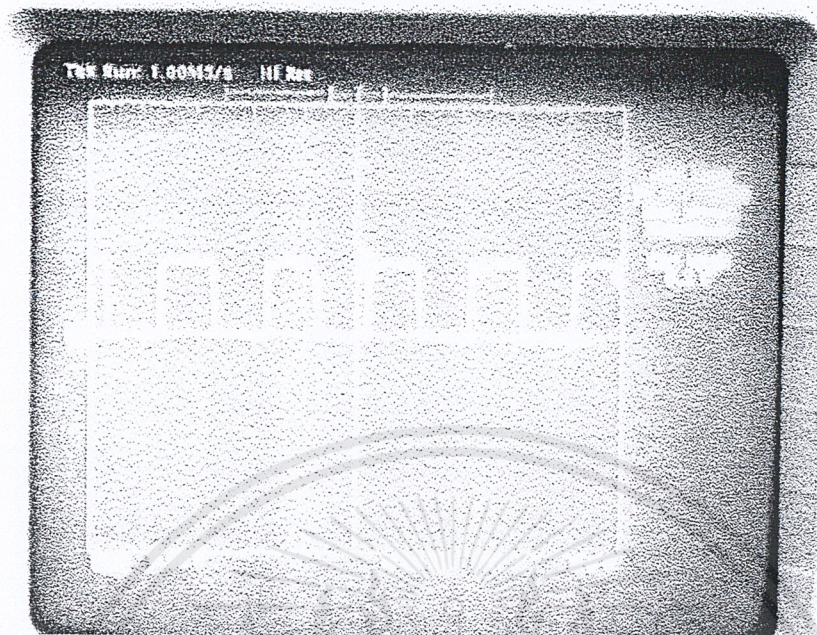
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่4.2 แสดงลักษณะของเทอร์มินอลโมดูล

#### 4.2 การทดลองส่วนเทอร์มินอล

4.2.1 ทำการทดลองการส่งค่าต่างๆ ออกมาที่พอร์ต 1 ของคอนโทรลเลอร์ โดยเขียนโปรแกรมให้ส่งค่า 00H ออกมาที่พอร์ตแล้วทำการหน่วงเวลา แล้วทำการส่งค่า 0FFH ออกมาที่พอร์ตอีก แล้วทำการหน่วงเวลา แล้วจึงทำซ้ำไปเรื่อยๆ แล้วจึงใช้ออสซิลอสโคปในการตรวจสอบค่าที่ได้จากการส่งค่าจะได้เอาท์พุทดังรูปที่4.3



รูปที่ 4.3 แสดงค่าเอาต์พุตจากพอร์ทในเทอร์มินอลโมดูล

4.2.2 ทำการทดลองเขียนโปรแกรมให้รับค่าจากบัตรแม่เหล็ก โดยจะรอรับค่าจนกว่าจะครบและเจอไบต์ข้อมูลปิดของบัตรแม่เหล็ก จะทำการเปิดไฟให้บัลเซอร์ทำงาน แสดงว่ารับข้อมูลเรียบร้อยแล้วทำการส่งข้อมูลที่อ่านได้ออกมาที่พอร์ต 1 ดังตารางที่ 4.1

ตารางที่ 4.1 แสดงค่าที่รอรับได้จากบัตรแม่เหล็ก 10 ไบต์แรก

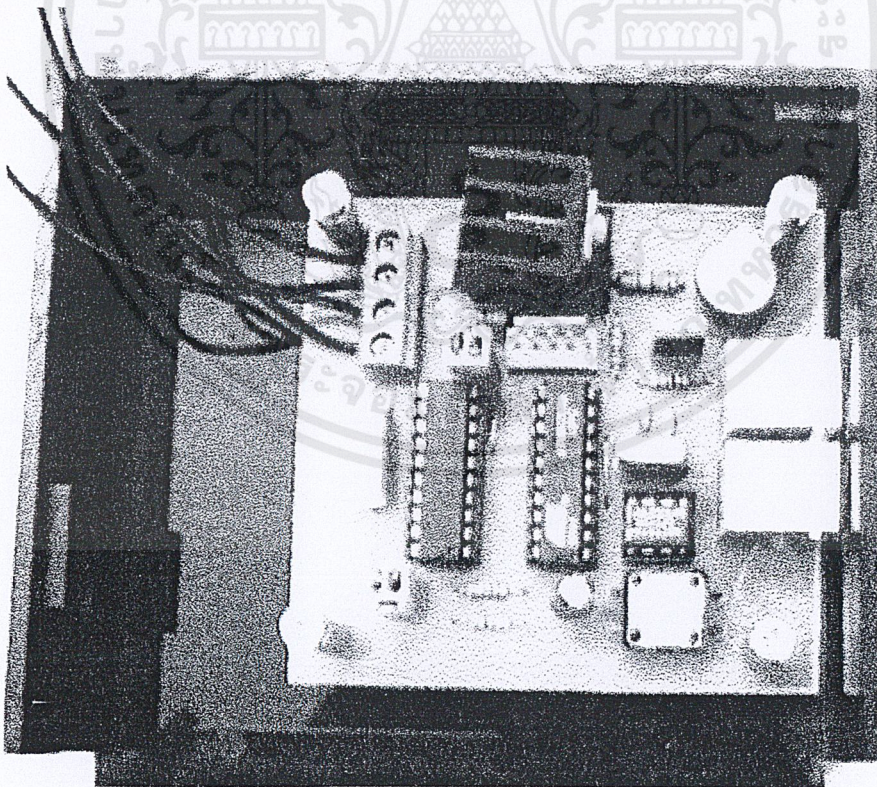
ลำดับ	ASCII	Hex	Binary	รหัสข้อมูลตัวเลขใน แตร็คที่สอง
1	[30][42]	[0B]	[00001011]	B1 (เริ่ม)
2	[31][30]	[10]	[00010000]	0
3	[31][30]	[10]	[00010000]	0
4	[30][31]	[01]	[00000001]	1
5	[30][34]	[04]	[00000100]	4
6	[30][38]	[08]	[00001000]	8
7	[30][32]	[02]	[00000010]	2
8	[31][30]	[10]	[00010000]	0
9	[31][30]	[10]	[00010000]	0
10	[30][32]	[02]	[00000010]	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 ทำการทดลองติดต่อบรรจุข้อมูลระหว่างเทอร์มินอลกับบอร์ดหลัก โดยใช้ อาร์เอส485 ในการติดต่อบรรจุข้อมูล โดยให้เทอร์มินอลส่งข้อมูลไปให้บอร์ดหลักเมื่อได้รับข้อมูลแล้วให้บอร์ดหลักส่งข้อมูลดังกล่าวกลับมายังเทอร์มินอลแล้วนำค่าออกพอร์ต 1 ของเทอร์มินอล เพื่อตรวจสอบความถูกต้องในการรับส่ง โดยใช้ โวลท์มิเตอร์วัดค่าที่ได้

ข้อมูลที่ส่ง/บิตที่	7	6	5	4	3	2	1	0
11010100B	4.86	4.85	0.01	4.86	0.00	4.86	0.00	0.00
01100111B	0.00	4.85	4.86	0.00	0.00	4.86	4.86	4.86

รูปที่4.4 แสดงค่าโวลท์ของพอร์ต 1 ในเทอร์มินอลโมดูล

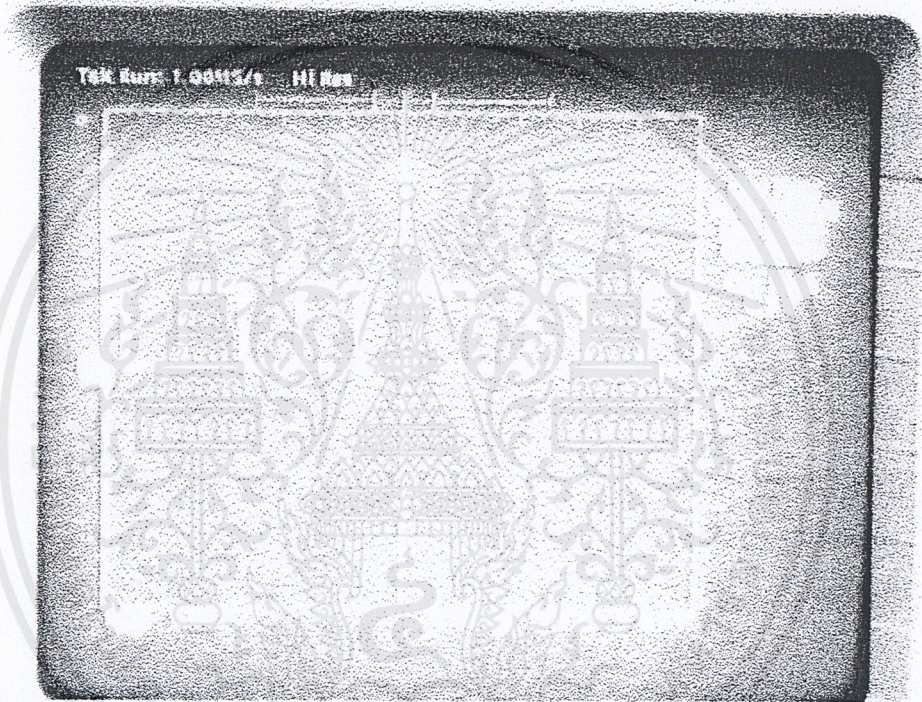


รูปที่4.5 แสดงพอร์ตและลักษณะภายในของเทอร์มินอล โมดูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.3 การทดลองส่วนบอร์ดหลัก

4.3.1 ทำการทดลองการส่งค่าต่างๆ ออกมาที่พอร์ตเอ ของ8255 โดยเขียนโปรแกรมให้ส่งค่า 00H ออกมาที่พอร์ตแล้วทำการหน่วงเวลา แล้วทำการส่งค่า OFFH ออกมาที่พอร์ตอีก แล้วทำการหน่วงเวลา แล้วจึงทำซ้ำไปเรื่อยๆ แล้วจึงใช้ออสซิลโลสโคป ในการตรวจสอบค่าที่ได้จากการส่งค่า



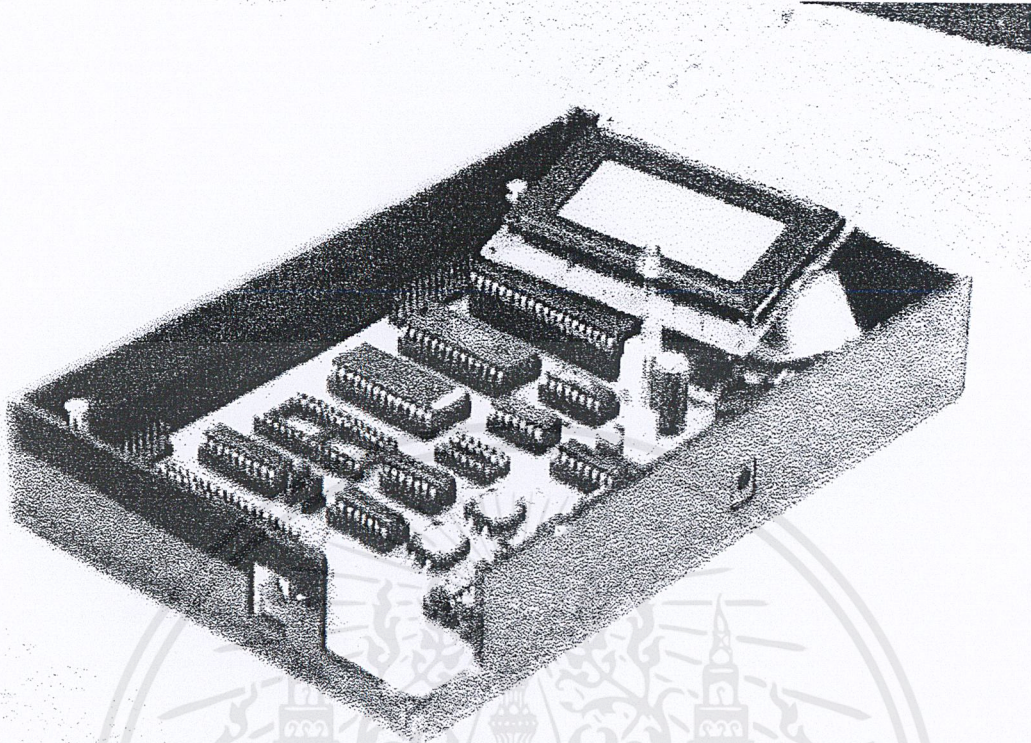
รูปที่4.6 แสดงค่าของพอร์ตเอในบอร์ดหลักเมื่อทำการเขียนโปรแกรมส่งค่า

4.3.2 ทดลองทำการติดต่อกับหน่วยความจำภายนอก โดยการส่งค่าไปเก็บไว้ยังหน่วยความจำภายนอกแล้วทำการเรียกค่าที่นำไปเก็บกลับเข้ามาที่คอนโทรลเลอร์แล้วนำค่าที่ได้ออกจากพอร์ต1

ข้อมูลที่ส่ง/บิตที่	7	6	5	4	3	2	1	0
11010100B	4.86	4.85	0.01	4.86	0.00	4.86	0.00	0.00
01100111B	0.00	4.85	4.86	0.00	0.00	4.86	4.86	4.86

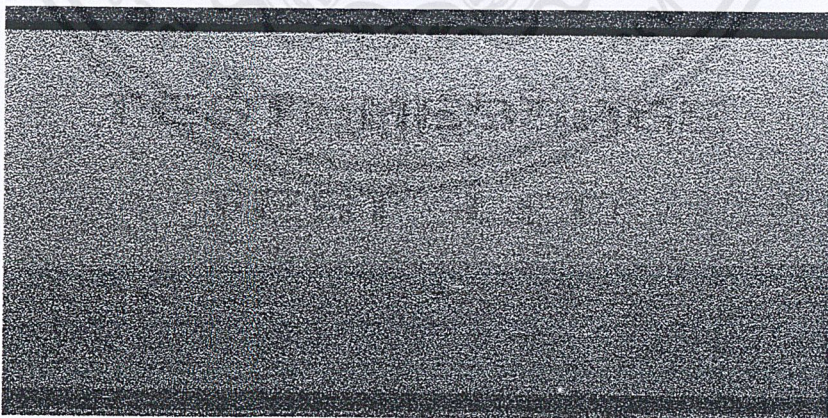
รูปที่4.7 แสดงค่าโวลท์ของพอร์ต 1 ในบอร์ดหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงลักษณะภายนอกของบอร์ดหลักและกล่อง

4.3.3 การทดลองใช้งานส่วนของ LCD MODULE โดยการส่งค่าข้อความให้แสดงผลที่หน้าจอแสดงผลโดยใช้ข้อความ “TEST MESSAGE” และ “TEST LCD”



รูปที่ 4.9 แสดงหน้าจอแอลซีดีในบอร์ดหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.4 การทดลองใช้งาน อาร์ทีซี โดยทำการส่งค่าเวลาปัจจุบันเข้าไปในคิวอาร์ทีซี แล้วทำการวนลูปรับค่าออกมาจากอาร์ทีซี ก็จะได้เวลาในปัจจุบันออกมาไปแสดงผล ออกทางจอแสดงผลดังรูป



รูปที่4.10 แสดงหน้าจอแอลซีดีในขณะที่รับค่าจากอาร์ทีซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### บทสรุป วิจัยรณั ปัญหาที่พบ และแนวทางการพัฒนา

#### 5.1 บทสรุป

ในการประยุกต์ใช้งานหน่วยประมวลผล ไมโครคอนโทรลเลอร์ที่นี้คือตระกูลเอ็มซีเอส 51 ในทั้งเซิร์ฟเวอร์ และเทอร์มินอล โมดูล ในระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็กนี้สามารถออกแบบนำไปใช้งาน ได้อย่างมีประสิทธิภาพ และมีความยืดหยุ่นใ้ใช้งาน ได้จริงตามวัตถุประสงค์ที่ตั้งไว้ทั้งนี้เนื่องจากการปรับปรุงทางด้านฮาร์ดแวร์ให้สะดวกใช้ที่สุด และด้าน ซอฟต์แวร์การทำงานพื้นฐานและที่เพิ่มขึ้นเพื่อให้ระบบนี้มีความปลอดภัย และรัดกุมยิ่งขึ้น

สำหรับส่วนการติดต่อสื่อสารที่ใช้เป็นแบบอนุกรมภายใต้โครงข่าย อาร์เอส485 (1 เซิร์ฟเวอร์ ต่อ 32 เทอร์มินอล) และแบบ อาร์เอส232 ได้คิในระดับหนึ่ง เมื่อผู้ใ้ต้องการเข้าไปใช้บริการในระบบก็ใช้เพียงบัตรแม่เหล็กที่เก็บข้อมูลอย่างถูกต้องรูดที่ตัวเทอร์มินอลก็มีสิทธิ์เข้าสู่ระบบได้

#### 5.2 บทวิจารณ์ แบ่งส่วนที่พิจารณาเป็นหัวข้อดังต่อไปนี้

##### 5.2.1 หน่วยประมวลผลเทอร์มินอล (Terminal Module)

ในส่วนเทอร์มินอลนี้จะมีตัวอ่านแม่เหล็กติดอยู่ด้วยเพื่อรอรับการรูดบัตรและมีหน่วยประมวลผล (Microcontroller) ด้วยเพื่อคอยตอบสนองต่อการรูดบัตร และสื่อสารกับเซิร์ฟเวอร์ ฟังก์ชันของมันไม่ซับซ้อนเท่าตัวเซิร์ฟเวอร์ การออกแบบลายวงจรให้มีขนาดที่กะทัดรัด โยกย้าย ส่วนที่ไม่จำเป็นออกไปอยู่ที่หน่วยจ่ายกำลังไฟฟ้า เพื่อว่าเมื่อนำไปติดตั้งใช้งานจริงๆแล้วสะดวก จึงทำให้ตัวกล่องหุ้ม (Package) ติดได้กับผนังบนส่วนระบบที่จะเข้าใช้

ทั้งนี้ตัวเทอร์มินอล โมดูลก็มี ส่วนแสดงให้ผู้ใ้ทราบการทำงานเบื้องต้นด้วยทั้งจาก หลอดไฟแอลอีดี และลำโพงขนาดเล็ก (Beeper)

##### 5.2.2 หน่วยประมวลผลเซิร์ฟเวอร์ (Server Module)

การออกแบบส่วนของเซิร์ฟเวอร์ให้มีความยืดหยุ่นที่สุดเท่าที่จะทำได้เพื่อไว้รองรับ โปรแกรมใหม่ๆได้ต่อไป การเพิ่มเนื้อที่ส่วนฮาร์ดแวร์ไว้รองรับ ไอซีเสริมเพิ่มประสิทธิภาพการใ้ งาน ในที่นี้ก็ได้แก่ การใ้ฐานเวลาจริง (Real Time Clock), การใ้หน่วยความจำภายนอกเพิ่มเติม อีก 64 กิโลไบต์ โดยใ้ไอซีถอดรหัสเพิ่มเติม, เนื้อที่ไอซีพีพีไอ (Programmable Peripheral Interface เบอร์ 8255) เพื่อเพิ่มขยายจำนวนพอร์ตได้อีก, การแสดงผลโดยใ้แอลซีดี, การใ้เบตเตอรีสำรองไว้ในกรณีที่ไฟฟ้าดับ และ การใ้ลำโพงเพื่อบอกสถานะความผิดปกติ ซึ่งตรงจุดเหล่านี้บอร์ดสามารถรองรับได้หมด

### 5.2.3 ระบบโครงข่ายอาร์เอส 485

เป็นมาตรฐานที่มีความเหมาะสมกับระบบที่ออกแบบทั้งในแง่ของระยะทางการสื่อสาร ความไวต่อสัญญาณรบกวน เนื่องจากการติดต่อสื่อสารอนุกรมโดยใช้โครงข่ายแบบนี้ไม่ต้องกังวลว่าข้อมูลจะเกิดการผิดพลาดเพราะไม่ได้เป็นการส่งข้อมูลทั่วไป แต่เป็นการใช้หลักการของความต่างกันของแรงดันของทางด้านส่งและด้านรับ (Differential Circuit) ดังนั้นจึงไม่ต้องมีการต่อกราวด์ร่วมให้ยุ่งยาก จึงใช้สายน้อยเส้นเนื่องจากเป็นฮาร์ฟคิวเพล็กซ์ที่มีการรับส่งข้อมูลแบบสมดุล

### 5.2.4 ความคล่องตัวและความยืดหยุ่นของระบบ

ระบบที่ออกแบบไว้เซิร์ฟเวอร์ สามารถติดต่อกับเทอร์มินอลในการติดต่อสื่อสารมาตรฐานอาร์เอส 485 ได้จำนวนมากที่สุด 32 ตัว นั้นหมายความว่าถ้าเราจะสร้างระบบควบคุมการเข้าออก 1 โครงข่ายต้องมีเซิร์ฟเวอร์อย่างน้อย 1 ตัว ไว้ควบคุมจัดการกับคอมพิวเตอร์ที่เตรียมในระบบถึง 32 เครื่อง ซึ่งจำนวนขนาดนี้ยังคงพอเพียงถ้าเกิดนำมาใช้กับภาควิชา

โปรแกรมการจัดการที่ดีและเหมาะสมต้องควบคุมและทำงานฟังก์ชันพื้นฐานได้ ไม่ว่าจะเป็น การเพิ่มฐานข้อมูลผู้ใช้ (Add), การลบข้อมูล (Delete), การแก้ไขข้อมูล (Edit), การเปลี่ยนบัตร (Change), การอัปเดตข้อมูล (Update), การดาวน์โหลดข้อมูล (Download) ในกรณีที่มีไฟฟ้าดับ หรือแบตเตอรี่สำรองไว้หมดหรือขัดข้อง หรือการอัปโหลด (Upload) ในกรณีข้อมูลเต็ม

รูปลักษณะภายนอกของแต่ละส่วนอุปกรณ์ได้คำนึงถึงการใช้งานได้จริง มีความคล่องตัวที่จะติดตั้งและดูแลรักษาที่สุด และราคาที่ใช้สร้างที่สมเหตุสมผล

## 5.3 ปัญหาที่พบ

### 5.3.1 การติดต่อที่มากขึ้นกับการตอบสนองของเซิร์ฟเวอร์

ในการติดต่อระหว่างส่วนเซิร์ฟเวอร์กับ เทอร์มินอล และเซิร์ฟเวอร์กับคอมพิวเตอร์ ณ. จุดนี้เมื่อเกิดการใช้งานพร้อมกันอย่างพอดี จะใช้ไม่ได้จึงเกิดปัญหาค้างขึ้นได้ในเซิร์ฟเวอร์ทางแก้แบ่งเป็น 2 แบบคือแก้ไขทางฮาร์ดแวร์กับแก้ไขทางซอฟต์แวร์

โดยวิธีฮาร์ดแวร์นำไอซีมัลติเพล็กซ์สัญญาณเสมือนจัดการจราจรของข้อมูล เช่น 4551 มาต่อร่วมซึ่งจะเป็นการปิดพอร์ตของอีกฝ่ายใดฝ่ายหนึ่งก่อน โปรแกรมที่เขียนขึ้นจึงสั้น

โดยวิธีซอฟต์แวร์คือเขียน โปรแกรมแต่ละครั้งต้องส่งให้การติดต่อสื่อสารระหว่างอีกตัวหยุดทำงานไปก่อนรอกจนกว่าจะมีสัญญาณให้ใช้งานได้ซึ่งไม่สะดวกและจะทำให้โปรแกรมยาวเพิ่มมากขึ้น

### 5.3.2 เมื่อผู้ขอใช้เข้าระบบปฏิบัติไม่เหมาะสม

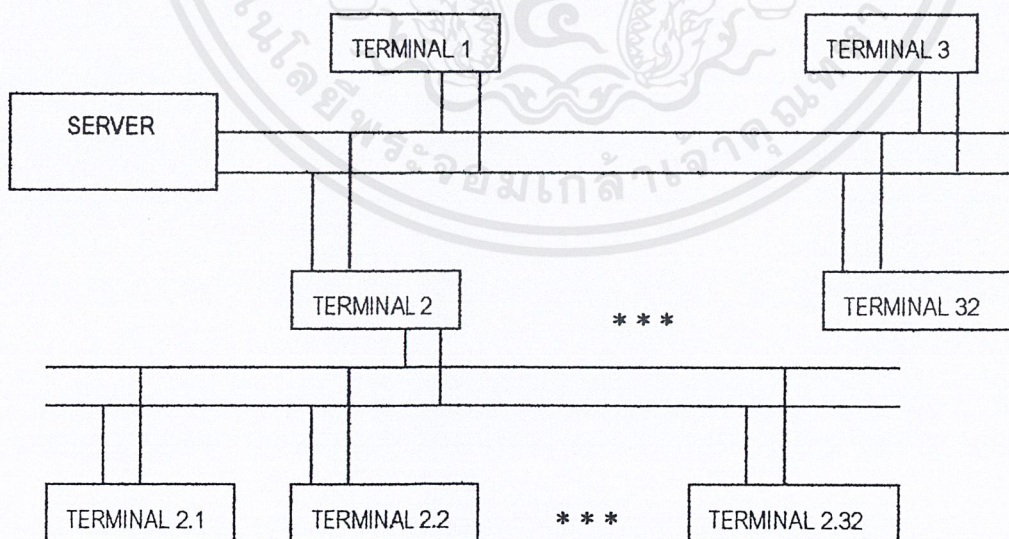
สิ่งที่ควบคุม ไม่ได้และอาจสร้างปัญหาให้ระบบก็อาจเป็นตัวผู้ขอใช้เองพฤติ-กรรมอาจได้แก่ เมื่อเข้าสู่ระบบแล้วมิได้ทำการปิด (Shut down) อย่างถูกต้อง, ผู้ใช้ลืมปิดทำให้เครื่องเปิดค้างไว้นานทางแก้ไขคือ กำหนดระยะเวลาใช้งานมากที่สุดให้ในการเข้าสู่ระบบแต่ละครั้ง, การใช้สายสัญญาณจากระบบ (ในที่นี้คือคอมพิวเตอร์) ป้อนกลับมาดูเซิร์ฟเวอร์ว่าปิดถูกต้องหรือไม่ ส่วนพฤติกรรมกรรมการใช้งานที่ไม่เหมาะสมใดๆ ก็ต้องมีโปรแกรมเก็บว่าผู้ใดกระทำเพื่อให้ผู้ดูแลระบบรับทราบและบริหารระบบที่ดีได้ต่อไป

### 5.3.3 การประสานงาน

โครงการนี้ถูกแบ่งเป็น 2 ส่วน 2 กลุ่มที่รับความผิดชอบต่างกันทำให้เวลานำมารวมกันทำได้ยากหรือจะแก้ไขทำได้ยาก ดังนั้นจึงต้องมีการประชุม อย่างสม่ำเสมอ และมีการวางแผนร่วมกันก่อนลงมือทำจริง

### 5.4 แนวทางการพัฒนาต่อไป

เนื่องจากระบบควบคุมการเข้าออกแบบนี้สามารถติดต่อกับเทอร์มินอลได้ 32 ตัว ดังนั้นในอนาคตเมื่อมีการขยายระบบเกิดขึ้นทำให้ไม่สามารถใช้โครงข่าย อาร์เอส 485 ได้ ทางแก้ไขในการใช้อาร์เอส 485 คือ จะต้องยกระดับตัวเทอร์มินอลขึ้นมากล่าวคือเราจะให้ตัวเทอร์มินอลขึ้นมากล่าวคือเราจะให้ตัวเทอร์มินอล 1 ตัวสามารถติดต่อสื่อสารอนุกรมเฉพาะในโครงข่ายตัวเองอีกได้ 32 ตัว ดังแสดงให้ดูในรูปที่ 5.1



รูปที่ 5.1 แสดงแนวทางการพัฒนาเมื่อระบบมีขนาดมากกว่า 32 ตัวโดยให้ที่เทอร์มินอล 2 ยกระดับเครือข่ายอีกได้ 32 ตัว

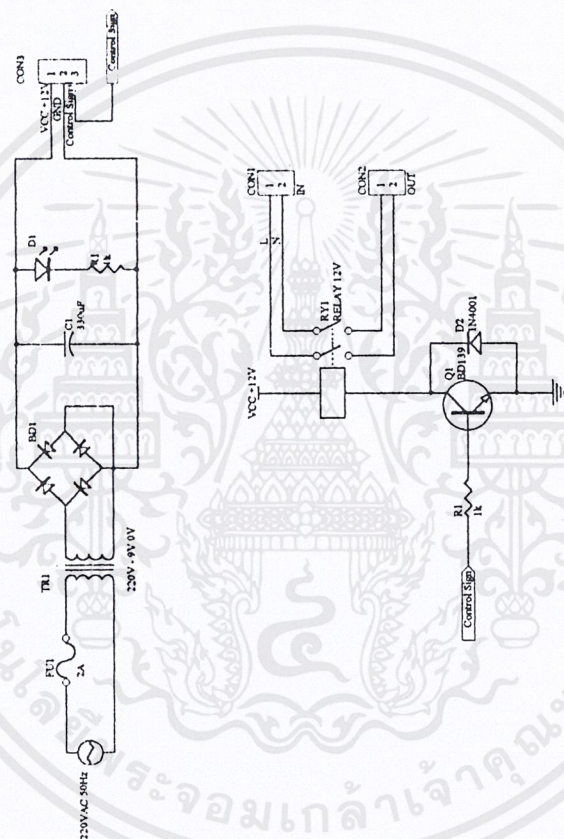
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Title		Apply & Control Relay	
Size	Number	Revision	
B	1/1		
Date	11-Oct-2000	Sheet of	
File	P:\PICO\BCT\PCPOWER\SCH	Drawn By	
		Kosha & Beer	
		6	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

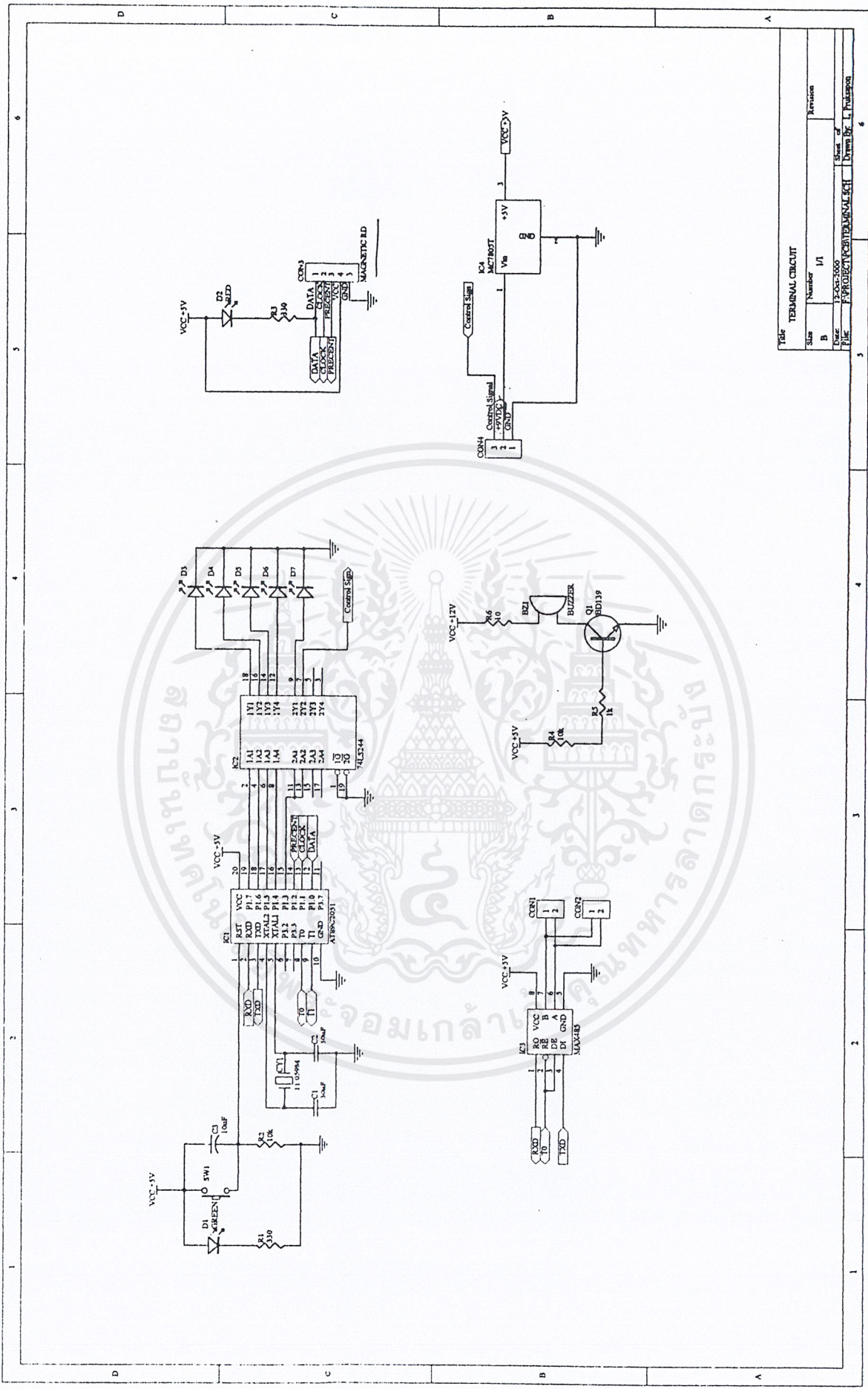
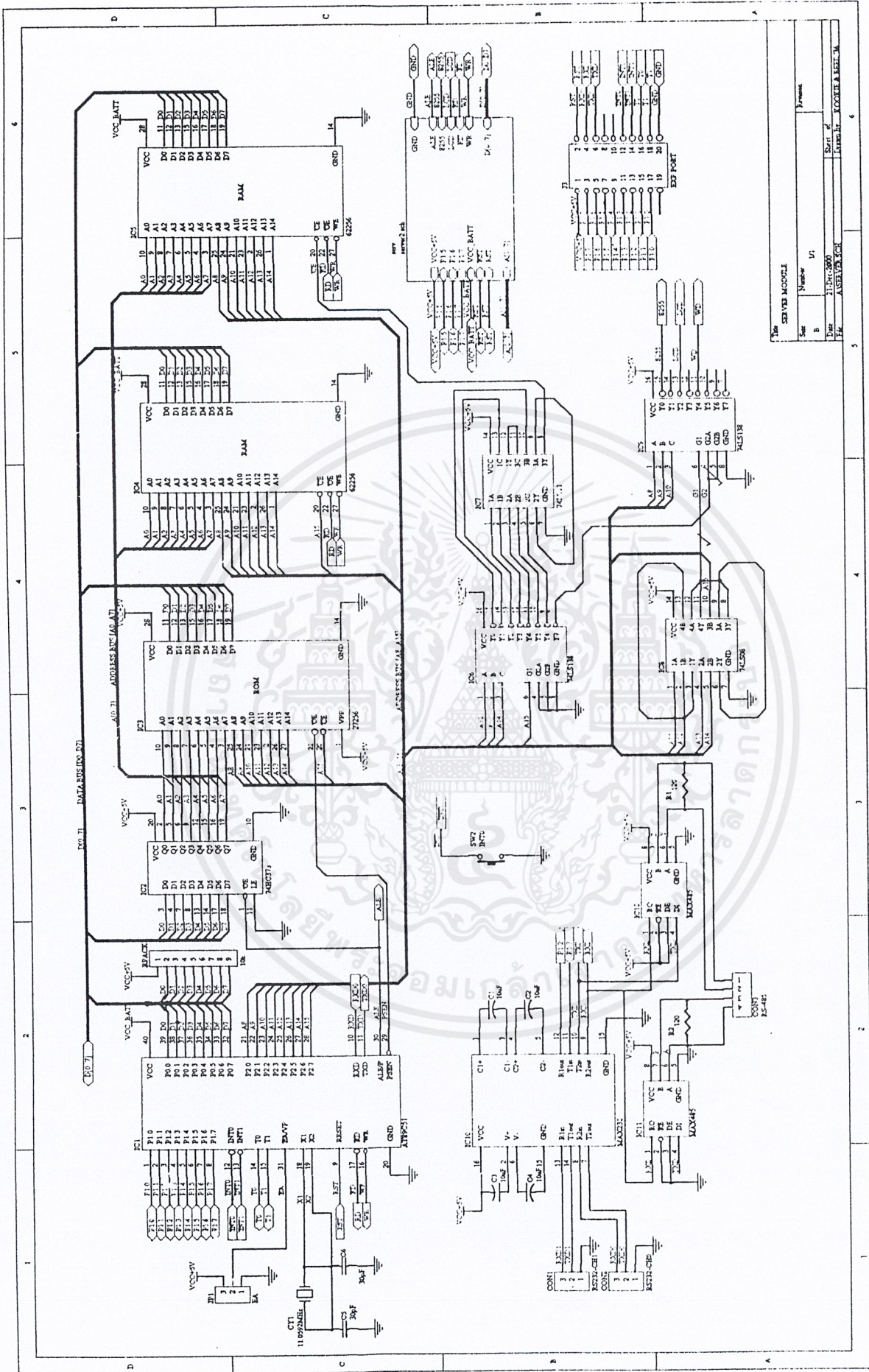


TABLE TERMINAL CIRCUIT

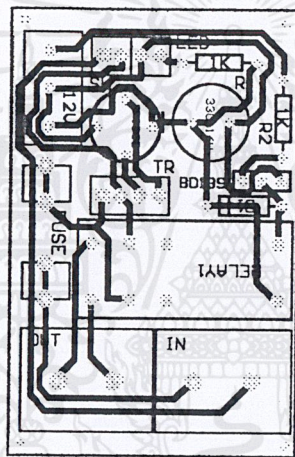
Size	Number	1/1	Revision
Date	3-OCT-2000		Sheet of
FILE	PROJECT/POST/TERMINAL.CIR		Drawn By: T. P. N. S. P.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



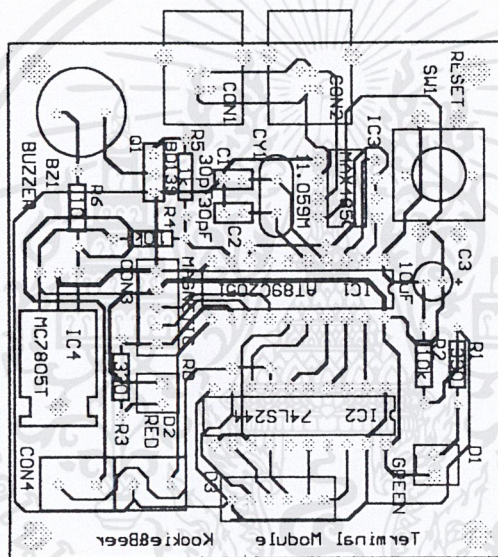
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





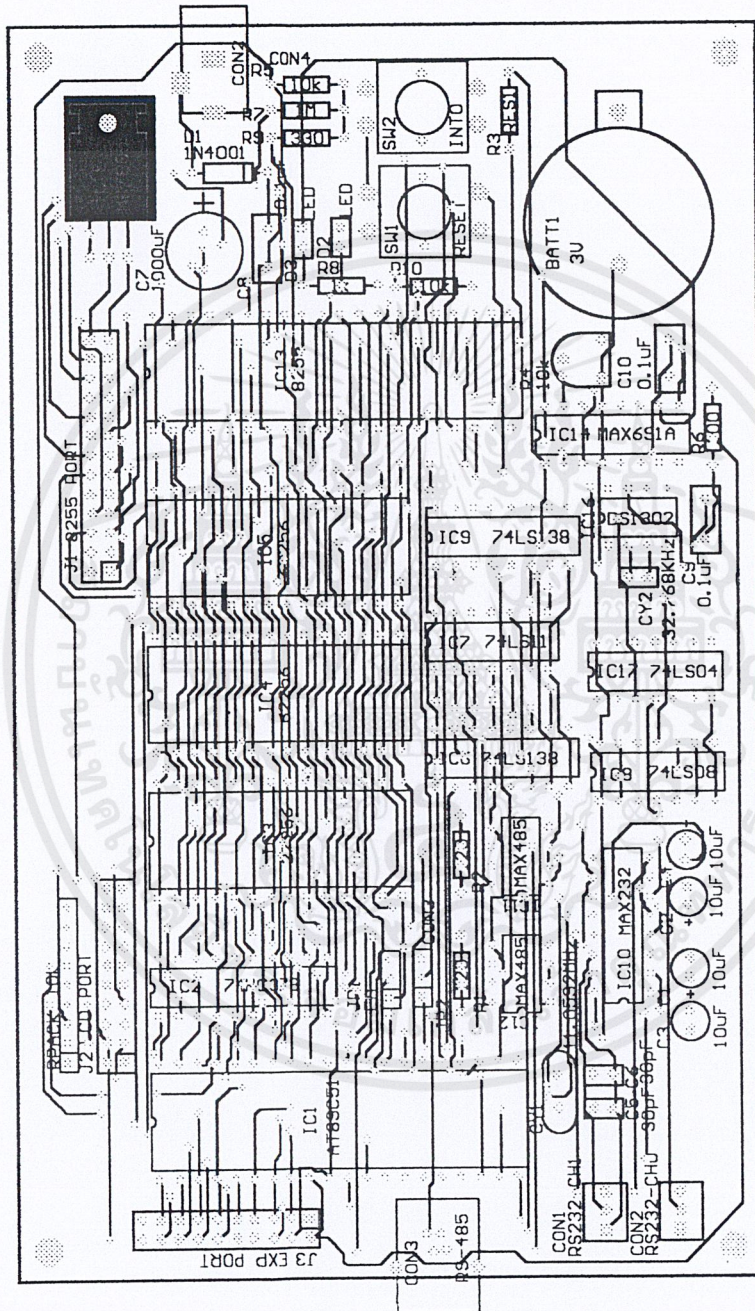
Power Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



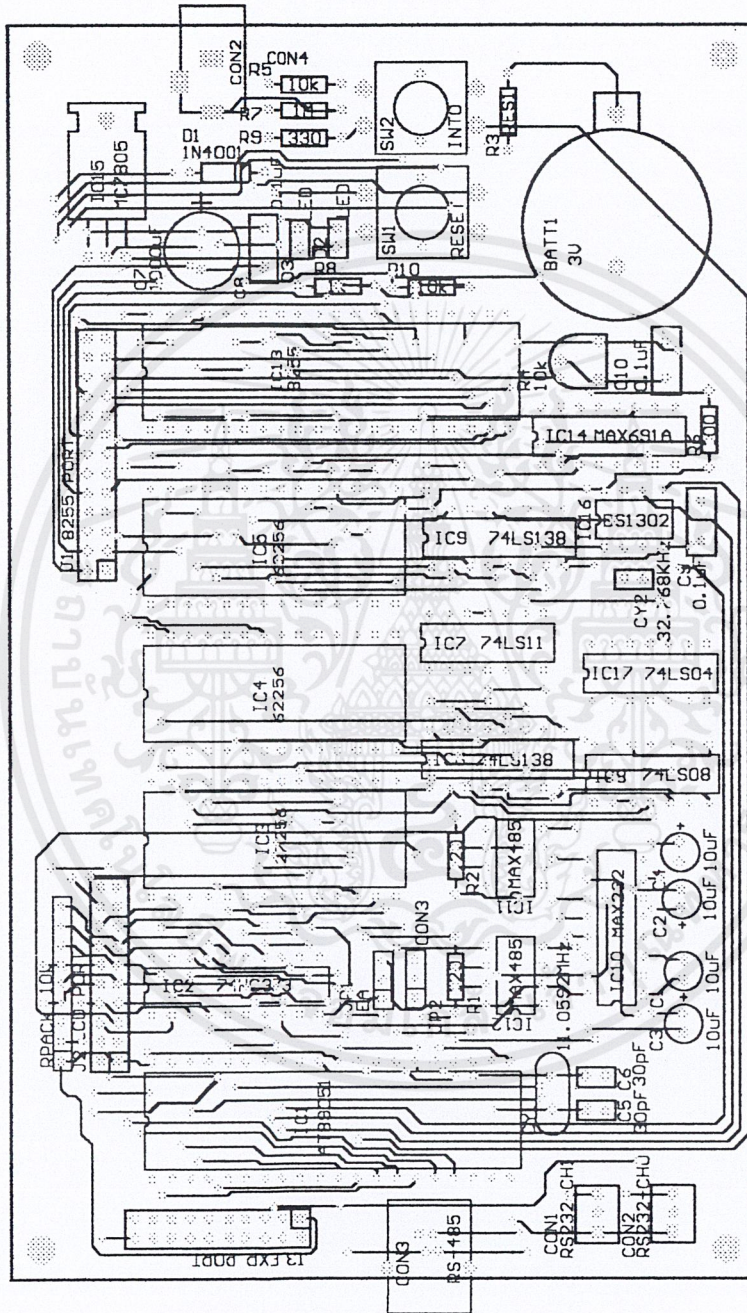
Terminal Module

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Server Module

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Server Module

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 24 x 8 RAM for scratchpad data storage
- Serial I/O for minimum pin count
- 2.0–5.5 volt full operation
- Uses less than 300 nA at 2 volts
- Single-byte or multiple-byte (burst mode) data transfer for read or write of clock or RAM data
- 8-pin DIP or optional 16-pin SOIC for surface mount
- Simple 3-wire interface
- TTL-compatible ( $V_{CC} = 5V$ )
- Optional industrial temperature range  $-40^{\circ}C$  to  $+85^{\circ}C$  (IND)

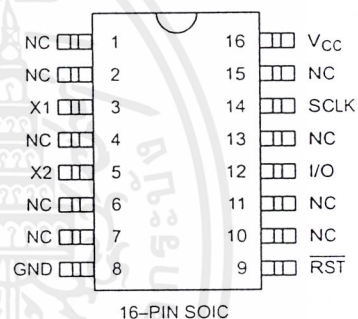
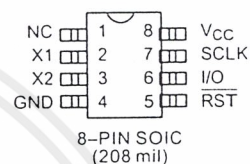
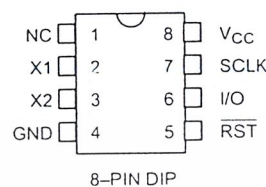
### ORDERING INFORMATION

DS1202	8-pin DIP
DS1202S	16-pin SOIC
DS1202S-8	8-pin SOIC
DS1202N	8-pin DIP (IND)
DS1202SN	16-pin SOIC (IND)
DS1202SN-8	8-pin SOIC (IND)

### DESCRIPTION

The DS1202 Serial Timekeeping Chip contains a real time clock/calendar and 24 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The real time clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator. Interfacing the

### PIN ASSIGNMENT



### PIN DESCRIPTION

NC	– No Connection
X1, X2	– 32.768 KHz Crystal Input
GND	– Ground
$\overline{RST}$	– Reset
I/O	– Data Input/Output
SCLK	– Serial Clock
$V_{CC}$	– Power Supply Pin

DS1202 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: (1)  $\overline{RST}$  (Reset), (2) I/O (Data line), and (3) SCLK (Serial clock). Data can be transferred to and from the clock/RAM one byte at a time or in a burst of up to 24 bytes. The DS1202 is designed to operate on very low power and retain data and clock information on less than 1 microwatt.

**OPERATION**

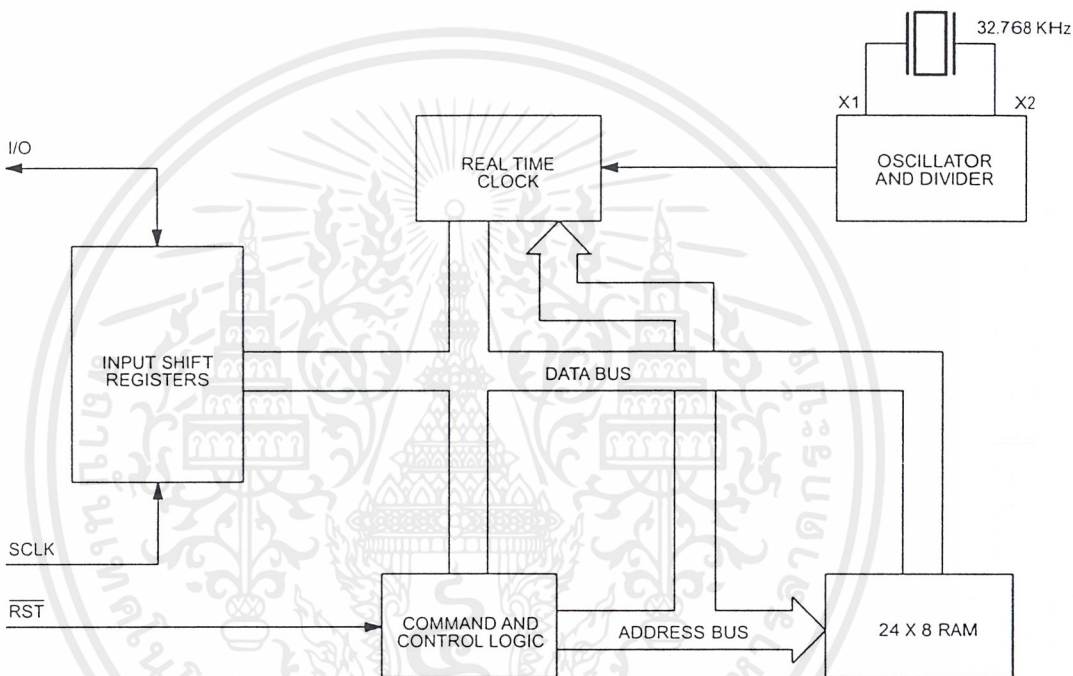
The main elements of the Serial Timekeeper are shown in Figure 1: shift register, control logic, oscillator, real time clock, and RAM. To initiate any transfer of data,  $\overline{RST}$  is taken high and eight bits are loaded into the shift register providing both address and command information. Data is serially input on the rising edge of the SCLK. The first eight bits specify which of 32 bytes will be accessed, whether a read or write cycle will take place, and whether a byte or burst mode transfer is to occur. After the first eight clock cycles have occurred which load the command word into the shift register, additional clocks will output data for a read or input data for a write.

The number of clock pulses equals eight plus eight for byte mode or eight plus up to 192 for burst mode.

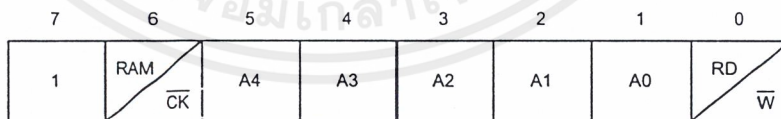
**COMMAND BYTE**

The command byte is shown in Figure 2. Each data transfer is initiated by a command byte. The MSB (Bit 7) must be a logic 1. If it is zero, further action will be terminated. Bit 6 specifies clock/calendar data if logic 0 or RAM data if logic 1. Bits one through five specify the designated registers to be input or output, and the LSB (Bit 0) specifies a write operation (input) if logic 0 or read operation (output) if logic 1. The command byte is always input starting with the LSB (bit 0).

DS1202 BLOCK DIAGRAM Figure 1



ADDRESS/COMMAND BYTE Figure 2



## RESET AND CLOCK CONTROL

All data transfers are initiated by driving the  $\overline{RST}$  input high. The  $\overline{RST}$  input serves two functions. First,  $\overline{RST}$  turns on the control logic which allows access to the shift register for the address/command sequence. Second, the  $\overline{RST}$  signal provides a method of terminating either single byte or multiple byte data transfer. A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on the falling edge of clock. All data transfer terminates if the  $\overline{RST}$  input is low and the I/O pin goes to a high impedance state. Data transfer is illustrated in Figure 3.

## DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0. Due to the inherent nature of the logic state machine, writing times containing an absolute value of "59" seconds should be avoided.

## DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as  $\overline{RST}$  remains high. This operation permits continuous burst mode read capability. Data is output starting with bit 0.

## BURST MODE

Burst mode may be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits one through five = logical one). As before, bit six specified clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 8 through 31 in the Clock/Calendar Registers or locations 24 through 31 in the RAM registers. When writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred.

However, when writing to RAM in burst mode it is not necessary to write all 24 bytes for the data to transfer.

Each byte that is written to will be transferred to RAM regardless of whether all 24 bytes are written or not.

## CLOCK/CALENDAR

The clock/calendar is contained in eight write/read registers as shown in Figure 4. Data contained in the clock/calendar registers is in binary coded decimal format (BCD).

## CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt flag. When this bit is set to logic 1, the clock oscillator is stopped and the DS1202 is placed into a low-power standby mode with a current drain of not more than 100 nanoamps. When this bit is written to logic 0, the clock will start.

## AM-PM/12-24 MODE

Bit 7 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

## WRITE PROTECT BIT

Bit 7 of the control register is the write protect bit. The first seven bits (bits 0-6) are forced to zero and will always read a zero when read. Before any write operation to the clock or RAM, bit 7 must be zero. When high, the write protect bit prevents a write operation to any other register.

## CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode the eight clock/calendar registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

## RAM

The static RAM is 24 x 8 bytes addressed consecutively in the RAM address space.

## RAM BURST MODE

The RAM command byte specifies burst mode operation. In this mode, the 24 RAM registers can be consecutively read or written (see Figure 4) starting with bit 0 of address 0.

**REGISTER SUMMARY**

A register data format summary is shown in Figure 4.

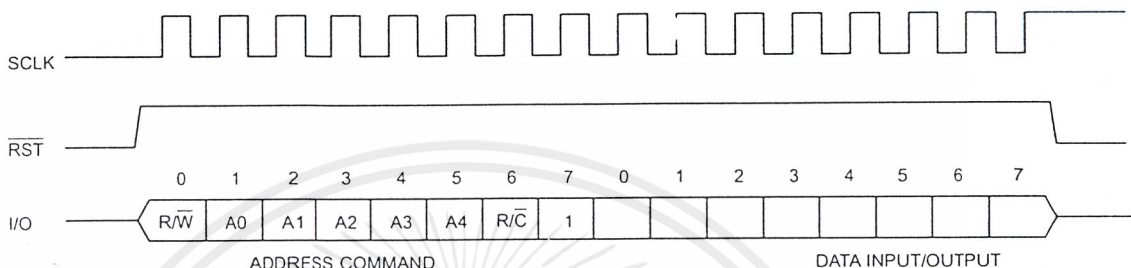
**CRYSTAL SELECTION**

A 32.768 KHz crystal, can be directly connected to the DS1202 via pins 2 and 3 (X1, X2). The crystal selected for use should have a specified load capacitance (CL) of 6 pF. The crystal is connected directly to the X1 and X2

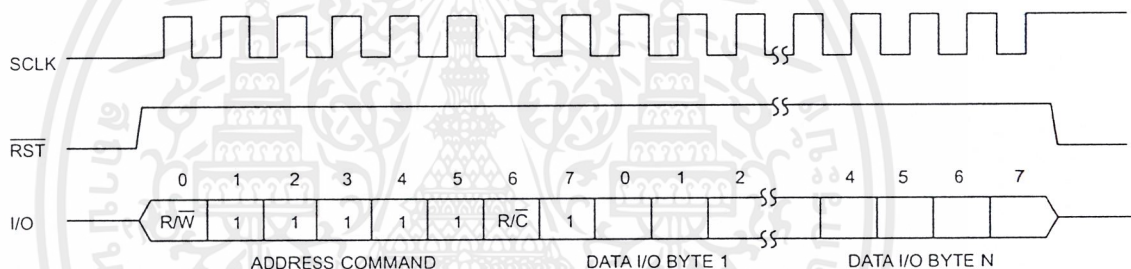
pins. There is no need for external capacitors or resistors. Note: X1 and X2 are very high impedance nodes. It is recommended that they and the crystal be guard-ringed with ground and that high frequency signals be kept away from the crystal area. For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks".

**DATA TRANSFER SUMMARY Figure 3**

**SINGLE BYTE TRANSFER**



**BURST MODE TRANSFER**



FUNCTION	BYTE N	SCLK n
CLOCK	8	72
RAM	24	200

## REGISTER ADDRESS/DEFINITION Figure 4

REGISTER ADDRESS  
A. CLOCK

	7	6	5	4	3	2	1	0
SEC	1	0	0	0	0	0	0	RD/W
MIN	1	0	0	0	0	0	1	RD/W
HR	1	0	0	0	0	1	0	RD/W
DATE	1	0	0	0	0	1	1	RD/W
MONTH	1	0	0	0	1	0	0	RD/W
DAY	1	0	0	0	1	0	1	RD/W
YEAR	1	0	0	0	1	1	0	RD/W
CONTROL	1	0	0	0	1	1	1	RD/W
CLOCK BURST	1	0	1	1	1	1	1	RD/W

## REGISTER DEFINITION

00-59	CH	10 SEC	SEC
00-59	0	10 MIN	MIN
01-12 00-23	12/ 24	0	10 A/P
	HR	HR	HR
01-28/29 01-30 01-31	0	0	10 DATE
	DATE	DATE	DATE
01-12	0	0	0
	10 M	MONTH	MONTH
01-07	0	0	0
	0	0	DAY
0-99	10 YEAR	YEAR	YEAR
	WP	FORCED TO ZERO	

## B. RAM

RAM 0	1	1	0	0	0	0	0	RD/W	RAM DATA 0						
RAM 23	1	1	1	0	1	1	1	RD/W	RAM DATA 23						
RAM BURST	1	1	1	1	1	1	1	RD/W							

**ABSOLUTE MAXIMUM RATINGS\***

Voltage on Any Pin Relative to Ground  
 Operating Temperature  
 Storage Temperature  
 Soldering Temperature

-0.3V to +7.0V  
 0°C to 70°C  
 -55°C to +125°C  
 260°C for 10 seconds

\* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

**RECOMMENDED DC OPERATING CONDITIONS**

(0°C to 70°C)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	$V_{CC}$		2.0		5.5	V	1
Logic 1 Input	$V_{IH}$		2.0		$V_{CC}+0.3$	V	1
Logic 0 Input	$V_{IL}$	$V_{CC}=2.0V$	-0.3		+0.3	V	1
		$V_{CC}=5V$	-0.3		+0.8		

**DC ELECTRICAL CHARACTERISTICS**(0°C to 70°C;  $V_{CC} = 2.0$  to  $5.5V^*$ )

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Input Leakage	$I_{LI}$				+500	$\mu A$	6
I/O Leakage	$I_{LO}$				+500	$\mu A$	6
Logic 1 Output	$V_{OH}$	$V_{CC}=2V$	1.6			V	2
		$V_{CC}=5V$	2.4				
Logic 0 Output	$V_{OL}$	$V_{CC}=2V$			0.4	V	3
		$V_{CC}=5V$			0.4		
Active Supply Current	$I_{CC}$	$V_{CC}=2V$			0.4	mA	5
		$V_{CC}=5V$			1.2		
Timekeeping Current	$I_{CC1}$	$V_{CC}=2V$			0.3	$\mu A$	4
		$V_{CC}=5V$			1		
Leakage Current	$I_{CC2}$	$V_{CC}=2V$			100	nA	10
		$V_{CC}=5V$			100		

\*Unless otherwise noted.

**CAPACITANCE**(t<sub>A</sub> = 25°C)

PARAMETER	SYMBOL	CONDITION	TYP	MAX	UNITS	NOTES
Input Capacitance	$C_I$		5		pF	
I/O Capacitance	$C_{I/O}$		10		pF	
Crystal Capacitance	$C_X$		6		pF	

## AC ELECTRICAL CHARACTERISTICS

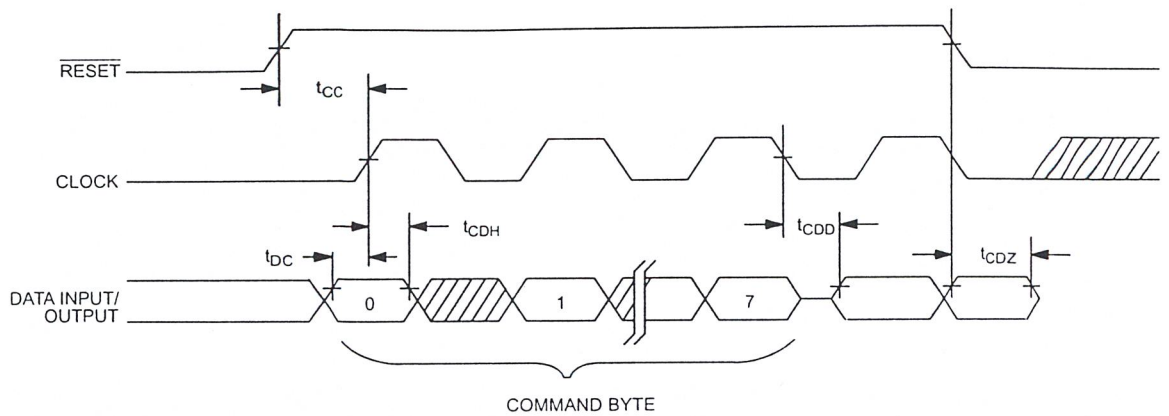
(0°C to 70°C; V<sub>CC</sub> = 2.0 to 5.5V\*)

PARAMETER	SYMBOL		MIN	TYP	MAX	UNITS	NOTES
Data to CLK Setup	t <sub>DC</sub>	V <sub>CC</sub> =2V	200			ns	7
		V <sub>CC</sub> =5V	50				
CLK to Data Hold	t <sub>CDH</sub>	V <sub>CC</sub> =2V	280			ns	7
		V <sub>CC</sub> =5V	70				
CLK to Data Delay	t <sub>CDD</sub>	V <sub>CC</sub> =2V			800	ns	7, 8, 9
		V <sub>CC</sub> =5V			200		
CLK Low Time	t <sub>CL</sub>	V <sub>CC</sub> =2V	1000			ns	7
		V <sub>CC</sub> =5V	250				
CLK High Time	t <sub>CH</sub>	V <sub>CC</sub> =2V	1000			ns	7, 12
		V <sub>CC</sub> =5V	250				
CLK Frequency	f <sub>CLK</sub>	V <sub>CC</sub> =2V			0.5	MHz	7, 12
		V <sub>CC</sub> =5V	DC		2.0		
CLK Rise and Fall	t <sub>R, F</sub>	V <sub>CC</sub> =2V			2000	ns	
		V <sub>CC</sub> =5V			500		
$\overline{\text{RST}}$ to CLK Setup	t <sub>CC</sub>	V <sub>CC</sub> =2V	4			μs	7
		V <sub>CC</sub> =5V	1				
CLK to $\overline{\text{RST}}$ Hold	t <sub>CCH</sub>	V <sub>CC</sub> =2V	1000			ns	7
		V <sub>CC</sub> =5V	250				
$\overline{\text{RST}}$ Inactive Time	t <sub>CWH</sub>	V <sub>CC</sub> =2V	4			μs	7
		V <sub>CC</sub> =5V	1				
$\overline{\text{RST}}$ to I/O High Z	t <sub>CDZ</sub>	V <sub>CC</sub> =2V			280	ns	7
		V <sub>CC</sub> =5V			70		

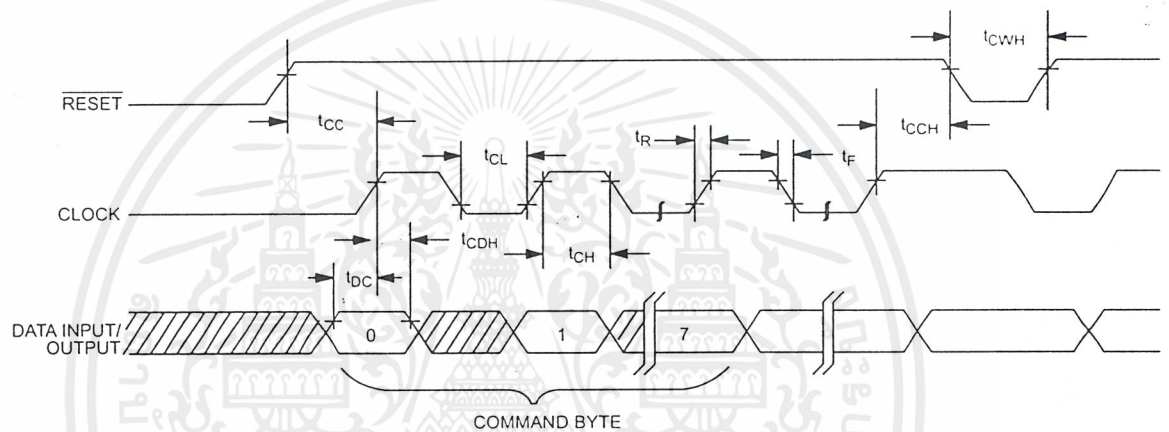
\*Unless otherwise noted.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## TIMING DIAGRAM: READ DATA TRANSFER Figure 5



## TIMING DIAGRAM: WRITE DATA TRANSFER Figure 6

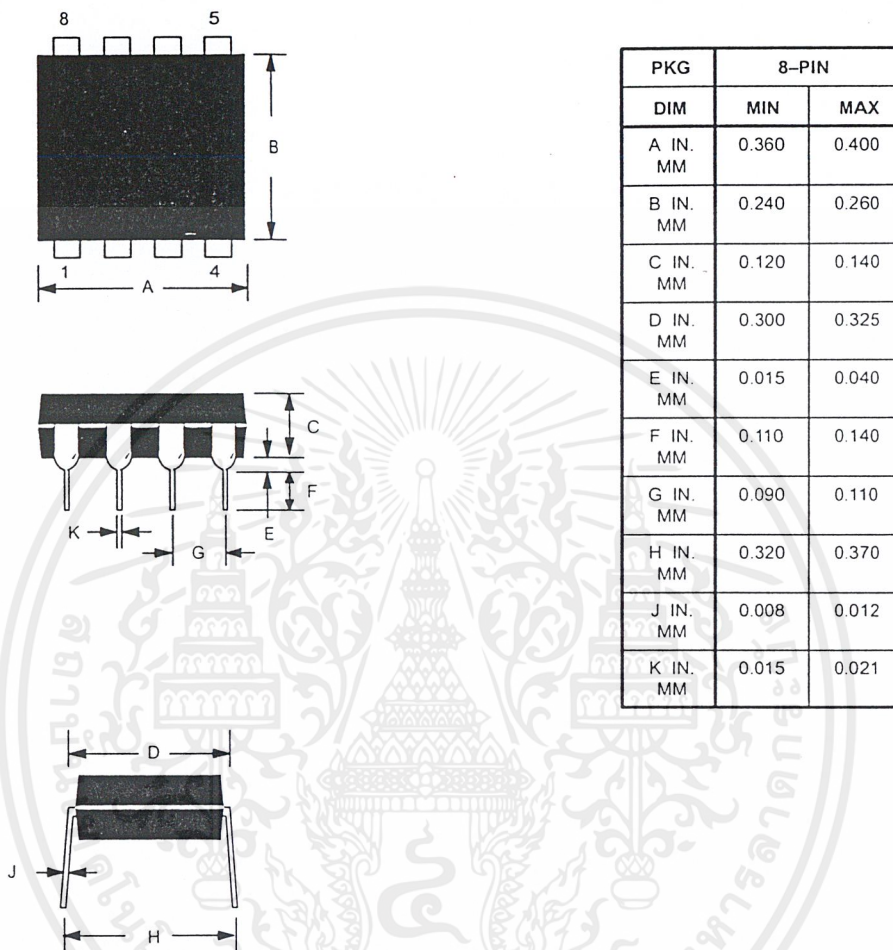


## NOTES:

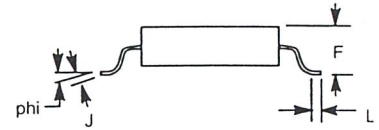
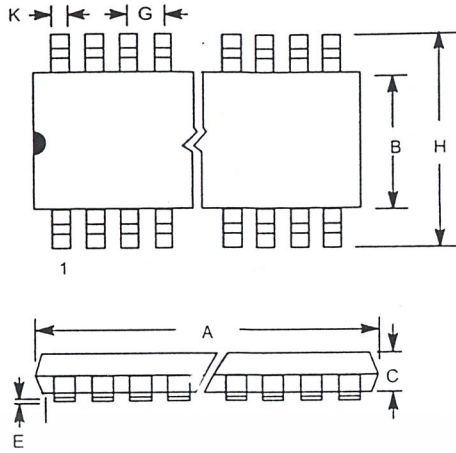
1. All voltages are referenced to ground.
2. Logic one voltages are specified at a source current of 1 mA at  $V_{CC}=5V$  and 0.4 mA at  $V_{CC}=2V$ ,  $V_{OH}=V_{CC}$  for capacitive loads.
3. Logic zero voltages are specified at a sink current of 4 mA at  $V_{CC}=5V$  and 1.5 mA at  $V_{CC}=2V$ .
4.  $I_{CC1}$  is specified with I/O open,  $\overline{RST}$  set to a logic 0, and clock halt flag=0 (oscillator enabled).
5.  $I_{CC}$  is specified with the I/O pin open,  $\overline{RST}$  high,  $SCLK=2\text{ MHz}$  at  $V_{CC}=5V$ ;  $SCLK=500\text{ KHz}$ ,  $V_{CC}=2V$  and clock halt flag=0 (oscillator enabled).
6.  $\overline{RST}$ ,  $SCLK$ , and I/O all have  $40K\Omega$  pull-down resistors to ground.
7. Measured at  $V_{IH}=2.0V$  or  $V_{IL}=0.8V$  and 10 ms maximum rise and fall time.
8. Measured at  $V_{OH}=2.4V$  or  $V_{OL}=0.4V$ .
9. Load capacitance = 50 pF.

10.  $I_{CC2}$  is specified with  $\overline{RST}$ , I/O, and SCLK open. The clock halt flag must be set to logic one (oscillator disabled).
11. At power-up,  $\overline{RST}$  must be at a logic 0 until  $V_{CC} \geq 2$  volts. Also, SCLK must be at a logic 0 when  $\overline{RST}$  is driven to a logic one state.
12. If  $t_{CH}$  exceeds 100 ms with  $\overline{RST}$  in a logic one state, then  $I_{CC}$  may briefly exceed  $I_{CC}$  specification.

### DS1202 SERIAL TIMEKEEPER 8-PIN DIP

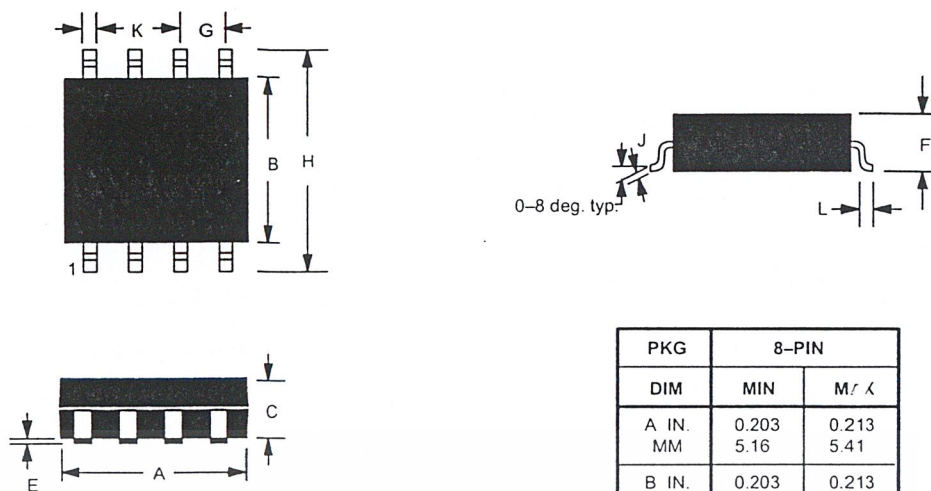


## DS1202S SERIAL TIMEKEEPER 16-PIN SOIC



PKG	16-PIN	
DIM	MIN	MAX
A IN. MM	0.500 12.70	0.511 12.99
B IN. MM	0.290 7.37	0.300 7.65
C IN. MM	0.089 2.26	0.095 2.41
E IN. MM	0.004 0.102	0.012 0.30
F IN. MM	0.094 2.38	0.105 2.68
G IN. MM	0.050 BSC 1.27 BSC	
H IN. MM	0.398 10.11	0.416 10.57
J IN. MM	0.009 0.229	0.013 0.33
K IN. MM	0.013 0.33	0.019 0.48
L IN. MM	0.016 0.406	0.040 1.20
phi	0°	8°

## DS1202S8 8-PIN SOIC 200 MIL



PKG	8-PIN	
	MIN	MAX
A IN.	0.203	0.213
MM	5.16	5.41
B IN.	0.203	0.213
MM	5.16	5.41
C IN.	0.070	0.074
MM	1.78	1.88
E IN.	0.004	0.010
MM	0.102	0.390
F IN.	0.074	0.84
MM	1.88	2.13
G IN.	0.050 BSC	
MM	1.27 BSC	
H IN.	0.302	0.318
MM	7.67	8.07
J IN.	0.006	0.010
MM	0.152	0.254
K IN.	0.013	0.020
MM	0.33	0.508
L IN.	0.19	0.030
MM	4.83	0.762



# Microprocessor Supervisory Circuits

MAX6911A/MAX6933A/MAX800L/MAX800M

## ABSOLUTE MAXIMUM RATINGS

Terminal Voltage (with respect to GND)

V <sub>CC</sub> .....	-0.3V to +6V
VBATT.....	-0.3V to +6V
All Other Inputs.....	-0.3V to (V <sub>OUT</sub> + 0.3V)
Input Current	
V <sub>CC</sub> Peak.....	1.0A
V <sub>CC</sub> Continuous.....	250mA
VBATT Peak.....	250mA
VBATT Continuous.....	25mA
GND, BATT ON.....	100mA
All Other Outputs.....	25mA

Continuous Power Dissipation (T<sub>A</sub> = -70°C)

Plastic DIP (derate 10.53mW/°C above +70°C).....	842mW
Narrow SO (derate 8.70mW/°C above +70°C).....	696mW
Wide SO (derate 9.52mW/°C above +70°C).....	762mW
CERDIP (derate 10.00mW/°C above +70°C).....	800mW
Operating Temperature Ranges	
MAX69_AC_/MAX800_C_.....	0°C to +70°C
MAX69_AE_/MAX800_E_.....	-40°C to -85°C
MAX69_AMJE.....	-55°C to -125°C
Storage Temperature Range.....	-65°C to -160°C
Lead Temperature (soldering, 10sec).....	-300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(MAX691A, MAX800L: V<sub>CC</sub> = -4.75V to -5.5V, MAX693A, MAX800M: V<sub>CC</sub> = -4.5V to -5.5V, VBATT = 2.8V, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Operating Voltage Range. V <sub>CC</sub> , VBATT (Note 1)			0		5.5	V
V <sub>OUT</sub> Output	V <sub>CC</sub> = 4.5V	I <sub>OUT</sub> = 25mA		V <sub>CC</sub> - 0.02	V <sub>CC</sub> - 0.05	V
		I <sub>OUT</sub> = 250mA	MAX69_AC	V <sub>CC</sub> - 0.2	V <sub>CC</sub> - 0.3	
			MAX69_AE, MAX800_C/E	V <sub>CC</sub> - 0.2	V <sub>CC</sub> - 0.35	
			MAX69_A/M		V <sub>CC</sub> - 0.40	
I <sub>OUT</sub> = 210mA	MAX69_AC/AE, MAX800_C/E	V <sub>CC</sub> - 0.17	V <sub>CC</sub> - 0.3V			
V <sub>CC</sub> -to-V <sub>OUT</sub> On-Resistance	V <sub>CC</sub> = 4.5V	MAX69_AC, MAX800_C		0.8	1.2	Ω
		MAX69_AE, MAX800_E		0.8	1.4	
		MAX69_A/M		0.8	1.6	
V <sub>OUT</sub> in Battery-Backup Mode	VBATT = 4.5V, I <sub>OUT</sub> = 20mA				VBATT - 0.3	V
	VBATT = 2.8V, I <sub>OUT</sub> = 10mA				VBATT - 0.25	
	VBATT = 2.0V, I <sub>OUT</sub> = 5mA				VBATT - 0.15	
VBATT-to-V <sub>OUT</sub> On-Resistance	VBATT = 4.5V				15	Ω
		VBATT = 2.8V			25	
		VBATT = 2.0V			30	
Supply Current in Normal Operating Mode (Excludes I <sub>OUT</sub> )	V <sub>CC</sub> > VBATT - 1V			30	100	μA
Supply Current in Battery-Backup Mode (Excludes I <sub>OUT</sub> ) (Note 2)	V <sub>CC</sub> < VBATT - 1.2V VBATT = 2.8V	T <sub>A</sub> = +25°C		0.04	1	μA
		T <sub>A</sub> = T <sub>MIN</sub> + T <sub>MIN</sub>			5	
VBATT Standby Current (Note 3)	VBATT - 0.2V ≤ V <sub>CC</sub>	T <sub>A</sub> = +25°C	-0.1		0.02	μA
		T <sub>A</sub> = T <sub>MIN</sub> + T <sub>MIN</sub>	-1.0		0.02	
Battery Switchover Threshold	Power-up				VBATT + 0.3	V
	Power-down				VBATT - 0.3	

# Microprocessor Supervisory Circuits

MAX691A/MAX693A/MAX800L/MAX800M

## ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L:  $V_{CC} = +4.75V$  to  $-5.5V$ . MAX693A, MAX800M:  $V_{CC} = +4.5V$  to  $+5.5V$ .  $V_{BATT} = 2.8V$ .  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Battery Switchover Hysteresis			60		mV
BATT ON Output Low Voltage	$I_{SINK} = 3.2mA$		0.1	0.4	V
	$I_{SINK} = 25mA$		0.7	1.5	
BATT ON Output Short-Circuit Current	Sink current		60		mA
	Source current	1	15	100	
<b>RESET AND WATCHDOG TIMER</b>					
Reset Threshold Voltage	MAX691A, MAX800L	4.50	4.65	4.75	V
	MAX693A, MAX800M	4.25	4.40	4.50	
	MAX800L, $T_A = -25^\circ C$ , $V_{CC}$ falling	4.55		4.70	
	MAX800M, $T_A = -25^\circ C$ , $V_{CC}$ falling	4.30		4.45	
Reset Threshold Hysteresis			15		mV
$V_{CC}$ to RESET Delay	Power-down		80		$\mu s$
LOW LINE-to-RESET Delay			800		ns
Reset Active Timeout Period, Internal Oscillator	Power-up	140	200	280	ms
Reset Active Timeout Period, External Clock (Note 4)	Power-up		2048		Clock Cycles
Watchdog Timeout Period, Internal Oscillator	Long period	1.0	1.6	2.25	sec
	Short period	70	100	140	
Watchdog Timeout Period, External Clock (Note 4)	Long period		4096		Clock Cycles
	Short period		1024		
Minimum Watchdog Input Pulse Width	$V_{IL} = 0.8V$ , $V_{IH} = 0.75 \times V_{CC}$	100			ns
RESET Output Voltage	$I_{SINK} = 50\mu A$ , $V_{CC} = 1V$ , $V_{BATT} = 0V$ , $V_{CC}$ falling		0.004	0.3	V
	$I_{SINK} = 3.2mA$ , $V_{CC} = 4.25V$		0.1	0.4	
	$I_{SOURCE} = 1.6mA$ , $V_{CC} = 5V$	3.5			
RESET Output Short-Circuit Current	Output source current		7	20	mA
RESET Output Voltage Low (Note 5)	$I_{SINK} = 3.2mA$	0.1	0.4		V
LOW LINE Output Voltage	$I_{SINK} = 3.2mA$ , $V_{CC} = 4.25V$			0.4	V
	$I_{SOURCE} = 1\mu A$ , $V_{CC} = 5V$	3.5			
LOW LINE Output Short-Circuit Current	Output source current	1	15	100	$\mu A$
WDO Output Voltage	$I_{SINK} = 3.2mA$			0.4	V
	$I_{SOURCE} = 500\mu A$ , $V_{CC} = 5V$	3.5			
WDO Output Short-Circuit Current	Output source current		3	10	mA
WDI Threshold Voltage (Note 6)	$V_{IH}$	$0.75 \times V_{CC}$			V
	$V_{IL}$				
WDI Input Current	WDI = 0V	-50	-10		$\mu A$
	WDI = $V_{OUT}$		20	50	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Microprocessor Supervisory Circuits

MAX691A/MAX693A/MAX800L/MAX800M

### ELECTRICAL CHARACTERISTICS (continued)

(MAX691A, MAX800L:  $V_{CC} = -4.75V$  to  $+5.5V$ , MAX693A, MAX800M:  $V_{CC} = -4.5V$  to  $+5.5V$ ,  $V_{BATT} = 2.8V$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER-FAIL COMPARATOR</b>					
PFI Input Threshold	MAX69_AC/AE/AM, $V_{CC} = 5V$	1.2	1.25	1.3	V
	MAX800_C/E, $V_{CC} = 5V$	1.225	1.25	1.275	
PFI Leakage Current			$\pm 0.01$	$\pm 25$	nA
PFO Output Voltage	$I_{SINK} = 3.2mA$			0.4	V
	$I_{SOURCE} = 1\mu A$ , $V_{CC} = 5V$	3.5			
PFO Output Short-Circuit Current	Output source current	1	15	100	$\mu A$
PFI-to-PFO Delay	$V_{IN} = -20mV$ , $V_{OD} = 15mV$		25		$\mu s$
	$V_{IN} = 20mV$ , $V_{OD} = 15mV$		60		
<b>CHIP-ENABLE GATING</b>					
CE IN Leakage Current	Disable mode		$\pm 0.005$	$\pm 1$	$\mu A$
CE IN-to-CE OUT Resistance (Note 7)	Enable mode		75	150	$\Omega$
CE OUT Short-Circuit Current (Reset Active)	Disable mode, CE OUT = 0V	0.1	0.75	2.0	mA
CE IN-to-CE OUT Propagation Delay (Note 8)	50 $\Omega$ source impedance driver, $C_{LOAD} = 50pF$		6	10	ns
CE OUT Output Voltage High (Reset Active)	$V_{CC} = 5V$ , $I_{OUT} = -100\mu A$	3.5			V
	$V_{CC} = 0V$ , $V_{BATT} = 2.8V$ , $I_{OUT} = 1\mu A$	2.7			
RESET-to-CE OUT Delay	Power-down		12		$\mu s$
<b>INTERNAL OSCILLATOR</b>					
OSC IN Leakage Current	OSC SEL = 0V		0.10	$\pm 5$	$\mu A$
OSC IN Input Pull-Up Current	OSC SEL = $V_{OUT}$ or floating, OSC IN = 0V		10	100	$\mu A$
OSC SEL Input Pull-Up Current	OSC SEL = 0V		10	100	$\mu A$
OSC IN Frequency Range	OSC SEL = 0V		50		kHz
OSC IN External Oscillator Threshold Voltage	$V_{IH}$	$V_{OUT} \cdot 0.3$ - $V_{OUT} \cdot 0.6$			V
	$V_{IL}$	3.65	2.00		
OSC IN Frequency with External Capacitor	OSC SEL = 0V, $C_{OSC} = 47pF$		100		kHz

**Note 1:** Either  $V_{CC}$  or  $V_{BATT}$  can go to 0V, if the other is greater than 2.0V.

**Note 2:** The supply current drawn by the MAX691A/MAX800L/MAX800M from the battery excluding  $I_{OUT}$  typically goes to 10 $\mu A$  when  $(V_{BATT} - 1V) < V_{CC} < V_{BATT}$ . In most applications, this is a brief period as  $V_{CC}$  falls through this region.

**Note 3:** "-" = battery-discharging current, "+" = battery-charging current.

**Note 4:** Although presented as typical values, the number of clock cycles for the reset and watchdog timeout periods are fixed and do not vary with process or temperature.

**Note 5:** RESET is an open-drain output and sinks current only.

**Note 6:** WDI is internally connected to a voltage divider between  $V_{OUT}$  and GND. If unconnected, WDI is driven to 1.6V (typ), disabling the watchdog function.

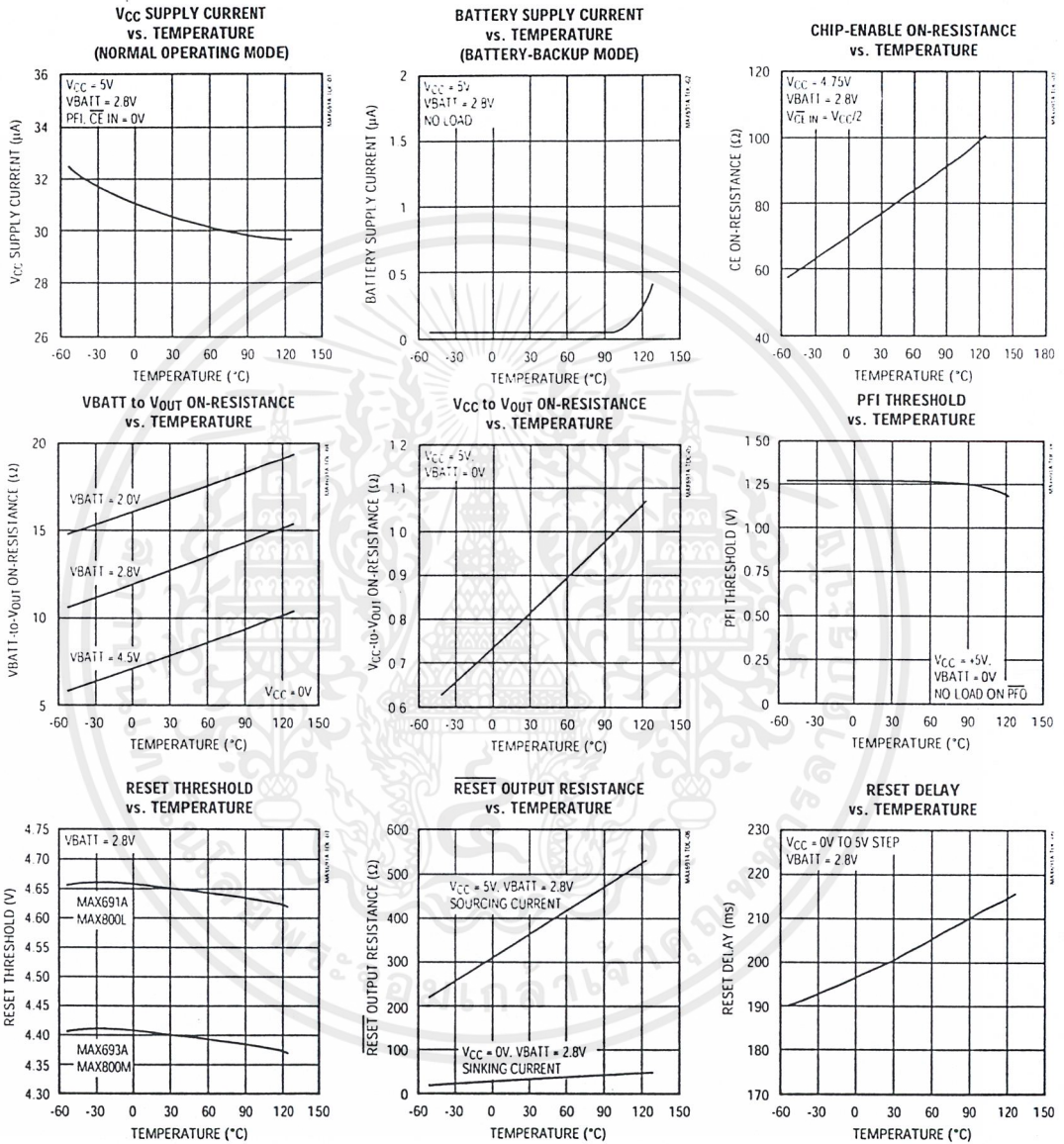
**Note 7:** The chip-enable resistance is tested with  $V_{CC} = -4.75V$  for the MAX691A/MAX800L and  $V_{CC} = +4.5V$  for the MAX693A/MAX800M.  $CE_{IN} = CE_{OUT} = V_{CC} / 2$ .

**Note 8:** The chip-enable propagation delay is measured from the 50% point at  $CE_{IN}$  to the 50% point at  $CE_{OUT}$ .

# Microprocessor Supervisory Circuits

## Typical Operating Characteristics

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



MAX6911A/MAX693A/MAX800L/MAX800M

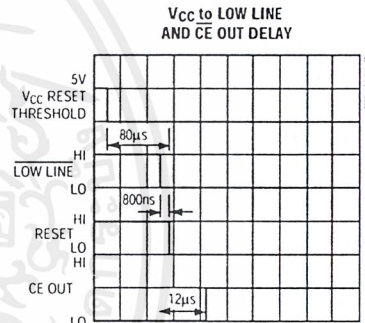
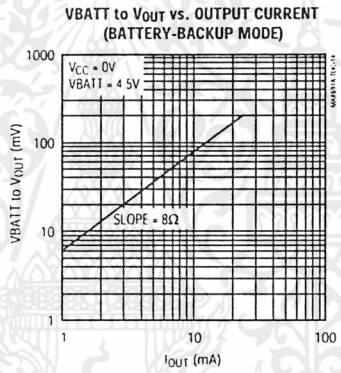
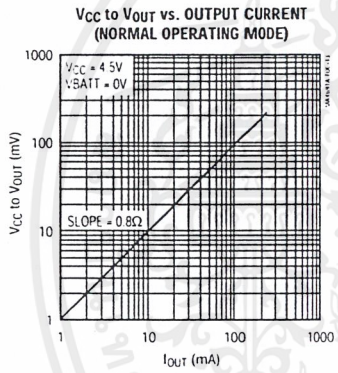
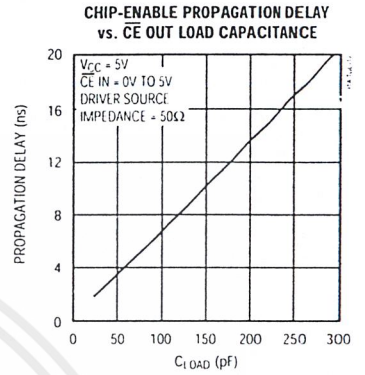
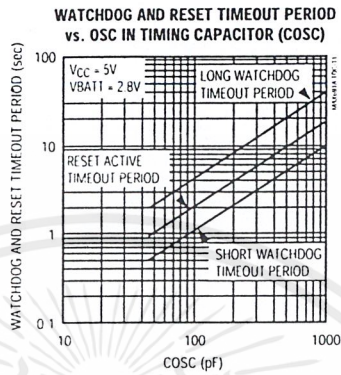
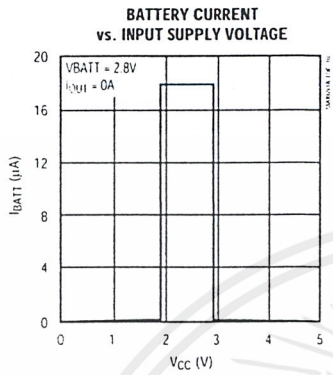
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Microprocessor Supervisory Circuits

MAX691A/MAX693A/MAX800L/MAX800M

## Typical Operating Characteristics (continued)

( $T_A = -25^\circ\text{C}$ , unless otherwise noted.)



# Microprocessor Supervisory Circuits

## Pin Description

PIN	NAME	FUNCTION
1	VBATT	Battery-Backup Input. Connect to external battery or capacitor and charging circuit. If backup battery is not used, connect to GND.
2	VOUT	Output Supply Voltage. When $V_{CC}$ is greater than VBATT and above the reset threshold, $V_{OUT}$ connects to $V_{CC}$ . When $V_{CC}$ falls below VBATT and is below the reset threshold, $V_{OUT}$ connects to VBATT. Connect a 0.1 $\mu$ F capacitor from $V_{OUT}$ to GND. Connect $V_{OUT}$ to $V_{CC}$ if no backup battery is used.
3	VCC	Input Supply Voltage, 5V input.
4	GND	Ground, 0V reference for all signals.
5	BATT ON	Battery On Output. When $V_{OUT}$ switches to VBATT, BATT ON goes high. When $V_{OUT}$ switches to $V_{CC}$ , BATT ON goes low. Connect the base of a PNP through a current-limiting resistor to BATT ON for $V_{OUT}$ current requirements greater than 250mA.
6	LOW LINE	LOW LINE output goes low when $V_{CC}$ falls below the reset threshold. It returns high as soon as $V_{CC}$ rises above the reset threshold.
7	OSC IN	External Oscillator Input. When OSC SEL is unconnected or driven high, a 10 $\mu$ A pull-up connects from $V_{OUT}$ to OSC IN, the internal oscillator sets the reset and watchdog timeout periods, and OSC IN selects between fast and slow watchdog timeout periods. When OSC SEL is driven low, the reset and watchdog timeout periods may be set either by a capacitor from OSC IN to ground or by an external clock at OSC IN (Figure 3).
8	OSC SEL	Oscillator Select. When OSC SEL is unconnected or driven high, the internal oscillator sets the reset delay and watchdog timeout period. When OSC SEL is low, the external oscillator input (OSC IN) is enabled (Table 1). OSC SEL has a 10 $\mu$ A internal pull-up.
9	PFI	Power-Fail Input. This is the noninverting input to the power-fail comparator. When PFI is less than 1.25V, $\overline{PFO}$ goes low. When PFI is not used, connect PFI to GND or $V_{OUT}$ .
10	$\overline{PFO}$	Power-Fail Output. This is the output of the power-fail comparator. $\overline{PFO}$ goes low when PFI is less than 1.25V. This is an uncommitted comparator, and has no effect on any other internal circuitry.
11	WDI	Watchdog Input. WDI is a three-level input. If WDI remains either high or low for longer than the watchdog timeout period, $\overline{WDO}$ goes low and reset is asserted for the reset timeout period. $\overline{WDO}$ remains low until the next transition at WDI. Leaving WDI unconnected disables the watchdog function. WDI connects to an internal voltage divider between $V_{OUT}$ and GND, which sets it to mid-supply when left unconnected.
12	$\overline{CE OUT}$	Chip-Enable Output. $\overline{CE OUT}$ goes low only when $\overline{CE IN}$ is low and $V_{CC}$ is above the reset threshold. If $\overline{CE IN}$ is low when reset is asserted, $\overline{CE OUT}$ will stay low for 15 $\mu$ s or until $\overline{CE IN}$ goes high, whichever occurs first.
13	$\overline{CE IN}$	Chip-Enable Input. The input to chip-enable gating circuit. If $\overline{CE IN}$ is not used, connect $\overline{CE IN}$ to GND or $V_{OUT}$ .
14	$\overline{WDO}$	Watchdog Output. If WDI remains high or low longer than the watchdog timeout period, $\overline{WDO}$ goes low and reset is asserted for the reset timeout period. $\overline{WDO}$ returns high on the next transition at WDI. $\overline{WDO}$ remains high if WDI is unconnected.
15	$\overline{RESET}$	$\overline{RESET}$ Output goes low whenever $V_{CC}$ falls below the reset threshold. $\overline{RESET}$ will remain low typically for 200ms after $V_{CC}$ crosses the reset threshold on power-up.
16	RESET	RESET is an active-high output. It is open drain, and the inverse of $\overline{RESET}$ .

## Detailed Description

### RESET and RESET Outputs

The MAX691A/MAX693A/MAX800L/MAX800M's  $\overline{RESET}$  and RESET outputs ensure that the  $\mu$ P (with reset inputs asserted either high or low) powers up in a known state, and prevents code-execution errors during power-down or brownout conditions.

The  $\overline{RESET}$  output is active low, and typically sinks 3.2mA at 0.1V saturation voltage in its active state. When deasserted,  $\overline{RESET}$  sources 1.6mA at typically  $V_{OUT} - 0.5V$ . RESET output is open drain, active high, and typically sinks 3.2mA with a saturation voltage of 0.1V. When no backup battery is used, RESET output is

guaranteed to be valid down to  $V_{CC} = 1V$ , and an external 10k $\Omega$  pull-down resistor on RESET insures that it will be valid with  $V_{CC}$  down to GND (Figure 1). As  $V_{CC}$  goes below 1V, the gate drive to the  $\overline{RESET}$  output switch reduces accordingly, increasing the  $R_{DS(ON)}$  and the saturation voltage. The 10k $\Omega$  pull-down resistor insures the parallel combination of switch plus resistor is around 10k $\Omega$  and the output saturation voltage is below 0.4V while sinking 40 $\mu$ A. When using a 10k $\Omega$  external pull-down resistor, the high state for  $\overline{RESET}$  output with  $V_{CC} = 4.75V$  will be 4.5V typical. For battery voltages  $\geq 2V$  connected to VBATT,  $\overline{RESET}$  and RESET remain valid for  $V_{CC}$  from 0V to 5.5V.

# Microprocessor Supervisory Circuits

MAX691A/MAX693A/MAX800L/MAX800M

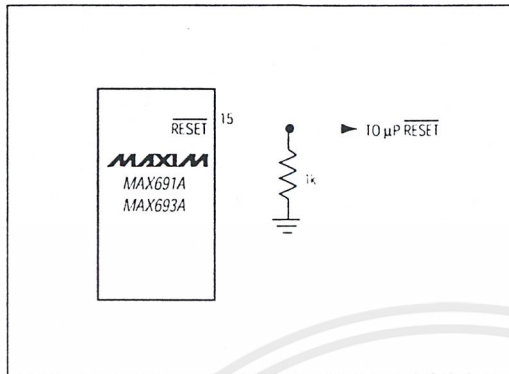


Figure 1 Adding an external pull-down resistor ensures  $\overline{\text{RESET}}$  is valid with  $V_{CC}$  down to GND

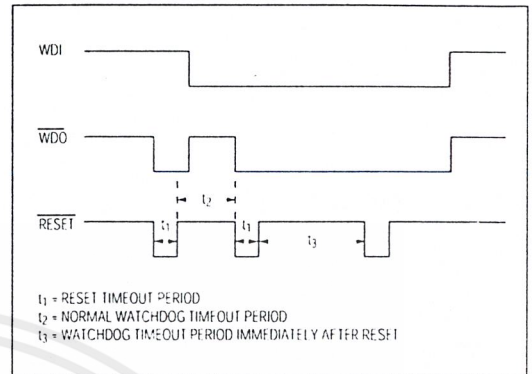


Figure 2 Watchdog Timeout Period and Reset Active Time

$\overline{\text{RESET}}$  and  $\overline{\text{RESET}}$  are asserted when  $V_{CC}$  falls below the reset threshold (4.65V for the MAX691A/MAX800L, 4.4V for the MAX693A/MAX800M) and remain asserted for 200ms typ after  $V_{CC}$  rises above the reset threshold on power-up (Figure 5). The devices' battery-switchover comparator does not affect reset assertion. However, both reset outputs are asserted in battery-backup mode since  $V_{CC}$  must be below the reset threshold to enter this mode.

### Watchdog Function

The watchdog monitors  $\mu\text{P}$  activity via the Watchdog Input (WDI). If the  $\mu\text{P}$  becomes inactive,  $\overline{\text{RESET}}$  and  $\overline{\text{RESET}}$  are asserted. To use the watchdog function, connect WDI to a bus line or  $\mu\text{P}$  I/O line. If WDI remains high or low for longer than the watchdog timeout period (1.6sec nominal),  $\overline{\text{WDO}}$ ,  $\overline{\text{RESET}}$ , and  $\overline{\text{RESET}}$  are asserted (see *RESET and RESET Outputs* section, and the *Watchdog Output* discussion on this page).

### Watchdog Input

A change of state (high to low, low to high, or a minimum 100ns pulse) at the WDI during the watchdog period resets the watchdog timer. The watchdog default timeout is 1.6sec.

To disable the watchdog function, leave WDI floating. An internal resistor network (100k $\Omega$  equivalent impedance at WDI) biases WDI to approximately 1.6V. Internal comparators detect this level and disable the watchdog timer. When  $V_{CC}$  is below the reset threshold, the watchdog function is disabled and WDI is disconnected from its internal resistor network, thus becoming high impedance.

### Watchdog Output

The Watchdog Output ( $\overline{\text{WDO}}$ ) remains high if there is a transition or pulse at WDI during the watchdog timeout period. The watchdog function is disabled and  $\overline{\text{WDO}}$  is a logic high when  $V_{CC}$  is below the reset threshold, battery-backup mode is enabled, or WDI is an open circuit. In watchdog mode, if no transition occurs at WDI during the watchdog timeout period,  $\overline{\text{RESET}}$  and  $\overline{\text{RESET}}$  are asserted for the reset timeout period (200ms typical).  $\overline{\text{WDO}}$  goes low and remains low until the next transition at WDI (Figure 2). If WDI is held high or low indefinitely,  $\overline{\text{RESET}}$  and  $\overline{\text{RESET}}$  will generate 200ms pulses every 1.6sec.  $\overline{\text{WDO}}$  has a 2 x TTL output characteristic.

### Selecting an Alternative Watchdog and Reset Timeout Period

The OSC SEL and OSC IN inputs control the watchdog and reset timeout periods. Floating OSC SEL and OSC IN or tying them both to  $V_{OUT}$  selects the nominal 1.6sec watchdog timeout period and 200ms reset timeout period. Connecting OSC IN to GND and floating or connecting OSC SEL to  $V_{OUT}$  selects the 100ms normal watchdog timeout delay and 1.6sec delay immediately after reset. The reset timeout delay remains 200ms (Figure 2). Select alternative timeout periods by connecting OSC SEL to GND and connecting a capacitor between OSC IN and GND, or by externally driving OSC IN (Table 1 and Figure 3). OSC IN is internally connected to a  $\pm 100\text{nA}$  (typ) current source that charges and discharges the timing capacitor to create the oscillator frequency, which sets the reset and watchdog timeout periods (see *Connecting a Timing Capacitor at OSC IN* in the *Applications Information* section).

# Microprocessor Supervisory Circuits

MAX6911A/MAX693A/MAX800L/MAX800M

Table 1. Reset Pulse Width and Watchdog Timeout Selections

OSC SEL	OSC IN	Watchdog Timeout Period		Reset Timeout Period
		Normal	Immediately After Reset	
Low	External Clock Input	1024 clks	4096 clks	2048 clks
Low	External Capacitor	(600/47pF x C)ms	(2.4/47pF x C)sec	(1200/47pF x C)ms
Floating	Low	100ms	1.6sec	200ms
Floating	Floating	1.6sec	1.6sec	200ms

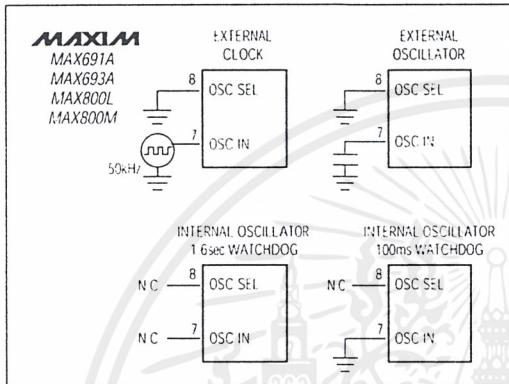


Figure 3. Oscillator Circuits

### Chip-Enable Signal Gating

The MAX691A/MAX693A/MAX800L/MAX800M provide internal gating of chip-enable (CE) signals to prevent erroneous data from being written to CMOS RAM in the event of a power failure. During normal operation, the CE gate is enabled and passes all CE transitions. When reset is asserted, this path becomes disabled, preventing erroneous data from corrupting the CMOS RAM. All these parts use a series transmission gate from  $\overline{CE}$  IN to  $\overline{CE}$  OUT (Figure 4).

The 10ns max CE propagation delay from  $\overline{CE}$  IN to  $\overline{CE}$  OUT enables the parts to be used with most  $\mu$ Ps.

### Chip-Enable Input

The Chip-Enable Input ( $\overline{CE}$  IN) is high impedance (disabled mode) while RESET and  $\overline{RESET}$  are asserted.

During a power-down sequence where  $V_{CC}$  falls below the reset threshold or a watchdog fault,  $\overline{CE}$  IN assumes a high-impedance state when the voltage at  $\overline{CE}$  IN goes high or 15 $\mu$ s after reset is asserted, whichever occurs first (Figure 5).

During a power-up sequence,  $\overline{CE}$  IN remains high impedance, regardless of  $\overline{CE}$  IN activity, until reset is deasserted following the reset timeout period.

In the high-impedance mode, the leakage currents into this terminal are  $\pm 1\mu$ A max over temperature. In the low-impedance mode, the impedance of  $\overline{CE}$  IN appears as a 75 $\Omega$  resistor in series with the load at  $\overline{CE}$  OUT.

The propagation delay through the CE transmission gate depends on both the source impedance of the drive to  $\overline{CE}$  IN and the capacitive loading on the Chip-Enable Output ( $\overline{CE}$  OUT) (see Chip-Enable Propagation Delay vs.  $\overline{CE}$  OUT Load Capacitance in the *Typical Operating Characteristics*). The CE propagation delay is production tested from the 50% point of  $\overline{CE}$  IN to the 50% point of  $\overline{CE}$  OUT using a 50 $\Omega$  driver and 50pF of load capacitance (Figure 6). For minimum propagation delay, minimize the capacitive load at  $\overline{CE}$  OUT, and use a low output-impedance driver.

### Chip-Enable Output

In the enabled mode, the impedance of  $\overline{CE}$  OUT is equivalent to 75 $\Omega$  in series with the source driving  $\overline{CE}$  IN. In the disabled mode, the 75 $\Omega$  transmission gate is off and  $\overline{CE}$  OUT is actively pulled to  $V_{OUT}$ . This source turns off when the transmission gate is enabled.

### LOW LINE Output

LOW LINE is the buffered output of the reset threshold comparator. LOW LINE typically sinks 3.2mA at 0.1V. For normal operation ( $V_{CC}$  above the LOW LINE threshold), LOW LINE is pulled to  $V_{OUT}$ .

### Power-Fail Comparator

The power-fail comparator is an uncommitted comparator that has no effect on the other functions of the IC. Common uses include low-battery indication (Figure 7), and early power-fail warning (see *Typical Operating Circuit*).

### Power-Fail Input

Power Fail Input (PFI) is the input to the power-fail comparator. It has a guaranteed input leakage of  $\pm 25$ nA max over temperature. The typical comparator delay is 25 $\mu$ s from  $V_{IL}$  to  $V_{OL}$  (power failing), and 60 $\mu$ s from  $V_{IH}$  to  $V_{OH}$  (power being restored). If PFI is not used, connect it to ground.

# Microprocessor Supervisory Circuits

MAX691A/MAX693A/MAX800L/MAX800M

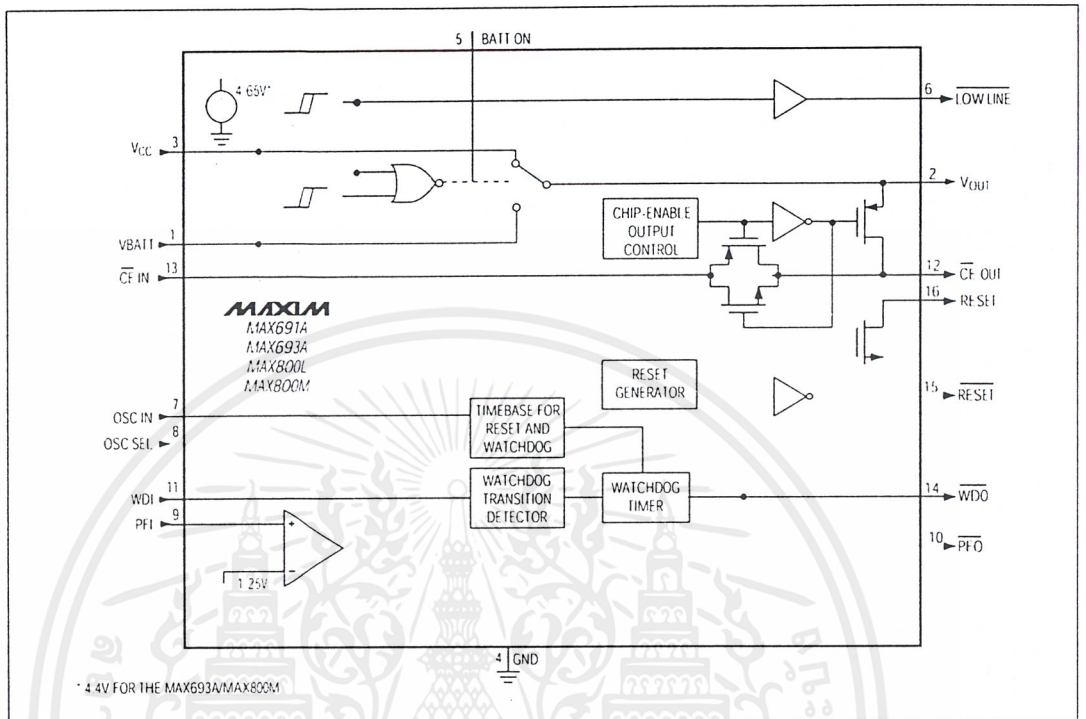


Figure 4 MAX691A/MAX693A/MAX800L/MAX800M Block Diagram

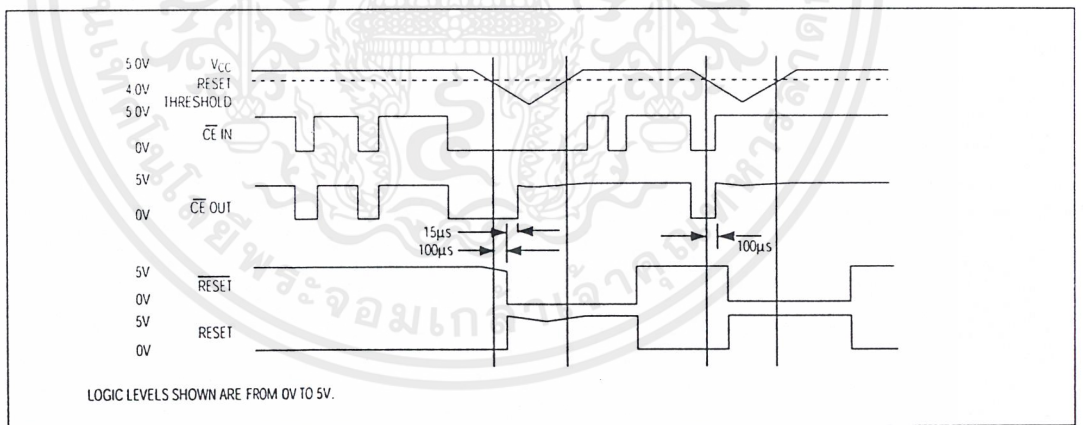


Figure 5. Reset and Chip-Enable Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Microprocessor Supervisory Circuits

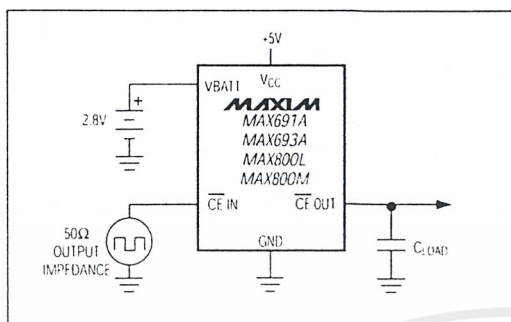


Figure 6 CE Propagation Delay Test Circuit

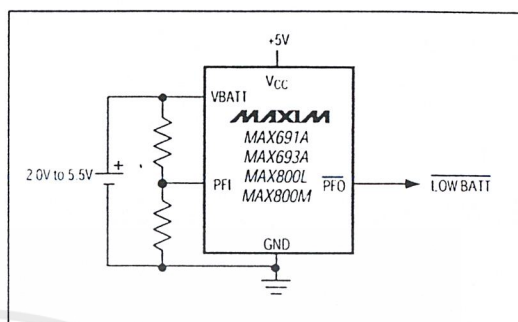


Figure 7 Low-Battery Indicator

Table 2. Input and Output Status in Battery-Backup Mode

PIN	NAME	STATUS
1	VBATT	Supply current is 1μA max.
2	V <sub>OUT</sub>	V <sub>OUT</sub> is connected to VBATT through an internal PMOS switch.
3	V <sub>CC</sub>	Battery switchover comparator monitors V <sub>CC</sub> for active switchover.
4	GND	GND 0V. 0V reference for all signals.
5	BATT ON	Logic high. The open-circuit output is equal to V <sub>OUT</sub> .
6	LOWLINE	Logic low*
7	OSC IN	OSC IN is ignored.
8	OSC SEL	OSC SEL is ignored.
9	PFI	The power-fail comparator remains active in the battery-backup mode for V <sub>CC</sub> ≥ VBATT - 1.2V typ.
10	PFO	The power-fail comparator remains active in the battery-backup mode for V <sub>CC</sub> ≥ VBATT - 1.2V typ. Below this voltage, PFO is forced low.
11	WDI	Watchdog is ignored.
12	CE OUT	Logic high. The open-circuit voltage is equal to V <sub>OUT</sub> .
13	CE IN	High impedance
14	WDO	Logic high. The open-circuit voltage is equal to V <sub>OUT</sub> .
15	RESET	Logic low*
16	RESET	High impedance*

\* V<sub>CC</sub> must be below the reset threshold to enter battery-backup mode.

## Power-Fail Output

The Power-Fail Output (PFO) goes low when PFI goes below 1.25V. It typically sinks 3.2mA with a saturation voltage of 0.1V. With PFI above 1.25V, PFO is actively pulled to V<sub>OUT</sub>.

## Battery-Backup Mode

Two conditions are required to switch to battery-backup mode: 1) V<sub>CC</sub> must be below the reset threshold, and 2) V<sub>CC</sub> must be below VBATT. Table 2 lists the status of the inputs and outputs in battery-backup mode.

## Battery On Output

The Battery On (BATT ON) output indicates the status of the internal V<sub>CC</sub>/battery-switchover comparator, which controls the internal V<sub>CC</sub> and VBATT switches. For V<sub>CC</sub> greater than VBATT (ignoring the small hysteresis effect), BATT ON typically sinks 3.2mA at 0.1V saturation voltage. In battery-backup mode, this terminal sources approximately 10μA from V<sub>OUT</sub>. Use BATT ON to indicate battery-switchover status or to supply base drive to an external pass transistor for higher-current applications (see *Typical Operating Circuit*).

## Input Supply Voltage

The Input Supply Voltage (V<sub>CC</sub>) should be a regulated 5V. V<sub>CC</sub> connects to V<sub>OUT</sub> via a parallel diode and a large PMOS switch. The switch carries the entire current load for currents less than 250mA. The parallel diode carries any current in excess of 250mA. Both the switch and the diode have impedances less than 1Ω each. The maximum continuous current is 250mA, but power-on transients may reach a maximum of 1A.

# Microprocessor Supervisory Circuits

MAX691A/MAX693A/MAX800L/MAX800M

### Battery-Backup Input

The Battery-Backup Input (VBATT) is similar to the  $V_{CC}$  input except the PMOS switch and parallel diode are much smaller. Accordingly, the on-resistances of the diode and the switch are each approximately  $10\Omega$ . Continuous current should be limited to 25mA and peak currents (only during power-up) limited to 250mA. The reverse leakage of this input is less than  $1\mu A$  over temperature and supply voltage (Figure 8).

### Output Supply Voltage

The Output Supply Voltage ( $V_{OUT}$ ) pin is internally connected to the substrate of the IC and supplies current to the external system and internal circuitry. All open-circuit outputs will, for example, assume the  $V_{OUT}$  voltage in their high states rather than the  $V_{CC}$  voltage. At the maximum source current of 250mA,  $V_{OUT}$  will typically be 200mV below  $V_{CC}$ . Decouple this terminal with a  $0.1\mu F$  capacitor.

### Applications Information

The MAX691A/MAX693A/MAX800L/MAX800M are not short-circuit protected. Shorting  $V_{OUT}$  to ground, other than power-up transients such as charging a decoupling capacitor, destroys the device.

All open-circuit outputs swing between  $V_{OUT}$  and GND rather than  $V_{CC}$  and GND.

If long leads connect to the chip inputs, insure that these leads are free from ringing and other conditions that would forward bias the chip's protection diodes.

There are three distinct modes of operation:

- 1) Normal operating mode with all circuitry powered up. Typical supply current from  $V_{CC}$  is  $35\mu A$  while only leakage currents flow from the battery.
- 2) Battery-backup mode where  $V_{CC}$  is typically within 0.7V below VBATT. All circuitry is powered up and the supply current from the battery is typically less than  $60\mu A$ .
- 3) Battery-backup mode where  $V_{CC}$  is less than VBATT by at least 0.7V. VBATT supply current is  $1\mu A$  max.

### Using SuperCap™ or MaxCap™ with the MAX691A/MAX693A/MAX800L/MAX800M

VBATT has the same operating voltage range as  $V_{CC}$ , and the battery switchover threshold voltages are typically  $\pm 30mV$  centered at VBATT, allowing use of a SuperCap and a simple charging circuit as a backup source (Figure 9).

If  $V_{CC}$  is above the reset threshold and VBATT is 0.5V above  $V_{CC}$ , current flows to  $V_{OUT}$  and  $V_{CC}$  from VBATT until the voltage at VBATT is less than 0.5V above  $V_{CC}$ . For example, with a SuperCap connected to VBATT and through a diode to  $V_{CC}$ , if  $V_{CC}$  quickly changes from 5.4V to 4.9V, the capacitor discharges through  $V_{OUT}$  and  $V_{CC}$  until VBATT reaches 5.1V typ. Leakage current through the SuperCap charging diode and the internal power diode eventually discharges the SuperCap to  $V_{CC}$ . Also, if  $V_{CC}$  and VBATT start from 0.1V above the reset threshold and power is lost at  $V_{CC}$ , the SuperCap on VBATT discharges through  $V_{CC}$  until VBATT reaches the reset threshold; then the battery-backup mode is initiated and the current through  $V_{CC}$  goes to zero.

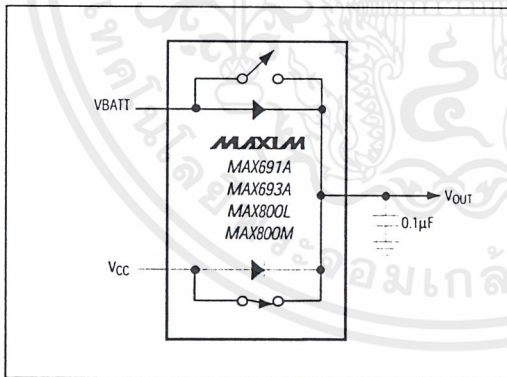


Figure 8.  $V_{CC}$  and VBATT to  $V_{OUT}$  Switch

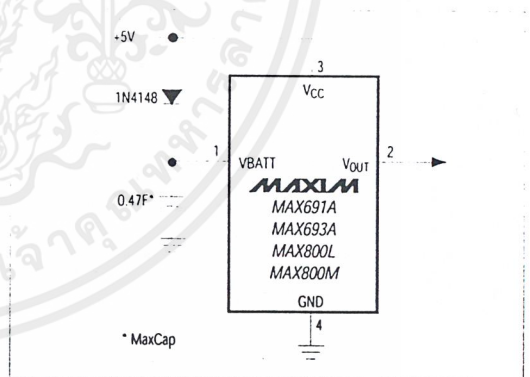


Figure 9. SuperCap or MaxCap on VBATT

# Microprocessor Supervisory Circuits

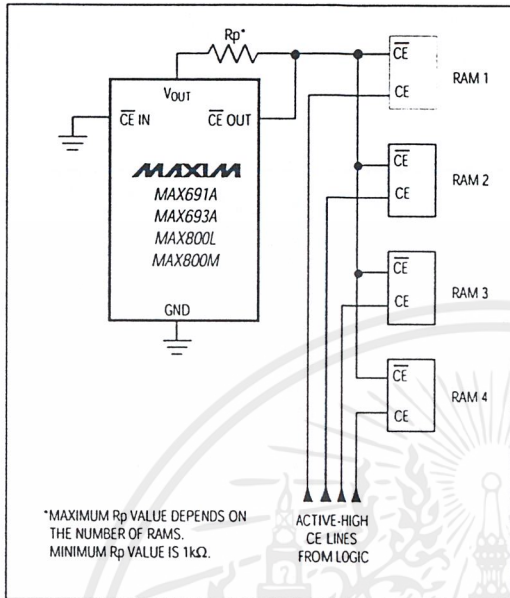


Figure 10. Alternate CE Gating

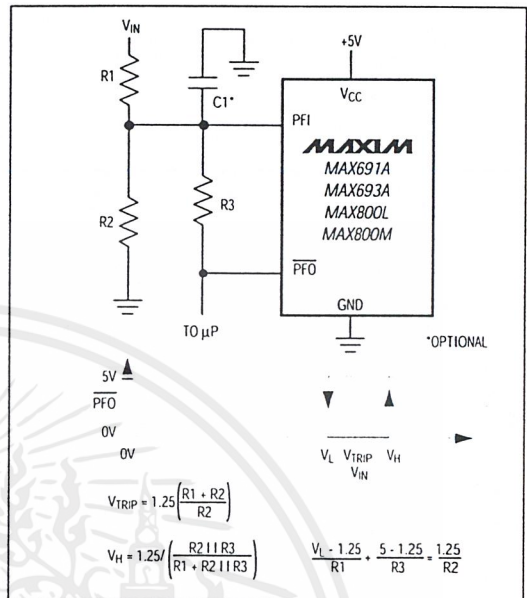


Figure 11. Adding Hysteresis to the Power-Fail Comparator

## Using Separate Power Supplies for VBATT and VCC

If using separate power supplies for V<sub>CC</sub> and V<sub>BATT</sub>, V<sub>BATT</sub> must be less than 0.3V above V<sub>CC</sub> when V<sub>CC</sub> is above the reset threshold. As described in the previous section, if V<sub>BATT</sub> exceeds this limit and power is lost at V<sub>CC</sub>, current flows continuously from V<sub>BATT</sub> to V<sub>CC</sub> via the V<sub>BATT</sub>-to-V<sub>OUT</sub> diode and the V<sub>OUT</sub>-to-V<sub>CC</sub> switch until the circuit is broken (Figure 8).

## Alternate Chip-Enable Gating

Using memory devices with both CE and  $\overline{CE}$  inputs allows the CE loop to be bypassed. To do this, connect  $\overline{CE}$  IN to ground, pull up  $\overline{CE}$  OUT to V<sub>OUT</sub>, and connect  $\overline{CE}$  OUT to the CE input of each memory device (Figure 10). The CE input of each part then connects directly to the chip-select logic, which does not have to be gated.

## Adding Hysteresis to the Power-Fail Comparator

Hysteresis adds a noise margin to the power-fail comparator and prevents repeated triggering of PFO when V<sub>IN</sub> is near the power-fail comparator trip point. Figure 11 shows how to add hysteresis to the power-fail com-

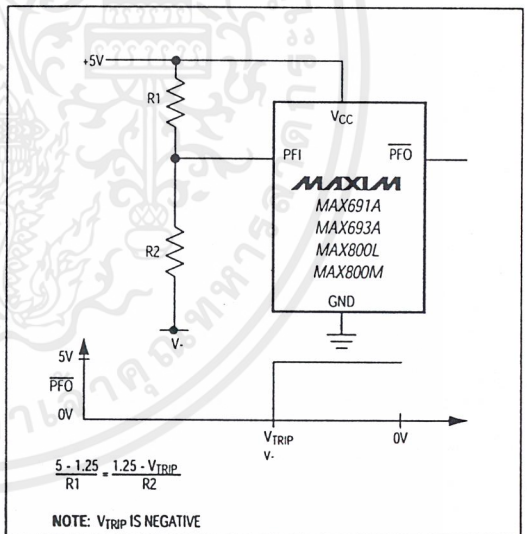


Figure 12. Monitoring a Negative Voltage

## Microprocessor Supervisory Circuits

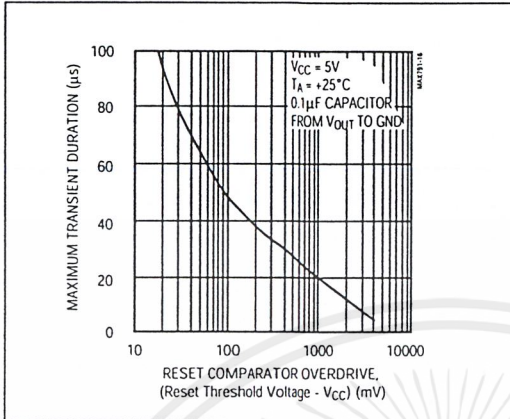


Figure 13. Maximum Transient Duration without Causing a Reset Pulse vs. Reset Comparator Overdrive

parator. Select the ratio of R1 and R2 such that PFI sees 1.25V when  $V_{IN}$  falls to the desired trip point ( $V_{TRIP}$ ). Resistor R3 adds hysteresis. It will typically be an order of magnitude greater than R1 or R2. The current through R1 and R2 should be at least  $1\mu A$  to ensure that the  $25nA$  (max) PFI input current does not shift the trip point. R3 should be larger than  $10k\Omega$  to prevent it from loading down the PFO pin. Capacitor C1 adds noise rejection.

### Monitoring a Negative Voltage

The power-fail comparator can be used to monitor a negative supply voltage using Figure 12's circuit. When the negative supply is valid, PFO is low. When the negative supply voltage drops, PFO goes high. This circuit's accuracy is affected by the PFI threshold tolerance, the  $V_{CC}$  voltage, and resistors R1 and R2.

### Backup-Battery Replacement

The backup battery may be disconnected while  $V_{CC}$  is above the reset threshold. No precautions are necessary to avoid spurious reset pulses.

### Negative-Going $V_{CC}$ Transients

While issuing resets to the  $\mu P$  during power-up, power-down, and brownout conditions, these supervisors are relatively immune to short-duration, negative-going  $V_{CC}$  transients (glitches). It is usually undesirable to reset the  $\mu P$  when  $V_{CC}$  experiences only small glitches.

Figure 13 shows maximum transient duration vs. reset-comparator overdrive, for which reset pulses are **not** generated. The graph was produced using negative-going  $V_{CC}$  pulses, starting at 5V and ending below the reset threshold by the magnitude indicated (reset comparator overdrive). The graph shows the maximum pulse width a negative-going  $V_{CC}$  transient may typically have without causing a reset pulse to be issued. As the amplitude of the transient increases (i.e., goes farther below the reset threshold), the maximum allowable pulse width decreases. Typically, a  $V_{CC}$  transient that goes  $100mV$  below the reset threshold and lasts for  $40\mu s$  or less will not cause a reset pulse to be issued.

A  $100nF$  bypass capacitor mounted close to the  $V_{CC}$  pin provides additional transient immunity.

### Connecting a Timing Capacitor at OSC IN

When OSC SEL is connected to ground, OSC IN disconnects from its internal  $10\mu A$  (typ) pull-up and is internally connected to a  $\pm 100nA$  current source. When a capacitor is connected from OSC IN to ground (to select alternative reset and watchdog timeout periods), the current source charges and discharges the timing capacitor to create the oscillator that controls the reset and watchdog timeout period. To prevent timing errors or oscillator start-up problems, minimize external current leakage sources at this pin, and locate the capacitor as close to OSC IN as possible. The sum of PC-board leakage plus OSC capacitor leakage must be small compared to  $\pm 100nA$ .

## Microprocessor Supervisory Circuits

### Maximum V<sub>CC</sub> Fall Time

The V<sub>CC</sub> fall time is limited by the propagation delay of the battery switchover comparator and should not exceed 0.03V/μs. A standard rule of thumb for filter capacitance on most regulators is on the order of 100μF per amp of current. When the power supply is shut off or the main battery is disconnected, the associated initial V<sub>CC</sub> fall rate is just the inverse or 1A/100μF = 0.01V/μs. The V<sub>CC</sub> fall rate decreases with time as V<sub>CC</sub> falls exponentially, which more than satisfies the maximum fall-time requirement.

### Watchdog Software Considerations

A way to help the watchdog timer keep a closer watch on software execution involves setting and resetting the watchdog input at different points in the program, rather than "pulsing" the watchdog input high-low-high or low-high-low. This technique avoids a "stuck" loop where the watchdog timer continues to be reset within the loop, keeping the watchdog from timing out. Figure 14 shows an example flow diagram where the I/O driving the watchdog input is set high at the beginning of the program, set low at the beginning of every subroutine or loop, then set high again when the program returns to the beginning. If the program should "hang" in any subroutine, the I/O is continually set low and the watchdog timer is allowed to time out, causing a reset or interrupt to be issued.

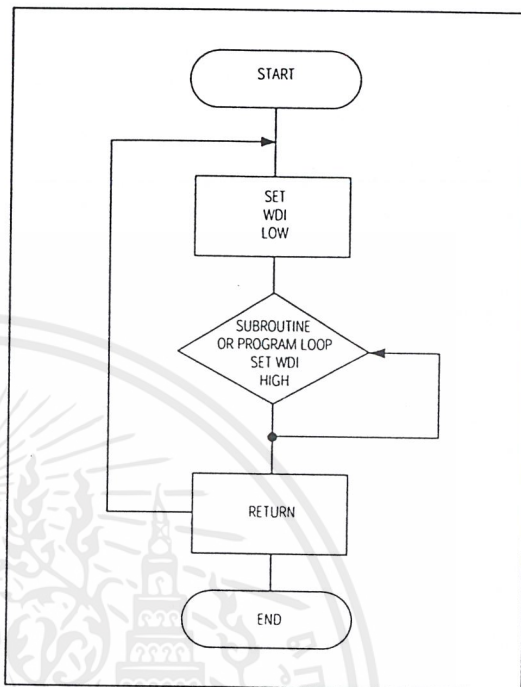


Figure 14. Watchdog Flow Diagram

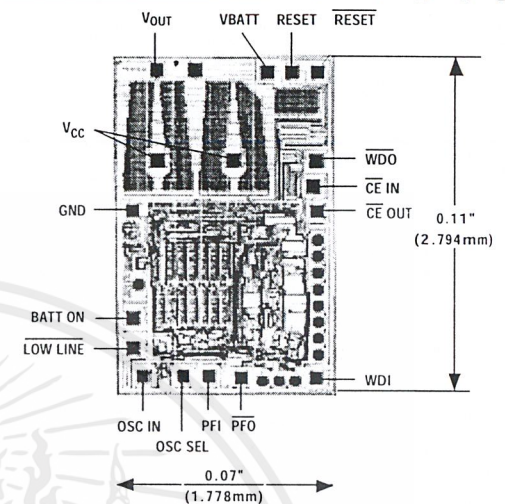
# Microprocessor Supervisory Circuits

## Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX693ACPE	0°C to +70°C	16 Plastic DIP
MAX693ACSE	0°C to +70°C	16 Narrow SO
MAX693ACWE	0°C to +70°C	16 Wide SO
MAX693AC/D	0°C to +70°C	Dice*
MAX693AEPE	-40°C to +85°C	16 Plastic SO
MAX693AESE	-40°C to +85°C	16 Narrow SO
MAX693AEWE	-40°C to +85°C	16 Wide SO
MAX693AEJE	-40°C to +85°C	16 CERDIP
MAX693AMJE	-55°C to +125°C	16 CERDIP
MAX800LCPE	0°C to +70°C	16 Plastic DIP
MAX800LCSE	0°C to +70°C	16 Narrow SO
MAX800LEPE	-40°C to +85°C	16 Plastic DIP
MAX800LESE	-40°C to +85°C	16 Narrow SO
MAX800MCPE	0°C to +70°C	16 Plastic DIP
MAX800MCSE	0°C to +70°C	16 Narrow SO
MAX800MEPE	-40°C to +85°C	16 Plastic DIP
MAX800MESE	-40°C to +85°C	16 Narrow SO

\* Dice are specified at  $T_A = +25^\circ\text{C}$ , DC parameters only.

## Chip Topography



TRANSISTOR COUNT: 729  
SUBSTRATE CONNECTED TO V<sub>OUT</sub>

## Package Information



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1996 Maxim Integrated Products

Printed USA

MAXIM is a registered trademark of Maxim Integrated Products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวกค.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;FILENAME      T.ASM
;DESCRIPTION   ACCESS CONTROL SYSTEM WITH MAGNETIC CARD
;HARDWARE     MCS51 +RAM +8255PORT +DMC164 (LCD)
;ASSEMBLER    SXA51
;SOFTWARE ENG KOOKIE L.
;COMPANY      KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
;DATE         15 MARCH 2001
;##### VARIABLE SET #####
RTC_SCLK      EQU    P1.5
RTC_IO        EQU    P1.6
RTC_RESET     EQU    P1.7
FOUND         EQU    00H          ;MATCH CODE 20 BYTE
MEMDATA       EQU    30H          ;DATA 20 BYTE
PLSOPHO       EQU    45H
PHSOPHO       EQU    46H
PLJUNIOR      EQU    47H
PHJUNIOR      EQU    48H
PLSENIOR      EQU    49H
PHSENIOR      EQU    4AH
PLMASTER     EQU    4BH
PHMASTER     EQU    4CH
PLTEACH       EQU    4DH
PHTEACH       EQU    4EH
PLRESERVE    EQU    4FH
PHRESERVE    EQU    50H
CONTACT       EQU    51H
GROUP         EQU    52H
SUM           EQU    53H
SUM_C         EQU    54H
CKLBUF        EQU    55H
CKHBUF        EQU    56H
CK_EDIT       EQU    57H
LSBUF         EQU    58H
HSBUF         EQU    59H
HCODE         EQU    5AH
CK_COUNT      EQU    5BH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LDIARY	EQU	5CH	
HDIARY	EQU	5DH	
LBEGIN	EQU	5EH	
HBEGIN	EQU	5FH	
LSTART	EQU	60H	
HSTART	EQU	61H	
NUM	EQU	62H	
COUNT_D	EQU	63H	
CODE1	EQU	65H	
CODE2	EQU	66H	
CODE3	EQU	67H	
STATUS	EQU	68H	
BUFFUL	EQU	7FH	;BIT
DELMEMFUL	EQU	7EH	;BIT
CHECK1	EQU	7DH	;BIT
CK_ERR	EQU	7CH	;BIT
SOPHOMORE	EQU	0000H	
JUNIOR	EQU	0C30H	
SENIOR	EQU	1860H	
MASTER	EQU	2490H	
TEACHER	EQU	30C0H	
RESERVE	EQU	3CF0H	
DIARYUSE	EQU	4920H	
SEC	EQU	08000H	
MIN	EQU	08001H	
HR	EQU	08002H	
DATE	EQU	08003H	
MONTH	EQU	08004H	
DAY	EQU	08005H	
YEAR	EQU	08006H	
WP	EQU	08007H	
XLCDWRC	EQU	0FA00H	;LCD WRITE CONTROL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

XLCDRDC      EQU    0FA01H      ;LCD READ CONTROL (BUSY CHECK)
XLCDWRD      EQU    0FA02H      ;LCD WRITE DATA
XLCDRDD      EQU    0FA03H      ;LCD READ DATA
DM           EQU    00001111B   ;DISCONNECT MODE
UA           EQU    01100011B   ;UNNUMBERED ACKNOWLEDGE
BZ           EQU    11100011B   ;BUSY
MTU          EQU    01001111B   ;MULTI-USER
SIM          EQU    10000011B   ;SIMULTANEOUS USE
FREE         EQU    00011111B   ;FREE TO COMMUNICATE
PCBC         EQU    00011011B   ;PC
SABM         EQU    00111111B   ;SET ASYNCHRONRS BALANCE MODE
NRGT         EQU    10111111B   ;UNAUTHORIZED USER
DISC         EQU    01000011B   ;DISCONNECT SIGNAL
D_BYTE       EQU    00000000B   ;DATA BYTE

```

```

##### INTERNAL RAM #####

```

```

ORG    00H
DS     8      ;BANK-0 REGISTER
SYSSTK: DS 24 ;SYSTEM STACK
LCDBUF: DS 16 ;LCD BUFFER
ENDINT:

```

```

##### MAIN #####

```

```

ORG    0000H
LJMP   MAIN

ORG    0023H
LJMP   RxISR

MAIN:  MOV    R2,#5H
       LCALL DELAY
       CLR   P1.1
       MOV  IE,#90H
       MOV  SCON,#50H ;MODE1 REN=1
       MOV  PCON,#00H

```

```

SETB   TR1

MOV    SP,#SYSSTK           ;ZOOM SP

LCALL  XLCDSET
CLR    RTC_SCLK
CLR    RTC_RESET           ;RESET RTC

MOV    PLSOPHO,#00H
MOV    PHSOPHO,#00H
MOV    PLJUNIOR,#30H
MOV    PHJUNIOR,#0CH
MOV    PLSENIOR,#60H
MOV    PHSENIOR,#18H
MOV    PLMASTER,#090H
MOV    PHMASTER,#024H
MOV    PLTEACH,#0C0H
MOV    PHTEACH,#030H
MOV    PLRESERVE,#0F0H
MOV    PHRESERVE,#03CH

;##### MAIN #####
MOV    A,#81H
LCALL  RTCCOM
MOV    R4,#8H
MOV    DPTR,#SEC
SH1:   SETB   RTC_SCLK
CLR    RTC_SCLK
JNB    RTC_IO,SH11
SETB   ACC.0
LJMP   SH111
SH11:  CLR    ACC.0
SH111: RR    A
DJNZ   R4,SH1
CLR    RTC_RESET
RL     A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX  @DPTR,A
MOV   A,#80H
LCALL RTCCOM
MOV   DPTR,#SEC
MOVX  A,@DPTR
ANL   A,#7FH
LCALL RTCDAT

RE:   LCALL OUT_RTC
      LCALL LINE1
      LCALL LINE2
      LCALL LINE3
      LCALL LINE4
      JMP   RE

;##### INTERRUPT SERVICE ROUTINE #####
RxISR: JNB   RI,$
        MOV  A,SBUF
        CLR  EA
        CLR  RI
        LCALL CHECK
        SETB EA
        RETI
Rx:     JMP   Rx485

;##### CHECK CONNECT 232 OR 485 #####
CHECK: CJNE  A,#0FFH,Rx
        MOV  R1,#BZ
        LCALL Rx232
        MOV  SCON,#50H           ;MODE 1 REN = 1
        MOV  SBUF,#62H          ;SEND "B" TO PC
        JNB  TI,$
        CLR  TI
        MOV  SBUF,#66H          ;SEND "F" TO PC
        JNB  TI,$
        CLR  TI
        JNB  RI,$               ;WAIT RECIEVE ORDER
        MOV  A,SBUF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR    RI
CALL   ORDER
MOV    R1,#FREE
LCALL  Rx232
RET

;##### CHECK ORDER FROM PC #####
ORDER: CJNE  A,#2AH,CH_U      ;*
        CALL  DOWNLOAD
        SJMP  BACK_CH
CH_U:   CJNE  A,#55H,CH_A      ;U
        CALL  UPLOAD
        SJMP  BACK_CH
CH_A:   CJNE  A,#41H,CH_D      ;A
        CALL  ADD_N
        SJMP  BACK_CH
CH_D:   CJNE  A,#44H,CH_M      ;D
        CALL  DELPC
        SJMP  BACK_CH
CH_M:   CJNE  A,#4DH,CH_C      ;M
        CALL  MODIPC
        SJMP  BACK_CH
CH_C:   CJNE  A,#43H,CH_T      ;C
        CALL  CHANG
        SJMP  BACK_CH
CH_T:   CJNE  A,#54H,ERR_2     ;T
        CALL  TIME
        SJMP  BACK_CH
ERR_2:  JMP   ERR
BACK_CH: RET

;##### SEND BZ OR FREE TO 32 TERMINAL #####
Rx232:  SETB  P1.1
        MOV   SCON,#0FOH      ;MODE 3 MULTI
        MOV   R0,#00H
SENDM3: SETB  TB8
        MOV   SBUF,R0
        JNB  TI,$

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR    TI
CLR    TB8
MOV    SBUF,R1
JNB    TI,$
CLR    TI
INC    R0
CJNE   R0,#1FH,SENDM3
RET

```

```

;#####

```

```

CK_YEAR:  MOV    A,GROUP
           CJNE   A,#32H,N_Y3      ; CHECK FOR YEAR2
           MOV    DPTR,#SOPHOMORE
           MOV    LBEGIN,DPL
           MOV    HBEGIN,DPH
           JMP    Y_BK

N_Y3:     CJNE   A,#33H,N_Y4      ; CHECK FOR YEAR3
           MOV    DPTR,#JUNIOR
           MOV    LBEGIN,DPL
           MOV    HBEGIN,DPH
           JMP    Y_BK

N_Y4:     CJNE   A,#34H,N_Y5      ; CHECK FOR YEAR4
           MOV    DPTR,#SENIOR
           MOV    LBEGIN,DPL
           MOV    HBEGIN,DPH
           JMP    Y_BK

N_Y5:     CJNE   A,#35H,N_Y6      ; CHECK FOR YEAR5
           MOV    DPTR,#MASTER
           MOV    LBEGIN,DPL
           MOV    HBEGIN,DPH
           JMP    Y_BK

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

N_Y6:  MOV  DPTR,#TEACHER      ; YEAR6
        MOV  LBEGIN,DPL
        MOV  HBEGIN,DPH

Y_BK:   RET

;#####

CK_PYEAR:  MOV  A,GROUP          ;MEM POSITION EACH YEAR
            CJNE A,#32H,N_PY3    ; CHECK FOR YEAR2
            MOV  PLSOPHO,LBEGIN
            MOV  PHSOPHO,HBEGIN
            JMP  Y_BK

```

```

N_PY3:   CJNE A,#33H,N_PY4      ; CHECK FOR YEAR3
            MOV  PLJUNIOR,LBEGIN
            MOV  PHJUNIOR,HBEGIN
            JMP  Y_BK

```

```

N_PY4:   CJNE A,#34H,N_PY5      ; CHECK FOR YEAR4
            MOV  PLSENIOR,LBEGIN
            MOV  PHSENIOR,HBEGIN
            JMP  Y_BK

```

```

N_PY5:   CJNE A,#35H,N_PY6      ; CHECK FOR YEAR5
            MOV  PLMASTER,LBEGIN
            MOV  PHMASTER,HBEGIN
            JMP  Y_BK

```

```

N_PY6:   MOV  PLTEACH,LBEGIN     ;YEAR6
            MOV  PHTEACH,HBEGIN
            JMP  Y_BK

```

```

;##### UPLOAD #####

```

```

UPLOAD:  CALL  NUM_B             ;ส่งจำนวนคนที่ส่งทั้งหมด
            CALL  SEND           ;ส่ง "จำนวน" data"
            JNB  RI,$
            MOV  A,SBUF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR    RI
CJNE  A,#45H,NOT_UP    ;CHECK "E" = ENDUPLOAD
CALL  REJECT          ;DELETE DATA IN DIARY USE
NOT_UP:    RET

```

```

;##### DOWNLOAD #####

```

```

DOWNLOAD: CLR  CK_ERR
          CALL  SEND_R    ;SEND "R"
          MOV   R3,#05H   ;FOR 5 YEAR (2,3,4,5,6)
NEXT_YEAR: CALL  RECEIVE  ;RECEIVE DATA FROM PC / YEAR
          CALL  CK_HEAD   ;CHECK COUNT EACH YEAR
          MOV   A,COUNT_D
          JZ    ZERO      ;CHECK = 0
          CALL  CK_PEO    ;CHECK DATA IF ERROR SET CK_ERR
          CALL  STORE     ;STORE DATA
          JMP   NXT_Y1
ZERO:    MOV   DPTR,#DIARYUSE+3 ;Y, YEAR,COUNT_D
          MOVX  A,@DPTR
          CJNE  A,#0DH,ERR_ZERO ;CHECK "CHRS(13)"
          CALL  CK_YEAR
NXT_Y1:  CALL  CK_PYEAR;ใส่ตำแหน่งสุดท้ายแต่ละชั้นปี
          CJNE  R3,#01H,N_ZERO
          CALL  SEND_E
          SJMP  NXT_Y     ;CHECK ERROR JMP RECIVE DATA NEXT

N_ZERO:  CALL  SEND_N
          JMP   NXT_Y
ERR_ZERO: CALL  ERR

NXT_Y:   JB    CK_ERR,GIVEUP
          DJNZ  R3,NEXT_YEAR

GIVEUP:  RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

,*****
;
;          UPLOAD
,*****

```

```

SEND:  MOV   DPTR,#DIARYUSE   ;DATA START AT START_DATA
        MOV   R2,NUM
        MOV   A,NUM
        JZ    RET_SEND        ; CHECK NO DATA
SEND1:  CALL  SEND_a          ;"a"
        CALL  CODE_B          ; SEND CODE 3 BYTE
        CALL  BREAK_S         ;"f"
        CALL  LOGIN_B         ; DATE AND TIME LOGIN 6 BYTE
        CALL  BREAK_S
        CALL  LOGOUT_B        ; DATE ANDTIME LOGOUT 6 BYTE
        CALL  BREAK_S
        CALL  COM_B           ; SEND COM 1 BYTE
        CALL  BREAK_S
        MOV   A,SUM
        MOV   SBUF,A          ; SEND CHECK SUM
        JNB  TI,$
        CLR  TI
        CALL  SEND_z         ;"z"
        DJNZ R2,SEND1
RET_SEND:CALL SEND_100
        RET

```

```

;#####

```

```

NUM_B:  MOV   SBUF,NUM
        JNB  TI,$
        CLR  TI
        RET

```

```

,*****

```

```

CODE_B:  MOV   R0,#03H
          MOV   SUM,#00H
CODE:    CLR  CY
          MOVX  A,@DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ADD A,SUM
MOV SUM,A
MOVX A,@DPTR
MOV SBUF,A
JNB TI,$
CLR TI
INC DPTR
DJNZ R0,CODE
RET
```

```
LOGIN_B: MOV R0,#06H
```

```
LOGIN: CLR CY
MOVX A,@DPTR
ADD A,SUM
MOV SUM,A
MOVX A,@DPTR
MOV SBUF,A
JNB TI,$
CLR TI
INC DPTR
DJNZ R0,LOGIN
RET
```

```
LOGOUT_B: MOV R0,#06H
```

```
LOGOUT: CLR CY
MOVX A,@DPTR
ADD A,SUM
MOV SUM,A
MOVX A,@DPTR
MOV SBUF,A
JNB TI,$
CLR TI
INC DPTR
DJNZ R0,LOGOUT
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

COM_B: CLR CY

MOVX A,@DPTR
ADD A,SUM
MOV SUM,A
MOVX A,@DPTR
MOV SBUF,A
JNB TI,$
CLR TI
INC DPTR
RET

REJECT: MOV HDIARY,#49H ; CLR DIARY USE
MOV LDINARY,#20H
RET

;##### ADD NEW USER #####
ADD_N: LCALL MAG_RD
MOV CK_EDIT,#0000001B
CALL CARD
RET

;##### DELETE DATA #####
DELPC: MOV CK_EDIT,#00000100B
CALL SEND_R
CALL R_MODI
RET

CHANG: LCALL MAG_RD
MOV CK_EDIT,#00000010B
CALL CARD
;CALL R_MODI
RET

MODIPC:MOV CK_EDIT,#00001000B
CALL SEND_R
CALL R_MODI
RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

##### INPUT TIMER #####

```
TIME:  MOV    DPTR,#SEC
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
        MOVX   @DPTR,A      ;      SEC
        INC    DPTR
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
        MOVX   @DPTR,A      ;      MIN
        INC    DPTR
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
        MOVX   @DPTR,A      ;      HOUR
        INC    DPTR
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
        MOVX   @DPTR,A      ;      DAY
        INC    DPTR
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
        MOVX   @DPTR,A      ;      MONTH
        INC    DPTR
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
        MOVX   @DPTR,A      ;      DATE
        INC    DPTR
        JNB    RI,$
        MOV    A,SBUF
        CLR    RI
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX @DPTR,A ; YEAR
lcall in_rtc
RET

;##### RECIEVE DATA 20 BYTE #####
MAG_RD:SETB P1.1 ;010BH
MOV SCON,#0F0H ; MODE 3 MUTI
MOV A,#00H
SETB TB8
MOV SBUF,A
JNB TI,$
CLR TI
CLR P1.1
MOV R0,#MEMDATA
CLR SM2
WAIT: JNB RI,$ ;0123
MOV A,SBUF
CLR RI
MOV @R0,A ;012A
INC R0
CJNE R0,#MEMDATA+20,WAIT
MOV SCON,#50H
RET

;##### CHECK SUM&SEND 20 BYTE #####
CARD: MOV SUM,#00H ;CLEAR SUM
MOV R1,#MEMDATA
MOV R0,#20
CARD1: CLR CY
MOV A,SUM
ADD A,@R1
MOV SUM,A
MOV SBUF,@R1
JNB TI,$
CLR TI
INC R1
DJNZ R0,CARD1
CALL BREAK_B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    A,SUM
MOV    SBUF,A
JNB    TI,$
CLR    TI
CALL   E_B
CALL   R_MODI
RET

```

```

;#####

```

```

RECEIVE: MOV    DPTR,#RESERVE
LOOP:    JNB    RI,$
         MOV    A,SBUF
         CLR    RI
         MOVX   @DPTR,A
         INC    DPTR
         CJNE   A,#0DH,LOOP    ;CHECK "13" = BYTE END DATA
         RET

```

```

CK_HEAD: MOV    DPTR,#RESERVE
         MOVX   A,@DPTR
         CJNE   A,#59H,ERR_P    ; CHECK FOR Y
         INC    DPTR
         MOVX   A,@DPTR
         MOV    GROUP,A        ; SAVE YEAR 1 BYTE
         INC    DPTR
         MOVX   A,@DPTR
         MOV    COUNT_D,A      ; SAVE COUNTD 1 BYTE
         RET

```

```

CK_PEO:  MOV    R0,COUNT_D
         MOV    CK_COUNT,#00H
         MOV    DPTR,#RESERVE+3 ;BEGIN AT FIRST PERSON Y++COUNT_D

```

```

NXT_PEO: INC    CK_COUNT
         MOV    SUM,#00H
         MOVX   A,@DPTR
         CJNE   A,#61H,ERR_P    ; check for "a"

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INC     DPTR
MOV     R1,#14H
NB_CARD:CLR  CY           ; RECEIVE 20 BYTE
MOVX   A,@DPTR
ADD    A,SUM
MOV    SUM,A
INC    DPTR
DJNZ   R1,NB_CARD

```

```

MOVX   A,@DPTR           ; CHECK FOR "#"
CJNE   A,#23H,ERR_P
INC    DPTR

```

```

MOV     R1,#03H           ; RECEIVE CODE 3 BYTE
NB_CODE:CLR  CY
MOVX   A,@DPTR
ADD    A,SUM
MOV    SUM,A
INC    DPTR
DJNZ   R1,NB_CODE

MOVX   A,@DPTR           ; CHECK FOR "#"
CJNE   A,#23H,ERR_P
INC    DPTR

```

```

MOVX   A,@DPTR
MOV    STATUS,A           ;RECEIVE STATUS 1 BYTE
CLR    CY
ADD    A,SUM
MOV    SUM,A
INC    DPTR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX A,@DPTR      ; CHECK FOR "#"
CJNE A,#23H,ERR_P
INC DPTR

MOVX A,@DPTR      ; SAVE SUM_C
MOV SUM_C,A
INC DPTR

MOVX A,@DPTR      ; CHECK FOR "z"
CJNE A,#7AH,ERR_P
INC DPTR

CLR CHECK1
CALL CK_SUM        ; IF SUM = SUM_C NOT SET CHECK1
JB CHECK1,ERR_P

MOVX A,@DPTR
CJNE A,#0DH,NXT_PEO ; "13" IS FINAL BYTE OF EACH YEAR

MOV A,CK_COUNT    ;CHECK COUNT DATA
CJNE A,COUNT_D,ERR_P
RET

ERR_P: CALL ERR
RET

```

\*\*\*\*\*

```

CK_SUM: MOV A,SUM
CJNE A,SUM_C,NO_OK
CLR CHECK1
JMP SUM_BK

NO_OK: SETB CHECK1

SUM_BK: RET

```

\*\*\*\*\*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
STORE: CALL Ck_YEAR ;FROM BUFFUER TO VARIABLE
MOV DPTR,#RESERVE+4 ;MEMDATA,STATUS,CODE
MOV R2,COUNT_D
```

```
NEXT_P: MOV R0,#14H
MOV R1,#MEMDATA
```

```
IP_STO: MOVX A,@DPTR
MOV @R1,A
INC DPTR
INC R1
DJNZ R0,IP_STO
```

```
INC DPTR
MOV R0,#03H
MOV R1,#CODE1
IP_STO1: MOVX A,@DPTR
MOV @R1,A
INC DPTR
INC R1
DJNZ R0,IP_STO1
```

```
INC DPTR
MOVX A,@DPTR
MOV STATUS,A
MOV R1,#05H
```

```
INCRE: INC DPTR
DJNZ R1,INCRE
MOV LSTART,DPL ;POSITION DATA NEXT IN BUFFER
MOV HSTART,DPH ;FOR INSTALL
```

```
;*****install data to external memory*****
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOV DPL,LBEGIN ;POSITION DATA NEXT IN MEMRORY

MOV DPH,HBEGIN ;FOR INSTALL

MOV A,GROUP ; YEAR

MOVX @DPTR,A

INC DPTR

MOV R1,#MEMDATA ; MEMDATA

IP\_INST: MOV A,@R1

MOVX @DPTR,A

INC DPTR

INC R1

CJNE R1,#MEMDATA+20,IP\_INST

MOV R1,#CODE1 ; CODE

IP\_INST1:MOV A,@R1

MOVX @DPTR,A

INC DPTR

INC R1

CJNE R1,#CODE1+3,IP\_INST1

MOV A,STATUS ; STATUS

MOVX @DPTR,A

INC DPTR

MOV A,#00H ; LOGIN/OUT

MOVX @DPTR,A

INC DPTR

MOV LBEGIN,DPL

MOV HBEGIN,DPH

MOV DPL,LSTART

MOV DPH,HSTART

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ R2,NEXT_P
RET
##### RECIEVE CODE #####
R_MODI: JNB RI,$
MOV A,SBUF
CLR RI
CJNE A,#61H,ERR_3 ;RECEIVE AND CHECK "a"

JNB RI,$
MOV CODE1,SBUF ;
CLR RI

JNB RI,$
MOV CODE2,SBUF
CLR RI

JNB RI,$
MOV CODE3,SBUF
CLR RI

JNB RI,$
MOV A,SBUF
CLR RI
CJNE A,#23H,ERR_3

JNB RI,$
MOV STATUS,SBUF
CLR RI

JNB RI,$
MOV A,SBUF
CLR RI
CJNE A,#23H,ERR_3

JNB RI,$
MOV SUM_C,SBUF

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR    RI

JNB    RI,$
MOV    A,SBUF
CLR    RI
CJNE   A,#23H,ERR_3

JNB    RI,$
MOV    GROUP,SBUF
CLR    RI

JNB    RI,$
MOV    A,SBUF
CLR    RI
CJNE   A,#7AH,ERR_3

CLR    CHECK1
LCALL  RANGE_YEAR
JB     CHECK1,ERR_3
LJMP   CK_R_MODI
ERR_3: JMP    ERR
RET

;##### CHECK YEAR #####
RANGE_YEAR: MOV    A,GROUP
CJNE   A,#32H,RANGE1
JMP    RANGE_BK
RANGE1: CJNE   A,#33H,RANGE2
JMP    RANGE_BK
RANGE2: CJNE   A,#34H,RANGE3
JMP    RANGE_BK
RANGE3: CJNE   A,#35H,RANGE4
JMP    RANGE_BK
RANGE4: CJNE   A,#36H,RANGE5
JMP    RANGE_BK
RANGE5: SETB   CHECK1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RANGE_B&LRET RI
;##### CHANGE #####
CHANGE:JNB RI,$ MOV DPL,LSBUF
MOV DPH,HSBUF
CLR R1C DPTR
CJNE R0H,R1,EMEMDATA ; เก็บค่าแถบแม่เหล็ก
CHANGE1: MOV A,@R0
JNB R1CVX @DPTR,A
INC R0
INC DPTR
CJNE R0,#MEMDATA+20,CHANGE1
RET
;##### DELETE #####
DEL: MOV DPH,CKHBUF
MOV A,CKLBUF
SUBB A,#1AH ; SUB 26 BYTE
MOV DPL,A
MOV CKLBUF,A
JNC DEL1
DEC DPH
MOV CKHBUF,DPH
DEL1: INC DPTR
MOV R0,#MEMDATA ; เก็บค่าแถบแม่เหล็ก
DEL2: MOVX A,@DPTR
MOV @R0,A
INC R0
INC DPTR
CJNE R0,#MEMDATA+20,DEL2
MOV R0,#CODE1
DEL3: MOVX A,@DPTR ; เก็บค่ารหัส
MOV @R0,A
INC R0
INC DPTR
CJNE R0,#CODE1+3,DEL3
MOV R0,#STATUS
MOVX A,@DPTR ; เก็บสถานะ

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV @R0,A

MOV DPL,LSBUF
MOV DPH,HSBUF
INC DPTR
MOV R0,#MEMDATA ; เก็บค่าแถบแม่เหล็ก
TAN1: MOV A,@R0
MOVX @DPTR,A
INC R0
INC DPTR
CJNE R0,#MEMDATA+20,TAN1
MOV R0,#CODE1
TAN2: MOV A,@R0 ; เก็บค่ารหัส
MOVX @DPTR,A
INC R0
INC DPTR
CJNE R0,#CODE1+3,TAN2
MOV R0,#STATUS
MOV A,@R0 ; เก็บสถานะ
MOVX @DPTR,A
INC DPTR ; เซต logout
MOV A,#00H
MOVX @DPTR,A
INC DPTR
RET

;##### MODIFY #####
MODIFY: MOV DPL,LSBUF
MOV DPH,HSBUF
MOV A,DPL
ADD A,#18H ; ADD POSITION 24 BYTE

MOV DPL,A
JNC MODIFY1
INC DPH
MODIFY1: MOV R0,#STATUS ; เก็บค่าแถบแม่เหล็ก

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV    A,@R0
MOVX   @DPTR,A
RET
```

```
##### check R MODI #####
```

```
CK_R_MODI:MOV SUM,#00H    ; CHECK2 SUM
```

```
MOV    A,CODE1
CLR    CY
ADD    A,SUM
MOV    SUM,A
```

```
MOV    A,CODE2
CLR    CY
ADD    A,SUM
MOV    SUM,A
```

```
MOV    A,CODE3
CLR    CY
ADD    A,SUM
MOV    SUM,A
```

```
MOV    A,STATUS
CLR    CY
ADD    A,SUM
MOV    SUM,A
```

```
MOV    A,GROUP
CLR    CY
ADD    A,SUM
MOV    SUM,A
```

```
CJNE   A,SUM_C,ERR
LJMP   CODE_OK
```

```
##### CODE OK #####
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CODE_OK: MOV  A,CK_EDIT      ;ADD
          CJNE A,#01H,CODE_1
          CLR   BUFFUL
          CALL  INSERT
          JNB   BUFFUL,R_MODI_OK

```

```

CODE_1: CJNE A,#02H,CODE_2 ;CHANGE
          CLR   DELMEMFUL
          CALL  SEARCH
          JB    DELMEMFUL,ERR
          CALL  CHANGE
          JMP   R_MODI_OK

```

```

CODE_2: CJNE A,#04H,CODE_3 ;DEL
          CLR   DELMEMFUL
          CALL  SEARCH
          JB    DELMEMFUL,ERR
          JMP   R_MODI_OK

```

```

CODE_3: CJNE A,#08H,ERR ;MODIFY
          CLR   DELMEMFUL
          CALL  SEARCH
          JB    DELMEMFUL,ERR
          CALL  MODIFY
          JMP   R_MODI_OK

```

```
R_MODI_OK:JMP SEND_E
```

```
##### SEND COMMAND #####
```

```

BREAK_B: MOV  SBUF,#23H      ;"#"
          JNB  TI,$
          CLR  TI
          RET

```

```

BREAK_S: MOV  SBUF,#0A4H     ;"/"
          JNB  TI,$
          CLR  TI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
E_B: MOV SBUF,#65H      ;"e"
      JNB TI,$
      CLR TI
      RET
ERR:  MOV SBUF,#21H     ;"! "
      JNB TI,$
      CLR TI
      RET
SEND_E: MOV SBUF,#45H   ;"E"
      JNB TI,$
      CLR TI
      RET
SEND_N: MOV SBUF,#4EH   ;"N"
      JNB TI,$
      CLR TI
      RET
SEND_R: MOV SBUF,#52H   ;"R"
      JNB TI,$
      CLR TI
      RET
SEND_z: MOV SBUF,#7AH   ;"z"
      JNB TI,$
      CLR TI
      RET
SEND_a: MOV SBUF,#61H   ;"a"
      JNB TI,$
      CLR TI
      RET
SUM_B: MOV SBUF,SUM
      JNB TI,$
      CLR TI
      RET
SEND_100: MOV SBUF,#64H
          JNB TI,$
          CLR TI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET
;##### SEARCH DATA CODE 3 #####
SEARCH:MOV  A,GROUP ; หาดำแหน่งที่ตั้งกับ
code
CJNE  A,#32H,CHKYEAR1 ; ค่าตำแหน่งเริ่มต้นข้อ
มูลเก็บใน
MOV  DPTR,#SOPHOMORE ; SBUF.LOW,.HIGH
MOV  CKLBUF,PLSOPHO ;
CKLASTBUFLOW,HIGH
MOV  CKHBUF,PHSOPHO ; เก็บตำแหน่งสุดท้าย
แต่ละชั้นปี
CALL  SEARCHCODE
JB  DELMEMFUL,ERR_4
MOV  A,CK_EDIT
CJNE  A,#04H,FIND1
CALL  DEL
MOV  PLSOPHO,CKLBUF
MOV  PHSOPHO,CKHBUF
FIND1: RET
CHKYEAR1:CJNE  A,#33H,CHKYEAR2
MOV  DPTR,#JUNIOR
MOV  CKLBUF,PLJUNIOR
MOV  CKHBUF,PHJUNIOR
CALL  SEARCHCODE
JB  DELMEMFUL,ERR_4
MOV  A,CK_EDIT
CJNE  A,#04H,FIND2
CALL  DEL
MOV  PLJUNIOR,CKLBUF
MOV  PHJUNIOR,CKHBUF
FIND2: RET
ERR_4: JMP  ERR
CHKYEAR2:CJNE  A,#34H,CHKYEAR3
MOV  DPTR,#SENIOR
MOV  CKLBUF,PLSENIOR
MOV  CKLBUF,PHSENIOR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL SEARCHCODE
JB DELMEMFUL,ERR_4
MOV A,CK_EDIT
CJNE A,#04H,FIND3
CALL DEL
MOV PLSENIOR,CKLBUF
MOV PHSENIOR,CKHBUF

```

```
FIND3: RET
```

```

CHKYEAR3:CJNE A,#35H,CHKYEAR4
MOV DPTR,#MASTER
MOV CKLBUF,PLMASTER
MOV CKHBUF,PHMASTER
CALL SEARCHCODE
JB DELMEMFUL,ERR_4
MOV A,CK_EDIT
CJNE A,#04H,FIND4
CALL DEL
MOV PLMASTER,CKLBUF
MOV PHMASTER,CKHBUF

```

```
FIND4: RET
```

```

CHKYEAR4:MOV DPTR,#TEACHER
MOV CKLBUF,PLTEACH
MOV CKHBUF,PHTEACH
CALL SEARCHCODE
JB DELMEMFUL,ERR_4
MOV A,CK_EDIT
CJNE A,#04H,FIND
CALL DEL
MOV PLTEACH,CKLBUF
MOV PHTEACH,CKHBUF

```

```
FIND: RET
```

```
#####
```

```
; SEARCH CODE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SEARCHCODE:  MOV   LSBUF,DPL
              MOV   HSBUF,DPH
              MOV   A,DPH                      ;CHECK POSITION

```

LAST

```

CJNE  A,CKHBUF,SEARCHCODE0
MOV   A,DPL
CJNE  A,CKLBUF,SEARCHCODE0
SETB  DELMEMFUL          ; IF SET = NOT FOUND
RET

```

```

SEARCHCODE0: MOV   A,DPL
            ADD   A,#15H          ; *** ADD 21 BYTE YEAR+MAG

```

```

MOV   DPL,A
JNC   SEARCHCODE3
INC   DPH

```

```

SEARCHCODE3: MOV   R1,#CODE1
            ;MOV  NUM,#00H

```

```

SEARCHCODE4: MOV   HCODE,@R1      ; CHECK CODE

```

```

MOVX  A,@DPTR
CJNE  A,HCODE,SEARCHCODE1
INC   DPTR
INC   R1
;INC  NUM
CJNE  R1,#CODE1+3,SEARCHCODE4

```

```

RET          ; FOUND

```

```

SEARCHCODE1: MOV   DPH,HSBUF
            MOV   DPL,LSBUF
            MOV   A,DPL
            ADD   A,#1AH          ; NEXT POSITION

```

```

MOV   DPL,A
JNC   SEARCHCODE
INC   DPH
JMP   SEARCHCODE

```

```

;##### INSERT #####

```

```

INSERT: ;MOV  DPTR,#NO

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;LCALL LCD1
;MOV DPTR,#N1
;LCALL LCD1
LCALL CHKBANK
JB BUFFUL,ENDINS
RET
```

```
ENDINS: ;MOV DPTR,#N8
;LCALL LCD1
;LCALL DELAY
;LCALL DELAY
RET
```

```
#####
```

```
CHKBANK:MOV A,GROUP
CJNE A,#32H,CKYEAR1
MOV A,PLSOPHO
MOV DPL,A
MOV A,PHSOPHO
MOV DPH,A
CJNE A,#PHJUNIOR,STORE1
MOV A,PLSOPHO
CJNE A,#PLJUNIOR,STORE1
SETB BUFFUL
RET
```

```
STORE1: CALL OK
MOV PLSOPHO,DPL
MOV PHSOPHO,DPH
RET
```

```
CKYEAR1:CJNE A,#33H,CKYEAR2
MOV A,PLJUNIOR
MOV DPL,A
MOV A,PHJUNIOR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV    DPH,A
CJNE   A,#PHSENIOR,STORE2
MOV    A,PLJUNIOR
CJNE   A,#PLSENIOR,STORE2
SETB   BUFFUL
RET
```

```
STORE2: CALL  OK
MOV    PLJUNIOR,DPL
MOV    PHJUNIOR,DPH
RET
```

```
CKYEAR2:CJNE  A,#34H,CKYEAR3
MOV    A,PLSENIOR
MOV    DPL,A
MOV    A,PHSENIOR
MOV    DPH,A
CJNE   A,#PHMASTER,STORE3
MOV    A,PLSENIOR
CJNE   A,#PLMASTER,STORE3
SETB   BUFFUL
RET
```

```
STORE3: CALL  OK
MOV    PLSENIOR,DPL
MOV    PHSENIOR,DPH
RET
```

```
CKYEAR3:CJNE  A,#35H,CKYEAR4
MOV    A,PLMASTER
MOV    DPL,A
MOV    A,PHMASTER
MOV    DPH,A
CJNE   A,#PHTEACH,STORE4
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV A,PLMASTER
CJNE A,#PLTEACH,STORE4
SETB BUFFUL
RET
```

```
STORE4: CALL OK
MOV PLMASTER,DPL
MOV PHMASTER,DPH
RET
```

```
CKYEAR4:MOV DPTR,#TEACHER
MOV A,PLTEACH
MOV DPL,A
MOV A,PHTEACH
MOV DPH,A
CJNE A,#PHRESERVE,STORE5
MOV A,PLTEACH
CJNE A,#PLRESERVE,STORE5
SETB BUFFUL
RET
```

```
STORE5: CALL OK
MOV PLTEACH,DPL
MOV PHTEACH,DPH
RET
```

```
OK: MOV A,GROUP ; เก็บปี
MOVX @DPTR,A
INC DPTR
MOV R0,#MEMDATA ; เก็บค่าแถบแม่เหล็ก
INMEM1: MOV A,@R0
MOVX @DPTR,A
INC R0
INC DPTR
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CJNE R0,#MEMDATA+20,INMEM1
MOV R0,#CODE1
INMEMCODE: MOV A,@R0 ; เก็บค่ารหัส
MOVX @DPTR,A
INC R0
INC DPTR
CJNE R0,#CODE1+3,INMEMCODE
MOV R0,#STATUS
MOV A,@R0 ; เก็บสถานะ
MOVX @DPTR,A
INC DPTR ; เสร็จ logout
MOV A,#00H
MOVX @DPTR,A
INC DPTR
RET
ERR_5: JMP ERR
;##### RX485 #####
Rx485: MOV CONTACT,A
MOV SCON,#0F0H
CLR SM2
JNB RI,$
MOV A,SBUF
CLR RI
CJNE A,#DM,ERR_5
SETB SM2
MOV A,CONTACT
SETB P1.1
SETB TB8
MOV SBUF,A
JNB TI,$
CLR TI
CLR TB8
MOV SBUF,#UA
JNB TI,$
CLR TI

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CLR    P1.1
CLR    SM2
MOV    R2,#20
MOV    R1,#MEMDATA
RE20: JNB    RI,$
MOV    A,SBUF
MOV    @R1,A
CLR    RI
INC    R1
DJNZ   R2,RE20
LCALL  SEARCH20
JB     FOUND,C1
JMP    C11
C1:   SETB   SM2
SETB   P1.1
SETB   TB8
MOV    A,CONTACT
MOV    SBUF,A
JNB    TI,$
CLR    TI
CLR    TB8
MOV    SBUF,#SABM
JNB    TI,$
CLR    TI
C11:  CLR    FOUND
CLR    P1.1
SETB   EA
RETI

```

```

;##### SEARCH DATA 20 BYTE #####

```

```

SEARCH20: MOV DPTR,#SOPHOMORE
MOV    R5,PLSOPHO
MOV    R6,PHSOPHO
LCALL  SEAR
JB     FOUND,T
MOV    DPTR,#JUNIOR
MOV    R5,PLJUNIOR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    R6,PHJUNIOR
LCALL  SEAR
JB     FOUND,T
MOV    DPTR,#SENIOR
MOV    R5,PLSENIOR
MOV    R6,PHSENIOR
LCALL  SEAR
JB     FOUND,T
MOV    DPTR,#MASTER
MOV    R5,PLMASTER
MOV    R6,PHMASTER
LCALL  SEAR
JB     FOUND,T
MOV    DPTR,#TEACHER
MOV    R5,PLTEACH
MOV    R6,PHTEACH
LCALL  SEAR
JB     FOUND,T
MOV    DPTR,#RESERVE
MOV    R5,PLRESERVE
MOV    R6,PHRESERVE
LCALL  SEAR
T:     RET
;##### SEARCH DATA #####
SEAR:  MOV    R0,#MEMDATA
        INC    DPTR
SEAR0: MOV    R3,DPH
        MOV    R4,DPL
        MOV    A,R6
        SUBB  A,R3
        JNC   SEAR1
        CLR   C
        RET
SEAR1: MOV    A,R5
        SUBB  A,R4

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

JNC SEAR2
CLR C

RET
SEAR2: MOV A,@R0
MOV R1,A
MOVX A,@DPTR
SUBB A,R1
CJNE A,#00H,SEAR3
JMP SEAR4
SEAR3: MOV A,R4
ADD A,#27
MOV DPL,A
MOV R0,#MEMDATA
JNC SEAR0
CLR C
INC DPH
JMP SEAR0
SEAR4: INC DPTR
INC R0
CJNE R0,#MEMDATA+20,SEAR0
SETB FOUND
RET
##### LCD DISPLAY LINE4 #####
LINE4: MOV R0,#LCDBUF
MOV @R0,#20H
INC R0
MOV @R0,#20H
INC R0
MOV DPTR,#DAY
MOVX A,@DPTR
CJNE A,#01H,DA2
MOV DPTR,#MESS15
LJMP LCDLD4
DA2: CJNE A,#02H,DA3
MOV DPTR,#MESS16

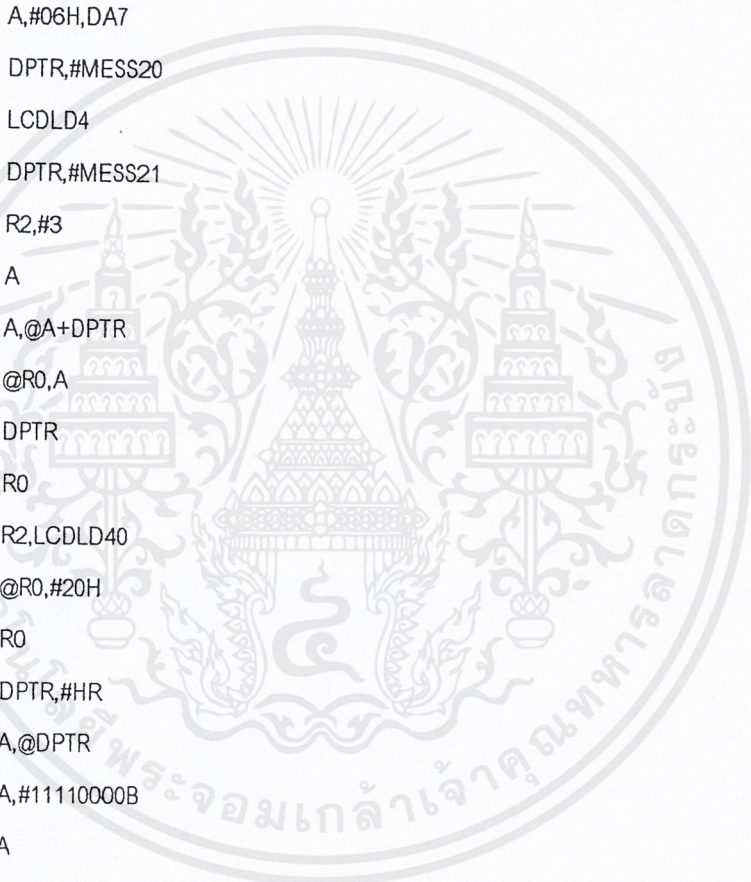
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LJMP LCDLD4
DA3: CJNE A,#03H,DA4
      MOV DPTR,#MESS17
      LJMP LCDLD4
DA4: CJNE A,#04H,DA5
      MOV DPTR,#MESS18
      LJMP LCDLD4
DA5: CJNE A,#05H,DA6
      MOV DPTR,#MESS19
      LJMP LCDLD4
DA6: CJNE A,#06H,DA7
      MOV DPTR,#MESS20
      LJMP LCDLD4
DA7: MOV DPTR,#MESS21
LCDLD4: MOV R2,#3
LCDLD40: CLR A
      MOV A,@A+DPTR
      MOV @R0,A
      INC DPTR
      INC R0
      DJNZ R2,LCDLD40
      MOV @R0,#20H
      INC R0
      MOV DPTR,#HR
      MOVX A,@DPTR
      ANL A,#11110000B
      SWAP A
      ADD A,#30H
      MOV @R0,A
      INC R0
      MOV DPTR,#HR
      MOVX A,@DPTR
      ANL A,#00001111B
      ADD A,#30H
      MOV @R0,A
      INC R0

```



```
MOV @R0,#3AH
INC R0
MOV DPTR,#MIN
MOVX A,@DPTR
ANL A,#11110000B
SWAP A
ADD A,#30H
MOV @R0,A
INC R0
MOV DPTR,#MIN
MOVX A,@DPTR
ANL A,#00001111B
ADD A,#30H
MOV @R0,A
INC R0
MOV @R0,#3AH
INC R0
MOV DPTR,#SEC
MOVX A,@DPTR
ANL A,#11110000B
SWAP A
ADD A,#30H
MOV @R0,A
INC R0
MOV DPTR,#SEC
MOVX A,@DPTR
ANL A,#00001111B
ADD A,#30H
MOV @R0,A
INC R0
MOV @R0,#20H
INC R0
MOV @R0,#20H
MOV R1,#0D0H
LCALL XLCDOUT
RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

##### LCD DISPLAY LINE3 #####

```
LINE3:  MOV    R0,#LCDBUF
        MOV    DPTR,#DATE
        MOVSX A,@DPTR
        ANL   A,#11110000B
        SWAP  A
        ADD   A,#30H
        MOV   @R0,A
        INC   R0
        MOV   DPTR,#DATE
        MOVSX A,@DPTR
        ANL   A,#00001111B
        ADD   A,#30H
        MOV   @R0,A
        INC   R0
        MOV   @R0,#20H
        INC   R0
        MOV   DPTR,#MONTH
        MOVSX A,@DPTR
        CJNE  A,#01H,M02
        MOV   DPTR,#MESS3
        LJMP  LCDLD
M02:    CJNE  A,#02H,M03
        MOV   DPTR,#MESS4
        LJMP  LCDLD
M03:    CJNE  A,#03H,M04
        MOV   DPTR,#MESS5
        LJMP  LCDLD
M04:    CJNE  A,#04H,M05
        MOV   DPTR,#MESS6
        LJMP  LCDLD
M05:    CJNE  A,#05H,M06
        MOV   DPTR,#MESS7
        LJMP  LCDLD
M06:    CJNE  A,#06H,M07
        MOV   DPTR,#MESS8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LJMP LCDLD
MO7: CJNE A,#07H,MO8
      MOV DPTR,#MESS9
      LJMP LCDLD
MO8: CJNE A,#08H,MO9
      MOV DPTR,#MESS10
      LJMP LCDLD
MO9: CJNE A,#09H,MO10
      MOV DPTR,#MESS11
      LJMP LCDLD
MO10: CJNE A,#10H,MO11
      MOV DPTR,#MESS12
      LJMP LCDLD
MO11: CJNE A,#11H,MO12
      MOV DPTR,#MESS13
      LJMP LCDLD
MO12: MOV DPTR,#MESS14
LCDLD: MOV R2,#9
LCDLD0: CLR A
        MOV A,@A+DPTR
        MOV @R0,A
        INC DPTR
        INC R0
        DJNZ R2,LCDLD0
        MOV @R0,#32H
        INC R0
        MOV @R0,#30H
        INC R0
        MOV DPTR,#YEAR
        MOVX A,@DPTR
        ANL A,#11110000B
        SWAP A
        ADD A,#30H
        MOV @R0,A
        INC R0
        MOV DPTR,#YEAR

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOVX  A,@DPTR
ANL   A,#00001111B
ADD   A,#30H
MOV   @R0,A
MOV   R1,#90H
LCALL XLCDOUT
RET

;##### LCD DISPLAY LINE2 #####
LINE2: MOV  DPTR,#HR
        MOVX A,@DPTR
        SUBB A,#6H
        JNC  MORE1
        MOV  DPTR,#MESS2
        LJMP GO
MORE1: SUBB A,#6H
        JNC  MORE2
        MOV  DPTR,#MESS1
        LJMP GO
MORE2: SUBB A,#6H
        JNC  MORE3
        MOV  DPTR,#MESS2
        LJMP GO
MORE3: SUBB A,#6H
        MOV  DPTR,#MESS23
GO:    MOV  R1,#0C0H
        LCALL LCD
        RET

;##### LCD DISPLAY LINE 1 #####
LINE1: MOV  DPTR,#MESS0
        MOV  R1,#80H
        LCALL LCD
        RET

;##### DATA INPUT RTC #####
IN_RTC: LCALL RTCEN          ;WRITE ENABLE
        MOV  DPTR,#SEC      ;
        MOV  R1,#80H        ;ADDRESS WRITE SEC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

INP:  MOV   A,R1
      LCALL RTCCOM
      MOVX  A,@DPTR
      LCALL RTCDAT
      INC  R1
      INC  R1
      INC  DPTR
      CJNE R1,#8CH,INP
      LCALL RTCDIS
      RET

```

```

;##### DATA OUTPUT RTC #####

```

```

OUT_RTC: MOV  DPTR,#SEC
          MOV  R1,#81H
SHR0:    MOV  R4,#8
          MOV  A,R1
          LCALL RTCCOM
SHR1:    SETB RTC_SCLK
          CLR  RTC_SCLK
          NOP
          JNB  RTC_IO,SHR11
          SETB ACC.0
          LJMP SHR111
SHR11:   CLR  ACC.0
SHR111:  RR   A
          DJNZ R4,SHR1
          CLR  RTC_RESET
          RL   A
          MOVX @DPTR,A
          INC  R1
          INC  R1
          INC  DPTR
          CJNE R1,#8DH,SHR0
          RET

```

```

;##### RTC_ENABLE #####

```

```

RTCEN:  MOV  A,#8EH
          LCALL RTCCOM

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV    A,#00H          ;WP = 0
LCALL  RTCDAT
RET

;##### RTC_DISABLE #####
RTCDIS: MOV    A,#8EH
        LCALL  RTCCOM
MOV    A,#80H          ;WP = 1
LCALL  RTCDAT
RET

;##### RTC_COMMAND #####
RTCCOM: MOV    R3,#8
        MOV    R4,#8
        SETB  RTC_RESET
CO1:   JNB    ACC.0,CO11
        SETB  RTC_IO
        LJMP  CO111
CO11:  CLR    RTC_IO
CO111: SETB  RTC_SCLK
        CLR    RTC_SCLK
        RR    A
        DJNZ  R3,CO1
        RET

;##### RTC_DATA #####
RTCDAT: JNB    ACC.0,RTCDAT1
        SETB  RTC_IO
        LJMP  RTCD
RTCDAT1: CLR    RTC_IO
RTCD:  SETB  RTC_SCLK
        CLR    RTC_SCLK
        RR    A
        DJNZ  R4,RTCDAT
        CLR    RTC_RESET
        RET

;##### SHOW LCD #####
LCD:   LCALL  XLCDLD          ;LOAD PMEM TO LCDBUF
        LCALL  XLCDOUT       ;LOAD LCD TO LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

;##### DELAY #####
;DELAY 1/10 SECOND
;IN  = R2
;REG = R2,R3,R4
DELAY: MOV  R3,#179
DTSEC1: MOV  R4,#0
        DJNZ R4,$
        DJNZ R3,DTSEC1
        DJNZ R2,DELAY
RET

;##### XLCDWI SUB #####
;LCD WRITE INSTRUCTION (RS=0)
;IN  = A
;REG = A
XLCDWI: PUSH  DPH
        PUSH  DPL
        MOV   DPTR,#XLCDWRC
        MOVX  @DPTR,A
        MOV   DPTR,#XLCDRDC

XLCDWI1: MOVX  A,@DPTR          ;WAIT FOR BF=0
        JB   ACC.7,XLCDWI1
        POP  DPL
        POP  DPH
RET

;##### XLCDWD SUB #####
;LCD WRITE DATA (RS=1)
;IN  = A
;REG = A
XLCDWD: PUSH  DPH
        PUSH  DPL
        MOV   DPTR,#XLCDWRD      ;ADDRESS LCD WRITE DATA
        MOVX  @DPTR,A
        MOV   DPTR,#XLCDRDC      ;ADDRESS LCD READ CONTROL

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

XLCDWD1: MOVX A,@DPTR                ;WAIT FOR BF=0
        JB     ACC.7,XLCDWD1
        POP   DPL
        POP   DPH
        RET

##### LCDSET SUB #####
;LCD SETUP COMMAND
XLCDSET: MOV   A,#00111000B          ;FUNCTION SET
        LCALL XLCDWI
        MOV   A,#00001110B          ;DISPLAY ON/OFF
        LCALL XLCDWI
        MOV   A,#01H                ;CLEAR
        LCALL XLCDWI
        RET

##### LCDLDX SUB #####
;IN   = DPTR
;REG  = A,R0,R2,DPTR
XLCDLD: MOV   R2,#16                ;LOAD ALL
        MOV   R0,#LCDBUF

XLCDLD0: CLR   A
        MOVC  A,@A+DPTR             ;GET RAM TO LCDBUF
        MOV   @R0,A
        INC   DPTR
        INC   R0
        DJNZ  R2,XLCDLD0
        RET

##### MESSAGE #####
MESS0: DB    ' KMIT'
        DB    00100111B
        DB    'L '
MESS1: DB    ' Good Morning '

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MESS2: DB      ' Good Afternoon '
MESS3: DB      ' January '
MESS4: DB      ' Febuary '
MESS5: DB      ' March '
MESS6: DB      ' April '
MESS7: DB      ' May '
MESS8: DB      ' June '
MESS9: DB      ' July '
MESS10: DB     ' August '
MESS11: DB     'September'
MESS12: DB     ' October '
MESS13: DB     'November'
MESS14: DB     'December'
MESS15: DB     'Sun'
MESS16: DB     'Mon'
MESS17: DB     'Tue'
MESS18: DB     'Wed'
MESS19: DB     'Thu'
MESS20: DB     'Fri'
MESS21: DB     'Sat'
MESS22: DB     ' Good Night...!'
MESS23: DB     ' Good Evening '

;##### LCDOUT SUB #####

;IN  = LCDBUF,R1
;REG = A,R0,R2

XLCDOUT: MOV  R0,#LCDBUF      ;LCD BUFFER
          MOV  A,R1           ;SET ADDRESS LINE 1
          LCALL LCDOUTS

          RET

LCDOUTS: LCALL XLCDWI          ;LOAD ONE LINE
          MOV  R2,#16

LCDOUT1: MOV  A,@R0
          LCALL XLCDWD        ;WRITE DATA

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INC R0  
DJNZ R2,LCDOUT1  
RET  
END



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;FILENAME      TERM1.ASM
;DESCRIPTION   TERMINAL MODULE PROGRAM
;HARDWARE      TERMINAL MUDULE + MAGNETICS READER
;ASSEMBLER     SXA51
;SOFTWARE ENG  KOOKIE L.
;FACULTY       ENGINEERING
DATE           15 MARCH 2001

##### VARIABLE SET #####

DATA          EQU    P1.2
CLOCK         EQU    P1.1
PRECENT       EQU    P1.0
RELAY         EQU    P1.3
ATX           EQU    P3.7
MYID          EQU    00H
STAT          EQU    00H
COM           EQU    01H
DM            EQU    00001111B    ;DISCONNECT MODE
UA            EQU    01100011B    ;UNNUMBERED ACKNOWLEDGE
BZ            EQU    11100011B    ;BUSY
MTU           EQU    01001111B    ;MULTI-USER
SIM           EQU    10000011B    ;SIMULTANEOUS USE
FREE          EQU    00011111B    ;FREE TO COMMUNICATE
PCBC          EQU    00011011B    ;PC
SABM          EQU    00111111B    ;SET ASYNCHRONRS BALANCE MODE
NRGT          EQU    10111111B    ;UNAUTHORIZED USER
DISC          EQU    01000011B    ;DISCONNECT SIGNAL
D_BYTE        EQU    00000000B    ;DATA BYTE

##### INTERNAL RAM #####

                ORG    00H
                DS    16    ;BANK 0,1 REGISTER
                DS    17    ;NO USED
DATABUF:       DS    20    ;DATA BUFFER
DATAME:        DS    20    ;DATA MEMORY
SYSSTK:        DS    24

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

##### MAIN #####

ORG 0000H

LJMP MAIN

ORG 0023H

LJMP Rx485

```
MAIN:      MOV    R2,#5H
           LCALL  DELAY
           MOV    SP,#SYSSTK    ;ZOOM STACK
           CLR    RELAY
           MOV    P1,#07H
           CLR    STAT
           SETB   COM
           CLR    P3.7
           CLR    P3.4    ;SET RS485 RECIEVE
           CLR    P3.5    ;TURN OFF BUZZER
           SETB   P1.7    ;TURN ON READY LED
           MOV    IE,#90H    ;ENABLE INTERRUPT SERIAL
           MOV    SCON,#0F0H ;SMOD = 3 REN = 1MULTI
           MOV    PCON,#00H ;
           MOV    TMOD,#20H
           MOV    TH1,#0FDH ;9600 BAUD RATED
           SETB   TR1    ;START TIMER1

           LCALL  CARD    ;GO LOOP READ ID CARD
           LCALL  BACKUP  ;BACK UP DATA 20 BYTES
           JNB    COM,$
           MOV    R0,#MYID
           MOV    R1,#DM
           LCALL  TRAN
           MOV    R1,#UA
           LCALL  RECE
           LCALL  SEND    ;SEND DATA 20 BYTE
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R1,#SABM
LCALL RECE
JB RELAY,CHECK
SETB RELAY
SETB SM2
LJMP main
CHECK: JNB ATX,main
CLR RELAY
LJMP main

;##### TRANSMITT DATA #####
TRAN: SETB P3.4 ;SET RS485 TRANSMITT
SETB TB8
MOV SBUF,R0 ;TRANSMITT ADDRESS
JNB TI,$
CLR TI
CLR TB8
MOV SBUF,R1 ;TRANSMITT DATA
JNB TI,$
CLR TI
CLR P3.4
RET
ERR1: JMP ERR

;#####
RECE: JNB RI,$
MOV A,SBUF
CJNE A,#MYID,ERR1
CLR SM2
CLR RI
JNB RI,$
MOV A,SBUF
CLR RI
CJNE A,#UA,ERR1
SETB SM2
RET

;#####
SEND: MOV R2,#20

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV R1,#DATAME
SETB P3.4
CLR TB8
SEND20: MOV SBUF,@R1
JNB TI,$
CLR TI
INC R1
DJNZ R2,SEND20
CLR P3.4
RET

```

```

;#####

```

```

Rx485: MOV A,SBUF
CLR EA
CLR RI
CJNE A,#MYID,RE
LCALL CARD
LCALL BACKUP
SETB P3.4
CLR TB8
MOV R0,#DATAME
SE: MOV SBUF,@R0
JNB TI,$
CLR TI
INC R0
CJNE R0,#DATAME+20,SE
CLR P3.4
SETB EA
RETI
RE: JNB RI,$
MOV A,SBUF
CLR RI
CJNE A,#BZ,RE2
CLR COM
RE2: CJNE A,#FREE,RE1
SETB COM
RE1: CLR P3.4

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SETB EA

RETI

##### READ ID CODE #####

```
CARD: MOV R0,#DATABUF ;DATA ADDRESS
CARD0: JB PRECENT,CARD0 ;WAIT PRECENT EQUAL ZERO
      CLR EA ;DISABLE INTERRUPT
CARD1: JB CLOCK,CARD1 ;WAIT CLOCK EQUAL ZERO
CARD2: JB DATA,CARD2 ;WAIT DATA BEEN FIRST ZERO
      MOV R2,#9
      JMP CARD5
CARD3: MOV R2,#9
CARD4: JB CLOCK,CARD4
CARD5: MOV C,DATA
      CPL C
      RRC A
      DJNZ R2,CARD6
      JMP CARD7
CARD6: JB CLOCK,CARD4
      JMP CARD6
CARD7: MOV @R0,A
      INC R0
      CJNE R0,#DATABUF+20,CARD3 ;เก็บค่าจากบัตร 20 ค่า
      JNB PRECENT,$
CARD9: RET
```

##### BACK UP DATA #####

```
BACKUP:MOV R2,#20
      MOV R0,#DATABUF
      MOV R1,#DATAME
BACKUP1: MOV A,@R0
      ADD A,#30H
      MOV @R1,A
      INC R0
      INC R1
      DJNZ R2,BACKUP1
      RET
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

##### ERROR DISPLAY #####

ERR: SETB P1.6

JMP MAIN

##### DELAY #####

DELAY: MOV R3,#179

DTSEC1: MOV R4,#0

DJNZ R4,\$

DJNZ R3,DTSEC1

DJNZ R2,DELAY

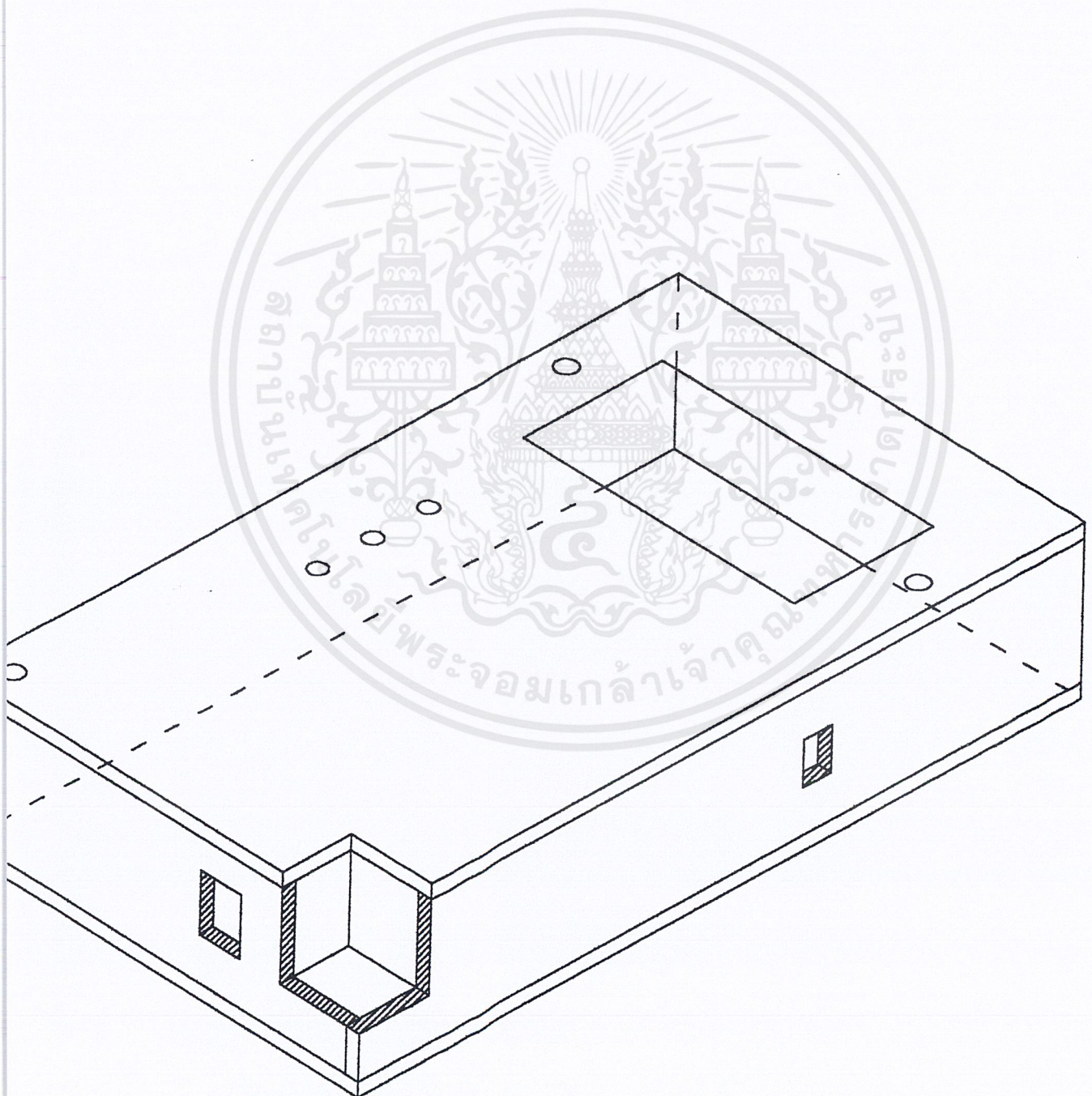
RET

END

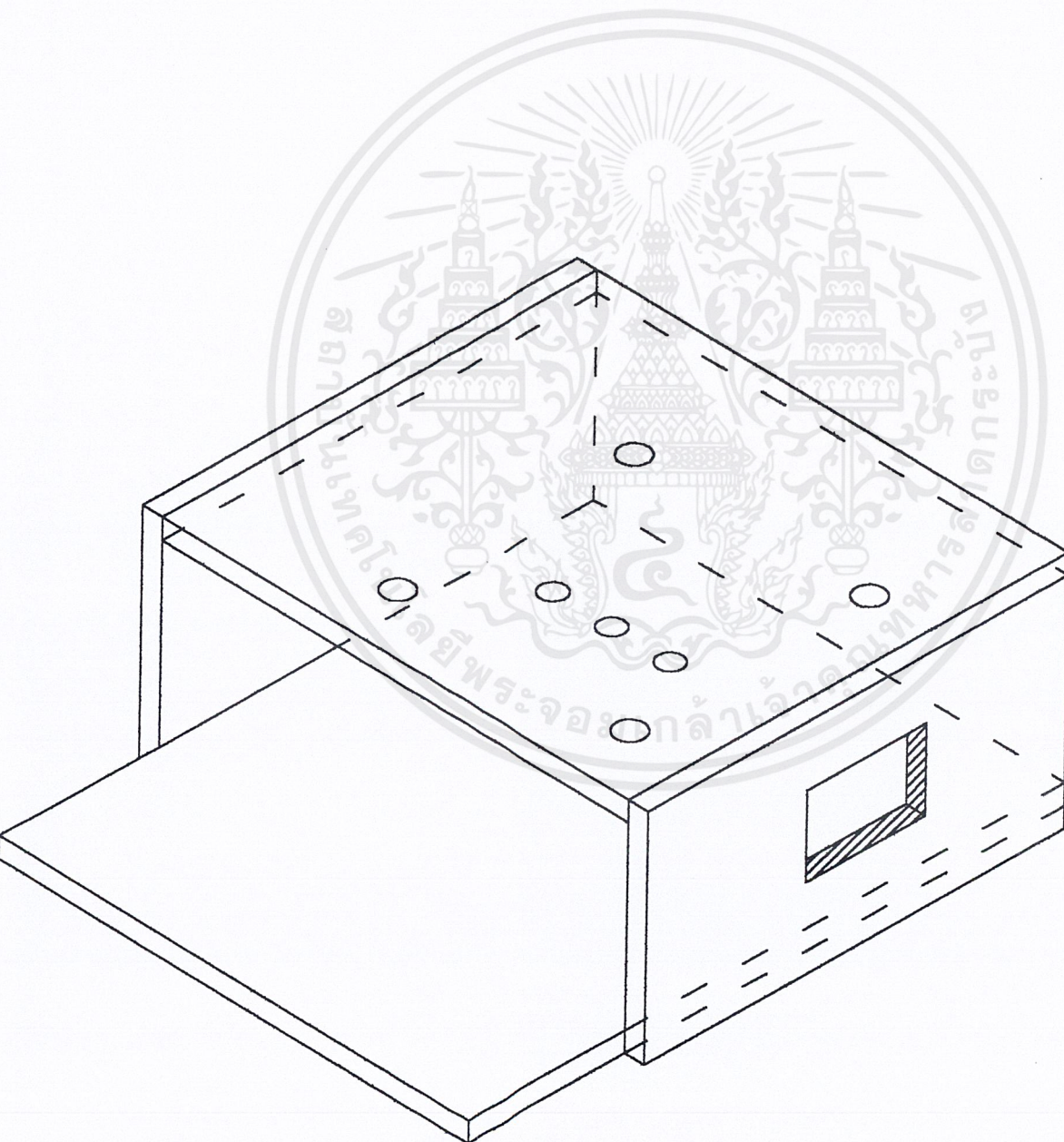
#####



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

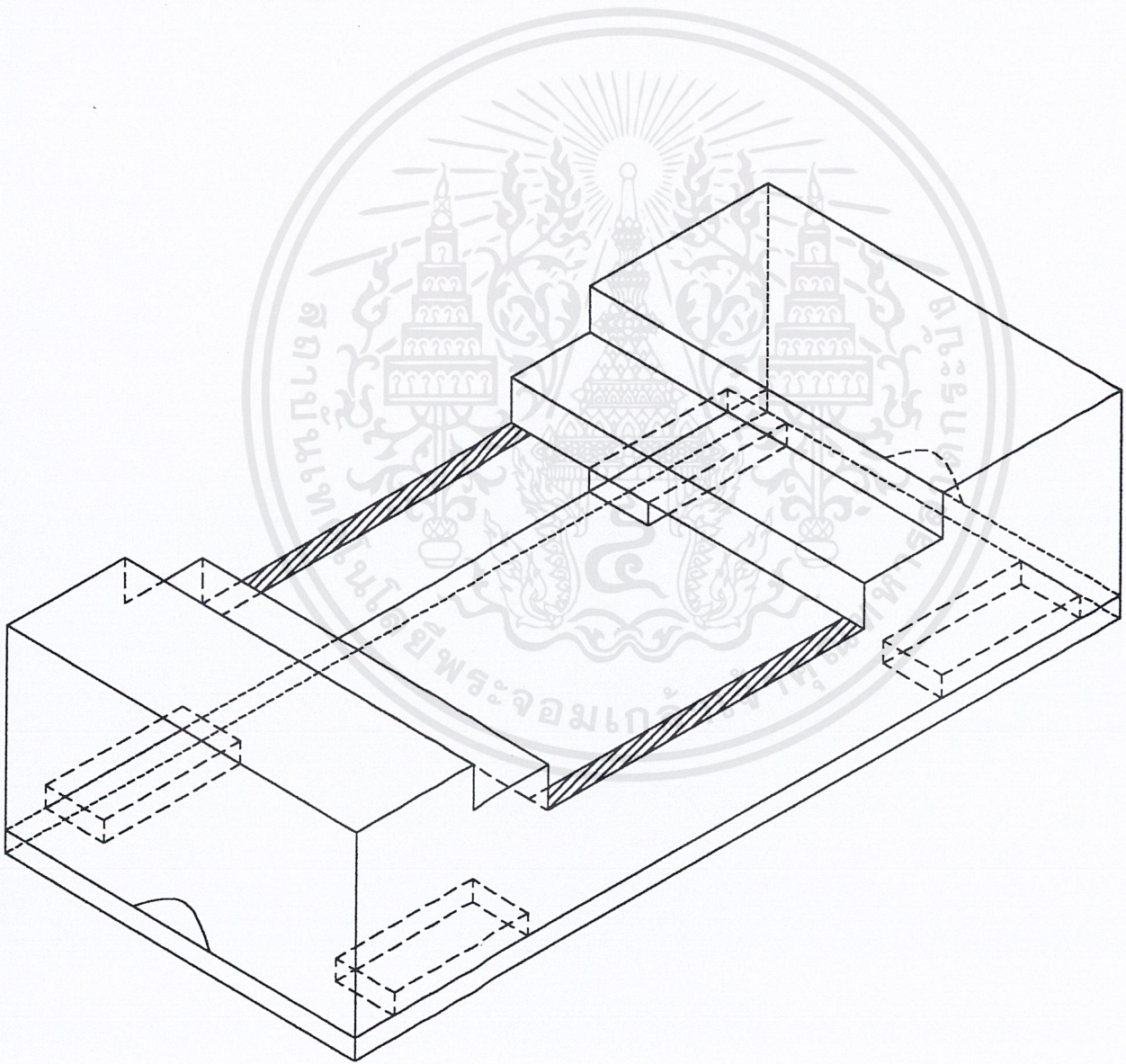


เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยราชภัฏบุรีรัมย์ เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Terminal Module Package

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Power Supply Package

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

1. DS1302 Serial Timekeeper Chip, “Dallas Semiconductor Data Book”, 1991.
2. ISO7881, “Identification cards-Recording technique”, 1995.
3. MAX232 & MAX691 , “MAXIM New Releases Data Book ,Analog Design Guide Series Book 1 , “MAXIM Integrated Product, 1992.
4. สุนทร วิฑูรพจน์ , “การใช้งาน ไมโครคอนโทรลเลอร์ตระกูล 8051”, 180 หน้า, 2537.
5. สมยศ จุณณะปิยะ , “การประยุกต์ใช้งาน ไมโครคอนโทรลเลอร์ตระกูล MCS-51” , คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 303 หน้า , 2541.
6. “ระบบควบคุมการเข้าออกโดยใช้บัตรแม่เหล็ก 1” , ปรินุญยานิพนธ์ภาควิชาวิศวกรรมระบบควบคุม , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , กรุงเทพฯ , 2542.
7. พิพัฒน์ เถาหงคราม , “ภาษาแอสเซมบลี สำหรับ ไมโครคอนโทรลเลอร์ MCS-51” , 312 หน้า , 2537.
8. ประทีป บัญญัติสินพรัตน์ , “การสื่อสารข้อมูล” , 223 หน้า , กรุงเทพฯ .
9. “คู่มือ/เทียบเบอร์ ไอซี TTL” , บริษัท ซีเอ็ดดูเคชั่น จำกัด, 398 หน้า , 2531.
10. “Dot Matrix LCD Module” , บริษัท อีทีที จำกัด , กรุงเทพฯ .

## กิตติกรรมประกาศ

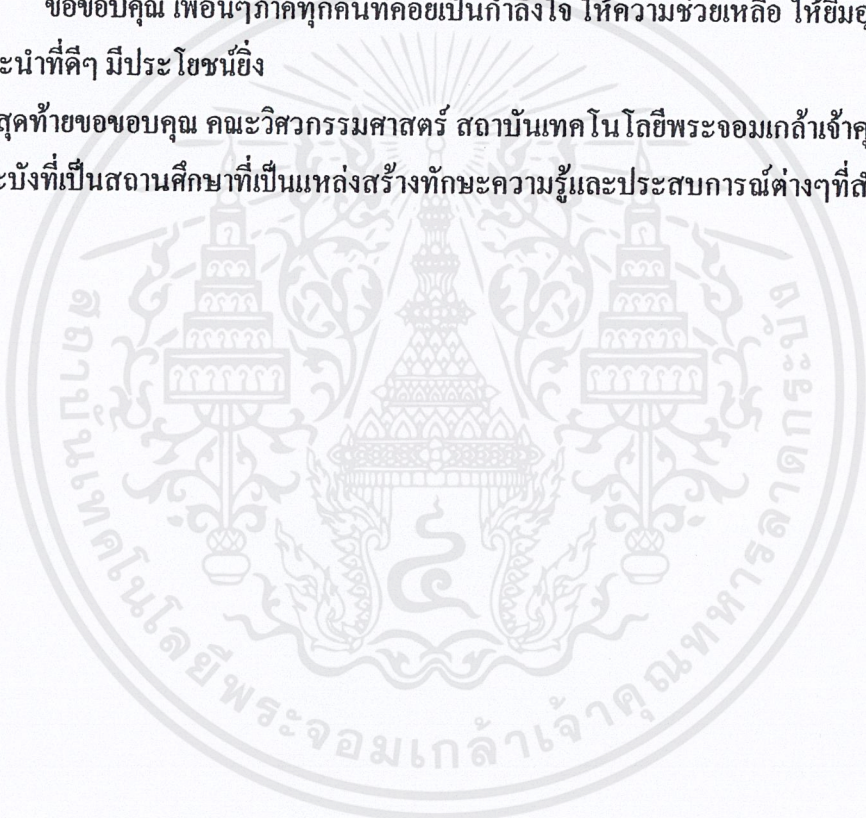
ขอขอบคุณอาจารย์เกียรติวรรณ ทรงศักดิ์ เป็นอย่างสูงที่ชี้แนะและเป็นที่ปรึกษาให้กับโครงการ รวมทั้งความเอื้อเฟื้อ อุปกรณ์การทำงาน และสถานที่ทำโครงการเป็นอย่างดี

ขอขอบคุณท่านอาจารย์ทุกท่านที่ภาควิชาวิศวกรรมระบบควบคุม ที่ประสิทธิ์ประสาทวิชาการแก่นักศึกษาอย่างเต็มกำลัง รวมทั้งความรักความเมตตาที่มอบให้

ขอขอบคุณคุณพ่อ คุณแม่ผู้ให้ความดูแลเลี้ยงดู อบรมสั่งสอนตลอดมา

ขอขอบคุณ เพื่อนๆภาคทุกคนที่คอยเป็นกำลังใจ ให้ความช่วยเหลือ ให้ยืมอุปกรณ์ และให้คำแนะนำที่ดีๆ มีประโยชน์ยิ่ง

และสุดท้ายขอขอบคุณ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่เป็นสถานศึกษาที่เป็นแหล่งสร้างทักษะความรู้และประสบการณ์ต่างๆที่สำคัญต่อผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้