

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

อินเวอร์เตอร์

INVERTER

โดย

นาย ประธาน บัวทอง เลขประจำตัว 40013218

นาย วิฑูรย์ ถกนพธรรม เลขประจำตัว 40013225

นาย ศักดา โพธิ์ประดิษฐ์ เลขประจำตัว 40013226



อาจารย์ที่ปรึกษา

รศ. สมศักดิ์ เขียวศิริกุล

ปริญญาโท สำหรับปริญญาวิทยาศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหม.....

เลขทะเบียน 36935

วัน, เดือน, ปี 29 ส.ค. 2548

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไปหากมีการเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2542


ภาควิชา วิศวกรรมอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง อินเวอร์เตอร์

ผู้จัดทำ

1. นาย ประธาน บัวทอง เลขประจำตัว 40013218
2. นาย วิจูรย์ ถกลนพธรรม เลขประจำตัว 40013225
3. นาย สักดา โพธิ์ประดิษฐ์ เลขประจำตัว 40013226


..... อาจารย์ที่ปรึกษา
(รศ. สมศักดิ์ เข็ยร์ศิริกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการเรื่อง อินเวอร์เตอร์

INVERTER

จัดทำโดย	นาย ประธาน บัวทอง	เลขประจำตัว	40013218
	นาย วิฑูรย์ ถกนพธรรม	เลขประจำตัว	40013225
	นาย ศักดา โพธิ์ประดิษฐ์	เลขประจำตัว	40013226

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมที่จะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
บทที่ 1 บทนำ	1
1.1 วัตถุประสงค์ของโครงการ	1
1.2 ขอบเขตของโครงการ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์	2
2.1 วงจรต่างๆ ของอินเวอร์เตอร์	2
2.2 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดโมดูเลชัน	4
2.2.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ	5
2.2.2 การสร้างรูปคลื่น PWM	5
2.2.3 การสร้างรูปคลื่น PWM แบบเนเทอรอลและแบบเรกูลาร์ (Natural and Regular Form)	6
2.3 การสร้างรูปคลื่นแบบเนเทอรอลแซมปลิง (Natural Sampling Patern)	7
2.4 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิง	8
2.5 บัตเตอร์เวิร์ทโลว์แพสฟิลเตอร์ (Butterworth Low Pass Filter)	8
2.5.1 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคด	9
2.5.2 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด	10
2.5.3 ผลตอบสนองของฟิลเตอร์	12
2.6 พื้นฐานการทำงานของฮาร์ดฟริคจ์คอนเวอร์เตอร์	14
2.7 ตัวเก็บประจุลือกิ่ง C_b เพื่อป้องกันการไม่สมมาตรฟลักซ์แม่เหล็ก	14
2.8 คอมมิวเตติงไดโอด D3 และ D4	17
2.9 ค่าเวลาเพื่อ t_0 สำหรับฮาร์ดฟริคจ์คอนเวอร์เตอร์	18
2.10 หม้อแปลงสวิตซิ่ง	18
2.10.1 ส่วนประกอบของหม้อแปลงสวิตซิ่ง	18
2.10.2 แกนเฟอร์ไรต์ (Ferrite Core)	19
2.10.3 บอบบิน (Bobbin)	19
2.10.4 ลวดทองแดงอาบนํ้ายา (Enamelled Copper Wire)	20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.5 เทปฉนวน (Insulation Tape)	20
2.11 แกนเฟอร์ไรต์และการเลือกใช้	21
2.11.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์	21
2.11.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์	22
2.11.3 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง	23
2.11.4 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)	26
2.12 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตจิ่ง	27
2.13 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด	28
2.13.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin Effect)	29
2.13.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรงของลวดทองแดง (F_R)	31
2.14 เทปเวอร์มอสเฟต	32
2.14.1 กำลังงานสูญเสียในรูปความร้อนของเทปเวอร์มอสเฟต	33
2.14.2 เงื่อนไขของวงจรขับเทปเวอร์มอสเฟต	34
บทที่ 3 รายละเอียดในการออกแบบและการสร้าง	39
บทที่ 4 ผลการทดลอง	44
4.1 ผลการทดลองสร้างสัญญาณฟันเลื่อย	44
- ผลการทดลองการสร้างสัญญาณฟันเลื่อยที่ขา 5 ของ TL494	44
4.2 ผลการทดลองการสร้างสัญญาณ SINE 50 Hz	45
- ผลการทดลองสร้างสัญญาณ SINE 50 Hz ที่จุด B และ C	45
4.3 ผลการทดลองสัญญาณควบคุมภาค POWER STATE	46
- ผลของการสวิตช์ Q1 และ Q2	46
- ผลของการสวิตช์ Q3 และ Q6	47
- ผลของสัญญาณสวิตช์ Q4 และ Q5	48
บทที่ 5 สรุปและวิจารณ์ผลการทดลอง	51

อินเวอร์เตอร์

ประธาน บัณฑิต

วิฑูรย์ ถกลนพธรรม

ศักดิ์ดา โพธิ์ประดิษฐ์

รศ. สมศักดิ์ เชียร์ศิริกุล

ปีการศึกษา 2542

บทคัดย่อ

โครงการนี้จัดทำขึ้นเพื่อพัฒนาแหล่งจ่ายกำลังไฟสำรอง Inverter ซึ่ง Inverter ที่พัฒนาขึ้นนี้จะมีประสิทธิภาพสูงกว่าและเกิดการสูญเสียกำลังใน Transformer น้อยกว่ามากเมื่อเทียบกับ Inverter ที่ใช้อยู่ทั่วไป Inverter จะใช้ High frequency modulator ซึ่งสามารถใช้ Transformer ที่มีแกนเป็น Ferrite ในการ Step-up Low Voltage (48 VDC) ให้เป็น High Voltage (220 VAC) การสูญเสียกำลังงานจะต่ำกว่าเมื่อเทียบกับ Transformer ที่แกนเป็นเหล็ก

Primary หรือ Low Voltage จะต่อเข้ากับวงจร Half Bridge เพื่อเปลี่ยนแรงดัน DC Voltage ให้เป็น AC Voltage และในส่วนของ Secondary หรือ High Voltage จะต่อเข้ากับวงจร Full Bridge สัญญาณที่ได้จะนำไปใช้ควบคุม Power MOSFET โดยทุกตัวจะสวิตช์ด้วยความถี่สูง สัญญาณที่ได้จะเป็น Double-Edge Modulated

ขั้นตอนสุดท้ายจะใช้วงจร Lowpass Filter กรองสัญญาณ 50 Hz ออกมา ซึ่งสามารถนำไปใช้เหมือนกับ AC Line (220 Volt)

INVERTER

Prathan Bourthong

Vitoon Takolnoppatham

Sakda Popradit

Somsuk Chearsirikun Advisor

1999

ABSTRACT

This project presents the development of a power supply inverter. The developed inverter is more efficient and less power is lost in the transformer than general inverters. Using high frequency modulator, the inverter with a ferrite-core transformer can step up Low Voltage (48 VDC) to high Voltage (220 VAC). Less power is lost when it is compared to a steel-core transformer inverter.

Primary or Low Voltage was connected to half bridge circuit to adapt DC Voltage. Secondary or High Voltage was connected to full bridge circuit. The signal would be used to control power MOSFET. Every MOSFET would be switched with high frequency. The signal was doubled-Edge modulated. Finally, lowpass filter circuit would be used to filter signal 50 Hz. The outcome is AC line (220 Volt)

บทที่ 1

บทนำ

1.1 วัตถุประสงค์ของโครงการ

- เพื่อศึกษาการทำงานของวงจรสวิตซ์ิ่ง
- เพื่อศึกษาการสร้างสัญญาณพัลส์วิดท์มอดดูเลชัน
- เพื่อศึกษาการสร้างวงจรอินเวอร์เตอร์ และใช้เป็นแหล่งจ่ายไฟสำรอง

1.2 ขอบเขตของโครงการ

- แรงดันเอาต์พุต 220 Vac
- แรงดันอินพุต 48 Vdc
- ความถี่ใช้งาน 50 Hz



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

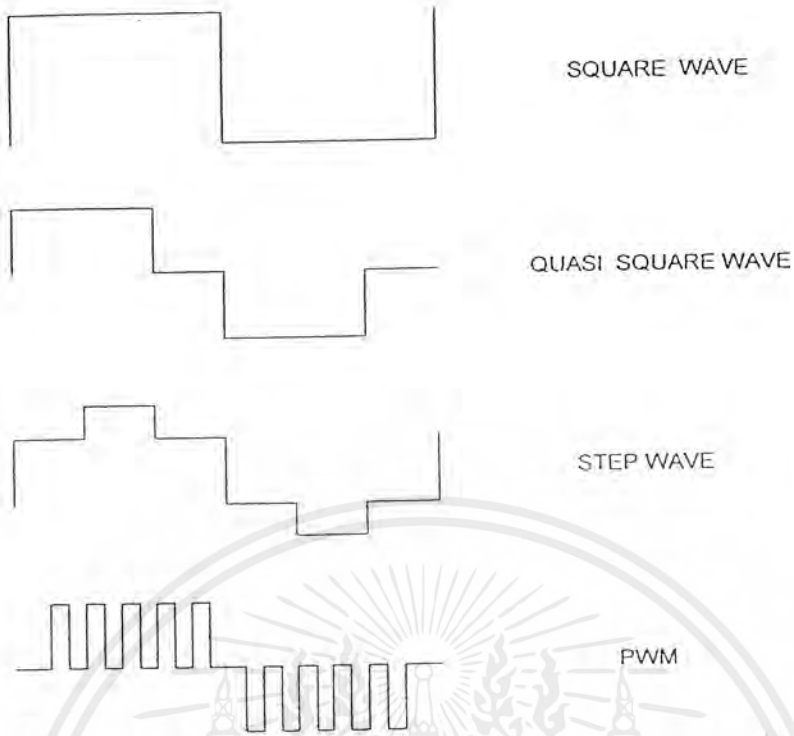
ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ เป็นการเปลี่ยนกำลังไฟฟ้าทางด้านอินพุต ซึ่งเป็นไฟกระแสตรง (DC) จากแหล่งจ่ายไฟ ให้เป็นกำลังไฟสลับ (AC) ที่มีแรงดันและความถี่ตามที่ต้องการ โดยในที่นี้ต้องการความถี่ 50 Hz แรงดันไฟ AC จะเป็นสัญญาณที่ใกล้เคียงกับคลื่นไซน์ และมีขนาด 220 โวลต์ อินเวอร์เตอร์ความถี่คงที่สามารถใช้งานเป็นแหล่งจ่ายไฟสำรอง แหล่งจ่ายไฟบนยานพาหนะ หรือนำไปใช้ในระบบแหล่งจ่ายไฟต่อเนื่อง (UPS) อินเวอร์เตอร์ที่ดีควรมีประสิทธิภาพสูงเชื่อถือได้ นอกจากนี้ควรมีขนาดเล็กและน้ำหนักเบาด้วย วิธีหนึ่งคือสวิทช์ที่ความถี่สูง ๆ จะสามารถลดขนาดของหม้อแปลงและตัวกรองลงได้ และเพื่อให้การส่งผ่านพลังงานมีประสิทธิภาพสูง ต้องลดการสูญเสียเนื่องมาจากการสวิตช์ซึ่งพร้อมกันสองตัว (Switching Loss) โดยการเลือกอุปกรณ์ที่มีความเร็วในการสวิตช์สูงสามารถ ON/OFF ได้เร็ว ในโครงการนี้เลือกใช้พาเวอร์มอส-เฟทเป็นอุปกรณ์ในการสวิตช์

หลักการของอินเวอร์เตอร์จะอาศัยการตัดต่อของสวิทช์ที่เป็นสารกึ่งตัวนำ เป็นตัวตัดต่อไฟฟ้กระแสตรงที่ต่ออยู่ภาระไฟฟ้า (Load) เช่น พาเวอร์ทรานซิสเตอร์, พาเวอร์มอสเฟท เพื่อที่จะทำให้แรงดันที่ตกคร่อมภาระไฟฟ้าเป็นสัญญาณไฟกระแสสลับ ซึ่งในโครงการนี้เป็นการศึกษาโดยการนำเอาพาเวอร์มอสเฟทมาทำหน้าที่เป็นตัวสวิตช์ของวงจรทางด้านกำลังโดยใช้สัญญาณควบคุมที่มีรูปคลื่นเป็นแบบสี่เหลี่ยมคอขวด (Quasi square wave) แล้วนำมาผ่านวงจรกรองความถี่ต่ำผ่านจะรูปคลื่นเป็นแบบไซน์

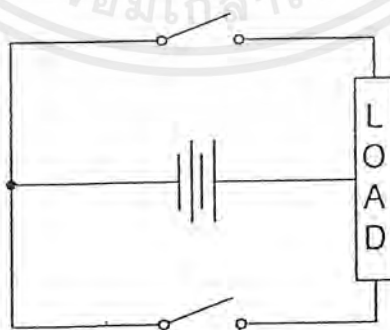
2.1 วงจรต่างๆของอินเวอร์เตอร์

วงจรอินเวอร์เตอร์นั้น เอาท์พุทที่ได้จากวงจร ยังไม่ได้เป็นคลื่นไซน์ ถ้าหากยังไม่ได้มีการกรองความถี่ รูปคลื่นที่ได้จากวงจรอินเวอร์เตอร์จะมีลักษณะที่ประกอบไปด้วยผลรวมระหว่างคลื่นความถี่หลักมูล กับ องค์ประกอบฮาร์โมนิกส์ ที่มีความถี่เป็นจำนวนเท่าของความถี่หลักมูลวงจรอินเวอร์เตอร์ เมื่อพิจารณาตามลักษณะของรูปคลื่นเอาต์พุท จะมีอยู่ด้วยกันหลายแบบดังแสดงในรูป



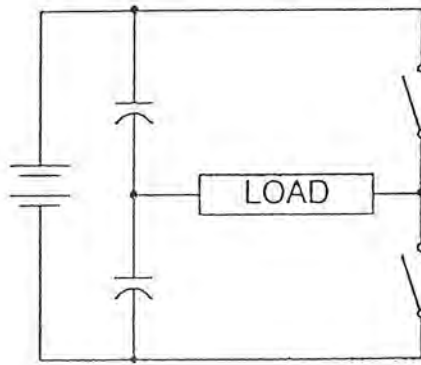
รูปที่ 2.1 แสดงรูปคลื่นเอาต์พุตแบบต่าง ๆ ของวงจรอินเวอร์เตอร์

วงจรสวิตชิงอินเวอร์เตอร์ที่นิยมใช้กันมีหลายแบบ แต่ละแบบจะมีคุณสมบัติที่แตกต่างกันไป รวมทั้งคุณสมบัติของอุปกรณ์ในแต่ละวงจร และขนาดของอุปกรณ์ก็จะแตกต่างกันไป โดยวงจรอินเวอร์เตอร์ที่นิยมใช้ได้แก่ วงจรพุด (Push-pull), วงจรฮาร์ฟบริดจ์ (Half Bridge), วงจรฟูลบริดจ์ (Full Bridge)

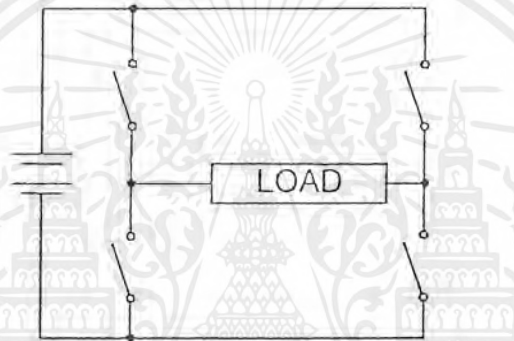


รูปที่ 2.2 วงจรอินเวอร์เตอร์แบบพุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



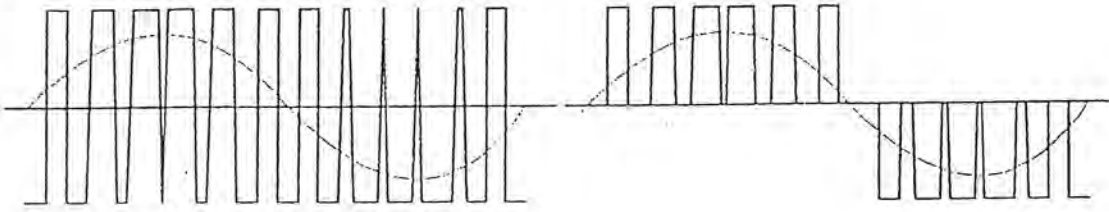
รูปที่ 2.3 วงจรอินเวอร์เตอร์แบบฮาร์ฟบริดจ์



รูปที่ 2.4 วงจรอินเวอร์เตอร์แบบฟูลบริดจ์

2.2 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชัน (PWM)

การมอดูเลตความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่นใน 1 คาบ ออกเป็นพัลส์ย่อยหลาย ๆ พัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่น PWM ชนิดต่าง ๆ รวมทั้งเทคนิคในการสร้างรูปคลื่น PWM ในแนวความคิดต่างๆ



รูป 2.5 แสดงรูปคลื่น PWM (ก). แบบ 2 ระดับ (ข). แบบ 3 ระดับ

2.2.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ

รูปคลื่น PWM มีอยู่ด้วยกันหลายชนิด แต่ชนิดที่นำมาใช้มากที่สุด และเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และ แบบ 3 ระดับ

- PWM 2 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับคือ $V, -V$

- PWM 3 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสามระดับคือ $V, 0, -V$

ในรูป 2.5 ข้างต้น เป็นการแสดงรูปคลื่น PWM เปรียบเทียบกับคลื่นความถี่หลักมูล (Fundamental) ของรูปคลื่น PWM นั้น

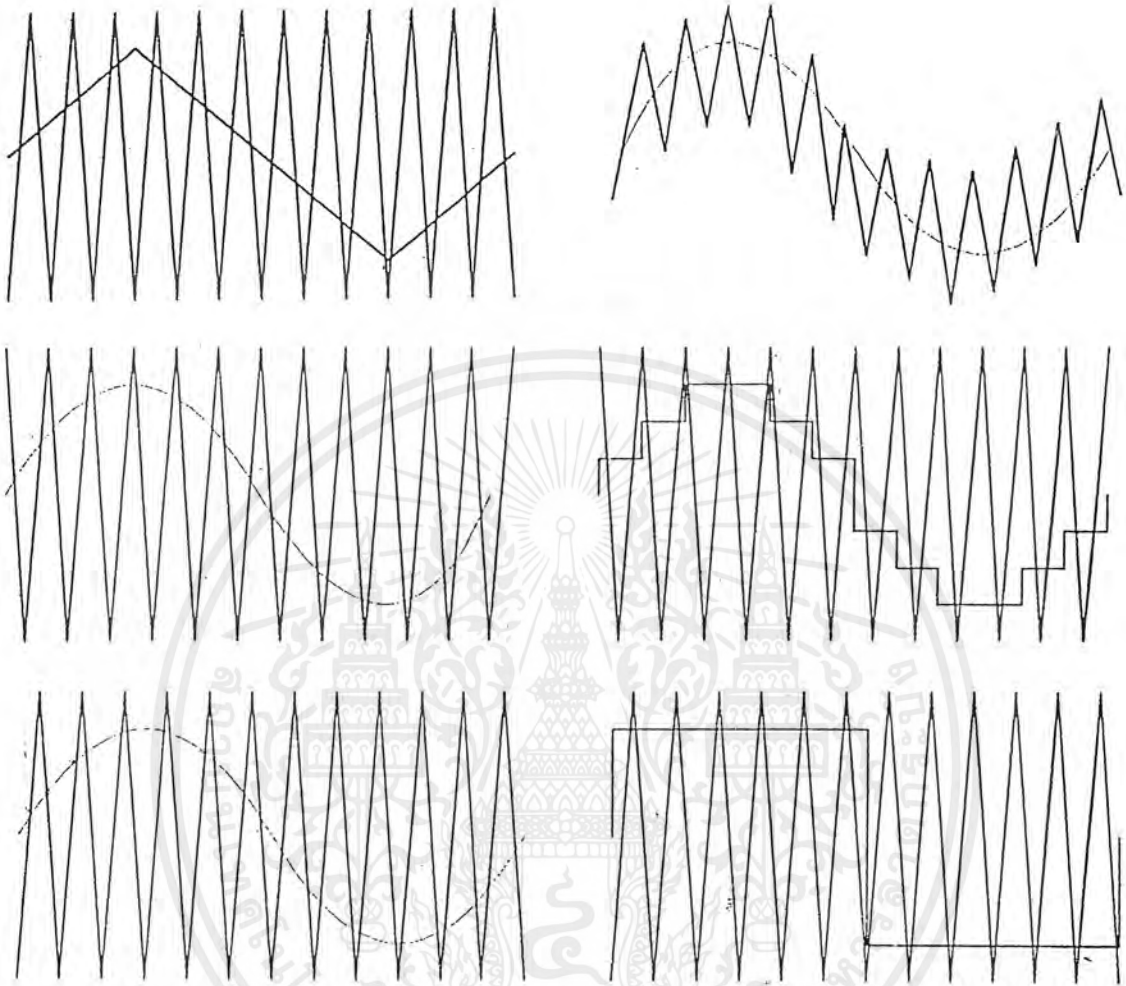
2.2.2 การสร้างรูปคลื่น PWM

รูปคลื่น PWM สามารถสร้างขึ้นมาได้โดยวิธีต่างๆ ได้แก่

- การใช้ไมโครโปรเซสเซอร์ ซึ่งสามารถกระทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิตช์ผ่านทางพอร์ตเอาต์พุต (OUTPUT PORT) ซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่ามุมสวิตช์มุมต่างๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำไมโครโปรเซสเซอร์ จะอาศัยข้อมูลในหน่วยความจำนั้นเพื่อสร้างรูปแบบ (pattern) สัญญาณ PWM ขึ้นมาแล้วจึงส่งผ่านพอร์ตเอาต์พุตออกมา

- โดยการใช้วงจรถอิลิกทรอนิกส์ การสร้าง PWM จากวงจรถอิลิกทรอนิกส์นี้ วิธีที่สะดวกที่สุดคือใช้วงจรถอิลิกทรอนิกส์ (comparator) เช่น ไอซีเบอร์ LF339, LF311 เป็นต้น ซึ่งสามารถทำได้โดยป้อนสัญญาณอินพุต 2 สัญญาณ เข้าสู่วงจรถอิลิกทรอนิกส์ คือสัญญาณอ้างอิง (Reference- Signal) กับสัญญาณแครี่เรียร์ (Carrier Signal) สัญญาณอ้างอิงจะมีความถี่เท่ากับรูปคลื่น PWM ส่วนสัญญาณแครี่เรียร์จะมีความถี่สูงกว่า ในโครงงานนี้ ใช้วิธีเปรียบเทียบโดยวงจรถอิลิกทรอนิกส์ในการสร้างสัญญาณวิธีนี้ มุมสวิตช์ของรูปคลื่น PWM ก็คือจุดตัดของสัญญาณทั้ง

สอง การสร้างโดยอาศัยวงจรเปรียบเทียบนี้ สามารถเลือกสัญญาณที่ใช้เปรียบเทียบได้หลายลักษณะ ดังรูป



รูป 2.6 ตัวอย่างการสร้างรูปคลื่น PWM โดยการใช่วงจรเปรียบเทียบ

2.2.3 การสร้างรูปคลื่น PWM แบบเนเทอร์อดและแบบเรกูลาร์ (Natural and Regular Form)

การสร้างรูปคลื่น PWM โดยการใช่วงจรเปรียบเทียบ จะมีองค์ประกอบ 2 ประการที่จะเป็นตัวกำหนดลักษณะรูปคลื่น PWM ได้แก่

- อัตราส่วนความถี่ของสัญญาณแครี่เรียร์ ต่อสัญญาณอ้างอิง (Frequency Ratio)

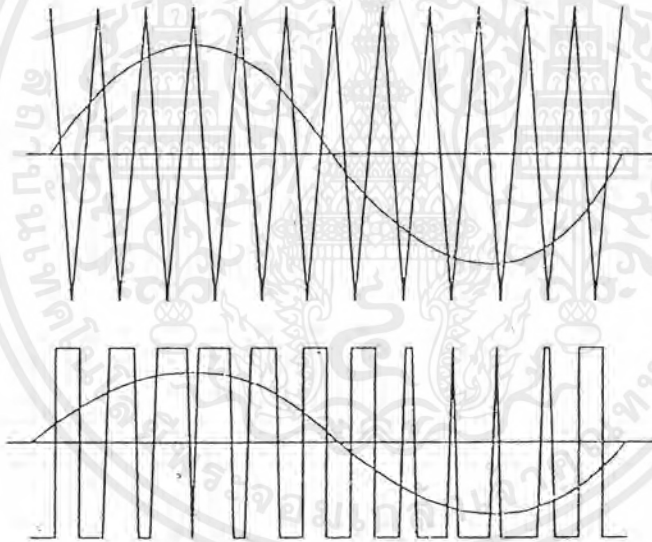
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

-อัตราส่วนแอมพลิจูด ของสัญญาณอ้างอิงต่อสัญญาณแครี่เรียร์ หรืออัตราส่วนการมอดูเลชัน (Modulation Ratio, K)

จากทฤษฎีและข้อมูลค่าที่มีการคำนวณและศึกษาได้ นำค่า K, N ไปวิเคราะห์องค์ประกอบฮาร์โมนิกส์ จะได้ว่า โดยปกติแล้วค่าอัตราส่วนการมอดูเลชันจะใช้ค่าอยู่ในช่วงไม่เกิน 1 ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์แต่ละพัลส์ โดยความกว้างของพัลส์จะมากขึ้นถ้าค่า K มีค่ามากขึ้น ส่วนค่าอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์

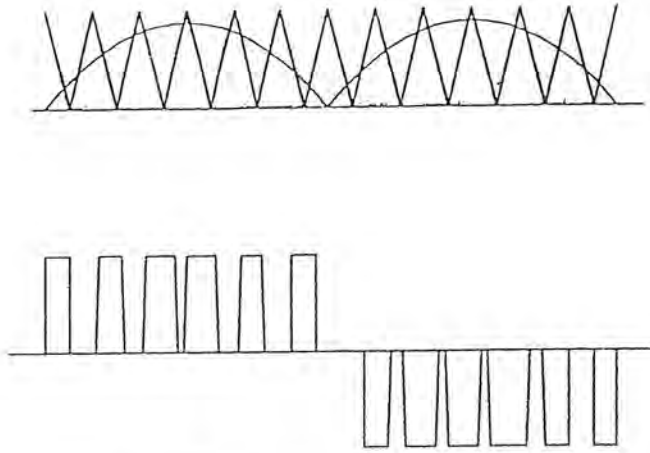
2.3 การสร้างรูปคลื่นแบบเนเทอรอดแซมปลิง (Natural Sampling Patern)

การสร้างแบบนี้จะใช้คลื่นซายน์เป็นสัญญาณอ้างอิง และคลื่นสามเหลี่ยมเป็นสัญญาณแครี่เรียร์ โดยสามารถสร้างได้ทั้งแบบ 2 ระดับและแบบ 3 ระดับ การสร้างแบบ 2 ระดับจะใช้คลื่นซายน์และคลื่นสามเหลี่ยมแบบเต็มรูปคลื่น ช่วงที่ซายน์มากกว่าสามเหลี่ยมจะเป็นบวก และช่วงที่คลื่นซายน์มีขนาดน้อยกว่าจะเป็นลบ



รูป 2.7 การสร้างรูปคลื่นแบบเนเทอรอดแซมปลิง ชนิด 2 ระดับ

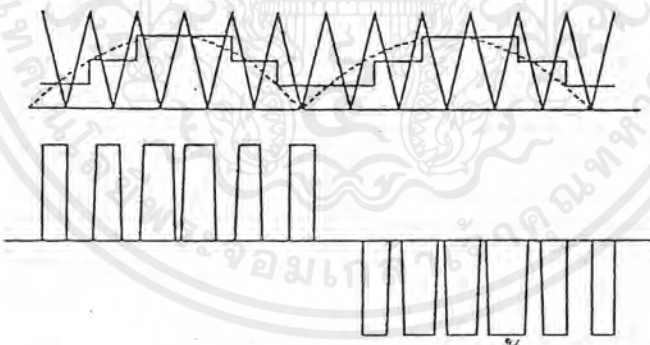
สำหรับการเปรียบเทียบ 3 ระดับนั้นจะใช้คลื่นซายน์ที่เรคตีไฟยขึ้นไปเป็นคลื่นฟูลเวฟเปรียบเทียบกับคลื่นสามเหลี่ยม ที่ถูกยกกระดบขึ้นไปอยู่เหนือเส้นกราวด์ (Ground) ช่วงที่คลื่นฟูลเวฟมีขนาดมากกว่าในครึ่งคาบแรก การสวิตซ์จะมีค่าเป็นศูนย์ ดังแสดงในรูป 2.8



รูป 2.8 การสร้างรูปคลื่นแบบแอนะล็อกแบบปัลลิ่ง ชนิด 3 ระดับ

2.4 การสร้างรูปคลื่นแบบเรกูลาร์แชนป์ลิ่ง

การสร้างแบบนี้ใช้หลักการแบบเดียวกับแบบแอนะล็อก โดยดัดแปลงจากแบบแอนะล็อกเนื่องจากการเปรียบเทียบแบบแอนะล็อกนั้น ระหว่างเปรียบเทียบแต่ละครั้ง ส่วนของซายน์จะไม่เป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์จะนำคลื่นซายน์ผ่านวงจรแชนป์และโฮลด์ (Sample and Hold) ที่มีความถี่การแชนป์เปิดเท่ากับความถี่ของคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่าระหว่างการเปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้แบบ 3 ระดับเช่นเดียวกัน

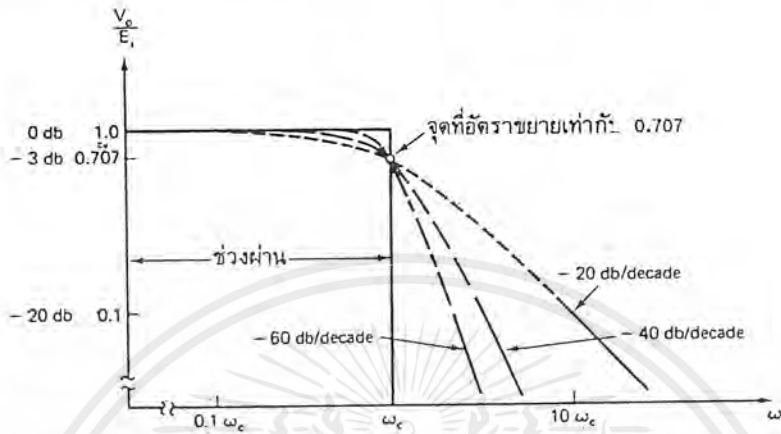


รูป 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แชนป์ลิ่ง ชนิด 3 ระดับ

2.5 บัตเตอร์เวิร์ทโลว์พาสฟิลเตอร์ (Butterworth Low Pass Filter)

ในการออกแบบวงจรกรองสัญญาณความถี่ต่ำผ่านนั้น นอกจากจะต้องให้ได้จุดตัดออฟที่ถูกต้องแล้ว ยังต้องทำให้อัตราขยายแบบปัลลิ่งมีค่าเท่ากับ 1 ในช่วงผ่าน บัตเตอร์เวิร์ทฟิลเตอร์เป็นวงจรที่มีคุณสมบัติเด่นในเรื่องของอัตราขยายของวงจร โดยจะให้ค่า A_{CL} ที่คงที่ตลอดในช่วงผ่าน บางครั้งจึงเรียกววงจรแบบนี้ว่า Maximally flat หรือ flat-flat filter

ในรูปที่ 2.10 แสดงถึงผลตอบสนองทางความถี่ เส้นทึบแสดงถึงผลในทางอุดมคติ ส่วนเส้นประแสดงถึงผลในทางความเป็นจริง ที่ค่าความชันในการลดลงแตกต่างกัน 3 แบบ คือ -20 เดซิเบลต่อดีเคด , -40 เดซิเบลต่อดีเคด และ -60 เดซิเบลต่อดีเคด

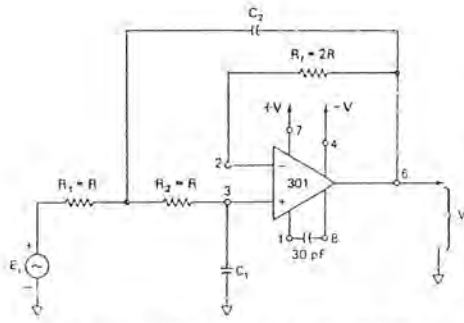


รูป 2.10 การตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านชนิดบัตเตอร์เวิร์ท

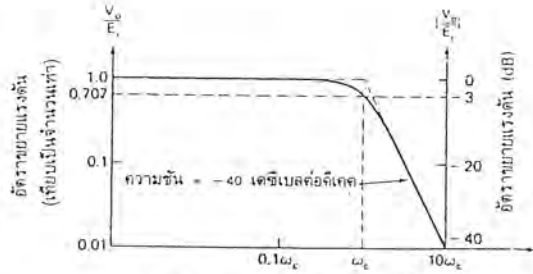
2.5.1 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคด

ในรูปที่ 2.11 เป็น วงจรบัตเตอร์เวิร์ทแบบที่มีค่าความชันในการลดลงของ $|A_{CL}|$ เป็น -40 เดซิเบลต่อดีเคดที่มักจะนำมาใช้งานกันโดยทั่วไป ค่าของความชันในการลดลงเป็น -40 เดซิเบลต่อดีเคดนี้มีความหมายว่า ในช่วงที่ความถี่มีค่าตั้งแต่ ω_c ขึ้นไป ค่าของอัตราการขยายจะมีค่าลดลง 40 เดซิเบล ในขณะที่ความถี่เพิ่มขึ้นเป็น 10 เท่า

ออปแอมป์ที่ต่อในวงจรนี้มีค่าอัตราขยายเป็น 1 สำหรับสัญญาณไฟ DC สำหรับ R_f ที่มีค่าไว้ในที่นี้ก็เพื่อลดผลของออฟเซตในทาง DC ของตัวออปแอมป์ (ทำให้อินพุทที่ขาทั้งสองข้างมีความต้านทานที่เหมือนกัน)



(ก) วงจรบีตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคด



(ข) การตอบสนองของวงจรมีค่า

รูปที่ 2.11 วงจรบีตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคดและกราฟการตอบสนองความถี่

พิจารณาการทำงานของวงจรจะเห็นได้ว่ามีลักษณะเป็นวงจรตามแรงดันคือ แรงดันที่ขาอินพุตที่ขา 3 จะมีเท่ากับแรงดันเอาต์พุต ดังนั้นแรงดันตกคร่อม C_1 มีค่าเท่ากับ V_o เพื่อให้ง่ายแก่การคำนวณ ดังนั้นจะกำหนดให้ $R_1 = R_2 = R$ ต่อไปก็จะเป็นขั้นตอนในการออกแบบวงจรซึ่งประกอบด้วย 5 ขั้นตอนคือ

1. กำหนดค่าความถี่คutoff ที่ต้องการ ω_c หรือ f_c
2. เลือกค่า C_1 ที่จะใช้ ปกติควรมีค่าอยู่ระหว่าง 100 พิโกฟารัด ถึง 0.1 ไมโครฟารัด
3. เลือกค่า C_2 ให้มีค่าเท่ากับ $2C_1$
4. คำนวณค่า R โดยได้จากสมการ

$$R = \frac{0.707}{\omega_c C_1}$$

5. เลือก R_f ให้มีค่าเท่ากับ $2R$

2.5.2 วงจรบีตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด

การสร้างวงจรกรองความถี่ต่ำผ่านเพื่อให้วงจรมีอัตราการลดลงของ $|A_{cl}|$ เป็น -60 เดซิเบลต่อดีเคดนั้นสามารถทำได้หลายแบบ แบบหนึ่งที่สามารถสร้างได้ง่ายคือการนำเอาวงจรที่มีอัตราการลดลง -40 เดซิเบลต่อดีเคดมาต่ออีกทอดหนึ่งกับวงจรที่มีอัตราการลดลง -20 เดซิเบลต่อดีเคดก็จะได้วงจรที่มีค่าของอัตราการลดลงรวมเป็น -60 เดซิเบลต่อดีเคดตามต้องการ ดังในรูปที่ 2.12 (ก) พิจารณา $|A_{cl}|$ ของวงจรรวมได้จาก สมการ

$$A_{cl} = \frac{V_o}{E_i} = \frac{V_{o1}}{E_i} \times \frac{V_o}{V_{o1}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรบัตเตอร์เวิร์ทแบบที่ได้นี้จะตอบสนองความถี่สูงที่มากในช่วงความถี่ต่ำ และจะตัดช่วงของความถี่ที่สูงกว่า ω_c ได้อย่างแน่นอนมากยิ่งขึ้น(ความชันในการลดลงมีค่าสูง) ขึ้นตอนการออกแบบ

1. เลือกค่าความถี่คัทออฟที่จะใช้งาน ω_c หรือ f_c
2. เลือกค่าตัวเก็บประจุ C_3 ของวงจรในรูปที่ 2.12 (ก) โดยควรมีค่าอยู่ระหว่าง 0.001 ถึง 0.1 ไมโครฟารัด
3. จากค่า C_3 ที่เลือกไว้ ทำให้ได้ค่า C_1 และ C_2 ที่จะใช้งาน คือ

$$C_1 = \frac{1}{2} C_3$$

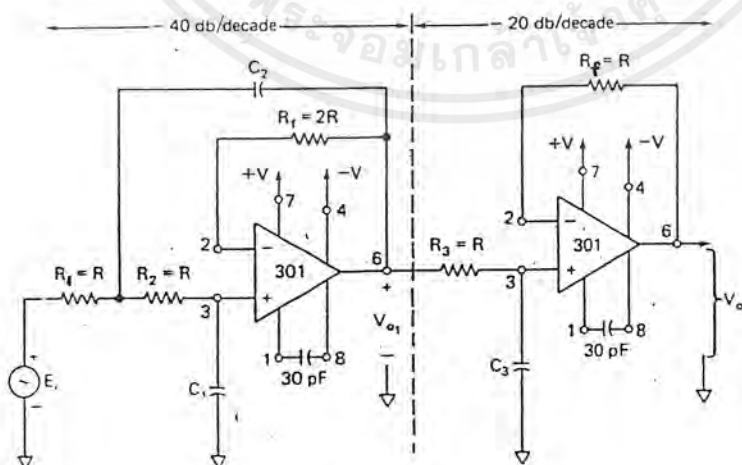
$$\text{และ } C_2 = 2 C_3$$

4. กำหนดค่าความต้านทาน R ที่ต้องการใช้ได้จากสมการ

$$R = \frac{1}{\omega_c C_3}$$

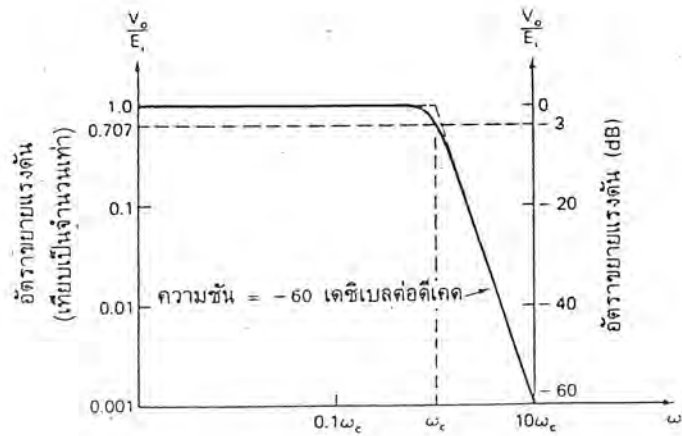
ในการเลือกค่าความต้านทาน R จะใช้งานควรอยู่ในช่วง 10 ถึง 100 กิโลโอห์ม ถ้าคำนวณได้ค่าที่นอกเหนือจากค่าในช่วงนี้ออกไปควรปรับเปลี่ยนค่า C_3 เพื่อให้ได้ค่า R ที่เหมาะสม

5. กำหนดให้ความต้านทาน R_1, R_2, R_3 ทั้ง 3 ตัวมีค่าเท่ากับ R
6. กำหนดให้ $R_{11} = 2R$ และ $R_{12} = R$



(ก) วงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) กราฟแสดงการตอบสนองความถี่ของวงจรบัตเตอร์เวิร์ทน์

รูปที่ 2.12 การออกแบบวงจรบัตเตอร์เวิร์ทน์ที่ให้ค่า -60 เดซิเบลต่อดีเคด และกราฟแสดงการตอบสนองความถี่

2.5.3 ผลตอบสนองของฟิลเตอร์

ผลตอบสนองในทางความถี่ของแต่ละวงจรจะไม่เท่ากัน ตารางที่ 2.1 แสดงการเปรียบเทียบระหว่างวงจรทั้ง 3 แบบ (-20 , -40 , -60 เดซิเบลต่อดีเคด) จะเห็นได้ว่า $|A_{CL}|$ ของวงจรในแบบที่เป็น -60 เดซิเบลต่อดีเคดนั้น มีค่าใกล้เคียงกับ 1 มาก จนเมื่อถึง ω_c จึงจะมีการลดลงอย่างรวดเร็ว ซึ่งถือว่าเป็นวงจรกรองสัญญาณที่มีคุณภาพดีที่สุดเมื่อเปรียบเทียบกับอีก 2 แบบที่แสดง

ตารางที่ 2.1 เปรียบเทียบมอดูลุสของวงจรในรูปที่ 2.10, 2.11 และ 2.12

ω	-20dB/decade	-40dB/decade	-60dB/decade
$0.1\omega_c$	1.0	1.0	1.0
$0.25\omega_c$	0.97	0.998	0.999
$0.5\omega_c$	0.89	0.97	0.992
ω_c	0.707	0.707	0.707
$2\omega_c$	0.445	0.24	0.124
$4\omega_c$	0.25	0.053	0.022
$10\omega_c$	0.1	0.01	0.001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาในเรื่องของมุมที่เลื่อนไปของเอาต์พุตเทียบกับอินพุตนั้น เราได้ว่าวงจร ทั้ง 3 แบบ มีการเลื่อนมุมที่ไม่เท่ากัน วงจรในรูปที่ 2.12 (ก) จะมีการเลื่อนมุมตั้งแต่ 0 ที่ $\omega = 0$ ไปจนถึง -270 องศา ที่ ω มีค่าเข้าใกล้ ∞ วงจรที่มีอัตราการลดลงเป็น -40 เดซิเบลต่อดีเคด มีการเลื่อนมุมระหว่าง 0 ถึง -180 องศา วงจรที่มีอัตราการลดลงเป็น -20 เดซิเบลต่อดีเคดมีการเลื่อนมุมระหว่าง 0 ถึง -90 องศา ดังที่แสดงการเปรียบเทียบในตารางที่ 2.2

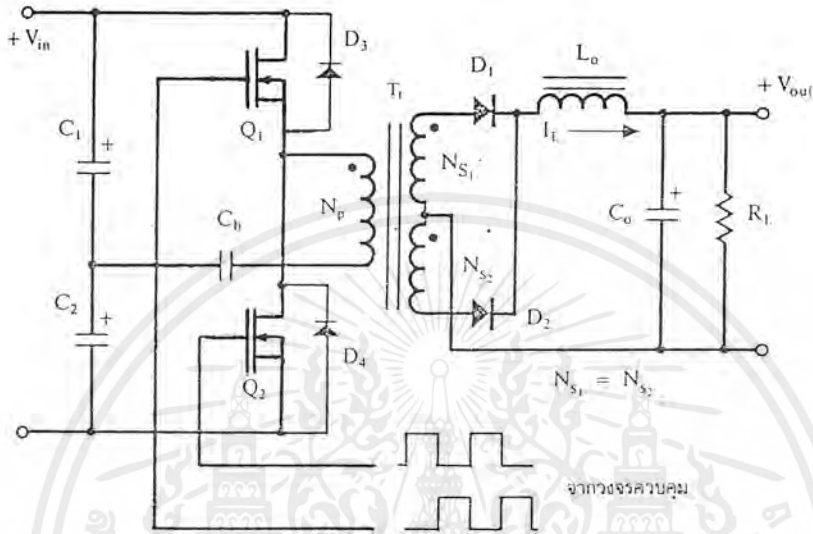
ตารางที่ 2.2 เปรียบเทียบมุมเฟสของวงจรในรูปที่ 2.10, 2.11 และ 2.12

ω	-20dB/decade	-40dB/decade	-60dB/decade
$0.1\omega_c$	-6 องศา	-8 องศา	-12 องศา
$0.25\omega_c$	-14 องศา	-21 องศา	-29 องศา
$0.5\omega_c$	-27 องศา	-43 องศา	-60 องศา
ω_c	-45 องศา	-90 องศา	-135 องศา
$2\omega_c$	-63 องศา	-137 องศา	-210 องศา
$4\omega_c$	-76 องศา	-143 องศา	-226 องศา
$10\omega_c$	-84 องศา	-172 องศา	-256 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 พื้นฐานการทำงานของฮาล์ฟบริดจ์คอนเวอร์เตอร์

วงจรพื้นฐานของฮาล์ฟบริดจ์คอนเวอร์เตอร์แสดงไว้ดังรูป 2.13 การทำงานของวงจรจะเป็นดังนี้



รูปที่ 2.13 HALF BRIDGE CONVERTER CIRCUIT

เนื่องจากตัวเก็บประจุ C_1 และ C_2 กำหนดให้มีค่าเท่ากันต่ออนุกรมกันอยู่ทางด้านอินพุตเพื่อแบ่งครึ่งแรงดัน แรงดันตกคร่อม C_1 และ C_2 จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันที่อินพุต เพาเวอร์ MOSFET Q_1 และ Q_2 จะสลับกันทำงานคนละครึ่งคาบเวลา

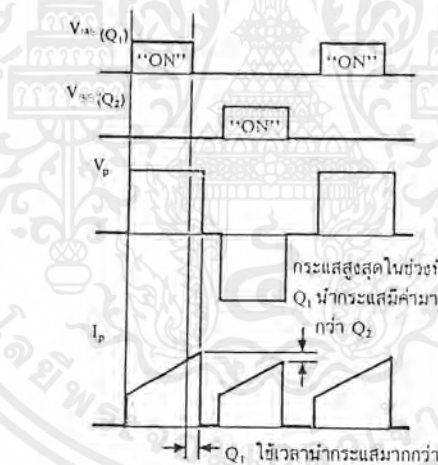
เมื่อ Q_1 เริ่มนำกระแส และ Q_2 ไม่นำกระแส แรงดันตกคร่อม Q_2 เท่ากับ V_{in} ส่วนแรงดันตกคร่อมไพรมารี N_p จะมีค่าเท่ากับ $V_{in}/2$ ในทำนองเดียวกัน เมื่อ Q_2 เริ่มนำกระแส และ Q_1 ไม่นำกระแส แรงดันตกคร่อม Q_1 เท่ากับ V_{in} เช่นเดียวกัน แรงดันตกคร่อมที่ขดไพรมารี N_p ก็ยังคงมีค่าเท่ากับ $V_{in}/2$

2.7 ตัวเก็บประจุบล็อกกิ้ง C_b เพื่อป้องกันการไม่สมมาตรฟลักซ์แม่เหล็ก

ตัวเก็บประจุบล็อกกิ้ง (Blocking Capacitor) C_b ที่ต่อเพิ่มเข้ามาในวงจรนั้น มีหน้าที่หลักคือ ป้องกันการเกิดไม่สมมาตรฟลักซ์ขึ้นในแกนเฟอร์ไรต์ขณะวงจรทำงาน เพราะในทางปฏิบัติการต่อตัวเก็บประจุ C_1 และ C_2 เพื่อให้แรงดันที่ตกคร่อมตัวเก็บประจุทั้งสองมีค่าเท่า

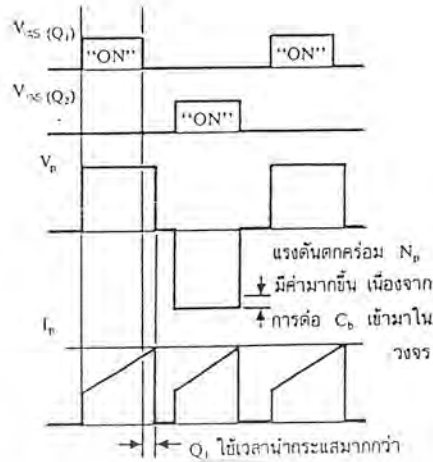
กันจริง ๆ นั้นทำให้ยากรวมทั้งการไม่แมตซ์กันของเพาเวอร์มอสเฟต Q_1 และ Q_2 อาจก่อให้เกิดปัญหาการไม่สมมาตรฟลักซ์ขึ้นได้ทั้งสิ้น

การต่อตัวเก็บประจุที่ออกถึง C_u คั้นเข้ามาในวงจร จะทำให้ C_u มีการเก็บประจุและคายประจุสลับกันไปตามทิศทางของกระแสที่ไหลในขดไพรมารี N_p ถ้าผลของการเกิดประจุสะสมที่ทำให้ Q_1 และ Q_2 มีช่วงเวลานำกระแสไม่เท่ากัน ก็จะทำให้การเก็บประจุและคายประจุของ C_u ใช้เวลาไม่เท่ากันด้วยเป็นผลทำให้มีประจุเหลือค้างใน C_u และทำให้เกิดค่าแรงดันตกคร่อม C_u นั่นคือ หากเพาเวอร์มอสเฟต ตัวใดมีค่าช่วงเวลานำกระแสมากกว่า ในกรณีนี้ค่ากระแสสูงสุดจะมีค่ามากขึ้นตามเวลาที่เพิ่มขึ้นด้วย อย่างไรก็ตามก็จะทำให้มีประจุเหลือค้างใน C_u จะช่วยเพิ่มค่าแรงดันตกคร่อมขดไพรมารีให้มีค่ามากขึ้น ค่าของกระแสสูงสุดก็จะมีค่าเท่ากันได้และไม่เกิดการไม่สมมาตร ฟลักซ์ขึ้น(ดูรูปที่ 2.13 ประกอบ) ส่วนการทำงานของ C_u ในกรณีที่แรงดันตกคร่อม C_1 และ C_2 มีค่าไม่เท่ากันนั้นก็จะเป็นไปในทำนองเดียวกัน

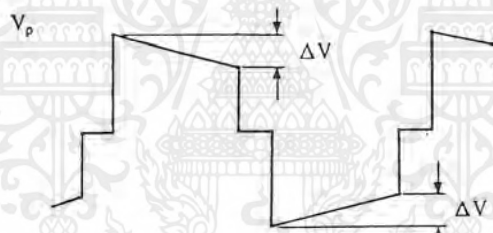


รูปที่ 2.14 (ก) แสดงลักษณะของการไม่สมมาตรฟลักซ์เนื่องจาก Q_1 ใช้เวลานำกระแสมากกว่า Q_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 (ข) แสดงผลของการต่อตัวเก็บประจุล้อยกถึง C_b เข้ามาในวงจรเพื่อลดการไม่สมมาตรฟลักซ์



รูปที่ 2.15 แสดงลักษณะของการเกิดความลาด (D_{roop}) ขึ้นบนแรงดันที่ตกคร่อมขดไฟรอมารีเมื่อต่อตัวเก็บประจุล้อยกถึง C_b คั้นเข้ามาในวงจร

อย่างไรก็ตาม การต่อตัวเก็บประจุล้อยกถึง C_b คั้นเข้าไปในวงจร จะทำให้แรงดันที่ตกคร่อมขดไฟรอมารีมีค่าลดลงตามเวลาหรือเกิดความลาด (Droop) ขึ้นบนแรงดัน เนื่องจากแรงดันส่วนหนึ่งไปตกคร่อม C_b นั้นเอง และจะมีผลต่อแรงดันทางด้านเซคันดารีทำให้เกิดการกระเพื่อมของแรงดันที่เอาท์พุทซึ่งไม่เป็นที่ต้องการเช่นกัน ดังนั้นจึงจำเป็นต้องกำหนดค่า C_b อาจทำได้ดังนี้คือ

$$C_b = \frac{I_p(PK) \times (0.45T)}{\Delta V}$$

ต้านักหอตมุดกลาง พระจอมเกล้าลาดกระบัง

เมื่อ $I_{p(PK)}$ คือ ค่ากระแสสูงสุดที่ขีดไพรมารี

ΔV คือ ค่าของความลาดแรงดันสูงสุดที่ยอมได้ (ไม่เกิน 20 % ของ $V_{\text{m}}/2$)

T คือ ค่าคาบเวลาการทำงานของคอนเวอร์เตอร์

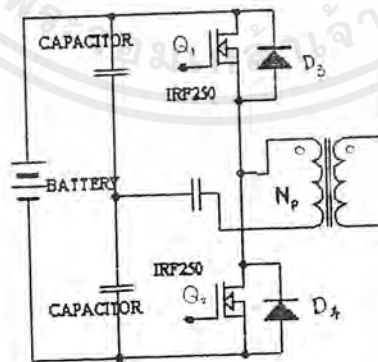
2.8 คอมมิวเตตติ้งไดโอด D_3 และ D_4

จากวงจรในรูปที่ 2.16 จะเห็นได้ว่ามีไดโอด D_3 และ D_4 ต่อคร่อมเพาเวอร์มอสเฟต Q_1 และ Q_2 อยู่ ไดโอดทั้งสองตัวนี้เรียกว่า คอมมิวเตตติ้งไดโอด (Commutating Diode) มีหน้าที่ 2 ประการคือ

1. ป้องกันการเกิดแรงดันสไปค์ในขณะที่เพาเวอร์มอสเฟต หยุดนำกระแสเนื่องจากค่าความเหนี่ยวนำแฝงในหม้อแปลง โดยพลังงานที่สะสมอยู่ในตัวเหนี่ยวนำแฝงนี้จะถูกถ่ายเทออกไปยังภาคอินพุตด้วยคอมมิวเตตติ้งไดโอด จึงไม่ทำให้เกิดแรงดันสไปค์เมื่อเพาเวอร์มอสเฟตเริ่มหยุดนำกระแส

2. ในขณะที่เพาเวอร์มอสเฟต Q_1 เริ่มหยุดนำกระแส ขดไพรมารี N_p จะมีการกลับขั้วแรงดันเกิดขึ้น ถ้าไม่มีคอมมิวเตตติ้งไดโอด D_3 จะได้รับแรงดันตกคร่อมที่คอลเลคเตอร์เป็นลบ ในขณะที่ Q_1 จะมีแรงดันตกคร่อมมากกว่าค่า $V_{\text{m}}/2$ ในกรณีนี้ ไดโอด D_3 จะอยู่ในลักษณะถูกไบแอสตรงจากแรงดันของขดไพรมารีและลดค่าแรงดันนี้ลงไป ในทำนองเดียวกับเมื่อ Q_2 เริ่มหยุดนำกระแส ไดโอด D_4 จะทำหน้าที่เช่นเดียวกัน เป็นการป้องกันเพาเวอร์มอสเฟต

ไดโอดที่นำมาใช้เป็นคอมมิวเตตติ้งไดโอด D_3 และ D_4 ต้องเป็นชนิดฟาสต์รีคัพเวอร์ และต้องทนแรงดันย้อนกลับได้อย่างน้อย 2 เท่าของแรงดันตกคร่อมเพาเวอร์มอสเฟต ขณะหยุดนำกระแส



รูปที่ 2.16 คอมมิวเตตติ้งไดโอด (Commutating Diode)

2.9 ค่าเวลาเพื่อ t_D สำหรับฮาร์ฟบริดจ์คอนเวอร์เตอร์

ค่าเวลาเพื่อ t_D เพื่อจำกัดช่วงเวลานำกระแสสูงสุด $t_{ON(max)}$ ของเพาเวอร์มอสเฟต Q_1 และ Q_2 เป็นสิ่งสำคัญมากในวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ จะเห็นได้ว่าการต่อกันอยู่ในวงจรของ Q_1 และ Q_2 นั้น ถ้าหาก Q_1 และ Q_2 นำกระแสพร้อม ๆ กัน จะเกิดการลัดวงจรของแรงดันอินพุตที่ซึ่งเป็นอันตรายต่อเพาเวอร์มอสเฟตและอุปกรณ์อื่น ๆ ในวงจรได้ ดังนั้นช่วงเวลานำกระแสสูงสุดของ Q_1 และ Q_2 จะถูกจำกัดด้วยค่าเวลาเพื่อ t_D เช่นเดียวกับพุก-พุนคอนเวอร์เตอร์ โดยอาจกำหนดไว้ที่ 20 เปอร์เซ็นต์ของครึ่งหนึ่งของคาบเวลา ดังนั้น

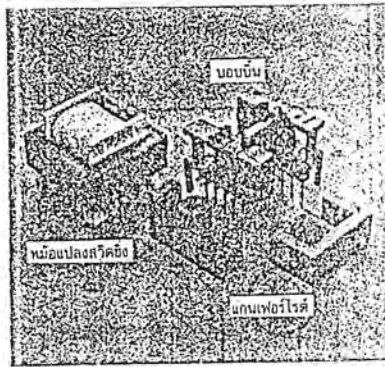
$$t_{ON(max)} = 0.4T$$

2.10 หม้อแปลงสวิตชิง

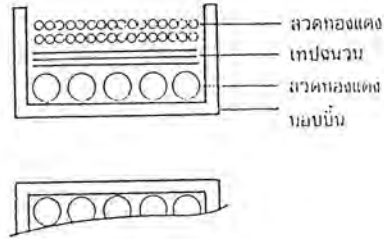
หม้อแปลงสวิตชิง (Switching Transformer) จัดเป็นอุปกรณ์สำคัญสำหรับสวิตชิงเพาเวอร์ซัพพลาย ผู้ออกแบบสวิตชิงเพาเวอร์ซัพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่าง ๆ ของหม้อแปลงสวิตชิง ความเหมาะสมในการใช้งาน การคำนวณขนาดแกนเฟอร์ไรต์ และขนาดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้า เพื่อความปลอดภัยและลดกำลังงานสูญเสียในหม้อแปลงสวิตชิงขณะทำงาน

2.10.1 ส่วนประกอบของหม้อแปลงสวิตชิง

หม้อแปลงสวิตชิงมีหน้าที่หลักในการลดทอนแรงดันไฟตรงที่อินพุตของคอนเวอร์เตอร์ ซึ่งอาจจะมีค่าสูงได้ถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดันไฟต่ำที่เอาท์พุท และทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างแรงดันอินพุทและแรงดันเอาท์พุทที่ได้ เพื่อป้องกันอันตรายจากการถูกไฟดูด ส่วนประกอบที่สำคัญของหม้อแปลงสวิตชิงแสดงไว้ดังรูปที่ 2.17 โดยมีรายละเอียดดังนี้



(ก)



(ข)

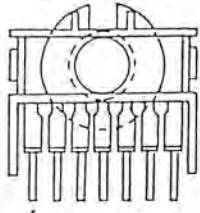
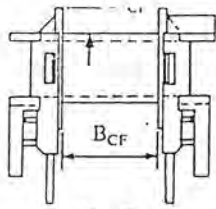
รูปที่ 2.17 แสดงส่วนประกอบหลักของหม้อแปลงสวิตซิ่ง (ก) และการพันขดลวดทองแดงรอบนํ้ายาบบอบบิ้น (ข)

2.10.2 แกนเฟอร์ไรต์ (Ferrite Core)

เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเหนี่ยวนำแม่เหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเหนี่ยวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจลุมตัวฟลักซ์แม่เหล็กค่อนข้างสูงประมาณในช่วง 3,000-4,000 เกาส์ และเกิดการสูญเสียในตัวมันค่าที่ความถี่สูง ๆ ดังนั้นหม้อแปลงสวิตซิ่งจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด เฟอร์ไรต์ที่นำมาทำเป็นแกนของหม้อแปลงสวิตซิ่งจะมีรูปร่างแตกต่างกันออกไปขึ้นอยู่กับการใช้งานและมาตรฐานในการออกแบบ

2.10.3 บอบบิ้น (Bobbin)

บอบบิ้นหรือแบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟ บอบบิ้นจะช่วยการพันลวดบนแกนเฟอร์ไรต์สะดวกขึ้น และป้องกันปัญหาการลัดวงจรระหว่างลวดกับแกนเฟอร์ไรต์ได้ บอบบิ้นจะมีขนาดมาตรฐานตามมาตรฐานของแกนเฟอร์ไรต์ ตัวอย่างของขนาดบอบบิ้นดูได้จากรูปที่ 2.18 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาพันลวดทองแดง เพื่อความสะดวกในการพันลวดและบัดกรีติดกับแผ่น PCB



ETD
Bobbin

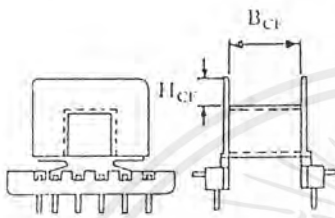
CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$l_s(\text{mm})$
ETD 34	1.23	21.0	6.0	59.94
ETD 39	1.74	25.6	6.9	68.58
ETD 44	2.13	29.6	7.3	76.2
ETD 49	2.71	32.8	8.4	85.09

A_w = พื้นที่ขึงพันขดลวด

B_{CF} = ความยาวแกนขึงพันขดลวดได้

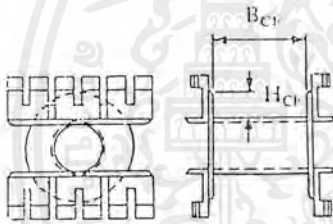
H_{CF} = ระยะจำกัดความสูงของขดลวด

l_s = ความยาวเฉลี่ยของลวดทองแดงที่พันบนแกนขึงพันขดลวด



EE Bobbin

CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$l_s(\text{mm})$
E 814E250	0.17	6.7	2.1	34.29
E 813E187	0.33	9.3	3.2	36.32
E 813E343	0.36	10.0	3.2	47.50
E 812E250	0.58	10.1	4.9	55.12
E 782E272	0.80	17.3	4.7	55.88
E 375	1.05	16.5	6.6	73.41
E 21	1.14	17.9	6.0	86.36
E 783E608	1.78	26.3	7.1	92.96
E 348E772	1.81	26.3	7.1	99.06
E 625	1.32	21.2	6.4	94.9
E 55	2.80	33.1	8.6	113.03
E 75	2.42	26.2	8.1	119.38



EC Bobbin

CORE TYPE	$A_w(\text{cm}^2)$	$B_{CF}(\text{mm})$	$H_{CF}(\text{mm})$	$l_s(\text{mm})$
EC 35	0.97	21.5	4.8	50.04
EC 41	1.35	24.5	5.8	59.94
EC 52	2.13	28.3	7.7	72.90
EC 70	4.77	41.5	11.7	95.0

รูปที่ 2.18 ตัวอย่างและขนาดมาตรฐานของบอบบิ้น สำหรับแกนเฟอร์ไรต์แบบ

EE, EC และ ETD

2.10.4 ลวดทองแดงอบน้ำยา (Enamelled Copper Wire)

การพันลวดทั้งไฟรมารีและเซคันคาร์รี่ของหม้อแปลงสวิตซ์ซึ่งที่กำลังไม่สูงมากนักปกติจะใช้ลวดทองแดงอบน้ำยาพันบนแกนบอบบิ้นเพื่อให้ได้จำนวนรอบตามต้องการ ขนาดของขดลวดทองแดงที่จะใช้พันนั้น ขึ้นอยู่กับค่ากระแสสูงสุดที่ผ่านขดลวด

2.10.5 เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตซ์ซึ่งมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไฟรมารีและเซคันคาร์รี่ด้วยวัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Mylar) หรือโพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง

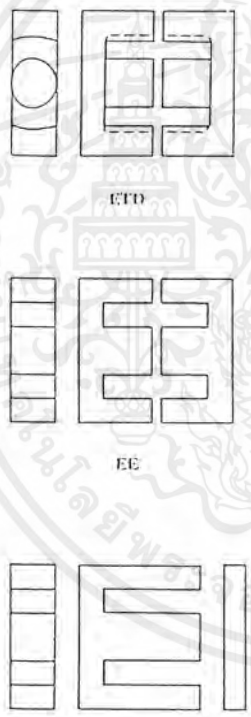
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0.05 - 0.1 มม. การเลือกใช้จะขึ้นอยู่กับารออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตชิงเป็นหลัก

2.11 แกนเฟอร์ไรต์และการเลือกใช้

2.11.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิงโดยทั่วไป จะถูกผลิตออกมาที่ขนาดและรูปทรงต่าง ๆ ตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือแกนแบบ POT เป็นต้น วิศวกรผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของคู่ประกบ เพื่อความสะดวกในการประกอบเข้ากับบอบบิ้น การประกบแกนเฟอร์ไรต์บนบอบบิ้นจะทำให้ทางเดินของฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์มีลักษณะเป็นวงบรรจบได้ ดังตัวอย่างในรูปที่ 2.19



CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
ETD 34	0.971	1.220	7.64	78.6
ETD 39	1.250	1.740	11.50	92.2
ETD 44	1.740	2.450	18.00	103.0
ETD 49	2.110	2.710	24.20	114.0

CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
EE 20/20/5	0.31	0.35	1.34	43.0
EE 30/30/7	0.59	0.78	4.00	66.9
EE 42/42/15	1.82	1.78	17.6	97.0
EE 42/42/20	2.36	1.78	23.1	97.4
EE 42/54/20	2.36	2.40	28.8	122.0
EE 42/66/20	2.36	3.40	34.5	143.0
EE 55/55/21	3.54	2.50	43.7	123.0
EE 55/55/25	4.20	2.50	52.0	123.0
EE 65/66/27	5.32	3.93	78.2	147.0

CORE TYPE	A_c (cm ²)	A_w (cm ²)	V_c (cm ³)	l_c (mm)
EI 19	0.24	0.517	0.950	39.6
EI 22/19	0.41	0.44	1.650	39.3
EI 25/19	0.42	0.519	2.02	48.6
EI 28/20	0.65	0.725	4.11	48.4
EI 30/26	1.11	0.791	6.45	58.1
EI 35/29	1.21	1.36	8.18	67.6
EI 40/35	1.48	1.08	11.3	76.9
EI 50/42	2.30	1.7	21.8	94.8
EI 60/44	2.48	2.94	27.2	109.7

EI

A_c = ขนาดพื้นที่หน้าตัดแกนเฟอร์ไรต์
 A_w = ขนาดพื้นที่ช่องเห็นขดลวดของบอบบิ้น
 V_c = ปริมาตรของแกนเฟอร์ไรต์
 l_c = ระยะทางเดินฟลักซ์แม่เหล็กในแกนเฟอร์ไรต์

รูปที่ 2.19 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์ EE, EI และ ETD

แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตชิงที่ไม่ต้องการสูญเสียกำลังสูง (ไม่เกิน 125 วัตต์) และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่องสำหรับให้ขด

ลวดลวดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูง ๆ แกนที่นิยมใช้กันมากสำหรับหม้อแปลงสวิตซ์ที่ต้องการกำลังงานสูง จะเป็นแกนแบบ EI, EE และ ETD เนื่องจากสามารถพันขดลวดรอบแกนบอบบิ้นได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่าง ๆ ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตามสัญญาณรบกวน EMI/RFI ที่เกิดขึ้นจะมีมากกว่าแกนแบบ POT

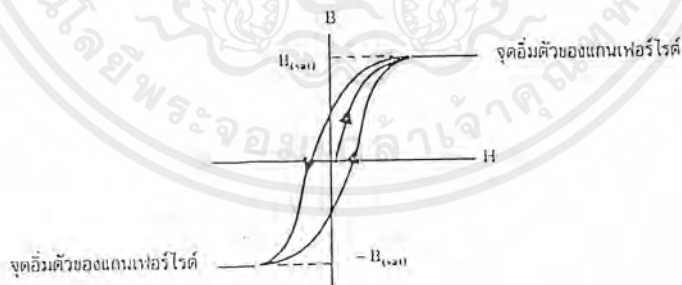
2.11.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกันจะมีคุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม

- เส้นโค้งฮิสเตอร์รีซิส (Hysteresis Curve)

เส้นโค้งฮิสเตอร์รีซิสจะแสดงความสัมพันธ์ระหว่างค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์ กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกน

เส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะเหมือนกันทุกประการ เพียงแต่จะมีลักษณะกลับทิศกันเท่านั้น ดังแสดงในรูปที่ 2.20



รูปที่ 2.20 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเตอร์รีซิส ซึ่งจะมีลักษณะสมมาตรของกราฟซีกบนและซีกล่าง

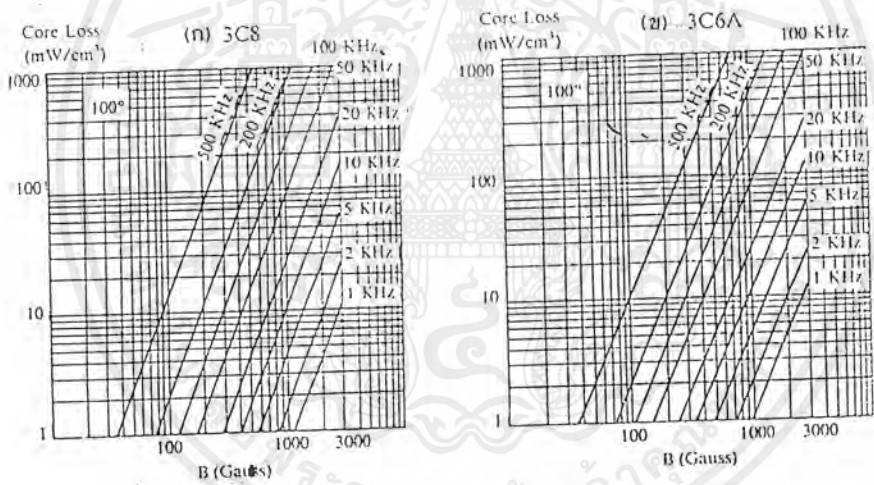
การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตซ์จะต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ คั้งนั้นโดยทั่วไปการออกแบบหม้อแปลงสวิตซ์ จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กที่ยอมให้เกิดขึ้นได้ในแกนขนาดทำงาน มีค่าไม่เกินครึ่งหนึ่งของความหนาแน่นฟลักซ์แม่เหล็กสูงสุดของการอิ่มตัวของแกนเฟอร์ไรต์ เพื่อความปลอดภัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)

การสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์จะทำให้แกนเฟอร์ไรต์ร้อน ซึ่งมีสาเหตุหลัก 2 ประการคือ การสูญเสียที่เกิดจากลักษณะฮิสเตอร์รีซิสของแกน (Hysteresis Loss) และการสูญเสียจากการเกิดกระแสไหลวนภายในแกนเฟอร์ไรต์ (Eddy Current Loss)

ที่ความถี่ต่ำกว่า 100 กิโลเฮิร์ตซ์ การสูญเสียจากการเกิดกระแสไหลวนในแกนจะมีค่าน้อยสำหรับแกนที่มีขนาดไม่ใหญ่มากนัก ดังนั้นการสูญเสียที่ก่อให้เกิดความร้อนในแกนอาจพิจารณาได้จาก การสูญเสียทางฮิสเตอร์รีซิสเพียงอย่างเดียว ตัวอย่างจากกราฟแสดงการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์แสดงไว้ในรูปที่ 2.21 (ก) และ 2.21 (ข) ปกติค่ากำลังสูญเสียจะถูกระบุไว้เป็นมิลลิวัตต์ต่อหนึ่งลูกบาศก์เซนติเมตร (mW/cm^3) และมีค่าขึ้นกับความหนาแน่นฟลักซ์แม่เหล็กและความถี่การใช้งาน รวมถึงอุณหภูมิขณะใช้งานของแกนเฟอร์ไรต์



รูปที่ 2.21 แสดงการสูญเสียในแกนเฟอร์ไรต์ของเนื้อสารชนิด 3C8(ก) และ 3C6A(ข)

2.11.3 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง

ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบของขดลวดไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = \frac{V \cdot t}{N_p \cdot A_c} \times 10$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ ΔB คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเป็นเกาส์

V คือ ค่าแรงดันที่ตกคร่อมขดไฟโรมารี่เป็นโวลต์

N_p คือ ค่าจำนวนรอบของขดไฟโรมารี่ เป็นรอบ

A_c คือ ขนาดพื้นที่หน้าตัดของแกน เป็นตารางเซนติเมตร

t คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

จะเห็นได้ว่ายิ่งจำนวนรอบของขดลวดไฟโรมารี่มีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยิ่งมีค่ามากขึ้น ซึ่งการลดจำนวนรอบของขดไฟโรมารี่ลงจะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่ขึ้นได้ และสามารถทนกระแสสูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

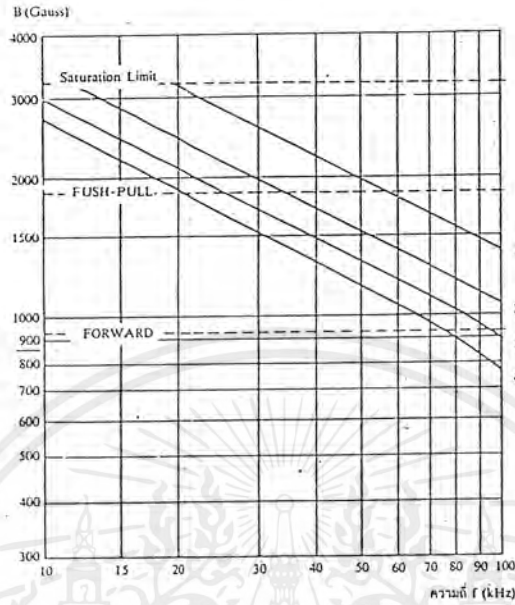
อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัว จะทำให้แรงดันตกคร่อมขดไฟโรมารี่มีค่าลดลงอย่างรวดเร็วแรงดันอินพุตจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ขณะที่กำลังนำกระแสสูง ๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ และความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อแปลงขณะทำงาน จึงมีข้อควรคำนึงถึง 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานต้องเกิดการสูญเสียในแกนเฟอร์ไรต์ค่าที่สุด

ในรูปที่ 2.22 (ก), (ข), และ (ค) เป็นกราฟแสดงความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ซึ่งแนะนำไว้โดย L.M.Bracke, ใช้สำหรับพวง-พูลคอนเวอร์เตอร์และฟอร์เวิร์ดคอนเวอร์เตอร์ เพื่อให้ได้กำลังงานสูงสุดและมีค่าการสูญเสียน้อยที่สุดด้วย การใช้กราฟนี้เพื่อกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในขั้นตอนดำเนินการออกแบบหม้อแปลงลวดจึง ซึ่งจะทำให้เกิดความสะดวกรวดเร็วขึ้น

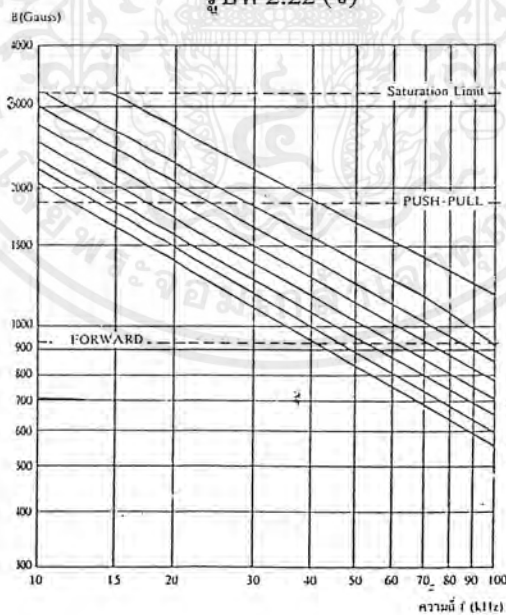
รูปที่ 2.22 (ก)

ขนาดแกนเฟอร์ไรต์ :



- 1) UU 15/22/6, E20/20/5 2) UU 20/32/7, EE 25/25/7, EE 30/30/7
3) UU 25/40/13 4) UU 30/15/16

รูปที่ 2.22 (ข)

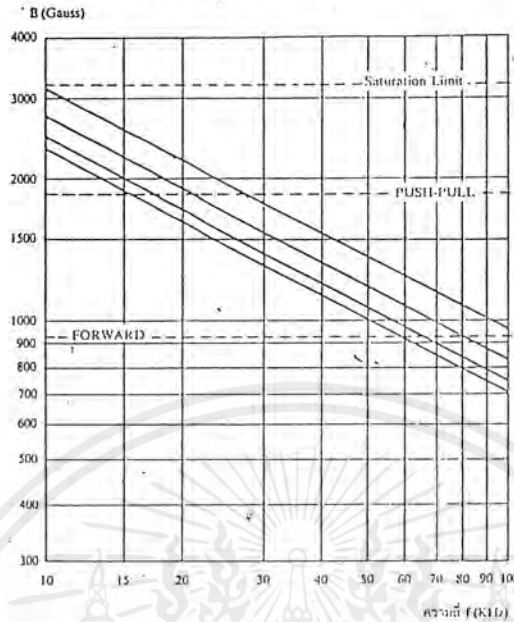


ขนาดแกนเฟอร์ไรต์ :

- 1) EC 35 2) EC 41, EC 52 3) EC 70 4) EE 42/42/15
5) EE 42/42/20, EE 42/54/20, EE 42/66/20 6) EE 55/55/21
7) EE 55/55/25, UU 64/70/20 8) EE65/66/27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.22 (ค)



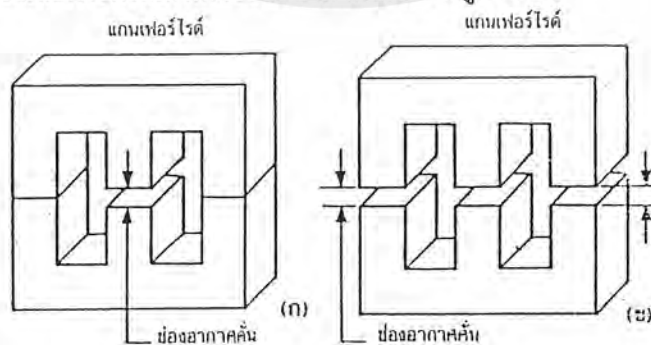
ขนาดแกนเฟอร์ไรต์ :

- 1) ETD 34 2) ETD 39 3) ETD 44 4) ETD 49

2.114 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรต์ เป็นวิธีการอย่างหนึ่งที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรต์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลงสวิตชิ่งมีค่ามากขึ้นได้ด้วย อย่างไรก็ตามช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมาและอาจรบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรต์แบบ EE, EI, ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 2.23 (ก) และ (ข) คือ การกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดี่ยว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 2.23 แสดงการคั่นช่องอากาศคั่นที่แกนกลาง (ก) และการคั่นช่องอากาศระหว่างคู่ประกบของแกนเฟอร์ไรต์ (ข)

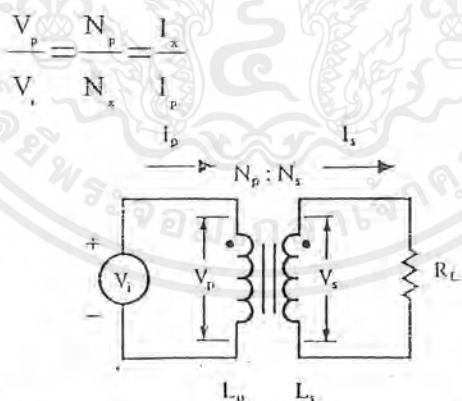
การค้นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าการค้นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศค้นที่ต้องการ นำมาคั่นระหว่างแกนนอกของคู่ประกบ ส่วนการกำหนดช่องอากาศค้นที่แกนกลาง ต้องสั่งโดยตรงจากผู้ผลิตแกนเฟอร์ไรต์หรือขีดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศค้นตามต้องการ

มีข้อสังเกตคือ การค้นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศค้นที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึงสองครั้งในแกน ดังนั้นระยะช่องอากาศค้นที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

การกำหนดให้มีช่องอากาศค้นแกนเฟอร์ไรต์นั้น มีความจำเป็นมากสำหรับหม้อแปลงของฟลายแบคคอนเวอร์เตอร์และเอาต์พุต ไซค์ที่ใช้แกนเฟอร์ไรต์

2.12 ความสัมพันธ์ระหว่างขดไฟโพรมารีและขดเซคันดารีของหม้อแปลงสวิตซิ่ง

หม้อแปลงสวิตซิ่งจะมีความสัมพันธ์ของขดไฟโพรมารีและขดเซคันดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 2.24 จะเป็นดังนี้



รูปที่ 2.24 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ

$$\frac{N_p}{N_s} = \sqrt{\frac{L_p}{L_s}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ	N_p	คือ	จำนวนรอบของขดไพรมารี
	N_s	คือ	จำนวนรอบของขดไพรมารี
	V_p	คือ	ค่าแรงดันตกคร่อมขดไพรมารี
	V_s	คือ	ค่าแรงดันตกคร่อมขดเซคันดารี
	L_p	คือ	ค่าความเหนี่ยวนำของขดไพรมารี
	L_s	คือ	ค่าความเหนี่ยวนำของขดเซคันดารี
	I_p	คือ	ค่ากระแสที่ไหลผ่านขดไพรมารี
	I_s	คือ	ค่ากระแสที่ไหลผ่านขดเซคันดารี

มีข้อสังเกตคือ แรงดัน V_p เป็นค่าแรงดันที่ตกคร่อมขดไพรมารีซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์ภายในแกนของหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไพรมารี ไม่ใช่ค่าแรงดันอินพุต V_i จะมีค่าเป็นไปตามสมการ

$$V_p = N_p \cdot A \cdot \left(\frac{dB}{dt} \right) \times 10^8$$

และค่า V_p ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า V_i แต่ถ้าแกนเฟอร์ไรต์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก $\left(\frac{dB}{dt} \right)$ จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม V_p จะมีค่าลดลงอย่างรวดเร็วเหมือนการเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เกี่ยวข้องด้วย

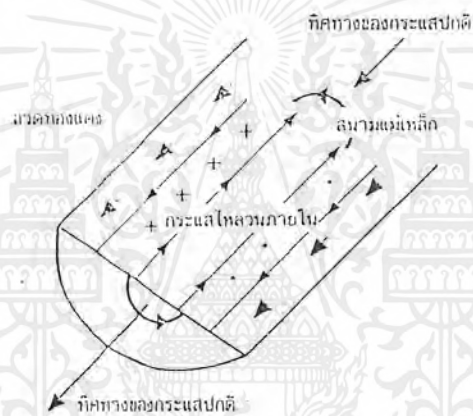
2.13 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

ปกติการพันขดลวดในหม้อแปลงสวิตช์จะใช้ลวดทองแดงอาบนํ้ายา (enameled copper wire) เป็นตัวพัน (ตารางที่ 2.3 จะแสดงขนาดของข้อมูลอื่นๆ ของเส้นลวดทองแดงอาบนํ้ายาตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย) ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตช์ กระแสสลับที่ไหลผ่านขดลวดความถี่สูง ที่ความถี่สูง ๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิว ซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็ทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน กำลังงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งที่ไม่ต้องการให้

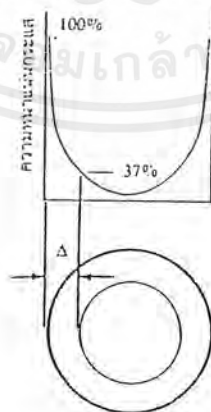
เกิดขึ้นในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดงจึงต้องทำอย่างเหมาะสม เพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

2.13.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin effect)

ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบ ๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy current) ขึ้นภายในตัวลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 2.25



รูปที่ 2.25 แสดงลักษณะของการเกิดกระแสไหลวนภายในลวดทองแดงเมื่อมีกระแสสลับไหลผ่าน ทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของลวดทองแดง



รูปที่ 2.26 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแส Δ คือระยะที่ค่าความหนาแน่นกระแสมีค่าลดลงเหลือเพียงแค่ 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 แสดงขนาดมาตรฐาน AWG และข้อมูลอื่นๆ ของลวดทองแดงอาบน้ำยา

เบอร์ AWG (M. S.S.)	ขนาดเส้นผ่านศูนย์กลาง (d)		ขนาดเส้นผ่านศูนย์กลางรวมรวม (d _r) มม.	พื้นที่หน้าตัดปกติ mm ²	ค่าความต้านทานที่ 100°C (R ₁₀₀) Ω/ม	ระยะเชิงฉนวน (mm)
	inch	mm				
44	0,00198	0,0503	0,06604	0,00199	11,180	0,071
43	0,00222	0,0564	0,07366	0,00250	8,899	0,079
42	0,00249	0,0633	0,08128	0,00314	7,073	0,087
41	0,00280	0,0711	0,09144	0,00397	5,594	0,098
40	0,00314	0,0798	0,1041	0,00500	4,448	0,111
39	0,00353	0,0897	0,1143	0,00631	3,519	0,122
38	0,00397	0,1008	0,1295	0,00799	2,783	0,138
37	0,00445	0,1130	0,1448	0,01003	2,215	0,154
36	0,00500	0,1270	0,1626	0,0127	1,754	0,172
35	0,00566	0,1422	0,1778	0,0159	1,398	0,188
34	0,00643	0,1600	0,1981	0,0201	1,105	0,209
33	0,00731	0,1803	0,2235	0,0255	0,8700	0,236
32	0,00830	0,2032	0,2489	0,0324	0,6853	0,261
31	0,00939	0,2261	0,2743	0,0401	0,5537	0,287
30	0,01060	0,2540	0,3048	0,0507	0,4386	0,319
29	0,01113	0,2870	0,3404	0,0647	0,3435	0,356
28	0,0126	0,3200	0,3759	0,0804	0,2702	0,393
27	0,0142	0,3607	0,4191	0,1022	0,2175	0,438
26	0,0159	0,4039	0,4699	0,128	0,1735	0,491
25	0,0179	0,4547	0,5232	0,162	0,1360	0,547
24	0,0201	0,5105	0,5817	0,205	0,10860	0,608
23	0,0226	0,5740	0,6502	0,259	0,08586	0,679
22	0,0253	0,6436	0,7214	0,324	0,06832	0,754
21	0,0285	0,7239	0,8052	0,412	0,05399	0,841
20	0,0320	0,8128	0,8966	0,519	0,04283	0,937
19	0,0359	0,9119	1,003	0,653	0,03403	1,048
18	0,0403	1,024	1,118	0,823	0,02700	1,168
17	0,0453	1,151	1,247	1,040	0,02137	1,303
16	0,0508	1,290	1,389	1,308	0,01699	1,452
15	0,0571	1,450	1,557	1,632	0,01315	1,627
14	0,0641	1,628	1,737	2,082	0,010670	1,815
13	0,0720	1,829	1,943	2,627	0,008460	2,030
12	0,0808	2,052	2,172	3,308	0,006717	2,276
11	0,0907	2,304	2,431	4,168	0,005331	2,540
10	0,1019	2,588	2,720	5,261	0,004224	2,842

ปริมาณของกระแสปกติจะยังคงมีค่าเท่าเดิม แต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวนั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของลวดทองแดง และมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน

จากผิวของลวดทองแดงลึกลงมาในเนื้อลวดทองแดง จนถึงจุดที่ค่าความหนาแน่นของกระแสมีค่าลดลงเหลือเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนั้น เราจะเรียกกระษณะนี้ว่าเป็นความหนาผิวนำกระแสของลวดทองแดง (skin depth) ดังที่แสดงไว้ในรูปที่ 2.26 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่ และสำหรับลวดทองแดงที่ 100 อกซาเซลเซียส ความหนาของผิวนำกระแสจะมีค่า

$$\Delta = \sqrt{\frac{5.62}{f}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ Δ คือ ความหนาผิวหน้ากระแส เป็นมิลลิเมตร

f คือ ความถี่ของกระแส เป็นกิโลเฮิรตซ์

2.13.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรงของลวดทองแดง (F_R)

เนื่องจากความต้านทานของลวดทองแดงนั้นขึ้นกับค่าพื้นที่หน้าตัดนำกระแสของมัน และที่กระแสสลับพื้นที่หน้าตัดนำกระแสของลวดทองแดงจะลดลง เพราะกระแสไหลได้เฉพาะที่ผิวหน้ากระแส ดังนั้นความต้านทานที่กระแสสลับของลวดทองแดงจึงค่ามากกว่าความต้านทานเมื่อมันนำกระแสตรง

อัตราส่วนระหว่างความต้านทานของลวดทองแดงที่กระแสสลับต่อความต้านทานของมันที่กระแสตรงหรือ F_R (resistance factor) อาจหาได้จาก

$$F = \frac{R_{ac}}{R_{dc}} = \frac{(d/2\Delta)^2}{(d/2\Delta)^2 - (d/2\Delta - 1)^2}$$

เมื่อ R_{ac} คือ ค่าความต้านทานของลวดทองแดงที่กระแสสลับ เป็นโอห์ม

R_{dc} คือ ค่าความต้านทานของลวดทองแดงที่กระแสตรง เป็น โอห์ม

D คือ ขนาดเส้นผ่าศูนย์กลางของลวดทองแดง เป็นมิลลิเมตร

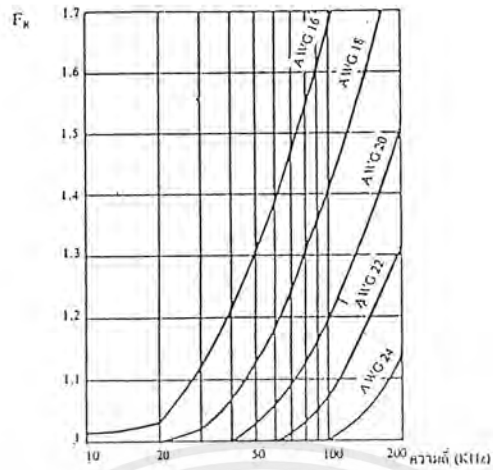
Δ คือ ความหนาผิวหน้ากระแส เป็นมิลลิเมตร

ในทางปฏิบัติ ค่า F_R อาจหาได้จากการประมาณค่า โดย

$$F_r \cong \frac{1}{4} \left(\frac{d}{\Delta} + 1 \right) \quad \text{ถ้า} \quad \frac{d}{\Delta} \geq 5$$

เมื่อเปรียบเทียบค่า F_R ของลวดทองแดงเบอร์ AWG22 กับลวดทองแดงเบอร์ AWG18 ที่ความถี่ 100 กิโลเฮิรตซ์ ตามรูปที่ 2.27 จะได้ว่าที่ 100 กิโลเฮิรตซ์ ค่าความต้านทานที่กระแสสลับ (R_{ac}) ของลวดทองแดงเบอร์ AWG18 เมื่อเทียบกับค่าความต้านทานที่กระแสตรง (R_{dc}) ของมันจะมีค่ามากกว่าลวดทองแดงเบอร์ AWG22 ขณะเดียวกันที่ความถี่เท่ากับ 20 กิโลเฮิรตซ์ จะไม่มีผลต่อความต้านทานของลวดทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 แสดงค่าอัตราส่วนความต้านทานที่กระแสดลัดต่อความต้านทานที่กระแสดตรง (F_R) ของลวดทองแดงต่อความถี่ที่ลวดทองแดงขนาดต่าง ๆ

ความหมายของค่าอัตราส่วน F_R ไม่ได้แสดงว่าค่าความต้านทานของลวดทองแดงที่กระแสดลัดจะมีค่ามากขึ้นเมื่อขนาดของลวดทองแดงมากขึ้น โดยความเป็นจริงแล้วค่าความต้านทานของลวดทองแดงที่กระแสดลัดจะมีค่าลดลงเมื่อขนาดของลวดทองแดงใหญ่ขึ้น แต่เนื่องจากค่าความต้านทานที่กระแสดตรงมีค่าลดลงมากกว่าเมื่อขนาดของลวดทองแดงใหญ่ขึ้น ดังนั้นค่าอัตราส่วน F_R จึงมีค่ามากขึ้น การใช้ลวดทองแดงขนาดใหญ่จึงไม่เกิดประโยชน์ใด ๆ ที่ความถี่สูงๆ เพราะเกิดการสูญเสียมากกว่าเนื่องจากค่าความต้านทานที่กระแสดลัดของมันขณะที่มีกระแสไหล

ค่าอัตราส่วน F_R จึงมีประโยชน์มากในการเลือกขนาดของลวดทองแดง การกำหนดขนาดของลวดทองแดงและวิธีการพันขลลวดที่ให้ค่า F_R น้อยที่สุด จะทำให้เกิดการสูญเสียที่เกิดขึ้นในลวดทองแดงมีค่าน้อยที่สุดเช่นกัน

2.14 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transistor) สามารถทำงานได้ดีที่ความถี่สูงตั้งแต่ 50 กิโลเฮิรตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิรตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีกซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จาก ไอซีควบคุมเช่น

UC 3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตสวิตช์เพาเวอร์ซึ่งพบหลายในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งในลักษณะ N-channel และ P-channel

2.14.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

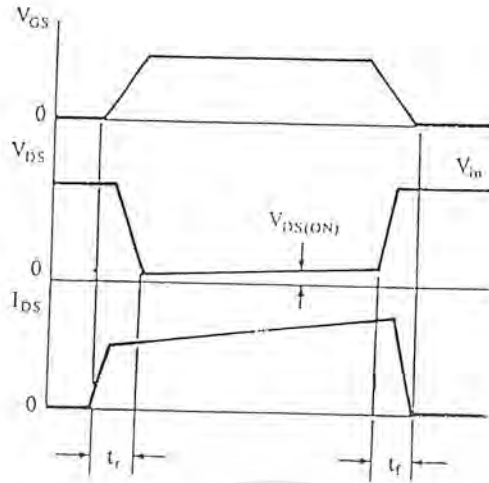
กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงานจะเป็นไปได้ 2 ลักษณะเช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะ และกำลังงานสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้นจะไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูง การสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 2.28 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิรตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลา ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ

$$P_D = P_{SW(on)} + P_{SW(off)} + P_C$$

$$P_{SW(on)} = \frac{0.5 I_{pk(on)} V_{in} t_r}{T}$$

$$P_{SW(off)} = \frac{0.5 I_{pk(off)} V_{in} t_f}{T}$$



รูปที่ 2.28 แสดงลักษณะของกระแสและแรงดันคั่นคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส ในส่วนที่เป็นแรงจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อน ได้สูง

$$P_C = I_{D_{rms}}^2 \times R_{DSON}(T_j)$$

เมื่อ $P_{SW(on)}$ คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต

$P_{SW(off)}$ คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

P_C คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต

$I_{PK(on)}$ คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส

$I_{PK(off)}$ คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส

$I_{D_{rms}}$ คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน

$R_{DSON}(T_j)$ คือ ค่าความต้านทานระหว่างครีกับซอร์สที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต

t_r คือ ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต

t_f คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

2.14.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้น้ำกระแสนั้นแตกต่างจากการขับกระแสไปแอสในไบโพลาร์เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอีมิเตอร์ได้ก็ต่อเมื่อ มีกระแสไบแอส

ไหลผ่านที่เบสและอิมิตเตอร์แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อแรงดันคกร้อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมันแต่ใช้กระแสต่ำการขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่ายและยุ่งยากน้อยกว่า ไขโพลาไรท์ทรานซิสเตอร์มาก

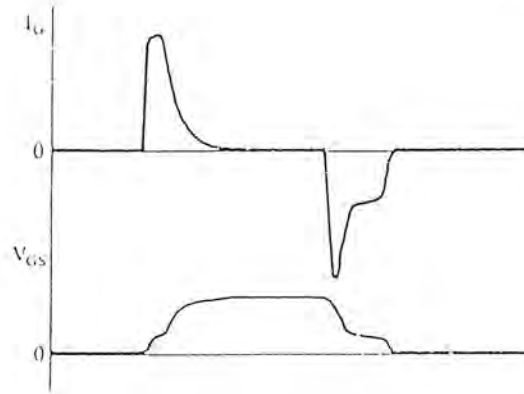
- ค่าความจุไฟฟ้าด้านอินพุต(Input Capacitance)

เนื่องจากลักษณะ โครงสร้างภายใน ตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบ ๆ ขาต่าง ๆ ของมันดังรูปที่ 2.29



รูปที่ 2.29 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุ เพื่อให้แรงดันคกร้อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแสในทางกลับกันการหยุดนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันคกร้อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะหยุดนำกระแสลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 2.30

โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน

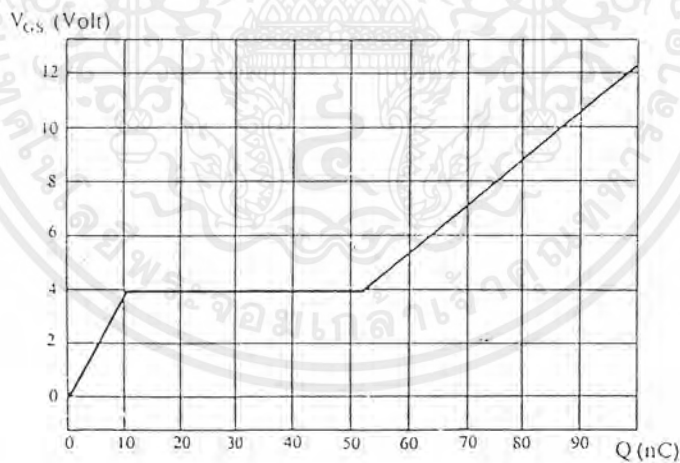


รูปที่ 2.30 แสดงลักษณะของแรงดันและกระแสที่ขาเกตขณะถูกไบแอสให้หน้า

กระแส

- การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาในดาต้าชีตด้วย (รูปที่ 2.31) กราฟนี้จะมีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



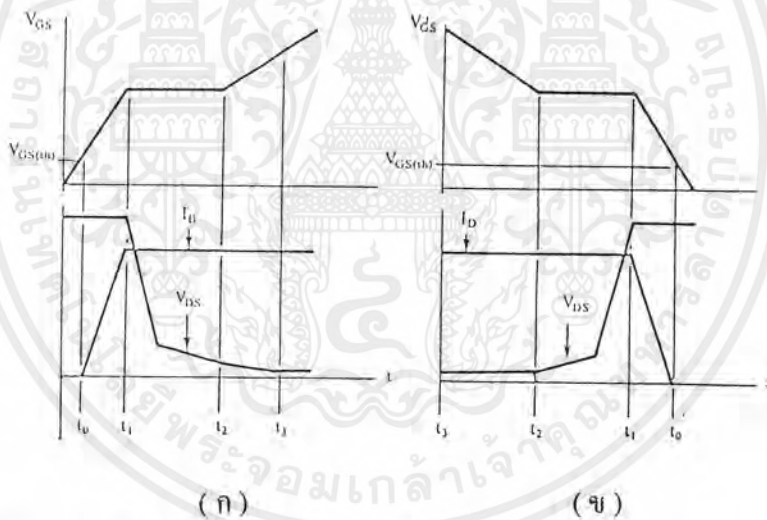
รูปที่ 2.31 แสดงตัวอย่างของ Gate Charge Chart

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วงตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn on delay) t_0
2. ช่วงเวลาเริ่มนำกระแส (rise time) $t_0 \rightarrow t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge chart) $t_2 \rightarrow t_3$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลานิ่งก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ($V_{GS(th)}$) จึงจะเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา t_0 ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อมเดรนและซอร์ส V_{DS} จึงจะลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนเหลือเพียง 10 เปอร์เซ็นต์ค่าของแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส t_1 ไปถึง t_2 และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.32 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างเดรนกับซอร์สจะมีค่าลดลงไปเรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา t_2 ถึง t_3 แต่ประจุสะสมที่จะเพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 2.32 แสดงลักษณะการชาร์จประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส(ก) และผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต(ข)

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์จประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วงเวลา t_2 ถึง t_3 การหยุดนำกระแสจะมีเวลาช่วงหน่วงเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินไป

จากกราฟในรูปที่ 2.31 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลา
เริ่มนำกระแส i_g และช่วงเวลาเริ่มหยุดนำกระแส t_f ได้จาก

$$t = \frac{Q_g}{I_g}$$

เมื่อ Q_g คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์

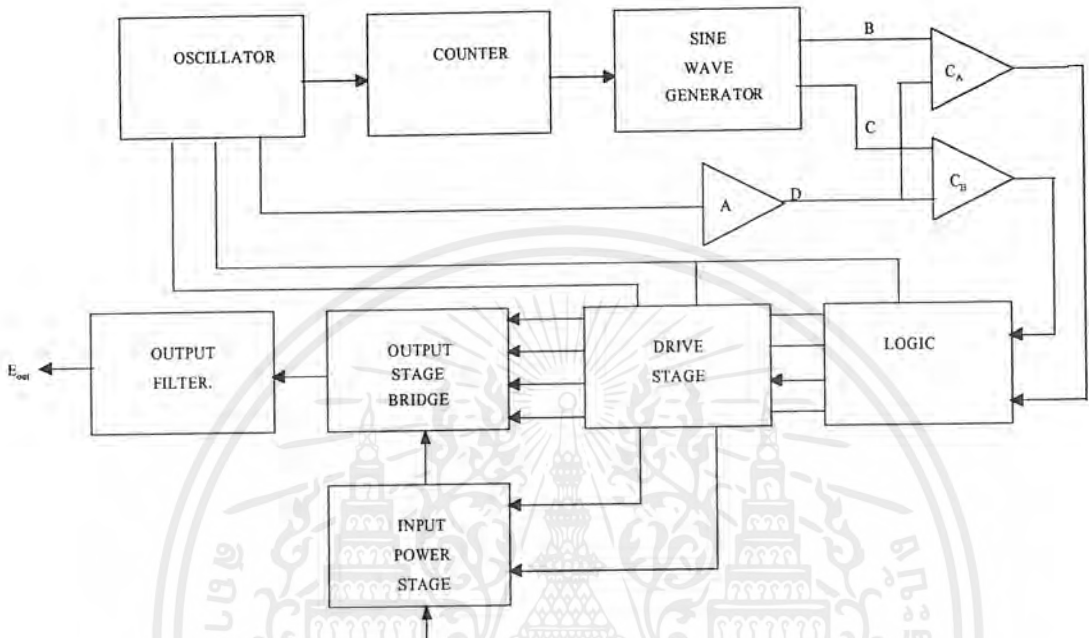
I_g คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่ เป็นแอมป์

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการชาร์จประจุ
และคายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส
(source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วย และต้องให้แรงดันคกคร่อมที่ขาเกต
 V_{GS} มีค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงาน ได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)



บทที่ 3

รายละเอียดในการออกแบบและการสร้าง



รูปที่ 3.1 บล็อกไดอะแกรมแสดง โครงสร้างทั้งหมด

การทำงานของวงจรภาคต่างๆ

1. **OSCILLATOR** ใช้ IC 494 สร้างความถี่ SAWTOOTH 20 kHz ที่ขา 5 และ SQUARE WAVE 10 kHz ที่ขา 8 และ 11

2. **COUNTER** นำสัญญาณ SAWTOOTH และ DC COMPARE กัน เพื่อสร้าง PULSE เข้าวงจรนับ 400 ให้เหลือ ความถี่เพียง 50 Hz จาก IC 4024 และ 74LS90 อีก 2 ตัว เท่ากับ $4 \times 10 \times 10 = 400$

3. **SINEWAVE GENERATOR** ใช้ OP-AMP 741 ทำการเปลี่ยน DC PULSE เป็น AC PULSE แล้วกรองความถี่ด้วย LOWPASS FILTER ต่อ AMPLIFIER เพื่อปรับ GAIN ที่จุด B และทำการกลับเฟส SINEWAVE ที่ B 180° เป็นสัญญาณที่จุด C สัญญาณ SINE 2 ชุดนี้ ต้องเป็น PURE SINE จริงๆ เพราะ PULSEWIDTH MODULATED ที่ได้จะผิดเพี้ยนมากน้อยหรือไม่ขึ้นกับสัญญาณ SINEWAVE 2 ชุดนี้

3.1 COMPARATOR นำสัญญาณ SAWTOOTH จาก 494 ผ่าน AMPLIFIER เป็นสัญญาณ D เปรียบเทียบกับสัญญาณที่จุด B และ C ได้ PULSE ความถี่ 20 kHz

3.2 LOGIC ทำงานเป็น T-FF ทารความถี่ INPUT เหลือ 10 kHz และใช้ CLOCK จาก COUNTER ด้วย SET สภาวะเริ่มต้นของ O/P T-FF วงจรส่วนนี้เป็นสิ่งสำคัญของการทำงาน เพราะวงจรเราทำงานแบบ DOUBLE-EDGE MODULATED สัญญาณที่ใช้ไคร์ฟเกทต้องคงที่ ไม่เกิดการ SHIFT PHASEจนทำให้ไม่เกิด OUTPUT

4. DRIVE STAGE เนื่องจาก O/P ของ FF มีระดับ 5V จึงต้องขยาย GAIN เป็น 15V เพื่อขับเพาเวอร์มอสเฟต ที่ภาคไคร์ฟ สำหรับการขับมอสเฟตที่ต้องนำกระแสสูง ๆ การต่อ CMOS ในลักษณะขนานกันจะสามารถเพิ่มกระแสที่ขาเกต จะทำให้ความเร็วในการเปลี่ยนสถานะเป็นไปได้เร็วขึ้น จากนั้นใช้ TRANSFORMER - COUPLE เพื่อแยกกราวนด์ของส่วน SIGNAL และ POWER ออกจากกัน แล้วใช้ ZENER DIODE REGULATE แรงดัน เพื่อให้ O/P จาก TRANSFORMER ทุกตัวมีแรงดันเท่ากัน ถ้าใช้วงจรชุดนี้ต่อที่ขา 8 และ 11 ของ 494 ก็ไม่ต้องใช้ LF 353 เพราะมีระดับ 15V อยู่แล้ว

5. INPUT POWER STAGE ต่อเป็นวงจร HALF BRIDGE CONVERTER แรงดันที่ตกคร่อม C1 และ C2 จะเท่ากับ $E_{in}/2$ Q1 และ Q2 จะสลับกันทำงานตามสัญญาณที่ภาคไคร์ฟ

6. OUTPUT BRIDGE STAGE แบ่งการวิเคราะห์ตาม TIMING ได้ดังนี้

1.1 เวลา T1 NODE Es เป็น +, Q4,Q5,ON,D5,D8,D9,D12 นำกระแส

1.2 เวลา T2 NODE Es เป็น -, Q3,Q6,ON,D3,D2,D15,D14 นำกระแส

1.3 สลับกันไปเช่นนี้จน SINEWAVE ทำมุม 180°

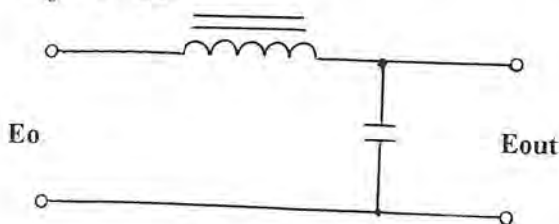
1.4 เวลา T7 NODE Es เป็น +, Q3,Q6,ON,D1,D4,D13,D14 นำกระแส

1.5 เวลา T8 NODE Es เป็น -, Q4,Q8,ON,D10,D11,D7,D6 นำกระแส

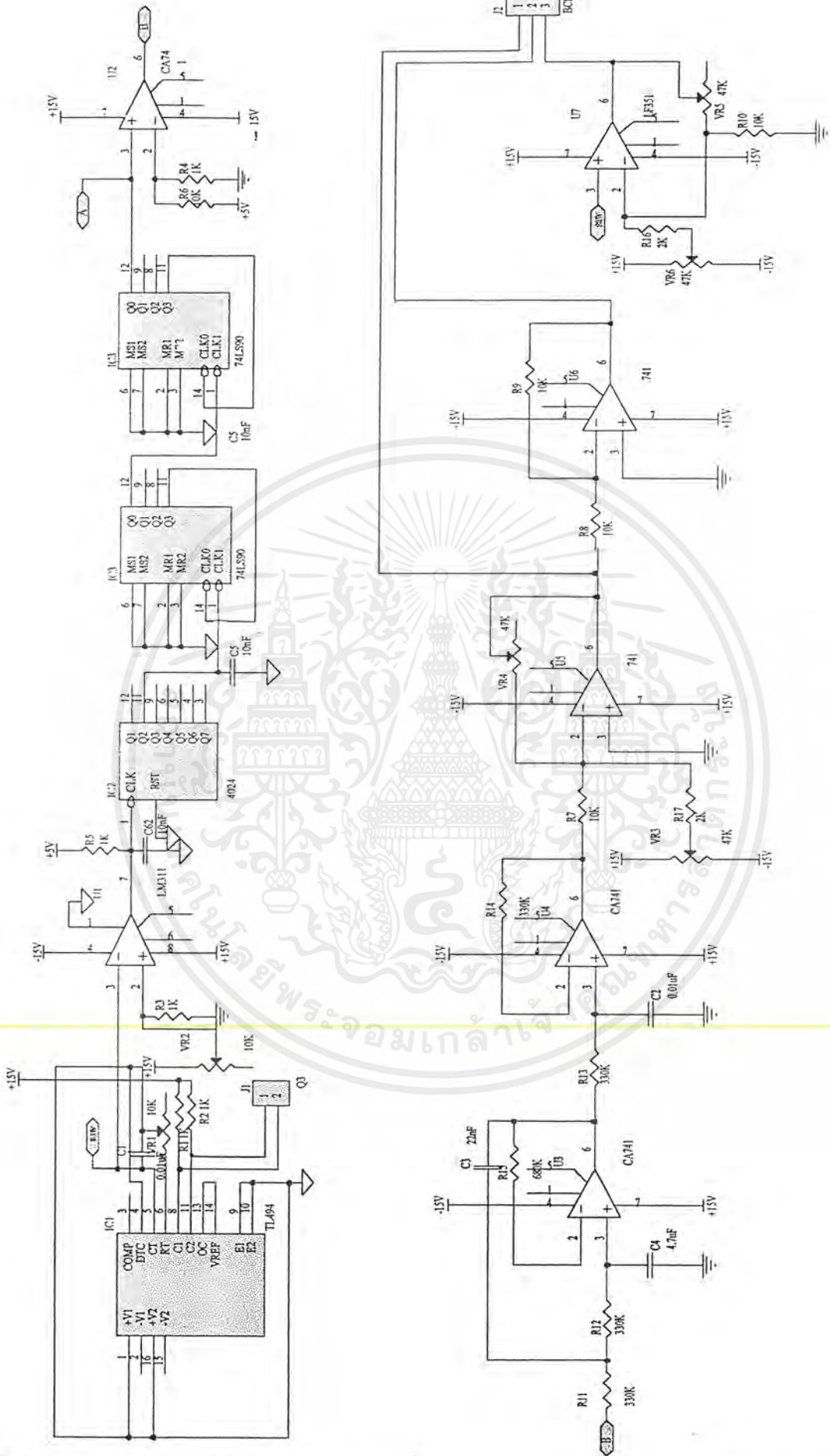
1.6 สลับกันไปเช่นนี้จน SINEWAVE ครบ 360°

7. OUTPUT FILTER จะใช้ L, C ฟิลเตอร์ ซึ่งสามารถคำนวณค่าต่างๆ ได้

จากสมการ $W_o = 1/\sqrt{LC}$



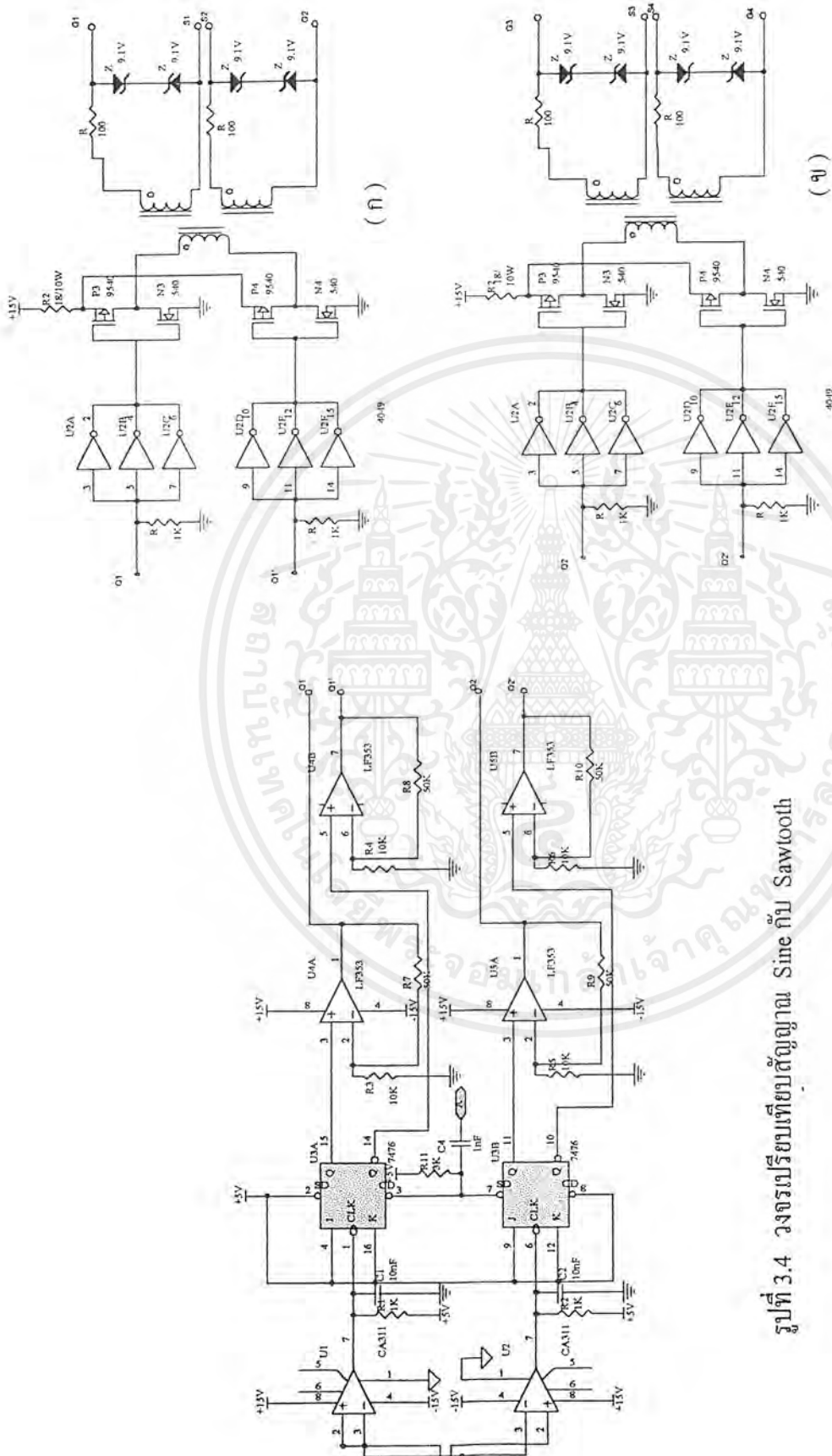
รูปที่ 3.2 วงจรกรองความถี่ Low pass ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้เพื่อการศึกษาวิจัยและพัฒนาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 วงจรควบคุม ϕ_p , ϕ_2 และวงจรหารความถี่

รูปที่ 3.3 วงจรสร้างสัญญาณ Sine

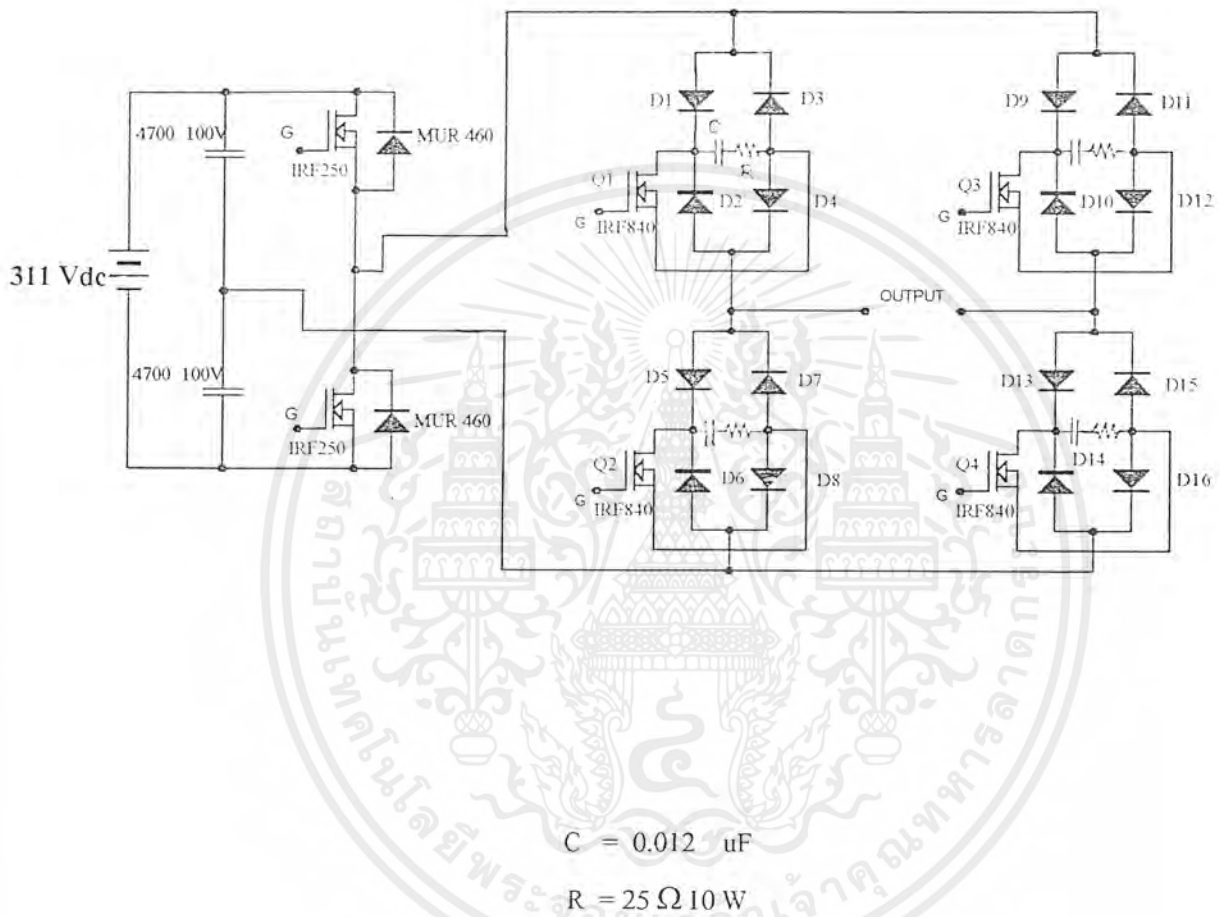
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 วงจรเปรียบเทียบสัญญาณ Sine กับ Sawtooth

รูปที่ 3.5 วงจรขับมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



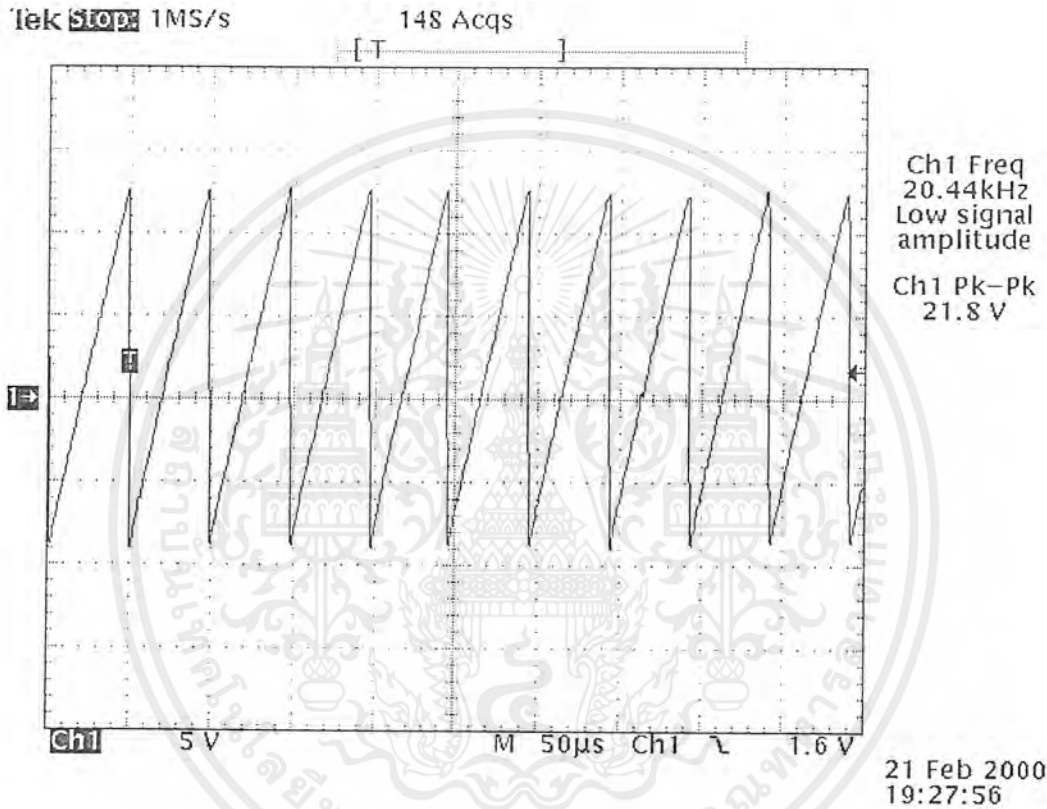
รูปที่ 3.6 วงจร Power Stage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

4.1 ผลการทดลองสร้างสัญญาณฟันเลื่อย

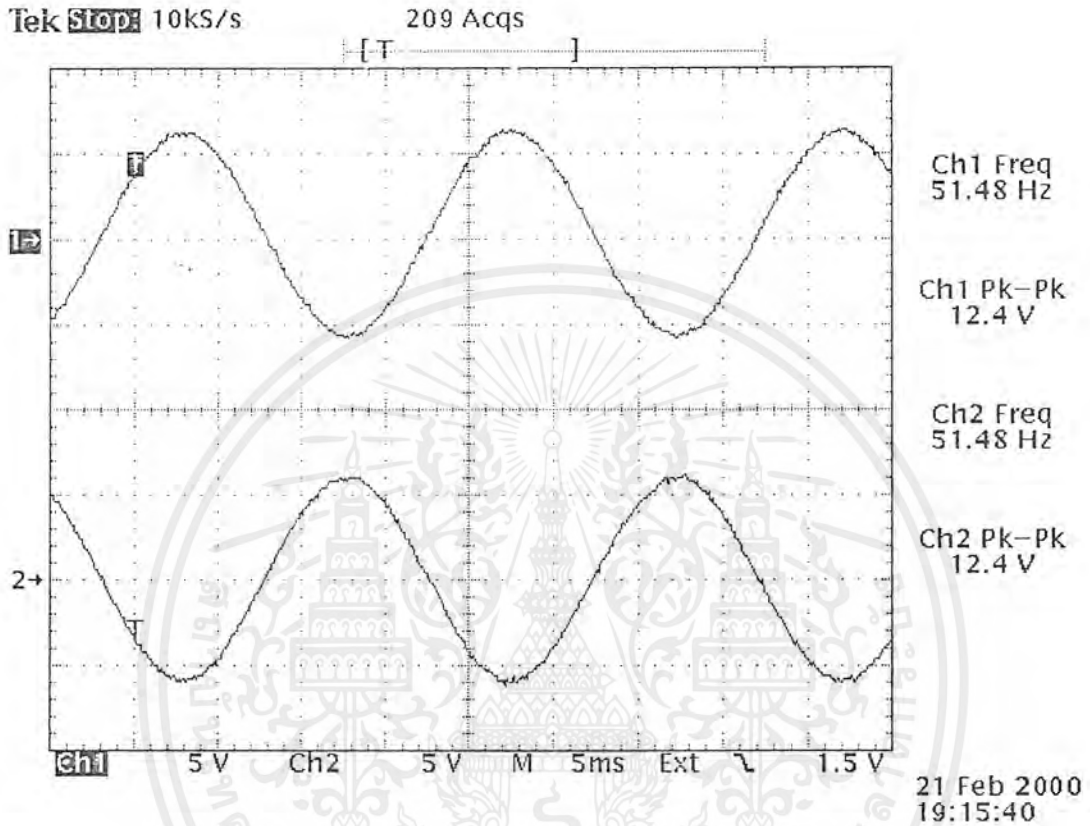


ผลการทดลองการสร้างสัญญาณฟันเลื่อยที่ขา 5 ของ TL494

สัญญาณฟันเลื่อยที่ขา 5 ของ IC TL 494 จะนำไปเปรียบเทียบกับสัญญาณ Sine 50 Hz สัญญาณที่ได้จะเป็นสัญญาณพัลส์ ซึ่งมี T_{ON} ไม่เท่ากันเพื่อนำไปเป็นสัญญาณสวิตซ์ให้กับเพาเวอร์มอสเฟต ในวงจร Full Bridge Q3,Q4,Q5,Q6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลองการสร้าง สัญญาณ SINE 50 Hz

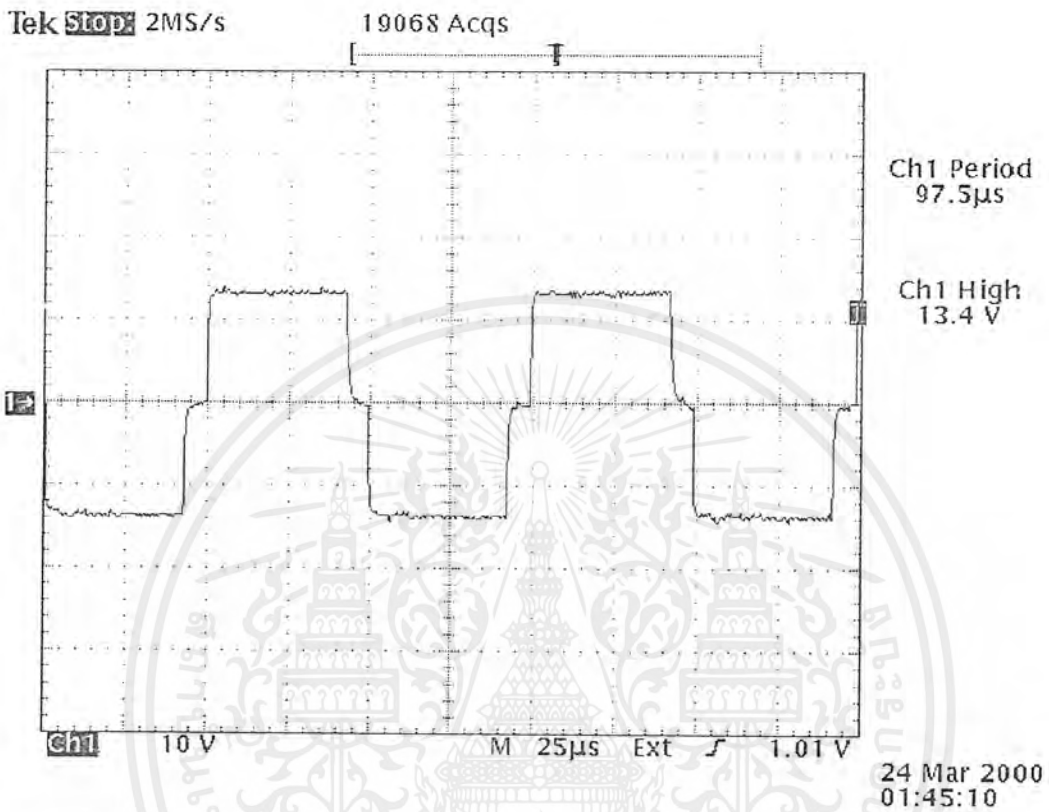


ผลการทดลองสร้างสัญญาณ SINE 50 Hz ที่จุด B และ C

สัญญาณ Sine 50 Hz ซึ่งเป็นสัญญาณที่กลับเฟสกัน 180° เพื่อนำไปเปรียบเทียบกับสัญญาณฟีนเลื่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

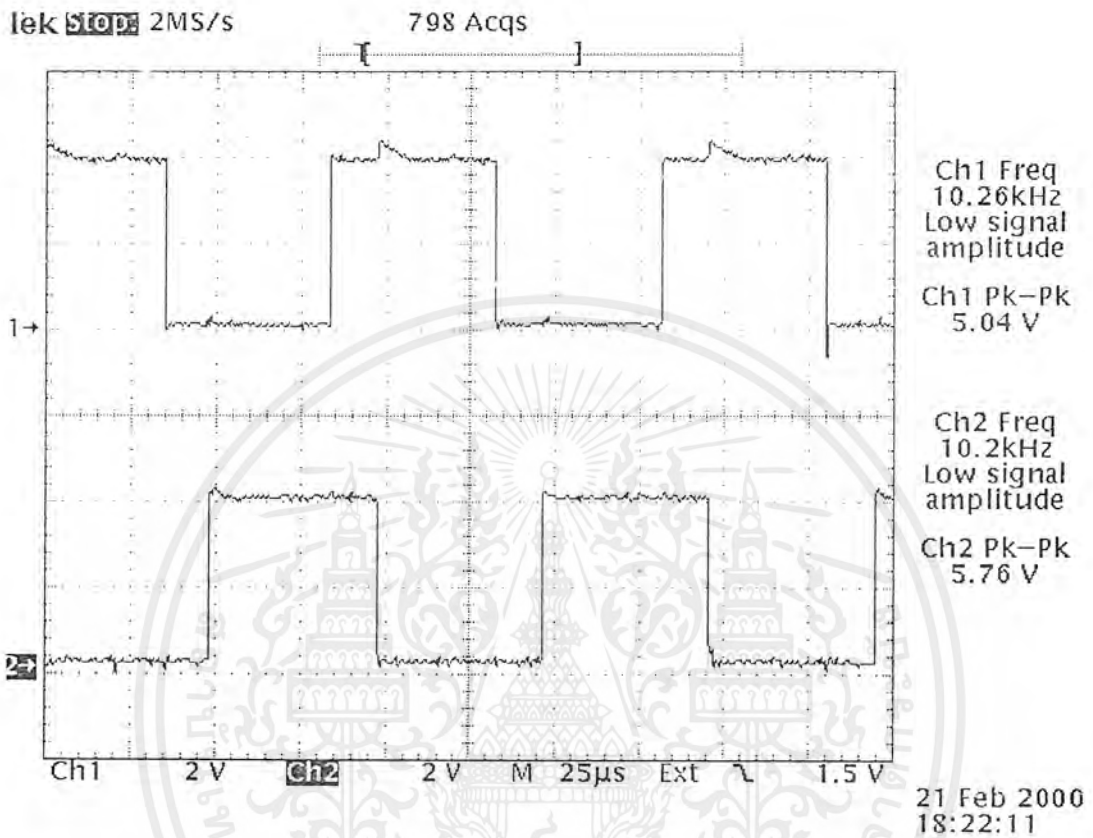
4.3 ผลการทดลองสัญญาณควบคุมภาค POWER STATE



ผลของสัญญาณสวิทช์ Q1 และ Q2

สัญญาณควบคุมเฟาเวอร์มอสเฟส ในวงจร Half Bridge Q1,Q2 เป็นสัญญาณที่เป็นพัลส์ ซึ่งมี Dead Time 20 %

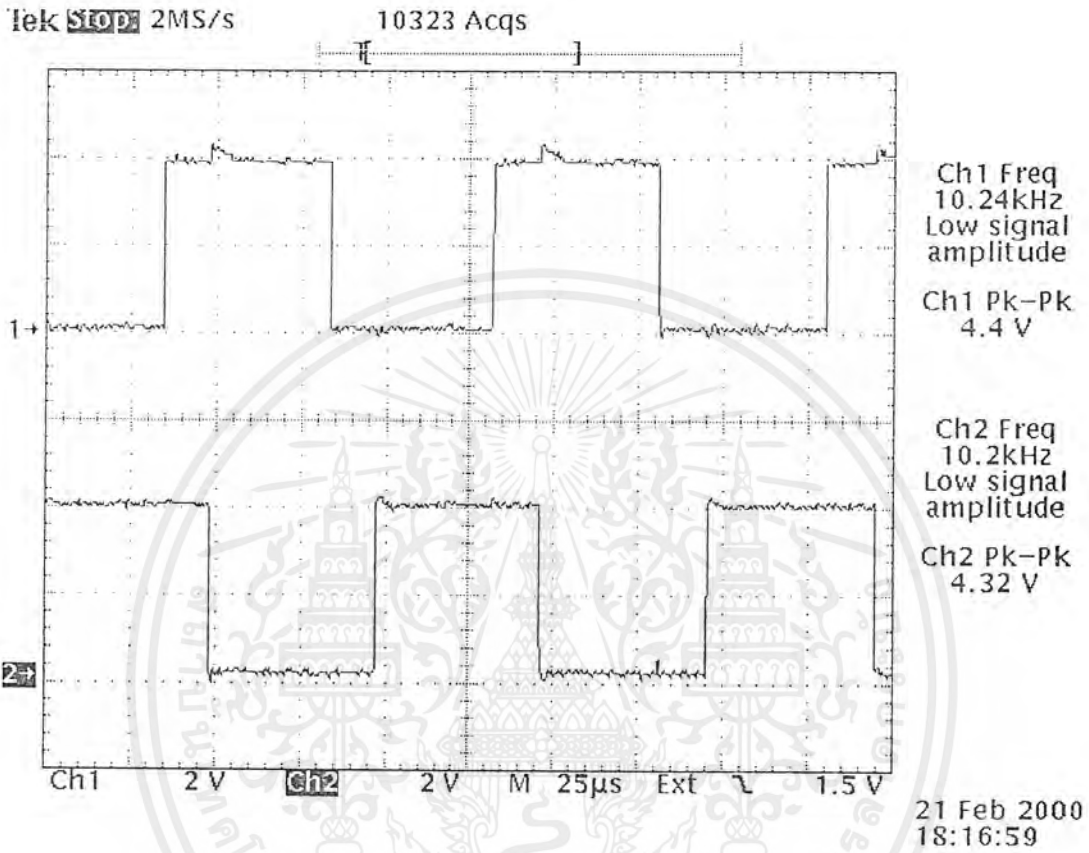
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ผลของสัญญาณสวิทช์ Q3 และ Q6

สัญญาณควบคุมเฟาเวอร์มอสเฟตในวงจร Full Bridge

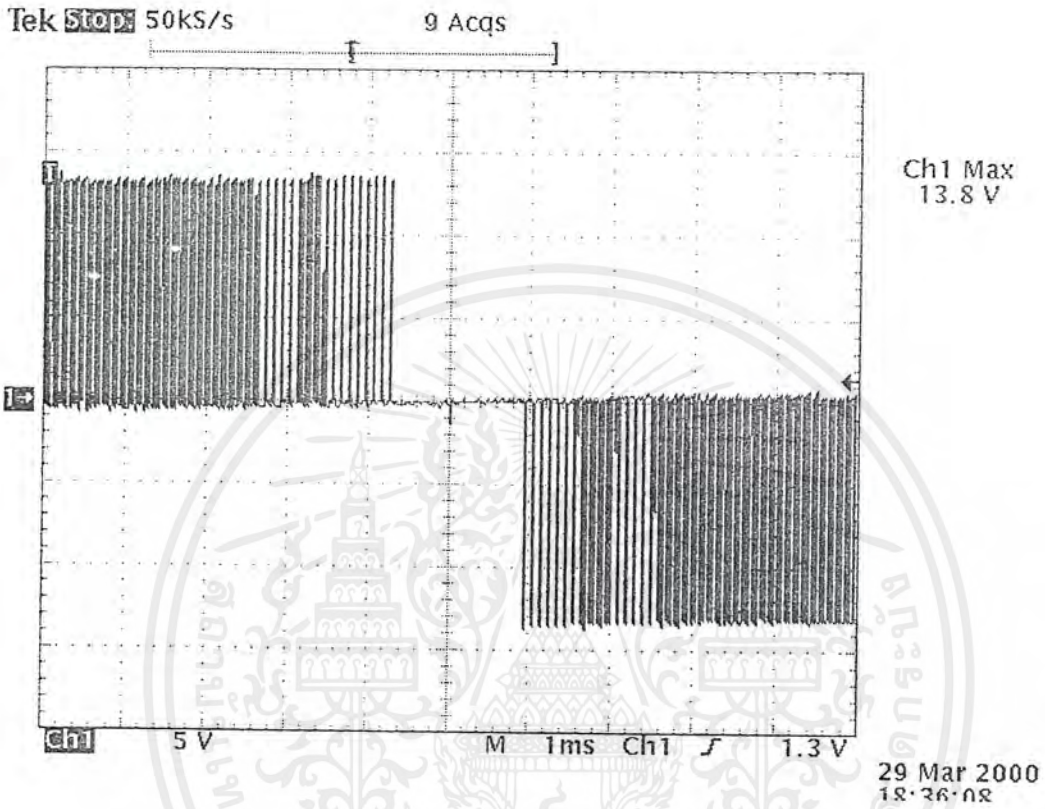
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ผลของสัญญาณสวิทช์ Q4 และ Q5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ผลการทดลองสัญญาณ Pulse Width Modulation

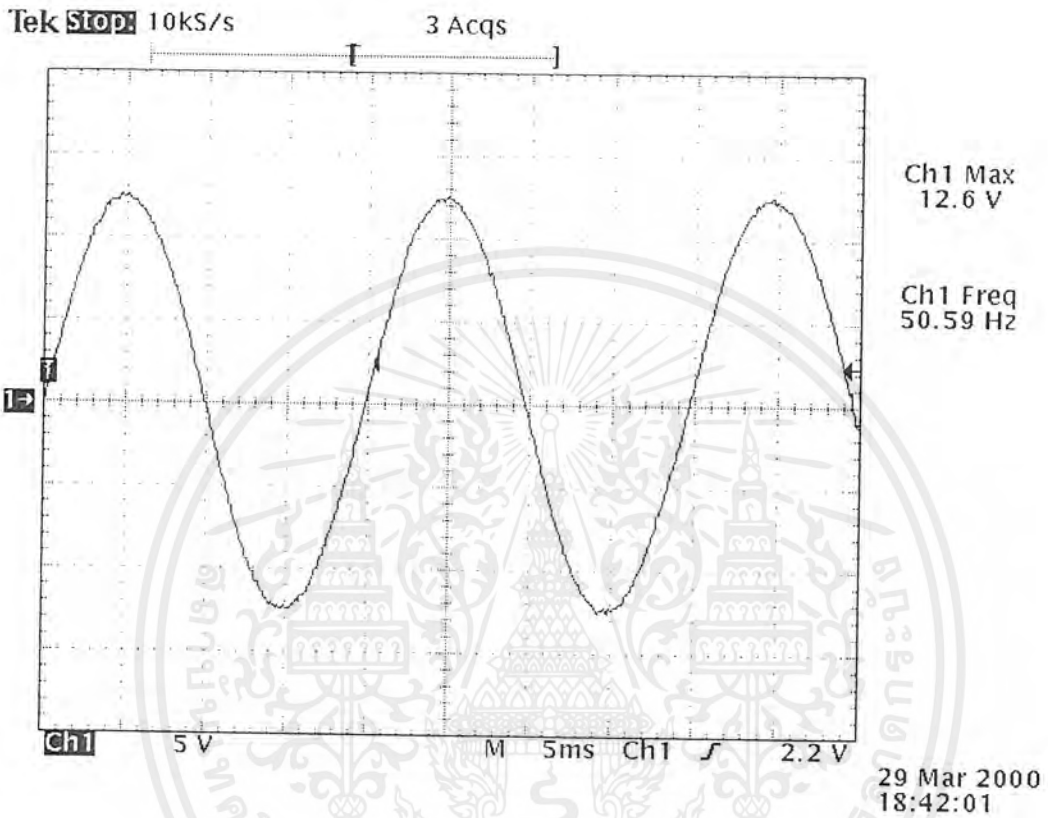


สัญญาณ Pulse Width Modulation เป็นสัญญาณก่อนการ Filter โดยใช้สาย Probe

คูณ 10 สัญญาณมีขนาด 138 V_p

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 ผลของสัญญาณ Sine หลังการ Filter



ผลของสัญญาณ Output เป็นสัญญาณ Sine ขนาด $126 V_p$ โดยใช้สายวัด Probe

คุณ 10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

สัญญาณเอาต์พุต (E_o) ได้ระดับแรงดัน 311 V_p เป็นสัญญาณ PWM แต่เนื่องจากใช้ หม้อแปลงยกกระดุมแรงดันขึ้นไป สัญญาณ PWM ช่วงขาขึ้นและลงเกิดการลาดชัน เมื่อฟิลเตอร์แล้วจึงได้ชาน์เนลเพียงแค่ว่า 15 V_p จะเห็นได้ว่าสัญญาณถูกลดทอนไปมาก ได้ลดคัปปลิงส่วนฟูลบริดจ์และฮาร์ฟบริดจ์โดยตรงไม่ผ่านหม้อแปลง แต่เนื่องจากจะได้แรงดัน E_{in} แค่ว่า 24 V_p จึงตัดวงจรในส่วนเบตเตอร์และตัวเก็บประจุ 2 ตัวออก แล้วใช้วงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์อีกชุดหนึ่งซึ่งเรกติไฟร์เป็นไฟตรงแล้วได้แรงดัน 311 V_{dc} จากนั้นใช้ฮาร์ฟบริดจ์ที่มีอยู่ตัดต่อไฟตรงให้เป็นไฟสลับ จะได้แรงดันที่ E_{in} ประมาณ 156 V_p วัดสัญญาณที่ E_o ได้ PWM ที่มีขอบขาขึ้นและลงชันขึ้น ที่ยอดพีคมีความราบเรียบดี ฟิลเตอร์ออกมาแล้วได้ชาน์เนลมีระดับแรงดัน 140 V_p หรือประมาณค่า 100 V_{rms} โดยไม่สามารถทำเอาต์พุตให้ออกมาได้ 220 V_{rms} เพราะ

1. วงจรฮาร์ฟบริดจ์ชุดเดิมในวงจรทนแรงดันได้แค่ตัวละ 200 V_p
2. เมื่อเปลี่ยน turn ratio ของหม้อแปลงให้ยกกระดุมถึง 620 V_p เมื่อเพิ่มแรงดันอินพุตไฟตรงขึ้น วัดแรงดันจากชุดเรกติไฟร์จะไม่เป็นเชิงเส้นตามอินพุต จะได้ประมาณสูงสุด 360 V_p เท่านั้น

ปัญหาที่เกิดขึ้นในการทดลอง

1. การทำสัญญาณของภาคควบคุมให้ซิงค์กันระหว่างสัญญาณ ไดรฟ์เฟทของฮาร์ฟบริดจ์และของฟูลบริดจ์ทำได้ยากใช้เวลาอยู่ยาวนาน ตอนแรกใช้ T-FF ในการควบคุมการซิงค์แต่ใช้ไม่ได้คั้งนั้นจึงเปลี่ยนมาใช้ D-FF แทนสามารถแก้ปัญหาส่วนนี้ได้
2. การใช้หม้อแปลงยกกระดุมแรงดันขึ้นเป็นไฟสูง มีผลทำให้เอาต์พุต PWM ที่ขอบขาขึ้นและลงลาดชัน ส่วนยอดบนสุดก็ไม่ราบเรียบ ผลในส่วนนี้จะแสดงให้เห็นเมื่อใช้ฟิลเตอร์แล้วระดับแรงดันของชาน์เนลลดต่ำลงมาก
3. เมื่อเปลี่ยนมาเป็นการไดเรกต์คัปปลิง เพื่อแก้ปัญหาความลาดชันของขอบขาขึ้นและลง และยอดคลื่นราบเรียบ จะได้ชาน์เนล 100 V_{rms} เพราะมีปัญหาเรื่องไม่สามารถทำไฟตรงให้ได้ 620 V_p ได้

ค่าที่ได้จากการทดลอง คือ

$$P_i = 192 \text{ W} \quad \text{ที่} \quad E_{in} = 48 \text{ V}, \quad I_{in} = 4 \text{ A}$$

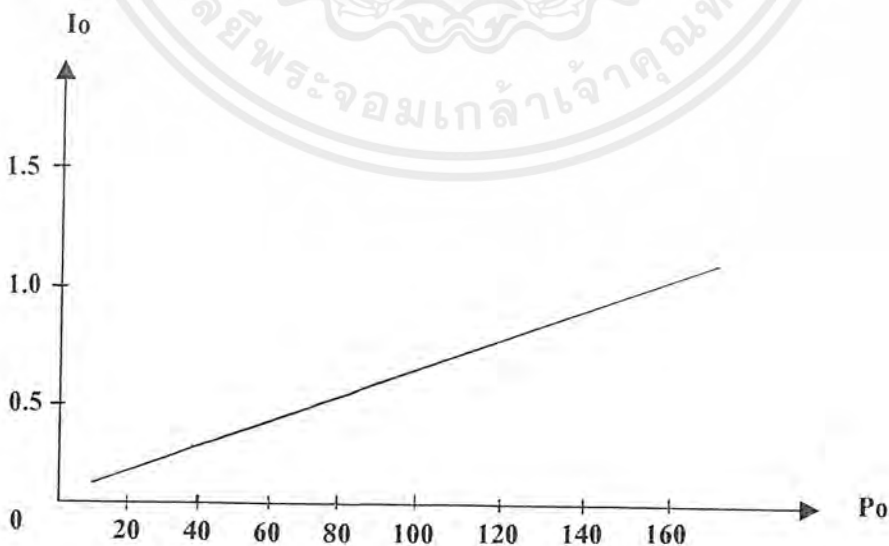
$$P_o = 158.7 \text{ W} \quad \text{ที่} \quad R_L = 120 \Omega, \quad E_o = 138 \text{ V}, \quad I_o = 1.15 \text{ A}$$

$$\text{จะได้ } \eta = (P_o / P_i) \times 100 = (158.7 / 192) \times 100 = 82.7\%$$

ตารางแสดงผลการทดลองที่ R_L ค่าต่าง ๆ เมื่อมี $E_o = 138 \text{ V}$

$R_L (\Omega)$	$P_o (\text{W})$	$I_o (\text{A})$
120	158.7	1.15
240	79.35	0.575
480	39.675	0.287
1 K	19.044	0.138

แสดงกราฟความสัมพันธ์ระหว่าง P_o กับ I_o



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

การจัดทำโครงการ “ อินเวอร์เตอร์ ” จะไม่สามารถสำเร็จลุล่วงไปได้เลย ถ้าปราศจากความช่วยเหลือและสนับสนุนในการค้นคว้าทดลอง เอกสารข้อมูล กำลังใจ และงบประมาณ

ขอขอบพระคุณเป็นอย่างยิ่งสำหรับบุคคลที่ให้ความช่วยเหลือเป็นพิเศษดังมีรายนามต่อไปนี้

รศ. สมศักดิ์ เชียร์ศิริกุล ในฐานะอาจารย์ที่ปรึกษา และ เป็นผู้ให้การสนับสนุนในทุก ๆ เรื่องด้วยดีตลอดมา

คุณ ศิวัฒน์ เรียงรุ่งโรจน์ เป็นผู้ให้คำปรึกษาในการทำโครงการนี้

คุณ ชะมัยพร จรรยาพูนทรัพย์, คุณ ประภาวดี ประยงเคิม และ

คุณ จินดา กุดอุคมโกคากุล เป็นผู้ช่วยเหลือในการจัดทำปริญญานิพนธ์

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์ INVERTER

<u>R 1/4% W 1%</u>		<u>C</u>	
1 k	11 ตัว	0.01u.	6 ตัว
3 k	9 ตัว	4.7n	1 ตัว
10 k	4 ตัว	22 n	1 ตัว
50 k	1 ตัว	1n	1 ตัว
330 k	4 ตัว	4700/50	2 ตัว
680 k	4 ตัว		
VR 10 k	2 ตัว แบบนอน		
VR 47 k	4 ตัว แบบนอน		
<u>IC</u>		<u>MOSFET</u>	
494	1 ตัว	IRF 9540	6 ตัว
4024	1 ตัว	IRF 540	6 ตัว
74LS90	2 ตัว	IRF 250	2 ตัว
LM 311	3 ตัว	IRF 840	4 ตัว
741	5 ตัว		
LF 351	1 ตัว		
LF 353	2 ตัว		
4049	3 ตัว		
74LS76	1 ตัว		
<u>DIODE</u>			
1N5240B	12 ตัว		
MUR 460	16 ตัว		

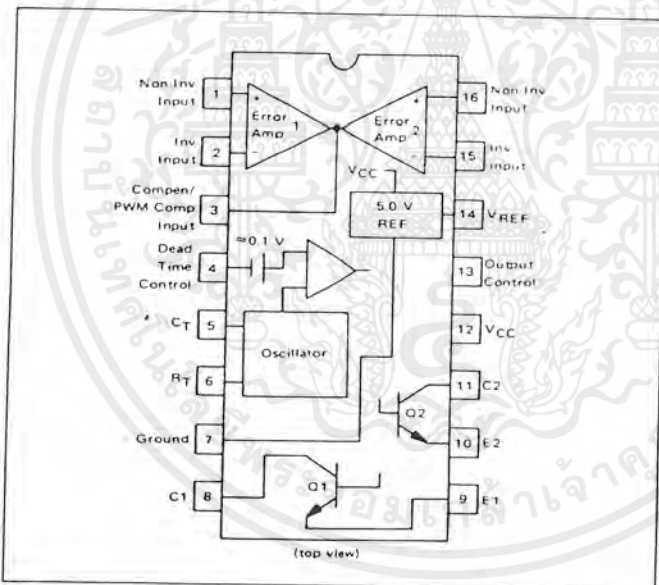
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

**SWITCHMODE
 PULSE WIDTH MODULATION
 CONTROL CIRCUITS**

The TL494¹ is a fixed frequency, pulse width modulation control circuit designed primarily for Switchmode power supply control. This device features:

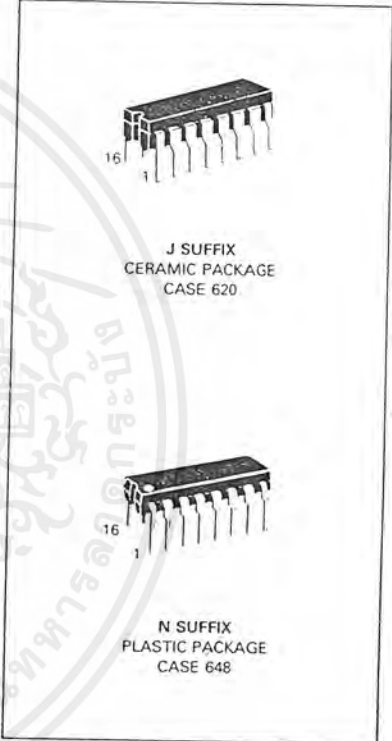
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator With Master Or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5 Volt Reference
- Adjustable Dead-Time Control
- Uncommitted Output Transistors Rated to 500 mA Source Or Sink
- Output Control For Push-Pull Or Single-Ended Operation
- Undervoltage Lockout



The TL494C is specified over the commercial operating range of 0°C to 70°C. The TL494I is specified over the industrial range of -25°C to 85°C. The TL494M is specified over the full military range of -55°C to 125°C.

TL494

**SWITCHMODE
 PULSE WIDTH MODULATION
 CONTROL CIRCUITS**
 SILICON MONOLITHIC
 INTEGRATED CIRCUITS



ORDERING INFORMATION

Device	Temperature Range	Package
TL494CN	0° to +70°C	Plastic DIP
TL494CJ		Ceramic DIP
TL494IN	-25° to +85°C	Plastic DIP
TL494IJ		Ceramic DIP
TL494MJ	-55° to +125°C	Ceramic DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

FIGURE 1 — BLOCK DIAGRAM

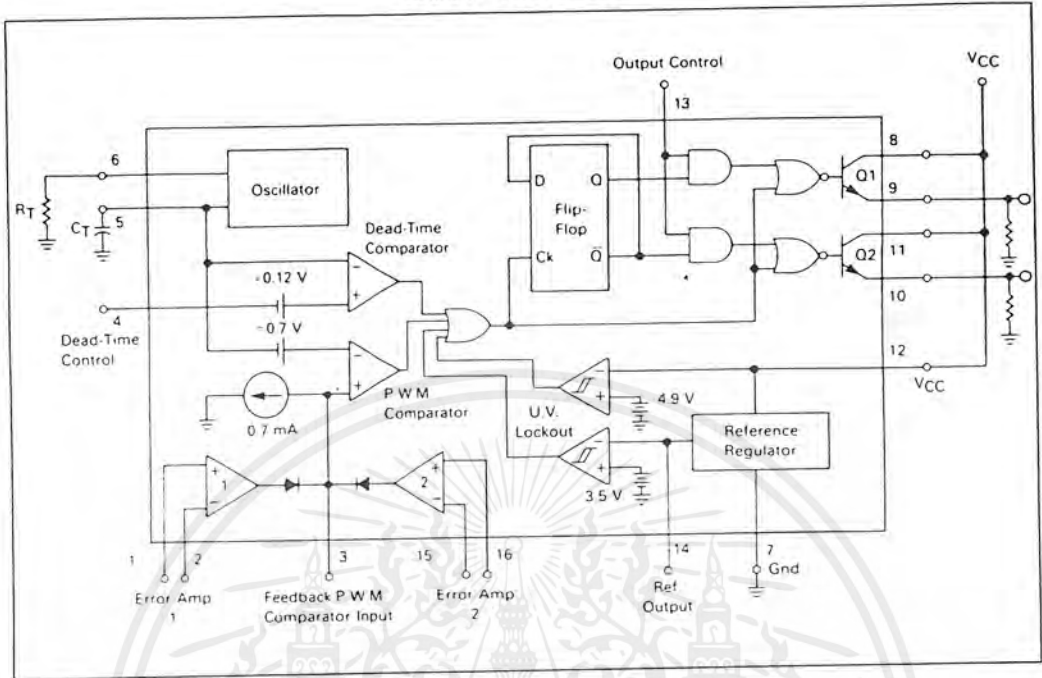
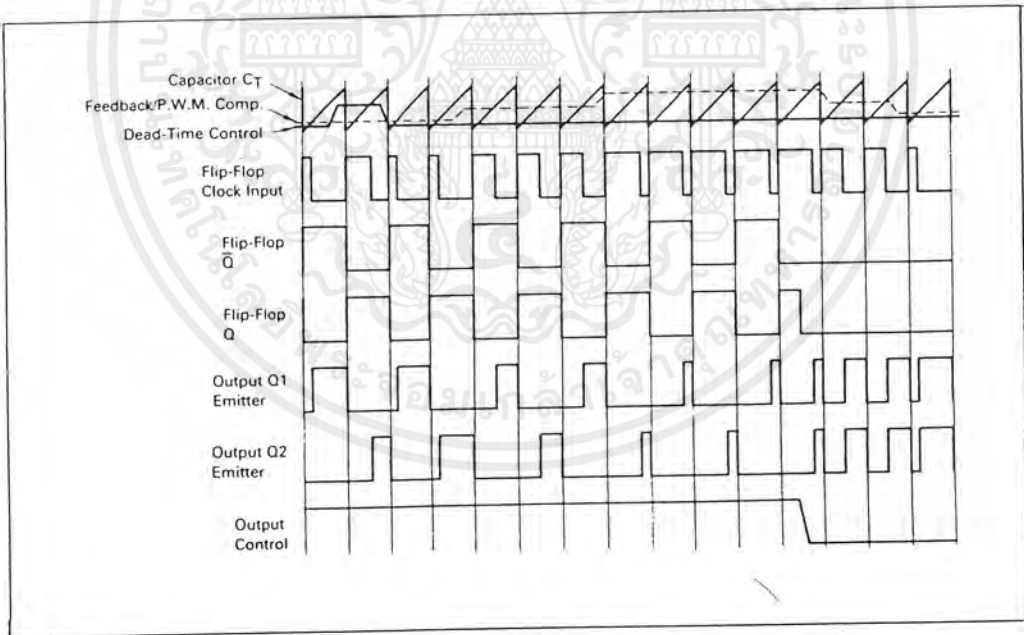


FIGURE 2 — TIMING DIAGRAM



MOTOROLA LINEAR/INTERFACE DEVICES

3-337

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} = \frac{1.1}{R_T \bullet C_T}$$

For more information refer to Figure 4.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the timing diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the dead-time control, the error amplifier inputs, or the feedback input. The dead-time control comparator has an effective 120 mV input offset which limits the minimum output dead time to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional dead time may be imposed on the output by setting the dead time-control input to a fixed voltage, ranging between 0 to 3.3 V.

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the dead time control input, down to zero, as the voltage at the feedback pin varies from 0.5 to 3.5 V. Both error amplifiers have a common-mode input range from -0.3 V to ($V_{CC} - 2$ V), and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the non-inverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the dead-time comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0 to 70°C.

FIGURE 3 — FUNCTIONAL TABLE

Input	Output Function	$\frac{f_{out}}{f_{osc}}$
Output Control Grounded	Single-ended P.W.M. at Q1 and Q2	1
At V_{ref}	Push-pull operation	0.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

MAXIMUM RATINGS (Full operating ambient temperature range applies unless otherwise noted)

Rating	Symbol	TL494C	TL494I	TL494M	Unit	
Power Supply Voltage	V_{CC}	42	42	42	V	
Collector Output Voltage	V_{C1}, V_{C2}	42	42	42	V	
Collector Output Current (each transistor) (1)	I_{C1}, I_{C2}	500	500	500	mA	
Amplifier Input Voltage Range	V_{IR}	-0.3 to 42	-0.3 to 42	-0.3 to 42	V	
Power Dissipation @ $T_A \leq 45^\circ\text{C}$	P_D	1000	1000	1000	mW	
Operating Junction Temperature	T_J	Plastic Package	125	125	—	$^\circ\text{C}$
		Ceramic Package	150	150	150	$^\circ\text{C}$
Operating Ambient Temperature Range	T_A	0 to 70	-25 to 85	-55 to 125	$^\circ\text{C}$	
Storage Temperature Range	T_{stg}	Plastic Package	-55 to 125	-55 to 125	—	$^\circ\text{C}$
		Ceramic Package	-65 to 150	-65 to 150	-65 to 150	$^\circ\text{C}$

NOTE 1: Maximum thermal limits must be observed.

THERMAL CHARACTERISTICS

Characteristics	Symbol	N Suffix Plastic Package	J Suffix Ceramic Package	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	80	100	$^\circ\text{C}/\text{W}$
Derating Ambient Temperature	T_A	45	50	$^\circ\text{C}$

RECOMMENDED OPERATING CONDITIONS

Condition/Value	Symbol	TL494			Unit
		Min	Typ	Max	
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	—	30	40	V
Collector Output Current (each transistor)	I_{C1}, I_{C2}	—	—	200	mA
Amplifier Input Voltage	V_{in}	0.3	—	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	—	—	0.3	mA
Reference Output Current	I_{ref}	—	—	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μF
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$ unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494C,I			TL494M			Unit
		Min	Typ	Max	Min	Typ	Max	

REFERENCE SECTION

Reference Voltage ($I_O = 1.0\ \text{mA}$)	V_{ref}	4.75	5.0	5.25	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0\ \text{V}$ to $40\ \text{V}$)	Reg_{line}	—	2.0	25	—	2.0	25	mV
Load Regulation ($I_O = 1.0\ \text{mA}$ to $10\ \text{mA}$)	Reg_{load}	—	3.0	15	—	3.0	15	mV
Short-Circuit Output Current ($V_{ref} = 0\ \text{V}$)	I_{SC}	15	35	75	15	35	75	mA

3

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$ unless otherwise noted.)
 For typical values $T_A = 25^\circ\text{C}$, for min-max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494C,I			TL494M			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT SECTION								
Collector Off-State Current ($V_{CC} = 40\text{ V}$, $V_{CE} = 40\text{ V}$)	$I_{C(off)}$	—	2.0	100	—	2.0	100	μA
Emitter Off-State Current ($V_{CC} = 40\text{ V}$, $V_C = 40\text{ V}$, $V_E = 0\text{ V}$)	$I_{E(off)}$	—	—	100	—	—	150	μA
Collector-Emitter Saturation Voltage (2) Common-Emitter ($V_E = 0\text{ V}$, $I_C = 200\text{ mA}$) Emitter-Follower ($V_C = 15\text{ V}$, $I_E = -200\text{ mA}$)	$V_{SAT(C)}$	—	1.1	1.3	—	1.1	1.5	V
	$V_{SAT(E)}$	—	1.5	2.5	—	1.5	2.5	V
Output Control Pin Current Low State ($V_{OC} = 0.4\text{ V}$) High State ($V_{OC} = V_{ref}$)	I_{OCL}	—	10	—	—	10	—	μA
	I_{OCH}	—	0.2	3.5	—	0.2	3.5	mA
Output Voltage Rise Time Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_r	—	100	200	—	100	200	ns
	t_f	—	100	200	—	100	200	ns
Output Voltage Fall Time Common-Emitter (See Figure 13) Emitter-Follower (See Figure 14)	t_f	—	25	100	—	25	100	ns
	t_f	—	40	100	—	40	100	ns

Characteristic	Symbol	TL494			Unit
		Min	Typ	Max	

ERROR AMPLIFIER SECTIONS

Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{iO}	—	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{iO}	—	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{iB}	—	0.1	1.0	μA
Input Common-Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	—0.3 to $V_{CC} - 2.0$	—	—	V
Open-Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	—	dB
Unity-Gain Crossover Frequency ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	f_c	—	350	—	kHz
Phase Margin at Unity-Gain ($V_O = 0.5$ to 3.5 V , $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	—	65	—	deg
Common-Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	—	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	—	100	—	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_O	0.3	0.7	—	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_O	2.0	4.0	—	mA

NOTE 2: Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperatures as possible

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494

ELECTRICAL CHARACTERISTICS (V_{CC} = 15 V, C_T = 0.01 μF, R_T = 12 kΩ unless otherwise noted.)

For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies unless otherwise noted.

Characteristic	Symbol	TL494			Unit
		Min	Typ	Max	
PWM COMPARATOR SECTION (Test Circuit Figure 12)					
Input Threshold Voltage (Zero duty cycle)	V _{TH}	—	3.5	4.5	V
Input Sink Current (V(Pin 3) = 0.7 V)	I _{I-}	0.3	0.7	—	mA
DEAD-TIME CONTROL SECTION (Test Circuit Figure 12)					
Input Bias Current (Pin 4) (V(Pin 4) = 0 to 5.25 V)	I _{IB} (DT)	—	-2.0	-10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode (V(Pin 4) = 0 V, C _T = 0.01 μF, R _T = 12 kΩ) (V(Pin 4) = 0 V, C _T = 0.001 μF, R _T = 30 kΩ)	DC _{max}	45 —	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V _{TH}	— 0	2.8 —	3.3 —	V
OSCILLATOR SECTION					
Frequency (C _T = 0.001 μF, R _T = 30 kΩ)	f _{osc}	—	40	—	kHz
Standard Deviation of Frequency* (C _T = 0.001 μF, R _T = 30 kΩ)	σf _{osc}	—	3.0	—	%
Frequency Change with Voltage (V _{CC} = 7.0 V to 40 V, T _A = 25°C)	Δf _{osc} (ΔV)	—	0.1	—	%
Frequency Change with Temperature (ΔT _A = T _{low} to T _{high}) (C _T = 0.01 μF, R _T = 12 kΩ)	Δf _{osc} (ΔT)	—	—	12	%
UNDERVOLTAGE LOCKOUT SECTION					
Turn-On Threshold (V _{CC} Increasing, I _{ref} = 1.0 mA)	V _{th}	5.5	6.43	7.0	V
TOTAL DEVICE					
Standby Supply Current (Pin 6 at V _{ref} , All Other Inputs and Outputs Open) (V _{CC} = 15 V) (V _{CC} = 40 V)	I _{CC}	— —	5.5 7.0	10 15	mA
Average Supply Current (V(Pin 4) = 2.0 V) (See Figure 12) (C _T = 0.01 μF, R _T = 12 kΩ, V _{CC} = 15 V)	—	—	7.0	—	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula.

$$\sigma = \sqrt{\frac{\sum_{n=1}^N (x_n - \bar{x})^2}{N - 1}}$$

3

FIGURE 4 — OSCILLATOR FREQUENCY versus TIMING RESISTANCE

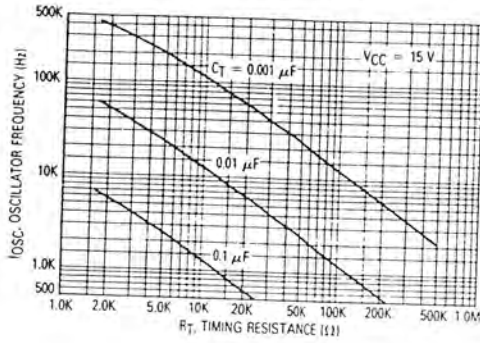


FIGURE 5 — OPEN-LOOP VOLTAGE GAIN AND PHASE versus FREQUENCY

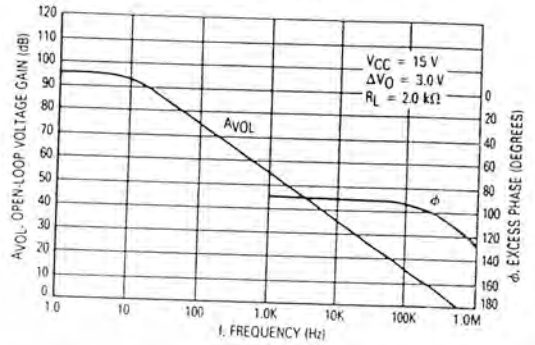


FIGURE 6 — PERCENT DEAD-TIME versus OSCILLATOR FREQUENCY

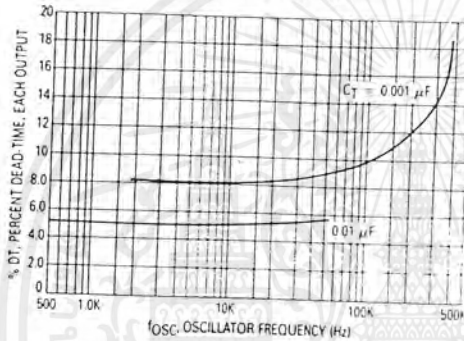


FIGURE 7 — PERCENT DUTY CYCLE versus DEAD-TIME CONTROL VOLTAGE

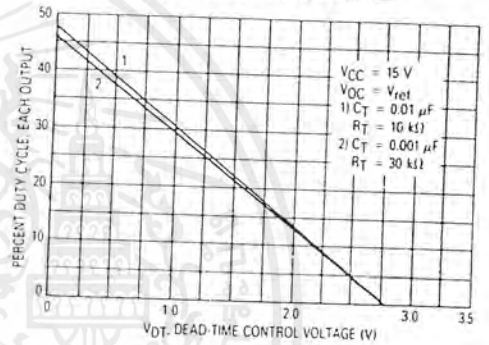


FIGURE 8 — EMITTER FOLLOWER CONFIGURATION OUTPUT SATURATION VOLTAGE versus EMITTER CURRENT

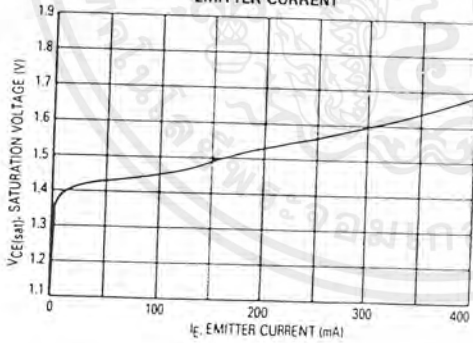
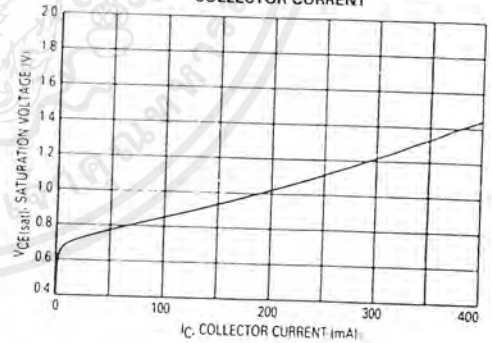


FIGURE 9 — COMMON EMITTER CONFIGURATION OUTPUT SATURATION VOLTAGE versus COLLECTOR CURRENT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 10 — STANDBY SUPPLY CURRENT versus SUPPLY VOLTAGE

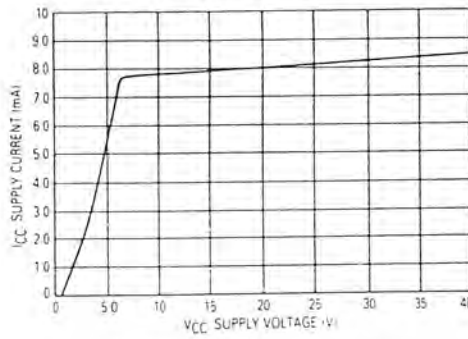


FIGURE 11 — ERROR AMPLIFIER CHARACTERISTICS

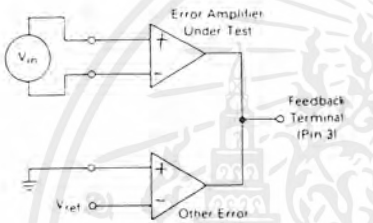


FIGURE 12 — DEAD-TIME AND FEEDBACK CONTROL TEST CIRCUIT

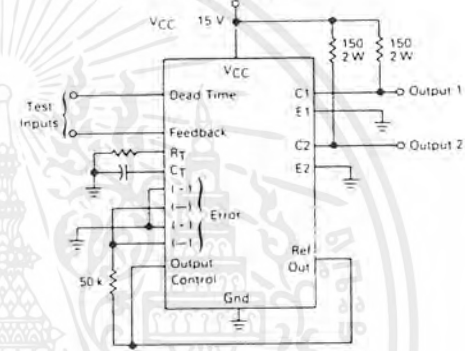


FIGURE 13 — COMMON-EMITTER CONFIGURATION TEST CIRCUIT AND WAVEFORM

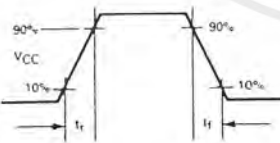
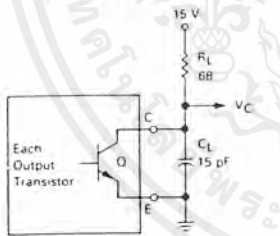
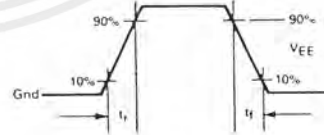
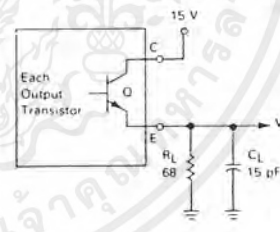


FIGURE 14 — EMITTER-FOLLOWER CONFIGURATION TEST CIRCUIT AND WAVEFORM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3

FIGURE 15 — ERROR-AMPLIFIER SENSING TECHNIQUES

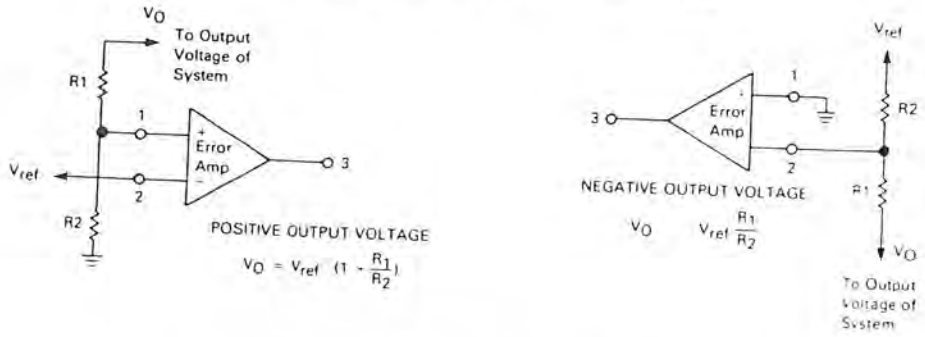


FIGURE 16 — DEAD-TIME CONTROL CIRCUIT

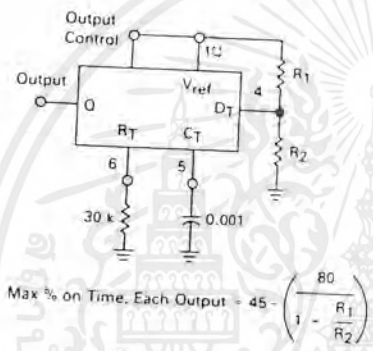


FIGURE 17 — SOFT-START CIRCUIT

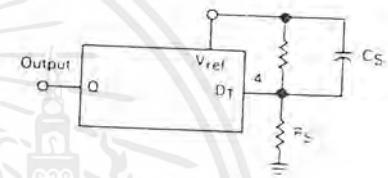
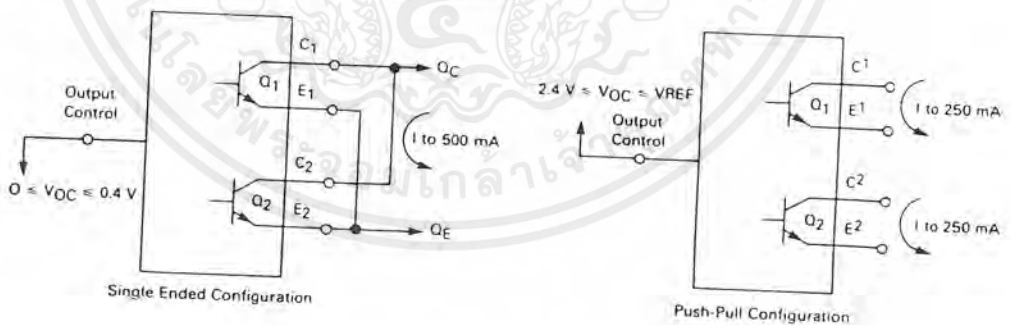


FIGURE 18 — OUTPUT CONNECTIONS FOR SINGLE-ENDED AND PUSH-PULL CONFIGURATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 19 — SLAVING TWO OR MORE CONTROL CIRCUITS

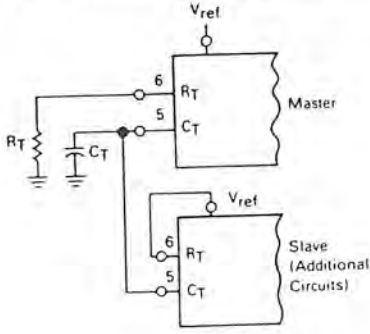
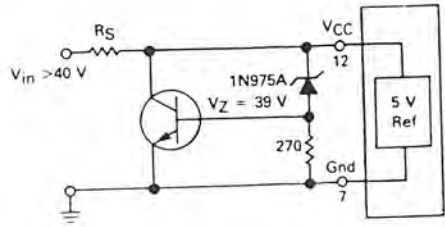
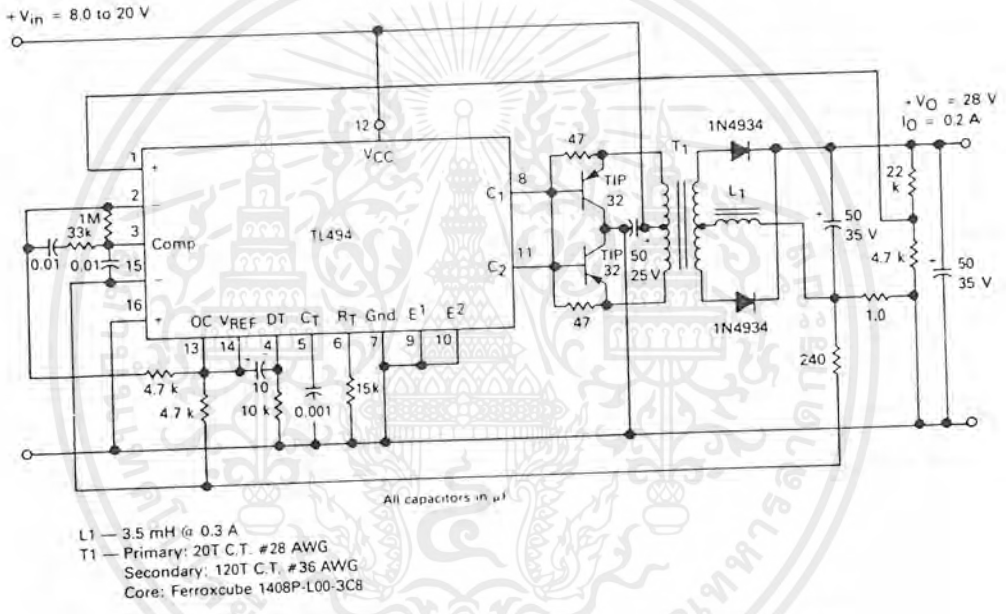


FIGURE 20 — OPERATION WITH VIN > 40 V USING EXTERNAL ZENER



3

FIGURE 21 — PULSE-WIDTH MODULATED PUSH-PULL CONVERTER



TEST	CONDITIONS	RESULTS
Line Regulation	$V_{in} = 10\text{ V to }40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V, }I_O = 1\text{ mA to }1\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V, }I_O = 1.0\text{ A}$	65 mV P-P P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V, }R_L = 0.1\ \Omega$	1.6 amps
Efficiency	$V_{in} = 28\text{ V, }I_O = 1\text{ A}$	71%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL							
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package						
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.																				
FAIRCHILD																				
MOTOROLA																				
N. S. C.																				
PHILIPS																				
SIGNETICS																				
SIEMENS																				
FUJITSU																				
HITACHI																				
MITSUBISHI																				
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS90/SN74LS90A

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS	0°C to 70°C
Interemitter voltage (see Note 1)	5.5V	Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS90A			SN74LS90A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	A input	0	32	0	32		MHz
	B input	0	16	0	16		
Pulse width, t _w	A input	15	15	15			ns
	B input	30		30			
	Reset inputs	15		15			
Reset inactive-state setup, t _{setup}		25		25			ns
Operating free-air temperature, T _a		-55		125			°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = -400μA	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 8mA	0.35	0.5	V
I _I	Input current a	V _{CC} = MAX, V _I = 7V		0.1	mA
	maximum input voltage			0.2	
				0.4	
I _{IH}	High-level input current	V _{CC} = MAX, V _I = 2.7V		20	μA
	A input			40	
	B input			80	
				0.4	
I _{IL}	Low-level input current	V _{CC} = MAX, V _I = 0.4V		2.4	mA
	A input			2.4	
	B input			3.2	
I _{OS}	Short-circuit output current*	V _{CC} = MAX	SN54LS -20	-100	mA
			SN74LS -20	-100	
I _{CC}	Supply current	V _{CC} = MAX. See Note 2		5	15
				5	15
f _{max}	from A to output Q _A		32	42	MHz
	from B to output Q _B		16		
t _{PLH}	from A to output Q _A		10	16	ns
t _{PHL}	from A to output Q _D		12	18	
t _{PLH}	from A to output Q _D		32	48	ns
t _{PHL}	from A to output Q _B		34	50	
t _{PLH}	from B to output Q _B		10	16	ns
t _{PHL}	from B to output Q _C		14	21	
t _{PLH}	from B to output Q _C		21	32	ns
t _{PHL}	from B to output Q _D		23	35	
t _{PLH}	from B to output Q _D		21	32	ns
t _{PHL}	from Set-to-0 to Any output		23	35	ns
t _{PLH}	from Set-to-9 to output Q _A , Q _D		26	40	ns
t _{PHL}	from Set-to-9 to output Q _B , Q _C		20	30	ns
			26	40	

* V_{CC} = 5V, T_a = 25°C, C_I = 15pF, R_L = 2kΩ

Pin Assignment (Top View)

Function Table

COUNT	OUTPUT				COUNT	OUTPUT				RESET INPUTS				OUTPUT			
	Q _D	Q _C	Q _B	Q _A		Q _A	Q _B	Q _C	Q _D	R ₀₁	R ₀₂	R ₀₁	R ₀₂	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L	0	L	L	L	L	H	H	X	X	L	L	L	L
1	L	L	L	H	1	L	L	L	H	H	H	X	X	L	L	L	L
2	L	L	H	L	2	L	L	H	L	X	X	H	H	L	L	L	H
3	L	L	H	H	3	L	L	H	H	X	X	X	X	L	L	L	H
4	L	H	L	L	4	L	H	L	L	X	X	X	X	X	X	X	COUNT
5	L	H	L	H	5	L	H	L	H	X	X	X	X	X	X	X	COUNT
6	L	H	H	L	6	L	H	H	L	X	X	X	X	X	X	X	COUNT
7	L	H	H	H	7	L	H	H	H	X	X	X	X	X	X	X	COUNT
8	H	L	L	L	8	H	L	L	L	X	X	X	X	X	X	X	COUNT
9	H	L	L	H	9	H	L	L	H	X	X	X	X	X	X	X	COUNT

Functional Block Diagram

NOTES

- This is the voltage between two emitters of a multiple-emitter transistor. For this circuit, this rating applies between the two R₀ inputs and it also applies between the two R₁ inputs.
- I_{CC} is measured with all outputs open, both R₀ inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.
- Output Q_A is connected to input B for BCD count. Output Q_D is connected to input A for binary count. H = high level, L = low level, X = irrelevant.
- The J and K inputs shown without connection are for reference only and are functionally at a high level.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
‡ All typical values are at V_{CC} = 5V, T_a = 25°C.
♦ Not more than one output should be shorted at a time.
§ Q_A outputs are tested at I_{OL} = 16mA plus the limit value for I_{IL} for the B input. This permits driving the B input while maintaining full fan-out capability.
• f_{max} = maximum count frequency.
t_{PLH} = propagation delay time, low to high-level output
t_{PHL} = propagation delay time, high-to-low-level output

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5476/7476 Dual J-K Master-Slave Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.																					
FAIRCHILD					SN54H76	J	N			W		SN5476	J	N			W				
					SN74H76	J	N			W		SN7476	J	N			W				
					FM54H76/FM9H76	D				F		FM5476/FM9N76	D				F				
					FC74H76/FC9H76	D				F		FC7476/FC9N76	D				F				
MOTOROLA												MC7476									
N.S.C.					DM54H76	J	N			W		DM5476	J	N			W				
					DM74H76	J	N			W		DM7476	J	N			W				
PHILIPS					N74H76							FJJ191 7476									
SIGNETICS					S54H76							SN5476	F	B			W				
					N74H76							SN7476	F	B			W				
SIEMENS												FLJ131									
FUJITSU																					
HITACHI												HD7476									
MITSUBISHI												HD7476									
NEC												M53276									
												μPB22x	D								
TOSHIBA												TD7476									

Electrical Characteristics SN54LS76 SN74LS76

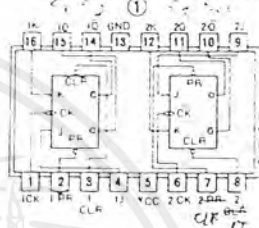
absolute maximum ratings over operating free-air temperature range								
Supply voltage (V _{CC})	3V	Operating free-air temperature range	SN54LS76 -55°C to 125°C					
Storage voltage	5.5V	SN74LS76	0°C to 70°C					
Storage temperature range								
recommended operating conditions								
		SN54LS76	SN74LS76	UNIT				
		MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
Supply voltage (V _{CC})		4.5	5	5.5	4.75	5	5.25	V
High-level output current (I _{OH})				400			400	mA
Low-level output current (I _{OL})				4			4	mA
Propagation delay (t _p)	Clock edge	20		20				ns
	From 0 to 1	25		25				
Input rise time (t _r)	From 0 to 1	10		10				ns
Input fall time (t _f)	From 1 to 0	20		20				ns
Operating free-air temperature (T _a)		-55		125			70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS †	MIN	TYP ‡	MAX	UNIT
V _{IH} High-level input voltage		2			V
V _{IL} Low-level input voltage				0.8	V
V _I Input clamp voltage	V _{CC} = MIN, I _I = 18 mA			-1.5	V
V _{OH} High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = MAX	2.7	3.4		V
V _{OL} Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 4mA		0.25	0.4	V
I _I input current at maximum input voltage	D, J, K, Clear, Preset, D, X, X		0.1	0.3	mA
I _{IH} High-level input current	D, J, K, Clear, Preset, Clock		20	60	μA
I _{IL} Low-level input current	D, J, K, Clear, Preset, Clock		0.4	0.8	mA
I _{OS} Short-circuit output current †	Series 54LS, Series 74LS, V _{CC} = MAX	-20	100	-100	mA
I _{CC} Supply current (Average per flip-flop)	V _{CC} = MAX, See Note 1		4	8	mA
f _{max} maximum clock frequency	V _{CC} = 5V, T _a = 25°C, C _L = 150 pF, R _L = 2kΩ	30	45		MHz
t _{PLH} Propagation delay time (low-to-high)			15	20	ns
t _{PHL} Propagation delay time (high-to-low)			15	20	ns

* Test conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
 † I_I and I_{CC} values are at V_{CC} = 5V, T_a = 25°C.
 ‡ Not more than one output should be stored at a time.
 § t_{PLH} is provided with delay time low-to-high level output.
 ¶ t_{PHL} is propagation delay time high-to-low level output.
 § †: The arrow indicates the edge of the clock pulse used for reference: † for the rising edge, ‡ for the falling edge.

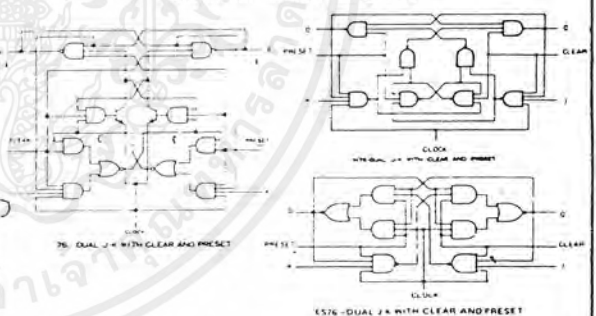
Pin Assignment (Top View)



Function Tables (See Note 2)

74LS76							LS76						
INPUTS			OUTPUTS				INPUTS			OUTPUTS			
PRESET	CLEAR	CLOCK	J	K	Q	Q̄	PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L	H	L	X	X	X	H	L
L	L	X	X	X	L	H	H	L	X	X	X	L	H
L	L	X	X	X	H*	H*	L	L	X	X	X	H*	H*
H	H	X	L	L	Q ₀	H	H	H	L	L	L	Q ₀	Q ₀
H	H	X	L	H	L	H	H	H	L	L	H	L	H
H	H	X	L	H	H	L	H	H	L	L	H	L	H
H	H	X	H	H	TOGGLE		H	H	L	H	H	TOGGLE	
H	H	X	H	H	TOGGLE		H	H	X	X	X	Q ₀	Q ₀

Functional Block Diagrams



NOTES: 1 With all outputs clear, I_{CC} is measured with the Q and Q̄ outputs high in turn. At the time of measurement, the clock input is grounded.
 2 H = high level (steady state), L = low level (steady state), X = irrelevant, ↓ = transition from high to low level, ↑ = high-level pulse, data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse. Q₀ = the level of Q before the indicated input conditions were established. TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
 * This configuration is nonstable, that is, it will not persist when preset and clear inputs return to their inactive (high) level.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LF111/LF211/LF311 Voltage Comparators

General Description

The LF111, LF211 and LF311 are FET input voltage comparators that virtually eliminate input current errors. Designed to operate over a 5.0V to $\pm 15V$ range the LF111 can be used in the most critical applications.

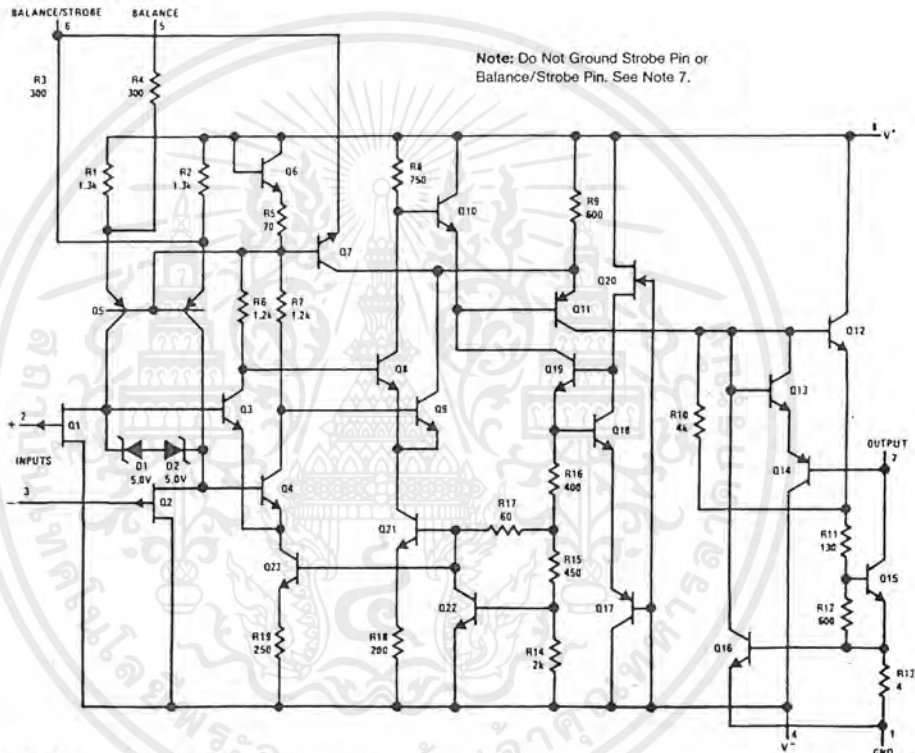
The extremely low input currents of the LF111 allows the use of a simple comparator in applications usually requiring input current buffering. Leakage testing, long time delay circuits, charge measurements, and high source impedance voltage comparisons are easily done.

Further, the LF111 can be used in place of the LM111 eliminating errors due to input currents. See the "application hints" of the LM311 for application help.

Features

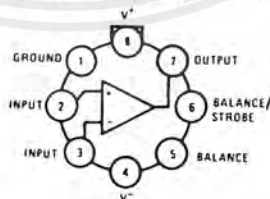
- Eliminates input current errors
- Interchangeable with LM111
- No need for input current buffering

Schematic Diagram



Connection Diagram

Metal Can Package



Top View

Order Number LF111H, LF111H-MIL or LF311H
See NS Package Number H08C

TL/H/5703-1

TL/H/5703-2

Electrical Characteristics (LF311) (Note 3)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}, R_S \leq 50\text{k}$		2.0	10	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}, V_{CM} = 0$ (Note 6)		5.0	75	pA
Input Bias Current	$T_A = 25^\circ\text{C}, V_{CM} = 0$ (Note 6)		25	150	pA
Voltage Gain	$T_A = 25^\circ\text{C}$		200		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -10\text{ mV}, I_{OUT} = 50\text{ mA}, T_A = 25^\circ\text{C}$		0.75	1.5	V
Strobe On Current	$T_A = 25^\circ\text{C}$		3.0		mA
Output Leakage Current	$V_{IN} \geq 10\text{mV}, V_{OUT} = 35\text{V}, T_A = 25^\circ\text{C}$		0.2	10	nA
Input Offset Voltage (Note 4)	$R_S \leq 50\text{k}$			15	mV
Input Offset Current (Note 4)	$V_S = \pm 15\text{V}, V_{CM} = 0$ (Note 6)		1.0		nA
Input Bias Current	$V_S = 15\text{V}, V_{CM} = 0$ (Note 6)		3.0		nA
Input Voltage Range			+ 14 - 13.5		V V
Saturation Voltage	$V^+ \geq 4.5\text{V}, V^- = 0$ $V_{IN} \leq -10\text{ mV}, I_{OUT} \leq 8.0\text{ mA}$		0.23	0.4	V
Positive Supply Current	$T_A = 25^\circ\text{C}$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15\text{V}$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LF111 is $+150^\circ\text{C}$, the LF211 is $+110^\circ\text{C}$ and the LF311 is $+85^\circ\text{C}$. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of $+165^\circ\text{C/W}$, junction to ambient, or $+20^\circ\text{C/W}$, junction to case.

Note 3: These specifications apply for $V_S = \pm 15\text{V}$ and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ for the LF111, unless otherwise stated. With the LF211, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ and for the LF311 $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5.0 mV supply up to $\pm 15\text{V}$ supplies.

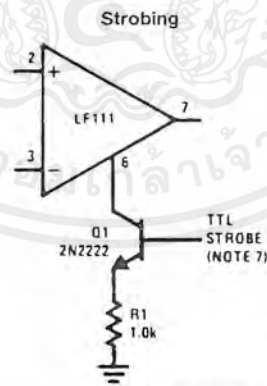
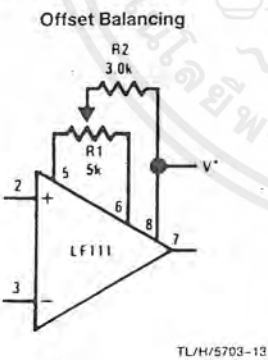
Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1.0 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5.0 mV overdrive.

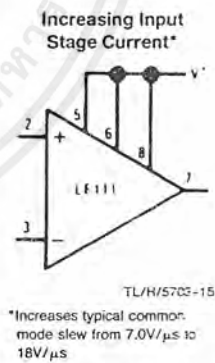
Note 6: For input voltages greater than 15V above the negative supply the bias and offset currents will increase—see typical performance curves.

Note 7: This specification gives the current that must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Auxiliary Circuits



Note: Do Not Ground Strobe Pin.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM741 Operational Amplifier

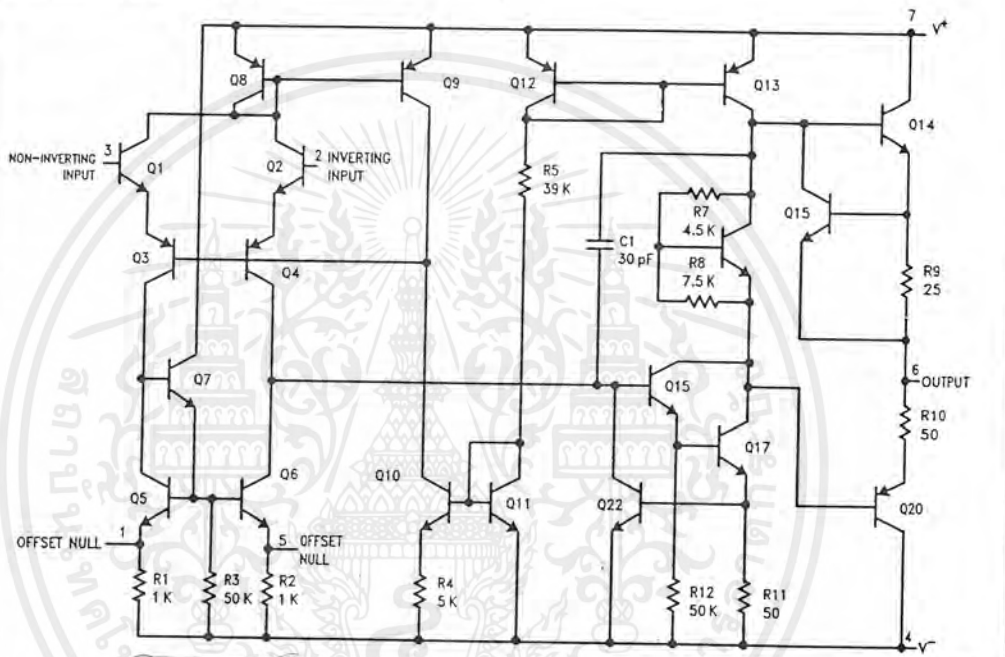
General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications. The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and

output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

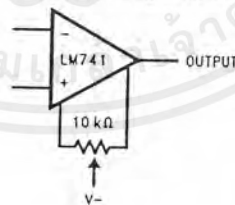
The LM741C/LM741E are identical to the LM741/LM741A except that the LM741C/LM741E have their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

Schematic Diagram



TL/H/9341-1

Offset Nulling Circuit



TL/H/9341-7

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.
(Note 5)

	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 1)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 2)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	100°C	150°C	100°C
Soldering Information				
N-Package (10 seconds)	260°C	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C	300°C
M-Package				
Vapor Phase (60 seconds)	215°C	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C	215°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.				
ESD Tolerance (Note 6)	400V	400V	400V	400V

Electrical Characteristics (Note 3)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$ $R_S \leq 10\text{ k}\Omega$		0.8	3.0		1.0	5.0		2.0	6.0	mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50\Omega$			4.0			6.0			7.5	mV
	$R_S \leq 10\text{ k}\Omega$										
Average Input Offset Voltage Drift				15							$\mu\text{V}/^\circ\text{C}$
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	±10				±15			±15		mV
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30		20	200		20	200	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500			300	nA
Average Input Offset Current Drift				0.5							$\text{nA}/^\circ\text{C}$
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80		80	500		80	500	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			1.5			0.8	μA
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0		M Ω
	$T_{AMIN} \leq T_A \leq T_{AMAX}, V_S = \pm 20\text{V}$	0.5									M Ω
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13		V
	$T_{AMIN} \leq T_A \leq T_{AMAX}$					±12	±13				V
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}, R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$	50			50	200		20	200		V/mV V/mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}, R_L \geq 2\text{ k}\Omega,$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$	32			25			15			V/mV V/mV
	$V_S = \pm 5\text{V}, V_O = \pm 2\text{V}$	10									V/mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Note 3) (Continued)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Voltage Swing	$V_S = \pm 20V$ $R_L \geq 10 k\Omega$ $R_L \geq 2 k\Omega$	± 16 ± 15									V V
	$V_S = \pm 15V$ $R_L \geq 10 k\Omega$ $R_L \geq 2 k\Omega$				± 12 ± 10	± 14 ± 13		± 12 ± 10	± 14 ± 13		V V
Output Short Circuit Current	$T_A = 25^\circ C$ $T_{AMIN} \leq T_A \leq T_{AMAX}$	10 10	25	35 40		25			25		mA mA
Common-Mode Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10 k\Omega, V_{CM} = \pm 12V$ $R_S \leq 50\Omega, V_{CM} = \pm 12V$	80	95		70	90		70	90		dB dB
Supply Voltage Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_S = \pm 20V$ to $V_S = \pm 5V$ $R_S \leq 50\Omega$ $R_S \leq 10 k\Omega$	86	96		77	96		77	96		dB dB
Transient Response Rise Time Overshoot	$T_A = 25^\circ C$, Unity Gain		0.25	0.8		0.3			0.3		μs %
			6.0	20		5			5		
Bandwidth (Note 4)	$T_A = 25^\circ C$	0.437	1.5								MHz
Slew Rate	$T_A = 25^\circ C$, Unity Gain	0.3	0.7			0.5			0.5		V/ μs
Supply Current	$T_A = 25^\circ C$					1.7	2.8		1.7	2.8	mA
Power Consumption	$T_A = 25^\circ C$ $V_S = \pm 20V$ $V_S = \pm 15V$		80	150		50	85		50	85	mW mW
	LM741A $V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			165 135							mW mW
LM741E $V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			150 150								mW mW
LM741 $V_S = \pm 15V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$						60 45	100 75				mW mW

Note 1: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and T_J max. (listed under "Absolute Maximum Ratings"). $T_J = T_A + (\theta_{JA} P_D)$.

Thermal Resistance	Cerdip (J)	DIP (N)	HO8 (H)	SO-8 (M)
θ_{JA} (Junction to Ambient)	100°C/W	100°C/W	170°C/W	195°C/W
θ_{JC} (Junction to Case)	N/A	N/A	25°C/W	N/A

Note 2: For supply voltages less than $\pm 15V$, the absolute maximum input voltage is equal to the supply voltage.

Note 3: Unless otherwise specified, these specifications apply for $V_S = \pm 15V$, $-55^\circ C \leq T_A \leq +125^\circ C$ (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$.

Note 4: Calculated value from: BW (MHz) = 0.35/Rise Time(μs).

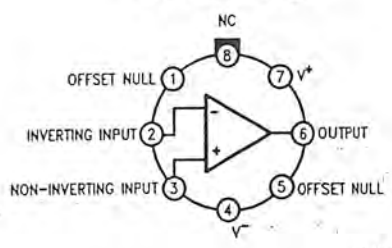
Note 5: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

Note 6: Human body model, 1.5 k Ω in series with 100 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams

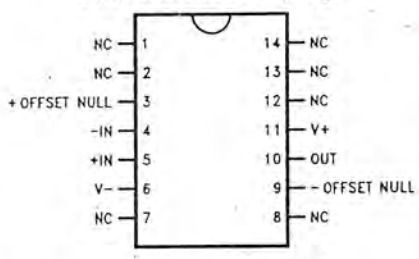
Metal Can Package



TL/H/9341-2

Order Number LM741H, LM741H/883*,
LM741AH/883 or LM741CH
See NS Package Number H08C

Ceramic Dual-In-Line Package

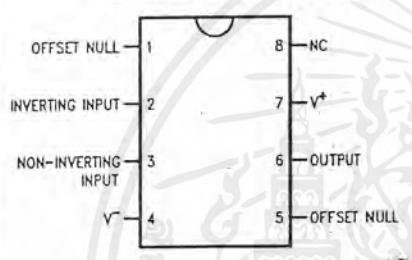


TL/H/9341-5

Order Number LM741J-14/883*, LM741AJ-14/883**
See NS Package Number J14A

*also available per JM38510/10101
**also available per JM38510/10102

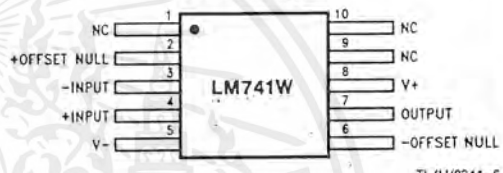
Dual-In-Line or S.O. Package



TL/H/9341-3

Order Number LM741J, LM741J/883,
LM741CM, LM741CN or LM741EN
See NS Package Number J08A, M08A or N08E

Ceramic Flatpak



TL/H/9341-6

Order Number LM741W/883
See NS Package Number W10A

*LM741H is available per JM38510/10101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

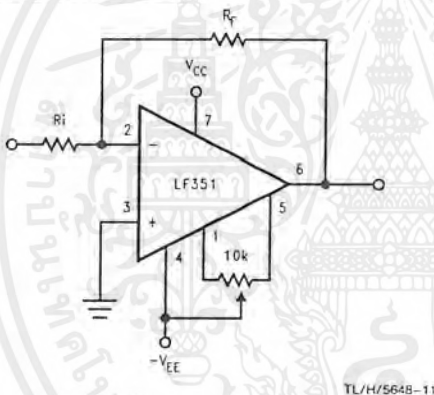
The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements are critical, the LF356 is recommended. If maximum supply

current is important, however, the LF351 is the better choice.

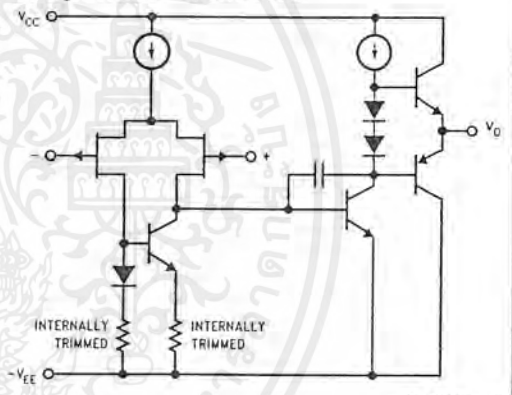
Features

■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	25 nV/√Hz
■ Low input noise current	0.01 pA/√Hz
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	10 ¹² Ω
■ Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20$ Vp-p, BW = 20 Hz–20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

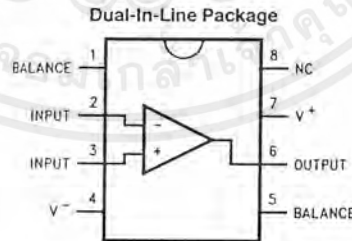
Typical Connection



Simplified Schematic



Connection Diagrams



Order Number LF351M or LF351N
See NS Package Number M08A or N08E

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±18V
Power Dissipation (Notes 1 and 6)	670 mW
Operating Temperature Range	0°C to +70°C
T _J (MAX)	115°C
Differential Input Voltage	±30V
Input Voltage Range (Note 2)	±15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to +150°C
Lead Temp. (Soldering, 10 sec.)	
Metal Can	300°C
DIP	260°C

θ _{JA}	N Package	120°C/W
	M Package	TBD
Soldering Information		
	Dual-In-Line Package	
	Soldering (10 sec.)	260°C
	Small Outline Package	
	Vapor Phase (60 sec.)	215°C
	Infrared (15 sec.)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.		
ESD rating to be determined.		

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S = 10 kΩ, T _A = 25°C Over Temperature		5	10 13	mV mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S = 10 kΩ		10		μV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 3, 4) T _J ≤ 70°C		25	100 4	pA nA
I _B	Input Bias Current	T _J = 25°C, (Notes 3, 4) T _J ≤ ±70°C		50	200 8	pA nA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = ±15V, T _A = 25°C V _O = ±10V, R _L = 2 kΩ Over Temperature	25	100		V/mV V/mV
V _O	Output Voltage Swing	V _S = ±15V, R _L = 10 kΩ	±12	±13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ±15V	±11	+15 -12		V V
CMRR	Common-Mode Rejection Ratio	R _S ≤ 10 kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I _S	Supply Current			1.8	3.4	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
SR	Slew Rate	$V_S = \pm 15V, T_A = 25^\circ C$		13		$V/\mu s$
GBW	Gain Bandwidth Product	$V_S = \pm 15V, T_A = 25^\circ C$		4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25^\circ C, R_S = 100\Omega, f = 1000 \text{ Hz}$		25		nV/\sqrt{Hz}
i_n	Equivalent Input Noise Current	$T_j = 25^\circ C, f = 1000 \text{ Hz}$		0.01		pA/\sqrt{Hz}

Note 1: For operating at elevated temperature, the device must be derated based on the thermal resistance, θ_{JA} .

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0^\circ C \leq T_A \leq +70^\circ C$. V_{OS} , I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every $10^\circ C$ increase in the junction temperature, T_j . Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D . $T_j = T_A + \theta_{JA} P_D$ where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. From $\pm 15V$ to $\pm 5V$.

Note 6: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.



LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

General Description

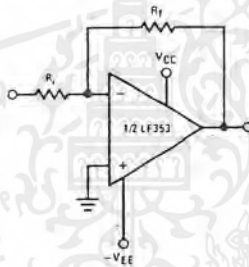
These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

Features

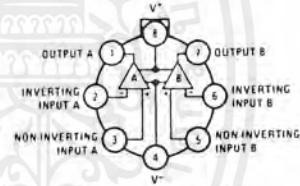
- Internally trimmed offset voltage 10 mV
- Low input bias current 50pA
- Low input noise voltage 25 nV/√Hz
- Low input noise current 0.01 pA/√Hz
- Wide gain bandwidth 4 MHz
- High slew rate 13 V/μs
- Low supply current 3.6 mA
- High input impedance 10¹²Ω
- Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20V_{p-p}$, $BW = 20 \text{ Hz} - 20 \text{ kHz}$ <0.02%
- Low 1/f noise corner 50 Hz
- Fast settling time to 0.01% 2 μs

Typical Connection



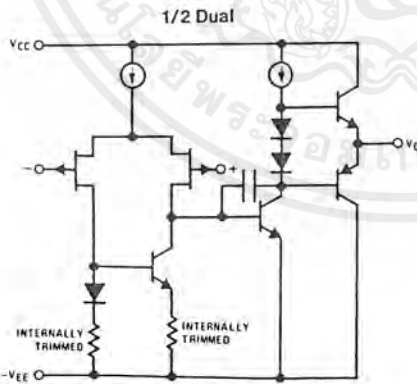
Connection Diagrams

Metal Can Package (Top View)

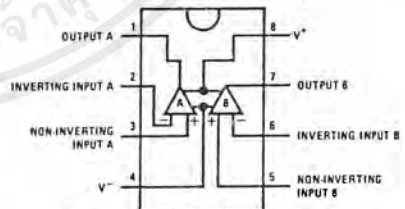


Order Number LF353H
See NS Package Number H08A

Simplified Schematic



Dual-In-Line Package (Top View)



Order Number LF353M or LF353N
See NS Package Number M08A or N08E

TL/H/5649-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±18V
Power Dissipation	(Note 1)
Operating Temperature Range	0°C to +70°C
T _J (MAX)	150°C
Differential Input Voltage	±30V
Input Voltage Range (Note 2)	±15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	-65°C to +150°C

Lead Temp. (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD Tolerance (Note 7)	1700V
θ _{JA} M Package	TBD

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S = 10kΩ, T _A = 25°C Over Temperature		5	10 13	mV mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S = 10 kΩ		10		μV/°C
I _{OS}	Input Offset Current	T _J = 25°C, (Notes 4, 5) T _J ≤ 70°C		25	100 4	pA nA
I _B	Input Bias Current	T _J = 25°C, (Notes 4, 5) T _J ≤ 70°C		50	200 8	pA nA
R _{IN}	Input Resistance	T _J = 25°C		10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S = ±15V, T _A = 25°C V _O = ±10V, R _L = 2 kΩ Over Temperature	25	100		V/mV V/mV
V _O	Output Voltage Swing	V _S = ±15V, R _L = 10kΩ	±12	±13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S = ±15V	±11	+15 -12		V V
CMRR	Common-Mode Rejection Ratio	R _S ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 6)	70	100		dB
I _S	Supply Current			3.6	6.5	mA

AC Electrical Characteristics (Note 4)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	T _A = 25°C, f = 1 Hz - 20 kHz (Input Referred)		-120		dB
SR	Slew Rate	V _S = ±15V, T _A = 25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V _S = ±15V, T _A = 25°C	2.7	4		MHz
e _n	Equivalent Input Noise Voltage	T _A = 25°C, R _S = 100Ω, f = 1000 Hz		16		nV/√Hz
i _n	Equivalent Input Noise Current	T _J = 25°C, f = 1000 Hz		0.01		pA/√Hz

Note 1: For operating at elevated temperatures, the device must be derated based on a thermal resistance of 115°C/W typ junction to ambient for the N package, and 158°C/W typ junction to ambient for the H package.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: The power dissipation limit, however, cannot be exceeded.

Note 4: These specifications apply for V_S = ±15V and 0°C ≤ T_A ≤ +70°C. V_{OS}, I_B and I_{OS} are measured at V_{CM} = 0.

Note 5: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_J. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. T_J = T_A + θ_{JA} P_D where θ_{JA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

Note 6: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. V_S = ±6V to ±15V.

Note 7: Human body model, 1.5 kΩ in series with 100 pF.



MUR420 and MUR460
are Motorola Preferred Devices

Switchmode Power Rectifiers

... designed for use in switching power supplies, inverters and as free wheeling diodes, these state-of-the-art devices have the following features:

- Ultrafast 25, 50 and 75 Nanosecond Recovery Times
- 175°C Operating Junction Temperature
- Low Forward Voltage
- Low Leakage Current
- High Temperature Glass Passivated Junction
- Reverse Voltage to 600 Volts

Mechanical Characteristics:

- Case: Epoxy, Molded
- Weight: 1.1 gram (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead and Mounting Surface Temperature for Soldering Purposes: 220°C Max. for 10 Seconds, 1/16" from case
- Shipped in plastic bags, 5,000 per bag.
- Available Tape and Reeled, 1500 per reel, by adding a "RL" suffix to the part number
- Polarity: Cathode Indicated by Polarity Band
- Marking: U420, U460

ULTRAFAST RECTIFIERS

4.0 AMPERES
200-600 VOLTS



CASE 267-03
PLASTIC

MAXIMUM RATINGS

Rating	Symbol	MUR		Unit
		420	460	
Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V_{RRM} V_{RWM} V_R	200	600	Volts
Average Rectified Forward Current (Square Wave) (Mounting Method #3 Per Note 1)	$I_{F(AV)}$	4.0 @ $T_A = 80^\circ\text{C}$	4.0 @ $T_A = 40^\circ\text{C}$	Amps
Nonrepetitive Peak Surge Current (Surge applied at rated load conditions halfwave, single phase, 60 Hz)	I_{FSM}	125	70	Amps
Operating Junction Temperature and Storage Temperature	T_J, T_{stg}	-65 to +175		°C

THERMAL CHARACTERISTICS

Maximum Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	See Note 1	°C/W
---	-----------------	------------	------

ELECTRICAL CHARACTERISTICS

Maximum Instantaneous Forward Voltage (1) ($I_F = 3.0$ Amp, $T_J = 150^\circ\text{C}$) ($I_F = 3.0$ Amp, $T_J = 25^\circ\text{C}$) ($I_F = 4.0$ Amp, $T_J = 25^\circ\text{C}$)	V_F	0.710 0.875 0.890	1.05 1.25 1.28	Volts
Maximum Instantaneous Reverse Current (1) (Rated dc Voltage, $T_J = 150^\circ\text{C}$) (Rated dc Voltage, $T_J = 25^\circ\text{C}$)	I_R	150 5.0	250 10	μA
Maximum Reverse Recovery Time ($I_F = 1.0$ Amp, $di/dt = 50$ Amp/μs) ($I_F = 0.5$ Amp, $I_R = 1.0$ Amp, $I_{REC} = 0.25$ Amp)	t_{rr}	35 25	75 50	ns
Maximum Forward Recovery Time ($I_F = 1.0$ A, $dI/dt = 100$ A/μs, Recovery to 1.0 V)	t_{fr}	25	50	ns

(1) Pulse Test: Pulse Width = 300 μs, Duty Cycle ≤ 2.0%

Rev 3

บรรณานุกรม

1. Ralph E Tartor “ Principles of Solid-State Power Conversion”,Howard W same & Co,Inc U.S.A. ,page 280-285
2. วิโรจน์ อัครวงษ์ “ การใช้งานอปแอมป์ และ ดิเนอร์ไอซี” ซีอีดูเคชั่น , กรุงเทพมหานคร , หน้า 333-341
3. สุวัฒน์ คั่น “ เทคนิคและการออกแบบสวิตชิ่งเพาเวอร์ซัพพลาย” ซีอีดูเคชั่น, กรุงเทพมหานคร, 2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้