สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ชุดทดลองการควบคุมการเคลื่อนที่ในแกน X –Y- Z

Simulation of Object Motion Controlling in Three-Dimension

โดย

นาย ภาณุพงศ์ สิตะยัง

นาย ภูษิต เรืองวิวัฒนโรจน์

อาจารย์ที่ปรึกษา

รศ. สุเธียร เกียรติสุนทร

เลขหมู่.....
เลขทะเบียน 42486
วัน, เดือน, ปี 24 พ.ค. 2545

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2543

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ชุดทดลองการควบคุมการเคลื่อนที่ในแกน X-Y-Z

Simulation of Object Motion Controlling in Three-Dimension

ผู้จัดทำ

1. นาย ภาณุพงศ์ สิตะยัง รหัส 40010556
2. นาย ภูษิต เรืองวิวัฒนโรจน์ รหัส 40010574

_____ อาจารย์ที่ปรึกษา

(อ.สุเธียร เกียรติสุนทร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดทดลองการควบคุมการเคลื่อนที่ในแกน X-Y-Z

นาย ภาณุพงศ์ สิตะยัง
นาย ภูษิต เรืองวิวัฒนโรจน์
อ.สุเธียร เกียรติสุนทร (อาจารย์ที่ปรึกษา)
ปีการศึกษา 2543

บทคัดย่อ

ชุดทดลองการควบคุมการเคลื่อนที่ของวัตถุตามแกน X-Y-Z เป็นการจำลองการเคลื่อนที่ของกล้องโทรทัศน์ โดยจะศึกษาการเคลื่อนที่ของกล้องติดตามตัวผู้เล่นในสนามอเมริกันฟุตบอลโดยในปริญญานิพนธ์ฉบับนี้เป็นการออกแบบและสร้างชุดควบคุมการเคลื่อนที่,วงจรขับเคลื่อนของมอเตอร์ , การ์ดอินเตอร์เฟส และโปรแกรมควบคุม จุดมุ่งหมายคือ สามารถออกแบบสนามและวงจรที่ใช้ในการควบคุมการเคลื่อนที่ของมอเตอร์ให้มีคุณสมบัติตามต้องการ เพื่อนำความรู้ที่ใช้ในการออกแบบและสร้างวงจรให้เป็นแนวทางในการพัฒนาระบบการทำงานให้ได้ตามคุณสมบัติและความสามารถอื่นๆ ต่อไป

Abstract

This project was simulation of video camera motion controlling. It was studied about video camera motion following American football player in the field. This thesis indicated the details of designing and constructing controlled-motion model, Objective of project was the designing field and controlled-motor circuit for video camera motion control in American football field. This project could develop and apply for another project in the future.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
1.1 ความสำคัญและที่มา	1
1.2 วัตถุประสงค์ของโครงงาน	1
1.3 ขอบเขตของโครงงาน	1
1.4 วิธีการดำเนินงาน	1
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 ความรู้เบื้องต้นของพอร์ตขนาน	3
2.2 การติดต่อของพอร์ตขนานกับระบบบัสแบบ I^2C	8
บทที่ 3 การสร้างและการคำนวณ	12
3.1 สนาม	12
3.2 วงจรที่ใช้งาน	13
3.2.1 การ์ดอินเตอร์เฟส	13
3.2.2 การ์ดควบคุม	15
3.3 กล่องวงจร	17
3.4 การคำนวณ	19
3.4.1 การคำนวณความยาวเชือก ณ พิกัดต่างๆ	19
3.4.2 การแปลงค่าความยาวไปเป็นค่าแรงดันไฟฟ้า	20
บทที่ 4 การทดลองและผลการทดลอง	22
4.1 การทดลองหาความสัมพันธ์ของแรงดันไฟฟ้าที่ตัวต้านทานกับความยาวเชือก	22
4.2 โปรแกรมควบคุม	23
4.3 การติดต่อกับมอเตอร์และตัวต้านทานป้อนกลับ	25
บทที่ 5 บทวิจารณ์และสรุป	29
5.1 สรุปผลการปฏิบัติงาน	29
5.2 ปัญหาในการทำงานและการแก้ไข	29
5.3 ผลที่ได้รับจากการทำโครงงาน	29
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2-1 พอร์ตคาต้า	5
รูปที่ 2-2 การต่อใช้งานอุปกรณ์ผ่านตัวต้านทานพูลอัปบนบัส I^2C	8
รูปที่ 2-3 แสดงการเชื่อมต่ออุปกรณ์ภายนอกที่ใช้ไฟเลี้ยงต่างกัน	9
รูปที่ 2-4 แสดงการต่อตัวต้านทานเพื่อป้องกันไฟกระชาก	9
รูปที่ 3-1 สนามจำลอง	12
รูปที่ 3-2 Blocdiagram ของ Interface card	14
รูปที่ 3-3 การ์ดควบคุม	15
รูปที่ 3-4 การเชื่อมต่อระหว่างวงจร	16
รูปที่ 3-5 ด้านหน้ากล่อง	17
รูปที่ 3-6 ด้านหลังกล่อง	17
รูปที่ 3-7 การเชื่อมต่อระหว่างคอมพิวเตอร์กับฮาร์ดแวร์	21
รูปที่ 4-1 โฟลว์ชาร์ตแสดงโปรแกรมควบคุม	23
รูปที่ 4-2 หน้าจอของโปรแกรม	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้.

สารบัญตาราง

	หน้า
ตารางที่ 2-1 แสดงสถานะของคอลเลกเตอร์	6
ตารางที่ 3-1 แสดงสูตรที่ใช้ในการคำนวณความยาวเชือก	19
ตารางที่ 4-1 แสดงการทดลองหาค่าคงที่ของแรงดันไฟฟ้ากับความยาวเชือก	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความสำคัญและที่มา

ในปัจจุบันนี้เทคโนโลยีต่างๆ ได้พัฒนาขึ้นเพื่ออำนวยความสะดวกให้กับมนุษย์ ทั้งในด้านการสื่อสาร การคมนาคมและขนส่ง ในแวดวงการเมือง การศึกษา หรือแม้กระทั่งในวงการกีฬา จึงได้มีการคิดค้นโปรเจคที่ศึกษาการควบคุมวัตถุตามแกน 3 มิติ และเขียนโปรแกรมเพื่อควบคุมการเคลื่อนที่ของวัตถุ โดยใช้จำลองสนามอเมริกันฟุตบอลขึ้น โดยมีวัตถุแทนกล้องวีดีโอ ซึ่งมีวงจรในการขับมอเตอร์ และมีภาคตรวจจับแสดงตำแหน่งของวัตถุโดยใช้ตัวต้านทานปรับค่าได้ และส่งไปประมวลผลในคอมพิวเตอร์

1.2 วัตถุประสงค์ของโครงงาน

1.2.1 ศึกษาการเคลื่อนที่เป็นแนวเส้นตรงของวัตถุในแนวแกน 3 มิติ
1.2.2 เพื่อสร้างแบบจำลองการเคลื่อนที่ของวัตถุตามแกน 3 มิติ
1.2.3 เพื่อศึกษาการเขียนโปรแกรมเพื่อควบคุมการเคลื่อนที่ของวัตถุในแนวแกน 3 มิติ

1.3 ขอบเขตของโครงงาน

สร้างแบบจำลองและวงจรการควบคุมการทำงาน รวมถึงการเขียนโปรแกรมเพื่อควบคุมการเคลื่อนที่ของวัตถุในแกน 3 มิติ

1.4 วิธีการดำเนินงาน

1.4.1 ฮาร์ดแวร์

ในส่วนของฮาร์ดแวร์นั้นต้องออกแบบสนามที่ประกอบด้วยเสา 4 ต้น และชุดของมอเตอร์และความต้านทานปรับค่าได้ซึ่งทั้ง 2 ส่วนนี้ต่อเชื่อมด้วยสายพาน

ในส่วนของวงจรนั้นประกอบด้วยวงจรซีโร่แสปน วงจรขับมอเตอร์ การ์ดอินเตอร์เฟส และวงจรภาคจ่ายไฟ ซึ่งจัดรวมกันไว้ในกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4.2 ซอฟท์แวร์

ในส่วนของซอฟท์แวร์นั้นใช้โปรแกรมวิชวลเบสิค โดยอาจแบ่งได้เป็น 2 ส่วน คือ ส่วนของการแสดงผลและส่วนของการควบคุม ในส่วนของการแสดงผลจะแสดงค่าคู่อันดับที่รับเข้ามาตำแหน่งของเชือกแต่ละเส้น และความเร็วของมอเตอร์แต่ละตัว ในส่วนของการควบคุมใช้ชุดอินเตอร์เฟสการ์ดเพื่อเชื่อมต่อจากคอมพิวเตอร์ไปยังฮาร์ดแวร์และจากฮาร์ดแวร์ไปยังคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

ความรู้เบื้องต้นเกี่ยวกับพอร์ตขนาน

การประมวลผลข้อมูลเพื่องานควบคุมนั้น สิ่งแรกจะต้องมีส่วนของสัญญาณอินพุต ซึ่งอาจจะมาจากวงจรตรวจจับต่างๆ ผ่านวงจรภาคหน้าเพื่อเปลี่ยนรูปแบบสัญญาณอินพุตให้เหมาะสมกับการเชื่อมต่อกับคอมพิวเตอร์ เมื่อข้อมูลอินพุตถูกส่งเข้าสู่คอมพิวเตอร์แล้ว คอมพิวเตอร์จะทำการประมวลผลข้อมูลที่ได้มาเหล่านั้นให้อยู่ในรูปแบบที่เหมาะสมก่อนที่จะส่งออกไปยังภายนอกผ่านอุปกรณ์เอาต์พุต ซึ่งอาจจะเป็นการส่งออกไปยังจอภาพ หรือส่งออกไปยังจุดเชื่อมต่ออื่นๆ เพื่อควบคุมอุปกรณ์เอาต์พุตต่อไป

การเชื่อมต่อระหว่างคอมพิวเตอร์กับอุปกรณ์ภายนอกทั้งส่วน ของภาคอินพุตและภาคเอาต์พุต สามารถทำได้หลายวิธี

- เชื่อมต่อผ่านทางการ์ดอินเตอร์เฟส ซึ่งวิธีการเสียบหรือติดตั้งการ์ดลงในสล็อตภายในเครื่องคอมพิวเตอร์
- เชื่อมต่อผ่านทางพอร์ตอนุกรม
- เชื่อมต่อผ่านทางพอร์ตขนาน
- เชื่อมต่อผ่านระบบมาตรฐานอื่น เช่นพอร์ต USB

ทำไมถึงเลือกใช้พอร์ตขนาน

เมื่อเทียบการใช้การ์ดอินพุตเอาต์พุตที่ต้องติดตั้งอยู่ภายในเครื่องคอมพิวเตอร์แล้วพอร์ตขนานมีข้อได้เปรียบอยู่หลายประการดังนี้

- ในด้านความปลอดภัย การที่ต้องถอดฝาเครื่องคอมพิวเตอร์ออกมาเพื่อเสียบการ์ดเชื่อมต่อลงในสล็อตของคอมพิวเตอร์อาจจะทำให้เกิดความเสียหายกับส่วนอื่นๆ ของคอมพิวเตอร์ได้ ถ้าผู้ที่ใช้งานไม่มีความชำนาญหรือเกิดการต่อวงจรที่ผิดพลาด
- ในด้านการเข้ากันได้กับคอมพิวเตอร์ส่วนใหญ่ การเชื่อมต่อโดยใช้การ์ดที่เสียบลงในสล็อตไม่สามารถใช้กับคอมพิวเตอร์ในปัจจุบันได้ทุกรุ่น
- ข้อจำกัดพื้นที่ คอมพิวเตอร์บางเครื่องมีการเสียบการ์ดเชื่อมต่อตัวอื่นๆ อยู่แล้ว อาทิ การ์ดเสียง การ์ดโมเด็ม เป็นต้น จนไม่มีสล็อตเหลือพอสำหรับการเสียบการ์ดต่อเพิ่มเติม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ความสะดวกในการใช้งาน การเชื่อมต่อทางพอร์ตขนานสามารถทำได้ง่ายๆ เพียงต่อสายสำหรับเชื่อมต่อเข้ากับคอนเน็กเตอร์ DB-25 ของพอร์ตขนาน
- ความเร็วในการสื่อสารข้อมูลกับพอร์ตขนาน มีความเร็วเท่ากับการติดต่อกับระบบบัสโดยตรง และมีความเร็วมากกว่าการติดต่อผ่านทางพอร์ตอนุกรม

ความรู้เบื้องต้นของพอร์ตขนาน

พอร์ตขนาน สาเหตุที่มีชื่อนี้ เนื่องจากการถ่ายทอดข้อมูลของพอร์ตนี้เป็นแบบขนาน การประมวลผลส่วนใหญ่จะมีขนาด 8 บิต

ลักษณะทางกายภาพของพอร์ตขนาน

เพื่อให้เข้าถึงการนำเอาพอร์ตขนานไปใช้งาน ก่อนอื่นต้องทำความเข้าใจก่อนว่า ปกตินั้น การสั่งพิมพ์รายงานจากคอมพิวเตอร์ไปยังพอร์ตขนาน กับเครื่องพิมพ์ เริ่มจากสัญญาณพอร์ต data ถูกส่งออกไปยังเครื่องพิมพ์ พร้อมทั้งส่งสัญญาณ strobe ออกไปด้วยเพื่อให้เครื่องรับรู้ว่ามีการส่งข้อมูลใหม่มาที่ขา data แล้วจากนั้นคอมพิวเตอร์จะต้องรอการตอบกลับจากเครื่องพิมพ์นั่นคือเครื่องพิมพ์จะสร้างสัญญาณ busy หรือเพื่อบอกว่าเครื่องพิมพ์ยังไม่พร้อมที่จะรับข้อมูลใหม่ จนกระทั่งเมื่อเครื่องพิมพ์พร้อม เครื่องพิมพ์จะสร้างสัญญาณ ack ส่งไปยังคอมพิวเตอร์เพื่อแจ้งว่า พร้อมที่จะรับข้อมูล

นอกจากสัญญาณทั้งสามแล้วส่วนใหญ่การติดต่อกับเครื่องพิมพ์ยังต้องมีสัญญาณอื่นๆ ร่วมด้วย เนื่องจากเครื่องพิมพ์ต้องทำหน้าที่ ถึง 3 อย่างด้วยกันคือ รับข้อมูลจากคอมพิวเตอร์,พิมพ์ข้อมูลที่รับเข้ามา และตอบสนองต่อการใช้งานของผู้ใช้

พอร์ตขนานของคอมพิวเตอร์ยังแยกย่อยออกเป็นอีก 3 พอร์ต ได้แก่ พอร์ตเอาต์พุตที่ทำหน้าที่ส่งข้อมูลจากคอมพิวเตอร์ไปยังเครื่องพิมพ์ พอร์ตเอาต์พุตสำหรับสัญญาณ Strobe และReset พอร์ตอินพุตสำหรับการอ่านค่าสัญญาณ Acknowledge,busy และสัญญาณ Error จากเครื่องพิมพ์

โดยปกติพอร์ตขนานออกแบบมาให้มีสายสัญญาณอยู่ทั้งหมด 17 เส้น สายสัญญาณเหล่านี้จะมีรีจิสเตอร์ 3 ตัวควบคุมการทำงานดังนี้

1. พอร์ตเอาต์พุตสำหรับสัญญาณข้อมูล 8 เส้นมีรีจิสเตอร์ data ควบคุม
2. พอร์ตอินพุตสำหรับการอ่านค่าสถานะต่าง ๆจากภายนอกมีอยู่ด้วยกัน 5 เส้น ใช้รีจิสเตอร์ STATUS ในการควบคุม
3. พอร์ตเอาต์พุตสำหรับส่งสัญญาณควบคุมไปยังอุปกรณ์ภายนอก มีอยู่ด้วยกัน 4 เส้นใช้รีจิสเตอร์ control ในการควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การติดต่อกับพอร์ตขนานจะต้องมีการอ้างแอดเดรส ตำแหน่งแอดเดรสที่ใช้อ้างถึงจะเป็นตำแหน่ง A0-A9 และใช้ขา IOR และ IOW สำหรับเป็นตัวเลือกว่าต้องการอ่านหรือเขียน รีจิสเตอร์ตัวใด จากการดีโค้ดแอดเดรส A0-A9 นี้เองทำให้ได้สัญญาณออกมาเพื่อไปควบคุมหรืออีนาเบิลวงจรบัฟเฟอร์ต่างๆดังนี้

Datawrite สัญญาณอีนาเบิลสำหรับนำข้อมูลที่อยู่ในบัส Data ไปออกที่ขา Data ของพอร์ตขนาน

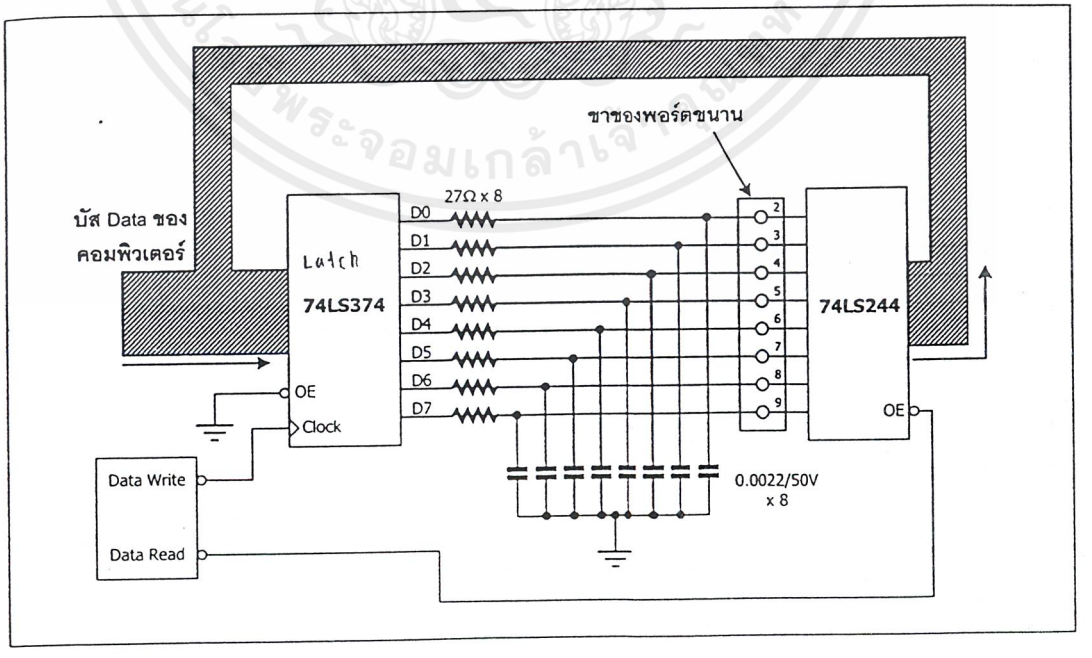
Dataread สัญญาณอีนาเบิลสำหรับอ่านข้อมูลจากขา Data ของพอร์ตขนานมาเก็บไว้ในบัส Data

Controlwrite สัญญาณอีนาเบิลสำหรับนำข้อมูลที่อยู่ในบัส Data ไปออกที่ขา Control ของพอร์ตขนาน สำหรับพอร์ตนี้นอกจากจะส่งข้อมูลออกไปยังพอร์ตขนานแล้ว ยังทำหน้าที่อีนาเบิลการอินเตอร์รัปต์ของการเปลี่ยนแปลงสัญญาณที่พอร์ต Status อีกด้วย

Controlread สัญญาณอีนาเบิลสำหรับอ่านค่าข้อมูลจากขา Control มาเก็บไว้ในบัส Data

Statusread สัญญาณอีนาเบิลสำหรับอ่านค่าข้อมูลจากขาพอร์ต status มาเก็บไว้ในบัส Data

พอร์ตดาต้า



รูปที่ 2-1 พอร์ต ดาต้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป แสดงให้เห็นว่าพอร์ต Data ประกอบไปด้วยบัฟเฟอร์ 1 ตัว และไอซีแลตช์อีก 1 ตัว เมื่อคอมพิวเตอร์ตอ้างการส่งข้อมูล คอมพิวเตอร์จะเขียนข้อมูลไปยังไอซีแลตช์ 1 ตัว ทั้ง 8 บิต เอาต์พุตของไอซีแลตช์ 1 คือ D0-D7 ซึ่งเอาต์พุตนี้จะไปปรากฏอยู่ที่พอร์ตขนานในตำแหน่งขา 2 ถึง 9

สำหรับบัฟเฟอร์สำหรับการอ่านข้อมูลกลับได้แก่เบอร์ 74LS244 ซึ่งเมื่อต้องการอ่านค่า คอมพิวเตอร์จะส่งสัญญาณ DataRead ออกมาเพื่ออีนาเบิลไอซี 74LS244 สำหรับพอร์ตขนานแบบมาตรฐาน พอร์ต DATA จะต้องใช้เพื่อการส่งค่าออกเอาต์พุตเท่านั้น แต่สำหรับพอร์ตขนานที่มีการสื่อสารสองทิศทาง สามารถอ่านค่าจากพอร์ต Data ได้ด้วย แต่ก่อนที่จะอ่านค่าต้องจำไว้เสมอว่าจะต้องป้อนค่าเอาต์พุตให้มีค่าลอจิก "1"ทั้งหมดก่อน

พอร์ต Control

DB-25	รีจิสเตอร์	ทิศทาง	ตำแหน่งบิต	ชื่อขาสัญญาณ	หน้าที่การทำงาน
1	Control	Out	$\overline{C0}$	$\overline{STROBE}$	แอกทีฟ "0" ส่งค่าออกไปเพื่อบอกว่าที่ขาดาต้ามีข้อมูลแล้ว
2-9	Data	Out	D1-D8	DATA1-DATA8	สำหรับพอร์ตขนานมาตรฐานเดิมขานี้ทำหน้าที่เป็นขาส่งข้อมูลเอาต์พุตเท่านั้น สำหรับในปัจจุบันขานี้รับข้อมูลอินพุตได้ด้วย
10	Status	In	S6	nACK	เป็นพัลส์ลอจิก "0" ที่ส่งมาจากเครื่องพิมพ์เพื่อบอกว่าได้รับข้อมูลที่ส่งไปแล้ว
11	Status	In	$\overline{S7}$	$\overline{BUSY}$	เป็นสัญญาณแจ้งมาจากเครื่องพิมพ์ว่ายังไม่พร้อมรับข้อมูล
12	Status	In	S5	PE	แจ้งกระดาษหมด
13	Status	In	S4	SELECT	แจ้งว่าเครื่องพิมพ์ต่ออยู่
14	Control	Out	$\overline{C1}$	$\overline{AUTO\ FEED}$	สั่งเครื่องพิมพ์ให้เลื่อนบันทัด
15	Status	In	S3	$\overline{ERROR}$	สัญญาณจากเครื่องพิมพ์มายังคอมพิวเตอร์เพื่อแสดงข้อผิดพลาดจากการพิมพ์
16	Control	Out	C2	$\overline{INIT}$	รีเซตเครื่องพิมพ์โดยให้ลอจิก "0"
17	Control	Out	$\overline{C3}$	$\overline{SELECT\text{-}IN}$	ส่งสัญญาณไปยังเครื่องพิมพ์เพื่อแจ้งว่าต้องการเลือกเครื่องพิมพ์เครื่องนี้
18-25				GND	กราวด์

ตารางที่ 2-1 แสดงสถานะของขาคอนเนคเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ต Control ใช้สำหรับคอมพิวเตอร์ควบคุมเครื่องพิมพ์ จากตารางที่ 2-1 จะเห็นว่าพอร์ตควบคุม ประกอบไปด้วยบิตเอาต์พุต 4 บิตที่ต่อออกไปยังเครื่องพิมพ์ ส่วนบิตอีนาเบิลอินเตอรัปต์ไม่ได้ถูกต่อออกไป เอาต์พุตของพอร์ตควบคุมมีอินเวอร์เตอร์แบบคอลเลคเตอร์เปิดต่อร่วมอยู่ด้วย โดยเอาต์พุตเหล่านี้จะถูกพูลอัปไว้ด้วยตัวต้านทานค่า 4.7 กิโลโอห์ม สำหรับบิต C2 จะผ่านอินเวอร์เตอร์ถึงสองตัวทำให้เอาต์พุตของบิต C2ไม่มีการกลับสถานะลอจิก

สถานะของพอร์ตควบคุมสามาถอ่านค่ากลับได้โดยการใช้บัฟเฟอร์เบอร์ 74LS240 ซึ่งเอาต์พุตของ 74LS40 มีอินเวอร์เตอร์อยู่ภายใน ทำให้ค่าที่อ่านได้ตรงกับค่าที่ส่งออกไป การควบคุมการอ่านและเขียนข้อมูลกับพอร์ต ควบคุม คอมพิวเตอร์จะส่งข้อมูลที่ขา Control write และ Control Read

เนื่องจากเอาต์พุตของพอร์ต Control เป็นแบบคอลเล็กเตอร์เปิด ดังนั้นผู้ใช้งานสามารถใช้พอร์ตนี้ในการอ่านค่าสัญญาณอินพุตจากภายนอกได้ โดยก่อนที่จะอ่านค่าจะต้องทำให้ขาพอร์ตที่ต้องการอ่านค่ามีลอจิก “1”เสียก่อน

พอร์ตแสดงสถานะหรือพอร์ต Status

พอร์ตStatus เป็นพอร์ตที่คอมพิวเตอร์ใช้สำหรับการอ่านค่าสถานะจากเครื่องพิมพ์ จะสังเกตได้ว่ามีขาสัญญาณอยู่ทั้งหมด 5 สัญญาณ ด้วยกันและจะเรียกชื่อเป็น S3,S4,S5,S6 และS7 ซึ่งตัวเลขนั้นหมายถึงตำแหน่งบิตของขาเหล่านี้ภายในรีจิสเตอร์ Status นั่นเอง สำหรับบิต S 7 จะมีข้อแตกต่างจากบิตอื่นๆ ที่เมื่อสัญญาณจากภายนอกส่งเข้ามาแล้วจะไม่ผ่านอินเวอร์เตอร์ ในขณะที่ขาอื่นๆ ผ่านอินเวอร์เตอร์ทั้งหมด ดังนั้นเมื่อข้อมูลผ่านจากขาอินพุตไปยัง 74LS240 ซึ่งเอาต์พุตมีการกลับสถานะทำให้บิต S7 เป็นบิตเดียวที่การกลับสถานะนอกจากนี้ในการใช้งานถ้าต้องการให้มีการสร้างสัญญาณอินเตอร์รัปต์จากขอบขา S6 สามารถกำหนดค่าได้จากพอร์ตControl บิต4

การนำพอร์ตขนานไปใช้งาน

สำหรับพอร์ตขนานแบบมาตรฐาน ผู้ใช้งานสามารถนำพอร์ตอินพุต 5 บิตพอร์ตเอาต์พุต 4 บิตและพอร์ตเอาต์พุตอีก 8 บิต ไปใช้งานได้โดยตรง โดยที่ 4 บิตของพอร์ตเอาต์พุตหรือพอร์ต Control นั้นสามารถดัดแปลงให้ใช้งานเป็นพอร์ตอินพุตขนาด 4 บิตได้ด้วยดังนั้นผู้ใช้งานจึงสามารถนำสัญญาณจากพอร์ตขนานที่มีมากถึง 17 เส้นไปใช้งานในการควบคุมโดยใช้ระดับสัญญาณ TTL

การเขียนโปรแกรมติดต่อกับพอร์ตขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

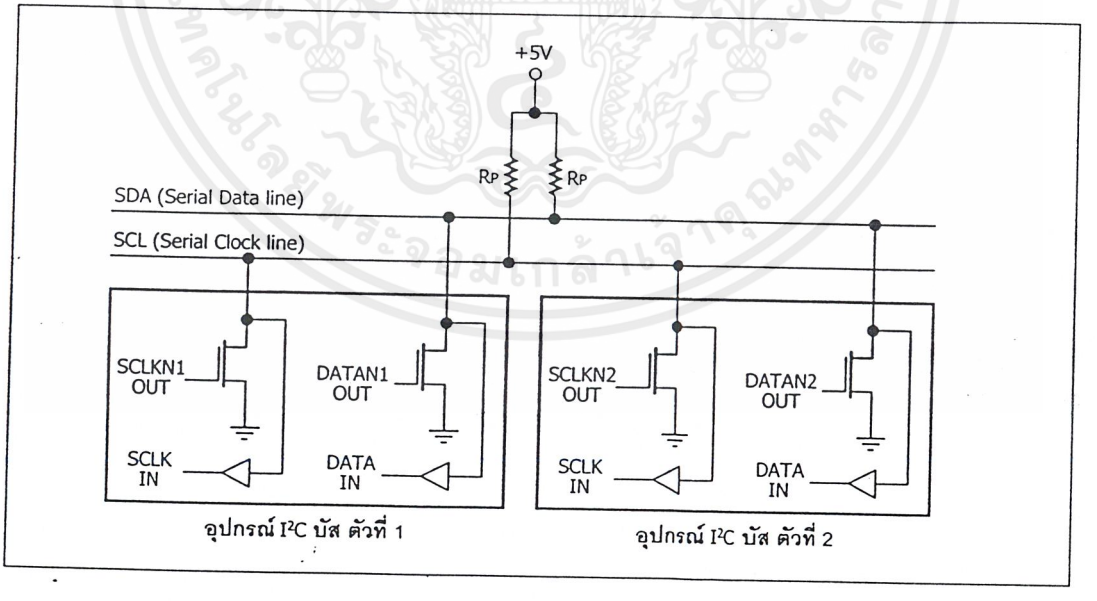
การติดต่อพอร์ตขนาน กับระบบบัสแบบ I^2C

I^2C ย่อมาจาก Inter-IC Communication หมายถึง การติดต่อสื่อสารระหว่างไอซี โดยบัส I^2C ด้วยจุดมุ่งหมายหลักคือ ต้องการให้ไอซีโมดูลสามารถติดต่อสั่งงานและควบคุมภายใต้สายสัญญาณเพียง 2 เส้น เส้นหนึ่งคือสายข้อมูล อีกเส้นหนึ่งคือสายสัญญาณนาฬิกาที่ใช้ในการกำหนดจังหวะการทำงาน การต่อร่วมกันของอุปกรณ์บนบัส I^2C ทำได้ง่ายมาก เพียงต่อสายข้อมูลและสายสัญญาณนาฬิกาของอุปกรณ์แต่ละตัวขนานหรือพ่วงกันไปส่วนการกำหนดแอดเดรสหรือตำแหน่งสำหรับติดต่ออุปกรณ์แต่ละตัว จะใช้รหัสข้อมูลและการกำหนดสภาวะลอจิกที่ขาแอดเดรสของอุปกรณ์แต่ละตัว

สายข้อมูลบน บัส I^2C มีชื่อเรียกอย่างเป็นทางการว่า สายข้อมูลอนุกรม หรือ SDA ส่วนสายสัญญาณนาฬิกามีชื่อเรียกว่า สายสัญญาณนาฬิกามีชื่อเรียกว่า สายสัญญาณนาฬิกาอนุกรม หรือ SCL ในการอธิบายต่อไปนี้จะเรียกสายสัญญาณทั้งสองว่า สาย SDA และSCL

คุณสมบัติโดยทั่วไปของบัส I^2C

สาย SDA และ SCL เป็นสายสัญญาณ 2 ทิศทาง ต้องมีการต่อตัวต้านทานพูลอัปกับแรงดัน +5V ไว้ตลอดเวลา เพื่อให้สายมีสถานะลอจิกสูงในขณะที่ไม่มีการติดต่อใช้งาน ทั้งยังช่วยในการป้องกันสัญญาณรบกวนที่อาจมีเข้ามาในสายสัญญาณทั้งสอง วงจรเอาต์พุตของอุปกรณ์ที่ต่ออยู่บัส I^2C ต้องมีลักษณะเป็นวงจรเดรนเปิด หรือคอลเลกเตอร์เปิด ดังแสดงรายละเอียดในรูปที่ 2 - 2

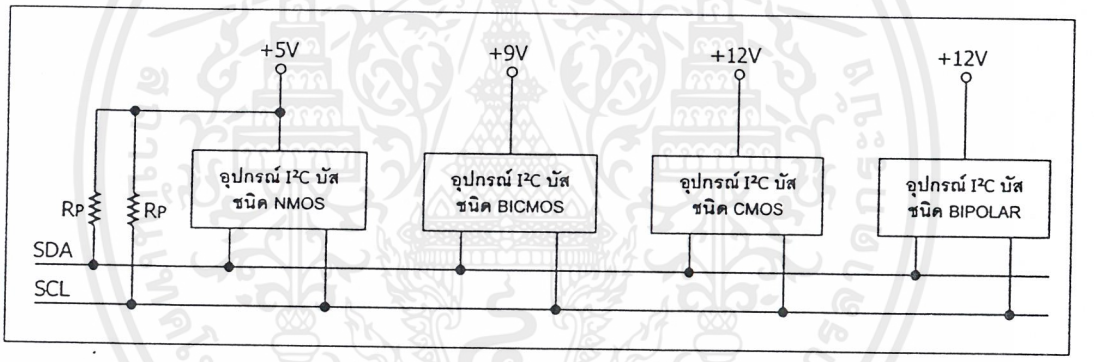


รูปที่ 2 – 2 การต่อใช้งานอุปกรณ์ผ่าน ตัวต้านทานพูลอัปบนบัส I^2C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

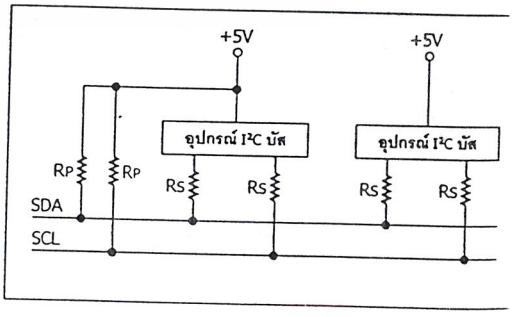
อัตราการถ่ายทอดข้อมูลบนบัส I^2C สูงถึง 100 กิโลบิตต่อวินาที ในโหมดปกติ และสูงถึง 400 กิโลบิตต่อวินาทีในโหมดความเร็วสูง อุปกรณ์ที่ต่อรวมอยู่บนบัส I^2C จะต้องมีค่าความจุไฟฟ้ารวมที่เกิดขึ้นระหว่างสาย SDA และ SCL ไม่เกิน 400 พิโคฟารัด การเข้าถึงอุปกรณ์บนบัส I^2C ใช้การเข้าถึงข้อมูลได้ 2 แบบ คือ 7 บิต หรือ 10 บิต

ข้อเด่นอีกประการหนึ่งของบัส I^2C คือสามารถเชื่อมต่ออุปกรณ์ที่ใช้ไฟเลี้ยงไม่เท่ากันให้สามารถติดต่อสื่อสารกันได้โดยอุปกรณ์บนบัส I^2C ตัวหนึ่งอาจจะใช้ไฟเลี้ยง +5V ในขณะที่อีกตัวหนึ่งใช้ไฟเลี้ยง +12V การต่อรวมกันบนบัส I^2C สามารถกระทำได้ในลักษณะเดียวกับกรณีที่อุปกรณ์ทั้งสองใช้ไฟเลี้ยงเท่ากัน กล่าวคือ ให้ต่อสาย SDA และ SCL ของอุปกรณ์แต่ละตัวเข้าด้วยกันและต้องต่อตัวต้านทานพูลอัป เข้ากับแรงดัน +5 V เสมอ
ดังแสดงในรูปที่ 2-3



รูปที่ 2-3 แสดงการเชื่อมต่ออุปกรณ์ภายนอกที่ใช้ไฟเลี้ยงต่างกัน

ในกรณีที่อาจมีแรงดันไฟกระชากขนาดใหญ่ปะปนเข้ามาในบัส I^2C ที่ขา SDA และ SCL ของอุปกรณ์แต่ละตัวต้องต่อตัวต้านทานอนุกรมกับขา SDA และ SCL เรียกว่า RS ก่อนต่อเข้าสู่บัส I^2C ดังแสดงในรูปที่ 2-4 หลักการของบัส I^2C



รูปที่ 2-4 แสดงการต่อตัวต้านทานเพื่อป้องกันไฟกระชาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัส I^2C ประกอบด้วยสายสัญญาณ 2 เส้นดังที่ได้กล่าวมาแล้วคือ SDA และ SCL อุปกรณ์ที่ต่อพ่วงบนบัสสามารถมีได้มากมาย ดังนั้นจึงต้องมีการกำหนดรูปแบบของการติดต่อบนบัส หรือเรียกว่าโปรโตคอล เพื่อผู้ใช้งานทราบว่า ขณะนี้อุปกรณ์ใดติดต่อกันอยู่ และอุปกรณ์ตัวใดเป็นตัวรับหรือตัวส่ง ต่อไปนี้จะขออธิบายลักษณะ หน้าที่ และนิยามของอุปกรณ์ที่ต่ออยู่บนบัส I^2C เพื่อเป็นข้อตกลงพื้นฐานก่อนที่จะอธิบายการทำงานของบัส I^2C ต่อไป

อุปกรณ์ที่เป็นผู้สร้างข้อมูลหรือส่งข้อมูลเรียกว่า ตัวส่ง อุปกรณ์ที่เป็นผู้รับข้อมูล เรียกว่า ตัวรับ ในอุปกรณ์บนบัส I^2C สามารถเป็นได้ทั้งตัวรับและตัวส่งบางอุปกรณ์ทำหน้าที่เป็นตัวรับเพียงอย่างเดียว จะไม่มีอุปกรณ์ใดบนบัส I^2C ที่ทำหน้าที่เป็นตัวส่งเพียงอย่างเดียว อุปกรณ์ที่ทำหน้าที่ควบคุมจังหวะการติดต่อบนบัส I^2C เรียกว่า มาสเตอร์ อุปกรณ์ที่ถูกควบคุมหรืออุปกรณ์ที่ต่อพ่วงเข้าไปบนบัส I^2C เรียกว่าสเลฟ

ข้อกำหนด 2 ประการสำคัญของการติดต่อบนบัส I^2C คือ

1. การถ่ายทอดข้อมูลจะเกิดขึ้นได้เมื่อบัสว่างเท่านั้น
2. ในระหว่างการถ่ายทอดข้อมูล เมื่อใดก็ตามที่สาย SCL มีสถานะเป็นลอจิกสูง สายข้อมูลต้องรักษาข้อมูลไว้ อย่าให้เกิดการเปลี่ยนแปลงขึ้นเด็ดขาด มิฉะนั้น สัญญาณที่เกิดขึ้นจะได้รับการแปลความหมายเป็นสัญญาณควบคุมแทน

สภาวะที่เกิดขึ้นบนบัส I^2C มีด้วยกัน 5 สภาวะ

1. บัสว่าง สภาวะนี้เกิดขึ้นเมื่อสถานะลอจิกบนสาย SDA และ SCL เป็นลอจิกสูงทั้งคู่ นั่นหมายความว่า การถ่ายทอดข้อมูลสามารถเริ่มต้นขึ้นได้
2. เริ่มการถ่ายทอดข้อมูล เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากสูงไปต่ำในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสภาวะที่เกิดขึ้นนี้ว่า สภาวะเริ่มต้น
3. หยุดการถ่ายทอดข้อมูล เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากสูงไปต่ำในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสภาวะที่เกิดขึ้นนี้ว่า สภาวะหยุด
4. ข้อมูลดำรงอยู่บนบัส สภาวะนี้เกิดขึ้นถัดจากสภาวะเริ่มต้น โดยสถานะลอจิกที่เกิดขึ้นบนสาย SDA ก็คือข้อมูลที่ทำการถ่ายทอด เมื่อสาย SCL เป็นลอจิกสูง สถานะที่สาย SDA ต้องคงที่ เพื่อให้อุปกรณ์รับรู้ข้อมูลในจังหวะนั้นว่า เป็น “0”หรือ “1” ข้อมูลอาจเกิดการเปลี่ยนแปลงได้ในขณะทีสาย SCL เป็นลอจิกต่ำ แต่เมื่อใดก็ตามที่ต้องการให้เกิดการถ่ายทอดข้อมูลอย่างสมบูรณ์ สถานะลอจิกที่ขา SDA ต้องคงที่ตลอดช่วงเวลาที่สาย SCL มีสถานะลอจิกสูง หากเกิดการเปลี่ยนแปลงสถานะลอจิกในขณะที่สาย SCL มีลอจิกสูงอยู่นั้น อุปกรณ์มาสเตอร์ที่ทำการควบคุมการถ่ายทอดข้อมูลจะแปลความหมายเป็นสภาวะหยุดหรือสภาวะเริ่มต้นก็ได้ ทำให้ข้อมูลที่ทำการถ่ายทอดนั้นเกิดความผิดพลาดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. รับรู้ข้อมูล เกิดขึ้นหลังจากที่การถ่ายทอดข้อมูลจากตัวส่งมายังตัวรับเกิดขึ้นอย่างสมบูรณ์ โดยตัวส่งจะทำการส่งข้อมูลมา 1 บิตรับรู้ มีสถานะเป็นลอจิกสูง หลังจากส่งข้อมูลมาครบถ้วน ส่วนอุปกรณ์มาสเตอร์จะทำการส่งสัญญาณรับรู้พิเศษซึ่งสัมพันธ์กับสัญญาณนาฬิกา เพื่อตอบสนองบิตรับรู้ที่ส่งมาจากส่ง ทางด้านตัวรับจะส่งบิตรับรู้ที่มีสถานะลอจิกต่ำลงบนบัส อุปกรณ์สเลฟที่ถูกอ้างถึงในการติดต่อหรือกำลังหรือกำลังติดต่ออยู่ในขณะนั้นก็จะสร้างบิตรับรู้เพื่อตอบสนองให้ทราบว่าได้รับข้อมูลในแต่ละไบต์เรียบร้อยแล้ว

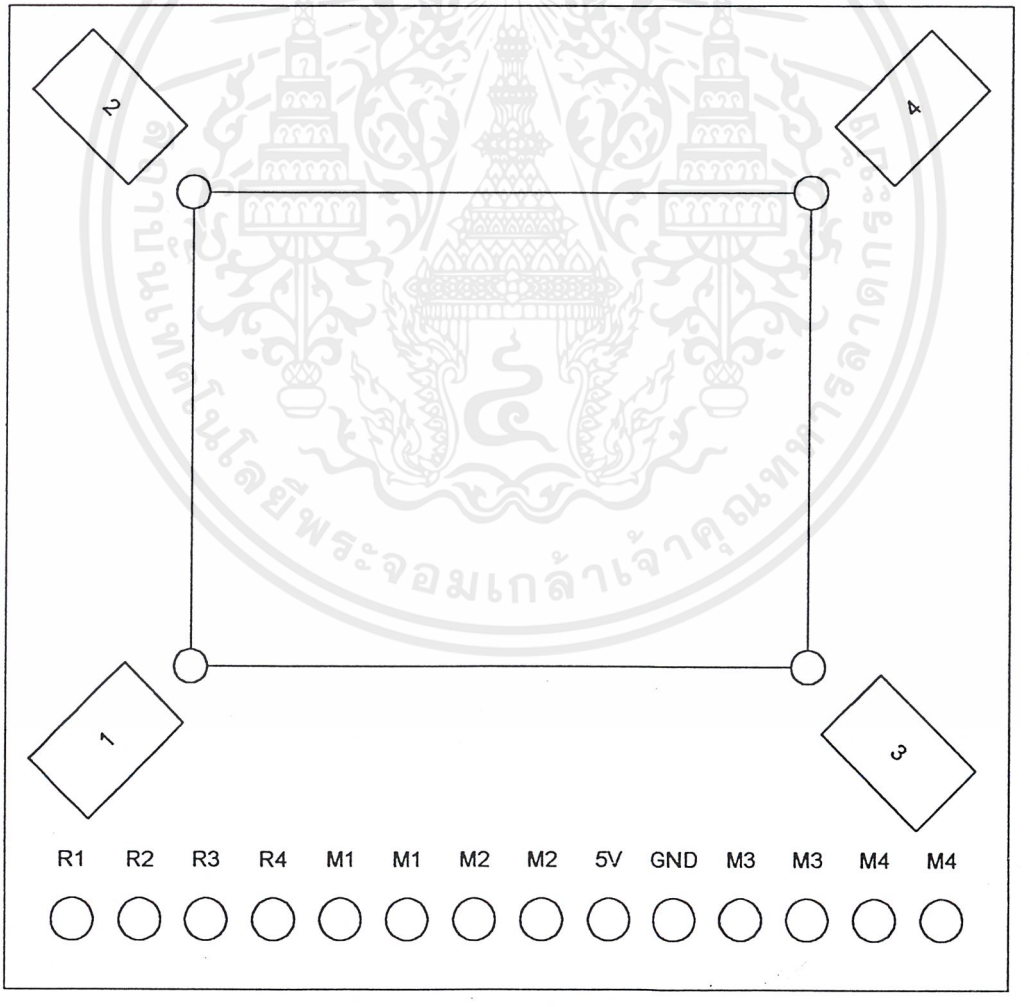
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การสร้างและการคำนวณ

3.1 สนาม

สนามที่สร้างขึ้นนั้นเป็นการจำลองสนามอเมริกันฟุตบอล โดยสร้างให้เป็นแบบ 3 มิติมีเสา 4 ต้น ซึ่งเสาแต่ละต้นจะมีรอกคล้องอยู่เพื่อให้วัตถุสามารถเคลื่อนที่ได้อิสระในพื้นที่สนามโดยวัตถุที่ใช้เป็นวัตถุจำลองกล้องวีดีโอ

ในส่วนของการเคลื่อนที่ของวัตถุนั้นอาศัยมอเตอร์ขนาด 24 V ดึงเชือกที่ขึงตึง โดยติดตั้งมอเตอร์ที่เสาทั้ง 4 ต้น (มอเตอร์มีขนาดเท่ากัน 4 ตัว)



รูปที่ 3-1 สนามจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรที่ใช้งาน

3.2.1 การ์ดอินเตอร์เฟส

เป็นส่วนที่เชื่อมต่อระหว่างอุปกรณ์ภายนอกกับคอมพิวเตอร์ ซึ่งมีช่องรับสัญญาณไว้รับข้อมูลทั้งหมด 4 ช่อง และมีช่องส่งสัญญาณควบคุมทั้งหมด 4 ช่องเช่นกัน ซึ่งการ์ดนี้มีไอซีที่สำคัญคือ PCF8591 กับ PCF8574 โดยที่ PCF8591 ทำหน้าที่แปลงสัญญาณดิจิตอลขนาด 8 บิต เป็นสัญญาณอนาลอก 0-5 V และสามารถแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอลขนาด 8 บิต เข้าไปประมวลผลในคอมพิวเตอร์ได้ ส่วน PCF8574 ทำหน้าที่แปลงข้อมูลอนุกรมให้เป็นข้อมูลแบบขนาน (Pallarel in Serial out)

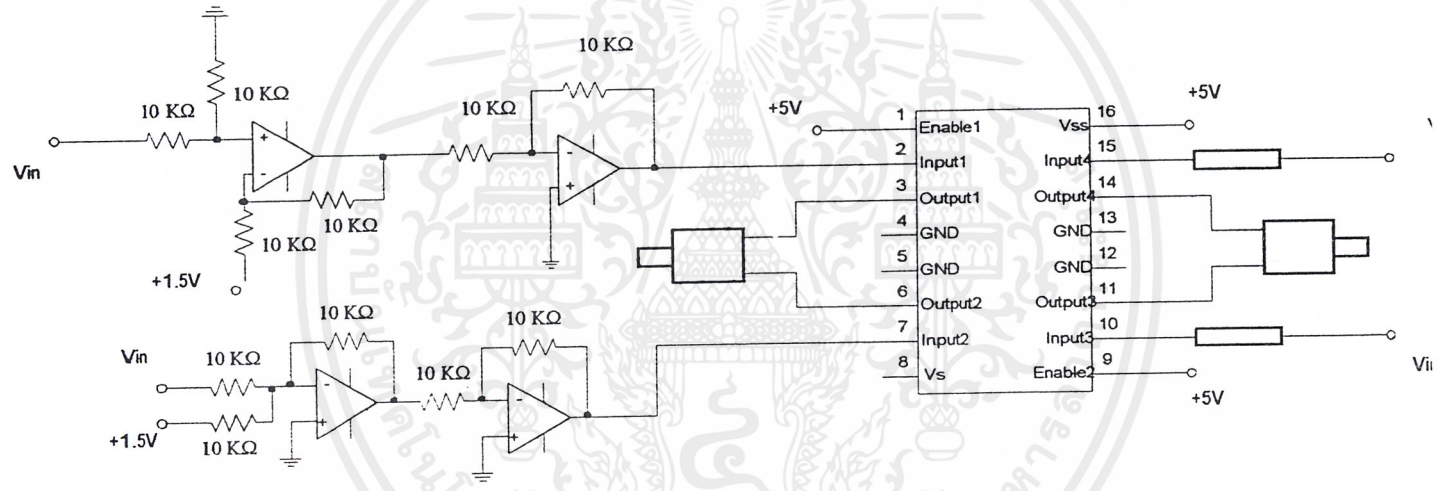
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3-2 Block Diagram ของ Interface Card

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 การ์ดควบคุม

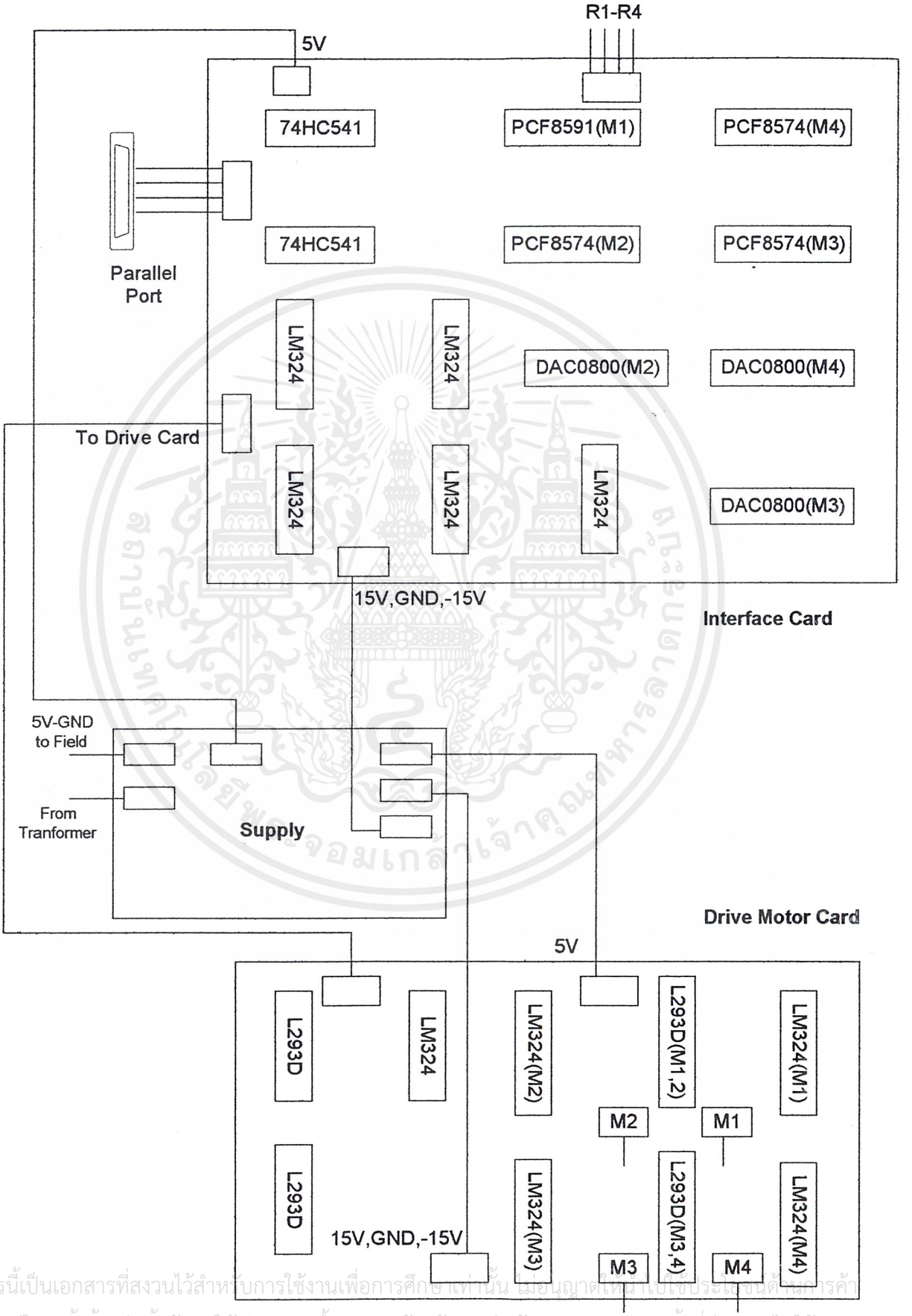
เป็นส่วนที่ใช้ควบคุมมอเตอร์ ซึ่งมีวงจรซีโรสแปน และไอซี LM 293D ทำหน้าที่ขับเคลื่อนมอเตอร์ โดยวงจรซีโรสแปนทำหน้าที่ปรับแรงดันเอาท์พุท 0-5 V ให้มีค่าเป็น –5 ถึง +5 V ซึ่งจะเป็นอินพุทเข้าไปในไอซี LM 293D ไปควบคุมให้มอเตอร์หมุนเดินหน้าหรือหมุนถอยหลัง



รูปที่ 3-3 การ์ดควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3-4 การเชื่อมต่อระหว่างวงจร

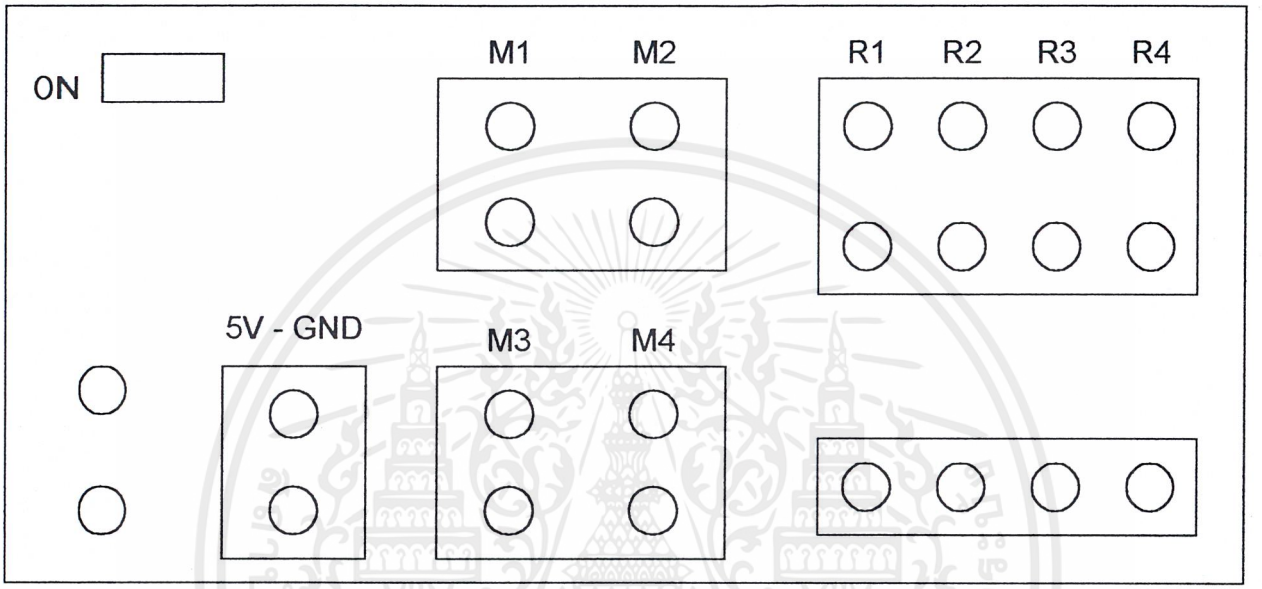


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

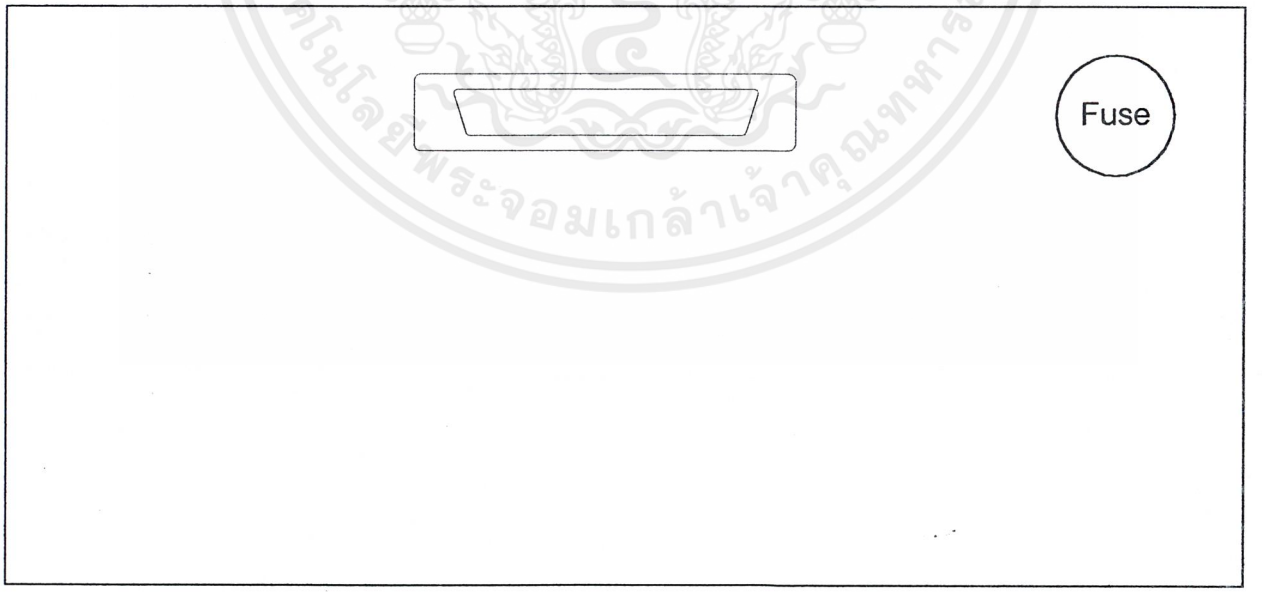
สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3.3 กล่องวงจร

เป็นกล่องที่รวมวงจรทั้งหมดเอาไว้ เพื่อให้ง่ายต่อการใช้งานซึ่งตัวกล่องมีรายละเอียดดังนี้



รูปที่3-5 ด้านหน้ากล่อง



รูปที่3-6 ด้านหลังกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

42486

ด้านหน้ากล่อง

M1 คือ ช่องเสียบต่อกับมอเตอร์ตัวที่ 1

M2 คือ ช่องเสียบต่อกับมอเตอร์ตัวที่ 2

M3 คือ ช่องเสียบต่อกับมอเตอร์ตัวที่ 3

M4 คือ ช่องเสียบต่อกับมอเตอร์ตัวที่ 4

R1 คือ ช่องเสียบต่อกับตัวต้านทานป้อนกลับตัวที่ 1

R2 คือ ช่องเสียบต่อกับตัวต้านทานป้อนกลับตัวที่ 2

R3 คือ ช่องเสียบต่อกับตัวต้านทานป้อนกลับตัวที่ 3

R4 คือ ช่องเสียบต่อกับตัวต้านทานป้อนกลับตัวที่ 4

5V คือ ไฟ 5 โวล์ท ที่ต่อเข้ากับสนาม

GND คือ กราวนด์ที่ต่อเข้ากับสนาม

ช่องเสียบที่เหลือมีไว้สำหรับต่อขยาย ต่อไป

ด้านหลังกล่อง

มีคอนเนคเตอร์ไว้เชื่อมต่อกับคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การคำนวณ

3.4.1 การคำนวณความยาวเชือก ณ พิกัดต่างๆ

ในโปรเจคนี้ได้ทำการออกแบบสนามให้มีค่าพิกัด X-Y-Z ตั้งแต่ (0,0,0) ถึง (6,6,6) โดยที่ จุด(0,0,0) นั้นเริ่มที่บริเวณฐานของเสาต้นที่ 1 ซึ่งในการเขียนโปรแกรมนั้นเราต้องมีการคำนวณความยาวของเชือกที่พิกัดต่างๆ ซึ่งใช้สูตรทางพิทากอรัส คือ ความยาว^2= $X^2+Y^2+Z^2$ ซึ่งเมื่อมองแต่ละเสาเชือกจะมีความยาวโดยใช้สูตรคิดตามตารางที่ 3-1

เสา	สูตรการคำนวณ หาความยาวเชือก
1	ความยาว^2= $X^2+Y^2+(6-Z)^2$
2	ความยาว^2= $X^2+(6-Y)^2+(6-Z)^2$
3	ความยาว^2= $(6-X)^2+Y^2+(6-Z)^2$
4	ความยาว^2= $(6-X)^2+(6-Y)^2+(6-Z)^2$

ตารางที่ 3-1 แสดงสูตรที่ใช้ในการคำนวณความยาวเชือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 การแปลงค่าความยาวไปเป็นค่าแรงดันไฟฟ้า

ในโปรเจคนี้ได้ใช้ตัวความต้านทานปรับค่าได้เป็นตัวป้อนกลับตำแหน่งของวัตถุกลับมาประมวลผลโดยป้อนกลับมาเป็นค่าแรงดันไฟฟ้า ซึ่งจำเป็นต้องมีการแปลงค่าความยาวเชือกเป็นค่าแรงดันไฟฟ้าซึ่งมีสูตรดังนี้

V = 2.5 + (0.044 * (ความยาวเชือกเริ่มต้น - ความยาวเชือกที่ใหม่ที่ต้องการ))

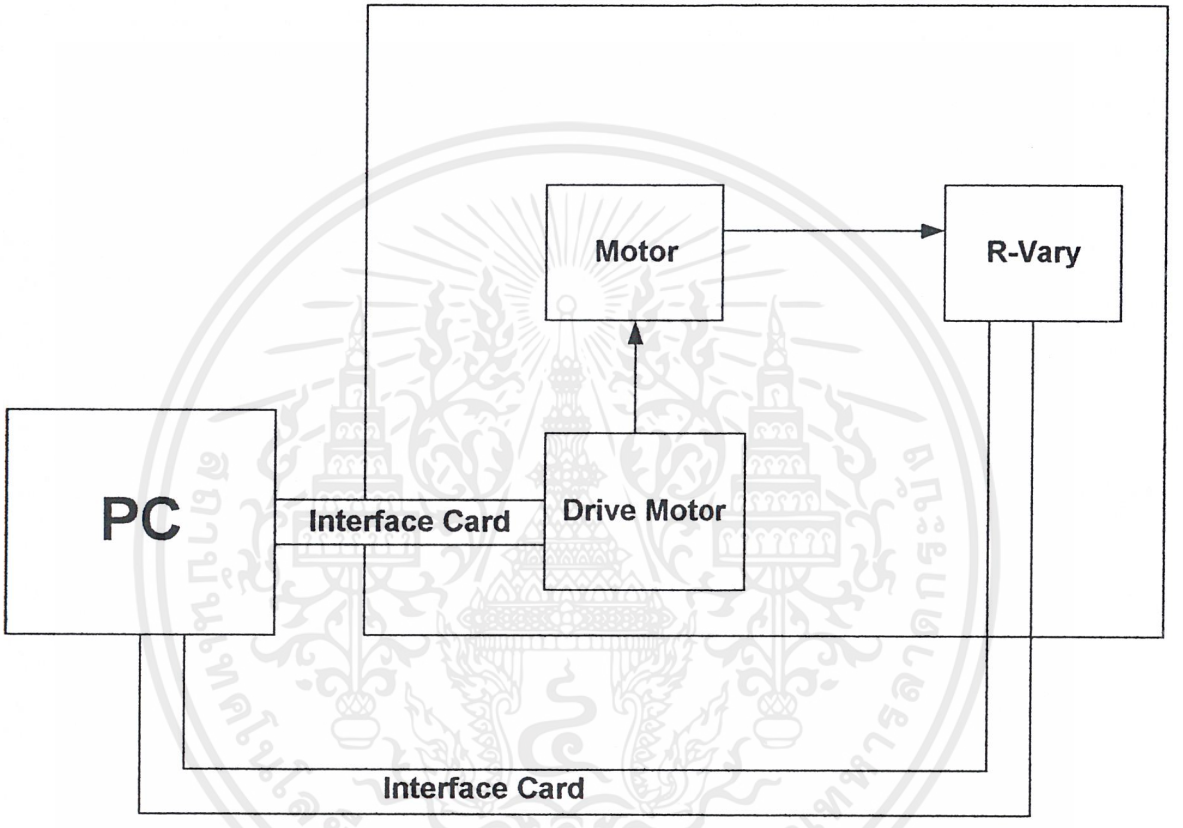
โดยที่

V คือ แรงดันที่ของตัวต้านทานป้อนกลับที่ตำแหน่งวัตถุใหม่

2.5 คือ แรงดันเริ่มต้น

0.044 คือ ค่าคงที่ของตัวตานทานป้อนกลับมีค่าเป็น โวลต์ ต่อ เซนติเมตร ซึ่งได้จากการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-7 การเชื่อมต่อระหว่างคอมพิวเตอร์กับฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองหาค่าคงที่ความสัมพันธ์ของแรงดันไฟฟ้าที่ตัวต้านทานป้อนกลับกับความยาวเชือก

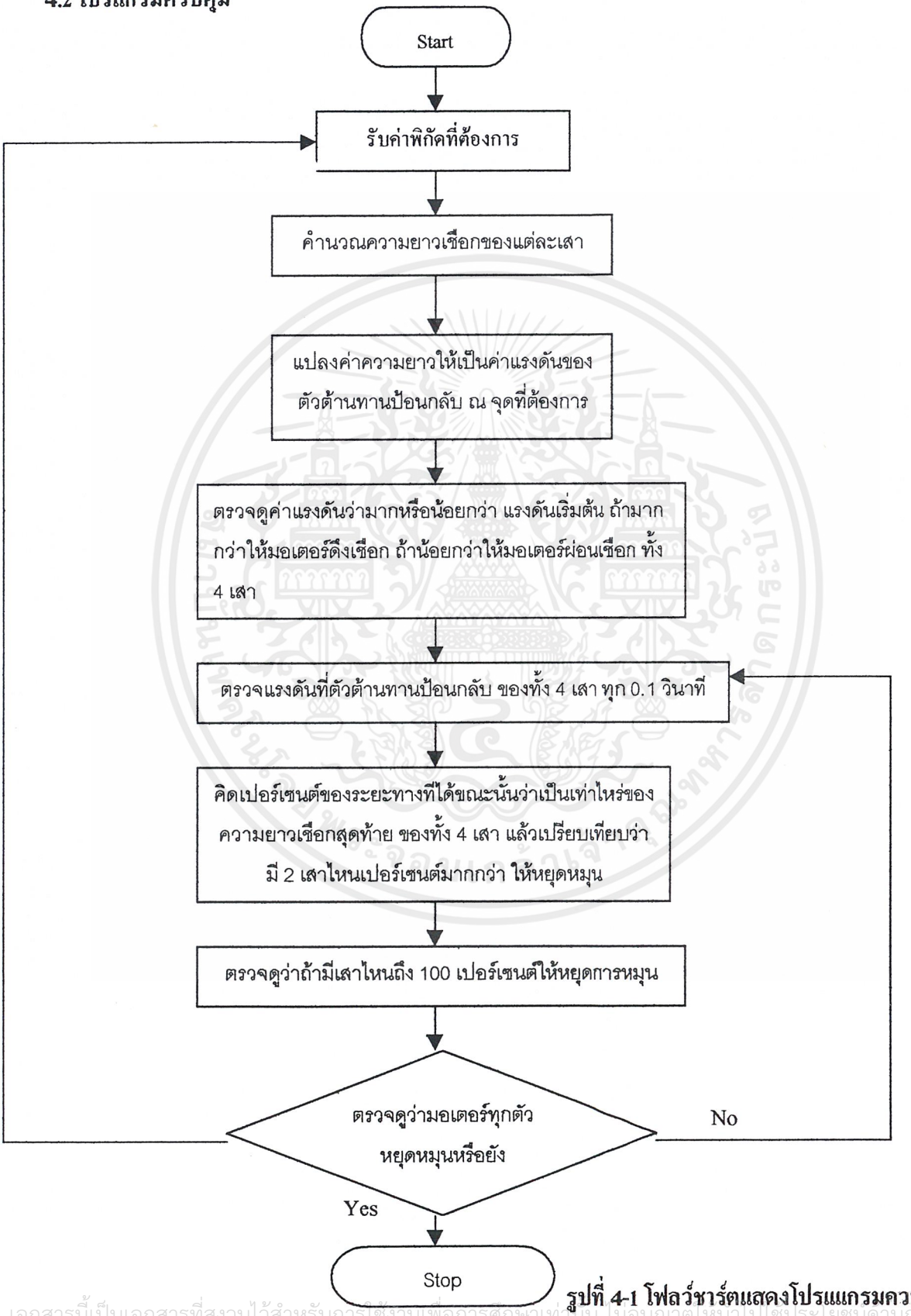
	แรงดัน (โวลต์)				
	0-1	1-2	2-3	3-4	4-5
ค่าคงที่ (โวลต์ ต่อ เซนติเมตร)	0.043	0.045	0.044	0.043	0.045

ตารางที่ 4-1 แสดงการทดลองหาค่าคงที่ ของแรงดันไฟฟ้ากับความยาวเชือก

ซึ่งจากการทดลองค่าที่ได้ค่อนข้างจะเป็นสมการเส้นตรงทำให้สามารถทำการควบคุมได้ตลอดทุกช่วงแรงดัน

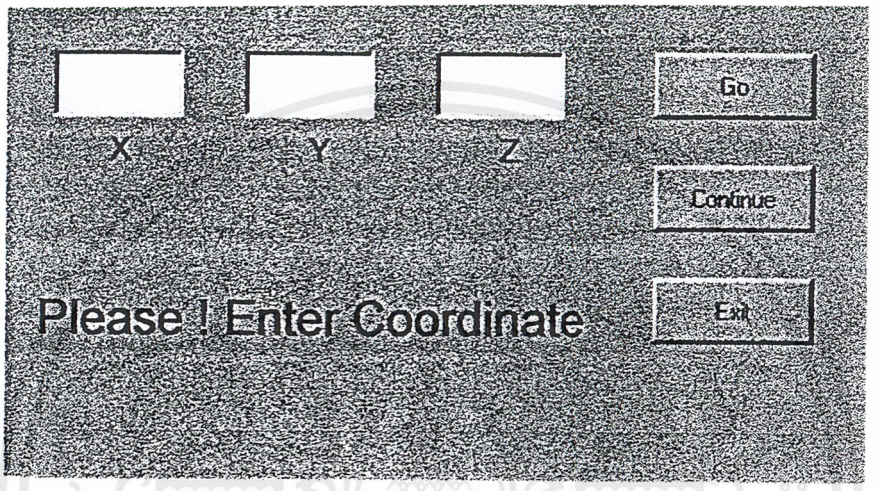
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 โปรแกรมควบคุม



รูปที่ 4-1 โฟลว์ชาร์ตแสดงโปรแกรมควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-2 หน้าจอของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การติดต่อกับมอเตอร์และตัวต้านทานป้อนกลับ

1. ติดต่อกับมอเตอร์ตัวที่ 1 โดยผ่าน IC PCF8951 ที่ Address &H44

   Call I2CStart

   Call Send8BIT(&H90)

   Call Ack

   Call Send8BIT(&H44)

   Call Ack

   Call Send8BIT(แรงดันที่ต้องการส่งออก * 51)

   Call Ack

   Call I2CStop

2. ติดต่อกับมอเตอร์ตัวที่ 2 โดยผ่าน IC PCF8574 ที่ Address &H72

   Call I2CStart

   Call Send8BIT(&H72)

   Call Ack

   Call Send8BIT(แรงดันที่ต้องการส่งออก * 51)

   Call Ack

   Call I2CStop

3. ติดต่อกับมอเตอร์ตัวที่ 2 โดยผ่าน IC PCF8574 ที่ Address &H74

   Call I2CStart

   Call Send8BIT(&H74)

   Call Ack

   Call Send8BIT(แรงดันที่ต้องการส่งออก * 51)

   Call Ack

   Call I2CStop

4. ติดต่อกับมอเตอร์ตัวที่ 2 โดยผ่าน IC PCF8574 ที่ Address &H76

   Call I2CStart

   Call Send8BIT(&H76)

   Call Ack

   Call Send8BIT(แรงดันที่ต้องการส่งออก * 51)

   Call Ack

   Call I2CStop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. การติดต่อกับตัวต้านทานป้อนกลับทั้ง 4 ตัว จะผ่าน IC PCF8591 โดยมีชุดคำสั่งดังนี้

```
Call I2CStart
Call Send8BIT(&H90)
Call Ack
Call Send8BIT(&H45)
Call Ack
Call I2CStop
Call I2CStart
Call Send8BIT(&H91)
Call Ack
R1 = (DAT * 5) / 256
Call MAck
R2 = (DAT * 5) / 256
Call MAck
R3 = (DAT * 5) / 256
Call MAck
R4 = (DAT * 5) / 256
Call Ack
Call I2CStop
```

R1,R2,R3,R4 คือ ค่าที่อ่านกลับมาได้

โดยที่ มี Sub Function ที่ใช้ร่วมดังต่อไปนี้

```
Private Sub I2CStart()
Out &H37A, Inp(&H37A) Or 1     'SDA=1
Out &H37A, Inp(&H37A) Or 2    'SCL=1
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) And &HFD   'SCL=0
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Private Sub I2CStop()
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) Or 2 'SCL=1
Out &H37A, Inp(&H37A) Or 1     'SDA=1
End Sub

Private Sub Send0()
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) Or 2   'SCL=1
Out &H37A, Inp(&H37A) And &HFD 'SCL=0
End Sub

Private Sub Send1()
Out &H37A, Inp(&H37A) Or 1    'SDA=1
Out &H37A, Inp(&H37A) Or 2    'SCL=1
Out &H37A, Inp(&H37A) And &HFD  'SCL=0
End Sub

Private Sub Ack()
Out &H37A, Inp(&H37A) Or 1   'SDA=1
Out &H37A, Inp(&H37A) Or 2    'SCL=1
Out &H37A, Inp(&H37A) And &HFD   'SCL=0
End Sub
Private Sub MAck()
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) Or 2     'SCL=1
Out &H37A, Inp(&H37A) And &HFD  'SCL=0
Out &H37A, Inp(&H37A) Or 1     'SDA=1
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Private Function DAT()
 For I = 7 To 0 Step -1
  Out &H37A, Inp(&H37A) Or 1    'SDA=1
  Out &H37A, Inp(&H37A) Or 2    'SCL=1
    If (Inp(&H379) And &H80) <> &H80 Then    'Read SDA
      DAT1 = 2 ^ I Or DAT1
    End If
  Out &H37A, Inp(&H37A) And &HFD      'SCL=0
 Next I
 DAT = DAT1                    'Data 8 Bit
End Function

Private Sub Send8BIT(Add As Integer)
 For I = 7 To 0 Step -1          ' Loop 7 Cycle
    If (Add And 2 ^ I) = 2 ^ I Then   'Test Bit 0 OR 1
      Call Send1
    Else
      Call Send0
    End If
 Next I
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุปและวิจารณ์

5.1 สรุปผลการปฏิบัติงาน

โครงงานชุดทดลองการควบคุมการเคลื่อนที่ในแกน X-Y-Z มีวัตถุประสงค์เพื่อ เป็นการจำลองสนามอเมริกันฟุตบอลโดยจะศึกษาการทำงานของกล้องติดตามตัวของผู้เล่นอเมริกันฟุตบอล

เริ่มต้นการทำงานจะเริ่มจากการออกแบบวงจรต่างๆ โดยได้มีการปรึกษาอาจารย์ที่ปรึกษาในการใช้วัสดุและอุปกรณ์ต่างๆ ซึ่งส่วนสำคัญของโครงงานในส่วนนี้ คือ สร้างฮาร์ดแวร์สำหรับติดต่อกับอุปกรณ์ภายนอก และซอฟท์แวร์ที่เลือกใช้ในการเขียนโปรแกรมเพื่อที่จะสามารถควบคุมตำแหน่งวัตถุได้

ผลที่ได้คือ สามารถออกแบบการ์ดอินเตอร์เฟสและการ์ดควบคุม รวมถึงเขียนโปรแกรมควบคุมตำแหน่งวัตถุตามแกน X-Y-Z ได้

5.2 ปัญหาในการทำงานและการแก้ไข

ในการดำเนินโครงงานนี้ประสบปัญหาหลายประการ ซึ่งมีการแก้ไขดังต่อไปนี้

1.เนื่องจากโครงงานนี้เป็นโครงงานที่ทำต่อเนื่องจากปีการศึกษาที่แล้ว ดังนั้นในส่วนของฮาร์ดแวร์และซอฟท์แวร์จึงต้องมีการเปลี่ยนแปลงในบางส่วนจากเดิมที่มีอยู่แล้วทำให้เกิดความล่าช้าในการปฏิบัติงาน จึงควรที่จะศึกษาฮาร์ดแวร์ที่มีอยู่แล้วให้รอบคอบ

2. ไอซีที่เลือกใช้บนการ์ดอินเตอร์เฟสนั้นเป็นไอซีที่มีใช้กันน้อยมาก จึงทำให้บางครั้งเกิดการขาดตลาดต้องเสียเวลาสั่งจองล่วงหน้า จึงควรเลือกใช้ไอซีที่พื้นฐานจะดีที่สุด

3.จากประสบการณ์ในการทำงานของผู้ทำยังน้อยมากบางครั้งจึงมีการตัดสินใจที่ลองผิดลองถูกดังนั้นจึงควรที่จะมีการปรึกษาอาจารย์ให้มากขึ้น

5.3 ผลที่ได้รับจากการทำโครงงาน

การศึกษาทางทฤษฎีเพียงอย่างเดียวนั้นอาจจะไม่เพียงพอ เพราะเมื่อเราได้นำมาปฏิบัติใช้งานจริงย่อมต้องมีเงื่อนไขภายใต้สภาวะต่างๆ ซึ่งการที่จะประสบความสำเร็จนั้นบางครั้งอาจต้องใช้ประสบการณ์ในการทำงานนั้นอย่างมาก หรือบางครั้งอาจจะได้จากการทดลองแล้วนำมาวิเคราะห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคู่ไปกับแนวทางของทฤษฎี ซึ่งจากการที่ได้ทำโครงงานนี้ทำให้ผู้ทำได้เรียนรู้สิ่งต่างๆ มากขึ้นซึ่งบางส่วนอาจจะไม่มีอยู่ในทางทฤษฎีเลย รวมถึงปัญหาต่างๆที่มี ซึ่งต้องมีการทำการแก้ไขให้ลุล่วงไปได้ ทำให้เกิดประสบการณ์ในการ ออกไปทำงานต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมควบคุม

```
Private Sub Command1_Click()
   Dim D, V1 As Variant
   D = 30
   L = Sqr((20 ^ 2) + (20 ^ 2) + (20 ^ 2))
   X = Val(Text1.Text) * 5
   Y = Val(Text2.Text) * 5
   Z = (6 - Val(Text3.Text)) * 5
   Text4.Text = Sqr(((X + 5) ^ 2) + ((Y + 5) ^ 2) + ((Z + 5) ^ 2))
   Text5.Text = Sqr(((X + 5) ^ 2) + ((D - Y + 5) ^ 2) + ((Z + 5) ^ 2))
   Text6.Text = Sqr(((D - X + 5) ^ 2) + ((Y + 5) ^ 2) + ((Z + 5) ^ 2))
   Text7.Text = Sqr(((D - X + 5) ^ 2) + ((D - Y + 5) ^ 2) + ((Z + 5) ^ 2))
   V3 = 2.5 + (0.044 * (L - Text4.Text))
   V2 = 2.5 + (0.044 * (L - Text5.Text))
   V4 = 2.5 + (0.044 * (L - Text6.Text))
   V5 = 2.5 + (0.044 * (L - Text7.Text))
   V1 = V3
   Text8.Text = V1
   Text9.Text = V2
   Text10.Text = V4
   Text11.Text = V5
   If V1 > 2.5 Then
     M1 = 3.25
   ElseIf V1 < 2.5 Then
     M1 = 1.75
   ElseIf V1 = 2.5 Then
     M1 = 2.5
   End If
   If V2 > 2.5 Then
     M2 = 3.25
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ElseIf V2 < 2.5 Then
  M2 = 1.75
ElseIf V2 = 2.5 Then
  M2 = 2.5
End If
If V4 > 2.5 Then
  M3 = 3.25
ElseIf V4 < 2.5 Then
  M3 = 1.75
ElseIf V4 = 2.5 Then
  M3 = 2.5
End If
If V5 > 2.5 Then
  M4 = 3.25
ElseIf V5 < 2.5 Then
  M4 = 1.75
ElseIf V5 = 2.5 Then
  M4 = 2.5
End If
Text12.Text = M1
Text13.Text = M2
Text14.Text = M3
Text15.Text = M4
If M1 > 5 Then
   M1 = 5
End If
Call I2CStart
Call Send8BIT(&H90)
Call Ack
Call Send8BIT(&H44)
Call Ack
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Call I2CStart
    Call Send8BIT(&H76)
    Call Ack
    Call Send8BIT(M4 * 51)
    Call Ack
    Call I2CStop

    Timer1.Enabled = True
    Call Timer1_Timer
End Sub
Private Sub Timer1_Timer()
Call I2CStart
Call Send8BIT(&H90)
Call Ack
Call Send8BIT(&H45)
Call Ack
Call I2CStop
Call I2CStart
Call Send8BIT(&H91)
Call Ack
R1 = (DAT * 5) / 256
Call MAck
R2 = (DAT * 5) / 256
Call MAck
R3 = (DAT * 5) / 256
Call MAck
R4 = (DAT * 5) / 256
Call Ack
Call I2CStop
    Text16.Text = R1
    Text17.Text = R2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Text18.Text = R3
Text19.Text = R4
P1 = (100 * Abs(2.5 - R1)) / (Abs(V3 - 2.5))
P2 = (100 * Abs(2.5 - R2)) / (Abs(V2 - 2.5))
P3 = (100 * Abs(2.5 - R3)) / (Abs(V4 - 2.5))
P4 = (100 * Abs(2.5 - R4)) / (Abs(V5 - 2.5))
Text20.Text = P1
Text21.Text = P2
Text22.Text = P3
Text23.Text = P4
If P1 > P3 And P1 > P4 And P2 > P3 And P2 > P4 Then
   M5 = 2.5
   M6 = 2.5
   M7 = M3
   M8 = M4
ElseIf P1 > P2 And P1 > P4 And P3 > P2 And P3 > P4 Then
   M5 = 2.5
   M6 = M2
   M7 = 2.5
   M8 = M4
ElseIf P1 > P2 And P1 > P3 And P4 > P2 And P4 > P3 Then
   M5 = 2.5
   M6 = M2
   M7 = M3
   M8 = 2.5
ElseIf P2 > P1 And P2 > P4 And P3 > P1 And P3 > P4 Then
   M5 = M1
   M6 = 2.5
   M7 = 2.5
   M8 = M4
ElseIf P2 > P1 And P2 > P3 And P4 > P1 And P4 > P3 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    M5 = M1
    M6 = 2.5
    M7 = M3
    M8 = 2.5
ElseIf P3 > P1 And P3 > P2 And P4 > P1 And P4 > P2 Then
    M5 = M1
    M6 = M2
    M7 = 2.5
    M8 = 2.5
End If
If P1 >= 100 Then
    M5 = 2.5
End If
If P2 >= 100 Then
    M6 = 2.5
End If
If P1 >= 100 Then
    M7 = 2.5
End If
If P2 >= 100 Then
    M8 = 2.5
End If
If M5 = 2.5 And M6 = 2.5 And M7 = 2.5 And M8 = 2.5 Then
    Timer1.Enabled = False
End If
Text24.Text = M5
Text25.Text = M6
Text26.Text = M7
Text27.Text = M8
If M5 > 5 Then
    M5 = 5
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
End If
Call I2CStart
Call Send8BIT(&H90)
Call Ack
Call Send8BIT(&H44)
Call Ack
Call Send8BIT(M5 * 51)
Call Ack
Call I2CStop
```

```
If M6 > 5 Then
   M6 = 5
End If
Call I2CStart
Call Send8BIT(&H72)
Call Ack
Call Send8BIT(M6 * 51)
Call Ack
Call I2CStop
```

```
If M7 > 5 Then
   M7 = 5
End If
Call I2CStart
Call Send8BIT(&H74)
Call Ack
Call Send8BIT(M7 * 51)
Call Ack
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Call I2CStop
''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''''

    If M8 > 5 Then
       M8 = 5
    End If
    Call I2CStart
    Call Send8BIT(&H76)
    Call Ack
    Call Send8BIT(M8 * 51)
    Call Ack
    Call I2CStop
End Sub
Private Sub I2CStart()
Out &H37A, Inp(&H37A) Or 1     'SDA=1
Out &H37A, Inp(&H37A) Or 2    'SCL=1
Out &H37A, Inp(&H37A) And &HFE    'SDA=0
Out &H37A, Inp(&H37A) And &HFD   'SCL=0
End Sub
Private Sub I2CStop()
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) Or 2 'SCL=1
Out &H37A, Inp(&H37A) Or 1     'SDA=1
End Sub
Private Sub Send0()
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) Or 2   'SCL=1
Out &H37A, Inp(&H37A) And &HFD 'SCL=0
End Sub
Private Sub Send1()
Out &H37A, Inp(&H37A) Or 1    'SDA=1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Out &H37A, Inp(&H37A) Or 2    'SCL=1
Out &H37A, Inp(&H37A) And &HFD  'SCL=0
End Sub
Private Sub Ack()
Out &H37A, Inp(&H37A) Or 1   'SDA=1
Out &H37A, Inp(&H37A) Or 2    'SCL=1
Out &H37A, Inp(&H37A) And &HFD   'SCL=0
End Sub
Private Sub MAck()
Out &H37A, Inp(&H37A) And &HFE   'SDA=0
Out &H37A, Inp(&H37A) Or 2     'SCL=1
Out &H37A, Inp(&H37A) And &HFD  'SCL=0
Out &H37A, Inp(&H37A) Or 1     'SDA=1
End Sub
Private Function DAT()
 For I = 7 To 0 Step -1
  Out &H37A, Inp(&H37A) Or 1    'SDA=1
  Out &H37A, Inp(&H37A) Or 2    'SCL=1
    If (Inp(&H379) And &H80) <> &H80 Then    'Read SDA
      DAT1 = 2 ^ I Or DAT1
    End If
   Out &H37A, Inp(&H37A) And &HFD      'SCL=0
 Next I
 DAT = DAT1                    'Data 8 Bit
End Function
Private Sub Send8BIT(Add As Integer)
 For I = 7 To 0 Step -1              ' Loop 7 Cycle
    If (Add And 2 ^ I) = 2 ^ I Then   'Test Bit 0 OR 1
      Call Send1
    Else
      Call Send0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    End If
  Next I
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 FEATURES

- Single power supply
- Operating supply voltage 2.5 V to 6 V
- Low standby current
- Serial input/output via I²C-bus
- Address by 3 hardware address pins
- Sampling rate given by I²C-bus speed
- 4 analog inputs programmable as single-ended or differential inputs
- Auto-incremented channel selection
- Analog voltage range from V_{SS} to V_{DD}
- On-chip track and hold circuit
- 8-bit successive approximation A/D conversion
- Multiplying DAC with one analog output.

2 APPLICATIONS

- Closed loop control systems
- Low power converter for remote data acquisition
- Battery operated equipment
- Acquisition of analog values in automotive, audio and TV applications.

3 GENERAL DESCRIPTION

The PCF8591 is a single-chip, single-supply low power 8-bit CMOS data acquisition device with four analog inputs, one analog output and a serial I²C-bus interface. Three address pins A0, A1 and A2 are used for programming the hardware address, allowing the use of up to eight devices connected to the I²C-bus without additional hardware. Address, control and data to and from the device are transferred serially via the two-line bidirectional I²C-bus.

The functions of the device include analog input multiplexing, on-chip track and hold function, 8-bit analog-to-digital conversion and an 8-bit digital-to-analog conversion. The maximum conversion rate is given by the maximum speed of the I²C-bus.

4 ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
PCA8591P	DIP16	plastic dual in-line package; 16 leads (300 mil); long body	SOT38-1
PCA8591T	SO16	plastic small outline package; 16 leads; body width 7.5 mm	SOT162-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 BLOCK DIAGRAM

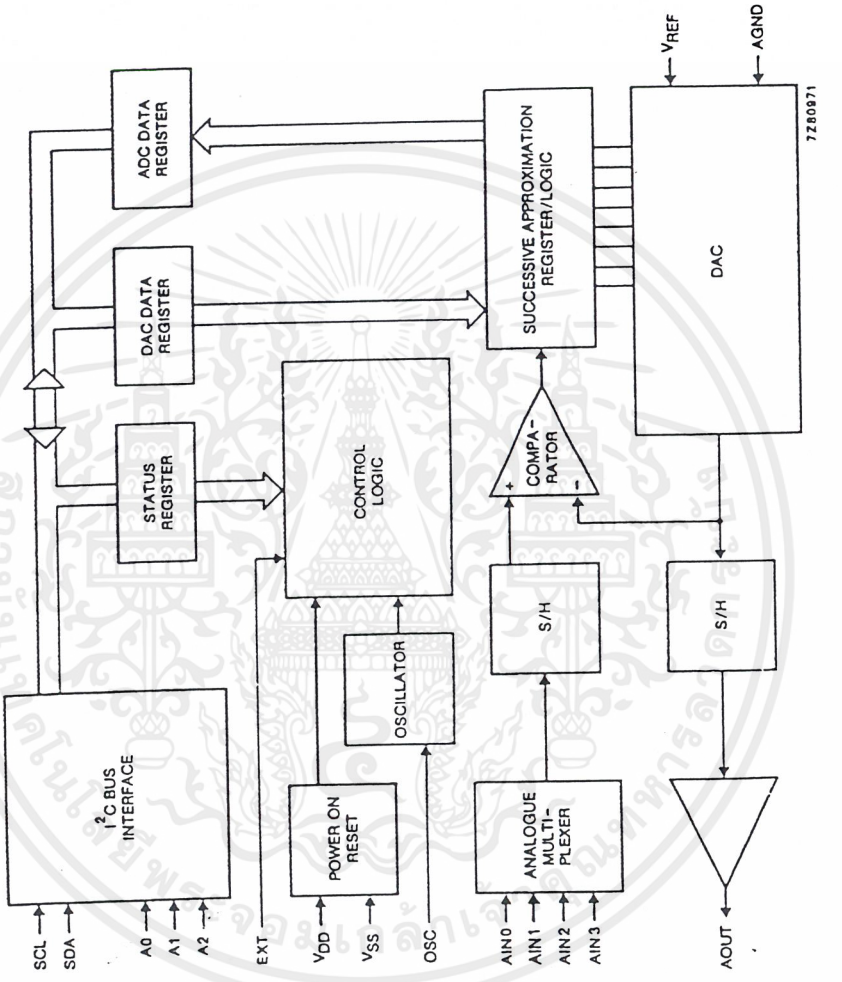


Fig.1 Block diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6 PINNING

SYMBOL	PIN	DESCRIPTION
AIN0	1	analog inputs (A/D converter)
AIN1	2	
AIN2	3	
AIN3	4	
A0	5	hardware address
A1	6	
A2	7	
V_{SS}	8	negative supply voltage
SDA	9	I^2C-bus data input/output
SCL	10	I^2C-bus clock input
OSC	11	oscillator input/output
EXT	12	external/internal switch for oscillator input
AGND	13	analog ground
V_{REF}	14	voltage reference input
AOUT	15	analog output (D/A converter)
V_{DD}	16	positive supply voltage

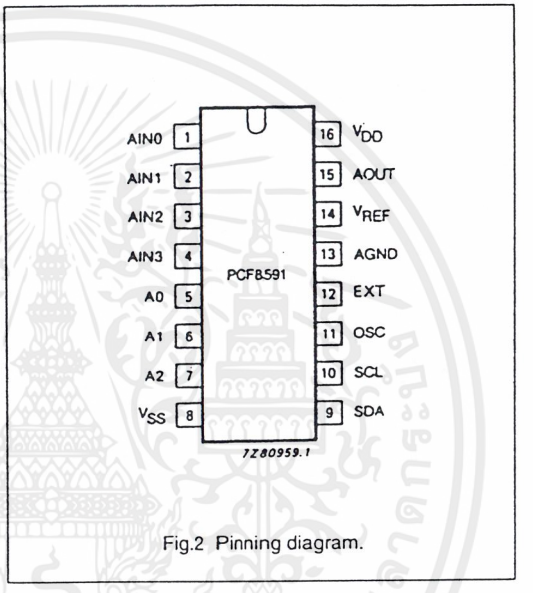


Fig.2 Pinning diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7 FUNCTIONAL DESCRIPTION

7.1 Addressing

Each PCF8591 device in an I²C-bus system is activated by sending a valid address to the device. The address consists of a fixed part and a programmable part. The programmable part must be set according to the address pins A0, A1 and A2. The address always has to be sent as the first byte after the start condition in the I²C-bus protocol. The last bit of the address byte is the read/write-bit which sets the direction of the following data transfer (see Figs 3, 15 and 16).

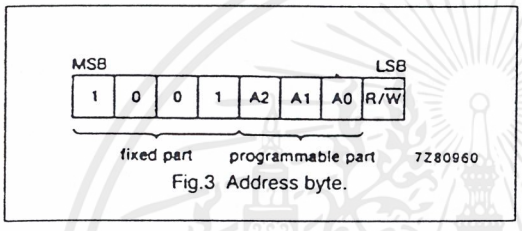


Fig.3 Address byte.

7.2 Control byte

The second byte sent to a PCF8591 device will be stored in its control register and is required to control the device function.

The upper nibble of the control register is used for enabling the analog output, and for programming the analog inputs as single-ended or differential inputs. The lower nibble selects one of the analog input channels defined by the upper nibble (see Fig.4). If the auto-increment flag is set the channel number is incremented automatically after each A/D conversion.

If the auto-increment mode is desired in applications where the internal oscillator is used, the analog output enable flag in the control byte (bit 6) should be set. This allows the internal oscillator to run continuously, thereby preventing conversion errors resulting from oscillator start-up delay. The analog output enable flag may be reset at other times to reduce quiescent power consumption.

The selection of a non-existing input channel results in the highest available channel number being allocated. Therefore, if the auto-increment flag is set, the next selected channel will be always channel 0. The most significant bits of both nibbles are reserved for future functions and have to be set to 0. After a Power-on reset condition all bits of the control register are reset to 0. The D/A converter and the oscillator are disabled for power saving. The analog output is switched to a high-impedance state.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.3 D/A conversion

The third byte sent to a PCF8591 device is stored in the DAC data register and is converted to the corresponding analog voltage using the on-chip D/A converter. This D/A converter consists of a resistor divider chain connected to the external reference voltage with 256 taps and selection switches. The tap-decoder switches one of these taps to the DAC output line (see Fig.5).

The analog output voltage is buffered by an auto-zeroed unity gain amplifier. This buffer amplifier may be switched on or off by setting the analog output enable flag of the control register. In the active state the output voltage is held until a further data byte is sent.

The on-chip D/A converter is also used for successive approximation A/D conversion. In order to release the DAC for an A/D conversion cycle the unity gain amplifier is equipped with a track and hold circuit. This circuit holds the output voltage while executing the A/D conversion.

The output voltage supplied to the analog output AOUT is given by the formula shown in Fig.6. The waveforms of a D/A conversion sequence are shown in Fig.7.

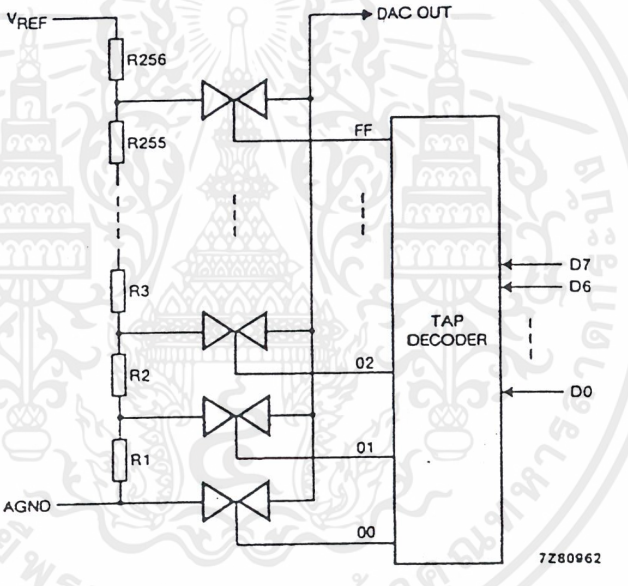


Fig.5 DAC resistor divider chain.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

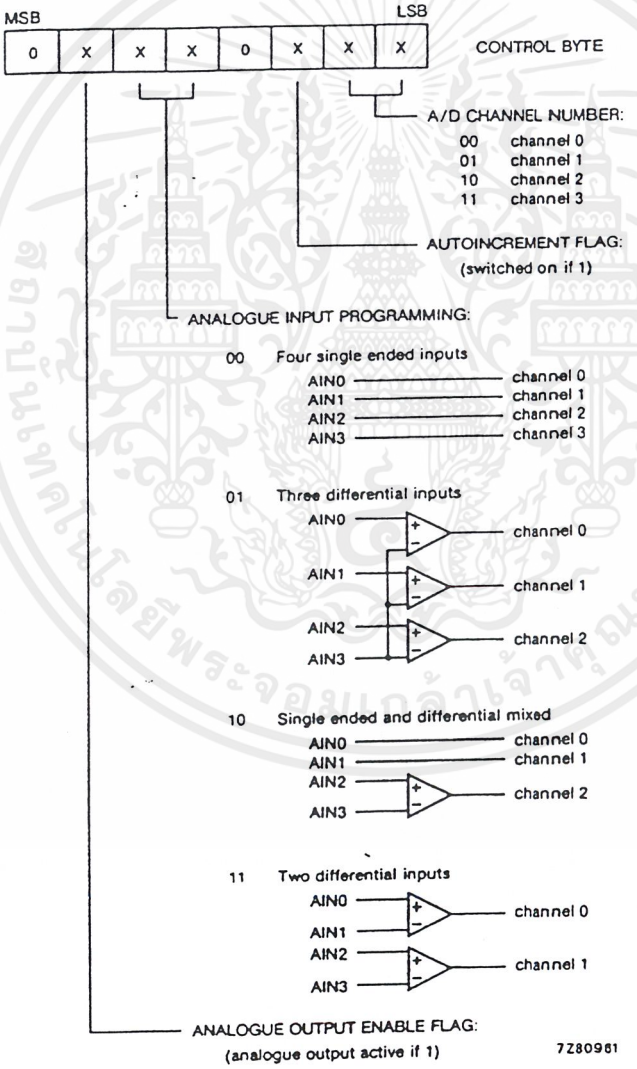


Fig.4 Control byte.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1 FEATURES

- Operating supply voltage 2.5 to 6 V
- Low standby current consumption of 10 μA maximum
- I²C to parallel port expander
- Open-drain interrupt output
- 8-bit remote I/O port for the I²C-bus
- Compatible with most microcontrollers
- Latched outputs with high current drive capability for directly driving LEDs
- Address by 3 hardware address pins for use of up to 8 devices (up to 16 with PCF8574A)
- DIP16, or space-saving SO16 or SSOP20 packages.

2 GENERAL DESCRIPTION

The PCF8574 is a silicon CMOS circuit. It provides general purpose remote I/O expansion for most microcontroller families via the two-line bidirectional bus (I²C).

The device consists of an 8-bit quasi-bidirectional port and an I²C-bus interface. The PCF8574 has a low current consumption and includes latched outputs with high current drive capability for directly driving LEDs. It also possesses an interrupt line ($\overline{INT}$) which can be connected to the interrupt logic of the microcontroller. By sending an interrupt signal on this line, the remote I/O can inform the microcontroller if there is incoming data on its ports without having to communicate via the I²C-bus. This means that the PCF8574 can remain a simple slave device.

The PCF8574 and PCF8574A versions differ only in their slave address as shown in Fig.9.

3 ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
PCF8574P; PCF8574AP	DIP16	plastic dual in-line package; 16 leads (300 mil)	SOT38-1
PCF8574T; PCF8574AT	SO16	plastic small outline package; 16 leads; body width 7.5 mm	SOT162-1
PCF8574TS	SSOP20	plastic shrink small outline package; 20 leads; body width 4.4 mm	SOT266-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4 BLOCK DIAGRAM

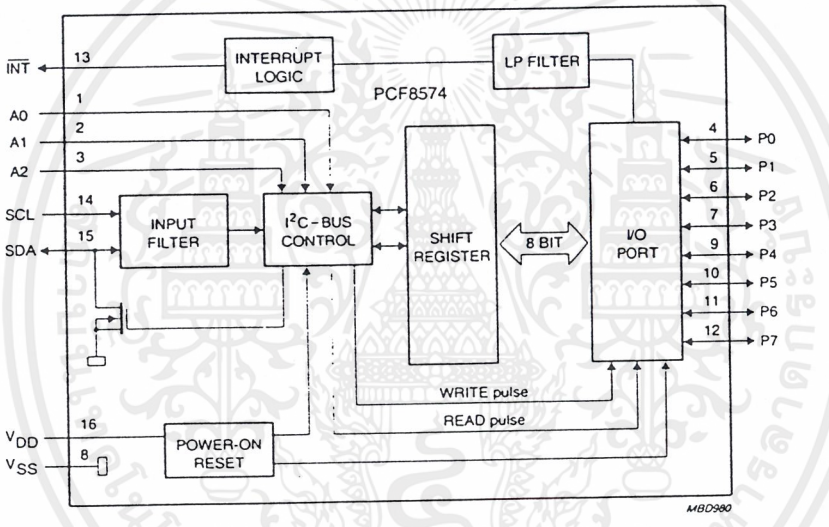


Fig.1 Block diagram (SOT38-1 and SOT162-1).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 PINNING

SYMBOL	PIN		DESCRIPTION
	DIP16; SO16	SSOP20	
A0	1	6	address input 0
A1	2	7	address input 1
A2	3	9	address input 2
P0	4	10	quasi-bidirectional I/O 0
P1	5	11	quasi-bidirectional I/O 1
P2	6	12	quasi-bidirectional I/O 2
P3	7	14	quasi-bidirectional I/O 3
V_{SS}	8	15	supply ground
P4	9	16	quasi-bidirectional I/O 4
P5	10	17	quasi-bidirectional I/O 5
P6	11	19	quasi-bidirectional I/O 6
P7	12	20	quasi-bidirectional I/O 7
$\overline{INT}$	13	1	interrupt output (active LOW)
SCL	14	2	serial clock line
SDA	15	4	serial data line
V_{DD}	16	5	supply voltage
n.c.	–	3	not connected
n.c.	–	8	not connected
n.c.	–	13	not connected
n.c.	–	18	not connected

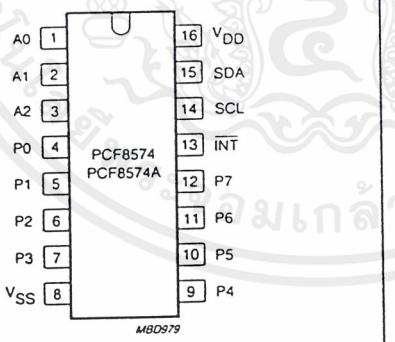


Fig.2 Pin configuration (DIP16; SO16).

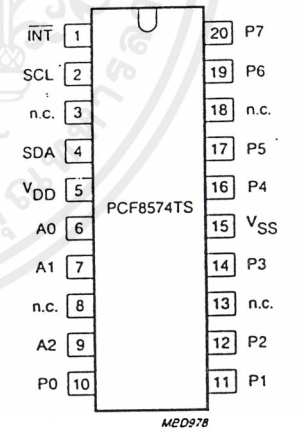


Fig.3 Pin configuration (SSOP20).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 1.5 to V_{CC} + 1.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	(Plastic DIP or SOIC Package)	260	
	(Ceramic DIP)	300	

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

* Maximum Ratings are those values beyond which damage to the device may occur.
Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
Ceramic DIP: – 10 mW/°C from 100° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				– 55 to 25°C	≤ 85°C	≤ 125°C	
V_{IH}	Minimum High–Level Input Voltage	V_{out} = 0.1 V or V_{CC} – 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	1.5 3.15 4.2	1.5 3.15 4.2	1.5 3.15 4.2	V
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = 0.1 V or V_{CC} – 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	0.3 0.9 1.2	0.3 0.9 1.2	0.3 0.9 1.2	V
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	1.9 4.4 5.9	1.9 4.4 5.9	1.9 4.4 5.9	V
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA $\|I_{out}\|$ ≤ 5.2 mA	4.5 6.0	3.98 5.48	3.84 5.34	3.70 5.20	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	0.1 0.1 0.1	0.1 0.1 0.1	0.1 0.1 0.1	V
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA $\|I_{out}\|$ ≤ 5.2 mA	4.5 6.0	0.26 0.26	0.33 0.33	0.40 0.40	
I_{in}	Maximum Input Leakage Current	V_{in} = V_{CC} or GND	6.0	± 0.1	± 1.0	± 1.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	V_{in} = V_{CC} or GND I_{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
f_{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0 4.5 6.0	6.0 30 35	4.8 24 28	4.0 20 24	MHz
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Clock to Q (Figures 1 and 4)	2.0 4.5 6.0	175 35 30	220 44 37	265 53 45	ns
t_{PHL}	Maximum Propagation Delay, Reset to Q (Figures 2 and 4)	2.0 4.5 6.0	205 41 35	255 51 43	310 62 53	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0 4.5 6.0	75 15 13	95 19 16	110 22 19	ns
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTES:
1. For propagation delays with loads other than 50 pF, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).
2. Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

		Typical @ 25°C, V_{CC} = 5.0 V	
C_{PD}	Power Dissipation Capacitance (Per Package)*	140	pF

* Used to determine the no–load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

TIMING REQUIREMENTS (Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
t_{su}	Minimum Setup Time, A1 or A2 to Clock (Figure 3)	2.0 4.5 6.0	50 10 9	65 13 11	75 15 13	ns
t_h	Minimum Hold Time, Clock to A1 or A2 (Figure 3)	2.0 4.5 6.0	5 5 5	5 5 5	5 5 5	ns
t_{rec}	Minimum Recovery Time, Reset Inactive to Clock (Figure 2)	2.0 4.5 6.0	5 5 5	5 5 5	5 5 5	ns
t_w	Minimum Pulse Width, Clock (Figure 1)	2.0 4.5 6.0	80 16 14	100 20 17	120 24 20	ns
t_w	Minimum Pulse Width, Reset (Figure 2)	2.0 4.5 6.0	80 16 14	100 20 17	120 24 20	ns
t_r, t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0 4.5 6.0	1000 500 400	1000 500 400	1000 500 400	ns

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTIONS

INPUTS

A1, A2 (Pins 1, 2)

Serial Data Inputs. Data at these inputs determine the data to be entered into the first stage of the shift register. For a high level to be entered into the shift register, both A1 and A2 inputs must be high, thereby allowing one input to be used as a data–enable input. When only one serial input is used, the other must be connected to V_{CC}.

Clock (Pin 8)

Shift Register Clock. A positive–going transition on this pin shifts the data at each stage to the next stage. The shift register is completely static, allowing clock rates down to DC in a continuous or intermittent mode.

OUTPUTS

$Q_A - Q_H$ (Pins 3, 4, 5, 6, 10, 11, 12, 13)

Parallel Shift Register Outputs. The shifted data is presented at these outputs in true, or noninverted, form.

CONTROL INPUT

Reset (Pin 9)

Active–Low, Asynchronous Reset Input. A low voltage applied to this input resets all internal flip–flops and sets Outputs $Q_A - Q_H$ to the low level state.

SWITCHING WAVEFORMS

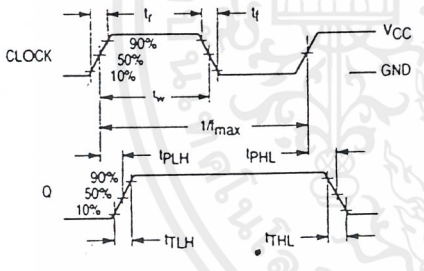


Figure 1.

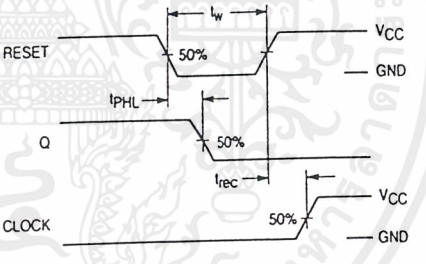


Figure 2.

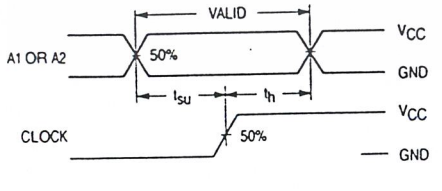
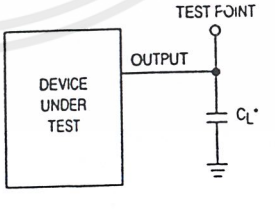


Figure 3.

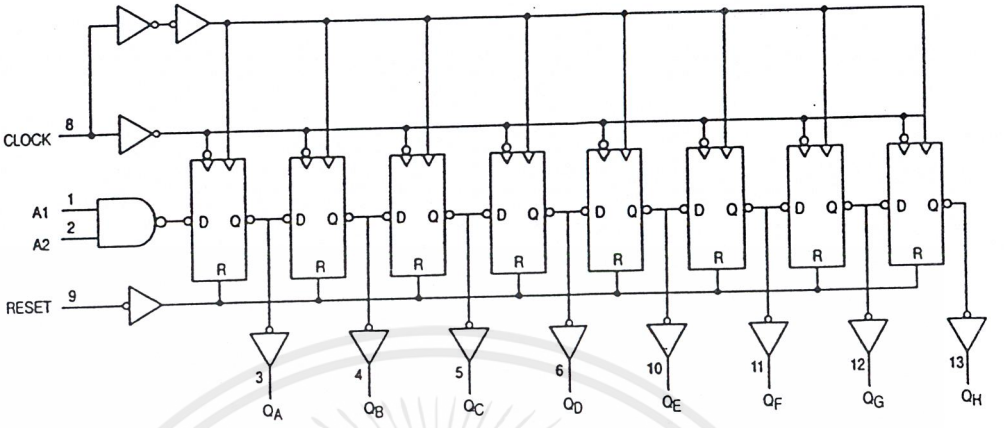


* Includes all probe and jig capacitance

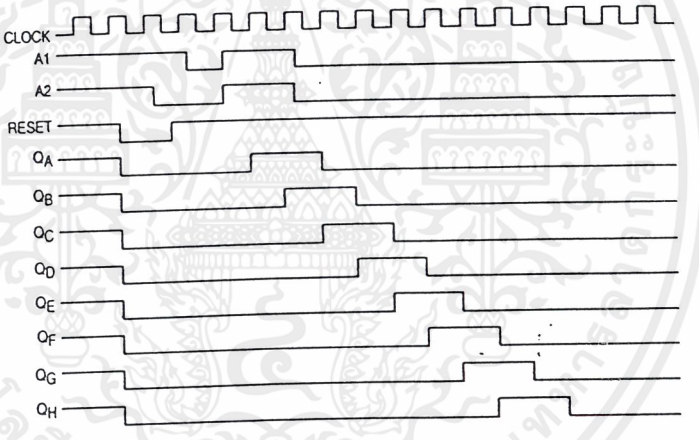
Figure 4. Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ในด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

EXPANDED LOGIC DIAGRAM



TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

DAC0800/DAC0801/DAC0802 8-Bit Digital-to-Analog Converters

General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 Vp-p with simple resistor loads as shown in *Figure 1*. The reference-to-full-scale current matching of better than ±1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than ±0.1% over temperature minimizes system error accumulations.

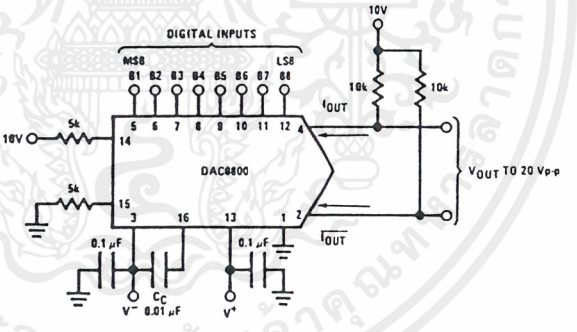
The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V_{LC}, grounded. Changing the V_{LC} potential will allow direct interface to other logic families. The performance and characteristics of the device are essentially unchanged over the full ±4.5V to ±18V power supply range; power dissipation is only 33 mW with ±5V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C, DAC0801C and DAC0802C are a direct replacement for the DAC-08, DAC-08A, DAC-08C, DAC-08E and DAC-08H, respectively.

Features

- Fast settling output current — 100 ns
- Full scale error — ±1 LSB
- Nonlinearity over temperature — ±0.1%
- Full scale current drift — ±10 ppm/°C
- High output compliance — −10V to +18V
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range — ±4.5V to ±18V
- Low power consumption — 33 mW at ±5V
- Low cost

Typical Applications



TL/H/5686–1

FIGURE 1. ±20 V_{p-p} Output Digital-to-Analog Converter (Note 4)

Ordering Information

Non-Linearity	Temperature Range	Order Numbers				
		J Package (J16A)*		N Package (N16A)*		SO Package (M16A)
±0.1% FS	0°C ≤ T_A ≤ +70°C	DAC0802LCJ	DAC-08HQ	DAC0802LCN	DAC-08HP	DAC0802LCM
±0.19% FS	−55°C ≤ T_A ≤ +125°C	DAC0800LJ	DAC-08Q			
±0.19% FS	0°C ≤ T_A ≤ +70°C	DAC0800LCJ	DAC-08EQ	DAC0800LCN	DAC-08EP	DAC0800LCM
±0.39% FS	0°C ≤ T_A ≤ +70°C			DAC0801LCN	DAC-08CP	DAC0801LCM

*Devices may be ordered by using either order number.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ($V^+ - V^-$)	±18V or 36V
Power Dissipation (Note 2)	500 mW
Reference Input Differential Voltage (V14 to V15)	V^- to V^+
Reference Input Common-Mode Range (V14, V15)	V^- to V^+
Reference Input Current	5 mA
Logic Inputs	V^- to V^- plus 36V
Analog Current Outputs ($V_S^- = -15V$)	4.25 mA
ESD Susceptibility (Note 3)	TBD V
Storage Temperature	−65°C to +150°C
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Operating Conditions (Note 1)

	Min	Max	Units
Temperature (T_A)			
DAC0800L	−55	+125	°C
DAC0800LC	0	+70	°C
DAC0801LC	0	+70	°C
DAC0802LC	0	+70	°C

Electrical Characteristics The following specifications apply for $V_S = \pm 15V$, $I_{REF} = 2$ mA and $T_{MIN} \le T_A \le T_{MAX}$ unless otherwise specified. Output characteristics refer to both I_{OUT} and $\overline{I_{OUT}}$.

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
	Resolution		8	8	8	8	8	8	8	8	8	Bits
	Monotonicity		8	8	8	8	8	8	8	8	8	Bits
	Nonlinearity				±0.1			±0.19			±0.39	%FS
t_s	Settling Time	To ±½ LSB, All Bits Switched "ON" or "OFF", $T_A = 25°C$		100	135					100	150	ns
		DAC0800L					100	135				ns
		DAC0800LC					100	150				ns
t_{PLH}, t_{PHL}	Propagation Delay	$T_A = 25°C$										
	Each Bit			35	60		35	60		35	60	ns
	All Bits Switched			35	60		35	60		35	60	ns
TC_{IFS}	Full Scale Tempco			±10	±50		±10	±50		±10	±80	ppm/°C
V_{OC}	Output Voltage Compliance	Full Scale Current Change <½ LSB, $R_{OUT} > 20$ MΩ Typ	−10		18	−10		18	−10		18	V
I_{FS4}	Full Scale Current	$V_{REF} = 10.000V$, R14 = 5.000 kΩ R15 = 5.000 kΩ, $T_A = 25°C$	1.984	1.992	2.000	1.94	1.99	2.04	1.94	1.99	2.04	mA
I_{FSS}	Full Scale Symmetry	$I_{FS4} - I_{FS2}$		±0.5	±4.0		±1	±8.0		±2	±16	μA
I_{ZS}	Zero Scale Current			0.1	1.0		0.2	2.0		0.2	4.0	μA
I_{FSR}	Output Current Range	$V^- = -5V$	0	2.0	2.1	0	2.0	2.1	0	2.0	2.1	mA
		$V^- = -8V$ to $-18V$	0	2.0	4.2	0	2.0	4.2	0	2.0	4.2	mA
	Logic Input Levels											
V_{IL}	Logic "0"	$V_{LC} = 0V$			0.8			0.8			0.8	V
V_{IH}	Logic "1"		2.0			2.0			2.0			V
	Logic Input Current	$V_{LC} = 0V$										
I_{IL}	Logic "0"	$-10V \le V_{IN} \le +0.8V$		−2.0	−10		−2.0	−10		−2.0	−10	μA
I_{IH}	Logic "1"	$2V \le V_{IN} \le +18V$		0.002	10		0.002	10		0.002	10	μA
V_{IS}	Logic Input Swing	$V^- = -15V$	−10		18	−10		18	−10		18	V
V_{THR}	Logic Threshold Range	$V_S = \pm 15V$	−10		13.5	−10		13.5	−10		13.5	V
I_{15}	Reference Bias Current			−1.0	−3.0		−1.0	−3.0		−1.0	−3.0	μA
dI/dt	Reference Input Slew Rate	*(Figure 12)*	4.0	8.0		4.0	8.0		4.0	8.0		mA/μs
$PSSI_{FS+}$	Power Supply Sensitivity	$4.5V \le V+ \le 18V$		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
$PSSI_{FS-}$		$-4.5V \le V^- \le 18V$ $I_{REF} = 1$mA		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
	Power Supply Current	$V_S = \pm 5V$, $I_{REF} = 1$ mA										
I+				2.3	3.8		2.3	3.8		2.3	3.8	mA
I−				−4.3	−5.8		−4.3	−5.8		−4.3	−5.8	mA
		$V_S = 5V$, $-15V$, $I_{REF} = 2$ mA										
I+				2.4	3.8		2.4	3.8		2.4	3.8	mA
I−				−6.4	−7.8		−6.4	−7.8		−6.4	−7.8	mA
		$V_S = \pm 15V$, $I_{REF} = 2$ mA										
I+				2.5	3.8		2.5	3.8		2.5	3.8	mA
I−				−6.5	−7.8		−6.5	−7.8		−6.5	−7.8	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

The following specifications apply for $V_S = \pm 15V$, $I_{REF} = 2$ mA and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified. Output characteristics refer to both I_{OUT} and $\overline{I_{OUT}}$.

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
P_D	Power Dissipation	$\pm 5V$, $I_{REF} = 1$ mA		33	48		33	48		33	48	mW
		$5V, -15V$, $I_{REF} = 2$ mA		108	136		108	136		108	136	mW
		$\pm 15V$, $I_{REF} = 2$ mA		135	174		135	174		135	174	mW

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

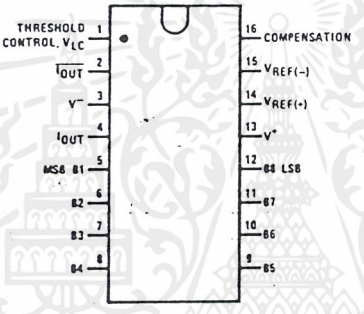
Note 2: The maximum junction temperature of the DAC0800, DAC0801 and DAC0802 is 125°C. For operating at elevated temperatures, devices in the Dual-In-Line J package must be derated based on a thermal resistance of 100°C/W, junction-to-ambient, 175°C/W for the molded Dual-In-Line N package and 100°C/W for the Small Outline M package.

Note 3: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

Note 4: Pin-out numbers for the DAC080X represent the Dual-In-Line package. The Small Outline package pin-out differs from the Dual-In-Line package.

Connection Diagrams

Dual-In-Line Package

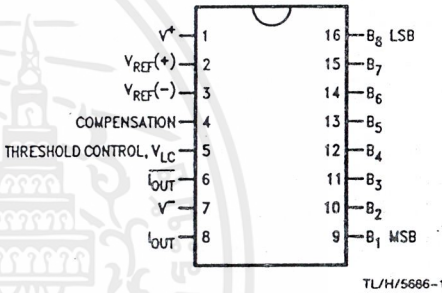


TL/H/5686-13

Top View

See Ordering Information

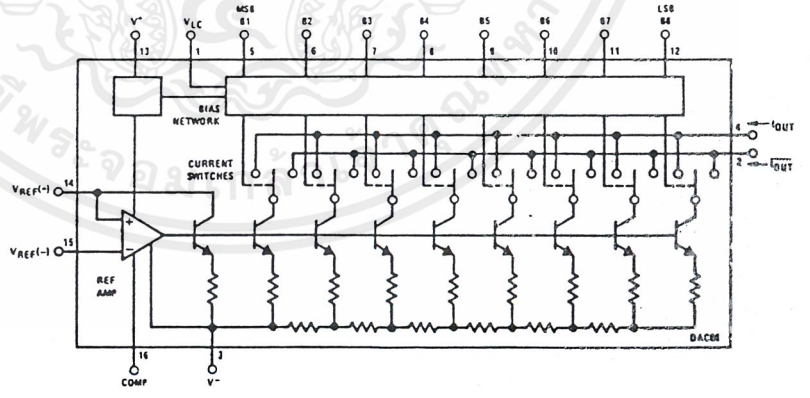
Small Outline Package



TL/H/5686-14

Top View

Block Diagram (Note 4)

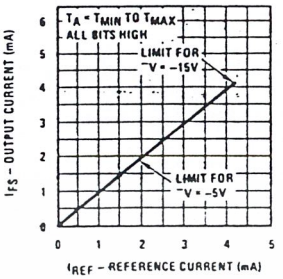


TL/H/5686-2

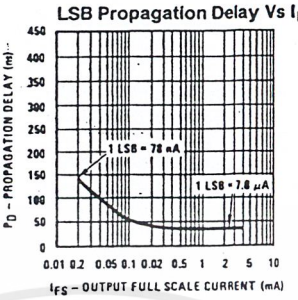
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

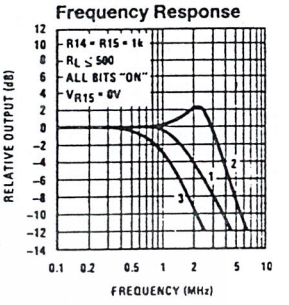
Full Scale Current vs Reference Current



LSB Propagation Delay Vs I_{FS}



Reference Input Frequency Response

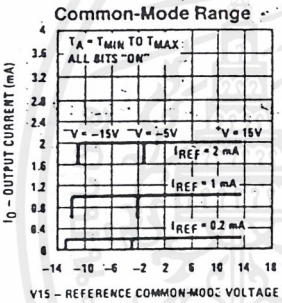


Curve 1: $C_C = 15$ pF, $V_{IN} = 2$ Vp-p centered at 1V.

Curve 2: $C_C = 15$ pF, $V_{IN} = 50$ mVp-p centered at 200 mV.

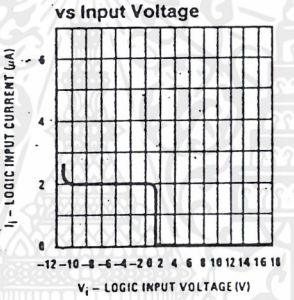
Curve 3: $C_C = 0$ pF, $V_{IN} = 100$ mVp-p at 0V and applied through 50 Ω connected to pin 14.2V applied to R14.

Reference Amp Common-Mode Range

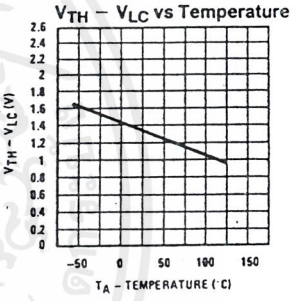


Note. Positive common-mode range is always (V+) − 1.5V

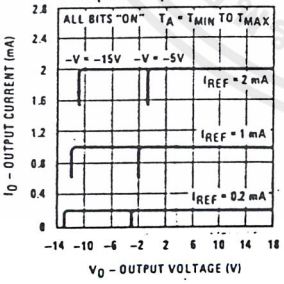
Logic Input Current vs Input Voltage



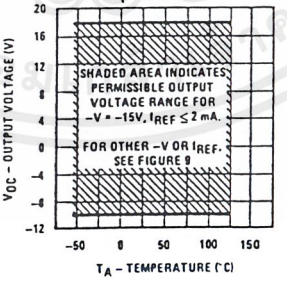
$V_{TH} - V_{LC}$ vs Temperature



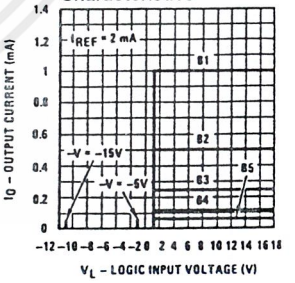
Output Current vs Output Voltage (Output Voltage Compliance)



Output Voltage Compliance vs Temperature



Bit Transfer Characteristics



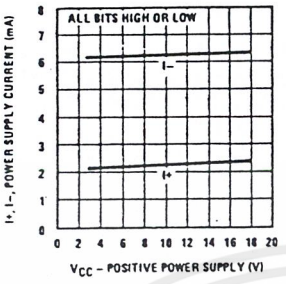
TL/H/5686–3

Note. B1–B8 have identical transfer characteristics. Bits are fully switched with less than ½ LSB error, at less than ±100 mV from actual threshold. These switching points are guaranteed to lie between 0.8 and 2V over the operating temperature range (V_{LC} = 0V).

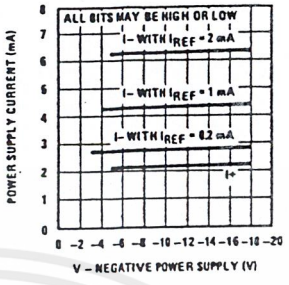
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

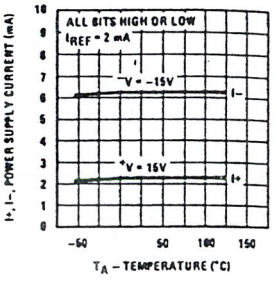
Power Supply Current vs $+V$



Power Supply Current vs $-V$

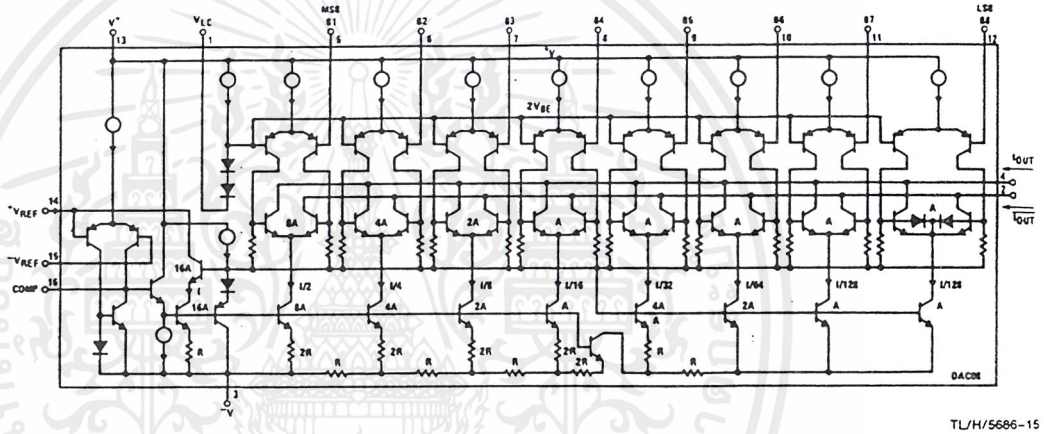


Power Supply Current vs Temperature



TL/H/5686-4

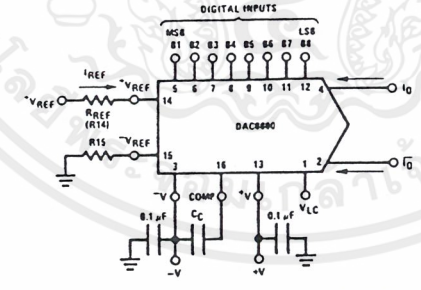
Equivalent Circuit



TL/H/5686-15

FIGURE 2

Typical Applications (Continued)



$$I_{FS} \simeq \frac{+V_{REF}}{R_{REF}} \times \frac{255}{256}$$

$I_O + \overline{I_O} = I_{FS}$ for all logic states

For fixed reference, TTL operation, typical values are:

$V_{REF} = 10.000V$

$R_{REF} = 5.000k$

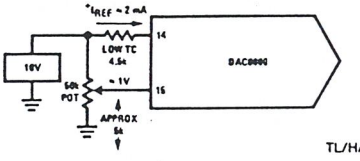
$R15 \simeq R_{REF}$

$C_C = 0.01\ \mu F$

$V_{LC} = 0V$ (Ground)

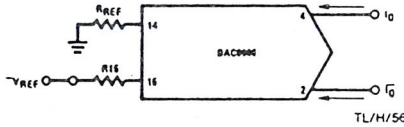
TL/H/5686-5

FIGURE 3. Basic Positive Reference Operation (Note 4)



TL/H/5686-21

FIGURE 4. Recommended Full Scale Adjustment Circuit (Note 4)



TL/H/5686-16

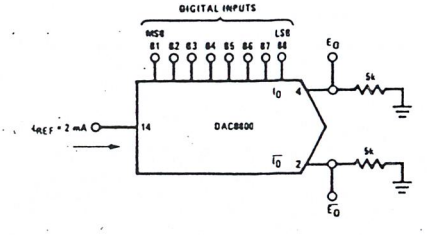
$$I_{FS} \simeq \frac{-V_{REF}}{R_{REF}} \times \frac{255}{256}$$

Note. R_{REF} sets I_{FS}; R15 is for bias current cancellation

FIGURE 5. Basic Negative Reference Operation (Note 4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

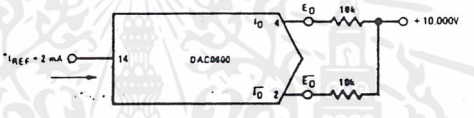
Typical Applications (Continued)



TL/H/5686–17

	B1	B2	B3	B4	B5	B6	B7	B8	I_O mA	$\overline{I_O}$ mA	E_O	$\overline{E_O}$
Full Scale	1	1	1	1	1	1	1	1	1.992	0.000	−9.960	0.000
Full Scale − LSB	1	1	1	1	1	1	1	0	1.984	0.008	−9.920	−0.040
Half Scale + LSB	1	0	0	0	0	0	0	1	1.008	0.984	−5.040	−4.920
Half Scale	1	0	0	0	0	0	0	0	1.000	0.992	−5.000	−4.960
Half Scale − LSB	0	1	1	1	1	1	1	1	0.992	1.000	−4.960	−5.000
Zero Scale + LSB	0	0	0	0	0	0	0	1	0.008	1.984	−0.040	−9.920
Zero Scale	0	0	0	0	0	0	0	0	0.000	1.992	0.000	−9.960

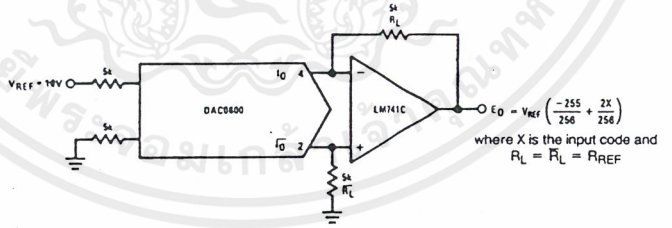
FIGURE 6. Basic Unipolar Negative Operation (Note 4)



TL/H/5686–6

	B1	B2	B3	B4	B5	B6	B7	B8	E_O	$\overline{E_O}$
Pos. Full Scale	1	1	1	1	1	1	1	1	−9.920	+10.000
Pos. Full Scale − LSB	1	1	1	1	1	1	1	0	−9.840	+9.920
Zero Scale + LSB	1	0	0	0	0	0	0	1	−0.080	+0.160
Zero Scale	1	0	0	0	0	0	0	0	0.000	+0.080
Zero Scale − LSB	0	1	1	1	1	1	1	1	+0.080	0.000
Neg. Full Scale + LSB	0	0	0	0	0	0	0	1	+9.920	−9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	+10.000	−9.920

FIGURE 7. Basic Bipolar Output Operation (Note 4)



TL/H/5686–18

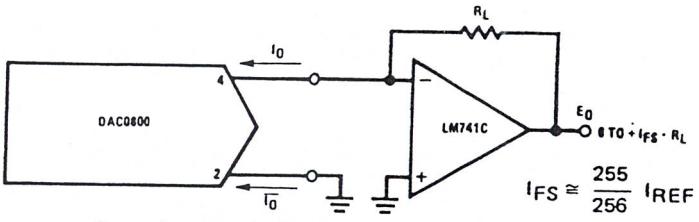
If $R_L = \overline{R_L}$ within ±0.05%, output is symmetrical about ground

	B1	B2	B3	B4	B5	B6	B7	B8	E_O
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.960
Pos. Full Scale − LSB	1	1	1	1	1	1	1	0	+9.880
(+)Zero Scale	1	0	0	0	0	0	0	0	+0.040
(−)Zero Scale	0	1	1	1	1	1	1	1	−0.040
Neg. Full Scale + LSB	0	0	0	0	0	0	0	1	−9.880
Neg. Full Scale	0	0	0	0	0	0	0	0	−9.960

FIGURE 8. Symmetrical Offset Binary Operation (Note 4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

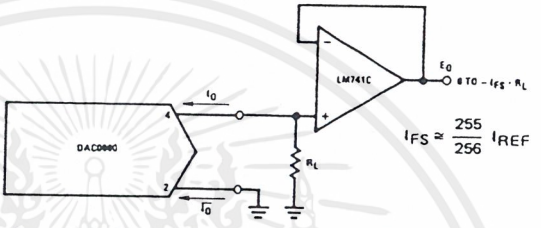
Typical Applications (Continued)



TL/H/5686–19

For complementary output (operation as negative logic DAC), connect inverting input of op amp to $\overline{I_O}$ (pin 2), connect I_O (pin 4) to ground.

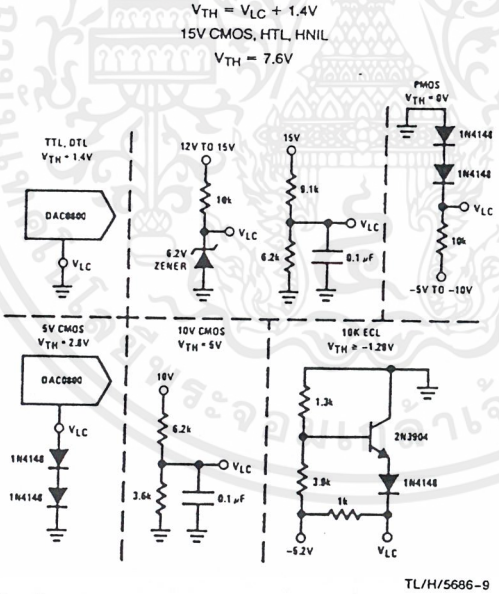
FIGURE 9. Positive Low Impedance Output Operation (Note 4)



TL/H/5686–20

For complementary output (operation as a negative logic DAC) connect non-inverting input of op am to $\overline{I_O}$ (pin 2); connect I_O (pin 4) to ground.

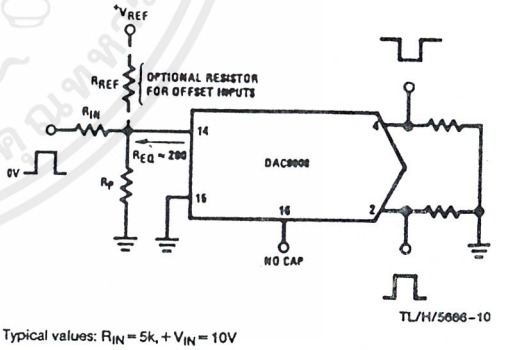
FIGURE 10. Negative Low Impedance Output Operation (Note 4)



TL/H/5686–9

Note. Do not exceed negative logic input range of DAC.

FIGURE 11. Interfacing with Various Logic Families



TL/H/5686–10

Typical values: $R_{IN} = 5k, +V_{IN} = 10V$

FIGURE 12. Pulsed Reference Operation (Note 4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้คงไม่อาจเสร็จได้ด้วยดี หากไม่ได้รับความช่วยเหลือ และร่วมมือจากหลาย ๆ ฝ่ายด้วยกัน บุคคลแรกที่ต้องกล่าวถึงเพราะเป็นส่วนสำคัญที่ทำให้วิทยานิพนธ์นี้เสร็จลงได้ก็คือ อาจารย์ สุเธียร เกียรติสุนทร อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ให้ความเอาใจใส่ แนะนำ และ ช่วยเหลือเสมอมา ซึ่งต้องขอขอบพระคุณเป็นอย่างมาก

ขอขอบพระคุณบุคคลสำคัญที่สุดที่ทำให้ข้าพเจ้ามีวันนี้ ก็คือ บิดา มารดา อันเป็นที่เคารพรักยิ่ง ซึ่งได้เลี้ยงดูผู้เขียนมาเป็นอย่างดี พร้อมทั้งให้โอกาสในการศึกษาอย่างเต็มที่ และยังให้กำลังใจ เอาใจใส่เสมอมา ในทุกๆ ด้านอันหาที่เปรียบมิได้ ข้าพเจ้าขอระลึกในพระคุณอันสุดประมาณและขอกราบพระคุณมา ณ ที่นี้

ขอขอบคุณคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่ให้ข้าพเจ้าได้รับสิ่งดีๆ ในรั้วมหาวิทยาลัย ได้รับความรู้จากอาจารย์ที่ร่วมกันประสิทธิประสาทวิชาให้

นาย ภาณุพงศ์ สิตะยัง

นาย ภูษิต เรืองวิวัฒนโรจน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

เรียนรู้และปฏิบัติการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกผ่านพอร์ตขนาน กฤษดา ใจเย็น ,ชัยวัฒน์ ลิ้มพรจิตรวิไล หน้า 1-19 และ หน้า 91-93

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้