



เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านคู่สายโทรศัพท์  
Electrical Appliances Controller Via Subscriber Line



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2544

รายงานปีการศึกษาที่ 2544

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
เรื่อง เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านคู่สายโทรศัพท์

ผู้จัดทำ

1. นายกิตติเดช จันทร์ประเสริฐ รหัส 41014029
2. นายก่อพงศ์ เศรษฐวิประเสริฐ รหัส 41014050

อิม หนองบัว

อาจารย์ที่ปรึกษา  
(ผศ.วิภา แสงพิสิษฐ์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงการที่ 441428 :

เครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านคู่สายโทรศัพท์  
Electrical Appliances Controller Via Subscriber Line

โดย นายกิตติเดช จันทร์ประเสริฐ 41014029  
นายก่องพงศ์ เฉลยทวีประเสริฐ 41014050

**บทคัดย่อ**

โครงการนี้เป็นการศึกษาการใช้โทรศัพท์ เพื่อควบคุมสถานะ การเปิด-ปิดอุปกรณ์ไฟฟ้าซึ่งควบคุมโดยไมโครคอนโทรลเลอร์ โดยใช้หลักการแปลงสัญญาณ DTMF จากโทรศัพท์ เป็นสัญญาณดิจิทัล แล้วส่งสัญญาณดิจิทัลที่ได้ไปยังไมโครคอนโทรลเลอร์เพื่อทำการประมวลผลควบคุมกับวงจรตอบรับอัตโนมัติ เพื่อทำการควบคุมอุปกรณ์ไฟฟ้าแล้วส่งข้อความเสียงสั้นๆกลับไปยังผู้ใช้เพื่อบอกสถานะของการทำงาน แล้วรอคำสั่งต่อไปที่ได้จากการกดแป้นโทรศัพท์ ซึ่งโครงการนี้สามารถตั้งเวลาการเปิด/ปิดอุปกรณ์ไฟฟ้าได้ด้วย

**ABSTRACT**

This project is about the study of using a telephone to control the on-off states of an electrical appliance which is controlled by the microcontroller. The principle is based on converting DTMF signal from telephone to digital code . Then send digital code to microcontroller to process with automatic answering circuit for control turning on and off electrical appliances. Afterthat , send short voice message back to user to inform status and wait for the next order. This project can also set time to turn on and off electrical appliances.

## สารบัญ

	หน้า
บทที่ 1 : บทนำ	1
1.1 ความเป็นมา	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 Block diagram การทำงานเบื้องต้นของโครงการ	1
1.4 ขอบเขตของโครงการ	3
1.5 ขั้นตอนการทำงานของโครงการ	3
บทที่ 2 : ทฤษฎี	4
2.1 คำนำ	4
2.2 พื้นฐานโทรศัพท์	4
2.2.1 ระบบสัญญาณ	4
2.2.2 สัญญาณระหว่างผู้เข้ากับชุมสาย	4
2.2.3 สัญญาณติดต่อระหว่างชุมสายกับชุมสาย	6
2.2.4 การติดต่อระหว่างผู้เรียกกับผู้ถูกเรียก	7
2.2.5 เครื่องโทรศัพท์	8
2.2.6 ระบบโทรศัพท์แบบพัลส์	9
2.2.7 ระบบโทรศัพท์แบบ DTMF	10
2.2.8 ชุมสายโทรศัพท์	13
2.2.9 ระบบโทรศัพท์ไร้สาย	14
2.2.10 LOCAL LOOP	15
2.3 ทฤษฎีพื้นฐานเกี่ยวกับ MT8870	16
2.3.1 โครงสร้างของ MT8870	16
2.3.2 ฟังก์ชันการทำงานภายในของ MT8870	16
2.3.3 การนำ MT8870 ไปใช้งาน	19
2.4 ทฤษฎีพื้นฐานเกี่ยวกับ ISD 2590	21
2.4.1 โครงสร้างของ ISD 2590	21
2.4.2 คุณสมบัติของ ISD 2590	21
2.4.3 การวางตำแหน่งขาและการใช้งานเบื้องต้นของ ISD 2590	22
2.4.4 โหมดการทำงานของ ISD2590	26
2.4.5 การประยุกต์ใช้งาน ISD 2590	29

	หน้า
2.5 ทฤษฎีพื้นฐานเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล MCS-51	30
2.5.1 โครงสร้างของ MCS-51	30
2.5.2 ส่วนประกอบของไมโครคอนโทรลเลอร์ตระกูล MCS-51	31
2.5.3 ระบบอินเตอร์รัปต์ของ 8051	32
2.5.4 รายละเอียดของไมโครคอนโทรลเลอร์	32
2.6 ออปโตคัปเปลอร์	34
2.6.1 โครงสร้างพื้นฐานของออปโตคัปเปลอร์	34
2.6.2 ไตรแอกคัปเปลอร์	35
2.6.3 วงจรควบคุมโหลดแบบแยกกราวด์	36
2.6.4 การควบคุมโหลดไฟสตัมป์โดยใช้ไตรแอกคัปเปลอร์	37
2.6.5 โซลิตสเตตรีเลย์	38
บทที่ 3 : การออกแบบและการทำงานของวงจร	41
3.1 ส่วนประกอบภายในเครื่อง	41
3.2 การทำงานโดยรวมของวงจร	41
3.3 วงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์	42
3.4 วงจรภาคนับเวลา	43
3.5 วงจรภาคถอดรหัสสัญญาณ DTMF	44
3.6 วงจรภาคตอบรับอัตโนมัติ	44
3.7 วงจรภาคประมวลผลกลาง	45
3.8 วงจรภาคเอาท์พุท	47
3.9 วงจรภาคจ่ายไฟ	47
3.10 ส่วนของโปรแกรม	48
บทที่ 4 : ผลการทดลอง	52
4.1 คำนำ	52
4.2 ภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์	52
4.3 วงจรนับ	52
4.4 วงจรถอดรหัสสัญญาณ DTMF	53
4.5 วงจรตอบรับอัตโนมัติ	55
บทที่ 5 : สรุปผลการทดลอง	56
การใช้งาน	57

ภาคผนวก ก : วงจร

ภาคผนวก ข : PROGRAM

ภาคผนวก ค : DATA SHEET

กิตติกรรมประกาศ

เอกสารอ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

	หน้า
รูปที่ 1.1 แสดง Block diagram การทำงานของ โครงงาน	2
รูปที่ 2.1 แสดงลักษณะสัญญาณ Dial Tone	5
รูปที่ 2.2 แสดงลักษณะสัญญาณ Busy Tone	5
รูปที่ 2.3 แสดงลักษณะสัญญาณ Ring Back Tone	5
รูปที่ 2.4 แสดงลักษณะสัญญาณ Ringing Tone	6
รูปที่ 2.5 แสดงกระแสไฟตรงที่เลี้ยงคู่สาย	7
รูปที่ 2.6 บล็อกไดอะแกรมการทำงานของเครื่องโทรศัพท์	8
รูปที่ 2.7 ระบบโทรศัพท์แบบพัลส์	9
รูปที่ 2.8 พัลส์เลขหมายของระบบโทรศัพท์แบบพัลส์	10
รูปที่ 2.9 ระบบโทรศัพท์แบบ DTMF	11
รูปที่ 2.10 การจัดปุ่มกดและระบบสัญญาณ	12
รูปที่ 2.11 บล็อกไดอะแกรมการทำงานพื้นฐานของชุมสายโทรศัพท์	13
รูปที่ 2.12 บล็อกไดอะแกรมการทำงานพื้นฐานของโทรศัพท์ไร้สาย	14
รูปที่ 2.13 แสดง โลเคิลรูป	15
รูปที่ 2.14 ส่วนประกอบของ ไฟฟ้ากระแสตรงและกระแสสลับ	15
รูปที่ 2.15 แสดง โครงสร้างของ MT8870	16
รูปที่ 2.16 แสดง Charecteristic ที่ได้จากวงจรรองความถี่	17
รูปที่ 2.17 แสดงวงจรการตรวจจับอย่างง่าย	18
รูปที่ 2.18 แสดงการต่อวงจรภาคอินพุท	19
รูปที่ 2.19 แสดงลักษณะของ ไอซี MT8870	20
รูปที่ 2.20 แสดงการใช้งานเบื้องต้นของ MT8870	20
รูปที่ 2.21 แสดงลักษณะของ ไอซี ISD 2590	21
รูปที่ 2.22 แสดง Block diagram การทำงานภายในของ ISD 2590	22
รูปที่ 2.23 แสดงการประยุกต์ใช้งาน ISD 2590	29
รูปที่ 2.24 แสดงบล็อกการทำงานภายในของไมโครคอนโทรลเลอร์	30
รูปที่ 2.25 แสดงการจัดวางขาของ 8051	32
รูปที่ 2.26 แสดงสัญญาณลักษณะของออปโตคัปเปิลอร์แบบต่างๆ	34
รูปที่ 2.27 แสดงวงจรพื้นฐานของกานำไตรแอกคัปเปิลอร์ไปใช้งาน	35
รูปที่ 2.28 แสดงการใช้งาน ไตรแอกคัปเปิลอร์	36

	หน้า
รูปที่ 2.29 แสดง Block diagram การควบคุม โหลดแบบแยกกราวด์	36
รูปที่ 2.30 แสดงการใช้ไฟโด้ทรานซิสเตอร์	37
รูปที่ 2.31 แสดงการต่อทรานซิสเตอร์เข้ากับอปโตคัปเปลอร์	37
รูปที่ 2.32 แสดงวงจรควบคุม โหลดไฟสลัปที่ใช้ไทรแอกคัปเปลอร์	38
รูปที่ 3.1 แสดงการต่อวงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูวางหูโทรศัพท์	42
รูปที่ 3.2 แสดงการต่อวงจรภาคนับเวลา	43
รูปที่ 3.3 แสดงการต่อวงจรภาคถอดรหัสสัญญาณ DTMF	44
รูปที่ 3.4 แสดงการต่อวงจรภาคตอบรับอัตโนมัติ	45
รูปที่ 3.5 แสดงการต่อวงจรภาคประมวลผลกลาง	46
รูปที่ 3.6 แสดงการต่อวงจรภาคเอาท์พุท	47
รูปที่ 3.7 แสดงการต่อวงจรภาคจ่ายไฟ	47
รูปที่ 3.8 แสดง Flow Chart การทำงานของระบบ (1)	49
รูปที่ 3.9 แสดง Flow Chart การทำงานของระบบ (2)	50
รูปที่ 3.10 แสดง Flow Chart การทำงานของระบบ (3)	51
รูปที่ 4.1 แสดงรูปสัญญาณนาฬิกาที่ผลิตจาก ไอซี Timer 555 ( รูปบน ) และสัญญาณนับ ( รูปล่าง )	53
รูปที่ 4.2 แสดงรูปสัญญาณ DTMF ที่วัดได้จากการกดหมายเลข “ 3 ”	53
รูปที่ 4.3 แสดงรูปสัญญาณ DTMF ที่วัดได้จากการกดหมายเลข “ 5 ”	54
รูปที่ 4.4 แสดงสัญญาณ SINE 1 KHz ที่ถูกบันทึกและทำการเล่นกลับ	55
รูปที่ 4.5 แสดงสัญญาณเสียงพูดคำว่า “ อา... ” ที่ถูกบันทึกและทำการเล่นกลับ	55
รูปที่ ก-1 แสดงภาคยกหูโทรศัพท์, วงจรนับเวลาและวงจรถอดรหัส DTMF	ก-1
รูปที่ ก-2 แสดงวงจรภาคบันทึกเสียงและวงจรภาคประมวลผลกลาง	ก-2
รูปที่ ก-3 แสดงภาคเอาท์พุท 8 ช่องสัญญาณ	ก-3
รูปที่ ก-4 แสดงวงจรภาคจ่ายไฟ	ก-4

## สารบัญตาราง

	หน้า
ตารางที่ 1 แสดงความถี่ที่มอดคูล์กันเมื่อกดหมายเลข	13
ตารางที่ 2 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ	17
ตารางที่ 3 แสดงคุณสมบัติทางไฟฟ้าของ ISD 2590	23
ตารางที่ 4 แสดงโหมดการทำงานของ ISD 2590	26
ตารางที่ 5 แสดงการทำงานในโหมด Push-Button	28
ตารางที่ 6 แสดงการเปรียบเทียบคุณสมบัติต่างๆของรีเลย์, โซลิดสเตตรีเลย์ และออปโตโซลิดสเตตรีเลย์	40



## บทที่ 1

### บทนำ

#### 1.1 ความเป็นมา

ในปัจจุบัน วิถีชีวิตของคนเราเปลี่ยนแปลงไปมาก ทุกคนเริ่มออกไปทำงานนอกบ้าน กว่าจะเข้าบ้านก็มีด่ำ จึงไม่ค่อยมีคนอยู่บ้าน และสมมุติว่าเราต้องกลับบ้านดึก การปิดบ้านมีด่ำจะเป็นอันตรายอย่างมาก เราจึงน่าจะมีความช่วยเหลือเราเปิดไฟทิ้งไว้ให้ จึงได้เกิดความคิดของโครงการชิ้นนี้ขึ้นว่าน่าจะมีเครื่องที่คอยเปิด-ปิดไฟในเวลาที่เราไม่อยู่บ้าน โดยใช้ไมโครคอนโทรลเลอร์มาช่วยในการควบคุม และในเมื่อเครื่องนี้สามารถควบคุมการเปิด-ปิดไฟในบ้านได้ จึงคิดว่าน่าจะออกแบบเพื่อควบคุมอุปกรณ์ไฟฟ้าให้เปิด-ปิดได้ด้วย และในการควบคุมนั้นเรามีแนวความคิดว่าอุปกรณ์ที่เราสามารถนำมาติดสื่อสารกันได้ง่ายที่สุดคือ “ โทรศัพท์ ” เพราะในปัจจุบันโทรศัพท์มีบทบาทสำคัญกับในชีวิตประจำวันของเราเป็นอย่างมาก เราจึงนำโทรศัพท์มาใช้เป็นตัวสื่อกลางการควบคุมของโครงการนี้ โดยระบบที่ใช้กับโครงการนี้จะเป็นโทรศัพท์ในระบบ Dual Tone Multi Frequency (DTMF)

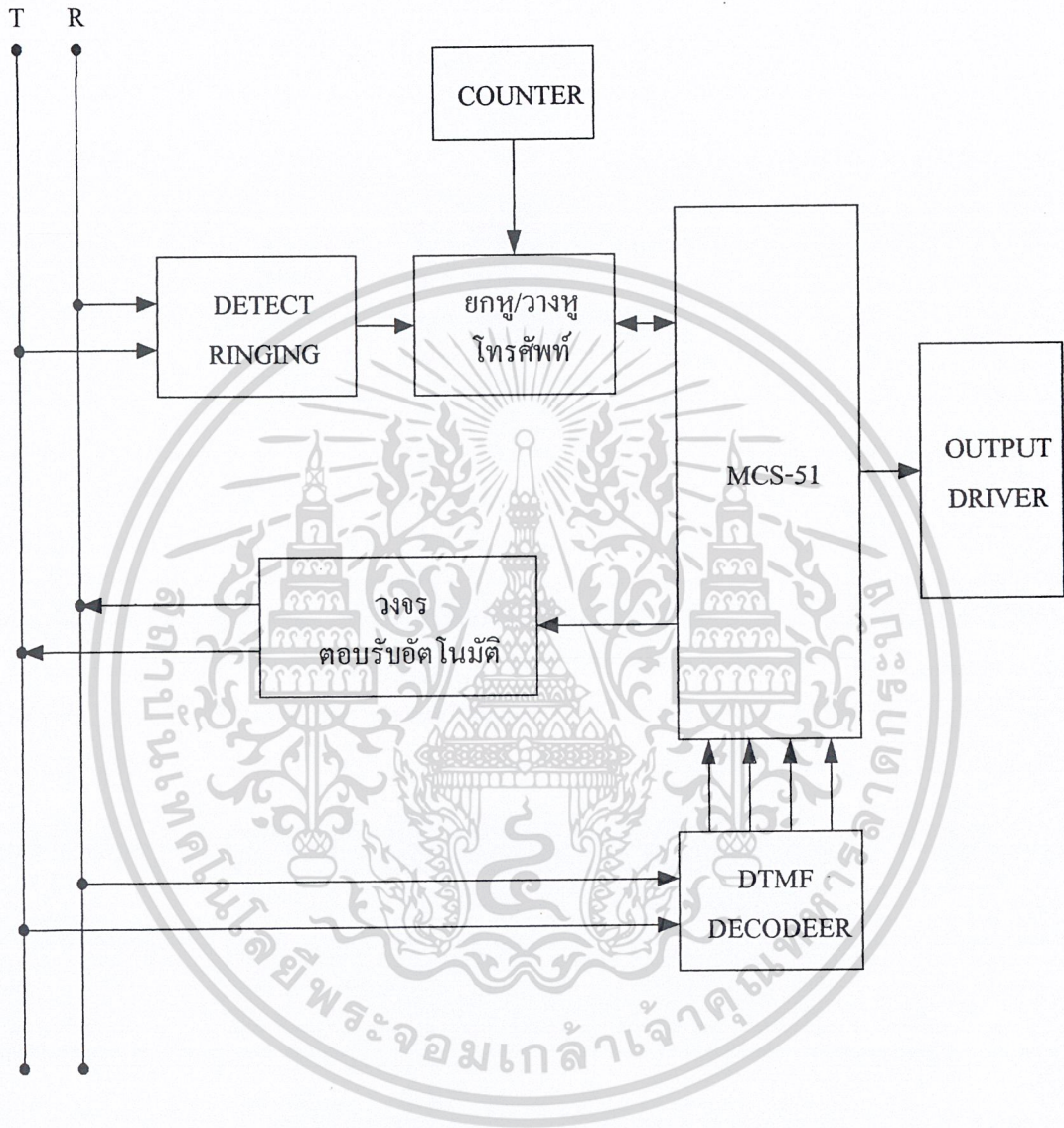
การแปลงสัญญาณ DTMF ในปัจจุบันไม่ใช่เรื่องยาก เพราะมีไอซีสำเร็จรูปมากมายที่ใช้แปลงสัญญาณ DTMF เป็นสัญญาณดิจิทัล ซึ่งในโครงการนี้ได้นำ ไอซีเบอร์ MT8870 มาใช้ เพราะมีคุณสมบัติตามที่ต้องการ

#### 1.2 วัตถุประสงค์ของโครงการ

- เพื่อศึกษาระบบควบคุม และการนำมาใช้งานในชีวิตประจำวัน
- เพื่อออกแบบระบบควบคุมเครื่องใช้ไฟฟ้าผ่าน โทรศัพท์
- เพื่อเปิด-ปิด เครื่องใช้ไฟฟ้าผ่านคู่สาย โทรศัพท์
- เพื่อสร้างระบบควบคุมเครื่องใช้ไฟฟ้าผ่าน โทรศัพท์

#### 1.3 Block diagram การทำงานเบื้องต้นของโครงการ

Block diagram การทำงานเบื้องต้นของโครงการนี้ แสดงให้ดูดังรูปที่ 1.1



รูปที่ 1.1 แสดง Block diagram การทำงานของโครงการ

#### 1.4 ขอบเขตของโครงการ

- ได้เครื่องควบคุมเครื่องใช้ไฟฟ้าผ่านสายโทรศัพท์
- มีรหัสผ่านสำหรับเจ้าของที่แท้จริง
- สามารถตั้งเวลาเปิด – ปิด ได้
- มีเสียงตอบกลับอัตโนมัติเพื่อช่วยให้การทำงานง่ายขึ้น

#### 1.5 ขั้นตอนการทำงานของโครงการ

สามารถเรียงลำดับการดำเนินงานได้ดังนี้

- 1.) ศึกษาระบบโทรศัพท์และการใช้งานไมโครคอนโทรลเลอร์
- 2.) ศึกษาสัญญาณที่จะนำมาควบคุม
- 3.) เริ่มออกแบบ Block diagram
- 4.) ออกแบบวงจรตาม Block diagram
- 5.) ทดสอบวงจรพร้อมกับแก้ไขจนใช้งานได้จริง
- 6.) นำแต่ละวงจรมาย่อยๆ มาประกอบกัน
- 7.) เขียน Flow chart การทำงานของโปรแกรมควบคุม
- 8.) เขียนโปรแกรมตาม Flow chart ที่วางไว้
- 9.) เริ่มทำการโปรแกรมลงบนไมโครคอนโทรลเลอร์
- 10.) ทดสอบการทำงานว่าใช้งานได้จริงหรือไม่
- 11.) แก้ไขส่วนที่บกพร่อง จนกว่าจะทำงานได้ตามจุดประสงค์ที่วางไว้

## บทที่ 2

### ทฤษฎี

#### 2.1 คำนำ

ในการออกแบบระบบควบคุมและสั่งการเครื่องใช้ไฟฟ้าผ่านคู่สายโทรศัพท์นั้น เราจำเป็นต้องศึกษาาระบบต่างๆที่มีส่วนเกี่ยวข้อง เช่น ระบบโทรศัพท์แบบ DTMF , Detect Ringing , Microcontroller เป็นต้น

#### 2.2 พื้นฐานโทรศัพท์

ระบบโทรศัพท์ถือกำเนิดขึ้นโดยการคิดค้นของ อเล็กซานเดอร์ เกรแฮมเบลล์ โทรศัพท์ระบบแรกที่เกิดขึ้นคือ ระบบโทรศัพท์แบบพัลส์ (pulse) การเรียกหมายเลขต่างๆ จะใช้สัญญาณพัลส์เป็นตัวกำเนิดทั้งสิ้น เช่น เลข 0 ก็คือสัญญาณพัลส์ 10 ลูก เลข 9 คือสัญญาณพัลส์ 9 ลูก เป็นต้น ส่วนประกอบหลักๆ ของระบบโทรศัพท์คือ

- 1.) เครื่องโทรศัพท์
- 2.) สายโทรศัพท์
- 3.) ชุมสายโทรศัพท์ ทำหน้าที่ตัดต่อคู่สายต่างๆ ให้ผู้เรียกต้นทางสามารถติดต่อปลายทางได้

##### 2.2.1 ระบบสัญญาณ

สัญญาณ (Signaling) คือข่าวสารที่ใช้ติดต่อระหว่างเครื่องโทรศัพท์กับชุมสาย หรือข่าวสารที่ติดต่อกันระหว่างชุมสายกับชุมสาย

หน้าที่ต่างๆ ไปของสัญญาณที่ใช้กับโทรศัพท์ในปัจจุบันมีอยู่ 4 หน้าที่ คือ

- 1.) การเตรียมพร้อม (Alerting)
- 2.) การส่งที่อยู่ของข่าวสาร (Transmitting Address Information)
- 3.) การตรวจตรา (Supervising)
- 4.) การส่งสัญญาณข่าวสาร (Transmitting Information Signaling)

##### 2.2.2 สัญญาณระหว่างผู้เข้ากับชุมสาย (Subscriber Signaling)

###### 1. สัญญาณที่ส่งจากผู้เข้าไปยังชุมสาย

1.1) **Off Hook** คือ สภาพผู้เช่ายกหูโทรศัพท์สายจะมีสภาพ Closed Loop (Low Impedance)

1.2) **On Hook** คือ สภาพผู้เช่าวางหูหรือสภาพว่างสายจะมีสภาพ Open Loop (High Impedance)

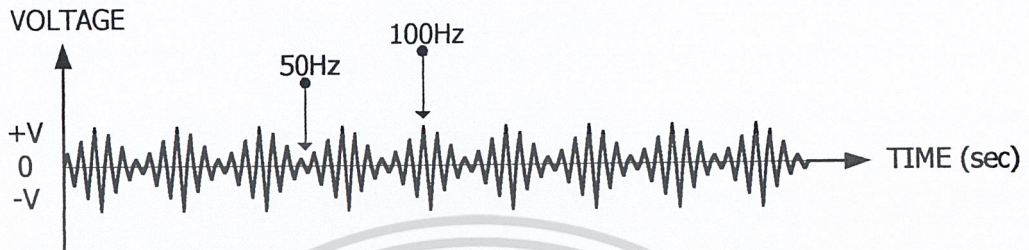
1.3) **Dialing** คือ สภาพที่ผู้เช่าหมุนเลขหมายเข้าเครื่องเป็น Rotary Dial สัญญาณจะเป็น Pulsing

ค่าความต้านทานจะสูงต่ำ สลับกันไปตามที่หมุนเลขหมาย ถ้าเครื่องเป็นแบบกดปุ่ม Touch Tone สัญญาณออกจะเป็นความถี่ DTMF ส่งออกไปยังชุมสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

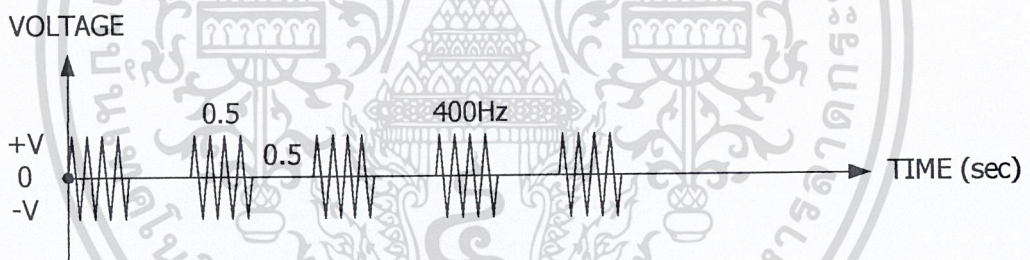
## 2. สัญญาณที่ส่งจากชุมสายไปยังเครื่องรับ

2.1 ) สัญญาณให้หมุน ( DT : Dial Tone ) ใช้เพื่อแสดงให้ผู้ใช้งานทราบว่า ขณะนี้ผู้ใช้สามารถที่จะเรียกไปยังหมายเลขที่ต้องการได้ ซึ่งเป็นสัญญาณต่อเนื่องขนาด 400 Hz แบบ AM



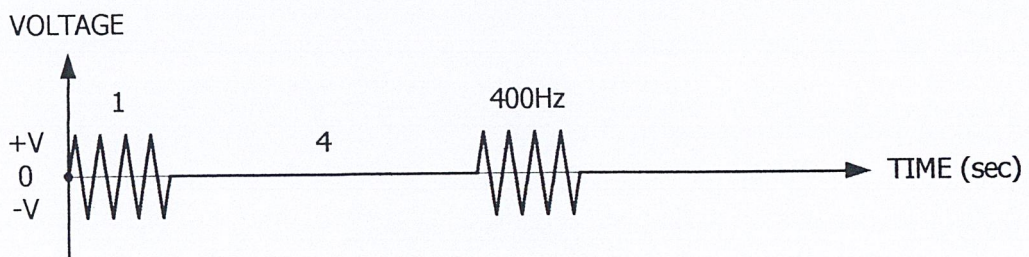
รูปที่ 2.1 แสดงลักษณะสัญญาณ Dial Tone

2.2 ) สัญญาณไม่ว่าง ( BT : Busy Tone ) ใช้เพื่อให้ผู้เรียกทราบว่า หมายเลขที่ต้องการติดต่อกับในขณะนี้ยังไม่ว่าง ควรจะวางหูสักกระยะหนึ่งก่อน แล้วจึงทำการติดต่อไปใหม่อีกครั้ง ซึ่งเป็นสัญญาณขนาด 400 Hz โดยมีช่วงเวลากการส่งประมาณ 0.5 วินาที แล้วเงียบประมาณ 0.5 วินาที



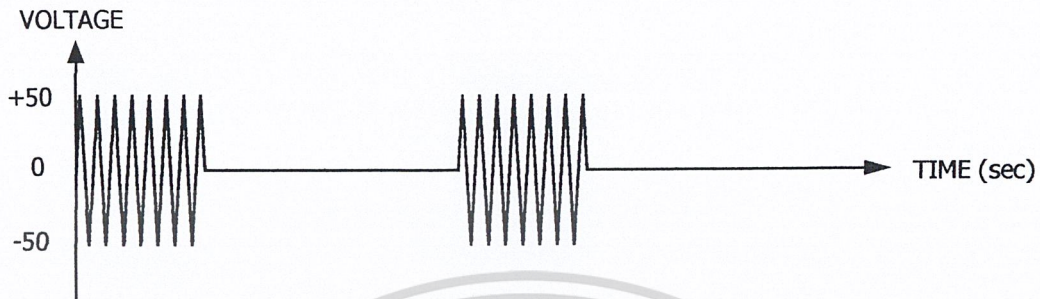
รูปที่ 2.2 แสดงลักษณะสัญญาณ Busy Tone

2.3 ) สัญญาณเรียกกลับ ( RBT : Ring Back Tone ) ใช้แสดงให้ผู้เรียกทราบว่า สามารถที่จะติดต่อกับผู้ที่ จะสนทนาด้วยได้แล้ว แต่ยังคงอยู่ในระหว่างการรอกหู ซึ่งเป็นสัญญาณขนาด 400 Hz โดยมีช่วงเวลากการส่งประมาณ 1 วินาที แล้วเงียบประมาณ 4 วินาที



รูปที่ 2.3 แสดงลักษณะสัญญาณ Ring Back Tone

2.4) สัญญาณกริ่งเรียก ( RGT : Ringing Tone ) ใช้พร้อมกับสัญญาณ Ring Back Tone เมื่อมีสัญญาณเรียกตั้งขึ้นก็จะมีสัญญาณเรียกกลับตั้งขึ้นพร้อมๆกัน แต่สัญญาณนี้จะแรงมากเพื่อให้กระดิ่งในเครื่องโทรศัพท์ดัง ซึ่งเป็นสัญญาณขนาด 50 Hz โดยมีช่วงเวลาเหมือน Ring Back Tone



รูปที่ 2.4 แสดงลักษณะสัญญาณ Ringing Tone

2.5) สัญญาณโทนอื่นๆ เช่น Nu Tone (Number Unobtained Tone) บอกให้ทราบว่าเลขหมายที่หมุนมาไม่มีการใช้งานอยู่ เป็นต้น

### 2.2.3 สัญญาณติดต่อระหว่างชุมสายกับชุมสาย (INTER EXCHANGE SIGNALING)

สัญญาณพื้นฐานมีอยู่ 5 ประเภท คือ

- 1.) Seizer (สัญญาณจับเวลา) เป็นสัญญาณให้ชุมสายปลายทางทราบว่า คู่สายขณะนี้ถูกใช้งานอยู่ชุมสายปลายทางจะทำการจัดเตรียมอุปกรณ์ที่รับเลขหมายของผู้ถูกเรียกที่จะส่งมา
- 2.) Address Information เป็นสัญญาณบอกเลขหมายหรือประเภทของผู้เช่า
- 3.) Answer Signal (สัญญาณตอบรับ) สัญญาณนี้ถูกส่งเมื่อผู้ถูกเรียกทำการยกหูรับ
  - 3.1) เริ่มต้นคิดเงิน
  - 3.2) ส่งสัญญาณคิดเงิน
  - 3.3) ตัดวงจรจับเวลาการใช้อุปกรณ์
- 4.) สัญญาณยกเลิกการต่อตรง (Clear Forward) จะถูกส่งเมื่อผู้เรียกทำการวางหู ผลของสัญญาณนี้จะทำให้วงจรทางด้านปลายทางทำการยกเลิกการต่อวงจรต่างๆ
- 5.) สัญญาณยกเลิกการตอบกลับ (Clear Back) จะถูกส่งเมื่อผู้ถูกเรียกทำการวางหู ผลของสัญญาณนี้จะทำให้ชุมสายต้นทางเริ่มต้นจับเวลา เมื่อเวลาผ่านไป 90 – 120 วินาที ชุมสายต้นทางจะยกเลิกการติดต่อมาพร้อมกับส่งสัญญาณ Clear Forward ออกไปเพื่อให้ชุมสายปลายทางยกเลิกเช่นกัน

## 2.2.4 การติดต่อกันระหว่างผู้เรียก ( Calling ) และ ผู้ถูกเรียก ( Called )

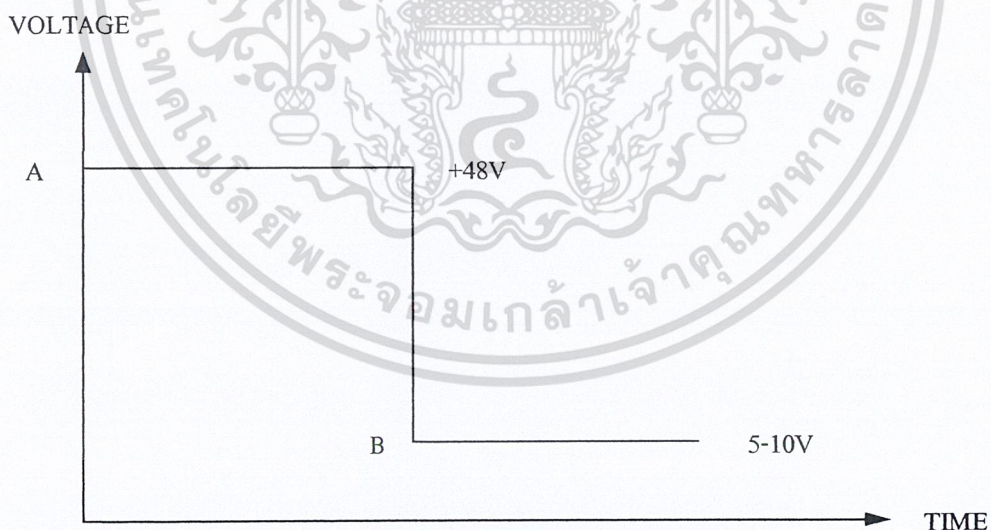
ขั้นตอนการทำงานของ โทรศัพท์แบ่งออกเป็น 2 กรณีคือผู้เรียก ( Calling ) และผู้ถูกเรียก ( Called )

### 2.2.4.1 กรณีผู้เรียก ( Calling subscriber )

ขณะที่โทรศัพท์ว่างอยู่นั้น ที่คู่สายโทรศัพท์นั้นจะมีกระแสไฟตรงตกคร่อมอยู่ +48 โวลต์ และเมื่อหูโทรศัพท์ถูกยกขึ้น กระแสไฟตรงที่ตกคร่อมอยู่นั้น จะตกลงมาเหลือ 5 - 10 โวลต์ ทั้งนี้ขึ้นอยู่กับระบบชุมสายย่อย ขณะเดียวกันนั้นก็จะมีสัญญาณเสียงให้หมุนหมายเลข ( Dial Tone ) ถ้าเลขหมายที่ถูกเรียกไม่ว่าง ผู้เรียกก็จะได้ยินเสียงสัญญาณไม่ว่าง ( Busy Tone ) และถ้าได้ยินเสียงกริ่งเรียก ( Ring Back Tone ) ก็แสดงว่าเลขหมายที่เรียกพร้อมที่จะทำการสนทนาได้ เพียงแต่รอจนกว่าผู้ถูกเรียกจะทำการยกหูรับ ก็เริ่มทำการสนทนา

### 2.2.4.2 กรณีผู้ถูกเรียก ( Called subscriber )

ขณะที่คู่สายว่างอยู่นั้นจะมีกระแสไฟตรงตกคร่อมอยู่ +48 โวลต์ และเมื่อมีการถูกเรียกจากต้นทางทางชุมสายจะทำการต่อให้และจะส่งสัญญาณกริ่งเรียก ( Ringing Tone ) เป็นแรงดันไฟสลับประมาณ 110 – 150 โวลต์ เมื่อมีการยกหูโทรศัพท์ ซึ่งทำให้มีความต้านทานประมาณ 600 โอห์ม แล้วต่อเข้ากับชุมสาย ในขณะเดียวกันทางชุมสายก็จะหยุดส่งสัญญาณกริ่งเรียก ( Ringing Tone ) และทำการต่อคู่สาย โทรศัพท์ให้เพื่อเริ่มการสนทนา ( ทำให้แรงดันตกคร่อมเหลือเพียง 5 – 10 โวลต์ )



รูปที่ 2.5 แสดงกระแสไฟตรงที่เลี้ยงคู่สาย

ช่วง A : ขณะที่คู่สายว่างอยู่จะมีไฟตกคร่อมอยู่ +48 โวลต์

ช่วง B : ขณะที่หูโทรศัพท์ถูกยกจะเหลือไฟตกคร่อมเพียง 5-10 โวลต์

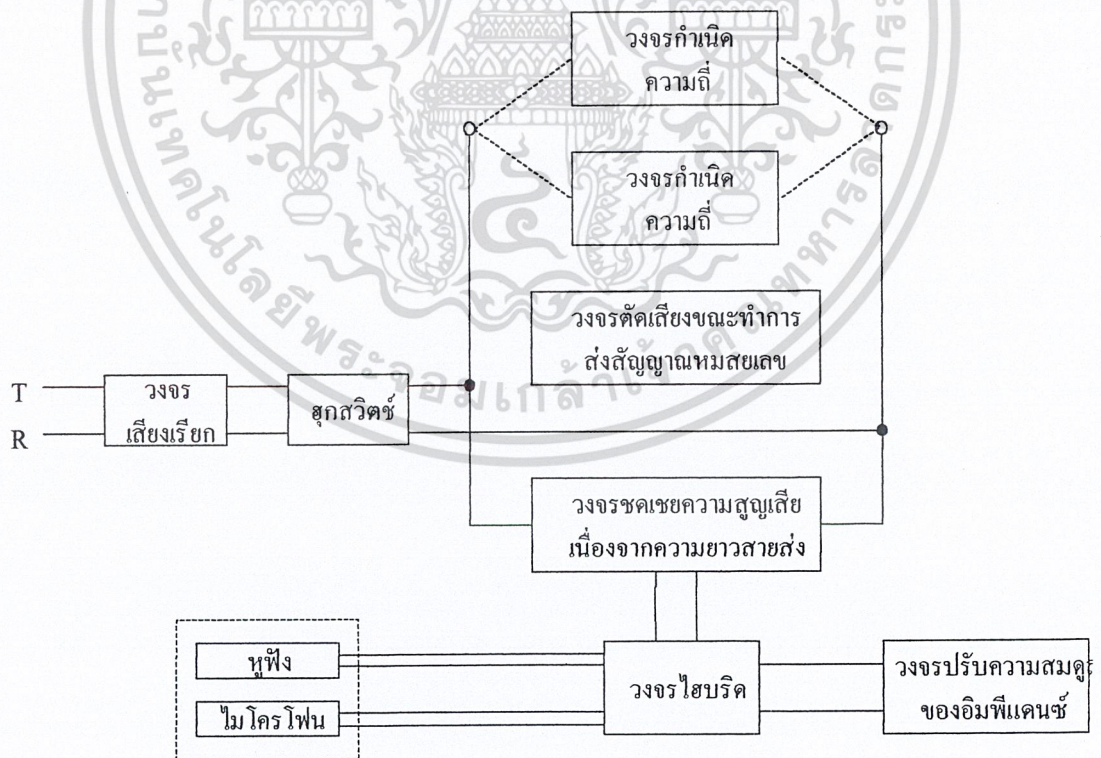
2.2.5 เครื่องโทรศัพท์

เครื่องโทรศัพท์ ( Telephone Set ) จัดเป็นอุปกรณ์ปลายทางอย่างหนึ่ง ทำหน้าที่รับส่งสัญญาณเสียงพูดระหว่างผู้เช่า (Subscriber) โดยทำหน้าที่แปลงสัญญาณเสียงเป็นสัญญาณไฟฟ้า ส่งไปในสายและในทางกลับกันก็เปลี่ยนพลังงานไฟฟ้า กลับมาเป็นพลังงานเสียง นอกจากนั้นเครื่องโทรศัพท์ยังทำหน้าที่ต่อไปนี้

- 1.) ทำหน้าที่ส่งสัญญาณเรียกไปยังชุมสายท้องถิ่น ( Local – Exchage ), (Hook off)
- 2.) ทำหน้าที่ส่งสัญญาณ Code ที่ใช้แทนเลขหมายผู้ถูกเรียก ( B Subscriber)
- 3.) ทำหน้าที่รับเสียงโทน (Tone) ที่ตอบรับจากชุมสาย ตลอดจนสัญญาณเรียก ( Ringing Tone)
- 4.) ทำหน้าที่ส่งสัญญาณยกเลิกการติดต่อเรียกไปยังชุมสาย (Hook on)

บล็อกไดอะแกรมการทำงานของโทรศัพท์

ในรูปที่ 2.6 เป็นบล็อกไดอะแกรมการทำงานของโทรศัพท์ ไม่ว่าจะเป็นระบบพัลส์หรือ โทนมี่มีลักษณะเหมือนกัน แตกต่างกันตรงที่การกำเนิดสัญญาณเลขหมาย ว่าจะป็นระบบพัลส์หรือ DTMF วงจรเสียงเรียกทำหน้าที่แจ้งให้ผู้ใช้โทรศัพท์ทราบว่าการเรียกเข้ามา สุกสวิชต์เป็นตัวบอกให้ชุมสายโทรศัพท์รับรู้ว่าการยกหูใช้งานโทรศัพท์แล้ว ก็จะทำการตัดต่อคู่สายให้ติดต่อกันได้ ในส่วนของวงจรตัดเสียงขณะทำการส่งเลขหมาย จะช่วยให้การส่งเลขหมาย มีความชัดเจนถูกต้อง ไม่ถูกรบกวนด้วยสัญญาณเสียงพูด



รูปที่ 2.6 บล็อกไดอะแกรมการทำงานของเครื่องโทรศัพท์

ในขณะที่วงจรชดเชยความสูญเสีย เนื่องจากความยาวของสายส่งจะทำให้สัญญาณที่ติดต่อระหว่าง ต้นทางและปลายทางมีความแรงและชัดเจนมากที่สุด แม้ว่าต้นทางและปลายทางจะมีความห่างกันแค่ไหนก็ตามวงจรไฮบริดทำหน้าที่เสมือนวงจรขยาย 2 ทิศทาง หรือสามารถให้สัญญาณผ่านเข้าออกได้ตลอดเวลา จึงมีเสียงจากปลายทางมาปรากฏที่หูฟัง ในขณะที่สัญญาณจากปากพูดก็จะผ่านออกไปทางคู่สายได้ สุดท้ายวงจรปรับความสมดุลของความต้านทาน มีไว้เพื่อทำให้ความต้านทานของส่วนต่างๆ ในโทรศัพท์เหมาะสม เพื่อให้การถ่ายถอดสัญญาณเป็นไปได้อย่างมีประสิทธิภาพมากที่สุด

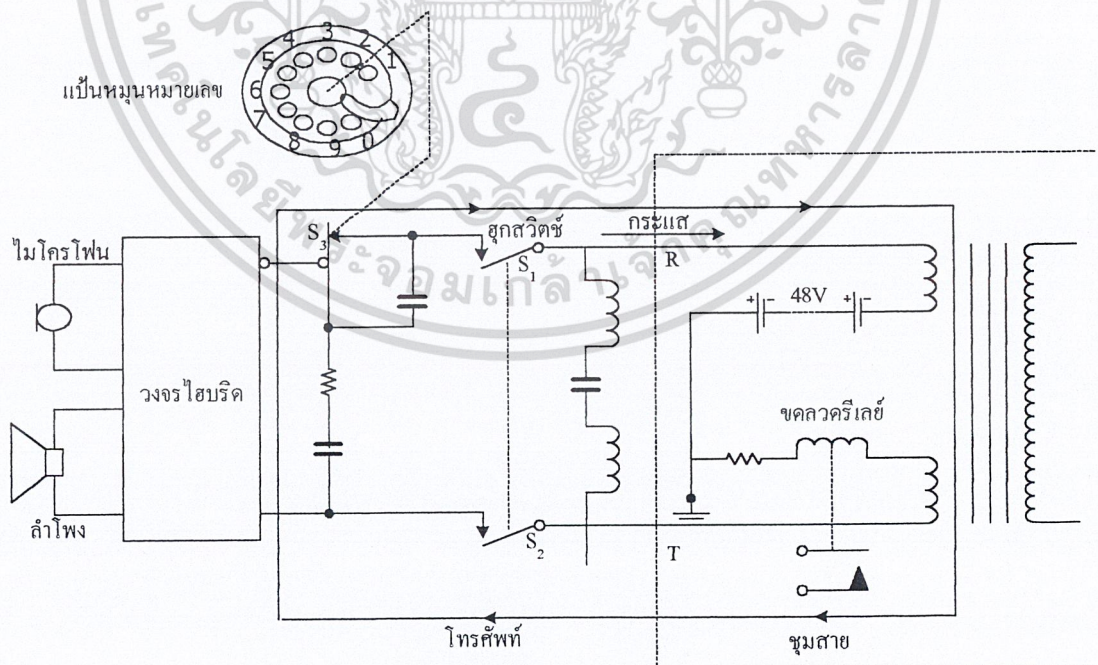
ส่วนประกอบหลักของเครื่องโทรศัพท์ แบ่งออกได้ 3 ส่วนดังนี้

- 1.) ส่วนรับส่งสัญญาณเสียงพูด (Speech transmission)
- 2.) ส่วนกำเนิดสัญญาณเลขหมายของผู้เรียก (Generator Tone Code)
- 3.) ส่วนที่รับสัญญาณเรียกจากชุมสาย (Ringing Tone)

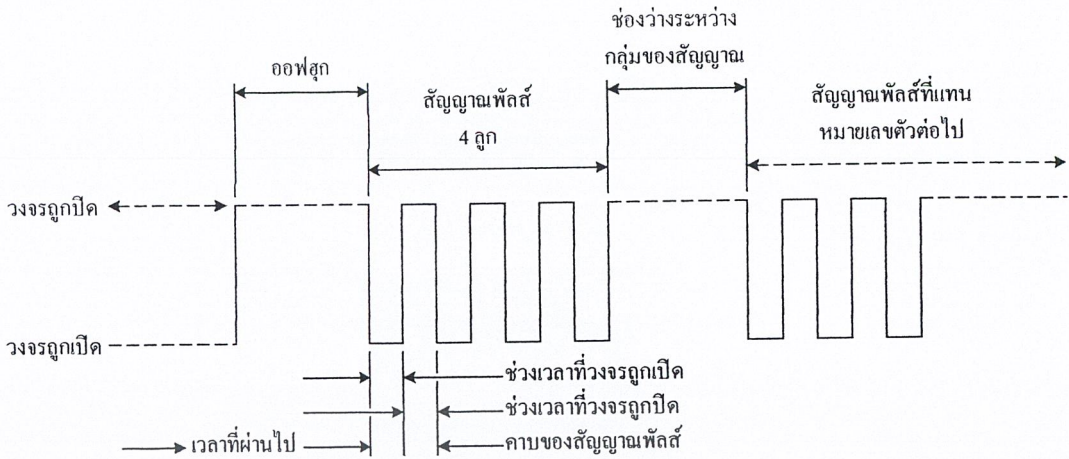
นอกจากนี้เครื่องโทรศัพท์ยังแบ่งออกเป็นสองชนิด คือ

### 2.2.6 ระบบโทรศัพท์แบบพัลส์

อย่างที่ได้อธิบายมาแล้วข้างต้น ระบบโทรศัพท์แบบนี้ทำงานด้วยสัญญาณพัลส์ที่เกิดจากการตัดต่อวงจร รูปที่ 2.7 เป็นวงจรหมุนหมายเลขแบบพัลส์ เมื่อมีการหมุนหมายเลขสวิตช์จะเกิดการตัดต่อตามจำนวนของเลขหมายที่ต้องการติดต่อ ทำให้เกิดการไหลแบบไม่ต่อเนื่องเป็นพัลส์ตามจังหวะของการตัดต่อของสวิตช์ S1 ดังในรูปที่ 2.8



รูปที่ 2.7 ระบบโทรศัพท์แบบพัลส์

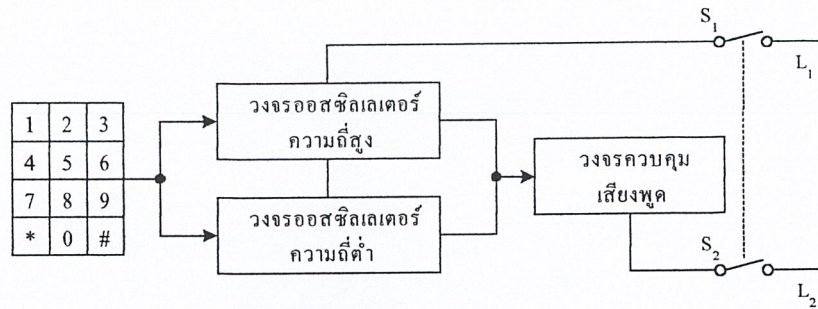


รูปที่ 2.8 พัลส์เลขหมายของระบบโทรศัพท์แบบพัลส์

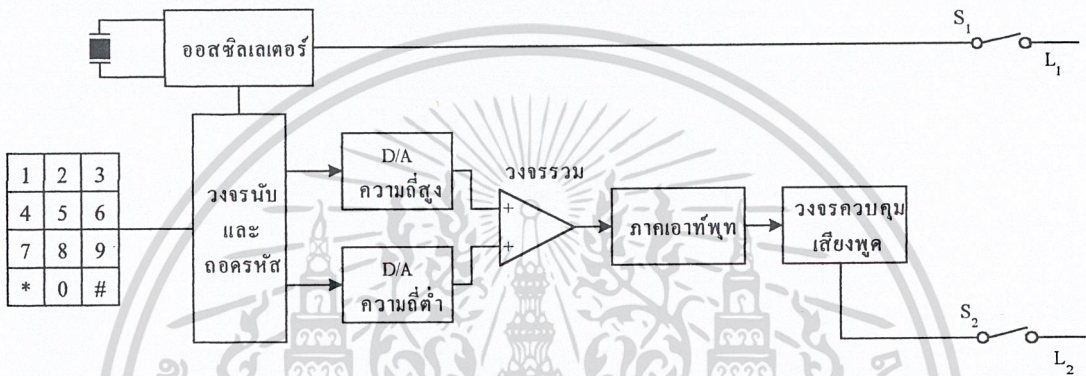
ก่อนการใช้งานสัญญาณจะมีระดับค่าอยู่ เมื่อมีการยกหูเกิดสถานะออฟสลุค เกิดสัญญาณบวกรขึ้นจนกระทั่งเริ่มหมุนหมายเลข ในที่นี้กำหนดให้หมุนหมายเลข 4 ก็จะเกิดพัลส์ 4 ลูก และจะเกิดช่องว่างสำหรับแยกหมายเลขด้วย จากนั้นจึงเริ่มหมุนหมายเลขต่อไป ในทางปฏิบัติผู้ใช้สามารถหมุนหมายเลขต่อเนื่องไปได้เลย วงจรภายในของโทรศัพท์จะเป็นตัวแบ่งแยกของแต่ละหมายเลขเอง ในระบบโทรศัพท์แบบพัลส์นี้ จำนวนพัลส์ถูกกำหนดให้มีอัตรา 10 พัลส์ต่อวินาทีคาบเวลาของสัญญาณพัลส์มีค่าอย่างต่ำ 100 มิลลิวินาที ช่วงเวลาที่วงจรถูกเปิดจะต้องไม่น้อยกว่า 60 มิลลิวินาที ( ในอเมริกา ) หรือ 67 ( สำหรับประเทศอื่นๆ ) และ จากการใช้มือหมุนพบว่า ช่วงเวลาเฉลี่ยก่อนหมุนแต่ละเลข มีค่าประมาณ 0.5 – 3 วินาที

2.2.7 ระบบโทรศัพท์แบบ DTMF

บล็อดโคอะแกรมของระบบ DTMF แสดงดังรูปที่ 2.9 จะเห็นว่าจากรูปที่ 2.9 (ก) เป็นวงจรในยุคแรกๆ ซึ่งจะต้องมีวงจรแยกความถี่สูงและความถี่ต่ำออกจากกัน เพื่อตรวจสอบหมายเลขที่ส่งมาเข้ามา ต่อมามีการพัฒนามาใช้ไอซีสำเร็จรูป ดังรูปที่ 2.9 (ข) โดยใช้หลักการของวงจรดิจิทัลแปลงรหัสทางดิจิทัลเป็นสัญญาณอะนาลอก ซึ่งมีความแม่นยำในการถอดรหัส DTMF มากกว่าจากการพัฒนานี้เองทำให้ปัจจุบันขนาดของโทรศัพท์เล็กลงมาก เพราะไม่ต้องมีขดลวดกระดิ่งใหญ่ๆ แบบระบบพัลส์ เนื่องจากในการใช้ทรานสดิวเซอร์เป็นตัวส่งเสียงแทน



(ก) วงจรแบบแรกๆ

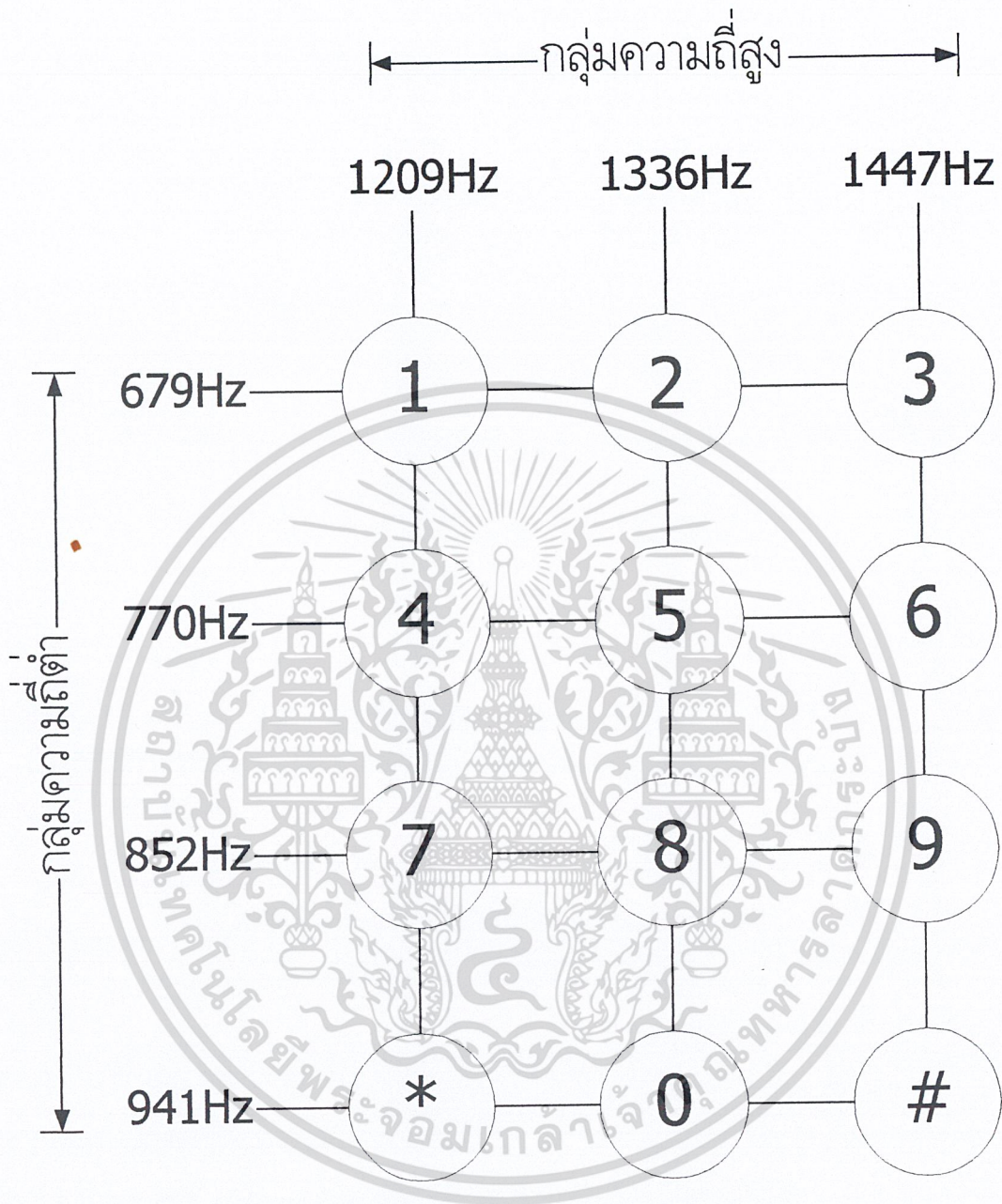


(ข) วงจรที่ถูกพัฒนาในรูปแบบของไอซีสำหรับรูป

รูปที่ 2.9 ระบบโทรศัพท์แบบ DTMF

โทรศัพท์ชนิดนี้สร้างสัญญาณ DTMF (Dual Tone Multiple Frequency) ในการส่งเลขหมาย โดยการกดแต่ละเลขหมายบนหน้าปัทม์โทรศัพท์ จากการกดปุ่มแต่ละปุ่มจะมีสองความถี่ส่งออกไปพร้อมกัน ความถี่แต่ละคู่ที่ส่งออกไปจะมีค่าเวลาประมาณ 40 มิลลิวินาที และช่วงเวลาห่างระหว่างเลขหมายมีค่า 60 มิลลิวินาทีเป็นอย่างต่ำ โทรศัพท์แบบกดปุ่มจึงทำงานเร็วกว่าแบบหมุนอยู่ประมาณ 10 เท่า

ในการออกแบบระบบควบคุมดังกล่าว จำเป็นต้องทราบการทำงานของระบบกล่าวคือ โทรศัพท์ชนิดนี้เป็นโทรศัพท์ชนิดกดปุ่มระบบ Tone ประกอบด้วยปุ่มกดจำนวน 12 ปุ่มและมีการทำงานเป็นแบบ Dual Multi Frequency เป็นกจะแบ่งออกเป็น 4 แถว กับ 3 คอลัมน์ ดังรูปที่ 2.10



รูปที่ 2.10 การจัดปุ่มกดและระบบสัญญาณ

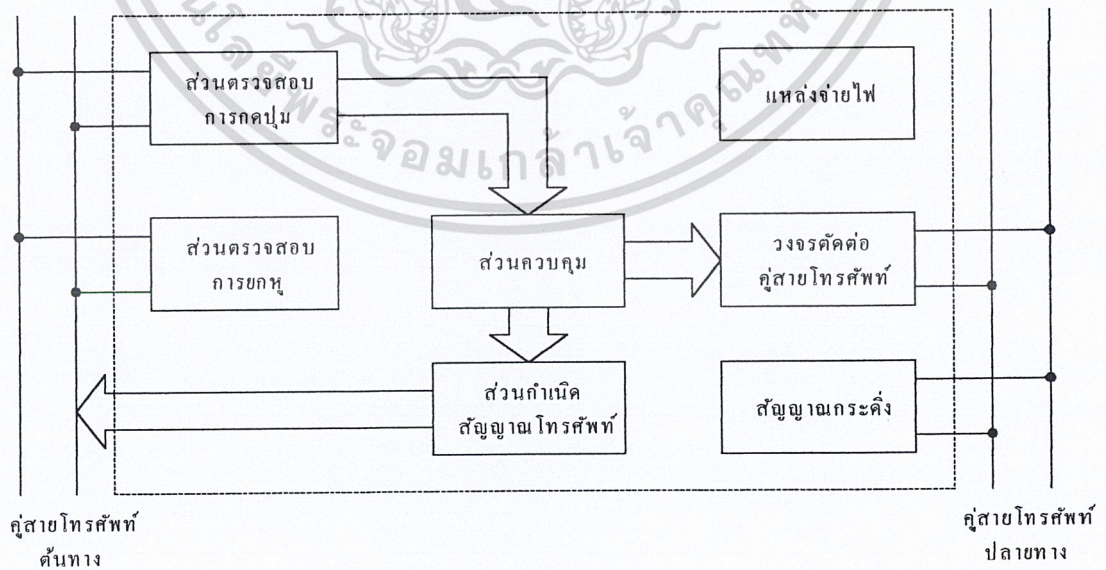
เมื่อกดหมายเลขใดหมายเลขหนึ่ง จะประกอบด้วย Tone เสียง 2 ความถี่ด้วยกันคือ ความถี่สูง และ ความถี่ต่ำ (ความถี่ทางด้าน คอถัมน์ และ แถว ตามลำดับ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1 แสดงความถี่ที่มอดคูเลตกันเมื่อกดหมายเลข

หมายเลข	ความถี่ต่ำ(Hz)	ความถี่สูง (Hz)
1	697	1209
2	697	1366
3	697	1477
4	770	1209
5	770	1366
6	770	1477
7	852	1209
8	852	1336
9	852	1477
0	941	1336
*	941	1209
#	941	1477
A	697	1633
B	770	1633
C	852	1633
D	941	1633

2.2.8 ซุ่มสายโทรศัพท์



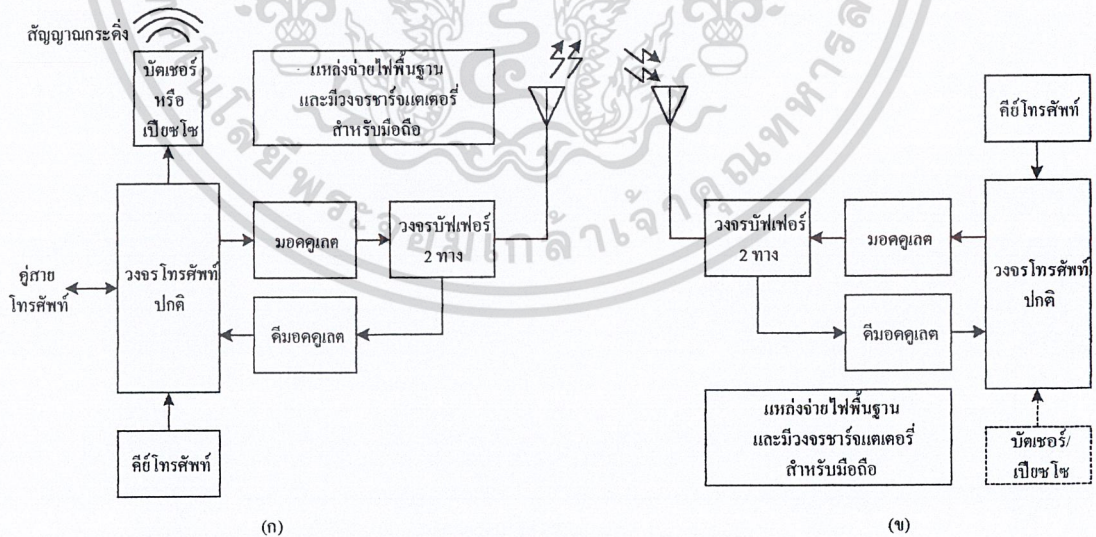
รูปที่ 2.11 บล็อกไดอะแกรมการทำงานพื้นฐานของชุมสายโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุมสายโทรศัพท์เป็นอุปกรณ์ที่มีความสำคัญมากในระบบโทรศัพท์ เพราะเป็นอุปกรณ์ที่ทำหน้าที่ติดต่อคู่สายโทรศัพท์ให้ต้นทางและปลายทางสามารถติดต่อพูดคุยกันได้ จากระบบชุมสายใหญ่ๆ ก็มีการนำมาประยุกต์ใช้ในสำนักงาน เพื่อให้การติดต่อระหว่างแผนกต่างๆ ในสำนักงานคล่องตัว จากเดิมที่ใช้รีเลย์เป็นตัวติดต่อคู่สาย ทำให้ชุมสายมีขนาดใหญ่โตมาก ก็มีการพัฒนาเป็นอิเล็กทรอนิกส์สวิตซ์ ในรูปที่ 2.11 เป็นบล็อกไดอะแกรมของชุมสายโทรศัพท์อัตโนมัติ

2.2.9 ระบบโทรศัพท์ไร้สาย

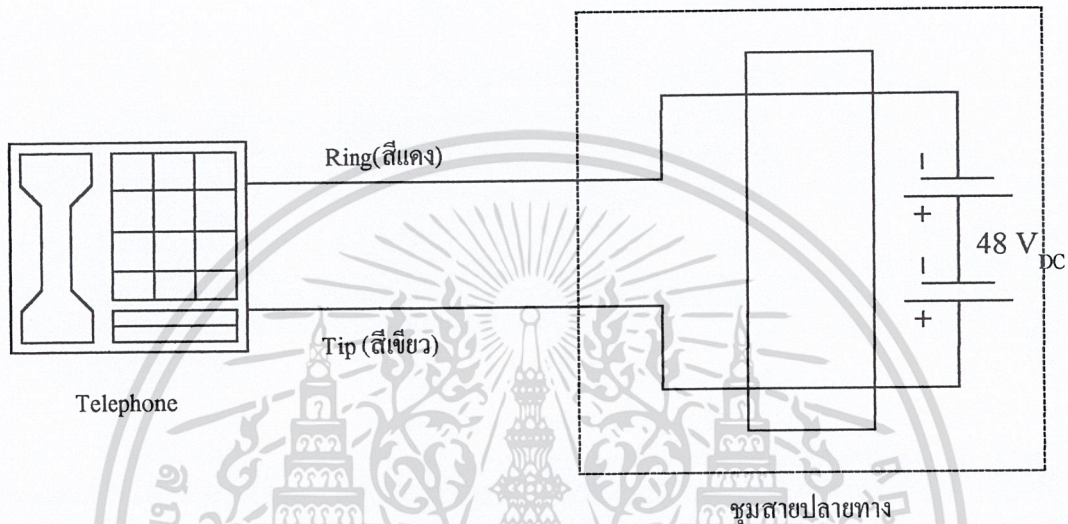
วิวัฒนาการต่อมาของโทรศัพท์ คือ การติดต่อแบบไร้สาย ทำให้ผู้ใช้งานสามารถที่จะใช้งานโทรศัพท์ที่ได้โดยไม่ต้องอยู่ติดกับเครื่องโทรศัพท์อีกต่อไป โทรศัพท์ไร้สายประกอบด้วยส่วนฐานกับส่วนมือถือดังมีบล็อกไดอะแกรม ดังรูปที่ 2.12 โดยในรูปที่ 2.12 (ก) เป็นไดอะแกรมการทำงานของส่วนฐานที่ต้องต่อกับสายโทรศัพท์จากองค์การโทรศัพท์ไว้ตลอดเวลา ส่วนในรูปที่ 2.12 (ข) เป็นไดอะแกรมการทำงานของส่วนมือถือเมื่อมีการเรียกเข้า ส่วนฐานจะเป็นตัวตรวจจับสัญญาณกระดิ่ง จากนั้นทำการส่งสัญญาณไปยังส่วนมือถือโดยใช้คลื่นวิทยุ เพื่อแจ้งการเรียกเข้า ที่ส่วนมือถือก็จะมีส่วนวงจรดีมอดูเลตคลื่นวิทยุที่ใช้คลื่นพาห่ออกไป จนได้รับสัญญาณโทรศัพท์ที่ใช้งานจริงๆ ทำให้ผู้ใช้สามารถติดต่อสื่อสารได้ โดยผ่านทางส่วนมือถือของโทรศัพท์ไร้สายนี้ ส่วนการส่งสัญญาณจะอาศัยคลื่นวิทยุเป็นพาหะในการส่งคลื่นโดยมอดูเลตแบบเฟมโอม ใช้คลื่นพาห่ที่มีความถี่ประมาณ 1.6 – 1.8 เมกกะเฮิร์ตซ์ แต่โดยส่วนใหญ่มักจะใช้ความถี่ 107 เมกกะเฮิร์ตซ์ ส่วนเสียงพูดจะมอดูเลตเข้ากับคลื่นพาห่ความถี่ 49.8 ถึง 49.9 เมกกะเฮิร์ตซ์ รัศมีการประมาณ 100 เมตร



รูปที่ 2.12 บล็อกไดอะแกรมการทำงานพื้นฐานของโทรศัพท์ไร้สาย (ก)ส่วนฐานของโทรศัพท์ (BASE STATION) , (ข) ส่วนมือถือ

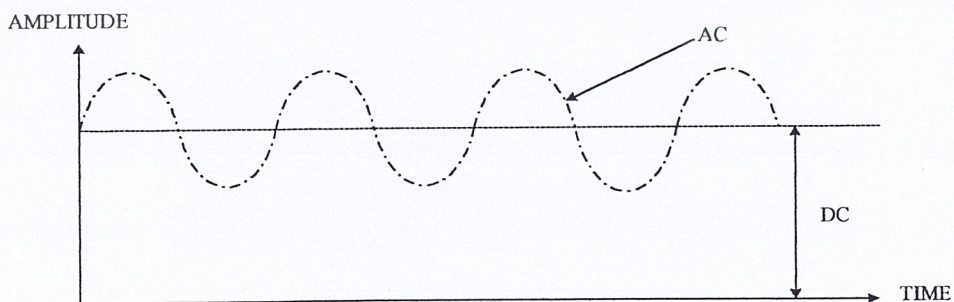
2.2.10 LOCAL LOOP

ความหมายของ Local Loop คือ สายส่งสองสายจากเครื่องโทรศัพท์ไปชุมสายปลายทางและมีค่าอิมพีแดนซ์ของสายเองประมาณ 500 – 1000 โอห์ม แต่ค่าที่ใช้ทั่วไปคือ 600 โอห์ม ถ้าในชุมสายปลายทางมีการติดตั้งแหล่งจ่ายไฟร่วม DC ขนาด 48 โวลต์ ให้แต่ละรูปของผู้ใช้โทรศัพท์ ลวดตัวนำ 2 เส้นในรูป มีชื่อว่าทิป(Tip) และ ริง(Ring) โดยริงจะต่อกับสัญญาณไฟ 48 V<sub>DC</sub> ทิปจะต่อกับกราวด์ ดังรูปที่ 2.13



รูปที่ 2.13 แสดงโลคอลลูป

เมื่อผู้ใช้โทรศัพท์ยกหูโทรศัพท์ มีผลทำให้สวิตช์ปิดลง (Hook off) จากนั้นกระแสไฟตรงขนาด 20 มิลลิแอมป์ไหลวนอยู่ในลูปซึ่งสภาวะยกหูโทรศัพท์นี้ ระดับแรงดันไฟฟ้าระหว่างทิปกับริงมีค่าลดลงเหลือประมาณ 4 โวลต์ ส่วนสัญญาณเสียงพูดจากเครื่องโทรศัพท์ถูกส่งไปในทิศทางใดทิศหนึ่ง ในลูป โดยทำให้เกิดการเปลี่ยนแปลงเล็กน้อย ภายในกระแสลูป (20 mA) ซึ่งเกิดจากสัญญาณ AC ทับบนกระแสลูป DC ดังรูปที่ 2.14

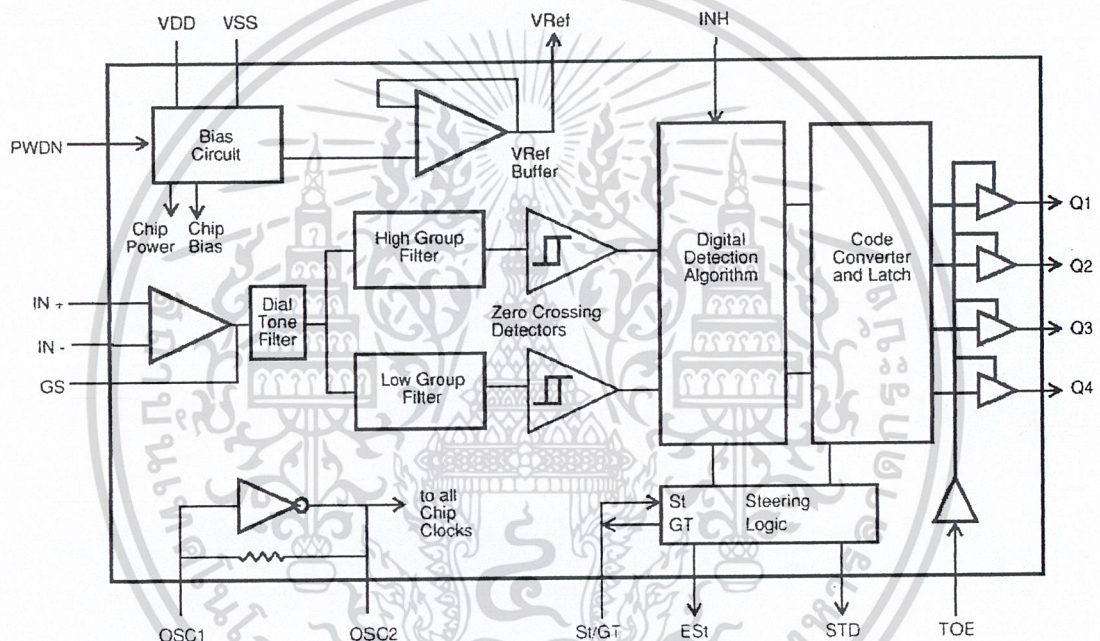


รูปที่ 2.14 ส่วนประกอบของไฟฟ้ากระแสตรงและกระแสสลับ

## 2.3 ทฤษฎีพื้นฐานเกี่ยวกับ MT8870

### 2.3.1 โครงสร้างของ MT8870

โครงสร้างภายในของ MT8870 ประกอบด้วย วงจรกรองความถี่และวงจรถอดรหัสทางดิจิทัล เป็นไอซีที่สร้างโดยใช้เทคโนโลยี ISO-CMOS ในส่วนของวงจรกรองความถี่ใช้เทคนิคของ SWITCH CAPACITER FILTER สำหรับกรองความถี่สูงและต่ำ ส่วนวงจรถอดรหัสใช้เทคนิคการนับทางดิจิทัล เพื่อตรวจจับและถอดรหัส เป็นเลขฐานสองขนาด 4 บิต และเช็คช่วงเวลาที่สำคัญเข้ามา ส่วนภาค อินพุท เป็นออปแอมป์ซึ่งสามารถปรับอัตราขยายได้ โดยการต่อกับอุปกรณ์ภายนอกซึ่งเป็นวงจร แลตซ์ 3 สถานะ



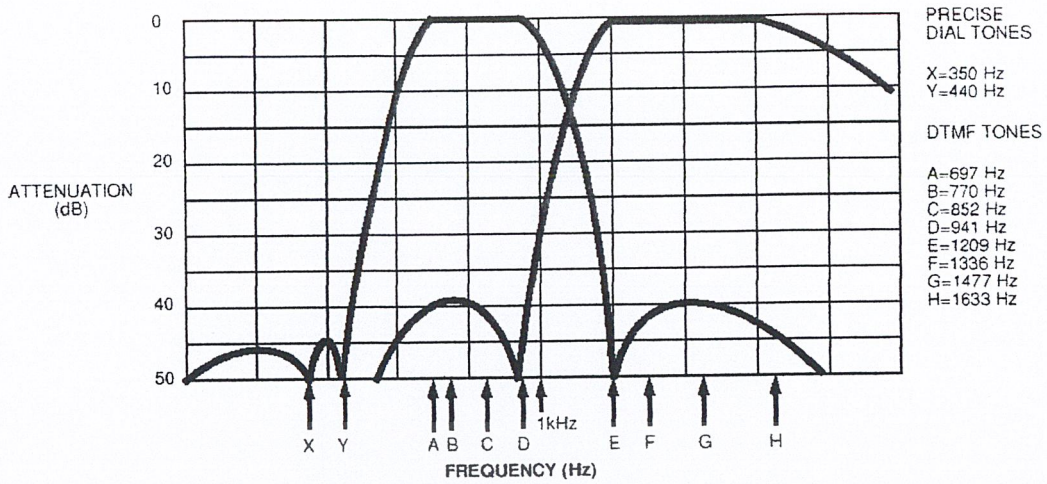
รูปที่ 2.15 แสดง โครงสร้างภายในของ MT8870

### 2.3.2 ฟังก์ชันการทำงานภายในของ MT8870

ภายในของ MT8870 ประกอบด้วยส่วนสำคัญ 5 ส่วน คือ

#### 1. ภาคกรองความถี่ (Filter Section)

ในส่วนนี้จะทำการแยกสัญญาณ DTMF ที่เข้ามาซึ่งเป็นช่วงความถี่ 2 ช่วง คือ ช่วงความถี่สูง และช่วงความถี่ต่ำ โดยใช้วงจรกรองความถี่ชนิด สวิตช์คาปาซิเตอร์อันดับที่ 6 ซึ่งสามารถแยกความถี่ ออกเป็น 2 ช่วง คือ ช่วงความถี่สูงและช่วงความถี่ต่ำ



รูปที่ 2.16 แสดง Charecteristic ที่ได้จากวงจรกรองความถี่

2. ภาคถอดรหัส (Decoder Section)

สัญญาณ DTMF ที่ถูกกรองเรียบร้อยแล้วจะผ่านเข้าวงจรถอดรหัส ซึ่งจะถอดรหัสออกมาเป็นตัวเลข โดยใช้เทคนิคการนับแบบดิจิทัลและมีการตรวจสอบความถี่ที่เข้ามา ว่าเป็นความถี่มาตรฐาน DTMF หรือไม่ เพื่อป้องกันความถี่อื่นเข้ามาแทรก เมื่อตรวจสอบเรียบร้อยแล้วความถี่นั้นถูกต้อง สัญญาณที่ขา Est ( Early Steering ) ก็จะแอสที่ฟเพื่อที่จะถอดรหัสความถี่ที่ได้รับ ออกมาเป็นค่าตามตารางดังนี้

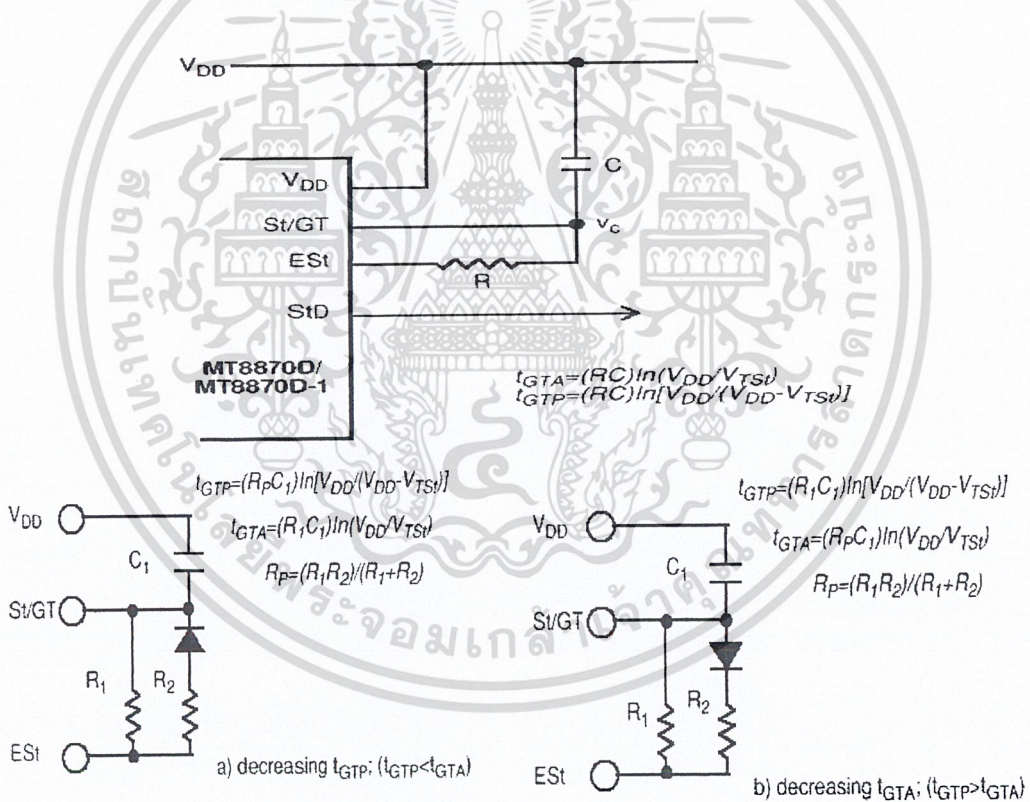
ตารางที่ 2 แสดงค่าที่ถอดรหัสได้จากความถี่ต่างๆ

NO	TOE	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
1	H	0	0	0	1
2	H	0	0	1	0
3	H	0	0	1	1
4	H	0	1	0	0
5	H	0	1	0	1
6	H	0	1	1	0
7	H	0	1	1	1
8	H	1	0	0	0
9	H	1	0	0	1
0	H	1	0	1	0
*	H	1	0	1	1
#	H	1	1	0	0

3. ภาคตรวจสอบสัญญาณ (Steering Circuit)

ก่อนที่จะมีการถอดรหัสความถี่ออกไปที่เอาต์พุท จะมีการตรวจสอบช่วงความถี่ที่เข้ามาว่ามีระยะเวลาตามที่กำหนดหรือไม่ โดยสังเกตจากระยะเวลาการกดปุ่มโทรศัพท์ ซึ่งต้องกดปุ่มภายในเวลาที่กำหนด มิฉะนั้นวงจรส่วนนี้จะถือว่าสัญญาณนั้นไม่ถูกต้อง ส่วนช่วงเวลานั้นสามารถตั้งได้โดยค่า RC ที่ต่ออยู่ภายนอก สัญญาณที่ขา Est จะเป็น “High” นานใกล้เคียงกับระยะเวลาที่ความถี่ DTMF เข้ามา จากรูปที่ 2.17 เมื่อขา Est เป็น “High” จะทำให้  $V_c$  สูงขึ้น ตัวเก็บประจุ จะคายประจุทำให้แรงดัน  $V_c$  สูงขึ้นจนถึงค่าทรานซิสเตอร์ วงจรถอดรหัสจึงจะถอดรหัสออกมาเป็นตัวเลขขนาด 4 บิต สำหรับค่าว่าการ์ดไทม์ (Gard Time) หมายถึง ช่วงคาบเวลาของความถี่ที่เข้ามา ซึ่งจะนานมากกว่าหรือเท่ากับช่วงเวลาที่เรที่ตั้งไว้ จึงจะยอมรับว่าสัญญาณความถี่นั้นถูกต้อง หรือพูดได้ว่าเวลาที่เรที่ตั้งไว้โดยค่า RC ก็คือ การ์ดไทม์ นั่นเอง

ดังนั้น เมื่อสัญญาณความถี่ที่เข้ามามากกว่าเวลาที่ตั้งไว้จึงจะสามารถถอดรหัสได้ แต่ถ้าสัญญาณความถี่นั้นเข้ามาสั้นกว่าก็จะไม่มีการถอดรหัสออกไป

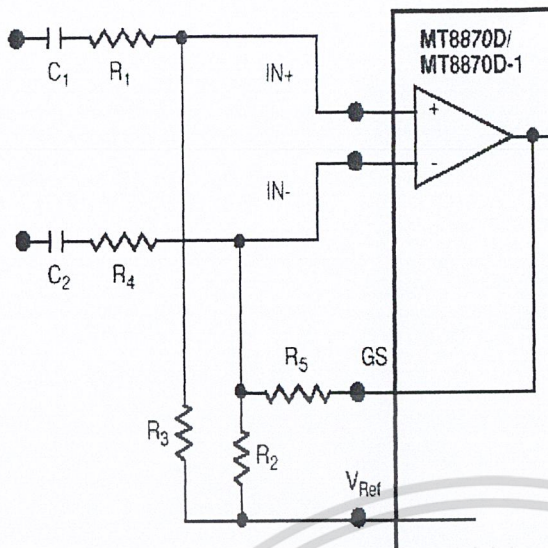


รูปที่ 2.17 แสดงวงจรการตรวจจับอย่างง่าย

4. ภาคขยายสัญญาณต่างๆ (Differential Input)

วงจรส่วนอินพุทของ MT8870 เป็นภาคขยายโดยใช้โอปแอมป์ที่สามารถปรับอัตราการขยายได้ โดยต่อกับวงจรภายนอกเพิ่มเข้าไป ดังรูปที่ 2.18 แสดงการต่อวงจรภายนอกเข้ากับอินพุท ซึ่งสามารถคำนวณอัตราการขยายความแตกต่างของอินพุทและอิมพีแดนซ์ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



#### Differential Input Amplifier

$$C_1=C_2=10 \text{ nF}$$

$$R_1=R_4=R_5=100 \text{ k}\Omega$$

$$R_2=60 \text{ k}\Omega, R_3=37.5 \text{ k}\Omega$$

All resistors are  $\pm 1\%$  tolerance.  
All capacitors are  $\pm 5\%$  tolerance.

$$R_3 = \frac{R_2 R_5}{R_2 + R_5}$$

$$\text{VOLTAGE GAIN } (A_v \text{ diff}) = \frac{R_5}{R_1}$$

INPUT IMPEDANCE

$$(Z_{\text{INDIFF}}) = 2 \sqrt{R_1^2 + \left(\frac{1}{\omega C}\right)^2}$$

รูปที่ 2.18 แสดงการต่อวงจรภาคอินพุท

### 5. ภาคกำเนิดความถี่ (Oscillator Section)

ในภาคนี้ภายในไอซีจะมีวงจรมีเวลาอยู่ภายใน เพียงแต่ต่อคริสตอลขนาด 3.58 MHz ก็สามารถใช้งานได้ทันที

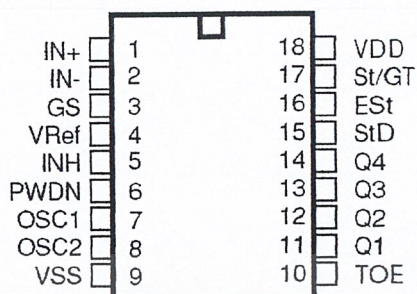
#### คุณสมบัติของ MT8870

- 1.) เป็นตัวรับและถอดรหัสสัญญาณความถี่ DTMF
- 2.) กินไฟน้อยใช้ไฟเลี้ยงระดับเดียวกับ TTL
- 3.) สามารถตั้งอัตราขยายได้
- 4.) สามารถปรับการ์ดใหม่ได้

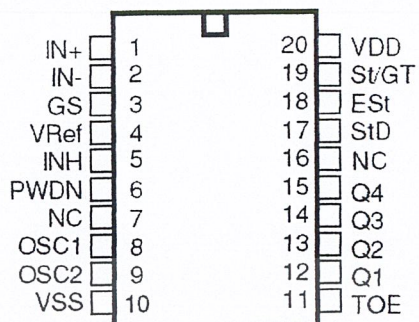
#### 2.3.3 การนำ MT8870 ไปใช้งาน

- 1.) นำไปใช้งานด้านรีโมทคอนโทรล
- 2.) เครื่องป้องกันการโทรศัพท์ทางไกล
- 3.) ใช้งานเกี่ยวกับบัตรเครดิต
- 4.) ใช้งานร่วมกับคอมพิวเตอร์
- 5.) ใช้งานในชุมสายขนาดเล็ก หรือ PABX
- 6.) ใช้งานกับโทรศัพท์ทั่วไป
- 7.) เครื่องป้องกันขโมย
- 8.) ใช้ควบคุมอุปกรณ์ผ่านทางโทรศัพท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

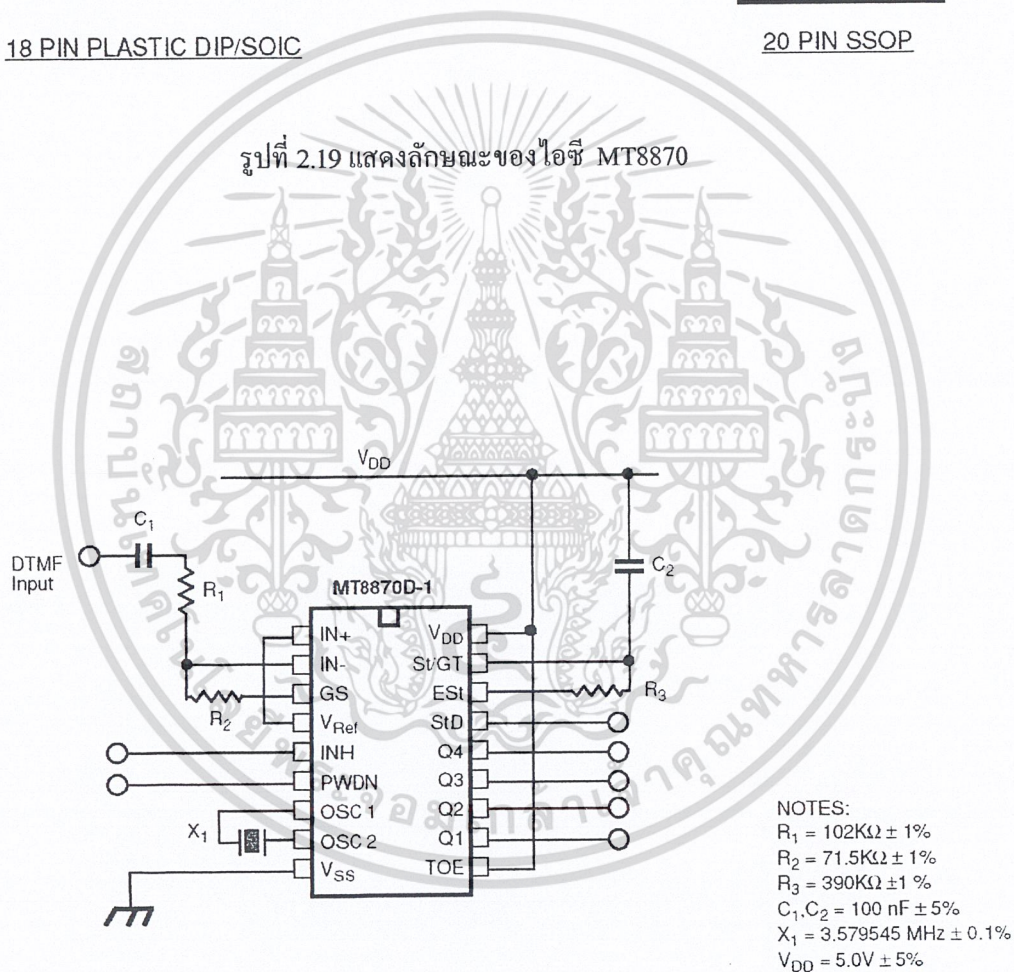


18 PIN PLASTIC DIP/SOIC



20 PIN SSOP

รูปที่ 2.19 แสดงลักษณะของไอซี MT8870

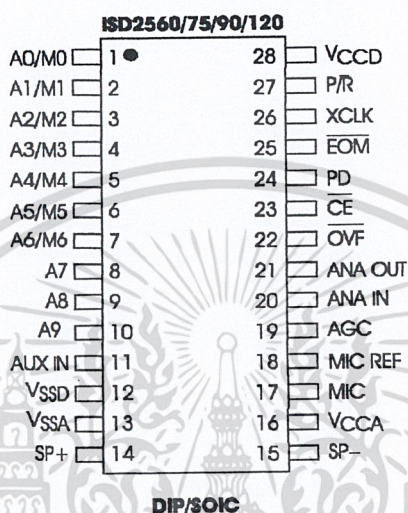


รูปที่ 2.20 แสดงวงจรการใช้งานเบื้องต้นของ MT8870

## 2.4 ทฤษฎีพื้นฐานเกี่ยวกับ ISD 2590

### 2.4.1 โครงสร้างของ ISD 2590

ISD 2590 เป็นไอซีที่ถูกสร้างขึ้นมาในการใช้งานเฉพาะด้าน โดยจะใช้งานทางด้านการบันทึกเสียงโดยเฉพาะ ซึ่ง ISD 2590 สามารถนำไปใช้ประโยชน์ต่าง ๆ ได้มากมาย



รูปที่ 2.21 แสดงลักษณะของไอซี ISD 2590

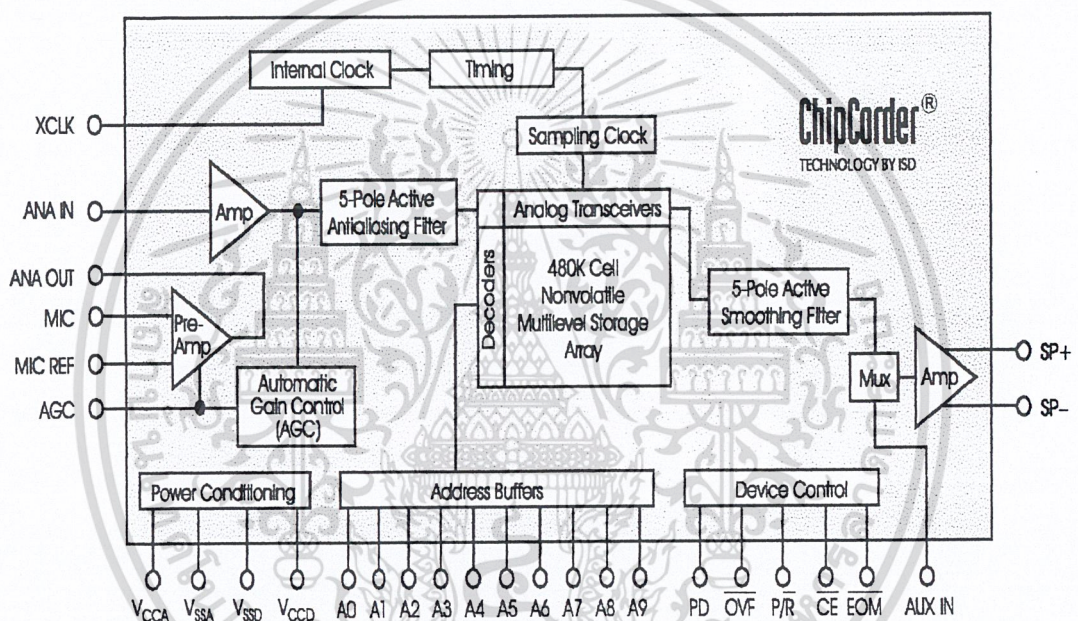
### 2.4.2 คุณสมบัติของ ISD 2590

คุณสมบัติหลัก ๆ ที่สำคัญก็จะเป็นการนำไปใช้งาน เพราะเป็นไอซีสำเร็จรูปและการนำไปใช้งานนั้นก็ไม่จำเป็นต้องต่อกับอุปกรณ์ร่วมมากนัก ซึ่งคุณสมบัติของ ISD 2590 มีดังต่อไปนี้

- 1.) ไอซีเพียงตัวเดียวก็สามารถบันทึกและเล่นกลับได้อย่างง่ายดาย
- 2.) ไม่มีอุปกรณ์ประเภทไอซีอื่น ๆ มาประกอบรวม
- 3.) ไม่ต้องพัฒนาระบบอื่นเข้ามาเสริมเพื่อให้ใช้งานได้
- 4.) มีประสิทธิภาพในการบันทึกและเล่นกลับ
- 5.) ควบคุมการบันทึกและเล่นกลับด้วยสวิทช์หรือไมโครคอนโทรลเลอร์
- 6.) เวลาในการบันทึกหรือเล่นกลับ 90 วินาที
- 7.) ต่อкасดกันได้ในโดยตรงเพื่อเพิ่มระยะเวลาให้ยาวขึ้น
- 8.) ปีการทำงานอัตโนมัติเมื่อไม่มีการบันทึกหรือเล่นกลับนานเกินไป
- 9.) สามารถเก็บข้อมูลไว้ได้นานถึง 100 ปี โดยไม่ต้องมีแบตเตอรี่สำรอง
- 10.) สามารถทำการบันทึกได้ถึง 100,000 ครั้ง
- 11.) มีวงจรกำเนิดสัญญาณพิกภายในตัว
- 12.) สามารถตั้งโปรแกรมควบคุมการเล่นกลับเพียงอย่างเดียวได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติต่าง ๆ ที่รวมอยู่ในไอซีเพียงตัวเดียวจึงทำให้ง่ายแก่การใช้งาน ตั้งแต่วงจรขยายสัญญาณจากไมโครโฟนไปจนถึงหน่วยจัดเก็บข้อมูลที่ทำการบันทึกและเล่นกลับที่รวมไว้ในไอซีเพียงตัวเดียว ในการบันทึก จะจัดเก็บข้อมูลต่าง ๆ ไว้ในหน่วยความจำที่เป็นเซลล์ โดยไม่ต้องมีไฟสำรองเพื่อรักษาข้อมูลไว้ไม่ให้สูญหาย (non-volatile memory cells) สัญญาณเสียงที่อยู่ในรูปของสัญญาณอะนาลอก จะถูกบันทึกไว้ในหน่วยจัดเก็บข้อมูลโดยตรง โดยอาศัยเทคโนโลยี DAST (Direct Analog Storage Technology) และการจัดเก็บข้อมูลก็เก็บในลักษณะที่เป็นสัญญาณอะนาลอกอยู่เช่นเดิม จึงทำให้การเล่นกลับสามารถให้เสียงที่เหมือนต้นกำเนิดเสียงมาก เพราะไม่มีกระบวนการเปลี่ยนสัญญาณอะนาลอกเป็นสัญญาณดิจิทัลเข้ามาเกี่ยวข้อง



รูปที่ 2.22 แสดง Block diagram การทำงานภายในของ ISD 2590

#### 2.4.3 การวางตำแหน่งขาและการใช้งานเบื้องต้นของ ISD 2590

การวางตำแหน่งขาของ ISD 2590 แสดงให้ดูดังรูปที่ 2.21 และการใช้งานเบื้องต้นของการทำงานนั้นต้องทำความเข้าใจหรือทราบรายละเอียดของคุณสมบัติทางเทคนิคของไอซีตัวนี้กันเสียก่อน ซึ่งรายละเอียดนี้มีความสำคัญมากต่อการใช้เป็นค่าอ้างอิง ในการออกแบบการใช้งานและการทำงานเบื้องต้น ในที่นี้จะกล่าวถึงหน้าที่การใช้งานของแต่ละขา เพราะการทำงานของแต่ละขาหรือหน้าที่ของแต่ละขามีความสำคัญมากที่จะนำไปใช้ไปใช้งานได้อย่างถูกต้องและปลอดภัย

ตารางที่ 3 แสดงคุณสมบัติทางไฟฟ้าของ ISD 2590

พารามิเตอร์	สัญลักษณ์	ค่า	หน่วย
แรงดันอินพุตด้านต่ำ “ 0 ”	$V_{IL}$	0.8	โวลต์
แรงดันอินพุตด้านสูง “ 1 ”	$V_{IH}$	2	โวลต์
แรงดันเอาต์พุตด้านต่ำ	$V_{CL}$	0.4	โวลต์
แรงดันเอาต์พุตด้านสูง	$V_{CH}$	$V_{CC} - 0.4$	โวลต์
แรงดันเอาต์พุตด้านสูงที่ขา OVF	$V_{CH2}$	2.4	โวลต์
แรงดันเอาต์พุตด้านสูงที่ขา EOM	$V_{CH2}$	$V_{CC} - 10$	โวลต์
กระแสแรงดันไฟเลี้ยงที่ $V_{CC} = 5V$	$I_{CC}$	1 - 10	มิลลิแอมป์
กระแสขณะสแตนด์บายที่ $V_{CC} = 5V$	$I_{SB}$	1 - 10	ไมโครแอมป์
กระแสรั่วไหลทางอินพุต	$I_{IL}$	1	ไมโครแอมป์
อิมพีแดนซ์ของโหลดเอาต์พุต	$R_{EXT}$	16	โอห์ม
อิมพีแดนซ์ของปริแอมป์ไมโครโฟน	$R_{MIC}$	10	กิโลโอห์ม
อิมพีแดนซ์ของอินพุตภายนอก	$R_{AUX}$	10	กิโลโอห์ม
อิมพีแดนซ์ของอินพุตอะนาล็อก	$R_{ANAIN}$	3	กิโลโอห์ม
อัตราขยายของปริแอมป์ 1	$A_{PRE1}$	24	เดซิเบล
อัตราขยายของปริแอมป์ 2	$A_{PRE2}$	5	เดซิเบล
อัตราขยายของขา AUX ( สัญญาณภายนอก )	$A_{AUX}$	1	โวลต์ ต่อ โวลต์
อัตราขยายของลำโพงเอาต์พุต	$A_{APP}$	22	เดซิเบล
อิมพีแดนซ์ของขา AGC	$R_{AGC}$	5	กิโลโอห์ม
แรงดันไฟเลี้ยงของไอซีทั้งหมด	$V_{CC}$	5 - 7	โวลต์
อุณหภูมิขณะทำงาน	$T_S$	-65 - 150	องศาเซลเซียส

[ ขาที่ 1 - 10 ] Address/Mode Input (A0 -A9), (M0 - M6) ขาแอดเดรสและโหมดอินพุตจะมีอยู่สองฟังก์ชันที่ขึ้นอยู่กับระดับของสอง MSB ของแอดเดรส ถ้าแอดเดรสใดแอดเดรสหนึ่งของ MSB เป็น “ 0 ” อินพุตก็จะมาปรากฏที่แอดเดรสบิตทั้งหมดและใช้เป็นแอดเดรสเริ่มต้นสำหรับรอบการบันทึกและเล่นกลับ และขาแอดเดรสจะเกิดแลตช์ที่ขอบขาของพัลส์ที่ขา CE และถ้า MSB มีสถานะเป็น “ 1 ” ขาแอดเดรสและโหมดอินพุตจะมาอยู่ที่โหมดบิตทั้งหมด และเกิดการแลตช์เมื่อขอบขาของพัลส์ ปรากฏที่ขา CE

[ ขาที่ 11 ] **Auxiliary Input ( AUX IN )** จะเป็นขาที่รับอินพุทจากภายนอก ซึ่งเป็นการมัลติเพล็กซ์ สัญญาณที่ผ่านออกไปทางเอาต์พุทของวงจรขยายภายในและขับออกสู่ลำโพง โดยขั้นตอนการทำงานนี้จะเกิดขึ้นเมื่อขา CE มีสถานะเป็น “ 1 ” รอบของการเล่นกลับก็จะสิ้นสุดลงหรือเมื่อข้อมูลที่บันทึกไว้ถูกเล่นกลับจนหมดแล้ว ถ้ามีการต่อคาสเคด ISD 2590 หลาย ๆ ตัว ขา AUX IN จะถูกใช้ต่อเข้ากับสัญญาณเล่นกลับที่ออกมาจากขาเอาต์พุทของตัวก่อนหน้านี

[ ขาที่ 12 , 13 ] **Ground Input (  $V_{SSA}$  ,  $V_{SSD}$  )** โดยคุณสมบัติของไอซีในตระกูล ISD 2590 จะมีการแยกกันระหว่าง กราวด์ของสัญญาณอะนาลอกกับกราวด์ของสัญญาณดิจิทัล ขากราวด์ทั้งสองนี้จะถูกต่อและบรรจุอยู่ในไอซีแล้ว การใช้งานของกราวด์ทั้งสองนี้จะเลือกต่อกับกราวด์ของพาวเวอร์ซัพพลายในส่วนที่มีค่าอิมพีแดนซ์ต่ำ เพื่อไม่ต้องการให้เกิดค่าแรงดันที่แตกต่างกันระหว่างกราวด์ทั้งสอง

[ ขาที่ 14 , 15 ] **Speaker Output ( Sp+ , Sp- )** เป็นขาเอาต์พุทที่ต่อออกลำโพง ISD 2590 นี้จะมีวงจรขับสัญญาณความแตกต่างออกสู่ลำโพง ซึ่งประกอบอยู่ในไอซีเรียบร้อยแล้ว โดยมีความสามารถในการขับเอาต์พุทออกสู่ลำโพงได้ 50 มิลลิวัตต์ ที่โหลดลำโพง 16 โอห์ม ขาเอาต์พุททั้งสองนี้จะไม่ต้องขานานกันโดยตรงเด็ดขาด เมื่อมีการต่อคาสเคดกันหลาย ๆ ตัว และไม่เหมาะในการต่อเอาต์พุทลำโพงขานานกันหลายตัว โดยเฉพาะในบางครั้งเอาต์พุทลำโพงสามารถต่อคาสเคดกับไอซีอีกตัวได้โดยตรงเพราะมีตัวเก็บประจุเป็นตัวคัปปลิงอยู่ภายในแล้ว

[ ขาที่ 16 , 28 ] **Voltage Input (  $V_{CCA}$  ,  $V_{CCD}$  )** เป็นขารับแรงดันที่จะต้องแยกจากกันระหว่าง ขารับแรงดันของอะนาลอก และขารับแรงดันของดิจิทัลที่ประกอบอยู่ภายในไอซีแล้ว ขารับแรงดันต้องการไฟเลี้ยง +5 โวลต์ และต้องเป็นไฟเลี้ยงที่มีสัญญาณรบกวนต่ำมาก

[ ขาที่ 17 ] **Microphone Input ( MIC )** จะรับสัญญาณอินพุทที่ผ่านเข้ามายังไมโครโฟน แล้วส่งสัญญาณผ่านเข้าสู่วงจรปรีแอมป์ที่ประกอบอยู่ภายในไอซี ภายในประกอบด้วยวงจรควบคุมอัตราการขยายอัตโนมัติ ( AGC ) โดยวงจรนี้จะทำหน้าที่ควบคุมอัตราการขยายของวงจรปรีแอมป์ให้มีอัตราการขยายอยู่ในช่วง -15 ถึง 24 เดซิเบล ไมโครโฟนภายนอกจะถูกคัปปลิงผ่านตัวเก็บประจุภายนอก ในลักษณะอนุกรมกับขา 17 ซึ่งค่าความจุของตัวคัปปลิงจะถูกกำหนดค่าโดยคำนึงถึงค่าความต้านทาน 10 กิโลโอห์ม ที่ต่ออยู่ภายในกับขา 17 ของไอซี เพื่อทำให้เกิดการตัดออฟที่ความถี่ต่ำ

[ ขาที่ 18 ] **Micro Reference Input ( MIC REF )** จะต่อขา 18 นี้ เข้ากับกราวด์อะนาลอก (  $V_{SSA}$  ) โดยมีตัวเก็บประจุต่ออนุกรมอยู่ก่อน เพื่อทำหน้าที่กำจัดสัญญาณรบกวนทางอินพุทที่ขา 17 และเพื่อให้เกิดการชดเชยทางด้านสัญญาณรบกวนให้ดีกว่า 10 เดซิเบล

[ ขาที่ 19 ] **Automatic Gain Control Input ( AGC )** เป็นขาอินพุทที่ควบคุมการปรับอัตราการขยายของปรีแอมป์ของไดนามิกไมโครโฟน เพื่อให้เกิดความเหมาะสมกับระดับสัญญาณที่มีย่านกว้างมากของสัญญาณอินพุทจากไมโครโฟน และเพื่อให้ระดับสัญญาณที่ทำการบันทึกเกิดความผิดเพี้ยนน้อยที่สุด ที่ขา AGC นี้จะต้องต่อร่วมกับอุปกรณ์ RC เพื่อกำหนดค่าเวลาคงที่โดยมีค่าความต้านทานภายใน 5 กิโลโอห์ม และจะต่อร่วมกับตัวเก็บประจุภายนอกอีกตัวหนึ่งแล้วผ่าน

ลงกราวด์อะนาล็อก ค่าที่เหมาะสมบางครั้งกำหนดไว้ที่ค่าความต้านทาน 470 กิโลโอห์ม และตัวเก็บประจุ 4.7 ไมโครฟารัด

[ ขาที่ 20 ] **Analog Input ( ANA IN )** จะรับสัญญาณที่ผ่านจอร์ปรีแอมป์ออกมาทางขา 21 โดยผ่านตัวเก็บประจุเพื่อทำการคัปปลิงสัญญาณที่เข้ามาทางขา 20 นี้ เพื่อผ่านเข้าไปทำการบันทึก และค่าตัวเก็บประจุจะต้องสัมพันธ์กับค่าความต้านทานภายใน 3 กิโลโอห์ม ซึ่งเป็นอินพุทอิมพีแดนซ์ เพื่อให้ทำให้เป็นวงจรกรองความถี่ต่ำแบบคัตออฟ

[ ขาที่ 21 ] **Analog Output ( ANA OUT )** เป็นขาเอาต์พุทของวงจอร์ปรีแอมป์ที่ขยายสัญญาณจากไมโครโฟนที่ได้รับการควบคุมอัตราขยายจากวงจร AGC

[ ขาที่ 22 ] **Overflow Output ( OVF )** สัญญาณพัลส์ “ 0 ” จะปรากฏออกมาทางขานี้ เพื่อเป็นการแสดงว่า สิ้นสุดการเล่นกลับหรือหน่วยความจำภายในไอซีได้อ่านออกไปหมดแล้ว และจะแสดงเป็นสถานะหยุดการเล่นกลับ พัลส์จากขา OVF นี้จะจ่ายให้กับขา CE จนกว่าขา PD จะได้รับพัลส์เพื่อทำการรีเซตและเริ่มรอบการเล่นกลับใหม่อีกครั้ง พัลส์ที่ขา OVF นี้สามารถใช้เริ่มต้นการทำงานของไอซี ( ISD 2590 ) เมื่อถูกต้องคาสเคดกันหลายตัวได้

[ ขาที่ 23 ] **Chip Enable Input ( CE )** จะต้องได้รับสัญญาณพัลส์ “ 0 ” เพื่อทำการเปลี่ยนแปลงระหว่างการบันทึกและการเล่นกลับ ที่ขาอินพุทและขา P/R อินพุทจะถูกแลตช์จากพัลส์ที่ขอบขาของพัลส์ที่ขา CE

[ ขาที่ 24 ] **Power Down Input ( PD )** ในขณะที่ไม่มีการบันทึกหรือเล่นกลับ ที่ขา PD จะมีสถานะเป็น “ 1 ” ก็จะเป็นการรักษาระดับการสิ้นเปลืองกำลังงานให้อยู่ในระดับต่ำ แต่เมื่อขา OVF มีสถานะเป็น “ 0 ” แสดงถึงการเล่นกลับสิ้นสุดลง ขา PD ปกติจะอยู่ในสถานะเป็น “ 0 ” ขณะนั้นก็จะถูกรีเซตและจะเริ่มกระบวนการบันทึกหรือเล่นกลับใหม่

[ ขาที่ 25 ] **End of message / RUN output ( EOM )** เป็นส่วนของอุปกรณ์ non - volatile ภายในตัวไอซีที่จะถูกใช้กำหนดหรือระบุการสิ้นสุดของการเก็บข้อมูล ที่ทำการบันทึกขา EOM นี้ จะให้เอาต์พุทออกมาเป็น “ 0 ” เมื่อข้อมูลที่ถูกบันทึกอยู่ถูกเล่นกลับออกมาหมดแล้ว

[ ขาที่ 26 ] **External Clock Input ( XCLK )** เป็นขาที่รับสัญญาณนาฬิกาภายนอกเพื่อกำหนดค่าความถี่สัญญาณนาฬิกาในการสุ่มสัญญาณ แต่โดยปกติได้ระบุไว้ว่าสัญญาณนาฬิกาของการสุ่มสัญญาณได้ถูกกำหนดไว้แล้วภายใน ซึ่งจะไม่นับกับขุมหมุณภายนอกหรือค่าแรงดันที่ไม่คงที่ การใช้งานปกติแล้วจะต่อขา 26 นี้เข้ากับกราวด์ของไฟเลี้ยง

[ ขาที่ 27 ] **Playback / Record Input ( P/R )** เมื่อขาที่ควบคุมการเล่นหรือการบันทึกได้รับพัลส์ “ 1 ” จะเป็นวงรอบของการเล่นกลับ และถ้าได้รับพัลส์ “ 0 ” จะเป็นการเลือกวงรอบการบันทึก ถ้าหากได้รับพัลส์ที่ขอบขาของ CE จะเป็นแลตช์อินพุทที่ขา P/R

เมื่อการทำงานทุกอย่างเชื่อมโยงกันอยู่แค่ไอซีเพียงตัวเดียว มีการต่อร่วมกับอุปกรณ์ภายนอกน้อยมาก จึงเป็นการง่ายที่จะนำไอซีนีไปประยุกต์ใช้งาน

#### 2.4.4 โหมดการทำงานของ ISD2590

ISD2590 ได้รับการออกแบบให้ภายในบรรจุโหมดการทำงานไว้หลายๆ โหมดเพื่อใช้งานร่วมกับส่วนประกอบอื่นๆ

ISD2590 จะใช้ขาแอดเดรสแทนโหมดการทำงาน โดยมีบิตที่สำคัญที่สุด (MSBs) คือ ส่วนแอดเดรสที่เหลือจะถูกแปลงเป็น โหมดบิตและส่วนที่ไม่ใช้จะถูกแปลงเป็นแอดเดรสบิต เพราะฉะนั้นโหมดการทำงานและแอดเดรสโดยตรงของ ISD2590 จะไม่สอดคล้องกัน และไม่สามารถที่จะใช้งานพร้อมกันได้ สำหรับโหมดการทำงานจะต้องพิจารณาส่วนสำคัญ 2 อย่างด้วยกัน อย่างแรกคือการเริ่มต้นการทำงานจะต้องเริ่มที่แอดเดรส 0 ซึ่งเป็นแอดเดรสว่างของ ISD2590 ต่อจากนั้นจึงสามารถเริ่มต้นที่ตำแหน่งแอดเดรสอื่นๆ ได้ขึ้นอยู่กับทางเลือกโหมดการทำงานนอกจากนั้นตัวซีแอดเดรสจะถูกรีเซ็ตไปที่ 0 เสมอ เมื่ออุปกรณ์ถูกเปลี่ยนจากการบันทึกไปเป็นการเล่นกลับและจากการเล่นกลับไปเป็นการบันทึก (ยกเว้นโหมด 6) อย่างที่สองคือ โหมดการทำงานเมื่อ CE เป็น “LOW” และ MSBs ทั้งสองเป็น “HIGH” โหมดการทำงานนี้จะยังคงทำงานอยู่จนกว่าสัญญาณต่อไปของจะเป็น ที่แอดเดรสปัจจุบัน

#### อธิบายโหมดการทำงาน

โหมดการทำงานสามารถต่อร่วมกับไมโครคอนโทรลเลอร์ได้หรือสามารถใช้เป็น Hard-Ware ให้กับการทำงานของระบบที่เราต้องการได้

ตารางที่ 4 แสดง โหมดการทำงานของ ISD2590

โหมด	หน้าที่	การใช้	ใช้ร่วมกับ
M0	Message cueing	ข้อความเคลื่อนที่ไปข้างหน้าอย่างรวดเร็ว	M4,M5,M6
M1	Delete EOM Markers	ตำแหน่ง EOM Markers ที่จุดปลายของข้อความที่แล้ว	M3,M5,M6
M2	Non applicable	สำรอง	M4
M3	Looping	การเล่นกลับแบบต่อเนื่อง	M1,M5,M6
M4	Connective Addressing	บันทึกหรือเล่นกลับติดต่อกันหลายๆข้อความ	M0,M1,M5
M5	CE level-activated	ยอมให้หยุดข้อความ	M0,M1,M3,M4
M6	Push-button control	อินเตอร์เฟสกับอุปกรณ์อื่น	M0,M1,M3

#### M0 : Message Cueing

Message Cueing ยอมให้ผู้ใช้งานสามารถข้ามผ่านข้อความ โดยที่ไม่ต้องรู้ถึงแอดเดรสที่แท้จริงของแต่ละข้อความได้ CE low pulse แต่ละ pulse เป็นเหตุที่ทำให้ตัวซีตำแหน่งแอดเดรสภายในข้ามผ่านไป ยังข้อความถัดไป โหมดนี้ควรจะใช้สำหรับการเล่นกลับเท่านั้นและร่วมกับโหมดการทำงาน M4

**M1 : Delete EOM Markers**

โหมดการทำงาน M1 จะยินยอมให้ข้อความที่ได้รับการบันทึกตามลำดับรวมกันเป็นข้อความเดียวได้ โดยตั้ง EOM Markers ที่ปลายข้อความที่นำมารวมกัน

**M2 : Unused**

เมื่อโหมดการทำงานโหมดนี้ถูกเลือกใช้ขา M2 จะต้องเป็น “ LOW ”

**M3 : Message Looping**

โหมดการทำงาน M3 ใช้สำหรับการเล่นกลับซ้ำอย่างต่อเนื่องแบบอัตโนมัติของข้อความที่อยู่ในตำแหน่งเริ่มต้นของแอดเดรสสว่างเมื่อข้อความสามารถบรรจุลงใน ISD2590 อย่างสมบูรณ์แล้ว ISD2590 จะวนลูปจากจุดเริ่มต้นไปยังจุดสุดท้ายโดยที่ EOM ไม่เป็น “ LOW ”

**M4 : Consecutive Addressing**

ระหว่างการทำงานในขณะปกติ ตัวชี้แอดเดรสจะถูกรีเซตเมื่อข้อความถูกเล่นผ่านไป EOM Markers โหมดการทำงาน จะกีดกันการรีเซตของตัวชี้แอดเดรสบน EOM และไม่ยอมให้ข้อความถูกเล่นกลับแบบเรียงกลับ

**M5 : CE Level Activated**

Default mode สำหรับ ISD2590 ใช้เพื่อทำให้ CE กลายเป็น Edge-activated บนการบันทึกโหมดการทำงาน M5 จะเป็นเหตุที่ทำให้ขา CE ถูกแปลงไปเป็น Level-activated เพื่อที่จะไม่กลายเป็น Edge-activated ระหว่างการเล่นกลับในโหมดนี้ CE เป็น “ LOW ” จะเริ่ม Playback และเมื่อ CE เป็น “ HIGH ” จะหยุด และเมื่อ CE เป็น “ LOW ” อีกครั้งจะเริ่มการเล่นที่จุดที่ซึ่งข้อความถูกทำให้หยุดโดยที่ไม่ต้องทำการรีเซตตัวชี้แอดเดรส

**M6 : Push-Button Mode**

ชุดอุปกรณ์ ISD2590 ถูกบรรจุด้วยโหมดการทำงาน Push-Button โหมด ซึ่งขั้นต้น ได้ถูกประยุกต์ใช้กับต้นทุนต่ำและออกแบบมาเพื่อลดอุปกรณ์ภายนอกและวงจรให้น้อยลงเป็นการลดราคาของระบบให้น้อยลง เพื่อที่จะจัดโครงสร้างของอุปกรณ์ในโหมดการทำงาน โดยมีบิตที่สำคัญที่สุด 2 บิตคือ ขา 9 และขา 10 จะต้องเป็น “ HIGH ” และขา 7 (M6) ต้องเป็น “ HIGH ” ด้วย อุปกรณ์ที่ใช้ในโหมดนี้กำลังงานจะลดลงที่จุดปลายของการเล่นกลับแต่ละครั้งหรือตอนบันทึกภายหลัง CE เป็น “ HIGH ”

เมื่อโหมดการทำงานนี้ถูกประยุกต์ใช้ ขาต่างๆบนอุปกรณ์นี้จะมีหน้าที่ดังตารางต่อไปนี้

ตารางที่ 5 แสดงการทำงานในโหมด Push-Button

	หน้าที่การทำงานในโหมด Push-Button
ขา23 (CE)	เริ่มต้นและหยุดการทำงาน : Push-button ( LOW pulse activated )
ขา24 (PD)	รีเซ็ต : Push-button ( HIGH pulse activated )
ขา25 (EOM)	Active-HIGH run indicator

**ขา23 (CE) : Start / Stop**

ในโหมดการทำงานแบบ Push-Button ขา CE จะทำงานที่พัลส์เป็น “ LOW ” ซึ่งจะเริ่มการเล่นกลับหรือเริ่มการบันทึกตามระดับบนขา P/R พัลส์ต่อมาบนขา CE จะทำให้อุปกรณ์หยุดการทำงานและจะไม่รีเซ็ต และพัลส์ต่อมาจะทำให้อุปกรณ์ทำงานต่อไปจากจุดที่มันถูกทำให้หยุด

**ขา24 (PD) : Stop / Reset**

ในโหมดการทำงานแบบ Push-Button ขา PD จะทำงานที่พัลส์เป็น “ HIGH ” ในขณะที่ทำการเล่นกลับหรือบันทึก

**ขา25 (EOM) : Run**

ในโหมดนี้ EOM มักจะเป็น “ HIGH ” เมื่อมีการบันทึกหรือเล่นกลับอยู่ในขณะนั้น

**การบันทึกในโหมด Push-Button**

- 1.) ขา PD ควรจะเป็น “ LOW ”
- 2.) ทำขา P/R ให้เป็น “ LOW ”
- 3.) ขา CE เป็น “ LOW ” เมื่อเริ่มการบันทึก และ EOM จะเป็น “ HIGH ” เพื่อแสดงการทำงาน
- 4.) ขา CE เป็น “ LOW ” อีกครั้งเมื่อหยุดการบันทึก และ EOM จะกลับไปเป็น “ LOW ” ( ตัวชี้แอดเดรสภายในจะไม่ถูกรีเซ็ตและจะถูกเก็บไว้ในหน่วยความจำเพื่อเป็นตัวชี้จุดสิ้นสุดของข้อความ)
- 5.) ขา CE เป็น “ LOW ” อีกครั้งเพื่อเริ่มการบันทึกที่แอดเดรสต่อไป และ EOM จะกลับไปเป็น “ HIGH ” อีกครั้ง

**การเล่นกลับในโหมด Push-Button**

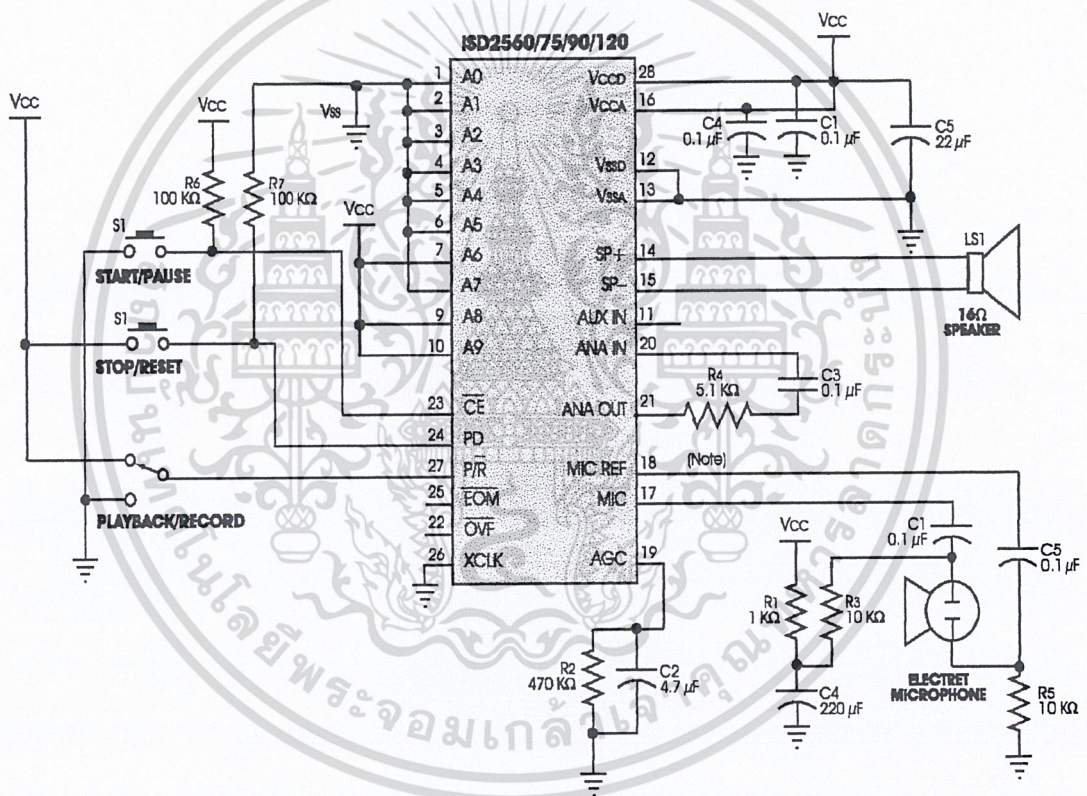
- 1.) ขา PD ควรจะเป็น “ LOW ”
- 2.) ทำขา P/R ให้เป็น “ HIGH ”
- 3.) ขา CE เป็น “ LOW ” เมื่อเริ่มการเล่นกลับ และ EOM จะเป็น “ HIGH ” เพื่อแสดงการทำงาน
- 4.) ขา CE เป็น “ LOW ” อีกครั้งเมื่อหยุดการเล่นกลับ และ EOM จะกลับไปเป็น “ LOW ”
- 5.) ขา CE เป็น “ LOW ” อีกครั้งเพื่อเริ่มการเล่นกลับต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.) การเล่นกลับจะกระทำจากข้อ 4 และ 5 จนกว่า PD จะเป็น “ HIGH ” หรือเกิดการ Overflow ขึ้น (หมายเหตุ : ถ้าเกิดการ Overflow ขา CE จะเป็น “ LOW ” เพื่อทำการรีเซตตัวซีแอดเดรส และเริ่มการเล่นกลับจากจุดเริ่มต้น )

#### 2.4.5 การประยุกต์ใช้งาน ISD 2590

การประยุกต์ใช้งานไอซี ISD 2590 นี้ง่ายมากดังการทำงานของแต่ละขาที่ได้อธิบายมาแล้ว ดังรูปที่ 2.23 จะสังเกตเห็นว่า วงจรมีความเรียบง่ายและอุปกรณ์ต่อพ่วงน้อย นับตั้งแต่ลำโพงที่ต่อโดยตรงกับไอซีเลย และไม่โครโฟนถ้าหากใช้เป็นแบบไดนามิกก็สามารถต่อเข้ากับไอซีได้โดยตรง แต่ถ้าหากเป็นแบบคอนเดนเซอร์ไมโครโฟนจะต้องมีการไบแอสค่าแรงดันให้กับไมโครโฟนอย่างเหมาะสม



รูปที่ 2.23 แสดงการประยุกต์ใช้งาน ISD 2590

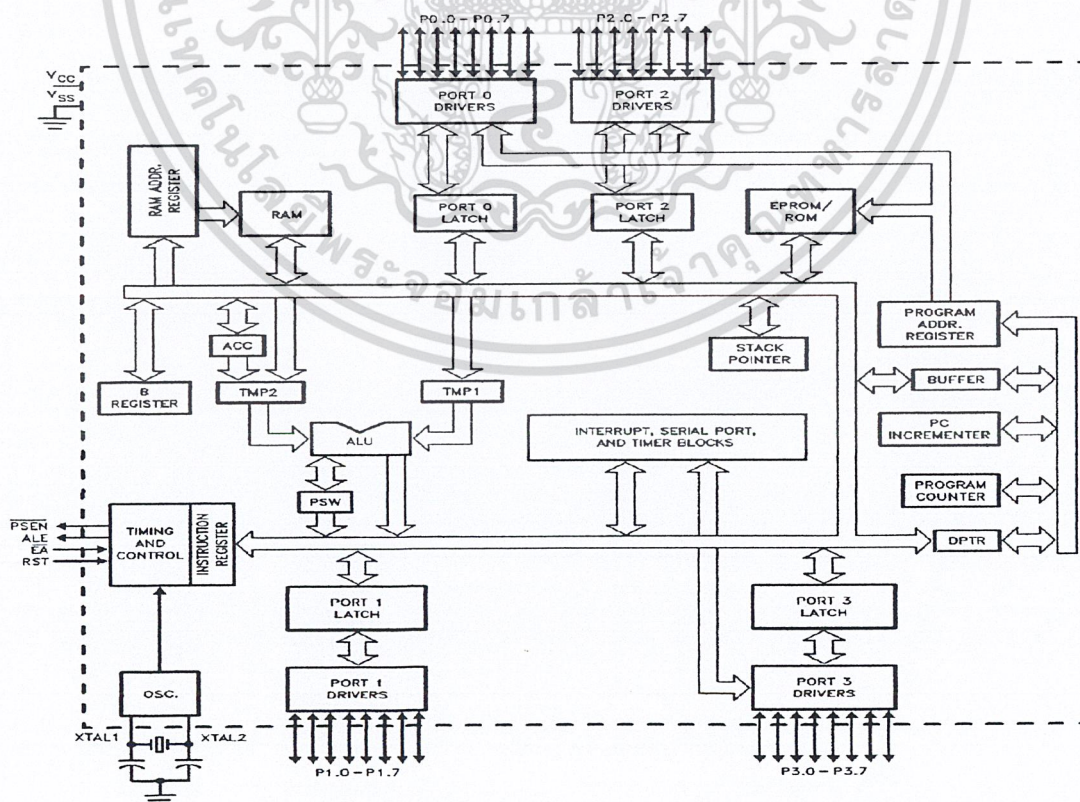
## 2.5 ทฤษฎีพื้นฐานเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล MCS-51

### 2.5.1 โครงสร้างของ MCS-51

MCS-51 ประกอบด้วยไมโครคอนโทรลเลอร์หลายรุ่น ซึ่งมีสถาปัตยกรรมที่เหมือนกันเพียงแต่มีขนาดหรือหน่วยการทำงานภายในที่แตกต่างกัน

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ที่นับว่าเป็นพื้นฐานสำหรับการใช้งาน ได้แก่เบอร์ 8051 และ 8053 โดยเบอร์ 8051 เป็นตัวแรกของตระกูล MCS-51 และมีคุณลักษณะพื้นฐานดังนี้

- หน่วยประมวลผลกลางขนาด 8 บิต
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำโปรแกรม 64 กิโลไบต์
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูล 64 กิโลไบต์
- หน่วยความจำโปรแกรมภายในขนาด 4 กิโลไบต์ แบบ EPROM (เบอร์ 8751) หรือแบบ ROM (เบอร์ 8051)
- หน่วยความจำภายในแบบ RAM ขนาด 128 ไบต์
- พอร์ตอินพุท/เอาต์พุทแบบขนาน จำนวน 32 เส้น
- วงจรนับ/จับเวลาขนาด 16 บิต
- วงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์
- วงจรควบคุมการอินเทอร์รัปต์จากแหล่งสัญญาณ 6 ประเภท
- วงจรออสซิลเลเตอร์ภายใน



รูปที่ 2.24 แสดงบล็อกการทำงานภายในของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.5.2 ส่วนประกอบของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ประกอบด้วย 3 ส่วนหลัก คือ

### 1. ตัวประมวลผล ( CPU : Central Processing Unit )

วงจรมีหน้าที่ที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่า วงจรควบคุม ( Control Unit ) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ อุปกรณ์ส่งข้อมูลเข้าออกจากตัว 8051 ส่วนควบคุมการขัดจังหวะ ( Interrupt Control ) และส่วนควบคุมบัส ( Bus Control ) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสัญญาณควบคุมจากส่วนซีพียูนี้ จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่งต่างๆตามที่กำหนดไว้ และสัญญาณที่สร้างขึ้นจะนำมาอ้างอิงกับสัญญาณนาฬิกา ที่สร้างจากวงจรออสซิลเลเตอร์เพื่อให้ทุกๆส่วนในวงจรทำงานประสานกันอย่างถูกต้อง

### 2. หน่วยความจำ ( Memory )

ในระบบของไมโครคอนโทรลเลอร์ 8051 จำเป็นต้องมีหน่วยความจำซึ่งประกอบด้วย

#### 2.1) หน่วยความจำโปรแกรม

หน่วยความจำโปรแกรมของ 8051 เป็นบริเวณหน่วยความจำสำหรับเก็บข้อมูลและคำสั่งใช้งานต่างๆ ซึ่งแม้ว่าจะไม่มีการจ่ายกระแสไฟให้กับระบบ ข้อมูลเหล่านี้ก็ไม่สูญหาย

#### 2.2) หน่วยความจำข้อมูล

หน่วยความจำข้อมูลมีหน้าที่สำหรับเก็บข้อมูลหรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำ RAM แบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟให้กับระบบก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ภายในหน่วยความจำสูญหายไป

### 3. พอร์ตอินพุต / เอาต์พุตของ 8051

เป็นส่วนที่ใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับอุปกรณ์ภายนอกได้ ได้แก่

#### 3.1) 4 อินพุต / เอาต์พุตพอร์ต

ทำหน้าที่รับส่งข้อมูล ซึ่งเป็นสัญญาณดิจิทัลเข้าหรือออกจากตัวไมโครคอนโทรลเลอร์ โดยมีทั้งหมด 4 พอร์ต แต่ละพอร์ตจะรับส่งข้อมูลได้ 8 บิต และบางพอร์ตจะทำหน้าที่ได้มากกว่า 1 อย่าง แต่จะใช้วิธีการทำงานตามลำดับ โดยการควบคุมจากสัญญาณควบคุมที่ถอดรหัสมาจากแต่ละคำสั่งที่ทำงาน และสัญญาณทั้งหมดจะอ้างอิงกับสัญญาณนาฬิกา

#### 3.2) ไทมเมอร์ 0 /1

เป็นวงจรที่สามารถกำหนดให้ทำการนับจำนวนไซเคิลของสัญญาณ ที่ต่อจากภายนอก หรือนับจำนวนไซเคิลของสัญญาณนาฬิกาภายใน โดยค่าที่ได้จากการนับจะถูกอ่านหรือตั้งค่าเริ่มต้นของการนับได้

### 3.3) พอร์ตอนุกรม ( Serial Port )

ซีพียูจะอ่านหรือเขียนข้อมูลกับพอร์ตอนุกรมเป็นแบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก 8051 เรียงไปที่ละบิต โดยออกจากขา TXD และการรับข้อมูลเข้าก็จะรับเข้ามาที่ละบิตทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้ซีพียูอ่าน ไปใช้งานต่อไป

### 2.5.3 ระบบอินเตอร์รัปต์ของ 8051

การติดต่อระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอกมักจะทำโดยการตรวจสอบสถานะของสัญญาณติดต่อระหว่างกัน การอินเตอร์รัปต์เป็นวิธีการหนึ่งที่นิยมนำมาใช้กับไมโครคอนโทรลเลอร์ เพื่อสามารถจัดการตอบรับหรือบริการกับอุปกรณ์ต่างๆให้เป็นไปได้อย่างรวดเร็วไมโครคอนโทรลเลอร์สามารถเกิดการอินเตอร์รัปต์ โดยการจำแนกตามแหล่งที่มาของสัญญาณอินเตอร์รัปต์นั้นๆ ได้แก่

#### 1.) สัญญาณอินเตอร์รัปต์ภายนอก ( External Interrupt )

การตรวจสอบสัญญาณที่เข้ามาอินเตอร์รัปต์นี้ จะสามารถกำหนดให้มีการตรวจสอบในลักษณะเมื่อมีการเปลี่ยนสัญญาณไปแล้ว หรือในช่วงเวลาขณะเริ่มมีการเปลี่ยนแปลงสัญญาณจากลอจิกสูงไปต่ำ

#### 2.) สัญญาณอินเตอร์รัปต์ภายใน ( Internal Interrupt )

แหล่งกำเนิดสัญญาณนี้จะเป็นวงจรภายในของไมโครคอนโทรลเลอร์เอง เช่น วงจรนับ วงจรจับเวลา วงจรเชื่อมต่อนุกรม เป็นต้น

### 2.5.4 รายละเอียดขาของไมโครคอนโทรลเลอร์

รายละเอียดของขาแสดงให้ดูดังรูปที่ 2.25

P1.0	1	40	VCC
P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
P1.5	6	35	P0.4 (AD4)
P1.6	7	34	P0.5 (AD5)
P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 2.25 แสดงการจัดวางขาของ 8051

- V<sub>CC</sub> [ ขา 40 ] ต่อกับ +5 V

- V<sub>SS</sub> [ ขา 20 ] เป็นขา GND

- พอร์ต 0 [ ขา 32 – 29 ] มีทั้งหมด 8 บิต คือ ( P0.7 – P0.0 ) ใช้งานได้ 2 หน้าก็คือ แอแดคเรสบัต หรือ คาบัต เมื่อต้องการติดต่อกับหน่วยความจำภายนอก หรือเป็น ไอโอพอร์ต ถ้าต้องการให้ทำงานเป็น อินพุทพอร์ตต้องส่งลอจิก “ 1 ” ไปยังพอร์ตนี้
- พอร์ต 1 [ ขา 1 – 8 ] มีทั้งหมด 8 บิต คือ ( P1.0 - P1.7 ) มีโครงสร้างคล้าย พอร์ต 0 แต่จะใช้ความต้านทานภายในแบบพูลอัพแทน ( internal pull up register )
- พอร์ต 2 [ ขา 21 – 28 ] มีทั้งหมด 8 บิต คือ ( P2 .7 – P2 . 0 ) มีโครงสร้างคล้าย พอร์ต 0 และทำงานได้ 2 หน้าก็คือ สามารถใช้เป็นแอเดคเรสบัตขนาด 8 บิต () และเป็น ไอโอพอร์ตใช้งานทั่วไป เมื่อจะใช้งานเป็นอินพุทพอร์ตต้องส่งลอจิก “ 1 ” ไปยังพอร์ตนี้
- พอร์ต 3 [ ขา 10 – 17 ] มีทั้งหมด 8 บิต คือ ( P3.7 – P3.0 ) มีโครงสร้างคล้าย พอร์ต 0 และทำงานได้ 2 หน้าก็คือ เป็นไอโอพอร์ต ถ้าจะโปรแกรมเป็นอินพุทพอร์ตต้องส่งลอจิก “1” มาที่พอร์ตนี้ก่อน และอีกหน้าที่หนึ่งก็คือ ใช้ส่งสัญญาณควบคุมออกมาและรับสัญญาณเข้าไปสัญญาณต่าง ๆ มีดังนี้

P3.0/RXD ( serial input port ) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม ( UART )

P3.1/TXD ( serial output port ) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม ( UART )

P3.2/INT0 ( external interrupt 0 ) ใช้รับสัญญาณการขัดจังหวะจากภายนอก เบอร์ 0

P3.3/INT1 ( external interrupt 1 ) ใช้รับสัญญาณการขัดจังหวะจากภายนอก เบอร์ 1

P3.4/T0 ( counter 0 external input ) ขารับสัญญาณพัลส์อินพุทเข้าไปยังวงจร counter 0

P3.5/T1 ( counter 1 external input ) ขารับสัญญาณพัลส์อินพุทเข้าไปยังวงจร counter 1

P3.6/WR ( external data memory write stope ) ขาสัญญาณควบคุมการเขียนข้อมูลลงในหน่วยความจำภายนอก

P3.7/RD ( external data memory read stope ) ขาสัญญาณควบคุมการอ่านข้อมูลลงในหน่วยความจำภายนอก

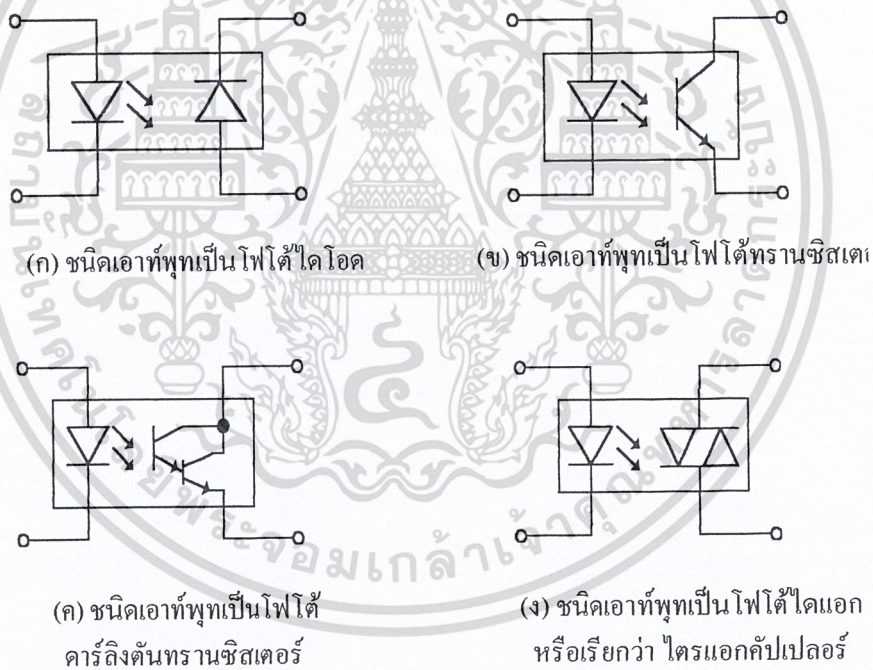
- ALE [ ขา 30 ] เป็นขาส่งสโตร์ปสำหรับใช้ในการแลตซ์แอเดคเรสไบท์ต่ำ ( A7 - A0 ) ที่ส่งออกมาจากพอร์ต 0 สัญญาณนี้จะแอกทีฟทุกๆ 2 ครั้งใน 1 แมซซึนไซเคิล
- PSEN [ ขา 29 ] เป็นขาสโตร์ปที่ใช้สำหรับอ่านข้อมูลจาก Program memory ภายนอก สัญญาณนี้จะส่งออกมา 2 ครั้งในแต่ละแมซซึนไซเคิล แต่ถ้าเป็นการอ่าน internal program memory จะไม่มีสัญญาณออกมาจากขา
- EA [ ขา 30 ] ใช้เลือกหน่วยความจำภายนอก  
ป้อน “ 0 ” จะอ่าน โปรแกรมจากภายนอกชิพ  
ป้อน “ 1 ” จะอ่าน โปรแกรมจากภายในชิพ
- RST [ ขา 9 ] ขารีเซ็ท จะรีเซ็ทได้ก็ต่อเมื่อ ป้อนลอจิก “ 1 ” เข้ามาที่ขานี้ นานอย่างน้อย 2 แมซซึนไซเคิล
- TXAL 1 [ ขา 19 ] ใช้ต่อคริสตอลภายนอก โดยเป็นอินพุทเข้าสู่วงจรออสซิลเลเตอร์ภายใน
- TXAL 2 [ ขา 20 ] ใช้ต่อคริสตอลภายนอก โดยเป็นเอาต์พุทเข้าสู่วงจรออสซิลเลเตอร์ภายใน

## 2.6 ออปโตคัปเปิลอร์ ( Opto Coupler )

เป็นอุปกรณ์เชื่อมโยงทางแสง ทางออกของการควบคุมแรงดันไฟสูง โดยใช้แรงดันไฟต่ำ โคร่งสร้างพื้นฐานและการนำไปใช้งานดังนี้

### 2.6.1 สร้างพื้นฐานของออปโตคัปเปิลอร์

จะแบ่งเป็น 2 ส่วน คือ ส่วนส่งแสง และส่วนรับแสง โดยทั่วไปส่วนส่งแสงจะใช้ LED อินฟราเรด ส่วนรับแสงจะมีหลายแบบแตกต่างกันไป แล้วแต่ลักษณะการใช้งาน อันได้แก่ โฟโตไดโอด สำหรับงานกำลังไฟฟ้าต่ำ และทำงานในลักษณะเป็นสวิทซ์ความเร็วต่ำ โฟโตทรานซิสเตอร์สำหรับงานกำลังไฟฟ้าปานกลาง และทำงานเป็นสวิทซ์ซึ่งความเร็วสูง แบบนี้ จะเป็นที่ยอมรับมากที่สุด โฟโตคาร์ลิงตันทรานซิสเตอร์ สำหรับงานกำลังไฟฟ้าสูง (แรงดันต่ำ กระแสสูง) และงานไฟฟ้าสลับกำลังสูง ซึ่งมีสัญลักษณ์ของออปโตคัปเปิลอร์แบบต่าง ๆ แสดงให้ดูในรูปที่ 2.26



รูปที่ 2.26 แสดงสัญลักษณ์ของออปโตคัปเปิลอร์แบบต่าง ๆ ซึ่งจะแตกต่างกันที่อุปกรณ์ในส่วนเอาต์พุต

ระหว่างส่วนส่งแสง หรืออินพุท กับส่วนรับแสง หรือเอาต์พุทนั้น จะถูกแยกกันทางไฟฟ้าอย่างสิ้นเชิง ตรงนี้เองจึงทำให้สามารถต่อแรงดันไฟสูงทางเอาต์พุทได้โดยไม่ต้องต่อกราวด์ของไฟสูงเข้ากับไฟต่ำ อันจะก่อให้เกิดปัญหาการรบกวนกันผ่านทางกราวด์ การแยกกัน ( Isolated ) จะมีพารามิเตอร์อยู่ 3 ตัวที่ค่อนข้างสนใจคือ

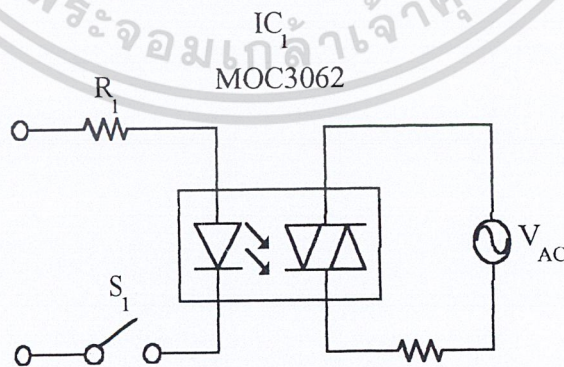
1.) ความต้านทาน ( Isolated resistance ) จะมีค่าตั้งแต่  $1 \times 10^{11}$  โอห์ม หรือ มากกว่า  $100 \times 10^9$  โอห์ม

2.) ความจุฉนวน ( Isolation capacitance ) จะมีค่าระหว่าง 1-3 pF ขึ้นอยู่กับสารที่นำมาทำเป็นฉนวนแยกส่วนในออปโตคัปเปลอร์

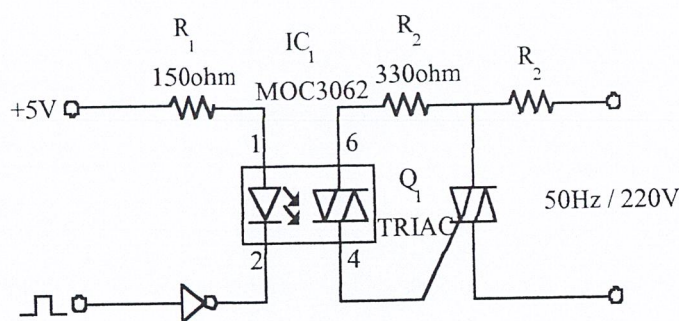
3.) ความสามารถในการรักษาภาพฉนวนของสารไดอิเล็กตริก ( Dielectric breakdown ability ) หมายถึง ความสามารถในการทนแรงดันตกคร่อมระหว่างส่วนอินพุท และเอาต์พุท ปกติมีค่าตั้งแต่ 500 โวลท์ขึ้นไป โดยเฉลี่ยจะขึ้นอยู่กับที่ 1,000 โวลท์ทั้งนี้ยังขึ้นอยู่กับอุณหภูมิขณะใช้งาน ลักษณะของรูปสัญญาณที่ใช้งานด้วย หากเกิดกระแสไฟฟ้ากระแสชวาค่าสูงเข้ามาในตัวออปโตคัปเปลอร์ อาจทำให้เกิดการรั่ว หรือลัดวงจรระหว่างส่วนอินพุท และเอาต์พุทได้ ดังนั้นจึงควรเลือกใช้ออปโตคัปเปลอร์ที่มีค่าการทนแรงดันได้สูง ๆ จะดีที่สุด

2.6.2 ไดแอคคัปเปลอร์

อันที่จริงก็คือ ออปโตคัปเปลอร์ แบบเอาต์พุทเป็นไฟไดโอดแอค ( Photo diac ) หรือเรียกว่า ตัวขับไครแอค หรือไครแอคไดรเวอร์ดังรูปที่ 2.28 เป็นวงจรพื้นฐานของออปโตคัปเปลอร์แบบนี้ LED อินฟราเรดในตัวออปโตคัปเปลอร์จะทำงานที่แรงดัน 1.5 โวลท์ กระแส 10 มิลลิแอมป์ และมีอัตราทนกระแสสูงสุด 50 มิลลิแอมป์ ดังเช่นกระแสที่เหมาะสมสำหรับ LED อินฟราเรดคือ 15 มิลลิแอมป์ จึงควรเลือกและกำหนดค่าของตัวต้านทานจำกัดกระแสให้ LED อินฟราเรดภายในตัวออปโตคัปเปลอร์ให้เหมาะสม



รูปที่ 2.27 แสดงวงจรพื้นฐานของการนำไดแอคคัปเปลอร์ไปใช้งาน

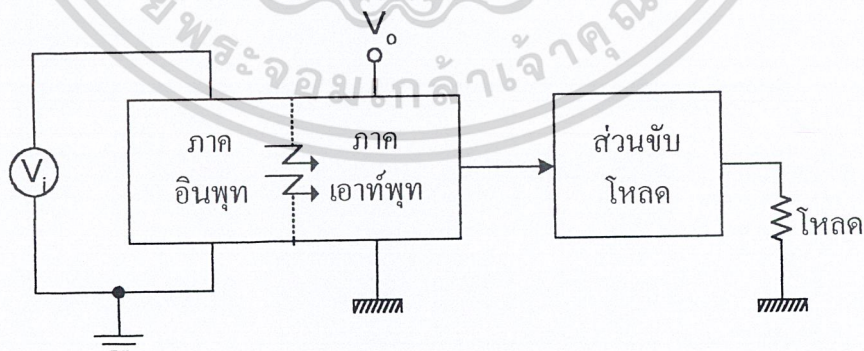


รูปที่ 2.28 แสดงการใช้งานไตรแอกคัปเปิลเลอร์

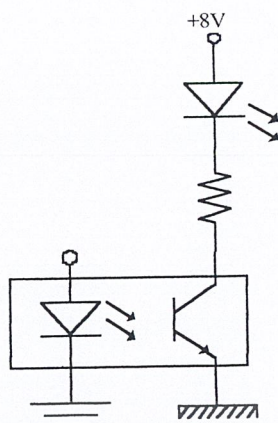
เอาต์พุตของออปโตคัปเปิลเลอร์ชนิดนี้ต้องนำไปขับไตรแอก ในรูปที่ 2.28 แสดงวงจรพื้นฐานของการนำออปโตคัปเปิลเลอร์แบบโฟโตไดโอดแอกทีฟไปใช้งานขับไตรแอกเพื่อควบคุมโหลดแบบตัวต้านทานหรือรีซิสตีฟโหลด (Resistive load) แต่ถ้าในกรณีที่โหลดเป็นอุปกรณ์จำพวกตัวเหนี่ยวนำ จะต้องมียังวงจร snubber (Snubber) เพื่อแก้ไขเรื่องของมุมเฟสของสัญญาณไฟสลับ ดังแสดงการต่อวงจร snubber ลงในวงจรขับไตรแอกธรรมดา

### 2.6.3 วงจรควบคุมโหลดแบบแยกกราวด์

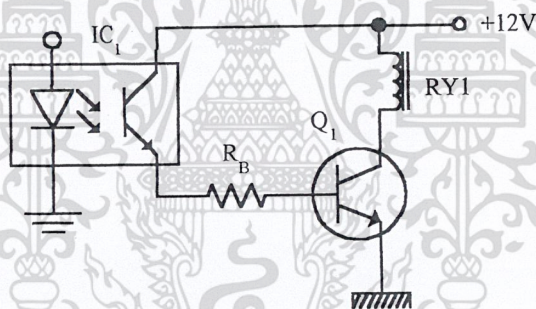
จากบล็อคไดอะแกรมรูปที่ 2.29 จะเห็นได้ว่า กราวด์ของภาคอินพุต และเอาต์พุตจะไม่ต่อกัน และแรงดันที่ใช้เลี้ยงในภาคอินพุต และเอาต์พุตก็มีค่าต่างกัน การทำงานจะเริ่มจากเมื่อจ่ายไฟเข้าที่อินพุต ไดโอดอินฟาเรดภายในออปโตคัปเปิลเลอร์จะเริ่มทำงาน ส่งแสงไปยังโฟโตทรานซิสเตอร์นำกระแส ส่งผลให้เกิดแรงดันไปกระตุ้นให้ส่วนขับโหลดทำงาน ถ้าหากโหลดต้องการกระแสไฟฟ้าไม่สูงมากนัก ก็สามารถที่จะใช้โฟโตทรานซิสเตอร์ที่อยู่ในออปโตคัปเปิลเลอร์ขับได้โดยตรง ดังในรูปที่ 2.30 แต่ถ้าหากโหลดต้องการแรงดันกระแสสูง จำเป็นต้องใช้อุปกรณ์สารกึ่งตัวนำที่มีกำลังสูงขับอีกทอดหนึ่ง ดังในรูปที่ 2.31



รูปที่ 2.29 แสดงบล็อคไดอะแกรมการควบคุมโหลดแบบแยกกราวด์ของออปโตคัปเปิลเลอร์



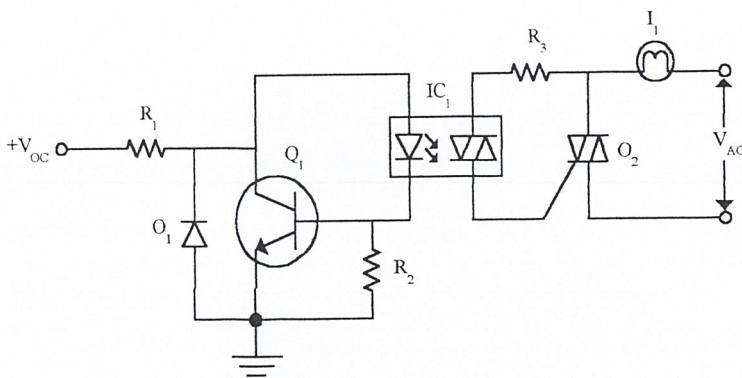
รูปที่ 2.30 แสดงการใช้โฟโตทรานซิสเตอร์ในออปโตคัปเปิลอร์จับโดยตรง  
ในกรณีที่โหลดต้องการกระแสไฟฟ้าไม่สูงมากนัก



รูปที่ 2.31 แสดงการต่อทรานซิสเตอร์เข้าที่เอาต์พุตของออปโตคัปเปิลอร์  
เพื่อขับโหลดที่ต้องการกระแสสูง

#### 2.6.4 วงจรควบคุมโหลดไฟสลัปโดยใช้ไทรแอกคัปเปิลอร์

จากวงจรควบคุม โหลดแบบแยกกราวด์ก่อให้เกิดแนวคิดที่ว่า ถ้าหากเปลี่ยนแรงดันที่จ่ายทาง  
ภาคเอาต์พุต เป็นไฟสลัปก็น่าที่จะควบคุม โหลดที่เป็น ไฟสลัป ได้เพียงแต่ต้องเลือกอุปกรณ์ที่จะมาขับ  
โหลดให้เหมาะสม และอุปกรณ์ไทรสเตอร์จึงเป็นทางเลือกที่นิยมใช้



รูปที่ 2.32 แสดงวงจรควบคุมโหลดไฟสลับที่ใช้ไทรแอกคัปเปิลอย่างง่าย

อุปกรณ์ไทรสเตอร์ที่นิยมนำมาใช้ขับโหลดไฟสลับ คือ ไทรแอก เนื่องจากคุณสมบัติของตัวไทรแอกเองที่สามารถทำงานได้ไม่ว่าแรงดันตกคร่อมตัวมันจะเป็นบวกหรือลบ เมื่อเลือกใช้ไทรแอกเป็นอุปกรณ์ในการขับโหลดแล้ว ออกไปได้อุปกรณ์ที่จะนำมาใช้ควบคุมจึงต้องเป็นชนิดที่มีเอาท์พุทเป็นไฟโอดีไดแอก ดังนั้นออกได้อุปกรณ์ที่เลือกใช้ก็คือ ไทรแอกคัปเปิล (Triac coupler) มีวงจรพื้นฐานดังรูปที่ 2.32

### 2.6.5 โซลิดสเตตรีเลย์ (Solid state relay)

รีเลย์ (Relay) เป็นอุปกรณ์ที่ทำหน้าที่ตัดต่อวงจร โดยใช้สัญญาณไฟฟ้าควบคุม โครงสร้างของรีเลย์ ประกอบด้วยขดลวดควบคุม (Control coil) และหน้าสัมผัส (Contact) ซึ่งมีด้วยกัน 2 ลักษณะคือ หน้าสัมผัสปกติเปิดวงจร (Normally Open : NO) และหน้าสัมผัสปกติปิดวงจร (Normally Close : NC) รีเลย์จะทำงานได้เมื่อมีกระแสไฟฟ้าไหลผ่านขดลวดควบคุม ทำให้เกิดแรงแม่เหล็กขึ้นหน้าสัมผัสของรีเลย์ก็จะเกิดการดึงดูด จากหน้าสัมผัสด้านหนึ่งไปยังอีกด้านหนึ่ง ซึ่งสามารถที่จะสั่งเกิดได้จากเสียงคลิก หรือ เต้า ที่ตัวรีเลย์

รีเลย์มีให้เลือกใช้งานตั้งแต่กระแส และแรงดันต่ำๆ ไปจนถึงกระแสและแรงดันสูงมีหน้าสัมผัสเดี่ยว คู่ และสี่หน้าสัมผัส ในกรณีของรีเลย์ขนาดเล็ก เมื่อนำไปใช้งานปัญหาในทางกลไม่สู้จะมีมากนัก แต่ถ้าหากเป็นรีเลย์ขนาดใหญ่แล้ว การตัดต่อของหน้าสัมผัส อาจเกิดการอาร์กขึ้น หากที่หน้าสัมผัสนั้นเกิดประกบกัน อันนำมาซึ่งการเกิดประกายไฟ และสัญญาณรบกวนความถี่สูงซึ่งอาจก่อให้เกิดอันตรายขณะใช้งานได้ หากมีการป้องกันไม่ดีพอ

เมื่อเป็นเช่นนี้ จึงมีความพยายามที่จะแก้ไขปัญหาดังกล่าว เมื่อเทคโนโลยีของอุปกรณ์สารกึ่งตัวนำได้รับการพัฒนาขึ้น ทำให้เกิดอุปกรณ์ที่เรียกว่า โซลิดสเตตรีเลย์ (Solid state relay) หรืออาจเรียกได้ว่ารีเลย์สารกึ่งตัวนำก็ได้

โซลิดสเตตรีเลย์ คือ รีเลย์ที่สร้างขึ้นจากอุปกรณ์สารกึ่งตัวนำ นั้นหมายความว่า จะไม่มีขดลวดควบคุม ไม่มีหน้าสัมผัสโลหะที่เคลื่อนไหวด้วยแรงแม่เหล็กอีกต่อไป ไม่มีทางที่จะเกิดประกายไฟขณะใช้งานที่แรงดัน และกระแสสูง ๆ ทั้งยังมีขนาดเล็กลงมากสิ้นเปลืองพลังงานไฟฟ้าต่ำ

อุปกรณ์สารกึ่งตัวนำมาสร้างเป็นโซลิดสเตตรีเลย์ ได้แก่ ทรานซิสเตอร์สำหรับงานที่ต้องการกระแส และแรงดันไม่สูงมากนัก อุปกรณ์ไทรสเตอร์จำพวก เอสซีอาร์ และไตรแอก (Triac) สำหรับงานที่ต้องการกำลังงานสูง ๆ โดยอุปกรณ์สารกึ่งตัวนำเหล่านี้ จะเข้ามาทำหน้าที่แทนหน้าสัมผัสของรีเลย์ โดยต่อร่วมกับวงจรทรานซิสเตอร์ ซึ่งทำหน้าที่แทนขดลวดควบคุมในรีเลย์ธรรมดา นั่นคือ เมื่อวงจรทรานซิสเตอร์ทำงาน มันจะส่งสัญญาณมากระตุ้นไทรานซิสเตอร์หรือไทรสเตอร์ทำงานยอมให้กระแสไฟฟ้าสามารถไหลผ่านตัวมัน ไปยังโหลดได้

ข้อดีอีกประการหนึ่งของโซลิดสเตตรีเลย์ คือ สามารถที่จะกำหนดให้เริ่มทำงานได้เมื่อไฟสลัที่ต่ออยู่กับโหลดมีค่าเท่ากับศูนย์ ทำให้ไม่เกิดกระแสไฟฟ้ากระชากขึ้น อันเป็นหลักการในการพัฒนาโซลิดสเตตรีเลย์ขึ้นมาใช้งานทดแทนรีเลย์แบบเก่า

เมื่อสามารถพัฒนาโซลิดสเตตรีเลย์ได้แล้ว ก็ยังเกิดข้อจำกัดในด้านของการแยกกราวด์ของสัญญาณควบคุมทางอินพุท หรือวงจรทรานซิสเตอร์นั่นเอง กับวงจรที่มีแรงดันและสัญญาณรบกวนจากวงจรเอาต์พุทที่อาจจะกระทบต่อการทำงานของวงจรอินพุท และวงจรอื่น ใกล้เคียง

เมื่อเป็นเช่นนี้ อุปกรณ์ออปโตอิเล็กทรอนิกส์จึงเข้ามามีบทบาทในการเชื่อมโยงสัญญาณควบคุมกับโหลดกำลังงานสูง โดยอาศัยคุณสมบัติด้านการเชื่อมโยงทางแสง ทำให้สามารถแยกกราวด์ของทั้งสองส่วนออกจากกันได้อย่างสมบูรณ์ อุปกรณ์ออปโตอิเล็กทรอนิกส์ที่จะนำมาใช้ คือ อุปกรณ์เชื่อมโยงทางแสง หรือออปโตคัปเปลอร์

และเมื่อนำออปโตคัปเปลอร์เข้าไปใช้งานวงจรโซลิดสเตตรีเลย์ จึงทำให้โซลิดสเตตรีเลย์นี้มีความสมบูรณ์แบบอย่างที่สุด จึงอาจจะเรียกโซลิดสเตตรีเลย์ที่ใช้ออปโตคัปเปลอร์เป็นส่วนประกอบว่า ออปโตโซลิดสเตต (Opto Solid State Relay) สามารถแสดงการเปรียบเทียบระหว่างรีเลย์, โซลิดสเตตรีเลย์ และออปโตโซลิดสเตตรีเลย์ได้ดังตารางที่ 6

ตารางที่ 6 แสดงการเปรียบเทียบคุณสมบัติต่างๆ ของรีเลย์, โซลิดสเตตรีเลย์ และออปโตโซลิดสเตตรีเลย์

คุณสมบัติ	รีเลย์	โซลิดสเตตรีเลย์	ออปโตโซลิดสเตตรีเลย์
การสิ้นเปลืองพลังงานไฟฟ้า	สูง	ต่ำ	ต่ำ
ขนาด ( ที่แรงดันและกระแสสูง )	ปานกลาง	เล็ก	เล็ก
การแยกกราวด์ของระดับแรงดันสูงต่ำ	ไม่แยก	ไม่แยก	แยกอิสระ
ราคา ( ที่แรงดันและกระแสต่ำ )	ถูก	ปานกลาง-แพง	ปานกลาง-แพง
ราคา ( ที่แรงดันและกระแสสูง )	แพง	ปานกลาง	ปานกลาง-แพง
การเกิดสัญญาณรบกวนจากฮาร์มอนิก	มีน้อย	น้อย	น้อย
การควบคุมให้โหลดทำงานที่จุดแรงดันเท่ากับศูนย์	ไม่มี	มี	มี
การเกิดอาร์กขณะหน้าสัมผัสตัดต่อที่แรงดันและกระแสสูง	มี	ไม่มี	ไม่มี
ส่วนเคลื่อนไหวในการทำงาน	มี	ไม่มี	ไม่มี

### บทที่ 3

#### การออกแบบและการทำงานของวงจร

การทำงานภายในเครื่องประกอบด้วยส่วนหลัก ๆ ดังนี้

1. ส่วนของวงจรและอุปกรณ์ (Hard ware)
2. ส่วนของ program (Soft ware)

#### 3.1 ส่วนประกอบภายในเครื่อง (Hard ware)

ภายในเครื่องประกอบด้วยภาคต่าง ๆ ดังนี้

1. ภาคตรวจจับสัญญาณกระดิ่งและยกหูวางหูโทรศัพท์ (Detect Ringing & On-Off hook)
2. ภาคนับเวลา (Counter & Timer)
3. ภาคถอดรหัสสัญญาณ DTMF (DTMF Decoder)
4. ภาคตอบรับอัตโนมัติ (Auto Answering)
5. ภาคประมวลผลกลาง (Controller)
6. ภาคตัวขับเอาต์พุต (Output Driver)
7. ภาคจ่ายไฟ (Power Supply)

#### 3.2 การทำงานโดยรวมของวงจร

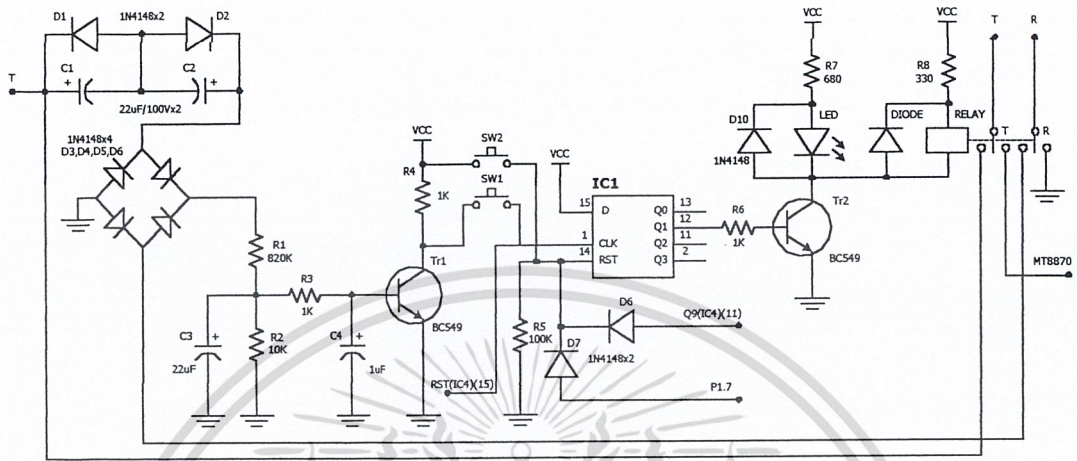
การทำงานอย่างคร่าว ๆ ของวงจรเป็นดังนี้

เริ่มมีสัญญาณกระดิ่งเข้ามาทางด้านอินพุต ของภาคตรวจจับสัญญาณกระดิ่ง แล้วแปลงเป็นสัญญาณพัลส์ ให้เครื่องรับรู้ว่ามีกรโทรเข้ามาแล้ว หลังจากนั้นจึงทำการยกหูโทรศัพท์ โดยการทำให้ความต้านทานของสายโทรศัพท์มีค่าต่ำกว่า 600 โอห์ม ต่อจากนั้น ภาคตอบรับอัตโนมัติเริ่มทำงาน เพื่อให้ผู้ใช้สะดวกต่อการใช้งานและเพื่อให้ผู้ใช้ตั้งการเข้ามาว่าต้องการทำอะไรกับเครื่อง หรือเครื่องใช้ไฟฟ้าที่ต่อพ่วงอยู่นี้บ้าง เมื่อผู้ใช้เริ่มมีการกดปุ่มโทรศัพท์เข้ามา ก็ให้ภาคแปลงรหัสสัญญาณ DTMF ทำการแปลงความถี่ 2 ความถี่ที่มาจากสัญญาณ DTMF ให้เป็นรหัสไบนารี 4 บิตให้ภาคประมวลผลกลาง ทำการแปลคำสั่ง แล้วประมวลผลไปว่าต้องการทำอะไรต่อไป หลังจากนั้นส่งการออกไปยังภาคเอาต์พุต ให้มีการเปิด-ปิดอุปกรณ์ไฟฟ้าต่าง ๆ ที่ต่อรวมอยู่กับช่องสัญญาณต่าง ๆ หรือทำการหน่วงเวลารอคอยจนถึงเวลาที่ผู้ใช้ตั้งการว่าให้ปฏิบัติการแล้วค่อยส่งการออกไป โดยในเครื่องนี้ได้มีการป้องกันผู้ไม่หวังดีเข้ามาภายในระบบโดยการตั้งรหัสผ่านไว้ ซึ่งจะเขียนอยู่ในส่วนของโปรแกรม โดยจะตั้งรหัสผ่านไว้จำนวน 4 หลัก จึงปลอดภัยได้ระดับหนึ่งสำหรับผู้ไม่หวังดี และยังออกแบบให้มีวงจรมับภายใน เพื่อกันการโทรเข้ามาแล้วไม่มีการตอบรับ หรือการกดปุ่มใด ๆ เข้ามา ซึ่งจะเป็นผลทำให้เครื่องทำงานไม่ครบวงจรการทำงานจึงทำให้เครื่องค้างรอคำสั่งอยู่ต่อไป แม้ว่าผู้ใช้จะวางหูทิ้งไปแล้ว เพื่อเป็นการป้องกันจึงออกแบบให้เป็นวงจรมับขึ้นมาหนึ่งชุด เมื่อไม่มีการกดปุ่มใด ๆ เข้ามาในระยะเวลาหนึ่ง (ซึ่งในเครื่องนี้ตั้งเวลาไว้ 1 นาที) ก็จะมีสัญญาณออกไปเพื่อให้เครื่องทำการวางหูโทรศัพท์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 วงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์

รูปวงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์แสดงดังรูปที่ 3.1 ซึ่งมีการทำงานของวงจรดังนี้



รูปที่ 3.1 แสดงการต่อวงจรภาคตรวจจับสัญญาณกระดิ่งและยกหูวงหุโทรศัพท์

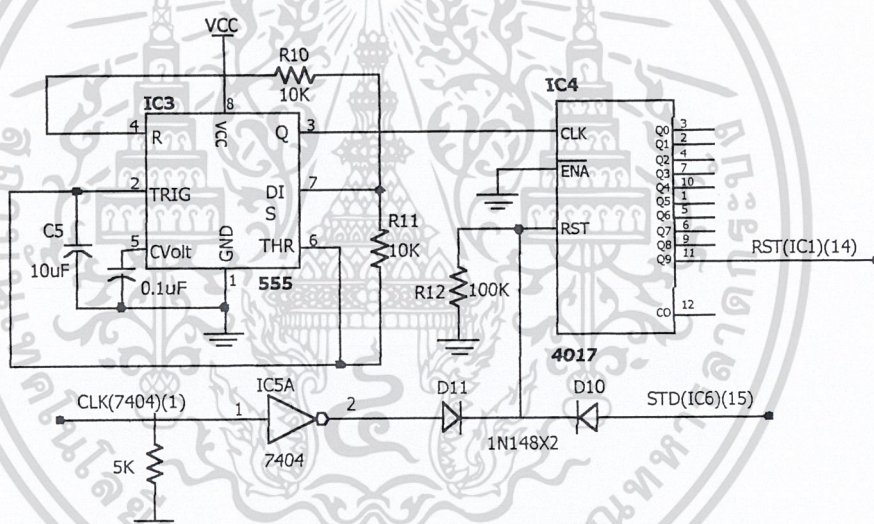
จากสัญญาณโทรศัพท์เมื่อไม่มีการยกหู จะมีไฟเลี้ยงที่โทรศัพท์ประมาณ  $48\text{ V}_{DC}$  แต่เมื่อมีการโทรเข้ามา ที่ชุมสายจะมีการส่งสัญญาณกระดิ่งเข้าเป็นแรงดันไฟประมาณ  $110\text{ V}_{AC}$  ซึ่งมีแรงดันไฟ DC เป็นเวลาประมาณ 2 วินาที สลับกับไม่มีการส่งสัญญาณกระดิ่งอีก 4 วินาที จากสัญญาณตรงนี้เราสามารถลดขนาดให้เหลือเป็นสัญญาณพัลส์ได้ดังนี้

เริ่มแรกโดยการกรองเอาไฟ DC ออกจาก AC ก่อน โดยใช้ D1, D2 และ C1, C2 ดังรูปวงจรตั้งนั้น เอาท์พุทของขา D2 และ C2 จึงเป็นมีแรงดัน  $110\text{ V}_{AC}$  นำไปเร็คติไฟโดย D3-D6 จะทำให้ได้เป็นแรงดัน หลังจากนั้นกรองแรงดันให้เรียบโดย C3 ซึ่งจะได้แรงดันตกคร่อม R2 ตรงนี้ประมาณ  $1.5\text{ V}_{DC}$  นำไปขับให้ทรานซิสเตอร์ทำงานโดยมี R3 และ C4 เป็นฟิลเตอร์กรองสัญญาณรบกวนจากกราวด์จากเดิมเอาท์พุทที่ขาคอลเล็กเตอร์ เป็น 5V ก็จะกลายเป็น 0V ส่วน SW1 ต่อไว้สำหรับให้ผู้ใช้ทำงานที่หน้าเครื่อง ( กรณีไม่ได้โทรเข้ามา แต่ต้องการใช้เครื่องนี้ภายในบ้าน ) เมื่อมีการกดสวิทช์เข้ามา ก็จะทำให้วงจรขาด จากเดิมมี 5V ก็จะกลายเป็นช็อตผ่าน 5V ก็จะกลายเป็นช็อตผ่าน R5 ลงกราวด์ไปทำให้มีการเปลี่ยนแรงดัน เมื่อมีการเปลี่ยนระดับของแรงดันที่ขา Clock ของ IC1 ก็จะทำให้ IC1 ซึ่งเป็น Shift register เกิดการเลื่อนเอาเรระดับ Logic ที่ขา D ไปออกที่ Q0 (ขา13) หรือเลื่อน 5V ไปที่ Q0 นั่นเอง ซึ่งจะทำให้ Q0 มีระดับแรงดันเป็น 5V ผ่าน R6 ไปทำให้ Tr2 นำกระแสเหมือนช็อตขาคอลเล็กเตอร์ ลงกราวด์ แล้วก็มีเอาท์พุทที่ขา C เป็น 0V เสมือนไปต่อขา รีเลย์ให้ลงกราวด์เกิดการครบรูปทำให้ รีเลย์เกิดการเหนี่ยวนำให้สวิทช์ต่อหน้าสัมผัส ทำให้ R9 คร่อมสายโทรศัพท์ จึงทำให้ความต้านทานภายในโทรศัพท์มีค่าต่ำกว่า 600 โอห์ม จึงเสมือนมีการยกหูโทรศัพท์เกิดขึ้น แล้วยังมีการนำเอาเอาท์พุทที่ขา

Q0 ของ IC1 ไปบอกให้ภาคประมวลผลกลาง ได้รับรู้ว่ามีอาการยกหูโทรศัพท์เกิดขึ้นแล้ว เตรียมตัวรับคำสั่งอื่นต่อไป

### 3.4 วงจรภาคนับเวลา

สร้างขึ้นมาเพื่อถ่วงการโทรเข้ามาแล้วไม่ได้สั่งการใด ๆ เลย แล้วก็วางหูทิ้งไปเฉย ๆ หรือไม่ก็สั่งการแต่ไม่ครบรูปการทำงาน ทำให้โทรศัพท์เกิดการยกหูค้างเกิดขึ้น ซึ่งจะทำให้ผู้ใช้ไม่สามารถโทรเข้ามาสั่งการใด ๆ ได้อีกเพราะโทรศัพท์สายจะไม่ว่างไป ดังนั้นทำการออกแบบเป็นวงจรถ่วง โดยใช้ไอซีนับ เบอร์ 4017 ซึ่งเป็นตระกูล CMOS กับไอซีผลิตความถี่ Timer 555 ซึ่งต่อรวมกันดังรูปที่ 3.2 ซึ่งจะมีเอาต์พุตออกมาทุก ๆ 1 นาที ถ้าไม่มีการรีเซต และยังเอาไปเป็นสัญญาณรีเซต IC1 ทำให้เอาต์พุตของ Q0 เป็น 0V, Tr2 หยุดทำการระแแส ทำให้รีเลย์ไม่ครบรูปไม่เกิดการเหนี่ยวนำ สวิตช์หน้าสัมผัสทางด้านเอาต์พุตเกิดการเปิดออก ทำให้โทรศัพท์มีความต้านทานที่เพิ่มขึ้นมากกว่า 600 โอห์ม เสมือนมีการวางหูโทรศัพท์เกิดขึ้นนั่นเอง



รูปที่ 3.2 แสดงการต่อวงจรถ่วงภาคนับเวลา

IC3 จะผลิตความถี่ขึ้นมาที่ 0.171 Hz ซึ่งคำนวณได้จากสูตร

$$f = \frac{1}{(R_1 + 2R_2)C \ln 2}$$

$$f = \frac{1}{(820K + 2 \times 10K) 10\mu F \ln 2} = 0.171 \text{ Hz}$$

ดังนั้นได้ความถี่มีค่า 0.171 Hz หรือ  $T = 1/f$  หรือมีค่าเท่ากับ  $1/0.171$  หรือเท่ากับ 5.82 วินาที

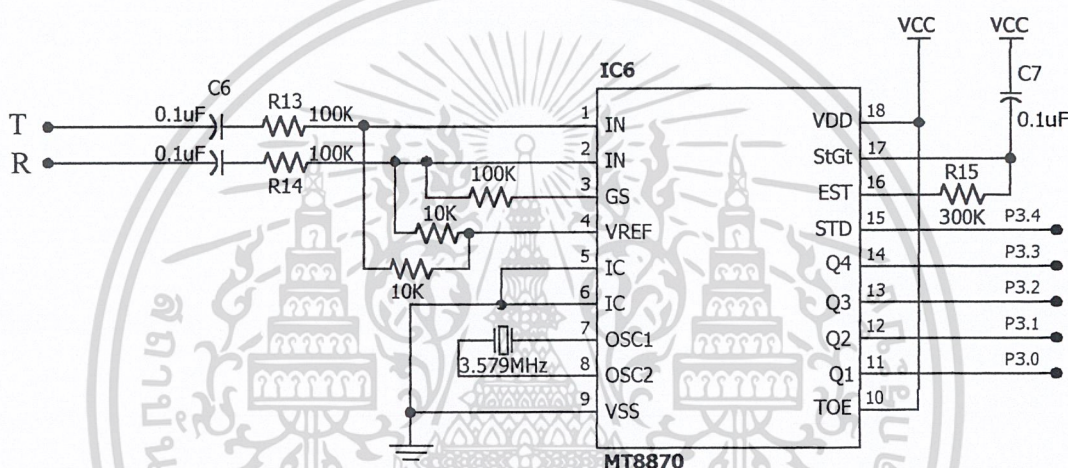
ซึ่งจะได้สัญญาณพัลส์ออกมาทุก ๆ ประมาณ 6 วินาที โดยจะเอาสัญญาณพัลส์ตัวนี้ไปเป็นสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Clock ให้กับไอซี 4017 นับไป 10 ครั้ง ก็คือ จะได้เอาท์พุท ออกที่ขา Q9 ประมาณ  $5.8 \times 10$  วินาที หรือประมาณ 1 นาทีนั่นเอง

### 3.5 วงจรภาคถอดรหัสสัญญาณ DTMF

ใช้ไอซีเบอร์ MT 8870 ของ Mitel ซึ่งเป็นไอซีใช้เฉพาะงาน ดังนั้นการออกแบบวงจรจึงสร้างจาก Data sheet ที่ทางบริษัทให้มา ซึ่งมีการต่ออุปกรณ์ต่อรวมให้เรียบร้อยแล้ว สามารถนำไปใช้งานได้เลย ซึ่งวงจรจะแสดงให้ดูดังรูปที่ 30 ซึ่งอินพุทจะต่อเข้ากับขั้วของสายโทรศัพท์ กับกราวด์โดยใช้คริสตอลความถี่ 3.579 MHz ให้กับ OSC ภายในไอซีโดยต่อรวมที่ขา OSC1 และ OSC2 ดังรูปวงจร



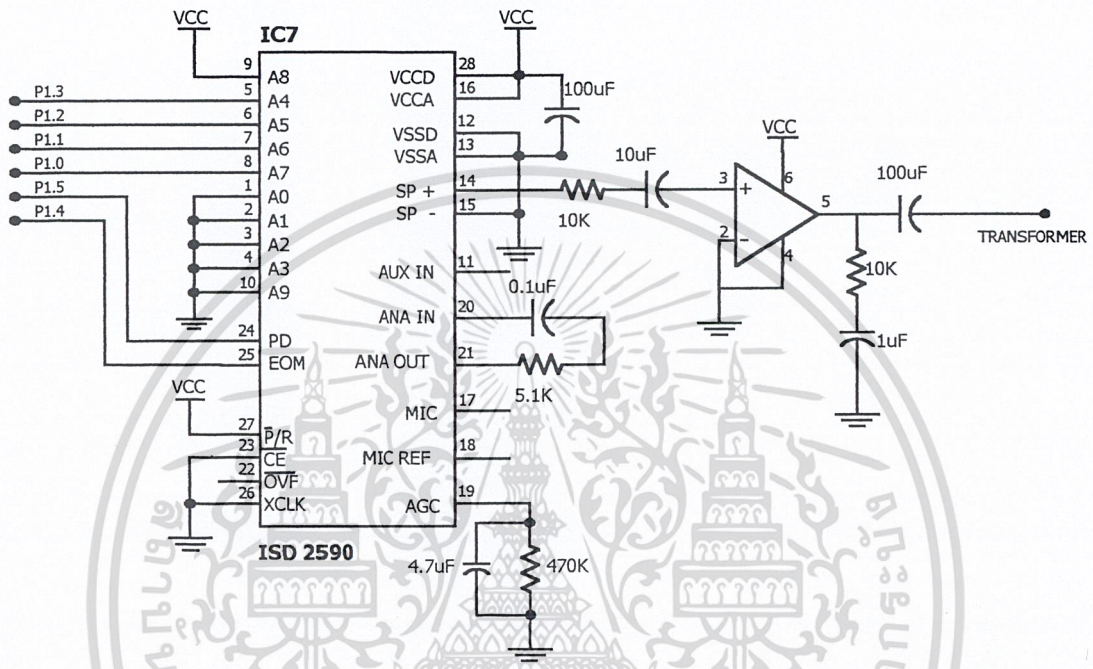
รูปที่ 3.3 แสดงการต่อวงจรภาคถอดรหัสสัญญาณ DTMF

ซึ่งการถอดรหัสสัญญาณ DTMF จะได้ออกมาเป็นไบนารี 4 บิต พร้อมกับที่ขา STD จะมีพัลส์ช่วงสั้น ๆ ออกไป เมื่อมีการถอดรหัสเกิดขึ้น ซึ่งเราจะนำ STD ตัวนี้ไปให้ภาคประมวลผลกลางรับรู้ว่ามีกรกดปุ่มใด ๆ เข้ามาแล้ว ให้วนมารับคำสั่งต่อไป โดยติดต่อกับ CPU ที่พอร์ต P3.4 แล้วยังนำไปรีเซตไอซีเบอร์ 4017 ให้เริ่มนับ 1 ใหม่ เพราะมีการกดปุ่มใด ๆ เข้ามาแล้ว (แสดงว่ามีผลตอบสนองให้ทำการต่อไป)

### 3.6 วงจรภาคตอบรับอัตโนมัติ

เป็นคำสื่อสารกับผู้ใช้เพื่อความสะดวกต่อการใช้งาน โดยมีเสียงคอยบอกตลอดเวลาให้เราทำตามได้อย่างสะดวก คล้าย ๆ กับโทรศัพท์ตอบรับทั่วไป ออกแบบโดยใช้ไอซีบันทึกเสียง ISD 2590 ซึ่งอัดได้ความยาวสูงสุดถึง 90 วินาที สามารถแบ่งช่องการเล่นได้เป็นหลาย ๆ ช่อง หลาย ๆ ข้อความได้ โดยแบ่งได้สูงสุดถึง 2<sup>8</sup> ข้อความ ISD 2590 เป็นไอซีใช้งาน ทำให้มีอุปกรณ์ต่อรวมน้อยมาก วงจรต่อ

ใช้งานได้ตาม Data sheet ที่ทางบริษัทให้มา ซึ่งแสดงการต่อวงจรให้ดูดังรูปที่ 3.4 แต่เราจะต้องการภาคประมวลผลกลางมากำหนดแต่ละช่องข้อความที่ขาแอดเดรสต่าง ๆ โดยใช้พอร์ต P1.0-P1.3 (4 บิต) แล้วจะกำหนดให้ IC7 ทำการเล่นอย่างเดียวโดยกำหนดได้ที่ขา 27 (P/R) ของไอซีโดยการกำหนดให้เป็น “ 1 ” ไว้ ( Mode playback ) หรือต่อ Vcc ใว้แน่นอน แล้วทำการขยายเสียงเพิ่มเติมโดยนำเอาที่พุทไปหม้อแปลงเพื่อใส่เสียงเข้าไปในสายโทรศัพท์ โดยวงจรต่อได้ดังรูปที่ 3.4



รูปที่ 3.4 แสดงการต่อวงจรภาคต่อรับอัดโนมตี

การเล่นในแต่ละข้อความทำได้โดยการกำหนดให้ PD (ขา24) เป็น “ 0 ” โดยจะให้ภาคประมวลผลกลางเป็นตัวกำหนดการเล่นในแต่ละข้อความ โดยติดต่อออกมาทางพอร์ต P1.5 แล้วให้ภาคประมวลผลกลางรับทราบการเล่นสิ้นสุดข้อความโดยขา EOM(ขา25) โดยติดต่อที่พอร์ต P1.4 ของ CPU

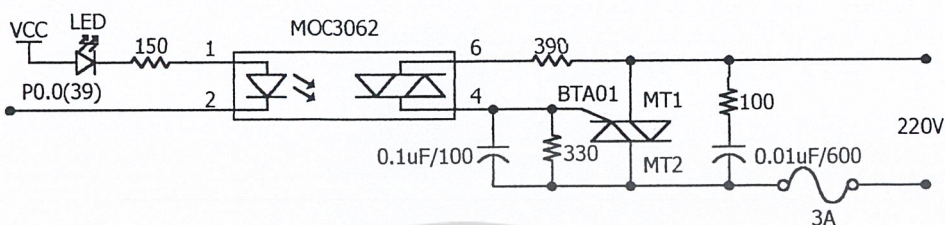
### 3.7 วงจรภาคประมวลผลกลาง

ออกแบบโดยใช้ CPU ตระกูล MCS-51 เบอร์ 89C51 ที่มีหน่วยความจำภายในตัว 4KB ทำให้ไม่ต้องต่อ ROM ภายนอกเพิ่มเติม และใช้แร่คริสตอลความถี่ 12 MHz เพื่อให้ง่ายต่อการคำนวณทางด้านเวลา และมีการต่อวงจรเวลาจริงเพื่อทำการตั้งเวลาโดยใช้ RTC (Real Time Clock) เบอร์ DS1302 เป็นเวลาจริงป้อนให้กับ CPU ใช้สำหรับการตั้งเวลาในโหมดตั้งเวลา มีการต่อร่วมกับแบตเตอรี่ ทำให้ไม่มีปัญหาเรื่องไฟฟ้าดับแล้วเวลาหยุดเดินไปด้วย ส่วนการเปิด-ปิด อุปกรณ์ไฟฟ้า หน่วยประมวลผลกลางจะติดต่อกับภาคเอาต์พุทโดยผ่านทางพอร์ต 0



### 3.8 วงจรภาคเอาต์พุต

ประกอบด้วยไดโอดแอคต์ปีเปลอร์เป็นตัวจุกชนวนกระแสทให้ไทรแอกทำงานนำกระแสแบบ 2 ทิศทางได้ ซึ่งวงจรแสดงให้ดูดังรูปที่ 3.6



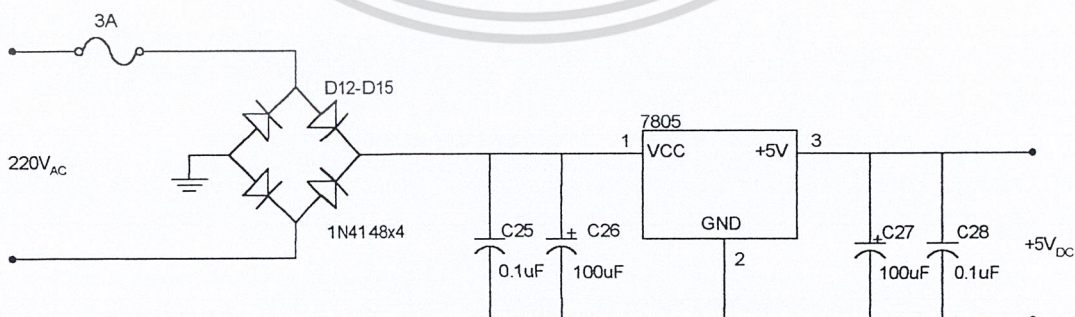
รูปที่ 3.6 แสดงการต่อวงจรภาคเอาต์พุต

ทำให้ LED ภายใน ไดโอดแอคต์ปีเปลอร์เปล่งแสงไปตกกระทบที่ ตัวรับแสงทางด้านเอาต์พุต ทำให้ไดโอดมีการนำกระแส ไปจุกชนวนกระแสทของไทรแอก ทำให้ไทรแอกเริ่มนำกระแสเสมือน เปิดสวิตช์เครื่องใช้ไฟฟ้า ทำให้เครื่องใช้ไฟฟ้าที่ต่อรวมอยู่กับเครื่องควบคุมและสั่งการทางโทรศัพท์นี้ ทำงานตามไปด้วย

ในกรณีที่โหลดเป็นอุปกรณ์ชนิดอินดักทีฟ โหลด อย่างเช่น พัดลม มอเตอร์ จะมีปัญหาเรื่อง มุมเฟส ของสัญญาณไฟสลับ จึงต้องต่อวงจรสนับสนุนเบอร์ลงไปในวงจรขับไทรแอกซึ่งจากวงจรก็คือ ตัวเก็บประจุ 0.01uF และ ตัวต้านทาน 100 โอห์ม ต่อรวมดังรูปวงจร

### 3.1 วงจรภาคจ่ายไฟ

เป็นภาคแปลงแรงดันไฟสลับ (220V<sub>AC</sub>) ให้เป็นไฟกระแสตรง 5V<sub>DC</sub> ออกแบบโดยใช้ไอซีเรกกูเลทเบอร์ 7805 ซึ่งวงจรจะแสดงดังรูปที่ 3.7



รูปที่ 3.7 แสดงการต่อวงจรภาคจ่ายไฟ

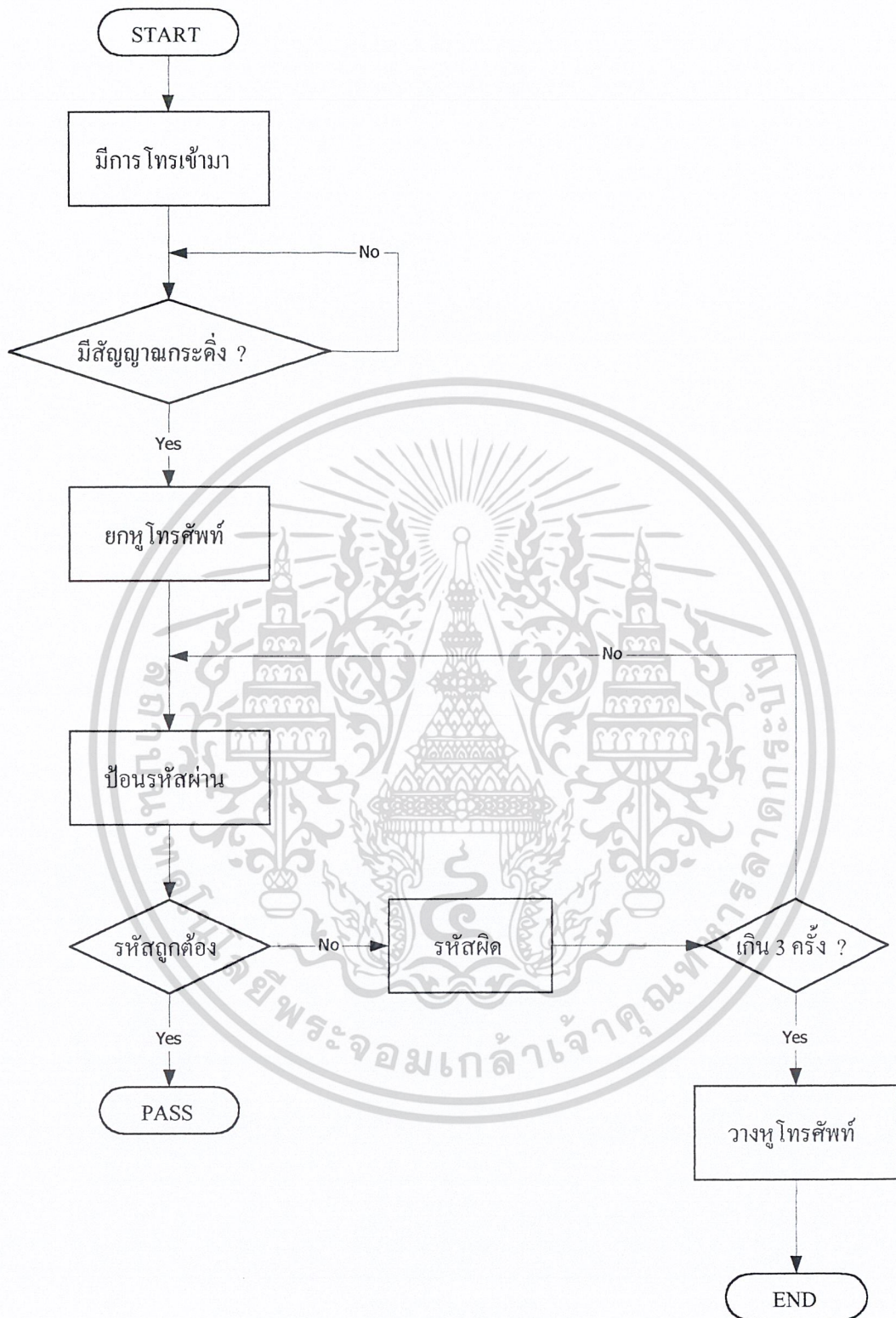
การทำงานเริ่มจากไฟกระแสสลับ ( $220V_{AC}$ ) ผ่านหม้อแปลง 9V ลดขนาดแรงดันเหลือ  $9V_{AC}$  ผ่านวงจรเรกติฟายกลายเป็นไฟกระแสตรงแบบเต็มคลื่น ผ่าน C25 ทำการกรองแรงดันให้เรียบขึ้น ซึ่งจะได้แรงดันจากการเรกติฟายที่จุดนี้ประมาณ  $12V_{DC}$  ลงเหลือ  $5V_{DC}$  ทำการกรองแรงดันซ้ำอีกครั้งให้เกิดการเรียบยิ่งขึ้นด้วย C27 ซึ่งจะได้เอาท์พุทเป็นไฟกระแสตรง 5V เอาไปใช้งานเป็นแหล่งจ่ายไฟให้วงจรต่าง ๆ ในเครื่องต่อไป

ส่วน C26-C27 ต่อเพิ่มลงไปเพื่อลดสัญญาณรบกวนที่อาจเกิดขึ้นได้จากภายนอก

### 3.9 ส่วนของโปรแกรม (Soft ware )

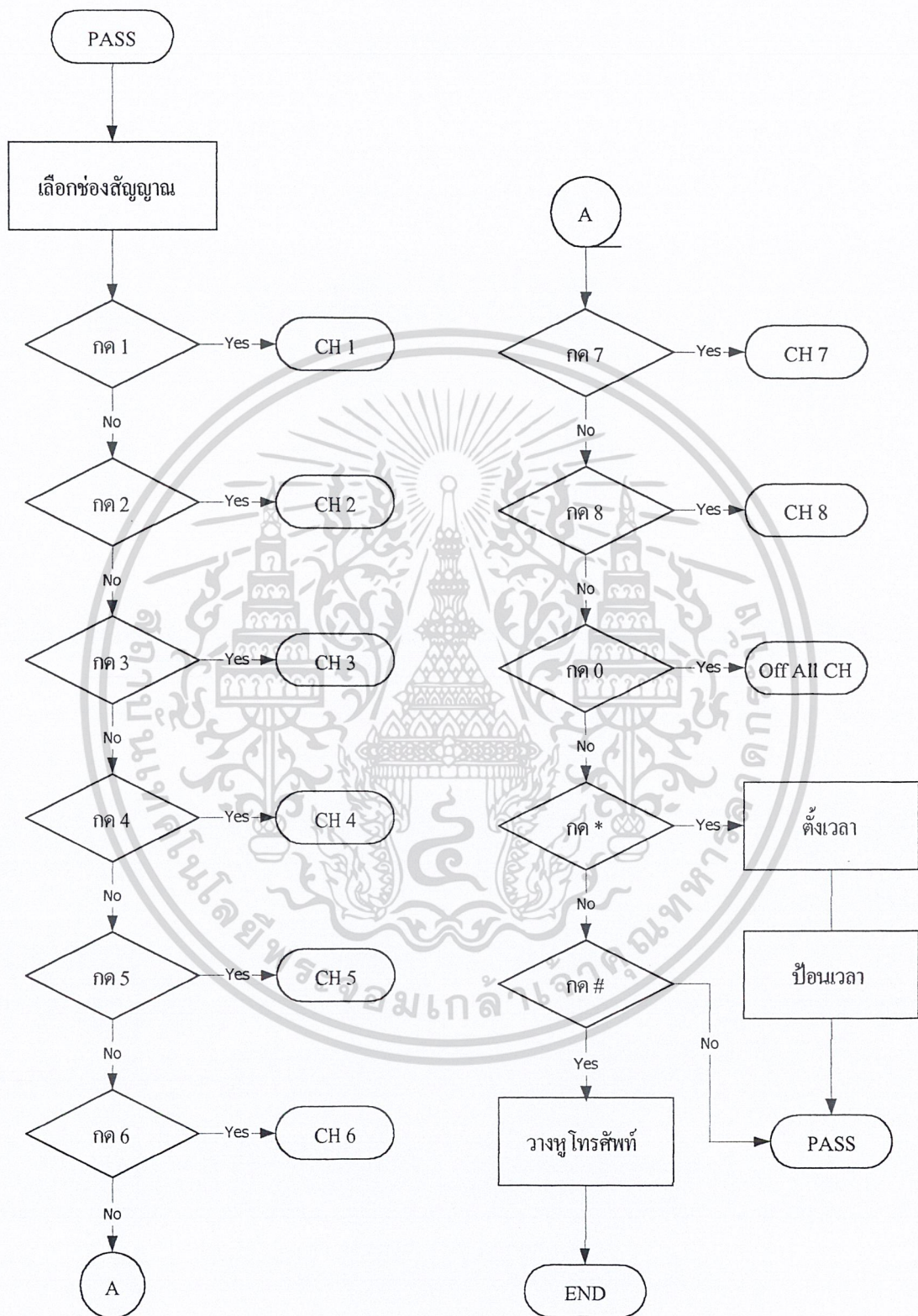
ในส่วนของ โปรแกรมการทำงานของเครื่องควบคุมและสั่งการ โทรศัพท์นี้จะขออธิบายให้ดูในรูปแบบของ Flow Chart การทำงานดังต่อไปนี้





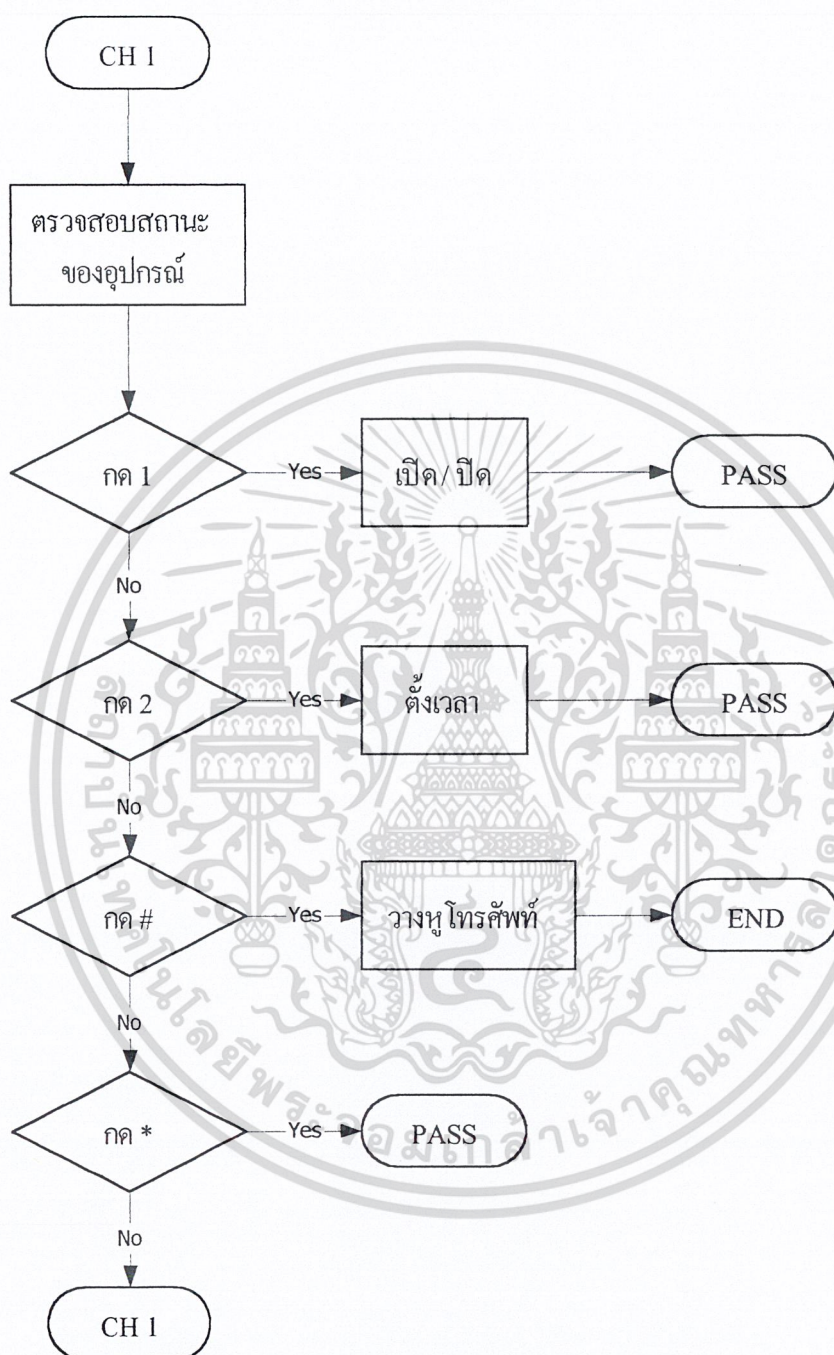
รูปที่ 3.8 แสดง Flow Chart การทำงานของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดง Flow Chart การทำงานของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดง Flow Chart การทำงานของระบบ

## บทที่ 4

### ผลการทดลอง

#### 4.1 คำนำ

ในบทนี้จะกล่าวถึงผลการทดลองแต่ละภาค ที่ได้ทำการทดลอง

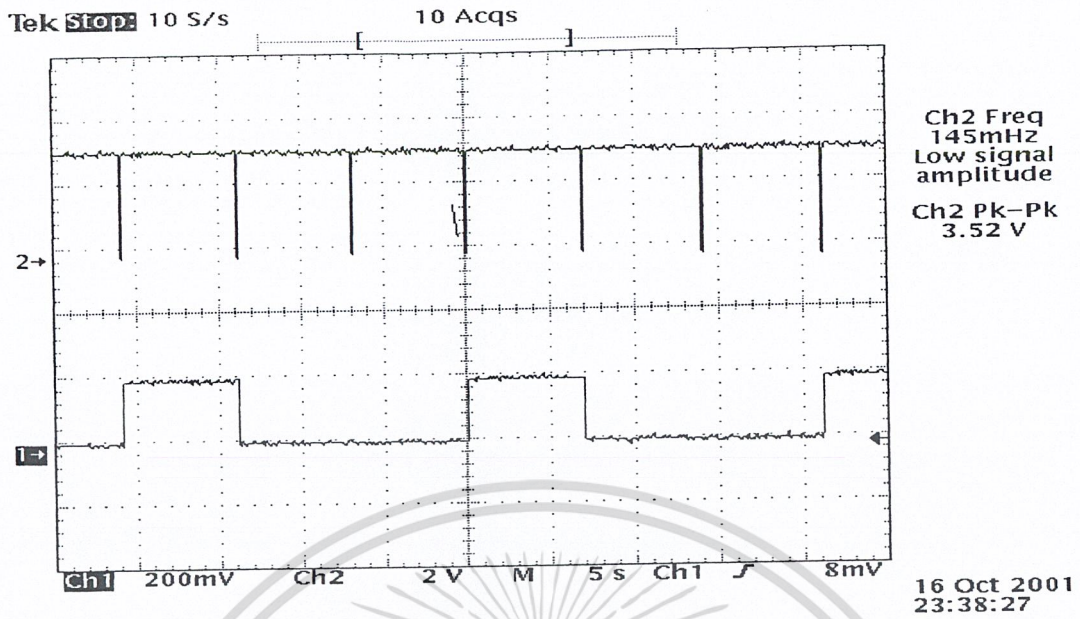
#### 4.2 ภาคตรวจจับสัญญาณกระดิ่งและยกหูโทรศัพท์

จากการทดลองต่อกับคู่สายโทรศัพท์ ขณะที่ไม่มีสัญญาณเข้ามาที่โทรศัพท์ ได้ทำการวัดที่สายโทรศัพท์ จะได้แรงดันไฟตรงประมาณ  $50 V_{DC}$  และเมื่อมีสัญญาณเรียกเข้า (สัญญาณกระดิ่ง) ทำการวัดที่สายโทรศัพท์จะได้ค่าประมาณ  $150 V_{AC}$  ซึ่งลักษณะของสัญญาณที่วัดได้ จะเป็นช่วงที่มีสัญญาณประมาณ 1 วินาที และช่วงที่เงียบหรือไม่มีสัญญาณประมาณ 4 วินาที และจะเป็นอย่างนี้ไปเรื่อยๆ จนกว่าจะมีการยกหูโทรศัพท์ จากการออกแบบเราต้องการนำสัญญาณกระดิ่งมาทำการยกหูโทรศัพท์ เราจึงนำสัญญาณกระดิ่งไปผ่านตัวเก็บประจุ เพื่อทำการตัดแรงดันไฟ DC ที่เข้ามาบนไฟ AC ให้เหลือแต่สัญญาณกระดิ่งที่เป็นไฟสลับเท่านั้น แล้วผ่านไปยังวงจร Bridge Rectifier เพื่อทำการแปลงไฟ AC เป็นไฟ DC ออกมาเป็นพัลส์

ซึ่งสัญญาณพัลส์นี้ยังมีขนาดสูงเกินไปที่จะส่งต่อไปยังตัวทรานซิสเตอร์ ดังนั้นจึงต้องนำไปผ่านวงจรแบ่งแรงดัน เพื่อให้แรงดันลดลงเหลือประมาณ  $2 V_{DC}$  แล้วจึงป้อนให้กับทรานซิสเตอร์ (Q1) ทางขาเบส ทำให้มีแรงดันตกคร่อมที่ตัวทรานซิสเตอร์ประมาณ  $0.7 V_{DC}$  ตัวทรานซิสเตอร์จะทำงาน ทำให้มีการส่งสัญญาณไฟตรงไปขับ ไอซีที่ทำหน้าที่เป็นตัว Shift Register ทำการส่งแรงดันประมาณ  $5 V_{DC}$  ที่ขา 15 ออกไปทางขา 13 ที่ต่อกับทรานซิสเตอร์ (Q2) เมื่อทรานซิสเตอร์ (Q2) ทำงานก็จะทำให้ มีสัญญาณไฟตรงไปขับตัว Relay ให้ทำการยกหูโทรศัพท์ ซึ่ง LED ก็สว่างขึ้น เพื่อบอกว่าทำการยกหูโทรศัพท์แล้ว

#### 4.3 วงจรนับ

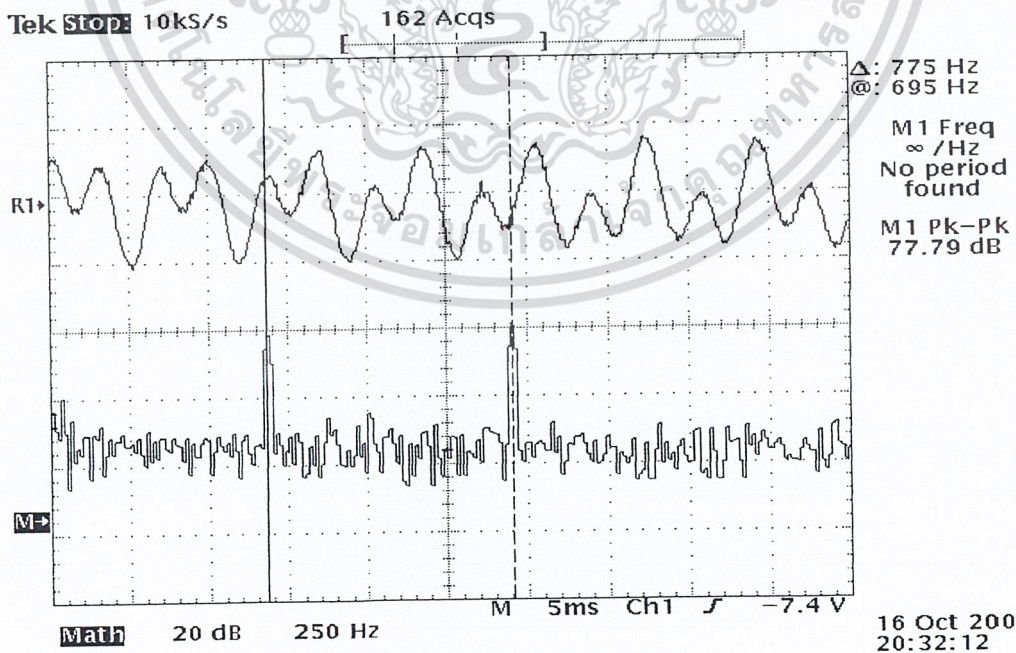
จากการทดลองวัดที่ขา 3 ของไอซี Timer 555 ซึ่งเป็นขาที่สร้างสัญญาณนาฬิกา ออกมาตามค่าที่กำหนดไว้ประมาณ  $0.171 \text{ Hz}$  ซึ่งคำนวณเป็นคาบเวลาจะได้ประมาณ 6 วินาที และส่งสัญญาณจากขา 3 นี้ ไปยังขาที่ 14 ของตัว Counter เพื่อใช้เป็นสัญญาณในการนับ จากที่ได้ออกแบบไว้เราต้องการให้มีการนับเป็นเวลาประมาณ 30 วินาที ซึ่งเท่ากับการนับของ Counter 10 ครั้ง ( 10 ครั้งๆละ 6 วินาที = 60 วินาที) วงจรนับนี้ใช้ในกรณี ที่ไม่มีการกดปุ่มใดๆ นานเกิน 60 วินาที ก็จะทำการวางหูโทรศัพท์ แต่ในรูปแบบที่ 4.1 จะเป็นการวัดสัญญาณที่ขา 3 ของไอซี Timer 555 (รูปบน) ส่วนรูปล่างเราทำการวัดสัญญาณที่ขา 4 ของ ไอซีเบอร์ 4017 ( ทุกๆการนับครั้งที่ 3 )



รูปที่ 4.1 แสดงรูปสัญญาณนาฬิกาที่ผลิตจาก ไอซี Timer 555 (รูปบน) และสัญญาณนับ (รูปล่าง)

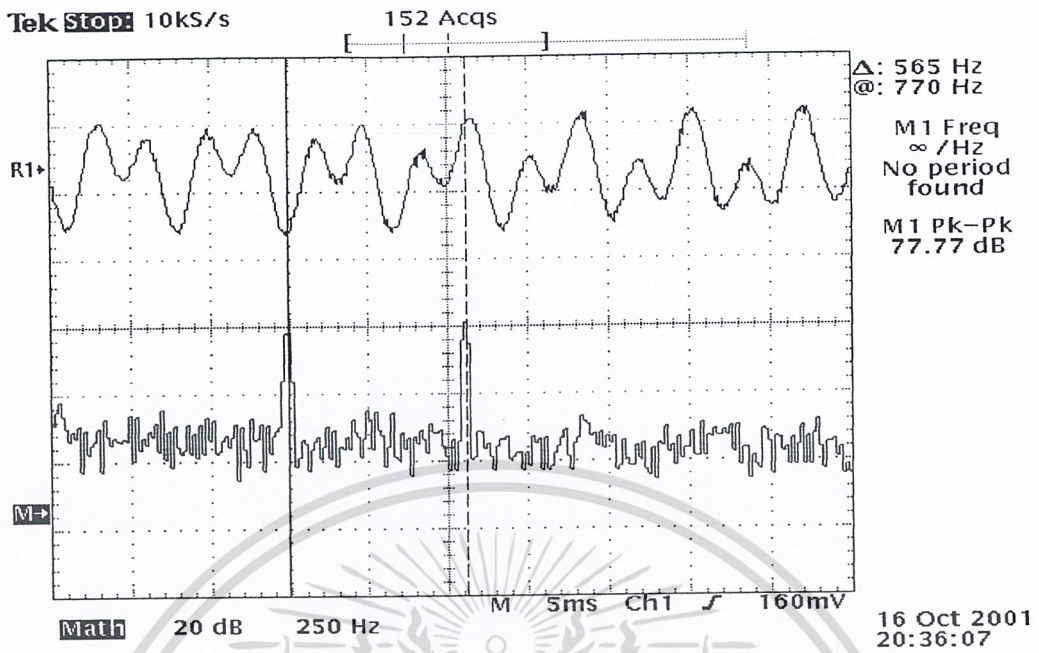
4.4 วงจรถอดรหัสสัญญาณ DTMF

จากรูปจะเป็นสัญญาณ DTMF ที่วัดจากคู่สายโทรศัพท์



รูปที่ 4.2 แสดงรูปสัญญาณ DTMF ที่วัดได้จากการกดหมายเลข “ 3 ”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



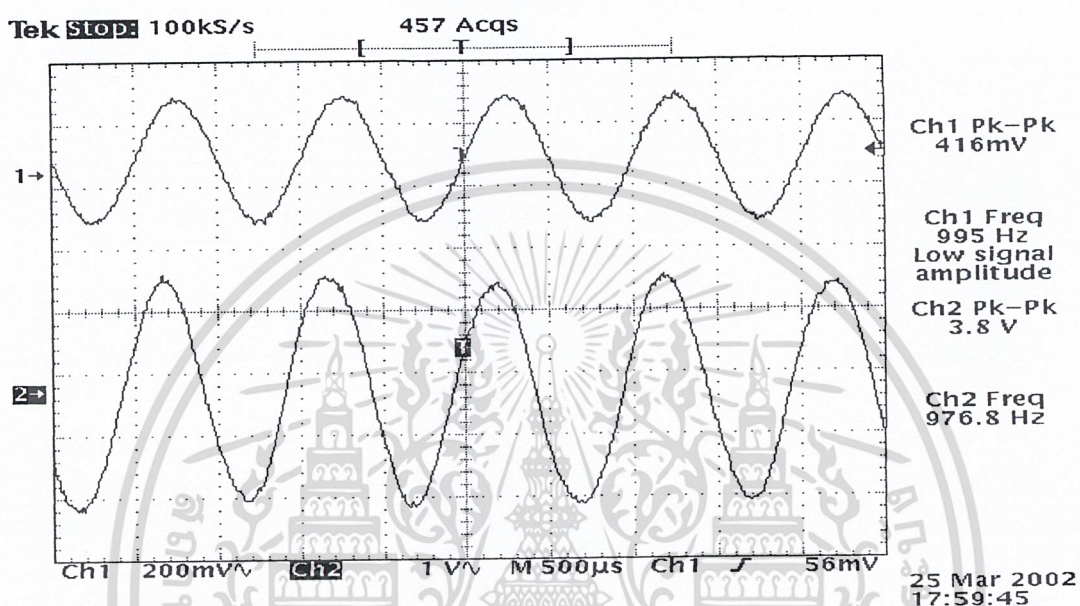
รูปที่ 4.3 แสดงรูปสัญญาณ DTMF ที่วัดได้จากการกดหมายเลข “5”

จากนั้นได้ทำการทดลองโดยการนำ LED 5 ตัว ไปต่อที่เอาต์พุตของวงจรซึ่งเป็นค่าสัญญาณดิจิตอล 4 บิต แล้วทำการกดหมายเลขบนเป็นโทรศัพท์ จะได้ค่าตามตารางข้างล่างนี้

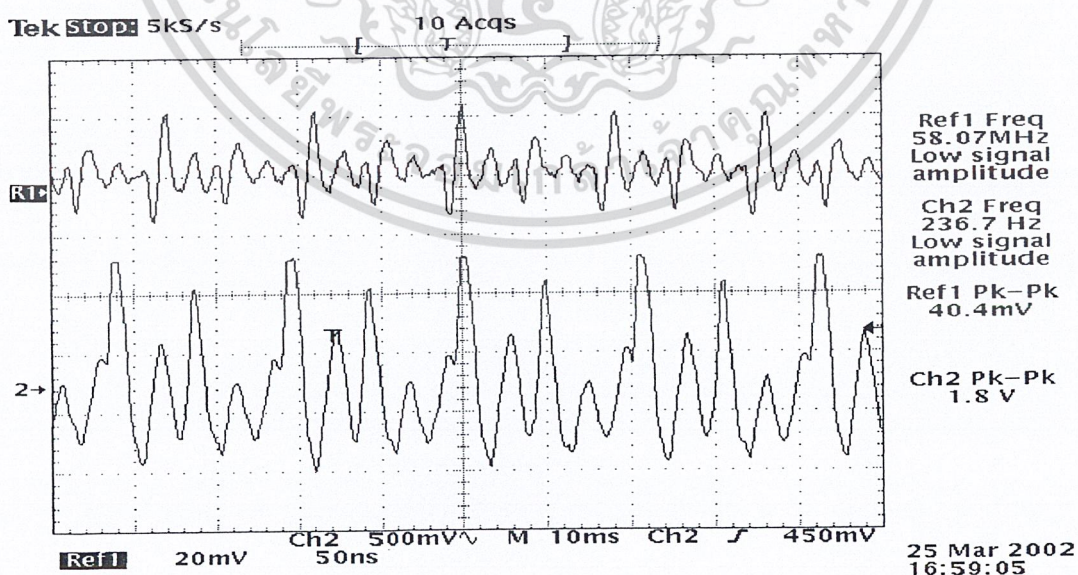
หมายเลข	STD	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
1	H	0	0	0	1
2	H	0	0	1	0
3	H	0	0	1	1
4	H	0	1	0	0
5	H	0	1	0	1
6	H	0	1	1	0
7	H	0	1	1	1
8	H	1	0	0	0
9	H	1	0	0	1
0	H	1	0	1	0
*	H	1	0	1	1
#	H	1	1	0	0

#### 4.5 วงจรตอบรับอัตโนมัติ

ในรูปที่ 4.4 เป็นการบันทึกสัญญาณไซน์ซอซด์ (SINE) 1 KHz เข้าทางขา 17 กับ 18 เพื่อทำการเก็บสัญญาณ หลังจากนั้นทำการเล่นกลับสัญญาณที่ได้บันทึกไว้ทางขาเอาต์พุตที่ต่อเข้ากับตัวขยายสัญญาณทางขา 14 และขา 15 ส่วนรูปที่ 4.5 เป็นการบันทึกเสียงพูด โดยพูดคำว่า “ อา... ” ผ่านทางไมโครโฟนแล้วนำสัญญาณเข้าทางขา MIC (17) และ MIC REF (18) เพื่อทำการบันทึกและเล่นกลับโดยนำสัญญาณออกทางขา SP+ (14) และ SP- (15) ที่ต่อเข้ากับตัวขยายสัญญาณ



รูปที่ 4.4 แสดงสัญญาณ SINE 1 KHz ที่ถูกบันทึกและทำการเล่นกลับ



รูปที่ 4.5 แสดงสัญญาณเสียงพูดคำว่า “ อา... ” ที่ถูกบันทึกและทำการเล่นกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

## สรุปผลการทดลอง

ในปัจจุบันได้มีการนำเอาโทรศัพท์พื้นฐานมาประยุกต์ใช้งานให้เกิดประโยชน์และอำนวยความสะดวกให้แก่เราอย่างมากมาย นอกเหนือจากการใช้โทรศัพท์พื้นฐานในการติดต่อสื่อสารเท่านั้น อย่างเช่นในโครงการนี้ เป็นการนำเอาโทรศัพท์พื้นฐานมาประยุกต์ใช้เป็นเครื่องควบคุมอุปกรณ์ไฟฟ้า สำหรับเครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านคู่สายโทรศัพท์นี้ สามารถควบคุมอุปกรณ์ได้ทั้งหมด 9 อุปกรณ์ โดยตัวประมวลผลกลางใช้ไมโครคอนโทรลเลอร์ตระกูล MSC-51 ซึ่งมีพอร์ตให้ใช้งานด้วยกัน 4 พอร์ต ซึ่งในโครงการนี้เราได้ออกแบบให้ทำการควบคุมอุปกรณ์ไฟฟ้าผ่านทางพอร์ต 0 ของ AT89C51 ส่วนพอร์ต 1 ใช้ในการเลือกเสียงตอบรับจากภาคตอบรับอัตโนมัติ ซึ่งใช้ไอซี ISD2590 ในการบันทึกเสียง , พอร์ต 2 ใช้ในการเขียนเวลาปัจจุบันและอ่านค่าเวลาจริงจากไอซี DS1302 ( Real Time Clock) และพอร์ต 3 ใช้เพื่อทำการรับค่าต่างๆจากวงจรภาค DTMF Decoding ซึ่งใช้ไอซี MT8870 ในการถอดรหัสจากสัญญาณ DTMF ไปเป็นสัญญาณดิจิทัลขนาด 4 บิต

สำหรับไอซี ISD2590 ซึ่งเป็นไอซีที่ใช้ในการบันทึกเสียง ในโครงการนี้เราได้นำไอซี ISD2590 มาอัดเสียงพูดเพื่อใช้ในการโต้ตอบการทำงานกับผู้ใช้งาน เพื่อช่วยให้ผู้ใช้งานเข้าใจการทำงานของระบบ ซึ่งไอซี ISD2590 นี้มีระยะเวลาในการบันทึกและเล่นกลับได้นาน 90 วินาที สามารถเก็บความจำไว้ได้ โดยที่ไม่ต้องมีแบตเตอรี่สำรองได้นาน 100ปี และยังสามารถบันทึกเสียงซ้ำได้ 100,000 ครั้ง ( ในการบันทึกและเล่นกลับนั้น เราสามารถที่จะกำหนดแอดเดรสได้จึงทำให้สามารถที่จะเลือกเอาเฉพาะข้อความที่เราต้องการนั้นออกมาได้ )

## การใช้งาน

การทำงานของเครื่องควบคุมอุปกรณ์ไฟฟ้าผ่านตู้สายโทรศัพท์นี้ เราแบ่งได้เป็น 2 กรณีคือ กรณีที่สั่งการทำงานทางเครื่องโทรศัพท์และในกรณีที่สั่งการทำงานที่เครื่องควบคุมเอง โดยจะมีขั้นตอนการทำงานเดียวกัน โดยมีขั้นตอนการทำงานดังนี้

### ขั้นตอนการทำงาน

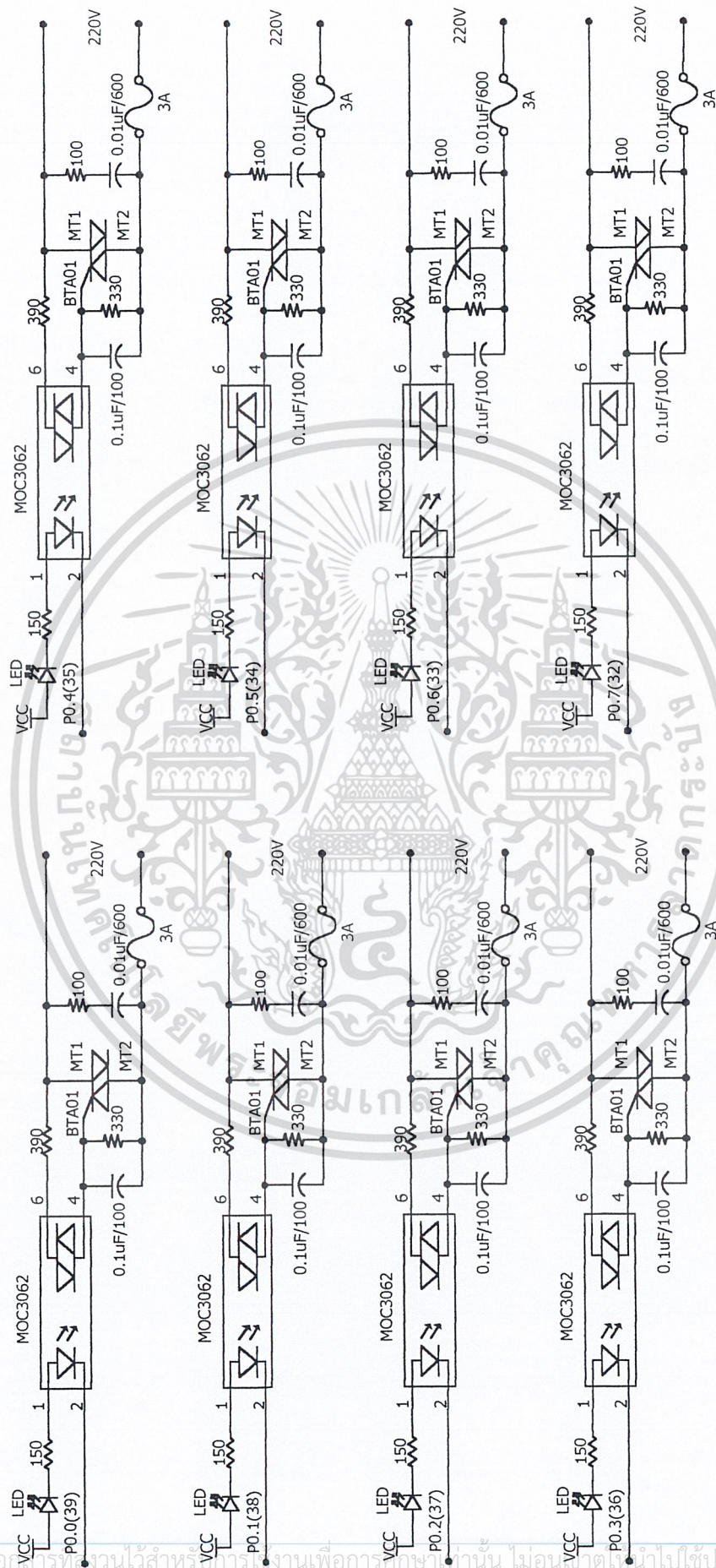
1. เมื่อมีสัญญาณโทรศัพท์เข้ามาจะเริ่มทำการนับสัญญาณกระดิ่ง ( Ringing Tone ) 1 ครั้ง หลังจากนั้นจะทำการยกหูโทรศัพท์
2. เมื่อทำการยกหูโทรศัพท์แล้วจะมีเสียงตอบกลับมาว่า “ กรุณาครหัสผ่าน เพื่อเข้าสู่ระบบ ”
3. เมื่อทำการกรหัสผ่านแล้ว การทำงานจะแบ่งออกเป็น 2 กรณีด้วยกันคือ
  - 1.) ถ้ากรหัสถูกต้อง จะไปการทำงานในข้อ 4
  - 2.) ถ้ากรหัสไม่ถูกต้อง จะมีเสียงตอบกลับมาว่า “ รหัสไม่ถูกต้อง กรุณากรหัสใหม่ ” แต่ถ้ากรหัสไม่ถูกต้องเกิน 3 ครั้งจะออกจากระบบ (วางสายโทรศัพท์)
4. จะเข้าสู่การควบคุมอุปกรณ์ไฟฟ้า แล้วจะมีเสียงตอบกลับมาว่าถ้าต้องการเลือกควบคุมอุปกรณ์ไฟฟ้าให้เราคดหมายเลข 1 – 8 , ถ้าต้องการปิดการทำงานทุกช่องสัญญาณให้คดหมายเลข 0 , ถ้าต้องการตั้งเวลาปัจจุบัน ให้คดเครื่องหมาย \* และถ้าต้องการออกจากระบบให้คดเครื่องหมาย #
5. เมื่อเลือกที่จะควบคุมอุปกรณ์ไฟฟ้า จะมีเสียงตอบกลับมาบอกให้เราทราบว่าตอนนี้อุปกรณ์อยู่ในเปิดหรือปิดอยู่ แล้วถ้าต้องการเปิดหรือปิดอุปกรณ์ไฟฟ้าให้คดหมายเลข 1 , ถ้าต้องการตั้งเวลาเปิดปิดอุปกรณ์ตัวนี้ให้คดหมายเลข 2 , ถ้าต้องการกลับไปยังหน้าหลัก(ในข้อที่4) ให้คดเครื่องหมาย \* และถ้าต้องการออกจากระบบให้คดเครื่องหมาย #



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

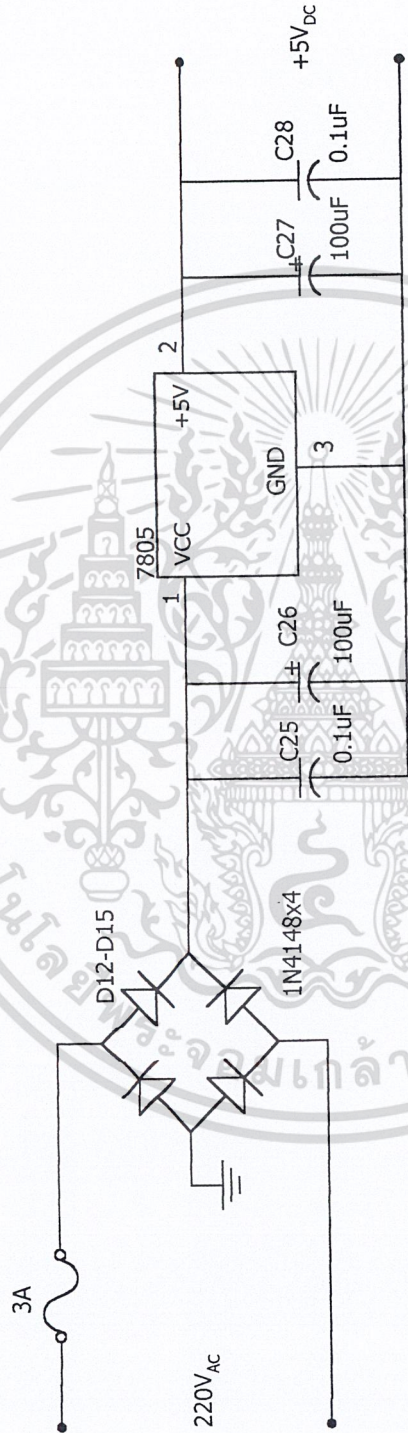






รูปที่ ก-3 แสดงภาคเอาต์พุต 8 ช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก-4 แสดงวงจรภาคจ่ายไฟ



ภาคผนวก ข  
PROGRAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

;*****
;   ISD2590
;*****
A4   EQU   P1.3
A5   EQU   P1.2
A6   EQU   P1.1
A7   EQU   P1.0
PD   EQU   P1.5
EOM  EQU   P1.4
;*****
;   DETECT RINGING
;*****
RING EQU   P1.6
RST  EQU   P1.7
;*****
;   MT8870
;*****
Q1   EQU   P3.0
Q2   EQU   P3.1
Q3   EQU   P3.2
Q4   EQU   P3.3
STD  EQU   P3.4
;*****
;   KEEP PASSWORD
;*****
PW1  EQU   20H
PW2  EQU   21H
PW3  EQU   22H
PW4  EQU   23H
CHKPWD EQU 24H
;*****
;   CHANEL
;*****
CH   EQU   25H
CH1  EQU   P0.0
CH2  EQU   P0.1
CH3  EQU   P0.2
CH4  EQU   P0.3
CH5  EQU   P0.4
CH6  EQU   P0.5
CH7  EQU   P0.6
CH8  EQU   P0.7
;*****
;   ECT.
;*****
KPAD_DATA EQU 2FH
KEEPM     EQU 30H
FLAG      EQU 31H
;*****
;   REAL TIME CLOCK
;*****
RRST EQU  P2.5
RDT  EQU  P2.6
RCK  EQU  P2.7

BUFFER EQU 32H
SECONDS EQU 50H
MINUTES EQU 34H
HOURS   EQU 35H

```



```

ST_CH1      EQU    36H
H_CH1       EQU    37H
M_CH1       EQU    38H
ST_CH2      EQU    39H
H_CH2       EQU    3AH
M_CH2       EQU    3BH
ST_CH3      EQU    3CH
H_CH3       EQU    3DH
M_CH3       EQU    3EH
ST_CH4      EQU    3FH
H_CH4       EQU    40H
M_CH4       EQU    41H
ST_CH5      EQU    42H
H_CH5       EQU    43H
M_CH5       EQU    44H
ST_CH6      EQU    45H
H_CH6       EQU    46H
M_CH6       EQU    47H
ST_CH7      EQU    48H
H_CH7       EQU    49H
M_CH7       EQU    4AH
ST_CH8      EQU    4BH
H_CH8       EQU    4CH
M_CH8       EQU    4DH

```

```

;*****
;      MAIN PROGRAM
;*****

```

```

ORG    0000H
MOV    P0,#11111111B
MOV    P1,#00110000B
MOV    P2,#11100000B
MOV    P3,#11111111B
SETB   PD
CLR    RCK
CLR    RRST

```

```

MAIN:   JNB    RING,MAIN1
        LJMP   CHK_PWD
MAIN1:  LCALL  CHECK_TIME
        LJMP   MAIN
MAIN2:  MOV    A,#08H
        LCALL  PLAY
OUT:    JB     EOM,OUT1
        AJMP  OUT2
OUT1:   JB     RING,OUT
OUT2:   SETB   PD
        CLR    RST
        SETB  RST
        CLR    RST
        LCALL  DELAY_1s
        AJMP  MAIN

```

```

;*****
;      CHECK PASSWORD
;*****

```

```

CHK_PWD:
        LCALL  DELAY_200ms
        MOV    A,#00H
        MOV    PW1,A
        MOV    PW2,A

```

```

MOV    PW3,A
MOV    PW4,A
MOV    CHKPWD,A
LCALL  PLAY
JB     EOM,$
SETB   PD

GET_PWD1:
LCALL  CHECK_TIME
JB     RING,KEEP_PWD1
SETB   PD
LJMP   MAIN

KEEP_PWD1:
JNB    STD,GET_PWD1
SETB   PD
JB     STD,$
LCALL  GET_KPAD
MOV    A,KPAD_DATA
MOV    PW1,A

GET_PWD2:
LCALL  CHECK_TIME
JB     RING,KEEP_PWD2
SETB   PD
LJMP   MAIN

KEEP_PWD2:
JNB    STD,GET_PWD2
JB     STD,$
LCALL  GET_KPAD
MOV    A,KPAD_DATA
MOV    PW2,A

GET_PWD3:
LCALL  CHECK_TIME
JB     RING,KEEP_PWD3
LJMP   MAIN

KEEP_PWD3:
JNB    STD,GET_PWD3
JB     STD,$
LCALL  GET_KPAD
MOV    A,KPAD_DATA
MOV    PW3,A

GET_PWD4:
LCALL  CHECK_TIME
JB     RING,KEEP_PWD4
LJMP   MAIN

KEEP_PWD4:
JNB    STD,GET_PWD4
JB     STD,$
LCALL  GET_KPAD
MOV    A,KPAD_DATA
MOV    PW4,A
AJMP   COMPARE_PWD

COMPARE_PWD:
MOV    A,PW1
CJNE  A,#01H,PWD_WRONG
MOV    A,PW2
CJNE  A,#02H,PWD_WRONG
MOV    A,PW3
CJNE  A,#03H,PWD_WRONG
MOV    A,PW4
CJNE  A,#04H,PWD_WRONG
AJMP  PASS

```

```

PWD_WRONG:
    INC    CHKPWD
    MOV    A, CHKPWD
    CJNE  A, #03H, PWD_WRONG1
    AJMP  MAIN2
PWD_WRONG1:
    LCALL DELAY_100ms
    MOV    A, #01H
    LCALL PLAY
    JB     EOM, $
    SETB  PD
    AJMP  GET_PWD1
;*****
;    IF PASSWORD OK
;*****
PASS: LCALL DELAY_200ms
      LCALL DELAY_200ms
      LCALL CHECK_TIME
      MOV    A, #02H
      LCALL PLAY
PASS1: JB     EOM, PASS2
      SETB  PD
      LCALL WAIT_KEY
      LJMP  PASS
PASS2: JB     RING, PASS3
      SETB  PD
      LJMP  MAIN
PASS3: JNB   STD, PASS1
      SETB  PD
      JB     STD, $
      LCALL GET_KPAD
      MOV    A, KPAD_DATA

CHECK1: CJNE A, #01H, CHECK2
      LCALL READCH1
      LJMP  CH_ON
CHECK2: CJNE A, #02H, CHECK3
      LCALL READCH2
      LJMP  CH_ON
CHECK3: CJNE A, #03H, CHECK4
      LCALL READCH3
      LJMP  CH_ON
CHECK4: CJNE A, #04H, CHECK5
      LCALL READCH4
      LJMP  CH_ON
CHECK5: CJNE A, #05H, CHECK6
      LCALL READCH5
      LJMP  CH_ON
CHECK6: CJNE A, #06H, CHECK7
      LCALL READCH6
      LJMP  CH_ON
CHECK7: CJNE A, #07H, CHECK8
      LCALL READCH7
      LJMP  CH_ON
CHECK8: CJNE A, #08H, CHECK10
      LCALL READCH8
      LJMP  CH_ON
CHECK10:
    CJNE  A, #0AH, CHECK11
    LCALL ALLCHOFF
    LJMP  PASS
    
```



```

CHECK11:
    CJNE  A, #0BH, CHECK12
    LCALL SET_TIME
    LJMP  PASS
CHECK12:
    CJNE  A, #0CH, CHECK13
    LJMP  MAIN2
CHECK13:
    LJMP  PASS

WAIT_KEY:
    MOV   R1, #250
D18:    JB   RING, D19
        SETB PD
        LJMP MAIN
D19:    JNB  STD, D20
        SETB PD
        JB   STD, $
        LCALL GET_KPAD
        MOV  A, KPAD_DATA
        LJMP CHECK1
D20:    LCALL DELAY_10ms
        DJNZ R1, D18
        RET
;*****
;   CHANEL ON
;*****
CH_ON: JNC  OFF0
ON0:   LCALL DELAY_200ms
        LCALL DELAY_200ms
        LCALL CHECK_TIME
        MOV  A, #0BH
        LCALL PLAY
ON1:   JB   EOM, ON2
        SETB PD
        LCALL WAIT_KEY1
        AJMP ON0
ON2:   JB   RING, ON3
        SETB PD
        LJMP MAIN
ON3:   JNB  STD, ON1
        SETB PD
        JB   STD, $
        LCALL GET_KPAD
        MOV  A, KPAD_DATA

CHECK_KEY10:
    CJNE  A, #01H, CHECK_KEY11
    LCALL CH_ONOFF
    AJMP  PASS
CHECK_KEY11:
    CJNE  A, #02H, CHECK_KEY12
    LCALL SET_TIME_CH
    AJMP  PASS
CHECK_KEY12:
    CJNE  A, #0BH, CHECK_KEY13
    AJMP  PASS
CHECK_KEY13:
    CJNE  A, #0CH, ON0
    AJMP  MAIN2

WAIT_KEY1:
    MOV   R1, #250

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

D12: JB RING, D13
      SETB PD
      LJMP MAIN
D13: JNB STD, D14
      SETB PD
      JB STD, $
      LCALL GET_KPAD
      MOV A, KPAD_DATA
      LJMP CHECK_KEY10
D14: LCALL DELAY_10ms
      DJNZ R1, D12
      RET
;*****
; CHANEL OFF
;*****
OFF0: LCALL DELAY_200ms
      LCALL DELAY_200ms
      LCALL CHECK_TIME
      MOV A, #0FH
      LCALL PLAY
OFF1: JB EOM, OFF2
      SETB PD
      LCALL WAIT_KEY2
      AJMP OFF0
OFF2: JB RING, OFF3
      SETB PD
      LJMP MAIN
OFF3: JNB STD, OFF1
      SETB PD
      JB STD, $
      LCALL GET_KPAD
      MOV A, KPAD_DATA
CHECK_KEY21:
      CJNE A, #01H, CHECK_KEY22
      LCALL CH_ONOFF
      AJMP PASS
CHECK_KEY22:
      CJNE A, #02H, CHECK_KEY23
      LCALL SET_TIME_CH
      AJMP PASS
CHECK_KEY23:
      CJNE A, #0BH, CHECK_KEY24
      AJMP PASS
CHECK_KEY24:
      CJNE A, #0CH, OFF0
      AJMP MAIN2

WAIT_KEY2:
      MOV R1, #250
D15: JB RING, D16
      SETB PD
      LJMP MAIN
D16: JNB STD, D17
      SETB PD
      JB STD, $
      LCALL GET_KPAD
      MOV A, KPAD_DATA
      LJMP CHECK_KEY21
D17: LCALL DELAY_10ms
      DJNZ R1, D15

```

```

;*****
;   ON/OFF CHANEL
;*****
CH_ONOFF:
    MOV     A,CH
    CJNE   A,#01H,CH2_1
    CPL    CH1
    AJMP   CHRET
CH2_1:CJNE A,#02H,CH3_1
    CPL    CH2
    AJMP   CHRET
CH3_1:CJNE A,#03H,CH4_1
    CPL    CH3
    AJMP   CHRET
CH4_1:CJNE A,#04H,CH5_1
    CPL    CH4
    AJMP   CHRET
CH5_1:CJNE A,#05H,CH6_1
    CPL    CH5
    AJMP   CHRET
CH6_1:CJNE A,#06H,CH7_1
    CPL    CH6
    AJMP   CHRET
CH7_1:CJNE A,#07H,CH8_1
    CPL    CH7
    AJMP   CHRET
CH8_1:CJNE A,#08H,CH_ONOFF
    CPL    CH8
    AJMP   CHRET
CHRET:LCALL DELAY_100ms
    MOV    A,#07H
    LCALL PLAY
    JB     EOM,$
    SETB   PD
    RET

;*****
;   OFF ALL CHANEL
;*****
ALLCHOFF:
    SETB   CH1
    SETB   CH2
    SETB   CH3
    SETB   CH4
    SETB   CH5
    SETB   CH6
    SETB   CH7
    SETB   CH8
    LCALL DELAY_100ms
    MOV    A,#07H
    LCALL PLAY
    JB     EOM,$
    SETB   PD
    RET

;*****
;   READ CHANNEL
;*****
READCH1:
    MOV    A,P0
    MOV    C,ACC.0
    MOV    CH,#01H
    RET

```



```

READCH2:
    MOV    A,P0
    MOV    C,ACC.1
    MOV    CH,#02H
    RET

READCH3:
    MOV    A,P0
    MOV    C,ACC.2
    MOV    CH,#03H
    RET

READCH4:
    MOV    A,P0
    MOV    C,ACC.3
    MOV    CH,#04H
    RET

READCH5:
    MOV    A,P0
    MOV    C,ACC.4
    MOV    CH,#05H
    RET

READCH6:
    MOV    A,P0
    MOV    C,ACC.5
    MOV    CH,#06H
    RET

READCH7:
    MOV    A,P0
    MOV    C,ACC.6
    MOV    CH,#07H
    RET

READCH8:
    MOV    A,P0
    MOV    C,ACC.7
    MOV    CH,#08H
    RET

;*****
;    SET PRESENT TIME
;*****
SET_TIME:
    LCALL DELAY_200ms
    MOV    A,#06H
    LCALL PLAY
    JB     EOM,$
    SETB   PD

;*****HOURS*****
ST1_1:JB    RING,ST1_2
        LJMP MAIN
ST1_2:JNB   STD,ST1_1
        JB     STD,$
        LCALL GET_KPAD
        MOV    A,KPAD_DATA
        CJNE  A,#03H,H1_1
        AJMP  SET_TIME
H1_1: CJNE  A,#04H,H1_2
        AJMP  SET_TIME
H1_2: CJNE  A,#05H,H1_3
        AJMP  SET_TIME
H1_3: CJNE  A,#06H,H1_4
        AJMP  SET_TIME
H1_4: CJNE  A,#07H,H1_5
        AJMP  SET_TIME

```

```

H1_5: CJNE A,#08H,H1_6
      AJMP SET_TIME
H1_6: CJNE A,#09H,H1_7
      AJMP SET_TIME
H1_7: CJNE A,#0BH,H1_8
      AJMP SET_TIME
H1_8: CJNE A,#0CH,H1_9
      AJMP SET_TIME
H1_9: CJNE A,#0AH,KEEP_H1
      MOV  A,#00H
KEEP_H1:
      MOV  BUFFER,A
ST2_1: JB  RING,ST2_2
      LJMP MAIN
ST2_2: JNB STD,ST2_1
      JB  STD,$
      LCALL GET_KPAD
      MOV  A,KPAD_DATA
      CJNE A,#0BH,H2_1
      AJMP SET_TIME
H2_1: CJNE A,#0CH,H2_2
      AJMP SET_TIME
H2_2: CJNE A,#0AH,KEEP_H2
      MOV  A,#00H
KEEP_H2:
      MOV  BUFFER+1,A
      ACALL BUFFER2ACC
      MOV  HOURS,A
      CJNE A,#24H,H3_1
      AJMP SET_TIME
H3_1: CJNE A,#25H,H3_2
      AJMP SET_TIME
H3_2: CJNE A,#26H,H3_3
      AJMP SET_TIME
H3_3: CJNE A,#27H,H3_4
      AJMP SET_TIME
H3_4: CJNE A,#28H,H3_5
      AJMP SET_TIME
H3_5: CJNE A,#29H,ST3_1
      AJMP SET_TIME
;*****MUNITES*****
ST3_1: JB  RING,ST3_2
      LJMP MAIN
ST3_2: JNB STD,ST3_1
      JB  STD,$
      LCALL GET_KPAD
      MOV  A,KPAD_DATA
      CJNE A,#06H,M1_1
      AJMP SET_TIME
M1_1: CJNE A,#07H,M1_2
      AJMP SET_TIME
M1_2: CJNE A,#08H,M1_3
      AJMP SET_TIME
M1_3: CJNE A,#09H,M1_4
      AJMP SET_TIME
M1_4: CJNE A,#0BH,M1_5
      AJMP SET_TIME
M1_5: CJNE A,#0CH,M1_6
      AJMP SET_TIME
M1_6: CJNE A,#0AH,KEEP_M1
      MOV  A,#00H

```

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์ ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

KEEP_M1:
    MOV    BUFFER,A
ST4_1:JB    RING,ST4_2
    LJMP  MAIN
ST4_2:JNB  STD,ST4_1
    JB    STD,$
    LCALL GET_KPAD
    MOV   A,KPAD_DATA
    CJNE A,#0BH,M2_1
    AJMP  SET_TIME
M2_1: CJNE A,#0CH,M2_2
    AJMP  SET_TIME
M2_2: CJNE A,#0AH,KEEP_M2
    MOV   A,#00H
KEEP_M2:
    MOV   BUFFER+1,A
    ACALL BUFFER2ACC
    MOV   MINUTES,A
    MOV   SECONDS,#00H

    LCALL WR_TIME
    LCALL DELAY_100ms
    MOV   A,#07H
    LCALL PLAY
    JB    EOM,$
    SETB  PD
    RET
;*****
;    SET_TIME CHANEL
;*****
SET_TIME_CH:
    LCALL DELAY_200ms
    LCALL DELAY_200ms
    MOV   A,#09H
    LCALL PLAY
STCHO_1:
    JB    EOM,STCHO_2
    SETB  PD
    LCALL WAIT_KEY3
    AJMP  SET_TIME_CH
STCHO_2:
    JB    RING,STCHO_3
    SETB  PD
    LJMP  MAIN
STCHO_3:
    JNB  STD,STCHO_1
    SETB  PD
    JB    STD,$
    LCALL GET_KPAD
    MOV   A,KPAD_DATA
SSTT1:CJNE A,#01H,SSTT2
    MOV   R4,#10H
    LCALL SET_TIMECH
    LJMP  PASS
SSTT2:CJNE A,#02H,SSTT3
    MOV   R4,#01H
    LCALL SET_TIMECH
    LJMP  PASS
SSTT3:CJNE A,#0BH,SSTT4
    LJMP  PASS
SSTT4:CJNE A,#0CH,SET_TIME_CH
    
```

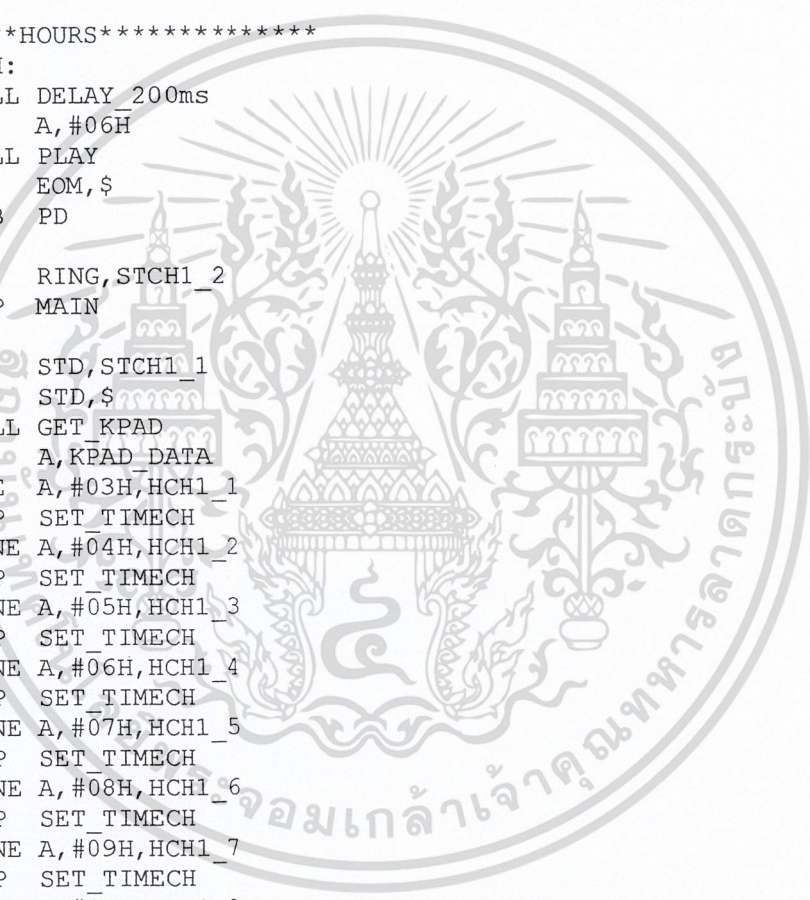


```

LJMP MAIN2

WAIT_KEY3:
MOV R1,#250
D21: JB RING,D22
SETB PD
LJMP MAIN
D22: JNB STD,D23
SETB PD
JB STD,$
LCALL GET_KPAD
MOV A,KPAD_DATA
LJMP SSTT1
D23: LCALL DELAY_10ms
DJNZ R1,D21
RET
;*****HOURS*****
SET_TIMECH:
LCALL DELAY_200ms
MOV A,#06H
LCALL PLAY
JB EOM,$
SETB PD
STCH1_1:
JB RING,STCH1_2
LJMP MAIN
STCH1_2:
JNB STD,STCH1_1
JB STD,$
LCALL GET_KPAD
MOV A,KPAD_DATA
CJNE A,#03H,HCH1_1
AJMP SET_TIMECH
HCH1_1:CJNE A,#04H,HCH1_2
AJMP SET_TIMECH
HCH1_2:CJNE A,#05H,HCH1_3
AJMP SET_TIMECH
HCH1_3:CJNE A,#06H,HCH1_4
AJMP SET_TIMECH
HCH1_4:CJNE A,#07H,HCH1_5
AJMP SET_TIMECH
HCH1_5:CJNE A,#08H,HCH1_6
AJMP SET_TIMECH
HCH1_6:CJNE A,#09H,HCH1_7
AJMP SET_TIMECH
HCH1_7:CJNE A,#0BH,HCH1_8
AJMP SET_TIMECH
HCH1_8:CJNE A,#0CH,HCH1_9
AJMP SET_TIMECH
HCH1_9:CJNE A,#0AH,KEEP_HCH1
MOV A,#00H
KEEP_HCH1:
MOV BUFFER,A
STCH2_1:
JB RING,STCH2_2
LJMP MAIN
STCH2_2:
JNB STD,STCH2_1
JB STD,$
LCALL GET_KPAD
MOV A,KPAD_DATA

```



```

        CJNE  A,#0BH,HCH2_1
        AJMP  SET_TIMECH
HCH2_1:CJNE  A,#0CH,HCH2_2
        AJMP  SET_TIMECH
HCH2_2:CJNE  A,#0AH,KEEP_HCH2
        MOV   A,#00H
KEEP_HCH2:
        MOV   BUFFER+1,A
        ACALL BUFFER2ACC
        MOV   R5,A
        CJNE  A,#24H,HCH3_1
        AJMP  SET_TIMECH
HCH3_1:CJNE  A,#25H,HCH3_2
        AJMP  SET_TIMECH
HCH3_2:CJNE  A,#26H,HCH3_3
        AJMP  SET_TIMECH
HCH3_3:CJNE  A,#27H,HCH3_4
        AJMP  SET_TIMECH
HCH3_4:CJNE  A,#28H,HCH3_5
        AJMP  SET_TIMECH
HCH3_5:CJNE  A,#29H,STCH3_1
        AJMP  SET_TIMECH
;*****MUNITES*****
STCH3_1:
        JB    RING,STCH3_2
        LJMP  MAIN
STCH3_2:
        JNB  STD,STCH3_1
        JB    STD,$
        LCALL GET_KPAD
        MOV   A,KPAD_DATA
        CJNE  A,#06H,MCH1_1
        AJMP  SET_TIMECH
MCH1_1:CJNE  A,#07H,MCH1_2
        AJMP  SET_TIMECH
MCH1_2:CJNE  A,#08H,MCH1_3
        AJMP  SET_TIMECH
MCH1_3:CJNE  A,#09H,MCH1_4
        AJMP  SET_TIMECH
MCH1_4:CJNE  A,#0BH,MCH1_5
        AJMP  SET_TIMECH
MCH1_5:CJNE  A,#0CH,MCH1_6
        AJMP  SET_TIMECH
MCH1_6:CJNE  A,#0AH,KEEP_MCH1
        MOV   A,#00H
KEEP_MCH1:
        MOV   BUFFER,A
STCH4_1:
        JB    RING,STCH4_2
        LJMP  MAIN
STCH4_2:
        JNB  STD,STCH4_1
        LCALL GET_KPAD
        MOV   A,KPAD_DATA
        CJNE  A,#0BH,MCH2_1
        AJMP  SET_TIMECH
MCH2_1:CJNE  A,#0CH,MCH2_2
        AJMP  SET_TIMECH
MCH2_2:CJNE  A,#0AH,KEEP_MCH2
        MOV   A,#00H
KEEP_MCH2:

```

```

MOV    BUFFER+1,A
ACALL  BUFFER2ACC
MOV    R6,A

MOV    A,CH
CJNE  A,#01H,STCH2
MOV    ST_CH1,R4
MOV    H_CH1,R5
MOV    M_CH1,R6
AJMP  STCHRET
STCH2:CJNE  A,#02H,STCH3
MOV    ST_CH2,R4
MOV    H_CH2,R5
MOV    M_CH2,R6
AJMP  STCHRET
STCH3:CJNE  A,#03H,STCH4
MOV    ST_CH3,R4
MOV    H_CH3,R5
MOV    M_CH3,R6
AJMP  STCHRET
STCH4:CJNE  A,#04H,STCH5
MOV    ST_CH4,R4
MOV    H_CH4,R5
MOV    M_CH4,R6
AJMP  STCHRET
STCH5:CJNE  A,#05H,STCH6
MOV    ST_CH5,R4
MOV    H_CH5,R5
MOV    M_CH5,R6
AJMP  STCHRET
STCH6:CJNE  A,#06H,STCH7
MOV    ST_CH6,R4
MOV    H_CH6,R5
MOV    M_CH6,R6
AJMP  STCHRET
STCH7:CJNE  A,#07H,STCH8
MOV    ST_CH7,R4
MOV    H_CH7,R5
MOV    M_CH7,R6
AJMP  STCHRET
STCH8:CJNE  A,#08H,STCHRET
MOV    ST_CH8,R4
MOV    H_CH8,R5
MOV    M_CH8,R6
STCHRET:MOV  A,#07H
        LCALL  PLAY
        JB     EOM,$
        SETB  PD
        RET
;*****
;      ADD 2 BUFFER TO 1
;*****
BUFFER2ACC:
MOV    A,BUFFER
ANL   A,#00FH
SWAP  A
MOV   B,A
MOV   A,BUFFER+1
ANL  A,#00FH
ADD  A,B
RET

```

```

;*****
;   PLAY  BACK
;*****
PLAY: MOV   C,ACC.0
      MOV   A4,C
      MOV   C,ACC.1
      MOV   A5,C
      MOV   C,ACC.2
      MOV   A6,C
      MOV   C,ACC.3
      MOV   A7,C
      CLR   PD   ;ON  ISD2590
      RET

;*****
;   GET  KEYPAD
;*****
GET_KPAD:
      MOV   C,Q1
      MOV   ACC.0,C
      MOV   C,Q2
      MOV   ACC.1,C
      MOV   C,Q3
      MOV   ACC.2,C
      MOV   C,Q4
      MOV   ACC.3,C
      ANL   A,#00FH
      MOV   KPAD_DATA,A
      RET

;*****
;   CHECK TIME
;*****
CHECK_TIME:
      LCALL RD_TIME

      MOV   A,ST_CH1
      JZ    CPT1
      MOV   C,ACC.0
      MOV   A,M_CH1
      CJNE A,MINUTES,CPT1
      MOV   A,H_CH1
      CJNE A,HOURS,CPT1
      MOV   CH1,C
      MOV   ST_CH1,#00H
CPT1: MOV   A,ST_CH2
      JZ    CPT2
      MOV   C,ACC.0
      MOV   A,M_CH2
      CJNE A,MINUTES,CPT2
      MOV   A,H_CH2
      CJNE A,HOURS,CPT2
      MOV   CH2,C
      MOV   ST_CH2,#00H
CPT2: MOV   A,ST_CH3
      JZ    CPT3
      MOV   C,ACC.0
      MOV   A,M_CH3
      CJNE A,MINUTES,CPT3
      MOV   A,H_CH3
      CJNE A,HOURS,CPT3
      MOV   CH3,C
      MOV   ST_CH3,#00H

```



```

CPT3: MOV    A,ST_CH4
      JZ     CPT4
      MOV    C,ACC.0
      MOV    A,M_CH4
      CJNE   A,MINUTES,CPT4
      MOV    A,H_CH4
      CJNE   A,HOURS,CPT4
      MOV    CH4,C
      MOV    ST_CH4,#00H
CPT4: MOV    A,ST_CH5
      JZ     CPT5
      MOV    C,ACC.0
      MOV    A,M_CH5
      CJNE   A,MINUTES,CPT5
      MOV    A,H_CH5
      CJNE   A,HOURS,CPT5
      MOV    CH5,C
      MOV    ST_CH5,#00H
CPT5: MOV    A,ST_CH6
      JZ     CPT6
      MOV    C,ACC.0
      MOV    A,M_CH6
      CJNE   A,MINUTES,CPT6
      MOV    A,H_CH6
      CJNE   A,HOURS,CPT6
      MOV    CH6,C
      MOV    ST_CH6,#00H
CPT6: MOV    A,ST_CH7
      JZ     CPT7
      MOV    C,ACC.0
      MOV    A,M_CH7
      CJNE   A,MINUTES,CPT7
      MOV    A,H_CH7
      CJNE   A,HOURS,CPT7
      MOV    CH7,C
      MOV    ST_CH7,#00H
CPT7: MOV    A,ST_CH8
      JZ     CPT8
      MOV    C,ACC.0
      MOV    A,M_CH8
      CJNE   A,MINUTES,CPT8
      MOV    A,H_CH8
      CJNE   A,HOURS,CPT8
      MOV    CH8,C
      MOV    ST_CH8,#00H
CPT8: RET
;*****
;   WRITE TIME
;*****
WR_TIME:
      MOV    R2,#8EH           ;WRITE PROTECT = 0
      MOV    R3,#00H
      LCALL  RTC_WRITE
      MOV    R2,#84H
      MOV    R3,HOURS
      LCALL  RTC_WRITE
      MOV    R2,#82H
      MOV    R3,MINUTES
      LCALL  RTC_WRITE
      MOV    R2,#80H
      MOV    R3,SECONDS

```



```

        LCALL RTC_WRITE
        MOV  R2,#8EH                ;WRITE PROTECT = 1
        MOV  R3,#80H
        LCALL RTC_WRITE
        RET
;*****
;   READ TIME
;*****
RD_TIME:
        MOV  R2,#85H
        LCALL RTC_READ
        MOV  HOURS,R3
        MOV  R2,#83H
        LCALL RTC_READ
        MOV  MINUTES,R3
        RET
;*****
;   READ RTC
;*****
RTC_READ:
        CLR  RCK
        LCALL DELAY_1
        SETB RRST
        LCALL DELAY_1
        MOV  A,R2
        LCALL RTC_WRITE_8BIT
        MOV  R7,#8
        CLR  A
RTC_READ_1:
        CLR  RCK
        LCALL DELAY_1
        MOV  C,RDT
        RRC  A
        SETB RCK
        LCALL DELAY_1
        DJNZ R7,RTC_READ_1
        MOV  R3,A
        CLR  RRST
        LCALL DELAY_1
        RET
;*****
;   WRITE RTC
;*****
; INPUT      R2 = COMMAND ,R3 = DATA
RTC_WRITE:
        CLR  RCK
        LCALL DELAY_1
        SETB RRST
        LCALL DELAY_1
        MOV  A,R2
        LCALL RTC_WRITE_8BIT
        MOV  A,R3
        LCALL RTC_WRITE_8BIT
        CLR  RRST
        LCALL DELAY_1
        RET
;*****Transfer 8-bits data to DS1202*****
RTC_WRITE_8BIT:
        MOV  R7,#8
RTC_WRITE1_8BIT:
        RRC  A

```

```

MOV    RDT,C
SETB  RCK
LCALL DELAY_1
CLR   RCK
LCALL DELAY_1
DJNZ  R7,RTC_WRITE1_8BIT
RET
DELAY_1:
MOV   R1,#4           ;DELAY
DJNZ  R1,$
RET
;*****
;   DELAY TIME
;*****
DELAY_1s:
MOV   R7,#1FH
D1:   MOV   R6,#0FFH
D2:   MOV   R5,#0FFH
      DJNZ  R5,$
      DJNZ  R6,D2
      DJNZ  R7,D1
      RET
DELAY_200ms:
MOV   R7,#200
D3:   MOV   R6,#0E6H
D4:   NOP
      NOP
      DJNZ  R6,D4
      DJNZ  R7,D3
      RET
DELAY_100ms:
MOV   R7,#100
D5:   MOV   R6,#0E6H
D6:   NOP
      NOP
      DJNZ  R6,D6
      DJNZ  R7,D5
      RET
DELAY_10ms:
MOV   R7,#010
D7:   MOV   R6,#0E6H
D8:   NOP
      NOP
      DJNZ  R6,D8
      DJNZ  R7,D7
      RET
END

```





ภาคผนวก ก  
DATA SHEET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**Features**

- Complete DTMF Receiver
- Low power consumption
- internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

ISSUE 5

March 1997

**Ordering Information**

MT8870DE/DE-1 18 Pin Plastic DIP  
 MT8870DS/DS-1 18 Pin SOIC  
 MT8870DN/DN-1 20 Pin SSOP  
 -40 °C to +85 °C

**Description**

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.

**Applications**

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

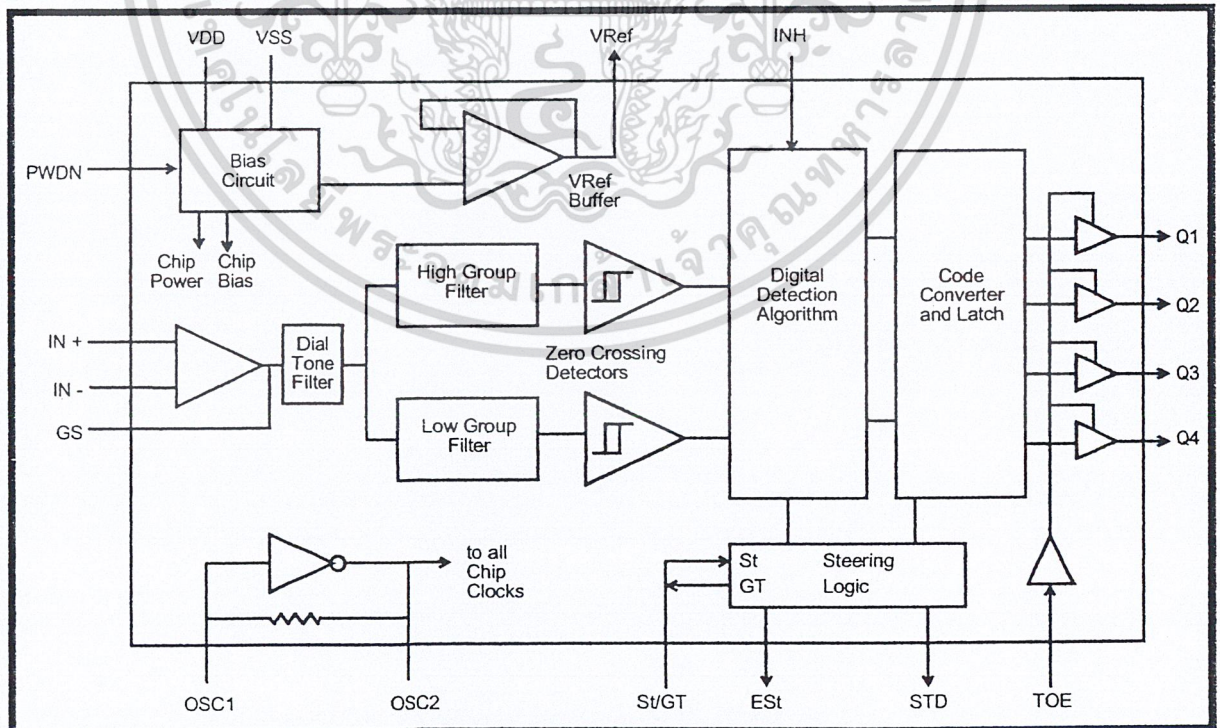


Figure 1 - Functional Block Diagram

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

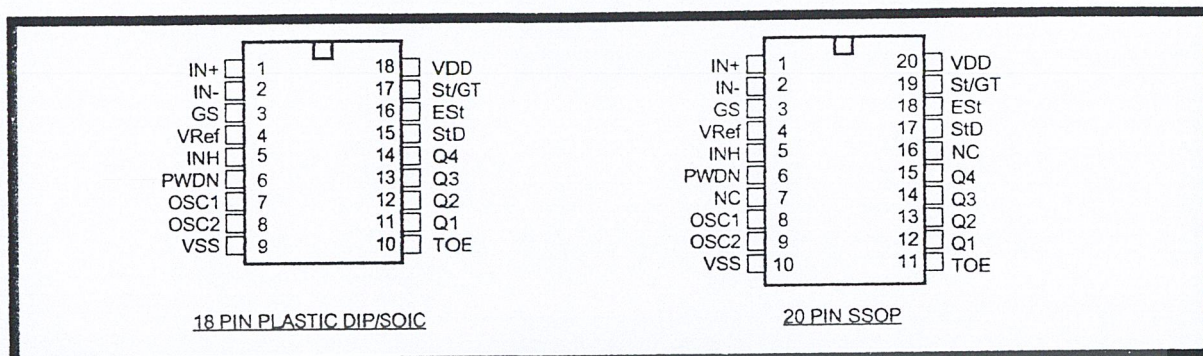


Figure 2 - Pin Connections

## Pin Description

Pin #		Name	Description
18	20		
1	1	IN+	<b>Non-Inverting Op-Amp (Input).</b>
2	2	IN-	<b>Inverting Op-Amp (Input).</b>
3	3	GS	<b>Gain Select.</b> Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V <sub>Ref</sub>	<b>Reference Voltage (Output).</b> Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	<b>Inhibit (Input).</b> Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	<b>Power Down (Input).</b> Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	<b>Clock (Input).</b>
8	9	OSC2	<b>Clock (Output).</b> A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V <sub>SS</sub>	<b>Ground (Input).</b> 0V typical.
10	11	TOE	<b>Three State Output Enable (Input).</b> Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	<b>Three State Data (Output).</b> When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	<b>Delayed Steering (Output).</b> Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TSt</sub> .
16	18	ESt	<b>Early Steering (Output).</b> Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause ESt to return to a logic low.
17	19	St/GT	<b>Steering Input/Guard time (Output) Bidirectional.</b> A voltage greater than V <sub>TSt</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TSt</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of ESt and the voltage on St.
18	20	V <sub>DD</sub>	<b>Positive power supply (Input).</b> +5V typical.
	7, 16	NC	No Connection.

**Functional Description**

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

**Filter Section**

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

**Decoder Section**

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

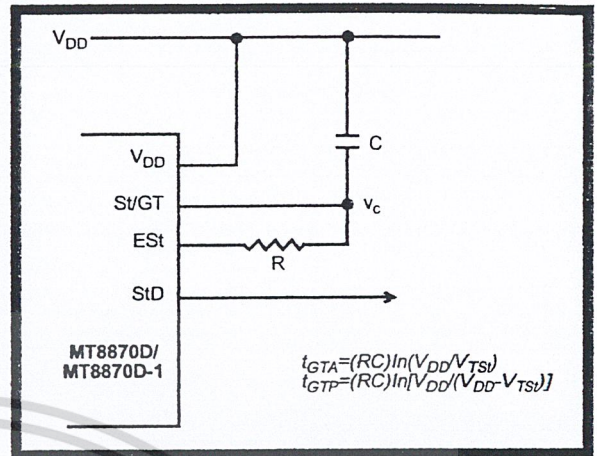


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (ESt) output will go to an active state. Any subsequent loss of signal condition will cause ESt to assume an inactive state (see "Steering Circuit").

**Steering Circuit**

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by ESt. A logic high on ESt causes v<sub>c</sub> (see Figure 4) to rise as the capacitor discharges. Provided signal

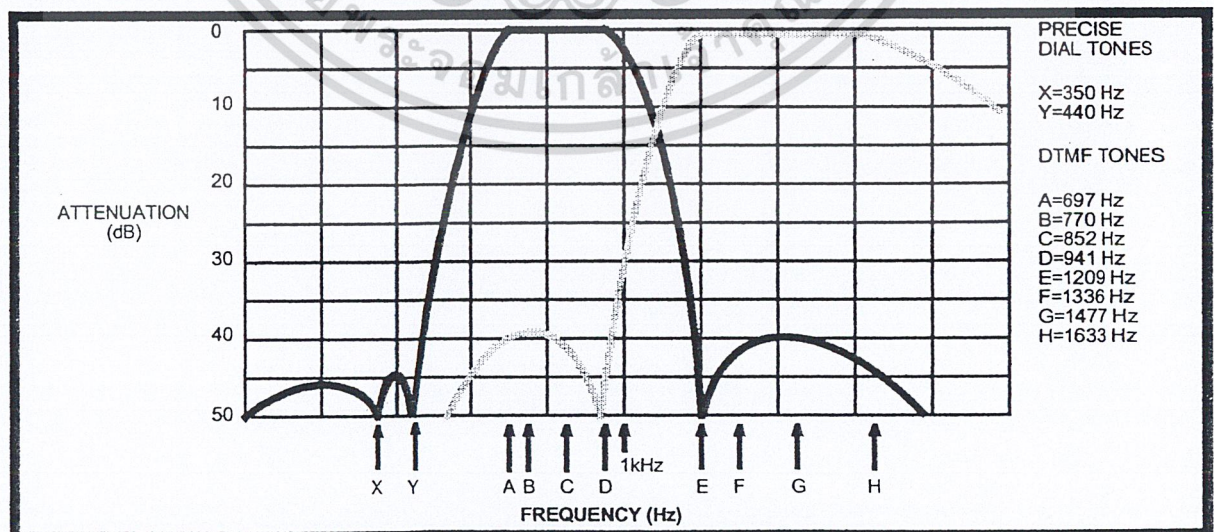


Figure 3 - Filter Response

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

condition is maintained (EST remains high) for the validation period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $V_{TSt}$ ) of the steering logic to register the tone pair, latching its corresponding 4-bit code (see Table 1) into the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

### Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see Figure 11) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C of 0.1  $\mu$ F is

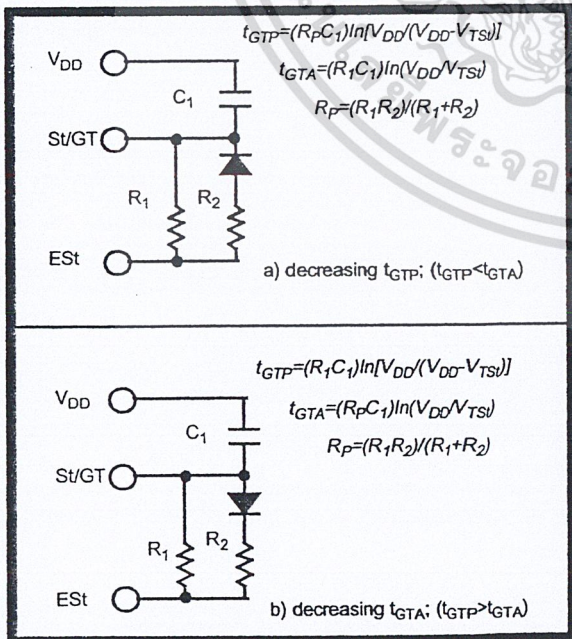


Figure 5 - Guard Time Adjustment

Digit	TOE	INH	EST	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE  
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DO}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

**Power-down and Inhibit Mode**

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

**Differential Input Configuration**

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source ( $V_{Ref}$ ) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and  $V_{Ref}$  biasing the input at  $1/2V_{DD}$ . Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor  $R_5$ .

**Crystal Oscillator**

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

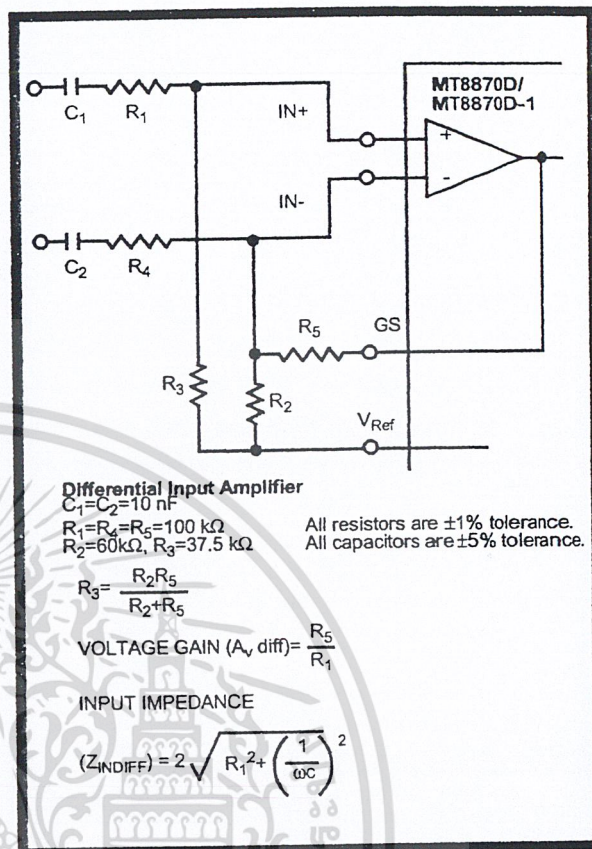


Figure 6 - Differential Input Configuration

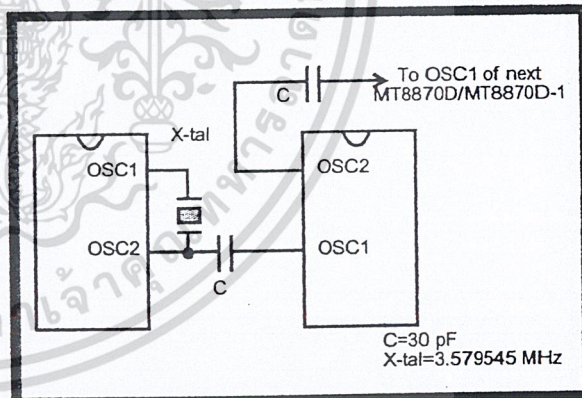


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications  
 Note: Qm=quality factor of RLC model, i.e.,  $1/2\pi fR1C1$ .

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

## Applications

### RECEIVER SYSTEM FOR BRITISH TELECOM SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT Spec defines the input signals less than -34 dBm as the non-operate level. This condition can be attained by choosing a suitable values of  $R_1$  and  $R_2$  to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting pin GS of MT8870D-1. As shown in the diagram, the component values of  $R_3$  and  $C_2$  are the guard time requirements when the total component tolerance is 6%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

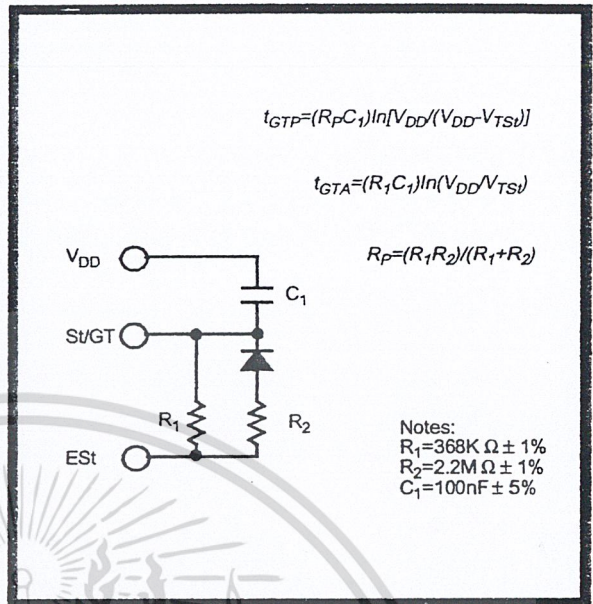


Figure 8 - Non-Symmetric Guard Time Circuit

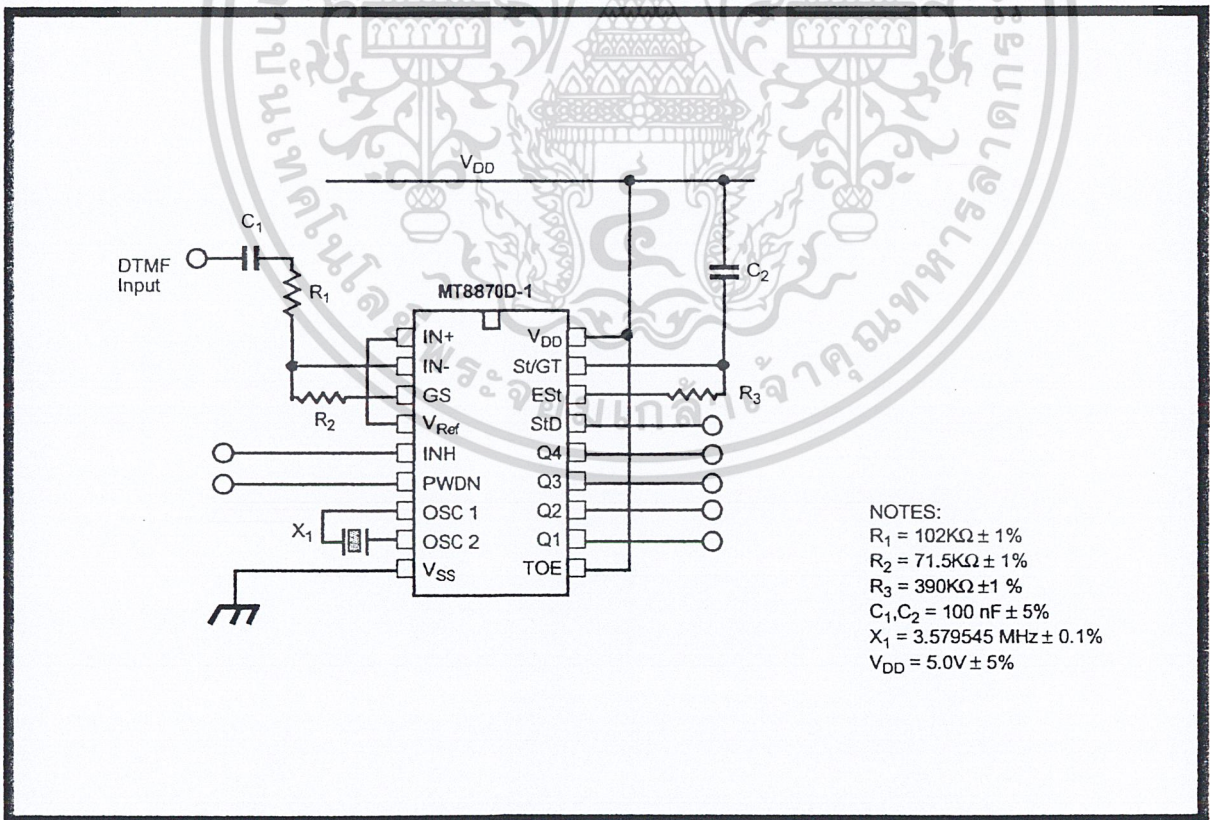


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

**Absolute Maximum Ratings<sup>†</sup>**

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V <sub>DD</sub>		7	V
2	Voltage on any pin	V <sub>I</sub>	V <sub>SS</sub> -0.3	V <sub>DD</sub> +0.3	V
3	Current at any pin (other than supply)	I <sub>I</sub>		10	mA
4	Storage temperature	T <sub>STG</sub>	-65	+150	°C
5	Package power dissipation	P <sub>D</sub>		500	mW

<sup>†</sup> Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

**Recommended Operating Conditions - Voltages are with respect to ground (V<sub>SS</sub>) unless otherwise stated.**

	Parameter	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1	DC Power Supply Voltage	V <sub>DD</sub>	4.75	5.0	5.25	V	
2	Operating Temperature	T <sub>O</sub>	-40		+85	°C	
3	Crystal/Clock Frequency	f <sub>c</sub>		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf <sub>c</sub>		±0.1		%	

<sup>‡</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

**DC Electrical Characteristics - V<sub>DD</sub>=5.0V±5%, V<sub>SS</sub>=0V, -40°C ≤ T<sub>O</sub> ≤ +85°C, unless otherwise stated.**

		Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1 2 3	S U P P L Y	Standby supply current	I <sub>DDQ</sub>		10	25	μA	PWDN=V <sub>DD</sub>
		Operating supply current	I <sub>DD</sub>		3.0	9.0	mA	
		Power consumption	P <sub>O</sub>		15		mW	f <sub>c</sub> =3.579545 MHz
4 5 6 7 8 9 10	I N P U T S	High level input	V <sub>IH</sub>	3.5			V	V <sub>DD</sub> =5.0V
		Low level input voltage	V <sub>IL</sub>			1.5	V	V <sub>DD</sub> =5.0V
		Input leakage current	I <sub>IH</sub> /I <sub>IL</sub>		0.1		μA	V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub>
		Pull up (source) current	I <sub>SO</sub>		7.5	20	μA	TOE (pin 10)=0, V <sub>DD</sub> =5.0V
		Pull down (sink) current	I <sub>SI</sub>		15	45	μA	INH=5.0V, PWDN=5.0V, V <sub>DD</sub> =5.0V
		Input impedance (IN+, IN-)	R <sub>IN</sub>		10		MΩ	@ 1 kHz
		Steering threshold voltage	V <sub>TSt</sub>	2.2	2.4	2.5	V	V <sub>DD</sub> = 5.0V
11 12 13 14 15 16	O U T P U T S	Low level output voltage	V <sub>OL</sub>			V <sub>SS</sub> +0.03	V	No load
		High level output voltage	V <sub>OH</sub>	V <sub>DD</sub> -0.03			V	No load
		Output low (sink) current	I <sub>OL</sub>	1.0	2.5		mA	V <sub>OUT</sub> =0.4 V
		Output high (source) current	I <sub>OH</sub>	0.4	0.8		mA	V <sub>OUT</sub> =4.6 V
		V <sub>Ref</sub> output voltage	V <sub>Ref</sub>	2.3	2.5	2.7	V	No load, V <sub>DD</sub> = 5.0V
		V <sub>Ref</sub> output resistance	R <sub>OR</sub>		1		kΩ	

<sup>‡</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

**Operating Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , unless otherwise stated.  
**Gain Setting Amplifier**

	Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1	Input leakage current	$I_{IN}$			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	$R_{IN}$	10			M $\Omega$	
3	Input offset voltage	$V_{OS}$			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref} = 2.5 V$
6	DC open loop voltage gain	$A_{VOL}$	32			dB	
7	Unity gain bandwidth	$f_C$	0.30			MHz	
8	Output voltage swing	$V_O$	4.0			$V_{pp}$	Load $\geq 100 k\Omega$ to $V_{SS}$ @ GS
9	Maximum capacitive load (GS)	$C_L$			100	pF	
10	Resistive load (GS)	$R_L$			50	k $\Omega$	
11	Common mode range	$V_{CM}$	2.5			$V_{pp}$	No Load

**MT8870D AC Electrical Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
			27.5		869	mV <sub>RMS</sub>	1,2,3,5,6,9
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		$\pm 1.5\% \pm 2 Hz$				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

<sup>‡</sup> Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

**\*NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2 Hz$ .
7. Bandwidth limited (3 kHz ) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

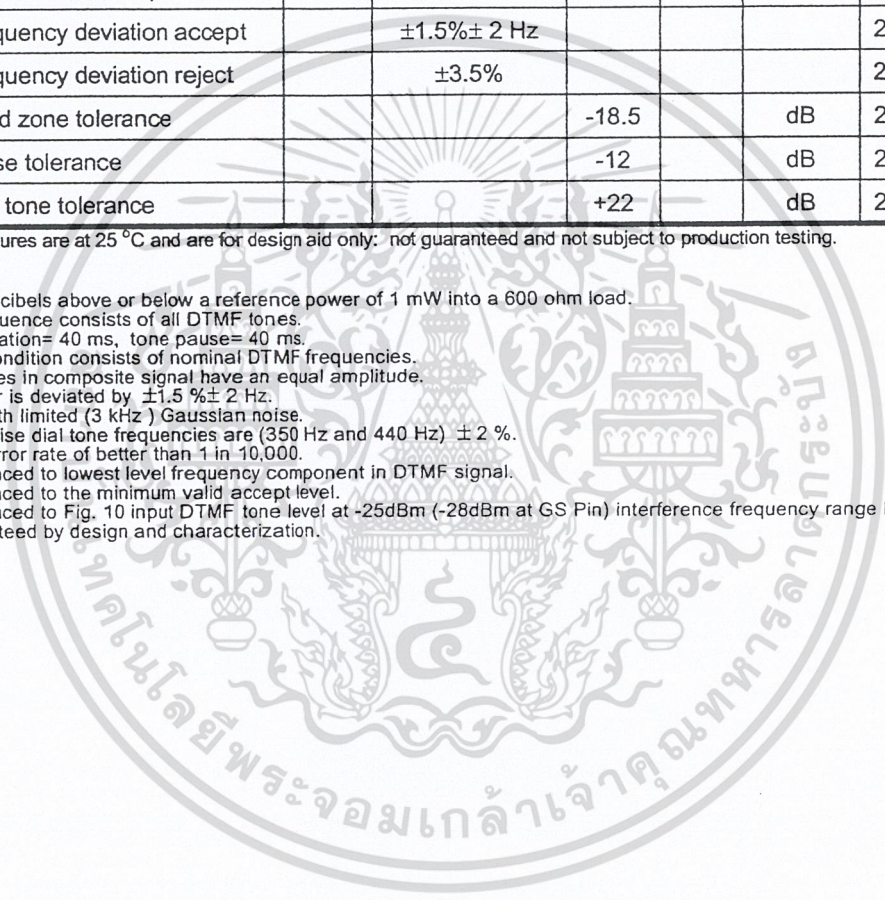
**MT8870D-1 AC Electrical Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV <sub>RMS</sub>	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV <sub>RMS</sub>	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

<sup>‡</sup> Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

**\*NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.
7. Bandwidth limited (3 kHz ) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.



# MT8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

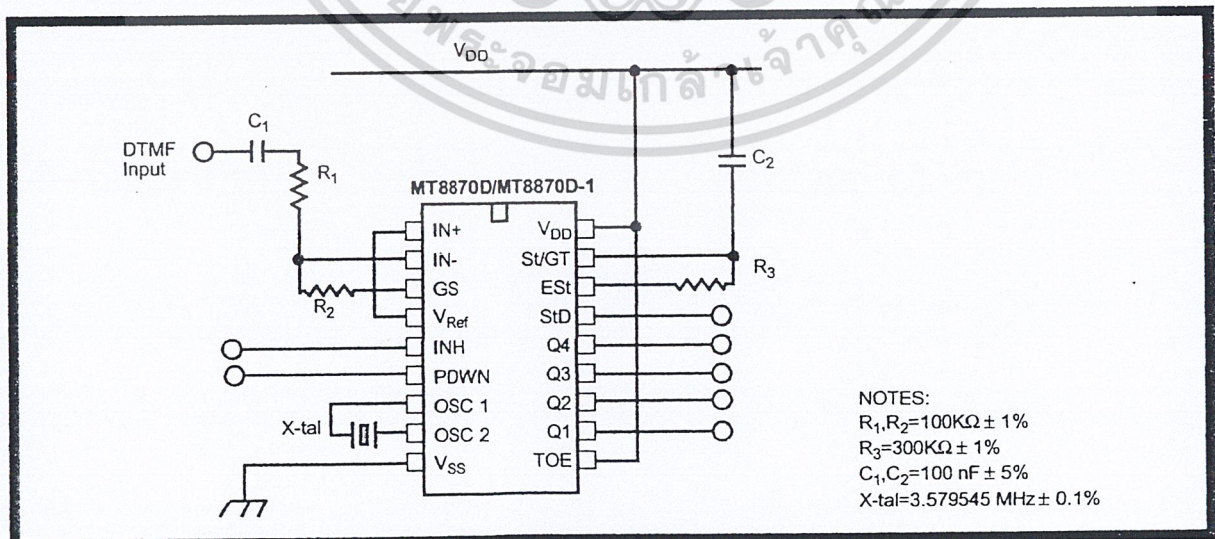
**AC Electrical Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_o \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

		Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Conditions
1	T I M I N G	Tone present detect time	$t_{DP}$	5	11	14	ms	Note 1
2		Tone absent detect time	$t_{DA}$	0.5	4	8.5	ms	Note 1
3		Tone duration accept	$t_{REC}$			40	ms	Note 2
4		Tone duration reject	$t_{\overline{REC}}$	20			ms	Note 2
5		Interdigit pause accept	$t_D$			40	ms	Note 2
6		Interdigit pause reject	$t_{DO}$	20			ms	Note 2
7	O U T P U T S	Propagation delay (St to Q)	$t_{PQ}$		8	11	$\mu s$	$TOE=V_{DD}$
8		Propagation delay (St to StD)	$t_{PSID}$		12	16	$\mu s$	$TOE=V_{DD}$
9		Output data set up (Q to StD)	$t_{QSD}$		3.4		$\mu s$	$TOE=V_{DD}$
10		Propagation delay (TOE to Q ENABLE)	$t_{PTE}$		50		ns	load of 10 k $\Omega$ , 50 pF
11		Propagation delay (TOE to Q DISABLE)	$t_{PTD}$		300		ns	load of 10 k $\Omega$ , 50 pF
12	P D W N	Power-up time	$t_{PU}$		30		ms	Note 3
13		Power-down time	$t_{PD}$		20		ms	
14	C L O C K	Crystal/clock frequency	$f_C$	3.5759	3.5795	3.5831	MHz	
15		Clock input rise time	$t_{LHCL}$			110	ns	Ext. clock
16		Clock input fall time	$t_{HLCL}$			110	ns	Ext. clock
17		Clock input duty cycle	DC <sub>CL</sub>	40	50	60	%	Ext. clock
18		Capacitive load (OSC2)	$C_{LO}$			30	pF	

<sup>‡</sup> Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

**\*NOTES:**

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at input,  $t_{PU}$  equals time from PDWN going low until EST going high.



**Figure 10 - Single-Ended Input Configuration**

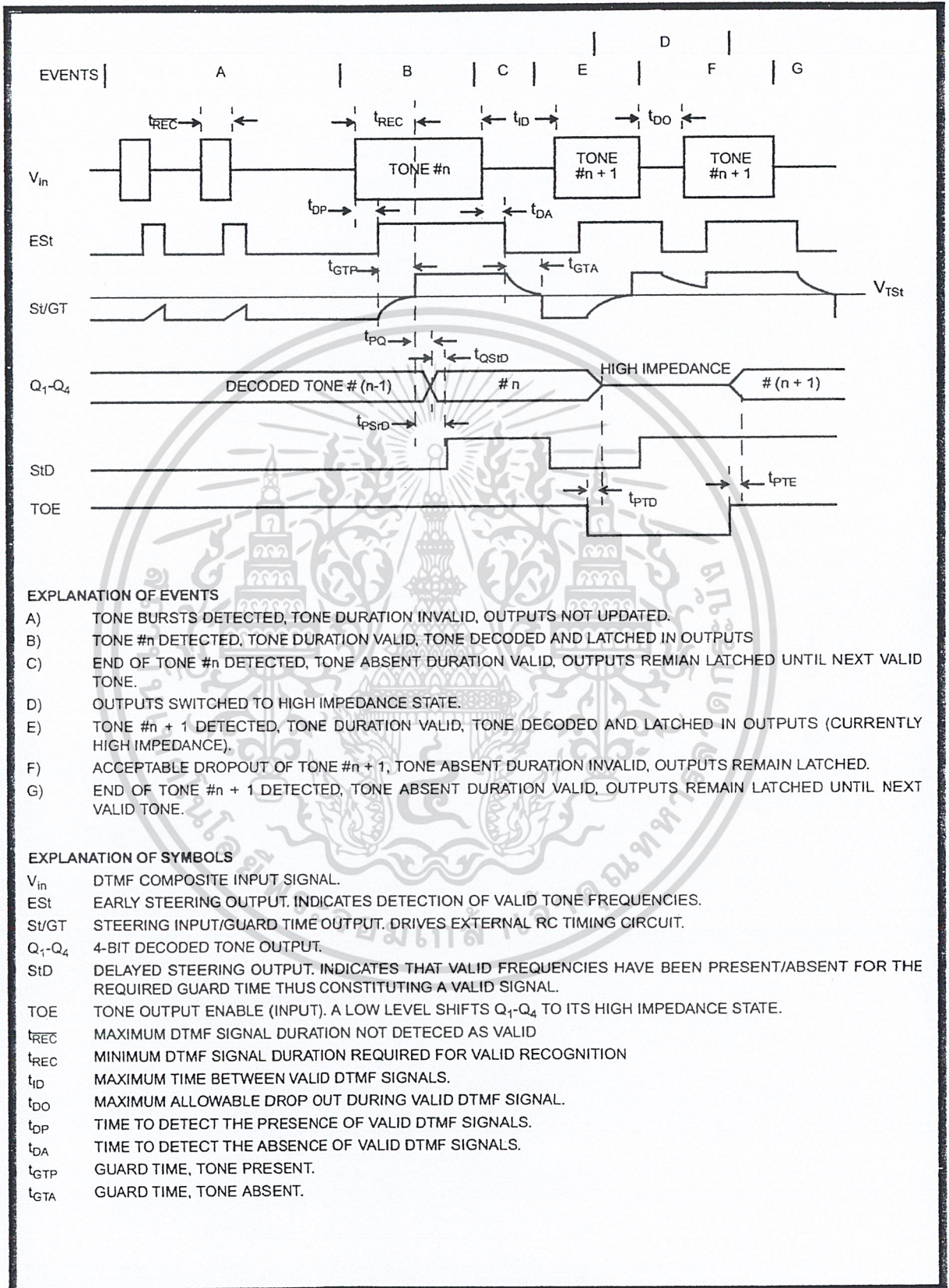


Figure 11 - Timing Diagram

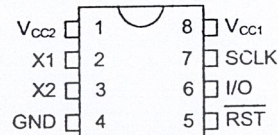
**FEATURES**

- Real-time clock (RTC) counts seconds, minutes hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 31-byte, battery-backed, nonvolatile (NV) RAM for data storage
- Serial I/O for minimum pin count
- 2.0V to 5.5V full operation
- Uses less than 300nA at 2.0V
- Burst mode for reading/writing successive addresses in clock/RAM
- 8-pin DIP or optional 8-pin SOICs for surface mount
- Simple 3-wire interface
- TTL-compatible ( $V_{CC} = 5V$ )
- Optional industrial temperature range:  $-40^{\circ}C$  to  $+85^{\circ}C$
- DS1202 compatible
- Underwriters Laboratory (UL) recognized

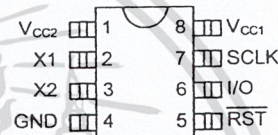
**ORDERING INFORMATION**

DS1302	8-Pin DIP (300-mil)
DS1302N	8-Pin DIP (Industrial)
DS1302S	8-Pin SOIC (200-mil)
DS1302SN	8-Pin SOIC (Industrial)
DS1302Z	8-Pin SOIC (150-mil)
DS1302ZN	8-Pin SOIC (Industrial)
DS1302S-16	16-Pin SOIC (300-mil)
DS1302SN-16	16-Pin SOIC (Industrial)

**PIN ASSIGNMENT**



DS1302 8-Pin DIP (300-mil)



DS1302 8-Pin SOIC (200-mil)

DS1302 8-Pin SOIC (150-mil)



DS1302 16-Pin SOIC (300-mil)

**PIN DESCRIPTION**

X1, X2	- 32.768kHz Crystal Pins
GND	- Ground
RST	- Reset
I/O	- Data Input/Output
SCLK	- Serial Clock
$V_{CC1}, V_{CC2}$	- Power Supply Pins

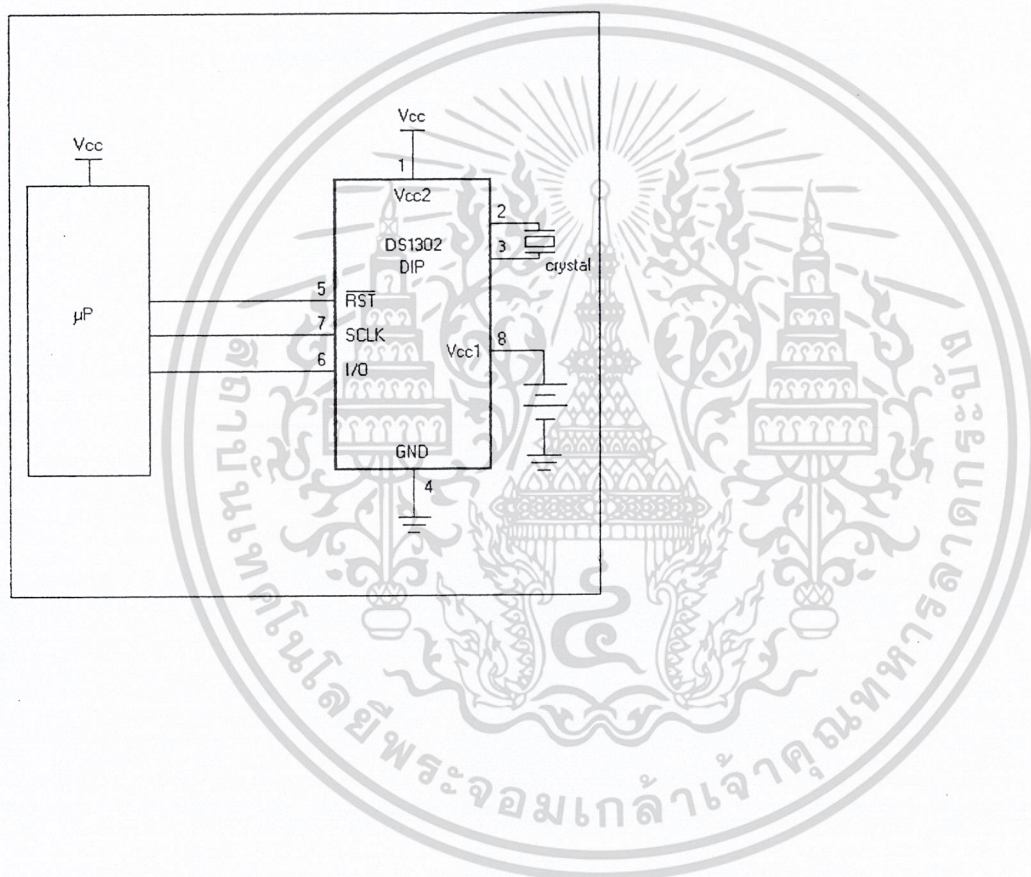
**DESCRIPTION**

The DS1302 Trickle Charge Timekeeping Chip contains an RTC/calendar and 31 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The RTC/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator.

Interfacing the DS1302 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: 1)  $\overline{\text{RST}}$  (reset), 2) I/O (data line), and 3) SCLK (serial clock). Data can be transferred to and from the clock/RAM 1 byte at a time or in a burst of up to 31 bytes. The DS1302 is designed to operate on very low power and retain data and clock information on less than 1 microwatt.

The DS1302 is the successor to the DS1202. In addition to the basic timekeeping functions of the DS1202, the DS1302 has the additional features of dual-power pins for primary and back-up power supplies, programmable trickle charger for  $V_{CC1}$ , and seven additional bytes of scratchpad memory.

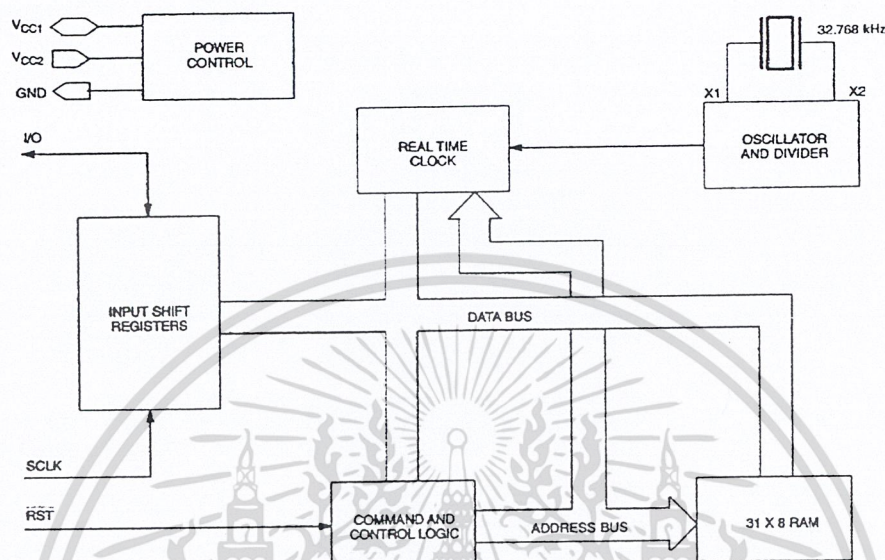
## TYPICAL OPERATING CIRCUIT



## OPERATION

The main elements of the serial timekeeper (i.e., shift register, control logic, oscillator, RTC, and RAM) are shown in Figure 1.

DS1302 BLOCK DIAGRAM Figure 1



## SIGNAL DESCRIPTIONS

$V_{CC1}$  –  $V_{CC1}$  provides low-power operation in single supply and battery-operated systems as well as low-power battery backup. In systems using the trickle charger, the rechargeable energy source is connected to this pin. UL recognized to ensure against reverse charging current when used in conjunction with a lithium battery.

See “Conditions of Acceptability” at <http://www.maxim-ic.com/TechSupport/QA/ntrl.htm>.

$V_{CC2}$  –  $V_{CC2}$  is the primary power supply pin in a dual-supply configuration.  $V_{CC1}$  is connected to a backup source to maintain the time and date in the absence of primary power.

The DS1302 will operate from the larger of  $V_{CC1}$  or  $V_{CC2}$ . When  $V_{CC2}$  is greater than  $V_{CC1} + 0.2V$ ,  $V_{CC2}$  will power the DS1302. When  $V_{CC2}$  is less than  $V_{CC1}$ ,  $V_{CC1}$  will power the DS1302.

**SCLK (Serial Clock Input)** – SCLK is used to synchronize data movement on the serial interface. This pin has a 40k $\Omega$  internal pull-down resistor.

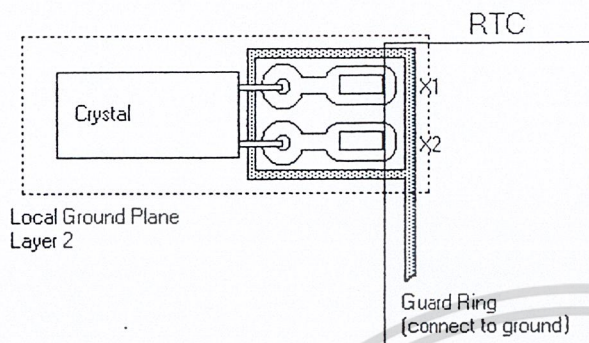
**I/O (Data Input/Output)** – The I/O pin is the bi-directional data pin for the 3-wire interface. This pin has a 40k $\Omega$  internal pull-down resistor.

**RST (Reset)** – The reset signal must be asserted high during a read or a write. This pin has a 40k $\Omega$  internal pull-down resistor.

**X1, X2** – Connections for a standard 32.768kHz quartz crystal. The internal oscillator is designed for operation with a crystal having a specified load capacitance of 6pF. For more information on crystal selection and crystal layout considerations, please consult Application Note 58, “Crystal Considerations

with Dallas Real-Time Clocks.” The DS1302 can also be driven by an external 32.768kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

## RECOMMENDED LAYOUT FOR CRYSTAL



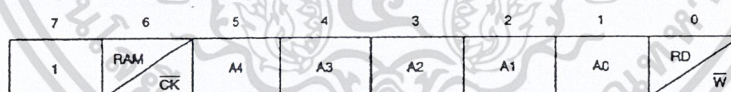
## CLOCK ACCURACY

The accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was trimmed. Additional error will be added by crystal frequency drift caused by temperature shifts. External circuit noise coupled into the oscillator circuit may result in the clock running fast. See Application Note 58, “Crystal Considerations with Dallas Real-Time Clocks” for detailed information.

## COMMAND BYTE

The command byte is shown in Figure 2. Each data transfer is initiated by a command byte. The MSB (Bit 7) must be a logic 1. If it is 0, writes to the DS1302 will be disabled. Bit 6 specifies clock/calendar data if logic 0 or RAM data if logic 1. Bits 1 through 5 specify the designated registers to be input or output, and the LSB (bit 0) specifies a write operation (input) if logic 0 or read operation (output) if logic 1. The command byte is always input starting with the LSB (bit 0).

## ADDRESS/COMMAND BYTE Figure 2



## RESET AND CLOCK CONTROL

All data transfers are initiated by driving the  $\overline{RST}$  input high. The  $\overline{RST}$  input serves two functions. First,  $\overline{RST}$  turns on the control logic, which allows access to the shift register for the address/command sequence. Second, the  $\overline{RST}$  signal provides a method of terminating either single byte or multiple byte data transfer.

A clock cycle is a sequence of a falling edge followed by a rising edge. For data inputs, data must be valid during the rising edge of the clock and data bits are output on the falling edge of clock. If the  $\overline{RST}$  input is low all data transfer terminates and the I/O pin goes to a high impedance state. Data transfer is illustrated in Figure 3. At power-up,  $\overline{RST}$  must be a logic 0 until  $V_{CC} > 2.0V$ . Also SCLK must be at a logic 0 when  $\overline{RST}$  is driven to a logic 1 state.

## DATA INPUT

Following the eight SCLK cycles that input a write command byte, a data byte is input on the rising edge of the next eight SCLK cycles. Additional SCLK cycles are ignored should they inadvertently occur. Data is input starting with bit 0.

## DATA OUTPUT

Following the eight SCLK cycles that input a read command byte, a data byte is output on the falling edge of the next eight SCLK cycles. Note that the first data bit to be transmitted occurs on the first falling edge after the last bit of the command byte is written. Additional SCLK cycles retransmit the data bytes should they inadvertently occur so long as  $\overline{RST}$  remains high. This operation permits continuous burst mode read capability. Also, the I/O pin is tri-stated upon each rising edge of SCLK. Data is output starting with bit 0.

## BURST MODE

Burst mode may be specified for either the clock/calendar or the RAM registers by addressing location 31 decimal (address/command bits 1 through 5 = logic 1). As before, bit 6 specifies clock or RAM and bit 0 specifies read or write. There is no data storage capacity at locations 9 through 31 in the Clock/Calendar Registers or location 31 in the RAM registers. Reads or writes in burst mode start with bit 0 of address 0.

When writing to the clock registers in the burst mode, the first eight registers must be written in order for the data to be transferred. However, when writing to RAM in burst mode it is not necessary to write all 31 bytes for the data to transfer. Each byte that is written to will be transferred to RAM regardless of whether all 31 bytes are written or not.

## CLOCK/CALENDAR

The clock/calendar is contained in seven write/read registers as shown in Figure 4. Data contained in the clock/ calendar registers is in binary coded decimal format (BCD).

## CLOCK HALT FLAG

Bit 7 of the seconds register is defined as the clock halt flag. When this bit is set to logic 1, the clock oscillator is stopped and the DS1302 is placed into a low-power standby mode with a current drain of less than 100 nanoamps. When this bit is written to logic 0, the clock will start. The initial power on state is not defined.

## AM-PM/12-24 MODE

Bit 7 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10-hour bit (20–23 hours).

## WRITE PROTECT BIT

Bit 7 of the control register is the write-protect bit. The first seven bits (bits 0–6) are forced to 0 and will always read a 0 when read. Before any write operation to the clock or RAM, bit 7 must be 0. When high, the write protect bit prevents a write operation to any other register. The initial power on state is not defined. Therefore the WP bit should be cleared before attempting to write to the device.

## TRICKLE CHARGE REGISTER

This register controls the trickle charge characteristics of the DS1302. The simplified schematic of Figure 5 shows the basic components of the trickle charger. The trickle charge select (TCS) bits (bits 4–7) control the selection of the trickle charger. In order to prevent accidental enabling, only a pattern of 1010 will enable the trickle charger. All other patterns will disable the trickle charger. The

DS1302 powers up with the trickle charger disabled. The diode select (DS) bits (bits 2–3) select whether one diode or two diodes are connected between  $V_{CC2}$  and  $V_{CC1}$ . If DS is 01, one diode is selected or if DS is 10, two diodes are selected. If DS is 00 or 11, the trickle charger is disabled independently of TCS. The RS bits (bits 0–1) select the resistor that is connected between  $V_{CC2}$  and  $V_{CC1}$ . The resistor selected by the resistor select (RS) bits is as follows:

RS Bits	Resistor	Typical Value
00	None	None
01	R1	2k $\Omega$
10	R2	4k $\Omega$
11	R3	8k $\Omega$

If RS is 00, the trickle charger is disabled independently of TCS.

Diode and resistor selection is determined by the user according to the maximum current desired for battery or super cap charging. The maximum charging current can be calculated as illustrated in the following example. Assume that a system power supply of 5V is applied to  $V_{CC2}$  and a super cap is connected to  $V_{CC1}$ . Also assume that the trickle charger has been enabled with one diode and resistor R1 between  $V_{CC2}$  and  $V_{CC1}$ . The maximum current  $I_{MAX}$  would, therefore, be calculated as follows:

$$I_{MAX} = (5.0V - \text{diode drop})/R1 \approx (5.0V - 0.7V) / 2k\Omega \approx 2.2mA$$

As the super cap charges, the voltage drop between  $V_{CC1}$  and  $V_{CC2}$  will decrease and, therefore, the charge current will decrease.

### CLOCK/CALENDAR BURST MODE

The clock/calendar command byte specifies burst mode operation. In this mode the first eight clock/calendar registers can be consecutively read or written (See Figure 4) starting with bit 0 of address 0.

If the write protect bit is set high when a write clock/calendar burst mode is specified, no data transfer will occur to any of the eight clock/calendar registers (this includes the control register). The trickle charger is not accessible in burst mode.

At the beginning of a clock burst read, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

### RAM

The static RAM is 31 x 8 bytes addressed consecutively in the RAM address space.

### RAM BURST MODE

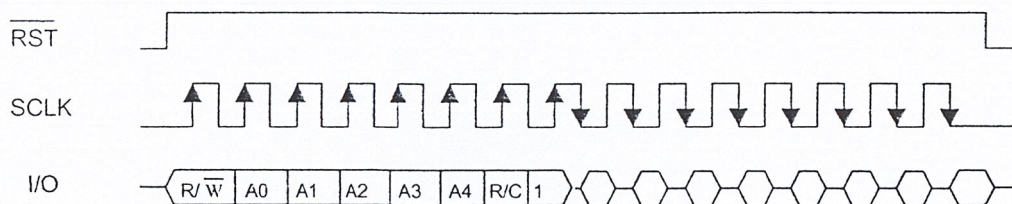
The RAM command byte specifies burst mode operation. In this mode, the 31 RAM registers can be consecutively read or written (See Figure 4) starting with bit 0 of address 0.

### REGISTER SUMMARY

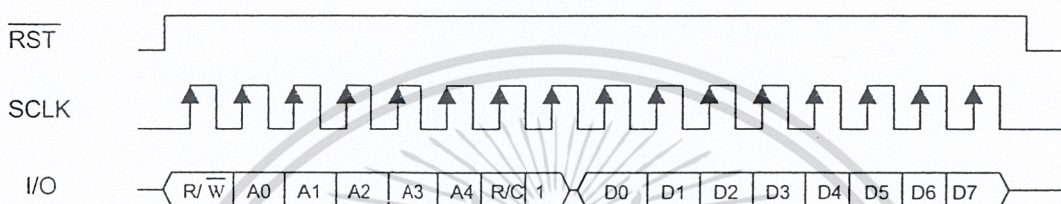
A register data format summary is shown in Figure 4.

## DATA TRANSFER SUMMARY Figure 3

### SINGLE BYTE READ



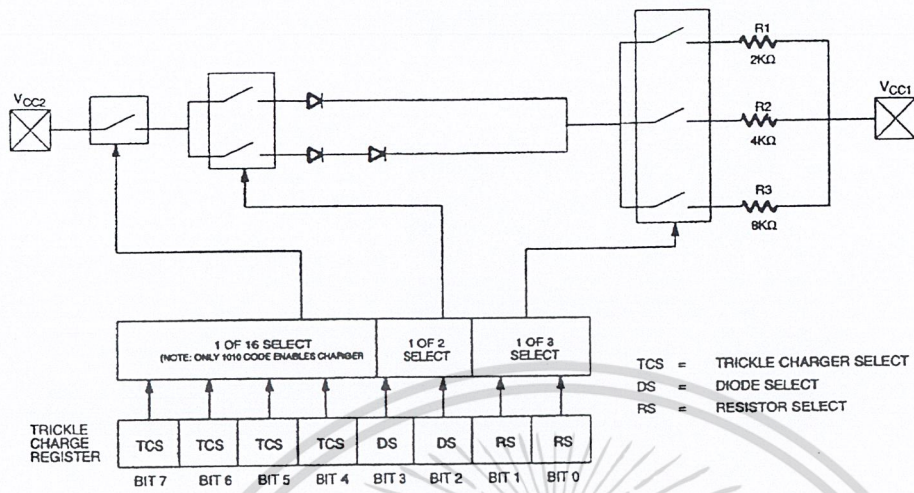
### SINGLE BYTE WRITE



In burst mode,  $\overline{\text{RST}}$  is kept high and additional SCLK cycles are sent until the end of the burst.



## DS1302 PROGRAMMABLE TRICKLE CHARGER Figure 5



**ABSOLUTE MAXIMUM RATINGS\***

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds (DIP)
	See IPC/JEDEC Standard J-STD-020A for Surface Mount Devices

\* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

Range	Temperature	V <sub>CC</sub>
Commercial	0°C to 70°C	2.0V to 5.5V V <sub>CC1</sub> or V <sub>CC2</sub>
Industrial	-40°C to +85°C	2.0V to 5.5V V <sub>CC1</sub> or V <sub>CC2</sub>

**RECOMMENDED DC OPERATING CONDITIONS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage V <sub>CC1</sub> , V <sub>CC2</sub>	V <sub>CC1</sub> , V <sub>CC2</sub>	2.0		5.5	V	8
Logic 1 Input	V <sub>IH</sub>	2.0		V <sub>CC</sub> + 0.3	V	
Logic 0 Input	V <sub>IL</sub>	V <sub>CC</sub> = 2.0V	-0.3	+0.3	V	
		V <sub>CC</sub> = 5V	-0.3	+0.8		

\*Unless otherwise specified.

**DC ELECTRICAL CHARACTERISTICS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I <sub>LI</sub>			+500	μA	3
I/O Leakage	I <sub>LO</sub>			+500	μA	3
Logic 1 Output I <sub>OH</sub> = -0.4mA I <sub>OH</sub> = -1.0mA	V <sub>OH</sub>	V <sub>CC</sub> = 2.0V	1.6		V	
		V <sub>CC</sub> = 5V	2.4			
Logic 0 Output I <sub>OL</sub> = 1.5mA I <sub>OL</sub> = 4.0mA	V <sub>OL</sub>	V <sub>CC</sub> = 2.0V		0.4	V	
		V <sub>CC</sub> = 5V		0.4		
Active Supply Current	I <sub>CC1A</sub>	V <sub>CC1</sub> = 2.0V		0.4	mA	2,9
		V <sub>CC1</sub> = 5V		1.2		
Timekeeping Current (OSC On)	I <sub>CC1T</sub>	V <sub>CC1</sub> = 2.0V		0.3	μA	1,9
		V <sub>CC1</sub> = 5V		1		
Standby Current (OSC Off)	I <sub>CC1S</sub>	V <sub>CC1</sub> = 2.0V		100	nA	7,9,11
		V <sub>CC1</sub> = 5V		100		
		IND		200		
Active Supply Current	I <sub>CC2A</sub>	V <sub>CC2</sub> = 2.0V		0.425	mA	2,10
		V <sub>CC2</sub> = 5V		1.28		
Timekeeping Current (OSC On)	I <sub>CC2T</sub>	V <sub>CC2</sub> = 2.0V		25.3	μA	1,10
		V <sub>CC2</sub> = 5V		81		
Standby Current (OSC Off)	I <sub>CC2S</sub>	V <sub>CC2</sub> = 2.0V		25	μA	7,10
		V <sub>CC2</sub> = 5V		80		

Trickle Charge Resistors	R1			2		k $\Omega$	
	R2			4		k $\Omega$	
	R3			8		k $\Omega$	
Trickle Charge Diode Voltage Drop	V <sub>TD</sub>			0.7		V	

\*Unless otherwise specified.

## CAPACITANCE

(T<sub>A</sub> = 25°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Capacitance	C <sub>I</sub>		10		pF	
I/O Capacitance	C <sub>I/O</sub>		15		pF	
Crystal Capacitance	C <sub>X</sub>		6		pF	

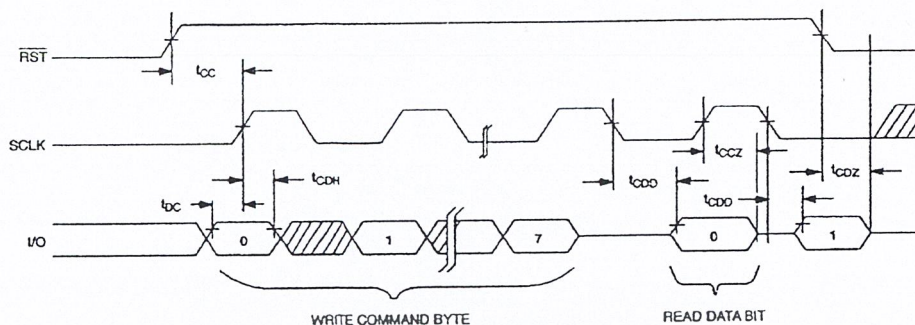
## AC ELECTRICAL CHARACTERISTICS

(Over the operating range\*)

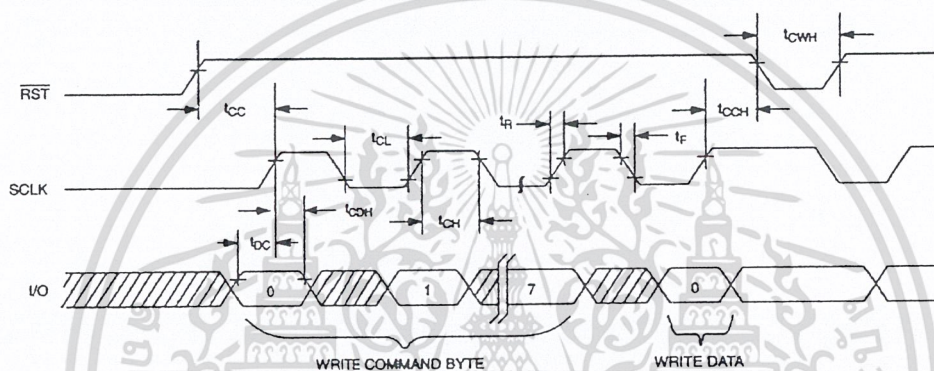
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Data to CLK Setup	t <sub>DC</sub>	V <sub>CC</sub> = 2.0V	200		ns	4
		V <sub>CC</sub> = 5V	50			
CLK to Data Hold	t <sub>CDH</sub>	V <sub>CC</sub> = 2.0V	280		ns	4
		V <sub>CC</sub> = 5V	70			
CLK to Data Delay	t <sub>CDD</sub>	V <sub>CC</sub> = 2.0V		800	ns	4,5,6
		V <sub>CC</sub> = 5V		200		
CLK Low Time	t <sub>CL</sub>	V <sub>CC</sub> = 2.0V	1000		ns	4
		V <sub>CC</sub> = 5V	250			
CLK High Time	t <sub>CH</sub>	V <sub>CC</sub> = 2.0V	1000		ns	4
		V <sub>CC</sub> = 5V	250			
CLK Frequency	t <sub>CLK</sub>	V <sub>CC</sub> = 2.0V		0.5	MHz	4
		V <sub>CC</sub> = 5V	DC	2.0		
CLK Rise and Fall	t <sub>r</sub> , t <sub>f</sub>	V <sub>CC</sub> = 2.0V		2000	ns	4
		V <sub>CC</sub> = 5V		500		
RST to CLK Setup	t <sub>CC</sub>	V <sub>CC</sub> = 2.0V	4		μs	4
		V <sub>CC</sub> = 5V	1			
CLK to RST Hold	t <sub>CCH</sub>	V <sub>CC</sub> = 2.0V	240		ns	4
		V <sub>CC</sub> = 5V	60			
RST Inactive Time	t <sub>CWH</sub>	V <sub>CC</sub> = 2.0V	4		μs	4
		V <sub>CC</sub> = 5V	1			
RST to I/O High-Z	t <sub>CDZ</sub>	V <sub>CC</sub> = 2.0V		280	ns	4
		V <sub>CC</sub> = 5V		70		
SCLK to I/O High-Z	t <sub>CCZ</sub>	V <sub>CC</sub> = 2.0V		280	ns	4
		V <sub>CC</sub> = 5V		70		

\*Unless otherwise specified.

## TIMING DIAGRAM: READ DATA TRANSFER Figure 5



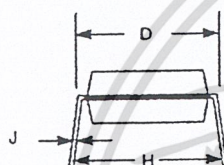
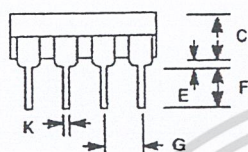
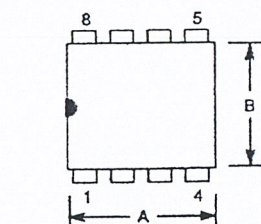
## TIMING DIAGRAM: WRITE DATA TRANSFER Figure 6



## NOTES:

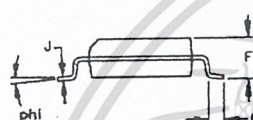
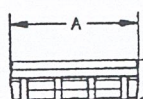
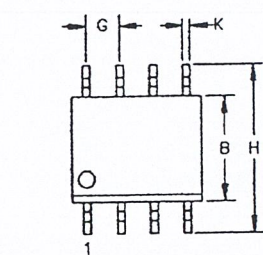
1.  $I_{CC1T}$  and  $I_{CC2T}$  are specified with I/O open,  $\overline{RST}$  set to a logic 0, and clock halt flag = 0 (oscillator enabled).
2.  $I_{CC1A}$  and  $I_{CC2A}$  are specified with the I/O pin open,  $\overline{RST}$  high, SCLK=2MHz at  $V_{CC} = 5V$ ; SCLK = 500kHz,  $V_{CC} = 2.0V$ , and clock halt flag = 0 (oscillator enabled).
3.  $\overline{RST}$ , SCLK, and I/O all have 40k $\Omega$  pull-down resistors to ground.
4. Measured at  $V_{IH} = 2.0V$  or  $V_{IL} = 0.8V$  and 10ns maximum rise and fall time.
5. Measured at  $V_{OH} = 2.4V$  or  $V_{OL} = 0.4V$ .
6. Load capacitance = 50pF.
7.  $I_{CC1S}$  and  $I_{CC2S}$  are specified with  $\overline{RST}$ , I/O, and SCLK open. The clock halt flag must be set to logic one (oscillator disabled).
8.  $V_{CC} = V_{CC2}$ , when  $V_{CC2} > V_{CC1} + 0.2V$ ;  $V_{CC} = V_{CC1}$ , when  $V_{CC1} > V_{CC2}$ .
9.  $V_{CC2} = 0V$ .
10.  $V_{CC1} = 0V$ .
11. Typical values are at 25°C.

## DS1302 SERIAL TIMEKEEPER 8-PIN DIP (300-MIL)



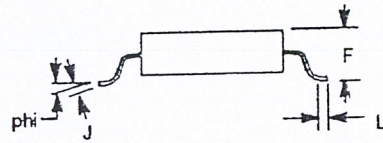
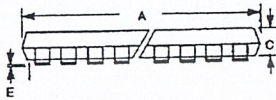
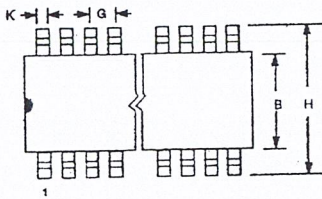
PKG	8-PIN	
DIM	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53

## DS1302S SERIAL TIMEKEEPER 8-PIN SOIC (150-MIL AND 200-MIL)



PKG	8-PIN (150-MIL)		8-PIN (200-MIL)	
	MIN	MAX	MIN	MAX
A IN.	0.188	0.196	0.203	0.213
MM	4.78	4.98	5.16	5.41
B IN.	0.150	0.158	0.203	0.213
MM	3.81	4.01	5.16	5.41
C IN.	0.048	0.062	0.070	0.074
MM	1.22	1.57	1.78	1.88
E IN.	0.004	0.010	0.004	0.010
MM	0.10	0.25	0.10	0.25
F IN.	0.053	0.069	0.074	0.084
MM	1.35	1.75	1.88	2.13
G IN.	0.050 BSC			
MM	1.27 BSC			
H IN.	0.230	0.244	0.302	0.318
MM	5.84	6.20	7.67	8.08
J IN.	0.007	0.011	0.006	0.010
MM	0.18	0.28	0.15	0.25
K IN.	0.012	0.020	0.013	0.020
MM	0.30	0.51	0.33	0.51
L IN.	0.016	0.050	0.019	0.030
MM	0.41	1.27	0.48	0.76
phi	0°	8°	0°	8°

## DS1302S SERIAL TIMEKEEPER 16-PIN SOIC



PKG		16-PIN	
DIM		MIN	MAX
A	IN	0.398	0.412
	MM	10.11	10.46
B	IN	0.290	0.300
	MM	7.37	7.62
C	IN	0.089	0.095
	MM	2.26	2.41
E	IN	0.004	0.012
	MM	0.102	0.30
F	IN	0.004	0.105
	MM	2.39	2.67
G	IN	0.050 BSC	
	MM	1.27 BSC	
H	IN	0.398	0.416
	MM	10.11	10.57
J	IN	0.009	0.013
	MM	0.229	0.33
K	IN	0.013	0.020
	MM	0.33	0.51
L	IN	0.016	0.040
	MM	0.40	1.02
phi		0°	8°

## Dual 4-bit serial-in/parallel-out shift register

### 74HC/HCT4015

#### FEATURES

- Output capability: standard
- $I_{CC}$  category: MSI

#### GENERAL DESCRIPTION

The 74HC/HCT4015 are high-speed Si-gate CMOS devices and are pin compatible with the "4015" of the "4000B" series. They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT4015 are dual edge-triggered 4-bit static shift registers (serial-to-parallel converters). Each shift register has a serial data input (1D and 2D), a clock input (1CP and 2CP), four fully buffered parallel outputs (1Q<sub>0</sub> to 1Q<sub>3</sub> and 2Q<sub>0</sub> to 2Q<sub>3</sub>) and an overriding asynchronous master reset (1MR and 2MR). Information present on nD is shifted to the first register position, and all data in the register is shifted one position to the right on the LOW-to-HIGH transition of nCP. A HIGH on nMR clears the register and forces nQ<sub>0</sub> to nQ<sub>3</sub> to LOW, independent of nCP and nD.

#### QUICK REFERENCE DATA

GND = 0 V;  $T_{amb} = 25\text{ }^{\circ}\text{C}$ ;  $t_r = t_f = 6\text{ ns}$

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
$t_{PHL}/t_{PLH}$	propagation delay nCP to nQ <sub>n</sub>	$C_L = 15\text{ pF}; V_{CC} = 5\text{ V}$	16	18	ns
$f_{max}$	maximum clock frequency		110	74	MHz
$C_I$	input capacitance		3.5	3.5	pF
$C_{PD}$	power dissipation capacitance per register	notes 1 and 2	35	40	pF

#### Notes

1.  $C_{PD}$  is used to determine the dynamic power dissipation ( $P_D$  in  $\mu\text{W}$ ):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

$f_i$  = input frequency in MHz

$f_o$  = output frequency in MHz

$\sum (C_L \times V_{CC}^2 \times f_o)$  = sum of outputs

$C_L$  = output load capacitance in pF

$V_{CC}$  = supply voltage in V

2. For HC the condition is  $V_I = \text{GND to } V_{CC}$

For HCT the condition is  $V_I = \text{GND to } V_{CC} - 1.5\text{ V}$

#### ORDERING INFORMATION

See "74HC/HCT/HCU/HCMOS Logic Package Information".

Dual 4-bit serial-in/parallel-out shift register

74HC/HCT4015

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
5, 4, 3, 10	1Q <sub>0</sub> to 1Q <sub>3</sub>	flip-flop outputs
6, 14	1MR, 2MR	asynchronous master reset inputs (active HIGH)
7, 15	1D, 2D	serial data inputs
8	GND	ground (0 V)
9, 1	1CP, 2CP	clock inputs (LOW-to-HIGH, edge-triggered)
13, 12, 11, 2	2Q <sub>0</sub> to 2Q <sub>3</sub>	flip-flop outputs
16	V <sub>CC</sub>	positive supply voltage

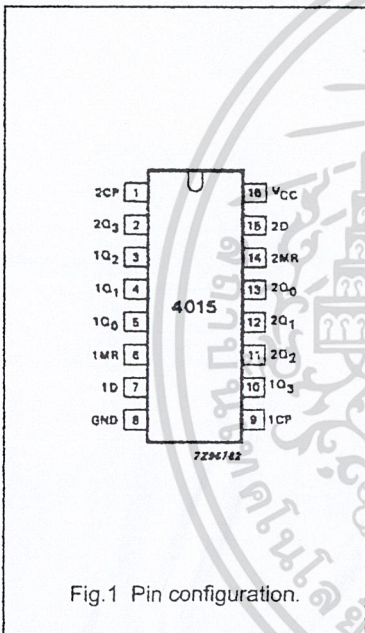


Fig.1 Pin configuration.

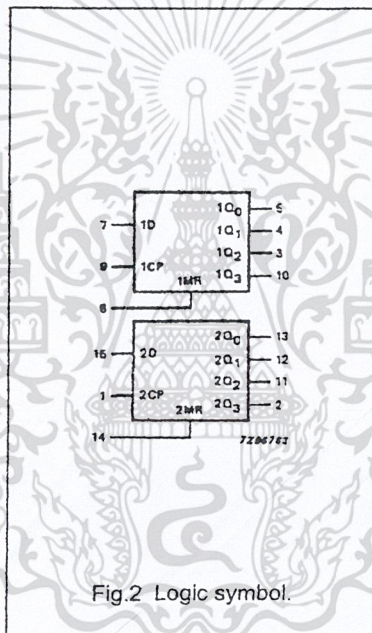


Fig.2 Logic symbol.

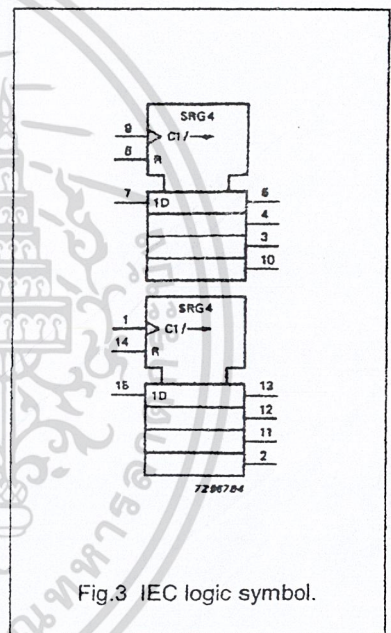


Fig.3 IEC logic symbol.

Dual 4-bit serial-in/parallel-out shift register

74HC/HCT4015

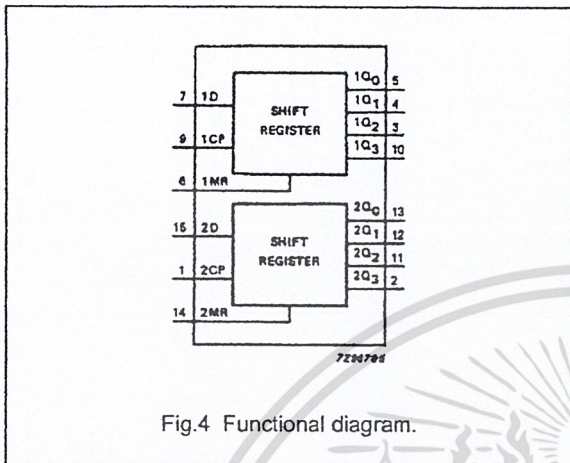


Fig.4 Functional diagram.

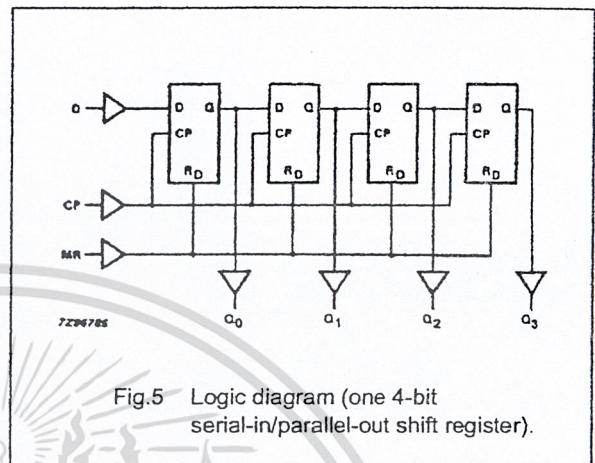


Fig.5 Logic diagram (one 4-bit serial-in/parallel-out shift register).

FUNCTION TABLE

INPUTS				OUTPUTS			
n	nCP	nD	nMR	nQ <sub>0</sub>	nQ <sub>1</sub>	nQ <sub>2</sub>	nQ <sub>3</sub>
1	↑	D <sub>1</sub>	L	D <sub>1</sub>	X	X	X
2	↑	D <sub>2</sub>	L	D <sub>2</sub>	D <sub>1</sub>	X	X
3	↑	D <sub>3</sub>	L	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	X
4	↑	D <sub>4</sub>	L	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>
	↓	X	L	no change			
	X	X	H	L	L	L	L

Notes

- H = HIGH voltage level  
 L = LOW voltage level  
 X = don't care  
 ↑ = LOW-to-HIGH clock transition  
 ↓ = HIGH-to-LOW clock transition  
 n = number of clock pulse transitions  
 D<sub>n</sub> = either HIGH or LOW

APPLICATIONS

- Serial-to-parallel converter
- Buffer stores
- General purpose register

## Dual 4-bit serial-in/parallel-out shift register

## 74HC/HCT4015

## DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I<sub>CC</sub> category: MSI

## AC CHARACTERISTICS FOR 74HC

GND = 0 V; t<sub>r</sub> = t<sub>f</sub> = 6 ns; C<sub>L</sub> = 50 pF

SYMBOL	PARAMETER	T <sub>amb</sub> (°C)						UNIT	TEST CONDITIONS		
		74HC							V <sub>CC</sub> (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t <sub>PHL</sub> / t <sub>PLH</sub>	propagation delay nCP to nQ <sub>n</sub>	52	175		220		265	ns	2.0	Fig.6	
		19	35		44		53		4.5		
		15	30		37		45		6.0		
t <sub>PHL</sub>	propagation delay nMR to nQ <sub>n</sub>	44	175		220		265	ns	2.0	Fig.7	
		16	35		44		53		4.5		
		13	30		37		45		6.0		
t <sub>THL</sub> / t <sub>TLH</sub>	output transition time	19	75		95		110	ns	2.0	Fig.6	
		7	15		19		22		4.5		
		6	13		16		19		6.0		
t <sub>w</sub>	clock pulse width HIGH or LOW	80	17		100		120	ns	2.0	Fig.6	
		16	6		20		24		4.5		
		14	5		17		20		6.0		
t <sub>w</sub>	master reset pulse width HIGH	80	17		100		120	ns	2.0	Fig.7	
		16	6		20		24		4.5		
		14	5		17		20		6.0		
t <sub>rem</sub>	removal time nMR to nCP	60	17		75		90	ns	2.0	Fig.7	
		12	6		15		18		4.5		
		10	5		13		15		6.0		
t <sub>su</sub>	set-up time nD to nCP	60	8		75		90	ns	2.0	Fig.8	
		12	3		15		18		4.5		
		10	2		13		15		6.0		
t <sub>h</sub>	hold time nD to nCP	5	0		5		5	ns	2.0	Fig.8	
		5	0		5		5		4.5		
		5	0		5		5		6.0		
f <sub>max</sub>	maximum clock pulse frequency	6.0	33		4.8		4.0	MHz	2.0	Fig.6	
		30	100		24		20		4.5		
		35	119		28		24		6.0		

## Dual 4-bit serial-in/parallel-out shift register

## 74HC/HCT4015

## DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard  
I<sub>CC</sub> category: MSI

## Note to HCT types

The value of additional quiescent supply current ( $\Delta I_{CC}$ ) for a unit load of 1 is given in the family specifications. To determine  $\Delta I_{CC}$  per input, multiply this value by the unit load coefficient shown in the table below.

INPUT	UNIT LOAD COEFFICIENT
nD	0.30
nMR	1.50
nCP	1.50

## AC CHARACTERISTICS FOR 74HCT

GND = 0 V;  $t_r = t_f = 6$  ns;  $C_L = 50$  pF

SYMBOL	PARAMETER	T <sub>amb</sub> (°C)						UNIT	TEST CONDITIONS	
		74HCT							V <sub>CC</sub> (V)	WAVEFORMS
		+25		-40 to +85		-40 to +125				
min.	typ.	max.	min.	max.	min.	max.				
t <sub>PHL</sub> /t <sub>PLH</sub>	propagation delay nCP to nQ <sub>n</sub>	21	35		44		53	ns	4.5	Fig.6
t <sub>PHL</sub>	propagation delay nMR to nQ <sub>n</sub>	18	35		44		53	ns	4.5	Fig.7
t <sub>THL</sub> /t <sub>TLH</sub>	output transition time	7	15		19		22	ns	4.5	Fig.6
t <sub>w</sub>	clock pulse width HIGH or LOW	16	7		20		24	ns	4.5	Fig.6
t <sub>w</sub>	master reset pulse width HIGH	16	5		20		24	ns	4.5	Fig.7
t <sub>rem</sub>	removal time nMR to nCP	20	10		25		30	ns	4.5	Fig.7
t <sub>su</sub>	set-up time nD to nCP	12	4		15		18	ns	4.5	Fig.8
t <sub>h</sub>	hold time nD to nCP	5	-2		5		5	ns	4.5	Fig.8
f <sub>max</sub>	maximum clock pulse frequency	30	67		24		20	MHz	4.5	Fig.6

Dual 4-bit serial-in/parallel-out shift register

74HC/HCT4015

AC WAVEFORMS

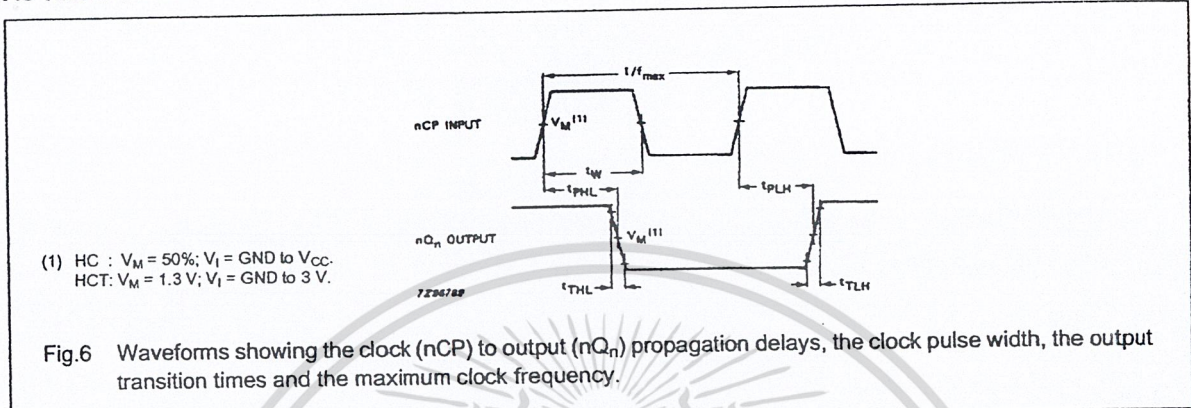


Fig.6 Waveforms showing the clock (nCP) to output (nQ<sub>n</sub>) propagation delays, the clock pulse width, the output transition times and the maximum clock frequency.

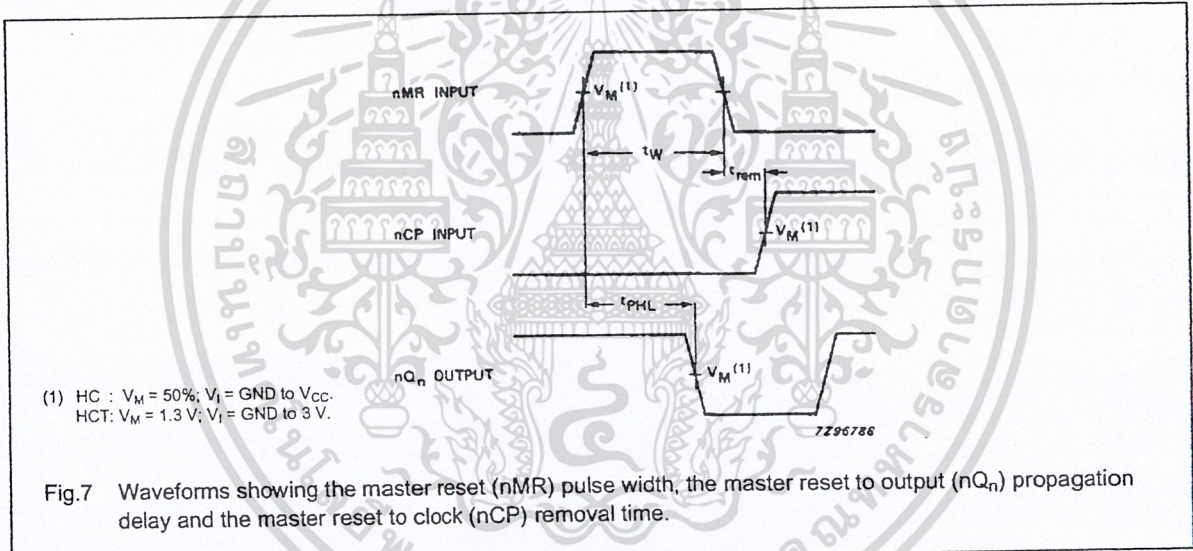


Fig.7 Waveforms showing the master reset (nMR) pulse width, the master reset to output (nQ<sub>n</sub>) propagation delay and the master reset to clock (nCP) removal time.

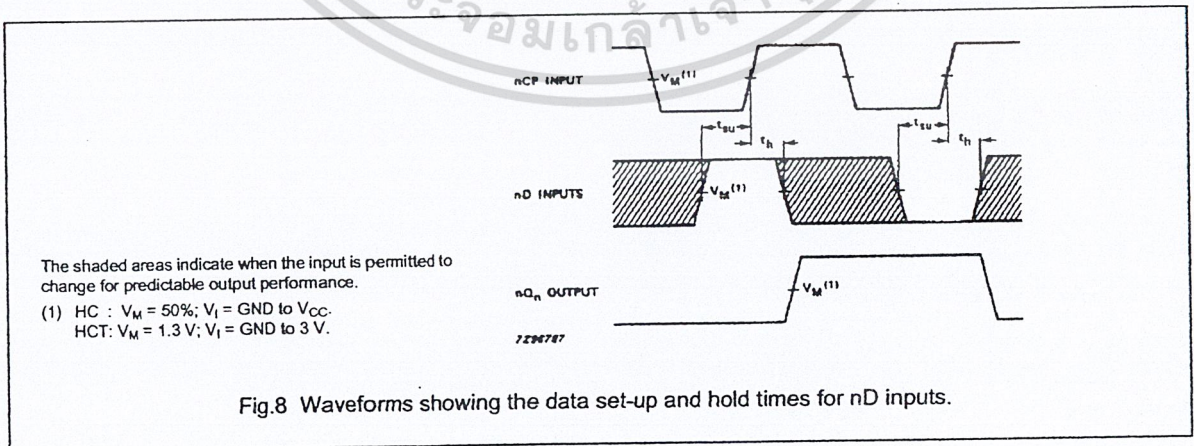


Fig.8 Waveforms showing the data set-up and hold times for nD inputs.

## กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้คงจะไม่อาจสำเร็จได้ หากไม่ได้รับการช่วยเหลือและความร่วมมือจากหลายฝ่ายด้วยกัน ต้องขอขอบพระคุณ อาจารย์วิภา แสงพิลิตธิ์ อาจารย์ที่ปรึกษาเป็นอย่างมาก ที่ได้คอยให้ความเอาใจใส่ แนะนำสิ่งต่าง และคอยให้ช่วยเหลือเสมอมา ซึ่งเป็นส่วนที่สำคัญที่สุดที่ทำให้ปริญญาบัตรฉบับนี้สำเร็จลงได้

บุคคลสำคัญที่ทำให้ข้าพเจ้ามีวันนี้ได้คือ บิดา มารดา อันเป็นที่เคารพรักตลอดมา ซึ่งต้องขอขอบพระคุณเป็นอย่างมาก ที่ได้เลี้ยงดูและอบรมข้าพเจ้ามาเป็นอย่างดี พร้อมทั้งให้โอกาสในการศึกษาอย่างเต็มที่ ได้ให้กำลังใจในการทำงาน และเอาใจใส่ดูแลในทุกๆด้าน จึงขอกราบขอบพระคุณมา ณ ที่นี้ และสุดท้ายนี้ ต้องขอขอบคุณเพื่อนๆทุกคนที่ได้คอยให้คำปรึกษา และความช่วยเหลือต่างๆในการทำงาน ทำให้ปริญญาบัตรฉบับนี้สำเร็จลงได้ด้วยดี

นายกิตติเดช จันทร์ประเสริฐ  
นายก่องศ์ เฉลวีประเสริฐ



## เอกสารอ้างอิง

- [1] “รวมโครงการอิเล็กทรอนิกส์โทรศัพท์และอินเทอร์เน็ต” กรุงเทพฯ  
บ.ซีเอ็ดยูเคชั่น จำกัด , 2539
- [2] ชีรวัฒน์ ประกอบผล , “การประยุกต์ใช้งานไมโครคอนโทรลเลอร์” กรุงเทพฯ  
สมาคมส่งเสริมเทคโนโลยี ไทย-ญี่ปุ่น , 2543
- [3] ชัยวัฒน์ ลิ้มพรจิตรวิไล , “คู่มืออิเล็กทรอนิกส์” กรุงเทพฯ  
บ.ซีเอ็ดยูเคชั่น จำกัด , 2537
- [4] สุนทร วิฑูสูรพจน์ , “การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051” กรุงเทพฯ  
บ.ซีเอ็ดยูเคชั่น จำกัด , 2537
- [5] อ.สุรินทร์ คำฝอย , “MICROPROCESSOR APPLICATION” กรุงเทพฯ  
ภาควิชา วิศวกรรมไฟฟ้า คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร  
ลาดกระบัง

