สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การ์ดรีเลย์ 8 ช่องสัญญาณเอนกประสงค์

MULTIPURPOSE 8 CHANNEL RELAY CARD

โดย

นายไพโรจน์ เลิศวัฒนมงคล

นายวรวุฒิ ผิวอ่อน

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขหมู่.....
เลขทะเบียน 45728
วัน, เดือน, ปี 13 ก.พ. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ดรีเลย์ 8 ช่องสัญญาณเอนกประสงค์

MULTIPURPOSE 8 CHANNEL RELAY CARD

โดย

นายไพโรจน์ เลิศวัฒนมงคล

นายวรวุฒิ ผิวอ่อน

อาจารย์ที่ปรึกษา

อาจารย์ วรพงศ์ ตั้งศรีรัตน์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2544

ภาควิชา วิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การ์ดรีเลย์ 8 ช่องสัญญาณเอนกประสงค์

(Multipurpose 8 Channel Relay Card)

ผู้จัดทำ

1. นายไพโรจน์ เลิศวัฒนมงคล
2. นายวรวุฒิ ผิวอ่อน

_____ อาจารย์ที่ปรึกษา

(อาจารย์ วรพงศ์ ตั้งศรีรัตน์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ์ดรีเลย์ 8 ช่องสัญญาณเอนกประสงค์

ไพโรจน์ เลิศวัฒนมงคล
วรวุฒิ ผิวอ่อน
วรพงศ์ ตั้งศรีรัตน์ อาจารย์ที่ปรึกษา
ปีการศึกษา 2544

บทคัดย่อ

โครงงานนี้เป็นการนำเสนอการออกแบบการ์ดรีเลย์ควบคุมเอนกประสงค์ ซึ่งควบคุมผ่านการ์ดไอเอสเอ (ISA) ของคอมพิวเตอร์ การ์ดรีเลย์ที่นำเสนอมีช่องสัญญาณในการควบคุมจำนวน 8 ช่องสัญญาณ และสามารถเขียนโปรแกรมควบคุมการทำงานของการ์ดได้อย่างอิสระ นอกจาก นี้ยังนำเสนอการนำไปประยุกต์ใช้งานในระบบควบคุมโรงเก็บสินค้า (Warehouse)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MULTIPURPOSE 8 CHANNEL RELAY CARD

Pairoj Lertwatanamongkol

Worawoot Pewon

Worapong Tangsrirat Advisor

2001

Abstract

This thesis presents the computer-based design of the multipurpose controlled relay card that controls via the ISA slot. The proposed relay card has 8 controlling channels, which can independently be control by software programming. In addition, an application of the warehouse simulation is demonstrated as an example.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
abstaact	II
สารบัญ	III
สารบัญรูปภาพ	V
สารบัญตาราง	VI
บทที่ 1 บทนำ	1
1.1 ความสำคัญและความเป็นมา	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขต	1
บทที่ 2 ทฤษฎี และ หลักการพื้นฐาน	2
2.1 ระบบคอมพิวเตอร์	2
2.1.1 หน่วยความจำ	2
2.1.2 หน่วยประมวลผลกลาง	3
2.1.3 หน่วยรับงานและหน่วยแสดงผล	5
2.1.4 หน่วยควบคุม	6
2.2 ISA	7
2.3 หลักการทำงานของมอเตอร์ไฟฟ้ากระแสตรง	7
2.3.1 สมการของมอเตอร์	7
2.3.2 ความสัมพันธ์ระหว่างแรงบิดและกำลังไฟฟ้า	8
2.3.3 แรงดันไฟฟ้าต้านกลับ	9
บทที่ 3 การออกแบบการ์ดรีเลย์ 8 ช่องสัญญาณเอนกประสงค์	11
3.1 หลักการทำงานพื้นฐาน	11
3.2 การ์ดรีเลย์	11
3.2.1 การเลือกตำแหน่งแอดเดรสของการ์ดรีเลย์	16
3.3 การ์ด ISA	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 ระบบจำลอง 19
บทที่ 4 การทดลอง และ ผลการทดลอง 26
4.1 การทดลองการ์ดรีเลย์ 26
4.2 การทดลองระบบจำลองกับโปรแกรม 29
บทที่ 5 บทวิจารณ์ และ สรุป 32
5.1 วิจารณ์โครงงาน 32
5.2 สรุปผลการทำงาน 32

ภาคผนวก

ภาคผนวก ก วงจรพิมพ์
- แผ่นวงจรพิมพ์การ์ดรีเลย์ด้านหน้า ก-1
- แผ่นวงจรพิมพ์การ์ดรีเลย์ด้านหลัง ก-2
ภาคผนวก ข โปรแกรมควบคุม
ภาคผนวก ค คู่มือ ไอซี (Data sheet)
- 74LS244 ค-1
- 74LS245 ค-5
- 74LS688 ค-7
- 74LS02 ค-11
- 74LS273 ค-14
- 74LS373 ค-19
- ULN2803A ค-25

กิตติกรรมประกาศ
เอกสารอ้างอิง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 การอ่าน/เขียนหน่วยความจำ	3
รูปที่ 2.2 หน่วยประมวลผลกลาง	4
รูปที่ 2.3 การรับส่งข้อมูลแบบมีการโปรแกรม	5
รูปที่ 2.4 การแอดเซสเมมโมรี่โดยตรง	6
รูปที่ 2.5 แสดงวงจรแรงดันไฟฟ้าต้านกลับ	10
รูปที่ 3.1 บล็อกไดอะแกรมแสดงหลักการทำงาน	12
รูปที่ 3.2 โฟลชาร์ตการทำงานของการ์ดรีเลย์ 8 สัญญาณ	13
รูปที่ 3.3 วงจรการ์ดรีเลย์	14
รูปที่ 3.4 การ์ดรีเลย์	17
รูปที่ 3.5 ตำแหน่งขาของ DB-37 และ พอร์ต ISA	20
รูปที่ 3.6 วงจรของการ์ด ISA	21
รูปที่ 3.7 การ์ด ISA	22
รูปที่ 3.8 วงจรมอเตอร์ และแบบของระบบจำลอง	23
รูปที่ 3.9 ระบบจำลอง	24
รูปที่ 3.10 การต่อรวมกันของระบบจำลองกับการ์ด ISA และการ์ดรีเลย์	25
รูปที่ 4.1 โฟลชาร์ตการทำงานของโปรแกรม	30
รูปที่ 4.2 หน้าจอรับค่าและแสดงผลของโปรแกรม	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตาราง 3.1 การหาค่าเพื่อกำหนดให้กับดิปสวิตช์	18
ตาราง 4.1 แสดงโปรแกรมภาษาเบสิกเพื่อใช้ในการทดสอบการ์ดรีเลย์	26
ตาราง 4.2 การคำนวนหาค่าเพื่อสั่งให้รีเลย์ ON หรือ OFF	27
ตาราง 4.3 ตัวอย่างการเขียนโปรแกรมเพื่อสั่งปิดเปิดรีเลย์ตัวใดตัวหนึ่ง	27
ตาราง 4.4 แสดงการอ่านค่าข้อมูลจากรีเลย์การ์ดเข้ามา	28
ตาราง 4.5 ตัวอย่างการใช้คำสั่ง OR เพื่อสั่งรีเลย์ทำงาน	28
ตาราง 4.6 ตัวอย่างการใช้คำสั่ง AND เพื่อสั่งรีเลย์ทำงาน	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความสำคัญ และความเป็นมา

โครงงานการ์ดรีเลย์ 8 ช่องสัญญาณเอนกประสงค์ ทำขึ้นเพื่อใช้ในการควบคุมระบบจำลองของโรงเก็บของ โดยการสั่งการทำงานรีเลย์ผ่านทางคอมพิวเตอร์ ซึ่งโครงงานนี้สามารถพัฒนาและประยุกต์ใช้ในงานอุตสาหกรรม คือใช้การสั่งงานเครื่องจักรผ่านทางคอมพิวเตอร์เพื่อควบคุมและ ตรวจสอบการทำงานได้ หากการทำงานของเครื่องจักรเกิดความผิดพลาด สามารถสั่งให้เครื่อง จักรหยุดทำงานได้ทันทีก่อนที่ระบบจะเกิดความเสียหาย นอกจากนี้หากเพิ่มอินพุตและ เอาท์พุตให้กับระบบทำให้ควบคุมเครื่องจักรได้จำนวนมากขึ้นอีกด้วย

1.2 วัตถุประสงค์

เพื่อสั่งการให้รีเลย์จำนวน 8 ตัว บนการ์ดที่เสียบเข้ากับสล๊อตของคอมพิวเตอร์ทำงาน ตามที่ได้เขียนโปรแกรมไว้ เพื่อที่จะเคลื่อนย้ายตำแหน่งของสิ่งของในโรงเก็บของจำลองที่ได้ ออกแบบไว้ และในขณะกำลังทำงานจะแสดงสถานะของรีเลย์ และตำแหน่งของสิ่งของในโรงเก็บ ของทางหน้าจอคอมพิวเตอร์

1.3 ขอบเขตของโครงงาน

-ป้อนอินพุตทางคีย์บอร์ดคอมพิวเตอร์ และแสดงเอาท์พุตทางหน้าจอ โดยอินพุตคือ ตำแหน่งของสิ่งของที่ต้องการนำไปเก็บ และเอาท์พุตคือตำแหน่งสุดท้ายของสิ่งของในโรงเก็บของ ซึ่งสอดคล้องกับตำแหน่งจริงของระบบจำลอง

-การ์ดที่ใช้เสียบเข้ากับสล็อตคอมพิวเตอร์คือการ์ดไอเอสเอ (ISA)

-ใช้โปรแกรม Visual Basic เป็นตัวควบคุมการทำงานของระบบจำลอง

-สถานะการทำงานของรีเลย์มี 2 สถานะคือ เปิด และ ปิด

-โครงงานนี้เหมาะกับโหลดขนาดเล็กถึงขนาดกลาง

-ใช้ควบคุมระบบจำลองของโรงเก็บของ โดยตำแหน่งที่สิ่งของสามารถนำไปเก็บได้มี 9 ตำแหน่ง ซึ่งเป็นการเคลื่อนที่แบบ 2 มิติในแนวแกน X และแกน Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎี และ หลักการพื้นฐาน

2.1 ระบบคอมพิวเตอร์

โครงสร้างของคอมพิวเตอร์ แบ่งออกเป็น 4 ส่วนดังนี้

1. หน่วยความจำ (Memory Unit)
2. หน่วยประมวลผลกลาง (Central Processing Unit)
3. หน่วยรับงานและหน่วยแสดงผล (Input Output Unit)
4. หน่วยควบคุม (Control Unit)

รายละเอียดการทำงานแต่ละส่วนมีดังนี้

2.1.1 หน่วยความจำ

หน่วยความจำเป็นอุปกรณ์ที่ใช้เก็บหรือจำคำสั่งและข้อมูลที่ใช้สำหรับทำงานของคอมพิวเตอร์ โดยคำสั่งและข้อมูลที่นำเข้าไปในหน่วยความจำอยู่ในลักษณะของภาษาเครื่องคือประกอบด้วยเลข 0 และ 1 เท่านั้น การนำค่าจากภายนอกเข้าไปเก็บในหน่วยความจำนั้นกระทำได้โดยวิธีการเขียน (Write) ส่วนการนำค่าที่อยู่ภายในหน่วยความจำออกมาใช้งานเรียกว่าการอ่าน (Read) โดยการอ่านค่าจากหน่วยความจำค่าที่อยู่ภายในยังคงเดิม ส่วนการเขียนข้อมูลเข้า ข้อมูลชุดใหม่จะเข้าไปในหน่วยความจำโดยข้อมูลชุดเดิมจะหายไป โดยทั่วไปหน่วยความจำแบ่งออกเป็น 2 ชนิดคือ

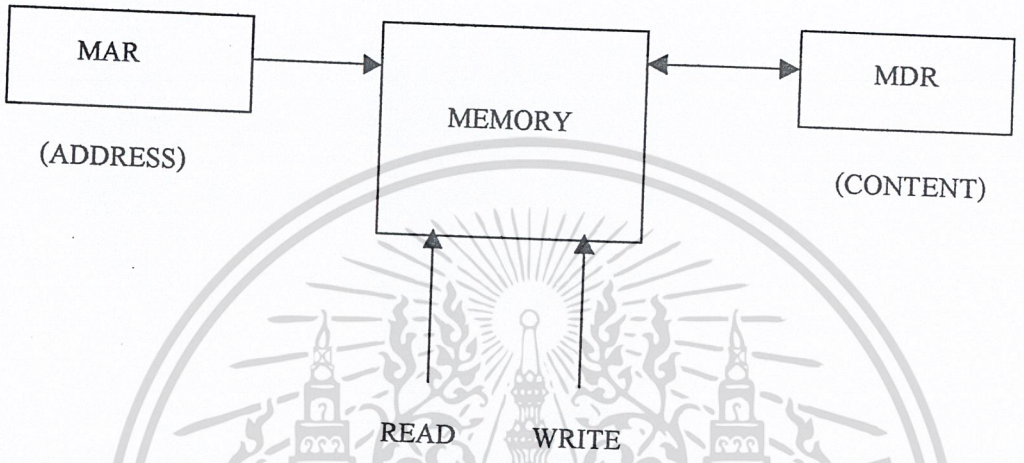
Random Access Memory (RAM) เป็นหน่วยความจำที่สามารถเปลี่ยนค่าข้อมูลภายในได้ตลอดเวลา เมื่อไม่ต้องการข้อมูลที่มีอยู่ในขณะนั้นก็เขียนค่าใหม่ใส่เข้าไปได้ โดย RAMสามารถนำเอาข้อมูลที่แอดเดรสใดๆออกมาได้โดยใช้เวลาเท่ากัน

Read Only Memory (ROM) เป็นหน่วยความจำที่ข้อมูลจะถูกกำหนดไว้ก่อนการใช้งานโดยไม่สามารถเปลี่ยนแปลงระหว่างการใช้งานได้ ดังนั้นการใช้ ROM นั้นข้อมูลจะถูกอ่านออกมาเพียงอย่างเดียว

ในการนำหน่วยความจำไปใช้งานนั้น ทุกๆครั้งที่อ่านหรือเขียน จำเป็นต้องทราบถึงตำแน่งหรือแอดเดรสของหน่วยความจำ ดังนั้นก่อนการอ่านหรือเขียนจึงต้องมีการกำหนดแอดเดรสก่อน ปกติจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดแอดเดรสในรีจิสเตอร์แอดเดรสของหน่วยความจำ(Memory Address Register :MAR) และข้อมูลที่อ่านหรือเขียนเข้าหน่วยความจำนั้นจะพักไว้ที่ รีจีสเตอร์ข้อมูลของหน่วยความจำ (Memory Data Register: MDR)



รูปที่ 2.1 การอ่าน / เขียน หน่วยความจำ

2.1.2 หน่วยประมวลผลกลาง

หน่วยประมวลผลกลางเป็นหน่วยที่รวมเอาหน่วยคำนวณและหน่วยควบคุมเข้าด้วยกัน ทำหน้าที่เกี่ยวกับการประมวลผลอันหมายถึงการคำนวณทุกชนิดทั้งการคำนวณทางคณิตศาสตร์ทางตรรก ตลอดจนการควบคุมส่วนต่างๆสำหรับการประมวลผล มีส่วนประกอบดังนี้

เครื่องนับโปรแกรม (Program Counter: PC) เป็นรีจีสเตอร์ที่ใช้แสดงตำแหน่งหรือแอดเดรสของหน่วยความจำสำหรับการทำงานของคอมพิวเตอร์ในขณะนั้นว่าเป็นตำแหน่งใด และใช้เป็นตัวกำหนดแอดเดรสเริ่มแรกสำหรับการทำงานของคอมพิวเตอร์ด้วย ปกติแล้วค่าที่อยู่ภายในเครื่องนับโปรแกรมนี้จะเพิ่มค่าขึ้นไป 1 อินครีเมนต์ (Increment) ทุกๆครั้งที่มีการทำงาน โดยรีจีสเตอร์นี้จะมีขนาดความจุเท่ากับจำนวนบิทของแอดเดรสของคอมพิวเตอร์

รีจีสเตอร์คำสั่ง (Instruction Register) เป็นรีจีสเตอร์ที่ใช้เก็บหรือพักคำสั่งที่นำออกมาหน่วยความจำเพื่อรอการถอดรหัสสำหรับการทำงานต่อไป รีจีสเตอร์นี้จะมีขนาดเท่ากับขนาดของจำนวนบิทใน 1 แอดเดรสของหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

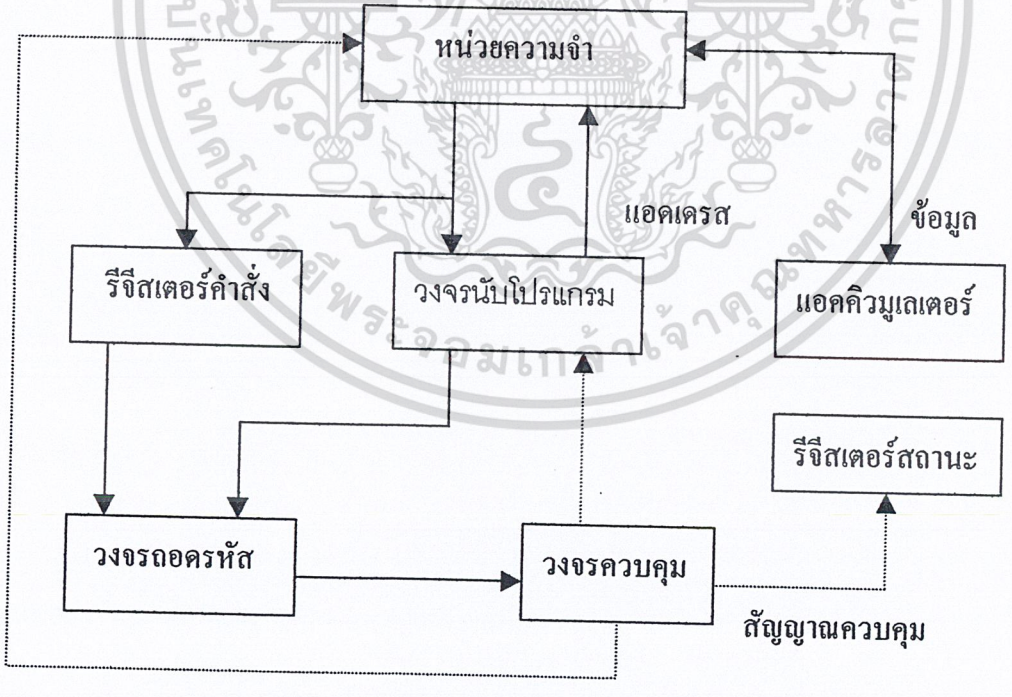
แอคคิวมูเลเตอร์ (Accumulator: ACC) เป็นรีจีสเตอร์ที่ใช้สำหรับพักข้อมูลหนึ่งสำหรับการนำไปประมวลผลและเป็นที่พักผลลัพธ์จากการประมวลผล จำนวนบิทที่แอคคิวมูเลเตอร์จะรับได้มีขนาดเท่ากับขนาดของคำของคอมพิวเตอร์

ตัวถอดรหัส (Decoder) เป็นวงจรที่ใช้สำหรับการถอดรหัสของคำสั่งที่อยู่ในรีจีสเตอร์คำสั่งเพื่อแยกออกมาว่ารหัสนั้นเป็นคำสั่งอะไรสำหรับส่งไปยังส่วนควบคุมต่อไป

รีจีสเตอร์สถานะ (Status Register) เป็นรีจีสเตอร์ที่ใช้สำหรับเก็บข้อมูลเกี่ยวกับสถานะต่างๆ ในหน่วยประมวลผลกลาง โดยอาจจะเป็นสถานะภายในรีจีสเตอร์ หรือสถานะที่เกิดจากการทำงานใดๆ ก็ได้

ส่วนคำนวณ (Arithmetic Logical Section) เป็นส่วนที่ประกอบด้วยวงจรสำหรับคำนวณ โดยการทำงานจะขึ้นกับส่วนควบคุม

ส่วนควบคุม (Control Section) เป็นส่วนที่สำคัญที่สุดเกี่ยวกับการทำงานของเครื่องคอมพิวเตอร์ ส่วนนี้จะรับสัญญาณควบคุมส่งไปยังส่วนอื่นๆ ที่เกี่ยวข้อง

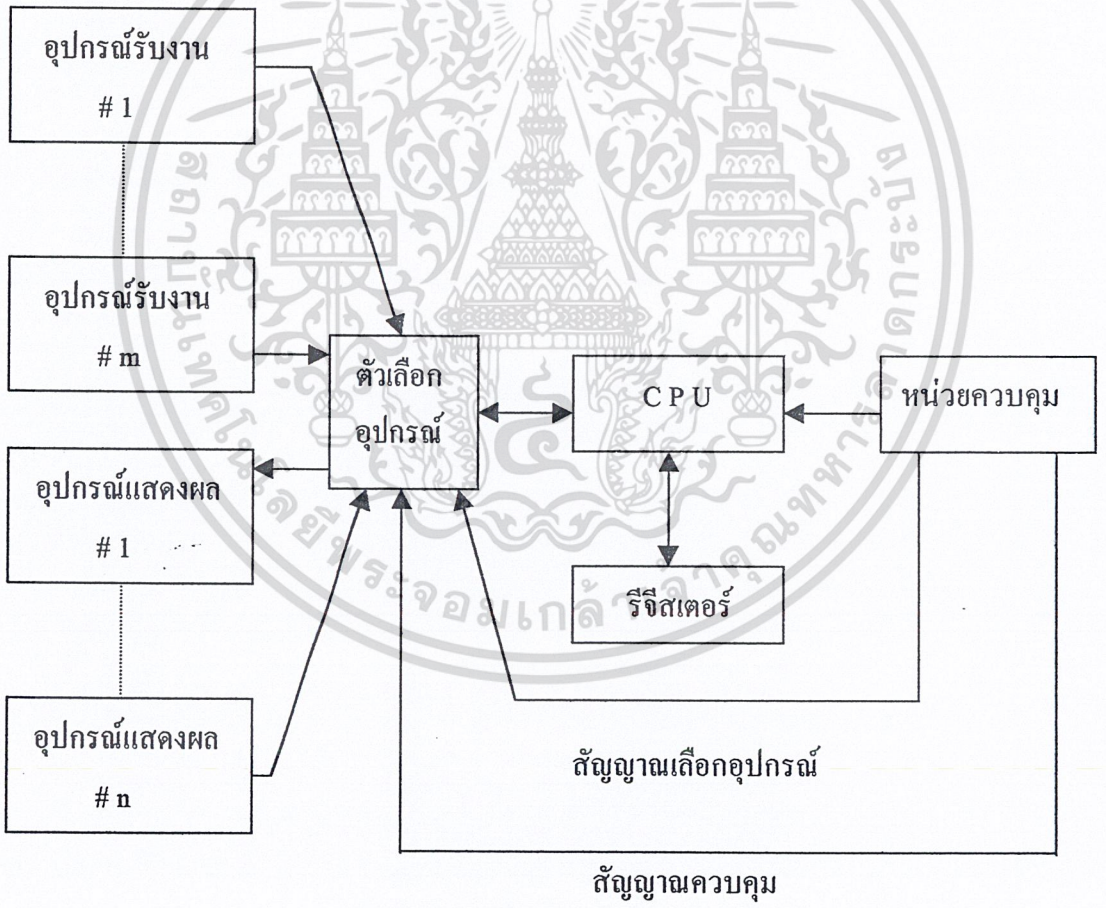


รูปที่ 2.2 หน่วยประมวลผลกลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 หน่วยรับงานและหน่วยแสดงผล

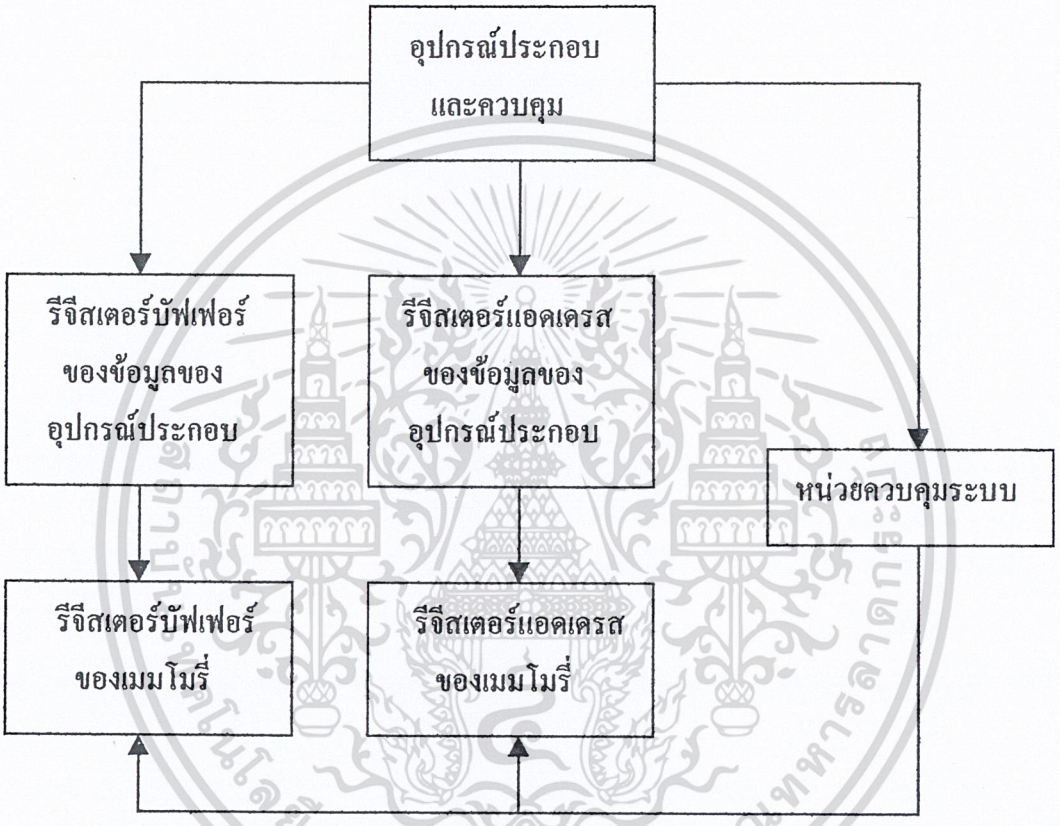
หน่วยรับงานและหน่วยแสดงผลเป็นอุปกรณ์ที่ใช้รับส่งข่าวสารที่เป็นคำสั่งและข้อมูลระหว่างหน่วยเก็บข้อมูลภายในคอมพิวเตอร์กับอุปกรณ์อื่นภายนอก ในการรับส่งข่าวสารของอุปกรณ์รับงานและอุปกรณ์แสดงผลจะต้องผ่านรีจีสเตอร์ภายในหน่วยประมวลผลกลาง ซึ่งโดยทั่วไปคือแอคคิวมูเลเตอร์ โดยอาศัยการควบคุมของหน่วยควบคุม เมื่อมีการรับส่งข่าวสารหน่วยควบคุมก็จะส่งสัญญาณออกมายังส่วนเลือกอุปกรณ์ (Device Selector) เพื่อเลือกและต่ออุปกรณ์ที่ต้องการกับหน่วยประมวลผลกลาง จากนั้นหน่วยควบคุมก็จะสร้างสัญญาณรับส่งออกมาควบคุมเรียกการรับส่งข้อมูลแบบมีโปรแกรม



รูปที่ 2.3 การรับส่งข้อมูลแบบมีการโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ยังมีการรับส่งแบบที่ไม่จำเป็นต้องอาศัยสัญญาณควบคุมจากหน่วยควบคุม การรับส่งในลักษณะนี้เรียกว่า การแอคเซสเมมโมรี่โดยตรง (Direct Memory Access)



รูปที่ 2.4 การแอคเซสเมมโมรี่โดยตรง

2.1.4 หน่วยควบคุม

หน่วยควบคุมทำหน้าที่ควบคุมการทำงานของส่วนอื่นๆภายในคอมพิวเตอร์ หมายถึงการควบคุมลำดับขั้นของการประมวลผลให้เป็นไปตามขั้นตอนภายในเวลาที่กำหนด ในการทำงานของเครื่องคอมพิวเตอร์ หน่วยควบคุมจะนำเอารหัสของคำสั่งที่เขียนสั่งคอมพิวเตอร์จะถูกนำมาถอดรหัสเพื่อให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทราบว่าเป็นคำสั่งอะไร เมื่อทราบว่าเป็นคำสั่งอะไรแล้ว หน่วยควบคุมก็จะควบคุมให้วงจรส่วนที่เกี่ยวข้องกับคำสั่งนั้น ทำงานตามคำสั่งนั้นจนเสร็จ

2.2 ISA

บัสได้มีการพัฒนาจากเครื่องรุ่นเก่าที่มีการส่งข้อมูลแบบ 8 บิตมาเป็น 16 บิต โดยยังคงขั้วต่อสล็อตแบบ 62 เส้นเอาไว้ แล้วเพิ่มขั้วต่อขึ้นมาเพื่อตอบสนองต่อเส้นข้อมูลอีก 8 บิตที่เพิ่มขึ้นมา ขั้วต่อที่เพิ่มรวมเข้ามาเรียกรวมกันว่า 16-บิตสล็อต ต่อมาได้ตั้งให้บัสนี้เป็นบัสมาตรฐานอุตสาหกรรมเรียกว่า ISA ซึ่งย่อมาจาก Industrial Standard Architecture bus หรือบางครั้งก็เรียกว่า AT บัส

AT บัสเป็นบัสที่ใช้รันที่ความเร็ว 10 เมกะเฮิรตซ์ จะมีสัญญาณรบกวนและอาจทำให้มันไม่ทำงาน ได้ บอร์ดส่วนมากไม่สามารถทำงานได้เมื่อใช้งานที่ความเร็วสูงกว่า 8 เมกะเฮิรตซ์ ที่ความเร็วไม่เกิน 8 เมกะเฮิรตซ์ บัสจะรันได้ที่อัตราเร็วของซีพียูได้ ไม่ว่าเครื่องจะรันที่ความเร็วสูงมากเท่าไรก็ตาม แต่ความเร็วสูงสุดของบัสก็ยังคงได้ที่ 8 เมกะเฮิรตซ์เท่านั้น

2.3 หลักการทำงานของมอเตอร์ไฟฟ้ากระแสตรง (dc motor)

2.3.1 สมการของมอเตอร์

มอเตอร์ไฟฟ้ากระแสตรงเป็นตัวเปลี่ยนพลังงานไฟฟ้าให้เป็นพลังงานกล ซึ่งการเกิด แรงบิด พื้นฐานเกิดจากตัวนำหมุนตัดกับฟลักแม่เหล็กดังสมการ

$$T = Bilr \qquad (2.1)$$

โดย

T = แรงบิด (นิวตัน-เมตร)

B = ความหนาแน่นของฟลักแม่เหล็ก (เวเบอร์/ตารางเมตร)

i = กระแสไฟฟ้าที่เกิดขึ้นในตัวนำ (แอมแปร์)

l = ความยาวของตัวนำ (เมตร)

r = รัศมีของรูปทรงกระบอกที่ตั้งฉากกับแรง (เมตร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการดังกล่าวเราสามารถขยายความเพื่อหาค่าแรงบิดเฉลี่ยที่เกิดจากการหมุนของ อาร์เมจอร์โดยกำหนดค่าพารามิเตอร์ทางกายภาพ (Physical Parameter) ของมอเตอร์ให้เป็นค่า คงที่สมการแรงบิดจะเปลี่ยนเป็นดังนี้

$$T = K\emptyset I_a \qquad (2.2)$$

โดย

T = แรงบิดที่อาร์เมเจอร์ (นิวตัน-เมตร)

K = ค่าคงที่ของพารามิเตอร์ทางกายภาพของมอเตอร์

$\emptyset$ = ฟลักแม่เหล็กต่อขั้ว

I_a = กระแสไฟฟ้าที่อาร์เมเจอร์ (แอมแปร์)

สมการที่ 2.2 เป็นสมการแรงบิดพื้นฐานทางไฟฟ้า ซึ่งกล่าวได้ว่า แรงบิดของมอเตอร์เป็น สัดส่วนโดยตรงกับกระแสไฟฟ้าที่อาร์เมเจอร์ และฟลักแม่เหล็กที่เกิดจากแกนเหล็ก ในทำนอง เดียวกันสามารถเขียนสมการพื้นฐานทางกลหรืออัตราเร่งได้ดังนี้

$$\alpha = T/J \qquad (2.3)$$

โดย

α = อัตราเร่ง (Acceleration)

T = แรงบิดที่อาร์เมเจอร์

J = โมเมนต์ความเฉื่อย (Moment of inertia) ของการหมุนตัวทั้งหมด

จากสมการ 2.3 สรุปได้ว่า การที่จะหมุนได้นั้น ต้องมีอัตราเร่งมากกว่าความเฉื่อยในการ หมุนตัวของอาร์เมเจอร์

2.3.2 ความสัมพันธ์ระหว่างแรงบิดและกำลังไฟฟ้า

เอาท์พุตของมอเตอร์สามารถอยู่ในรูปของแรงบิดหรือกำลังไฟฟ้า ซึ่งตัวแปรทั้งสอง มีความสัมพันธ์ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T = 1000P/\omega \quad (2.4)$$

โดย

T = เอาท์พุต ทอร์ค (Output Torque) (นิวตัน-เมตร)

P = เอาท์พุต พาวเวอร์ (Output Power) (กิโลวัตต์)

ω = ความเร็วรอบในระบบ SI (เรเดียน/วินาที)

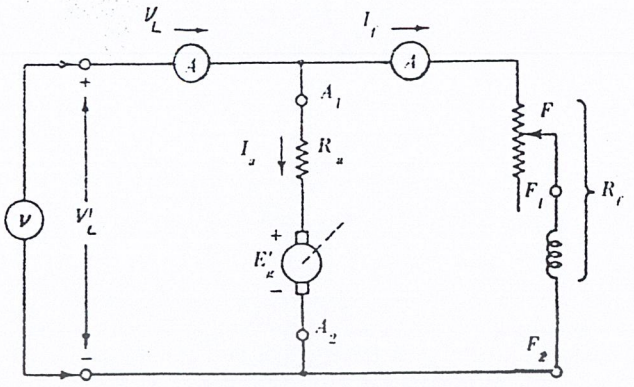
ในกรณีค่า P เป็นเอาท์พุต พาวเวอร์ ค่า T ต้องเป็นเอาท์พุต ทอร์ค ด้วย และถ้า P เป็น กำลังไฟฟ้าที่เกิดขึ้นในอาร์เมเจอร์ ค่า T จะต้องเป็นแรงบิดที่อาร์เมเจอร์ เช่นกัน

2.3.3 แรงดันไฟฟ้าต้านกลับ (Back Electromotive Force; BACK EMF)

ถ้าจ่ายแรงดันไฟฟ้าให้อาร์เมเจอร์ จะเกิดกระแสไฟฟ้าไหลในอาร์เมเจอร์ ซึ่งจะสร้างแรง (Force) ขึ้น ส่งผลให้เกิดแรงบิดจึงทำให้มอเตอร์หมุนได้ ในขณะที่มอเตอร์หมุนมีแรงดันไฟฟ้า ที่อาร์เมเจอร์ ส่วนหนึ่งที่มีทิศทางตรงกันข้ามกับแรงดันไฟฟ้าที่ป้อนให้มอเตอร์ เรียกว่าแรงดัน ไฟฟ้าต้านกลับ

จากสมการที่ 2.3 ทำให้ทราบแรงบิดที่จะทำให้มอเตอร์หมุนได้นั้นจะต้องเกิดอัตราเร่งเพื่อเอาชนะความเฉื่อยให้ได้ เมื่อจ่ายแรงดันไฟฟ้าให้มอเตอร์ (ดังรูปที่ 2.5) เพิ่มขึ้นอย่างต่อเนื่อง ทำให้เกิดกระแสไฟฟ้าไหลในตัวนำและเกิดแรงบิด ส่งผลให้เกิดอัตราเร่งเพื่อหมุนอาร์เมเจอร์อย่างต่อเนื่อง เช่นกันจนกระทั่งมอเตอร์มีความเร็วรอบคงที่ นั่นคือมีอัตราเร่งเท่ากับศูนย์ แรงบิดจะเป็นศูนย์ด้วย เมื่อเป็นเช่นนี้จึงสันนิษฐานตามสมการที่ 2.2 ได้ว่ากระแสไฟฟ้าที่อาร์เมเจอร์ กลายเป็นศูนย์ แต่เนื่องจากแรงดันไฟฟ้ายังคงถูกจ่ายให้มอเตอร์อยู่ จึงสันนิษฐานได้ว่า มีแรงดันไฟฟ้าอื่นที่เกิดขึ้น ในขดลวดอาร์เมเจอร์ที่มีขนาดเท่ากันแต่มีทิศทางตรงกันข้ามกับแรงดัน ไฟฟ้าที่จ่ายให้มอเตอร์ แรงดันไฟฟ้าที่เกิดขึ้นนี้เรียกว่าแรงดันไฟฟ้าต้านกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 วงจรแรงดันไฟฟ้าต้านกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบการ์ดรีเลย์ 8 ช่องสัญญาณแอนกประสงค์

3.1 หลักการทำงานพื้นฐาน

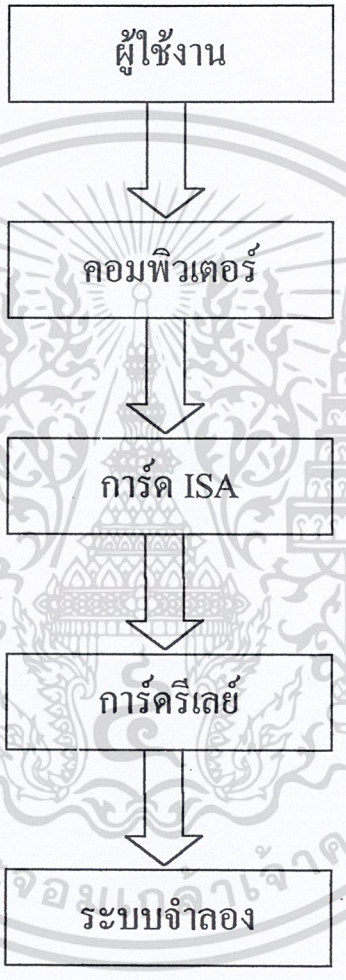
หลักการทำงานของโครงงาน มีส่วนต่าง ๆ ดังรูปที่ 3.1 คือ มีผู้ใช้งานสั่งการทำงานผ่านไปยังเครื่องคอมพิวเตอร์ ซึ่งจะส่งค่าสัญญาณในการควบคุม ดาต้า และแอดเดรสผ่านทางพอร์ต ISA ของเครื่องคอมพิวเตอร์ที่มีการ์ด ISA ต่ออยู่แล้วจึงส่งค่าให้การ์ดรีเลย์ทำงานตามที่ต้องการ โดยภายในเครื่องคอมพิวเตอร์จะมีโปรแกรมที่ใช้ในการสั่งให้การ์ดรีเลย์ทำงาน กับระบบจำลอง ภายในโปรแกรมมีส่วนในการรับค่า และแสดงสถานะของรีเลย์แต่ละตัว และแสดงตำแหน่งของระบบจำลอง

3.2 การ์ดรีเลย์

การทำงานของการ์ดรีเลย์โดยรวมแสดงไว้ในรูปที่ 3.2 คือเมื่อเริ่มต้นการทำงาน ทำการเปิดเครื่องคอมพิวเตอร์จะทำการส่งสัญญาณมาลบค่าข้อมูลเก่าทิ้ง แล้วจึงทำการตรวจสอบแอดเดรสของการ์ดกับที่เขียนโปรแกรมไว้ว่ามีค่าตรงกันหรือไม่ ถ้าต้องการส่งค่าข้อมูลออกไปยังการ์ดรีเลย์ ข้อมูลจะถูกเก็บไว้ในรีจีสเตอร์ แล้วจึงส่งต่อออกไปยังบัฟเฟอร์เพื่อขับให้รีเลย์ทำงาน แต่ถ้าจะทำการอ่านสถานะของรีเลย์ ก็จะมีสัญญาณในการอ่านค่ามาจากเครื่องคอมพิวเตอร์ แล้วก็จะมีส่วนในการหน่วงเวลาไว้เพื่อให้สามารถอ่านค่าได้ทันก่อนที่ข้อมูลจะหายไป

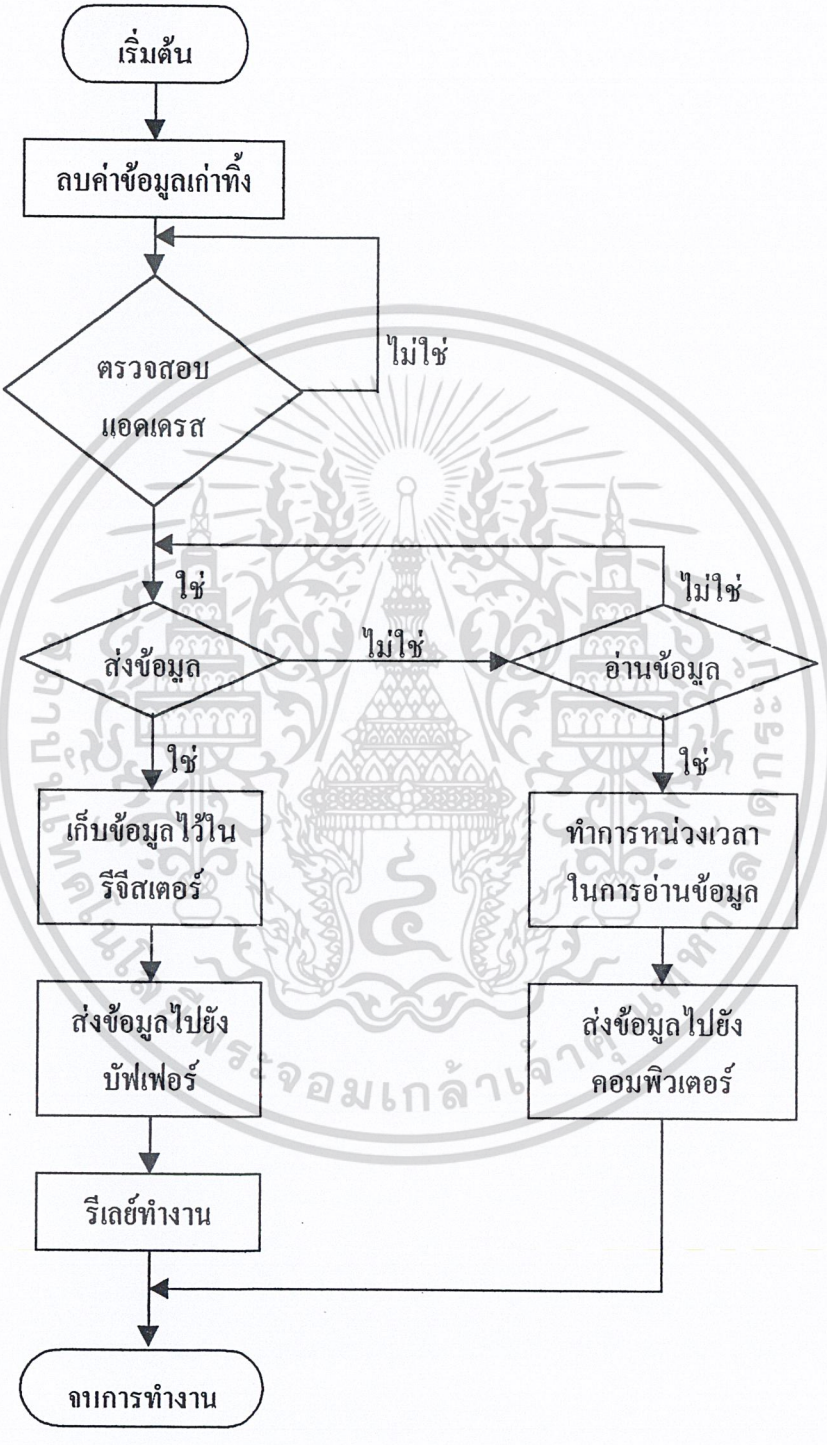
วงจรของการ์ดรีเลย์แสดงไว้ในรูปที่ 3.3 ส่วนแรกของวงจรคือ ส่วนแหล่งจ่ายไฟ ในส่วนนี้เราจะทำการต่อตัวเก็บประจุไว้เพื่อประโยชน์ในการป้องกันสัญญาณรบกวนจากภายนอกที่จะทำให้เกิดผลกระทบกับตัววงจรรวม (IC) ได้ ซึ่งตัวเก็บประจุแต่ละตัวจะต่อคร่อมแหล่งจ่ายไฟไว้ก่อนที่จะเข้าวงจรรวมแต่ละตัว ต่อไปจะเป็นส่วนในการตรวจสอบแอดเดรส การตั้งค่าแอดเดรสของการ์ดทำได้ด้วยการตั้งค่าให้กับดิปสวิตช์ ซึ่งการตั้งค่าแอดเดรสนั้นจะกล่าวต่อไปในหัวข้อที่ 3.2.1 ตัวเปรียบเทียบค่าแอดเดรสคือ IC1 เบอร์ 74LS688 จะทำหน้าที่ในการตรวจตำแหน่งแอดเดรสที่ส่งออกมาจากเครื่องคอมพิวเตอร์ และที่ตั้งไว้บนการ์ดด้วยดิปสวิตช์ ถ้ามีค่าตรงกันก็จะส่งสัญญาณออกมาที่ขา -P=Q มีสถานะเป็น LOW แต่ถ้ามีค่าไม่เหมือนกันจะส่งค่าออกมาเป็นสถานะ HIGH ซึ่งค่าสัญญาณนี้จะมีประโยชน์ ในการใช้ร่วมกับสัญญาณในการอ่านค่าข้อมูล -IOR และสัญญาณในการเขียนค่าข้อมูล -IOW และมี IC2 เบอร์ 74LS02 ซึ่งมีตัว NOR เกตจำนวน 4 ตัวอยู่ภายใน ใช้ร่วมกับสัญญาณในการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



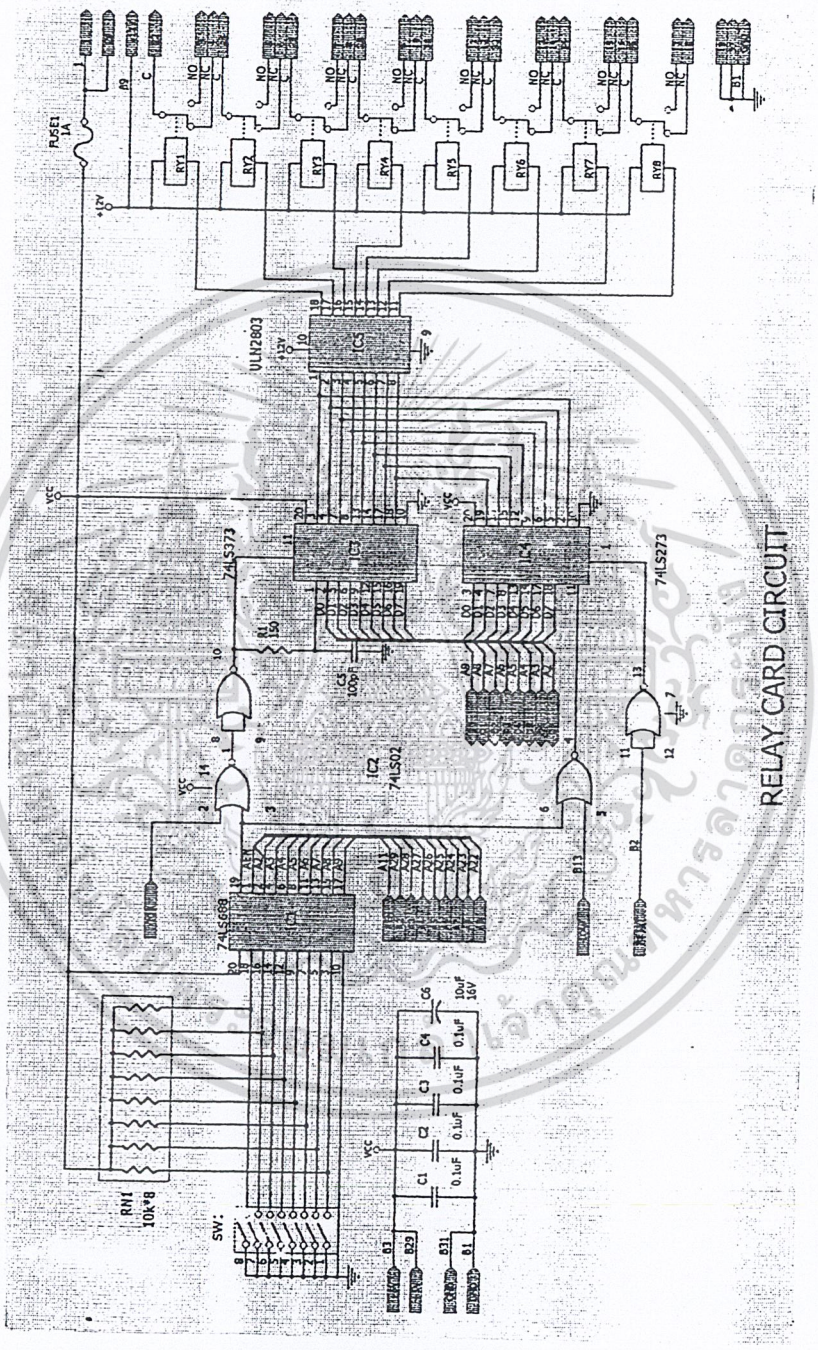
รูปที่ 3.1 บล็อกไดอะแกรมแสดงหลักการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 โฟลชาร์ตแสดงการทำงานของการ์ดรีเลย์ 8 ช่องสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 วงจรการ์ดรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อ่านค่า เขียนค่า และลบค่าข้อมูล เมื่อเริ่มต้นเปิดเครื่องคอมพิวเตอร์จะส่งสัญญาณออกมาทางขา RESET มีสถานะเป็น HIGH ผ่าน NOR เกตได้ออกมาเป็นสถานะ LOW แล้วเข้าขา –MR ของ IC4 เบอร์ 74LS273 ลบค่าข้อมูลเก่าใน IC4 ทิ้งมีผลให้รีเลย์ทุกตัวมีสถานะเป็น OFF ซึ่ง IC4 นั้นเป็นตัวรีจีสเตอร์มีหน้า ที่ในการเก็บค่าข้อมูลจากคอมพิวเตอร์ก่อนที่จะส่งไปให้รีเลย์ทำงาน

ถ้าต้องการเขียนค่าข้อมูลเพื่อให้รีเลย์ทำงาน จะมีสัญญาณ -IOR ที่มีค่าสถานะเป็น LOW ออกมาร่วมกับสัญญาณจากขา –P=Q ซึ่งมีค่าเป็น LOW เช่นกันผ่านเข้า NOR เกตได้ค่าออกมาเป็น HIGH เข้าขา CP ของ IC4 ซึ่งขานี้จะทำงานจากการเปลี่ยนสถานะในขอบขาขึ้น มีผลให้สัญญาณดาต้าสามารถผ่านเข้ามาเก็บไว้ในตัว รีจีสเตอร์ได้ แล้วจึงส่งผ่านไปยัง IC5 เบอร์ ULN2803A ซึ่งเป็นบัฟเฟอร์ที่ทำการสับเปลี่ยนสถานะของข้อมูลจาก LOW เป็น HIGH และจาก HIGH เป็น LOW ถ้าต้องการให้รีเลย์ทำงาน ค่าสถานะที่มาจากตัวรีจีสเตอร์จะมีค่าเป็น HIGH แต่เมื่อผ่านตัวบัฟเฟอร์แล้วจะได้ค่าเป็น LOW แทน ซึ่งมีผลทำให้กระแสไฟสามารถไหลผ่านรีเลย์คอยล์ ให้รีเลย์ทำงานหรือมีสถานะเป็น ON คือหน้าคอนเทคที่มีสถานะเป็น NC จะเปลี่ยนเป็น NO และ NO เป็น NC แต่ถ้าไม่ต้องการให้รีเลย์ทำงาน หรือมีสถานะเป็น OFF กระแสไฟก็จะไม่สามารถไหลผ่านรีเลย์คอยล์ได้เนื่องจาก สถานะที่มาจากรีจีสเตอร์เป็น LOW แล้วผ่านตัวบัฟเฟอร์เป็น HIGH ทำให้ไม่มีความต่างศักย์ไฟฟ้าเกิดขึ้นจึงไม่มีกระแสไหลผ่านรีเลย์คอยล์

ถ้าต้องการอ่านค่าข้อมูลเพื่อดูสถานะของรีเลย์ จะมีสัญญาณ –IOR จากคอมพิวเตอร์ที่มีค่าเป็น LOW เข้าที่ NOR เกตตัวที่หนึ่งพร้อมกับสัญญาณจาก –P=Q ที่มีค่าเป็น LOW ได้ค่าออกมาเป็น HIGH แล้วผ่าน NOR เกตตัวที่สองได้ค่าเป็น LOW ซึ่งค่านี้จะถูกหน่วงเวลาไว้ด้วย ตัวต้านทาน และตัวเก็บประจุเพื่อให้สถานะที่ขา –OE ของ IC3 มีค่าเป็น LOW เพื่อ เมื่อค่าสัญญาณ –IOR เปลี่ยนกลับไปเป็น HIGH แล้วค่าที่ –OE จะยังมีค่าเป็น LOW อยู่ และค่า HIGH นี้จะเข้าขา LE ของ IC3 การจะทำการส่งค่ากลับไปยังเครื่องคอมพิวเตอร์ได้ก็ต่อเมื่อขา LE มีสถานะเป็น HIGH และที่ขา –OE เป็น LOW เท่านั้น เมื่อตัวเก็บประจุทำการคายประจุออกจนหมดแล้ว ค่าสถานะที่ขา –OE ที่หน่วงเวลาไว้ให้เป็น LOW ก็จะกลับไปมีสถานะเป็น HIGH คอมพิวเตอร์ก็จะไม่สามารถรับค่าได้จนกว่าจะมีการส่งสัญญาณ –IOR ให้เป็น LOW มาใหม่

แผ่นวงจรพิมพ์ของการ์ดรีเลย์ที่ทำขึ้นนี้เป็นแบบ 2 หน้าเพลตทรูโฮลด์เนื่องจากเป็นวงจรที่มีการเชื่อมต่อมาก ถ้าทำเป็นวงจรพิมพ์แบบหน้าเดียวจะเกิดความซับซ้อนของลายวงจรและจะทำให้เกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การซ้อนทับของลายขึ้นได้ แผ่นวงจรพิมพ์ที่สำเร็จแล้วแสดงไว้ในภาคผนวก ก. รูปที่ ก-1 และ ก-2 ซึ่งออกแบบโดยใช้โปรแกรม "Protel for Windows" การ์ดรีเลย์ที่ประกอบเสร็จแล้วแสดงไว้ในรูปที่ 3.4

3.2.1 การเลือกตำแหน่งแอดเดรสของการ์ดรีเลย์

ในการประกอบการ์ดลงบนสล็อตสามารถทำดังต่อไปนี้

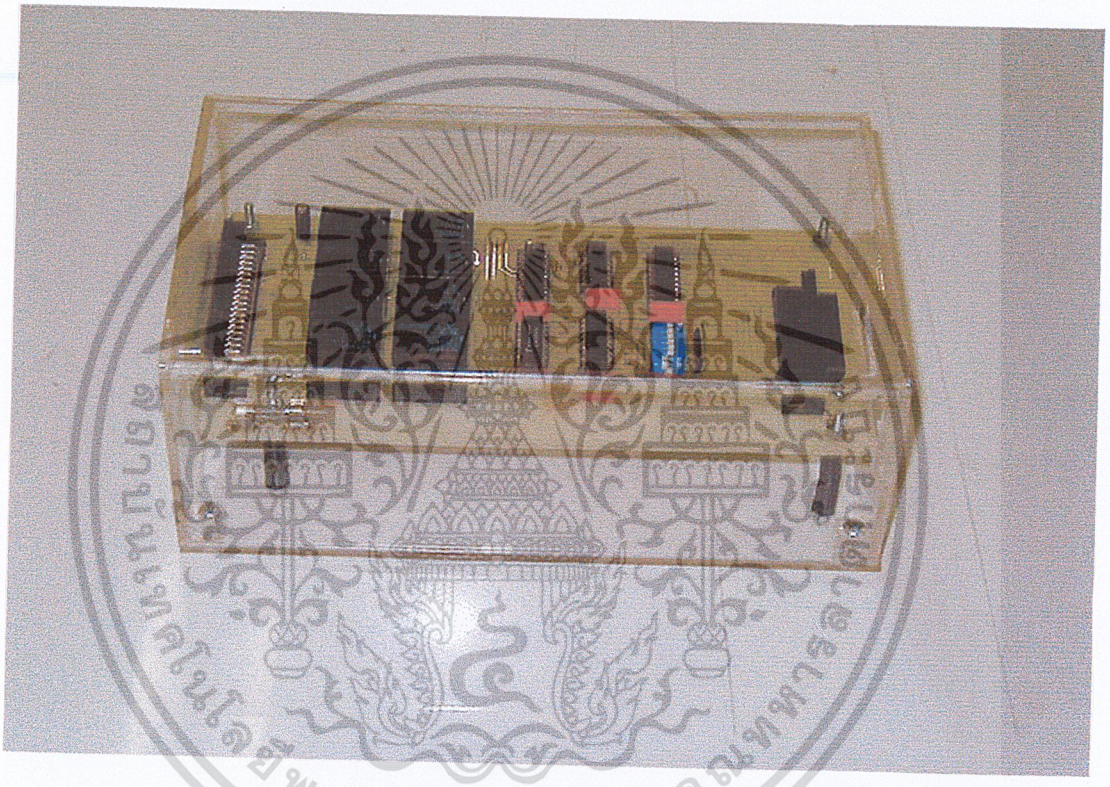
1.เซ็ตจั้มเปอร์บนบอร์ดเพื่อเลือกตำแหน่งแอดเดรสของการ์ดแต่ละตัวเนื่องจากพื้นที่ตำแหน่งแอดเดรสของพอร์ตอินพุตเอาท์พุตของคอมพิวเตอร์รุ่น 8086 ไปจนถึง 80286 นั้นถูกจำกัดไว้ที่ 64 กิโลไบต์ ตำแหน่งแอดเดรสตั้งแต่ 0000 ไปจนถึง 00FF ถูกสำรองไว้ใช้บนเมนบอร์ด ส่วนแอดเดรสตั้งแต่ 0100 ถึง 03FF จะใช้สำหรับการ์ดที่ต่อไว้ภายนอก ดังนั้นเมื่อเราเลือกตำแหน่งแอดเดรสก็จะต้องเลือกแอดเดรสตั้งแต่ช่วง 0100 ถึง 03FF แต่การเลือกใช้ตำแหน่งแอดเดรสใดนั้นจะต้องคำนึงว่าไม่ไปซ้ำกับตำแหน่งแอดเดรสของการ์ดที่มีอยู่แล้ว ซึ่งถ้าการ์ด 2 ตัวใช้ตำแหน่งแอดเดรสซ้ำกันอาจจะเกิดปัญหาขึ้นกับตัวการ์ดได้ ตัวอย่างเช่น ถ้าการ์ดตัวหนึ่งมีสัญญาณที่ขาดาต้าเป็น HIGH แต่อีกตัวหนึ่งมีสัญญาณที่ขาดาต้า เป็น LOW คอมพิวเตอร์ก็ไม่สามารถรับรู้ได้เลยว่าสัญญาณจริง ๆ นั้นมาจากการ์ดตัวไหน

2. ตำแหน่งแอดเดรสสำหรับการ์ดเสริมที่เสียบลงบนคอมพิวเตอร์นั้น มีการสำรองตำแหน่งแอดเดรสสำหรับงานนี้ โดยเฉพาะไว้ที่ตำแหน่ง 0300 ถึง 031F (ฐาน 16) และรีเลย์การ์ดแต่ละตัวนั้น ใช้จำนวนแอดเดรส 4 ตำแหน่ง ดังนั้นจึงสามารถต่อการ์ดได้มากถึง 7 ตัว บนคอมพิวเตอร์ตัวเดียวซึ่ง ทำให้สามารถขับรีเลย์ทำงานได้ถึง 56 ตัวด้วยกัน แต่ข้อจำกัดของมันก็อาจจะอยู่ที่บนคอมพิวเตอร์คง จะมีสล็อตไม่เพียงพอที่จะให้สามารถเสียบสล็อตทั้ง 7 สล็อตได้พร้อมกัน

3. การกำหนดค่าให้กับรีเลย์การ์ดนั้นจะกำหนดที่ดิปสวิตช์ SW1 ซึ่งจะเป็นการกำหนดค่า แอดเดรส A2 ถึง A9 ให้มีสถานะลอจิกเป็น LOW หรือ HIGH ถ้าให้ดิปสวิตช์ในตำแหน่งใด ON ในตำแหน่งนั้นก็จะมีสภาวะเป็น LOW ถ้าดิปสวิตช์ OFF ตำแหน่งนั้นก็จะมีสภาวะเป็น HIGH ซึ่งแสดงการกำหนดค่าดิปสวิตช์เพื่อเลือกตำแหน่งแอดเดรสไว้ในตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 3.4 การ์ดรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

45728

ตารางที่ 3.1 การหาค่าเพื่อกำหนดให้กับดิปสวิตช์

แอดเดรสที่ต้องการ = 0300 (ฐาน 16)								
0300 (ฐาน 16) = 11 0000 00xx								
ตำแหน่งดิปสวิตช์ =	SW1-8	SW1-7	SW1-6	SW1-5	SW1-4	SW1-3	SW1-2	SW1-1
ขาแอดเดรส =	A9	A8	A7	A6	A5	A4	A3	A2
ค่าเลขฐาน 2 =	1	1	0	0	0	0	0	0
ตำแหน่งดิปสวิตช์ =	OFF	OFF	ON	ON	ON	ON	ON	ON

3.3 การ์ด ISA

การ์ด ISA มีประโยชน์เพื่อเป็นตัวกลางในการติดต่อระหว่างการ์ดรีเลย์ และ คอมพิวเตอร์เหตุผลในการที่ไม่ทำการออกแบบการ์ดรีเลย์ไว้บนการ์ด ISA เพราะตัวการ์ดรีเลย์ต้องใช้ในการทดลองอยู่เสมอในการตรวจวัดค่าต่าง ๆ ในการทดลองการ์ดรีเลย์ กับโปรแกรมที่เขียนขึ้นว่ามีการทำงานที่ถูกต้องตามที่ต้องการหรือไม่ จึงไม่มีความสะดวกที่จะต่อการ์ดรีเลย์เข้ากับ พอร์ท ISA โดยตรง แต่เมื่อแยกการ์ดรีเลย์ และการ์ด ISA ออก จากกันแล้ว ก็สามารถที่จะต่อการ์ด ISA ไว้ถาวรกับเครื่องคอมพิวเตอร์ได้ โดยส่วนการ์ดรีเลย์ก็จะอยู่ภายนอก การสั่งการทำงานจากการ์ดรีเลย์ไปยังระบบจำลองจะผ่านทางคอนเน็คเตอร์ DB-37 ซึ่งตำแหน่งขาต่าง ๆ จะแสดงไว้ในรูปที่ 3.5

ตำแหน่งขาต่าง ๆ ของพอร์ต ISA แสดงในรูปที่ 3.5 ซึ่งในโครงงานนี้ใช้ขาสัญญาณดังนี้

- GROUND จำนวน 2 ขา : กราวน์
- +5V จำนวน 2 ขา : แหล่งจ่ายไฟ +5 โวลต์
- +12V : แหล่งจ่ายไฟ +12 โวลต์
- RESET : ขาที่ใช้ในการสั่งให้ลบค่าข้อมูล ทำงานที่สถานะ HIGH
- -IOR : ขาที่ใช้ในการสั่งให้อ่านค่าข้อมูล ทำงานที่สถานะ LOW
- -IOW : ขาที่ใช้ในการสั่งให้เขียนค่าข้อมูล ทำงานที่สถานะ LOW
- D0 - D7 : ขาที่ใช้ในการส่งค่าข้อมูล สามารถส่งได้สองทิศทาง
- AEN : ขาที่ใช้ในการทำให้ IC1 ทำงาน
- A2-A9 : ขาที่ใช้ในการส่งค่าแอดเดรส

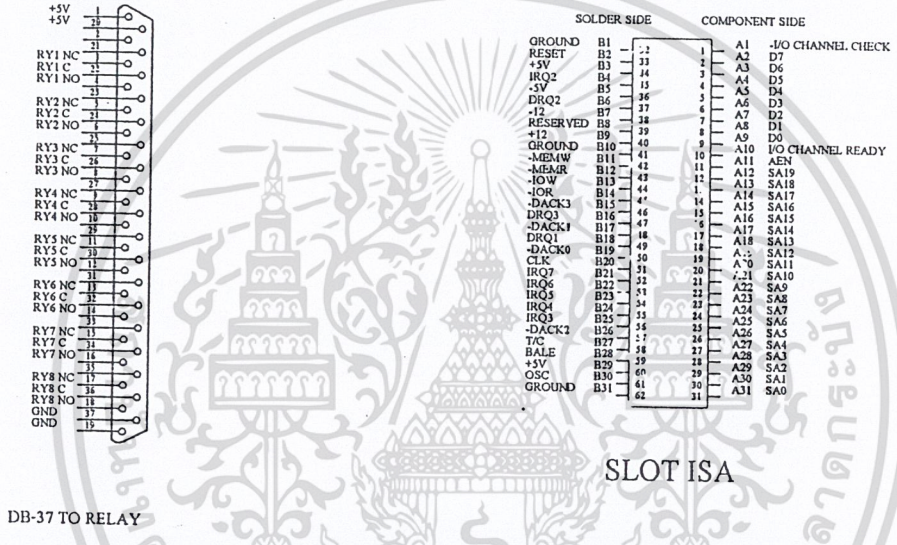
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวการ์ด ISA ต้องมีส่วนป้องกันกระแสไหลย้อนกลับเข้าพอร์ทของคอมพิวเตอร์ด้วยซึ่งใช้ตัวบัฟเฟอร์ เบอร์ 74LS244 ซึ่งเป็นบัฟเฟอร์ทางเดียวใช้กับบัสทางเดียวก็คือขาสัญญาณควบคุม แหล่งจ่ายไฟ และสัญญาณแอดเดรส ส่วนเบอร์ 74LS245 เป็นบัฟเฟอร์ที่สามารถส่งค่าได้สองทางใช้ต่อกับบัสสองทาง คือขาสัญญาณดาต้า ตัวการ์ดที่จะต่อลงกับพอร์ต ISA นั้นเป็นการ์ดเอนกประสงค์ ซึ่งนำมาทำการลงอุปกรณ์บัฟเฟอร์ และเชื่อมต่อโดยการใช้สายไฟ (Wire) วงจรของการ์ด ISA แสดง ไว้ในรูปที่ 3.6 และรูปที่ 3.7 แสดงการ์ด ISA ที่เสร็จสมบูรณ์แล้ว

3.4 ระบบจำลอง

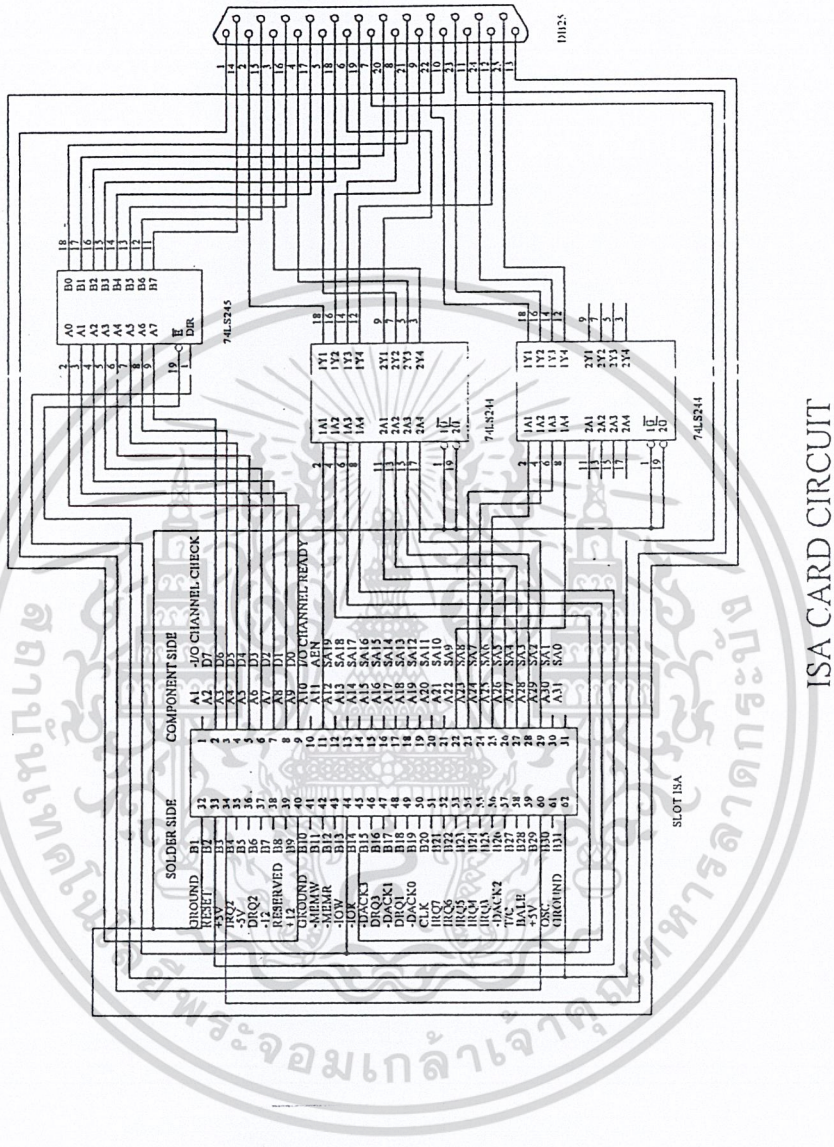
ซึ่งในโครงงานนี้เป็นระบบจำลองของโรงเก็บสินค้า (Warehouse) โดยมีมอเตอร์ (Motor) 2 ตัว ใช้ในการเคลื่อนที่ในระนาบ 2 มิติ ตัวหนึ่งใช้ในการเครื่องที่แนวแถว และอีกตัว ใช้ในการเคลื่อนแนวหลัก มอเตอร์มีความสามารถในการหมุนได้สองทิศทาง คือหมุนในทิศทวนเข็มนาฬิกา (CCW :Counter Clock Wise) และตามเข็มนาฬิกา (CW:Clock Wise) โดยมีรีเลย์ทำหน้าที่ในการขับให้มอเตอร์หมุนได้สองทิศทาง รีเลย์ที่ใช้ในมอเตอร์แต่ละตัวจะใช้จำนวน 3 ตัว ตัวหนึ่งใช้เพื่อการสั่งให้มอเตอร์ทำงานและหยุดทำงาน อีก 2 ตัวใช้ทำให้มอเตอร์สามารถหมุนได้สองทิศทาง ซึ่งวงจรในการขับมอเตอร์ และแบบของระบบจำลองแสดงในรูปที่ 3.8 ในรูปที่ 3.9 เป็นรูประบบจำลองที่ประกอบเสร็จสิ้นแล้ว และในรูปที่ 3.10 เป็นการต่อรวมกันทั้งหมดของการ์ด ISA การ์ดรีเลย์ และระบบจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



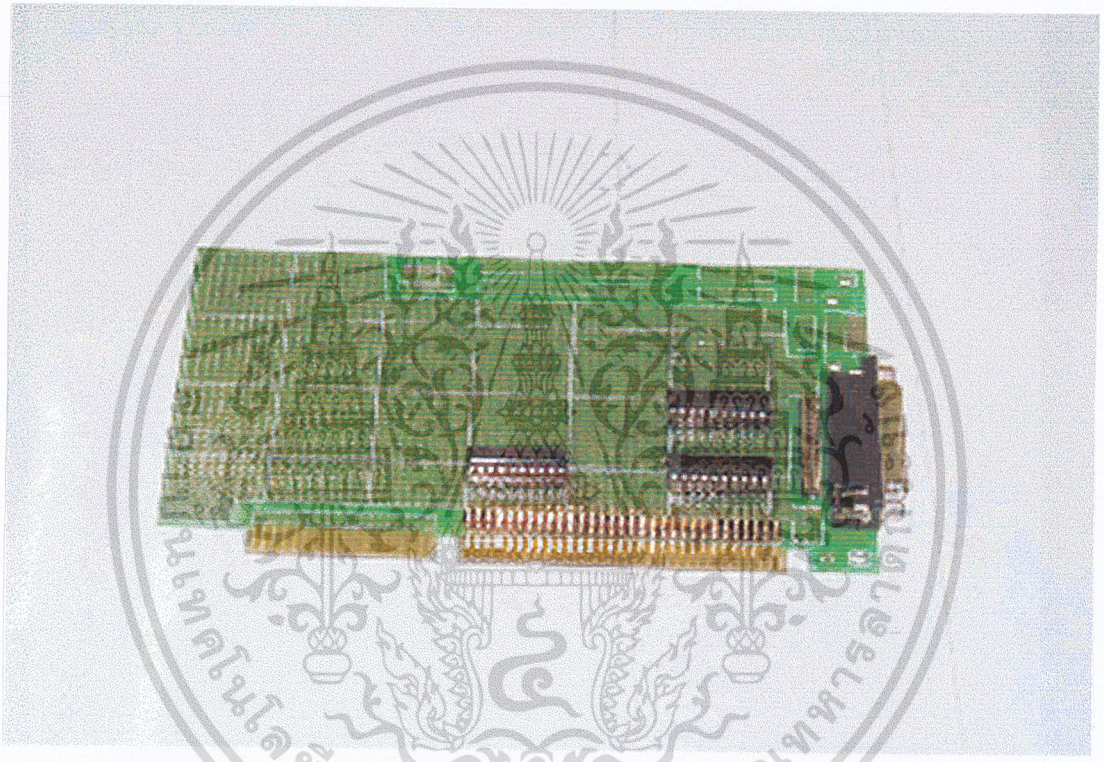
รูปที่ 3.5 ตำแหน่งขาของ DB-37 และ พอร์ต ISA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



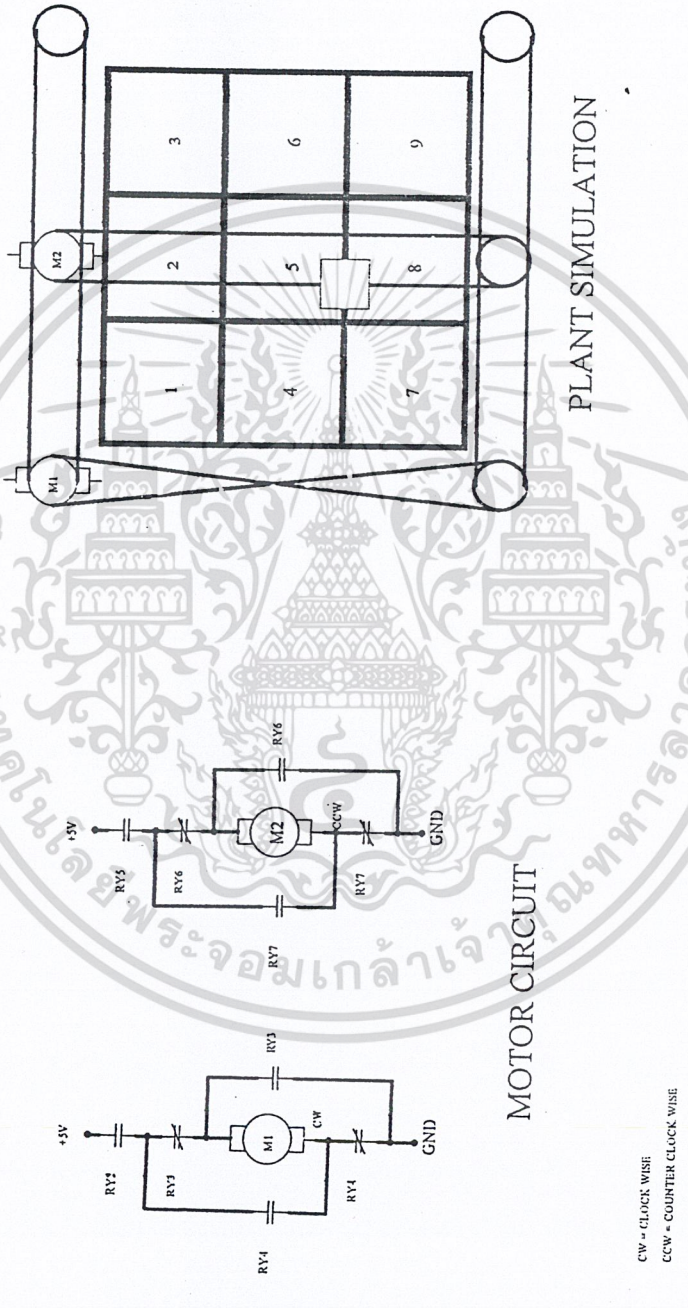
รูปที่ 3.6 วงจรของการ์ด ISA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



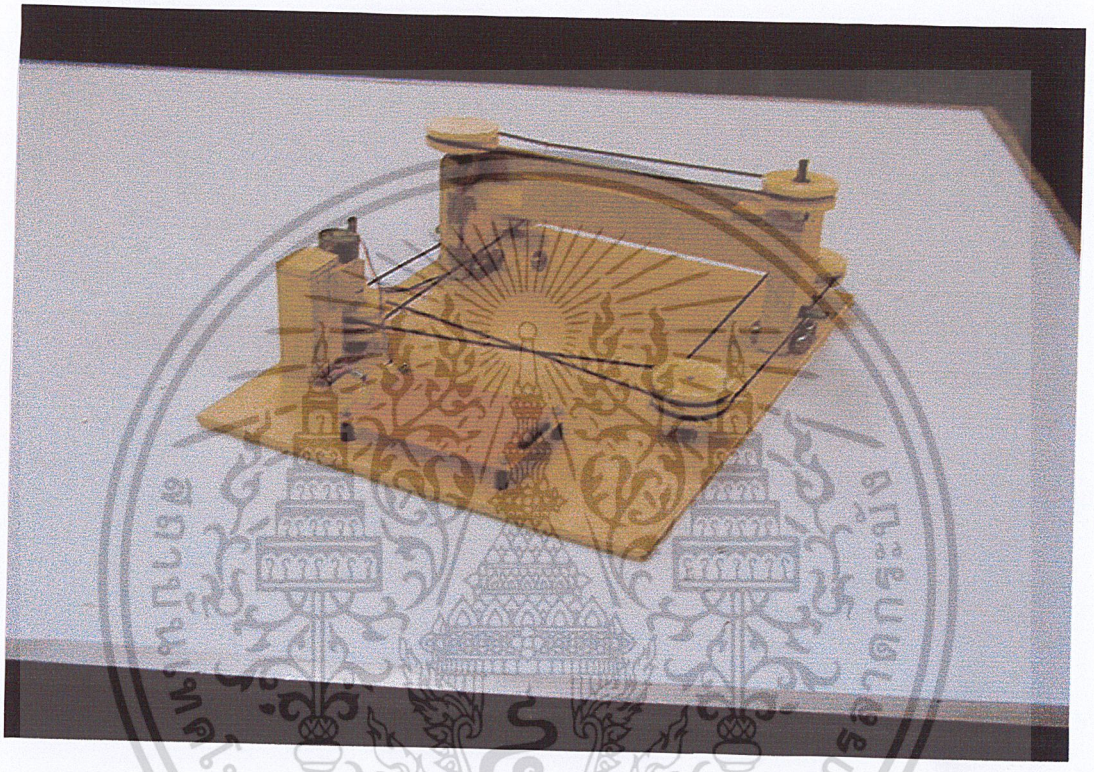
รูปที่ 3.7 การ์ด ISA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



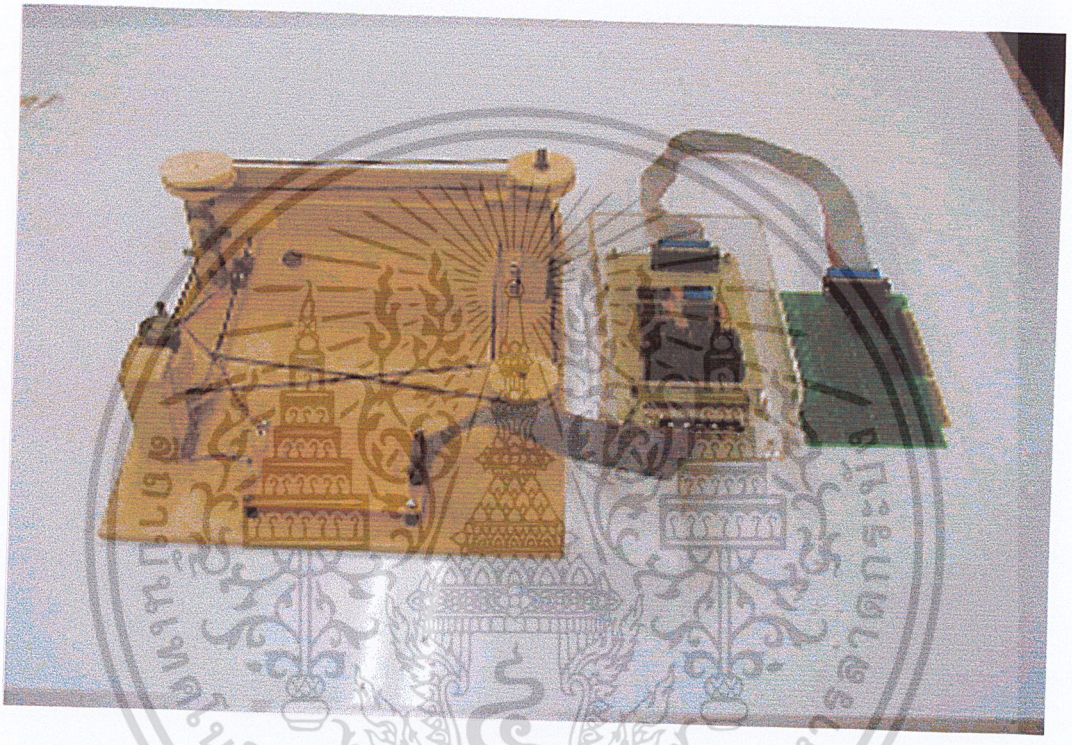
รูปที่ 3.8 วงจรมอเตอร์ และ แบบของระบบจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 ระบบจำลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 การต่อรวมกันของระบบจำลองกับการ์ด ISA และการ์ดรีเลย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดสอบการ์ดรีเลย์

เมื่อทำการตรวจสอบจนเป็นที่แน่ใจแล้วให้เปิดเครื่องคอมพิวเตอร์ถ้าคอมพิวเตอร์มีความ ผิดพลาดเกิดขึ้นให้รีบปิดเครื่องแล้วตรวจสอบข้อผิดพลาดจนแน่ใจแล้วจึงเปิดเครื่อง ให้ทำงาน

จากนั้นใช้โปรแกรมที่เขียนขึ้นง่าย ๆ ด้วยภาษาเบสิกทดสอบบอร์ด ซึ่งโปรแกรมนี้สามารถใช้ได้ทั้ง QWBASIC และ QBASIC ซึ่งในที่นี้ทดสอบโดยใช้ QBASIC แสดงไว้ใน ตารางที่ 4.1 เริ่มต้นด้วยการกำหนดค่าแอดเดรสของรีเลย์การ์ดให้ตรงกับค่าที่กำหนดไว้ตัวการ์ดในที่นี้ จะใช้ค่า 300 (ฐาน 16) จากนั้นก็จะสั่งให้รีเลย์ทั้งหมด ON แล้วหน่วงเวลาไว้ช่วงหนึ่งแล้วจึงสั่งให้รีเลย์ OFF แล้วก็ ให้เริ่มสั่งให้รีเลย์ทำงานใหม่สลับกันไปเรื่อย ๆ ตอนนี้จะได้ยินเสียงรีเลย์ทำงานเป็นระยะ ๆ ดังนี้ก็ แสดงว่าการ์ดที่สร้างขึ้นนี้สามารถทำงานได้แล้ว

ตารางที่ 4.1 โปรแกรมภาษาเบสิกเพื่อใช้ทดสอบการ์ดรีเลย์

```
100 BASEADD% = &H300                    ; กำหนดค่าแอดเดรสของการ์ด
110 OUT BASEADD%,&HFF                   ; สั่งให้รีเลย์ทุกตัวทำงาน
120 PRINT " ALL RELAYS ON "
130 GOSUB 180                           ; เรียกโปรแกรมหน่วงเวลา
140 OUT BASEADD%,0                      ; สั่งรีเลย์ทุกตัวหยุดทำงาน
150 PRINT " ALL RELAYS OFF "
160 GOSUB 180                           ; เรียกโปรแกรมหน่วงเวลา
170 GOTO 110
180 FOR F=1 TO 5000                     ; โปรแกรมย่อยหน่วงเวลา
190 NEXT F
200 RETURN
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมรีเลย์แต่ละตัว สำหรับกรณีที่ต้องการควบคุมรีเลย์เฉพาะตัวใดตัวหนึ่งหรือควบคุมหลายตัวพร้อมกันจะใช้การควบคุมระดับย่อยลงที่บิตแต่ละบิตของดาต้าบัส ถ้าต้องการให้รีเลย์ตัวใด ON ให้ลอจิกที่บิตนั้นมีลอจิกเป็น HIGH ถ้าต้องการให้รีเลย์ตัวใด OFF ให้ป้อนลอจิก LOW ให้กับมัน แต่การป้อนข้อมูลเพื่อควบคุมรีเลย์นั้นจะต้องส่งข้อมูลออกไปที่ละไบต์จึงจำเป็นต้องกำหนดค่า ON หรือ OFF ให้อยู่ในรูปเลขไบนารี (Binary) แล้วจึงแปลงเป็นเลขฐาน 10 หรือเลขฐาน 16 เพื่อกำหนด คำสั่งในโปรแกรมดังแสดงตัวอย่างการหาในตารางที่ 4.2 ในตารางที่ 4.3 เป็นตัวอย่างการเขียน โปรแกรมเพื่อปิดเปิดรีเลย์ตัวใดตัวหนึ่งซึ่งจะใช้คำสั่ง OUT ในการส่งค่าออกไปยังรีเลย์การ์ด

ตารางที่ 4.2 การคำนวนหาค่าเพื่อสั่งให้รีเลย์ ON หรือ OFF

รีเลย์ตัวที่	=	8	7	6	5	4	3	2	1
ค่าประจำหลัก (ฐาน 10)	=	128	64	32	16	8	4	2	1
ตัวอย่างต้องการให้รีเลย์ 3,4 และ 7 ON แล้วให้รีเลย์ตัวที่ 1,2,5,6 และ 8 OFF									
รีเลย์ตัวที่	=	RY8	RY7	RY6	RY5	RY4	RY3	RY2	RY1
ค่าประจำหลัก (ฐาน 10)	=	128	64	32	16	8	4	2	1
ค่าเลขฐาน 2	=	0	1	0	0	1	1	0	0
	=	64+8+4							
	=	76 (ฐาน 10)							
	=	4C (ฐาน 16)							

ตารางที่ 4.3 ตัวอย่างการเขียนโปรแกรมเพื่อสั่งปิดเปิดรีเลย์ตัวใดตัวหนึ่ง

```
ฐาน 16
OUT BASEADD%,&H13          ; ให้รีเลย์ตัวที่ 1,2 และ 5 ON รีเลย์ตัวที่ 3,4,6,7 และ 8 OFF

ฐาน 10
OUT BASEADD%,19            ; ให้รีเลย์ตัวที่ 1,2 และ 5 ON รีเลย์ตัวที่ 3,4,6,7 และ 8 OFF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอ่านค่าสถานะจากรีเลย์ คุณสมบัติที่สำคัญของการ์ดรีเลย์อีกอย่างหนึ่งก็คือสามารถอ่าน ค่าสถานะของรีเลย์ในขณะนั้นได้ว่ากำลังอยู่ในสถาวะ ON หรือ OFF โดยใช้คำสั่ง INP เมื่ออ่านข้อมูล จากรีเลย์การ์ดเข้ามา ดังแสดงในตารางที่ 4.4 ค่าข้อมูลที่ได้นี้จะอยู่ในรูปตัวเลขจำนวนเต็มซึ่งต้อง เอามาแปลงเป็นเลขฐานสองอีกครั้งหนึ่ง เพื่อจะได้ทราบว่ารีเลย์ตัวใด ON หรือตัวใด OFF

ตารางที่ 4.4 แสดงการอ่านค่าข้อมูลจากรีเลย์การ์ดเข้ามา

```
DAT% = INP(BASEADD%)                    ; อ่านค่าสถานะของรีเลย์เข้ามาเก็บไว้ที่ตัวแปร DAT%
```

เมื่อมีการเปลี่ยนสภาวะของรีเลย์บางตัวจาก ON เป็น OFF หรือ OFF เป็น ON เพื่อไม่ให้มีการกระทบกระเทือนรีเลย์ตัวอื่นนั้นมีวิธีการเขียนโปรแกรมเพื่อเปลี่ยนค่ารีเลย์เหล่านั้น โดยใช้คำสั่ง OR หรือ AND เช่น ถ้าต้องการให้รีเลย์ตัวที่ 5 ON ก็จะต้องนำค่าสถานะเดิมของรีเลย์ ทั้งหมด มา OR กับค่า 10 (ฐาน 16) หรือ 16 (ฐาน 10) ดังแสดงในตารางที่ 4.5

ตารางที่ 4.5 ตัวอย่างการใช้คำสั่ง OR เพื่อสั่งรีเลย์ทำงาน

```
ฐาน 16
OUT BASEADD%,INP(BASEADD%) OR &H10

ฐาน 10
OUT BASEADD%,INP(BASEADD%) OR 16
```

หรือถ้าต้องการให้รีเลย์ตัวที่ 7 OFF ก็จะต้องนำค่าสถานะเดิมของรีเลย์มา AND กับค่าคอมพลีเมนต์ของ 40 (ฐาน 16) หรือ 64 (ฐาน 10) ดังแสดงในตารางที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

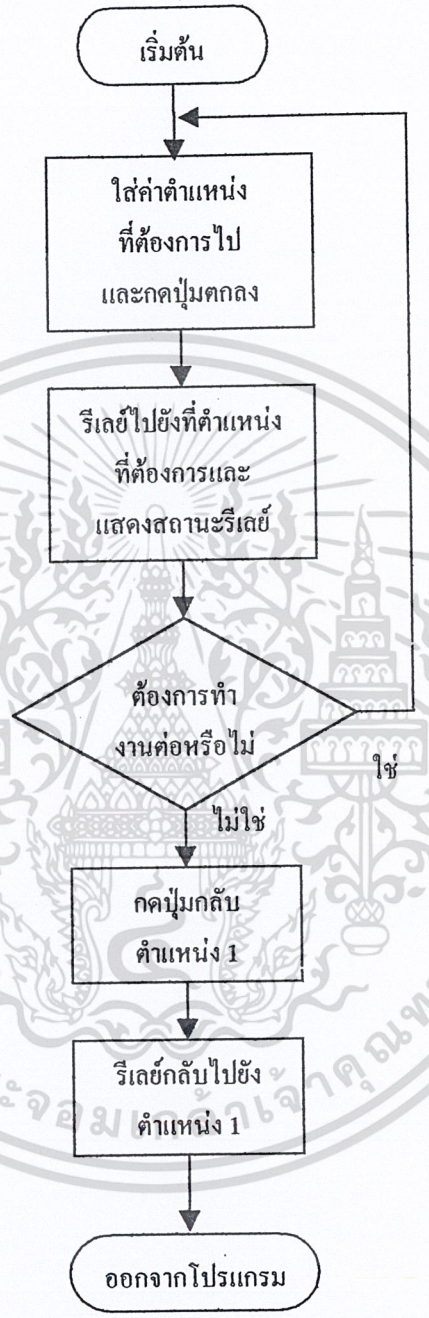
ตารางที่ 4.6 ตัวอย่างการใช้คำสั่ง AND เพื่อสั่งงานรีเลย์

ฐาน 16 OUT BASEADD%,INP(BASEADD%) AND NOT &H40 ฐาน 10 OUT BASEADD%,INP(BASEADD%) AND NOT 64

4.2 การทดลองระบบจำลองกับโปรแกรม

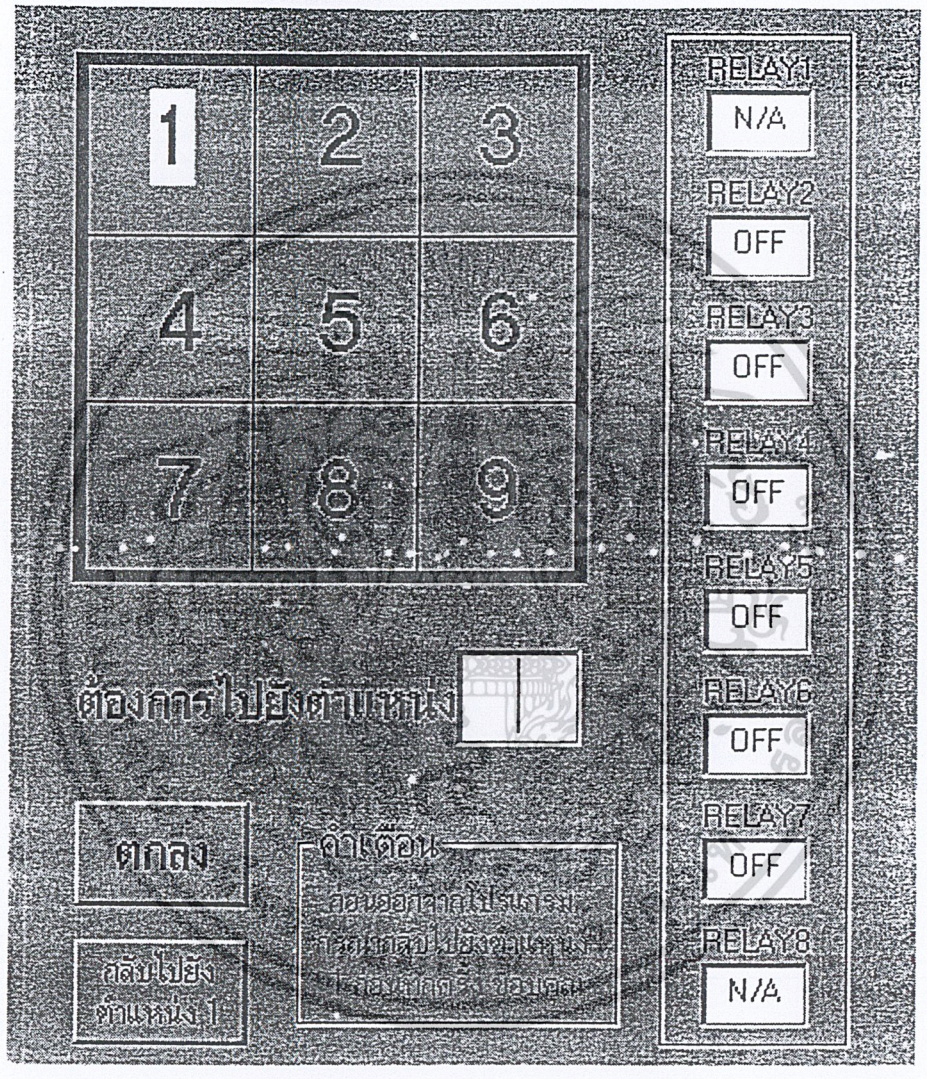
โปรแกรมที่ใช้ในการควบคุมระบบจำลองนี้คือ โปรแกรมภาษาวิชวลเบสิก การทำงานของโปรแกรมได้แสดงไว้ในรูปที่ 4.1 ในหน้าจอสำหรับรับค่าแสดงผล และติดต่อกับผู้ใช้ได้แสดงไว้ในรูปที่ 4.2 การทดลองเริ่มจากใส่ค่าตำแหน่งที่ต้องการให้เคลื่อนที่ไปแล้วกดปุ่มตกลง สังเกตุดูพฤติกรรมของ ระบบจำลองว่าทำงานได้ตามที่ต้องการหรือไม่ ซึ่งในครั้งแรกที่ทำการทดลองระบบจำลองจะไม่สามารถเคลื่อนที่ได้ถูกต้องตามที่ต้องการ เนื่องจากการทำงานของระบบจำลองเป็นแบบลูปวงเปิด คือ เมื่อสั่งให้ระบบจำลองทำการเคลื่อนไปในทาง ซ้าย ขวา บน หรือล่างแล้วจะต้องทำการคาดคะเน ระยะเวลาในการเคลื่อนที่ต่อหนึ่งช่องว่าใช้ระยะเวลาเท่าไหร่ ซึ่งต้องทำการทดลองจนให้ระบบ จำลองสามารถหยุดในตำแหน่งที่ถูกต้องได้ ซึ่งค่าระยะเวลาในการเคลื่อนที่ 1 ช่องเป็นเวลาในการวน ลูป FOR ในโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 โฟลชาร์ตการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 หน้าจอรับค่า และ แสดงผลของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และสรุป

5.1 วิจารณ์โครงงาน

จากหลักการทำงานของโครงงานของการ์ดรีเลย์ 8 ช่องสัญญาณที่ได้กล่าวไว้ในบทข้างต้น จะเห็นว่าการทำงานของรีเลย์ เพื่อควบคุมมอเตอร์เป็นการทำงานแบบระบบเปิด ซึ่งเมื่อเกิดความ ผิดพลาดของตำแหน่งที่ต้องการเคลื่อนย้ายสิ่งของจะทำการตรวจสอบได้ยาก หากต้องการ พัฒนาโครงงานนี้ควรมีตัวป้อนกลับเพื่อตรวจสอบตำแหน่งสิ่งของโดยการใช้เซ็นเซอร์ (Sensor) เพิ่มเข้าไปในระบบจำลองและต้องทำการเปลี่ยนแปลงวงจรการ์ดรีเลย์ให้สามารถรับค่า หรือ อ่านค่าสถานะของอุปกรณ์ภายนอกอย่างอื่นได้นอกจากตัวรีเลย์ หรืออาจทำการสร้างการ์ดอีก การ์ดหนึ่งซึ่งมีประโยชน์ในการต่อร่วมกับการ์ดรีเลย์ และสามารถควบคุมอุปกรณ์ภายนอกอย่าง อื่นได้ด้วยการ์ดนั้น โดยจะทำงานสัมพันธ์กันเพื่อการประยุกต์ใช้งานกับระบบต่าง ๆ ได้หลากหลาย มากมาย แล้วแต่จินตนาการและ ความคิดของผู้ทำโครงงานต่อไป

5.2 สรุปผลการทำงาน

โครงงานการ์ดรีเลย์ 8 ช่องสัญญาณสามารถปฏิบัติงานได้ตามวัตถุประสงค์ใช้รีเลย์ควบคุมการทำงานมอเตอร์เพื่อเคลื่อนย้ายระบบจำลองในโรงเก็บของให้ไปยังตำแหน่งที่ต้องการได้ถูกต้องและแสดงสถานะของรีเลย์แต่ละตัวและตำแหน่งสิ่งของ ให้ผู้ปฏิบัติงานได้รับทราบทางหน้าจอคอมพิวเตอร์ ซึ่งจากแนวคิดนี้สามารถประยุกต์และพัฒนาเพื่อให้เกิดประโยชน์ในงานระบบควบคุมด้านอื่น ๆ ได้อีกมากมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

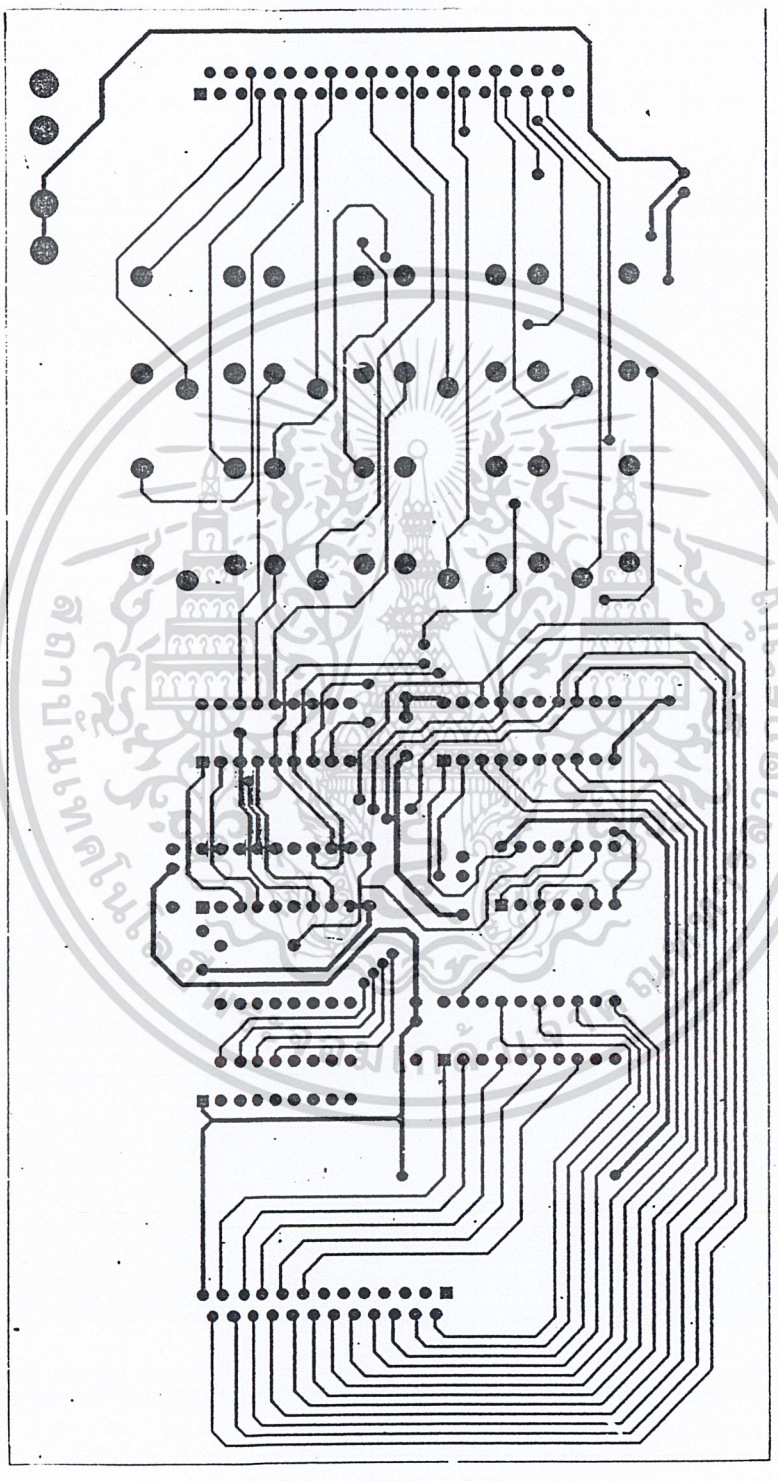
ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

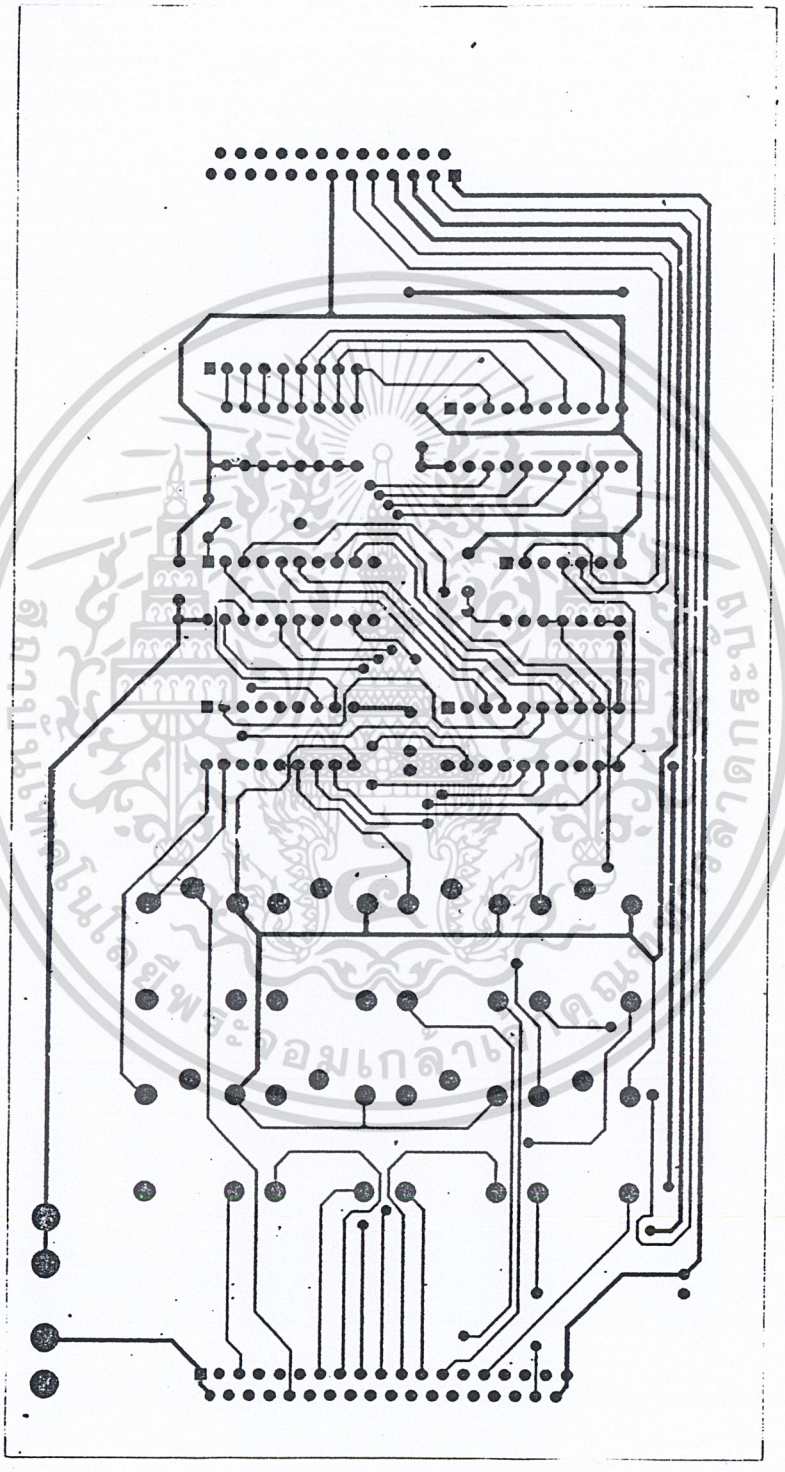
วงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก-1 แผ่นวงจรพิมพ์การ์ดรีเลย์ด้านหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก-2 แผ่นวงจรพิมพ์การ์ดรีเลย์ด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

โปรแกรมควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
Dim p(2) As Integer
Private Sub down2()
  Text2(1) = "OFF"
  Text2(2) = "OFF"
  Text2(3) = "OFF"
  Text2(4) = "ON"
  Text2(5) = "ON"
  Text2(6) = "ON"
  For n& = 0 To 200000
    Out &H300, 112
  Next n
  Out &H300, 0
End Sub
Private Sub down1()
  Text2(1) = "OFF"
  Text2(2) = "OFF"
  Text2(3) = "OFF"
  Text2(4) = "ON"
  Text2(5) = "ON"
  Text2(6) = "ON"
  For n& = 0 To 100000
    Out &H300, 112
  Next n
  Out &H300, 0
End Sub
Private Sub up2()
  Text2(1) = "OFF"
  Text2(2) = "OFF"
  Text2(3) = "OFF"
  Text2(4) = "ON"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Text2(5) = "OFF"
    Text2(6) = "OFF"
    For n& = 0 To 200000
      Out &H300, 16
    Next n
    Out &H300, 0
End Sub
Private Sub up1()
    Text2(1) = "OFF"
    Text2(2) = "OFF"
    Text2(3) = "OFF"
    Text2(4) = "ON"
    Text2(5) = "OFF"
    Text2(6) = "OFF"
    For n& = 0 To 100000
      Out &H300, 16
    Next n
    Out &H300, 0
End Sub
Private Sub left2()
    Text2(1) = "ON"
    Text2(2) = "ON"
    Text2(3) = "ON"
    Text2(4) = "OFF"
    Text2(5) = "OFF"
    Text2(6) = "OFF"
    For n& = 0 To 200000
      Out &H300, 14
    Next n
    Out &H300, 0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
End Sub
Private Sub left1()
  Text2(1) = "ON"
  Text2(2) = "ON"
  Text2(3) = "ON"
  Text2(4) = "OFF"
  Text2(5) = "OFF"
  Text2(6) = "OFF"
  For n& = 0 To 100000
    Out &H300, 14
  Next n
  Out &H300, 0
End Sub
Private Sub rigth2()
  Text2(1) = "ON"
  Text2(2) = "OFF"
  Text2(3) = "OFF"
  Text2(4) = "OFF"
  Text2(5) = "OFF"
  Text2(6) = "OFF"
  For n& = 0 To 200000
    Out &H300, 2
  Next n
  Out &H300, 0
End Sub
Private Sub rigth1()
  Text2(1) = "ON"
  Text2(2) = "OFF"
  Text2(3) = "OFF"
  Text2(4) = "OFF"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Text2(5) = "OFF"
    Text2(6) = "OFF"
    For n& = 0 To 100000
      Out &H300, 2
    Next n
    Out &H300, 0
End Sub
Private Sub color()
    For n% = 0 To 8
      Label2(n).BackColor = &H8000000F
    Next n
    Out &H300, 0
End Sub
Private Sub Command1_Click()
    Text2(1) = " "
    Text2(2) = " "
    Text2(3) = " "
    Text2(4) = " "
    Text2(5) = " "
    Text2(6) = " "
    Select Case Text1

      Case "1"

        Call color
        If p(1) = 0 And p(2) = 0 Then
          'no work'
        ElseIf p(1) = 0 And p(2) = 1 Then
          Call left1
        ElseIf p(1) = 0 And p(2) = 2 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Call left2
ElseIf p(1) = 1 And p(2) = 0 Then
    Call up1
ElseIf p(1) = 1 And p(2) = 1 Then
    Call left1
    Call up1
ElseIf p(1) = 1 And p(2) = 2 Then
    Call left2
    Call up1
ElseIf p(1) = 2 And p(2) = 0 Then
    Call up2
ElseIf p(1) = 2 And p(2) = 1 Then
    Call left1
    Call up2
ElseIf p(1) = 2 And p(2) = 2 Then
    Call left2
    Call up2
End If
p(1) = 0
p(2) = 0
Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "2"

    Call color
    If p(1) = 0 And p(2) = 0 Then
        Call rigth1
    ElseIf p(1) = 0 And p(2) = 1 Then
        'no work'
    ElseIf p(1) = 0 And p(2) = 2 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Call left1
  ElseIf p(1) = 1 And p(2) = 0 Then
    Call rigth1
    Call up1
  ElseIf p(1) = 1 And p(2) = 1 Then
    Call up1
  ElseIf p(1) = 1 And p(2) = 2 Then
    Call left1
    Call up1
  ElseIf p(1) = 2 And p(2) = 0 Then
    Call rigth1
    Call up2
  ElseIf p(1) = 2 And p(2) = 1 Then
    Call up2
  ElseIf p(1) = 2 And p(2) = 2 Then
    Call left1
    Call up2
  End If
  p(1) = 0
  p(2) = 1
  Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "3"

  Call color
  If p(1) = 0 And p(2) = 0 Then
    Call rigth2
  ElseIf p(1) = 0 And p(2) = 1 Then
    Call rigth1
  ElseIf p(1) = 0 And p(2) = 2 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        'no work'
    ElseIf p(1) = 1 And p(2) = 0 Then
        Call rigth2
        Call up1
    ElseIf p(1) = 1 And p(2) = 1 Then
        Call rigth1
        Call up1
    ElseIf p(1) = 1 And p(2) = 2 Then
        Call up1
    ElseIf p(1) = 2 And p(2) = 0 Then
        Call rigth2
        Call up2
    ElseIf p(1) = 2 And p(2) = 1 Then
        Call rigth1
        Call up2
    ElseIf p(1) = 2 And p(2) = 2 Then
        Call up2
    End If
    p(1) = 0
    p(2) = 2
    Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "4"

    Call color
    If p(1) = 0 And p(2) = 0 Then
        Call down1
    ElseIf p(1) = 0 And p(2) = 1 Then
        Call down1
        Call left1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ElseIf p(1) = 0 And p(2) = 2 Then
   Call down1
   Call left2
ElseIf p(1) = 1 And p(2) = 0 Then
   'no work'
ElseIf p(1) = 1 And p(2) = 1 Then
   Call left1
ElseIf p(1) = 1 And p(2) = 2 Then
   Call left2
ElseIf p(1) = 2 And p(2) = 0 Then
   Call up1
ElseIf p(1) = 2 And p(2) = 1 Then
   Call up1
   Call left1
ElseIf p(1) = 2 And p(2) = 2 Then
   Call up1
   Call left2
End If
p(1) = 1
p(2) = 0
Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "5"

Call color
If p(1) = 0 And p(2) = 0 Then
   Call rigth1
   Call down1
ElseIf p(1) = 0 And p(2) = 1 Then
   Call down1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ElseIf p(1) = 0 And p(2) = 2 Then
   Call down1
   Call left1
ElseIf p(1) = 1 And p(2) = 0 Then
   Call rigth1
ElseIf p(1) = 1 And p(2) = 1 Then
   'no work'
ElseIf p(1) = 1 And p(2) = 2 Then
   Call left1
ElseIf p(1) = 2 And p(2) = 0 Then
   Call up1
   Call rigth1
ElseIf p(1) = 2 And p(2) = 1 Then
   Call up1
ElseIf p(1) = 2 And p(2) = 2 Then
   Call up1
   Call left1
End If
p(1) = 1
p(2) = 1
Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "6"

Call color
If p(1) = 0 And p(2) = 0 Then
   Call down1
   Call rigth2
ElseIf p(1) = 0 And p(2) = 1 Then
   Call down1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Call rigth1
  ElseIf p(1) = 0 And p(2) = 2 Then
    Call down1
  ElseIf p(1) = 1 And p(2) = 0 Then
    Call rigth2
  ElseIf p(1) = 1 And p(2) = 1 Then
    Call rigth1
  ElseIf p(1) = 1 And p(2) = 2 Then
    'no work'
  ElseIf p(1) = 2 And p(2) = 0 Then
    Call up1
    Call rigth2
  ElseIf p(1) = 2 And p(2) = 1 Then
    Call up1
    Call rigth1
  ElseIf p(1) = 2 And p(2) = 2 Then
    Call up1
  End If
  p(1) = 1
  p(2) = 2
  Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "7"

  Call color
  If p(1) = 0 And p(2) = 0 Then
    Call down2
  ElseIf p(1) = 0 And p(2) = 1 Then
    Call down2
    Call left1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ElseIf p(1) = 0 And p(2) = 2 Then
   Call down2
   Call left2
ElseIf p(1) = 1 And p(2) = 0 Then
   Call down1
ElseIf p(1) = 1 And p(2) = 1 Then
   Call down1
   Call left1
ElseIf p(1) = 1 And p(2) = 2 Then
   Call down1
   Call left2
ElseIf p(1) = 2 And p(2) = 0 Then
   'no work'
ElseIf p(1) = 2 And p(2) = 1 Then
   Call left1
ElseIf p(1) = 2 And p(2) = 2 Then
   Call left2
End If
p(1) = 2
p(2) = 0
Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "8"

Call color
If p(1) = 0 And p(2) = 0 Then
   Call down2
   Call rigth1
ElseIf p(1) = 0 And p(2) = 1 Then
   Call down2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ElseIf p(1) = 0 And p(2) = 2 Then
   Call down2
   Call left1
ElseIf p(1) = 1 And p(2) = 0 Then
   Call down1
   Call rigth1
ElseIf p(1) = 1 And p(2) = 1 Then
   Call down1
ElseIf p(1) = 1 And p(2) = 2 Then
   Call down1
   Call left1
ElseIf p(1) = 2 And p(2) = 0 Then
   Call rigth1
ElseIf p(1) = 2 And p(2) = 1 Then
   'no work'
ElseIf p(1) = 2 And p(2) = 2 Then
   Call left1
End If
p(1) = 2
p(2) = 1
Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

Case "9"

   Call color
   If p(1) = 0 And p(2) = 0 Then
      Call down2
      Call rigth2
   ElseIf p(1) = 0 And p(2) = 1 Then
      Call down2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Call rigth1
  ElseIf p(1) = 0 And p(2) = 2 Then
    Call down2
  ElseIf p(1) = 1 And p(2) = 0 Then
    Call down1
    Call rigth2
  ElseIf p(1) = 1 And p(2) = 1 Then
    Call down1
    Call rigth1
  ElseIf p(1) = 1 And p(2) = 2 Then
    Call down1
  ElseIf p(1) = 2 And p(2) = 0 Then
    Call rigth2
  ElseIf p(1) = 2 And p(2) = 1 Then
    Call rigth1
  ElseIf p(1) = 2 And p(2) = 2 Then
    'no work'
  End If
  p(1) = 2
  p(2) = 2
  Label2(Val(Text1.Text) - 1).BackColor = &H8000000E

End Select

End Sub
Private Sub Command2_Click()

  Call color
  If p(1) = 0 And p(2) = 0 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    'no work'
  ElseIf p(1) = 0 And p(2) = 1 Then
    Call left1
  ElseIf p(1) = 0 And p(2) = 2 Then
    Call left2
  ElseIf p(1) = 1 And p(2) = 0 Then
    Call up1
  ElseIf p(1) = 1 And p(2) = 1 Then
    Call left1
    Call up1
  ElseIf p(1) = 1 And p(2) = 2 Then
    Call left2
    Call up1
  ElseIf p(1) = 2 And p(2) = 0 Then
    Call up2
  ElseIf p(1) = 2 And p(2) = 1 Then
    Call left1
    Call up2
  ElseIf p(1) = 2 And p(2) = 2 Then
    Call left2
    Call up2
  End If
  p(1) = 0
  p(2) = 0
  Label2(0).BackColor = &H8000000E

  End
End Sub
Private Sub Form_Load()
  Text2(1) = "OFF"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Text2(2) = "OFF"
    Text2(3) = "OFF"
    Text2(4) = "OFF"
    Text2(5) = "OFF"
    Text2(6) = "OFF"
    Label2(0).BackColor = &H8000000E
    Label3.Caption = "ก่อนออกจากโปรแกรมกรุณากลับไปยังตำแหน่ง 1 ก่อนทุกครั้ง"
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

คู่มือไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS240
SN54/74LS241
SN54/74LS244

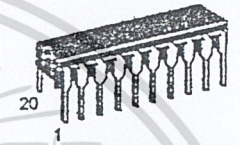
OCTAL BUFFER/LINE DRIVER WITH 3-STATE OUTPUTS

The SN54/74LS240, 241 and 244 are Octal Buffers and Line Drivers designed to be employed as memory address drivers, clock drivers and bus-oriented transmitters/receivers which provide improved PC board density.

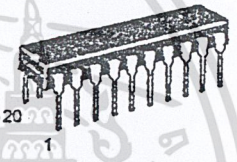
- Hysteresis at Inputs to Improve Noise Margins
- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers
- Input Clamp Diodes Limit High-Speed Termination Effects

OCTAL BUFFER/LINE DRIVER
WITH 3-STATE OUTPUTS

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 732-03



N SUFFIX
PLASTIC
CASE 738-03

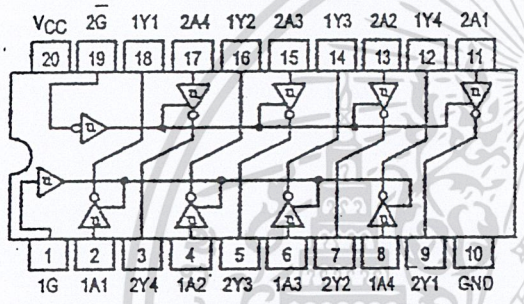
DW SUFFIX
SOIC
CASE 751D-03

ORDERING INFORMATION

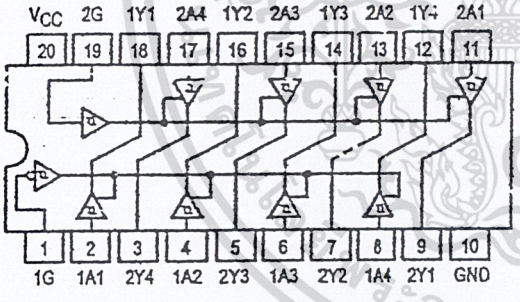
SN54LSXXXJ	Ceramic
SN74LSXXXN	Plastic
SN74LSXXXDW	SOIC

LOGIC AND CONNECTION DIAGRAMS DIP (TOP VIEW)

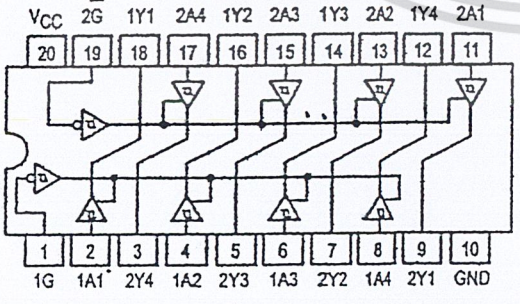
SN54/74LS240



SN54/74LS241



SN54/74LS244



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS240 • SN54/74LS241 • SN54/74LS244

TRUTH TABLES

SN54/74LS240

INPUTS		OUTPUT
1G, 2G	D	
L	L	H
L	H	L
H	X	(Z)

SN54/74LS244

INPUTS		OUTPUT
1G, 2G	D	
L	L	L
L	H	H
H	X	(Z)

SN54/74LS241

INPUTS		OUTPUT	INPUTS		OUTPUT
1G	D		2G	D	
L	L	L	H	L	L
L	H	H	H	H	H
H	X	(Z)	L	X	(Z)

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial
Z = HIGH Impedance

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−3.0	mA
		54 74			−12 −15	mA
I_{OL}	Output Current — Low	54 74			12 24	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter		Limits Min	Typ	Max	Unit	Test Conditions	
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74			0.8			
$V_{T+}-V_{T-}$	Hysteresis		0.2	0.4		V	V_{CC} = MIN	
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA	
V_{OH}	Output HIGH Voltage	54, 74	2.4	3.4		V	V_{CC} = MIN, I_{OH} = −3.0 mA	
		54, 74	2.0			V	V_{CC} = MIN, I_{OH} = MAX	
V_{OL}	Output LOW Voltage	54, 74		0.25	0.4	V	I_{OL} = 12 mA	V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 24 mA	
I_{OZH}	Output Off Current HIGH				20	μA	V_{CC} = MAX, V_{OUT} = 2.7 V	
I_{OZL}	Output Off Current LOW				−20	μA	V_{CC} = MAX, V_{OUT} = 0.4 V	
I_{IH}	Input HIGH Current				20	μA	V_{CC} = MAX, V_{IN} = 2.7 V	
					0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V	
I_{IL}	Input LOW Current				−0.2	mA	V_{CC} = MAX, V_{IN} = 0.4 V	
I_{OS}	Output Short Circuit Current (Note 1)		−40		−225	mA	V_{CC} = MAX	
I_{CC}	Power Supply Current Total, Output HIGH				27	mA	V_{CC} = MAX	
	Total, Output LOW	LS240			44			
		LS241/244			46			
	Total at HIGH Z	LS240			50			
		LS241/244			54			

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (T_A = 25°C, V_{CC} = 5.0 V)

Symbol	Parameter	Limits Min	Typ	Max	Unit	Test Conditions
t_{PLH} t_{PHL}	Propagation Delay, Data to Output LS240		9.0 12	14 18	ns	C_L = 45 pF, R_L = 667 Ω
t_{PLH} t_{PHL}	Propagation Delay, Data to Output LS241/244		12 12	18 18	ns	
t_{PZH}	Output Enable Time to HIGH Level		15	23	ns	
t_{PZL}	Output Enable Time to LOW Level		20	30	ns	
t_{PLZ}	Output Disable Time from LOW Level		15	25	ns	C_L = 5.0 pF, R_L = 667 Ω
t_{PHZ}	Output Disable Time from HIGH Level		10	18	ns	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC WAVEFORMS

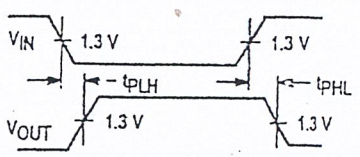


Figure 1

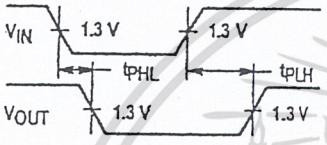


Figure 2

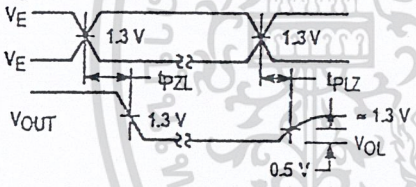


Figure 3

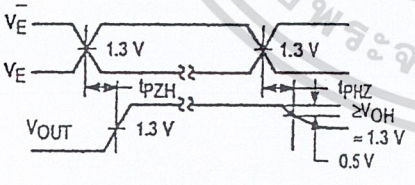
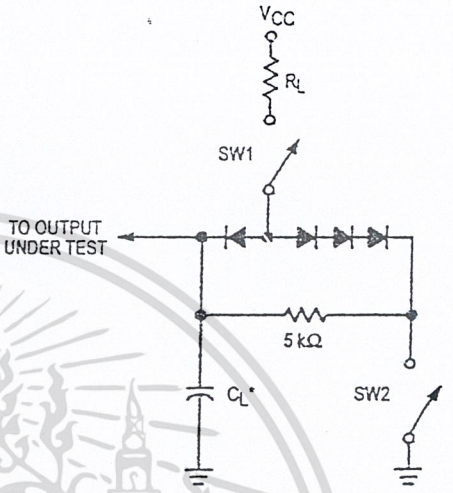


Figure 4



SWITCH POSITIONS

SYMBOL	SW1	SW2
tPZH	Open	Closed
tPZL	Closed	Open
tPLZ	Closed	Closed
tPHZ	Closed	Closed

Figure 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS245

OCTAL BUS TRANSCEIVER

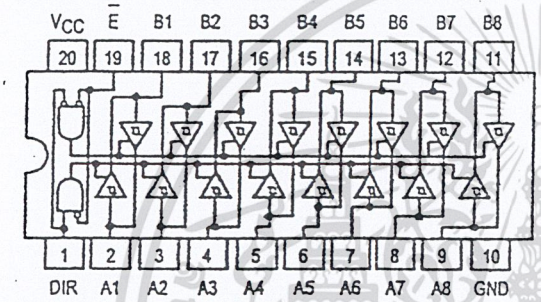
The SN54/74LS245 is an Octal Bus Transmitter/Receiver designed for 8-line asynchronous 2-way data communication between data buses. Direction Input (DR) controls transmission of Data from bus A to bus B or bus B to bus A depending upon its logic level. The Enable input (E) can be used to isolate the buses.

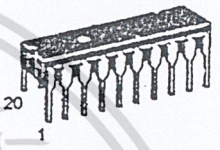
- Hysteresis Inputs to Improve Noise Immunity
- 2-Way Asynchronous Data Bus Communication
- Input Diodes Limit High-Speed Termination Effects
- ESD > 3500 Volts

OCTAL BUS TRANSCEIVER

LOW POWER SCHOTTKY

LOGIC AND CONNECTION DIAGRAMS DIP (TOP VIEW)





J SUFFIX
CERAMIC
CASE 732-03

N SUFFIX
PLASTIC
CASE 738-03

DW SUFFIX
SOIC
CASE 751D-03

ORDERING INFORMATION

SN54LSXXXJ	Ceramic
SN74LSXXXN	Plastic
SN74LSXXXDW	SOIC

TRUTH TABLE

INPUTS		OUTPUT
$\overline{E}$	DIR	
L	L	Bus B Data to Bus A
L	H	Bus A Data to Bus B
H	X	Isolation

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−3.0	mA
		54 74			−12 −15	mA
I_{OL}	Output Current — Low	54 74			12 24	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS245

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter		Limits Min	Typ	Max	Unit	Test Conditions	
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74			0.8			
$V_{T+}-V_{T-}$	Hysteresis		0.2	0.4		V	V_{CC} = MIN	
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA	
V_{OH}	Output HIGH Voltage	54, 74	2.4	3.4		V	V_{CC} = MIN, I_{OH} = −3.0 mA	
		54, 74	2.0			V	V_{CC} = MIN, I_{OH} = MAX	
V_{OL}	Output LOW Voltage	54, 74		0.25	0.4	V	I_{OL} = 12 mA	V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 24 mA	
I_{OZH}	Output Off Current HIGH				20	µA	V_{CC} = MAX, V_{OUT} = 2.7 V	
I_{OZL}	Output Off Current LOW				−200	µA	V_{CC} = MAX, V_{OUT} = 0.4 V	
I_{IH}	Input HIGH Current	A or B, DR or E			20	µA	V_{CC} = MAX, V_{IN} = 2.7 V	
		DR or E			0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V	
		A or B			0.1	mA	V_{CC} = MAX, V_{IN} = 5.5 V	
I_{IL}	Input LOW Current				−0.2	mA	V_{CC} = MAX, V_{IN} = 0.4 V	
I_{OS}	Output Short Circuit Current (Note 1)		−40		−225	mA	V_{CC} = MAX	
I_{CC}	Power Supply Current Total, Output HIGH				70	mA	V_{CC} = MAX	
	Total, Output LOW				90			
	Total at HIGH Z				95			

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS (T_A = 25°C, V_{CC} = 5.0 V, $T_{RISE}/T_{FALL} \leq$ 6.0 ns)

Symbol	Parameter	Limits Min	Typ	Max	Unit	Test Conditions
t_{PLH} t_{PHL}	Propagation Delay, Data to Output		8.0 8.0	12 12	ns	C_L = 45 pF, R_L = 667 Ω
t_{PZH}	Output Enable Time to HIGH Level		25	40	ns	
t_{PZL}	Output Enable Time to LOW Level		27	40	ns	
t_{PLZ}	Output Disable Time from LOW Level		15	25	ns	C_L = 5.0 pF, R_L = 667 Ω
t_{PHZ}	Output Disable Time from HIGH Level		15	25	ns	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS682
SN54/74LS684
SN54/74LS688

8-BIT MAGNITUDE COMPARATORS

LOW POWER SCHOTTKY

DESCRIPTION — The SN54LS/74LS682, 684, 688 are 8-bit magnitude comparators. These device types are designed to perform comparisons between two eight-bit binary or BCD words. All device types provide $\overline{P=Q}$ outputs and the LS682 and LS684 have $\overline{P>Q}$ outputs also.

The LS682, LS684 and LS688 are totem pole devices. The LS682 has a 20 kΩ pullup resistor on the Q inputs for analog or switch data.

TYPE	$\overline{P=Q}$	$\overline{P>Q}$	OUTPUT ENABLE	OUTPUT CONFIGURATION	PULLUP
LS682	yes	yes	no	totem-pole	yes
LS683	yes	yes	no	open-collector	yes
LS684	yes	yes	no	totem-pole	no
LS685	yes	yes	no	open-collector	no
LS686	yes	yes	yes	totem-pole	no
LS687	yes	yes	yes	open-collector	no
LS688	yes	no	yes	totem-pole	no
LS689	yes	no	yes	open-collector	no

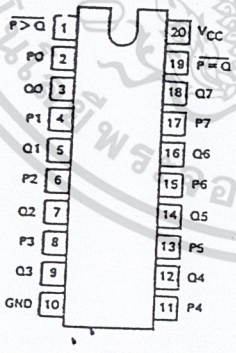
FUNCTION TABLE

INPUTS			OUTPUTS	
DATA	ENABLES			
P, Q	$\overline{G}$, $\overline{GT}$	$\overline{G2}$	$\overline{P=Q}$	$\overline{P>Q}$
P = Q	L	L	L	H
P > Q	L	L	H	L
P < Q	L	L	H	H
X	H	H	H	H

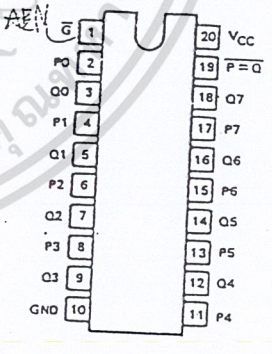
H = high level, L = low level, X = irrelevant

CONNECTION DIAGRAMS
(TOP VIEW)

SN54LS/74LS682/684



SN54LS/74LS688



J Suffix — Case 732-03 (Ceramic)
N Suffix — Case 738-03 (Plastic)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54,74			−0.4	mA
I_{OL}	Output Current — Low	54 74			12 24	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER		LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74			0.8		
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA
V_{OH}	Output HIGH Voltage	54	2.5	3.5		V	V_{CC} = MIN, I_{OH} = MAX, V_{IN} = V_{IH} or V_{IL} per Truth Table
		74	2.7	3.5		V	
V_{OL}	Output LOW Voltage	54,74		0.25	0.4	V	I_{OL} = 12 mA; V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 24 mA
I_{IH}	Input HIGH Current	LS682-Q Inputs			20	μA	V_{CC} = MAX, V_{IN} = 2.7 V
					0.1	mA	V_{CC} = MAX, V_{IN} = 5.5 V
		Others			0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V
I_{IL}	Input LOW Current	LS682-Q Inputs			−0.4	mA	V_{CC} = MAX, V_{IN} = 0.4 V
		Others			−0.2	mA	
I_{OS}	Short Circuit Current		−30		−130	mA	V_{CC} = MAX
I_{CC}	Power Supply Current	LS682			70	mA	V_{CC} = MAX
		LS684			65	mA	
		LS688			65	mA	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

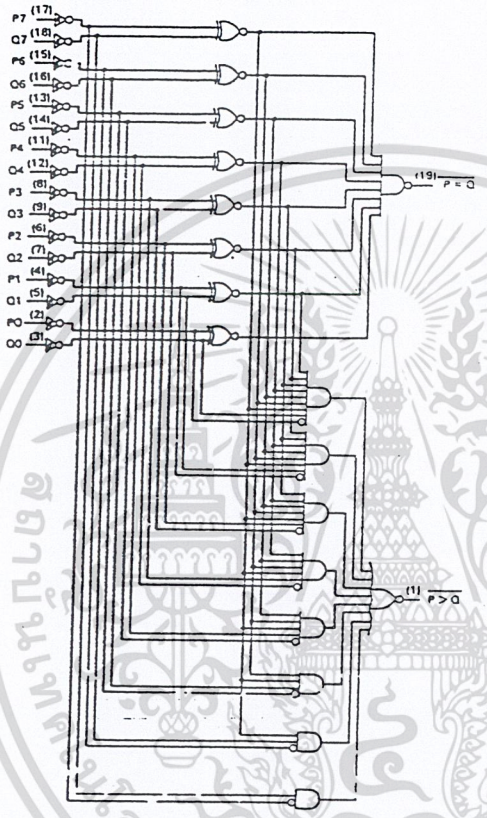
UNIT
V
°C
mA
mA

je for
:e for

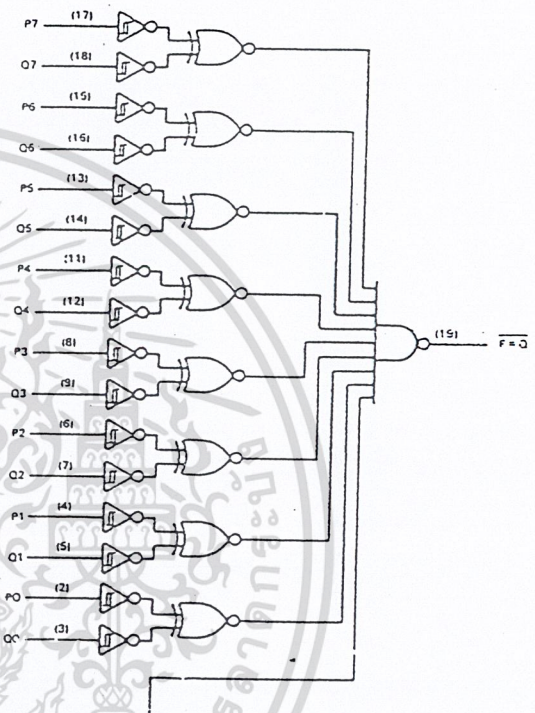
= V_{IH}

N.
H

LOGIC DIAGRAMS



SN54LS/74LS682 thru LS684



SN54LS/74LS688

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC CHARACTERISTICS: $T_A = 25°C$

SN54LS/74LS682

SYMBOL	PARAMETER	LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS
t_{PLH} t_{PHL}	Propagation Delay, P to $\overline{P = Q}$		13 15	25 25	ns	$V_{CC} = 5.0\ V$ $C_L = 45\ pF$ $R_L = 667\ \Omega$
t_{PLH} t_{PHL}	Propagation Delay, Q to $\overline{P = Q}$		14 15	25 25	ns	
t_{PLH} t_{PHL}	Propagation Delay, P to $\overline{P > Q}$		20 15	30 30	ns	
t_{PLH} t_{PHL}	Propagation Delay, Q to $\overline{P > Q}$		21 19	30 30	ns	

SN54LS/74LS684

SYMBOL	PARAMETER	LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS
t_{PLH} t_{PHL}	Propagation Delay, P to $\overline{P = Q}$		15 17	25 25	ns	$V_{CC} = 5.0\ V$ $C_L = 45\ pF$ $R_L = 667\ \Omega$
t_{PLH} t_{PHL}	Propagation Delay, Q to $\overline{P = Q}$		16 15	25 25	ns	
t_{PLH} t_{PHL}	Propagation Delay, P to $\overline{P > Q}$		22 17	30 30	ns	
t_{PLH} t_{PHL}	Propagation Delay, Q to $\overline{P > Q}$		24 20	30 30	ns	

SN54LS/74LS688

SYMBOL	PARAMETER	LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS
t_{PLH} t_{PHL}	Propagation Delay, P to $\overline{P = Q}$		12 17	18 23	ns	$V_{CC} = 5.0\ V$ $C_L = 45\ pF$ $R_L = 667\ \Omega$
t_{PLH} t_{PHL}	Propagation Delay, Q to $\overline{P = Q}$		12 17	18 23	ns	
t_{PLH} t_{PHL}	Propagation Delay, $\overline{G}$, $\overline{G1}$ to $\overline{P = Q}$		12 13	18 20	ns	

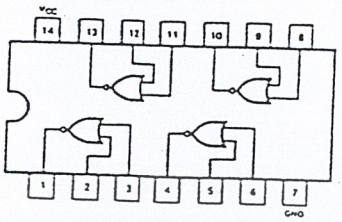
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS02

QUAD 2-INPUT NOR GATE

LOW POWER SCHOTTKY



J Suffix — Case 632-08 (Ceramic)
N Suffix — Case 646-06 (Plastic)

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER		LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS	
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs	
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs	
		74			0.8			
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA	
V_{OH}	Output HIGH Voltage	54	2.5	3.5		V	V_{CC} = MIN, I_{OH} = MAX, V_{IN} = V_{IH} or V_{IL} per Truth Table	
		74	2.7	3.5		V		
V_{OL}	Output LOW Voltage	54,74		0.25	0.4	V	I_{OL} = 4.0 mA	V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 8.0 mA	
I_{IH}	Input HIGH Current				20	μA	V_{CC} = MAX, V_{IN} = 2.7 V	
					0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V	
I_{IL}	Input LOW Current				−0.4	mA	V_{CC} = MAX, V_{IN} = 0.4 V	
I_{OS}	Short Circuit Current		−20		−100	mA	V_{CC} = MAX	
I_{CC}	Power Supply Current Total, Output HIGH				3.2	mA	V_{CC} = MAX	
	Total, Output LOW				5.4			

AC CHARACTERISTICS: T_A = 25°C

SYMBOL	PARAMETER	LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS
t_{PLH}	Turn Off Delay, Input to Output		10	15	ns	V_{CC} = 5.0 V C_L = 15 pF
t_{PHL}	Turn On Delay, Input to Output		10	15	ns	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7402, LS02, S02 Gates

Quad Two-Input NOR Gate

Product Specification

Logic Products

CURRENT

itary Products

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
7402	10ns	11mA
74LS02	10ns	2.2mA
74S02	3.5ns	22mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V_{CC} = 5V ±5%; T_A = 0°C to +70°C
Plastic DIP	N7402N, N74LS02N, N74S02N
Plastic SO	N74LS02D, N74S02D

NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

FUNCTION TABLE

INPUTS		OUTPUT
A	B	Y
L	L	H
L	H	L
H	L	L
H	H	L

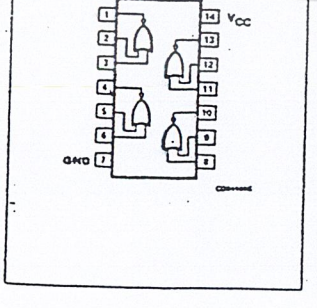
H = HIGH voltage level
L = LOW voltage level

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

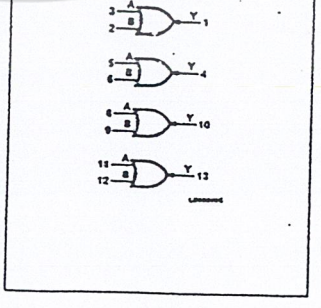
PINS	DESCRIPTION	74	74S	74LS
A, B	Inputs	1ul	1Sul	1LSul
Y	Output	10ul	10Sul	10LSul

NOTE:
Where a 74 unit load (ul) is understood to be 40µA I_{IH} and −1.6mA I_{IL}, a 74S unit load (Sul) is 50µA I_{IH} and −2.0mA I_{IL}, and 74LS unit load (LSul) is 20µA I_{IH} and −0.4mA I_{IL}.

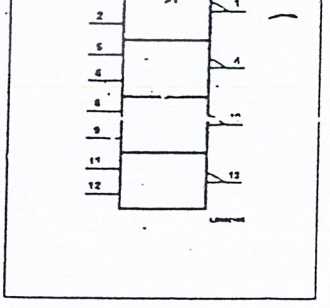
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7402, LS02, S02 Gates

Quad Two-Input NOR Gate

Product Specification

Logic Products

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
7402	10ns	11mA
74LS02	10ns	2.2mA
74S02	3.5ns	22mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V_{CC} = 5V ±5%; T_A = 0°C to +70°C
Plastic DIP	N7402N, N74LS02N, N74S02N
Plastic SO	N74LS02D, N74S02D

NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

FUNCTION TABLE

INPUTS		OUTPUT
A	B	Y
L	L	H
L	H	L
H	L	L
H	H	L

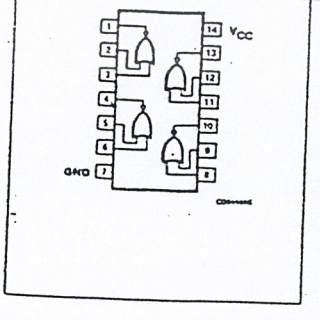
H = HIGH voltage level
L = LOW voltage level

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

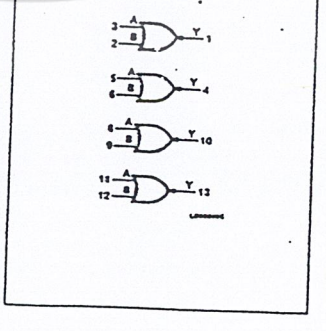
PINS	DESCRIPTION	74	74S	74LS
A, B	Inputs	1ul	1Sul	1LSul
Y	Output	10ul	10Sul	10LSul

NOTE:
Where a 74 unit load (ul) is understood to be 40μA I_{IH} and −1.6mA I_{IL}, a 74S unit load (Sul) is 50μA I_{IH} and −2.0mA I_{IL}, and 74LS unit load (LSul) is 20μA I_{IH} and −0.4mA I_{IL}.

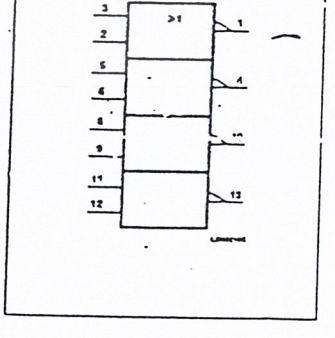
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

'02, '502 Quadruple 2-input Positive-NOR Gate

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standerd TTL					Low-Power TTL				
	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Package C	P	M	CF	Device Type	Pack C	P		
T.I.	SN54S02	J ⑭			W⑭						SN54LS02	J ⑭			W⑭	SN5402	J ⑭			W⑭	SN54L02	J ⑭	N⑭		
	SN74S02	J ⑭	N⑭								SN74LS02	J ⑭	N⑭			SN7402	J ⑭	N⑭			SN74L02	J ⑭	N⑭		
FAIRCHILD	FN5402 / FM5402	P⑭			F⑭						FN54LS02 / FM54LS02	P⑭			F⑭	FMS402 / FM5N02	P⑭			F⑭					
	FC1402 / FC3402	P⑭	P⑭		F⑭						FC74LS02 / FC54LS02	P⑭	P⑭		F⑭	FC7402 / FC5N02	P⑭	P⑭		F⑭					
MOTOROLA																MC5402	L⑭			F⑭					
N.S.C.											SN74LS02		P⑭			MC7402	L⑭	P⑭		F⑭					
											DM54LS02					DM5402	J ⑭	N⑭		W⑭	DM54L02	J ⑭	N⑭		
PHILIPS											DM74LS02					DM7402	J ⑭	N⑭			DM74L02	J ⑭	N⑭		
	N74S02		⑭																						
SIGNETICS											N74LS02		⑭			FJH221/7402		⑭							
	N74S02		A⑭													SS402	F⑭	A⑭		W⑭					
SIEMENS											N74LS02		A⑭			N7402	F⑭	A⑭							
FUJITSU																FLH191		⑭							
HITACHI											74LS02		M⑭			MB417	⑭	M⑭		-					
	HD74S02		P⑭																						
MITSUBISHI											HD74LS02		P⑭			HD7402/HD7511	⑭	P⑭							
NEC											M74LS02		P⑭			MS3202		P⑭							
TOSHIBA																μPB232	⑩	⑭	C⑭						
																TD3402A		P⑭							

Electrical Characteristics SN54LS02/SN74LS02

absolute maximum ratings over operating free-air temperature range

Supply voltage V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommended operating conditions

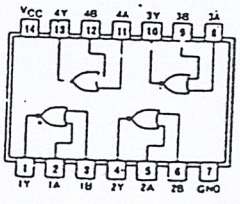
	SN54LS02			SN74LS02			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current I_{OH}			−400			−400	μA
Low-level output current I_{OL}			4			8	mA
Operating free-air temperature, T_A	−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

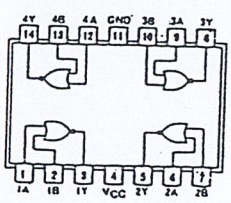
PARAMTER		TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_I	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IL}=V_{IL} max, I_{OH}=MAX		2.7	3.4		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, I_{OL}=4mA			0.25	0.4	V
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current, Data inputs	V_{CC}=MAX, V_{IH}=2.7V				20	μA
I_{IL}	Low-level input current, Data inputs	V_{CC}=MAX, V_I=0.4V				−0.4	mA
I_{OS}	Short-circuit output current◆	V_{CC}=MAX,	54LS Family	−20		−100	mA
			74LS Family	−20		−100	
I_{CCH}	Supply current	V_{CC}=MAX	Total, outputs high		1.6	3.2	mA
I_{CCL}	Supply current		Total, outputs low		2.8	5.4	mA
I_{CC}	Supply current	V_{CC}=5V	Average per gate (50% duty cycle)		0.55		mA
t_{PLH}	Propagation delay time, low-to-high-level output	V_{CC}=5V, T_A=25°C, C_L=15pF, R_L=2kΩ			10	15	ns
t_{PHL}	Propagation delay time, high-to-low-level output				10	15	ns

Pin Assignments (Top View)

①



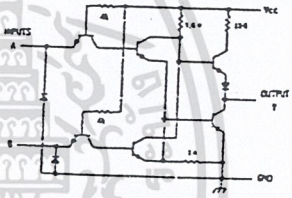
②



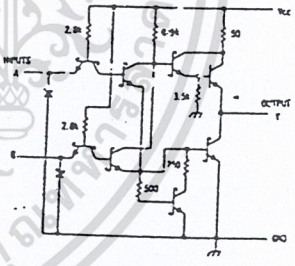
positive logic:
$Y = \overline{A+B}$

Schematics (each gate)

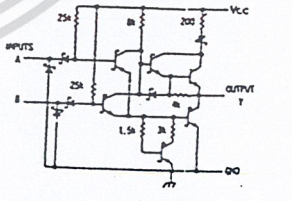
'02 CIRCUIT



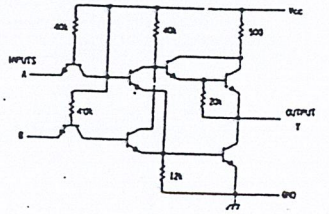
'S02 CIRCUIT



'LS02 CIRCUIT



'L02 CIRCUIT



Resistor values shown are nominal and in ohms.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC}=5V, T_A=25°C.
◆ Not more than one output should be shorted at a time, and for SN54S'/SN74S', duration of output short-circuit should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS273

OCTAL D FLIP-FLOP WITH CLEAR

LOW POWER SCHOTTKY

DESCRIPTION — The SN54LS/74LS273 is a high-speed 8-Bit Register. The register consists of eight D-Type Flip-Flops with a Common Clock and an asynchronous active LOW Master Reset. This device is supplied in a 20-pin package featuring 0.3 inch lead spacing.

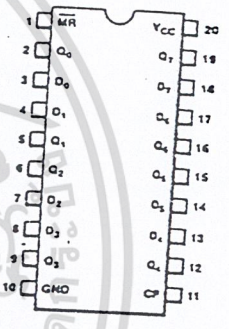
- 8-BIT HIGH SPEED REGISTER
- PARALLEL REGISTER
- COMMON CLOCK AND MASTER RESET
- INPUT CLAMP DIODES LIMIT HIGH-SPEED TERMINATION EFFECTS

PIN NAMES

		LOADING (Note a) HIGH	LOW
CP	Clock (Active HIGH Going Edge) Input	0.5 U.L.	0.25 U.L.
D_0-D_7	Data Inputs	0.5 U.L.	0.25 U.L.
$\overline{MR}$	Master Reset (Active LOW) Input	0.5 U.L.	0.25 U.L.
Q_0-Q_7	Register Outputs (Note b)	10 U.L.	5(2.5) U.L.

NOTES:
a. 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b. The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

CONNECTION DIAGRAM
DIP (TOP VIEW)



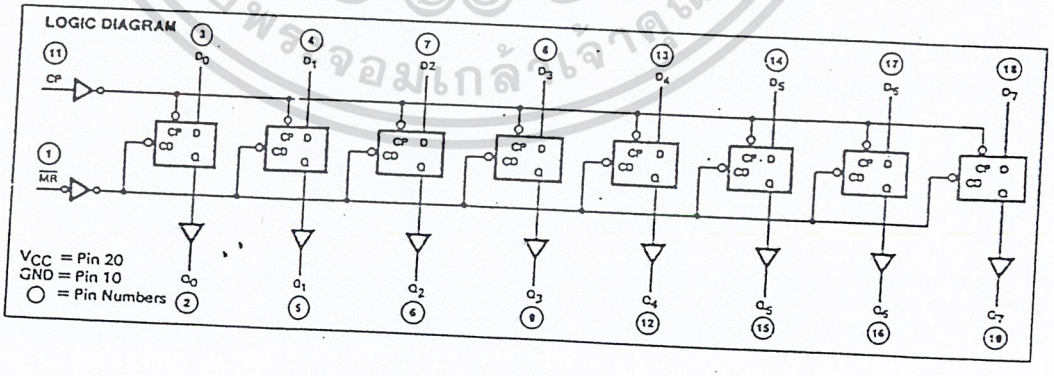
J Suffix — Case 732-03 (Ceramic)
N Suffix — Case 738-03 (Plastic)

TRUTH TABLE

MR	CP	D_x	Q_x
L	X	X	L
H	↑	H	H
H	↑	L	L

H = High Logic Level
L = Low Logic Level
X = Immaterial

LOGIC DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTIONAL DESCRIPTION — The SN54LS/74LS273 is an 8-Bit Parallel Register with a common Clock and common Master Reset.

When the $\overline{MR}$ input is LOW, the Q outputs are LOW, independent of the other inputs. Information meeting the setup and hold time requirements of the D inputs is transferred to the Q outputs on the LOW-to-HIGH transition of the clock input.

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54,74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

SYMBOL	PARAMETER		LIMITS MIN	LIMITS TYP	LIMITS MAX	UNITS	TEST CONDITIONS
V_{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V_{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74			0.8		
V_{IK}	Input Clamp Diode Voltage			−0.65	−1.5	V	V_{CC} = MIN, I_{IN} = −18 mA
V_{OH}	Output HIGH Voltage	54	2.5	3.5		V	V_{CC} = MIN, I_{OH} = MAX, V_{IN} = V_{IH} or V_{IL} per Truth Table
		74	2.7	3.5		V	
V_{OL}	Output LOW Voltage	54,74		0.25	0.4	V	I_{OL} = 4.0 mA; V_{CC} = V_{CC} MIN, V_{IN} = V_{IL} or V_{IH} per Truth Table
		74		0.35	0.5	V	I_{OL} = 8.0 mA
I_{IH}	Input HIGH Current				20	μA	V_{CC} = MAX, V_{IN} = 2.7 V
I_{IL}	Input LOW Current				0.1	mA	V_{CC} = MAX, V_{IN} = 7.0 V
I_{OS}	Short Circuit Current		−20		−0.4	mA	V_{CC} = MAX, V_{IN} = 0.4 V
I_{CC}	Power Supply Current				−100	mA	V_{CC} = MAX
					27	mA	V_{CC} = MAX

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC CHARACTERISTICS: $T_A = 25\,^{\circ}C$, $V_{CC} = 5.0\ V$

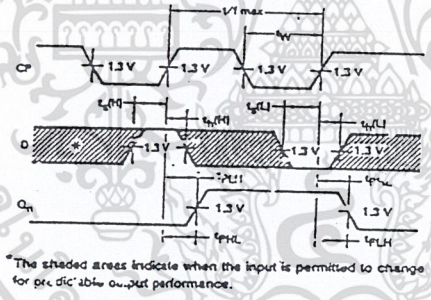
SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
f_{MAX}	Maximum Input Clock Frequency	30	40		MHz	Fig. 1
t_{PHL}	Propagation Delay, $\overline{MR}$ to Q Output		18	27	ns	Fig. 2
t_{PLH} t_{PHL}	Propagation Delay, Clock to Output		17 18	27 27	ns	Fig. 1

AC SETUP REQUIREMENTS: $T_A = 25°C$, $V_{CC} = 5.0\ V$

SYMBOL	PARAMETER	LIMITS			UNITS	TEST CONDITIONS
		MIN	TYP	MAX		
t_w	Pulse Width, Clock or Clear	20			ns	Fig. 1
t_s	Data Setup Time	20			ns	Fig. 1
t_h	Hold Time	5.0			ns	Fig. 1
t_{rec}	Recovery Time	25			ns	Fig. 2

AC WAVEFORMS

CLOCK TO OUTPUT DELAYS, CLOCK PULSE WIDTH, FREQUENCY, SETUP AND HOLD TIMES DATA TO CLOCK



*The shaded areas indicate when the input is permitted to change for predictable output performance.

Fig. 1

MASTER RESET TO OUTPUT DELAY, MASTER RESET PULSE WIDTH, AND MASTER RESET RECOVERY TIME

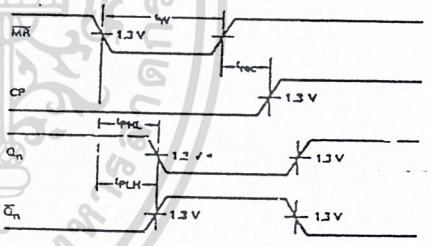


Fig. 2

DEFINITION OF TERMS:

SETUP TIME (t_s) — is defined as the minimum time required for the correct logic level to be present at the logic input prior to the clock transition from LOW-to-HIGH in order to be recognized and transferred to the outputs.

HOLD TIME (t_h) — is defined as the minimum time following the clock transition from LOW-to-HIGH that the logic level must be maintained at the input in order to ensure continued recognition. A negative HOLD TIME indicates that the correct logic level may be released prior to the clock transition from LOW-to-HIGH and still be recognized.

RECOVERY TIME (t_{rec}) — is defined as the minimum time required between the end of the reset pulse and the clock transition from LOW-to-HIGH in order to recognize and transfer HIGH data to the Q outputs.

เอกสารนี้เป็นเอกสาร[illegible]ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Open Collector)

Logic Products

TYPICAL SUPPLY CURRENT (TOTAL)
8mA

ERCIAL RANGE
; T_A = 0°C to +70°C
'4LS266N

ons, see the Signetics Military P

OUT TABLE

	74LS
	2LSul
	10LSul

74LS273, S273
Flip-Flops

Octal D Flip-Flops
Product Specification

TYPE	TYPICAL f_{MAX}	TYPICAL SUPPLY CURRENT (TOTAL)
74LS273	40MHz	17mA
74S273	95MHz	109mA

FEATURES

- Ideal buffer for MOS microprocessor or memory
- Eight edge-triggered D flip-flops
- High speed Schottky version available
- Buffered common clock
- Buffered, asynchronous Master Reset
- Slim 20-pin plastic and ceramic DIP packages
- See '377 for Clock Enable version
- See '373 for transparent latch version
- See '374 for 3-state version

DESCRIPTION

The '273 has eight edge-triggered D-type flip-flops with individual D inputs and Q outputs. The common buffered Clock (CP) and Master Reset ($\overline{MR}$) inputs load and reset (clear) all flip-flops simultaneously.

The register is fully edge triggered. The state of each D input, one set-up time before the LOW-to-HIGH clock transition, is transferred to the corresponding flip-flop's Q output.

All outputs will be forced LOW independently of Clock or Data inputs by a LOW voltage level on the $\overline{MR}$ input. The device is useful for applications where the true output only is required and the Clock and Master Reset are common to all storage elements.

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V_{CC} = 5V ±5%; T_A = 0°C to +70°C
Plastic DIP	N74S273N, N74LS273N
Plastic SOL-20	N74LS273D, N74S273D

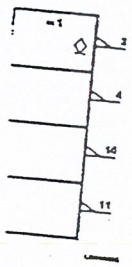
NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

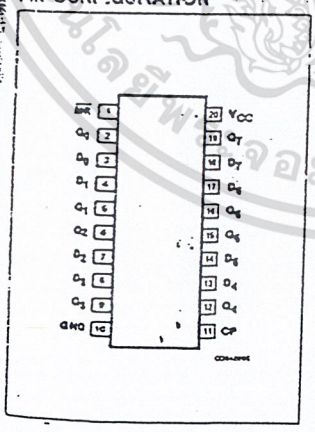
PINS	DESCRIPTION	74S	74LS
All	Inputs	1Sul	1LSul
All	Outputs	10Sul	10LSul

NOTE:
A 74S unit load (Sul) is 50µA I_{IH} and −2.0mA I_{IL} and a 74LS unit load (LSul) is 20µA I_{IH} and −0.4mA I_{IL}.

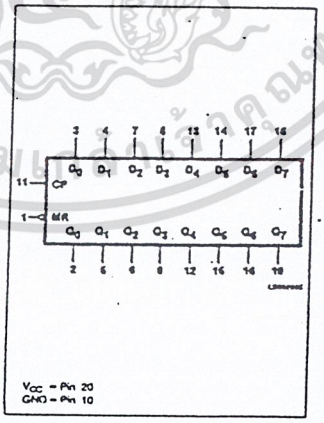
BOL (IEEE/IEC)



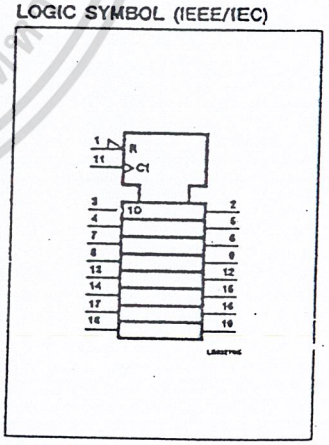
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low-Power TTL					Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power
Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	P
	C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C
TI					SN74S273		N Ⓓ								SN74LS273		J Ⓒ N Ⓓ			SN74273		J Ⓒ N Ⓓ				
FAIRCHILD																									
MOTOROLA																									
N.S.C.																									
PHILIPS															N74LS273		F								
SIGNETICS																									
SIEMENS																									
MATSU																									
HITACHI																									
MITSUBISHI																									
NEC															M74LS273		P								
TOSHIBA																									

Electrical Characteristics / SN74LS273

absolute maximum ratings over operating free-air temperature range

supply voltage, V_{CC}	7V	Operating free-air temperature range	SN74LS	0°C to 70°C
input voltage	7V			
		Storage temperature range		−65°C to 150°C

recommended operating conditions

		MIN	NOM	MAX	UNIT
supply voltage, V_{CC}		4.75	5	5.25	V
high-level output current, I_{OH}				−400	μA
low-level output current, I_{OL}				8	mA
clock frequency, f_{clock}		0		30	MHz
width of clock or clear pulse, t_w		20			ns
setup time, t_{setup}	Data input	20			ns
	Clear inactive state	25			
data hold time, t_{hold}		5			ns
operating free-air temperature, T_A		0		70	°C

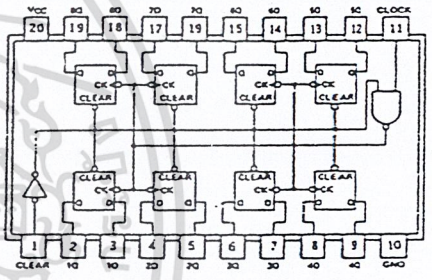
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V_{IH} High-level input voltage		2			V
V_{IL} Low-level input voltage				0.8	V
V_{IK} Input clamp voltage	V_{CC} = MIN, I_I = −18mA			−1.5	V
V_{OH} High-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OH} = −400μA	2.7	3.4		V
V_{OL} Low-level output voltage	V_{CC} = MIN, V_{IH} = 2V, V_{IL} = 0.8V, I_{OL} = 8mA		0.35	0.5	V
I_I Input current at maximum input voltage	V_{CC} = MAX, V_I = 7V			0.1	mA
I_{IH} High-level input current	V_{CC} = MAX, V_I = 2.7V			20	μA
I_{IL} Low-level input current	V_{CC} = MAX, V_I = 0.4V			−0.4	mA
I_{OS} Short-circuit output current‡	V_{CC} = MAX	−20		−100	mA
I_{CC} Supply current	V_{CC} = MAX, See Note		17	27	mA
f_{max} Maximum clock frequency	V_{CC} = 5V, T_A = 25°C, C_L = 15pF, R_L = 2kΩ	30	40		MHz
t_{PHL} Input from clear			18	27	ns
t_{PLH} Input from clock			17	27	ns
t_{PHL} Input from clock			18	27	ns

NOTE: With all outputs open and 4.5V applied to all data and clear inputs, I_{CC} is measured after a momentary ground, then 4.5V, is applied to clock.

‡ The arrow indicates that the rising edge of the clock pulse is used for reference.
§ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
¶ All typical values are at V_{CC} = 5V, T_A = 25°C.
# Not more than one output should be shorted at a time.
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output

Pin Assignment (Top view)



positive logic see function table

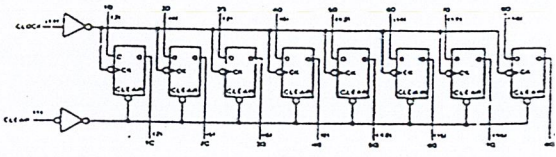
Function Table

'S273 (EACH FILP-FLOP)

INPUTS			OUTPUT
CLEAR	CLOCK	D	Q
L	X	X	L
H	↑	H	H
H	↑	L	L
H	L	X	Q_0

H = high level (steady state)
L = low level (steady state)
X = irrelevant
↑ = transition from low to high level
Q_0 = the level of Q before the indicated steady-state input conditions were established.

Functional Block Diagram



273 OCTAL D-TYPE FLIP-FLOP WITH CLEAR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS373
SN54/74LS374

OCTAL TRANSPARENT LATCH WITH 3-STATE OUTPUTS;

OCTAL D-TYPE FLIP-FLOP WITH 3-STATE OUTPUT

LOW POWER SCHOTTKY

DESCRIPTION — The SN54LS/74LS373 consists of eight latches with 3-state outputs for bus organized system applications. The flip-flops appear transparent to the data (data changes asynchronously) when Latch Enable (LE) is HIGH. When LE is LOW, the data that meets the setup times is latched. Data appears on the bus when the Output Enable ($\overline{OE}$) is LOW. When $\overline{OE}$ is HIGH the bus output is in the high impedence state.

The SN54LS/74LS374 is a high-speed, low-power Octal D-type Flip-Flop featuring separate D-type inputs for each flip-flop and 3-state outputs for bus oriented applications. A buffered Clock (CP) and Output Enable (OE) is common to all flip-flops. The SN54LS/74LS374 is manufactured using advanced Low Power Schottky technology and is compatible with all Motorola TTL families.

- EIGHT LATCHES IN A SINGLE PACKAGE
- 3-STATE OUTPUTS FOR BUS INTERFACING
- HYSTERESIS ON LATCH ENABLE
- EDGE-TRIGGERED D-TYPE INPUTS
- BUFFERED POSITIVE EDGE-TRIGGERED CLOCK
- HYSTERESIS ON CLOCK INPUT TO IMPROVE NOISE MARGIN
- INPUT CLAMP DIODES LIMIT HIGH SPEED TERMINATION EFFECTS

PIN NAMES		LOADING (Note a) HIGH	LOW
D_0-D_7	Data Inputs	0.5 U.L.	0.25 U.L.
LE	Latch Enable (Active HIGH) Input	0.5 U.L.	0.25 U.L.
CP	Clock (Active HIGH going edge) Input	0.5 U.L.	0.25 U.L.
$\overline{OE}$	Output Enable (Active LOW) Input	0.5 U.L.	0.25 U.L.
O_0—O_7	Outputs (Note b)	65(25) U.L.	15(7.5) U.L.

NOTES:
a. 1 TTL Unit Load (U.L.) = 40 μA HIGH/1.6 mA LOW.
b. The Output LOW drive factor is 7.5 U.L. for Military and 25 U.L. for Commercial (74) Temperature Ranges. The Output HIGH drive factor is 25 U.L. for Military (54) and 65 U.L. for Commercial (74) Temperature Ranges.

TRUTH TABLE

LS373

Dn	LE	$\overline{OE}$	On
H	H	L	H
L	H	L	L
X	X	H	Z*

LS374

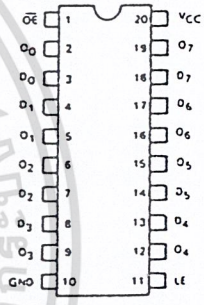
Dn	CP	$\overline{OE}$	On
H	⎍	L	H
L	⎍	L	L
X	X	H	Z*

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial
Z = High Impedence

*Note: Contents of flip-flops unaffected by the state of the Output Enable input ($\overline{OE}$)

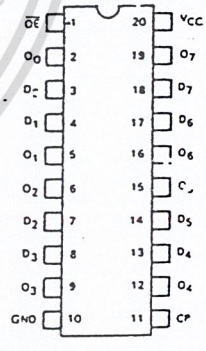
CONNECTION DIAGRAM
DIP (TOP VIEW)

SN54LS/74LS373



CONNECTION DIAGRAM
DIP (TOP VIEW)

SN54LS/74LS374



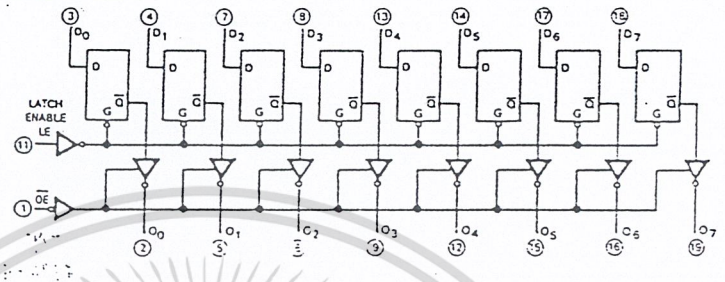
J Suffix — Case 732-03 (Ceramic)
N Suffix — Case 738-03 (Plastic)

NOTE:
The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

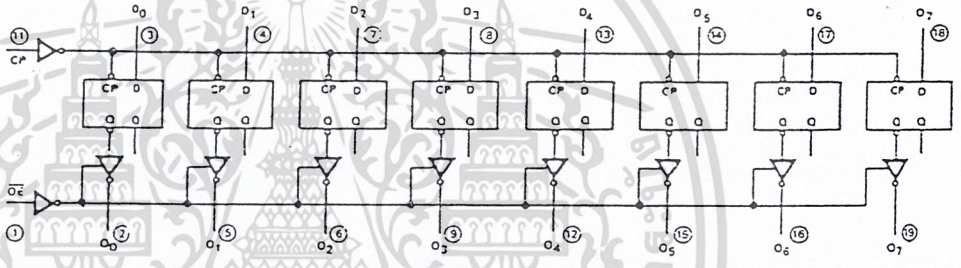
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LOGIC DIAGRAMS

SN54LS/74LS373



SN54LS/74LS374



V_{CC} = Pin 20
GND = Pin 10
◯ = Pin Numbers

GUARANTEED OPERATING RANGES

SYMBOL	PARAMETER		MIN	TYP	MAX	UNIT
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54 74			−1.0 −2.6	mA
I_{OL}	Output Current — Low	54 74			12 24	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC WAVEFORMS

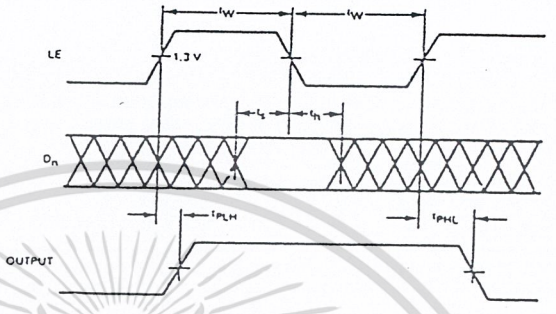


Fig. 1

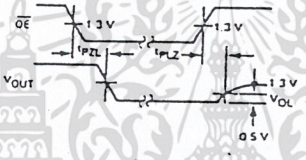


Fig. 2

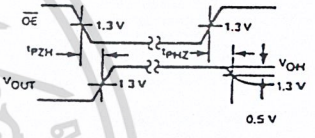
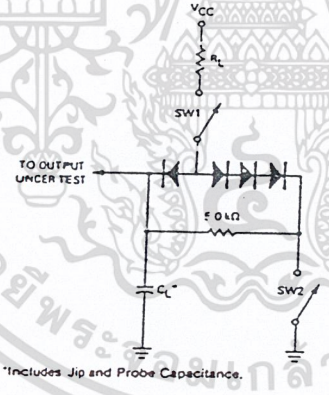


Fig. 3

AC LOAD CIRCUIT



*Includes Jig and Probe Capacitance.

Fig. 4

SWITCH POSITIONS

SYMBOL	SW1	SW2
t_{PZH}	Open	Closed
t_{PZL}	Closed	Open
t_{PLZ}	Closed	Closed
t_{PHZ}	Closed	Closed

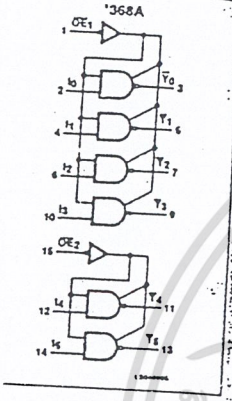
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Product Specification

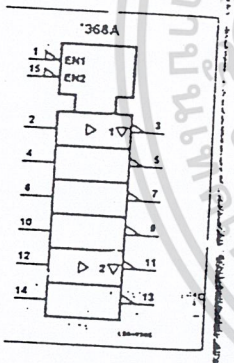
, 366A, 367A, 368A
6A, LS367A, LS368A

Logic Products

'368A



'368A



ted.)

	UNIT
	V
-7.0	V
+1	mA
V_{CC}	V
	°C

74LS373, 74LS374, S373, S374

Latches/Flip-Flops

'373 Octal Transparent Latch With 3-State Outputs
'374 Octal D Flip-Flop With 3-State Outputs
Product Specification

FEATURES

- 8-bit transparent latch — '373
- 8-bit positive, edge-triggered register — '374
- 3-State output buffers
- Common 3-State Output Enable
- Independent register and 3-State buffer operation

DESCRIPTION

The '373 is an octal transparent latch coupled to eight 3-State output buffers. The two sections of the device are controlled independently by Latch Enable (E) and Output Enable ($\overline{OE}$) control gates.

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (TOTAL)
74LS373	19ns	24mA
74S373	10ns	105mA
74LS374	19ns	27mA
74S374	8ns	116mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGE V_{CC} = 5V ±5%; T_A = 0°C to +70°C
Plastic DIP	N74LS373N, N74S373N, N74LS374N, N74S374N
Plastic SOL-20	N74LS373D, N74S373D, N74LS374D, N74S374D

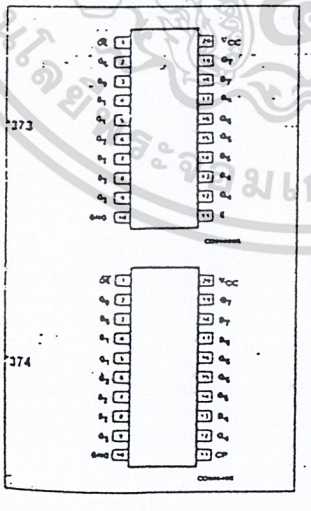
NOTE:
For information regarding devices processed to Military Specifications, see the Signetics Military Products Data Manual.

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

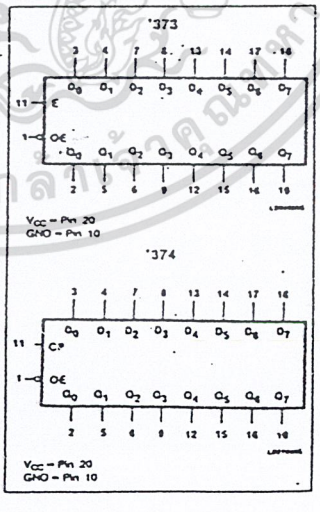
PINS	DESCRIPTION	74S	74LS
All	Inputs	1Sul	1LSul
All	Outputs	10Sul	30LSul

NOTE:
Where a 74S unit load (Sul) is 50μA I_{IH} and −2.0mA I_{IL}, and a 74LS unit load (LSul) is 20μA I_{IH} and −0.4mA I_{IL}.

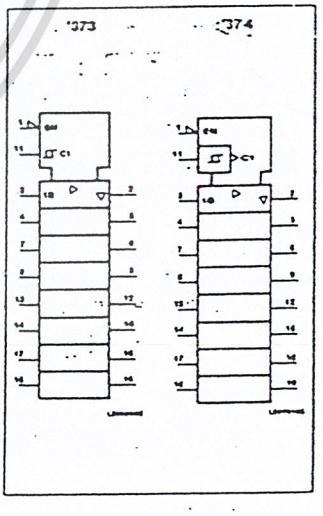
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/EC)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The data on the D inputs are transferred to the latch outputs when the Latch Enable (E) input is HIGH. The latch remains transparent to the data inputs while E is HIGH, and stores the data present one set-up time before the HIGH-to-LOW enable transition. The enable gate has hysteresis built in to help minimize problems that signal and ground noise can cause on the latching operation.

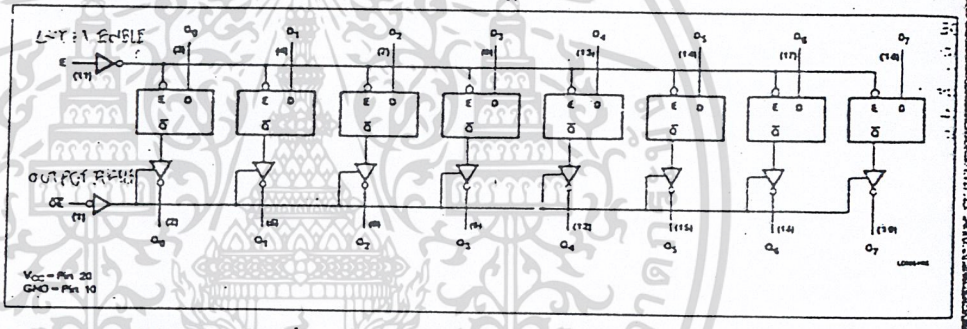
The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable ($\overline{OE}$) controls all eight 3-State buffers independent of the latch operation. When $\overline{OE}$ is LOW, the latched or transparent data appears at the outputs. When $\overline{OE}$ is HIGH, the outputs are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

The '374 is an 8-bit, edge-triggered register coupled to eight 3-State output buffers. The two sections of the device are controlled independently by the Clock (CP) and Output Enable ($\overline{OE}$) control gates.

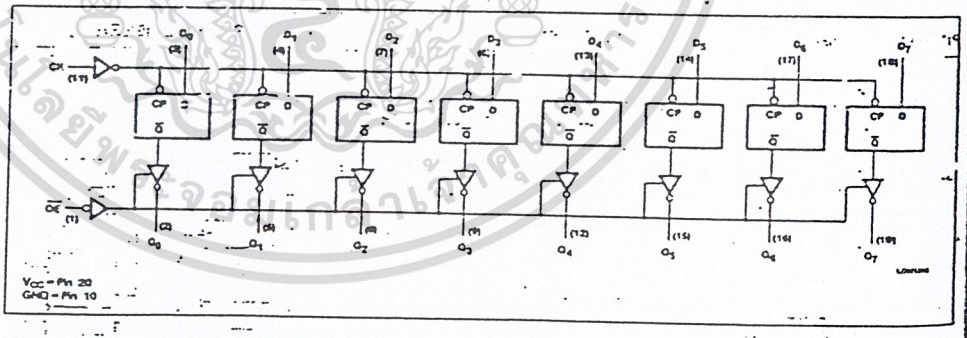
The register is fully edge triggered. The state of each D input, one set-up time before the LOW-to-HIGH clock transition, is transferred to the corresponding flip-flop's Q output. The clock buffer has hysteresis built in to help minimize problems that signal and ground noise can cause on the clocking operation.

The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable ($\overline{OE}$) controls all eight 3-State buffers independent of the register operation. When $\overline{OE}$ is LOW, the data in the register appears at the outputs. When $\overline{OE}$ is HIGH, the outputs are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

LOGIC DIAGRAM, '373



LOGIC DIAGRAM, '374



MODE SELECT — FUNCTION TABLE '373

OPERATING MODES	INPUTS			INTERNAL REGISTER	OUTPUTS
	$\overline{OE}$	E	D_n		$O_0 - O_7$
Enable and read register	L	H	L	L	L
	L	H	H	H	H
Latch and read register	L	L	l	L	L
	L	L	h	H	H
Latch register and disable outputs	H	L	l	L	(Z)
	H	L	h	H	(Z)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	Schottky TTL					High-Speed TTL					Low-Power Schottky TTL					Standard TTL					Low-Power TTL				
	Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package				Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF
T.I.	SN54S373	J ⓓ									SN54LS373	J ⓓ													
	SN74S373	J ⓓ	N ⓓ								SN74LS373	J ⓓ	N ⓓ												
FAIRCHILD																									
MOTOROLA																									
N.S.C.																									
PHILIPS																									
SIGNETICS																									
SIEMENS																									
FUJITSU																									
HITACHI																									
MITSUBISHI																									
NEC																									
TOSHIBA																									

Electrical Characteristics SN54LS373/SN74LS373

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	−55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		−65°C to 150°C

recommend operating conditions

		SN54LS373			SN74LS373			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}				−1			−2.6	mA
High-level output voltage, V_{OH}				5.5			5.5	V
Pulse width, t_w	Clock enable high	15			15			ns
	Clock enable high	15			15			
Setup time, t_{SUTUP}		0↓			0↓			ns
Hold time, t_{hold}		10↓			10↓			ns
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS‡		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage			2			V
V_{IL}	Low-level input voltage					0.8	V
V_{IK}	Input clamp voltage	V_{CC}=MIN, I_I=−18mA				−1.5	V
V_{OH}	High-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=V_{IL} max, I_{OH}=MAX		2.4	3.1		V
V_{OL}	Low-level output voltage	V_{CC}=MIN, V_{IH}=2V, V_{IL}=V_{IL} max	I_{OL}=24mA		0.35	0.5	V
I_{OZH}	Off-state output current, high-level voltage applied	V_{CC}=MAX, V_{IH}=2V, V_O=2.7V				20	μA
I_{OZL}	Off-state output current, low level voltage applied	V_{CC}=MAX, V_{IH}=2V, V_O=0.4V				−20	μA
I_I	Input current at maximum input voltage	V_{CC}=MAX, V_I=7V				0.1	mA
I_{IH}	High-level input current	V_{CC}=MAX, V_I=2.7V				20	μA
I_{IL}	Low-level input current	V_{CC}=MAX, V_I=0.4V				−0.4	mA
I_{OS}	Short-circuit output current §	V_{CC}=MAX		−30		−130	mA
I_{CC}	Supply current	V_{CC}=MAX, Output control at 4.5V	'LS373		24	40	mA

switching characteristics, V_{CC}=5V, T_A=25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
f_{max}			C_L=45pF, R_L=667Ω, See Notes 2 and 3				MHz
t_{PLH}	Data	Any Q			12	18	ns
t_{PHL}					12	18	
t_{PLH}	Clock or enable	Any Q			20	30	ns
t_{PHL}					18	30	
t_{PZH}	Output Control	Any Q			15	28	ns
t_{PZL}					25	36	
t_{PHZ}	Output Control	Any Q	C_L=5pF, R_L=667Ω, See Note 3		12	20	ns
t_{PLZ}					15	25	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

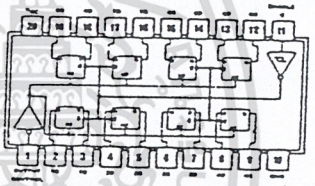
‡ All typical values are at V_{CC}=5V, T_A=25°C.

§ Not more than one output should be shorted at a time and duration of the short circuit should not exceed one second.

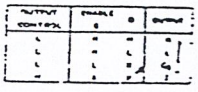
NOTES: 2. Maximum clock frequency is tested with all outputs loaded.
3. See load circuits and waveforms on page 3-11.

f_{max} = maximum clock frequency
t_{PLH} = propagation delay time, low-to-high-level output
t_{PHL} = propagation delay time, high-to-low-level output
t_{PZH} = output enable time to high level
t_{PZL} = output enable time to low level
t_{PHZ} = output disable time from high level

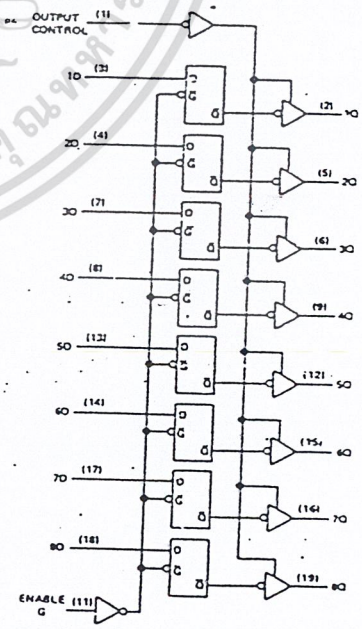
Pin Assignments (Top View)



SN54LS373 (J) SN74LS373 (J, N)
SN54S373 (J) SN74S373 (J, N)



'LS373, 'S373
TRANSPARENT LATCHES



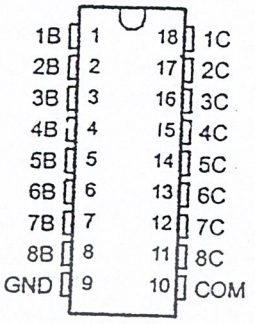
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ULN2803A
DARLINGTON TRANSISTOR ARRAY

SLRS049 – FEBRUARY 1997

- 500 mA Rated Collector Current (Single Output)
- High-Voltage Outputs . . . 50 V
- Output Clamp Diodes
- Inputs Compatible With Various Types of Logic
- Relay Driver Applications
- Compatible with ULN2800A Series

N PACKAGE
(TOP VIEW)



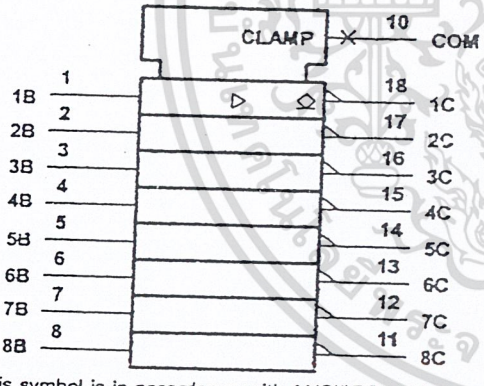
description

The ULN2803A is a monolithic high-voltage, high-current Darlington transistor array. The device consists of eight npn Darlington pairs that feature high-voltage outputs with common-cathode clamp diodes for switching inductive loads. The collector-current rating of each Darlington pair is 500 mA. The Darlington pairs may be paralleled for higher current capability.

Applications include relay drivers, hammer drivers, lamp drivers, display drivers (LED and gas discharge), line drivers, and logic buffers. The ULN2803A has a 2.7-kΩ series base resistor for each Darlington pair for operation directly with TTL or 5-V CMOS devices.

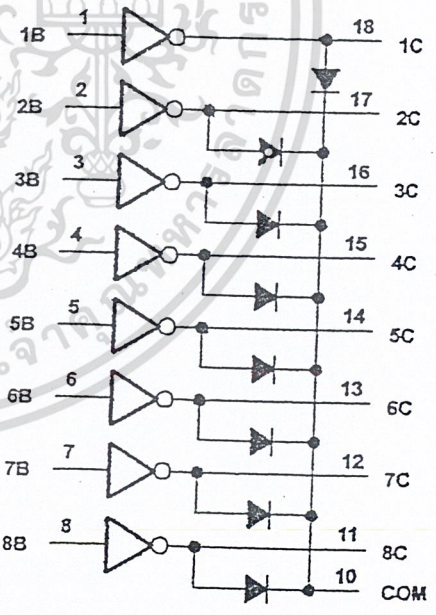
The ULN2803A is offered in a standard 18-pin dual in-line (N) package. The device is characterized for operation over the temperature range of –20°C to 85°C.

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram (positive logic)



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

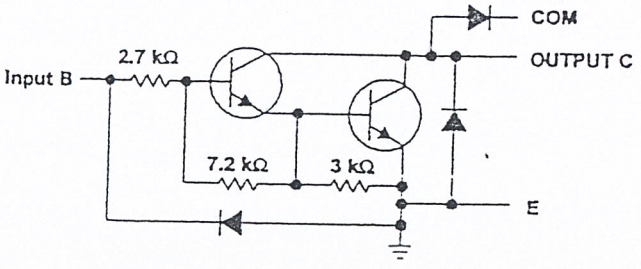
PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1997, Texas Instruments Incorporated

TEXAS INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

schematic (each Darlington pair)



absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†

Collector-emitter voltage	50 V
Input voltage (see Note 1)	30 V
Continuous collector current	500 mA
Output clamp diode current	500 mA
Total substrate-terminal current	−2.5 A
Continuous dissipation at (or below) 25°C free-air temperature	1150 mW
Operating free-air temperature range, T_A	−20°C to 85°C
Storage temperature range, T_{stg}	−65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds:	260°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. All voltages values, unless otherwise noted, are with respect to the emitter/substrate terminal GND.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

electrical characteristics at 25°C free-air temperature (unless otherwise noted)

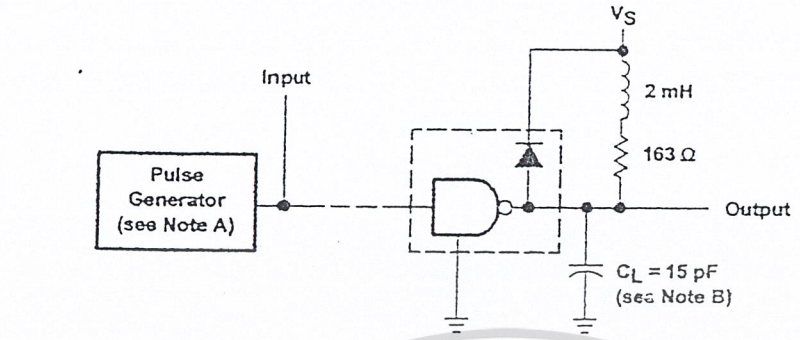
PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
I_{CEX}	Collector cutoff current	V_{CE} = 50 V, See Figure 1	I_I = 0,			50	µA
$I_{I(off)}$	Off-state input current	V_{CE} = 50 V, T_A = 70°C,	I_C = 500 µA, See Figure 2	50	65		µA
$I_{I(on)}$	Input current	V_I = 3.85 V,	See Figure 3		0.93	1.35	mA
$V_{I(on)}$	On-state input voltage	V_{CE} = 2 V, See Figure 4	I_C = 200 mA			2.4	V
			I_C = 250 mA			2.7	
			I_C = 300 mA			3	
$V_{CE(sat)}$	Collector emitter saturation voltage	I_I = 250 µA, See Figure 5	I_C = 100 mA,		0.9	1.1	V
		I_I = 350 µA, See Figure 5	I_C = 200 mA,		1	1.3	
		I_I = 500 µA, See Figure 5	I_C = 350 mA,		1.3	1.6	
I_R	Clamp diode reverse current	V_R = 50 V,	See Figure 6			50	µA
V_F	Clamp diode forward voltage	I_F = 350 mA,	See Figure 7		1.7	2	V
C_i	Input capacitance	V_I = 0 V,	f = 1 MHz		15	25	pF

switching characteristics at 25°C free-air temperature

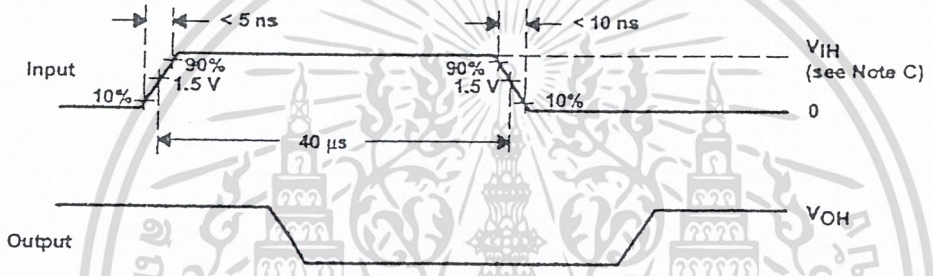
PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output	V_S = 50 V, C_L = 15 pF,	R_L = 163 Ω, See Figure 8		130		ns
t_{PHL}	Propagation delay time, high-to-low level output				20		
V_{OH}	High-level output voltage after switching	V_S = 50 V, See Figure 9	I_O = 300 mA,	V_S–20			mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARAMETER MEASUREMENT INFORMATION



Test Circuit



Voltage Waveforms

NOTES: A. The pulse generator has the following characteristics: PRR = 12.5 KHz, Z_O = 50 Ω.
B. C_L includes probe and jig capacitance.
C. V_{IH} = 3 V

Figure 9. Latch-Up Test

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

Copyright © 1996, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอขอบคุณ อาจารย์ วรพงศ์ ตั้งศรีรัตน์ อาจารย์ที่ปรึกษา ที่ช่วยให้คำแนะนำในการทำโครงงานนี้ให้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณ อาจารย์ภาควิชาวิศวกรรมระบบควบคุมทุกท่าน ที่ให้ความรู้และคำแนะนำ ในด้านการเรียน

ขอขอบคุณ ครอบครัวที่สนับสนุนและให้กำลังใจในการเรียนมาโดยตลอด

ขอขอบคุณ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง สถานที่ให้ความรู้และประสบการณ์ชีวิตตลอดสี่ปีที่ผ่านมา

ผู้จัดทำ

นายไพโรจน์ เลิศวัฒนมงคล

นายวรวุฒิ ผิวอ่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. สุทธิศักดิ์ พงศ์ธนาพาณิช, "การใช้โปรแกรม QuickBASIC", ซีเอ็ด
   477 หน้า, 2536
2. บัณฑิต จามรภูติ, "คู่มือการใช้ Protel for Windows", ซีเอ็ด
   239 หน้า, 2540
3. มงคล ทองสงคราม, "เครื่องกลไฟฟ้ากระแสตรง", รามาการพิมพ์
   164 หน้า, 2533
4. ศักดิ์ วาสิกะสิน และ ชนก หงส์น้อย, "ดิจิตอล คอมพิวเตอร์ อิเลคทรอนิกส์", ซีเอ็ด
   343 หน้า, 2537
5. มงคล ทองสงคราม, "ดิจิตอลเบื้องต้น", วี.เจ. พริ้นติ้ง
   218 หน้า, 2540
6. ธัชชัย สุมิตร, "รีเลย์ ป้องกันระบบพลังไฟฟ้า", สมาคมส่งเสริมเทคโนโลยี(ไทย-ญี่ปุ่น)
   182 หน้า, 2527
7. สักรียา ชิตวงศ์, "วิศวกรรมอิเลคทรอนิกส์", วี.เจ. พริ้นติ้ง
   775 หน้า, 2544
8. กิตติ ภักดีวัฒนะกุล และ จำลอง ครูอุตสาหะ, "Visual Basic 6 ฉบับโปรแกรมเมอร์",
   เคทีพี คอมพ์ แอนด์ คอนซัลท์, 621 หน้า, 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้