

# เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า

## NETWORK ANALYZER



นายชัยณรงค์

งามฉวี

นางสาวทศนี

เลิศเกษฎากุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เลขที่.....  
เลขทะเบียน..... 45695  
วัน, เดือน, ปี 3 ก.พ. 2546

b.....
i.....

641278560

เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า

NETWORK ANALYZER

โดย

นายชัยณรงค์

งามฉวี

นางสาวทัศนีย์

เลิศเจษฎากุล

อาจารย์ที่ปรึกษา

รศ.ดร.วันชัย

วีรจจา

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

## เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า

นายชัยณรงค์      งามฉวี  
นางสาวทัศนีย์      เดิศเกษฎากุล  
รศ.ดร.วันชัย      ธีรวิรุจ      อาจารย์ที่ปรึกษา  
ปีการศึกษา 2544

### บทคัดย่อ

ในวิทยานิพนธ์ฉบับนี้ เป็นการพัฒนาเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า โดยเป็นการทดสอบคุณสมบัติของผลตอบสนองความถี่ของวงจรใดๆ ในย่านความถี่ 1Hz – 1MHz โดยใช้เครื่องคอมพิวเตอร์เป็นตัวควบคุมการทำงานของเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า การวิเคราะห์นี้จะทำการวัดค่าสัญญาณความถี่ทางด้านเอาต์พุตต่อสัญญาณความถี่ทางด้านอินพุต แล้วหาค่าล็กการิทึมมาทำการวาดกราฟผลตอบสนองของระบบต่อความถี่ออกมา แล้วทำการพิจารณาผลการทดลองจากกราฟที่ได้ว่ามีการเปลี่ยนแปลงอย่างไร

## NETWORK ANALYZER

Mr. Chainarong Ngamchawee

Miss. Tassanee Lerdchedsadakul

Assoc. Prof. Vanchai Riewruja Advisor

2001

### ABSTRACT

A network analyzer is presented in this thesis. Network analyzer is used to test frequency response of any network that work at frequency range between 1Hz to 1MHz. It is controlled by microcomputer using serial communication. The microcomputer calculate the results from network analyzer and plot logmagnitude graph to show a variety of characteristics of network.

ปริญญาานิพนธ์ ปีการศึกษา 2544

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า

NETWORK ANALYZER

ผู้จัดทำ

1. นายชัยณรงค์ งามฉวี
2. นางสาวทัศนีย์ เลิศเกษมกุล



อาจารย์ที่ปรึกษา

(รศ.ดร.วันชัย รุ่งรุจา)

วันที่ 10 / 4 / 2545.

## สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 วิธีการตอบสนองทางความถี่	2
2.2 ชุดกำเนิดความถี่	7
2.3 การแปลงสัญญาณดิจิทัลเป็นอนาล็อก	11
2.4 การแปลงสัญญาณอนาล็อกเป็นดิจิทัล	14
2.5 MCS-51	15
บทที่ 3 การออกแบบและการสร้าง	20
3.1 หลักการทำงานของเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า	21
3.2 วงจรสร้างสัญญาณสี่พความถี่	21
3.3 วงจรตรวจวัดสัญญาณ	22
3.4 ไมโครคอนโทรลเลอร์	24
3.5 หน้าที่ประมวลผลและแสดงผลของผลตอบสนองทางความถี่	28
บทที่ 4 การทดลอง	32
บทที่ 5 สรุปและวิจารณ์	35

## สารบัญรูป

	หน้า
รูปที่ 2.1 ระบบเชิงเส้น	2
รูปที่ 2.2 วงจรสมมูลภายในและการต่อใช้งานของ XR2206	8
รูปที่ 2.3 ลักษณะการต่อแรงดันเพื่อควบคุมความถี่	9
รูปที่ 2.4 วงจรสมมูลภายในของ DAC0800	13
รูปที่ 2.5 การประยุกต์การใช้งานอย่างง่ายของ ADC0804	14
รูปที่ 3.1 บล็อกไดอะแกรมแสดงการทำงานของโครงการาน	24
รูปที่ 3.2 แผนผังของวงจรสร้างสัญญาณสี่เหลี่ยม	22
รูปที่ 3.3 วงจรตรวจจับเฟส	22
รูปที่ 3.4 วงจรตรวจจับขนาด	23
รูปที่ 3.5 การใช้งานของ MCS-51	24
รูปที่ 3.6 การทำงานของไมโครคอนโทรลเลอร์	25
รูปที่ 3.7 การเคลียร์ค่าต่างๆ หลังจากส่งข้อมูลเสร็จสิ้น	26
รูปที่ 3.8 การใช้งานของรีเลย์ร่วมกับวงจรต่างๆ	28
รูปที่ 3.9 Flowchart การทำงานของโปรแกรมในส่วน การประมวลผลและแสดงผล	31
รูปที่ 4.1 วงจรกรองความถี่ต่ำผ่าน	32
รูปที่ 4.2 วงจรกรองความถี่ต่ำผ่าน	32
รูปที่ 4.3 กราฟผลการทดลองวงจรกรองความถี่ต่ำผ่านอันดับ 1(ขนาด)	33
รูปที่ 4.4 กราฟผลการทดลองวงจรกรองความถี่ต่ำผ่านอันดับ 1(เฟส)	33
รูปที่ 4.5 กราฟผลการทดลองวงจรกรองความถี่สูงผ่านอันดับ 1(ขนาด)	34
รูปที่ 4.6 กราฟผลการทดลองวงจรกรองความถี่สูงผ่านอันดับ 1(เฟส)	34

## สารบัญตาราง

ตาราง 3.1 การใช้งานแต่ละบิตของพอร์ตควบคุม

หน้า

27

## บทที่ 1

### บทนำ

ในปัจจุบันการใช้งานสัญญาณต่างๆ ในย่านความถี่กว้างนั้นนับว่ามีความสำคัญมากทีเดียว ไม่ว่าจะเป็นงานทางด้านระบบควบคุมหรืออื่นๆ ดังนั้นควรจะมีการศึกษาถึงคุณสมบัติของสัญญาณในย่านความถี่ที่ต้องการรวมถึงการนำไปประยุกต์ใช้ให้มีประสิทธิภาพมากยิ่งขึ้น

สำหรับโครงงานชุดนี้ได้ทำการศึกษาการวิเคราะห์ห้วงจร (Network Analysis) ซึ่งเป็นการวิเคราะห์ของระบบซึ่งแต่ละระบบจะมีคุณสมบัติแตกต่างกัน ในการวิเคราะห์ผลของระบบหรือวงจรสามารถกระทำได้หลายรูปแบบ แต่ที่นิยมวิเคราะห์จะใช้การวิเคราะห์ผลตอบสนองทางความถี่ (Frequency Response) หรือวิเคราะห์ความแตกต่างระหว่างสัญญาณป้อนเข้าวงจรที่จะทดสอบ และสัญญาณภายหลังการทดสอบ เพื่อหาอัตราขยาย วิเคราะห์ผลของเฟสเลื่อน (Phase Shift) ซึ่งจะแสดงผลในรูปของ Bode Plot, Polar Plot, และ Log Magnitude versus Phase Plot

เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า (Network Analyzer) ใช้วิเคราะห์ผลตอบสนองทางความถี่ของวงจรที่ทำงานในย่านความถี่ 1Hz – 1MHz โครงสร้างของโครงงานประกอบด้วยส่วนต่างๆ ดังต่อไปนี้

1. ชุดกำเนิดสัญญาณความถี่
2. วงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อก (Digital to Analog Converter)  
วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล (Analog to Digital Converter)
3. วงจรตรวจจับเฟส (Phase detector) และวงจรตรวจจับขนาด (Peak Detector)
4. ไมโครคอนโทรลเลอร์ (Microcontroller)
5. ส่วนของการประมวลผลและการแสดงผลโดยใช้คอมพิวเตอร์

เนื่องจากโครงงานชุดนี้ประกอบด้วยหลายส่วนที่แตกต่างกัน ดังนั้นวัตถุประสงค์ของโครงงานนี้ก็เพื่อใช้ศึกษาการติดต่อระหว่างคอมพิวเตอร์กับอุปกรณ์หรือวงจรใดๆ

## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 วิธีการตอบสนองทางความถี่

##### 2.11 คำจำกัดความ

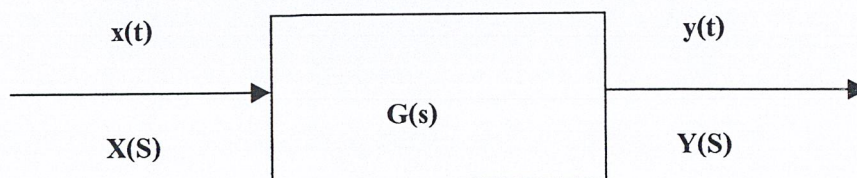
การตอบสนองทางความถี่ (Frequency Response) หมายถึง ผลตอบสนองที่สถานะคงตัว (Steady State) ของระบบต่ออินพุต ที่เป็นสัญญาณไซน์ (Sinusoid) โดยการศึกษาผลตอบสนองความถี่นี้ เราจะทำการปรับค่าของความถี่ของสัญญาณอินพุตในช่วงหนึ่งๆ แล้วศึกษาผลตอบสนองของระบบช่วงหนึ่งต่อความถี่นั้นๆ

ประโยชน์ของการศึกษาวิธีการตอบสนองทางความถี่

1. ในการตรวจสอบเสถียรภาพของระบบ ไม่จำเป็นต้องรู้ค่าตำแหน่งโพลของระบบปิด (Closed-Loop Pole) หรือแก้สมการเพื่อหารากของสมการคุณลักษณะ (Characteristic equation)
2. สามารถตรวจสอบความถี่ของระบบได้ง่ายและถูกต้อง โดยการให้อินพุตเป็นสัญญาณไซน์จากเครื่องกำเนิดสัญญาณ (Signal Gen) แล้วตรวจวัดผลตอบสนองเชิงความถี่ได้
3. การหาทรานเฟอร์ฟังก์ชัน (Transfer Function) ของอุปกรณ์บางชนิดที่ซับซ้อน มักจะใช้วิธีการตรวจสอบโดยใช้ผลตอบสนองทางความถี่
4. วิธีตอบสนองทางความถี่สามารถใช้วิเคราะห์ฟังก์ชันที่ไม่ได้อยู่ในรูปอัตราส่วน เช่น ระบบจำพวกทรานสปอร์ตแลก (Transport Lag) เป็นต้น
5. วิธีตอบสนองทางความถี่สามารถใช้กับระบบที่มีลักษณะไม่แน่นอน
6. วิธีการออกแบบและวิเคราะห์ทางการตอบสนองทางความถี่สามารถใช้กับระบบที่ไม่เป็นเชิงเส้น (Non-Linear) ได้

##### 2.12 การพิจารณาวิธีการตอบสนองทางความถี่

คุณลักษณะการตอบสนองทางความถี่ของระบบ สามารถหาได้โดยการหาจากทรานเฟอร์ฟังก์ชันของสัญญาณไซน์เป็นการทรานเฟอร์ฟังก์ชันที่เราแทนค่า  $S$  ด้วย  $j\omega$  โดย  $\omega$  คือ ความถี่ พิจารณาระบบเชิงเส้นที่เวลาเดียวกัน (Stable Linear Time-Invariant) ดังรูป



รูปที่ 2.1 ระบบเชิงเส้น

เมื่อ  $X(t)$  เป็นสัญญาณแบบไซน์เราจะได้ว่าสัญญาณเอาต์พุต  $Y(t)$  ที่สถานะคงตัวจะเป็นแบบไซน์ด้วย และจะเป็นสัญญาณไซน์ที่มีความเท่ากัน แต่อาจมีค่าขนาด (Magnitude) และมุม (Phase) ต่างกัน

กำหนดให้สัญญาณอินพุตเป็น  $X(t) = X \sin \omega t$  และให้ทรานเฟอร์ฟังก์ชันของระบบมีค่า  $G(S)$  ซึ่งเราสามารถเขียนให้อยู่ในรูปอัตราส่วนของโพลิโนเมียล (Polynomial) เทอม  $S$  ได้ดังนี้

$$G(S) = \frac{P(S)}{Q(S)} = \frac{P(S)}{(S + S_1)(S + S_2) \dots (S + S_N)}$$

และเราจะได้อัตราส่วนเป็นดังนี้

$$Y(S) = G(S)X(S) = \frac{P(S)}{Q(S)}(X(S))$$

ผลตอบสนองที่สถานะคงตัวของสัญญาณอินพุต  $X(t)$  ซึ่งเป็นแบบสัญญาณไซน์จะไม่ขึ้นกับค่าสถานะเริ่มต้น (Initial Conditions) ในที่นี้เรากำหนดให้สถานะเริ่มต้นเป็นศูนย์

$$Y(S) = G(S)X(S) = G(S) \frac{\omega}{S^2 + \omega^2} (X(S))$$

โดย  $a$  และ  $b_i$  ( $i=1,2,\dots,n$ ) เป็นค่าคงที่

$\bar{a}$  เป็นค่าจำนวนเชิงซ้อน (Complex Conjugate) ของ  $a$

และจะได้การแปลงลาปลาซ (Inverse Laplace) เป็น

$$y(t) = \left( ae^{-j\omega t} + \bar{a}e^{-j\omega t} + b_1 e^{-s_1 t} + b_2 e^{-s_2 t} + \dots + b_n e^{-s_n t} \right)$$

สำหรับระบบเสถียรจะได้

$-s_1, -s_2, \dots, -s_n$  มีส่วนจริงเป็นลบ

ดังนั้น  $e^{-s_1 t}, e^{-s_2 t}, \dots, e^{-s_n t}$  มีค่าเข้าใกล้ศูนย์เมื่อ  $t \rightarrow \infty$

ที่สถานะคงตัวจะได้คำตอบสนองเอาต์พุตเป็น

$$y_{ss}(t) = ae^{-j\omega t} + \bar{a}e^{-j\omega t}$$

ค่าคงที่  $a$  และ  $\bar{a}$  หาได้โดยใช้ทฤษฎีเรซิดิว (Residue)

$$\frac{Y(j\omega)}{X(j\omega)} = G(j\omega)$$

โดยที่

$$|G(j\omega)| = \frac{|Y(j\omega)|}{|X(j\omega)|}$$

และ

$$\text{มุมของ } G(j\omega) = \text{มุมของ } \frac{Y(j\omega)}{X(j\omega)}$$

ถ้ามุมเป็นบวกเรียกว่า เฟสลีด (Phase Lead)

ถ้ามุมเป็นลบเรียกว่า เฟสลาก (Phase Lag)

การแทนผลตอบสนองทางความถี่ของระบบที่มีทรานเฟอร์ฟังก์ชันอยู่ในรูปของสัญญาณไซน์ที่เป็นฟังก์ชันเชิงซ้อนของความถี่ จะสามารถแทนในรูปของขนาดและมุม ที่ขึ้นกับความถี่

วิธีการแทนทรานเฟอร์ฟังก์ชันสัญญาณไซน์มี 3 วิธี คือ

1. โบทไดอะแกรม (Bode Diagram)
2. โพลพล็อต (Polar Plot)
3. ล็อกแมกนิจูดต่อเฟสพล็อต (Log-Magnitude VS Phase Plot)

โดยการแทนผลตอบสนองความถี่ที่เราสนใจคือ โบทไดอะแกรม

### 2.13 โบทไดอะแกรม

โบทไดอะแกรมจะประกอบด้วยกราฟ 2 ส่วนซึ่งพล็อตลงบนกราฟล็อกการิทึม ได้แก่

1. กราฟล็อกการิทึมของขนาดของทรานเฟอร์ฟังก์ชันสัญญาณไซน์
2. กราฟของมุม

#### การพล็อตขนาดในหน่วยเดซิเบล

รูปแบบมาตรฐานของการแทนค่าล็อกแมกนิจูดของ  $G(j\omega)$  คือ  $20\log|G(j\omega)|$  ซึ่งมีหน่วยเท่ากับเดซิเบล (dB) โดยการเขียน โบทไดอะแกรมนี้จะเขียนลงบนกระดาษกราฟเซมิล็อก (semi-log) ซึ่งมีฐานของล็อกเท่ากับสิบและค่าเชิงมุมซึ่งพล็อตคู่กับขนาดนี้จะมีหน่วยเป็นดีกรี (degree)

ประโยชน์ของการใช้สเกลล็อกการิทึมในการพล็อต โบทไดอะแกรม ก็คือ ล็อกของผลคูณของขนาดจะเท่ากับผลบวกของค่าล็อกแมกนิจูดแต่ละเทอม ดังนั้นเราจึงได้ว่า การคูณกันของขนาดนั้นเมื่อแปลงเป็นขนาดของล็อกแล้วจะกลายเป็นผลบวกแทน

นอกจากนี้ การแทนด้วยล็อกการิทึมยังให้ประโยชน์ ในการแสดงคุณลักษณะของทรานเฟอร์ฟังก์ชันที่ความถี่ต่ำและความถี่สูงไว้ในรูปเดียวกันได้ (แต่ไม่สามารถแสดงผลตอบสนองทางความถี่ที่ความถี่ศูนย์ได้)

$$a = G(s) \frac{\omega X}{s^2 + \omega^2} (s + j\omega) = \frac{XG(-j\omega)}{-2j}$$

และ

$$\bar{a} = G(s) \frac{\omega X}{s^2 + \omega^2} (s - j\omega) = \frac{XG(j\omega)}{2j}$$

ค่าของ  $G(j\omega)$  สามารถเขียนให้อยู่ในรูป

$$G(j\omega) = |G(j\omega)|e^{j\phi}$$

โดย  $|G(j\omega)|$  คือขนาด (Magnitude) ของ  $G(j\omega)$

$\phi$  คือมุมของ  $G(j\omega)$

$$\text{และ } \phi = \tan^{-1} \left[ \frac{\text{Im}\{G(j\omega)\}}{\text{Re}\{G(j\omega)\}} \right]$$

ในทำนองเดียวกันเราหาค่า  $G(-j\omega)$  ได้จาก

$$G(-j\omega) = |G(-j\omega)|e^{-j\phi} = |G(j\omega)|e^{-j\phi}$$

แทนค่าของ  $a, \bar{a}, G(j\omega)$  และ  $G(-j\omega)$  จะได้

$$\begin{aligned} y_{ss}(t) &= X|G(j\omega)| \frac{e^{j(\omega t + \phi)} - e^{-j(\omega t - \phi)}}{2j} \\ &= X|G(j\omega)| \sin(\omega t + \phi) \\ &= Y \sin(\omega t + \phi) \end{aligned}$$

โดยที่  $Y = X|G(j\omega)|$

ระบบที่เป็นแบบเชิงเส้นคงตัวนี้ได้รับอินพุตแบบไซน์จะให้เอาต์พุตเป็นไซน์ที่มีความถี่เดียวกันแต่ขนาดและมุมอาจต่างกันไป โดยค่าขนาดของเอาต์พุตเท่ากับค่าขนาดของอินพุตคูณด้วยขนาดของ  $G(j\omega)$  และค่ามุม  $\phi =$  มุมของ  $G(j\omega)$

ส่วนประกอบพื้นฐานของค่า  $G(j\omega)H(j\omega)$

ส่วนประกอบของกราฟที่เรามักจะพบในทรานเฟอร์ฟังก์ชันสัญญาณชานซ์ของ ได้แก่

1. ขนาดของค่า K (Gain K)
2. ส่วนประกอบของการอินทิกรัลและการเดริเวทีฟ(Integral & Derivative Factor)
3. ตัวแปรอันดับหนึ่งของ  $(1 + j\omega T)$  (First Order Factor  $(1 + j\omega T)^{\pm 1}$ )

4. ตัวแปรควอดราติก (Quadratic Factor  $\left[ 1 + 2\zeta \left( \frac{j\omega}{\omega_n} \right) + \left( \frac{j\omega}{\omega_n} \right)^2 \right]^{\pm 1}$ )

การหาโบดพล็อต(Bode plot) สามารถทำได้โดยการพล็อตรูปกราฟของตัวแปรแต่ละตัวแปรที่อยู่ในสมการทรานเฟอร์ฟังก์ชันแยกกัน หลังจากนั้นจึงหากราฟรวมโดยนำค่าล็อกแมกนิจูดที่ได้จากแต่ละตัวแปรนั้นมาบวกกันบนกราฟล็อก

1. ขนาดของค่า K คือค่าคงที่ที่คูณอยู่ในทรานเฟอร์ฟังก์ชัน ในกรณีที่ขนาดมีค่ามากกว่า 1 จะให้ค่าเดซิเบลเป็นบวก และในกรณีที่ขนาดมีค่าน้อยกว่า 1 จะให้ค่าเดซิเบลเป็นลบ

รูปกราฟในโบดไดอะแกรมฝนส่วนตัวแปร K นี้จะได้ เป็นเส้นตรงขนานกับแกนนอน ที่มีขนาดเท่ากับ  $20 \log K$  dB และมีกราฟของมุม เป็นศูนย์

2. ส่วนประกอบของการอินทิกรัลและการเดริเวทีฟ

ในกรณีของตัวแปรอินทิกรัล

ขนาดของ  $\frac{1}{j\omega}$  ในกราฟของล็อกแมกนิจูด คือ

$$20 \log \left| \frac{1}{j\omega} \right| = -20 \log \omega \quad \text{dB}$$

และมีค่ามุมเป็น

$$\phi = -90 \text{ (องศา)}$$

ลักษณะของรูปกราฟล็อกแมกนิจูดจะเป็นเส้นตรงที่มีความชันเท่ากับ  $-20 \text{ dB/decade}$

ในกรณีของตัวแปรความเร็ว

ขนาดของ  $j\omega$  ในกราฟของล็อกแมกนิจูดจะเป็น

$$20 \log |j\omega| = 20 \log \omega \quad \text{dB}$$

และมีค่ามุมเป็น

$$\phi = 90 \text{ (องศา)}$$

ลักษณะรูปกราฟ จะเป็นเส้นตรงที่มีความชันคงที่  $20 \text{ dB/decade}$  ผ่านจุด  $0 \text{ dB}$  ที่  $\omega = 1$

3. ตัวแปรอันดับหนึ่งของ  $(1 + j\omega T)^{\pm 1}$

สำหรับพจน์  $\frac{1}{(1 + j\omega T)}$  จะได้ว่าล็อกแมกนิจูดเป็น

$$20 \log \left| \frac{1}{(1 + j\omega T)} \right| = -20 \log \sqrt{1 + \omega^2 T^2} \quad \text{dB}$$

กรณีความถี่ต่ำ คือ  $\omega \ll 1/T$  จะสามารถประมาณกราฟล็อกแมกนิจูดนี้ได้เป็น

$$-20 \log \sqrt{1 + \omega^2 T^2} \cong -20 \log 1 = 0 \quad \text{dB}$$

กรณีความถี่สูง กล่าวคือ  $\omega \gg 1/T$  จะได้ว่า

$$-20 \log \sqrt{1 + \omega^2 T^2} \cong -20 \log \omega T \quad \text{dB}$$

ซึ่งก็คือกราฟเส้นตรงที่มีความชันเท่ากับ  $-20 \text{ dB/decade}$  โดยเริ่มจากความถี่เชิงมุมที่

$$\omega = 1/T$$

เราจึงได้ข้อสรุปการแทนผลตอบสนองทางความถี่ของ เทอม  $\frac{1}{(1 + j\omega T)}$  นี้ โดยการ

ประมาณผลตอบสนองด้วยเส้นตรง 2 เส้นคือ

1. เส้นตรงที่ศูนย์เดซิเบล สำหรับความถี่ในช่วง  $0 < \omega < 1/T$

2. เส้นตรงที่มีความชันเท่ากับ  $-20 \text{ dB/decade}$  ในช่วงความถี่  $1/T < \omega < \infty$

เส้นตรงทั้งสองนี้ ทำหน้าที่เป็นเส้นสัมผัสโดยเส้นกราฟที่แท้จริง จะมีค่าต่ำกว่าเส้นสัมผัสที่ความถี่เชิงมุม  $\omega = 1/T$  เท่ากับ  $3 \text{ dB}$  ซึ่งมาจาก

$$-20 \log \sqrt{1+1} + 20 \log 1 = -10 \log 2 = -3.03 \text{ dB}$$

มุมของตัวแปร  $\frac{1}{(1+j\omega T)}$  จะมีค่าเป็น

$$\phi = -\tan^{-1} \omega T$$

ที่  $\omega = 0$  จะมี  $\phi = 0$  องศา

ที่  $\omega = 1/T$  จะมี  $\phi = -\tan^{-1} 1 = -45$  องศา

ที่  $\omega = \infty$  จะมี  $\phi = -\tan^{-1} \infty = -90$  องศา

และในการทำงานเดียวกัน การหารูปกราฟของตัวแปร ก็สามารถทำได้โดยการเปลี่ยนเครื่องหมายในกราฟล็อกแมกนิจูดและมุม ดังนี้

$$20 \log |1+j\omega T| = -20 \log \left| \frac{1}{1+j\omega T} \right|$$

และ

$$\phi = \text{มุมของ } 1+j\omega T = \tan^{-1} \omega T = \text{มุมลบของ } \frac{1}{1+j\omega T}$$

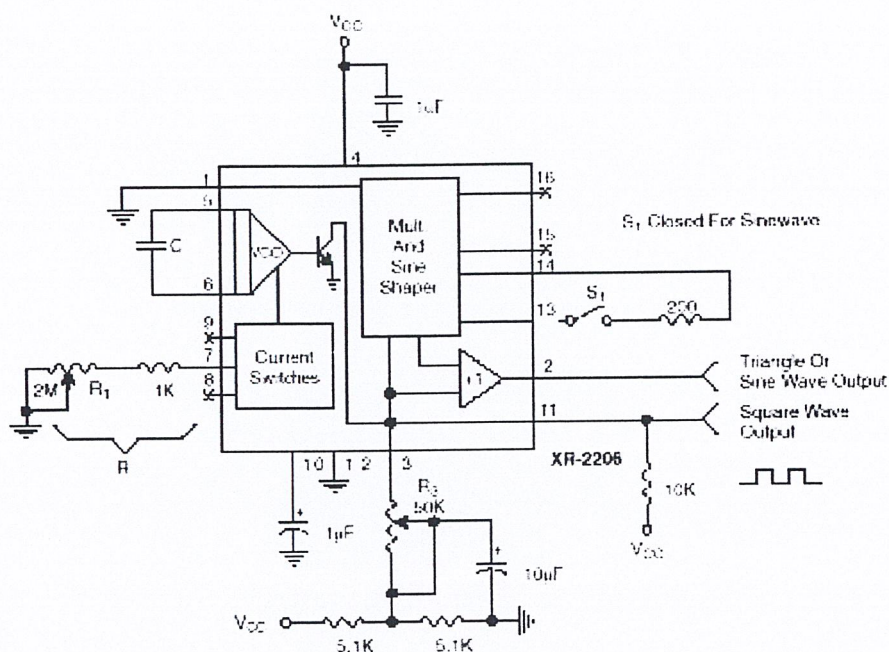
ความถี่เชิงมุมจะมีค่าเท่ากับ  $1/T$  เช่นกัน แต่ความชันของเส้นสัมผัส ด้านความถี่สูงจะเป็น  $20 \text{ dB/decade}$  แทนและมีมุมแปรค่าจากศูนย์องศาถึงเก้าสิบองศา เมื่อ  $\omega$  เป็นศูนย์ถึงอินฟินิตี้

## 2.2 ชุดกำเนิดความถี่

เจนเนอเรเตอร์ (Generator) เป็นวงจรกำเนิดสัญญาณความถี่ที่จะใช้ในการแสดงความถี่ออกทางเอาต์พุต สามารถเจนเนอเรเตอร์ความถี่ได้ตั้งแต่  $0.1 \text{ Hz} - 1 \text{ MHz}$  ซึ่งเราจะควบคุมความถี่ผ่านทางคอมพิวเตอร์

ในการสร้างความถี่นั้นจะใช้ ไอซีที่ทำหน้าที่กำเนิดความถี่โดยเฉพาะ โดยเราจะใช้ ไอซีเบอร์ XR2206 ซึ่งเป็นไอซีฟังก์ชันเจนเนอเรเตอร์ (Function Generator) ในการกำเนิดสัญญาณ

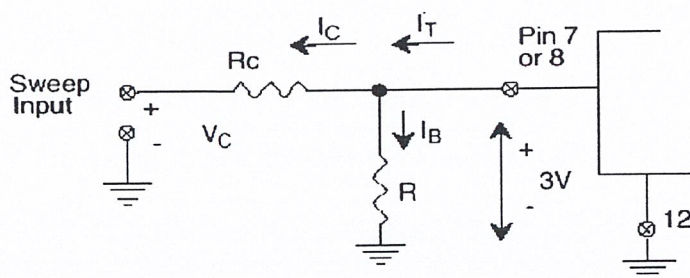
ซึ่งทางผู้ผลิตได้ให้ฟังก์ชันรูปแบบสัญญาณ 3 แบบ คือ สัญญาณซายน์ สัญญาณสามเหลี่ยม และ สัญญาณสี่เหลี่ยม สำหรับโครงงานนี้จะกำเนิดสัญญาณรูปซายน์เท่านั้น



รูปที่ 2.2 วงจรสมมูลภายในและการต่อใช้งานของ XR2206

### ลักษณะพิเศษของ RX2206

- ความเพี้ยนของสัญญาณซายน์ 0.5 %
- เสถียรภาพทางอุณหภูมิ 20 ppm/ $^{\circ}$ C
- Wide Sweep Range 2000 : 1
- Low – Supply Sensitivity 0.01%
- การมอดดูเลขขนาดสัญญาณเป็นเชิงเส้น
- ใช้ไฟเลี้ยงในช่วง 10 V ถึง 26V
- Adjustable Duty Cycle 1% - 99%



รูปที่ 2.3 ลักษณะการต่อแบบปรับแรงดันได้เพื่อควบคุมความถี่

### การทำงานของ XR2206

XR2206 เป็นไอซี 16 ขา ที่มีหัวใจสำคัญอยู่ที่ VCO (Voltage Control Oscillator) ซึ่งมีอินพุตอยู่ที่ขา 5 และขา 6 โดยจะต้องใช้ตัวเก็บประจุ (timing capacitor) ซึ่งมีค่าอยู่ในช่วง 0.001-100  $\mu\text{F}$

สำหรับตัวต้านทานจับเวลา (timing resistor) นั้นจะต่อกับขา 12 (V-) และขา 7 หรือขา 8 ซึ่งจะมีค่าอยู่ระหว่าง  $1\text{k}\Omega - 2\text{M}\Omega$  ค่าของตัวต้านทานจับเวลาและตัวเก็บประจุจับเวลานั้นจะมีผลต่อความถี่ในการอออสซิเลทซึ่งจะมีค่าเท่ากับ

$$f_0 = 1/RC \quad (\text{Hz}) \quad \dots\dots\dots(1)$$

จะเห็นว่าเราสามารถที่จะเปลี่ยนแปลงค่า R หรือ C เพื่อให้ความถี่เปลี่ยนแปลงได้ แต่เพื่อที่จะให้เกิดการคงตัวของอุณหภูมิ (Temperature Stability) และความเพี้ยนของสัญญาณไซน์ (Sine) น้อยที่สุด ควรจะให้ค่าของ Resistor มีค่าอยู่ระหว่าง  $4\text{k}\Omega$  ถึง  $200\text{k}\Omega$

ในการเลือกต่อตัวต้านทานจับเวลานั้นว่าจะต่อกับขา 7 หรือขา 8 นั้น เราพิจารณาโดยดูว่ามีการป้อนสัญญาณที่ขาเอฟเอสเคอินพุต(FSK INPUT) นี้ต่อกับแรงดันไฟฟ้าต่ำกว่า 1 V ขา 8 จะต้องต่อตัวต้านทานด้วย

ส่วนของ VCO ของไอซีนั้นผลิตสัญญาณได้ 2 ชนิด คือ สัญญาณแรมพ์ (Ramp) ซึ่งจะป้อนไปที่ส่วนของมัลติพลายเออร์ และไซน์ เซฟเปอร์ บล็อก (Multiplier And Sine Shaper Block) อีกทีหนึ่ง และสัญญาณสี่เหลี่ยม (Rectangular) ซึ่งป้อนออกที่ขาเอาต์พุตที่ขา 11 โดยผ่านทรานซิสเตอร์ ซึ่งการผลิตรูปคลื่นนี้ก็ขึ้นอยู่กับตัวเก็บประจุจับเวลา โดยตัวเก็บประจุนี้จะเริ่มนับเก็บประจุ ซึ่งเป็นผลทำให้เกิดเป็นรูปแรมพ์ที่กำลังพุ่งขึ้นและที่อีกเอาต์พุตจะได้จะสัญญาณ High ที่รูปคลื่นสี่เหลี่ยมจนกระทั่งแรงดันไฟฟ้านั้นจะถึงจุดหนึ่งเรียกว่า ไฟร์ง โวลต์เตจ(Firing Voltage)

ที่จุดนี้จะทำให้สัญญาณรูปสี่เหลี่ยมจะกลับกลายเป็น Low และตัวเก็บประจุจัดเวลา จะเก็บประจุในทิศทางกลับกับตอนต้นเป็นผลทำให้สัญญาณรูปแรมพ์ จะตกลงซึ่งก็จะตกลงจนถึงจุดไฟรีจ โวลต์ เตจ เช่นกัน จะทำให้คลื่นรูปสี่เหลี่ยมกลับกลายเป็นสัญญาณระดับ High และขบวนการต่างๆ ก็จะกลับไปกลับมาเช่นนี้เหมือนเดิม

จากการอธิบายข้างต้นจะเห็นว่า VCO ส่วนนี้จะผลิตคลื่นรูปสามเหลี่ยมที่เหลี่ยมที่สมมาตรออกมาถ้าเกิดนำเอาสัญญาณ สี่เหลี่ยมที่ได้จากขา 11 นี้มาต่อเข้ากับขา เอฟเอสเค (ขา 9) ของไอซีจะมีผลทำให้ คลื่นรูปแรมพ์และรูปสี่เหลี่ยมที่ไม่สมมาตรออกมาแทน

รูปคลื่นแรมพ์ที่ได้จากส่วนของ VCO ของ ไอซี XR-2206 นี้จะถูกนำเข้าไปยังส่วนของมัลติไพล์เออร์ และเซฟเฟออร์ บล็อกอีกทีซึ่งส่วนนี้ทำหน้าที่คล้ายกับวงจรขยายความต่าง ซึ่งจะทำให้เอาต์พุตอิมพีแดนซ์ที่ขา 3 มีค่าสูง และที่ขา 2 จะเป็นบัฟเฟอร์เอาต์พุตที่มีค่าอิมพีแดนซ์เท่ากับ  $600 \Omega$  ในกรณีที่เปิดวงจรที่ขา 13 และขา 14 เปิดวงจร (open circuit) นั้นจะมีผลทำให้ที่เอาต์พุตขา 2 และ 3 นั้นจะให้รูปคลื่นแรมพ์ ออกมา แต่ถ้าต่อ resistor ที่มีความต้านทานสัก  $200-300 \Omega$  ที่ขา 13 และ 14 จะทำให้ยอดของรูปคลื่นแรมพ์ถูกตัดออกทำให้เอาต์พุตที่ขา 2 และ 3 นั้นผลิตรูปคลื่นซายน์ออกมาถ้ามีการปรับแต่งที่ถูกต้องและเหมาะสมจะทำให้คลื่นรูปซายน์ที่ได้มีความเพี้ยนเพียง 0.5% เท่านั้น

สำหรับอัตราการขยายและเฟสของเอาต์พุตของมัลติไพล์เออร์ สามารถเปลี่ยนแปลงได้โดยการเพิ่มสัญญาณแรงดันที่ขา 1 ของไอซี เอาต์พุตที่ได้จะถูกควบคุมโดยการเปลี่ยนแปลงสัญญาณแรงดันที่ขา 1 ซึ่งค่าแรงดันนี้ควรอยู่ราวๆ ครึ่งหนึ่งของไฟเลี้ยงที่ป้อนให้ โดยที่ค่าของเอาต์พุตจะมีค่าเป็นศูนย์ เมื่อสัญญาณแรงดันที่ขา 1 มีค่าเท่ากับครึ่งหนึ่งของแรงดันไฟเลี้ยงพอดี และจะเพิ่มขึ้นเมื่อสัญญาณแรงดันเพิ่มขึ้น แต่ถ้าระดับแรงดันนี้เกิดลดลงต่ำกว่าครึ่งหนึ่งของแรงดันไฟเลี้ยง ที่จะทำให้สัญญาณเอาต์พุตเพิ่มขึ้นเช่นกัน แต่ทว่าเฟสที่ได้จะตรงข้ามกัน คุณสมบัตินี้เองสามารถนำมาใช้ในการมอดูเลทขนาด (Amplitude Modulation) หรือ เฟสชิฟท์คีย์(Phase Shift Key) ซึ่งจะให้เอาต์พุตที่ขา 2 และ 3

เนื่องจากว่าเอาต์พุตที่ขา 3 ของไอซี XR-2206 นั้นต่อกับอินพุตของวงจรขยายที่มีอัตราขยายเท่ากับ 1 เท่านั้น ซึ่งทำให้เกิด บัฟเฟอร์เอาต์พุต ที่มีค่าอิมพีแดนซ์เท่ากับ  $600 \Omega$  ที่ขา 2 ทำให้เราสามารถที่จะป้อนสัญญาณอินพุตเข้าที่วงจรขยายบัฟเฟอร์ โดยการใช่วงจรแบ่งแรงดัน (Potential Divider) หรือ อิมพีแดนซ์ เข้าที่ขา 3 ได้โดยเทียบกับกราวด์ซึ่งคุณสมบัตินี้เองทำให้สามารถควบคุมอัตราขยายได้ด้วยวิธีง่ายๆ

### การสวิตช์ความถี่

ความถี่ของการออสซิลเลท จะเป็นสัดส่วนกับกระแสไอโอมิ่ง (timing) รวมทั้งหมด  $I_T$  ที่ไหลจากขา 7 หรือขา 8

$$F = 320I_T (mA) / C (\mu F) \quad (\text{Hz}) \dots\dots\dots(2)$$

ขั้วต่อของการไอโอมิ่ง (ขา 7 หรือ 8) นั้นจะเป็นจุดที่มีอิมพีแดนซ์ต่ำ และภายในจะไบอัสไว้ด้วยแรงดันขนาด +3 V เทียบกับขาที่ 12 ความถี่จะเปลี่ยนแปลงอย่างเป็นเชิงเส้นกับค่า  $I_T$  ตลอดช่วงกว้างของค่ากระแสจาก 1  $\mu A$  ถึง 3 mA ความถี่สามารถควบคุมได้โดยการป้อนแรงดันควบคุม  $V_c$  เข้ามาที่ขาไอโอมิ่งที่ใช้งานดังที่แสดงในรูปที่ความถี่ของการออสซิลเลทจะสัมพันธ์กับ  $V_c$  คือ

$$f = (1/RC) + 1 + (R/R_c)(1 - V_c/3) \quad (\text{Hz}) \dots\dots\dots(3)$$

ซึ่ง  $V_c$  หน่วยเป็น โวลต์ อัตราขยาย (Gain) ของการเปลี่ยนแรงดันเป็นความถี่ K คือ

$$K = -0.32/R_c C \quad (\text{Hz/V}) \dots\dots\dots(4)$$

### ข้อควรระวัง

สำหรับการทำงานของวงจร ที่ปลอดภัย ควรจะจำกัดไว้ที่ไม่ให้เกิน 3 mA

#### เอาต์พุตแอมพลิจูด (Output Amplitude)

แอมพลิจูดทางเอาต์พุตสูงสุดจะเป็นส่วนกลับกับตัวต้านทานที่ต่ออยู่ภายนอกคือตัวต้านทานที่ต่ออยู่กับขา 3 ของไอซี สำหรับเอาต์พุตแบบชาน์เนลแอมพลิจูด (Sinewave Amplitude) จะมีค่าประมาณ 60 mV ต่อค่า  $R_3$  เท่ากับ 1k $\Omega$  ตัวอย่างถ้า  $R_3$  เท่ากับ 50k $\Omega$  จะให้สัญญาณแบบชาน์เนลทางเอาต์พุตประมาณ  $\pm 3$  V

## 2.3 การแปลงสัญญาณดิจิทัลเป็นอนาล็อก

การแปลงสัญญาณจากดิจิทัลเป็นอนาล็อกเป็นการนำเอากลุ่มของบิตข้อมูลมาแปลงจากรูปแบบของบิตเป็นเสมือนระดับ โวลต์เดจ ที่ต่อเนื่อง การแปลงสัญญาณจากดิจิทัลเป็นอนาล็อก

ปกติแล้วจะใช้ไอซีออปแอมป์ในการออกแบบวงจร โดยเฉพาะซึ่งมีอยู่หลายชนิดด้วยกัน แต่ในที่นี้จะกล่าวถึงวงจรที่เอเพียงบางชนิดเท่านั้น

สัญญาณเอาต์พุตที่ได้จากวงจรแปลงสัญญาณดิจิทัลเป็นอนาล็อกอาจจะเป็นระดับโวลต์ เตจหรือกระแสไฟฟ้าก็ได้ขึ้นอยู่กับตัวโครงสร้างของวงจรภายใน จำนวนของระดับสัปดาห์หรือกระแสไฟฟ้าของวงจรที่เอหาได้จากสมการคือ

$$N = 2^n \dots\dots\dots(5)$$

เมื่อ N คือจำนวนของระดับสัญญาณเอาต์พุตที่แตกต่างกัน

n คือ จำนวนของบิตไบนารีอินพุต

ขนาดของแต่ละระดับมีความสัมพันธ์ดังสมการ

$$\text{ขนาดของแต่ละระดับ} = V_{BB} / 2^n \dots\dots\dots(6)$$

เมื่อ  $V_{BB}$  เป็นศักดาเอาต์พุตสมบูรณ์แบบ (full scale output)

ลักษณะสมบัติของดีทีเอ ความละเอียด(resolution) ขึ้นอยู่กับจำนวนบิตข้อมูลทางด้านอินพุต เช่น วงจรดีทีเอ ขนาด 8 บิตมีระดับเอาต์พุต 256 ระดับมีความละเอียดของสัญญาณเป็น 1/256 ความถูกต้อง (accuracy) จากการเปรียบเทียบระหว่างเอาต์พุตเดิมและเอาต์พุตที่ปรากฏโดยคิดที่เต็มสเกล 10 Volt มีความถูกต้อง  $\pm 0.2\%$  แล้วค่าความผิดพลาดสูงสุดคือ  $0.002 \times 10 = 20 \text{ mV}$

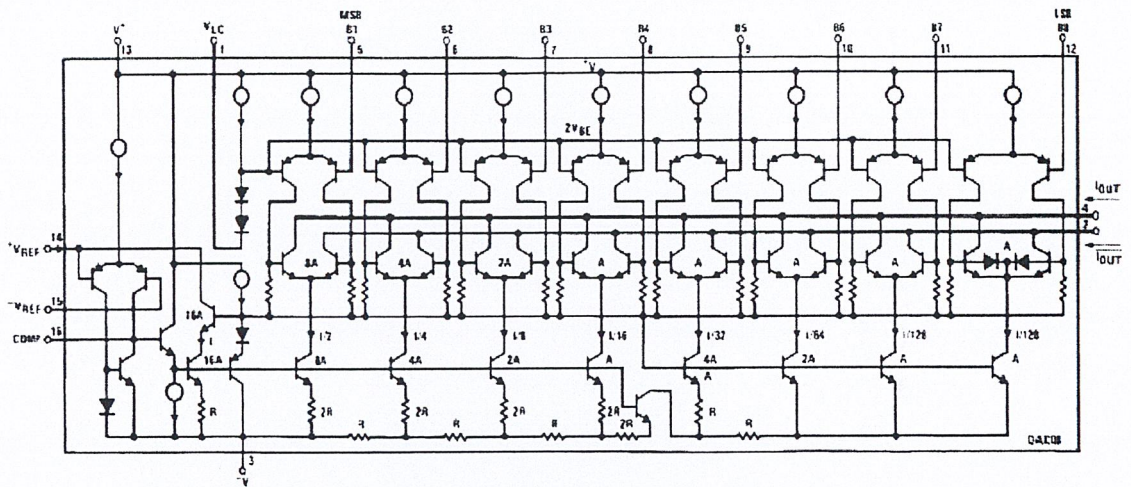
ความผิดพลาดอาจเกิดขึ้นหลายประเภทเช่น ความผิดพลาดเชิงเส้น(linearity error) คือเอาต์พุตที่ได้จริงต่างจากเอาต์พุตตามทฤษฎีที่ควรเป็น ซึ่งสาเหตุอาจจะเนื่องมาจากแหล่งจ่ายกระแสหรือค่าความต้านทานความผิดพลาดทางอัตราขยาย (Gain Error) เกิดจากความผิดพลาดของตัวต้านทานป้อนกลับของออปแอมป์ที่ทำหน้าที่เปลี่ยนจากกระแสเป็นแรงดันความผิดพลาดออฟเซต(offset error) คือเมื่ออินพุตทุกตัวที่เป็นศูนย์แล้ว แต่เอาต์พุตที่ได้ไม่เป็นศูนย์ก็จะมีค่าความผิดพลาดรวมอยู่ด้วยค่าความผิดพลาดนี้เกิดจากความผิดพลาดของการขยายของออปแอมป์

วงจรดีทีเอที่ใช้อยู่คือ ไอซีเบอร์ DAC 0800 เป็น converter ขนาด 8 บิตที่ให้เอาต์พุตเป็นค่ากระแสที่มีค่า setting time เป็น 100 ns และให้ค่า output กระแสไม่เกิน 2 mA ด้วยค่ากระแสนี้สามารถให้ค่าแรงดันที่เอาต์พุตช่วงกว้าง ( $20 V_{pp}$ )

สมบัติพิเศษของ DAC0800

- setting time ของกระแส output ต่ำ 100ns
- ความผิดพลาดเต็มสเกล  $\pm 1 \text{ LSB}$

- ความไม่เชิงเส้นตามอุณหภูมิ  $\pm 0.1\%$
- ค่าเบี่ยงเบนกระแสเต็มสเกล  $\pm 10\text{ppm}/^{\circ}\text{C}$
- ให้ค่า output สูง -10 to +18 V
- มีการเสริมกระแส output
- สามารถ ต่อกับ IC TTL, CMOS ได้โดยตรง
- ไฟเลี้ยงช่วงกว้าง  $\pm 4.5\text{ V to } \pm 18\text{ V}$
- ใช้กำลังงานต่ำ 33 mW ที่  $\pm 5\text{ V}$

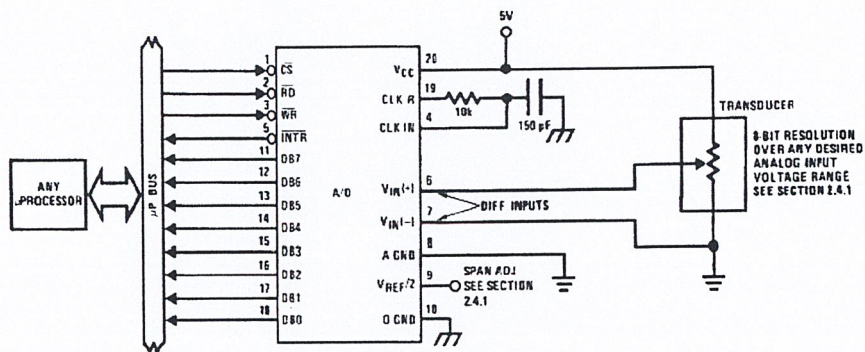


รูปที่ 2. 4 แสดงวงจรสมมูลภายในของ DAC 0800

วงจรสมมูลภายในของ DAC0800 ในแต่ละบิตจะเป็นวงจรในลักษณะของ differential amplify คือเป็นทรานซิสเตอร์ 2 ตัว ต่อขา Emitter ร่วมกันส่วนขา 2 และ ขา 4 จะเป็น  $I_{out}$  (กระแส output) ที่ต่อกับขา collector ของวงจร เป็นลักษณะการดึงกระแส โดยที่ผลรวมของกระแสของทั้งขา 2 และขา 4 ไม่เกิน 2 mA

แรงดันอ้างอิงเป็นส่วนที่สำคัญมากสำหรับ วงจรแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อกและ ไอซีตัวนี้ก็มีขาแรงดันอ้างอิงบวก ( $V_{REF}$ ) ขา 14 ถ้าใช้งานในลักษณะปกติ (กระแสทิศทางไหลเข้า) จะต่อกับ  $R_{REF} = 5\text{ k}\Omega$  และแรงดันอ้างอิงลบ ( $V_{REF}$ ) ขา 15 จะต่อผ่าน  $R_{REF}$  ลงกราวนด์

## 2.4 การแปลงสัญญาณอนาล็อกเป็นดิจิทัล



รูปที่ 2. 5 วงจรประยุกต์ใช้งานอย่างง่ายของ ADC0804

วงจรแปลงสัญญาณ อนาล็อกเป็นสัญญาณดิจิทัล ใช้ IC เบอร์ ADC 0804 เป็นวงจรแปลงสัญญาณขนาด 8 บิต สัญญาณที่สำคัญของวงจรคือ  $V_{in}(+)$  และ  $V_{in}(-)$  ที่ใช้ต่อक्रमวงจรตรวจจับขนาด เพื่อวัดค่าแรงดันโดยมี สัญญาณ  $V_{ref}/2$  เป็นตัวกำหนดความละเอียดของสัญญาณแรงดันที่วัดเช่น ถ้าสัญญาณ  $V_{ref}/2 = 1.28\text{ v}$  ความละเอียดในการวัดจะเป็น  $1.28 / 128\text{ bit} = 0.01\text{ v/bit}$  หรือค่าความละเอียดเป็นดังนี้

$$(V_{ref}/2) / 128\text{ bit} = \Delta V / \text{bit}$$

และเนื่องจากวงจร A/D ต้องการ clock ในการแปลงค่าส่งให้คอมพิวเตอร์ ดังนั้นจึงเลือกโหมด self clock โดยใช้ ค่า R และ C ต่อให้วงจรภายใน IC กำเนิดสัญญาณให้กับตัวมันเอง ส่วนสัญญาณที่สำคัญอีก 3 สัญญาณคือ สัญญาณ INTR ที่ใช้ส่งไปยังไมโครคอนโทรลเลอร์เพื่อบอกว่าขณะนี้มันพร้อมที่จะส่ง ข้อมูลให้กับคอมพิวเตอร์แล้ว , สัญญาณ RD เพื่อบอกว่าขณะนี้คอมพิวเตอร์ ต้องการอ่านข้อมูลจาก ตัว A/D , สัญญาณ CS เพื่อบอกว่าขณะนี้คอมพิวเตอร์ เลือกที่จะติดต่อกับ A/D

## 2.5 MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นไมโครคอนโทรลเลอร์แบบชิปเดี่ยว ที่ผลิตโดยบริษัทอินเทลที่มีอยู่ด้วยกันหลายเบอร์ ซึ่งแต่ละเบอร์นั้นมีคุณสมบัติที่แตกต่างกันตามแต่จะเลือกใช้งานให้เหมาะสม โดยทั่วไปแล้วคุณสมบัติที่แตกต่างกันในแต่ละเบอร์ก็คือ จำนวน

Memory Rom Ram, Bit I/O

### 2.51 คุณสมบัติของ MCS-51

- ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว
- มีหน่วยความจำสำหรับเก็บโปรแกรมควบคุมการทำงานอยู่ในชิปจำนวน 4 กิโลไบต์ (เบอร์ 8031,8032 ไม่มีหน่วยความจำส่วนนี้ ส่วนเบอร์ 8052 มีหน่วยความจำส่วนนี้รวมทั้งสิ้น 16 กิโลไบต์)
- มีหน่วยความจำสำหรับเก็บข้อมูลทั่วไป (RAM) อยู่ในชิปจำนวน 128 ไบต์ (ใน 8031,8051) หรือ 256 ไบต์ (ในเบอร์ 8032,8052)
- สามารถใช้หน่วยความจำสำหรับ โปรแกรมและข้อมูลที่อยู่ภายนอกชิปได้อย่างละ 64 กิโลไบต์ แยกจากกัน
- คำสั่งส่วนใหญ่ใช้เวลาทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิร์ตซ์
- มีพอร์ตที่สามารถรับหรือส่งข้อมูลได้ทั้ง 2 ทิศทาง จำนวน 4 พอร์ตๆ ละ 8 บิต หรือสามารถใช้งานเป็นพอร์ตขนาน 1 บิตแยกจากกัน ทำให้เสมือนมีพอร์ตขนาน 1 บิตใช้งานรวมทั้งสิ้น 32 พอร์ต
- รับและส่งข้อมูลแบบอนุกรมได้ในตัว โดยสามารถกำหนดอัตราเร็วในการรับและส่งข้อมูล (baud rate) ได้ตั้งแต่ 300 ถึง 375 กิโลบิตต่อวินาที
- จัดลำดับความสำคัญของสัญญาณอินเทอร์รัปต์ได้ 2 ระดับ
- มีรีจิสเตอร์สำหรับใช้งานเป็นไทม์เมอร์หรือเคาน์เตอร์เพื่อนับจำนวนสัญญาณนาฬิกาภายในชิป หรือนับการเปลี่ยนสถานะของสัญญาณภายนอกขนาด 16 บิต จำนวน 2 ตัว เพื่อใช้สำหรับนับจำนวนพัลส์ วัดความกว้างของพัลส์หรือใช้วัดช่วงเวลา (ในเบอร์ 8052 จะมี 3 ตัว)
- หน่วยความจำสำหรับเก็บข้อมูลภายในบางส่วนสามารถเข้าถึงข้อมูลได้ทั้งระดับไบต์และระดับบิตเพื่อให้การออกแบบโปรแกรมและการควบคุมระบบทำได้ง่ายขึ้น
- มีคำสั่งคูณและหารเลขขนาด 8 บิตในตัวเอง
- สามารถประมวลผลแบบบูลีนเพื่อใช้งานควบคุมโดยเฉพาะ

- ใช้โปรแกรมของไมโครคอนโทรลเลอร์ตระกูล MCS-48 (upwardly compatible) ได้  
ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ที่จัดว่าเป็นเบอร์พื้นฐานในตระกูลนี้คือ เบอร์ 8051, 8751 และ 8031 ซึ่งมีจำนวนขาภายนอก 40 ขาเท่ากัน ใช้เวลาและสัญญาณในการปฏิบัติคำสั่งแต่ละคำสั่งเท่ากัน (มีไทม์มิ่งไคอะแกรมเหมือนกัน) ใช้แรงดันไฟฟ้าเท่ากัน สิ่งที่แตกต่างกันระหว่างเบอร์ทั้งสามคือ ขนาดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป (on chip program memory) ซึ่งมีไว้เพื่อตอบสนองความต้องการที่ไม่เหมือนกัน

## 2.52 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีสมาชิกในตระกูลหลายเบอร์ด้วยกัน แต่ละเบอร์จะมีคุณสมบัติพิเศษบางอย่างแตกต่างกัน เช่น มีหน่วยความจำภายในสำหรับเก็บโปรแกรมและข้อมูลภายในชิปเพิ่มขึ้น มีวงจรเปลี่ยนค่าสัญญาณอนาล็อกเป็นดิจิทัลในตัว สามารถรับสัญญาณอินเทอร์รัปต์ได้หลายชนิด ทำกระบวนการ DMA (Direct Memory Access) ได้ในตัว มีรีจิสเตอร์สำหรับใช้เป็น ไทม์เมอร์หรือเคาน์เตอร์เพิ่มขึ้น

ไมโครคอนโทรลเลอร์เบอร์ที่นับได้ว่าเป็นเบอร์พื้นฐานสำหรับตระกูล MCS-51 นี้ได้แก่ เบอร์ 8051, 8031, 8751 โดยเบอร์ 8051 จัดเป็นสมาชิกตัวแรกในตระกูล ซึ่งมีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น ROM ขนาด 4 กิโลไบต์ และหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายใน MCS-51 (RAM) เองจำนวน 128 ไบต์ มีพอร์ตขนาด 8 บิต 4 พอร์ต มีรีจิสเตอร์สำหรับใช้เป็น ไทม์เมอร์หรือเคาน์เตอร์ขนาด 16 บิตรวม 2 ตัว รับสัญญาณอินเทอร์รัปต์จากภายนอกได้ 2 ชนิด สามารถรับและส่งข้อมูลแบบอนุกรมผ่านทางพอร์ตสื่อสารข้อมูลแบบอนุกรม มีวงจรออสซิลเลเตอร์เพื่อสร้างสัญญาณนาฬิกาควบคุมการทำงานในตัวเอง ส่วนเบอร์ 8751 จะมีคุณสมบัติเหมือนเบอร์ 8051 ทุกอย่าง ต่างกันเพียงชนิดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปของเบอร์ 8751 จะเป็น EPROM แทนที่จะเป็น ROM ส่วนเบอร์ 8031 จะเหมือนกับเบอร์ 8051 ต่างกันเพียงในเบอร์ 8031 ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเท่านั้น

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ทุกเบอร์ใช้แรงดันไฟเพียง 5 โวลต์ในการทำงาน ส่วนกระแสไฟฟ้าที่ใช้จะแตกต่างกันไปตามชนิดของเทคโนโลยีที่ใช้ในการผลิต เบอร์ของไมโครคอนโทรลเลอร์ตระกูลนี้ ที่มีตัวอักษร C อยู่ตรงกลางเบอร์ เช่น 80C31, 80C51 จะเป็นเบอร์ของชิปที่ผลิตโดยอาศัยเทคโนโลยี CHMOS ซึ่งใช้พลังงานในการทำงานน้อยกว่าและสามารถควบคุมการใช้พลังงานของตัวชิปได้จากโปรแกรมเพื่อการประหยัดพลังงานในระบบ

หน้าที่การใช้งานแต่ละขาของชิปไมโครคอนโทรลเลอร์ในตระกูล MCS-51 มีดังนี้

- ขา Vss (ขา 20) สำหรับต่อลงกราวด์
- ขา Vcc (ขา 40) สำหรับต่อแหล่งจ่ายแรงดันกระแสตรงขนาด 5 โวลต์ (DC. 5 Volt)
- ขาพอร์ต 0 (ขา 32-39) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 0 ขนาด 8 บิต (P0.0-P0.7) แบบ Open Drain Bidirectional พอร์ตนี้สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้เพื่อบังคับให้ขาอยู่ในสถานะถูกปล่อยลอย (มีสถานะ high impedance) นอกจากใช้งานเป็นอินพุตเอาต์พุตพอร์ตแล้ว พอร์ต 0 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บ โปรแกรมและข้อมูลภายนอกชิปด้วย โดยส่งค่า แอดเดรสไบต์ต่ำ (A0-A7) และมัลติเพล็กซ์กับการรับส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่านข้อมูลโดยมีวงจรถูกผูกภายใน
- ขาพอร์ต 1 (ขา 1-8) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 1 (P1.0-P1.7) สามารถใช้งานเป็นอินพุตหรือเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะ high impedance โดยมีวงจรถูกผูกภายใน  
ขา P1.0 – P1.1 ในเบอร์ 8052 จะใช้งานในหน้าที่อย่างอื่นนอกเหนือจากใช้เป็นอินพุตเอาต์พุตพอร์ตทั่วไปด้วย รายละเอียดจะกล่าวต่อไปภายหลัง
- ขาพอร์ต 2 (ขา 21-28) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 2 (P2.0-P2..7) ขนาด 8 บิต แบบ Open Drain Bidirectional พอร์ตนี้สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้โดยหากใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อบังคับให้ขาอยู่ในสถานะ high impedance นอกจากจะใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปแล้ว พอร์ต 2 ยังใช้ในการติดต่อหน่วยความจำสำหรับเก็บ โปรแกรมและข้อมูลภายนอกด้วย โดยใช้สำหรับส่งค่าแอดเดรสไบต์สูง (A8-A15) และมีวงจรถูกผูกภายใน
- ขาพอร์ต 3 (ขา 10-17) มี 8 ขา ใช้เป็นขาสำหรับพอร์ต 3 (P3.0-P3.7) สามารถใช้งานเป็นอินพุตเอาต์พุตพอร์ตทั่วไปได้ หากต้องการใช้งานเป็นอินพุตพอร์ต ต้องโหลดค่า 1 ไปยังแต่ละบิตของพอร์ตนี้ เพื่อให้มีสถานะ high impedance โดยใช้วงจรถูกผูกภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆ อีกหลายอย่างดังนี้
  - ขา P3.0 ใ้รับข้อมูลจากภายนอกแบบอนุกรม
  - ขา P3.1 ใ้ส่งข้อมูลออกไปภายนอกแบบอนุกรม
  - ขา P3.2 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเทอร์รัปต์ชนิดที่ 0
  - ขา P3.3 ใช้เป็นอินพุตเพื่อรับสัญญาณอินเทอร์รัปต์ชนิดที่ 1
  - ขา P3.4 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 0
  - ขา P3.5 สัญญาณอินพุตให้เคาน์เตอร์ของไทม์เมอร์ 1

ขา P3.6 ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

ขา P3.7 ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลจากหน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

การใช้งานพอร์ต 3 ในหน้าที่พิเศษดังกล่าวนี้จะต้องโหลดค่า 1 ไปยังแต่ละบิตที่ต้องการใช้ก่อนทุกครั้ง

- ขา RST (ขา 9) ใช้สำหรับการรีเซ็ตวงจรทุกอย่างภายในชิป เพื่อเริ่มต้น การทำงานใหม่ การรีเซ็ตใช้เมื่อเริ่มจ่ายพลังงานหรือเมื่อโปรแกรมเกิดทำงานผิดพลาด เมื่อต้องการรีเซ็ตชิป MCS-51 ขานี้ต้องมีสถานะ 1 เป็นเวลาอย่างน้อย 2 แมกซีนไซเคิลระหว่างที่ออสซิลเลเตอร์ยังทำงานอยู่ โดยต้องต่อตัวต้านทานค่า 8.2 กิโลโอห์มเพื่อทำหน้าที่พูลดาวน์ (รักษาแรงดัน ไฟฟ้าให้มีสถานะเป็นกราวด์) และเพื่อให้ตัวชิปรีเซ็ตเองเมื่อเริ่มจ่ายพลังงาน ให้ต่อตัวเก็บประจุขนาด 10 ไมโครฟารัดคร่อมระหว่างขา RST กับ Vcc
- ขา ALE/PROG (ขา 30) เป็นขาสำหรับใช้ส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลตช์ค่าแอดเดรสไบต์ต่ำ (address latch enable) จากพอร์ต 0 ในระหว่างการติดต่อหน่วยความจำสำหรับเก็บ โปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำภายนอกขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/8 ของความถี่ออสซิลเลเตอร์ที่ใช้ตลอดเวลา ดังนั้นเราสามารถใช้เวลาที่ได้จากขานี้ไปใช้งานอย่างอื่นได้ แต่ความถี่ที่ขานี้จะลดลงครึ่งหนึ่งในระหว่างติดต่อกับหน่วยความจำสำหรับเก็บข้อมูลที่อยู่นอกชิป นอกจากนี้ขา ALE ยังใช้สำหรับควบคุมการเขียน โปรแกรมลงไปใน EPROM สำหรับ MCS-51 เบอร์ที่มีหน่วยความจำสำหรับเก็บ โปรแกรมภายในชิปเป็น EPROM
- ขา PSEN (ขา 29) ใช้ส่งสัญญาณสโตรบเพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิป (program strobe enable) เมื่อชิปทำงานด้วยโปรแกรมจากภายนอกขานี้จะส่งสัญญาณสโตรบสองครั้งในแต่ละแมกซีนไซเคิล แต่ในช่วงการเขียนหรืออ่านข้อมูลกับหน่วยความจำภายนอกหรือเมื่อใช้โปรแกรมจากหน่วยความจำสำหรับเก็บ โปรแกรมภายในชิปจะไม่มีสัญญาณออกมาจากขานี้
- ขา EA/Vpp (ขา 31) เป็นขาสำหรับใช้เลือกให้ MCS-51 ทำงานจากโปรแกรมที่อยู่นอกชิปหรือภายในชิป โดยหากขานี้มีสถานะเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บโปรแกรมภายนอก หากขานี้มีสถานะเป็น 1 หมายถึงบังคับให้ MCS-51 ใช้โปรแกรมจากหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป และสำหรับ MCS-51 ที่มีหน่วยความจำสำหรับโปรแกรมภายในชิป สามารถเลือกให้ทำงานได้ทั้งจากโปรแกรมที่เก็บหน่วยความจำภายใน

ชิปหรือจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิปด้วยการต่อขา EA กับไฟเลี้ยงหรือกราวด์ตามลำดับ ส่วนใน MCS-51 ที่ไม่มีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป ให้ต่อขานี้ลงกราวด์เสมอ

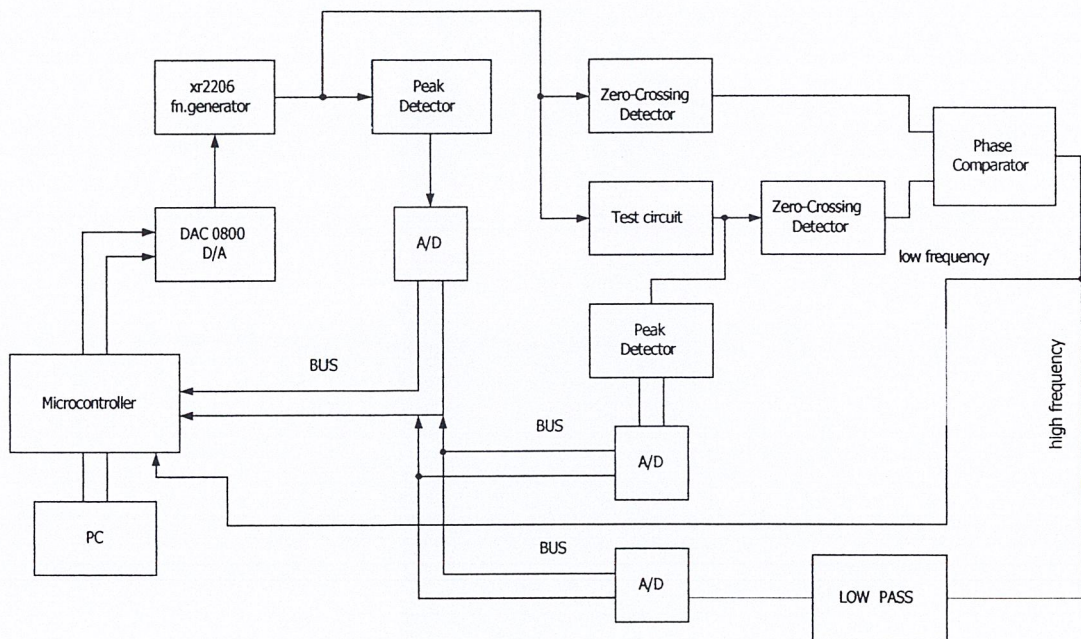
- ขา XTAL1 (ขา 19) ใช้ต่อคริสตัลภายนอก โดยเป็นอินพุตเข้าสู่วงจรรอสซซิลเลเตอร์
- ขา XTAL2 (ขา 18) ใช้ต่อคริสตัลภายนอก โดยเป็นเอาต์พุตเข้าสู่วงจรรอสซซิลเลเตอร์

### บทที่ 3

#### การออกแบบและการสร้าง

เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้านี้ จะเป็นการวิเคราะห์โครงข่ายทางฟิสิกส์ โดยจะหาผลตอบสนองทางความถี่ (Frequency Response) ของโครงข่าย โดยจะทำการป้อนสัญญาณความถี่ค่าต่างๆ เข้าไปยังโครงข่าย แล้วทำการวิเคราะห์ผลตอบสนองความถี่ของโครงข่าย

สำหรับโครงงานนี้จะนำคอมพิวเตอร์มาใช้ เพื่อทำการประมวลผล และแสดงผลตอบสนองทางความถี่ของโครงข่าย ซึ่งมีการทำงานดังรูปที่ 3.1



รูปที่ 3.1 บล็อกไดอะแกรมแสดงการทำงานของโครงงาน

### 3.1 หลักการทำงานของเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า

หลักการทำงานของเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้าสามารถแยกการทำงานได้เป็น 4 ส่วน คือ

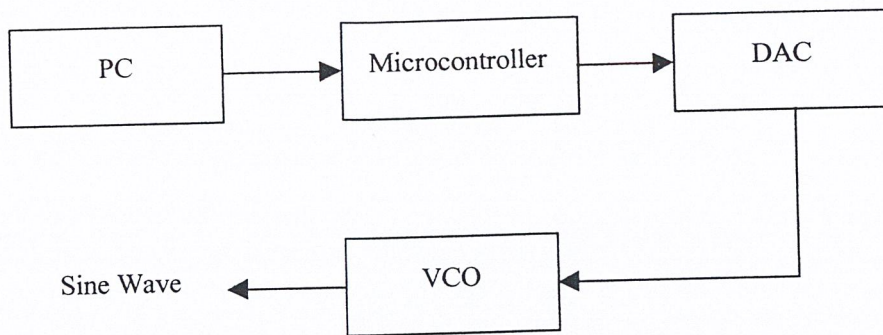
1. วงจรสร้างสัญญาณสวิตช์ความถี่ เป็นส่วนที่ทำหน้าที่สร้างสัญญาณความถี่ต่างๆ ตั้งแต่ 1 Hz – 1MHz เพื่อป้อนความถี่เข้าสู่โครงข่าย
2. วงจรตรวจวัดสัญญาณ ทำหน้าที่ตรวจวัดระดับของสัญญาณที่เข้าและออกจากเครือข่ายของวงจรไฟฟ้า ก่อนจะเข้าสู่หน่วยประมวลผล และแสดงผลของผลตอบสนองทางความถี่ ซึ่งได้แก่วงจรตรวจจับเฟสและขนาด
3. ไมโครคอนโทรลเลอร์
4. หน่วยประมวลผลและแสดงผลของผลตอบสนองทางความถี่ (คอมพิวเตอร์) จะทำการรับข้อมูลจากส่วนตรวจวัดสัญญาณแล้วนำมาทำการประมวลผล แล้วแสดงผลออกทางหน้าจอคอมพิวเตอร์

#### หลักการทำงานของแต่ละส่วน

### 3.2 วงจรสร้างสัญญาณสวิตช์ความถี่

ในการสร้างความถี่จะใช้ไอซีเบอร์ XR2206 ซึ่งเป็นไอซีฟังก์ชันเจเนอเรเตอร์ ใช้กำเนิดสัญญาณชายน้ตั้งแต่ 1HZ – 1 MHz เป็นไอซี 16 ขามีหัวใจสำคัญอยู่ที่ VCO (Voltage Control Oscillator) ส่วนของ VCO จะผลิตสัญญาณแรมป์ (ramp) และจะถูกนำไปยังส่วนมัลติไฟด์เลอร์และเชฟเบอร์บล็อกรีกที่ซึ่งส่วนนี้ทำหน้าที่คล้ายกับวงจรขยายความต่าง ซึ่งเมื่อผ่านส่วนนี้จะทำให้ยอดของรูปคลื่นแรมป์ถูกตัดออกและได้รับการปรับแต่งได้สัญญาณชายน้ออกมา

การสร้างสัญญาณความถี่จะถูกควบคุมด้วยคอมพิวเตอร์ โดยคอมพิวเตอร์จะส่งข้อมูลผ่านไปยังไมโครคอนโทรลเลอร์ จากนั้นจะส่งข้อมูลไปยังตัวเปลี่ยนสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก (Digital to Analog Converter, DAC) ได้เป็นสัญญาณอนาล็อกให้แก่ VCO เพื่อกำเนิดสัญญาณชายน้ออกมาดังรูปที่ 3.2

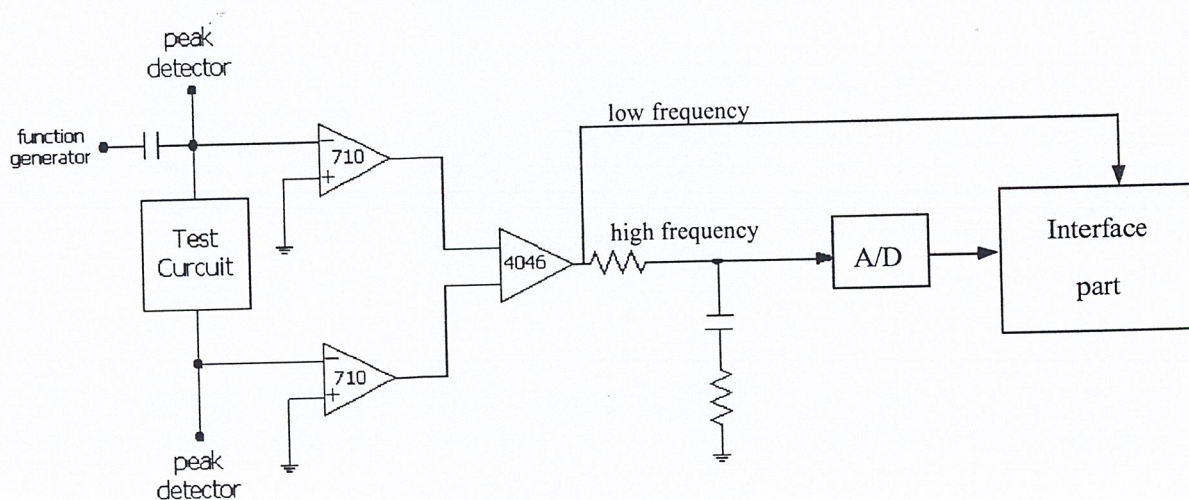


รูปที่ 3.2 แผนผังของวงจรสร้างสัญญาณสรีพความถี่

### 3.3 วงจรตรวจวัดสัญญาณ

เราจะทำการตรวจวัดสัญญาณที่ต้องการและปรับแต่งสัญญาณที่ต้องการ ก่อนที่จะนำสัญญาณที่ได้เข้าสู่วงจรที่ทำหน้าที่เปลี่ยนสัญญาณที่ได้เป็นสัญญาณที่เครื่องคอมพิวเตอร์สามารถใช้ประมวลผลได้ (สัญญาณดิจิทัล)

#### 3.3.1 วงจรตรวจจับเฟส (Phase Detector)

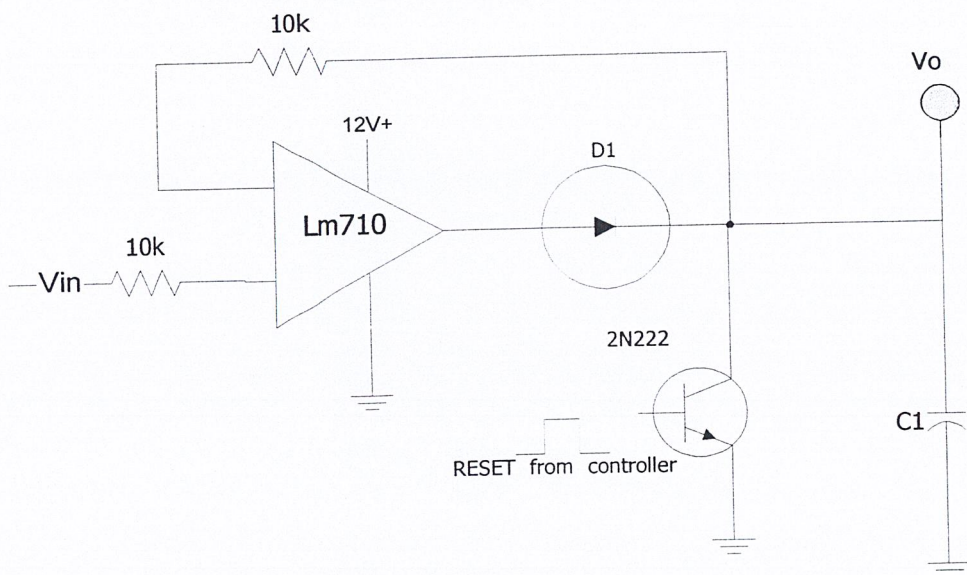


รูปที่ 3.3 วงจรตรวจจับเฟส

จากสัญญาณขาอินพุตที่ได้จาก XR2206 จะผ่านส่วนของวงจร Zero – crossing Detector ซึ่งอาศัยวงจร Comparator ที่มีแรงดันอ้างอิง (Reference) เป็น 0 โวลต์ ได้เป็นสัญญาณสี่เหลี่ยมสองสัญญาณที่มีความต่างเฟสกันอยู่ จากนั้นจึงผ่านวงจร Phase Comparator ซึ่งในที่นี้ใช้ไอซีเบอร์ 4046 ซึ่งจะได้ความต่างเฟสในรูปของสัญญาณพัลส์ ในกรณีที่เป็นการวัดค่าสามารถส่งค่าลักษณะการเปลี่ยนแปลงจาก 0 เป็น 1 ให้กับคอมพิวเตอร์ได้เลย จากนั้นก็ทำให้โปรแกรมเริ่มนับและหยุดนับเมื่อสัญญาณเปลี่ยนจาก 1 เป็น 0 ก็จะได้ค่าในการนับเป็นลักษณะของการวนลูปของโปรแกรม และนำมาเปรียบเทียบกับค่าที่นับได้ในลักษณะเดียวกันของสัญญาณทั้งคาบก่อนเข้าวงจรตรวจจับเฟส จะได้ค่าออกมาเป็นความต่างเฟสเป็นองศา ดังนี้

$$(\text{ค่าที่นับได้ของความต่างเฟส} / \text{ค่าที่นับได้ของคาบ}) = \text{ความต่างเฟสเป็นองศา}$$

### 3.32 วงจรตรวจจับขนาด (Peak Detector)



รูปที่ 3.4 วงจรตรวจจับขนาด

วงจรตรวจจับขนาดจะใช้ออปแอมป์ในการไบแอสสัญญาณในช่วงที่  $V_{in}$  มีค่าเป็นบวก ผ่านไดโอด D1 และทำการชาร์จ (Charge) C1 จนมีระดับแรงดันคร่อม C1 เท่ากับแรงดันพีค (Peak) ของสัญญาณ  $V_{in}$  ด้วยเวลาเท่ากับค่าคงตัวเวลา RC จากนั้นเมื่อต้องการวัดค่าระดับแรงดันของอีกสัญญาณเพื่อนำมาเปรียบเทียบกับกัน ก็ทำการส่งสัญญาณ 5 V ไปไบแอส ทราานซิสเตอร์ที่ใช้ รีเซตค่า

ซึ่ง C1 จะถูกคายประจุ (Discharge) เพื่อใช้วัดค่าต่อไปในเวลาต่อมา

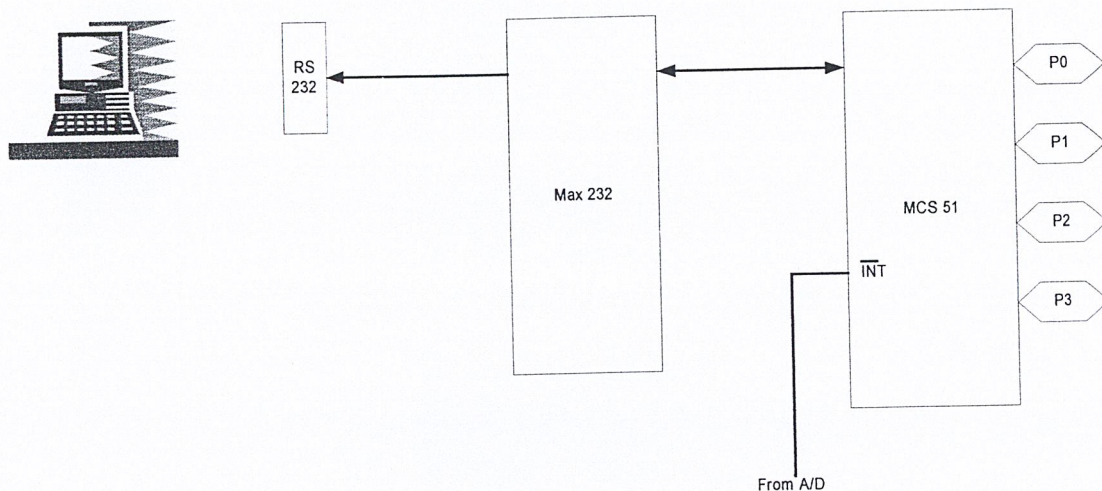
### 3.4 ไมโครคอนโทรลเลอร์

ในโครงการนี้ไม่ได้ใช้ไมโครคอนโทรลเลอร์ในการประมวลผล แต่ใช้เป็นส่วนอินเตอร์เฟสระหว่างคอมพิวเตอร์กับวงจรตรวจวัดสัญญาณ ซึ่งจะแบ่งการทำงานเป็น 3 พอร์ตด้วยกันคือ

พอร์ต 0 ทำหน้าที่เป็น พอร์ตควบคุม

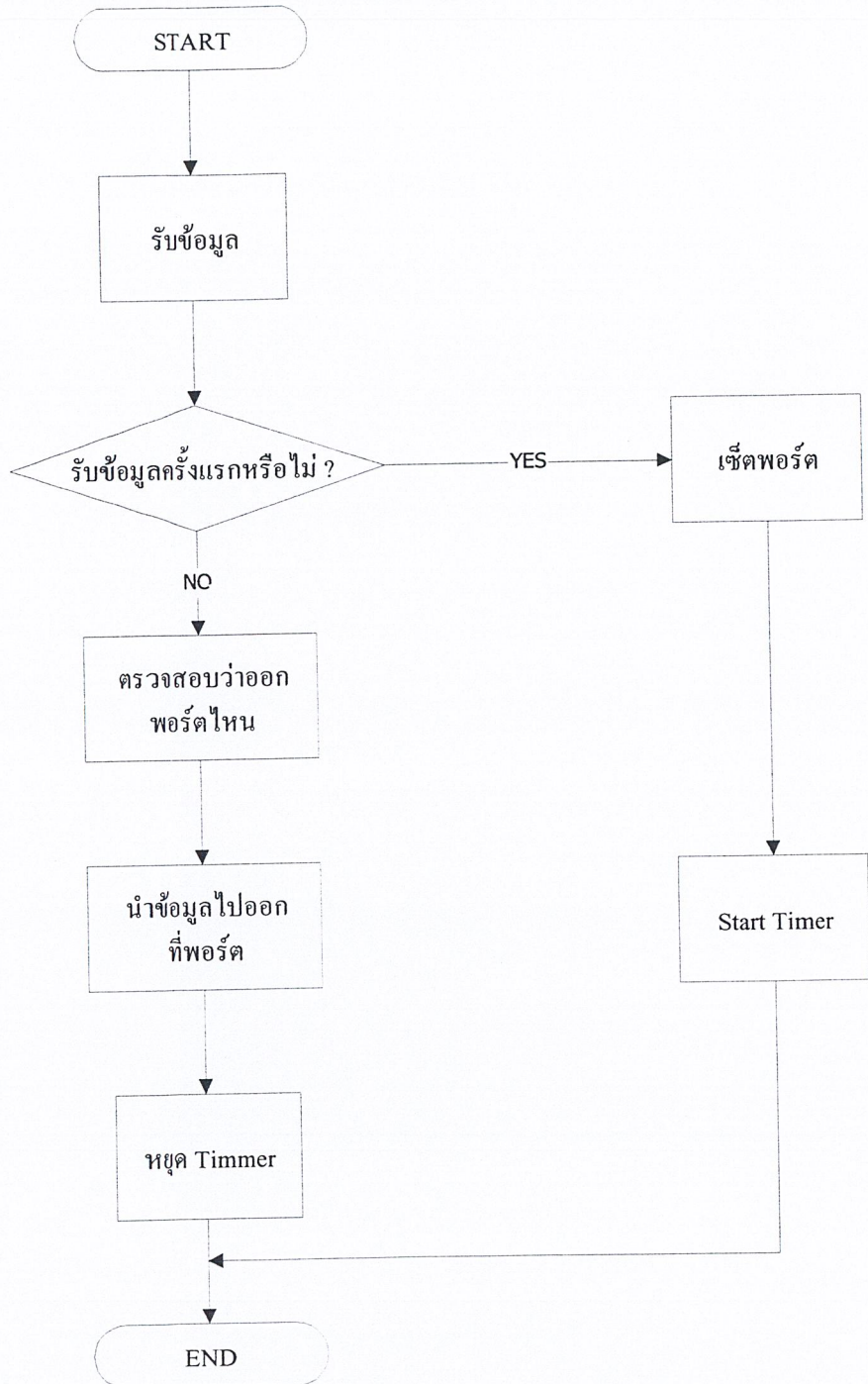
พอร์ต 1 ทำหน้าที่เป็น พอร์ตอินพุต

พอร์ต 2 ทำหน้าที่เป็น พอร์ตควบคุม



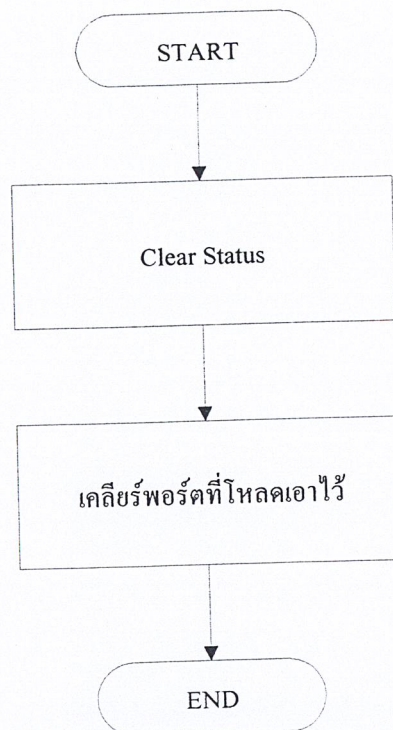
รูปที่ 3.5 การใช้งานของ MCS 51

การทำงานของไมโครคอนโทรลเลอร์ในการรับส่งข้อมูลนั้น ได้แสดงในรูปที่ 3.6 ซึ่งการที่คอมพิวเตอร์ต้องการจะส่งข้อมูลมาให้ไมโครคอนโทรลเลอร์นั้นจะส่งข้อมูลสองชุด โดยชุดแรกเป็นข้อมูลของพอร์ตที่ต้องการจะติดต่อซึ่งมี 3 พอร์ตด้วยกันคือ พอร์ตควบคุม, พอร์ตเอาต์พุต และ พอร์ตอินพุต ส่วนข้อมูลชุดหลังจะเป็นข้อมูลจริงที่ต้องการส่งไปควบคุมค่าต่างๆ โดยจะส่งออกไปยังพอร์ตเอาต์พุต ดังนั้นเมื่อมีการส่งข้อมูลสองชุดจึงจะต้องมีการตรวจสอบว่าข้อมูลที่ส่งออกไปนั้นถูกต้องหรือไม่ โดยที่หลังจากส่งข้อมูลชุดแรกไปแล้วจะมีการเริ่มต้นการใช้งานของไทม์เมอร์ (Timmer) ซึ่งเมื่อเสร็จสิ้นการส่งข้อมูลชุดที่สองแล้วก็จะมีการหยุดเวลาการทำงานของไทม์เมอร์



รูปที่ 3.6 การทำงานของไมโครคอนโทรลเลอร์

หลังจากที่มีการหยุดการทำงานของไมโครแล้วก็จะมีการเคลียร์สถานะการทำงานและเคลียร์พอร์ตที่โหลดเอาไว้ เพื่อเป็นการเตรียมพร้อมที่จะรับข้อมูลต่อไปดังรูปที่ 3.7



รูปที่ 3.7 การเคลียร์ค่าต่างๆ หลังจากส่งข้อมูลเสร็จสิ้น

สำหรับพอร์ตควบคุมนั้นจะใช้ในการควบคุมการทำงานของรีเลย์ซึ่งมีรีเลย์ทั้งหมด 6 ตัวคือ รีเลย์ตัวที่ 1-3 ใช้ในการเลือกค่า Timing Capacitor ซึ่งในย่านความถี่ 1Hz – 1MHz สามารถแบ่งย่านความถี่ได้ 3 ช่วงคือ

รีเลย์ 1 :  $C = 4.5 \mu\text{F}$  ใช้ในย่านความถี่ 1Hz – 100Hz

รีเลย์ 2 :  $C = 0.05 \mu\text{F}$  ใช้ในย่านความถี่ 200Hz – 10KHz

รีเลย์ 3 :  $C = 560 \text{ pF}$  ใช้ในย่านความถี่ 20KHz – 1MHz

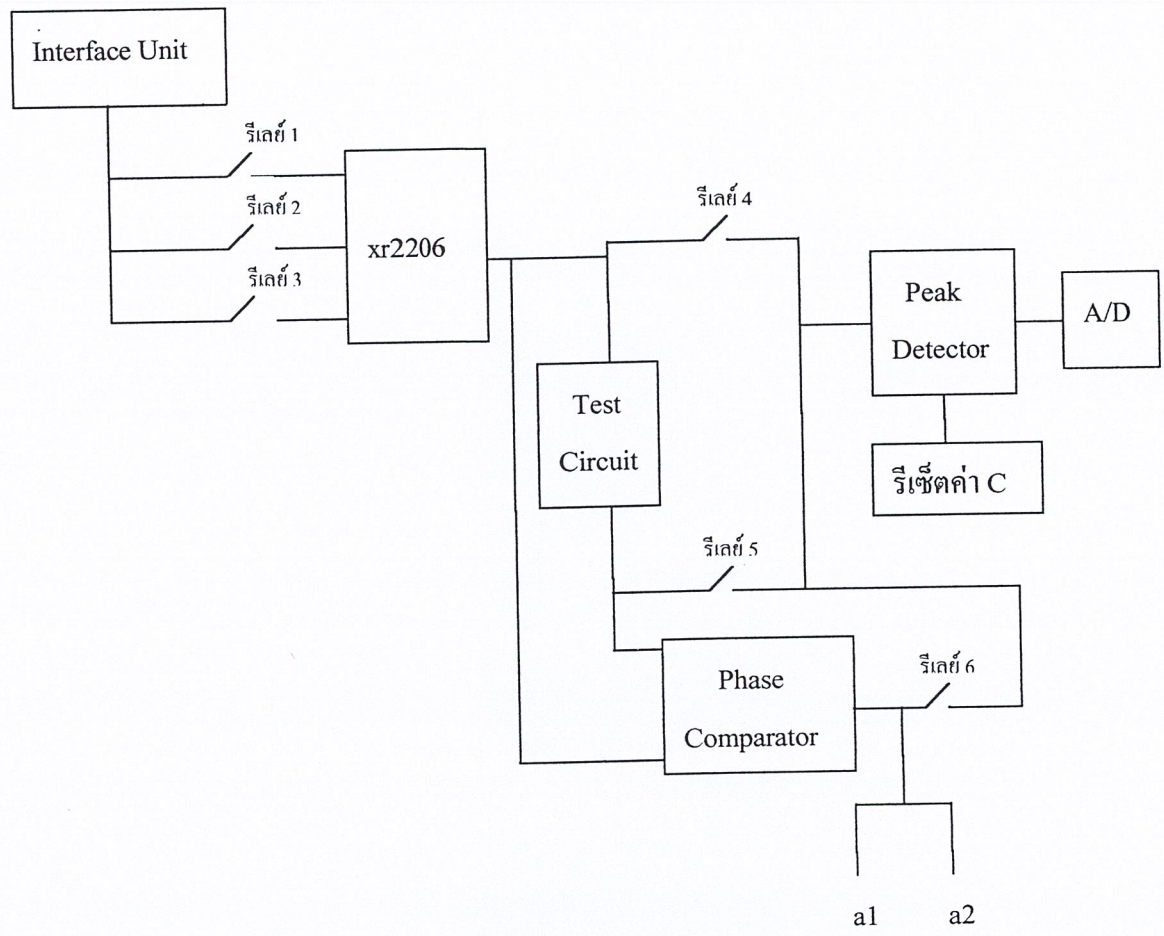
ส่วนรีเลย์ตัวที่ 4- 6 จะถูกใช้ในวงจรตรวจวัดสัญญาณ

นอกจากรีเลย์ 6 ตัวแล้ว ยังมีอีก 1 บิต ที่ใช้ในการรีเซ็ตค่า C ในวงจรตรวจจับขนาด ส่วนอีกหนึ่งบิตที่เหลือไม่มีการใช้งาน

Control Port	การใช้งาน
Bit 0	รีเลย์ 1
Bit 1	รีเลย์ 2
Bit 2	รีเลย์ 3
Bit 3	รีเซ็ตค่า C
Bit 4	รีเลย์ 4
Bit 5	รีเลย์ 5
Bit 6	รีเลย์ 6
Bit 7	-

ตารางที่ 3.1 การใช้งานแต่ละบิตของพอร์ตควบคุม

การทำงานของรีเลย์แต่ละตัว จะได้รับคำสั่งจากคอมพิวเตอร์ผ่านทางพอร์ตควบคุม ซึ่งการใช้งานของรีเลย์ร่วมกับวงจรสร้างสัญญาณความถี่และวงจรตรวจวัดสัญญาณสามารถแสดงได้ ดังรูปที่ 3.8



รูปที่ 3.8 การใช้งานของรีเลย์ร่วมกับวงจรต่างๆ

### 3.5 หน่วยประมวลผลและแสดงผลของผลตอบสนองทางความถี่ (คอมพิวเตอร์)

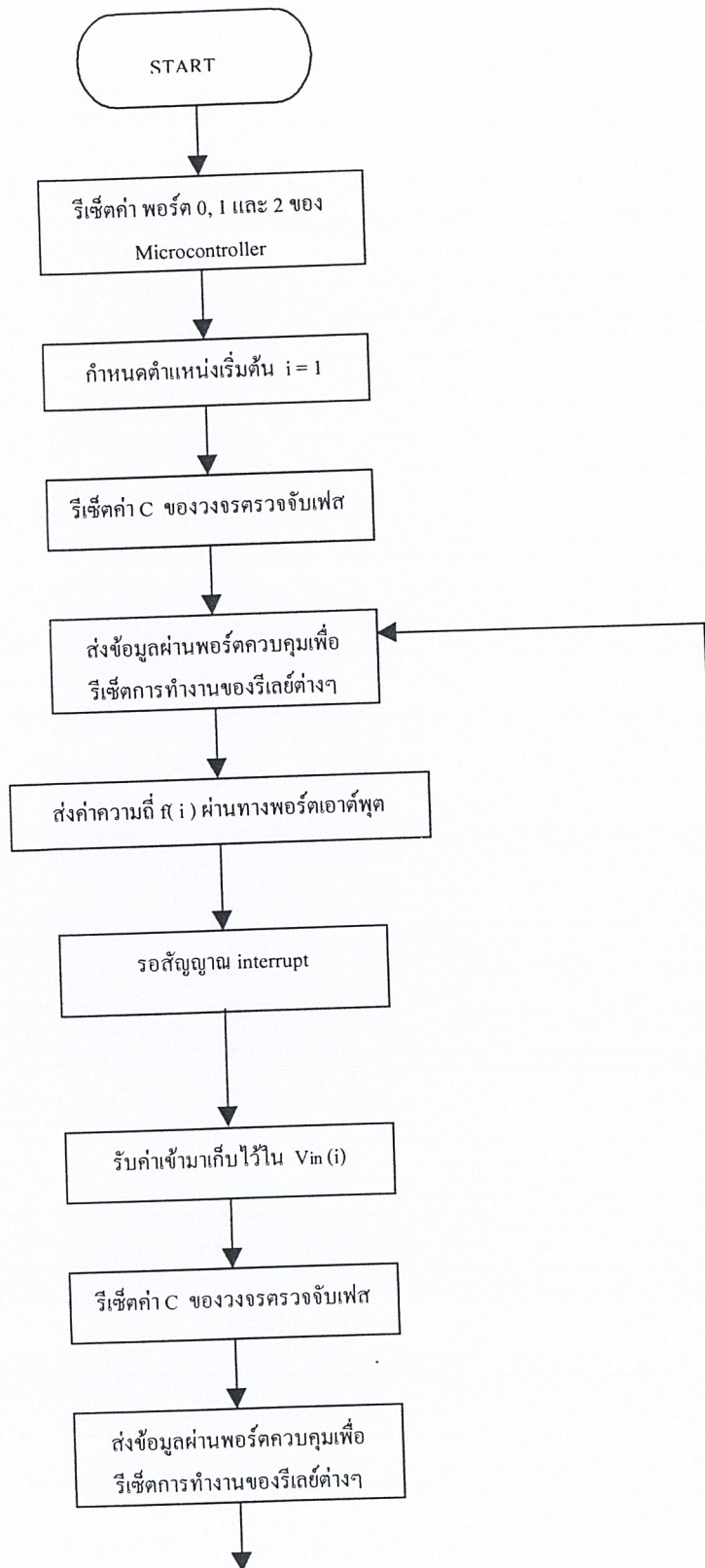
เมื่อได้รับสัญญาณที่เป็นสัญญาณดิจิทัลมาจากส่วนตรวจวัดสัญญาณแล้ว จะนำข้อมูลทำการประมวลผลคำนวณทางคณิตศาสตร์เพื่อหาค่าต่างๆ หลังจากคำนวณแล้วก็จะนำข้อมูลที่ได้รับมาคำนวณทั้งหมด แสดงผลเป็นผลตอบสนองทางความถี่ออกทางหน้าจอคอมพิวเตอร์

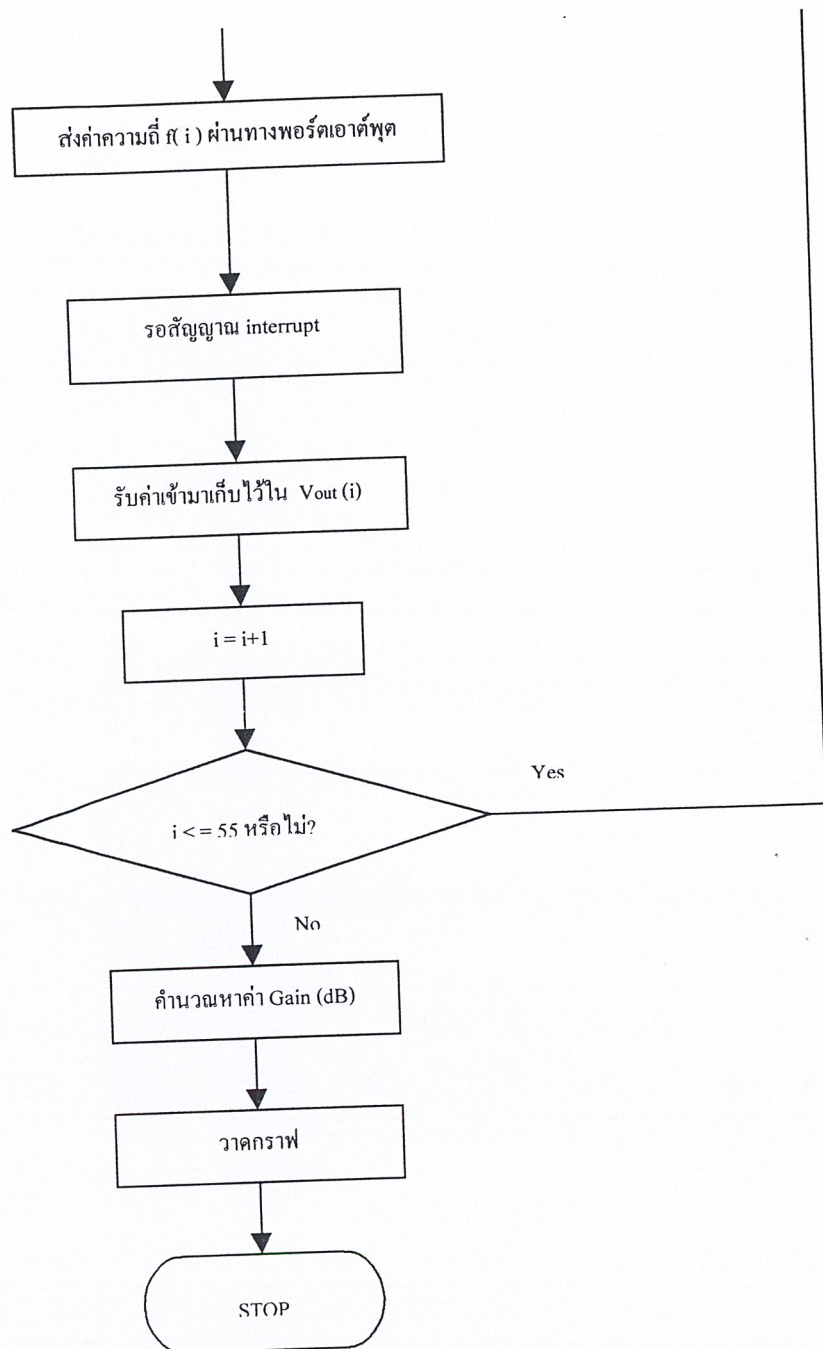
ในส่วนนี้จะเป็นการใช้โปรแกรมทั้งหมดในการควบคุมการคำนวณ และการแสดงผล โดยในส่วนของโปรแกรมที่ใช้ควบคุมจะเป็น โปรแกรม Visual Basic

#### การทำงานของโปรแกรม

การทำงานของโปรแกรมเริ่มจากการรีเซ็ตค่าพอร์ต 0, 1 และ 2 จากนั้นก็ทำการรีเซ็ตค่า C ของวงจรตรวจจับขนาดเพื่อให้ C พร้อมที่จะทำงานต่อไป และทำส่งข้อมูลไปควบคุมการทำงาน

ของรีเลย์ต่าง ๆ ผ่านทางพอร์ตควบคุม โดยที่รีเลย์กลุ่มแรกคือรีเลย์ 1-3 จะเป็นการเลือกค่า C ให้กับ xr2206 ส่วนรีเลย์กลุ่มหลังคือรีเลย์ 4-6 จะเป็นการเลือกการทำงานของวงจรตรวจวัดสัญญาณเอาต์พุตที่ได้จากวงจรตรวจจับขนาดเมื่อทำการผ่านวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter, ADC) แล้ว ADC จะส่งสัญญาณอินเทอร์รัพท์ (Interup, INT) มาให้ไมโครคอนโทรลเลอร์เพื่อบอกว่า กำลังจะส่งข้อมูลมาให้ ซึ่งคอมพิวเตอร์จะทำการรับข้อมูลแล้วนำข้อมูลมาเก็บในอาร์เรย์ของข้อมูล  $V_{in}$  และ  $V_{out}$  ซึ่งในการทดลองนี้กำหนดย่านความถี่ในการทดสอบตั้งแต่ 1Hz – 1MHz และเลือกค่าความถี่ในการทดลองทั้งหมด 55 ค่าและเก็บค่าความถี่ต่างๆ ในรูปของอาร์เรย์  $f(i)$  เมื่อโปรแกรมทำการเก็บค่าของ  $V_{in}$  และ  $V_{out}$  ครบทั้ง 55 ค่าแล้ว ก็จะมาทำการคำนวณหาค่าเกนโดย  $Gain = 20\log(V_{out}/V_{in})$  จากนั้นก็จะนำค่าที่ประมวลผลได้มาวาดกราฟเพื่อแสดงผลตอบสนองทางความถี่ โดยกราฟที่วาดเป็นลักษณะของกราฟโบดโคอะแกรม (Bode Diagram) ลำดับการทำงานของโปรแกรมประมวลผลและแสดงผล ได้แสดงให้เห็นในรูปที่ 3.9





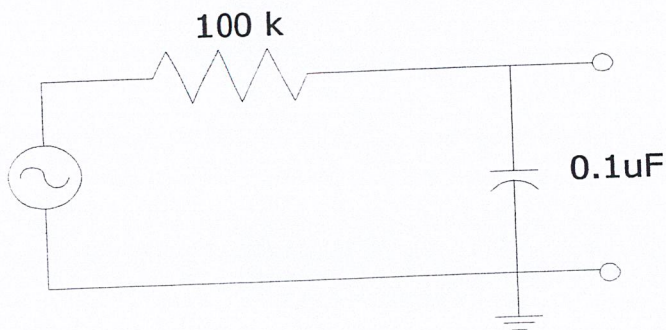
รูปที่ 3.9 Flowchart การทำงานของโปรแกรมในส่วนการประมวลผลและแสดงผล

## บทที่ 4

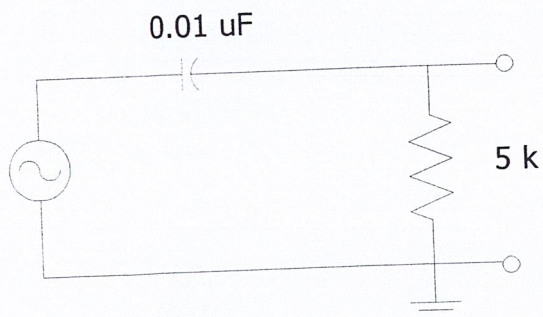
### การทดลอง

#### การทดลองใช้เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า

ในการทดลองนี้ได้ทำการทดสอบเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้าในการทำการวิเคราะห์วงจรกรองความถี่ทั้งหมด 2 วงจร คือ วงจรกรองความถี่ต่ำผ่านอันดับ 1 และวงจรกรองความถี่สูงอันดับ 1

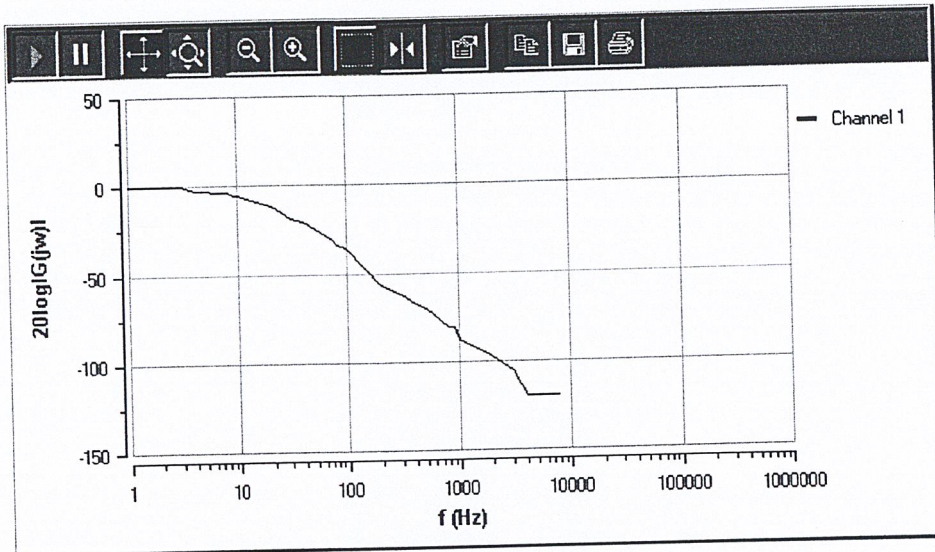


รูปที่ 4.1 วงจรกรองความถี่ต่ำผ่าน

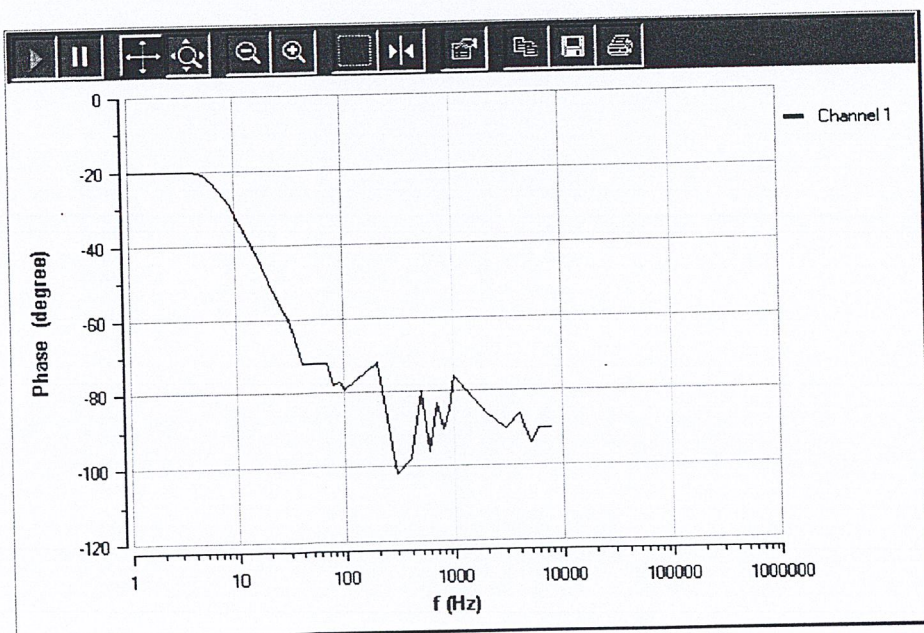


รูปที่ 4.2 วงจรกรองความถี่สูงผ่าน

### ผลการทดลองวงจรกรองความถี่ต่ำผ่านอันดับ 1

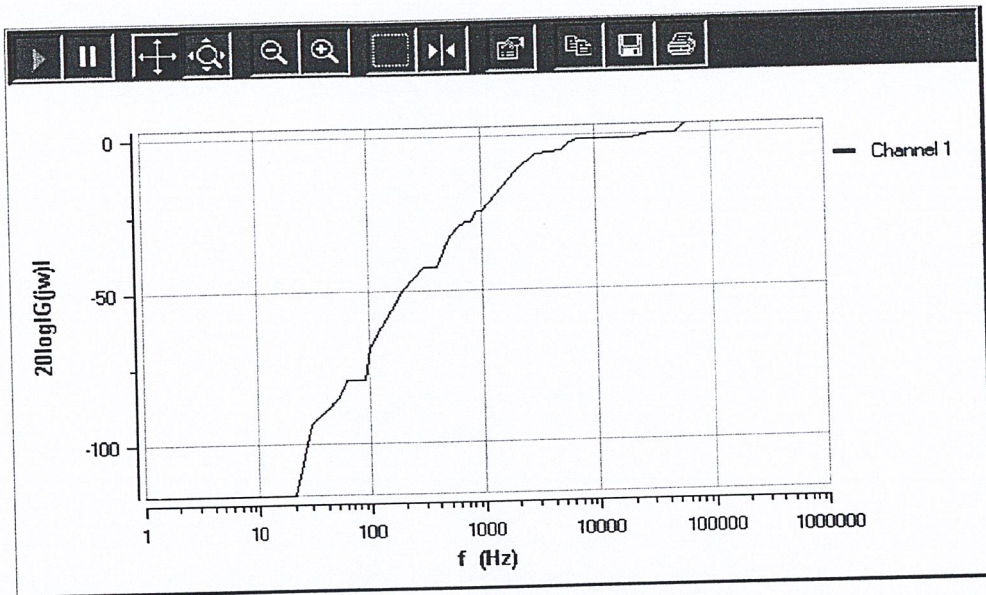


รูปที่ 4.3 กราฟผลการทดลองวงจรกรองความถี่ต่ำผ่านอันดับ 1 (ขนาด)

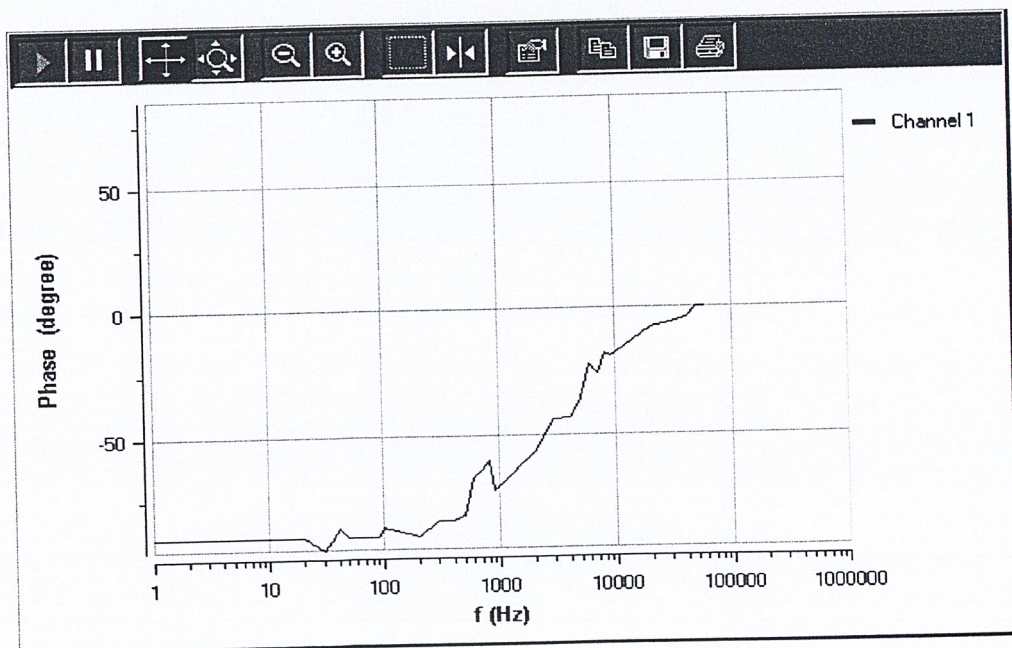


รูปที่ 4.3 กราฟผลการทดลองวงจรกรองความถี่ต่ำผ่านอันดับ 1 (เฟส)

### ผลการทดลองวงจรกรองความถี่สูงผ่านอันดับ 1



รูปที่ 4.5 กราฟผลการทดลองวงจรกรองความถี่สูงผ่านอันดับ 1 (ขนาด)



รูปที่ 4.6 กราฟผลการทดลองวงจรกรองความถี่สูงผ่านอันดับ 1 (เฟส)

## บทที่ 5 สรุปและวิจารณ์

จากการทดลองเมื่อนำเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้ามาทำการทดลองกับวงจรต่างๆ คือ วงจรกรองความถี่ต่ำผ่านอันดับ 1 และวงจรกรองความถี่สูงผ่านอันดับ 1 ซึ่งได้ผลการทดลองดัง บทที่ผ่านมา ซึ่งเมื่อเทียบกับทฤษฎีแล้วพบว่าผลการทดลองได้ค่าใกล้เคียงกับผลตอบสนองเชิงความถี่ตามทฤษฎี และจะมีความคลาดเคลื่อนอันเนื่องมาจาก

1. ในส่วนของวงจรสวิทช์ความถี่ ซึ่งใช้ IC XR2206 พบว่ามีข้อผิดพลาดคือ IC XR2206 ไม่ได้สร้างสัญญาณสวิทช์ความถี่ที่ขึ้นแบบเป็นเชิงเส้นตลอดช่วง ทำให้ในการสร้างสัญญาณสวิทช์ความถี่ต้องเลือกช่วงที่ทำให้ความถี่สวิทช์ออกมาเป็นเชิงเส้นมากที่สุด ซึ่งอาจมีข้อผิดพลาดเกิดขึ้นขณะเลือกช่วงความถี่ และข้อผิดพลาดอีกประการหนึ่งของการใช้ IC XR2206 เมื่อความถี่สูงขึ้นไป สัญญาณที่ได้จะมีการลดทอน คือค่าแอมพลิจูดของสัญญาณที่ได้จะลดลง ซึ่งเป็นเหตุทำให้เกิดข้อผิดพลาดขึ้นได้

2. ในส่วนของ DAC0800 จะให้ค่าเฉลี่ยของอัตราการเปลี่ยนบิตหลักน้อยสุดไม่เท่ากัน แสดงถึงความไม่เป็นเชิงเส้นของสมการ  $E_o$

3. ที่เอาต์พุตของวงจรตรวจจับขนาด ถ้าใช้ค่า C มากขึ้น จะช่วยให้ระดับแรงดันที่ได้ออกมามีค่าใกล้เคียงกับค่าแรงดัน peak มากขึ้นด้วย เป็นผลเนื่องจากค่าคงตัวของ C มีค่ามากขึ้น ทำให้สัญญาณกระเพื่อมน้อยลง

4. ที่ความถี่ต่ำ การจับความต่างเฟสจะให้ออกมาเป็นรูปคลื่นสี่เหลี่ยมที่มีเวลาหน่วงในการเปลี่ยนแปลงระดับจากแรงดันต่ำเป็นแรงดันสูงเป็นเวลานานเมื่อเทียบกับความกว้างของสัญญาณสี่เหลี่ยมน้อยกว่าในกรณีที่ตรวจจับความต่างเฟสในย่านความถี่สูง อาจเป็นผลเนื่องจากเวลาหน่วงที่เกิดสะสมขึ้นในอุปกรณ์ที่นำมาต่อ เช่น ออปแอมป์ที่ต่ออยู่กับตัววัดความต่างเฟส

จากการทดลองเมื่อมาวิเคราะห์แนวทางในการแก้ไข และปรับปรุงคุณสมบัติของเครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้า คือ

1. แก้ไขในส่วนของวงจรสวิทช์ความถี่ให้มีเสถียรภาพและสามารถสวิทช์ความถี่ได้มากขึ้น โดยการแก้ไขจะออกแบบวงจรสวิทช์ความถี่ให้ดียิ่งขึ้น

2. ปรับปรุงให้เครื่องวิเคราะห์โครงข่ายวงจรไฟฟ้าสามารถหาค่าความถี่คัทออฟ, ค่าความกว้างของแถบความถี่ และค่า Q ของเครือข่ายวงจรไฟฟ้าได้

ภาคผนวก

.\*\*\*\*\*  
,

### Program control MCS-511

.\*\*\*\*\*  
,

;  
;-----  
; Data  
;-----

; pcon.7 SMOD set Timer 1 is used to generate baud rate

; TMOD.7 GATE

; Gating control when set. Timer/Counter x is enabled only  
; while INTx pin is high and TRx control pin is set. When  
; cleared, Timer x is enabled whenever TRx control bit is set.

; TMOD.6 C/T(bar)

; Timer or Counter Selector cleared for Timer operation  
; (input from internal system clock). Set for Counter  
; operation (input from Tx input pin).

; TMOD.5 M1

; Mode bit 1

; TMOD.4 M2

; Mode bit 0

; TMOD.3 - TMOD.0

; Same TMOD.7-TMOD.4 it is TMOD.7-.4 is Timer1 TMOD.3-.0 is Timer0

; Baud rate	Fosc	SMOD	C/T(bar)	Mode	Reload value
; 19.2K	11.059 MHz	1	0	2	FDH
; 9.6K	11.059 MHz	0	0	2	FDH
; 4.8K	11.059 MHz	0	0	2	FAH
; 2.4K	11.059 MHz	0	0	2	F4H
; 1.2K	11.059 MHz	0	0	2	E8H

; SCON.7 SM0

; SCON.6 SM1

; SCON.5 SM2

; Serial port mode

; SCON.4 REN

; Enables serial reception. Set by software to enable reception.

; Clear by software to disable reception.

; SCON.3 TB8

; The 9th data bit that will be transmitted in Modes 2 and 3. Set or clear by software.

; SCON.2 RB8

; In Modes 2 and 3, the 9th data bit that was received. In Mode 1, if SM2 = 0,

; RB8 is the stop bit that was received. In Mode 0, RB8 is not used.

; SCON.1 TI

; Transmit interrupt flag. Set by hardware at the end of the 8th bit time in Mode 0,

; or at the beginning of the stop bit in the other modes, in any serial transmission.

; Must be cleared by software.

; SCON.0 RI

; Receive interrupt flag. Set by hardware at the end of the 8th bit time in Mode 0,

; or halfway through the stop bit time in the other modes, in any serial reception

; (except see SM2). Must be cleared by software.

; TCON.7 TF1

; Timer 1 overflow flag.

; TCON.6 TR1

; Timer 1 run control bit.

; TCON.5 TF0

; Timer 0 overflow flag.

; TCON.4 TR0

; Timer 0 run control bit.

```

; TCON.3 IE1
;   Interrupt 1 edge flag. Set by hardware when external interrupt edge detected.
;   Cleared when interrupt processed.
; TCON.2 IT1
;   Interrupt 1 type control bit. Set/cleared by software to specify falling
;   edge/low level triggered external interrupts.
; TCON.1 IE0
;   Interrupt 0 edge flag. Set by hardware when external interrupt edge detected.
;   Cleared when interrupt processed.
; TCON.0 IT0
;   Interrupt 0 type control bit. Set/cleared by software to specify falling
;   edge/low level triggered external interrupts.

```

```

;-----
; Defind Port
;-----

```

```

PCON EQU 87H
TCON EQU 88H
TR1 EQU TCON+6
TR0 EQU TCON+4
TMOD EQU 89H
TL1 EQU 8BH
TH1 EQU 8DH
TH0 EQU 8CH
TL0 EQU 8AH
SCON EQU 98H
ACC EQU 0E0H
IE EQU 0A8H
EA EQU IE+7
ES EQU IE+4

```

ET0 EQU IE+1  
EX0 EQU IE+0  
REN EQU SCON+4  
PSW EQU 0D0H  
P0 EQU 80H  
P1 EQU 90H  
P2 EQU 0A0H  
P3 EQU 0B0H  
TI EQU SCON+1  
RI EQU SCON+0  
SBUF EQU 99H

Flag EQU 20H

Status EQU Flag+0

;

; Defind user registry

;

;

; Main Program

;

ORG 0000H

LJMP MAIN

ORG 0003H

LJMP INTO\_ISR

ORG 000BH

LJMP Timer0\_ISR

ORG 0023H

LJMP Serial\_ISR

ORG 0040H

```

MAIN:    MOV  A,PCON                ; pcon.7 set Timer 1 is used to generate baud rate
        CLR  ACC.7
        MOV  PCON,A
        MOV  SCON,#50H             ; Serial mode2 reception claer TI clear RI
        MOV  TMOD,#20H             ; 0010 0000 set timer1 mode2
        MOV  TH1,#0FDH
        MOV  TL1,#0FDH

        SETB EA                    ; Enable all interupt
        SETB ES                    ; Enable serial port interupt
        SETB REN                    ; Enable recieve
        SETB ET0                    ; Enable timer0 interupt
        SETB TR1                    ; Start timer1
        SETB EX0                    ; Enable External interupt0

        CLR  Status                ; Init Status
        MOV  R0,#34H               ; Init port

LOOP:    LJMP LOOP

;-----
; Delay 1 sec
;-----

DELAY_10ms: MOV  7,#010            ; Do 10 time
DELAY_10ms_1: MOV  6,#0E6H         ; Each loop = 1 ms
DELAY_10ms_2: NOP
        NOP
        DJNZ R6, DELAY_10ms_2
        DJNZ R7, DELAY_10ms_1
        RET

```

```
DELAY_1s:  MOV  5,#100          ; Do 100 times
```

```
DELAY_1s_1:  LCALL DELAY_10ms
```

```
            DJNZ R5, DELAY_1s_1
```

```
            RET
```

```
;-----
```

```
; Serial service routine
```

```
;-----
```

```
Serial_ISR:  PUSH PSW
```

```
            PUSH ACC
```

```
            JNB  RI,End_Serial    ; If not receive then end ISR
```

```
            CLR RI
```

```
            MOV A, SBUF
```

```
            MOV  TH0,#00H        ; Start timer
```

```
            MOV  TL0,#00H
```

```
            SETB TR0
```

```
            JNB Status, Serial4
```

```
            CJNE R0,#30H,Serial1
```

```
            MOV P0, A
```

```
            LJMP Serial5
```

```
Serial1:    CJNE R0,#31H,Serial2
```

```
            MOV P1, A
```

```
            LJMP Serial5
```

```
Serial2:  CJNE  R0,#32H,Serial3
          MOV  P2, A
          LJMP Serial5
```

```
Serial3:  CJNE  R0,#33H,Serial5
          MOV  P3, A
          LJMP Serial5
```

```
Serial4:  SETB  Status
          MOV  R0, A
          LJMP End_Serial
```

```
Serial5:  CLR   Status
          CLR  TR0
```

```
End_Serial:  POP  ACC
             POP  PSW
             RETI
```

```
;-----
; Timer0 interupt service routine
;-----
```

```
Timer0_ISR:  PUSH  PSW
             PUSH  ACC

             CLR   Status           ; Init status
             MOV   R0,#34H
```

```
END_Timer0:  POP  ACC
             POP  PSW
             RETI
```

```
;-----  
;  
; INT0 interupt service routine  
;-----
```

```
INT0_ISR:  PUSH PSW
```

```
           PUSH ACC
```

```
           MOV A, P1
```

```
           MOV SBUF, A
```

```
           JNB  TI,$
```

```
           CLR TI
```

```
END_INT0:  POP ACC
```

```
           POP PSW
```

```
           RETI
```

```
End
```

### FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

### APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

### GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01Hz to more than 1MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

### ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

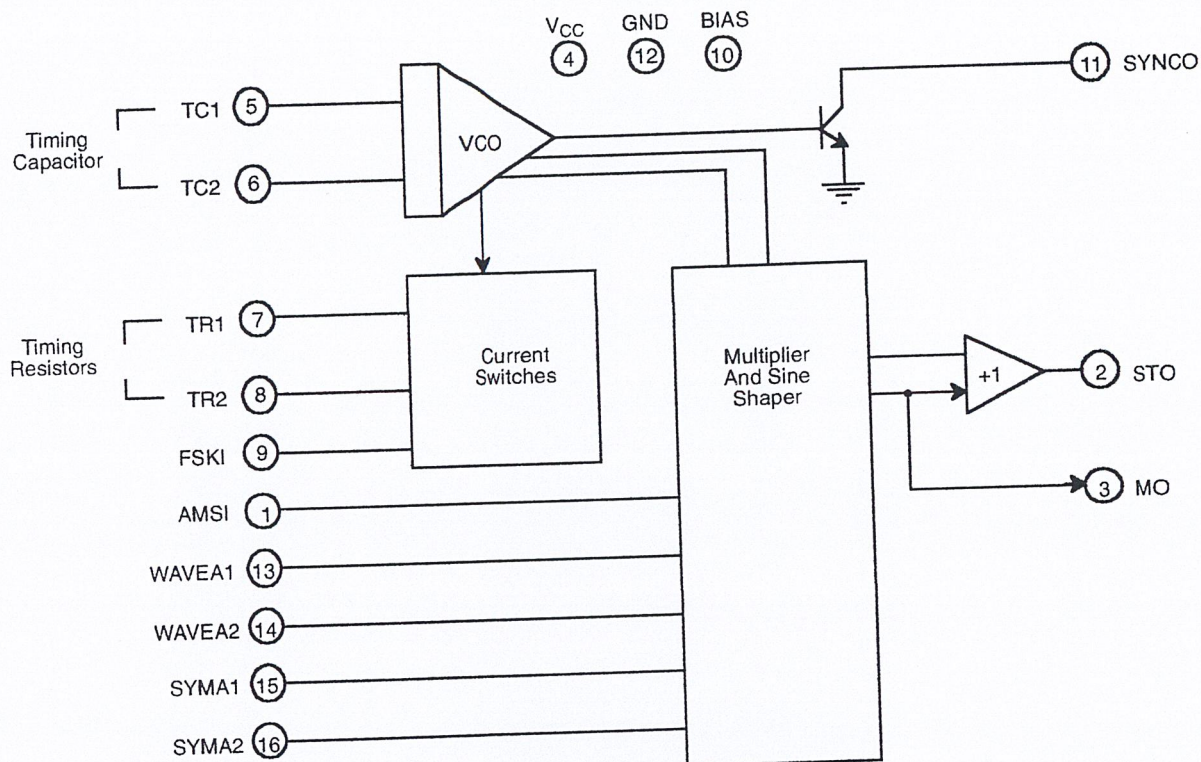
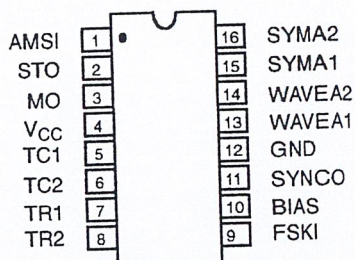
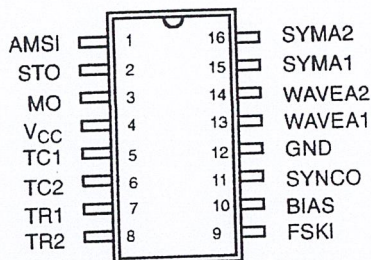


Figure 1. XR-2206 Block Diagram



16 Lead PDIP, CDIP (0.300")



16 Lead SOIC (Jedec, 0.300")

## PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V <sub>CC</sub>		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V <sub>CC</sub> .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

## DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of *Figure 2*  $V_{CC} = 12V$ ,  $T_A = 25^\circ C$ ,  $C = 0.01\mu F$ ,  $R_1 = 100k\Omega$ ,  $R_2 = 10k\Omega$ ,  $R_3 = 25k\Omega$   
 Unless Otherwise Specified.  $S_1$  open for triangle, closed for sine wave.

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>General Characteristics</b>								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	$\pm 5$		$\pm 13$	$\pm 5$		$\pm 13$	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
<b>Oscillator Section</b>								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$ , $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$ , $R_1 = 2M\Omega$
Frequency Accuracy		$\pm 1$	$\pm 4$		$\pm 2$		% of $f_o$	$f_o = 1/R_1C$
Temperature Stability Frequency		$\pm 10$	$\pm 50$		$\pm 20$		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$ $R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability <sup>2</sup>		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$ , $V_{HIGH} = 20V$ , $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
<b>Sweep Linearity</b>								
10:1 Sweep		2			2		%	$f_L = 1kHz$ , $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$ , $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
<b>Recommended Timing Components</b>								
Timing Capacitor: C	0.001		100	0.001		100	$\mu F$	<i>Figure 5</i>
Timing Resistors: $R_1$ & $R_2$	1		2000	1		2000	k $\Omega$	
<b>Triangle Sine Wave Output<sup>1</sup></b>								
Triangle Amplitude		160			160		mV/k $\Omega$	<i>Figure 2</i> , $S_1$ Open
Sine Wave Amplitude	40	60	80		60		mV/k $\Omega$	<i>Figure 2</i> , $S_1$ Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		$\Omega$	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
<b>Sine Wave Distortion</b>								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See <i>Figure 7</i> and <i>Figure 8</i>

### Notes

<sup>1</sup> Output amplitude is directly proportional to the resistance,  $R_3$ , on Pin 3. See *Figure 3*.

<sup>2</sup> For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

## DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
<b>Amplitude Modulation</b>								
Input Impedance	50	100		50	100		kΩ	For 95% modulation
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	
<b>Square-Wave Output</b>								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	$C_L = 10\text{pF}$
Fall Time		50			50		ns	$C_L = 10\text{pF}$
Saturation Voltage		0.2	<b>0.4</b>		0.2	0.6	V	$I_L = 2\text{mA}$
Leakage Current		0.1	<b>20</b>		0.1	100	μA	$V_{CC} = 26\text{V}$
FSK Keying Level (Pin 9)	0.8	1.4	<b>2.4</b>	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	<b>3.3</b>	2.5	3	3.5	V	Measured at Pin 10.

### Notes

<sup>1</sup> Output amplitude is directly proportional to the resistance,  $R_3$ , on Pin 3. See Figure 3.

<sup>2</sup> For maximum amplitude stability,  $R_3$  should be a positive temperature coefficient resistor.

**Bold face parameters** are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

## ABSOLUTE MAXIMUM RATINGS

Power Supply ..... 26V  
 Power Dissipation ..... 750mW  
 Derate Above 25°C ..... 5mW/°C

Total Timing Current ..... 6mA  
 Storage Temperature ..... -65°C to +150°C

## SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

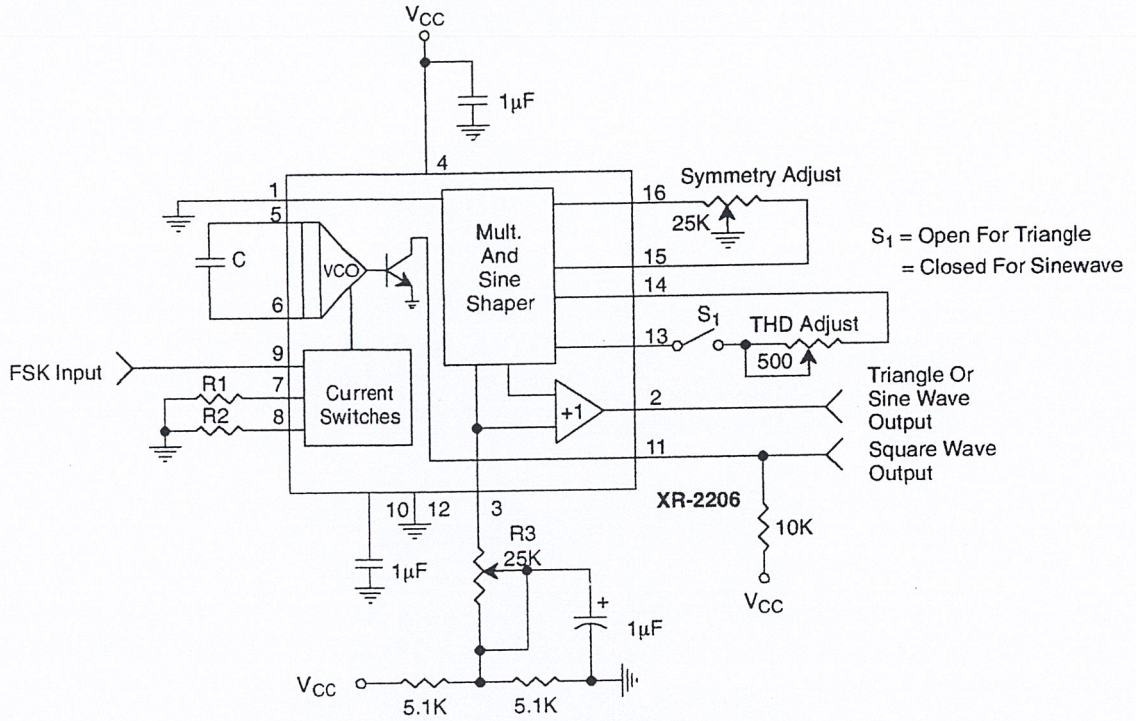


Figure 2. Basic Test Circuit

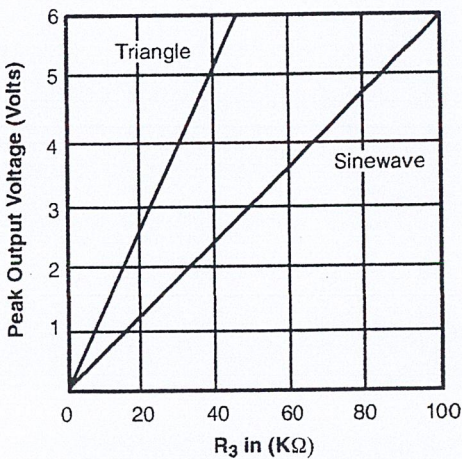


Figure 3. Output Amplitude as a Function of the Resistor, R3, at Pin 3

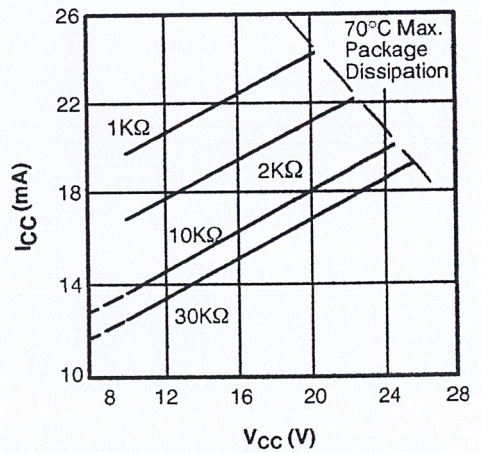
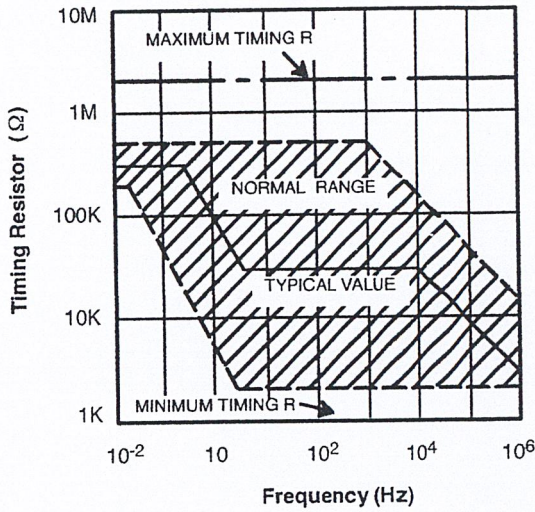
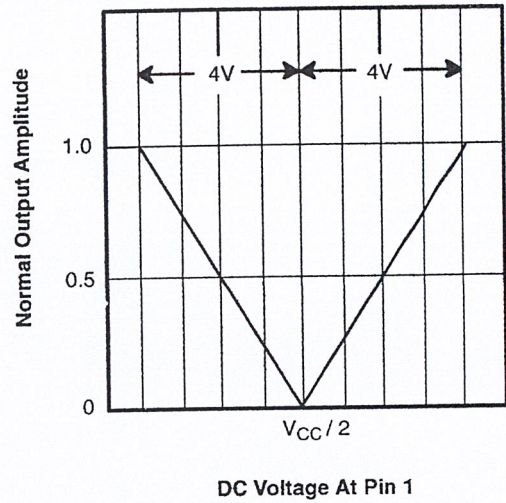


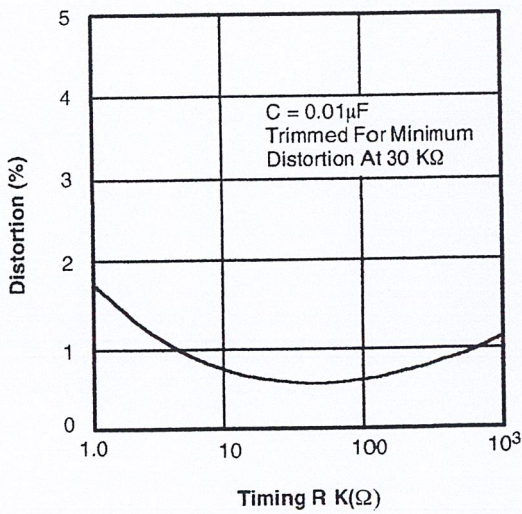
Figure 4. Supply Current vs Supply Voltage, Timing, R



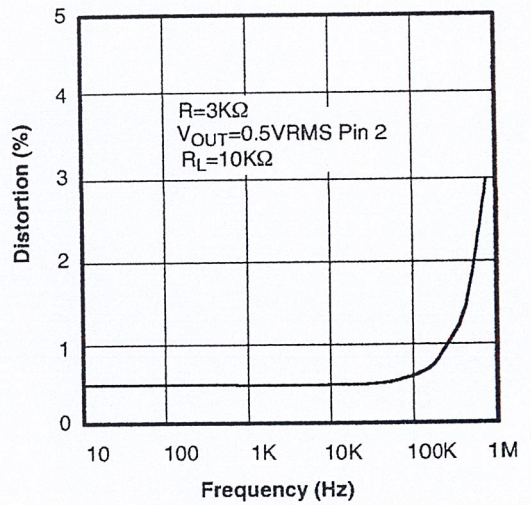
**Figure 5. R versus Oscillation Frequency.**



**Figure 6. Normalized Output Amplitude versus DC Bias at AM Input (Pin 1)**



**Figure 7. Trimmed Distortion versus Timing Resistor.**



**Figure 8. Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.**

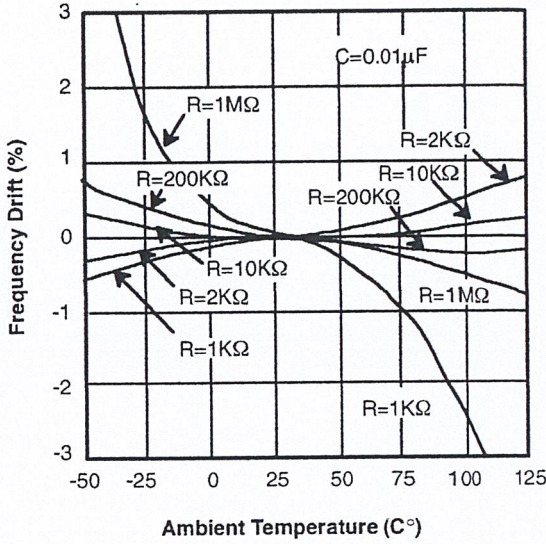


Figure 9. Frequency Drift versus Temperature.

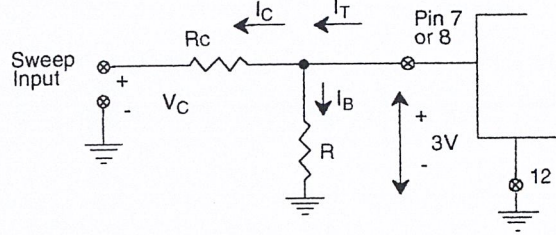


Figure 10. Circuit Connection for Frequency Sweep.

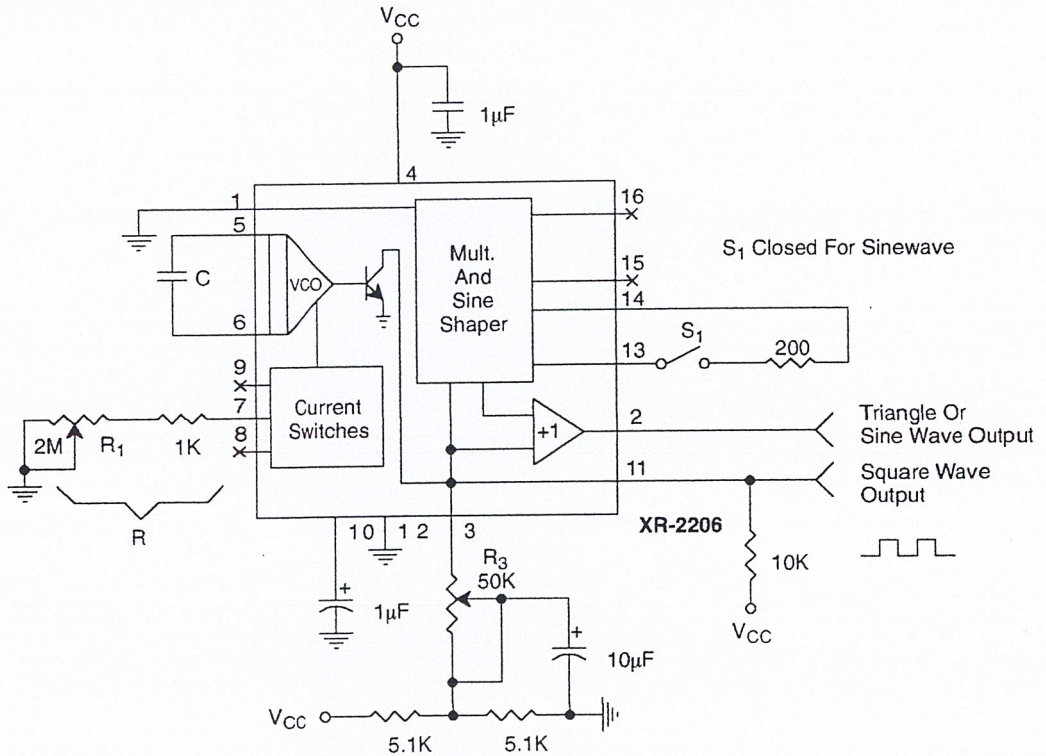


Figure 11. Circuit for Sine Wave Generation without External Adjustment.  
(See Figure 3 for Choice of  $R_3$ )

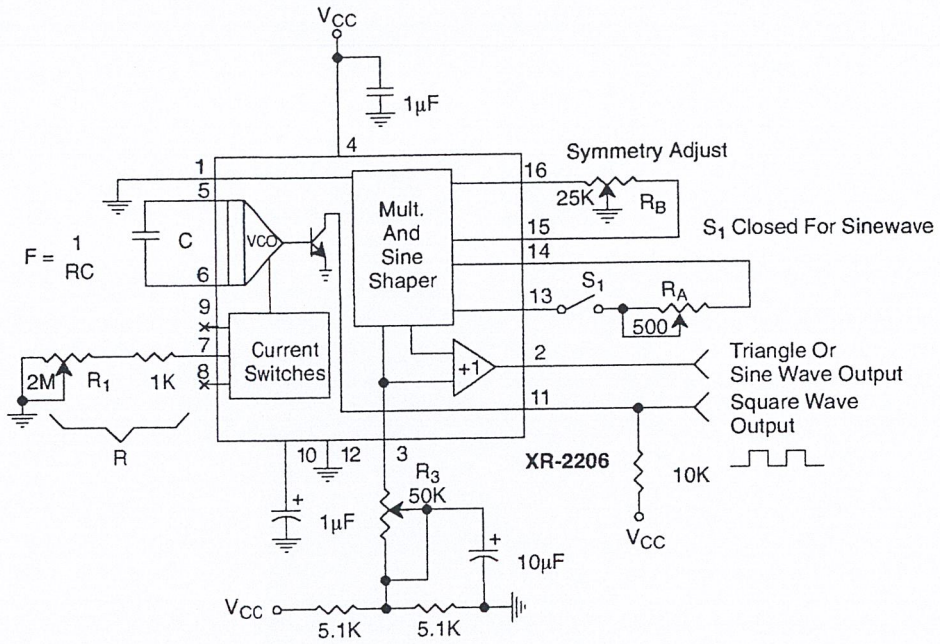


Figure 12. Circuit for Sine Wave Generation with Minimum Harmonic Distortion. ( $R_3$  Determines Output Swing - See Figure 3)

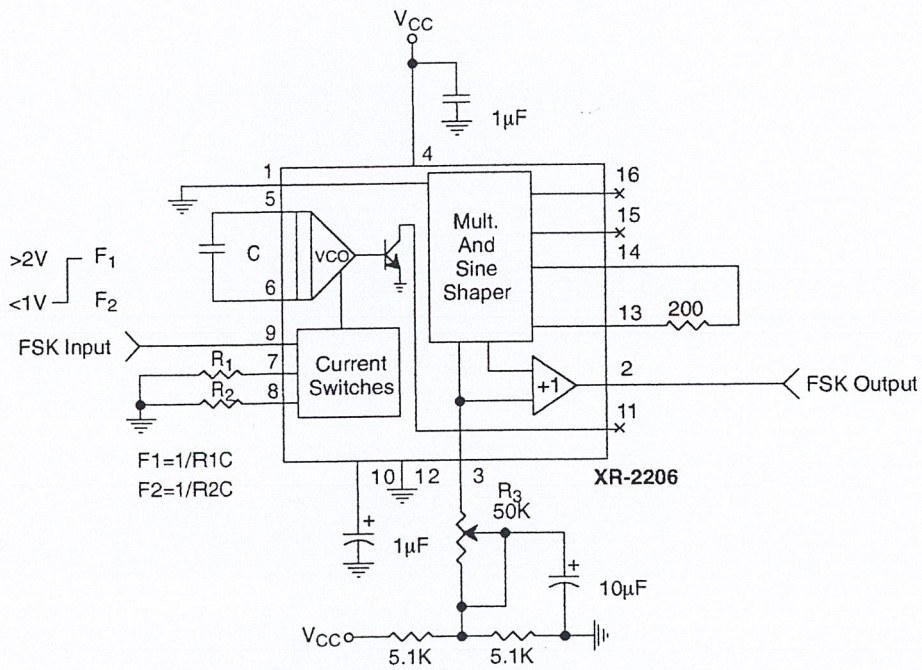


Figure 13. Sinusoidal FSK Generator

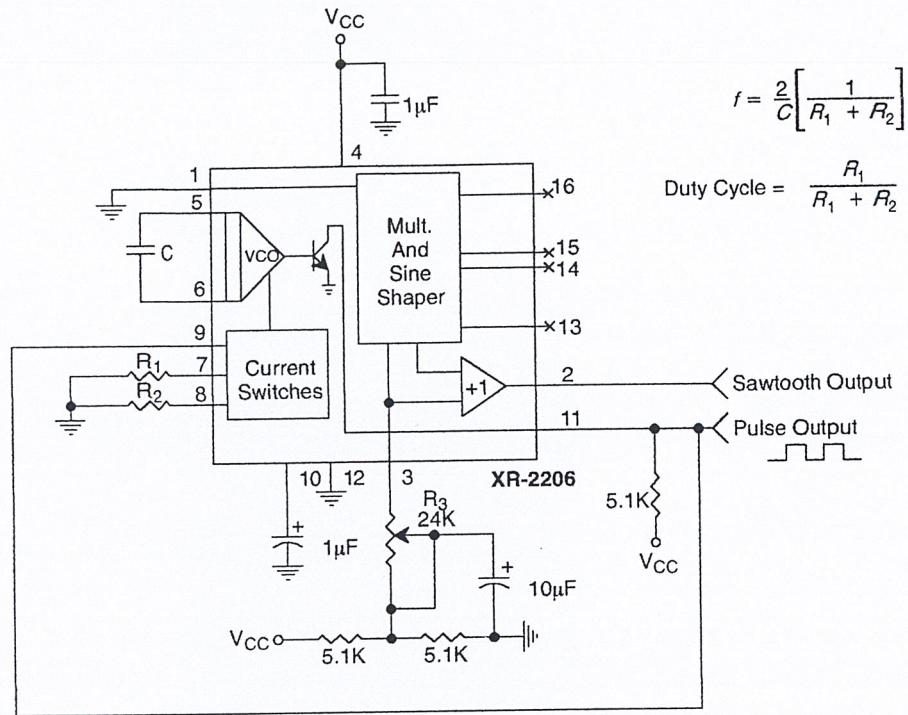


Figure 14. Circuit for Pulse and Ramp Generation.

## Frequency-Shift Keying

The XR-2206 can be operated with two separate timing resistors,  $R_1$  and  $R_2$ , connected to the timing Pin 7 and 8, respectively, as shown in *Figure 13*. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage  $\geq 2V$ , only  $R_1$  is activated. Similarly, if the voltage level at Pin 9 is  $\leq 1V$ , only  $R_2$  is activated. Thus, the output frequency can be keyed between two levels,  $f_1$  and  $f_2$ , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to  $V^-$ .

## Output DC Level Control

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In *Figure 11*, *Figure 12* and *Figure 13*, Pin 3 is biased midway between  $V^+$  and ground, to give an output dc level of  $\approx V^+/2$ .

## APPLICATIONS INFORMATION

### Sine Wave Generation

#### Without External Adjustment

*Figure 11* shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer,  $R_1$  at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than  $V^+/2$ , and the typical distortion (THD) is  $< 2.5\%$ . If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of *Figure 11* can be converted to split-supply operation, simply by replacing all ground connections with  $V^-$ . For split-supply operation,  $R_3$  can be directly connected to ground.

## With External Adjustment:

The harmonic content of sinusoidal output can be reduced to -0.5% by additional adjustments as shown in *Figure 12*. The potentiometer,  $R_A$ , adjusts the sine-shaping resistor, and  $R_B$  provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set  $R_B$  at midpoint and adjust  $R_A$  for minimum distortion.
2. With  $R_A$  set as above, adjust  $R_B$  to further reduce distortion.

## Triangle Wave Generation

The circuits of *Figure 11* and *Figure 12* can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e.,  $S_1$  open). Amplitude of the triangle is approximately twice the sine wave output.

## FSK Generation

*Figure 13* shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted by the choice of timing resistors,  $R_1$  and  $R_2$ ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with  $V^-$ .

## Pulse and Ramp Generation

*Figure 14* shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99% by the choice of  $R_1$  and  $R_2$ . The values of  $R_1$  and  $R_2$  should be in the range of  $1k\Omega$  to  $2M\Omega$ .

## PRINCIPLES OF OPERATION

### Description of Controls

### Frequency of Operation:

The frequency of oscillation,  $f_o$ , is determined by the external timing capacitor,  $C$ , across Pin 5 and 6, and by the timing resistor,  $R$ , connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either  $R$  or  $C$ . The recommended values of  $R$ , for a given frequency range, as shown in *Figure 5*. Temperature stability is optimum for  $4k\Omega < R < 200k\Omega$ . Recommended values of  $C$  are from  $1000pF$  to  $100\mu F$ .

### Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current,  $I_T$ , drawn from Pin 7 or 8:

$$f = \frac{320I_T(mA)}{C(\mu F)} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at  $+3V$ , with respect to Pin 12. Frequency varies linearly with  $I_T$ , over a wide range of current values, from  $1\mu A$  to  $3mA$ . The frequency can be controlled by applying a control voltage,  $V_C$ , to the activated timing pin as shown in *Figure 10*. The frequency of oscillation is related to  $V_C$  as:

$$f = \frac{1}{RC} \left( 1 + \frac{R}{R_c} \left( 1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where  $V_C$  is in volts. The voltage-to-frequency conversion gain,  $K$ , is given as:

$$K = \partial f / \partial V_C = -\frac{0.32}{R_c C} \text{ Hz/V}$$

**CAUTION:** For safety operation of the circuit,  $I_T$  should be limited to  $\leq 3mA$ .

## Output Amplitude:

Maximum output amplitude is inversely proportional to the external resistor,  $R_3$ , connected to Pin 3 (see Figure 3). For sine wave output, amplitude is approximately 60mV peak per  $k\Omega$  of  $R_3$ ; for triangle, the peak amplitude is approximately 160mV peak per  $k\Omega$  of  $R_3$ . Thus, for example,  $R_3 = 50k\Omega$  would produce approximately 13V sinusoidal output amplitude.

## Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance

at Pin 1 is approximately 100k $\Omega$ . Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within 14 volts of  $V_{CC}/2$  as shown in Figure 6. As this bias level approaches  $V_{CC}/2$ , the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55dB.

**CAUTION:** AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of  $V_{CC}$ .

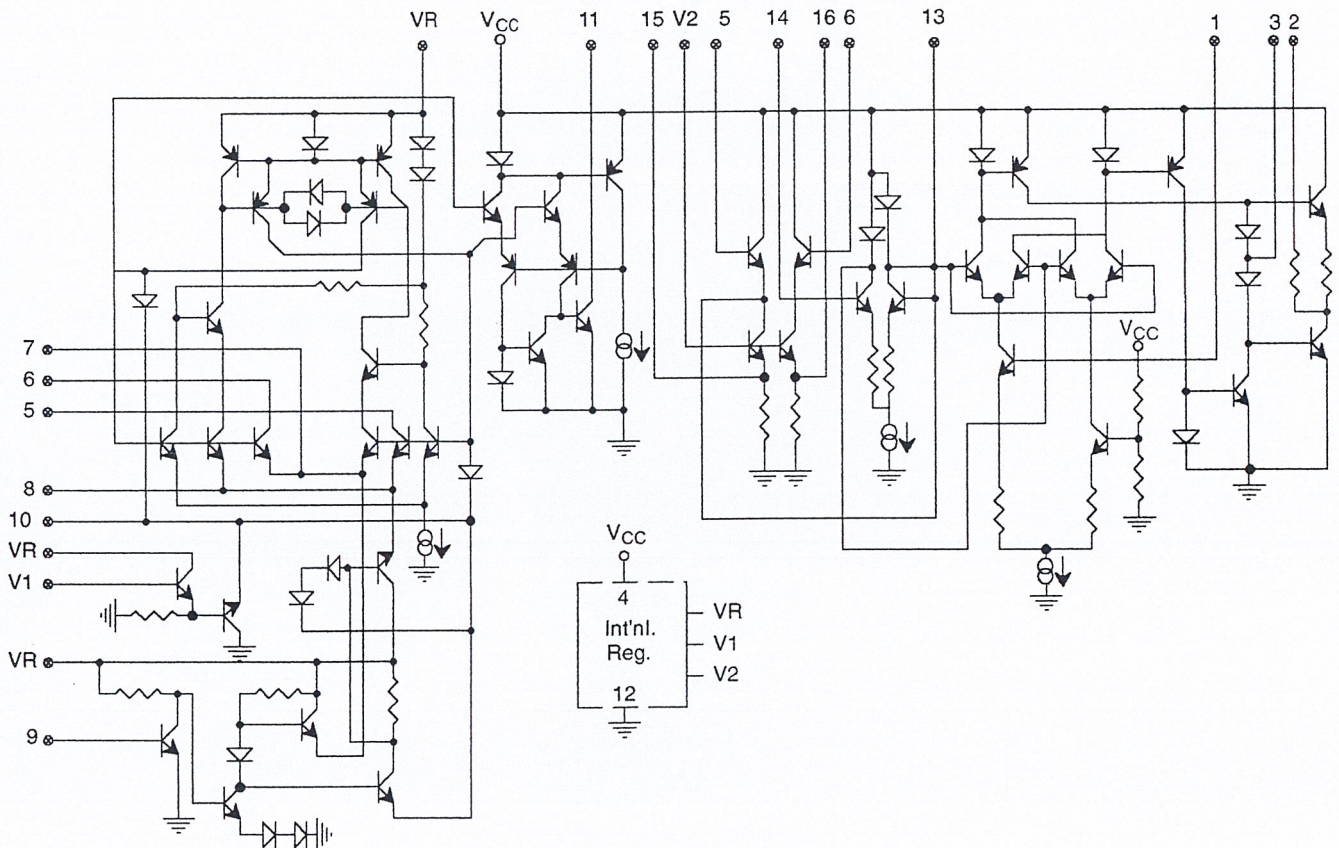
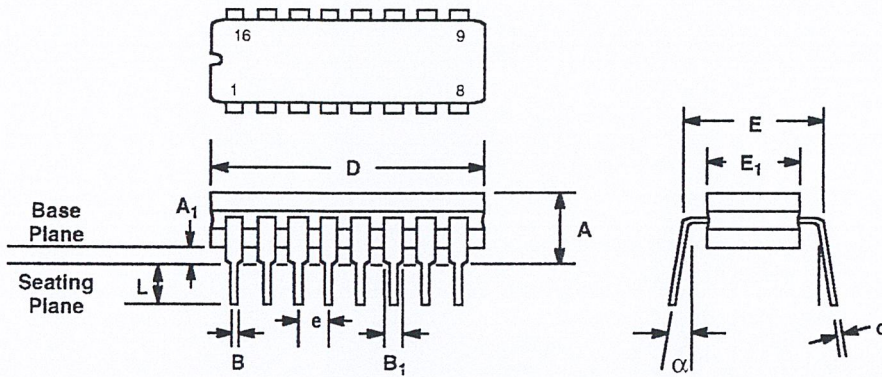


Figure 15. Equivalent Schematic Diagram

**16 LEAD CERAMIC DUAL-IN-LINE  
(300 MIL CDIP)**

*Rev. 1.00*

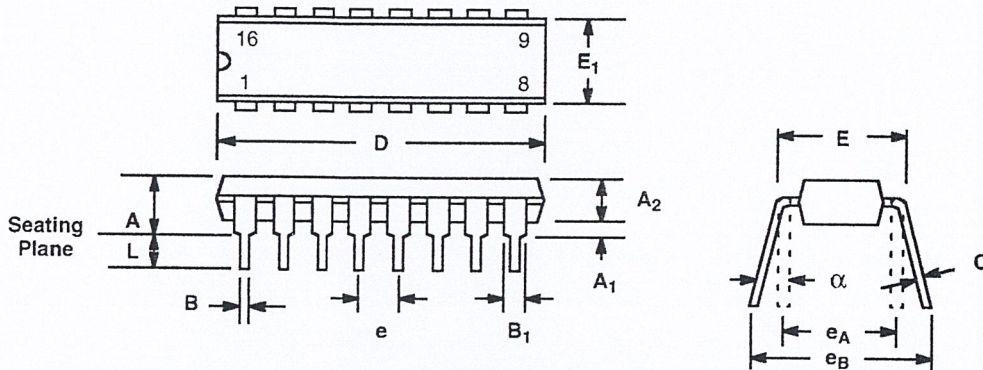


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.100	0.200	2.54	5.08
A <sub>1</sub>	0.015	0.060	0.38	1.52
B	0.014	0.026	0.36	0.66
B <sub>1</sub>	0.045	0.065	1.14	1.65
c	0.008	0.018	0.20	0.46
D	0.740	0.840	18.80	21.34
E <sub>1</sub>	0.250	0.310	6.35	7.87
E	0.300 BSC		7.62 BSC	
e	0.100 BSC		2.54 BSC	
L	0.125	0.200	3.18	5.08
α	0°	15°	0°	15°

*Note: The control dimension is the inch column*

## 16 LEAD PLASTIC DUAL-IN-LINE (300 MIL PDIP)

Rev. 1.00

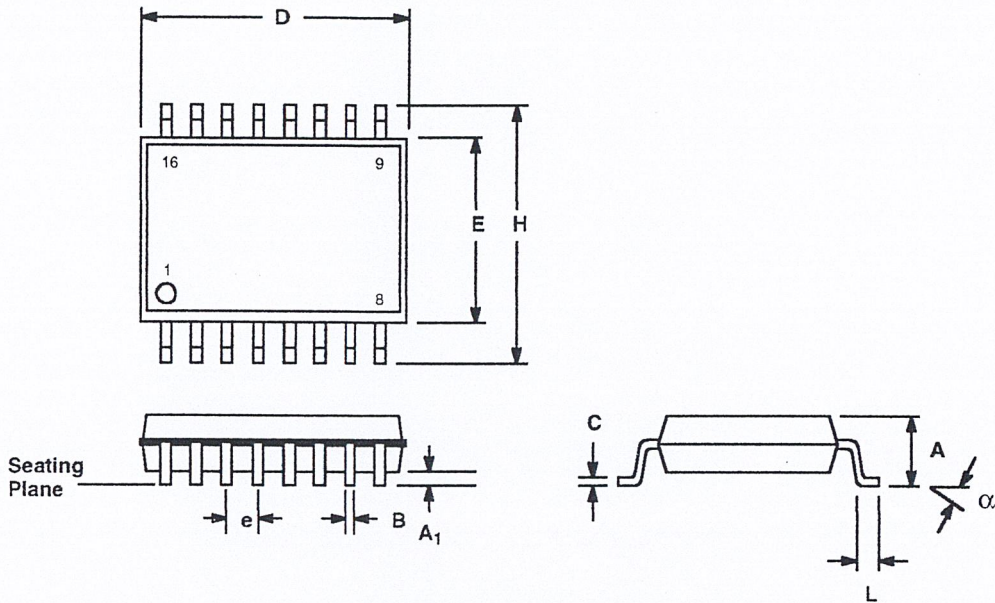


SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.145	0.210	3.68	5.33
A <sub>1</sub>	0.015	0.070	0.38	1.78
A <sub>2</sub>	0.115	0.195	2.92	4.95
B	0.014	0.024	0.36	0.56
B <sub>1</sub>	0.030	0.070	0.76	1.78
C	0.008	0.014	0.20	0.38
D	0.745	0.840	18.92	21.34
E	0.300	0.325	7.62	8.26
E <sub>1</sub>	0.240	0.280	6.10	7.11
e	0.100 BSC		2.54 BSC	
e <sub>A</sub>	0.300 BSC		7.62 BSC	
e <sub>B</sub>	0.310	0.430	7.87	10.92
L	0.115	0.160	2.92	4.06
α	0°	15°	0°	15°

Note: The control dimension is the inch column

**16 LEAD SMALL OUTLINE  
(300 MIL JEDEC SOIC)**

*Rev. 1.00*



SYMBOL	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.093	0.104	2.35	2.65
A <sub>1</sub>	0.004	0.012	0.10	0.30
B	0.013	0.020	0.33	0.51
C	0.009	0.013	0.23	0.32
D	0.398	0.413	10.10	10.50
E	0.291	0.299	7.40	7.60
e	0.050 BSC		1.27 BSC	
H	0.394	0.419	10.00	10.65
L	0.016	0.050	0.40	1.27
α	0°	8°	0°	8°

*Note: The control dimension is the millimeter column*

## NOTICE

EXAR Corporation reserves the right to make changes to the products contained in this publication in order to improve design, performance or reliability. EXAR Corporation assumes no responsibility for the use of any circuits described herein, conveys no license under any patent or other right, and makes no representation that the circuits are free of patent infringement. Charts and schedules contained here in are only for illustration purposes and may vary depending upon a user's specific application. While the information in this publication has been carefully checked; no responsibility, however, is assumed for inaccuracies.

EXAR Corporation does not recommend the use of any of its products in life support applications where the failure or malfunction of the product can reasonably be expected to cause failure of the life support system or to significantly affect its safety or effectiveness. Products are not authorized for use in such applications unless EXAR Corporation receives, in writing, assurances to its satisfaction that: (a) the risk of injury or damage has been minimized; (b) the user assumes all such risks; (c) potential liability of EXAR Corporation is adequately protected under the circumstances.

Copyright 1972 EXAR Corporation

Datasheet June 1997

Reproduction, in part or whole, without the prior written consent of EXAR Corporation is prohibited.

# DAC0800/DAC0802

## 8-Bit Digital-to-Analog Converters

### General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 V<sub>p-p</sub> with simple resistor loads as shown in Figure 1. The reference-to-full-scale current matching of better than ±1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than ±0.1% over temperature minimizes system error accumulations.

The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V<sub>LC</sub>, grounded. Changing the V<sub>LC</sub> potential will allow direct interface to other logic families. The performance and characteristics of the device are essentially unchanged over the full ±4.5V to ±18V power supply range; power dissipation is only 33 mW with ±5V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C and DAC0802C are a direct replacement for the DAC-08, DAC-08A, DAC-08C, and DAC-08H, respectively.

### Features

- Fast settling output current: 100 ns
- Full scale error: ±1 LSB
- Nonlinearity over temperature: ±0.1%
- Full scale current drift: ±10 ppm/°C
- High output compliance: -10V to +18V
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range: ±4.5V to ±18V
- Low power consumption: 33 mW at ±5V
- Low cost

### Typical Applications

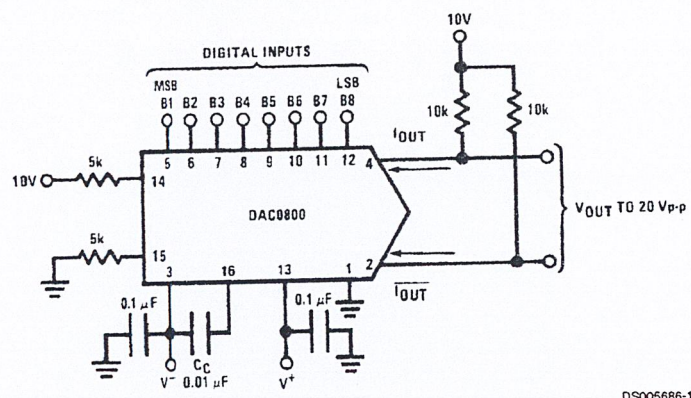


FIGURE 1. ±20 V<sub>p-p</sub> Output Digital-to-Analog Converter (Note 5)

### Ordering Information

Non-Linearity	Temperature Range	Order Numbers				
		J Package (J16A) (Note 1)	N Package (N16E) (Note 1)	SO Package (M16A)		
±0.1% FS	0°C ≤ T <sub>A</sub> ≤ +70°C	DAC0802LCJ	DAC-08HQ	DAC0802LCN	DAC-08HP	DAC0802LCM
±0.19% FS	-55°C ≤ T <sub>A</sub> ≤ +125°C	DAC0800LJ	DAC-08Q			
±0.19% FS	0°C ≤ T <sub>A</sub> ≤ +70°C	DAC0800LCJ	DAC-08EQ	DAC0800LCN	DAC-08EP	DAC0800LCM

Note 1: Devices may be ordered by using either order number.

## Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V^+ - V^-$ )	$\pm 18V$ or $36V$
Power Dissipation (Note 3)	500 mW
Reference Input Differential Voltage ( $V_{14}$ to $V_{15}$ )	$V^-$ to $V^+$
Reference Input Common-Mode Range ( $V_{14}$ , $V_{15}$ )	$V^-$ to $V^+$
Reference Input Current	5 mA
Logic Inputs	$V^-$ to $V^-$ plus $36V$
Analog Current Outputs ( $V_{S-} = -15V$ )	4.25 mA
ESD Susceptibility (Note 4)	TBD V

Storage Temperature	$-65^\circ C$ to $+150^\circ C$
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	$260^\circ C$
Dual-In-Line Package (ceramic)	$300^\circ C$
Surface Mount Package	
Vapor Phase (60 seconds)	$215^\circ C$
Infrared (15 seconds)	$220^\circ C$

## Operating Conditions (Note 2)

	Min	Max	Units
Temperature ( $T_A$ )			$^\circ C$
DAC0800L	-55	+125	$^\circ C$
DAC0800LC	0	+70	$^\circ C$
DAC0802LC	0	+70	$^\circ C$

## Electrical Characteristics

The following specifications apply for  $V_S = \pm 15V$ ,  $I_{REF} = 2$  mA and  $T_{MIN} \leq T_A \leq T_{MAX}$  unless otherwise specified. Output characteristics refer to both  $I_{OUT}$  and  $I_{OUT}$ .

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			Units
			Min	Typ	Max	Min	Typ	Max	
	Resolution		8	8	8	8	8	8	Bits
	Monotonicity		8	8	8	8	8	8	Bits
	Nonlinearity				$\pm 0.1$			$\pm 0.19$	%FS
$t_s$	Settling Time	To $\pm 1/2$ LSB, All Bits Switched "ON" or "OFF", $T_A = 25^\circ C$ DAC0800L DAC0800LC		100	135		100	135	ns
$t_{PLH}$ , $t_{PHL}$	Propagation Delay Each Bit All Bits Switched	$T_A = 25^\circ C$		35	60		35	60	ns
$TCI_{FS}$	Full Scale Tempco			$\pm 10$	$\pm 50$		$\pm 10$	$\pm 50$	ppm/ $^\circ C$
$V_{OC}$	Output Voltage Compliance	Full Scale Current Change $< 1/2$ LSB, $R_{OUT} > 20$ M $\Omega$ Typ	-10		18	-10		18	V
$I_{FS4}$	Full Scale Current	$V_{REF} = 10.000V$ , $R_{14} = 5.000$ k $\Omega$ $R_{15} = 5.000$ k $\Omega$ , $T_A = 25^\circ C$	1.984	1.992	2.000	1.94	1.99	2.04	mA
$I_{FSS}$	Full Scale Symmetry	$I_{FS4} - I_{FS2}$		$\pm 0.5$	$\pm 4.0$		$\pm 1$	$\pm 8.0$	$\mu A$
$I_{ZS}$	Zero Scale Current			0.1	1.0		0.2	2.0	$\mu A$
$I_{FSR}$	Output Current Range	$V^- = -5V$ $V^- = -8V$ to $-18V$	0	2.0	2.1	0	2.0	2.1	mA
			0	2.0	4.2	0	2.0	4.2	mA
$V_{IL}$ $V_{IH}$	Logic Input Levels Logic "0" Logic "1"	$V_{LC} = 0V$			0.8			0.8	V
			2.0			2.0			V
$I_{IL}$ $I_{IH}$	Logic Input Current Logic "0" Logic "1"	$V_{LC} = 0V$ $-10V \leq V_{IN} \leq +0.8V$ $2V \leq V_{IN} \leq +18V$		-2.0	-10		-2.0	-10	$\mu A$
				0.002	10		0.002	10	$\mu A$
$V_{IS}$	Logic Input Swing	$V^- = -15V$	-10		18	-10		18	V
$V_{THR}$	Logic Threshold Range	$V_S = \pm 15V$	-10		13.5	-10		13.5	V
$I_{15}$	Reference Bias Current			-1.0	-3.0		-1.0	-3.0	$\mu A$
dI/dt	Reference Input Slew Rate	(Figure 11)	4.0	8.0		4.0	8.0		mA/ $\mu s$
$PSSI_{FS+}$ $PSSI_{FS-}$	Power Supply Sensitivity	$4.5V \leq V^+ \leq 18V$ $-4.5V \leq V^- \leq 18V$ $I_{REF} = 1mA$		0.0001	0.01		0.0001	0.01	%/%
				0.0001	0.01		0.0001	0.01	%/%

## Electrical Characteristics (Continued)

The following specifications apply for  $V_S = \pm 15V$ ,  $I_{REF} = 2\text{ mA}$  and  $T_{MIN} \leq T_A \leq T_{MAX}$  unless otherwise specified. Output characteristics refer to both  $I_{OUT}$  and  $\overline{I_{OUT}}$ .

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			Units
			Min	Typ	Max	Min	Typ	Max	
I+	Power Supply Current	$V_S = \pm 5V$ , $I_{REF} = 1\text{ mA}$		2.3	3.8		2.3	3.8	mA
				-4.3	-5.8		-4.3	-5.8	mA
I+	Power Supply Current	$V_S = 5V$ , $-15V$ , $I_{REF} = 2\text{ mA}$		2.4	3.8		2.4	3.8	mA
				-6.4	-7.8		-6.4	-7.8	mA
I+	Power Supply Current	$V_S = \pm 15V$ , $I_{REF} = 2\text{ mA}$		2.5	3.8		2.5	3.8	mA
				-6.5	-7.8		-6.5	-7.8	mA
P <sub>D</sub>	Power Dissipation	$\pm 5V$ , $I_{REF} = 1\text{ mA}$		33	48		33	48	mW
		$5V$ , $-15V$ , $I_{REF} = 2\text{ mA}$		108	136		108	136	mW
		$\pm 15V$ , $I_{REF} = 2\text{ mA}$		135	174		135	174	mW

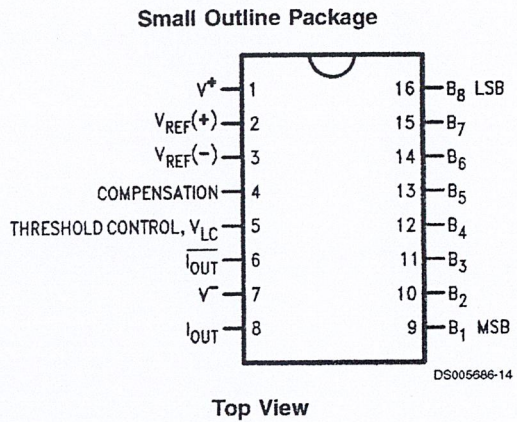
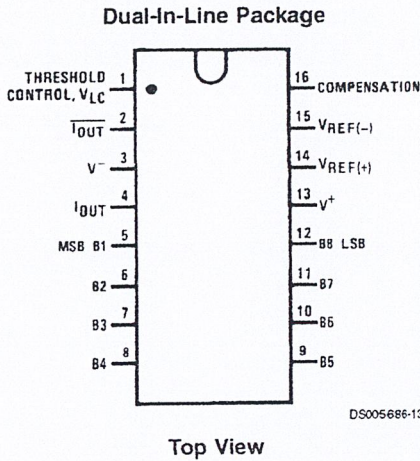
**Note 2:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

**Note 3:** The maximum junction temperature of the DAC0800 and DAC0802 is 125°C. For operating at elevated temperatures, devices in the Dual-In-Line J package must be derated based on a thermal resistance of 100°C/W, junction-to-ambient, 175°C/W for the molded Dual-In-Line N package and 100°C/W for the Small Outline M package.

**Note 4:** Human body model, 100 pF discharged through a 1.5 kΩ resistor.

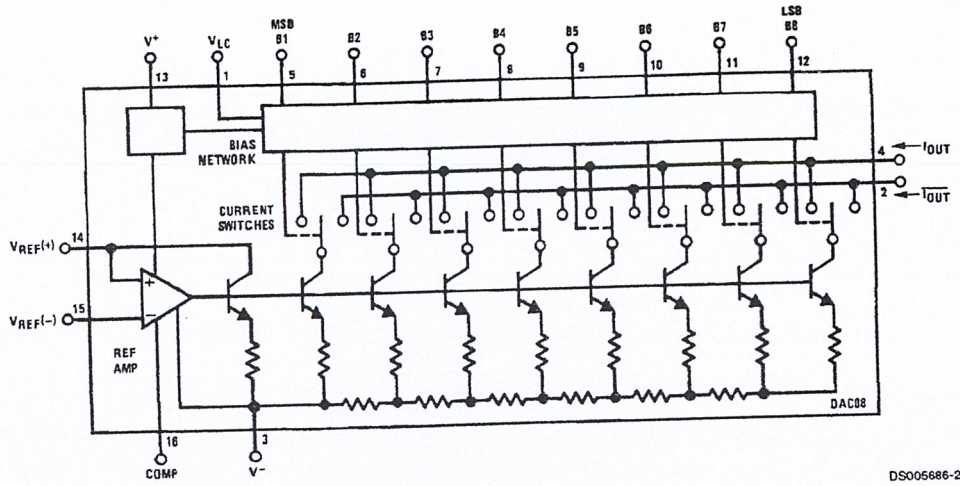
**Note 5:** Pin-out numbers for the DAC080X represent the Dual-In-Line package. The Small Outline package pin-out differs from the Dual-In-Line package.

## Connection Diagrams



See Ordering Information

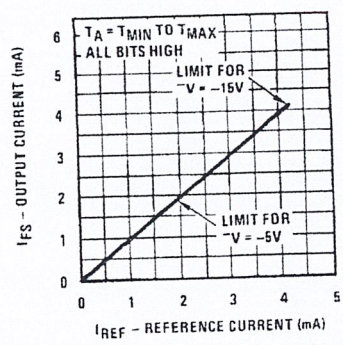
# Block Diagram (Note 5)



DS005686-2

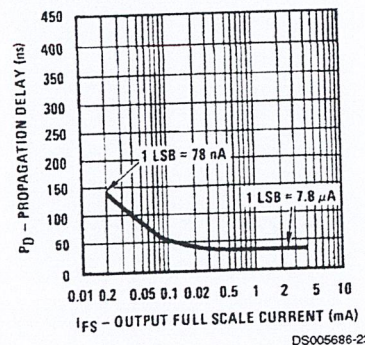
## Typical Performance Characteristics

Full Scale Current vs Reference Current



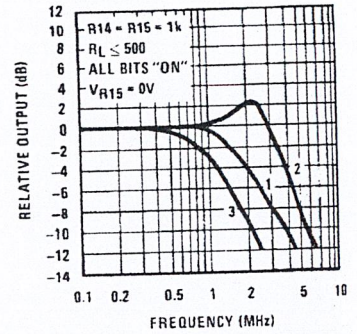
DS005686-22

LSB Propagation Delay vs I<sub>FS</sub>



DS005686-23

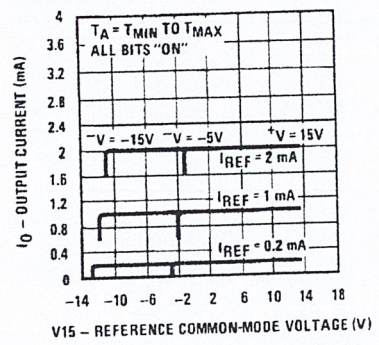
Reference Input Frequency Response



DS005686-24

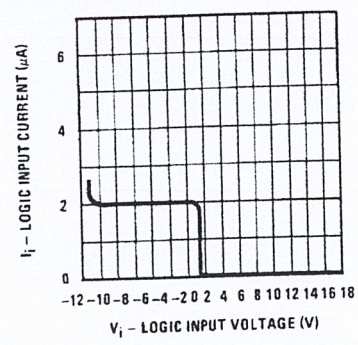
Curve 1:  $C_C = 15 \text{ pF}$ ,  $V_{IN} = 2 \text{ Vp-p}$  centered at 1V.  
 Curve 2:  $C_C = 15 \text{ pF}$ ,  $V_{IN} = 50 \text{ mVp-p}$  centered at 200 mV.  
 Curve 3:  $C_C = 0 \text{ pF}$ ,  $V_{IN} = 100 \text{ mVp-p}$  centered at 0V and applied through  $50\Omega$  connected to pin 14.2V applied to R14.

Reference Amp Common-Mode Range



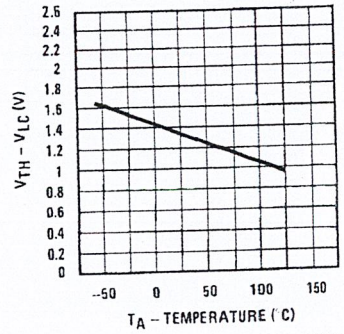
DS005686-25

Logic Input Current vs Input Voltage



DS005686-26

$V_{TH} - V_{LC}$  vs Temperature

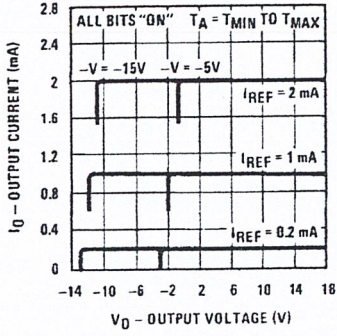


DS005686-27

Note. Positive common-mode range is always  $(V+) - 1.5V$ .

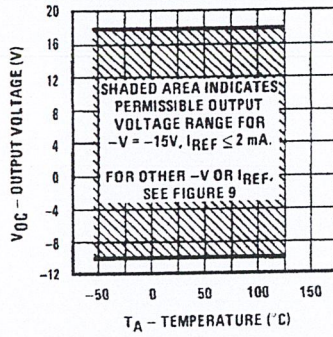
# Typical Performance Characteristics (Continued)

**Output Current vs Output Voltage (Output Voltage Compliance)**



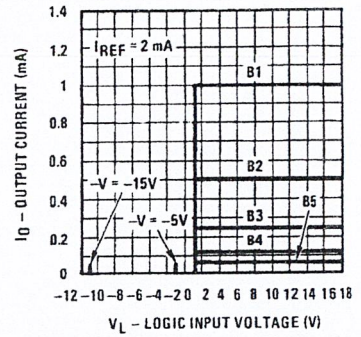
DS005686-28

**Output Voltage Compliance vs Temperature**



DS005686-29

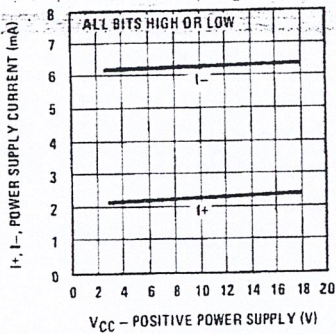
**Bit Transfer Characteristics**



DS005686-30

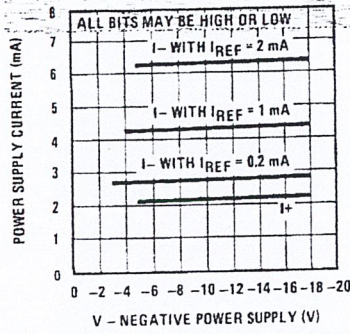
Note. B1-B8 have identical transfer characteristics. Bits are fully switched with less than 1/2 LSB error, at less than ±100 mV from actual threshold. These switching points are guaranteed to lie between 0.8 and 2V over the operating temperature range (V<sub>LC</sub> = 0V).

**Power Supply Current vs +V**



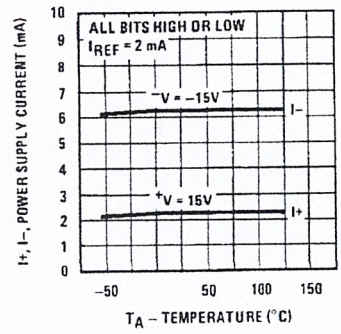
DS005686-31

**Power Supply Current vs -V**



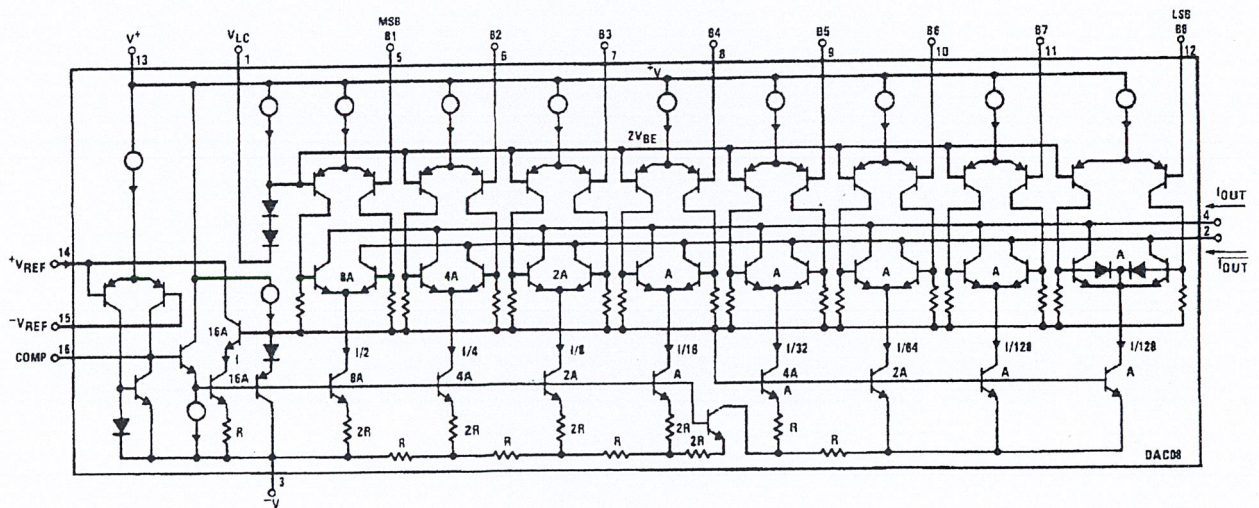
DS005686-32

**Power Supply Current vs Temperature**



DS005686-33

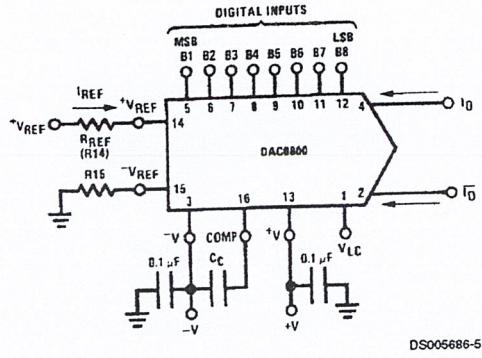
## Equivalent Circuit



DS005686-15

FIGURE 2.

# Typical Applications

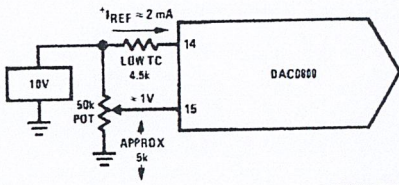


DS005686-5

$$I_{FS} \approx \frac{+V_{REF}}{R_{REF}} \times \frac{255}{256}$$

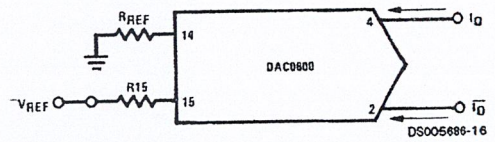
$I_O + \bar{I}_O = I_{FS}$  for all logic states  
 For fixed reference, TTL operation, typical values are:  
 $V_{REF} = 10.000V$   
 $R_{REF} = 5.000k$   
 $R15 = R_{REF}$   
 $C_C = 0.01 \mu F$   
 $V_{LC} = 0V$  (Ground)

FIGURE 3. Basic Positive Reference Operation (Note 5)



DS005686-21

FIGURE 4. Recommended Full Scale Adjustment Circuit (Note 5)

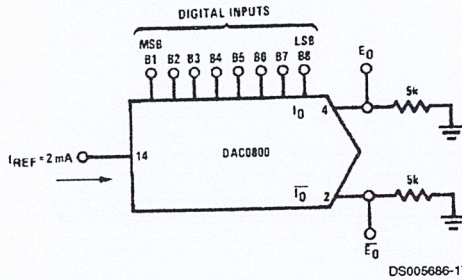


DS005686-16

$$I_{FS} \approx \frac{-V_{REF}}{R_{REF}} \times \frac{255}{256}$$

Note.  $R_{REF}$  sets  $I_{FS}$ ;  $R15$  is for bias current cancellation

FIGURE 5. Basic Negative Reference Operation (Note 5)

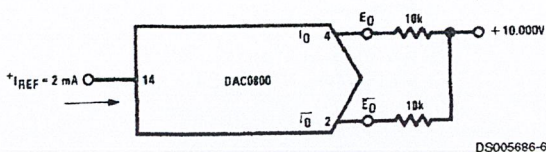


DS005686-17

	B1	B2	B3	B4	B5	B6	B7	B8	$I_O$ mA	$\bar{I}_O$ mA	$E_O$	$\bar{E}_O$
Full Scale	1	1	1	1	1	1	1	1	1.992	0.000	-9.960	0.000
Full Scale-LSB	1	1	1	1	1	1	1	0	1.984	0.008	-9.920	-0.040
Half Scale+LSB	1	0	0	0	0	0	0	1	1.008	0.984	-5.040	-4.920
Half Scale	1	0	0	0	0	0	0	0	1.000	0.992	-5.000	-4.960
Half Scale-LSB	0	1	1	1	1	1	1	1	0.992	1.000	-4.960	-5.000
Zero Scale+LSB	0	0	0	0	0	0	0	1	0.008	1.984	-0.040	-9.920
Zero Scale	0	0	0	0	0	0	0	0	0.000	1.992	0.000	-9.960

FIGURE 6. Basic Unipolar Negative Operation (Note 5)

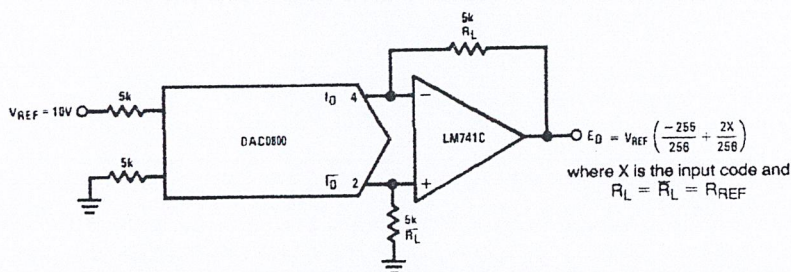
Typical Applications (Continued)



DS005686-6

	B1	B2	B3	B4	B5	B6	B7	B8	$E_O$	$\bar{E}_O$
Pos. Full Scale	1	1	1	1	1	1	1	1	-9.920	+10.000
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	-9.840	+9.920
Zero Scale+LSB	1	0	0	0	0	0	0	1	-0.080	+0.160
Zero Scale	1	0	0	0	0	0	0	0	0.000	+0.080
Zero Scale-LSB	0	1	1	1	1	1	1	1	+0.080	0.000
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	+9.920	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	+10.000	-9.920

FIGURE 7. Basic Bipolar Output Operation (Note 5)

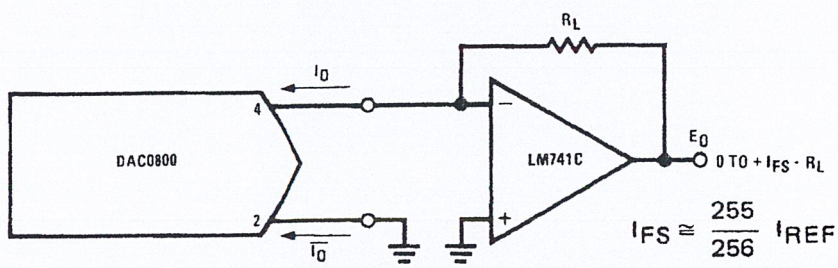


DS005686-18

If  $R_L = \bar{R}_L$  within  $\pm 0.05\%$ , output is symmetrical about ground

	B1	B2	B3	B4	B5	B6	B7	B8	$E_O$
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.960
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	+9.880
(+)Zero Scale	1	0	0	0	0	0	0	0	+0.040
(-)Zero Scale	0	1	1	1	1	1	1	1	-0.040
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	-9.880
Neg. Full Scale	0	0	0	0	0	0	0	0	-9.960

FIGURE 8. Symmetrical Offset Binary Operation (Note 5)

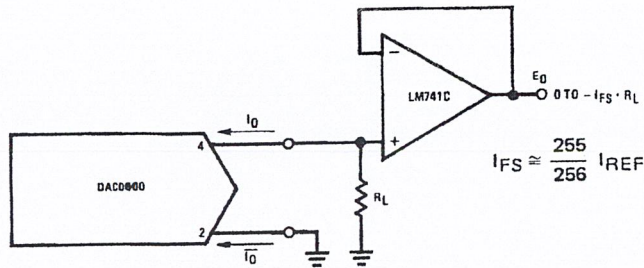


DS005686-19

For complementary output (operation as negative logic DAC), connect inverting input of op amp to  $\bar{I}_O$  (pin 2), connect  $I_O$  (pin 4) to ground.

FIGURE 9. Positive Low Impedance Output Operation (Note 5)

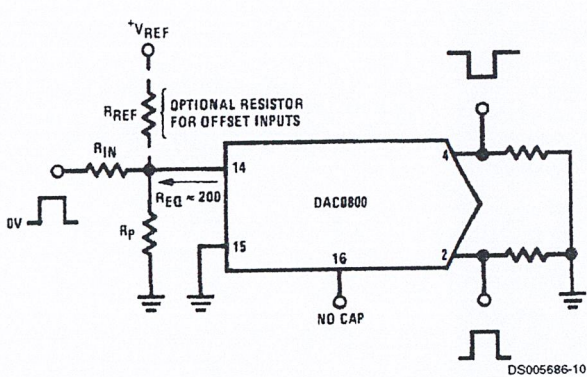
Typical Applications (Continued)



DS005686-20

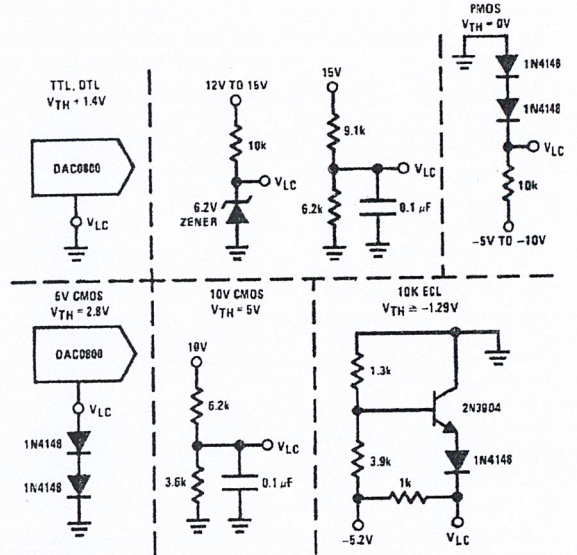
For complementary output (operation as a negative logic DAC) connect non-inverting input of op am to  $\bar{I}_O$  (pin 2); connect  $I_O$  (pin 4) to ground.

FIGURE 10. Negative Low Impedance Output Operation (Note 5)



Typical values:  $R_{IN}=5k, +V_{IN}=10V$

FIGURE 11. Pulsed Reference Operation (Note 5)

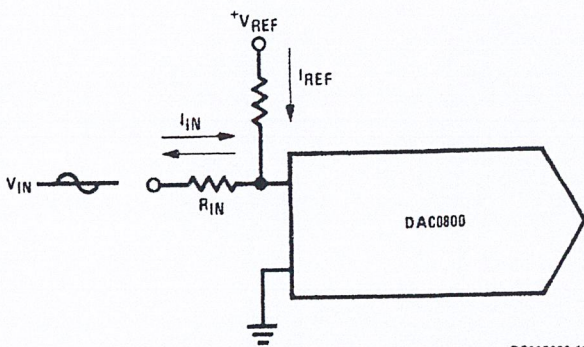


DS005686-9

$V_{TH} = V_{LC} + 1.4V$   
 15V CMOS, HTL, HNHL  
 $V_{TH} = 7.6V$

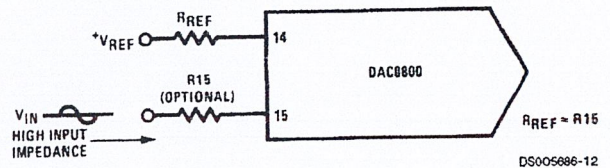
Note. Do not exceed negative logic input range of DAC.

FIGURE 12. Interfacing with Various Logic Families



DS005686-11

(a)  $I_{REF} \geq$  peak negative swing of  $I_{IN}$



DS005686-12

(b)  $+V_{REF}$  must be above peak positive swing of  $V_{IN}$

FIGURE 13. Accommodating Bipolar References (Note 5)

## Typical Applications (Continued)

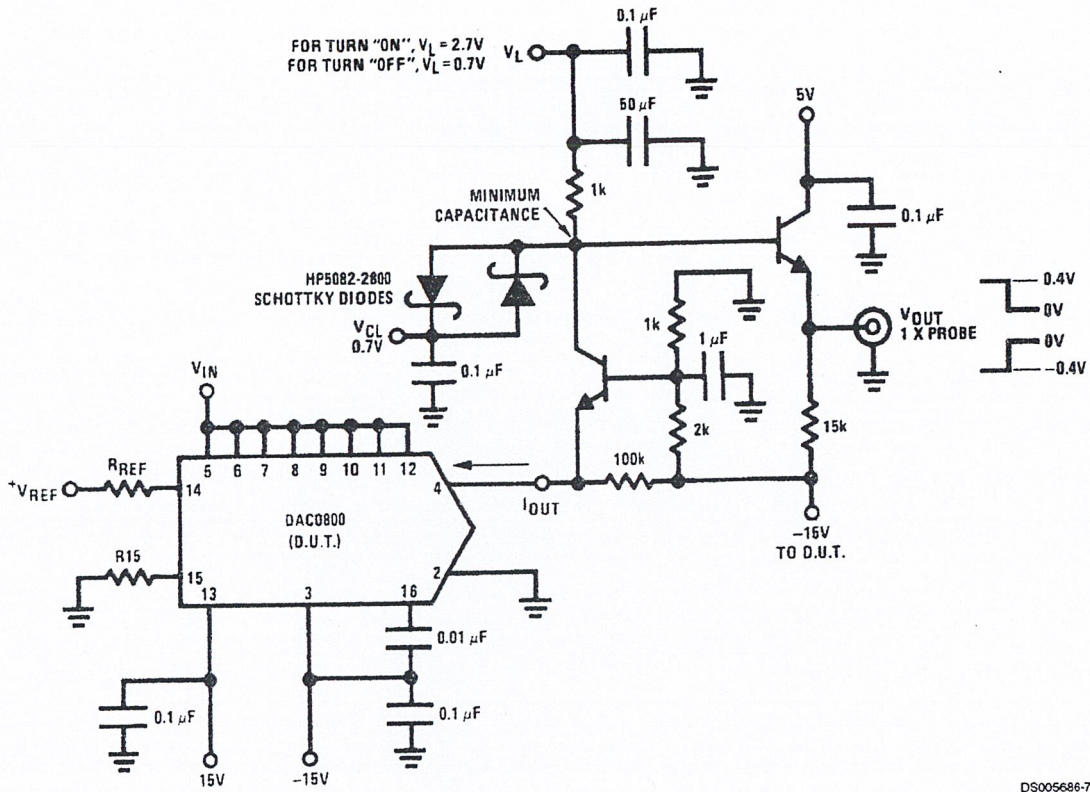
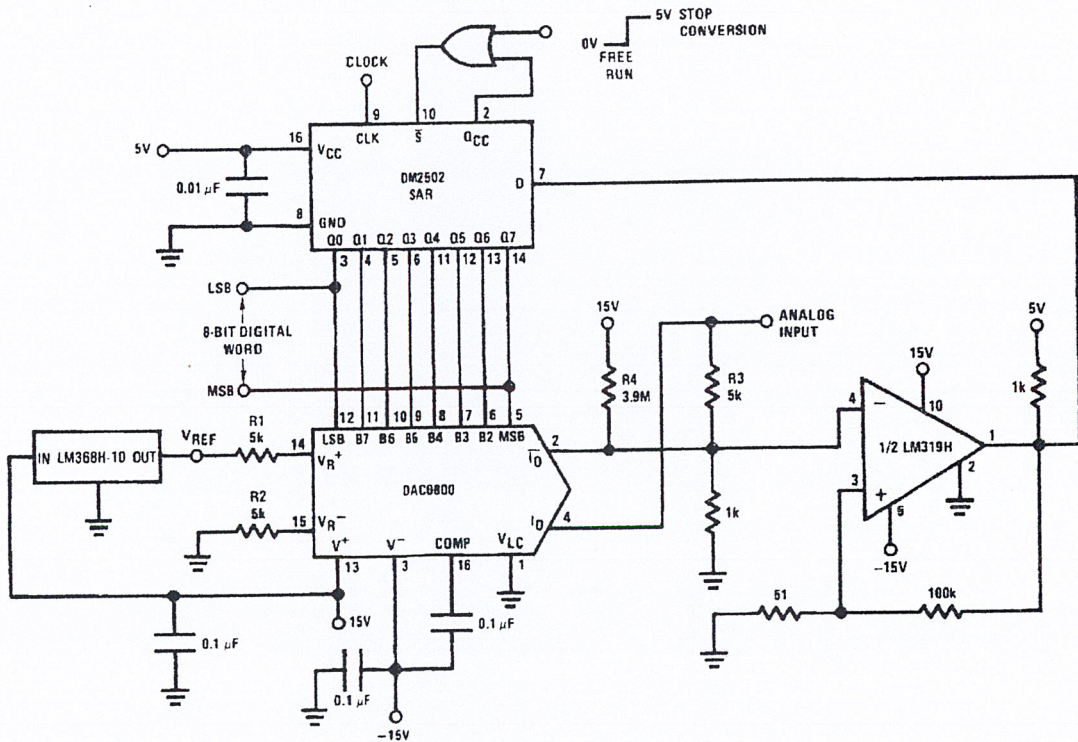


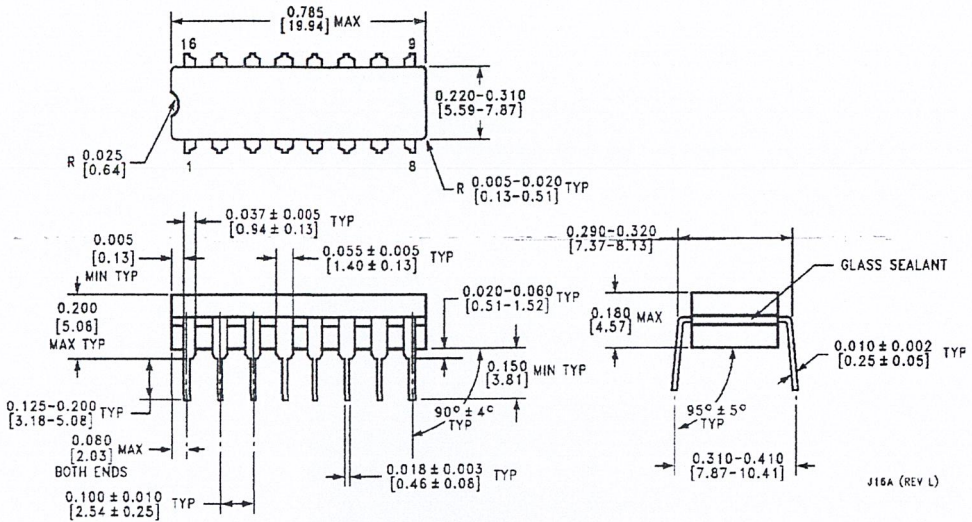
FIGURE 14. Settling Time Measurement (Note 5)



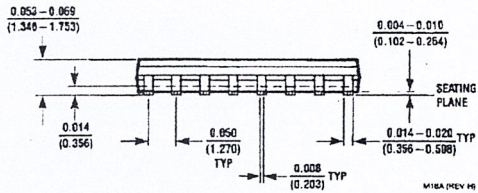
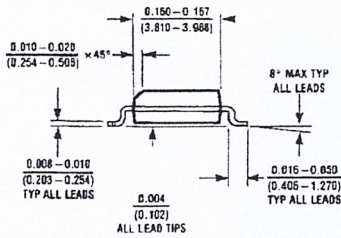
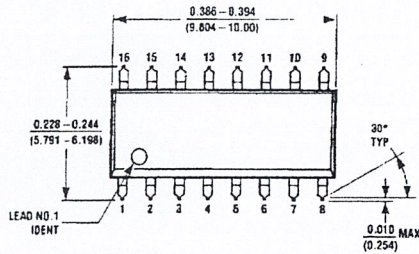
Note. For  $1\mu s$  conversion time with 8-bit resolution and 7-bit accuracy, an LM361 comparator replaces the LM319 and the reference current is doubled by reducing  $R_1$ ,  $R_2$  and  $R_3$  to  $2.5k\Omega$  and  $R_4$  to  $2M\Omega$ .

FIGURE 15. A Complete  $2\mu s$  Conversion Time, 8-Bit A/D Converter (Note 5)

**Physical Dimensions** inches (millimeters) unless otherwise noted

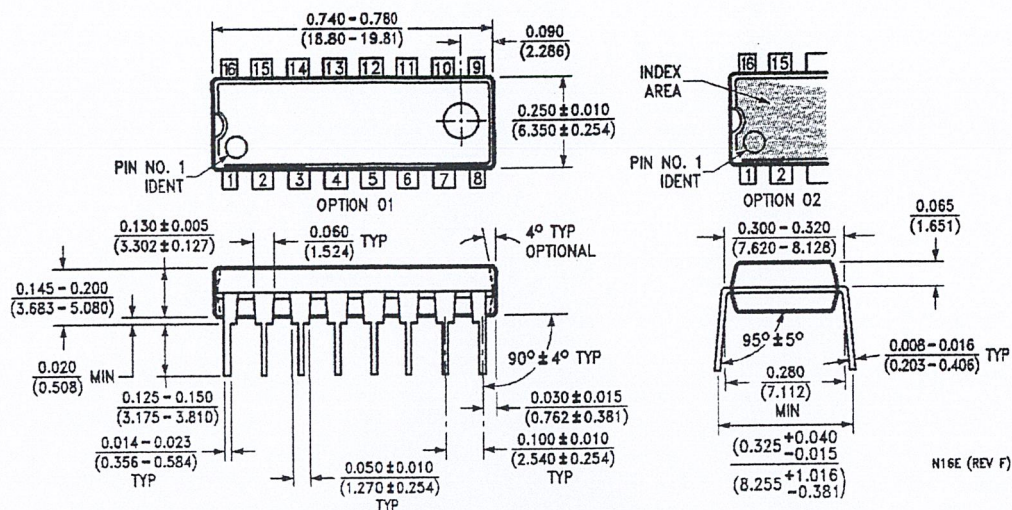


**Molded Small Outline Package (SO)**  
**Order Numbers DAC0800LCM,**  
**or DAC0802LCM**  
**NS Package Number M16A**



**Molded Small Outline Package (SO)**  
**Order Numbers DAC0800LCM,**  
**or DAC0802LCM**  
**NS Package Number M16A**

**Physical Dimensions** inches (millimeters) unless otherwise noted (Continued)




**Molded Dual-In-Line Package**  
**Order Numbers DAC0800, DAC0802**  
**NS Package Number N16E**

**LIFE SUPPORT POLICY**

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 **National Semiconductor Corporation**  
 Americas  
 Email: support@nsc.com

**National Semiconductor Europe**  
 Fax: +49 (0) 180-530 85 86  
 Email: europe.support@nsc.com  
 Deutsch Tel: +49 (0) 69 9508 6208  
 English Tel: +44 (0) 870 24 0 2171  
 Français Tel: +33 (0) 1 41 91 8790

**National Semiconductor Asia Pacific Customer Response Group**  
 Tel: 65-2544466  
 Fax: 65-2504466  
 Email: ap.support@nsc.com

**National Semiconductor Japan Ltd.**  
 Tel: 81-3-5639-7560  
 Fax: 81-3-5639-7507

www.national.com

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ นอกจากการทำงานของคณะผู้จัดทำแล้ว ยังมีผู้มีพระคุณหลายท่านที่คอยช่วยเหลือให้คำแนะนำช่วยให้ปริญญานิพนธ์สำเร็จได้ด้วยดี คณะผู้จัดทำจึงขอแสดงความขอบคุณทุกๆ ท่านดังนี้ อ.วันชัย ธีรรุจา อาจารย์ที่ปรึกษา, อาจารย์ในภาควิชาวิศวกรรมระบบควบคุมทุกๆ ท่านที่ให้คำแนะนำ และเพื่อนทุกๆ ท่านที่ช่วยแก้ปัญหาดังกล่าวให้ ทางคณะผู้จัดทำรู้สึกทราบบ้างถึงความช่วยเหลือของทุกๆ ท่าน จึงขอขอบพระคุณมา ณ ที่นี้

คณะผู้จัดทำ

## หนังสืออ้างอิง

1. สัจจะ จรัสรุ่งรวีวร : คู่มือการสร้างแอปพลิเคชันด้วย Visual Basic 6
2. กิตติ ภักดีวิวัฒนะกุลม, จำลอง ครูอุตสาหะ : Visual Basic 6 ฉบับโปรแกรมเมอร์
3. ประเมษฐ์ ประณยานันท์, ปิยพงษ์ เผ่าวนิช : คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์ MCS-51
4. บัณฑิต จามรภูติ : คู่มือการใช้งาน Protel 99