

การส่งสัญญาณผ่านระบบ AC Power Line
Signal Transmission Through AC Power Line



โดย
นาย ชูธรรม อุทยานวุฒิกุล
นางสาว ปริยารัตน์ จันทระประสิทธิ์

เลขที่.....
เลขทะเบียน..... 45708
วัน, เดือน, ปี 13 ก.พ. 2546

b.....
i.....

ปฏิญานีพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิศวกรรมระบบควบคุม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งสัญญาณผ่านระบบ AC Power Line
Signal Transmission Through AC Power Line



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การส่งสัญญาณผ่านระบบ AC Power Line

นาย ชูธรรม อุทยานวุฒิกุล 41014110
นางสาว ปรียารัตน์ จันทระประสิทธิ์ 41014263
รศ.ดร. วันชัย ธีรวิรุจา อาจารย์ที่ปรึกษา
ปีการศึกษา 2544

บทคัดย่อ

โครงการนี้เป็นการศึกษาการใช้สายไฟฟ้าบ้านเป็นการส่งสัญญาณโดยแบ่งเป็น 2 ส่วน ส่วนแรกคือ ภาคส่ง จะใช้วงจรความถี่ควบคุมด้วยแรงดัน(VCO : Voltage Control Oscillator) เป็นตัวกำเนิดคลื่นพาห์เพื่อทำการมอดูเลตสัญญาณที่เราใส่ไปกับคลื่นพาห์เข้าไปยังสายไฟฟ้าบ้าน ส่วนที่สองเป็นส่วนของภาครับ จะใช้วงจรเฟสล็อกกลูป(PLL : Phase Locked Loop) ทำหน้าที่แยกคลื่นพาห์ออกจากสัญญาณที่เราใส่เข้าไปเพื่อให้ได้สัญญาณที่เราต้องการ โดยจะใช้สัญญาณเสียงเป็นสัญญาณที่ใช้ในการส่งผ่าน และทำการประยุกต์ให้สามารถส่งค่าแรงดันเป็นสัญญาณในการส่งผ่าน โดยใช้วงจรแปลงค่าแรงดันเป็นความถี่(V to F : Voltage to Frequency Converter) ก่อนเข้าเครื่องส่ง และผ่านวงจรแปลงความถี่เป็นค่าแรงดัน(F to V : Frequency to Voltage Converter) หลังจากสัญญาณผ่านเครื่องรับแล้ว เพื่อให้ค่าแรงดันที่ต้องการ

Signal Transmission Through AC Power Line

Chutham Uthayanwuthikul 41014110

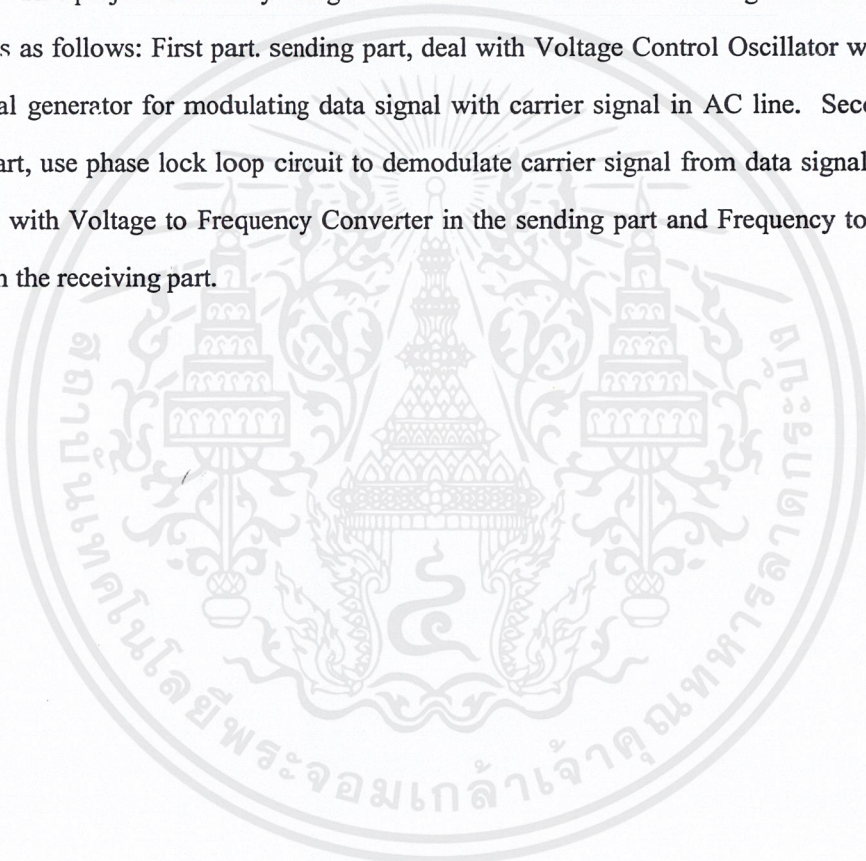
Pariyarat Chantraprasit 41014263

Assoc. Prof. Vanchai Riewruja Advisor

2001

Abstract

This project is to study using AC line to transmit/receiver data signal. It is separated in two parts as follows: First part. sending part, deal with Voltage Control Oscillator which is a carrier signal generator for modulating data signal with carrier signal in AC line. Second part, receiving part, use phase lock loop circuit to demodulate carrier signal from data signal. It must be operated with Voltage to Frequency Converter in the sending part and Frequency to Voltage Converter in the receiving part.



ปริญญาานิพนธ์ ปีการศึกษา 2544

ภาควิชาระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การส่งสัญญาณผ่านระบบ AC Power Line

ผู้จัดทำ

1. นาย ชูธรรม อุทยานวุฒิกุล รหัสประจำตัว 41014110
2. นางสาว ปริยรัตน์ จันทระประสิทธิ์ รหัสประจำตัว 41014263



อาจารย์ที่ปรึกษา

(รศ. ดร. วันชัย ธีรสุชา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ	
ABSTRACT	
สารบัญ	
สารบัญภาพ	
สารบัญตาราง	
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎี หรือ หลักการ	2
2.1 วงจรออสซิลเลเตอร์ (oscillator circuit)	2
2.1.1 หลักการของวงจรรอยสซิลเลเตอร์	3
2.2 การมอดูเลททางความถี่	7
2.2.1 การมอดูเลทแบบเอฟเอ็ม (FM)	7
2.2.1.1 การมอดูเลทแบบเอฟเอ็ม ด้วยวาเรคเตอร์ไดโอด (วาริแคป)	11
2.2.2 เปอร์เซนต์ของการมอดูเลท	14
2.2.3 สัญญาณรบกวนของการมอดูเลททางความถี่	15
2.3 การคีมอดูเลทเอฟเอ็ม	15
2.3.1 การคีมอดูเลทแบบเอฟเอ็มชนิดคัมเบิลจูน	15
2.3.2 การคีมอดูเลทแบบเอฟเอ็มชนิดเฟสล็อกกลูป	16
2.3.3 การคีมอดูเลทแบบเอฟเอ็มชนิดควอดเรเจอร์	18
2.4 วงจรกรองความถี่	19
2.4.1 วงจรกรองความถี่แบบบัตเตอร์เวิร์ท	25
2.5 วงจรแปลงความถี่เป็นแรงดัน (Frequency -to-Voltage Converter)	26
2.6 วงจรคัปปลิ่ง	29
2.6.1 RC คัปปลิ่ง	29
2.7 ระบบสังเคราะห์ความถี่	31
2.7.1 หลักการทำงานขั้นพื้นฐานของเฟสล็อกกลูป	32
2.7.2 วงจรนับอ้างอิง	34
2.7.3 วงจรตรวจจับเฟส	34
2.7.4 วงจรกรองความถี่	37
2.7.5 ส่วนที่ป้อนกลับของเฟสล็อกกลูป	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.6	คู่มือมอดูลีส พรีสเกลเลอร์	41
2.8	วงจรจำกัดขนาดแรงดัน	44
2.9	วงจรแปลงค่าแรงดันเป็นความถี่(Voltage-to-Frequency Converter)	44
บทที่ 3	การออกแบบและการทำงาน	46
บทที่ 4	การทดลองและสรุปผล	52
4.1	การทดลองวงจรส่งและรับสัญญาณที่ความถี่ 280 kHz	52
4.2	วงจรส่งและรับสัญญาณที่ความถี่ 120 kHz	57
4.3	การใช้งานร่วมกับ วงจร V to F และ F to V	60
4.4	สรุปผลโครงการโดยรวม	62

กิตติกรรมประกาศ

หนังสืออ้างอิง

ภาคผนวก

Data sheet



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

	หน้า
รูปที่ 2.1 แสดงวงจรป้อนกลับแบบบวก	4
รูปที่ 2.2 แสดงการเกิดออสซิลเลท	6
รูปที่ 2.3 สัญญาณเอฟเอ็ม	7
รูปที่ 2.4	8
รูปที่ 2.5 เมื่อสัญญาณความถี่เสียง 10 kHz มอดูเลททางความถี่ กับสัญญาณ 100MHz	9
รูปที่ 2.6	10
รูปที่ 2.7	10
รูปที่ 2.8	11
รูปที่ 2.9 กราฟแสดงความสัมพันธ์ระหว่างแรงดันไบแอสให้กับไดโอด กับตัวเก็บประจุที่เกิดขึ้นที่รอยต่อ	11
รูปที่ 2.10 ตัววาเรคเตอร์ไดโอดจะต่อขนานกับวงจรรีโซแนนซ์ในภาควงจรออสซิลเลเตอร์	12
รูปที่ 2.11 วงจรที่ใช้วาเรคเตอร์ไดโอด ต่ออนุกรมกับตัวเก็บประจุอื่น	13
รูปที่ 2.12 การใช้วาเรคเตอร์ไดโอดร่วมกับคริสตอลสร้างสัญญาณเอฟเอ็ม	13
รูปที่ 2.13 การใช้วาเรคเตอร์ไดโอดกับคริสตอลควบคุมการสร้างสัญญาณความถี่วิทยุ	14
รูปที่ 2.14	15
รูปที่ 2.15 ดีเทกเตอร์ชนิดคัปเบิลจูน	16
รูปที่ 2.16 แผนผังของวงจรคิมคูเลทชนิดเฟสล็อกกลูป	17
รูปที่ 2.17 เฟสล็อกกลูปที่ใช้ไอซี	17
รูปที่ 2.18 บล็อกไดอะแกรมของระบบคอดเคเรเจอร์ดีเทกชั่น	19
รูปที่ 2.19 ลักษณะของแถบความถี่ในวงจรกรองความถี่แบบต่างๆ	20
รูปที่ 2.20 วงจรกรองความถี่ต่ำผ่านแบบสองส่วน	21
รูปที่ 2.21 ลักษณะกราฟการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านแบบสองส่วน	22
รูปที่ 2.22 วงจรกรองความถี่ต่ำผ่านแบบสามส่วน	23
รูปที่ 2.23 การเกิดการตอบสนองความถี่ที่สูงที่สุด 2 ค่าของวงจรกรองความถี่ต่ำผ่านแบบสามส่วน	23
รูปที่ 2.24 ลักษณะกราฟการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านแบบสามส่วน	23
รูปที่ 2.25 กราฟคุณสมบัติการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่าน	25

รูปที่ 2.26	รูปคลื่นสัญญาณการตอบสนองความถี่ของวงจรความถี่แบบบิตเตอร์เวิร์ท	25
รูปที่ 2.27	ลักษณะการส่งผ่านของแถบความถี่เมื่อเปรียบเทียบกับจำนวนอุปกรณ์รีแอกทีฟ	26
รูปที่ 2.28	การต่อวงจรของ ไอซี 2907N	27
รูปที่ 2.29	รูปวงจรที่นำมาใช้งานจริง	28
รูปที่ 2.30	แสดงถึงคุณสมบัติของวงจร RC คัปปลิ่งในการกันสัญญาณไฟตรง แต่ปล่อยให้สัญญาณไฟสลับผ่านไปได้	30
รูปที่ 2.31	วงจรขยายสัญญาณแบบอิมพีแดนซ์คัปปลิ่ง	30
รูปที่ 2.32	แสดงการเปรียบเทียบวงจรสังเคราะห์ความถี่	32
รูปที่ 2.33	บล็อกไดอะแกรมพื้นฐานของวงจรถูกคูณ	33
รูปที่ 2.34	วงจรเฟสล็อกกลุ๊ปที่เพิ่มส่วนที่ทำการป้อนกลับ	34
รูปที่ 2.35	วงจรตรวจจับเฟสแบบดิเฟอเรนเชียล	35
รูปที่ 2.36	วงจรตรวจจับเฟสแบบดิฟเฟอเรนเชียลทั่วไป	36
รูปที่ 2.37	วงจรกรองความถี่ในรูป และค่าพารามิเตอร์ต่างๆ	38
รูปที่ 2.38	วงจรมิติเตอร์จะขจัดคั่นรอยและการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณเอฟเอ็ม	44
รูปที่ 2.39		45
รูปที่ 3.1	แสดงบล็อกไดอะแกรมของเครื่องส่ง	46
รูปที่ 3.2	แสดงบล็อกไดอะแกรมของเครื่องรับ	46
รูปที่ 3.3	รายละเอียดในวงจรเครื่องส่งที่ความถี่ 280 kHz	47
รูปที่ 3.4	รายละเอียดในวงจรเครื่องรับที่ความถี่ 280 kHz	48
รูปที่ 3.5	รายละเอียดในวงจรเครื่องส่งที่ความถี่ 120 kHz	49
รูปที่ 3.6	รายละเอียดในวงจรเครื่องรับที่ความถี่ 120 kHz	50
รูปที่ 3.7	แสดงวงจรแปลงค่าแรงดันเป็นความถี่	51
รูปที่ 3.8	แสดงวงจรแปลงความถี่เป็นค่าแรงดัน	51
รูปที่ 4.1	สัญญาณคลื่นพาห์ 280 kHz จากคอลเล็กเตอร์ Q ₂	52
รูปที่ 4.2	สัญญาณที่ขาคอลเล็กเตอร์ Q ₃	53
รูปที่ 4.3	สัญญาณคลื่นพาห์ 280 KHz วัดที่เอาต์พุต (J ₂)	53
รูปที่ 4.4	สัญญาณคลื่นพาห์ ของชุดรับสัญญาณ 280 kHz	54
รูปที่ 4.5	สัญญาณคลื่นพาห์ที่มอดูเลตกับสัญญาณอินพุตแล้ว	54
รูปที่ 4.6	แสดงสัญญาณเอาต์พุต ขณะที่ไม่มีป้อนสัญญาณอินพุต	55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.5	สัญญาณคลื่นพาร์ที่มีอคูเลตกับสัญญาณอินพุทแล้ว	54
รูปที่ 4.6	แสดงสัญญาณเอาต์พุท ขณะที่ไม่มีการป้อนสัญญาณอินพุท	55
รูปที่ 4.7	แสดงสัญญาณเอาต์พุท ขณะที่ป้อนสัญญาณอินพุท	55
รูปที่ 4.8	แสดงสัญญาณที่ขา 1 ของ L_2 ในวงจรรับ	56
รูปที่ 4.9	แสดงสัญญาณที่ขา 2 ของเฟสล็อกกลูป	56
รูปที่ 4.10	แสดงสัญญาณเอาต์พุทที่ซูดรับ ขณะที่ป้อนอินพุทที่ซูดส่ง 2 kHz	57
รูปที่ 4.11	สัญญาณคลื่นพาร์ ของวงจรถ่วงที่ 120 kHz	57
รูปที่ 4.12	สัญญาณคลื่นพาร์ของซูดรับที่ 120 kHz	58
รูปที่ 4.13	สัญญาณเอาต์พุท ที่อินพุท 1 kHz	59
รูปที่ 4.14	สัญญาณเอาต์พุท ที่อินพุท 2 kHz	59
รูปที่ 4.15	สัญญาณเอาต์พุท ที่อินพุท 5 kHz	59
รูปที่ 4.16	สัญญาณเอาต์พุท ที่อินพุท 10 kHz	59
รูปที่ 4.17	สัญญาณเอาต์พุท ที่อินพุท 20 kHz	59



สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงวงจรออสซิลเลเตอร์แบบคลื่นรูปไซน์	4
ตารางที่ 4.1 แสดงผลการทดลองการทำงานของวงจรแปลงค่าแรงดันเป็นความถี่	60
ตารางที่ 4.2 แสดงผลการทดลองการทำงานของวงจรแปลงความถี่เป็นค่าแรงดัน	61



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

เนื่องจากในปัจจุบันมีวิธีต่างๆมากมายในการส่งสัญญาณจากที่หนึ่งไปยังอีกที่หนึ่ง ไม่ว่าจะเป็น การใช้สายโทรศัพท์ เส้นสาย DATA LINK ซึ่งการเดินสายโทรศัพท์ และสาย DATA LINK จะสามารถใช้ได้เพียงบางจุดถ้ามีการเปลี่ยนแปลงเคลื่อนย้ายที่ก็ต้องรื้อทิ้งแล้วไปติดตั้งใหม่ซึ่งจะทำให้เกิดความเสียหายต่างๆได้

วิธีที่สะดวกที่สุดคือการใช้สายไฟบ้านเป็นสายส่งสัญญาณในการส่งข้อมูล เนื่องจากแต่ละอาคารจะมีการเดินสายไฟไว้เรียบร้อยแล้ว จึงเป็นการประหยัดค่าใช้จ่ายในการเดินสายโทรศัพท์หรือสาย DATA เพียงแต่นำเครื่องส่งและเครื่องรับต่อเข้ากับปลั๊กไฟก็สามารถส่งสัญญาณได้ทันที

แต่เนื่องจากการส่งสัญญาณไปในสายไฟอาจจะเกิดการลดทอนของสัญญาณลงได้ ในโครงการนี้จึงเป็นการส่งเฉพาะ โวลท์และเสียง ซึ่งเป็นพื้นฐานในการส่งสัญญาณหรือข้อมูลเป็นต้น ส่วนสัญญาณอื่นๆก็สามารถไปประยุกต์ในโอกาสต่อไป

บทที่ 2

ทฤษฎีและหลักการ

2.1 วงจรออสซิลเลเตอร์ (oscillator circuit)

วงจรออสซิลเลเตอร์เป็นวงจรชนิดหนึ่งที่ใช้ทรานซิสเตอร์หรือหลอดสุญญากาศ ในการให้กำเนิดสัญญาณไฟสลับขึ้นที่เอาต์พุต โดยพื้นฐานแล้ววงจรออสซิลเลเตอร์นี้ก็คือวงจรขยายสัญญาณหรือวงจรแอมพลิไฟเออร์นั่นเอง แต่ข้อแตกต่างจะอยู่ที่วงจรออสซิลเลเตอร์ประกอบด้วยวงจรป้อนกลับสัญญาณจากเอาต์พุตไปอินพุต ซึ่งทำให้สามารถให้กำเนิดสัญญาณเอาต์พุตออกมาได้โดยไม่จำเป็นต้องมีสัญญาณป้อนเข้ามาทางอินพุตแต่อย่างใด วงจรออสซิลเลเตอร์ชนิดที่นิยมใช้กันมาก ได้แก่ วงจรจูนอาเอฟออสซิลเลเตอร์ (Tuned RF Oscillator) ซึ่งประกอบด้วยอินดักเตนซ์และคาปาซิเตอร์ ในการผลิตสัญญาณคลื่นไซน์ที่มีความถี่โซแนนท์ออกที่เอาต์พุต

วงจรออสซิลเลเตอร์สามารถนำไปใช้ประโยชน์ได้หลายอย่างตัวอย่างเช่น เครื่องส่งคลื่นวิทยุทุกชนิดจำเป็นต้องใช้วงจรออสซิลเลเตอร์ในการผลิตสัญญาณคลื่นพาห์อาเอฟ (RF Carrier Waves) เช่นกันยังมีความจำเป็นต่อวงจรแปลงความถี่ (Frequency Converter) ของวงจรเครื่องรับซูเปอร์เฮเทอโรไดน์ (Superheterodyne) สำหรับสัญญาณความถี่กลางไอเอฟหรือใช้สร้างโลกออสซิลเลเตอร์สำหรับการผสมสัญญาณและการนำสัญญาณกลับคืนมา นอกจากนี้ยังมีการใช้งานในเครื่องผลิตสัญญาณ (Signal Generator) หรือซิกแนลเจนเนอเรเตอร์ เป็นต้น ซึ่งสามารถผลิตได้ทั้งสัญญาณความถี่ต่ำหรือสัญญาณออดิโอ และสัญญาณคลื่นวิทยุได้ด้วยเช่นกัน นอกจากนี้ในวงจรดิจิทัล วงจรออสซิลเลเตอร์ ยังถูกใช้เป็นตัวผลิตสัญญาณนาฬิกาหรือสัญญาณคล็อก (clock signal) ให้แก่มัลติไวเบรเตอร์ ซึ่งสัญญาณที่ผลิตออกมาเป็นพัลส์ (pulse) ที่มีความถี่แน่นอนเป็นต้น

วงจรออสซิลเลเตอร์แบ่งออกได้เป็น วงจรออสซิลเลเตอร์คลื่นรูปไซน์ และ วงจรออสซิลเลเตอร์ที่ไม่ใช่คลื่นรูปไซน์ เช่น เป็นคลื่นสี่เหลี่ยมของวงจรพัลส์ออสซิลเลเตอร์แบบสมมาตรที่มีช่วงเวลาเปิดและปิดเท่ากัน โดยทั่วไปเรียกววงจรชนิดนี้ว่า สแควร์เวฟเจนเนอเรเตอร์ (Square wave Generator) หรือวงจรผลิตคลื่นสี่เหลี่ยม หรือเป็นคลื่นสี่เหลี่ยมของวงจรพัลส์ออสซิลเลเตอร์แบบไม่สมมาตรที่มีช่วงเวลาเปิดและปิดแตกต่างกัน ดังนั้นช่วงเวลาของระดับแรงดันไฟฟ้าสูงและต่ำจึงแตกต่างกันไปด้วยรูปคลื่นในลักษณะนี้เรียกว่า แรคแทนกูลาร์ (Rectangular) หรือคลื่นรูปฟันเลื่อย (Sawtooth wave)

วงจรออสซิลเลเตอร์ส่วนใหญ่จะเป็นคลื่นรูปไซน์ ซึ่งจะให้กำเนิดคลื่นรูปไซน์ออกมา ตลอดเวลาโดยมีขนาดและความถี่คงที่ ชนิดของการออสซิลเลทแบ่งได้ตามอุปกรณ์ที่ใช้ ดังนั้นวงจรออสซิลเลเตอร์คลื่นรูปไซน์จะแบ่งได้เป็น

- 1) LC ออสซิลเลเตอร์
- 2) RC ออสซิลเลเตอร์
- 3) คริสตอล ออสซิลเลเตอร์

ซึ่งแต่ละแบบจะมีลักษณะการใช้งาน และข้อดีข้อเสียที่แตกต่างกันดังตารางที่ 2.1 โดยมีการเลือกชนิดของวงจรออสซิลเลเตอร์ดังนี้

1. ความถี่ที่ต้องการ
 2. เสถียรภาพของความถี่ที่ต้องการ
 3. ต้องการเปลี่ยนค่าความถี่หรือไม่
 4. ขอมให้มีการผิดเพี้ยนของความถี่หรือไม่
 5. ค่ากำลังงานที่ต้องการ
- 2.1.1 หลักการของวงจรออสซิลเลเตอร์

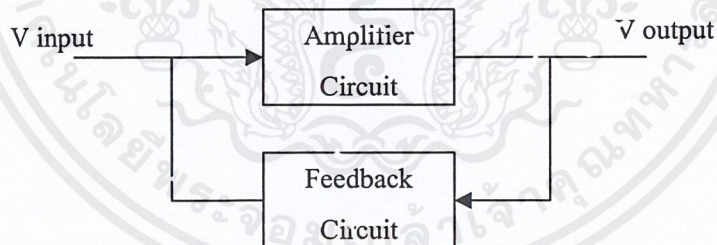
วงจรออสซิลเลเตอร์คือวงจรขยายชนิดหนึ่งนั่นเอง แต่เป็นวงจรขยายชนิดป้อนกลับแบบบวก (Positive Feedback) จะสร้างสัญญาณเอาต์พุตออกมาที่ความถี่ค่าหนึ่งโดยไม่ต้องการสัญญาณอินพุต ดังนั้นอาจกล่าวได้ว่าวงจรออสซิลเลเตอร์ประกอบด้วย 3 ส่วน คือ

1. วงจรขยาย (Amplifier)
2. วงจรป้อนกลับแบบบวก
3. วงจรรีโซแนนซ์ (Resonance)

โดยที่ วงจรขยายเป็นวงจรที่สามารถขยายสัญญาณความถี่ที่เราต้องการ วงจรป้อนกลับแบบบวกเป็นวงจรป้อนกลับสัญญาณเพื่อที่จะนำมาขยายเพิ่มขึ้น โดยต้องเป็นการป้อนกลับแบบบวก และวงจรรีโซแนนซ์เป็นวงจรที่ใช้ในการเลือกความถี่

รูปแบบวงจรออสซิลเลเตอร์	ข้อดี - ข้อเสีย	ลักษณะการใช้งาน
LC ออสซิลเลเตอร์	1. ความถี่เปลี่ยนแปลงได้ง่าย	1. ใช้ในเครื่องรับวิทยุ , ทีวี เอฟเอ็ม ฯลฯ
	2. เสถียรภาพทางความถี่ไม่ค่อยดี	
	3. นิยมนำไปงาน โดยทั่วไป	2. ใช้เป็นตัวออสซิลเลเตอร์ ในการวัดทางความถี่สูง
	4. ใช้ในย่านความถี่สูง	
RC ออสซิลเลเตอร์	1. ใช้ในย่านความถี่ต่ำ	1. ใช้เป็นตัวออสซิลเลเตอร์ ในการวัดทางความถี่ต่ำ
	2. ความถี่สามารถเปลี่ยนแปลงได้	
	3. เสถียรภาพของความถี่ไม่ดี	
คริสตอล ออสซิลเลเตอร์	1. เสถียรภาพของความถี่ดีเป็นพิเศษ	1. ใช้ในเครื่องส่งวิทยุ, นาฬิกา, เครื่องมือวัดชนิดต่างๆ ฯลฯ
	2. ใช้ในย่านความถี่สูง	
	3. การทำให้ความถี่เปลี่ยนแปลงทำได้ยาก	2. เมื่อนำมาใช้งานร่วมกับ วงจรเฟสล็อกกลุ่ม จะนำไปใช้ งานได้อย่างกว้างขวาง

ตารางที่ 2.1 แสดงวงจรออสซิลเลเตอร์แบบคลื่นรูปไซน์



รูปที่ 2.1 แสดงวงจรป้อนกลับแบบบวก

จากรูปที่ 2.1 แสดงถึงบล็อกไดอะแกรมของวงจรป้อนกลับแบบบวก สามารถหาค่าอัตราขยายแรงดันรวมของวงจรได้ดังนี้

$$A_v = \frac{E_{out}}{E_{in}} = \frac{A}{1 - A\beta} \quad (2.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการจะเห็นได้ว่าถ้าเป็นการป้อนกลับแบบบวกเทอมของ $A\beta$ จะมีค่าเป็นบวก ค่าเฟสเซอร์ของลูปเกน $A\beta$ จะต้องอยู่ในควอดแรนท์ที่ 1 หรือ 4 หรืออยู่ในแกนศูนย์องศาซึ่งทำให้ค่าส่วนจริงของเฟสเซอร์เกน $A\beta$ มีค่าเป็นจำนวนบวก อัตราการขยายรวมของวงจรจะมีค่าเพิ่มขึ้นและถ้าเทอม $A\beta = 1$ อัตราการขยายรวมของวงจรจะมีค่าเป็นอนันต์สามารถนำมาอธิบายการเกิดออสซิลเลชันของวงจรออสซิลเลเตอร์ได้ว่า ถ้ามีสัญญาณขนาดเล็กๆ ป้อนเข้ามาทางอินพุทของวงจรขยาย สัญญาณเอาต์พุทที่ได้จะกลับเฟส 180° แล้วผ่านวงจรป้อนกลับซึ่งจะกลับเฟสไปอีก 180° ทำให้สัญญาณป้อนกลับแบบบวกมารวมกับสัญญาณที่อินพุทมีเฟสตรงกันจึงทำให้สัญญาณอินพุทมีขนาดเพิ่มขึ้น สัญญาณเอาต์พุทที่ได้ก็จะมีขนาดใหญ่ขึ้นตามไปด้วย เมื่อมีการป้อนกลับแบบบวกเข้ามาเสริมอีกก็จะทำให้ได้สัญญาณเอาต์พุทขนาดใหญ่ขึ้นไปเรื่อยๆ นั่นก็คือค่าของลูปเกน $A\beta > 1$ จะเริ่มเกิดการออสซิลเลชันโดยปกติ การเพิ่มขึ้นของสัญญาณจะถูกจำกัดที่แรงดันค่าหนึ่งซึ่งอาจจะเป็นความสามารถของตัวเอง เมื่อค่าลูปเกน $A\beta = 1$ ดังนั้นเมื่อเกิดการป้อนกลับก็เสมือนว่าป้อนกลับด้วยค่าแรงดันที่คงที่ จึงทำให้ได้เอาต์พุทที่มีระดับแรงดันเหมือนกับคงที่ คือเป็นการออสซิลเลชันอย่างต่อเนื่องนั่นเอง โดยพิจารณาจากสมการจะได้ว่าค่า A จะถูกหารด้วยศูนย์ ซึ่งสัญญาณเอาต์พุท E_{out} ที่เข้าของวงจรป้อนกลับถึงแม้ว่าสัญญาณอินพุท E_{in} จะมีค่าเท่ากับศูนย์

เงื่อนไขของเฟสสำหรับการออสซิลเลชันจากที่วงจรไชน้ออสซิลเลเตอร์เป็นวงจรป้อนกลับคุณสมบัติของการป้อนกลับ สามารถอธิบายได้โดยการเลือกค่า A และ β ให้เหมาะสมเนื่องจากค่าสัญญาณเอาต์พุท E_{out} เป็นค่าเฟสเซอร์ที่แทนสัญญาณไชน์จากสมการ (2.1) เป็นค่าอัตราส่วนของเฟสเซอร์ ซึ่งมีทั้งแมกนิจูดและมุม ซึ่งถูกลดรูปอยู่ในเชิงขั้ว ถึงแม้ว่าการลดรูปให้อยู่ในรูปเชิงขั้วสามารถทำได้ แต่บางครั้งเพื่อความสะดวกจะพิจารณาเฉพาะตัวส่วนของสมการที่ (2.1) จากที่กล่าวมาแล้วว่าการออสซิลเลชันจะเกิดเมื่อสัญญาณอินพุท E_{in} มีค่าเท่ากับศูนย์ซึ่งทำให้อัตราขยายรวมของวงจรรวมมีค่าเป็นอนันต์ ซึ่งค่า A มีค่าแน่นอนดังนั้นตัวหารในสมการที่ (2.1) ต้องมีค่าเท่ากับศูนย์ ถ้าวงจรมีค่าสัญญาณเอาต์พุทที่แน่นอนในขณะที่ไม่มีสัญญาณอินพุทเข้ามา ดังนั้นในตัวส่วนของสมการ (2.1) มีค่าเท่ากับศูนย์ ได้สมการ

$$1 - A\beta = 0 \quad (2.2)$$

แปลงสมการ 2.2 อยู่ในรูปเชิงขั้วจะได้ว่า

$$A\beta = +1 = 1\angle 0^\circ \quad (2.3)$$

ถ้ามุมเชิงขั้วของเฟสเซอร์ A และ β เขียนได้เป็น θ_A และ θ_β ผลคูณของเฟสเซอร์ A และเฟสเซอร์ β จะได้เป็นผลบวกของมุมเฟส เพราะว่ามุมเฟสในสมการ(2.3) มีค่าเท่ากับศูนย์ความต้องการที่จำเป็นสำหรับการออสซิลเลชันในวงจรป้อนกลับจะเป็น

$$\theta_A + \theta_\beta = 0 \quad (2.4)$$

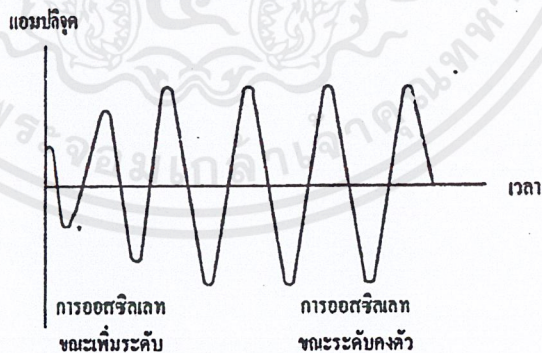
ความสัมพันธ์ระหว่างมุมของเฟสเซอร์ A และ β สามารถเรียกได้ว่าเป็น เงื่อนไขของเฟสสำหรับการออสซิลเลชัน (phase criteria for oscillation) ในวงจรออสซิลเลเตอร์ในทางปฏิบัติเงื่อนไขของเฟสในสมการ (2.4) มักเป็นตัวแสดงถึงความถี่ในการทำงาน ค่าฟอร์เวิร์ดเกน A มักจะเป็นค่าคงที่มีการเปลี่ยนแปลงเล็กน้อยในมุมเฟส θ_A ถ้าเฟสเซอร์ β ทำให้ขึ้นอยู่กับความถี่ พฤติกรรมของวงจรโดยรวมจะต้องปรับตัวเอง จนกระทั่งมุมเฟส θ_β เป็นไปตามสมการ (2.4)

โดยอาจสรุปเป็นเงื่อนไขการเกิดออสซิลเลชันได้ดังนี้

- 1) อัตราการขยายของลูปเกน ต้องมีค่ามากกว่าหรือเท่ากับ 1
- 2) ผลรวมของเฟสต้องเป็นจำนวนเต็มเท่าของ 2π เรเดียน หรือ $0, 360^\circ$

ถ้าเกิดกรณีทั้งสองพร้อมกันวงจรจึงเกิดการออสซิลเลชัน

ในวงจรออสซิลเลเตอร์โดยทั่วไปจะเกิดการออสซิลเลชันได้ด้วยตัวเองโดยไม่ต้องมีการป้อนสัญญาณอินพุตเข้าไปเลยแม้แต่น้อย ทั้งนี้เพราะว่าสัญญาณที่ช่วยกระตุ้นให้เกิดการออสซิลเลชันในขณะเริ่มต้นนั้นคือ สัญญาณรบกวนที่มีอยู่ภายในอุปกรณ์นั่นเอง แต่ยังคงจำเป็นต้องป้อนไฟเลี้ยงให้กับวงจรตลอดเวลา



รูปที่ 2.2 แสดงการเกิดออสซิลเลชัน

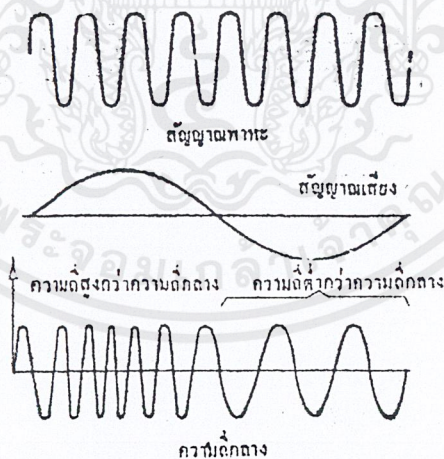
2.2 การมอดูเลททางความถี่

2.2.1 การมอดูเลทแบบเอฟเอ็ม(FM)

ในการมอดูเลททางความถี่(เอฟเอ็ม)แอมพลิจูดของคลื่นพาห้จะไม่มีผลหรือการเปลี่ยนแปลง แต่ความถี่ของคลื่นพาห้จะเกิดการเปลี่ยนแปลงโดยความถี่จะเกิดการเพิ่มหรือลดลงตามแอมพลิจูดของสัญญาณ ความถี่ที่เอามาผสมความถี่ของคลื่นพาห้ขณะที่ไม่มีการผสม เรียกว่า ความถี่กึ่งกลาง (Center Frequency)

แอมพลิจูดของสัญญาณความถี่เสียงมีขนาดเพิ่มขึ้นทางบวกจะทำให้ความถี่ของคลื่นพาห้เพิ่มขึ้นและถ้าสัญญาณความถี่เสียงลดลง ความถี่ของคลื่นพาห้ก็จะลดลงจนกระทั่งสัญญาณความถี่เสียงลดลงถึงศูนย์ ความถี่ของคลื่นพาห้ก็จะเป็นความถี่กึ่งกลาง

ในทำนองเดียวกันถ้าสัญญาณที่ต้องการผสมเป็นลบ ความถี่ของสัญญาณพาห้ก็จะลดลงและความถี่ของคลื่นพาห้จะมีค่าต่ำสุดเมื่อคลื่นความถี่เสียงมีค่าลดลงจนมีค่าต่ำสุด ความถี่คลื่นพาห้จะเป็นความถี่กึ่งกลางอีกครั้งก็ต่อเมื่อสัญญาณความถี่เสียงผ่านครึ่งไซเคิลกลับไปถึงศูนย์ คงเห็นแล้วว่าความถี่ของคลื่นเอฟเอ็มจะเปลี่ยนแปลงไปโดยจะมีค่าน้อยกว่าหรือมากกว่าความถี่กึ่งกลางขึ้นอยู่กับ การเปลี่ยนแปลงของแอมพลิจูดของสัญญาณความถี่เสียง ความถี่ของคลื่นสัญญาณเอฟเอ็มที่แตกต่างจาก ความถี่กึ่งกลางมากที่สุดเรียกว่า ความถี่เบี่ยงเบนสูงสุดของคลื่นพาห้(maximum frequency deviation)



รูปที่ 2.3 สัญญาณเอฟเอ็ม

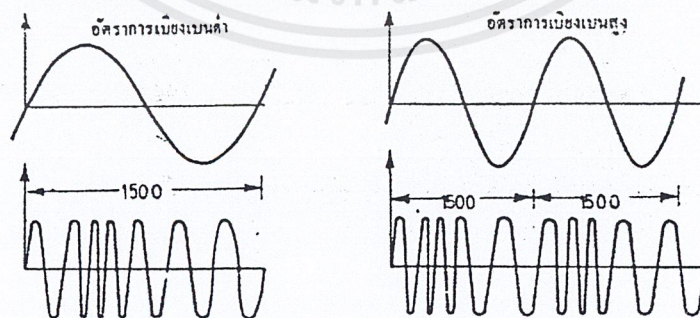
ตัวอย่างเช่นคลื่นสัญญาณเสียงที่ต้องการจะมอดูเลทกับคลื่นพาห้ที่มีความถี่ 100 MHz เมื่อมอดูเลทแล้วจะทำให้เกิดคลื่นสัญญาณเอฟเอ็มมีความถี่ทางต่ำสุดเท่ากับ 99.99 MHz และมีความถี่

สูงสุด 100.01MHz ดังนั้นความเบี่ยงเบนสูงสุดของ 100 MHz เท่ากับ ± 10 KHz ในทางตรงกันข้ามคลื่นสัญญาณแรงๆที่เราต้องการมาอดูเท่ากับคลื่นพาห้ที่มีความถี่ 100 MHz เท่าเดิม และเป็นผลที่ทำให้คลื่นความถี่เอฟเอ็มที่เกิดขึ้นมีความเบี่ยงเบนจาก 99.95 MHz ถึง 100.05 MHz ดังนั้นค่าความถี่เบี่ยงเบนสูงสุด ± 50 kHz จะเห็นได้ว่าความถี่เบี่ยงเบนจะเป็นตัวบอกแอมพลิจูดของสัญญาณที่เรานำมาอดูเท่ากับ ถ้ามีแอมพลิจูดมากจะทำให้ค่าความถี่เบี่ยงเบนมีค่ามากด้วย

นอกจากนี้สิ่งที่ควรทำความเข้าใจอีกประการหนึ่งคือ ค่าอัตราเบี่ยงเบนความถี่ ค่าอัตราเบี่ยงเบนความถี่ (rate of frequency deviation) เป็นตัวบอกให้ทราบว่า การเปลี่ยนแปลงความถี่ครบหนึ่งรอบรวดเร็วเพียงใด ทั้งนี้เพราะเมื่อสัญญาณความถี่เสียงเปลี่ยนแปลงแอมพลิจูดไปครบหนึ่งรอบ สัญญาณเอฟเอ็มก็จะเปลี่ยนตามไปครบหนึ่งรอบด้วย ถ้าอัตราการเบี่ยงเบนสูงก็แสดงว่าความถี่ของสัญญาณเสียงสูง ดังนั้นค่าความเบี่ยงเบนความถี่ขึ้นอยู่กับค่าความถี่ของสัญญาณเสียง

เสียงที่เกิดจากสัญญาณเอฟเอ็มนั้นจะมีความดังหรือค่อยแปรผันตามค่าความถี่ของสัญญาณเอฟเอ็ม ส่วนระดับเสียงสูงต่ำนั้นจะเปลี่ยนแปลงตามอัตราการเบี่ยงเบนความถี่ของสัญญาณเอฟเอ็มซึ่งอัตราการเบี่ยงเบนความถี่ของคลื่นเอฟเอ็มจะเปลี่ยนแปลงไปตามการเปลี่ยนแปลงของความถี่ของสัญญาณความถี่เสียงนั่นเอง

ในการสร้างคลื่นเอฟเอ็มนั้นจะมีผลทำให้ความถี่หลายๆความถี่เช่นเดียวกับเรื่องของสัญญาณเอเอ็ม แต่ความแตกต่างระหว่างความถี่แถบข้างของระบบเอเอ็มและเอฟเอ็มคือ ในระบบเอเอ็มจะมีความถี่แถบข้างเกิดขึ้นเพียงสองความถี่เท่านั้น ความถี่มีค่าเท่ากับผลบวกของความถี่พาห้กับความถี่สัญญาณเสียง และอีกความถี่หนึ่งจะเท่ากับผลต่างของความถี่ทั้งสอง ส่วนในระบบเอฟเอ็มความถี่แถบข้างจะเกิดขึ้นมากมายนอกเหนือไปจากระบบเอเอ็ม

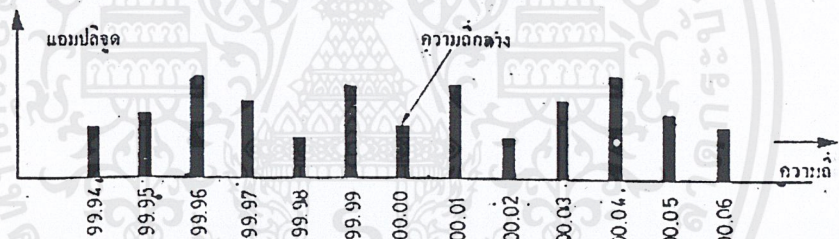


รูปที่ 2.4

เช่นตัวอย่างถ้าเอาสัญญาณพาห้มีความถี่ 1 MHz ไปมอดูเลทกับสัญญาณเสียงที่มีความถี่ แถบข้างเท่ากับ 1010 kHz และ 990 kHz นอกจากนั้นยังมีความถี่ 1020 และ 980 kHz , 980 kHz ,1040 kHz และ 960 kHz และความถี่อื่นๆอีกมากที่ถูกสร้างขึ้น

จำนวนความถี่ที่อยู่ในแถบข้างบนนี้จะขึ้นอยู่กับค่าแอมพลิจูดและความถี่ของสัญญาณ ความถี่เสียง ถ้าค่าแอมพลิจูดใหญ่มาก จำนวนความถี่แถบข้างก็จะมีมากขึ้นด้วย

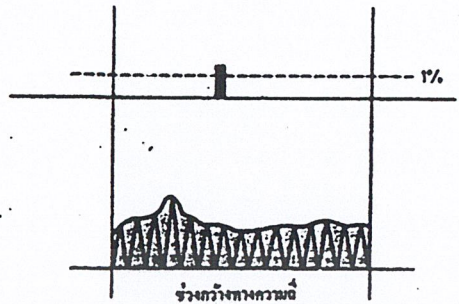
ในเอฟเอ็มมีส่วนที่ต่างของเอเอ็มคือแถบความถี่ด้านข้างของเอเอ็ม ค่าแอมพลิจูดของค่า ความถี่เหล่านี้ขึ้นอยู่กับพลังงานจะถูกบรรจุอยู่ในนั้นและจะเป็นอิสระต่อสัญญาณพาห้ ส่วนในเอฟเอ็ม แถบความถี่ข้างทำให้เกิดพลังงานจากสัญญาณพาห้ ซึ่งหมายความว่าส่วนของคลื่นพาห้มีกำลังงานน้อยกว่าหรือแอมพลิจูดน้อยกว่าเมื่อก่อนจะมอดูเลท จำนวนกำลังงานที่เอาไปจากสัญญาณพาห้ไปไว้ใน แถบความถี่ข้างนั้นขึ้นอยู่กับสัญญาณความถี่เสียงและการเบี่ยงเบนทางความถี่ ดังนั้นถ้าสัญญาณพาห้มี กำลังงานเท่ากับศูนย์แถบความถี่ก็จะมีค่ากำลังงานเท่ากับศูนย์ด้วยเช่นกัน หรือสรุปได้ว่าพลังงานที่อยู่ใน บริเวณข้างนั้นจะขึ้นอยู่กับค่าของพลังงานที่คลื่นความถี่ของพาห้



รูปที่ 2.5 เมื่อสัญญาณความถี่เสียง 10 kHz มอดูเลททางความถี่ กับสัญญาณ 100MHz

จากรูปข้างบนจะพอเห็นว่า แถบความถี่แถบข้างของคลื่นเอฟเอ็มแตกต่างจากเอเอ็มและ แอมพลิจูดของความถี่เหล่านี้จะไม่เพิ่มขึ้นหรือลดลงอย่างต่อเนื่องด้วย

แต่อย่างก็คิดเพื่อหาช่วงความกว้างของแถบความถี่นี้จำเป็นที่จะต้องกำหนดว่าจุดความถี่ใด จึงยังเป็นจุดที่ขอบเขตของความถี่เอฟเอ็ม ทั้งนี้เพราะความถี่ที่เกิดขึ้นที่แถบด้านข้างจะมีจำนวนมากมาย จนไม่สามารถกล่าวถึงได้หมด แต่ตามมาตรฐานสากลจะสนใจสัญญาณที่อยู่ในความถี่แถบข้างที่มีค่า มากกว่า 1 เปอร์เซ็นต์ของสัญญาณความถี่เสียง ความถี่ที่เราสนใจในแถบความถี่ตัวสุดท้ายนี้ เรียกว่า ความถี่แถบข้างปลายบนและความถี่แถบข้างปลายล่าง (extreme lower sideband frequency)

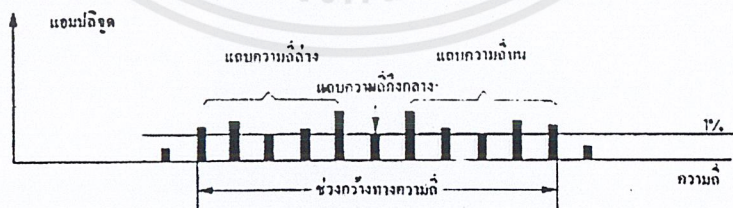


รูปที่ 2.6

ดังนั้นค่าช่วงกว้างของคลื่นเอฟเอ็ม ก็คือช่วงของความถี่ระหว่างความถี่แถบข้างปลายบน และความถี่แถบข้างปลายล่าง ช่วงกว้างทางความถี่ของคลื่นสัญญาณเอฟเอ็มจึงมีค่ามากกว่าคลื่นสัญญาณเอเอ็ม

ตัวอย่างเช่น ความถี่สัญญาณเสียง 1 kHz เมื่อมอดูเลททางแอมพลิจูดกับคลื่นพาหะที่มีความถี่ 100kHz จะให้ความถี่แถบข้างเป็น 99 kHz และ 101 kHz ดังนั้นช่วงกว้างของความถี่ (Band width) จะเท่ากับ 2 kHz แต่ถ้าคลื่น 1 kHz นี้ไปมอดูเลทกับคลื่นสัญญาณพาหะ 100 kHz จะปรากฏความถี่แถบข้างจำนวนหลายค่าความถี่ เช่น 99 kHz และ 101 kHz, 98kHz และ 120 kHz เป็นต้นจะเห็นว่าช่วงกว้างของความถี่ (Band width) ของคลื่นเอฟเอ็มจะมีค่ามากกว่าช่วงกว้างของเอเอ็ม

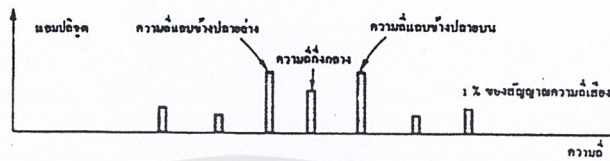
เมื่อคลื่นสัญญาณเอฟเอ็มมีช่วงความถี่มากๆ เราเรียกสัญญาณเอฟเอ็มนี้ว่า เป็นชนิดแถบกว้าง (wide band) และเอฟเอ็มชนิดนี้ต้องการคลื่นความถี่ที่มีค่าสูงมากๆ มิฉะนั้นจะเกิดการสอดแทรกของสถานีใกล้เคียงได้



รูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปกติเราสามารถทำให้คลื่นสัญญาณเอฟเอ็มมีช่วงความกว้างทางความถี่เช่นเดียวกับเอเอ็ม ได้โดยการกำจัดการเบี่ยงเบนสูงสุดของเอฟเอ็มลง เราเรียกสัญญาณเอฟเอ็มชนิดนี้ว่า สัญญาณที่มีแถบความถี่แคบ (narrow band FM) แต่วิธีนี้จะเกิดการเพี้ยนได้มาก



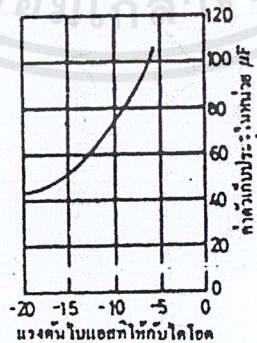
รูปที่ 2.8

ช่วงกว้างของคลื่นสัญญาณเอฟเอ็ม สามารถนำไปใช้ประโยชน์ได้คือ

1. เพื่อให้ความยาวของเสาอากาศ หรือ ขนาดของห้อง หรือ ความยาวของการสะท้อนของคลื่น
2. เพื่อให้หาความกว้างของช่วงคลื่นเพื่อให้อุปกรณ์อิเล็กทรอนิกส์ของเครื่องรับทำงานได้ตลอดช่วงความถี่ของสัญญาณเอฟเอ็ม

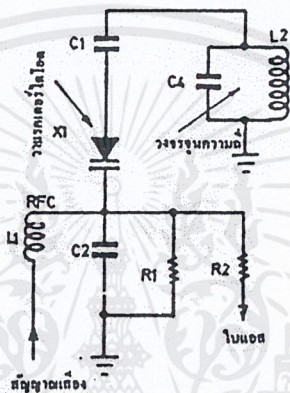
2.2.1.1 การมอดูเลตแบบเอฟเอ็ม ด้วยวาเรคเตอร์ไดโอด(วาริแคป)

เมื่อสารกึ่งตัวนำชนิด P และ N มาต่อกันก็จะได้อิโอด แต่เราทำการโค้งสารกึ่งตัวนำให้พอเหมาะ ครั้นเมื่อนำมาเป็นหัวต่อจะทำให้เกิดตัวเก็บประจุที่หัวต่อนั้น โดยปกติค่าตัวเก็บประจุนี้อาจเปลี่ยนแปลงไปตามแรงดันที่ทำการไบแอสให้กับมัน ค่าที่เปลี่ยนแปลงของวาเรคเตอร์ไดโอดจะเปลี่ยนแปลงได้ ดังแสดงให้เห็นดังรูปที่ 2.9



รูปที่ 2.9 กราฟแสดงความสัมพันธ์ระหว่างแรงดันไบแอสให้กับไดโอดกับตัวเก็บประจุที่เกิดขึ้นที่รอยต่อ

วาเรคเตอร์ไดโอดนี้ จึงเสมือนเป็นตัวเก็บประจุที่ให้ตัวเก็บประจุที่เปลี่ยนไปตามแรงดันนั้นเอง เราลองมาย้อนกลับไปดูลักษณะของวงจรมอดูเลทด้วยทรานซิสเตอร์เราจะพบว่า เราใช้หลักการเปลี่ยนแปลงค่าความถี่ ริโซแนนซ์นั่นเอง ถ้าเรานำวาเรคเตอร์ต่อขนานกับวงจรริโซแนนซ์ที่ต่อเป็นโหลดของวงจรขยายเลือกความถี่ และถ้าหากตัวเก็บประจุของวาเรคเตอร์เปลี่ยนไป ก็จะทำให้ค่าความถี่ริโซแนนซ์เปลี่ยนไปด้วย ความถี่ที่ได้จากการออสซิลเลเตอร์ก็จะเปลี่ยนแปลงตามค่าความถี่ริโซแนนซ์ด้วย

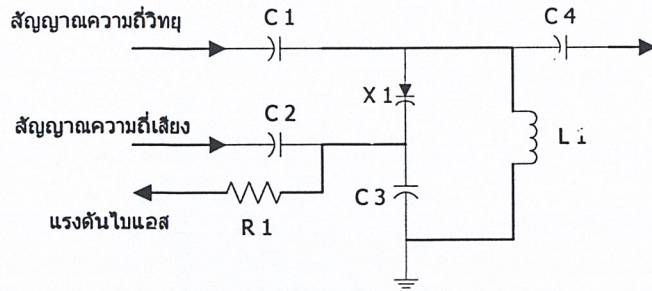


รูปที่ 2.10 ตัววาเรคเตอร์ไดโอดจะต่อขนานกับวงจรริโซแนนซ์ในภาควงจรออสซิลเลเตอร์

ถ้าหากเราต้องการป้อนสัญญาณความถี่เสียงคร่อมตัววาเรคเตอร์ไดโอด โดยที่ตัววาเรคเตอร์ไดโอดต่อขนานกับวงจรริโซแนนซ์ซึ่งเป็นส่วนหนึ่งของวงจรออสซิลเลเตอร์ สัญญาณที่ออสซิลเลเตอร์จะมีความถี่ที่ขึ้นกับแรงดันที่ป้อนให้กลับวาเรคเตอร์ไดโอด

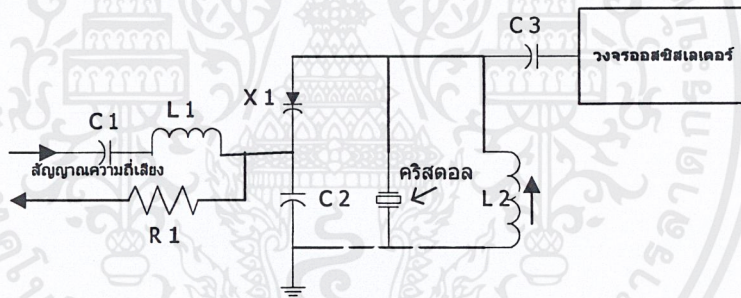
การป้อนแรงดันความถี่เสียงทำได้โดยตรงโดยมีตัวเหนี่ยวนำต่ออนุกรมอยู่ตัวหนึ่งเพื่อเป็นตัวกั้นสัญญาณความถี่วิทยุที่จะย้อนกลับออกมาทางภาคสัญญาณความถี่เสียง แรงดันไฟตรงที่ป้อนเข้าวงจรเพื่อไบแอสวาเรคเตอร์ไดโอดก็เพื่อกำหนดจุดทำงานของวาเรคเตอร์ไดโอดนั่นเอง โดยปกติเราต้องเลือกจุดทำงานเพื่อทำให้การเปลี่ยนแปลงความถี่เป็นแบบเชิงเส้นมากที่สุด โดยแรงดันจากสัญญาณความถี่เสียงจะเกิดการเปลี่ยนแปลงในทางบวกและลบของระดับแรงดันไบแอส ซึ่งก็จะทำให้ตัวเก็บประจุเกิดการเปลี่ยนแปลงตามนั่นเอง

นอกจากการต่อคร่อมวงจรริโซแนนซ์โดยตรงแล้วเรายังต่อวาเรคเตอร์ไดโอดในลักษณะอนุกรมกับตัวเก็บประจุตัวอื่นก่อนแล้วจึงนำไปต่อขนานกับตัวเหนี่ยวนำ เพื่อประกอบเป็นวงจรริโซแนนซ์ ทั้งนี้เพื่อให้การเปลี่ยนแปลงค่าตัวเก็บประจุของวาเรคเตอร์ จากแรงดันสัญญาณความถี่เสียงเป็นไปในลักษณะเชิงเส้นได้ดีที่สุด วงจรการต่อในลักษณะอนุกรมนี้แสดงให้เห็นดังรูปที่ 2.11



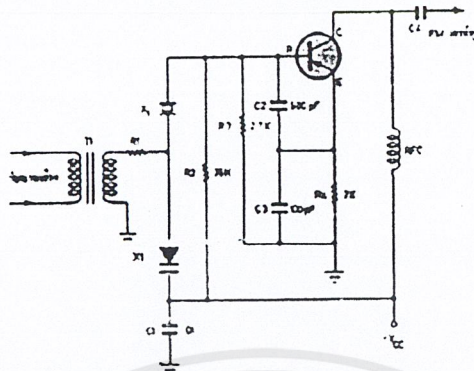
รูปที่ 2.11 วงจรที่ใช้วาเรคเตอร์ไดโอด ต่ออนุกรมกับตัวเก็บประจุอื่น

จากวงจรรูปที่ 2.11 วาเรคเตอร์ไดโอดเป็นส่วนหนึ่งของวงจรรีโซแนนซ์ ตัวเก็บประจุ C1 เป็นตัวเก็บประจุคัปปลิงซึ่งเหมือนลัดวงจรที่ความถี่สัญญาณวิทยุ และจะเสมือนเปิดวงจรที่ความถี่เสียง สัญญาณความถี่เสียงป้อนผ่านตัวเก็บประจุ C₂ จะเป็นผลทำให้แรงดันคร่อมตัววาเรคเตอร์เปลี่ยนแปลง โดยมีแรงดันไบแอสเป็นแรงดันอ้างอิง



รูปที่ 2.12 การใช้วาเรคเตอร์ไดโอดร่วมกับคริสตอลสร้างสัญญาณเอฟเอ็ม

นอกจากนี้เรายังสามารถต่อวาเรคเตอร์ไดโอดกับวงจรออสซิลเลเตอร์ที่กระตุ้นการทำงานด้วยคริสตอลดังวงจรรูปที่ 2.12 จากรูปที่ 2.12 เราใช้คริสตอลต่อร่วมกับตัวเหนี่ยวนำกับตัวเก็บประจุและวาเรคเตอร์ไดโอด เมื่อป้อนสัญญาณความถี่เสียงจะทำให้ตัวเก็บประจุที่มีอยู่ที่ตัววาเรคเตอร์เปลี่ยนไป ซึ่งจะเป็นผลทำให้ความถี่ที่ออกจากตัวคริสตอล เมื่อผ่านวงจรจะได้อาผลที่เปลี่ยนแปลงไปตามค่าตัวเก็บประจุ โดยปกติแล้วค่าความถี่ที่เปลี่ยนไปจากความถี่คริสตอลจะเป็นไปได้้น้อยมาก ถ้าต้องการให้ความถี่ที่เบี่ยงเบนไปมีค่าได้สูงก็ต้องใช้ภาควงจรทวีคูณความถี่เข้าช่วย



รูปที่ 2.13 การใช้วาระคเตอร์โคโดคกับคริสตอลควบคุมการรบกวนสัญญาณความถี่วิทยุ

จากรูปวงจรที่ 2.13 เป็นวงจรมอดูเลทแบบเอฟเอ็ม โดยใช้หลักการของคริสตอลอสซิเลเตอร์เป็นตัวสร้างความถี่ ตัวเก็บประจุ C_3 และ C_2 มีค่าสูงเป็นตัวเก็บประจุที่เรียกว่า ตัวเก็บประจุแวมป์ ค่าตัวเก็บประจุจะมีค่าสูงใช้ประโยชน์ในการเพิ่มเสถียรภาพให้กับวงจรเนื่องจากการเปลี่ยนแปลงค่าตัวเก็บประจุภายใน

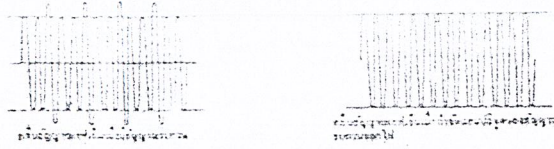
2.2.2 เปอร์เซนต์ของการมอดูเลท

ในการส่งเอเอ็ม เราจะหาค่าเปอร์เซนต์ของการมอดูเลท โดยการคิดหาอัตราส่วนของแอมพลิจูดสัญญาณความถี่เสียงกับสัญญาณความถี่พาหะ

สำหรับเอฟเอ็ม เปอร์เซนต์ของการมอดูเลทจะมีความหมายในทำนองเดียวกัน แต่ให้ความสนใจในด้านความถี่โดยการตั้งมาตรฐานว่า ถ้าความถี่ของสัญญาณเปลี่ยนแปลงไปจนถึงค่าสูงสุดของการเบี่ยงเบนจะเรียกว่าครบ 100 เปอร์เซนต์ ดังนั้นสมมติว่าค่าการเบี่ยงเบนทางความถี่สูงสุดเป็น 75 kHz และเมื่อสัญญาณความถี่เสียงมอดูเลทแล้วให้การเบี่ยงเบนความถี่เพียง 37.5kHz เราก็หาค่าเปอร์เซนต์การมอดูเลทได้

$$\frac{37.5}{75.0} * 100 = 50\%$$

ตามมาตรฐานสากลทั่วไปกำหนดให้ความเบี่ยงเบนทางความถี่สูงสุดได้เป็น 75kHz ดังนั้นสัญญาณวิทยุเอฟเอ็มหนึ่งสถานีจะได้ช่วงกว้างของความถี่เท่ากับ $2*75*150$ kHzหรือประมาณ 0.15 MHz



รูปที่ 2.14 แสดงสัญญาณเอเอ็มเมื่อมีสัญญาณรบกวน และเมื่อกำจัดแอมพลิจูดของสัญญาณรบกวนออกไป

2.2.3 สัญญาณรบกวนของการมอดูเลททางความถี่

ควรทราบกันแล้วว่าข้อเสียส่วนใหญ่ของสัญญาณเอเอ็ม คือ การที่มีสัญญาณภายนอกเข้ามารบกวนได้ง่าย และสัญญาณรบกวนนี้สามารถเข้ามาปะปนสัญญาณในสัญญาณเอเอ็ม ได้เช่นกัน แต่สำหรับสัญญาณเอเอ็ม คลื่นสัญญาณจะอยู่ในรูปของการเปลี่ยนแปลงทางความถี่ ดังนั้นคลื่นสัญญาณรบกวนจึงไม่สามารถสอดแทรกทางด้านความถี่ได้แต่จะสอดแทรกทางด้านแอมพลิจูดซึ่งสามารถสร้างวงจรไฟฟ้าเป็นตัวกำจัดสัญญาณ จะทำให้แอมพลิจูดของสัญญาณรบกวนถูกกำจัดออกไป

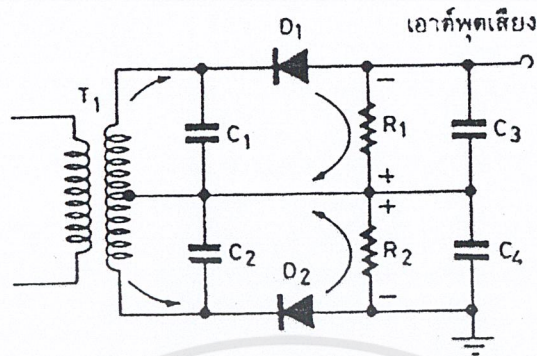
2.3 การคิมอดูเลทแบบเอเอ็ม

การคิมอดูเลทสัญญาณ หมายความว่าถึง วิธีการแยกข่าวสารหรือข้อมูลออกมาจากคลื่นสัญญาณพาหะ การคิมอดูเลทหรือดีเทคสัญญาณเอเอ็มนี้จะแตกต่างจากของเอเอ็มทั้งนี้เพราะการดีเทคสัญญาณ เอเอ็ม จะต้องหาวงจรเปลี่ยนแปลงความถี่ให้เป็นแรงดันที่เกิดขึ้นต้องสอดคล้องกับการเปลี่ยนแปลงหรือการเบี่ยงเบนทางความถี่

2.3.1 การคิมอดูเลทแบบเอเอ็มชนิดดับเบิลจูน

วงจรดีเทคเตอร์ชนิดดับเบิลจูน(double-tuned detector) ประกอบด้วยวงจรจูน 2 ชุดเช่นกัน จากรูปที่ 2.15 กล่าวคือ ขดเซคันดารีของหม้อแปลง T_1 จะแยกเป็น 2 ชุด ขดที่อยู่เหนือจุดกลางจะจูนกับ C_1 ให้ความถี่เรโซแนนซ์สูงกว่าความถี่ อินพุตเล็กน้อย ส่วนขดที่อยู่ใต้จุดกึ่งกลางจะจูนกับ C_2 ให้ความถี่เรโซแนนซ์ที่ความถี่ต่ำกว่าความถี่อินพุตเล็กน้อย

เมื่อสัญญาณอินพุตป้อนเข้าที่อินพุต สมมติว่าอินพุตมีความถี่อยู่กึ่งกลาง วงจรเรโซแนนซ์ทางด้านเซคันดารีทั้ง 2 สองชุดจะไม่จูนกับเรโซแนนซ์ที่ความถี่นี้ (เพราะวงจรเรโซแนนซ์ทั้งสองชุดจูนเบี่ยงเบนไปจากความถี่อินพุตทางบวกและทางลบ) ไคโอด D_1 และ D_2 จะนำกระแสต่างๆกัน เกิดแรงดันคร่อม R_1 และ R_2 ในทิศทางตรงกันข้าม ทำให้เอาท์พุทเป็นศูนย์



รูปที่ 2.15 ดีเทกเตอร์ชนิดดับเบิลจูน

ถ้าสัญญาณ อินพุท มีความถี่สูงกว่าความถี่กลาง สัญญาณจะเข้าใกล้ความถี่รีโซแนนซ์ของวงจรจูนชุดบน ฉะนั้นสัญญาณชุดบนจึงแรง ไดโอด D_1 จะนำกระแสมากกว่าและทำให้แรงดันคร่อม D_1 จะมากกว่า D_2 แรงดันคร่อม R_1 เอาท์พุทที่ได้จะมีค่าลบ เพราะแรงดันตกคร่อม R_1 เป็นลบมีค่ามากกว่าแรงดันที่คร่อม R_2 ซึ่งเป็นบวก

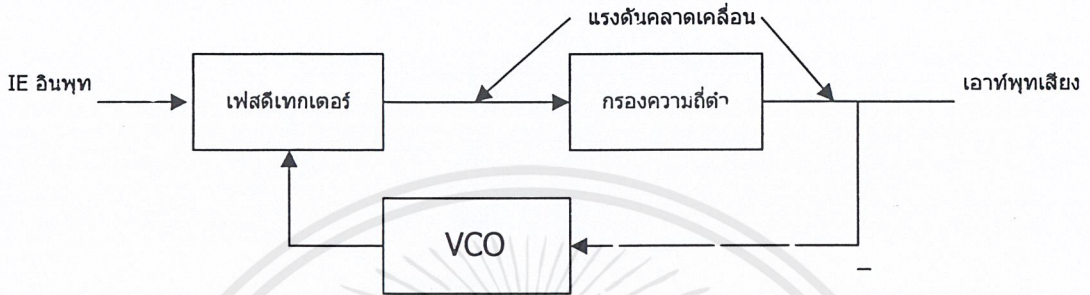
เมื่อพาหะมีความถี่ต่ำกว่าความถี่กลาง สัญญาณจะเข้าใกล้ความถี่รีโซแนนซ์ของวงจรชุดล่าง ไดโอด D_2 จะรับสัญญาณแรงกว่า D_1 D_2 จึงนำกระแสมากกว่า D_1 ทำให้แรงดันคร่อม R_2 ซึ่งเป็นบวกเทียบกราวด์ มีค่ามากกว่าแรงดันคร่อม R_1 ผลลัพธ์จึงมีค่าแรงดันเป็นบวก จะเห็นว่าสัญญาณเอาท์พุทมีค่าเปลี่ยนแปลงตามความถี่ของข่าวสาร(สัญญาณเสียง) ที่มอดูเลทมาในสัญญาณ

ข้อเสียของวงจรดีเทกเตอร์ชนิดดับเบิลจูนนี้คือ การจูนของวงจรรีโซแนนซ์ทั้งสองชุดมีความสัมพันธ์ระหว่างกันและมีความเที่ยงตรง ถ้าจูนวงจรใดวงจรหนึ่งผิดพลาดไปเล็กน้อย สัญญาณจะผิดเพี้ยนไปมากทำให้การปรับจูนได้ยาก

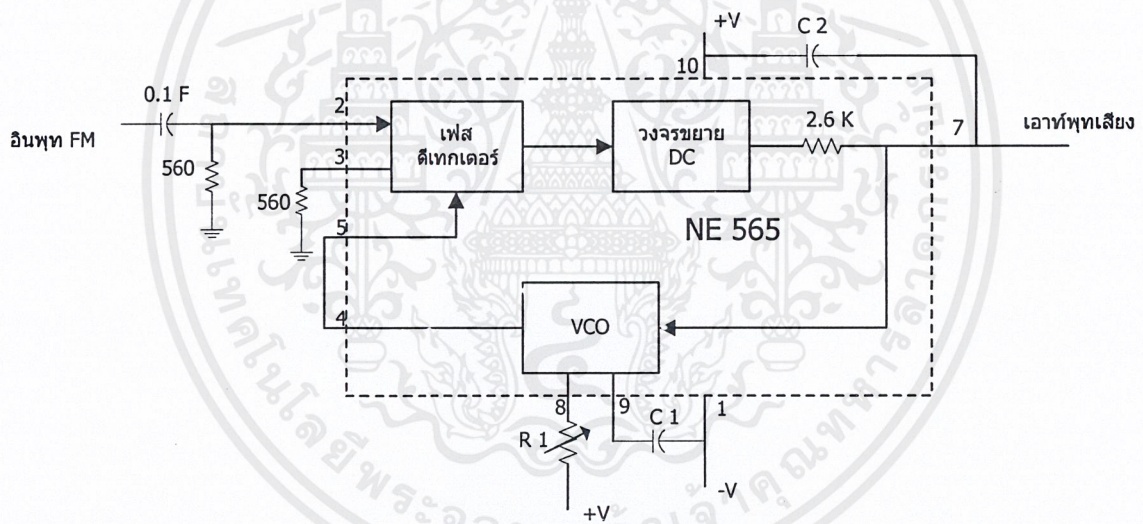
2.3.2 การคิมอดูเลทแบบเฟสล็อกคิฟส์ล๊อคลูป

เราสามารถใช่วงจรเฟสล็อกคิฟส์ล๊อคลูป (phase-locked หรือ loop PLL) ในการคิมอดูเลทสัญญาณเฟสล็อกคิฟส์ล๊อคคิฟส์ได้ดังรูปที่ 2.16 วงจรนี้มักเป็นไอซีซึ่งใช้งานสะดวก วงจรเฟสล็อกคิฟส์ล๊อคลูป ประกอบด้วย เฟสดีเทกเตอร์ ฟิวดเตอร์ชนิดความถี่ต่ำผ่าน และออสซิลเลเตอร์ที่ควบคุมความถี่ด้วยแรงดัน วงจร ควบคุมความถี่ด้วยแรงดัน นี้จะออสซิลเลเตอร์ที่ความถี่อินพุท วงจรเฟสดีเทกเตอร์จะทำหน้าที่เปรียบเทียบความถี่ของสัญญาณอินพุทกับ ควบคุมความถี่ด้วยแรงดัน ผลลัพธ์ที่ได้จะเป็นแรงดันที่ความถี่ ควบคุมความถี่ด้วยแรงดันคลาดเคลื่อนไปจากความถี่อินพุท เรียกว่า แรงดันคลาดเคลื่อน (error voltage) แรงดันนี้มีค่าเป็นสัดส่วนกับผลต่างของความถี่อินพุทกับ ควบคุมความถี่ด้วยแรงดัน แรงดันนี้จะนำไปกรองด้วยฟิลเตอร์

ชนิด โฟลตเพื่อจำกัดสัญญาณความถี่สูงๆที่ปะปนทิ้งไป ฟิลเตอร์ด้วยกล่านิยมเรียกว่าลูปลฟิลเตอร์ จะเป็นตัวกำหนดคุณสมบัติของวงจร เฟสล็อกกลูปล เช่น ช่วงความถี่ที่ลูปลจะล็อก รวมทั้งช่วงเวลาที่ลูปลใช้ในการล็อกความถี่กับอินพุท



รูปที่ 2.16 แผนผังของวงจรดีมอดูเลทชนิดเฟสล็อกกลูปล



รูปที่ 2.17 เฟสล็อกกลูปลที่ใช้ไอซี

แรงดันที่คลาดเคลื่อนหลังจากกรองความถี่ด้วยโฟลตฟิลเตอร์แล้ว จะนำไปควบคุมความถี่ของ ควบคุมความถี่ด้วยแรงดัน ตัวอย่างเช่น เมื่อความถี่อินพุทเปลี่ยนไปทางบวก (สูงขึ้น) แรงดันคลาดเคลื่อนจะเกิดที่เอาต์พุทของเฟสดีเทกเตอร์ แรงดันนี้จะถูกกรองและนำไปควบคุม ควบคุมความถี่ด้วยแรงดัน ให้ออสซิลเลเตอร์สูงขึ้นเพิ่มตามความถี่อินพุท เพื่อล็อกความถี่กับอินพุท เมื่อสัญญาณอินพุทที่ป้อนเข้ามาเป็นเอฟเอ็ม ควบคุมความถี่ด้วยแรงดันจะพยายามเปลี่ยนความถี่ตามความถี่เบี่ยงเบน

ไปจากความถี่กลางของสัญญาณเอฟเอ็ม ฉะนั้นแรงดันที่คลาดเคลื่อนก็จะเป็นสัญญาณที่มีมอดูเลท(หลังจากเปรียบเทียบระหว่างสัญญาณอินพุทกับ ควบคุมความถี่ด้วยแรงดันแล้ว)

ตัวอย่าง ไอซีชิกเนติกส์ NE566 ดังรูปที่ 2.17 ซึ่งเป็นเฟสล็อกถูปล จะเห็นว่า R_1C_1 เป็นตัวกำหนดช่วงความถี่ทำงานของการควบคุมความถี่ด้วยแรงดัน C_2 และตัวต้านทานภายใน 3.6 กิโลโอห์มจะต่อกันเป็นฟิลเตอร์ชนิดโลพาส ข้อแตกต่างของวงจรนี้กับแผนผังที่แสดงในรูปที่ 2.16 ก็คือในไอซีจะมีวงจรขยาย DC เพื่อขยายสัญญาณความคลาดเคลื่อนให้มากขึ้นก็ที่จะป้อนให้ฟิลเตอร์ ข้อดีของวงจรเฟสล็อกถูปล ก็คือ คุณภาพดี ราคาประหยัด ใช้อุปกรณ์น้อย

2.2.3 การคิมอดูเลทแบบเอฟเอ็มชนิดควอดเรเจอร์

การคิมอดูเลทสัญญาณเอฟเอ็มแบบควอดเรเจอร์ดีเทกชันนั้นเป็นการใช้วงจรแยกแยะเฟส(phase discriminator) ในการคิงเอาสัญญาณข้อมูลข่าวสารออกจากสัญญาณเอฟเอ็ม วงจรแยกแยะเฟสจะอาศัยหลักการพื้นฐานของการดิฟเฟอเรนเชียลให้อยู่ในรูปของการประมาณค่าดังนี้

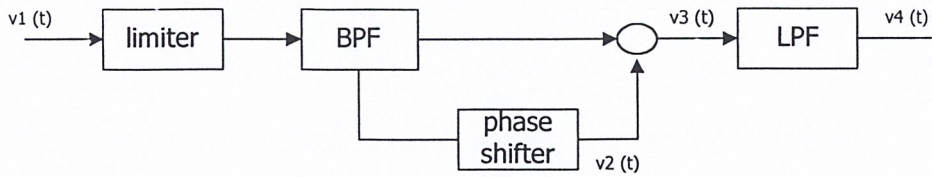
$$\frac{d\varphi(t)}{d(t)} = \frac{1}{\tau} [\varphi(t) - \varphi(t - \tau)] \quad (2.5)$$

และจากสมการสัญญาณเอฟเอ็มดังนี้ $\varphi_{FM}(t) = A_c \cos(\omega_c t + k_f \int m(t) dt)$ แทนค่าในสมการ (2.5) ดังนั้น จะได้

$$\frac{d\varphi(t)}{d(t)} = k_f m(t) = \frac{1}{\tau} [\varphi(t) - \varphi(t - \tau)] \quad (2.6)$$

$$\therefore [\varphi(t) - \varphi(t - \tau)] = \tau k_f m(t)$$

นั่นคือถ้าสามารถสร้าง $\varphi(t - \tau)$ และสร้างวงจรที่ให้ผลต่างระหว่าง $\varphi(t)$ และ $\varphi(t - \tau)$ สัญญาณเอาท์พุทที่ได้ก็จะแปรผันตรงกันกับสัญญาณข่าวสาร $m(t)$ และการสร้างสัญญาณ $\varphi(t - \tau)$ จากสัญญาณ $\varphi(t - \tau)$ ทำได้โดยใช้วงจรหน่วงเวลาหรือเฟสชิฟเตอร์แบบเชิงเส้น สำหรับวงจรที่ให้ผลต่างระหว่าง $\varphi(t)$ และ $\varphi(t - \tau)$ นั้นทำได้โดยนำสัญญาณ $\varphi(t)$ และ $\varphi(t - \tau)$ มาเข้าวงจรคูณแล้วกรองด้วยฟิลเตอร์ความถี่ต่ำผ่าน โดยมีบล็อกโคอะแกรมดังรูป 2.18 และวงจรลิมิตเตอร์และวงจรกรองแถบความถี่ผ่าน ใช้จัดการกับระดับสัญญาณที่อาจเปลี่ยนแปลงตามเวลาและให้ผ่านเฉพาะความถี่ที่เกี่ยวข้องตามลำดับ



รูปที่ 2.18 บล็อกไดอะแกรมของระบบควอดเรตเจอร์ดีเทกชัน

ควอดเรตเจอร์ดีเทกชันต้องการช่วงเวลาให้มีค่า τ ที่ทำให้ $\omega_c \tau = \frac{\pi}{2}$ ดังนั้นถ้าให้ สัญญาณเอพเอ็มที่เข้ามาเป็น $V_1(t) = \cos[\omega_c(t) - \varphi(t)]$ สัญญาณที่ผ่านวงจรหน่วงเวลาจะได้เป็น

$$V_2(t) = \cos[\omega_c(t - \tau) + \varphi(t - \tau)] \text{ กำหนดให้ } \omega_c \tau = \frac{\pi}{2}$$

$$= \sin[\omega_c t + \varphi(t - \tau)]$$

เมื่อคูณสัญญาณ $V_1(t)$ และ $V_2(t)$ ด้วยวงจรคูณจะได้สัญญาณ

$$V_3(t) = \cos[\omega_c t + \varphi(t)] \times \sin[\omega_c t + \varphi(t)]$$

$$= \frac{1}{2} \{ \sin[2\omega_c t + \varphi(t) + \varphi(t - \tau)] + \sin[\varphi(t) + \varphi(t - \tau)] \}$$

เมื่อนำมาผ่านวงจรกรองความถี่ต่ำผ่านจะได้

$$V_4(t) = \frac{1}{2} \sin[\varphi(t) - \varphi(t - \tau)]$$

เนื่องจาก τ มีขนาดเล็กมากทำให้ $[\varphi(t) - \varphi(t - \tau)] \ll \pi$ จึงสามารถประมาณค่าสมการ (2.81) เป็นดังนี้

$$V_4(t) = \frac{1}{2} [\varphi(t) - \varphi(t - \tau)]$$

แทนค่าลงในสมการที่ (2.77) ได้เป็น

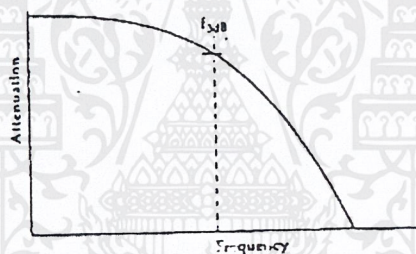
$$V_4(t) = \frac{1}{2} k_f m(t)$$

ซึ่งจากสมการจะมีเทอมของ $m(t)$ ซึ่งเป็นสัญญาณข้อมูลข่าวสารออกมา

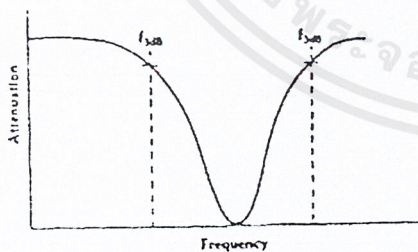
2.4 วงจรกรองความถี่ (Filter)

ประเภทของวงจรกรองความถี่ที่ใช้บ่อยๆมีอยู่ 4 ชนิดได้แก่

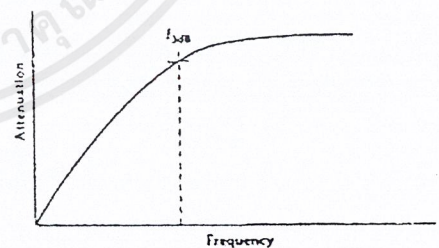
1. วงจรกรองความถี่ต่ำผ่าน (low pass filter) ที่ให้สัญญาณความถี่ตั้งแต่ 0 เฮิรตซ์ไปจนถึงความถี่ f_c (cut ปีก frequency) ผ่านไปได้ ส่วนความถี่ที่เกินค่า f_c จะถูกลดทอนและกำจัดออกไป
2. วงจรกรองความถี่สูงผ่าน (high pass filter) จะยอมให้ความถี่ตั้งแต่ f_c เป็นต้นไปผ่านไปได้ ส่วนความถี่ที่ต่ำกว่า f_c จะถูกกำจัดออกไป
3. วงจรกรองแถบความถี่ผ่าน (band pass filter) สัญญาณความถี่ตั้งแต่ f_{c1} เป็นต้นไปจนถึงความถี่ f_{c2} จะผ่านไปได้สำหรับความถี่ที่ต่ำกว่า f_{c1} และความถี่ที่สูงกว่า f_{c2} จะถูกกำจัดทิ้งไป เปรียบเสมือนเอาวงจรกรองความถี่ต่ำผ่านกับวงจรกรองความถี่สูงผ่านมาผสมกัน
4. วงจรกรองแถบความถี่ผ่าน (band stop filter) วงจรนี้จะตัดความถี่ที่อยู่ระหว่าง f_{c1} กับ f_{c2} ทิ้งไป ดังนั้นความถี่ตั้งแต่ 0 เฮิรตซ์ไปจนถึง f_{c1} กับความถี่ตั้งแต่ f_{c2} ขึ้นไปจะผ่านไปได้ หรือมีการทำงานตรงข้ามกับวงจรกรองแถบความถี่ผ่าน



ก. วงจรกรองความถี่ต่ำผ่าน



ข. วงจรกรองความถี่สูงผ่าน



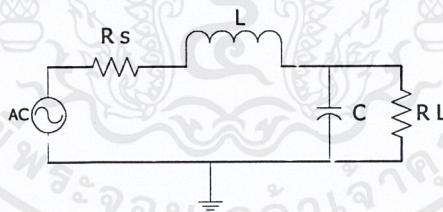
ค. วงจรกรองแถบความถี่ผ่าน

รูปที่ 2.19 ลักษณะของแถบความถี่ในวงจรกรองความถี่แบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ cuton frequency คือค่าความถี่ที่อยู่ในแถบความถี่ ซึ่งจะถูกกำหนดไว้ในช่วงการส่งผ่านความถี่ที่มีค่าการลดทอนของสัญญาณ (attenuation) เท่ากับ 3dB แต่ในการใช้งานจริงแล้วคุณสมบัติของวงจรกรองความถี่แบบต่างๆ จะมีลักษณะต่างจากทฤษฎีที่จะไม่หยุดตรงจุด f_c พอดีแต่จะมีช่วงของการส่งผ่านซึ่งเกิดจาก 2 สาเหตุใหญ่ๆ คือ เกิดการส่งผ่านของแถบความถี่ (transition) และเกิดการกระเพื่อมของสัญญาณ (ripple band) นอกจากนี้ยังมีปัญหาที่เกิดจากการผิดเพี้ยนของสัญญาณ (distortion) อันเนื่องมาจากการเลื่อนเฟส (phase shift) และการหน่วง (delay) โดยที่ลักษณะของการส่งผ่านของแถบความถี่จะเป็นตัวบ่งบอกคุณสมบัติของวงจร ถ้าช่วงการส่งผ่านมีช่วงแคบและมีลักษณะชันใกล้จุดความถี่ f_c แสดงว่าวงจรกรองนั้นมีคุณสมบัติที่ดี แต่ถ้าช่วงการส่งผ่านมีช่วงกว้างและลาดห่างจากจุด f_c มากเกินไปแสดงว่าวงจรกรองนั้นมีคุณสมบัติที่ไม่ดี สำหรับการกระเพื่อมในแถบความถี่นั้นมรสสาเหตุมาจากการที่สัญญาณเอาท์พุทของวงจรกรองความถี่มีความแรงของสัญญาณไม่เท่ากันตลอดย่าน เพราะในความถี่บางค่าอาจมีผลกระทบที่ทำให้ค่าอิมพีแดนซ์ของวงจรเปลี่ยนไปนั่นเอง การกระเพื่อมนี้ไม่เพียงแต่มีในแถบความถี่แต่ยังสามารถเกิดในช่วงของวงจรกรองความถี่แบบตัดแถบความถี่ได้ด้วย

ค่า Q ของวงจรกรองความถี่เป็นค่าอัตราส่วนระหว่างค่าความถี่กลาง f ของวงจรรีโซแนนซ์ต่อค่าแบนด์วิดท์ ($f_1 - f_2$) โดยที่ค่า Q สูงนั้นจะมีผลทำให้คุณสมบัติในการเลือกความถี่ดีแต่ก็มีส่วนทำให้ช่วงของแบนด์วิดท์แคบลง



รูปที่ 2.20 วงจรกรองความถี่ต่ำผ่านแบบสองส่วน

จากรูปที่ 2.20 เป็นตัวอย่างของวงจรกรองความถี่ต่ำผ่านแบบสองส่วน (two element) หรือแบบสองอันดับ (second order) โดยที่จำนวนของอันดับจะสังเกตได้จากจำนวนของอุปกรณ์ในวงจรที่มีคุณสมบัติทางรีแอกแตนซ์ หรือเข้าใจง่ายๆ ว่าให้ดูที่จำนวนของ L และ C นั้นเองซึ่งการต่อแบบนี้จะทำให้อัตราการลดทอนของสัญญาณต่อจำนวนความถี่ที่เปลี่ยนไปหรือความชันของการส่งผ่าน (roll off) มีค่า 12 dB ต่อออกเตจและสามารถหาค่าความถี่ของวงจรรีโซแนนซ์ได้จาก

$$f_r = \frac{1}{2\pi\sqrt{LC}}$$

สำหรับค่าของอัตราส่วนระหว่างค่าความถี่กลางต่อค่าแบนด์วิดธ์ของวงจรขณะต่อโหลด (loaded Q) จะขึ้นอยู่กับค่า Q ของอุปกรณ์แต่ละส่วนที่อยู่ในวงจร ดังนั้นค่า Q ของวงจรในรูปที่ 2.20 จึงมีอยู่ด้วยกัน 2 ค่า คือ

$$Q_1 = \frac{X_L}{R_s} \quad \text{และ} \quad Q_2 = \frac{R_L}{X_C}$$

โดยที่ X_L =ค่ารีแอกแตนซ์ของตัวเหนี่ยวนำ

R_s =ค่าความต้านทานภายในของแหล่งจ่าย

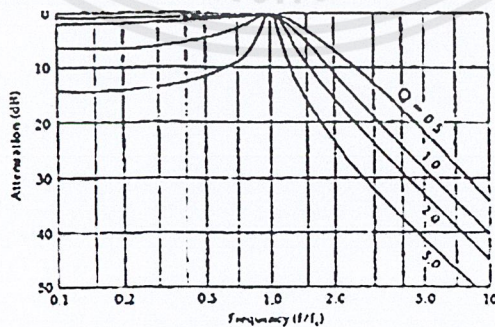
R_L =ค่าความต้านทานของโหลด

X_C =ค่ารีแอกแตนซ์ของตัวเก็บประจุ

และค่าของ Q รวมหาได้จาก

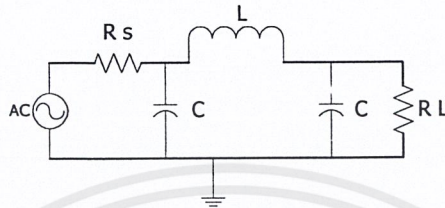
$$Q_{total} = \frac{Q_1 \times Q_2}{Q_1 + Q_2}$$

ค่า Q รวมนี้มีค่ามากกว่า 0.5 จะทำให้เกิดการถ่ายทอดพลังงานจากแหล่งจ่ายไปสู่โหลดได้ดีที่สุดการที่เป็นเช่นนี้ได้ นั้นค่าของ Q_1 จะเท่ากับ Q_2 ในกรณีนี้ถ้าค่า Q รวมมีค่ายิ่งมากค่าการสูญเสียเนื่องจากอุปกรณ์ (insertion loss) จะมีค่าเข้าใกล้ 0 dB และจะเกิดการตอบสนองความถี่ที่สูงที่สุดในช่วงหนึ่ง (peak response) ซึ่งก็คือสัญญาณกระเพื่อม แต่ถ้าค่า Q รวมมีค่าน้อยกว่า 0.5 จะไม่เกิดการถ่ายทอดพลังงานนั้น คือ R_s เท่ากับ R_L และการตอบสนองความถี่ก็ไม่เกิดขึ้นด้วย เมื่อนำผลการตอบสนองความถี่ต่าง ๆ มาเปรียบเทียบกันแล้วจะมีลักษณะดังรูปที่ 2.21 และจำนวนการตอบสนองของความถี่ที่สูงที่สุดที่เกิดขึ้น จะมีความสัมพันธ์โดยตรงกับจำนวนอุปกรณ์ที่มีคุณสมบัติทางรีแอกแตนซ์ในวงจร

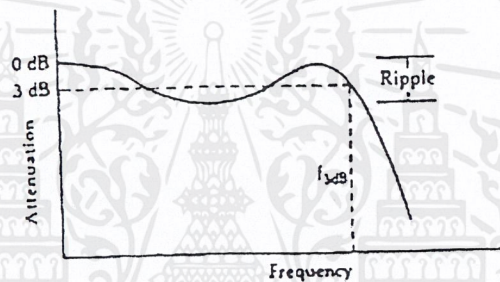


รูปที่ 2.21 ลักษณะกราฟการตอบสนองความถี่ของวงจรองความถี่ต่ำผ่านแบบสองส่วน

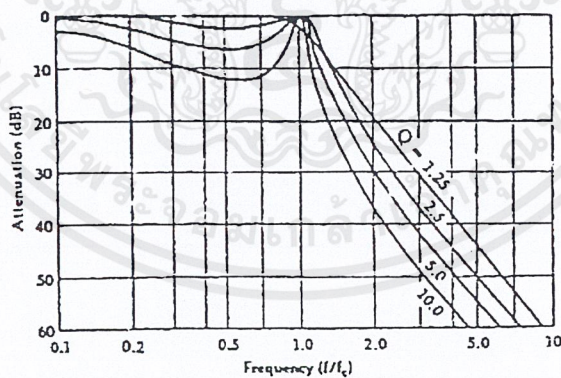
ในการทำงานเดียวกันวงจรกรองความถี่ต่ำผ่านแบบสามส่วน (three element) ที่แสดงดังรูปที่ 2.22 มีจำนวนการตอบสนองความถี่ที่สูงสุดอยู่ 2 ค่า นั่นคือค่าของ โหลด Q จะมีค่ามากกว่า 1 ค่า ดังที่แสดงในรูปที่ 2.23



รูปที่ 2.22 วงจรกรองความถี่ต่ำผ่านแบบสามส่วน



รูปที่ 2.23 การเกิดการตอบสนองความถี่ที่สูงที่สุด 2 ค่าของวงจรกรองความถี่ต่ำผ่านแบบสามส่วน



รูปที่ 2.24 ลักษณะกราฟการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านแบบสามส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำผลการตอบสนองที่ความถี่ต่างมาเปรียบเทียบกันจะมีลักษณะของกราฟตามรูปที่ 2.24 สำหรับวงจรเนตเวอร์คที่เป็นลำดับคู่ ผลการตอบสนองความถี่ที่ไฟตรงและที่ของขาขึ้นของแถบความถี่จะมีค่าเข้าใกล้ 0 dB ส่วนที่เป็นลำดับคู่จะมีผลเกิดค่าการสูญเสียเนื่องจากอุปกรณ์ที่ไฟตรงเท่ากับผลรวมของการกระเพื่อมแถบความถี่ ดังนั้นเมื่อพิจารณาและสังเกตจากกราฟการตอบสนองในรูปที่ 2.24 และรูปที่ 2.27 สามารถสรุปได้ดังนี้

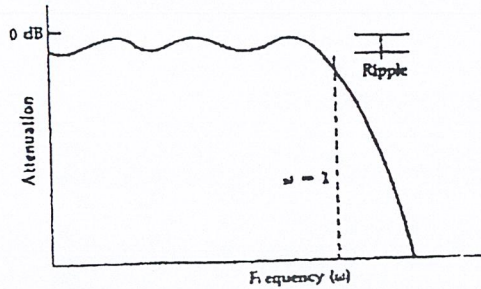
1. วงจรที่มีค่า Q มากขึ้น (high Q) เป็นผลจากการกำหนดค่าของอุปกรณ์ที่ใช้หรือจำนวนของอุปกรณ์ที่มีคุณสมบัติทางรีแอกแตนซ์ที่ใช้ ดังนั้นค่าของการลดทอนที่ความถี่ต่างๆก็จะเพิ่มตามไปด้วยทำให้ช่วงของการส่งผ่านมีช่วงแคบและชันมากขึ้นและจะเกิดปัญหาเกี่ยวกับการกระเพื่อมของสัญญาณตามมาด้วย

2. วงจรที่มีค่า Q ต่ำลง (low Q) แถบความถี่ในการตอบสนองจะมีความราบเรียบ เพราะมีค่าการกระเพื่อมของสัญญาณน้อยลงค่าของการลดทอนก็จะลดลงด้วย ช่วงของการส่งผ่านก็จะมีช่วงกว้างและลาดมากกว่า

3. เมื่อวิเคราะห์จากวงจรีโชนแนนซ์ ค่าความต้านทานภายในของแหล่งจ่ายและความต้านทานของโหลดที่ต่ออยู่ระหว่างวงจรองความถี่จะมีผลข้างเคียงกับค่าของ Q ในวงจรองความถี่ ดังนั้นสัญญาณกระเพื่อมในแถบความถี่และความชันของการส่งผ่านแถบความถี่ของวงจรองแถบความถี่จะทำให้เกิดความผิดพลาดเกิดขึ้นจากค่าของอิมพีแดนซ์ที่นำไปต่อด้วย

4. อัตราการลดทอนที่เกิดขึ้นทั้งหมดของการตอบสนองจะขึ้นอยุ่กับจำนวนของอุปกรณ์ในวงจรที่มีคุณสมบัติทางรีแอกแตนซ์ที่ใช้ในวงจรองความถี่ เช่นวงจรเนตเวอร์คแบบสองส่วนจะมีค่าการลดทอนของสัญญาณเป็น 12 dB ต่อออกเตจ และสามส่วนเป็นแบบ 16dB ต่อออกเตจ หรือสรุปได้ว่าการลดทอนของสัญญาณจะเพิ่มขึ้นทุกๆ 6 dB ต่อออกเตจต่อการเพิ่มจำนวนของอุปกรณ์ที่มีคุณสมบัติทางรีแอกแตนซ์

การออกแบบวงจรองความถี่ใช้หลักการในการคำนวณหาอัตราส่วนของความถี่และค่าอิมพีแดนซ์ของวงจร โดยจะใช้วงจรพื้นฐานของวงจรองความถี่ต่ำผ่าน (normalization low pass prototypes) โดยที่วงจรพื้นฐานของวงจรองความถี่ต่ำผ่านที่ถือเป็นมาตรฐานนี้จะหมายความว่าวงจรองความถี่ต่ำผ่านที่มีจุดตัดความถี่ 1 องศาเรเดียนต่อวินาที (0.159 เฮิรตซ์) สำหรับแหล่งจ่ายและค่าความต้านทานของโหลดที่ 1 โอห์ม ทั้งนี้เพื่อให้ง่ายต่อการคำนวณแล้วใช้ตัวคูณเพื่อเลื่อนค่าไปยังจุดที่ต้องการ วิธีการนี้เรียกว่าการปรับขนาดอิมพีแดนซ์และความถี่ โดยจะกำหนดค่าของตัวเก็บประจุที่มีหน่วยเป็นฟารัด และค่าของขดลวดเป็นเฮนรี่



รูปที่ 2.25 กราฟคุณสมบัติการตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่าน

วงจรกรองความถี่ต่ำผ่านที่ใช้กันส่วนมากมี 3 แบบคือ แบบบัตเตอร์เวิร์ธ (butterworth) แบบชีบีชีฟ (chebyshev) และแบบเบสเซล (bessel) ซึ่งแต่ละแบบก็ให้คุณสมบัติที่แตกต่างกัน

2.4.1 วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธ

วงจรกรองความถี่แบบนี้จะมีค่า Q อยู่ที่ระดับปานกลาง (medium Q) จึงทำให้มีลักษณะพิเศษตรงที่ให้อัตราการขยายของการตอบสนองความถี่มีค่าเท่ากันตลอดย่านความถี่ที่ผ่านไปได้ (มีความราบเรียบสม่ำเสมอตลอดย่าน) และไม่มีการเกิดสัญญาณกระเพื่อม มีลักษณะของรูปคลื่นสัญญาณที่ผ่านจากวงจรมีลักษณะดังรูป 2.37 ซึ่งมีความราบเรียบสูงมากแต่ช่วงของการลดทอนสัญญาณไม่ค่อยชันทำให้เกิดการส่งผ่านของแถบความถี่ ซึ่งสามารถแก้ไขได้โดยการเพิ่มจำนวนของอุปกรณ์ที่มีคุณสมบัติทางรีแอกแตนซ์เข้าไปอีก มีสูตรการหาค่าอัตราการลดทอนของวงจรดังนี้

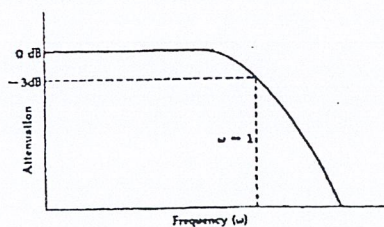
$$A_{dB} = 10 \log \left[1 + \left(\frac{\omega}{\omega_c} \right)^{2n} \right]$$

โดยที่ A_{dB} = ค่าอัตราการลดทอนของวงจร

ω = ค่าความถี่ลดทอนที่ต้องการ

ω_c = จุดตัดความถี่ (ω_{3dB}) ของวงจรกรองความถี่

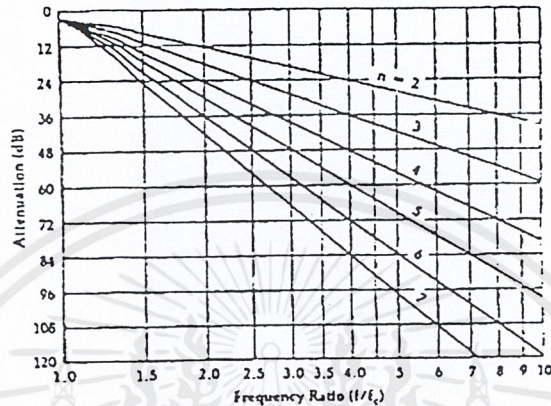
n = จำนวนของอุปกรณ์ที่มีคุณสมบัติ ทางรีแอกแตนซ์ที่ต่อกับวงจรกรองความถี่



รูปที่ 2.26 รูปคลื่นสัญญาณการตอบสนองความถี่ของวงจรกรองความถี่แบบบัตเตอร์เวิร์ธ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจากสมการการลดทอนเมื่อนำมาหาความสัมพันธ์ระหว่างค่าของอัตราลดทอนและการตอบสนองความถี่ในช่วงต่างๆ แล้ว ผลที่ได้จะมีลักษณะดังรูป 2.27 โดยเมื่อค่า n เพิ่มขึ้นความชันของกราฟจะเพิ่มขึ้นเรื่อยๆ ทำให้ผลที่ได้ใกล้เคียงกับอุดมคติมากขึ้น



รูปที่ 2.27 ลักษณะการส่งผ่านของแถบความถี่เมื่อเปรียบเทียบกับจำนวนอุปกรณ์รีแอกทีฟ

การหาจำนวนอุปกรณ์รีแอกทีฟที่เหมาะสม หาได้จากอัตราส่วนของ ω/ω_c หรือ f/f_c และการหาค่าอุปกรณ์ที่ต้องใช้จะอ้างอิงกับพื้นฐานของวงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธ (normalized butterworth low pass filter) ที่มีการต่ออยู่ระหว่างแหล่งจ่ายกับ โหลดที่มีอิมพีแดนซ์ 1 โอห์มจากสูตร

$$A_k = 2 \sin \frac{(2k-1)\pi}{2n}; k = 1, 2, 3, \dots, n$$

โดยที่

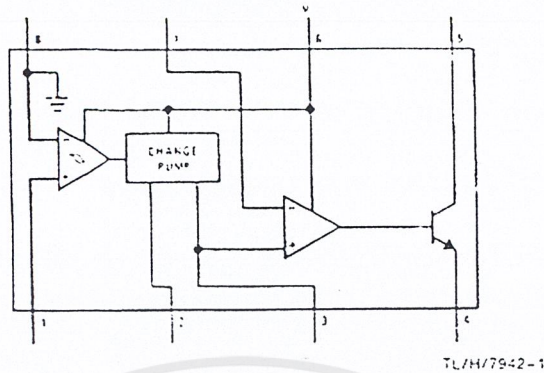
n = จำนวนอุปกรณ์ที่จะต่อ

A_k = ค่าของอุปกรณ์ที่ตำแหน่ง k ในวงจรที่เป็นลำดับขั้นซึ่งเป็นไปได้ทั้งตัวเหนี่ยวนำหรือตัวเก็บประจุและ

เทอม $(2k-1)\pi/2n$ มีหน่วยเป็นเรเดียน

2.5 วงจรแปลงความถี่เป็นแรงดัน(frequency -to - voltage converter)

วงจรไอซีที่ใช้เปลี่ยนจากความถี่เป็น โวลต์เตจ คือ LM2907 โดยวงจรเอฟทิวีที่มีประกอบด้วยไอซีเบอร์ LM 2907 มีรูปการต่อวงจรดังรูป



รูปที่ 2.28 การต่อวงจรของ ไอซี 2907N

ข้อดีของ LM2907N

1. ค่าเอาต์พุตสามารถมีการเปลี่ยนแปลงได้ถึงศูนย์ สำหรับความถี่อินพุตที่เข้ามาเป็นศูนย์
2. ใช้งานง่าย โดยค่าเอาต์พุต หาได้จากสมการ ; $V_{out} = f_{in} * V_{cc} * R_1 * C_1$
3. สำหรับไอซีเบอร์ LM 2907 ภายในไอซีจะมีซีเนอร์ไดโอด ซึ่งเป็นตัวทำให้การเปลี่ยนความถี่เป็นค่าแรงดันหรือกระแสได้อย่างถูกต้องแม่นยำและมีประสิทธิภาพ

ลักษณะทั่วไปของไอซีเบอร์ LM 2907 นั้นออกแบบมาให้ใช้อุปกรณ์ภายนอกให้น้อยที่สุด แต่จะให้เกิดการใช้งานที่มีประสิทธิภาพและความแม่นยำที่น่าพอใจ ซึ่งเป็นลักษณะที่ได้เปรียบของไอซีกลุ่มนี้ ไอซีนี้จะมีส่วนประกอบภายในซึ่งสามารถแบ่งออกเป็น 3 ส่วนใหญ่ๆดังนี้

ส่วนที่ 1 คือ ส่วนอินพุตสเตท มีขาอินพุต 2 ขาทำหน้าที่รับสัญญาณความถี่ภายนอกเข้ามา โดยปกติจะมีอินพุตอยู่ที่กราวด์คืออยู่ในอันหนึ่ง ดังนั้นสัญญาณอินพุตที่อีกขาหนึ่งนั้นจะมีการเปลี่ยนแปลงในช่วงที่สูงกว่าหรือต่ำกว่ากราวด์ และจะต้องไม่เกินค่าอินพุตซัพพลายที่จะเกิดเอาต์พุตออกมาซึ่งช่วงนี้เราเรียกว่าเป็นเอาต์พุตสเตท ไอซีนี้สามารถตั้งค่าระดับอินพุตสวิตซ์ซึ่งซึ่งตามต้องการ โดยทำให้มีฮิสเตอร์ซิส(Hyteresis)สำหรับในการกำจัดสัญญาณรบกวน(Noise) ในการทำงานที่แตกต่างกัน สิ่งที่สำคัญ คือ อินพุตที่ค่าต่ำกว่ากราวด์จะต้องมีตัวต้านทานที่จะลิมิตที่กำจัดกระแสเข้าในอีพิตซ์สเตทไดโอด(epi-substrrate diode)

ส่วนที่ 2 คือส่วนชาร์ทปั้ม(Charge Pum)อยู่หลังจากช่วงอินพุตสเตท ค่าเอาต์พุตสเตทที่ออกจากช่วงอินพุตสเตทจะเข้ามาที่ชาร์ทปั้ม ซึ่งเป็นที่ความถี่ที่เข้ามาจะถูกเปลี่ยนเป็นดีซีโวลท์เตจใน

ช่วงนี้จะมีการต่อกับอุปกรณ์ภายนอก อันได้แก่ ไทม์มิ่งคาปาซิเตอร์ (timing capacitor, C_1), โหลดรีซิสเตอร์ (load capacitor, R_L) และฟิลเตอร์คาปาซิเตอร์ (filter capacitor, C_2) ค่าอินพุตสเตปเปลี่ยนระดับ ไทม์มิ่งคาปาซิเตอร์จะทำหน้าที่ชดเชยผลของการชาร์จที่ช้า โดยการทำการชาร์จและดีชาร์จอย่างคงที่ ระหว่างค่าแรงดันเปลี่ยนแปลง ค่าแตกต่างของมันคือ $V_{CC}/2$ เมื่อเราใช้ครึ่งไซเคิลของความถี่อินพุตที่เข้ามา หรือเป็นเวลาเท่ากับ $1/(2 * f_{in})$ ประจุที่เข้าไปในไทม์มิ่งคาปาซิเตอร์ เท่ากับ $(V_{CC}/2) * C_1$ ดังนั้น เราได้ค่าเฉลี่ยของกระแสของการชาร์จที่ป้อนที่จะเข้าหรือออก C_1 หรือ I_C คือ

$$Q/T = I_C(avg) = C_1 * (V_{CC}/2) * (2 f_m) = V_{CC} * f * C_1$$

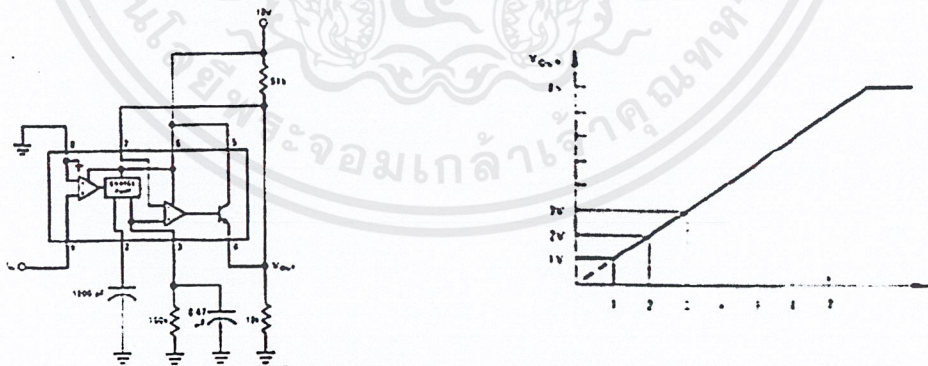
ค่ากระแสที่ออกมาจะค่อนข้างคงที่ และจะไหลไปที่โหลดรีซิสเตอร์ (ซึ่งต่อลงกราวด์) เกิดโวลต์เตจตกคร่อมขึ้น ซึ่งนำออกมาใช้เป็นเอาต์พุตหรือ $V_o = I_C * R_L$ ดังนั้นสมการที่แสดงสมการโวลต์เตจคือ

$$V_o = V_{CC} * f_m * C_1 * R_L * K$$

เมื่อ K คือ ค่าคงที่ของอัตราขยายโดยทั่วไปจะใช้เท่ากับ 1

สำหรับฟิลเตอร์ คาปาซิเตอร์นั้น ขนาดจะมีค่าขึ้นกับค่าแรงดันรีปเปล ที่เราจะยอมให้เกิดขึ้นในช่วงเวลาการตอบสนอง

ส่วนที่ 3 คือส่วนขยายสัญญาณ จะดึงสัญญาณออกจากซาร์จี้ปมาขยายสูงขึ้น สำหรับวงจรที่นำมาใช้งานจริงจะมีลักษณะเป็นดังรูป



รูปที่ 2.29 รูปวงจรที่นำมาใช้งานจริง

เมื่อทำการทดลองตามรูป จะได้ผลตามที่ต้องการทุกประการและกราฟมีลักษณะเส้นตรง เป็นที่น่าพอใจ

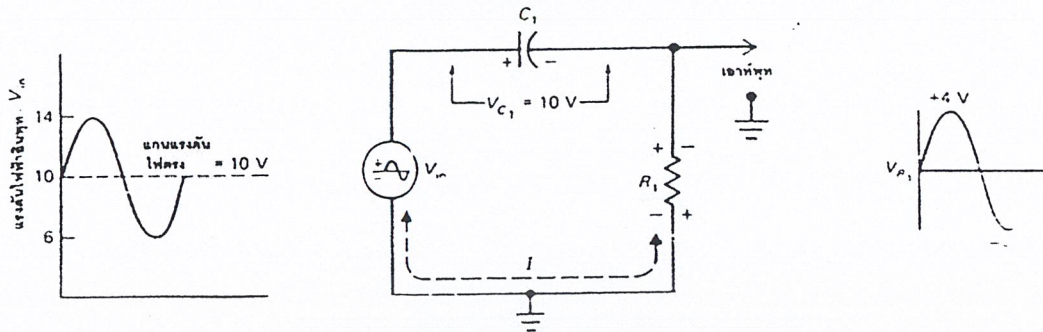
ในการทดลองจริง ได้นำเอา ไอซี TL949 ซึ่งเป็นตัวออสซิลเลเตอร์ลดความถี่ออกมา หลังจากนั้นก่อนที่ความถี่ที่ถูกออสซิลเลเตอร์จะต่อเข้ากับ ไอซี LM2907 จะต้องมียางจืดที่เป็นบัฟเฟอร์มา ช่วยทำให้ระดับสัญญาณคงที่ก่อนที่จะเข้า ไอซี LM2907 และเนื่องจากแรงดันที่ออกมาจาก LM 2907 จะมีระดับที่ต่ำ จึงต้องมีการขยายสัญญาณ โดยต่อเข้ากับ ออปแอมป์ก่อน แบบนอนอินเวอร์ตติ้ง เพื่อ ขยายสัญญาณเพิ่มเป็น 2 เท่า ดังนั้นสามารถเขียนรูปการต่อวงจร รวมทั้งทำการลึงค์ได้ ดังรูป และกราฟ ที่แสดง

2.6 วงจรคัปปลิง

2.6.1 RC คัปปลิง

ในวงจรคัปปลิง X_c จะต้องมีค่าน้อยกว่า R_1 เสมอ ซึ่งก็เพื่อจะให้ค่าคงที่ของเวลา (Time constant) $R_1 C_1$ มีค่าคงที่อยู่เสมอแน่นอน และเนื่องจากทิศทางของการชาร์จและดิสชาร์จประจุไฟฟ้าใน วงจร RC คัปปลิงเป็นทิศทางเดียวกัน C_1 จะชาร์จประจุขึ้นไปถึงระดับแรงดัน ไฟฟ้าที่ 10 V ซึ่งระดับแรงดัน 10V นี้เมื่อเทียบกับแกนของระดับแรงดัน ไฟฟ้าของ V_{in} ก็จะถือว่าเป็นแกนศูนย์ของระดับแรงดัน ไฟฟ้าสลับเอาท์พุทที่ตกคร่อม R_1 เมื่อระดับของ V_{in} สูงเกินกว่า 10V C_1 จะสามารถชาร์จประจุได้มากขึ้น กระแสไฟฟ้าที่เกิดขึ้นจะทำให้เกิดแรงดัน ไฟฟ้าบวกตกคร่อม R_1 การแปรเปลี่ยนของ V_{in} ระหว่าง 10V ถึง 14V จะทำให้เกิดแรงดัน ไฟฟ้าครั้งคลื่นบวกมีระดับแรงดัน ไฟฟ้าระหว่าง 0 ถึง +4 V (V_{R1}) ขึ้น และเมื่อ V_{in} มีระดับแรงดัน ไฟฟ้าลดลงต่ำกว่า 10 V C_1 จะทำการดิสชาร์จ กระแสไฟฟ้าที่เกิดจากการดิส ชาร์จ จะทำให้เกิดแรงดัน ไฟฟ้าลบตกคร่อม R_1 การแปรเปลี่ยนของ V_{in} ระหว่าง 10V และ 6 V จะทำ ให้เกิดแรงดัน ไฟฟ้าครั้งคลื่นลบ (V_{R1}) ขึ้น มีระดับแรงดัน ไฟฟ้าระหว่าง 0 ถึง -4V

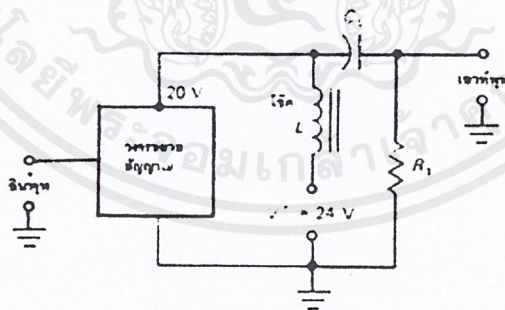
ดังนั้นจากทั้งสองขั้นตอนดังกล่าว ระดับแรงดัน ไฟฟ้า 10V ซึ่งเป็นแรงดัน ไฟฟ้าตรงจะถูก กันไว้เกิดเป็นแรงดันตกคร่อม C_1 สาเหตุที่เรียกว่าถูกกันไว้ก็คือ แรงดัน ไฟฟ้าที่ตกคร่อม C_1 จะไม่ส่งผล ไปยังวงจรในภาคต่อไปได้ เนื่องจากต่ออยู่กับวงจรในภาคต่อไปได้เพียงขั้วเดียวแต่สำหรับ V_{R1} ซึ่งเป็น แรงดัน ไฟฟ้าสลับที่ตกคร่อม R_1 จะต่ออยู่กับวงจรในภาคต่อไปได้ทั้ง 2 ขั้ว คือ ขั้วป้อนไฟและกราวด์ ดังนั้นจึงทำให้แรงดัน ไฟฟ้าสลับป้อนผ่านไปยังวงจรในภาคต่อไปได้



รูปที่ 2.30 แสดงถึงคุณสมบัติของวงจร RC คัปปลิ่งในการกันสัญญาณไฟตรง แต่ปล่อยให้สัญญาณไฟสลับผ่านไปได้

- (a) การแปรเปลี่ยนของระดับแรงดันไฟตรง
- (b) วงจรที่แสดงถึงระดับแรงดันไฟเฉลี่ย 10V ที่ถูกกันไว้ ไม่ยอมผ่านไป ยังวงจรในภาคถัดไปคือ กลายเป็นแรงดันไฟฟ้าที่ตกคร่อม C_1
- (c) สัญญาณไฟสลับขนาด $\pm 4V$ ที่ถูกปล่อยให้ยังวงจรถัดไป คือแรงดันไฟฟ้าที่ตกคร่อม R_1

วงจรรูปที่ 2.30 แสดงถึงการใช้ขดลวดเหนี่ยวนำเป็นโหลดอิมพีแดนซ์ทดแทน R_L ในวงจรขยายสัญญาณ อย่างไรก็ตามวงจรคัปปลิ่ง R_1C_1 ยังมีความจำเป็นที่จะถูกใช้ในการกันแรงดันไฟฟ้า V^+ จากวงจรในภาคถัดไปอยู่นั่นเอง



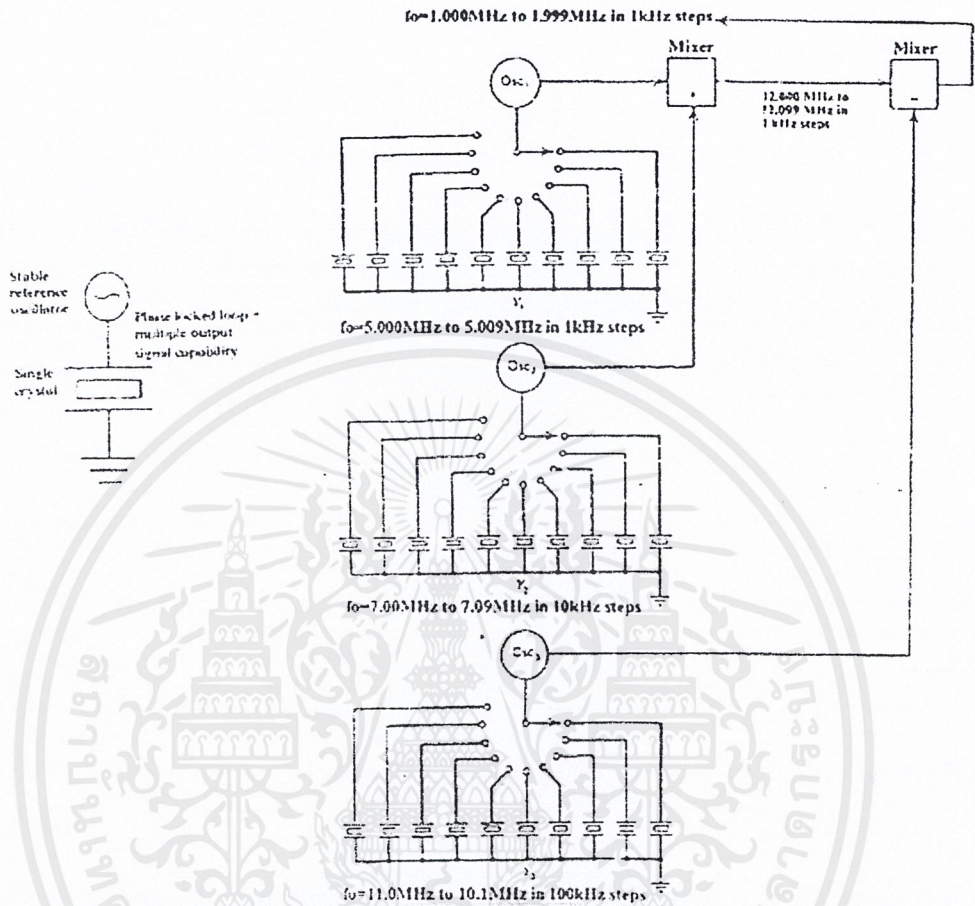
รูปที่ 2.31 วงจรขยายสัญญาณแบบอิมพีแดนซ์คัปปลิ่ง โดยใช้ขดลวดไอโซค (L) เป็นโหลดอิมพีแดนซ์แทน R_L ขดลวดไอโซคจะมีแกนเป็นแกนอากาศ RF ไอโซคสามารถใช้ในวงจรขยายสัญญาณ RF ได้ วงจร R_1C_1 คัปปลิ่งมีคุณสมบัติในการป้องกันไฟตรง แต่ปล่อยให้สัญญาณไฟสลับให้ป้อนไปยังวงจรถัดไปได้

สำหรับสัญญาณออกไอโซซิกชนิดแกนเหล็ก สามารถใช้ได้ ในวงจรขยายสัญญาณ AF และ ไอโซซิกชนิดแกนอากาศสามารถใช้ได้ในวงจรขยายสัญญาณ RF

ข้อดีของการใช้ไอโซคเป็นโพลคอมพิแคนซ์แทน R_1 ก็คือ มีค่าความต้านทานไฟตรงต่ำแต่มีอิมพีแดนซ์สูง สำหรับสัญญาณไฟสลับ มีความต้านทานต่ำ หมายถึงมีค่า IR หรือแรงดันไฟฟ้าตกคร่อมที่ความต้านทาน R เพียงเล็กน้อย ซึ่งทำให้ V^+ ส่วนใหญ่ถูกป้อนเข้าสู่วงจรขยายสัญญาณได้ สำหรับผลของค่าอิมพีแดนซ์จะทำให้ได้อัตราขยายสัญญาณสูง แต่อย่างไรก็ตามค่า Z_L จะมีค่าเปลี่ยนแปลงได้ตามความถี่ของสัญญาณ ดังนั้นเมื่อเปรียบเทียบกันแล้ววงจรขยายสัญญาณแบบอิมพีแดนซ์คัปปลิ่งจะตอบสนองต่อสัญญาณความถี่ต่างๆ ในลักษณะต่างๆ กัน

2.7 ระบบสังเคราะห์ความถี่ (Frequency Synthesizer)

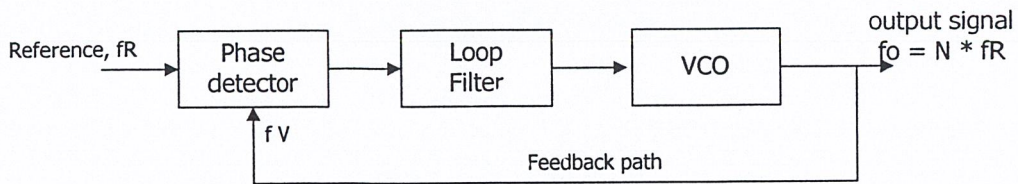
วงจรสังเคราะห์ความถี่ทำหน้าที่ผลิตความถี่ที่ต้องการจากสัญญาณอินพุตที่มีความถี่ไม่มาก และความถี่ที่ผลิตออกมานั้นสามารถกำหนดโดยผู้ใช้ สำหรับทั่วไปแล้วความถี่เอาต์พุตจะสูงกว่าความถี่อินพุตที่รับเข้ามารวมไปถึงลักษณะทางด้านเสถียรภาพและรูปร่างของสเปกตรัมความถี่ที่ไม่มีสัญญาณอื่นนอกจากสัญญาณความถี่ที่ต้องการ วงจรเหล่านี้มีความจำเป็นมากและมีใช้กันอย่างแพร่หลายในอุปกรณ์ทางโทรคมนาคม โดยการใช้วงจรเฟสล็อกลูป (Phase Lock Loop : PLL) ทำให้การสังเคราะห์ความถี่เป็นไปได้ง่ายขึ้น เนื่องจากวงจรนี้จะรับสัญญาณอินพุตเพียงสัญญาณเดียวเท่านั้น ทำให้สามารถลดจำนวนวงจรที่ใช้ได้เป็นอย่างมาก ทั้งทางด้านค่าใช้จ่ายและขนาดวงจร พิจารณารูปที่ 2.32 ซึ่งทำการเปรียบเทียบสัญญาณอินพุตที่ป้อนให้กับวงจรสังเคราะห์ความถี่ทั้งที่ไม่ใช้เฟสล็อกลูป และที่มีการใช้เฟสล็อกลูป



รูปที่ 2.32 แสดงการเปรียบเทียบวงจรสังเคราะห์ความถี่ (ก) ไม่ใช่ พีแอลแอล (ข) ใช้ พีแอลแอล

2.7.1 หลักการทำงานขั้นพื้นฐานของเฟสล็อกกลุ๊ป

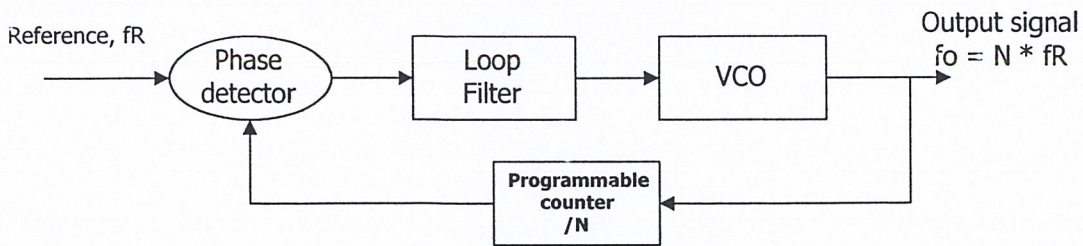
เฟสล็อกกลุ๊ปเป็นวงจรที่มีความสำคัญมากในทางการสื่อสาร โดยที่สัญญาณเอาต์พุทของวงจรนี้จะทำการล็อกเข้ากับสัญญาณอินพุท กล่าวคือผลิตความถี่เดียวกับที่รับเข้าไปและสามารถที่จะแทรก (Track) คือเปลี่ยนแปลงค่าเอาต์พุทตามสัญญาณอินพุทที่เปลี่ยนแปลงไป ซึ่งคุณสมบัติที่สำคัญของ วงจรนี้โดยการพิจารณา รูปที่ 2.33



รูปที่ 2.33 บล็อกไดอะแกรมพื้นฐานของวงจรถอดรูป

วงจรถอดรูปนั้นประกอบด้วยส่วนพื้นฐาน 3 ส่วนดังต่อไปนี้ วงจรถอดรูปเฟส (Phase detector) วงจรกรองความถี่ (Loop filter) และวงจรถอดความถี่โดยแรงดันไฟฟ้า (Voltage Control Oscillator :ควบคุมความถี่ด้วยแรงดัน) และความถี่อ้างอิงคือ f_R เมื่อทำการพิจารณา รูปที่ 2.33 วงจรถอดรูปเฟสจะทำการเปรียบเทียบเฟสของสัญญาณอ้างอิง (f_R) และค่าความถี่ที่ป้อนกลับมาจาก ควบคุมความถี่ด้วยแรงดัน (f_V) ค่าความต่างเฟสของสัญญาณทั้ง 2 หรือที่เรียกว่า สัญญาณผิดพลาดแล้วสัญญาณดังกล่าวจะถูกนำไปกรองโดยวงจรกรองความถี่ เพื่อให้มีค่าความถี่และแอมพลิจูดที่เหมาะสมที่จะส่งไปควบคุม ควบคุมความถี่ด้วยแรงดันต่อไป (ในกรณีเป็นวงจรถอดรูปจะสามารถควบคุมอัตราขยายได้) และค่าที่ส่งไปควบคุม ควบคุมความถี่ด้วยแรงดัน นั้นจะทำให้เฟส(หรือความถี่ เช่นเดียวกัน) ของสัญญาณเอาต์พุตเปลี่ยนแปลงค่าเป็นสัดส่วนกับสัญญาณที่ผิดพลาดที่ได้จากการเปรียบเทียบ

ในกรณีที่อยู่ในสภาวะล็อกนั้น(Lock) นั้นคือค่าของ f_V จะคงค่าไว้เท่ากับ f_R เสมอถ้าหากความถี่เอาต์พุตของ ควบคุมความถี่ด้วยแรงดัน เกิดการเลื่อน ไปเล็กน้อยจะปรากฏผลต่างของเฟสขึ้นที่ วงจรถอดรูปเฟส เนื่องจาก f_V และ f_R ได้สัญญาณผิดพลาดไปควบคุม ควบคุมความถี่ด้วยแรงดัน ให้กลับไปเป็นค่าเดิมคือ f_R นั่นคือการแทรกตามอินพุต ในรูปที่ 2.34 ค่าของสัญญาณเอาต์พุตที่ได้ยังคงค่า f_R ไว้ตลอดดังนั้นการสังเคราะห์ค่าความถี่ต่างๆย่อมไม่สามารถทำได้ ในการเปลี่ยนแปลงวงจรถอดรูปนี้ให้เป็นวงจรถอดรูปที่สามารถสังเคราะห์ความถี่ได้ จึงต้องมีการเพิ่มส่วนประกอบอีกส่วนหนึ่งคือวงจรถอดรูปที่สามารถโปรแกรมได้เข้าไปไว้ในส่วนที่ทำ การป้อนกลับดังแสดงในรูปที่ 2.34



รูปที่ 2.34 วงจรเฟสล็อกกลุ่ที่เพิ่มส่วนที่ทำการป้อนกลับ

โดยที่ยังรักษาเงื่อนไขข้อเดิมอยู่นั้นคือค่าของ f_v ยังคงรักษาค่าไว้ให้เท่ากับ f_R แต่เนื่องจากสัญญาณเอาท์พุทของ ควบคุมความถี่ด้วยแรงดัน ถูกหาร โดยวงจรมีเท่ากับ N เพื่อให้ได้ค่า f_v เพราะฉะนั้นอาจเขียนได้ว่า $f_{vco} = N * f_v = N * f_R$ เนื่องจากค่าของ N สามารถเปลี่ยนแปลงค่าได้โดยการโปรแกรมค่าที่วงจรมีทำให้สามารถสังเคราะห์ความถี่ได้หลายค่าโดยการตั้งค่าได้ที่วงจรมี

2.7.2 วงจรนับอ้างอิง

วงจรมีอ้างอิงหรือวงจรมีหารนั้น สามารถลดค่าความถี่จากออสซิลเลเตอร์ให้ได้ค่า f_R ที่ต้องการดังแสดงในรูปที่ 2.21 โดยสามารถหารได้หลายค่าตั้งแต่ 100 จนถึง 1000 เท่าแต่ในทางปฏิบัติมีค่าที่ต้องการเพียงค่าเดียวเท่านั้นที่ใช้งาน วงจรตรวจจับเฟสส่วนใหญ่จะมีความไวต่อการเปลี่ยนแปลงของขอบของสัญญาณ หากมีการเลื่อนวงจรมีในบางครั้งการเกิดการเลื่อนเฟสเพียงเล็กน้อยของวงจรมีอาจทำให้คุณภาพของวงจรมีตรวจจับเฟสแยกลงในภาวะที่ไม่อาจยอมรับได้โดยเฉพาะอย่างยิ่งการใช้ตัวหารที่มีค่ามาก

2.7.3 วงจรตรวจจับเฟส (Phase getector)

ในระบบเฟสล็อกกลุ่ที่วงจรมีตรวจจับเฟสนี้จะสร้างสัญญาณผิดพลาด(Error signal)ซึ่งเป็นสัดส่วนกับผลต่างของสัญญาณ f_R กับ สัญญาณ f_v โดยอยู่ในรูปของพัลส์ที่มีความกว้างต่างๆกัน และเมื่อสัญญาณนี้ผ่านวงจรมีกรอง จะได้รูปแบบของสัญญาณที่เหมาะสมในการขับวงจรมี ควบคุมความถี่ด้วยแรงดัน ได้วงจรมีตรวจจับเฟสของเฟสล็อกกลุ่ที่นี้มีใช้อยู่ 2 ชนิดคือ

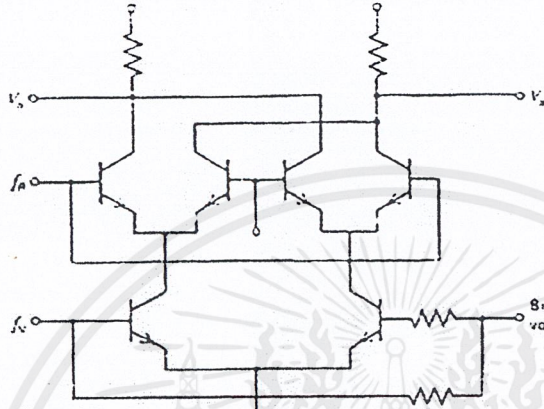
(1) วงจรมีตรวจจับเฟสแบบลิเนียร์ (Linear Phase detector)

อาจเรียกว่าเป็นแบบดิจิตอลก็ได้ โคนปกติแล้วเป็นดับเบิล บาลานซ์ มอดูเลท(Double-Balance Modulate)หรือมิกเซอร์นั่นเอง โดยปกติจะเป็น IC เช่น MC1496 หรือในตระกูล 12002 วงจรมีใช้ในการนำสัญญาณกลับมาหรือการดีมอดูเลท (Demodulate) แต่ไม่เหมาะสมสำหรับใช้ทำวงจรมีสังเคราะห์ความถี่ด้วยเหตุผลดังต่อไปนี้

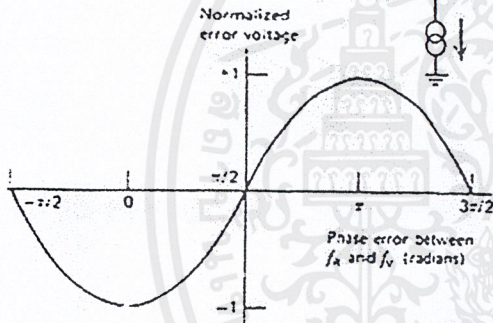
1. อาจทำให้เกิดการล็อกผิดพลาด(False lock)
2. เนื่องจากมีทรานเฟอร์ คาแรคเตอร์สติก เป็นฟังก์ชันของ โคไซน์ ช่วงของลิเนียร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ปัญหาของการออกแบบ
4. ในภาวสถิตินั้นเมื่อค่าผลต่างเฟสของสัญญาณอินพุตกับสัญญาณ f_v เท่ากับ 90° องศา ค่าสัญญาณผิดพลาด(Error signal)ต้องมีการกรองออกอย่างเพียงพอ



(ก) วงจรทั่วไป



(ข) กราฟทรานเฟอร์ฟังก์ชัน

รูปที่ 2.35 วงจรตรวจจับเฟสแบบลิเนียร์

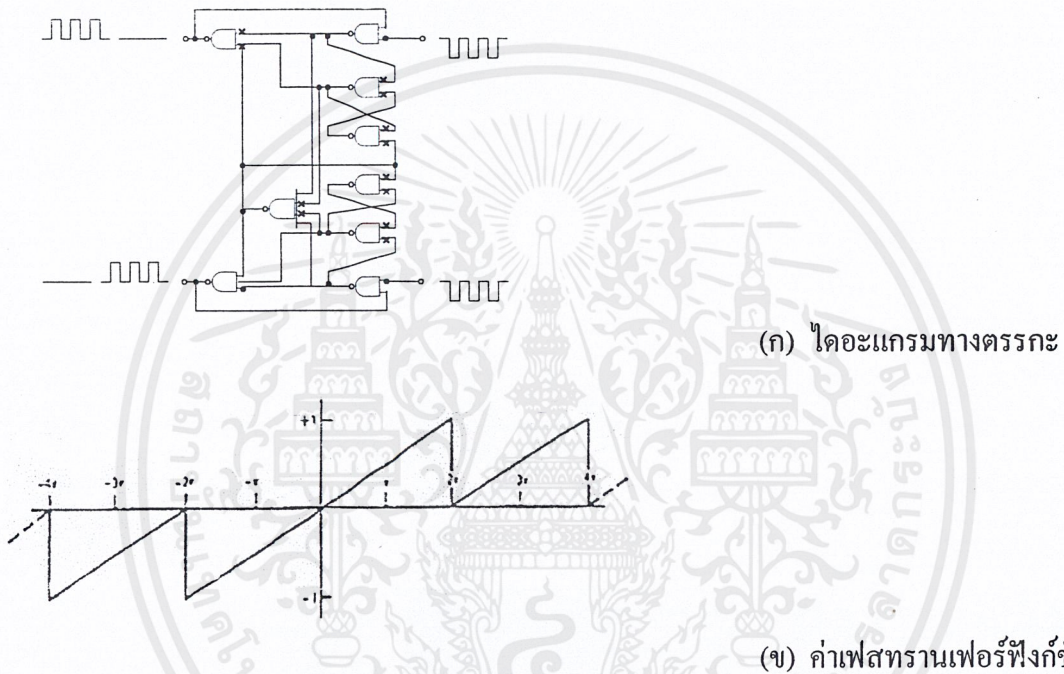
เมื่อมีการออกแบบที่ถูกต้องวงจรตรวจจับเฟสแบบลิเนียร์ได้ตัวอย่างวงจรตรวจจับเฟสแบบดิจิทัลในรูปที่ 2.36 โดยการใช้ฟลิปฟล็อป จำนวนหนึ่งสามารถทำได้ไม่ว่าจะเป็นแบบ TTL ECL หรือ CMOS ก็ตาม

(2) วงจรตรวจจับเฟสแบบดิจิทัล

เป็นที่นิยมในการใช้สำหรับวงจรสังเคราะห์ความถี่เนื่องจาก

1. การแบ่งแยกความแตกต่างระหว่างความถี่และเฟสของสัญญาณ 2 สัญญาณที่แตกต่างกันเพื่อป้องกันการล็อกผิดพลาด(False Lock)
2. ค่าของทรานเฟอร์ฟังก์ชัน(Transfer Function) หรือ K_f มีค่าเป็นลิเนียร์ในช่วง 2π
3. ไม่ต้องคำนึงถึง ดิวตี้ไซเคิล (Duty Cycle) และค่าแอมพลิจูดของสัญญาณ f_R และ f_v

4. ลูบสามารถควบคุมการล็อกตลอดช่วงที่ ควบคุมความถี่ด้วยแรงดัน สามารถผลิตความถี่ได้ และค่าของช่วงความถี่ที่สามารถเริ่มล็อกได้ (Capture range) ไม่ขึ้นกับวงจรรองความถี่ในลูบ
5. การล็อกเกิดขึ้นเมื่อค่าผิดพลาดของสัญญาณ f_R และ f_V มีค่าประมาณ 0 ดังนั้นขนาดของสัญญาณผิดพลาดที่จะเข้าวงจรรองความถี่จะมีขนาดไม่มากนัก



รูปที่ 2.36 วงจรตรวจจับเฟสแบบคิจิตอลโดยทั่วไป

วงจรตรวจจับเฟสโดยวิธีทางคิจิตอลนี้มีข้อสำคัญที่จำเป็นต้องพิจารณาอยู่ 2 ประการ คือ

1. ค่าเอาท์พุทของวงจรตรวจจับความถี่นั้นจำเป็นต้องมีค่าเฉลี่ยเท่ากับค่าที่กำหนดไว้ได้ หากค่าเฉลี่ยที่เกิดขึ้นดังกล่าวเกิดการเลื่อนจากค่าเดิม ค่าผลต่างของทรานเฟอร์ฟังก์ชันของกานเลื่อน K_j ก็จะเปลี่ยนไปตามค่าผิดพลาดนั้นด้วยในกรณีนี้ค่าเฉลี่ยควรถัดเองเอาท์พุทจะต้องเปลี่ยนแปลงค่าในช่วงที่สามารถเปลี่ยนแปลงค่า ควบคุมความถี่ด้วยแรงดัน ได้เต็มที่ในช่วงความถี่ที่ ควบคุมความถี่ด้วยแรงดัน สามารถผลิตได้
2. เมื่อค่าความต่างเฟสของ f_R และ f_V ใกล้เคียง 0 ค่าของ K_j อาจเปลี่ยนแปลงค่าในช่วง 5 ถึง 10 เท่า นอกเสียจากว่าทำงานที่ความถี่สูงมากและมีวงจรใช้สำหรับแก้ไขในกรณีพิเศษเท่านั้น ถึง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แม้ว่าค่าของ K_j จะมีการเพิ่มและลดอย่างมากเมื่อค่าของ f_R และ f_v เข้าใกล้ 0 ก็ไม่เป็นปัญหาเท่าใดในการออกแบบรูป เนื่องจากสำหรับบางวงจรมันสามารถทนต่อค่าของ K_j ที่ขึ้นๆลงๆได้เป็นอย่างดีนั่นคือเมื่ออยู่ในสภาวะลือกจะเกิดผลต่างเฟสระหว่าง f_R และ f_v ค่าหนึ่งที่จะทำให้ระบบยังคงสภาวะ ลือกได้เป็นอย่างดี

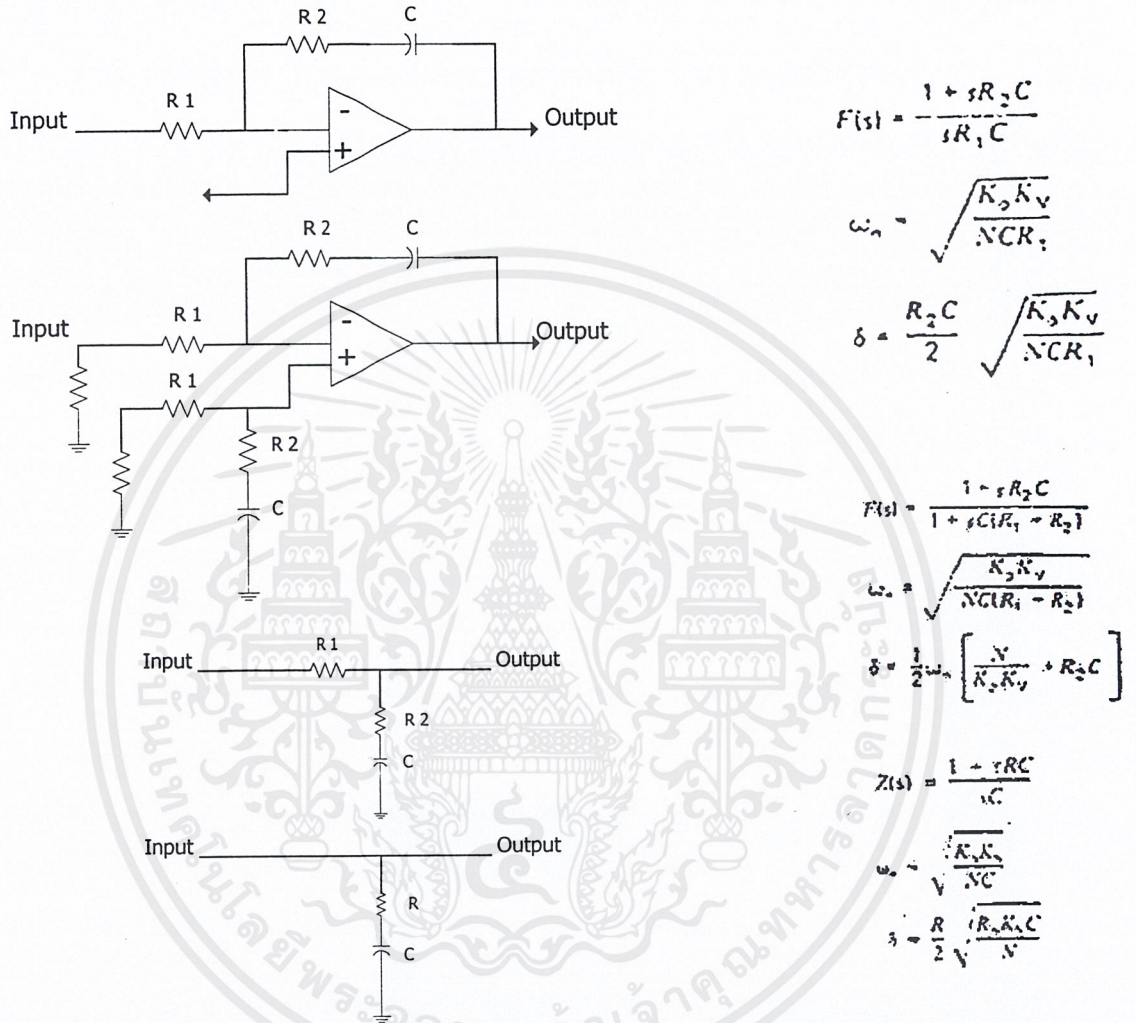
2.7.4 วงจรกรองความถี่

เมื่อทำการพิจารณาคุณสมบัติต่างๆเช่น คุณสมบัติของรูป ช่วงความถี่ที่สามารถตอบสนองของรูป ช่วงเวลาก่อนการลือก และผลตอบสนองทางเวลา คุณสมบัติต่างๆเหล่านี้ต่างขึ้นอยู่กับ การออกแบบวงจรกรองความถี่ในรูปทั้งสิ้น โดยการควบคุมค่าความถี่ธรรมชาติ(Natural Frequency : ω_n) และตัวประกอบการกด (Damping Factor) หน้าที่หลักของวงจรกรองความถี่คือการกรองสัญญาณผิดพลาดที่ได้จากการตรวจจับเฟสเพื่อส่งไปควบคุมวงจร ควบคุมความถี่ด้วยแรงดัน ต่อไป หากมีสัญญาณอื่นๆที่ไม่ได้ต้องการหลุดรอดออกไปได้จะถูกลำไปมอดูเลทโดย ควบคุมความถี่ด้วยแรงดัน และได้ความถี่ไซด์แบนด์ ที่ไม่ต้องการเกิดขึ้นทำให้เกิดผลเสียต่อเสถียรภาพ และสัญญาณเอาท์พุทที่ได้ จะมีไซด์แบนด์เหล่านี้รบกวนอยู่เนื่องจาก สัญญาณผิดพลาด (Error signal) ที่ได้มักมีความถี่ f_R ปนอยู่ เมื่อพิจารณาที่สเปกตรัม (Spectrum)และฮาร์โมนิก(Harmonic)ที่ความถี่ f_R และที่ความถี่ต่ำกว่าควรจะถูกกรองออกไปโดยวงจรกรองความถี่นี้ ซึ่งในบางกรณีการกรองความถี่ ไซด์แบนด์ออกอาจไม่มีความจำเป็นทั้งนี้ขึ้นอยู่กับกรออกแบบนำไปใช้งาน

ไม่ว่าจะเป็นวงจรกรองความถี่ทั้งแบบแอกทิฟ และแบบพาสซีฟ หรือการนำทั้ง 2 แบบมาใช้งานร่วมกันก็สามารถนำมาใช้เป็นวงจรมีได้โดยทั้งสองแบบนี้มีทั้งข้อดีและข้อเสียกล่าวคือ ในกรณีของแบบแอกทิฟนั้นสามารถทำให้อัตราขยายและจัดให้ควบคุมช่วงของโวลต์ที่ป้อนให้กับ ควบคุมความถี่ด้วยแรงดัน เนื่องจากคุณสมบัติของอัตราขยายสัญญาณ DC ที่สูงและค่ากระแสที่จำเป็นต้องป้อนให้ต่ำจึงมีความเหมาะสมสำหรับใช้วงจรตรวจจับเฟสที่ให้เอาท์พุทมีระดับสัญญาณต่ำที่สภาวะลือก แต่ข้อเสียสำหรับการใช้วงจรแบบแอกทิฟนั้น คือ วงจรนี้จะมีการเพิ่มปริมาณสัญญาณรบกวน(Noise)เข้าไปในระบบซึ่งปริมาณดังกล่าวอาจไม่ก่อให้เกิดปัญหาสำหรับระบบบางระบบ ยกเว้นในระบบ FM ช่วงความถี่แคบ(Narrow Band FM) ซึ่งอาจทำให้เกิดปัญหาหากได้

กรณีของระบบแบบพาสซีฟมีข้อดีคือจะไม่มีการเพิ่ม สัญญาณรบกวนเข้าไปในระบบแต่มีข้อเสียคืออาจทำให้เกิดการเปลี่ยนแปลงค่าอย่างมากของ K_j (ที่วงจรตรวจจับเฟส) เมื่อมีการปรับ ควบคุมความถี่ด้วยแรงดัน ในช่วงความถี่ใช้งานและการใช้วงจรกรองความถี่แบบพาสซีฟ นั้นต้องการให้ค่า

ผิดพลาดทางเฟสของ f_R และ f_V มีค่าสูงที่มากเพื่อที่จะรักษาสภาวะล็อกเอาไว้ ซึ่งโดยทั่วไปไม่ใช่ปัญหาที่ร้ายแรงมาก



รูปที่ 2.37 วงจรกรองความถี่ในรูป และค่าพารามิเตอร์ต่างๆ

ตัวอย่างของวงจรกรองความถี่แบบ แอคทีฟ และแบบพาสซีฟ แสดงในรูปที่ 2.37 รวมไปถึงทรานเฟอร์ฟังก์ชัน และ สมการแสดงค่าตัวแปรต่างๆที่มีความสัมพันธ์กับวงจร เฟสล็อกคูล ค่าเอาท์พุทจากวงจรตรวจจับเฟสในบางกรณีจำเป็นต้องมีระดับแรงดันไฟฟ้าที่คิณฑุทของวงจรกรองความถี่เพื่อให้ได้รูปของสัญญาณที่มีด้าน + และด้าน - ที่มี ขนาดเท่ากันสำหรับวงจรตรวจจับเฟสที่เป็นอุปกรณ์ CMOS นั้นจำเป็นต้องมีระดับประมาณ 1.5 โวลท์ และ VDD/2 โวลท์ เมื่อ VDD คือค่าของไฟเลี้ยงที่จ่ายให้กับอุปกรณ์ CMOS นั้นๆ โดยระดับของสัญญาณพวกนี้สามารถจัดทำได้โดยวงจรที่ 2.24a โดยการใส่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับแรงดันไฟฟ้าอ้างอิง(V_{ref}) หรือการใช้การเก็บประจุของตัวคาปาซิเตอร์ ในกรณีของอุปกรณ์แบบพาสซีฟ และการเปลี่ยนแปลงค่าของระดับแรงดันเป็นไปด้วยคิเนื่องจากถูกกำหนดโดยระดับแรงดันที่ใช้สำหรับควบคุม ควบคุมความถี่ด้วยแรงดัน ให้อยู่ที่ความถี่ที่ถูกต้อง

เมื่อสัญญาณผิดพลาด(Error signal) ที่ได้จากเอาต์พุตของวงจรถ่วงจ็พเฟสซึ่งเป็นสัญญาณแบบ 3 สภาวะ ในกรณีที่ค่าของทรานเฟอร์ฟังก์ชัน(Transfer Function) อยู่ในเทอมของกระแสทำให้ค่า K_j มีหน่วยเป็น A/rad และ ค่าอิมพีแดนซ์ที่ใช้สำหรับวงจรถ่วงความถี่ในรูปเพื่อให้ค่าของทรานเฟอร์ฟังก์ชันสามารถพิจารณาเป็นเทอมของ V/rad ได้

ปัญหาความผิดเพี้ยนเนื่องจากการอิ่มตัว(Saturate) หรือการถูกตัดหายไปของยอดสัญญาณ(Clip)เมื่อขนาดของสัญญาณผิดพลาดมีมากขึ้นและค่าดังกล่าวอาจเกิดขึ้นได้เมื่อเกิดโอเวอร์ชูต(Overshoot)ขึ้น ซึ่งผลจากความผิดเพี้ยนนี้ทำให้ค่าของคาบเวลา(Settling time) แ่ล่ง แต่ปัญหาที่กล่าวมานี้สามารถแก้ไขได้ โดยใช้อัตราส่วน R_2/R_1 ให้มีขนาดน้อยๆ โดยควรมีขนาดน้อยกว่า 1 ซึ่งอาจมีค่าอื่นๆ ได้ตามแต่ที่ได้มีการออกแบบมา

วิธีแก้ไขปัญหของการเกิดการถูกตัดยอดของสัญญาณนั้น คือ การปรับเปลี่ยนค่าของ R_1 ดังแสดงในรูปที่ 2.25 เพื่อให้มั่นใจว่าเป็นการทำงานที่มีเสถียรภาพ ควรให้ค่าความถี่คัทออฟ (Cut ปัด) มีค่าอย่างน้อย 5 ถึง 10 เท่าของ ω_n และค่าความถี่คัทออฟที่ด้านความถี่สูง (Upper limit of ω_c) ควรมีค่าต่ำกว่า $\omega_R = 2\pi f_R$ เนื่องจาก f_R นั้นเป็นความถี่แรกที่ควรถูกลดทอนลงไปและค่า $R_1 \cdot C_c$ ในรูปที่ 2.25 นั้นช่วยในการลด ไซค์แบนด์ของ ควบคุมความถี่ด้วยแรงดัน และสามารถพิจารณาเป็นวงจรถ่วงไซค์แบนด์ได้

สำหรับวงจรถ่วงไซค์แบนด์ชนิดอื่นๆ สามารถนำมาใช้งานร่วมด้วยได้ โดยการเพิ่มเติมวงจรถ่วงความถี่แบบ แอคทีฟ หรือแบบ พาสซีฟ เข้าไปพิจารณาจากรูปที่ 2.24d โดยการเพิ่มค่า C เข้าไปต่อขนานกับ R เพื่อให้ได้ค่า $\omega_c = 1/RC$ ถ้าหากมีการใช้วงจรถ่วงไซค์แบนด์มากกว่า 1 วงจรนั้นควรมีการใช้วงจรถ่วงความถี่แบบแอคทีฟ เพื่อลดการเกิดการเลื้อนของเฟสได้ เนื่องจากวงจรถ่วงพาสซีฟ RC จะทำให้เกิดการเลื้อนของเฟสเร็วกว่าการลดทอนสัญญาณ เมื่อค่าเฟสที่เกินมาหักลบออกจากค่าเฟสที่แตกต่างใน เฟสล็อกกลูป แล้วสามารถทำให้เกิดอาการที่ไม่เสถียรภาพได้ การใช้วงจรถ่วง ไซค์แบนด์ร่วมไปกับวงจรถ่วงความถี่ในรูปที่เป็นแบบพาสซีฟ ทั้งคู่ นั้น สิ่งที่เราควรให้ความสนใจเป็นอย่างมากคือ โหลด หรือผลกระทบจากการต่อเชื่อมเข้าไปในรูป ควรมีการเลือกค่า RC ที่เหมาะสม การกดทับสัญญาณที่ความถี่อ้างอิงและการตอบสนองไปตามอัตราส่วน ω_c และ ω_n แสดงเป็น dB

$$\text{การกดสัญญาณ} = n \cdot 20 \log (\omega_c / \omega_R)$$

เมื่อค่าของ n คืออันดับของวงจรรองความถี่ที่ใช้ปริมาณของการกดทับ คำนวณโดยใช้สมการข้างต้น ควรนำไปเพิ่มกับสิ่งที่มีอยู่แล้วในวงจรรองความถี่ในรูปและส่วนของ $R1 * Cc$ ในรูปที่ 2.25 ถ้าหากมีการใช้งาน ขอให้สังเกตไว้ว่า ปริมาณของสัญญาณที่ถูกกดทับนั้นไม่ใช่ระดับของไซด์แบนด์ของ ควบคุมความถี่ด้วยแรงดัน เมื่อปริมาณของการกดสัญญาณรวมกับความรู้เกี่ยวกับค่าของสัญญาณผิดพลาดที่ได้รับจากวงจรตรวจจับเฟส และค่าของทรานเฟอร์ฟังก์ชัน เป็นตัวบอกถึงระดับสัญญาณดังกล่าว

2.7.5 ส่วนที่ป้อนกลับของเฟสล็อกกลูป

คุณสมบัติของส่วนป้อนกลับระหว่าง ควบคุมความถี่ด้วยแรงดัน และวงจรตรวจจับเฟสมีดังต่อไปนี้

1. มีการเชื่อมต่อที่เหมาะสมกับ ควบคุมความถี่ด้วยแรงดัน
2. ทำการเปลี่ยนความถี่ที่ค่อนข้างสูงของ ควบคุมความถี่ด้วยแรงดัน (ในหน่วย 10-100 MHz) ให้เป็นความถี่ที่ต่ำลง(ในช่วง kHz) เพื่อให้กลายเป็น f_v สำหรับวงจรตรวจจับเฟส
3. จะต้องมีค่าแอมพิจูด ความเร็วของสัญญาณ และ ความกว้างของพัลส์ของ f_v เหมาะสมกับวงจรตรวจจับเฟสที่มีอยู่ในขณะนั้น
4. สามารถที่จะโปรแกรมได้โดยช่วงความถี่ที่เปลี่ยนต้องเป็นช่วงความถี่ที่สามารถผลิตได้โดย ควบคุมความถี่ด้วยแรงดัน วิธีที่ตรงไปตรงมาที่สุดสำหรับการติดตั้งส่วนป้อนกลับคือการใช้ IC วงจรนับที่สามารถโปรแกรมได้ แต่ข้อจำกัดของวงจรมันั้น คือความเร็วในการทำงานที่จำเป็นต้องพิจารณา CMOS และ TTL นั้นมีใช้เป็นวงจรมันที่สามารถทำงานได้ที่ 25 MHz และ ECL 10K สามารถทำงานได้ถึงประมาณ 100MHz เมื่อ ควบคุมความถี่ด้วยแรงดัน ทำงานที่ความถี่สูงมากขึ้น ทำให้ส่วนป้อนกลับจำเป็นต้องทำงานให้ได้ในความเร็วที่มากขึ้นตามไปด้วย

วิธีที่จะทำได้โดยไม่ทำให้ระบบเกิดปัญหา คือ การใช้วิธี คูอัล มอดูลีส พรีสเกล-เลอว์ (Dual- Modulus Prescaler) ระบบ ควบคุมความถี่ด้วยแรงดัน และวงจรหาร โดยที่วงจร พรีสเกลเลอว์จะหารโดยค่า P หรือ $P+1$ ในรูปแบบของเวลาที่จัดตั้งขึ้นโดยวงจรมันความถี่ต่ำที่สามารถโปรแกรมได้ และวงจรมันดังกล่าวสามารถทำงานได้ในช่วงความถี่ถึง 500-600 MHz การใช้ค่าคงที่กับวงจร พรีสเกลเลอว์นั้น เป็นวิธีที่ไม่ค่อยมีการพลิกแพลงเท่าไร IC วงจรที่หารด้วยค่า P นั้นแคใส่เข้าไปเพิ่มในส่วน

ป้อนกลับดังแสดงในรูปที่ 2.20 ค่าเอาต์พุตของพริสเกลเลอร์นั้นควรมีค่าเหมาะสมกับวงจร/P ค่าปกติโดยทั่วไปของ P คือ 4 10 16 20 64 และ 256

2.7.6 คู่อัลมอดูลัส พริสเกลเลอร์

วงจรคู่อัลมอดูลัส พริสเกลเลอร์นั้นเป็นวิธีที่ทำให้ส่วนป้อนกลับสามารถทำงานที่ความเร็วสูงได้โดยไม่มีการผูกมัด กับระบบการปรับความถี่และค่า fR ที่มีค่าสูงสามารถคงค่าได้เช่นเดียวกับการใช้วงจรหาร โดย N และข้อได้เปรียบเหนือวงจรพริสเกลเลอร์ที่มีการคงค่าไว้คือ ไม่จำเป็นต้องลดค่า fR เพื่อรักษาคุณสมบัติการเปลี่ยนระดับความถี่ซึ่งเป็นการลดคุณภาพของระบบคง โดยพื้นฐานแล้ว การรวมวงจรมอดูลัสที่ทำงานที่ความถี่ต่ำกับ IC คู่อัลมอดูลัส ทำให้มีลักษณะเหมือนวงจรมอดูลัสที่สามารถโปรแกรมได้และทำงานที่ความเร็วเดียวกับวงจรพริสเกลเลอร์ด้วย เนื่องจากวงจรพริสเกลเลอร์สามารถออกแบบให้หารได้ 2 แบบ เท่านั้นคือ P และ P+X มันสามารถถูกออกแบบด้วยกันให้ทำงานกับวงจรหารที่มีค่าคงที่เช่นเดียวกัน การทำงานที่เหมาะสมนั้นโดยการแบ่งวงจรมอดูลัสต่ำออกเป็น 2 ส่วน และใช้วิธีการตรวจรหัส และการควบคุมทางตรรกะ (Logic) ที่ทำให้สามารถเลือกค่าที่จะนำไปหารคือ P หรือ P+X สำหรับวงจรพริสเกลเลอร์ในรูปแบบเวลาที่กำหนดให้ โดยปกติค่าของ X จะถูกทำให้มีค่าเป็น 1

ค่าการหารความถี่ ค่าการหารรวม (N_{total}) ในวงจรคู่อัลมอดูลัสนั้นเป็นฟังก์ชันของ P และ X โดยโปรแกรมค่า A ให้วงจรมอดูลัส /A และค่าของ N ถูกโปรแกรมมาที่วงจรมอดูลัส /N ระบบโดยทั่วไปนั้นจะถูกกำหนดไว้ โดยเริ่มต้นการนับลงของอันดับค่าที่โปรแกรมเอาไว้ และทำให้วงจรพริสเกลเลอร์เริ่มต้นการหารโดยใช้ค่า P+X จนกระทั่งวงจรมอดูลัส A ถูกนับจนหมดในขณะที่ค่า P+X ถูกป้อนเข้าไปในวงจรพริสเกลเลอร์ จาก ความคุมความถี่ด้วยแรงดัน นั้น วงจรมอดูลัส /A และวงจรมอดูลัส /N จะถูกลดค่าไป 1 เรื่อยๆ นั่นคือหลังจาก A นับ $((P+X)*A)$ ที่ถูกป้อนออกมาจาก ความคุมความถี่ด้วยแรงดัน) วงจรมอดูลัส N จะมีค่าคงเหลือ $N-A$ ซึ่งขณะนั้นค่าที่โปรแกรมไว้ที่วงจรมอดูลัส A จะถึง 0 เรียบร้อย เมื่อค่า 0 นับถูกตรวจพบและไปทริกทำให้ตัวควบคุมมอดูลัส (Modulus) เปลี่ยนสภาพเป็น สูง(High) และคู่อัลมอดูลัส จะเริ่มต้นหาร โดย P เมื่อวงจรพริสเกลเลอร์เริ่มต้นที่จะหาร โดยค่า P สำหรับค่าที่เหลือในวงจรมอดูลัส N และลดลงทั้งหมดเป็น

$$N_{total} = (P+X) * A + (N-P) = Np + A$$

เมื่อวงจรมอดูลัส A และ N ถึงค่า 0 ทั้งคู่แล้วค่าของตัวควบคุมมอดูลัส จะกลับสภาวะระดับต่ำเท่าเดิม และ พร้อมทั้งจะทำงานซ้ำอีกที ขอให้สังเกตค่าของ N จำเป็นต้องเท่ากับ หรือมากกว่า A เสมอ

เมื่อค่าหารของระบบ N_{total} หลังจากที่สามารถเพิ่มค่า ความคุมความถี่ด้วยแรงดัน เป็นจำนวน X เท่าของ fR เมื่อ A โปรแกรมเป็นแบบทีละขั้น (Unit step) ดังนั้นเมื่อมีการใช้ฟรีสเกลดเลอร์ที่ค่าตัวหาร P และ $P+1$ (กำหนด X เท่ากับ 1) ค่าการเปลี่ยน ความคุมความถี่ด้วยแรงดัน จะมีช่วงการเปลี่ยน เป็น fR ดังแสดงในสมการ

$$N_{total} = (N)(P) + A \quad \text{เมื่อ } N \geq A$$

ค่าที่ต้องการของ N_{total} ถูกกำหนดโดยความถี่ของ ความคุมความถี่ด้วยแรงดัน และการเพิ่มความถี่เป็นช่วงคือ $N_{total} = f_{vco} / fR$ เพื่อให้ได้ค่า N_{total} ตามที่ต้องการโดยที่ค่าของ A ที่เป็นไปได้ อยู่ในช่วง 0 ถึง $(P-1)$ โดยที่ค่าของวงจรมับ A ถูกกำหนดโดยค่าของช่วง N_{total} สูงสุดที่จะต้องทำได้ ค่าที่เลือกสำหรับ P นั้น บังคับว่า $N \geq A$ และกำหนดค่าคือสำหรับ N_{total} ถ้า $A_{max} = P-1$ แล้ว N_{min} $P-1$ จะ ได้

$$N_{total}(\min) = (P-1)(P) + A_{min}$$

$$N_{total}(\max) = N_{max}(P) + A_{max}$$

เพราะว่าการเลือกค่า P และ $P-1$ นั้นมีได้หลายทางเลือกการบังคับค่า $N_{total}(\max)$ และ $N_{total}(\min)$ นั้นเป็นปัญหาที่ควรพิจารณาในการออกแบบวงจรสังเคราะห์ความถี่และมีกฎสำหรับการเลือกค่า P ดังต่อไปนี้

กฎสำหรับการเลือกค่า P

สำหรับค่าความถี่ที่สูงสุดที่ป้อนให้วงจรฟรีสเกลดเลอร์ ($f_{cvo \max}$) ค่าของ P จะต้องมีค่าเพียงพอสำหรับ

1. $f_{cvo}(\max)$ เมื่อถูกหาร โดย P แล้วจะต้องได้ผลลัพธ์ไม่เกินช่วงความถี่ใช้งานของวงจรมับ A และ N
2. ค่าคาบเวลาจากสัญญาณเอาต์พุตของวงจรฟรีสเกลดเลอร์ $f_{cvo}(\max)/P$ จะต้องมีค่ามากกว่ากรณีต่อไปนี้
 - a. ค่าหน่วยเวลาของวงจร คูอัล มอดูลัส ฟรีสเกลดเลอร์ นิยามโดยขอบสัญญาณอินพุท ต่อสัญญาณเอาต์พุทซึ่งทำหน้าที่ไปทริกวงจรมับ A และ N โดยตรง โดยค่าเอาต์พุตของวงจรฟรีสเกลดเลอร์ นั้นจะเกิดขึ้นทุกๆรอบของการหารด้วย P และ $P+1$ เป็นจำนวนครั้งที่กำหนดไว้
 - b. การกำหนดค่าเริ่มของวงจร ฟรีสเกลดเลอร์จะต้องสัมพันธ์กับสัญญาณควบคุม มอดูลัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

c. ช่วงเวลาการเคลื่อนที่ของสัญญาณอินพุท จากวงจรมุม A และ N ไปยังด้านเอาต์พุท ของสัญญาณควบคุมมอดูลัส เมื่อสัญญาณเอาต์พุทแสดงขอบที่วงจรมุม A ใต้นับลงจนหมดแล้ว

ตามตัวเล็อก P และ P+1 สามารถโปรแกรมค่า A และ N ได้ ค่าตัวหาร เช่น 10/11,20/21

และ 40/41 คคยค่าเหล่านี้สามารถทำงานกับรหัส BCD ได้อย่างมีประสิทธิภาพ

กฎสำหรับการโปรแกรมวงจรมุม

1. สมมติให้วงจรมุม A มีอินพุท b bis โดยที่ $2^b = P$
2. ถ้าวางจรมุม A ค่ามากกว่า b บิต (bis) ควร โปรแกรมค่าบิตที่สูงกว่า b เป็น 0 ให้หมด
3. สมมติค่าวงจรมุม N และ A (โดยไม่สนใจบิตของ A ที่มากกว่า b) เพื่อกันเป็นวงจรมุมเลขฐานสองตัวเดียว ค่า MSB(Most Significant Bit) ของวงจรมุมนี้จะต้องคล้องกับวงจรมุม N และ LSB(Least Significant Bit) จะสอดคล้องกับวงจรมุม A และค่าตัวหารรวมของระบบจะถูกโปรแกรมโดยเลขฐาน 2

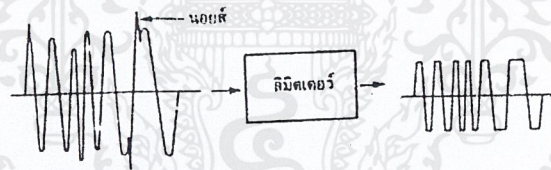
หากพิจารณาระบบคูลมอดูลัส จำเป็นที่ต้องพิจารณา 2 ข้อที่สำคัญต่อไปนี้ เพื่อให้คุณภาพของระบบมีค่าสูงสุดค่าเอาต์พุทของวงจรมุมพีเอสเกลเลอร์(ซึ่งได้มาจากเอาต์พุทหารด้วย P และ P+1) ควรมีการเปลี่ยนแปลงจากต่ำไปสูง เมื่อมีการใช้การตรวจสอบแบบขอบขาลงนี้สำหรับวงจรมุม A และ N เช่นเดียวกับวงจรมุม A และ N ที่มีการตรวจสอบขอบขาลงค่าเอาต์พุทของวงจรมุมพีเอสเกลเลอร์ควรมีการเปลี่ยนแปลงค่าจากสูงไปต่ำ เพื่อบ่งชี้ว่าควรใช้ตัวหารใด(P หรือ P+1) ค่าผลต่างของเอาต์พุทเฟสหรือผลต่างเวลาที่ปรากฏขึ้น โดยมีขอบเขตของสัญญาณเอาต์พุทที่เหมาะสมที่จะเปลี่ยนแปลงตัวหารในพีเอสเกลเลอร์ และความคุมการให้สัญญาณมอดูลัส

วงจรมุมพีเอสเกลเลอร์ควรหารด้วยค่าที่เหมาะสมตามที่กำหนดโดยระดับสัญญาณควบคุมมอดูลัสโดยตามปกติจะหารด้วยค่า P เมื่อสัญญาณควบคุมเป็น High และหารด้วย P+1 เมื่อระดับสัญญาณควบคุมเป็น Low สำหรับคูลมอดูลัสที่ใช้งานในย่านความถี่สูง และกระแสเดรนต่ำ(FET) IC ในตระกูล MC12015-18 ใช้ท่วงจรสังเคราะห์ความถี่ในทางปฏิบัติสำหรับวิทยุทั่วไปหากมีการใช้ PC บอร์ด การหารด้วยค่าหลายๆค่าสามารถทำได้โดยเฉพาะการใช้ที่แยกเฉพาะลงไปเช่น 5/6 8/9 10/11 และวงจรมุมพีเอสเกลเลอร์ ยังสามารถทำงานร่วมกับวงจรมุมเพื่อที่จะเพิ่มค่า P และ P+1 ได้ ค่าสัญญาณควบคุมมอดูลัสทั้ง 8 สัญญาณ (ระดับ ECL 3 ระดับ และ TTL 2 ระดับ) และวงจรมุมเปลี่ยนระดับจาก ECL

เป็น TTL มีเป็น IC เรียบร้อยแล้ว สำหรับอำนวยความสะดวกในเรื่องขยายประสิทธิภาพการทำงาน และ LSI ชิพมิใช้สำหรับวงจรกำเนิดความถี่ คู่อัลมอดูลัส ได้มีใช้กันแล้วอย่างแพร่หลายในปัจจุบัน

2.8 วงจรจำกัดขนาดแรงดัน

สัญญาณเอพเอ็มอาจจะมียอดสัปะปนเข้ามาด้วย วงจรลิมิตเตอร์จะทำหน้าที่ขลิบสัญญาณ ทั้งทางบวกและลบ รวมทั้งนอยส์ก็จะถูกกำจัดทิ้งไปด้วย(ดูรูปที่ 2.38) สังเกตว่าความถี่ของสัญญาณเอพเอ็มก่อนและหลังลิมิตเตอร์ไม่เปลี่ยนแปลง หลักของวงจรลิมิตเตอร์นี้คือ ป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงการทำงานของวงจร(overdrive) จนกระทั่งวงจรขยายหรือคัตออฟ ถ้าสัญญาณไอเอ็มที่ป้อนมา มีแอมพลิจูดน้อย เอาท์พุทของลิมิตเตอร์จะมียอดสัปะนอย์ออกมาทางออกไอโอเอาท์พุท ถ้าป้อนแอมพลิจูดมาแรงๆนอยส์จะเงียบไป ปรากฏการณ์นี้มีความสัมพันธ์กับค่า “ไควเอทติง” (quieting หมายถึง การทำให้นอยส์เบาหรือเงียบลง) ของภาคออกไอโอเอาท์พุท (ความคังเสียงและความไวของเครื่องรับเอพเอ็ม เช่น สเตอเรอว่าสัญญาณที่ไม่ได้มอดูเลทจะมีแต่พาหะอย่างเดียว) ป้อนเข้าเอาท์พุทของเครื่องรับ ทำให้นอยส์ของวงจรขยายเสียงลดลง การที่จะลดนอยส์ให้ได้ก็คือขยายสัญญาณอินพุทให้มาๆพอที่จะขับให้วงจรลิมิตเตอร์ขลิบสัญญาณเพื่อกำจัดนอยส์ที่ข้อยู่บนสัญญาณเอพเอ็มตามหลักการของวงจลิมิตเตอร์



รูปที่ 2.38 วงจรลิมิตเตอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณเอพเอ็ม

2.9 วงจรแปลงค่าแรงดันเป็นความถี่ (Voltage-to-Frequency Converter)

IC ตระกูล LM 331 ของ V-F converters เหมาะสำหรับการใช้ในวงจรง่ายๆ (ที่ใช้ค่าใช้จ่ายน้อย) สำหรับ analog to digital conversion , การมอดูเลท , คิมมอดูเลทความถี่เชิงเส้น และอีกหลายๆ ฟังก์ชัน , precision F to V

ค่าเอาต์พุทเมื่อถูกใช้เป็น V to F converter คือ ขบวนการพัลส์ ที่ความถี่ที่แม่นยำที่จะใช้ เป็น V_{in} ดังนั้น LM 331 จะถูกผลิตเพื่อมารองรับเทคนิคการเปลี่ยนแปลงจาก V to F และง่ายที่จะถูกนำมาประยุกต์ใช้กับการเปลี่ยนจาก V to F ขึ้นพื้นฐานได้ทั้งหมดยิ่งไปกว่านั้น LM 311 A ยังมีความถูกต้องแม่นยำสูงขึ้นไปอีก

นอกจากนั้น LM 231/331 ยังเหมาะกับระบบดิจิทัลซึ่งมีแหล่งจ่ายแรงดันไม่สูงนัก และวงจร A to D ในระบบไฟมโครคอนโทรเลอร์อีกด้วย ความถี่จากวงจร voltage to frequency ยังถูกส่งได้ง่ายผ่าน photo isolater แบบ high common mode level

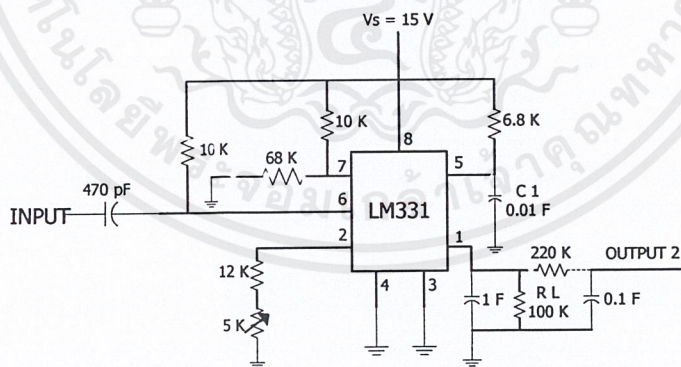
LM 231/331 ยังมีความสามารถในการชดเชยอุณหภูมิซึ่งทำให้มีคุณสมบัติที่ดียิ่งใน ความแม่นยำภายใต้สภาวะการทำงานในช่วงอุณหภูมิที่กว้างในขณะที่แรงดันแหล่งจ่ายต่ำเพียง 4V เท่านั้น

วงจร Precision timer ยังมีกระแสไบอัสที่ต่ำโดยไม่มีผลต่อการตอบสนองความถี่ที่จำเป็น (ที่ 10 kHz ของ voltage to frequency) และที่เอาต์พุตยังสามารถขับโหลด TTL ได้ 3 เกต หรือเอาต์พุตที่แรงดันสูงๆ ได้ถึง 40 V นอกจากนี้ยังสามารถป้องกันการลัดวงจรกับ Vcc ได้อีกด้วย

การประยุกต์ใช้งานทั่วไป

LM231/331 เป็นวงจรรชิพเดี่ยว(monolithic) ที่ถูกออกแบบให้มีความเที่ยงตรงสูงและทำงานได้หลากหลายสำหรับการใช้เป็นวงจร V to F converter หรือ F to V converter ในรูปที่ 3 เป็น Block diagram ง่ายๆของ LM231/331 ซึ่งประกอบด้วยแหล่งจ่ายกับกระแสสวิตซ์, input comparator และ one shot timer

การทำงานของ block จะอธิบายโดย V to F converter อย่างง่าย รูปที่ 3 จะประกอบด้วย block diagram ของ LM 231/331 และ R, C ต่างๆในวงจร



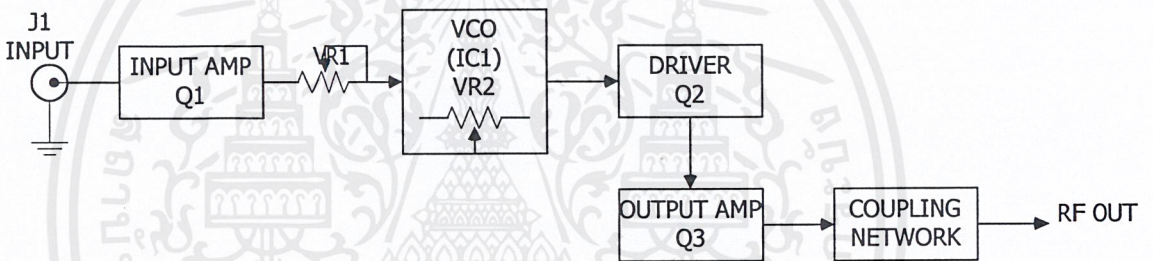
รูปที่ 2.39

บทที่ 3

การออกแบบและการทำงาน

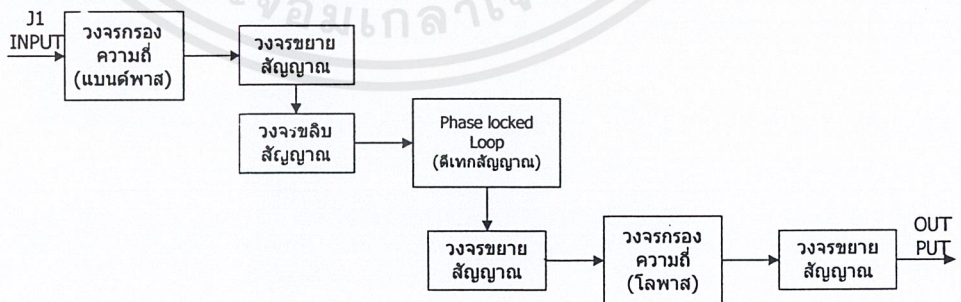
การออกแบบการทำงานของชุดส่งและรับสัญญาณในสายไฟบ้าน จะแบ่งออกเป็น 2 ส่วนใหญ่ๆ คือ ชุดรับสัญญาณ และชุดส่งสัญญาณ ซึ่งวิธีรับส่งสัญญาณจะแบ่ง AM และ FM ในโครงการนี้ จะเลือกใช้การส่งสัญญาณแบบ FM

ส่วนของเครื่องส่งนั้น จะประกอบด้วย วงจรขยายสัญญาณ ไอซี Voltage Control Osillator(VCO : วงจรกำเนิดความถี่ควบคุมด้วยแรงดัน) วงจรขับกระแส วงจรกรองความถี่ และวงจรปลี้งหรือวงจรเชื่อมต่อ

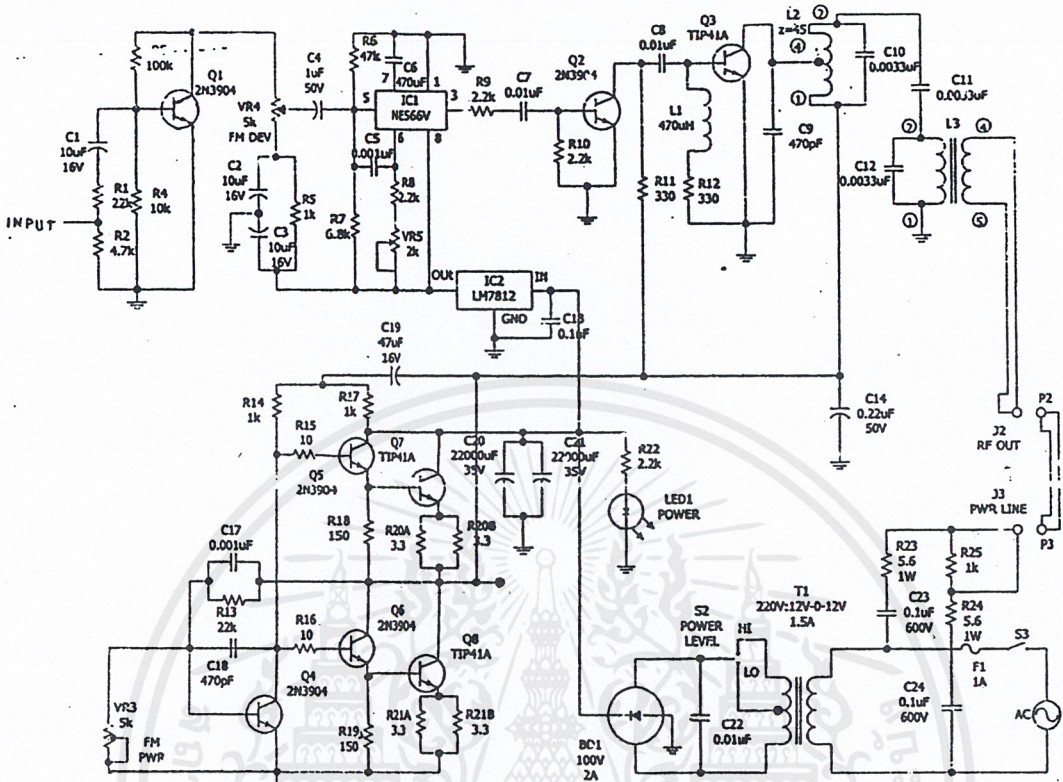


รูปที่ 3.1 แสดงบล็อกไดอะแกรมของเครื่องส่ง

ส่วนเครื่องรับนั้น จะประกอบไปด้วย วงจรปลี้ง วงจรกรองความถี่ วงจรขยายสัญญาณ และไอซีเฟสล็อกกลูซึ่งมี VCO อยู่ภายใน



รูปที่ 3.2 แสดงบล็อกไดอะแกรมของเครื่องรับ

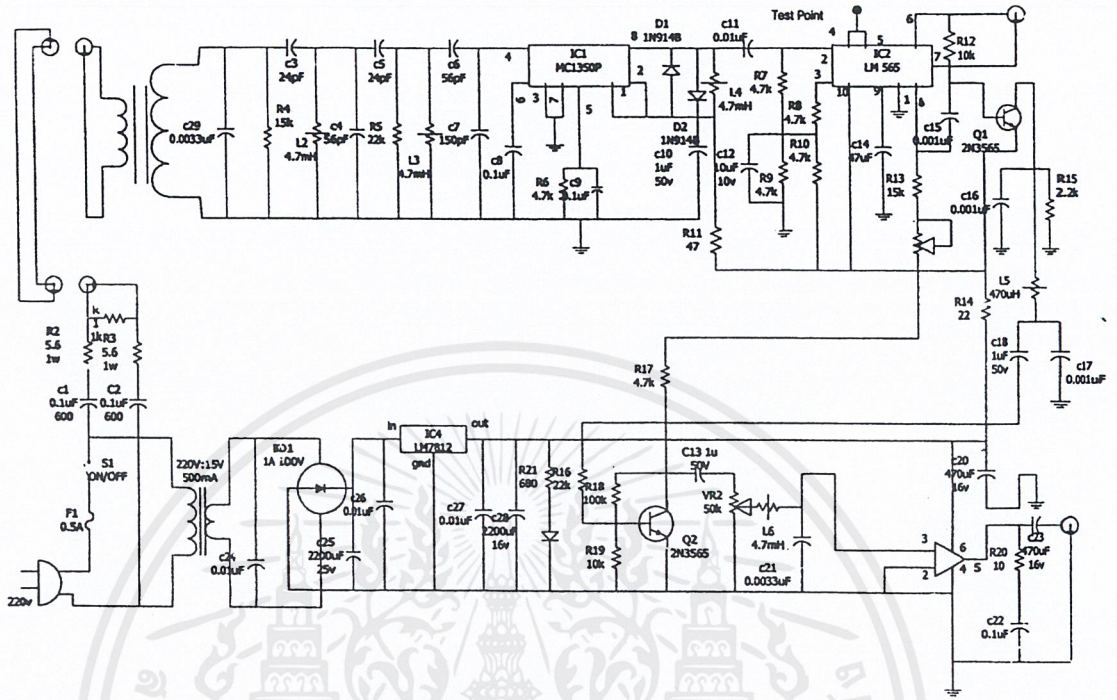


จากรูปที่ 3.3 รายละเอียดในวงจรเครื่องส่งที่ความถี่ 280 kHz

สัญญาณที่ใช้ในการทดลอง ใช้สัญญาณคลื่นรูปไซน์ ขนาด 0.5 Vp-p ความถี่ 2 kHz เข้ามาที่ input สัญญาณจะถูกขยายโดยทรานซิสเตอร์ Q1 จากนั้นสัญญาณจะส่งเข้าขา 5 ของ IC1 โดย IC1 จะเป็นวงจรกำเนิดความถี่ควบคุมด้วยแรงดัน หรือ VCO เพื่อทำหน้าที่มอดูเลต และกำหนดคลื่นพาห์ ความถี่ประมาณ 200 – 350 kHz ความถี่นี้สามารถปรับได้โดย VR5 สัญญาณเอาท์พุทจะคัปปลิ่งผ่าน R9, C7 เข้าขาเบสของ Q2 โดยมี R10 เป็นตัวจัดไบแอส

เอาท์พุทจาก Q2 จะเป็นรูปสี่เหลี่ยม ถูกป้อนผ่าน C8 ไปยัง Q3 ซึ่งเป็นวงจรขยายกำลัง ความถี่สูง จะมีความถี่ 280 kHz ที่ขาคอลเล็กเตอร์ของ Q3 ต่อเข้ากับเทปของ L2 ซึ่งมีอิมพีแดนซ์ประมาณ 45 โอห์ม ในส่วน L2, C10, C11, C12 และ L3 ต่อเป็นวงจรรองความถี่ แบบแบนด์พาสฟิลเตอร์ที่ขอมให้ความถี่ 200-350 kHz ผ่านได้เท่านั้น และเป็นวงจรแมตซ์อิมพีแดนซ์ของเอาท์พุทเข้ากับ เอซีไลน์ ซึ่งมีอิมพีแดนซ์ประมาณ 10 โอห์ม

Q7 และ Q8 จะเป็นตัวจ่ายแรงดันไฟเลี้ยงให้กับ Q2 และ Q3 โดยมีวงจรป้อนกลับแบบลบเพื่อให้อัตราขยายความถี่ ตั้งแต่ Q4 – Q8 เป็นตัวรักษาระดับแรงดันให้คงที่

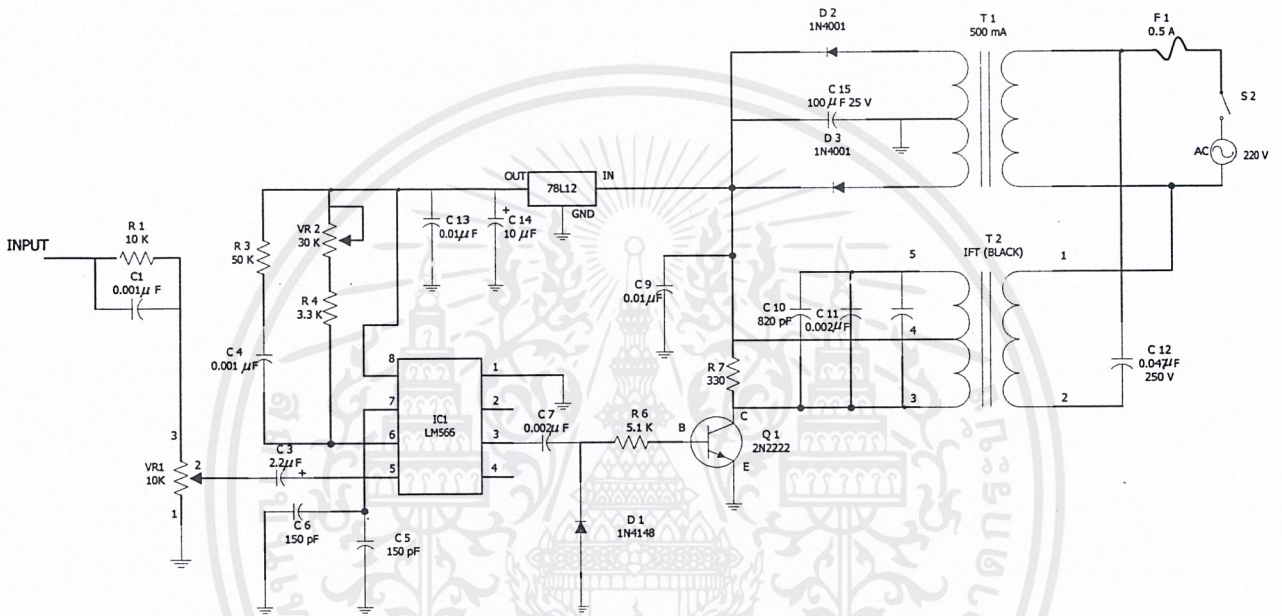


รูปที่ 3.4รายละเอียดในวงจรเครื่องรับที่ความถี่ 280 kHz

สัญญาณอินพุตที่มาจากสายเลขี่ 220 โวลต์จะผ่าน C1 , C2 และ R2 , R3 คัปปลิ่งสัญญาณตั้งแต่ L1 – L3 , C29 , C3 – C7 ทำหน้าที่เป็นวงจรแบนด์พาสฟิลเตอร์ ช่วงความถี่ประมาณ 220 – 340 kHz สัญญาณวิทยุจากวงจรแบนด์พาสฟิลเตอร์จะส่งไปที่ขา 4 ของ IC1 เบอร์ MC1350P ขยายสัญญาณให้แรงขึ้น ตัวเก็บประจุ C8 และ C9 จะบายพาสสัญญาณภายใน IC1 ตัวต้านทาน R6 เป็นไบแอสให้ IC1 เพื่อให้ได้อัตราขยายสูงสุด สัญญาณที่ทำการขยายแล้วจะปรากฏที่ขา 8 ขดลวด L4 ให้ไบแอสแก่ IC1

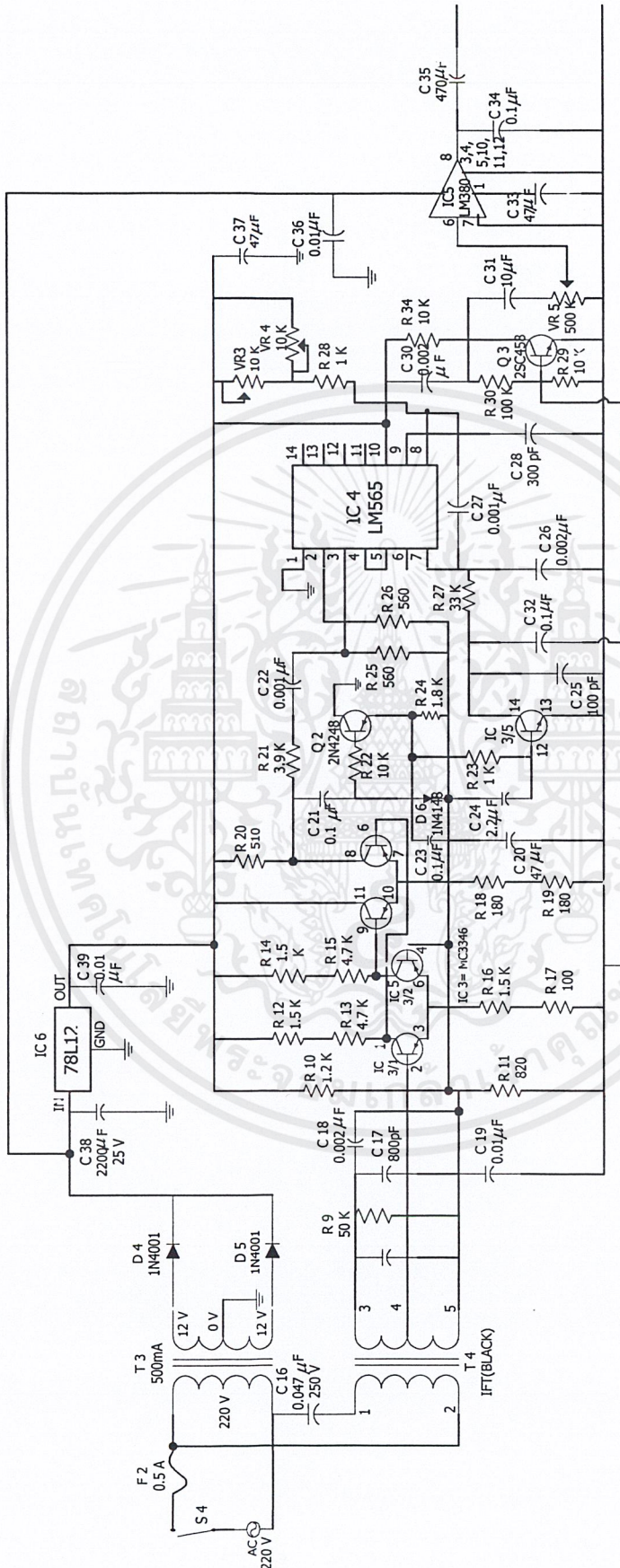
ตัวเก็บประจุ C11 จะคัปปลิ่งสัญญาณจาก IC1 ไป IC2 เบอร์ LM566 ซึ่งเป็นเฟสล็อกคู่ใช้ในการคิเท็กสัญญาณ ขา 8 และขา 9 ของ IC1 ต่ออยู่กับวงจรกำเนิดความถี่ควบคุมด้วยแรงดันหรือ VCO (voltage control osillator) โดยมี R13 , VR1 และ C14 เป็นตัวกำหนดความถี่ เอาท์พุทที่ได้จะปรากฏที่ขา 4 และป้อนกลับมาที่ขา 5 ซึ่งภายในจะทำการเปรียบเทียบเฟสของความถี่ที่รับเข้ามาที่ขา 2 กับความถี่ขา 5 สัญญาณ VCO และสัญญาณอินพุทจะทำการเปรียบเทียบเฟสภายใน IC2 และสัญญาณเอาท์พุท ซึ่งเป็นผลต่างของสัญญาณทั้งสองจะถูกขยายออกมาทางขา 7 ได้เป็นสัญญาณความถี่อินพุทที่มอดูเลตมากับสัญญาณ FM

สัญญาณที่ผ่านมาจากกรทิเท็ก (หรือคิมอูเลต) ที่ขา 7 ถูกส่งต่อไปให้ทรานซิสเตอร์ Q1 เพื่อทำการขยายแล้วผ่านวงจรกรองความถี่ C16, C17 และ L5 ซึ่งเป็นวงจรกรองความถี่ต่ำผ่านจะขยายพาสความถี่ 280 kHz ทิ้งไป ตัวเก็บประจุ C18 และ R16 ทำหน้าที่คัปปลิง สัญญาณอินพุตไปที่ขาเบสของ Q2 ทำการขยายสัญญาณอินพุตขึ้นคั่นให้เอาต์พุตขนาด 1 Vp-p L6 และ C21 จะเป็นตัวกรองความถี่ 280 kHz อีกทีหนึ่ง



จากรูปที่ 3.5 รายละเอียดในวงจรเครื่องส่งที่ความถี่ 120 kHz

สัญญาณอินพุต จะถูกป้อนเข้ามาที่ IC1 (LM566 : VCO) โดยผ่าน VR2 ซึ่งเป็นตัวปรับคี่เวียชั่น โดยมี R4, VR2 และ C5, C6 เป็นตัวกำหนดคลื่นพหุ เอ้าท์พุทจาก IC1 ที่ขา 3 จะถูกป้อนไปยัง Q1 ทำการขยายกำลังให้สูงขึ้นและใช้หม้อแปลงไอเอฟ จูนเอาสัญญาณที่ขยายนี้แล้วคัปปลิงผ่าน C12 ออกไป

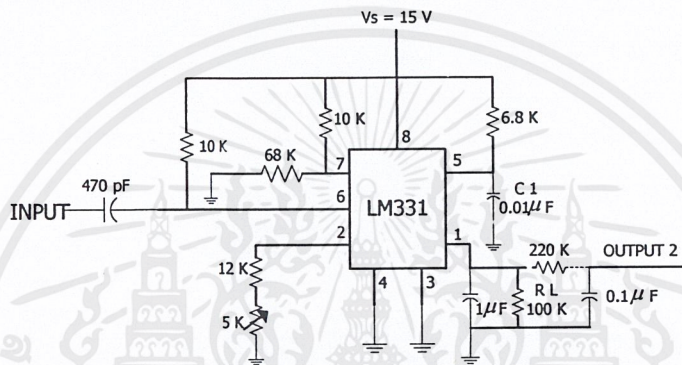


รูปที่ 3.6 รายละเอียดในวงจรเครื่องรับที่ความถี่ 120 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

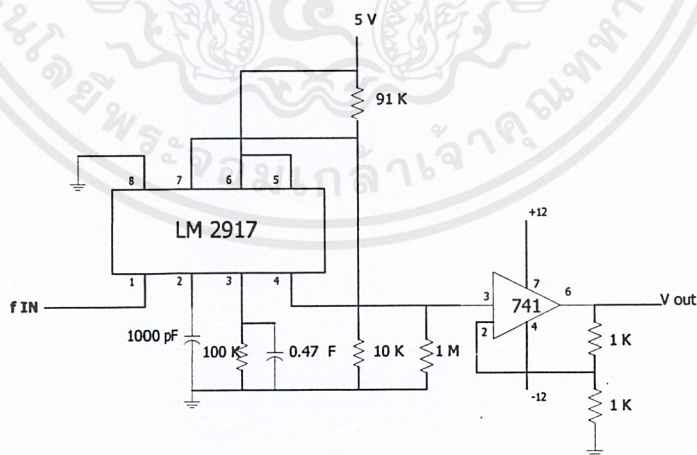
ตัวรับจะมีภาคมอดูเลต โดยใช้ IC เฟสล็อกลูป (PLL) สัญญาณที่เข้ามาในตัวรับ จะใช้ หม้อแปลงไอเอฟพูนเอาความถี่ที่ต้องการออกมา โดยมี IC3 ต่อเป็นวงจรขยายสัญญาณ สัญญาณที่ถูก ขยายจะถูกป้อนให้ IC เฟสล็อกลูป จะล็อกความถี่ ซึ่งมี R28 , VR3 , VR4 และ C28 เป็นตัวกำหนด ความถี่ให้ตรงกับความถี่คลื่นพาห้

นอกจากการส่งสัญญาณแล้วยังเราสามารถส่งเป็นค่าแรงดัน ได้โดยก่อนที่จะเข้าเครื่องส่ง ต้องผ่านวงจรแปลงค่าแรงดันเป็นความถี่ก่อน



รูปที่ 3.7 แสดงวงจรแปลงค่าแรงดันเป็นความถี่

ในทางกลับกันเมื่อส่งสัญญาณมาตามสาย AC แล้วจะต้องไปเข้าวงจรแปลงความถี่เป็น แรงดันจึงจะเปลี่ยนค่าแรงดันตามต้องการ



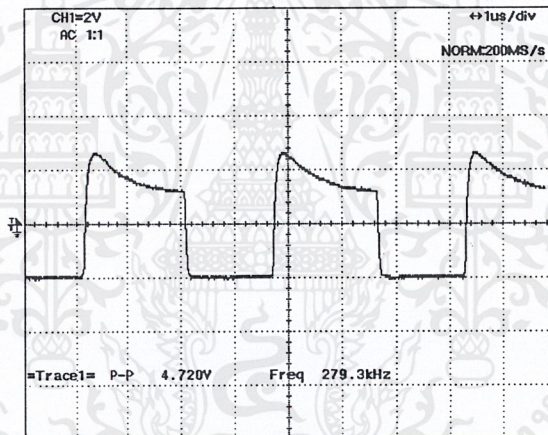
รูปที่ 3.8 แสดงวงจรแปลงความถี่เป็นค่าแรงดัน

บทที่ 4

การทดลองและสรุปผล

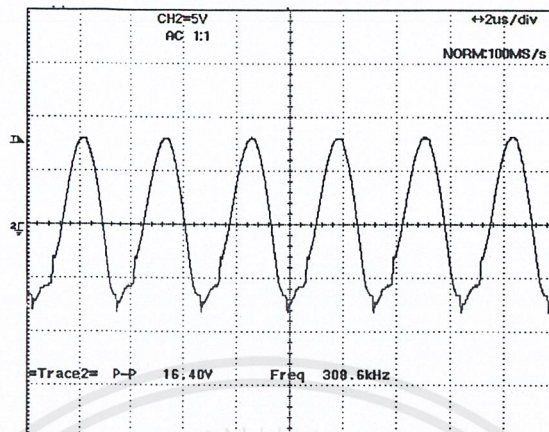
4.1 การทดลองวงจรส่งและรับสัญญาณที่ความถี่ 280 kHz

จากรูปวงจรส่งและรับสัญญาณ รูปที่ 3.3 และ 3.4 เมื่อยังไม่ป้อนสัญญาณที่อินพุท R_6 , R_7 และ C_6 , VR_2 จะกำหนดสภาวะการทำงานให้ IC 1 (LM 566) เซตความถี่โดยปรับ VR_2 ตั้งคลื่นพาห์ให้มีความถี่ที่ 280 KHz สัญญาณถูกส่งเข้าไปยังขาเบสของ Q_2 (2N3904) ซึ่งเป็นวงจรขยายคอมมอนอิมิตเตอร์ โดย R_{10} สร้างแรงดันไบอัสเบส ส่งสัญญาณออกที่คอลเล็กเตอร์ Q_2 ในรูปที่ 4.1 แสดงผลสัญญาณที่วัดได้



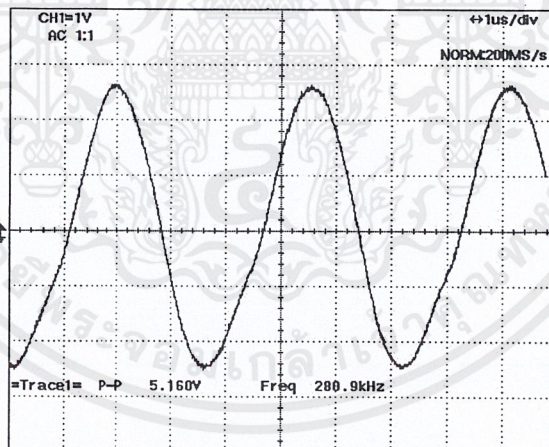
รูปที่ 4.1 สัญญาณคลื่นพาห์ 280 kHz จากคอลเล็กเตอร์ Q_2

จากนั้น Q_3 จะทำการขยายเพื่อขับออกเอาท์พุท ซึ่งต่อเป็นวงจรขยายคอมมอนอิมิตเตอร์ สัญญาณเอาท์พุทที่คอลเล็กเตอร์ประมาณ 20-35 V_{p-p}



รูปที่ 4.2 สัญญาณที่ขาคอลเล็กเตอร์ Q3

ทรานซิสเตอร์ให้ RF เพาเวอร์ประมาณ 5 W (ไม่ค่อยเหมาะสมเพราะให้มากเกินไป) โดยปกติให้ RF ประมาณ 1 W ก็พอ

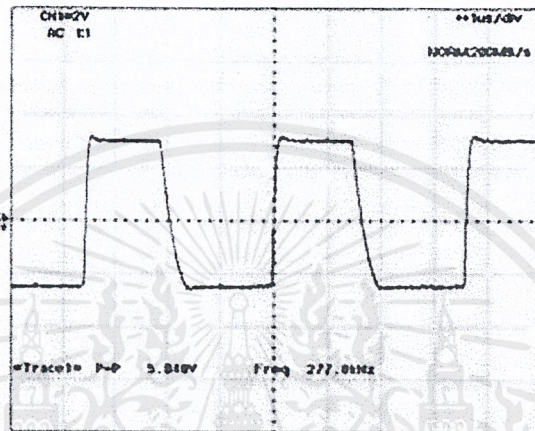


รูปที่ 4.3 สัญญาณคลื่นพาห์ 280 KHz วัดที่เอาต์พุต (J₂)

จากรูปวงจรการรับสัญญาณ IC₂ (LM 565) ซึ่งเป็นเฟสล็อกคูป มิวจร Voltage Controlled Oscillator (VCO) อยู่ภายใน จะทำการผลิตสัญญาณพัลส์ออกมาที่ขา 4 และขา 5

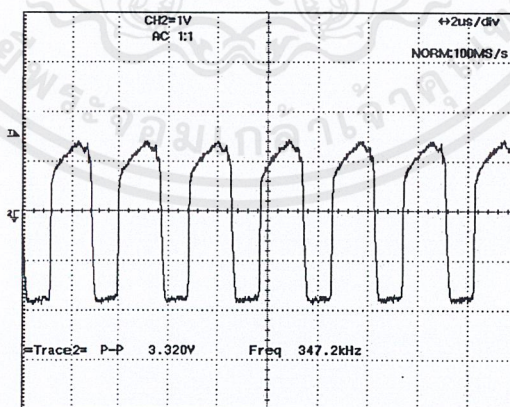
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยมี R_{13} , VR_1 และ C_{14} เป็นตัวกำหนดความถี่ เพื่อใช้เปรียบเทียบสัญญาณที่ได้รับเข้ามา และจะได้ผลต่างของสัญญาณทั้งสอง และจะถูกขยายและออกมาทางขา 7 ได้เป็นสัญญาณความถี่ออกมา



รูปที่ 4.4 สัญญาณคลื่นพลาห์ ของชุดรับสัญญาณ 280 kHz

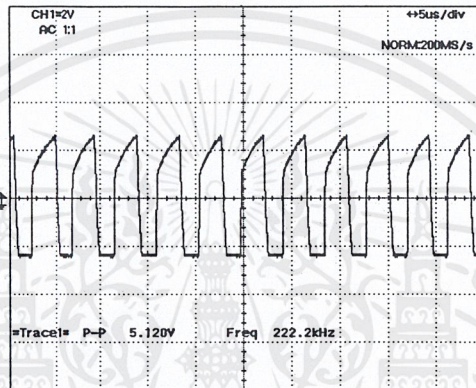
จากนั้นทำการป้อนสัญญาณคลื่นไซน์ความถี่ 2 k แล้ววัดสัญญาณที่ขาคอลเล็กเตอร์ Q_2



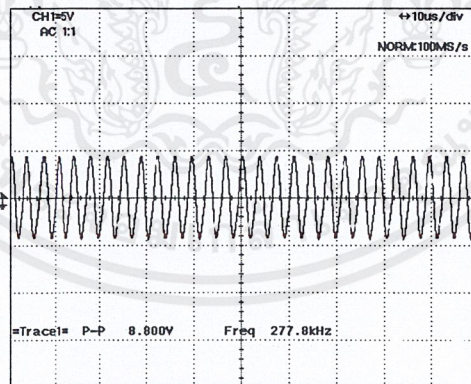
รูปที่ 4.5 สัญญาณคลื่นพลาห์ที่มอดูเลตกับสัญญาณอินพุตแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเบี่ยงเบนทางความถี่ เมื่อป้อนสัญญาณรูปซายน์ ความถี่ 2 kHz 0.5 Vp-p ที่อินพุท (J₁) วัดการค่าการเบี่ยงเบนความถี่สูงสุดได้ 347.2 kHz และความถี่ต่ำสุดได้ 211.8 kHz จะได้ค่าการเบี่ยงเบนความถี่ ประมาณ ± 68 kHz



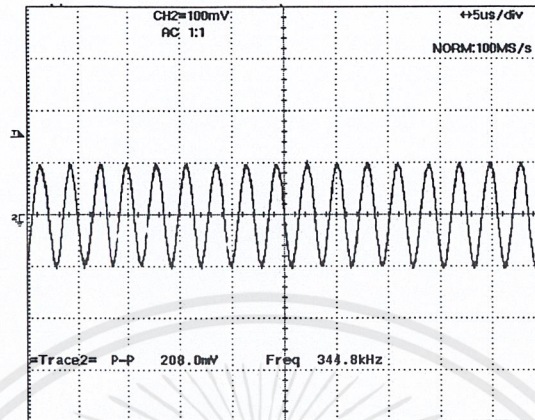
รูปที่ 4.6 แสดงสัญญาณเอาต์พุท ขณะที่ไม่มีการป้อนสัญญาณอินพุท



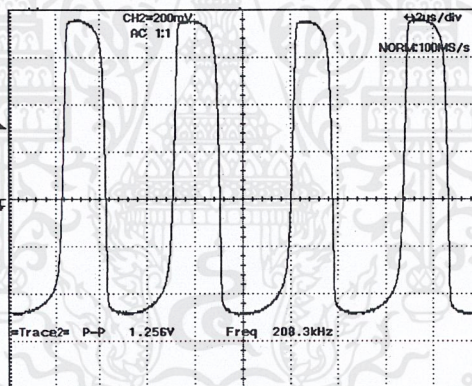
รูปที่ 4.7 แสดงสัญญาณเอาต์พุท ขณะที่มีป้อนสัญญาณอินพุท

แล้วทำการจับสัญญาณภายในวงจรรับ ขณะที่มีป้อนสัญญาณ คลื่นซายน์ 2 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

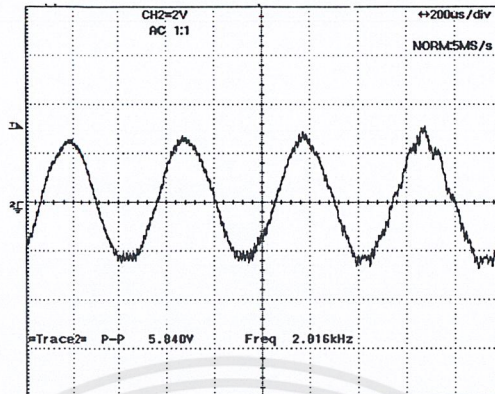


รูปที่ 4.8 แสดงสัญญาณที่ขา 1 ของ L_2 ในวงจรรับ



รูปที่ 4.9 แสดงสัญญาณที่ขา 2 ของเฟสล็อกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

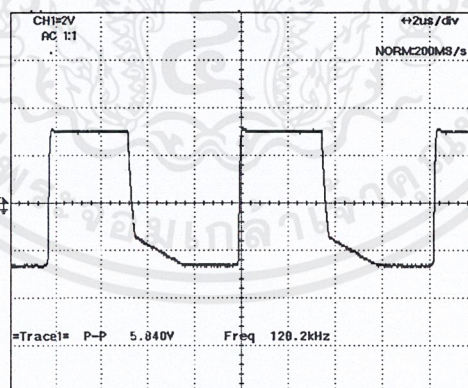


รูปที่ 4.10 แสดงสัญญาณเอาต์พุตที่ซูดรับ ขณะที่ป้อนอินพุตที่ซูดส่ง 2 kHz

จะเห็นได้ว่าสัญญาณเอาต์พุตมีความถี่ใกล้เคียงกับความถี่อินพุตมาก

4.2 วงจรส่งและรับสัญญาณที่ความถี่ 120 kHz

จากภาคผนวกรูปวงจรที่ 3.5 และ 3.6 สัญญาณอินพุตจะถูกส่งเข้ามาที่ IC 1 (Lm566) โดยผ่าน VR_1 ซึ่งเป็นตัวปรับคิเวียชั่น โดยมี R_4 , VR_2 และ C_5 , C_6 เป็นตัวกำหนดคลื่นพาห์

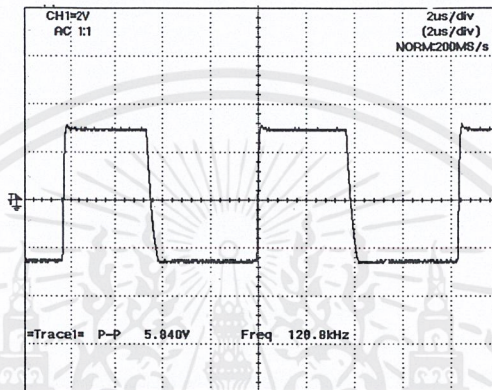


รูปที่ 4.11 สัญญาณคลื่นพาห์ ของวงจรส่งที่ 120 kHz

เอาต์พุตจาก IC 1 ที่ขา 3 จะถูกป้อนไปยัง Q_1 ทำการขยายกำลังให้สูงขึ้นและใช้หม้อแปลงไอเอฟ ฐานเอาต์พุตที่ขยายนี้แล้วคับปลิ่งผ่าน C_{12} ออกไป ที่ตัวรับจะมีภาคมอดูเลต โดยใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

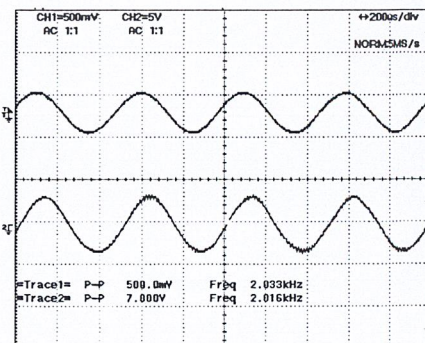
IC เฟสล็อกลูป (PLL) สัญญาณที่เข้ามาในตัวรับ จะใช้หม้อแปลงไอเอฟพจนเอาความถี่ที่ต้องการออกมา โดยมี IC 3 ต่อเป็นวงจรขยายสัญญาณ สัญญาณที่ถูกขยายจะถูกป้อนให้ IC เฟสล็อกลูป จะล็อกความถี่ ซึ่งมี R28 , VR3 , VR4 และ C28 เป็นตัวกำหนดความถี่ให้ตรงกับความถี่คลื่นพาห้



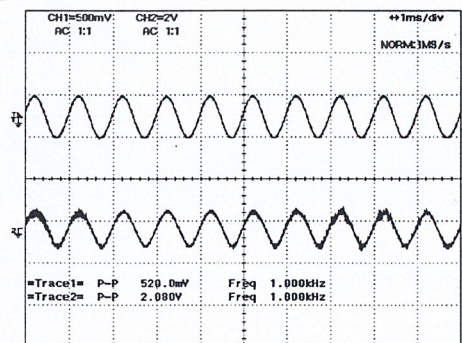
รูปที่ 4.12 สัญญาณคลื่นพาห้ของชุดรับที่ 120 kHz

จากนั้นสัญญาณจะส่งต่อไปยัง IC5 (LM380) เพื่อทำการขยายกำลังออกเป็นเสียง

รูปต่อไปนี้จะทำการเปรียบเทียบ สัญญาณอินพุตที่ชุดส่ง กับสัญญาณเอาต์พุตที่ชุดรับ โดย Channel 1 เป็นสัญญาณอินพุต ขนาดคงที่ 0.5 Vp-p โดยเปลี่ยนระดับความถี่ ดังนี้
Channel 2 เป็นสัญญาณเอาต์พุตของชุดรับ

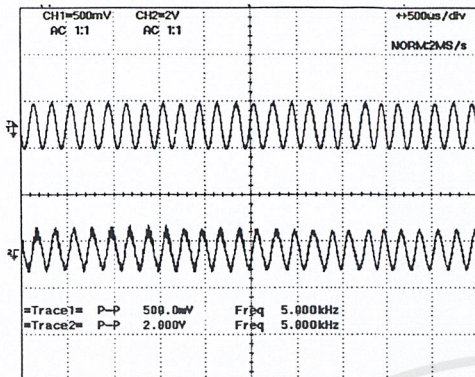


รูปที่ 4.13 สัญญาณเอาต์พุต ที่อินพุต 1 kHz

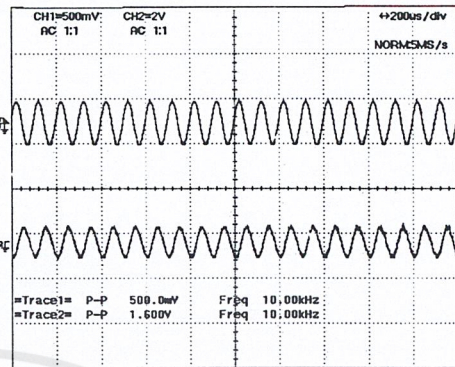


รูปที่ 4.14 สัญญาณเอาต์พุต ที่อินพุต 2 kHz

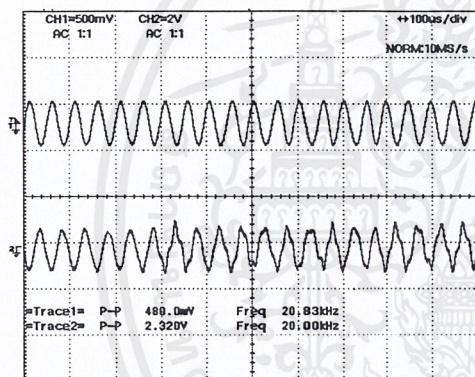
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 สัญญาณเอาต์พุต ที่อินพุต 5 kHz



รูปที่ 4.16 สัญญาณเอาต์พุต ที่อินพุต 10 kHz



รูปที่ 4.17 สัญญาณเอาต์พุต ที่อินพุต 20 kHz

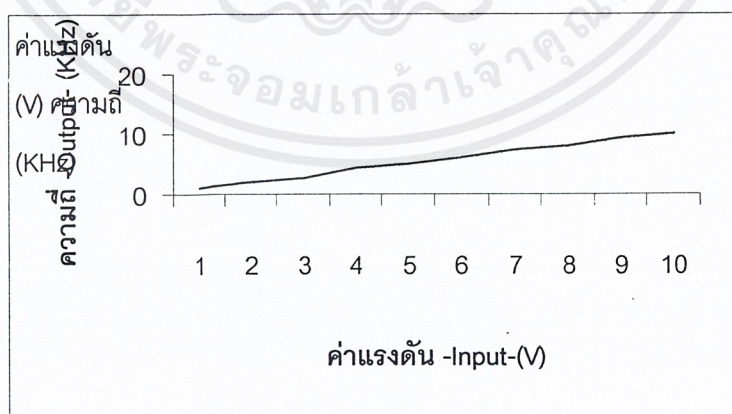
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การใช้งานร่วมกับ วงจร V to F และ F to V

จากวงจร ในรูปที่ 3.7 ป้อนค่าแรงดัน input ให้วงจรโดยสามารถปรับ ความถี่ output จาก R_2 ให้ได้ความถี่ในช่วงที่เราต้องการ ซึ่งได้ผลตามตารางดังนี้

ค่าแรงดัน(V)	ความถี่(KHz)
1	0.87
2	2
3	2.75
4	4.17
5	5.03
6	6.12
7	7.22
8	8.05
9	9.18
10	9.93

ตารางที่ 4.1 แสดงผลการทดลองการทำงานของวงจรแปลงค่าแรงดันเป็นความถี่ ซึ่งอาจแสดงเป็นกราฟได้ดังนี้



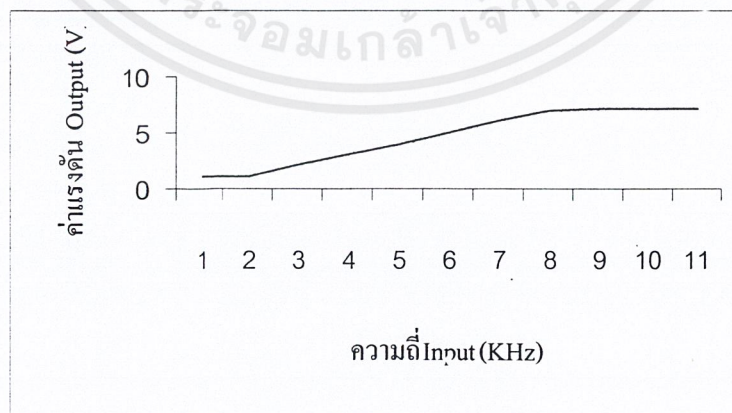
กราฟที่ 4.1 แสดงผลการทดลองการทำงานของวงจรแปลงค่าแรงดันเป็นความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรรูปที่ 3.8 ป้อนความถี่ input โดยสามารถปรับค่าแรงดันที่ R_1 และ C_1 ซึ่งได้ผลการทดลองดังนี้

ความถี่(KHz)	ค่าแรงดัน(V)
0	1
1	1
2	2.08
3	3.01
4	3.97
5	4.95
6	6.07
7	7.02
8	7.08
9	7.08
10	7.08

ตารางที่ 4.2 แสดงผลการทดลองการทำงานของวงจรแปลงความถี่เป็นค่าแรงดัน ซึ่งจะอาจแสดงเป็นกราฟดังนี้



กราฟที่ 4.2 แสดงผลการทดลองการทำงานของวงจรแปลงความถี่เป็นค่าแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 สรุปผลโครงการโดยรวม

การส่งสัญญาณเสียงผ่านชุดรับ และส่ง โดยอาศัยสายไฟเป็นตัวกลาง สามารถให้สัญญาณเกาท์พุทที่มีลักษณะใกล้เคียงกับสัญญาณอินพุทก่อนข้างคี่ สามารถส่งได้ชัดเจน

ชุดรับส่งสัญญาณที่ความถี่ 280 kHz สามารถรับเสียงได้ชัดเจนมาก ส่วนชุดรับส่งสัญญาณที่ความถี่ 120 kHz มีคลื่นรบกวนบ้างเล็กน้อย

ส่วนในการรับส่งแรงดันไฟฟ้ากระแสตรงนั้น สามารถรับส่งได้ที่ 1-6 โวลต์เตจ มีความคลาดเคลื่อนเล็กน้อย



กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จลุล่วงได้ด้วยดี ต้องขอขอบพระคุณ รศ.ดร. วันชัย ธีรรัฐา อาจารย์
ปรึกษา ที่ให้คำแนะนำและข้อคิดเห็นในการทำโครงการนี้ด้วยดีตลอดมา

ขอขอบคุณรุ่นพี่ทุกๆคนที่ได้คอยช่วยเหลือ และให้คำแนะนำต่างๆในข้อ
สงสัยต่างๆ

ขอขอบคุณเพื่อนๆทุกคนที่คอยให้คำแนะนำ ช่วยเหลือ และคอยถามถึงความคืบ
หน้าของโครงการทำให้กระตือรือร้นในการทำโครงการมากขึ้น

สุดท้ายนี้ขอขอบคุณอาจารย์ทุกๆท่านในภาควิชาระบบควบคุมที่ให้คำปรึกษาเพิ่ม
เติมในการทำโครงการ

(นาย ชูธรรม อุทยานวุฒิกุล)

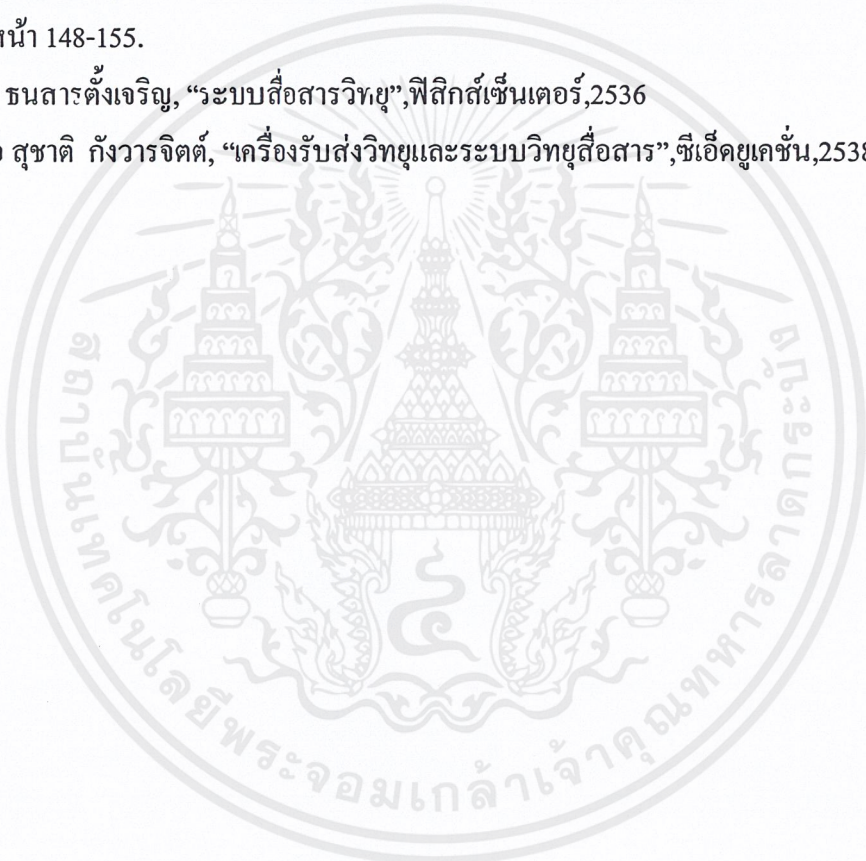
ปรีชาภรณ์ จันทระประสิทธิ์

(นางสาว ปรีชาภรณ์ จันทระประสิทธิ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. ชวลิต สวรรค์ดำรง, “ส่งเสียงตามสาย(เอซี) ระบบ AM/FM ตอนที่ 1 สร้างเครื่องส่งกำลังสูง”, วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 108, 2534, หน้า 42-49.
2. ไพรัช มุลนานเที่ยง, “ส่งเสียงตามสาย(เอซี) ระบบ AM/FM ตอนที่ 2 สร้างเครื่องรับแยกอิสระ ทั้งระบบ AM และ ระบบ FM”, วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 109, 2534, หน้า 34-40.
3. ประเสริฐ โรจน์สุธีวัฒน์, “ถ้าโพงไฮไฟไม่ต้องเดินสาย”, วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่ 86, หน้า 148-155.
3. ชูชัย ธนสารตั้งเจริญ, “ระบบสื่อสารวิทยุ”, ฟิสิกส์เซ็นเตอร์, 2536
4. ร.ต.อ สุชาติ กังวารจิตต์, “เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร”, ซีเอ็ดดูเคชั่น, 2538





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM380

2.5W Audio Power Amplifier

General Description

The LM380 is a power audio amplifier for consumer applications. In order to hold system cost to a minimum, gain is internally fixed at 34 dB. A unique input stage allows ground referenced input signals. The output automatically self-centers to one-half the supply voltage.

The output is short circuit proof with internal thermal limiting. The package outline is standard dual-in-line. The LM380N uses a copper lead frame. The center three pins on either side comprise a heat sink. This makes the device easy to use in standard PC layouts.

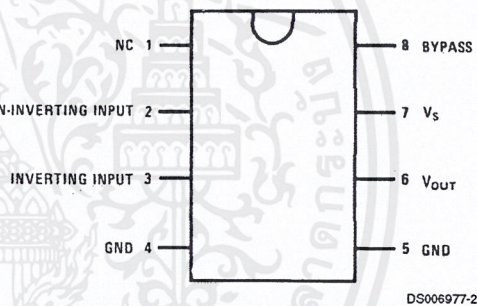
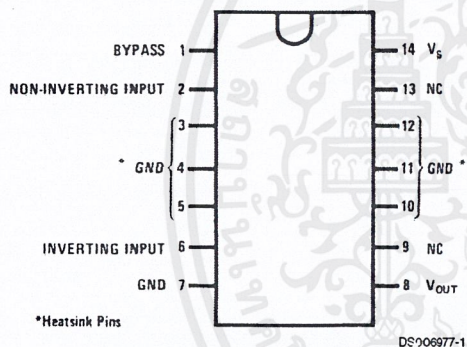
Uses include simple phonograph amplifiers, intercoms, line drivers, teaching machine outputs, alarms, ultrasonic drivers, TV sound systems, AM-FM radio, small servo drivers, power converters, etc.

A selected part for more power on higher supply voltages is available as the LM384. For more information see AN-69.

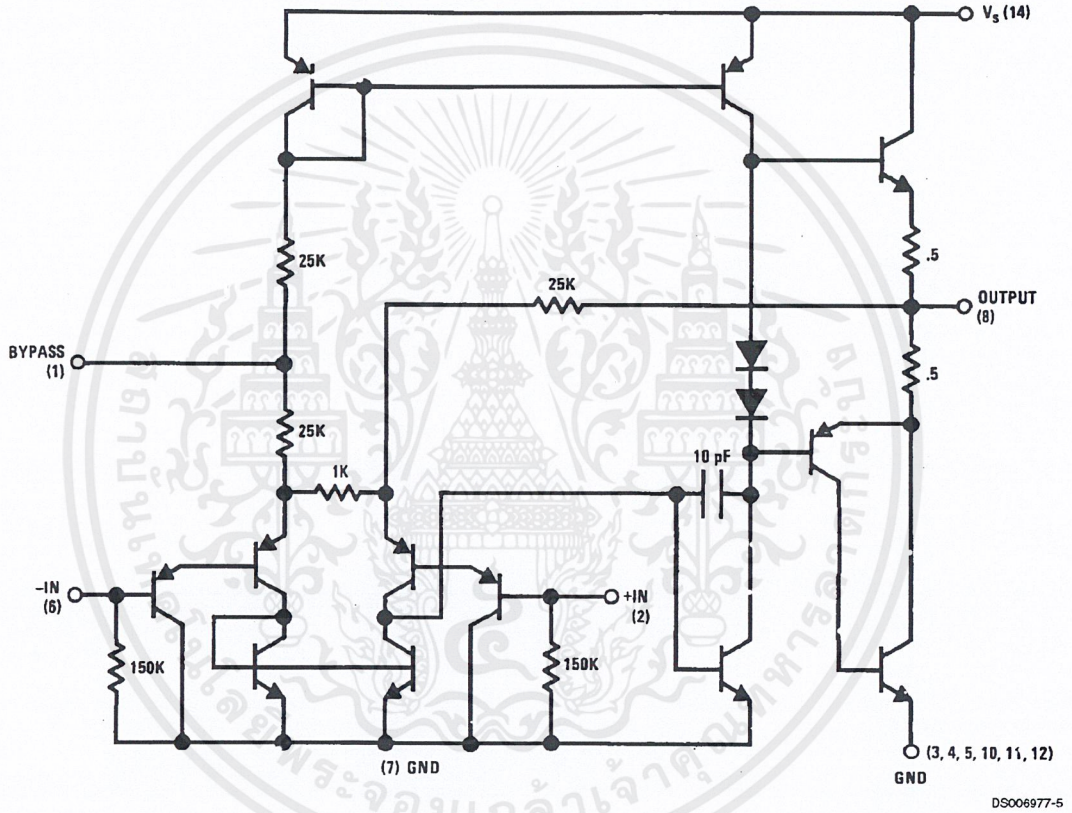
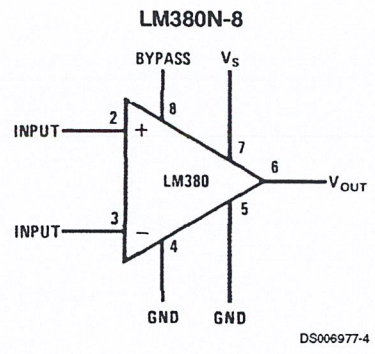
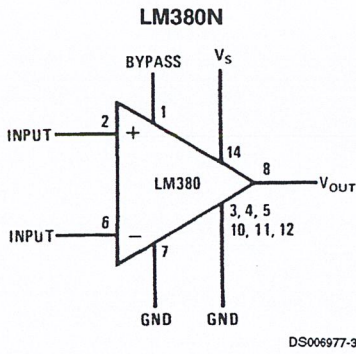
Features

- Wide supply voltage range: 10V-22V
- Low quiescent power drain: 0.13W ($V_S = 18V$)
- Voltage gain fixed at 50
- High peak current capability: 1.3A
- Input referenced to GND
- High input impedance: 150k Ω
- Low distortion
- Quiescent output voltage is at one-half of the supply voltage
- Standard dual-in-line package

Connection Diagrams (Dual-In-Line Packages, Top View)



Block and Schematic Diagrams



Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	22V
Peak Current	1.3A
Package Dissipation 14-Pin DIP (Note 7)	8.3W
Package Dissipation 8-Pin DIP (Note 7)	1.67W
Input Voltage	±0.5V
Storage Temperature	-65°C to +150°C

Operating Temperature	0°C to +70°C
Junction Temperature	+150°C
Lead Temperature (Soldering, 10 sec.)	+260°C
ESD rating to be determined	
Thermal Resistance	
θ_{JC} (14-Pin DIP)	30°C/W
θ_{JC} (8-Pin DIP)	37°C/W
θ_{JA} (14-Pin DIP)	79°C/W
θ_{JA} (8-Pin DIP)	107°C/W

Electrical Characteristics (Note 2)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$P_{OUT(RMS)}$	Output Power	$R_L = 8\Omega$, THD = 3% (Notes 4, 5)	2.5			W
A_V	Gain		40	50	60	V/V
V_{OUT}	Output Voltage Swing	$R_L = 8\Omega$		14		V_{P-P}
Z_{IN}	Input Resistance			150k		Ω
THD	Total Harmonic Distortion	(Notes 5, 6)		0.2		%
PSRR	Power Supply Rejection Ratio	(Note 3)		38		dB
V_S	Supply Voltage		10		22	V
BW	Bandwidth	$P_{OUT} = 2W$, $R_L = 8\Omega$		100k		Hz
I_Q	Quiescent Supply Current			7	25	mA
V_{OUTQ}	Quiescent Output Voltage		8	9.0	10	V
I_{BIAS}	Bias Current	Inputs Floating		100		nA
I_{SC}	Short Circuit Current			1.3		A

Note 1: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

Note 2: $V_S = 18V$ and $T_A = 25^\circ C$ unless otherwise specified.

Note 3: Rejection ratio referred to the output with $C_{BYPASS} = 5 \mu F$.

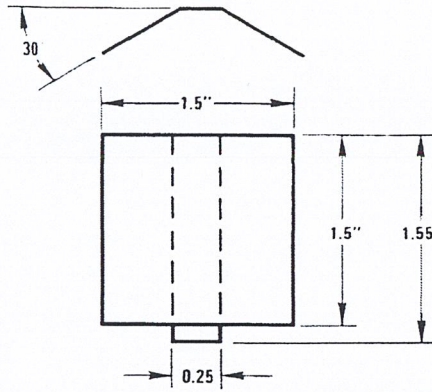
Note 4: With device Pins 3, 4, 5, 10, 11, 12 soldered into a 1/16" epoxy glass board with 2 ounce copper foil with a minimum surface of 6 square inches.

Note 5: $C_{BYPASS} = 0.47 \mu F$ on Pin 1.

Note 6: The maximum junction temperature of the LM380 is 150°C.

Note 7: The package is to be derated at 15°C/W junction to heat sink pins for 14-pin pkg; 75°C/W for 8-pin.

Heat Sink Dimensions

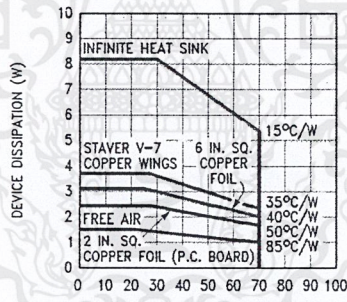


DS006977-6

Staver Heat Sink #V-7
 Staver Company
 41 Saxon Ave.
 P.O. Drawer H
 Bayshore, NY 11706
 Tel: (516) 666-8000
 Copper Wings
 2 Required
 Soldered to
 Pins 3, 4, 5,
 10, 11, 12
 Thickness 0.04
 Inches

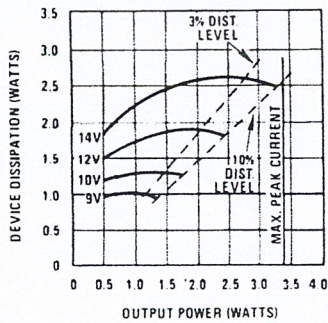
Typical Performance Characteristics

Maximum Device Dissipation vs Ambient Temperature



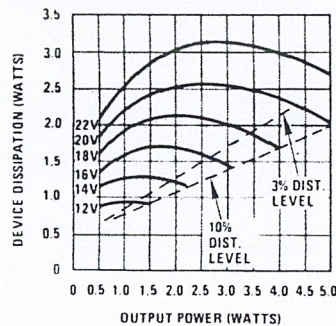
T_A - AMBIENT TEMPERATURE (°C)
 Note: 2 sq. copper foil, single-sided PC board.
 DS006977-12

Device Dissipation vs Output Power—4Ω Load



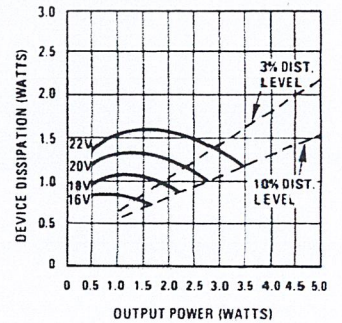
DS006977-13

Device Dissipation vs Output Power—8Ω Load



DS006977-14

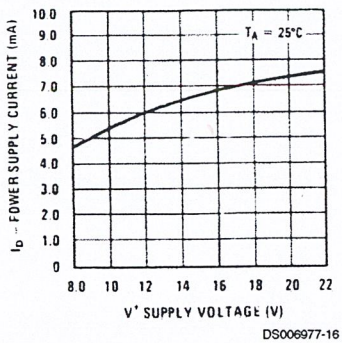
Device Dissipation vs Output Power—16Ω Load



DS006977-15

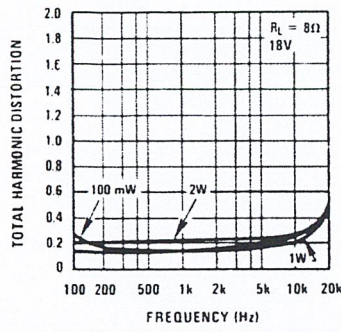
Typical Performance Characteristics (Continued)

Power Supply Current vs Supply Voltage



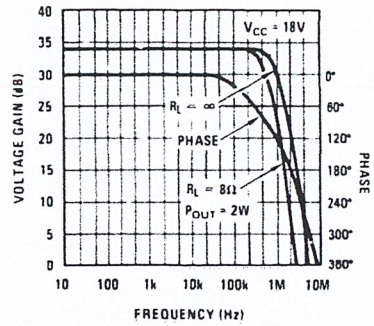
DS006977-16

Total Harmonic Distortion vs Frequency



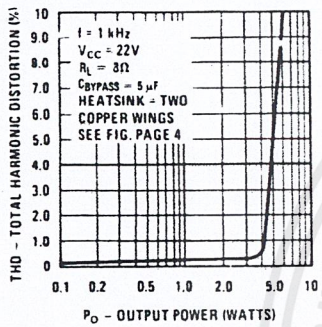
DS006977-17

Output Voltage Gain and Phase vs Frequency



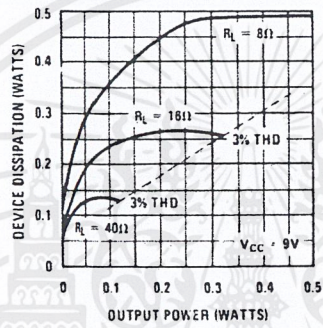
DS006977-18

Total Harmonic Distortion vs Output Power



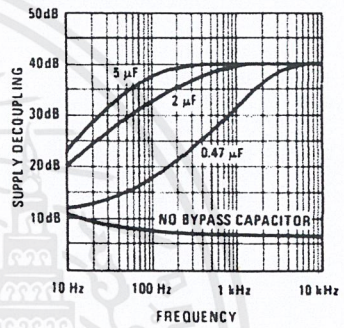
DS006977-19

Device Dissipation vs Output Power



DS006977-20

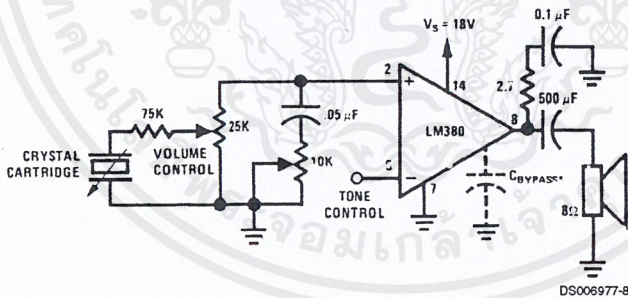
Supply Decoupling vs Frequency



DS006977-21

Typical Applications

Phono Amplifier

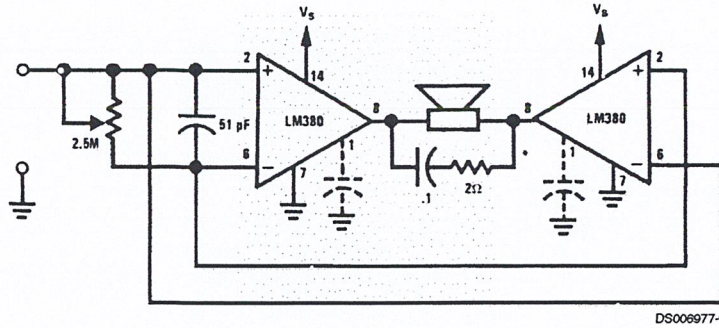


DS006977-8

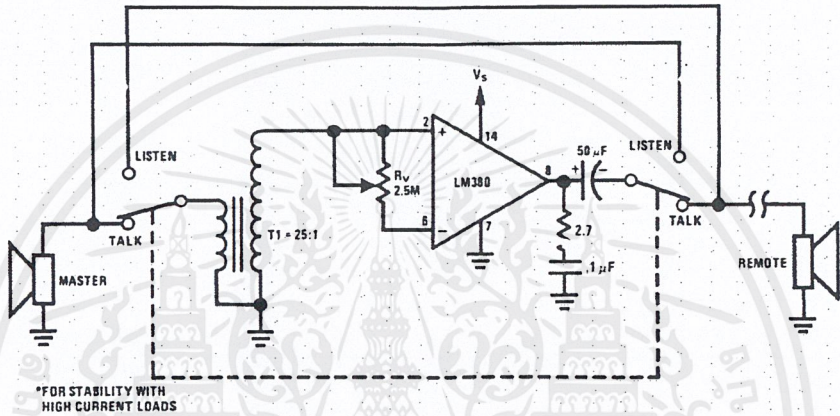
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Bridge Amplifier

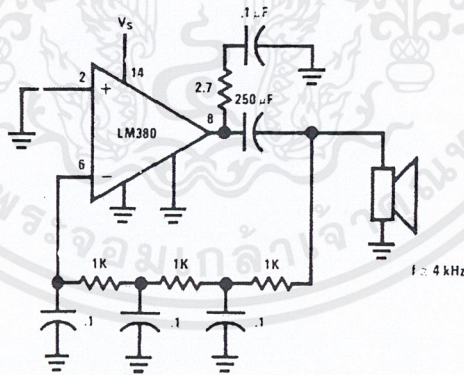


Intercom



*FOR STABILITY WITH HIGH CURRENT LOADS

Phase Shift Oscillator



f_o = 4 kHz

LM2907/LM2917

Frequency to Voltage Converter

General Description

The LM2907, LM2917 series are monolithic frequency to voltage converters with a high gain op amp/comparator designed to operate a relay, lamp, or other load when the input frequency reaches or exceeds a selected rate. The tachometer uses a charge pump technique and offers frequency doubling for low ripple, full input protection in two versions (LM2907-8, LM2917-8) and its output swings to ground for a zero frequency input.

The op amp/comparator is fully compatible with the tachometer and has a floating transistor as its output. This feature allows either a ground or supply referred load of up to 50 mA. The collector may be taken above V_{CC} up to a maximum V_{CE} of 28V.

The two basic configurations offered include an 8-pin device with a *ground referenced tachometer* input and an internal connection between the tachometer output and the op amp non-inverting input. This version is well suited for single speed or frequency switching or fully buffered frequency to voltage conversion applications.

The more versatile configurations provide differential tachometer input and uncommitted op amp inputs. With this version the tachometer input may be floated and the op amp becomes suitable for active filter conditioning of the tachometer output.

Both of these configurations are available with an active shunt regulator connected across the power leads. The regulator clamps the supply such that stable frequency to voltage and frequency to current operations are possible with any supply voltage and a suitable resistor.

Advantages

- Output swings to ground for zero frequency input

- Easy to use; $V_{OUT} = f_{IN} \times V_{CC} \times R1 \times C1$
- Only one RC network provides frequency doubling
- Zener regulator on chip allows accurate and stable frequency to voltage or current conversion (LM2917)

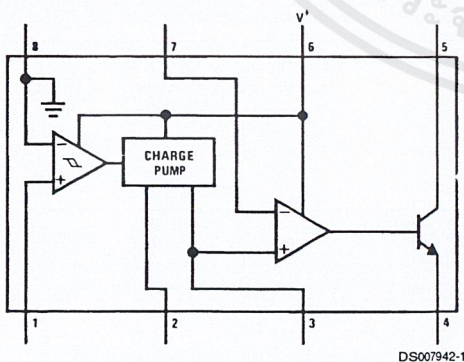
Features

- Ground referenced tachometer input interfaces directly with variable reluctance magnetic pickups
- Op amp/comparator has floating transistor output
- 50 mA sink or source to operate relays, solenoids, meters, or LEDs
- Frequency doubling for low ripple
- Tachometer has built-in hysteresis with either differential input or ground referenced input
- Built-in zener on LM2917
- $\pm 0.3\%$ linearity typical
- Ground referenced tachometer is fully protected from damage due to swings above V_{CC} and below ground

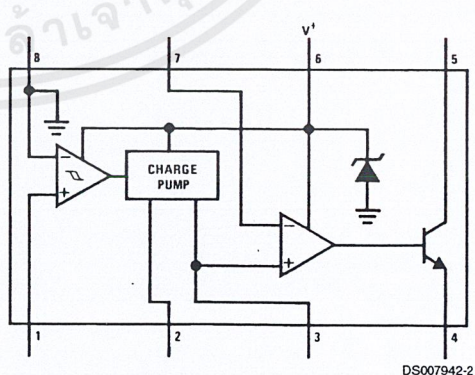
Applications

- Over/under speed sensing
- Frequency to voltage conversion (tachometer)
- Speedometers
- Breaker point dwell meters
- Hand-held tachometer
- Speed governors
- Cruise control
- Automotive door lock control
- Clutch control
- Horn control
- Touch or sound switches

Block and Connection Diagrams Dual-In-Line and Small Outline Packages, Top Views

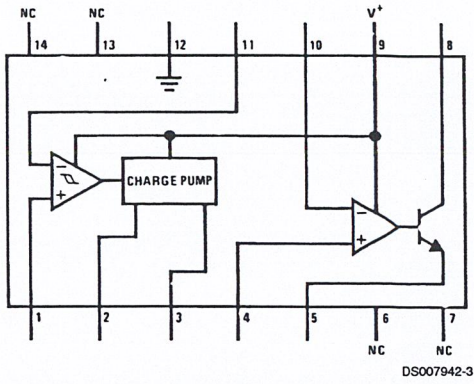


Order Number LM2907M-8 or LM2907N-8
See NS Package Number M08A or N08E

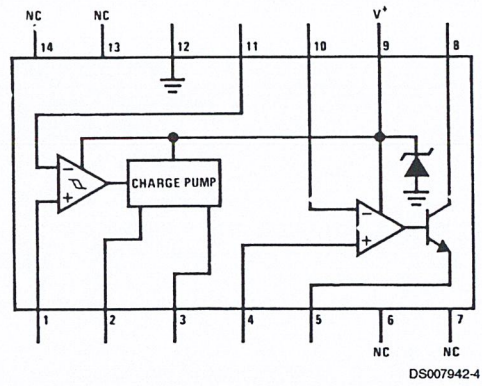


Order Number LM2917M-8 or LM2917N-8
See NS Package Number M08A or N08E

Block and Connection Diagrams Dual-In-Line and Small Outline Packages, Top Views (Continued)



Order Number LM2907M or LM2907N
See NS Package Number M14A or N14A



Order Number LM2917M or LM2917N
See NS Package Number M14A or N14A



Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	28V
Supply Current (Zener Options)	25 mA
Collector Voltage	28V
Differential Input Voltage	
Tachometer	28V
Op Amp/Comparator	28V
Input Voltage Range	
Tachometer	
LM2907-8, LM2917-8	±28V
LM2907, LM2917	0.0V to +28V
Op Amp/Comparator	0.0V to +28V

Power Dissipation	
LM2907-8, LM2917-8	1200 mW
LM2907-14, LM2917-14	1580 mW
See (Note 1)	
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	260°C
Small Outline Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	

Electrical Characteristics

$V_{CC} = 12 V_{DC}$, $T_A = 25^\circ C$, see test circuit

Symbol	Parameter	Conditions	Min	Typ	Max	Units
TACHOMETER						
	Input Thresholds	$V_{IN} = 250 \text{ mVp-p @ } 1 \text{ kHz (Note 2)}$	±10	±25	±40	mV
	Hysteresis	$V_{IN} = 250 \text{ mVp-p @ } 1 \text{ kHz (Note 2)}$		30		mV
	Offset Voltage	$V_{IN} = 250 \text{ mVp-p @ } 1 \text{ kHz (Note 2)}$				
	LM2907/LM2917			3.5	10	mV
	LM2907-8/LM2917-8			5	15	mV
	Input Bias Current	$V_{IN} = \pm 50 \text{ mV}_{DC}$		0.1	1	µA
V_{OH}	Pin 2	$V_{IN} = +125 \text{ mV}_{DC}$ (Note 3)		8.3		V
V_{OL}	Pin 2	$V_{IN} = -125 \text{ mV}_{DC}$ (Note 3)		2.3		V
I_2, I_3	Output Current	$V_2 = V_3 = 6.0V$ (Note 4)	140	180	240	µA
I_3	Leakage Current	$I_2 = 0, V_3 = 0$			0.1	µA
K	Gain Constant	(Note 3)	0.9	1.0	1.1	
	Linearity	$f_{IN} = 1 \text{ kHz, } 5 \text{ kHz, } 10 \text{ kHz (Note 5)}$	-1.0	0.3	+1.0	%
OP/AMP COMPARATOR						
V_{OS}		$V_{IN} = 6.0V$		3	10	mV
I_{BIAS}		$V_{IN} = 6.0V$		50	500	nA
	Input Common-Mode Voltage		0		$V_{CC} - 1.5V$	V
	Voltage Gain			200		V/mV
	Output Sink Current	$V_C = 1.0$	40	50		mA
	Output Source Current	$V_E = V_{CC} - 2.0$		10		mA
	Saturation Voltage	$I_{SINK} = 5 \text{ mA}$		0.1	0.5	V
		$I_{SINK} = 20 \text{ mA}$			1.0	V
		$I_{SINK} = 50 \text{ mA}$		1.0	1.5	V
ZENER REGULATOR						
	Regulator Voltage	$R_{DROP} = 470\Omega$		7.56		V
	Series Resistance			10.5	15	Ω
	Temperature Stability			+1		mV/°C
	TOTAL SUPPLY CURRENT			3.8	6	mA

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a thermal resistance of 101°C/W junction to ambient for LM2907-8 and LM2917-8, and 79°C/W junction to ambient for LM2907-14 and LM2917-14.

Note 2: Hysteresis is the sum $+V_{TH} - (-V_{TH})$, offset voltage is their difference. See test circuit.

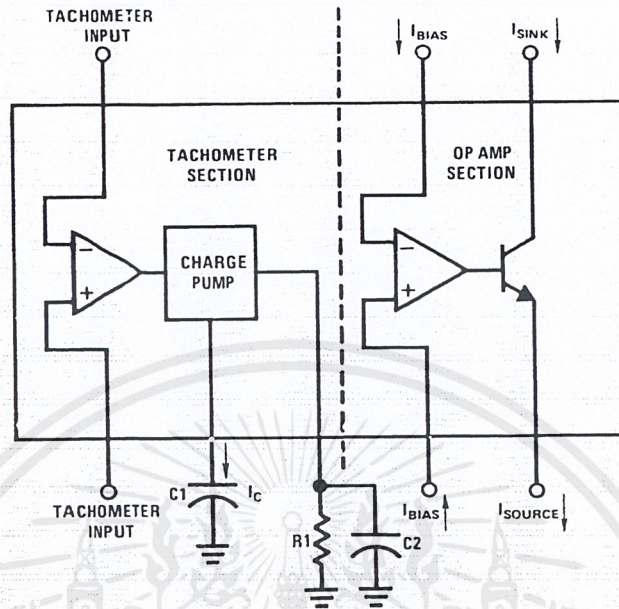
Note 3: V_{OH} is equal to $\frac{3}{4} \times V_{CC} - 1 V_{BE}$, V_{OL} is equal to $\frac{1}{4} \times V_{CC} - 1 V_{BE}$ therefore $V_{OH} - V_{OL} = V_{CC}/2$. The difference, $V_{OH} - V_{OL}$, and the mirror gain, I_2/I_3 , are the two factors that cause the tachometer gain constant to vary from 1.0.

Electrical Characteristics (Continued)

Note 4: Be sure when choosing the time constant $R1 \times C1$ that $R1$ is such that the maximum anticipated output voltage at pin 3 can be reached with $I_3 \times R1$. The maximum value for $R1$ is limited by the output resistance of pin 3 which is greater than $10 \text{ M}\Omega$ typically.

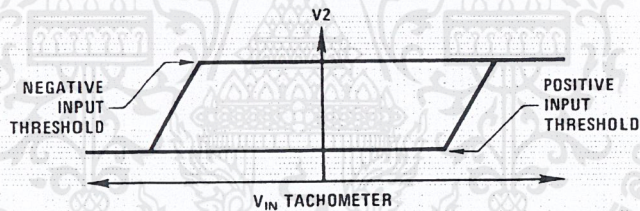
Note 5: Nonlinearity is defined as the deviation of V_{OUT} (@ pin 3) for $f_{IN} = 5 \text{ kHz}$ from a straight line defined by the V_{OUT} @ 1 kHz and V_{OUT} @ 10 kHz . $C1 = 1000 \text{ pF}$, $R1 = 68 \text{ k}$ and $C2 = 0.22 \text{ mF}$.

Test Circuit and Waveform



DS007942-6

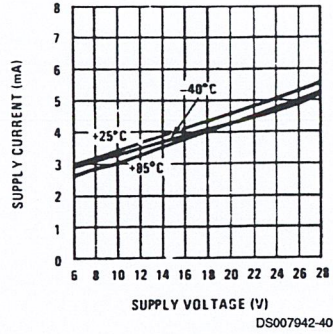
Tachometer Input Threshold Measurement



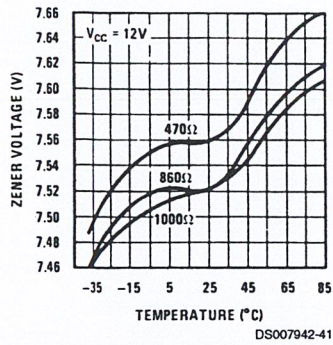
DS007942-7

Typical Performance Characteristics

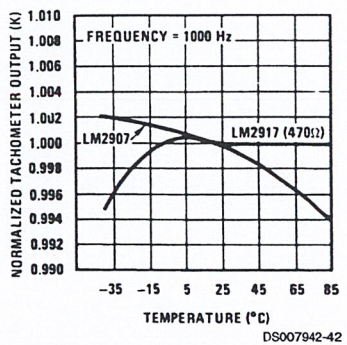
Total Supply Current



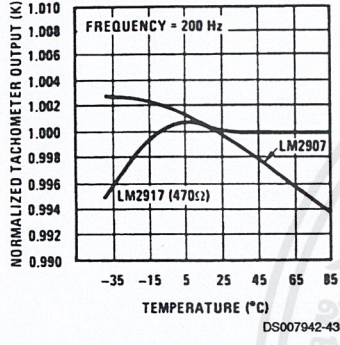
Zener Voltage vs Temperature



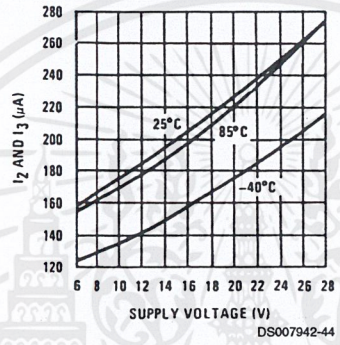
Normalized Tachometer Output vs Temperature



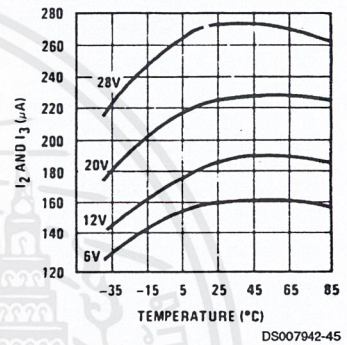
Normalized Tachometer Output vs Temperature



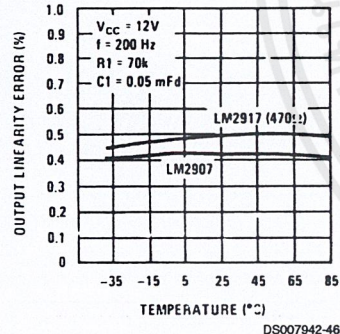
Tachometer Currents I₂ and I₃ vs Supply Voltage



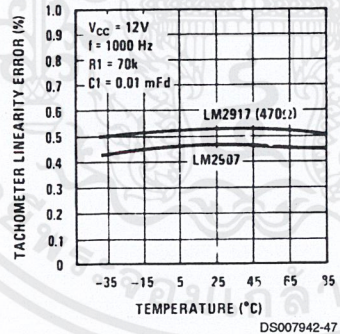
Tachometer Currents I₂ and I₃ vs Temperature



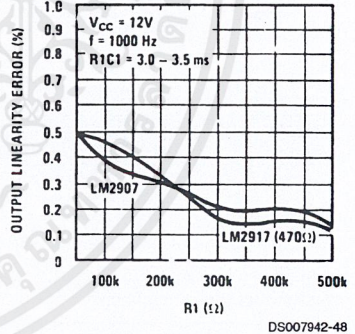
Tachometer Linearity vs Temperature



Tachometer Linearity vs Temperature



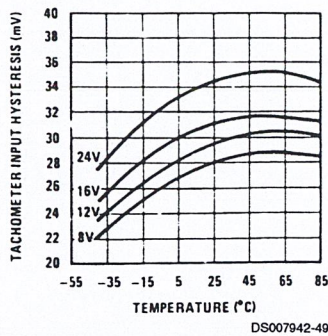
Tachometer Linearity vs R1



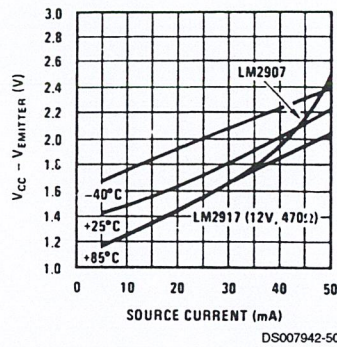
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

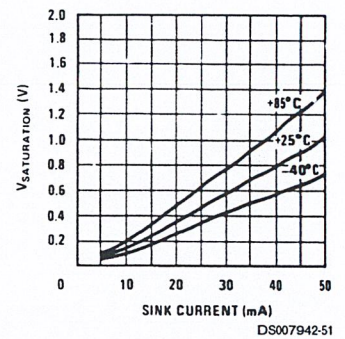
Tachometer Input Hysteresis vs Temperature



Op Amp Output Transistor Characteristics



Op Amp Output Transistor Characteristics



Applications Information

The LM2907 series of tachometer circuits is designed for minimum external part count applications and maximum versatility. In order to fully exploit its features and advantages let's examine its theory of operation. The first stage of operation is a differential amplifier driving a positive feedback flip-flop circuit. The input threshold voltage is the amount of differential input voltage at which the output of this stage changes state. Two options (LM2907-8, LM2917-8) have one input internally grounded so that an input signal must swing above and below ground and exceed the input thresholds to produce an output. This is offered specifically for magnetic variable reluctance pickups which typically provide a single-ended ac output. This single input is also fully protected against voltage swings to $\pm 28V$, which are easily attained with these types of pickups.

The differential input options (LM2907, LM2917) give the user the option of setting his own input switching level and still have the hysteresis around that level for excellent noise rejection in any application. Of course in order to allow the inputs to attain common-mode voltages above ground, input protection is removed and neither input should be taken outside the limits of the supply voltage being used. It is very important that an input not go below ground without some resistance in its lead to limit the current that will then flow in the epi-substrate diode.

Following the input stage is the charge pump where the input frequency is converted to a dc voltage. To do this requires one timing capacitor, one output resistor, and an integrating or filter capacitor. When the input stage changes state (due to a suitable zero crossing or differential voltage on the input) the timing capacitor is either charged or discharged linearly between two voltages whose difference is $V_{CC}/2$. Then in one half cycle of the input frequency or a time equal to $1/2 f_{IN}$ the change in charge on the timing capacitor is equal to $V_{CC}/2 \times C1$. The average amount of current pumped into or out of the capacitor then is:

$$\frac{\Delta Q}{T} = i_{c(AVG)} = C1 \times \frac{V_{CC}}{2} \times (2f_{IN}) = V_{CC} \times f_{IN} \times C1$$

The output circuit mirrors this current very accurately into the load resistor R1, connected to ground, such that if the pulses of current are integrated with a filter capacitor, then $V_O = i_c \times R1$, and the total conversion equation becomes:

$$V_O = V_{CC} \times f_{IN} \times C1 \times R1 \times K$$

Where K is the gain constant—typically 1.0.

The size of C2 is dependent only on the amount of ripple voltage allowable and the required response time.

CHOOSING R1 AND C1

There are some limitations on the choice of R1 and C1 which should be considered for optimum performance. The timing capacitor also provides internal compensation for the charge pump and should be kept larger than 500 pF for very accurate operation. Smaller values can cause an error current on R1, especially at low temperatures. Several considerations must be met when choosing R1. The output current at pin 3 is internally fixed and therefore $V_O/R1$ must be less than or equal to this value. If R1 is too large, it can become a significant fraction of the output impedance at pin 3 which degrades linearity. Also output ripple voltage must be considered and the size of C2 is affected by R1. An expression that describes the ripple content on pin 3 for a single R1C2 combination is:

$$V_{RIPPLE} = \frac{V_{CC}}{2} \times \frac{C1}{C2} \times \left(1 - \frac{V_{CC} \times f_{IN} \times C1}{I_2} \right) \text{ pk-pk}$$

It appears R1 can be chosen independent of ripple, however response time, or the time it takes V_{OUT} to stabilize at a new voltage increases as the size of C2 increases, so a compromise between ripple, response time, and linearity must be chosen carefully.

As a final consideration, the maximum attainable input frequency is determined by V_{CC} , C1 and I_2 :

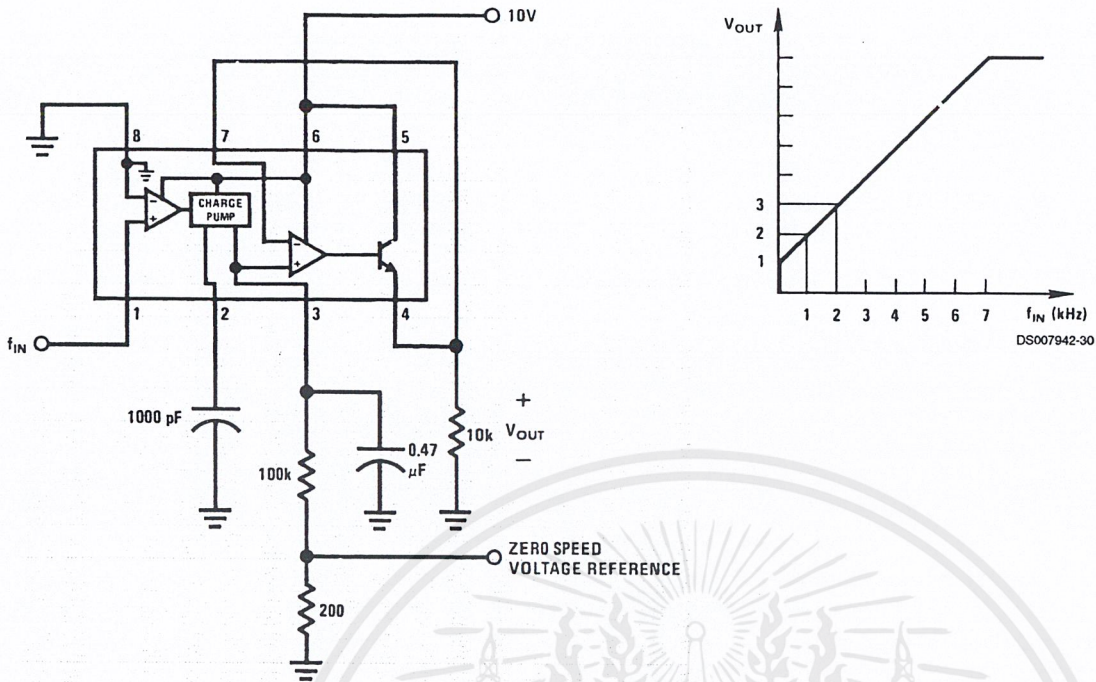
$$f_{MAX} = \frac{I_2}{C1 \times V_{CC}}$$

USING ZENER REGULATED OPTIONS (LM2917)

For those applications where an output voltage or current must be obtained independent of supply voltage variations, the LM2917 is offered. The most important consideration in choosing a dropping resistor from the unregulated supply to the device is that the tachometer and op amp circuitry alone require about 3 mA at the voltage level provided by the zener. At low supply voltages there must be some current flowing in the resistor above the 3 mA circuit current to operate the regulator. As an example, if the raw supply varies from 9V to 16V, a resistance of 470 Ω will minimize the zener voltage variation to 160 mV. If the resistance goes under 400 Ω or over 600 Ω the zener variation quickly rises above 200 mV for the same input variation.

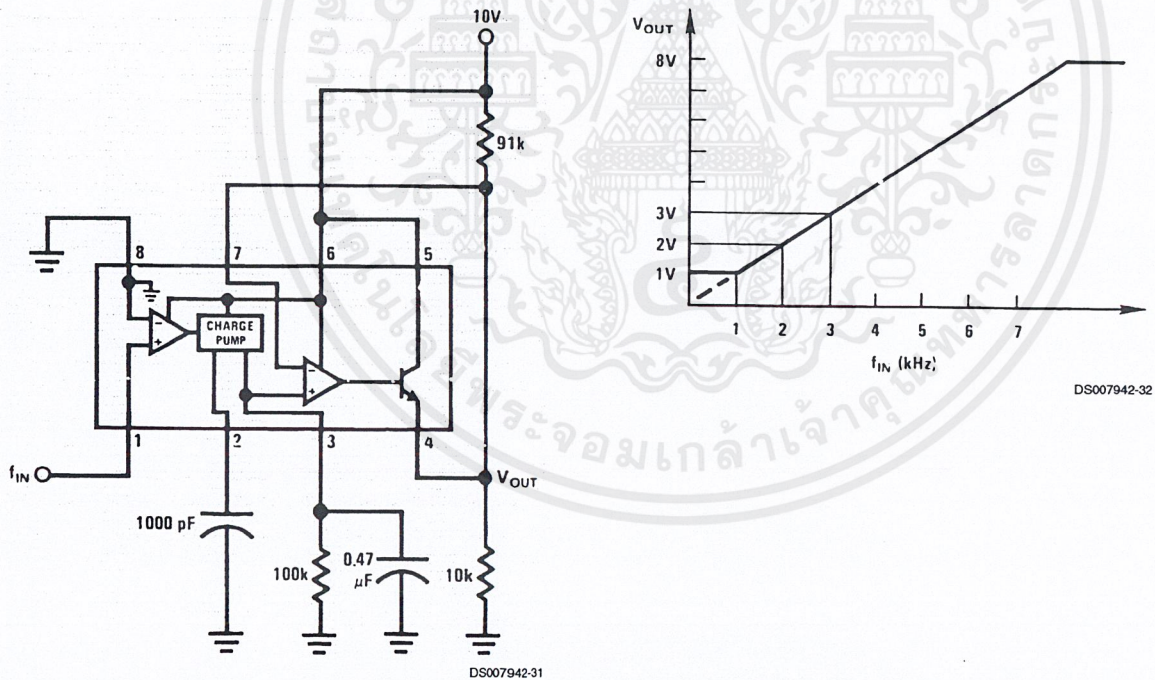
Typical Applications (Continued)

Changing the Output Voltage for an Input Frequency of Zero



DS007942-29

Changing Tachometer Gain Curve or Clamping the Minimum Output Voltage



DS007942-31

DS007942-32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM231A/LM231/LM331A/LM331 Precision Voltage-to-Frequency Converters

General Description

The LM231/LM331 family of voltage-to-frequency converters are ideally suited for use in simple low-cost circuits for analog-to-digital conversion, precision frequency-to-voltage conversion, long-term integration, linear frequency modulation or demodulation, and many other functions. The output when used as a voltage-to-frequency converter is a pulse train at a frequency precisely proportional to the applied input voltage. Thus, it provides all the inherent advantages of the voltage-to-frequency conversion techniques, and is easy to apply in all standard voltage-to-frequency converter applications. Further, the LM231A/LM331A attain a new high level of accuracy versus temperature which could only be attained with expensive voltage-to-frequency converter modules. Additionally the LM231/331 are ideally suited for use in digital systems at low power supply voltages and can provide low-cost analog-to-digital conversion in microprocessor-controlled systems. And, the frequency from a battery powered voltage-to-frequency converter can be easily channeled through a simple photoisolator to provide isolation against high common mode levels.

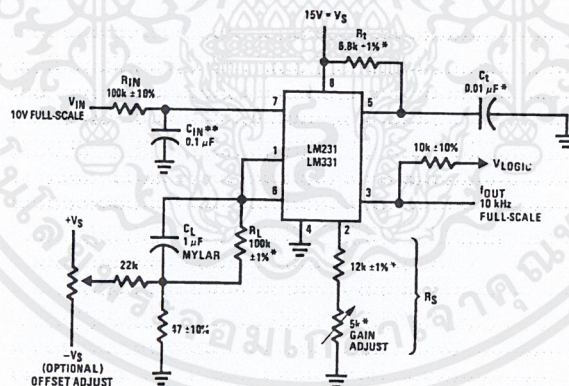
The LM231/LM331 utilize a new temperature-compensated band-gap reference circuit, to provide excellent accuracy

over the full operating temperature range, at power supplies as low as 4.0V. The precision timer circuit has low bias currents without degrading the quick response necessary for 100 kHz voltage-to-frequency conversion. And the output are capable of driving 3 TTL loads, or a high voltage output up to 40V, yet is short-circuit-proof against V_{CC} .

Features

- Guaranteed linearity 0.01% max
- Improved performance in existing voltage-to-frequency conversion applications
- Split or single supply operation
- Operates on single 5V supply
- Pulse output compatible with all logic forms
- Excellent temperature stability, ± 50 ppm/ $^{\circ}$ C max
- Low power dissipation, 15 mW typical at 5V
- Wide dynamic range, 100 dB min at 10 kHz full scale frequency
- Wide range of full scale frequency, 1 Hz to 100 kHz
- Low cost

Typical Applications



$$f_{OUT} = \frac{V_{IN}}{2.09 V} \cdot \frac{R_S}{R_L} \cdot \frac{1}{R_1 C_1}$$

*Use stable components with low temperature coefficients. See Typical Applications section.

**0.1 μ F or 1 μ F. See "Principles of Operation."

FIGURE 1. Simple Stand-Alone Voltage-to-Frequency Converter with $\pm 0.03\%$ Typical Linearity ($f = 10$ Hz to 11 kHz)

Teflon® is a registered trademark of DuPont

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

	LM231A/LM231	LM331A/LM331
Supply Voltage	40V	40V
Output Short Circuit to Ground	Continuous	Continuous
Output Short Circuit to V_{CC}	Continuous	Continuous
Input Voltage	-0.2V to $+V_S$	-0.2V to $+V_S$
Operating Ambient Temperature Range	T_{MIN} T_{MAX} -25°C to +85°C	T_{MIN} T_{MAX} 0°C to +70°C
Power Dissipation (P_D at 25°C) and Thermal Resistance (θ_{JA}) (N Package) P_D θ_{JA}	1.25W 100°C/W	1.25W 100°C/W
Lead Temperature (Soldering, 10 sec.) Dual-In-Line Package (Plastic)	260°C	260°C
ESD Susceptibility (Note 4) N Package	500V	500V

Electrical Characteristics

$T_A=25^\circ\text{C}$ unless otherwise specified (Note 2)

Parameter	Conditions	Min	Typ	Max	Units
VFC Non-Linearity (Note 3)	$4.5\text{V} \leq V_S \leq 20\text{V}$		± 0.003	± 0.01	% Full-Scale
	$T_{MIN} \leq T_A \leq T_{MAX}$		± 0.006	± 0.02	% Full-Scale
VFC Non-Linearity In Circuit of Figure 1	$V_S = 15\text{V}$, $f = 10\text{ Hz to } 11\text{ kHz}$		± 0.024	± 0.14	% Full-Scale
Conversion Accuracy Scale Factor (Gain) LM231, LM231A LM331, LM331A	$V_{IN} = -10\text{V}$, $R_S = 14\text{ k}\Omega$	0.95	1.00	1.05	kHz/V
		0.90	1.00	1.10	kHz/V
Temperature Stability of Gain LM231/LM331 LM231A/LM331A	$T_{MIN} \leq T_A \leq T_{MAX}$, $4.5\text{V} \leq V_S \leq 20\text{V}$		± 30	± 150	ppm/°C
			± 20	± 50	ppm/°C
Change of Gain with V_S	$4.5\text{V} \leq V_S \leq 10\text{V}$ $10\text{V} \leq V_S \leq 40\text{V}$		0.01	0.1	%/V
			0.006	0.06	%/V
Rated Full-Scale Frequency	$V_{IN} = -10\text{V}$	10.0			kHz
Gain Stability vs Time (1000 Hrs)	$T_{MIN} \leq T_A \leq T_{MAX}$		± 0.02		% Full-Scale
Overrange (Beyond Full-Scale) Frequency	$V_{IN} = -11\text{V}$	10			%
INPUT COMPARATOR					
Offset Voltage LM231/LM331 LM231A/LM331A	$T_{MIN} \leq T_A \leq T_{MAX}$		± 3	± 10	mV
			± 4	± 14	mV
	$T_{MIN} \leq T_A \leq T_{MAX}$		± 3	± 10	mV
Bias Current			-80	-300	nA
Offset Current			± 8	± 100	nA
Common-Mode Range	$T_{MIN} \leq T_A \leq T_{MAX}$	-0.2		$V_{CC}-2.0$	V
TIMER					
Timer Threshold Voltage, Pin 5		0.63	0.667	0.70	$\times V_S$
Input Bias Current, Pin 5 All Devices LM231/LM331 LM231A/LM331A	$V_S = 15\text{V}$ $0\text{V} \leq V_{PIN 5} \leq 9.9\text{V}$		± 10	± 100	nA
			200	1000	nA
			200	500	nA

Electrical Characteristics (Continued)

$T_A=25^\circ\text{C}$ unless otherwise specified (Note 2)

Parameter	Conditions	Min	Typ	Max	Units
TIMER					
$V_{SAT\ PIN\ 5}$ (Reset)	$I = 5\text{ mA}$		0.22	0.5	V
CURRENT SOURCE (Pin 1)					
Output Current	$R_S=14\text{ k}\Omega, V_{PIN\ 1}=0$				
LM231, LM231A		126	135	144	μA
LM331, LM331A		116	136	156	μA
Change with Voltage	$0\text{V} \leq V_{PIN\ 1} \leq 10\text{V}$		0.2	1.0	μA
Current Source OFF Leakage			0.02	10.0	nA
LM231, LM231A, LM331, LM331A			2.0	50.0	nA
All Devices	$T_A=T_{MAX}$				
Operating Range of Current (Typical)			(10 to 500)		μA
REFERENCE VOLTAGE (Pin 2)					
LM231, LM231A		1.76	1.89	2.02	V_{DC}
LM331, LM331A		1.70	1.89	2.08	V_{DC}
Stability vs Temperature			± 60		ppm/ $^\circ\text{C}$
Stability vs Time, 1000 Hours			± 0.1		%
LOGIC OUTPUT (Pin 3)					
V_{SAT}	$I=5\text{ mA}$		0.15	0.50	V
OFF Leakage	$I=3.2\text{ mA}$ (2 TTL Loads), $T_{MIN} \leq T_A \leq T_{MAX}$		0.10	0.40	V
			± 0.05	1.0	μA
SUPPLY CURRENT					
LM231, LM231A	$V_S=5\text{V}$	2.0	3.0	4.0	mA
LM331, LM331A	$V_S=40\text{V}$	2.5	4.0	6.0	mA
	$V_S=5\text{V}$	1.5	3.0	6.0	mA
	$V_S=40\text{V}$	2.0	4.0	8.0	mA

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

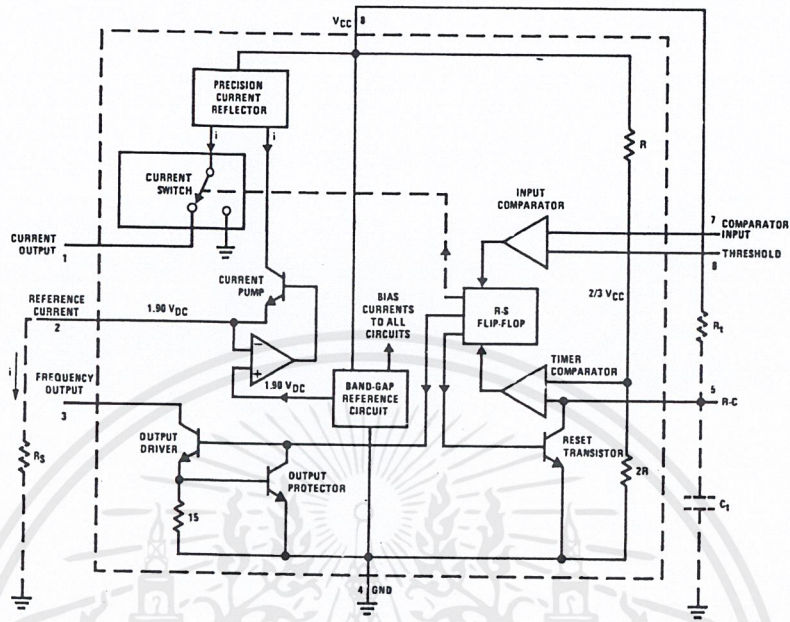
Note 2: All specifications apply in the circuit of Figure 4, with $4.0\text{V} \leq V_S \leq 40\text{V}$, unless otherwise noted.

Note 3: Nonlinearity is defined as the deviation of f_{OUT} from $V_{IN} \times (10\text{ kHz}/-10\text{ V}_{DC})$ when the circuit has been trimmed for zero error at 10 Hz and at 10 kHz, over the frequency range 1 Hz to 11 kHz. For the timing capacitor, C_T , use NPO ceramic, Teflon®, or polystyrene.

Note 4: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Block Diagram



Pin numbers apply to 8-pin packages only.

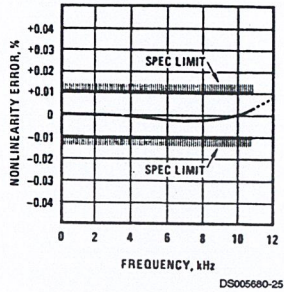
FIGURE 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

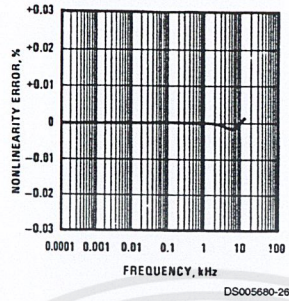
Typical Performance Characteristics

(All electrical characteristics apply for the circuit of Figure 4, unless otherwise noted.)

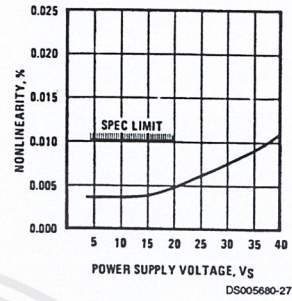
Nonlinearity Error as Precision V-to-F Converter (Figure 4)



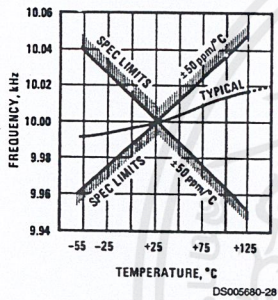
Nonlinearity Error



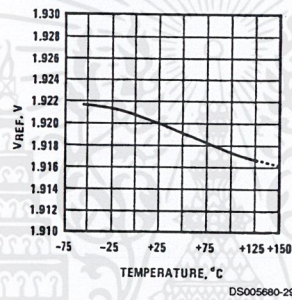
Nonlinearity Error vs Power Supply Voltage



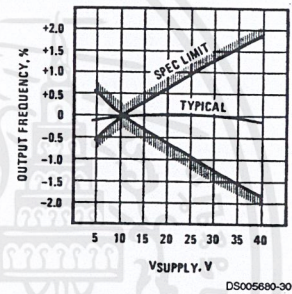
Frequency vs Temperature



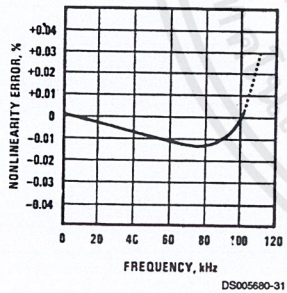
V_{REF} vs Temperature



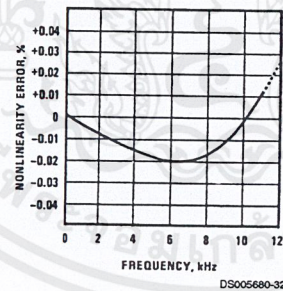
Output Frequency vs V_{SUPPLY}



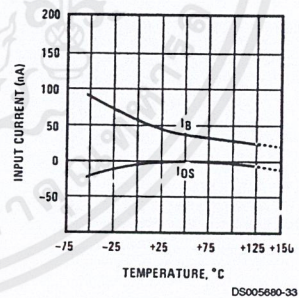
100 kHz Nonlinearity Error (Figure 5)



Nonlinearity Error (Figure 1)

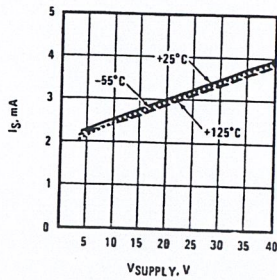


Input Current (Pins 6,7) vs Temperature



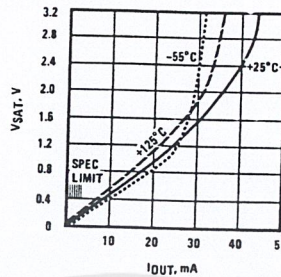
Typical Performance Characteristics (Continued)

Power Drain vs V_{SUPPLY}



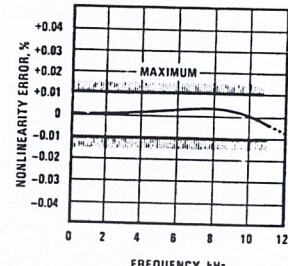
DS005680-34

Output Saturation Voltage vs I_{OUT} (Pin 3)



DS005680-35

Nonlinearity Error, Precision F-to-V Converter (Figure 7)



DS005680-36

Typical Applications

PRINCIPLES OF OPERATION OF A SIMPLIFIED VOLTAGE-TO-FREQUENCY CONVERTER

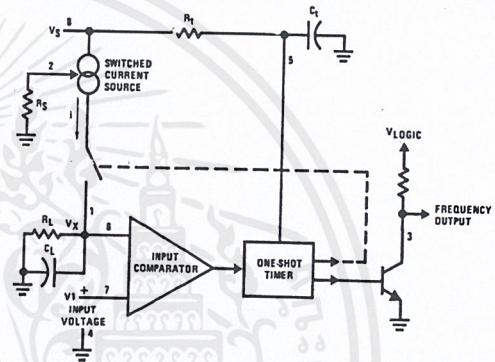
The LM231/331 are monolithic circuits designed for accuracy and versatile operation when applied as voltage-to-frequency (V-to-F) converters or as frequency-to-voltage (F-to-V) converters. A simplified block diagram of the LM231/331 is shown in Figure 3 and consists of a switched current source, input comparator, and 1-shot timer.

The operation of these blocks is best understood by going through the operating cycle of the basic V-to-F converter, Figure 3, which consists of the simplified block diagram of the LM231/331 and the various resistors and capacitors connected to it.

The voltage comparator compares a positive input voltage, V_1 , at pin 7 to the voltage, V_x , at pin 6. If V_1 is greater, the comparator will trigger the 1-shot timer. The output of the timer will turn ON both the frequency output transistor and the switched current source for a period $t=1.1 R_t C_t$. During this period, the current i will flow out of the switched current source and provide a fixed amount of charge, $Q=i \times t$, into the capacitor, C_L . This will normally charge V_x up to a higher level than V_1 . At the end of the timing period, the current i will turn OFF, and the timer will reset itself.

Now there is no current flowing from pin 1, and the capacitor C_L will be gradually discharged by R_L until V_x falls to the level of V_1 . Then the comparator will trigger the timer and start another cycle.

The current flowing into C_L is exactly $I_{AVE} = i \times (1.1 \times R_t C_t) \times f$, and the current flowing out of C_L is exactly $V_x / R_L \approx V_{IT} / R_L$. If V_{IN} is doubled, the frequency will double to maintain this balance. Even a simple V-to-F converter can provide a frequency precisely proportional to its input voltage over a wide range of frequencies.



DS005680-4

FIGURE 3. Simplified Block Diagram of Stand-Alone Voltage-to-Frequency Converter and External Components

DETAIL OF OPERATION, FUNCTIONAL BLOCK DIAGRAM (Figure 2)

The block diagram shows a band gap reference which provides a stable 1.9 V_{DC} output. This 1.9 V_{DC} is well regulated over a V_S range of 3.9V to 40V. It also has a flat, low temperature coefficient, and typically changes less than 1/2% over a 100°C temperature change.

The current pump circuit forces the voltage at pin 2 to be at 1.9V, and causes a current $i=1.90V/R_S$ to flow. For $R_S=14k$, $i=135 \mu A$. The precision current reflector provides a current equal to i to the current switch. The current switch switches the current to pin 1 or to ground depending on the state of the R_S flip-flop.

The timing function consists of an R_S flip-flop, and a timer comparator connected to the external $R_t C_t$ network. When the input comparator detects a voltage at pin 7 higher than pin 6, it sets the R_S flip-flop which turns ON the current switch and the output driver transistor. When the voltage at pin 5 rises to $2/3 V_{CC}$, the timer comparator causes the R_S flip-flop to reset. The reset transistor is then turned ON and the current switch is turned OFF.

However, if the input comparator still detects pin 7 higher than pin 6 when pin 5 crosses $2/3 V_{CC}$, the flip-flop will not be reset, and the current at pin 1 will continue to flow, in its attempt to make the voltage at pin 6 higher than pin 7. This

LM565/LM565C Phase Locked Loop

General Description

The LM565 and LM565C are general purpose phase locked loops containing a stable, highly linear voltage controlled oscillator for low distortion FM demodulation, and a double balanced phase detector with good carrier suppression. The VCO frequency is set with an external resistor and capacitor, and a tuning range of 10:1 can be obtained with the same capacitor. The characteristics of the closed loop system—bandwidth, response speed, capture and pull in range—may be adjusted over a wide range with an external resistor and capacitor. The loop may be broken between the VCO and the phase detector for insertion of a digital frequency divider to obtain frequency multiplication.

The LM565H is specified for operation over the -55°C to $+125^{\circ}\text{C}$ military temperature range. The LM565CN is specified for operation over the 0°C to $+70^{\circ}\text{C}$ temperature range.

Features

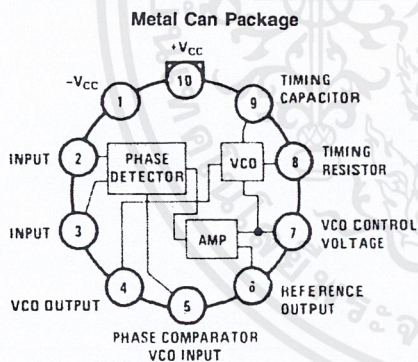
- 200 ppm/ $^{\circ}\text{C}$ frequency stability of the VCO
- Power supply range of ± 5 to ± 12 volts with 100 ppm/% typical

- 0.2% linearity of demodulated output
- Linear triangle wave with in phase zero crossings available
- TTL and DTL compatible phase detector input and square wave output
- Adjustable hold in range from $\pm 1\%$ to $> \pm 60\%$

Applications

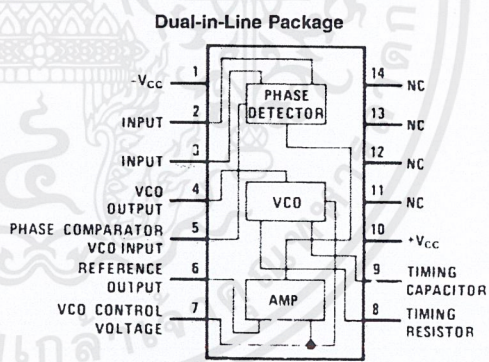
- Data and tape synchronization
- Modems
- FSK demodulation
- FM demodulation
- Frequency synthesizer
- Tone decoding
- Frequency multiplication and division
- SCA demodulators
- Telemetry receivers
- Signal regeneration
- Coherent demodulators

Connection Diagrams



Order Number LM565H
See NS Package Number H10C

DS007853-2



Order Number LM565CN
See NS Package Number N14A

DS007853-3

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±12V
Power Dissipation (Note 2)	1400 mW
Differential Input Voltage	±1V

Operating Temperature Range

LM565H	-55°C to +125°C
LM565CN	0°C to +70°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	260°C

Electrical Characteristics

AC Test Circuit, $T_A = 25^\circ\text{C}$, $V_{CC} = \pm 6\text{V}$

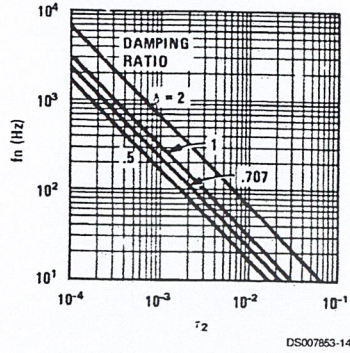
Parameter	Conditions	LM565			LM565C			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Current			8.0	12.5		8.0	12.5	mA
Input Impedance (Pins 2, 3)	$-4\text{V} < V_2, V_3 < 0\text{V}$	7	10			5		k Ω
VCO Maximum Operating Frequency	$C_o = 2.7\text{ pF}$	300	500		250	500		kHz
VCO Free-Running Frequency	$C_o = 1.5\text{ nF}$ $R_o = 20\text{ k}\Omega$ $f_o = 10\text{ kHz}$	-10	0	+10	-30	0	+30	%
Operating Frequency Temperature Coefficient			-100			-200		ppm/°C
Frequency Drift with Supply Voltage			0.1	1.0		0.2	1.5	%/V
Triangle Wave Output Voltage		2	2.4	3	2	2.4	3	V_{p-p}
Triangle Wave Output Linearity			0.2			0.5		%
Square Wave Output Level		4.7	5.4		4.7	5.4		V_{p-p}
Output Impedance (Pin 4)			5			5		k Ω
Square Wave Duty Cycle		45	50	55	40	50	60	%
Square Wave Rise Time			20			20		ns
Square Wave Fall Time			50			50		ns
Output Current Sink (Pin 4)		0.6	1		0.6	1		mA
VCO Sensitivity	$f_o = 10\text{ kHz}$		6600			6600		Hz/V
Demodulated Output Voltage (Pin 7)	$\pm 10\%$ Frequency Deviation	250	300	400	200	300	450	mV_{p-p}
Total Harmonic Distortion	$\pm 10\%$ Frequency Deviation		0.2	0.75		0.2	1.5	%
Output Impedance (Pin 7)			3.5			3.5		k Ω
DC Level (Pin 7)		4.25	4.5	4.75	4.0	4.5	5.0	V
Output Offset Voltage $ V_7 - V_6 $			30	100		50	200	mV
Temperature Drift of $ V_7 - V_6 $			500			500		$\mu\text{V}/^\circ\text{C}$
AM Rejection		30	40			40		dB
Phase Detector Sensitivity K_D			0.68			0.68		V/radian

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

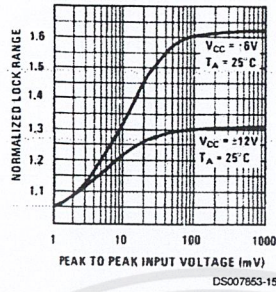
Note 2: The maximum junction temperature of the LM565 and LM565C is +150°C. For operation at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of +150°C/W junction to ambient or +45°C/W junction to case. Thermal resistance of the dual-in-line package is +85°C/W.

Typical Performance Characteristics

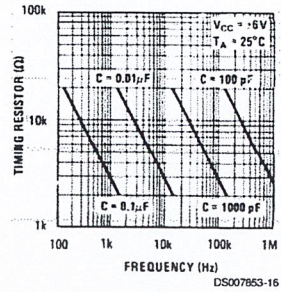
Power Supply Current as a Function of Supply Voltage



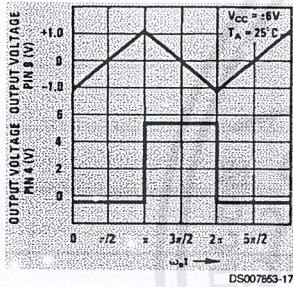
Lock Range as a Function of Input Voltage



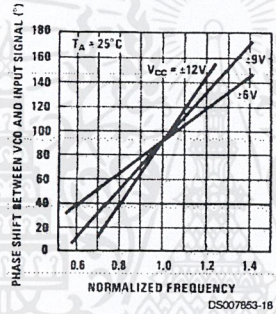
VCO Frequency



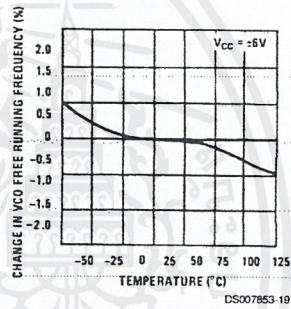
Oscillator Output Waveforms



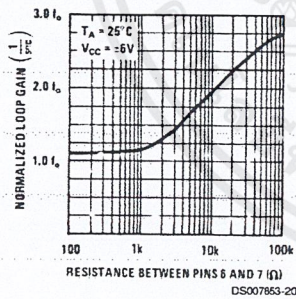
Phase Shift vs Frequency



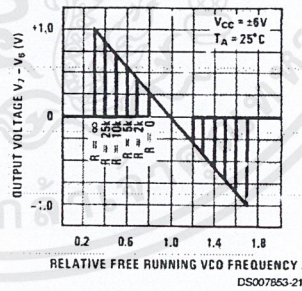
VCO Frequency as a Function of Temperature



Loop Gain vs Load Resistance

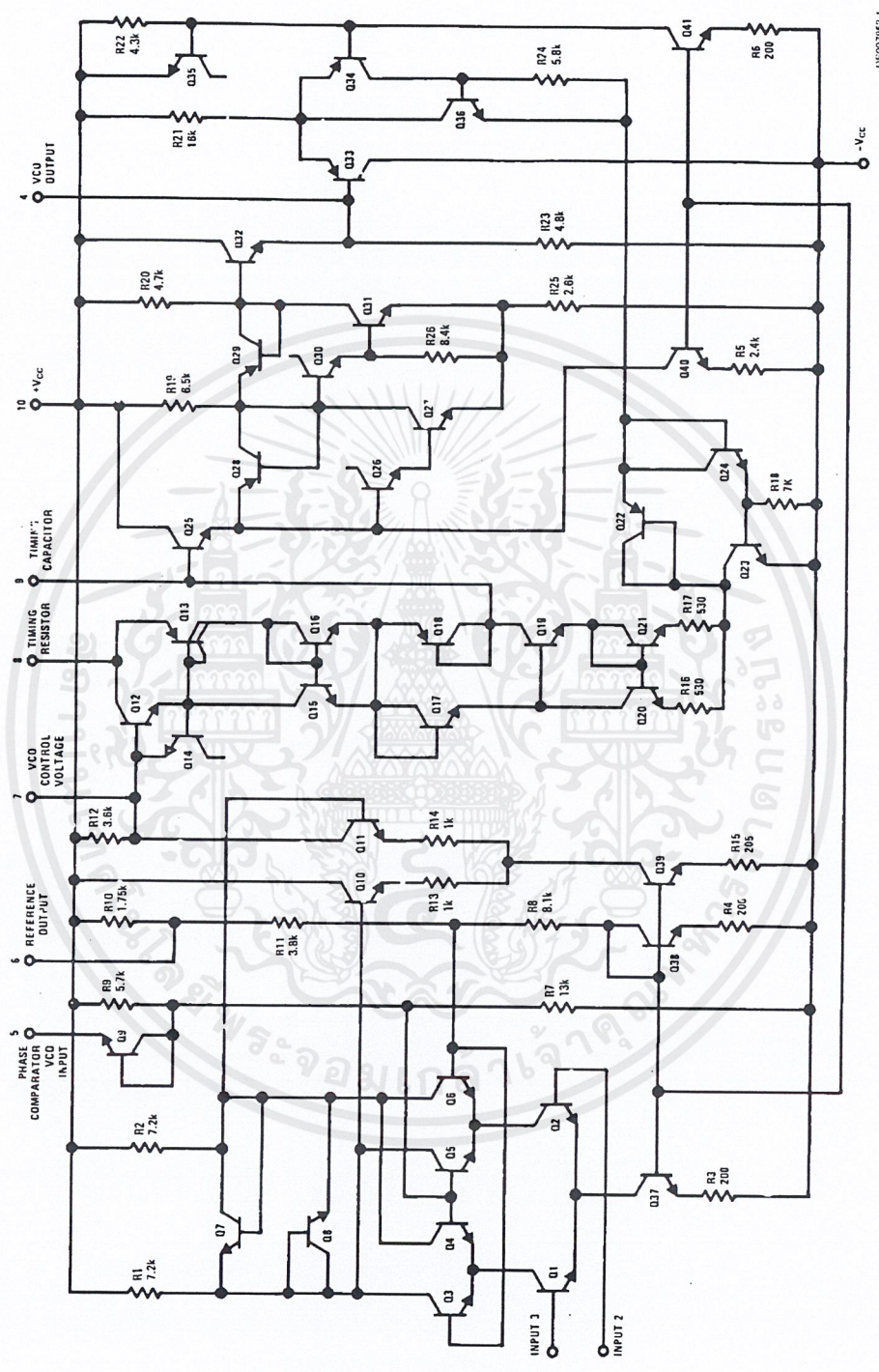


Hold in Range as a Function of R_{B-7}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram



DS007M51 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information

In designing with phase locked loops such as the LM565, the important parameters of interest are:

FREE RUNNING FREQUENCY

$$f_o \cong \frac{0.3}{R_o C_o}$$

LOOP GAIN: relates the amount of phase change between the input signal and the VCO signal for a shift in input signal frequency (assuming the loop remains in lock). In servo theory, this is called the "velocity error coefficient."

$$\text{Loop gain} = K_o K_D \left(\frac{1}{\text{sec}} \right)$$

$$K_o = \text{oscillator sensitivity} \left(\frac{\text{radians/sec}}{\text{volt}} \right)$$

$$K_D = \text{phase detector sensitivity} \left(\frac{\text{volts}}{\text{radian}} \right)$$

The loop gain of the LM565 is dependent on supply voltage, and may be found from:

$$K_o K_D = \frac{33.6 f_o}{V_c}$$

f_o = VCO frequency in Hz

V_c = total supply voltage to circuit

Loop gain may be reduced by connecting a resistor between pins 6 and 7; this reduces the load impedance on the output amplifier and hence the loop gain.

HOLD IN RANGE: the range of frequencies that the loop will remain in lock after initially being locked.

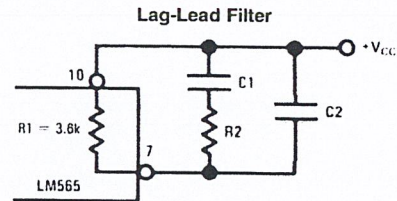
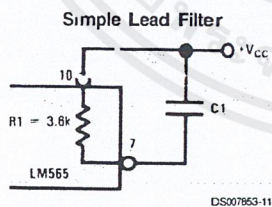
$$f_H = \pm \frac{8 f_o}{V_c}$$

f_o = free running frequency of VCO

V_c = total supply voltage to the circuit

THE LOOP FILTER

In almost all applications, it will be desirable to filter the signal at the output of the phase detector (pin 7); this filter may take one of two forms:



A simple lag filter may be used for wide closed loop bandwidth applications such as modulation following where the frequency deviation of the carrier is fairly high (greater than 10%), or where wideband modulating signals must be followed.

The natural frequency of the closed loop response may be found from:

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_o K_D}{R_1 C_1}}$$

Associated with this is a damping factor:

$$\delta = \frac{1}{2} \sqrt{\frac{1}{R_1 C_1 K_o K_D}}$$

For narrow band applications where a narrow noise bandwidth is desired, such as applications involving tracking a slowly varying carrier, a lead lag filter should be used. In general, if $1/R_1 C_1 < K_o K_D$, the damping factor for the loop becomes quite small resulting in large overshoot and possible instability in the transient response of the loop. In this case, the natural frequency of the loop may be found from

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_o K_D}{\tau_1 + \tau_2}}$$

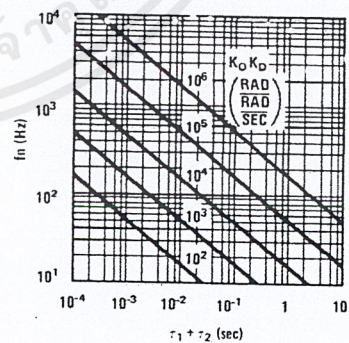
$$\tau_1 + \tau_2 = (R_1 + R_2) C_1$$

R_2 is selected to produce a desired damping factor δ , usually between 0.5 and 1.0. The damping factor is found from the approximation:

$$\delta \cong \pi \tau_2 f_n$$

These two equations are plotted for convenience.

Filter Time Constant vs Natural Frequency



LM566C Voltage Controlled Oscillator

General Description

The LM566CN is a general purpose voltage controlled oscillator which may be used to generate square and triangular waves, the frequency of which is a very linear function of a control voltage. The frequency is also a function of an external resistor and capacitor.

The LM566CN is specified for operation over the 0°C to +70°C temperature range.

Features

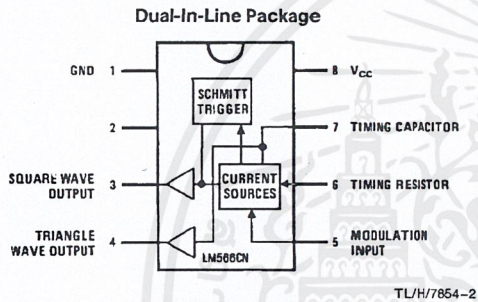
- Wide supply voltage range: 10V to 24V
- Very linear modulation characteristics

- High temperature stability
- Excellent supply voltage rejection
- 10 to 1 frequency range with fixed capacitor
- Frequency programmable by means of current, voltage, resistor or capacitor

Applications

- FM modulation
- Signal generation
- Function generation
- Frequency shift keying
- Tone generation

Connection Diagram

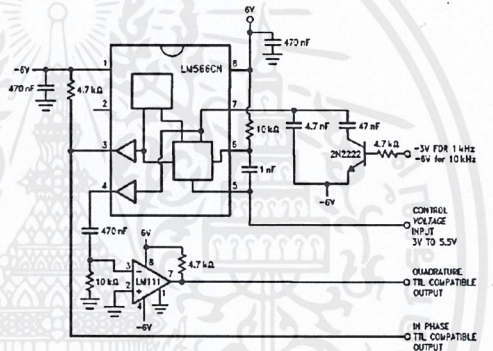


Order Number LM566CN
See NS Package Number N08E

TL/H/7854-2

Typical Application

1 kHz and 10 kHz TTL Compatible
Voltage Controlled Oscillator



TL/H/7854-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Supply Voltage	26V
Power Dissipation (Note 1)	1000 mW
Operating Temperature Range, LM566CN	0°C to +70°C
Lead Temperature (Soldering, 10 sec.)	+260°C

Electrical Characteristics $V_{CC} = 12V, T_A = 25^\circ C, AC$ Test Circuit

Parameter	Conditions	LM566C			Units
		Min	Typ	Max	
Maximum Operating Frequency	$R_O = 2k$ $C_O = 2.7 \mu F$	0.5	1		MHz
VCO Free-Running Frequency	$C_O = 1.5 nF$ $R_O = 20k$ $f_O = 10 kHz$	-30	0	+30	%
Input Voltage Range Pin 5		$\frac{3}{4} V_{CC}$		V_{CC}	
Average Temperature Coefficient of Operating Frequency			200		ppm/°C
Supply Voltage Rejection	10-20V		0.1	2	%/V
Input Impedance Pin 5		0.5	1		MΩ
VCO Sensitivity	For Pin 5, From 8-10V, $f_O = 10 kHz$	6.0	6.6	7.2	kHz/V
FM Distortion	±10% Deviation		0.2	1.5	%
Maximum Sweep Rate			1		MHz
Sweep Range			10:1		
Output Impedance Pin 3			50		Ω
Pin 4			50		Ω
Square Wave Output Level	$R_{L1} = 10k$	5.0	5.4		Vp-p
Triangle Wave Output Level	$R_{L2} = 10k$	2.0	2.4		Vp-p
Square Wave Duty Cycle		40	50	60	%
Square Wave Rise Time			20		ns
Square Wave Fall Time			50		ns
Triangle Wave Linearity	+1V Segment at $\frac{1}{2} V_{CC}$		0.5		%

Note 1: The maximum junction temperature of the LM566CN is 150°C. For operation at elevated junction temperatures, maximum power dissipation must be derated based on a thermal resistance of 115°C/W, junction to ambient.

Applications Information

The LM566CN may be operated from either a single supply as shown in this test circuit, or from a split (\pm) power supply. When operating from a split supply, the square wave output (pin 3) is TTL compatible (2 mA current sink) with the addition of a 4.7 kΩ resistor from pin 3 to ground.

A 0.001 μF capacitor is connected between pins 5 and 6 to prevent parasitic oscillations that may occur during VCO switching.

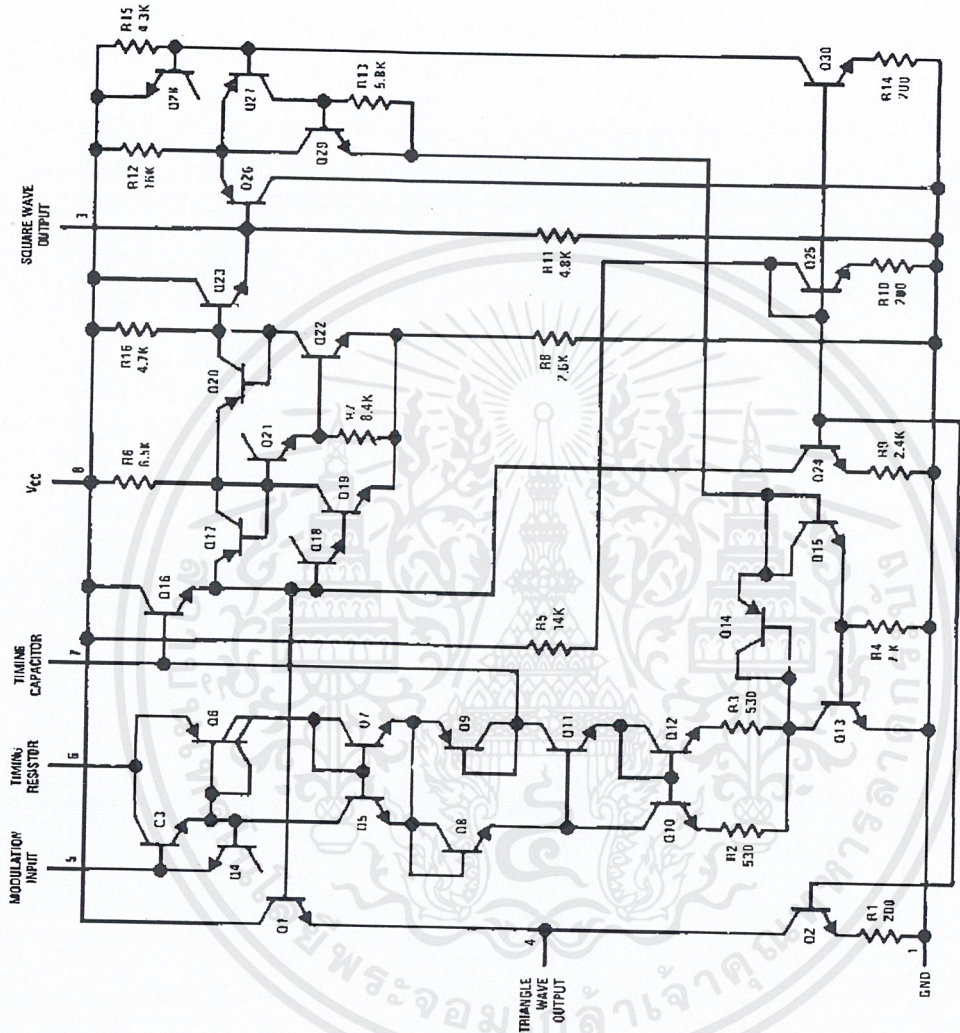
$$f_O = \frac{2.4(V^+ - V_5)}{R_O C_O V^+}$$

where

$$2K < R_O < 20K$$

and V_5 is voltage between pin 5 and pin 1.

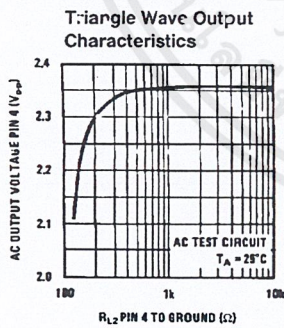
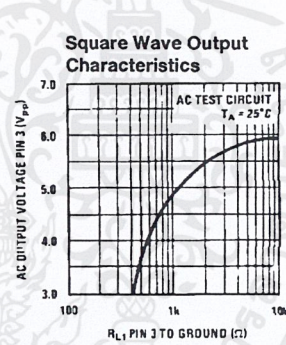
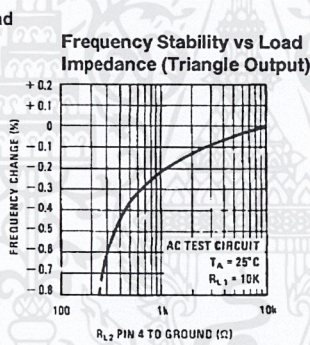
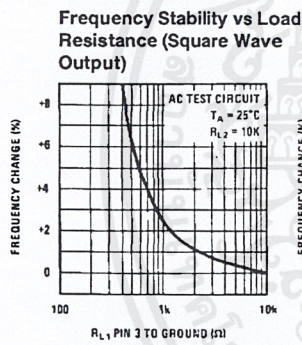
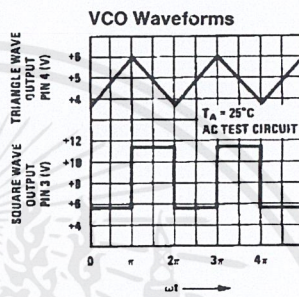
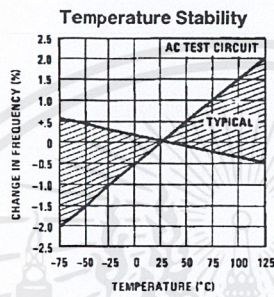
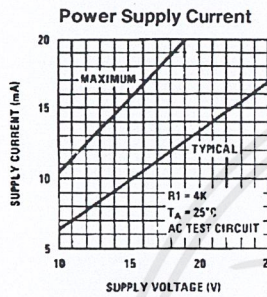
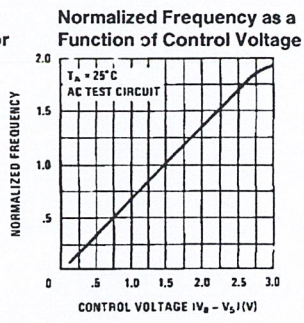
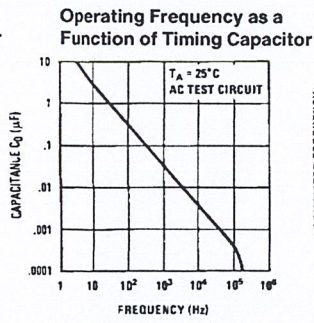
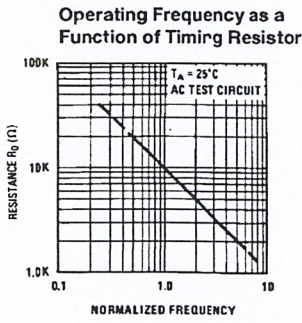
Schematic Diagram



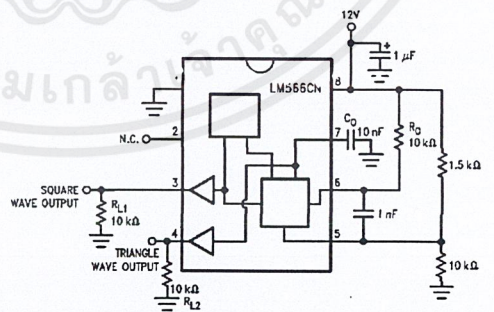
TL/H/7854-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics



AC Test Circuit

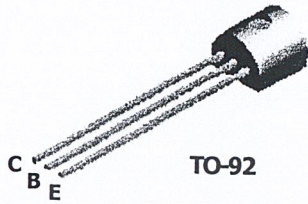


TL/H/7854-4

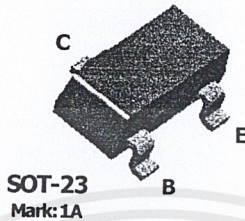
TL/H/7854-5

TL/H/7854-6

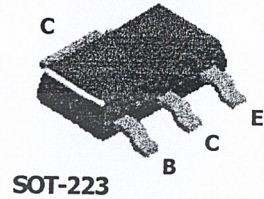
2N3904



MMBT3904



PZT3904



NPN General Purpose Amplifier

This device is designed as a general purpose amplifier and switch. The useful dynamic range extends to 100 mA as a switch and to 100 MHz as an amplifier.

Absolute Maximum Ratings* $T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CE0}	Collector - Emitter Voltage	40	V
V_{CB0}	Collector - Base Voltage	60	V
V_{EB0}	Emitter - Base Voltage	6.0	V
I_C	Collector Current - Continuous	200	mA
T_J, T_{stg}	Operating and Storage Junction Temperature Range	-55 to +150	$^\circ\text{C}$

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:

- 1) These ratings are based on a maximum junction temperature of 150 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

Thermal Characteristics $T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Characteristic	Max			Units
		2N3904*	MMBT3904**	PZT3904	
P_D	Total Device Dissipation Derate above 25 $^\circ\text{C}$	625 5.0	350 2.8	1,000 8.0	mW mW/ $^\circ\text{C}$
$R_{\theta JC}$	Thermal Resistance, Junction to Case	83.3			$^\circ\text{C}/\text{W}$
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	2003	571	125	$^\circ\text{C}/\text{W}$

*Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06."

**Device mounted on FR-4 PCB 36 mm X 18 mm X 1.5 mm; mounting pad for the collector lead min. 6 cm².

NPN General Purpose Amplifier

(continued)

Electrical Characteristics T_A = 25°C unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Max	Units
--------	-----------	-----------------	-----	-----	-------

OFF CHARACTERISTICS

V _{(BR)CEO}	Collector-Emitter Breakdown Voltage	I _C = 1.0 mA, I _B =	0	40	V
V _{(BR)CBO}	Collector-Base Breakdown Voltage	I _C = 10 μA, I _E = 0	6	0	V
V _{(BR)EBO}	Emitter-Base Breakdown Voltage	I _E = 10 μA, I _C = 0	6	0	V
I _{BL}	Base Cutoff Current	V _{CE} = 30 V, V _{EB} =	3	5	nA
I _{CEx}	Collector Cutoff Current	V _{CE} = 30 V, V _{EB} =	3	5	nA

ON CHARACTERISTICS*

h _{FE}	DC Current Gain	I _C = 0.1 mA, V _{CE} = 1.0 V I _C = 1.0 mA, V _{CE} = 1.0 V I _C = 10 mA, V _{CE} = 1.0 V I _C = 50 mA, V _{CE} = 1.0 V I _C = 100 mA, V _{CE} = 1.0 V	40 70 100 60 30	300	
V _{CE(sat)}	Collector-Emitter Saturation Voltage	I _C = 10 mA, I _B = 1.0 mA I _C = 50 mA, I _B = 5.0 mA		0.2 0.3	V
V _{BE(sat)}	Base-Emitter Saturation Voltage	I _C = 10 mA, I _B = 1.0 mA I _C = 50 mA, I _B = 5.0 mA	0.65 0.85	0.95	V

SMALL SIGNAL CHARACTERISTICS

f _T	Current Gain - Bandwidth Product	I _C = 10 mA, V _{CE} = 20 V, f = 100 MHz	30	0	MHz
C _{obo}	Output Capacitance	V _{CB} = 5.0 V, I _E = 0, f = 1.0 MHz		4.0	pF
C _{ibo}	Input Capacitance	V _{EB} = 0.5 V, I _C = 0, f = 1.0 MHz		8.0	pF
NF	Noise Figure	I _C = 100 μA, V _{CE} = 5.0 V, R _S = 1.0kΩ, f = 10 Hz to 15.7kHz		5.0	dB

SWITCHING CHARACTERISTICS

t _d	Delay Time	V _{CC} = 3.0 V, V _{BE} =	0.5	V	35 ns
t _r	Rise Time	I _C = 10 mA, I _{B1} =	1.0	mA	35 ns
t _s	Storage Time	V _{CC} = 3.0 V, I _C =	1.0	mA	200 ns
t _f	Fall Time	I _{B1} = I _{B2} =	1.0	mA	50 ns

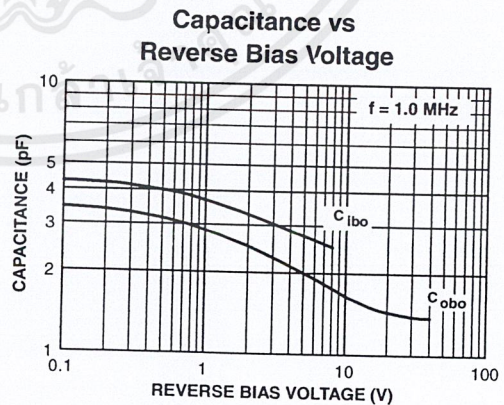
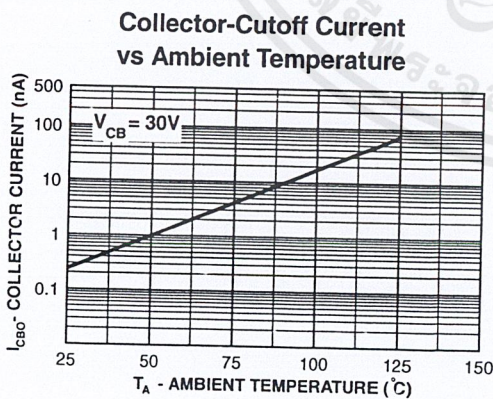
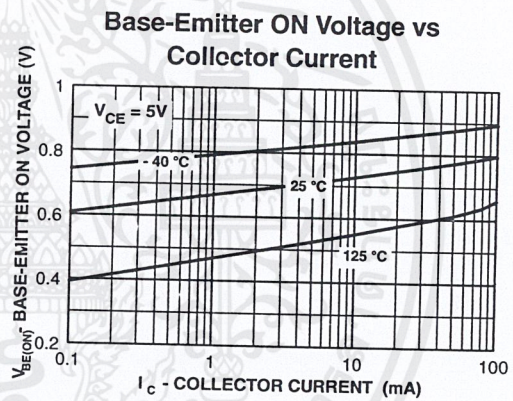
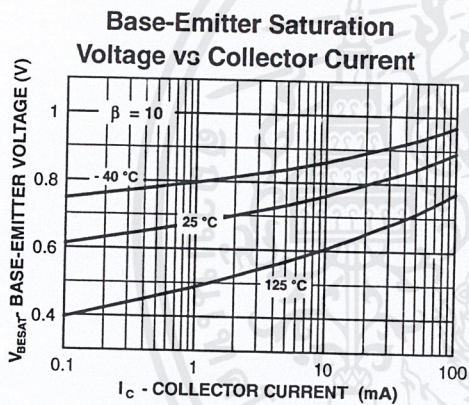
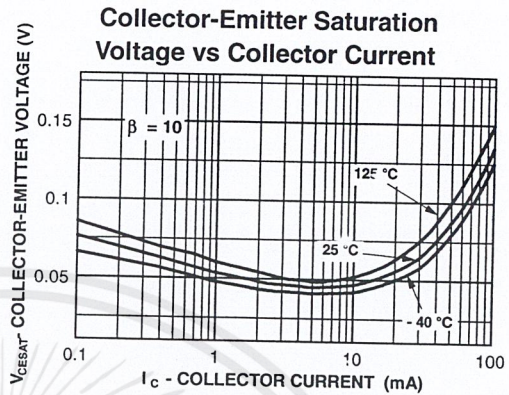
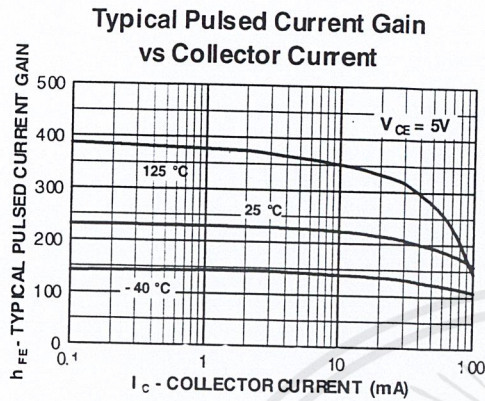
*Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%

Spice Model

NPN (Is=6.734f Xti=3 Eg=1.11 Vaf=74.03 Bf=416.4 Ne=1.259 Ise=6.734 Ikf=66.78m Xtb=1.5 Br=.7371 Nc=2 Isc=0 Ikr=0 Rc=1 Cjc=3.658p Mjc=.3085 Vjc=.75 Fc=.5 Cje=4.493p Mje=.2593 Vje=.75 Tr=239.5n Tf=301.2p Itf=.4 Vtf=4 Xtf=2 Rb=10)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

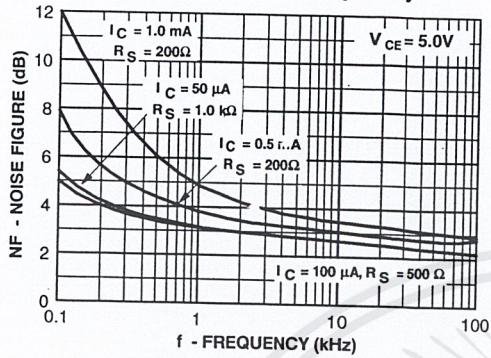
Typical Characteristics



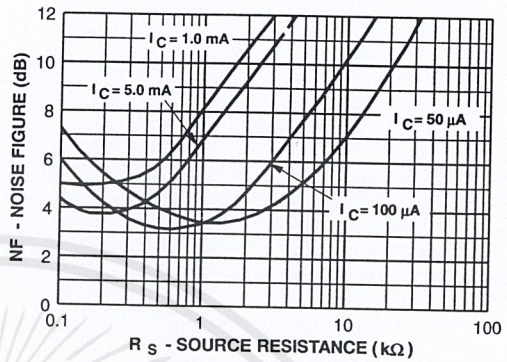
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Characteristics (continued)

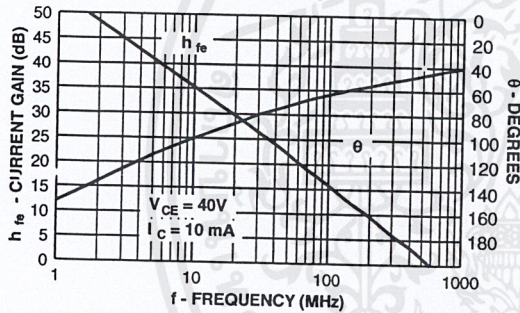
Noise Figure vs Frequency



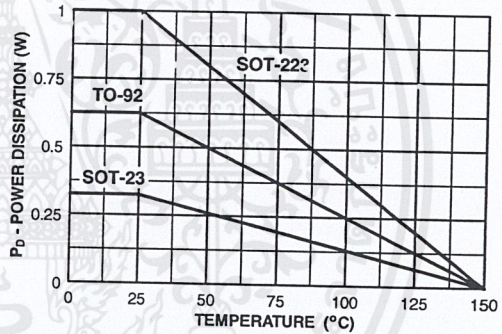
Noise Figure vs Source Resistance



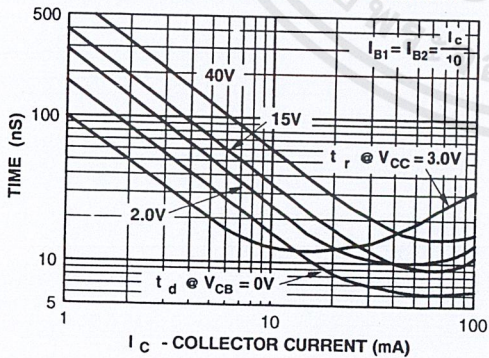
Current Gain and Phase Angle vs Frequency



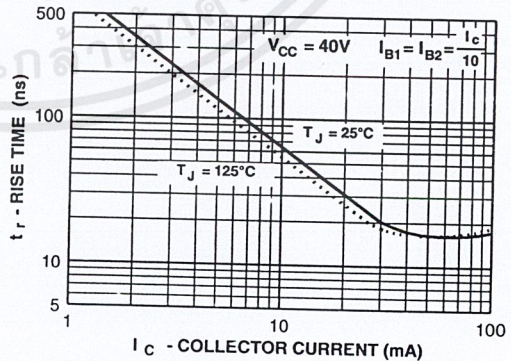
Power Dissipation vs Ambient Temperature



Turn-On Time vs Collector Current



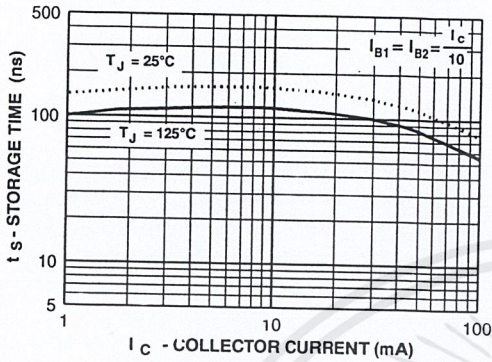
Rise Time vs Collector Current



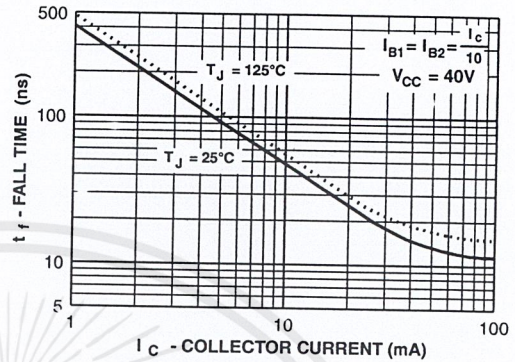
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Characteristics (continued)

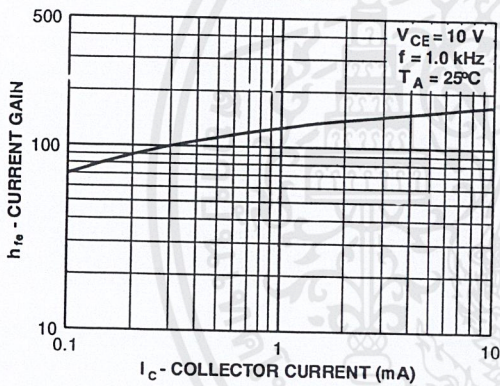
Storage Time vs Collector Current



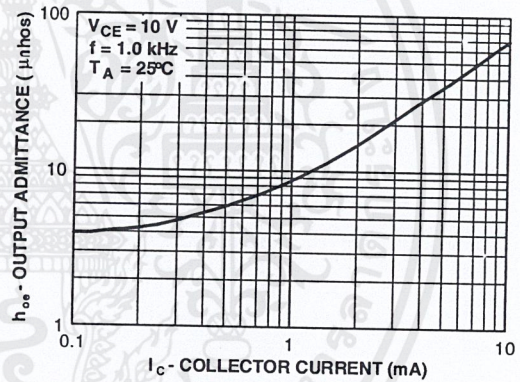
Fall Time vs Collector Current



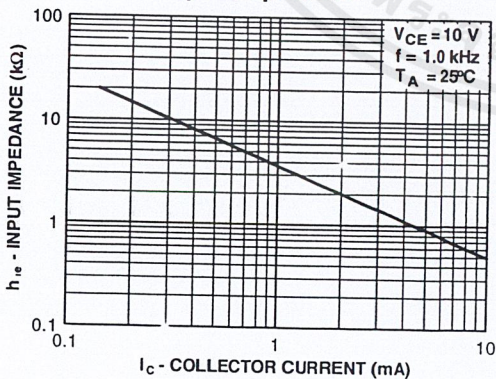
Current Gain



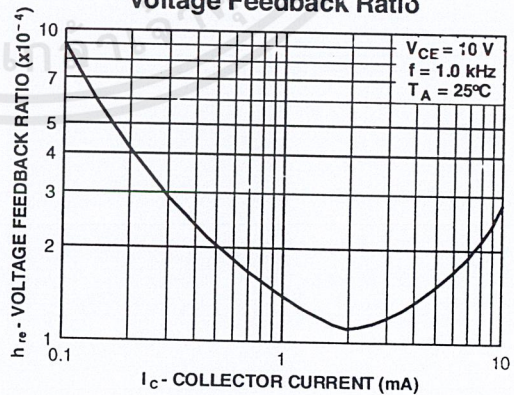
Output Admittance



Input Impedance



Voltage Feedback Ratio



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits

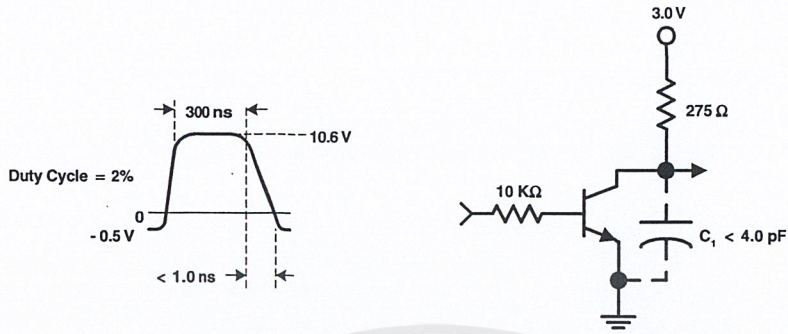


FIGURE 1: Delay and Rise Time Equivalent Test Circuit

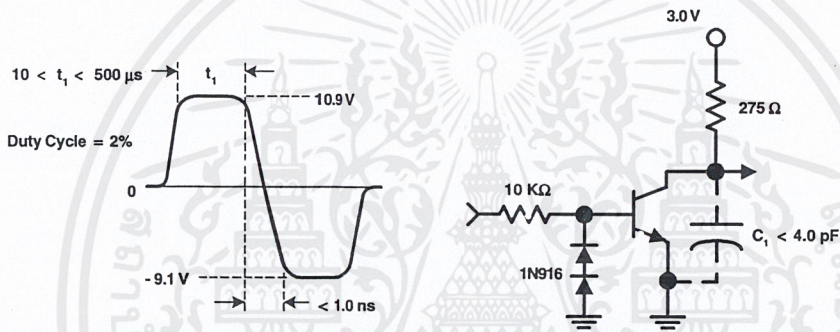
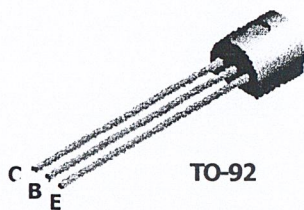


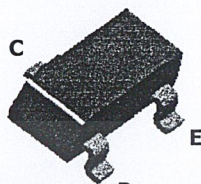
FIGURE 2: Storage and Fall Time Equivalent Test Circuit

2N3906



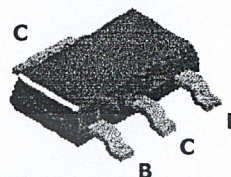
TO-92

MMBT3906



SOT-23
Mark: 2A

PZT3906



SOT-223

PNP General Purpose Amplifier

This device is designed for general purpose amplifier and switching applications at collector currents of 10 μ A to 100 mA.

Absolute Maximum Ratings*

$T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CE0}	Collector - Emitter Voltage	40	V
V_{CBO}	Collector - Base Voltage	40	V
V_{EBO}	Emitter - Base Voltage	5.0	V
I_C	Collector Current - Continuous	200	mA
T_J, T_{stg}	Operating and Storage Junction Temperature Range	-55 to +150	$^\circ\text{C}$

*These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:

- 1) These ratings are based on a maximum junction temperature of 150 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.
- 3) All voltages (V) and currents (A) are negative polarity for PNP transistors.

Thermal Characteristics

$T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Characteristic	Max			Units
		2N3906*	MMBT3906*	PZT3906	
P_D	Total Device Dissipation Derate above 25 $^\circ\text{C}$	625	350	1,000	mW
		5.0	2.8	8.0	mW/ $^\circ\text{C}$
$R_{\theta JC}$	Thermal Resistance, Junction to Case	83.3			$^\circ\text{C}/\text{W}$
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	2003	571	25	$^\circ\text{C}/\text{W}$

*Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06."

**Device mounted on FR-4 PCB 36 mm X 18 mm X 1.5 mm; mounting pad for the collector lead min. 6 cm².

PNP General Purpose Amplifier

(continued)

Electrical Characteristics T_A = 25°C unless otherwise noted

Symbol	Parameter	Test Conditions	Min	Max	Units
--------	-----------	-----------------	-----	-----	-------

OFF CHARACTERISTICS

V _{(BR)CEO}	Collector-Emitter Breakdown Voltage	*I _C = 1.0 mA, I _B =	0	40	V
V _{(BR)CBO}	Collector-Base Breakdown Voltage	I _C = 10 μA, I _E = 0	4	0	V
V _{(BR)EBO}	Emitter-Base Breakdown Voltage	I _E = 10 μA, I _C = 0	5	0	V
I _{BL}	Base Cutoff Current	V _{CE} = 30 V, V _{BE} =	3	0	nA
I _{CX}	Collector Cutoff Current	V _{CE} = 30 V, V _{BE} =	3	0	nA

ON CHARACTERISTICS

h _{FE}	DC Current Gain	*I _C = 0.1 mA, V _{CE} = 1.0 V I _C = 1.0 mA, V _{CE} = 1.0 V I _C = 10 mA, V _{CE} = 1.0 V I _C = 50 mA, V _{CE} = 1.0 V I _C = 100 mA, V _{CE} = 1.0 V	60 80 100 60 30	300	
V _{CE(sat)}	Collector-Emitter Saturation Voltage	I _C = 10 mA, I _B = 1.0 mA I _C = 50 mA, I _B = 5.0 mA		0.25 0.4	V
V _{BE(sat)}	Base-Emitter Saturation Voltage	I _C = 10 mA, I _B = 1.0 mA I _C = 50 mA, I _B = 5.0 mA	0.65	0.85 0.95	V

SMALL SIGNAL CHARACTERISTICS

f _r	Current Gain - Bandwidth Product	I _C = 10 mA, V _{CE} = 20 V, f = 100 MHz	25	0	MHz
C _{obo}	Output Capacitance	V _{CB} = 5.0 V, I _E = 0, f = 100 kHz		4.5	pF
C _{ibo}	Input Capacitance	V _{EB} = 0.5 V, I _C = 0, f = 100 kHz		10	pF
NF	Noise Figure	I _C = 100 μA, V _{CE} = 5.0 V, R _S = 1.0kΩ, f = 10 Hz to 15.7 kHz		4	dB

SWITCHING CHARACTERISTICS

t _d	Delay Time	V _{CC} = 3.0 V, V _{BE} =	0	5	ns
t _r	Rise Time	I _C = 10 mA, I _{B1} =	1	0	ns
t _s	Storage Time	V _{CC} = 3.0 V, I _C =	1	0	ns
t _f	Fall Time	I _{B1} = I _{B2} =	1	0	ns

*Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle < 2.0%

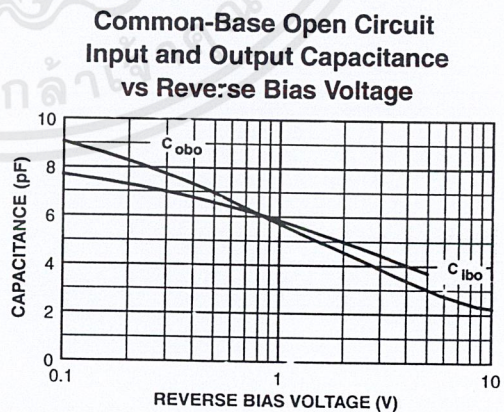
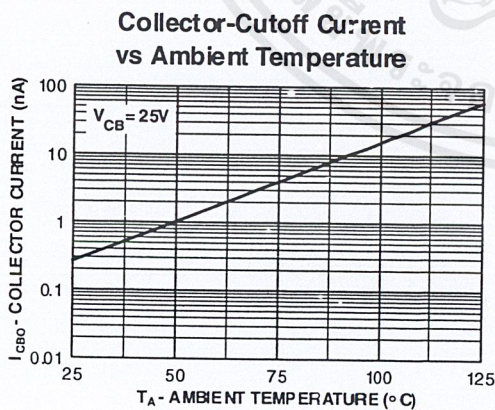
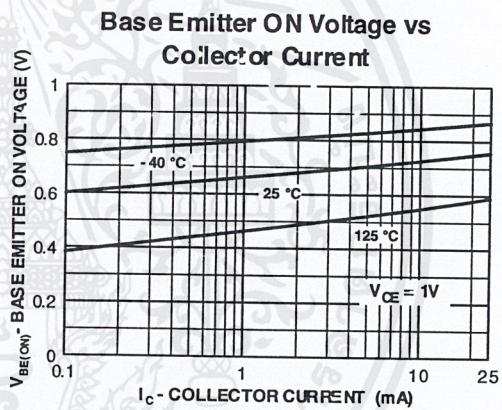
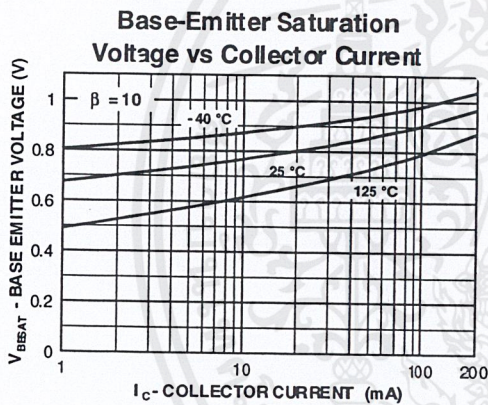
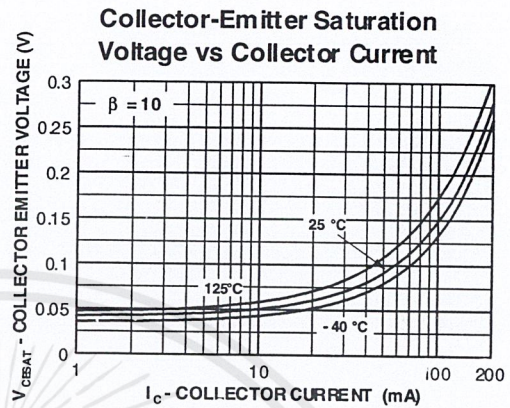
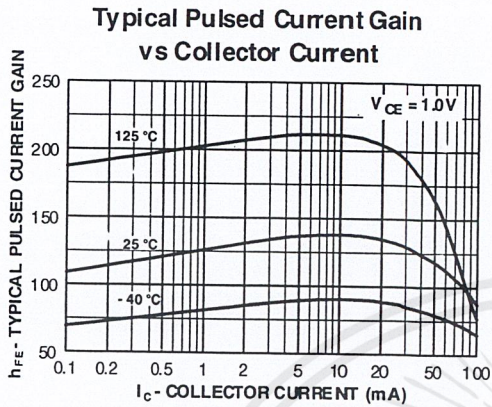
NOTE: All voltages (V) and currents (A) are negative polarity for PNP transistors.

Spice Model

PNP (Is=1.41f Xti=3 Eg=1.11 Vaf=18.7 Bf=180.7 Ne=1.5 Ise=0 Ikf=80m Xtb=1.5 Br=4.977 Nc=2 Isc=0 Ikr=0 Rc=2.5 Cjc=9.728p Mjc=.5776 Vjc=.75 Fc=.5 Cje=8.063p Mje=.3677 Vje=.75 Tr=33.42n Tf=179.3p Itf=.4 Vtf=4 Xtf=6 Rb=10)

PNP General Purpose Amplifier
(continued)

Typical Characteristics



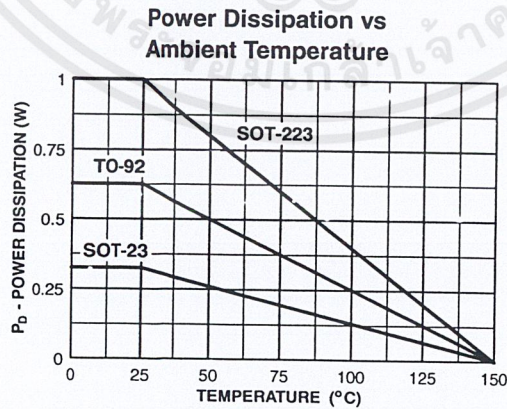
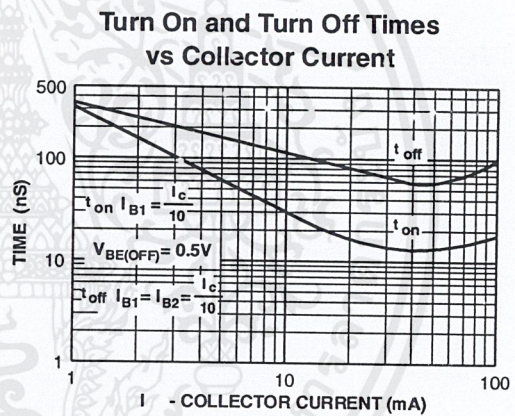
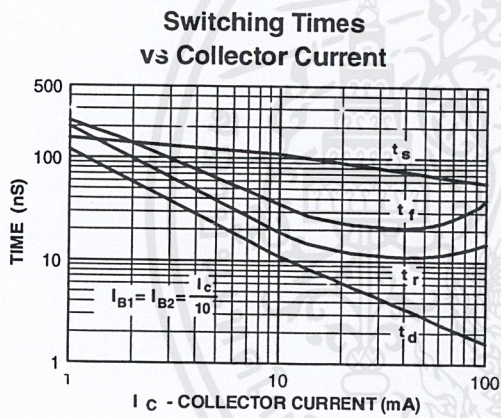
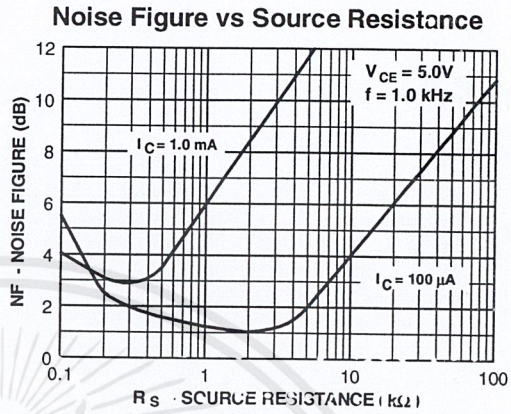
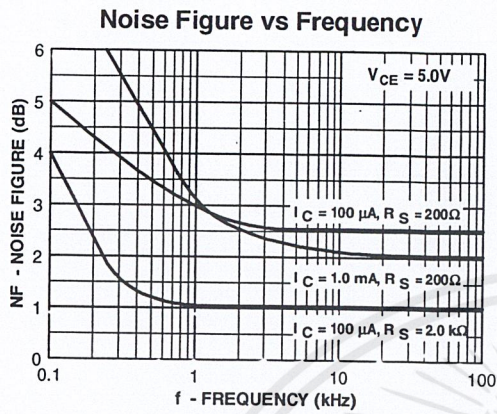
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PNP General Purpose Amplifier

(continued)

2N3906 / MMBT3906 / PZT3906

Typical Characteristics (continued)



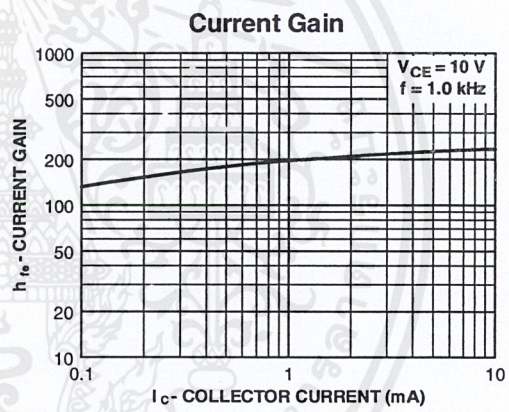
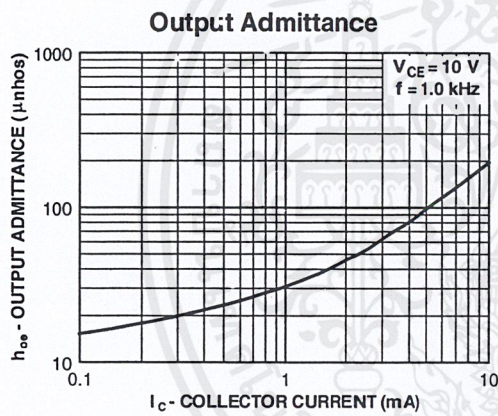
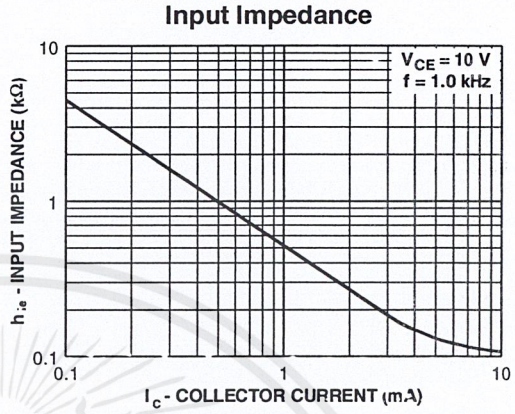
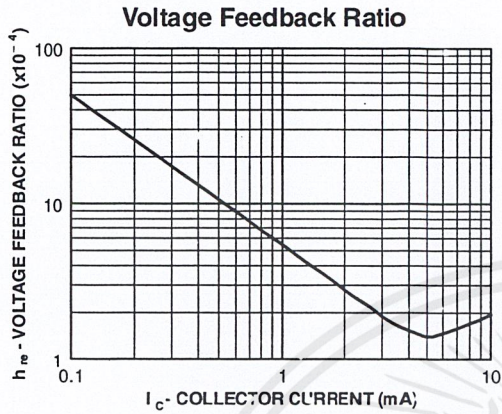
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PNP General Purpose Amplifier

(continued)

2N3906 / MMBT3906 / PZT3906

Typical Characteristics (continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

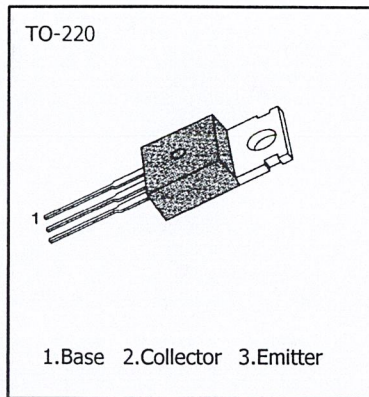
TIP41 SERIES (TIP41/41A/41B/41C) NPN EPITAXIAL SILICON TRANSISTOR

MEDIUM POWER LINEAR SWITCHING APPLICATIONS

• Complement to TIP42/42A/42B/42C

ABSOLUTE MAXIMUM RATINGS

Characteristic	Symbol	Rating	Unit
Collector Base Voltage : TIP41	V_{CBO}	40	V
: TIP41A		60	V
: TIP41B		80	V
: TIP41C		100	V
Collector Emitter Voltage : TIP41	V_{CEO}	40	V
: TIP41A		60	V
: TIP41B		80	V
: TIP41C		100	V
Emitter-Base Voltage	V_{EBO}	5	V
Collector Current (DC)	I_C	6	A
Collector Current (Pulse)	I_C	10	A
Base Current	I_B	2	A
Collector Dissipation ($T_C=25^\circ\text{C}$)	P_C	65	W
Collector Dissipation ($T_A=25^\circ\text{C}$)	P_C	2	W
Junction Temperature	T_J	150	$^\circ\text{C}$
Storage Temperature	T_{STG}	-65 ~ 150	$^\circ\text{C}$



ELECTRICAL CHARACTERISTICS ($T_C=25^\circ\text{C}$)

Characteristic	Symbol	Test Conditions	Min	Max	Unit
*Collector Emitter Sustaining Voltage : TIP41	$BV_{CEO(sus)}$	$I_C = 30\text{mA}, I_B = 0$	40		V
: TIP41A			60		V
: TIP41B			80		V
: TIP41C			100		V
Collector Cutoff Current : TIP41/41A	I_{CEO}	$V_{CE} = 30\text{V}, I_B = 0$		0.7	mA
: TIP41B/41C		$V_{CE} = 60\text{V}, I_B = 0$		0.7	mA
Collector Cutoff Current : TIP41	I_{CES}	$V_{CE} = 40\text{V}, V_{EB} = 0$		400	μA
: TIP41A		$V_{CE} = 60\text{V}, V_{EB} = 0$		400	μA
: TIP41B		$V_{CE} = 80\text{V}, V_{EB} = 0$		400	μA
: TIP41C		$V_{CE} = 100\text{V}, V_{EB} = 0$		400	μA
Emitter Cutoff Current	I_{EBO}	$V_{EB} = 5\text{V}, I_C = 0$		1	mA
*DC Current Gain	h_{FE}	$V_{CE} = 4\text{V}, I_C = 0.3\text{A}$	30		
		$V_{CE} = 4\text{V}, I_C = 3\text{A}$	15	75	
*Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$I_C = 6\text{A}, I_B = 600\text{mA}$		1.5	V
*Base-Emitter On Voltage	$V_{BE(on)}$	$V_{CE} = 4\text{V}, I_C = 6\text{A}$		2.0	V
Current Gain Bandwidth Product	f_T	$V_{CE} = 10\text{V}, I_C = 500\text{mA}$	3.0		MHz
		$f = 1\text{MHz}$			

* Pulse Test: $PW \leq 300\mu\text{s}$, Duty Cycle $\leq 2\%$

FAIRCHILD
SEMICONDUCTOR

©1999 Fairchild Semiconductor Corporation

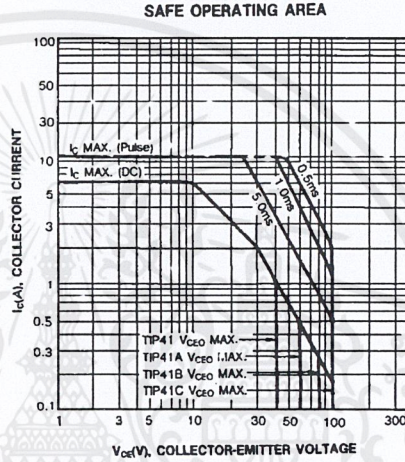
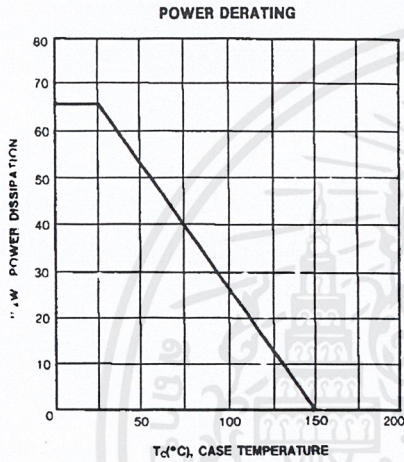
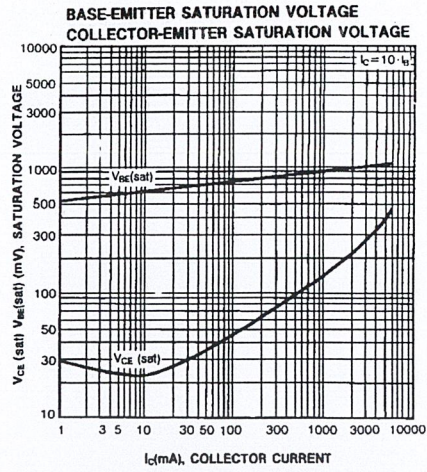
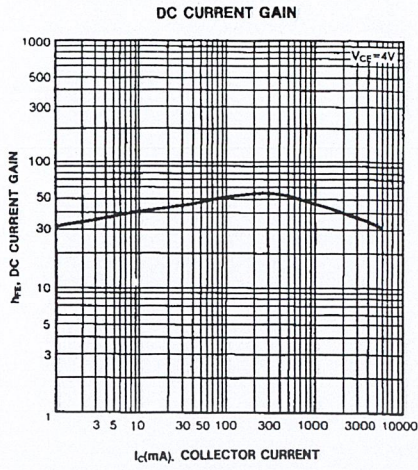
Rev. B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIP41 SERIES

(TIP41/41A/41B/41C)

NPN EPITAXIAL SILICON TRANSISTOR



FAIRCHILD
SEMI CONDUCTOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRADEMARKS

The following are registered and unregistered trademarks Fairchild Semiconductor owns or is authorized to use and is not intended to be an exhaustive list of all such trademarks.

ACE^x™
CoolFET™
CROSSVOLT™
E²CMOS™
FACT™
FACT Quiet Series™
FAST®
FASTr™
GTO™
HiSeC™

ISOPLANAR™
MICROWIRE™
POP™
PowerTrench™
QS™
Quiet Series™
SuperSOT™-3
SuperSOT™-6
SuperSOT™-8
TinyLogic™

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.

2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

PRODUCT STATUS DEFINITIONS

Definition of Terms

Datasheet Identification	Product Status	Definition
Advance Information	Formative or In Design	This datasheet contains the design specifications for product development. Specifications may change in any manner without notice.
Preliminary	First Production	This datasheet contains preliminary data, and supplementary data will be published at a later date. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
No Identification Needed	Full Production	This datasheet contains final specifications. Fairchild Semiconductor reserves the right to make changes at any time without notice in order to improve design.
Obsolete	Not in Production	This datasheet contains specifications on a product that has been discontinued by Fairchild semiconductor. The datasheet is printed for reference information only.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้