สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การควบคุมในเวลาจริง

Real Time Workshop

โดย

นายผดุงศักดิ์ รุ่งเรืองระยับกุล

นายพงศธร งามสกุลรุ่งโรจน์

เลขหมู่.....
เลขทะเบียน 45719
วัน, เดือน, ปี 13 ก.พ. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมระบบควบคุม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2544

ภาควิชา ระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การควบคุมในเวลาจริง

ผู้จัดทำ

1. นายผดุงศักดิ์ รุ่งเรืองระยับกุล
2. นายพงศธร งามสกุลรุ่งโรจน์

.....อาจารย์ที่ปรึกษา

(รศ. สุเธียร เกียรติสุนทร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมในเวลาจริง

นายผดุงศักดิ์ รุ่งเรืองระยับกุล
นายพงศธร งามสกุลรุ่งโรจน์
รศ. สุเชียร เกียรติสุนทร อาจารย์ที่ปรึกษา
ปีการศึกษา 2544

บทคัดย่อ

เป็นที่ทราบกันดีว่าในปัจจุบันโปรแกรม แมทแลป(Program Matlab) เป็นโปรแกรมที่สามารถพัฒนา วิเคราะห์และออกแบบระบบควบคุมได้อย่างมีประสิทธิภาพ แต่โปรแกรมนี้ก็สามารถทำการวิเคราะห์ได้เพียงระบบควบคุมที่จำลองขึ้นเท่านั้น หมายความว่าผู้ใช้ต้องทำการสร้างระบบควบคุมจริงขึ้นมาอีกทีหนึ่ง อาจจะอยู่ในรูปของวงจรต่างๆ ซึ่งอาจทำให้เกิดความคลาดเคลื่อนของตัวแปรต่างๆ แต่ถ้าเราสามารถนำผลลัพธ์ (Output) ที่เกิดขึ้นในเวลาจริงจากอุปกรณ์ต่างๆมาทำการวิเคราะห์โดยระบบในโปรแกรมแมทแลปและส่งผลตอบสนองออกไปควบคุมได้ทันทีก็จะเป็นการเพิ่มความเที่ยงตรงให้กับระบบมากขึ้น โดยเริ่มแรกจะทำการออกแบบและสร้างอินเตอร์เฟสการ์ด (Interface Card) เพื่อทำการรับส่งข้อมูลระหว่างอุปกรณ์ภายนอกกับคอมพิวเตอร์(Computer)ผ่านทางพอร์ตขนาน (Parallel Port) จากนั้นก็เขียนโปรแกรมเพื่อติดต่อกับอินเตอร์เฟสการ์ดนั้นขึ้นมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

REAL TIME WORKSHOP

Padungsak Rungrueangrayapgul
Pongstorn Ngamskulrungroj
Vice Professor Sutian Kiartsuntorn Advisor
2001

Abstract

In the present, it is known widely Matlab is a program having efficacy in analysis and design control system. But it only can analyses simulated control system. This means users or operators must design real control system for any purposes (maybe in feature of integrated circuits), it therefore makes error of any variables occur. However, if we can take real time output from each peripheral equipment to be compiled and computed by control system in Matlab and send response out suddenly to control it then accuracy in system will be increased. First, we design interface card for getting and sending any data and signal between computer and peripheral equipment pass through parallel port. Consequently, we now use our own program for cooperating of computer and interface card.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทนำ 1

1.1 ภาครับสัญญาณจากภายนอกสู่คอมพิวเตอร์ 1

1.2 ภาครับสัญญาณจากคอมพิวเตอร์สู่ภายนอก 1

ทฤษฎี 2

2.1 ความรู้เกี่ยวกับพอร์ตขนาน 2

2.2 เทคโนโลยี (Technology) ทีทีแอล 3

2.3 ซิมูลิ้งค์ 4

2.4 เรียลไทม์ เวอร์คชอพ (Realtime Workshop) 4

2.4.1 เรียลไทม์วินโดว์ทาร์เก็ต (Real Time Window Target) 5

2.4.2 การเริ่มต้นการปฏิบัติการณ์ realtime 5

2.5 เอส-ฟังก์ชั่น 6

2.5.1 เอส-ฟังก์ชั่นคืออะไร? 6

2.5.2 การใช้เอส-ฟังก์ชั่นในโมเดล(Model) 6

2.5.3 จะใช้เอส-ฟังก์ชั่นเมื่อไร 7

2.5.4 เอส-ฟังก์ชั่นทำงานได้อย่างไร 8

2.5.5 ขั้นตอนการซิมูเลชั่น 8

2.5.6 วิธีการเรียกกลับเอส-ฟังก์ชั่น (S-Function Callback Methods) 9

2.5.7 หลักการของเอส-ฟังก์ชั่น 10

การคำนวณและการสร้าง 12

3.1 การสร้างอินเตอร์เฟสการ์ด 12

3.1.1 สัญลักษณ์อธิบายตามรูปที่ 3.1 12

3.1.2 การวิเคราะห์วงจรคร่าวๆตามรูปที่ 3.1 14

3.1.3 เบอร์และชื่อ IC แต่ละตัวที่ใช้ในอินเตอร์เฟสการ์ด 14

3.1.4 การเชื่อมต่อไอซีแต่ละตัวเป็นอินเตอร์เฟสการ์ด 14

3.1.5 วงจรพาวเวอร์ ซับพลาย (Power Supply) 16

3.1.6 ระบบในลักษณะลูปปิด 17

3.1.7 ลายปริ๊นท์ของอินเตอร์เฟสการ์ด 18

3.2 การเขียนเอส-ฟังก์ชั่นในภาษาซี (C MEX S-Function) 19

3.2.1 คำประกาศ ที่จำเป็นสำหรับตำแหน่งบนสุดของเอส-ฟังก์ชั่น 19

3.2.2 คำประกาศที่จำเป็นสำหรับที่ตำแหน่งล่างสุดของเอส-ฟังก์ชั่น 20

3.2.3 การจัดการเกี่ยวกับข้อผิดพลาดที่เกิดขึ้น 20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.5 ขอบเขตข้อมูลของเอส-ฟังก์ชั่น 22
3.2.6 การเข้าสัญญาณอินพุทของพอร์ต 23
3.3 อธิบายรูทีนที่จำเป็นในการเขียนเรียลไทม์เวิร์คชอร์พของเอส-ฟังก์ชั่น 25
3.3.1 รูทีนเมื่อตัวแปรมีการเปลี่ยนค่า (Parameter Changes) 25
3.3.2 รูทีนการกำหนดคุณลักษณะของบล็อคเอส-ฟังก์ชั่น 26
3.3.3 รูทีนการปรับแต่งค่าลักษณะของอินพุทและเอาท์พุทพอร์ต 27
3.3.4 รูทีนการตั้งค่าคาบการสุ่มของเวลาในซีเม็กเอส-ฟังก์ชั่น 27
3.3.5 รูทีนการจัดสรรหน่วยความจำ 29
3.3.6 รูทีนการกำหนดค่าเริ่มต้นของเอส-ฟังก์ชั่น 29
3.3.7 รูทีนของเอส-ฟังก์ชั่นที่ถูกเรียกขณะทำการซิมูเลชั่น 30
3.3.8 การใช้เอส-ฟังก์ชั่นสำหรับเรียลไทม์เวิร์คชอร์พ 30
3.3.9 ซิมสตรัคของซีเม็กเอส-ฟังก์ชั่น (C MEX S-Function SimStruct) 32
การทดลองและผลการทดลอง 36
4.1 การทดลองส่งผ่านค่าสัญญาณจากดิจิตอลออกสู่ภายนอก 36
4.2 การทดลองอ่านค่าสัญญาณอินพุทจากภายนอก 38
บทวิจารณ์และสรุป 39
5.1 สรุปผลการปฏิบัติงาน 39
5.2 ผลที่ได้รับจากโครงงาน 39
ภาคผนวก 40
กิตติกรรมประกาศ 41
หนังสืออ้างอิง 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่ 2.1: ความสัมพันธ์ระหว่างบล็อคของเอส-ฟังก์ชั่น และไดอะล็อกบล็อคของตัวมัน และซอร์ดไฟล์ (Source file) ซึ่งเป็นตัวกำหนดพฤติกรรมของบล็อค 7
รูปที่ 2.2 แสดงลักษณะทางคณิตศาสตร์ของซิมูลิ้งค์บล็อค.....8
รูปที่ 2.3 แสดงการกระทำการซิมูเลชั่นของซิมูลิ้งค์ 9
รูปที่ 3.1 บล็อคไดอะแกรม (Block Diagram) โดยรวมของอินเตอร์เฟสการ์ด 13
รูปที่ 3.2 แสดงการเชื่อมต่ออุปกรณ์ของอินเตอร์เฟสการ์ด.....15
รูปที่ 3.3 แสดงวงจรปรับแรงดัน +,- 15 16
รูปที่ 3.4 แสดงวงจรปรับแรงดัน + 5 16
รูปที่ 3.5 บล็อกไดอะแกรมของระบบทั้งหมดในลักษณะลูปปิด 17
รูปที่ 3.6 แสดงลายวงจรด้านบน.....18
รูปที่ 3.7 แสดงลายวงจรด้านล่าง 18
รูปที่ 3.8 ความสัมพันธ์ระหว่างเอส-ฟังก์ชั่นกับข้อมูลของเอส-ฟังก์ชั่น.....23
รูปที่3.9 แสดงถึงการเข้าถึงสัญญาณอินพุท.....24
รูปที่ 4.1 แสดงการตั้งค่าตัวแปรของเอส-ฟังก์ชั่น 36
รูปที่ 4.2 แสดงผลการส่งผ่านข้อมูลออกจากเอส-ฟังก์ชั่นบล็อกสู่ภายนอก 37
รูปที่ 4.3 แสดงผลการอ่านค่าข้อมูลออกจากเอส-ฟังก์ชั่นบล็อกจากภายนอก.....38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 2.1 แสดงคุณสมบัติพอร์ตขนานเรียงตามหมายเลขขา 2
ตารางที่ 2.2 แสดงพอร์ตสถานะ (Status Port) เรียงตามบิต 2
ตารางที่ 2.3 แสดงพอร์ตควบคุม (Control Port) เรียงตามบิต 3
ตารางที่ 2.4 แสดงพอร์ตข้อมูล (Data Port) เรียงตามบิต 3
ตารางที่ 2.5 แสดงตระกูลย่อยของทีทีแอลเทคโนโลยี 4
ตารางที่ 3.1 เฮดเดอร์ไฟล์ที่ถูกรวมโดยซิมสตรัคเมื่อคอมไพล์ (compile) เป็นเม็กไฟล์ 19
ตารางที่ 3.2 เฮดเดอร์ไฟล์ที่ถูกรวมโดยซิมสตรัคเมื่อถูกใช้โดยเรียลไทม์เวิร์คชอร์พ 20
ตารางที่ 3.3 แมโครซิมสตรัคที่จำเป็นในการสร้างเรียลไทม์เวิร์คชอร์พ 33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ก่อนที่จะนำสัญญาณไปประมวลผลโดยโปรแกรมแมทแลปนั้นจำเป็นต้องมีการ์ดอินเตอร์เฟสเพื่อเป็นตัวกลางในการติดต่อระหว่างคอมพิวเตอร์กับอุปกรณ์ภายนอกก่อนโดยจะแบ่งเป็น 2 ภาคคือ ภาครับสัญญาณจากภายนอกสู่คอมพิวเตอร์ และภาคส่งสัญญาณสู่ภายนอกจากคอมพิวเตอร์

1.1 ภาครับสัญญาณจากภายนอกสู่คอมพิวเตอร์

สัญญาณจากภายนอกหรือพูดอีกนัยหนึ่งก็คือข้อมูลเอาท์พุท (Output) จากอุปกรณ์ต่างๆ ที่เราต้องการจะควบคุมต้องมีชนิดของสัญญาณเป็นสัญญาณอนาล็อก (Analogue) เป็นดิจิตอล (Digital) ไม่ได้เพราะการ์ดอินเตอร์เฟสไม่ได้ออกแบบมาเพื่อการนี้ เมื่อได้รับสัญญาณเอาท์พุทที่แปลงเป็นแรงดันไฟฟ้า แล้วแรงดันไฟฟ้านั้นก็จะถูกแปลงให้เป็นดิจิตอล โดยเทียบกับระดับแรงดันอ้างอิง (Voltage Reference) จากนั้นก็จะนำข้อมูลดิจิตอลนั้นไปประมวลผลในภายในซิมูลิ้งค์ (Simulink) ของโปรแกรมแมทแลปอีกทีหนึ่ง

1.2 ภาครับสัญญาณจากคอมพิวเตอร์สู่ภายนอก

เมื่อคอมพิวเตอร์ประมวลผลเสร็จแล้ว ก็จะทำการส่งข้อมูลในรูปดิจิตอลออกมาโดยข้อมูลจะถูกแปลงเป็นสัญญาณอนาล็อค (ในรูปของแรงดันไฟฟ้า) ไปควบคุมอุปกรณ์ภายนอกต่อไป

จากนั้นในส่วนของโปรแกรมเราก็จะก็สร้างเอสฟังก์ชั่น (S-Function) หรือบล็อคไดอะแกรมในซิมูลิ้งค์ (Block Diagram in Simulink) โดยการเขียนโปรแกรมภาษาซี (C) ลงในแมทแลป เรียกว่าซีเม็กซ์-เอสฟังก์ชั่น (C-mex S-Function)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎี

2.1 ความรู้เกี่ยวกับพอร์ตขนาน

ในโครงงานนี้การเชื่อมต่อระหว่างการ์ดอินเตอร์เฟสและคอมพิวเตอร์ใช้พอร์ตขนานเป็นทางผ่าน เนื่องจากเราต้องการรับและส่งข้อมูลแบบขนาน 10 บิต (Bit) (ครั้งแรกส่ง 8 บิตและครั้งที่สองส่ง 2 บิต) โดยพอร์ตขนานทั่วไปมีจำนวนขา (Pins) 25 ขา แต่ละขามีคุณสมบัติดังนี้

ตารางที่ 2.1 แสดงคุณสมบัติพอร์ตขนานเรียงตามหมายเลขขา

เบอร์ขา	1	2	3	4	5	6	7	8	9
รีจิสเตอร์ (Register)	คอนโทรล (Control) บิต 0	ดาต้า (Data) บิต 0	ดาต้า บิต 1	ดาต้า บิต 2	ดาต้า บิต 3	ดาต้า บิต 4	ดาต้า บิต 5	ดาต้า บิต 6	ดาต้า บิต 7
ทิศทาง เข้า/ออก	เข้า/ออก	เข้า/ ออก	เข้า/ ออก	เข้า/ ออก	เข้า/ ออก	เข้า/ ออก	เข้า/ ออก	เข้า/ ออก	เข้า/ ออก

เบอร์ขา	10	11	12	13	14	15	16	17	18-25
รีจิสเตอร์	สเตตัส (Status) บิต 6	สเตตัส บิต 7	สเตตัส บิต 5	สเตตัส บิต 4	คอนโทรล บิต 1	สเตตัส บิต 3	คอนโทรล บิต 2	คอนโทรล บิต 3	กราวด์
ทิศทาง เข้า/ออก	เข้า	เข้า	เข้า	เข้า	เข้า/ออก	เข้า	เข้า/ออก	เข้า/ออก	-

ตารางที่ 2.2 แสดงพอร์ตสถานะ (Status Port) เรียงตามบิต

สเตตัส พอร์ต	บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
เบอร์ขา	11	10	12	13	15	-	-	-
ทิศทาง เข้า/ออก	เข้า	เข้า	เข้า	เข้า	เข้า	-	-	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 แสดงพอร์ตควบคุม (Control Port) เรียงตามบิต

คอนโทรลพอร์ต	บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
เบอร์ขา	-	-	-	-	17	16	14	1
ทิศทาง เข้า/ออก	-	-	-	-	เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก

ตารางที่ 2.4 แสดงพอร์ตข้อมูล (Data Port) เรียงตามบิต

ดาต้าพอร์ต	บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
เบอร์ขา	9	8	7	6	5	4	3	2
ทิศทาง เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก	เข้า/ออก

การส่งค่าและรับค่าของพอร์ตขนานเป็นการทำงานแบบ ทีทีแอล ลอจิก(TTL Logic) หรือ ทรานซิสเตอร์ ทรานซิสเตอร์ ลอจิก (Transistor Transistor Logic)

2.2 เทคโนโลยี (Technology) ทีทีแอล

ไอซี (IC) ทุกตัวที่ใช้ในวงจรอินเตอร์เฟสการ์ด สามารถใช้ได้กับเทคโนโลยี ทีทีแอล ซึ่งเทคโนโลยี ทีทีแอล คือ ตระกูลที่ถูกพัฒนาเพื่อใช้ทรานซิสเตอร์ในการสวิตช์ (Switch) เลือกลอจิกในการปฏิบัติงาน โดยมีนิยามไว้ 2 ค่า คือ ลอจิก 0 = 0 โวลต์ (Volt) ถึง 0.8 โวลต์ และ ลอจิก 1 = 2 โวลต์ ถึง 5 โวลต์ แบ่งได้เป็น 6 ตระกูลย่อยตามความเร็ว (Speed) และกำลัง (Power)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตระกูล (Family)	อักษรตรงกลาง	เวลาดีเลย์ (Time Delay,ns)	กำลัง (Power, mW)	ตัวอย่าง
เบสิค(Basic)		10	10	74244
โลว์ พาวเวอร์(Low Power)	L	35	1	74L244
ช๊อตทกี้(Schottky)	S	3	18	74S244
โลว์ พาวเวอร์ ช๊อตทกี้	LS	9	2	74LS244
แอ๊ดว้านซ์ (Advance)ช๊อตทกี้	AS	1.5	10	74AS244
แอ๊ดว้านซ์ โลว์ พาวเวอร์ ช๊อตทกี้	ALS	4	1	74ALS244

ตารางที่ 2.5 แสดงตระกูลย่อยของทีทีแอลเทคโนโลยี

2.3 ซิมูลิ้งค์

ซิมูลิ้งค์เป็นซอฟต์แวร์ ที่ใช้สำหรับการสร้างโมเดล , การจำลอง และการวิเคราะห์ระบบแบบไดนามิก ซึ่งสามารถใช้ได้กับ ระบบที่เป็นเชิงเส้นและไม่เชิงเส้น โดยสร้างโมเดลในรูปแบบระบบเวลาต่อเนื่อง , ระบบเวลาไม่ต่อเนื่อง และระบบไฮบริด โดยที่ระบบเป็นแบบมัลติเรต (multirate) ได้

สำหรับการสร้างโมเดลซิมูลิ้งค์ มีการติดต่อกับผู้ใช้แบบกราฟฟิค(GUI) โดยการสร้างโมเดลเป็นบล็อคได้ง่ายโดยการใช้เม้าส์ ซิมูลิ้งค์จะมีประเภทของบล็อคต่างได้แก่ ซิ้งค์(sinks) , แหล่งกำเนิด (sources) , ส่วนประกอบเชิงเส้นและไม่เชิงเส้น (linear and nonlinears) และอุปกรณ์เชื่อมต่อต่างๆ (connectors) และเราก็สามารถสร้างบล็อคขึ้นมาได้เองอีกด้วย

เมื่อสร้างบล็อคแล้วก็จะสามารถจำลองระบบโดยใช้วิธีต่างๆ ทั้งจากเมนูของซิมูลิ้งค์เอง หรือใส่เข้ามาทางหน้าต่างของแมทแลป และสามารถใช้สโคปหรือบล็อคแสดงผลต่างๆในการดูแลผลไปพร้อมกับที่ระบบจำลองทำงานอยู่ หรืออาจทำการเปลี่ยนแปลงตัวแปรต่างๆได้ทันที

2.4 เรียลไทม์ เวอร์คชอพ (Realtime Workshop)

มีหน้าที่สร้างโปรแกรมภาษาซี โดยอัตโนมัติให้กับซิมูลิ้งค์ มันจะสร้างรหัสภาษาซีขึ้นมาโดยตรงจากบล็อคไดอะแกรมของซิมูลิ้งค์ และจะสร้างโปรแกรมอัตโนมัติที่สามารถทำงานในเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จริงในสิ่งแวดล้อมที่ต่างๆ เช่น การทำงานกับไมโครคอนโทรลเลอร์และตัวประมวลสัญญาณดิจิตอล ซึ่งการทำจะต้องใช้ความรู้ในด้านต่างๆดังนี้คือ

2.4.1เรียลไทม์วินโดว์ทาร์เก็ต (Real Time Window Target)

คือซอฟต์แวร์ที่อนุญาตให้ภาษาซีที่ถูกสร้างโดยเรียลไทม์เวอร์คชอพ ทำงานได้ในเวลาจริงบนคอมพิวเตอร์ โดยที่ในคอมพิวเตอร์จะต้องมีโปรแกรมแมทแลป ,ซิมูลิ้งค์ และเรียล-ไทม์เวอร์คชอพการประบุกต์ใช้ทั่วๆไปของเรียลไทม์วินโดว์ทาร์แก็ต ได้แก่ การควบคุมในเวลาจริง , การประมวลผลสัญญาณและการจำลองแบบฮารดแวร์อินเดอะลูป(Hardware in The Loop) รหัสภาษาซีที่สร้างขึ้น จะทำงานได้เร็วบนวินโดวส์ 95,98 และเอ็นที (NT) ขณะที่ทำงานกับโมเดลในหมวดเวลาจริง เรียลไทม์วินโดวส์ทาร์เก็ต จะจับข้อมูลในช่วงเวลาที่กำหนดจากช่องสัญญาณหนึ่งช่องหรือมากกว่านั้น และใช้ข้อมูลที่จับได้นั้นเป็นอินพุทให้กับโมเดลในซิมูลิ้งค์ที่เขียนขึ้น เมื่อทำการประมวลข้อมูลออกมาเรียบร้อยแล้ว ข้อมูลจะถูกส่งไปยังภายนอกผ่านทางสัญญาณเอาต์พุทของอินพุทบอร์ด เรียล-ไทม์วินโดวส์ทาร์เก็ต ใช้ความสามารถที่มีอยู่ใน เรียล-ไทม์ของเคอร์เนลพิเศษ สำหรับสนับสนุนแต่ละปฏิบัติการณ์ของวินโดวส์ และสำหรับความเร็วของการคอมไฟล์(compile) ซีโปรแกรม มันจะให้บล็อคคำสั่ง ซึ่งมีจำนวนมากกว่า 60 บล็อคคำสั่งที่ใช้ในการติดต่อกับฮาร์ดแวร์ สัญญาณบางทีถูกจับและถูกบันทึกข้อมูลลงในสโคป โดยใช้การติดต่อระบบภายนอกของซิมูลิ้งค์ เพื่อที่จะทำให้เราสามารถสังเกตพฤติกรรมของระบบเรียลไทม์ได้

เรียลไทม์วินโดว์ทาร์เก็ต ประกอบด้วยชุดของแหล่งกำเนิด , เลขฐานสองสำหรับไดรเวอร์ไลบรารี่(driver libraries) ของอุปกรณ์อินพุทเอาต์พุท , ตารางที่ใช้ในการสร้างไฟล์ และเมคส์-ไฟล์ อินเตอร์เฟส (Mex-files interface) หลังจากที่ได้สร้างบล็อคไดอะแกรมโมเดลในซิมูลิ้งค์และใช้เรียล-ไทม์ เวอร์ชอพ สร้างเรียลไทม์ โมเดล โดยการคลิกที่ปุ่มบิ้วด์ (build) ที่หน้าเรียลไทม์ เวอร์คชอพของ ไดอะลอกบล็อค ซิมูลิ้งค์พารามิเตอร์ หน่วยของ เมคส์-ไฟล์ อินเตอร์เฟส จะถูกใช้เพื่ออนุญาตให้โหมดการทำงานภายนอกของซิมูลิ้งค์ ทำการส่งค่าตัวแปรใหม่ให้ เรียลไทม์ โมดูล กลับมา เรายังสามารถแวดงผลสัญญาณนี้ออกทางสโคปของซิมูลิ้งค์ได้

2.4.2การเริ่มต้นการปฏิบัติการณ์ realtime

เมื่อการสร้างเรียลไทม์ โมเดลได้สำเร็จแล้วเราสามารถทดสอบได้โดยการทดสอบการทำงานในที่เวลาจริงและดูผลที่เกิดขึ้นจากการปฏิบัติการณ์ เริ่มต้นการปฏิการณ์ rtvdp โมเดล โดยไปเลือกคำสั่ง เอ็กซ์เทอร์นอล(external) ในเมนูของซิมูเลชั่น และเลือกคำสั่ง คอนเน็คท์ทู

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทาร์เก็ต (connect to target) และจะเห็นว่าสามารถที่จะเลือกคำสั่งสตาร์ทเรียลไทม์โค้ด (Start realtime Code) จากนั้นจะสังเกตเห็นกราฟขึ้นที่สโคปของซิมูลิ้งค์ ค่อยๆเคลื่อนที่สอดคล้องกับเวลาจริง หลังจากนั้นถ้าหากทำการทดลองนี้อีกครั้งโดยการทดสอบการทำงานของโมเดลนี้ขึ้นตรงกับซิมูลิ้งค์โดยไม่ใช้เรียลไทม์วินโดว์ทาร์เก็ต จะเห็นว่าการทำงานจะไม่เป็นไปตามเวลาจริง

2.5 เอส-ฟังก์ชั่น

2.5.1 เอส-ฟังก์ชั่นคืออะไร?

เอสฟังก์ชั่นเป็นการอธิบายด้วยภาษาคอมพิวเตอร์ของบล็อคของซิมูลิ้งค์ (Simulink block) ซึ่งสามารถเขียนในโดยใช้แมทแลป, ภาษาซี, ซี++, Ada, ฟอร์แทรน โดยภาษาซี, ซี ++, Ada, ฟอแทรน จะคอมไพล์ในลักษณะของเม็กซ์-ไฟล์ (MEX-files)

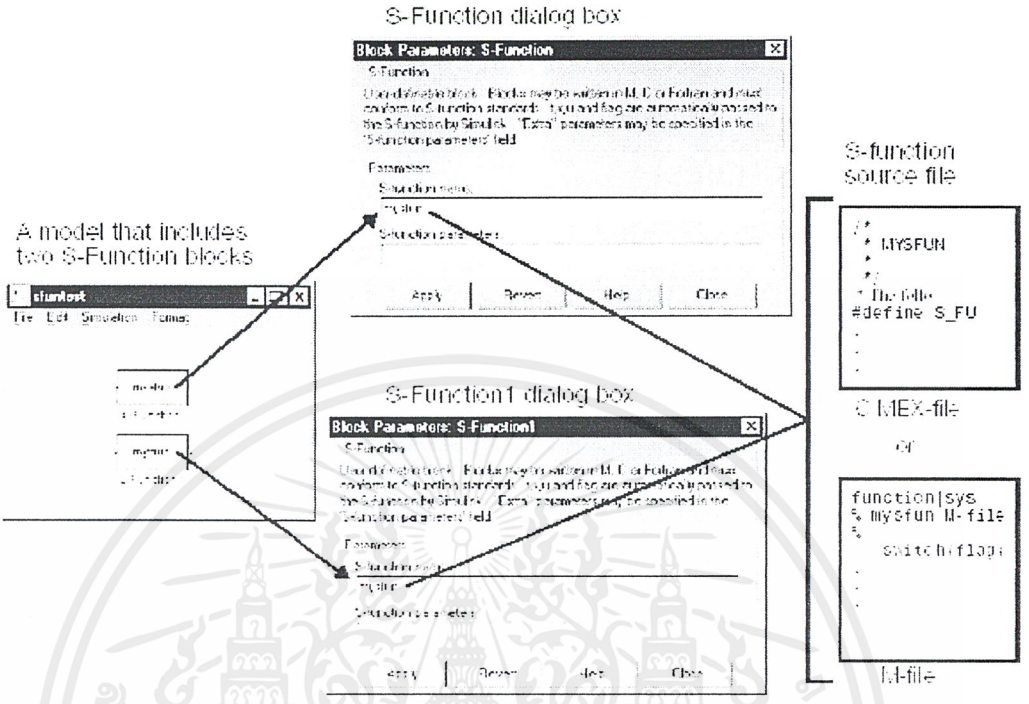
เอส-ฟังก์ชั่นจะใช้โครงสร้างในการเขียนโปรแกรมที่เรียกใช้แบบพิเศษ ใช้เพื่อเราสามารถติดต่อกับตัวแก้สมการของซิมูลิ้งค์ (Simulink's equation solvers.) ซึ่งจะเหมือนกับการติดต่อระหว่างซิมูลิ้งค์บล็อคที่มีอยู่แล้ว กับตัวแก้สมการของซิมูลิ้งค์

โดยปรกติแล้วรูปแบบของเอส-ฟังก์ชั่นจะสามารถใช้กับระบบต่อเนื่อง (Continuous) ระบบไม่ต่อเนื่อง (Discrete) และ ระบบไฮบริด (Hybrid)

2.5.2 การใช้เอส-ฟังก์ชั่นในโมเดล(Model)

การบรรจุเอส-ฟังก์ชั่นลงในโมเดลของซิมูลิ้งค์ จะต้องวางบล็อคของเอส-ฟังก์ชั่นจากซิมูลิ้งค์ฟังก์ชั่นและตาราง(Simulink's Functions&Table block library) ลงไปในโมเดลและตั้งชื่อเอส-ฟังก์ชั่นลงในช่อง S-function name ของไดอะล็อกของ เอส - ฟังก์ชั่นบล็อคดังรูปภาพต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1: ความสัมพันธ์ระหว่างบล็อคของเอส-ฟังก์ชั่น และไดอะล็อกบล็อคของตัวมัน และซอร์ดไฟล์ (Source file) ซึ่งเป็นตัวกำหนดพฤติกรรมของบล็อค

จากตัวอย่างในรูป โมเดลจะประกอบด้วยบล็อคของเอส-ฟังก์ชั่น 2 บล็อค ซึ่งทั้งสองบล็อคก็อ้างอิงไปที่ซอร์ดไฟล์เดียวกันคือ mysfun ซึ่งเป็นได้ทั้งซี-เม็กซ์ และเอ็มไฟล์

2.5.3จะใช้เอส-ฟังก์ชั่นเมื่อไร

ส่วนมากการใช้เอส-ฟังชั่นจะใช้เพื่อสร้างซิมูลิ้งค์บล็อคที่สามารถกำหนดค่าได้เอง เราสามารถใช้ เอส-ฟังก์ชั่นสำหรับการใช้ที่หลากหลาย รวมถึง

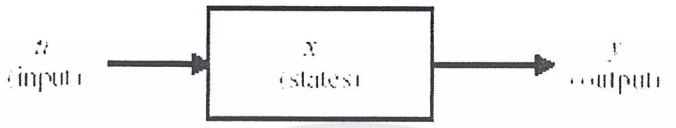
- การเพิ่มบล็อคปรกติ เข้าไปในซิมูลิ้งค์
- การเพิ่มบล็อคที่แทนไดร์เวอร์ของอุปกรณ์ต่างๆ (hardware device drivers)
- สร้างโค้ดภาษาซีที่มีอยู่แล้วลงไปในการซีมูเลชั่น
- อธิบายระบบเสมือนเป็นสมการที่อยู่ในรูปแบบเซตทางคณิตศาสตร์
- การใช้กราฟฟิกเอนิเมชั่น(Graphic animations)

ข้อดีของเอสฟังก์ชั่นคือ เราสามารถสร้างบล็อค ที่สามารถเปลี่ยนค่าตัวแปร ในแต่ละส่วนของ-บล็อคได้หลายๆครั้งนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.4เอส-ฟังก์ชั่นทำงานได้อย่างไร

บล็อคของซิมูลิ้งค์จะประกอบด้วยเซตของอินพุท, เซตของเสตท และเซตของเอาท์พุท โดยเอาท์พุทจะเป็นฟังก์ชั่นที่เกิดจากค่า คาบการสุ่มของเวลา, ค่าอินพุท และ ค่าเสตทของบล็อค(block's states)

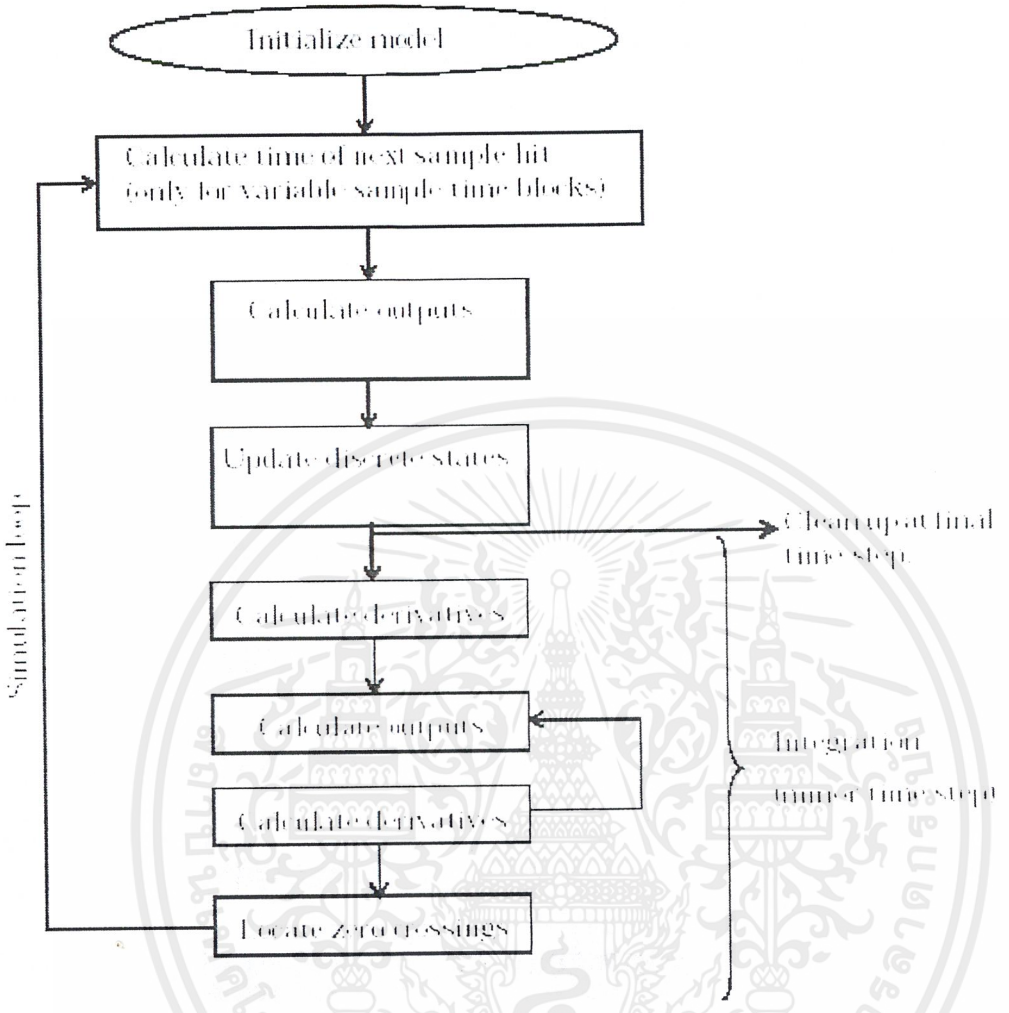


รูปที่ 2.2 แสดงลักษณะทางคณิตศาสตร์ของซิมูลิ้งค์บล็อค

2.5.5ขั้นตอนการซิมูเลชั่น

การทำงานของโมเดลซิมูลิ้งค์จะเริ่มจากขั้นตอนการกำหนดค่าเริ่มต้น (Initialization phase) ซึ่งในขั้นตอนแรกนี้ซิมูลิ้งค์จะสร้างไลบารี่บล็อค(library block)ไปเป็นโมเดล โดยจะถ่ายทอดค่าความกว้าง, ชนิดของข้อมูล, คาบการสุ่มของเวลา, ตัวแปรที่ต้องการหาค่า, คำนวณอันดับทำงานของบล็อค และ จัดสรรหน่วยความจำ เมื่อเสร็จขั้นตอนนี้แล้วก็จะเข้าสู่ลูปการซิมูเลชั่น (Simulation loop) ซึ่งซิมูลิ้งค์จะปฏิบัติบล็อคของโมเดลโดยทำตามลำดับที่ได้คำนวณไว้แล้วในขั้นตอนการกำหนดค่าเริ่มต้น ซึ่งจะทำขั้นตอนนี้จนกว่าการซิมูเลชั่นนั้นจะเสร็จสิ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงการกระทำการซิมูเลชั่นของซิมูลิ้งค์

2.5.6 วิธีการเรียกกลับเอส-ฟังก์ชั่น (S-Function Callback Methods)

เอส-ฟังก์ชั่น ประกอบด้วยเซตของวิธี "การเรียกกลับเอส-ฟังก์ชั่น" ซึ่งแสดงหน้าที่ที่จำเป็นในแต่ละขั้นตอนการซิมูเลชั่น

ระหว่างการจำลองโมเดลในแต่ละขั้นตอนการซิมูเลชั่น ซิมูลิ้งค์จะเรียกใช้วิธีสำหรับแต่ละบล็อคเอส-ฟังก์ชั่นที่เหมาะสม หน้าที่ที่ต้องปฏิบัติจะประกอบไปด้วย

- การตั้งค่าเริ่มต้น (**Initialization**) ซึ่งขั้นตอนนี้จะทำก่อนเข้าสู่ลูปการซิมูเลชั่น
  - ตั้งค่าเริ่มต้นของซิมสตรัค (Initialize the SimStruct) โดยซิมสตรัคคือโครงสร้างการซิมูเลชั่นซึ่งประกอบด้วยข้อมูลเกี่ยวกับเอส-ฟังก์ชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เซตของจำนวนและมิติของอินพุทและเอาท์พุทพอร์ต
- เซตของค่าคาบการสุ่มของเวลาในแต่ละบล็อค
- การจัดสรรพื้นที่ในการเก็บข้อมูลและขนาดของอาร์เรย์ (array)

➢ การคำนวณค่าคาบเวลาในการสุ่มครั้งต่อไป
(Calculation of next sample hit)

เกิดเมื่อเราได้สร้างบล็อคที่สามารถเปลี่ยนแปลงคาบการสุ่มของเวลาได้ ขั้นตอนนี้จะคำนวณเวลาของการสุ่มครั้งต่อไป นั่นคือมันจะคำนวณค่าเสตปไซส์ (Step size) ครั้งต่อไป

➢ การคำนวณค่าเอาท์พุทของช่วงเวลาไทม์เสตป
(Calculation of output in the major time step)

เมื่อเสร็จขั้นตอนนี้แล้วก็จะได้ค่าเอาท์พุทพอร์ตของบล็อคช่วงเวลาขณะนั้นออกมา

➢ อัปเดตค่าเสตทที่เป็นแบบไม่ต่อเนื่องในแต่ละช่วงเวลาไทม์เสตป
(Update discrete states in the major time step)

ในการเรียกใช้นี้ ทุกบล็อคควรจะทำเพียงหนึ่งครั้งต่อหนึ่งไทม์เสตป

➢ การอินทริเกรท **(Integration)**

จะใช้กับโมเดลที่เป็นระบบต่อเนื่องและ/หรือ nonsampled zero crossings ถ้าเอส-ฟังก์ชั่นของเราเป็นระบบต่อเนื่อง ซิมูลิ้งค์จะเรียกใช้เอาท์พุทและส่วนอนุพันธ์ของเอสฟังก์ชั่นที่คาบการสุ่มย่อยของเวลา (minor time step) แต่ถ้าเอส-ฟังก์ชั่นของเราเป็น nonsampled zero crossings ซิมูลิ้งค์จะเรียกใช้เอาท์พุทและส่วน zero crossings ของเอสฟังก์ชั่นที่คาบการสุ่มย่อยของเวลา (minor time step)

2.5.7 หลักการของเอส-ฟังก์ชั่น

มีดังนี้

- Direct feedthrough
- Dynamically sized inputs
- การปรับค่าคาบการสุ่มของเวลาและออฟเซท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Direct feedthrough หมายถึง การที่เอาท์พุทถูกควบคุมได้โดยค่าของพอร์ตอินพุท เอส-ฟังก์ชั่นจะ Direct feedthrough ถ้าเป็นเงื่อนไขดังนี้

- ฟังก์ชั่นของเอาท์พุต (mdlOutputs) เป็นฟังชั่นที่เกิดจากอินพุท u
- ฟังก์ชั่น "time of next hit" (mdlGetTimeOfNextVarHit) ของเอส-ฟังก์ชั่นที่มีคาบการสุ่มของเวลาที่แปรค่าตามอินพุท u

Dynamically sized inputs เอส-ฟังก์ชั่นสามารถเขียนให้รองรับมิติของอินพุทที่ไม่เจาะจง ในกรณีนี้ มิติของอินพุทจะถูกพิจารณาว่าสามารถเปลี่ยนแปลงเมื่อการซิมูเลชั่นนั้นเริ่มต้นโดยการหาค่ามิติของอินพุทเวคเตอร์ที่ใช้ในเอสฟังก์ชั่น

การปรับค่าคาบการสุ่มของเวลาและออฟเซท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

3.1 การสร้างอินเตอร์เฟสการ์ด

อินเตอร์เฟสการ์ดประกอบด้วยไอซีต่างๆ ซึ่งมีหน้าที่แตกต่างกัน มาทำงานร่วมกันแบ่งได้เป็น 5 ส่วนดังที่แสดงในรูปที่ 3.1

ส่วนที่ 1 คือส่วนที่ทำหน้าที่แปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิตอล ในที่นี้คือไอซีเบอร์ ADC1005 (B4,B6)

ส่วนที่ 2 คือส่วนที่ทำหน้าที่เป็นตัวบัฟเฟอร์ในการส่งสัญญาณดิจิตอลสู่คอมพิวเตอร์ ในที่นี้คือไอซีเบอร์ 74LS244 (B3,B5)

ส่วนที่ 3 คือส่วนที่ทำหน้าที่แปลงสัญญาณควบคุมจากพอร์ตขนาน 3 บิต ให้เป็น 8 บิต ในที่นี้คือไอซีเบอร์ 74LS138 (B2)

ส่วนที่ 4 คือส่วนที่ทำหน้าที่เป็นตัวบัฟเฟอร์ในการส่งสัญญาณดิจิตอลออกจากคอมพิวเตอร์สู่ภายนอก ในที่นี้คือไอซีเบอร์ 74LS244 และ 74LS373 (B7,B9)

ส่วนที่ 5 คือส่วนที่ 1 คือส่วนที่ทำหน้าที่แปลงสัญญาณดิจิตอลให้เป็นสัญญาณอนาล็อก ในที่นี้คือไอซีเบอร์ AD7520 (B8,B10)

3.1.1 สัญลักษณ์อธิบายตามรูปที่ 3.1

—→ หมายถึง สัญญาณในรูปอนาล็อกที่จะส่งเข้ามาในบล๊อคอินพุท (Block Input) และส่งออกจากบล๊อคเอาท์พุท(Block Output)ไปอุปกรณ์ภายนอก

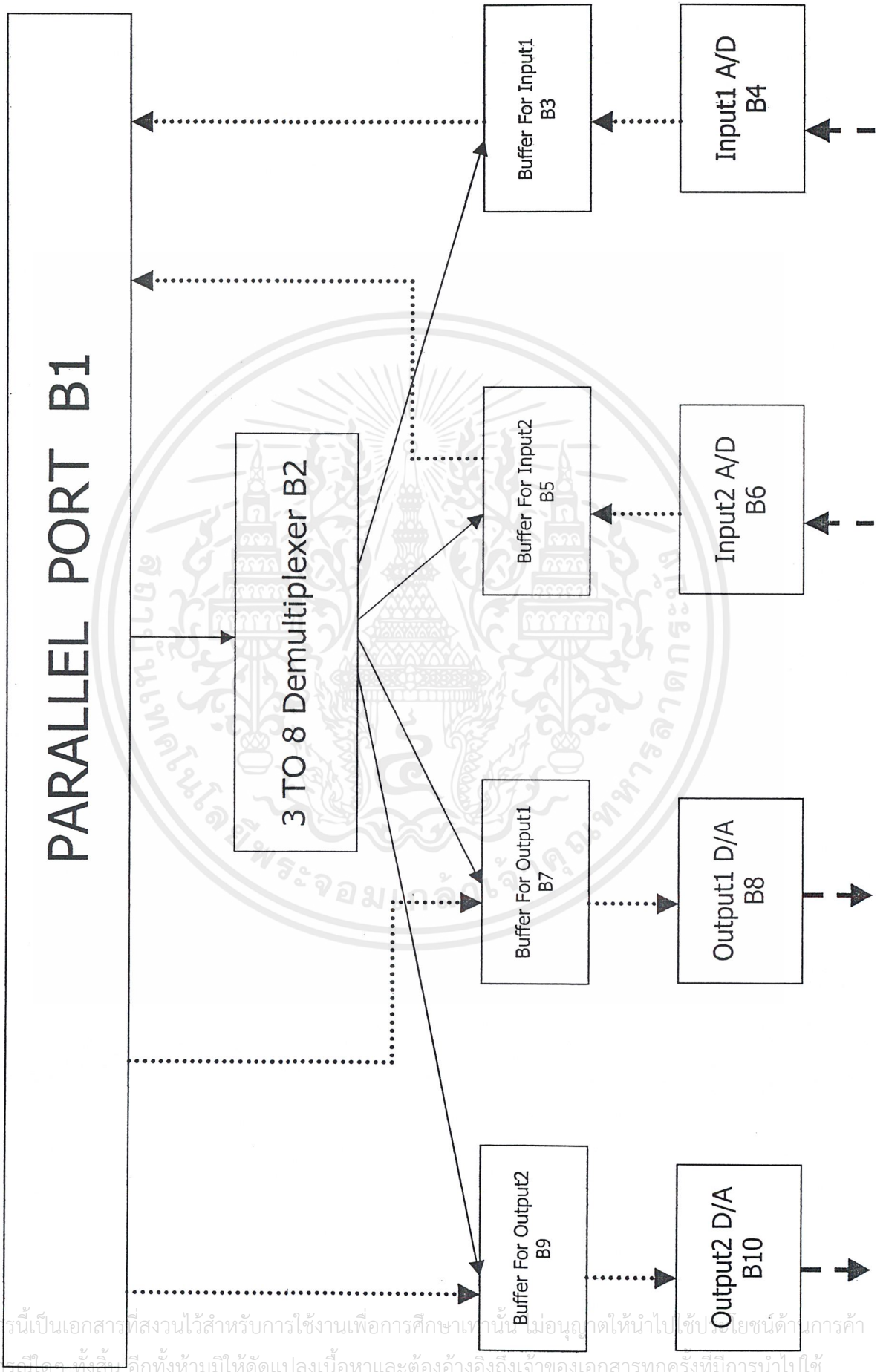
·····→ หมายถึง สัญญาณในรูปดิจิตอลที่จะส่งจากบล๊อคอินพุทผ่านบัฟเฟอร์สู่พอร์ตขนานและส่งออกจาก พอร์ตขนานผ่านบัฟเฟอร์สู่เอาท์พุท

——→ หมายถึง สัญญาณควบคุมจากพอร์ตขนานผ่านดีมัลติเพล็กเซอร์ (Demultiplexer) เพื่อที่จะแปลงข้อมูลขนาด 3 บิตไปเป็นข้อมูลขนาด 8 บิต แล้วนำไปเลือกบัฟเฟอร์ที่ตรงกับช่องเอาท์พุทและอินพุทที่ต้องการ

B1 – B10 หมายถึง รหัสของบล๊อคต่างๆตามที่ได้ระบุไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.1 บล็อคไดอะแกรม **(Block Diagram)** โดยรวมของอินเตอร์เฟสการ์ด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2การวิเคราะห์วงจรคร่าวๆตามรูปที่ 3.1

วงจรมีเอาท์พุทและอินพุทอย่างละ 2 ช่องรวมเป็น 4 ช่อง ซึ่งสามารถเลือกใช้ได้ทีละ 1 ช่อง โดย B4, B6 จะทำหน้าที่แปลงสัญญาณอนาล็อกจากอุปกรณ์ภายนอกเป็นดิจิตอลผ่าน B3 หรือ B5 ที่ถูกเลือกโดยสัญญาณจาก B2 สู่ B1 โดยข้อมูลนี้จะไปประมวลผลในซิมูลิ้งค์ของแมทแลปอีกทีหนึ่ง

เมื่อข้อมูลได้ทำการประมวลผลใน ซิมูลิ้งค์ ของ แมทแลป เสร็จแล้ว B1 ก็จะส่งข้อมูลผ่าน B7 หรือ B9 ที่ถูกเลือกโดยสัญญาณจาก B2 สู่ B8, B10 โดย B8, B10 ก็จะทำหน้าที่แปลงข้อมูล ดิจิตอล เป็นข้อมูลอนาล็อกส่งไปควบคุมอุปกรณ์ภายนอกต่อไป

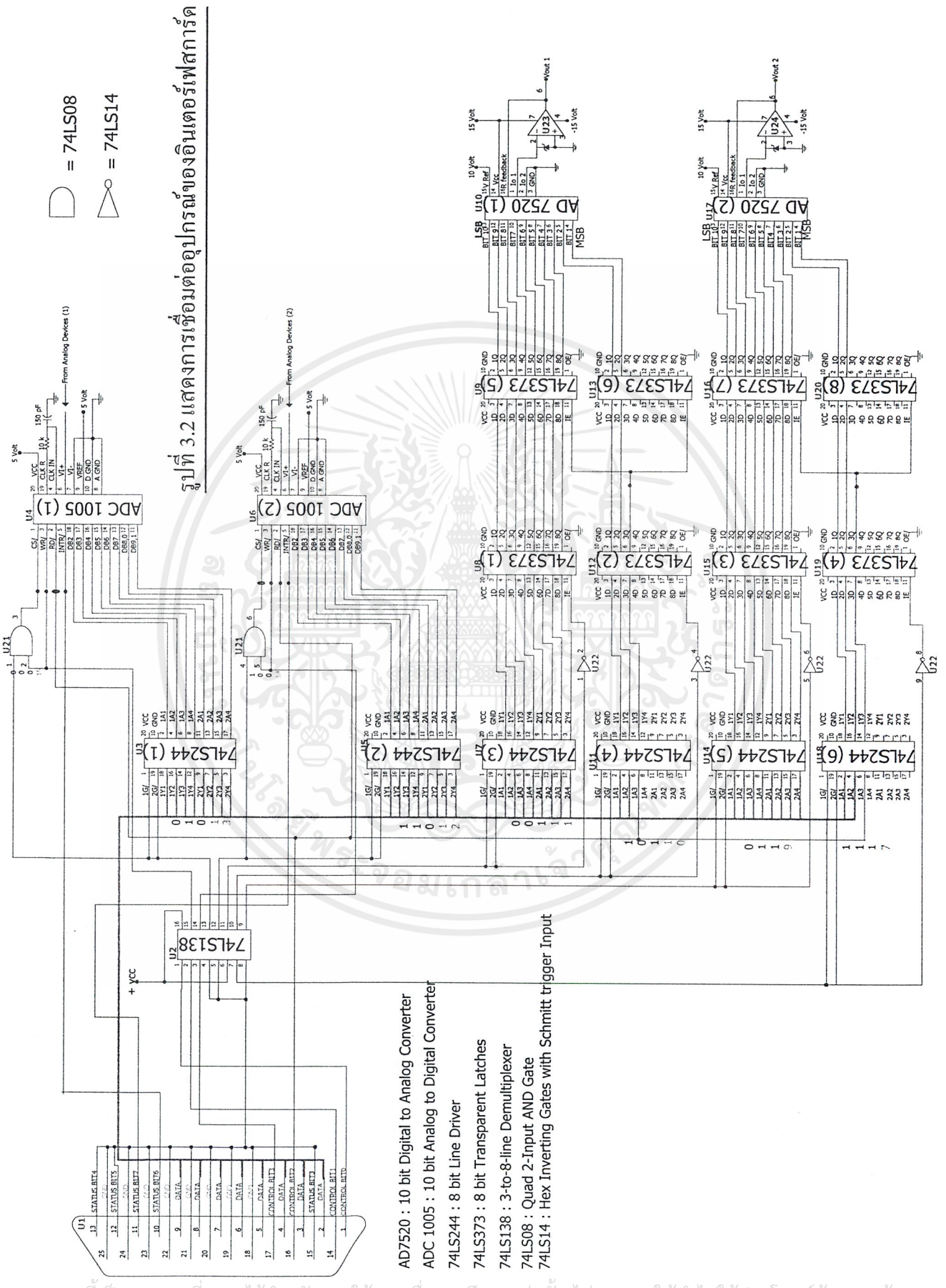
3.1.3เบอร์และชื่อ IC แต่ละตัวที่ใช้ในอินเตอร์เฟสการ์ด

- Demultiplexers 3 to 8 line 74LS138
- Octal 3-State Buffer/Line Driver/Line Receiver 74LS244
- 10 Bit Microprocessor Compatible Analogue To Digital Converter ADC1005
- 3-State Octal D-Type Transparent Latches And Edge-Triggered Flip-Flops 74LS373
- 10 Bit Multiplying Digital To Analogue Converters AD 7520
- Quad 2-Input AND Gate 74LS08
- Hex Inverting Gates With Input Schmitt Trigger 74LS14
- Operational Amplifier LM 148

3.1.4การเชื่อมต่อไอซีแต่ละตัวเป็นอินเตอร์เฟสการ์ด

เป็นไปดังรูปที่ 3.2 ดังแสดงในหน้าถัดไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

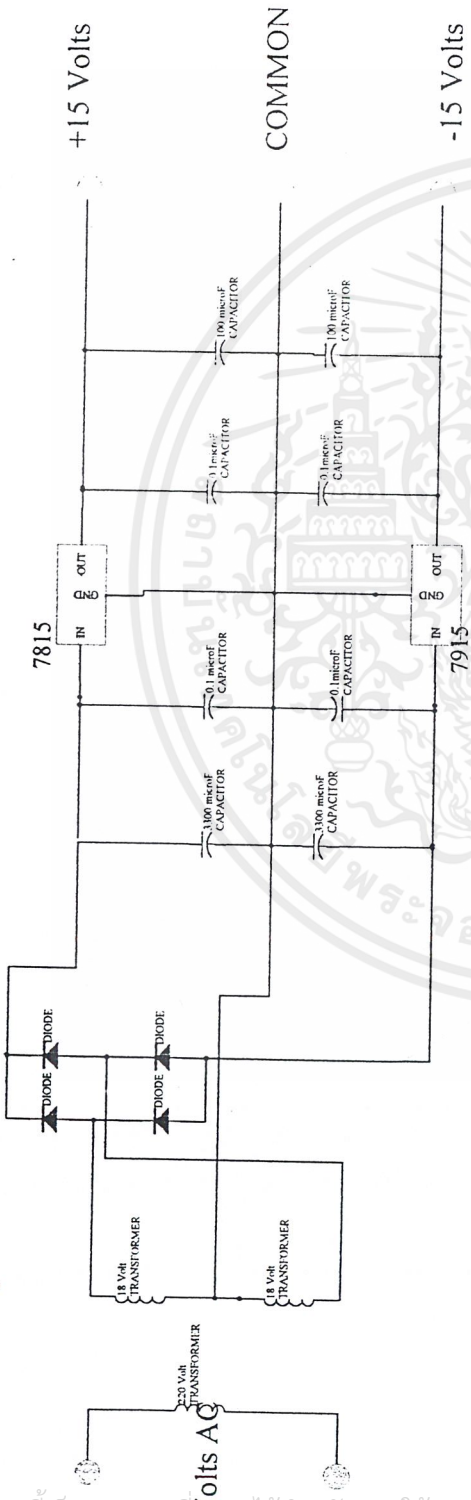


รูปที่ 3.2 แสดงการเชื่อมต่ออุปกรณ์ของอินเตอร์เฟสการ์ด

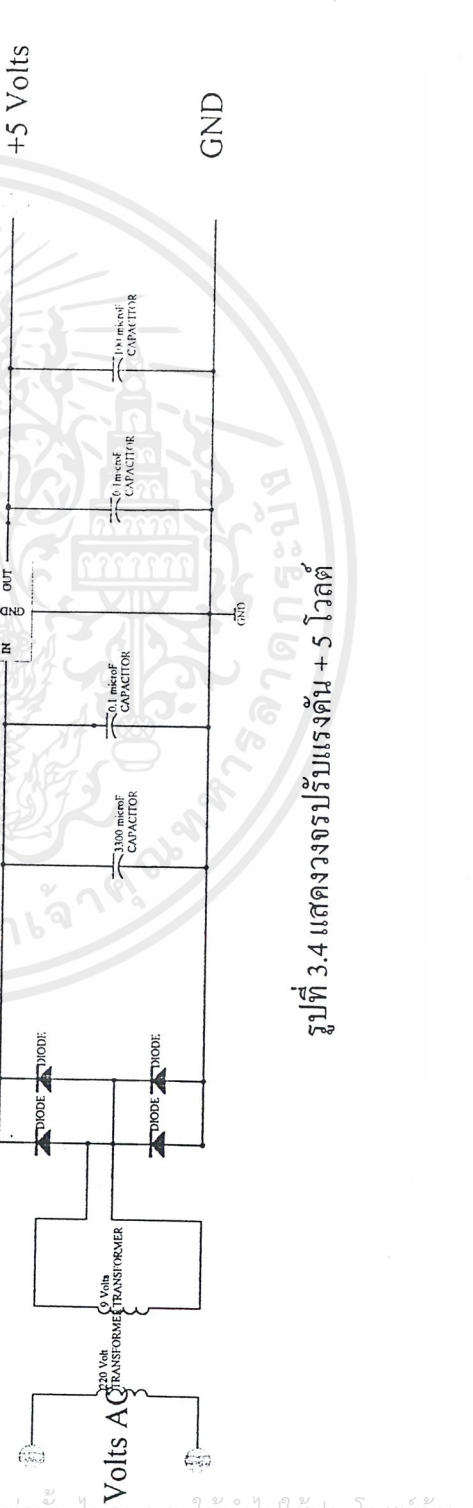
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.5 วงจรพาวเวอร์ ซัปพลาย (Power Supply)

เป็นไปดังรูปที่ 3.3 และ 3.4



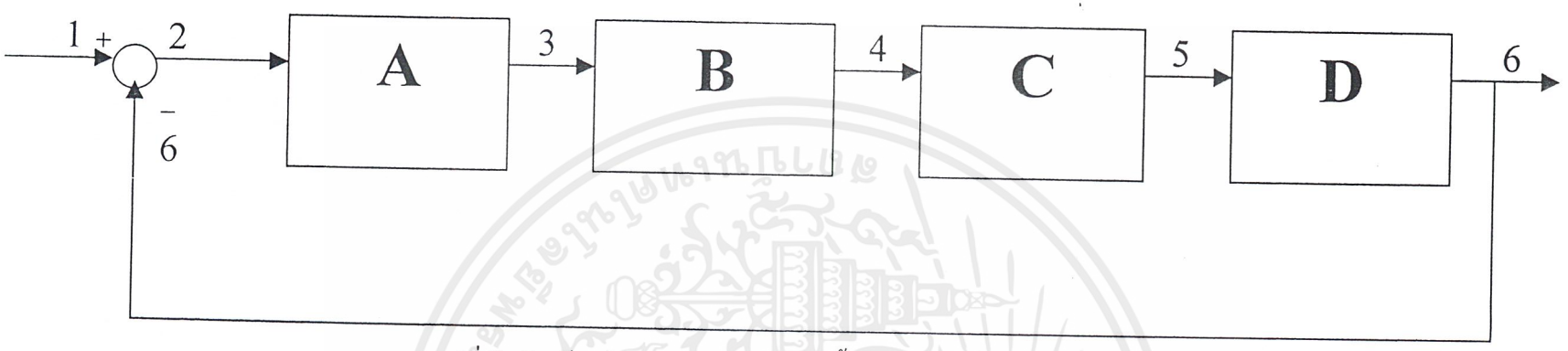
รูปที่ 3.3 แสดงวงจรปรับแรงดัน ± 15 โวลต์



รูปที่ 3.4 แสดงวงจรปรับแรงดัน + 5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.6 ระบบในลักษณะลูปปิด



รูปที่ 3.5 บล็อคไดอะแกรมของระบบทั้งหมดในลักษณะลูปปิด

A = ระบบควบคุมที่ผู้ใช้ต้องการ เช่น ทรานส์เฟอร์ฟังก์ชั่น(Transfer Function) เป็นต้น ซึ่งจะกำหนดในซิมูลิ้งค์ของโปรแกรมแมทแลป

B = ส่วนวงจรแปลงสัญญาณดิจิตอลจากคอมพิวเตอร์เป็นสัญญาณอนาล็อกเพื่อจะส่งไปที่อุปกรณ์ภายนอก (ส่วนฮาร์ดแวร์ (Hardware))

C = อุปกรณ์ภายนอก

D = ส่วนวงจรแปลงสัญญาณอนาล็อกจากอุปกรณ์ภายนอกเป็นสัญญาณดิจิตอลเพื่อจะส่งไปประมวลผลในคอมพิวเตอร์ (ส่วนฮาร์ดแวร์)

1 = สัญญาณอ้างอิงซึ่งจะกำหนดในซิมูลิ้งค์ของโปรแกรมแมทแลป

2 = สัญญาณผลต่างระหว่างค่าอ้างอิงกับเอาท์พุทจากอุปกรณ์ภายนอก

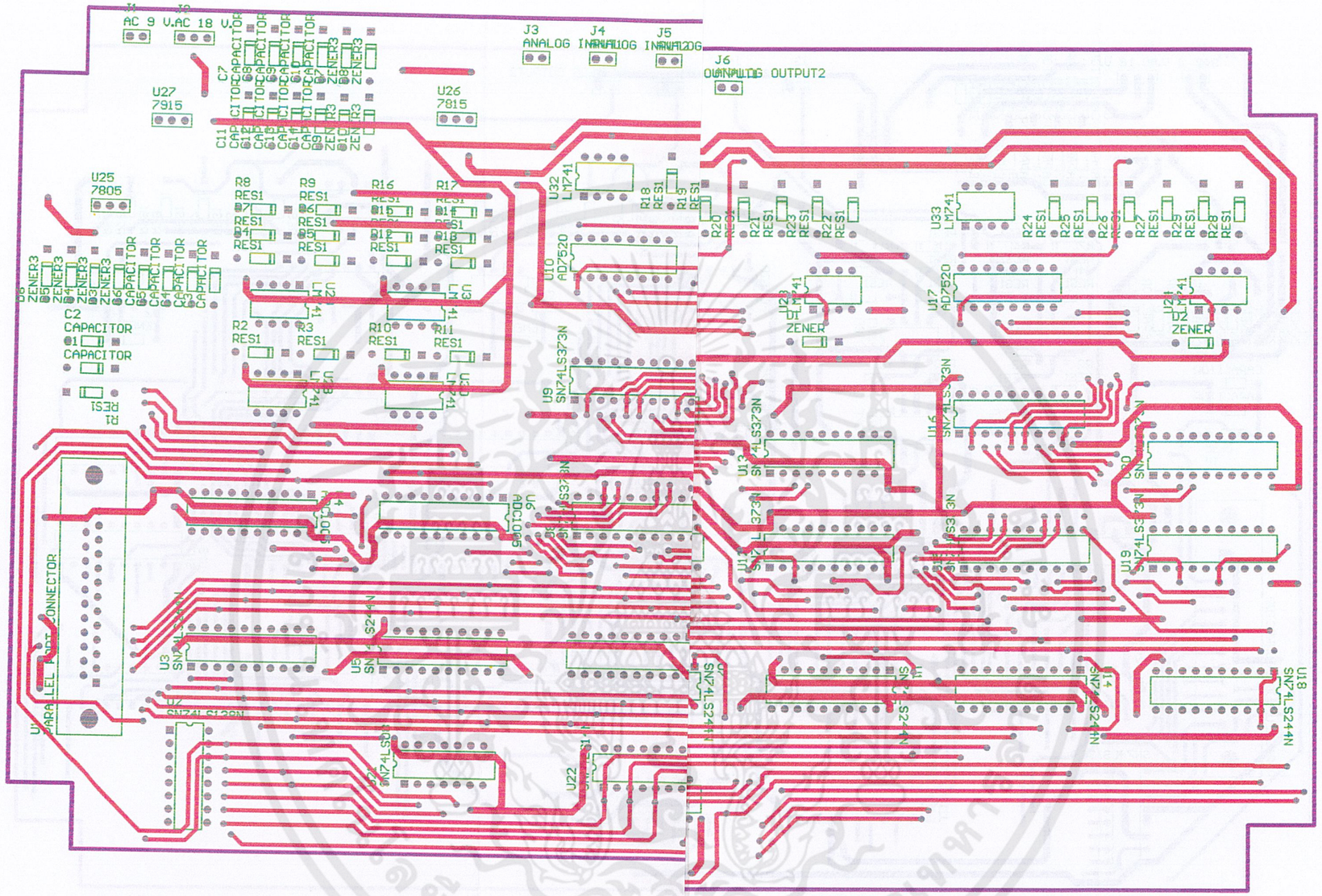
3 = สัญญาณดิจิตอลจากคอมพิวเตอร์ที่ส่งไปยังวงจรแปลงสัญญาณดิจิตอลเป็นอนาล็อก

4 = สัญญาณอนาล็อกที่จะนำมาควบคุมอุปกรณ์ภายนอก

5 = สัญญาณเอาท์พุทในรูปอนาล็อกจากอุปกรณ์ภายนอก

6 = สัญญาณดิจิตอลที่จะส่งไปให้คอมพิวเตอร์จากวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล

45719



รูปที่ 3.6 ลายวงจรด้านล่าง

3.1.7 ลายปริ๊นท์ของอินเตอร์เฟสการ์ด

.GTD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 การเขียนเอส-ฟังก์ชั่นในภาษาซี (C MEX S-Function)

ซิมูลิ้งค์จัดเตรียมโครงร่างการปฏิบัติของซีเม็กเอส-ฟังก์ชั่น เรียกว่า เทมเพลต (template) เพื่อช่วยในการเริ่มต้นในการสร้างเอส-ฟังก์ชั่นของเราเอง เทมเพลตประกอบไปด้วยโครงร่างการทำงานของวิธีการเรียกกลับโดยมีคำอธิบายและคำแนะนำวิธีการใช้

เทมเพลตไฟล์ sfuntmpl_basic.c ซึ่งอยู่ในไดเรกทอรี่ simulink/src ที่เป็นซับไดเรกทอรี่ของแมทแลปเอง และไฟล์ sfuntmpl_doc.c ในไดเรกทอรี่เดียวกันสำหรับการอธิบายรูทีนที่สามารถใช้ได้ทั้งหมด

3.2.1 คำประกาศ ที่จำเป็นสำหรับตำแหน่งบนสุดของเอส-ฟังก์ชั่น

ทุกโมดูลของเอส-ฟังก์ชั่นที่ต้องการเข้าถึงซิมสตรัคจะต้องรวบรวมลำดับการนิยาม (define) และการรวม (include) ดังต่อไปนี้

```
#define S_FUNCTION NAME your_sfunction_name_here
#define SFUNCTION_LEVEL 2
#include "simstruc.h"
```

โดยที่ *your_sfunction_name_here* คือชื่อของเอส-ฟังก์ชั่นที่เราต้องการใช้ (ซึ่งเราจะใส่เข้าไปในไดอะลอกของเอส-ฟังก์ชั่นในซิมูลิ้งค์เมื่อใช้งาน) คำประกาศจะยอมให้เราเข้าถึงโครงสร้างข้อมูลของซิมสตรัคที่ประกอบไปด้วยตัวชี้ (pointer) ไปยังข้อมูลที่ใช้ในการซิมูเลชั่น ส่วนการรวม (include) จะนิยามแมโคร (macro) ที่ถูกใช้ในการเก็บและรับข้อมูลในซิมสตรัค

ตารางที่ 3.1 เฮดเดอร์ไฟล์ที่ถูกรวมโดยซิมสตรัคเมื่อคอมไพล์ (compile) เป็นเม็กไฟล์

Header File	Description
matlabroot/extern/include/tmwtypes.h	General data types, e.g. real_T
matlabroot/extern/include/mex.h	MATLAB MEX file API routines
matlabroot/extern/include/matrix.h	MATLAB MEX file API routines

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าหากเราจะสร้างเรียลไทม์เวิร์คชอร์พ simstruc.h จะต้องรวม(include) ดังตารางต่อไปนี้

ตารางที่ 3.2 เฮดเดอร์ไฟล์ที่ถูกรวมโดยซิมสตรัคเมื่อถูกใช้โดยเรียลไทม์เวิร์คชอร์พ

Header File	Description
matlabroot/extern/include/tmwtypes.h	General types, e.g. real_T
matlabroot/rtw/c/libsrc/rt_matrx.h	Macros for MATLAB API routines

3.2.2 คำประกาศที่จำเป็นสำหรับที่ตำแหน่งล่างสุดของเอส-ฟังก์ชั่น

ให้อินคลูดสิ่งที่ตามมาเหล่านี้ลงที่ตำแหน่งสุดท้ายของโมดูลซีเม็กเอส-ฟังก์ชั่นของเรา

```
#ifdef MATLAB_MEX_FILE
#include “simulink.c”
#else
#include “cg_sfun.h”
#endif
```

3.2.3 การจัดการเกี่ยวกับข้อผิดพลาดที่เกิดขึ้น

ถ้าหากเอส-ฟังก์ชั่นของเรามีตัวแปรที่เราต้องการประกาศใช้ จะใช้เทคนิคต่อไปนี้ในการรายงานความผิดพลาดที่เกิดขึ้น

```
ssSetErrorStatus(S, “error encountered due to …”);
return;
```

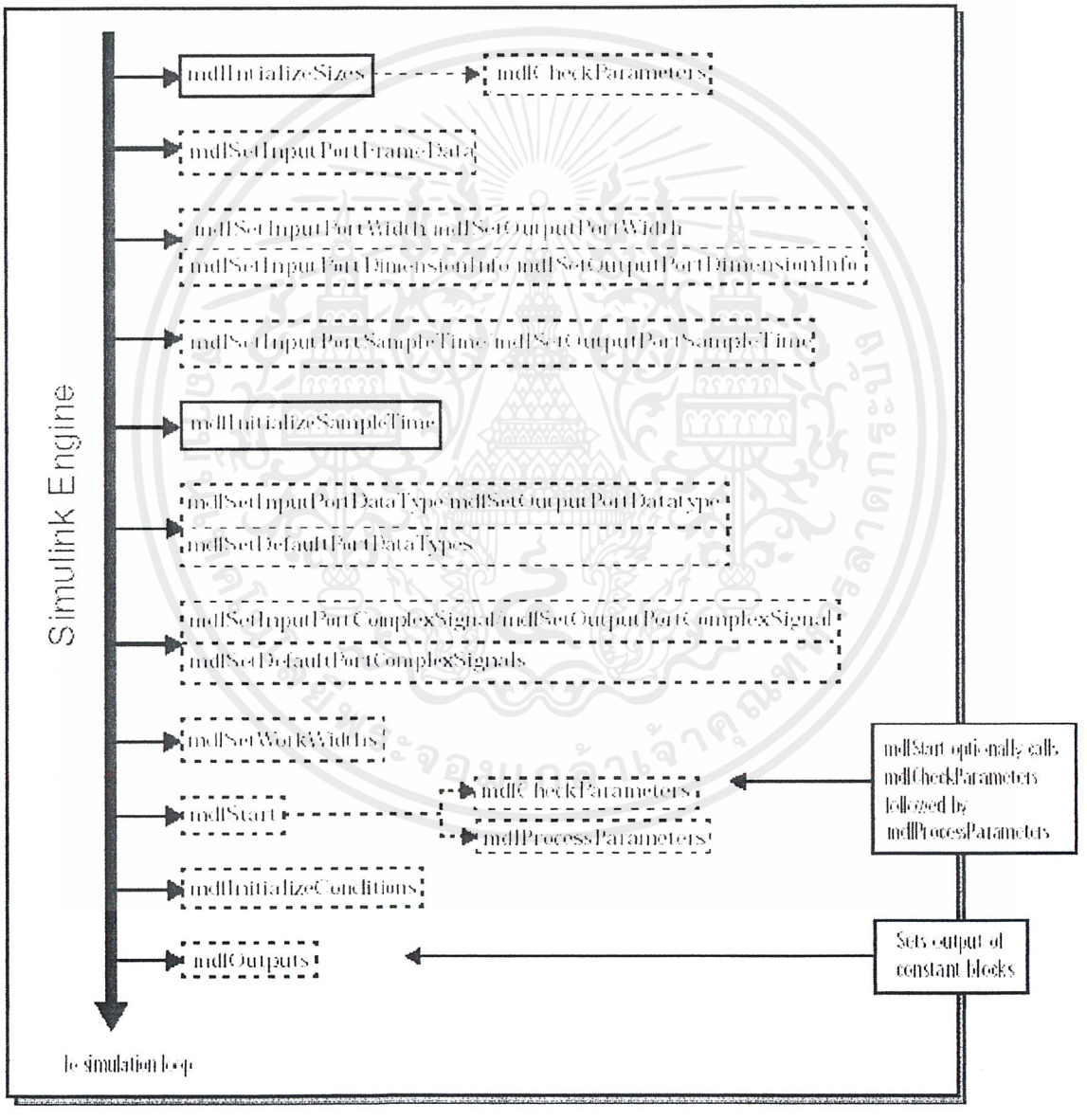
ตัวอย่างในการใช้

```
mdlOutputs()
{
    static char msg[256];
    sprintf(msg, “Error due to %s”, string);
    ssSetErrorStatus(s,msg);
    return;
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

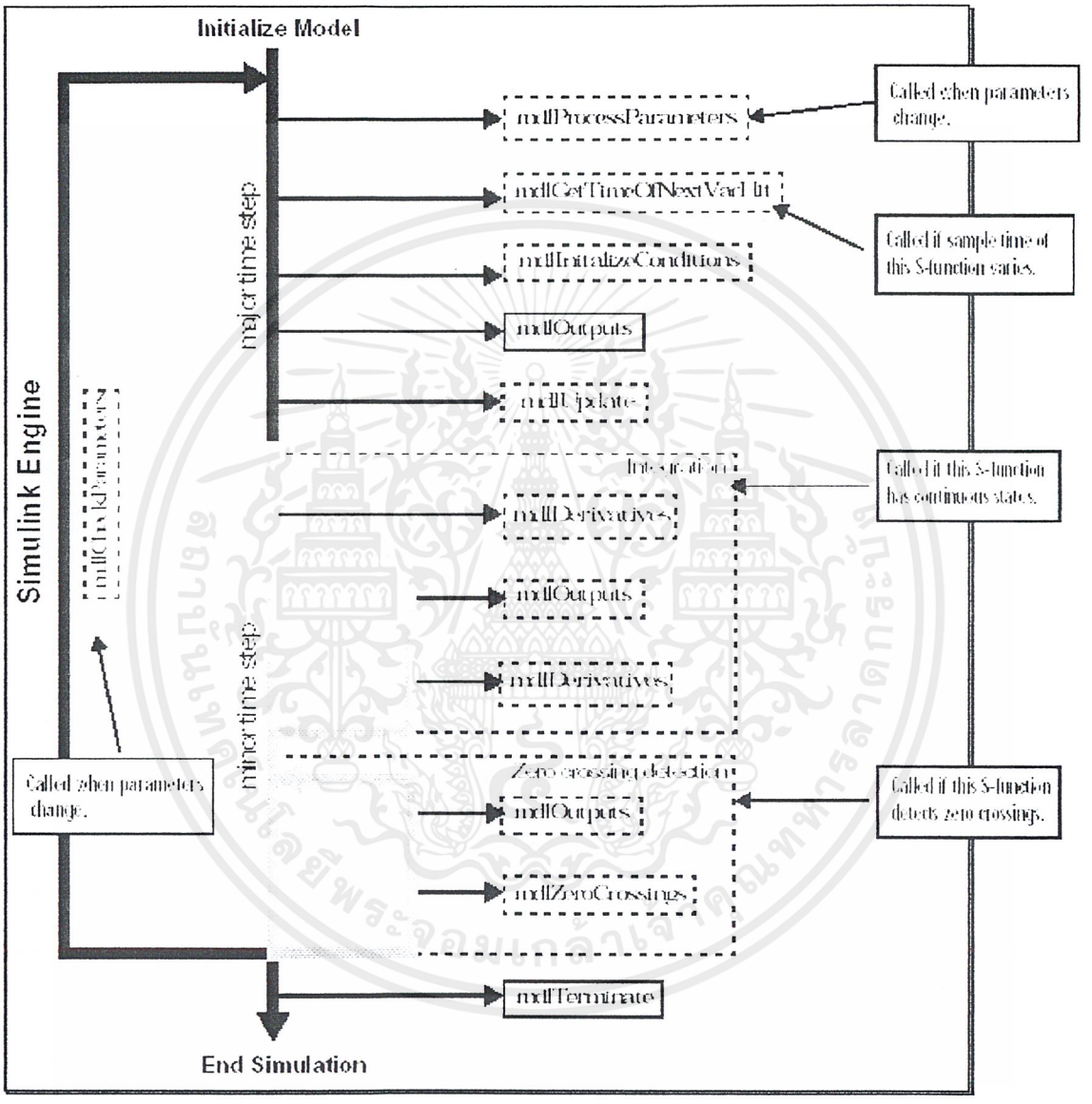
3.2.4 โครงสร้างรูทีนในเทมเพลตของซีเม็กเอส-ฟังก์ชั่น (C MEX S-Function Routines)

ส่วนตั้งค่าเริ่มต้นของโมเดล (Model Initialization)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนลูปการชิมูเลชั่น (Simulation Loop)



3.2.5ขอบเขตข้อมูลของเอส-ฟังก์ชั่น

บล็อคของเอส-ฟังก์ชั่นจะมีสัญญาณอินพุท, สัญญาณเอาท์พุท, ตัวแปร, สถานะภายในและรวมทั้งพื้นที่ปกติในการทำงาน โดยปรกติแล้วบล็อคอินพุทและเอาท์พุทจะถูกเขียนและอ่านจากบล็อค I/O vector

อินพุทจะสามารถรับมาจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- อินพุทภายนอกผ่านทางบล็อครูทอินพอร์ต (root inport blocks)
- กราวน์ด เมื่อสัญญาณอินพุทไม่ได้ต่อหรือถูกต่อลงกราวน์ด

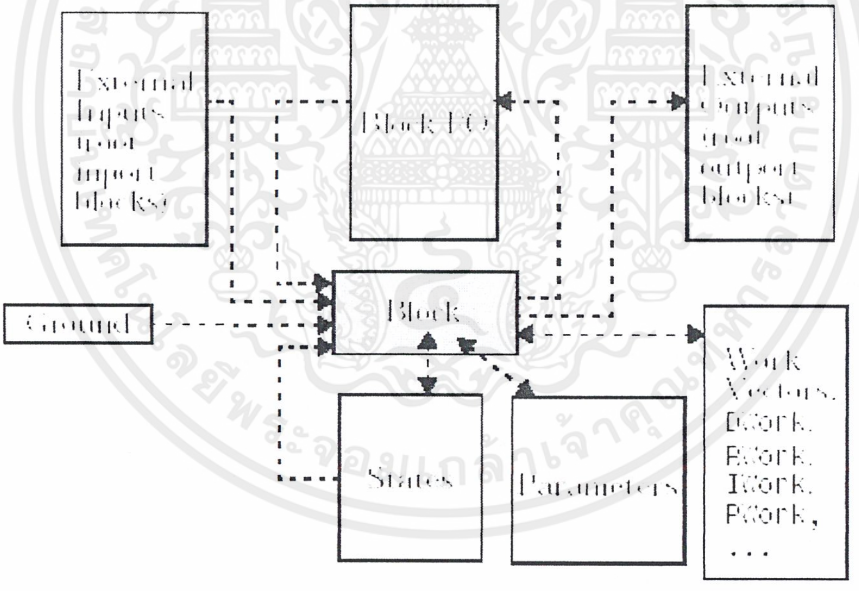
บล็อคของเอาท์พุทจะสามารถส่งไปที่เอาท์พุทภายนอกผ่านทางบล็อครูทเอาท์พอร์ต (root outport blocks)

นอกจากนี้เอส-ฟังก์ชั่นยังสามารถมี

- สถานะต่อเนื่อง (Continuous states)
- สถานะไม่ต่อเนื่อง (Discrete states)
- พื้นที่การทำงานอื่นเช่น ค่าตัวเลขจริง (real), ค่าจำนวนนับ (interger) หรือเวคเตอร์ตัวชี้การทำงาน

บล็อคเอส-ฟังก์ชั่นสามารถกำหนดตัวแปรโดยส่งค่าตัวแปรเข้าไปโดยใช้ไดอะล็อกบล็อคของเอส-ฟังก์ชั่น (S-function block dialog box)

รูปต่อไปนี้จะแสดงเค้าโครงระหว่างตัวแปรหลากหลายชนิดของข้อมูล



รูปที่ 3.8 ความสัมพันธ์ระหว่างเอส-ฟังก์ชั่นกับข้อมูลของเอส-ฟังก์ชั่น

3.2.6 การเข้าสัญญาณอินพุทของพอร์ต

ในส่วนนี้กล่าวถึงจะทำอย่างไรจึงจะเข้าถึงสัญญาณอินพุททั้งหมดของพอร์ต และเขียนมันลงในเอาต์พุทพอร์ต สัญญาณเอาต์พุทของพอร์ตอยู่ในรูปแบบฟอร์มของเวคเตอร์ดังนั้นวิธีที่ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการเข้าถึงอุปกรณ์อินพุทและเขียนมันสู่สัญญาณเอาต์พุท (สมมติว่าพอร์ตอันพุทและพอร์ตเอาต์พุทมีความกว้างเท่ากัน) จะต้องใช้โค้ดเหล่านี้คือ

```
int_T element;
int_T portwidth = ssGetInputWidth(s,input PortIndex);
ssGetInputPortRealSignalPtrs InputRealPtrsType
uPtrs(s,portindex);
real_T *Y=ssGetOutputPortWidth(s,input outputPortIdx);
```

ความผิดพลาดทั่วไป จะพยายามและเข้าถึงสัญญาณอินพุททางพอยเตอร์ ตัวอย่างเช่น

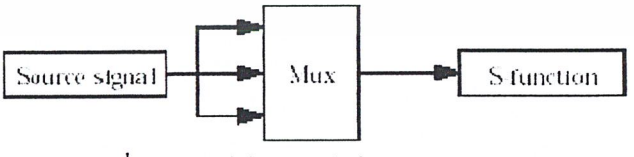
real_T*U = *uPtrs ซึ่งแบบนี้จะผิด

หลังจากเริ่มต้นของ uptrs และการแทนเข้าไปในส่วนภายในลูป

y++ = *u++ ซึ่งแบบนี้ก็ผิดเช่นกัน

การแปลงรหัสสำหรับเม็กไฟล์ อาจจะชนกับซิมูลิ้งค์ได้ อันเนื่องมาจากการเข้าไปยังหน่วยความจำที่สูญหายได้ซึ่งจะขึ้นอยู่กับว่าเราได้สร้างรูปแบบของเราอย่างไร การเข้าถึงสัญญาณอินพุทเกิดการชนกันอย่างผิดปกติ จะเกิดเมื่อสัญญาณที่เข้า เอส-ฟังก์ชั่นของเราไม่ติดกัน สัญญาณข้อมูลที่ไม่ติดกันนี้จะเกิดเมื่อสัญญาณผ่านเข้าสู่ บล็อคที่ติดต่อกันแบบเห็นได้จริง เช่นบล็อคของซีเล็คเตอร์หรือมัลติเพลกเซอร์

เพื่อพิสูจน์ว่าเรากำลังเข้าสู่สัญญาณอินพุทที่ถูกต้องสัญญาณจะลอกเลียนแบบไปยังพอร์ตอินพุทของแต่ละอันของเอส-ฟังก์ชั่นของเราเมื่อขั้นตอนนี้ถูกกระทำเสร็จโดยการสร้าง mux บล็อคกับจำนวนพอร์ตอินพุท = ความกว้างของสัญญาณที่ต้องการ ที่กำลังเข้าสู่ เอสฟังก์ชั่นของเรา แหล่งขับเคลื่อนควรจะติดกับอินพุทพอร์ตแต่ละอันแสดงได้ดังภาพ



รูปที่3.9 แสดงถึงการเข้าถึงสัญญาณอินพุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 อธิบายรูทีนที่จำเป็นในการเขียนเรียลไทม์เวิร์คชอร์พของเอส-ฟังก์ชั่น

รูทีนที่จะนำมาอธิบายต่อไปนี้ เป็นรูทีนที่จำเป็นในการสร้างเรียลไทม์เวิร์คชอร์พซึ่งหากต้องการทราบถึงรายละเอียดของรูทีนในเทมเพลตของซีเม็กแล้ว สามารถดูได้จาก \help\pdf_doc\simulink\sfunction.pdf ซึ่งอยู่ในไดเรกทอรี่ของแมทแลปเอง ในการเขียนเรียลไทม์เวิร์คชอร์พ เราสามารถแบ่งรูทีนต่างได้เป็นดังนี้

3.3.1 รูทีนเมื่อตัวแปรมีการเปลี่ยนค่า (Parameter Changes)

เพื่อแจ้งการเปลี่ยนค่าตัวแปรของเอส-ฟังก์ชั่นของเราในระหว่างที่ซิมูลิ้งค์ ทำการซิมูเลชั่นอยู่ เอส-ฟังก์ชั่นต้องลงทะเบียน (register) รูทีน mdlCheckParameters รูทีนฟังก์ชั่นนี้สามารถเรียกได้ตลอดเวลาหลังจากเรียก mdlInitializeSizes แล้ว

- **mdlCheckParameters**

ใช้เพื่อยืนยันการตั้งค่าของตัวแปรว่าถูกต้องแล้ว

```
#define MDL_CHECK_PARAMETERS
#if defined (MDL_ CHECK_PARAMETERS)
static void mdlCheckParameters(SimStruct *S)
{
}
#endif
```

mdlCheckParameters ใช้ยืนยันการตั้งค่าตัวแปรใหม่เมื่อใดก็ตามที่ตัวแปรเปลี่ยนหรือถูกหาค่าใหม่ระหว่างการซิมูเลชั่น

ในระหว่างกระทำการซิมูเลชั่น การเปลี่ยนแปลงตัวแปรในเอส-ฟังก์ชั่นสามารถเกิดขึ้นได้ทุกเวลาในซิมูเลชั่นลูป จึงทำให้ เมื่อเกิดการเปลี่ยนแปลงตัวแปรซิมูลิ้งค์จะต้องเรียกรูทีนนี้สองครั้งเพื่อจัดการกับการเปลี่ยนแปลงที่เกิดขึ้นโดยจะเรียกขณะเริ่มต้นขั้นตอนการซิมูเลชั่นหรืออยู่ในขณะการซิมูเลชั่น การเรียกระหว่างการซิมูเลชั่นเพื่อจะยืนยันการเปลี่ยนแปลงของตัวแปรว่ายังถูกต้อง หลังจากเช็คค่าตัวแปรแล้ว การซิมูเลชั่นจะดำเนินต่อไปโดยใช้ค่าตัวแปรเดิมก่อนเปลี่ยนแปลงจนกว่าจะถึงการซิมูเลชั่นครั้งต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง ใช้เช็คค่าตัวแปรตัวแรกของเอส-ฟังก์ชั่นว่ามีค่าเป็นค่าจริงและเป็นค่าสเกล่าบวกด้วย

```
#define PARAM1(S) ssGetSFcnParam(S,0)
#define MDL_CHECK_PARAMETERS   /* Change to #undef to remove function */
#if defined(MDL_CHECK_PARAMETERS) && defined(MATLAB_MEX_FILE)
static void mdlCheckParameters(SimStruct *S)
{
  if (mxGetNumberOfElements(PARAM1(S)) != 1) {
    ssSetErrorStatus(S,"Parameter to S-function must be a scalar");
    return;
  } else if (mxGetPr(PARAM1(S))[0] < 0) {
    ssSetErrorStatus(S, "Parameter to S-function must be non-negative");
    return;
  }
}
#endif /* MDL_CHECK_PARAMETERS */
```

เพิ่มเติมจากตัวอย่างด้านบน เราจะต้องเพิ่มการเรียกจากใช้รูทีน mdlInitializSizes เพื่อเช็คค่าตัวแปรระหว่างการตั้งค่าเริ่มต้น (initialization) เพราะว่า mdlCheckParameters จะถูกเรียกเฉพาะระหว่างกระทำการซิมูเลชั่นดังนี้

```
static void mdlInitializeSizes(SimStruct *S)
{
  ssSetNumSFcnParams(S, 1);  /* Number of expected parameters */
#if defined(MATLAB_MEX_FILE)
  if(ssGetNumSFcnParams(S) == ssGetSFcnParamsCount(S)) {
    mdlCheckParameters(S);
    if(ssGetErrorStatus(S) != NULL) return;
  } else {
    return; /* Simulink will report a mismatch error. */
  }
#endif
  ...
}
```

3.3.2 รูทีนการกำหนดคุณลักษณะของบล็อคเอส-ฟังก์ชั่น

ขนาดของโครงสร้าง (structure) ใน SimStruct เก็บข้อมูลขนาดที่จำเป็นของบล็อคเอส-ฟังก์ชั่น โดยรวมจำนวนอินพุท, เอาท์พุท, สถานะ (State), และคุณลักษณะอื่นของบล็อค ขนาดของโครงสร้าง (structure) จะถูกกำหนดค่าเริ่มต้นใน mdlInitializeSizes

- **mdlInitializeSizes**

รูทีนนี้เป็นรูทีนแรกที่จะถูกซิมูลิ้งค์เรียกเมื่อทำการติดต่อกับเอส-ฟังก์ชั่น ซึ่งรูทีนนี้จะบ่งบอกข้อมูลขนาด ที่ซิมูลิ้งค์ใช้ในการพิจารณาคุณลักษณะของบล็อคเอส-ฟังก์ชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพิ่มเติมสำหรับรูทีนนี้คือเรา ใช้ ssSetFcnParamNotTunable(S, paramIdx)เพื่อตั้งค่าตัวแปรลงไปใน mdlInitializeSizes ของเรา เมื่อค่าตัวแปรไม่สามารถเปลี่ยนระหว่างการซิมูเลชั่น ค่า paramIdx จะเริ่มต้นที่ 0 ถ้าหากเราตั้งค่าให้ไม่สามารถเปลี่ยนค่าได้ซิมูลิ้งค์จะรายงานความผิดพลาดถ้าหากมีการเปลี่ยนแปลงค่าตัวแปร

3.3.3 รูทีนการปรับแต่งค่าลักษณะของอินพุทและเอาท์พุทพอร์ต

ใน mdlInitializeSizes เราสามารถจะเจาะจงความกว้างพอร์ต (port width) ซึ่งมีค่าเป็นจำนวนนับที่เป็นบวกและมีค่ามากกว่า 0 และยังปรับค่าอื่นๆโดยใช้แมโครของSimStruct.h ได้ดังนี้

```
ssSetNumSampleTimes(S,1);
ssSetNumInputPorts(S, number of input ports here)
ssSetInputPortWidth(S, 0, width of input ports here)
ssSetOutputPortWidth(S, 0,width of output ports here)
ssSetNumOutputPorts(S, number of Output ports here)
ssSetInputPortDirectFeedThrough(S, index, 1);
```

3.3.4 รูทีนการตั้งค่าคาบการสุ่มของเวลาในซีเม็กเอส-ฟังก์ชั่น

ซิมูลิ้งค์สนับสนุนบล็อคที่ทำงานที่อัตราของคาบการสุ่มของเวลาต่างกันได้ ซึ่งมี 2 วิธีในการระบุค่าอัตราของคาบการสุ่มของเวลาดังนี้

- คาบการสุ่มของเวลาโดยใช้บล็อคเป็นมาตรฐาน (Block-based sample times)
- คาบการสุ่มของเวลาโดยใช้พอร์ตเป็นมาตรฐาน (Port-based sample times)

กรณีที่ใช้คาบการสุ่มของเวลาของบล็อค เอส-ฟังก์ชั่นของเราจะพิจารณาอัตราการสุ่มคาบเวลาของทุกบล็อคและคำนวณอินพุทและเอาท์พุทโดยใช้อัตราการสุ่มที่เร็วที่สุด หากใช้พอร์ตเป็นมาตรฐาน เอสฟังก์ชั่นของเราจะเจาะจงที่ค่าอัตราการสุ่มของเวลาในแต่ละอินพุทและเอาท์พุทพอร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการทำงานในแต่ละวิธี ถ้าหากคาบการสุ่มของเวลาของอินพุทและเอาท์พุทพอร์ตเป็น 0.5 และ 0.25 วินาทีตามลำดับ เมื่อใช้บล็อคเป็นมาตรฐานบล็อคจะใช้ค่า 0.25 วินาทีคำนวณทั้งอินพุทและเอาท์พุท ซึ่ง 0.25 เป็นอัตราการสุ่มที่เร็วกว่า 0.5 และหากใช้พอร์ตเป็นมาตรฐานบล็อคจะทำงานที่อินพุทเป็น 2 Hz และ ที่เอาท์พุทเป็น 4 Hz แทน

คาบการสุ่มของเวลาโดยใช้บล็อคเป็นมาตรฐาน จะมีวิธีในการระบุโดยสามารถใส่ข้อมูลลงไปในรูทีนเหล่านี้

- **mdlInitializeSizes**
- **mdlInitializeSampleTimes**

การระบุค่าคาบการสุ่มของเวลาลงใน mdlInitializeSizes จะใช้รูปแบบดังนี้

ssSetNumSampleTimes(S, numSampleTime);

โดยที่ numSampleTime มีค่ามากกว่า 0

การระบุค่าคาบการสุ่มของเวลาลงในmdlInitializeSampleTimes จะต้องใช้การระบุข้อมูลที่ใช้ในการคำนวณ 2 ส่วนคือ

- คาบการสุ่มและค่าออฟเซทของเวลา คาบการสุ่มของเวลานั้นสามารถเป็นฟังก์ชั่นที่เกิดจากค่าความกว้างของพอร์ตอินทุทหรือเอาท์พุท (input/output port widths) หรืออีกนัยหนึ่งคือสามารถระบุค่าคาบการสุ่ม ของเวลาเป็นฟังก์ชั่นที่เกิดจาก ssGetInputPortWidth และ ssGetOutputPortWidth
- การเรียกฟังก์ชั่นซึ่งอยู่ใน ssSetCallSystemOutput ระบุว่าเอาท์พุทพอร์ตไหนที่ต้องเกิดการเรียกฟังก์ชั่น

ค่าคาบการสุ่มจึงสามารถระบุเป็นคู่ได้โดยใช้แมโครดังนี้

ssSetSampleTime(S, *sampleTimePairIndex*, *sample_time*)

ssSetOffsetTime(S, *offsetTimePairIndex*, *offset_time*)

โดยที่ *sampleTimePairIndex* เริ่มต้นที่ 0

คาบการสุ่มของเวลาโดยใช้พอร์ตเป็นมาตรฐาน จะสามารถใช้การระบุข้อมูลลงในรูทีนต่อไปนี้

- **mdlInitializeSizes**
- **mdlSetInputPortSampleTime**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **mdlSetOutputPortSampleTime**

ซึ่งรายละเอียดในส่วนนี้จะไม่ขอกล่าวถึงเนื่องจากเรียลไทม์เวิร์คชอร์พนี้เราได้ตั้งค่าคาบการสุ่มของเวลาให้เท่ากันตลอดโดยให้ใช้บล็อคเป็นมาตรฐาน

3.3.5 รูทีนการจัดสรรหน่วยความจำ

เมื่อเราทำการสร้างเอส-ฟังก์ชั่น มันอาจเป็นไปได้ว่าเวคเตอร์ที่เราใช้งานมีขนาดเกินกว่าความจุที่จัดเตรียมไว้ ในกรณีนี้เราจะต้องทำการจัดสรรหน่วยความจำสำหรับแต่ละเหตุการณ์ของเอส-ฟังก์ชั่น ซึ่งรูทีนในการจัดการหน่วยความจำAPIของแมทแลป (mxCalloc, mxFree) ไม่สามารถทำได้เนื่องจากรูทีนพวกนี้ถูกออกแบบมาเพื่อให้ใช้สำหรับเม็ก-ไฟล์ที่เรียกโดยแมทแลปไม่สามารถเรียกจากซิมูลิ้งค์ได้ การจัดสรรหน่วยความจำที่ถูกวิธีนั้นจะสามารถทำได้โดยการระบุไลบรารี่ stdlib.h (รูทีน calloc, free) ใช้ mdlStart ในการจัดสรรและกำหนดค่าเริ่มต้นของหน่วยความจำ และวางพอยท์เตอร์ลงไปคู่กับพอยท์เตอร์ของเวคเตอร์การทำงานดังนี้

```
ssGetPWork(S) [i] = ptr;
```

หรือสามารถจะใช้ user data ดังนี้

```
ssSetUserData(S, ptr);
```

3.3.6 รูทีนการกำหนดค่าเริ่มต้นของเอส-ฟังก์ชั่น

ขั้นตอนนี้จะเป็นการอธิบายการกำหนดค่าเริ่มต้นของเอส-ฟังก์ชั่น ซึ่งจะหมายถึงการกำหนดค่าเริ่มต้นของเวอร์คเวคเตอร์เหรือสัญญาณเอาท์พุทของเอส-ฟังก์ชั่น ซึ่งในส่วนของเรียลไทม์เวอร์คชอพนี้ส่วนนี้จะหมายถึงการกำหนดค่าเริ่มต้นของฮาร์ดแวร์ ซึ่งจะใช้รูทีน mdlStart และ mdlInitializeConditions ในการกำหนดค่าเริ่มต้น

- **mdlStart**

  จะถูกเรียกเมื่อเริ่มทำการทำงานของโมเดลซึ่งจะต้องวางสาระสำคัญของโค้ดในการกำหนดค่าเริ่มต้นดังนี้

```
#define MDL_START
#if defined(MDL_START)
static void mdlStart(SimStruct *S)
{
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#endif
```

3.3.7 รูทีนของเอส-ฟังก์ชั่นที่ถูกเรียกขณะทำการซิมูเลชั่น

โดยหลักการแล้ว วิธีที่ซิลูลิ้งค์จะกระทำการซิมูเลชั่นนั้นมันจะกระทำบล็อคในโมเดลของเราตามลำดับของการเชื่อมต่อของบล็อคในโมเดลของเรา หลังจากกระทำบล็อคตามลำดับของบล็อคเหล่านี้แล้ว ซิมูลิ้งค์ก็จะทำซ้ำจนกว่าจะจบการซิมูเลชั่น ซึ่งก็คือซิมูเลชั่นลูปนั่นเอง

- **mdlOutputs**

  รูทีนนี้เราจะใส่การคำนวณหาค่าเอาท์พุทของบล็อคเอส-ฟังก์ชั่นของเรา ซึ่งโดยปรกติแล้วจะวางลงในเวคเตอร์เอาท์พุท ssGetOutputPortSignal ซึ่งสาระสำคัญของโค้ดจะมีดังนี้

```
static void mdlOutputs(SimStruct *S, int_T tid)
{
}
```

ค่า tid (task ID) จะถูกใช้ในตัวเชื่อมระหว่างมัลติเรทเอส-ฟังก์ชั่นเพื่อหาเวลาการสุ่มต่อไปของงานเฉพาะอย่าง

- **mdlTerminate**

  รูทีนนี้จะปฏิบัติงานทุกอย่างที่จำเป็นในการยุติการซิมูเลชั่น ยกตัวอย่างเช่น ถ้าหากมีการจัดการเกี่ยวกับหน่วยความจำใน mdlInitializeSizes หรือ mdlStart รูทีนนี้จะต้องทำการฟรีหน่วยความจำเหล่านั้น เป็นต้น

```
static void mdlterminate(SimStruct *S)
{
}
```

3.3.8 การใช้เอส-ฟังก์ชั่นสำหรับเรียลไทม์เวิร์คชอร์พ

กรณีต่างๆที่จำเป็นสำหรับการปรับแต่งเอส-ฟังก์ชั่นเพื่อให้เราสามารถใช้เอส-ฟังก์ชั่นในเรียลไทม์เวิร์คชอร์พจะมีวิธีดังนี้

- ตั้งชื่อของเอ็กซ์ตร้าโมดูลที่ถูกใช้ในการสร้างเอสฟังก์ชั่น
- ตั้ง RTWdata สำหรับเอส-ฟังก์ชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

○ เพิ่มส่วนของฟังก์ชั่น mdlRTW

ซึ่งในการทำเรียลไทม์เวิร์คชอร์พของเรานี้ ส่วนที่มีความจำเป็นคือส่วนของฟังก์ชั่น mdlRTW เพราะการตั้งชื่อของเอ็กซ์ตร้าโมดูลนั้นจะใช้เมื่อเอส-ฟังก์ชั่นของเราถูกสร้างใช้จากหลายๆโมดูล (multiple module) ซึ่งในส่วนของเรียลไทม์เวิร์คชอร์พที่เราสร้างขึ้นนั้นใช้เพียงโมดูลเดียวคือ Interface.C นั่นเอง

ต่อไปนี้จะเป็นอธิบายสำหรับการใช้เอสฟังก์ชั่นในเรียลไทม์เวิร์คชอพ

○ ตั้งชื่อของเอ็กซ์ตร้าโมดูลที่ถูกใช้ในการสร้างเอสฟังก์ชั่น

สำหรับเอสฟังก์ชั่นของเราถูกสร้างด้วยโมดูลจำนวนมาก เราจำเป็นต้องแบ่งการสร้างชื่อกระบวนการของโมดูลที่เพิ่มเข้าไป เราจะสามารถทำขั้นตอนนี้ได้โดยคุณต้องผ่านเรียลไทม์เวอร์คชอร์พ เทมเพลตเม็กไฟล์หรือเพื่อให้สะดวกมากยิ่งขึ้นให้ใช้ set_param MATLAB command สำหรับตัวอย่างถ้าเอส-ฟังก์ชั่นของคุณใช้หลายโมดูลต้องทำดังต่อไปนี้

```
mex sfun_main.c Sfun_module1.c Sfun_module2.c
```

ต่อมาระบบชื่อของโมดูล โดยไม่ต้องใช้คำสั่ง

```
set_param(sfun_block, -'SfunctionModule',
                'sfun_module1 sfun_module2')
```

ตัวแปรสามารถเปลี่ยนแปลงได้

```
module=('sfun_module1 sfun_module2')
set_param(sfun_block, -'SfunctionModule', 'modules')
```

○ ตั้ง **RTWdata** สำหรับเอส-ฟังก์ชั่น

มีคุณสมบัติของบล็อคอย่างหนึ่งถูกเรียกว่า RTWdata ซึ่งสามารถถูกใช้โดยทีแอลซี เมื่อทำเอส-ฟังก์ชั่น RTWdata จะเป็นโครงสร้างหนึ่งของตัวอักษรซึ่งเราสามารถติดต่อได้กับบล็อค มันจะถูกบันทึกและแทนที่ในโหมด model.rtw เมื่อสร้างรหัสขึ้นสำหรับตัวอย่างคำสั่งกลุ่มนี้ของแมทแลป คือ

```
mydata.field1= 'information for field1';
mydata.field2= 'information for field2';
set_param(gcb, 'RTWdata', mydata)
get_param(gcb 'RTWdata')
```

ได้ผลลัพธ์ดังนี้

```
Ans = field1: 'information for field1'
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Field2: ‘information for field2’

ใน mode.rtw สำหรับ บล็อคเอสฟังก์ชั่นจะมีข้อมูลเหล่านี้คือ

```
Block {
        Type “S-Function”
        RTWdata {
                Field1 “information for field1”
                Field2 “information for field2”
```

- **mdlRTW**

mdlRTW รูทีนจะช่วยย่อยเอส-ฟังก์ชั่นของเราในรหัสที่สร้างขึ้น การย่อในรหัสของคุณในเรียลไทม์เวอร์คชอพโดยทั่วไป เมื่อเสร็จขั้นตอนนี้ สำหรับการแสดงผลเราอาจจะต้องการอินลาย (Inline) ฟังก์ชั่นของคุณอีกครั้งหนึ่งถ้าคุณมี mdlProcessParameters รูทีน หรือถ้าเอสฟังก์ชั่นคุณมี ซิมูเลชั่นโหมด และเรียลไทม์โหมด เช่น ฮาร์ดแวร์ I/O เอส-ฟังก์ชั่น ซึ่งประมวลอุปกรณ์อินพุทและเอาท์พุทในซิมูลิ้งค์และติดต่อด้วยอุปกรณ์อินพุทเอาท์พุทในเรียลไทม์

รูทีนนี้ช่วยเราอินไลน์ (inline) เอส-ฟังก์ชั่นของเราในการสร้างโค้ด

```
#undef MDL_RTW
#if defined(MDL_RTW) && (defined(MATLAB_MEX_FILE)
|| defined(NRT))
        {
        }
```

3.3.9 ซิมสตรัคของซีเม็กเอส-ฟังก์ชั่น (C MEX S-Function SimStruct)

ไฟล์ *matlabroot/simulink/include/simstruc.h* เป็นเฮดเดอร์ไฟล์ (header file) ของภาษาซีที่เขียนขึ้น ซึ่งนิยามโครงสร้างข้อมูลของซิมูลิ้งค์และนิยามการใช้ถึงแมโครของซิมสตรัค มันครอบคลุมข้อมูลทั้งหมดที่เกี่ยวกับโมเดลของเอส-ฟังก์ชั่น,การรวมเอาท์พุทและตัวแปรของบล็อค

ตารางต่อไปนี้จะแสดงถึงแมโครที่จำเป็นในการสร้างเรียลไทม์เวิร์คชอร์พซึ่งถูกใช้โดยเอส-ฟังก์ชั่นในการเข้าถึง SimStruct.h

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.3 แมโครซิมสตรัคที่จำเป็นในการสร้างเรียลไทม์เวิร์คชอร์พ

แมโคร(**Macro**)	คำอธิบาย
ssSetErrorStatus (S, "*string*")	เพื่อเพิ่มประสิทธิภาพและการจัดการเกี่ยวกับข้อผิดพลาดที่เกิดขึ้น เอส-ฟังก์ชั่นของเราควรจะรายงานความผิดพลาดโดยใช้รูปแบบดังนี้ ssSetErrorStatus(S,"error message"); return; ควรระวังเมื่อใช้ ssSetErrorStatus ในเอสฟังก์ชั่น string จะต้องเป็นหน่วยความจำที่มีขนาดคงที่ ซึ่งไม่สามารถเป็นตัวแปรโลคอลได้
ssGetErrorStatus (S)	อ่านค่าความผิดพลาดที่ได้ถูกระบุไปก่อนหน้านี้ (last error)
ssGetSimMode(S)	แมโครนี้สามารถใช้ในการพิจารณาสภาพแวดล้อมที่เอส-ฟังก์ชั่นกำลังทำงานอยู่ โหมดการซิมูเลชั่นขณะนั้นคือ: - SS_SIMMODE_NORMAL → ทำการซิมูเลชั่นในแบบธรรมดา - SS_SIMMODE_SIZES_CALL_ONLY → บล็อคแก้ไขจำนวนพอร์ตที่ได้รับมา - SS_SIMMODE_RTWGEN → ทำการสร้างโค้ด - SS_SIMMODE_EXTERNAL → การซิมูเลชั่นแบบภายนอก
ssSetNumInputPorts (S, *nInputPorts*)	ถูกใช้ใน mdlInitializesSizes เพื่อตั้งค่าจำนวนพอร์ตอินพุท ซึ่งเป็นค่าจำนวนนับที่เป็นบวก มันควรจะถูกเรียกโดยใช้รูปแบบดังนี้ if (!ssSetNumInputPorts(S, *nInputPorts*)) return; โดยที่ ssSetNumInputPorts จะคืนค่าเป็น 0 ถ้าหาก *nInputPorts* เป็นค่าลบหรือเกิดความผิดพลาดขึ้นระหว่างการสร้างพอร์ต ซึ่งเมื่อเกิดการผิดพลาดขึ้นซิมูลิ้งค์จะแสดงผลเป็นerror message
ssSetInputPortWidth (S, *InputPortIdx*, *width*)	ถูกใช้ใน mdlInitializeSizes (ซึ่งจะตามหลัง ssSetNumInputPorts) เพื่อระบุค่าความกว้าง หรือ DYNAMICALLY_SIZED สำหรับอินพุทพอร์ตซึ่งค่าอินเด็กซ์จะเริ่มต้นที่ 0
SsSetInputPortDirectFeed Through (S, *inputPortIdx*, *dirFeed*)	ถูกใช้ใน mdlInitializeSizes (ตามหลัง ssSetNumInputPorts) เพื่อระบุว่าเป็นdirect feedthrough ของอินพุทพอร์ต ซึ่งถ้าหากไม่มีการระบุแมโครนี้จะมีค่าปรกติเป็น 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	(ไมใช้) ถ้าหากอินพุทนั้นสัมพันธ์กับตัว mdlOutput หรือ mdlGetTimeOfNextVarHit แล้วเราใช้เป็น 1 จะไม่เกิดการล่าช้า(delay) ของสัญญาณอินพุท ซึ่งเป็นสาเหตุให้ตัวแก้ปัญหาของการซิมูเลชั่นเกิดความผิดพลาด
ssSetNumOutputPorts (S, *nOutputPorts*)	ถูกใช้ใน mdlInitializesSizes เพื่อตั้งค่าจำนวนพอร์ตอินพุท ซึ่งเป็นค่าจำนวนนับที่เป็นบวก มันควรจะถูกเรียกโดยใช้รูปแบบดังนี้ If (!ssSetNumOutputPorts(S, *nOutputPorts*)) return; โดยที่ ssSetNumOutputPorts จะคืนค่าเป็น 0 ถ้าหาก *nOutputPorts* เป็นค่าลบหรือเกิดความผิดพลาดขึ้นระหว่างการสร้างพอร์ต ซึ่งเมื่อเกิดการผิดพลาดขึ้นซิมูลิ้งค์จะแสดงผลเป็นerror message
ssSetOutputPortWidth (S, *OutputPortIdx*, *width*)	ถูกใช้ใน mdlInitializeSizes (ตามหลัง ssSetNumOutputPorts) เพื่อระบุค่าความกว้าง หรือ DYNAMICALLY_SIZED สำหรับเอาท์พุทพอร์ตซึ่งค่าอินเด็กซ์จะเริ่มต้นที่ 0

ssGetInputPortRealSignal (S,*inputPortIdx)*	สามารถใช้ได้ในทุกที่ของซิมูเลชั่นลูป เป็นรูทีนให้เอส-ฟังก์ชั่นเข้าถึงสัญญาณจากพอร์ตอินพุท
	แมโครนี้จะทำการคืนค่าแอดเดรส (address) ไปเก็บไว้ในอาร์เรย์เก็บตัวชี้ (array of pointers)
	ตัวอย่าง ในการอ่านค่าสัญญาณจากอินพุทพอร์ต จะมีรูปแบบดังนี้
	int_T i,j;
	int_T nInputPorts = ssGetNumInputPorts(S);
	for (i = 0; i < nInputPorts; i++) {
	const real_T*u =ssGetInputPortRealSignal(S,i);
	UseInputVextorInSomeFunction(u, nu);
	} else {
	InputPtrsType u =
	ssGetInputPortRealSignalPtrs(S,i);
	For (j = 0; j < nu; j++) {
	UseInputSomeFunction(*u[i]);
	}
	}
	}

ssGetOutputPortRealSignal (S,*outputPortIdx)*	สามารถใช้ได้ในทุกที่ของ ซิมูเลชั่นลูป, mdlInitializeConditions, mdlStart เป็นรูทีน เพื่อให้เอส-ฟังก์ชั่นเข้าถึงสัญญาณจากพอร์ตอินเอาท์พุทโดย outputPortIdx มีค่าเริ่มต้นที่ 0 และต้องน้อยกว่าจำนวนเอาท์พุทพอร์ต ซึ่งรูทีนนี้จะคืนค่า จริงเก็บไว้ในเวคเตอร์ความยาว ซึ่งมีความยาวเท่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	กับความกว้างของเอาท์พุทพอร์ต
	ตัวอย่าง ในการส่งค่าสัญญาณไปยังเอาท์พุทพอร์ต จะมีรูปแบบดังนี้
	int_T i,j;
	int_T nOutputPorts = ssGetNumOutputPorts(S);
	for (i = 0; i < nOutputPorts; i++) {
	real_T *y = ssGetOutputPortRealSignal(S, i);
	int_T ny=ssGetOutputPortWidth(S, i);
	for (j = 0; j < ny; j++) {
	y[j] = *SomeFunctionToFillInOutput*();
	}
	}

ssSetNumSFcnParams (S, *nSFcnParams*)	ถูกใช้ใน mdlInitializeSizes เพื่อตั้งค่าจำนวนตัวแปรของเอส-ฟังก์ชั่น
ssGetSFcnParams (S, *index)*	ถูกใช้ในรูทีนต่างๆเพื่อเข้าถึงตัวแปรที่เข้ามาในไดอะลอกบ็อกของเอส-ฟังก์ชั่น โดย *index* เริ่มที่ 0 และน้อยกว่า ssGetSFcnParamsCount(S)
ssGetNumSFcnParams (S)	คืนค่าจำนวนตัวแปรที่บล็อคของเอส-ฟังก์ชั่นคาดหวัง
SsSetNumSampleTimes (S, *nSampleTimes*)	ถูกใช้ใน mdlInitializeSizes เพื่อตั้งค่าจำนวนค่าคาบการสุ่มของเวลาที่เอส-ฟังก์ชั่นของเรามีอยู่ ซึ่งจะต้องมีค่าเป็นจำนวนนับที่เป็นบวก
SsSetSampleTime (S, *st_index*, *value*)	ใช้ใน mdlInitializeSizes เพื่อระบุค่า "คาบ" (period) ของคาบการสุ่มของเวลาโดยที่ *st_index* เริ่มต้นที่ 0
SsSetOffsetTime (S, *st_index*, *value*)	ใช้ใน mdlInitializeSizes เพื่อระบุค่า "ออฟเซท" (offset) ของคาบการสุ่มของเวลาโดยที่ *st_index* เริ่มต้นที่ 0
ssSetSFcnParamNotTunable (S, *index)*	ใช้ใน mdlInitializeSizes เพื่อระบุว่าตัวแปรไม่สามารถเปลี่ยนค่าได้ระหว่างการซิมูเลชั่น โดยที่ *index* จะเริ่มต้นที่ 0 และมีค่าไม่เกินจำนวนตัวแปรที่รับเข้ามาในเอส-ฟังก์ชั่น
ssGetUserData(S)	อ่านข้อมูลของผู้ใช้
ssSetUserData(S, *data*)	ระบุข้อมูลของผู้ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

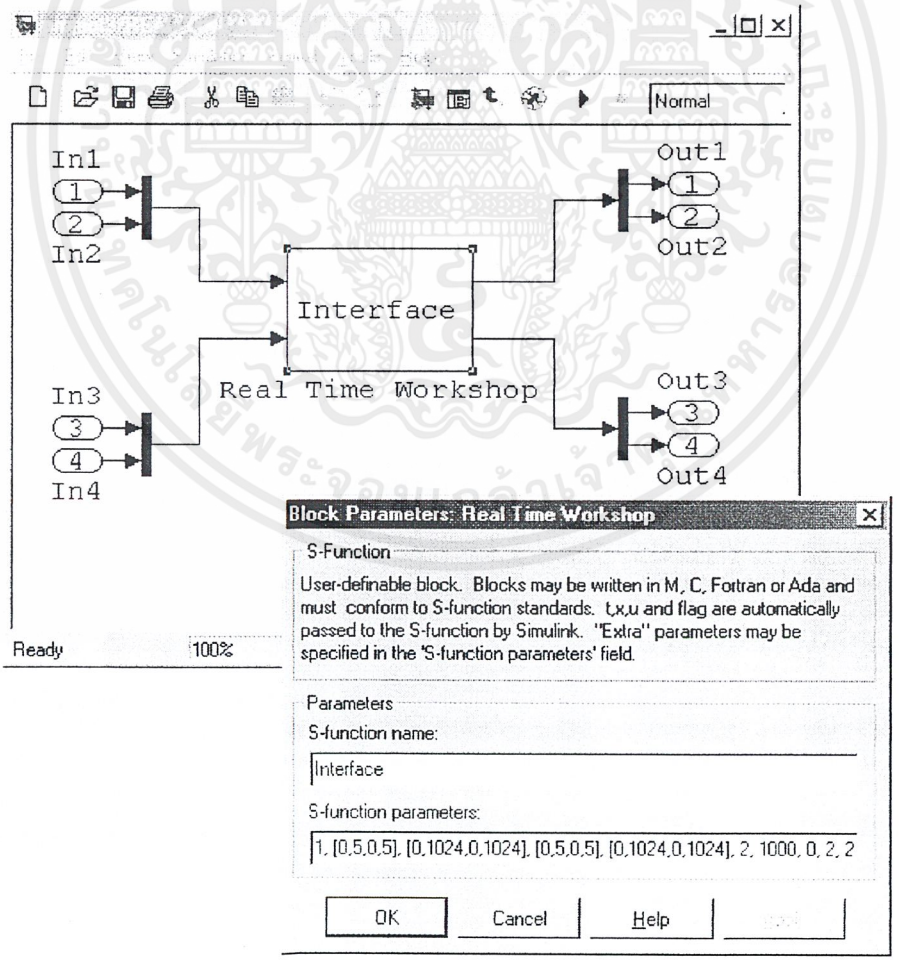
บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองส่งผ่านค่าสัญญาณจากดิจิตอลออกสู่ภายนอก

ในส่วนของการทดลองนี้เราจะทำการส่งผ่านค่าที่สร้างขึ้น(generated) ออกมาสู่ภายนอกเพื่อเช็คการทำงานของอินเตอร์เฟสการ์ดซึ่งจะมีขั้นตอนการทดลองดังนี้

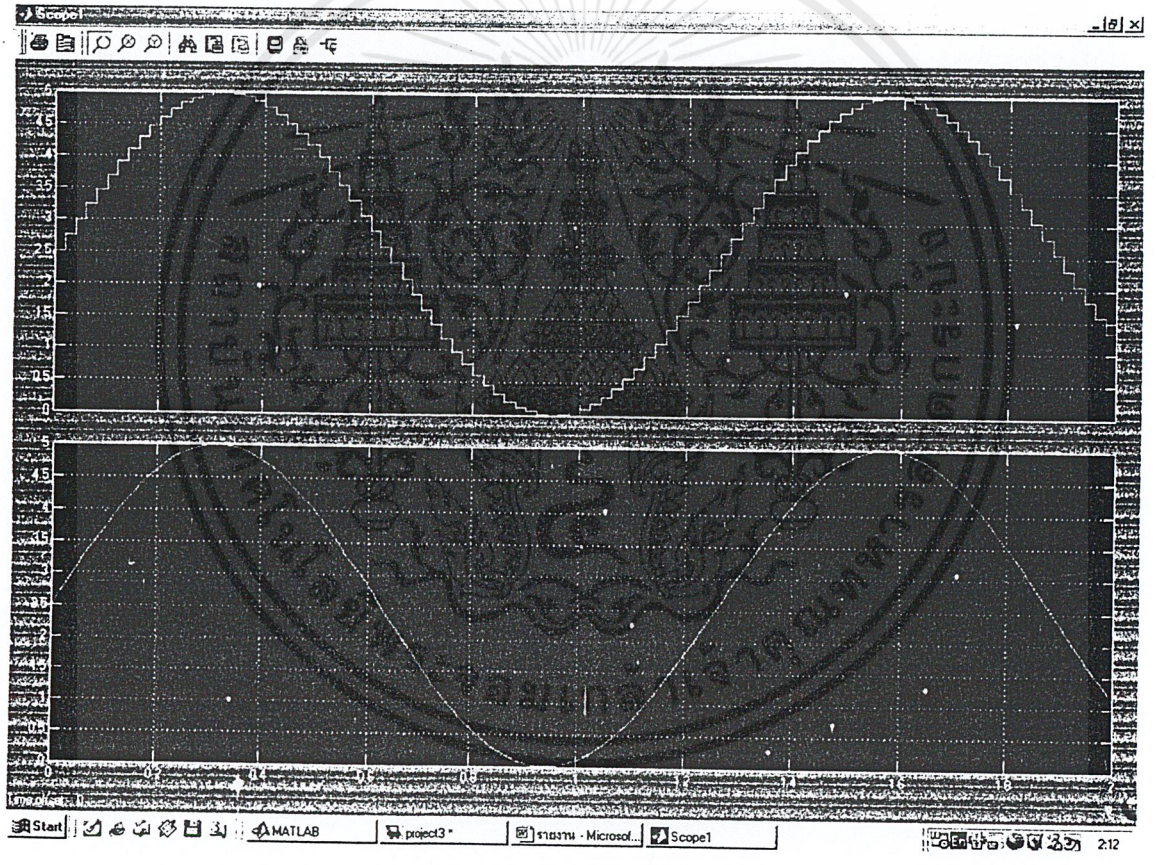
- คอมไพล์ซีเม็กเอส-ฟังก์ชั่น ที่เราสร้างขึ้นซึ่งในที่นี้ อินเตอร์เฟสซึ่งมีชื่อไฟล์ว่า Interface.c โดยใช้คำสั่ง mex ในคอมมานด์ วินโดว์ (command windows) ของแมทแลป ดังรูปที่ 4.1



รูปที่ 4.1 แสดงการตั้งค่าตัวแปรของเอส-ฟังก์ชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จากรูปจะทำการป้อนค่าซึ่งจะยึดตามคุณสมบัติของการ์ดที่ทำขึ้นซึ่งมีช่วงการทำงานอยู่ที่ 0-5 โวลต์ ทั้งอินพุทและเอาท์พุทพอร์ต ซึ่งที่เอาท์พุตพอร์ตจะได้ค่าออกเป็นค่าดิจิตอล10บิต จึงมีเรนจ์เท่ากับ 0-1024 (หรือ 2^{10}) ส่วนค่าเวลาของการสุ่มสัญญาณนั้นเราจะใช้เป็น 0.02 วินาที เพื่อให้สามารถสังเกตผลได้อย่างชัดเจน ซึ่งการใส่ค่าตัวแปรเหล่านี้สามารถดูได้จาก ในภาคผนวกส่วนของโปรแกรมซึ่งได้มีการระบุค่าตัวแปรไว้ในCONTROL_CARD_info แล้ว เราจะทำการโดยป้อนอินพุทเป็นที่เป็นซายน์เข้าที่ขา IN1 เพื่อทดสอบการติดตามสัญญาณของเอาท์พุททางDAC-1จะได้กราฟผลการทดลองดังนี้

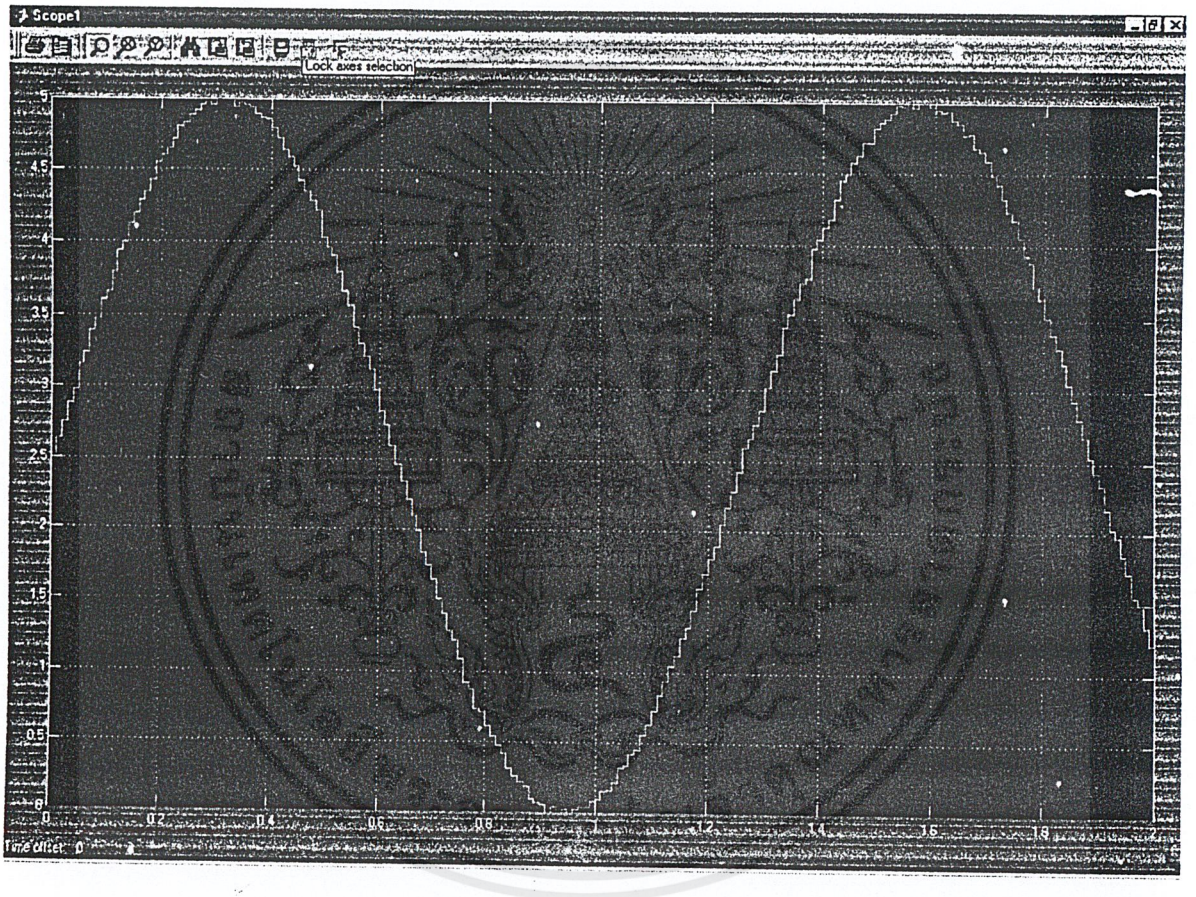


รูปที่ 4.2 แสดงผลการส่งผ่านข้อมูลออกจากเอส-ฟังก์ชั่นบล็อกสู่ภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองอ่านค่าสัญญาณอินพุทจากภายนอก

จะทำคล้ายหัวข้อ 4.1 ต่างที่การรับสัญญาณจะรับเข้ามาทาง IN3 และผ่านเข้ามาเป็นข้อมูลดิจิตอลเข้ามายังเครื่องคอมพิวเตอร์ ซึ่งการทดลองนี้จะลองป้อนกราฟซายน์เข้ามาโดยป้อนให้มีขนาด2.5โวลต์โดยมีออฟเซต2.5โวลต์เช่นเดียวกัน จะได้กราฟสัญญาณที่อ่านได้ดังรูปที่ 4.3



รูปที่ 4.3 แสดงผลการอ่านค่าข้อมูลออกจากเอส-ฟังก์ชั่นบล็อกจากภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และสรุป

5.1 สรุปผลการปฏิบัติงาน

โครงงานชุดเรียลไทม์เวอร์คชอพมีจุดประสงค์เพื่อรับสัญญาณจากระบบภายนอก เข้ามาแสดงผลในโมเดลของซิมูลิ้งค์ เพื่อนำไปวิเคราะห์แล้วนำไปใช้งานต่อไป

เริ่มต้นการทำงาน จากการออกแบบวงจรของการ์ดอินเตอร์เฟส โดยได้มีการปรึกษาอาจารย์ที่ปรึกษา ในการใช้วัสดุอุปกรณ์ต่างๆ หลังจากนั้นได้เริ่มศึกษาในส่วนของการเขียนโปรแกรมภาษาซี เพื่อเป็นพื้นฐานในการศึกษาวิธีการเขียน ซีเม็กเอส-ฟังก์ชั่นในการติดต่อกับระบบนอกและแสดงผลของสัญญาณของระบบภายนอก

ผลที่เกิดขึ้นคือสามารถออกแบบการ์ดอินเตอร์เฟส และเขียนซอฟต์แวร์ที่ใช้ในการติดต่อนำสัญญาณจากภายนอกเข้ามาแสดงผลได้

5.2 ผลที่ได้รับจากโครงงาน

จากการศึกษาทางทฤษฎีเพียงอย่างเดียวนั้นอาจไม่เพียงพอ เพราะเมื่อนำมาทดลองใช้งานจริงย่อมมีปัญหา และเงื่อนไขในสภาวะต่างๆมากมาย ซึ่งการที่จะประสบความสำเร็จนั้นบางครั้ง ต้องใช้ประสบการณ์ในการทำงานนั้นเป็นอย่างมาก หรือบางครั้งอาจได้จากการทดลองและนำมาวิเคราะห์ควบคู่กันไปกับแนวทางทฤษฎีที่ได้ศึกษา ซึ่งจากการทำโครงงานนี้ ทำให้ผู้ทำได้เรียนรู้สิ่งต่างๆมากมายขึ้น ซึ่งในบางส่วนอาจจะไม่ในตรงกับทฤษฎีเลย หรือบางส่วนของทฤษฎีก็เป็นความรู้ใหม่ที่ผู้ทำไม่เคยศึกษามาก่อน รวมถึงปัญหาต่างๆที่จะต้องมีการแก้ไขให้ถูกลุล่วงไปได้ทำให้สามารถนำไปใช้ในการทำงานจริง หลังจากจบการศึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
/* Date: 16 March 2002
 * Version: 1
 * Programed by Padungsak Rungruengrayubkul
 *
 * file: Interface.C
 *
 * Abstract: C-MEX S-Function device driver for interface analog
input/output
 */

#define S_FUNCTION_NAME Interface
#define S_FUNCTION_LEVEL 2

#include  <stdlib.h>     /* malloc(), free(), strtoul() */
#include  <time.h>
#include "simstruc.h"    /* the simstruct access macros */

short int ReadADC1(unsigned int printer_port);
short int ReadADC2(unsigned int printer_port);
void WriteDAC1(unsigned int printer_port,short int ao);
void WriteDAC2(unsigned int printer_port,short int ao);
short int j;



/*=====================================================================
======*
  * System Parameters

*=====================================================================
=====*/
#define SAMPLE_PERIOD_BASE                          0.0001          /*
0.1 msec. is a base sample period*/

/*=====================================================================
======*
 * Number of S-function Parameters and macros to access from the
SimStruct * NumPara, PrinterPara, AinputPara, DinputPara,
AoutputPara, DoutputPara, SampleT, StepSize, HardwareInterface,
HoldD1, HoleD2

*=====================================================================
=====*/
#define NUM_PARAMS                  (10)
#define PRINTER_PORT_PARAM          (ssGetSFcnParam(S,0))
#define ANALOG_INPUT_PARAM          (ssGetSFcnParam(S,1))
#define DIGITAL_INPUT_PARAM         (ssGetSFcnParam(S,2))
#define ANALOG_OUTPUT_PARAM         (ssGetSFcnParam(S,3))
#define DIGITAL_OUTPUT_PARAM        (ssGetSFcnParam(S,4))
#define SAMPLE_TIME_PARAM           (ssGetSFcnParam(S,5))
#define MODEL_STEP_SIZE                   (ssGetSFcnParam(S,6))
#define HARDWARE_INTERFACE          (ssGetSFcnParam(S,7))
#define HOLD_DEVICE_1               (ssGetSFcnParam(S,8))
#define HOLD_DEVICE_2               (ssGetSFcnParam(S,9))


/*======================*
 * S-function User Data *
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 *=====================*/

typedef struct {
    uint_T    printer_port;
    real_T    adc_analog_min[2];
    real_T    adc_analog_max[2];
    int_T    adc_digital_min[2];
    int_T    adc_digital_max[2];
    real_T    dac_analog_min[2];
    real_T    dac_analog_max[2];
    int_T    dac_digital_min[2];
    int_T    dac_digital_max[2];
    uint_T    sample_time;
    uint_T    model_step_count;
    uint_T    model_step_size;                  // is a interger means
0."model step size" ex. if it value 5 it means 0.5 mSec.
    int_T     hardware_interface;
    real_T    last_signal[2];
    real_T    next_signal[2];
    int_T     hold_device[2];
} CONTROL_CARD_Info;



/*=====================*
 * S-function methods *
 *=====================*/

/*
 Function: mdlCheckParameters
===============================================
*/
#define MDL_CHECK_PARAMETERS   /* Change to #undef to remove function
*/
#if defined(MDL_CHECK_PARAMETERS)
static void mdlCheckParameters(SimStruct *S)
{
      static char_T errMsg[256];
    boolean_T allParamsOK = 1;
      int number;
    /*
     * ADC Analog Range
     */
    number = mxGetNumberOfElements(ANALOG_INPUT_PARAM);
    if (allParamsOK==1 && number!=2 && number!=4) {
        strcpy(errMsg,"ADC Analog Range must be 2 or 4 elements
vector [min1,max1,min2,max2].\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number>=2 && ((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[0])>=((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[1])) {
      strcpy(errMsg, "The specified ADC Analog Range #1 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    if (allParamsOK==1 && number==4 && ((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[2])>=((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[3])) {
      strcpy(errMsg,"The specified ADC Analog Range #2 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }

    /*
     * ADC Digital Range
     */
    number = mxGetNumberOfElements(DIGITAL_INPUT_PARAM);
    if (allParamsOK==1 && number!=2 && number!=4) {
      strcpy(errMsg,"ADC Digital Range must be 2 or 4 elements vector
[min1,max1,min2,max2].\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number>=2 && ((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[0])>=((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[1])) {
      strcpy(errMsg,"The specified ADC Digital Range #1 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number==4 && ((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[2])>=((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[3])) {
      strcpy(errMsg,"The specified ADC Digital Range #2 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }

    /*
     * DAC Analog Range
     */
    number = mxGetNumberOfElements(ANALOG_OUTPUT_PARAM);
    if (allParamsOK==1 && number!=2 && number!=4) {
      strcpy(errMsg,"DAC Analog Range must be 2 or 4 elements vector
[min1,max1,min2,max2].\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number>=2 && ((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[0])>=((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[1])) {
      strcpy(errMsg,"The specified DAC Analog Range #1 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number==4 && ((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[2])>=((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[3])) {
      strcpy(errMsg,"The specified DAC Analog Range #2 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }

    /*
     * DAC Digital Range
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
     */
    number = mxGetNumberOfElements(DIGITAL_OUTPUT_PARAM);
    if (allParamsOK==1 && number!=2 && number!=4) {
      strcpy(errMsg,"DAC Digital Range must be 2 or 4 elements vector
[min1,max1,min2,max2].\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number>=2 && ((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[0])>=((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[1])) {
      strcpy(errMsg,"The specified DAC Digital Range #1 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }
    if (allParamsOK==1 && number==4 && ((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[2])>=((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[3])) {
      strcpy(errMsg,"The specified DAC Digital Range #2 is not
supported by I/O board.\n");
      allParamsOK = 0;
    }

    /*
     * Sample Time
     */
    if (allParamsOK==1 &&
mxGetNumberOfElements(SAMPLE_TIME_PARAM)!=1) {
      strcpy(errMsg,"Sample Time must be a scalar, must have 1
element.\n");
      allParamsOK = 0;
    }
      if (allParamsOK==1 && ((real_T)
mxGetPr(SAMPLE_TIME_PARAM)[0])<=0) {
      strcpy(errMsg,"Sample Time must be a positive number.\n");
      allParamsOK = 0;
    }

    /*
     * Model Step Size
     */
    if (allParamsOK==1 && mxGetNumberOfElements(MODEL_STEP_SIZE)!=1)
{
      strcpy(errMsg,"Model Step Size must be a scalar.\n");
      allParamsOK = 0;
    }
      if (allParamsOK==1 && ((real_T)
mxGetPr(MODEL_STEP_SIZE)[0])<=0) {
      strcpy(errMsg,"Model Step Size must be a positive number.\n");
      allParamsOK = 0;
    }
    if (!allParamsOK) {
      ssSetErrorStatus(S, errMsg);
    }
}
#endif /* MDL_CHECK_PARAMETERS */


/*
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 Function: mdlInitializeSizes
===============================================
 */
static void mdlInitializeSizes(SimStruct *S)
{     int_T i;
      struct tm *current_time;
      long ltime;
      int InputNumber,OutputNumber;

    ssSetNumSFcnParams(S,NUM_PARAMS);
    if (ssGetNumSFcnParams(S)==ssGetSFcnParamsCount(S)) {
      mdlCheckParameters(S);
      if (ssGetErrorStatus(S)!=NULL) {
        return;         /* Error reported in mdlCheckParameters */
      }
    } else {
      return; /* Parameter mismatch will be reported by Simulink */
    }

    /* None of this s-functions's parameters are tunable during
simulation */
    for (i=0;i<NUM_PARAMS;i++) {
      ssSetSFcnParamNotTunable(S, i);
    }
      InputNumber = 2;
      OutputNumber = 2;

#if defined(MATLAB_MEX_FILE)
      time( &ltime );
      current_time = gmtime(&ltime);
      if (current_time->tm_year>2002-1900) {
            InputNumber = 0;
            OutputNumber = 0;
      }
#endif*/

    ssSetNumSampleTimes(S,1);
    ssSetNumInputPorts(S,InputNumber);
    ssSetInputPortWidth(S,0,2);
    ssSetInputPortWidth(S,1,2);
    ssSetNumOutputPorts(S,OutputNumber);
    ssSetOutputPortWidth(S,0,2);
    ssSetOutputPortWidth(S,1,2);
    ssSetInputPortDirectFeedThrough(S,0,1);
    ssSetInputPortDirectFeedThrough(S,1,1);
}



/*
 Function: mdlInitializeSampleTimes
=========================================
 */
static void mdlInitializeSampleTimes(SimStruct *S)
{     uint_T ts;
      ts = ((real_T) mxGetPr(MODEL_STEP_SIZE)[0]);
    ssSetSampleTime(S,0,SAMPLE_PERIOD_BASE*ts);
    ssSetOffsetTime(S,0,0.0);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
}


#define MDL_START                       /* Change to #undef to remove
function */
#if defined(MDL_START)
/* Function: mdlStart
=============================================================
 *
 */
static void mdlStart(SimStruct *S)
{     int_T num;
    CONTROL_CARD_Info   *CtrlCardInfo   = ssGetUserData(S);
   /*
    * Initialize Control Card Info (pointer saved in the user data)
    */
    if (CtrlCardInfo != NULL) {
      free(CtrlCardInfo);
    }
    if ((CtrlCardInfo = malloc(sizeof(CONTROL_CARD_Info))) == NULL) {
      ssSetErrorStatus(S,"Control Card Info Memory Allocation
Error\n");
      return;
    }

      num = ((uint_T) mxGetPr(PRINTER_PORT_PARAM)[0]);
      switch (num) {
        case 1:
          CtrlCardInfo->printer_port = 0x0378;
          break;
        case 2:
          CtrlCardInfo->printer_port = 0x03bc;
          break;
        case 3:
          CtrlCardInfo->printer_port = 0x0278;
      }

      num = mxGetNumberOfElements(ANALOG_INPUT_PARAM);
      CtrlCardInfo->adc_analog_min[0] = ((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[0]);
      CtrlCardInfo->adc_analog_max[0] = ((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[1]);
      if (num==4) {
        CtrlCardInfo->adc_analog_min[1] = ((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[2]);
        CtrlCardInfo->adc_analog_max[1] = ((real_T)
mxGetPr(ANALOG_INPUT_PARAM)[3]);
      } else {
        CtrlCardInfo->adc_analog_min[1] = CtrlCardInfo-
>adc_analog_min[0];
        CtrlCardInfo->adc_analog_max[1] = CtrlCardInfo-
>adc_analog_max[0];
      }

      num = mxGetNumberOfElements(DIGITAL_INPUT_PARAM);
      CtrlCardInfo->adc_digital_min[0] = ((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[0]);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
      CtrlCardInfo->adc_digital_max[0] = ((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[1]);
      if (num==4) {
        CtrlCardInfo->adc_digital_min[1] = ((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[2]);
        CtrlCardInfo->adc_digital_max[1] = ((int_T)
mxGetPr(DIGITAL_INPUT_PARAM)[3]);
      } else {
        CtrlCardInfo->adc_digital_min[1] = CtrlCardInfo-
>adc_digital_min[0];
        CtrlCardInfo->adc_digital_max[1] = CtrlCardInfo-
>adc_digital_max[0];
      }


      num = mxGetNumberOfElements(ANALOG_OUTPUT_PARAM);
      CtrlCardInfo->dac_analog_min[0] = ((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[0]);
      CtrlCardInfo->dac_analog_max[0] = ((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[1]);
      if (num==4) {
        CtrlCardInfo->dac_analog_min[1] = ((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[2]);
        CtrlCardInfo->dac_analog_max[1] = ((real_T)
mxGetPr(ANALOG_OUTPUT_PARAM)[3]);
      } else {
        CtrlCardInfo->dac_analog_min[1] = CtrlCardInfo-
>dac_analog_min[0];
        CtrlCardInfo->dac_analog_max[1] = CtrlCardInfo-
>dac_analog_max[0];
      }

      num = mxGetNumberOfElements(DIGITAL_OUTPUT_PARAM);
      CtrlCardInfo->dac_digital_min[0] = ((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[0]);
      CtrlCardInfo->dac_digital_max[0] = ((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[1]);
      if (num==4) {
        CtrlCardInfo->dac_digital_min[1] = ((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[2]);
        CtrlCardInfo->dac_digital_max[1] = ((int_T)
mxGetPr(DIGITAL_OUTPUT_PARAM)[3]);
      } else {
        CtrlCardInfo->dac_digital_min[1] = CtrlCardInfo-
>dac_digital_min[0];
        CtrlCardInfo->dac_digital_max[1] = CtrlCardInfo-
>dac_digital_max[0];
      }


      CtrlCardInfo->sample_time = ((uint_T)
mxGetPr(SAMPLE_TIME_PARAM)[0]);
      if (CtrlCardInfo->sample_time==0) CtrlCardInfo->sample_time =
1;

      CtrlCardInfo->model_step_size = ((uint_T)
mxGetPr(MODEL_STEP_SIZE)[0]);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
      if (CtrlCardInfo->model_step_size==0) CtrlCardInfo-
>model_step_size = 1;

      CtrlCardInfo->hardware_interface = ((int_T)
mxGetPr(HARDWARE_INTERFACE)[0]);

      CtrlCardInfo->hold_device[0] = ((int_T)
mxGetPr(HOLD_DEVICE_1)[0]);
      CtrlCardInfo->hold_device[1] = ((int_T)
mxGetPr(HOLD_DEVICE_2)[0]);

    CtrlCardInfo->model_step_count= CtrlCardInfo->sample_time;

      // * Initial Conditions

      CtrlCardInfo->last_signal[0] = 0.0;
      CtrlCardInfo->last_signal[1] = 0.0;
      CtrlCardInfo->next_signal[0] = 0.0;
      CtrlCardInfo->next_signal[1] = 0.0;

    //ssSetUserData(S, (void*) CtrlCardInfo);

#if defined(MATLAB_MEX_FILE)
      if (CtrlCardInfo->hardware_interface==0 || ssGetSimMode(S) ==
SS_SIMMODE_NORMAL) {
      mexPrintf("\nControl Ladkrabang Analog Input/Output Interface
Card: Hardware Access Disabled\n");
      CtrlCardInfo->hardware_interface = 0;
    }
#endif

      ssSetUserData(S, (void*) CtrlCardInfo);

}
#endif /* MDL_START */



/*
 * Function: mdlOutputs
=============================================================
 */
static void mdlOutputs(SimStruct *S, int_T tid)
{     unsigned int PrinterControlPort;
      int_T  hardware,num,ai;
      short int ao;
    real_T analog_min,analog_max;
    real_T digital_min,digital_max;
      real_T signal,dac,adc;
      real_T last,range,dt;
    real_T                        *DAC =
ssGetOutputPortRealSignal(S,0);
      real_T                        *AI =
ssGetOutputPortRealSignal(S,1);
    InputRealPtrsType               AO =
ssGetInputPortRealSignalPtrs(S,0);
    InputRealPtrsType              ADC =
ssGetInputPortRealSignalPtrs(S,1);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    CONTROL_CARD_Info   *CtrlCardInfo = ssGetUserData(S);

      // enable or disable hardware

      if (CtrlCardInfo->hardware_interface==1) {
      hardware = 1;
        PrinterControlPort = ((unsigned int)(CtrlCardInfo-
>printer_port))+2;
    } else {
      hardware = 0;
    }
      // end of enable or disable hardware

    if (CtrlCardInfo->sample_time>1) {
        CtrlCardInfo->model_step_count += 1;
        if (CtrlCardInfo->model_step_count>=CtrlCardInfo-
>sample_time) {
          CtrlCardInfo->model_step_count = 0;
        }
      }

      for (num=0;num<2;num++) {
      analog_min = CtrlCardInfo->dac_analog_min[num];
        analog_max = CtrlCardInfo->dac_analog_max[num];
      digital_min = (real_T)(CtrlCardInfo->dac_digital_min[num]);
        digital_max = (real_T)(CtrlCardInfo->dac_digital_max[num]);
        signal = *AO[num];
     /*
      * hold device
      */
        if (CtrlCardInfo->sample_time>1) {
              switch (CtrlCardInfo->hold_device[num]) {
                case 1:
                    if (CtrlCardInfo->model_step_count>0) {
                      signal = 0.0;
                    }
                    break;
                case 2:
                  if (CtrlCardInfo->model_step_count==0) {
                      CtrlCardInfo->last_signal[num] = signal;
                    } else {
                      signal = CtrlCardInfo->last_signal[num];
                    }
                    break;
              case 3:
                if (CtrlCardInfo->model_step_count==0) {
                    CtrlCardInfo->last_signal[num] = CtrlCardInfo-
>next_signal[num];
                    CtrlCardInfo->next_signal[num] = signal;
                  } else {
                    last = CtrlCardInfo->last_signal[num];
                    range = CtrlCardInfo->next_signal[num]-
CtrlCardInfo->last_signal[num];
                      dt = ((real_T)(CtrlCardInfo-
>model_step_count))/((real_T)(CtrlCardInfo->sample_time));
                      signal = last+range*dt;
                  }
            }
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        }
      /*
       * end of hold device
       */
        if (signal>analog_max) signal = analog_max;
        if (signal<analog_min) signal = analog_min;
        ao = (int_T)(digital_min+(digital_max-digital_min)*(signal-
analog_min)/(analog_max-analog_min));
        if (ao>digital_max) ao = digital_max;
        if (ao<digital_min) ao = digital_min;
        if (hardware==1)
        {
              if (num==0)
                    WriteDAC1(PrinterControlPort,ao);
              else
                    WriteDAC2(PrinterControlPort,ao);
        }


      /*DACSetOutput(num,ao); */

        dac = analog_min+(((real_T)(ao))-digital_min)*(analog_max-
analog_min)/(digital_max-digital_min);
        if (dac>analog_max) dac = analog_max;
        if (dac<analog_min) dac = analog_min;
        DAC[num] = dac;
      }


      // input Analog to digital
      for (num=0;num<2;num++) {
      analog_min = CtrlCardInfo->adc_analog_min[num];
        analog_max = CtrlCardInfo->adc_analog_max[num];
      digital_min = (real_T)(CtrlCardInfo->adc_digital_min[num]);
        digital_max = (real_T)(CtrlCardInfo->adc_digital_max[num]);


        if (hardware==1)
        {
            if (num==0)
                  ai = (int_T)(ReadADC1(PrinterControlPort));
            else
                  ai = (int_T)(ReadADC2(PrinterControlPort));
        }
        else
        {
            signal = *ADC[num];
          if (signal>analog_max) signal = analog_max;
          if (signal<analog_min) signal = analog_min;
            ai = (int_T)(digital_min+(digital_max-
digital_min)*(signal-analog_min)/(analog_max-analog_min));
        }
        if (ai>digital_max) ai = digital_max;
        if (ai<digital_min) ai = digital_min;
        adc = analog_min+(((real_T)(ai))-digital_min)*(analog_max-
analog_min)/(digital_max-digital_min);
        if (adc>analog_max) adc = analog_max;
        if (adc<analog_min) adc = analog_min;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        AI[num] = adc;
      }
      if (CtrlCardInfo->sample_time>1) {
      ssSetUserData(S, (void*) CtrlCardInfo);
      }
}


/* Function: mdlTerminate
=================================================
 *
 */
static void mdlTerminate(SimStruct *S)
{     unsigned int PrinterControlPort;
    CONTROL_CARD_Info *CtrlCardInfo   = ssGetUserData(S);
      if (CtrlCardInfo->hardware_interface!=0 && ssGetSimMode(S) !=
SS_SIMMODE_NORMAL)
      {
            PrinterControlPort = ((unsigned int)(CtrlCardInfo-
>printer_port))+2;
            WriteDAC1(PrinterControlPort,0x00);
            WriteDAC2(PrinterControlPort,0x00);
      }
      free(CtrlCardInfo);
      ssSetUserData(S,NULL);
}

// Analog to Digital Converter Number  _1_
!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!
// Assymbly for Read ADC U4

short int ReadADC1(unsigned int PrinterControlPort)
{     short int data;
      __asm { mov       dx,word ptr PrinterControlPort
                  mov         al,02h            //reset hardware
                  out         dx,al       //dx is pointer to Control
Port

                  mov         al,00h
                  out         dx,al       //dx is pointer to Control
Port

                  mov         al,0fh
                  out         dx,al       //dx is pointer to Control
Port

                dec           dx                //change pointer dx
to Printer Status Port

check1:           in          al,dx       //check
                  and         al,40h
                  test  al,40h
                  jz          check1

                  inc     dx              //change pointer dx to
Control port

                  mov         al,0dh
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                out         dx,al       //dx is pointer to Control
Port

              dec           dx                  //change pointer dx
to Printer Status Port

check2:       in            al,dx       //check
              and           al,40h
              test  al,40h
              jnz           check2

              inc           dx

              mov           al,09h
              out           dx,al       //dx is pointer to Control
Port

              in            al,dx
              or            al,20h
              out           dx,al       //enable bi-directional

              dec           dx
              dec           dx                  //change pointer dx
to Printer Data Port

              in            al,dx       //recieve 8 bit at first
time that has MSB bit
              mov           bh,al
              inc           dx
              inc           dx

              in            al,dx
              and           al,1fh
              out           dx,al       //disable bi-directional

              mov           al,0dh
              out           dx,al       //dx is pointer to Control
Port

              mov           al,09h
              out           dx,al       //dx is pointer to Control
Port


              in            al,dx
              or            al,20h
              out           dx,al       //enable bi-directional

              dec           dx
              dec           dx                  //change pointer dx
to Printer Data Port
              in            al,dx       //recieve 8 bit at first
time that has MSB bit
              and           al,60h
              mov           bl,al
              inc           dx
              inc           dx
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                in          al,dx
                and         al,1fh
                out         dx,al       //disable bi-directional

                shr         bx,6        //set 10 bit to lsb bit
(right)
                and         bx,03ffh
                mov         data,bx
        }
        return(data);
}
// End of Assymbly for Read ADC U4


// Analog to Digital Converter Number  _2_
!!!
```

```
                mov         al,08h;
                out         dx,al;          //dx is pointer to
Control Port

                in          al,dx
                or          al,20h
                out         dx,al       //enable bi-directional

                dec         dx;
                dec         dx;             //change pointer dx
to Printer Data Port
                in          al,dx;          //recieve 8 bit at
first time that has MSB bit
                mov         bh,al;
                inc         dx;
                inc         dx;

                in          al,dx
                and         al,1fh
                out         dx,al       //disable bi-directional

                mov         al,0ch;
                out         dx,al;          //dx is pointer to
Control Port

                mov         al,08h;
                out         dx,al;          //dx is pointer to
Control Port

                in          al,dx
                or          al,20h
                out         dx,al       //enable bi-directional

                dec         dx;
                dec         dx;             //change pointer dx
to Printer Data Port
                in          al,dx;          //recieve 8 bit at
first time that has MSB bit
                and         al,60h
                mov         bl,al;
                inc         dx;
                inc         dx;

                in          al,dx
                and         al,1fh
                out         dx,al       //disable bi-directional

                shr         bx,6        //set 10 bit to lsb bit
(right)
                and         bx,03ffh
                mov         data,bx
        }

        return(data);
}

// End of Assymbly for Read ADC U6
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
void WriteDAC1(unsigned int PrinterControlPort,short int ao)
{
      __asm { mov       dx,word ptr PrinterControlPort;
                  //reset
                  dec dx                        //change pointer to
data port
                  dec dx
                  mov         al,00h            // send data 00 reset
                  out         dx,al
                  inc dx                        //change pointer to
control port
                  inc dx

                  mov         al,02h
                  out         dx,al

                  mov         al,00h
                  out         dx,al

                  mov         al,03h
                  out         dx,al

                  dec         dx                //change pointer to
data port
                  dec         dx
                  mov         ax,ao       //value to test 8 lower bit
                  out         dx,al
                  inc         dx
                  inc         dx

                  mov         al,02h            //3.
                  out         dx,al

                  dec         dx                //change pointer to
data bus
                  dec         dx
                  mov         ax,ao
                  mov         al,ah//value of 2 top bit to test
                  out         dx,al       //send upper 8 bit data bus
                  inc         dx                //change pointer to
control bus
                  inc         dx

                  mov         al,06h            //4.
                  out         dx,al
      }

}

void WriteDAC2(unsigned int PrinterControlPort,short int ao)
{
      __asm { mov       dx,word ptr PrinterControlPort;
                  //reset
                  dec dx                        //change pointer to
data port
                  dec dx
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                mov         al,00h          // send data 00 reset
                out         dx,al
                inc dx                      //change pointer to
control port
                inc dx

                mov         al,02h
                out         dx,al

                mov         al,00h
                out         dx,al

                mov         al,01h
                out         dx,al

                dec         dx              //change pointer to
data port
                dec         dx
                mov         ax,ao       //value to test 8 lower bit
                out         dx,al
                inc         dx
                inc         dx

                mov         al,00h          //3.
                out         dx,al

                dec         dx              //change pointer to
data bus
                dec         dx
                mov         ax,ao
                mov         al,ah       //value of 2 top bit to
test
                out         dx,al       //send upper 8 bit data bus
                inc         dx              //change pointer to
control bus
                inc         dx

                mov         al,04h          //4.
                out         dx,al
        }

}
```

```
#undef MDL_RTW  /* Change to #undef to remove function */
#if defined(MDL_RTW) && (defined(MATLAB_MEX_FILE) || defined(NRT))
static void mdlRTW(SimStruct *S)
{

}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
#endif /* MDL_RTW */


#ifdef  MATLAB_MEX_FILE    /* Is this file being compiled as a MEX-
file? */
#include "simulink.c"      /* MEX-file interface mechanism */
#else
#include "cg_sfun.h"       /* Code generation registration function
*/
#endif
```


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

June 1989

54LS138/DM54LS138/DM74LS138, 54LS139/DM54LS139/DM74LS139 Decoders/Demultiplexers

General Description

These Schottky-clamped circuits are designed to be used in high-performance memory-decoding or data-routing applications, requiring very short propagation delay times. In high-performance memory systems these decoders can be used to minimize the effects of system decoding. When used with high-speed memories, the delay times of these decoders are usually less than the typical access time of the memory. This means that the effective system delay introduced by the decoder is negligible.

The LS138 decodes one-of-eight lines, based upon the conditions at the three binary select inputs and the three enable inputs. Two active-low and one active-high enable inputs reduce the need for external gates or inverters when expanding. A 24-line decoder can be implemented with no external inverters, and a 32-line decoder requires only one inverter. An enable input can be used as a data input for demultiplexing applications.

The LS139 comprises two separate two-line-to-four-line decoders in a single package. The active-low enable input can be used as a data line in demultiplexing applications.

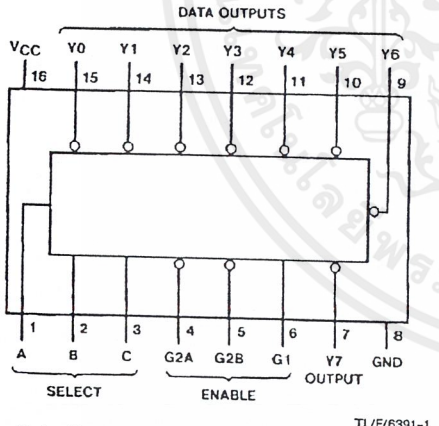
All of these decoders/demultiplexers feature fully buffered inputs, presenting only one normalized load to its driving circuit. All inputs are clamped with high-performance Schottky diodes to suppress line-ringing and simplify system design.

Features

- Designed specifically for high speed:
  - Memory decoders
  - Data transmission systems
- LS138 3-to-8-line decoders incorporates 3 enable inputs to simplify cascading and/or data reception
- LS139 contains two fully independent 2-to-4-line decoders/demultiplexers
- Schottky clamped for high performance
- Typical propagation delay (3 levels of logic)
  - LS138 21 ns
  - LS139 21 ns
- Typical power dissipation
  - LS138 32 mW
  - LS139 34 mW
- Alternate Military/Aerospace devices (54LS138, 54LS139) are available. Contact a National Semiconductor Sales Office/Distributor for specifications.

Connection Diagrams

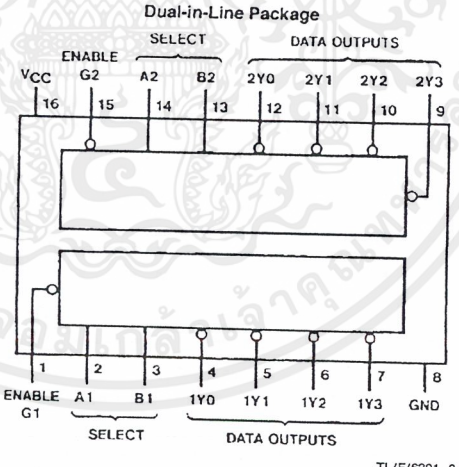
Dual-in-Line Package



TL/F/6391–1

Order Number 54LS138DMQB, 54LS138FMQB, 54LS138LMQB, DM54LS138J, DM54LS138W, DM74LS138M or DM74LS138N
See NS Package Number E20A, J16A, M16A, N16E or W16A

Dual-in-Line Package



TL/F/6391–2

Order Number 54LS139DMQB, 54LS139FMQB, 54LS139LMQB, DM54LS139J, DM54LS139W, DM74LS139M or DM74LS139N
See NS Package Number E20A, J16A, M16A, N16E or W16A

©1995 National Semiconductor Corporation TL/F/6391

RRD-B30M105/Printed in U. S. A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54LS and 54LS	−55°C to +125°C
DM74LS	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Note: *The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.*

Recommended Operating Conditions

Symbol	Parameter	DM54LS138			DM74LS138			Units
		Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High Level Input Voltage	2			2			V
V_{IL}	Low Level Input Voltage			0.7			0.8	V
I_{OH}	High Level Output Current			−0.4			−0.4	mA
I_{OL}	Low Level Output Current			4			8	mA
T_A	Free Air Operating Temperature	−55		125	0		70	°C

'LS138 Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions		Min	Typ (Note 1)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA				−1.5	V
V_{OH}	High Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IL} = Max, V_{IH} = Min	DM54	2.5	3.4		V
			DM74	2.7	3.4		
V_{OL}	Low Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IL} = Max, V_{IH} = Min	DM54		0.25	0.4	V
			DM74		0.35	0.5	
		I_{OL} = 4 mA, V_{CC} = Min	DM74		0.25	0.4	
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V				0.1	mA
I_{IH}	High Level Input Current	V_{CC} = Max, V_I = 2.7V				20	μA
I_{IL}	Low Level Input Current	V_{CC} = Max, V_I = 0.4V				−0.36	mA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 2)	DM54	−20		−100	mA
			DM74	−20		−100	
I_{CC}	Supply Current	V_{CC} = Max (Note 3)			6.3	10	mA

Note 1: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 2: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Note 3: I_{CC} is measured with all outputs enabled and open.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

'LS138 Switching Characteristics

at V_{CC} = 5V and T_A = 25°C (See Section 1 for Test Waveforms and Output Load)

Symbol	Parameter	From (Input) To (Output)	Levels of Delay	R_L = 2 kΩ				Units
				C_L = 15 pF		C_L = 50 pF		
				Min	Max	Min	Max	
t_{PLH}	Propagation Delay Time Low to High Level Output	Select to Output	2		18		27	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Select to Output	2		27		40	ns
t_{PLH}	Propagation Delay Time Low to High Level Output	Select to Output	3		18		27	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Select to Output	3		27		40	ns
t_{PLH}	Propagation Delay Time Low to High Level Output	Enable to Output	2		18		27	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Enable to Output	2		24		40	ns
t_{PLH}	Propagation Delay Time Low to High Level Output	Enable to Output	3		18		27	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Enable to Output	3		28		40	ns

Recommended Operating Conditions

Symbol	Parameter	DM54LS139			DM74LS139			Units
		Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High Level Input Voltage	2			2			V
V_{IL}	Low Level Input Voltage			0.7			0.8	V
I_{OH}	High Level Output Current			−0.4			−0.4	mA
I_{OL}	Low Level Output Current			4			8	mA
T_A	Free Air Operating Temperature	−55		125	0		70	°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

'LS139 Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions		Min	Typ (Note 1)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA				−1.5	V
V_{OH}	High Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IL} = Max, V_{IH} = Min	DM54	2.5	3.4		V
			DM74	2.7	3.4		
V_{OL}	Low Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IL} = Max, V_{IH} = Min	DM54		0.25	0.4	V
			DM74		0.35	0.5	
		I_{OL} = 4 mA, V_{CC} = Min	DM74		0.25	0.4	
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V				0.1	mA
I_{IH}	High Level Input Current	V_{CC} = Max, V_I = 2.7V				20	μA
I_{IL}	Low Level Input Current	V_{CC} = Max, V_I = 0.4V				−0.36	mA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 2)	DM54	−20		−100	mA
			DM74	−20		−100	
I_{CC}	Supply Current	V_{CC} = Max (Note 3)			6.8	11	mA

Note 1: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 2: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Note 3: I_{CC} is measured with all outputs enabled and open.

'LS139 Switching Characteristics

at V_{CC} = 5V and T_A = 25°C (See Section 1 for Test Waveforms and Output Load)

Symbol	Parameter	From (Input) To (Output)	R_L = 2 kΩ				Units
			C_L = 15 pF		C_L = 50 pF		
			Min	Max	Min	Max	
t_{PLH}	Propagation Delay Time Low to High Level Output	Select to Output		18		27	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Select to Output		27		40	ns
t_{PLH}	Propagation Delay Time Low to High Level Output	Enable to Output		18		27	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Enable to Output		24		40	ns

Function Tables

LS138

Inputs					Outputs							
Enable		Select										
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* G2 = G2A + G2B

H = High Level, L = Low Level, X = Don't Care

LS139

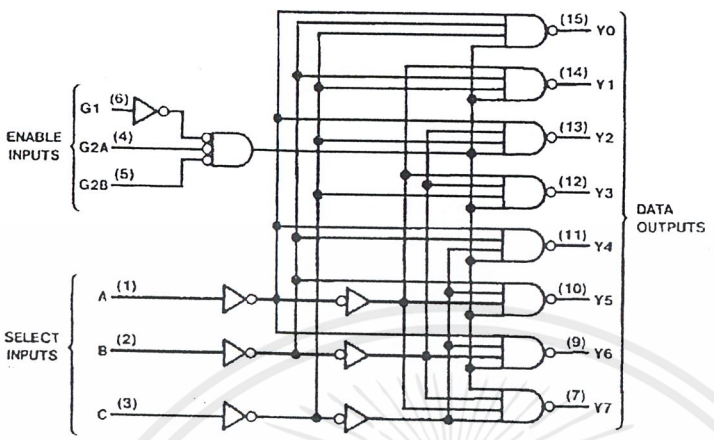
Inputs			Outputs			
Enable	Select					
G	B	A	Y0	Y1	Y2	Y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

H = High Level, L = Low Level, X = Don't Care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

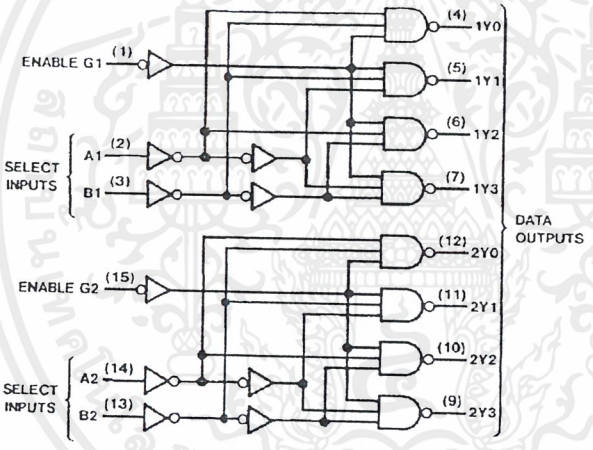
Logic Diagrams

LS138



TL/F/6391–3

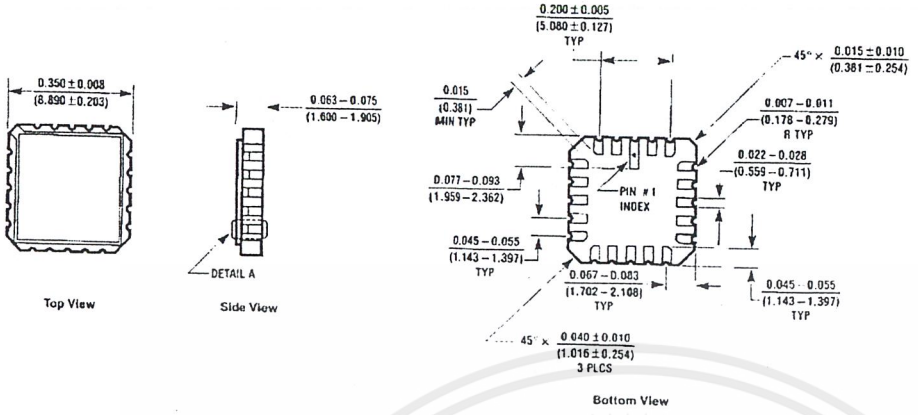
LS139

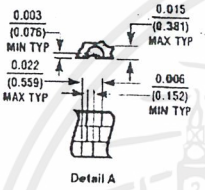


TL/F/6391–4

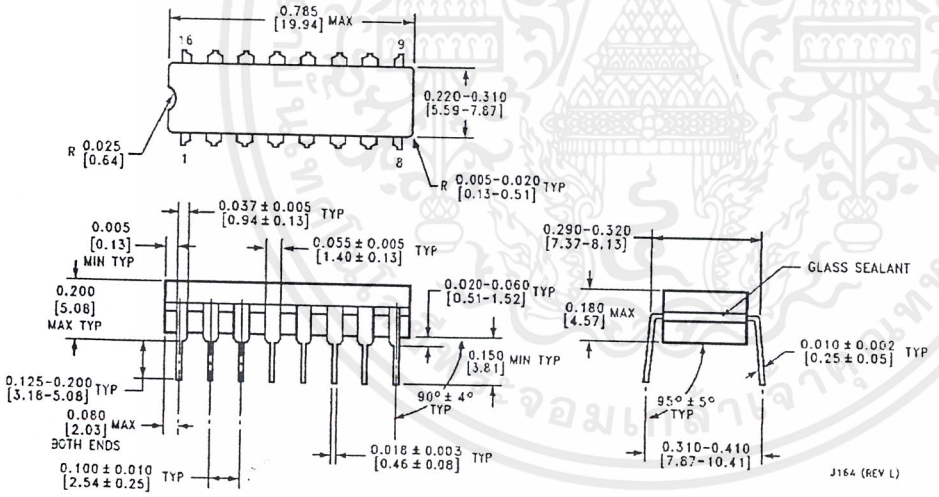
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)





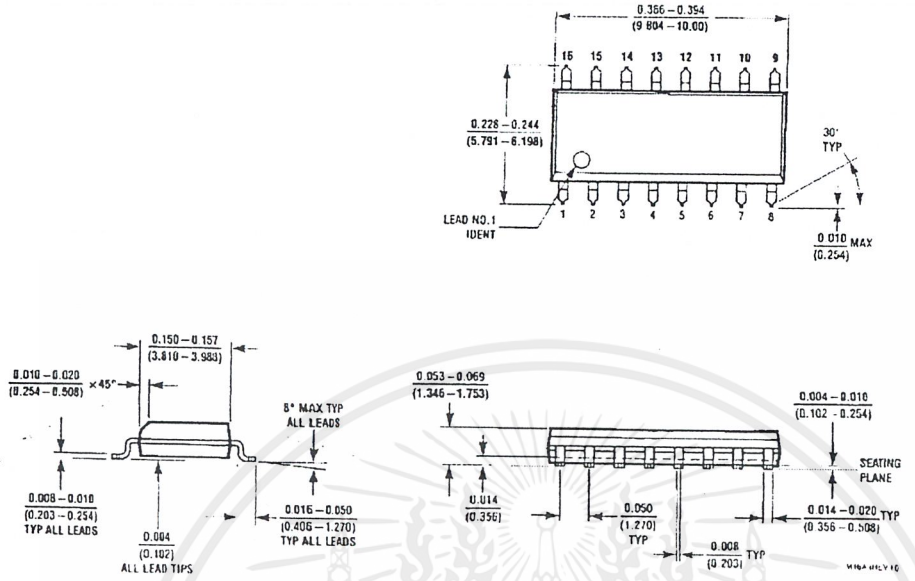
Ceramic Leadless Chip Carrier Package (E)
Order Number 54LS138LMQB or 54LS139LMQB
NS Package Number E20A



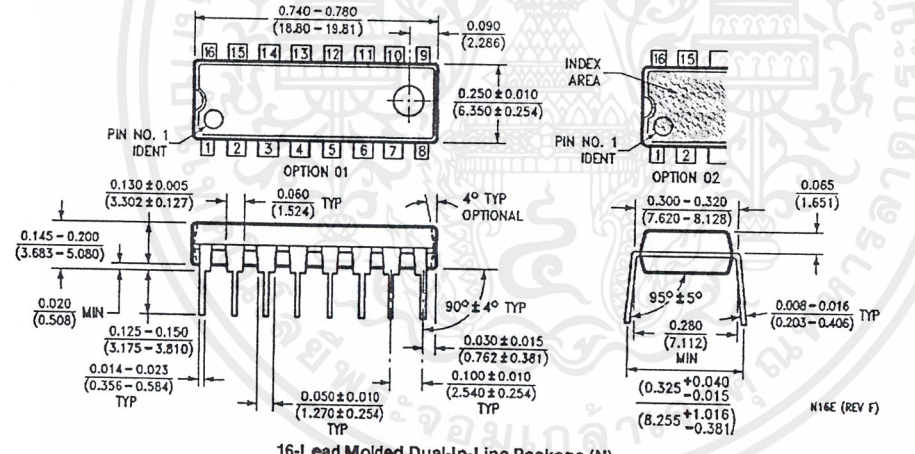
16-Lead Ceramic Dual-In-Line Package (J)
Order Number 54LS138DMQB, 54LS139DMQB, DM54LS138J or DM54LS139J
NS Package Number J16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



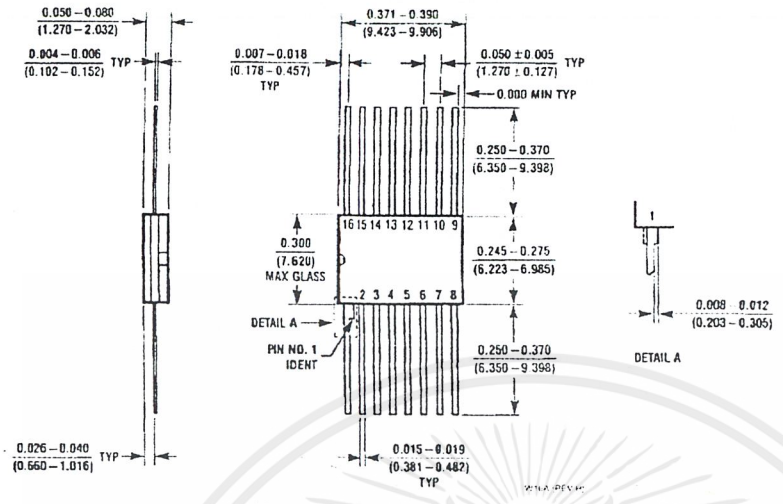
16-Lead Small Outline Molded Package (M)
Order Number DM74LS138M or DM74LS139M
NS Packge Number M16A



16-Lead Molded Dual-In-Line Package (N)
Order Number DM74LS138N or DM74LS139N
NS Package Number N16E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



16-Lead Ceramic Flat Package (W)
Order Number 54LS138FMQB, 54LS139FMQB, DM54LS138W or DM54LS139W
NS Package Number W16A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 86
Email: cnjwge@tevm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2736-8960

National Semiconductor Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
SEMICONDUCTOR™

April 1986
Revised November 2001

DM74LS373 • DM74LS374
3-STATE Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

General Description

These 8-bit registers feature totem-pole 3-STATE outputs designed specifically for driving highly-capacitive or relatively low-impedance loads. The high-impedance state and increased high-logic level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pull-up components. They are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

The eight latches of the DM74LS373 are transparent D-type latches meaning that while the enable (G) is HIGH the Q outputs will follow the data (D) inputs. When the enable is taken LOW the output will be latched at the level of the data that was set up.

The eight flip-flops of the DM74LS374 are edge-triggered D-type flip flops. On the positive transition of the clock, the Q outputs will be set to the logic states that were set up at the D inputs.

A buffered output control input can be used to place the eight outputs in either a normal logic state (HIGH or LOW logic levels) or a high-impedance state. In the high-impedance state the outputs neither load nor drive the bus lines significantly.

The output control does not affect the internal operation of the latches or flip-flops. That is, the old data can be retained or new data can be entered even while the outputs are OFF.

Features

- Choice of 8 latches or 8 D-type flip-flops in a single package
- 3-STATE bus-driving outputs
- Full parallel-access for loading
- Buffered control inputs
- P-N-P inputs reduce D-C loading on data lines

Ordering Code:

Order Number	Package Number	Package Description
DM74LS373WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
DM74LS373SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS373N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
DM74LS374WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
DM74LS374SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS374N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

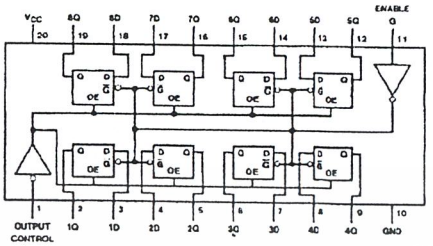
Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

© 2001 Fairchild Semiconductor Corporation

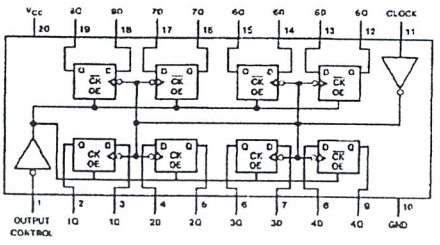
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams

DM74LS373



DM74LS374



Function Tables

DM74LS373

Output Control	Enable G	D	Output
L	H	H	H
L	H	L	L
L	L	X	Q_0
H	X	X	Z

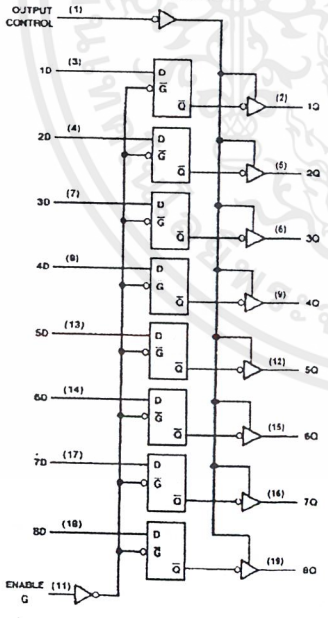
DM74LS374

Output Control	Clock	D	Output
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

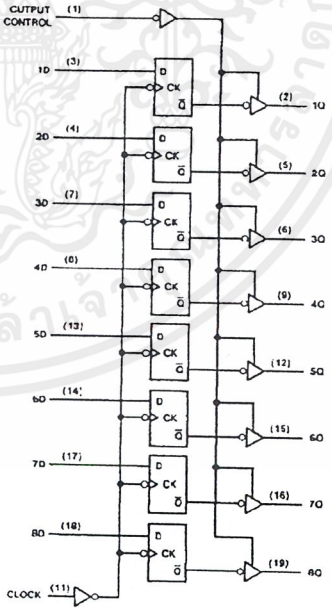
H = HIGH Level (Steady State) L = LOW Level (Steady State)
X = Don't Care Z = High Impedance State
↑ = Transition from LOW-to-HIGH level Q_0 = The level of the output before steady-state input conditions were established.

Logic Diagrams

DM74LS373
Transparent Latches



DM74LS374
Positive-Edge-Triggered Flip-Flops



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	7V
Storage Temperature Range	−65°C to +150°C
Operating Free Air Temperature Range	0°C to +70°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

DM74LS373 Recommended Operating Conditions

Symbol	Parameter		Min	Nom	Max	Units
V_{CC}	Supply Voltage		4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage		2			V
V_{IL}	LOW Level Input Voltage				0.8	V
I_{OH}	HIGH Level Output Current				−2.6	mA
I_{OL}	LOW Level Output Current				24	mA
t_W	Pulse Width (Note 3)	Enable HIGH	15			ns
		Enable LOW	15			
t_{SU}	Data Setup Time (Note 2) (Note 3)		5↓			ns
t_H	Data Hold Time (Note 2) (Note 3)		20↓			ns
T_A	Free Air Operating Temperature		0		70	°C

Note 2: The symbol (↓) indicates the falling edge of the clock pulse is used for reference.

Note 3: $T_A = 25°C$ and $V_{CC} = 5V$.

DM74LS373 Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 4)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA			−1.5	V
V_{OH}	HIGH Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IL} = Max, V_{IH} = Min	2.4	3.1		V
V_{OL}	LOW Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IL} = Max, V_{IH} = Min		0.35	0.5	V
		I_{OL} = 12 mA, V_{CC} = Min			0.4	
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V			0.1	mA
I_{IH}	HIGH Level Input Current	V_{CC} = Max, V_I = 2.7V			20	µA
I_{IL}	LOW Level Input Current	V_{CC} = Max, V_I = 0.4V			−0.4	mA
I_{OZH}	Off-State Output Current with HIGH Level Output Voltage Applied	V_{CC} = Max, V_O = 2.7V, V_{IH} = Min, V_{IL} = Max			20	µA
I_{OZL}	Off-State Output Current with LOW Level Output Voltage Applied	V_{CC} = Max, V_O = 0.4V, V_{IH} = Min, V_{IL} = Max			−20	µA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 5)	−50		−225	mA
I_{CC}	Supply Current	V_{CC} = Max, OC = 4.5V, D_n, Enable = GND		24	40	mA

Note 4: All typicals are at $V_{CC} = 5V$, $T_A = 25°C$.

Note 5: Not more than one output should be shorted at a time, and the duration should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS373 Switching Characteristics

at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	From (Input) To (Output)	R_L = 667Ω				Units
			C_L = 45 pF		C_L = 150 pF		
			Min	Max	Min	Max	
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Data to Q		18		26	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Data to Q		18		27	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Enable to Q		30		38	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Enable to Q		30		36	ns
t_{PZH}	Output Enable Time to HIGH Level Output	Output Control to Any Q		28		36	ns
t_{PZL}	Output Enable Time to LOW Level Output	Output Control to Any Q		36		50	ns
t_{PHZ}	Output Disable Time from HIGH Level Output (Note 6)	Output Control to Any Q		20			ns
t_{PLZ}	Output Disable Time from LOW Level Output (Note 6)	Output Control to Any Q		25			ns

Note 6: C_L = 5 pF

DM74LS374 Recommended Operating Conditions

Symbol	Parameter		Min	Nom	Max	Units
V_{CC}	Supply Voltage		4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage		2			V
V_{IL}	LOW Level Input Voltage				0.8	V
I_{OH}	HIGH Level Output Current				-2.6	mA
I_{OL}	LOW Level Output Current				24	mA
t_W	Pulse Width (Note 8)	Clock HIGH	15			ns
		Clock LOW	15			
t_{SU}	Data Setup Time (Note 7) (Note 8)		20↑			ns
t_H	Data Hold Time (Note 7) (Note 8)		1↑			ns
T_A	Free Air Operating Temperature		0		70	°C

Note 7: The symbol (↑) indicates the rising edge of the clock pulse is used for reference.

Note 8: T_A = 25°C and V_{CC} = 5V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS374 Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 9)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA			−1.5	V
V_{OH}	HIGH Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IL} = Max, V_{IH} = Min	2.4	3.1		V
V_{OL}	LOW Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IL} = Max, V_{IH} = Min		0.35	0.5	V
		I_{OL} = 12 mA, V_{CC} = Min		0.25	0.4	
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V			0.1	mA
I_{IH}	HIGH Level Input Current	V_{CC} = Max, V_I = 2.7V			20	µA
I_{IL}	LOW Level Input Current	V_{CC} = Max, V_I = 0.4V			−0.4	mA
I_{OZH}	Off-State Output Current with HIGH Level Output Voltage Applied	V_{CC} = Max, V_O = 2.7V, V_{IH} = Min, V_{IL} = Max			20	µA
I_{OZL}	Off-State Output Current with LOW Level Output Voltage Applied	V_{CC} = Max, V_O = 0.4V, V_{IH} = Min, V_{IL} = Max			−20	µA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 10)	−50		−225	mA
I_{CC}	Supply Current	V_{CC} = Max, D_n = GND, OC = 4.5V		27	45	mA

Note 9: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 10: Not more than one output should be shorted at a time, and the duration should not exceed one second.

DM74LS374 Switching Characteristics

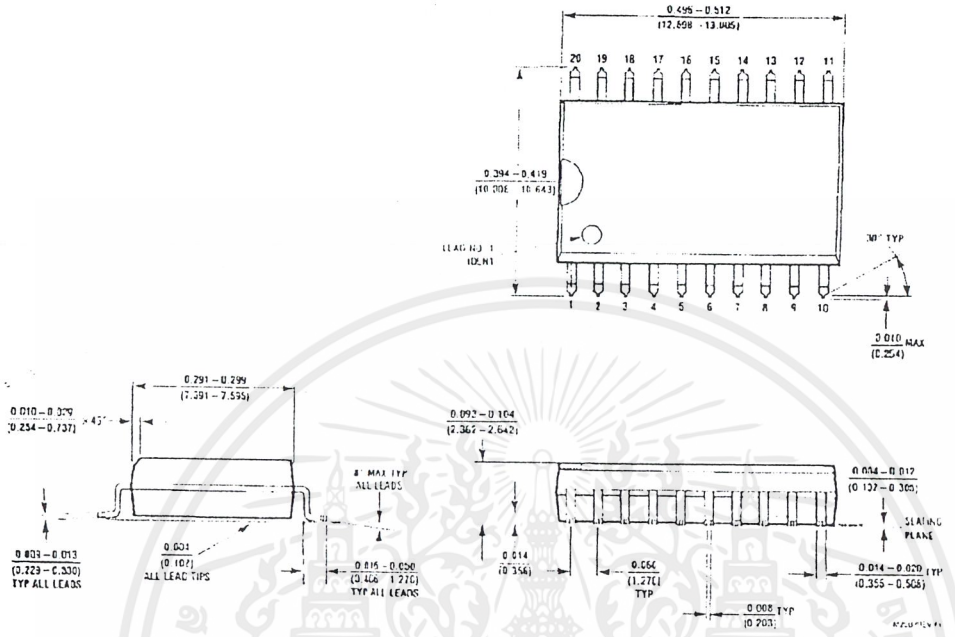
at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	R_L = 667Ω				Units
		C_L = 45 pF		C_L = 150 pF		
		Min	Max	Min	Max	
f_{MAX}	Maximum Clock Frequency	35		20		MHz
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output		28		32	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output		28		38	ns
t_{PZH}	Output Enable Time to HIGH Level Output		28		44	ns
t_{PZL}	Output Enable Time to LOW Level Output		28		44	ns
t_{PHZ}	Output Disable Time from HIGH Level Output (Note 11)		20			ns
t_{PLZ}	Output Disable Time from LOW Level Output (Note 11)		25			ns

Note 11: C_L = 5 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

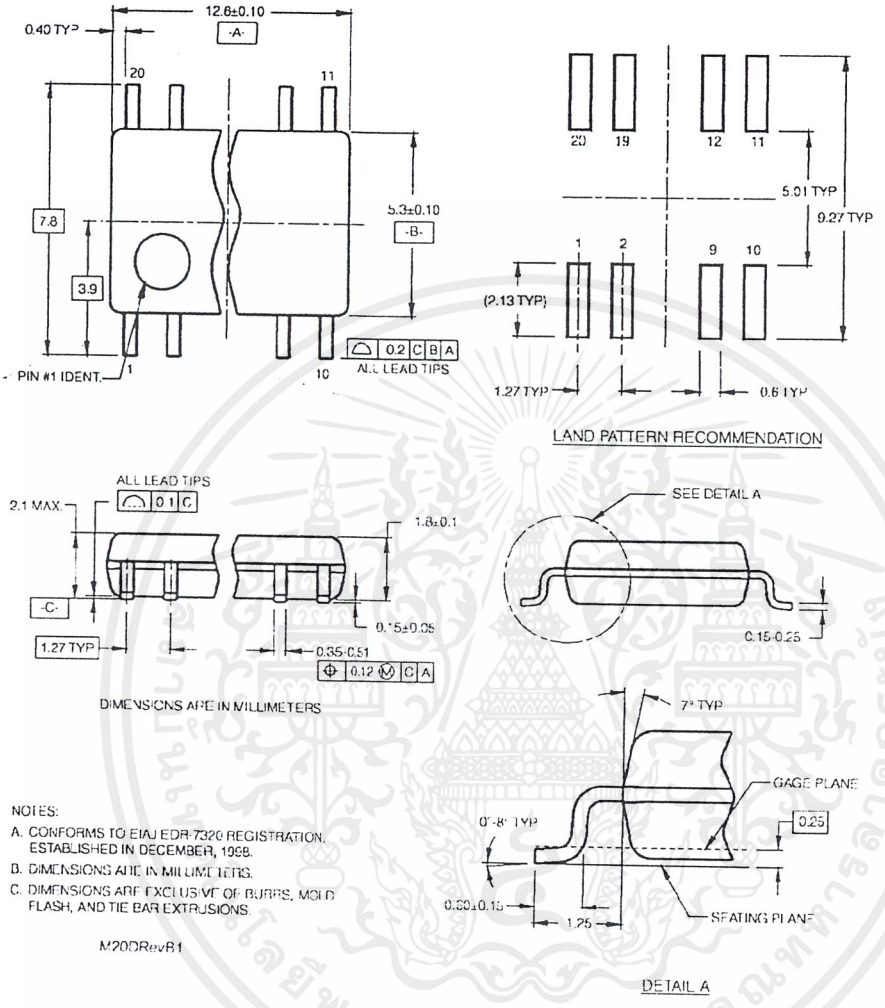
Physical Dimensions inches (millimeters) unless otherwise noted



20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
Package Number M20B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



NOTES:

A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.

B. DIMENSIONS ARE IN MILLIMETERS.

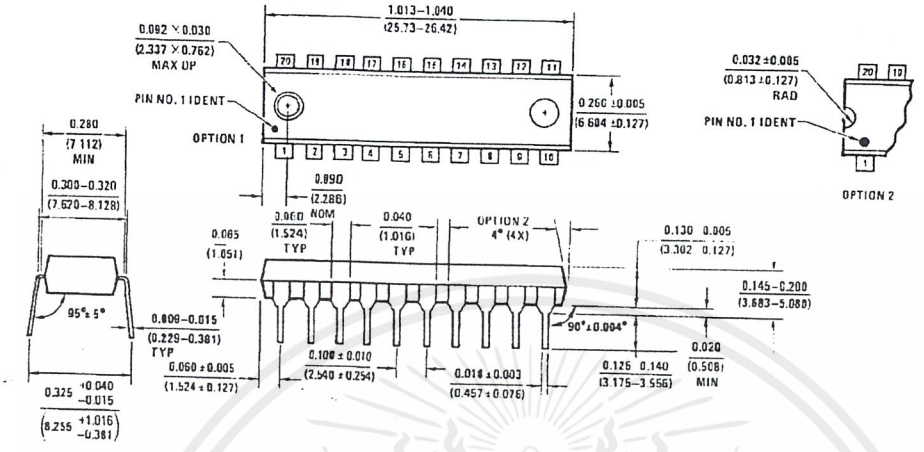
C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M20DRevB1

20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M20D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
Package Number N20A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD SEMICONDUCTOR™

August 1986
Revised March 2000

DM74LS244
Octal 3-STATE Buffer/Line Driver/Line Receiver

General Description

These buffers/line drivers are designed to improve both the performance and PC board density of 3-STATE buffers/drivers employed as memory-address drivers, clock drivers, and bus-oriented transmitters/receivers. Featuring 400 mV of hysteresis at each low current PNP data line input, they provide improved noise rejection and high fanout outputs and can be used to drive terminated lines down to 133Ω.

Features

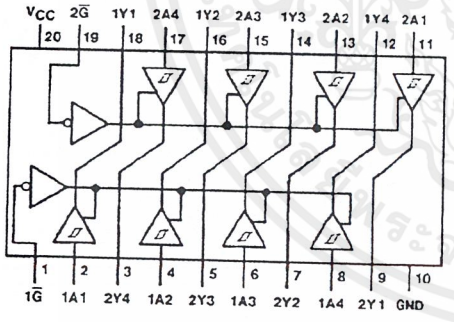
- 3-STATE outputs drive bus lines directly
- PNP inputs reduce DC loading on bus lines
- Hysteresis at data inputs improves noise margins
- Typical I_{OL} (sink current) 24 mA
- Typical I_{OH} (source current) −15 mA
- Typical propagation delay times
  - Inverting 10.5 ns
  - Noninverting 12 ns
- Typical enable/disable time 18 ns
- Typical power dissipation (enabled)
  - Inverting 130 mW
  - Noninverting 135 mW

Ordering Code:

Order Number	Package Number	Package Description
DM74LS244WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300 Wide
DM74LS244SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS244N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

Inputs		Output
$\overline{G}$	A	Y
L	L	L
L	H	H
H	X	Z

L = LOW Logic Level
H = HIGH Logic Level
X = Either LOW or HIGH Logic Level
Z = High Impedance

© 2000 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage	2			V
V_{IL}	LOW Level Input Voltage			0.8	V
I_{OH}	HIGH Level Output Current			−15	mA
I_{OL}	LOW Level Output Current			24	mA
T_A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions		Min	Typ (Note 2)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA				−1.5	V
HYS	Hysteresis ($V_{T+} - V_{T-}$) Data Inputs Only	V_{CC} = Min		0.2	0.4		V
V_{OH}	HIGH Level Output Voltage	V_{CC} = Min, V_{IH} = Min V_{IL} = Max, I_{OH} = −1 mA		2.7			V
		V_{CC} = Min, V_{IH} = Min V_{IL} = Max, I_{OH} = −3 mA		2.4	3.4		
		V_{CC} = Min, V_{IH} = Min V_{IL} = 0.5V, I_{OH} = Max		2			
V_{OL}	LOW Level Output Voltage	V_{CC} = Min V_{IL} = Max V_{IH} = Min	I_{OL} = 12 mA			0.4	V
			I_{OL} = Max			0.5	
I_{OZH}	Off-State Output Current, HIGH Level Voltage Applied	V_{CC} = Max V_{IL} = Max V_{IH} = Min	V_O = 2.7V			20	µA
I_{OZL}	Off-State Output Current, LOW Level Voltage Applied		V_O = 0.4V			−20	µA
I_I	Input Current at Maximum Input Voltage	V_{CC} = Max	V_I = 7V			0.1	mA
I_{IH}	HIGH Level Input Current	V_{CC} = Max	V_I = 2.7V			20	µA
I_{IL}	LOW Level Input Current	V_{CC} = Max	V_I = 0.4V	−0.5		−200	µA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 3)		−40		−225	mA
I_{CC}	Supply Current	V_{CC} = Max, Outputs Open	Outputs HIGH		13	23	mA
			Outputs LOW		27	46	
			Outputs Disabled		32	54	

Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

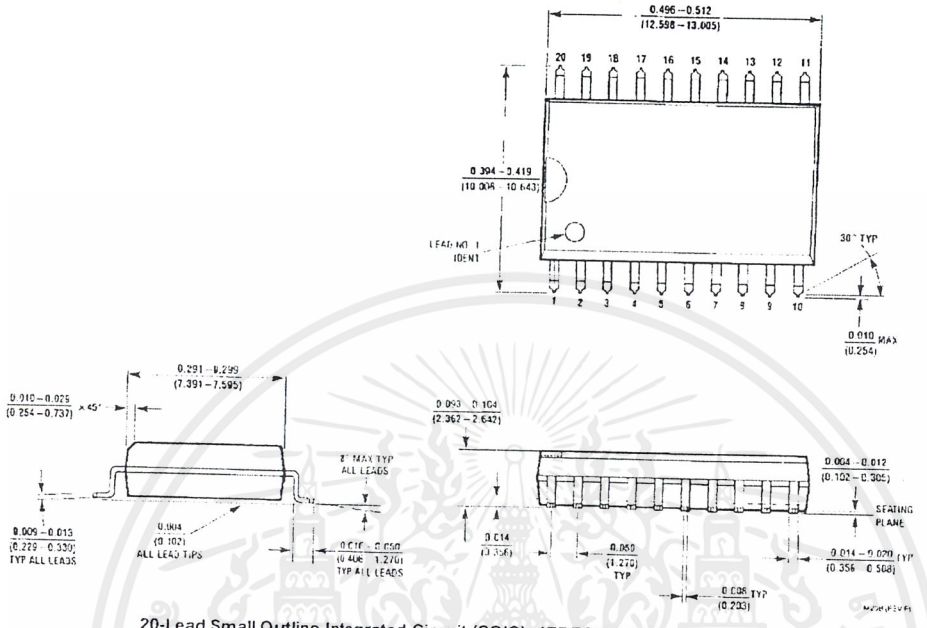
Switching Characteristics

at V_{CC} = 5V, T_A = 25°C

Symbol	Parameter	Conditions	Max	Units
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	C_L = 45 pF R_L = 667Ω	18	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	C_L = 45 pF R_L = 667Ω	18	ns
t_{PZL}	Output Enable Time to LOW Level	C_L = 45 pF R_L = 667Ω	30	ns
t_{PZH}	Output Enable Time to HIGH Level	C_L = 45 pF R_L = 667Ω	23	ns
t_{PLZ}	Output Disable Time from LOW Level	C_L = 5 pF R_L = 667Ω	25	ns
t_{PHZ}	Output Disable Time from HIGH Level	C_L = 5 pF R_L = 667Ω	18	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	C_L = 150 pF R_L = 667Ω	21	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	C_L = 150 pF R_L = 667Ω	22	ns
t_{PZL}	Output Enable Time to LOW Level	C_L = 150 pF R_L = 667Ω	33	ns
t_{PZH}	Output Enable Time to HIGH Level	C_L = 150 pF R_L = 667Ω	26	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

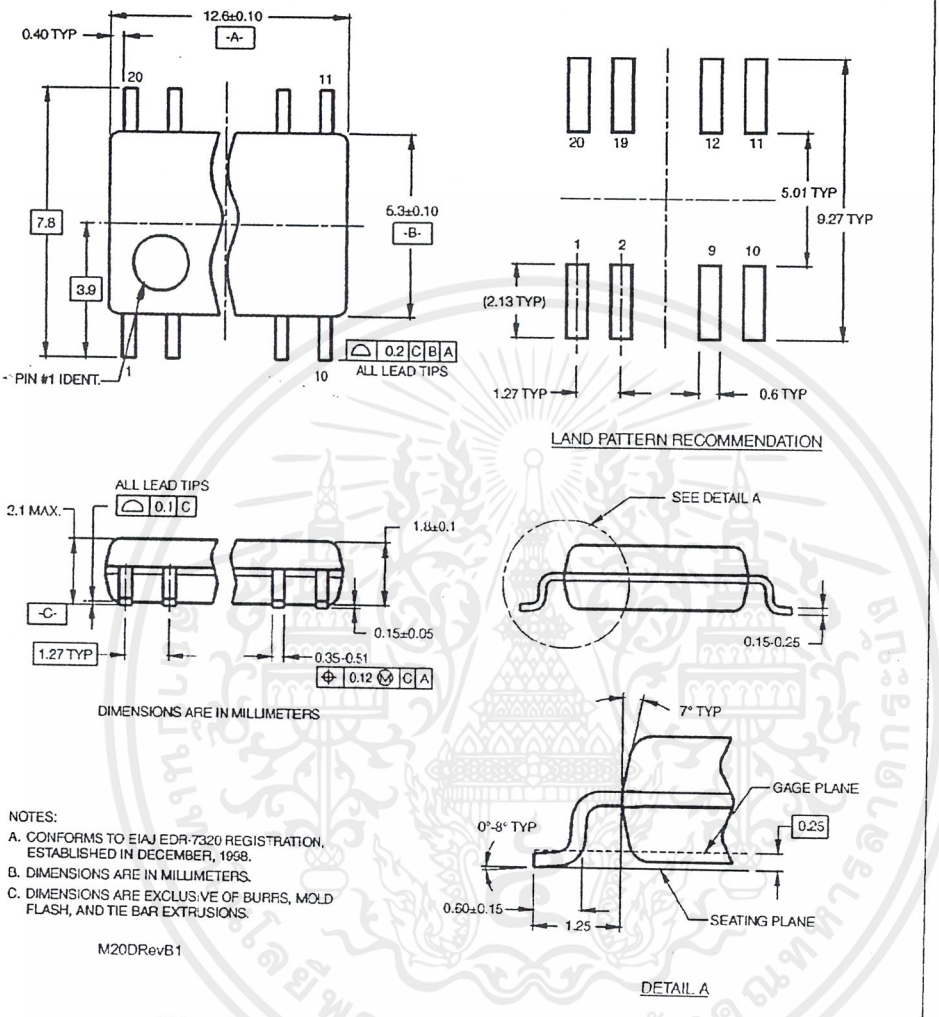
Physical Dimensions inches (millimeters) unless otherwise noted



20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300 Wide
Package Number M20B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



NOTES:

A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.

B. DIMENSIONS ARE IN MILLIMETERS.

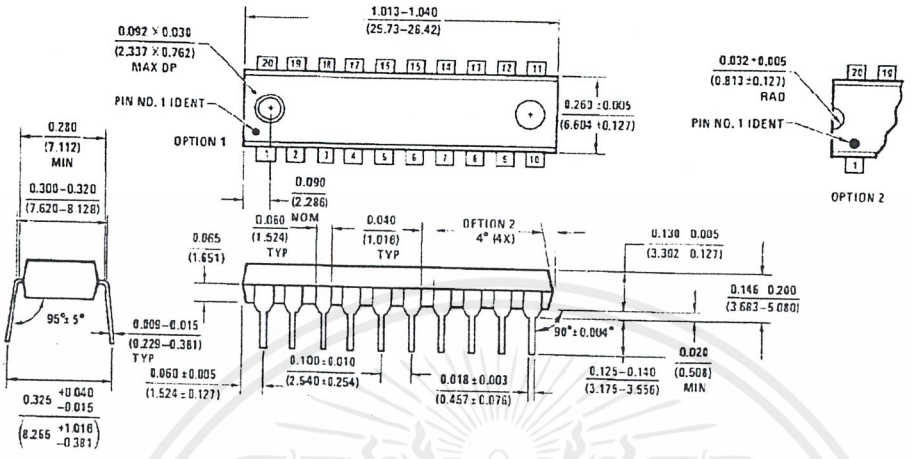
C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M20DRevB1

20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M20D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
Package Number N20A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD SEMICONDUCTOR™

August 1986
Revised March 2000

DM74LS14
Hex Inverter with Schmitt Trigger Inputs

General Description

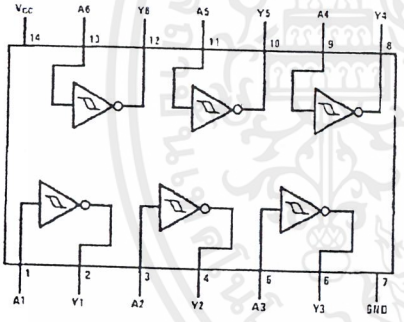
This device contains six independent gates each of which performs the logic INVERT function. Each input has hysteresis which increases the noise immunity and transforms a slowly changing input signal to a fast changing, jitter free output.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS14M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS14SJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS14N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

$Y = \overline{A}$

Input	Output
A	Y
L	H
H	L

H = HIGH Logic Level
L = LOW Logic Level

© 2000 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{T+}	Positive-Going Input Threshold Voltage (Note 2)	1.4	1.6	1.9	V
V_{T-}	Negative-Going Input Threshold Voltage (Note 2)	0.5	0.8	1	V
HYS	Input Hysteresis (Note 2)	0.4	0.8		V
I_{OH}	HIGH Level Output Current			−0.4	mA
I_{OL}	LOW Level Output Current			8	mA
T_A	Free Air Operating Temperature	0		70	°C

Note 2: V_{CC} = 5V.

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 3)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA			−1.5	V
V_{OH}	HIGH Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IL} = Max	2.7	3.4		V
V_{OL}	LOW Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IH} = Min		0.35	0.5	V
		V_{CC} = Min, I_{OL} = 4 mA		0.25	0.4	
I_{T+}	Input Current at Positive-Going Threshold	V_{CC} = 5V, V_I = V_{T+}		−0.14		mA
I_{T-}	Input Current at Negative-Going Threshold	V_{CC} = 5V, V_I = V_{T-}		−0.18		mA
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V			0.1	mA
I_{IH}	HIGH Level Input Current	V_{CC} = Max, V_I = 2.7V			20	µA
I_{IL}	LOW Level Input Current	V_{CC} = Max, V_I = 0.4V			−0.4	mA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 4)	−20		−100	mA
I_{CCH}	Supply Current with Outputs HIGH	V_{CC} = Max		8.6	16	mA
I_{CCL}	Supply Current with Outputs LOW	V_{CC} = Max		12	21	mA

Note 3: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 4: Not more than one output should be shorted at a time, and the duration should not exceed one second.

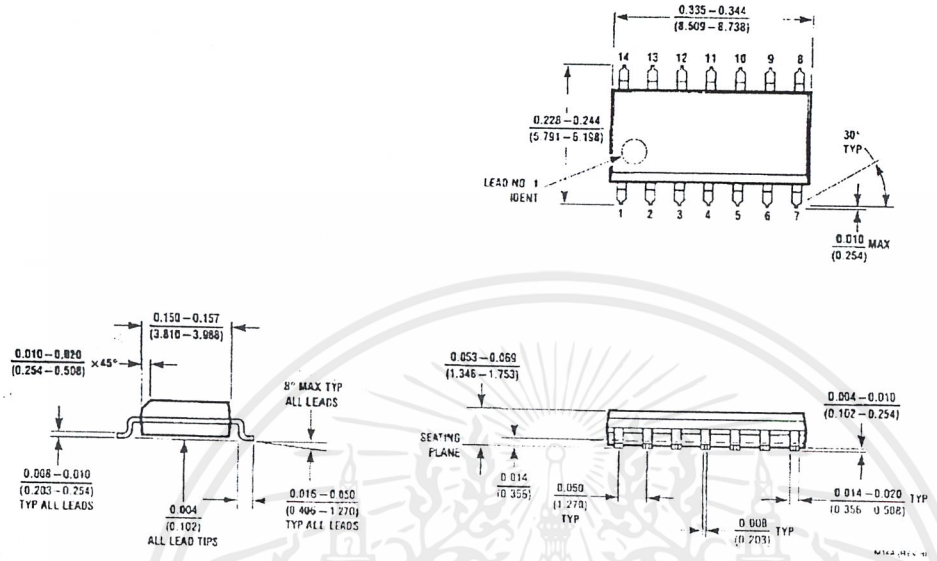
Switching Characteristics

at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	R_L = 2 kΩ				Units
		C_L = 15 pF		C_L = 50 pF		
		Min	Max	Min	Max	
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	5	22	8	25	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	5	22	10	33	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

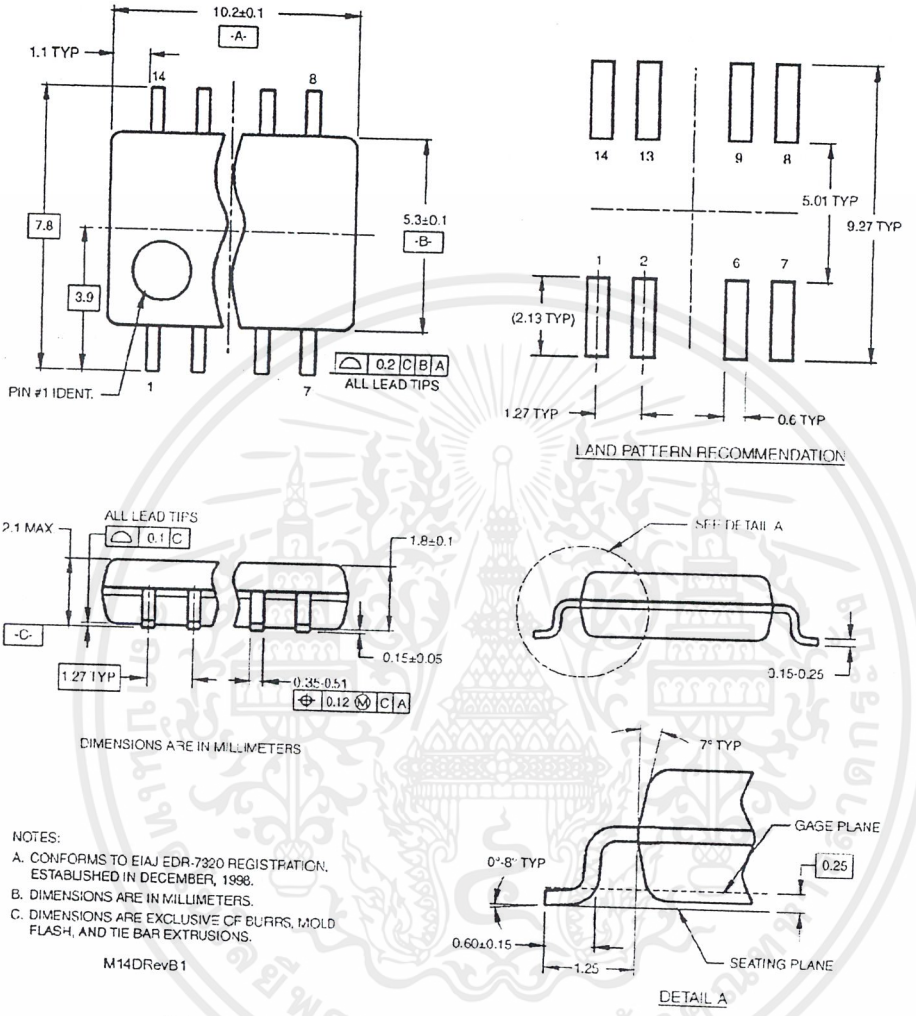
Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
Package Number M14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



NOTES:

A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.

B. DIMENSIONS ARE IN MILLIMETERS.

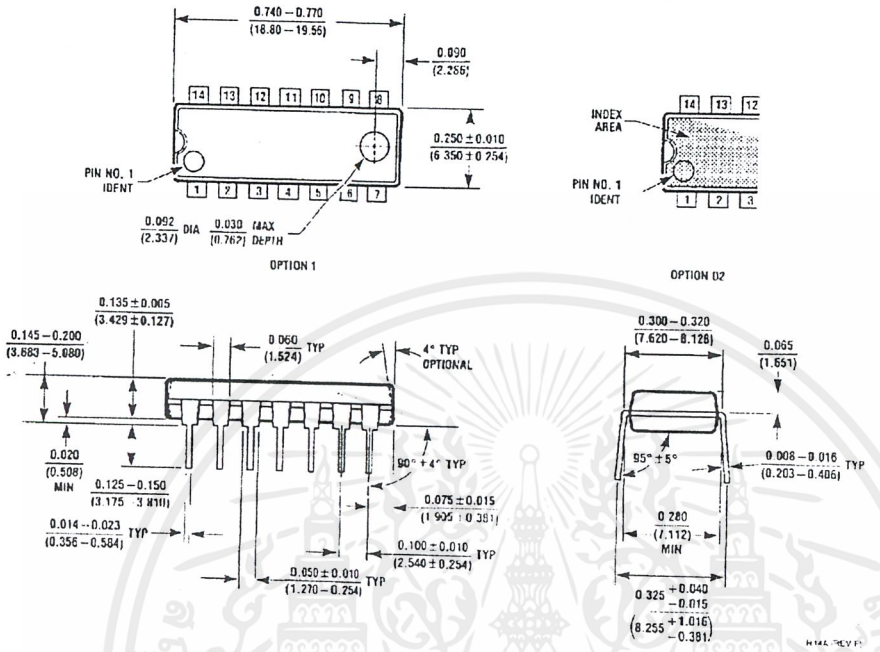
C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M14DRevB1

14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M14D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
Package Number N14A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD SEMICONDUCTOR™

August 1986
Revised March 2000

DM74LS08
Quad 2-Input AND Gates

General Description

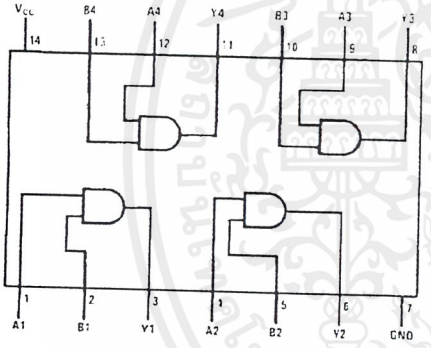
This device contains four independent gates each of which performs the logic AND function.

Ordering Code:

Order Number	Package Number	Package Description
DM74LS08M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS08SJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS08N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

Y = AB

Inputs		Output
A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

H = HIGH Logic Level
L = LOW Logic Level

© 2000 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage	2			V
V_{IL}	LOW Level Input Voltage			0.8	V
I_{OH}	HIGH Level Output Current			−0.4	mA
I_{OL}	LOW Level Output Current			8	mA
T_A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA			−1.5	V
V_{OH}	HIGH Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IH} = Min	2.7	3.4		V
V_{OL}	LOW Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IL} = Max		0.35	0.5	V
		I_{OL} = 4 mA, V_{CC} = Min		0.25	0.4	
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V			0.1	mA
I_{IH}	HIGH Level Input Current	V_{CC} = Max, V_I = 2.7V			20	µA
I_{IL}	LOW Level Input Current	V_{CC} = Max, V_I = 0.4V			−0.36	mA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 3)	−20		−100	mA
I_{CCH}	Supply Current with Outputs HIGH	V_{CC} = Max		2.4	4.8	mA
I_{CCL}	Supply Current with Outputs LOW	V_{CC} = Max		4.4	8.8	mA

Switching Characteristics

at V_{CC} = 5V and T_A = 25°C

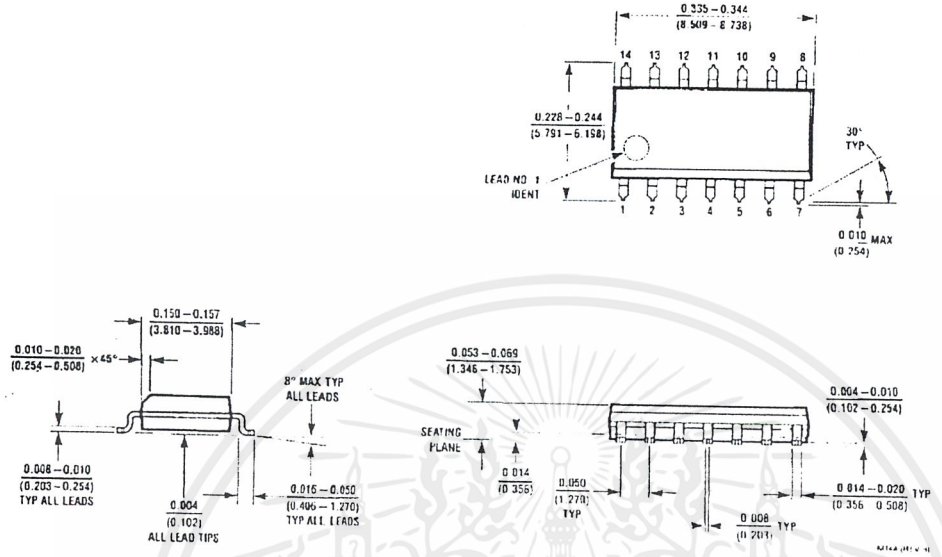
Symbol	Parameter	R_L = 2 kΩ				Units
		C_L = 15 pF		C_L = 50 pF		
		Min	Max	Min	Max	
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	4	13	6	18	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	3	11	5	18	ns

Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

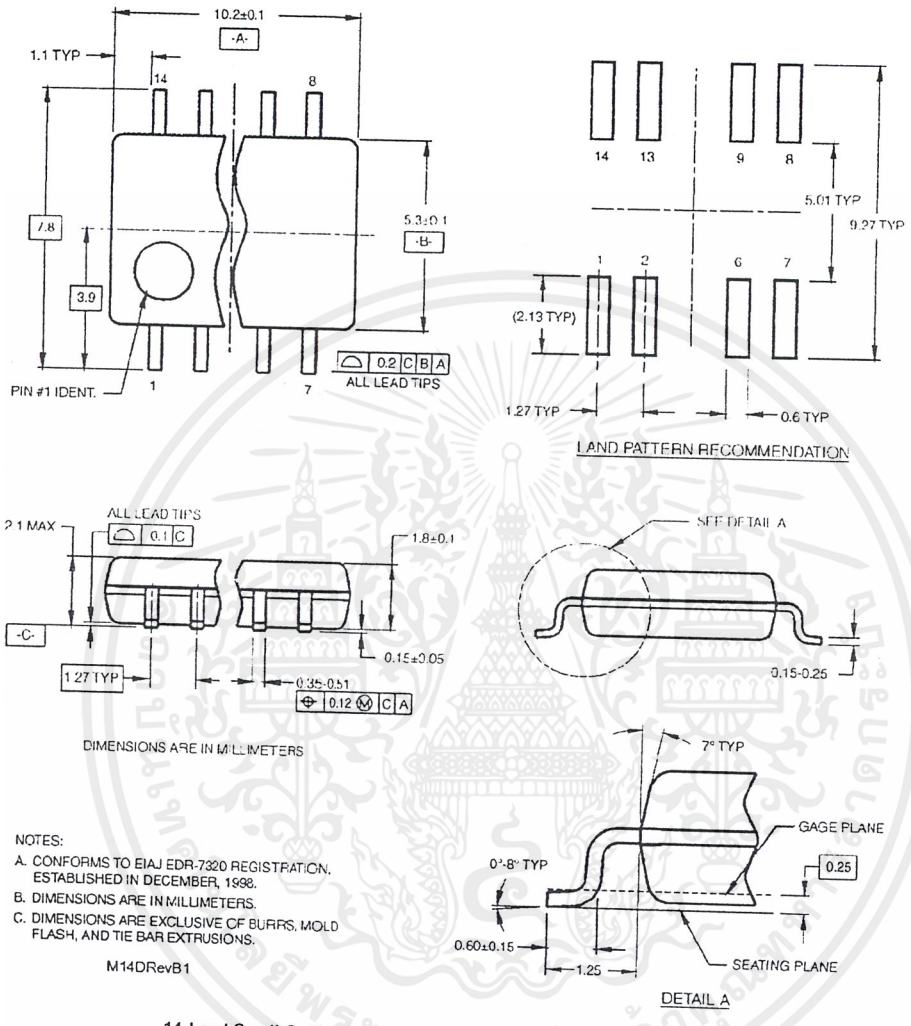
Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
Package Number M14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



NOTES:

A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.

B. DIMENSIONS ARE IN MILLIMETERS.

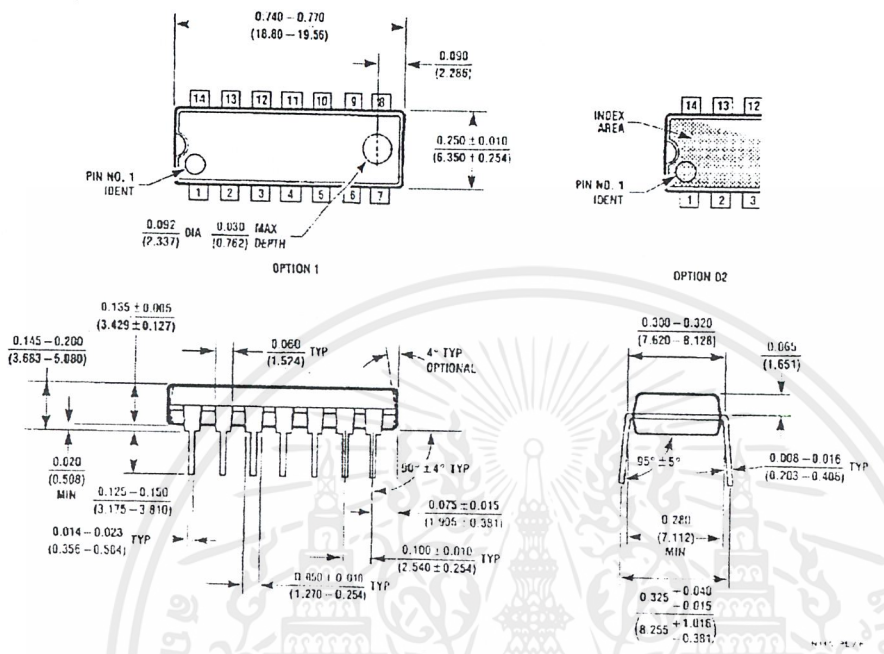
C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M14DRevB1

14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M14D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
Package Number N14A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10-Bit, 12-Bit, Multiplying D/A Converters

The AD7520 and AD7521 are monolithic, high accuracy, low cost 10-bit and 12-bit resolution, multiplying digital-to-analog converters (DAC). Intersil's thin-film on CMOS processing gives up to 10-bit accuracy with TTL/CMOS compatible operation. Digital inputs are fully protected against static discharge by diodes to ground and positive supply.

Typical applications include digital/analog interfacing, multiplication and division, programmable power supplies, CRT character generation, digitally controlled gain circuits, integrators and attenuators, etc.

Features

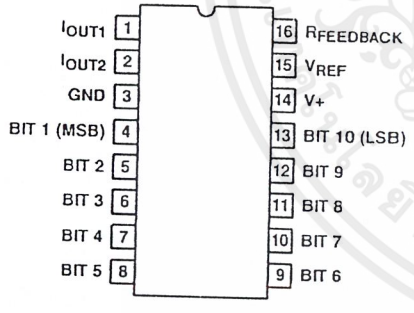
- AD7520, 10-Bit Resolution; 8-Bit Linearity
- AD7521, 12-Bit Resolution; 10-Bit Linearity
- Low Power Dissipation (Max) 20mW
- Low Nonlinearity Tempco at 2ppm of FSR/^{o}C
- Current Settling Time to 0.05% of FSR 1.0µs
- Supply Voltage Range . . . . . ±5V to +15V
- TTL/CMOS Compatible
- Full Input Static Protection

Ordering Information

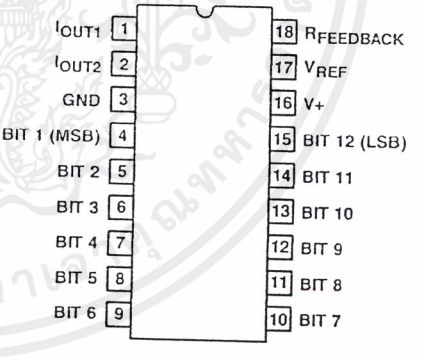
PART NUMBER	LINEARITY (INL, DNL)	TEMP. RANGE (^{o}C)	PACKAGE	PKG. NO.
AD7520JN	0.2% (8-Bit)	0 to 70	16 Ld PDIP	E16.3
AD7521LN	0.05% (10-Bit)	0 to 70	18 Ld PDIP	E18.3

Pinouts

AD7520 (PDIP)
TOP VIEW



AD7521 (PDIP)
TOP VIEW



CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures.
1-888-INTERSIL or 321-724-7143 | Intersil (and design) is a trademark of Intersil Americas Inc.
Copyright © Intersil Americas Inc. 2002. All Rights Reserved

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Supply Voltage (V+ to GND) . . . . . +17V
V_{REF} . . . . . ±25V
Digital Input Voltage Range . . . . . V+ to GND
Output Voltage Compliance . . . . . -100mV to V+

Operating Conditions

Temperature Ranges
JN, LN Versions . . . . . 0^oC to 70^oC

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} ($^oC/W$)	θ_{JC} ($^oC/W$)
16 Ld PDIP Package	95	N/A
18 Ld PDIP Package	80	N/A

Maximum Junction Temperature (Plastic Packages) . . . . . 150^oC
Maximum Storage Temperature Range . . . . . -65^oC to 150^oC
Maximum Lead Temperature (Soldering 10s) . . . . . 300^oC

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

The digital control inputs are zener protected; however, permanent damage may occur on unconnected units under high energy electrostatic fields. Keep unused units in conductive foam at all times.

Do not apply voltages higher than V_{DD} or less than GND potential on any terminal except V_{REF} and $R_{FEEDBACK}$.

1. θ_{JA} is measured with the component mounted on a low effective thermal conductivity test board in free air. See Tech Brief TB379 for details.

Electrical Specifications

$V+ = +15V$, $V_{REF} = +10V$, $T_A = 25^oC$ Unless Otherwise Specified

PARAMETER		TEST CONDITIONS	AD7520 MIN	AD7520 TYP	AD7520 MAX	AD7521 MIN	AD7521 TYP	AD7521 MAX	UNITS
SYSTEM PERFORMANCE (Note 2)									
Resolution			10	10	10	12	12	12	Bits
Nonlinearity	J	(Note 3) (Figure 2) $-10V \le V_{REF} \le +10V$	-	-	±0.2 (8-Bit)	-	-	-	% of FSR
	L	$-10V \le V_{REF} \le +10V$ (Figure 2)	-	-	±0.05 (10-Bit)	-	-	±0.05 (10-Bit)	% of FSR
Nonlinearity Tempco		$-10V \le V_{REF} \le +10V$ (Notes 3, 4)	-	-	±2	-	-	±2	ppm of FSR/^oC
Gain Error			-	±0.3	-	-	±0.3	-	% of FSR
Gain Error Tempco			-	-	±10	-	-	±10	ppm of FSR/^oC
Output Leakage Current (Either Output)		Over the Specified Temperature Range	-	-	±200	-	-	±200	nA
DYNAMIC CHARACTERISTICS									
Output Current Settling Time		To 0.05% of FSR (All Digital Inputs Low To High And High To Low) (Note 4) (Figure 7)	-	1.0	-	-	1.0	-	µs
Feedthrough Error		$V_{REF} = 20V_{P-P}$, 100kHz All Digital Inputs Low (Note 4) (Figure 6)	-	-	10	-	-	10	mV_{P-P}
REFERENCE INPUT									
Input Resistance		All Digital Inputs High I_{OUT1} at Ground	5	10	20	5	10	20	kΩ
ANALOG OUTPUT									
Output Capacitance	I_{OUT1}	All Digital Inputs High (Note 4) (Figure 5)	-	200	-	-	200	-	pF
	I_{OUT2}		-	75	-	-	75	-	pF
	I_{OUT1}	All Digital Inputs Low (Note 4) (Figure 5)	-	75	-	-	75	-	pF
	I_{OUT2}		-	200	-	-	200	-	pF
Output Noise		Both Outputs (Note 4) (Figure 4)	-	Equivalent to 10kΩ	-	-	Equivalent to 10kΩ	-	Johnson Noise
DIGITAL INPUTS									
Low State Threshold, V_{IL}		Over the Specified Temperature Range	-	-	0.8	-	-	0.8	V
High State Threshold, V_{IH}			2.4	-	-	2.4	-	-	V
Input Current, I_{IL}, I_{IH}		$V_{IN} = 0V$ or $+15V$	-	-	±1	-	-	±1	µA
Input Coding		See Tables 1 and 2	Binary/Offset Binary						

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Specifications

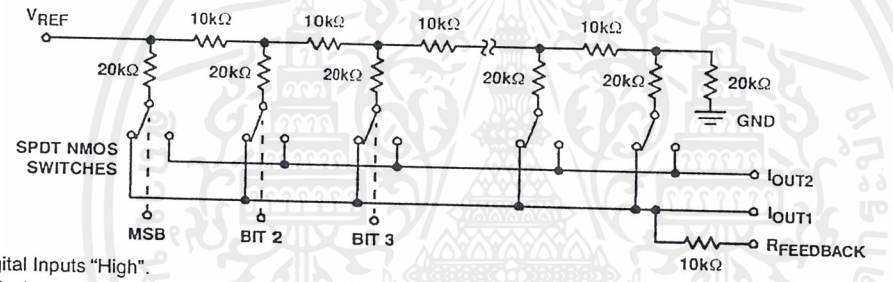
$V+ = +15V$, $V_{REF} = +10V$, $T_A = 25^oC$ Unless Otherwise Specified **(Continued)**

PARAMETER	TEST CONDITIONS	AD7520			AD7521			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
POWER SUPPLY CHARACTERISTICS								
Power Supply Rejection	V+ = 14.5V to 15.5V (Note 3) (Figure 3)	-	±0.005	-	-	±0.005	-	% FSR/% ΔV+
Power Supply Voltage Range			+5 to +15			+5 to +15		V
I+	All Digital Inputs at 0V or V+ Excluding Ladder Network	-	±1	-	-	±1	-	µA
	All Digital Inputs High or Low Excluding Ladder Network	-	-	2	-	-	2	mA
Total Power Dissipation	Including the Ladder Network	-	20	-	-	20	-	mW

NOTES:

2. Full Scale Range (FSR) is 10V for Unipolar and ±10V for Bipolar modes.
3. Using internal feedback resistor $R_{FEEDBACK}$.
4. Guaranteed by design, or characterization and not production tested.
5. Accuracy not guaranteed unless outputs at GND potential.
6. Accuracy is tested and guaranteed at V+ = 15V only.

Functional Diagram



NOTES:

Switches shown for Digital Inputs "High".
Resistor values are typical.

Pin Descriptions

AD7520	AD7521	PIN NAME	DESCRIPTION
1	1	I_{OUT1}	Current Out summing junction of the R2R ladder network.
2	2	I_{OUT2}	Current Out virtual ground, return path for the R2R ladder network.
3	3	GND	Digital Ground. Ground potential for digital side of D/A.
4	4	Bits 1(MSB)	Most Significant Digital Data Bit.
5	5	Bit 2	Digital Bit 2.
6	6	Bit 3	Digital Bit 3.
7	7	Bit 4	Digital Bit 4.
8	8	Bit 5	Digital Bit 5.
9	9	Bit 6	Digital Bit 6.
10	10	Bit 7	Digital Bit 7.
11	11	Bit 8	Digital Bit 8.
12	12	Bit 9	Digital Bit 9.
13	13	Bit 10	Digital Bit 10 (AD7521). Least Significant Digital Data Bit (AD7520).
-	14	Bit 11	Digital Bit 11 (AD7521).
-	15	Bit 12	Least Significant Digital Data Bit (AD7521).
14	16	V+	Power Supply +5V to +15V.
15	17	V_{REF}	Voltage Reference Input to set the output range. Supplies the R2R resistor ladder.
16	18	$R_{FEEDBACK}$	Feedback resistor used for the current to voltage conversion when using an external Op Amp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Definition of Terms

Nonlinearity: Error contributed by deviation of the DAC transfer function from a "best straight line" through the actual plot of transfer function. Normally expressed as a percentage of full scale range or in (sub)multiples of 1 LSB.

Resolution: It is addressing the smallest distinct analog output change that a D/A converter can produce. It is commonly expressed as the number of converter bits. A converter with resolution of N bits can resolve output changes of 2^{-N} of the full-scale range, e.g., 2^{-N} V_{REF} for a unipolar conversion. Resolution by no means implies linearity.

Settling Time: Time required for the output of a DAC to settle to within specified error band around its final value (e.g., $^1/_2$ LSB) for a given digital input change, i.e., all digital inputs LOW to HIGH and HIGH to LOW.

Gain Error: The difference between actual and ideal analog output values at full scale range, i.e., all digital inputs at HIGH state. It is expressed as a percentage of full scale range or in (sub)multiples of 1 LSB.

Feedthrough Error: Error caused by capacitive coupling from V_{REF} to I_{OUT1} with all digital inputs LOW.

Output Capacitance: Capacitance from I_{OUT1} and I_{OUT2} terminals to ground.

Output Leakage Current: Current which appears on I_{OUT1} terminal when all digital inputs are LOW or on I_{OUT2} terminal when all digital inputs are HIGH.

Detailed Description

The AD7520 and AD7521 are monolithic, multiplying D/A converters. A highly stable thin film R-2R resistor ladder network and NMOS SPDT switches form the basis of the converter circuit, CMOS level shifters permit low power TTL/CMOS compatible operation. An external voltage or current reference and an operational amplifier are all that is required for most voltage output applications.

A simplified equivalent circuit of the DAC is shown in the *Functional Diagram*. The NMOS SPDT switches steer the ladder leg currents between I_{OUT1} and I_{OUT2} buses which must be held either at ground potential. This configuration maintains a constant current in each ladder leg independent of the input code.

Converter errors are further reduced by using separate metal interconnections between the major bits and the outputs. Use of high threshold switches reduce offset (leakage) errors to a negligible level.

The level shifter circuits are comprised of three inverters with positive feedback from the output of the second to the first, see Figure 1. This configuration results in TTL/CMOS compatible operation over the full military temperature range. With the ladder SPDT switches driven by the level shifter, each switch is binarily weighted for an ON resistance proportional to the respective ladder leg current. This assures a constant voltage drop across each switch, creating equipotential terminations for the 2R ladder resistors and highly accurate leg currents.

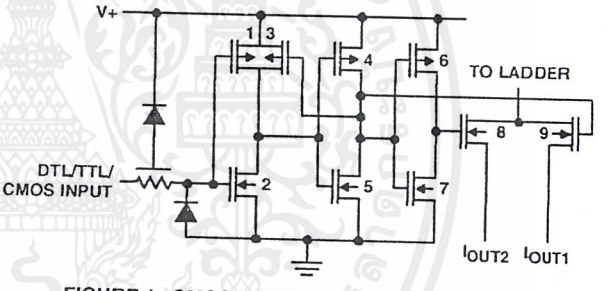


FIGURE 1. CMOS LEVEL SHIFTER AND SWITCH

Test Circuits

The following test circuits apply for the AD7520. Similar circuits are used for the AD7521.

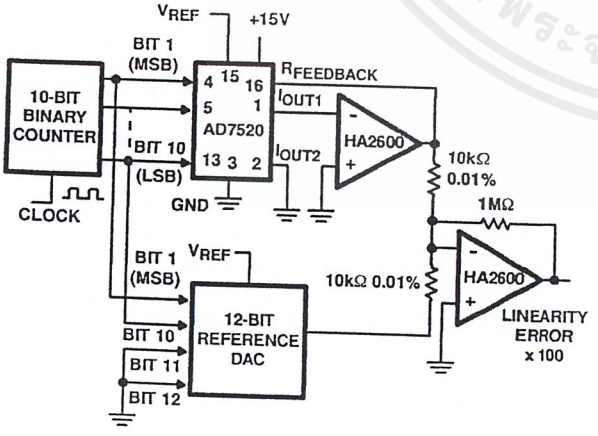


FIGURE 2. NONLINEARITY

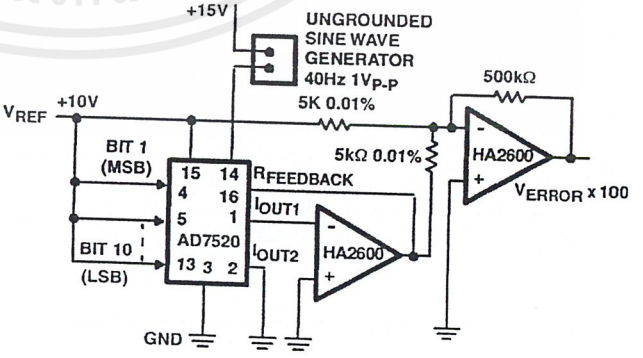


FIGURE 3. POWER SUPPLY REJECTION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits The following test circuits apply for the AD7520. Similar circuits are used for the AD7521. **(Continued)**

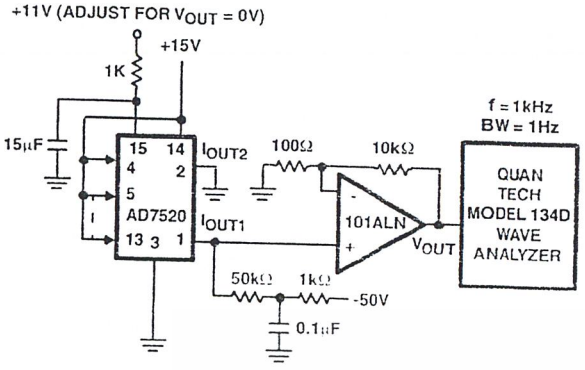


FIGURE 4. NOISE

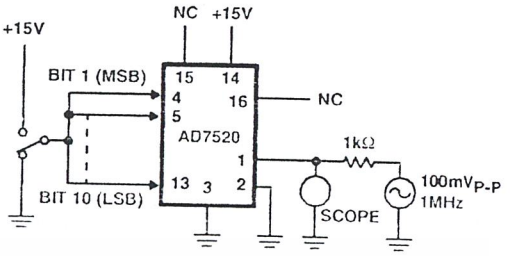


FIGURE 5. OUTPUT CAPACITANCE

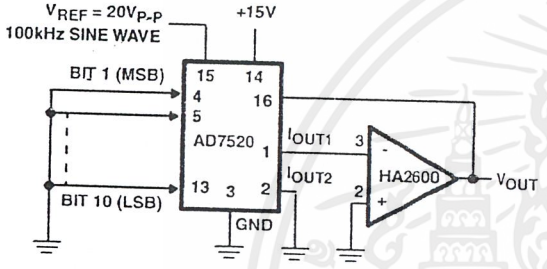


FIGURE 6. FEEDTHROUGH ERROR

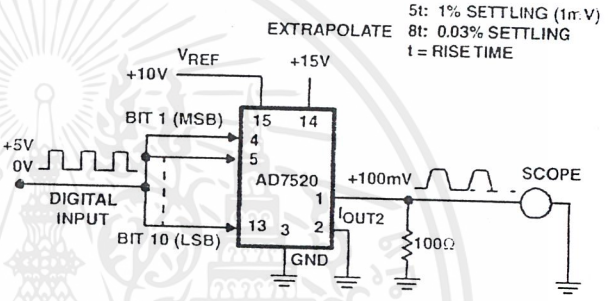


FIGURE 7. OUTPUT CURRENT SETTLING TIME

Applications

Unipolar Binary Operation

The circuit configuration for operating the AD7520 in unipolar mode is shown in Figure 8. Similar circuits can be used for AD7521. With positive and negative V_{REF} values the circuit is capable of 2-Quadrant multiplication. The *Digital Input Code/Analog Output Value* table for unipolar mode is given in Table 1.

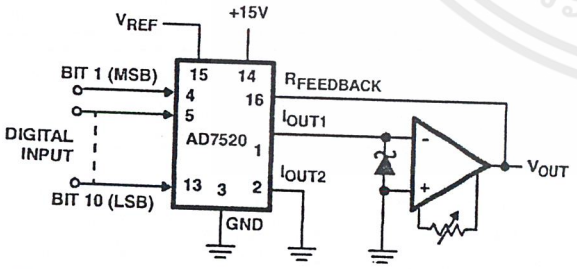


FIGURE 8. UNIPOLAR BINARY OPERATION (2-QUADRANT MULTIPLICATION)

TABLE 1. CODE TABLE - UNIPOLAR BINARY OPERATION

DIGITAL INPUT	ANALOG OUTPUT
1111111111	$-V_{REF}(1-2^{-N})$
1000000001	$-V_{REF}(^1/_2 + 2^{-N})$
1000000000	$-V_{REF}/2$
0111111111	$-V_{REF}(^1/_2-2^{-N})$
0000000001	$-V_{REF}(2^{-N})$
0000000000	0

NOTES:
1. LSB = 2^{-N} V_{REF}.
2. N = 8 for 7520
   N = 10 for 7521.

Zero Offset Adjustment

1. Connect all digital inputs to GND.
2. Adjust the offset zero adjust trimpot of the output operational amplifier for 0V at V_{OUT}.

Gain Adjustment

1. Connect all digital inputs to V+.
2. Monitor V_{OUT} for a $-V_{REF}(1-2^{-N})$ reading. (N = 8 for AD7520 and N = 10 for AD7521).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. To decrease V_{OUT}, connect a series resistor (0 to 250Ω) between the reference voltage and the V_{REF} terminal.
4. To increase V_{OUT}, connect a series resistor (0 to 250Ω) in the I_{OUT1} amplifier feedback loop.

Bipolar (Offset Binary) Operation

The circuit configuration for operating the AD7520 in the bipolar mode is given in Figure 9. Similar circuits can be used for AD7521. Using offset binary digital input codes and positive and negative reference voltage values, 4-Quadrant multiplication can be realized. The "Digital Input Code/Analog Output Value" table for bipolar mode is given in Table 2.

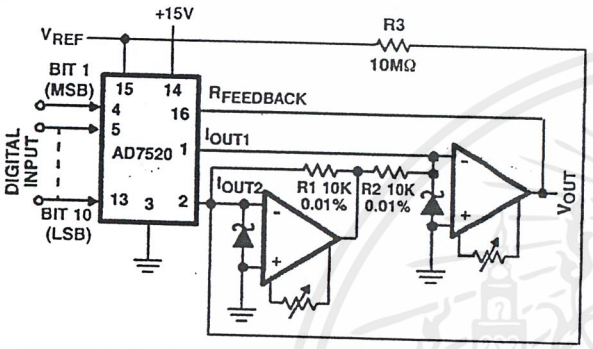


FIGURE 9. BIPOLAR OPERATION (4-QUADRANT MULTIPLICATION)

TABLE 2. BIPOLAR (OFFSET BINARY) CODE TABLE

DIGITAL INPUT	ANALOG OUTPUT
1111111111	$-V_{REF}(1-2^{-(N-1)})$
1000000001	$-V_{REF}(2^{-(N-1)})$
1000000000	0
0111111111	$V_{REF}(2^{-(N-1)})$
0000000001	$V_{REF}(1-2^{-(N-1)})$
0000000000	V_{REF}

NOTES:

1. LSB = $2^{-(N-1)}$ V_{REF}.
2. N = 8 for 7520
   N = 10 for 7521.

A "Logic 1" input at any digital input forces the corresponding ladder switch to steer the bit current to IOUT1 bus. A "Logic 0" input forces the bit current to IOUT2 bus. For any code the IOUT1 and IOUT2 bus currents are complements of one another. The current amplifier at IOUT2 changes the polarity of IOUT2 current and the transconductance amplifier at IOUT1 output sums the two currents. This configuration doubles the output range. The difference current resulting at zero offset binary code, (MSB = "Logic 1", all other bits = "Logic 0"), is corrected by using an external resistor, (10MW), from VREF to IOUT2.

Offset Adjustment

1. Adjust V_{REF} to approximately +10V.
2. Connect all digital inputs to "Logic 1".
3. Adjust I_{OUT2} amplifier offset adjust trimpot for 0V ±1mV at I_{OUT2} amplifier output.
4. Connect MSB (Bit 1) to "Logic 1" and all other bits to "Logic 0".
5. Adjust I_{OUT1} amplifier offset adjust trimpot for 0V ±1mV at V_{OUT}.

Gain Adjustment

1. Connect all digital inputs to V+.
2. Monitor V_{OUT} for a $-V_{REF}(1-2^{-(N-1)})$ volts reading. (N = 8 for AD7520, and N = 10 for AD7521.).
3. To increase V_{OUT}, connect a series resistor of up to 250Ω between V_{OUT} and $R_{FEEDBACK}$.
4. To decrease V_{OUT}, connect a series resister of up to 250Ω between the reference voltage and the V_{REF} terminal.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Die Characteristics

DIE DIMENSIONS:

101 mils x 103 mils (2565µm x 2616µm)

METALLIZATION:

Type: Pure Aluminum
Thickness: 10 ±1kÅ

PASSIVATION:

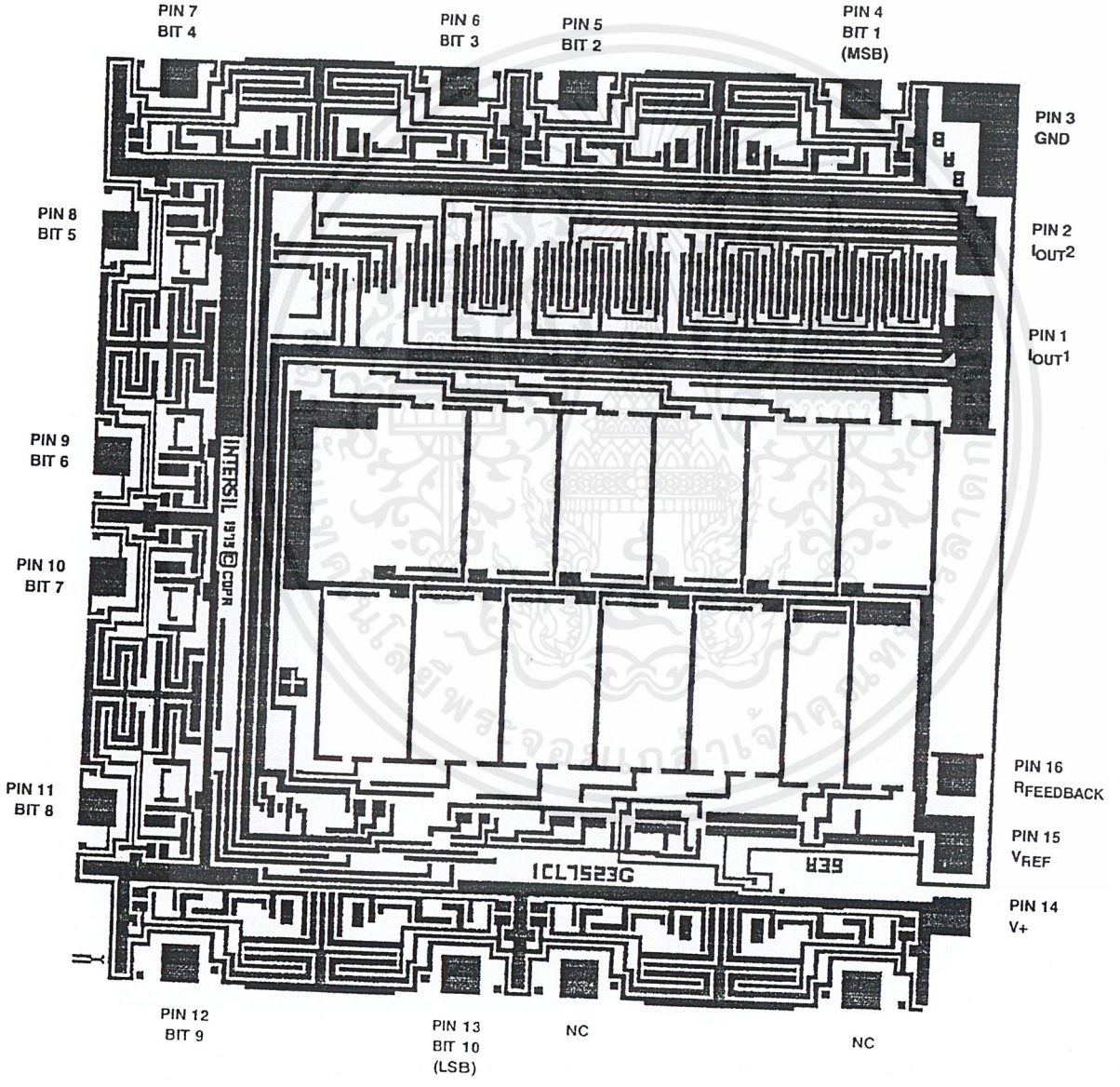
Type: PSG/Nitride
PSG: 7 ±1.4kÅ
Nitride: 8 ±1.2kÅ

PROCESS:

CMOS Metal Gate

Metallization Mask Layout

AD7520



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Die Characteristics

DIE DIMENSIONS:

101 mils x 103 mils (2565µm x 2616µm)

METALLIZATION:

Type: Pure Aluminum
Thickness: 10 ±1kÅ

PASSIVATION:

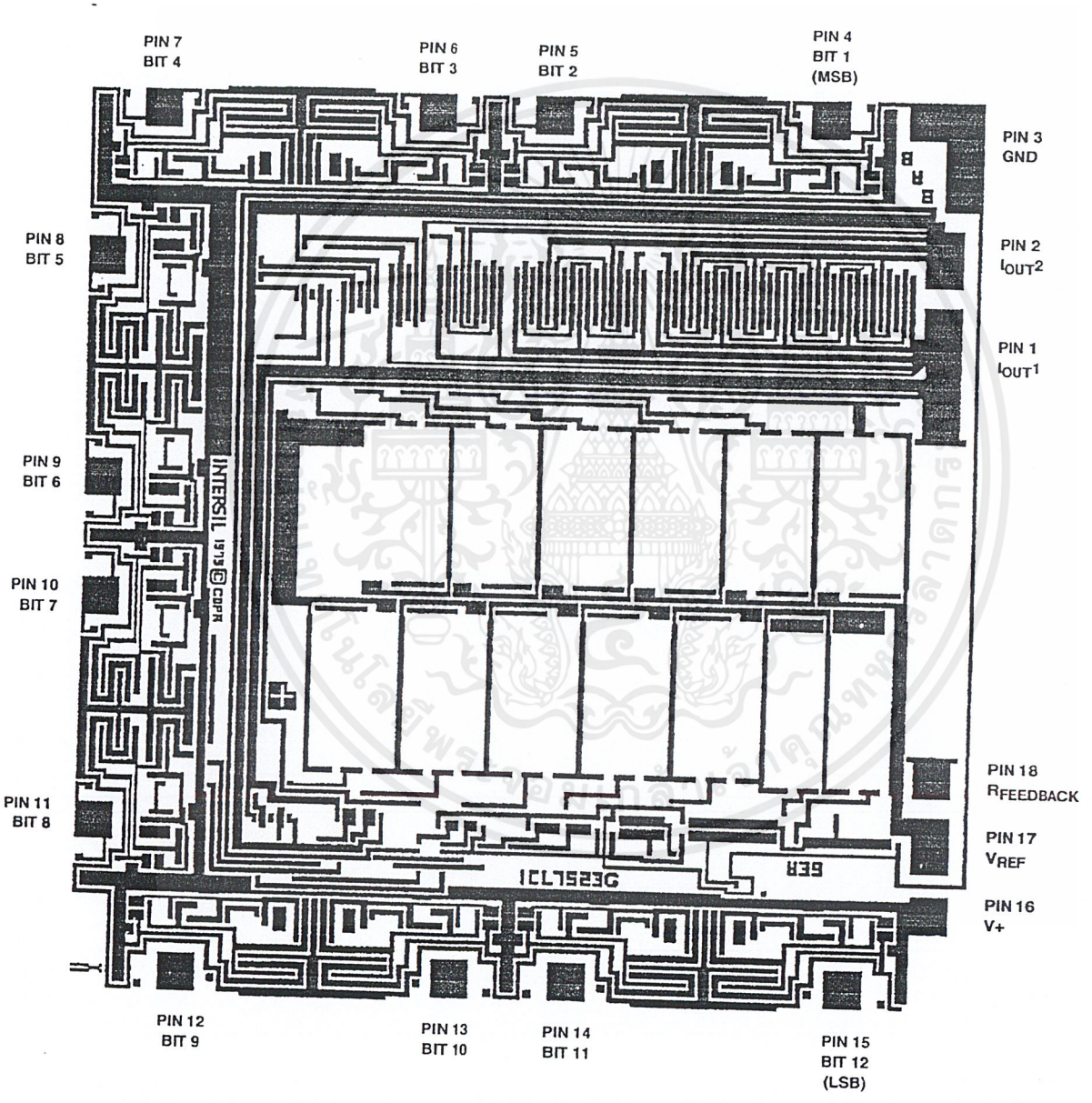
Type: PSG/Nitride
PSG: 7 ±1.4kÅ
Nitride: 8 ±1.2kÅ

PROCESS:

CMOS Metal Gate

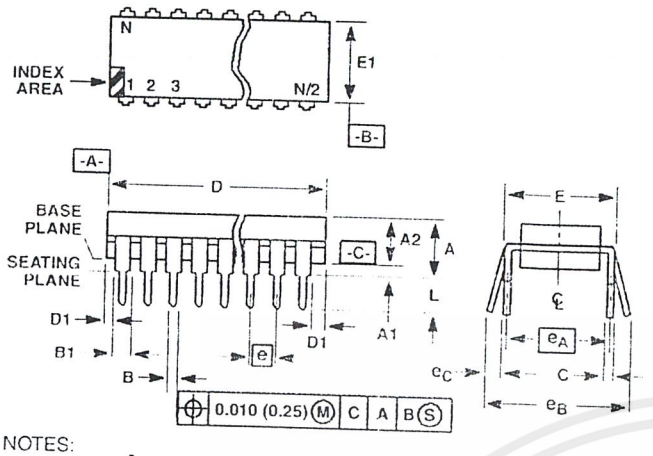
Metallization Mask Layout

AD7521



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dual-In-Line Plastic Packages (PDIP)



NOTES:

1. Controlling Dimensions: INCH. In case of conflict between English and Metric dimensions, the inch dimensions control.
2. Dimensioning and tolerancing per ANSI Y14.5M-1982.
3. Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication No. 95.
4. Dimensions A, A1 and L are measured with the package seated in JEDEC seating plane gauge GS-3.
5. D, D1, and E1 dimensions do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010 inch (0.25mm).
6. E and e_A are measured with the leads constrained to be perpendicular to datum -C-.
7. e_B and e_C are measured at the lead tips with the leads unconstrained. e_C must be zero or greater.
8. B1 maximum dimensions do not include dambar protrusions. Dambar protrusions shall not exceed 0.010 inch (0.25mm).
9. N is the maximum number of terminal positions.
10. Corner leads (1, N, N/2 and N/2 + 1) for E8.3, E16.3, E18.3, E28.3, E42.6 will have a B1 dimension of 0.030 - 0.045 inch (0.76 - 1.14mm).

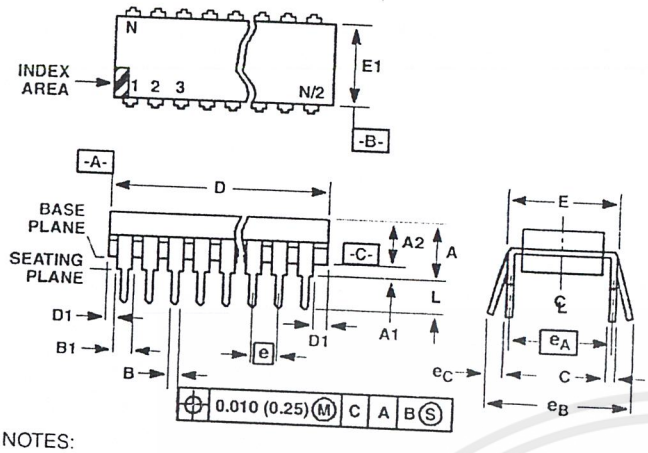
E16.3 (JEDEC MS-001-BB ISSUE D)
16 LEAD DUAL-IN-LINE PLASTIC PACKAGE

	INCHES		MILLIMETERS		
SYMBOL	MIN	MAX	MIN	MAX	NOTES
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.15	1.77	8, 10
C	0.008	0.014	0.204	0.355	-
D	0.735	0.775	18.66	19.68	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
e_A	0.300 BSC		7.62 BSC		6
e_B	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	16		16		9

Rev. 0 12/93

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dual-In-Line Plastic Packages (PDIP)



NOTES:

1. Controlling Dimensions: INCH. In case of conflict between English and Metric dimensions, the inch dimensions control.
2. Dimensioning and tolerancing per ANSI Y14.5M-1982.
3. Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication No. 95.
4. Dimensions A, A1 and L are measured with the package seated in JEDEC seating plane gauge GS-3.
5. D, D1, and E1 dimensions do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010 inch (0.25mm).
6. E and e_A are measured with the leads constrained to be perpendicular to datum -C-.
7. e_B and e_C are measured at the lead tips with the leads unconstrained. e_C must be zero or greater.
8. B1 maximum dimensions do not include dambar protrusions. Dambar protrusions shall not exceed 0.010 inch (0.25mm).
9. N is the maximum number of terminal positions.
10. Corner leads (1, N, N/2 and N/2 + 1) for E8.3, E16.3, E18.3, E28.3, E42.6 will have a B1 dimension of 0.030 - 0.045 inch (0.76 - 1.14mm).

E18.3 (JEDEC MS-001-BC ISSUE D)
18 LEAD DUAL-IN-LINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.15	1.77	8, 10
C	0.008	0.014	0.204	0.355	-
D	0.845	0.880	21.47	22.35	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
e_A	0.300 BSC		7.62 BSC		6
e_B	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	18		18		9

Rev. 0 12/93

All Intersil U.S. products are manufactured, assembled and tested utilizing ISO9000 quality systems.
Intersil Corporation's quality certifications can be viewed at www.intersil.com/design/quality

Intersil products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design, software and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see www.intersil.com

Sales Office Headquarters

NORTH AMERICA
Intersil Corporation
7585 Irvine Center Drive
Suite 100
Irvine, CA 92618
TEL: (949) 341-7000
FAX: (949) 341-7123

Intersil Corporation
2401 Palm Bay Rd.
Palm Bay, FL 32905
TEL: (321) 724-7000
FAX: (321) 724-7946

EUROPE
Intersil Europe Sarl
Ave. William Graisse, 3
1006 Lausanne
Switzerland
TEL: +41 21 6140560
FAX: +41 21 6140579

ASIA
Intersil Corporation
Unit 1804 18/F Guangdong Water Building
83 Austin Road
TST, Kowloon Hong Kong
TEL: +852 2723 6339
FAX: +852 2730 1433

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

June 1999

ADC1005
10-Bit µP Compatible A/D Converter

General Description

The ADC1005 is a CMOS 10-bit successive approximation A/D converter. The 20-pin ADC1005 outputs 10-bit data in a two-byte format for interface with 8-bit microprocessors.

The ADC1005 has differential inputs to permit rejection of common-mode signals, allow the analog input range to be offset, and also to permit the conversion of signals not referred to ground. In addition, the reference voltage can be adjusted, allowing smaller voltage spans to be measured with 10-bit resolution.

Features

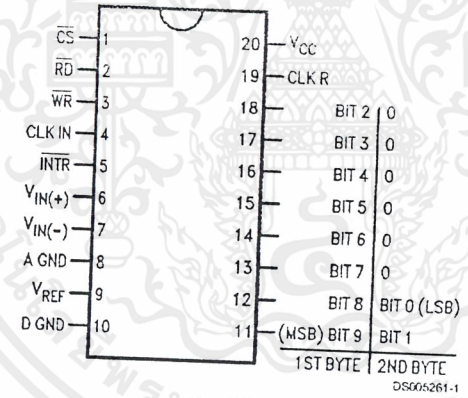
- Easy interface to all microprocessors
- Differential analog voltage inputs
- Operates ratiometrically or with 5 V_{DC} voltage reference or analog span adjusted voltage reference
- 0V to 5V analog input voltage range with single 5V supply
- On-chip clock generator
- TLL/MOS input/output compatible
- 0.3" standard width 20-pin DIP

Key Specifications

Resolution	10 bits
Linearity Error	±½ LSB and ±1 LSB
Conversion Time	50 µs

Connection Diagram

ADC 1005 (for an 8–bit data bus)
Dual-In-Line Package



Top View

Ordering Information

Part Number	Package Outline	Temperature Range	Linearity Error
ADC1005BCJ-1	J20A	0°C to +70°C	±½ LSB
ADC1005BCJ	J20A	−40°C to +85°C	
ADC1005CCJ-1	J20A	0°C to +70°C	±1 LSB
ADC1005CCJ	J20A	−40°C to +85°C	

© 2001 National Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage (V_{CC})	6.5V
Logic Control Inputs	−0.3V to +15V
Voltage at Other Inputs and Outputs	−0.3V to V_{CC} +0.3V
Input Current Per Pin	±5 mA
Input Current Per Package	±20 mA
Storage Temperature Range	−65°C to +150°C
Package Dissipation at T_A=25°C	875 mW
Lead Temperature	
(Soldering, 10 seconds)	
Dual-In-Line Package (Ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 8)	800V

Operating Ratings (Notes 1, 2)

Supply Voltage (V_{CC})	4.5V to 6.0V
Temperature Range	$T_{MN} \le T_A \le T_{MAX}$
ADC1005BCJ, ADC1005CCJ	−40°C≤T_A≤+85°C
ADC1005BCJ-1, ADC1005CCJ-1	

Electrical Characteristics

The following specifications apply for V_{CC} = 5V, V_{REF} = 5V, f_{CLK} = 1.8 MHz unless otherwise specified. **Boldface limits apply from T_{MIN} to T_{MAX};** All other limits T_A = T_j = 25°C.

Parameter	Conditions	ADC1005BCJ ADC1005CCJ			ADC1005BCJ-1, ADC1005CCJ-1			Limit Units
		Typ (Note 5)	Tested Limit (Note 6)	Design Limit (Note 7)	Typ (Note 5)	Tested Limit (Note 6)	Design Limit (Note 7)	
Converter Characteristics								
Linearity Error (Note 3)								
ADC1005BCJ			±0.5			±0.5	±0.5	LSB
ADC1005BCJ-1								
ADC1005CCJ			±1					LSB
ADC1005CCJ-1, CCV						±1	±1	LSB
Zero Error								
ADC1005BCJ			±0.5			±0.5	±0.5	LSB
ADC1005BCJ-1								
ADC1005CCJ			±1					LSB
ADC1005CCJ-1, CCV						±1	±1	LSB
Fullscale Error								
ADC1005BCJ			±0.5			±0.5	±0.5	LSB
ADC1005BCJ-1								
ADC1005CCJ			±1					LSB
ADC1005CCJ-1, CCV						±1	±1	LSB
Reference MIN		4.8	2.2		4.8	2.4	2.2	kΩ
Input MAX		4.8	8.3		4.8	7.6	8.3	kΩ
Resistance								
Common-Mode MIN			V_{CC}+0.05			V_{CC}+0.05	V_{CC}+0.05	V
Input (Note 4) MAX	V_{IN}(+) or V_{IN}(−)		GND−0.05			GND−0.05	GND−0.05	V
DC Common-Mode Error	Over Common-Mode Input Range	±⅛	±¼		±⅛	±¼	±¼	LSB
Power Supply Sensitivity	V_{CC}=5 V_{DC}±5% V_{REF} = 4.75V	±⅛	±¼		±⅛	±¼	±¼	LSB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

The following specifications apply for V_{CC} = 5V, V_{REF} = 5V, f_{CLK} = 1.8 MHz unless otherwise specified. **Boldface limits apply from T_{MIN} to T_{MAX};** All other limits $T_A = T_j = 25°C$.

Parameter	Conditions	ADC1005BCJ ADC1005CCJ			ADC1005BCJ-1, ADC1005CCJ-1			Limit Units
		Typ (Note 5)	Tested Limit (Note 6)	Design Limit (Note 7)	Typ (Note 5)	Tested Limit (Note 6)	Design Limit (Note 7)	
DC Characteristics								
$V_{IN(1)}$ Logical "1" Input Voltage MIN	V_{CC}=5.25V (except CLK_{IN})		**2.0**			2.0	**2.0**	V
$V_{IN(0)}$, Logical "0" Input Voltage MAX	V_{CC}=4.75V (Except CLK_{IN})		**0.8**			0.8	**0.8**	V
I_{IN}, Logical "1" Input Current MAX	V_{IN}=5.0V	0.005	1		0.005	1	1	µA
I_{IN}, Logical "0" Input Current MAX	V_{IN}=0V	−0.005	−1		−0.005	−1	−1	µA
$V_{T+(MIN)}$, Minimum CLK_{IN} Positive going Threshold Voltage		3.1	2.7		3.1	2.7	2.7	V
$V_{T(MAX)}$, Maximum CLK_{IN} Positive going Threshold Voltage		3.1	**3.5**		3.1	3.5	**3.5**	V
$V_{T-(MIN)}$, Minimum CLK_{IN} Negative going Threshold Voltage		1.8	1.5		1.8	1.5	1.5	V
$V_{T-(MAX)}$, Maximum CLK_{IN} Negative going Threshold Voltage		1.8	**2.1**		1.8	2.1	**2.1**	V
$V_{H(MIN)}$, Minimum CLK_{IN} Hysteresis (V_{T+}-V_{T-})		1.3	**0.6**		1.3	0.6	**0.6**	V
$V_{H(MAX)}$, Maximum CLK_{IN} Hysteresis (V_{T+}-V_{T-})		1.3	**2.0**		1.3	2.0	**2.0**	V
$V_{OUT(1)}$, Logical "1" Output Voltage MIN	V_{CC}=4.75V I_{OUT}=−360 µA I_{OUT}=−10 µA		**2.4** **4.5**			2.8 4.6	**2.4** **4.5**	V V
$V_{OUT(0)}$, Logical "0" Output Voltage MAX	V_{CC}=4.75V I_{OUT}=1.6 mA		**0.4**			0.34	**0.4**	V
I_{OUT}, TRI-STATE Output Current MAX	V_{OUT} = 0V V_{OUT} = 5V	−0.01 0.01	−3 3		−0.01 0.01	−0.3 0.3	−3 3	µA µA
I_{SOURCE}, Output Source Current MIN	V_{OUT}=0V	−14	**−6.5**		−14	−7.5	**−6.5**	mA
I_{SINK}, Output Sink Current MIN	V_{OUT}=5V	16	**8.0**		16	9.0	**8.0**	mA
I_{CC}, Supply Current MAX	f_{CLK}=1.8 MHz $\overline{CS}$ ="1"	1.5	**3**		1.5	2.5	**3**	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics

The following specifications apply for V_{CC} = 5V, V_{REF} = 5V,V_{REF} = 5V, t_r= t_f= 20 ns unless otherwise specified. **Boldface limits apply from T_{MIN} to T_{MAX};** All other limits T_A = T_j = 25˚C.

Parameter		Conditions	Typ (Note 5)	Tested Limit (Note 6)	Design Limit (Note 7)	Limit Units
f_{CLK}, Clock Frequency	MIN			0.2	0.2	MHz
	MAX			2.6	2.6	MHz
Clock Duty Cycle	MIN			40	40	%
	MAX			60	60	%
t_C, Conversion Time	MIN			80	80	$1/f_{CLK}$
	MAX			90	90	$1/f_{CLK}$
	MIN	f_{CLK}=1.8 MHz		45	45	µs
	MAX	f_{CLK}=1.8 MHz		50	50	µs
$t_{W(\overline{WR})L}$, Minimum $\overline{WR}$ Pulse Width		$\overline{CS}$ =0	100	150	150	ns
t_{ACC}, Access Time (Delay from falling edge of $\overline{RD}$ to Output Data Valid)		$\overline{CS}$ =0 C_L=100 pF, R_L = 2k	170	300	300	ns
t_{1H}, t_{0H}, TRI-STATE Control (Delay from Rising Edge of $\overline{RD}$ to Hi-Z State)		R_L=10k, C_L=10 pF	125		200	ns
		R_L=2k, C_L=100 pF	145	230	230	ns
t_{WI}, t_{RI}, Delay from Falling Edge of $\overline{WR}$ or $\overline{RD}$ to Reset of $\overline{INTR}$			300	450	450	ns
t_{IRS}, $\overline{INTR}$ to 1st Read Set-up Time			400	550	550	ns
C_{IN}, Capacitance of Logic Inputs			5		7.5	pF
C_{OUT}, Capacitance of Logic Outputs			5		7.5	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to ground.

Note 3: Linearity error is defined as the deviation of the analog value, expressed in LSBs, from the straight line which passes through the end points of the transfer characteristic.

Note 4: For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 00 0000 0000. Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct, especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.950 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Typicals are at 25˚C and represent most likely parametric norm.

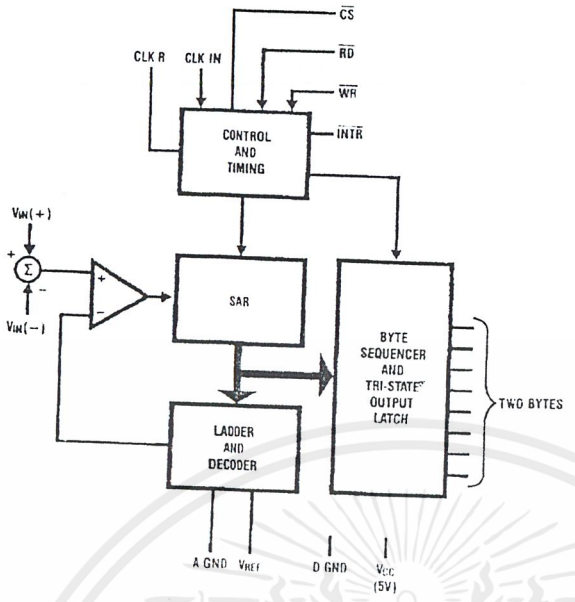
Note 6: Tested and guaranteed to National's AOQL (Average Outgoing Quality Level).

Note 7: Guaranteed, but not 100% production tested. These limits are not used to calculate outgoing quality levels.

Note 8: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

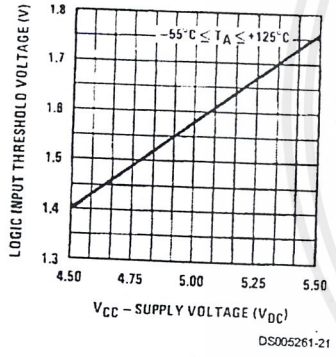
Functional Diagram



DS005261-3

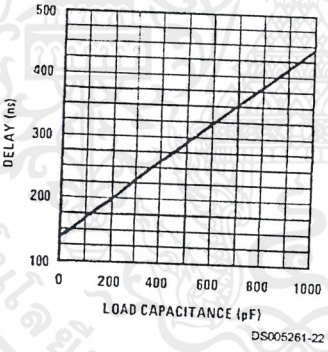
Typical Performance Characteristics

Logic Input Threshold Voltage vs Supply Voltage



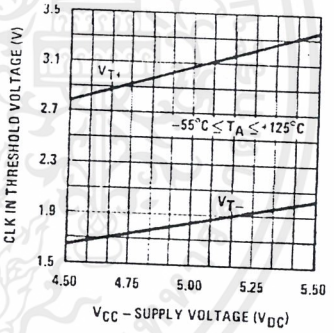
DS005261-21

Delay from Falling Edge of RD to Output data Valid vs Load Capacitance



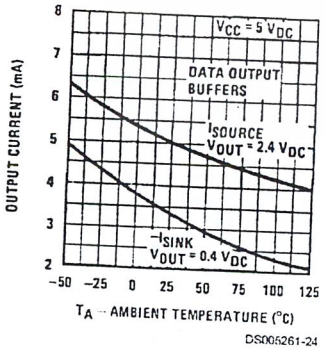
DS005261-22

CLK IN Schmitt Trip Levels vs Supply Voltage



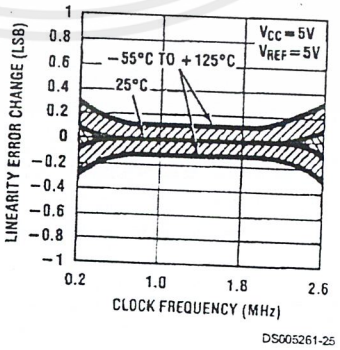
DS005261-23

Output Current vs Temperature



DS005261-24

Typical Linearity Error vs Clock Frequency

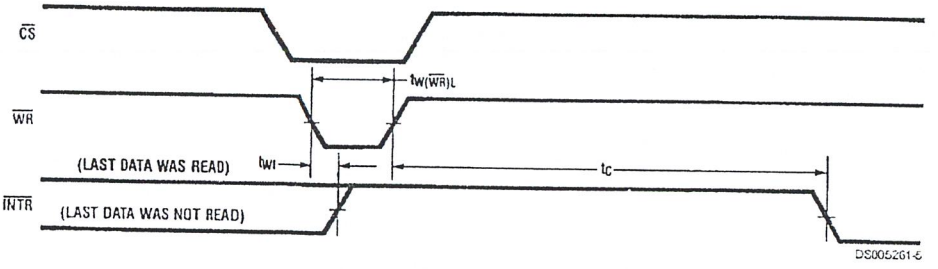


DS005261-25

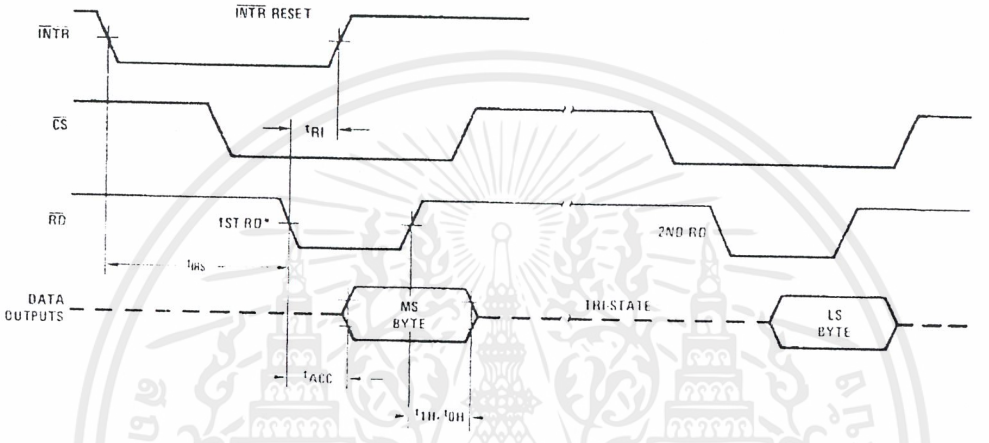
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagrams

Start Conversion



Output Enable and Reset INTR



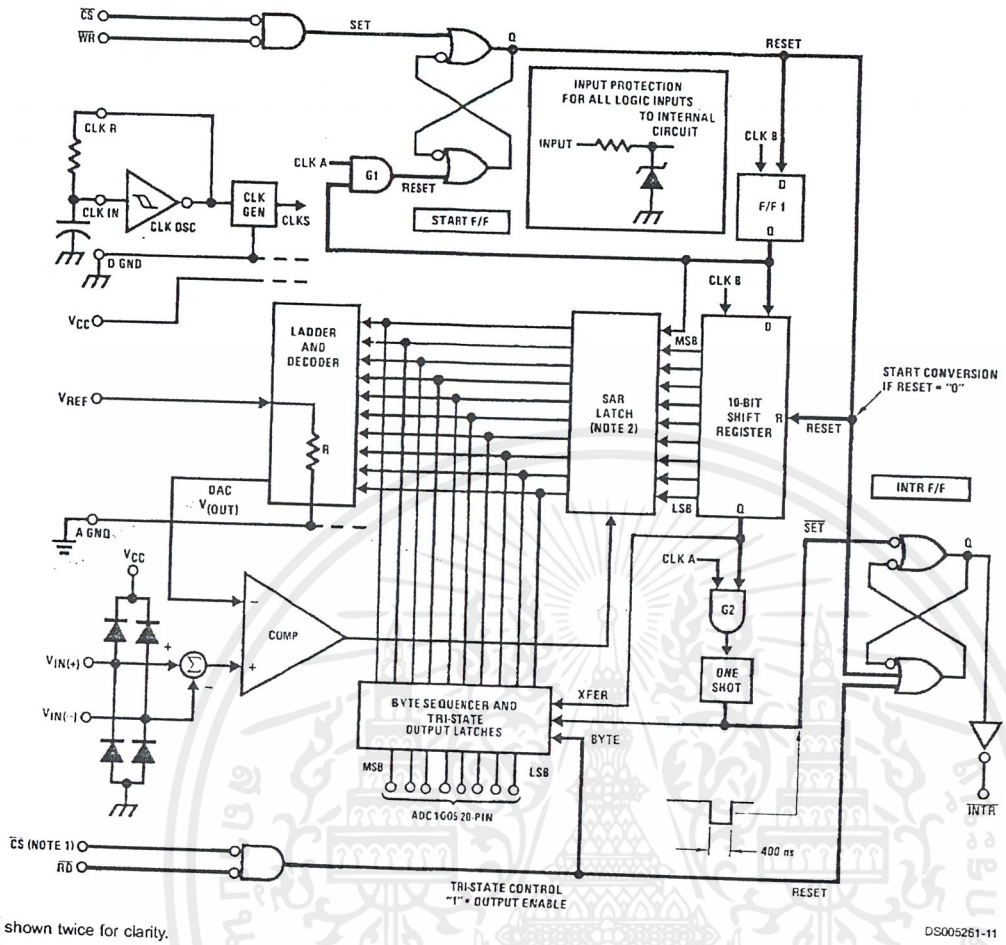
Note: All timing is measured from the 50% voltage points.

Byte Sequencing for ADC1005

Byte Order	8-Bit Data Bus Connection							
	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1st	MSB Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2
2nd	Bit 1	LSB Bit 0	0	0	0	0	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



Note 9: $\overline{CS}$ shown twice for clarity.

Note 10: SAR=Successive Approximation Register.

FIGURE 1.

Functional Description

1.0 GENERAL OPERATION

A block diagram of the A/D converter is shown in *Figure 1*. All of the inputs and outputs are shown and the major logic control paths are drawn in heavier weight lines.

1.1 Converter Operation

The ADC1005 uses an advanced potentiometric resistive ladder network. The analog inputs, as well as the taps of this ladder network are switched into a weighted capacitor array. The output of this capacitor array is the input to a sampled data comparator. This comparator allows the successive approximation logic to match the analog input voltage [$V_{IN}(+) - V_{IN}(-)$] to taps on the R network. The most significant bit is tested first and after 10 comparisons (80 clock cycles) a digital 10-bit binary code (all "1"s = full-scale) is transferred to an output latch.

1.2 Starting a Conversion

The conversion is initialized by taking $\overline{CS}$ and $\overline{WR}$ simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 10-bit shift register, resets the interrupt (INTR) F/F and inputs a "1" to the D flop, F/F1, which is at the input end of the 10-bit shift register. Internal clock signals then transfer this "1" to the Q ouput of F/F1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either $\overline{WR}$ or $\overline{CS}$ is a "1") the start F/F is reset and the 10-bit shift register then can have the "1" clocked in, allowing the conversion process to continue. If the set signal were still present, this reset pulse would have no effect and the 10-bit shift register would continue to be held in the reset mode. This logic therefore allows for wide $\overline{CS}$ and $\overline{WR}$ signals. The converter will start after at least one of these signals returns high and the internal clocks again provide a reset signal for the start F/F.

To summarize, on the high-to-low transition of the $\overline{WR}$ input the internal SAR latches and the shift register stages are reset. As long as the $\overline{CS}$ input and $\overline{WR}$ input remain low, the A/D will remain in a reset state. *Conversion will start after at least one of these inputs makes a low-to-high transition.*

1.3 Output Control

After the "1" is clocked through the 10-bit shift register (which completes the SAR search) it causes the new digital word to transfer to the TRI-STATE output latches. When the XFER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

signal makes a high-to-low transition the one shot fires, setting the INTR F/F. An inverting buffer then supplies the $\overline{INTR}$ output signal.

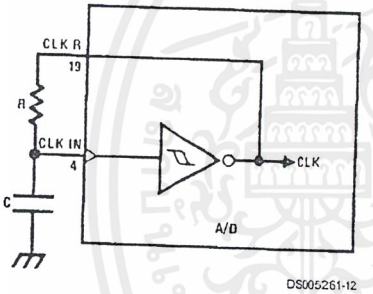
Note that this $\overline{SET}$ control of the INTR F/F remains low for approximately 400 ns. If the data output is continuously enabled ($\overline{CS}$ and $\overline{RD}$ both held low) the $\overline{INTR}$ output will still signal the end of the conversion (by a high-to-low transition). This is because the $\overline{SET}$ input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level. This $\overline{INTR}$ output will therefore stay low for the duration of the $\overline{SET}$ signal.

When data is to be read, the combination of both $\overline{CS}$ and $\overline{RD}$ being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled.

1.4 Free-Running and Self-Clocking Modes

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the $\overline{CS}$ input is grounded and the $\overline{WR}$ input is tied to the $\overline{INTR}$ output. This $\overline{WR}$ and $\overline{INTR}$ node should be momentarily forced to logic low following a power-up cycle to ensure start up.

The clock for the A/D can be derived from the CPU clock or an external RC can be added to provide self-clocking. The CLK IN makes use of a Schmitt trigger as shown in *Figure 2*.



$$f_{CLK} \cong \frac{1}{1.1\,RC}$$

FIGURE 2. Self-Clocking the A/D

2.0 REFERENCE VOLTAGE

The voltage applied to the reference input of these converters defines the voltage span of the analog input (the difference between $V_{IN(MAX)}$ and $V_{IN(MIN)}$) over which the 1024 possible output codes apply. The devices can be used in either ratiometric applications or in systems requiring absolute accuracy. The reference pin must be connected to a voltage source capable of driving the reference input resistance of typically 4.8 kΩ. This pin is the top of a resistor divider string used for the successive approximation conversion.

In a ratiometric system (*Figure 3*) the analog input voltage is proportional to the voltage used for the A/D reference. This voltage is typically the system power supply, so the V_{REF} pin can be tied to V_{CC}. This technique relaxes the stability requirements of the system references as the analog input and A/D reference move together maintaining the same output code for a given input condition.

For absolute accuracy (*Figure 4*), where the analog input varies between very specific voltage limits, the reference pin can be biased with a time and temperature stable voltage source. The LM385 and LM336 reference diodes are good low current devices to use with these converters.

The maximum value of the reference is limited to the V_{CC} supply voltage. The minimum value, however, can be small to allow direct conversions of transducer outputs providing less than a 5V output span. Particular care must be taken with regard to noise pickup, circuit layout, and system error voltage sources when operating with a reduced span due to the increased sensitivity of the converter (1 LSB equals $V_{REF}/1024$).

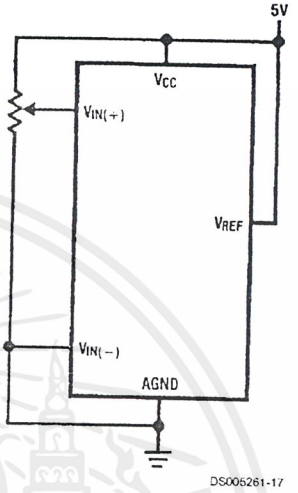


FIGURE 3. Ratiometric

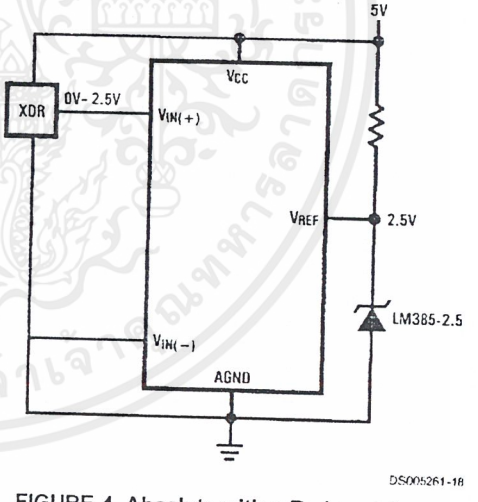


FIGURE 4. Absolute with a Reduced Span

3.0 THE ANALOG INPUTS

3.1 Analog Differential Voltage Inputs and Common-Mode Rejection

The differential inputs of these converters reduce the effects of common-mode input noise, which is defined as noise common to both selected "+" and "−" inputs (60 Hz is most typical). The time interval between sampling the "+" input and the "−" input is half of an internal clock period. The

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

change in the common-mode voltage during this short time interval can cause conversion errors. For a sinusoidal common-mode signal, this error is:

$$V_{ERROR(MAX)} = V_{PEAK}\,(2\pi\, f_{CM}) \times \frac{4}{f_{CLK}}$$

where f_{CM} is the frequency of the common-mode signal, V_{PEAK} is its peak voltage value and f_{CLK} is the clock frequency at the CLK IN pin.

For a 60 Hz common-mode signal to generate a ¼ LSB error (1.2 mV) with the converter running at 1.8 MHz, its peak value would have to be 1.46V. A common-mode signal this large is much greater than that generally found in data aquisition systems.

3.2 Input Current

Due to the sampling nature of the analog inputs, short duration spikes of current enter the "+" input and exit the "−" input at the clock rising edges during the conversion. These currents decay rapidly and do not cause errors as the internal comparator is strobed at the end of a clock period.

3.3 Input Bypass Capacitors

Bypass capacitors at the inputs will average the current spikes noted in 3.2 and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN}(+)$ input voltage at full scale. For continuous conversions with a 1.8 MHz clock frequency with the $V_{IN}(+)$ input at 5V, this DC current is at a maximum of approximately 5 µA. Therefore, *bypass capacitors should not be used at the analog inputs or the V_{REF} pin* for high resistance sources (>1 kΩ). If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a linear function of the differential input voltage.

3.4 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, *will not cause errors* if the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor (≤1 kΩ) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications (≤0.1 kΩ) a 4700 pF bypass capacitor at the inputs will prevent pickup due to series lead induction of a long wire. A 100Ω series resistor can be used to isolate this capacitor – both the R and the C are placed outside the feedback loop – from the output of an op amp, if used.

3.5 Noise

The leads to the analog inputs (pins 6 and 7) should be kept as short as possible to minimize input noise coupling. Both noise and undesired digital clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 1 kΩ. Larger values of source resistance can cause undesired system noise pickup. Input bypass capacitors, placed from the analog inputs to ground, can reduce system noise pickup but can create analog scale errors. See section 3.2, 3.3, and 3.4 if input filtering is to be used.

4.0 OFFSET AND REFERENCE ADJUSTMENT

4.1 Zero Offset

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by grounding the V(−) input and applying a small magnitude positive voltage to the V(+) input. Zero error is the difference between the actual DC input voltage that is necessary to just cause an output digital code transition from 00 0000 0000 to 00 0000 0001 and the ideal ½ LSB value (½ LSB = 2.45 mV for V_{REF} = 5.0 V_{DC}).

The zero of the A/D normally does not require adjustment. However, for cases where $V_{IN(MIN)}$ is not ground and in reduced span applications (V_{REF} < 5V), an offset adjustment may be desired. The converter can be made to output an all zero digital code for an arbitrary input by biasing the A/D's $V_{IN}(-)$ input at that voltage. This utilizes the differential input operation of the A/D.

4.2 Full Scale

The full-scale adjustment can be made by applying a differential input voltage that is 1½ LSB down from the desired analog full-scale voltage range and then adjusting the magnitude of the V_{REF} input for a digital output code that is just changing from 11 1111 1110 to 11 1111 1111.

4.3 Adjusting for an Arbitrary Analog Input Voltage Range

If the analog zero voltage of the A/D is shifted away from ground (for example, to accommodate an analog input signal that does not go to ground), this new zero reference should be properly adjusted first. A $V_{IN}(+)$ voltage that equals this desired zero reference plus ½ LSB (where the LSB is calculated for the desired analog span, 1 LSB = analog span/1024) is applied to selected "+" input and the zero reference voltage at the corresponding "−" input should then be adjusted to just obtain the 000_{HEX} 001_{HEX} code transition.

The full-scale adjustment should be made [with the proper $V_{IN}(-)$ voltage applied] by forcing a voltage to the $V_{IN}(+)$ input given by:

$$V_{IN}(+)\,FS\,adj = V_{MAX} - 1.5\left[\frac{(V_{MAX} - V_{MIN})}{1024}\right]$$

where V_{MAX} = the high end of the analog input range and V_{MIN} = the low end (the offset zero) of the analog range. (Both are ground referenced).

The V_{REF} (or V_{CC}) voltage is then adjusted to provide a code change from $3FF_{HEX}$ to $3FE_{HEX}$. This completes the adjustment procedure.

For an example see the Zero-Shift and Span-Adjust circuit below.

5.0 POWER SUPPLIES

Noise spikes on the V_{CC} supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter V_{CC} pin and values of 1 µF or greater are recommended. If an unregulated voltage is available in the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and the other analog circuitry) will greatly reduce digital noise on the V_{CC} supply.

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to the digital ground. Any V_{REF} bypass capacitors, analog input filters capacitors, or input signal shielding should be returned to the analog ground point.

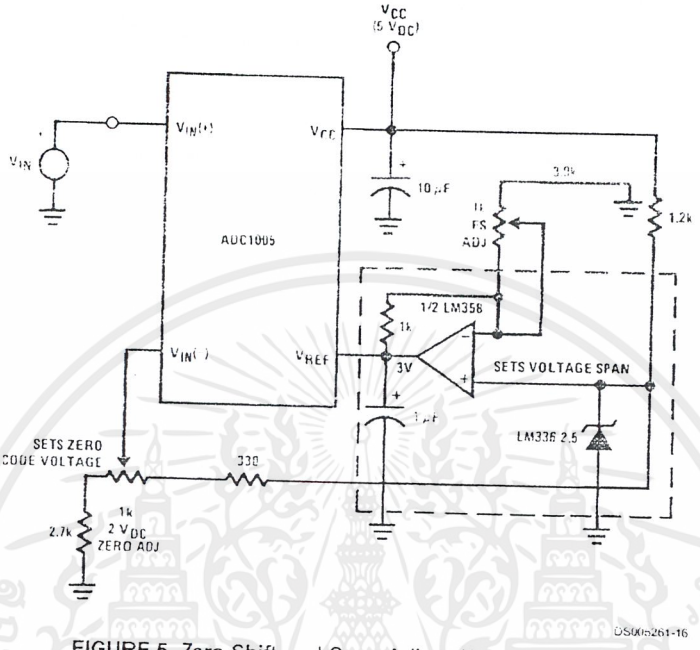
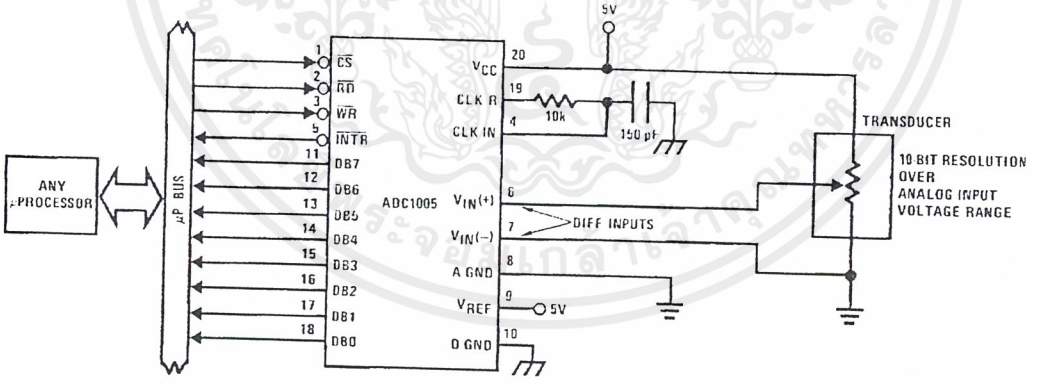


FIGURE 5. Zero-Shift and Span-Adjust ($2V \leq V_{IN} \leq 5V$)

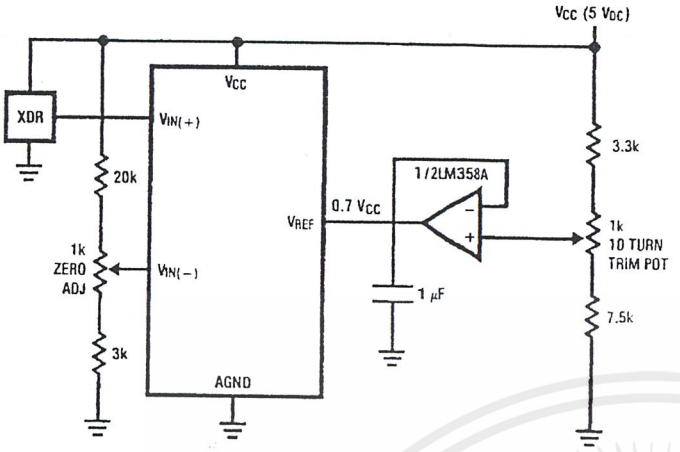
Typical Applications



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

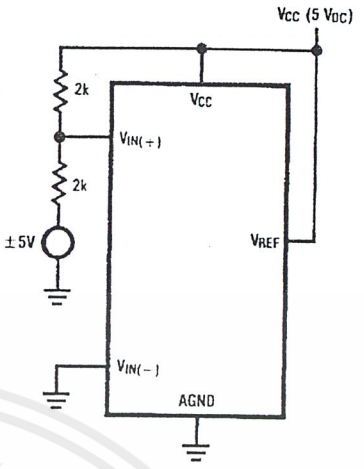
Typical Applications (Continued)

Operating with Ratiometric Transducers



DS005261-14

Handling ±5V Analog Inputs

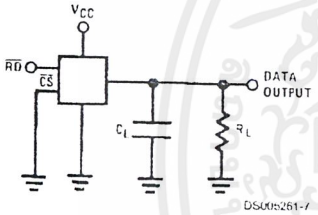


DS005261-15

$V_{IN}(-) = 0.15\ V_{CC}$
15% of $V_{CC} \leq V_{XDR} \leq 85\%$ of V_{CC}

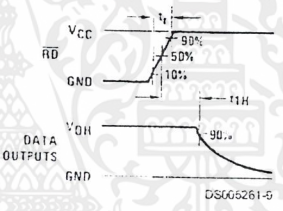
TRI-STATE Test Circuits and Waveforms

t_{1H}



DS005261-7

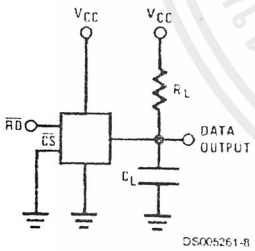
t_{IH}, C_L=10 pF



DS005261-9

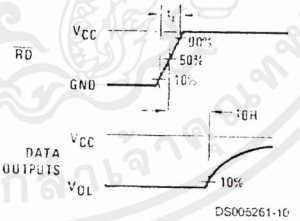
t_r=20 ns

t_{0H}



DS005261-8

t_{IH}, C_L=10 pF

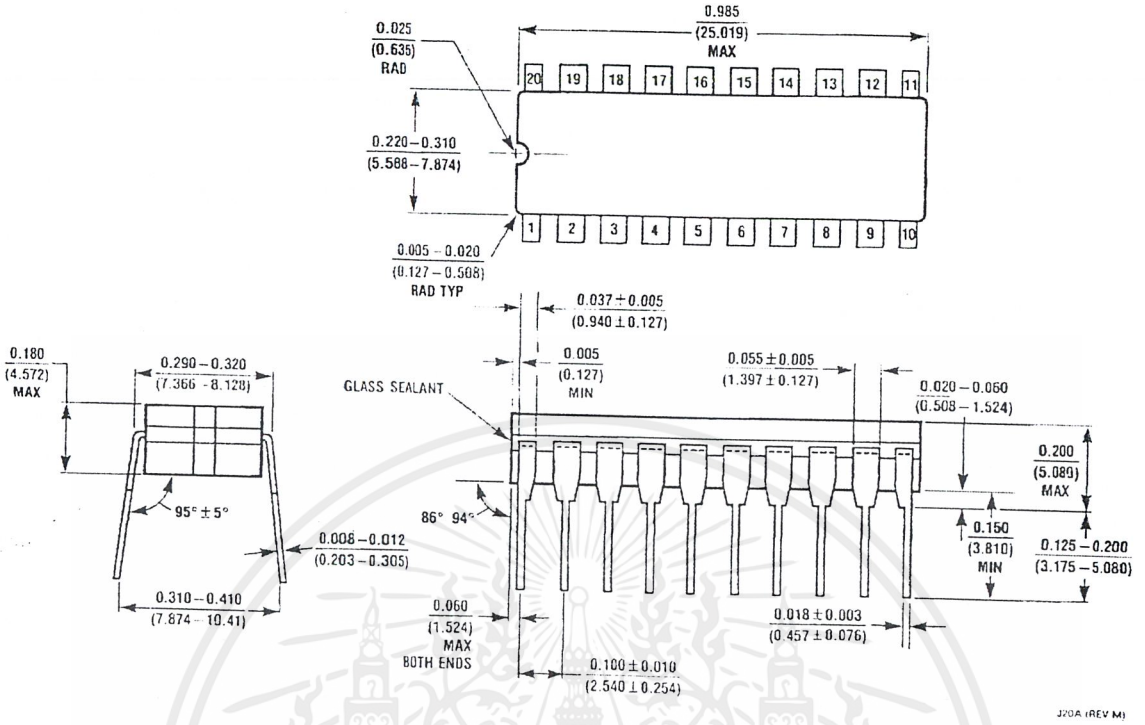


DS005261-10

t_r=20 ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted



Hermetic Dual-In-Line Package (J)
Order Number ADC1005BCJ, ADC1005BCJ-1,
ADC1005CCJ or ADC1005CCJ-1
NS Package Number J20A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor
Corporation
Americas
Email: support@nsc.com

www.national.com

National Semiconductor
Europe
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Response Group
Tel: 65-2544466
Fax: 65-2504466
Email: ap.support@nsc.com

National Semiconductor
Japan Ltd.
Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

พงศธร ขอขอบพระคุณ รศ.สุเธียร เกียรติสุนทร อาจารย์ที่ปรึกษาโครงงานนี้

ขอขอบพระคุณ อาจารย์ ถาวร เบญจนราสุทธิ์ อาจารย์ที่ปรึกษา(จำเป็น)โครงงานนี้

ขอขอบพระคุณ รศ.ดร. จงกล งามวิวิทย์ ที่ให้กินขนมอยู่เนืองๆ

ขอขอบพระคุณ ดร. นนทวัฒน์ จุลเดชะ ที่ปลูกจิตสำนึกในแก่นแท้ของคำว่า "วิศวกร"

ขอขอบพระคุณ อาจารย์ เกียรติวรรณ ทรงสัตย์ อาจารย์ที่ปรึกษาองค์การนักศึกษา ที่คอยเซ็นต์ทุกๆเอกสารอย่างไม่มีปัญหาใดๆ ทำให้เหรัญญิกอย่างผมมีเวลาทำโปรเจ็คมากขึ้น

ขอขอบพระคุณ ดร. ชนินทร์ บุญลักษณานุสรณ์ ที่มองผมอย่างเป็นห่วงและกลุ้มใจตลอดเวลา

ขอขอบคุณ พี่วิโรจน์ วุฒิ, พี่อมรเทพ กาพย์แก้ว เจ้าหน้าที่คุมสโตร์ ที่อยู่โยงคอยบริการนักศึกษาในบางเวลาราชการ

ขอขอบคุณ พี่วันเพ็ญ พ่วงเขียว, พี่เอื้อพร ตั้งสุวรรณ พี่ธุรการภาคสุดสาว ที่คอยอำนวยความสะดวกให้กับนักศึกษาหลายครั้งหลายครา

ขอขอบใจ นายธนภัทร์ วาณิชานนท์ (ซูโม่) ที่เป็นห่วงเป็นใยในเวลาโค้งสุดท้ายของการสอบ

ขอขอบใจ บริษัท ไมโครซอฟท์(มหาชน) จำกัด ที่ผลิตอินเตอร์เนตมาให้สามารถค้นหาข้อมูลของไอซีแต่ละตัวได้ ที่ผลิตไมโครซอฟท์เวิร์ดให้พิมพ์รายงานสุดสวยได้อย่างสะดวกสบาย

ขอซาบซึ้งทุกสิ่งและทุกชีวิตที่แวะเวียนมาสร้างความทรงจำต่างๆในแต่ละช่วงเวลา ทำให้ข้าพเจ้ามีประสบการณ์ในชีวิต..... อยากขอบใจซักครั้งหนึ่ง

ผดุงศักดิ์ .....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. รศ.ดร. มนัส สังวรศิลป์ และ วรรัตน์ ภัทรอมรกุล, "คู่มือการใช้งานแมทแลปฉบับสมบูรณ์", อินโฟเพรส,
500 หน้า, 2543

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้