สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การวัดอุณหภูมิและส่งข้อมูลแบบไร้สาย

WIRELESS TEMPERATURE MONITOR

T045845

นายจิระศักดิ์ ขุนนะ
นายณรงค์ชัย ชูอินทร์
นายอาสาพวิทย์ เทพิกัน

เลขหมู่.....
เลขทะเบียน 45845
วัน, เดือน, ปี 19 ก.พ. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุม
ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
b11293765

WIRELESS TEMPERATURE MONITOR

JIRASAK KUNNA

NARONGCHAI CHOO-IN

ASANWIT TEPIKUN

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING

DEPARTMENT OF INSTRUMENTATION ENGINEERING

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาวิศวกรรมการวัดคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

.....

หัวข้อปริญญานิพนธ์	การวัดอุณหภูมิและส่งข้อมูลไร้สาย			
	WIRELESS TEMPERATURE MONITOR			
นักศึกษาผู้จัดทำ	นายจิระศักดิ์	ขุนนะ	**รหัสนักศึกษา**	42015428
	นายณรงค์ชัย	ชูอินทร์	**รหัสนักศึกษา**	42015432
	นายอาสาพวิทย์	เทพิกัน	**รหัสนักศึกษา**	42015461
ปริญญา	วิศวกรรมศาสตรบัณฑิต			
สาขาวิชา	วิศวกรรมการวัดคุม			
ปีการศึกษา	2544			

อาจารย์ผู้ควบคุมปริญญานิพนธ์	**ลายมือชื่อ**
อาจารย์ วิศรุต ศรีรัตนะ	

วัน/เดือน/ปี ที่สอบ วันอังคารที่ 30 เมษายน พ.ศ. 2545

สถานที่สอบ ณ ห้องปฏิบัติการ Senser & Transducer ภาควิชาวิศวกรรมการวัดคุม

ภาควิชารับรองแล้ว

(ผศ. ประสิทธ์ จุลเสรีวงศ์)

หัวหน้าภาควิชาวิศวกรรมการวัดคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ การวัดอุณหภูมิและส่งข้อมูลแบบไร้สาย
WIRELESS TEMPERATURE MONITOR

นักศึกษาผู้จัดทำ นายจิระศักดิ์ ขุนนะ
นายณรงค์ชัย ชูอินทร์
นายอาสาพวิทย์ เทพิกัน

อาจารย์ที่ปรึกษา อาจารย์วิศรุต ศรีรัตนะ

ปีการศึกษา 2544

บทคัดย่อ

ปัจจุบันการสื่อสารไร้สาย ได้ถูกนำมาใช้ในการควบคุมกระบวนการต่าง ๆ ในงานอุตสาหกรรม ซึ่งปริญญานิพนธ์ฉบับนี้ ได้นำเอาระบบการสื่อสารไร้สายมาประยุกต์ใช้ในการส่งข้อมูลค่าอุณหภูมิของเครื่องจักรขณะทำงาน โดยจะประกอบด้วย มาสเตอร์ 1 ส่วน และสแลฟ 3 ส่วน ในส่วนของสแลฟจะวัดค่าอุณหภูมิและส่งค่าไปยังส่วนของมาสเตอร์ จากนั้นส่วนของมาสเตอร์จะแสดงและบันทึกค่าอุณหภูมิที่เวลาต่าง ๆ ด้วยโปรแกรม Visaul Basic 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Wireless Temperature Monitor	
Authors	Mr. Jirasak	Kunna
	Mr. Narongchai	Choo-in
	Mr. Asanwit	Tepikun
Thesis Advisor	Mr. Witsarut	Sriratana
Year	2001	

ABSTRACT

In present, Wireless communication system is used in process control of industries. This thesis present application of wireless communication system in transmission temperature value of operating machine.

This thesis consist one master and three slave. In part of slave, Which measure temperature value and transmit value to master part. Then master part will demonstrate and record temperature value at other time with Visual Basic 6 program.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีเพราะได้รับความเมตตาจาก อาจารย์วิศรุต ศรีรัตนะ ที่ได้ให้คำแนะนำแก่ผู้วิจัยตลอดมา อีกทั้งยังเอื้อเฟื้ออุปกรณ์และเครื่องมือต่าง ๆ ในการทำปริญญานิพนธ์นี้ ผู้วิจัยรู้สึกซาบซึ้ง และขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ อาจารย์ภาควิชาวิศวกรรมการวัดคุมทุกท่าน ที่ให้คำแนะนำอันเป็นประโยชน์ต่อการทำปริญญานิพนธ์ฉบับนี้

และที่ลืมเสียมิได้ ขอกราบขอบพระคุณคุณพ่อคุณแม่ อันเป็นที่รักยิ่ง ที่สนับสนุนและเป็นแรงบันดาลใจในการทำปริญญานิพนธ์ฉบับนี้

คุณค่าและประโยชน์อันพึงมีจากปริญญานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....I

บทคัดย่อภาษาอังกฤษ.....II

กิตติกรรมประกาศ.....III

สารบัญ.....IV

สารบัญตาราง.....VII

สารบัญภาพ.....VIII

บทที่ 1 บทนำ.....1

1.1 ความรู้เบื้องต้นในการสื่อสาร.....1

1.2 การแบ่งย่านความถี่คลื่นวิทยุ.....2

1.3 แนวคิดในการสื่อสารด้วยคลื่นวิทยุ.....4

บทที่ 2 ทฤษฎีหรือหลักการ.....7

2.1 การสื่อสารข้อมูล.....7

2.1.1 ประเภทการสื่อสารข้อมูล.....7

2.2 รูปแบบของข้อมูลในคอมพิวเตอร์.....10

2.3 การสังเคราะห์ความถี่.....13

2.3.1 วิธีการสังเคราะห์ความถี่.....14

2.3.2 เฟสล็อกลูป.....14

2.3.3 หลักการของเฟสล็อกลูป.....15

2.3.4 การนำวงจรเฟสล็อกลูปไปใช้งาน.....16

2.3.5 ข้อดีและข้อเสียของวงจรเฟสล็อกลูป.....19

บทที่ 3 การส่งผ่านข้อมูลแบบดิจิตอล.....21

3.1 พื้นฐานระบบการสื่อสาร.....21

3.2 ระบบสื่อสาร.....21

3.3 คุณสมบัติการสื่อสารด้วยสัญญาณดิจิตอล.....22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

3.3.1 มอดูเลท.....22

3.3.2 ดีมอดูเลท.....23

3.4 ระบบการสื่อสารข้อมูล.....24

3.4.1 ระบบสื่อสารแบบอนาลอก.....25

3.4.2 ระบบสื่อสารแบบดิจิตอล.....27

3.5 การสื่อสารข้อมูล.....27

3.5.1 การรับส่งข้อมูลแบบขนานและอนุกรม.....28

3.5.2 ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม.....30

3.5.3 อัตราวัดบิต.....30

3.5.4 บิตเริ่มต้น.....31

3.5.5 บิตพาริตี้.....32

3.5.6 บิตสิ้นสุด.....33

3.5.7 ลักษณะการส่งข้อมูลแบบอนุกรม.....33

3.6 ช่องทางการสื่อสาร.....33

3.6.1 ซิมเพล็กซ์.....34

3.6.2 ฮาล์ฟดูเพล็กซ์.....34

3.6.3 ฟูลดูเพล็กซ์.....34

3.6.4 Full Duplex และ Half Duplex.....35

3.7 รูปแบบของข้อมูลอนุกรมและอัตราบอดในการสื่อสารข้อมูลอนุกรม.....36

3.7.1 การเชื่อมต่อแบบอนุกรมและ UART.....37

3.7.2 MCS-51 กับการรับส่งข้อมูลแบบอนุกรม.....42

3.7.3 Serial Port Control Register.....43

3.8 ไมโครคอนโทรลเลอร์ตระกูล MCS-51.....45

3.8.1 คุณสมบัติทั่วไปของไมโครคอนโทรลเลอร์เบอร์ 8051.....45

3.8.2 โครงสร้างภายในของไมโครคอนโทรลเลอร์ MCS-51.....46

3.8.3 สัญญาณต่าง ๆ ของไมโครคอนโทรลเลอร์ MCS-51.....47

3.8.4 โครงสร้างหน่วยความจำ.....49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

บทที่ 4 การออกแบบและการสร้างการวัดอุณหภูมิและส่งข้อมูลแบบไร้สาย.....56

4.1 ไอซีตรวจจับอุณหภูมิ DS1820.....56

4.2 คุณสมบัติของไทม์สล็อต.....56

4.3 ไทม์สล็อตการรีเซตและการตอบสนอง.....58

4.4 ไทม์สล็อตการอ่านข้อมูลอุปกรณ์มาสเตอร์และการเขียนข้อมูลของอุปกรณ์สเลฟ.....58

4.5 ไทม์สล็อตการเขียนข้อมูลของอุปกรณ์มาสเตอร์.....59

4.6 รูปแบบของการสื่อสารข้อมูลแบบหนึ่งสาย.....60

4.7 คำสั่งเพื่อควบคุมการทำงานของ DS1820.....62

4.8 การเชื่อมต่อกับไมโครคอนโทรลเลอร์ MCS-51.....63

4.9 การเขียนโปรแกรมเพื่อติดต่อกับ DS1820.....64

4.10 หลักการทำงานของระบบ.....65

4.11 วงจรเครื่องรับส่งความถี่ย่าน UHF.....66

4.12 วงจรเข้ารหัสและถอดรหัส.....67

บทที่ 5 การทดลอง.....69

บทที่ 6 สรุปผลการวิจัยและข้อเสนอแนะ.....73

บรรณานุกรม.....74

ภาคผนวก.....75

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ หน้า

2.1 รหัส ASCII ชนิดพิเศษ.....12

3.1 อัตราบอดและช่วงเวลาของแต่ละบิตข้อมูลในการสื่อสารข้อมูลอนุกรม.....44

3.2 อัตราบอดทั่วไปที่ใช้ในการโอนย้ายข้อมูลแบบอนุกรม.....46

3.3 บิตต่าง ๆ ของรีจิสเตอร์ SCON.....52

3.4 แสดงโหมดต่าง ๆ ของการรับส่งแบบอนุกรม.....52

3.5 ไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ.....54

3.6 หน้าที่พิเศษของแต่ละขาของพอร์ต P3.....57

3.7 บิตและหน้าที่ต่าง ๆ ใน PSW.....60

4.1 การจัดสรรพื้นที่ของสแครตซ์แพดใน DS1820.....61

4.2 สรุปขั้นตอนการติดต่อกับ DS1820.....64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่ หน้า

1.1 บล็อกไดอะแกรมหลักการส่งวิทยุ.....5

1.2 บล็อกไดอะแกรมหลักการรับวิทยุ.....6

2.1 รูปแบบการสื่อสารข้อมูล.....7

2.2 การสื่อสารข้อมูลอนุกรม.....9

2.3 บล็อกไดอะแกรมของวงจรเฟสล็อกลูป.....15

2.4 คุณลักษณะระหว่างความถี่กับเออเรอร์โวลท์เตจของเฟสล็อกลูป.....16

2.5 แสดงวงจรสังเคราะห์ความถี่ที่ใช้ในเฟสล็อกลูป.....17

2.6 วงจรเลื่อนความถี่.....17

2.7 การตรวจสัญญาณเอเอ็มแบบโคฮีเรนต์โดยใช้วงจรเฟสล็อกลูป.....19

3.1 ระบบสื่อสารพื้นฐาน.....21

3.2 แสดงแบบต่าง ๆ ของการสื่อสาร.....21

3.3 บล็อกไดอะแกรมของระบบการสื่อสารแบบจุดต่อจุด.....24

3.4 แสดงการกำหนดค่าความกว้างแถบ.....25

3.5 แสดงระบบการสื่อสารแบบอนาลอก.....26

3.6 แสดงการสื่อสารทั้งแบบอนาลอกและแบบดิจิตอล.....27

3.7 แสดงการส่งข้อมูลผ่านโดยใช้รหัส.....28

3.8 การส่งข้อมูลแบบขนานและแบบอนุกรม.....29

3.9 แสดงรูปสัญญาณของข้อมูลที่ถูกส่งไปตามสายส่งแบบอนุกรม.....30

3.10 การเพิ่ม Start Bit เข้าไปก่อนหน้า Bit D0 เป็น “1” และ “0” ตามลำดับ.....31

3.11 การเพิ่มลงไปในข้อมูลแต่ละไบต์.....32

3.12 รูปแบบของข้อมูลแต่ละไบต์ในการรับส่งข้อมูลแบบอนุกรม.....33

3.13 การสื่อสารข้อมูลแบบต่าง ๆ.....35

3.14 รูปแบบของสัญญาณข้อมูลอนุกรมที่ใช้ในการสื่อสาร.....36

3.15 การแปลงข้อมูลแบบขนานเป็นข้อมูลอนุกรม.....37

3.16 เวิร์ดข้อมูลขนาด 8 บิตกับ Start Bit และ Stop Bit ที่ใช้ในการโอนย้ายข้อมูลแบบอนุกรม.....38

3.17 แสดงการใช้บิตพาริตี้เพื่อตรวจสอบความผิดพลาดในการโอนย้ายข้อมูลแบบอนุกรม.....39

3.18 บล็อกไดอะแกรมของ UART.....40

3.19 สัญญาณดาต้าอินพุทสโตรบ.....40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

ภาพที่ **หน้า**

3.20 การส่งข้อมูลระหว่างรีจิสเตอร์กับบัสภายใน.....43
3.21 โครงสร้างภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8051.....46
3.22 สัญญาณต่าง ๆ ของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8051.....47
3.23 การจัดหน่วยความจำของ MCS-51.....50
3.24 ตำแหน่งของหน่วยความจำทั้งแบบไบต์และบิต.....51
4.1 ไทม์สล็อตของการรีเซตและการตอบรับของอุปกรณ์บนระบบบัสหนึ่งสาย.....56
4.2 การเชื่อมต่อบนระบบบัสหนึ่งสาย.....57
4.3 ไทม์สล็อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์ ซึ่งตรงกับไทม์สล็อตการเขียนข้อมูลของอุปกรณ์สแลฟ.....58
4.4 ไทม์สล็อตการเขียนข้อมูล "1" ของอุปกรณ์มาสเตอร์.....59
4.5 ไทม์สล็อตการเขียนข้อมูล "0" ของอุปกรณ์มาสเตอร์.....60
4.6 โครงสร้างการทำงานภายในของไอซีตรวจจับอุณหภูมิ DS1820.....61
4.7 โฟลวชาร์ตและรายละเอียดโปรแกรมย่อยการรีเซต DS1820.....62
4.8 โฟลวชาร์ตและรายละเอียดโปรแกรมย่อยรอการตอบรับจากDS1820.....63
4.9 แสดงหลักการทำงานของอุปกรณ์สแลฟ.....65
4.10 แสดงหลักการทำงานของอุปกรณ์มาสเตอร์.....65
4.11 แสดงวงจรภาคส่งของเครื่องรับส่ง.....66
4.12 แสดงวงจรภาครับของเครื่องรับส่ง.....66
4.13 แสดงอุปกรณ์ที่ใช้ในวงจรเข้ารหัสและถอดรหัส.....67
4.14 แสดงวงจรเข้ารหัสและถอดรหัส.....67.
4.15 แสดง Timing Diagram ของวงจรเข้ารหัสและถอดรหัส.....68
5.1 โครงสร้างส่วนประกอบที่ใช้ในการทดลอง.....69
5.2 การเซตค่าต่าง ๆ ที่ใช้ในการทดลอง.....69
5.3 ค่าของอุณหภูมิที่บันทึกที่เวลาต่าง ๆ 70
5.4 การบันทึกค่าอุณหภูมิที่เวลาต่าง ๆ เก็บไว้ในฐานข้อมูล.....71

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

เทคโนโลยีการสื่อสารข้อมูลหรือที่เรียกกันว่า "Data Communication" ซึ่งถือเป็นวิทยาการพื้นฐานซึ่งรองรับการเจริญเติบโตของระบบสื่อสารโทรคมนาคม ในปัจจุบันก็มีการใช้เทคโนโลยีสื่อสารข้อมูลชนิดต่าง ๆ มาสนับสนุนการดำเนินการหลายประเภท ไม่ว่าจะเป็นการดำเนินธุรกิจธนาคาร การดำเนินการค้าด้วยเครือข่ายอิเล็กทรอนิกส์ (Electronics Commerce) หรือแม้กระทั่งเบื้องหลังของเครือข่ายอินเตอร์เน็ตก็เช่นเดียวกัน

การสื่อสารข้อมูลไร้สาย เกิดขึ้นจากเทคโนโลยีการสื่อสารข้อมูลซึ่งเป็นวิธีการพื้นฐานในการรับ และส่งข้อมูลผ่านตัวกลางทางคลื่นวิทยุ ซึ่งมีข้อดี ดังนี้

1. ไม่เสียค่าใช้จ่าย หรือเสียค่าใช้จ่ายสำหรับตัวกลางไม่มากนัก ซึ่งแตกต่างจากระบบโทรศัพท์ที่จะต้องเสียค่าโทรศัพท์ หรือค่าเช่าสาย
2. สามารถส่งข้อมูลกับสถานีเคลื่อนที่เนื่องจากไม่ใช้สาย และสร้างเครือข่ายที่มีขอบเขตกว้างไกล โดยอาจจะส่งสัญญาณต่อทอดกันออกไป เพื่อส่งข้อมูลระยะไกล
3. เนื่องจากความถี่ของสัญญาณวิทยุสูง ดังนั้นแบนด์วิดท์ที่ใช้จึงกว้าง ซึ่งจะทำให้สามารถส่งข้อมูลได้ด้วยอัตราส่งสูง (ประมาณ 100-400 กิโลบิตต่อวินาที)
4. เนื่องจากระบบสื่อสารวิทยุ สัญญาณส่งแบบแพร่กระจาย ดังนั้นจึงสามารถจะแพร่กระจายข้อมูลให้กับสถานีได้หลาย ๆ สถานีพร้อม ๆ กัน แต่ในทางตรงกันข้าม ความปลอดภัยของข้อมูลจะมีน้อยจึงควรมีการเข้ารหัสข้อมูล

ในปริญญานิพนธ์นี้ จึงนำเอาแนวความคิดในการรับ และส่งข้อมูลผ่านทางคลื่นวิทยุ โดยใช้คอมพิวเตอร์ในการรับส่งข้อมูลข่าวสารต่าง ๆ และทำหน้าที่ในการควบคุมการรับส่งข้อมูลข่าวสารนั้นให้เป็นไปอย่างถูกต้อง

1.1 ความรู้เบื้องต้นในการสื่อสาร

ในชีวิตประจำวันของเรานั้น การติดต่อสื่อสารนับว่ามีความสำคัญมาก ไม่ว่าจะเป็นการสื่อสารระหว่างมนุษย์ด้วยกัน การติดต่อสื่อสารทางธุรกิจการค้า การติดต่อข่าวสารระหว่างประเทศรวมทั้งการติดต่อสื่อสารระหว่างมนุษย์กับเครื่องอำนวยประโยชน์ต่าง ๆ เช่น คอมพิวเตอร์ได้เข้ามามีบทบาทอย่างมากในการอำนวยความสะดวกให้มนุษย์เรา โดยเฉพาะไมโครคอมพิวเตอร์ฉะนั้นถ้าเราสามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ติดต่อสื่อสารเชื่อมโยงระหว่างคอมพิวเตอร์หรืออุปกรณ์สื่อสารอื่น ๆ เพื่อการให้ข่าวสาร การแลกเปลี่ยนข้อมูลซึ่งกันและกันได้ก็จะเป็นการเพิ่มประสิทธิภาพของการสื่อสาร และการใช้งานเครื่องคอมพิวเตอร์ให้มีคุณค่าเพิ่มขึ้นอีกด้วยซึ่งการส่งข้อมูลนี้เรียกกันโดยทั่วไปว่า การสื่อสารข้อมูล หรือ Data Communication นอกจากนี้ยังได้มีการปรับปรุงการติดต่อให้เป็นเครือข่ายอีกด้วย เพื่อการใช้งานของอุปกรณ์ที่มีราคาแพงและหายากให้มีประสิทธิภาพ หรือให้มีประโยชน์สูงสุดซึ่งระบบนี้เรียกว่าระบบ network

ข้อมูลที่ใช้ในคอมพิวเตอร์นั้นเป็นสัญญาณดิจิตอล ซึ่งการติดต่อซึ่งกันและกันในระยะทางไกล ๆ นั้นจะทำได้ 2 วิธีดังนี้

1. ส่งสัญญาณดิจิตอลเลย ซึ่งการส่งสัญญาณโดยวิธีนี้จะต้องมีสายส่งพิเศษซึ่งมีราคาสูงมาก

2. ส่งสัญญาณโดยการแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอกก่อนส่ง วิธีนี้จะทำได้โดยง่ายและประหยัดขึ้น เพราะสายส่งสัญญาณไม่จำเป็นต้องมีแบนด์วิธสูงมากเหมือนการส่งสัญญาณดิจิตอล และการส่งสัญญาณนี้จะทำการส่งโดยใช้สายโทรศัพท์เป็นสายส่งได้ เพราะระบบโทรศัพท์มีเครือข่ายอยู่แล้วอย่างกว้างขวางทำให้ลดค่าใช้จ่ายด้วยสายส่งข้อมูล และการติดตั้งสายส่ง

1.2 การแบ่งย่านความถี่คลื่นวิทยุ

ย่านความถี่ของคลื่นวิทยุถูกแบ่งออกเป็น 8 ย่านดังนี้

1. คลื่น VHF (very low frequency) เป็นคลื่นความถี่ต่ำมาก มีความถี่ต่ำกว่า 30 กิโลเฮิรตซ์ (kHz)

2. คลื่น LF (low frequency) เป็นคลื่นความถี่ต่ำ มีช่วงความถี่อยู่ระหว่าง 30-300 kHz

3. คลื่น MF (medium frequency) เป็นคลื่นความถี่ปานกลาง มีช่วงความถี่อยู่ระหว่าง 0.3-3 เมกะเฮิรตซ์ (MHz)

4. คลื่น HF (high frequency) เป็นคลื่นความถี่สูง มีช่วงความถี่อยู่ระหว่าง 3-30 MHz

5. คลื่น VHF (very high frequency) เป็นคลื่นความถี่สูงมาก มีช่วงความถี่อยู่ระหว่าง 30-300 MHz

6. คลื่น UHF (ultra high frequency) มีช่วงความถี่อยู่ระหว่าง 300-3,000 MHz

7. คลื่น SHF (super high frequency) มีช่วงความถี่อยู่ระหว่าง 3,000-30,000 MHz

8. คลื่น EHF (extra high frequency) มีช่วงความถี่อยู่ระหว่าง 30-300 GHz

การใช้งานย่านความถี่วิทยุนั้นถูกกำหนดไว้เป็นสากล ทั้งนี้เพื่อมิให้มีการรบกวนกันและให้ได้ประโยชน์สูงสุดจากการใช้ความถี่ย่านต่าง ๆ ซึ่งมีดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย่านความถี่ 30-535 kHz ใช้รับส่งวิทยุคลื่นยาว (LW) เช่น การสื่อสารเกี่ยวกับการเดินเรือ วิทยุนำร่องของเรือเดินสมุทร และวิทยุนำร่องของเครื่องบิน

ย่านความถี่ 535-1,605 kHz ใช้รับส่งวิทยุคลื่นปานกลาง (MW) เช่น การรับส่งวิทยุ AM แบนด์ MW ซึ่งเป็นการกระจายเสียงเพื่อการศึกษา ธุรกิจ และบันเทิง

ย่านความถี่ 1,605 kHz ถึง 30 MHz ใช้สำหรับวิทยุสมัครเล่น วิทยุในกิจการของรัฐบาลวิทยุคลื่นสั้นนานาชาติ การสื่อสารแบบเคลื่อนที่ วิทยุเดินเรือ กิจการอุตสาหกรรม วิทยุวิทยาศาสตร์และวิทยุทางการแพทย์ เช่น วิทยุสมัครเล่นใช้ความถี่ 3.5-4 MHz และ 28-29.7 MHZ วิทยุอุตสาหกรรม วิทยาศาสตร์และการแพทย์ใช้ความถี่ 26.95-27.54 MHz ซิติเซนแบนด์ (Citizen Band) ใช้ความถี่ 26.965-27.255 MHz และ 27.230-27.410 MHz

ย่านความถี่ 30-50 MHz ใช้สำหรับวิทยุราชการและเอกชน ใช้ทั้งสถานีเคลื่อนที่และอยู่กับที่ เช่น วิทยุตำรวจ วิทยุดับเพลิง วิทยุป่าไม้ ทางหลวง และรถไฟ

ย่านความถี่ 50-54 MHz ใช้สำหรับวิทยุสมัครเล่น แบนด์ 6 m

ย่านความถี่ 54-72 MHz ใช้สำหรับส่งโทรทัศน์ช่องต่ำ (VHF low band) สำหรับโทรทัศน์ช่อง 2 ถึงช่อง 4

ย่านความถี่ 72-76 MHz ใช้สำหรับให้บริการของรัฐและเอกชน เช่น ความถี่ 75 MHz เป็นสัญญาณขอความช่วยเหลือของเครื่องบิน

ย่านความถี่ 88-108 MHz ใช้สำหรับส่งกระจายเสียงวิทยุ FM เพื่อข่าวสาร การศึกษา ธุรกิจและบันเทิง

ย่านความถี่ 108-122 MHz ใช้สำหรับวิทยุควบคุมการบิน

ย่านความถี่ 122-174 MHz ใช้สำหรับวิทยุราชการ วิทยุเอกชน วิทยุสมัครเล่น เช่น 144-148 MHz ใช้สำหรับวิทยุสมัครเล่น

ย่านความถี่ 174-223 MHz ใช้สำหรับส่งโทรทัศน์ช่อง 5-12 (VHF high band)

ย่านความถี่ 470-890 MHz ใช้สำหรับส่งโทรทัศน์ UHF ช่อง 14-83

ย่านความถี่ 1,300-1,600 MHz ใช้สำหรับส่งรับสัญญาณเรดาร์

ย่านความถี่ 2.5-22.2 GHz ใช้สำหรับสื่อสารดาวเทียม

ย่านความถี่ 30-300 GHz เป็นคลื่นความถี่สูง EHF ใช้สำหรับการทดลองทั้งของรัฐบาลและสมัครเล่นรวมทั้งใช้สัญญาณควบคุมระยะไกลกรณีพิเศษ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

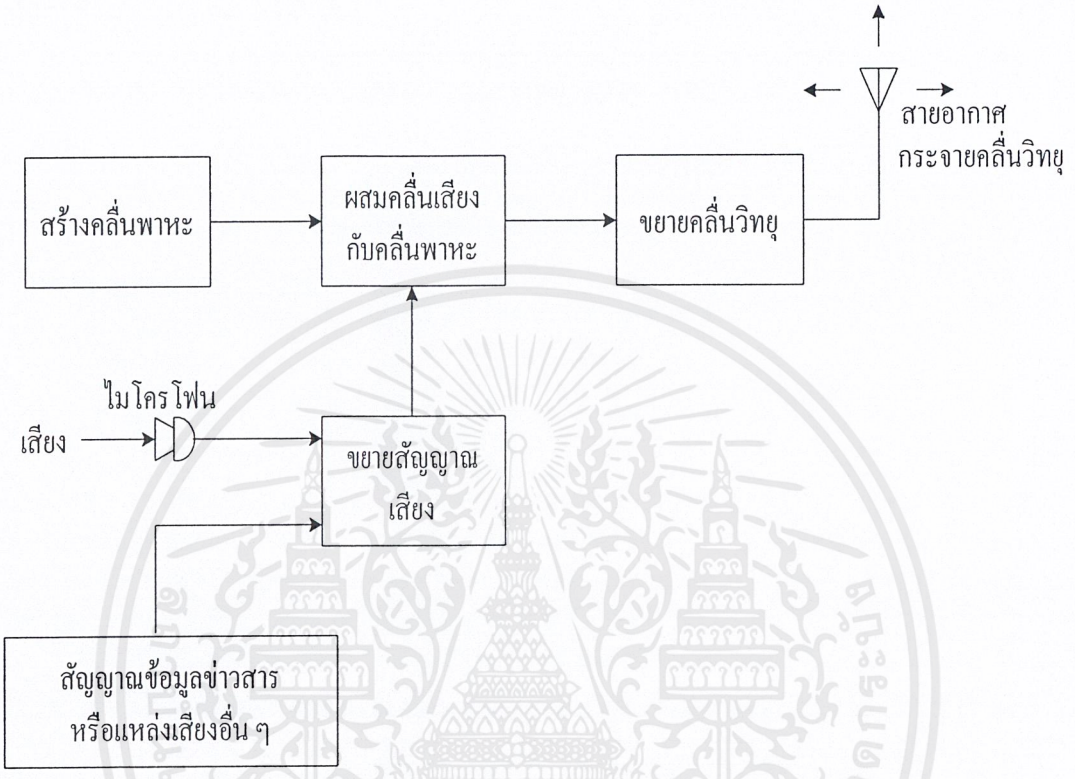
1.3 แนวคิดในการสื่อสารด้วยคลื่นวิทยุ

เมื่อคนเราสื่อสารกันเสียงจะเดินทางผ่านตัวกลางคือ อากาศไปยังหูของผู้รับฟัง ซึ่งรับฟังได้ในระยะใกล้ ๆ ถ้าอยู่ห่างกันการพูดจะต้องตะโกนให้เสียงดังขึ้น และถ้าอยู่ห่างกันมากก็ต้องใช้เครื่องขยายเสียงและลำโพงฮอร์น (Horn speaker) ช่วย แต่เสียงก็จะเดินทางไปไม่ไกลเท่าใดนัก ประมาณ 4-5 กิโลเมตร ถ้าไกลกว่านี้ก็จะอ่อนกำลังซึ่งรับฟังไม่ได้ ทั้งนี้เพราะเสียงเดินทางผ่านตัวกลางจะไปได้ใกล้หรือไกลขึ้นอยู่กับความแรงของแหล่งพลังงานต้นเสียง การส่งเสียงหรือข่าวสารวิธีผู้คนที่อยู่ในรัศมีของเสียงก็จะได้ยินทุกคน คนที่อยู่ใกล้ก็จะได้ยินเสียงดังแรงและได้ยินก่อนคนที่อยู่ไกลจะได้ยินเสียงเบาและได้ยินทีหลัง การส่งข่าวสารแบบดังกล่าวจึงเหมาะกับชุมชนหรือหมู่บ้านที่มีบริเวณแคบ เมื่อมนุษย์ในโลกนี้อยู่กันห่างไกลหลายร้อยหลายพันกิโลเมตร การสื่อสารควรส่งข่าวสารได้เป็นระยะทางไกล ๆ โดยไม่ต้องอาศัยตัวกลางและสามารถเข้าถึงผู้ฟังได้ทุกหนทุกแห่ง ด้วยความรวดเร็วและรับฟังได้พร้อมกันไม่ว่าอยู่ไกลหรืออยู่ใกล้ ข่าวสารที่ได้เหมือนกัน ดังเบาหรือแรงได้ จะรับฟังหรือไม่รับฟังก็ได้ตามความประสงค์ของผู้รับ วิธีที่จะส่งเสียงไปในระยะทางไกล ๆ นั้นลำพังคลื่นเสียงไม่สามารถไปได้ เมื่อนักวิทยาศาสตร์พบว่าคลื่นแม่เหล็กไฟฟ้าความถี่สูงซึ่งเรียกกันว่า คลื่นวิทยุความถี่ตั้งแต่ 10 kHz ขึ้นไปนั้นสามารถแพร่กระจายไปไกล ๆ ได้ด้วยความรวดเร็วและไม่ต้องอาศัยตัวกลาง แต่คลื่นวิทยุนี้หูมนุษย์ไม่อาจรับฟังได้ เพราะโดยปกติหูมนุษย์จะได้ยินเฉพาะคลื่นเสียงความถี่ประมาณ 20-20,000 Hz เท่านั้น ดังนั้นวิธีที่จะทำคลื่นเสียงให้ไปได้ไกล ๆ จะต้องนำคลื่นวิทยุและคลื่นเสียงผสมกันให้คลื่นวิทยุเป็นตัวพาหะนำคลื่นเสียงไปอย่างรวดเร็ว โดยคลื่นเสียงนั้นไม่เสียรูปร่าง ซึ่งหลักการนี้เรียกว่า การส่งวิทยุนั่นเอง

จากแนวคิดข้างต้นเราเขียนเป็นบล็อกไดอะแกรม ดังภาพที่ 1.1 เริ่มด้วยวงจรออสซิลเลเตอร์ (Oscillator) จะสร้างคลื่นวิทยุที่เป็นพาหะมีความถี่ตามที่ต้องการจะส่ง ป้อนเข้าไปยังวงจรมอดูเลเตอร์ (modulator) ไมโครโฟนรับคลื่นเสียงจากอากาศมาแปลงเป็นคลื่นสัญญาณไฟฟ้า ความถี่ประมาณ 20-20,000 Hz ผ่านวงจรขยายสัญญาณเสียง ส่งเข้าไปผสมกับคลื่นพาหะในวงจรมอดูเลเตอร์ เมื่อผสมแล้วส่งสัญญาณคลื่นวิทยุเข้าไปขยายให้มีกำลังแรงขึ้นในวงจรขยายคลื่นวิทยุ แล้วจึงส่งคลื่นวิทยุขึ้นสายอากาศเพื่อกระจายคลื่นวิทยุออกไปดังนั้นเมื่อคลื่นวิทยุเดินทางไปไกลถึงที่ใด ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก็ตามจะมีคลื่นเสียงไปด้วยเสมอ คลื่นเสียงนั้นนอกจากได้จากไมโครโฟนและจะยังสามารถนำมาจากแหล่งเสียงอื่น ๆ เช่น จากเทป จากแผ่นเสียง หรือจากสัญญาณข้อมูลข่าวสารอื่น ๆ



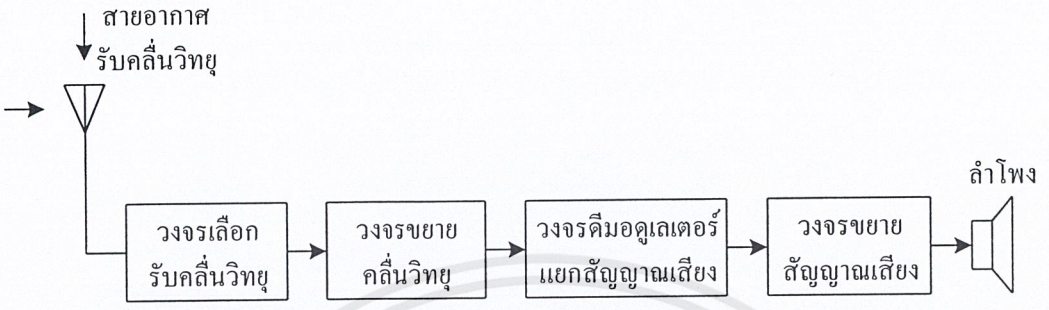
ภาพที่ 1.1 บล๊อกไดอะแกรมหลักการส่งวิทยุ

คลื่นวิทยุที่ผสมกับคลื่นเสียงแล้วจะแพร่กระจายออกไปรอบ ๆ เสาอากาศนั้นยังไม่สามารถรับฟังได้ ดังนั้นผู้ที่ต้องการรับฟังข่าวสารจากคลื่นเสียงจะต้องมีเครื่องรับที่มีความสามารถรับคลื่นวิทยุนี้ได้ แล้วแยกสัญญาณเสียงออกมาจากพาหะจึงจะรับฟังข่าวสารนั้นได้

จากภาพที่ 1.2 สายอากาศจะรับคลื่นวิทยุที่ถูกผสมคลื่นเสียงหรือข้อมูลข่าวสารมาจากสถานีส่งแล้วส่งเข้าวงจรเลือกรับคลื่นวิทยุ เพื่อเลือกเอาสถานีที่ต้องการส่งเข้าวงจรขยายคลื่นวิทยุ เพื่อให้สัญญาณแรงขึ้นส่งเข้าวงจรดีมอดูเลเตอร์ (Demodulator) เพื่อแยกเอาเฉพาะสัญญาณเสียงหรือข้อมูลข่าวสารออกมาจากพาหะส่งเข้าวงจรขยายเสียง เปล่งเป็นเสียงออกมาทางลำโพง ผู้ฟังจึงรับฟังข่าวสารได้ หากไม่ต้องการฟังก็ปิดเครื่องรับ เมื่อจะฟังก็สามารถปรับความดังของเสียงได้ เครื่องรับนี้สามารถนำไปรับฟังในที่ใด ๆ ก็ได้ที่คลื่นวิทยุเดินทางไปถึง เช่น บนเกาะ บนภูเขา ในเมืองหรือชนบท ก็จะรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟังข่าวสารได้เหมือนกันและพร้อมกัน จึงเป็นอันว่าเราสามารถส่งสัญญาณเสียงไปได้ไกล ๆ ด้วยวิธีใช้คลื่นวิทยุช่วย โดยสามารถเลือกรับคลื่นได้ตามความต้องการ



ภาพที่ 1.2 บล๊อกไดอะแกรมหลักการรับวิทยุ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

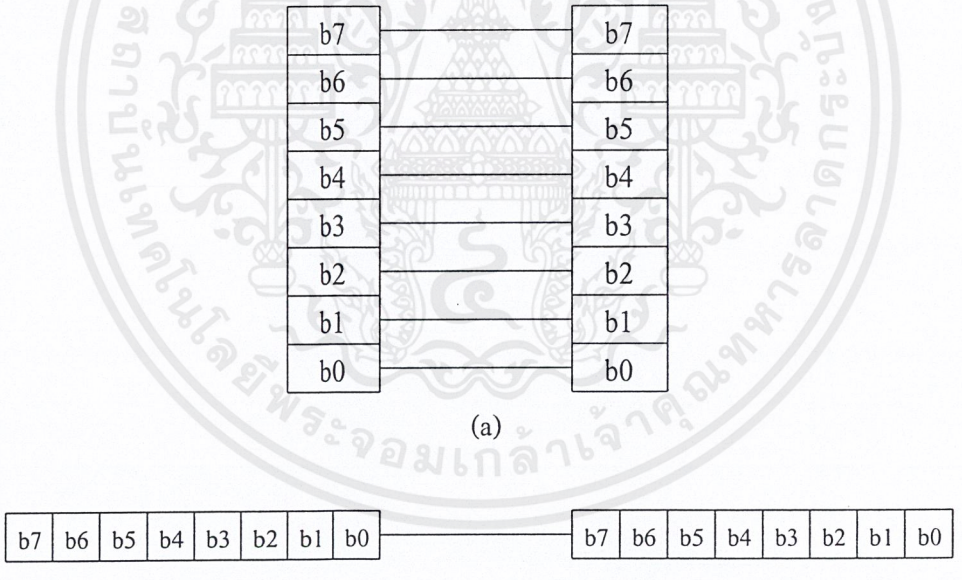
บทที่ 2
ทฤษฎีหรือหลักการ

2.1 การสื่อสารข้อมูล (Data Communication)

การสื่อสารข้อมูล คือ ขบวนการในการแลกเปลี่ยนข้อมูลหรือข่าวสาร ซึ่งประกอบด้วย ผู้ส่ง (Sender) ผู้รับ (Receiver) และตัวกลางในการส่งข้อมูล (Medium) โดยที่ข้อมูลที่ทำการสื่อสารกันจะอยู่ในรูปของสัญญาณดิจิตอล คือ อยู่ในรูปของเลขฐานสอง ซึ่งอาจอยู่ในรูปรหัสตัวอักษร ตัวเลข หรือเครื่องหมาย เช่น รหัส ASCII (American Standard Code for Information Interchange) หรือรหัส EBCDIC (Extended Binary Coded Decimal Interchange)

2.1.1 ประเภทของการสื่อสารข้อมูล

การสื่อสารข้อมูลแบ่งเป็นการสื่อสารข้อมูลแบบอนุกรม และการสื่อสารข้อมูลแบบขนาน



ภาพที่ 2.1 รูปแบบการสื่อสารข้อมูล
(a) การสื่อสารข้อมูลแบบขนาน (b) การสื่อสารข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การสื่อสารข้อมูลแบบขนาน

ลักษณะของการสื่อสารข้อมูลแบบขนาน จะเป็นการรับส่งข้อมูลแบบทีละไบต์ (Byte) ข้อมูลทั้ง 8 บิต (Bit) จะถูกส่งออกจากอุปกรณ์ส่งไปยังอุปกรณ์รับพร้อม ๆ กัน และช่องสัญญาณที่ใช้ในการรับส่งจะต้องมีอย่างน้อย 8 ช่องสัญญาณ สำหรับสัญญาณแต่ละบิตพร้อมกับมีสัญญาณควบคุมอีกหลายเส้น ในการส่งจะใช้สายเคเบิลแบบที่มีตัวนำหลายสาย โดยที่ระยะทางระหว่างเครื่องทั้งสองไม่ควรมากเกินไปเนื่องจากสาเหตุต่าง ๆ หลายสาเหตุ เช่น การลดทอนของสัญญาณภายในสาย ความผิดเพี้ยนของสัญญาณเนื่องจากสภาพความเป็นตัวเก็บประจุภายในสาย สภาพความไม่สมบูรณ์ของตัวนำภายในสาย และการที่ระดับของกราวด์ (Ground) ทางไฟฟ้าที่อุปกรณ์รับผิดไปจากอุปกรณ์ส่ง สาเหตุเหล่านี้ทำให้เกิดการผิดพลาดของข้อมูลได้ ข้อดีของการสื่อสารข้อมูลแบบขนานคือ สามารถรับส่งข้อมูลได้รวดเร็ว และเป็นจำนวนมาก ข้อเสีย คือ ไม่เหมาะที่จะนำไปใช้ในการสื่อสารข้อมูลระยะไกลเนื่องจากค่าใช้จ่ายของสายนำสัญญาณมีราคาแพง

- การสื่อสารข้อมูลแบบอนุกรม

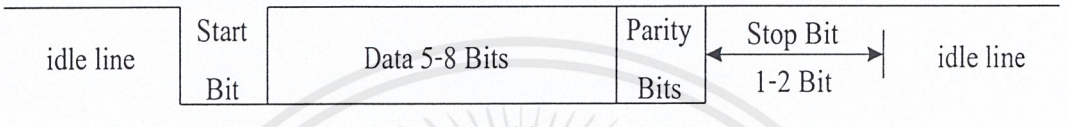
ลักษณะของการสื่อสารแบบอนุกรม ด้านส่งจะส่งข้อมูลออกจากพอร์ต (Port) เรียงกันออกไปทีละบิต และด้านรับจะรับข้อมูลเข้ามาทีละบิตและตรวจสอบบิตที่รับเข้ามาว่าบิตใดเป็นบิตเริ่มต้น และบิตสิ้นสุด การตรวจสอบขึ้นอยู่กับรูปแบบของรหัสของบิตที่ใช้การสื่อสารแบบอนุกรมมี 2 แบบ ดังนี้

1. การสื่อสารข้อมูลแบบอะซิงโครนัส (Asynchronous Transmission) ซึ่งในการสื่อสารแบบอะซิงโครนัส การส่งข้อมูลแต่ละตัวอักษรไม่มีกำหนดเวลาที่แน่นอน คือ แต่ละตัวอักษรห่างกันเท่าไรก็ได้หรือจะส่งติดต่อกันไปตลอดก็ได้ ดังนั้นเพื่อให้ผู้รับแยกออกได้ว่าข้อมูลแต่ละตัวเริ่มต้นเมื่อใด ในการส่งข้อมูลแต่ละตัวหรือแต่ละไบต์นั้นจะมีสัญญาณสำหรับตรวจสอบบิตแรกภายในตัวมันเอง โดยแต่ละไบต์จะถูกเพิ่มโดยบิตเริ่มต้น (Start Bit) นำหน้าไบต์นั้น และบิตสิ้นสุด (Stop-Bit) ตามหลังไบต์นั้นซึ่งอาจจะมีการเพิ่มบิตพาริตี้ (Parity) ก่อนสิ้นสุดบิตก็ได้ ดังนั้นระยะเวลาระหว่างข้อมูลแต่ละไบต์ก็ไม่จำเป็นต้องแน่นอนเพราะอุปกรณ์รับจะตรวจสอบทีละไบต์เท่านั้น โดยขณะไม่มีการส่งข้อมูลสภาพลอจิก (logic) จะเป็น “1” อุปกรณ์รับจะคอยตรวจสอบการเปลี่ยนลอจิกจาก “1” เป็น “0” เมื่อกำหนดให้บิตเริ่มต้นมีลอจิกเป็น “0” ซึ่งหมายถึงบิตที่ตามมาเป็นบิตแรกของไบต์นั้น รูปแบบของการจัดเรียงบิตในการสื่อสารแบบอะซิงโครนัส ดังแสดงในภาพที่ 2.2 (a)

2. การสื่อสารข้อมูลแบบซิงโครนัส (Synchronous Transmission) การสื่อสารข้อมูลแบบซิงโครนัส หมายถึง การสื่อสารแบบอนุกรมที่มีการกำหนดจำนวนของอักขระที่จะส่งในแต่ละครั้งเป็นจำนวนที่แน่นอนเรียกว่า เฟรมข้อมูล (Data Frame) การส่งข้อมูลแบบนี้จะต้องมีการส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณนาฬิกา (Clock) ไปพร้อม ๆ กับสัญญาณข้อมูล ในการส่งข้อมูลระยะสั้น ๆ สัญญาณนาฬิกาซึ่งใช้เป็นสัญญาณซิงค์อาจจะส่งแยกไปในสายส่งข้อมูลก็ได้ แต่ถ้าเป็นการส่งข้อมูลระยะไกล ๆ แล้ว สัญญาณนาฬิกาจะถูกเข้ารหัสส่งรวมไปกับสัญญาณข้อมูลในสายส่งเส้นเดียวกัน การส่งแบบซิงโครนัสข้อมูลจะเรียงติดกันไปโดยไม่มี บิตเริ่มต้น และบิตข้อมูลบล็อกหนึ่ง ๆ (ในแต่ละบล็อกจะประกอบด้วยข้อมูลหลายชุด) จะแสดงจุดเริ่มต้นและจุดสิ้นสุดของข้อมูลเท่านั้น เพราะฉะนั้นถ้ามีการส่งข้อมูลแบบซิงโครนัสเราจะเพิ่ม Framing Bits เข้าไปในแต่ละคาแรคเตอร์ (Character) และถ้าเป็นการส่งข้อมูลแบบซิงโครนัส เราจะเพิ่ม Framing Characters เข้าร่วมในแต่ละบล็อกข้อมูลซึ่งแสดงในภาพที่ 2.2 (b)



(a)

(b)

ภาพที่ 2.2 การสื่อสารข้อมูลแบบอนุกรม
(a) การส่งข้อมูลแบบอะซิงโครนัส (b) การส่งข้อมูลแบบซิงโครนัส

เปรียบเทียบระหว่างการสื่อสารข้อมูลอนุกรมกับการสื่อสารข้อมูลแบบขนาน

1. ระยะทาง การสื่อสารข้อมูลแบบขนาน ปกติจะน้อยกว่า 100 ฟุต ส่วนในการสื่อสารแบบอนุกรมมากกว่า 100 ฟุต

2. ความเร็ว การสื่อสารข้อมูลแบบขนานจะมีอัตราความเร็วสูงมากในระยะทางที่ไม่ไกลนัก ส่วนในการสื่อสารแบบอนุกรมจะมีอัตราความเร็วของข้อมูลอยู่ในช่วง 0-2 ล้านบิตต่อวินาที

3. ระดับของสัญญาณ การสื่อสารแบบขนาน การอินเตอร์เฟส (Interface) จะใช้ระดับของสัญญาณที่ใช้กับอุปกรณ์ TTL คือสัญญาณลอจิก 0 และ 1 จะแทนด้วยระดับแรงดัน +5 Volt และ 0 Volt ตามลำดับ ส่วนการสื่อสารข้อมูลแบบอนุกรมจะใช้มาตรฐาน EIA-RS232C คือมีระดับสัญญาณไฟฟ้าขนาด +/- 12 Volt หรืออาจจะใช้มาตรฐาน 20 mA Current Loop

4. ความผิดเพี้ยนของสัญญาณ การสื่อสารข้อมูลแบบขนานถ้ามีระยะทางไกล ๆ ข้อมูลจะผิดเพี้ยนได้ง่าย ส่วนการสื่อสารข้อมูลแบบอนุกรมการผิดเพี้ยนของข้อมูลจะมีน้อยกว่า

5. ค่าใช้จ่าย การสื่อสารข้อมูลแบบขนานถ้าส่งในระยะทางไกล ๆ จะสิ้นเปลืองค่าใช้จ่ายมาก ส่วนการสื่อสารข้อมูลแบบอนุกรมจะสิ้นเปลืองน้อยกว่า แม้ว่าจะใช้อุปกรณ์เปลี่ยนสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากข้อมูลแบบขนานไปเป็นแบบอนุกรม และจากข้อมูลแบบอนุกรมจะไปเป็นขนานในการสื่อสารข้อมูล เพราะใช้จำนวนสายน้อยกว่าจึงทำให้มีราคาลงทุนต่ำกว่า

2.2 รูปแบบข้อมูลในคอมพิวเตอร์

การจะทำความเข้าใจการส่งผ่านข้อมูล สิ่งแรกคือต้องทำความเข้าใจกับวิธีที่ข้อมูลถูกเก็บไว้ภายในคอมพิวเตอร์ก่อน

- บิตและไบต์

ในเลขฐานสิบ มีตัวเลขอยู่สิบตัวคือ 0 ถึง 9 การเพิ่มศูนย์หนึ่งตัวทางท้ายเป็นการคูณจำนวนด้วยสิบ ในเลขฐานสองมีเลขเพียงสองตัว คือ 0 กับ 1 การเพิ่มศูนย์ทางท้ายจำนวนเป็นการคูณจำนวนด้วยสอง

ตัวเลขศูนย์หรือแต่ละตัวในเลขฐานสองเรียกว่า บิต 8 บิต จะเป็น 1 ไบต์ ผลที่ตามมาคือ ค่าของหนึ่งไบต์จึงเป็นได้ตั้งแต่ 00000000 ถึง 11111111 หรือ 0 ถึง 255 ในฐานสิบ

บิตที่อยู่ทางขวาสุดของไบต์เรียกว่า บิตศูนย์ บิตที่อยู่ทางซ้ายสุดเรียกว่า บิตเจ็ด บิตศูนย์เรียกว่า บิตที่มีนัยสำคัญน้อยที่สุด (least significant bit) และบิตเจ็ด เรียกว่า บิตที่มีนัยสำคัญสูงสุด (most significant bit)

คอมพิวเตอร์เกือบทั้งหมดทำงานในระบบเลขฐานสอง เพราะว่ามันเป็นการง่ายที่จะแปลงรหัส 0 และ 1 เป็นแรงดันไฟฟ้าบวกและลบ ในคอมพิวเตอร์ส่วนใหญ่หน่วยที่เล็กที่สุดของหน่วยความจำอ้างอิงถึงโดยการอ้างแอดเดรส (Address) คือไบต์ ดังนั้นเมื่อข้อมูลถูกเก็บและจัดการในคอมพิวเตอร์ตามปกติจึงถูกแปลให้เป็นไบต์ที่เรียงลำดับกัน

- การเข้ารหัสข้อความ

เมื่อข้อความ (อักขระเครื่องหมายวรรคตอนและอื่น ๆ) ถูกเก็บในคอมพิวเตอร์ แต่ละตัวอักษรที่แตกต่างกันจะถูกแทนที่ด้วยจำนวนที่ต่างกันจำนวนเหล่านี้โดยปกติมีค่า 0 ถึง 127 หรือ จาก 0 ถึง 255 เนื่องจากไบต์หนึ่งสามารถมีค่า 0 ถึง 255 มันจึงเป็นธรรมชาติที่จะให้หนึ่งไบต์แทนตัวอักษรหรือเครื่องหมายวรรคตอนแต่ละตัวในข้อมูลที่เป็นข้อความ มีสองวิธีที่ต่างกันสำหรับการจับคู่ตัวอักษรกับจำนวน คือ EBCDIC ซึ่งถูกใช้ในคอมพิวเตอร์ชนิดอื่นของ IBM ยกเว้น IBM PC และ ASCII ซึ่งถูกใช้ในคอมพิวเตอร์อื่นส่วนใหญ่เราจะเกี่ยวข้องกับ ASCII เท่านั้น

ตาราง ASCII อย่างเป็นทางการให้จำนวนระหว่าง 32 ถึง 126 แทนตัวเลข ตัวอักษร เครื่องหมายวรรคตอน และสัญลักษณ์ที่ใช้กันทั่วไปอื่น ๆ จำนวนจาก 0 ถึง 31 และ 127 มีความหมายพิเศษและตัวอักษรที่ไม่สามารถแสดงผลอื่น ๆ ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่าง เช่น ตัว A ถูกเก็บเป็นเลขฐานสิบ 65 ในฐานสองคือ 01000001 คอมพิวเตอร์ถูกเก็บในเลขฐานสิบ 44 ซึ่งเป็น 00101100 ในเลขฐานสอง

เนื่องจากจำนวน 127 ในฐานสองใช้เพียงเจ็ดบิต ตัวอักษรทั้งหมดถูกแทนด้วย 0 ถึง 127 สามารถถูกเก็บในหนึ่งไบต์ โดยจะเหลืออีกหนึ่งบิตเนื่องจากเราใช้ชื่อบิตในไบต์หนึ่งตั้งแต่ศูนย์ถึงเจ็ด จะเห็นได้ว่ารหัส ASCII ใช้เพียงบิตศูนย์ถึงบิตหก บิตเจ็ดสำรองไว้

คอมพิวเตอร์หลายชิดใช้เต็มที่ทั้งแปดบิตสำหรับการเข้ารหัสที่แตกต่างกัน 256 ตัว 128 ตัวแรกเป็นไปตาม ASCII และส่วนที่เหลือถูกใช้สำหรับอักขระต่างชาติ สัญลักษณ์ทางคณิตศาสตร์ อักขระกราฟฟิก (Graphic) และอื่น ๆ ตามแต่การออกแบบ โชคไม่ดีที่ไม่มีมาตรฐานสำหรับอักขระเพิ่มเติม (Extented Character) เหล่านี้ซึ่งมักจะมีความหมายแตกต่างกันบนคอมพิวเตอร์คนละชนิด

- รหัส ASCII ชนิดพิเศษ

รหัส 32 ตัวแรกในตาราง ASCII มีความหมายพิเศษ ดังในตารางที่ 2.1 มีหลายตัวได้รับการออกแบบเพื่อวัตถุประสงค์ทางการสื่อสารโดยเฉพาะตารางที่ 2.1 รหัส ASCII ชนิดพิเศษ

รหัส 1 ถึง 26 ถูกอ้างถึงเป็น Ctrl-A ถึง Ctrl-Z ด้วยเช่นกันและพวกมันสามารถถูกสร้างด้วยแป้นพิมพ์ของคอมพิวเตอร์ โดยการกดปุ่ม Ctrl ค้างไว้ และกดปุ่มตัวอักษรที่เหมาะสมพร้อมกัน (ดังนั้น 1=Ctrl-A, 2=Ctrl-B เป็นต้น) บางรหัสสามารถถูกป้อนเข้าโดยการกดปุ่มเฉพาะ

- การจัดเฟรมข้อมูล

ในกรณีการสื่อสารแบบอะซิงโครนัสบิตที่เป็นตัวแทนของไบต์ ซึ่งเรียกว่า บิตข้อมูล (Data bit) จำนวนของบิตที่แทนที่หนึ่งตัวอักษรแปรผันไปตามโปรโตคอลสื่อสารที่ใช้จำนวนที่ว่า หมายถึง จำนวนของบิตข้อมูล หรือความยาวเวิร์ด (Word length) โดยปกติจะเป็นเจ็ดหรือแปดบิต แต่ละตัวอักษรจะถูกส่งออกไปเป็นกลุ่มที่ประกอบด้วยบิตเริ่มต้น ตัวอักษร (บิตข้อมูล) บิตพาริตี้ซึ่งสามารถเลือกได้ และบิตจบหรือสองบิต เพื่อความชัดเจน เราจะเรียกกลุ่มของตัวอักษรและบิตเหล่านี้ว่า เฟรม (Frame) เพื่อหลีกเลี่ยงความสับสนกับคำว่าตัวอักษรที่บางครั้งอ้างถึงบิตข้อมูล และบางครั้งอ้างถึงกลุ่มพร้อมด้วยบิตเริ่มต้น บิตจบ และบิตพาริตี้

- บัฟเฟอร์ (Buffer)

บัฟเฟอร์ข้อมูล คือ พื้นที่หน่วยความจำซึ่งตัวอักษรที่รับเข้ามาได้ หรือตัวอักษรที่ถูกส่งจะถูกเก็บพักไว้ชั่วคราว การใช้บัฟเฟอร์จะลดจำนวนของสัญญาณแฮนด์เช็คกิ้ง ที่ต้องถูกส่งเนื่องจากข้อมูลสามารถส่งเป็นบล็อกขนาดใหญ่แทนที่จะส่งทีละตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 รหัส ASCII ชนิดพิเศษ

รหัส	อักขระ	ความหมาย
0	NULL	วิธีหนึ่งที่จะทำให้เกิดการหน่วงเวลาอย่างจงใจ ในอดีตมันมีความจำเป็นที่จะส่ง null หลังจาก Carriage return เพื่อให้พิมพ์ปัดแคร่ไปทางซ้ายสุดของกระดาษ ปัจจุบันเครื่องพิมพ์ทำงานได้เร็วขึ้น null จึงถูกใช้สำหรับจุดประสงค์อื่นหลายอย่าง
1	SOH	Start of heading แสดงว่าข้อความที่ตามมาเป็นส่วนหนึ่งของหัวข้อ
2	STX	Start of text แสดงว่าข้อความที่ตามมาเป็นส่วนหนึ่งของข้อความ
3	ETX	End of text แสดงจุดสิ้นสุดของข้อความ
4	EOT	End of transmission แสดงการสิ้นสุดการส่ง
5	ENQ	Enquiry โดยปกติถูกใช้เป็นส่วนของซอฟแวร์แฮนด์เช็คกิ้งในการขอให้คอมพิวเตอร์ฝ่ายรับตอบรับการใช้ข่าวสาร
6	ACK	Acknowlage การตอบรับการได้รับข่าวสาร
7	SO	Shift out กำหนดจุดเริ่มต้นของรหัสควบคุมพิเศษบ่อยครั้งใช้ ESC แทน
8	BAL	ส่งเสียงออกทางเทอร์มินัล
9	BS	Backspace แบ็คสเปซ
10	HT	Horizontal tab แท็ปในแนวนอน
11	LF	Line feed ทำให้ขึ้นบรรทัดใหม่
12	VT	Vertical tab แท็ปในแนวตั้ง
13	FF	Form feed เลื่อนหน้ากระดาษไปหนึ่งหน้า
14	CR	Carriage return เลื่อนไปที่ต้นบรรทัด บางครั้งทำให้เกิด Line feed ด้วยเช่นกัน
15	SI	Switch in กำหนดจุดสิ้นสุดของรหัสควบคุมที่เริ่มต้นโดย SO
16	DLE	Data link escape เหมือนกับ Esc
17	DC_1	Device control 1 รหัสที่สำรองไว้ บางครั้งใช้ในซอฟแวร์แฮนด์เช็คกิ้ง
18	DC_2	Devide control 2 รหัสที่สำรองไว้ บางครั้งใช้ในซอฟแวร์แฮนด์เช็คกิ้ง
19	DC_3	Devide control 3 รหัสที่สำรองไว้ บางครั้งใช้ในซอฟแวร์แฮนด์เช็คกิ้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20	DC_4	Devide control 4 รหัสที่สำรองไว้ บางครั้งใช้ในซอฟแวร์แฮนด์เช็คกิ้ง
21	NAK	Nagative acknowledgement บ่งชี้ว่าข้อมูลที่ส่งนั้นไม่ได้ถูกรับอย่างถูกต้อง ตัวอย่างเช่น พบความผิดพลาดทางพาริตี้
22	SYN	Synchronousidle เหมือนกับ NULL แต่ใช้ในการสื่อสารแบบซิงโครนัส เพื่อดูแลให้อุปกรณ์สองตัวซิงโครไนซ์กันระหว่างการส่ง
23	EBT	End of transmission block ถูกใช้ในที่ซึ่งการส่งข้อมูลแบ่งเป็นบล็อก เพื่อวัตถุประสงค์ในการตรวจสอบข้อผิดพลาด
24	CAN	Cancel บ่งชี้ว่าข้อมูลที่ถูกส่งไปควรถูกทิ้งไป
25	EM	End of medium บ่งชี้ว่ามาถึงปลายทางของเทปกระดาษ
26	SUB	Substitute แก้ไขตัวอักษรที่ถูกส่งมาผิดพลาด ถูกใช้เพื่อบ่งชี้จุดสิ้นสุดของการส่งด้วยเช่นกัน
27	Esc	Escape บ่งชี้จุดเริ่มต้นของอักษรที่ติดตามว่ามีความหมายพิเศษ
28	FS	File separator ใช้เพื่อกำหนดขอบเขตระหว่างส่วนของข้อความ
29	GS	Group separator ใช้เพื่อกำหนดขอบเขตระหว่างส่วนของข้อความ
30	RS	Record separator ใช้เพื่อกำหนดขอบเขตระหว่างส่วนของข้อความ
31	US	Unit separator ใช้เพื่อกำหนดขอบเขตระหว่างส่วนของข้อความ
32	DEL	บ่งชี้ว่าตัวอักษรที่มาก่อนมันควรถูกลบ

2.3 การสังเคราะห์ความถี่

เครื่องสังเคราะห์ความถี่วิทยุในปัจจุบันส่วนใหญ่นิยมใช้การสังเคราะห์ความถี่แทบทั้งสิ้น วงจรที่ทำหน้าที่สังเคราะห์ความถี่เรียกว่า ซินธิไซเซอร์ (Synthesizer) ซึ่งหมายความว่า การสังเคราะห์ (ความถี่) วิธีการสังเคราะห์ความถี่นี้ทำให้วงการเครื่องรับวิทยุเปลี่ยนโฉมหน้าไปอย่างมาก โดยเฉพาะรูปร่างของตัวเครื่องจะมีปุ่มควบคุมต่าง ๆ มากขึ้น เนื่องจากมีขีดความสามารถเพิ่มขึ้น สามารถโปรแกรมเลือกความถี่ใช้งานได้มาก จึงทำให้เกิดความคล่องตัวในการวางข่ายการสื่อสาร

ความจริงหลักการสังเคราะห์ความถี่ได้คิดค้นกันมาตั้งแต่ พ.ศ. 2475 แล้ว และได้พัฒนามาโดยลำดับ แต่เริ่มแพร่หลายกันจริง ๆ ก็เมื่อประมาณ พ.ศ. 2513 เนื่องจากเทคโนโลยีการผลิตไอซีช่วยให้การออกแบบใช้งานมีความสะดวกสบายมากกว่าแต่ก่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงการแรกที่นำระบบสังเคราะห์ความถี่มาใช้ก็คือวงการทหาร (Military) และกิจการเดินอากาศ (Aviation) แล้วจึงค่อย ๆ นำมาใช้ในวงการเครื่องวิทยุสื่อสารทั่วไปตามลำดับ

วิธีการสังเคราะห์ความถี่แต่ละแบบมีความซับซ้อนแตกต่างกัน ซึ่งขึ้นอยู่กับช่วงความถี่ (Frequency range) ช่วงห่างระหว่างขั้น (Step size หรือ Resolution) ในที่นี้จะขออธิบายเฉพาะการสังเคราะห์ความถี่ที่ใช้ในทั่วไป

2.3.1 วิธีการสังเคราะห์ความถี่

ความจริงวงจรสังเคราะห์ความถี่ก็คือ วงจรที่ทำหน้าที่ผลิตสัญญาณความถี่ที่พอเหมาะ และให้มีความถี่ตามที่กำหนด คือสามารถสั่งหรือโปรแกรมได้โดยการตั้งสวิทซ์หรือกดปุ่ม แต่ในปัจจุบันนิยมการสั่งงานด้วยคอมพิวเตอร์

ช่วงความถี่ที่ใช้งานของวงจรสังเคราะห์ความถี่จะจำกัดอยู่ในช่วงความถี่ที่แน่นอน แล้วแต่การใช้งานและความละเอียดของความถี่ที่เปลี่ยนแปลงทีละขั้นหรือที่เรียกว่า รีโซลูชั่น (Resolution) ซึ่งวิธีการสังเคราะห์ความถี่สามารถทำได้ 2 วิธีคือ

(ก) วิธีการสังเคราะห์ความถี่โดยตรง (Direct synthesis) ซึ่งต้องใช้ความถี่หลายค่ามาทำการผสมกันเพื่อให้ได้ความถี่ที่ต้องการ

(ข) วิธีการสังเคราะห์ความถี่โดยอ้อม (Indirect synthesis) เป็นวิธีการที่อาศัยหลักการของเฟสล็อกลูป (Phase Locked loop) ซึ่งเรียกย่อ ๆ ว่า PLL

2.3.2 เฟสล็อกลูป (Phase Lock Loop)

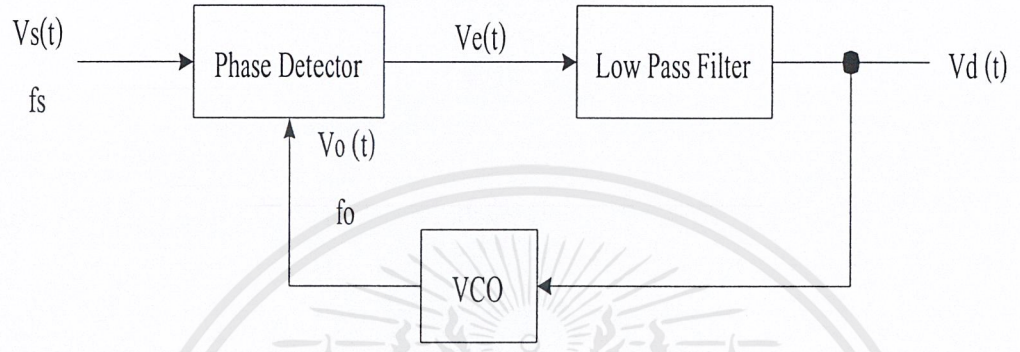
เฟสล็อกลูป เป็นอิเล็กทรอนิกส์เซอร์โว ซึ่งสามารถควบคุมออสซิลเลเตอร์ให้ผลิตความถี่ล็อกหรือซิงค์กับความถี่ที่เข้ามา เมื่อเฟสของความถี่จากออสซิลเลเตอร์เปลี่ยน แสดงว่าสัญญาณที่เข้ามาความถี่เปลี่ยนไป เอาต์พุทจากเฟสดีเทคเตอร์จะมีค่าเพิ่มขึ้นหรือลดลง ควบคุมให้ออสซิลเลเตอร์ผลิตความถี่ให้ตรงและล็อกกับสัญญาณที่เข้ามา ดังนั้นโวลท์เตจเฉลี่ยที่ได้จากเฟสดีเทคเตอร์ไปควบคุมออสซิลเลเตอร์จึงเป็นฟังชั่นของสัญญาณความถี่ที่เข้ามา อาทิหากเช่นสัญญาณที่เข้ามาเป็น เอฟเอ็ม (FM) แล้วเอาต์พุทที่ได้จากเฟสดีเทคเตอร์ผ่าน โลพาสฟิลเตอร์ (Low Pass-Filter) จะเป็นสัญญาณที่ถูกทำการดีมอดูเลตนั่นเอง

ในปัจจุบันด้วยการพัฒนาด้านเซมิคอนดักเตอร์ ทำให้วงจรเฟสล็อกลูปที่ซับซ้อนสามารถถูกบรรจุอยู่ใน ไอ.ซี. เล็ก ๆ เพียงตัวเดียว เมื่อใช้งานก็เพียงต่ออุปกรณ์ภายนอกเพียงไม่กี่ตัว ทำให้ง่าย สะดวก และ ประหยัดหลายประการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 หลักการของเฟสล็อกลูป

หลักการเบื้องต้นของเฟสล็อกลูป ก็มาจากกระบวนการป้อนกลับที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่หรือเฟสของสัญญาณอ้างอิงภายนอก ซึ่งประกอบด้วยส่วนสำคัญ 3 ส่วน ดังบล็อกไดอะแกรมในรูป ที่มีเฟสดีเทคเตอร์ โลพาสฟิลเตอร์ และ โวลท์เตจคอนโทรลออสซิลเลเตอร์



ภาพที่ 2.3 แผนผังการทำงานของวงจรเฟสล็อกลูป

ในขณะที่ไม่มีสัญญาณป้อนเข้ามา Vd จะเท่ากับศูนย์ และ วีซีโอ (VCO) จะผลิตความถี่ที่เรียกว่า ฟรีรันนิ่ง (Freerunning) เท่ากับ f_0 เมื่อมีอินพุท Vs ป้อนเข้ามามีความถี่เท่า f_s วงจรเฟสดีเทคเตอร์จะทำหน้าที่เปรียบเทียบเฟสและความถี่ของสัญญาณที่เข้ามากับสัญญาณที่ วีซีโอ ถ้า f_0 และ f_s แตกต่างกันจะได้ Ve (Error Voltage) จากเอาต์พุทของเฟสดีเทคเตอร์ผ่านโลพาสฟิลเตอร์เป็น Vd ไปเข้า วีซีโอ ปรับความถี่ f_0 ให้เท่ากับ f_s และเมื่อ f_0 เท่ากับ f_s ก็คือสภาวะล็อกหรือซิงค์ เอาต์พุทจากเฟสดีเทคเตอร์ Ve จะเป็นศูนย์และ Vd ก็เท่ากับศูนย์

ในเรื่องของเฟสล็อกลูป มีคำที่มักเข้าใจสับสนกันบ่อย ๆ คือคำว่า ล็อกเรนจ์ (Lock Range) กับคำว่า แคปเจอร์เรนจ์ (Capture Range) ซึ่งมีความหมายแตกต่างกันดังนี้

ล็อกเรนจ์ หมายถึง ย่านความถี่ที่ใกล้เคียงกับ f_0 ซึ่งเฟสล็อกลูปยังสามารถล็อกกับสัญญาณที่เข้ามา ค่าของ ล็อกเรนจ์ จะลดลงเมื่ออัตราการขยายทั้งหมดของเฟสล็อกลูปลดลง

แคปเจอร์เรนจ์ หมายถึง บริเวณแถบความถี่ที่ใกล้เคียงกับ f_0 ที่เฟสล็อกลูปเริ่มล็อกกับสัญญาณที่เข้า ค่าของแคปเจอร์เรนจ์ขึ้นอยู่กับแบนวิดท์ของโลพาสฟิลเตอร์ คือ จะลดลงเมื่อแบนด์-วิดท์แคบ และโดยปกติแคปเจอร์เรนจ์ จะมีค่าน้อยกว่า ล็อกเรนจ์ เพื่อให้เข้าใจคำว่า ล็อกเรนจ์ และแคปเจอร์เรนจ์ง่ายขึ้นลองพิจารณาดูจากภาพที่ 2.4 ซึ่งแสดงถึงคุณลักษณะระหว่างความถี่กับเออ-เรอร์โวลท์เตจ ของเฟสล็อกลูปดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากส่วนบนของภาพที่ 2.3 สมมติว่าสัญญาณที่เข้ามามีความถี่ค่อย ๆ เปลี่ยนไป จากต่ำไปสูง ตอนแรกจะยังไม่มีอะไรเกิดขึ้นและ Vd เท่ากับศูนย์ จนกระทั่งความถี่ของสัญญาณที่เข้ามา f_s ซึ่งเป็นความถี่ต่ำสุดของแคปเจอร์เรนจ์ ทำให้เฟสล็อกลูปเริ่มล็อกกับ f_s และ Vd มีค่าเป็นลบเพื่อค่าปรับ วีซีโอ ให้ f_0 เท่ากับ f_s แต่ในที่นี้เราสมมติว่า f_s เปลี่ยนไปเรื่อย ๆ ซึ่งจะทำให้ค่าของ Vd เป็นลบน้อยลง

จนกระทั่ง f_s เท่ากับ f_0 ทำให้ Vd เท่ากับศูนย์ จากนั้น Vd จะเริ่มเป็นบวก และมากขึ้นเรื่อย ๆ จนกระทั่ง f_s = f2 ซึ่งเป็นความถี่สูงสุดของ ล็อกเรนจ์ จะทำให้หลุดการล็อกและ Vd เท่ากับศูนย์

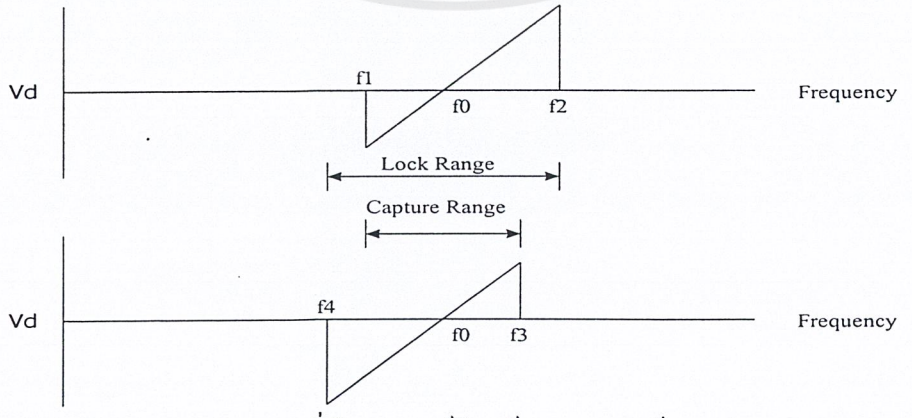
ในทางกลับกัน ถ้า f_s เปลี่ยนจากสูงลงมาต่ำ ให้พิจารณารูปที่ 2.3 ส่วนล่าง เฟสล็อกลูปจะเริ่มล็อกเมื่อ f_s = f3 ซึ่งเป็นค่าสูงสุดของ แคปเจอร์เรนจ์ ทำให้ Vd มีค่าเป็นบวกทันทีเมื่อ f_s ลดลงจน f_s = f0 จะได้ Vd เท่ากับศูนย์แล้วมีค่าเป็นลบเรื่อย ๆ จนกระทั่ง f_s = f4 ซึ่งเป็นค่าต่ำสุดของ ล็อก-เรนจ์ จะทำให้ f_s หลุดจากการล็อกของเฟสล็อกลูปและ Vd กลับเป็นศูนย์อีกครั้ง เราจึงสรุปได้ว่า

$$\text{Lock Range} = f2 - f4$$

$$\text{Capture Range} = f3 + f1$$

2.3.4 การนำวงจรเฟสล็อกลูปไปใช้งาน

(ก) การสังเคราะห์ความถี่ ตัวอย่างการใช้วงจรเฟสล็อกลูปอีกอย่างหนึ่งที่พบบ่อย คือ ใช้สังเคราะห์ (Frequency synthesizer) วงจรนี้จะให้สัญญาณออกมามีความถี่ซึ่งเลือกได้เป็นค่า ๆ ไป(Discrete) เช่น เลือกได้ระหว่าง 2.0 เมกะเฮิร์ต ถึง 3.0 เมกะเฮิร์ต เป็นขั้น ๆ (Step) ขั้นละ 0.1 เมกะเฮิร์ต เป็นต้น หลักการของวงจรก็คือ การคูณความถี่มาตรฐานด้วยเลขจำนวนเต็ม N ที่เลือกค่าได้ เช่น คูณความถี่มาตรฐาน 0.1 เมกะเฮิร์ต ด้วยเลขจำนวนเต็ม N ที่เลือกค่าได้ระหว่าง 20 ถึง 30 วงจรสังเคราะห์ความถี่ที่ใช้เฟสล็อกลูปแสดงอยู่ในภาพที่ 2.5 จะเห็นได้ว่า การแทรกวงจรหาความถี่เข้าในวงรอบจะเป็นการล็อกความถี่ที่ f_0 / N เข้ากับความถี่มาตรฐาน fi ซึ่งความถี่ของ วีซีโอ ก็จะเท่ากับ fo =Nfi ตามที่ต้องการ

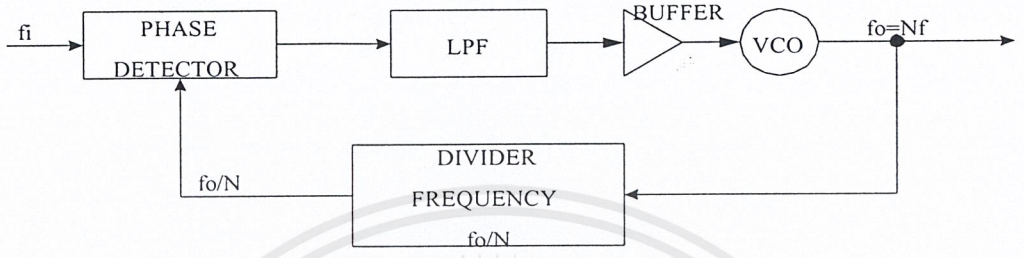


ภาพที่ 2.4 คุณลักษณะระหว่างความถี่กับเออเรอร์โวลท์เตจของเฟสล็อกลูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

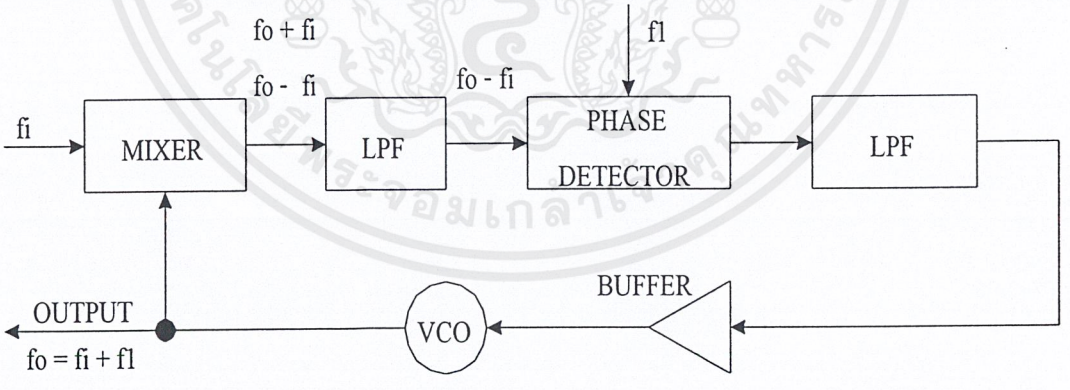
สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ในทำนองคล้ายคลึงกัน ถ้าสัญญาณออกของ วีซีโอ มีฮาร์โมนิกอยู่ด้วยมาก เราอาจปรับความถี่มาตรฐานขาเข้า fi ให้ตรงกับฮาร์โมนิกที่ m ของสัญญาณจาก วีซีโอ นั่นคือ fi = mfo สภาพการล็อกที่ฮาร์โมนิกเช่นนี้ จะทำให้ได้ความถี่หลักมูลของวีซีโอ เท่ากับ fo = fi / m วงจรเฟสล็อกลูปทำหน้าที่เป็นวงจรหารความถี่



ภาพที่ 2.5 แสดงวงจรสังเคราะห์ความถี่ที่ใช้เฟสล็อกลูป

ถ้าต้องการเลื่อนความถี่จากค่ามาตรฐานค่าหนึ่งไปเล็กน้อย เช่น จากค่า fi เป็น fi+f1 การใช้เทคนิคการผสม (Mixing) จะไม่ได้ผลนัก เพราะถ้า fi มีค่าเล็กการกรองเอาแต่ความถี่ fi+f1 ไว้โดยตัดความถี่ fi–f1 ออกไปจะทำได้ยาก จึงควรใช้วงจรเฟสล็อกลูป ดังภาพที่ 2.6 ซึ่งจะทำให้ไม่มีปัญหาในการกรอง



ภาพที่ 2.6 วงจรเลื่อนความถี่

วงจรเฟสล็อกลูปนี้นำสัญญาณออกจาก วีซีโอ มาผสมกับสัญญาณเข้า แล้วกรองเอาเฉพาะความถี่ผลต่าง fo–f1 ซึ่งจะนำไปเปรียบเทียบกับความถี่ fi

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

45845

เมื่อเกิดการล็อกจะได้ fo–fl = fi นั่นคือ fo = fi+fl ความถี่ของ วีซีโอ ก็จะเท่ากับความถี่มาตรฐานเลื่อนไป fi

(ข) การเข้าจังหวะ (Synchronization) ระบบเฟสล็อกลูป อาจจะใช้ประโยชน์ในการเพิ่มเสถียรภาพความถี่ของวงจรแกว่งได้ เช่น ถ้ามีวงจรแกว่งกำลังสูง แต่เสถียรภาพความถี่ไม่ดีและจะมีวงจรแกว่งกำลังต่ำๆ แต่เสถียรภาพดี ก็ให้ได้ใช้วงจรแรกเป็น วีซีโอ และวงจรที่สองใช้สำหรับให้สัญญาณเข้าของเฟสล็อกลูป เมื่อเกิดการล็อกแรงดันออกจาก วีซีโอ ก็จะมีระดับสูงและมีเสถียรภาพความถี่ดี อนึ่งวงจรแกว่งกำลังสูงแต่เสถียรภาพอาจทำงานที่ความถี่ต่ำกว่า เช่น เป็นวงจรแกว่งที่ให้ผลึก การเข้าจังหวะอาจทำได้โดยการล็อกความถี่ของ วีซีโอ เข้ากับฮาร์โมนิกสูง ๆ ของสัญญาณเข้า การล็อกอาจเกิดขึ้นได้โดยใช้สัญญาณเข้าเพียงนิดเดียวจึงไม่มีปัญหาในการล็อกที่อาร์โมนิกสูง

หลักการเดียวกันนี้ อาจใช้ในการควบคุมความเร็วของมอเตอร์ได้ ในที่นี้ วีซีโอ ก็คือตัวมอเตอร์ซึ่งอาจใช้สวิตซ์ไว้ใกล้ ๆ แกน เมื่อมอเตอร์หมุนหนึ่งรอบ สวิตซ์ก็จะเปิด-ปิดครั้งหนึ่งหรือหลายครั้ง ทำให้ได้สัญญาณไฟฟ้าออกมามีความถี่เป็นจำนวนเต็มเท่าของความเร็วของมอเตอร์ สัญญาณนี้จะนำไปเปรียบเทียบกับความถี่มาตรฐาน ซึ่งอาจได้จากการหารความถี่ของวงจรแกว่งที่ใช้ผลึกสัญญาณที่ได้ออกมา เมื่อผ่านการกรองและการขยายก็จะนำไปใช้ขับมอเตอร์ และควบคุมความเร็วของมัน เมื่อเกิดการล็อกความเร็วของมอเตอร์จะมีเสถียรภาพเท่ากับความถี่มาตรฐาน

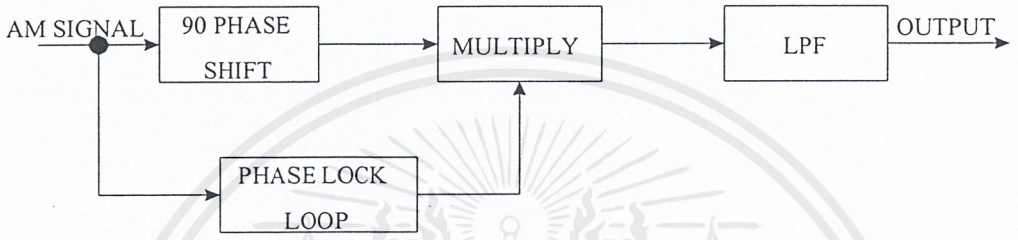
ในบางกรณี สัญญาณเข้าจังหวะมีลักษณะไม่ครบสมบูรณ์ คือขาดเป็นห้วง ๆ ที่ต้องการคือสร้างเสริมขึ้นใหม่ได้ครบรูป เช่น ให้เป็นสัญญาณสี่เหลี่ยมจัตุรัสที่บริบูรณ์ ในกรณีนี้อาจใช้ วงจรเฟสล็อกลูปได้โดยที่ วีซีโอ จะให้สัญญาณสี่เหลี่ยมจัตุรัสที่เข้าจังหวะกับสัญญาณที่ได้รับนั้นเป็นห้วง ๆ นั้น ในช่วงที่ไม่มีสัญญาณเข้า ยังพอมี “ความทรงจำ” และยังไม่ทันเปลี่ยนจากความถี่เดิม ก็มีสัญญาณมาเข้าจังหวะให้เป็นห้วง ๆ ไป ตัวอย่างดังกล่าวนี้จะพบได้ในการเข้าจังหวะสัญญาณของเครื่องรับโทรทัศน์สีในระบบเชิงเลข และในระบบโทรมาตรที่ใช้ พีซีเอ็ม (PCM)

(ค) การตรวจจับสัญญาณ (Detection) หรือวงจรในการเลือกความถี่ในกรณีที่สัญญาณมีองค์ประกอบความถี่หลายความถี่และต้องการเลือกเฟ้นเพียงความถี่เดียว ก็อาจทำได้โดยใช้วงจรเฟสล็อกลูป โดยปรับความถี่อิสระให้ตรงกับความถี่ที่ต้องการ และปรับแถบของวงรอบให้แคบ เพื่อว่าวงจรเฟสล็อกลูปจะได้ล็อกกับความถี่นั้นในกรณีนี้ สัญญาณของ วีซีโอ จะมีความถี่เท่ากับสัญญาณที่ต้องการ ส่วนความถี่อื่น ๆ ที่สัญญาณเข้ามากล่าวได้ว่า วงจรเฟสล็อกลูปทำหน้าที่เป็นตัวกรองเสียงรบกวนโดยกำเนิด เป็นสัญญาณขึ้นใหม่จากสัญญาณเล็ก ๆ ที่จมอยู่ในเสียงรบกวน

ซึ่งวงจรเฟสล็อกลูปทำหน้าที่คล้ายวงจรเลือกความถี่ ต่างกันว่าสัญญาณออกจาก วีซีโอ แม้จะตรงตามสัญญาณเข้าในแง่ความถี่ แต่ก็ไม่เกี่ยวข้องกับสัญญาณเข้าในแง่ช่วงสูง เลยพิจารณาในแง่นี้จะเห็นว่า เมื่อใช้วงจรเฟสล็อกลูปสำหรับดีมอดูเลต สัญญาณเอฟเอ็มวงจรกู้จะมีอำนาจเลือกสรรความถี่ในตัววงจรเฟสล็อกลูปนี้ อาจใช้ประกอบการดีมอดูเลตสัญญาณเอเอ็มได้อย่างมีคุณภาพ เป็นที่ทราบกันว่า ถ้ามีเสียงรบกวนผนวกกับสัญญาณเอเอ็มมาก วิธีหนึ่งที่ใช้ได้ดีในการขจัดเสียงรบ-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กวน คือ การตรวจจับแบบโคฮีเร้นต์ (Coherent detection) กล่าวคือ เอาสัญญาณเอเอ็มคูณกับสัญญาณอ้างอิงมีความถี่เดียวกันแต่ปราศจากเสียงรบกวน ผลคูณที่ได้จะประกอบด้วย ค่าไฟตรงที่เป็นปฏิภาคกับช่วงสูงของสัญญาณเข้า และองค์ประกอบความถี่สูงอื่น ๆ ซึ่งจะถูกขจัดโดยวงจรผ่านต่ำ เสียงรบกวนหรือสัญญาณแทรกที่ความถี่ไม่ตรงกับสัญญาณอ้างอิง จะไม่ให้ค่าไฟตรงจึงถูกวงจรผ่านต่ำกรองอากาศออกหมด ในการดีมอดูเลตเช่นนี้วงจรเฟสล็อกลูปจะเป็นตัวกำเนิดสัญญาณอ้างอิง ซึ่งมีความถี่ตรงกับสัญญาณเอเอ็มและเสียงรบกวนปนอยู่น้อยมาก แต่สัญญาณจะต่างมุมกับสัญญาณเอเอ็มอยู่ 90 องศา จึงจำเป็นต้องเพิ่มวงจรเลื่อนความถี่เข้าไปก่อนที่จะทำการตรวจจับแบบโคฮีเรนต์



ภาพที่ 2.7 การตรวจสัญญาณเอเอ็มแบบโคฮีเรนต์โดยใช้วงจรเฟสล็อกลูป

2.3.5 ข้อดีและข้อเสียของวงจรเฟสล็อกลูป

วงจรเฟสล็อกลูปมีข้อดีหลายประการสำหรับการใช้งานบางอย่าง ซึ่งไม่มีวงจรอื่นที่จะเทียบเท่าอย่างไรก็ดี ในการใช้งานบางอย่างนั้นก็อาจใช้วงจรกรองแบบแอลซี (LC) หรือ อาร์ซี (RC) แทนได้ ข้อดีของวงจรเฟสล็อกลูปเมื่อเปรียบเทียบกับวงจรกรองในงานแบบอาร์ซี ได้แก่

(ก) ทำงานได้ดีที่ความถี่สูง วงจรประมวลเฟสล็อกลูปสามารถทำงานได้ที่ความถี่สูงกว่า 100 เมกะเฮิร์ต ส่วนวงจรประมวลที่ต่อเป็นวงจรกรองในงานนั้นจะทำงานได้ถึงความถี่ประมาณ 100 เม-กะเฮิร์ต

(ข) อำนาจเลือกสรร (Selectivity) และความถี่ไม่ขึ้นต่อกัน กล่าวคือ ความถี่กลางกำหนดโดยความถี่อิสระของ วีซีโอ ส่วนอำนาจการเลือกสรร ขึ้นอยู่กับลักษณะของวงจรผ่านต่ำ จึงไม่มีปัญหาการเรียงคลื่น (Alignment) อย่างเช่น วงจรเลือกความถี่หลาย ๆ หน่วย

(ค) องค์ประกอบภายนอก วงจรประมวลผลมีน้อยหรือปรับคลื่นได้ง่าย โดยทั่วไปความถี่อิสระของ วีซีโอ กำหนดโดย C ตัวเดียวหรือ C กับ R ซึ่งจะปรับคลื่นได้ตั้งแต่ค่าต่ำกว่ากิโลเฮิร์ต ถึง 100 เมกะเฮิร์ต

อย่างไรก็ดี เมื่อเทียบกับวงจรกรอง LC หรือวงจรกรองในงานแล้ว วงจรเฟสล็อกลูปมีข้อ-เสียดังนี้

(1)ไม่ให้ข้อมูลเกี่ยวกับช่วงสูงวงจรเฟสล็อกลูปสนองตอบต่อความถี่เท่านั้นตราบเท่าที่สัญญาณเข้ามีขนาดใหญ่พอที่จะทำให้เกิดการล็อก วงจรจะไม่สนองตอบต่อช่วงสูงของสัญญาณเข้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(2) สนองตอบต่อฮาร์โมนิกวงจรเฟสล็อกลูป ตอบสนองต่อฮาร์โมนิก หรือฮาร์โมนิกย่อยของสัญญาณเข้า ทำให้การขจัดสัญญาณแทรกแซงที่มีความถี่เป็นอัตราส่วนจำนวนเต็มกับสัญญาณไม่สู้ได้ผลนัก

(3) ขาดเทคนิคการสังเคราะห์ เนื่องจากลักษณะการจับของวงวจรเฟสล็อกลูปเป็นแบบไม่เป็นเชิงเส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การส่งผ่านข้อมูลแบบดิจิตอล

3.1 พื้นฐานระบบการสื่อสาร

ระบบสื่อสาร (Communication) มีความหมายกว้างขวาง การส่งข่าวสารทางสายก็เป็นชนิดของระบบสื่อสาร โดยพื้นฐานแล้วระบบสื่อสารจะประกอบด้วยส่วนใหญ่ ๆ 3 ส่วน คือ

1. ตัวส่งข่าวสาร (Transmitter)
2. ตัวกลางในการส่งข่าวสาร (Medium)
3. ตัวรับข่าวสาร (Receiver)

แต่ละส่วนมีความสัมพันธ์กันดังภาพที่ 3.1

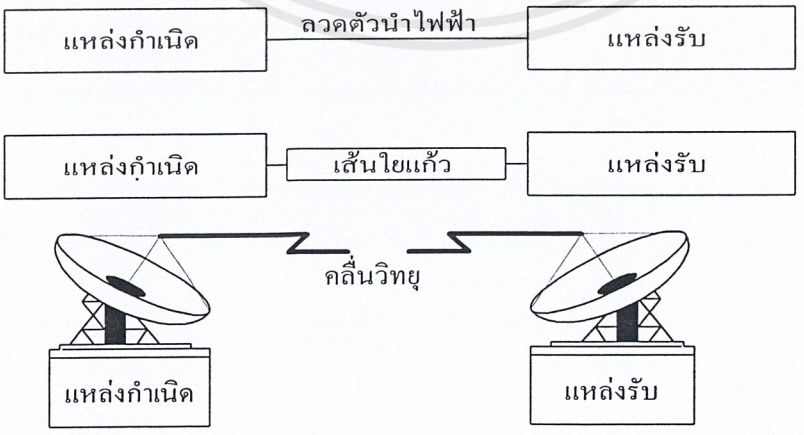
ภาพที่ 3.1 ระบบสื่อสารพื้นฐาน

3.2 ระบบสื่อสาร

ก่อนจะกล่าวถึงระบบสื่อสาร ขอกล่าวถึงสื่อกลางของการสื่อสารว่าสามารถมีหลายรูปแบบโดยเฉพาะในงานโทรคมนาคม เราใช้สื่อกลางเป็นลวดตัวนำหรือคลื่นวิทยุก็ได้ ดังภาพที่ 3.2

เราสามารถแบ่งชนิดของระบบสื่อสารได้ 2 แบบตามลักษณะสัญญาณที่ใช้ในระบบคือ

- แบบสัญญาณอนาลอก เช่น เสียงพูด
- แบบสัญญาณดิจิตอล เช่น เลขฐานสอง



ภาพที่ 3.2 แสดงแบบต่าง ๆ ของการสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 คุณสมบัติการสื่อสารด้วยสัญญาณดิจิตอล

สัญญาณแบบดิจิตอล สามารถนำมาใช้สื่อสารแทนสัญญาณอนาล็อกโดยการที่จะแปลงสัญญาณอนาลอกให้เป็นดิจิตอล แล้วนำไปเข้ารหัสจัดแปลงให้เหมาะสมกับการส่ง ซึ่งจะขึ้นอยู่กับวิธีการส่งและตัวอย่าง

ข้อดีของการสื่อสารด้วยสัญญาณดิจิตอล ที่สำคัญมีดังนี้

1. สะดวกต่อการมัลติเพล็กซ์ ซึ่งส่วนมากใช้การมัลติเพล็กซ์แบบแบ่งช่วงเวลา (Time-Divition Multiplex)

2. สะดวกในการส่งสัญญาณควบคุม โดยจะกำหนดให้ช่องเวลาช่องใดช่องหนึ่งช่องหนึ่งในระบบมัลติเพล็กซ์แบบแบ่งเวลาเป็นช่องสำหรับส่งสัญญาณควบคุม

3. สัญญาณรบกวนต่ำ ในระบบอนาลอกนั้นสัญญาณรบกวน (Noise) และสัญญาณสอด-แทรก (Interference) สามารถเข้าไปผสมและผ่านไปยังผู้รับได้ง่าย กล่าวคือในระหว่างการส่งถ้ามีการขยายสัญญาณข้อมูลก็ทำการขยายสัญญาณรบกวนเหล่านี้ด้วย แต่ในระบบดิจิตอลนั้นสัญญาณอยู่ในรูปของระดับแรงดัน 0 (Low) และ 1 (High) ถ้าสัญญาณรบกวนมีขนาดไม่มากพอที่จะทำให้สัญญาณจริงเปลี่ยนระดับได้ ก็จะไม่มีผลไปถึงผู้รับได้

4. ง่ายต่อการเข้ารหัส ในกรณีที่ต้องการให้ข้อมูลนั้นเป็นความลับ เราสามารถเข้ารหัสข้อ-มูล เช่น การสแครมเบลอร์ที่ปลายทางก็จะมีวงจรดิสแครมเบลอร์สำหรับถอดรหัส

อย่างไรก็ตาม ระบบสื่อสารแบบดิจิตอลมีข้อเสียอยู่ที่สำคัญคือ

ก. เพิ่มแบนด์วิดธ์ของสัญญาณ เช่น สัญญาณเสียงพูดสำหรับโทรศัพท์ซึ่งกำหนดไว้ว่ามีแบนด์วิดธ์ไม่เกิน 3.4 kHz เมื่อแปลงสัญญาณดิจิตอลแล้ว ส่งด้วยอัตรา 64 Kb/s อย่างน้อยที่สุดสายส่งที่ใช้ ต้องมีผลตอบสนองต่อความถี่ในย่าน 64 Kb/s ได้ทำให้ใช้สายส่งที่มีราคาแพงขึ้น

ข. การซิงโครไนเซชั่น (Synchronization) ทางด้านรับนั้นต้องมีวงจรสร้างสัญญาณเวลาที่ซิงโครไนซ์ (Synchronize) กับทางด้านส่งสำหรับตรวจจับสัญญาณที่เข้ามาแต่ละบิต (Bit) จะไม่ให้ผิดพลาด รวมทั้งจะต้องรู้จุดเริ่มต้นของขบวนสัญญาณ (Data Steam) จึงต้องมีวงจรซิงโครไนเซชั่นที่ทำให้สัญญาณทางด้านรับซิงโครไนซ์กับทางด้านส่ง

3.3.1 มอดูเลท (Modulate)

คือ ขบวนการอย่างหนึ่งที่นำเอาคลื่นความถี่สูงค่าหนึ่งที่เรียกว่า สัญญาณพาหะ (Carier Signal) เข้าไปรวมกับคลื่นความถี่เสียง ซึ่งจะทำให้เกิดความถี่ขึ้นอีกสองเท่า เช่น สมมุติให้สัญญาณพาหะมีความถี่เป็น F1 และความถี่เสียงเป็น F2 เมื่อผ่านขบวนการโมดูเลเตอร์แล้วความถี่ที่เกิดขึ้นจะเป็น F1+F2 , F1-F2 และ F1 อีกค่าหนึ่ง ซึ่งจะทำให้เกิดแถบความถี่ที่เรียกว่า Upper Side Band และ Lower Side Band ขึ้นมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทั่วไปขบวนการโมดูเลทของสัญญาณอนาล็อกจะมีเทคนิคอยู่ 3 แบบ คือ

1. แอมปลิจูดโมดูเลชั่น (Amplitude Modulation) หรือแบบ AM
2. ฟรีเควนซี่โมดูเลชั่น (Frequency Modulation) หรือแบบ FM
3. เฟสโมดูเลชั่น (Phase Modulation) หรือแบบ PM

โดยเฉพาะแบบ AM. และ FM. จะเป็นที่คุ้นเคยที่สุดในชีวิตประจำวันก็คือ การส่งสัญญาณของสถานีวิทยุกระจายเสียงต่าง ๆ นั่นเอง

3.3.2 ดีมอดูเลท (Demodulate)

เป็นขบวนการที่ทำงานตรงกันข้ามกับขบวนการโมดูเลท คือ ทำการแยกเอาสัญญาณพาหะออกซึ่งจะทำให้ได้สัญญาณของข้อมูลอย่างแท้จริงเพียงอย่างเดียว

จุดประสงค์สำคัญที่จำเป็นต้องมีการโมดูเลทสัญญาณความถี่เสียงนี้ก็เพื่อทำให้สามารถส่งไปได้ในระยะทางไกล ๆ โดยเกิดการผิดเพี้ยนของสัญญาณน้อยที่สุด

ต่อไปนี้จะขอกล่าวถึงการโมดูเลทสัญญาณดิจิตอลซึ่งมีเพียง 2 ระดับ เท่านั้นคือ 0 กับ 1 โดยทั่วไปเทคนิคที่ใช้มีหลายแบบด้วยกันคือ

1. ฟรีเควนซี่ชิฟคีย์อิ้ง (Frequency Shift Keying)
2. เฟสชิฟคีย์อิ้ง (Phase Shift Keying)
2. แอมปลิจูดชิฟคีย์อิ้ง (Amplitude Shift Keying)

- การดีมอดูเลชั่นสัญญาณ AM

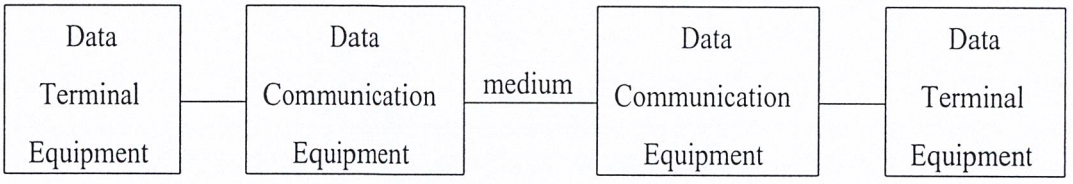
การดีมอดูเลชั่นสัญญาณ AM (AM : AM demodulation) อาจจะสัญญาณ AM (AM detection) หมายถึง การถอดหรือการแยกเอาสัญญาณเสียงหรือสัญญาณข้อมูลข่าวสารออกมาจากสัญญาณ AM เรียกว่า การดีเทก

เมื่อสังเกตสัญญาณ AM ทั้งทางซีกบนและซีกล่างจะมีรูปร่างเช่นเดียวกับสัญญาณเสียงที่นำมามอดูเลต ดังนั้นวิธีการมอดูเลชั่นสัญญาณ AM จะใช้วิธีตัดเอาคลื่นซีกบนหรือซีกล่างของสัญญาณ AM แล้วกรองเอาความถี่พาหะออก ความถี่ที่เหลือก็จะเป็นเหมือนกับความถี่เสียงที่มอดูเลตมาตอนแรก ซึ่งจะนำไปขยายเสียงออกลำโพงเพื่อการรับฟังได้

สัญญาณเสียงที่ได้จากสัญญาณ AM คือ ขอบบนหรือขอบล่างของสัญญาณ AM เมื่อสัญญาณ AM ต้องกระจายคลื่นเดินทางเป็นระยะไกล แอมพลิจูดบนหรือล่างอาจถูกรบกวนและสอดแทรกจากประจุไฟฟ้าในบรรยากาศหรือจากคลื่นไฟฟ้าอื่น ๆ จะมีผลให้ยอดแอมพลิจูดแปรเปลี่ยนได้ เมื่อดีมอดูเลชั่นแล้วจะปรากฏเป็นสัญญาณรบกวนเพิ่มเติมเข้ามา จึงเป็นข้อเสียอย่างหนึ่งของการส่งวิทยุ AM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 ระบบการสื่อสารข้อมูล (Data Communication System)



ภาพที่ 3.3 แผนผังการทำงานของระบบการสื่อสารแบบจุดต่อจุด (Point to Point)

จากภาพที่ 3.3 เป็นบล็อกไดอะแกรมของระบบการสื่อสารแบบจุดต่อจุด หรือที่เรียกว่าระบบจุดต่อจุด เพราะเป็นการเชื่อมโยงเพียงสองอุปกรณ์ แต่ละอุปกรณ์ของระบบการสื่อสารเป็นส่วนประกอบของอุปกรณ์รับส่งข้อมูล (DTE) และอุปกรณสื่อสารข้อมูล (DCE) และมีตัวกลางในการนำพาหะระหว่างอุปกรณ์ทั้งสองในระบบสื่อสาร

อุปกรณ์รับส่งข้อมูล คือ มีลักษณะคล้ายอย่างมากกับคอมพิวเตอร์ที่เพิ่มวงจรในการแปลงข้อมูลแบบขนานที่ใช้ภายในคอมพิวเตอร์ และแบบข้อมูลอนุกรมที่ต้องการด้วยตัวกลาง ฟังก์ชันของอุปกรณ์รับส่งข้อมูล ได้เพิ่มข้อมูลการรับ และการส่งที่ความเร็วจริง และการแสดงการเช็คข้อผิดพลาดในการรับข้อมูล เพื่อทำให้แน่ใจว่าสื่อสารอย่างถูกต้อง ถ้าจำเป็นอุปกรณ์รับส่งข้อมูลก็จะแปลงข้อมูลแบบขนานเป็นแบบอนุกรมในขณะการส่ง และแบบอนุกรมในขณะการรับ

อุปกรณ์สื่อสารข้อมูล คือ การอินเตอร์เฟสระหว่างอุปกรณ์รับส่งข้อมูล และตัวกลางจะได้รับข้อมูลที่ส่งมาจากอุปกรณ์รับส่งข้อมูล และแปลงข้อมูลเหล่านั้นให้ตัวกลางสามารถรับได้ ถ้าตัวกลางเป็นสายโทรศัพท์มาตรฐานอุปกรณ์รับส่งข้อมูลจะมอดูเลต (Modulate) ข้อมูลดิจิตอลไปกับพาหะคลื่นไซน์ (sine wave) ที่สามารถส่งบนระบบโทรศัพท์ แบบอนาลอก (analog) ได้ อุปกรณ์รับส่งข้อมูลก็ตอบรับการรับข้อมูลจากตัวกลาง และแปลงข้อมูลเหล่านั้นที่ตอบรับได้กับ อุปกรณ์รับ-ส่งข้อมูล สำหรับตัวอย่างอุปกรณ์รับส่งข้อมูลจะดีมอดูเลต (Demodulate) สัญญาณอนาลอกที่รับจากสายโทรศัพท์กู้สัญญาณดิจิตอลนั้นคืนมาและส่งผ่านไปยังอุปกรณ์รับส่งข้อมูล ตัวกลางการสื่อสารจะโอนถ่ายข้อมูลข่าวสารจากตัวส่งไปยังตัวรับ ตัวกลางอาจเป็นสายใยแก้วนำแสง คลื่นไมโครเวฟ หรือคู่สาย ตังกลางที่ใช้ในการสื่อสารข้อมูลระยะไกลมากที่สุด คือ สายโทรศัพท์มาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.1 ระบบสื่อสารแบบอนาลอก

สิ่งที่ใช้พิจารณาถึงขีดความสามารถของระบบนี้คืออัตราส่วนของสัญญาณหลักต่อสัญญาณรบกวน หรือค่า S/N โดยที่ ถ้าค่า S/N สูง แสดงว่าระบบมีประสิทธิภาพดี และถ้าค่า S/N ต่ำ แสดงว่าระบบมีประสิทธิภาพไม่ดี นอกจากนี้ยังพิจารณาขีดความสามารถของระบบจาก ค่าความกว้างแถบ (band width)

ค่าความกว้างแถบ หมายถึง ช่วงความถี่ที่ครอบคลุมกำลังงานส่วนมาก (ต่อความต้องการของสัญญาณที่สนใจ) หรือช่วงความถี่ที่มีอัตราขยายหรือค่าลดทอนเพียงเล็กน้อยในช่วงกลาง ๆ ของความกว้างแถบ โดยทั่วไปมักกำหนดขอบเขตของความกว้างแถบที่จุด 3 dB หรือครึ่งหนึ่งของกำลังงานสูงสุดดังภาพที่ 3.4 ที่แสดงค่าความกว้างแถบของสัญญาณเสียง ซึ่งมีค่าความกว้างแถบเท่ากับ 3,000 Hz (เลือกที่จุด 3 dB)

ภาพที่ 3.4 แสดงการกำหนดค่าความกว้างแถบ

เห็นได้ว่ากรณีที่ช่องสัญญาณติดต่อ มีความกว้างแถบไม่เพียงพอต่อสัญญาณที่เราสนใจอยู่ ทำให้สัญญาณไม่สามารถส่งผ่านได้หมด เราเรียกลักษณะการเกิดนี้ว่าความเพี้ยน (distortion) เมื่อถึงจุดนี้ ขอให้ลองพิจารณาระบบสื่อสารแบบอนาลอก ในภาพที่ 3.5 ซึ่งมีการทำงานภายในต่างกัน แต่มีจุดหลักที่เหมือนกันคือการรับและส่งข้อมูลในแบบอนาลอก เช่น เสียงหรือภาพที่มองเห็นได้

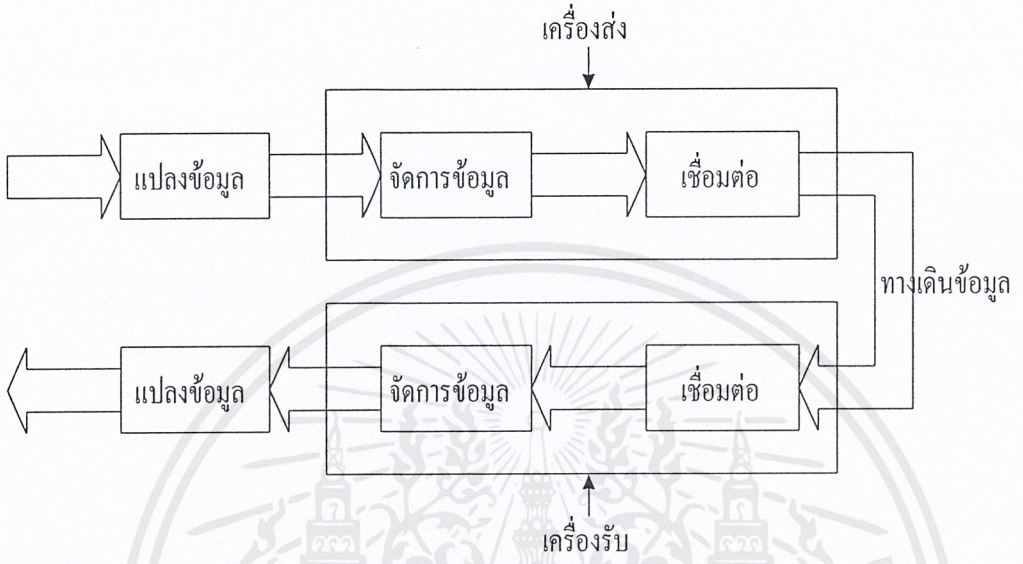
จากภาพที่ 3.5 (a) แสดงให้เห็นถึงระบบเบสแบนด์ (base band) ที่มีลักษณะสำคัญคือรูปสัญญาณที่ส่งออกมาจะมีรูปสเปคของความถี่เดียวกับแหล่งต้นทางหรือแหล่งผลิตความถี่ ซึ่งหมายถึงไม่มีการมอดูเลทกับคลื่นพาหะที่มีความถี่สูงกว่า ส่วนขั้นตอนที่เกี่ยวกับสัญญาณในด้านส่งอาจมีการขยายสัญญาณ การกรองความถี่ หรือการแมชชิ่งอิมพีแดนซ์ (Impedance) เพื่อลดการสูญเสียในการส่งและรับ

ส่วนภาพที่ 3.5 (b) แสดงถึงระบบการสื่อสารแบบอนาลอก ที่มีการรวมและการแยกสัญญาณในทางคณิตศาสตร์ (Modulation and demodulation) อธิบายได้ว่า การรวมหรือแยก

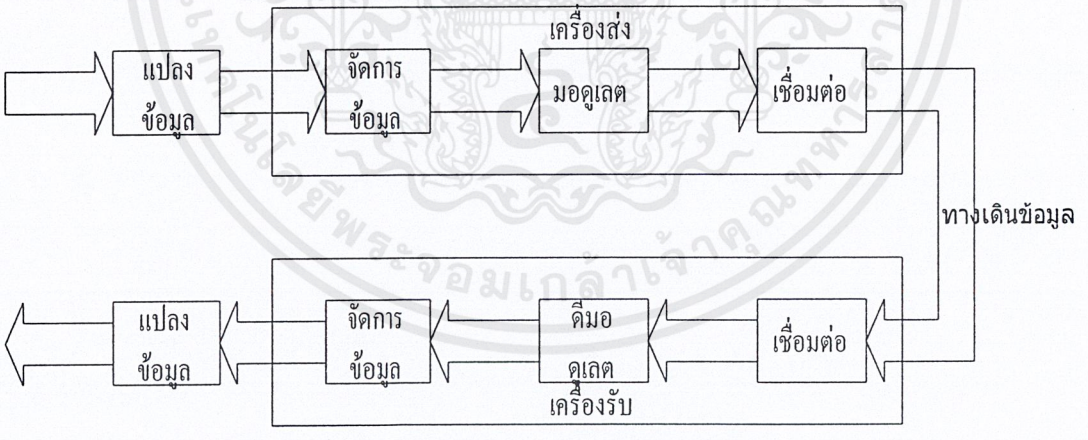
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณจะใช้ในการเปลี่ยนรูปสเปกตรัมความถี่ของสัญญาณให้เข้ากับช่วงความถี่ที่เลือกไว้ หรือในอีกแง่หนึ่งเป็นการป้องกันสัญญาณอื่นเข้าแทรกในช่วงความถี่เดียวกัน

ตัวอย่างของการใช้ระบบนี้ที่มีใช้กันอย่างแพร่หลาย คือ การกระจายเสียงวิทยุในแบบ AM และ FM



(a) ระบบเบสแบนด์



(b) ระบบมอดดูเลท

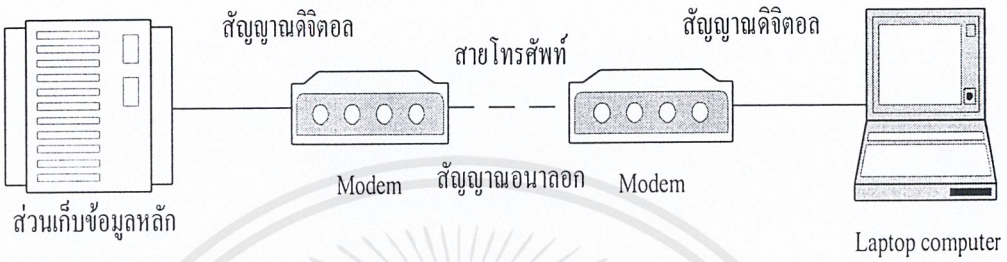
ภาพที่ 3.5 แสดงระบบสื่อสารแบบอนาลอก

3.4.2 ระบบการสื่อสารแบบดิจิตอล

ลักษณะข้อมูลที่ใช้ในระบบนี้จะอยู่ในรหัส “0” หรือ “1” เช่น เลขฐานสอง เลขฐานสิบหกเป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บางครั้งอาจมีความต้องการส่งสัญญาณอนาลอกผ่านระบบดิจิตอล จึงต้องมีการเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอลก่อนเรียกว่าการสุ่มตัวอย่าง (Sampling) ซึ่งเป็นวิธีทางคณิตศาสตร์ ค่าที่ได้จากการสุ่มตัวอย่างจัดเป็นรหัสเลขฐานสอง (Binary Code) ที่สามารถจัดการตามเทคนิคทางดิจิตอลได้ อย่างเช่น การส่งข้อมูลแบบขนานหรืออนุกรม และแบบสัมพัทธ์หรือไม่สัมพัทธ์ เป็นต้น



ภาพที่ 3.6 แสดงการสื่อสารทั้งแบบอนาลอกและแบบดิจิตอล

จากรูปแสดงสัญญาณในการติดต่อระหว่างเครื่องคอมพิวเตอร์กับส่วนเก็บข้อมูลหลักผ่านสายโทรศัพท์

โดยมีอุปกรณ์โมเด็ม ทำหน้าที่ช่วยเครื่องคอมพิวเตอร์ให้สามารถรับและส่งข้อมูลผ่านสายโทรศัพท์ โดยแปลงสัญญาณคอมพิวเตอร์ให้เป็นสัญญาณไฟฟ้าในด้านส่ง และแปลงกลับอีกทางด้านรับ

ซึ่งวิธีการแปลงสัญญาณคอมพิวเตอร์เป็นสัญญาณไฟฟ้า เรียกว่า การมอดดูเลท และวิธีการแปลงสัญญาณไฟฟ้าเป็นสัญญาณคอมพิวเตอร์ เรียกว่า การดีมอดดูเลท

ประเด็นอย่างหนึ่งที่ควรสนใจในระบบสื่อสารแบบดิจิตอล คือ ประสิทธิภาพของระบบ โดยพิจารณาจากค่าอัตราการผิดพลาดข้อมูล (Bit Error Rate : BER) ซึ่งเป็นอัตราส่วนระหว่างจำนวนข้อมูลที่ผิดพลาดเทียบกับจำนวนข้อมูลที่ส่งไปทั้งหมดในช่วงเวลาหนึ่ง

โดยถ้า BER มีค่าต่ำ หมายถึงระบบมีประสิทธิภาพสูง (เพราะจำนวนข้อมูลที่ผิดพลาดมีน้อย) นอกจากนี้ ประเด็นอื่นที่เกี่ยวข้องก็มีอัตราความเร็วในการสื่อสารข้อมูล เป็นต้น

3.5 การสื่อสารข้อมูล (Data Communication)

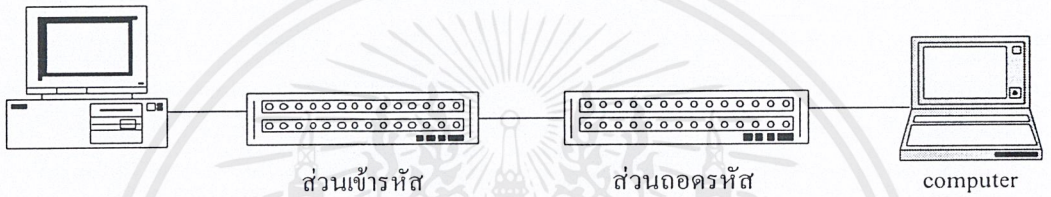
การสื่อสารข้อมูลเกี่ยวข้องกับการส่งรหัสเลขฐานสอง ซึ่งเป็นรหัสที่สร้างและดำเนินการโดยคอมพิวเตอร์ การติดต่อในการสื่อสารข้อมูลมีลักษณะเชิงดิจิตอลที่สามารถกำหนดสถานะได้ 2 สถานะ คือ ค่าตรรกะเท่ากับ 0 หรือ 1 ส่วนเชิงอนาลอกมีได้ไม่จำกัดสถานะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้การใช้ข้อมูลแทนข้อความ (Text), กราฟฟิกส์ (Graphics) เป็นรหัสขนาด n บิตที่สามารถแทนจำนวนข้อมูลได้ 2 ตัว

สำหรับรหัสใช้แทนอักษร ตัวเลข หรือสัญลักษณ์พิเศษ เรียกว่าตัวอักขระ (Alphanumeric) ประเด็นที่เป็นการสื่อสารระหว่างเครื่องจักรด้วยกันพบว่าเครื่องจักร เช่น คอมพิวเตอร์หรือโทร-พิมพ์ ไม่มีความสามารถเข้าใจถึงความหมายของตัวหนังสือได้ จึงต้องมีการแปลงความหมายให้เป็นแบบที่เครื่องจักรสามารถตีความได้ คือสถานะเลขฐานสอง

ดังนั้นจึงต้องมีอุปกรณ์ทำหน้าที่เข้ารหัส (Encoder) และถอดรหัส (Decoder) มาใช้ในการรับและส่งข้อมูลระหว่างเครื่องจักรด้วยกัน ดังภาพที่ 3.7



ภาพที่ 3.7 แสดงการส่งข้อมูลผ่านโดยใช้รหัส

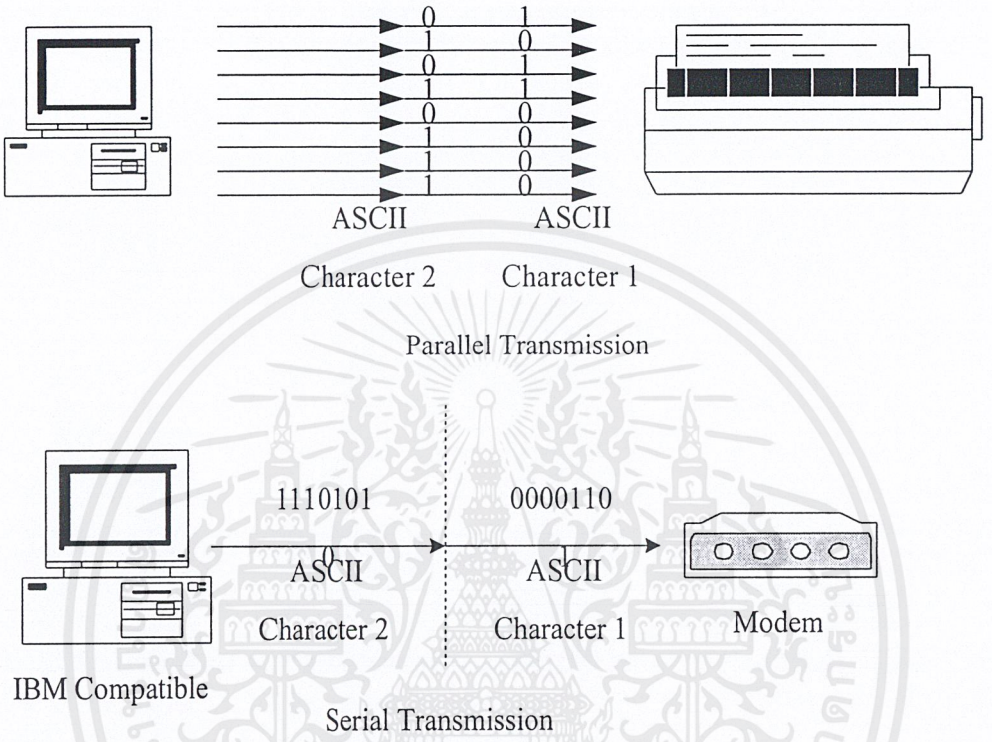
3.5.1 การรับส่งข้อมูลแบบขนานและอนุกรม

อย่างไรก็ตาม เราต้องกำหนดมาตรฐานวิธีรับส่งข้อมูลระหว่างเครื่องคอมพิวเตอร์ขึ้นด้วย จะมีเพียงรหัสตรงกันไม่ได้ เพราะเราทราบดีแล้วว่า ข้อมูลคอมพิวเตอร์จริง ๆ แล้วก็คือสัญญาณไฟฟ้า ถ้าแต่ละคนกำหนดสัญญาณไฟฟ้าแทนสถานะ “0” และ “1” ไม่เท่ากัน คอมพิวเตอร์จะแยกไม่ออกว่าสัญญาณที่รับได้นั้นเป็น “0” หรือ “1” เนื่องจากใช้ระดับสัญญาณไม่ตรงกัน โดยทั่วไปเครื่องคอมพิวเตอร์มีมาตรฐานการรับส่งข้อมูลแบ่งออกเป็นสองแบบ คือ การรับ-ส่งข้อมูลแบบขนานกับการรับส่งข้อมูลแบบอนุกรม

การรับส่งข้อมูลแบบขนาน เรียกอีกชื่อหนึ่งว่า Parallel Interface ปกติจะใช้สำหรับส่งข้อ-มูลจากคอมพิวเตอร์ไปให้เครื่องพิมพ์ การรับส่งข้อมูลแบบขนานนี้ คอมพิวเตอร์จะส่งข้อมูลออกไปครั้งละ 8 บิต หรือหนึ่งไบต์เลยทีเดียว ดังนั้นสายเคเบิลที่ใช้ส่งข้อมูลจึงมีจำนวนเส้นค่อนข้างมาก คือต้องใช้ 8 เส้น สำหรับสัญญาณแต่ละบิต พร้อมกับมีสัญญาณควบคุมอีกหลายเส้น ข้อดีสำหรับการส่งข้อมูลแบบนี้ คือสามารถส่งข้อมูลได้เร็วเพราะส่งครั้งหนึ่งเท่ากับข้อมูล 8 บิต นอกจากนี้วง-จรทางฮาร์ดแวร์ของตัวรับและตัวส่งยังมีขนาดเล็กและราคาถูกด้วย เครื่องพิมพ์เกือบทุกยี่ห้อมักจะต่อแบบขนานนี้กับเครื่องคอมพิวเตอร์ คือ จำกัดการรับส่งข้อมูลแบบขนาน คือ การส่งสัญญาณได้ไม่ไกลเนื่องจากสัญญาณไฟฟ้าที่ใช้ในการส่งมีค่าเพียง 0 ถึง +5 โวลท์ เท่านั้น เมื่อต่อสายยาว ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานภายในสายจะทำให้สัญญาณอ่อนลงจนรับไม่ได้ในที่สุด เนื่องจากสายจะมีตัวเก็บประจุแฝง สัญญาณดิจิตอลมีลักษณะเป็นพัลส์จะทำให้ขนาดลดลงและเสียรูป จนอุปกรณ์ปลายทางไม่สามารถรับได้ และจำเป็นจะต้องใช้สายจำนวนมากจึงไม่เหมาะที่จะใช้ส่งข้อมูลเป็นระยะทางไกล ๆ



ภาพที่ 3.8 การส่งข้อมูลแบบขนานและแบบอนุกรม

ส่วนการรับส่งข้อมูลแบบอนุกรมนั้นมีชื่อเรียกว่า Serial Interface หรือ RS-232C การรับส่งข้อมูลแบบนี้ซับซ้อนกว่าแบบแรกมาก วิธีการส่งข้อมูลหนึ่งไบต์มาส่งออกไปทางสายทีละหนึ่งบิตเรียงไปจนครบ 8 บิต จากการที่ส่งข้อมูลเรียงกันไปนี้จำนวนสายที่ใช้ส่งข้อมูลจึงลดเหลือเพียง 3 ถึง 5 เส้นเท่านั้น ความซับซ้อนอยู่ตรงที่ทำอย่างไรทางด้านรับจึงจะรู้ว่าข้อมูลมาถึงเมื่อไร ตรงไหนคือข้อมูล บิตแรก บิตที่สอง ไปจนถึงบิตสุดท้าย เราจึงต้องเพิ่มส่วนเริ่มต้นข้อมูลและส่วนปิดท้ายข้อมูลเข้าไปด้วยเรียกว่า Start Bit และ Stop Bit

คราวนี้ผู้รับหรือคอมพิวเตอร์ที่รับข้อมูลก็จะสามารถแยกแยะสัญญาณที่ได้รับออกมาเป็นข้อมูลได้ถูกต้อง ข้อดีของการส่งข้อมูลแบบอนุกรม คือ เหมาะสมสำหรับการรับส่งข้อมูลระยะไกลมากกว่าการส่งข้อมูลแบบขนาน เพราะใช้สายจำนวนน้อยกว่าและระดับแรงดันไฟฟ้าที่ใช้ในการส่งมีค่า +12 โวลท์ กับ –12 โวลท์ ทำให้เราสามารถส่งข้อมูลได้ไกลถึง 35 เมตร โดยไม่ต้องมีอุปกรณ์เพิ่มเติมเข้าช่วยเลย ข้อเสียของการส่งข้อมูลแบบอนุกรมคือ ความเร็วในการส่งข้อมูลจำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อยู่ที่ 19,200 บิตต่อวินาทีสูงสุด นับว่าช้ากว่าการส่งข้อมูลแบบขนานอยู่มากทีเดียว นอกจากนี้ฮาร์ดแวร์ที่ใช้ในการรับส่งข้อมูลแบบอนุกรมยังมีราคาแพงกว่าด้วย

การส่งข้อมูลแบบอนุกรมนี้ เราต้องคำนึงถึงรายละเอียดในการส่งข้อมูลมากกว่าการส่งแบบขนานหลายอย่าง เช่น ความเร็วในการรับส่งข้อมูล การตรวจสอบความถูกต้องของข้อมูล จำนวนบิตของข้อมูลเป็นต้น ทั้งหมดนี้ถ้ามีอะไรไม่ตรงกันระหว่างผู้รับและผู้ส่ง การส่งข้อมูลแบบอนุกรมก็จะผิดพลาดหรือรับส่งกันไม่ได้

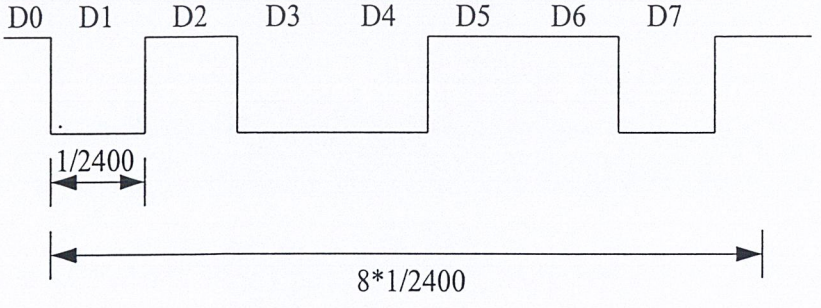
3.5.2 ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม

ความเร็วในการถ่ายโอนข้อมูลแบบอนุกรม มีหน่วยวัดเป็นบิตต่อวินาที (Bit per second)ส่วนการเปลี่ยนแปลงของสัญญาณใน 1 วินาที เรียกว่า บอดเรท (baud rate) หรืออัตราบอด การเปลี่ยนแปลงของสัญญาณใน 1 ครั้ง อาจจะแสดงถึงการส่งข้อมูลแบบอนุกรมมากกว่า 1 บิตก็ได้ ถ้าเขียนในรูปของสมการคณิตศาสตร์จะได้

อัตราบิต (Bit rate) = อัตราบอด (Baud rate)* (บิตใน 1 บอด)

3.5.3 อัตราวัดบิต (Bit rate)

สิ่งที่สำคัญมากสิ่งหนึ่งในการรับส่งข้อมูลแบบอนุกรมนี้คือ ความถี่ที่ใช้ในการส่งข้อมูลซึ่งจะต้องสัมพันธ์กันระหว่างอุปกรณ์ที่ทำการรับและส่งข้อมูล และความถี่ที่ใช้นี้เรียกว่า “Bit rate” ซึ่งมีความหมายถึง “อัตราการรับส่งข้อมูลเป็นจำนวนบิตใน 1 วินาที ถ้าหากว่าเครื่องส่งใช้ Bit rate ที่ไม่สัมพันธ์กันแล้ว ก็จะทำให้การรับส่งข้อมูลเกิดผิดพลาดขึ้นได้โดยทั่วไปค่าของ Bit rate นั้นจะใช้ค่าต่าง ๆ ดังต่อไปนี้คือ 110 , 150 , 300 , 1200 , 2400 , 4800 , 9600 บิตต่อวินาที สำหรับในส่วนนี้สมมุติว่าเราต้องการส่งด้วยอัตรา 2400 บิต และข้อมูลที่ต้องการจะส่งคือ 0B2H หรือ 10110010 ซึ่งเราสามารถที่จะแสดงได้ในรูปของสัญญาณดังภาพที่ 3.9



ภาพที่ 3.9 แสดงรูปสัญญาณของข้อมูลที่ถูกส่งไปตามสายส่งแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อความกว้างของสัญญาณของแต่ละบิตจะเท่ากับ 1 Bit rate/ วินาที ซึ่งจาก Bit rate ที่เราต้องการจะใช้คือ 2400 บิต นั้นจะทำให้ความกว้างของแต่ละบิตมีค่าเท่ากับ 1/2400 วินาทีหรือเท่ากับ 8*416 uSEC หรือ 3328 uSEC อย่างไรก็ตามเพื่อป้องกันความผิดพลาดที่อาจเกิดขึ้นได้ จึงมีการเพิ่มบิตต่าง ๆ ลงไปในแต่ละไบต์ของข้อมูล เพื่อช่วยในการตรวจสอบความถูกต้องของข้อมูลที่เครื่องได้รับเข้ามา สำหรับบิตต่าง ๆ ที่เพิ่มเข้ามาได้แก่ Start , Stop และ Parity Bit ซึ่งก็จะทำให้ข้อมูลในแต่ละไบต์มากกว่า 8 บิต และเวลาที่ใช้รับส่งข้อมูลก็จะมากขึ้นด้วย

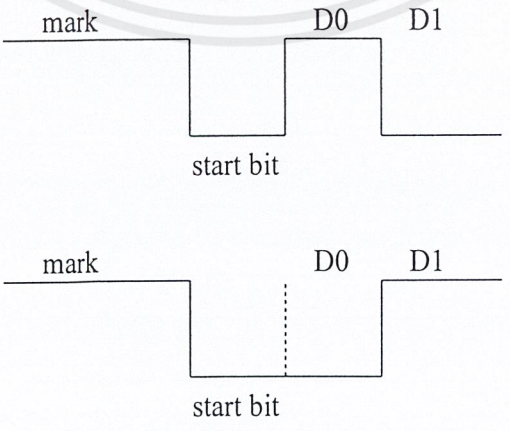
3.5.4 บิตเริ่มต้น (Start Bit)

ในการส่งผ่านข้อมูลแบบอนุกรมนี้ เราจำเป็นที่จะต้องทำให้อุปกรณ์ที่จะรับข้อมูลทราบว่าข้อมูลที่ส่งมานั้นเริ่มต้นที่จุดใด ดังนั้นเราจึงจำเป็นที่จะต้องเพิ่มข้อมูล 1 บิต ลงไปก่อนหน้าข้อมูลจริงที่จะทำการส่ง (การส่งอนุกรมจะส่งบิตที่ 0 เป็นบิตแรกและบิตที่ 7 เป็นบิตสุดท้าย) คือทำการเพิ่มบิตนี้ลงไปหน้าบิตที่ 0 นั่นเองและเรียกบิตนี้ว่า บิตเริ่มต้น

หน้าที่ของ บิตเริ่มต้น นี้นอกจากจะใช้ในการบอกว่าข้อมูลนั้นเริ่มต้นที่ใดแล้ว ยังทำงานร่วมกับ บิตสิ้นสุด เพื่อช่วยในการแยกข้อมูลแต่ละชุดออกจากกันและความกว้างของบิตนี้จะเท่ากับความกว้างของบิตอื่น ๆ ในข้อมูลที่จะส่ง (บิตที่ 0-7)

เมื่ออุปกรณ์ที่จะส่งข้อมูลยังไม่ได้ทำการส่งข้อมูลใด ๆ ออกมานั้น สายส่งจะอยู่ในสภาวะที่เรียกว่า “mark” ซึ่งเป็นสภาวะที่ไม่มีการรับส่งข้อมูลใด ๆ เกิดขึ้นในที่นี้เราจะสมมุติให้ mark ของสายส่งเป็นลอจิกหนึ่ง บิตเริ่มต้นที่จะเพิ่มเข้าไปนี้จะมีลอจิกที่ตรงข้ามกับลอจิกของ mark ดังนั้นในกรณีนี้บิตเริ่มต้นจะมีลอจิกเป็น 0

สำหรับบิตเริ่มต้นนี้จะมีความกว้างเท่ากับ 1 บิต ของข้อมูลเช่นใน 1 บิตของข้อมูลมีความยาวเท่ากับ 416 usec ด้วยในภาพที่ 3.10 จะแสดงให้เห็นถึงบิตเริ่มต้นที่เพิ่มเข้าไปก่อนหน้าข้อมูล (ก่อนหน้า D0)



ภาพที่ 3.10 การเพิ่ม Start Bit เข้าไปก่อนหน้า bit D0 เป็น “1” และ “0” ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

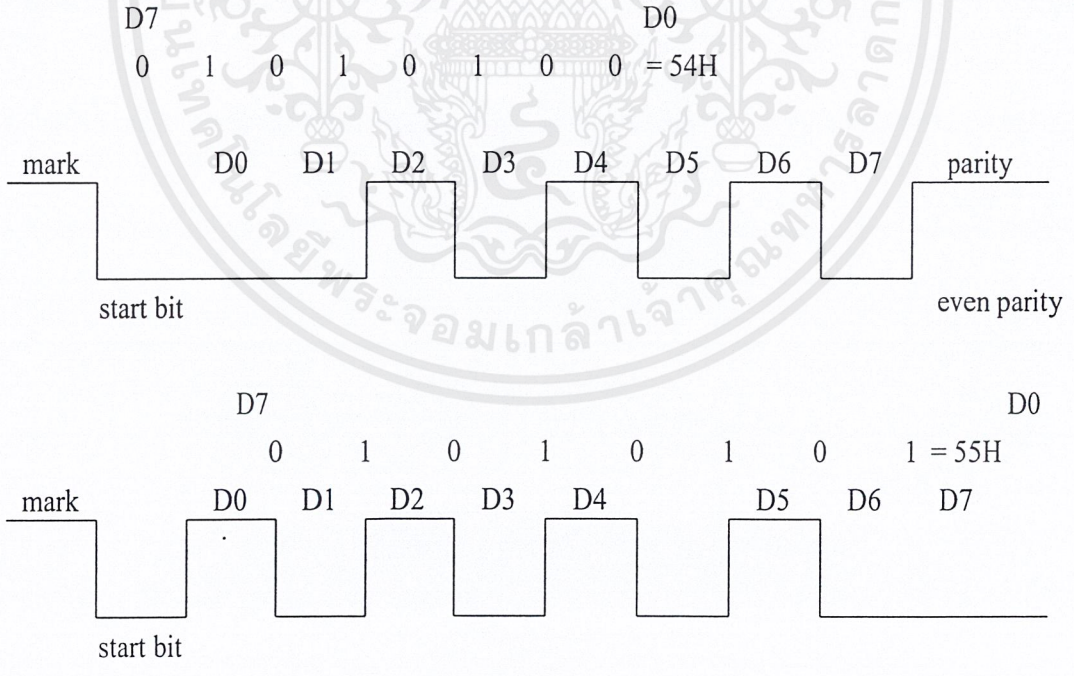
3.5.5 พาริตี้บิต (Parity Bit)

โดยที่บิตนี้จะทำหน้าที่ในการบอกให้ส่วนรับข้อมูลทราบว่าข้อมูลที่ส่งออกมาแต่ละไบต์นั้นมีจำนวนบิตที่เป็นหนึ่งอยู่เป็นจำนวนคู่หรือคี่ เช่น ข้อมูล 54H หรือ 01010111 จะมีจำนวนบิตที่เป็น "1" อยู่เป็นจำนวนคี่เป็นต้น สำหรับบิตที่ใช้ในการตรวจสอบนี้เรียกว่า บิตเริ่มต้น

parity bit นี้จะถูกส่งออกมาโดยอุปกรณ์ส่งข้อมูลซึ่งบิตนี้จะเป็น "1" หรือ "0" นั้นขึ้นกับข้อมูลที่ส่งออกมา (บิตที่ 0-7) ว่ามีจำนวนบิตเป็น "1" เป็นจำนวนคู่หรือคี่และยังขึ้นอยู่กับอุปกรณ์รับส่งข้อมูลด้วยว่าถูกออกแบบไว้ให้รับส่ง parity bit ในลักษณะ parity คู่หรือคี่อีกด้วย

ในกรณีที่อุปกรณ์รับส่งข้อมูลถูกออกแบบไว้ให้เป็น parity คู่อุปกรณ์ส่งข้อมูลจะทำการส่ง parity bit เป็นลอจิก "1" ต่อไปเมื่อจำนวนบิตที่เป็น "1" ของข้อมูล (บิตที่ 0-7) เป็นจำนวนคี่และจะทำการส่ง parity bit เป็นลอจิก "0" เมื่อจำนวนบิตที่เป็น "1" ของข้อมูลเป็นจำนวนคู่ (คือให้เป็นจำนวนบิตที่เป็น "1" ของข้อมูลรวมกับ parity bit เป็นจำนวนคู่นั่นเอง)

สิ่งสำคัญอีกอย่าง คือ ถ้าอุปกรณ์ส่งข้อมูลทำการส่งในลักษณะใดส่วนรับข้อมูลจะต้องทำการรับในลักษณะเดียวกัน

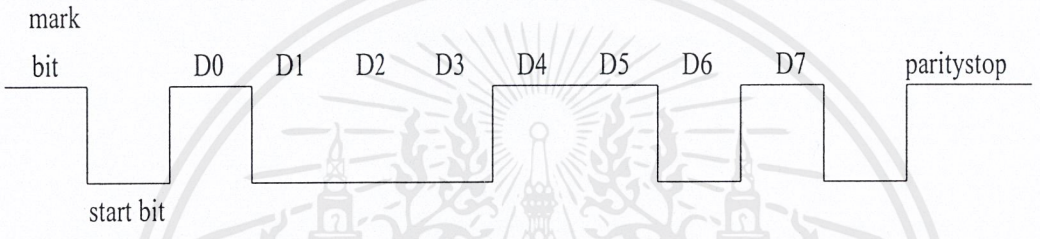


ภาพที่ 3.11 การเพิ่มลงไปในข้อมูลแต่ละไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.6 บิตสิ้นสุด (stop bit)

สำหรับบิตสุดท้ายที่เพิ่มเข้าไปนี้จะใช้ในการตรวจสอบจุดสิ้นสุดของข้อมูล บิตนี้จะถูกเพิ่มเข้าไปทีหลัง parity bit ถ้าอุปกรณ์รับข้อมูลตรวจไม่พบบิตนี้ก็แสดงว่าข้อมูลที่ได้รับเข้ามานั้นมีความผิดพลาดเกิดขึ้น สำหรับบิตสิ้นสุดนี้อาจมีจำนวน 1 , 1.5 หรือ 2 บิตก็ได้ ภาพที่ 3.12 จะแสดงข้อมูลทั้ง 8 บิตรวมทั้ง บิตเริ่มต้น , บิตสิ้นสุดและ parity bit ด้วยซึ่งจะเห็นได้ว่าสิ่งที่ส่งออกมาในแต่ละไบต์นั้นไม่ได้มีแต่ข้อมูลเท่านั้นแต่อาจมีถึง 12 บิต ดังนั้นถ้าเราทำการส่งด้วยอัตรา 2400 bit/sec เราจะต้องใช้เวลาทั้งหมดเป็น 12*416 usec หรือ 4.99 msec ไม่ใช่ 328 usec ดังที่คำนวณไว้ในตอนต้น



ภาพที่ 3.12 รูปแบบของข้อมูลแต่ละไบต์ในการรับส่งข้อมูลแบบอนุกรม

3.5.7 ลักษณะการส่งข้อมูลแบบอนุกรม

แบ่งออกเป็น

- การส่งข้อมูลแบบซิงโครนัส (Synchrous) จำเป็นจะต้องมีสัญญานาฬิกาเข้ามาเพื่อใช้ในการควบคุมการส่งข้อมูล ฉะนั้นจึงต้องเพิ่มสายส่งสำหรับสัญญาณนาฬิกาอีกเส้นหนึ่งด้วย
- การส่งข้อมูลแบบอะซิงโครนัส (Asynchrous) ไม่มีสัญญาณนาฬิกาควบคุม ดังนั้นจึงจำเป็นต้องเพิ่ม start bit , stop bit และ parity bit เพื่อจะให้ตัวรับทราบว่าส่วนใดเป็นข้อมูลที่ส่งออกมา

3.6 ช่องทางการสื่อสาร (Communication Channeling)

ในการรับส่งข้อมูลระหว่างกันนั้น อาจแบ่งตามลักษณะและการรับส่งได้เป็น 3 วิธี คือ

- การรับหรือส่งทางเดียว (Simplex)
- การรับส่งแบบผลัดกันส่ง (Half Duplex)
- การรับส่งสวนทางได้พร้อมกัน (Full Duplex)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งสามวิธีมีข้อดีและข้อเสียในตัวมันเอง ความจริงแล้วเราใช้ในการรับส่งทั้งสามวิธีนี้ในชีวิตประจำวันอยู่ตลอดเวลา ไม่ว่าจะเป็นการชมโทรทัศน์ การฟังเพลง การสนทนา หรือในการทำงานต่าง ๆ

3.6.1 ซิมเพล็กซ์

การสื่อสารแบบซิมเพล็กซ์ ที่เรียกกันว่า การสื่อสารทางเดียว การสื่อสารแบบซิม-เพล็กซ์เป็นการทำงานในทิศทางเดียวเท่านั้น และต้องการช่องทางการสื่อสาร พื้นฐานการสื่อสารแบบซิม-เพล็กซ์ คือ ธุรกิจวิทยุกระจายเสียงทั่วไป ข้อมูลข่าวสารจะไหลไปในทิศทางเดียวจากผู้ประกาศไปยังผู้ฟัง ผู้ฟังจะไม่สามารถใช้เครื่องรับวิทยุเพื่อตอบสนองไปยังผู้ประกาศได้ และตัวอย่างการสื่อสารข้อมูลแบบซิมเพล็กซ์ คือ การอินเตอร์เฟสระหว่างคอมพิวเตอร์ และพริ้นเตอร์ (printer) ข้อมูลจะส่งจากคอมพิวเตอร์ไปยังพริ้นเตอร์เท่านั้น พริ้นเตอร์ไม่สามารถส่งข้อมูลกลับมายังคอมพิวเตอร์ได้

3.6.2 ฮาล์ฟดูเพล็กซ์

การสื่อสารแบบฮาล์ฟดูเพล็กซ์สามารถทำการรับส่งได้ในแต่ละทิศทาง แต่ทำในทิศทางเดียวที่เวลานั้น มันสามารถจะทำการสื่อสารสองช่องทางสลับกัน การสื่อสารแบบฮาล์ฟดู-เพล็กซ์ต้องการช่องทางที่สามารถทำการสวิทซ์เพื่อเปลี่ยนทิศทาง ตัวอย่างของการสื่อสาร คือ ระบบวิทยุสองทาง เช่น เมื่อคนหนึ่งส่งอีกคนก็ทำการรับ เมื่อต้องการเปลี่ยนทิศทางของการสื่อสาร คนที่ทำการส่งต้องสวิตซ์ที่โหมดรับ และคนที่ทำการรับก็ต้องสวิตซ์ที่โหมดส่ง

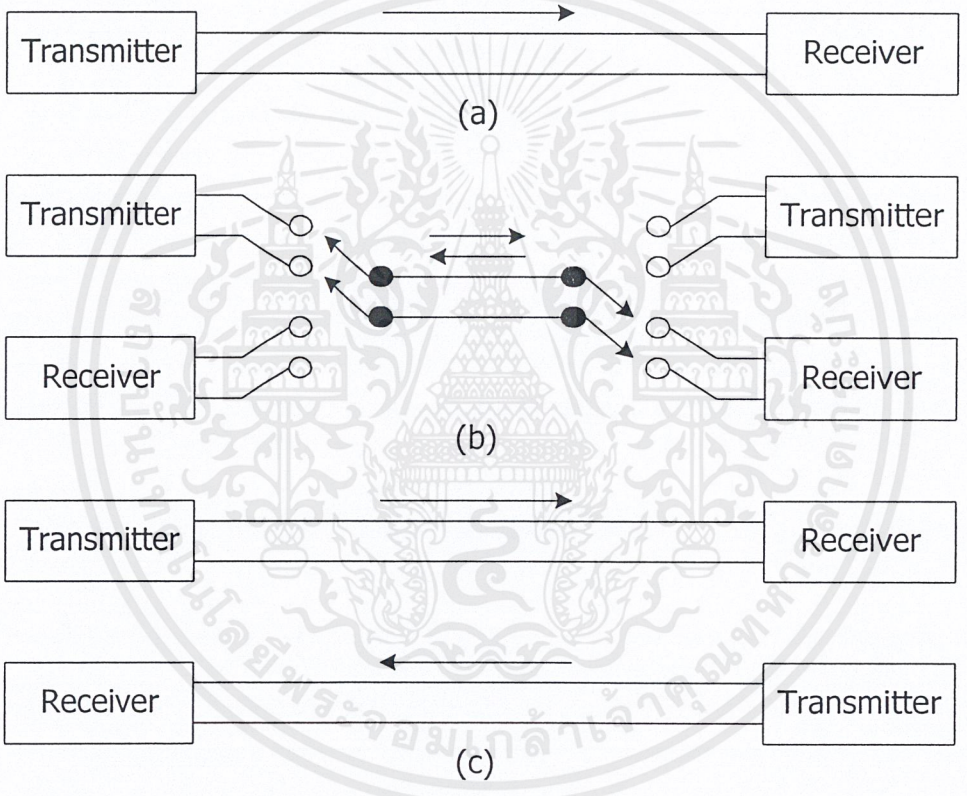
3.6.3 ฟูลดูเพล็กซ์

การสื่อสารแบบฟูลดูเพล็กซ์ จะทำได้สองทิศทางในเวลาเดียวกัน ฟูลดูเพล็กซ์ต้องการช่องทางการสื่อสารสองช่องทางเพื่อนำพาข้อมูลข่าวสารในแต่ละทิศทาง การสื่อสารแบบฟูลดูเพล็กซ์เป็นพื้นฐานในการสื่อสารระหว่างคอมพิวเตอร์ ภาพที่ 3.13 (c) แสดงถึงหลักการช่องทางการสื่อสารทั้งสองยอมให้แต่ละอุปกรณ์ปลายทาง (Terminal) สามารถส่งและรับในเวลาเดียวกัน

แต่ละแบบการรับส่งดังกล่าว มีคุณสมบัติเฉพาะตัวของมันเอง และในบางกรณีจะนำมาใช้ทดแทนกันไม่ได้เลย หรือจะตัดแบบหนึ่งทิ้งไปจากระบบเช่นกัน ในตอนนี้เราจะพูดถึงราย-ละเอียดและคุณสมบัติการรับส่งข้อมูลทั้งสามแบบนี้ โดยจะเน้นไปที่การรับส่งข้อมูลแบบผลัดกันส่ง (half duplex) และการรับส่งข้อมูลแบบสวนทางได้พร้อมกัน (full duplex) ซึ่งเป็นแบบที่เราใช้ในการส่งข้อมูลอนุกรมของคอมพิวเตอร์นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การติดต่อสื่อสารที่รับหรือส่งทางเดียวนั้นเราเรียกมันว่า เป็นการสื่อสารแบบ Simplex ตัวอย่างง่าย ๆ ที่เห็นได้ชัดคือ การรับส่งทางโทรทัศน์ และวิทยุกระจายเสียงนั่นเอง สถานีโทรทัศน์จะเป็นตัวส่งและเครื่องรับทำหน้าที่รับแต่เพียงอย่างเดียว จะส่งข่าวหรือภาพกลับมายังสถานีส่งไม่ได้ การสื่อสารแบบ Simplex นี้ เรามักจะไม่ค่อยนำมาใช้ในการสื่อสารข้อมูล เนื่องจากเราจำเป็นต้องตอบโต้กันระหว่างการรับส่งข้อมูล หรือบางทีก็จะเปลี่ยนจากผู้รับเป็นผู้ส่งซึ่งทำไม่ได้สำหรับการติดต่อกันในแบบ Simplex นี้ การสื่อสารแบบ Simplex นอกจากจะใช้สำหรับส่งโทรทัศน์และวิทยุกระจายเสียงแล้ว เครื่องโทรพิมพ์ตามสำนักพิมพ์บางชนิดอาจใช้การติดต่อแบบนี้เช่นกันในการรับข่าวสารจากที่อื่น ๆ เพียงอย่างเดียว



ภาพที่ 3.13 การสื่อสารข้อมูลแบบต่าง ๆ

(a) การสื่อสารแบบซิมเพล็กซ์ (b) การสื่อสารแบบฮาล์ฟดูเพล็กซ์ (c) การสื่อสารแบบฟูลดูเพล็กซ์

3.6.4 Full Duplex และ Half Duplex

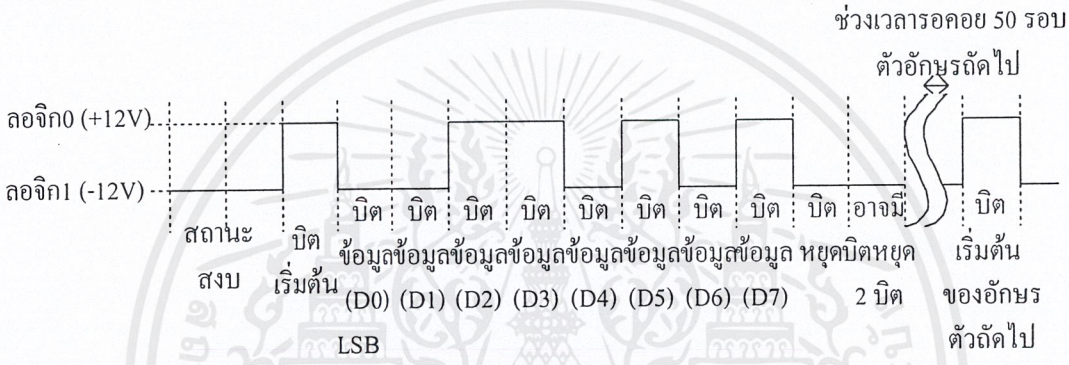
ส่วนการรับส่งแบบทั้งสองนี้ เราเรียกว่า การรับส่งแบบ Half Duplex มีคุณสมบัติสามารถรับและส่งข้อมูลได้แต่ว่าต้องสลับกันส่ง จะส่งพร้อมกันทั้งสองด้านไม่ได้ อุปกรณ์ที่ใช้ในการติดต่อแบบ Half Duplex ได้แก่ วิทยุมือถือ และ Intercom เป็นต้น เมื่อฝ่ายใดฝ่ายหนึ่งส่งอีกฝ่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำหน้าที่รับจนกระทั่งฝ่ายแรกส่งจบฝ่ายหลังจึงจะกลับเป็นผู้ส่งได้ และฝ่ายส่งในตอนแรกก็จะเป็นผู้รับสลับกันเช่นนี้เรื่อยไป ทั้งสองฝ่ายจะเป็นผู้ส่งพร้อมกันไม่ได้ เพราะสัญญาณจะชนกันทำให้ฟังไม่รู้เรื่อง การส่งในแบบ Half Duplex นับว่าซับซ้อนกว่าแบบ Simplex เพราะทั้งสองด้านสามารถทำหน้าที่รับและส่งได้ตามลำดับ

แบบที่ซับซ้อนที่สุดก็คือ การรับส่งในแบบสวนทางได้พร้อมกันซึ่งเรียกว่า Full Duplex การรับส่งแบบนี้ผู้รับและส่งสามารถรับและส่งพร้อม ๆ กันในเวลาเดียวกันได้ ไม่จำเป็นต้องรอให้อีกฝ่ายหนึ่งส่งจบก่อนอย่างใน Half Duplex ตัวอย่างเช่น การพูดโทรศัพท์ของเรา

3.7 รูปแบบของข้อมูลอนุกรมและอัตราบอดในการสื่อสารข้อมูลอนุกรม



ภาพที่ 3.14 รูปแบบของสัญญาณข้อมูลอนุกรมที่ใช้ในการสื่อสาร

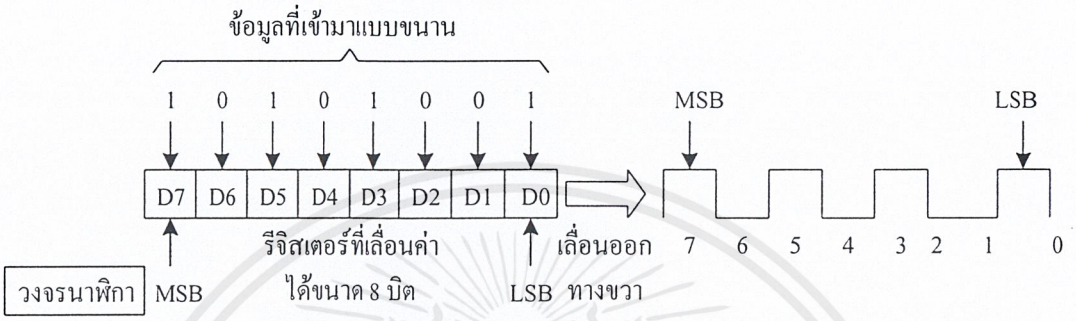
ตารางที่ 3.1อัตราบอดและช่วงเวลาของแต่ละบิตข้อมูลในการสื่อสารข้อมูลอนุกรม

อัตราบอด	ช่วงเวลาของแต่ละบิต
110	9.91 ms
150	6.67 ms
300	3.33 ms
600	1.67 ms
1200	0.833 ms
2400	0.417 ms
4800	0.208 ms
9600	0.104 ms
19200	0.052 ms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7.1 การเชื่อมต่อแบบอนุกรมและ UART

ในภาพที่ 3.15 แสดงการแปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรม โดยเริ่มแรกข้อมูลแบบขนานจะถูกนำไปเก็บไว้ในรีจิสเตอร์ Shift Register หลังจากนั้นจะใช้สัญญาณนาฬิกาในการเลื่อนค่าในรีจิสเตอร์ออกมาทีละบิต (โดยเลื่อนค่าไปทางขวามือ) โดยบิตแรกที่เลื่อนออกมา คือ บิต LSB ของข้อมูลและบิตที่สองที่ถูกเลื่อนออกมาก็คือ บิตที่อยู่ถัดจากบิต LSB และบิตต่อ ๆ ไปสำหรับบิตสุดท้ายที่ถูกเลื่อนออกมาก็คือ บิต MSB ของข้อมูล

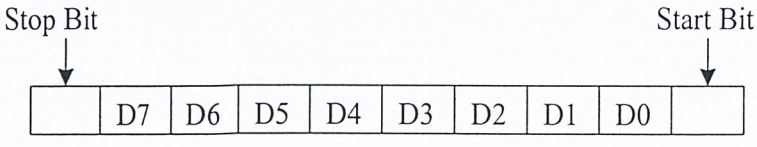


ภาพที่ 3.15 การแปลงข้อมูลแบบขนานเป็นข้อมูลอนุกรม

การแปลงข้อมูลแบบอนุกรมไปเป็นข้อมูลแบบขนานนั้นจะมีขั้นตอนตรงข้ามกับที่กล่าวมา นั่นคือข้อมูลแบบอนุกรมจะถูกเลื่อนเข้ามาเก็บใน Shift Register โดยจะใช้สัญญาณนาฬิกาเป็นตัวควบคุม และหลังจากที่ได้มีการเลื่อนข้อมูลทุกบิตเข้าไปใน Shift Register ได้หมดแล้ว ข้อมูลที่อยู่ในรีจิสเตอร์นี้ก็จะถูกนำออกมาแบบขนานเพื่อนำไปใช้งานต่อไป

อุปกรณ์ที่ทำหน้าที่ แปลงข้อมูลแบบอนุกรมเป็นข้อมูลแบบขนาน และแปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรม เราเรียกว่า UART (Universal Asynchronous Receiver-Transmitter) ซึ่งเป็นวงจร LSI ซึ่งนอกจากจะมีหน้าที่ในการแปลงข้อมูลแล้ว UART ยังมีหน่วยควบคุมและหน่วยตรวจสอบการทำงานอีกด้วย

ในการส่งข้อมูลขนาด 8 บิต แบบอนุกรมนี้จะต้องมีบิตสตาร์ต (Start Bit) และบิตสตอป (Stop Bit) เพิ่มขึ้นมา ซึ่งจะทำให้ข้อมูลที่ถูกส่งไปจริง ๆ นั้นมีขนาด 10 บิต ในภาพที่ 3.16 แสดงเวิร์ดข้อมูลที่มีบิตข้อมูล 8 บิต บิตสตาร์ต 1 บิต และบิตสตอป 1 บิต โดยที่บิตสตาร์ตมีค่า 0 บอก UART ที่รับข้อมูลให้รู้ว่ามีข้อมูลกำลังเข้ามา และบิตสตอปที่มีค่า 1 จะบอก UART ที่รับข้อมูลให้รู้วาการส่งข้อมูลได้เสร็จสิ้นลงแล้ว



ภาพที่ 3.16 เวิร์ดข้อมูลขนาด 8 บิตกับ Stsrt Bit และ Stop Bit ที่ใช้ในการ โอนย้ายข้อมูลแบบอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราเรียกความเร็วในการส่งข้อมูลของ UART ว่าอัตราบอด (Baud Rate) มีหน่วยเป็นจำนวนบิตต่อวินาที (Bit per Second) ซึ่งจะบอกจำนวนบิตที่รับส่งในเวลา 1 วินาที เช่น การส่งข้อมูลด้วยอัตรา 1200 บอด ก็คือการส่งข้อมูลตัวอักขระขนาด 10 บิต (บิตสตาร์ต 1 บิต บิตข้อมูล 8 บิต และบิตสตอป 1 บิต) ได้ 120 ตัวอักขระใน 1 วินาที ซึ่งตารางที่ 2.4 แสดงอัตราบอดของ UART ที่ใช้กันโดยทั่วไป

การส่งข้อมูลด้วยอัตรา 110 บอด นั้นจะมีรูปแบบแตกต่างจากอัตราบอดอื่น ซึ่งในอัตรานี้จะต้องใช้บิตสตาร์ต 1 บิต และบิตสตอป 2 บิต ดังนั้นจึงทำให้ต้องส่งข้อมูลที่มีขนาด 11 บิต

เมื่อนำบิตที่ 8 ของข้อมูลมาใช้ในการตรวจสอบความผิดพลาดในการสื่อสารข้อมูล ซึ่งจะเรียกว่า บิตพาริตี้ (Parity Bit) UART ส่วนใหญ่สามารถสร้างและทำการตรวจสอบข้อมูลนั้นว่าเป็นพาริตี้คู่หรือพาริตี้คี่ได้ ในการสร้างพาริตี้คู่ UART จะทำการเซตหรือเคลียร์ค่าในบิตพาริตี้เพื่อจะให้ข้อมูลทั้ง 8 บิต มีตัวเลข 1 เป็นจำนวนคู่ และในการสร้างพาริตี้คี่ UART จะทำการเซตหรือเคลียร์ค่าในบิตพาริตี้เพื่อให้ข้อมูลทั้ง 8 บิต มีตัวเลข 1 เป็นจำนวนคี่

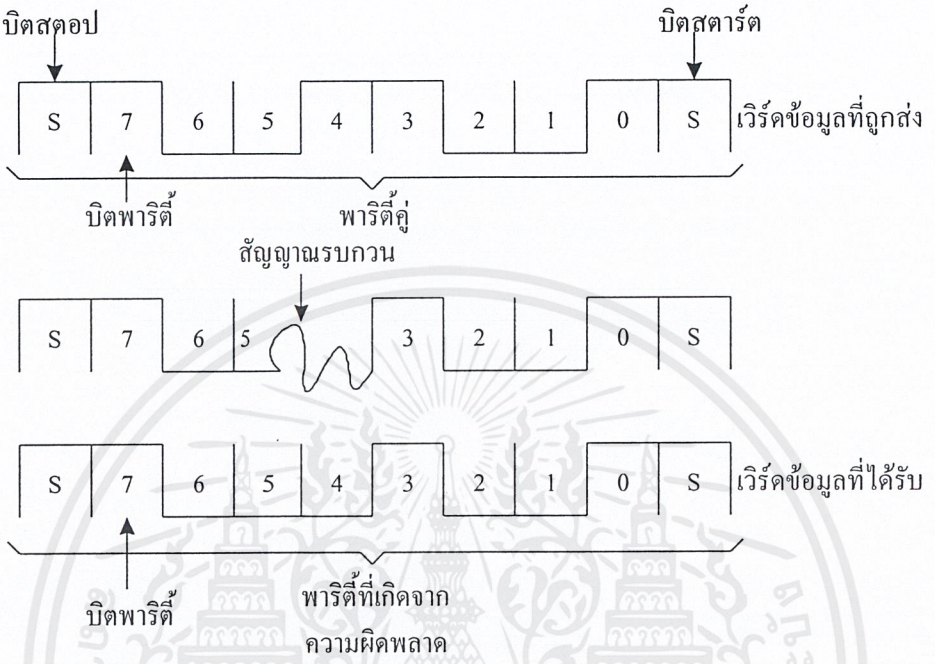
ซึ่งสามารถใช้พาริตี้คู่หรือพาริตี้คี่ในการตรวจสอบความผิดพลาดในการรับส่งข้อมูลได้เมื่อ UART ได้รับข้อมูล ก็จะทำการทดสอบดูว่าข้อมูลนั้นเป็นพาริตี้คู่หรือพาริตี้คี่ ถ้า UART พบว่าข้อมูลที่ทดสอบมีค่าพาริตี้ไม่ตรงตามที่กำหนด บิตพาริตี้ในรีจิสเตอร์สถานะของ UART ก็จะถูกเซตเพื่อแสดงว่าข้อมูลที่รับมานั้นมีข้อผิดพลาด และโปรแกรมที่ทำการรับข้อมูลนั้น ก็จะต้องขอให้มีการส่งข้อมูลมาให้กับ UART ใหม่อีกครั้ง

ตารางที่ 3.2 อัตราบอดทั่วไปที่ใช้ในการโอนย้ายข้อมูลแบบอนุกรม

อัตราบอด	ไบต์ต่อวินาที
110	10
150	15
300	30
600	60
1200	120
2400	240
4800	480
9600	960
19200	1920
38400	3840

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในภาพที่ 3.17 แสดงการส่งข้อมูลแบบอนุกรมที่มีค่าพาริตี้เปลี่ยนไป เนื่องจากสัญญาณรบกวน (noise) โดยบิตที่ 4 ในรูปจะถูกสัญญาณรบกวนทำให้มีการเปลี่ยนค่าจาก 1 ไปเป็น 0 ซึ่งทำให้ข้อมูลที่ได้รับนั้นไม่ถูกต้อง

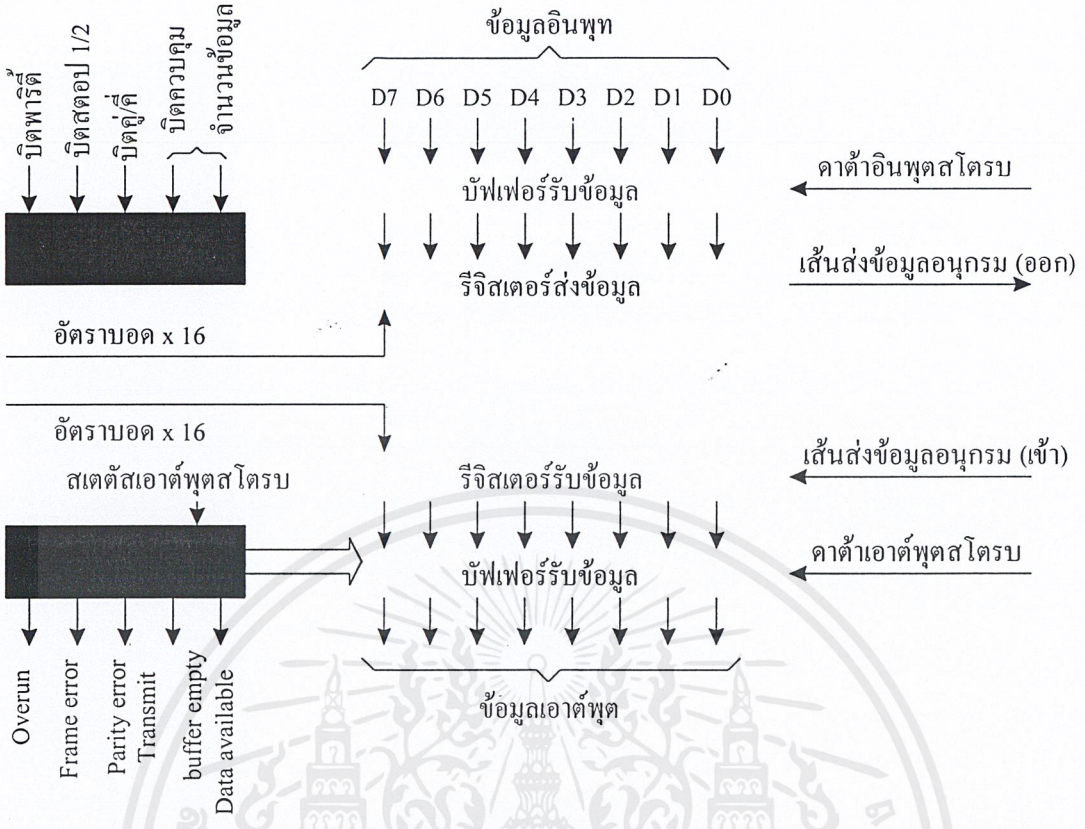


ภาพที่ 3.17 แสดงการใช้บิตพาริตี้เพื่อตรวจสอบความผิดพลาดในการโอนย้ายข้อมูลแบบอนุกรม

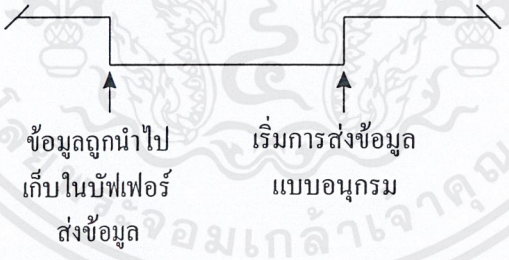
ภาพที่ 3.18 แสดงบล็อกไดอะแกรมของ UART แบบง่าย ๆ จากรูปจะพบว่าสามารถแบ่ง UART ออกเป็น 4 ส่วนได้แก่ ส่วนที่ทำหน้าที่ส่งข้อมูล ส่วนที่ทำหน้าที่รับข้อมูล ส่วนที่กำหนดสถานะ และส่วนที่เป็นวงจรควบคุม

ส่วนที่มีหน้าที่ส่งข้อมูลของ UART แยกออกได้เป็น 2 ส่วน ซึ่งได้แก่ บัฟเฟอร์ส่งข้อมูล (Transmitter data output buffer) กับรีจิสเตอร์ส่งข้อมูล (Transmit register) โดยบิตข้อมูล 8 บิต จะถูกนำไปเก็บในบัฟเฟอร์ส่งข้อมูล เมื่อสัญญาณควบคุมดาต้าอินพุทสโตรบ (Data input strobe) เปลี่ยนค่าจาก 1 เป็น 0 และการส่งข้อมูลแบบอนุกรมจะเริ่มขึ้นเมื่อสัญญาณควบคุมนี้เปลี่ยนค่าจาก 0 เป็น 1 ดังภาพที่ 3.19 หลังจากนั้น รีจิสเตอร์ส่งข้อมูลจะทำหน้าที่เลื่อนข้อมูลส่งออกไปยังเส้นส่งข้อมูลอนุกรม โดยเริ่มจากบิตสตาร์ต ถัดมาเป็นบิตข้อมูล D0 ถึง D7 และบิตสตอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.18 บล็อกไดอะแกรมของ UART



ภาพที่ 3.19 สัญญาณดาต้าอินพุทสโตรบ

ส่วนที่ทำหน้าที่รับข้อมูลของ UART จะมีการทำงานตรงกันข้ามกับส่วนที่ทำหน้าที่ส่งข้อมูล ข้อมูลที่เข้ามาทางเส้นรับข้อมูลอนุกรม (เข้า) จะถูกเลื่อนเข้าไปเก็บในรีจิสเตอร์รับข้อมูล โดยการเลื่อนค่า 10 หรือ 11 ครั้ง การทำงานจะเริ่มเมื่อมีบิตสตาร์ตเข้ามา และเมื่อข้อมูลทั้งหมดถูกเลื่อนเข้าไปเก็บในรีจิสเตอร์รับข้อมูล (Receive register) แล้ว ข้อมูลในรีจิสเตอร์รับข้อมูล จะถูกนำไปเก็บในบัฟเฟอร์รับข้อมูล (Received-data output buffer) เมื่อมีสัญญาณควบคุมดาต้าเอาท์พุตสโตรบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งรีจิสเตอร์รับข้อมูลและรีจิสเตอร์ส่งข้อมูลจะได้รับสัญญาณนาฬิกาขนาด 16 หรือ 64 เท่าของอัตราบอดที่ใช้ในการเลื่อนค่าในรีจิสเตอร์

เราสามารถนำข้อมูลในรีจิสเตอร์สถานะของ UART ไปใช้ได้ โดยการส่งสัญญาณควบคุมสเตตัสเอาท์พุตสโตรบ (Status output strobe) ซึ่งในรีจิสเตอร์สถานะของ UART จะมีบิตบอกสถานะต่าง ๆ ดังนี้

1. บิต OR (Overun) บิตนี้จะมีค่าเป็น 1 เมื่อข้อมูลชิ้นใหม่เข้ามาทับข้อมูลชิ้นเดิมที่เก็บอยู่ ซึ่งข้อมูลชิ้นเดิมยังไม่ได้ถูกนำไปเก็บในบัฟเฟอร์รับข้อมูล

2. บิต FE (Framing error) บิตนี้จะมีค่าเป็น 1 ถ้า UART ไม่พบบิตสตอป ซึ่งอาจเป็นเพราะว่า UART ไม่ได้อ่านบิตสตาร์ตจากตำแหน่งที่ถูกต้อง ซึ่งหมายความว่า UART เริ่มทำงานกับบิตที่ไม่ใช่บิตสตาร์ต

3. บิต PE (Parity error) บิตนี้จะมีค่าเป็น 1 เมื่อ UART ได้ตรวจสอบพบว่าข้อมูลที่ได้รับมีพาริตี้ไม่ขตรงกับค่าในบิตพาริตี้ของข้อมูล เราจะกำหนดให้ UART ทำการทดสอบค่าแบบพาริตี้คู่หรือพาริตี้คี่ได้ โดยระบุไว้ที่วงจรควบคุมก่อนที่จะนำ UART มาทำการรับข้อมูล

4. บิต TBE (Transmit buffer empty) บิตนี้จะมีค่าเป็น 1 เมื่อ UART ได้ทำการส่งข้อมูลออกไปแล้ว ซึ่งทำให้เราสามารถนำข้อมูลชิ้นต่อไปที่จะส่งเก็บลงในบัฟเฟอร์ส่งข้อมูลได้

5. บิต DA (Data available) บิตนี้จะมีค่าเป็น 1 เมื่อ UART ได้รับข้อมูลชิ้นใหม่เข้ามา และสามารถทำการอ่านข้อมูลนี้ได้ โดยส่งสัญญาณดาต้าเอาท์พุตสโตรบ

รีจิสเตอร์ควบคุมการทำงานของ UART ทำให้เราสามารถกำหนดโหมดการทำงานของ UART ได้ บิตควบคุมจำนวนข้อมูลทั้ง 2 บิต จะช่วยให้เราสามารถเลือกจำนวนของข้อมูลจริงที่รับมาว่าเป็น 5 บิต 6 บิต 7 บิต หรือ 8 บิต โดยเราจะใช้ข้อมูลจริงขนาด 7 บิต ในการส่งข้อมูลที่ใช้รหัสแอสกี ข้อมูลจริงขนาด 5 บิต จะใช้ในการส่งของเครื่องโทรพิมพ์ ข้อมูลจริงขนาด 6 บิต จะใช้ในการส่งข้อมูลที่มีการย่อขนาด ข้อมูลจริงขนาด 8 บิต จะใช้เมื่อไม่มีการใช้บิตพาริตี้ แต่ผู้ใช้ต้องการที่จะส่งข้อมูลขนาด 1 ไบต์เต็ม

บิตควบคุมคู่/คี่ จะใช้ในการกำหนดพาริตี้ที่ใช้ว่าเป็นพาริตี้คู่หรือพาริตี้คี่ แต่บิตควบคุมนี้จะถูกใช้ เมื่อต้องการใช้พาริตี้เท่านั้น ในการส่งข้อมูลรหัสแอสกีขนาด 7 บิต โดยบิตที่ 8 จะเป็นบิตพาริตี้และเป็นบิตสุดท้ายของข้อมูลที่ส่งการกำหนดบิตคู่/คี่ จะเป็นตัวบอก UART ว่าให้ทำการตรวจสอบค่าข้อมูลที่ได้รับแบบพาริตี้คู่หรือพาริตี้คี่

บิตสตอป 1/2 ของวงจรควบคุมจะกำหนดจำนวนบิตสตอปที่ใช้ในการส่งข้อมูล โดยการส่งข้อมูลด้วยอัตรา 110 บอด จะต้องใช้บิตสตอป 2 บิตเสมอ บางบครั้งอาจมีบิตควบคุมพิเศษเพิ่มเข้ามา ซึ่งทำให้สามารถเลือกใช้บิตสตอป 1.5 บิต ซึ่งจะใช้ในการส่งข้อมูลมาตรฐานแบบเก่าขนาด 5 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในปัจจุบัน UART ถูกนำมารวมกับไอซีพิเศษที่ทำหน้าที่สร้างสัญญาณอัตราบอด โดยไอซีนี้จะสามารถสร้างสัญญาณที่มีอัตราบอดเป็น 16 หรือ 64 เท่าของอัตราบอดมาตรฐาน โดยสัญญาณนี้จะถูกสร้างจากวงจรกำเนิดสัญญาณแบบคริสตอล ทำให้ได้อัตราบอดที่มีอัตราคงที่และเที่ยงตรงมาก

การส่งข้อมูลของ UART จะเป็นแบบอะซิงโครนัส (Asynchronous) ซึ่งหมายความว่าเวลาระหว่างเวิร์ดข้อมูลแต่ละตัวที่รับเข้ามาจะไม่แน่นอน เช่น ในคีย์บอดเราจะพบว่าเวลาระหว่างการกดปุ่มแต่ละปุ่มจะไม่แน่นอน ในการส่งข้อมูลที่เป็นตัวอักขระในรหัสแอสกี เราจะพบว่าเวลาระหว่างบิตแต่ละบิตที่ส่งออกไปจะเป็นแบบซิงโครนัส แต่เวลาระหว่างตัวอักขระแต่ละตัวจะเป็นแบบอะซิงโครนัส เนื่องจากในการส่งตัวอักขระตัวหนึ่ง ๆ บิตแต่ละบิตของตัวอักขระนี้จะถูกส่งไปด้วยอัตราบอดเดียวกัน แต่สำหรับเวลาระหว่างตัวอักขระแต่ละตัวนั้นจะขึ้นอยู่กับการกดปุ่มคีย์-บอดของผู้ใช้

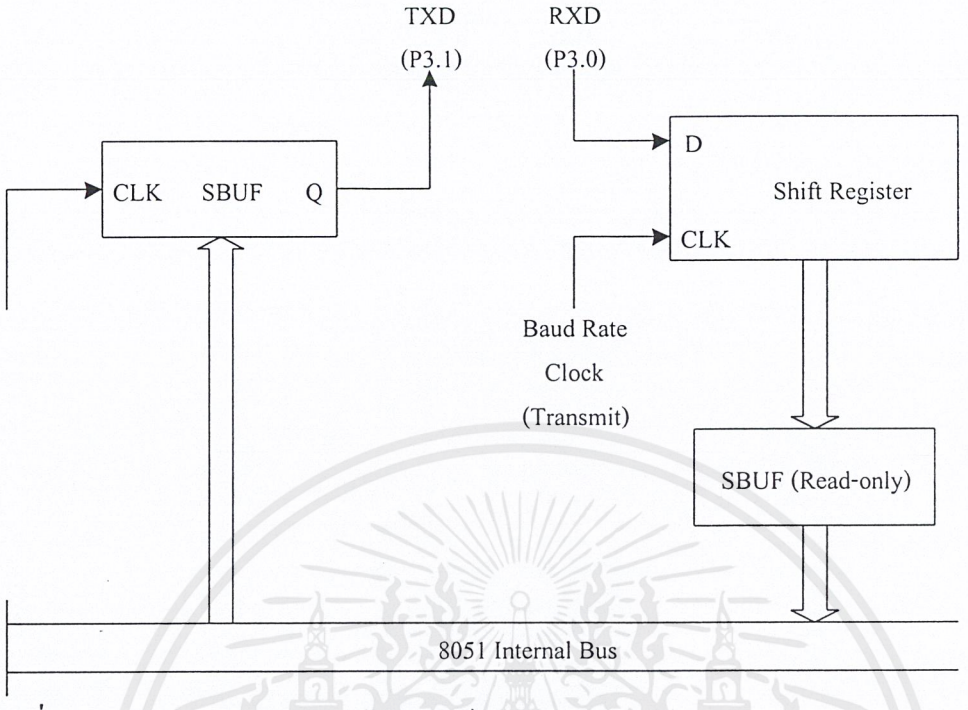
3.7.2 MCS-51 กับการรับส่งข้อมูลแบบอนุกรม

การรับส่งข้อมูลแบบอนุกรม กับไมโครคอลโทรลเลอร์ MCS-51 นั้น ภายในชิพ MCS-51จะมี UART อยู่ในตัว ซึ่งเป็นข้อดีของไมโครคอนโทรลเลอร์ ถ้าเป็นไมโครโปรเซสเซอร์ เช่น เบอร์ Z-80 ถ้าต้องการรับส่งข้อมูลแบบอนุกรมจะต้องนำชิพ UART มาประกอบด้วย พอร์ตอนุกรมของ MCS-51 จะใช้ขา TXD และ RXD ในการรับส่งข้อมูล โดยขาทั้งสองจะอยู่ในพอร์ต 3 คือ P3.1 หรือขา 11 เป็น TXD และ P3.0 หรือขา 10 เป็น RXD พอร์ตอนุกรมของ MCS-51 สามารถทำงานแบบ Full Duplex ได้ คือสามารถส่งและรับข้อมูลในเวลาเดียวกันได้ โดยในการรับและส่งข้อมูลจะมีบัฟเฟอร์สำหรับเก็บข้อมูลให้ใช้

รีจิสเตอร์ที่สำคัญในการรับส่งข้อมูลคือ SBUF และ SCON ซึ่งเป็นรีจิสเตอร์ที่อยู่ใน Special Function Registers โดยรีจิสเตอร์ Serial Port Buffer (SBUF) จะอยู่ในตำแหน่ง 99H ถ้าเขียนข้อมูลไปที่ตำแหน่งนี้ จะเป็นการรับส่งข้อมูลออกทางพอร์ตอนุกรม และถ้าอ่านข้อมูลจากตำแหน่งนี้ จะเป็นการรับข้อมูลจากพอร์ตอนุกรม โดยใน SBUF จะประกอบด้วยบัฟเฟอร์ 2 ตัว สำหรับส่งและรับข้อมูล ดังภาพที่ 3.20

สำหรับ Serial Port Control Register (SCON) ซึ่งอยู่ที่ตำแหน่ง 98H จะเป็นรีจิสเตอร์ที่สามารถเข้าถึงข้อมูลระดับบิตได้ รีจิสเตอร์นี้จะทำหน้าที่ควบคุมและบอกสถานะต่าง ๆ ของการรับ-ส่งข้อมูลแบบอนุกรม สำหรับความเร็วของการส่งข้อมูล (Baud Rate) สามารถหาได้จากการหารสัญญาณนาฬิกาที่ใช้กับ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.20 การรับส่งข้อมูลระหว่างรีจิสเตอร์กับบัสภายใน

3.7.3 Serial Port Control Register

MCS-51 มีโหมดการทำงานของพอร์ตอนุกรมหลายโหมด ซึ่งสามารถโปรแกรมโหมดการทำงานได้โดยการเขียนข้อมูลไปยังรีจิสเตอร์ SCON ความหมายของแต่ละบิต ก็แสดงดังตารางที่ 3.3 และ 3.4

ก่อนที่จะใช้พอร์ตอนุกรม จะต้องโปรแกรมให้กับ SCON เสียก่อน เพื่อกำหนดโหมดการทำงาน และลักษณะต่าง ๆ

ในการส่งข้อมูลทุกโหมดสามารถทำได้โดย เขียนข้อมูลไปยัง SBUF เมื่อข้อมูลถูกส่งไปแล้ว บิต T1 จะถูก set เป็น “1” ในการส่งข้อมูล จะต้องคอยตรวจสอบบิต T1 เพราะว่าถ้า T1 ยังไม่เป็น “1” แสดงว่าข้อมูลยังส่งไปไม่หมด ถ้าหากมีการเขียนข้อมูลไบต์ต่อไป ไปยัง SBUF จะทำให้เกิดข้อผิดพลาดขึ้น สำหรับในการรับข้อมูล บิต REN จะต้อง set ให้เป็น “1” ยกเว้นโหมด “0” เพื่ออนุญาตให้รับข้อมูลได้ เมื่อข้อมูลรับเข้ามาเรียบร้อยแล้ว บิต RI จะถูก set เป็น “1”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.3 บิตต่าง ๆ ของรีจิสเตอร์ SCON

บิต	ชื่อ	ตำแหน่ง	ความหมาย
SCON.7	SM0	9FH	บิตเลือกโหมดการทำงานบิต 0
SCON.6	SM1	9EH	บิตเลือกโหมดการทำงานบิต 1
SCON.5	SM2	9DH	บิตเลือกโหมดการทำงานบิต 2
SCON.4	REN	9CH	บิตแฟลกกำหนดยอมให้มีการรับข้อมูล
SCON.3	TB8	9BH	ค่าของบิต 9 สำหรับการส่งข้อมูล ในโหมด 2 และ 3 สามารถ set และ clear ได้โดย Software
SCON.2	RB8	9AH	ค่าของบิต 9 เมื่อรับข้อมูลเข้ามา
SCON.1	TI	99H	บิตแฟลกแสดงการอินเทอร์รัพท์ ภายหลังการส่งข้อมูลออกไป โดยจะ set เมื่อส่งข้อมูลออกไปหมดแล้ว และสามารถ clear ได้ด้วย Software
SCON.0	RI	98H	แฟลกแสดงการอินเทอร์รัพท์ ภายหลังรับข้อมูลเข้ามา สามารถ clear ได้ด้วย Software

ตารางที่ 3.4 แสดงโหมดต่าง ๆ ของการรับส่งแบบอนุกรม

SM0	SM1	MODE	ความหมาย	BAUD RATE
0	0	0	Shift Register	เปลี่ยนแปลงไม่ได้ (Oscillator Frequency/12)
0	1	1	8-bit UART	สามารถเปลี่ยนแปลงได้โดยกำหนดจาก Timer
1	0	2	9-bit UART	เปลี่ยนแปลงไม่ได้ (Oscillator Frequency/12หรือ /64)
1	1	3	9-bit UART	สามารถเปลี่ยนแปลงได้โดยกำหนดจาก Timer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

3.8.1 คุณสมบัติทั่วไปของไมโครคอนโทรลเลอร์เบอร์ 8051

1) เป็นไมโครคอนโทรลเลอร์ขนาด 8 บิท

2) มีวงจรออสซิลเลเตอร์และวงจรผลิตสัญญาณนาฬิกาภายในไอซี

3) มีขาสัญญาณอินพุตเอาต์พุตจำนวน 32 บิต

4) สามารถเชื่อมต่อหน่วยความจำข้อมูลภายนอก (External Data Memory) โดยอ้างตำแหน่งแอดเดรสได้ถึง 64 K

5) สามารถเชื่อมหน่วยความจำโปรแกรมภายนอก (External Program Memory) โดยอ้างตำแหน่งแอดเดรสได้ถึง 64 K

6) มีหน่วยความจำโปรแกรมภายในตัว (On-Chip Program Memory) ขนาด 4 K โดยเฉพาะเบอร์ 8052 จะมีหน่วยความจำในส่วนนี้ถึง 8 K สำหรับเบอร์ 8031 และ 8032 จะไม่มีความจำในส่วนนี้

7) มีหน่วยความจำข้อมูลภายในตัว (On-Chip Data Memory) ขนาด 128 ไบต์ โดยเฉพาะเบอร์ 8032 และ 8052 จะมีหน่วยความจำในส่วนนี้ถึง 256 ไบต์

8) หน่วยความจำข้อมูลภายในบางส่วน สามารถเข้าถึงข้อมูลระดับบิตได้ด้วย ทำให้การควบคุมหรือการตรวจสอบสถานะบิตทำได้ง่าย ส่งผลให้การเขียนโปรแกรมทำได้ง่ายมากขึ้น

9) มีไทเมอร์/เคาน์เตอร์ (Timer/Counter) ขนาด 16 บิต จำนวน 2 ตัว โดยเฉพาะเบอร์ 8032 หรือ 8052 จะมีไทเมอร์/เคาน์เตอร์จำนวน 3 ตัว

10) การอินเตอร์รัพต์สามารถทำได้จาก 5 แหล่งกำเนิด โดยเฉพาะเบอร์ 8032 และ 8052 จะทำการอินเตอร์รัพต์ได้ 6 แหล่งกำเนิด โดยการอินเตอร์รัพต์ยังสามารถจัดระดับความสำคัญได้เป็น 2 ระดับ

11) มีพอร์ตสื่อสารอนุกรมภายในตัวเอง ซึ่งทำงานเป็นแบบฟูลดูเพล็กซ์ (Full Duplex)

12) มีคำสั่งในการคำนวณทางคณิตศาสตร์และทางตรรกศาสตร์

13) คำสั่งโดยส่วนใหญ่ใช้เวลาการทำงานเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิรตซ์

14) ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว

ตัวอย่าง ไมโครคอนโทรลเลอร์ตระกูล MCS – 51 และลักษณะต่าง ๆ สามารถแสดงได้ดังตารางที่ 3.5

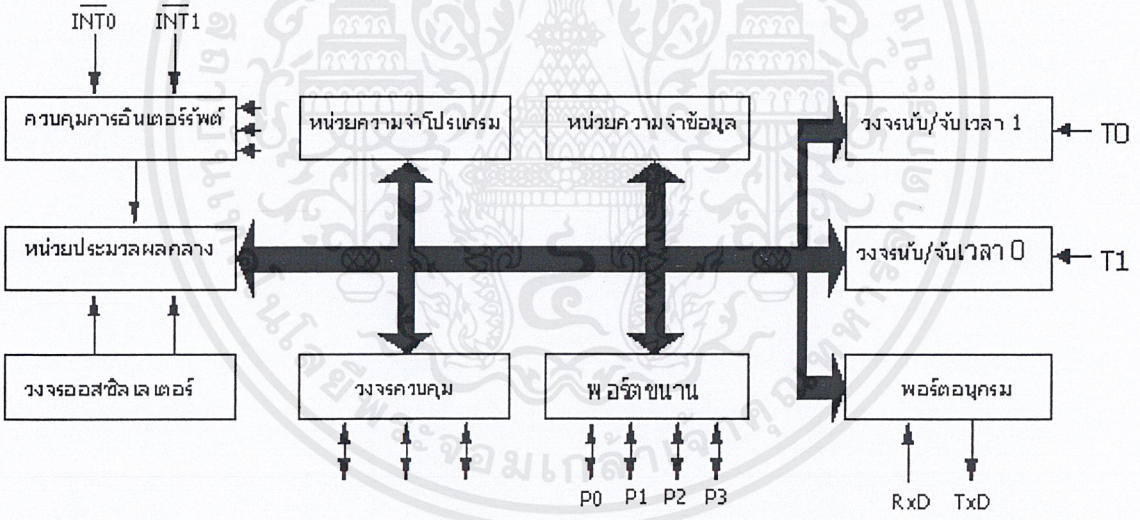
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.5 ไมโครโปรเซสเซอร์ตระกูล MCS – 51 เบอร์ต่าง ๆ

เบอร์	หน่วยความจำโปรแกรมบนชิพ	หน่วยความจำข้อมูลบนชิพ	TIMERS
8051	4K ROM	128 Bytes	2
8031	-	128 Bytes	2
8751	4K EPROM	128 Bytes	2
8052	8K ROM	256 Bytes	3
8032	-	256 Bytes	3
8752	8K EPROM	256 Bytes	3

3.8.2 โครงสร้างภายในของไมโครคอนโทรลเลอร์ MCS-51

โครงสร้างภายในพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8051 แสดงในภาพที่ 3.21 ประกอบด้วยอุปกรณ์ต่าง ๆ ดังนี้



ภาพที่ 3.21 โครงสร้างภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8051

1) หน่วยความจำภายในสำหรับเก็บข้อมูลขนาด 128 ไบต์ (Internal Data Memory 128 byte)

2) หน่วยความจำภายในสำหรับเก็บโปรแกรมขนาด 4 กิโลไบต์ (Internal Program Memory 4 Kbyte)

3) อุปกรณ์ควบคุมการอินเตอร์รัพต์ (Interrupt Control Unit)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) ตัวตั้งเวลาและตัวนับขนาด 16 บิต 2 ชุด (Time/Counter 0 and Time/Counter 1)

5) พอร์ตควบคุมการสื่อสารอนุกรมแบบ Full Deplex ซึ่งสามารถรับและส่งข้อมูลพร้อมกันได้

6) พอร์ตขนานสำหรับติดต่อกับอุปกรณ์ภายนอกจำนวน 4 พอร์ต ๆ ละ 8 บิต

7) วงจรผลิตสัญญาณนาฬิกาภายใน

3.8.3 สัญญาณต่าง ๆ ของไมโครคอนโทรลเลอร์ MCS-51

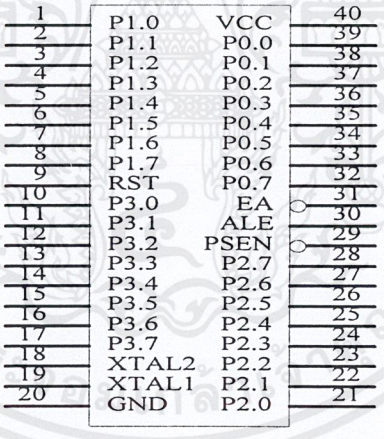
สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51 สามารถจำแนกตามการทำงานเป็น 3 กลุ่มคือ

1) กลุ่มสัญญาณตำแหน่ง เป็นตัวกำหนดตำแหน่งของหน่วยความจำ

2) กลุ่มสัญญาณควบคุม เป็นสัญญาณควบคุมการทำงานของไมโครคอนโทรลเลอร์

3) กลุ่มสัญญาณข้อมูล เป็นทางผ่านของข้อมูลระหว่างไมโครคอนโทรลเลอร์กับหน่วยความจำ

ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 เป็นไอซีขนาด 40 ขาซึ่งมีสัญญาณต่าง ๆ แสดงในภาพที่ 3.22



ภาพที่ 3.22 สัญญาณต่าง ๆ ของไมโครคอนโทรลเลอร์ MCS-51 เบอร์ 8051

หน้าที่และการใช้งานของสัญญาณต่างๆ เป็นดังนี้

1) ขา VCC เป็นขาป้อนแรงดันไฟเลี้ยง +5 โวลท์

2) ขา GND เป็นขากราวด์

3) ขารีเซต (RST) ใช้สำหรับการรีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยการรีเซตต้องคงสถานะเป็น 1 อย่างน้อยนาน 2 แมชชีนไซเกิล ในขณะที่ออสซิลเลเตอร์ยังทำงานอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) ขา ALE/$\overline{PROG}$ เป็นขาสัญญาณเพื่อทำหน้าที่ควบคุมการแลตช์ (latch) ค่าตำแหน่งแอดเดรสไบต์ต่ำ (Address Latch Enable) เมื่อต้องการติดต่อกับหน่วยความจำภายนอก นอกจากนี้ขานี้ยังทำหน้าที่เป็นอินพุตรับพัลส์ในการโปรแกรม (Program Pulse Input) ในส่วนของหน่วยความจำ EPROM สำหรับไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ที่มีหน่วยความจำภายในเป็น EPROM

5) ขา $\overline{PSEN}$ (Program Store Enable) ทำหน้าที่เป็นสัญญาณสโตรบเพื่ออ่านคำสั่งจากหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ประมวลผลคำสั่งจากหน่วยความจำภายนอก ขานี้จะส่งสัญญาณสโตรบจำนวน 2 ครั้งในแต่ละแมชชีนไซเกิล แต่ในขณะที่ติดต่อกับหน่วยความจำข้อมูลภายนอกจะไม่มีการส่งสัญญาณสโตรบแต่อย่างใด

6) ขา $\overline{EA}$ / VPP (External Access Enable/VPP) เป็นขาสำหรับเลือกใช้หน่วยความจำโปรแกรมจากภายในหรือจากภายนอก โดยถ้ามีสถานะเป็น 0 จะหมายถึงให้ไมโครคอนโทรลเลอร์รับคำสั่งจากหน่วยความจำภายนอกที่ตำแหน่งแอดเดรส 0-0FFFH (0-1FFFH ถ้าเป็นเบอร์ 8052) อย่างไรก็ตาม ถ้าบิตป้องกัน (Security Bit) ในหน่วยความจำของ EPROM ถูกโปรแกรมไว้แล้ว ไมโครคอนโทรลเลอร์จะไม่รับคำสั่งจากหน่วยความจำภายนอกเลย นอกจากนี้ขานี้ยังทำหน้าที่รับแรงดันไฟสำหรับการโปรแกรม (VPP) ขนาด 21 โวลต์ เพื่อใช้ในระหว่างการโปรแกรม EPROM

7) ขาพอร์ต 0 (Port 0) มี 8 ขา ได้แก่ ขา P0.0 – P0.7 เป็นขาพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทางสำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ต เพื่อกำหนดให้ขาพอร์ตเหล่านั้นอยู่ในสถานะปล่อยลอย ซึ่งในสถานะนี้เองที่สามารถนำมาใช้เป็นพอร์ตอินพุตอิมพีแดนซ์สูงได้ นอกจากพอร์ตนี้จะใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้วยังถูกใช้งานในการติดต่อกับหน่วยความจำภายนอกด้วย โดยทำหน้าที่ในการกำหนดแอดเดรสไบต์ต่ำ (A0-A7) ซึ่งจะใช้งานเป็นแบบมัลติเพล็กซ์กับการรับส่งข้อมูลขนาด 8 บิต (D0-D7)

8) ขาพอร์ต 1 (Port 1) มีขา 8 ขา ได้แก่ ขา P1.0-P1.7 เป็นขาพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ต เพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากนี้สำหรับเบอร์ 8032 และ 8052 ขาพอร์ต P1.1 และ P1.0 จะถูกนำมาใช้งานเป็นขา T2 และ T2EX ตามลำดับด้วย

9) ขาพอร์ต 2 (Port 2) มีขา 8 ขา ได้แก่ ขา P2.0-P2.7 เป็นขาพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า1ไปยังแต่ละบิตของพอร์ต เพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากพอร์ตนี้จะถูกใช้งานเป็นอินพุตเอาต์พุตแล้วยังถูกใช้งานในการติดต่อกับหน่วยความจำภายนอก โดยทำหน้าที่ในการกำหนดตำแหน่งแอดเดรสไบต์สูง (A8-A15)

10) ขาพอร์ต 3 (Port 3) มีขา 8 ขา ได้แก่ ขา P3.0-P3.7 เป็นขาพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของพอร์ต เพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากพอร์ตนี้จะถูกใช้งานเป็นอินพุตเอาต์พุตแล้วยังถูกใช้งานในหน้าที่พิเศษต่างๆ ดังแสดงในตารางที่ 2.2

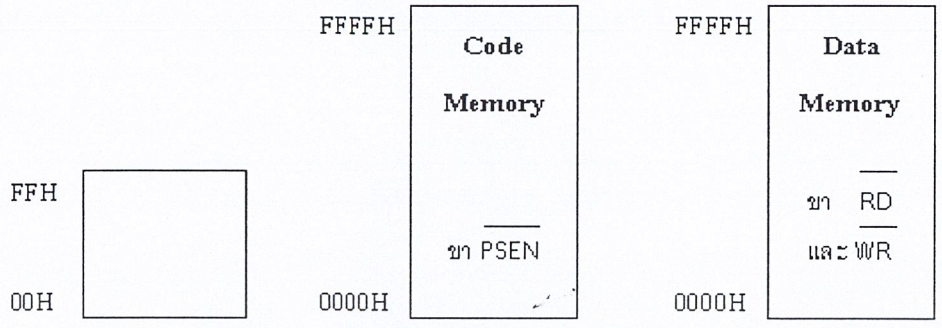
ตารางที่ 3.6 หน้าที่พิเศษของแต่ละขาของพอร์ต P3

บิต	ชื่อ	หน้าที่พิเศษ
P3.0	RXD	ใช้รับข้อมูลทางพอร์ทอนุกรม
P3.1	TXD	ใช้ส่งข้อมูลทางพอร์ทอนุกรม
P3.2	$\overline{\text{INT0}}$	อินเทอร์รัพท์ภายนอกหมายเลข 0
P3.3	$\overline{\text{INT1}}$	อินเทอร์รัพท์ภายนอกหมายเลข 1
P3.4	T0	ตัวจับเวลา / ตัวนับ ตัวที่ 0
P3.5	T1	ตัวจับเวลา / ตัวนับ ตัวที่ 1
P3.6	$\overline{\text{WR}}$	สัญญาณเขียนข้อมูลหน่วยความจำภายนอก
P3.7	$\overline{\text{RD}}$	สัญญาณอ่านข้อมูลหน่วยความจำภายนอก

3.8.4 โครงสร้างหน่วยความจำ

หน่วยความจำสำหรับ MCS-51 จะมี 2 ชนิดคือ หน่วยความจำที่ใช้เก็บโปรแกรม (ROM) กับหน่วยความจำที่ใช้เก็บข้อมูลในการประมวลผล (RAM) MCS-51 บางเบอร์เช่น 8051, 8052 จะมีหน่วยความจำโปรแกรมภายในชิพ และ MCS-51 ทุกเบอร์ สามารถอ้างหน่วยความจำโปรแกรมภายนอกได้มากที่สุด 64K และอ้างหน่วยความจำข้อมูลภายนอกได้ที่สุด 64K สำหรับหน่วยความจำ RAM ภายใน จะประกอบไปด้วย พื้นที่ใช้งานทั่วไป รีจิสเตอร์แบงค์ พื้นที่ใช้งานระดับบิต และรีจิสเตอร์ฟังก์ชันพิเศษเราอาจเขียนไดอะแกรมของหน่วยความจำของ 8051 ได้ดังรูปที่ 3.23 โดยในรูปจะบอกด้วยว่าขาใดจะแอคทีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.23 การจัดหน่วยความจำของ MCS-51

ใน 8031 จะมีหน่วยความจำภายในตั้งแต่ตำแหน่ง 00H ถึง FFH และสามารถอ้างหน่วยความจำโปรแกรมภายนอกได้ 64K ตำแหน่ง ถ้าอ่านข้อมูลจากหน่วยความจำโปรแกรมขา $\overline{\text{PSEN}}$ จะแอคทีฟ นอกจากนี้ 8031 สามารถอ้างหน่วยความจำข้อมูลภายนอกได้ 64K ตำแหน่ง โดยการติดต่อกับหน่วยความจำนี้ขา $\overline{\text{RD}}$ และ $\overline{\text{WR}}$ จะแอคทีฟ สำหรับหน่วยความจำข้อมูลภายในนั้นจะแบ่งออกได้ดังนี้

1) ชุดรีจีสเตอร์ 4 ชุด แต่ละชุดถูกเรียกว่า รีจิสเตอร์แบงค์ ที่ตำแหน่ง 00H ถึง 1FH โดยแต่ละชุดจะประกอบด้วยรีจิสเตอร์ R0 ถึง R7

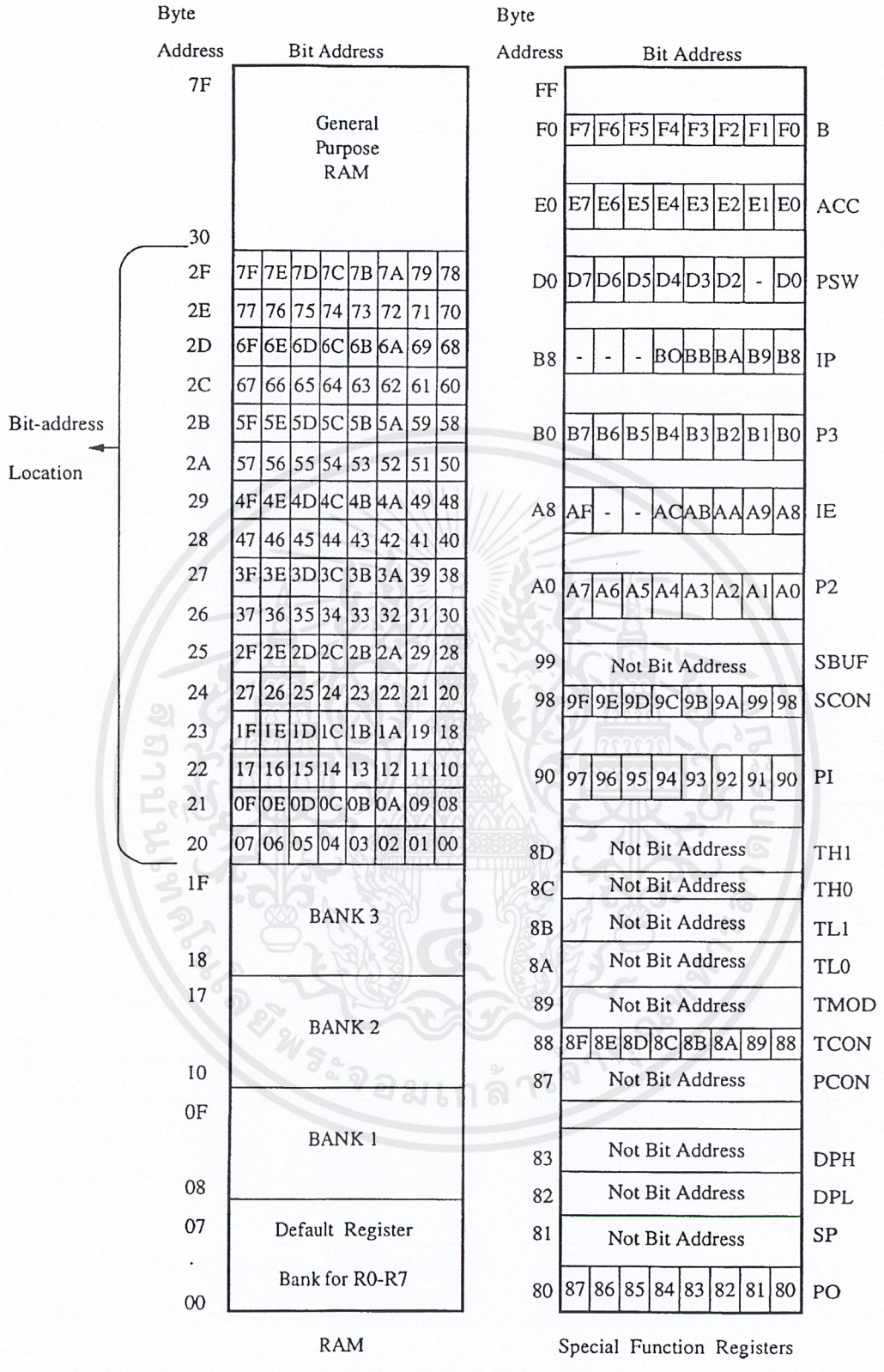
2) หน่วยความจำที่สามรถเข้าถึงข้อมูลระดับบิตได้ตำแหน่ง 20H ถึง 2FH

3) หน่วยความจำใช้งานทั่วไปตำแหน่ง 30H ถึง 7FH

4) รีจีสเตอร์ฟังก์ชันพิเศษตำแหน่ง 80H ถึง FFH

แผนผังการจัดหน่วยความจำข้อมูลภายในแสดงได้ดังรูปที่ 2.16 จากแผนผังจะเห็นได้ว่าการอ้างตำแหนงหน่วยความจำภายในจะอ้างได้สองแบบคือ การอ้างไปที่ตำแหน่งของไบต์ (เขียนหมายเลขตำแหน่งด้านนอก) หรือการอ้างไปตำแหน่งของบิต (เขียนหมายเลขตำแหน่งด้านใน) โดยตำแหน่งของหน่วยความจำที่อ้างเป็นแบบบิตได้จะมีตำแหน่งบิตที่แน่นอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.24 ตำแหน่งของหน่วยความจำทั้งแบบไบต์และแบบบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ในกลุ่ม Special Function Register มีดังนี้

1) Program Status Word

รีจิสเตอร์ตัวนี้เรียกย่อ ๆ ว่า PSW จะอยู่ในตำแหน่ง D0H ซึ่งสามารถเข้าถึงข้อมูลระดับบิตได้โดยรีจิสเตอร์นี้จะเป็นตัวบอกสภาวะต่างๆของไมโครคอนโทรลเลอร์ความหมายของแต่ละบิตแสดงได้ดังตารางที่ 3.7

ตารางที่ 3.7 บิตและหน้าที่ต่าง ๆ ใน PSW

CY	AC	F0	RS1	RS2	**OV**	-	P

บิต	ชื่อบิต	ตำแหน่ง	ความหมาย
PSW.7	CY	D7H	Carry Flag
PSW.6	AC	D6H	Auxiliary Carry Flag
PSW.5	F0	D5H	Flag 0
PSW.4	RS1	D4H	บิตสำหรับเลือก Register Bank 1
PSW.3	RS0	D3H	บิตสำหรับเลือก Register Bank 0
			00 = Bank 0 ; Address 00H - 07H 01 = Bank 1 ; Address 08H - 0FH 10 = Bank 2 ; Address 10H - 17H 11 = Bank 3 ; Address 18H - 1FH
PSW.2	OV	D2H	Overflow Flag
PSW.1	-	D1H	Reserved
PSW.0	P	D0H	Even Parity Flag

- แฟลกตัวทด Carry Flag (CF)

บิตนี้เป็นบิตที่ 7 ของ PSW บิตนี้จะมีความสำคัญหากมีการกระทำทางคณิตศาสตร์โดยบิตนี้จะ Set เมื่อเกิดการทดของบิตที่ 7 ขณะทำการบวก หรือ Set เมื่อเกิดการยืมของบิตที่ 7 เมื่อเกิดการลบเลข

ค่าใน Accumulator จะเปลี่ยนเป็น 00H และบิต CY ใน PSW จะถูกเซตนอกจากนี้บิต CY สามารถใช้เป็น "Boolean Accumulator" ได้ซึ่งอาจเรียกได้เป็นรีจิสเตอร์ขนาด 1 บิตได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แฟลกตัวช่วยทด Auxiliary Carry Flag

เมื่อมีการบวกแบบ Binary-Code-Decimal (BCD) บิต Auxiliary Carry Flag (AC) หรือบิตตัวช่วยทดจะถูก Set เมื่อมีการทดจากบิตที่ 3ไปบิตที่ 4 หรือถ้าใน Lower Nibble มีค่าระหว่าง 0AH- 0FH เนื่องจากรหัส BCD นี้มีค่าได้มากที่สุดแค่ 9 ถ้าหากมีการบวกเลขแบบ BCD จะต้องตามด้วยคำสั่ง DAA (Decimal Adjust Accumulator) เพื่อปรับค่าที่มีค่าเกิน 9 โดยบวกเลข 6 เข้าไปจะทำให้เป็นรหัส BCD ที่แทนเลขฐานสิบได้

-แฟลกศูนย์ Flag 0 เป็น Flag

ที่ผู้ใช้สามารถใช้งานทั่วไปได้

- บิตเลือกรีจิสเตอร์แบงค์ (Register Bank Select Bits)

ตามที่ได้ทราบมาแล้วว่าใน MCS-51 จะมีชุดรีจิสเตอร์อยู่ 4 ชุดถ้าจะเลือกให้ชุดใดแอคทีฟจะกำหนดได้ในบิต RS1และ RS2 ของ PSW และจะ Clear ตัวเองเมื่อระบบถูกรีเซต

- แฟลกโอเวอร์โฟลว์ Overflow Flag

แฟลก OV จะถูก Set หลังจากกระทำทางคณิตศาสตร์แล้วเกิด Overflow คือจำนวนที่เกิดจากการบวกหรือการลบมีค่าเกินกว่าที่จำนวนไบต์จะเป็นไปได้คือมากกว่า +128 หรือน้อยกว่า -128

-บิตพาริตี้ (Parity Bit)

พาริตี้บิต (P) เป็นบิตที่บอกค่าพาริตี้ของรีจิสเตอร์ Accumulator ซึ่งอาจเป็นตัวตรวจสอบความถูกต้องของข้อมูลได้โดยจะเซตและเคลียร์ขึ้นกับผลที่เกิดขึ้นกับ Accumulator

2) รีจิสเตอร์ B (B Register)

รีจิสเตอร์ B อยู่ในตำแหน่ง F0H ของหน่วยความจำข้อมูลภายใน เป็นรีจิสเตอร์ที่สามารถใช้งานทั่วไปได้ โดยทั่วไปรีจิสเตอร์นี้จะใช้คูณหรือหารกับรีจิสเตอร์ Accumulator เช่นการทำคำสั่ง MUL AB ซึ่งเป็นการคูณแบบ 8 บิตโดยผลลัพธ์ที่ได้จะมีขนาด 16 บิต ซึ่งรีจิสเตอร์ A จะเก็บค่า 8 บิตต่ำ และรีจิสเตอร์ B จะเก็บค่า 8 บิตสูง สำหรับการหารโดยการทำคำสั่ง DIV AB โดยค่าใน A จะถูกหารด้วย B ผลลัพธ์ที่ได้จะถูกเก็บไว้ใน รีจิสเตอร์ AB โดย B จะเก็บค่า 8 บิตต่ำและ A จะเก็บค่า 8 บิตสูง รีจิสเตอร์ B นี้สามารถเข้าถึงข้อมูลในระดับบิตได้ โดยตำแหน่งของบิตคือตำแหน่ง F0H ถึง F7H

3) ตัวชี้สแตค (Stack Pointer)

Stack Pointer (SP) เป็นรีจิสเตอร์ขนาด 8 บิต อยู่ตำแหน่ง 81H การเขียนค่าเข้าไปในตำแหน่งที่ SP ชี้อยู่นี้ เรียกว่า "Pushing" สำหรับการอ่านค่าที่ SP ชี้อยู่ เรียกว่า "Popping" ค่าของ SP จะเพิ่มขึ้นหนึ่งก่อนที่จะเขียนข้อมูลลงไป และจะลดลงหนึ่งเมื่ออ่านข้อมูลออกมาแล้ว หากโปรแกรมทำคำสั่ง CALL จะใช้รีจิสเตอร์สแตคนี้เก็บค่าตำแหน่งเดิมของโปรแกรม (PC) ก่อนที่จะทำโปรแกรมย่อยเมื่อทำโปรแกรมย่อยเสร็จแล้วจะคืนค่าในสแตคให้กับ PC ตามเดิม โดยปกติค่า PC จะกำหนดให้อยู่ใน RAM ภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าใช้กับเบอร์ 8031, 8051 จะเก็บค่าสแตคได้ 32 byte เพราะหน่วยความจำของ RAM ภายในจะสิ้นสุดที่ 7FH แต่เรากำหนดให้ SP มีค่าเท่ากับ 5FH ซึ่งจะเริ่มใช้งานที่ตำแหน่ง 60H ถ้าหาก MCS-51 ถูกรีเซต ค่า SP จะถูกกำหนดเองเป็น 07H ซึ่งจะเห็นว่าทับกับ Register Bank 1 ถ้าหากงานที่ออกแบบขึ้น จะต้องใช้ Register Bank 1 ด้วยควรกำหนดค่า SP เสียก่อน

4) รีจิสเตอร์ Data Pointor (DPTR)

รีจิสเตอร์นี้ใช้สำหรับเป็นตัวชี้ตำแหน่งรหัสโปแกรมหรือข้อมูลในหน่วยความจำ โดยเป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งประกอบด้วยรีจิสเตอร์ 2 ตัว คือ DPL ตำแหน่งที่ 82H โดยเก็บเป็น 8 บิตต่ำและ DPH ตำแหน่งที่ 83H โดยจะเก็บค่า 8 บิตสูง ถ้ารีจิสเตอร์ทั้งสองตัวนี้จะรวมตัวกันกลายเป็นรีจิสเตอร์ 16 บิต

5) รีจิสเตอร์พอร์ต (Port Registers)

ใน MCS-51 ค่าของพอร์ตจะหมายถึง ค่าของหน่วยความจำด้วย หากต้องการส่งข้อมูลออกไปที่พอร์ต ก็เพียงแต่เขียนข้อมูลไปที่หน่วยความจำตำแหน่งที่พอร์ตนั้นอยู่ และถ้าหากจะอ่านข้อมูลจากพอร์ต ก็เพียงอ่านค่าจากตำแหน่งที่หน่วยความจำที่พอร์ตนั้นอยู่ ใน MCS-51 พอร์ต 0 จะอยู่ที่ตำแหน่ง 80H , พอร์ต 1 จะอยู่ที่ตำแหน่ง 90H , พอร์ต 2 จะอยู่ที่ตำแหน่ง A0H และพอร์ต 3 จะอยู่ที่ตำแหน่ง B0H พอร์ต 0 , 2 และ 3 โดยทั่วไปแล้วจะไม่ใช้ ถ้ามีการติดต่อกับหน่วยความจำภายนอกหรือเป็นพอร์ตพิเศษ (เช่น Interrupts , Serial Port ฯลฯ) โดยปกติแล้วจะใช้พอร์ต 1 ในการติดต่อกับอุปกรณ์ภายนอกพอร์ตทุกพอร์ตสามารถอ้างข้อมูลในระดับบิตได้

6) รีจิสเตอร์เวลา (Timer Registers)

ใน MCS-51 เบอร์ 8051 จะมีรีจิสเตอร์ที่ใช้นับและจับเวลาขนาด 16 บิต 2 ตัวคือ Timer 0 อยู่ที่ตำแหน่ง 8AH และ 8CH โดยตำแหน่ง 8AH หมายถึง TL0 ซึ่งจะเป็น 8 ไบต์ต่ำ และ 8CH หมายถึง 8 ไบต์สูง TH0 รีจิสเตอร์อีกตัวคือ Timer 1 โดยแบ่งเป็น TL1 อยู่ที่ตำแหน่ง 8BH เป็นไบต์ และ TH1 อยู่ที่ตำแหน่ง 8DH เป็นไบต์สูง การใช้ Timer จะกำหนดทำงานในรีจิสเตอร์ TMOD (Timer / Counter Mode Control Register) ซึ่งจะอยู่ที่ตำแหน่ง 88H

7) รีจิสเตอร์พอร์ตอนุกรม (Serial Port Registers)

MCS-51 จะมีพอร์ตสื่อสารอนุกรม (Serial Port) อยู่ภายในชิพซึ่งสามารถจะรับหรือส่งข้อมูลได้โดยติดต่อผ่านรีจิสเตอร์ SBUF (Serial Data Buffer) ซึ่งอยู่ที่ตำแหน่ง 99H โดยถ้าต้องการส่งข้อมูลแบบอนุกรมให้เขียนข้อมูลไปที่รีจิสเตอร์นี้ ตัว Serial Port สามารถโปรแกรมให้ทำงานได้ 4 โหมด โดยโปรแกรมผ่านรีจิสเตอร์ SCON (Serial Port Control Register) ตำแหน่ง 98H

8) รีจิสเตอร์อินเทอร์รัพท์ (Interrupt Port Registers)

MCS-51 สามารถ Interrupt ได้ 5 ตำแหน่งโดยมี 2 - Priority ตัว Interrupt นี้จะถูก Disable หลังจากระบบถูกรีเซต และจะ Enabled หลังจากเขียนข้อมูลไปที่รีจิสเตอร์ IE หรือตำแหน่ง A8H ลำดับความสำคัญสามารถเซตได้ที่รีจิสเตอร์ IP หรือตำแหน่ง B8H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9) Power Control Register (PCON)

รีจิสเตอร์ PCON อยู่ที่ตำแหน่ง 87H ใช้หยุดการทำงานของ MCS-51 โดยจะหยุดจ่ายสัญญาณนาฬิกาให้ระบบ ทำให้ข้อมูลต่าง ๆ ภายใน MCS-51 ไม่มีการเปลี่ยนแปลงนอกจากนี้ยังลดพลังงานไฟฟ้าที่จ่ายให้ MCS-51 ลงด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

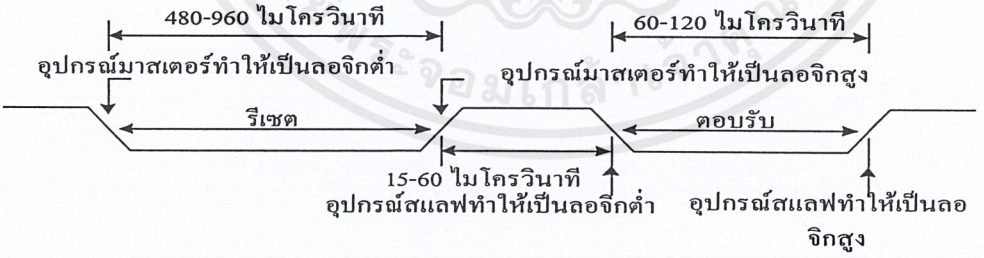
บทที่ 4
การออกแบบและการสร้างการวัดอุณหภูมิและส่งข้อมูลแบบไร้สาย

4.1 ไอซีตรวจจับอุณหภูมิ DS1820 และคุณสมบัติทางเทคนิคของระบบหนึ่งสาย

สายสัญญาณบนระบบแบบหนึ่งสายนี้จะเป็นสายสัญญาณแบบสองทิศทางแต่ข้อมูลก็จะสามารถเดินทางได้ในทิศทางเดียวโดยมีอุปกรณ์มาสเตอร์คือ ไมโครคอนโทรลเลอร์ ส่วนอุปกรณ์ที่เป็นสแลฟ คือ ไอซีตรวจจับอุณหภูมิ อุปกรณ์มาสเตอร์จะเป็นตัวจัดเตรียมความพร้อมของสายสัญญาณและควบคุมการถ่ายทอดข้อมูลบนสายสัญญาณนั้น ข้อมูลทั้งหมดไม่ว่าจะเป็นข้อมูลควบคุมหรือข้อมูลใช้งานจะถูกส่งบนสายสัญญาณที่มีอยู่เพียงเส้นเดียวนี้ทั้งหมดในระหว่างการทำงานของอุปกรณ์มาสเตอร์และสแลฟ สามารถเป็นได้ทั้งตัวส่งและตัวรับ ขึ้นอยู่กับเงื่อนไขการทำงานของอุปกรณ์ในขณะนั้น

4.2 คุณสมบัติของไทม์สล๊อต

อุปกรณ์มาสเตอร์จะเป็นอุปกรณ์เพียงตัวเดียวบนระบบบัสหนึ่งสายนี้สามารถทำการอินนิเชียลสายสัญญาณได้โดยอุปกรณ์มาสเตอร์จะกำเนิดจุดเริ่มต้นของไทม์สล๊อตด้วยการทำให้สายสัญญาณเป็นลอจิกต่ำในช่วงเวลาหนึ่ง จากนั้นก็จะทำให้กลับมาเป็นลอจิกสูง ถ้าหากอุปกรณ์สแลฟที่ต้องการส่งข้อมูลยังอุปกรณ์มาสเตอร์ อุปกรณ์สแลฟจะเป็นตัวควบคุมสภาวะของสายสัญญาณต่อไปจนเสร็จสิ้นกระบวนการ

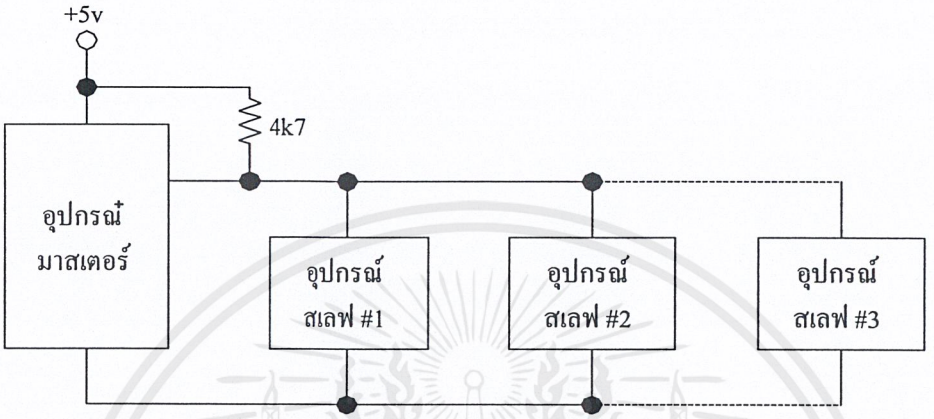


ภาพที่ 4.1 ไทม์สล๊อตของการรีเซตและการตอบรับของอุปกรณ์บนระบบบัสหนึ่งสาย

ฟังก์ชั่นของไทม์สล๊อตที่กำหนดโดยอุปกรณ์มาสเตอร์มีด้วยกัน 4 ฟังก์ชั่นคือ ไทม์สล๊อตของการรีเซต (RESET),การอ่านข้อมูล (READ DATA),การเขียนข้อมูล “1” (WRITE ONE),และการเขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูล “0” (WRITE ZERO) ไทม์สล๊อตรีเซตใช้ในการเริ่มต้นติดต่อกับอุปกรณ์สแลฟในขณะที่ไทม์สล๊อตการอ่าน จะใช้สำหรับการอ่านข้อมูลที่ส่งมาจากอุปกรณ์สแลฟ ส่วนไทม์สล๊อตการเขียนข้อมูล “1” และ “0” ใช้สำหรับเขียนข้อมูลไปยังอุปกรณ์สแลฟผ่านสายสัญญาณของระบบ



ภาพที่ 4.2 การเชื่อมต่อบนระบบบัสหนึ่งสาย

ฟังก์ชั่นของไทม์สล๊อตที่กำหนดโดยอุปกรณ์สแลฟมีอยู่ทั้งสิ้น 3 ฟังก์ชั่นด้วยกันคือ ไทม์สล๊อตของการตอบสนอง (PRESENCE), การเขียนข้อมูล “1” (WRITE ONE) และการเขียนข้อมูล “0” (WRITE ZERO) ไทม์สล๊อตของการตอบสนองใช้สำหรับตอบสนองการติดต่อจากอุปกรณ์มาสเตอร์ อุปกรณ์สแลฟที่ได้รับการติดต่อจากอุปกรณ์มาสเตอร์จะต้องส่งสัญญาณตอบสนองสายสัญญาณเพื่อแจ้งให้อุปกรณ์มาสเตอร์ทราบว่า ขณะนี้สามารถติดต่อกันได้แล้ว ส่วนไทม์สล๊อตการเขียนข้อมูล “1” และ “0” ใช้สำหรับส่งข้อมูลไปยังอุปกรณ์มาสเตอร์ผ่านสายสัญญาณของระบบ ซึ่งจะสัมพันธ์กับไทม์สล๊อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์

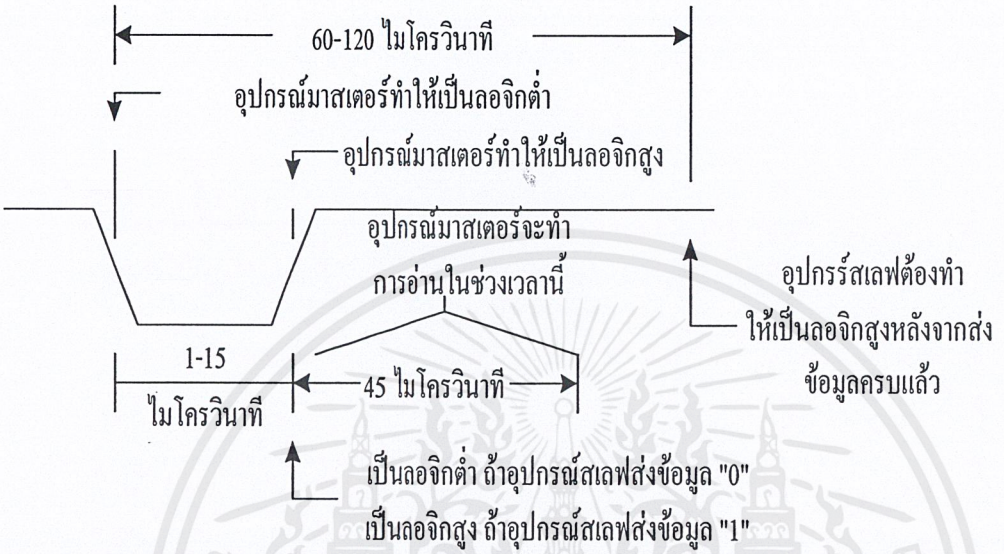
การแยกแยะฟังก์ชั่นของแต่ละไทม์สล๊อตจะใช้ความยาวของคาบเวลาและลักษณะของรูปสัญญาณเป็นตัวกำหนดทุกครั้งที่มีการเปลี่ยนแปลง ฟังก์ชั่นต้องทำให้สายสัญญาณอยู่ในสภาวะว่างเสมอซึ่งคือการทำให้สายสัญญาณเป็นลอจิกสูงอย่างน้อยเป็นเวลา 1 ไมโครวินาที

4.3 ไทม์สล๊อตการรีเซตและการตอบสนอง

อุปกรณ์มาสเตอร์ทำให้เกิดการรีเซตบนสายสัญญาณเพื่อแจ้งแก่อุปกรณ์สแลฟโดยการทำให้สายสัญญาณเป็นลอจิกต่ำต่อเนื่องอย่างน้อยเป็นเวลา 480 ไมโครวินาที และจะต้องทำให้สายสัญญาณกลับมาเป็นลอจิกสูงภายใน 480 ไมโครวินาที หลังจากนั้นถ้ามีอุปกรณ์สแลฟต่ออยู่บนสายสัญญาณจะมี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การตอบสนองสัญญาณรีเซตนั้นด้วยสัญญาณตอบสนอง (PRESENCE) โดยการทำให้สายสัญญาณเป็นลอจิกต่ำต่อเนื่องนานประมาณ 60-240 ไมโครวินาที หลังจากสัญญาณรีเซตปรากฏประมาณ 15-60 ไมโครวินาที



ภาพที่ 4.3 ไทม์สล็อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์ ซึ่งตรงกับไทม์สล็อตการเขียนข้อมูลของอุปกรณ์สเลฟ

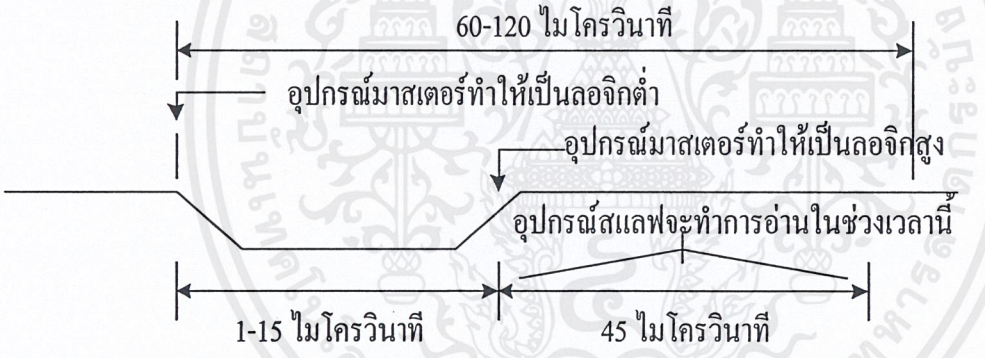
4.4 ไทม์สล๊อตการอ่านข้อมูลอุปกรณ์มาสเตอร์และการเขียนข้อมูลของอุปกรณ์สเลฟ

เมื่อต้องการอ่านข้อมูลจากอุปกรณ์สเลฟ อุปกรณ์มาสเตอร์จะทำให้สายสัญญาณเป็นลอจิกต่ำประมาณ 1 - 15 ไมโครวินาที จากนั้นต้องทำให้สถานะของสายกลับมาเป็นลอจิกสูง ซึ่งที่อุปกรณ์สเลฟจะส่งข้อมูลมายังอุปกรณ์มาสเตอร์โดยถ้าข้อมูลเป็น “0” อุปกรณ์สเลฟจะทำให้สายสัญญาณเป็นลอจิกต่ำนานประมาณ 45 ไมโครวินาที แล้วทำให้สายสัญญาณกลับมาสู่สภาวะลอจิกสูงอีกครั้ง แต่ถ้าเป็นข้อมูล “1” อุปกรณ์สเลฟจะทำให้สายสัญญาณเป็นลอจิกสูงต่อเนื่องไปอีก 45 ไมโครวินาที รวมเวลาทั้งหมดในไทม์สล๊อตนี้ประมาณ 60-120 ไมโครวินาที นั่นคือในไทม์สล๊อตนี้จะต้องใช้เวลารวมไม่เกิน 120 ไมโครวินาที ในขณะที่อุปกรณ์มาสเตอร์จะใช้เวลาในการอ่านข้อมูลอยู่ระหว่าง 15 และ 60 ไมโครวินาที หลังจากเริ่มต้นไทม์สล๊อตนี้ ในรูปที่ 4.3 แสดงรูปสัญญาณของไทม์สล๊อตการอ่านข้อมูลของอุปกรณ์มาสเตอร์ ซึ่งเหมือนกับการเขียนข้อมูลของอุปกรณ์สเลฟและไทม์สล๊อตทั้งสองเกิดขึ้นในช่วงเวลาเดียวกัน กล่าวคือเมื่ออุปกรณ์มาสเตอร์อ่าน อุปกรณ์สเลฟก็ต้องทำการเขียนข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

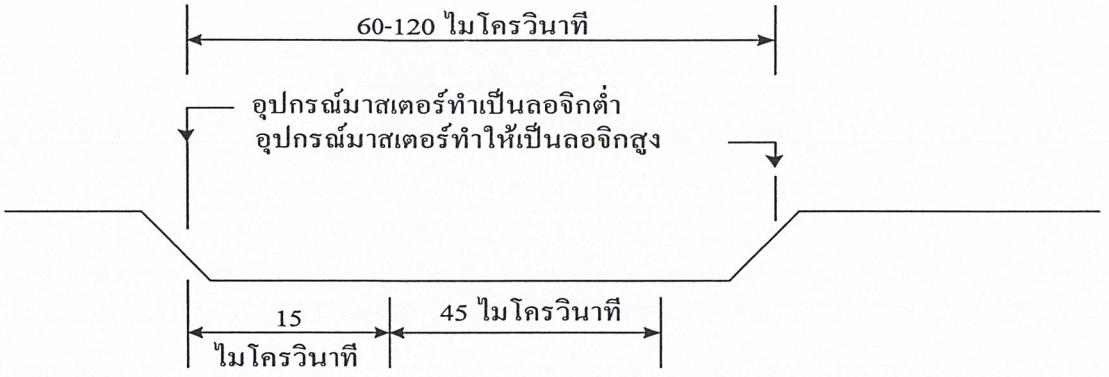
4.5 ไทม์สล๊อตการเขียนข้อมูลของอุปกรณ์มาสเตอร์

เมื่ออุปกรณ์มาสเตอร์ต้องการเขียนข้อมูลอุปกรณ์มาสเตอร์จะทำให้สายสัญญาณเป็นลอจิกต่ำประมาณ 1-15 ไมโครวินาที จากนั้นต้องทำให้สถานะของสายกลับมาเป็นลอจิกสูงแล้วดำเนินการเขียนข้อมูลได้ทันที ถ้าข้อมูลที่ต้องการเขียนไปยังอุปกรณ์สแลฟเป็น "0" อุปกรณ์มาสเตอร์จะทำให้สายสัญญาณเป็นลอจิกต่ำนานประมาณ 45 ไมโครวินาที แล้วทำให้สายสัญญาณกลับมาสู่สภาวะลอจิกสูงอีกครั้งหนึ่ง แต่ถ้าต้องการเขียนข้อมูล "1" อุปกรณ์มาสเตอร์จะทำให้สายสัญญาณเป็นลอจิกสูงต่อเนื่องไปอีก 45 ไมโครวินาที รวมเวลาทั้งหมดในไทม์สล๊อตนี้ประมาณ 60-120 ไมโครวินาที จากภาพที่ 4.4 แสดงรูปสัญญาณของไทม์สล๊อตการเขียนข้อมูลของอุปกรณ์มาสเตอร์ ซึ่งมีลักษณะเหมือนกับการอ่านข้อมูลของอุปกรณ์สแแลฟและไทม์สล๊อตทั้งสองก็จะเกิดขึ้นในช่วงเวลาเดียวกันกล่าวคือเมื่ออุปกรณ์มาสเตอร์สแลฟก็ต้องทำการอ่านข้อมูล



ภาพที่ 4.4 ไทม์สล๊อตการเขียนข้อมูล "1" ของอุปกรณ์มาสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.5 ไทม์สล๊อตการเขียนข้อมูล "0" ของอุปกรณ์มาสเตอร์

4.6 รูปแบบของการสื่อสารข้อมูลแบบหนึ่งสาย (1-WIRE™ Communication Protocol)

ในการติดต่อสื่อสารข้อมูลในแบบบัสหนึ่งสายอุปกรณ์มาสเตอร์ก็จะสามารถติดต่อกับอุปกรณ์สแลฟได้ครั้งละหนึ่งตัวเท่านั้น ดังนั้นอุปกรณ์สแลฟแต่ละตัวต้องมีข้อมูลกำหนดแอดเดรสเฉพาะตัว โดยเก็บไว้ในหน่วยความจำรอมในอุปกรณ์สแลฟตัวนั้น โดยปกติอุปกรณ์สแลฟในระบบบัสหนึ่งสายของ DALLAS นี้จะมีหน่วยความจำขนาด 64 บิต หรือ 8 ไบต์ สำหรับเก็บข้อมูลต่าง ๆ ที่สำคัญของอุปกรณ์แต่ละตัว ซึ่งประกอบด้วย

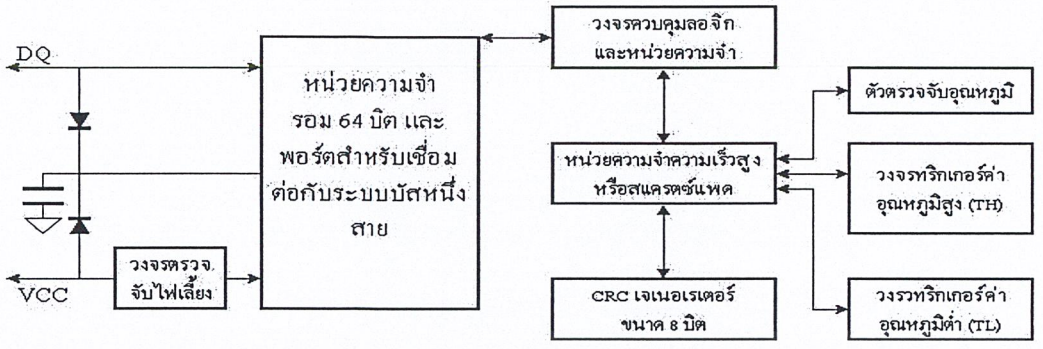
1. รหัสของตระกูลจำนวน 8 บิต
2. เลขหมายประจำตัว (Serial number) จำนวน 48 บิต
3. รหัสตรวจสอบความผิดพลาด (CRC : Cyclical Redundancy Check) จำนวน 8 บิต

ผู้ใช้งานสามารถอ่านข้อมูลประจำตัวของอุปกรณ์สแลฟ ได้ด้วยการใช้คำสั่งการอ่านหน่วยความจำรอม (READ ROM) ในกรณีที่สายสัญญาณมีอุปกรณ์สแลฟเพียงตัวเดียวไม่จำเป็นต้องอ้างแอดเดรสในการติดต่อ

รูปแบบการติดต่อบนระบบบัสหนึ่งสายจะเริ่มต้นขึ้นเมื่ออุปกรณ์มาสเตอร์ทำการรีเซตและกำหนดแอดเดรสของอุปกรณ์ที่ทำการติดต่อกับหน่วยความจำรอมหรือสคริปรอม (Skip Rom) จากนั้นรอการตอบรับจากอุปกรณ์สแลฟเมื่ออุปกรณ์ตอบรับสมบูรณ์ก็จะสามารถเริ่มต้น ขั้นตอนการอ่านหรือเขียนข้อมูลต่อไป

ลักษณะของไอซีตรวจวัดอุณหภูมิ DS1820 เป็นไอซีตรวจวัดอุณหภูมิที่ใช้การติดต่อแบบระบบบัสหนึ่งสายมีขาต่อใช้งานเพียงสามขาคือ DQ ซึ่งเป็นขาเชื่อมต่อกับระบบบัส ขาต่อไฟเลี้ยงภายนอกและขากราวนด์ และมีโครงสร้างภายในดังรูปที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.6 โครงสร้างการทำงานภายในของไอซีตรวจจับอุณหภูมิ DS1820

หัวใจสำคัญของไอซี DS 1820 อยู่ที่ตัวตรวจวัดอุณหภูมิและหน่วยความจำเร็วสูง ที่เรียกว่า สแครตซ์แพด (Scratchpad) ซึ่งมีขนาด 0 ไบต์ มีการจัดสรรหน่วยความจำส่วนนี้แสดงในตารางที่ 4.1 เมื่อวัดอุณหภูมิได้ก็จะนำค่าที่วัดได้นี้มาเก็บไว้ใน สแแครตซ์แพด ที่ไบต์ 0 และ 1 ทั้งนี้เนื่องจากไอซี DS 1820 สามารถให้ข้อมูลอุณหภูมิได้ละเอียดถึง16 บิต เมื่อนำมาแปลงเป็นข้อมูลเลขฐานสิบ สามารถแสดงความละเอียดของค่าอุณหภูมิได้ถึง 0.5 องศาเซลเซียส และ 0.9 องศาฟาเรนไฮต์ มีย่านวัดอุณหภูมิ –55 ถึง 125 องศาเซลเซียส หรือ –66 ถึง 257 องศาฟาเรนไฮต์ ใช้เวลาในการแปลงค่าอุณหภูมิเป็นข้อมูลดิจิตอลประมาณ 200 มิลลิวินาที สามารถกำหนดขอบเขตของอุณหภูมิที่ทำการวัดได้ และให้แจ้งเตือนเมื่อค่าอุณหภูมิสูงขึ้น หรือลดต่ำลงถึงค่าที่กำหนด โดยค่าที่อุณหภูมิที่กำหนดนี้จะเก็บไว้ในที่ สแครตซ์-แพด ในไบต์ 2 และ 3

ตารางที่ 4.1 การจัดสรรพื้นที่ของสแครตซ์แพดใน DS1820

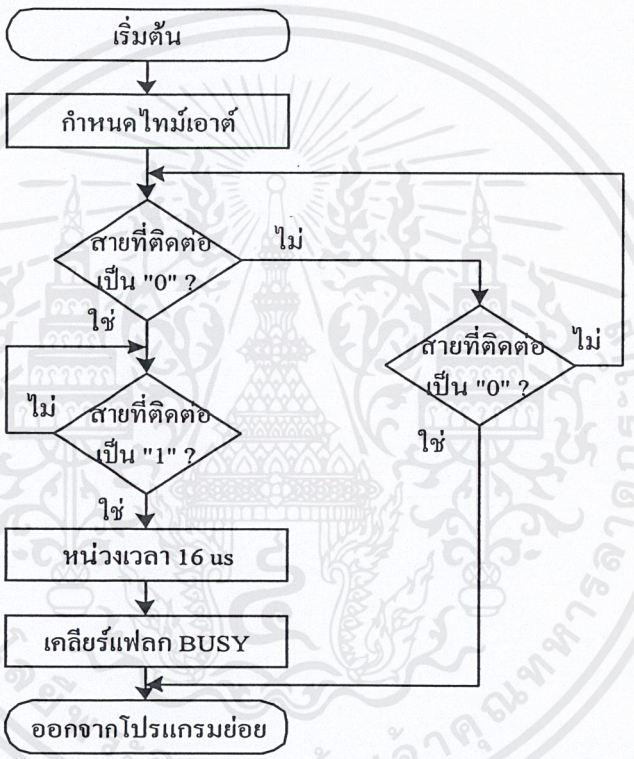
	ไบต์
ข้อมูลอุณหภูมิไบต์ต่ำ(TH)	0
ข้อมูลอุณหภูมิไบต์สูง	1
ข้อมูลอุณหภูมิค่าสูง	2
ข้อมูลอุณหภูมิค่าต่ำ	3
สำรองไว้	4
สำรองไว้	5
รีจิสเตอร์เก็บค่าการนับ	6
รีจิสเตอร์เก็บค่าการนับต่อองศา เซลเซียส	7
CRC	8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 คำสั่งเพื่อควบคุมการทำงานของ DS1820

ในการติดต่อกับไอซี DS1820 จะต้องมีคำสั่งที่ต้องส่งให้แก่ DS1820 เพื่อกำหนดรูปแบบการทำงาน คำสั่งที่ใช้มากที่สุดมีด้วยกัน 3 คำสั่งดังนี้

1. คำสั่งไม่ติดต่อกับหน่วยความจำหรือสคิปรอม (Skip ROM) เนื่องจากในการใช้งาน DS1820 โดยปกติแล้วจะมี DS1820 อยู่บนสายสัญญาณเพียงตัวเดียว จึงไม่จำเป็นต้องใช้ข้อมูลกำหนดแอดเดรส ดังนั้นจึงไม่ต้องติดต่อกับหน่วยความจำรอมเพื่ออ่านข้อมูล ข้อมูลของคำสั่งสคิปรอมที่ต้องส่งให้ DS1820 คือ 0CCH



ภาพที่ 4.7 โฟลวชาร์ตและรายละเอียดโปรแกรมย่อยการรีเซต DS1820

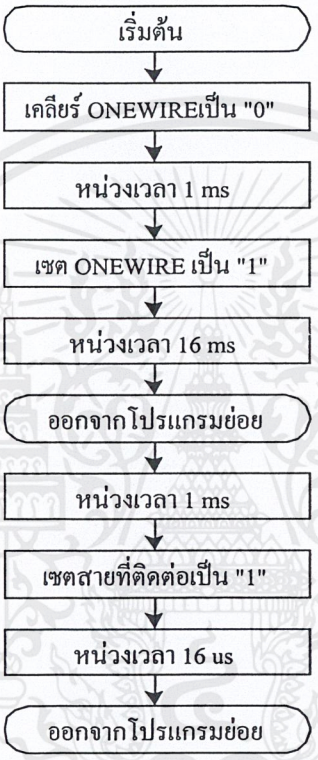
2. คำสั่งแปลงอุณหภูมิ (Convert Temperature) มีค่าเท่ากับ 44H เมื่อส่งคำสั่งนี้ให้ DS1820 จะต้องทำการวนลูปรออย่างน้อย 200 มิลลิวินาที เพื่อให้ DS1820 ได้ใช้เวลานี้ในการแปลงค่าอุณหภูมิเป็นข้อมูลดิจิตอลมาเก็บไว้ในสแครตซ์แพด

3. คำสั่งอ่านข้อมูลจากสแครตซ์แพด (Read Scratchpad) มีค่าเท่ากับ 0BEH เมื่อคำสั่งนี้ DS1820 จะทยอยส่งข้อมูลค่าอุณหภูมิออกมาทั้งหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.8 การเชื่อมต่อกับไมโครคอนโทรลเลอร์ MCS-51

การเชื่อมต่อใช้ขาพอร์ตเพียง 1 ขาเท่านั้นสำหรับการเชื่อมต่อกับ DS1820 โดยต้องมีตัวต้านทานค่า 4.5 kΩ ต่อพูลอัปกับไฟเลี้ยง +5 V จากนั้นจึงทำการเขียนโปรแกรมเพื่อติดต่อกัน โดยใช้รูปแบบการติดต่อมาตรฐานระบบบัสหนึ่งสายของดัลลัส



ภาพที่ 4.8 โฟลวชาร์ตและรายละเอียดโปรแกรมย่อยรอการตอบรับจาก DS1820

4.9 การเขียนโปรแกรมเพื่อติดต่อกับ DS1820

จากรายละเอียดของรูปแบบการสื่อสารในระบบบัสหนึ่งสายที่กล่าวมาตั้งแต่ต้น สามารถนำมาใช้เพื่อเป็นข้อมูลในการเขียนโปรแกรมติดต่อ โดยการจะต้องเขียนโปรแกรมย่อยเพื่อสร้างไทม์สล็อตของฟังชั่น ๆ ดังแสดงรายละเอียดของโฟลวชาร์ตและโปรแกรมย่อยในรูปที่ 4.7 ถึง รูปที่ 4.8 เริ่มจากโปรแกรมย่อยการรีเซต (RESET), โปรแกรมย่อยรอการตอบรับจาก DS1820 (PRESENCE), โปรแกรมย่อยการอ่านและเขียนข้อมูลกับ DS1820

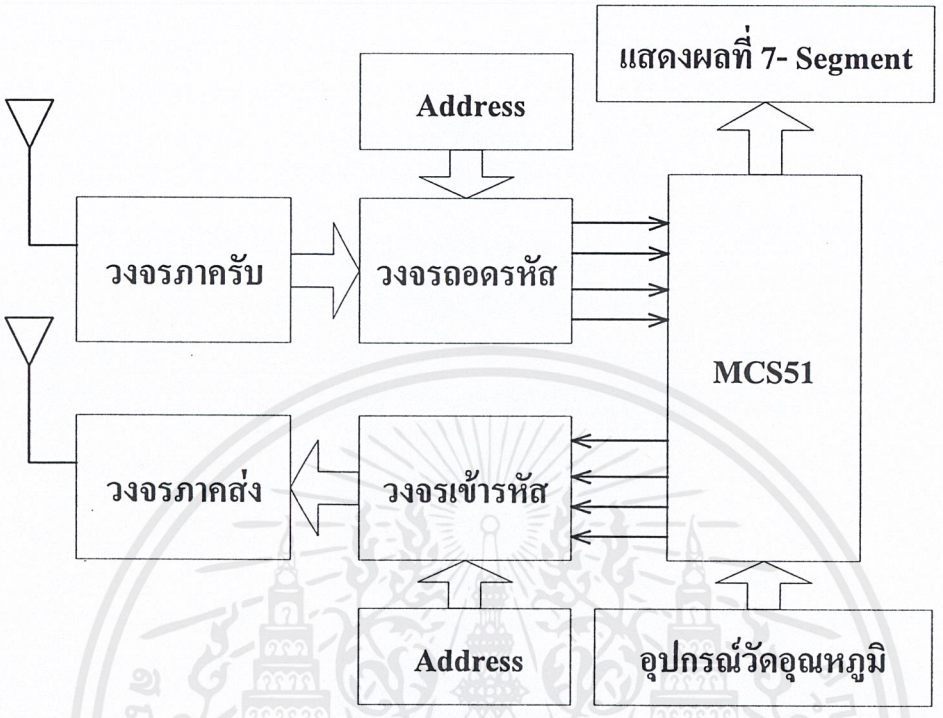
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 สรุปขั้นตอนการติดต่อกับ DS1820

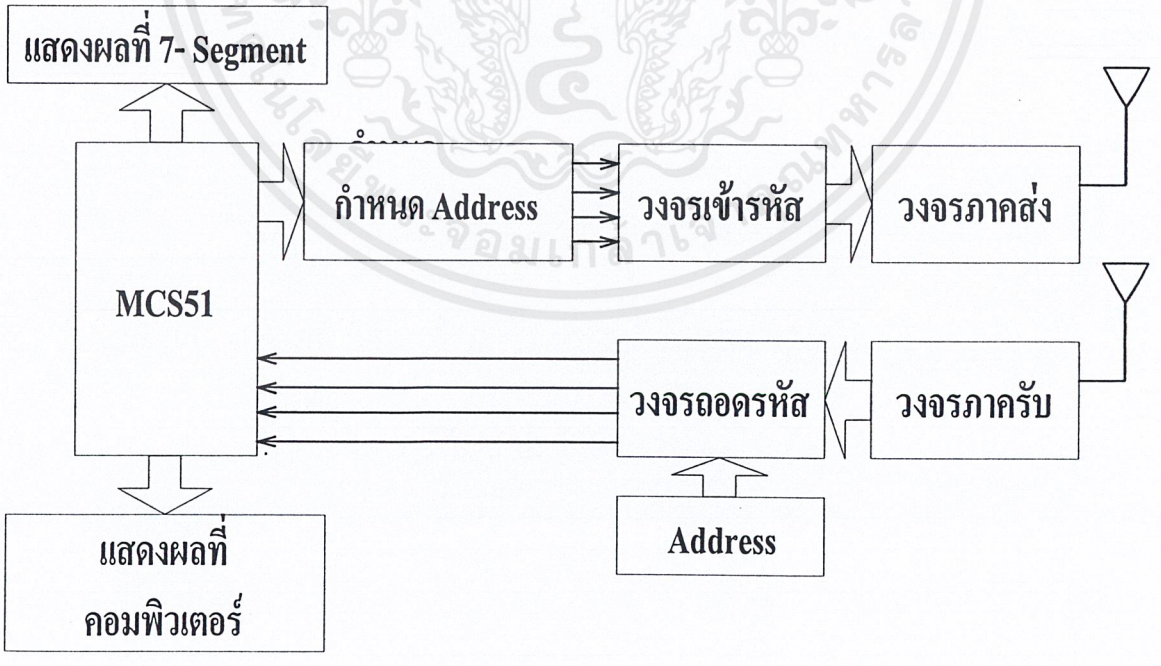
ขั้นตอนที่	การทำงานของอุปกรณ์มาสเตอร์	ข้อมูลหรือสภาวะ	รายละเอียด
1	ตัวส่ง	รีเซต	สร้างสัญญาณ
2	ตัวรับ	ตอบรับ	รอการตอบรับจาก DS1820
3	ตัวส่ง	0CCH	คำสั่ง Skip ROM
4	ตัวส่ง	44H	คำสั่งแปลงอุณหภูมิ (Convert T)
5	ตัวรับ	ข้อมูล 1 ไบต์	อ่านแฟลก Busy 8 ครั้ง
6	ตัวส่ง	รีเซต	สร้างสัญญาณรีเซต
7	ตัวรับ	ตอบรับ	รอการตอบรับจาก DS1820
8	ตัวส่ง	0CCH	คำสั่ง Skip ROM
9	ตัวส่ง	0BEH	คำสั่งอ่านจากค่าสแครตซ์แพด
10	ตัวรับ	ข้อมูล 9 ไบต์	อ่านค่าของอุณหภูมิจากสแครตซ์แพด
11	ตัวส่ง	รีเซต	สร้างสัญญาณรีเซต
12	ตัวรับ	ตอบรับ	รอการตอบรับจาก DS1820
13	-	-	ทำการคำนวณค่าที่ได้จาก DS1820 เป็นเลขฐานสิบแล้วนำไปแสดงผล หรือใช้งานอื่นต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.10 หลักการทำงานของระบบ



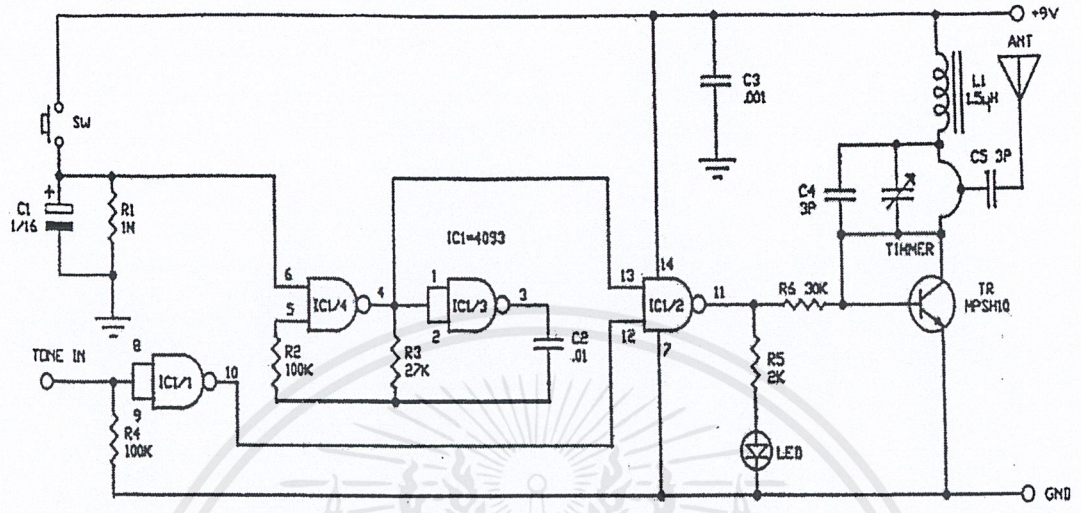
ภาพที่ 4.9 แสดงหลักการทำงานของอุปกรณ์สเลฟ



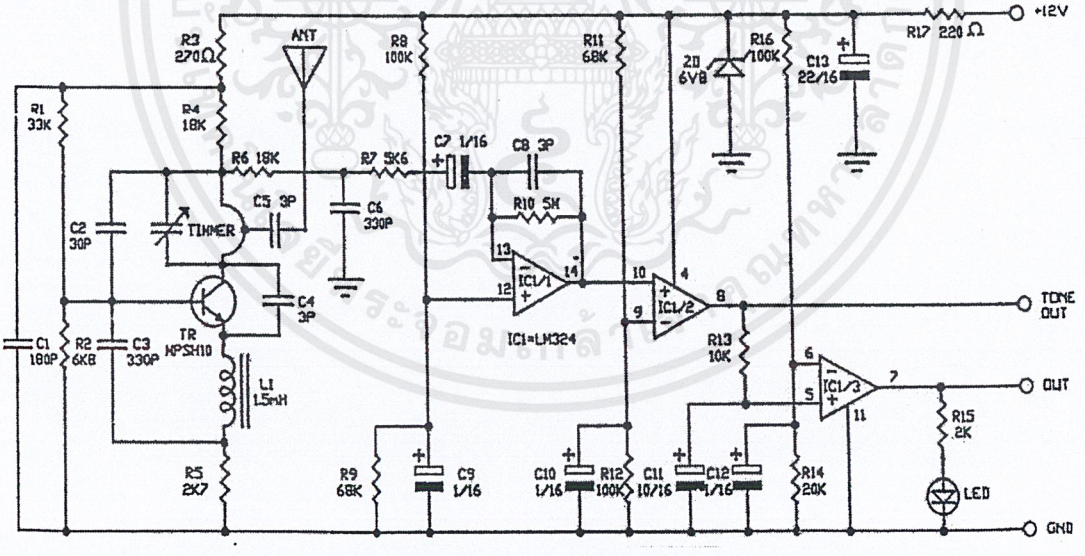
ภาพที่ 4.10 แสดงหลักการทำงานของอุปกรณ์มาสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.11 วงจรเครื่องรับ-ส่งความถี่ย่าน UHF



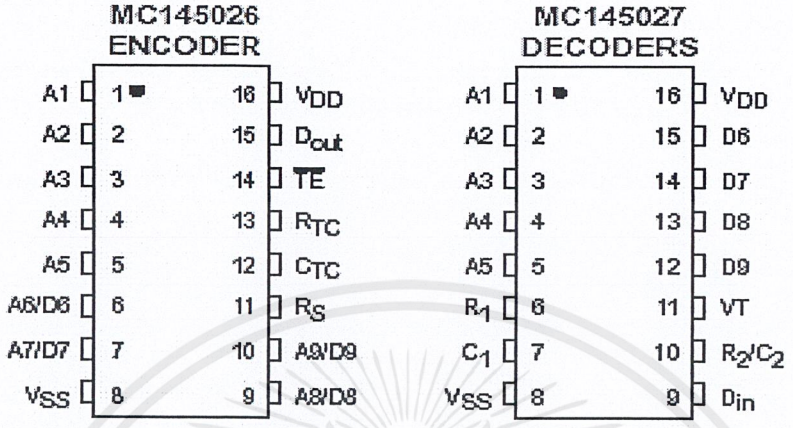
ภาพที่ 4.11 แสดงวงจรภาคส่งของเครื่องรับ-ส่ง



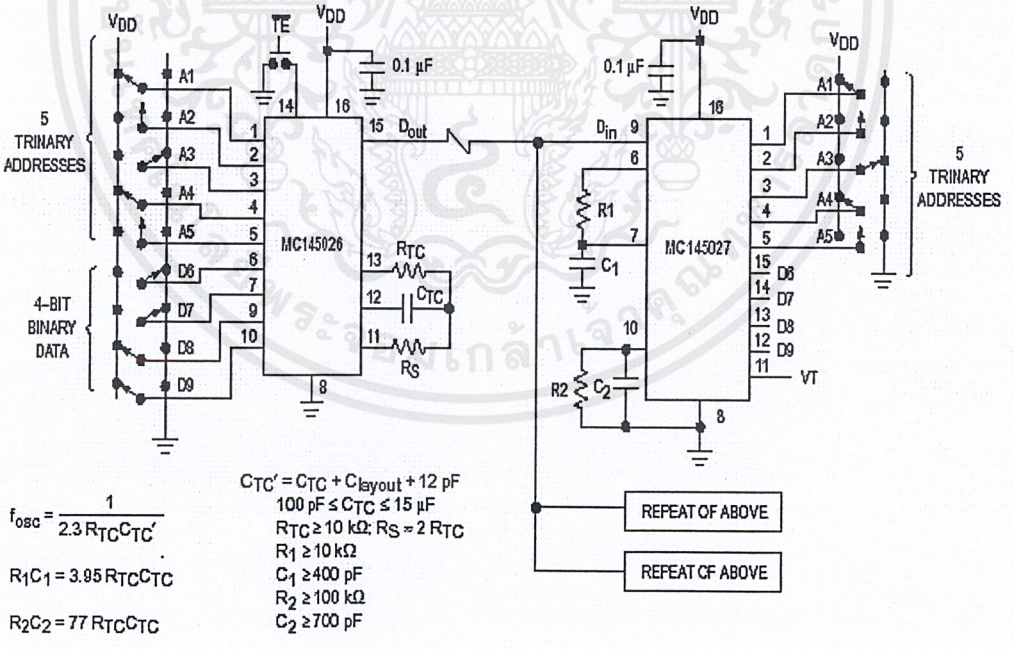
ภาพที่ 4.12 แสดงวงจรภาครับของเครื่องรับ-ส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.12 วงจรเข้ารหัสและถอดรหัส

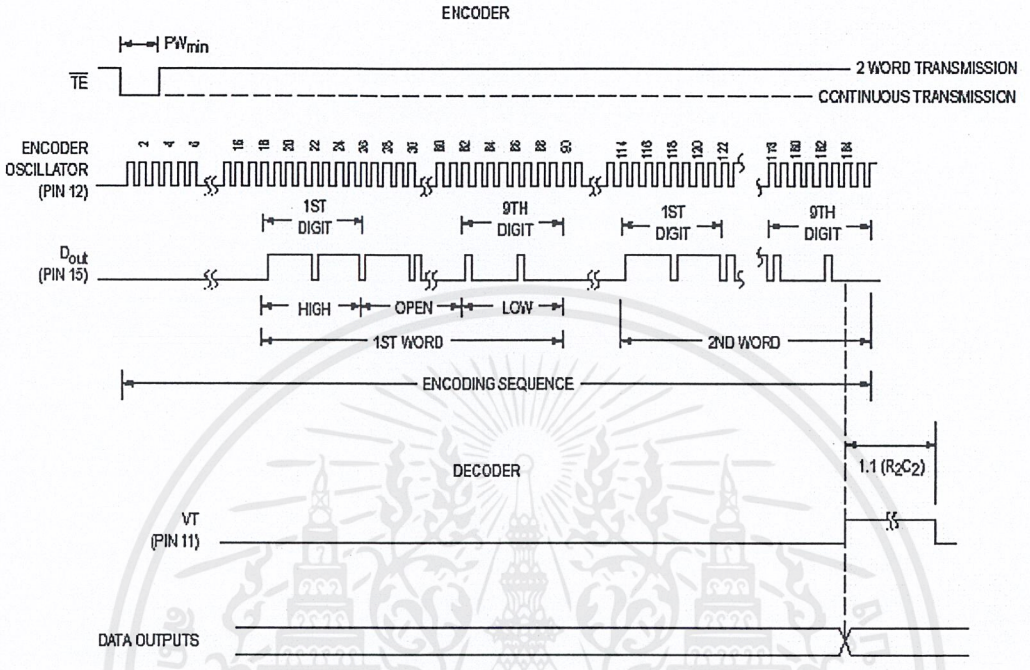


ภาพที่ 4.13 แสดงอุปกรณ์ที่ใช้ในวงจรเข้ารหัสและถอดรหัส



ภาพที่ 4.14 แสดงวงจรเข้ารหัสและถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

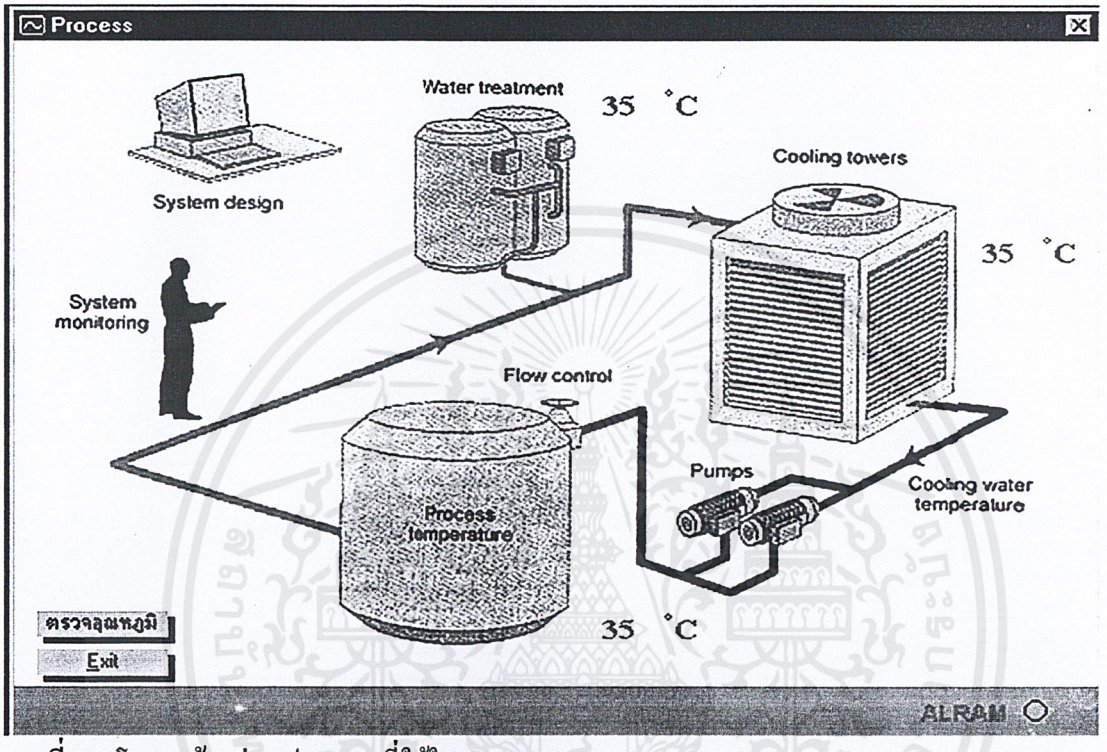


ภาพที่ 4.15 แสดง Timing Diagram ของวงจรเข้ารหัสและถอดรหัส

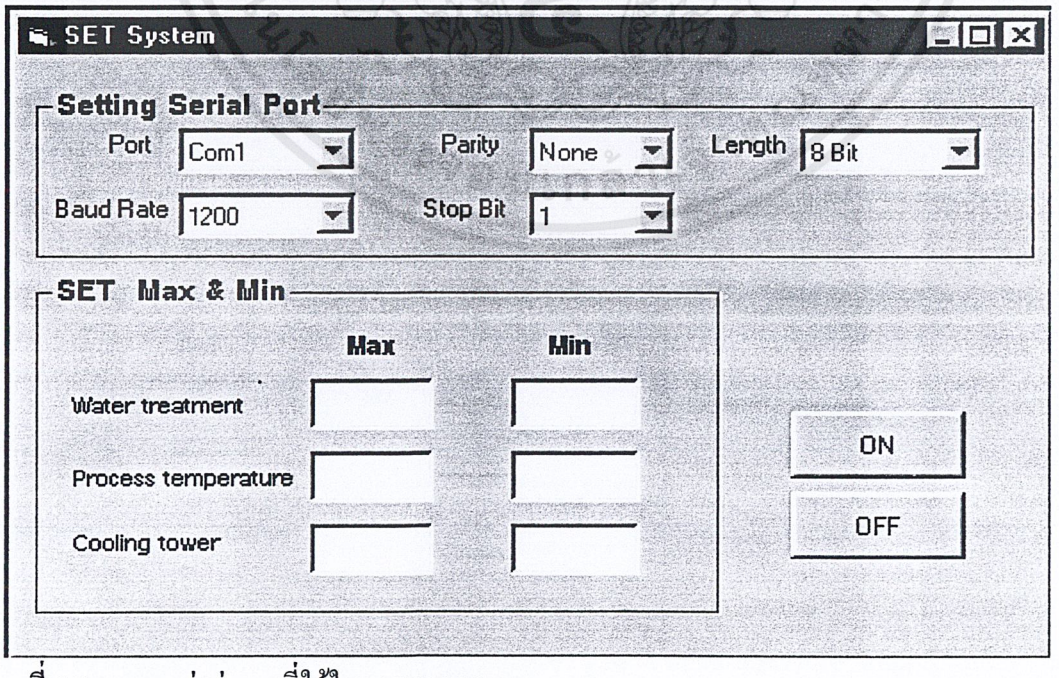
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลการทดลอง

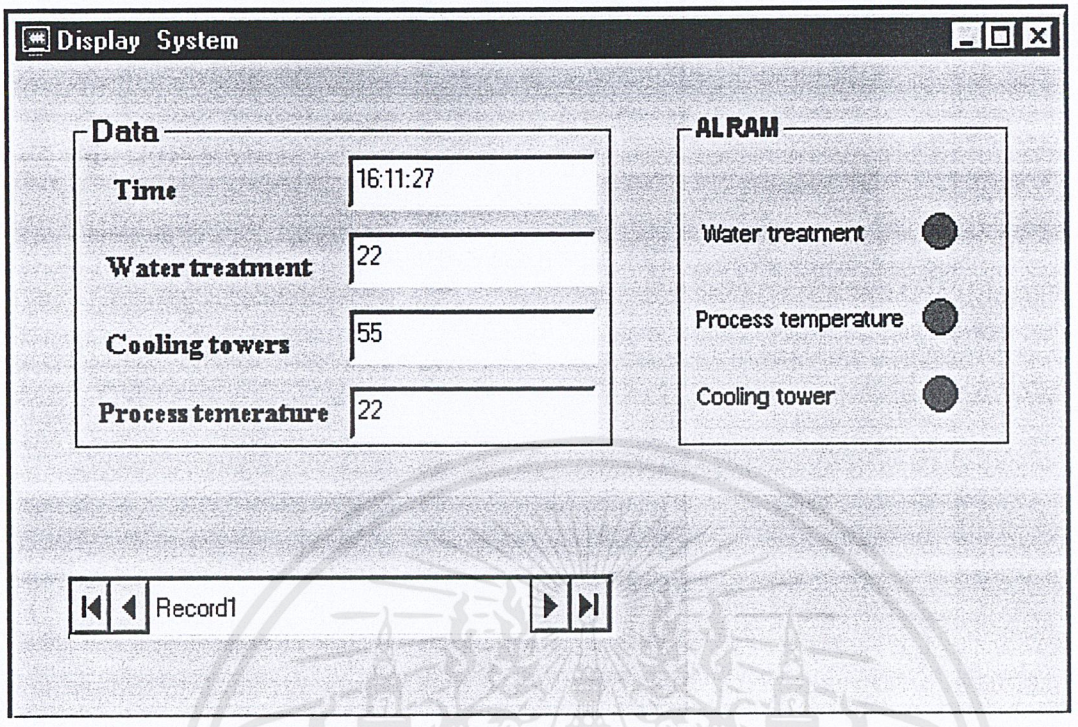


ภาพที่ 5.1 โครงสร้างส่วนประกอบที่ใช้ในการทดลอง



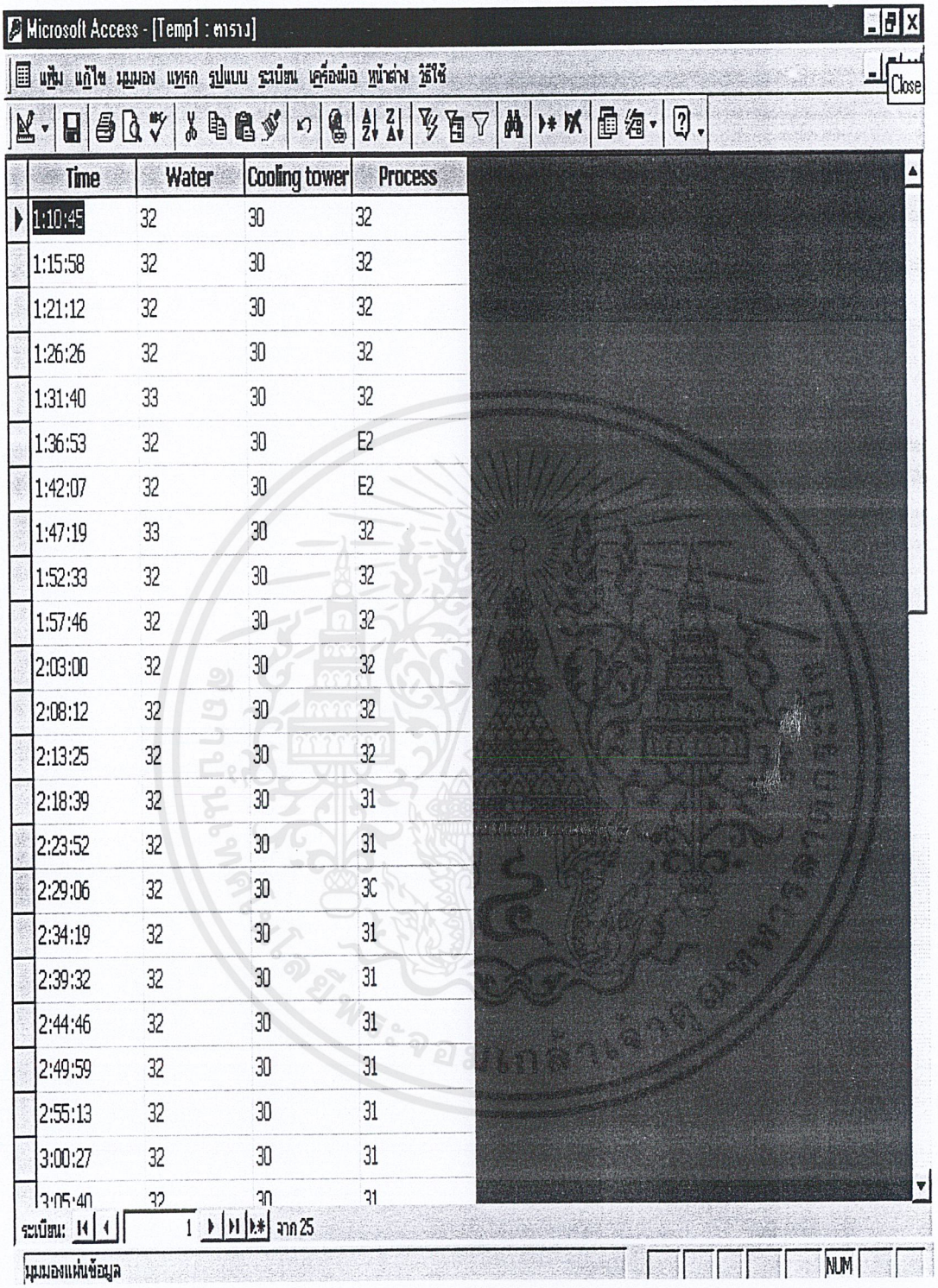
ภาพที่ 5.2 การเซตค่าต่าง ๆ ที่ใช้ในการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 5.3 ค่าของอุณหภูมิที่บันทึกที่เวลาต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 5.4 การบันทึกค่าอุณหภูมิที่เวลาต่าง ๆ เก็บไว้ในฐานข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากการทดลองศึกษาถึงหลักการทำงานของการวัดอุณหภูมิและส่งข้อมูลแบบไร้สาย จากการทดลองค่าของอุณหภูมิที่วัดได้และจัดเก็บบันทึกไว้ในฐานข้อมูล ค่าของข้อมูลที่จัดเก็บบันทึกบางค่าจะมีข้อผิดพลาดคือค่าอุณหภูมิที่จัดเก็บบันทึกจะมีค่าไม่ตรงกับค่าของอุณหภูมิที่วัดได้ เนื่องจากเวลาในการตอบรับระหว่างเครื่องรับและเครื่องส่งไม่ตรงกันหรืออาจจะเป็นเพราะค่า R และ C ในวงจร Encoder และ Decoderไม่ตรงกันและระยะทางในการรับส่งข้อมูลจะส่งได้ในระยะทางใกล้ ๆ เนื่องจากเครื่องรับส่งมีประสิทธิภาพในการรับส่งต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
สรุปผลการวิจัยและข้อเสนอแนะ

บทสรุป

จากการทดลองเราพบว่าในการส่งข้อมูล โดยผ่านเครื่องรับและส่งนั้น โดยมีวงจร Encoder และ Decoder ต่อร่วมด้วย ถ้าหากอุปกรณ์ Hardware เช่น R และ C ที่นำมาต่อมีคุณภาพต่ำหรือมีความผิดพลาดสูง จะทำให้ข้อมูลที่รับและส่งนั้นเกิดการผิดพลาด อีกทั้งระบบกราวน์ก็มีส่วนด้วย หาก Hardware ไม่ได้ต่อกราวน์ร่วมกัน จะทำให้ข้อมูลของอุณหภูมิที่วัดได้ผิดเพี้ยนไปจากเดิม ส่วนระยะในการรับส่งนั้น ต้องดูประสิทธิภาพของเครื่องรับส่งด้วย ว่าสามารถส่งได้ไกลเท่าใด และในวงจรรับส่งนั้นมีคุณภาพดีพอหรือเปล่า หรือถ้าไม่ดีพอจะทำให้เกิดสัญญาณรบกวนปนไปกับข้อมูลก็ได้หรืออาจมีการรบกวนทางสัญญาณ

ปัญหาที่พบในการทดลอง

1. เนื่องจากวงจรเข้ารหัสมีการสร้างความถี่ Encoder Oscillator ขึ้นมาโดยค่า R และ C ไม่ได้ใช้ X-TAL ดังนั้นเมื่อค่า R และ C ของวงจรเข้ารหัสและถอดรหัสไม่ตรงกันหรือสร้างความถี่ที่เหลื่อมกัน จะทำให้ค่าของอุณหภูมิที่วัดได้ผิดเพี้ยนไปได้

2. ในการที่จะหาเครื่องรับส่งที่มีประสิทธิภาพดีและส่งได้ไกล ๆ นั้น ในประเทศตอนนี้หาได้ยากมาก ดังนั้นเครื่องรับส่งที่นำมาใช้ในโครงงานนี้จึงจำเป็นต้องนำมาเสนอก่อน ในรูปแบบของ Study Case เพื่อแสดงลักษณะและหลักการทำงาน

ข้อเสนอแนะของอาจารย์

1. ควรจะแสดงหน่วยของค่าอุณหภูมิที่วัดได้ด้วย
2. สามารถแปลงค่าของอุณหภูมิที่วัดได้เป็น ฟาเรนไฮต์, เคลวิน, เรงคิล
3. เวลาในการแสดงค่าของอุณหภูมิควรจะเร็วกว่านี้
4. ควรจะประกอบกล่องให้มิดชิดเพื่อป้องกันสัญญาณรบกวน
5. ควรจะมีหลอดไฟเพื่อแสดงสถานะเมื่ออุณหภูมิสูงกว่าที่กำหนด โดยใช้ LED เป็นตัวแสดงผล
6. สามารถเลือกได้เพื่อที่ต้องการดูอุณหภูมิที่จุดไหนก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. ณรงค์ เหมกรณ์, การสื่อสารดาวเทียม, พิมพ์ครั้งที่ 1, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง : กรุงเทพมหานคร, 2533
2. บัณฑิต โรจน์อารยานนท์, หลักการไฟฟ้าสื่อสาร, พิมพ์ครั้งที่ 6, สำนักพิมพ์จุฬาลงกรณ์มหาวิทยาลัย, 2540
3. รศ. ยืน ภู่วรวรรณ, น.ต. ไพศาล สงวนหมู่, การสื่อสารและไมโครคอมพิวเตอร์เนตเวอร์ค, พิมพ์ครั้งที่ 1, บริษัทซีเอ็ดยูเคชั่น, 2521
4. ดร. ประสิทธิ์ ทีฆพุฒ, การสื่อสารโทรคมนาคม (Telecommunication) ภาคพื้นฐาน, พิมพ์ครั้งที่ 1, บริษัทซีเอ็ดยูเคชั่น, 2539

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA
SEMICONDUCTOR TECHNICAL DATA

Order this document
by MC145026/D

Encoder and Decoder Pairs
CMOS

MC145026
MC145027
MC145028

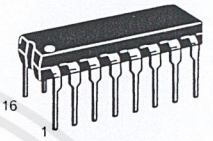
These devices are designed to be used as encoder/decoder pairs in remote control applications.

The MC145026 encodes nine lines of information and serially sends this information upon receipt of a transmit enable ($\overline{TE}$) signal. The nine lines may be encoded with trinary data (low, high, or open) or binary data (low or high). The words are transmitted twice per encoding sequence to increase security.

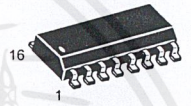
The MC145027 decoder receives the serial stream and interprets five of the trinary digits as an address code. Thus, 243 addresses are possible. If binary data is used at the encoder, 32 addresses are possible. The remaining serial information is interpreted as four bits of binary data. The valid transmission (VT) output goes high on the MC145027 when two conditions are met. First, two addresses must be consecutively received (in one encoding sequence) which both match the local address. Second, the 4 bits of data must match the last valid data received. The active VT indicates that the information at the Data output pins has been updated.

The MC145028 decoder treats all nine trinary digits as an address which allows 19,683 codes. If binary data is encoded, 512 codes are possible. The VT output goes high on the MC145028 when two addresses are consecutively received (in one encoding sequence) which both match the local address.

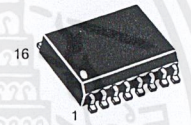
- Operating Temperature Range: – 40 to + 85°C
- Very–Low Standby Current for the Encoder: 300 nA Maximum @ 25°C
- Interfaces with RF, Ultrasonic, or Infrared Modulators and Demodulators
- RC Oscillator, No Crystal Required
- High External Component Tolerance; Can Use ± 5% Components
- Internal Power–On Reset Forces All Decoder Outputs Low
- Operating Voltage Range: MC145026 = 2.5 to 18 V*
  MC145027, MC145028 = 4.5 to 18 V
- For Infrared Applications, See Application Note AN1016/D



P SUFFIX
PLASTIC DIP
CASE 648



D SUFFIX
SOG PACKAGE
CASE 751B



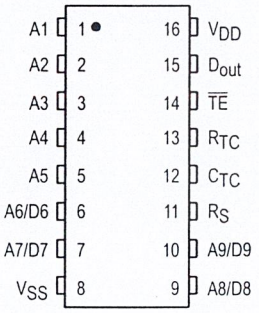
DW SUFFIX
SOG PACKAGE
CASE 751G

ORDERING INFORMATION

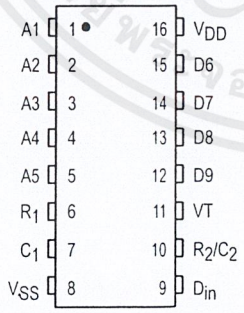
MC145026P	Plastic DIP
MC145026D	SOG Package
MC145027P	Plastic DIP
MC145027DW	SOG Package
MC145028P	Plastic DIP
MC145028DW	SOG Package

PIN ASSIGNMENTS

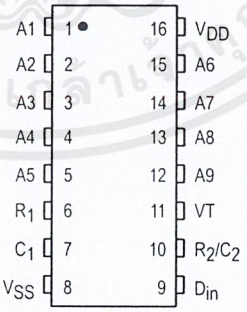
MC145026 ENCODER



MC145027 DECODERS



MC145028 DECODERS



REV 3
1/98

© Motorola, Inc. 1998

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

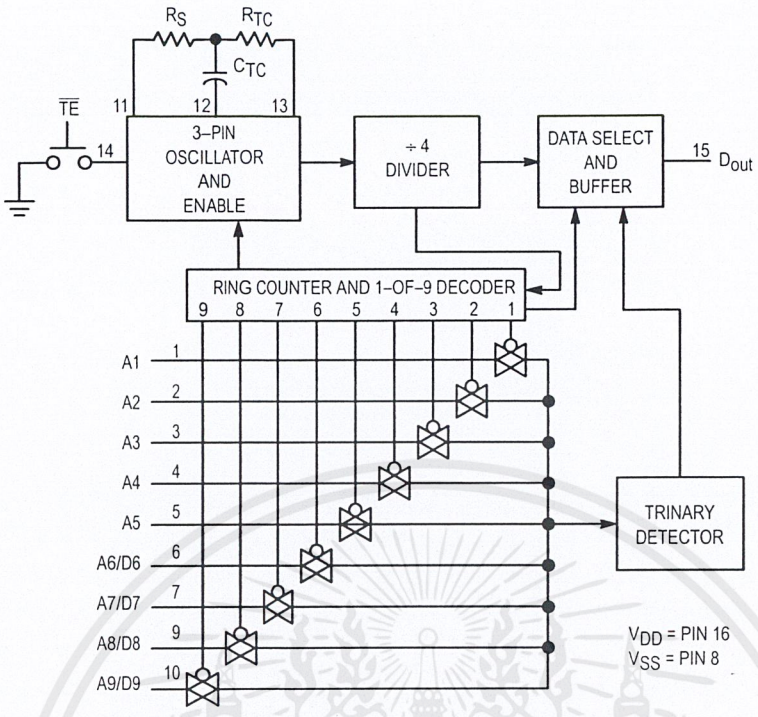


Figure 1. MC145026 Encoder Block Diagram

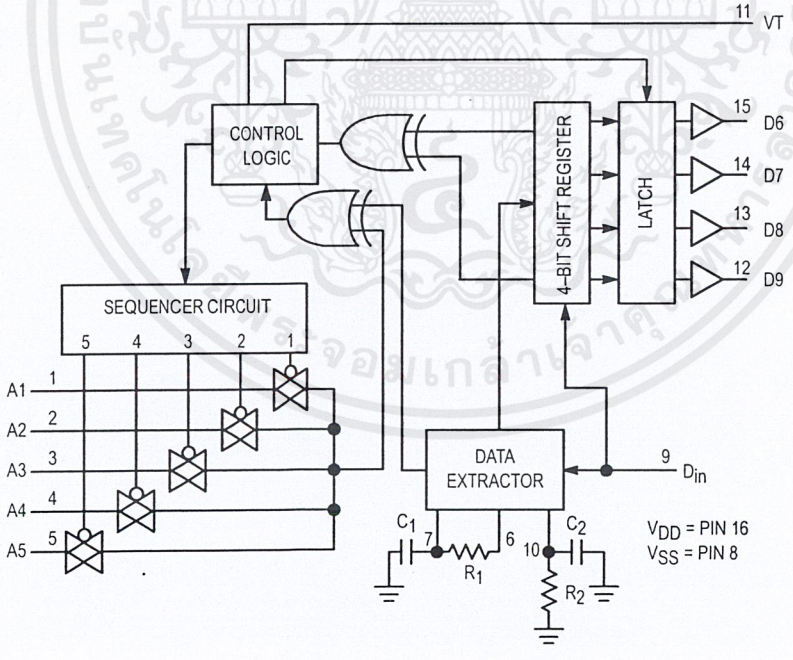


Figure 2. MC145027 Decoder Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

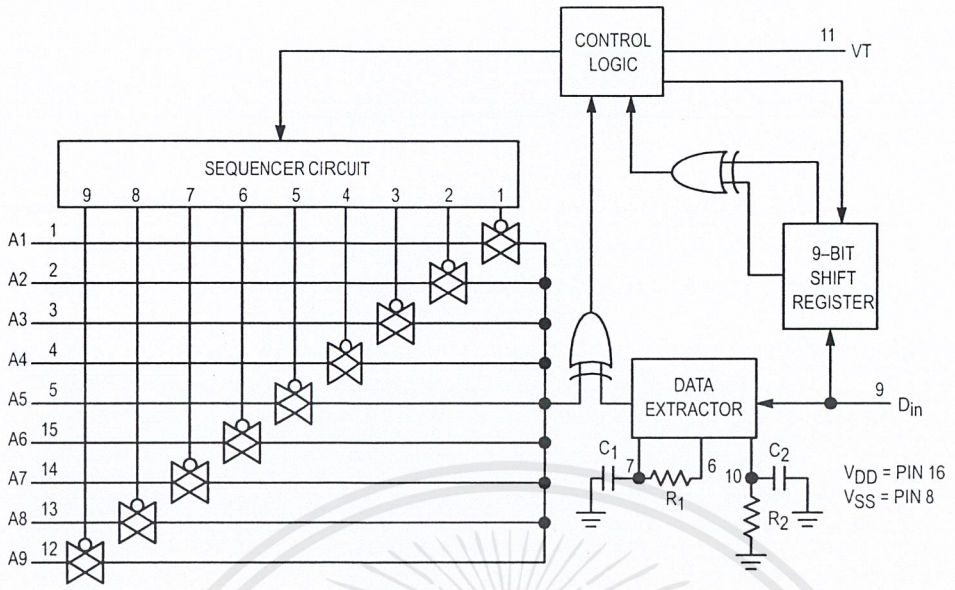


Figure 3. MC145028 Decoder Block Diagram

MAXIMUM RATINGS* (Voltages Referenced to V_{SS})

Rating	Symbol	Value	Unit
V_{DD}	DC Supply Voltage (except SC41343, SC41344)	– 0.5 to + 18	V
V_{DD}	DC Supply Voltage (SC41343, SC41344 only)	– 0.5 to + 10	V
V_{in}	DC Input Voltage	– 0.5 to V_{DD} + 0.5	V
V_{out}	DC Output Voltage	– 0.5 to V_{DD} + 0.5	V
I_{in}	DC Input Current, per Pin	± 10	mA
I_{out}	DC Output Current, per Pin	± 10	mA
P_D	Power Dissipation, per Package	500	mW
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds	260	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the limits in the Electrical Characteristics tables or Pin Descriptions section.

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range $V_{SS} \le (V_{in}$ or $V_{out}) \le V_{DD}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS — MC145026*, MC145027, and MC145028 (Voltage Referenced to V_{SS})

Symbol	Characteristic	V_{DD} V	Guaranteed Limit						Unit
			– 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V_{OL}	Low–Level Output Voltage (V_{in} = V_{DD} or 0)	5.0	—	0.05	—	0.05	—	0.05	V
		10	—	0.05	—	0.05	—	0.05	
		15	—	0.05	—	0.05	—	0.05	
V_{OH}	High–Level Output Voltage (V_{in} = 0 or V_{DD})	5.0	4.95	—	4.95	—	4.95	—	V
		10	9.95	—	9.95	—	9.95	—	
		15	14.95	—	14.95	—	14.95	—	
V_{IL}	Low–Level Input Voltage								V
	(V_{out} = 4.5 or 0.5 V)	5.0	—	1.5	—	1.5	—	1.5	
	(V_{out} = 9.0 or 1.0 V)	10	—	3.0	—	3.0	—	3.0	
	(V_{out} = 13.5 or 1.5 V)	15	—	4.0	—	4.0	—	4.0	
V_{IH}	High–Level Input Voltage								V
	(V_{out} = 0.5 or 4.5 V)	5.0	3.5	—	3.5	—	3.5	—	
	(V_{out} = 1.0 or 9.0 V)	10	7.0	—	7.0	—	7.0	—	
	(V_{out} = 1.5 or 13.5 V)	15	11	—	11	—	11	—	
I_{OH}	High–Level Output Current								mA
	(V_{out} = 2.5 V)	5.0	– 2.5	—	– 2.1	—	– 1.7	—	
	(V_{out} = 4.6 V)	5.0	– 0.52	—	– 0.44	—	– 0.36	—	
	(V_{out} = 9.5 V)	10	– 1.3	—	– 1.1	—	– 0.9	—	
	(V_{out} = 13.5 V)	15	– 3.6	—	– 3.0	—	– 2.4	—	
I_{OL}	Low–Level Output Current								mA
	(V_{out} = 0.4 V)	5.0	0.52	—	0.44	—	0.36	—	
	(V_{out} = 0.5 V)	10	1.3	—	1.1	—	0.9	—	
	(V_{out} = 1.5 V)	15	3.6	—	3.0	—	2.4	—	
I_{in}	Input Current — $\overline{TE}$	5.0	—	—	3.0	11	—	—	µA
	(MC145026, Pull–Up Device)	10	—	—	16	60	—	—	
		15	—	—	35	120	—	—	
I_{in}	Input Current	15	—	± 0.3	—	± 0.3	—	± 1.0	µA
	R_S (MC145026), D_{in} (MC145027, MC145028)								
I_{in}	Input Current								µA
	A1 – A5, A6/D6 – A9/D9 (MC145026),	5.0	—	—	—	± 110	—	—	
	A1 – A5 (MC145027),	10	—	—	—	± 500	—	—	
	A1 – A9 (MC145028)	15	—	—	—	± 1000	—	—	
C_{in}	Input Capacitance (V_{in} = 0)	—	—	—	—	7.5	—	—	pF
I_{DD}	Quiescent Current — MC145026	5.0	—	—	—	0.1	—	—	µA
		10	—	—	—	0.2	—	—	
		15	—	—	—	0.3	—	—	
I_{DD}	Quiescent Current — MC145027, MC145028	5.0	—	—	—	50	—	—	µA
		10	—	—	—	100	—	—	
		15	—	—	—	150	—	—	
I_{dd}	Dynamic Supply Current — MC145026	5.0	—	—	—	200	—	—	µA
	(f_c = 20 kHz)	10	—	—	—	400	—	—	
		15	—	—	—	600	—	—	
I_{dd}	Dynamic Supply Current — MC145027, MC145028	5.0	—	—	—	400	—	—	µA
	(f_c = 20 kHz)	10	—	—	—	800	—	—	
		15	—	—	—	1200	—	—	

* Also see next Electrical Characteristics table for 2.5 V specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS — MC145026 (Voltage Referenced to V_{SS})

Symbol	Characteristic	V_{DD} V	Guaranteed Limit						Unit
			– 40°C		25°C		85°C		
			Min	Max	Min	Max	Min	Max	
V_{OL}	Low–Level Output Voltage (V_{in} = 0 V or V_{DD})	2.5	—	0.05	—	0.05	—	0.05	V
V_{OH}	High–Level Output Voltage (V_{in} = 0 V or V_{DD})	2.5	2.45	—	2.45	—	2.45	—	V
V_{IL}	Low–Level Input Voltage (V_{out} = 0.5 V or 2.0 V)	2.5	—	0.3	—	0.3	—	0.3	V
V_{IH}	High–Level Input Voltage (V_{out} = 0.5 V or 2.0 V)	2.5	2.2	—	2.2	—	2.2	—	V
I_{OH}	High–Level Output Current (V_{out} = 1.25 V)	2.5	0.28	—	0.25	—	0.2	—	mA
I_{OL}	Low–Level Output Current (V_{out} = 0.4 V)	2.5	0.22	—	0.2	—	0.16	—	mA
I_{in}	Input Current ($\overline{TE}$ — Pull–Up Device)	2.5	—	—	0.09	1.8	—	—	µA
I_{in}	Input Current (A1–A5, A6/D6–A9/D9)	2.5	—	—	—	± 25	—	—	µA
I_{DD}	Quiescent Current	2.5	—	—	—	0.05	—	—	µA
I_{dd}	Dynamic Supply Current (f_c = 20 kHz)	2.5	—	—	—	40	—	—	µA

SWITCHING CHARACTERISTICS — MC145026*, MC145027, and MC145028 (C_L = 50 pF, T_A = 25°C)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{TLH}, t_{THL}	Output Transition Time	4,8	5.0 10 15	— — —	200 100 80	ns
t_r	D_{in} Rise Time — Decoders	5	5.0 10 15	— — —	15 15 15	µs
t_f	D_{in} Fall Time — Decoders	5	5.0 10 15	— — —	15 5.0 4.0	µs
f_{osc}	Encoder Clock Frequency	6	5.0 10 15	0.001 0.001 0.001	2.0 5.0 10	MHz
f	Decoder Frequency — Referenced to Encoder Clock	12	5.0 10 15	1.0 1.0 1.0	240 410 450	kHz
t_w	$\overline{TE}$ Pulse Width — Encoders	7	5.0 10 15	65 30 20	— — —	ns

* Also see next Switching Characteristics table for 2.5 V specifications.

SWITCHING CHARACTERISTICS — MC145026 (C_L = 50 pF, T_A = 25°C)

Symbol	Characteristic	Figure No.	V_{DD}	Guaranteed Limit		Unit
				Min	Max	
t_{TLH}, t_{THL}	Output Transition Time	4, 8	2.5	—	450	ns
f_{osc}	Encoder Clock Frequency	6	2.5	1.0	250	kHz
t_w	$\overline{TE}$ Pulse Width	7	2.5	1.5	—	µs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

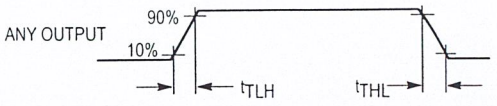


Figure 4.

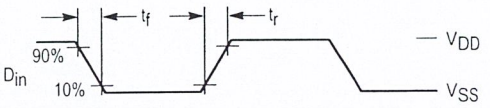


Figure 5.

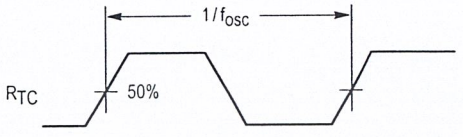


Figure 6.

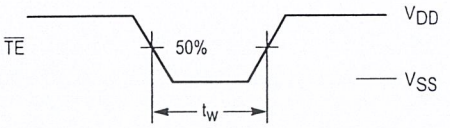
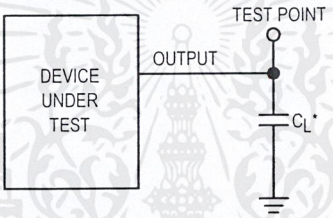


Figure 7.



* Includes all probe and fixture capacitance.

Figure 8. Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATING CHARACTERISTICS

MC145026

The encoder serially transmits trinary data as defined by the state of the A1 – A5 and A6/D6 – A9/D9 input pins. These pins may be in either of three states (low, high, or open) allowing 19,683 possible codes. The transmit sequence is initiated by a low level on the $\overline{TE}$ input pin. Upon power–up, the MC145026 can continuously transmit as long as $\overline{TE}$ remains low (also, the device can transmit two–word sequences by pulsing $\overline{TE}$ low). However, no MC145026 application should be designed to rely upon the first data word transmitted immediately after power–up because this word may be invalid. Between the two data words, no signal is sent for three data periods (see Figure 10).

Each transmitted trinary digit is encoded into pulses (see Figure 11). A logic 0 (low) is encoded as two consecutive short pulses, a logic 1 (high) as two consecutive long pulses, and an open (high impedance) as a long pulse followed by a short pulse. The input state is determined by using a weak "output" device to try to force each input high then low. If only a high state results from the two tests, the input is assumed to be hardwired to V_{DD}. If only a low state is obtained, the input is assumed to be hardwired to V_{SS}. If both a high and a low can be forced at an input, an open is assumed and is encoded as such. The "high" and "low" levels are 70% and 30% of the supply voltage as shown in the Electrical Characteristics table. The weak "output" device sinks/sources up to 110 μA at a 5 V supply level, 500 μA at 10 V, and 1 mA at 15 V.

The $\overline{TE}$ input has an internal pull–up device so that a simple switch may be used to force the input low. While $\overline{TE}$ is high and the second–word transmission has timed out, the encoder is completely disabled, the oscillator is inhibited, and the current drain is reduced to quiescent current. When $\overline{TE}$ is brought low, the oscillator is started and the transmit sequence begins. The inputs are then sequentially selected, and determinations are made as to the input logic states. This information is serially transmitted via the D_{out} pin.

MC145027

This decoder receives the serial data from the encoder and outputs the data, if it is valid. The transmitted data, consisting of two identical words, is examined bit by bit during reception. The first five trinary digits are assumed to be the address. If the received address matches the local address, the next four (data) bits are internally stored, but are not transferred to the output data latch. As the second encoded word is received, the address must again match. If a match occurs, the new data bits are checked against the previously stored data bits. If the two nibbles of data (four bits each) match, the data is transferred to the output data latch by VT and remains until new data replaces it. At the same time, the VT output pin is brought high and remains high until an error is received or until no input signal is received for four data periods (see Figure 10).

Although the address information may be encoded in trinary, the data information must be either a 1 or 0. A trinary (open) data line is decoded as a logic 1.

MC145028

This decoder operates in the same manner as the MC145027 except that nine address lines are used and no data output is available. The VT output is used to indicate that a valid address has been received. For transmission security, two identical transmitted words must be consecutively received before a VT output signal is issued.

The MC145028 allows 19,683 addresses when trinary levels are used. 512 addresses are possible when binary levels are used.

PIN DESCRIPTIONS

MC145026 ENCODER

A1 – A5, A6/D6 – A9/D9
Address, Address/Data Inputs (Pins 1 – 7, 9, and 10)

These address/data inputs are encoded and the data is sent serially from the encoder via the D_{out} pin.

R_S, C_{TC}, R_{TC}
(Pins 11, 12, and 13)

These pins are part of the oscillator section of the encoder (see Figure 9).

If an external signal source is used instead of the internal oscillator, it should be connected to the R_S input and the R_{TC} and C_{TC} pins should be left open.

$\overline{TE}$
Transmit Enable (Pin 14)

This active–low transmit enable input initiates transmission when forced low. An internal pull–up device keeps this input normally high. The pull–up current is specified in the Electrical Characteristics table.

D_{out}
Data Out (Pin 15)

This is the output of the encoder that serially presents the encoded data word.

V_{SS}
Negative Power Supply (Pin 8)

The most–negative supply potential. This pin is usually ground.

V_{DD}
Positive Power Supply (Pin 16)

The most–positive power supply pin.

MC145027 AND MC145028 DECODERS

A1 – A5, A1 – A9
Address Inputs (Pins 1 – 5) — MC145027,
Address Inputs (Pins 1 – 5, 15, 14, 13, 12) — MC145028

These are the local address inputs. The states of these pins must match the appropriate encoder inputs for the VT pin to go high. The local address may be encoded with trinary or binary data.

D6 – D9
Data Outputs (Pins 15, 14, 13, 12) — MC145027 Only

These outputs present the binary information that is on encoder inputs A6/D6 through A9/D9. Only binary data is

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

acknowledged; a trinary open at the MC145026 encoder is decoded as a high level (logic 1).

D_{in}
Data In (Pin 9)

This pin is the serial data input to the decoder. The input voltage must be at CMOS logic levels. The signal source driving this pin must be dc coupled.

R_1, C_1
Resistor 1, Capacitor 1 (Pins 6, 7)

As shown in Figures 2 and 3, these pins accept a resistor and capacitor that are used to determine whether a narrow pulse or wide pulse has been received. The time constant $R_1 \times C_1$ should be set to 1.72 encoder clock periods:

$$R_1 C_1 = 3.95 R_{TC} C_{TC}$$

R_2/C_2
Resistor 2/Capacitor 2 (Pin 10)

As shown in Figures 2 and 3, this pin accepts a resistor and capacitor that are used to detect both the end of a received word and the end of a transmission. The time constant $R_2 \times C_2$ should be 33.5 encoder clock periods (four data periods per Figure 11): $R_2 C_2 = 77 R_{TC} C_{TC}$. This time constant is used to determine whether the D_{in} pin has remained low for four data periods (end of transmission). A separate on–chip comparator looks at the voltage–equivalent two data periods ($0.4 R_2 C_2$) to detect the dead time between received words within a transmission.

VT
Valid Transmission Output (Pin 11)

This valid transmission output goes high after the second word of an encoding sequence when the following conditions are satisfied:

1. the received addresses of both words match the local decoder address, and
2. the received data bits of both words match.

VT remains high until either a mismatch is received or no input signal is received for four data periods.

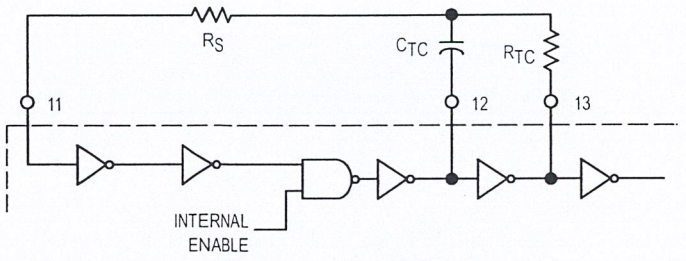
V_{SS}
Negative Power Supply (Pin 8)

The most–negative supply potential. This pin is usually ground.

V_{DD}
Positive Power Supply (Pin 16)

The most–positive power supply pin.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



This oscillator operates at a frequency determined by the external RC network; i.e.,

$$f \approx \frac{1}{2.3\ R_{TC}\ C_{TC}'} \text{ (Hz)}$$

for 1 kHz ≤ f ≤ 400 kHz

where: $C_{TC}' = C_{TC} + C_{layout} + 12$ pF

$R_S \approx 2\ R_{TC}$

$R_S \geq 20$ k

$R_{TC} \geq 10$ k

400 pF < C_{TC} < 15 μF

The value for R_S should be chosen to be ≥ 2 times R_{TC}. This range ensures that current through R_S is insignificant compared to current through R_{TC}. The upper limit for R_S must ensure that R_S x 5 pF (input capacitance) is small compared to R_{TC} x C_{TC}.

For frequencies outside the indicated range, the formula is less accurate. The minimum recommended oscillation frequency of this circuit is 1 kHz. Susceptibility to externally induced noise signals may occur for frequencies below 1 kHz and/or when resistors utilized are greater than 1 MΩ.

Figure 9. Encoder Oscillator Information

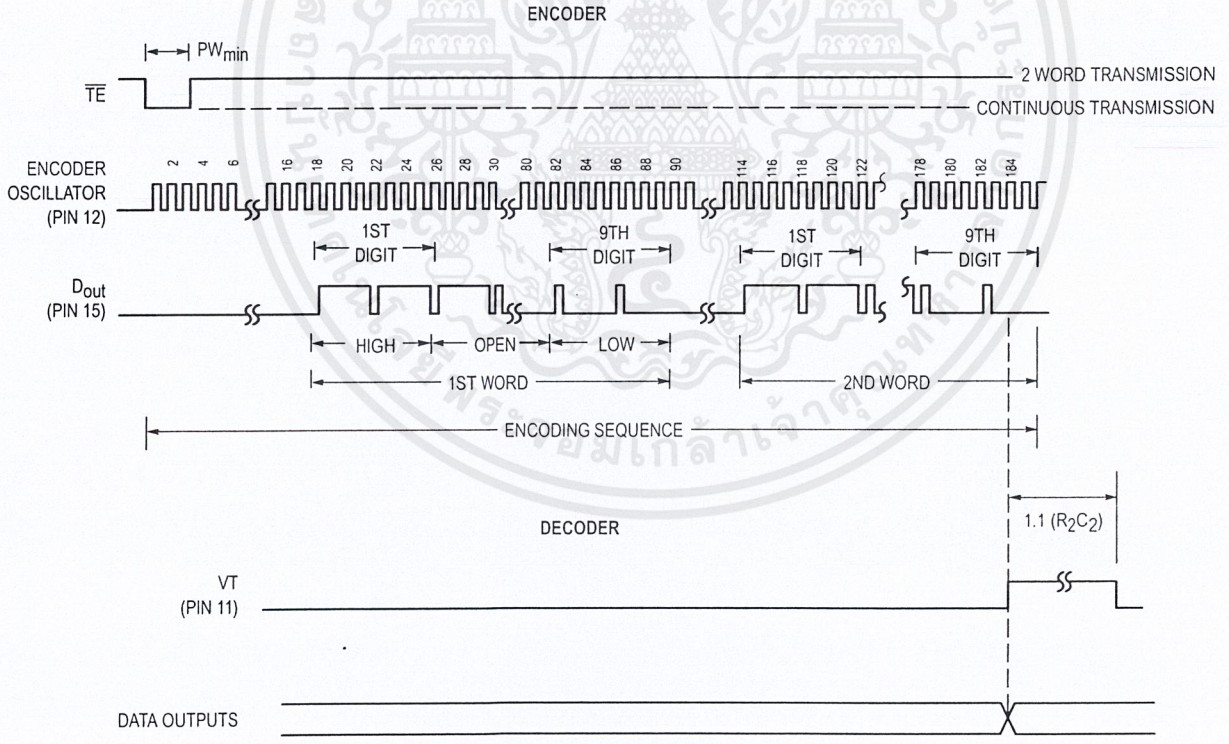


Figure 10. Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

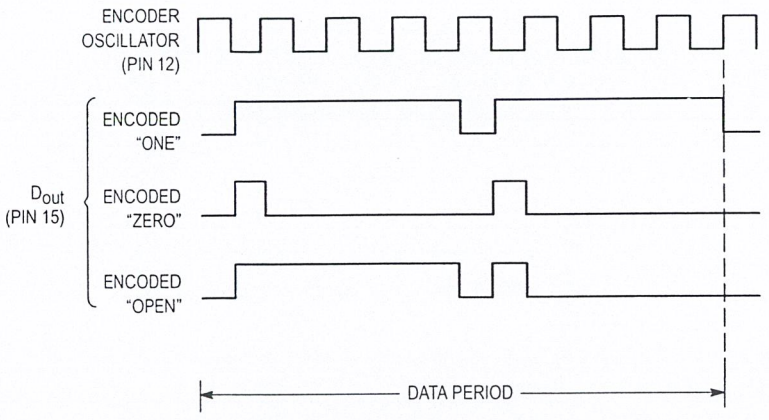


Figure 11. Encoder Data Waveforms

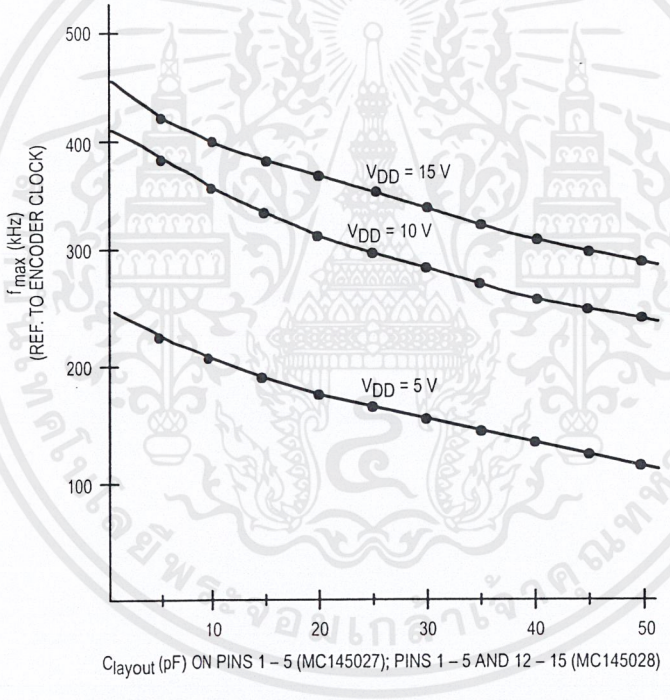


Figure 12. f_{max} vs C_{layout} — Decoders Only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

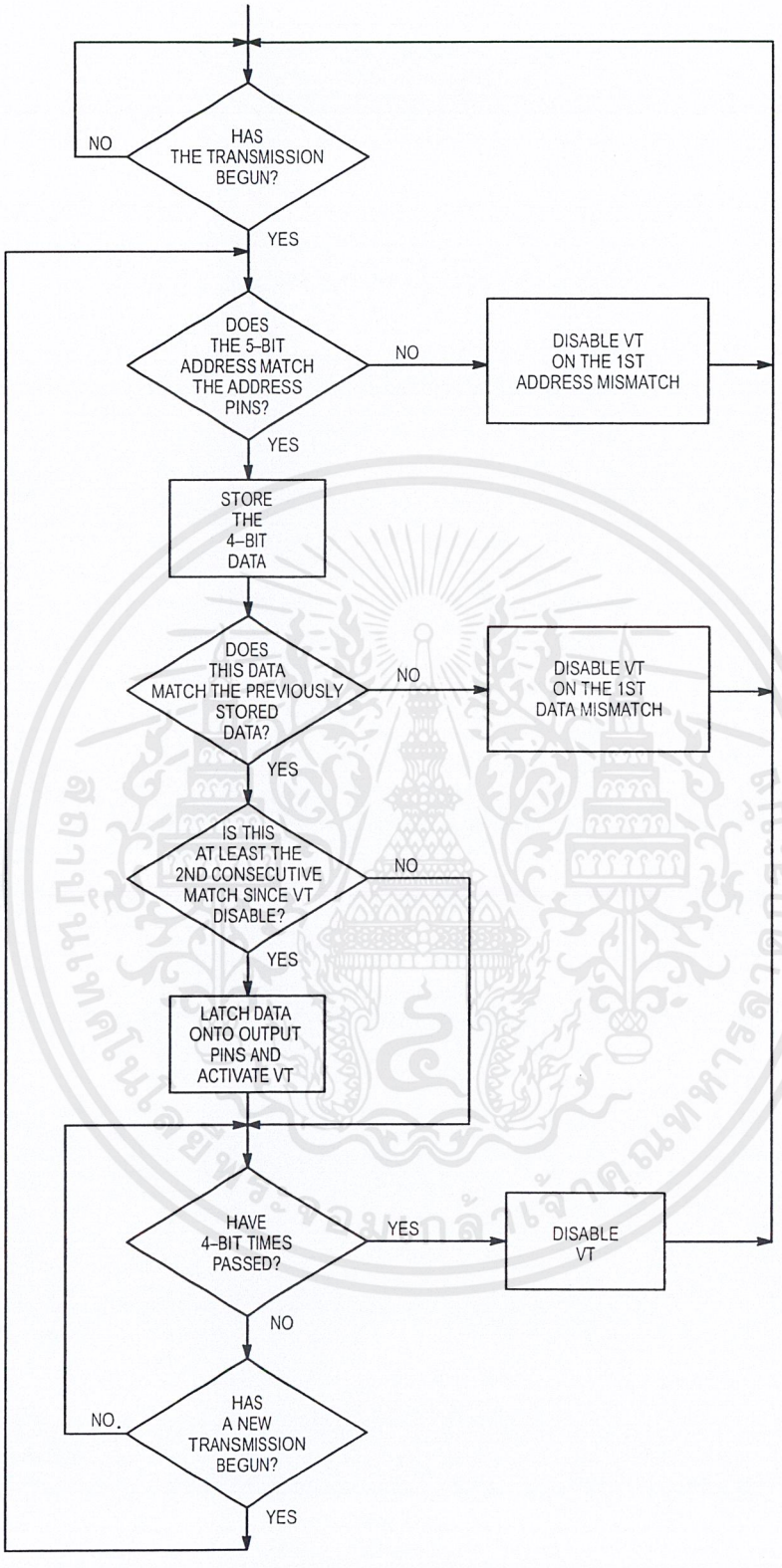


Figure 13. MC145027 Flowchart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

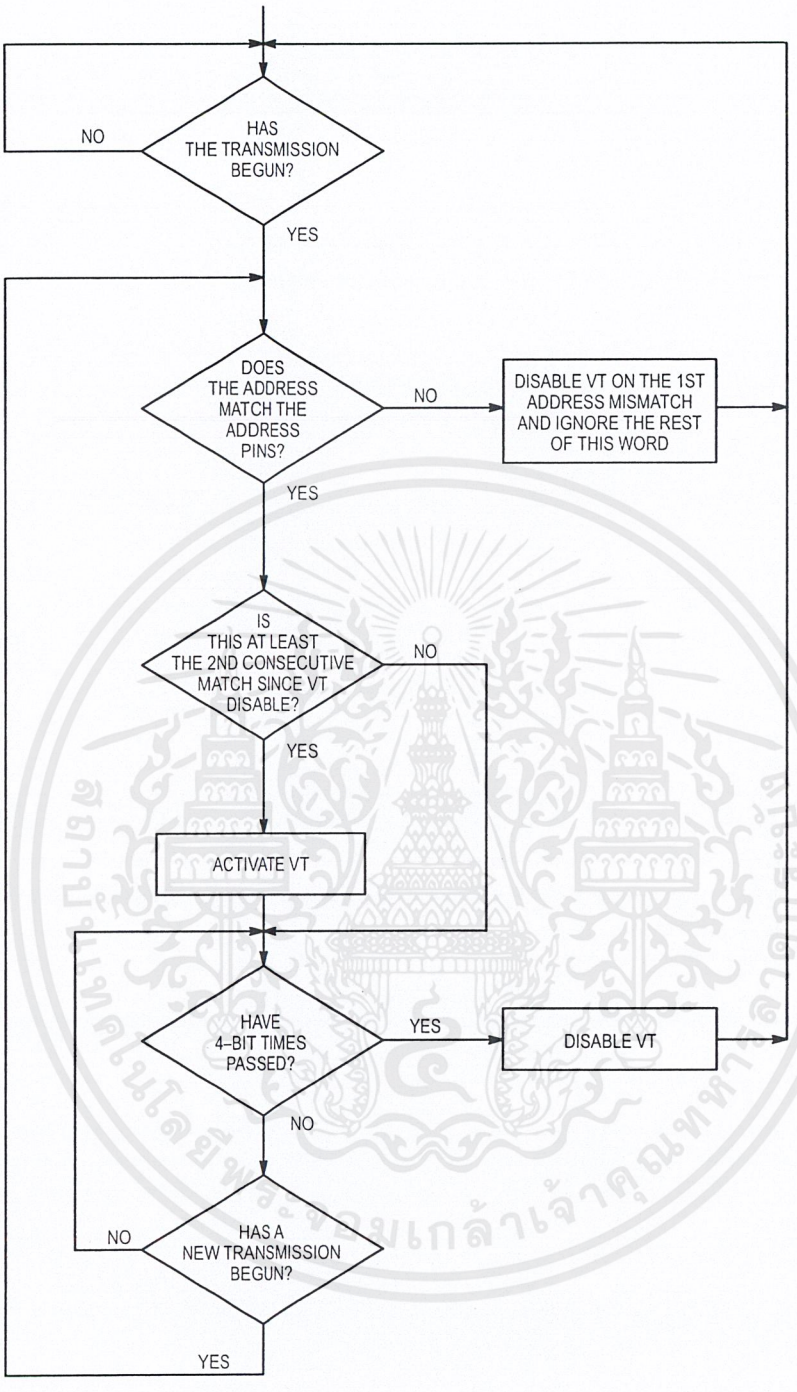


Figure 14. MC145028 Flowchart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC145027 AND MC145028 TIMING

To verify the MC145027 or MC145028 timing, check the waveforms on C1 (Pin 7) and R2/C2 (Pin 10) as compared to the incoming data waveform on D_{in} (Pin 9).

The R–C decay seen on C1 discharges down to 1/3 V_{DD} before being reset to V_{DD}. This point of reset (labelled "DOS" in Figure 15) is the point in time where the decision is made whether the data seen on D_{in} is a 1 or 0. DOS should not be too close to the D_{in} data edges or intermittent operation may occur.

The other timing to be checked on the MC145027 and MC145028 is on R2/C2 (see Figure 16). The R–C decay is continually reset to V_{DD} as data is being transmitted. Only between words and after the end–of–transmission (EOT) does R2/C2 decay significantly from V_{DD}. R2/C2 can be used to identify the internal end–of–word (EOW) timing edge which is generated when R2/C2 decays to 2/3 V_{DD}. The internal EOT timing edge occurs when R2/C2 decays to 1/3 V_{DD}. When the waveform is being observed, the R–C decay should go down between the 2/3 and 1/3 V_{DD} levels, but not too close to either level before data transmission on D_{in} resumes.

Verification of the timing described above should ensure a good match between the MC145026 transmitter and the MC145027 and MC145028 receivers.

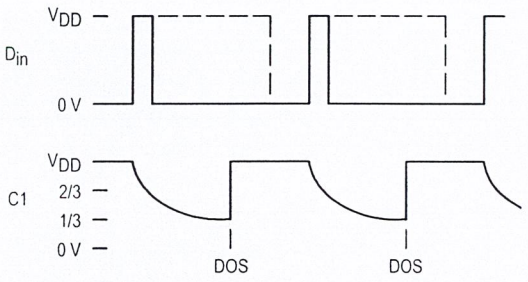
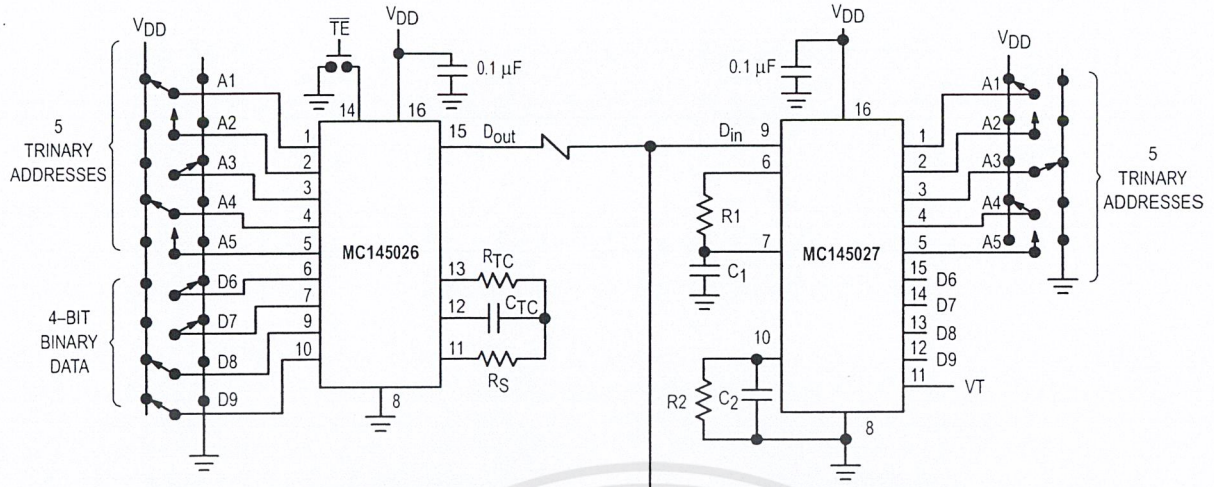


Figure 15. R–C Decay on Pin 7 (C1)

Figure 16. R–C Decay on Pin 10 (R2/C2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$f_{osc} = \frac{1}{2.3\ R_{TC}C_{TC}'}$$

$R_1C_1 = 3.95\ R_{TC}C_{TC}$

$R_2C_2 = 77\ R_{TC}C_{TC}$

$C_{TC}' = C_{TC} + C_{layout} + 12$ pF
$100\ pF \le C_{TC} \le 15\ \mu F$
$R_{TC} \ge 10\ k\Omega$; $R_S \approx 2\ R_{TC}$
$R_1 \ge 10\ k\Omega$
$C_1 \ge 400$ pF
$R_2 \ge 100\ k\Omega$
$C_2 \ge 700$ pF

Example R/C Values (All Resistors and Capacitors are ± 5%)

($C_{TC}' = C_{TC} + 20$ pF)

f_{osc} (kHz)	R_{TC}	C_{TC}'	R_S	R_1	C_1	R_2	C_2
362	10 k	120 pF	20 k	10 k	470 pF	100 k	910 pF
181	10 k	240 pF	20 k	10 k	910 pF	100 k	1800 pF
88.7	10 k	490 pF	20 k	10 k	2000 pF	100 k	3900 pF
42.6	10 k	1020 pF	20 k	10 k	3900 pF	100 k	7500 pF
21.5	10 k	2020 pF	20 k	10 k	8200 pF	100 k	0.015 µF
8.53	10 k	5100 pF	20 k	10 k	0.02 µF	200 k	0.02 µF
1.71	50 k	5100 pF	100 k	50 k	0.02 µF	200 k	0.1 µF

Figure 17. Typical Application

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS INFORMATION

INFRARED TRANSMITTER

In Figure 18, the MC145026 encoder is set to run at an oscillator frequency of about 4 to 9 kHz. Thus, the time required for a complete two–word encoding sequence is about 20 to 40 ms. The data output from the encoder gates an RC oscillator running at 50 kHz; the oscillator shown starts rapidly enough to be used in this application. When the "send" button is not depressed, both the MC145026 and oscillator are in a low–power standby state. The RC oscillator has to be trimmed for 50 kHz and has some drawbacks for frequency stability. A superior system uses a ceramic resonator oscillator running at 400 kHz. This oscillator feeds a divider as shown in Figure 19. The unused inputs of the MC14011UB must be grounded.

The MLED81 IRED is driven with the 50 kHz square wave at about 200 to 300 mA to generate the carrier. If desired, two IREDs wired in series can be used (see Application Note AN1016 for more information). The bipolar IRED switch, shown in Figure 18, offers two advantages over a FET. First, a logic FET has too much gate capacitance for the MC14011UB to drive without waveform distortion. Second, the bipolar drive permits lower supply voltages, which are an advantage in portable battery–powered applications.

The configuration shown in Figure 18 operates over a supply range of 4.5 to 18 V. A low–voltage system which operates down to 2.5 V could be realized if the oscillator section of a MC74HC4060 is used in place of the MC14011UB. The data output of the MC145026 is inverted and fed to the RESET pin of the MC74HC4060. Alternately, the MC74HCU04 could be used for the oscillator.

Information on the MC14011UB is in book number DL131/D. The MC74HCU04 and MC74HC4060 are found in book number DL129/D.

INFRARED RECEIVER

The receiver in Figure 20 couples an IR–sensitive diode to input preamp A1, followed by band–pass amplifier A2 with a gain of about 10. Limiting stage A3 follows, with an output of about 800 mV p–p. The limited 50 kHz burst is detected by comparator A4 that passes only positive pulses, and peak–detected and filtered by a diode/RC network to extract the data envelope from the burst. Comparator A5 boosts the signal to logic levels compatible with the MC145027/28 data input. The D_{in} pin of these decoders is a standard CMOS high–impedance input which must ***not*** be allowed to float. Therefore, direct coupling from A5 to the decoder input is utilized.

Shielding should be used on at least A1 and A2, with good ground and high–sensitivity circuit layout techniques applied.

For operation with supplies higher than + 5 V, limiter A4's positive output swing needs to be limited to 3 to 5 V. This is accomplished via adding a zener diode in the negative feedback path, thus avoiding excessive system noise. The biasing resistor stack should be adjusted such that V3 is 1.25 to 1.5 V.

This system works up to a range of about 10 meters. The gains of the system may be adjusted to suit the individual design needs. The 100 Ω resistor in the emitter of the first 2N5088 and the 1 kΩ resistor feeding A2 may be altered if different gain is required. In general, more gain does not necessarily result in increased range. This is due to noise floor limitations. The designer should increase transmitter power and/or increase receiver aperature with Fresnal lensing to greatly improve range. See Application Note AN1016 for additional information.

Information on the MC34074 is in data book DL128/D.

TRINARY SWITCH MANUFACTURERS

Midland Ross–Electronic Connector Div.
Greyhill
Augat/Alcoswitch
Aries Electronics

The above companies may not have the switches in a DIP. For more information, call them or consult *eem Electronic Engineers Master Catalog* or the *Gold Book*. ***Ask for SPDT with center OFF.***

Alternative: An SPST can be placed in series between a SPDT and the Encoder or Decoder to achieve trinary action.

Motorola cannot recommend one supplier over another and in no way suggests that this is a complete listing of trinary switch manufacturers.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

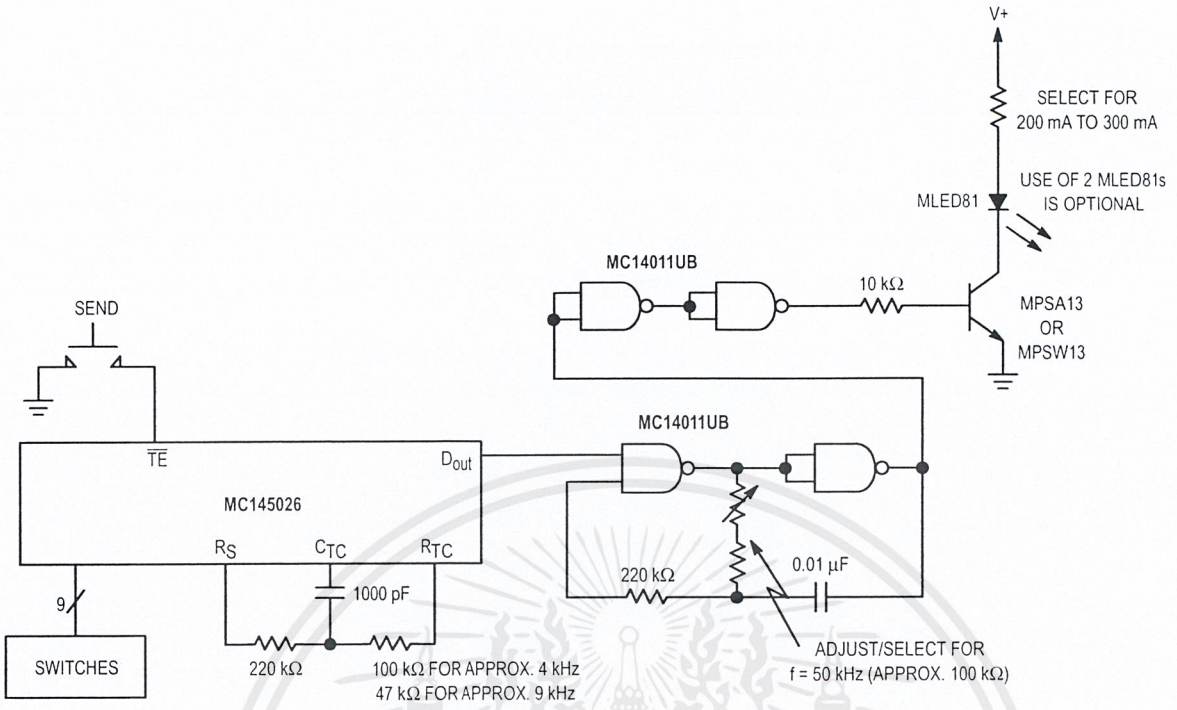


Figure 18. IRED Transmitter Using RC Oscillator to Generate Carrier Frequency

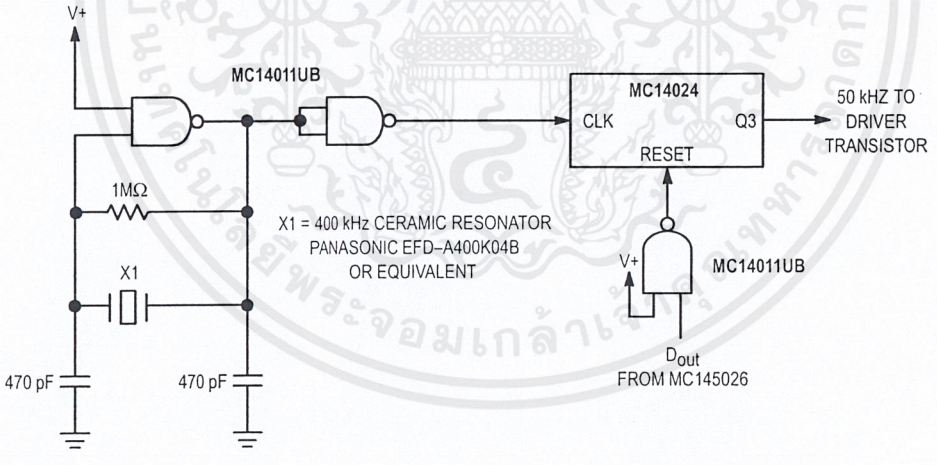


Figure 19. Using a Ceramic Resonator to Generate Carrier Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

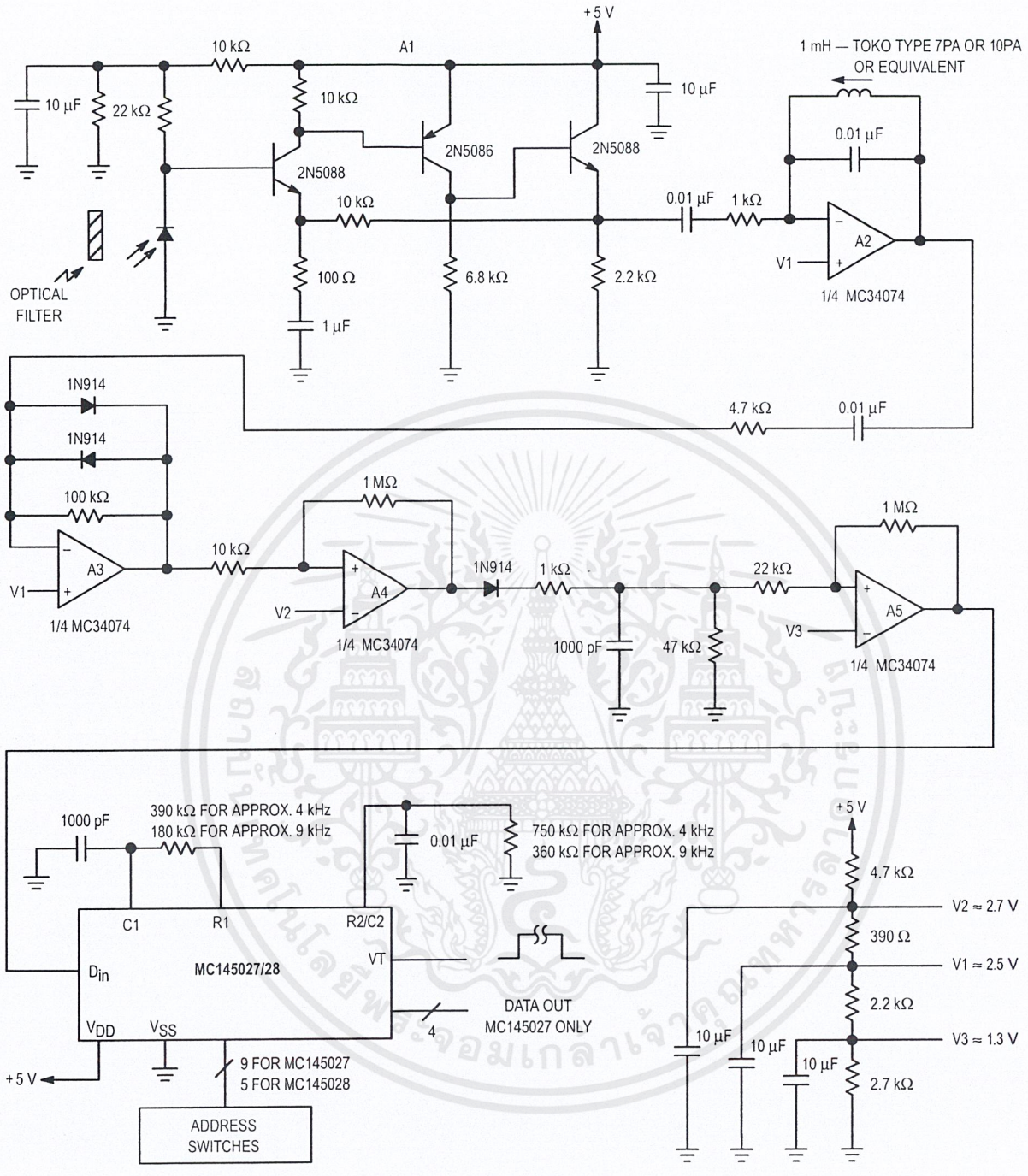
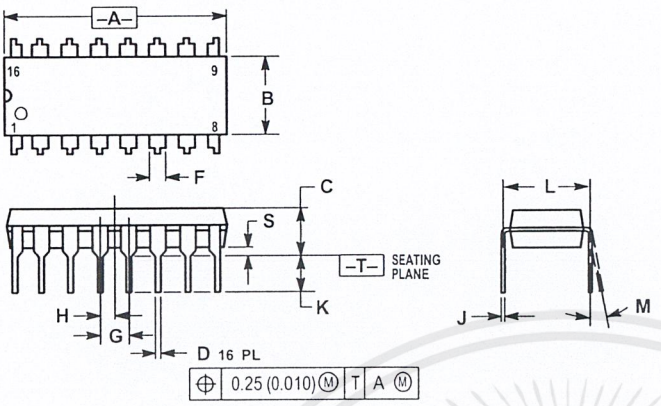


Figure 20. Infrared Receiver

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE DIMENSIONS

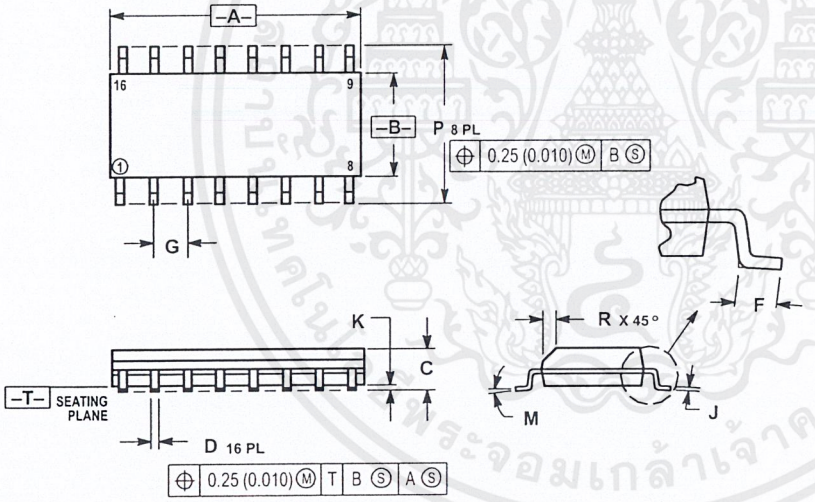
P SUFFIX
PLASTIC DIP (DUAL IN–LINE PACKAGE)
CASE 648–08



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX
SOG (SMALL OUTLINE GULL–WING) PACKAGE
CASE 751B–05

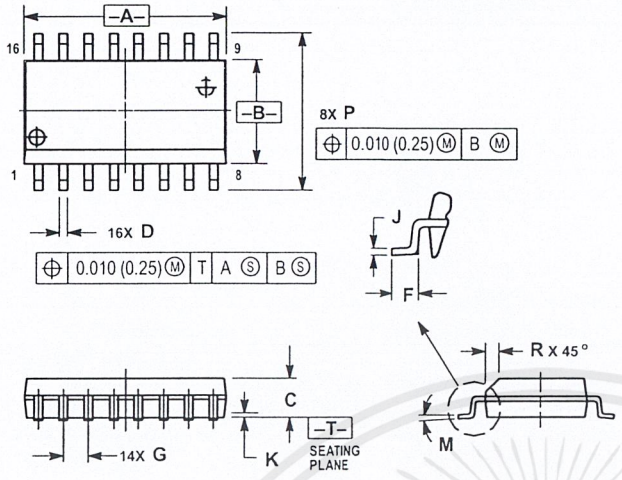


NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DW SUFFIX
SOG (SMALL OUTLINE GULL–WING) PACKAGE
CASE 751G–02



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	10.15	10.45	0.400	0.411
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.50	0.90	0.020	0.035
G	1.27 BSC		0.050 BSC	
J	0.25	0.32	0.010	0.012
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and Ⓜ are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 1–303–675–2140 or 1–800–441–2447

JAPAN: Motorola Japan Ltd.; SPD, Strategic Planning Office, 141,
4–32–1 Nishi–Gotanda, Shinagawa–ku, Tokyo, Japan. 81–3–5487–8488

Customer Focus Center: 1–800–521–6274

Mfax™: RMFAX0@email.sps.mot.com – TOUCHTONE 1–602–244–6609
Motorola Fax Back System – US & Canada ONLY 1–800–774–1848
– http://sps.motorola.com/mfax/

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852–26629298

HOME PAGE: http://motorola.com/sps/

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
SEMICONDUCTOR®

www.fairchildsemi.com

LM2902,LM324/LM324A,LM224/ LM224A

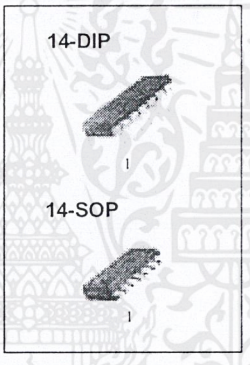
Quad Operational Amplifier

Features

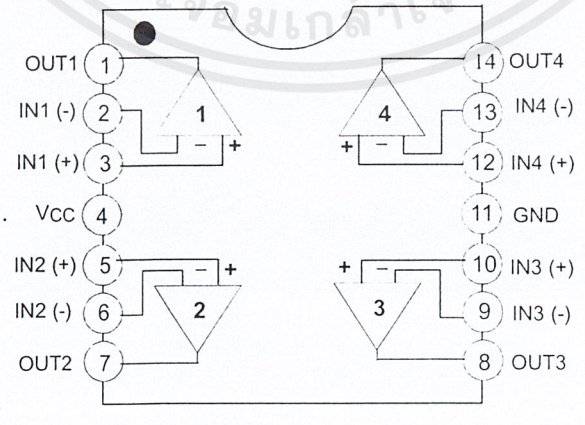
- Internally Frequency Compensated for Unity Gain
- Large DC Voltage Gain: 100dB
- Wide Power Supply Range:
  LM224/LM224A, LM324/LM324A : 3V~32V (or ±1.5 ~ 15V)
  LM2902: 3V~26V (or ±1.5V ~ 13V)
- Input Common Mode Voltage Range Includes Ground
- Large Output Voltage Swing: 0V to V_{CC} -1.5V
- Power Drain Suitable for Battery Operation

Description

The LM324/LM324A,LM2902,LM224/LM224A consist of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide voltage range. Operation from split power supplies is also possible so long as the difference between the two supplies is 3 volts to 32 volts. Application areas include transducer amplifier, DC gain blocks and all the conventional OP-AMP circuits which now can be easily implemented in single power supply systems.



Internal Block Diagram



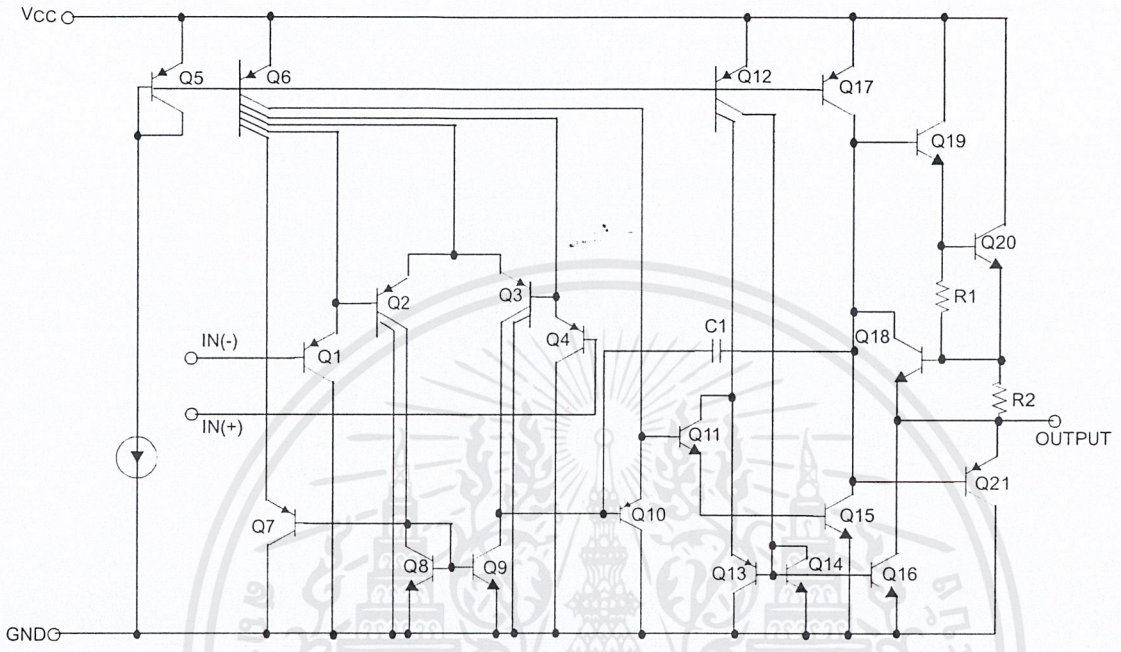
Rev. 1.0.3

©2002 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Schematic Diagram

(One Section Only)



Absolute Maximum Ratings

Parameter	Symbol	LM224/LM224A	LM324/LM324A	LM2902	Unit
Power Supply Voltage	V_{CC}	±16 or 32	±16 or 32	±13 or 26	V
Differential Input Voltage	$V_{I(DIFF)}$	32	32	26	V
Input Voltage	V_I	-0.3 to +32	-0.3 to +32	-0.3 to +26	V
Output Short Circuit to GND Vcc≤15V, T_A=25°C(one Amp)	-	Continuous	Continuous	Continuous	-
Power Dissipation, T_A=25°C 14-DIP 14-SOP	P_D	 1310 640	 1310 640	 1310 640	mW
Operating Temperature Range	T_{OPR}	-25 ~ +85	0 ~ +70	-40 ~ +85	°C
Storage Temperature Range	T_{STG}	-65 ~ +150	-65 ~ +150	-65 ~ +150	°C

Thermal Data

Parameter	Symbol	Value	Unit
Thermal Resistance Junction-Ambient Max. 14-DIP 14-SOP	Rθja	 95 195	°C/W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics

(V_{CC} = 5.0V, V_{EE} = GND, T_A = 25 °C, unless otherwise specified)

Parameter	Symbol	Conditions	LM224			LM324			LM2902			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage	V_{IO}	V_{CM} = 0V to V_{CC} -1.5V $V_{O(P)}$ = 1.4V, R_S = 0Ω	-	1.5	5.0	-	1.5	7.0	-	1.5	7.0	mV
Input Offset Current	I_{IO}	-	-	2.0	30	-	3.0	50	-	3.0	50	nA
Input Bias Current	I_{BIAS}	-	-	40	150	-	40	250	-	40	250	nA
Common-Mode Input Voltage Range	$V_{I(R)}$	Note1	0	-	V_{CC} -1.5	0	V_{CC} -1.5	-	0	-	V_{CC} -1.5	V
Supply Current	I_{CC}	R_L = ∞,V_{CC} = 30V (all Amps)	-	1.0	3	-	1.0	3	-	1.0	3	mA
		R_L = ∞,V_{CC} = 5V (all Amps) (V_{CC} = 26V for LM2902)	-	0.7	1.2	-	0.7	1.2	-	0.7	1.2	mA
Large Signal Voltage Gain	G_V	V_{CC} = 15V,R_L≥2KΩ $V_{O(P)}$ = 1V to 11V	50	100	-	25	100	-	-	100	-	V/ mV
Output Voltage Swing	$V_{O(H)}$	Note1 R_L = 2KΩ	26	-	-	26	-	-	22	-	-	V
		Note1 R_L = 10KΩ	27	28	-	27	28	-	23	24	-	V
	$V_{O(L)}$	V_{CC} = 5V,R_L≥10KΩ	-	5	20	-	5	20	-	5	100	mV
Common-Mode Rejection Ratio	CMRR	-	70	85	-	65	75	-	50	75	-	dB
Power Supply Rejection Ratio	PSRR	-	65	100	-	65	100	-	50	100	-	dB
Channel Separation	CS	f = 1KHz to 20KHz	-	120	-	-	120	-	-	120	-	dB
Short Circuit to GND	I_{SC}	-	-	40	60	-	40	60	-	40	60	mA
Output Current	I_{SOURCE}	$V_{I(+)}$ = 1V, $V_{I(-)}$ = 0V V_{CC} = 15V, $V_{O(P)}$ = 2V	20	40	-	20	40	-	20	40	-	mA
	I_{SINK}	$V_{I(+)}$ = 0V, $V_{I(-)}$ = 1V V_{CC} = 15V, $V_{O(P)}$ = 2V	10	13	-	10	13	-	10	13	-	mA
		$V_{I(+)}$ = 0V, $V_{I(-)}$ = 1V V_{CC} = 15V,$V_{O(R)}$ = 200mV	12	45	-	12	45	-	-	-	-	µA
Differential Input Voltage	$V_{I(DIFF)}$	-	-	-	V_{CC}	-	-	V_{CC}	-	-	V_{CC}	V

Note :

1. V_{CC}=30V for LM224 and LM324 , V_{CC} = 26V for LM2902

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(V_{CC} = 5.0V, V_{EE} = GND, unless otherwise specified)
The following specification apply over the range of -25°C ≤ T_A ≤ + 85°C for the LM224; and the 0°C ≤ T_A ≤ +70°C for the LM324 ; and the - 40°C ≤ T_A ≤ +85°C for the LM2902

Parameter	Symbol	Conditions	LM224			LM324			LM2902			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage	V_{IO}	V_{ICM} = 0V to V_{CC} -1.5V $V_{O(P)}$ = 1.4V, R_S = 0Ω	-	-	7.0	-	-	9.0	-	-	10.0	mV
Input Offset Voltage Drift	$\Delta V_{IO}/\Delta T$	-	-	7.0	-	-	7.0	-	-	7.0	-	μV/°C
Input Offset Current	I_{IO}	-	-	-	100	-	-	150	-	-	200	nA
Input Offset Current Drift	$\Delta I_{IO}/\Delta T$	-	-	10	-	-	10	-	-	10	-	pA/°C
Input Bias Current	I_{BIAS}	-	-	-	300	-	-	500	-	-	500	nA
Common-Mode Input Voltage Range	$V_{I(R)}$	Note1	0	-	V_{CC} -2.0	0	-	V_{CC} -2.0	0	-	V_{CC} -2.0	V
Large Signal Voltage Gain	G_V	V_{CC} = 15V, R_L ≥ 2.0KΩ $V_{O(P)}$ = 1V to 11V	25	-	-	15	-	-	15	-	-	V/mV
Output Voltage Swing	$V_{O(H)}$	Note1, R_L = 2KΩ	26	-	-	26	-	-	22	-	-	V
		Note1, R_L = 10KΩ	27	28	-	27	28	-	23	24	-	V
	$V_{O(L)}$	V_{CC} = 5V, R_L≥10KΩ		5	20	-	5	20	-	5	100	mV
Output Current	I_{SOURCE}	$V_{I(+)}$ = 1V, $V_{I(-)}$ = 0V V_{CC} = 15V, $V_{O(P)}$ = 2V	10	20	-	10	20	-	10	20	-	mA
	I_{SINK}	$V_{I(+)}$ = 0V, $V_{I(-)}$ = 1V V_{CC} = 15V, $V_{O(P)}$ = 2V	10	13	-	5	8	-	5	8	-	mA
Differential Input Voltage	$V_{I(DIFF)}$	-	-	-	V_{CC}	-	-	V_{CC}	-	-	V_{CC}	V

Note:
1. V_{CC}=30V for LM224 and LM324 , V_{CC} = 26V for LM2902

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(V_{CC} = 5.0V, V_{EE} = GND, T_A = 25°C, unless otherwise specified)

Parameter	Symbol	Conditions	LM224A			LM324A			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage	V_{IO}	V_{CM} = 0V to V_{CC} -1.5V $V_{O(P)}$ = 1.4V, R_S = 0 Ω	-	1.0	3.0	-	1.5	3.0	mV
Input Offset Current	I_{IO}	-	-	2	15	-	3.0	30	nA
Input Bias Current	I_{BIAS}	-	-	40	80	-	40	100	nA
Input Common-Mode Voltage Range	$V_{I(R)}$	V_{CC} = 30V	0	-	V_{CC} -1.5	0	-	V_{CC} -1.5	V
Supply Current (All Amps)	I_{CC}	V_{CC} = 30V	-	1.5	3	-	1.5	3	mA
		V_{CC} = 5V	-	0.7	1.2	-	0.7	1.2	mA
Large Signal Voltage Gain	G_V	V_{CC} = 15V, $R_L \geq$ 2 KΩ $V_{O(P)}$ = 1V to 11V	50	100	-	25	100	-	V/mV
Output Voltage Swing	$V_{O(H)}$	Note1, R_L = 2 KΩ	26	-	-	26	-	-	V
		R_L = 10 KΩ	27	28	-	27	28	-	V
	$V_{O(L)}$	V_{CC} = 5V, $R_L \geq$ 10 KΩ	-	5	20	-	5	20	mV
Common-Mode Rejection Ratio	CMRR	-	70	85	-	65	85	-	dB
Power Supply Rejection Ratio	PSRR	-	65	100	-	65	100	-	dB
Channel Separation	CS	f = 1KHz to 20KHz	-	120	-	-	120	-	dB
Short Circuit to GND	I_{SC}	-	-	40	60	-	40	60	mA
Output Current	I_{SOURCE}	$V_{I(+)}$ = 1V, $V_{I(-)}$ = 0V V_{CC} = 15V	20	40	-	20	40	-	mA
	I_{SINK}	$V_{I(+)}$ = 0V, $V_{I(-)}$ = 1V V_{CC} = 15V, $V_{O(P)}$ = 2V	10	20	-	10	20	-	mA
		$V_{I(+)}$ = 0v, $V_{I(-)}$ = 1V V_{CC} = 15V, $V_{O(P)}$ = 200mV	12	50	-	12	50	-	µA
Differential Input Voltage	$V_{I(DIFF)}$	-	-	-	V_{CC}	-	-	V_{CC}	V

Note:

1. V_{CC}=30V for LM224A, LM324A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

(V_{CC} = 5.0V, V_{EE} = GND, unless otherwise specified)
The following specification apply over the range of -25°C ≤ T_A ≤ + 85°C for the LM224A; and the 0°C ≤ T_A ≤ +70°C for the LM324A

Parameter	Symbol	Conditions	LM224A			LM324A			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage	V_{IO}	V_{CM} = 0V to V_{CC} -1.5V $V_{O(P)}$ = 1.4V, R_S = 0Ω	-	-	4.0	-	-	5.0	mV
Input Offset Voltage Drift	$\Delta V_{IO}/\Delta T$	-	-	7.0	20	-	7.0	30	µV/°C
Input Offset Current	I_{IO}	-	-	-	30	-	-	75	nA
Input Offset Current Drift	$\Delta I_{IO}/\Delta T$	-	-	10	200	-	10	300	pA/°C
Input Bias Current	I_{BIAS}	-	-	40	100	-	40	200	nA
Common-Mode Input Voltage Range	$V_{I(R)}$	V_{CC} = 30V	0	-	V_{CC} -2.0	0	-	V_{CC} -2.0	V
Large Signal Voltage Gain	G_V	V_{CC} = 15V, R_L≥ 2.0KΩ	25	-	-	15	-	-	V/mV
Output Voltage Swing	$V_{O(H)}$	V_{CC} = 30V, R_L = 2KΩ	26	-	-	26	-	-	V
		V_{CC} = 30V, R_L = 10KΩ	27	28	-	27	28	-	
	$V_{O(L)}$	V_{CC} = 5V, R_L≥ 10KΩ	-	5	20	-	5	20	mA
Output Current	I_{SOURCE}	$V_{I(+)}$ = 1V, $V_{I(-)}$ = 0V V_{CC} = 15V	10	20	-	10	20	-	mA
	I_{SINK}	$V_{I(+)}$ = 0V, $V_{I(-)}$ = 1V V_{CC} = 15V	5	8	-	5	8	-	mA
Differential Input Voltage	$V_{I(DIFF)}$	-	-	-	V_{CC}	-	-	V_{CC}	V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

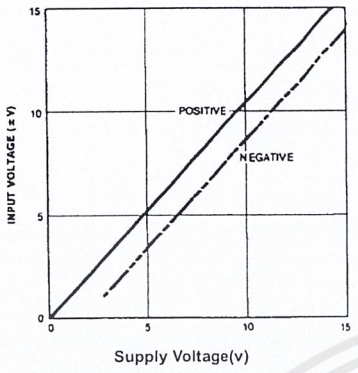


Figure 1. Input Voltage Range vs Supply Voltage

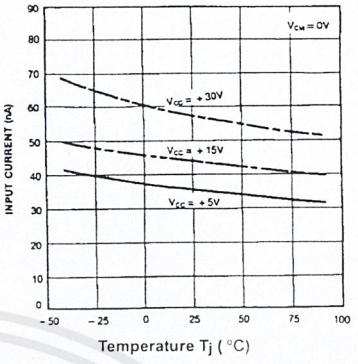


Figure 2. Input Current vs Temperature

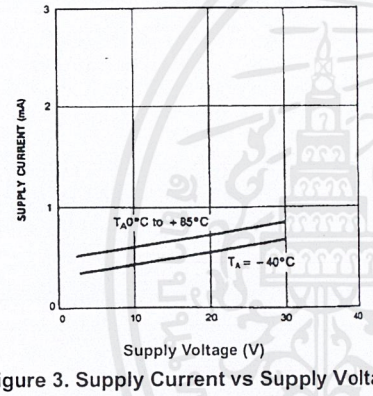


Figure 3. Supply Current vs Supply Voltage

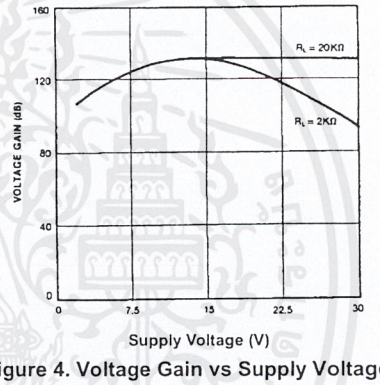


Figure 4. Voltage Gain vs Supply Voltage

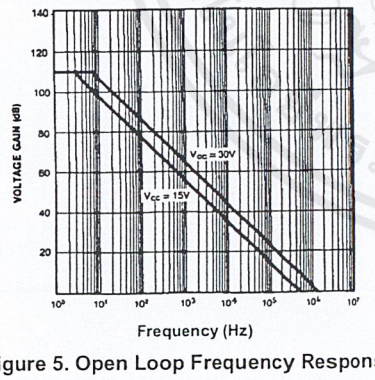


Figure 5. Open Loop Frequency Response

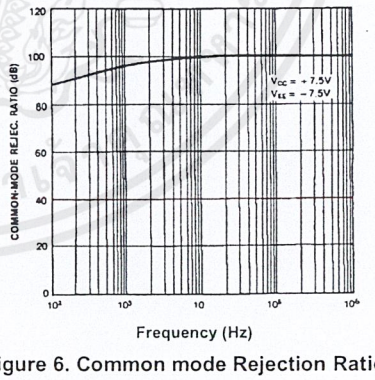


Figure 6. Common mode Rejection Ratio

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

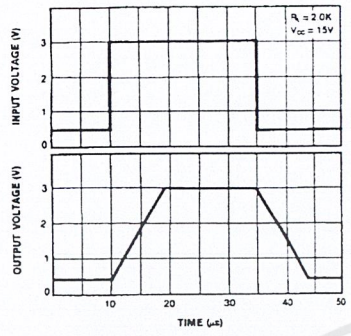


Figure 7. Slew Rate

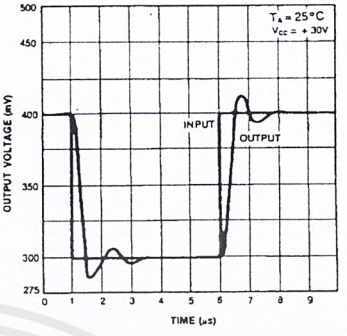


Figure 8. Voltage Follower Pulse Response

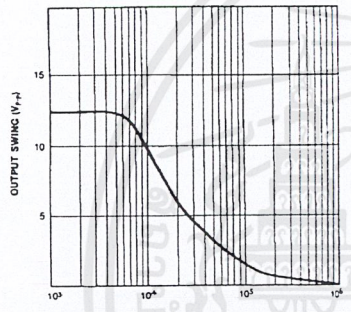


Figure 9. Large Signal Frequency Response

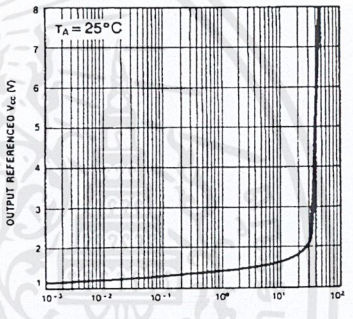


Figure 10. Output Characteristics vs Current Sourcing

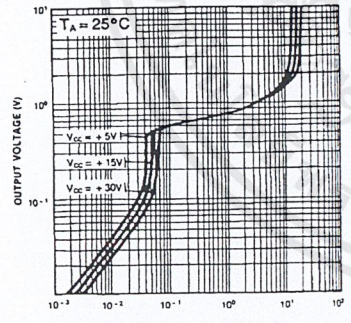


Figure 11. Output Characteristics vs Current Sinking

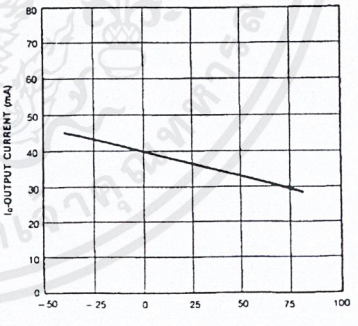


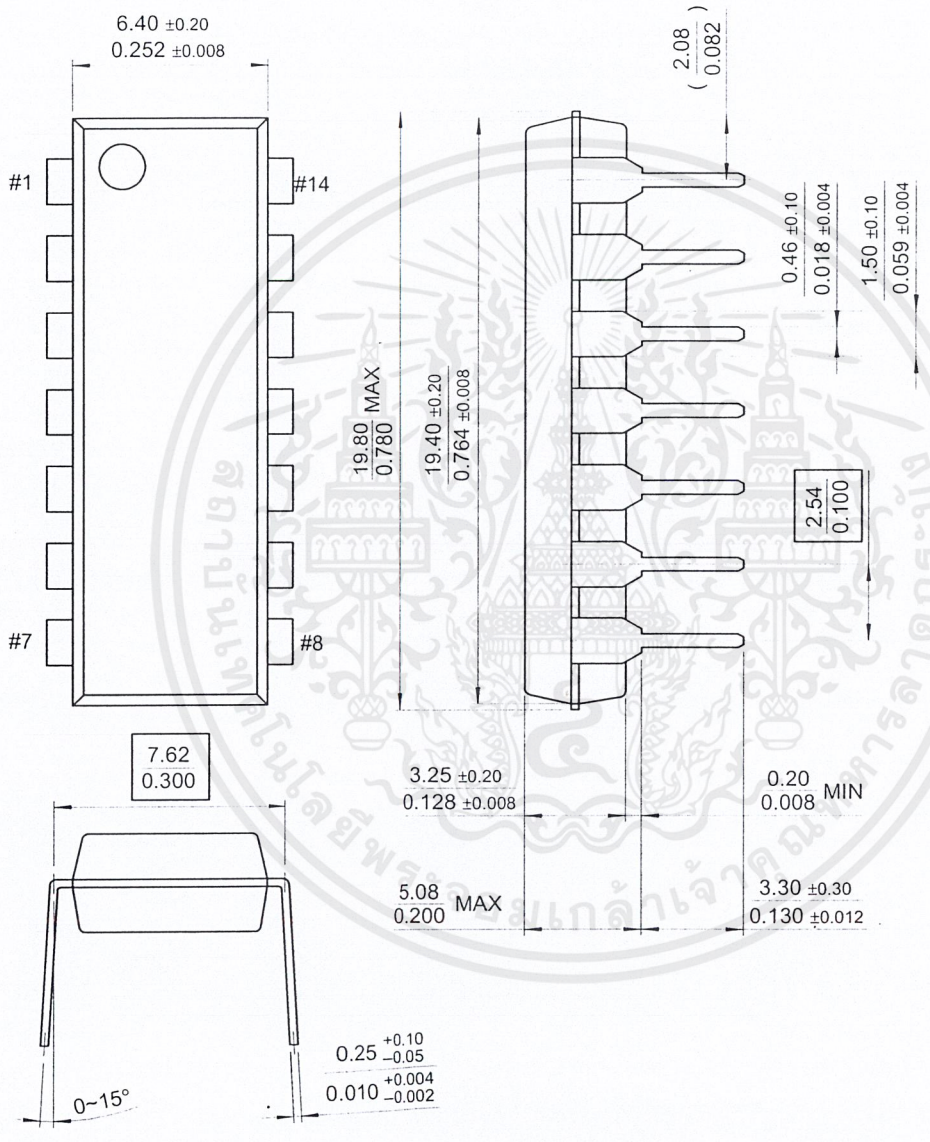
Figure 12. Current Limiting vs Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mechanical Dimensions

Package

Dimensions in millimeters



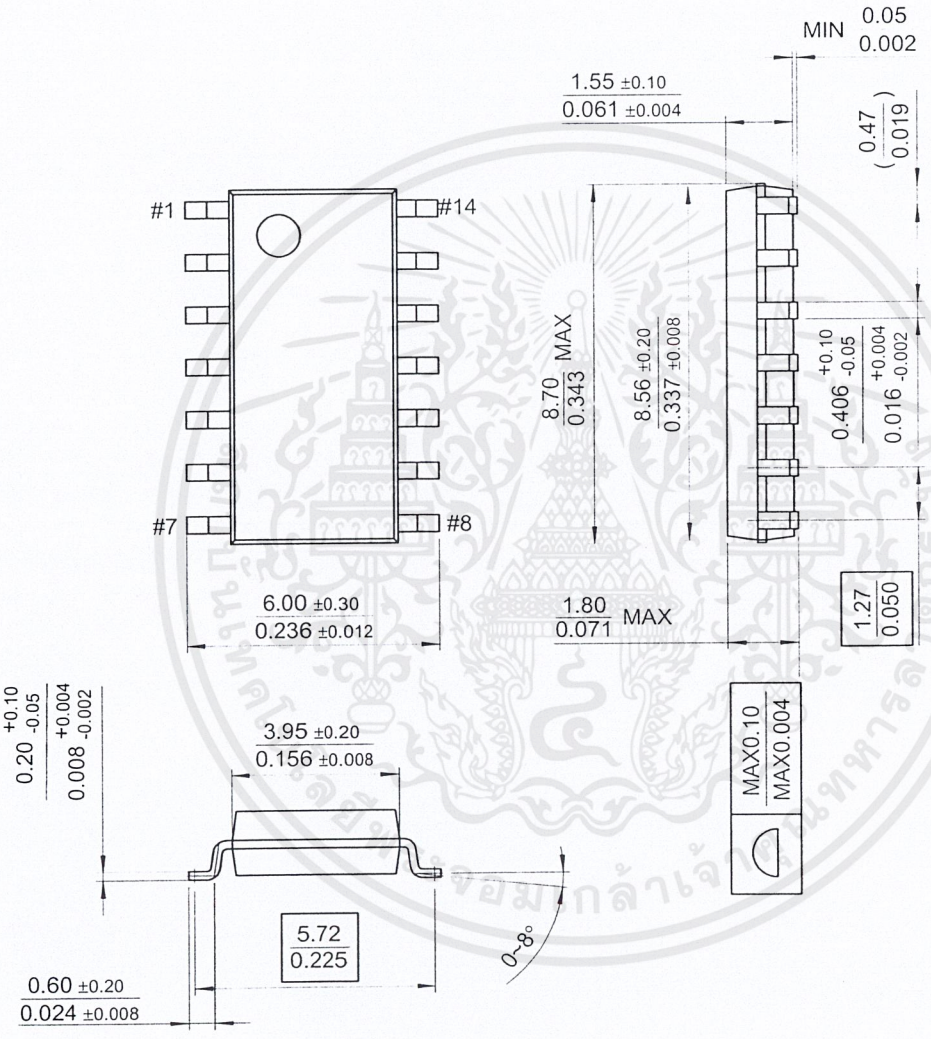
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Mechanical Dimensions (Continued)

Package

Dimensions in millimeters

14-SOP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Product Number	Package	Operating Temperature
LM324N	14-DIP	0 ~ +70°C
LM324AN		
LM324M	14-SOP	
LM324AM		
LM2902N	14-DIP	-40 ~ +85°C
LM2902M	14-SOP	
LM224N	14-DIP	-25 ~ +85°C
LM224AN		
LM224M	14-SOP	
LM224AM		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury of the user.

2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

3/22/02 0.0m 001
Stock#DSxxxxxxxx
© 2002 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

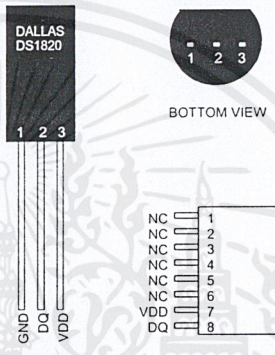
DALLAS SEMICONDUCTOR

DS1820
1–Wire™ Digital Thermometer

FEATURES

- Unique 1–Wire™ interface requires only one port pin for communication
- Multidrop capability simplifies distributed temperature sensing applications
- Requires no external components
- Can be powered from data line
- Zero standby power required
- Measures temperatures from –55°C to +125°C in 0.5°C increments. Fahrenheit equivalent is –67°F to +257°F in 0.9°F increments
- Temperature is read as a 9–bit digital value.
- Converts temperature to digital word in 200 ms (typ.)
- User–definable, nonvolatile temperature alarm settings
- Alarm search command identifies and addresses devices whose temperature is outside of programmed limits (temperature alarm condition)
- Applications include thermostatic controls, industrial systems, consumer products, thermometers, or any thermally sensitive system

PIN ASSIGNMENT



DS1820
PR35 PACKAGE
See Mech. Drawings Section

DS1820S
16–PIN SSOP
See Mech. Drawings Section

PIN DESCRIPTION

GND	–	Ground
DQ	–	Data In/Out
V_{DD}	–	Optional V_{DD}
NC	–	No Connect

DESCRIPTION

The DS1820 Digital Thermometer provides 9–bit temperature readings which indicate the temperature of the device.

Information is sent to/from the DS1820 over a 1–Wire interface, so that only one wire (and ground) needs to be connected from a central microprocessor to a DS1820. Power for reading, writing, and performing temperature conversions can be derived from the data line itself with no need for an external power source.

Because each DS1820 contains a unique silicon serial number, multiple DS1820s can exist on the same 1–Wire bus. This allows for placing temperature sensors in many different places. Applications where this feature is useful include HVAC environmental controls, sensing temperatures inside buildings, equipment or machinery, and in process monitoring and control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED PIN DESCRIPTION

PIN 16–PIN SSOP	PIN PR35	SYMBOL	DESCRIPTION
9	1	GND	**Ground.**
8	2	DQ	**Data Input/Output pin.** For 1–Wire operation: Open drain. (See "Parasite Power" section.)
7	3	V_{DD}	**Optional V_{DD} pin.** See "Parasite Power" section for details of connection.

DS1820S (16–pin SSOP): All pins not specified in this table are not to be connected.

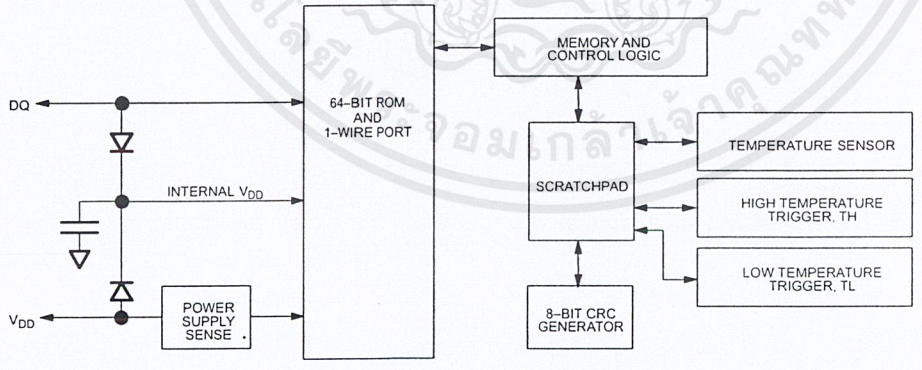
OVERVIEW

The block diagram of Figure 1 shows the major components of the DS1820. The DS1820 has three main data components: 1) 64–bit lasered ROM, 2) temperature sensor, and 3) nonvolatile temperature alarm triggers TH and TL. The device derives its power from the 1–Wire communication line by storing energy on an internal capacitor during periods of time when the signal line is high and continues to operate off this power source during the low times of the 1–Wire line until it returns high to replenish the parasite (capacitor) supply. As an alternative, the DS1820 may also be powered from an external 5 volts supply.

Communication to the DS1820 is via a 1–Wire port. With the 1–Wire port, the memory and control functions will not be available before the ROM function protocol has been established. The master must first provide one of five ROM function commands: 1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM, or 5) Alarm Search. These commands operate on the 64–bit lasered ROM portion of each device and can single out a specific device if many are present on the 1–Wire line as well as indicate to the Bus Master how many and what types of devices are present. After a ROM function sequence has been successfully executed, the memory and control functions are accessible and the master may then provide any one of the six memory and control function commands.

One control function command instructs the DS1820 to perform a temperature measurement. The result of this measurement will be placed in the DS1820's scratchpad memory, and may be read by issuing a memory function command which reads the contents of the scratchpad memory. The temperature alarm triggers TH and TL consist of one byte EEPROM each. If the alarm search command is not applied to the DS1820, these registers may be used as general purpose user memory. Writing TH and TL is done using a memory function command. Read access to these registers is through the scratchpad. All data is read and written least significant bit first.

DS1820 BLOCK DIAGRAM Figure 1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PARASITE POWER

The block diagram (Figure 1) shows the parasite powered circuitry. This circuitry "steals" power whenever the I/O or V_{DD} pins are high. I/O will provide sufficient power as long as the specified timing and voltage requirements are met (see the section titled "1–Wire Bus System"). The advantages of parasite power are two–fold: 1) by parasiting off this pin, no local power source is needed for remote sensing of temperature, and 2) the ROM may be read in absence of normal power.

In order for the DS1820 to be able to perform accurate temperature conversions, sufficient power must be provided over the I/O line when a temperature conversion is taking place. Since the operating current of the DS1820 is up to 1 mA, the I/O line will not have sufficient drive due to the 5K pull–up resistor. This problem is particularly acute if several DS1820's are on the same I/O and attempting to convert simultaneously.

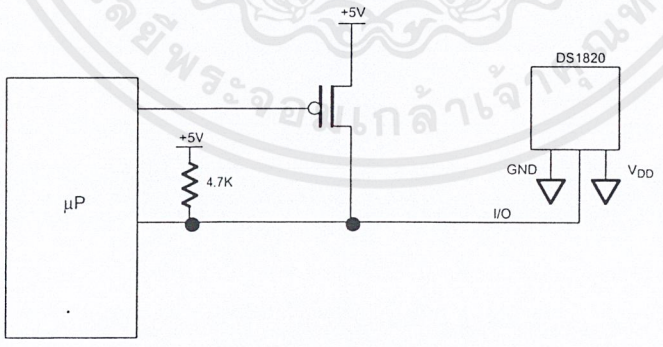
There are two ways to assure that the DS1820 has sufficient supply current during its active conversion cycle. The first is to provide a strong pull–up on the I/O line whenever temperature conversions or copies to the E^2 memory are taking place. This may be accomplished by using a MOSFET to pull the I/O line directly to the power supply as shown in Figure 2. The I/O line must be switched over to the strong pull–up within 10 µs maximum after issuing any protocol that involves copying to the E^2 memory or initiates temperature conversions. When using the parasite power mode, the V_{DD} pin must be tied to ground.

Another method of supplying current to the DS1820 is through the use of an external power supply tied to the V_{DD} pin, as shown in Figure 3. The advantage to this is that the strong pull–up is not required on the I/O line, and the bus master need not be tied up holding that line high during temperature conversions. This allows other data traffic on the 1–Wire bus during the conversion time. In addition, any number of DS1820's may be placed on the 1–Wire bus, and if they all use external power, they may all simultaneously perform temperature conversions by issuing the Skip ROM command and then issuing the Convert T command. Note that as long as the external power supply is active, the GND pin may not be floating.

The use of parasite power is not recommended above 100°C, since it may not be able to sustain communications given the higher leakage currents the DS1820 exhibits at these temperatures. For applications in which such temperatures are likely, it is strongly recommended that V_{DD} be applied to the DS1820.

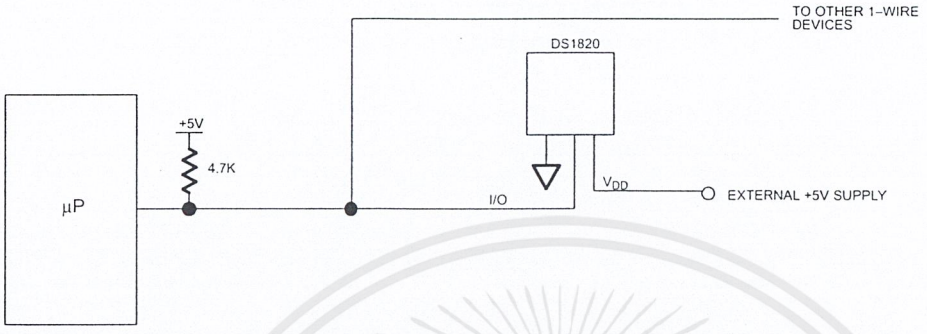
For situations where the bus master does not know whether the DS1820's on the bus are parasite powered or supplied with external V_{DD}, a provision is made in the DS1820 to signal the power supply scheme used. The bus master can determine if any DS1820's are on the bus which require the strong pull–up by sending a Skip ROM protocol, then issuing the read power supply command. After this command is issued, the master then issues read time slots. The DS1820 will send back "0" on the 1–Wire bus if it is parasite powered; it will send back a "1" if it is powered from the V_{DD} pin. If the master receives a "0", it knows that it must supply the strong pull–up on the I/O line during temperature conversions. See "Memory Command Functions" section for more detail on this command protocol.

STRONG PULL–UP FOR SUPPLYING DS1820 DURING TEMPERATURE CONVERSION Figure 2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

USING V_{DD} TO SUPPLY TEMPERATURE CONVERSION CURRENT Figure 3



OPERATION – MEASURING TEMPERATURE

The DS1820 measures temperature through the use of an on–board proprietary temperature measurement technique. A block diagram of the temperature measurement circuitry is shown in Figure 4.

The DS1820 measures temperature by counting the number of clock cycles that an oscillator with a low temperature coefficient goes through during a gate period determined by a high temperature coefficient oscillator. The counter is preset with a base count that corresponds to –55°C. If the counter reaches zero before the gate period is over, the temperature register, which is also preset to the –55°C value, is incremented, indicating that the temperature is higher than –55°C.

At the same time, the counter is then preset with a value determined by the slope accumulator circuitry. This circuitry is needed to compensate for the parabolic behavior of the oscillators over temperature. The counter is then clocked again until it reaches zero. If the gate period is still not finished, then this process repeats.

The slope accumulator is used to compensate for the non–linear behavior of the oscillators over temperature, yielding a high resolution temperature measurement. This is done by changing the number of counts necessary for the counter to go through for each incremental degree in temperature. To obtain the desired resolution, therefore, both the value of the counter and the number of counts per degree C (the value of the slope accumulator) at a given temperature must be known.

Internally, this calculation is done inside the DS1820 to provide 0.5°C resolution. The temperature reading is provided in a 16–bit, sign–extended two's complement reading. Table 1 describes the exact relationship of output data to measured temperature. The data is transmitted serially over the 1–Wire interface. The DS1820 can measure temperature over the range of –55°C to +125°C in 0.5°C increments. For Fahrenheit usage, a lookup table or conversion factor must be used.

Note that temperature is represented in the DS1820 in terms of a $^1/_2$°C LSB, yielding the following 9–bit format:

MSB								LSB
1	1	1	0	0	1	1	1	0

= –25°C

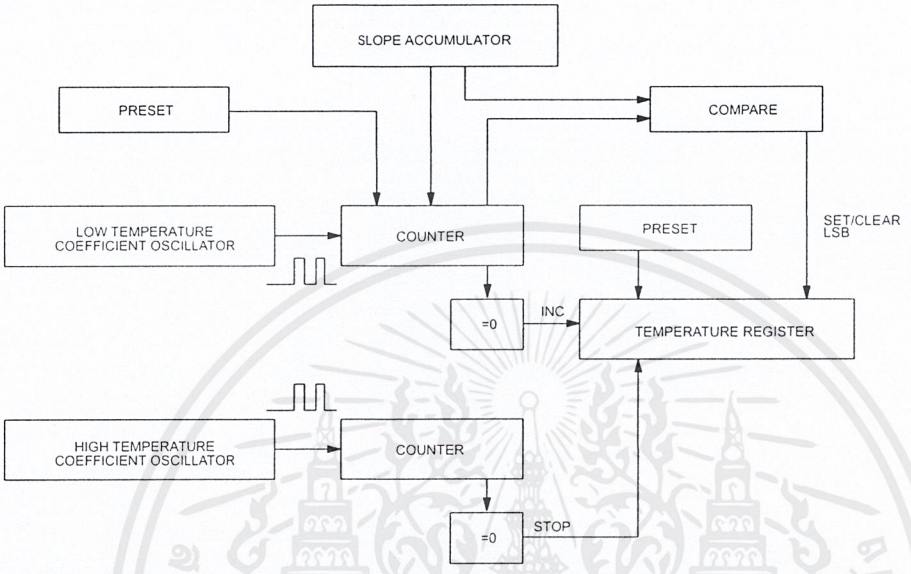
The most significant (sign) bit is duplicated into all of the bits in the upper MSB of the two–byte temperature register in memory. This "sign–extension" yields the 16–bit temperature readings as shown in Table 1.

Higher resolutions may be obtained by the following procedure. First, read the temperature, and truncate the 0.5°C bit (the LSB) from the read value. This value is TEMP_READ. The value left in the counter may then be read. This value is the count remaining (COUNT_REMAIN) after the gate period has ceased. The last value needed is the number of counts per degree C (COUNT_PER_C) at that temperature. The actual temperature may be then be calculated by the user using the following:

$$\text{TEMPERATURE} = \text{TEMP_READ} - 0.25 + \frac{(\text{COUNT_PER_C} - \text{COUNT_REMAIN})}{\text{COUNT_PER_C}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEMPERATURE MEASURING CIRCUITRY Figure 4



TEMPERATURE/DATA RELATIONSHIPS Table 1

TEMPERATURE	DIGITAL OUTPUT (Binary)	DIGITAL OUTPUT (Hex)
+125°C	00000000 11111010	00FA
+25°C	00000000 00110010	0032h
$+^1/_2$°C	00000000 00000001	0001h
+0°C	00000000 00000000	0000h
$-^1/_2$°C	11111111 11111111	FFFFh
–25°C	11111111 11001110	FFCEh
–55°C	11111111 10010010	FF92h

OPERATION – ALARM SIGNALING

After the DS1820 has performed a temperature conversion, the temperature value is compared to the trigger values stored in TH and TL. Since these registers are 8–bit only, the 0.5°C bit is ignored for comparison. The most significant bit of TH or TL directly corresponds to the sign bit of the 16–bit temperature register. If the result of a temperature measurement is higher than TH or lower than TL, an alarm flag inside the device is set. This flag is updated with every temperature measurement. As long as the alarm flag is set, the DS1820 will respond to the alarm search command. This allows many DS1820s to be connected in parallel doing simultaneous temperature measurements. If somewhere the temperature exceeds the limits, the alarming device(s) can be identified and read immediately without having to read non–alarming devices.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

64–BIT LASERED ROM

Each DS1820 contains a unique ROM code that is 64–bits long. The first eight bits are a 1–Wire family code (DS1820 code is 10h). The next 48 bits are a unique serial number. The last eight bits are a CRC of the first 56 bits. (See Figure 5.) The 64–bit ROM and ROM Function Control section allow the DS1820 to operate as a 1–Wire device and follow the 1–Wire protocol detailed in the section "1–Wire Bus System". The functions required to control sections of the DS1820 are not accessible until the ROM function protocol has been satisfied. This protocol is described in the ROM function protocol flowchart (Figure 6). The 1–Wire bus master must first provide one of five ROM function commands: 1) Read ROM, 2) Match ROM, 3) Search ROM, 4) Skip ROM, or 5) Alarm Search. After a ROM functions sequence has been successfully executed, the functions specific to the DS1820 are accessible and the bus master may then provide and one of the six memory and control function commands.

CRC GENERATION

The DS1820 has an 8–bit CRC stored in the most significant byte of the 64–bit ROM. The bus master can compute a CRC value from the first 56–bits of the 64–bit ROM and compare it to the value stored within the DS1820 to determine if the ROM data has been received error–free by the bus master. The equivalent polynomial function of this CRC is:

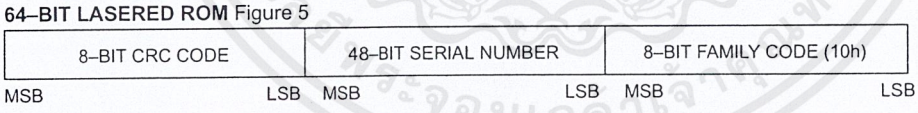
$$CRC = X^8 + X^5 + X^4 + 1$$

The DS1820 also generates an 8–bit CRC value using the same polynomial function shown above and provides this value to the bus master to validate the transfer of data bytes. In each case where a CRC is used for data transfer validation, the bus master must calculate a CRC value using the polynomial function given above and compare the calculated value to either the 8–bit CRC value stored in the 64–bit ROM portion of the DS1820 (for ROM reads) or the 8–bit CRC value computed within the DS1820 (which is read as a ninth byte when the scratchpad is read). The comparison of CRC values and decision to continue with an operation are determined entirely by the bus master. There is no circuitry inside the DS1820 that prevents a command sequence from proceeding if the CRC stored in or calculated by the DS1820 does not match the value generated by the bus master.

The 1–Wire CRC can be generated using a polynomial generator consisting of a shift register and XOR gates as shown in Figure 7. Additional information about the Dallas 1–Wire Cyclic Redundancy Check is available in Application Note 27 entitled "Understanding and Using Cyclic Redundancy Checks with Dallas Semiconductor Touch Memory Products".

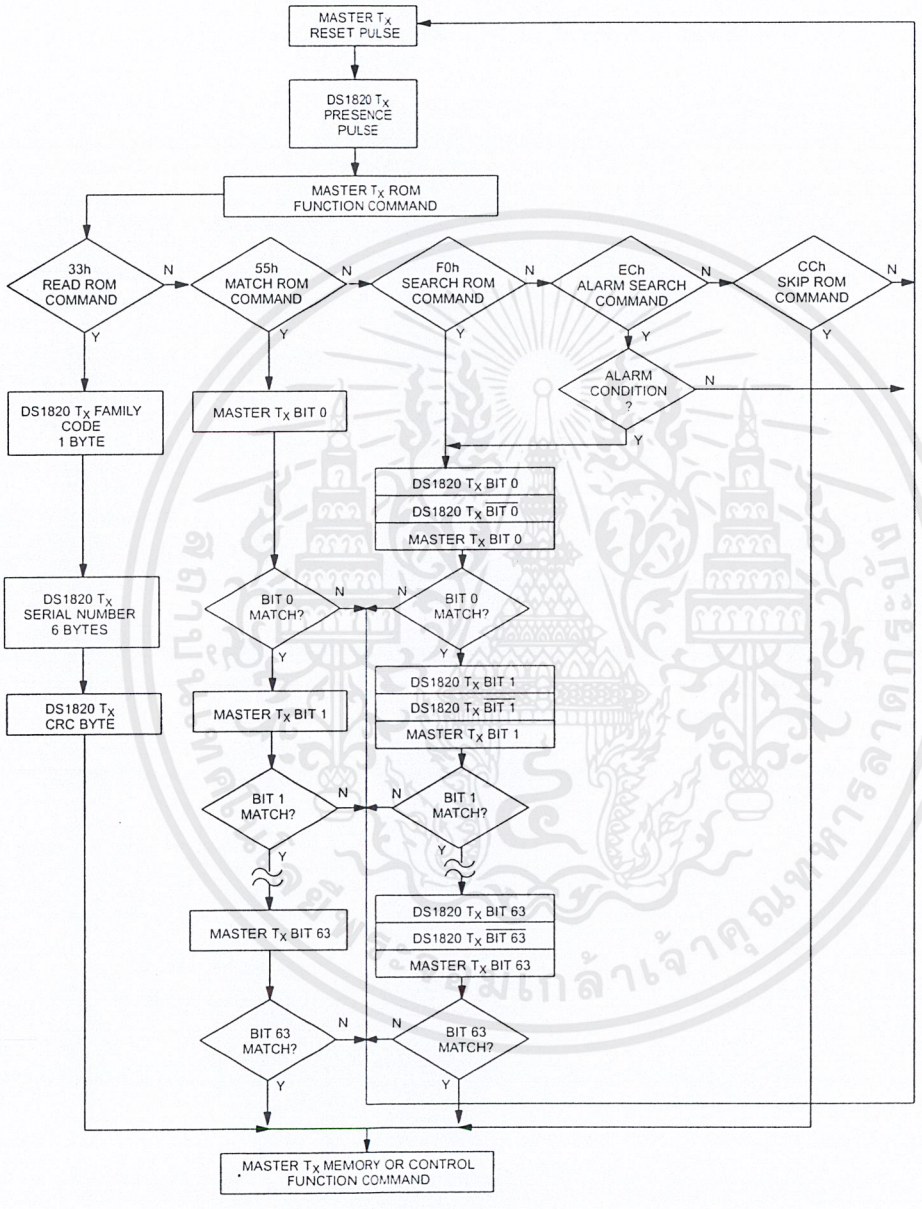
The shift register bits are initialized to zero. Then starting with the least significant bit of the family code, one bit at a time is shifted in. After the 8th bit of the family code has been entered, then the serial number is entered. After the 48th bit of the serial number has been entered, the shift register contains the CRC value. Shifting in the eight bits of CRC should return the shift register to all zeros.

64–BIT LASERED ROM Figure 5



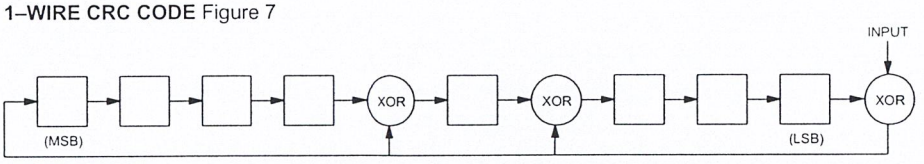
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ROM FUNCTIONS FLOW CHART Figure 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1–WIRE CRC CODE Figure 7



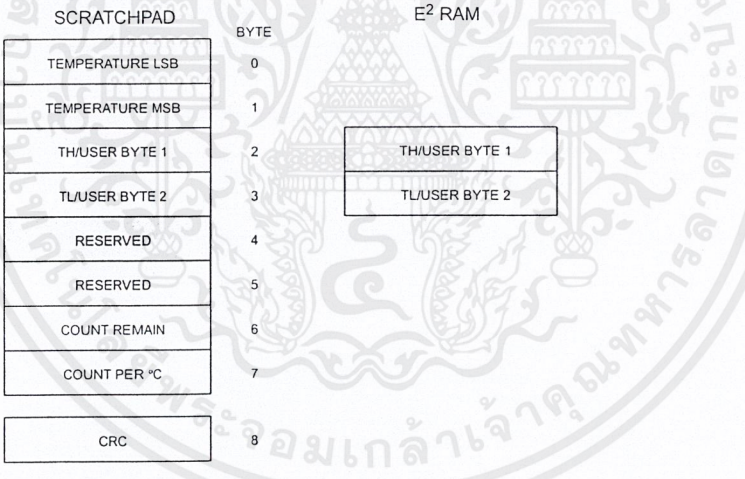
MEMORY

The DS1820's memory is organized as shown in Figure 8. The memory consists of a scratchpad RAM and a nonvolatile, electrically erasable (E^2) RAM, which stores the high and low temperature triggers TH and TL. The scratchpad helps insure data integrity when communicating over the 1–Wire bus. Data is first written to the scratchpad where it can be read back. After the data has been verified, a copy scratchpad command will transfer the data to the nonvolatile (E^2) RAM. This process insures data integrity when modifying the memory.

The scratchpad is organized as eight bytes of memory. The first two bytes contain the measured temperature information. The third and fourth bytes are volatile copies of TH and TL and are refreshed with every power–on reset. The next two bytes are not used; upon reading back, however, they will appear as all logic 1's. The seventh and eighth bytes are count registers, which may be used in obtaining higher temperature resolution (see "Operation–measuring Temperature" section).

There is a ninth byte which may be read with a Read Scratchpad command. This byte contains a cyclic redundancy check (CRC) byte which is the CRC over all of the eight previous bytes. This CRC is implemented in the fashion described in the section titled "CRC Generation".

DS1820 MEMORY MAP Figure 8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

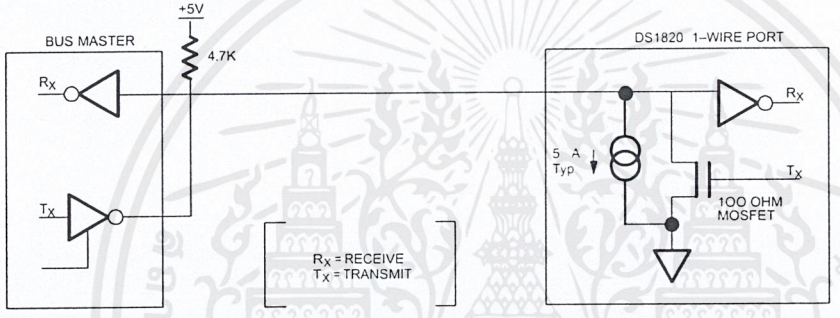
1–WIRE BUS SYSTEM

The 1–Wire bus is a system which has a single bus master and one or more slaves. The DS1820 behaves as a slave. The discussion of this bus system is broken down into three topics: hardware configuration, transaction sequence, and 1–Wire signaling (signal types and timing).

HARDWARE CONFIGURATION

The 1–Wire bus has only a single line by definition; it is important that each device on the bus be able to drive it at the appropriate time. To facilitate this, each device attached to the 1–Wire bus must have open drain or 3–state outputs. The 1–Wire port of the DS1820 (I/O pin) is open drain with an internal circuit equivalent to that shown in Figure 9. A multidrop bus consists of a 1–Wire bus with multiple slaves attached. The 1–Wire bus requires a pullup resistor of approximately 5K .

HARDWARE CONFIGURATION Figure 9



The idle state for the 1–Wire bus is high. If for any reason a transaction needs to be suspended, the bus MUST be left in the idle state if the transaction is to resume. Infinite recovery time can occur between bits so long as the 1–Wire bus is in the inactive (high) state during the recovery period. If this does not occur and the bus is left low for more than 480 s, all components on the bus will be reset.

TRANSACTION SEQUENCE

The protocol for accessing the DS1820 via the 1–Wire port is as follows:

- Initialization
- ROM Function Command
- Memory Function Command
- Transaction/Data

INITIALIZATION

All transactions on the 1–Wire bus begin with an initialization sequence. The initialization sequence consists of a reset pulse transmitted by the bus master followed by presence pulse(s) transmitted by the slave(s).

The presence pulse lets the bus master know that the DS1820 is on the bus and is ready to operate. For more details, see the "1–Wire Signaling" section.

ROM FUNCTION COMMANDS

Once the bus master has detected a presence, it can issue one of the five ROM function commands. All ROM function commands are 8–bits long. A list of these commands follows (refer to flowchart in Figure 6):

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read ROM [33h]

This command allows the bus master to read the DS1820's 8–bit family code, unique 48–bit serial number, and 8–bit CRC. This command can only be used if there is a single DS1820 on the bus. If more than one slave is present on the bus, a data collision will occur when all slaves try to transmit at the same time (open drain will produce a wired AND result).

Match ROM [55h]

The match ROM command, followed by a 64–bit ROM sequence, allows the bus master to address a specific DS1820 on a multidrop bus. Only the DS1820 that exactly matches the 64–bit ROM sequence will respond to the following memory function command. All slaves that do not match the 64–bit ROM sequence will wait for a reset pulse. This command can be used with a single or multiple devices on the bus.

Skip ROM [CCh]

This command can save time in a single drop bus system by allowing the bus master to access the memory functions without providing the 64–bit ROM code. If more than one slave is present on the bus and a read command is issued following the Skip ROM command, data collision will occur on the bus as multiple slaves transmit simultaneously (open drain pulldowns will produce a wired AND result).

Search ROM [F0h]

When a system is initially brought up, the bus master might not know the number of devices on the 1–Wire bus or their 64–bit ROM codes. The search ROM command allows the bus master to use a process of elimination to identify the 64–bit ROM codes of all slave devices on the bus.

Alarm Search [ECh]

The flowchart of this command is identical to the Search ROM command. However, the DS1820 will respond to this command only if an alarm condition has been encountered at the last temperature measurement. An alarm condition is defined as a temperature higher than TH or lower than TL. The alarm condition remains set as long as the DS1820 is powered up, or until another temperature measurement reveals a non–alarming value. For alarming, the trigger values stored in EEPROM are taken into account. If an alarm condition exists and the TH or TL settings are changed, another temperature conversion should be done to validate any alarm conditions.

Example of a ROM Search

The ROM search process is the repetition of a simple 3–step routine: read a bit, read the complement of the bit, then write the desired value of that bit. The bus master performs this simple, 3–step routine on each bit of the ROM. After one complete pass, the bus master knows the contents of the ROM in one device. The remaining number of devices and their ROM codes may be identified by additional passes.

The following example of the ROM search process assumes four different devices are connected to the same 1–Wire bus. The ROM data of the four devices is as shown:

ROM1 00110101...
ROM2 10101010...
ROM3 11110101...
ROM4 00010001...

The search process is as follows:

1. The bus master begins the initialization sequence by issuing a reset pulse. The slave devices respond by issuing simultaneous presence pulses.
2. The bus master will then issue the Search ROM command on the 1–Wire bus.
3. The bus master reads a bit from the 1–Wire bus. Each device will respond by placing the value of the first bit of their respective ROM data onto the 1–Wire bus. ROM1 and ROM4 will place a 0 onto the 1–Wire bus, i.e., pull it low. ROM2 and ROM3 will place a 1 onto the 1–Wire bus by allowing the line to stay high. The result is the logical AND of all devices on the line, therefore the bus master sees a 0. The bus master reads another bit. Since the Search ROM data command is being executed, all of the devices on the 1–Wire bus respond to this second read by placing the complement of the first bit of their respective ROM data onto the 1–Wire bus. ROM1 and ROM4 will place a 1 onto the 1–Wire, allowing the line to stay high. ROM2 and ROM3 will place a 0 onto the 1–Wire, thus it will be pulled low. The bus master again observes a 0 for the complement of the first ROM data bit. The bus master has determined that there are some devices on the 1–Wire bus that have a 0 in the first position and others that have a 1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The data obtained from the two reads of the 3–step routine have the following interpretations:

00 There are still devices attached which have conflicting bits in this position.

01 All devices still coupled have a 0–bit in this bit position.

10 All devices still coupled have a 1–bit in this bit position.

11 There are no devices attached to the 1–Wire bus.

4. The bus master writes a 0. This deselects ROM2 and ROM3 for the remainder of this search pass, leaving only ROM1 and ROM4 connected to the 1–Wire bus.
5. The bus master performs two more reads and receives a 0–bit followed by a 1–bit. This indicates that all devices still coupled to the bus have 0's as their second ROM data bit.
6. The bus master then writes a 0 to keep both ROM1 and ROM4 coupled.
7. The bus master executes two reads and receives two 0–bits. This indicates that both 1–bits and 0–bits exist as the third bit of the ROM data of the attached devices.
8. The bus master writes a 0–bit. This deselects ROM1 leaving ROM4 as the only device still connected.
9. The bus master reads the remainder of the ROM bits for ROM4 and continues to access the part if desired. This completes the first pass and uniquely identifies one part on the 1–Wire bus.
10. The bus master starts a new ROM search sequence by repeating steps 1 through 7.
11. The bus master writes a 1–bit. This decouples ROM4, leaving only ROM1 still coupled.
12. The bus master reads the remainder of the ROM bits for ROM1 and communicates to the underlying logic if desired. This completes the second ROM search pass, in which another of the ROMs was found.
13. The bus master starts a new ROM search by repeating steps 1 through 3.
14. The bus master writes a 1–bit. This deselects ROM1 and ROM4 for the remainder of this search pass, leaving only ROM2 and ROM3 coupled to the system.
15. The bus master executes two read time slots and receives two zeros.
16. The bus master writes a 0–bit. This decouples ROM3, and leaving only ROM2.
17. The bus master reads the remainder of the ROM bits for ROM2 and communicates to the underlying logic if desired. This completes the third ROM search pass, in which another of the ROMs was found.
18. The bus master starts a new ROM search by repeating steps 13 through 15.
19. The bus master writes a 1–bit. This decouples ROM2, leaving only ROM3.
20. The bus master reads the remainder of the ROM bits for ROM3 and communicates to the underlying logic if desired. This completes the fourth ROM search pass, in which another of the ROMs was found.

Note the following:
The bus master learns the unique ID number (ROM data pattern) of one 1–Wire device on each ROM Search operation. The time required to derive the part's unique ROM code is:

960 s + (8 + 3 x 64) 61 s = 13.16 ms

The bus master is therefore capable of identifying 75 different 1–Wire devices per second.

I/O SIGNALING

The DS1820 requires strict protocols to insure data integrity. The protocol consists of several types of signaling on one line: reset pulse, presence pulse, write 0, write 1, read 0, and read 1. All of these signals, with the exception of the presence pulse, are initiated by the bus master.

The initialization sequence required to begin any communication with the DS1820 is shown in Figure 11. A reset pulse followed by a presence pulse indicates the DS1820 is ready to send or receive data given the correct ROM command and memory function command.

The bus master transmits (TX) a reset pulse (a low signal for a minimum of 480 s). The bus master then releases the line and goes into a receive mode (RX). The 1–Wire bus is pulled to a high state via the 5K pull–up resistor . After detecting the rising edge on the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I/O pin, the DS1820 waits 15–60 μs and then transmits the presence pulse (a low signal for 60–240 μs).

MEMORY COMMAND FUNCTIONS

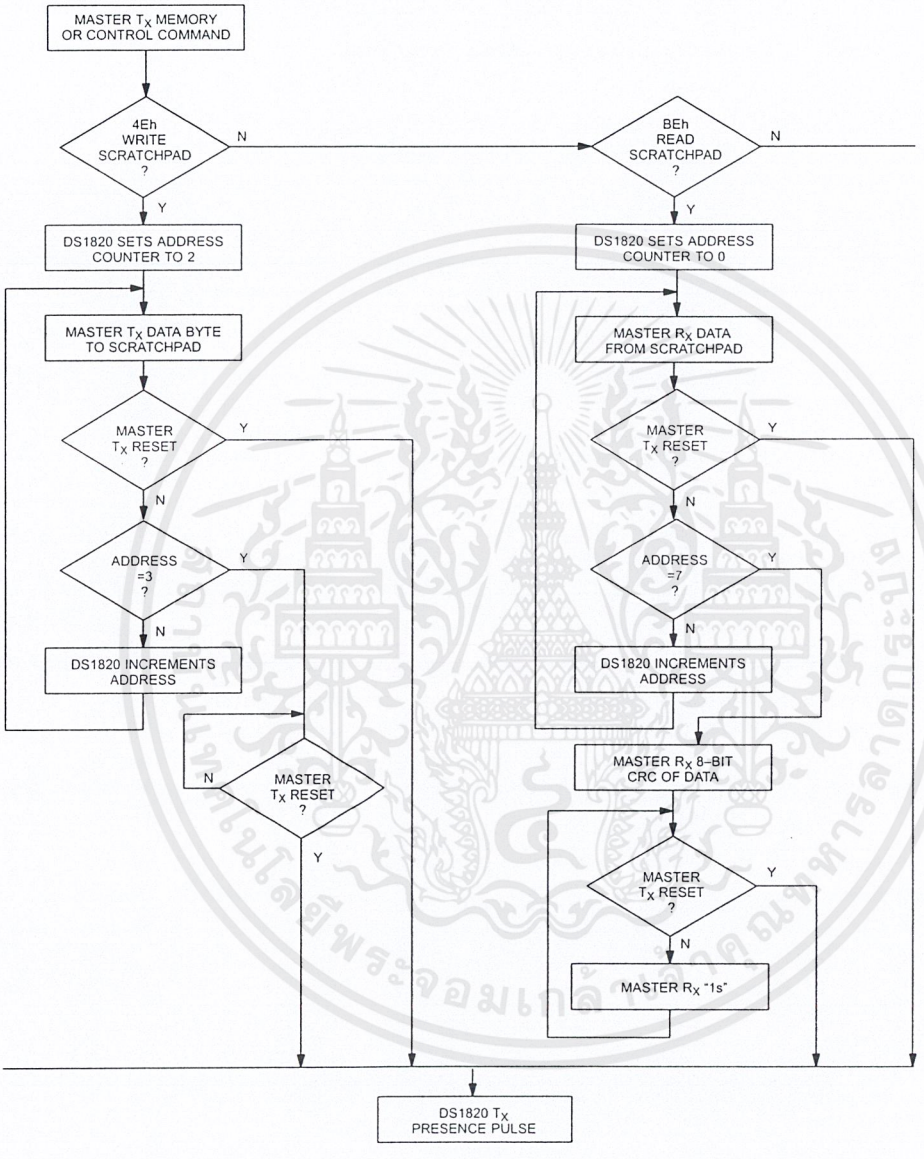
The following command protocols are summarized in Table 2, and by the flowchart of Figure 10.

Write Scratchpad [4Eh]

This command writes to the scratchpad of the DS1820, starting at address 2. The next two bytes written will be saved in scratchpad memory, at address locations 2 and 3. Writing may be terminated at any point by issuing a reset.

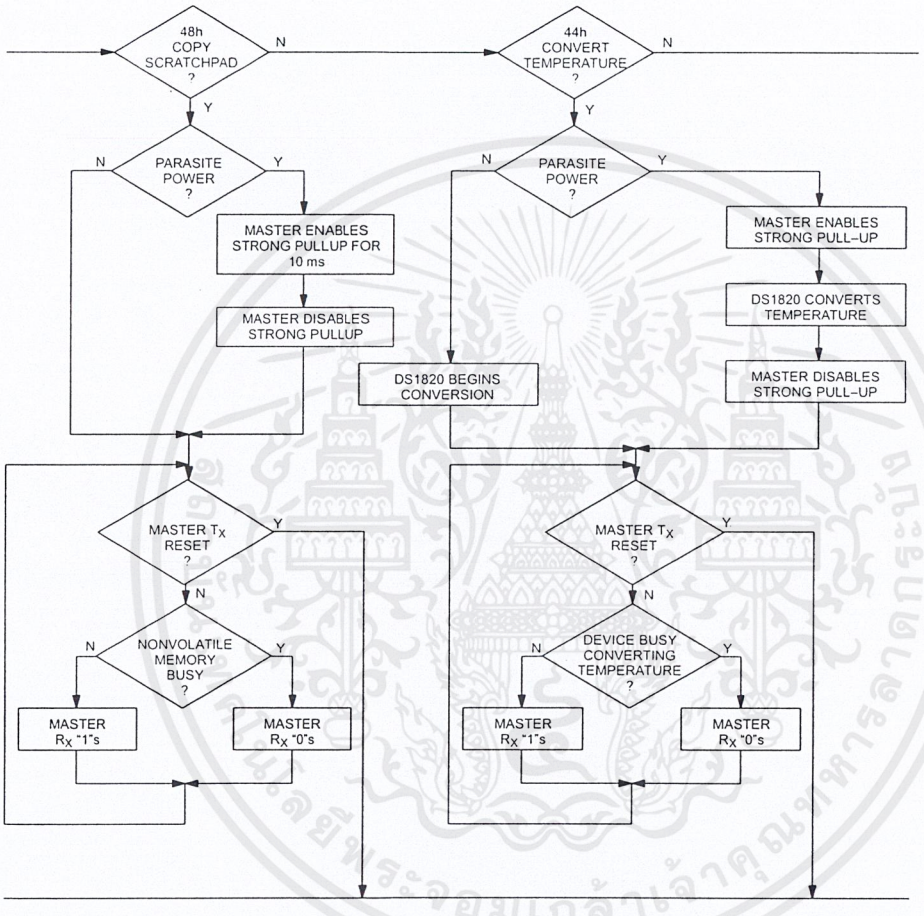
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10



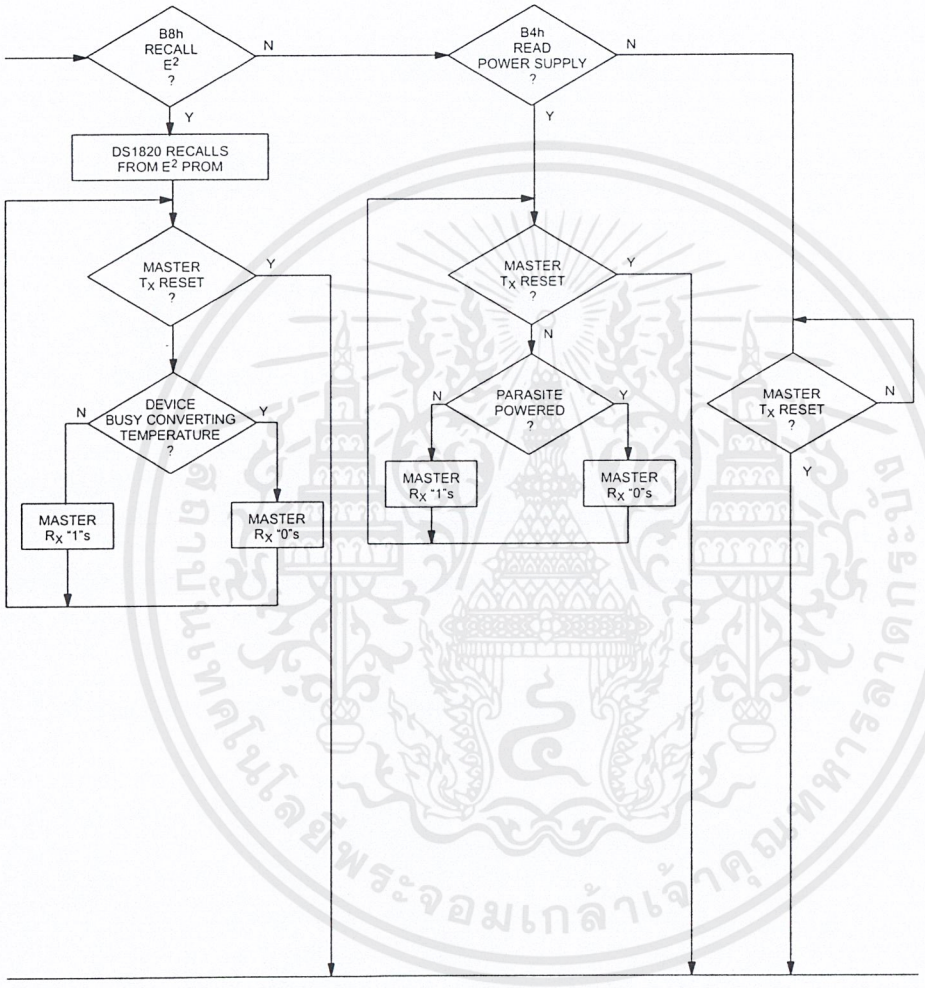
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10 (cont'd)



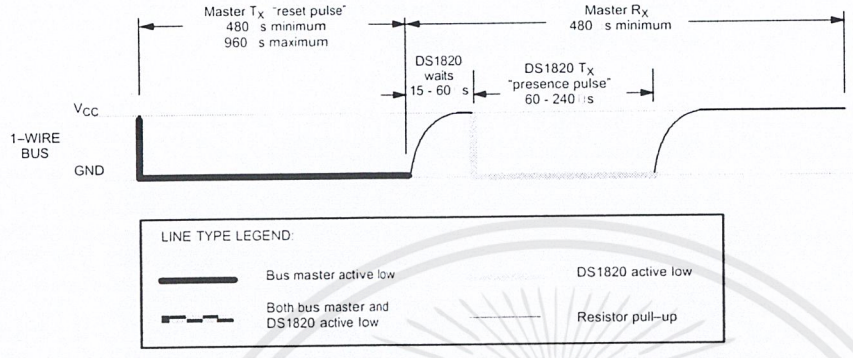
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTIONS FLOW CHART Figure 10 (cont'd)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INITIALIZATION PROCEDURE "RESET AND PRESENCE PULSES" Figure 11



DS1820 COMMAND SET Table 2

INSTRUCTION	DESCRIPTION	PROTOCOL	1–WIRE BUS AFTER ISSUING PROTOCOL	NOTES
TEMPERATURE CONVERSION COMMANDS				
Convert T	Initiates temperature conversion.	44h	<read temperature busy status>	1
MEMORY COMMANDS				
Read Scratchpad	Reads bytes from scratchpad and reads CRC byte.	BEh	<read data up to 9 bytes>	
Write Scratchpad	Writes bytes into scratchpad at addresses 2 and 3 (TH and TL temperature triggers).	4Eh	<write data into 2 bytes at addr. 2 and addr. 3>	
Copy Scratchpad	Copies scratchpad into nonvolatile memory (addresses 2 and 3 only).	48h	<read copy status>	2

Recall E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read Scratchpad [BEh]
This command reads the contents of the scratchpad. Reading will commence at byte 0, and will continue through the scratchpad until the 9th (byte–8, CRC) byte is read. If not all locations are to be read, the master may issue a reset to terminate reading at any time.

Copy Scratchpad [48h]
This command copies the scratchpad into the E^2 memory of the DS1820, storing the temperature trigger bytes in nonvolatile memory. If the bus master issues read time slots following this command, the DS1820 will output "0" on the bus as long as it is busy copying the scratchpad to E^2; it will return a "1" when the copy process is complete. If parasite powered, the bus master has to enable a strong pull–up for at least 10 ms immediately after issuing this command.

Convert T [44h]
This command begins a temperature conversion. No further data is required. The temperature conversion will be performed and then the DS1820 will remain idle. If the bus master issues read time slots following this command, the DS1820 will output "0" on the bus as long as it is busy making a temperature conversion; it will return a "1" when the temperature conversion is complete. If parasite powered, the bus master has to enable a strong pullup for 500 ms immediately after issuing this command.

Recall E2 [B8h]
This command recalls the temperature trigger values stored in E^2 to the scratchpad. This recall operation happens automatically upon power–up to the DS1820 as well, so valid data is available in the scratchpad as soon as the device has power applied. With every read data time slot issued after this command has been sent, the device will output its temperature converter busy flag "0"=busy, "1"=ready.

Read Power Supply [B4h]
With every read data time slot issued after this command has been sent to the DS1820, the device will signal its power mode: "0"=parasite power, "1"=external power supply provided.

READ/WRITE TIME SLOTS
DS1820 data is read and written through the use of time slots to manipulate bits and a command word to specify the transaction.

Write Time Slots
A write time slot is initiated when the host pulls the data line from a high logic level to a low logic level. There are two types of write time slots: Write One time slots and Write Zero time slots. All write time slots must be a minimum of 60 s in duration with a minimum of a one s recovery time between individual write cycles.

The DS1820 samples the I/O line in a window of 15 s to 60 s after the I/O line falls. If the line is high, a Write One occurs. If the line is low, a Write Zero occurs (see Figure 12).

For the host to generate a Write One time slot, the data line must be pulled to a logic low level and then released, allowing the data line to pull up to a high level within 15 s after the start of the write time slot.

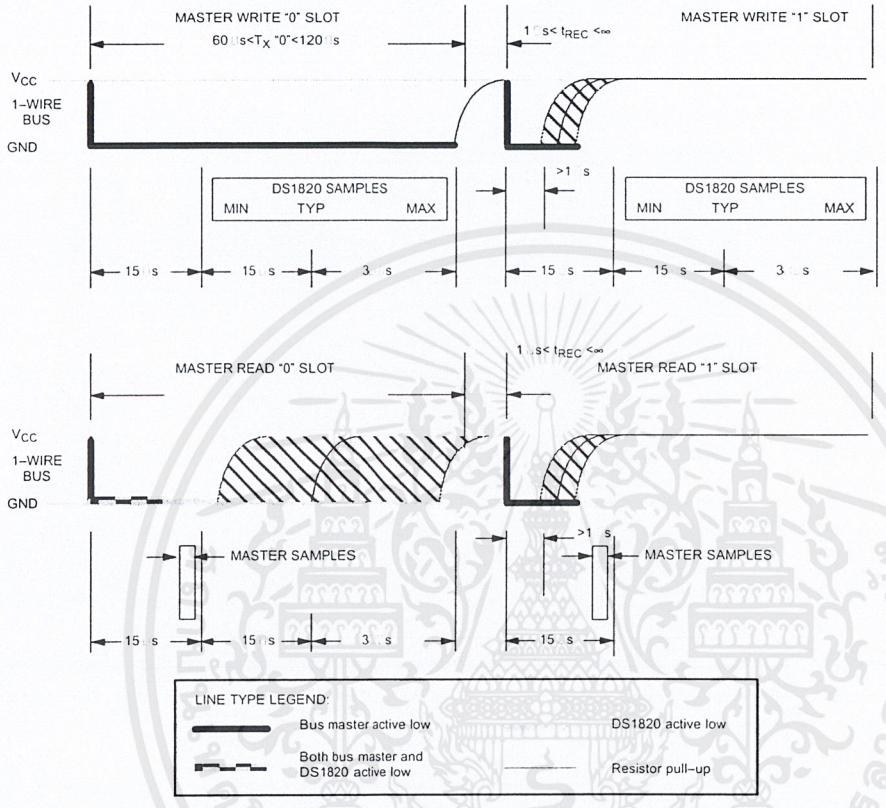
For the host to generate a Write Zero time slot, the data line must be pulled to a logic low level and remain low for 60 s.

Read Time Slots
The host generates read time slots when data is to be read from the DS1820. A read time slot is initiated when the host pulls the data line from a logic high level to logic low level. The data line must remain at a low logic level for a minimum of one s; output data from the DS1820 is valid for 15 s after the falling edge of the read time slot. The host therefore must stop driving the I/O pin low in order to read its state 15 s from the start of the read slot (see Figure 12). By the end of the read time slot, the I/O pin will pull back high via the external pull–up resistor. All read time slots must be a minimum of 60 s in duration with a minimum of a one s recovery time between individual read slots.

Figure 13 shows that the sum of T_{INIT}, T_{RC}, and T_{SAMPLE} must be less than 15 s. Figure 14 shows that system timing margin is maximized by keeping T_{INIT} and T_{RC} as small as possible and by locating the master sample time towards the end of the 15 s period.

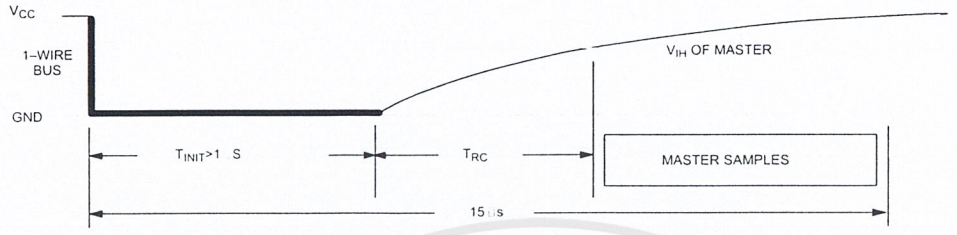
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READ/WRITE TIMING DIAGRAM Figure 12

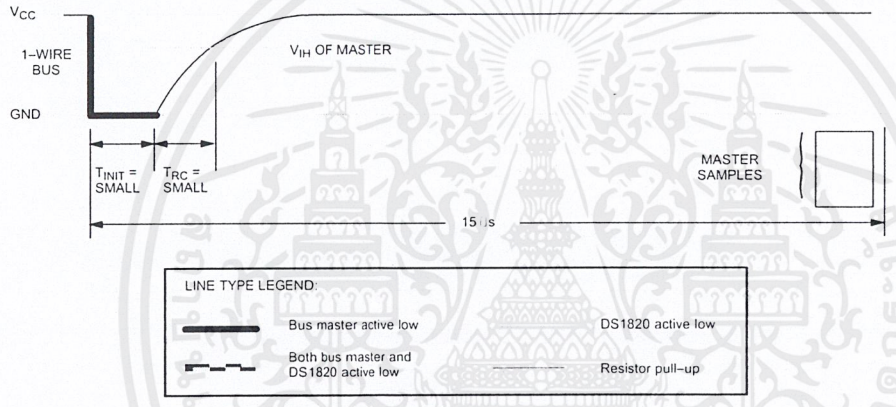


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DETAILED MASTER READ "1" TIMING Figure 13



RECOMMENDED MASTER READ "1" TIMING Figure 14



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Related Application Notes

The following Application Notes can be applied to the DS1820. These notes can be obtained from the Dallas Semiconductor "Application Note Book", via our website at http://www.dalsemi.com/, or through our faxback service at (214) 450–0441.

Application Note 27: "Understanding and Using Cyclic Redundancy Checks with Dallas Semiconductor Touch Memory Product"

Application Note 55: "Extending the Contact Range of Touch Memories"

Application Note 74: "Reading and Writing Touch Memories via Serial Interfaces"

Application Note 104: "Minimalist Temperature Control Demo"

Application Note 105: "High Resolution Temperature Measurement with Dallas Direct–to–Direct Temperature Sensors"

Application Note 106: "Complex MicroLANs"

Application Note 108: "MicroLAN – In the Long Run"

Sample 1–Wire subroutines that can be used in conjunction with AN74 can be downloaded from the website or our Anonymous FTP Site.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 3
Example: Bus Master initiates temperature conversion, then reads temperature (parasite power assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse (480–960 s).
RX	Presence	Presence pulse.
TX	55h	Issue "Match ROM" command.
TX	<64–bit ROM code>	Issue address for DS1820.
TX	44h	Issue "Convert T" command.
TX	<I/O LINE HIGH>	I/O line is held high for at least 500 ms by bus master to allow conversion to complete.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	55h	Issue "Match ROM" command.
TX	<64–bit ROM code>	Issue address for DS1820.
TX	BEh	Issue "Read Scratchpad" command.
RX	<9 data bytes>	Read entire scratchpad plus CRC; the master now recalculates the CRC of the eight data bytes received from the scratchpad, compares the CRC calculated and the CRC read. If they match, the master continues; if not, this read operation is repeated.
TX	Reset	Reset Pulse.
RX	Presence	Presence pulse, done.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 4
Example: Bus Master writes memory (parasite power and only one DS1820 assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	4Eh	Write Scratchpad command.
TX	<2 data bytes>	Writes two bytes to scratchpad (TH and TL).
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	BEh	Read Scratchpad command.
RX	<9 data bytes>	Read entire scratchpad plus CRC. The master now recalculates the CRC of the eight data bytes received from the scratchpad, compares the CRC and the two other bytes read back from the scratchpad. If data match, the master continues; if not, repeat the sequence.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	48h	Copy Scratchpad command; after issuing this command, the master must wait 6 ms for copy operation to complete.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse, done.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MEMORY FUNCTION EXAMPLE Table 5
Example: Temperature conversion and interpolation (external power supply and only one DS1820 assumed).

MASTER MODE	DATA (LSB FIRST)	COMMENTS
TX	Reset	Reset pulse.
TR	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	44h	Convert T command.
RX	<1 data byte>	Read busy flag eight times. The master continues reading one byte (or bit) after another until the data is FFh (all bits 1).
TX	Reset	Reset pulse.
RX	Presence	Presence pulse.
TX	CCh	Skip ROM command.
TX	BEh	Read Scratchpad command.
RX	<9 data bytes>	Read entire scratchpad plus CRC. The master now recalculates the CRC of the eight data bytes received from the scratchpad and compares both CRCs. If the CRCs match, the data is valid. The master saves the temperature value and stores the contents of the count register and count per °C register as COUNT_REMAIN and COUNT_PER_C, respectively.
TX	Reset	Reset pulse.
RX	Presence	Presence pulse, done.
–	–	CPU calculates temperature as described in the data sheet for higher resolution.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	–0.5V to +7.0V
Operating Temperature	–55°C to +125°C
Storage Temperature	–55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V_{DD}	I/O Functions	2.8	5.0	5.5	V	1, 2
		$\pm^1/_2$°C Accurate Temperature Conversions	4.3		5.5		
Data Pin	I/O		–0.5		+5.5	V	2
Logic 1	V_{IH}		2.0		V_{CC}+0.3	V	2, 3
Logic 0	V_{IL}		–0.3		+0.8	V	2, 4

DC ELECTRICAL CHARACTERISTICS

(–55°C to +125°C; V_{DD}=3.6V to 5.5V)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS	NOTES
Thermometer Error	t_{ERR}	–0°C to +70°C			$\pm^1/_2$	°C	
		–55°C to 0°C and +70°C to +125°C		See Typical Curve			1, 9, 10
Input Logic High	V_{IH}		2.2		5.5	V	2, 3
Input Logic Low	V_{IL}		–0.3		+0.8	V	2, 4
Sink Current	I_L	$V_{I/O}$=0.4V	–4.0			mA	2
Standby Current	I_Q			200	350	nA	8
Active Current	I_{DD}			1	1.5	mA	5, 6
Input Load Current	I_L			5		μA	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

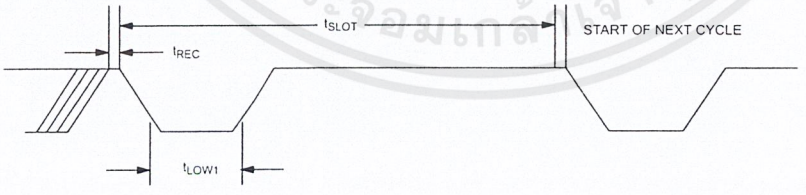
AC ELECTRICAL CHARACTERISTICS: (–55°C to +125°C; V_{DD}=3.6V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Temperature Conversion Time	t_{CONV}		200	500	ms	
Time Slot	t_{SLOT}	60		120	s	
Recovery Time	t_{REC}	1			s	
Write 0 Low Time	r_{LOW0}	60		120	s	
Write 1 Low Time	t_{LOW1}	1		15	s	
Read Data Valid	t_{RDV}			15	s	
Reset Time High	t_{RSTH}	480			s	
Reset Time Low	t_{RSTL}	480		4800	s	
Presence Detect High	t_{PDHIGH}	15		60	s	
Presence Detect Low	t_{PDLOW}	60		240	s	
Capacitance	$C_{IN/OUT}$			25	pF	

NOTES:

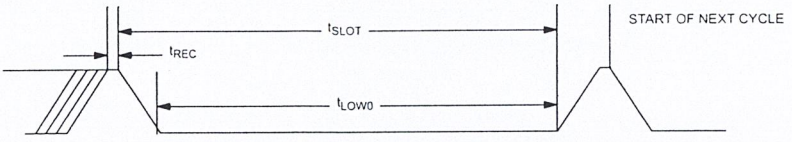
1. Temperature conversion will work with ±2°C accuracy down to V_{DD} = 3.4 volts.
2. All voltages are referenced to ground.
3. Logic one voltages are specified at a source current of 1 mA.
4. Logic zero voltages are specified at a sink current of 4 mA.
5. I_{DD} specified with V_{CC} at 5.0 volts.
6. Active current refers to either temperature conversion or writing to the E^2 memory. Writing to E^2 memory consumes approximately 200 A for up to 10 ms.
7. Input load is to ground.
8. Standby current specified up to 70°C. Standby current typically is 5 A at 125°C.
9. See Typical Curve for specification limits outside the 0°C to 70°C range. Thermometer error reflects sensor accuracy as tested during calibration.
10. Typical accuracy curve valid for 4.3V ≤ V_{DD} ≤ 5.5V.

1–WIRE WRITE ONE TIME SLOT

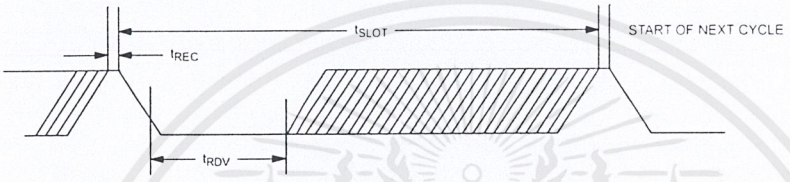


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

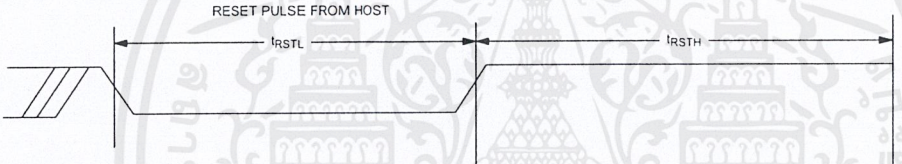
1–WIRE WRITE ZERO TIME SLOT



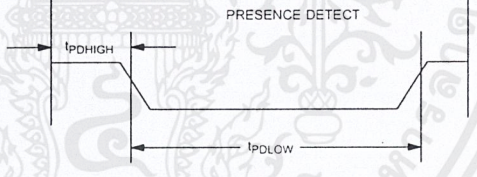
1–WIRE READ ZERO TIME SLOT



1–WIRE RESET PULSE



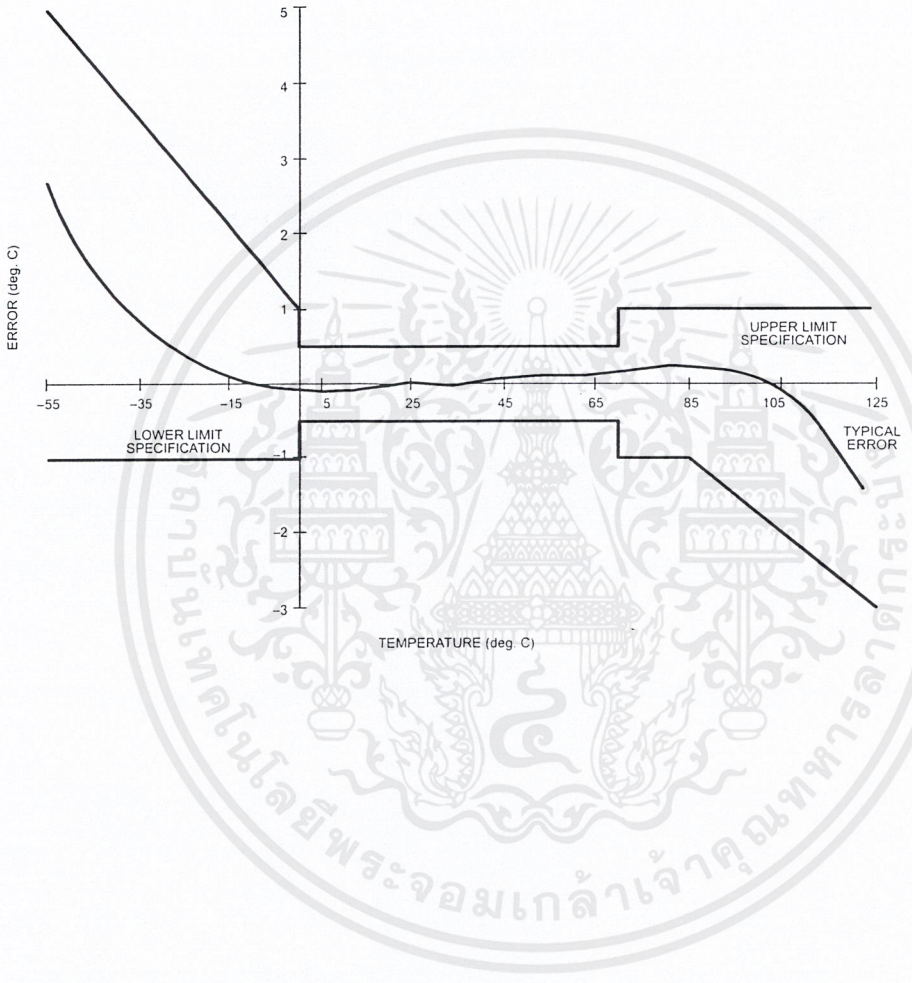
1–WIRE PRESENCE DETECT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CURVE

DS1820 DIGITAL TERMOMETER AND THERMOSTAT
TEMPERATURE READING ERROR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
SEMICONDUCTOR™

October 1987
Revised January 1999

CD4093BC
Quad 2-Input NAND Schmitt Trigger

General Description

The CD4093B consists of four Schmitt-trigger circuits. Each circuit functions as a 2-input NAND gate with Schmitt-trigger action on both inputs. The gate switches at different points for positive and negative-going signals. The difference between the positive (V_T^+) and the negative voltage (V_T^-) is defined as hysteresis voltage (V_H).

All outputs have equal source and sink currents and conform to standard B-series output drive (see Static Electrical Characteristics).

Features

- Wide supply voltage range: 3.0V to 15V
- Schmitt-trigger on each input with no external components
- Noise immunity greater than 50%
- Equal source and sink currents
- No limit on input rise and fall time
- Standard B-series output drive
- Hysteresis voltage (any input) $T_A = 25°C$

Typical	$V_{DD} = 5.0V$	$V_H = 1.5V$
	$V_{DD} = 10V$	$V_H = 2.2V$
	$V_{DD} = 15V$	$V_H = 2.7V$
Guaranteed		$V_H = 0.1\ V_{DD}$

Applications

- Wave and pulse shapers
- High-noise-environment systems
- Monostable multivibrators
- Astable multivibrators
- NAND logic

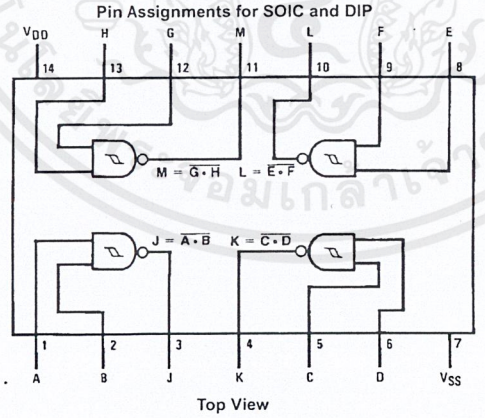
Ordering Code:

Order Number	Package Number	Package Description
CD4093BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow Body
CD4093BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram

Pin Assignments for SOIC and DIP



Top View

© 1999 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

(Note 2)

DC Supply Voltage (V_{DD})	−0.5 to +18 V_{DC}
Input Voltage (V_{IN})	−0.5 to V_{DD} +0.5 V_{DC}
Storage Temperature Range (T_S)	−65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 2)

DC Supply Voltage (V_{DD})	3 to 15 V_{DC}
Input Voltage (V_{IN})	0 to V_{DD} V_{DC}
Operating Temperature Range (T_A)	−40°C to +85°C

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed; they are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

DC Electrical Characteristics (Note 2)

Symbol	Parameter	Conditions	−40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device	V_{DD} = 5V		1.0			1.0		7.5	µA
	Current	V_{DD} = 10V		2.0			2.0		15.0	µA
		V_{DD} = 15V		4.0			4.0		30.0	µA
V_{OL}	LOW Level	V_{IN} = V_{DD}, $\|I_O\|$ < 1 µA								
	Output Voltage	V_{DD} = 5V		0.05		0	0.05		0.05	V
		V_{DD} = 10V		0.05		0	0.05		0.05	V
		V_{DD} = 15V		0.05		0	0.05		0.05	V
V_{OH}	HIGH Level	V_{IN} = V_{SS}, $\|I_O\|$ < 1 µA								
	Output Voltage	V_{DD} = 5V	4.95		4.95	5		4.95		V
		V_{DD} = 10V	9.95		9.95	10		9.95		V
		V_{DD} = 15V	14.95		14.95	15		14.95		V
V_{T-}	Negative-Going Threshold	$\|I_O\|$ < 1 µA								
	Voltage (Any Input)	V_{DD} = 5V, V_O = 4.5V	1.3	2.25	1.5	1.8	2.25	1.5	2.3	V
		V_{DD} = 10V, V_O = 9V	2.85	4.5	3.0	4.1	4.5	3.0	4.65	V
		V_{DD} = 15V, V_O = 13.5V	4.35	6.75	4.5	6.3	6.75	4.5	6.9	V
V_{T+}	Positive-Going Threshold	$\|I_O\|$ < 1 µA								
	Voltage (Any Input)	V_{DD} = 5V, V_O = 0.5V	2.75	3.6	2.75	3.3	3.5	2.65	3.5	V
		V_{DD} = 10V, V_O = 1V	5.5	7.15	5.5	6.2	7.0	5.35	7.0	V
		V_{DD} = 15V, V_O = 1.5V	8.25	10.65	8.25	9.0	10.5	8.1	10.5	V
V_H	Hysteresis ($V_{T+} - V_{T-}$)	V_{DD} = 5V	0.5	2.35	0.5	1.5	2.0	0.35	2.0	V
	(Any Input)	V_{DD} = 10V	1.0	4.3	1.0	2.2	4.0	0.70	4.0	V
		V_{DD} = 15V	1.5	6.3	1.5	2.7	6.0	1.20	6.0	V
I_{OL}	LOW Level Output	V_{IN} = V_{DD}								
	Current (Note 3)	V_{DD} = 5V, V_O = 0.4V	0.52		0.44	0.88		0.36		mA
		V_{DD} = 10V, V_O = 0.5V	1.3		1.1	2.25		0.9		mA
		V_{DD} = 15V, V_O = 1.5V	3.6		3.0	8.8		2.4		mA
I_{OH}	HIGH Level Output	V_{IN} = V_{SS}								
	Current (Note 3)	V_{DD} = 5V, V_O = 4.6V	−0.52		0.44	−0.88		−0.36		mA
		V_{DD} = 10V, V_O = 9.5V	−1.3		−1.1	−2.25		−0.9		mA
		V_{DD} = 15V, V_O = 13.5V	−3.6		−3.0	−8.8		−2.4		mA
I_{IN}	Input Current	V_{DD} = 15V, V_{IN} = 0V		−0.3		-10^{-5}	−0.3		−1.0	µA
		V_{DD} = 15V, V_{IN} = 15V		0.3		10^{-5}	0.3		1.0	µA

Note 3: I_{OH} and I_{OL} are tested one output at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 4)

$T_A = 25°C$, $C_L = 50$ pF, $R_L = 200$k, Input t_r, $t_f = 20$ ns, unless otherwise specified

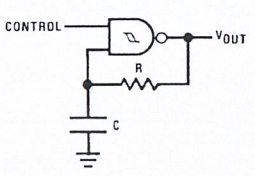
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHL}, t_{PLH}	Propagation Delay Time	$V_{DD} = 5V$		300	450	ns
		$V_{DD} = 10V$		120	210	ns
		$V_{DD} = 15V$		80	160	ns
t_{THL}, t_{TLH}	Transition Time	$V_{DD} = 5V$		90	145	ns
		$V_{DD} = 10V$		50	75	ns
		$V_{DD} = 15V$		40	60	ns
C_{IN}	Input Capacitance	(Any Input)		5.0	7.5	pF
C_{PD}	Power Dissipation Capacitance	(Per Gate)		24		pF

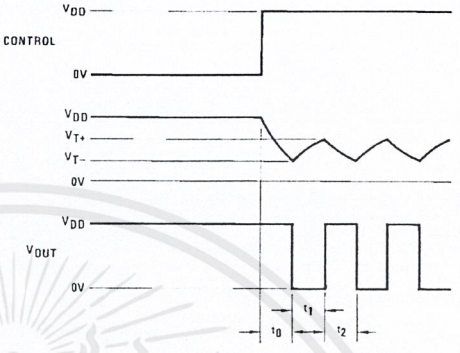
Note 4: AC Parameters are guaranteed by DC correlated testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications

Gated Oscillator





Assume $t_1 + t_2 >> t_{PHL} + t_{PLH}$ then:

$t_0 = RC\ ln\ [V_{DD}/V_{T-}]$

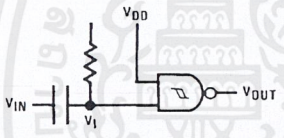
$t_1 = RC\ ln\ [(V_{DD} - V_{T-})/(V_{DD} - V_{T+})]$

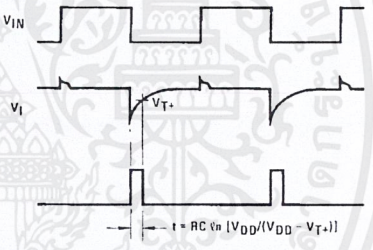
$t_2 = RC\ ln\ [V_{T+}/V_{T-}]$

$$f = \frac{1}{t_1 + t_2} = \frac{1}{RC\ ln \frac{(V_{T+})(V_{DD} - V_{T-})}{(V_{T-})(V_{DD} - V_{T+})}}$$

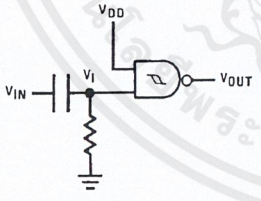
Gated One-Shot

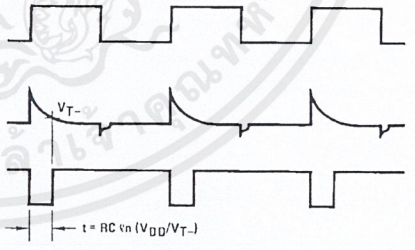
(a) Negative-Edge Triggered





(b) Positive-Edge Triggered

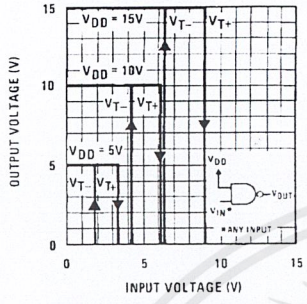




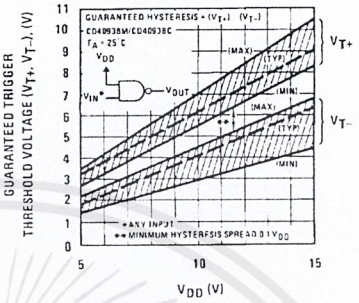
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

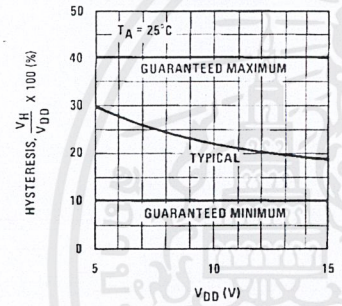
Typical Transfer Characteristics



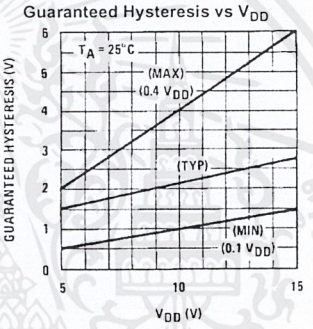
Guaranteed Trigger Threshold Voltage vs V_{DD}



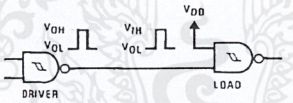
Guaranteed Hysteresis vs V_{DD}



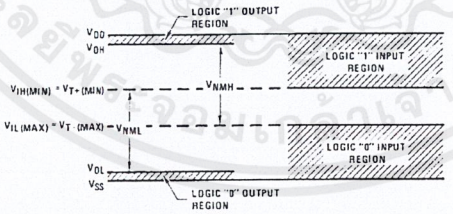
Guaranteed Hysteresis vs V_{DD}



Input and Output Characteristics



Output Characteristic Input Characteristic

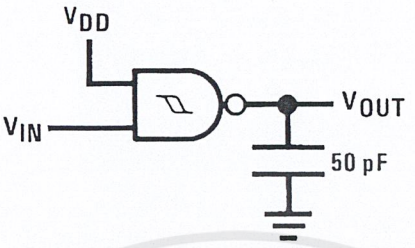


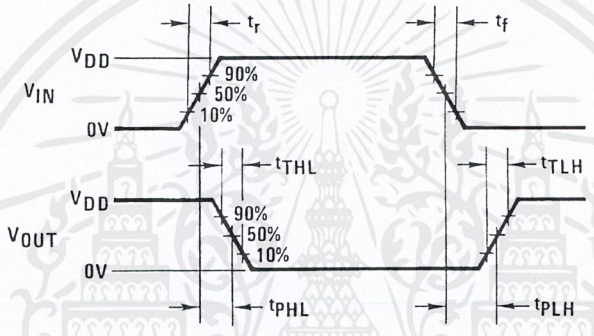
$V_{NML} = V_{IH(MIN)} - V_{OL} \equiv V_{IH(MIN)} = V_{T^+(MIN)}$

$V_{NMH} = V_{OH} - V_{IL(MAX)} \equiv V_{DD} - V_{IL(MAX)} = V_{DD} - V_{T^-(MAX)}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

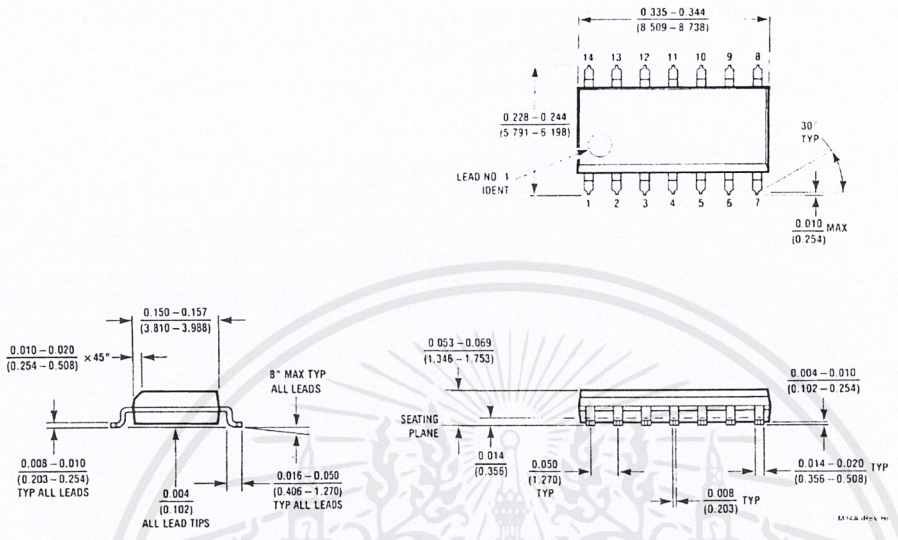
AC Test Circuits and Switching Time Waveforms





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

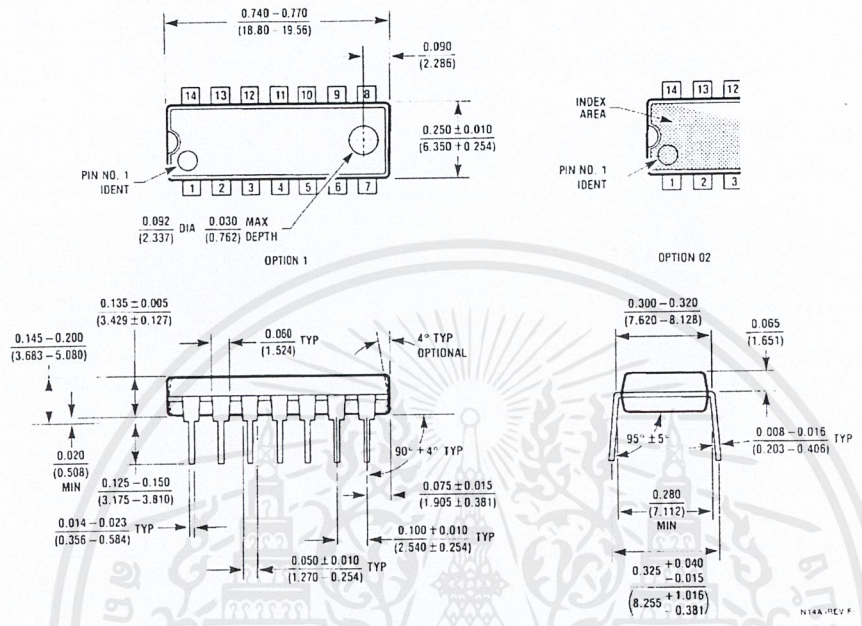
Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow Body
Package Number M14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
Package Number N14A

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้