สำนักหอสมุดกลาง_พระจอมเกล้าลาดกระบัง

เครื่องลำดับบัตรคิวและสแกนบาร์โค้ด

Auto Sequence and Scan Barcode

โดย

นาย ชุมพล เพชรสกุล

นาย อภิชาติ ชุมคง

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตร์บัณฑิต

ภาคเทคนิคอุตสาหกรรม

สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เลขหมู่.....
เลขทะเบียน 45821
วัน, เดือน, ปี 18 ก.พ. 2546

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	เครื่องลำดับบัตรคิวและสแกนบาร์โค้ด	
นักศึกษา	นายชุมพล เพชรสกุล	รหัสประจำตัว 42015507
	นายอภิชาติ ชุมดง	รหัสประจำตัว 42015540
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. นิกร สุขุตมตันติ	
ระดับการศึกษา	ปริญญาอุตสาหกรรมศาสตร์บัณฑิต	
	สาขาวิชาเทคโนโลยีอีเล็กทรอนิกส์	
ภาควิชา	เทคนิคอุตสาหกรรม	
ปีการศึกษา	2544	

บทคัดย่อ

ปริญญานิพนธ์นี้เป็นการศึกษาระบบที่ทำงานเกี่ยวกับการจัดสรรลำดับการให้บริการแก่ผู้รับบริการ โดยมีการทำงานร่วมกันของอุปกรณ์หลายส่วนอันได้แก่ การรับข้อมูลจาก Barcode การแสดงลำดับด้วยจอแสดงผลซึ่งประกอบด้วยจำนวน LED ขนาด 64x96 ต่อกันแบบเมตริกซ์ และสามารถแสดงได้ทั้งภาษาไทยและอังกฤษ ซึ่งอุปกรณ์แต่ละส่วนจะถูกควบคุมและเชื่อมต่อด้วยไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THESIS TITLE	AUTO SEQUENCE AND SCAN BARCODE
STUDENT	Mr. Choompon Petchsagul No.42015507
	Mr. Apichat Choomkong No.42015540
ADVISOR	Assoc.Prof. Nikorn Sukutamatanti
COURSE	Bachelor of Industrial Technology in Electronics
DEPARTMENT	Industrial Technology
YEAR	2001

ABSTRACT

This thesis presents a system that provide the order of service to customers by co-operation of some systems such as receive data from barcode, show the number by display board consists of LEDS 64x96 dot matrix and can show in Thai and English language, each of component is controlled and linked with Microcontroller.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบเสนอปริญญานิพนธ์

หัวข้อวิทยานิพนธ์	เครื่องลำดับบัตรคิวและสแกนบาร์โค้ด	
นักศึกษา	นายชุมพล เพชรสกุล	รหัสประจำตัว 42015507
	นายอภิชาติ ชุมคง	รหัสประจำตัว 42015540
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. นิกร สุขุตมตันติ	
ระดับการศึกษา	ปริญญาอุตสาหกรรมศาสตร์บัณฑิต	
	สาขาวิชาเทคโนโลยีอีเล็กทรอนิกส์	
ภาควิชา	เทคนิคอุตสาหกรรม	
ปีการศึกษา	2544	

ปริญญานิพนธ์ฉบับนี้ได้รับความเห็นชอบจากอาจารย์ที่ปรึกษาเป็นที่เรียบร้อยแล้ว

.....

(รศ. นิกร สุขุตมตันติ)

อาจารย์ผู้ควบคุมวิทยานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สำเร็จลุล่วงไปได้ด้วยดี ส่วนหนึ่งมาจากคำปรึกษา คำแนะนำ และความช่วยเหลือ จาก รศ. นิกร สุขุตมตันติ ห้องสมุดและเพื่อนๆ ดังนั้นผู้จัดทำจึงขอแสดงความขอบคุณมา ณ โอกาสนี้ด้วย

.....

(นายชุมพล เพชรสกุล)

.....

(นายอภิชาติ ชุมคง)

ผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทคัดย่อ		I
ABSTRACT		II
ใบเสนอปริญญานิพนธ์		III
กิตติกรรมประกาศ		IV
สารบัญ		V
สารบัญตาราง		VI
สารบัญรูปภาพ		VII
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีหรือหลักการ	
	2.1 แอลอีดี (Light Emitting Diode)	2
	2.2 หลักการทำงานของแผงแสดงผลทั่วไป	4
	2.3 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	7
	2.4 พอร์ตอนุกรม (Serial Port)	20
บทที่ 3	การคำนวณและการสร้าง	
	3.1 บล็อกไดอะแกรมของจอแสดงผล	22
	3.2 ส่วนควบคุม	22
	3.3 ส่วนแสดงผล	25
	3.4 ส่วนโปรแกรม	29
	3.5 ส่วนของตัวอ่านรหัสแถบ	32
บทที่ 4	การทดลองและผลการทดลอง	46
บทที่ 5	สรุปและวิจารณ์	49
หนังสืออ้างอิง		50
ภาคผนวก		51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 2.1	ตารางแสดงโหมดต่างๆ ของ 8255	I4
ตารางที่ 2.2	ตารางความจริงของ 8255	15
ตารางที่ 2.3	ตารางแสดงการโปรแกรม INTE ของพอร์ท A, B	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่ 2.1 รูปแสดงสัญลักษณ์ของแอลอีดี 2
รูปที่ 2.2 รูปแสดงลักษณะการไบแอสที่จะทำให้แอลอีดีเปล่งแสงได้ 2
รูปที่ 2.3 รูปแสดงโครงสร้างหลักของแผงแสดงผลทั่วๆ ไป 5
รูปที่ 2.4 รูปแสดงการสแกนทางคอลัมน์ 6
รูปที่ 2.5 รูปแสดงการสแกนทางแถว 7
รูปที่ 2.6 รูปแสดงโครงสร้างของ 8051 9
รูปที่ 2.7 รูปแสดงแผนภูมิหน่วยความจำของ 8051 11
รูปที่ 2.8 รูปแสดงโครงสร้างของ 8255 12
รูปที่ 2.9 รูปแสดงการกำหนดทางขาอินพุท 15
รูปที่ 2.10 รูปแสดงการกำหนดขาเอาท์พุท 16
รูปที่ 2.11 รูปแสดงรูปแบบการควบคุมของโหมดและบิท 17
รูปที่ 2.12 รูปแสดงการให้ค่าเวิร์ดควบคุมและการกำหนดพอร์ท A, BและC 19
รูปที่ 2.13 รูปแสดงลักษณะของสัญญาณตามมาตรฐาน RS-232 21
รูปที่ 3.1 รูปแสดงบล็อกไดอะแกรมของจอแสดงผล 22
รูปที่ 3.2 รูปแสดงการต่อขาสัญญาณของ dB9 22
รูปที่ 3.3 รูปแสดงรูปวงจร MAX 232 23
รูปที่ 3.4 รูปแสดงการทำงานของ 8951 23
รูปที่ 3.5 รูปแสดงหน่วยความจำสำหรับเก็บโปรแกรมภายในและภายนอก 24
รูปที่ 3.6 รูปแสดงวงจรแลตซ์ด้านแถว 25
รูปที่ 3.7 รูปแสดงวงจรสวิตช์ด้านแถว 26
รูปที่ 3.8 รูปแสดงวงจรบัฟเฟอร์ 26
รูปที่ 3.9 รูปแสดงวงจรแลตซ์ด้านคอลัมน์ 27
รูปที่ 3.10 รูปแสดงวงจรสวิตช์ด้านคอลัมน์ 28
รูปที่ 3.11 รูปแสดงโครงสร้างของส่วนอ่านรหัสแถบ 32
รูปที่ 3.12 รูปแสดงลักษณะการอ่านข้อมูลรหัสแถบของส่วนอ่านข้อมูลรหัสแถบ 34

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.13 รูปแสดงโครงสร้างของส่วนอ่านข้อมูลรหัสแถบ 35
รูปที่ 3.14 รูปแสดงความสัมพันธ์ระหว่างวงจรต่างๆ ของส่วนควบคุมการทำงานหลัก 37
รูปที่ 3.15 รูปแสดงวงจรกำเนิดสัญญาณนาฬิกา 38
รูปที่ 3.16 รูปแสดงรูปคลื่นของสัญญาณนาฬิกา Q1, Q2, QR และQC 39
รูปที่ 3.17 รูปแสดงวงจรควบคุมการอ่านข้อมูลรหัสแถบ 39
รูปที่ 3.18 รูปแสดงสัญญาณต่างๆ ของวงจรควบคุมการอ่านข้อมูลรหัสแถบ 40
รูปที่ 3.19 รูปแสดงวงจรปรับแต่งรูปคลื่น 40
รูปที่ 3.20 รูปแสดงวงจรเลือกข้อมูลรหัสแถบ 41
รูปที่ 3.21 รูปแสดงวงจรรวม 45
รูปที่ 4.1 รูปแสดงอุปกรณ์การทดลอง 46
รูปที่ 4.2 รูปแสดงสภาวะเตรียมพร้อม 46
รูปที่ 4.3 รูปแสดงการเริ่มอ่านข้อมูลจากบาร์โค้ด 47
รูปที่ 4.4 รูปแสดงชื่อผู้มารับบริการ(ภาษาไทย)ให้ใช้บริการในช่องที่ 1 และ 2 47
รูปที่ 4.5 รูปแสดงชื่อผู้มารับบริการ(ภาษาอังกฤษ)ให้ใช้บริการในช่องที่ 3 และ 4 48

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันการโฆษณาต่าง ๆ อาศัยจอแสดงผลในการดึงดูดความสนใจของผู้พบเห็น และเป็นที่นิยมกันอย่างแพร่หลาย สามารถพบเห็นได้ตามย่านธุรกิจต่าง ๆ ศูนย์การค้า, โรงงาน, โรงพยาบาล หน่วยราชการบางแห่งหรือแม้แต่ริมถนนตามทางแยกมีให้พบเห็นมากมาย การทำงานจะอาศัยการควบคุมจากส่วนประมวลผล ทำให้เกิดการแสดงข้อความหรือรูปภาพตามที่กำหนด แล้วให้ข้อความเคลื่อนที่ไป เช่น ซ้ายไปขวา, ขวาไปซ้าย, บนลงล่าง และอื่น ๆ

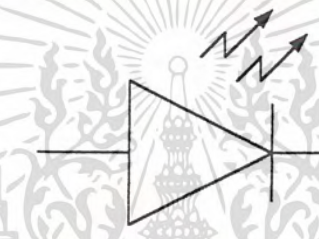
การศึกษาโครงงานชิ้นนี้ ได้ใช้ประโยชน์จากจอแสดงผลนี้เพื่อแสดงผลข้อมูลการลำดับบัตรคิวที่รับมาจากตัวสแกนบาร์โค้ด โดยแบ่งออกเป็น 2 ส่วน คือ ฮาร์ดแวร์ และ ซอฟท์แวร์ ส่วนของฮาร์ดแวร์ประกอบด้วยตัวจอแสดงผลแอลอีดี ขนาด 96x64 (96 แถว 64 คอลัมน์) ภาคควบคุมใช้ชิพตระกูล MCS– 51 วงจรแลตช์ข้อมูล และวงจรขับกระแส และส่วนอ่านข้อมูลรหัสแถบซึ่งจะอ่านข้อมูลออกมาแสดงยังจอแสดงผล ส่วนที่ 2 เป็นซอฟท์แวร์ใช้ภาษาแอสแซมบลี ประกอบกับการแลตช์ข้อมูลทางด้านคอลัมน์ และสแกนทางด้านแถวเหมือนกับการสแกนจอภาพโทรทัศน์, การจัดการเกี่ยวกับตัวอักษร, การเลื่อนภาพบนจอแสดงผลจะจัดการกับข้อมูลในหน่วยความจำชั่วคราวที่เรียกว่า บัฟเฟอร์แสดงผล โดยนำข้อความถัดไปมาเก็บไว้ในบัฟเฟอร์แสดงผลสำรองก่อนที่จะนำมาแทนที่บัฟเฟอร์แสดงผลหลัก การแทนที่ของข้อมูลในแบบต่าง ๆ ก็จะได้การเลื่อนข้อความในทิศทางต่าง ๆ , การรับส่งข้อมูลทางพอร์ทอนุกรม ทั้งหมดนี้เป็นส่วนประกอบของซอฟท์แวร์ที่เขียนขึ้นในโครงงานชิ้นนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

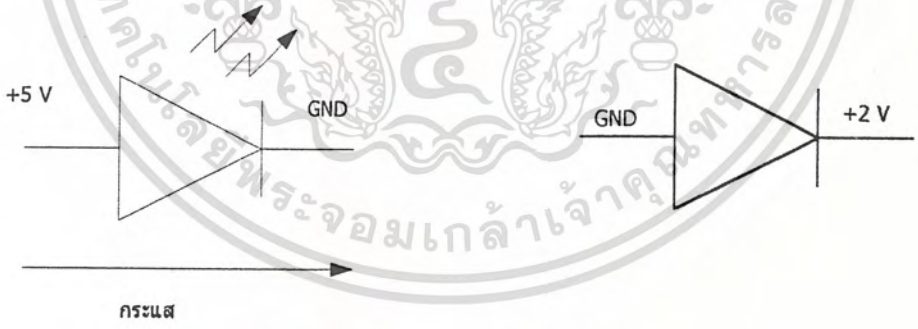
บทที่ 2
ทฤษฎีหรือหลักการ

2.1 แอลอีดี (Light Emitting Diode)

แอลอีดี คือ ไดโอดชนิดหนึ่งที่ถูกออกแบบมาเป็นพิเศษ ให้เปล่งแสงออกมาได้ในขณะที่ถูกไบแอสแบบฟอร์เวิร์ด (Forward Bias) สัญลักษณ์ของแอลอีดีจะมีแสงเปล่งออกมาดังรูปที่ 2.1



รูปที่ 2.1 แสดงสัญลักษณ์ของแอลอีดี



(1) ฟอร์เวิร์ด ไบแอส (Forward bias) (2) รีเวิร์ด ไบแอส (Reward bias)

รูปที่ 2.2 แสดงลักษณะการไบแอสที่จะทำให้แอลอีดีเปล่งแสงได้

การที่แอลอีดีเปล่งพลังงานออกมาได้ โดยอาศัยโครงสร้างการจัดเรียงตัวภายในของสารกึ่งตัวนำ คือ อิเลคตรอนในอะตอมของสารจะอยู่เป็นชั้น ๆ (Level) ซึ่งแต่ละชั้นของอิเลคตรอนก็จะมีระดับพลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานไม่เท่ากัน ชั้นที่อยู่ห่างจากศูนย์กลางมากก็จะมีพลังงานมากกว่าชั้นที่อยู่ใกล้กว่า สำหรับสารกึ่งตัวนำล้วน ๆ ที่อุณหภูมิ 0 องศาเคลวิน จะมีอิเลคตรอนอยู่ในชั้นพลังงานใน ๆ เต็ม และชั้นนอก ๆ จะไม่มีอิเลคตรอนอยู่เลย ชั้นพลังงานนอกสุดของชั้นที่มีอิเลคตรอนเต็ม จะเรียกว่า *วาเลนซ์แบนด์ (Valence Band)* ซึ่งพลังงานที่แตกต่างระหว่างชั้นพลังงานทั้งสองนี้ เรียกว่า *Eg (Energy gap)* อิเลคตรอนจะไม่สามารถอยู่ใน Eg ได้เลยถ้าไม่อยู่ในคอนดักชั่นแบนด์ การใส่สารไม่บริสุทธิ์ (Impurity) เข้าไปจะเป็นผลทำให้อิเลคตรอนสามารถที่จะอาศัยอยู่ใน Eg ได้ ถ้าอะตอมใดมีอิเลคตรอนอิสระอยู่ในคอนดักชั่นแบนด์ เราก็จะเรียกอะตอมนี้ว่า *อะตอมผู้ให้ (Donor Atom)* หรือเรียกอีกอย่างว่า *เป็นสารกึ่งตัวนำชนิดเอ็น (N-type)* ถ้าอะตอมใดมีอิเลคตรอนขาดหายไป (มี Hold เกิดขึ้น) ในวาเลนซ์แบนด์ เราจะเรียกอะตอมนี้ว่า *อะตอมผู้รับ (Acceptor Atom)* หรือเรียกอีกอย่างว่าเป็น*สารกึ่งตัวนำชนิดพี (P-type)* เมื่ออิเลคตรอนอิสระในอะตอมผู้ให้มารวมตัว (Recombine) กับโฮลในอะตอมผู้รับจะมีการเปลี่ยนแปลงพลังงานจากชั้นที่มีพลังงาน โฟตอน (Photon) ซึ่งความถี่ของโฟตอนจะถูกกำหนดด้วยระดับพลังงานที่เปลี่ยนแปลง ยิ่งพลังงานมีมากก็ได้ความถี่สูงขึ้น

สำหรับสารกึ่งตัวนำที่นำมาใช้ทำแอลอีดีนั้น นักวิทยาศาสตร์ได้ทำการคัดเลือกชนิดที่มีคุณสมบัติง่ายต่อการสร้างขึ้นและมีเสถียรภาพในสภาวะแวดล้อมต่าง ๆ สารเหล่านี้มีแกลเลียมอาร์ซีไนด์ (GaAs) และแกลเลียมอาร์ซีไนด์ฟอสไฟด์ (GaAsP) แอลอีดีที่ใช้ GaAs ทำจะมีความยาวคลื่น 9000 อังสตรอม ซึ่งในช่วงความยาวคลื่นนี้ตาคนเรามองไม่เห็น ส่วนแอลอีดีที่ใช้ GsAsP นั้นมีความยาวคลื่น 6600 อังสตรอม ซึ่งอยู่ในช่วงที่ตาคนมองเห็น ความถี่ที่ได้ออกมาค่อนข้างจะคงที่ (Monochromatic) แต่อาจจะมีการเปลี่ยนแปลงไปบ้าง เนื่องจากคุณสมบัติของอะตอมซึ่งจะเคลื่อนที่อย่างสะเปะสะปะ

แอลอีดีที่ผลิตขึ้นจะทำโดยนำเอาสารกึ่งตัวนำชนิด P และ N มาประกบกัน ถ้าให้แรงดันเข้าไปแบบฟอร์เวิร์ดไบแอส จะทำให้อิเลคตรอนและโฮลไหลมารวมกัน ซึ่งจะเปล่งพลังงานแสงออกมาได้ โดยแอลอีดีจะนำกระแสที่ศักดาค่าหนึ่ง (ประมาณ 1 โวลท์สำหรับ GaAs) แล้วมีกระแสไหลมากขึ้นเมื่อเพิ่มศักดาเข้าไปพลังงานแสงที่ได้ออกมาจะแปรผันโดยตรงกับกระแสที่ไหล

แอลอีดีโดยทั่ว ๆ ไปจะไม่สามารถมองเห็นได้ทุกแง่ทุกมุม กล่าวคือ เราจะเห็นแสงที่เปล่งออกมาจากแอลอีดีในมุมแคบ ๆ ที่ทำกับแกนของมันเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อดีของแอลอีดี

1. สามารถสว่างและดับได้ในเวลาที่สั้นมากเพียงไม่กี่นาโนเซค (nSec) ดังนั้น จึงสามารถให้แสงจากแอลอีดีเป็นตัวนำข่าวสารหรือข้อมูลไปใช้ในการสื่อสารที่มีความถี่สูงเป็นเมกกะเฮิร์ท (MHz)
2. ใช้แรงดันต่ำ จึงทำให้เหมาะที่จะใช้ควบคู่กับไอซี (IC) ได้
3. มีอายุการใช้งานมากกว่าหลอดไฟ
4. มีกำลังส่องสว่างแปรผันตามกระแสที่ไหลผ่าน ดังนั้น จึงสามารถส่งข้อมูลในรูปของกระแสจากจุดหนึ่งไปยังอีกจุดหนึ่งที่ห่างไกลออกไปโดยใช้แสงได้
5. แสงที่เปล่งออกไปมีช่วงความยาวคลื่นแคบ หรือพลังงานแสงที่เปล่งออกมาจากที่มีสีเดียว (Monochromatic)
6. สามารถผลิตให้แอลอีดีมีขนาดเล็กกระทัดรัดได้
7. ทนทานต่อการกระทบกระเทือน (พวกหลอดธรรมดาเวลาถูกกระเทือนไส้หลอดอาจจะขาดได้ง่าย ๆ)
8. มีหลายสี
9. มีราคาถูก

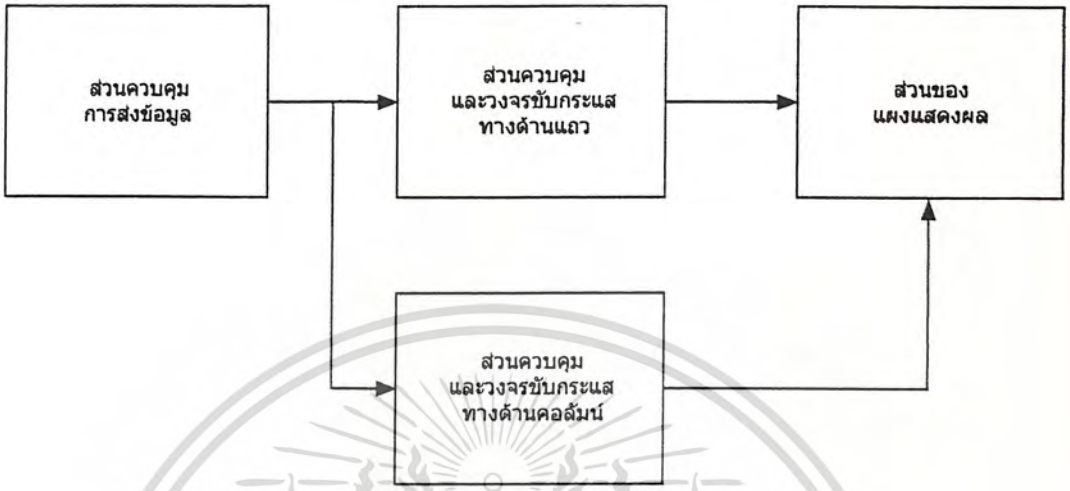
ข้อเสียของแอลอีดี

1. กำลังส่องสว่างขึ้นกับอุณหภูมิ สำหรับการใช้งานที่ต้องการกำลังส่องสว่างเต็มที่ต้องมีวงจรควบคุมกำลังส่องสว่างของแอลอีดี
2. เสียหายได้ง่าย ถ้าแรงดันและกระแสสูงกว่าที่ตัวมันจะทนได้

2.2 หลักการทำงานของแผงแสดงผลทั่วไป

โดยการพัฒนาแผงแสดงผลอิเล็กทรอนิกส์อย่างกว้างขวางและต่อเนื่องกันมาโดยตลอด ทำให้การแสดงผลใกล้เคียงและสามารถแสดงผลแทนจอภาพคอมพิวเตอร์หรือโทรทัศน์ได้ โครงสร้างต่าง ๆ ของแผงแสดงผลอิเล็กทรอนิกส์ทั่ว ๆ ไปจะมีลักษณะที่คล้าย ๆกัน ดังแสดงใน รูปที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงโครงสร้างหลักของแผงแสดงผลทั่ว ๆ ไป

จากรูปที่ 2.3 จะเห็นได้ว่าโครงสร้างหลักของแผงแสดงผลอิเล็กทรอนิกส์จะประกอบไปด้วย 4 ส่วนหลัก ๆ คือ

ส่วนที่ 1 ส่วนควบคุมการส่งข้อมูล มีหน้าที่ในการจัดการเกี่ยวกับข้อมูลบนแผงแสดงผล และยังเป็นส่วนที่สร้างสัญญาณควบคุมต่าง ๆ ของระบบ เช่น สร้างสัญญาณควบคุมทางด้านแนวนอนและแนวตั้ง เพื่อให้ส่วนต่าง ๆ ทำงานประสานกันได้อย่างถูกต้อง

ส่วนที่ 2 ส่วนควบคุมและวงจรขับกระแสทางด้านแถว สำหรับจัดการเรื่องข้อมูลทางแนวนอนที่ได้รับมาจากส่วนที่ 1 ในการเปิดหรือปิดวงจรด้านแถวนั้น ๆ เพื่อใช้ในการแสดงผลในลักษณะของการติดและดับก่อนที่จะส่งข้อมูลที่ได้รับมาแก่แผงแสดงผล และยังทำให้การแสดงผลที่ได้แน่นอนและสามารถควบคุมเป็นจุด ๆ ได้

ส่วนที่ 3 ส่วนควบคุมและวงจรขับกระแสทางด้านคอลัมน์ สำหรับการจัดการข้อมูลในแต่ละหลักที่ได้รับมาจากส่วนที่ 1 การทำงานคล้ายคลึงกับส่วนควบคุมและวงจรขับกระแสทางแนวนอน และทั้ง 2 ส่วนนี้จะต้องมีการทำงานที่ประสานกันอย่างดี เพื่อให้การควบคุมแผงแสดงผลเป็นไปอย่างถูกต้องและแม่นยำ

ส่วนที่ 4 ส่วนของแผงแสดงผล เป็นส่วนที่ใช้ในการแสดงผลจากข้อมูลที่ได้รับมาทางด้านแนวตั้งและแนวนอน ซึ่งส่วนนี้จะใช้ไดโอดเปล่งแสง (LED: Light Emitting Diode) เป็นส่วนประกอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 หลักในการทำให้เกิดภาพบนแผงแสดงผล เราสามารถทำให้เกิดภาพบนแผงแสดงผลแบบจุด (DOT MATRIX) ได้จากการอาศัยหลักการสแกนคล้าย ๆ กับจอภาพของโทรทัศน์นั่นเอง คือ ภาพที่ปรากฏนั้นจะประกอบด้วยการรวมเส้นที่เกิดจากการสแกนครั้งละหนึ่งเส้น เป็นจำนวนเท่ากับคอลัมน์ (Column) หรือแถว (Row) ของแผงแสดงผลแบบจุดแล้วแต่รูปแบบของการสแกนที่ทำซ้ำกันหลาย ๆ รอบ ความเร็วที่ใช้นั้นต้องมากกว่าหรือเท่ากับ 25 รอบต่อวินาที ภาพที่ได้นั้นจะนิ่งไม่กะพริบหรือเราไม่สามารถจับการสแกนได้นั่นเอง โดยการสแกนนั้นจะใช้สวิตช์ซึ่งถูกควบคุมด้วยซอฟท์แวร์ซึ่งสามารถกำหนดความเร็วได้ โดยส่วนทางด้านการป้อนข้อมูลนั้นจะต้องสัมพันธ์กับการสแกนด้วย เช่น ข้อมูลคอลัมน์แรกเข้ามา ก็ต้องตรงกับตำแหน่งที่สวิตช์สแกนแรกต่อกับวงจรในคอลัมน์แรกด้วย เป็นต้น ซึ่งสามารถนำหลักการนี้ไปสร้างเป็นวงจรใช้งานจริง ซึ่งสามารถแบ่งการสแกนได้เป็น

- ***การสแกนทางคอลัมน์ (Column)*** ในการสแกนทางคอลัมน์ จะทำการส่งข้อมูลออกไปทางแถว โดยส่งข้อมูลตัวที่ 1 ออกไป แล้วให้หลักที่ 1 ทำงาน จากนั้นก็ทำการส่งข้อมูลตัวที่ 2 ออกไปแล้วให้หลักที่ 2 ทำงาน ทำเช่นนี้ไปจนกระทั่งข้อมูลถูกส่งออกไปครบหมดทุกหลัก ก็จะเป็นการสแกนครบ 1 รอบ แต่จะสังเกตว่าการสแกนให้ครบหนึ่งภาพจะต้องใช้เวลายาวนาน เพราะฉะนั้นกระแสเฉลี่ยที่ไหลผ่านแอลอีดี จึงมีค่าน้อย ซึ่งจะทำให้แอลอีดีไม่สว่าง การสแกนช้าเกินไปภาพก็จะเกิดการกะพริบ ซึ่งเป็นผลเสียต่อแผงแสดงผล แต่มีข้อดีที่ว่าใช้อุปกรณ์ เช่น บัฟเฟอร์ต่ออยู่ที่เอาท์พุทจึงมีส่วนประกอบที่มากกว่าตัวสวิตช์ ดังนั้น อุปกรณ์ในส่วนนี้น้อยขึ้นจึงทำให้เกิดการประหยัด

รูปที่ 2.4 แสดงการสแกนทางคอลัมน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ***การสแกนทางแถว (Row)*** การทำงานหลัก ๆ เช่นเดียวกับการสแกนทางคอลัมน์ แต่จะสลับทิศทาง จะทำการส่งข้อมูลออกไปทางคอลัมน์ โดยจะส่งข้อมูลออกไปจนครบทุกหลักก่อน แล้วให้แถวที่ 1 ทำงาน จากนั้นก็ทำการส่งข้อมูลชุดถัดไปออกไปจนครบหมดทุกหลัก แล้วให้แถวที่ 2 ทำงาน ทำเช่นนี้จนกระทั่งข้อมูลถูกส่งออกไปครบหมดทุกแถวก็จะเป็นการสแกนครบ 1 รอบ เพราะฉะนั้นการต่อในลักษณะนี้จะทำให้ระยะเวลาในการสแกนครบหนึ่งภาพได้รวดเร็วหรือถ้าเวลาเท่า ๆ กันแบบนี้จะสแกนได้หลายครั้งกว่าแบบสแกนทางคอลัมน์หรือจะมีผลต่อความสว่างของหลอดแอลอีดีจะสว่างกว่าเพราะกระแสเฉลี่ยที่ไหลผ่านจะมากกว่านั่นเอง ซึ่งหลักการของแผงแสดงผลแบบนี้เองที่เลือกมาใช้แก้ไขปัญหาความสว่างของหลอดแอลอีดี และถ้าจัดเวลาให้เหมาะสมแล้ว เวลาทำการสแกนจะไม่ทำให้ภาพเกิดอาการพริ้ว แต่ก็มีข้อเสียอยู่ที่ว่าระบบฮาร์ดแวร์จะแพงกว่าแบบแรก และการเขียนโปรแกรมควบคุมให้ตัวอักษรเลื่อนทำได้ยากกว่าแบบแรก

รูปที่ 2.5 แสดงการสแกนทางแถว

2.3 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์แบบชิพเดี่ยว (Single Chip Microcontroller) คือ ไมโครคอมพิวเตอร์แบบที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวม (Integrated Circuit) เพียงชิพเดียว เหมาะสำหรับงานควบคุมอุปกรณ์อื่น ๆ แบบอัตโนมัติ เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้ตามต้องการ

MCS-51 ผลิตโดยบริษัทอินเทล มีการทำงานเป็นแบบ 8 บิท หมายความว่า ส่วนที่ทำหน้าที่ในการคำนวณ (Arithmetic Logic Unit, ALU) จะทำงานสูงสุดทีละ 8 บิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.1 ข้อดีของ MCS-51

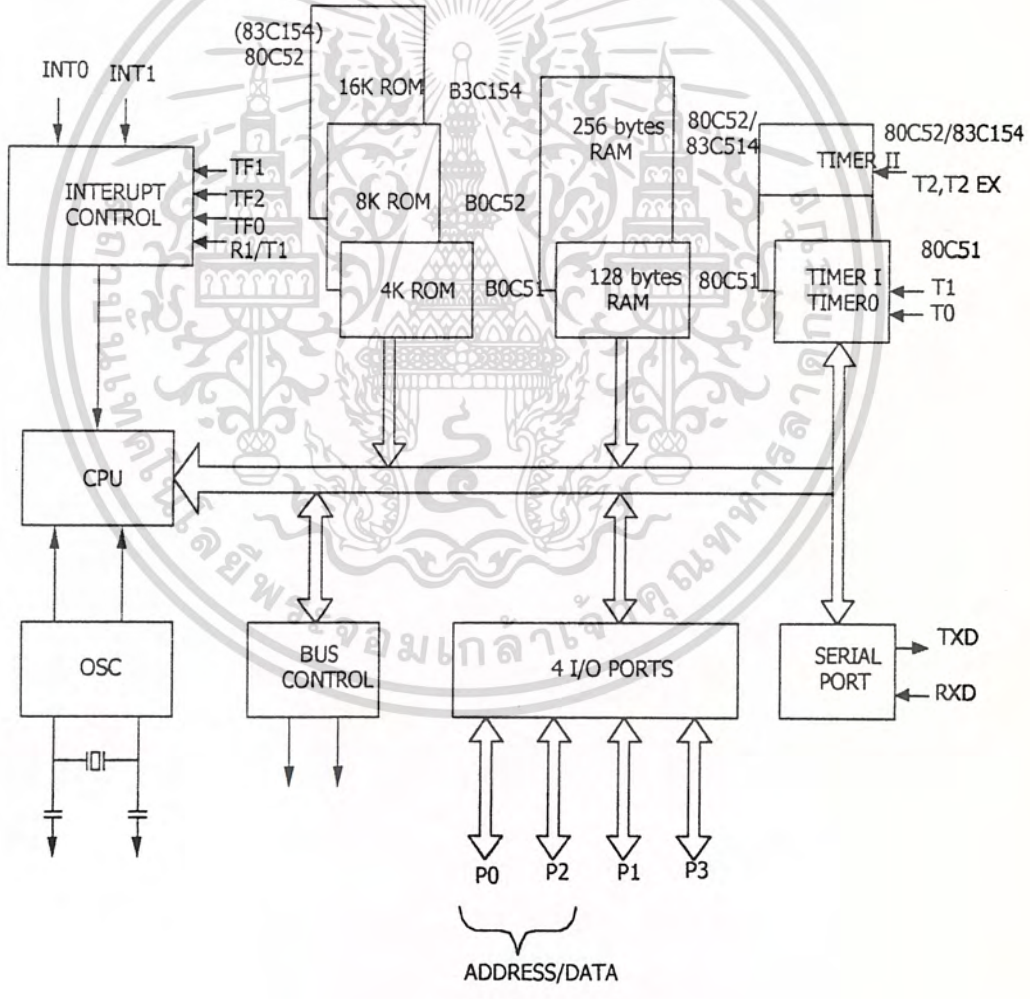
1. สามารถนำเอาข้อมูลจาก AND , OR หรือทำ Complement ทั้งแบบทีละ 8 บิท และ 1 บิท
2. สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบท์ (Kilobyte) (64x1024 ไบท์) ทำให้เขียนโปรแกรมควบคุมการทำงานได้มาก
3. สามารถต่อกับหน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบท์
4. ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบท์ (ใน 8052 และ 8752 มีหน่วยความจำสำหรับโปรแกรมจำนวน 8 กิโลไบท์) อยู่ภายในวงจรรวมทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมอยู่ภายนอก ระบบรวมทั้งหมดจึงมีขนาดเล็กและสัญญาณรบกวนจากภายนอกจะทำให้ MCS-51 ทำงานผิดพลาดได้ยาก
5. มีพอร์ทแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิท ที่ข้อมูล แต่ละบิทเป็นอิสระต่อกัน
6. มีวงจร Timer/Counter ขนาด 16 บิท 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่าง ๆ ได้ถึง 4 โหมด
7. มี Universal Asynchronous Receiver Transmitter (UART) สำหรับรับ-ส่งข้อมูลอนุกรม (Serial) แบบฟูลดูเพลกซ์ (Full Duplex) ที่สามารถเลือกรูปแบบการรับ-ส่งข้อมูลได้ 4 แบบ
8. มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่ง ซึ่งสามารถทำกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ต่าง ๆ กัน 5 ตำแหน่ง
9. สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดการใช้กำลังไฟในการทำงาน

ซึ่งจากข้อดีดังกล่าว จึงทำให้ MCS-51 เป็นที่นิยมนำมาใช้ในการควบคุมระบบอัตโนมัติมาก คุณสมบัติดังกล่าวบรรจุไว้ในวงจรรวมเดียว (Single Chip) ขนาด 40 ขา ดังนั้น จึงสามารถออกแบบให้ระบบทั้งหมดมีขนาดเล็ก และการที่ทั้งหมดบรรจุอยู่ภายในวงจรรวมเดียวจึงทำให้การตรวจสอบหาข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผิดพลาดในระบบง่ายไม่สลับซับซ้อน รวมทั้งลดปัญหาเรื่องการที่มีสัญญาณรบกวนในระบบจนทำให้การทำงานผิดพลาดไป

2.3.2 โครงสร้างของ 8051 ภายใน 8051 จะประกอบขึ้นด้วย GATE ต่าง ๆ เช่น AND, OR, NOT ซึ่ง GATE เหล่านี้จะถูกนำเอามาออกแบบให้มีหน้าที่การทำงานต่าง ๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder), วงจรสร้างสัญญาณนาฬิกา (Clock Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อย ๆ คือ



รูปที่ 2.6 แสดงโครงสร้างของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- *หน่วยประมวลผล (Central Processing Unit)* ส่วนนี้จะมีวงจรที่ทำหน้าที่สร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่น ๆ เรียกว่า วงจรควบคุม (control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากหน่วยประมวลผลนี้จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรออสซิลเลเตอร์เพื่อให้ทุก ๆ ส่วนในวงจรทำงานประสานกัน (Synchronize) อย่างถูกต้อง

ในหน่วยประมวลผลนี้ยังประกอบด้วยส่วนย่อยอีกส่วนที่เรียกว่าส่วนประมวลผล ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูล เช่น การบวก, ลบ, คูณ หรือ หาร ข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์หรือหน่วยความจำที่ต้องการ

- *หน่วยความจำ (Memory)* มีไว้สำหรับจดจำข้อมูล การเอาข้อมูลไปเก็บไว้ในหน่วยความจำเรียกว่า การเขียน (Write) ข้อมูล และการเอาข้อมูลออกจากหน่วยความจำจะเรียกว่า การอ่าน (Read) ข้อมูล ซึ่งแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้เพียงค่าเดียวเท่านั้น ในไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง 8051 นั้น ข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้เพียง 8 หลักของเลขฐาน 2 (8 บิทเท่ากับ 1 ไบท์) ดังนั้น แต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลมีค่าได้ระหว่าง 0 ถึง 255 (00000000 ถึง 11111111 ในเลขฐาน 2) แต่จำนวนตำแหน่งที่จะเก็บข้อมูลได้ขึ้นกับไมโครโปรเซสเซอร์แต่ละเบอร์ การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่ม คือ

แอดเดรสหรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำใน 8051 จะติดต่อกับหน่วยความจำประเภท Program Memory หรือ Dan Memory

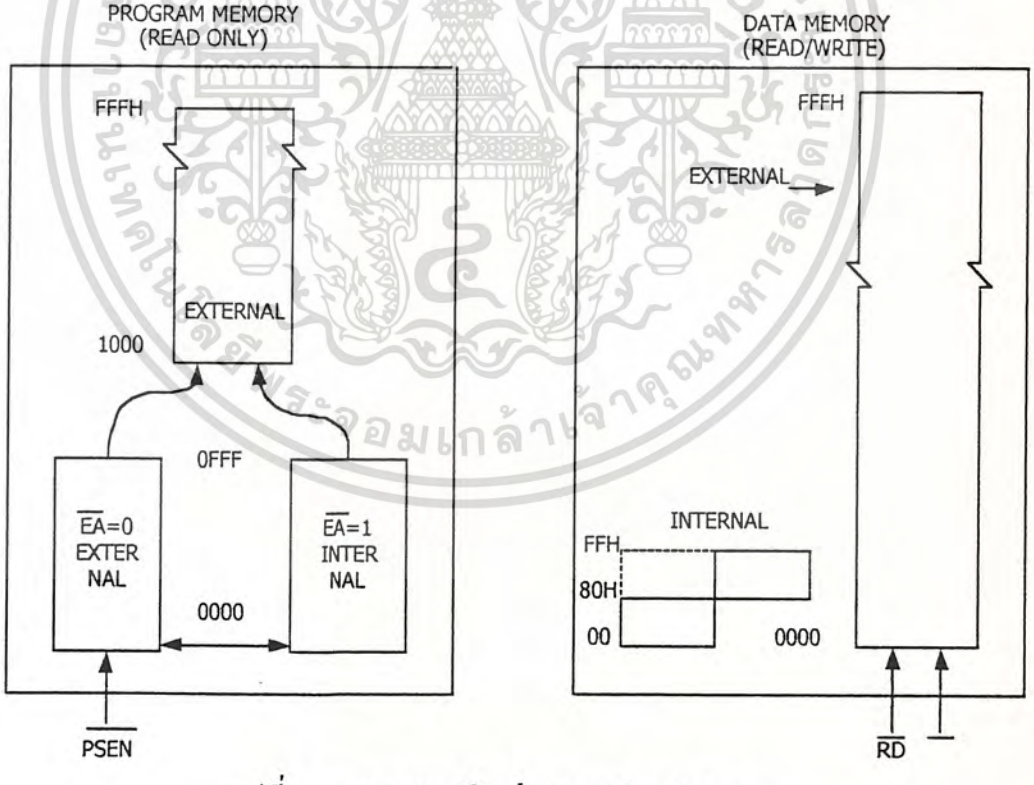
- ***การจัดการหน่วยความจำของ 8051*** หน่วยความจำของ 8051 แบ่งออกได้เป็น 2 แบบ ตามลักษณะของการใช้งาน คือ

1. หน่วยความจำโปรแกรม (Program Memory) เป็นหน่วยความจำที่ใช้เก็บคำสั่งในรูปรหัสภาษาเครื่อง (Machine Language) ซึ่งต้องการให้ 8051 ทำงาน เมื่อ 8051 ทำงานก็จะอ่านข้อมูลที่เก็บในหน่วยความจำประเภทนี้เข้าไปถอดรหัสแล้วสร้างสัญญาณควบคุมส่วนอื่น ๆ ตามการทำงานของแต่ละคำสั่งนั้น หน่วยความจำแบบนี้จะต้องเป็นแบบ Read Only Memory (ROM) และผู้ใช้ต้องเขียนข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ 8051 ตามลำดับการทำงานที่ต้องการ (หน่วยความจำแบบ ROM เป็นแบบ Non volatile ซึ่งเมื่อปิดไฟแล้วข้อมูลไม่มีการสูญหาย) การเขียนข้อมูลไปบน ROM จะต้องใช้เครื่องมือพิเศษ ในระหว่างการทำงานของ 8051 ผู้ใช้จะไม่สามารถใช้คำสั่งทำการเขียนข้อมูลลงในหน่วยความจำแบบนี้ได้ จำนวนตำแหน่งสูงสุดของหน่วยความจำแบบนี้ที่ 8051 จะใช้งานได้คือ 65536 ตำแหน่ง ค่าของตำแหน่งจะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำตำแหน่ง 0000H ถึง FFFFH จำนวน 4 กิโลไบท์ ผู้ใช้จะเลือกได้ว่าเป็นตำแหน่งของ ROM ที่อยู่ภายในหรือภายนอก 8051

ถ้าต้องการให้ 8051 ทำงานตามคำสั่งที่เก็บไว้ใน ROM ภายใน 8051 ก็ให้ป้อนสัญญาณสภาวะลอจิก High (1) เข้าที่ขา EA ของ 8051 แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอก 8051 ก็ให้ต่อลอจิก Low (0) เข้าที่ขา EA ของ 8051 ส่วนหน่วยความจำตำแหน่ง 1FFFH ถึง FFFFH จะต้องต่ออยู่ภายนอก 8051 เสมอ

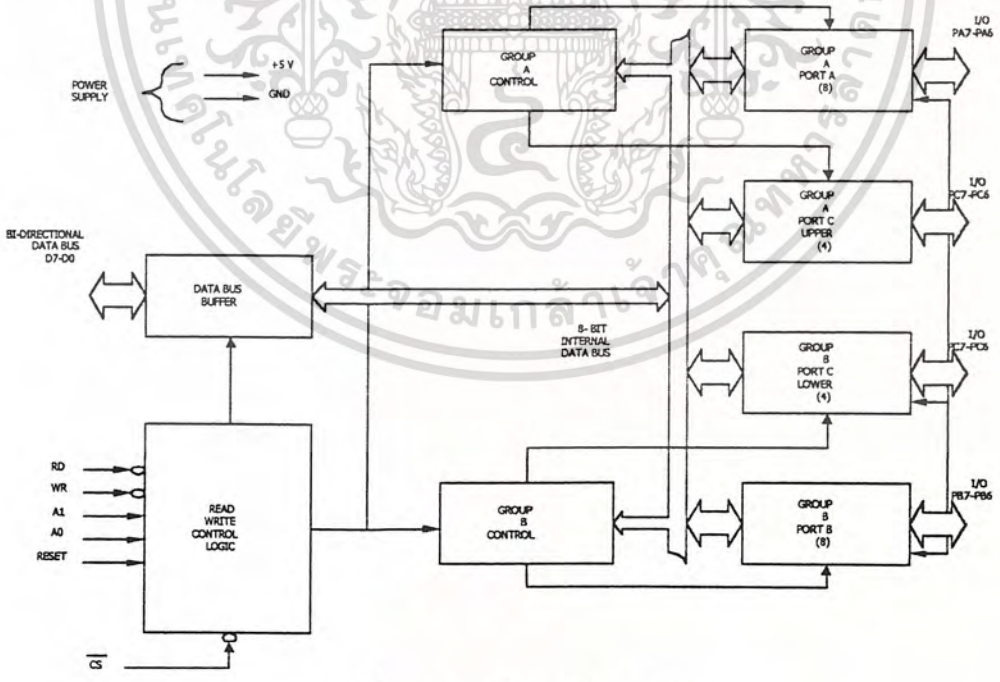


รูปที่ 2.7 แสดงแผนภูมิหน่วยความจำของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. หน่วยความจำข้อมูล (Data Memory) เป็นหน่วยความจำที่ 8051 จะใช้สำหรับพัก เก็บข้อมูล แล้วเรียกใหม่ในระหว่างการทำงานของ 8051 การอ่านหรือเขียนข้อมูลจากหน่วยความจำจะกระทำโดยคำสั่งที่เก็บไว้ในหน่วยความจำโปรแกรม หน่วยความจำแบบนี้เป็นประเภท Random Access Memory (RAM) ถ้ามีไฟเลี้ยงอยู่ข้อมูลที่เก็บไว้จะไม่สูญหาย แต่ถ้าปิดเครื่องหรือไม่จ่ายไฟให้แก่ RAM แล้ว ข้อมูลใหม่ซึ่งไม่ใช่ข้อมูลที่เก็บไว้เดิมเข้ามาอยู่แทนที่ หน่วยความจำข้อมูลของ 8051 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ภายใน 8051 จำนวน 128 ไบท์ ที่ตำแหน่ง 00H ถึง 7FH และอีกชุดหนึ่งต้องต่ออยู่ภายนอกของวงจรรวม 8051 มีได้สูงสุด 65536 ไบท์ (64 กิโลไบท์) อยู่ที่ตำแหน่ง 0000H ถึง FFFFH หน่วยความจำข้อมูลภายใน 8051 ที่ตำแหน่ง 80H ถึง FFH นั้นไม่ได้มีอยู่ทุกตำแหน่ง จะมีเฉพาะในบางตำแหน่งซึ่งเรียกหน่วยความจำบางตำแหน่งนี้ว่า Special Function Register (SFR) เพราะจะใช้หน่วยความจำเหล่านี้สำหรับงานพิเศษเท่านั้น

- ***8255 PROGRAMMABLE PERIPHERAL INTERFAC*** เป็นชิพขนาด 40 ขา มี 3 พอร์ท คือ A, B, C เป็นพอร์ท 8 บิทที่สามารถโปรแกรมให้เป็นอินพุทหรือเอาท์พุทก็ได้ โดยที่พอร์ท C ยังแบ่งเป็น 4 บิทล่างและ 4 บิทบน โดยมีโครงสร้างตามรูปที่ 2.8



รูปที่ 2.8 แสดงโครงสร้างของ 8225

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. โหมดการทำงาน

โหมด 0 มีการทำงานแบบเบสิคอินพุท/เอาท์พุท และไม่มีการตรวจสอบสัญญาณ (handshake)

โหมด 1 โหมดนี้ใช้พอร์ท A, B ในการรับหรือส่งข้อมูล และใช้พอร์ท C ในการตรวจสอบสัญญาณ

โหมด 2 โหมดนี้ใช้พอร์ท A ในการรับส่งข้อมูล 2 ทิศทางและพอร์ท B ในการรับหรือส่งข้อมูลและใช้พอร์ท C บิท 1, 2 ในการรับส่งข้อมูลบิทและบิท 4, 5, 6 เป็นสัญญาณที่ใช้ในการตรวจสอบสัญญาณ

	โหมด 0	โหมด 0	โหมด 1	โหมด 1	โหมด 2
	เข้า	ออก	เข้า	ออก	กลุ่ม A เท่านั้น
PA_0	เข้า	ออก	เข้า	ออก	⟷
PA_1	เข้า	ออก	เข้า	ออก	⟷
PA_2	เข้า	ออก	เข้า	ออก	⟷
PA_3	เข้า	ออก	เข้า	ออก	⟷
PA_4	เข้า	ออก	เข้า	ออก	⟷
PA_5	เข้า	ออก	เข้า	ออก	⟷
PA_6	เข้า	ออก	เข้า	ออก	⟷
PA_7	เข้า	ออก	เข้า	ออก	⟷
PB_0	เข้า	ออก	เข้า	ออก	----------
PB_1	เข้า	ออก	เข้า	ออก	----------
PB_2	เข้า	ออก	เข้า	ออก	----------
PB_3	เข้า	ออก	เข้า	ออก	----------
PB_4	เข้า	ออก	เข้า	ออก	----------
PB_5	เข้า	ออก	เข้า	ออก	----------
PB_6	เข้า	ออก	เข้า	ออก	----------
PB_7	เข้า	ออก	เข้า	ออก	----------
PC_0	เข้า	ออก	$INTER_B$	$INTER_B$	I/O

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PC_1	เข้า	ออก	IBF_B	OBF_B	I/O
PC_2	เข้า	ออก	STB_B	ACK_B	I/O
PC_3	เข้า	ออก	$INTR_B$	$INTR_A$	INTRA
PC_4	เข้า	ออก	STB_A	I/O	STBA
PC_5	เข้า	ออก	IBF_A	I/O	IBFA
PC_6	เข้า	ออก	I/O	ACK_A	ACKA
PC_7	เข้า	ออก	I/O	OB_F	OBFA

ตารางที่ 2.1 แสดงโหมดต่าง ๆ ของ 8225

สัญญาณต่าง ๆ ของ 8225

D7 – D0 บัสข้อมูลเชื่อม โยงกับซีพียู

A1 – A0 ใช้เลือกพอร์ท A, B, C และพอร์ทควบคุม

RESET เมื่อขานี้ได้รับสัญญาณกระตุ้นลอจิก 1 จะทำให้ 8255 ถูกรีเซทมีผลทำให้ทุกพอร์ทเป็นอินพุททันที

PA7 – PA0 เป็นพอร์ทขนาน 8 บิท

PB7 – PB0 เป็นพอร์ทขนาน 8 บิท

PC7 – PC0 เป็นพอร์ทขนาน 8 บิท

RD ในการอ่านข้อมูลที่พอร์ทของ 8255 ต้องทำให้ขานี้เป็นลอจิก 0 พร้อมกับ CS

WR ในการเขียนข้อมูลหรือโปรแกรมลงบน 8255 ต้องทำให้ขานี้เป็นลอจิก 0 **พร้อม**กับ CS

CS เป็นขาเลือกชิพ 8255 ได้ ขานี้มักจะต่อกับตัวถอดรหัสอินพุท / เอาท์พุท

WR, RD, A0, A1, CS ทำงานทั้ง 5 ขาจะมีฟังก์ชั่นการทำงานดังตารางที่ 2.2

A1	**A0**	**RD**	**WR**	**CS**	
					การเซทค่าเพื่อทำการอ่าน
0	0	0	1	0	พอร์ท A ⟶ บัสข้อมูล
0	1	0	1	0	พอร์ท B ⟶ บัสข้อมูล

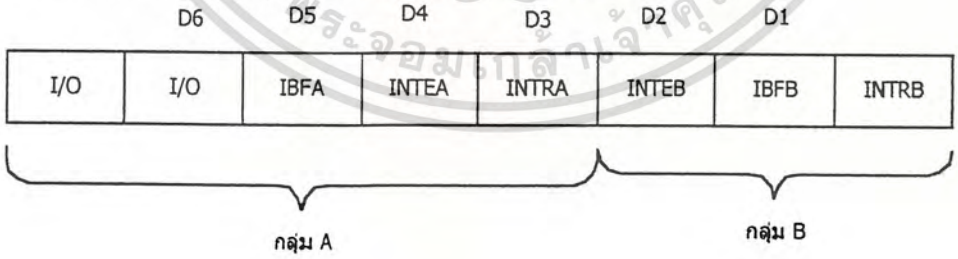
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1	0	0	1	0	พอร์ท C ⟶ บัสข้อมูล
					การเซทค่าเพื่อทำการเขียน
0	0	1	0	0	บัสข้อมูล ⟶ พอร์ท A
0	1	1	0	0	บัสข้อมูล ⟶ พอร์ท B
1	0	1	0	0	บัสข้อมูล ⟶ พอร์ท C
1	1	1	0	0	บัสข้อมูล ⟶ ควบคุม
					ฟังก์ชั่นที่ไม่สามารถทำงานได้
X	X	X	X	0	บัสข้อมูล ⟶ 3 สเตจ
1	1	0	1	0	สภาวะผิดปกติ
X	X	1	1	0	บัสข้อมูล ⟶ 3 สเตจ

ตารางที่ 2.2 แสดงตารางความจริงของ 8255

2. โหมดการเซท/รีเซทบิท นอกจากเราใช้พอร์ท A, B, C ในการโปรแกรมให้เป็นอินพุท / เอาท์พุทแล้วเรายังสามารถที่จะโปรแกรมพอร์ท C บิท PC0-PC7 ให้เป็นลอจิก 0 หรือ 1 (ใช้งานเป็นเอาท์พุท) เพื่อใช้เป็นสัญญาณสโตรบ (Strobe) ได้

โหมดนี้จะใช้พอร์ท A, B ในการส่งข้อมูล และใช้พอร์ท C ตรวจสอบความพร้อมเมื่อโปรแกรม (โหมด 1) แล้ว พอร์ท C จะระบุเป็นขาสัญญาณดังต่อไปนี้



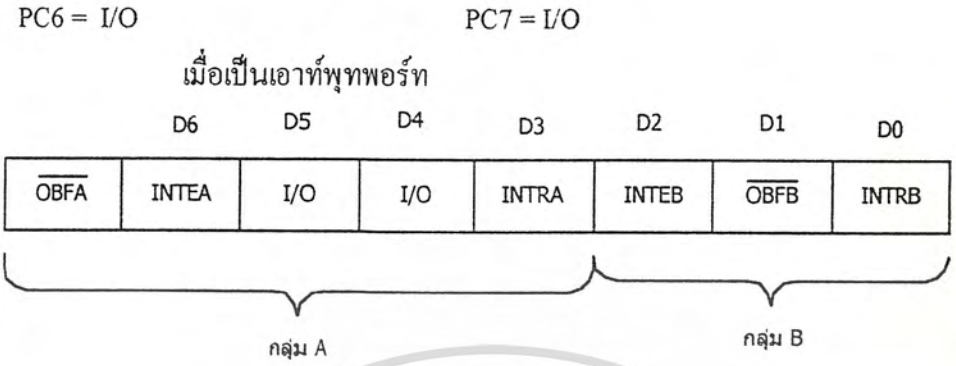
รูปที่ 2.9 แสดงการกำหนดทางขาอินพุท

PC0 = $INTR_B$ PC1 = IBF_B

PC2 = $INTE_B$ PC3 = $INTR_A$

PC4 = $INTE_A$ PC5 = IBF_A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงการกำหนดขาเอาท์พุท

PC0 = $INTR_A$ PC1 = OBF_B

PC2 = $INTE_B$ PC3 = $INTR_A$

PC4 = I/O PC5 = I/O

PC6 = $INTE_A$ PC7 = OBF_A

โดยที่ INTR คือ การร้องขออินเตอร์รัพท์ (Interrupt Request)

IBF คือ บัฟเฟอร์เต็ม (Input Buffer Full)

STB คือ สโตรบ (Strobe)

I/O คือ อินพุท / เอาท์พุท (Input / Output) โปรแกรมได้

INTE คือ อินเตอร์รัพท์ อีเนเบิล (Interrupt Enable)

ACK คือ แอคโนเลดจ์ (Acknowledge)

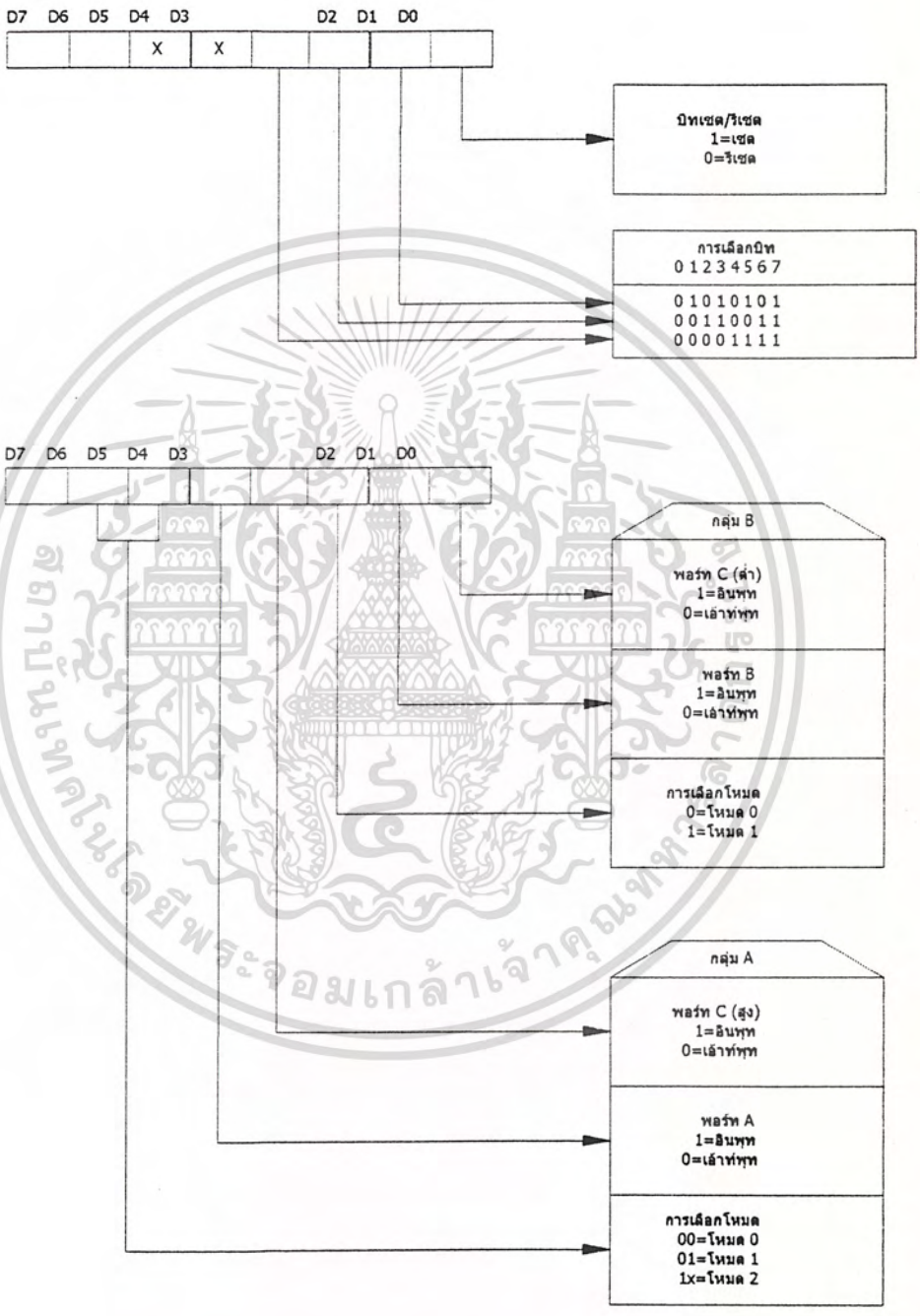
พอร์ท	ชนิด	ชื่อ	ควบคุมโดยบิท
A	อินพุท	INTEA	PC4
A	เอาท์พุท	INTEA	PC6
B	อินพุท	INTEB	PC2
B	เอาท์พุท	INTEB	PC2

ตารางที่ 2.3 แสดงการโปรแกรม INTE ของพอร์ท A, B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3. การโปรแกรม 8255 จะใช้ตารางการโปรแกรมดังนี้



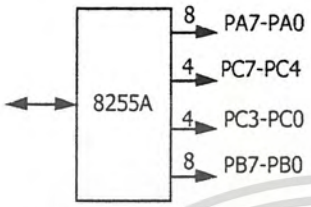
รูปที่ 2.11 แสดงรูปแบบการควบคุมของโหมดและบิท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

45821

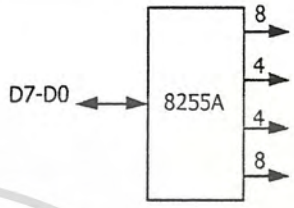
control word #0

D7	D6	D5	D4	D3D2	D1	D0
	0	0	0	0	0	0



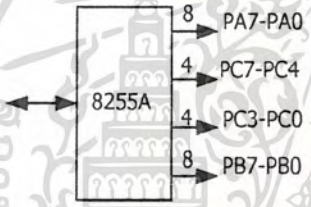
control word #1

D7	D6	D5	D4	D3D2	D1	D0
1	0	0	0	0	0	0



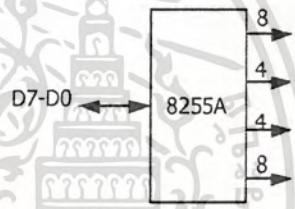
control word #2

D7	D6	D5	D4	D3D2	D1	D0
	0	0	0	0	1	0



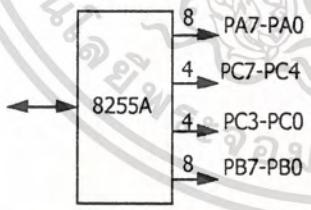
control word #3

D7	D6	D5	D4	D3D2	D1	D0
1	0	0	0	0	1	



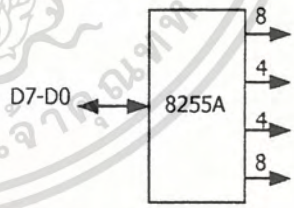
control word #4

D7	D6	D5	D4	D3D2	D1	D0
	0	0	0	1	0	0



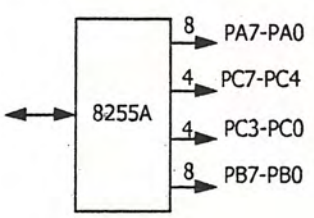
control word #5

D7	D6	D5	D4	D3D2	D1	D0
1	0	0	0	1	0	0



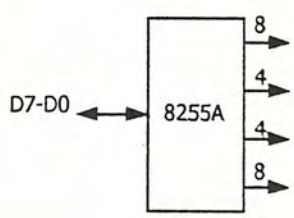
control word #6

D7	D6	D5	D4	D3D2	D1	D0
	0	0	0	1	0	1

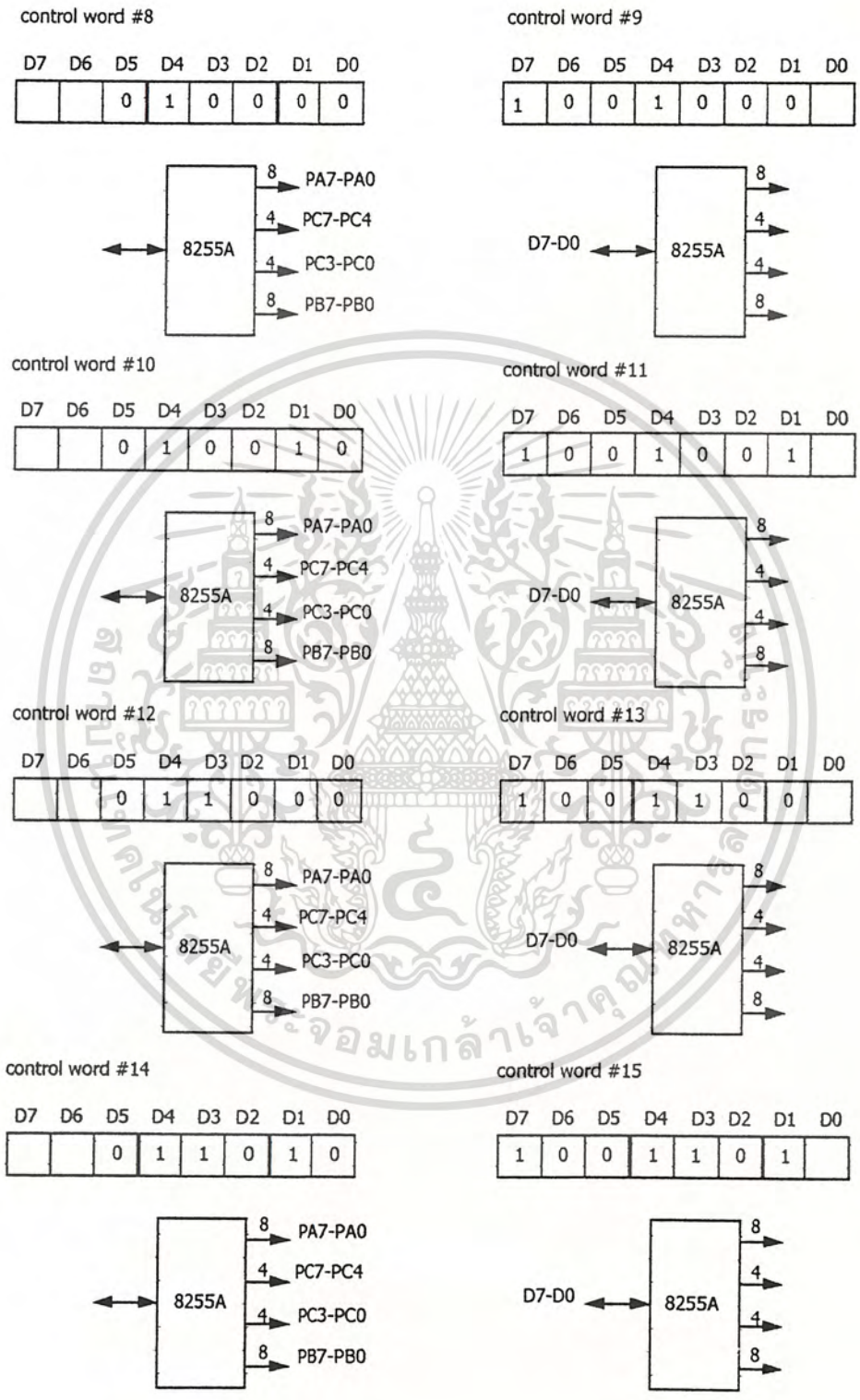


control word #7

D7	D6	D5	D4	D3D2	D1	D0
1	0	0	0	1	0	1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดงการให้ค่าเวิร์ดควบคุมและการกำหนดพอร์ท A, B และ C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 พอร์ทอนุกรม (Serial Port)

พอร์ทอนุกรม เป็นอุปกรณ์ที่ใช้รับส่งข้อมูลที่ถูกนำมาใช้งานอย่างมาก เพราะมีค่าใช้จ่ายถูกกว่าเมื่อเทียบกับพอร์ทขนาน (Parallel port) แต่จะสร้างปัญหายุ่งยากให้แก่ผู้เขียนโปรแกรม เนื่องจากมีการทำงานและใช้งานที่ยากกว่าพอร์ทขนาน

2.4.1 การรับส่งข้อมูลแบบอนุกรมอะซิงโครนัส ในการสื่อสารแบบอะซิงโครนัส ข้อมูลจะถูกส่งผ่านพอร์ทแบบอนุกรมครั้งละ 1 บิท ซึ่งจะแตกต่างจากการส่งแบบขนานที่จะส่งครั้งละ 1 ไบท์ และระยะเวลาที่ใช้ในการส่งข้อมูลแบบอะซิงโครนัสแต่ละไบท์นั้นไม่จำเป็นต้องเท่ากัน จึงเรียกว่าการรับส่งข้อมูลแบบอะซิงโครนัส

ในการส่งข้อมูลผ่านพอร์ทแบบอนุกรมนั้น ข้อมูลแต่ละไบท์จะประกอบด้วย

1. บิทเริ่มต้น (Start bit) 1 บิท
2. บิทข้อมูล (Data bit) 7 หรือ 8 บิท
3. พาริตี้บิท (Parity bit) จะมีหรือไม่มีก็ได้
4. บิทสิ้นสุด (Stop bit) 1 หรือ 2 บิท

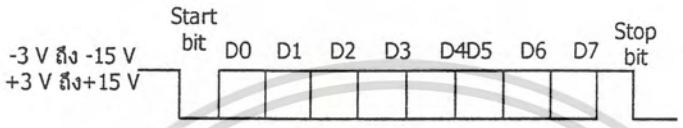
สถานะของสายส่งในขณะที่ไม่มีข้อมูลจะมีสถานะเป็นสูง (สถานะทางดิจิตอลมี 2 สถานะ คือ สูง (high) หรือ (low) ข้อมูลบิทใดมีค่า 0 จะทำให้สายส่งมีสถานะต่ำ ข้อมูลบิทใดมีค่า 1 ก็จะทำให้สายส่งมีสถานะสูงอยู่เช่นเดิม บิทเริ่มต้นใช้สำหรับบอกจุดเริ่มต้นของไบท์ของข้อมูล โดยการทำให้สถานะของสายส่งมีค่าต่ำ เป็นเวลา 1 รอบ (Cycle) จากนั้นจะเป็นบิทของข้อมูล ตามด้วยพาริตี้บิท ซึ่งจะมีหรือไม่ก็ได้ สุดท้ายก็คือ บิทสิ้นสุด ซึ่งจะมี 1 หรือ 2 บิทก็ได้ ขึ้นกับว่าจะใช้เท่าใด

พาริตี้บิท ถ้าหากมีในไบท์ข้อมูล ก็จะทำหน้าที่ตรวจเช็คความผิดพลาดของข้อมูล พาริตี้มีค่า 2 อย่าง คือ เป็นคู่หรือคี่ (even or odd) ถ้าเป็นคู่ หมายความว่า เมื่อรวมพาริตี้บิทแล้ว จำนวนของบิทข้อมูลที่อัตราการส่งข้อมูลมีหน่วยเป็นบอด (baud; bit per second) ค่าอัตราบอด (baud rate) ที่ต่ำที่สุดที่มีใช้กันคือ 300 บอด ซึ่งจะใช้กับโมเด็มรุ่นเก่า (โมเด็มรุ่นใหม่มักจะใช้ 1200 – 2400 บอด) ส่วนเครื่องคอมพิวเตอร์ระดับ IBM PC สามารถใช้ค่าอัตราบอดได้สูงถึง 9600 บอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 มาตรฐาน RS-232

การที่จะเข้าใจว่าปัญหามากมายที่เกิดกับพอร์ทแบบอนุกรมนั้นเกิดได้อย่างไร และทำไมถึงเกิดขึ้นได้ จะต้องเข้าใจมาตรฐานของการสื่อสารแบบอนุกรมอะซิงโครนัสของ RS-232 มากพอสมควร



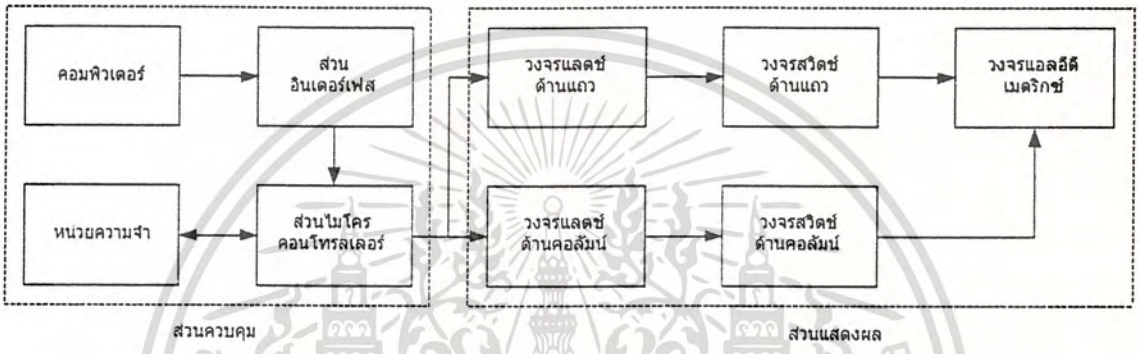
รูปที่ 2.13 แสดงลักษณะของสัญญาณตามมาตรฐาน RS-232

บอดเรท	=	1200, 2400, 4800, 9600
ข้อมูล	=	8 บิท
บิทสต๊อป	=	1 บิท
บิทพาริตี้	=	ไม่มี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การคำนวณและการสร้าง

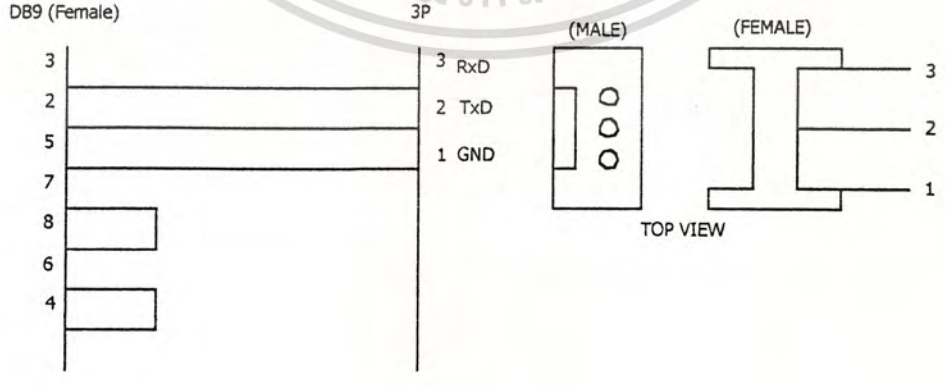
3.1 บล็อกไดอะแกรมของจอแสดงผล



รูปที่ 3.1 แสดงบล็อกไดอะแกรมของจอแสดงผล

3.2 ส่วนควบคุม (Control)

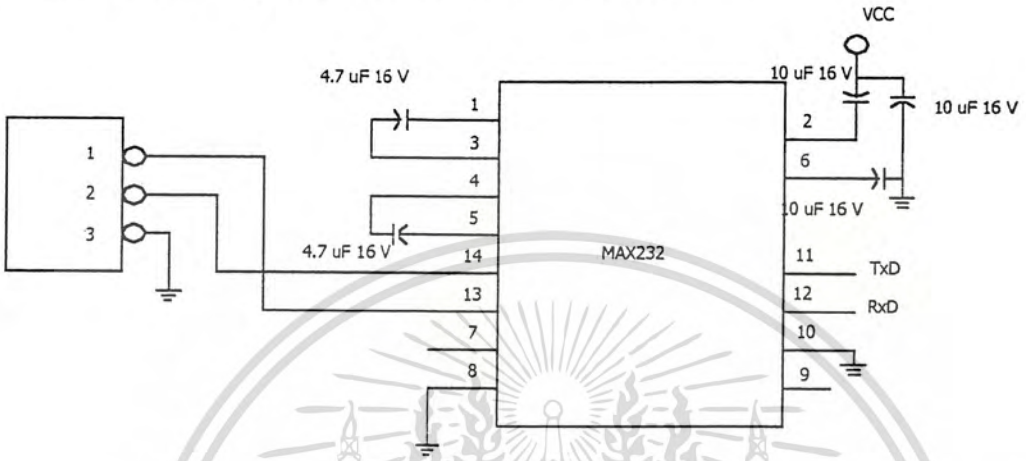
*3.2.1 อุปกรณ์เชื่อมต่อคอมพิวเตอร์และไมโครคอนโทรลเลอร์*ใช้การส่งข้อมูลผ่านพอร์ทอนุกรมของคอมพิวเตอร์ (dB9) ในรูปมาตรฐาน RS232



รูปที่ 3.2 แสดงการต่อขาสัญญาณของ dB9

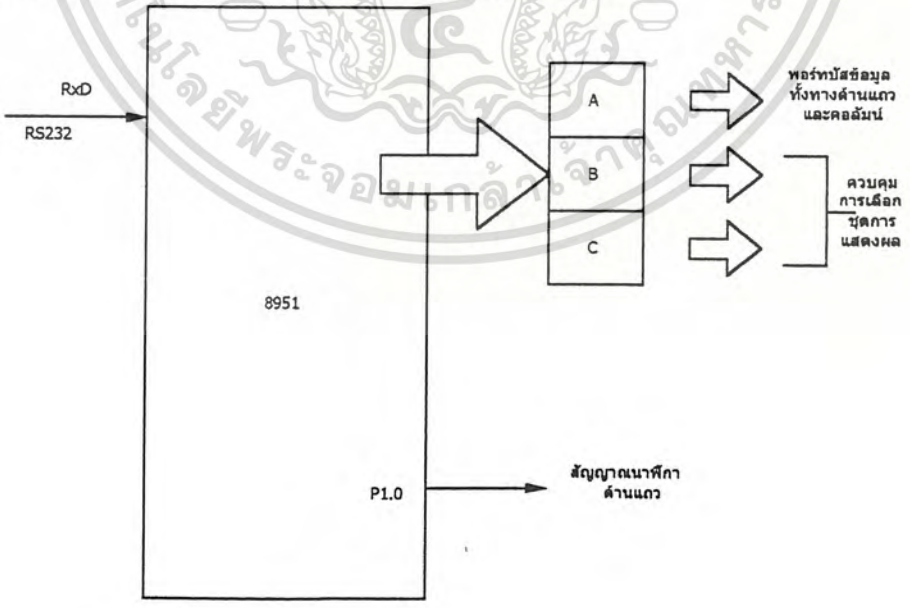
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีวงจรดังรูปที่ 3.3 จะเห็นว่า RxD และ TxD จะต่อจากขาของ 8951 ผ่านไอซี MAX232 เพื่อปรับแรงไฟในการรับส่งข้อมูลในโครงงานนี้จะใช้อัตราเร็ว 9600 บอดเรท



รูปที่ 3.3 แสดงรูปวงจร MAX 232

3.2.2 ส่วนประมวลผล ในที่นี้จะใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 8951 ควบคุมการทำงานของส่วนขับกระแสและแสดงผล โดยผ่านทางพอร์ท 1 และพอร์ท A, B, C ของ 8255 ซึ่งจะช่วยในการขยายเอาท์พุทให้มากขึ้น การทำงานมีลักษณะดังนี้



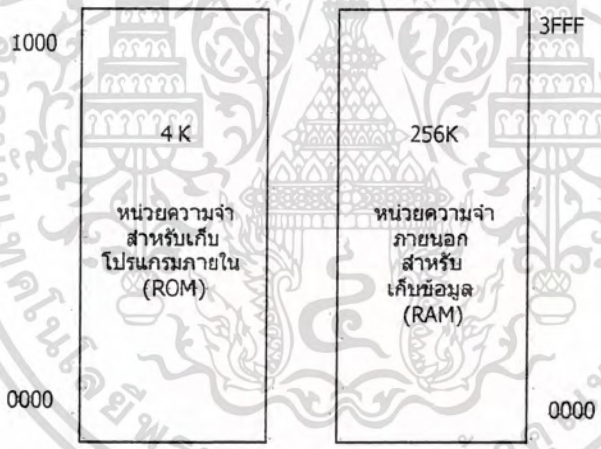
รูปที่ 3.4 แสดงการทำงานของ 8951

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 หน่วยความจำ (Memory) ประกอบด้วย

- ***หน่วยความจำสำหรับเก็บโปรแกรม (Program Memory)*** เป็นหน่วยความจำที่ใช้เก็บโปรแกรมสั่งงาน บรรจุอยู่ในไอซี 8951 ขนาด 4 กิโลไบท์ โปรแกรมที่ใช้งานนี้เขียนด้วยภาษาแอสเซมบลี(Assembly) เพื่อให้ไมโครคอนโทรลเลอร์ทำงานเป็นไปตามขั้นตอนในการแสดงผล

- ***หน่วยความจำสำหรับเก็บข้อมูล (Data Memory)*** หรือเรียกว่า แรม (RAM) แบ่งเป็น 2 ส่วน คือ หน่วยความจำข้อมูลภายในไอซีมีเพียง 128 ไบท์ และหน่วยความจำภายนอก มีความจุ 64 กิโลไบท์ แต่ในชิ้นงานนี้ใช้ขนาด 32K เพื่อเป็นหน่วยความจำชั่วคราว ได้แก่ เป็นบัฟเฟอร์ในการแสดงผล เป็นพื้นที่เก็บรหัสตัวอักษรที่รับเข้ามา หรือไม่ว่าจะเป็นรหัสแสดงผลที่แปลงจากรหัสตัวอักษร และอื่นๆ ซึ่งในการเขียนโปรแกรมเพื่อติดต่อกับหน่วยความจำภายนอกนี้จะต้องใช้คำสั่งแตกต่างจากหน่วยความจำภายใน ซึ่งรายละเอียดในการเขียนโปรแกรมควบคุมจอแสดงผลนี้จะกล่าวในหัวข้อถัด ๆ ไป



รูปที่ 3.5 แสดงหน่วยความจำสำหรับเก็บโปรแกรมภายในและภายนอก

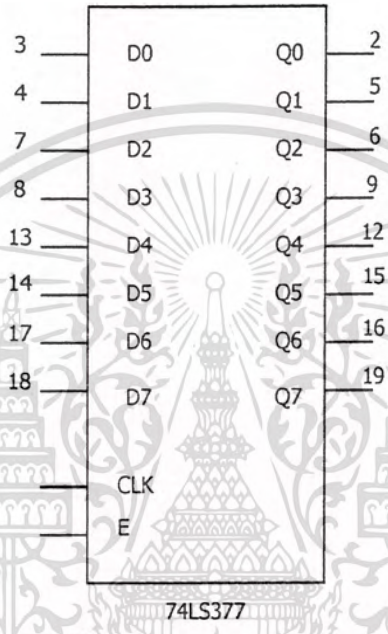
3.2.4 การต่อขาเอาท์พุทจากตัวไมโครคอนโทรลเลอร์

- ใช้พอร์ท 1 บิท 0 เป็น สัญญาณนาฬิกา (Clock) ในการแลตซ์ข้อมูลทางด้านแถว
- ใช้ 8255 ในการขยายเอาท์พุท เป็นพอร์ท A, B และ C โดยมีตำแหน่ง 0F00H
  1. พอร์ท A ใช้ในการส่งข้อมูลทั้งทางด้านแถวและคอลัมน์
  2. พอร์ท B และ C ใช้เป็นสัญญาณนาฬิกาในการแลตซ์ข้อมูลทางด้านคอมลัมน์ โดยแต่ละ 1 บิท จะควบคุมแต่ละกลุ่มจอแสดงผล (แอลอีดี ขนาด 8x8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ส่วนแสดงผล

3.3.1 วงจรแลตซ์ด้านแถว ทำหน้าที่รับข้อมูลควบคุมจากบัสข้อมูลของระบบ ใช้สำหรับควบคุมวงจรสวิตซ์ด้านแถว

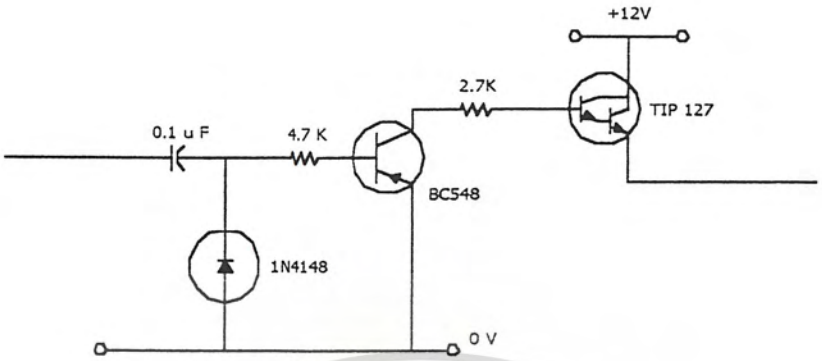


รูปที่ 3.6 แสดงวงจรแลตซ์ด้านแถว

3.3.2 วงจรสวิตซ์ด้านแถว ทำหน้าที่จ่ายกระแสไฟจากแหล่งจ่ายไฟ เพื่อส่งผ่านไปยังวงจรแอลอีดีเมตริกซ์ ให้หลอดแอลอีดีติด โดยมีวงจรดังรูปที่ 3.7 ประกอบด้วย 8 วงจรที่เหมือนกันทุกประการ เพื่อใช้ขับแอลอีดีแต่ละแถว โดยจะมีการทำงานดังนี้

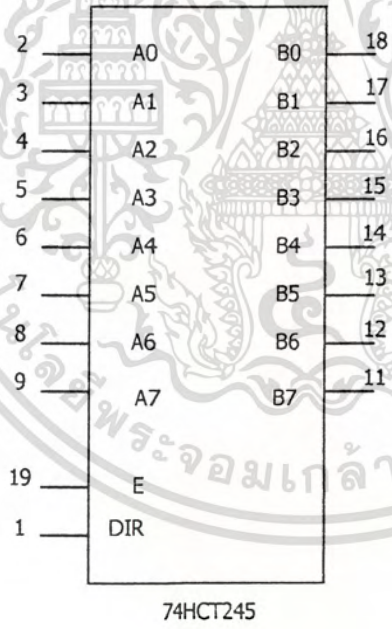
สัญญาณเอาท์พุทจากวงจรแลตซ์จะถูกป้อนผ่านตัวเก็บประจุ 0.1 uF และตัวต้านทาน 4.7k ไปยังขาเบสของ BC548 ซึ่งจะทำงานก็ต่อเมื่อเอาท์พุทมีสถานะเป็นไฮ (High) ที่ขาเบสของ BC548 จะคงสถานะอยู่ได้เพียง 5 มิลลิวินาทีเท่านั้น แล้วแรงดังที่ขาเบสจะลดลงเหลือเป็น 0 โวลท์อีกครั้ง ทำให้ BC548 หยุดทำงาน ส่งผลให้สวิตซ์ด้านแถวไม่ต้องทำงานตลอดเวลา เพื่อป้องกันไม่ให้แอลอีดีแสดงผลค้างจนเกิดความเสียหาย และใช้เพาเวอร์ทรานซิสเตอร์ TIP 127 เป็นตัวขับกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 แสดงวงจรสวิตช์ด้านแถว

- *วงจรบัฟเฟอร์* ทำหน้าที่เป็นบัฟเฟอร์สำหรับสัญญาณเลือกแลตช์และบัสข้อมูล

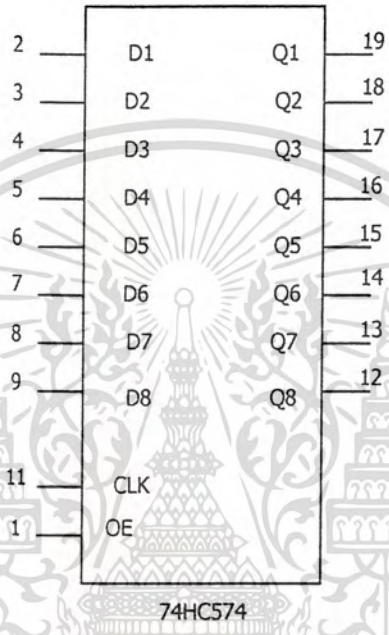


รูปที่ 3.8 แสดงวงจรบัฟเฟอร์

- ***วงจรด้านคอลัมน์*** ทำหน้าที่รับข้อมูลจากบัสข้อมูลภายใต้สัญญาณควบคุมการเลือกกลุ่มวงจรแลตช์ โดยทั้งสัญญาณควบคุมการเลือกและข้อมูลที่เชื่อมต่อกับวงจรส่วนนี้จะป้อนผ่านบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

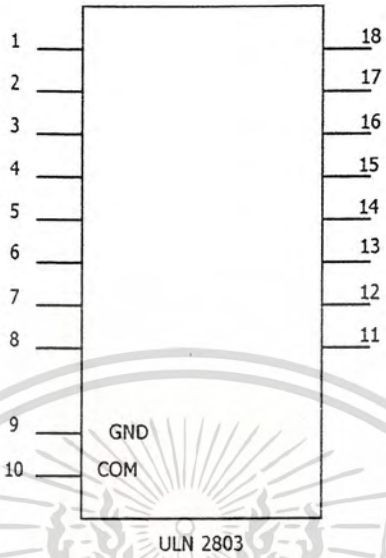
มาก่อนแล้ว ไอซีแลตซ์จะสามารถควบคุมวงจรสวิตซ์ด้านคอลัมน์ได้ 1 กลุ่มหรือ 8 คอลัมน์ แลตซ์จะถูกเลือกโดยได้รับพัลส์ที่ขา 11 เพื่อรับข้อมูลจากบัสข้อมูลมาทำการแลตซ์ไว้ โดยจะใช้ไอซีทั้งหมด 16 ตัว



รูปที่ 3.9 แสดงวงจรแลตซ์ด้านคอลัมน์

- ***วงจรสวิตซ์ด้านคอลัมน์*** ทำหน้าที่ส่งผ่านกระแสไฟที่ไหลผ่านลงสู่กราวด์ ซึ่งสวิตซ์แต่ละตัวจะถูกควบคุมวงจรแลตซ์อีกครั้งหนึ่ง การควบคุมด้านคอลัมน์ต้องใช้สวิตซ์ถึง 128 ตัว ดังนั้นการจัดวงจรในส่วนแลตซ์จะถูกแบ่งออกเป็น 16 กลุ่ม แต่ละกลุ่มสามารถควบคุมสวิตซ์ด้านคอลัมน์ได้ 8 คอลัมน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงวงจรสวิตช์ด้านคอลัมน์

- ***วงจรแอลอีดีเมตริกซ์*** ประกอบด้วยแอลอีดีจำนวน 6,144 หลอด (96x64) โดยแอลอีดีที่เชื่อมต่อกันในแต่ละคอลัมน์จะถูกจำกัดกระแสที่ไหลผ่านโดยตัวต้านทาน การที่จะหาค่าความต้านทานเพื่อให้แอลอีดีติดสว่างชัดเจนจะต้องกำหนดให้กระแสไฟที่ไหลผ่านแอลอีดีขณะทำงานมีค่าประมาณ 100 มิลลิแอมป์ (mA) ซึ่งค่านี้ต้องมีค่ามากกว่าอัตรากระแสไฟสูงสุดขณะทำงานของแอลอีดี 3 เท่า จากวงจรแรงดันไฟเลี้ยงที่ป้อนให้เพื่อขับแอลอีดีมีค่า 12 โวลท์ แต่ขณะที่ทำงานจะมีแรงดันไฟเลี้ยงที่จ่ายให้กับแอลอีดีจริง คือ 10 โวลท์ จากข้อมูลเหล่านี้สามารถคำนวณหาค่าความต้านทานได้จากกฎของโอห์มดังนี้

$$R = V / I$$

$$R = 10 / 0.1$$

$$R = 100 \text{ โอห์ม}$$

และคำนวณกำลังไฟที่เกิดจากการใช้ตัวต้านทาน 100 โอห์ม จะได้ดังนี้

$$P = I^2R$$

$$P = (0.1)^2 (100)$$

$$P = 1 \text{ วัตต์}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการคำนวณค่าความต้านทานใช้ค่า 100 โอห์ม และควรใช้ขนาด 1 วัตต์ขึ้นไปจึงจะเพียงพอแต่วงจรแอลอีดีนี้เป็นการทำงานแบบมัลติเพล็กซ์ ซึ่งจะทำให้กระแสไหลผ่านตัวต้านทานเพียงชั่วขณะสั้น ๆ จึงใช้ตัวต้านทานขนาด 0.5 วัตต์แทนได้

3.4 โปรแกรม

*3.4.1 **การเขียนโปรแกรมภาษาซี*** จะกล่าวถึงคำสั่งพิเศษที่ใช้จัดการกับพอร์ทอนุกรมและการวาดภาพให้มีลักษณะคล้ายจอแสดงผล คือ หลอดแอลอีดีขนาด 96x64

- การจัดการกับพอร์ทอนุกรม คำสั่งที่ใช้ในการจัดการกับพอร์ทอนุกรม

```
Int bioscom (int cmd, char abyte, int port);
```

โดยที่ cmd = 0 กำหนดสถานะให้พอร์ทอนุกรม
= 1 ส่งข้อมูลออกไปยังพอร์ทอนุกรม
= 2 รับข้อมูลจากพอร์ทอนุกรม
= 3 อ่านสถานะปัจจุบันของพอร์ทอนุกรม

port = 0 พอร์ทอนุกรมหมายเลข 1 (คอม 1)
= 1 พอร์ทอนุกรมหมายเลข 2 (คอม 2)

abty ในกรณีที่ cmd = 0 ค่าใน abyte จะแบ่งออกเป็น 4กลุ่ม ให้นำค่าใดค่าหนึ่งในแต่ละกลุ่มมากระทำ OR กัน เพื่อให้ได้สถานะที่ต้องการ

กลุ่มที่ 1	0X02	7 บิทข้อมูล
	0X03	8 บิทข้อมูล
กลุ่มที่ 2	0X00	1 บิทสิ้นสุด
	0X04	2 บิทสิ้นสุด
กลุ่มที่ 3	0X08	ตรวจสอบข้อมูลที่เป็นจำนวนคี่
	0X18	ตรวจสอบข้อมูลที่เป็นจำนวนคู่
กลุ่มที่ 4	0X00	110 บอด
	0X20	150 บอด
	0X40	300 บอด
	0X60	600 บอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0X80 1200 บอด

0Xa0 2400 บอด

0Xe0 9600 บอด

ในกรณีที่ cmd = 1 ค่าใน abyte คือข้อมูลขนาด 8 บิท ที่ต้องการส่งออก

ค่าที่ส่งกลับ แบ่งออกเป็น 2 ส่วนคือ 8 บิทบน และ 8 บิทล่าง ค่าใน 8 บิทบน คือสถานะของพอร์ท มีดังนี้

บิท 15 หมดเวลา (Timeout)

บิท 14 รีจิสเตอร์เลื่อนการส่งว่าง (Transmit shift register empty)

บิท 13 รีจิสเตอร์คงค่าการส่งว่าง (Transmit holding register empty)

บิท 12 การป้องกันการหยุด (Break detect)

บิท 11 ความผิดพลาดของการจัดเฟรม (Framing error)

บิท 10 ความผิดพลาดของการตรวจสอบ (Parity error)

บิท 9 ความผิดพลาดของการประมวลผล (Overrun error)

บิท 8 ความพร้อมของข้อมูล (Data ready)

ในกรณีที่ cmd = 2 ค่า 8 บิทล่างจากเป็นค่าข้อมูลที่ได้รับจากพอร์ท

ในกรณีที่ cmd = 3 ค่า 8 บิทล่างจะเป็นสถานะของพอร์ท ดังนี้

บิท 7 การกู้สัญญาณที่รับได้ (Received line signal detect)

บิท 6 ตัวบอกการริง (Ring indicator)

บิท 5 ความพร้อมของการเซทข้อมูล (Data set ready)

บิท 4 ทำการเคลียร์ก่อนที่จะส่ง (Clear to send)

บิท 3 ตัวบอกการเปลี่ยนสายสัญญาณรับ (Change in receive line signal indicator)

บิท 2 การกู้ขอบสัญญาณการริง (Trailling edge ring detector)

บิท 1 การเปลี่ยนของความพร้อม (Change in data set ready)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิท 0 การเปลี่ยนให้อยู่ในสถานะเคลียร์ก่อนการส่ง (Change in clear to send)

bioscom (0 , 227 , 0) หมายถึง การกำหนดสถานะให้พอร์ทอนุกรมหมายเลข 1 มีอัตราการบอด 9600

bioscom (1 , data , 0) หมายถึง การส่งข้อมูลออกไปยังพอร์ทอนุกรมหมายเลข 1 และข้อมูลที่ส่งคือ data

- *การวาดภาพให้มีลักษณะคล้ายกับจอแสดงผล*

1. คำสั่งที่ใช้ในการวาดรูปวงกลม Void far circle (int x, int y, int radius); (x, y) จุดศูนย์กลาง, radius รัศมี

2. คำสั่งที่ใช้ในการวาดรูปวงกลมและระบายสีภายใน ซึ่งจริง ๆ แล้วเป็นการวาดรูปวงรีและระบายสีภายใน จึงกำหนดให้ xradius และ yradius มีค่าเท่ากันจึงเป็นรูปวงกลม

Void far fillellipse (int x, int y, int xradius, int yradius);(x , y) จุดศูนย์กลาง , xradius ค่ารัศมีในแกนแนวนอน , yradius ค่ารัศมีในแกนแนวตั้ง

3.4.2 การเขียนโปรแกรมภาษาแอสเซมบลี

- *การเซทรีจิสเตอร์*ต่าง ๆ เพื่อทำการรับข้อมูลผ่านทางพอร์ทอนุกรม

1. รีจิสเตอร์ TMOD ให้ค่า 20 H เพื่อใช้เป็นไทม์เมอร์ 1 โหมด 2 เซทบิท M1

2. รีจิสเตอร์ PCON เซทให้บิท SMOD ใน PCON 0 (ถ้าเซทเป็น 1 อัตราเร็วในการรับข้อมูลจะเป็น 2 เท่าของ 9600) ให้ค่า 50 H หมายถึง ใช้โหมดการทำงานที่ 1 คือ มีข้อมูล 8 บิท UART อัตราเร็วในการรับข้อมูลกำหนดได้จากไทม์เมอร์ 1 และเซทบิท REN (Receive Enable) บิทควบคุมให้รับข้อมูลได้ ซึ่งถ้ามีการรับข้อมูลเสร็จ 1 ไบท์แล้ว บิท RS จะเป็น 1 และต้องทำการเคลียร์บิทนี้เอง

3. TH1 ใช้ในการเซทอัตราเร็วในการับข้อมูล ซึ่งต้องเซทให้ตรงกับทางด้านส่งด้วย คือ มีอัตราเร็ว 9600 บอด เซทค่า TH1 เท่ากับ FDH สามารถคำนวณได้จาก

บอดเรท = (K X Oscillator Freq.) [32 X 12 X (256-TH1)]

โดยถ้า SMOD = 0 จะใช้ K = 1

ถ้า SMOD = 1 จะใช้ K = 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรืออาจเขียนสมการได้

TH1 = 256 – [(K X Oscillator Freq.) / (32 x 12 x (256-TH1))]

= 256 – [(1 x 11.059) / (384 x 9600)]

= 253 = 0FDH

- ***การเซทค่าในการให้ค่าอินเตอร์รัพท์*** เมื่อมีข้อมูลส่งเข้ามา (รับข้อมูล) รีจิสเตอร์ IE (Interrupt enable Register) เซทค่า 90H คือ หมายถึงให้เกิดการอินเตอร์รัพท์ที่บิท EA และให้เกิดการอินเตอร์รัพท์ทางพอร์ทอนุกรมที่บิท ES

- *การอ้างแอดเดรสกับ 8255*

PORT A	มีตำแหน่งแอดเดรส F000H
PORT B	มีตำแหน่งแอดเดรส F001H
PORT C	มีตำแหน่งแอดเดรส F002H
PORT CONTROL	มีตำแหน่งแอดเดรส F003H

3.5 ส่วนของตัวอ่านรหัสแถบ

รูปที่ 3.11 แสดงโครงสร้างของส่วนอ่านรหัสแถบ

จากรูปแสดงถึงโครงสร้างของส่วนอ่านรหัสแถบ ระบบอ่านรหัสแถบจะประกอบไปด้วยส่วนต่าง ๆ ดังนี้

ส่วนของตัวอ่านรหัสแถบ (Scan barcode) เมื่อนำแถบรหัสไปอ่านโดยใช้ซีซีดีเป็นตัวอ่านหลังจากนั้นซีซีดีจะทำการแปลงสัญญาณตามกระบวนการแล้วส่งต่อไปยังวงจรปรับแต่งรูปคลื่นสัญญาณที่ได้ให้อยู่ในลักษณะของสัญญาณดิจิตอลจากนั้นก็จะส่งต่อไปยังส่วนของการ์ดอินเตอร์เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

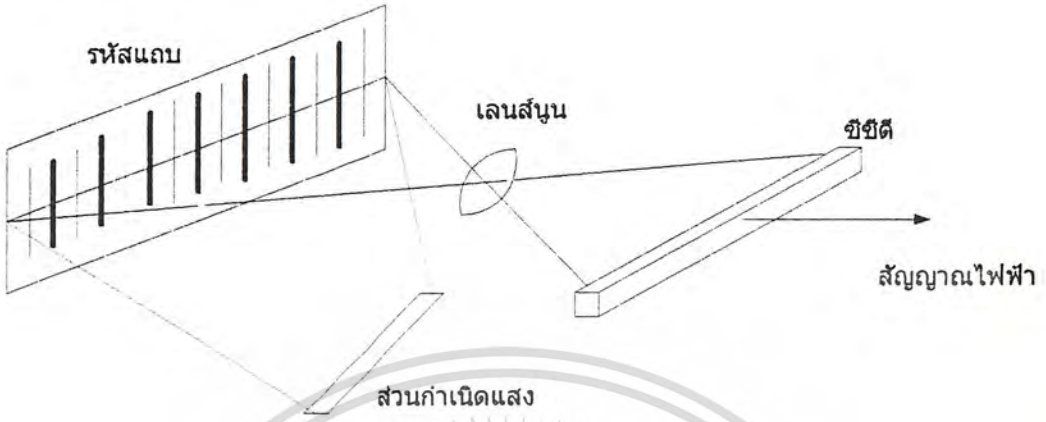
ส่วนของการ์ดอินเตอร์เฟสจะนำสัญญาณจากส่วนอ่านมาทำการนับช่วงแถบขาวและดำว่ามีความกว้างเท่าไหร่จากนั้นจะนำเอาข้อมูลที่ได้ไปเก็บไว้ในหน่วยความจำรอให้คอมพิวเตอร์ทำการติดต่อกับส่วนอินเตอร์เฟสเพื่อที่จะนำข้อมูลจากหน่วยความจำไปเก็บไว้ในคอมพิวเตอร์

ในส่วนของคอมพิวเตอร์จะนำข้อมูลที่ได้ทำการถอดรหัสและเปรียบเทียบกับฐานข้อมูลในไลเบอร์รี่ของคอมพิวเตอร์ว่ารหัสที่ทำการอ่านมานั้นเป็นสินค้าชนิดใดแล้วทำการประมวลผลต่อไป ส่วนพรินเตอร์ของคอมพิวเตอร์จะทำการสร้างรหัสแถบจากการกำหนดรหัสของสินค้าว่ามีรูปแบบของแถบรหัสอย่างไรก็จะพิมพ์ออกมาแล้วนำไปติดที่สินค้าตัวนั้น

3.5.1 ส่วนอ่านข้อมูลรหัสแถบ ส่วนอ่านข้อมูลรหัสแถบ เป็นส่วนแรกของระบบการจัดการข้อมูลรหัสแถบ ทำหน้าที่แปลงข้อมูลรหัสแถบซึ่งอยู่ในรูปแถบขาวและแถบดำ ให้เป็นสัญญาณไฟฟ้า โดยใช้อุปกรณ์อิเล็กทรอนิกส์ คือ ซีซีดี *(CCD: Charge Couple Device)* เป็นตัวทำหน้าที่หลักร่วมกับวงจรอาร์ซีอินทิเกรเตอร์ *(RC Integrator)* และวงจรเปรียบเทียบแรงดันไฟฟ้า *(Voltage Comparator)* สัญญาณเอาท์พุท จากส่วนอ่านข้อมูลรหัสแถบ จะเป็นสัญญาณดิจิตอล มี 2 ระดับคือ ระดับ " 1 " และระดับ " 0 " ตามข้อมูลรหัสแถบดำและแถบขาวตามลำดับ

3.5.2 ลักษณะการอ่านข้อมูลรหัสแถบ รหัสแถบ (Barcode) ซึ่งอยู่ในรูปแถบขาวและดำ จะถูกเปลี่ยนให้เป็นสัญญาณไฟฟ้า โดยใช้หลักการให้แสงส่งมากระทบรหัสแถบแล้วสะท้อนผ่านเลนซ์ (Lens) เข้าไปยังซีซีดี ซึ่งทำหน้าที่เปลี่ยนความเข้มแสงที่ตกกระทบตัวมันให้เป็นสัญญาณไฟฟ้า โดยที่แถบขาวของรหัสแถบจะมีความเข้มแสงที่สะท้อนมายังซีซีดีมากกว่าแถบดำ ดังนั้นส่วนที่แถบขาวเมื่อแปลงเป็นสัญญาณไฟฟ้าจะมีค่าสูงกว่าแถบดำ ลักษณะการอ่านข้อมูลรหัสแถบแสดงได้ดังรูป 3.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

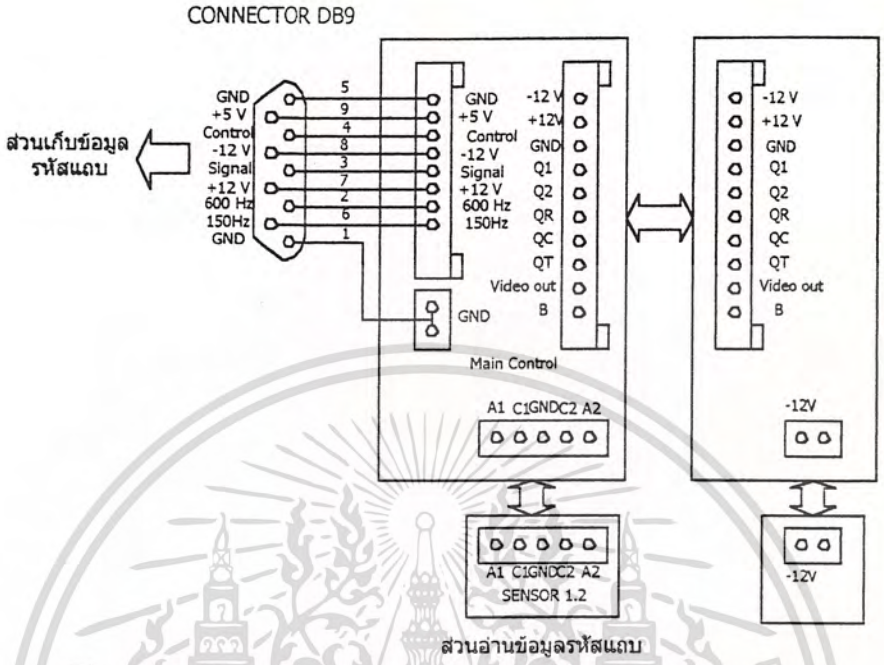


รูปที่ 3.12 แสดงลักษณะการอ่านข้อมูลรหัสแถบของส่วนอ่านข้อมูลรหัสแถบ

สิ่งสำคัญในการอ่านข้อมูลรหัสแถบ คือ การปรับระยะโฟกัสระหว่างรหัสแถบกับซีซีดี โดยมีเลนส์นูนเป็นตัวปรับเนื่องจากว่าถ้าระยะโฟกัสไม่ถูกต้องภาพของรหัสแถบที่ปรากฏที่ซีซีดีจะไม่คมชัด ส่งผลถึงการแปลงรหัสแถบเป็นสัญญาณไฟฟ้าจะไม่มีประสิทธิภาพ คือ ไม่สามารถแยกแถบขาวและดำที่มีขนาดเล็ก ๆ ได้ ซึ่งในทางปฏิบัติแล้วรหัสแถบจะมีขนาดเล็ก ๆ เพื่อให้บรรจุข้อมูลได้มาก ๆ เช่นในโครงงานนี้ แถบเล็กสุดที่ใช้ประมาณ 0.2 มิลลิเมตร เป็นต้น นอกจากนี้ส่วนกำเนิดแสงจะต้องมีความเข้มเพียงพอที่จะส่งไปตกกระทบรหัสแถบ สะท้อนผ่านเลนส์นูน เข้าไปตกกระทบซีซีดี เพื่อให้ซีซีดีทำงานได้

3.5.3 โครงสร้างของส่วนอ่านข้อมูลรหัสแถบ โครงสร้างของส่วนอ่านข้อมูลรหัสแถบเป็นดังรูป 3.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 แสดงโครงสร้างของส่วนอ่านข้อมูลรหัสแถบ

ส่วนอ่านข้อมูลรหัสแถบจะใช้แหล่งจ่ายไฟ 3 ชุด คือ +5V , -12V และ –12V มาใช้เลี้ยงวงจรสัญญาณนาฬิกา 150 KHz และ 600 Hz มาใช้สร้างสัญญาณควบคุมต่าง ๆ โดยนำมาจากส่วนเก็บข้อมูลรหัสแถบ นอกจากนี้ส่วนอ่านข้อมูลรหัสแถบจะทำงานได้ จะต้องมีสัญญาณควบคุมส่งมาจากส่วนเก็บข้อมูลรหัสแถบด้วย

ส่วนอ่านข้อมูลรหัสแถบแบ่งออกเป็นส่วนต่าง ๆ ได้ดังนี้

1. ส่วนควบคุมการทำงานหลัก (Main Control) ซึ่งประกอบด้วยวงจรต่าง ๆ ได้แก่

1.1วงจรกำเนิดสัญญาณนาฬิกา (Q1, Q2, QR และ QC) ทำหน้าที่กำเนิดสัญญาณนาฬิกาแล้วส่งไปยังซีซีดี ให้ทำงานได้ตามต้องการ

1.2 วงจรควบคุมการอ่านข้อมูลรหัสแถบ ทำหน้าที่กำเนิดสัญญาณควบคุมการอ่านข้อมูลรหัสแถบ (QT) เพื่อควบคุมซีซีดีอ่านข้อมูลรหัสแถบตามต้องการ

1.3 วงจรปรับแต่งรูปคลื่น จะรับข้อมูลรหัสแถบที่ได้จากการอ่านโดย ซีซีดี ซึ่งอยู่ในรูปสัญญาณอนาลอก มาทำการปรับแต่งให้เป็นสัญญาณดิจิตอลที่เหมาะสม โดยใช้วงจรอาร์ซีอินทิเกรเตอร์ (RC Intcgrator) หรือวงจรกรองความถี่ต่ำผ่าน (Low Pass Filtcr) ร่วมกับวงจรเปรียบเทียบแรงดัน (Voltage Comparator)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 วงจรเลือกข้อมูลรหัสแถบ จะทำหน้าที่เลือกข้อมูลที่ได้จากวงจรปรับแต่งรูปคลื่น เพื่อให้ได้ข้อมูลที่ถูกต้อง ส่งออกไปให้ส่วนถอดรหัสและประมวลผลต่อไป

1.5 วงจรตรวจสอบรหัสแถบ ทำหน้าที่รับสัญญาณตรวจสอบจากส่วนตรวจสอบรหัสแถบว่ามีรหัสแถบที่จะอ่านหรือไม่ ถ้า

- มี ก็จะควบคุมให้วงจรส่วนต่าง ๆ ได้แก่ วงจรกำเนิดสัญญาณนาฬิกา , วงจรควบคุมการอ่านข้อมูลรหัสแถบ , วงจรเลือกข้อมูลรหัสแถบ , วงจรกำเนิดแสง (Light Source) และวงจรปรับแต่งรูปคลื่นทำงาน

- ไม่มี จะควบคุมให้วงจรส่วนต่าง ๆ หยุดทำงาน

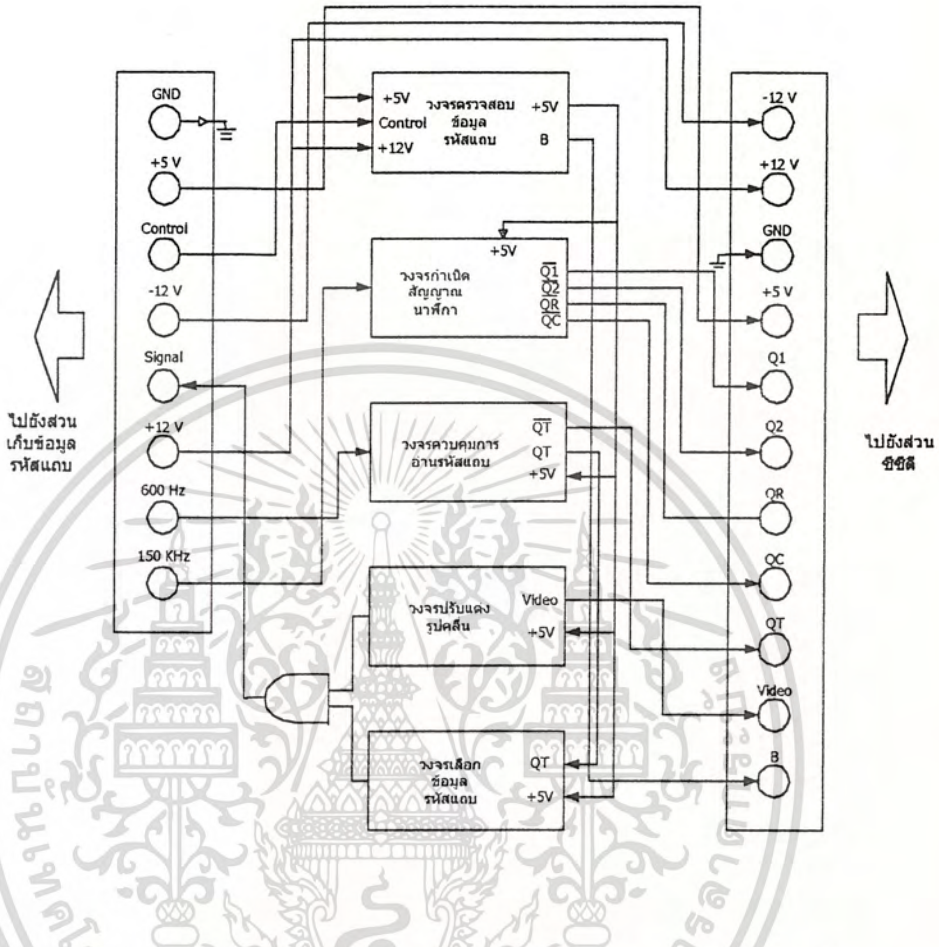
2. ส่วนแปลงข้อมูลรหัสแถบเป็นสัญญาณไฟฟ้า (CCD) ทำหน้าที่แปลงข้อมูลรหัสแถบซึ่งอยู่ในรูปแถบขาว – ดำ ให้เป็นสัญญาณไฟฟ้า อุปกรณ์อิเล็กทรอนิกส์ที่ทำหน้าที่หลักในส่วนนี้ก็คือ ซีซีดี ส่วนนี้จะเชื่อมต่อกับส่วนควบคุมการทำงานหลัก เพื่อนำสัญญาณนาฬิกา และสัญญาณควบคุมการอ่านข้อมูลรหัสแถบ มาใช้งาน และส่งสัญญาณไฟฟ้าที่ได้จากการอ่านข้อมูลรหัสแถบไปยังส่วนควบคุมการทำงานหลัก

3. ส่วนตรวจสอบรหัสแถบ (Sensor 1,2) ทำหน้าที่ตรวจสอบว่ามีรหัสแถบที่จะอ่านหรือไม่ ถ้ามีจะส่งสัญญาณตรวจสอบไปยังวงจรตรวจสอบรหัสแถบในส่วนควบคุมการทำงานหลัก ว่ามีรหัสแถบพร้อมที่จะอ่าน แต่ถ้าไม่มีจะไม่ส่งสัญญาณตรวจสอบไป

4. ส่วนกำเนิดแสง (Light Source) ทำหน้าที่กำเนิดแสงเพื่อส่งไปตกกระทบรหัสแถบที่ต้องการอ่านแล้วสะท้อนผ่านเลนส์ (Lens) เข้าซีซีดี

3.5.4 ส่วนควบคุมการทำงานหลัก (Main Control) ส่วนควบคุมการทำงานหลักจะประกอบด้วยวงจรต่าง ๆ ได้แก่ วงจรกำเนิดสัญญาณนาฬิกา, วงจรควบคุมการอ่านข้อมูลรหัสแถบ, วงจรปรับแต่งรูปคลื่น, วงจรเลือกข้อมูลรหัสแถบ และวงจรตรวจสอบข้อมูลรหัสแถบ ซึ่งวงจรส่วนต่าง ๆ จะมีความสัมพันธ์กันดังรูป 3.14

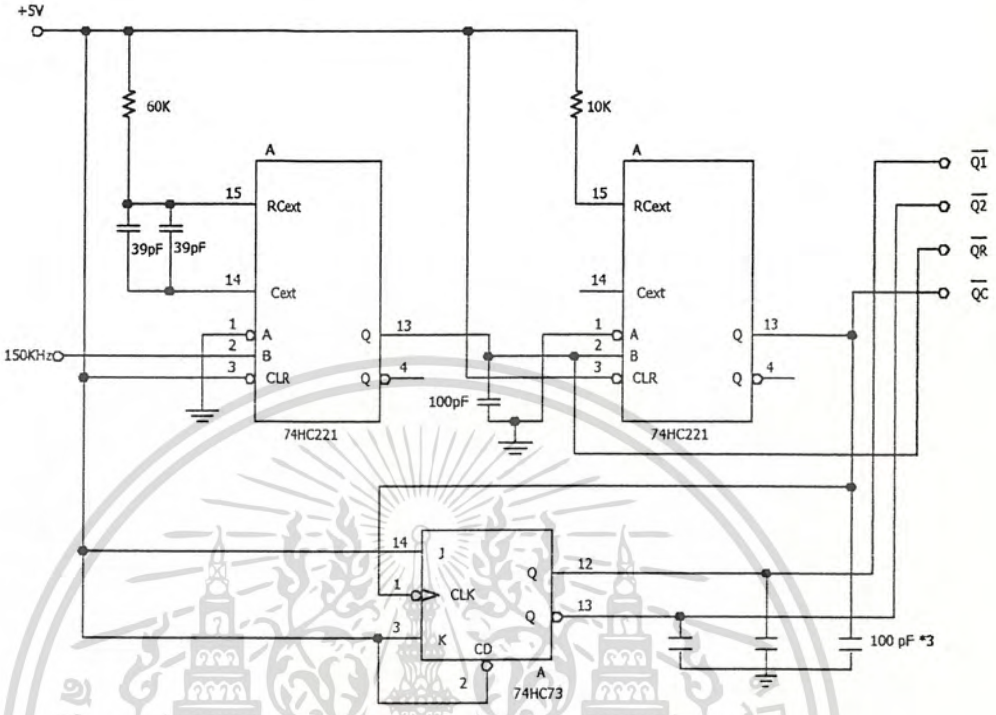
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แสดงความสัมพันธ์ระหว่างวงจรต่าง ๆ ของส่วนควบคุมการทำงานหลัก

- ***วงจรกำเนิดสัญญาณนาฬิกา*** วงจรกำเนิดสัญญาณนาฬิกาจะนำสัญญาณนาฬิกาความถี่150 KHz จากส่วนเก็บข้อมูลรหัสแถบมาทำการสร้างสัญญาณนาฬิกา ที่ต้องการคือ Q1, Q2, QR และ QC ลักษณะของวงจรเป็นดังรูป 3.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 แสดงวงจรกำเนิดสัญญาณนาฬิกา

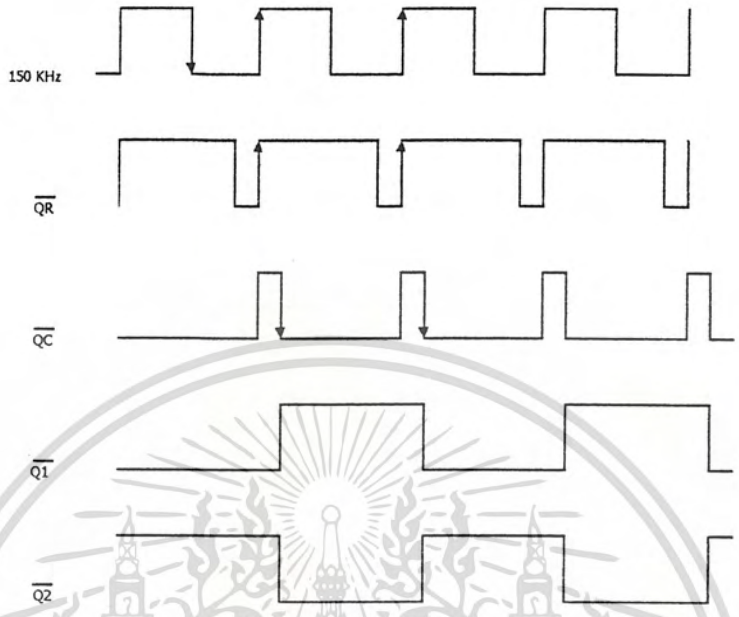
สัญญาณนาฬิกาความถี่ 150 KHz จะเข้าขา B ของ 74HC221 ซึ่งเป็นโมโนสเตเบิลมัลติไวเบรเตอร์ทำงานที่ขอบขาขึ้น ความกว้างของพัลซ์ที่ผลิตขึ้นกำหนดจากค่า R = 60kΩ และ C = 39pF //39pF ที่ขา Rcext และ Cext สัญญาณเอ้าท์พุทออกที่ขา Q เป็น QR

สัญญาณ QR จะผ่านเข้า 74HC221 ซึ่งเป็นโมโนสเตเบิลอีกตัวหนึ่ง ซึ่งทำงานที่ขอบขาขึ้นเช่นเดียวกัน ความกว้างของพัลซ์กำหนดจาก R = 10kΩ โดย C จะใช้ค่า C ภายใน สัญญาณเอ้าท์พุทออกที่ขา Q เป็น QC

สัญญาณ QC จะผ่านเข้าขา Clock ของ 74HC73 ซึ่งเป็น J-K Flip Flop ซึ่งต่อเป็นวงจรหาร 2 ทำงานที่ขอบขาลง สัญญาณเอ้าท์พุท Q ใช้งานเป็น Q1 และสัญญาณ Q ใช้งานเป็น Q2

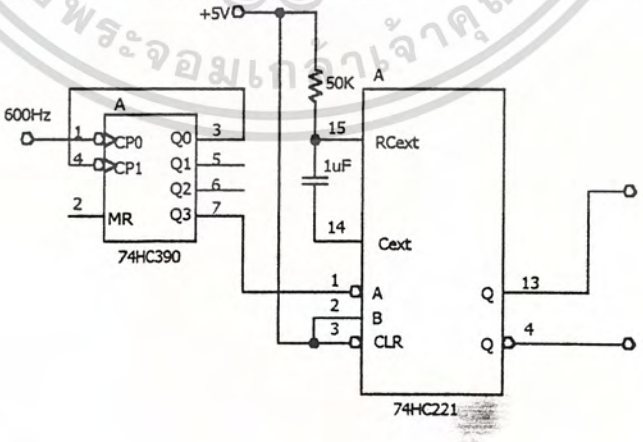
สัญญาณนาฬิกา Q1, Q2, QR และ QC จะส่งไปยังส่วน ซีซีดี เพื่อควบคุมให้ซีซีดีทำงานตามต้องการ ลักษณะของสัญญาณนาฬิกาเป็นดังรูป 3.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 แสดงรูปคลื่นของสัญญาณนาฬิกา Q1, Q2, QR และ QC

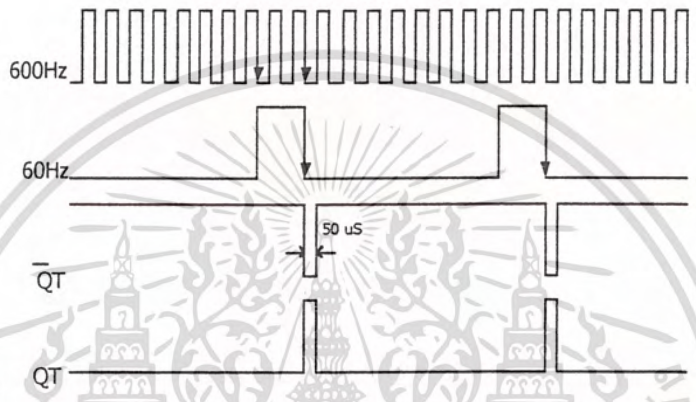
-วงจรควบคุมการอ่านข้อมูลรหัสแถบ วงจรควบคุมการอ่านข้อมูลรหัสแถบจะนำสัญญาณนาฬิกาความถี่ 600Hz จากส่วนที่เก็บข้อมูลรหัสแถบมาทำการสร้างสัญญาณควบคุมการอ่านข้อมูลรหัสแถบ (QT) เพื่อส่งไปยังส่วนซีซีดี และวงจรเลือกข้อมูลรหัสแถบตามลำดับ ลักษณะของวงจรเป็นดังรูป 3.17



รูปที่ 3.17 แสดงวงจรควบคุมการอ่านข้อมูลรหัสแถบ

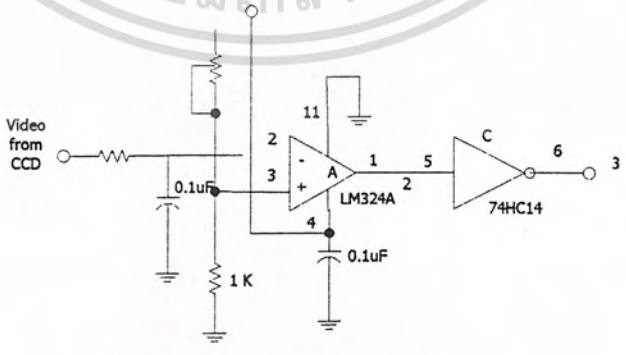
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณนาฬิกาความถี่ 600Hz จะส่งเข้าขา CPO ของ 74HC390 ซึ่งต่อใช้งานเป็น วงจรหาร 10 จะได้ความถี่ที่ขาเอ้าท์พุท Q3 เท่ากับ 60Hz จากนั้นจึงเข้าขา A ของ 74HC221 ซึ่งเป็นโมโนสเตเบิลทำงานที่ขอบขาลง ความกว้างของพัลซ์กำหนดจาก R = 50kΩ และ C = 1μF สัญญาณเอ้าท์พุทออกที่ Q และ QT ได้ลักษณะสัญญาณต่าง ๆ ของวงจรจะเป็นดังรูป 3.18



รูปที่ 3.18 แสดงสัญญาณต่าง ๆ ของวงจรควบคุมการอ่านข้อมูลรหัสแถบ

- *วงจรปรับแต่งรูปคลื่น* วงจรปรับแต่งรูปคลื่นจะนำสัญญาณไฟฟ้าที่ได้จากส่วนซีซีดี ซึ่งเป็นสัญญาณอนาล็อกมาเปลี่ยนให้เป็นสัญญาณดิจิตอล โดยใช้วงจร อาร์ซีอินทิเกรเตอร์ร่วมกับวงจรเปรียบเทียบแรงดันลักษณะของวงจรเป็นดังรูป 3.19

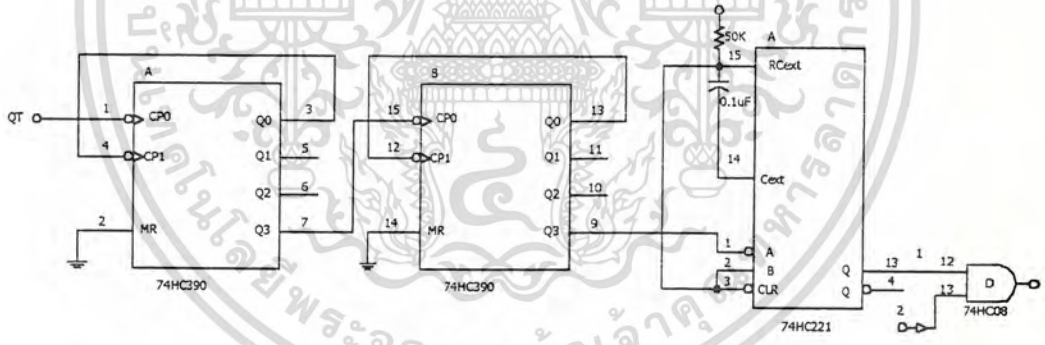


รูปที่ 3.19 แสดงวงจรปรับแต่งรูปคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ วีดีโอจากส่วนซีซีดีซึ่งเป็นสัญญาณอนาล็อก มีค่าตามแถบขาวและดำ คือแถบขาวจะให้สัญญาณค่าสูง ส่วนแถบดำจะให้สัญญาณค่าต่ำ สัญญาณดังกล่าวจะผ่านวงจรอาร์ซีอินทิเกรเตอร์ ได้แก่ R = 25Ω และ C = 0.1μF เพื่อกรองความถี่สูงลงกราวด์ สัญญาณที่ได้จะมีความเรียบมากขึ้น สัญญาณนี้จะผ่านวงจรเปรียบเทียบแรงดันขา (-) ของ LM324A โดยที่ขาบวก (+) จะเป็นแรงดันอ้างอิง (Vref) โดยการปรับค่า VR 5kΩ ถ้าสัญญาณวีดีโอมีค่าต่ำกว่าแรงดันอ้างอิงสัญญาณเอ้าท์พุทจะมีค่าประมาณ +5V แต่ถ้าสัญญาณวีดีโอมีค่าสูงกว่าแรงดันอ้างอิง สัญญาณเอ้าท์พุทจะมีค่าเป็นศูนย์ สัญญาณที่ได้จะผ่านต่อไปยังอินเวอร์เตอร์ชมิททริกเกอร์ เพื่อกลับเฟสสัญญาณและแต่งรูปคลื่นให้มีขอบขาขึ้นและขาลงที่ชันมากขึ้น

- ***วงจรเลือกข้อมูลรหัสแถบ*** สัญญาณข้อมูลรหัสแถบจะถูกส่งออกมาอย่างต่อเนื่องด้วยความถี่ 60 ครั้งต่อวินาที ตามความถี่ของสัญญาณควบคุมการอ่านข้อมูลรหัสแถบ (QT) แต่ในการนำข้อมูลรหัสแถบไปใช้งาน จะนำข้อมูลไปใช้เพียงชุดเดียว ดังนั้น จึงต้องมีวงจรเลือกข้อมูลรหัสแถบออกไปเก็บยังส่วนเก็บข้อมูลรหัสแถบเพียงชุดเดียว ลักษณะของวงจรเป็นดังรูป 3.20



รูปที่ 3.20 แสดงวงจรเลือกข้อมูลรหัสแถบ

วงจรนี้จะใช้สัญญาณ QT ซึ่งเป็นส่วนกลับของสัญญาณ (QT) มาหาร 100 โดยใช้ 74HL390 สัญญาณเอ้าท์พุทที่ได้จะไปเข้าขา A ของ 74HC221 โมโนสเตเบิลซึ่งทำงานช่วงคมลบความกว้างของพัลซ์จะต้องกำหนดให้ครอบคลุมช่วงของข้อมูลรหัสแถบที่ทำการเลือก ซึ่งจะมีค่าประมาณ 12mS สัญญาณนี้จะเป็นสัญญาณเลือกให้ข้อมูลรหัสแถบชุดที่ 100 จากวงจรปรับแต่งรูปคลื่นถูกส่งออกไปเก็บยังส่วนเก็บข้อมูลรหัสแถบต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ***วงจรตรวจสอบข้อมูลรหัสแถบ*** เป็นวงจรที่ทำหน้าที่รับสัญญาณจากส่วนตรวจสอบข้อมูลรหัสแถบ ว่ามีรหัสแถบที่จะอ่านหรือไม่ ถ้ามี ก็จะส่งไฟเลี้ยงวงจร +5V ไปให้วงจรต่าง ๆ ได้แต่ วงจรกำเนิดสัญญาณนาฬิกา , วงจรควบคุมการอ่านข้อมูลรหัสแถบ , วงจรปรับแต่งรูปคลื่น และวงจรเลือกข้อมูลรหัสแถบ แต่ถ้าไม่มีการอ่านก็จะหยุดจ่ายไฟเลี้ยงวงจรต่าง ๆ เหล่านี้ นอกจากนี้ยังจ่ายไฟไปให้กับส่วนกำเนิดแสงด้วยเงื่อนไขเดียวกัน

วงจรส่วนนี้จะทำงานได้ จะต้องมีสัญญาณ Control ส่งออกมาจากส่วนอ่านข้อมูลรหัสแถบนั้นคือส่วนอ่านข้อมูลรหัสแถบ จะถูกควบคุมด้วยส่วนเก็บข้อมูลรหัสแถบนั่นเอง

3.5.4.ส่วนเก็บข้อมูลรหัสแถบ ส่วนเก็บข้อมูล จะนำสัญญาณจากส่วนอ่านข้อมูลรหัสแถบ ซึ่งได้เป็นสัญญาณ Squarc Wavc " 1 " และ " 0 " ตามแถบสีดำและขาว แล้วนำเข้ามาตรวจสอบ ช่วงการเปลี่ยนแปลงของสัญญาณ จากนั้นก็จะส่งไปยังวงจรนับความกว้างรหัสแถบ (ดำ-ขาว) และวงจรชี้ตำแหน่งหน่วยความจำ วงจรนับความกว้าง จะนับส่วนที่เป็น " 1 " และ " 0 " ออกเป็นเลข Binary ซึ่งค่าที่ได้จะมากหรือน้อยขึ้นอยู่กับความกว้างของแถบรหัส และในช่วงนี้ วงจรชี้ตำแหน่งหน่วยความจำก็จะเปลี่ยนแปลงตามรหัส เมื่อนับได้ค่าหนึ่ง ตำแหน่งก็จะเปลี่ยนไปหนึ่งตำแหน่งทำการชี้ตำแหน่งจากนั้นจะนำข้อมูลที่นับได้ไปเก็บไว้ในหน่วยความจำ ซึ่งแต่ละแถบที่ทำการนับก่อนที่จะถูกเก็บในตำแหน่ง Address ต้น ๆ และที่นับที่หลังจะถูกเก็บไว้ในตำแหน่งที่สูงขึ้นหลังจากครบแล้วก็จะรอให้คอมพิวเตอร์ มาอ่านค่าที่เก็บไว้ในหน่วยความจำ เพื่อที่จะไปที่ส่วนถอดรหัสและประมวลผลต่อไป

- ***วงจรกำเนิดสัญญาณนาฬิกา*** ใช้คริสตอลความถี่ 6 MHz เป็นความถี่พื้นฐาน จากนั้นจึงหารความถี่ลงมาเป็น 300Hz เพื่อใช้เป็น Counter ของส่วนนับความกว้างรหัสแถบ U11 และ U12 150Hz และ 600Hz เพื่อส่งไปให้กับส่วนอ่านข้อมูลรหัสแถบ

- ***วงจรส่วนตรวจสอบแถบรหัส*** วงจรจะประกอบไปด้วย IC 74LS123 ทำหน้าที่เป็น Monostable Multivibrator ซึ่งจะนำสัญญาณจากส่วนอ่านรหัสแถบเป็นตัว Trigger และใช้ R และ C เป็นตัวกำหนดช่วงเวลาของ pulse ที่ออกจากขา Q IC 74LS123 สามารถที่จะเลือกให้ตรวจสอบสัญญาณในช่วงขอบขาขึ้นและขอบขาลงโดย U_{7A} ทำการตรวจสอบขอบขาขึ้น ส่วน U_{7B} ทำการตรวจสอบขอบขาลง สัญญาณเอาท์พุทได้จากการตรวจสอบ ที่ขา 4 และ ขา 12 มาทำการ AND โดยใช้ U_{17A} (74LS08) ซึ่งเป็น IC NAND GATE ทำให้เอาท์พุทที่ได้เป็น pulsc " 0 " ออกมาเป็นช่วงสั้น ๆ ทุกครั้งที่สัญญาณ Scan มีการเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นจะนำเอาสัญญาณที่ได้มาผ่าน IC 74LS123 อีกชุดหนึ่งซึ่งในส่วนนี้จะทำหน้าที่หน่วงเวลาให้ pulse มีความกว้างมากกว่าเดิมเป็น 2 เท่า โดยขา 4 ของ U_{8A} จะไปควบคุม Gate U_{18B} และในขณะเดียวกันก็จะทำให้ U_{11} และ U_{12} หยุดนับในขณะที่กำลังเขียนข้อมูลลงใน Memory และสัญญาณที่ได้จากขา 13 ของ U_{8A} จะนำไปเป็น อินพุทของ U_6 เพื่อที่จะเป็น Address ของ Memory ต่อไป

ในส่วนของ U_{5b} จะสร้าง pulse บวกออกที่ขา 5 โดยทำหน้าที่เป็น clear counter ให้กับ U_{11} และ U_{12} ซึ่ง pulse ที่ได้จะเป็น pulse แคบ ๆ ช่วงบวก

- ***วงจรชี้ตำแหน่งหน่วยความจำ*** ในส่วนของ U_5 และ U_6 จะทำหน้าที่นับจำนวนของแถบรหัสในขณะที่ Scan อยู่ โดยนำเอาสัญญาณจาก U_{5A} ไปทริกให้กับ U_5 และ U_6 ทำงานและค่าของ Counter ที่ได้จะนำไปชี้ Address ของ RAM

- ***วงจรนับความกว้างรหัสแถบ*** U_{11} และ U_{12} ทำหน้าที่เป็น Counter เหมือนกับ U_5 และ U_6 แต่สัญญาณที่นำมาป้อนให้กับ U_{11} และ U_{12} จะนำมาจากวงจรกำเนิดสัญญาณนาฬิกาความถี่ 300KHz (U_{19B}) โดยผ่าน U_{18B} ซึ่งทำหน้าที่เป็น AND Gate 4 อินพุท สัญญาณจาก U_{19B} จะถูกปิดไม่ให้ผ่านไปยัง U_{12} มี 2 กรณี คือ กรณีที่สิ้นสุดแถบรหัสในแต่ละแถบในกรณีนี้จะนำค่าจาก U_{11} และ U_{12} ผ่านบัฟเฟอร์ U13 ไปเก็บลงใน RAM และในกรณีที่เกิด Data MAX ที่ขา Q ของ U_{11} ทุกตัวเป็น " 1 " จะทำให้ U_{18A} ปิดด้วยซึ่งบอกให้รู้ว่าข้อมูลเต็มแล้วผลลัพธ์ที่ได้จาก U_{11} และ U_{12} จะเปลี่ยนตามความยาวของแถบแต่ละแถบที่ Scan ผ่านส่วนของ Buffer ทำหน้าที่ควบคุมการตัดต่อระหว่าง U_{11} และ U_{12} กับหน่วยความจำ U_2

- ***วงจร เขียน/อ่าน หน่วยความจำ*** กรณีการเขียนหน่วยความจำ จะต้องมีการกำหนด Address โดยนำข้อมูลจาก วงจรชี้ตำแหน่งหน่วยความจำ ผ่านมัลติเพล็กซ์ U3 และ U4 มาชี้ตำแหน่งของหน่วยความจำ U2 (Static RAM # 6116) ซึ่งมีมัลติเพล็กซ์ U3 และ U4 จะถูก Set ด้วย PC4 ให้มีค่าเป็น " 0 " เพื่อเลือกข้อมูลจาก U5 และ U6 มาใช้ กรณีการอ่านหน่วยความจำ หลังจากข้อมูลรหัสแถบถูกเก็บลงในหน่วยความจำเสร็จแล้ว CPU ก็จะทำการอ่านข้อมูลจากหน่วยความจำไปประมวลผล โดย Set PC4 ให้เป็น " 1 " เพื่อให้มัลติเพล็กซ์เลือก Address ชี้ตำแหน่งจาก PA0-PA7 และ Set ให้บัฟเฟอร์ U13 ให้เป็น High Impedance เพื่อส่งข้อมูลจากหน่วยความจำออกไปยัง PB0-PB7 ซึ่งในกรณีนี้ PC7 จะส่ง " 0 " ผ่านมัลติเพล็กซ์ U15 เข้าขา E และ PC6 จะส่ง " 1 " ผ่านมัลติเพล็กซ์ U15 เข้าขา W โดยข้อมูลที่จะเขียนลงหน่วยความจำ U11 และ U12 ของวงจรนับความกว้างแถบรหัสผ่านบัฟเฟอร์ U13 ซึ่งถูกกำหนดโดย PC4 ให้มีค่าเป็น " 0 " เหมือนกัน ในกรณีนี้ ขา E ของหน่วยความจำ U2 จะต้องถูก Set เป็น " 1 " จากมัลติเพล็กซ์ U15 ซึ่งเลือกสัญญาณจากวงจรตรวจสอบสัญญาณรหัสแถบ (U8A) และขา W

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

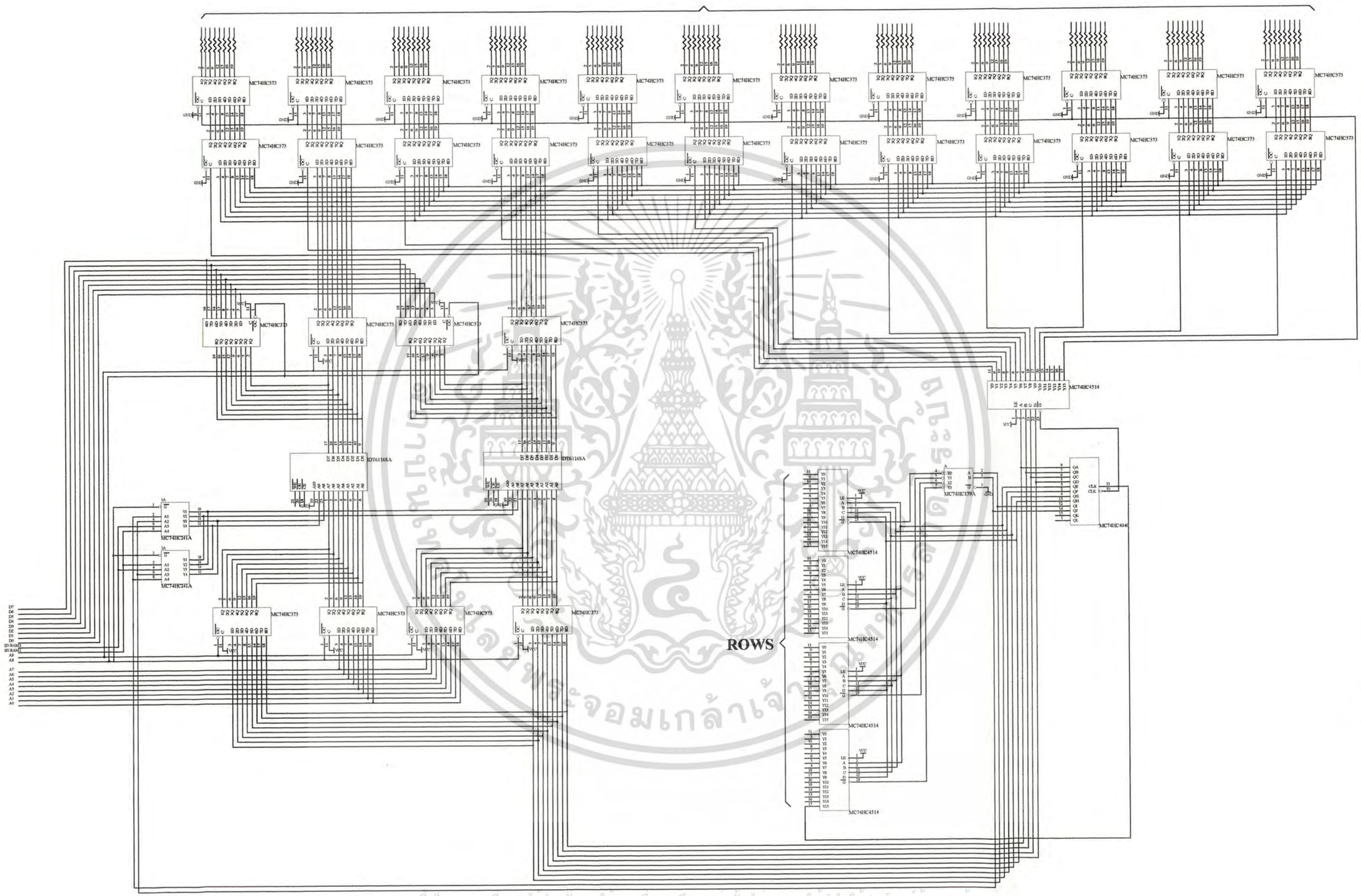
จะต้องถูก Set ให้เป็น " 0 " จากมัลติเพล็กซ์ U15 ซึ่งถูกเลือกสัญญาณจากวงจรตรวจสอบรหัสแถบ (U17B)

- ***วงจรตรวจสอบจำนวนข้อมูล*** U_{16A} (74LS74) ทำหน้าที่เป็นตัวคอยตรวจสอบสัญญาณที่มาจาก Scaner ว่ามีจำนวน pulse มากพอที่จะเป็นการ Scan หรือไม่ หรือเป็น pulse ที่เกิดขึ้นมาจากการกวนของสัญญาณต่าง ๆ ที่ลาก Scaner ผ่านไป แต่ไม่ใช้ Bar code เนื่องจากว่าที่ D และ SD ของ U_{16A} มีค่าเป็น " 1 "อยู่ถ้ามี pulse เข้ามาที่ CLK ก็จะทำให้ Q ของ U_{16A} มีค่าเป็น " 1 " ขึ้นมา และเมื่อต้องการที่จะทำให้ Q ของ U_{16A} มีค่าเป็น " 0 " ก็เพียงส่ง " 0 " มาที่ CLK นั่นเอง

- ***วงจร Decode Port*** การทำงานของ U_{14} (74LS688) คือเป็นตัว decode port ให้กับ U_1 (8255) ซึ่ง U_{14} จะทำงานร่วมกับ S_1 (Dip switch) และ U_{17C}, U_{9E} ซึ่งจากวงจรจะทำให้เราเลือกเบอร์ Port ได้ตามที่เราต้องการคือ เบอร์ 3XXXh ซึ่ง O/P ของ U_{14} จะ Activc " 0 " เมื่อเราอ้างเบอร์ Port ตรงตามที่เราเลือกเอาไว้ และผลที่ได้นี้ก็ถูกส่งไปยังขา CS ของ U_1 เพื่อที่จะทำให้ U_1 Active เมื่อ CPU ต้องการติดต่อกับ U_1

- ***ส่วนเชื่อมต่อ CPU กับส่วนเก็บข้อมูลรหัสแถบ*** วงจรส่วนนี้จะใช้ IC สำเร็จรูป U_1 (8255 A) ซึ่งภายใน 8255 จะมีลักษณะเป็น I/O Port อยู่ด้วยกัน 3 Port คือ Port A, Port B และ Port C Port C สามารถแยกการทำงานออกเป็น 2 Port คือ port C low และ port C high และทั้ง C low และ C high สามารถที่จะแยกการทำงานของกันและกันออกเป็นอิสระต่อกันและกันได้ คือจะให้ port ไหนเป็น input หรือ output ก็ได้ และใน 8255 ยังมีอีก port หนึ่งที่มีหน้าที่เฉพาะการ คือ port control ซึ่งมีลักษณะเป็น output คือมีหน้าที่เป็น port ที่จะเก็บค่าของ control word ที่ส่งมาจาก CPU ซึ่ง control word คือ เป็นค่าที่จะสั่งให้ port ไหน มีการทำงานเป็น inport หรือ outport และจะให้ 8255 ทำงานใน Mode ไหน จากการทำงานในวงจรจะเห็นว่าขาที่ port A ของ 8255 ถูกต่ออยู่กับขา Address ผ่านทาง U_3 และ U_4 ขาที่ port B จะถูกต่ออยู่ที่ขา Data ของ U_2 และ port C_L จะทำหน้าที่เป็น Inport เพื่อที่จะตรวจสอบว่าตอนนี้มีการ Scan อยู่หรือไม่ เพราะถ้ามีการ Scan อยู่สัญญาณที่ Q ของ U_{16A} จะมีค่าเป็น " 1 " แต่ถ้าไม่มีการ Scan สัญญาณที่ Q ของ U_{16A} จะมีค่าเป็น " 0 "เมื่อ CPU ต้องการจะอ่านค่าจาก U_2 (RAM) ก็จะทำได้โดยการส่งสัญญาณไปควบคุม U_5 ผ่านทาง port C_H และส่ง Address ของ U_2 ออกทาง port A ของ 8255 และอ่านข้อมูลเข้ามาทาง port B ดังนั้นเราสามารถที่จะอ่าน U_2 ที่ตำแหน่งไหนก็ได้โดยที่อ่านผ่านทาง 8255 โดยที่อ่านได้สูงสุดเท่ากับ 256 byte

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.21 แสดงวงจรรวม

บทที่ 4

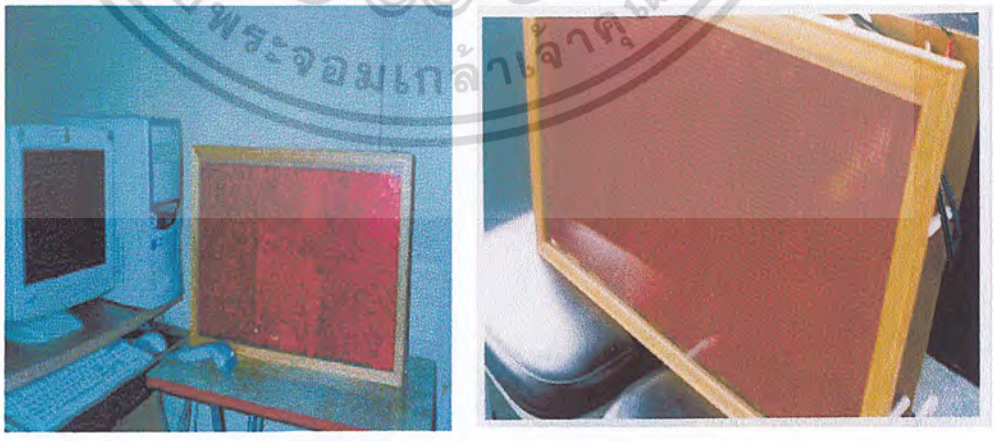
การทดลองและผลการทดลอง

จากการออกแบบระบบในบทที่ 3 เมื่อทำการต่อเป็นวงจรจริงและเขียนโปรแกรมควบคุมการทำงาน แล้วนำมาทดสอบการทำงานโดยรวมดังนี้

4.1 อุปกรณ์การทดลอง

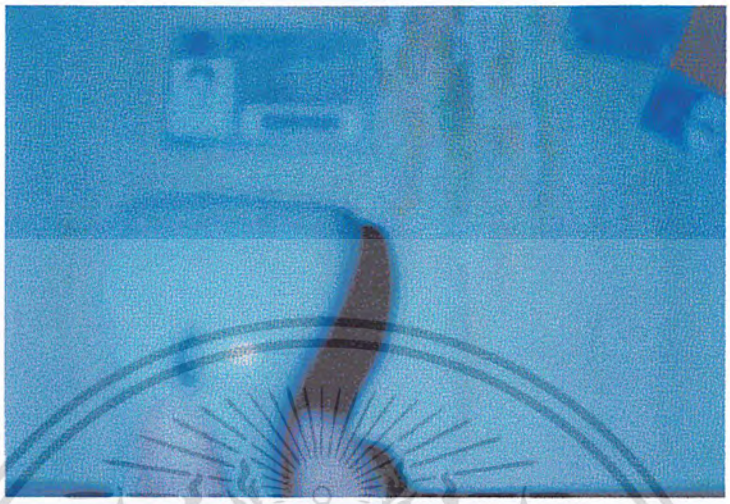
รูปที่ 4.1 แสดงอุปกรณ์การทดลอง

4.2 เริ่มการทดลอง



รูปที่ 4.2 แสดงสภาวะเตรียมพร้อม

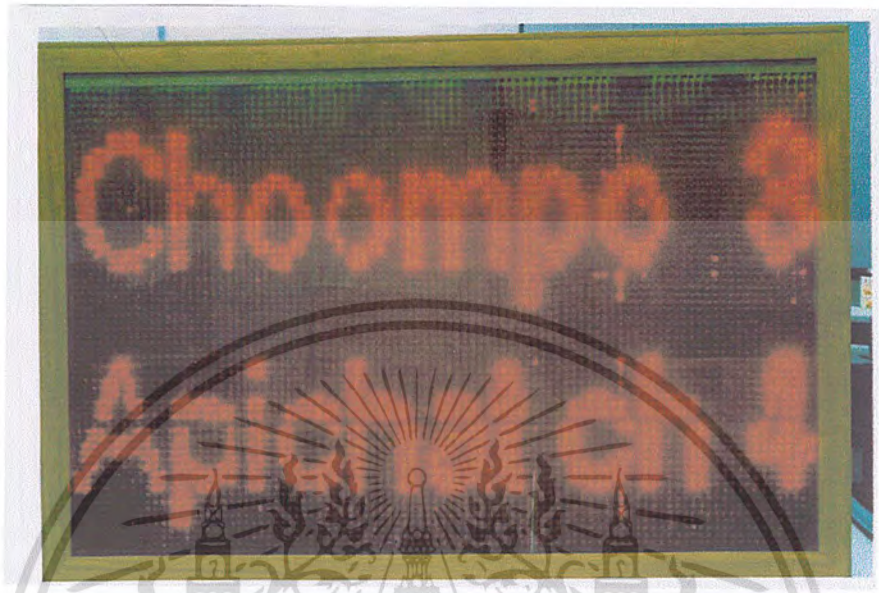
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 แสดงการเริ่มอ่านข้อมูลจากบาร์โค้ด

รูปที่ 4.4 แสดงชื่อผู้มารับบริการ (ภาษาไทย) ให้ใช้บริการในช่องที่ 1 และ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 แสดงชื่อผู้มารับบริการ (ภาษาอังกฤษ) ให้ใช้บริการในช่องที่ 3 และ 4

ผลการทดลองระบบสามารถลำดับบัตรคิวได้ โดยเริ่มจากการรับข้อมูลมาจากการสแกนแถบรหัสบาร์โค้ด ข้อมูลที่ได้นำไปเปิดฐานข้อมูลที่มีอยู่ในโปรแกรมรอสัญญาณตอบรับจากผู้ให้บริการ เมื่อช่องบริการใดว่างส่งสัญญาณมาโปรแกรมจะส่งชื่อลำดับแรกแสดงที่จอแสดงผล เรียกให้ผู้มาใช้บริการทราบว่าต้องไปที่ช่องให้บริการใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปและวิจารณ์

จากการทดลองได้ผลการทดลองที่น่าพอใจระดับหนึ่ง เครื่องสามารถลำดับบัตรคิวและอ่านข้อมูลจากการสแกนบาร์โค้ดได้ตามความต้องการที่ออกแบบไว้ แต่ในบางส่วนของการทำงานยังมีข้อที่ควรปรับปรุงอยู่ดังนี้

ในส่วนของแผงแสดงผลความสว่าง ของแอลอีดียังไม่ดีพอเพราะคุณภาพของหลอดแอลอีดีที่ใช้ อยู่ในขั้นต่ำ หากต้องการประสิทธิภาพที่ดีกว่าก็จำเป็นที่จะต้องเพิ่มค่าใช้จ่ายอีก

ในส่วนของแผงควบคุมรูปลักษณ์ไม่สวยหรือน่าดูนักเพราะผ่านการทดสอบหรือทดลองมาหลายครั้งจึงมีบางจุดที่ต้องเพิ่มหรือแก้ไขกันเฉพาะหน้า เช่นมีการใช้สายต่อจุดบางจุดเข้าด้วยกัน การตัดลายทองแดงของแผ่นวงจรส่วนที่เกินออก เป็นต้น

เมื่อดูผลโดยรวมก็เป็นที่น่าพอใจเพราะได้ผลตามความต้องการที่ได้ออกแบบไว้ แต่อย่างไรก็ตามเมื่อเทียบกับที่มีในท้องตลาดก็ไม่ดีพอที่จะออกจำหน่ายหรือหวังผลทางธุรกิจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. อุดม จีนประดับ , " ไมโครคอนโทรลเลอร์ MCS – 51 " , สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ , 256 หน้า , 2541
2. " Application Note and Design Manual for IDS 's Single Chip Voice Record/Playback Device" , U.S. Patent and Treadmark
3. สุนทร วิทูสุรพจน์ , " การโปรแกรมภาษาแอซแซมบลี" , บริษัท ซีเอ็ดยูเคชั่น จำกัด มหาชน, 198 หน้า , 2537
4. " Barcode Symbol for Uniform commodity Code ", JIS X 0501-1985
5. "American National Standard for Material Handing Bar Code Symbol on Unit Loads and Transport Package ", ANSI MH10.8-1983
6. ไพบูลย์ ศิระพัฒน์ และ พลผดุง ผดุงกุล , " โครงข่ายการเก็บข้อมูลด้วยรหัสแถบ", การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 16 , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , พ.ศ. 2536

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS Static RAM 16K (2K x 8-Bit)

IDT6116SA
IDT6116LA

Features

- **High-speed access and chip select times**
  - *Military: 20/25/35/45/55/70/90/120/150ns (max.)*
  - *Industrial: 20/25/35/45ns (max.)*
  - *Commercial: 15/20/25/35/45ns (max.)*
- **Low-power consumption**
- **Battery backup operation**
  - *2V data retention voltage (LA version only)*
- **Produced with advanced CMOS high-performance technology**
- **CMOS process virtually eliminates alpha particle soft-error rates**
- **Input and output directly TTL-compatible**
- **Static operation: no clocks or refresh required**
- **Available in ceramic and plastic 24-pin DIP, 24-pin Thin Dip, 24-pin SOIC and 24-pin SOJ**
- **Military product compliant to MIL-STD-883, Class B**

Description

The IDT6116SA/LA is a 16,384-bit high-speed static RAM organized as 2K x 8. It is fabricated using IDT's high-performance, high-reliability CMOS technology.

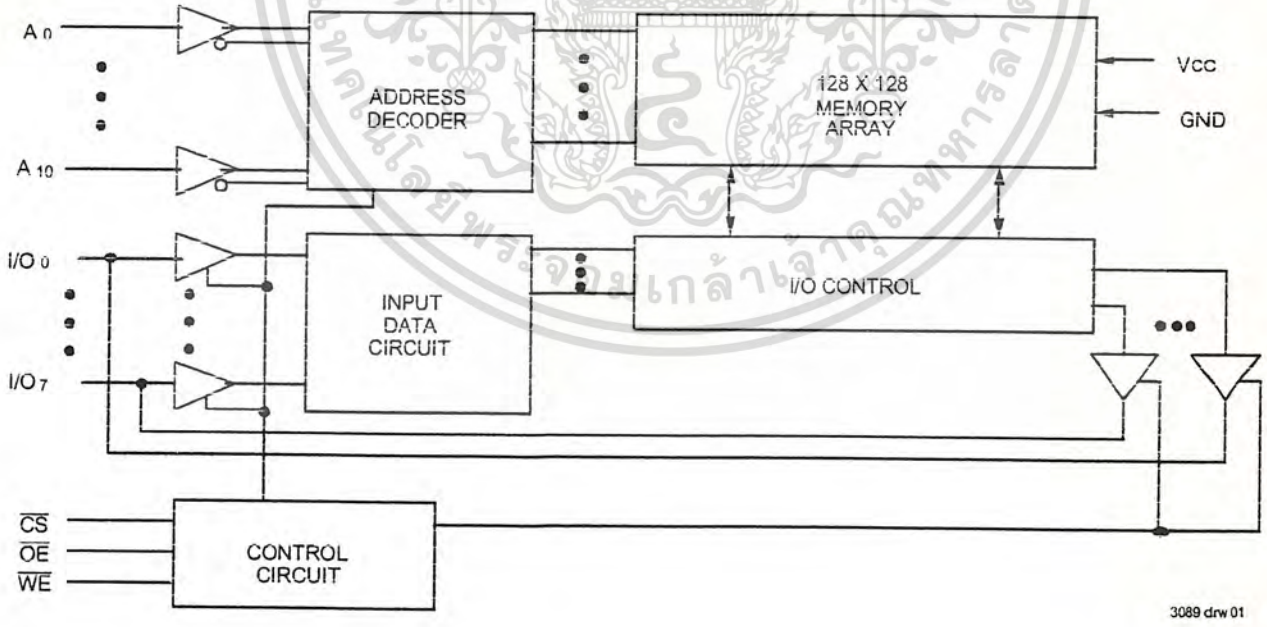
Access times as fast as 15ns are available. The circuit also offers a reduced power standby mode. When $\overline{CS}$ goes HIGH, the circuit will automatically go to, and remain in, a standby power mode, as long as $\overline{CS}$ remains HIGH. This capability provides significant system level power and cooling savings. The low-power (LA) version also offers a battery backup data retention capability where the circuit typically consumes only 1µW to 4µW operating off a 2V battery.

All inputs and outputs of the IDT6116SA/LA are TTL-compatible. Fully static asynchronous circuitry is used, requiring no clocks or refreshing for operation.

The IDT6116SA/LA is packaged in 24-pin 600 and 300 mil plastic or ceramic DIP, 24-lead gull-wing SOIC, and 24-lead J-bend SOJ providing high board-level packing densities.

Military grade product is manufactured in compliance to the latest version of MIL-STD-883, Class B, making it ideally suited to military temperature applications demanding the highest level of performance and reliability.

Functional Block Diagram



3089 drw 01

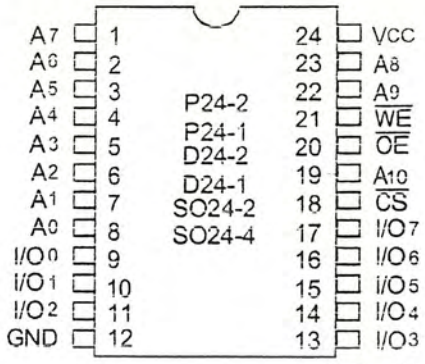
FEBRUARY 2001

©2000 Integrated Device Technology, Inc.

DSC-3089/03

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Configurations



3089 drw 02

DIP/SOIC/SOJ
Top View

Pin Description

Name	Description
A_0 - A_{10}	Address Inputs
I/O_0 - I/O_7	Data Input/Output
$\overline{CS}$	Chip Select
$\overline{WE}$	Write Enable
$\overline{OE}$	Output Enable
V_{CC}	Power
GND	Ground

3089 tbl 01

Truth Table(1)

Mode	$\overline{CS}$	$\overline{OE}$	$\overline{WE}$	I/O
Standby	H	X	X	High-Z
Read	L	L	H	$DATA_{OUT}$
Read	L	H	H	High-Z
Write	L	X	L	$DATA_{IN}$

3089 tbl 02

NOTE:
1. H = V_{IH}, L = V_{IL}, X = Don't Care.

Capacitance (T_A = +25°C, f = 1.0 MHz)

Symbol	Parameter(1)	Conditions	Max.	Unit
C_{IN}	Input Capacitance	V_{IN} = 0V	8	pF
$C_{I/O}$	I/O Capacitance	V_{OUT} = 0V	8	pF

3089 tbl 03

NOTE:
1. This parameter is determined by device characterization, but is not production tested.

Absolute Maximum Ratings(1)

Symbol	Rating	Com'l.	Mil.	Unit
V_{TERM}(2)	Terminal Voltage with Respect to GND	-0.5 to +7.0	-0.5 to +7.0	V
T_A	Operating Temperature	0 to +70	-55 to +125	°C
T_{BIAS}	Temperature Under Bias	-55 to +125	-65 to +135	°C
T_{STG}	Storage Temperature	-55 to +125	-65 to +150	°C
P_T	Power Dissipation	1.0	1.0	W
I_{OUT}	DC Output Current	50	50	mA

3089 tbl 04

NOTES:
1. Stresses greater than those listed under ABSOLUTE MAXIMUM RATINGS may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect reliability.
2. V_{TERM} must not exceed V_{CC} +0.5V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Recommended Operating Temperature and Supply Voltage

Grade	Ambient Temperature	GND	Vcc
Military	-55°C to +125°C	0V	5.0V ± 10%
Industrial	-45°C to +85°C	0V	5.0V ± 10%
Commercial	0°C to +70°C	0V	5.0V ± 10%

3089 tbl 05

Recommended DC Operating Conditions

Symbol	Parameter	Min.	Typ.	Max.	Unit
V_{CC}	Supply Voltage	4.5	5.0	5.5[2]	V
GND	Ground	0	0	0	V
V_{IH}	Input High Voltage	2.2	3.5	Vcc +0.5	V
V_{IL}	Input Low Voltage	-0.5[1]	—	0.8	V

3089 tbl 06

NOTES:
1. V_{IL} (min.) = –3.0V for pulse width less than 20ns, once per cycle.
2. V_{IN} must not exceed Vcc +0.5V.

DC Electrical Characteristics
(Vcc = 5.0V ± 10%)

Symbol	Parameter	Test Conditions		IDT6116SA Min.	IDT6116SA Max.	IDT6116LA Min.	IDT6116LA Max.	Unit
$\|I_{LI}\|$	Input Leakage Current	Vcc = Max., V_{IN} = GND to Vcc	MIL. COM'L.	— —	10 5	— —	5 2	µA
$\|I_{LO}\|$	Output Leakage Current	Vcc = Max., $\overline{CS}$ = V_{IH}, V_{OUT} = GND to Vcc	MIL. COM'L.	— —	10 5	— —	5 2	µA
V_{OL}	Output Low Voltage	I_{OL} = 8mA, Vcc = Min.		—	0.4	—	0.4	V
V_{OH}	Output High Voltage	I_{OH} = -4mA, Vcc = Min.		2.4	—	2.4	—	V

3089 tbl 07

DC Electrical Characteristics[1]
(Vcc = 5.0V ± 10%, V_{LC} = 0.2V, V_{HC} = Vcc - 0.2V)

Symbol	Parameter	Power	6116SA15 Com'l Only	6116SA20 6116LA20 Com'l & Ind	6116SA20 6116LA20 Mil	6116SA25 6116LA25 Com'l & Ind	6116SA25 6116LA25 Mil	6116SA35 6116LA35 Com'l. & Ind.	6116SA35 6116LA35 Mil	Unit
I_{CC1}	Operating Power Supply Current $\overline{CS}$ ≤ V_{IL}, Outputs Open Vcc = Max., f = 0	SA	105	105	130	80	90	80	90	mA
		LA	95	95	120	75	85	75	85	
I_{CC2}	Dynamic Operating Current $\overline{CS}$ ≤ V_{IL}, Outputs Open Vcc = Max., f = f_{MAX}[2]	SA	150	130	150	120	135	100	115	mA
		LA	140	120	140	110	125	95	105	
I_{SB}	Standby Power Supply Current (TTL Level) $\overline{CS}$ ≥ V_{IH}, Outputs Open Vcc = Max., f = f_{MAX}[2]	SA	40	40	50	40	45	25	35	mA
		LA	35	35	45	35	40	25	30	
I_{SB1}	Full Standby Power Supply Current (CMOS Level) $\overline{CS}$ ≥ V_{HC}, Vcc = Max., V_{IN} ≤ V_{LC} or V_{IN} ≥ V_{HC}, f = 0	SA	2	2	10	2	10	2	10	mA
		LA	0.1	0.1	0.9	0.1	0.9	0.1	0.9	

3089 tbl 08

NOTES:
1. All values are maximum guaranteed values.
2. f_{MAX} = 1/t_{RC}, only address inputs are cycling at f_{MAX}, f = 0 means address inputs are not changing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC Electrical Characteristics[1] (continued)

(V_{CC} = 5.0V ± 10%, V_{LC} = 0.2V, V_{HC} = V_{CC} - 0.2V)

Symbol	Parameter	Power	6116SA45 6116LA45 Com'l & Ind	6116SA45 6116LA45 Mil	6116SA55 6116LA55 Mil Only	6116SA70 6116LA70 Mil Only	6116SA90 6116LA90 Mil Only	6116SA120 6116LA120 Mil Only	6116SA150 6116LA150 Mil Only	Unit
I_{CC1}	Operating Power Supply Current, $\overline{CS} \leq V_{IL}$, Outputs Open, V_{CC} = Max., f = 0	SA	80	90	90	90	90	90	90	mA
		LA	75	85	85	85	85	85	85	
I_{CC2}	Dynamic Operating Current, $\overline{CS} \leq V_{IL}$, Outputs Open, V_{CC} = Max., f = f_{MAX}[2]	SA	100	100	100	100	100	100	90	mA
		LA	90	95	90	90	85	85	85	
I_{SB}	Standby Power Supply Current (TTL Level) $\overline{CS} \geq V_{IH}$, Outputs Open, V_{CC} = Max., f = f_{MAX}[2]	SA	25	25	25	25	25	25	25	mA
		LA	20	20	20	20	25	15	15	
I_{SB1}	Full Standby Power Supply Current (CMOS Level), $\overline{CS} \geq V_{HC}$, V_{CC} = Max., $V_{IN} \leq V_{LC}$ or $V_{IN} \geq V_{HC}$, f = 0	SA	2	10	10	10	10	10	10	mA
		LA	0.1	0.9	0.9	0.9	0.9	0.9	0.9	

3089 tbl 09

NOTES:
1. All values are maximum guaranteed values.
2. $f_{MAX} = 1/t_{RC}$, only address inputs are toggling at f_{MAX}. f = 0 means address inputs are not changing.

Data Retention Characteristics Over All Temperature Ranges

(LA Version Only) (V_{LC} = 0.2V, V_{HC} = V_{CC} – 0.2V)

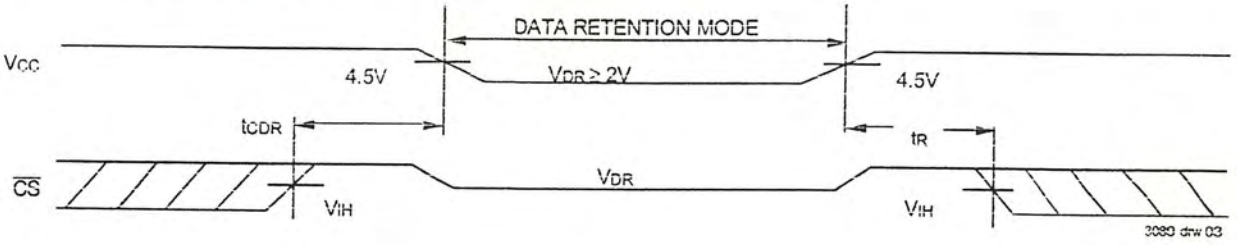
Symbol	Parameter	Test Condition		Min.	Typ.[3] V_{CC} @ 2.0V	Typ.[3] V_{CC} @ 3.0V	Max. V_{CC} @ 2.0V	Max. V_{CC} @ 3.0V	Unit
V_{DR}	V_{CC} for Data Retention			2.0					V
I_{CCDR}	Data Retention Current	$\overline{CS} \geq V_{HC}$, $V_{IN} \geq V_{HC}$ or $\leq V_{LC}$	MIL.	—	0.5	1.5	200	300	µA
			COM'L.	—	0.5	1.5	20	30	
t_{CDR}[3]	Chip Deselect to Data Retention Time			—	0	—	—	—	ns
t_R[3]	Operation Recovery Time			t_{RC}[2]	—	—	—	—	ns
I_{LI}	Input Leakage Current			—	—	—	2	2	µA

3089 tbl 10

NOTES:
1. T_A = + 25°C
2. t_{RC} = Read Cycle Time.
3. This parameter is guaranteed by device characterization, but is not production tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Low Vcc Data Retention Waveform



AC Test Conditions

Input Pulse Levels	GND to 3.0V
Input Rise/Fall Times	5ns
Input Timing Reference Levels	1.5V
Output Reference Levels	1.5V
AC Test Load	See Figures 1 and 2

3089 tbl 11

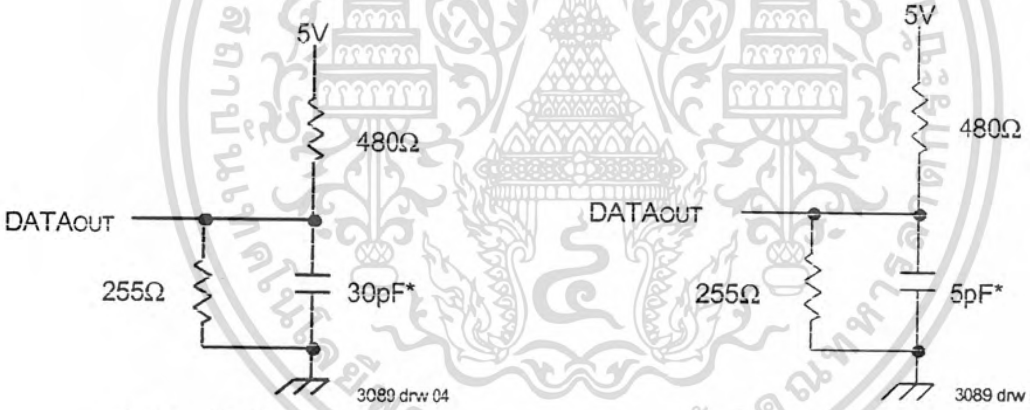


Figure 1. AC Test Load

Figure 2. AC Test Load
(for tOLZ, tCLZ, tOHZ, tWHZ, tCHZ & tOW)

*Including scope and jig.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC74HC4514

1-of-16 Decoder/Demultiplexer with Address Latch

High–Performance Silicon–Gate CMOS

The MC74HC4514 is identical in pinout to the MC14514B metal–gate CMOS device. The device inputs are compatible with standard CMOS outputs, with pullup resistors; they are compatible with LSTTL outputs.

This device consists of a 4–bit storage latch with a Latch Enable and Chip Select input. When a low signal is applied to the Latch Enable input, the Address is stored, and decoded. When the Chip Select input is high, all sixteen outputs are forced to a low level.

The Chip Select input is provided to facilitate the chip–select, demultiplexing, and cascading functions.

The demultiplexing function is accomplished by using the Address inputs to select the desired device output, and then by using the Chip Select as a data input.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 µA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 268 FETs or 67 Equivalent Gates

N SUFFIX
PLASTIC PACKAGE
CASE 724–03

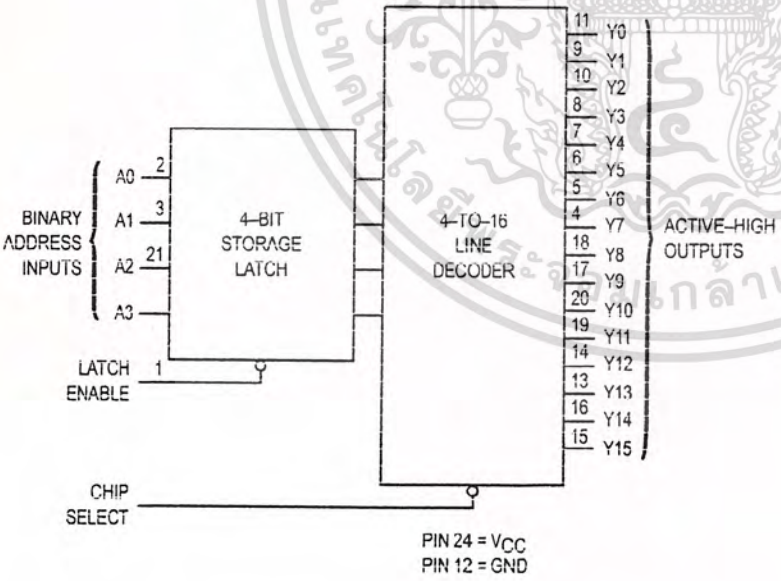
DW SUFFIX
SOIC PACKAGE
CASE 751E–04

ORDERING INFORMATION

MC74HCXXXXN	Plastic
MC74HCXXXXDW	SOIC

PIN ASSIGNMENT

LOGIC DIAGRAM



© Motorola, Inc. 1995

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 1.5 to V_{CC} + 1.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 50	mA
P_D	Power Dissipation in Still Air — Plastic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP)	260	°C

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				– 55 to 25°C	≤ 85°C	≤ 125°C	
V_{IH}	Minimum High–Level Input Voltage	V_{out} = 0.1 V or V_{CC} – 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = 0.1 V or V_{CC} – 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA	4.5	3.98	3.84	3.70	
		$\|I_{out}\|$ ≤ 5.2 mA	6.0	5.48	5.34	5.20	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA	4.5	0.26	0.33	0.40	
		$\|I_{out}\|$ ≤ 5.2 mA	6.0	0.26	0.33	0.40	
I_{in}	Maximum Input Leakage Current	V_{in} = V_{CC} or GND	6.0	+ 0.1	+ 1.0	+ 1.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	V_{in} = V_{CC} or GND I_{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Chip Select to Output Y (Figures 1 and 5)	2.0 4.5 6.0	175 35 30	220 44 37	265 53 45	ns
t_{PLH}	Maximum Propagation Delay, Input A to Output Y (Figures 2 and 5)	2.0 4.5 6.0	230 46 39	290 58 49	345 69 59	ns
t_{PHL}		2.0 4.5 6.0	175 35 30	220 44 37	265 53 45	
t_{PLH}	Maximum Propagation Delay, Latch Enable to Output Y (Figures 3 and 5)	2.0 4.5 6.0	230 46 39	290 58 49	345 69 59	ns
t_{PHL}		2.0 4.5 6.0	175 35 30	220 44 37	265 53 45	
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 5)	2.0 4.5 6.0	75 15 13	95 19 16	110 22 19	ns
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTES:
1. For propagation delays with loads other than 50 pF, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).
2. Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

		Typical @ 25°C, V_{CC} = 5.0 V	
C_{PD}	Power Dissipation Capacitance (Per Package)*	70	pF

* Used to determine the no–load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

TIMING REQUIREMENTS (Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
t_{su}	Minimum Setup Time, Input A to Latch Enable (Figure 4)	2.0 4.5 6.0	100 20 17	125 25 21	150 30 26	ns
t_h	Minimum Hold Time, Latch Enable to Input A (Figure 4)	2.0 4.5 6.0	5 5 5	5 5 5	5 5 5	ns
t_w	Minimum Pulse Width, Latch Enable (Figure 3)	2.0 4.5 6.0	80 16 14	100 20 17	120 24 20	ns
t_r, t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0 4.5 6.0	1000 500 400	1000 500 400	1000 500 400	ns

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING WAVEFORMS

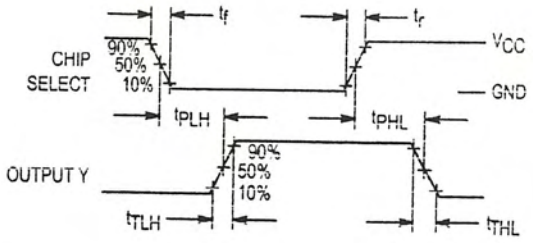


Figure 1.

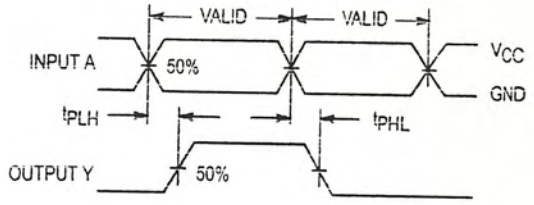


Figure 2.

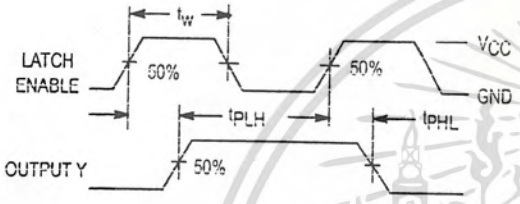


Figure 3.

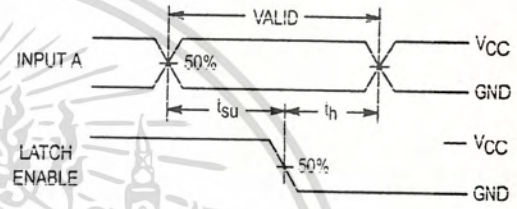
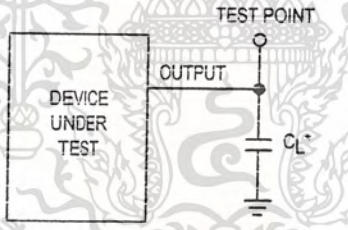


Figure 4.



* Includes all probe and jig capacitance

Figure 5. Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FUNCTION TABLE

Latch Enable	Chip Select	Address Inputs				Selected Output (High)
		A3	A2	A1	A0	
H	L	L	L	L	L	Y0
H	L	L	L	L	H	Y1
H	L	L	L	H	L	Y2
H	L	L	L	H	H	Y3
H	L	L	H	L	L	Y4
H	L	L	H	L	H	Y5
H	L	L	H	H	L	Y6
H	L	L	H	H	H	Y7
H	L	H	L	L	L	Y8
H	L	H	L	L	H	Y9
H	L	H	L	H	L	Y10
H	L	H	L	H	H	Y11
H	L	H	H	L	L	Y12
H	L	H	H	L	H	Y13
H	L	H	H	H	L	Y14
H	L	H	H	H	H	Y15
X	H	X	X	X	X	All Outputs = L
L	L	X	X	X	X	Latched Data

PIN DESCRIPTIONS

ADDRESS INPUTS

A0, A1, A2, A3 (Pins 2, 3, 21, 22)

Address Inputs. These inputs are decoded to produce a high level on one of 16 outputs. The inputs are arranged such that A3 is the most–significant bit and A0 is the least–significant bit. The decimal equivalent of the binary input address indicates which of the 16 data outputs, Y0–Y15, is selected.

OUTPUTS

Y0 – Y15 (Pins 11, 9, 10, 8, 7, 6, 5, 4, 18, 17, 20, 19, 14, 13, 16, 15)

Active–High Outputs. These outputs produce a high level when selected (Latch Enable = H, Chip Select = L) and are at a low level when not selected.

CONTROL INPUTS

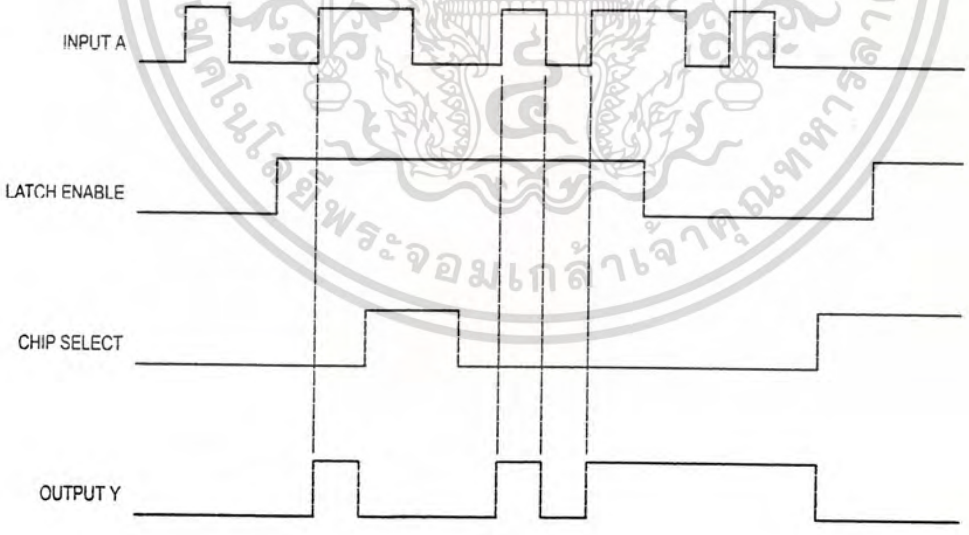
Latch Enable (Pin 1)

Latch Enable Input. A low level on this input stores the data on the Address data inputs in the 4–bit latch. A high level on the Latch Enable input makes the latch transparent and allows the outputs to follow the inputs. Note that the data is latched only while the Latch Enable input is at a low level.

Chip Select (Pin 23)

Chip Select Input. A high on this input produces a low level on all outputs, regardless of what appears at the address or Latch Enable inputs. A low level on the Chip Select input allows the selected output to produce a high level.

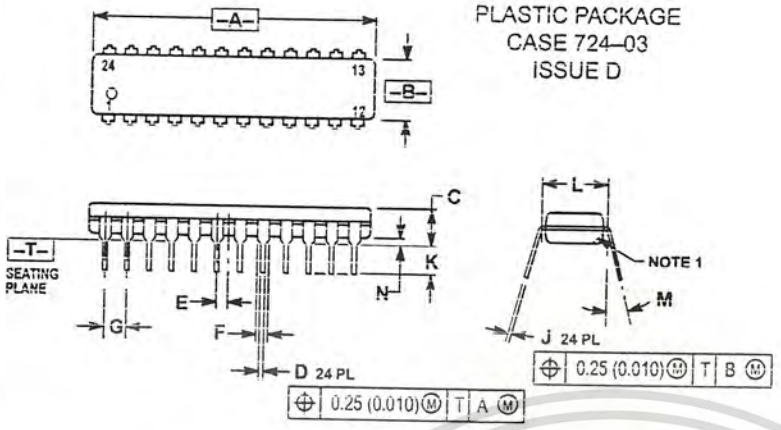
TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

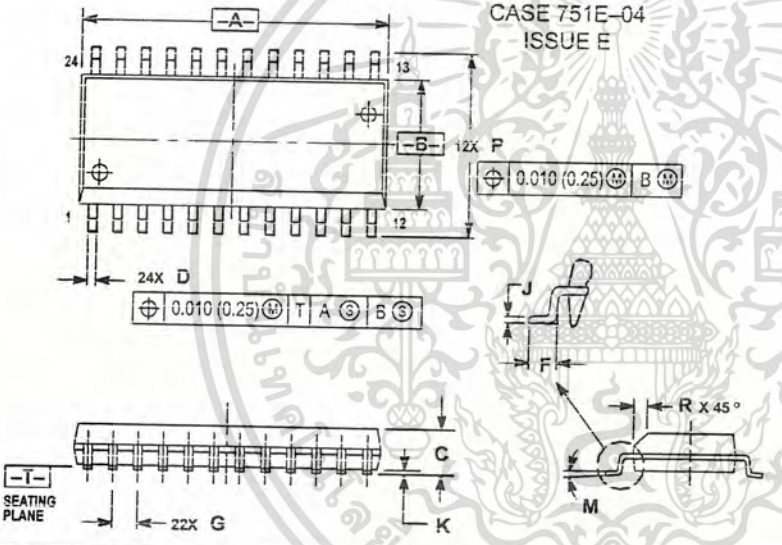
N SUFFIX
PLASTIC PACKAGE
CASE 724–03
ISSUE D



NOTES:
1. CHAMFERED CONTOUR OPTIONAL.
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
4. CONTROLLING DIMENSION: INCH.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	1.230	1.265	31.25	32.13
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.020	0.38	0.51
E	0.050 BSC		1.27 BSC	
F	0.040	0.060	1.02	1.52
G	0.100 BSC		2.54 BSC	
J	0.007	0.012	0.18	0.30
K	0.110	0.140	2.80	3.55
L	0.300 BSC		7.62 BSC	
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

DW SUFFIX
PLASTIC SOIC PACKAGE
CASE 751E–04
ISSUE E



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	15.25	15.54	0.601	0.612
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.41	0.90	0.016	0.035
G	1.27 BSC		0.050 BSC	
J	0.23	0.32	0.009	0.013
K	0.13	0.29	0.005	0.011
M	0°	8°	0°	8°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and M are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA/EUROPE: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1–800–441–2447

MFAX: RMFAX0@email.sps.mot.com –TOUCHTONE (602) 244–6609
INTERNET: http://Design–NET.com

JAPAN: Nippon Motorola Ltd.; Tatsumi–SPD–JLDC, Toshikatsu Otsuki,
6F Seibu–Butsuryu–Center, 3–14–2 Tatsumi Koto–Ku, Tokyo 135, Japan. 03–3521–8315

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852–26629298

MOTOROLA

◊ CODELINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12-Stage Binary Ripple Counter

High–Performance Silicon–Gate CMOS

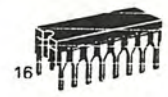
MC54/74HC4040A

The MC54/74C4040A is identical in pinout to the standard CMOS MC14040. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of 12 master–slave flip–flops. The output of each flip–flop feeds the next and the frequency at each output is half of that of the preceding one. The state counter advances on the negative–going edge of the Clock input. Reset is asynchronous and active–high.

State changes of the Q outputs do not occur simultaneously because of internal ripple delays. Therefore, decoded output signals are subject to decoding spikes and may have to be gated with the Clock of the HC4040A for some designs.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 µA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance With JEDEC Standard No. 7A Requirements
- Chip Complexity: 398 FETs or 99.5 Equivalent Gates



J SUFFIX
CERAMIC PACKAGE
CASE 620–10

N SUFFIX
PLASTIC PACKAGE
CASE 648–08

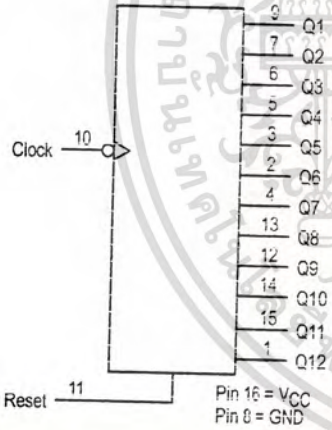
D SUFFIX
SOIC PACKAGE
CASE 751B–05

DT SUFFIX
TSSOP PACKAGE
CASE 948F–01

ORDERING INFORMATION

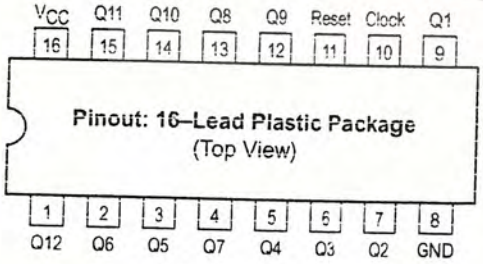
MC54HCXXXXAJ	Ceramic
MC74HCXXXXAN	Plastic
MC74HCXXXXAD	SOIC
MC74HCXXXXADT	TSSOP

LOGIC DIAGRAM



FUNCTION TABLE

Clock	Reset	Output State
⎍	L	No Change
⎍	L	Advance to Next State
X	H	All Outputs Are Low



© Motorola, Inc. 1995

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
	TSSOP Package†	450	
T_{stg}	Storage Temperature Range	65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	Plastic DIP, SOIC or TSSOP Package	260	
	Ceramic DIP	300	

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
Ceramic DIP: – 10 mW/°C from 100° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C
TSSOP Package: – 6.1 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature Range, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 3.0 V	0	600	
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Condition	V_{CC} V	Guaranteed Limit			Unit
				–55 to 25°C	≤85°C	≤125°C	
V_{IH}	Minimum High–Level Input Voltage	V_{out} = 0.1V or V_{CC} –0.1V $\|I_{out}\|$ ≤ 20μA	2.0	1.50	1.50	1.50	V
			3.0	2.10	2.10	2.10	
			4.5	3.15	3.15	3.15	
			6.0	4.20	4.20	4.20	
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = 0.1V or V_{CC} – 0.1V $\|I_{out}\|$ ≤ 20μA	2.0	0.50	0.50	0.50	V
			3.0	0.90	0.90	0.90	
			4.5	1.35	1.35	1.35	
			6.0	1.80	1.80	1.80	
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 2.4mA	3.0	2.48	2.34	2.20	
		$\|I_{out}\|$ ≤ 4.0mA	4.5	3.98	3.84	3.70	
		$\|I_{out}\|$ ≤ 5.2mA	6.0	5.48	5.34	5.20	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Condition	V_{CC} V	Guaranteed Limit			Unit
				–55 to 25°C	≤85°C	≤125°C	
		$V_{in} = V_{IH}$ or V_{IL} $\|I_{out}\| \le 2.4mA$	3.0	0.26	0.33	0.40	
		$\|I_{out}\| \le 4.0mA$	4.5	0.26	0.33	0.40	
		$\|I_{out}\| \le 5.2mA$	6.0	0.26	0.33	0.40	
I_{in}	Maximum Input Leakage Current	$V_{in} = V_{CC}$ or GND	6.0	±0.1	±1.0	±1.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	$V_{in} = V_{CC}$ or GND, $I_{out} = 0\mu A$	6.0	4	40	160	μA

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

AC CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			–55 to 25°C	<85°C	<125°C	
f_{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0	10	9.0	8.0	MHz
		3.0	15	14	12	
		4.5	30	28	25	
		6.0	50	45	40	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Clock to Q1* (Figures 1 and 4)	2.0	96	106	115	ns
		3.0	63	71	88	
		4.5	31	36	40	
		6.0	25	30	35	
t_{PHL}	Maximum Propagation Delay, Reset to Any Q (Figures 2 and 4)	2.0	45	52	65	ns
		3.0	30	36	40	
		4.5	30	35	40	
		6.0	26	32	35	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Qn to Qn+1 (Figures 3 and 4)	2.0	69	80	90	ns
		3.0	40	45	50	
		4.5	17	21	28	
		6.0	14	15	22	
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0	75	95	110	ns
		3.0	27	32	36	
		4.5	15	19	22	
		6.0	13	15	19	
C_{in}	Maximum Input Capacitance		10	10	10	pF

NOTE: For propagation delays with loads other than 50 pF, and information on typical parametric values, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

* For T_A = 25°C and C_L = 50 pF, typical propagation delay from Clock to other Q outputs may be calculated with the following equations:

V_{CC} = 2.0 V: t_p = [93.7 + 59.3 (n–1)] ns
V_{CC} = 3.0 V: t_p = [61.5 + 34.4 (n–1)] ns
V_{CC} = 4.5 V: t_p = [30.25 + 14.6 (n–1)] ns
V_{CC} = 6.0V: t_p = [24.4 + 12 (n–1)] ns

		Typical @ 25°C, V_{CC} = 5.0 V	
C_{PD}	Power Dissipation Capacitance (Per Package)*	31	pF

* Used to determine the no–load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING REQUIREMENTS (Input $t_r = t_f = 6$ ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			–55 to 25°C	≤85°C	≤125°C	
t_{rec}	Minimum Recovery Time, Reset Inactive to Clock (Figure 2)	2.0 3.0 4.5 6.0	30 20 5 4	40 25 8 6	50 30 12 9	ns
t_w	Minimum Pulse Width, Clock (Figure 1)	2.0 3.0 4.5 6.0	70 40 15 13	80 45 19 16	90 50 24 20	ns
t_w	Minimum Pulse Width, Reset (Figure 2)	2.0 3.0 4.5 6.0	70 40 15 13	80 45 19 16	90 50 24 20	ns
t_r, t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0 3.0 4.5 6.0	1000 800 500 400	1000 800 500 400	1000 800 500 400	ns

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

PIN DESCRIPTIONS

INPUTS

Clock (Pin 10)

Negative–edge triggering clock input. A high–to–low transition on this input advances the state of the counter.

Reset (Pin 11)

Active–high reset. A high level applied to this input asynchronously resets the counter to its zero state, thus forcing all Q outputs low.

OUTPUTS

Q1 thru Q12 (Pins 9, 7, 6, 5, 3, 2, 4, 13, 12, 14, 15, 1)

Active–high outputs. Each Qn output divides the Clock input frequency by 2^N.

SWITCHING WAVEFORMS

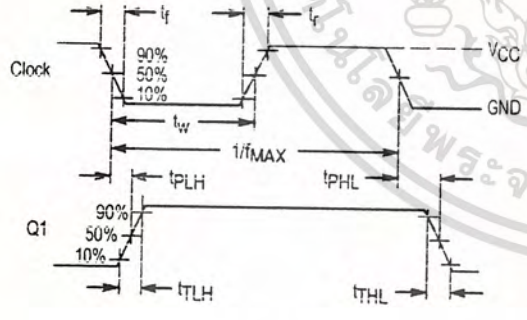


Figure 1.

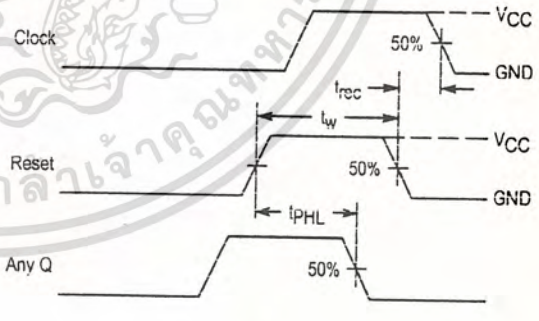


Figure 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54/74HC241A

Octal 3-State Noninverting Buffer/Line Driver/ Line Receiver

High–Performance Silicon–Gate CMOS

The MC54/74HC241A is identical in pinout to the LS241. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This octal noninverting buffer/line driver/line receiver is designed to be used with 3–state memory address drivers, clock drivers, and other sub–oriented systems. The device has noninverted outputs and two output enables. Enable A is active–low and Enable B is active–high.

The HC241A is similar in function to the HC244A and HC240A.

- Output Drive Capability: 15 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 134 FETs or 33.5 Equivalent Gates

J SUFFIX
CERAMIC PACKAGE
CASE 732–03

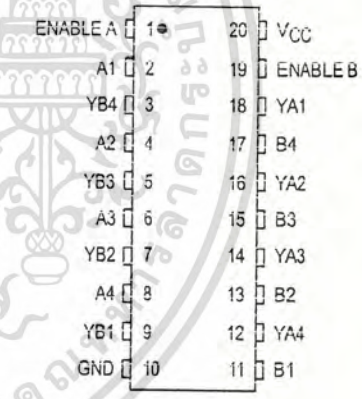
N SUFFIX
PLASTIC PACKAGE
CASE 738–03

DW SUFFIX
SOIC PACKAGE
CASE 751D–04

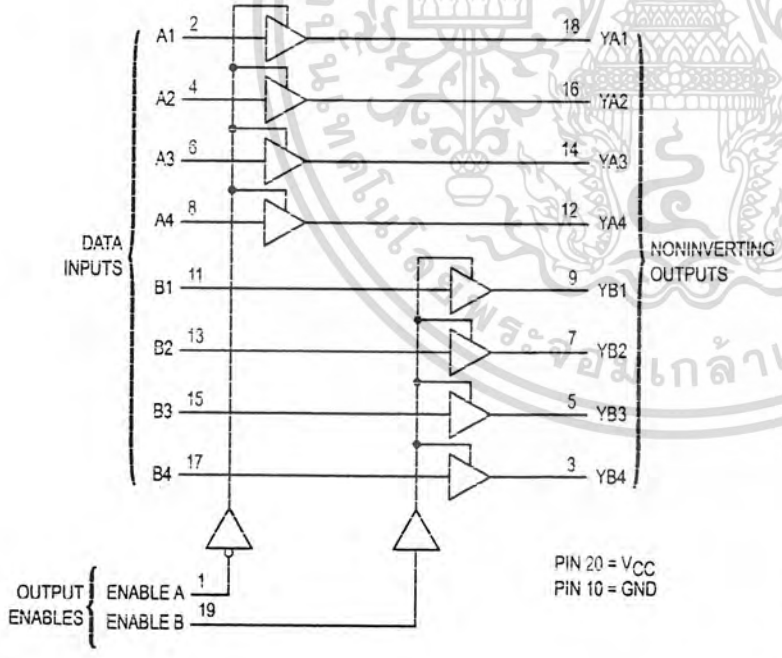
ORDERING INFORMATION

MC54HCXXXAJ	Ceramic
MC74HCXXXAN	Plastic
MC74HCXXXADW	SOIC

PIN ASSIGNMENT



LOGIC DIAGRAM



FUNCTION TABLE

Inputs		Output	Inputs		Output
Enable A	A	YA	Enable B	B	YB
L	L	L	H	L	L
L	H	H	H	H	H
H	X	Z	L	X	Z

Z = high impedance

© Motorola, Inc. 1997

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 35	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 75	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP†	750	mW
	SOIC Package†	500	
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds		°C
	(Plastic DIP or SOIC Package)	260	
	(Ceramic DIP)	300	

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
Ceramic DIP: – 10 mW/°C from 100° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				– 55 to 25°C	≤ 85°C	≤ 125°C	
V_{IH}	Minimum High–Level Input Voltage	V_{out} = V_{CC} – 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2.0	1.5	1.5	1.5	V
			3.0	2.1	2.1	2.1	
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2.0	0.5	0.5	0.5	V
			3.0	0.9	0.9	0.9	
			4.5	1.35	1.35	1.35	
			6.0	1.8	1.8	1.8	
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IH}, $\|I_{out}\|$ ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IH}, $\|I_{out}\|$ ≤ 2.4 mA	3.0	2.48	2.34	2.2	
		$\|I_{out}\|$ ≤ 6.0 mA	4.5	3.98	3.84	3.7	
		$\|I_{out}\|$ ≤ 7.8 mA	6.0	5.48	5.34	5.2	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IL}, $\|I_{out}\|$ ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
		V_{in} = V_{IL}, $\|I_{out}\|$ ≤ 2.4 mA	3.0	0.26	0.33	0.4	
		$\|I_{out}\|$ ≤ 6.0 mA	4.5	0.26	0.33	0.4	
		$\|I_{out}\|$ ≤ 7.8 mA	6.0	0.26	0.33	0.4	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				– 55 to 25°C	≤ 85°C	≤ 125°C	
I_{in}	Maximum Input Leakage Current	$V_{in} = V_{CC}$ or GND	6.0	±0.1	±1.0	±1.0	μA
I_{OZ}	Maximum Three–State Leakage Current	Output in High–Impedance State $V_{in} = V_{IL}$ or V_{IH} $V_{out} = V_{CC}$ or GND	6.0	±0.5	±5.0	±10	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	$V_{in} = V_{CC}$ or GND I_{out} = 0 μA	6.0	4.0	40	160	μA

NOTE: Information on typical parametric values along with high frequency or heavy load considerations, can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6.0 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Input A to Output Y (Figures 1 and 3)	2.0 3.0 4.5 6.0	90 45 18 15	115 60 23 20	135 70 27 23	ns
t_{PLZ}, t_{PHZ}	Maximum Propagation Delay, Output Enable to Y (Figures 2 and 4)	2.0 3.0 4.5 6.0	120 60 24 20	150 70 30 26	180 80 36 31	ns
t_{PZL}, t_{PZH}	Maximum Propagation Delay, Output Enable to Y (Figures 2 and 4)	2.0 3.0 4.5 6.0	90 60 18 15	115 70 23 20	135 80 27 23	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 3)	2.0 3.0 4.5 6.0	60 23 12 10	75 27 15 13	90 32 18 15	ns
C_{in}	Maximum Input Capacitance	—	10	10	10	pF
C_{out}	Maximum Three–State Output Capacitance (Output in High–Impedance State)	—	15	15	15	pF

NOTE: For propagation delays with loads other than 50 pF, and information on typical parametric values, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

		Typical @ 25°C, V_{CC} = 5.0 V	
C_{PD}	Power Dissipation Capacitance (Per Transceiver Channel)*	34	pF

* Used to determine the no–load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING WAVEFORMS

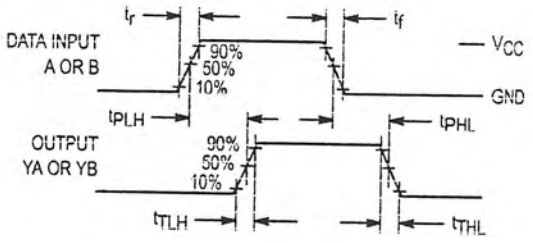


Figure 1.

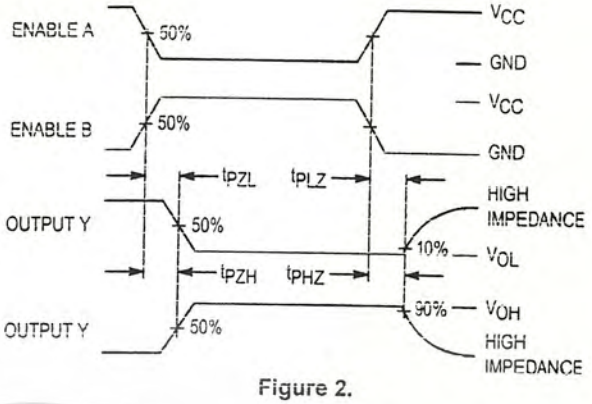
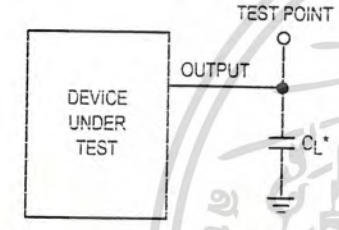
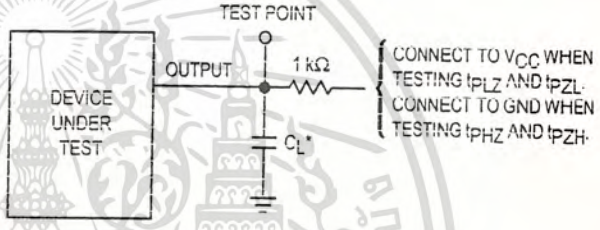


Figure 2.



* inciudes aii probe and jig capacitance

Figure 3. Test Circuit



* Includes aii probe and jig capacitance

Figure 4. Test Circuit

PIN DESCRIPTIONS

INPUTS

A1, A2, A3, A4, B1, B2, B3, B4
(Pins 2, 4, 6, 8, 11, 13, 15, 17)

Data input pins. Data on these pins appear in noninverted form on the corresponding Y outputs when the outputs are enabled.

CONTROLS

Enable A (Pin 1)

Output enable (active–low). When a low level is applied to this pin, the outputs of the "A" devices are enabled and the devices function as noninverting buffers. When a high level is applied, the outputs assume the high–impedance state.

Enable B (Pin 19)

Output enable (active–high). When a high level is applied to this pin, the outputs of the "B" devices are enabled and the devices function as noninverting buffers. When a low level is applied, the outputs assume the high–impedance state.

OUTPUTS

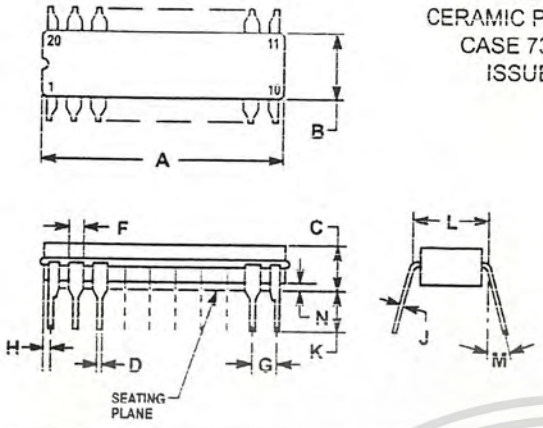
YA1, YA2, YA3, YA4, YB1, YB2, YB3, YB4
(Pins 18, 16, 14, 12, 9, 7, 5, 3)

Device outputs. Depending upon the state of the output–enable pins, these outputs are either noninverting outputs or high–impedance outputs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

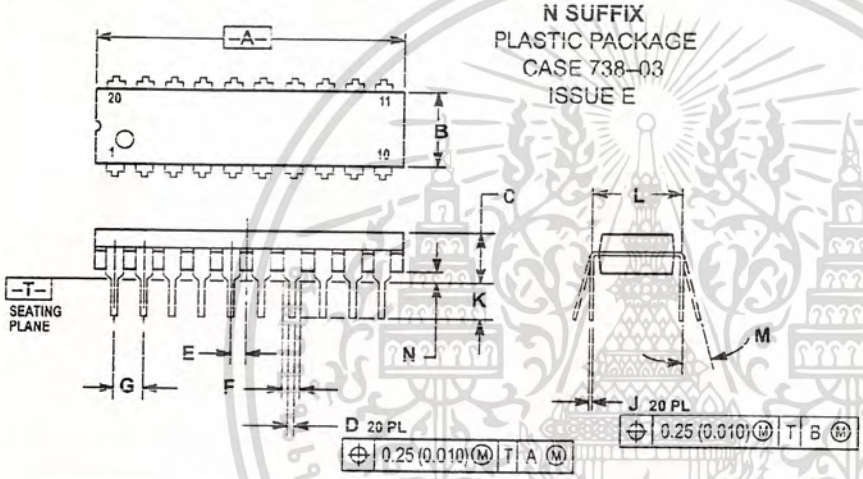
J SUFFIX
CERAMIC PACKAGE
CASE 732–03
ISSUE E



NOTES:
1. LEADS WITHIN 0.25 (0.010) DIAMETER, TRUE POSITION AT SEATING PLANE, AT MAXIMUM MATERIAL CONDITION.
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
3. DIMENSIONS A AND B INCLUDE MENISCUS.

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	23.88	25.15	0.940	0.990
B	6.60	7.49	0.260	0.295
C	3.81	5.08	0.150	0.200
D	0.38	0.56	0.015	0.022
F	1.40	1.65	0.055	0.065
G	2.54 BSC		0.100 BSC	
H	0.51	1.27	0.020	0.050
J	0.20	0.30	0.008	0.012
K	3.18	4.06	0.125	0.160
L	7.62 BSC		0.300 BSC	
M	0°	15°	0°	15°
N	0.25	1.02	0.010	0.040

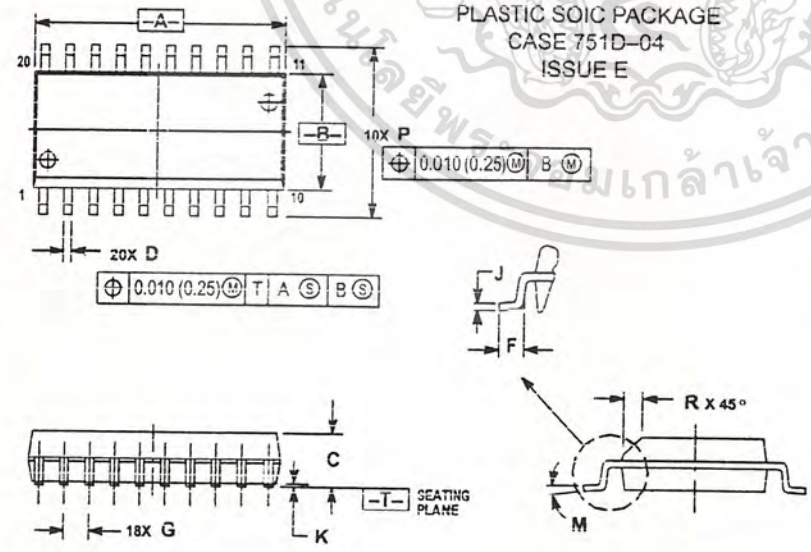
N SUFFIX
PLASTIC PACKAGE
CASE 738–03
ISSUE E



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.

DIM	INCHES MIN	INCHES MAX	MILLIMETERS MIN	MILLIMETERS MAX
A	1.010	1.070	25.66	27.17
B	0.240	0.260	6.10	6.60
C	0.150	0.180	3.81	4.57
D	0.015	0.022	0.39	0.55
E	0.050 BSC		1.27 BSC	
F	0.050	0.070	1.27	1.77
G	0.100 BSC		2.54 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.140	2.80	3.55
L	0.300 BSC		7.62 BSC	
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

DW SUFFIX
PLASTIC SOIC PACKAGE
CASE 751D–04
ISSUE E



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.150 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 (0.005) TOTAL IN EXCESS OF D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	12.65	12.95	0.499	0.510
B	7.40	7.60	0.292	0.299
C	2.35	2.65	0.093	0.104
D	0.35	0.49	0.014	0.019
F	0.50	0.90	0.020	0.035
G	1.27 BSC		0.050 BSC	
J	0.25	0.32	0.010	0.012
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	10.05	10.55	0.395	0.415
R	0.25	0.75	0.010	0.029

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54/74HC139A

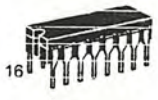
Dual 1-of-4 Decoder/ Demultiplexer

High–Performance Silicon–Gate CMOS

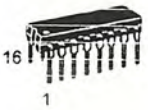
The MC54/74HC139A is identical in pinout to the LS139. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of two independent 1–of–4 decoders, each of which decodes a two–bit Address to one–of–four active–low outputs. Active–low Selects are provided to facilitate the demultiplexing and cascading functions. The demultiplexing function is accomplished by using the Address inputs to select the desired device output, and utilizing the Select as a data input.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS and TTL
- Operating Voltage Range: 2.0 to 6.0 V
- Low Input Current: 1.0 μA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 100 FETs or 25 Equivalent Gates



J SUFFIX
CERAMIC PACKAGE
CASE 620–10



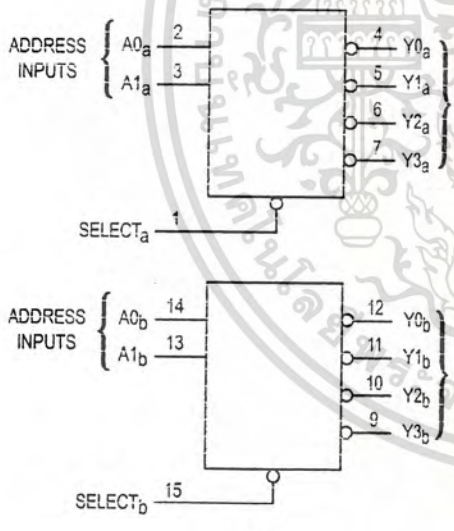
N SUFFIX
PLASTIC PACKAGE
CASE 648–08

D SUFFIX
SOIC PACKAGE
CASE 751B–05

ORDERING INFORMATION

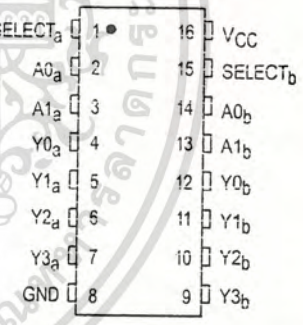
MC54HCXXXAJ	Ceramic
MC74HCXXXAN	Plastic
MC74HCXXXAD	SOIC

LOGIC DIAGRAM



PIN 16 = V_{CC}
PIN 8 = GND

PIN ASSIGNMENT



FUNCTION TABLE

Inputs			Outputs			
Select	A1	A0	Y0	Y1	Y2	Y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

X = don't care

© Motorola, Inc. 1995

MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 1.5 to V_{CC} + 1.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 25	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 50	mA
P_D	Power Dissipation in Still Air, Plastic or Ceramic DIP† SOIC Package†	750 500	mW
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	 260 300	°C

* Maximum Ratings are those values beyond which damage to the device may occur.
Functional operation should be restricted to the Recommended Operating Conditions.
†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
Ceramic DIP: – 10 mW/°C from 100° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C
For high frequency or heavy load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.
Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				– 55 to 25°C	≤ 85°C	≤ 125°C	
V_{IH}	Minimum High–Level Input Voltage	V_{out} = 0.1 V or V_{CC} – 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	1.5 3.15 4.2	1.5 3.15 4.2	1.5 3.15 4.2	V
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = 0.1 V or V_{CC} – 0.1 V $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	0.5 1.35 1.8	0.5 1.35 1.8	0.5 1.35 1.8	V
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	1.9 4.4 5.9	1.9 4.4 5.9	1.9 4.4 5.9	V
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA $\|I_{out}\|$ ≤ 5.2 mA	4.5 6.0	3.98 5.48	3.84 5.34	3.70 5.20	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 20 μA	2.0 4.5 6.0	0.1 0.1 0.1	0.1 0.1 0.1	0.1 0.1 0.1	V
		V_{in} = V_{IH} or V_{IL} $\|I_{out}\|$ ≤ 4.0 mA $\|I_{out}\|$ ≤ 5.2 mA	4.5 6.0	0.26 0.26	0.33 0.33	0.40 0.40	
I_{in}	Maximum Input Leakage Current	V_{in} = V_{CC} or GND	6.0	± 0.1	± 1.0	± 1.0	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	V_{in} = V_{CC} or GND I_{out} = 0 μA	6.0	4	40	160	μA

NOTE: Information on typical parametric values can be found in Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, input $t_r = t_f$ = 6.0 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Select to Output Y (Figures 1 and 3)	2.0 4.5 6.0	115 23 20	145 29 25	175 35 30	ns
t_{PLH}, t_{PHL}	Maximum Propagation Delay, Input A to Output Y (Figures 2 and 3)	2.0 4.5 6.0	115 23 20	145 29 25	175 35 30	ns
t_{TLH}, t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 3)	2.0 4.5 6.0	75 15 13	95 19 16	110 22 19	ns
C_{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTE: For propagation delays with loads other than 50 pF, and information on typical parametric values, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

		Typical @ 25°C, V_{CC} = 5.0 V	
C_{PD}	Power Dissipation Capacitance (Per Decoder)*	55	pF

* Used to determine the no–load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the Motorola High–Speed CMOS Data Book (DL129/D).

SWITCHING WAVEFORMS

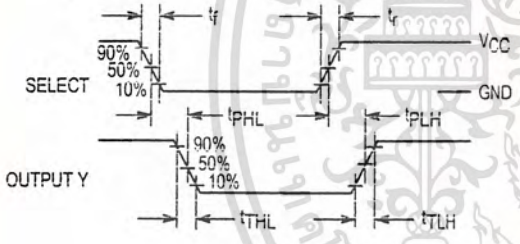


Figure 1.

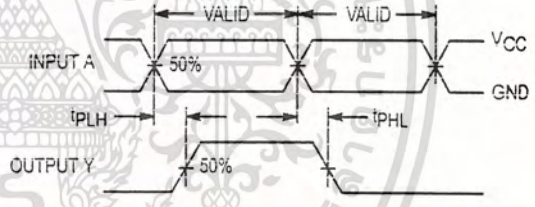
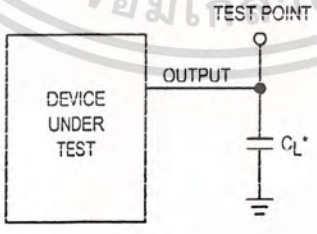


Figure 2.



* Includes all probe and jig capacitance

Figure 3. Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTIONS

ADDRESS INPUTS

$A0_a$, $A1_a$, $A0_b$, $A1_b$ (Pins 2, 3, 14, 13)

Address inputs. These inputs, when the respective 1–of–4 decoder is enabled, determine which of its four active–low outputs is selected.

CONTROL INPUTS

$Select_a$, $Select_b$ (Pins 1, 15)

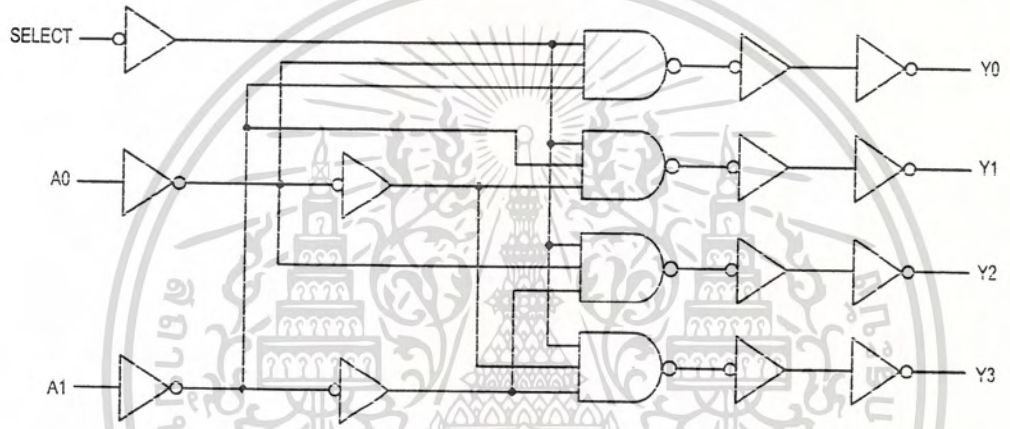
Active–low select inputs. For a low level on this input, the outputs for that particular decoder follow the Address inputs. A high level on this input forces all outputs to a high level.

OUTPUTS

$Y0_a$ – $Y3_a$, $Y0_b$ – $Y3_b$ (Pins 4 – 7, 12, 11, 10, 9)

Active–low outputs. These outputs assume a low level when addressed and the appropriate Select input is active. These outputs remain high when not addressed or the appropriate Select input is inactive.

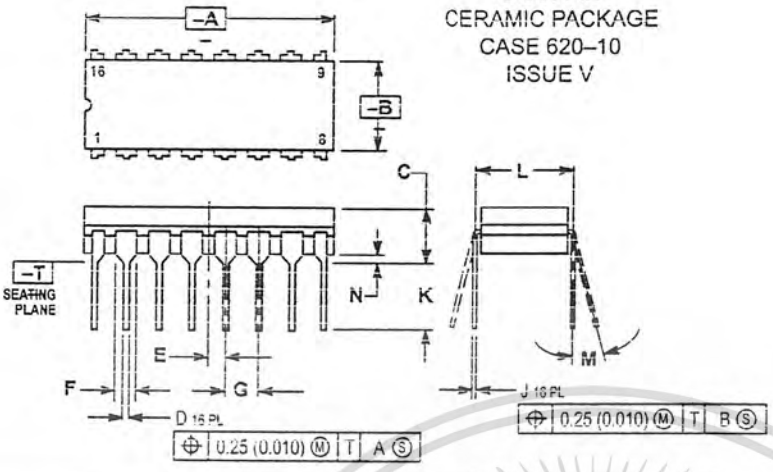
EXPANDED LOGIC DIAGRAM
(1/2 OF DEVICE)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

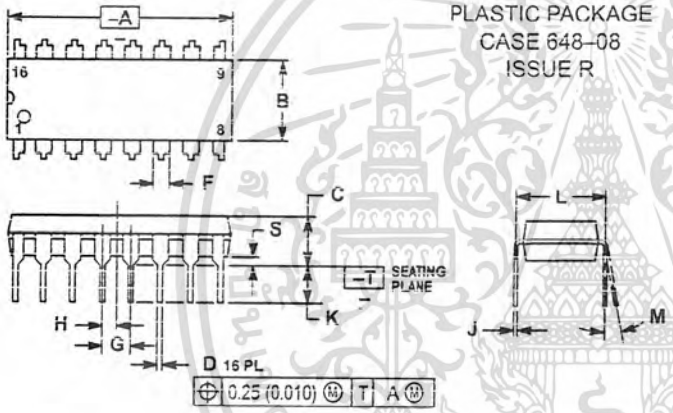
J SUFFIX
CERAMIC PACKAGE
CASE 620–10
ISSUE V



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
4. DIM F MAY NARROW TO 0.76 (0.030) WHERE THE LEAD ENTERS THE CERAMIC BODY.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.750	0.785	19.05	19.93
B	0.240	0.295	6.10	7.49
C	—	0.200	—	5.08
D	0.015	0.020	0.39	0.50
E	0.050 BSC		1.27 BSC	
F	0.055	0.065	1.40	1.65
G	0.100 BSC		2.54 BSC	
J	0.008	0.015	0.21	0.38
K	0.125	0.170	3.18	4.31
L	0.300 BSC		7.62 BSC	
M	0°	15°	0°	15°
N	0.020	0.040	0.51	1.01

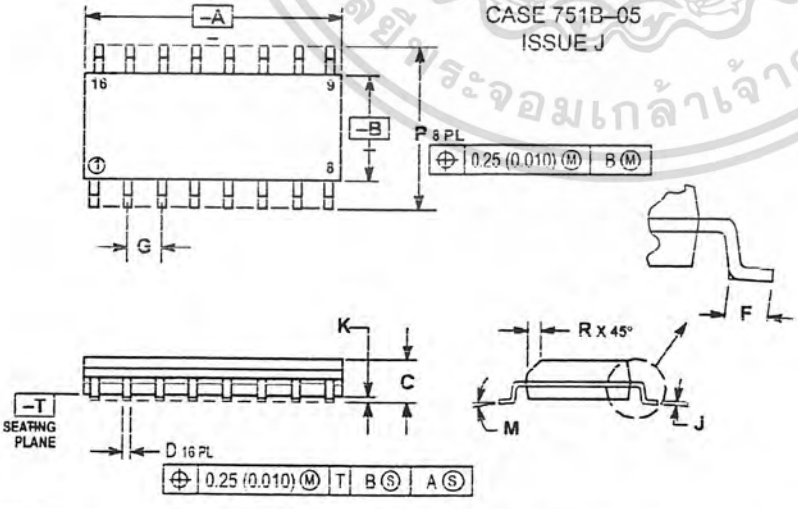
N SUFFIX
PLASTIC PACKAGE
CASE 648–08
ISSUE R



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.070	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

D SUFFIX
PLASTIC SOIC PACKAGE
CASE 751B–05
ISSUE J



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC54/74HC373A

Octal 3-State Non-Inverting Transparent Latch

High–Performance Silicon–Gate CMOS

The MC54/74HC373A is identical in pinout to the LS373. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

These latches appear transparent to data (i.e., the outputs change asynchronously) when Latch Enable is high. When Latch Enable goes low, data meeting the setup and hold time becomes latched.

The Output Enable input does not affect the state of the latches, but when Output Enable is high, all device outputs are forced to the high–impedance state. Thus, data may be latched even when the outputs are not enabled.

The HC373A is identical in function to the HC573A which has the data inputs on the opposite side of the package from the outputs to facilitate PC board layout.

The HC373A is the non–inverting version of the HC533A.

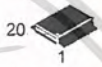
- Output Drive Capability: 15 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS and TTL
- Operating Voltage Range: 2.0 to 6.0 V
- Low Input Current: 1.0 µA
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 186 FETs or 46.5 Equivalent Gates

J SUFFIX
CERAMIC PACKAGE
CASE 732–03

N SUFFIX
PLASTIC PACKAGE
CASE 738–03

DW SUFFIX
SOIC PACKAGE
CASE 751D–04

SD SUFFIX
SSOP PACKAGE
CASE 940C–03

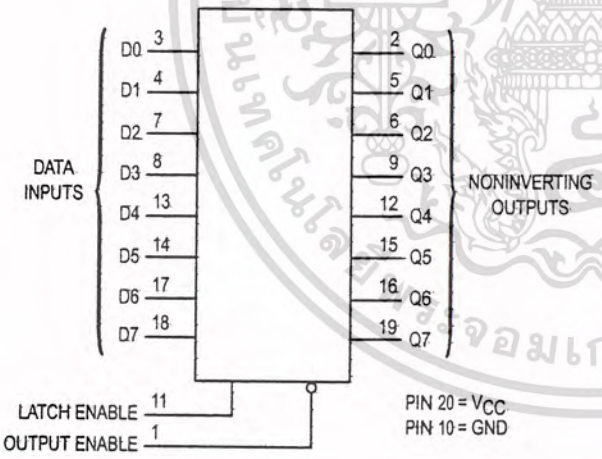


DT SUFFIX
TSSOP PACKAGE
CASE 948E–02

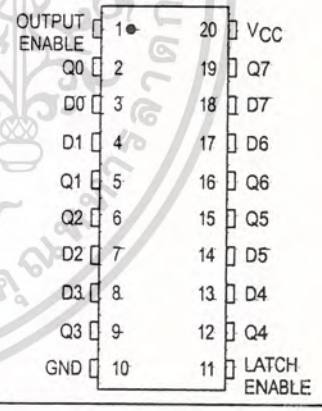
ORDERING INFORMATION

MC54HCXXXAJ	Ceramic
MC74HCXXXAN	Plastic
MC74HCXXXADW	SOIC
MC74HCXXXASD	SSOP
MC74HCXXXADT	TSSOP

LOGIC DIAGRAM



PIN ASSIGNMENT



Design Criteria	Value	Units
Internal Gate Count*	46.5	ea
Internal Gate Propagation Delay	1.5	ns
Internal Gate Power Dissipation	5.0	µW
Speed Power Product	0.0075	pJ

* Equivalent to a two–input NAND gate.

FUNCTION TABLE

Inputs			Output
Output Enable	Latch Enable	D	Q
L	H	H	H
L	H	L	L
L	L	X	No Change
H	X	X	Z

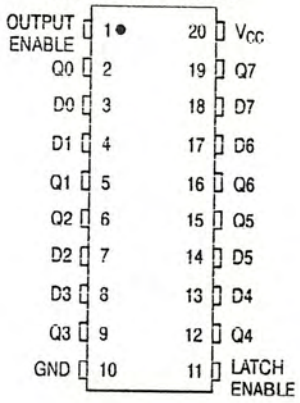
X = Don't Care
Z = High Impedance

© Motorola, Inc. 1997

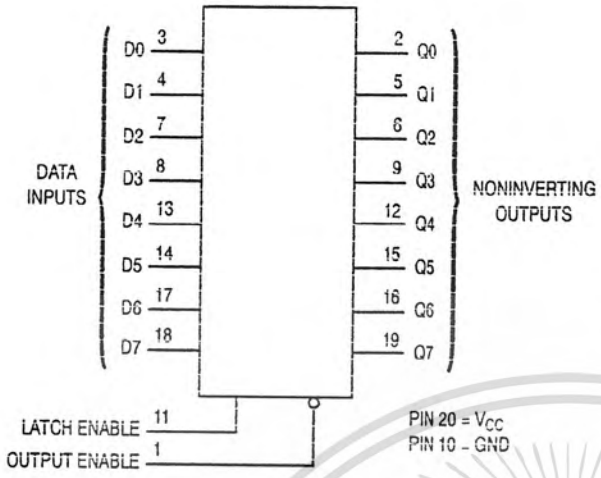
MOTOROLA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN ASSIGNMENT



LOGIC DIAGRAM



FUNCTION TABLE

Inputs			Output
Output Enable	Latch Enable	D	Q
L	H	H	H
L	H	L	L
L	L	X	No Change
H	X	X	Z

X = Don't Care
Z = High Impedance

Design Criteria	Value	Units
Internal Gate Count*	46.5	ea
Internal Gate Propagation Delay	1.5	ns
Internal Gate Power Dissipation	5.0	μW
Speed Power Product	0.0075	pJ

*Equivalent to a two–input NAND gate.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)	– 0.5 to + 7.0	V
V_{in}	DC Input Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
V_{out}	DC Output Voltage (Referenced to GND)	– 0.5 to V_{CC} + 0.5	V
I_{in}	DC Input Current, per Pin	± 20	mA
I_{out}	DC Output Current, per Pin	± 35	mA
I_{CC}	DC Supply Current, V_{CC} and GND Pins	± 75	mA
P_D	Power Dissipation in Still Air, Plastic DIP†	750	mW
	SOIC Package†	500	
	TSSOP Package†	450	
T_{stg}	Storage Temperature	– 65 to + 150	°C
T_L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP, SOIC, SSOP or TSSOP Package)	260	°C

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: – 10 mW/°C from 65° to 125°C
SOIC Package: – 7 mW/°C from 65° to 125°C
TSSOP Package: – 6.1 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 2 of the ON Semiconductor High–Speed CMOS Data Book (DL129/D).

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high–impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}.

Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter		Min	Max	Unit
V_{CC}	DC Supply Voltage (Referenced to GND)		2.0	6.0	V
V_{in}, V_{out}	DC Input Voltage, Output Voltage (Referenced to GND)		0	V_{CC}	V
T_A	Operating Temperature, All Package Types		– 55	+ 125	°C
t_r, t_f	Input Rise and Fall Time (Figure 1)	V_{CC} = 2.0 V	0	1000	ns
		V_{CC} = 4.5 V	0	500	
		V_{CC} = 6.0 V	0	400	

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit – 55 to 25°C	Guaranteed Limit ≤ 85°C	Guaranteed Limit ≤ 125°C	Unit
V_{IH}	Minimum High–Level Input Voltage	V_{out} = V_{CC} – 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2.0	1.5	1.5	1.5	V
			3.0	2.1	2.1	2.1	
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V_{IL}	Maximum Low–Level Input Voltage	V_{out} = 0.1 V, $\|I_{out}\|$ ≤ 20 μA	2.0	0.5	0.5	0.5	V
			3.0	0.9	0.9	0.9	
			4.5	1.35	1.35	1.35	
			6.0	1.8	1.8	1.8	
V_{OH}	Minimum High–Level Output Voltage	V_{in} = V_{IH}, $\|I_{out}\|$ ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
		V_{in} = V_{IH}, $\|I_{out}\|$ ≤ 2.4 mA	3.0	2.48	2.34	2.2	
		$\|I_{out}\|$ ≤ 6.0 mA	4.5	3.98	3.84	3.7	
		$\|I_{out}\|$ ≤ 7.8 mA	6.0	5.48	5.34	5.2	
V_{OL}	Maximum Low–Level Output Voltage	V_{in} = V_{IL}, $\|I_{out}\|$ ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
		V_{in} = V_{IL}, $\|I_{out}\|$ ≤ 2.4 mA	3.0	0.26	0.33	0.4	
		$\|I_{out}\|$ ≤ 6.0 mA	4.5	0.26	0.33	0.4	
		$\|I_{out}\|$ ≤ 7.8 mA	6.0	0.26	0.33	0.4	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V_{CC} V	Guaranteed Limit			Unit
				– 55 to 25°C	≤ 85°C	≤ 125°C	
I_{in}	Maximum Input Leakage Current	$V_{in} = V_{CC}$ or GND	6.0	± 0.1	± 1.0	± 1.0	μA
I_{OZ}	Maximum Three–State Leakage Current	Output in High–Impedance State $V_{in} = V_{IL}$ or V_{IH} $V_{out} = V_{CC}$ or GND	6.0	± 0.5	± 5.0	± 10	μA
I_{CC}	Maximum Quiescent Supply Current (per Package)	$V_{in} = V_{CC}$ or GND I_{out} = 0 μA	6.0	4.0	40	160	μA

NOTE: Information on typical parametric values can be found in Chapter 2 of the ON Semiconductor High–Speed CMOS Data Book (DL129/D).

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input $t_r = t_f$ = 6.0 ns)

Symbol	Parameter	V_{CC} V	Guaranteed Limit			Unit
			– 55 to 25°C	≤ 85°C	≤ 125°C	
t_{PLH} t_{PHL}	Maximum Propagation Delay, Input D to Q (Figures 1 and 5)	2.0 3.0 4.5 6.0	125 80 25 21	155 110 31 26	190 130 38 32	ns
t_{PLH} t_{PHL}	Maximum Propagation Delay, Latch Enable to Q (Figures 2 and 5)	2.0 3.0 4.5 6.0	140 90 28 24	175 120 35 30	210 140 42 36	ns
t_{PLZ} t_{PHZ}	Maximum Propagation Delay, Output Enable to Q (Figures 3 and 6)	2.0 3.0 4.5 6.0	150 100 30 26	190 125 38 33	225 150 45 38	ns
t_{PZL} t_{PZH}	Maximum Propagation Delay, Output Enable to Q (Figures 3 and 6)	2.0 3.0 4.5 6.0	150 100 30 26	190 125 38 33	225 150 45 38	ns
t_{TLH} t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 5)	2.0 3.0 4.5 6.0	60 23 12 10	75 27 15 13	90 32 18 15	ns
C_{in}	Maximum Input Capacitance		10	10	10	pF
C_{out}	Maximum Three–State Output Capacitance (Output in High–Impedance State)		15	15	15	pF

NOTE: For propagation delays with loads other than 50 pF, and information on typical parametric values, see Chapter 2 of the ON Semiconductor High–Speed CMOS Data Book (DL129/D).

		Typical @ 25°C, V_{CC} = 5.0 V	
C_{PD}	Power Dissipation Capacitance (Per Enabled Output)*	36	pF

* Used to determine the no–load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$. For load considerations, see Chapter 2 of the ON Semiconductor High–Speed CMOS Data Book (DL129/D).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING REQUIREMENTS (C_L = 50 pF, Input $t_r = t_f$ = 6.0 ns)

Symbol	Parameter	Fig.	V_{CC} Volts	Guaranteed Limit						Unit
				– 55 to 25°C		≤ 85°C		≤ 125°C		
				Min	Max	Min	Max	Min	Max	
t_{su}	Minimum Setup Time, Input D to Latch Enable	4	2.0 3.0 4.5 6.0	25 20 5.0 5.0		30 25 6.0 6.0		40 30 8.0 7.0		ns
t_h	Minimum Hold Time, Latch Enable to Input D	4	2.0 3.0 4.5 6.0	5.0 5.0 5.0 5.0		5.0 5.0 5 0 5.0		5.0 5.0 5.0 5.0		ns
t_w	Minimum Pulse Width, Latch Enable	2	2.0 3.0 4.5 6.0	60 23 12 10		75 27 15 13		90 32 18 15		ns
t_r, t_f	Maximum Input Rise and Fall Times	1	2.0 3.0 4.5 6.0		1000 800 500 400		1000 800 500 400		1000 800 500 400	ns

SWITCHING WAVEFORMS

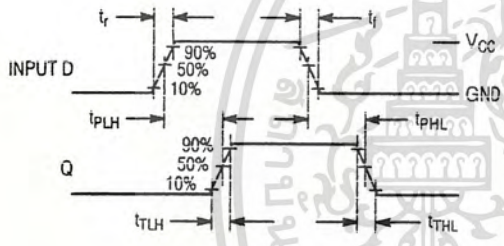


Figure 1.

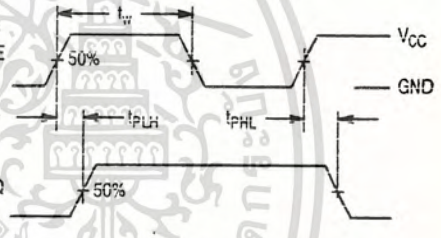


Figure 2.

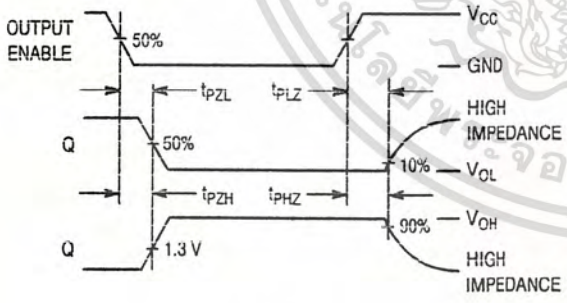


Figure 3.

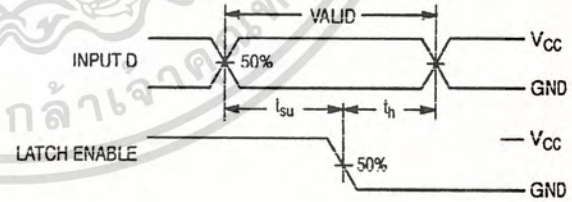


Figure 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

February 2000

LM555
Timer

General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200mA or drive TTL circuits.

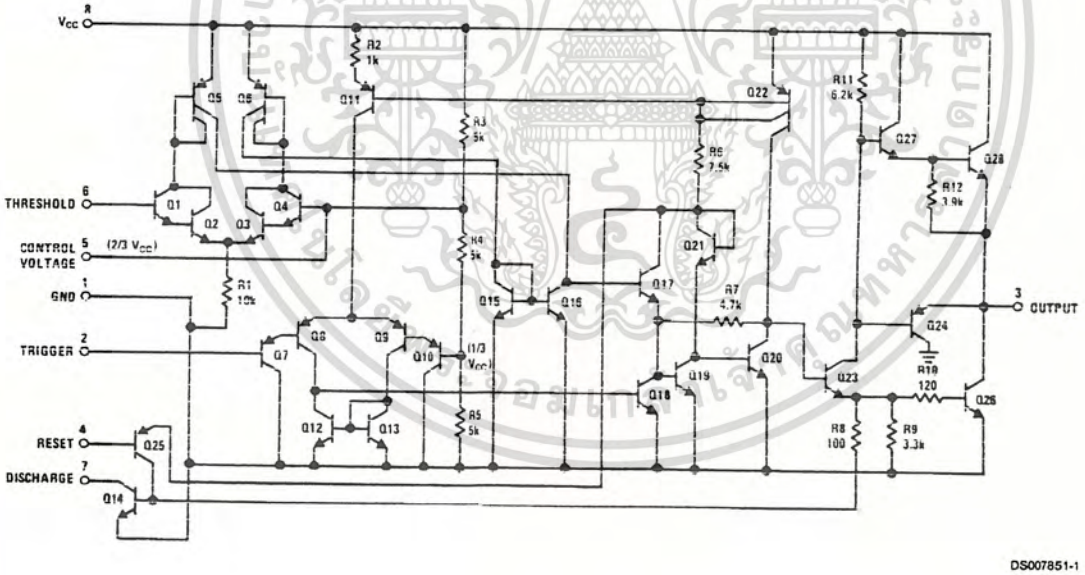
Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes
- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output
- Available in 8-pin MSOP package

Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

Schematic Diagram



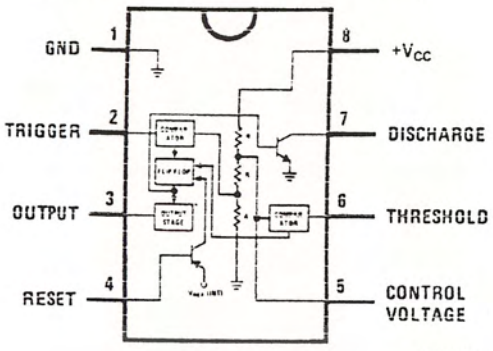
DS007851-1

© 2000 National Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagram

Dual-In-Line, Small Outline
and Molded Mini Small Outline Packages



DS007851-3

Top View

Ordering Information

Package	Part Number	Package Marking	Media Transport	NSC Drawing
8-Pin SOIC	LM555CM	LM555CM	Rails	M08A
	LM555CMX	LM555CM	2.5k Units Tape and Reel	
8-Pin MSOP	LM555CMM	Z55	1k Units Tape and Reel	MUA08A
	LM555CMMX	Z55	3.5k Units Tape and Reel	
8-Pin MDIP	LM555CN	LM555CN	Rails	N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	+18V
Power Dissipation (Note 3)	
LM555CM, LM555CN	1180 mW
LM555CMM	613 mW
Operating Temperature Ranges	
LM555C	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Soldering Information

Dual-In-Line Package	
Soldering (10 Seconds)	260°C
Small Outline Packages	
(SOIC and MSOP)	
Vapor Phase (60 Seconds)	215°C
Infrared (15 Seconds)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics (Notes 1, 2)

(T_A = 25°C, V_{CC} = +5V to +15V, unless otherwise specified)

Parameter	Conditions	Limits LM555C			Units
		Min	Typ	Max	
Supply Voltage		4.5		16	V
Supply Current	V_{CC} = 5V, R_L = ∞ V_{CC} = 15V, R_L = ∞ (Low State) (Note 4)		3 10	6 15	mA
Timing Error, Monostable					
Initial Accuracy			1		%
Drift with Temperature	R_A = 1k to 100kΩ, C = 0.1µF, (Note 5)		50		ppm/°C
Accuracy over Temperature			1.5		%
Drift with Supply			0.1		%/V
Timing Error, Astable					
Initial Accuracy			2.25		%
Drift with Temperature	R_A, R_B = 1k to 100kΩ, C = 0.1µF, (Note 5)		150		ppm/°C
Accuracy over Temperature			3.0		%
Drift with Supply			0.30		%/V
Threshold Voltage			0.667		x V_{CC}
Trigger Voltage	V_{CC} = 15V V_{CC} = 5V		5 1.67		V V
Trigger Current			0.5	0.9	µA
Reset Voltage		0.4	0.5	1	V
Reset Current			0.1	0.4	mA
Threshold Current	(Note 6)		0.1	0.25	µA
Control Voltage Level	V_{CC} = 15V V_{CC} = 5V	9 2.6	10 3.33	11 4	V
Pin 7 Leakage Output High			1	100	nA
Pin 7 Sat (Note 7)					
Output Low	V_{CC} = 15V, I_7 = 15mA		180		mV
Output Low	V_{CC} = 4.5V, I_7 = 4.5mA		80	200	mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Notes 1, 2) (Continued)

(T_A = 25°C, V_{CC} = +5V to +15V, unless otherwise specified)

Parameter	Conditions	Limits			Units
		LM555C			
		Min	Typ	Max	
Output Voltage Drop (Low)	V_{CC} = 15V				
	I_{SINK} = 10mA		0.1	0.25	V
	I_{SINK} = 50mA		0.4	0.75	V
	I_{SINK} = 100mA		2	2.5	V
	I_{SINK} = 200mA		2.5		V
	V_{CC} = 5V				
	I_{SINK} = 8mA				V
	I_{SINK} = 5mA		0.25	0.35	V
Output Voltage Drop (High)	I_{SOURCE} = 200mA, V_{CC} = 15V		12.5		V
	I_{SOURCE} = 100mA, V_{CC} = 15V	12.75	13.3		V
	V_{CC} = 5V	2.75	3.3		V
Rise Time of Output			100		ns
Fall Time of Output			100		ns

Note 1: All voltages are measured with respect to the ground pin, unless otherwise specified.

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 3: For operating at elevated temperatures the device must be derated above 25°C based on a +150°C maximum junction temperature and a thermal resistance of 106°C/W (DIP), 170°C/W (S0-8), and 204°C/W (MSOP) junction to ambient.

Note 4: Supply current when output high typically 1 mA less at V_{CC} = 5V.

Note 5: Tested at V_{CC} = 5V and V_{CC} = 15V.

Note 6: This will determine the maximum value of $R_A + R_B$ for 15V operation. The maximum total ($R_A + R_B$) is 20MΩ.

Note 7: No protection against excessive pin 7 current is necessary providing the package dissipation rating will not be exceeded.

Note 8: Refer to RETS555X drawing of military LM555H and LM555J versions for specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้