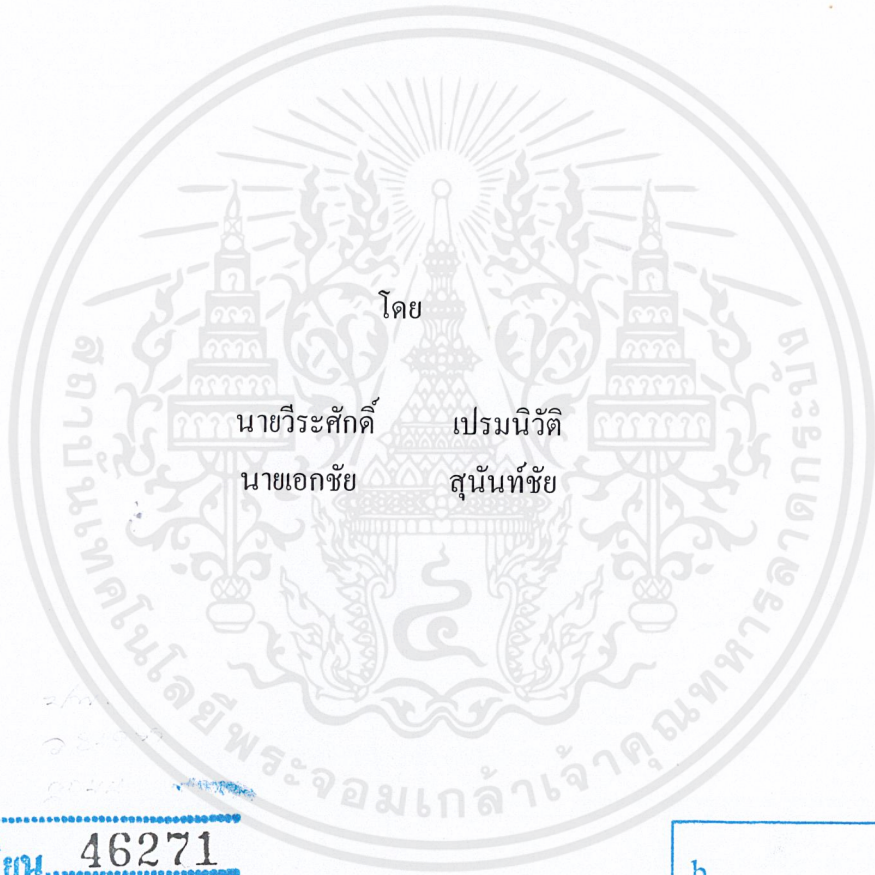


หุ่นยนต์จดจำเส้นทาง
Route Recognition Robot



โดย
นายวีระศักดิ์ เปรมนิวัติ
นายเอกชัย สุนันทชัย

4

เลขหมู่.....
เลขทะเบียน..... 46271
วัน, เดือน, ปี 2.1 ส.ค. 2546

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

82417

หุ่นยนต์จดจำเส้นทาง
Route Recognition Robot



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

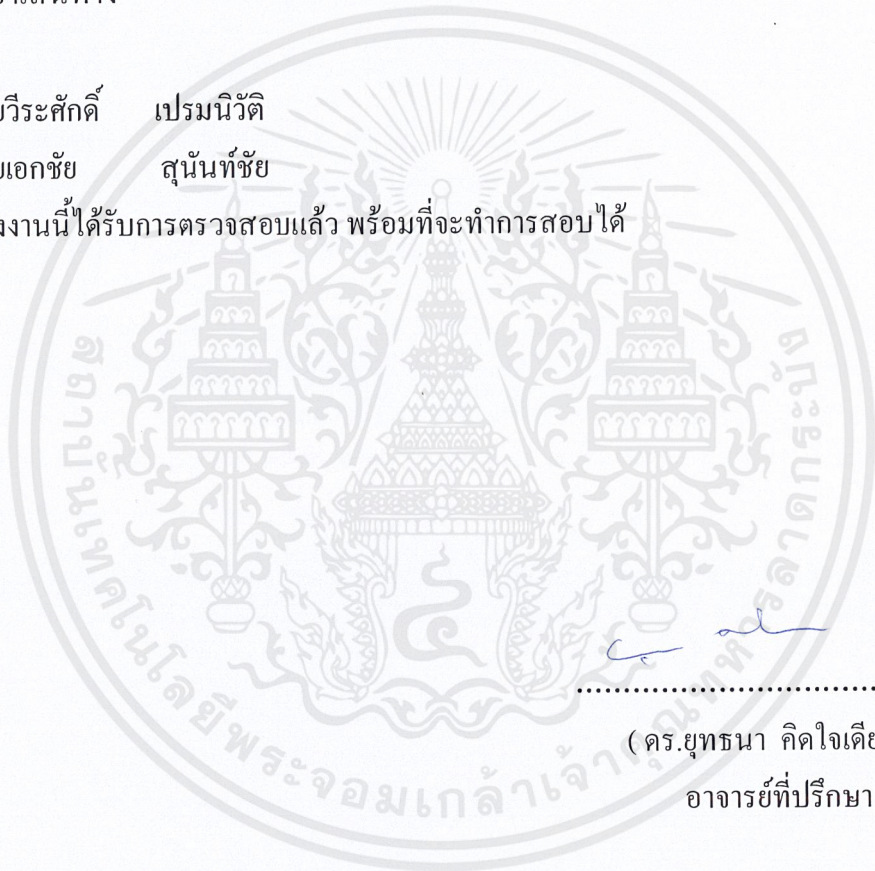
ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

หุ่นยนต์จัจดำเส้นทาง
ผู้จัดทำ

1. นายวีระศักดิ์ เปรมนิวัติ

2. นายเอกชัย สุพันธ์ชัย

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



.....
(ดร.ยูทธนา คิติใจเดียว)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หุ่นยนต์จดจำเส้นทาง

นายวีระศักดิ์ เปรมนิวัติ
 นายเอกชัย สุนันท์ชัย
 ดร.ยุทธนา กิจใจเดียว
 ภาคเรียนที่ 2 ปีการศึกษา 2544

บทคัดย่อ

โดยปกติการแก้ปัญหาต่างๆด้วยโปรแกรมคอมพิวเตอร์นั้นจะเริ่มต้นที่การพิจารณาอินพุต แล้วออกแบบขบวนการที่จะดำเนินการกับอินพุตเหล่านั้นเพื่อจะได้สร้างเอาต์พุตได้ตามต้องการ วิธีการพัฒนาโปรแกรมคอมพิวเตอร์แบบคลาสสิกนี้มีข้อจำกัดคือไม่สามารถใช้ได้กับปัญหาซึ่งขบวนการมีความซับซ้อนอย่างมากจนเราไม่สามารถสรุปเป็นขั้นตอนที่แน่นอนได้ ระบบโครงข่ายแบบฉลาดเป็นรูปแบบการแก้ปัญหาอีกแบบหนึ่งซึ่งเหมาะกับปัญหาดังกล่าว ระบบโครงข่ายแบบฉลาดจะสร้างขบวนการขึ้นเองจากความรู้ซึ่งได้จากการเรียนรู้จากตัวอย่าง ถ้าตัวอย่างที่นำมาสอนมีจำนวนมากพอและมีวิธีการสอนดีพอ ขบวนการที่ถูกสร้างขึ้นจะมีความถูกต้องเพียงพอสำหรับนำไปใช้งานจริงได้

สำหรับโครงการนี้เป็นการจำลองลักษณะการทำงานของระบบโครงข่ายแบบฉลาดโดยการนำมาประยุกต์ใช้กับการจำเส้นทางเคลื่อนที่ของหุ่นยนต์โดยให้หุ่นยนต์เดินทางตามเส้นทางที่เรากำหนดไว้ และหลังจากนั้นหุ่นยนต์ก็จะเคลื่อนที่ไปเป็นเส้นทางเดิมได้เอง โดยจะใช้หน่วยประมวลผลกลางคือ MCS-51

Route Recognition Robot

Mr.Verasak Pramenivut

Mr.Akechai Suunanchai

Prof.Yuttana Kidjaidaw Adviser

2001

Abstract

In general computer solving problem, programmer will firstly consider an input and step forward along the designed algorithm to produce an output. Classical programs have a lot of limit conditions using with a complicated process. So an artificial intelligence network is one way to solve this problem which can manage things through by examples.

This project present the recognize of route by robot. Robot can move to route and recall route by itsalf.

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
สารบัญ	III
สารบัญรูปภาพ	V
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีนิเวศวิทยา	2
2.1 Weightless Neural Network	2
2.2 การประยุกต์ใช้ระบบโครงข่ายประสาทเทียม	5
บทที่ 3 ทฤษฎีไมโครคอนโทรลเลอร์ตระกูล 8051	6
3.1 คุณลักษณะพื้นฐานของ 8051	6
3.2 ลักษณะการจับขาของ MCS-51	7
3.3 พอร์ตอินพุตและพอร์ตเอาต์พุต	9
3.4 หน่วยความจำโปรแกรมของ 8051	11
3.5 หน่วยความจำข้อมูลของ 8051	12
3.6 รีจิสเตอร์หน้าที่พิเศษ	13
บทที่ 4 การออกแบบอัลกอริทึม	15
4.1 การออกแบบอินพุตและเอาต์พุต	15
ของระบบแยกแยะความแตกต่าง	
4.2 การสร้าง Lookup-table ของระบบ	16
แยกแยะความแตกต่างในสถานะรีคอกไนซ์(Recognize)	
4.3 การค้นหาเส้นทาง	19
4.3.1 การตัดสินใจเลือกเส้นทาง	19
บทที่ 5 หลักการออกแบบวงจร	25
5.1 โครงสร้างฮาร์ดแวร์(Hardware)	25
5.1.1 วงจรเซ็นเซอร์	25
5.1.2 วงจรจับมอเตอร์	26

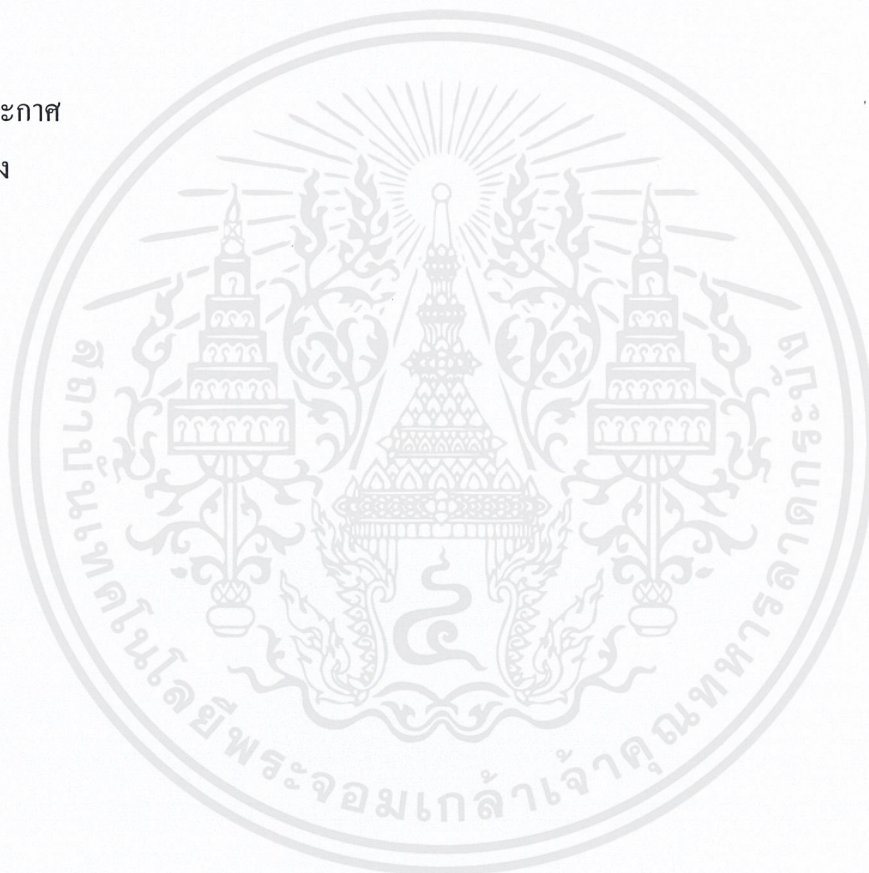
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.3 ส่วนของการควบคุมการทำงานโดยใช้ ไมโครคอนโทรลเลอร์ MCS-51	27
บทที่ 6 การทดลองและบทสรุป	30
6.1 การทดลอง	30
6.2 สาเหตุของปัญหา	31
6.3 แนวทางการแก้ไขปัญหาและพัฒนา	31
6.4 สรุปผลการทดลอง	31

ภาคผนวก

กิตติกรรมประกาศ

เอกสารอ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 บล็อกไดอะแกรมพื้นฐานของนิเวศน์เวิร์ค แบบที่ใช้ RAMs	3
รูปที่ 3.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล 8051	7
รูปที่ 3.2 แสดงการจัดขาของไมโครคอนโทรลเลอร์ MCS-51	7
ตารางที่ 3.1 แสดงหน้าที่พิเศษของแต่ละขาของพอร์ต 3 ของไมโครคอนโทรลเลอร์	8
รูปที่ 3.3a เป็นการใช้ไมโครคอนโทรลเลอร์เป็นเอาต์พุตพอร์ต	9
รูปที่ 3.3b เป็นการใช้ไมโครคอนโทรลเลอร์เป็นอินพุตพอร์ต	10
รูปที่ 3.4 การจัดพื้นที่ของหน่วยความจำโปรแกรมของ ไมโครคอนโทรลเลอร์ 8051	11
รูปที่ 3.5 ลักษณะตำแหน่งที่ตั้งของหน่วยความจำข้อมูล	12
รูปที่ 3.6 แสดงถึงการจัดพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051	13
รูปที่ 4.1 กลุ่มข้อมูลอินพุตของระบบระบบแยกแยะความแตกต่าง	15
รูปที่ 4.2 ข้อมูลในแต่ละเหตุการณ์	15
รูปที่ 4.3 แสดงการเลื่อนของข้อมูลเมื่อช่วงเวลาเปลี่ยนไป	16
รูปที่ 4.4 แสดงแบบจำลองระบบแยกแยะความแตกต่าง ของการเก็บข้อมูลไว้ใน Lookup-table ของ ระบบแยกแยะความแตกต่างแต่ละตัว	17
รูปที่ 4.5 แสดงข้อมูลที่ถูกระบุให้เป็นอินพุตและเอาต์พุต ให้ระบบแยกแยะความแตกต่างแต่ละตัว	18
รูปที่ 4.6 แสดงตารางการกำหนดอินพุตและเอาต์พุตให้ระบบ แยกแยะความแตกต่างแต่ละตัว	18
รูปที่ 4.7 แผนผังของช่วงการจำเส้นทาง	20
รูปที่ 4.8 แผนผังของการรีคอล์วิธีที่ 1	21
รูปที่ 4.9 แผนผังของการรีคอล์วิธีที่ 2	22
รูปที่ 4.10 แผนผังของการรีคอล์วิธีที่ 3	23

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 4.11 แผนผังของการรีคอล์วรีที่ 3	24
รูปที่ 5.1 วงจรเซ็นเซอร์	26
รูปที่ 5.2 วงจรขับมอเตอร์	26
รูปที่ 5.3 วงจรระบบโครงข่ายแบบฉลาด	28
รูปที่ 5.4 บล็อกไดอะแกรมระบบโครงข่ายแบบฉลาด	29



บทที่ 1

บทนำ

โดยปกติการแก้ปัญหาต่างๆด้วยโปรแกรมคอมพิวเตอร์นั้นจะเริ่มต้นที่การพิจารณาอินพุต แล้วออกแบบขบวนการที่จะดำเนินการกับอินพุตเหล่านั้นเพื่อจะได้สร้างเอาต์พุตได้ตามต้องการ วิธีการพัฒนาโปรแกรมคอมพิวเตอร์แบบดั้งเดิมนี้มีข้อจำกัดคือไม่สามารถใช้ได้กับปัญหาซึ่งขบวนการมีความซับซ้อนอย่างมากจนเราไม่สามารถสรุปเป็นขั้นตอนที่แน่นอนได้ ระบบโครงข่ายแบบฉลาดเป็นรูปแบบการแก้ปัญหาอีกแบบหนึ่งซึ่งเหมาะกับปัญหาดังกล่าว ระบบโครงข่ายแบบฉลาดจะสร้างขบวนการขึ้นเองจากความรู้อย่างได้จากการเรียนรู้จากตัวอย่าง ถ้าตัวอย่างที่นำมาสอนให้แก่ระบบโครงข่ายแบบฉลาดมีจำนวนมากพอและมีวิธีการสอนดีพอ ขบวนการที่ถูกสร้างขึ้นจะมีความถูกต้องเพียงพอสำหรับนำไปใช้งานจริงได้

วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาโครงสร้างของระบบโครงข่ายแบบฉลาด
2. ออกแบบอัลกอริทึมเพื่อให้มีประสิทธิภาพมากที่สุด
3. ศึกษาวิธีการเขียนโปรแกรมเพื่อที่จะนำไปเขียนโปรแกรมต่างในอนาคต
4. เพื่อที่จะนำระบบโครงข่ายแบบฉลาดไปประยุกต์ใช้งานในด้านต่างๆ

รายละเอียดของโครงการ

สำหรับโครงการนี้เป็นการจำลองลักษณะการทำงานของระบบโครงข่ายแบบฉลาดโดยการนำมาประยุกต์ใช้กับการจำเส้นทางเคลื่อนที่ โดยจำลองการเรียนรู้ของระบบโครงข่ายแบบฉลาดโดยให้หุ่นยนต์เดินทางตามเส้นทางที่เรากำหนดไว้ และหลังจากนั้นก็เคลื่อนที่ไปเป็นเส้นทางเดิมที่ได้เรียนรู้มาตัวเอง

บทที่ 2

ทฤษฎีนิรอลเน็ตเวิร์ค

นิรอลเน็ตเวิร์ค คือระบบคอมพิวเตอร์ที่มีโครงสร้างและการทำงานในรูปแบบ การเรียนรู้แบบ content-addressable memory คุณลักษณะที่สำคัญที่นำมาประยุกต์ใช้เป็น พื้นฐานของระบบโครงข่ายแบบฉลาดคือสถาปัตยกรรมแบบกระจาย(Distributed) และ แบบรวม(Local represent) ของเซลล์ต่างๆ และความสามารถในการเรียนรู้และในการปรับ ตัวตามข้อมูลที่ได้รับจากสภาพแวดล้อมภายนอก

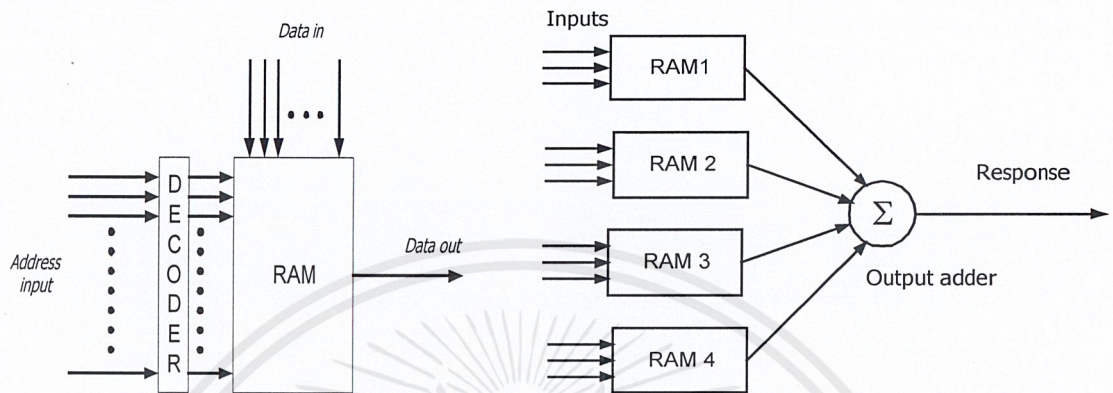
2.1 Weightless Neural Network

Weightless models คือ RAM ที่เป็นพื้นที่สำหรับเก็บข้อมูลการกระตุ้นของอินพุท และผลตอบสนองต่อความสัมพันธ์ใน Look-up table ไปในรูปแบบของปฏิกิริยาทางตรรก ศาสตร์ของนิรอล ต้นแบบความคิดนี้ถูกเสนอ โดย Bledsoe และ Browning(1959) ซึ่งรู้จัก กันในชื่อของกระบวนการจำแนกข้อมูลแบบ n-tuple(n-tuple recognition process) tuple แต่ละยูนิตจะรับข้อมูลเพียงส่วนเล็กๆของข้อมูลทั้งหมดและตอบสนองโดยผลที่ได้ของแต่ละ ยูนิตเป็นอิสระต่อกัน การจำแนกข้อมูลใน n-tuple machine สามารถทำได้โดยเปรียบเทียบ ลักษณะที่คล้ายกันระหว่างรูปแบบของข้อมูลที่ป้อนเข้าไปโดยให้ลักษณะที่คล้ายคลึง กันออกมาในรูปแบบของคะแนน ซึ่งข้อได้เปรียบของเทคนิคนี้คือข้อมูลหลายตัวสามารถมีผล ตอบสนองร่วมกันใน tuple หนึ่งยูนิตและสามารถแยกรูปแบบของข้อมูลแบบไม่เป็นเชิง เส้น(non-linearly) ออกมาได้

ระหว่างทศวรรษที่ 70 การพัฒนาเทคโนโลยีของวงจรรวมหรือ (Integrated Circuit Technology) สามารถสร้าง Random Access Memories (RAMs) ได้ซึ่งเป็นการนำ ไปสู่การค้นพบนิรอลเน็ตเวิร์คที่ใช้หน่วยความจำแบบ RAMs เป็นที่เก็บข้อมูลของ n-tuple machines โดย Aleksander และ Stonham (1979) หลังจากนั้นหลักการเดียวกันนี้ถูก นำไปใช้ในการออกแบบ WISARD (Aleksander, Thomas and Bowden 1984, Aleksander 1984)

เมื่อพิจารณาการใช้นิรอลเน็ตเวิร์คแบบที่ใช้RAMแล้วพบว่ามิข้อดีในการเรียนรู้ algorithm เนื่องจากแต่ละโหนดอิสระต่อกันระหว่างการอ้างอิงข้อมูลจาก Look-up table เว้นแต่ในส่วนของ weighted models ในส่วนที่สองซึ่งนำหนักของข้อมูลต้องขึ้นกับการ

เปลี่ยนแปลงในส่วนแรก ส่วนข้ออื่น ๆ นั้นคือฮาร์ดแวร์ซึ่งประกอบด้วย RAMs มีราคาถูก และสามารถหาได้ง่ายโดยบล็อกไดอะแกรมพื้นฐานของนิวโรลเน็ตเวิร์คแบบที่ใช้ RAMs นี้สามารถแสดงได้ดังรูปที่ 2.1



รูปที่ 2.1(a) A RAM-based neural (b) 4 RAMs discriminators with 3 input each

โมเดลของนิวโรลแบบไร้น้ำหนัก (weightless neural model หรือ WISARD) คือระบบที่มีการป้อนไปข้างหน้าแบบชั้นเดียวที่ประกอบไปด้วยเซตสัญลักษณ์การแบ่งแยกคลาสของ discriminator รูปแบบของข้อมูลตัวแบ่งแยกทั้งหมดจะเริ่มต้นที่เซตของศูนย์และค่อยๆเปลี่ยนแปลงไปตามการป้อนข้อมูล (training) ระหว่างการป้อนข้อมูลรูปแบบของข้อมูลแต่ละอันก็จะถูกเก็บอยู่แค่ใน RAM ของการตอบสนองการแบ่งแยกหลังจากการป้อนข้อมูลเสร็จสิ้นก็จะได้ผลการแบ่งแยกของแต่ละคลาส การจำแนกข้อมูล (recognition) ก็จะเริ่มโดยป้อนรูปแบบของข้อมูลที่ไม่ว่าราคาให้กับ discriminators ทุกๆตัวเพื่อหาผลตอบสนองที่มีค่ามากที่สุด โดยหลักการทุกๆไปของการคิดคือไม่นำมาคิดแค่เพียงแต่ละโหนดแต่คิดทั้งระดับของเน็ตเวิร์ค

เนื่องจากการทำงานเป็นเส้นตรงของ WISARD จะมีความคลุมเครือระหว่างสถานะ 0 ที่เกิดขึ้นระหว่างการเก็บรูปแบบของข้อมูลและสถานะ 0 ที่จุดเริ่มต้นก่อนจะเกิดการป้อนข้อมูลหรือ training เพื่อแก้ปัญหาข้อนี้ Ken และ Aleksander (1988) ได้เสนอการใช้ Probabilistic Logic Node (PLN) ซึ่งแต่ละโหนดจะยังคงมีเอาท์พุทเป็นเลขฐานสองแต่จะมีสถานะการทำงานเป็น 3 ระดับ โดยสถานะที่เพิ่มขึ้นมาก็คือ u-state ซึ่งจะแทนตรงส่วนที่ค่าเริ่มต้นหรือในช่วงที่ข้อมูลยังไม่ถูกเก็บ ซึ่งโอกาสที่เอาท์พุทของโหนดจะเป็น 1 และ 0 จะมีค่า 50% ใน recalling mode ในระหว่างการ Training แต่ละ pattern จะถูกเก็บไว้ใน RAM ของ นิวโรล ที่ตรงกันเท่านั้น หลังจาก Training ในแต่ละ Class เสร็จเรียบร้อย

แล้ว การรู้จำสมรรถนะแบบก็จะเกิดขึ้นจากการที่เราป้อน unknowns pattern ให้กับ ระบบ โครงข่ายแบบฉลาด ทุกตัวแล้วทำการหาคำตอบที่แน่นอน

การพัฒนาของ PLNs ที่เป็นที่รู้จักกันในนามของ Goal Seeking Neural (GNS) ซึ่งจะต่างจาก PLNs คือจะมี u-state เป็นแบบการแพร่ผ่าน Network แทนที่จะเป็นการบังคับ node เพื่อที่จะได้เอาที่พุดออกมาระหว่าง 0 และ 1 ซึ่ง Multi-addressing ใน GSNs มีจุดประสงค์เพื่อลดจำนวนของ u-state location และเป็นการหลีกเลี่ยงความลังเล ระหว่าง retrieval phase เนื่องจาก u-state ที่เข้ามาเป็นจำนวนมาก

Version อื่นๆ ของ RAM-base neurons ที่ประกอบด้วยค่าจริงที่ต่อเนื่องที่มีชื่อว่า The multi-value probabilistic RAMs (pRAKs) ซึ่งแทนที่จะมีเพียงค่า binary เก็บไว้ใน look-up table model นี้ยังอนุญาตให้ input อยู่ในรูปแบบของค่าจริงที่มีความต่อเนื่อง ความน่าจะเป็นของ 1 ที่ output จะคำนวณได้จากการถ่วงน้ำหนักผลรวมของเวกเตอร์ทางด้านอินพุตต่อเนื่อง

Version ต่อมาเรียกว่า Cascaded Single Weightless Neural Network (CSWNN) โมเดลนี้จะประกอบด้วยกลุ่มของ RAM Neurons ซึ่งแต่ละกลุ่มจะมี feedback ต่ออยู่ในตัวของมันเอง และเพื่อต่อโดยตรงกับ Network กลุ่มต่อไป (Cascade network) เป็นกลไกเฉพาะเพื่อที่จะทำหน้าที่เกี่ยวกับปัญหาเรียนรู้ด้านภาษา

เนื่องจากใช้แค่เพียง Location ซึ่งหามาจากที่เรา trained patterns เป็นการพัฒนาระหว่างการ training PLNs อาจเกิดความเสียหายจากการ delay เมื่อ training set มีค่าน้อยเกินไป (เช่นมีประมาณ 2-3 ชุด) ความเสียหายอื่นๆ ที่เป็น generalization เกิดขึ้นในระดับชั้น Network เทคนิคของการ Generalization ที่ไม่สนใจอินพุตที่ node level เรียกว่า spreading process ซึ่งเป็นขบวนการที่ต่อจากช่วง learning phase กระบวนการทำงานโดยการกำหนดค่า u-state location จากค่าที่ใกล้เคียงที่สุดใน Hamming distance

ถ้ามีการขัดแย้งระหว่างค่าที่ใกล้เคียงที่สุด (เลือกค่าใดค่าหนึ่งไม่ได้) Location ของ u-state จะไม่มีการเปลี่ยนแปลงค่า generalization ของ network ขึ้นอยู่กับระยะรัศมีของ Spreading regions ที่แต่ละ node ถ้ารัศมีเท่ากับจำนวนทั้งหมดของ binary output หมายความว่า network มีการกระจายเต็มซึ่ง network ที่มีคุณสมบัติดังนี้เราจะเรียกว่า Generalizing RAMs (GRAMs) ขนาดของ Generalizing ใน GRAMs จะถูกกำหนดโดยจำนวนของ patterns ในการ training เพราะว่า spreading region จะมีขนาดเล็กลงเมื่อจำนวน pattern มา

2.2 การประยุกต์ใช้ระบบโครงข่ายประสาทเทียม(Artificial Neural Network Application)

ในปัจจุบันได้มีการนำนิวรอนเน็ตเวิร์คมาประยุกต์ใช้งานหลายด้าน ตัวอย่างกลุ่มงานที่ได้รับความนิยมมีดังนี้

Recognition: การนำนิวรอนเน็ตเวิร์คมาประยุกต์ใช้กับการจดจำได้รับการนิยมนมากที่สุดในปัจจุบัน เนื่องจากนิวรอนเน็ตเวิร์คมีความสามารถที่จะจดจำรูปแบบที่มีความซับซ้อนมากที่สุด ตัวอย่างของเน็ตเวิร์คที่เหมาะสมกับงานในด้านนี้คือ มัลติเลเยอร์เพอเซพตรอน

Clustering: หลักการของงานด้านนี้คือ อินพุตเน็ตเวิร์คที่มีคุณสมบัติหรือลักษณะใกล้เคียงกันจะถูกจัดให้อยู่ในกลุ่มเดียวกัน เน็ตเวิร์คที่เหมาะสมกับงานด้านนี้คือ อันซูเปอร์ไวส์นิวรอนเน็ตเวิร์ค ตัวอย่างเช่น ART Network และ Kohonen's Self-organizing feature map

Classification: ในขั้นตอนการปรับสอน จำนวนคลาส (Class) และคุณสมบัติของแต่ละคลาสจะถูกป้อนเข้าสู่เน็ตเวิร์ค อินพุตของเน็ตเวิร์คจะถูกส่งเข้าคลาสที่เหมาะสม เน็ตเวิร์คที่เหมาะสมกับงานด้านนี้คือ มัลติเลเยอร์เพอเซพตรอน และ Linear Vector Quantization(LVQ)เน็ตเวิร์ค

Forecasting: อัลกอริทึมการเรียนรู้ที่ใช้กับงานด้านนี้คือ ซูเปอร์ไวส์อัลกอริทึมเน็ตเวิร์คจะถูกปรับสอนด้วยชุดข้อมูลในอดีต ซึ่งจะประกอบด้วยอินพุตและเอาต์พุตเป้าหมาย

บทที่ 3

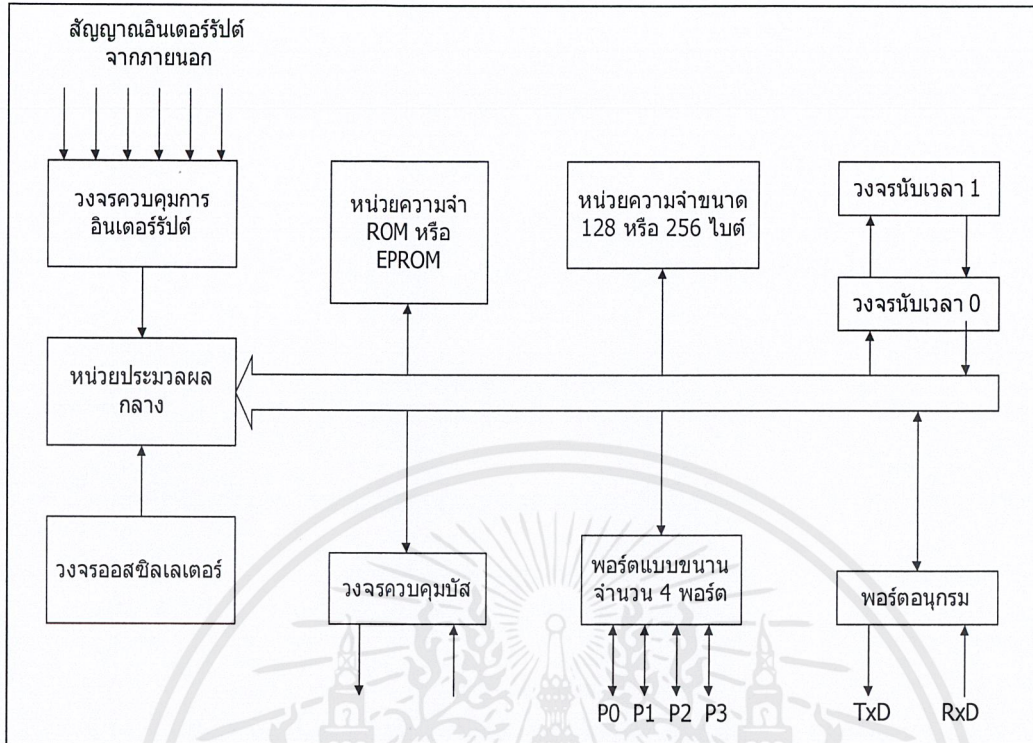
ทฤษฎีไมโครคอนโทรลเลอร์ตระกูล 8051

3.1 คุณลักษณะพื้นฐานของ 8051

คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูล MCS-51 ประกอบไปด้วย

1. หน่วยประมวลผลกลางขนาด 8 บิต
2. หน่วยประมวลผลสำหรับข้อมูลแบบบิต (Boolean Processor)
3. ความสามารถในการอ้างตำแหน่งของหน่วยความจำโปรแกรม 64 กิโลไบต์
4. ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูล 64 กิโลไบต์
5. หน่วยความจำโปรแกรมภายในขนาด 4 กิโลไบต์ แบบ EPROM (เบอร์ 8751) หรือแบบ ROM (เบอร์ 8051)
6. หน่วยความจำแบบ RAM ภายในจำนวน 128 ไบต์
7. พอร์ตอินพุตเอาต์พุตแบบขนานจำนวน 32 เส้น ซึ่งสามารถแยกทำงานได้อย่างอิสระ
8. วงจรนับ/จับเวลาขนาด 16 บิตจำนวนสองวงจร
9. วงจรสื่อสารแบบอนุกรมแบบฟูลดูเพล็กซ์ (Full Duplex)
10. วงจรควบคุมการอินเตอร์รัปต์จากแหล่งกำเนิดสัญญาณ 6 ประเภท พร้อมกำหนดความสำคัญได้สองระดับ
11. มีวงจรออสซิลเลเตอร์ภายใน

โดยโครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล 8051 สามารถแสดงได้ดังรูปที่ 3.1



รูปที่ 3.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล 8051

3.2 ลักษณะการจัดการของ MCS-51

จากรูปที่ 3.2 เป็นการจัดการตามลักษณะภายนอกของ MCS-51 ซึ่งจะแบ่งการจัดการของ MCS-51 จะมีอยู่ 4 กลุ่มคือ

- 1.กลุ่มขาแหล่งจ่ายไฟเลี้ยงและสัญญาณนาฬิกา
- 2.กลุ่มขาสำหรับอั่งแอดเครสและรับส่งข้อมูล
- 3.กลุ่มขาที่ใช้ในการควบคุม
- 4.กลุ่มขาพอร์ตใช้งานแบบขนานและอนุกรม

P1.0	1	40	VCC
P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
P1.5	6	35	P0.4 (AD4)
P1.6	7	34	P0.5 (AD5)
P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 3.2 แสดงการจัดการของไมโครคอนโทรลเลอร์ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยขาที่สำคัญของไมโครคอนโทรลเลอร์ MCS-51 มีดังนี้

1. ขา Vcc เป็นขารับแรงดันไฟตรง +5 โวลท์
2. ขา GND เป็นขากาวาวด์

3. พอร์ต 0 (Port 0) มี 8 บิต ได้แก่บิต P0.0-P0.7 เป็นพอร์ตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไปโดยถ้าใช้งานเป็นอินพุตพอร์ต ต้องทำการเซ็ตค่า 1 ไปยังพอร์ตทั้งพอร์ต และถ้าต้องการใช้งานเป็นพอร์ตอินพุตในระดับบิตก็สามารถทำได้โดยการเซ็ตค่า 1 ไปยังแต่ละบิตที่ต้องการใช้งานเป็นพอร์ตอินพุตในระดับบิต นอกจากพอร์ตนี้จะใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้วยังใช้งานในการติดต่อกับหน่วยความจำภายนอก(EPROM,ROM)ได้อีกด้วยโดยการกำหนดแอดเดรสไบต์ต่ำ (A0-A7) ซึ่งจะใช้งานเป็นมัลติเพล็กซ์สำหรับการส่งข้อมูลขนาด 8 บิต (D0-D7)

1. พอร์ต 1 (Port 1) มี 8 บิต ได้แก่บิต P1.0-P1.7 เป็นพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตหรืออินพุตในระดับบิต สามารถกระทำได้โดยวิธีเช่นเดียวกันกับพอร์ต 0 ข้างต้น

2. พอร์ต 2 (Port 2) มี 8 บิต ได้แก่บิตP2.0-P2.7 เป็นพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตหรืออินพุตในระดับบิต สามารถกระทำได้โดยวิธีเช่นเดียวกันกับพอร์ต 0 ข้างต้น นอกจากพอร์ตนี้จะใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้วยังใช้งานในการติดต่อกับหน่วยความจำภายนอก(EPROM,ROM)ได้อีกด้วยโดยการอ้างอิงตำแหน่งแอดเดรสไบต์สูง (A8-A15)

3. พอร์ต 3(Port 3) มี 8 บิต ได้แก่บิต P3.0-P3.7 เป็นพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตหรืออินพุตในระดับบิต สามารถกระทำได้โดยวิธีเช่นเดียวกันกับพอร์ต 0 ข้างต้น นอกจากพอร์ตนี้จะใช้งานเป็นพอร์ตพิเศษต่างๆดังตารางที่ 3.1

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

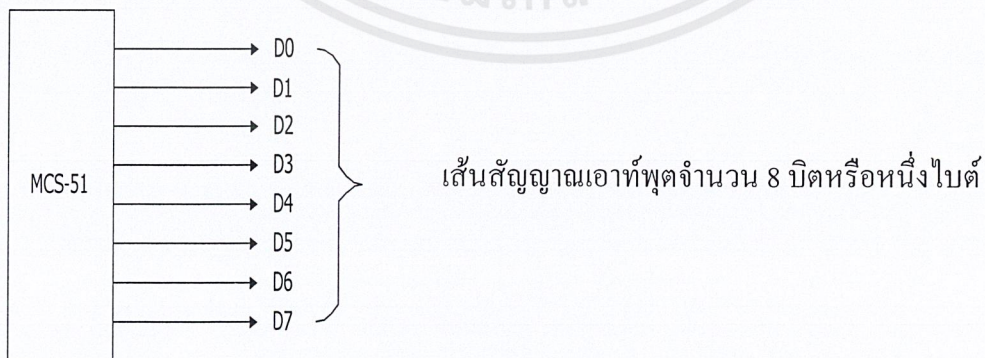
ตารางที่ 3.1 แสดงหน้าที่พิเศษของแต่ละขาของพอร์ต 3 ของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

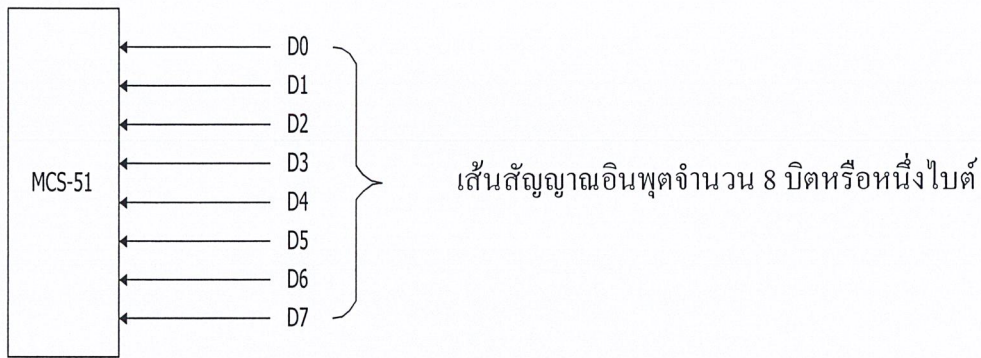
1. ขารีเซต (RES) ใช้สำหรับการรีเซตการทำงานของไมโครคอนโทรลเลอร์โดยการรีเซตต้องให้ขา นี้เป็น HIGH อย่างน้อยนาน 2 Machine Cycle ในขณะที่ออสซิลเลเตอร์ยังทำงานอยู่
2. ขา ALE/\overline{PROG} เป็นขาสัญญาณเพื่อทำหน้าที่ควบคุมการแล็ช (Latch) ค่าตำแหน่งแอดเดรสไบต์ต่ำ (Address Latch Enable) เมื่อต้องการติดต่อกับหน่วยความจำภายนอกนอกจากนี้ขานี้ยังทำหน้าที่เป็นอินพุตรับพัลส์ในการ โปรแกรม (Program Pulse Input) ในส่วนของหน่วยความจำ EPROM สำหรับไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ที่มีหน่วยความจำโปรแกรมภายในเป็น EPROM
3. ขา \overline{PSEN} (Program Store Enable) ทำหน้าที่เป็นสัญญาณสโตบเพื่ออ่านคำสั่งจากหน่วยความจำโปรแกรมภายนอกเมื่อไมโครคอนโทรลเลอร์ประมวลคำสั่งจากหน่วยความจำภายนอกเมื่อไมโครคอนโทรลเลอร์ประมวลผลจากหน่วยความจำภายนอก ขานี้จะส่งสัญญาณสโตบจำนวน 2 ครั้งในแต่ละ Machine Cycle
4. ขา \overline{EA}/V_{cc} (External Access Enable/ V_{cc}) เป็นขาลำดับสำหรับเลือกใช้หน่วยความจำโปรแกรมจากภายในหรือจากภายนอก
5. ขา XTAL1 และขา XTAL2 เป็นขาใช้งานของวงจรอินเวอร์ตติ้งออสซิลเลเตอร์แอมพลิไฟเออร์ (Inverting Oscillator Amplifier) สำหรับใช้ต่อร่วมกับคริสตัลภายนอก

3.3 พอร์ตอินพุตและพอร์ตเอาต์พุต

พอร์ตคือแอดเดรสหนึ่งที่ได้รับกำหนดไว้เพื่อการโอนย้ายข้อมูลระหว่างไมโครคอนโทรลเลอร์กับอุปกรณ์ภายนอก การกำหนดประเภทของการติดต่อขึ้นอยู่กับทิศทางการไหลของข้อมูลเมื่อพิจารณาจากไมโครคอนโทรลเลอร์เป็นหลัก จากรูปที่ 3.3a เป็นการใช้นิโครคอนโทรลเลอร์เป็นเอาต์พุตพอร์ต และจากรูป 3.3b เป็นการใช้นิโครคอนโทรลเลอร์เป็นอินพุตพอร์ต



รูปที่ 3.3a เป็นการใช้นิโครคอนโทรลเลอร์เป็นเอาต์พุตพอร์ต



รูปที่ 3.3b เป็นการใช้นิโครคอนโทรลเลอร์เป็นอินพุตพอร์ต

3.3.1 การใช้งานพอร์ตเป็นการอินพุต

การใช้งานพอร์ตเป็นการอินพุตข้อมูลจะต้องเริ่มต้นด้วยการส่งข้อมูลที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ตนั้นก่อนเป็นอันดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตของบิตนั้น ทำให้ขาสัญญาณของบิตถูกต่อเข้ากับตัวต้านทานซึ่งทำหน้าที่ Pull-up ภายในซึ่งมีผลทำให้บิตนั้นของพอร์ต 1,2,3 เป็นสถานะของลอจิกสูง ตัวต้านทานนี้มีค่าประมาณ 50 K โอห์ม ซึ่งเป็นค่าที่สูงมาก และทำให้อุปกรณ์ภายนอกสามารถขับสัญญาณของพอร์ตเหล่านี้เป็นลอจิกต่ำได้ง่าย สำหรับบิตของพอร์ต 0 นั้นแม้ว่าจะมีหลักการทำงานที่คล้ายคลึงกับบิตของพอร์ตอื่นๆ แต่เนื่องจากไม่มีตัวต้านซึ่งทำหน้าที่ Pull-up ภายในไว้ ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดการทำงาน ก็จะเป็นผลให้สัญญาณนี้อยู่ในสถานะอิมพีแดนซ์สูงแทน

3.3.2 การใช้งานพอร์ตเป็นการเอาต์พุต

เมื่อมีการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ตทุกพอร์ต ข้อมูลนี้จะถูกส่งให้กับฟลิปฟล็อปซึ่งจะค้างค่านี้อยู่ และมีผลทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นทำงานดังนั้นขาสัญญาณก็จะมีสถานะลอจิกเป็นลอจิกต่ำด้วย

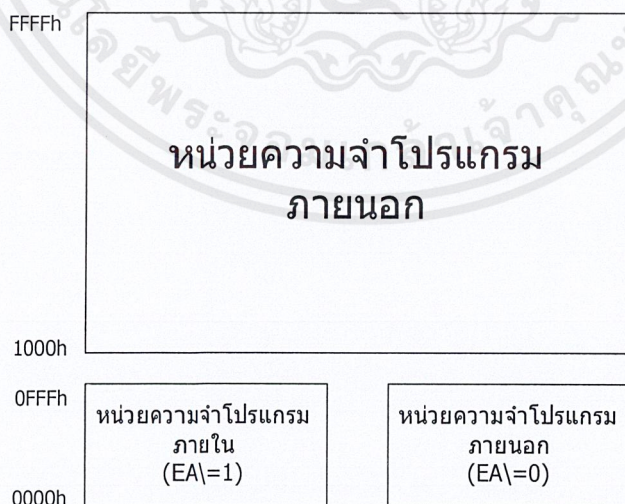
ส่วนการส่งข้อมูลที่มีค่าเป็น 1 ออกมานั้น ในกรณีที่เป็นการทำงานในแต่ละบิตของพอร์ต 1,2 หรือ 3 จะทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดทำงานมีผลทำให้ขาของสัญญาณเป็นลอจิกสูงด้วยตัวต้านทานที่ Pull-up อยู่ภายในนั้น แต่สำหรับการใช้งานในแต่ละบิตทางพอร์ต 0 นั้นจะมีผลแตกต่างออกไป โดยขาสัญญาณจะมีสถานะอิมพีแดนซ์สูงแทน เนื่องจากไม่มีตัวต้านภายในเชื่อมต่ออยู่นั่นเอง ดังนั้นการใช้งานพอร์ต 0 เป็นการเอาต์พุตข้อมูล จึงจำเป็นต้องใช้ตัวต้านทานภายนอก Pull-up สัญญาณไว้กับลอจิกสูงแทน

3.4 หน่วยความจำโปรแกรมของ 8051

หน่วยความจำโปรแกรม(Program Memory)มีไว้เพื่อบรรจุคำสั่งหรือโปรแกรมที่ผู้ใช้พัฒนาขึ้นจัดเก็บไว้ในหน่วยความจำ โดยอาจจะประกอบอยู่ภายในตัวของไอซี 8051 เอง หรือเป็นไอซีหน่วยความจำ EPROM หรือ ROM แยกออกต่างหากได้ ในกรณีหลังจำเป็นต้องมีการใช้พอร์ตอินพุตเอาต์พุตพอร์ต ทำหน้าที่เป็นบัสแอดเดรสและบัสข้อมูลเพื่อให้สามารถติดต่อกับหน่วยความจำมาตรฐานทั่วไปได้

หน่วยความจำโปรแกรมของ 8051 เป็นบริเวณหน่วยความจำสำหรับเก็บข้อมูลและคำสั่งทำงานต่างๆ ซึ่งแม้ว่าจะไม่มีการจ่ายกระแสไฟฟ้าให้ระบบข้อมูลเหล่านี้ก็ยังไม่สูญหายโครงสร้างของหน่วยความจำโปรแกรมมีลักษณะเช่นเดียวกับหน่วยความจำที่บรรจุอยู่ในไอซีหน่วยความจำประเภทต่างๆเช่น หน่วยความจำแบบ ROM (Read Only Memory) หรือ EPROM (Erasable Programmable Read Only Memory)

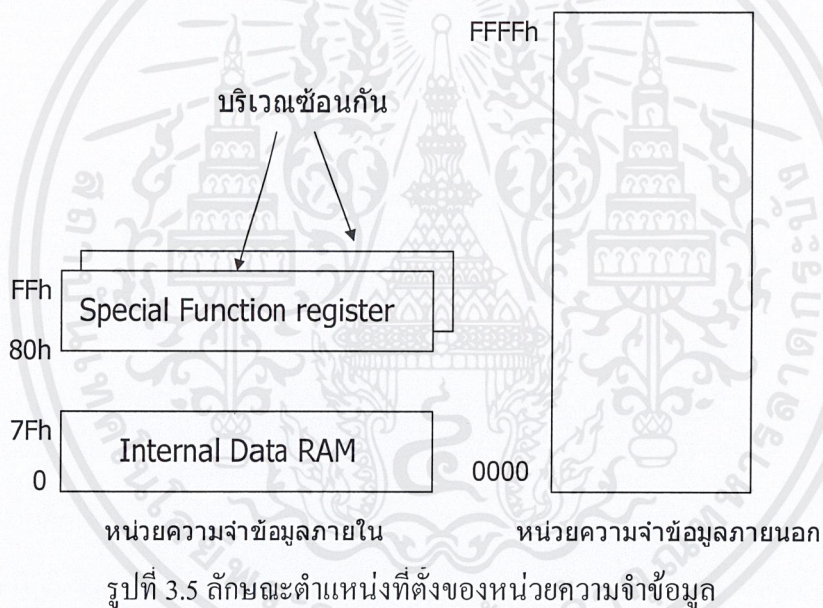
การจัดพื้นที่ของหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ 8051 จะมีการจัดพื้นที่ดังรูปที่ 3.4 โดยที่ไมโครคอนโทรลเลอร์ 8051 สามารถอ่านข้อมูลหน่วยความจำโปรแกรมสูงสุดได้ไม่เกิน 64 กิโลไบต์และแยกประเภทของหน่วยความจำโปรแกรมเป็น 2 ลักษณะตามตำแหน่งของหน่วยความจำนั้น คือ หน่วยความจำโปรแกรมภายใน(Internal Program Memory) ซึ่งเป็นหน่วยความจำ ROM หรือ EPROM ที่อยู่ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง และหน่วยความจำภายนอก (External Program Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำมาทำหน้าที่เป็นหน่วยความจำโปรแกรมของระบบ



รูปที่3.4 การจัดพื้นที่ของหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ 8051

3.5 หน่วยความจำข้อมูลของ 8051

หน่วยความจำข้อมูลมีหน้าที่สำหรับเก็บข้อมูลหรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยที่หน่วยความจำข้อมูลจะมีลักษณะเป็นหน่วยความจำ RAM แบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟให้กับระบบ ก็จะมีผลทำให้ข้อมูลที่จัดเก็บไว้ในหน่วยความจำนี้สูญหายไป พื้นที่ของหน่วยความจำข้อมูลของ 8051 สามารถมีได้ไม่เกิน 64 กิโลไบต์ และแยกประเภทออกออกเป็นสองลักษณะตำแหน่งที่ตั้งของหน่วยความจำนั้นดังลักษณะในรูปที่ 3.5 คือ หน่วยความจำโปรแกรมภายใน (Internal Data Memory) ซึ่งเป็น RAM ที่อยู่ภายในตัวไมโครคอนโทรลเลอร์เอง และหน่วยความจำข้อมูลภายนอก (External Data Memory) ซึ่งเป็นการใช้ไอซีหน่วยความจำ RAM มาเพิ่มเติมเข้าไปในวงจร ลักษณะเดียวกับการนำไอซี EPROM มาใช้งานเป็นหน่วยความจำโปรแกรมนั่นเอง



3.5.1 หน่วยความจำข้อมูลภายใน

หน่วยความจำข้อมูลภายใน 8051 มีจำนวนทั้งหมด 256 ไบต์ โดยจำแนกออกได้เป็นสองลักษณะคือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลางใช้งานเท่านั้นซึ่งเรียกว่ารีจิสเตอร์ และพื้นที่ใช้งานทั่วไปสำหรับโปรแกรมที่ผู้ใช้สร้างขึ้นมา จากรูปที่ 3.6 แสดงถึงการจัดพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 ซึ่งแบ่งเป็นสองส่วนดังนี้

3.5.2 หน่วยความจำขนาด 128 ไบต์แรก

บริเวณนี้จะมีตำแหน่งแอดเดรสอยู่ในช่วง 00H-07H ซึ่งแบ่งได้เป็นอีกสามส่วนดังนี้

บริเวณแอดเดรส 00H-1FH จำนวน 32 ไบต์จำแนกออกเป็นกลุ่มหรือแบงก์ข้อมูลจำนวน

8 ไบต์รวมทั้งหมดสี่กลุ่ม พื้นที่ข้อมูลในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ทั่วไป เรียกว่า เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีจิสเตอร์ R0-R7

บริเวณแอดเดรส 20H-2FH จำนวน 16 ไบต์ จะเป็นพื้นที่ส่วนสำหรับผู้ใช้ที่สามารถอ้างถึงข้อมูลได้ทั้งแบบไบต์และแบบบิต

บริเวณแอดเดรส 30H-7FH เป็นบริเวณที่สาารถนำไปใช้งานได้อย่างอิสระ โดยสามารถอ้างถึงได้เฉพาะในลักษณะของไบต์ข้อมูลตามปกติเท่านั้น

3.5.3 หน่วยความจำขนาด 128 ไบต์ถัดไป

พื้นที่ตั้งแต่แอดเดรส 80H-FFH เป็นหน่วยความจำที่นำมาใช้งานเป็นรีจิสเตอร์หน้าที่พิเศษ แต่ก็ยังมีบริเวณของหน่วยความจำที่อยู่บริเวณนี้ที่ผู้ใช้สามารถเก็บข้อมูลได้ แต่การเรียกใช้งานจะต้องมีการเข้าถึงข้อมูลแบบโดยอ้อมเท่านั้น

Address (Decimal)	Address (Hex)	Symbols		
127	7Fh	B	<input type="text"/>	F0h
		ACC	<input type="text"/>	E0h
		PSW	<input type="text"/>	D0h
		IPC	<input type="text"/>	B8h
		P3	<input type="text"/>	B0h
		IEC	<input type="text"/>	A8h
		P2	<input type="text"/>	A0h
		SBUF	<input type="text"/>	99h
		SCON	<input type="text"/>	98h
48	30h	P1	<input type="text"/>	90h
		TH1	<input type="text"/>	8Dh
		TH0	<input type="text"/>	8Ch
		TL1	<input type="text"/>	8Bh
		TL0	<input type="text"/>	8Ah
		TMOD	<input type="text"/>	89h
		TCON	<input type="text"/>	88h
		PCON	<input type="text"/>	87h
32	20h	DPH	<input type="text"/>	83h
		DPL	<input type="text"/>	82h
		SP	<input type="text"/>	81h
		PO	<input type="text"/>	80h
24	18h			
16	10h			
8	8h			
0	0h			

รูปที่ 3.6 แสดงถึงการจัดพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051

3.6 รีจิสเตอร์หน้าที่พิเศษ

เป็นรีจิสเตอร์ที่ทำหน้าที่ควบคุมการทำงานของอุปกรณ์หรือพอร์ตของ 8051 ทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H-FFH การใช้งานรีจิสเตอร์หน้าที่พิเศษเหล่านี้สามารถทำได้ทั้งการระบุถึงชื่อรีจิสเตอร์หรือตำแหน่งแอดเดรสที่เป็นของรีจิสเตอร์นั้นก็ได้

3.6.1 แอ็กคิวมูเลเตอร์ (Accumulator)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นรีจิสเตอร์ขนาด 8 บิตทำหน้าที่เก็บข้อมูลที่จะส่งให้หน่วยงานในซีพียูและเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การใช้งานในโปรแกรมจะเรียกว่า รีจิสเตอร์ A

3.6.2 รีจิสเตอร์ B

เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งการคูณหารตัวเลข ในกรณีที่ไม่ใช่การคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้

3.6.3 โปรแกรมเคาน์เตอร์ (Program Counter)

เป็นรีจิสเตอร์ที่ใช้สำหรับการชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรม ซึ่งจะต้องไปทำงานในลำดับถัดไป การใช้งานในโปรแกรมจะเรียกว่า รีจิสเตอร์ PC

3.6.4 สแต็กพอยน์เตอร์ (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้หรือพอยน์เตอร์ของบริเวณสแต็กสำหรับเก็บข้อมูลแอดเดรสรีจิสเตอร์ต่างๆ รวมทั้งข้อมูลจากโปรแกรม ค่าเริ่มต้นของสแต็กจะอยู่ที่ตำแหน่ง 07H การใช้งานในโปรแกรมจะเรียกว่า รีจิสเตอร์ SP

3.6.5 ตัวชี้ข้อมูลหรือดาต้าพอยน์เตอร์ (Data Pointer)

เป็นรีจิสเตอร์ขนาด 16 บิตซึ่งเรียกว่ารีจิสเตอร์ DPTR และสามารถใช้งานแยกออกเป็นรีจิสเตอร์ขนาด 8 บิตสองตัวคือ รีจิสเตอร์ DPH และ DPL เพื่อเก็บค่าแอดเดรสของหน่วยความจำที่ต้องใช้งานภายในโปรแกรมหรืออาจเป็นแอดเดรสของอุปกรณ์ภายนอก

3.6.6 โปรแกรมสเตตัสเวิร์ด (PSW)

รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสถานะการทำงานต่างๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบงก์ (Bank) ของรีจิสเตอร์ที่ใช้งานด้วย

3.6.7 รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต (Port Register)

รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ตอินพุตเอาต์พุตโดยตรงซึ่งจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ทั้งในลักษณะการอินพุตหรือการเอาต์พุตข้อมูลได้

3.6.8 รีจิสเตอร์ SBUF

เป็นบัฟเฟอร์ขนาด 8 บิตสำหรับการสื่อสารข้อมูลแบบอนุกรมทั้งการรับและการส่งข้อมูล

3.6.9 รีจิสเตอร์ PCON

เป็นรีจิสเตอร์ควบคุมการทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ การกำหนดอัตราทวิคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรมและแฟล็กสถานะการทำงานทั่วไป

3.6.10 รีจิสเตอร์ IP, IE, TMOD, SCON

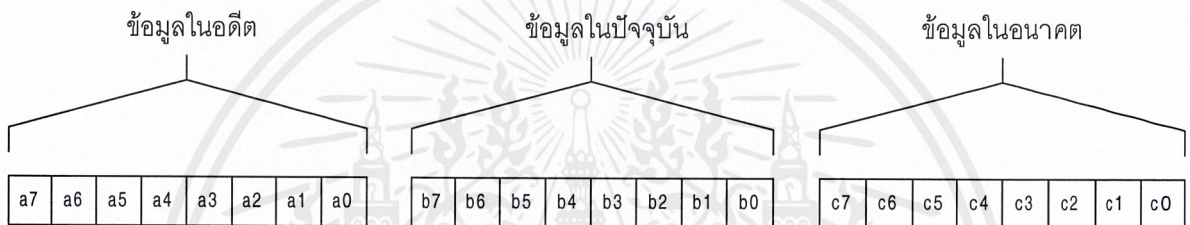
เป็นกลุ่มรีจิสเตอร์ที่ทำหน้าที่ควบคุมการทำงานของการอินเทอร์รัปต์ต่างๆ

บทที่ 4

การออกแบบอัลกอริทึม

4.1 การออกแบบอินพุตและเอาต์พุตของระบบแยกแยะความแตกต่าง

การออกแบบอินพุตให้กับระบบแยกแยะความแตกต่าง จะออกแบบโดยใช้ข้อมูลจำนวน 3 ชุด ข้อมูลชุดที่ 1 คือเส้นทางในอดีต($t-1$) ข้อมูลชุดที่ 2 คือเส้นทางปัจจุบัน (t) และข้อมูลชุดที่ 3 คือเส้นทางในอนาคต($t+1$) แสดงในรูปที่ 4.1 โดยเราจะนำข้อมูลทั้ง 3 ชุดมาสร้าง Lookup-table ให้กับระบบแยกแยะความแตกต่าง



รูปที่ 4.1 กลุ่มข้อมูลอินพุตของระบบแยกแยะความแตกต่าง

โดยที่ข้อมูลแต่ละชุดจะมีขนาด 8 บิต ซึ่งข้อมูล 3 บิตแรกของแต่ละชุดจะเป็นทิศทางการเคลื่อนที่ของหุ่นยนต์ และข้อมูล 5 บิตหลังจะเป็นระยะทางที่หุ่นยนต์เคลื่อนที่ไปแสดงในรูปที่ 4.2

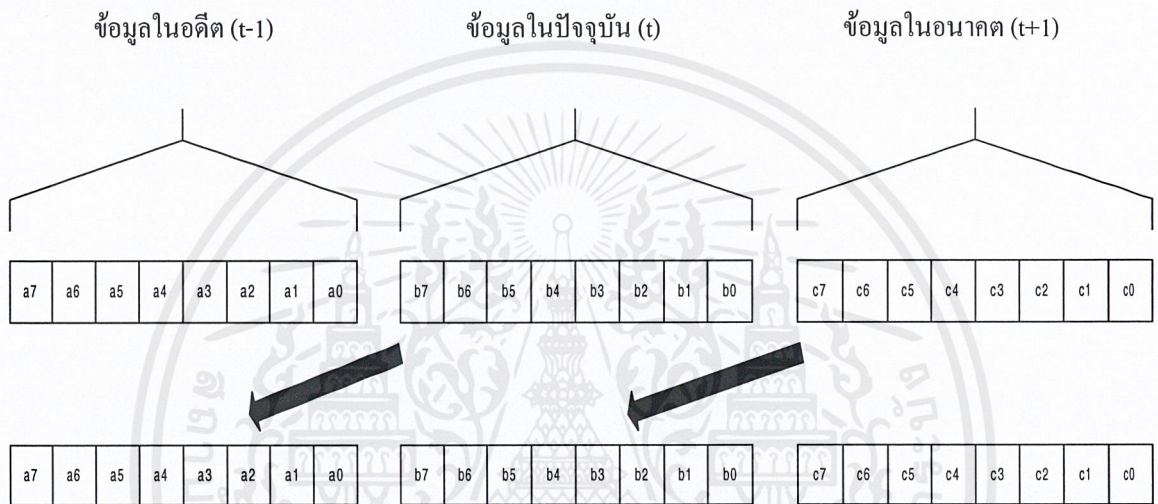


รูปที่ 4.2 ข้อมูลในแต่ละเหตุการณ์

เมื่อหุ่นยนต์เคลื่อนที่และเปลี่ยนเส้นทาง 1 ครั้งจะนับเป็น 1 เส้นทาง เมื่อหุ่นยนต์มีการเคลื่อนที่เปลี่ยนทิศทางทั้งหมด 3 ครั้งแล้ว ก็จะมีการกำหนดอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่างทั้ง 8 ตัว 1 ครั้ง หลังจากที่กำหนดอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แล้ว หุ่นยนต์ก็จะวิ่งไปเก็บข้อมูลเส้นทางใหม่ เมื่อเก็บข้อมูลได้แล้วก็จะเลื่อนข้อมูลไปทางซ้าย 1 ครั้ง โดยจะเลื่อนข้อมูลของเส้นทางปัจจุบัน(t) ไปแทนที่ข้อมูลของเส้นทางในอดีต(t-1) และข้อมูลของเส้นทางในอนาคต(t+1) ก็จะไปแทนที่ข้อมูลของเส้นทางปัจจุบัน(t) และนำข้อมูลของเส้นทางที่เก็บได้จากการเดินทางครั้งใหม่สุดมาเป็นข้อมูลของเส้นทางในอนาคต(t+1) จากนั้นก็จะนำข้อมูลทั้ง 3 ชุดที่เก็บมาใหม่มากำหนดเป็นอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่างอีกครั้ง และจะทำการเก็บข้อมูลในลักษณะนี้ไปจนกว่าหุ่นยนต์จะเคลื่อนที่กลับมาที่จุดเริ่มต้น ก็จะเป็นการเรียนรู้เส้นทางครบ 1 รอบ การเลื่อนของข้อมูลจะแสดงดังรูปที่ 4.3

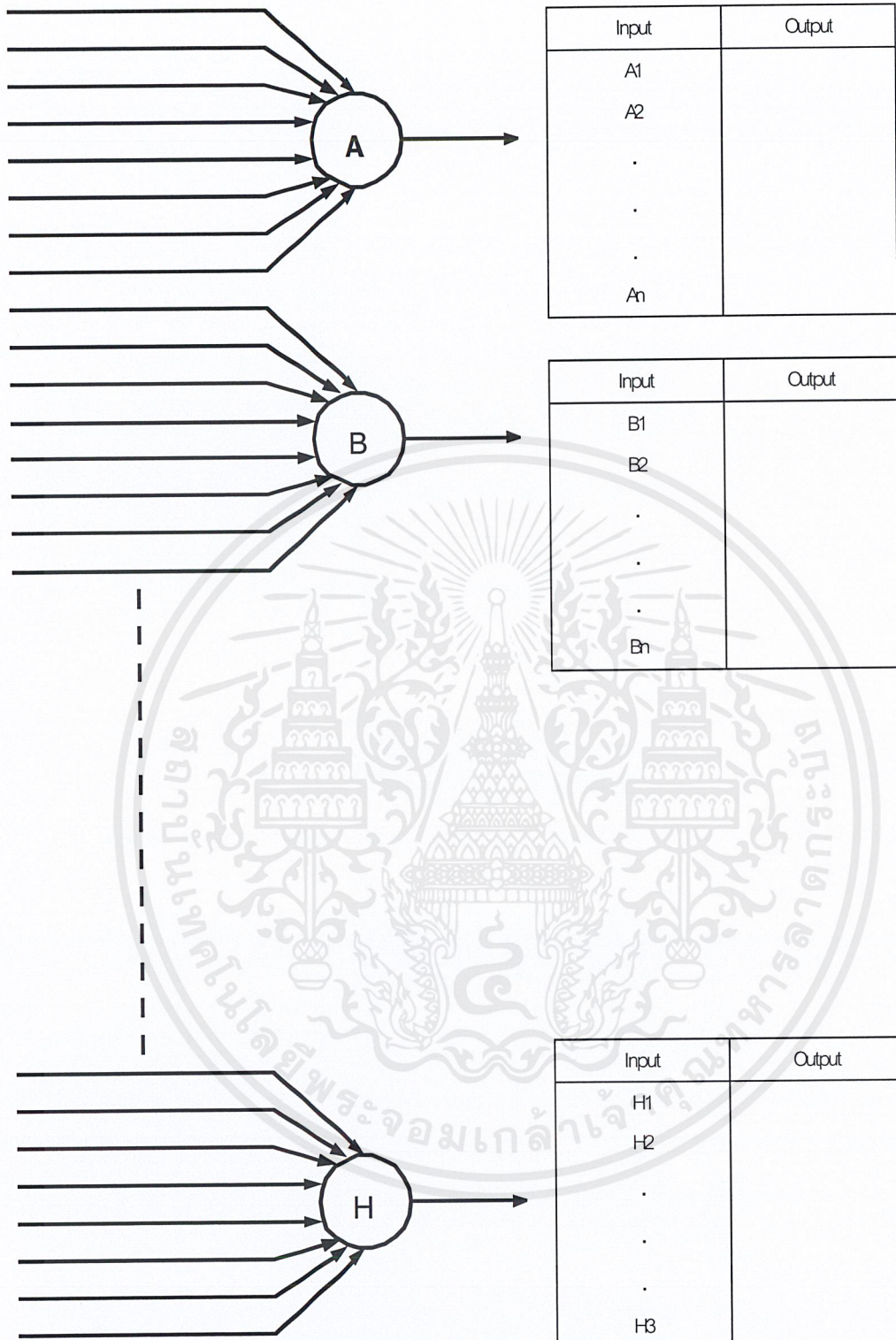


รูปที่ 4.3 แสดงการเลื่อนของข้อมูลเมื่อช่วงเวลาเปลี่ยนไป

4.2 การสร้าง Lookup-table ของระบบแยกแยะความแตกต่างในสถานะรีคอกไนซ์ (Recognize)

ระบบแยกแยะความแตกต่างมีทั้งหมด 8 ตัวทุกตัวจะมี Lookup-table เป็นของตัวเอง ขนาดของ Lookup-table จะมีขนาดเล็กหรือใหญ่ขึ้นอยู่กับข้อมูลที่เรานำมาสอนให้กับระบบแยกแยะความแตกต่าง (ในที่นี้คือเส้นทาง) และ Lookup-table จะมีขนาดใหญ่ขึ้นกว่าเดิมเมื่อเราได้สอนให้ให้ระบบแยกแยะความแตกต่างเพิ่มขึ้น ระบบแยกแยะความแตกต่างแต่ละตัวจะมีอินพุต 8 บิตและเอาต์พุต 1 บิต จากหัวข้อที่แล้วเราได้ข้อมูลของเส้นทางมา 3 ชุดแรก เราจะนำมากำหนดเป็นอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่างแต่ละตัว โดยข้อมูลของเส้นทางในอดีต(t-1) และข้อมูลของเส้นทางปัจจุบัน(t) จะถูกกำหนดให้เป็นอินพุตให้ระบบแยกแยะความแตกต่างแต่ละตัว บิตข้อมูลของเส้นทางในอนาคต(t+1) จะถูกกำหนดให้เป็นเอาต์พุตให้ระบบแยกแยะความแตกต่างแต่ละตัว แสดงดังรูปที่ 4.5 และรูปที่ 4.6 แสดงตารางการกำหนดอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่างแต่ละตัว

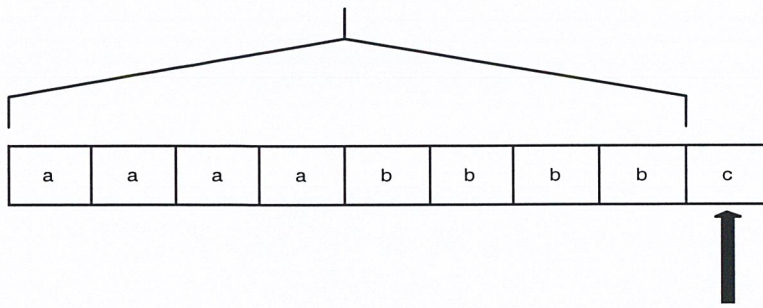
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงแบบจำลองระบบแยกแยะความแตกต่างของการเก็บข้อมูลไว้ในLookup-table ของระบบแยกแยะความแตกต่างแต่ละตัว

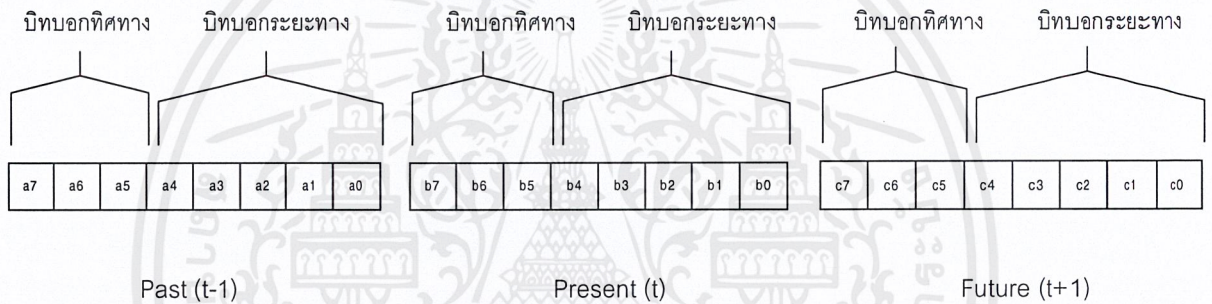
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลที่ได้มาจากสถานะอดีตและสถานะปัจจุบัน



ข้อมูลที่ได้มาจากอนาคต

รูปที่ 4.5 แสดงข้อมูลที่ถูกกำหนดให้เป็นอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่างแต่ละตัว



Neural	Input Neural	Output Neural
A	a7 a5 a2 b7 b6 b5 b2 b0	c7
B	a6 a5 a2 a0 b7 b6 b5 b3	c6
C	a7 a6 a5 a1 b6 b5 b3 b2	c5
D	a7 a6 a4 a0 b6 b5 b2 b1	c4
E	a6 a5 a3 a1 b7 b6 b4 b2	c3
F	a7 a6 a3 a0 b6 b5 b4 b1	c2
G	a6 a5 a4 a2 b7 b6 b3 b0	c1
H	a7 a5 a4 a3 b6 b5 b2 b0	c0

รูปที่ 4.6 แสดงตารางการกำหนดอินพุตและเอาต์พุตให้ระบบแยกแยะความแตกต่างแต่ละตัว

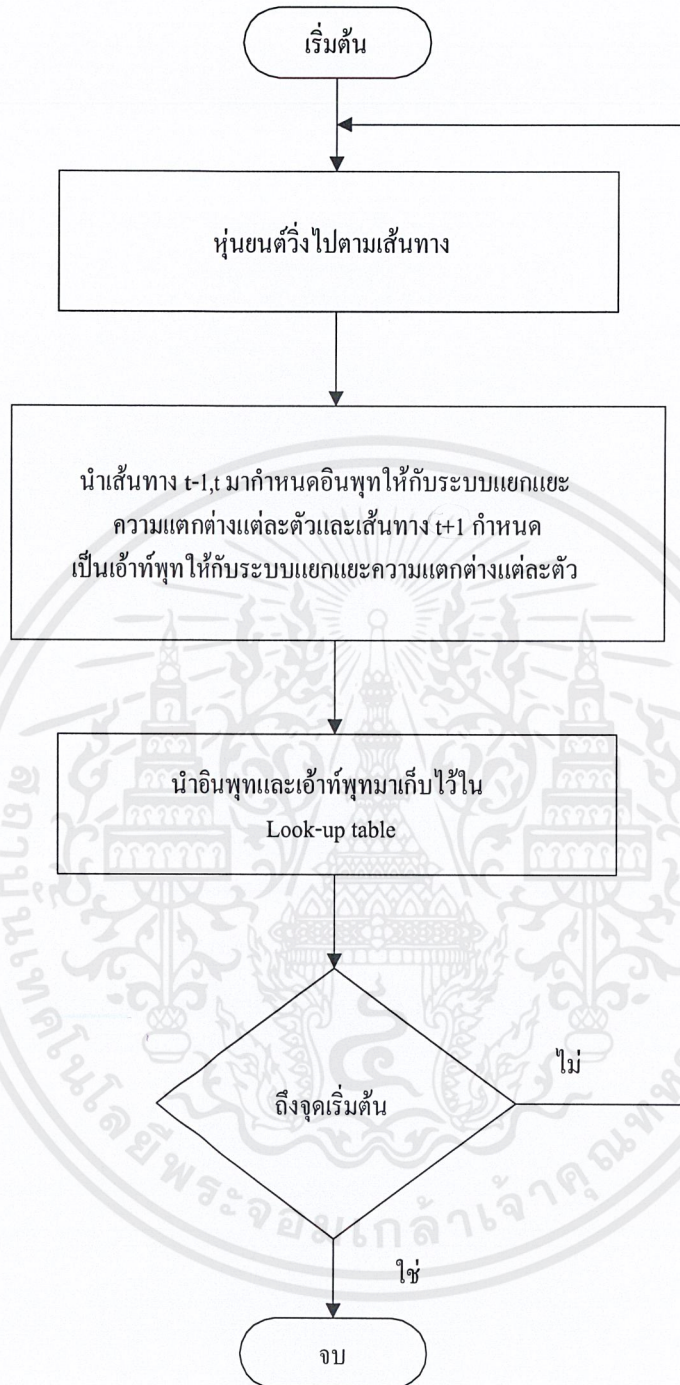
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การค้นหาเส้นทาง

การค้นหาเส้นทางก็คือสภาวะการรีคอล(Recall) ของระบบแยกแยะความแตกต่าง เราสามารถทำได้โดยการป้อนข้อมูลเริ่มต้นให้กับระบบแยกแยะความแตกต่าง 2 ชุด คือ ข้อมูลเส้นทางในอดีต($t-1$) และข้อมูลเส้นทางปัจจุบัน(t) ข้อมูลทั้ง 2 ชุดนี้จะถูกนำไปกำหนดเป็นอินพุทให้กับระบบแยกแยะความแตกต่างแต่ละตัว หลังจากนั้นระบบแยกแยะความแตกต่างแต่ละตัวก็จะสร้างเอาท์พุทออกมาแล้วนำมารวมกันเป็นข้อมูลของเส้นทางในอนาคต($t+1$) โดยเอาค่ามาจาก Lookup-table ที่ได้เรียนรู้ไปแล้วตั้งแต่ตอนแรก การสร้างข้อมูลเริ่มต้นให้กับระบบแยกแยะความแตกต่างสามารถทำได้โดยการกำหนดเส้นทางเริ่มต้นเป็นระยะทางสั้นๆ ให้หุ่นยนต์ (ต้องเป็นเส้นทางที่หุ่นยนต์เคยเรียนรู้มาก่อน) หลังจากนั้นหุ่นยนต์ก็จะเคลื่อนที่ต่อจากเส้นทางที่เริ่มได้เองโดยไม่ต้องมีเส้นทางอีกต่อไป

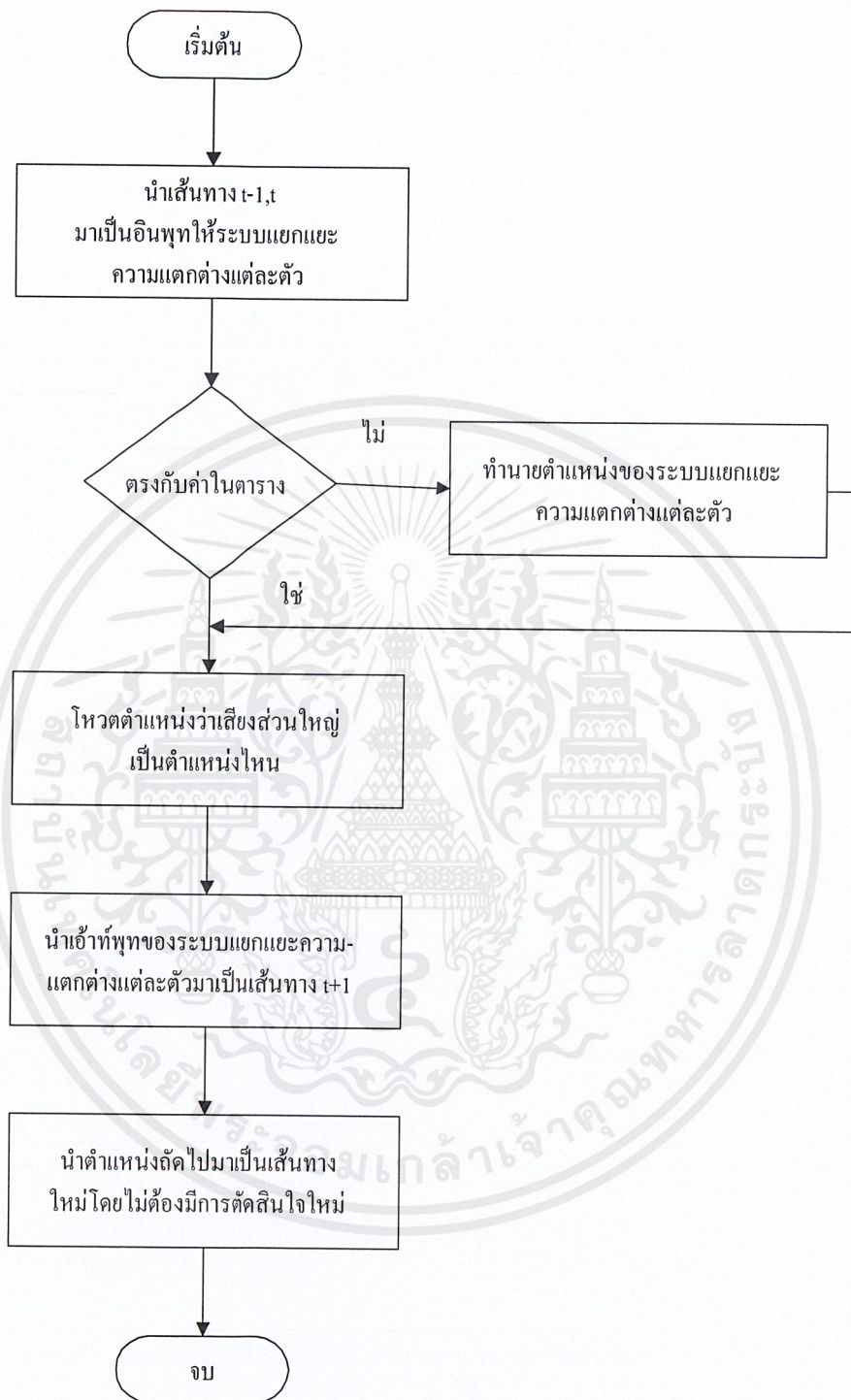
4.3.1 การตัดสินใจเลือกเส้นทาง

ก่อนที่หุ่นยนต์จะสามารถเคลื่อนที่ต่อจากเส้นทางที่เราเริ่มต้นให้ได้นั้น จะต้องมีกระบวนการในการตัดสินใจว่าเส้นทางที่จะเคลื่อนที่ต่อไปนั้นควรจะเป็นเส้นทางไหน ซึ่งเป็นการนำเอาข้อมูลของเส้นทางในอดีต($t-1$) และข้อมูลของเส้นทางในปัจจุบันมาพิจารณาซึ่งมีอยู่ 4 วิธี แสดงในรูปแบบที่ 4.7,4.8,4.9,4.10



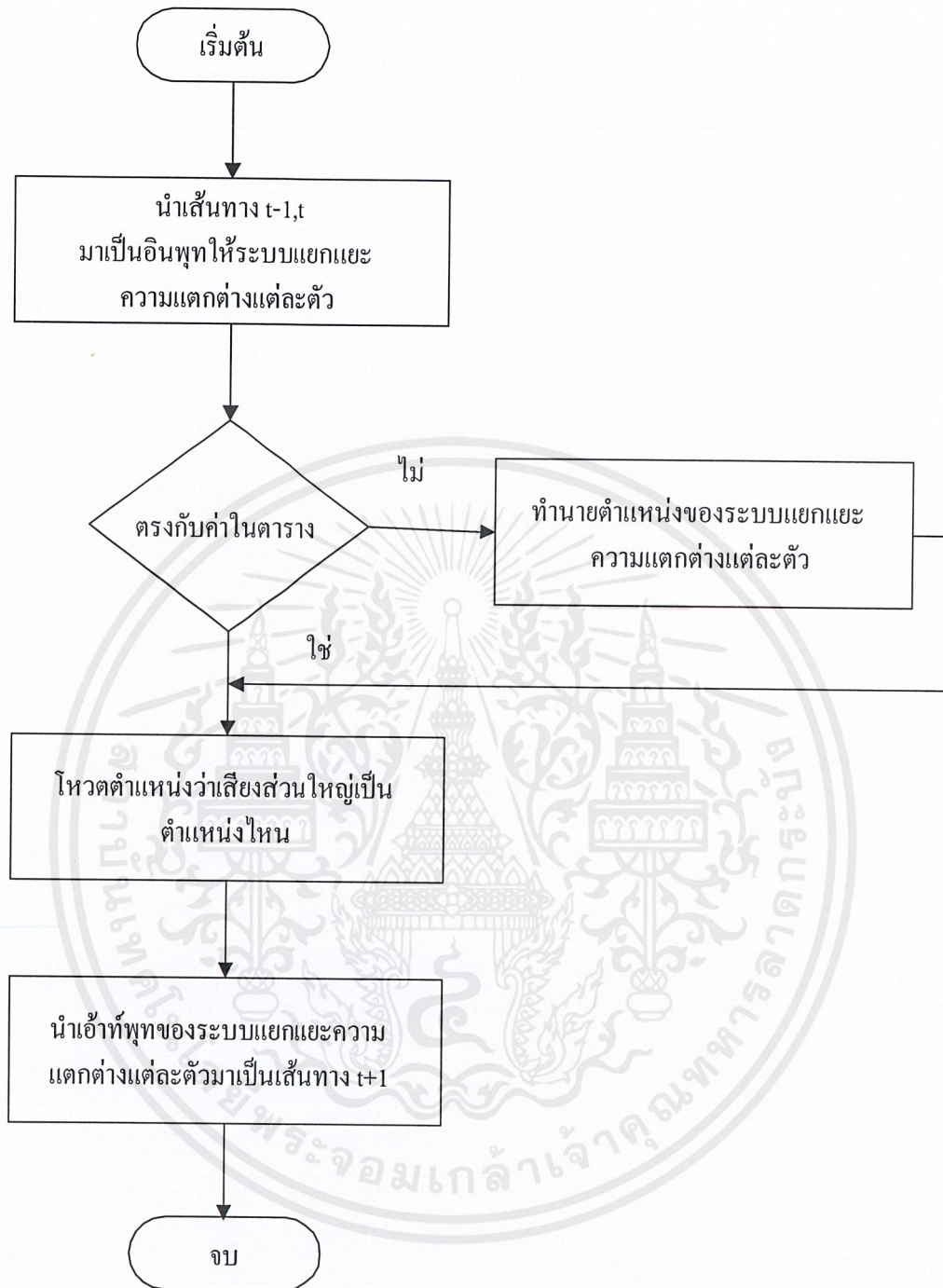
รูปที่ 4.7 แผนผังของช่วงการจำเส้นทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



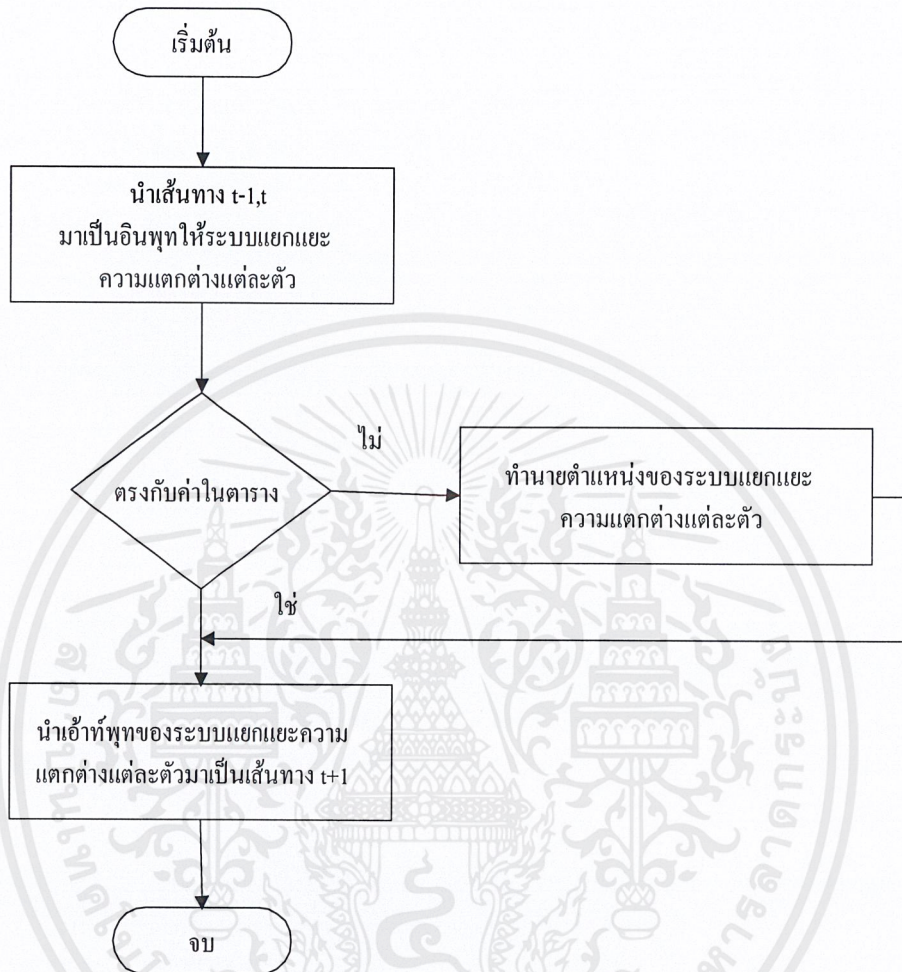
รูปที่ 4.8 แผนผังของการรีคอลวิธีที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



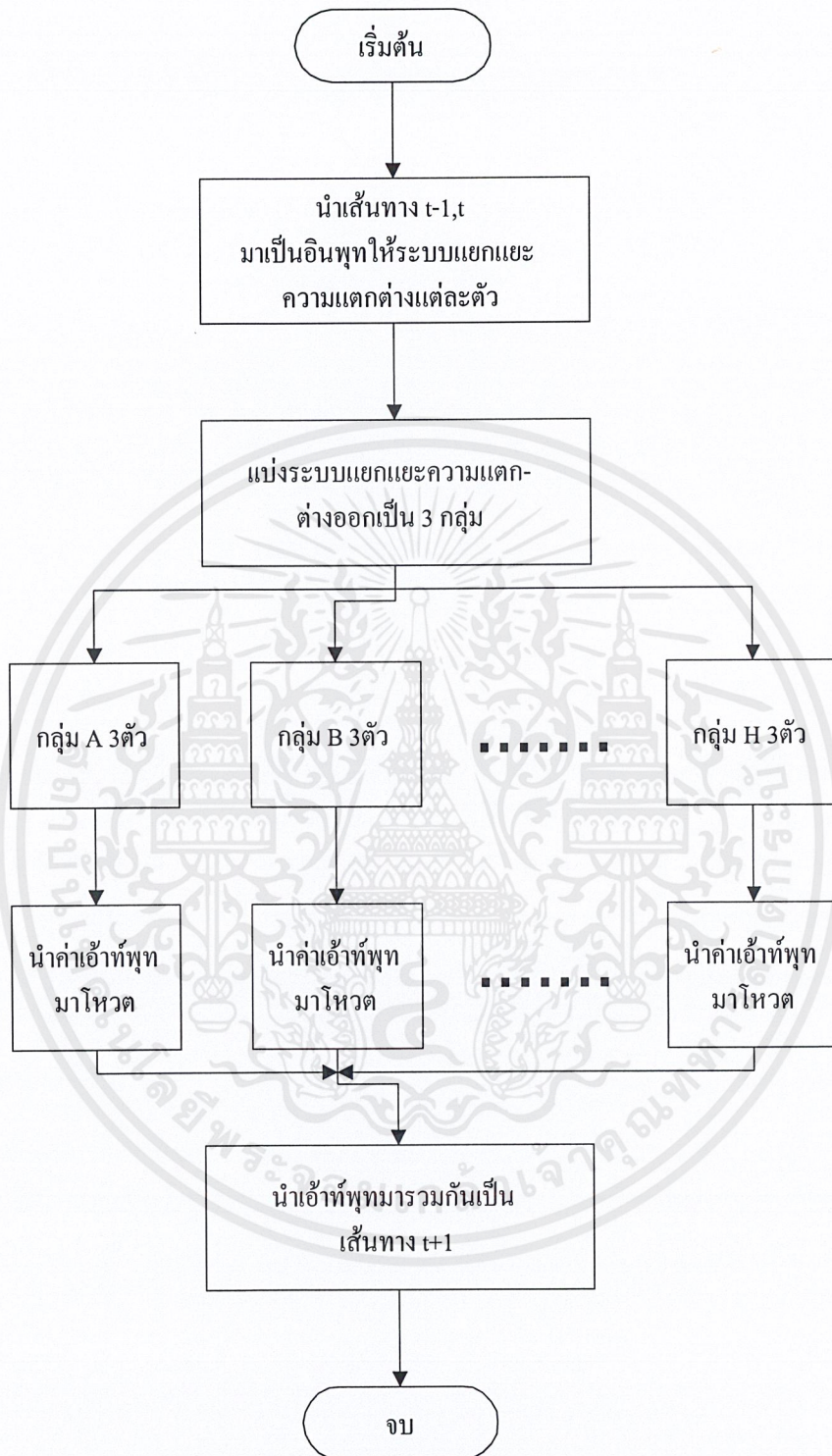
รูปที่ 4.9 แผนผังของการรีคอลวิธีที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 แผนผังของการรีคอลวิธีที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 แผนผังของการรีคอลวิธีที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

หลักการออกแบบวงจร

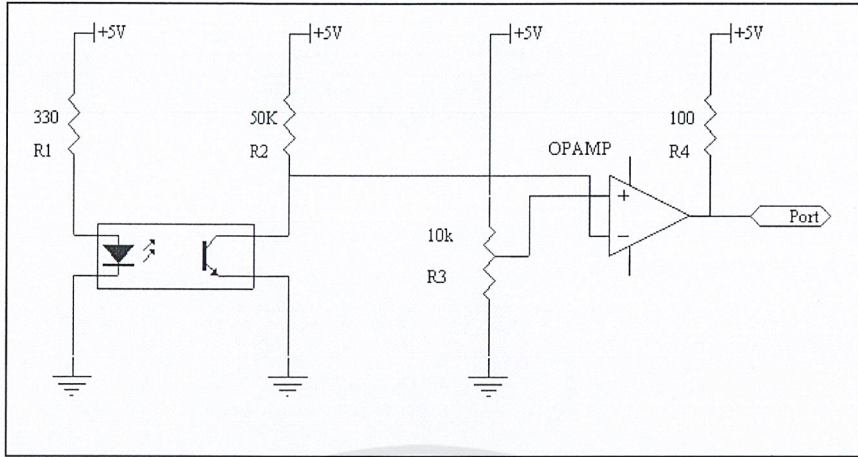
5.1 โครงสร้างฮาร์ดแวร์(Hardware)

การทำงานของโรบอทจะถูกควบคุมด้วยไมโครคอนโทรลเลอร์ MCS-51 ซึ่งเป็นตัวควบคุมการทำงานทั้งหมด โดยที่วงจรทั้งหมดของระบบจะแสดงไว้ดังรูปที่ 5.3 ส่วนประกอบวงจรการทำงานของโรบอทจะประกอบด้วยวงจรส่วนต่างๆดังนี้

1. ส่วนของวงจรเซ็นเซอร์
2. ส่วนของวงจรขับเคลื่อนมอเตอร์
3. ส่วนของการควบคุมการทำงานโดยใช้ไมโครคอนโทรลเลอร์ MCS-51

5.1.1 วงจรเซ็นเซอร์

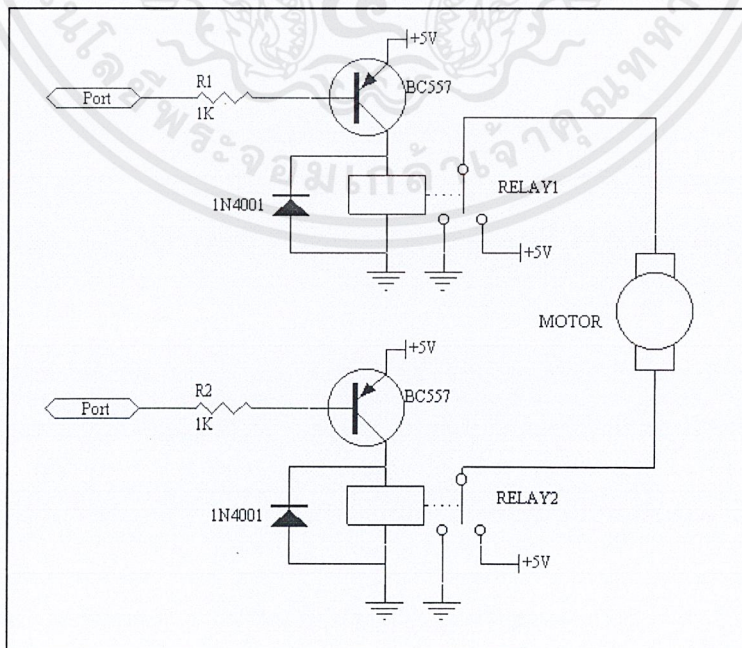
ในวงจรภาคเซ็นเซอร์เราจะใช้โฟโต้ไดโอดเป็นตัวส่งแสงอินฟราเรดและโฟโต้ – ทรานซิสเตอร์เป็นตัวรับ โดยที่เอาท์พุทจากคอลเลกเตอร์ของโฟโต้ทรานซิสเตอร์จะถูกต่อเข้ากับขาอินเวิร์ตของออปแอมป์ และขาอินเวิร์ตของออปแอมป์จะต่อกับความต้านทานปรับค่าได้ การจัดวงจรของออปแอมป์จะจัดวงจรแบบเปรียบเทียบแรงดัน ถ้าตัวเซ็นเซอร์อินฟราเรดอยู่ตำแหน่งของเส้นทาง(ตำแหน่งของเส้นดำ)ก็จะทำให้เอาท์พุทของออปแอมป์เป็นลอจิก “ 0 “ และถ้าตัวเซ็นเซอร์อินฟราเรดอยู่ตำแหน่งที่ออกนอกเส้นทางก็จะทำให้เอาท์พุทของออปแอมป์เป็นลอจิก “ 1 “ โดยที่ตัวเซ็นเซอร์3ตัวจะอยู่ที่ด้านหน้าของรถและบริเวณด้านหน้าของล้อทั้งสองข้าง เอาท์พุทของวงจรเซ็นเซอร์ที่เป็นตัวแสดงทิศทางการเคลื่อนที่ของโรบอท จะถูกนำไปเป็นอินพุทของพอร์ท P1.0 P1.1 และ P1.2



รูปที่ 5.1 วงจรเซ็นเซอร์

5.1.2 วงจรขับมอเตอร์

วงจรขับมอเตอร์ของโรบอทจะใช้ทรานซิสเตอร์ชนิดพีเอ็นพี (PNP) เป็นตัวควบคุมการทำงานของรีเลย์ โดยที่ขาเบส(Base)ของทรานซิสเตอร์จะถูกต้องกับพอร์ทของไมโครคอนโทรลเลอร์ และขาคอลเลกเตอร์(Collector)ของทรานซิสเตอร์จะต่ออยู่กับรีเลย์ มอเตอร์ 1 ตัวจะถูกควบคุมโดยรีเลย์ 1 คอนแทก 2 ตัว โดยการหมุนของมอเตอร์จะเป็นได้ 3 ลักษณะคือ หมุนซ้าย หมุนขวา และหยุดหมุน



รูปที่ 5.2 วงจรขับมอเตอร์

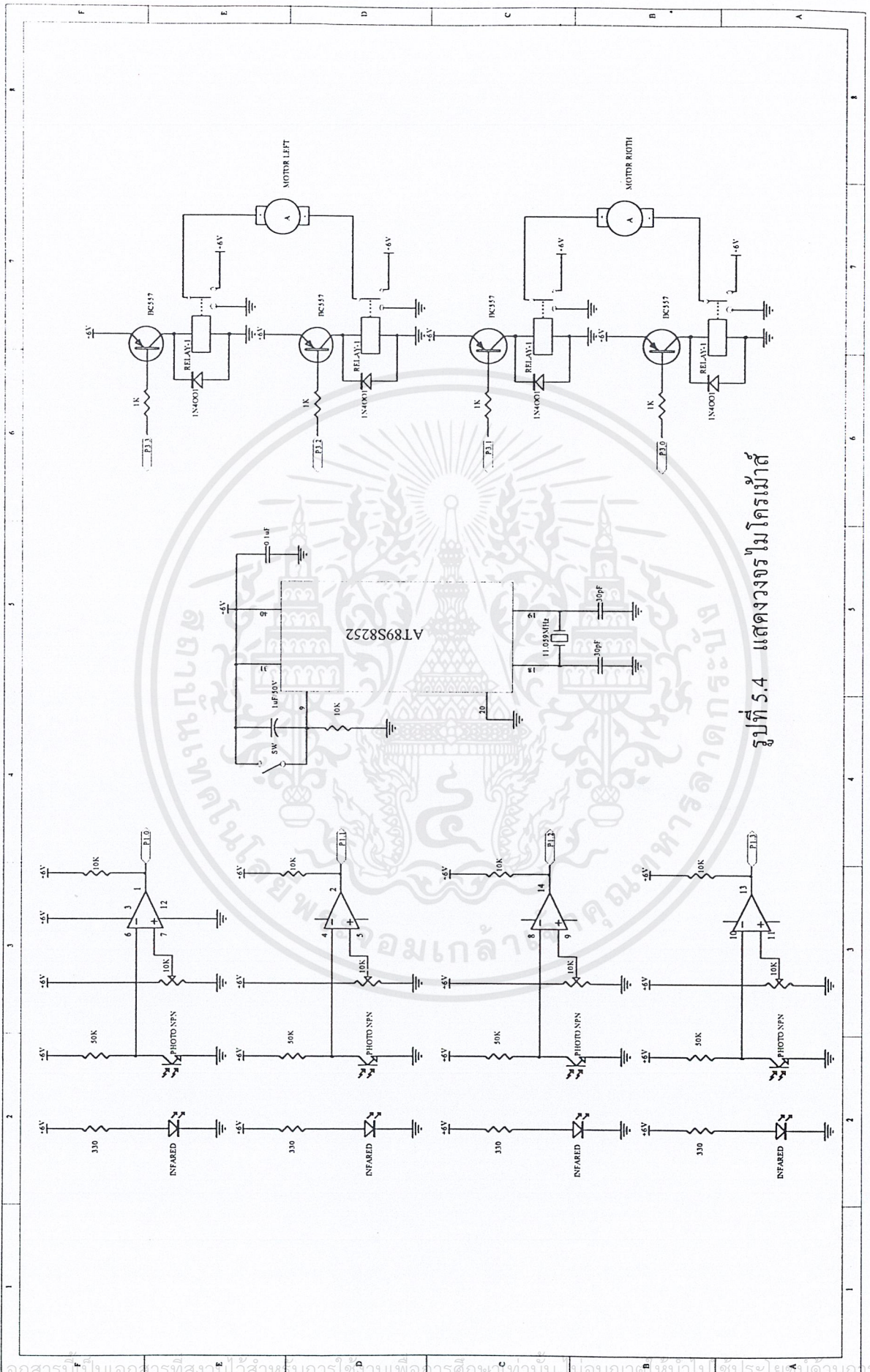
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.3 ส่วนของการควบคุมการทำงานโดยใช้ไมโครคอนโทรลเลอร์ MCS-51

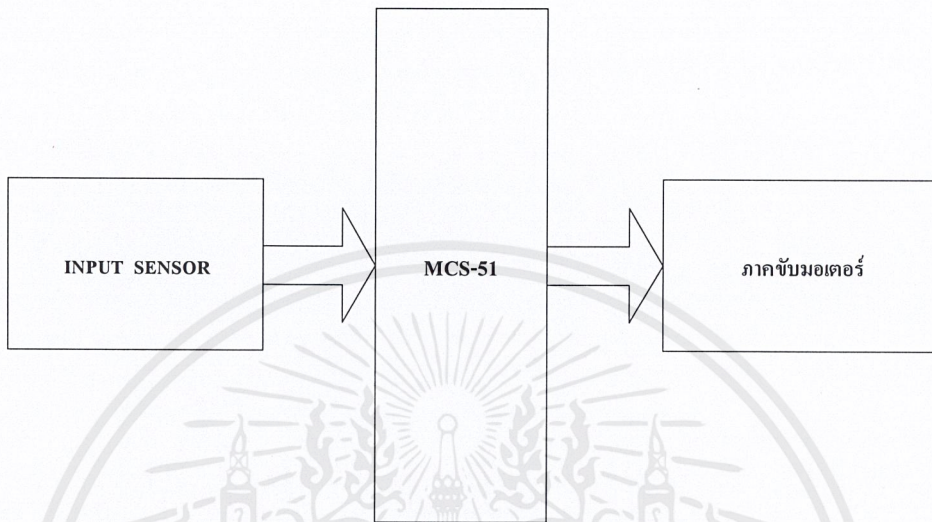
ไมโครคอนโทรลเลอร์จะมีหน้าที่ควบคุมการทำงานของโรบอททั้งหมด ไมโครคอนโทรลเลอร์จะมีหน้าที่การทำงาน 4 หน้าที่คือ

1. ตรวจสอบสถานะของตัวเซ็นเซอร์ทิศทาง
2. นับเวลาการเคลื่อนที่ของโรบอทเพื่อนำไปคำนวณเป็นระยะทาง
3. ควบคุมการหมุนของมอเตอร์
4. ทำการประมวลผลการทำงานของระบบโครงข่ายแบบฉลาด





รูปที่ 5.4 แสดงวงจรไมโครเม้าส์



รูปที่ 5.4 แสดงบล็อกไดอะแกรมของหุ่นยนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

การทดลองและบทสรุป

6.1 การทดลอง

การทดลองหุ่นยนต์จะเริ่มต้นเส้นทางจะเริ่มต้น โดยการนำปากกาสีด้ามลากเป็นเส้นทางบน กระดานสีขาวเพื่อเป็นเส้นทางให้หุ่นยนต์เดินทาง

การทดลองที่ 1

โปรแกรมที่ใช้ในการทดสอบจะมีการทำงานเหมือนกับแผนผังการทำงานในรูปที่ 4.9 โดยการเริ่มต้นเราจะให้หุ่นยนต์วิ่งไประยะทางหนึ่งก็จะนำเส้นทาง $t-1$ และ t มากำหนดเป็นอินพุตให้กับนิรอรแต่ละตัว จากนั้นนิรอรก็จะนำอินพุตของตัวเองไปเก็บในตาราง Look-up table ที่ได้จากการเรียนรู้ว่าตำแหน่งอินพุตที่เข้ามาของตัวเองอยู่ตรงกับตำแหน่งที่เท่าไร จากนั้นก็จะทำการโหวตว่าเสียงส่วนใหญ่เป็นตำแหน่งที่เท่าไร หลังจากนั้นก็จะไปเอาคำตอบที่ตำแหน่งที่โหวตได้มาเป็นคำตอบ ซึ่งคำตอบที่ได้ก็คือเส้นทางที่จะวิ่งต่อไป ($t+1$) หุ่นยนต์ก็จะวิ่งไปตามเส้นทางที่ได้จากการโหวต หลังจากนั้นก็จะทำการโหวตเส้นทางใหม่อีกครั้งและทำการโหวตไปเรื่อยๆ เพื่อการวิ่งให้ได้เส้นทางเดิมที่เคยจดจำมา

ผลการทดลอง

1. ถ้าเส้นทางที่หุ่นยนต์วิ่งมีความแตกต่างของระยะทางและทิศทางมาก หุ่นยนต์จะวิ่งได้ค่อนข้างไกลก็เทียบกับระยะทางเดิมที่จำ ถึงแม้จะมีระยะทางไกล
2. ถ้าเส้นทางที่หุ่นยนต์วิ่งมีความแตกต่างของระยะทางและทิศทางน้อย หุ่นยนต์จะวิ่งไม่ไกลก็เทียบกับระยะทางเดิมที่จำ และมีระยะทางเล็กลงด้วย เช่นถ้าเส้นทางเดิมเป็นวงใหญ่ หุ่นยนต์ก็จะวิ่งเป็นวงเล็กลงและเลื่อนตำแหน่งออกไป

การทดลองที่ 2

โปรแกรมที่ใช้ในการทดลองจะมีการทำงานเหมือนกับแผนผังการทำงานในรูป 4.8 มีลักษณะการทำงานเหมือนการทดลองที่ 1 แต่จะต่างกันที่ไม่มีการโหวตตำแหน่งของเส้นทางใหม่ทุกครั้ง แต่จะโหวตครั้งเดียวแล้วนำเอาตำแหน่งถัดไปของเส้นทางที่โหวตได้มาเป็นเส้นทางใหม่เลย

ผลการทดลอง

ถ้าการโหวตตำแหน่งเริ่มต้นของเส้นทางใหม่ถูกต้อง หุ่นยนต์ก็จะสามารถวิ่งต่อไปจนครบเส้นทางเดิมได้อย่างถูกต้อง

การทดลองที่ 3

โปรแกรมที่ใช้ในการทดลองจะมีการทำงานเหมือนกับแผนผังการทำงานในรูป 4.10 มีลักษณะการทำงานเริ่มต้นเหมือนการทดลองที่ 1 แต่จะต่างกันที่ไม่มีกรโหวตตำแหน่งของเส้นทาง กล่าวคือเมื่อนิวรอลแต่ละตัวได้อินพุตมาเป็นตำแหน่งไหน ก็จะนำค่าของเอาต์พุตของตำแหน่งนั้น มาเป็นคำตอบเลยโดยไม่สนใจว่านิวรอลตัวอื่นๆจะให้ค่าเป็นตำแหน่งใด

ผลการทดลอง

เราพบว่าหุ่นยนต์วิ่งไปเป็นเส้นทางใหม่ๆเสมอ ซึ่งไม่ใช่เส้นทางที่เคยเรียนรู้มาก่อน

6.2 สาเหตุของปัญหา

1. เนื่องจากจำนวนบิตข้อมูลที่นำมาเป็นอินพุตของนิวรอลมีจำนวนน้อยเกินไป
2. เนื่องจากจำนวนนิวรอลที่ใช้มีจำนวนน้อยเกินไป โดยการทดลองนี้ใช้นิวรอล 8 ตัว
3. จากสาเหตุที่ 1 และ 2 จึงไม่สามารถแยกแยะความแตกต่างของเส้นทางที่มีลักษณะคล้ายกันหรือใกล้เคียงกันได้

6.3 แนวทางการแก้ไขปัญหาและพัฒนา

1. เพิ่มจำนวนบิตข้อมูลที่นำมาเป็นอินพุตของนิวรอล เช่นเพิ่มจำนวนเซ็นเซอร์
2. เพิ่มจำนวนนิวรอล
3. เพิ่มจำนวนอินพุตให้กับนิวรอล

6.4 สรุปผลการทดลอง

จากการทดลองหลังจากที่หุ่นยนต์ได้เรียนรู้จุดจำเส้นทางแล้ว เมื่อเราให้หุ่นยนต์ทำงานในสภาวะรีคอลลเราจะพบว่าหุ่นยนต์จะสามารถเดินทางตามเส้นทางที่ได้เรียนรู้ไปแล้วได้ แต่ถ้าเส้นทางที่นำมาให้หุ่นยนต์จดจำมีลักษณะใกล้เคียงกันมาก จะเกิดความผิดพลาดคือบางครั้งหุ่นยนต์จะเดินทางเป็นเส้นทางที่สั้นกว่าเดิมหรือเดินทางออกนอกเส้นทางไป

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


```

A1:      MOV    R2,SENSORS          ACALL  GET_SENSORS
        CJNE   R2,#7FH,A2          ACALL  TURN_LEFT
        ACALL  GET_SENSORS          SJMP   L2
        ACALL  TURN_LEFT           L12:   CJNE   R2,#3FH,L13
        SJMP   B1                   ACALL  GET_SENSORS
A2:      CJNE   R2,#3FH,A3          ACALL  TURN_LEFT
        ACALL  GET_SENSORS          SJMP   L2
        ACALL  TURN_LEFT           L13:   CJNE   R2,#9FH,L14
        SJMP   B1                   ACALL  GET_SENSORS
A3:      CJNE   R2,#9FH,A4          ACALL  TURN_RIGHT
        ACALL  GET_SENSORS          SJMP   L2
        ACALL  TURN_RIGHT          L14:   CJNE   R2,#0DFH,L11
        SJMP   B1                   ACALL  GET_SENSORS
A4:      CJNE   R2,#0DFH,A1         ACALL  TURN_RIGHT
        ACALL  GET_SENSORS          SJMP   L2
        ACALL  TURN_RIGHT          L2:    MOV    R2,SENSORS
        SJMP   B1                   CJNE   R2,#0BFH,L2
B1:      MOV    R2,SENSORS          ACALL  GET_SENSORS
        CJNE   R2,#0BFH,B1         INC    R4
        ACALL  GET_SENSORS          CJNE   R4,#04H,RECALL
        INC    R4                   MOV    PAST,PRESENT
        CJNE   R4,#04H,START        MOV    PRESENT,FUTURE
        MOV    PAST_BUFF,PAST       SJMP   M1
        MOV    PRESENT_BUFF,PRESENT M1:    ACALL  MAKE_TABLE_1
        MOV    FUTURE_BUFF,FUTURE  ACALL  COMPARE_REM
D1:      ACALL  MAKE_TABLE_1        LCALL  VOTED
        ACALL  MAKE_TABLE_2        LCALL  SOLUTION
        CJNE   R1,#01H,DD1          MOV    A,FUTURE
        SJMP   E1                   ANL   A,#1FH
DD1:     ACALL  FORWARD             MOV    TIME_BUF3,A
        ACALL  GET_TURN            MOV    A,FUTURE
        CJNE   R1,#01H,D11          ANL   A,#0E0H
        SJMP   E1                   ORL   A,#1FH
D11:     MOV    R2,SENSORS          MOV    R2,A
        CJNE   R2,#0BFH,D11         H1:    CJNE   R2,#7FH,H2
        ACALL  GET_SENSORS          ACALL  TURN_LEFT
        SJMP   D1                   ACALL  DIS_CHECK
E1:      ACALL  STOP                SJMP   Q1
        CLR    P3.0                 H2:    CJNE   R2,#3FH,H3
        MOV    R4,#00H              ACALL  TURN_LEFT
        MOV    R1,#00H              ACALL  DIS_CHECK
        MOV    R3,#00H              SJMP   Q1
                                           H3:    CJNE   R2,#9FH,H4
;.....RECOGNIZING END.....          ACALL  TURN_RIGHT
                                           ACALL  DIS_CHECK
;-----RECALLING START-----        SJMP   Q1
L1:      JB     RECALL_MODE,$        H4:    CJNE   R2,#0DFH,H5
        NOP                          ACALL  TURN_RIGHT
        NOP                          ACALL  DIS_CHECK
        NOP                          SJMP   Q1
        NOP                          H5:    CJNE   R2,#0BFH,H6
        NOP                          ACALL  FORWARD
        SETB   P3.0                  ACALL  DIS_CHECK
                                           SJMP   Q1
RECALL:  ACALL  FORWARD             H6:    CJNE   R2,#0FFH,H7
L11:     MOV    R2,SENSORS          ACALL  FORWARD
        CJNE   R2,#7FH,L12

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	SETB	NEURAL_F.3	G18:	RLC	A
	SETB	NEURAL_H.4		JNC	G19
G11:	RLC	A ;BIT 4		SETB	TEMP_C.3
	JNC	G12	G19:	RLC	A
	SETB	NEURAL_F.2		JNC	G20
	SETB	NEURAL_G.3		SETB	TEMP_D.3
	SETB	NEURAL_H.3	G20:	RLC	A
G12:	RLC	A ;BIT 3		JNC	G21
	JNC	G13		SETB	TEMP_E.3
	SETB	NEURAL_A.1	G21:	RLC	A
	SETB	NEURAL_C.2		JNC	G22
	SETB	NEURAL_E.2		SETB	TEMP_F.3
	SETB	NEURAL_F.1	G22:	RLC	A
	SETB	NEURAL_G.2		JNC	G23
	SETB	NEURAL_H.2		SETB	TEMP_G.3
G13:	RLC	A ;BIT 2	G23:	RLC	A
	JNC	G14		JNC	INSERT_REM
	SETB	NEURAL_A.0	INSERT_REM:	SETB	TEMP_H.3
	SETB	NEURAL_B.2		INC	R5
	SETB	NEURAL_C.1		ACALL	EVEN
	SETB	NEURAL_E.1		MOV	A,NEURAL_A
	SETB	NEURAL_F.0		ACALL	WRITE_EEPROM
	SETB	NEURAL_G.1		ACALL	EVEN
	SETB	NEURAL_H.1		MOV	A,NEURAL_B
G14:	RLC	A ;BIT 1		ACALL	WRITE_EEPROM
	JNC	G15		ACALL	EVEN
	SETB	NEURAL_B.1		MOV	A,NEURAL_C
	SETB	NEURAL_C.0		ACALL	WRITE_EEPROM
	SETB	NEURAL_D.1		ACALL	EVEN
	SETB	NEURAL_E.0		MOV	A,NEURAL_D
	SETB	NEURAL_G.0		ACALL	WRITE_EEPROM
	SETB	NEURAL_H.0		ACALL	EVEN
G15:	RLC	A ;BIT 0		MOV	A,NEURAL_E
	JNC	G16		ACALL	WRITE_EEPROM
	SETB	NEURAL_B.0		ACALL	EVEN
G16:	SETB	NEURAL_D.0		MOV	A,NEURAL_F
	POP	ACC		ACALL	WRITE_EEPROM
	RET			ACALL	EVEN
				MOV	A,NEURAL_G
				ACALL	WRITE_EEPROM
				ACALL	EVEN
				MOV	A,NEURAL_H
				ACALL	WRITE_EEPROM
				ACALL	ODD
				MOV	A,TEMP_A
				ACALL	WRITE_EEPROM
				ACALL	ODD
				MOV	A,TEMP_B
				ACALL	WRITE_EEPROM
				ACALL	ODD
				MOV	A,TEMP_C
				ACALL	WRITE_EEPROM
				ACALL	ODD
				MOV	A,TEMP_D
				ACALL	WRITE_EEPROM
				ACALL	ODD
				MOV	A,TEMP_E
G17:	RLC	A			
	JNC	G18			
	SETB	TEMP_B.3			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ACALL WRITE_EEPROM ;*14*14*14*14*14*14*14*14*14*14*14*14*14*14*14*14*
ACALL ODD ADD_16: PUSH ACC
MOV A,TEMP_F MOV A,DPL
ACALL WRITE_EEPROM ADD A,#10H
ACALL ODD MOV DPL,A
MOV A,TEMP_G MOV A,DPH
ACALL WRITE_EEPROM ADDC A,#00H
ACALL ODD MOV DPH,A
MOV A,TEMP_H POP ACC
ACALL WRITE_EEPROM RET
ACALL TEST ;*14*14*14*14*14*14*14*14*14*14*14*14*14*14*14*14*
POP ACC ;*15*15*15*15*15*15*15*15*15*15*15*15*15*15*15*15*
RET ;*10*10*10*10*10*10*10*10*10*10*10*10*10*10*10*10*
TEST: PUSH ACC COMPARE_REM: PUSH ACC
CJNE R5,#01H,TEST1 MOV AN_1,#00H
S JMP TEST_END MOV BN_1,#00H
TEST1: MOV A,PAST MOV CN_1,#00H
CJNE A,PAST_BUFF,TEST_END MOV DN_1,#00H
MOV A,PRESENT MOV EN_1,#00H
CJNE A,PRESENT_BUFF,TEST_END MOV FN_1,#00H
MOV A,FUTURE MOV GN_1,#00H
CJNE A,FUTURE_BUFF,TEST_END MOV HN_1,#00H
INC R1
TEST_END: POP ACC LL1A: MOV DPTR,#0000H
RET MOV COUNT_1,R5
S JMP LL1D
LL1B: DJNZ COUNT_1,LL1C
MOV DPL,EVEN_POINTER_1 MOV DPTR,#0000H
MOV DPH,EVEN_POINTER_2 MOV NEURAL_BUFF,NEURAL_A
INC DPTR ACALL GUESS
INC DPTR ;
MOV EVEN_POINTER_1,DPL MOV AN_1,#00H
MOV EVEN_POINTER_2,DPH MOV DPTR,#0000H
RET S JMP LL1CC
LL1BB: LCALL ADD_16
INC AN_1
LL1CC: MOV A,DPL
CJNE A,TEMP_0,LL1BB
MOV A,DPH
CJNE A,TEMP_1,LL1BB
;
S JMP LL2A
LL1C: ACALL ADD_16
INC AN_1
LL1D: MOVX A,@DPTR
CJNE A,NEURAL_A,LL1B
LL2A: MOV DPTR,#0002H
MOV COUNT_1,R5
S JMP LL2D
LL2B: DJNZ COUNT_1,LL2C
MOV DPTR,#0002H
MOV NEURAL_BUFF,NEURAL_B
ACALL GUESS
;
MOV BN_1,#00H
MOV DPTR,#0002H

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	SJMP LL2CC	LL4D:	MOVX A,@DPTR
LL2BB:	LCALL ADD_16		CJNE A,NEURAL_D,LL4B
	INC BN_1	LL5A:	MOV DPTR,#0008H
LL2CC:	MOV A,DPL		MOV COUNT_1,R5
	CJNE A,TEMP_0,LL2BB		SJMP LL5D
	MOV A,DPH	LL5B:	DJNZ COUNT_1,LL5C
	CJNE A,TEMP_1,LL2BB		MOV DPTR,#0008H
	;		MOV NEURAL_BUFF,NEURAL_E
	SJMP LL3A		ACALL GUESS
LL2C:	ACALL ADD_16		;
	INC BN_1		MOV EN_1,#00H
LL2D:	MOVX A,@DPTR		MOV DPTR,#0008H
	CJNE A,NEURAL_B,LL2B		SJMP LL5CC
LL3A:	MOV DPTR,#0004H	LL5BB:	LCALL ADD_16
	MOV COUNT_1,R5		INC EN_1
	SJMP LL3D	LL5CC:	MOV A,DPL
LL3B:	DJNZ COUNT_1,LL3C		CJNE A,TEMP_0,LL5BB
	MOV DPTR,#0004H		MOV A,DPH
MOV	NEURAL_BUFF,NEURAL_C		CJNE A,TEMP_1,LL5BB
	ACALL GUESS		;
	;		SJMP LL6A
	MOV CN_1,#00H	LL5C:	ACALL ADD_16
	MOV DPTR,#0004H		INC EN_1
	SJMP LL3CC	LL5D:	MOVX A,@DPTR
LL3BB:	LCALL ADD_16		CJNE A,NEURAL_E,LL5B
	INC CN_1	LL6A:	MOV DPTR,#000AH
LL3CC:	MOV A,DPL		MOV COUNT_1,R5
	CJNE A,TEMP_0,LL3BB		SJMP LL6D
	MOV A,DPH	LL6B:	DJNZ COUNT_1,LL6C
	CJNE A,TEMP_1,LL3BB		MOV DPTR,#000AH
	;		MOV NEURAL_BUFF,NEURAL_F
	SJMP LL4A		ACALL GUESS
LL3C:	ACALL ADD_16		;
	INC CN_1		MOV FN_1,#00H
LL3D:	MOVX A,@DPTR		MOV DPTR,#000AH
	CJNE A,NEURAL_C,LL3B		SJMP LL6CC
LL4A:	MOV DPTR,#0006H	LL6BB:	LCALL ADD_16
	MOV COUNT_1,R5		INC FN_1
	SJMP LL4D	LL6CC:	MOV A,DPL
LL4B:	DJNZ COUNT_1,LL4C		CJNE A,TEMP_0,LL6BB
	MOV DPTR,#0006H		MOV A,DPH
MOV	NEURAL_BUFF,NEURAL_D		CJNE A,TEMP_1,LL6BB
	ACALL GUESS		;
	;		SJMP LL7A
	MOV DN_1,#00H	LL6C:	ACALL ADD_16
	MOV DPTR,#0006H		INC FN_1
	SJMP LL4CC	LL6D:	MOVX A,@DPTR
LL4BB:	LCALL ADD_16		CJNE A,NEURAL_F,LL6B
	INC DN_1	LL7A:	MOV DPTR,#000CH
LL4CC:	MOV A,DPL		MOV COUNT_1,R5
	CJNE A,TEMP_0,LL4BB		SJMP LL7D
	MOV A,DPH	LL7B:	DJNZ COUNT_1,LL7C
	CJNE A,TEMP_1,LL4BB		MOV DPTR,#000CH
	;		MOV NEURAL_BUFF,NEURAL_G
	SJMP LL5A		ACALL GUESS
LL4C:	ACALL ADD_16		;
	INC DN_1		MOV GN_1,#00H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	MOV	DPTR,#000CH		SUBB	A,MAX
	SJMP	LL7CC		JC	GUESS_4
LL7BB:	LCALL	ADD_16		MOV	MIN,MAX
	INC	GN_1		MOV	TEMP_0,DPL
LL7CC:	MOV	A,DPL		MOV	TEMP_1,DPH
	CJNE	A,TEMP_0,LL7BB	GUESS_4:	CLR	C
	MOV	A,DPH		ACALL	ADD_16
	CJNE	A,TEMP_1,LL7BB		DJNZ	COUNT_1,GUESS_1
	;			POP	ACC
	SJMP	LL8A		RET	
LL7C:	ACALL	ADD_16			;*16*16*16*16*16*16*16*16*16*16*16*16*16*16*16*
	INC	GN_1			
LL7D:	MOVX	A,@DPTR			;*17*17*17*17*17*17*17*17*17*17*17*17*17*17*17*
	CJNE	A,NEURAL_G,LL7B	DELAY2:	MOV	R6,#200
LL8A:	MOV	DPTR,#000EH	DELAY_11:	MOV	R7,#0E6H
	MOV	COUNT_1,R5	DELAY_22:	NOOP	
	SJMP	LL8D		NOOP	
LL8B:	DJNZ	COUNT_1,LL8C		DJNZ	R7,DELAY_22
	MOV	DPTR,#000EH		DJNZ	R6,DELAY_11
MOV	NEURAL_BUFF,NEURAL_H			RET	
	ACALL	GUESS			;*17*17*17*17*17*17*17*17*17*17*17*17*17*17*17*
	;				
	MOV	HN_1,#00H			;*18*18*18*18*18*18*18*18*18*18*18*18*18*18*18*
	MOV	DPTR,#000EH	VOTE_A:	PUSH	ACC
	SJMP	LL8CC		MOV	A,AN_1
LL8BB:	LCALL	ADD_16		CJNE	A,BN_1,VA_1
	INC	HN_1		INC	AN_2
LL8CC:	MOV	A,DPL	VA_1:	CJNE	A,CN_1,VA_2
	CJNE	A,TEMP_0,LL8BB		INC	AN_2
	MOV	A,DPH	VA_2:	CJNE	A,DN_1,VA_3
	CJNE	A,TEMP_1,LL8BB		INC	AN_2
	;		VA_3:	CJNE	A,EN_1,VA_4
	SJMP	LL9A		INC	AN_2
LL8C:	ACALL	ADD_16	VA_4:	CJNE	A,FN_1,VA_5
	INC	HN_1		INC	AN_2
LL8D:	MOVX	A,@DPTR	VA_5:	CJNE	A,GN_1,VA_6
	CJNE	A,NEURAL_H,LL8B		INC	AN_2
LL9A:	POP	ACC	VA_6:	CJNE	A,HN_1,VA_7
	RET			INC	AN_2
			VA_7:	POP	ACC
				RET	
					;*15*15*15*15*15*15*15*15*15*15*15*15*15*15*15*
					;*16*16*16*16*16*16*16*16*16*16*16*16*16*16*16*
GUESS:	PUSH	ACC	VOTE_B:	PUSH	ACC
	MOV	COUNT_1,R5		MOV	A,BN_1
	MOV	MIN,#0FFH		CJNE	A,CN_1,VB_1
	MOV	MAX,#00H		INC	BN_2
	MOV	TEMP_0,#00H	VB_1:	CJNE	A,DN_1,VB_2
	MOV	TEMP_1,#00H		INC	BN_2
GUESS_1:	MOV	R6,#08H	VB_2:	CJNE	A,EN_1,VB_3
	MOVX	A,@DPTR		INC	BN_2
	XRL	A,NEURAL_BUFF	VB_3:	CJNE	A,FN_1,VB_4
GUESS_2:	RLC	A		INC	BN_2
	JNC	GUESS_3	VB_4:	CJNE	A,GN_1,VB_5
	INC	MAX		INC	BN_2
GUESS_3:	DJNZ	R6,GUESS_2	VB_5:	CJNE	A,HN_1,VB_6
	CLR	C		INC	BN_2
	MOV	A,MIN	VB_6:	POP	ACC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	SJMP	SOL_2A	SOL_6A:	MOV	R6,COUNT_1
SOL_2A:	MOV	R6,COUNT_1		MOV	DPTR,#000AH
	MOV	DPTR,#0002H		MOV	A,R6
	MOV	A,R6		CJNE	A,#00H,SOL_6B
	CJNE	A,#00H,SOL_2B		SJMP	SOL_6C
	SJMP	SOL_2C	SOL_6B:	LCALL	ADD_16
SOL_2B:	LCALL	ADD_16		DJNZ	R6,SOL_6B
	DJNZ	R6,SOL_2B	SOL_6C:	INC	DPTR
SOL_2C:	INC	DPTR		MOVX	A,@DPTR
	MOVX	A,@DPTR		JNB	ACC.3,SOL_7A
	JNB	ACC.3,SOL_3A		MOV	A,FUTURE
	MOV	A,FUTURE		SETB	ACC.2
	SETB	ACC.6		MOV	FUTURE,A
	MOV	FUTURE,A		SJMP	SOL_7A
	SJMP	SOL_3A	SOL_7A:	MOV	R6,COUNT_1
SOL_3A:	MOV	R6,COUNT_1		MOV	DPTR,#000CH
	MOV	DPTR,#0004H		MOV	A,R6
	MOV	A,R6		CJNE	A,#00H,SOL_7B
	CJNE	A,#00H,SOL_3B		SJMP	SOL_7C
	SJMP	SOL_3C	SOL_7B:	LCALL	ADD_16
SOL_3B:	LCALL	ADD_16		DJNZ	R6,SOL_7B
	DJNZ	R6,SOL_3B	SOL_7C:	INC	DPTR
SOL_3C:	INC	DPTR		MOVX	A,@DPTR
	MOVX	A,@DPTR		JNB	ACC.3,SOL_8A
	JNB	ACC.3,SOL_4A		MOV	A,FUTURE
	MOV	A,FUTURE		SETB	ACC.1
	SETB	ACC.5		MOV	FUTURE,A
	MOV	FUTURE,A		SJMP	SOL_8A
	SJMP	SOL_4A	SOL_8A:	MOV	R6,COUNT_1
SOL_4A:	MOV	R6,COUNT_1		MOV	DPTR,#000EH
	MOV	DPTR,#0006H		MOV	A,R6
	MOV	A,R6		CJNE	A,#00H,SOL_8B
	CJNE	A,#00H,SOL_4B		SJMP	SOL_8C
	SJMP	SOL_4C	SOL_8B:	LCALL	ADD_16
SOL_4B:	LCALL	ADD_16		DJNZ	R6,SOL_8B
	DJNZ	R6,SOL_4B	SOL_8C:	INC	DPTR
SOL_4C:	INC	DPTR		MOVX	A,@DPTR
	MOVX	A,@DPTR		JNB	ACC.3,SOL_9A
	JNB	ACC.3,SOL_5A		MOV	A,FUTURE
	MOV	A,FUTURE		SETB	ACC.0
	SETB	ACC.4		MOV	FUTURE,A
	MOV	FUTURE,A		SJMP	SOL_9A
	SJMP	SOL_5A	SOL_9A:	POP	ACC
SOL_5A:	MOV	R6,COUNT_1		RET	
	MOV	DPTR,#0008H			
	MOV	A,R6			
	CJNE	A,#00H,SOL_5B			
	SJMP	SOL_5C			
SOL_5B:	LCALL	ADD_16			
	DJNZ	R6,SOL_5B			
SOL_5C:	INC	DPTR			
	MOVX	A,@DPTR			
	JNB	ACC.3,SOL_6A			
	MOV	A,FUTURE			
	SETB	ACC.3			
	MOV	FUTURE,A			
	SJMP	SOL_6A			

;*20*

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้สำเร็จลงได้ด้วยดี ก็ด้วยความสนับสนุนช่วยเหลือและกำลังใจจากหลายๆฝ่ายด้วยกัน โดยการให้ข้อมูล อุปกรณ์สนับสนุน และชี้แนะข้อคิดเห็นต่างๆ ซึ่งมีประโยชน์อย่างมากในการดำเนินการ ไม่ว่าจะเป็นจากพี่ๆ เพื่อนๆ ในภาคอิเล็กทรอนิกส์และภาคอื่นๆ ที่ให้ความช่วยเหลือทุกๆด้าน เพื่อนๆร่วมห้องโปรเจกต์ที่ช่วยกันปรึกษาและให้กำลังใจในการทำงาน โดยเฉพาะอย่างยิ่ง ดร.ยุทธนา กิจใจเดียว ที่ให้คำปรึกษาตลอดเวลา และอาจารย์ทุกๆท่านที่ให้คำปรึกษาเป็นอย่างดี ทางฝ่ายผู้จัดทำจึงขอขอบคุณทุกๆท่านมา ณ โอกาสนี้

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. Robert L.Harvey,"Neural Network principles",Englewood Cliffs,NJ:Prentice-Hall International,c1994.
2. N.K.Bose,P.Liang,"Neural Network fundamentals with graphs,algorithms,and Application",New york,NY;McGraw-Hill,c1996.
3. Martin T.Hagan,Howard B.Demuth,Mark Beale,"Neural Network design",Boston : PWS, c1996.
4. Partic K.Simpson,"Neural Network theory ,technology,and applications", New york: IEEE Technical Activities Board,c1996

