

การวัดและแสดงผลการเต้นของหัวใจ

Measurement and Demonstration of Cardiac Pulsation



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์ ภาควิชาเทคนิคอุตสาหกรรม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหมู่.....  
เลขทะเบียน 36906  
วัน, เดือน, ปี 29 ต.ค. 2543

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ฉบับนี้มีอายุ 5 ปี นับจากวันที่พิมพ์ หากมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# หัวข้อปริญญานิพนธ์

# การวัดและแสดงผลการเต้นของหัวใจ

## Measurement and Demonstration of Cardiac Pulsation

จัดทำโดย นายรัชชัย มาจิตร รหัสประจำตัว 40013293  
 นายสมศักดิ์ ศรีเพชร รหัสประจำตัว 40013310  
 นายสุขประวัติ หันวนิชย์ รหัสประจำตัว 40013313

อาจารย์ที่ปรึกษา อาจารย์ นภพินทุ์ อนันตรศิริชัย  
 รศ. ดร. กนก เจริญพงศ์เวช  
 ภาควิชา เทคนิคอุตสาหกรรม  
 ประจำปีการศึกษา 2542

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังอนุมัติให้  
 ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

- .....ประธานกรรมการ  
(.....)
- .....กรรมการ  
(.....)
- .....กรรมการ  
(.....)
- .....กรรมการ  
(.....)
- .....กรรมการ  
(.....)
- .....กรรมการ  
(.....)
- .....กรรมการ  
(.....)

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การวัดและแสดงผลการเด่นของหัวใจ

โดย นาย รัชชัย มาจิตร รหัสประจำตัว 40013293  
 นาย สมศักดิ์ ศรีเพชร รหัสประจำตัว 40013310  
 นาย สุขประวัติ หน่วงชัย รหัสประจำตัว 40013313

อาจารย์ที่ปรึกษา อาจารย์ นภพินท์ อนันตรศิริชัย  
 รศ.ดร. กนก เจนจิระพงศ์เวช

ปีการศึกษา 2542

### บทคัดย่อ

เนื่องจากความต้องการที่ทำให้แพทย์และพยาบาล สามารถตรวจเช็คและดูแลผู้ป่วยอย่างใกล้ชิดตลอดเวลา และในขณะเดียวกันก็ต้องมีความสะดวกสบายควบคู่กันไปด้วย การพัฒนาระบบการส่งสัญญาณไฟฟ้าร่างกายในระยะไกล และแสดงผลออกทางหน้าจอคอมพิวเตอร์สำหรับตรวจเช็คสภาพร่างกายของผู้ป่วยจึงเป็นสิ่งสำคัญที่แพทย์ต้องทำการตรวจเช็คคลื่นไฟฟ้าหัวใจของผู้ป่วยอยู่ตลอดเวลา จุดประสงค์ก็เพื่อที่แพทย์สามารถวินิจฉัยได้ว่าสัญญาณนั้นผิดปกติไปหรือไม่ เราจะไม่ใช่สายยาวๆในการส่งสัญญาณ ไม่เพียงแต่ว่าหลีกเลี่ยงสัญญาณรบกวน แต่เพื่อให้ผู้ป่วยมีอิสระในการเคลื่อนไหว วิธีการที่เหมาะสมก็คือ การส่งสัญญาณระยะไกลด้วยคลื่นวิทยุโดยวิธีการมอดูเลชั่น สัญญาณคลื่นไฟฟ้าหัวใจจะถูกส่งออกไปกับพาหะหลัก แต่เนื่องจากคลื่นไฟฟ้าหัวใจมีความถี่ต่ำจึงต้อง มอดูเลท พาหะรองเสียก่อน เมื่อเครื่องรับรับสัญญาณเข้ามาจะต้อง ดิมมอดูเลชั่น ทั้งพาหะหลักและพาหะรองจนได้คลื่นไฟฟ้าหัวใจแสดงบนจอคอมพิวเตอร์

โครงการนี้สามารถใช้เป็นตัวอย่างและแนวทางในการพัฒนาให้มีขีดความสามารถมากขึ้น และมีรูปแบบที่เหมาะสมสำหรับการใช้งานยิ่งขึ้นซึ่งจะเป็นประโยชน์ต่อการพัฒนาอุปกรณ์อิเล็กทรอนิกส์ทางการแพทย์ในประเทศต่อไปในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ABSTRACT

To serve doctor for checking and take care of patients closely and comfortably , the development of electrical signal transmission and display on computer of body for patients checking is important.

It is indispensable that the doctor scrutinize the patients electrocardiogram. This objectivity is that he can prognosticate those signal are either normal or abnormal. We don't utilize long able to send signal not only to avoid from noise , but also to be comfortable for the patients to move. The appropriate method is the radio telemetry system. By way of frequency division multiplex and modulation . ECG are transmitted simultaneously with main carrier. On account of low ECG signal frequency, at first we must modulate them with subcarriers . Arriving at a receiver , the modulation signals will be detect . First tuner will reject main carrier and second , the discriminator will turn down subcarrier. Ultimately computer will exhibit the ECG signal that we desire.

This project can serve as an example and guideline for further reserch and development for the great benefit in the field of biomedical electronic instrumentation in Thailand.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้เสร็จสมบูรณ์เป็นรูปเล่มขึ้นมาได้ ก็อาศัยความรู้จากบูรพาจารย์ทั้งหลาย ผู้เขียนเอกสารอ้างอิงต่างๆที่ท่าน คุณความคิดทั้งหลายของปริญญานิพนธ์ฉบับนี้ ผู้จัดทำขอมอบเป็นเครื่องสักการะต่อท่านเหล่านั้น

อนึ่งแม้ว่าผู้จัดทำได้พยายามที่จะจัดทำปริญญานิพนธ์ฉบับนี้ด้วยความใส่ใจเป็นอย่างดี แต่ก็ยังมีสิ่งจำเป็นที่จะต้องแก้ไขอยู่ ความสมบูรณ์ต่างๆของปริญญานิพนธ์ฉบับนี้ จะมีอยู่อย่างที่เป็นอย่างที่ไม่ได้ ถ้าขาดความช่วยเหลือจากหลายท่านที่ให้ความรู้ต่างๆในการจัดทำ ซึ่งผู้จัดทำต้องขอขอบคุณไว้อย่างใจจริงคือ ท่านอาจารย์ที่ปรึกษา อาจารย์นภพินท์ อนันตรศิริชัย ซึ่งให้คำแนะนำและช่วยเหลือในด้านต่างๆเป็นอย่างดี และขอขอบคุณ อาจารย์สุเมธี โครงการวิจัยและพัฒนา อุปกรณ์ชีวการแพทย์ มหาวิทยาลัยมหิดล ที่ให้คำปรึกษา ซึ่งถ้าขาดสิ่งเหล่านี้แล้วการทดลองจะไม่ประสบความสำเร็จไปได้

ท้ายนี้ผู้จัดทำใคร่ขอกราบขอบพระคุณ บิดา-มารดา ซึ่งให้การสนับสนุนด้านต่างๆรวมทั้งคอยเป็นกำลังใจให้แก่ผู้จัดทำด้วยใจจริงเสมอมา

ขอบพระคุณเป็นอย่างสูง  
คณะผู้จัดทำ

## สารบัญ

เรื่อง	หน้า
บทคัดย่อ	ก
บทคัดย่ออังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ฉ
สารบัญตาราง	ณ
บทที่ 1 บทนำ	1
บทที่ 2	
2.1 สัญญาณจากร่างกายและการวัด	3
2.1.1 สัญญาณไฟฟ้าหัวใจ	3
2.1.2 การวัดสัญญาณไฟฟ้าหัวใจ	12
1. อิเล็กโทรด	13
2. วงจรขยายที่ใช้ในทางชีววิทยา	15
บทที่ 3	
3.1 วงจรขยายสัญญาณผลต่าง	20
3.2 วงจรบัฟเฟอร์	21
3.3 วงจรขยายแบบอินสตรูเมนเตชัน	22
3.4 วงจรที่ใช้เป็นจุดอ้างอิงจากร่างกาย	23
3.5 วงจรกรองความถี่ต่ำ	24
3.6 วงจรไม่กรองผ่านเฉพาะความถี่	24
3.7 เครื่องรับส่งวิทยุสื่อสาร	26
3.8 FM SUBCARRIER DEMODULATOR	36
3.9 การแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัล	37
บทที่ 4	
4.1 การออกแบบวงจรแอกทีฟแบนด์พาสแบบบริดจ์ดีฟเฟอเรนทิเอเตอร์	42
4.2 การคำนวณวงจรใช้งาน Band Pass Filter	43
4.3 SUBCARRIER FM MODULATOR	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
4.4 วงจรภาคส่งภาครับที่ใช้ FM ที่ใช้ IC สำเร็จรูป	47
4.5 PHASE-LOCKED LOOP DETECTORS	47
4.6 Peak Detector	54
4.7 วงจรการแปลงสัญญาณอะนาลอกเป็นดิจิตอล	55
บทที่ 5	
ผลการทดลอง	57
บทที่ 6	
สรุปและวิจารณ์โครงการ	73
บรรณานุกรม	
ภาคผนวก	



## สารบัญรูป

รูปที่	หน้า
รูปที่ 2.1 การแสดงการกระจายของศักย์ค่าไฟฟ้าบนผิวหนังเหมือนอิเล็กทริกไดโพล	3
รูปที่ 2.2 แสดงให้เห็นการเบี่ยงเบนที่ปรากฏบนเครื่องบันทึก	5
รูปที่ 2.3 แสดงช่วงเวลาที่ใช้ในการส่งผ่านคลื่นไฟฟ้าจาก SA node	6
รูปที่ 2.4 แสดงทิศทางการเกิดรูปคลื่นไฟฟ้าหัวใจ	11
รูปที่ 2.5 คลื่นไฟฟ้าหัวใจปกติ	12
รูปที่ 2.6 ศักย์ค่าไฟฟ้าทำงานในเนื้อเยื่อของกล้ามเนื้อของหัวใจ	13
รูปที่ 2.7 ปฏิกริยาทางเคมีที่รอยต่อผิวหนังกับอิเล็กโตรด	14
รูปที่ 2.8 อิเล็กโตรดชนิด ซิลเวอร์-ซิลเวอร์คลอไรด์	15
รูปที่ 2.9 แสดงจุดต่อ I/P , O/P ของวงจรขยายผลต่าง	17
รูปที่ 3.1 แสดงวงจรขยายสัญญาณผลต่างอย่างง่าย	20
รูปที่ 3.2 แสดงลักษณะพื้นฐานของวงจรบัฟเฟอร์	22
รูปที่ 3.3 แสดงลักษณะของวงจรขยายแบบอินสตรูเมนเตชัน	22
รูปที่ 3.4 แสดงลักษณะของวงจรที่ใช้เป็นจุดอ้างอิงจากร่างกาย	23
รูปที่ 3.5 แสดงลักษณะของวงจรกรองความถี่ต่ำผ่านแบบชาเลน-กี	24
รูปที่ 3.6 แสดงวงจรไม่กรองผ่านเฉพาะความถี่	25
รูปที่ 3.7 แผนผังของเครื่องส่ง VHF/FM	27
รูปที่ 3.8 แผนผังของเครื่องส่ง UHF / FM	27
รูปที่ 3.9 เครื่องรับ FM แบบซิงเกิลคอนเวอร์ชัน	28
รูปที่ 3.10 เครื่องรับ FM แบบดับเบิลคอนเวอร์ชัน	28
รูปที่ 3.11 เครื่องรับส่งวิทยุ FM ซึ่งแยกภาคเครื่องรับและภาคเครื่องส่ง	29
รูปที่ 3.12 เครื่องรับส่งวิทยุ FM แบบใช้วงจรออสซิลเลเตอร์	29
รูปที่ 3.13 เครื่องรับส่งวิทยุ FM แบบสังเคราะห์ความถี่	29
รูปที่ 3.14 วงจรมอดูเลเตอร์	30
รูปที่ 3.15 วงจรดับเบลอ	31
รูปที่ 3.16 วงจรขยายกำลังคลาส C ในย่านความถี่ VHF	31
รูปที่ 3.17 วงจรขยายกำลังดิเนียร์ในย่านความถี่ UHF	32
รูปที่ 3.18 วงจรขยายกำลังใช้ MOSFET สำหรับความถี่ 144 MHz	32
รูปที่ 3.19 วงจรป้องกันภาคขยายกำลังสุดท้าย	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

ตาราง	หน้า
ตารางที่ 5.1 แสดงความสัมพันธ์ระหว่างอัตราขยายกับความถี่ของวงจร Low Pass Filter	59
ตารางที่ 5.2 แสดงความสัมพันธ์ระหว่างอัตราขยายกับความถี่ของวงจร Notch Filter	61



## บทที่ 1

### บทนำ

#### ความสำคัญและที่มาของโครงการ

ปัจจุบันในทางการแพทย์ การติดตามผลอัตราการเต้นของหัวใจเป็นสิ่งที่สำคัญมาก เนื่องจากอัตราการเต้นของหัวใจมีผลต่อการทำงานของร่างกาย ซึ่งถ้าอัตราการเต้นของหัวใจผิดปกติ อาจทำให้ผู้ป่วยเป็นอันตรายได้ จึงได้มีผู้ประดิษฐ์คิดค้นเครื่องวัดอัตราการเต้นของหัวใจ เพื่อให้ทราบว่าผู้ป่วยรายนั้นมีอัตราการเต้นของหัวใจเป็นอย่างไร ซึ่งทำให้แพทย์สามารถวินิจฉัยผู้ป่วยได้อย่างถูกต้อง โดยที่เครื่องมือทางการแพทย์ที่ใช้วัดอัตราการเต้นของหัวใจนั้น ส่วนมากจะต้องสั่งซื้อมาจากต่างประเทศ ซึ่งมีราคาแพงมาก ทำให้เสียต้นทุนการค่า

จากข้อมูลข้างต้น จึงได้มีแนวคิดที่จะศึกษาและเรียนรู้การวัดและแสดงผลอัตราการเต้นของหัวใจ โดยแสดงผลข้อมูลบนคอมพิวเตอร์ เพื่อติดตามการเต้นของหัวใจ ซึ่งมีความสะดวกในการดูแลติดตามผล โดยที่ผู้ใช้งาน ไม่จำเป็นต้องเฝ้าดูผู้ป่วยตลอดเวลา

#### วัตถุประสงค์ของโครงการ

1. เพื่อทำการศึกษาวัดและแสดงผลอัตราการเต้นของหัวใจ
2. เพื่อศึกษาการทำงานของภาครับ-ส่งวิทยุ
3. เพื่อแสดงผลข้อมูลของอัตราการเต้นของหัวใจทางจอคอมพิวเตอร์
4. เพื่อใช้ในการติดตามอาการของผู้ป่วยได้อย่างใกล้ชิด

#### ขอบเขตโครงการ

1. วัดและแสดงผลการเต้นของหัวใจ
2. นำข้อมูลที่ได้อามาแสดงผลบนจอคอมพิวเตอร์
3. ระยะที่ติดตามผลไม่เกิน 20 เมตร

#### รายละเอียดของเนื้อหาในรายงาน

ภายในรายงานฉบับนี้จะกล่าวถึงรายละเอียดของวงจรที่ใช้รับ-ส่ง สัญญาณไฟฟ้าหัวใจ วงจรขยายสัญญาณไฟฟ้าหัวใจ ( ECG AMP) และทฤษฎีที่เกี่ยวข้อง ซึ่งมีรายละเอียดดังนี้

บทที่ 2 กล่าวถึงโครงสร้างและหน้าที่ของหัวใจ , สัญญาณไฟฟ้าหัวใจ

บทที่ 3 กล่าวถึงวงจรที่ใช้ในการ รับ-ส่ง สัญญาณไฟฟ้าหัวใจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4 กล่าวถึงการออกแบบวงจรที่ใช้ในโครงการนี้

บทที่ 5 กล่าวถึงผลการทดลองที่ได้วัดสัญญาณไฟฟ้าหัวใจและวงจรที่เกี่ยวข้อง

บทที่ 6 กล่าวถึงการสรุปและวิจารณ์โครงการ

### ประโยชน์ที่คาดว่าจะได้รับ

1. ใช้วัดและแสดงผลอัตราการเต้นของหัวใจ
2. สามารถนำไปใช้ร่วมกับแพทย์ในการรักษาผู้ป่วย
3. นำไปเป็นแบบอย่างในการพัฒนา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

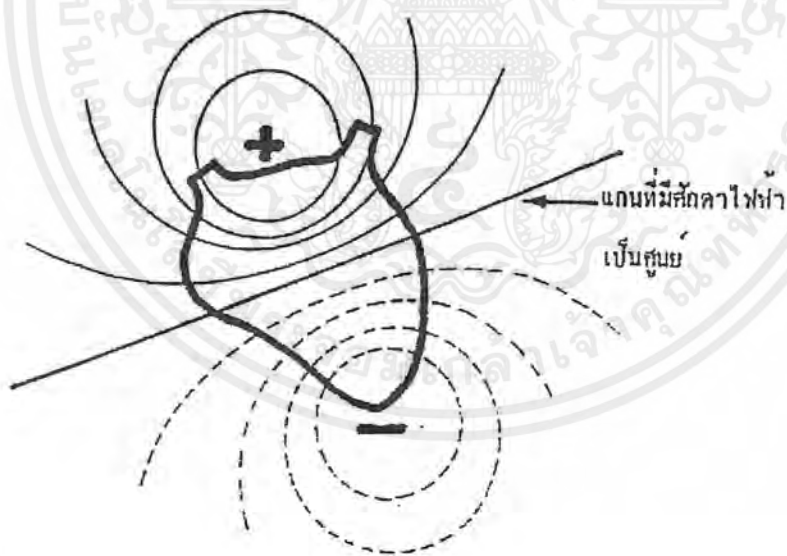
## บทที่ 2

ในบทนี้จะกล่าวถึงการศึกษาเกี่ยวกับสัญญาณต่างๆ ที่จะนำมาแสดงผล ได้แก่ สัญญาณไฟฟ้าหัวใจ ซึ่งจะศึกษาที่มาของสัญญาณไฟฟ้าหัวใจว่าเกิดขึ้นได้อย่างไร จะวัดออกมาได้อย่างไร และความปลอดภัยของร่างกายจากกระแสไฟฟ้า

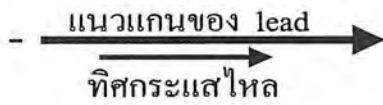
### 2.1 สัญญาณจากร่างกายและการวัด

#### 2.1.1 สัญญาณไฟฟ้าหัวใจ (Electrocardiograph)

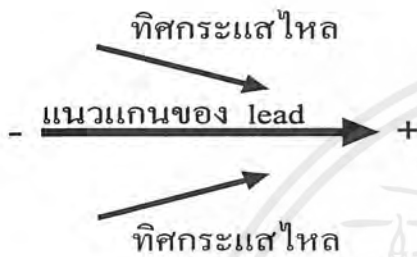
สัญญาณไฟฟ้าหัวใจเกิดจากการทำงานของหัวใจ ซึ่งหัวใจมีเซลล์ประสาท และเซลล์กล้ามเนื้ออยู่ พิจารณาหัวใจเป็นเสมือนเครื่องกำเนิดไฟฟ้าซึ่งบรรจุอยู่ในก้อนตัวนำคือร่างกาย ศักย์ไฟฟ้าที่เกิดขึ้นจะกระจายออกจากขั้วบวกไปตามส่วนต่างๆของร่างกายและเข้าที่ขั้วลบ สามารถวัดศักย์ไฟฟ้าตกคร่อมระหว่างจุดใดๆที่อยู่บนผิวหนังของร่างกายได้ ดังแสดงในรูปที่ 2.1 ศักย์ไฟฟ้าจากหัวใจที่วัดได้ระหว่างจุดต่างๆจะไม่เหมือนกันขึ้นอยู่กับมุมและระยะทางของตำแหน่งที่วัดกระทำต่อแกนหัวใจ ศักย์ไฟฟ้าที่วัดได้นี้เรียกว่าสัญญาณไฟฟ้าหัวใจ (Electrocardiograph) หรือ ECG



รูปที่ 2.1 แสดงการกระจายของศักย์ไฟฟ้าบนผิวหนัง มีลักษณะเหมือนอิเล็กทริกไดโพล



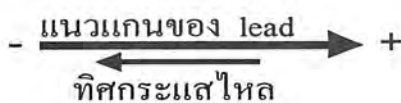
ถ้ากระแสไหลในทิศเดียวกับแกนของ lead เข็มจะเบนขึ้นบนมาก



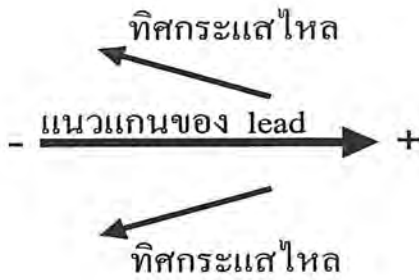
ถ้ากระแสไหลทำมุมกับแกนของ lead เข็มจะเบนขึ้นบนน้อยกว่าขนาดของความสูงจะแปรผันกับมุมที่กระแสไหลทำกับแนวแกนของ lead



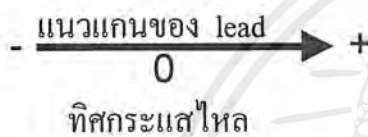
ถ้ากระแสไหลในทิศตั้งฉากกับแนวแกนของ lead จะไม่มีการเบี่ยงเบนของเข็มทั้งขึ้นบนหรือลงล่าง



ถ้ากระแสไหลในทิศตรงกันข้ามกับแนวแกนของ lead เข็มจะเบนลงล่างมาก



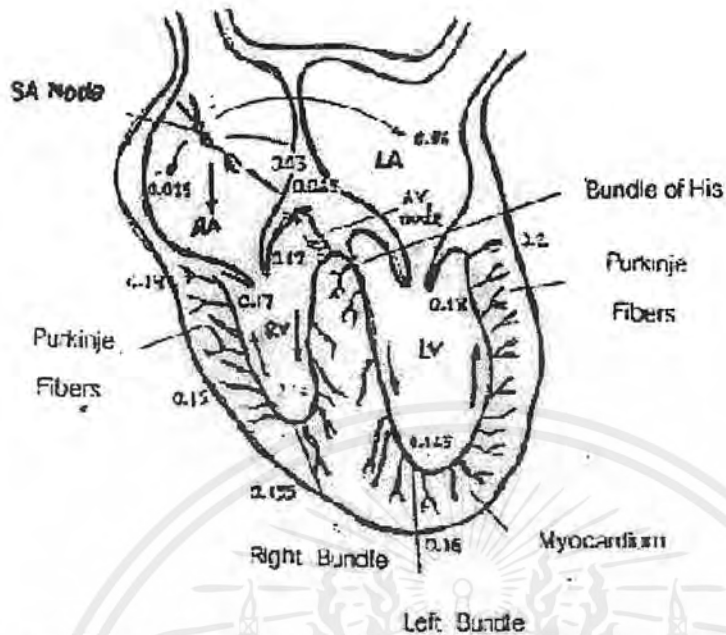
ถ้ากระแสไหลในทิศทางทำมุมและพุ่งออกจากแนวแกนของleadเข็มจะเบนลงล่างน้อยกว่าขนาดของการเบนขึ้นกับมุมของกระแสที่ทำกับแนวแกนของlead



ถ้าไม่มีกระแสไหลจะไม่มีการเบนของเข็ม

รูปที่ 2.2 แสดงให้เห็นการเบี่ยงเบนที่ปรากฏบนเครื่องบันทึก หรือจอภาพของเครื่องวัดซึ่งเกิดจากการไหลของกระแสบริเวณผิวหนึ่ง ในทิศทางทำมุมต่างๆกับแกนของ Lead

พิจารณาดำแหน่งที่จะวัดคลื่นไฟฟ้าหัวใจกับทิศทางของกระแสคลื่นไฟฟ้าหัวใจ เพื่อที่จะให้ได้รับสัญญาณไฟฟ้าหัวใจผ่านเข้าไปที่อิเล็กโทรดแบบไบโพลาร์ (Bipolar electrode) โดยกำหนดเป็นขั้วบวก และขั้วลบ ถ้าทิศทางของกระแสที่ไหลบนผิวหนึ่งมีทิศพุ่งเข้าสู่ขั้วบวกของอิเล็กโทรด จะทำให้ได้สัญญาณไฟฟ้าหัวใจมีค่าของสัญญาณเบี่ยงเบนขึ้นบน แต่ถ้ากระแสที่ไหลบนผิวหนึ่งมีทิศทางพุ่งออกจากขั้วบวกแล้วพุ่งเข้าสู่ขั้วลบ จะทำให้ได้รับสัญญาณไฟฟ้าหัวใจมีค่าของสัญญาณเบี่ยงเบนลงล่าง ถ้าทิศทางของกระแสที่ไหลบนผิวหนึ่งมีทิศทางทำมุมกับแนวแกนของอิเล็กโทรด ทำให้ได้รับสัญญาณไฟฟ้าจากหัวใจมีค่าของสัญญาณเบี่ยงเบนน้อยลง และถ้าทิศทางของกระแสที่ไหลบนผิวหนึ่งทำมุมฉากกับแนวอิเล็กโทรด จะทำให้ได้รับสัญญาณไฟฟ้าหัวใจที่ไม่มีค่าเบี่ยงเบนปรากฏ แสดงทิศทางได้ดังรูปที่ 2.2



รูปที่ 2.3 แสดงช่วงเวลาที่ใช้ในการส่งผ่านคลื่นไฟฟ้าจาก SA node ไปยังส่วนต่างๆของหัวใจ(เมื่อ SA node ให้กำเนิดคลื่นไฟฟ้า เริ่มนับเวลาเป็นศูนย์)

พิจารณาการเกิดคลื่นสัญญาณไฟฟ้าหัวใจได้ดังรูปที่ 2.3 เริ่มจาก SA node (Senatorial node) มีตำแหน่งอยู่ส่วนบนของหัวใจห้องบนขวา SA node นี้เป็นเสมือนวงจรสร้างสัญญาณไฟฟ้าในวงจรอิเล็กทรอนิกส์ คือ จะกำเนิดคลื่นไฟฟ้าออกมาอย่างต่อเนื่อง สำหรับผู้ใหญ่ในขณะเวลาพักผ่อนจะอัตราประมาณ 70 ครั้งต่อนาที คลื่นไฟฟ้าที่สร้างขึ้นจาก SA node จะมีค่าเปลี่ยนแปลงตามสิ่งเร้าภายนอก เช่นถ้ามีการตกใจ SA node ก็จะทำให้อัตราของคลื่นสัญญาณไฟฟ้าเพิ่มขึ้นเป็นต้น คลื่นไฟฟ้าที่เกิดจาก SA node นี้จะกระจายผ่านเส้นประสาทของหัวใจจากส่วนบนไปส่วนล่างเมื่อคลื่นไฟฟ้ากระจายออกรอบๆ SA node ผ่านกล้ามเนื้อหัวใจห้องบนก็จะทำให้เกิดการบีบตัวของหัวใจส่วนบน และคลื่นไฟฟ้าที่จะส่งมาที่ AV node (Atrioventricular node) แล้วส่งผ่านไปตาม Bundle of His, Purkinje Fibers และในที่สุดก็มาถึงกล้ามเนื้อหัวใจห้องล่างทำให้หัวใจห้องล่างบีบตัว ช่วงเวลาที่ใช้ในการส่งผ่านคลื่นจาก SA node ถึง AV node เรียกว่า Atrioventricular condition time โดยทั่วไปมีค่าประมาณ 0.12-0.22 วินาที

เนื่องจาก SA node อยู่ที่บริเวณสูงสุดทางขวาของหัวใจ การกระตุ้นหัวใจห้องบนของ SA node จึงกระจายลงสู่ข้างล่างและบางส่วนกระจายไปทางซ้าย หัวใจห้องบนมีโครงสร้างของผนังที่บางกว่าและมีมวลกล้ามเนื้อที่น้อย จึงทำให้การกระจายทางไฟฟ้าที่เกิดจากดีโพลาไรเซชันของมันจะปรากฏเพียงเล็กน้อย ทิศทางการกระจายไฟฟ้าของกล้ามเนื้อหัวใจห้องบนทั้งหมดจะพุ่งลงล่างเฉียงไปทางซ้าย โดยปกติจะมีทิศทางเข้าสู่ขั้วบวกของอิเล็กโทรดทั้ง Lead I และ aVF แต่ปริมาณทางไฟฟ้าทั้งหมดจะมีค่าไม่มากนัก เพราะกล้ามเนื้อหัวใจห้องบนมีมวลน้อย ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คลื่นไฟฟ้าที่ได้รับจะมีการเบี่ยงเบนขึ้นบนเพียงเล็กน้อย ซึ่งได้รูปคลื่นไฟฟ้าเรียกว่าคลื่น P (P wave) ดังรูปที่ 2.4 ก

ต่อมาเมื่อมีคลื่นของดีโพลาไรเซชันมาถึง AV node จะมีการหน่วงเวลาระหว่างช่วงเวลานี้ ปรากฏการทางไฟฟ้าจากหัวใจห้องบนเคลื่อนผ่าน AV node ช้ามาก และจากนั้นจะเข้าสู่ระบบสื่อนำของหัวใจห้องล่าง (Ventricular conduction system) ได้แก่ Common bundle of His และ bundles branches ตามลำดับเนื่องจากโครงสร้างของ Common bundle of His มีขนาดเล็กจึงไม่สามารถมองเห็นการเปลี่ยนแปลงของคลื่นไฟฟ้าได้

เมื่อคลื่นไฟฟ้าของดีโพลาไรเซชัน AV node, His bundle และช่วงต้น ๆ ของ bundle branches ไปแล้ว ช่วงแรกของดีโพลาไรเซชันของหัวใจห้องล่างเกิดขึ้นที่กล้ามเนื้อหัวใจที่เป็นผนังร่วมของหัวใจห้องล่างซ้ายและขวาซึ่งอยู่ภายในหัวใจ ทิศทางของไฟฟ้ามีทิศจากซ้ายไปขวาและมีขนาดเล็กกว่าเมื่อเทียบกับดีโพลาไรเซชันที่เกิดจากกล้ามเนื้อหัวใจส่วนที่เป็นผนังอิสระด้านนอก จากการวัดคลื่นไฟฟ้าหัวใจที่ผิวหนังปรากฏว่าที่ Lead I คลื่นไฟฟ้ามีการเบี่ยงเบนลงล่างเล็กน้อย ได้รูปคลื่นไฟฟ้าเรียกว่า คลื่น Q (Q wave) ส่วนที่ Lead aVF มีการเบี่ยงเบนขึ้นเล็กน้อย ดังรูปที่ 2.4 ข

จากนั้นดีโพลาไรเซชันจะกระจายไปตามระบบสื่อนำของหัวใจและในที่สุดก็ถึงกล้ามเนื้อหัวใจที่เป็นผนังอิสระทั้งห้องซ้ายและขวา โดยทั่วไปดีโพลาไรเซชันของกล้ามเนื้อหัวใจห้องล่างทั้งสองจะเกิดขึ้นพร้อมกัน หัวใจห้องล่างซ้ายมีมวลมากกว่าจึงมีการกระทำทางไฟฟ้ามากกว่า ดังนั้นผลรวมทางไฟฟ้าจึงมีทิศทางลงล่างเอียงไปทางซ้าย และเนื่องจากกล้ามเนื้อหัวใจส่วนนี้มีมวลมาก ทำให้ได้รับคลื่นไฟฟ้าเบี่ยงเบนขึ้นบนได้มากทั้งใน Lead I และ aVF ได้รูปคลื่นไฟฟ้าเรียกว่า คลื่น R(R wave) ดังรูปที่ 2.4 ค

ดีโพลาไรเซชันยังคงผ่านไปยังส่วนที่เหลือของหัวใจห้องล่างทั้งสองข้างบริเวณสุดท้ายที่จะมีปฏิกิริยาก็คือ ตำแหน่งสูงสุดของผนังหัวใจอิสระห้องล่างซ้ายหรือบริเวณที่โหดไหลจากหัวใจห้องล่างขวา ในช่วงเวลานี้การกระจายทางไฟฟ้าเกิดขึ้นในทิศทางตรงข้ามกับเท่าที่ Lead aVF คลื่นไฟฟ้าที่ได้จะเบี่ยงเบนลงล่าง ได้รูปคลื่นไฟฟ้าเรียกว่า คลื่น S(S wave) ดังรูปที่ 2.4 ง

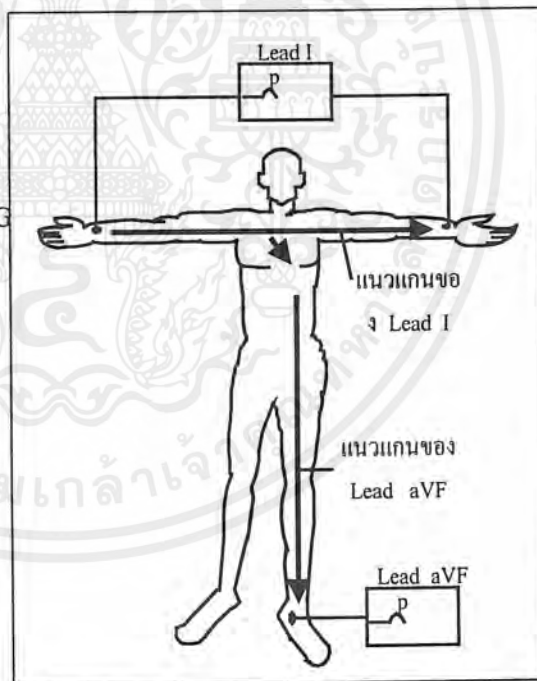
หลังจากหัวใจห้องล่างทั้งหมดเกิดดีโพลาไรเซชันไปแล้ว จะมีการกระทำเกิดขึ้นน้อยมาก จนกระทั่งเกิดรีโพลาไรเซชัน (Repolarization) ดังนั้นคลื่นไฟฟ้าหัวใจในช่วง ST จึงมีค่าศักย์ค่าไฟฟ้าเป็นศูนย์ รีโพลาไรเซชันก็คือการกลับอยู่ในสภาวะอยู่นิ่งของเซลล์กล้ามเนื้อหัวใจซึ่งมีค่าศักย์ค่าไฟฟ้าเป็นลบ เนื่องจากกล้ามเนื้อหัวใจห้องล่างซ้ายมีมวลมากกว่ากล้ามเนื้อหัวใจห้องล่างขวา และกล้ามเนื้อหัวใจห้องบนจึงมีอิทธิพลต่อทิศทางไฟฟ้าที่เกิดจากรีโพลาไรเซชัน ในหัวใจปกติจึงมีทิศ

ทางไปทางซ้ายเยื้องลงล่างในทิศทางเดียวกับมวลกล้ามเนื้อหัวใจห้องล่างซ้าย รีโพลาร์เซชันของหัวใจห้องล่างทำให้ได้รับรูปคลื่นไฟฟ้าเรียกว่า คลื่น T(T wave) ดังรูปที่ 2.4 จ

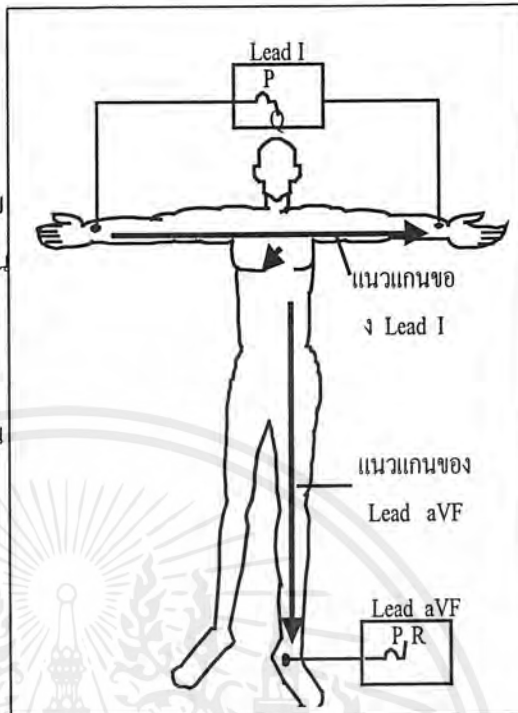
หลังจากสิ้นสุดรีโพลาร์เซชันก็จะไม่มีการกระทำทางไฟฟ้าเกิดขึ้นอยู่ในช่วงเวลาหนึ่ง จะทำให้ไม่ได้รับสัญญาณไฟฟ้าหัวใจเบี่ยงเบน ศักย์ค่าไฟฟ้ามีค่าเป็นศูนย์ จนกระทั่งมีคลื่นไฟฟ้าลูกใหม่เกิดขึ้นที่ SA node ปรากฏการณ์ทางไฟฟ้าของหัวใจก็จะเกิดขึ้นตามลำดับ ได้เป็นคลื่น P-QRS-T อีก ปรากฏการณ์ทางไฟฟ้าของหัวใจที่เกิดขึ้นตามลำดับรวบรวมไว้ ดังรูปที่ 2.4 ฉ

จากที่กล่าวมาทั้งหมดสรุปได้ว่าเมื่อวัดคลื่นไฟฟ้าหัวใจโดยติดอิเล็กโทรดที่แขนขวา แขนซ้าย และเท้าตาม Lead I คลื่นไฟฟ้าหัวใจที่วัดได้จะมีลักษณะ แต่ละส่วนของคลื่นจะถูกกำหนดด้วยตัวอักษร และจะสัมพันธ์กับการทำงานในช่วงต่าง ๆ ของหัวใจใน 1 รอบการทำงาน เช่น คลื่น P เกิดจากรีโพลาร์เซชันของหัวใจห้องบนทำให้หัวใจห้องบนบีบตัว โดยทั่วไปในคนที่หัวใจปกติ ความสูงของคลื่น R จะมีค่าประมาณ 1 mV ความสูงของคลื่น T ประมาณ 1 ใน 3 ของความสูงของคลื่น R

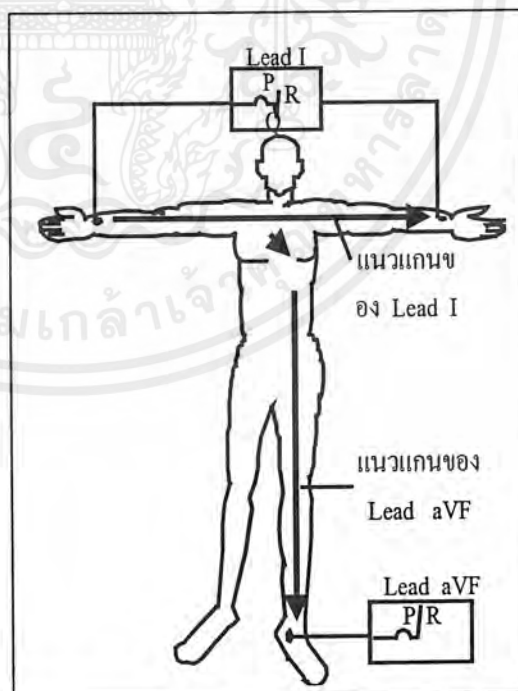
ก. อิมพัลส์กำเนิดที่ SA node และคลื่นของรีโพลาร์เซชัน กระจายไปทั่วหัวใจห้องบนเป็นผลให้ทิศไฟฟ้าซึ่งลงล่างเยื้องไปทางซ้าย ทำให้เข็มของเครื่องบันทึก ECG เบี่ยงเบนขึ้นบน ทั้งใน lead I และ aVF ได้เป็นคลื่น P



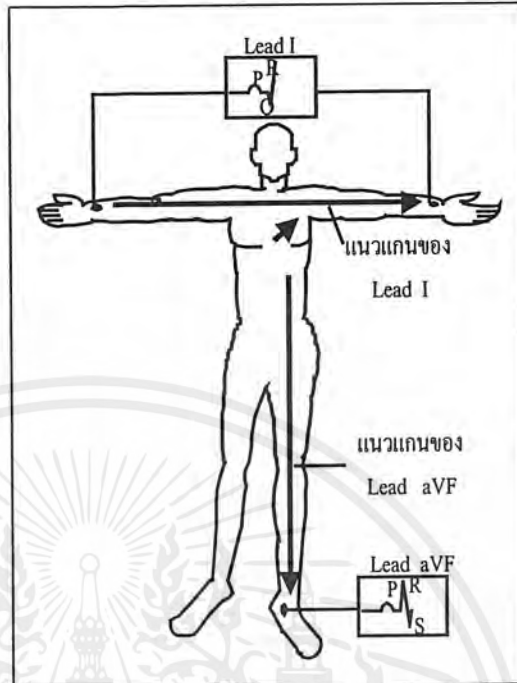
ข. หลังจากถูกหน่วงเวลาที่ AV node ชั่วขณะอิมพัลส์จะเดินทางไปตาม common bundle of His และ bundle branches ทั้งซ้ายและขวา แล้วจึงเข้าสู่ผนังร่วมของกล้ามเนื้อหัวใจห้องล่าง ทำให้เกิดดีโพลาไรเซชัน ซึ่งมีทิศไฟฟ้าไปทางซ้ายเฉียงลงล่าง ทำให้เข็มของเครื่องบันทึกเบนลงล่างเล็กน้อยใน lead I ได้คลื่น Q และเบนขึ้นบนเล็กน้อยใน lead aVF ได้คลื่น R



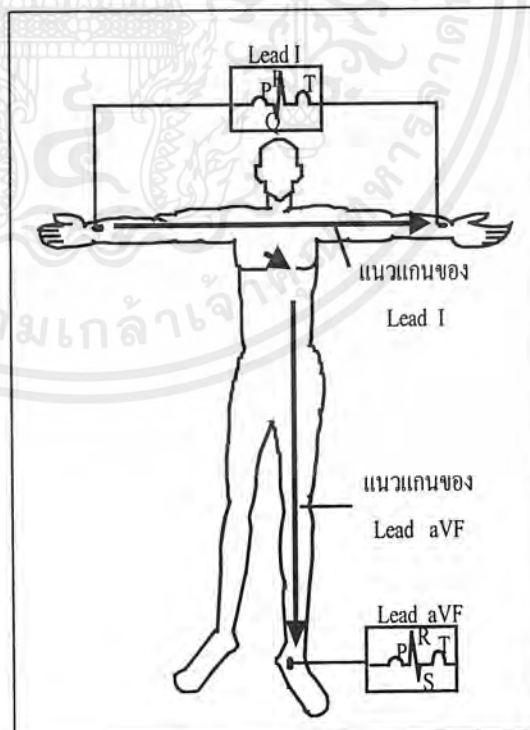
ค. อิมพัลส์เดินทางต่อไปตามระบบสื่อ นำทำให้เกิดดีโพลาไรเซชัน ที่ตอนปลายของกล้ามเนื้อหัวใจห้องล่าง มีทิศไฟฟ้าชี้ลงล่างเฉียงไปทางซ้าย ทำให้เข็มของเครื่องบันทึกเบนขึ้นบนมากใน lead I ได้เป็นคลื่น R และใน lead aVF ได้เป็นคลื่น R อีกส่วนหนึ่ง



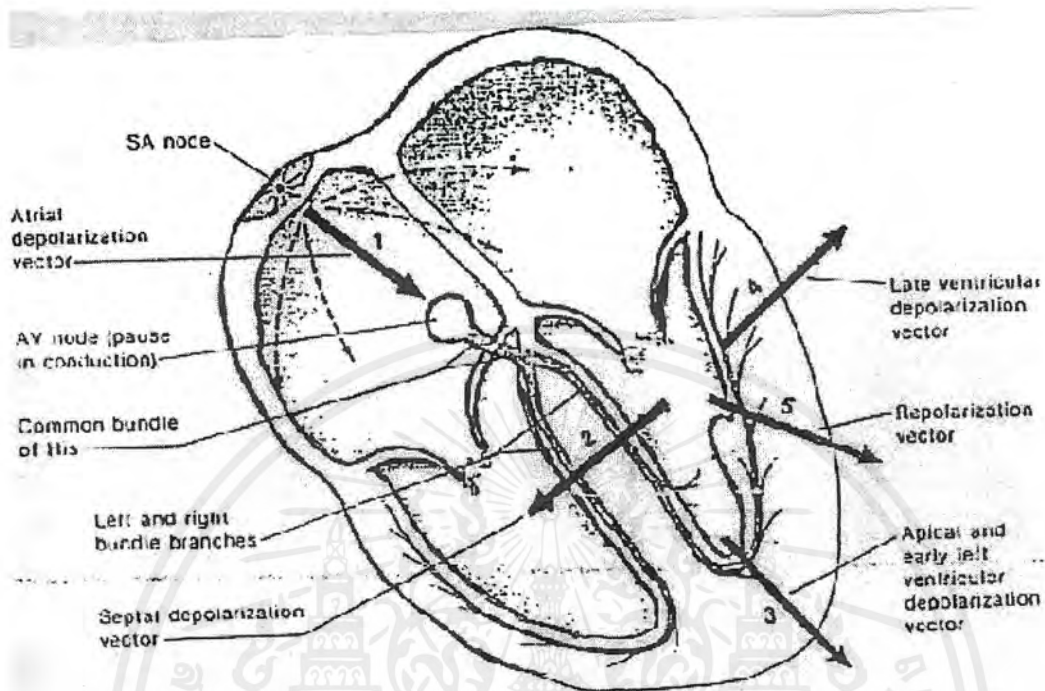
ง. เมื่อดีโพลาไรเซชันเกิดต่อไปจนทั่วหัวใจห้องล่าง ทิศไฟฟ้าจะกวาดไปจนถึงส่วนบน ของหัวใจห้องล่างด้านซ้าย จึงได้คลื่น R ต่อไปอีกใน lead I และใน lead aVF เบี่ยงเบนล่าง ได้คลื่น S



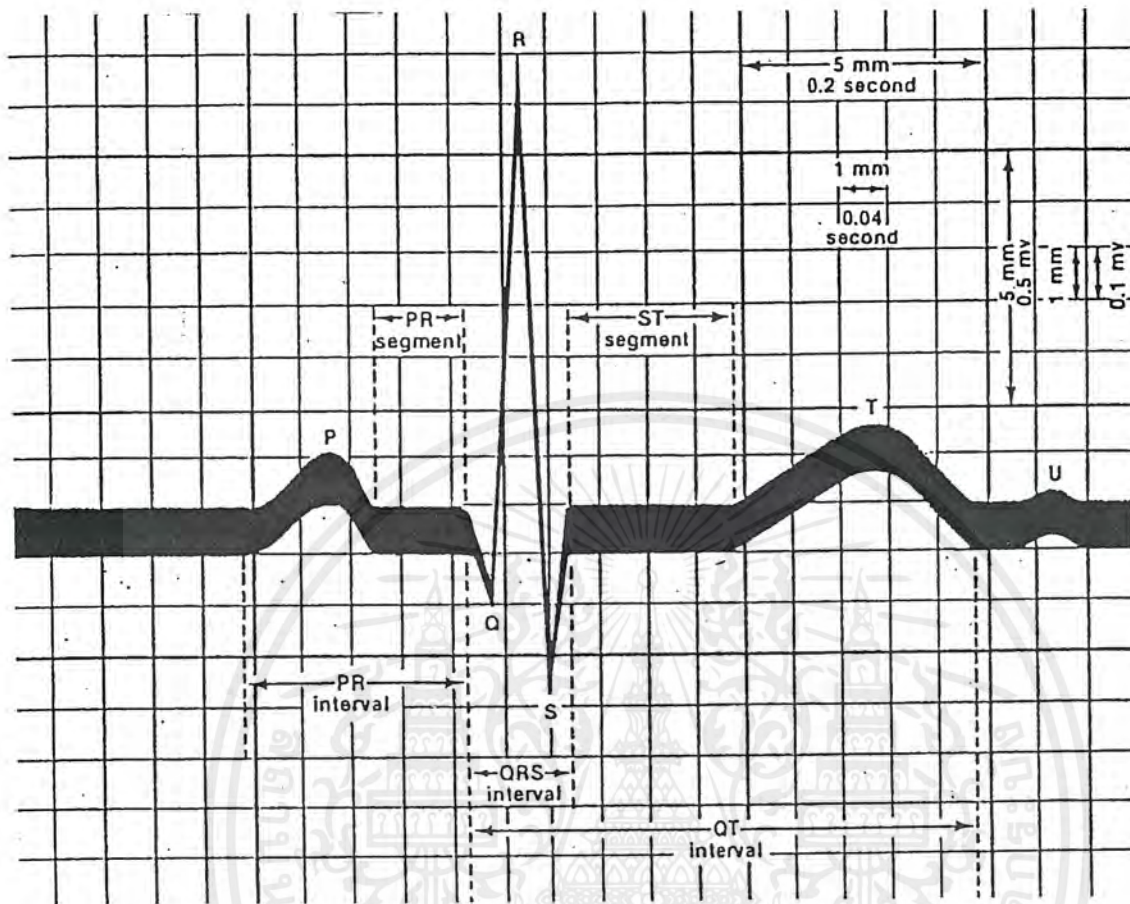
ข. เมื่อหัวใจทั้งหมดเกิดดีโพลาไรเซชันแล้วจะ ไม่มีการกระทำทางไฟฟ้าเกิดขึ้นชั่วขณะหนึ่งในช่วงเวลา ST แล้วรีโพลาไรเซชันก็จะเริ่มเกิดขึ้นจากผนังด้านในสู่ผนังด้านนอกของกล้ามเนื้อหัวใจทำให้เกิดไฟฟ้า มีทิศลงล่างเฉียงไปทางซ้าย เป็นเหตุให้เข็มของเครื่องบันทึกเบี่ยงเบนขึ้นบนทั้งใน lead I และ aVF ได้คลื่น T ต่อมาจะไม่มีการกระทำทางไฟฟ้าเกิดขึ้น ได้เป็นเส้นตรงในการบันทึกคลื่น จนกว่าเกิดอิมพัลส์ที่ Sa node อีกครั้ง



ฉ. การกระทำทางไฟฟ้าที่เกิดขึ้นทั้งหมด



รูปที่ 2.4 แสดงทิศทางการเกิดรูปคลื่นไฟฟ้าหัวใจ

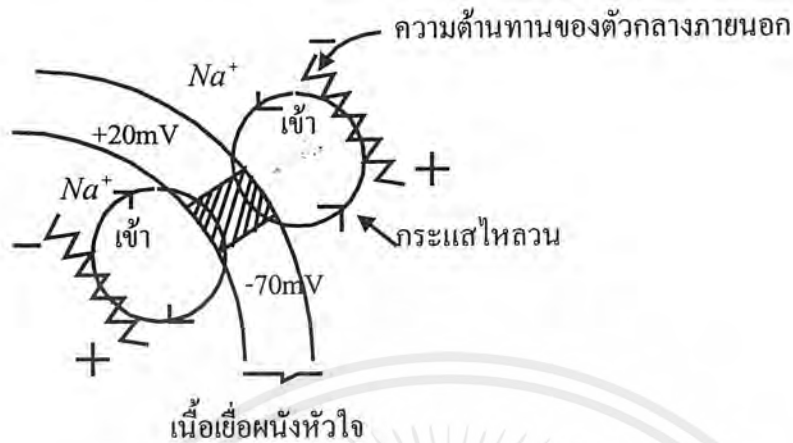


รูปที่ 2.5 คลื่นไฟฟ้าหัวใจปกติ วัดด้วย Lead I

### 2.1.2 การวัดสัญญาณไฟฟ้าหัวใจ

ดังได้กล่าวมาแล้วในหัวข้อ 2.1.1 ว่า การเคลื่อนที่ของไอออนภายในเซลล์ของเนื้อเยื่อหัวใจทำให้เกิดศักย์ไฟฟ้าทำงาน (Action potential) และทำให้หัวใจเต้น การเคลื่อนที่ของไอออนภายในเซลล์

กล้ามเนื้อหัวใจจะรวมตัวเป็นการไหลของกระแสไฟฟ้า และเป็นผลทำให้เกิดความต่างศักย์ไฟฟ้าภายนอกเนื้อเยื่อและที่บริเวณผิวหนังของร่างกาย ดังรูปที่ 2.6 การไหลของกระแสจะเกิดขึ้นเฉพาะเวลาที่เกิดการกระจายของศักย์ไฟฟ้าทำงานเท่านั้น เช่นในช่วงของคลื่น QRS หรือ ในระหว่างที่เซลล์กลับคืนสู่สภาพอยู่นิ่ง เช่น ในช่วงคลื่น T



รูปที่ 2.6 ศักย์ไฟฟ้าทำงานในเนื้อเยื่อของกล้ามเนื้อหัวใจ กระจายลงล่าง โซเดียมไอออนเคลื่อนที่เข้าสู่บริเวณที่แรงๆ เป็นผลให้เกิดการเปลี่ยนแปลงศักย์ไฟฟ้าจาก  $-70$  mV ในขณะที่เซลล์อยู่นิ่งเป็น  $20$  mV การเคลื่อนที่ของไอออนเหล่านี้รวมกันเป็นกระแสไฟฟ้าไหลเป็นทางวงกลมผ่านความต้านทานของตัวกลางภายนอก ทำให้เกิดศักย์ไฟฟ้าตกคร่อม และมีขั้วดังรูป บริเวณที่อยู่ด้านหน้าของการกระจายศักย์ไฟฟ้าทำงาน จะเป็นบวกเมื่อเปรียบเทียบกับบริเวณที่อยู่ด้านหลัง

การกระจายของศักย์ไฟฟ้าของคลื่น R บนผิวหนังของร่างกาย เราวัดความต่างศักย์ไฟฟ้าเหล่านี้บนผิวหนังของร่างกายโดยการติดอิเล็กโทรดบนผิวหนัง ทำการขยายศักย์ไฟฟ้าแล้วแสดงผลออกมาเป็นสัญญาณไฟฟ้าหัวใจ การเคลื่อนย้ายอิเล็กโทรดไปที่ตำแหน่งต่าง ๆ บนร่างกายจะมีผลให้ขนาดของศักย์ไฟฟ้าที่วัดได้เปลี่ยนแปลง หรือสัญญาณอาจจะกลับหัวกันได้ ด้วยเหตุนี้เองการวัดคลื่นไฟฟ้าหัวใจจึงต้องกำหนดตำแหน่งของอิเล็กโทรดบนร่างกายให้ได้เหมาะสม

#### (1) อิเล็กโทรด (electrode)

ปัญหาหลักในการวัดคลื่นไฟฟ้าหัวใจให้ได้ผลดีอย่างหนึ่งก็คือ อิเล็กโทรดโลหะในทางไฟฟ้าร่างกายเปรียบเสมือนกับเป็นถุงบรรจุน้ำเกลือ การไหลของกระแสไฟฟ้าจะไหลในรูปของการเคลื่อนที่ของอิเล็กตรอน ที่บริเวณรอยสัมผัสระหว่างสารละลายกับอิเล็กโทรดโลหะการไหลของไอออนจะถูกเปลี่ยนเป็นการไหลของอิเล็กตรอนโดยผ่านขบวนการทางเคมี

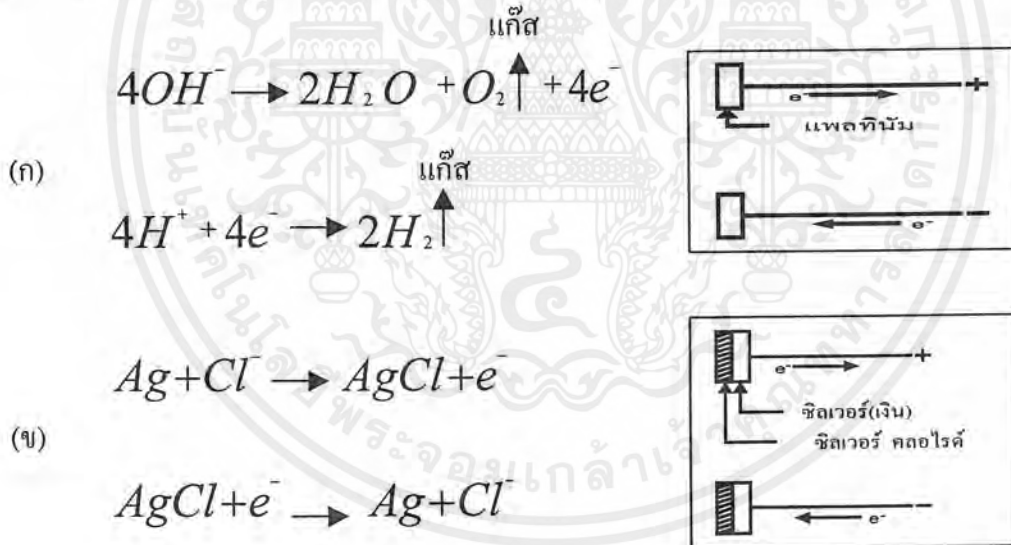
ถ้านำโลหะทั่ว ๆ ไปมาทำอิเล็กโทรดจะเกิดโพลาริเซชันขึ้นจากปฏิกิริยาทางเคมี ดังแสดงในรูปที่ 2.7 ก ที่ขั้วหนึ่งของอิเล็กโทรด หรือทั้งสองขั้วจะเกิดฟองก๊าซ เนื่องจากขบวนการอิเล็กโทรไลซิส (Electrolysis) และเป็นผลให้การทำหน้าที่ของอิเล็กโทรดไม่เสถียรทางไฟฟ้า การไม่เสถียรทางไฟฟ้านี้ ทำให้เกิดเป็นสัญญาณรบกวน และเกิดศักย์ไฟฟ้าตกคร่อมรอยต่อของสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ละลายกับอิเล็กโทรดซึ่งอาจจะมากกว่าสัญญาณจากคลื่นไฟฟ้าหัวใจ ปัญหานี้อาจหลีกเลี่ยงได้โดยการใช้อิเล็กโทรดชนิดซิลเวอร์-ซิลเวอร์ คลอไรด์ (Silver-Silver Chloride) ดังรูปที่ 2.7 ข

อิเล็กโทรดเหล่านี้สามารถทำขึ้นได้ง่าย โดยการเคลือบซิลเวอร์คลอไรด์ลงบนอิเล็กโทรดที่เป็นเงินบริสุทธิ์ด้วยขบวนการทางไฟฟ้าเคมี กระแสไฟฟ้าไหลผ่านอิเล็กโทรดชนิดซิลเวอร์ คลอไรด์ได้อย่างรวดเร็วมากซิลเวอร์คลอไรด์ที่เคลือบบนอิเล็กโทรดในขณะที่ใช้งานที่ขั้วหนึ่งจะบางลง ส่วนอีกขั้วหนึ่งจะเคลือบหนาขึ้นจะไม่มีฟองก๊าซเกิดขึ้น และไม่มีสัญญาณรบกวนทางไฟฟ้าเกิดขึ้นที่รอยต่อของสารละลายกับอิเล็กโทรด

ด้วยเหตุผลเหล่านี้อิเล็กโทรดชนิด ซิลเวอร์-ซิลเวอร์ คลอไรด์ จึงถูกเลือกให้ใช้เป็นอิเล็กโทรดสำหรับรับสัญญาณจากผู้ป่วย ดังรูปที่ 2.8 ที่บริเวณรอยต่อของสารละลายกับอิเล็กโทรดจะเกิดขึ้นของประจุไฟฟ้าบวกและลบ ชั้นของประจุไฟฟ้าทั้งสองจะไม่เกิดการรบกวนเมื่อผู้ป่วยเคลื่อนไหว จึงไม่เกิดการเปลี่ยนแปลงของศักย์ค่าไฟฟ้าซึ่งไม่ต้องการ ดังนั้นอิเล็กโทรดโลหะจึงอยู่แยกห่างออกจากผิวหนังและช่องว่างระหว่างอิเล็กโทรดกับผิวหนังถูกเติมด้วยครีมที่เป็นตัวนำทางไฟฟ้า เปลือกนอกที่เป็นพลาสติกจะติดกับผิวหนังด้วยแผ่นกาว



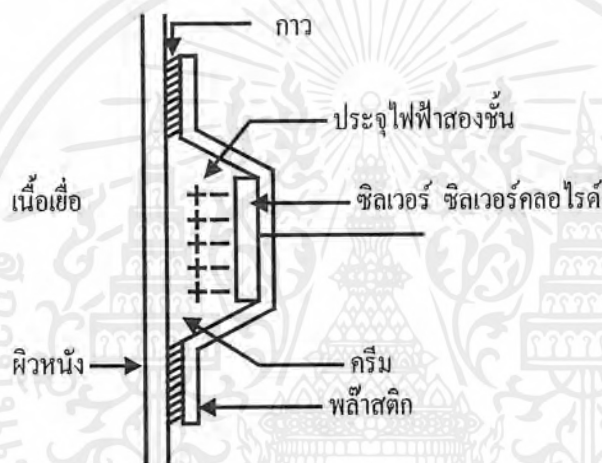
รูปที่ 2.7 ปฏิกริยาทางเคมีที่รอยต่อผิวหนังกับอิเล็กโทรด

(ก) อิเล็กโทรดทำด้วยแพลทินัม (Platinum) ซึ่งเป็นโลหะเฉื่อยทำให้เกิดฟองก๊าซ (O ที่ขั้วบวกและที่ขั้วลบ) ที่มีความต้านทานสูง และเกิดโพลาไรเซชัน (polarization) ที่รอยต่อ

(ข) อิเล็กโทรดชนิด ซิลเวอร์-ซิลเวอร์ คลอไรด์ ซึ่งไวต่อปฏิกริยาเคมี ดังนั้นจึงไม่มีฟองก๊าซเกิดขึ้นความต้านทานที่รอยสัมผัสมีค่าต่ำ และไม่เกิดโพลาไรด์ที่รอยต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรบกวนอาจจะเกิดขึ้นได้มากจากผิวหนังเอง เนื่องจากการเผาผลาญพลังงานภายในเซลล์ โดยจะมีศักย์ไฟฟ้าที่มีความเสถียร ก็จะไม่เกิดปัญหาอะไร แต่ศักย์ไฟฟ้าจะมีการเปลี่ยนแปลง เมื่อผิวหนังมีการเคลื่อนไหว ศักย์ไฟฟ้านี้จะทำให้เกิดปัญหาเล็กน้อยเมื่ออยู่ในช่วงที่ไม่มีคลื่นไฟฟ้าหัวใจ อย่างไรก็ตามมันอาจทำให้เกิดการรบกวนต่อคลื่นไฟฟ้าหัวใจได้ ถ้าคนไข้มีการขยับตัว การรบกวนแบบนี้สามารถทำให้ลดลงได้โดยการฉีควิชาบริเวณที่จะติดอิเล็กโทรดแรง ๆ หรือขัดด้วยกระดาษทรายละเอียดเบา ๆ ก่อนติดอิเล็กโทรด เพื่อป้องกันไม่ให้เกิดอาการคันเมื่อขัดผิวหนัง ด้วยกระดาษทราย จะใช้ครีมแทนก็ได้



รูปที่ 2.8 อิเล็กโทรดชนิด ซิลเวอร์-ซิลเวอร์คลอไรด์ ที่ใช้ในการรับสัญญาณจากผู้ป่วย เพื่อป้องกันโพลาไรเซชัน อิเล็กโทรดจึงอยู่ห่างออกจากผิวหนัง เพื่อป้องกันการรบกวนชั้นของประจุไฟฟ้า เมื่อผิวหนังเคลื่อนไหว ช่องว่างระหว่างอิเล็กโทรดกับผิวหนัง เพื่อป้องกันการรบกวนชั้นของประจุไฟฟ้า เมื่อผิวหนังเคลื่อนไหว ช่องว่างระหว่างอิเล็กโทรดกับผิวหนังเติมด้วยครีมที่นำกระแสไฟฟ้าได้จนเต็ม

## (2) วงจรขยายที่ใช้ในทางชีววิทยา (Biological Amplifier)

ลักษณะของวงจรขยายที่ใช้ในทางชีววิทยาควรมีคุณสมบัติ ดังต่อไปนี้ คือ

1. มีอัตราขยายสัญญาณสูงที่ทุก ๆ ความถี่ (High gain)
2. มีความสามารถในการลดค่าสัญญาณรบกวนสูง (High common mode rejection ratio)
3. มีความต้านทานขาเข้าของวงจรต้องมีค่าสูงเมื่อเปรียบเทียบกับค่าความต้านทานของอิเล็กโทรด และค่าคาปาซิแตนซ์ขาเข้าต้องมีค่าต่ำ (High input impedance and Low input capacitance)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4. มีการตอบสนองความถี่ที่เหมาะสมต่อสัญญาณที่ป้อนเข้าไป (Proper frequency response)

##### อัตราขยายสัญญาณสูง

วงจรที่ใช้ในทางชีววิทยานั้น ต้องการกำลังขยายสูงเพราะสัญญาณที่ต้องการจะวัดนั้นมีค่าน้อยอย่างมากก็มีค่าเพียงหน่วยมิลลิโวลต์เท่านั้น และเนื่องจากสัญญาณที่จะทำการบันทึกในบางกรณีก็มีช่วงกว้างมากซึ่งหมายความว่า สัญญาณอาจจะมีค่าน้อยหรือมีค่ามากเปลี่ยนแปลงอยู่เสมอ และความถี่ของสัญญาณก็เปลี่ยนไปได้ในช่วง ๆ หนึ่งด้วย ดังนั้นวงจรที่นำมาใช้ในการขยายสัญญาณจึงต้องมีลักษณะสำคัญ คือ มีกำลังขยายสูงในทุก ๆ ช่วงความถี่แต่อย่างไรก็ดีวงจรขยายที่มีกำลังขยายสูงก็ย่อมจะขยายสิ่งรบกวนเข้าไปด้วย ดังนั้นจะทำให้ประสิทธิภาพของวงจรขยายไม่ดีเท่าที่ควร ซึ่งปัญหานี้แก้ได้โดยใช้วงจรขยายที่เรียกว่า วงจรขยายผลต่าง (Differential amplifier)

##### ความสามารถในการลดค่าสัญญาณรบกวนสูง

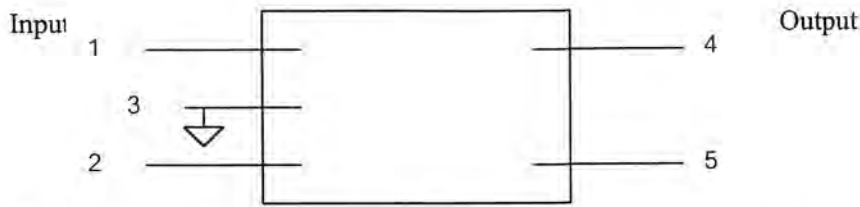
ความสามารถของวงจรขยายนอกจากในด้านการขยายสัญญาณแล้วยังต้องมีความสามารถในการลดสิ่งรบกวนให้น้อยลงด้วย ความสามารถในข้อนี้เรียกว่า “Common Mode Rejection Ratio (CMRR)” ซึ่งคุณสมบัติเช่นนี้เป็นลักษณะเฉพาะของวงจรขยายผลต่าง ดังนั้นจึงขออธิบายพื้นฐานของวงจรขยายผลต่าง ดังต่อไปนี้

วงจรขยายผลต่างเป็นวงจรขยายที่ใช้การทำงานของหลอดอิเล็กทรอนิกส์หรือทรานซิสเตอร์เป็นคู่ ๆ กันแทนที่จะใช้เรียงเป็นแถวเดียวกันอย่างเช่นที่พบในวงจรขยายธรรมดา ลักษณะที่สำคัญในการทำงานของวงจรขยายผลต่าง คือ การไม่ขยายศักย์ไฟฟ้าที่ไม่เหมือนกัน (ทั้งความสูงและเวลา) ที่ทางนำเข้า (Input terminal) แต่จะขยายศักย์ไฟฟ้าที่แตกต่างกันที่เข้าไปยังทางนำเข้าทั้งสองของวงจรขยายเท่านั้น

ขณะที่ทำการวัดศักย์ไฟฟ้าของเนื้อเยื่อ อิเล็กโตรดอาจจะรับกระแสไฟสลับจากแหล่งจ่ายไฟ, ระบบสายดินไม่ดี หรืออาจมีสาเหตุอื่น ๆ ซึ่งถ้านำสัญญาณขณะนี้เข้าไปขยายในวงจรขยายแบบธรรมดา (Single-ended Amplifier) กระแสไฟสลับที่เป็นสาเหตุของการรบกวนจะขยายตามสัญญาณไฟฟ้าจากเนื้อเยื่อที่ต้องการวัดด้วย และถ้าหากสัญญาณที่ทำการวัดมีค่าน้อยอยู่แล้วก็จะยิ่งทำให้การแยกสัญญาณที่ต้องการออกมาทำได้ยากมาก ดังนั้นเพื่อที่จะเพิ่มประสิทธิภาพของระบบตรวจวัดจะต้องใช้ระบบหุ้มกำบังสาย (Shielding system) หรือใช้วงจรขยายผลต่างในการขยายภาคต้น (first stage) หรือในบางกรณีอาจจำเป็นต้องใช้ทั้งสองวิธี

วงจรขยายผลต่าง ทำหน้าที่ขยายศักย์ไฟฟ้าที่แตกต่างกันที่เกิดขึ้นในขณะใด ๆ ตรงจุดที่นำสัญญาณป้อนเข้า ดังรูปที่ 2.9 จะตรงกับทางนำเข้า 1 และ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 แสดงจุดต่อของสัญญาณเข้า (Input) และสัญญาณออก (output) ของวงจรขยายผลต่าง (Differential Amplifier)

ถ้าหากนำสัญญาณที่มีความสูงและเฟสเหมือนกัน ป้อนเข้าไปยังขั้ว 1 และ 2 ในขณะหนึ่ง ขณะใดจะไม่มีกรวยขยายออกทางช่องทางของสัญญาณส่งออก (Output) ที่ 4 และ 5 เลข ซึ่งโดยวิธีนี้อาจทำให้เห็นประโยชน์ของวงจรขยายผลต่างได้ชัดเจนมากขึ้น นั่นคือสัญญาณที่มีลักษณะเป็นสัญญาณที่มีเฟสตรงกัน (inphase signal) ที่เกิดในสายไฟฟ้ากระแสสลับ หรือเกิดจากแหล่งอื่นนอกบริเวณจะไม่รับสัญญาณที่เหมือนกันเข้าไปขยายนี้เรียกว่า Common Mode Rejection ซึ่งมีค่าขึ้นอยู่กับความเหมือนกันของลักษณะทางไฟฟ้าของสัญญาณที่ป้อนเข้าทั้งสองข้าง

CMRR เป็นอัตราส่วนระหว่างกำลังเมื่อป้อนศักย์ไฟฟ้าที่แตกต่างกันเข้าทั้งสองของวงจขยายต่อกำลังขยาย เมื่อป้อนศักย์ไฟฟ้าที่เหมือนกันให้กับวงจร ตัวอย่างเช่น เมื่อป้อนสัญญาณขนาด 1 โวลต์ เข้าที่ขั้วทั้งสอง แล้วได้สัญญาณส่งออก 0.01 โวลต์ แต่เมื่อป้อนสัญญาณที่มีความแตกต่างกัน 0.001 โวลต์ เข้าที่ขั้วทั้งสองจะได้สัญญาณส่งออก 1 โวลต์

เพราะฉะนั้นจะได้ค่า  $CMRR = (1/0.001) / (0.01/1) = 100,000$

สิ่งสำคัญที่ต้องระวังคือ ในกรณีที่อิมพีแดนซ์ความต้านทานสูงมาก จะทำให้ค่าของ CMRR ในขณะที่มีอิมพีแดนซ์ต่อยุกับวงจขยายมีอัตราส่วนลดลงจากค่า CMRR ของวงจขยาย ในขณะที่ไม่มีอิมพีแดนซ์ต่อยุ เนื่องจากเหตุผล คือ ตัวอิมพีแดนซ์เองและความต้านทานขาเข้าของวงจขยายทำหน้าที่เป็นตัวแบ่งศักย์ไฟฟ้า (Voltage divider) และเนื่องจากความต้านทานของอิมพีแดนซ์ทรานซิมิตอร์จะทำให้มีค่าเท่ากันได้ ศักย์ไฟฟ้าที่ป้อนเข้าจึงแตกต่างกันเป็นผลให้ CMRR ลดลง และนอกจากนั้นค่า CMRR ยังลดลงเมื่อความถี่ของสัญญาณลดลงด้วย

ความต้านทานขาเข้ามีค่าสูงและคาปาซิแตนซ์ ขาเข้ามีค่าต่ำ

#### ก. ความต้านทานขาเข้า (Input Impedance)

ความต้านทานขาเข้าของวงจขยาย หมายถึง อัตราส่วนของศักย์ไฟฟ้าที่ป้อนเข้าไปต่อกระแสไฟฟ้าที่วงจรสามารถรับได้ โดยทั่วไปวงจรที่ใช้ในทางชีววิทยาต้องการความต้านทานขาเข้าสูง เพราะในการตรวจวัดสัญญาณจากที่เล็ก ๆ จะต้องใช้อิมพีแดนซ์ทรานซิมิตอร์ที่มีขนาดเล็ก ซึ่งจะมีความต้านทานขาเข้าสูง เพราะในการตรวจวัดสัญญาณจากที่เล็ก ๆ จะต้องใช้อิมพีแดนซ์ทรานซิมิตอร์ที่มีขนาดเล็ก ซึ่งจะมี

ความต้านทานมาก หรือแม้แต่ในกรณีที่ใช้อิเลคโตรดสำหรับปิดผิวนอกก็ตามความต้านทานของบริเวณผิวสัมผัสระหว่างอิเลคโตรดกับผิวหนังก็ยังมีมากอยู่ ดังนั้นเมื่อต้องการให้การบันทึกเป็นไปได้อย่างมีประสิทธิภาพจะต้องใช้วงจรรขยายที่มีความต้านทานขาเข้าสูง เพื่อที่จะให้แน่ใจว่ากระแสซึ่งมีเพียงเล็กน้อยนั้นถูกนำเข้าไปขยายในวงจรรขยายได้ และมีการเสียดิเลคโตรดเพียงเล็กน้อยถ้าความต้านทานขาเข้าต่ำกว่าค่าความต้านทานของอิเลคโตรดจะทำให้ศักย์ไฟฟ้าเสียไปที่อิเลคโตรดมากและเหลือศักย์ไฟฟ้าเพียงเล็กน้อยสำหรับป้อนเข้าสู่วงจรรขยาย ซึ่งในสถานะเช่นนี้จะทำให้รูปร่างของคลื่นไฟฟ้าเปลี่ยนแปลงไป ดังนั้นจึงสามารถสรุปได้ว่า ความต้านทานขาเข้าของวงจรรขยายต้องมีค่ามากเมื่อเปรียบเทียบกับค่าความต้านทานของอิเลคโตรดจึงจะไม่ทำให้ศักย์ไฟฟ้าที่บันทึกได้มีรูปร่างผิดเพี้ยนไป นอกจากนี้ความต้านทานที่มีค่ามากยังมีส่วนช่วยเพิ่มค่าความสามารถในการลดทอนสัญญาณรบกวนของวงจรรขยายอีกด้วย

#### ข. คาปาซิแตนซ์ขาเข้า (Input Capacitance)

คาปาซิแตนซ์ที่กระจัดกระจายอยู่ (Stray Capacitance) และที่อยู่ในสายไฟฟ้าที่ต่อแบบขนานกับความต้านทานขาเข้า มีชื่อเรียกว่า คาปาซิแตนซ์ขาเข้า ส่วนคาปาซิแตนซ์ของสายไฟที่ต่อภายนอกเครื่อง (Cable Capacitance) นั้นเกิดขึ้นเนื่องจากสายของอิเลคโตรดที่ต่อลงดิน

โดยทั่วไปแล้ววงจรรขยายทุกอย่างจะมีคาปาซิแตนซ์แฝงอยู่บ้างไม่มากก็น้อย เนื่องมาจากการจัดวางส่วนประกอบต่าง ๆ ทางอิเล็กทรอนิกส์และการเดินสายไฟ คาปาซิแตนซ์ ซึ่งกระจัดกระจายอยู่ที่ส่วนขาเข้าของวงจรรขยายและคาปาซิเตอร์ของอิเลคโตรดและสายต่อจะมีส่วนทำให้สัญญาณที่ได้มีค่าลดลงและมีรูปร่างผิดไป เนื่องจากคาปาซิแตนซ์ของสายอิเลคโตรดนี้จะเสริมค่าคาปาซิแตนซ์ขาเข้าของวงจรรขยายทำให้คาปาซิแตนซ์รวมมีค่าสูงขึ้นอีก ซึ่งผลของคาปาซิแตนซ์ขาเข้านั้นจะทำให้สัญญาณที่ความถี่สูงมีค่าลดลง ตัวอย่างเช่น ถ้าคาปาซิแตนซ์ขาเข้าของวงจรรขยายมีค่าเท่ากับ 500 พิโคฟารัด ดังนั้นจะมีความต้านทานของคาปาซิแตนซ์ ที่ความถี่ 1,000 เฮิรตซ์ ประมาณ 300,000 โอห์ม ( $x = 1 / [2 (3.14) fc]$ ) และถ้าค่าความต้านทานของอิเลคโตรดมีค่าประมาณ 300,000 โอห์ม ดังนั้นศักย์ไฟฟ้าในช่วงความถี่ 1,000 เฮิรตซ์ จะลดลงไปเกือบ 50 เปอร์เซ็นต์ และเมื่อความถี่เพิ่มขึ้นไปอีกศักย์ไฟฟ้าก็จะยิ่งลดลงไปอีก ดังนั้นจะต้องพยายามทำให้คาปาซิแตนซ์ขาเข้ามีค่าต่ำที่สุดเท่าที่จะทำได้ จึงจะมีผลตอบสนองของสัญญาณต่อความถี่ดี นั่นคือที่ความถี่ใด ๆ ก็ตาม วงจรรขยายสามารถขยายสัญญาณได้ดี นอกจากนั้นคาปาซิเตอร์ที่มีค่าสูงนั้นจะทำให้ค่าความสามารถในการลดทอนสัญญาณรบกวนลดลงในช่วงความถี่สูง ๆ อีกด้วย

การแก้ไขสิ่งรบกวนโดยใช้การหุ้มกำบังสายอิเลคโตรด จะสามารถลดการรบกวนจากกระแสไฟสลับได้ แต่ในขณะเดียวกันจะทำให้คาปาซิแตนซ์ขาเข้าของวงจรรขยายมีค่าเพิ่มมากขึ้น ส่วนสายอิเลคโตรดที่ไม่ได้หุ้มกำบัง มีข้อเสียตรงที่มีโอกาสรับศักย์ไฟฟ้าที่เข้ามารบกวนได้มากแต่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีค่าปาซิเตนซ์ต่ำโดยเฉพาะเมื่อใช้สายต่อจากอิเล็กทรอนิกส์ที่สั้น ๆ วิธีการลดค่าของคาปาซิเตนซ์ อาจทำให้โดยการชิลด์ (Driven shield) คือ ใช้สายหุ้มที่ไม่ต่อลงดิน แต่นำไปต่อที่จุด ๆ หนึ่ง ในระบบของวงจรขยาย ดังนั้นสายที่หุ้มอยู่ข้างนอก และสายที่อยู่ภายในจะมีศักย์ไฟฟ้าเท่ากันจึงไม่มีกระแสไฟฟ้าไหลผ่านคาปาซิเตอร์ที่เกิดจากสายไฟและสายหุ้ม โดยวิธีนี้จึงทำให้ผลของคาปาซิเตนซ์มีน้อยและทำให้การตอบสนองสัญญาณที่ความถี่สูง ๆ คีขึ้น

ข้อที่ไม่ต้องการในวงจรขยายอีกประการหนึ่ง คือสัญญาณรบกวนจากวงจรขยายซึ่งเป็นการเปลี่ยนแปลงของศักย์ไฟฟ้าที่เกิดขึ้นเองที่ทางส่งออกของวงจรขยายนั่น โดยเกิดจากอุปกรณ์ต่าง ๆ ในวงจรขยายเอง ดังนั้นการเลือกอุปกรณ์และการออกแบบวงจรที่ดีจะช่วยลดปัญหาในเรื่องนี้ได้

การตอบสนองความถี่ที่เหมาะสม

การตอบสนองต่อความถี่ของวงจรขยายอาจหมายถึง ความไวของเครื่องมือที่จะสามารถขยายสัญญาณได้ดีตามความถี่ที่กำหนดไว้ได้โดยที่ศักย์ไฟฟ้าที่ส่งออกมาไม่มีการเปลี่ยนแปลง

โดยทั่วไปความถี่ของสัญญาณต่าง ๆ ที่ใช้ในทางการแพทย์จะอยู่ในช่วงความถี่ต่ำ ๆ อย่างมากที่สุดก็มีค่าเป็นจำนวนเฮิรต์ ส่วนในช่วงความถี่ต่ำอาจมีค่าลดลงจนถึงระดับกระแสไฟตรง ซึ่งจะมีความแตกต่างจากระบบวงจรขยายที่ใช้ในด้านอื่น ๆ เช่น ในทางโทรคมนาคมวงจรขยายที่ใช้เป็นชนิดที่ทำงานอยู่ในช่วงที่มีความถี่สูงมาก

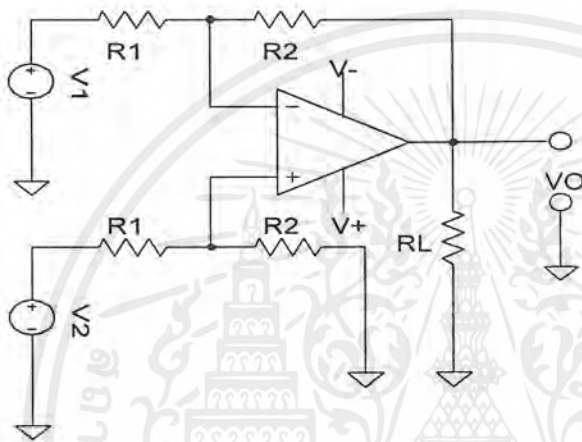
วงจรขยายที่ใช้ในทางชีววิทยาสำหรับใช้เฉพาะงานอย่างใดอย่างหนึ่งนั้นยังจะต้องมีวงจรที่เรียกว่า วงจรกรองสัญญาณผ่านเฉพาะความถี่ (Band pass filter) เพื่อช่วยกำจัดคลื่นความถี่ที่ไม่ต้องการ ซึ่งหมายถึง ความถี่ที่สูงไปหรือต่ำไปจากความถี่ที่ต้องการวัด และยังคงให้สัญญาณในช่วงความถี่ที่ต้องการผ่านไปได้ดี คือ มีทั้งวงจรกรองผ่านความถี่สูง (High pass filter) ซึ่งทำหน้าที่ตัดคลื่นความถี่สูงออกไป ดังนั้นวงจรขยายจะทำการขยายสัญญาณในช่วงแคบอันเป็นการเพิ่มประสิทธิภาพของการทำงาน เนื่องจากจะทำให้สัญญาณรบกวนของระบบวงจรขยายลดลงไปได้มาก และนอกจากนั้นการรบกวนจากคลื่นที่มีความถี่สูงเช่น คลื่นวิทยุ ก็จะถูกตัดออกไปด้วย

### บทที่ 3

#### 3.1 วงจรขยายสัญญาณผลต่าง (Differential Amplifier)

วงจรถ่ายผลต่าง เป็นวงจรพื้นฐานที่มีประโยชน์อย่างยิ่งซึ่งจะพัฒนาไปเป็นวงจรถ่ายที่มีประสิทธิภาพในการวัดค่าสัญญาณที่ต้องการความแม่นยำสูงและมีเสถียรภาพดี

วงจรถ่ายสัญญาณผลต่างอย่างง่ายแสดงได้ดังรูปที่ 3.1 คุณสมบัติที่สำคัญของวงจรถ่ายชนิดนี้คือ สามารถรับและขยายสัญญาณเข้าที่มีระดับต่ำซึ่งปรากฏอยู่ในระบบที่มีสัญญาณรบกวนสูงกว่าได้



รูปที่ 3.1 แสดงวงจรถ่ายสัญญาณผลต่างอย่างง่าย

การทำงานของวงจรให้เป็นไปตามที่ต้องการสามารถอธิบายได้โดยการป้อนสัญญาณขาเข้า  $V_1$  และ  $V_2$  ซึ่งมีขนาดเท่ากัน แต่มีเฟสตรงข้ามกัน ให้กับวงจร ดังนั้นค่าศักดาทางด้านขาออกของวงจรถ่ายผลต่างนี้สามารถหาได้ดังต่อไปนี้

$$V_{out} = \left[ V_2 \left( \frac{R_2'}{R_2' + R_1'} \right) \left( \frac{R_1 + R_2}{R_1} \right) \right] - V_1 \left( \frac{R_2}{R_1} \right)$$

ถ้ากำหนดให้  $R_2' = R_2$  และ  $R_1' = R_1$  จะได้ว่า

$$V_{out} = V_2 \left( \frac{R_2}{R_1} \right) - V_1 \left( \frac{R_2}{R_1} \right)$$

จากผลของการเท่ากันจะได้ว่า

$$V_{out} = (V_2 - V_1) \left( \frac{R_2}{R_1} \right)$$

จากสมการแสดงให้เห็นว่า ศักดาทางเอาต์พุตของวงจรถ่ายผลต่างจะมีค่าขึ้นอยู่กับผลต่างระหว่างศักดาทั้งสองทางของสัญญาณด้านขาเข้า และค่าอัตราขยายของวงจรสามารถปรับได้ง่ายโดยการกำหนดค่าอัตราส่วนของความต้านทานระหว่าง  $R_2$  และ  $R_1$  ให้เหมาะสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรมีผลต่างในทางอุดมคติ นั้น สัญญาณด้านขาออกของวงจรถูกต้องมีค่าเท่ากับศูนย์ เมื่อป้อนสัญญาณที่เหมือนกัน ซึ่งหมายถึงมีขนาดเท่ากัน และเฟสตรงกัน ให้กับทางเข้าทั้งสองของวงจรถูก ( $V_{out} = 0$  เมื่อ  $V_1 = V_2$ ) เรียกการทำงานของวงจรถูกในลักษณะเช่นนี้ว่าเป็นการทำงานแบบคอมมอนโหมด (Common mode) แต่สำหรับวงจรถูกที่นำมาใช้งานจริงนั้นจะมีผลตอบสนองทางขาออกต่อสัญญาณเข้าแบบคอมมอนโหมด แสดงได้โดย

$$V_{OCM} = A_{CM} * V_{ICM}$$

ดังได้กล่าวมาแล้วว่าความสามารถของวงจรมีผลต่างในการที่จะกำจัดสัญญาณแบบคอมมอนโหมด และทำหน้าที่ขยายสัญญาณผลต่างทางขาเข้าของวงจรถูก (Differential mode) จะกำหนดโดยค่า common mode rejection ratio (CMRR) ซึ่งสามารถคำนวณค่าในหน่วยเดซิเบลได้จาก

$$CMRR = 20 \log \left| \frac{A_{DM}}{A_{CM}} \right|$$

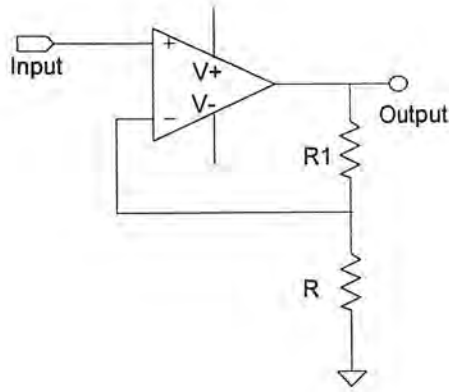
$A_{DM}$ : กำลังขยายของวงจรถูกสำหรับสัญญาณเข้าแบบผลต่าง

$A_{CM}$ : กำลังขยายของวงจรถูกสำหรับสัญญาณอินพุตแบบคอมมอนโหมด

สำหรับการออกแบบจะต้องออกแบบให้วงจรถูกมีค่า CMRR มากที่สุดเท่าที่จะเป็นไปได้ ซึ่งออปแอมป์โดยทั่วไปก็มักจะมีค่า CMRR สูงอยู่แล้ว ตัวอย่างเช่น ออปแอมป์เบอร์ 741 มีค่า CMRR ประมาณ 90 dB ส่วนออปแอมป์อื่นก็จะมีค่าเฉลี่ยของ CMRR > 110 dB เป็นต้น

### 3.2 วงจรถูกบัฟเฟอร์ (Buffer Amplifier)

วงจรถูกบัฟเฟอร์เป็นวงจรถูกที่ใช้สำหรับปรับปรุงวงจรมีผลต่างให้มีประสิทธิภาพเพิ่มมากขึ้น โดยคุณสมบัติที่สำคัญของวงจรถูกบัฟเฟอร์คือ มีค่าความต้านทานขาเข้าสูง ซึ่งเมื่อนำไปใช้ประกอบในส่วนหน้าของวงจรมีผลต่างสัญญาณคลื่นไฟฟ้าหัวใจ จะทำให้สัญญาณที่วัดได้มีการสูญเสียที่รอยสัมผัสระหว่างผิวหนังกับขั้วไฟฟ้าหรืออิเล็กโทรดที่ใช้วัดน้อยที่สุด นอกจากนี้วงจรถูกบัฟเฟอร์ยังทำหน้าที่ขยายสัญญาณให้มีค่าเพิ่มขึ้นในระดับหนึ่งก่อนที่จะส่งไปขยายในส่วนต่อไป โดยที่มีข้อจำกัด คือ อัตราการขยายในส่วนแรกของวงจรถูกไม่ควรจะมีค่ามากเกินไป เพราะถ้ามีออฟเซต (Offset) เกิดขึ้นที่สัญญาณเข้าอาจจะทำให้ค่าสัญญาณทางออกที่ได้มีค่าสูงหรือต่ำกว่าระดับสัญญาณอ้างอิงของแหล่งจ่ายไฟเลี้ยงให้กับออปแอมป์ได้ โดยทั่วไปจะมีค่าเป็นศูนย์ และเป็นผลให้วงจรถูกไม่สามารถทำงานได้อย่างมีประสิทธิภาพ ลักษณะพื้นฐานของวงจรถูกบัฟเฟอร์ที่จะนำมาใช้สามารถแสดงได้ดังรูปที่ 3.2



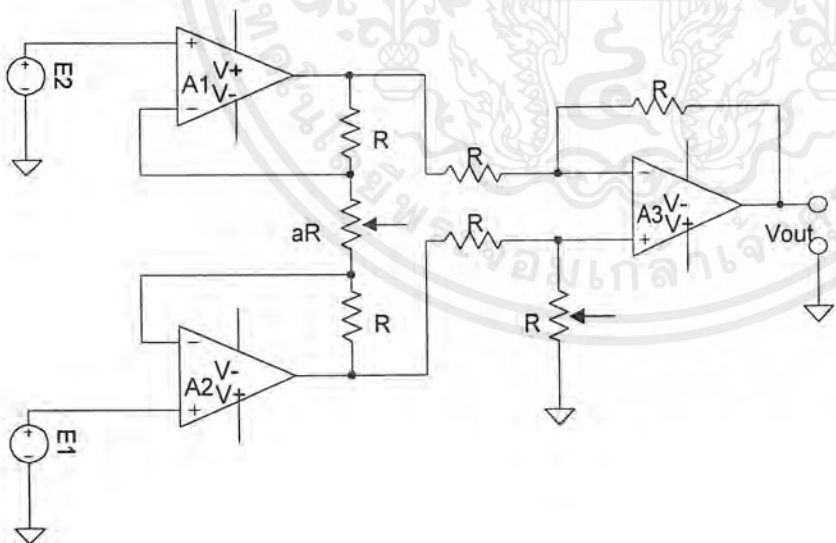
รูปที่ 3.2 แสดงลักษณะพื้นฐานของวงจรมัฟเฟอร์

### 3.3 วงจรขยายแบบอินสตรูเมนเตชัน (Instrumentation Amplifier)

วงจรถ่ายอินสตรูเมนเตชัน สามารถสร้างได้โดยใช้อปแอมป์ทั่ว ๆ ไป และ ใช้รีซิสเตอร์จำนวนหนึ่งประกอบเป็นวงจรพื้นฐานตามรูป โดยจะสังเกตได้ว่าวงจรถ่ายแบบนี้เป็นการพัฒนามาจากวงจรถ่ายผลต่าง และ วงจรมัฟเฟอร์ ประกอบกัน วงจรถ่ายแบบนี้เป็นวงจรที่ถูกลำนำไปใช้ประโยชน์มากเนื่องจากมีประสิทธิภาพสูงกว่าวงจรถ่ายผลต่างแบบธรรมดา

คุณสมบัติที่สำคัญของวงจรถ่ายแบบอินสตรูเมนเตชัน

- ค่าอัตราขยายคักดาของสัญญาณเข้าแบบผลต่างให้เป็นสัญญาณออกแบบเดี่ยว ๆ จะถูกกำหนดโดยค่าความต้านทานเพียงตัวเดียว ซึ่งแสดงให้เห็นดังต่อไปนี้



รูปที่ 3.3แสดงลักษณะของวงจรถ่ายแบบอินสตรูเมนเตชัน (Instrumentation Amplifier)

จากรูปวงจรพื้นฐานของวงจรถ่ายแบบอินสตรูเมนเตชัน จะได้ว่า

$$V_{out} = I(aR + 2R)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{out} = \left[ \frac{E_1 - E_2}{aR} \right] (aR + 2R)$$

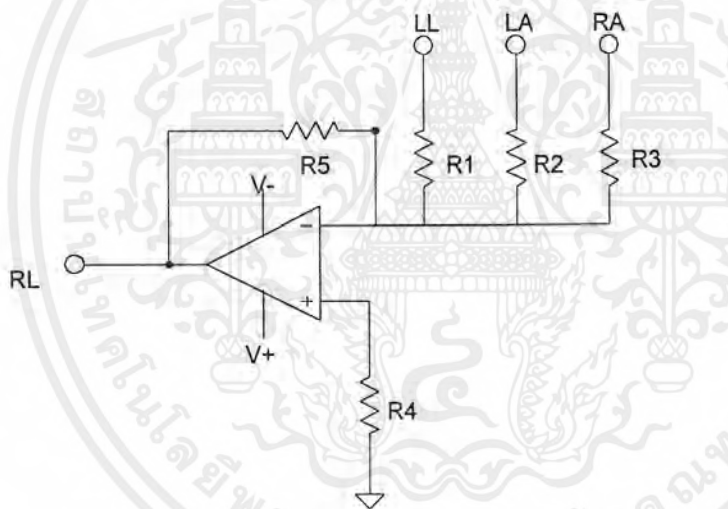
$$V_{out} = (E_1 - E_2) \left( 1 + \frac{2R}{aR} \right)$$

$$\text{gain} = \frac{V_{out}}{(E_1 - E_2)} = 1 + \frac{2R}{aR}$$

ดังนั้น จะเห็นว่าอัตราขยายของวงจรนี้จะขึ้นอยู่กับค่าความต้านทาน  $aR$  เพียงค่าเดียว

- ความต้านทานขาเข้าของวงจรมีค่าสูงมาก เนื่องจากใช้วงจรบัฟเฟอร์เป็นวงจรส่วนหน้าในการรับสัญญาณเข้ามาขยาย และค่าความต้านทานนี้จะไม่เปลี่ยนแปลงไปตามอัตราขยายศักดาไฟฟ้าของสัญญาณ
- สัญญาณทางด้านขาออกจะมีค่าขึ้นอยู่กับผลต่างของสัญญาณทางด้านขาเข้า แบบผลต่างเท่านั้น นั่นคือ ถ้าสัญญาณเข้าเป็นแบบคอมมอนโหมด (common mode) จะได้ค่าของสัญญาณทางออกมีค่าน้อย ๆ (ซึ่งในทางอุดมคติจะมีค่าเท่ากับศูนย์)

### 3.4 วงจรที่ใช้เป็นจุดอ้างอิงจากร่างกาย (RL Driven)



รูปที่ 3.4 แสดงลักษณะของวงจรที่ใช้เป็นจุดอ้างอิงจากร่างกาย

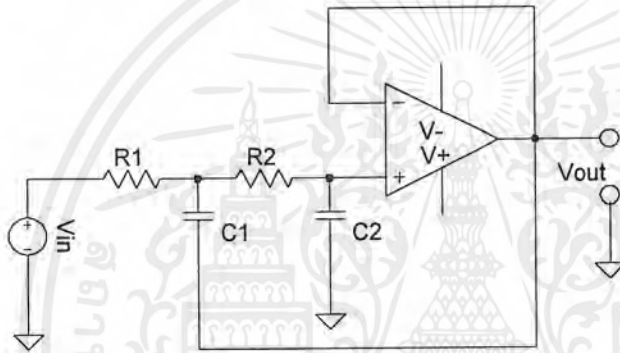
เป็นวงจรที่ทำหน้าที่เป็นจุดสัญญาณอ้างอิงแทนจุดอ้างอิง (Ground) ของวงจรเนื่องจากจุดอ้างอิงของวงจรต่ออยู่โดยตรงกับแหล่งกำเนิดสัญญาณไฟตรง ดังนั้นถ้าหากมีกระแสไฟรั่วไหล ก็อาจก่อให้เกิดอันตรายแก่ผู้ป่วยได้ จุดที่ใช้วัดสัญญาณอ้างอิงจากร่างกายจึงต้องแยกออกจากแหล่งกำเนิดสัญญาณไฟตรงหลักของวงจร

ลักษณะของวงจรเป็นวงจรรวมสัญญาณ ดังแสดงในรูปที่ 3.4 สัญญาณเข้าของวงจรนี้จะต่อมา จากสัญญาณออกของวงจรบัฟเฟอร์ซึ่งวัดสัญญาณมาจากส่วนอื่นของร่างกายซึ่งโดยทั่วไปจะวัดจาก บริเวณขาข้างขวา (Right Leg: RL)

### 3.5 วงจรกรองผ่านความถี่ต่ำ (Low Pass Filter)

วงจรกรองผ่านความถี่ต่ำนี้เป็นวงจรแบบซาลเลน-คีย์ (Unity Gain Sallen-Key VCVS) ใช้สำหรับ กรองให้ความถี่ต่ำตั้งแต่ ช่วงสัญญาณไฟตรง (dc level) จนถึงความถี่ประมาณ 200 เฮิรต์ สามารถผ่าน ได้ดี และเนื่องจากความถี่ของสัญญาณคลื่นไฟฟ้าหัวใจมีค่าประมาณอยู่ในช่วง 0.5 เฮิรต์ ถึง 200 เฮิรต์ ดังนั้นการนำวงจรกรองผ่านความถี่ต่ำมาใช้สำหรับเครื่องวัดสัญญาณคลื่นไฟฟ้าหัวใจ จะช่วยลดผลที่ เกิดจากสัญญาณรบกวนที่มีความถี่สูงได้

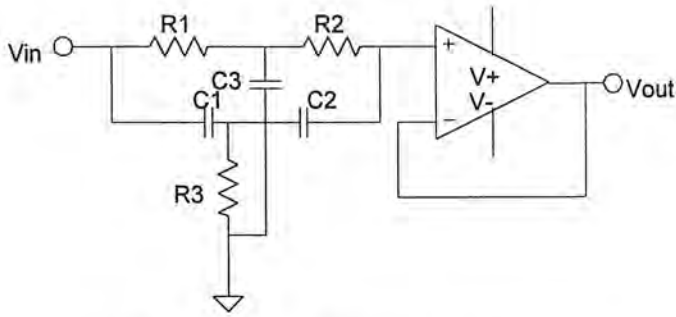
ลักษณะของวงจรกรองผ่านความถี่ต่ำแบบซาลเลน-คีย์ สามารถแสดงได้ดังรูปที่ 3.5



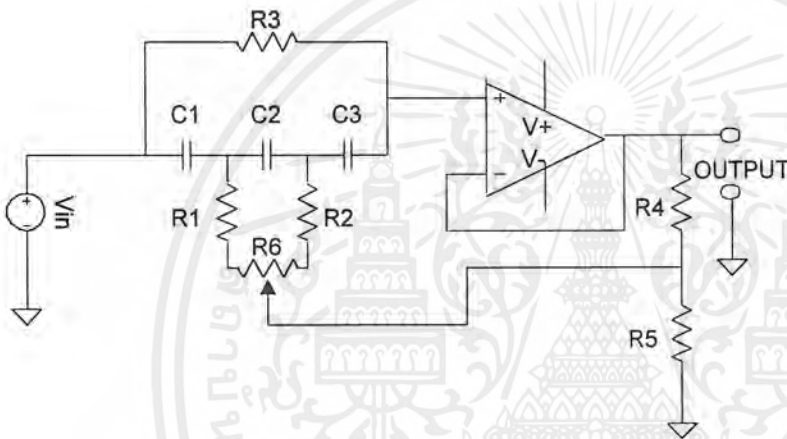
รูปที่ 3.5 แสดงลักษณะของวงจรกรองผ่านความถี่ต่ำแบบซาลเลน-คีย์ (Sallen-key)

### 3.6 วงจรไม่กรองผ่านเฉพาะความถี่ (Active Band-Stop Filter แบบ Narrow Band-Stop Filter หรือ Notch Filter)

วงจรไม่กรองผ่านเฉพาะความถี่ เป็นวงจรที่นำมาใช้เพื่อกำจัดสัญญาณในช่วงความถี่ที่ไม่ ต้องการเพียงช่วงแคบ ๆ หรือความถี่ที่ไม่ต้องการค่าใดค่าหนึ่ง ตัวอย่างเช่น ในเครื่องวัดสัญญาณคลื่น ไฟฟ้าหัวใจจะนำมาใช้กำจัดสัญญาณที่ความถี่ 50 เฮิรต์ ซึ่งเป็นความถี่ที่มีสัญญาณรบกวนจากสายส่ง มาก เป็นต้น ลักษณะของผลตอบสนองความถี่ของวงจรไม่กรองผ่านเฉพาะความถี่ และวงจรไม่กรอง ผ่านเฉพาะความถี่แบบปรับค่าได้ (Tunable Notch Filter) ได้ดังรูป



ก) แสดงลักษณะของวงจรไม่กรองผ่านเฉพาะความถี่อย่างง่าย



ข) แสดงลักษณะของวงจรไม่กรองผ่านเฉพาะความถี่แบบปรับค่าได้

รูปที่ 3.6 แสดงวงจรไม่กรองผ่านเฉพาะความถี่

จากรูป ข) ความสัมพันธ์ของค่า R และ C ที่นำมาใช้ในวงจรจะเป็นไปตามสมการ

$$f_0 = \frac{1}{2\pi C(3R_1 R_2)^{0.5}}$$

$f_0$ : ความถี่ที่มีการลดทอนของสัญญาณมากที่สุด

วงจรตามรูปที่ 3.6 ก) และ ข) จะมีผลตอบสนองความถี่ในลักษณะเดียวกัน แต่วงจรในรูปที่ ก) นั้น R และ C ต่อจุดอ้างอิงโดยตรงดังนั้นออปแอมป์จะทำหน้าที่เสมือนบัฟเฟอร์ทั่ว ๆ ไปเท่านั้น ค่า Q ของวงจรจะมีค่าต่ำมาก แต่สำหรับวงจรในรูป ข) ไม่มี R และ C ต่อกับจุดอ้างอิงโดยตรง ซึ่งเป็นผลให้ค่า Q ของวงจรสูงขึ้น ทำให้ผลตอบสนองความถี่ของวงจรมีความชันมากขึ้นและสามารถปรับตัวต้านทาน R เพื่อให้มีการลดทอนมากที่สุดที่ความถี่ 50 เฮิรต์ ได้พอดี นั่นคือวงจรสามารถทำงานได้อย่างมีประสิทธิภาพมากขึ้นนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.7 เครื่องรับส่งวิทยุสื่อสาร

เครื่องรับส่งวิทยุสื่อสาร เป็นเครื่องรับวิทยุสื่อสารที่ใช้งานในย่านความถี่ HF (ประมาณ 3 ถึง 30 เมกะเฮิร์ตซ์) ย่านความถี่ VHF (ประมาณ 150 เมกะเฮิร์ตซ์) และย่านความถี่ UHF (ประมาณ 450 เมกะเฮิร์ตซ์) ซึ่งผู้ใช้งานทางด้านสื่อสารในย่านความถี่ที่กล่าวมาข้างต้นมีอยู่เป็นจำนวนมาก

ปกติเครื่องรับวิทยุสื่อสารดังกล่าว มักจะประกอบภาคเครื่องรับและภาคเครื่องส่งรวมไว้ในเครื่องเดียวกัน เราจึงเรียกว่าเครื่องรับส่งวิทยุ (Transceiver) ซึ่งมีทั้งประเภทติดตั้งประจำที่ติดตั้งในรถยนต์และประเภทหิ้วถือไปมาหรือมือถือที่นิยมเรียกว่า วอล์คกี้ทอล์คกี้ ข่าวสารที่ใช้ในการรับส่งมักจะเป็นเสียงพูด

เครื่องรับส่งวิทยุในย่าน HF ส่วนใหญ่ออกแบบให้ใช้รับส่งสัญญาณในระดับ SSB และ CW (อาจมี AM ด้วย) บางเครื่องสามารถต่อแคปเตอร์ (adapter) เพื่อใช้รับส่งสัญญาณวิทยุโทรพิมพ์ (radio teletype หรือ PTTY) หรือสัญญาณโทรทัศนส์สแกนเข้าด้วยการสื่อสารในย่านความถี่ HF นี้ จะเป็นการสื่อสารระยะไกลและเป็นการเชื่อมโยงระหว่างจุดต่อจุด (point to point)

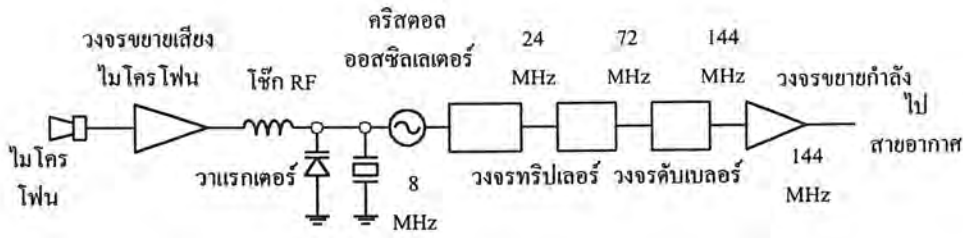
สำหรับเครื่องรับส่งวิทยุในย่าน VHF และ UHF นี้ส่วนใหญ่จะเป็นแบบแบนด์วิดท์แคบ (narrow band) ซึ่งใช้ในการรับส่งสัญญาณ FM (อาจมี AM, SSB หรือสัญญาณอื่นๆด้วย) วิธีการมอดูเลตแบบ FM มีข้อดีตรงที่มีภูมิคุ้มกันต้านต่อสัญญาณรบกวน (noise immunity) ดีและสัญญาณ FM ผลิตได้ง่าย ทำให้ขนาดเครื่องเล็กกระทัดรัดและน้ำหนักเบาการสื่อสารในย่านความถี่ VHF และ UHF มีทั้งแบบเชื่อมโยงระหว่างจุดต่อจุด และการสื่อสารโมบายล์ (mobile) ระยะทางที่ติดต่อสื่อสารกันมักจะไม่เกิน 50 กิโลเมตร

ความถี่ใช้งานของเครื่องรับส่งวิทยุข้างต้นมักจัดไว้เป็นช่องๆตายตัวถ้าต้องการเปลี่ยนความถี่ก็จะใช้วิธีปรับสวิตช์เปลี่ยนช่องโดยที่แต่ละช่องจะมีแรมป์ดับความถี่คริสตอลเฉพาะของตัวเอง สำหรับเครื่องรับส่งวิทยุในรุ่นใหม่ๆจะนิยมใช้ระบบสังเคราะห์ความถี่แทนการใช้แรมป์ ทำให้สามารถเลือกหรือเปลี่ยนความถี่ใช้งานได้สะดวกส่วนเครื่องรับส่งวิทยุในกิจการวิทยุสมัครเล่น (amateur radio) นั้น จะนิยมใช้ระบบสังเคราะห์ความถี่ (synthesizer) ทำให้สามารถปรับจูนความถี่ได้ตามต้องการตลอดย่านความถี่

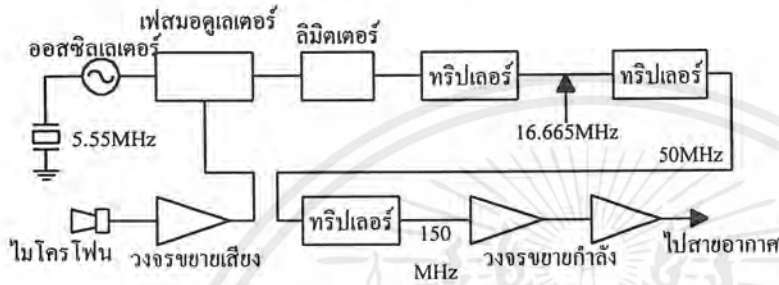
#### เครื่องรับวิทยุ FM

#### ภาคเครื่องส่ง

ในวงจรพื้นฐานของระบบเครื่องส่งจะประกอบไปด้วยออสซิลเลเตอร์กับมอดูเลเตอร์และวงจรมัลติพลายซึ่งทำหน้าที่คูณความถี่ให้ได้ความถี่เพื่อขยายกำลังส่งออกอากาศต่อไปดังรูปที่ 3.7 สัญญาณ FM จากการมอดูเลเตอร์จะผ่านการคูณความถี่ 3 เท่า รวม 2 ครั้ง เป็น 9 เท่า



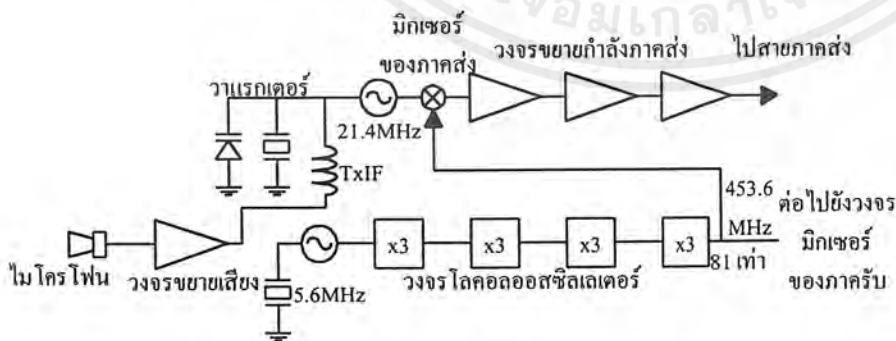
(ก) ใช้วิธีมอดูเลทโดยตรง



(ข) เฟสมอดูเลท

รูปที่ 3.7 แผนผังของเครื่องส่ง VHF/FM

เครื่องส่งบางชนิดดังรูปที่ 3.8 จะทำการมอดูเลทที่ความถี่ IF ของภาคเครื่องรับเสียก่อนแล้วจึงนำไปเฮตเตอร์โรคายน้กับความถี่ของออสซิลเลเตอร์เพื่อให้ได้ความถี่ที่ต้องการ ในที่นี้ความถี่ IF ของภาคเครื่องรับเท่ากับ 21.4 เมกะเฮิร์ตซ์และความถี่โลคอลออสซิลเลเตอร์เท่ากับ 453.6 เมกะเฮิร์ตซ์ (ได้จากการคูณความถี่คริสตัล 5.6 เมกะเฮิร์ตซ์ 81 เท่า)วิธีนี้มีข้อดีตรงที่ เราใช้คริสตัลเพียงก้อนเดียวต่อความถี่ใช้งานหนึ่งความถี่ โดยใช้รวมกันทั้งสภาวะรับและส่ง นอกจากนี้ภาคเครื่องส่งก็ไม่จำเป็นต้องมีวงจรมัลติพลายต่างหากอีก

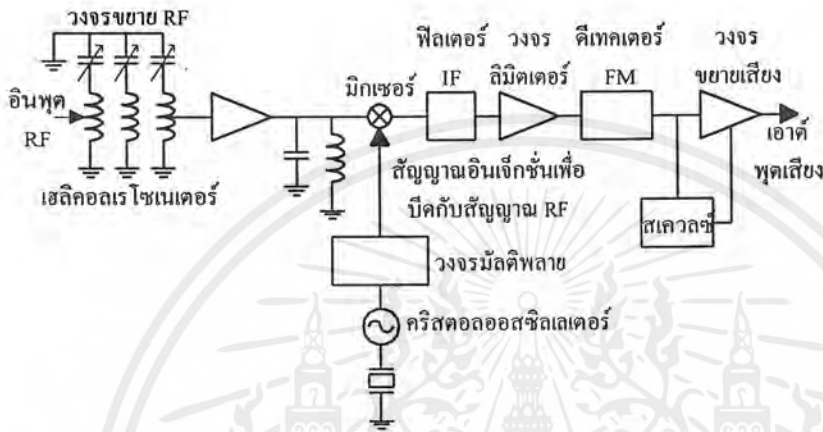


รูปที่ 3.8 แผนผังของเครื่องส่ง UHF/FM

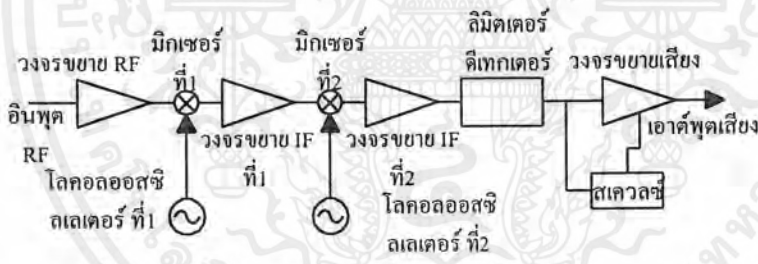
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคเครื่องรับ

เครื่องรับ FM ในย่านความถี่ VHF ส่วนใหญ่เป็นแบบดับเบิลคอนเวอร์ชัน สำหรับในย่านความถี่ VHF บางครั้งอาจใช้แบบทริปเปิลคอนเวอร์ชัน (triple conversion) รูปที่ 3.9 แสดงแผนผังของเครื่องรับชนิดซิงเกิลคอนเวอร์ชัน สังเกตว่าวงจรส่วนหน้าชนิดที่มีค่า Q สูงมากเรียกว่าเฮลิคอนเวโรเซนเตอร์ (helical resonator) ส่วนในรูปที่ 3.10 แสดงแผนผังของเครื่องรับชนิดดับเบิลคอนเวอร์ชัน



รูปที่ 3.9 เครื่องรับ FM แบบซิงเกิลคอนเวอร์ชัน



รูปที่ 3.10 เครื่องรับ FM แบบดับเบิลคอนเวอร์ชัน

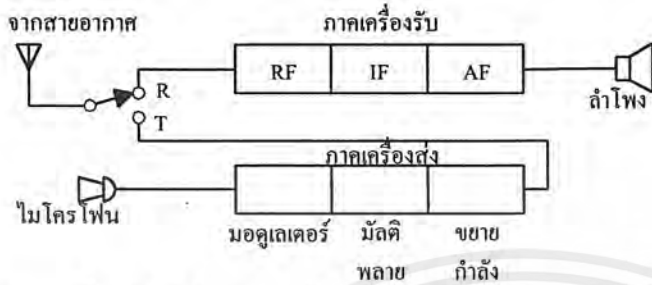
ตัวอย่างเครื่องรับส่งวิทยุ FM

เครื่องรับส่งวิทยุส่วนใหญ่ ภาคเครื่องรับและภาคเครื่องส่งจะแยกออกจากกัน โดยไม่ใช้วงจรร่วมกัน ดังแผนผังที่แสดงในรูปที่ 3.11 แต่ก็ยังมีเครื่องรับส่งวิทยุบางชนิดที่ใช้วงจรโลคอลออสซิลเลเตอร์ร่วมกัน ดังรูปที่ 3.12 โดยใช้คริสตอลเพียงก้อนเดียวกันทั้งในสภาวะรับและสภาวะส่ง สังเกตว่าในสภาวะส่งเราจำเป็นต้องนำสัญญาณ โลคอลออสซิลเลเตอร์มา믹ซ์กับออสซิลเลเตอร์ที่มีความถี่ IF เสียก่อนเพื่อให้ได้ความถี่ใช้งานที่ต้องการ สังเกตด้วยว่าความถี่ของออสซิลเลเตอร์ในสภาวะรับกับสภาวะส่งจะต่างกันอยู่เท่ากับความถี่ IF พอดี

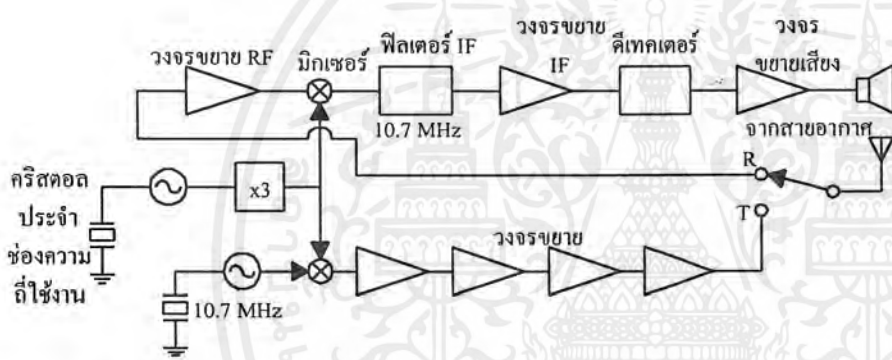
เครื่องรับส่งวิทยุอีกชนิดหนึ่งในรูปที่ 3.13 ซึ่งใช้ระบบสังเคราะห์ความถี่หรือ ซินธิไซเซอร์ แทน โลคอลออสซิลเลเตอร์ ข้อดีของเครื่องรับส่งวิทยุชนิดซินธิไซเซอร์นี้ก็คือเหมาะกับกิจการที่ต้องการใช้ความถี่หลายความถี่ ช่วยให้ประหยัดคริสตอลไปได้หลายก้อน(และสามารถตั้งความถี่ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

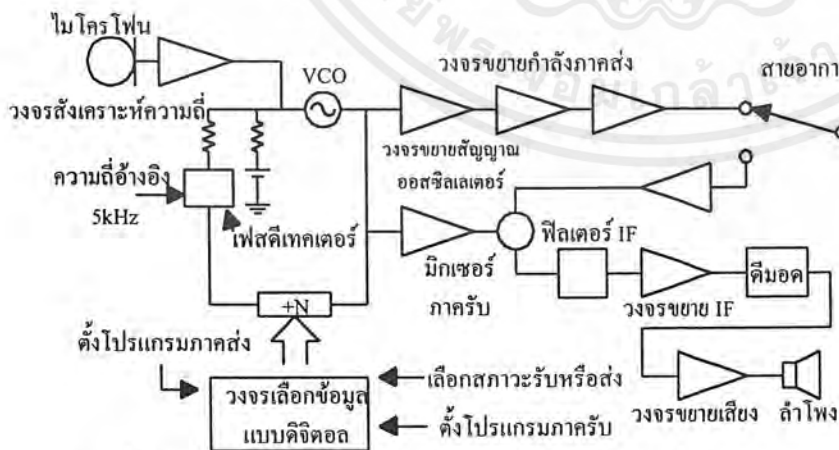
งานได้สะดวก) แต่ข้อควรจำของเครื่องรับส่งในระบบนี้ก็คือ ความถี่ของออสซิลเลเตอร์ของระบบส่งเคราะห์ความถี่จะต้องขยับไปหรือออฟเซตไปเท่ากับความถี่ IF



รูปที่ 3.11 เครื่องรับส่งวิทยุ FM ซึ่งแยกภาคเครื่องรับและภาคเครื่องส่ง



รูปที่ 3.12 เครื่องรับส่งวิทยุ FM แบบใช้วงจรออสซิลเลเตอร์



รูปที่ 3.13 เครื่องรับส่งวิทยุ FM แบบสังเคราะห์ความถี่

วงจรพื้นฐานของเครื่องรับส่งวิทยุ

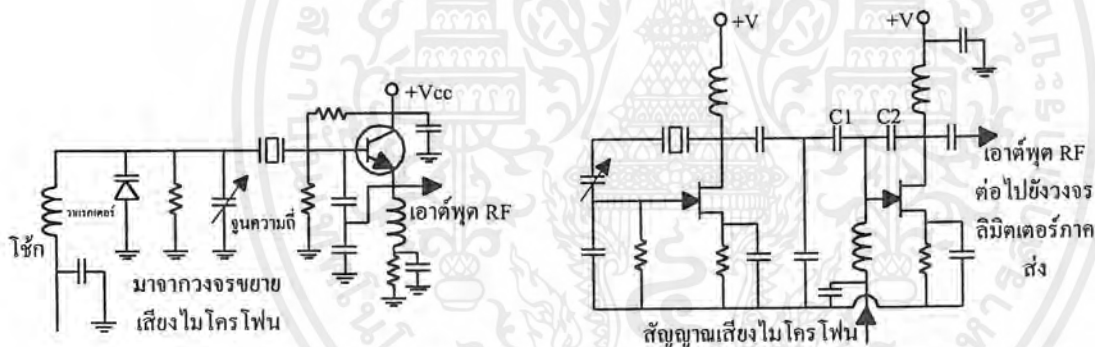
มอดูเลเตอร์ FM การกำเนิดสัญญาณ FM สามารถทำได้ 2 วิธีคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธี FM โดยตรง(direct FM) ซึ่งเราต้องวงจรรีแอกแตนซ์เข้ากับแรมป์กับความถี่ แล้วเปลี่ยนความถี่ของคริสตอลออสซิลเลเตอร์ โดยเปลี่ยนค่ารีแอกแตนซ์ของวาแรกเตอร์ไดโอด

วิธี FM โดยอ้อม (indirect FM) เราใช้วิธีมอดูเลททางเฟสได้เป็นสัญญาณ PM แล้วเปลี่ยนสัญญาณให้เป็นสัญญาณ FM โดยการแก้ผลตอบสนองความถี่ของสัญญาณเสียงที่จะเข้าทำการมอดูเลทปกติความถี่เบี่ยงเบนจะมีค่า  $\pm 5$  กิโลเฮิร์ตซ์ (คิดรวม 2 ข้างเท่ากับ 10 กิโลเฮิร์ตซ์) โดยทั่วไปแรมป์กับความถี่จะเปลี่ยนไปได้ประมาณ 0.05 เปอร์เซ็นต์ นั่นคือสามารถมอดูเลทให้ความถี่เปลี่ยนแปลงไปได้ประมาณ  $\pm 5$  กิโลเฮิร์ตซ์ ฉะนั้นถ้าความถี่แรมป์ปรับจูนไว้ไม่กึ่งกลางพอดีการมอดูเลทจะเบี่ยงเบนไปได้ไม่เท่ากันทั้งสองข้างทำให้เกิดการเพี้ยนหลักการมอดูเลททั่วไปก็ใช้การเปลี่ยนค่ารีแอกแตนซ์ของวาแรกเตอร์ไดโอดเช่นกัน

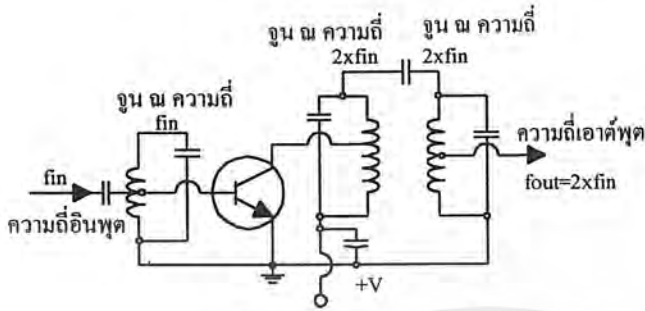
ความจริงการกำเนิดสัญญาณ FM ทั้ง 2 วิธีก็ให้ผลคล้ายกัน จะแตกต่างกันก็ตรงที่ในกรณีเฟสมอดูเลทชั้น ความถี่เบี่ยงเบนมีค่าเป็นสัดส่วนกับความถี่ของสัญญาณที่มอดูเลท เมื่อความถี่เสียงยิ่งสูง ความเบี่ยงเบนจะยิ่งมากนั่นคือความถี่ศูนย์หรือ DC จะไม่มีการมอดูเลทฉะนั้นเมื่อสัญญาณ PM เรา ก็สามารถทำได้โดยนำสัญญาณเสียงมาผ่านกรรมวิธีเพื่อให้สัญญาณความถี่ต่ำๆแรงขึ้นก่อนที่จะป้อนเข้าสู่การมอดูเลท



รูปที่ 3.14 วงจรมอดูเลเตอร์ (ก) วิธี FM โดยตรงใช้การเปลี่ยนแปลงความถี่คริสตอลด้วยวาริแคป (ข) วิธี FM โดยอ้อมใช้เฟสมอดูเลเตอร์

วงจรมัลติพลาย เป็นวงจรขยายที่มีอินพุตขับด้วยสัญญาณแรงเต็มที่ และเอาต์พุตต่อเป็นวงจรที่จูนไว้ ณ ความถี่ฮาร์โมนิกของสัญญาณอินพุตวงจรนี้ก็เหมือนกับวงจรขยายจูนธรรมดาเพียงแต่ระดับสัญญาณอินพุตเข้าแรงกว่าและอุปกรณ์ที่ใช้เช่น ทรานซิสเตอร์ ต้องทำงานในย่านความถี่สูงขึ้นการขับด้วยสัญญาณแรงเต็มที่ช่วยทำให้เกิดฮาร์โมนิกขึ้น ฉะนั้นความบริสุทธิ์ของสเปกตรัมเกี่ยวกับความถี่ของวงจรจึงมีความสำคัญมาก ในรูปที่ 3.15 แสดงให้เห็นวงจรมัลติพลาย ซึ่งคุณความเป็นสองเท่า สังเกตว่าวงจรจูนด้านอินพุตจะจูนไว้ ณ ความถี่ที่ต้องการจะคูณ ส่วนทางด้านเอาต์พุตจูนไว้ ณ ความถี่ 2 เท่าหรือฮาร์โมนิกที่สอง (วงจรจูน 2 นี้ เรียกว่าดับเบลอร์) ถ้าเราต้องการคูณ 3 เท่าเราก็ใช้วงจรจูน ณ ฮาร์โมนิกที่สาม(วงจรจูน 3 เท่าเรียกว่า ทริปลเลอร์)วงจรมัลติพลายส่วนใหญ่จะใช้ตัวคูณ 2 และ 3 เท่าเนื่อง

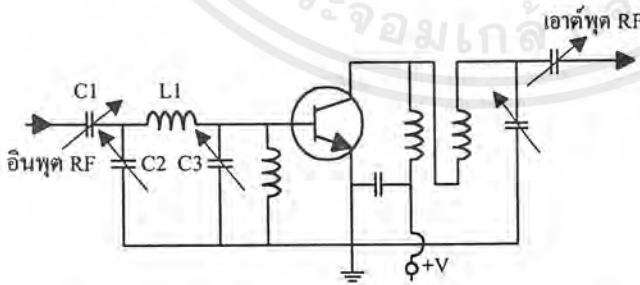
จากตัวคูณสูงกว่านี้มักจะให้ประสิทธิภาพด้อยลงถ้าเราต้องการคูณหลายๆเท่าเราก็ใช้วงจรมัลติพลายหลายๆชุดมาต่อกัน



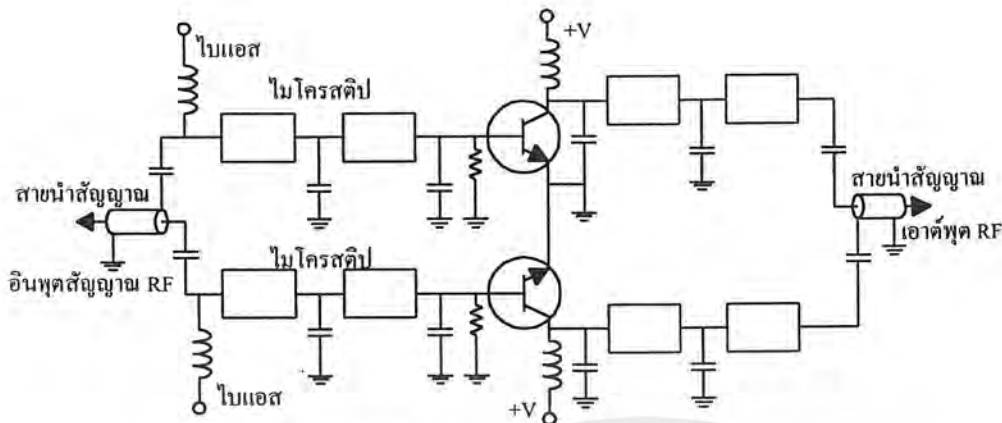
รูปที่ 3.15 วงจรดับเบตอร์

วงจรรขยายกำลัง RF ในกรณีของระบบ FM เราสามารถใช้วงจรรขยายคลาส C ซึ่งมีประสิทธิภาพสูงกว่าในการขยายกำลังได้ โดยทั่วไปวงจรรขยายกำลังมักจะเป็นวงจรง่ายๆแต่การจัดวางอุปกรณ์ต้องพิถีพิถัน โดยเฉพาะวงจรที่ทำงานในย่านความถี่สูง ในรูปที่ 3.16 แสดงวงจรรขยายกำลังในย่านความถี่ VHF 150 เมกะเฮิรต์ จะเห็นว่าเราใช้ตัวเก็บประจุปรับค่าได้ในการแมตซ์อิมพีแดนซ์ คือทำให้อิมพีแดนซ์อินพุตกับเอาต์พุตเท่ากัน รูปที่ 3.17 เป็นวงจรรขยายกำลังลิเนียร์ในย่านความถี่ UHF ซึ่งต่อวงจรรขยายเป็นวงจรรพหูพคูณ สังเกตว่าเราใช้อุปกรณ์สตริปไลน์(strip line) เป็นส่วนหนึ่งของวงจร สตริปไลน์ในที่นี้มักทำเป็นลายวงจรบนแผ่นวงจรพิมพ์ (printed-circuit board) เรามักพบสตริปไลน์ในวงจรรขยายกำลังที่ทำงานที่ระดับส่งสูงมาก

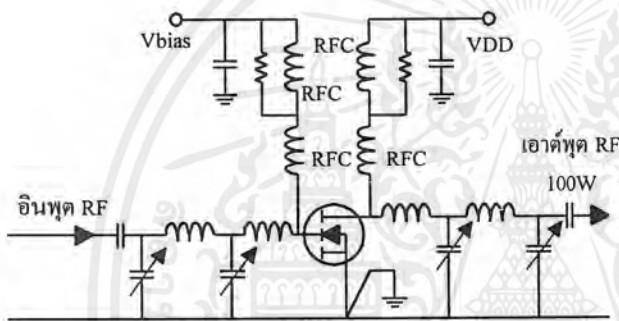
วงจรรขยายกำลังอีกแบบหนึ่งซึ่งใช้ MOSFET กำลัง (power mosfet) สามารถทำงานได้ถึง 100 วัตต์ ความถี่ใช้งานขึ้นไปถึงย่าน VHF ลักษณะวงจรจะเป็นดังรูปที่ 3.18 ข้อดีของ MOSFET ก็คือมีความเพี้ยนต่ำและมีอินเตอร์มอดน้อย



รูปที่3.16 วงจรรขยายกำลังคลาส C ในย่านความถี่ VHF

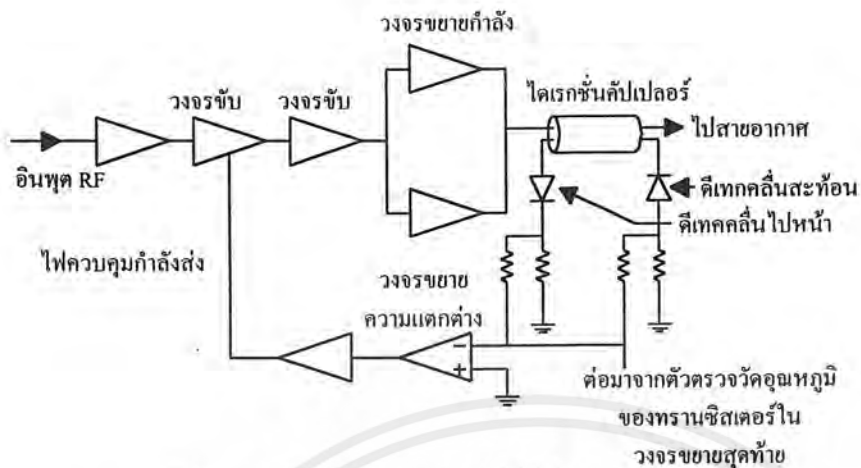


รูปที่ 3.17 วงจรขยายกำลังลิเนียร์ในย่านความถี่ UHF



รูปที่ 3.18 วงจรขยายกำลังใช้ MOSFET สำหรับความถี่ 144 MHz

ระบบป้องกันวงจรขยาย RF โดยปกติภาคขยายกำลังควรมีระบบป้องกันเพื่อควบคุมกำลังให้คงที่และป้องกันมิให้ทรานซิสเตอร์ภาคสุดท้ายชำรุดเพราะคลื่นสะท้อนกลับ รูปที่ 3.19 เป็นตัวอย่างระบบป้องกันของเครื่องขนาดกำลังส่ง 100 วัตต์ สังเกตว่าปริมาณเอาต์พุตที่ตรวจวัดโดยใช้ไดเรกชันคัมเปเลเตอร์ซึ่งอยู่ระหว่างฮาร์โมนิกฟิลเตอร์กับสายอากาศ ถ้ากำลังส่งมากเกินไปหรือมีกำลังสะท้อนมากเกินไป คลื่นขับสู่ภาคขยายกำลังจะถูกบังคับให้ลดลง อย่างไรก็ตามการป้อนกลับจากไดโอดตัวที่ดีเทคคลื่นไปหน้า(forward)ของไดเรกชันคัมเปเลเตอร์ก็จะทำให้กำลังส่งเพิ่มขึ้นไปจนกระทั่งถึงค่าที่กำหนดไว้ ส่วนไดโอดตัวที่ดีเทคคลื่นสะท้อนจะทำให้เอาต์พุตลดลงถ้าหากคลื่นสะท้อนมาก ฉะนั้นกำลังสะท้อนจะถูกควบคุมไว้ไม่เกินระดับหนึ่ง



รูปที่ 3.19 วงจรป้องกันภาคขยายกำลังสุดท้าย

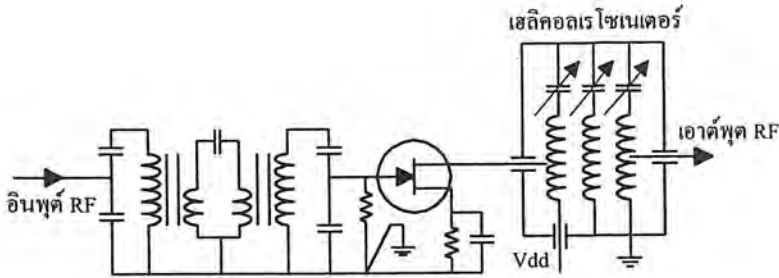
โดยทั่วไปวงจรป้องกันนี้เรานิยมใช้การตรวจวัดความถี่ด้วยกันเสมอ ถ้าเครื่องส่งใช้งานหนักหรือระบายความร้อนไม่ดีพอตัวตรวจวัดความถี่จะบังคับให้ภาคส่งหยุดจนกว่าอุณหภูมิจะลดลง

วงจรขยาย RF ปกติแล้วเครื่องรับ AM สามารถทำงานได้โดยไม่ต้องมีวงจรขยาย RF แต่สำหรับเครื่องรับ FM เราจำเป็นต้องมีวงจรขยาย RF เพื่อให้เครื่องรับสามารถรับสัญญาณขนาดเล็กๆ ได้ ระบบ FM มีภูมิคุ้มกันต่อสัญญาณรบกวนสูง ฉะนั้นความไวจึงสูง สังเกตว่าเครื่องรับ FM มีความไวไม่เกิน 1 ไมโครโวลต์ ถ้าหากเราไม่ใช้วงจรขยาย RF ในเครื่องรับ สัญญาณที่เกิดจากมิกเซอร์ก็จะกลบทับสัญญาณที่ต้องการรับจนหมดสิ้น การขยายสัญญาณอินพุตให้แรงขึ้นก่อนที่จะป้อนให้มิกเซอร์จะช่วยให้ความไวดีขึ้น นอกจากวงจรขยาย RF จะทำหน้าที่ขยายสัญญาณอินพุตแล้ว แบนด์วิดท์ช่วงความถี่ทำงานของวงจรยังช่วยลดความถี่และกั้นสัญญาณจากออสซิลเลเตอร์มิให้ย้อนกลับไปสู่สายอากาศด้วย

วงจรขยาย RF ที่นิยมใช้เครื่องรับ FM มักเป็น FET เนื่องจากมีช่วงไดนามิกกว้างและมีภูมิคุ้มกันต่อสัญญาณรบกวนสูง รวมทั้งเสถียรภาพดี ถ้าหากเครื่องรับใช้งานหลายความถี่และช่วงห่างของความถี่ใช้งาน (frequency spread) ไม่ห่างกันมากนัก วงจรขยาย RF อาจจะใช้กันแบบที่มีย่านความถี่ไม่ต้องกว้างมากนักและสามารถใช้เฮลิคอลลเรโซเนเตอร์ร่วมกับวงจรส่วนหน้าด้วย โดยมีลักษณะวงจรดังรูปที่ 3.20

ตัวเฮลิคอลลเรโซเนเตอร์นี้มีลักษณะเหมือนกับหลอดสายนำสัญญาณที่เป็นเกลียวปลายด้านหนึ่งลัดวงจรปลายอีกด้านหนึ่งเปิดวงจรค่าอิมพีแดนซ์ประจำตัวของสายจะมีค่าสูง ลวดดังกล่าวปิดที่บออยู่ในช่องโลหะและมีช่องสำหรับให้พลังงานผ่านจากช่องหนึ่งไปยังอีกช่องหนึ่ง ค่า Q (unloaded) ของเฮลิคอลลเรโซเนเตอร์นี้สูงมาก คุณสมบัตินี้เองที่ทำให้สามารถกำจัดอินเตอร์มอดและความถี่เงา ดูวงจรในรูปที่ 3.20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 วงจรขยาย RF ซึ่งใช้เฮลิคอลลเรโซเนเตอร์

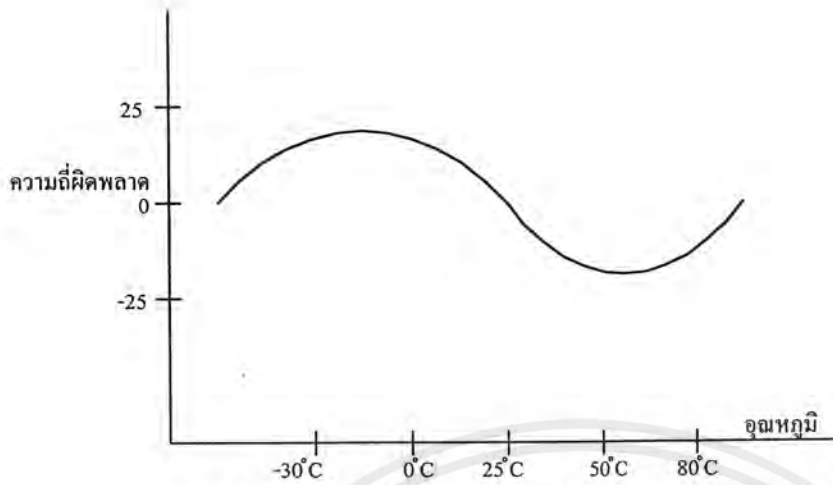
มิกเซอร์ อาจเป็นแบบใช้ทรานซิสเตอร์หรืออาจเป็นแบบใช้ไดโอดซึ่งเป็นมิกเซอร์แบบพาสซีฟในเครื่องรับรุ่นใหม่เรานิยมใช้บาลานซ์มิกเซอร์ซึ่งให้คุณสมบัติการกำจัดอินเตอร์มอดคิตี และขยายสัญญาณได้ด้วยเครื่องรับบางแบบก็ใช้ MOSFET ชนิดเกตคู่เป็นมิกเซอร์

โกลดอลอสซิลเลเตอร์ ทำหน้าที่ป้อนสัญญาณอินเจกชันให้แก่วงจรมิกเซอร์ ในกรรมวิธีเฮเตอร์โรไดน์เครื่องรับที่ใช้รับบังคับความถี่มักจะกำเนิดสัญญาณอินเจกชัน โดยคริสตอลอสซิลเลเตอร์ร่วมกับวงจรมัลติพลาย เครื่องรับบางแบบก็ใช้ระบบสังเคราะห์ความถี่

คุณสมบัติของโกลดอลอสซิลเลเตอร์นี้มีความสำคัญต่อคุณภาพของเครื่องรับ โดยเฉพาะความถี่ที่จะต้องเที่ยงตรงและมีเสถียรภาพดีกว่า 10 ppm(ย่อมาจาก Part per Million หรือส่วนในล้านส่วน) ตลอดย่านอุณหภูมิใช้งาน ถ้าเป็นเครื่องรับธรรมดาอาจใช้รับบังคับความถี่ธรรมดาก็ได้ แต่ถ้าต้องการความถี่ที่เที่ยงตรงมาก จำเป็นต้องใช้เรือนในกล่องโลหะ(Oven) ที่ควบคุมอุณหภูมิได้ข้อเสียของการอบแร่ก็คือเปลืองพลังงานไฟฟ้าไปส่วนหนึ่ง

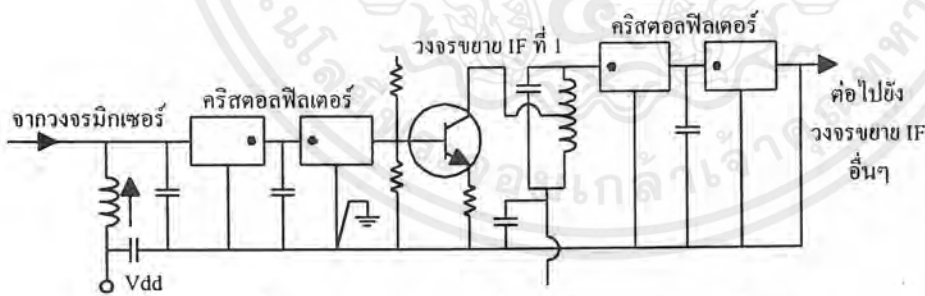
คริสตอลอสซิลเลเตอร์อีกแบบหนึ่งซึ่งใช้วิธีอิเล็กทรอนิกส์ เพื่อช่วยชดเชยความถี่มิให้ไหลเลื่อน ออสซิลเลเตอร์ที่ใช้วิธีชดเชยอุณหภูมิแบบนี้เรียกว่า TCXO(Temperature compensated Crystal Oscillator) การเปลี่ยนแปลงความถี่ต่ออุณหภูมิของแร่ไม่เป็นลิเนียร์แต่เป็นรูปตัว S ดังในรูปที่ 3.21 ฉะนั้นวิธีชดเชยอุณหภูมิจึงต้องเป็น แบบนอนลิเนียร์ด้วย

คุณสมบัติที่สำคัญอีกอย่างหนึ่งของคริสตอลอสซิลเลเตอร์ก็คือ สัญญาณต้องมีความบริสุทธิ์(ทางความถี่) มิฉะนั้นเมื่อป้อนให้กับมิกเซอร์จะทำให้มีผลตอบสปีวเรียส (spurious response) วิธีแก้ที่นิยมใช้ก็คือ ใช้การซัดและฟิลเตอร์กรองความถี่ฮาร์โมนิกที่ไม่ต้องการออกไปเสียก่อน นอกจากนี้คุณสมบัติของนอยส์ของโกลดอลอสซิลเลเตอร์ ก็มีผลต่อ ซีเลกติวิตีการเลือกรับสัญญาณและขจัดสัญญาณอินเจกชันมีนอยส์ปนอยู่ พลังงานอินพุตจะถูกมอดูเลตด้วยนอยส์เมื่อป้อนไปยังวงจรขยายสัญญาณนอยส์ก็จะผ่านฟิลเตอร์ IF ได้ ซีเลกติวิตีจึงเลวลงด้วยเหตุนี้สัญญาณช่องข้างเคียงอาจมีนอยส์ล้นแทรกเข้าไปในช่องความถี่ใช้งานได้



รูปที่ 3.21 การเปลี่ยนแปลงความถี่ของฟิลเตอร์ต่ออุณหภูมิ

วงจรขยาย IF เอาท์พุทที่ได้จากมิกเซอร์จะป้อนเข้าสู่คริสตอลฟิลเตอร์ทันทีดังรูปที่ 3.22 ซึ่งใช้ฟิลเตอร์ 2 ชั้น 2 ตัวแมตซ์กันคู่หนึ่งต่อกับอินพุทของวงจร IF และอีกคู่หนึ่งต่อที่เอาท์พุทของวงจร IF ในกรณีของซิงเกิลคอนเวอร์ชันจะมีวงจรคริสตอลฟิลเตอร์และวงจร IF ต่อถัดมาจากมิกเซอร์ แต่ถ้าเป็นกรณีของดับเบิลคอนเวอร์ชันจากมิกเซอร์ที่หนึ่งจะเป็นคริสตอลฟิลเตอร์ผ่านวงจร IF ตามลำดับในระบบซูเปอร์เฮตเทอโรดายนี้อัตราขยายส่วนใหญ่มักจะมาจากภาค IF ในเครื่องรับยุคแรกๆเรามักใช้หลอดหรือทรานซิสเตอร์ซึ่งมีมือแปลงคัมเบิลระหว่างสเตจแต่ในยุคหลังนี้ ภาค IF จะมีค่าที่เราจึงนิยมใช้ไอซีเพียงตัวเดียวทำหน้าที่เป็น IF และดีมอดสำเร็จในตัว

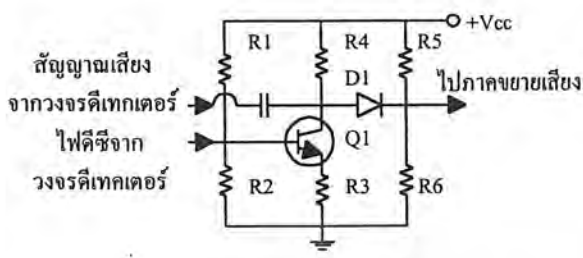


รูปที่ 3.22 วงจรขยาย IF ซึ่งใช้คริสตอลฟิลเตอร์คู่

มิกซ์หรือสแควลซ์ ในเครื่องรับที่มีความไวสูงสัญญาณอินพุทที่สายอากาศจะถูกขยายให้แรงมากขึ้นเพื่อป้อนให้วงจรดีเทคเตอร์ ในขณะที่ไม่มีสัญญาณ ไฟ AGC จะทำให้เครื่องรับมีอัตราขยายเต็มที่ เครื่องรับจึงขยายแต่น้อยส้ออกมา การกำจัดเสียงรบกวนนี้เราใช้ วงจรสแควลซ์หรือมิกซ์ วงจรตัดเสียงรบกวนมีหลายชนิด ในรูปที่ 3.23 เราใช้แรงดัน DC มาปิดเปิดวงจรขยายเสียงแรงดัน DC ดังกล่าวจะมีค่าเป็นสัดส่วนผกผันกับความแรงของสัญญาณป้อนแอมป์ทรานซิสเตอร์ Q1 เมื่อสัญญาณแรง แรงดัน DC จะทำให้ Q1 OFF แรงดันคอลเลกเตอร์สูงขึ้นไดโอด D1 นำกระแส สัญญาณเสียงจะผ่านไปวงจรขยายเสียงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าหากพาหะเป็นศูนย์ Q1 จะ ON ทำให้ไดโอดD1หยุดนำกระแสเปรียบเสมือนเปิดวงจรนอยส์จึงถูกสกัดกันไม่ให้ไปขยาย

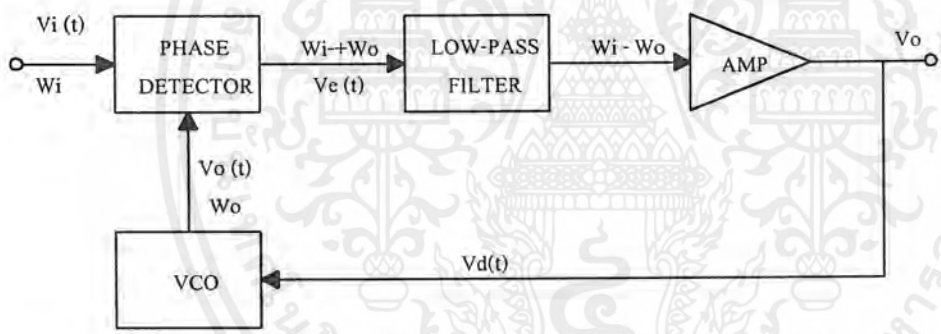


รูปที่ 3.23 วงจรสแตนด์บายแบบใช้พาหะบังคับ

3.8 F.M. SUBCARRIER DEMODULATOR

ในที่นี้ได้ใช้ PHASE LOCK LOOP เบอร์ 565 เป็นตัว DEMODULATOR เพื่อ DETECT เฮอ SUCARRIRE ออกไปจากสัญญาณร่างกาย

หลักการทํางานของ PLL

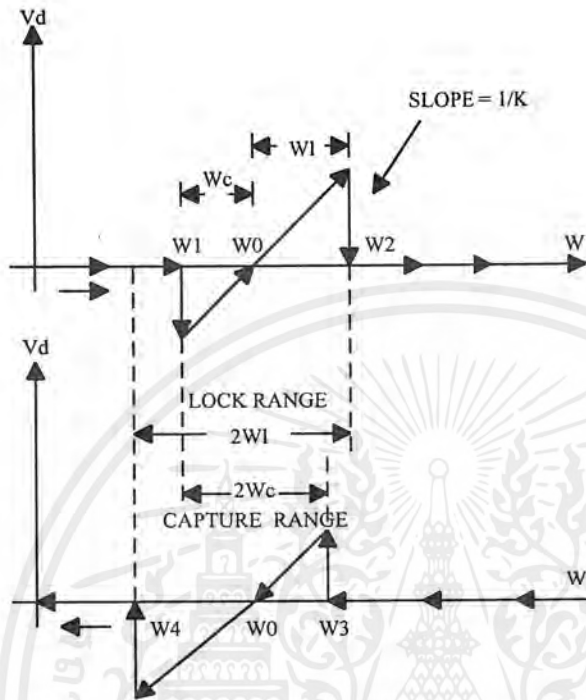


รูปที่ 3.24 แผนผังการทํางานของ PLL

จากรูป 3.24 เป็นวงจรป้อนกลับ โดยมี VCO เป็นตัวสร้าง CENTER FREQUENCY ( $W_0$ ) เพื่อไป Lock กับสัญญาณเข้า ขณะไม่มีสัญญาณเข้า ERROR VOLTAGE ( $V_d$ ) จะเป็นศูนย์ ส่วน VCO จะสร้างที่  $W_0$  ขึ้นมา สามารถกำหนดได้ตามความต้องการ เมื่อป้อนสัญญาณเข้าที่มีขนาด  $V_i(t)$  และ  $W_i$  เข้าไปในระบบ ตัว PHASE DETECTOR (PD) จะทำการเปรียบเทียบทั้ง PHASE ( $\theta$ ) และความถี่ของสัญญาณเข้ากับของ VCO และจะให้ ERROR VOLTAGE  $V_e(t)$  ออกมาจาก PD ซึ่ง  $V_e(t)$  นี้จะเป็นสัญญาณของผลรวมและผลต่างของความถี่ทั้งสอง คือ  $W_i \pm W_0$  ผ่านเข้า LOWPASS FILTER (LF) โดยความถี่  $W_i - W_0$  ที่ต่ำกว่าจะผ่าน LF ไปได้ สัญญาณนี้จะเข้าภาคขยาย (A) เพื่อขยายออกมาเป็น  $V_d(t)$  และป้อนเข้า VCO  $V_d(t)$  นี้จะเป็นตัวบังคับให้ VCO เปลี่ยนความถี่  $W_0$  ให้เข้าใกล้  $W_i$  ทั้งนี้ก็เพื่อให้  $W_i - W_0$  เข้าใกล้ศูนย์ และเมื่อ  $W_i = W_0$  แล้วความถี่ของ VCO จะ LOCK เข้ากับความถี่ของสัญญาณเข้า ซึ่งจะทำให้ PLL อยู่ในสภาพ IN LOCK ถึงแม้ว่า  $W_i$  จะเท่ากับ  $W_0$  ก็ตาม แต่ PHASE( $\theta$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยังคงต่างกันอยู่ ทั้งนี้ก็เพื่อให้มี ERROR VOLTAGE ไว้คอยปรับ CENTER FREQUENCY ให้เท่ากับ ความถี่ที่เข้ามาเมื่อสัญญาณเปลี่ยนแปลงเพียงเล็กน้อย ดังนั้นวงจรยังคงอยู่ในสภาพ IN LOCK ตามเดิม



รูปที่ 3.25 การเปลี่ยนแปลง ERROR VOLTAGE กับการเพิ่มและลดของความถี่สัญญาณเข้า

จากรูป 3.25 เมื่อความถี่ที่เข้ามายังไม่ถูก LOCK  $V_d$  จะยังคงเป็นศูนย์ เพราะผลต่างของความถี่ INPUT กับ VCO ยังคงสูงอยู่ จึงไม่สามารถผ่าน LOW PASS FILTER ไปได้ ดังนั้น VCO ก็จะยังคงสร้างความถี่  $W_0$  คงเดิมได้ เมื่อความถี่ที่เข้ามาเพิ่มขึ้นจนถึง  $W_1$  ทำให้ผลต่างของ  $W_1$  และ  $W_0$  ลดลง สัญญาณจึงผ่าน LF ไปได้ ทำให้เกิด ERROR VOLTAGE ขึ้น และป้อนกลับแบบบวกเข้าไปยังกับ VCO ให้ปรับความถี่ใหม่จนใกล้ความถี่ที่เข้ามา และ LOCK INPUT FREQUENCY ไว้ได้ เมื่อความถี่ที่เข้ามาเพิ่มขึ้นถึง  $W_2$  จะหลุดจากการ LOCK เพราะ ERROR VOLTAGE = 0 เนื่องจากผลต่างของ  $W_2$  กับ  $W_0$  สูงเกินไปจนสัญญาณไม่สามารถผ่าน LF ไปได้ และในทางกลับกัน เมื่อความถี่ที่เข้ามาลดความถี่มาจนถึง  $W_3$  PLL ก็จะเริ่ม LOCK อีกครั้งต่อมาเมื่อลดความถี่จนถึง  $W_4$  ก็จะทำให้ PLL หลุดจาก LOCK ทันที

### 3.9 การแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัล (Analog to Digital Converter)

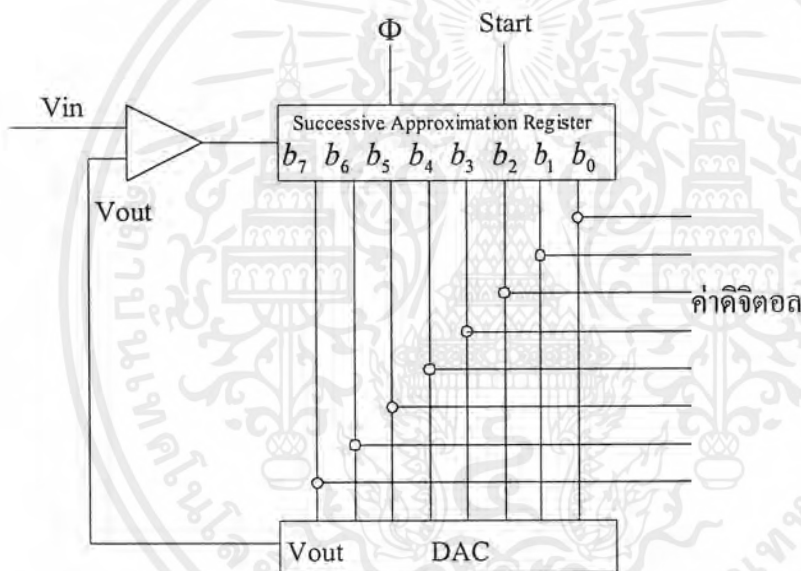
ระดับสัญญาณภายในวงจรดิจิทัลมีสองระดับคือ ระดับแรงดันไฟฟ้าสูงและระดับแรงดันไฟฟ้าต่ำซึ่งแทนด้วยสถานะลอจิก "1" และ "0" ส่วนสัญญาณอะนาลอกเป็นสัญญาณที่มีค่าอย่างต่อเนื่อง ในการแปลงสัญญาณอะนาลอกที่ได้ให้เป็นสัญญาณดิจิทัล ไม่จำเป็นที่ค่าของข้อมูลดิจิทัลและระดับของสัญญาณอะนาลอกต้องมีค่าตรงกัน เพียงแต่ค่าของสัญญาณอะนาลอกเป็นดิจิทัลแต่ละค่ามีจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กันเท่านั้น คือในวงจรแปลงสัญญาณแต่ละวงจรจะให้สัญญาณดิจิทัลออกมาค่าหนึ่งสำหรับสัญญาณอะนาลอกค่าหนึ่ง แต่การแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัล ไม่สามารถที่จะแปลงทุกๆค่าของสัญญาณอะนาลอกให้เป็นสัญญาณดิจิทัลที่แตกต่างกันได้ เพราะมีขีดจำกัดที่จำนวนบิตในสัญญาณดิจิทัล เช่น สัญญาณอะนาลอกมีค่า 0 ถึง 10 โวลต์ ถ้าจะแปลงให้เป็นสัญญาณดิจิทัลขนาด 8 บิต ก็สามารถแปลงได้เพียง  $2^8 = 256$  ค่า เท่านั้น ดังนั้นสัญญาณอะนาลอกจะถูกแบ่งออกเป็นช่วงๆแล้วให้แต่ละช่วงมีสัญญาณอะนาลอกมีค่าเป็นดิจิทัลค่าหนึ่ง ซึ่งเรียกว่าวิธีการควอนไทซ์(Quantization)

วิธีการแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัลแบบการประมาณสืบเนื่อง(Successive Approximation)

วงจรแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัล ที่ใช้ในโครงงานนี้ใช้วิธีประมาณสืบเนื่อง มีวิธีการแปรผันคงที่จึงนำมาใช้งานกันมาก แผนภาพการทำงานของวงจรมีดังรูป



รูปที่ 3.26 แผนภาพวงจรแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทัลแบบวิธีประมาณสืบเนื่อง

การทำงานของวงจรในรูป เริ่มต้นโดยการป้อนสัญญาณ Start ให้กับวงจร Successive Approximation Register (SAR) ซึ่งมีสัญญาณออก 8 บิต คือบิต  $b_0 - b_7$  โดยบิต  $b_7$  เป็นบิตที่มีนัยสำคัญสูงสุด จะถูกรีเซทให้มีสัญญาณขาออกเป็น  $10000000_2$  สัญญาณออกทั้ง 8 บิตถูกต่อเข้ากับวงจรแปลงข้อมูลดิจิทัลเป็นสัญญาณอะนาลอก เพื่อแปลงข้อมูลจาก SAR ให้เป็นแรงดันไฟฟ้าอะนาลอกออกทางขา  $V_{out}$  เมื่อป้อนข้อมูล  $10000000_2$  ไปยัง DAC จะให้สัญญาณ  $V_{out}$  ออกมาเป็นครึ่งหนึ่งของแรงดันไฟฟ้าเต็มพิกัด แรงดันไฟฟ้านี้จะถูกส่งไปยังวงจรเปรียบเทียบกับแรงดันไฟฟ้า  $V_{in}$  ที่ต้องการแปลงค่าเป็นดิจิทัลถ้า  $V_{in}$  มีค่ามากกว่า  $V_{out}$  ก็จะคงค่า  $b_7$  ให้เป็น 1 แต่ถ้า  $V_{in}$  มีค่าน้อยกว่า  $V_{out}$  จะรีเซท  $b_7$  ให้เป็น 0 และในบิตถัดไปก็จะเปรียบเทียบอย่างนี้ไปเรื่อยๆไปจนกระทั่งครบ 8 บิต จะได้ค่าที่ออกมาจากค่า SAR เป็นค่าดิจิทัลที่เสมือนกับค่าของสัญญาณอะนาลอก  $V_{in}$  ที่ป้อนเข้ามา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาในการแปลงค่าในวงจร ADC แบบวิธีการประมาณสี่บิตเนื่องจากขึ้นอยู่กับจำนวนบิตของค่าดิจิทัลที่ต้องการ แต่ไม่ขึ้นกับแรงดันไฟฟ้าที่ต้องการแปลงตั้งในตัวอย่างค่าดิจิทัลที่ต้องการมี 8 บิต ก็ต้องใช้เวลา 8 ไซเคิลของสัญญาณ  $\phi$  ดังนั้นถ้าวงจรยังทำงานกับสัญญาณ  $\phi$  ที่มีความถี่สูงมากเท่าไรเวลาที่ใช้ในการแปลงค่าก็จะยิ่งน้อยลงแต่จำนวนไซเคิลก็ยังคงเท่าเดิม

สายสัญญาณต่างๆของ Slot ISA ในเครื่องคอมพิวเตอร์



รูป 3.27 บัสดของระบบจาก Slot ของคอมพิวเตอร์

รายละเอียดและการทำงานของขาต่าง ๆ

A0 – A19 (ขา A31-A12)

สัญญาณแอดเดรสของหน่วยความจำและอุปกรณ์อินพุต เอาต์พุตภายในระบบแอดเดรสทั้ง 20 เส้น โดยมี A0 เป็นบิตที่มีนัยสำคัญต่ำสุดและ A19 เป็นบิตที่มีนัยสำคัญสูงสุดสายสัญญาณเหล่านี้ขั้วตรงมาจากไมโครโปรเซสเซอร์ หรือการทำ ดีเอ็มเอคอนโทรลเลอร์โดยผ่านการตีมัลติเพล็กซ์เรียบร้อยแล้ว

D0 – D7 (ขา A9-A2)

เป็นสายสัญญาณข้อมูล 8 บิต แบบสองทิศทาง D0 เป็นบิตที่มีนัยสำคัญต่ำสุดและ D7 เป็นบิตที่มีนัยสำคัญสูงสุด ในขณะที่ไมโครโปรเซสเซอร์กำลังทำการวนรอบการเขียนข้อมูลลงในบัสด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครโปรเซสเซอร์ จะวางข้อมูลลงบนบัสข้อมูลก่อนขอขาขึ้นของสัญญาณเขียนอินพุต เอาต์พุต หรือสัญญาณเขียนหน่วยความจำซึ่งจะใช้สัญญาณนาฬิกาที่ใช้เก็บข้อมูลไปยังเอาต์พุตพอร์ท หรือหน่วยความจำ ในขณะที่ไมโครโปรเซสเซอร์ กระทำวงรอบการอ่านข้อมูลข้อมูลจากอินพุตพอร์ท หรือหน่วยความจำลงในบัสก่อนของขาลงขึ้น ของสัญญาณอ่านอินพุตเอาต์พุต หรืออ่านจากหน่วยความจำ ซึ่งจะค้างค่าข้อมูลเข้าสู่ไมโครโปรเซสเซอร์

### MEMR, MEMW

เป็นสัญญาณที่ทำงานสถานะ “0” ใช้สำหรับควบคุมการอ่านและการเขียน สัญญาณเหล่านี้สร้างมาจากไมโครโปรเซสเซอร์ หรือ ดีเอ็มเอคอนโทรลเลอร์

### ALE (Address Latch Enable)

ในระบบบัสของ PC จะแสดงจุดเริ่มต้นของวงรอบบัส (bus cycle)

### I/O CHCK

เป็นสัญญาณอินพุต ใช้ตรวจสอบความผิดพลาดของการตรวจสอบ พาริตี (parity error) ของหน่วยความจำที่อยู่บนอุปกรณ์อินพุต เอาต์พุต

### I/O CHRDY

เป็นสัญญาณอินพุต หากสัญญาณนี้เป็นสถานะ “0” จะทำให้หน่วยความจำหรืออุปกรณ์อินพุตนั้น ชั่วเวลาของบัสไซเคิลออกไปอีก กรณีที่อุปกรณ์อินพุตหรือหน่วยความจำทำงานช้ากว่าซีพียู ซึ่งจะทำให้เกิดสถานะรอ (Wait state) แต่ถ้าเป็นสถานะ “1” แสดงว่าอุปกรณ์อินพุตหรือหน่วยความจำพร้อมจะติดต่อกับซีพียู

### TOR

เป็นสัญญาณการอ่านข้อมูลจากอุปกรณ์อินพุต/เอาต์พุต โดยไมโครโปรเซสเซอร์หรือ ดีเอ็มเอคอนโทรลเลอร์ จะทำงานสถานะ “0”

### IOW

เป็นสัญญาณการเขียนข้อมูลจากอุปกรณ์อินพุต/เอาต์พุต โดยไมโครโปรเซสเซอร์หรือ ดีเอ็มเอคอนโทรลเลอร์จะทำงานสถานะ “0”

### AEN (Address Enable)

สัญญาณ AEN นี้จะเป็นตัวบอกอุปกรณ์อินพุต/เอาต์พุตและหน่วยความจำทราบว่าเกิดบัสไซเคิลที่เกิดขึ้นนี้เป็นบัสไซเคิลของกระบวนการดีเอ็มเอไม่ใช่ของซีพียู เมื่อดีเอ็มเอคอนโทรลเลอร์เริ่มทำงานจะควบคุมแอดเดรส คาต้าบัส และผลิตสัญญาณที่จำเป็นในการทำกระบวนการดีเอ็มเอขึ้นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## REFREST

เป็นสัญญาณที่ใช้บังคับในการรีเฟรชหน่วยความจำ

OSC (Oscillator), CLK (Clock)

เป็นขาส่งสัญญาณ โดยออสซิลเลเตอร์ จะมีความถี่สูงสุดคือ 14.31818 MHz และ 50% ดิวตี้ไซเคิล ส่วนสัญญาณนาฬิกา (ภา) จะมีความถี่ 1 ใน 3 ของออสซิลเลเตอร์ คือ 4.77 MHz และมี 33% ดิวตี้ไซเคิล ซึ่งเป็นสัญญาณนาฬิกาของไมโครโปรเซสเซอร์

## IRQ2 – IRQ7

อุปกรณ์อินพุต/เอาต์พุต จะใช้สายสัญญาณนี้ เพื่อทำการสร้างสัญญาณรบกวนไปยังไมโครโปรเซสเซอร์ IRQ จะเปลี่ยนสถานะจาก “0” เป็น “1” เมื่อมีการขออินเตอร์รัพท์ และจะยังคงสถานะ “1” ไว้จนกระทั่งได้รับคำตอบจาก CPU การตอบรับจะต้องกระทำโดยอาศัยบิตใดบิตหนึ่งของ I/O พอร์ต เป็นตัวแสดงสถานะแทน ผ่านคำสั่ง OUT ออกมาภายนอก

RESET DRV (Reset drive)

สัญญาณนี้ใช้สำหรับทำการรีเซ็ต หรือกำหนดสถานะเริ่มต้นให้กับระบบ

DRQ1 – DRQ3 (DMA Reques)

สัญญาณนี้เป็นสัญญาณอินพุตที่สอดคล้องกับการร้องขอทำ ดีเอ็มเอ แต่ละช่องสัญญาณการร้องขอ ดีเอ็มเอ DRQ จะต้องค้างสถานะ “1” ไว้จนกระทั่งสัญญาณ DRCK ซึ่งเป็นการตอบรับดีเอ็มเอ เป็นสถานะ “0”

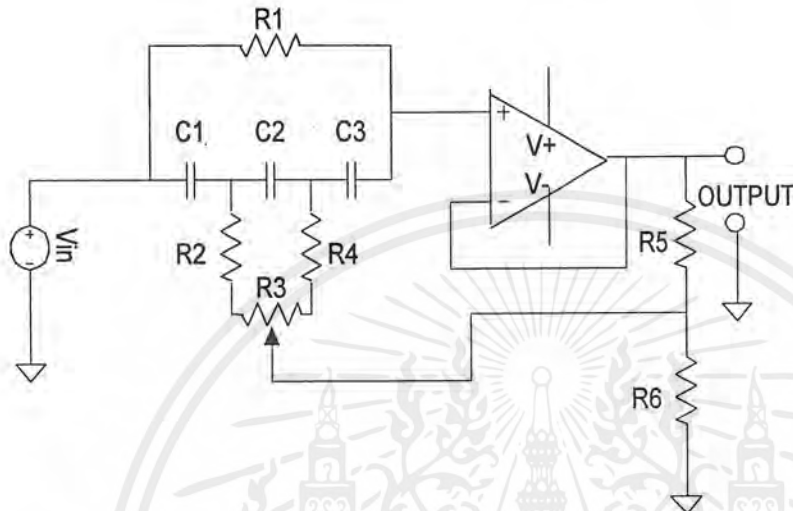
T/C (Terminal count)

สัญญาณนี้จะใช้ในการบอกให้ทราบว่า การรับส่งข้อมูลของกระบวนการ ดีเอ็มเอ ได้หมดลงแล้ว

## บทที่ 4

### การออกแบบ

#### 4.1 การออกแบบวงจรแอกทีฟแบนด์พาสฟิลเตอร์แบบบริดจ์ดิฟเฟอเรนเชียลเฟอเรนทิเอเตอร์



รูปที่ 4.1 วงจรแอกทีฟแบนด์พาสฟิลเตอร์แบบบริดจ์ดิฟเฟอเรนทิเอเตอร์

เราสามารถออกแบบได้ตามขั้นตอนต่อไปนี้  
ความถี่ศูนย์กลาง( $F_c$ )หาได้จาก

$$F_c = 1 / 2\pi c \sqrt{3R_a R_b}$$

$$C_1 = C_2 = C_3 = C$$

$$R_1 = 6(R_2 + R_4 + R_3)$$

เมื่อ

$$R_a = R_2 + R_3a$$

$$R_b = R_4 + R_3b$$

โดยที่

$$R_3 = R_3a + R_3b$$

ต้องการความถี่ศูนย์กลาง 50 เฮิรตซ์(Hz)จึงปรับค่าความถี่ศูนย์กลางอยู่ในช่วงประมาณ 45 เฮิรตซ์ถึง 95 เฮิรตซ์ ดังนั้นกำหนดให้ค่าความจุ (C) เท่ากับ 0.047 ไมโครฟารัดตลอดจนกำหนดให้ค่าความต้านทาน  $R_2$  เท่ากับ 4.7 กิโลโอห์ม และ  $R_4$  เท่ากับ 75 กิโลโอห์มเนื่องจาก  $R_3$  เป็นความต้านทานปรับค่าได้จึงให้  $R_3$  เท่ากับ 20 กิโลโอห์ม

ดังนั้นจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R1=6(4700+75000+20000) \\ =598200 \quad \text{โอห์ม}$$

และ

$$R5=68 \quad \text{โอห์ม} \\ R4=2200 \quad \text{โอห์ม}$$

ดังนั้นเมื่อแทนค่าลงในสมการจะได้ความถี่ศูนย์กลางที่ตั้งไว้อยู่ในช่วงต่อไปนี้

เมื่อปรับค่า R3 ไปซ้ายสุดจะได้ R3a=0 โอห์ม และ R3b=20 กิโลโอห์ม ซึ่งจะได้ความถี่ศูนย์กลางสูงสุดดังนี้

$$Ra=4700+0=4700 \quad \text{โอห์ม} \\ Rb=75000+20000=95000 \quad \text{โอห์ม}$$

ดังนั้นจะได้ความถี่ศูนย์กลางสูงสุดคือ

$$Fc=1/2\pi * 0.000000047\sqrt{3 * 4700 * 95000} =92.52 \quad \text{Hz}$$

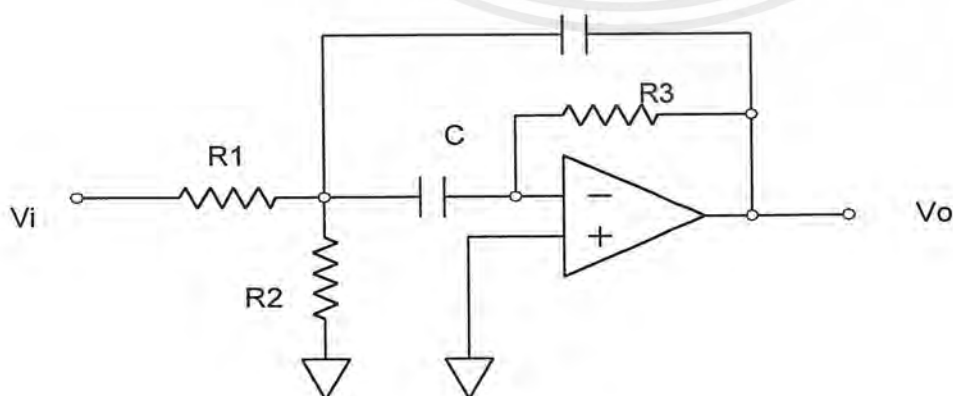
เมื่อปรับค่า R3 ไปขวาสุดจะได้ R3a=20 โอห์ม และ R3b=0 โอห์ม ซึ่งจะได้ค่าความถี่ศูนย์กลางต่ำสุดดังนี้

$$Ra=4700+20000=24700 \quad \text{โอห์ม} \\ Rb=75000+0=75000 \quad \text{โอห์ม}$$

ดังนั้นเราจะได้ความถี่ศูนย์กลางต่ำสุดคือ

$$Fc=1/2\pi * 0.000000047\sqrt{3 * 24700 * 75000} =45.42 \quad \text{Hz}$$

4.2 การคำนวณวงจรใช้งาน Band Pass Filter สิ่งที่เราต้องกำหนดค่าในการออกแบบคือ ความถี่ศูนย์กลาง( $F_o$ ), QUALITY FACTOR (Q), GAIN (G) และค่า C



รูปที่ 4.2 วงจร Band Pass Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R1 = Q / 2\pi F_0 G C, R3 = 2R1G, R2 = Q / 2\pi F_0 C (2Q^2 - G)$$

เนื่องจากค่า Q ของวงจรต้องสูงพอสมควร ดังนั้นในวงจรได้เลือกค่า  $Q=10$  และ  $G=0.5$  ส่วนค่าของ C ได้กำหนดไว้ที่ 0.1 ไมโครฟารัด

$$F_0 = 1.1 \text{ KHz}$$

$$R1 = 10 / 2\pi * 1.1 * 10^3 * 0.5 * 0.1 * 10^{-6}$$

$$= 28.94 \text{ กิโลโอห์ม}$$

เลือกใช้  $R1=33$  กิโลโอห์ม

$$R3 = 2 * 33 * 0.5 = 33 \text{ กิโลโอห์ม}$$

$$R2 = 10 / 2\pi * 1.1 * 10^3 * 0.1 * 10^{-6} (2 * 10^2 - 1)$$

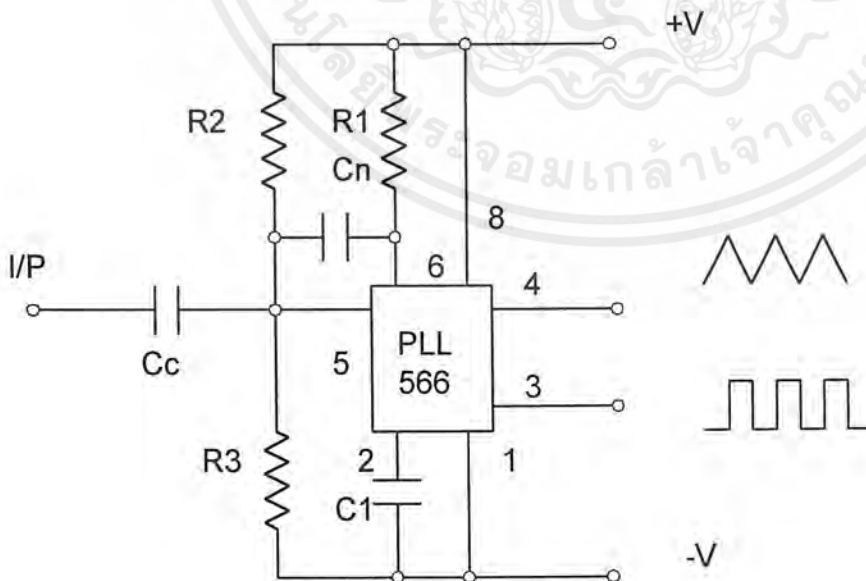
$$= 72.707 \text{ โอห์ม}$$

เลือกใช้ค่า  $R2=80$  โอห์ม

#### 4.3 SUBCARRIER FM MODULATOR

สำหรับวงจรที่ใช้นั้น เราสามารถใช้ VCO ใน IC จำพวก PLL ทำหน้าที่เป็น FM Modulator ได้โดยอาศัยคุณสมบัติของ VCO ซึ่งเป็นวงจรออสซิลเลเตอร์ให้สัญญาณเอาต์พุตที่มีความถี่เป็นสัดส่วนโดยตรงกับแรงดันอินพุตเมื่อเราให้สัญญาณที่มีแอมพลิจูดเปลี่ยนแปลงตามเวลา สัญญาณเอาต์พุตจะมีความถี่เปลี่ยนแปลงตามขนาดของสัญญาณ ซึ่งผลที่ได้จะเป็น FM Modulator

จากการทดลองใช้ VCO ของ PLL 4046 กับ PLL 566 ทำเป็น FM Modulator พบว่า PLL 566 ให้ความเป็นเชิงเส้นที่ดีกว่า PLL 4046 จึงเลือก PLL 566 โดยแสดงวงจรใช้งานดังรูป



รูปที่ 4.3 FM Modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา 5 ของ PLL 566 จะถูก Bias จากวงจรภายนอกด้วยค่าแรงดัน  $V_c$  ที่อยู่ในช่วง  $3/4V_{cc} \leq V_c \leq V_{cc}$  เมื่อ  $V_{cc}$  คือค่า Total Supply Voltage

ซึ่งในที่นี้  $V_{cc} = (V^+ - V^-)$

จากวงจรจะเห็นได้ว่าค่าของ  $V_c$  ถูกกำหนดขึ้นจาก Voltage Divider ของ R2 และ R3 ส่วน C มีไว้ Coupling สัญญาณ อินพุต เข้ามาและจะกั้นไฟตรงไม่ให้เข้ามารบกวนการทำงานของวงจร ค่าความถี่กลางของวงจร

ค่าความถี่กลางของวงจร สามารถตั้งได้ตามสมการ

$$f_o = 2(V_{cc} - V_c) / R1C1V_{cc}$$

โดยที่ค่าของ R1 ควรมีค่าอยู่ในช่วง  $2k \leq R1 \leq 20k$

ระหว่างขา 5 กับ ขา 6 ควรมี C ขนาดเล็ก(ประมาณ 0.001 ไมโครฟารัด)ต่อไว้เพื่อกำจัดสัญญาณรบกวนที่อาจเกิดขึ้นภายในวงจร

ในการใช้งาน PLL 566 เป็น FM Modulator เลือเกตาที่พุตออกจากขา 4 ซึ่ง VCO จะสร้างสัญญาณของคลื่นพาหะรองเป็นสามเหลี่ยมออกมา ทั้งนี้เนื่องจากสัญญาณสามเหลี่ยมมี Harmonics น้อยกว่าสัญญาณสี่เหลี่ยม ทำให้สามารถเอาสัญญาณฮาร์โมนิกส์ออกได้ง่ายกว่า

เงื่อนไขในการออกแบบ

$$f_o = 2(V_{cc} - V_c) / R1C1V_{cc}$$

โดยค่า Free Running Frequency  $f_o = 1.1\text{KHz}$

Total Voltage  $V_{cc} = 16\text{V}$

Control Voltage  $V_c$  อยู่ระหว่าง  $3/4V_{cc}$  กับ  $V_{cc}$

ให้มีค่า R1 อยู่ระหว่าง 2K ถึง 20K

เลือกใช้ R2=5K, R3=50K

$$\text{จะได้ } V_c = (R2/R3 + R3)V_{cc}$$

$$= (5K/50K + 50K)16 = 14.55\text{V}$$

$$R1C1 = 2(16 - 14.55) / 1.1K(16) = 0.165 \text{ ms}$$

เลือกใช้ค่า C1=47nF

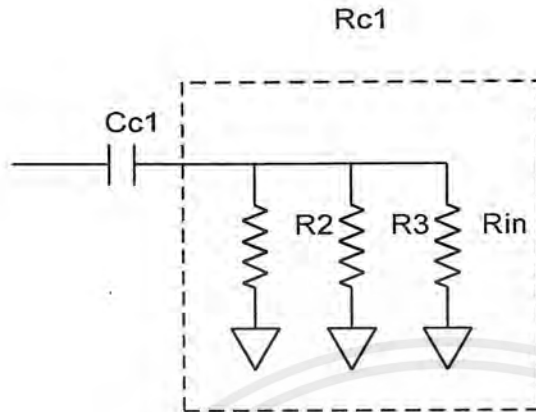
$$R1 = 0.165\text{ms} / C1 = 3.5K$$

นอกจากนี้สัญญาณที่ป้อนเข้าขา Control ของ PLL 566 ต้องผ่าน Coupling Capacitor ซึ่งต่อกันอยู่ในรูปของ High Pass Filter ดังรูป และสัญญาณนั้นเป็นสัญญาณ ECG ซึ่งมีสัญญาณความถี่ต่ำส่งมาด้วย จึงต้องออกแบบให้ความถี่ต่ำๆของสัญญาณ ECG ผ่านไปให้หมด

จาก Data Sheet ของ PLL 566 มีค่า Input Impedance ที่ขา Control (ขา 5)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{in,566}=1M$



รูปที่ 4.4

ให้ความถี่ Cut off ของ HPF ต่ำกว่า 0.1 Hz มากๆ

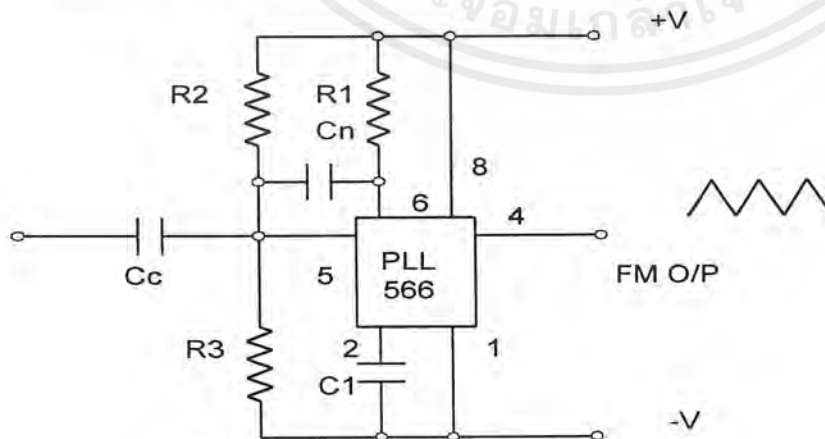
เลือกใช้  $C_{c1} = 1000\mu F$  จะได้

$$f_c = 1/2\pi C_{c1} R_{c1} = 0.035 Hz$$

แต่จากการทดลองจากการออกแบบ ปรากฏว่าความถี่กลางไม่ตรงกับที่คำนวณไว้ จึงต้องมีการปรับแต่ง โดยการแทน R1 ด้วย Variable Resistor แล้วทำการปรับจนได้ความถี่กลางตามที่ต้องการจึงถอด VR ออกแล้วใส่ R คงที่ลงไปแทนจากการทดลอง  $R1=3K$

เหตุผลการทดลองไม่ตรงกับการคำนวณ ก็เนื่องมาจากค่าตัวแปรๆตามที่ทดลองในสมการไม่ตรงกับที่ตั้งไว้ใน การคำนวณ เช่น  $V_{cc}$  ในการคำนวณใช้ 16V แต่ในการทดลองแรงดันไฟเลี้ยงที่ได้จาก Regulator 7808, 7908 ให้ Total Voltage ไม่เท่ากับ 16V ซึ่งทำให้ค่า  $V_c$  ในการทดลองผิดไปจากที่ออกแบบ

วงจรใช้งานดังรูป 4.5 วัดขนาดของสัญญาณเอาท์พุทที่ขา 4 ได้ค่า  $V_{pp}=2V$



รูปที่ 4.5 วงจรใช้งาน FM Modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4 วงจรภาคส่งภาครับที่ใช้ FM ที่ใช้ IC สำเร็จรูป

คำอธิบายการทำงานของวงจร IC ภาคส่ง FM

จากรูป เป็นวงจรภาคส่งที่ใช้ IC เบอร์ MC 2833 โดยในการใช้งานนี้เราจูนความถี่ที่ 50 MHz โดยเริ่มจากการที่สัญญาณ ECG ผ่านเข้าขา 3 เพื่อเป็นอินพุตให้กับวงจร Variable reactance โดยผ่านมาทาง C2 หลังจากนั้นเอาที่พุดของวงจร Variable reactance ซึ่งก็คือค่า reactance ของ L1, Crystal, C5, C6, จะเป็นตัวแปรที่ควบคุมการ Oscillate ของวงจร RF OSC โดยจะ Oscillate ออกมาตามการเปลี่ยนแปลงของสัญญาณ ECG ซึ่งก็คือการ Modulate แบบ FM โดยสัญญาณ RF ที่ได้จาก วงจร RF OSC นั้นจะมี Center frequency ที่ความถี่ 16 MHz ตามการกำหนดค่าของ Crystal 1 และสัญญาณ RF ที่ได้จากวงจร RF OSC จะผ่านวงจร Buffer แล้วออกทางขา 14 ซึ่งจะถูกรวบรวมความถี่ให้เป็น 3 เท่า โดยสัญญาณจากขา 14 จะผ่าน C9 เข้า ขา 13 ซึ่งเป็นอินพุตให้กับทรานซิสเตอร์ Q2 ในตัว IC โดยวงจร Multiply ความถี่ชุดแรกนี้จะประกอบไปด้วย R8, R9, L3, C12 และทรานซิสเตอร์ในตัวไอซี (Q2) และ L3 นั้นจะจูนไว้ที่ความถี่ 50 MHz หลังจากนั้นสัญญาณ RF ซึ่งผ่านวงจร Multiply แล้วจะมี Center frequency ที่ 50 MHz แล้วสัญญาณนี้ก็จะถูก Coupling โดย C14 ส่งไปให้วงจร RF Amp ซึ่งใช้ทรานซิสเตอร์ Q1 เป็น RF Amp สัญญาณ RF เมื่อผ่าน C14 เข้าขา 8 ซึ่งเป็นอินพุตของ Q1 ทำการขยายสัญญาณ RF ให้แรงขึ้นออกขา 9 ของ IC ซึ่งทำการส่งผ่านโดย T2 เป็นกระป๋อง RF ทำการส่งออกไปยัง Antenna

ส่วนคิมอดูเลตสัญญาณที่ได้รับในเครื่องรับ

ส่วนนี้ทำหน้าที่ คิมอดูเลตสัญญาณที่ส่งมาที่ความถี่ 50 MHz ในภาคแรกของการรับสัญญาณจากสายอากาศคือส่วน วงจรกรองสัญญาณ และวงจรจูนและเพิ่มความไวในการรับสัญญาณโดยใช้ FET Q1 การคิมอดูเลตใช้ ไอซี AN6161 โดยไอซีนี้ทำการผสมสัญญาณจากความถี่ย่าน 50MHz ให้เหลือความถี่ 455kHz แล้วทำการดีเทคให้เป็นสัญญาณ Subcarrier การผสมสัญญาณจากความถี่ย่าน 50 MHz ให้เหลือความถี่ 455 kHz นั้นจะใช้คริสตอลที่มีความถี่ 50 MHz เมื่อผ่านการผสมสัญญาณจนเหลือสัญญาณความถี่ 455 kHz แล้วสัญญาณจะถูกนำไปผ่านเซรามิกฟิลเตอร์ 455 kHz สัญญาณที่ได้จะถูกนำไปดีเทคให้ได้สัญญาณ Subcarrier แล้วผ่านวงจรขยายสัญญาณที่มีอยู่ในไอซีสัญญาณ Subcarrier ที่ได้เป็นสัญญาณที่ป้อนให้แก่วงจร PLL ไอซีดังกล่าวทำหน้าที่เกี่ยวกับการดีเทคข้อมูล

#### 4.5 PHASE-LOCKED LOOP DETECTORS

IC Phase-locked loop มีการใช้งานอย่างแพร่หลายในระบบสื่อสาร และโทรคมนาคมใน FM และ FSK ก็ได้มีการนำเอา Phase-locked loop ไปใช้ในภาค detector ด้วย

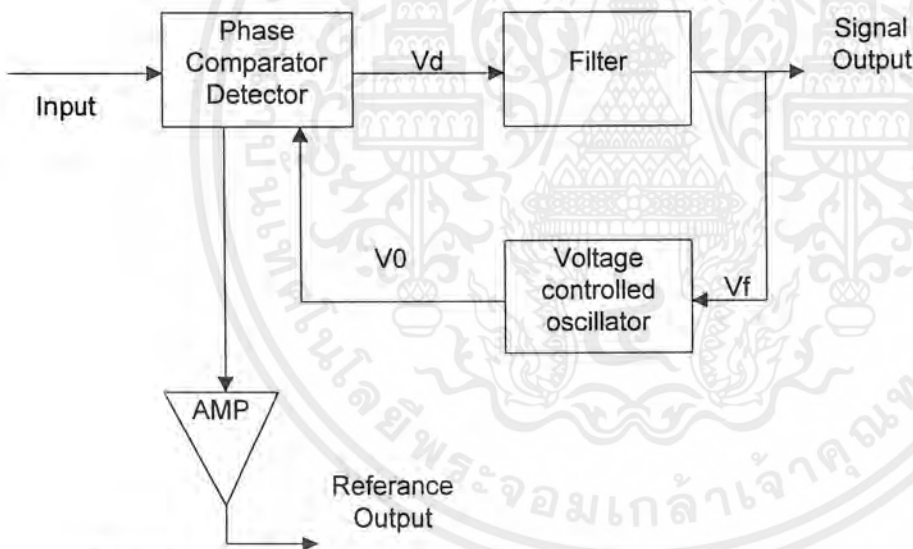
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรร PLL ถูกนำมาใช้กับงานเบื้องต้น 2 ประเภท คือ ใช้ใน Demodulator เมื่อมี phase หรือ frequency modulation และใช้ใน carrier-frequency tracking เมื่อคลื่นพาหะหรือสัญญาณ synchronizing มีการเปลี่ยนแปลงของความถี่ซึ่งเกี่ยวข้องกับเวลา PLL ทำหน้าที่คล้าย narrow-band filter ที่ปรับค่าได้ ซึ่งมี signal-to-noise ratio สูง

วงจรร PLL ประกอบด้วยส่วนสำคัญ 3 ส่วน คือ

- 1) Phase detector
- 2) Filter
- 3) Voltage-controlled oscillator

Phase detector จะรับอินพุตซึ่งมีสัญญาณ incoming carrier และสัญญาณ local locking oscillator ผลต่างระหว่างสัญญาณทั้งสอง เป็น beat signal ซึ่งถูกกรองและเป็นตัวผลิตแรงดันไฟฟ้ากระแสตรง เพื่อใช้ในการเลื่อนความถี่ของ local locking voltage-controlled oscillator (VCO) หลักการทำงานเบื้องต้น แสดงให้เห็นผังโคอะแกรม



Function diagram of a phase-locked loop circuit

สัญญาณอินพุต  $V_{in}$  ถูกเปรียบเทียบกับเอาพุต  $V_{out}$  จาก free-running VCO ผลต่างของแรงดันไฟฟ้า ( $v_d$ ) ถูกสร้างขึ้นโดยผลต่างของเฟส ระหว่างสัญญาณทั้งสอง สัญญาณที่เป็นผลต่างของเฟสจะถูก filter ด้วยวงจรร filter ที่ประกอบด้วย ส่วนประกอบ AC และส่วนประกอบ DC ซึ่งส่วนประกอบ DC ถูกใช้ในการเลื่อนความถี่ของ VCO ให้มีความถี่ใกล้เคียงกับ ความถี่ของสัญญาณ incoming ทำให้เกิดการ lock ขึ้นขณะที่ทำการ lock ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณ incoming แต่เฟสยังต่างกันอยู่และไม่เกิน 90 องศา VCO เป็นตัวป้อนสัญญาณกลับ วง

จริงจึงเป็น closed loop อีกทั้ง local oscillator ถูกควบคุมด้วย phase difference เราจึงเรียกว่า “phase-locked loop”

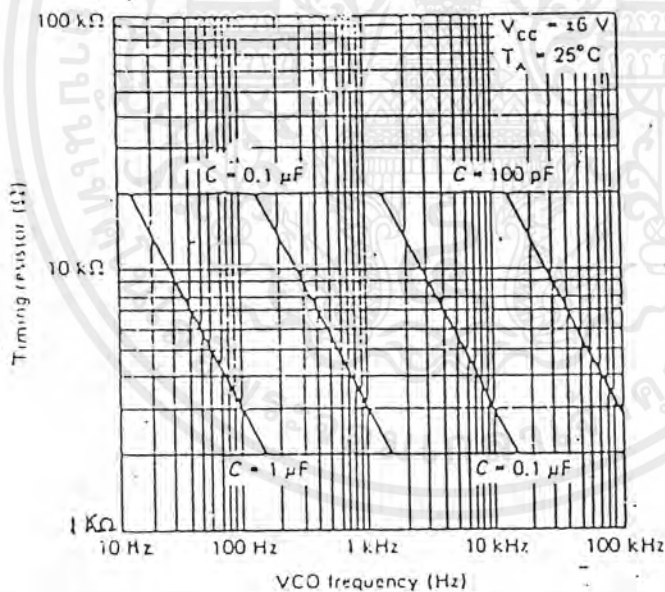
### FREE-RUNNING FREQUENCY

ความถี่ Free-running (square wave) ของ local oscillator ถูกกำหนดขึ้นได้ด้วย timing component ที่นำมาต่อภายนอกเพียง 2 ตัว คือ  $R_0$  (timing resistor ถูกต่อที่ขา 8) และ  $C_0$  (timing capacitor ถูกต่อที่ขา 9) โดย  $C_0$  จะมีค่าคงที่ แต่  $R_0$  จะปรับค่าได้ ค่า tuning range ของออสซิลเลเตอร์จะถูก shift ไปด้วยอัตราส่วน 10 ต่อ 1 ขณะใช้งานต้องใช้ phase ของ VCO กับสัญญาณ incoming ต่างกันไม่เกิน 90 องศา โดยทั่วไปความถี่ใช้งานของ VCO ของ IC มีค่า 500 kHz แต่อย่างไรก็ตาม ภาค VCO ก็ยังสามารถใช้งานได้ดีที่ความถี่สูงกว่า 1 MHz

ความถี่ Free-running ( $f_0$ ) ของ VCO หาได้จาก

$$f_0 = 1/3.7R_0 C_0$$

ค่าของ  $R_0$  และ  $C_0$  ซึ่งใช้สำหรับสร้างความถี่ free-running ของ VCO สามารถเลือกได้จาก chart สัญญาณเอาต์พุตของ VCO ทางขา 4 จะต่อเข้า phase comparator หรือ detector ทางขา 5



รูปที่ 4.6 VCO Frequency curve for values of  $R_0$  and  $C_0$

### LOOP GAIN

Loop gain จะเปลี่ยนแปลงตาม supply voltage  $V_{CC}$  สามารถหาได้จาก oscillator sensitivity  $K_0$  และ phase-detector sensitivity  $K_d$  ค่า Loop gain  $G_L$  ของ LM 565 คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$G_L = K_0 K_d = 33.6 f_0 / V_{CC}$$

ค่า  $G_L$  สามารถคำนวณจาก  $G_L = 2.8 f$  ได้อีกด้วย เมื่อ  $V_{CC} = 12 \text{ V}$  ลูปเกนสามารถลดได้โดยต่อความต้านทานคร่อมระหว่าง (ขา 7) ลูปเกนสามารถออสซิลเลทสัญญาณรบกวนขึ้นมาได้เอง ซึ่งสามารถทำให้ลดลงได้โดยต่อคาปาซิเตอร์ ค่า 0.001 ระหว่างขา 7 กับ ขา 8

#### HOLD IN RANGE

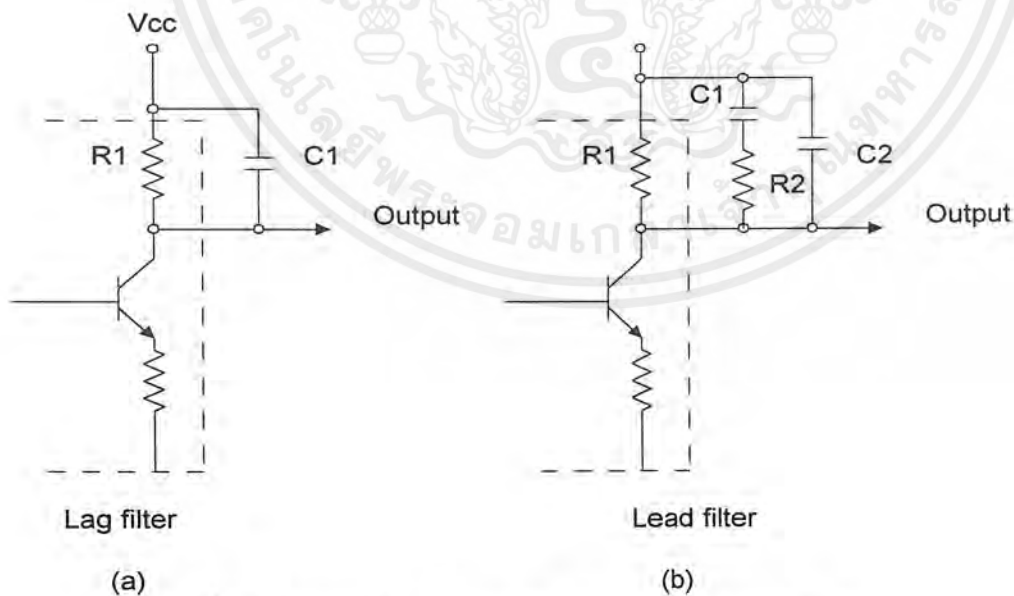
การลือกของออสซิลเลเตอร์ จะถูกหน่วงไว้ด้วยค่า Hold in range ในช่วงเริ่มต้นแล้วหลังจากนั้นความถี่ก็จะถูกลือกไปอย่างต่อเนื่อง ค่า hold in range หาได้จาก

$$F_n = \pm 8 f_0 / V_{CC}$$

#### LOOP FILTER

เอาพุตของ Phase detector ถูกป้อนเข้า RC filter ซึ่งจะต้องตอบสนองต่อการเปลี่ยนแปลงของ step ใน incoming modulated frequency แบนด์วิทท์ของ Filter จะต้องมีความกว้างเพียงพอที่จะตอบสนองต่อ step functions (เหมือนกัน FSK) นอกจากนี้ ก็ต้องมีความแคบพอที่จะจำกัดสัญญาณรบกวน เพื่อเพิ่ม signal-to-noise ratio ลักษณะเด่นประการหนึ่งของวงจร PLL คือ คุณสมบัติในการ track และ demodulate สัญญาณ incoming ที่มี noise ระดับสูง ๆ ปรากฏออกมา The natural bandwidth ที่ตอบสนองต่อ closed-loop หาได้จาก

$$f_n = (1/2\pi) \sqrt{K_0 K_d / R_1 C_1}$$



รูปที่ 4.7 Lag-lead filter circuit for phase-locked loop system

ความต้านทานภายในที่ Collector ของ amplifier's output (ขา 7) คือ  $R_1$  วงจร lag-lead สำหรับกำหนด การตอบสนองของ filter ถูกสร้างขึ้นโดย  $R_1, R_2$  และ  $C_1$  ดังแสดงให้เห็นในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The natural bandwidth คือ ค่า damping (stability) factor ( $\delta$ )

$$\delta = (1/2)\sqrt{1/R_1 C_1 K_0 K_d}$$

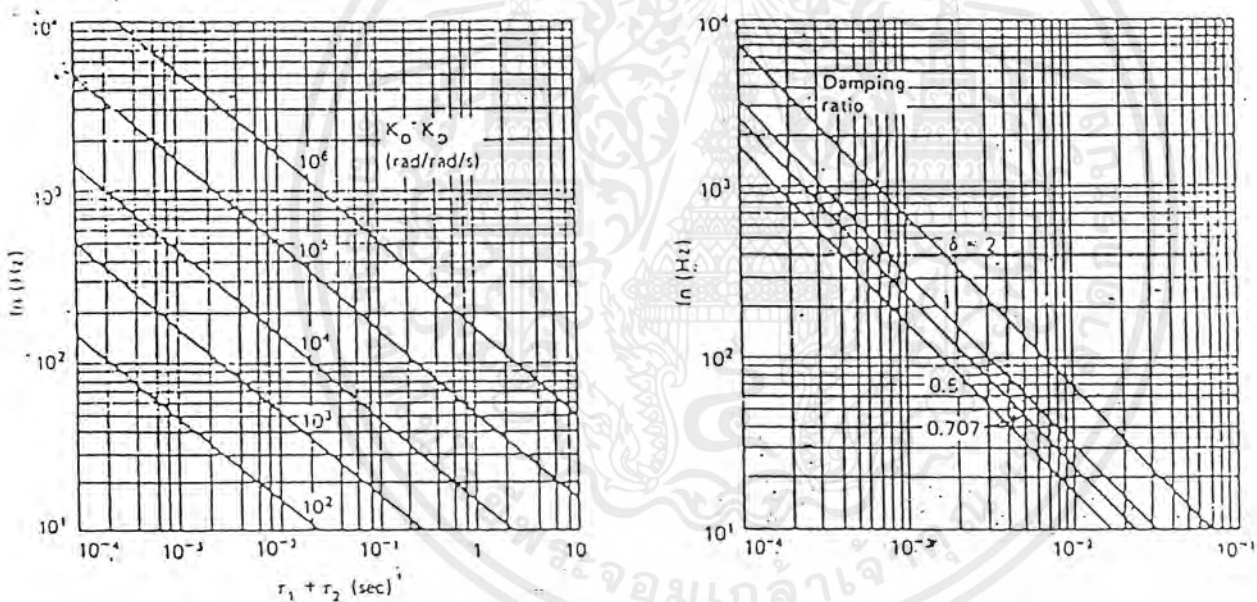
สำหรับการใช้งาน Narrow-bandwidth เมื่อ noise ถูกลดลงไป natural frequency  $f_n$  ของ loop หาได้จาก

$$f_n = (1/2\pi)\sqrt{K_0 K_d / T_1 + T_2} \text{ ค่า}$$

เมื่อ  $T_1 + T_2 = (R_1 + R_2)C_1$  ค่า  $R_2$  ถูกเลือกเพื่อใช้ในการสร้าง Damping factor ให้ได้ตามต้องการ ซึ่งค่า Damping factor จะมีค่าอยู่ระหว่าง 0.5 ถึง 1.0 และสามารถใส่สูตรในการหาโดยประมาณดังนี้

$$\delta = \pi T_2 f_n$$

ค่า Damping factor โดยทั่วไปจะเท่ากับ 0.707 จากสมการที่ และ นำ plot ร่วมกัน ได้ดังรูป



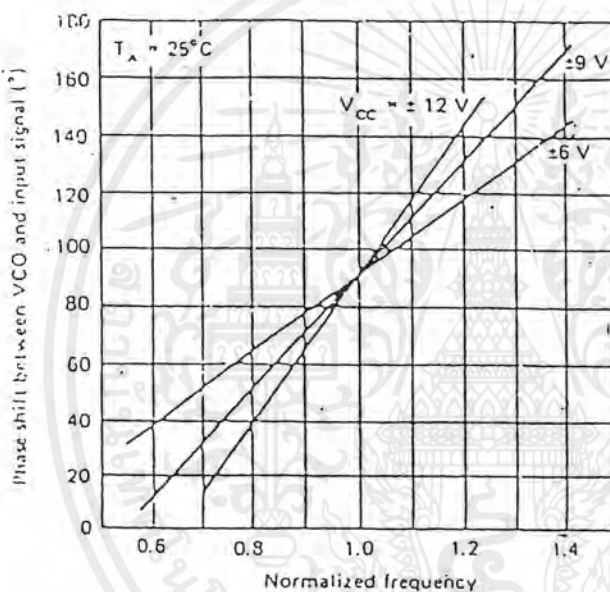
รูปที่ 4.8 Filter time constant and damping time for IC phase-locked loop circuit

คาปาซิเตอร์  $C_2$  ถูกใช้สำหรับกรองสัญญาณ Carrier ออกไป และค่า  $C_2$  ต้องมีค่าน้อยกว่า  $0.1 C_1$

Phase shift ระหว่าง VCO และสัญญาณ incoming สำหรับการเปลี่ยนแปลงความถี่ของการ lock ตามปกติที่ฟังก์ชันของแรงดัน power supply เป็น chart ที่แสดง phaseshift ที่สัมพันธ์กับสัญญาณแรงดัน 2 สัญญาณมีหน่วยเป็นองศา Phase shift ควรจะมีค่าประมาณ 1 เรเดียน (57 องศา) เพราะสัญญาณรบกวน (noise) จะทำให้ phase shift มีค่าเพิ่มขึ้นไปอีก และ phase shift รวมต้องมีค่าไม่เกิน 90 องศา จึงจะจัดว่าเป็นล็อคที่ดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างสัญญาณ Incoming ขนาด 1 kHz ถูก shift ไป 10 percent (100 Hz) Power supply  $V_{CC}$  สำหรับ PLL มีค่า 6V ในกรณีนี้ วงจร PLL มีความถี่สัญญาณอินพุต 90% ของความถี่อินพุตปกติ (the normal input frequency) จากกราฟรูป ที่แกน normalized frequency ตำแหน่ง 0.9 ลากเส้นตั้งฉากไปตัดเส้น  $V_{CC} = 6V$  อ่านค่า phase shift ได้ 180 องศา มากกว่า 1 เรเดียนเล็กน้อย) เป็นผลระหว่าง VCO และสัญญาณอินพุต ค่า maximum phase error  $\theta_m$  เกิดขึ้นเมื่อ modulating input frequency  $W_m$  เท่ากับ natural loop frequency  $W_n$  ตัวอย่างข้างล่างนี้จะเป็นการแสดงให้เห็น วิธีการนำเอาสมการต่าง ๆ มาประยุกต์ใช้งาน



รูปที่ 4.9 Phase shift between vco and incoming frequency

- จงหา
- Phase shift error
  - Loop gain
  - ค่าของ  $C_1$
  - ค่าของ  $R_2$
  - Bandwidth ของ filter
  - Capacitor  $C_0$
  - The holding range  $F_n$

#### วิธีทำ

a) หา Phase shift error  $\theta_\alpha$  จาก chart สำหรับการเปลี่ยนแปลง 20 percent:  $\theta_0 = 80$  องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

b) หา Loop gain จากสมการ

$$\begin{aligned} G_L &= 2.8f_0 \\ &= 2.8 \times 2000 \\ &= 5600 \end{aligned}$$

c) หาค่า  $C_1$  หรือ Time constant ใน chart

$$\begin{aligned} f_n &= (1/2\pi)\sqrt{K_0K_d/T_1+T_2} \\ (2000)^2 &= (0.159)^2 K_0K_d/T_1 + T_2 \\ T_1 + T_2 &= (0.159)^2 * 5600/(2000)^2 \end{aligned}$$

$$\begin{aligned} &= 3.54 * 10^{-6} \text{ S} \\ &= \pi T_2 f_n \text{ เมื่อ } \delta = 0.7 \end{aligned}$$

$$\begin{aligned} T_2 &= \delta / \pi f_n \\ &= 0.7 / 2000\pi \\ &= 1.1 * 10^{-4} \text{ S} \end{aligned}$$

$$\begin{aligned} T_1 &= (0.354 * 10^{-4}) - T_2 \\ &= (0.354 * 10^{-4}) - (1.1 * 10^{-4}) \\ &= 7.46 * 10^{-5} \text{ S} \end{aligned}$$

จาก

$$\begin{aligned} T_1 &= R_1 C_1 \\ C_1 &= T_1 / R_1 = 7.46 * 10^{-5} / 3.6 * 10^3 \\ &= 2.07 * 10^{-8} \\ &= 0.02 \mu F \end{aligned}$$

d) หาค่า  $R_2$  จาก

$$\begin{aligned} T_1 + T_2 &= (R_1 + R_2)C_1 \\ R_2 &= T_1 + T_2 / C_1 - R_1 \\ &= (3.54 * 10^{-5} / 0.02 * 10^{-6}) - (3.6 * 10^3) \\ &= 1.83 k\Omega \end{aligned}$$

e) หา Bandwidth of filter จากสมการ

$$\begin{aligned} f_n &= (1/2\pi)\sqrt{K_0K_d/R_1C_1} \\ &= 0.159(8.82 * 10^3) \\ &= 1402 \text{ Hz} \end{aligned}$$

f) หาค่า Capacitor  $C_0$  จากสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_0 = 1/3.7R_0C_0$$

$$C_0 = 1/3R_0f_0$$

$$= 1/3.7(3.6 \cdot 10^3)(2 \cdot 10^3)$$

$$= 0.0375 \mu F$$

g) หา The holding rang  $F_n$  จากสมการ

$$F_n = \pm 8f_0 / V_{CC}$$

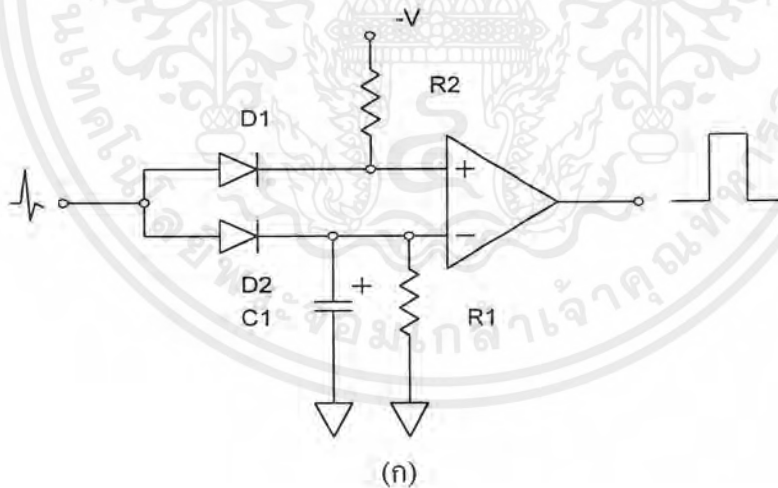
$$= \pm 8 \cdot 2000 / 12$$

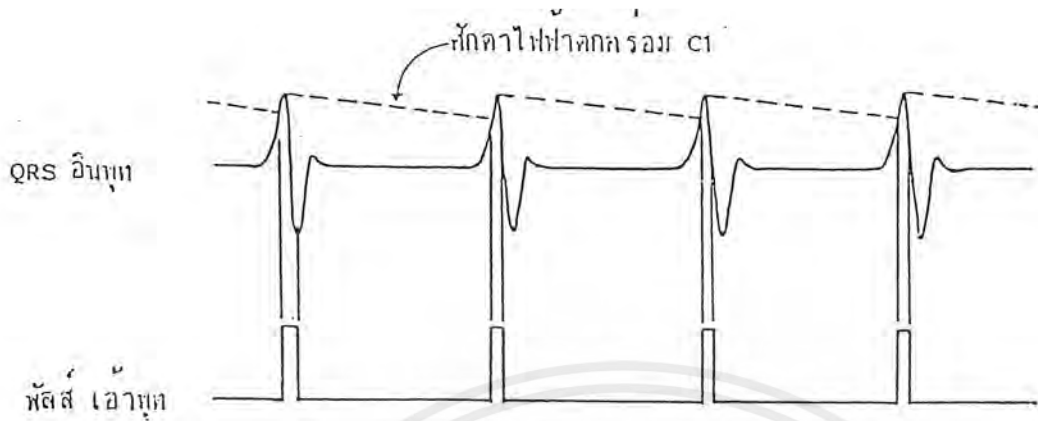
$$= \pm 1333 Hz$$

จากตัวอย่างที่ผ่านมาเป็นแนวทางสำหรับการคำนวณส่วนประกอบของวงจรที่ใช้ LM 565 phase-locked loop IC detector

#### 4.6 วงจรตรวจจับยอดคลื่น(Peak Detector)

เป็นวงจรสร้างพัลส์จากการตรวจจับยอดคลื่น QRS ดังวงจร C1 ทำหน้าที่เก็บศักย์ค่าไฟฟ้าของยอดคลื่น QRS และจะคายประจุไฟฟ้าผ่าน R1 อย่างช้าๆ R2 ทำให้ขาบวก ของ U1 เป็นลบ ในขณะที่ไม่มีคลื่น QRS ป้อนเข้า U1 เป็นวงจรเปรียบเทียบกับสัญญาณ และให้เอาที่พุดออกมาเป็นพัลส์





(ข)

รูปที่ 4.10 (ก) วงจรตรวจจับขยอกคลื่น (ข) แสดงลักษณะของสัญญาณที่จุดต่างๆ

วงจรสร้างเสียงจังหวะการเต้นของหัวใจ (Sound Of Heart beat circuit)

เสียงจังหวะการเต้นของหัวใจจะดังขึ้นทุกครั้งที่มีการเต้นของหัวใจ โดยสัญญาณพัลส์ช่วง QRS ซึ่งได้จากวงจรแยกคลื่น QRS เข้ามา AND กับสัญญาณความถี่เสียง แล้วทำการขยายโดยไอซี LM 386 เพื่อไปขับลำโพง ในกรณีที่ไม่ต้องการให้เกิดเสียงจะมีสวิทซ์ตัดสัญญาณ และมีตัวต้านทานปรับค่าได้ สำหรับปรับความดังอยู่ที่ส่วนอินพุตก่อนเข้าไอซี

#### 4.7 วงจรการแปลงสัญญาณอนาลอกเป็นดิจิทัล

ได้ใช้ Chip IC สำเร็จรูปเบอร์ ADC0804 ซึ่งเป็น IC แปลงสัญญาณขนาด 8 บิต และมีการแปลงสัญญาณแบบ successive approximation ทำให้กินพลังงานต่ำ และไอซีเบอร์นี้สามารถอินเตอร์เฟสเข้ากับระบบของไมโครโปรเซสเซอร์ได้โดยตรงโดยใช้

ต่อแบบ Memory หรือแบบ I/D port ก็ได้ ซึ่งการใช้งานไอซีเบื้องต้นอยู่ในภาคผนวกในไอซีเบอร์ ADC0804 ซึ่งขาต่างๆของไอซีมีหน้าที่ดังต่อไปนี้

ขา 11-18 เป็นขา Data output ขนาด 8 บิต ซึ่งเป็นเอาต์พุตดิจิทัลที่ได้และจะนำไปเชื่อมต่อกับ Data ของไมโครโปรเซสเซอร์โดยตรง

ขา 5 (INTR) เป็นเอาต์พุตที่ใช้บอกสถานะการแปลงสัญญาณของไอซี เมื่อไอซีเริ่มแปลงสัญญาณขา ini จะมี Logic เป็น 1 และเมื่อไอซีแปลงสัญญาณเสร็จแล้ว ซึ่งในไอซีเบอร์นี้จะใช้เวลาในการแปลงสัญญาณประมาณ  $100 \mu s$  ก็จะเปลี่ยนเป็น Logic 0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา 3 (WR) เป็นขาอินพุตที่ใช้บอกตัวไอซี เพื่อจะมีการแปลงสัญญาณ ซึ่งแอกทีฟที่ Logic

0

ขา 2 (RD) เป็นขาอินพุตที่บอกตัวไอซี เมื่อจะมีการอ่านข้อมูลจากตัวไอซีซึ่งจะต้องส่งสัญญาณ Logic 0 มาให้ไอซีรูก่อน

ขา 1 (cs) เป็นขาที่จะ Enable หรือ Disable

ขา 19,4 (clk R และ clk IN) เป็นขาที่ใช้ต่อ R และ C ให้กับไอซี เพื่อกำหนดการสร้าง clock ให้กับไอซีในการแปลงสัญญาณ

ขา 6 (Vin +) เป็นขาที่จะนำสัญญาณที่จะทำการแปลงมาต่อเข้าที่ขา

ขา 7 (Vin -) เป็นขาอินพุตระดับต่ำ ซึ่งจะมีค่าแรงดันแตกต่างกับแรงดันที่ขา Vin (+) เป็น Differential Input Voltage

ขา 8 (AGND) เป็นขากราวด์ของสัญญาณอะนาล็อก

ขา 10 (DGND) เป็นขากราวด์ของสัญญาณดิจิตอล

ขา 9 (VREF/2) เป็นขาที่ใช้ต่อแรงดันอ้างอิงที่จะใช้ในการแปลงสัญญาณ โดยที่จะใช้ค่าแรงดันอ้างอิงสูงสุดเป็นเท่าใด จะต้องนำแรงดันที่เป็นครึ่งหนึ่งมาต่อที่ขา

ขา 20 (VCC) เป็นขา Supply Voltage ของตัวไอซี ซึ่งจะเป็นไฟเลี้ยงเดียวได้เมื่อไอซีเป็นแบบ 8 บิต ดังนั้นแต่ละระดับของดิจิตอลหาได้จาก

$$\text{Level Voltage} = V_{\text{ref}}/255$$

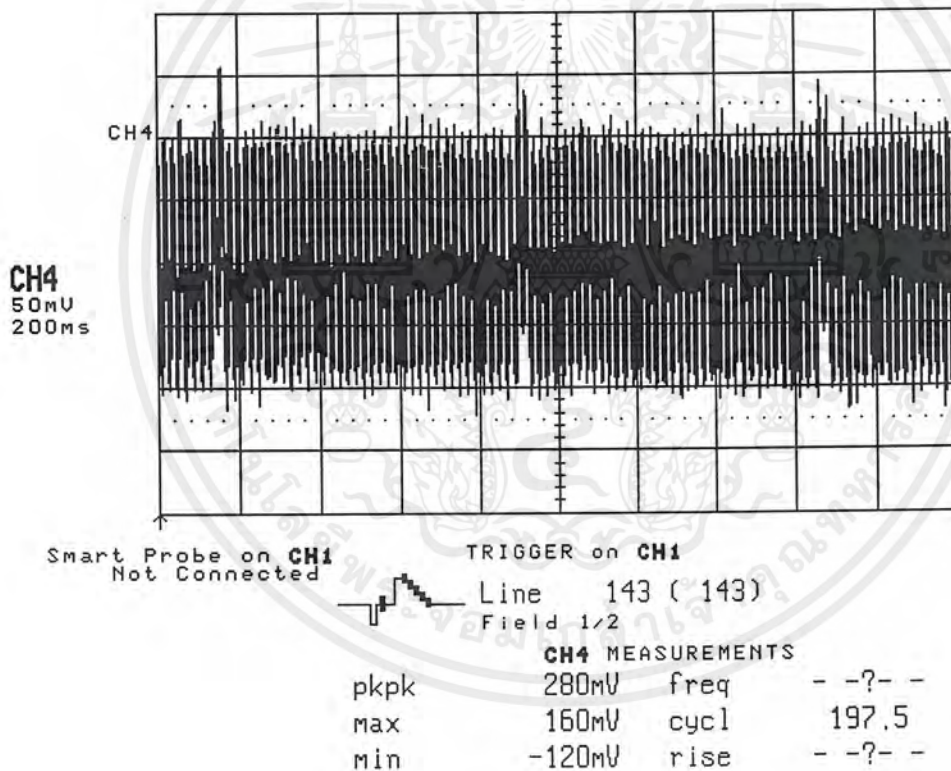
ซึ่งก็จะมีทั้งหมด 256 ระดับ

ส่วนวงจรที่ใช้สร้างค่าแรงดันอ้างอิง ( $V_{\text{ref}}$ ) นั้น ได้ใช้ไอซีที่เป็น band-gap voltage reference ซึ่งจะทำให้มีเสถียรภาพในการคงค่าแรงดันที่ดี โดยมีการเปลี่ยนแปลงของแรงดันทางเอาต์พุตน้อยมากๆ เมื่อแรงดัน  $V_{\text{cc}}$  เปลี่ยนแปลงไป โดยไอซีนี้สามารถที่จะต่อความต้านทานจะกำหนดค่าแรงดันทางเอาต์พุตได้ตามสมการ  $V_{\text{out}} = 1.24 (R_3 + 1) / R_1$

## บทที่ 5

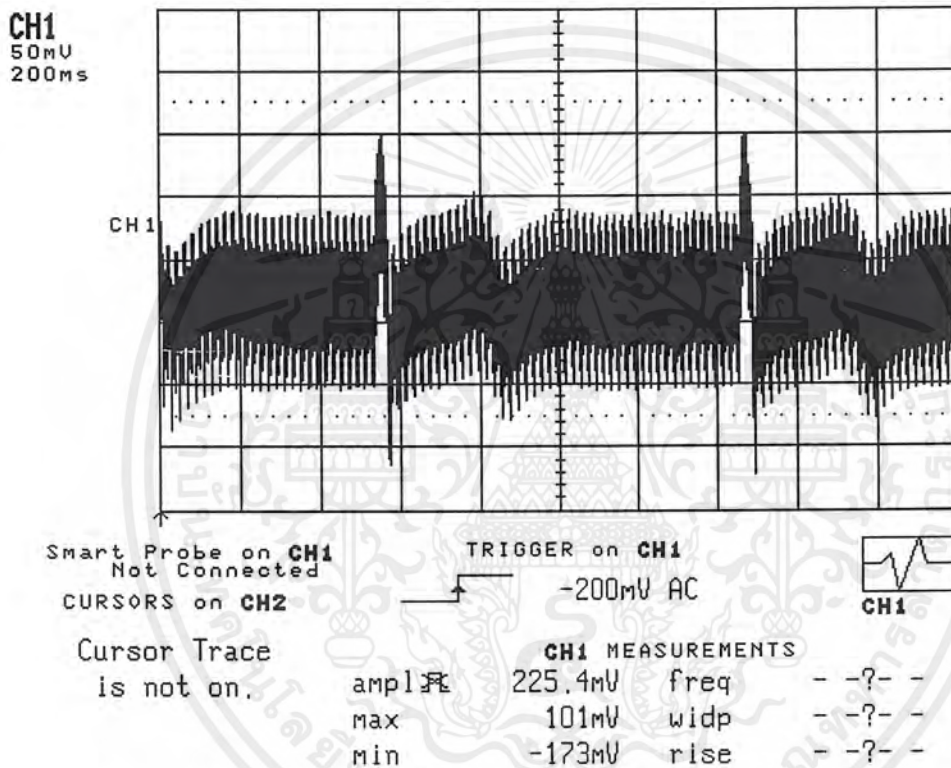
### การทดลองภาคขยายสัญญาณ

โดยในวงจรใช้วงจขยายสัญญาณแบบ Instrumentation Amp ซึ่งอยู่ภายใน IC AD524 ซึ่งทดลองโดยทำการวัดสัญญาณคลื่นไฟฟ้าหัวใจ ( ECG ) ในการทดลองจะใช้เครื่อง ECG Simulator ในการกำเนิดสัญญาณทดสอบวงจรและเปรียบเทียบกับการวัดจากร่างกายได้ผลดังการวัดจาก Storage oscilloscope



รูปที่ 5.1 แสดงสัญญาณของคลื่น ECG Simulator เมื่อผ่านวงจขยายแบบ Instrumentation Amp

โดยนำอิเล็กโทรดติดใน LEAD 1 ซึ่งอยู่ในช่วงแผ่นหน้าอก โดยติด 3 จุด คือให้ขั้วบวก ติดที่ใต้ราวนมขวา และขั้วลบติดใต้ราวนมซ้ายและนำสาย Ground ติดบริเวณข้างสะดือด้านซ้าย ทำการใช้ Storage oscilloscope บันทึกสัญญาณได้ดังรูป



รูปที่ 5.2 แสดงสัญญาณไฟฟ้าหัวใจเมื่อผ่านวงจรขยายสัญญาณแบบ Instrumentation Amp

เมื่อเปรียบเทียบสัญญาณทั้งสองในรูปที่ 5.1 กับรูปที่ 5.2 พบว่าสัญญาณมีลักษณะเหมือนกันซึ่งเมื่อผ่านวงจรขยายสัญญาณแบบ Instrumentation Amp จะมีขนาดแอมพลิจูดสูงขึ้นและมีนอยส์สูง

ขั้นตอนการทดสอบผลตอบสนองทางความถี่ของวงจรกรองความถี่แบบให้ความถี่ต่ำผ่าน

( Low Pass Filter )

1. ป้อนสัญญาณรูปซายน์ขนาด 4 Vp-p จากฟังก์ชันเจนเนอเรเตอร์เข้าที่อินพุตของวงจร Low Pass Filter โดยใช้ความถี่ต่างๆตามตาราง
2. วัดขนาดสัญญาณเอาต์พุตที่ได้และคำนวณอัตราขยาย บันทึกลงในตาราง
3. จากข้อมูลในตาราง แสดงถึงความสัมพันธ์ระหว่างอัตราขยายกับความถี่

ความถี่ ( Hz )	แรงดันเอาต์พุต ( Vp-p )	อัตราขยาย
1	4	1
1	4	1
10	4	1
15	4	1
20	4	1
30	4	1
40	4	1
50	4	1
60	4	1
70	4	1
80	4	1
90	4	1
100	4	1
110	4	1
120	3.9	0.975
130	3.8	0.95
140	3.7	0.925
150	3.6	0.9
160	3.4	0.85
170	3.4	0.85
180	3.3	0.825
190	3.2	0.8

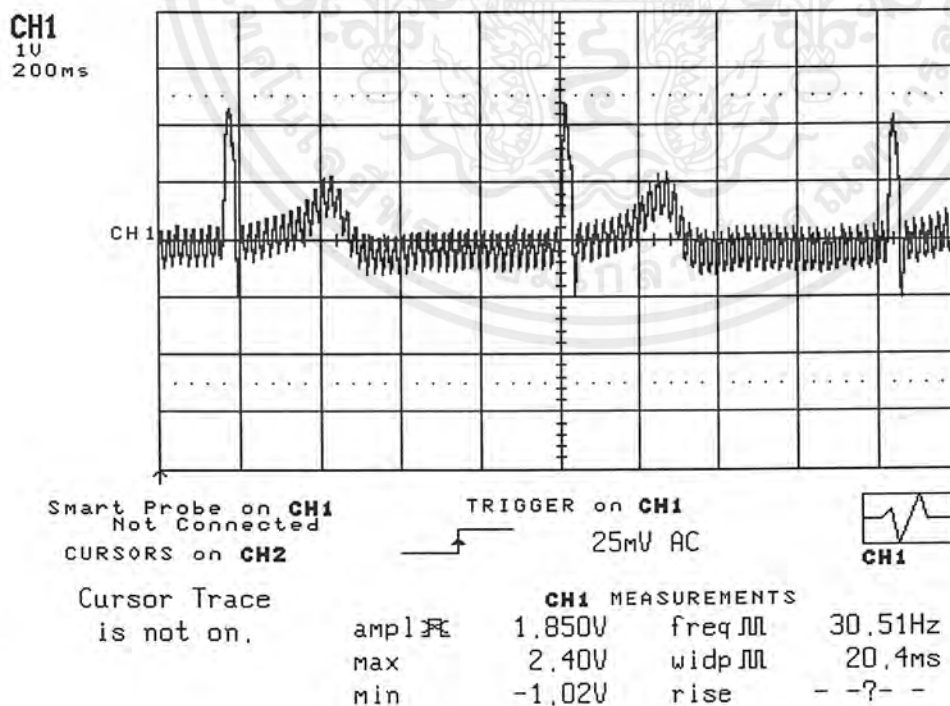
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ ( Hz )	แรงดันเอาต์พุต ( Vp-p )	อัตราขยาย
200	3.5	0.75
250	2.4	0.6
300	1.8	0.45
400	1.1	0.275
500	0.70	0.175
600	0.6	0.15
700	0.4	0.1
800	0.3	0.075
900	0.25	0.0625
1000	0.20	0.05

ตารางที่ 5.1 แสดงความสัมพันธ์ระหว่างอัตราขยายกับความถี่ ของวงจร Low Pass Filter

และที่ความถี่ 200 Hz ซึ่งมีแรงดันอินพุตเท่ากับ 4 โวลต์และแรงดันเอาต์พุตเท่ากับ 3 โวลต์ จะได้

$$\text{Loss ( dB )} = 20 \log (0.75) = -2.5 \text{ เดซิเบล}$$



รูปที่ 5.3 แสดงรูปสัญญาณไฟฟ้าหัวใจผ่าน Low Pass Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดสอบผลตอบสนองทางความถี่ของวงจรกรองความถี่แบบกั้นไม่ให้ความถี่ผ่านเฉพาะช่วง  
(Notch Filter)

วงจรกรองความถี่แบบกั้นไม่ให้ความถี่ผ่านเฉพาะช่วงดังรูปมี  $f_r = 50$  Hz และออกแบบให้มีค่า  $Q=5$  ในหัวข้อนี้จะเป็นผลตอบสนองความถี่โดยมีรายละเอียดดังนี้

ขั้นตอนการทดสอบผลตอบสนองทางความถี่ของวงจรกรองความถี่แบบกั้นไม่ให้ความถี่ผ่าน  
เฉพาะช่วง

1. ป้อนสัญญาณรูปซายน์ขนาด 5 Vp-p จากฟังก์ชันเจนเนอเรเตอร์เข้าที่อินพุตของวงจรกรองความถี่แบบกั้นไม่ให้ความถี่ผ่านเฉพาะช่วงโดยใช้ความถี่ต่างๆตามตาราง
2. วัดขนาดสัญญาณเอาต์พุตที่ได้และคำนวณอัตราขยาย บันทึกลงในตาราง
3. จากข้อมูลในตารางแสดงถึงความสัมพันธ์ระหว่างอัตราขยายกับความถี่

ผลการทดสอบผลตอบสนองทางความถี่ของวงจรกรองความถี่แบบกั้นไม่ให้ความถี่ผ่านเฉพาะช่วง

ความถี่ ( Hz )	แรงดันเอาต์พุต	อัตราขยาย
10	5	1
20	4.72	0.944
30	4.56	0.912
40	3.92	0.784
41	3.73	0.745
42	3.55	0.700
43	3.35	0.663
44	3.17	0.635
45	2.92	0.584
46	2.44	0.488
47	2.00	0.400
48	1.42	0.284
49	0.488	0.0976
50	0.280	0.056

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความถี่ (Hz)	แรงดันเอาต์พุต (Vp-p)	อัตราขยาย
51	1.2	0.24
52	1.92	0.384
53	2.60	0.52
54	3.08	0.616
55	3.52	0.704
56	3.84	0.762
57	4.00	0.825
58	4.36	0.865
59	4.59	0.914
60	4.68	0.936
70	4.84	0.968
80	4.96	0.984
90	4.92	0.984
100	4.92	0.984

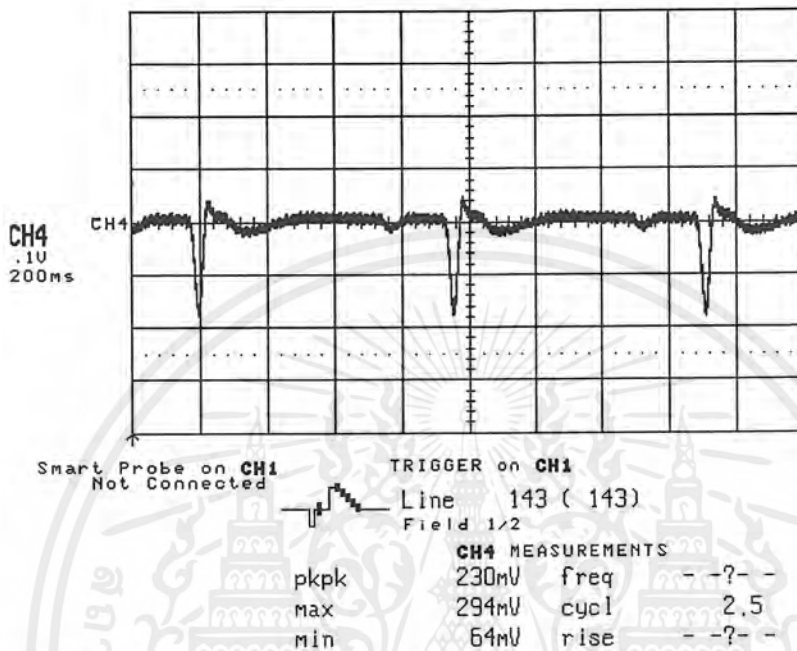
ตารางที่ 5.2 จากตารางแสดงความสัมพันธ์ระหว่างอัตราขยายกับความถี่ของวงจรกรองความถี่แบบกั้นไม่ให้ความถี่ผ่านเฉพาะช่วง  
จากตาราง ที่ความถี่ 50 Hz จะมีค่า

$$\begin{aligned}
 Q &= F_c / BW \\
 &= 50 / (55-43) \\
 &= 4.16
 \end{aligned}$$

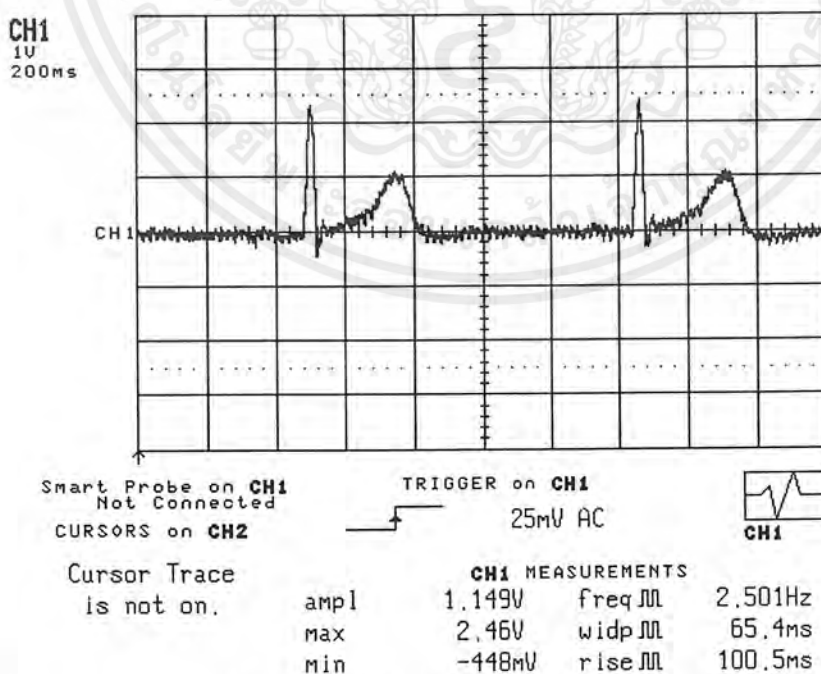
และที่ความถี่ 50 Hz ซึ่งมีแรงดันอินพุตเท่ากับ 5 โวลต์และแรงดันเอาต์พุตเท่ากับ 0.056 โวลต์  
จะได้

$$\text{Loss (dB)} = 20 \log (0.056) = -25.036 \text{ เดซิเบล}$$

เมื่อทำการวัดสัญญาณคลื่นไฟฟ้าหัวใจโดยผ่านวงจร Notch Filter จะเห็นได้ว่าความถี่ 50Hz ได้ถูกกำจัดออกไป



รูปที่ 5.4 แสดงรูปสัญญาณไฟฟ้าหัวใจจาก ECG Simulator เมื่อผ่าน Low Pass Filter และ Notch Filter

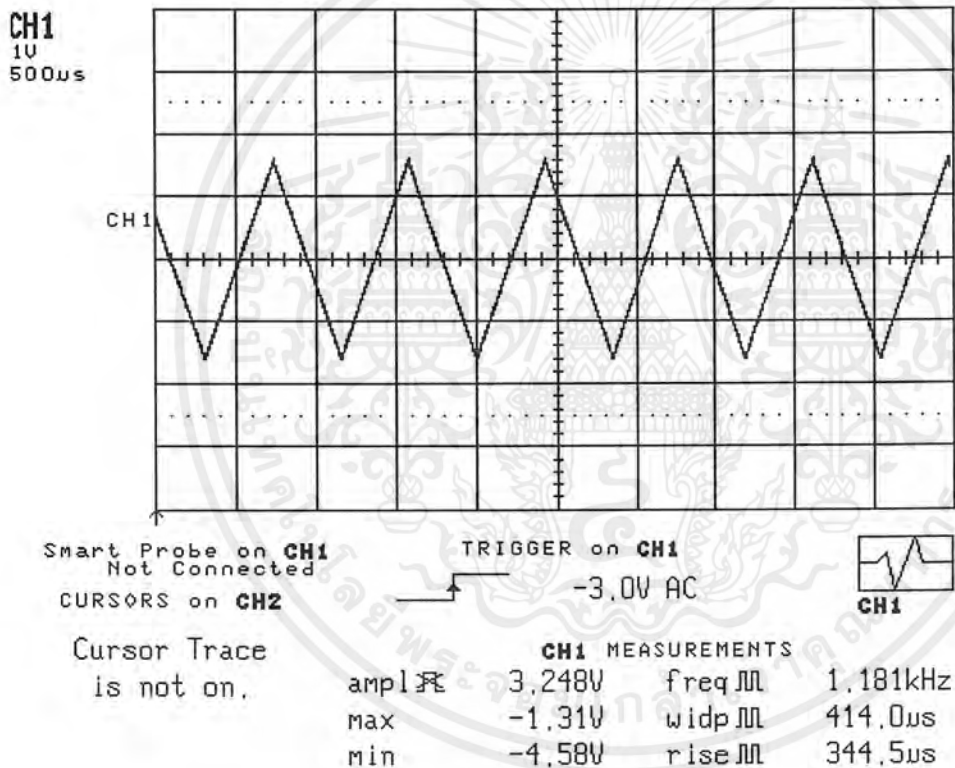


รูปที่ 5.5 แสดงรูปสัญญาณไฟฟ้าหัวใจเมื่อผ่าน Low Pass Filter และ Notch Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองวงจร Subcarrier modulate

ซึ่งเป็นการทดลองวัดสัญญาณของ Subcarrier โดยได้ออกแบบความถี่ศูนย์กลาง  $f_0$  ไว้ที่ 1.1 kHz ในขณะที่ยังไม่ป้อนสัญญาณอินพุต ทำการวัดความถี่ศูนย์กลางได้ดังรูป ที่เราต้องมอดูเลทกับ Subcarrier เพราะสัญญาณไฟฟ้าหัวใจมีความถี่ต่ำ ถ้านำไปมอดูเลทกับ Maincarrier ทำให้มีสัญญาณรบกวนสูงมีผลทำให้สัญญาณมีความผิดเพี้ยนไป

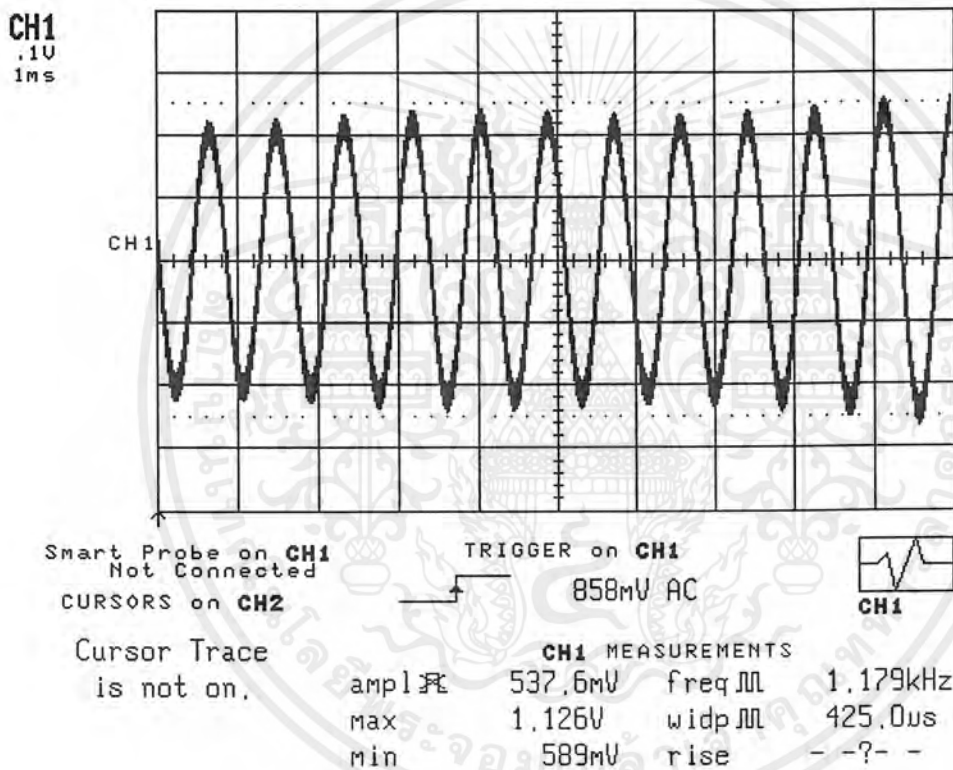


รูปที่ 5.6 แสดงความถี่ subcarrier ที่เอาท์พุทในวงจร Subcarrier Modulate

ลักษณะเป็นรูปคลื่นสามเหลี่ยมซึ่งมี Harmonics น้อยกว่ารูปคลื่นสี่เหลี่ยมจึงนำไปผ่านวงจร BPF กรองให้เป็นสัญญาณไซน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

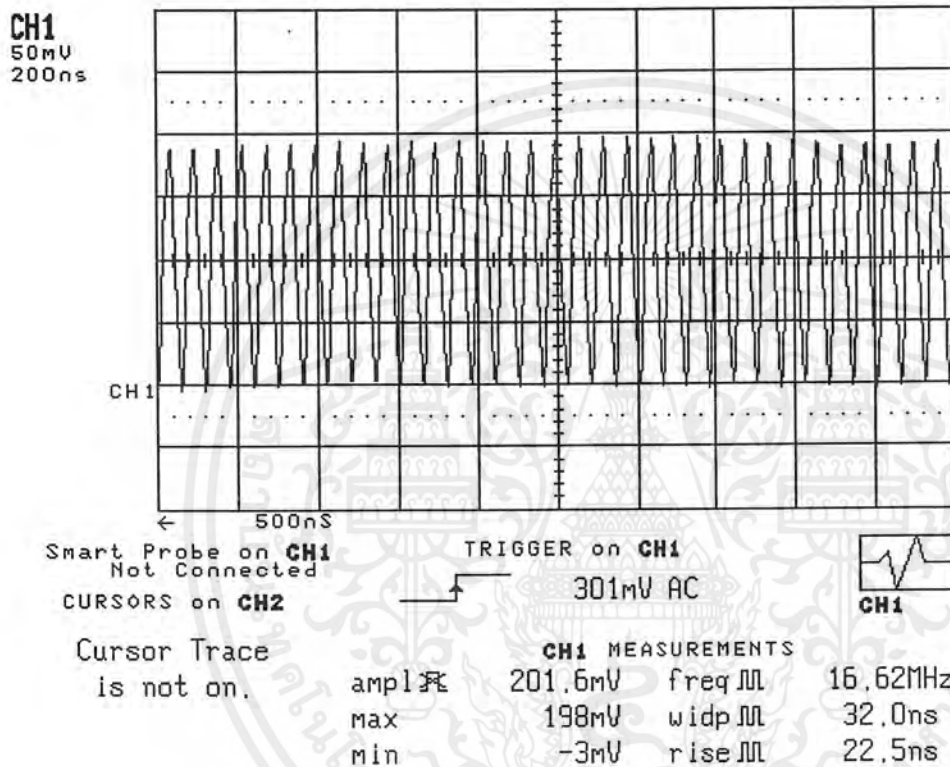
เมื่อทำการป้อนสัญญาณคลื่นไฟฟ้าหัวใจเข้าไปในวงจร Subcarrier Modulate ซึ่งเป็นการมอดูเลทแบบ FM คือความถี่เปลี่ยนแปลงสัญญาณอินพุต ดังนั้นเมื่อทำการวัดสัญญาณที่ มอดูเลทความถี่ที่มีการเปลี่ยนแปลงอยู่ตลอดเวลาขึ้นอยู่กับแอมพลิจูดของสัญญาณไฟฟ้าหัวใจที่เข้ามา จากรูปที่ 5.7 เห็นว่าความถี่เปลี่ยนแปลงอยู่ใกล้ความถี่ศูนย์กลาง



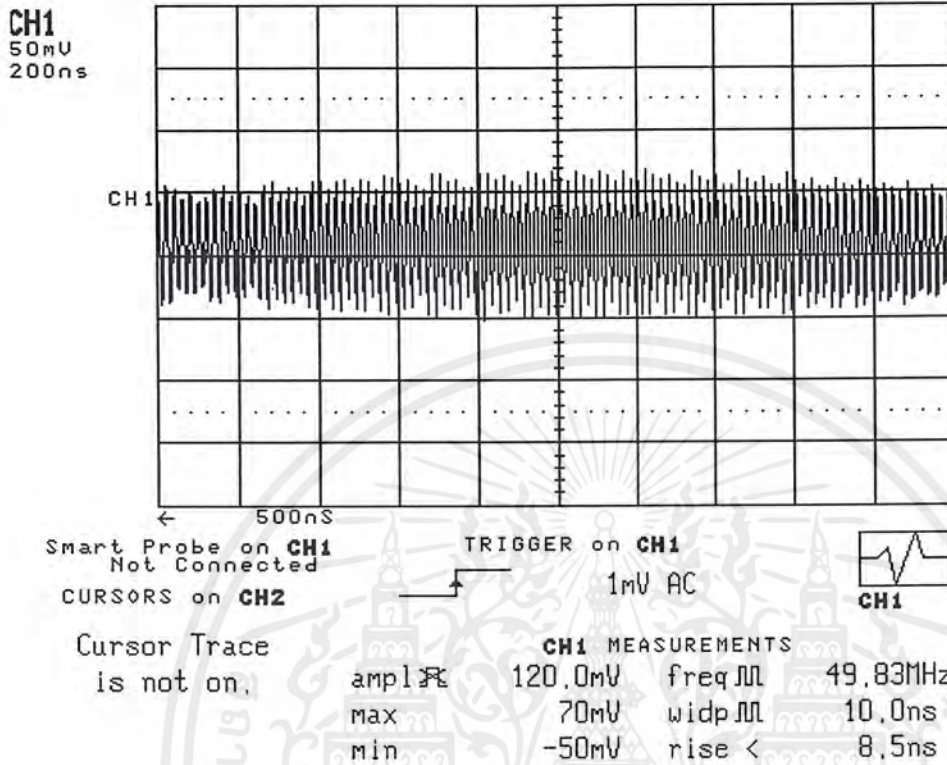
รูปที่ 5.7 การมอดูเลทสัญญาณไฟฟ้าหัวใจกับ Subcarrier

### การทดลองวงจรภาคส่ง

ในการส่งสัญญาณ Main Carrier ใช้ IC MC 2833 ซึ่งส่งที่ความถี่ 50 MHz โดยใช้คริสตอลกำเนิดความถี่ที่ 16.61 MHz ซึ่งได้ความถี่พื้นฐานที่จะนำไป Multiplier ผลการทดลองเป็นดังรูป



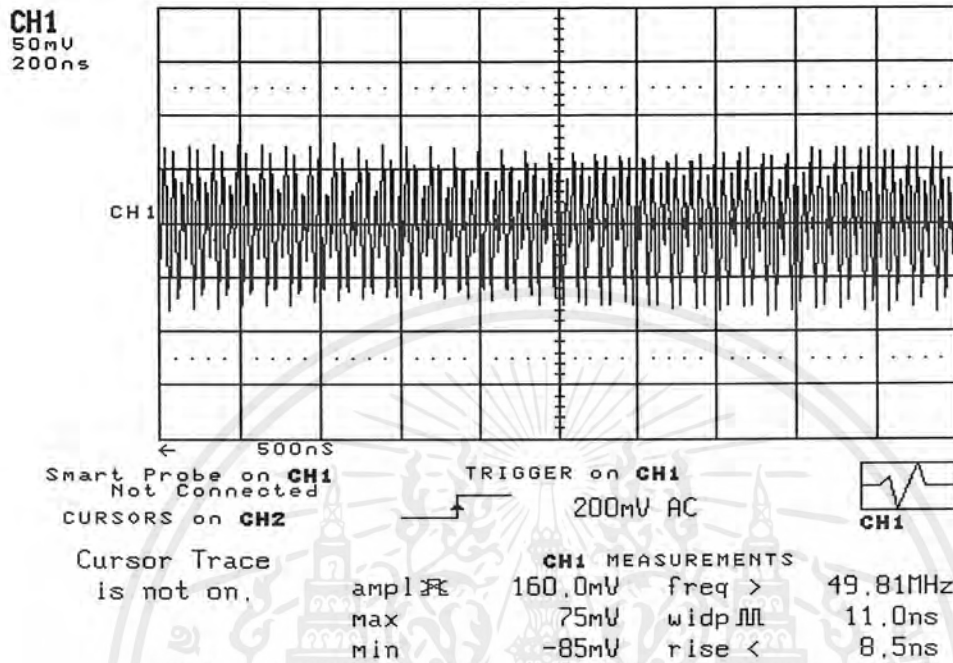
รูปที่ 5.8 แสดงความถี่ออสซิลเลทที่คริสตอลของภาคกำเนิดความถี่ภาคส่ง



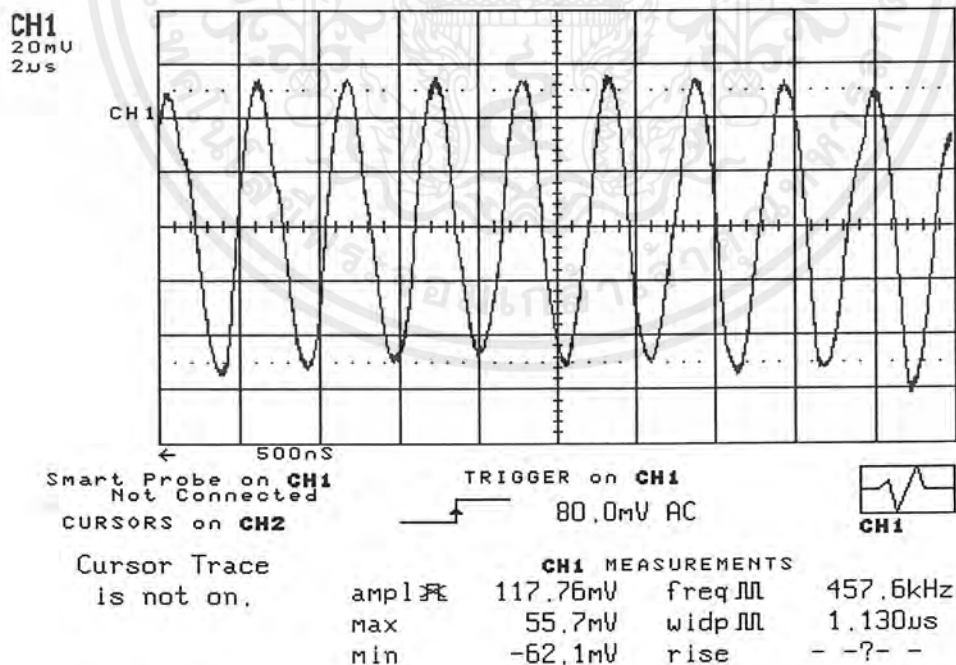
รูปที่ 5.9 แสดงรูปคลื่นความถี่ RF 50 MHz ที่จุดเอาต์พุตของวงจรภาคส่ง

การทดลองภาครับ

ภาครับรับสัญญาณจากสายอากาศโดยใช้ FET เป็นตัวขยายสัญญาณ RF Amp โดยวัดรูปสัญญาณก่อนเข้า IC Demodulate (AN 6161) ได้ดังรูปที่ 5.10

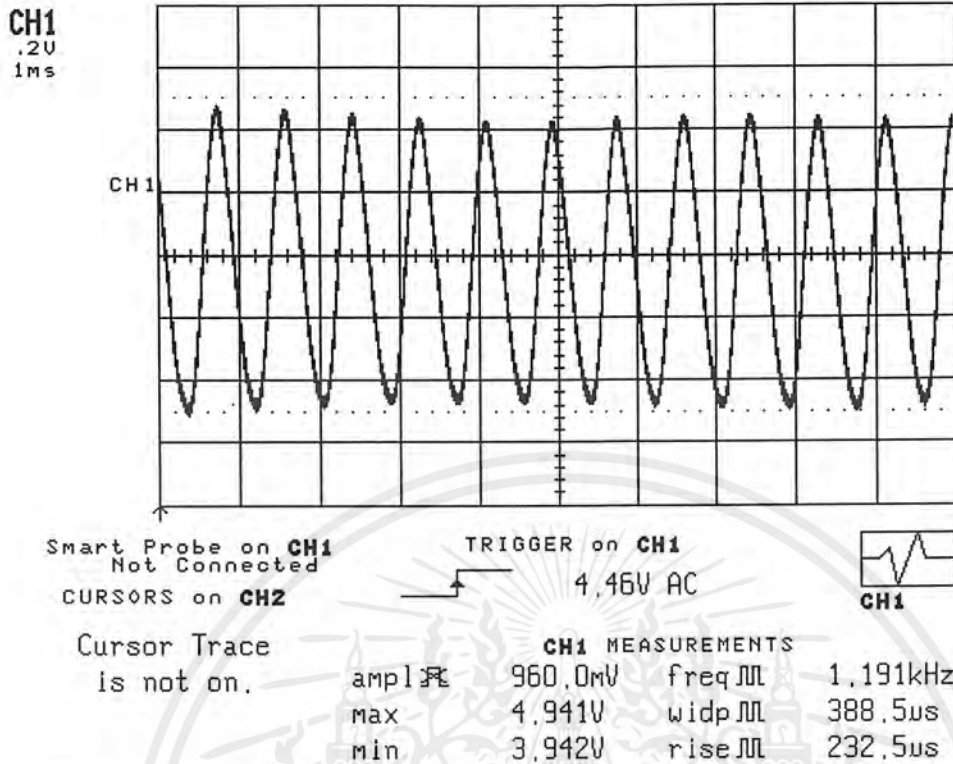


รูปที่ 5.10 แสดงรูปคลื่นเมื่อผ่าน RF Amp ที่ภาครับ

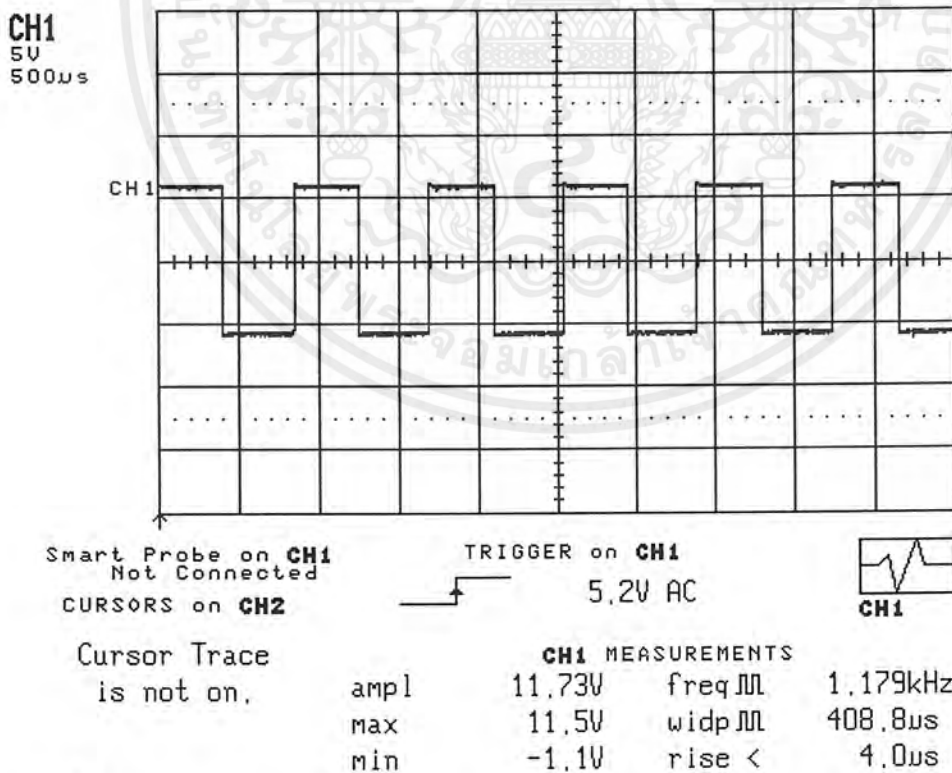


รูปที่ 5.11 แสดงสัญญาณความถี่ IF 455 kHz ที่ภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

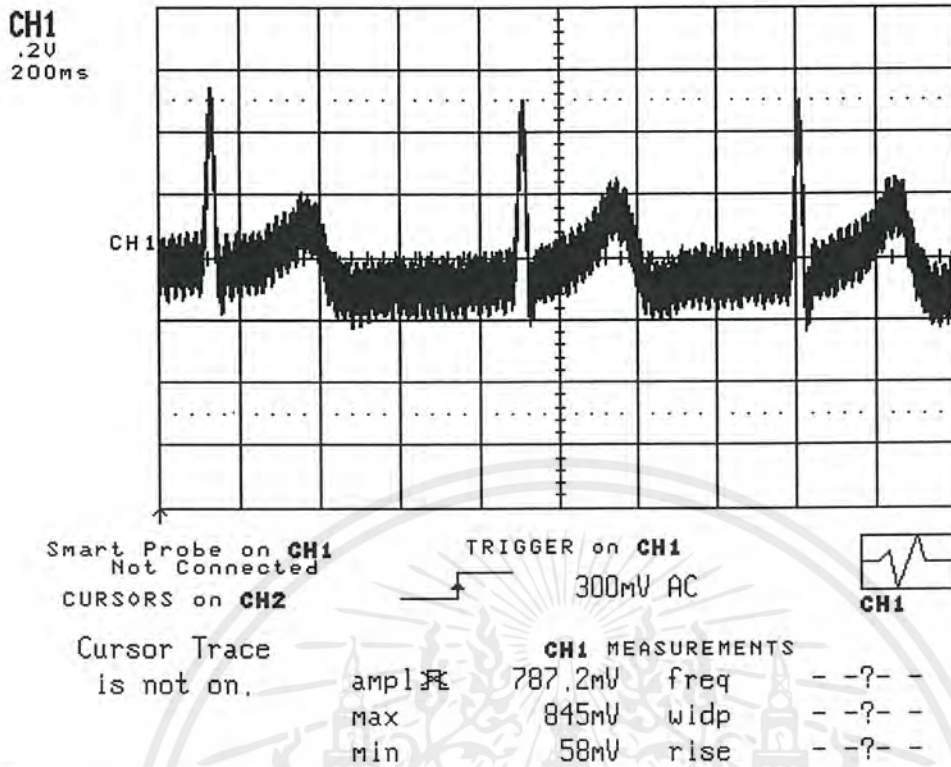


รูปที่ 5.12 แสดงสัญญาณเมื่อผ่านการคิมอดูเลทจาก IC AN6161 เป็น Subcarrier Modulate

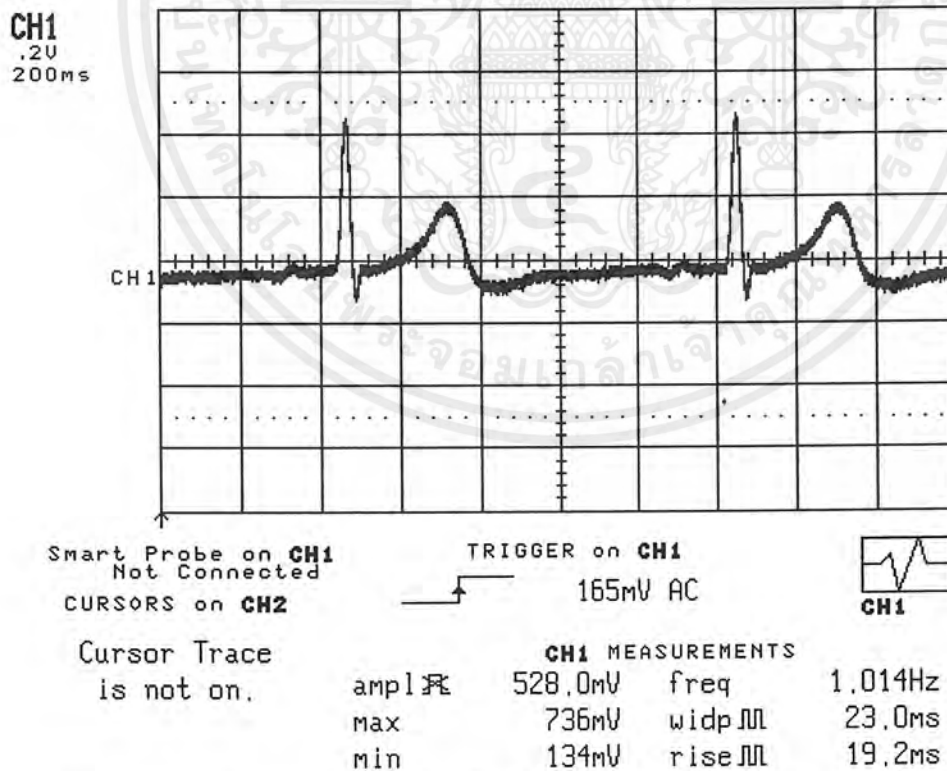


รูปที่ 5.13 แสดงสัญญาณความถี่ Free Running ของวงจร PLL ที่ Oscillate ขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

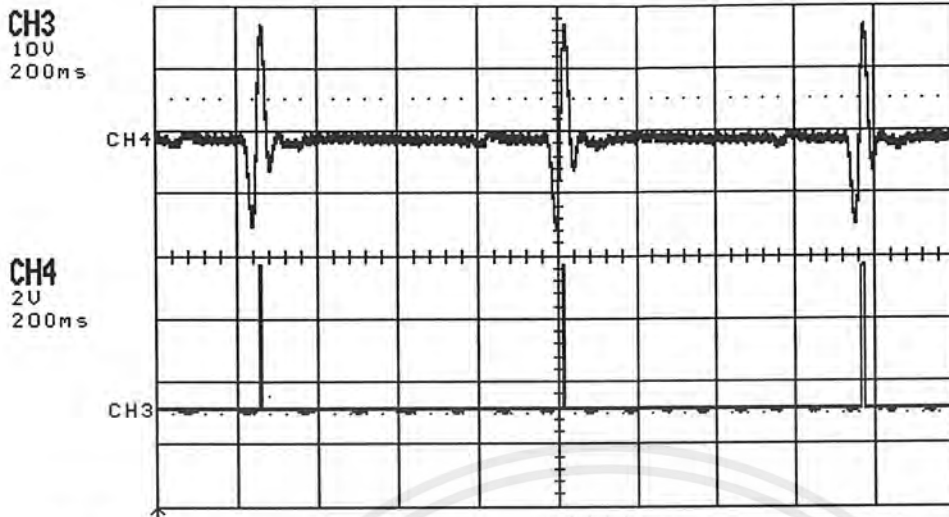


รูปที่ 5.14 แสดงสัญญาณคลื่นไฟฟ้าหัวใจเมื่อผ่านวงจร PLL ทำการคิมอดูเลท Subcarrier ออก



รูปที่ 5.15 แสดงสัญญาณคลื่นไฟฟ้าหัวใจที่จะนำไปแสดงผลที่คอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



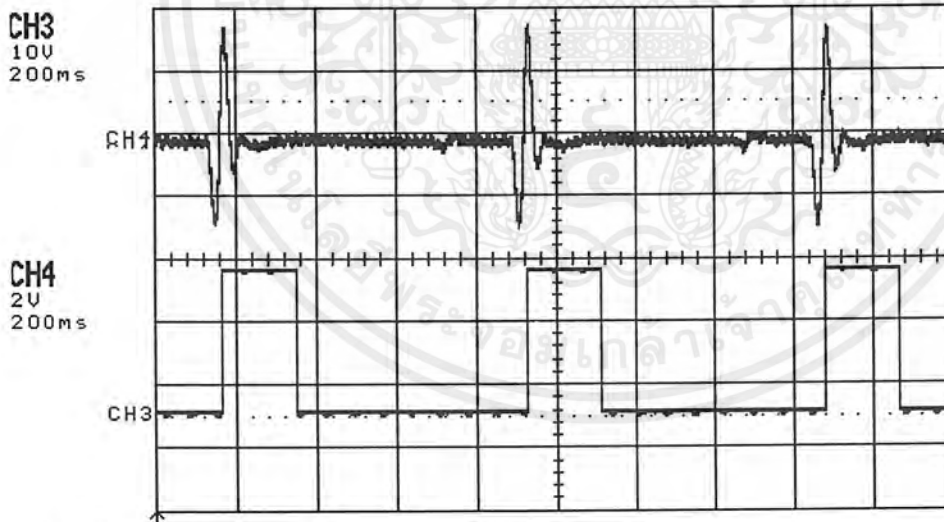
Smart Probe on CH1  
Not Connected

TRIGGER on CH1

Line 143 ( 143)  
Field 1/2

CH4 MEASUREMENTS			
pkpk	6.59V	freq	--?--
max	3.58V	cycl	2.5
min	-3.01V	rise	--?--

รูปที่ 5.16 แสดงการตีเทคพัลส์จากคลื่นไฟฟ้าหัวใจ



Smart Probe on CH1  
Not Connected

TRIGGER on CH1

Line 143 ( 143)  
Field 1/2

CH4 MEASUREMENTS			
pkpk	6.59V	freq	--?--
max	3.65V	cycl	2.5
min	-2.94V	rise	--?--

รูปที่ 5.17 แสดงลักษณะสัญญาณพัลส์ที่ได้จากการตีเทค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 6

### สรุปและวิจารณ์โครงการ

จากผลการทดลองที่แสดงไว้ในบทที่ 5 จะเห็นได้ว่าวงจรขยายสัญญาณคลื่นไฟฟ้าหัวใจที่สร้างขึ้นสามารถนำมาใช้ในการขยายสัญญาณที่ต้องการวัดได้ และทำให้สามารถสังเกตลักษณะของสัญญาณ ได้ชัดเจนมากขึ้นเมื่อนำสัญญาณออกแสดงผล เนื่องจากสัญญาณรบกวนแบบคอมมอนโหมดที่เข้าวงจรขยายสัญญาณไฟฟ้าหัวใจส่วนใหญ่จะเป็นสัญญาณรบกวนที่คับปลิงจาก AC Line ผู้ร่างกายของเรา ซึ่งความถี่ที่รบกวนนี้คือ 50 Hz ดังนั้นจึงเลือกใช้วงจร Notch Filter และ LPF เพื่อที่จะลดทอนสัญญาณรบกวนเหล่านี้ ในวงจร LPF ที่ได้ออกแบบให้ความถี่คัทออฟตามที่คำนวณ 200 Hz ซึ่งจากผลการทดลองจะพบว่าจะมีการลดทอนสัญญาณที่ความถี่สูงกว่า 200Hz ไปเล็กน้อย ส่วนวงจร Notch Filter ที่ใช้สามารถลดทอนสัญญาณที่ความถี่ 50Hz ได้ถึง  $-25.036$  dB และเมื่อพิจารณาครูปก่อนเข้าวงจร Notch Filter จะเห็นว่าสัญญาณรบกวน 50Hz ถูกลดทอนหายไป

จากการทดลองในส่วนของภาครับและภาคส่งได้ทำการทดสอบแยกส่วนที่ Subcarrier และที่ Maincarrier

Subcarrier ทั้งภาคส่งและภาครับ สามารถทำการ Modulate คลื่นไฟฟ้าหัวใจ และ Demodulate สัญญาณออกมาได้ซึ่งจากการทดลองให้ผลเป็นที่น่าพอใจ

Maincarrier ทั้งภาคส่งและภาครับได้ทดลองด้วยการใช้รูปสัญญาณคลื่นไซน์ ป้อนส่งออกไปแล้วทำการวัดสัญญาณที่ภาครับมีความผิดเพี้ยนของสัญญาณไซน์ไม่มากนักซึ่งเป็นผลมาจากนอยส์ในบรรยากาศ หรือความถี่วิทยุอื่นๆที่ส่งในอากาศเข้ามาก่อน ในส่วนของการส่งสัญญาณคลื่นไฟฟ้าหัวใจไปแสดงผลที่หน้าจอคอมพิวเตอร์ซึ่งในส่วนของการส่งข้อมูลเข้าคอมพิวเตอร์ไม่มีปัญหาเพราะใช้ลักษณะของ ADC ที่ส่งผ่านข้อมูลไปยัง Slot การ์ดและในส่วนของการโปรแกรมการวัดคลื่นหัวใจเราต้องเลือกค่าอัตราสุ่มให้เหมาะสมจึงจะทำให้รูปคลื่นที่ออกมาเหมือนกับรูปคลื่นที่วัดได้จากออสซิลโลสโคป

### ปัญหาและแนวทางแก้ไข

จากการทดลองโครงการนี้มีข้อบกพร่องอยู่คือคือการวัดสัญญาณคลื่นไฟฟ้าหัวใจจะได้ผลดีก็ต่อเมื่อทำการติดอิเล็กโทรดให้แนบกับผิวหนังมากที่สุด ซึ่งอาจจะใช้ครีมลดความต้านทานของผิวหนัง และในส่วนของการรับส่งจะมีปัญหามากที่สุดในเรื่องของสัญญาณผิดเพี้ยนของรูปคลื่นที่ส่งออกไปและทำการรับมาให้มีนอยส์น้อยที่สุด ซึ่งควรจะมีการปรับปรุงภาครับส่งให้ดีขึ้นกว่านี้ โดยจะทำการส่งที่ความถี่สูง ตามมาตรฐานเครื่องมือแพทย์กำหนด และให้มีขนาดที่เล็กลงเพื่อสะดวกในการใช้งาน ในโปรแกรมที่แสดงผลควรจะเขียนให้มีลักษณะเป็น Real Time และมีการแจ้งเตือน

เมื่อเกิดการผิดปกติขึ้น ซึ่งในโครงการนี้เป็นแนวทางในการพัฒนาให้มีประสิทธิภาพสูงและมีราคา  
น้อย



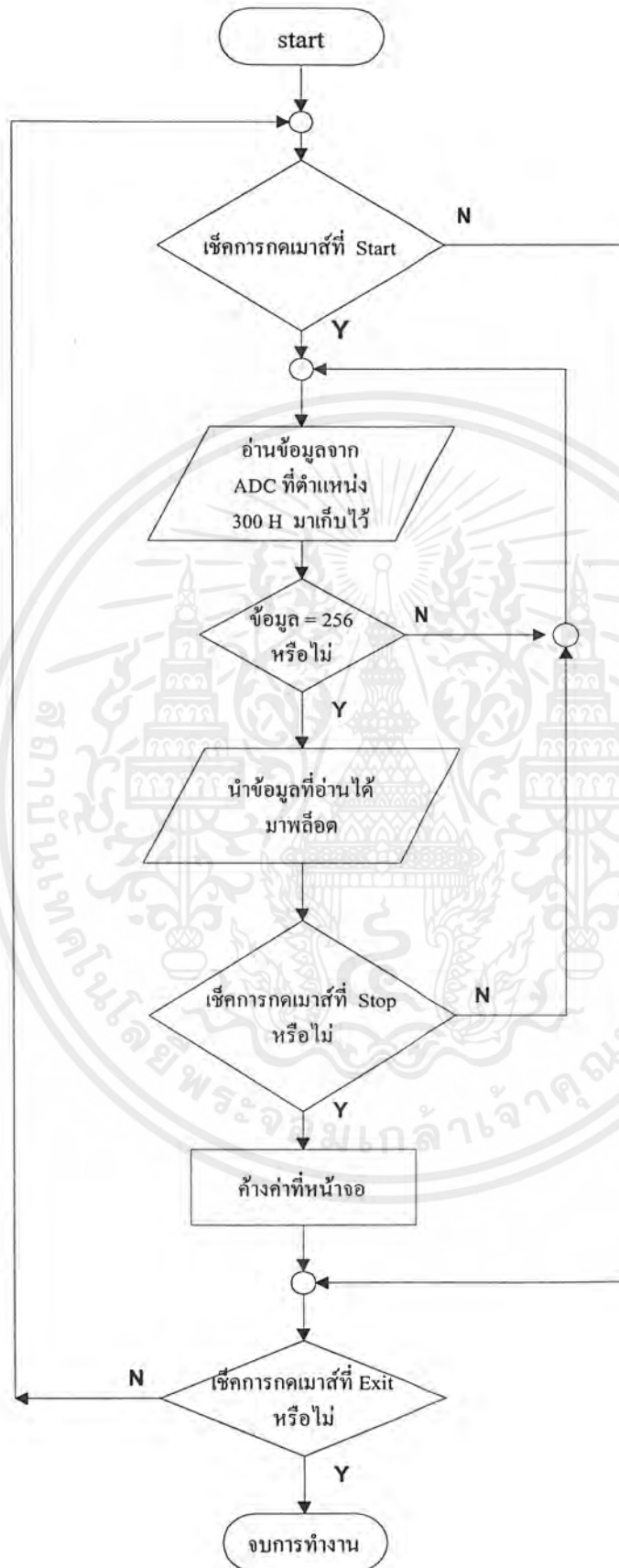
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

1. ชูศักดิ์ เวชแพทย์, "อิเล็กทรอนิกส์ทางการแพทย์", คณะแพทยศาสตร์ศิริราชพยาบาล  
มหาลัยมหิดล, 454 หน้า, 2519
2. U.Tietze and Ch Schenk; Advanced Electronic Circuit; Springer-Verlag  
Berlin Heideberg; New York; 1978
3. รตอ.สุชาติ กังวานจิตต์, "เครื่องรับส่งวิทยุและระบบวิทยุสื่อสาร", แผนกวิศวกรรม  
กองบังคับการตำรวจสื่อสาร กรมตำรวจ, บริษัทซีเอ็ดยูเคชั่น จำกัด, 386 หน้า, 2538
4. สุทธิศักดิ์ พงศ์ธนาพานิช, "Visul Basic 5.0", บริษัทซีเอ็ดยูเคชั่น จำกัด  
1144 หน้า, 2541
5. F.Gardner, Phase lock loop Technique,  
2<sup>nd</sup> ed, John Wiley and Sons



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VERSION 5.00

Begin VB.Form Form1

BackColor = &H8000000D&

Caption = "Electrocardiogram"

ClientHeight = 8595

ClientLeft = 60

ClientTop = -165

ClientWidth = 11880

LinkTopic = "Form1"

ScaleHeight = 8595

ScaleWidth = 11880

Begin VB.Frame Frame3

Caption = "Control"

Height = 2175

Left = 3720

TabIndex = 5

Top = 5400

Width = 6495

Begin VB.CommandButton cmdExit

Caption = "Exit"

Height = 615

Left = 3840

TabIndex = 9

Top = 1320

Width = 1455

End

Begin VB.CommandButton cmdSto1

Caption = "Stop"

Height = 615

Left = 3840

TabIndex = 8

Top = 360

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Width = 1455

End

Begin VB.CommandButton cmdClear

Caption = "Clear"

Height = 615

Left = 1320

TabIndex = 7

Top = 1320

Width = 1455

End

Begin VB.CommandButton cmdStr1

Caption = "Start"

Height = 615

Left = 1320

TabIndex = 6

Top = 360

Width = 1455

End

End

Begin VB.Frame Frame2

Caption = "Voltage"

Height = 975

Left = 1800

TabIndex = 3

Top = 5400

Width = 1335

Begin VB.TextBox Voltage1

Height = 315

Left = 240

TabIndex = 4

Top = 360

Width = 855

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
End
End
Begin VB.Frame Frame1
Caption = "Time"
Height = 975
Left = 1800
TabIndex = 1
Top = 6600
Width = 1335
```

```
Begin VB.Label lblDate
Height = 255
Left = 240
TabIndex = 2
Top = 480
Width = 735
```

```
End
End
Begin VB.Timer Timer2
Interval = 3000
Left = 1440
Top = 120
```

```
End
Begin VB.Timer Timer1
Interval = 1000
Left = 360
Top = 120
```

```
End
Begin VB.PictureBox Picture1
BackColor = &H80000009&
Height = 3975
Left = 1800
ScaleHeight = 3915
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ScaleWidth = 8355
TabIndex = 0
Top = 960
Width = 8415

End

End

Attribute VB_Name = "Form1"
Attribute VB_GlobalNameSpace = False
Attribute VB_Creatable = False
Attribute VB_PredeclaredId = True
Attribute VB_Exposed = False

Option Explicit

Const dl = 300

Dim Max As Integer
Dim arybox As Integer
Dim aryvalue(1 To 256) As Single

Private Sub cmdExit_Click()

End

End Sub

Private Sub Form_Load()

Left = (Screen.Width - Width) / 2
Top = (Screen.Height - Height) / 2

Call See

Picture1.Scale (0, 5)-(256, 0)

End Sub

Private Sub cmdClear_Click()

Timer1.Enabled = False
Timer2.Enabled = False

Picture1.Cls

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Call See

End Sub

Private Sub cmdStr1\_Click()

Timer2.Enabled = True

Timer1.Enabled = True

Do

Readdata

delay dl

Loop

Picture1.SetFocus

End Sub

Private Sub cmdSto1\_Click()

Timer2.Enabled = False

Timer1.Enabled = False

End Sub

Private Function adget()

Dim Value As Single

Value = Inp(&H30A)

adget = (Value / 255) \* 5

End Function

Private Sub Plotgraph()

Dim iCnt As Integer

If arybox < 2 Then Exit Sub

If arybox > 257 Then

For iCnt = 2 To arybox - 1

Picture1.Line (iCnt - 2, aryvalue(iCnt - 1))-(iCnt - 1, aryvalue(iCnt)), QBColor

(8)

Next iCnt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Else
    Picture1.Cls
    For iCnt = 2 To 256
        Picture1.Line (iCnt - 2, aryvalue(iCnt - 1))-(iCnt - 1, aryvalue(iCnt)), QBColor
    (8)
        Voltage1.Text = aryvalue(iCnt)
    Next iCnt
End If
End Sub

```

```

Private Sub Readdata()
    Dim iCnt As Integer
    If arybox = 0 Then arybox = 1
    If arybox > 256 Then
        arybox = 256
        For iCnt = 1 To 255
            aryvalue(iCnt) = aryvalue(iCnt + 1)
        Next iCnt
    End If
    aryvalue(arybox) = adget()
    arybox = arybox + 1
End Sub

```

```

Private Sub delay(P_dl As Integer)
    Dim i As Integer
    For i = 1 To P_dl
        DoEvents
    Next i
End Sub

```

```

Private Sub Timer2_timer()
    Call Plotgraph

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

End Sub

Private Sub Timer1\_timer()

lblDate.Caption = Format(Now, "hh:mm:ss")

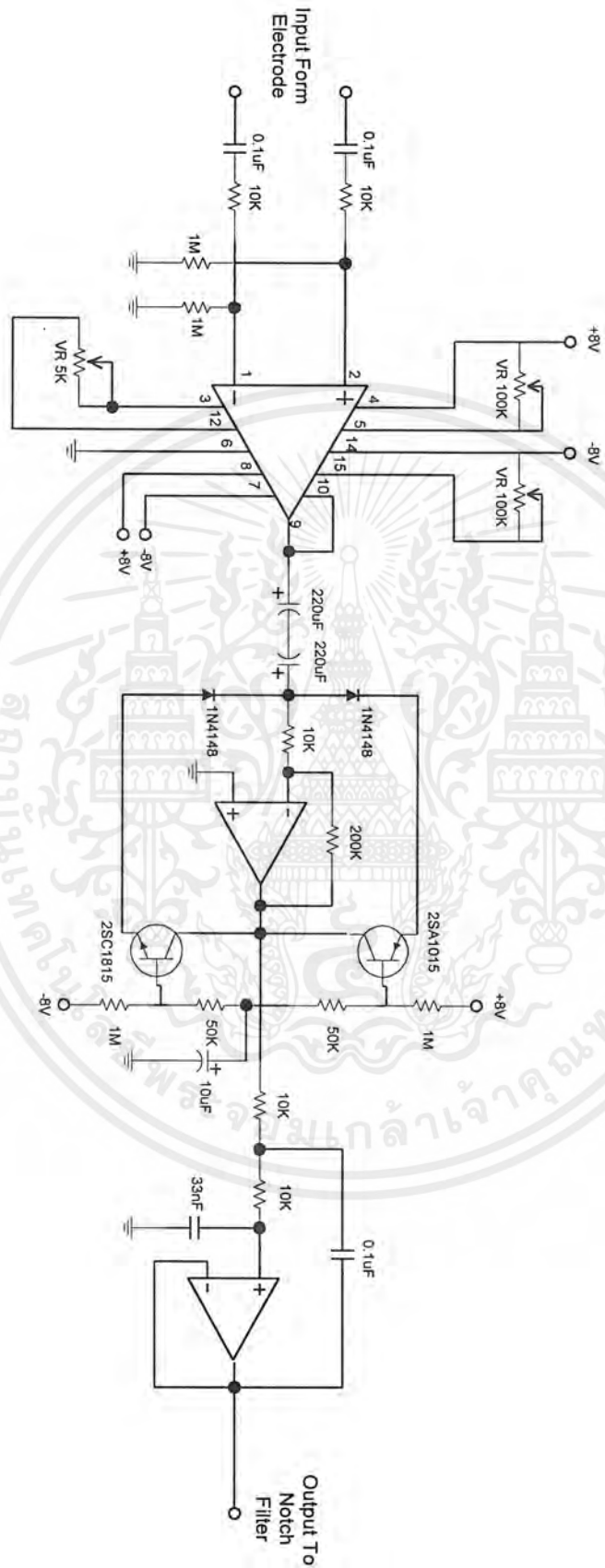
End Sub

Private Sub Sec()

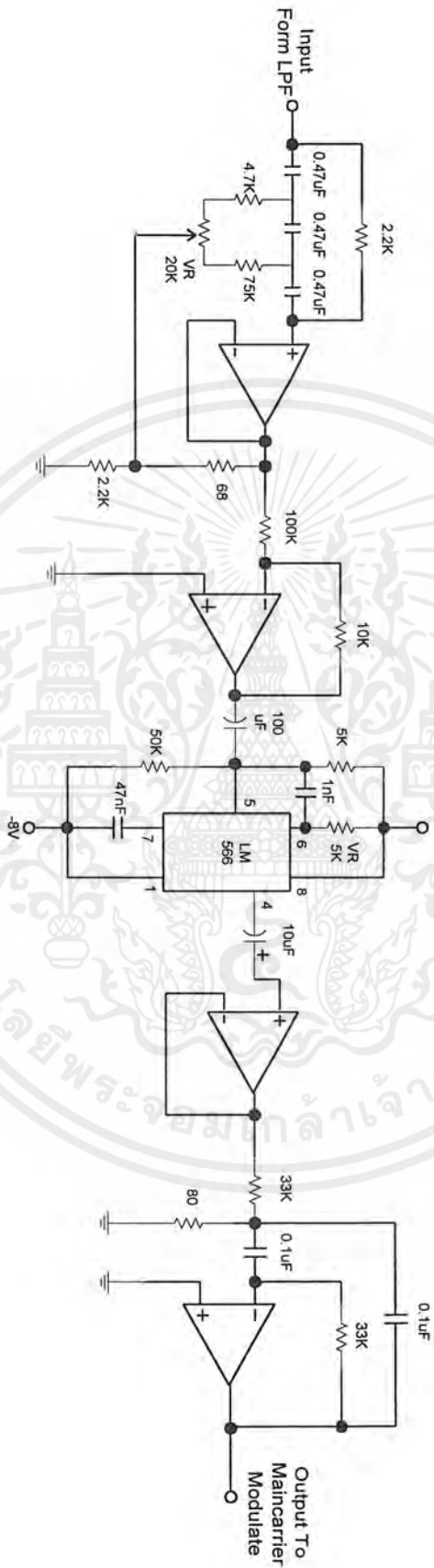
Voltage1.Text = 0

End Sub

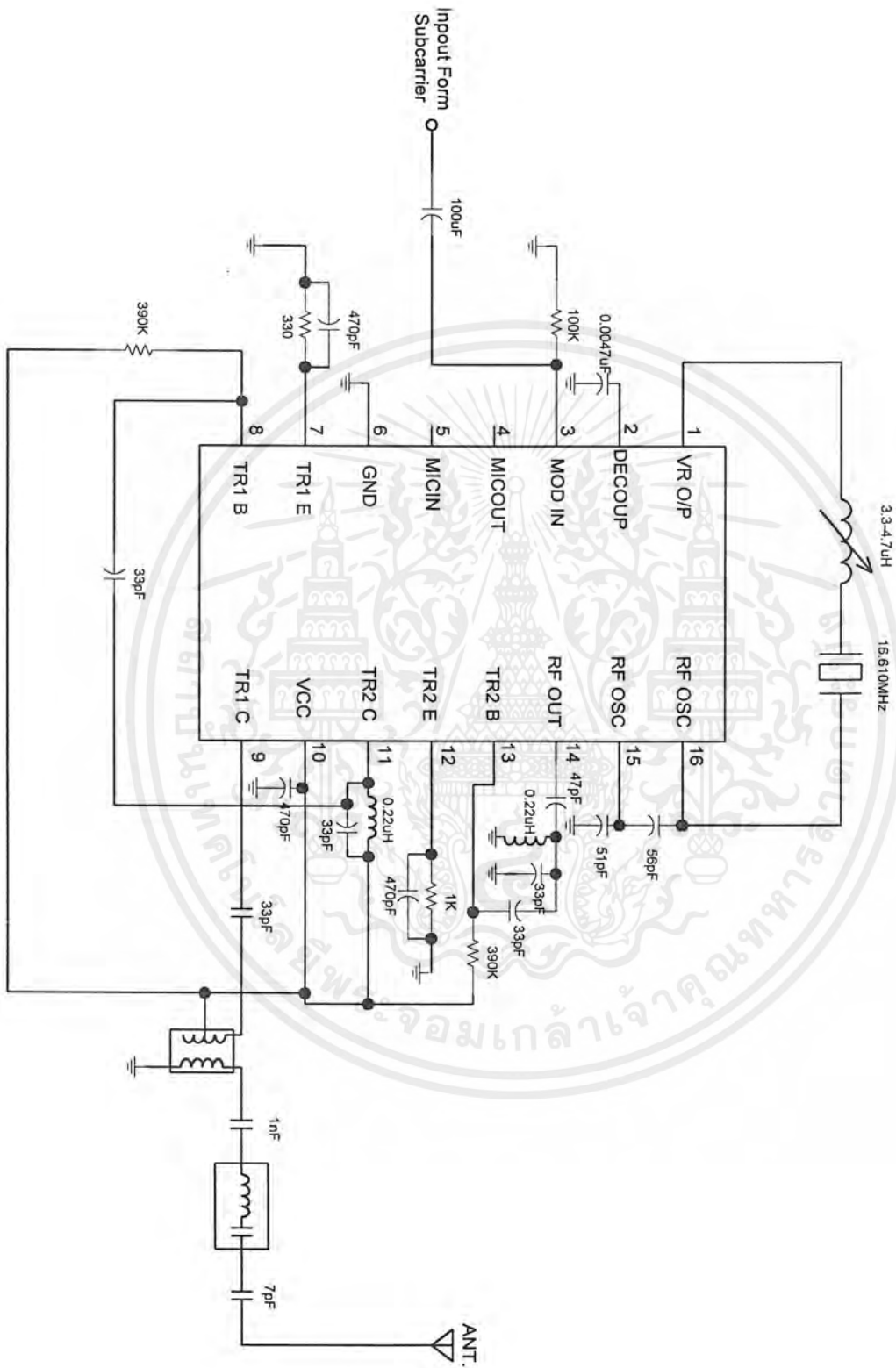




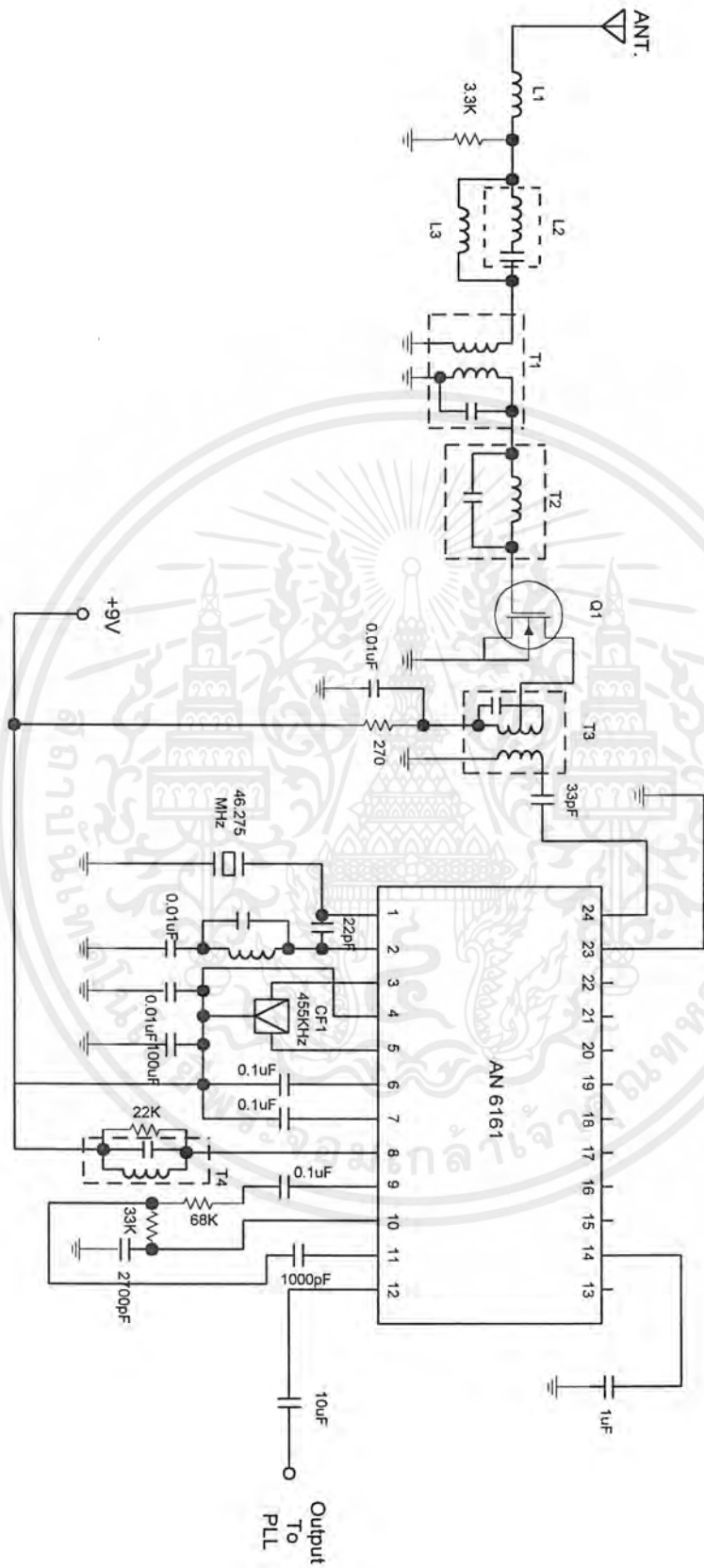
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



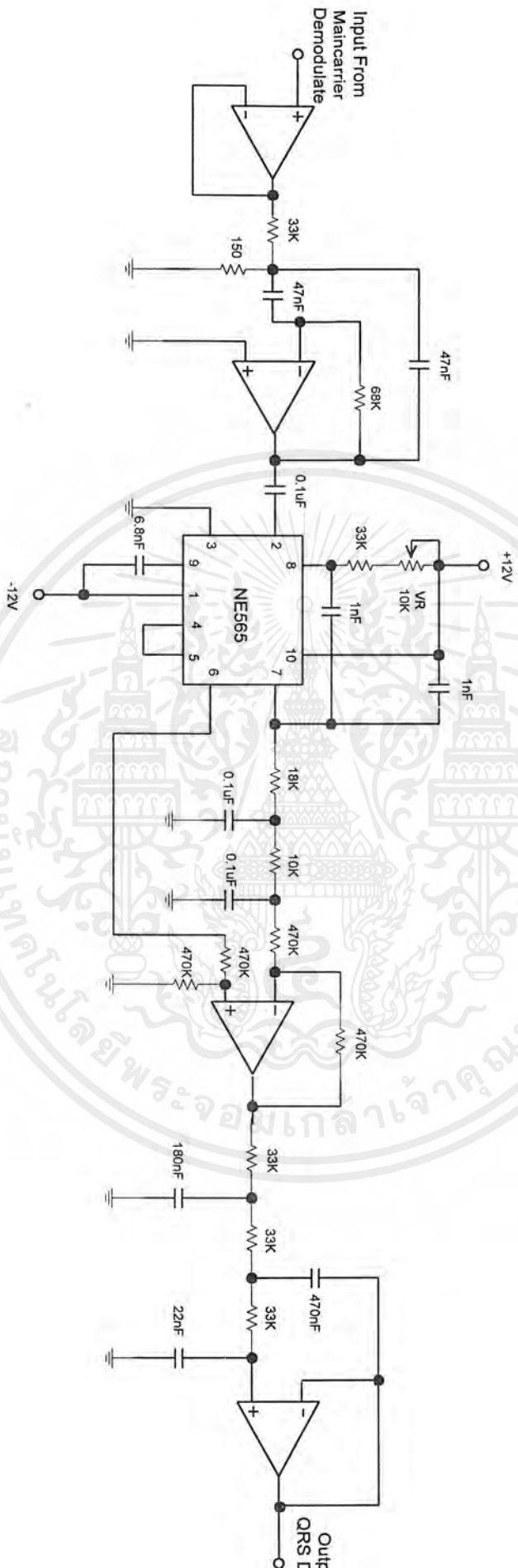
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



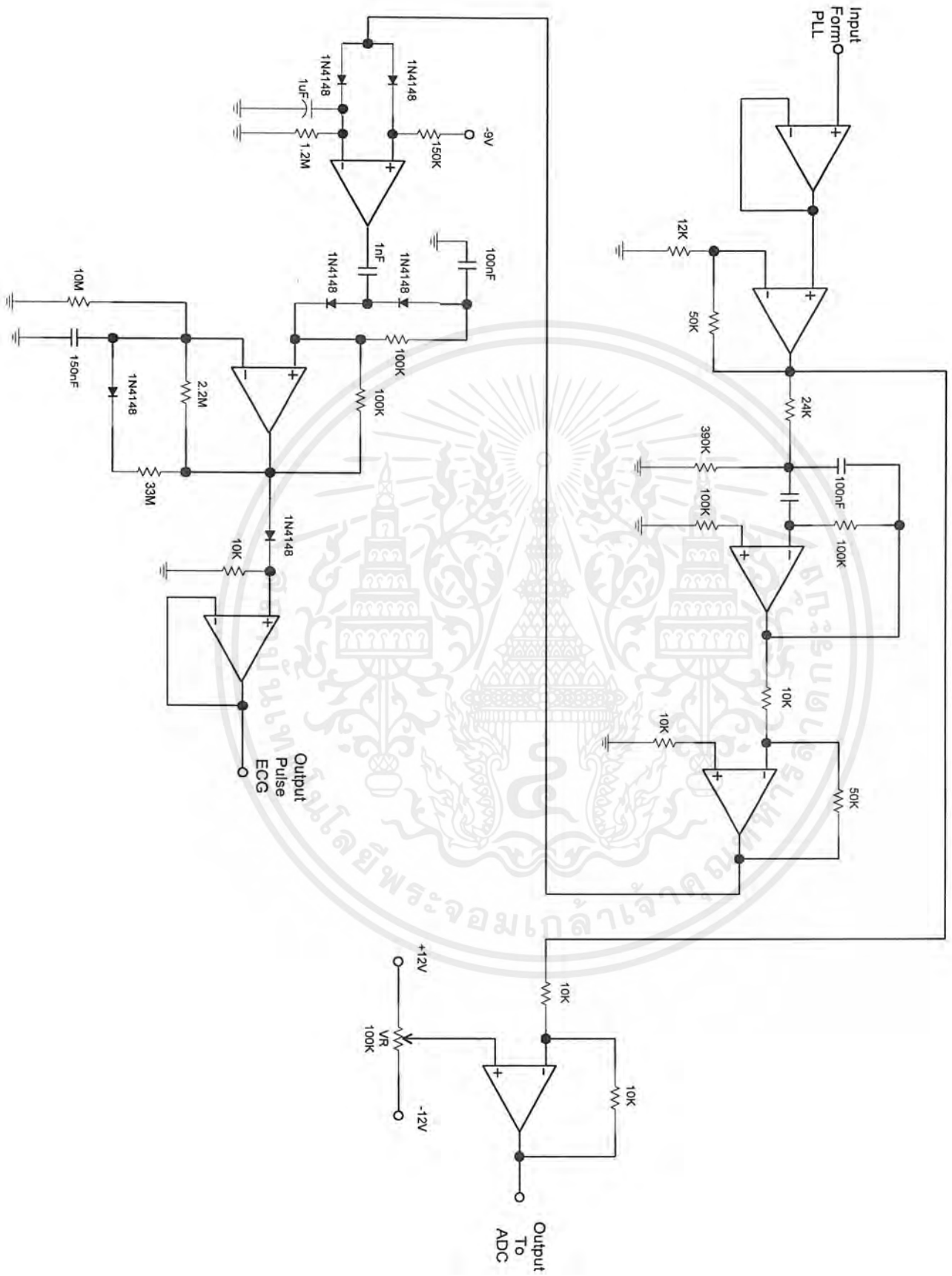
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



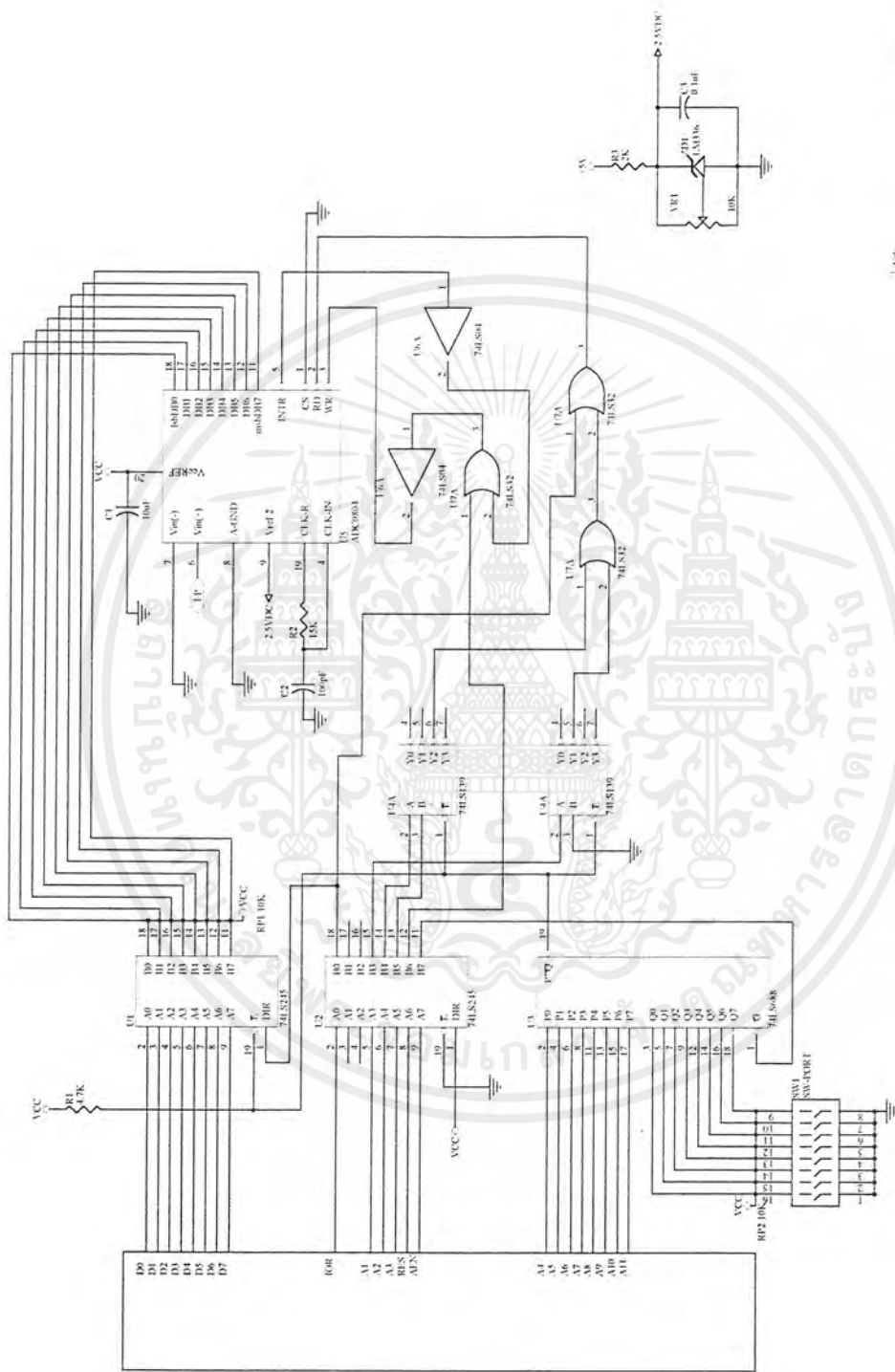
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

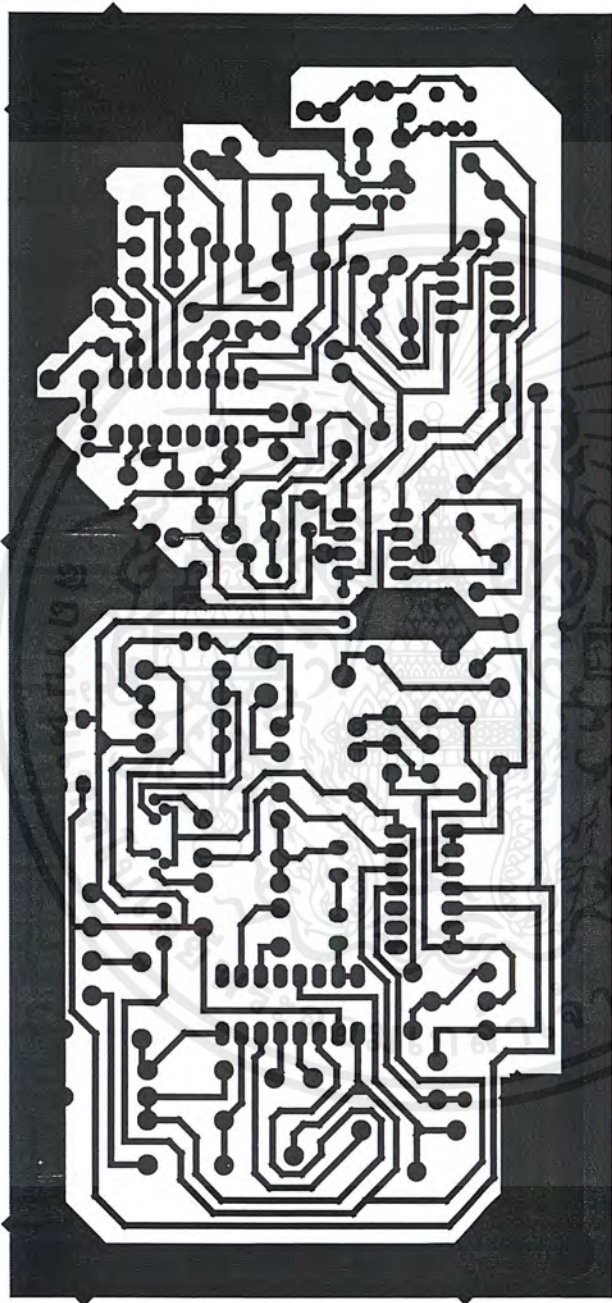


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

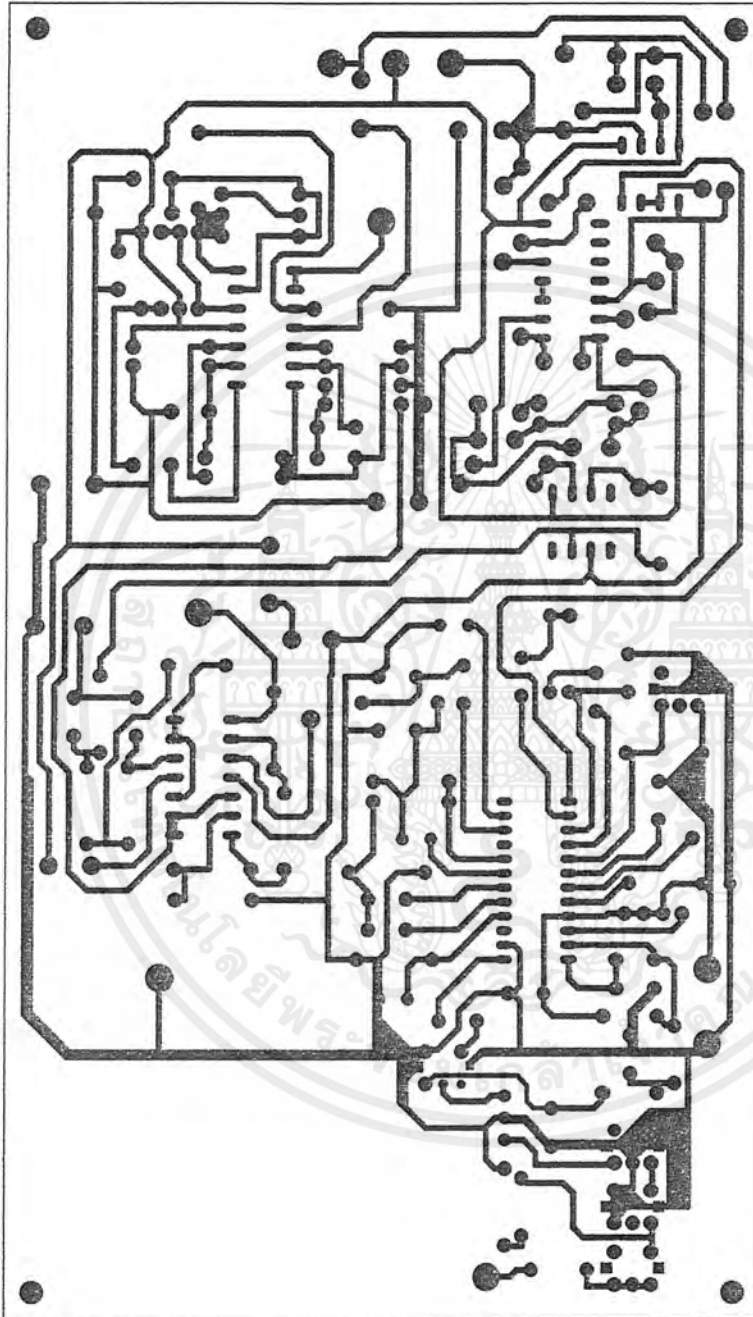


Title		ASALOGIC TO DIGITAL	
Size	Number	Author	Revision
II		T. Sris, 1999	
Date		Author of	
File		Drawn by	
		Subproject Homonymy	

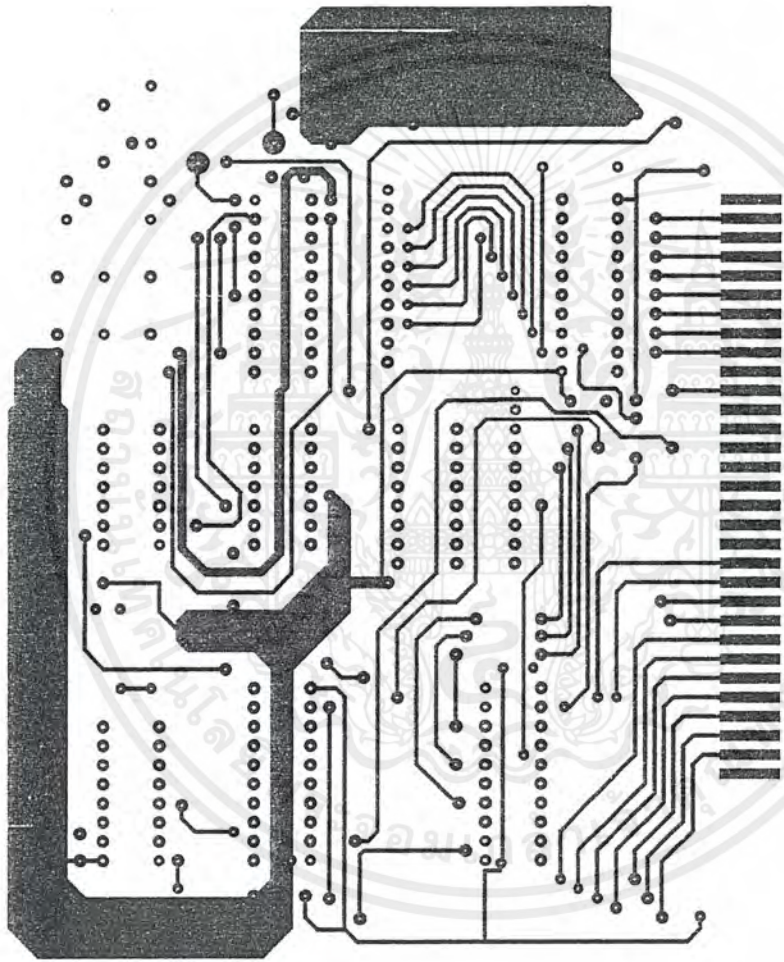
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



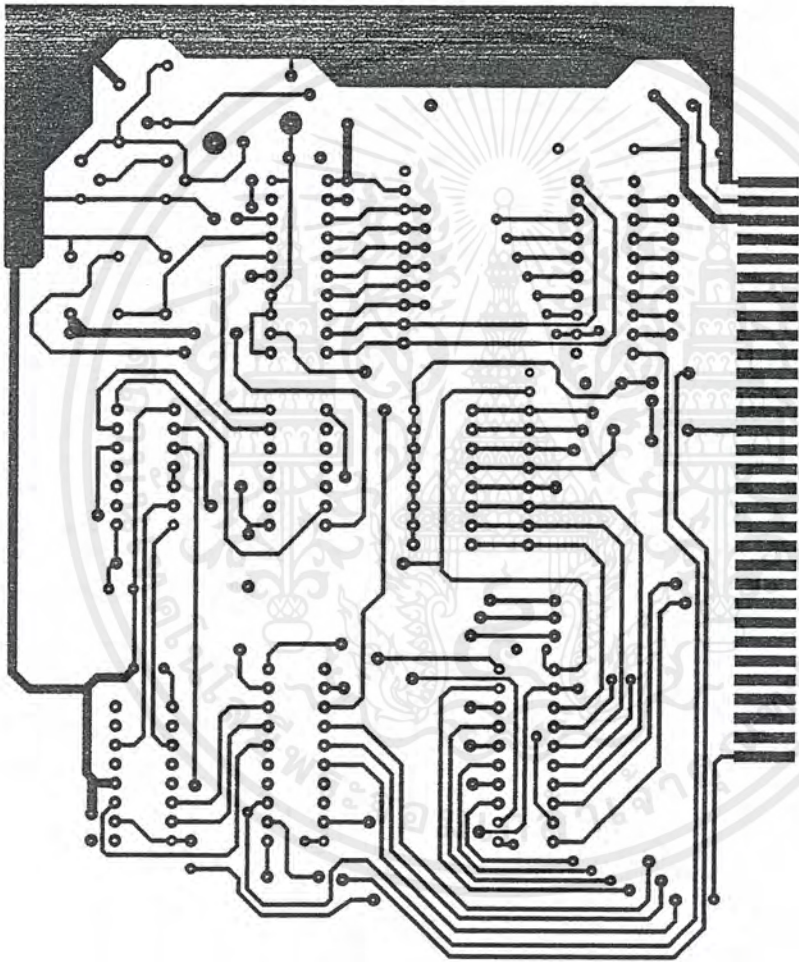
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### FEATURES

- Low Noise:  $0.3 \mu\text{V p-p}$  0.1 Hz to 10 Hz
- Low Nonlinearity: 0.003% ( $G = 1$ )
- High CMRR: 120 dB ( $G = 1000$ )
- Low Offset Voltage:  $50 \mu\text{V}$
- Low Offset Voltage Drift:  $0.5 \mu\text{V}/^\circ\text{C}$
- Gain Bandwidth Product: 25 MHz
- Pin Programmable Gains of 1, 10, 100, 1000
- Input Protection, Power On–Power Off
- No External Components Required
- Internally Compensated
- MIL-STD-883B and Chips Available
- 16-Pin Ceramic DIP and SOIC Packages and 20-Terminal Leadless Chip Carriers Available
- Available in Tape and Reel in Accordance with EIA-481A Standard
- Standard Military Drawing Also Available

### PRODUCT DESCRIPTION

The AD524 is a precision monolithic instrumentation amplifier designed for data acquisition applications requiring high accuracy under worst-case operating conditions. An outstanding combination of high linearity, high common mode rejection, low offset voltage drift, and low noise makes the AD524 suitable for use in many data acquisition systems.

The AD524 has an output offset voltage drift of less than  $25 \mu\text{V}/^\circ\text{C}$ , input offset voltage drift of less than  $0.5 \mu\text{V}/^\circ\text{C}$ , CMR above 90 dB at unity gain (120 dB at  $G = 1000$ ) and maximum nonlinearity of 0.003% at  $G = 1$ . In addition to the outstanding dc specifications the AD524 also has a 25 MHz gain bandwidth product ( $G = 100$ ). To make it suitable for high speed data acquisition systems the AD524 has an output slew rate of  $5 \text{ V}/\mu\text{s}$  and settles in  $15 \mu\text{s}$  to 0.01% for gains of 1 to 100.

As a complete amplifier the AD524 does not require any external components for fixed gains of 1, 10, 100 and 1,000. For other gain settings between 1 and 1000 only a single resistor is required. The AD524 input is fully protected for both power on and power off fault conditions.

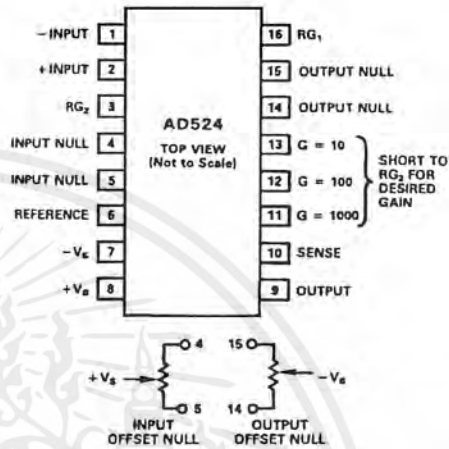
The AD524 IC instrumentation amplifier is available in four different versions of accuracy and operating temperature range. The economical "A" grade, the low drift "B" grade and lower drift, higher linearity "C" grade are specified from  $-25^\circ\text{C}$  to  $+85^\circ\text{C}$ . The "S" grade guarantees performance to specification over the extended temperature range  $-55^\circ\text{C}$  to  $+125^\circ\text{C}$ . Devices are available in 16-pin ceramic DIP and SOIC packages and a 20-terminal leadless chip carrier.

### REV. C

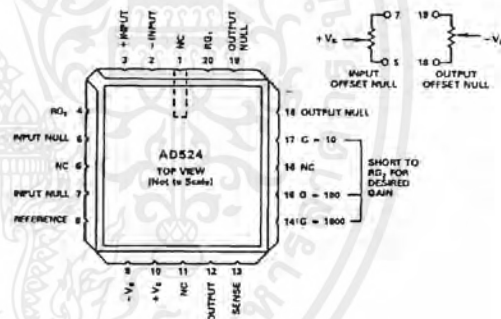
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

### CONNECTION DIAGRAMS

Ceramic (D) and SOIC (R) Packages



Leadless Chip Carrier (E) Package



### PRODUCT HIGHLIGHTS

1. The AD524 has guaranteed low offset voltage, offset voltage drift and low noise for precision high gain applications.
2. The AD524 is functionally complete with pin programmable gains of 1, 10, 100 and 1000, and single resistor programmable for any gain.
3. Input and output offset nulling terminals are provided for very high precision applications and to minimize offset voltage changes in gain ranging applications.
4. The AD524 is input protected for both power on and power off fault conditions.
5. The AD524 offers superior dynamic performance with a gain bandwidth product of 25 MHz, full power response of 75 kHz and a settling time of  $15 \mu\text{s}$  to 0.01% of a 20 V step ( $G = 100$ ).

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 617/329-4700 Fax: 617/326-8703

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AD524-SPECIFICATIONS (@ $V_S = \pm 15\text{ V}$ , $R_L = 2\text{ k}\Omega$ and $T_A = +25^\circ\text{C}$ unless otherwise noted)

Model	AD524A			AD524B			AD524C			AD524S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
<b>GAIN</b>													
Gain Equation (External Resistor Gain Programming)	$\left[\frac{40,000}{R_G} + 1\right] \pm 20\%$			$\left[\frac{40,000}{R_G} + 1\right] \pm 20\%$			$\left[\frac{40,000}{R_G} + 1\right] \pm 20\%$			$\left[\frac{40,000}{R_G} + 1\right] \pm 20\%$			
Gain Range (Pin Programmable)	1 to 1000			1 to 1000			1 to 1000			1 to 1000			
Gain Error <sup>1</sup>													
C = 1			$\pm 0.05$			$\pm 0.03$			$\pm 0.02$			$\pm 0.05$	%
C = 10			$\pm 0.25$			$\pm 0.15$			$\pm 0.1$			$\pm 0.25$	%
C = 100			$\pm 0.5$			$\pm 0.35$			$\pm 0.25$			$\pm 0.5$	%
C = 1000			$\pm 2.0$			$\pm 1.0$			$\pm 0.5$			$\pm 2.0$	%
Nonlinearity													
C = 1			$\pm 0.01$			$\pm 0.005$			$\pm 0.003$			$\pm 0.01$	%
C = 10, 100			$\pm 0.01$			$\pm 0.005$			$\pm 0.003$			$\pm 0.01$	%
C = 1000			$\pm 0.01$			$\pm 0.01$			$\pm 0.01$			$\pm 0.01$	%
Gain vs. Temperature													
C = 1			5			5			5			5	ppm/ $^\circ\text{C}$
C = 10			15			10			10			10	ppm/ $^\circ\text{C}$
C = 100			35			25			25			25	ppm/ $^\circ\text{C}$
C = 1000			100			50			50			50	ppm/ $^\circ\text{C}$
<b>VOLTAGE OFFSET (May be Nulled)</b>													
Input Offset Voltage vs. Temperature			250			100			50			100	$\mu\text{V}$
Output Offset Voltage vs. Temperature			5			0.75			0.5			2.0	$\mu\text{V}/^\circ\text{C}$
Offset Referred to the Input vs. Supply			100			50			25			50	$\mu\text{V}/^\circ\text{C}$
C = 1	70			75			80			75			dB
C = 10	85			95			100			95			dB
C = 100	95			105			110			105			dB
C = 1000	100			110			115			110			dB
<b>INPUT CURRENT</b>													
Input Bias Current vs. Temperature			$\pm 50$			$\pm 25$			$\pm 15$			$\pm 50$	nA
Input Offset Current vs. Temperature	$\pm 100$			$\pm 100$			$\pm 100$			$\pm 100$			pA/ $^\circ\text{C}$
			$\pm 35$			$\pm 15$			$\pm 10$			$\pm 35$	nA
													pA/ $^\circ\text{C}$
<b>INPUT</b>													
Input Impedance													
Differential Resistance			$10^9$			$10^9$			$10^9$			$10^9$	$\Omega$
Differential Capacitance			10			10			10			10	pF
Common-Mode Resistance			$10^9$			$10^9$			$10^9$			$10^9$	$\Omega$
Common-Mode Capacitance			10			10			10			10	pF
Input Voltage Range													
Max Differ. Input Linear ( $V_{DL}$ ) <sup>2</sup>	$\pm 10$			$\pm 10$			$\pm 10$			$\pm 10$			V
Max Common-Mode Linear ( $V_{CM}$ )													V
Common-Mode Rejection dc to 60 Hz with 1 k $\Omega$ Source Imbalance			$12\text{ V} - \left(\frac{G}{2} \times V_D\right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D\right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D\right)$			$12\text{ V} - \left(\frac{G}{2} \times V_D\right)$	
C = 1	70			75			80			70			dB
C = 10	90			95			100			90			dB
C = 100	100			105			110			100			dB
C = 1000	110			115			120			110			dB
<b>OUTPUT RATING</b>													
$V_{OUT}$ , $R_L = 2\text{ k}\Omega$			$\pm 10$			$\pm 10$			$\pm 10$			$\pm 10$	V
<b>DYNAMIC RESPONSE</b>													
Small Signal - 3 dB													
C = 1			1			1			1			1	MHz
C = 10			400			400			400			400	kHz
C = 100			150			150			150			150	kHz
C = 1000			25			25			25			25	kHz
Slew Rate			5.0			5.0			5.0			5.0	V/ $\mu\text{s}$
Settling Time to 0.01%, 20 V Step													
C = 1 to 100			15			15			15			15	$\mu\text{s}$
C = 1000			75			75			75			75	$\mu\text{s}$
<b>NOISE</b>													
Voltage Noise, 1 kHz													
R.T.I.			7			7			7			7	nV/ $\sqrt{\text{Hz}}$
R.T.O.			90			90			90			90	nV/ $\sqrt{\text{Hz}}$
R.T.I., 0.1 Hz to 10 Hz													
C = 1			15			15			15			15	$\mu\text{V}$ p-p
C = 10			2			2			2			2	$\mu\text{V}$ p-p
C = 100, 1000			0.3			0.3			0.3			0.3	$\mu\text{V}$ p-p
Current Noise													
0.1 Hz to 10 Hz			60			60			60			60	pA p-p

Model	AD524A			AD524B			AD524C			AD524S			Units
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
<b>SENSE INPUT</b>													
$R_{IN}$		20		20			20			20			$k\Omega \pm 20\%$
$I_{IN}$		15		15			15			15			$\mu A$
Voltage Range	$\pm 10$			$\pm 10$			$\pm 10$			$\pm 10$			V
Gain to Output		1		1			1			1			%
<b>REFERENCE INPUT</b>													
$R_{IN}$		40		40			40			40			$k\Omega \pm 20\%$
$I_{IN}$		15		15			15			15			$\mu A$
Voltage Range	$\pm 10$			$\pm 10$			10			10			V
Gain to Output		1		1			1			1			%
<b>TEMPERATURE RANGE</b>													
Specified Performance	-25		+85	-25		+85	-25		+85	-55		+125	$^{\circ}C$
Storage	-65		+150	-65		+150	-65		+150	-65		+150	$^{\circ}C$
<b>POWER SUPPLY</b>													
Power Supply Range	$\pm 6$	$\pm 15$	$\pm 18$	$\pm 6$	$\pm 15$	$\pm 18$	$\pm 6$	$\pm 15$	$\pm 18$	$\pm 6$	$\pm 15$	$\pm 18$	V
Quiescent Current		3.5	5.0		3.5	5.0		3.5	5.0		3.5	5.0	mA

**NOTES**  
<sup>1</sup>Does not include effects of external resistor  $R_G$ .  
<sup>2</sup> $V_{OL}$  is the maximum differential input voltage at  $G = 1$  for specified nonlinearity.  
 $V_{DL}$  at the maximum =  $10V/G$ .  
 $V_D$  = Actual differential input voltage.  
 Example:  $G = 10$ ,  $V_D = 0.50$ .  
 $V_{CM} = 12V - (10/2 \times 0.50V) = 9.5V$ .

Specification subject to change without notice.  
 All min and max specifications are guaranteed. Specifications shown in **boldface** are tested on all production units at final electrical test. Results from those tests are used to calculate outgoing quality levels.

### ABSOLUTE MAXIMUM RATINGS<sup>1</sup>

Supply Voltage	$\pm 18V$
Internal Power Dissipation	450 mW
Input Voltage <sup>2</sup>	
(Either Input Simultaneously) $ V_{IN}  +  V_S $	$< 36V$
Output Short Circuit Duration	Indefinite
Storage Temperature Range	
(R)	$-65^{\circ}C$ to $+125^{\circ}C$
(D, E)	$-65^{\circ}C$ to $+150^{\circ}C$
Operating Temperature Range	
AD524A/B/C	$-25^{\circ}C$ to $+85^{\circ}C$
AD524S	$-55^{\circ}C$ to $+125^{\circ}C$
Lead Temperature (Soldering 60 secs)	$+300^{\circ}C$

### NOTES

<sup>1</sup>Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational section of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.  
<sup>2</sup>Max input voltage specification refers to maximum voltage to which either input terminal may be raised with or without device power applied. For example, with  $\pm 18V$  supplies max  $V_{IN}$  is  $\pm 18V$  volts, with zero supply voltage max  $V_{IN}$  is  $\pm 36V$  volts.

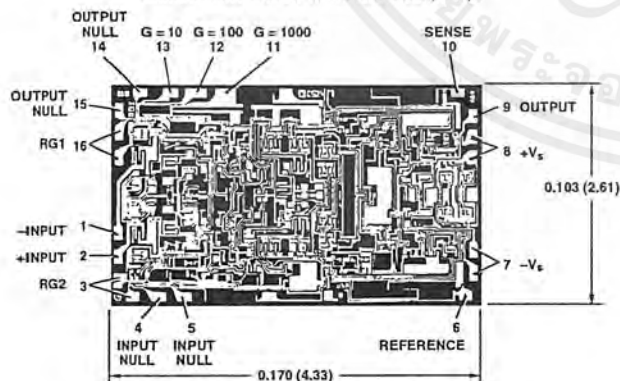
### ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
AD524AD	$-40^{\circ}C$ to $+85^{\circ}C$	16-Pin Ceramic DIP	D-16
AD524AE	$-40^{\circ}C$ to $+85^{\circ}C$	20-Pin Leadless Chip Carrier	E-20A
AD524AR-16	$-40^{\circ}C$ to $+85^{\circ}C$	16-Pin Gull-Wing SOIC	R-16
AD524AR-16-REEL	$-40^{\circ}C$ to $+85^{\circ}C$	Tape & Reel Packaging	
AD524BD	$-40^{\circ}C$ to $+85^{\circ}C$	16-Pin Ceramic DIP	D-16
AD524BE	$-40^{\circ}C$ to $+85^{\circ}C$	20-Pin Leadless Chip Carrier	E-20A
AD524CD	$-40^{\circ}C$ to $+85^{\circ}C$	16-Pin Ceramic DIP	D-16
AD524SD	$-55^{\circ}C$ to $+125^{\circ}C$	16-Pin Ceramic DIP	D-16
AD524SD/883B	$-55^{\circ}C$ to $+125^{\circ}C$	16-Pin Ceramic DIP	D-16
5962-8853901EA <sup>1</sup>	$-55^{\circ}C$ to $+125^{\circ}C$	16-Pin Ceramic DIP	D-16
AD524SE/883B	$-55^{\circ}C$ to $+125^{\circ}C$	20-Pin Leadless Chip Carrier	E-20A
AD524ACHIPS	$-40^{\circ}C$ to $+85^{\circ}C$	Die	
AD524SCHIPS	$-55^{\circ}C$ to $+125^{\circ}C$	Die	

<sup>1</sup>Refer to official DESC drawing for tested specifications.

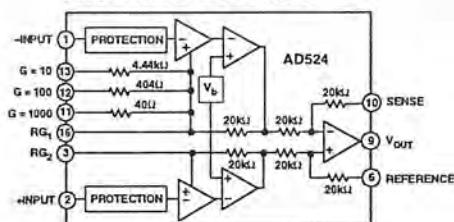
### METALIZATION PHOTOGRAPH

Contact factory for latest dimensions.  
 Dimensions shown in inches and (mm).



PAD NUMBERS CORRESPOND TO PIN NUMBERS FOR THE D-16 AND R-16 16-PIN CERAMIC PACKAGES.

### FUNCTIONAL BLOCK DIAGRAM



### CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD524 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



REV. C เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ -3- ตรีศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# AD524-Typical Characteristics

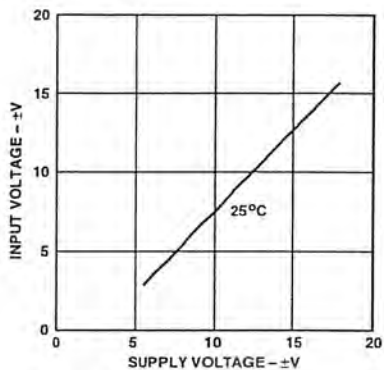


Figure 1. Input Voltage Range vs. Supply Voltage,  $G = 1$

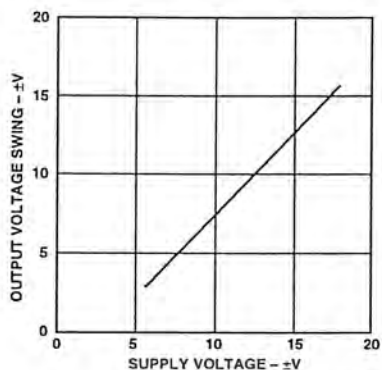


Figure 2. Output Voltage Swing vs. Supply Voltage

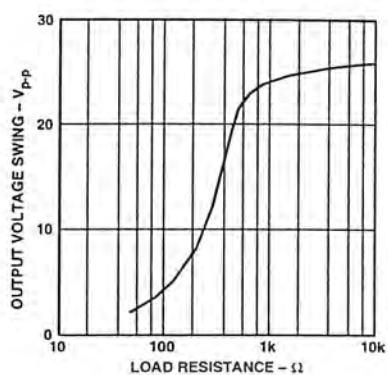


Figure 3. Output Voltage Swing vs. Load Resistance

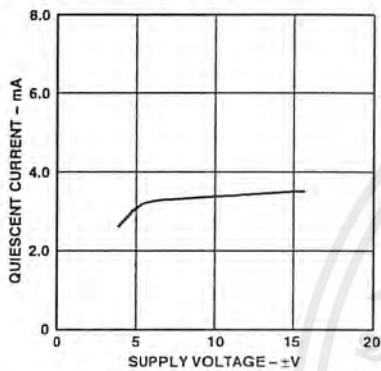


Figure 4. Quiescent Current vs. Supply Voltage

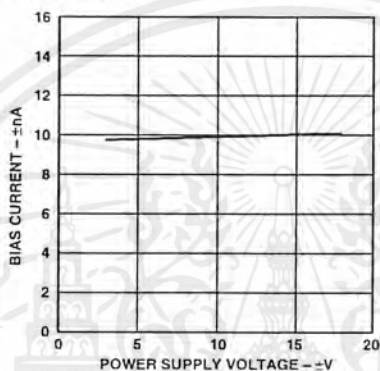


Figure 5. Input Bias Current vs. Supply Voltage

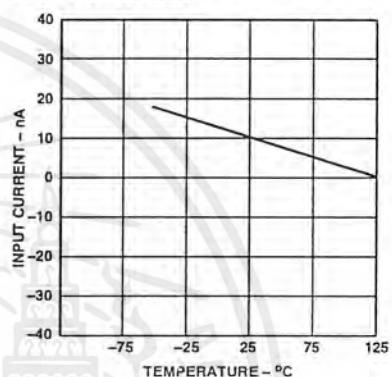


Figure 6. Input Bias Current vs. Temperature

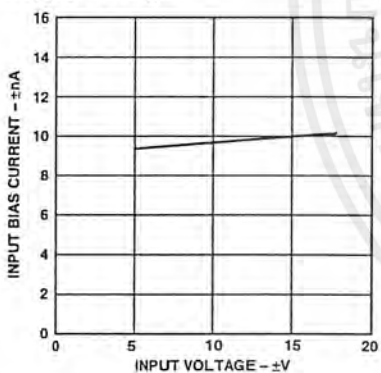


Figure 7. Input Bias Current vs. CMV

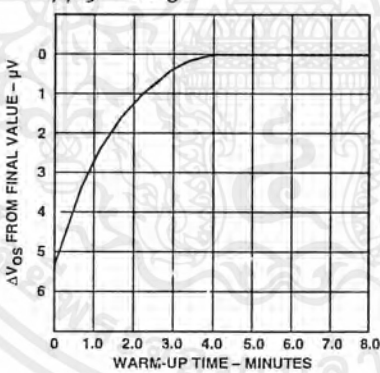


Figure 8. Offset Voltage, RTI, Turn On Drift

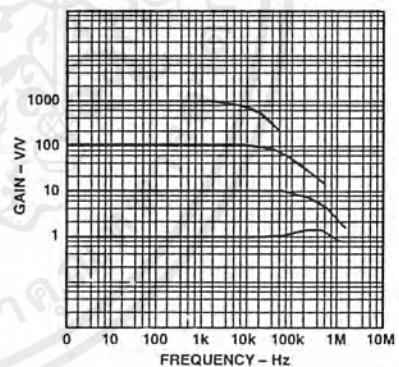


Figure 9. Gain vs. Frequency

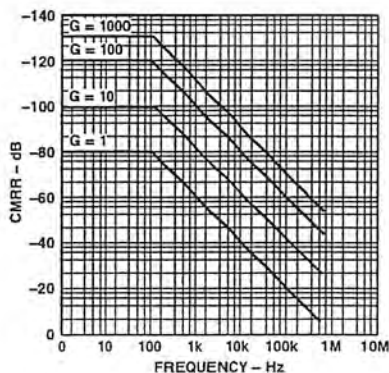


Figure 10. CMRR vs. Frequency RTI, Zero to 1k Source Imbalance

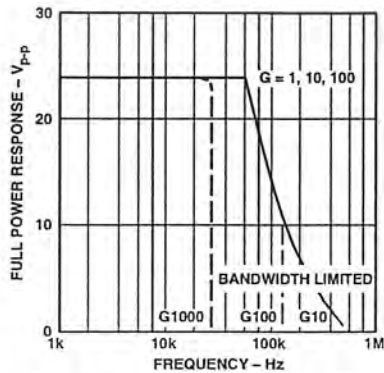


Figure 11. Large Signal Frequency Response

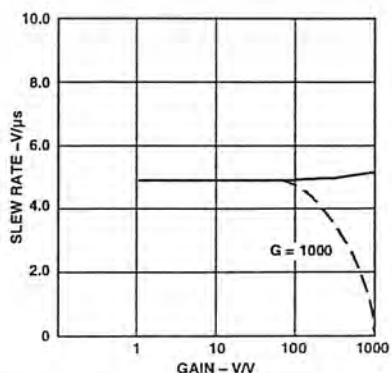


Figure 12. Slew Rate vs. Gain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ - 4 - เพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ REV. C

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

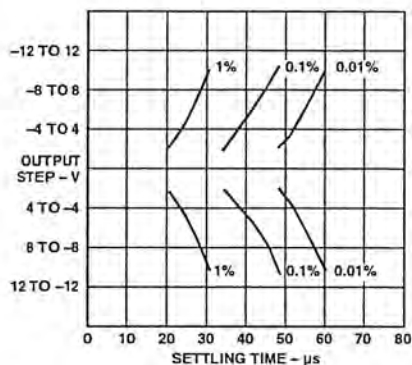


Figure 25. Settling Time Gain = 1000

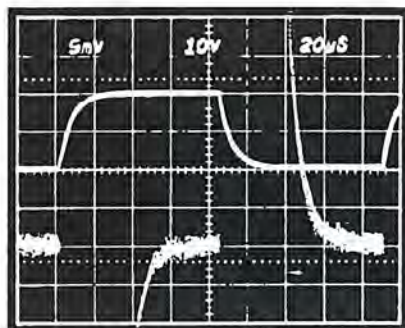


Figure 26. Large Signal Pulse Response and Settling Time  $G = 1000$

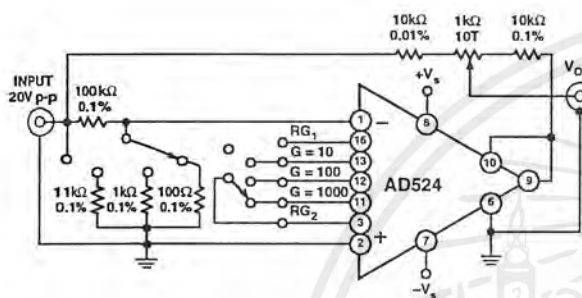


Figure 27. Settling Time Test Circuit

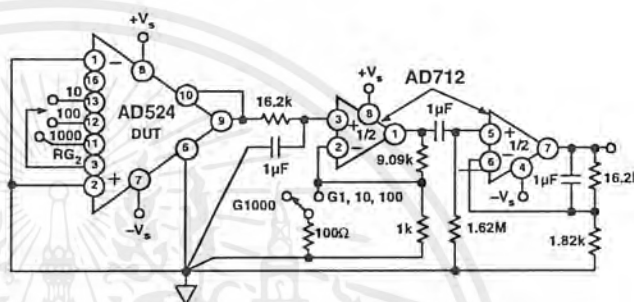


Figure 28. Noise Test Circuit

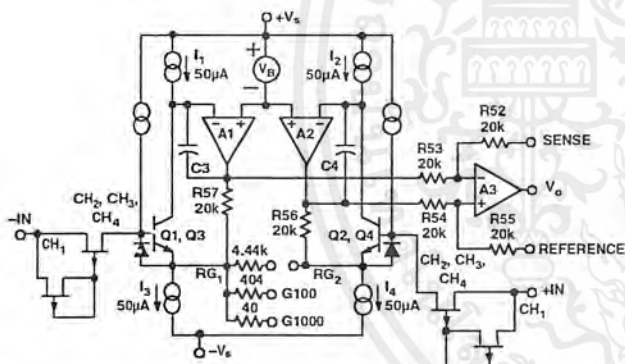


Figure 29. Simplified Circuit of Amplifier; Gain is Defined as  $((R56 + R57)/R_G) + 1$ . For a Gain of 1,  $R_G$  is an Open Circuit

## Theory of Operation

The AD524 is a monolithic instrumentation amplifier based on the classic 3 op amp circuit. The advantage of monolithic construction is the closely matched components that enhance the performance of the input preamp. The preamp section develops the programmed gain by the use of feedback concepts. The programmed gain is developed by varying the value of  $R_C$  (smaller values increase the gain) while the feedback forces the collector currents  $Q1$ ,  $Q2$ ,  $Q3$  and  $Q4$  to be constant which impresses the input voltage across  $R_C$ .

As  $R_C$  is reduced to increase the programmed gain, the transconductance of the input preamp increases to the transconductance of the input transistors. This has three important advantages. First, this approach allows the circuit to achieve a very high open loop gain of  $3 \times 10^8$  at a programmed gain of 1000 thus reducing gain related errors to a negligible 30ppm. Second,

the gain bandwidth product which is determined by  $C3$  or  $C4$  and the input transconductance, reaches 25 MHz. Third, the input voltage noise reduces to a value determined by the collector current of the input transistors for an RTI noise of  $7 \text{ nV}/\sqrt{\text{Hz}}$  at  $G = 1000$ .

### INPUT PROTECTION

As interface amplifiers for data acquisition systems, instrumentation amplifiers are often subjected to input overloads, i.e., voltage levels in excess of the full scale for the selected gain range. At low gains, 10 or less, the gain resistor acts as a current limiting element in series with the inputs. At high gains the lower value of  $R_C$  will not adequately protect the inputs from excessive currents. Standard practice would be to place series limiting resistors in each input, but to limit input current to below 5 mA with a full differential overload (36 V) would require over 7k of resistance which would add  $10 \text{ nV}/\sqrt{\text{Hz}}$  of noise. To provide both input protection and low noise a special series protect FET was used.

A unique FET design was used to provide a bidirectional current limit, thereby, protecting against both positive and negative overloads. Under nonoverload conditions, three channels  $CH_2$ ,  $CH_3$ ,  $CH_4$ , act as a resistance ( $\approx 1 \text{ k}\Omega$ ) in series with the input as before. During an overload in the positive direction, a fourth channel,  $CH_1$ , acts as a small resistance ( $\approx 3 \text{ k}\Omega$ ) in series with the gate, which draws only the leakage current, and the FET limits  $I_{DSS}$ . When the FET enhances under a negative overload, the gate current must go through the small FET formed by  $CH_1$  and when this FET goes into saturation, the gate current is limited and the main FET will go into controlled enhancement. The bidirectional limiting holds the maximum input current to 3 mA over the 36 V range.

**INPUT OFFSET AND OUTPUT OFFSET**

Voltage offset specifications are often considered a figure of merit for instrumentation amplifiers. While initial offset may be adjusted to zero, shifts in offset voltage due to temperature variations will cause errors. Intelligent systems can often correct for this factor with an auto-zero cycle, but there are many small-signal high-gain applications that don't have this capability.

Voltage offset and drift comprise two components each; input and output offset and offset drift. Input offset is that component of offset that is directly proportional to gain i.e., input offset as measured at the output at  $G = 100$  is 100 times greater than at  $G = 1$ . Output offset is independent of gain. At low gains, output offset drift is dominant, while at high gains input offset drift dominates. Therefore, the output offset voltage drift is normally specified as drift at  $G = 1$  (where input effects are insignificant), while input offset voltage drift is given by drift specification at a high gain (where output offset effects are negligible). All input-related numbers are referred to the input (RTI) which is to say that the effect on the output is "G" times larger. Voltage offset vs. power supply is also specified at one or more gain settings and is also RTI.

By separating these errors, one can evaluate the total error independent of the gain setting used. In a given gain configuration both errors can be combined to give a total error referred to the input (R.T.I.) or output (R.T.O.) by the following formula:

Total Error R.T.I. = input error + (output error/gain)

Total Error R.T.O. = (Gain × input error) + output error

As an illustration, a typical AD524 might have a +250  $\mu$ V output offset and a -50  $\mu$ V input offset. In a unity gain configuration, the total output offset would be 200  $\mu$ V or the sum of the two. At a gain of 100, the output offset would be -4.75 mV or: +250  $\mu$ V + 100(-50  $\mu$ V) = -4.75 mV.

The AD524 provides for both input and output offset adjustment. This simplifies very high precision applications and minimize offset voltage changes in switched gain applications. In such applications the input offset is adjusted first at the highest programmed gain, then the output offset is adjusted at  $G = 1$ .

**GAIN**

The AD524 has internal high accuracy pretrimmed resistors for pin programmable gain of 1, 10, 100 and 1000. One of the preset gains can be selected by pin strapping the appropriate gain terminal and  $RG_2$  together (for  $G = 1$   $RG_2$  is not connected).

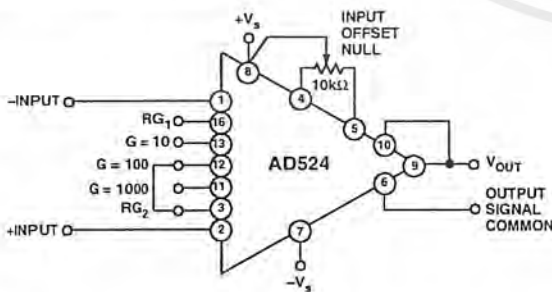


Figure 30. Operating Connections for  $G = 100$

The AD524 can be configured for gains other than those that are internally preset; there are two methods to do this. The first method uses just an external resistor connected between pins 3

and 16 which programs the gain according to the formula

$$R_C = \frac{40k}{G-1}$$

(see Figure 31). For best results  $R_C$  should be a

precision resistor with a low temperature coefficient. An external  $R_C$  affects both gain accuracy and gain drift due to the mismatch between it and the internal thin-film resistors. Gain accuracy is determined by the tolerance of the external  $R_C$  and the absolute accuracy of the internal resistors ( $\pm 20\%$ ). Gain drift is determined by the mismatch of the temperature coefficient of  $R_C$  and the temperature coefficient of the internal resistors (- 50 ppm/ $^{\circ}$ C typ).

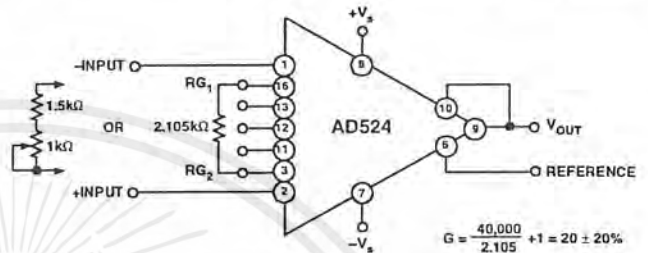


Figure 31. Operating Connections for  $G = 20$

The second technique uses the internal resistors in parallel with an external resistor (Figure 32). This technique minimizes the gain adjustment range and reduces the effects of temperature coefficient sensitivity.

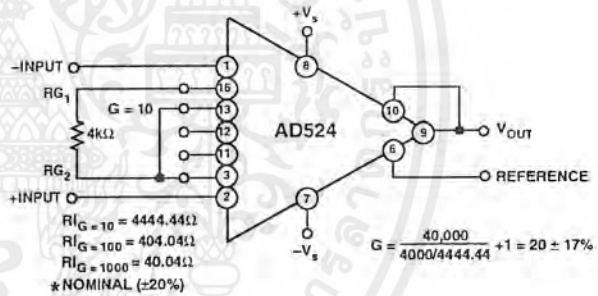


Figure 32. Operating Connections for  $G = 20$ , Low Gain T.C. Technique

The AD524 may also be configured to provide gain in the output stage. Figure 33 shows an H pad attenuator connected to the reference and sense lines of the AD524.  $R_1$ ,  $R_2$  and  $R_3$  should be made as low as possible to minimize the gain variation and reduction of CMRR. Varying  $R_2$  will precisely set the gain without affecting CMRR. CMRR is determined by the match of  $R_1$  and  $R_3$ .

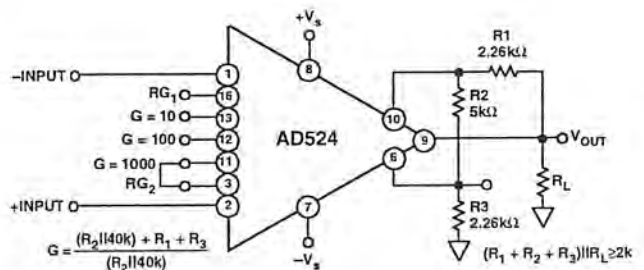


Figure 33. Gain of 2000

# AD524

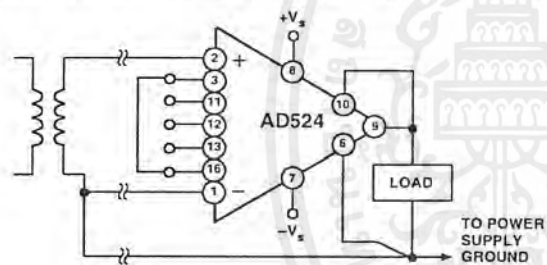
Table I. Output Gain Resistor Values

Output Gain	R2	R1, R3	Nominal Gain
2	5 kΩ	2.26 kΩ	2.02
5	1.05 kΩ	2.05 kΩ	5.01
10	1 kΩ	4.42 kΩ	10.1

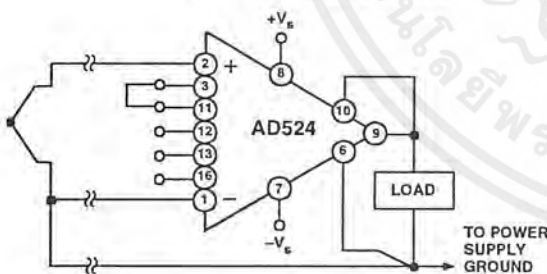
## INPUT BIAS CURRENTS

Input bias currents are those currents necessary to bias the input transistors of a dc amplifier. Bias currents are an additional source of input error and must be considered in a total error budget. The bias currents when multiplied by the source resistance appear as an offset voltage. What is of concern in calculating bias current errors is the change in bias current with respect to signal voltage and temperature. Input offset current is the difference between the two input bias currents. The effect of offset current is an input offset voltage whose magnitude is the offset current times the source impedance imbalance.

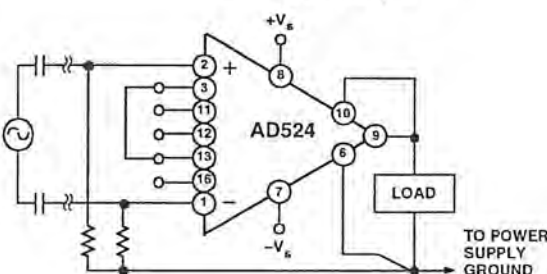
Although instrumentation amplifiers have differential inputs, there must be a return path for the bias currents. If this is not provided, those currents will charge stray capacitances, causing the output to drift uncontrollably or to saturate. Therefore, when amplifying "floating" input sources such as transformers and thermocouples, as well as ac-coupled sources, there must still be a dc path from each input to ground.



a. Transformer Coupled



b. Thermocouple



c. AC Coupled

Figure 34. Indirect Ground Returns for Bias Currents

## COMMON-MODE REJECTION

Common-mode rejection is a measure of the change in output voltage when both inputs are changed equal amounts. These specifications are usually given for a full-range input voltage change and a specified source imbalance. "Common-Mode Rejection Ratio" (CMRR) is a ratio expression while "Common-Mode Rejection" (CMR) is the logarithm of that ratio. For example, a CMRR of 10,000 corresponds to a CMR of 80 dB.

In an instrumentation amplifier, ac common-mode rejection is only as good as the differential phase shift. Degradation of ac common-mode rejection is caused by unequal drops across differing track resistances and a differential phase shift due to varied stray capacitances or cable capacitances. In many applications shielded cables are used to minimize noise. This technique can create common mode rejection errors unless the shield is properly driven. Figures 35 and 36 shows active data guards which are configured to improve ac common mode rejection by "bootstrapping" the capacitances of the input cabling, thus minimizing differential phase shift.

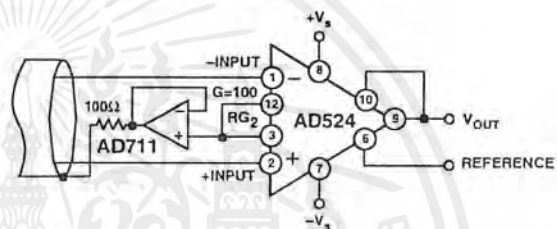


Figure 35. Shield Driver,  $G \geq 100$

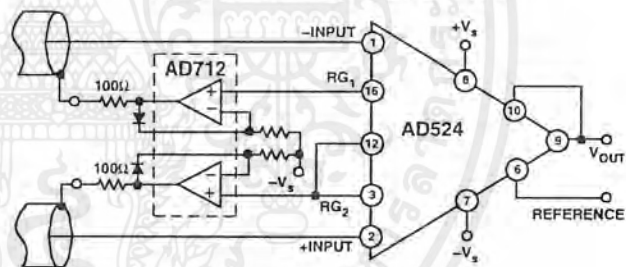


Figure 36. Differential Shield Driver

## GROUNDING

Many data-acquisition components have two or more ground pins which are not connected together within the device. These grounds must be tied together at one point, usually at the system power-supply ground. Ideally, a single solid ground would be desirable. However, since current flows through the ground

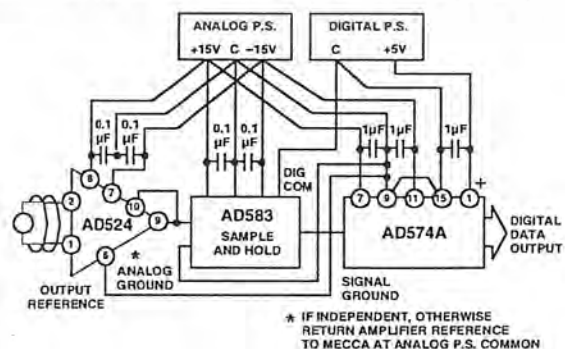


Figure 37. Basic Grounding Practice

# AD524

The AD524 can also be connected for gain in the output stage. Figure 42 shows an AD547 used as an active attenuator in the output amplifier's feedback loop. The active attenuation presents a very low impedance to the feedback resistors therefore minimizing the common rejection ratio degradation.

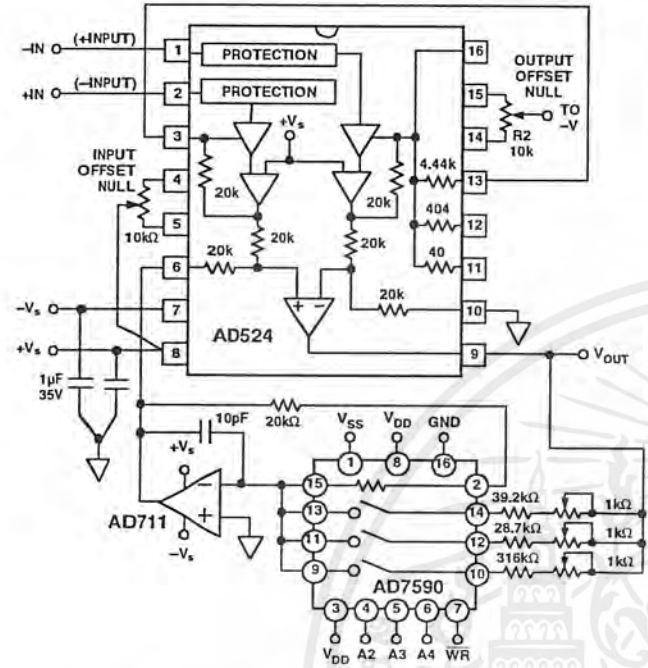


Figure 42. Programmable Output Gain

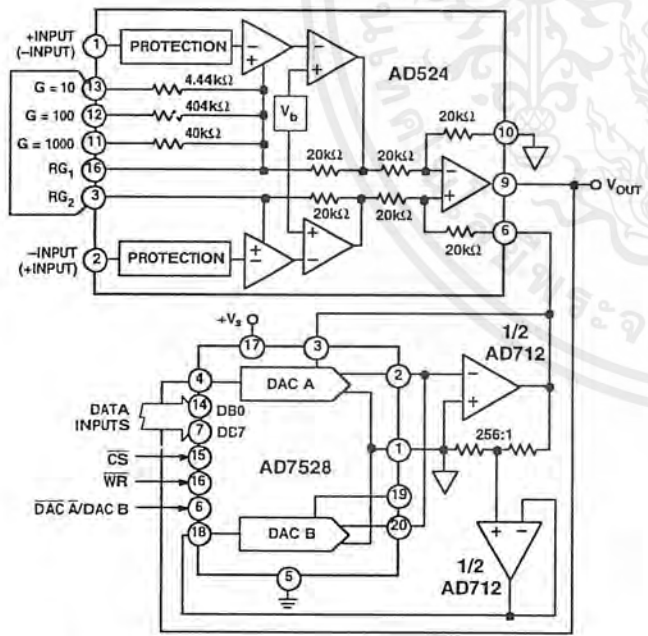


Figure 43. Programmable Output Gain Using a DAC

Another method for developing the switching scheme is to use a DAC. The AD7528 dual DAC which acts essentially as a pair of switched resistive attenuators having high analog linearity and

symmetrical bipolar transmission is ideal in this application. The multiplying DAC's advantage is that it can handle inputs of either polarity or zero without affecting the programmed gain. The circuit shown uses an AD7528 to set the gain (DAC A) and to perform a fine adjustment (DAC B).

## AUTO-ZERO CIRCUITS

In many applications it is necessary to provide very accurate data in high gain configurations. At room temperature the offset effects can be nulled by the use of offset trim pots. Over the operating temperature range, however, offset nulling becomes a problem. The circuit of Figure 44 show a CMOS DAC operating in the bipolar mode and connected to the reference terminal to provide software controllable offset adjustments.

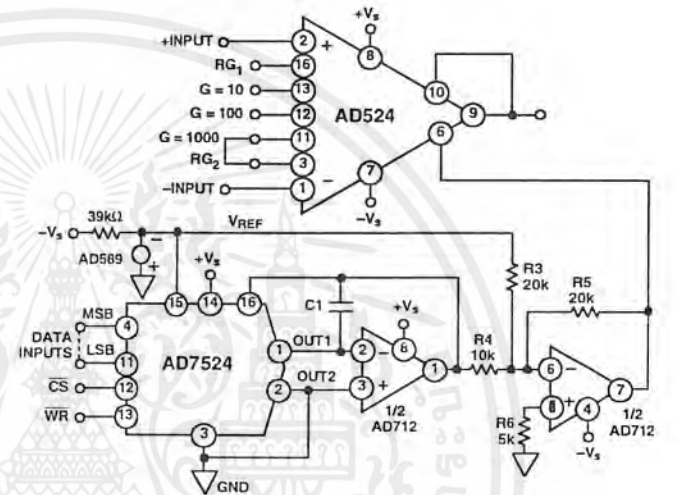


Figure 44. Software Controllable Offset

In many applications complex software algorithms for auto-zero applications are not available. For those applications Figure 45 provides a hardware solution.

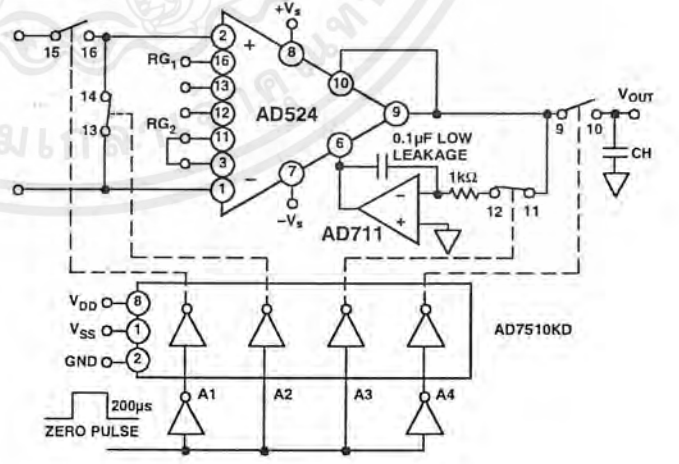


Figure 45. Auto-Zero Circuit

## ADC0801/ADC0802/ADC0803/ADC0804/ADC0805 8-Bit $\mu$ P Compatible A/D Converters

### General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE® output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

### Features

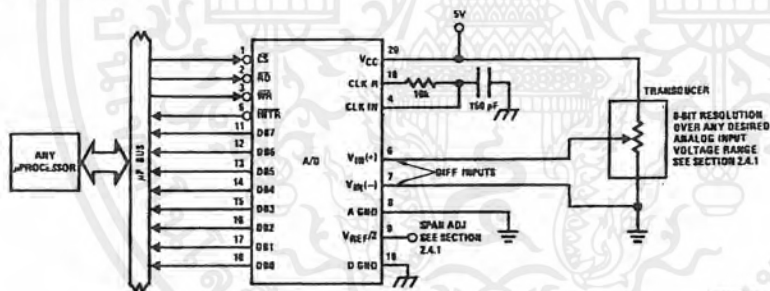
- Compatible with 8080  $\mu$ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5  $V_{DC}$ , 2.5  $V_{DC}$ , or analog span adjusted voltage reference

### Key Specifications

- Resolution: 8 bits
- Total error:  $\pm 1/4$  LSB,  $\pm 1/2$  LSB and  $\pm 1$  LSB
- Conversion time: 100  $\mu$ s

### Typical Applications



DS006671-1

TRI-STATE® is a registered trademark of National Semiconductor Corp.  
Z-80® is a registered trademark of Zilog Corp.

### Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_{CC}$ ) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ( $V_{CC}+0.3V$ )
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
ESD Susceptibility (Note 10)	800V

### Operating Ratings (Notes 1, 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0801/02LJ, ADC0802LJ/883	-55°C $\leq T_A \leq$ +125°C
ADC0801/02/03/04LCJ	-40°C $\leq T_A \leq$ +85°C
ADC0801/02/03/05LCN	-40°C $\leq T_A \leq$ +85°C
ADC0804LCN	0°C $\leq T_A \leq$ +70°C
ADC0802/03/04LCV	0°C $\leq T_A \leq$ +70°C
ADC0802/03/04LCWM	0°C $\leq T_A \leq$ +70°C
Range of $V_{CC}$	4.5 $V_{DC}$ to 6.3 $V_{DC}$

### Electrical Characteristics

The following specifications apply for  $V_{CC}=5 V_{DC}$ ,  $T_{MIN} \leq T_A \leq T_{MAX}$  and  $f_{CLK}=640$  kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2=2.500 V_{DC}$			$\pm 1/2$	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2=2.500 V_{DC}$			$\pm 1$	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$ -No Connection			$\pm 1$	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 0.75	8.0 1.1		k $\Omega$ k $\Omega$
Analog Input Voltage Range	(Note 4) V(+) or V(-)	Gnd-0.05		$V_{CC}+0.05$	$V_{DC}$
DC Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/8$	LSB
Power Supply Sensitivity	$V_{CC}=5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/8$	LSB

### AC Electrical Characteristics

The following specifications apply for  $V_{CC}=5 V_{DC}$  and  $T_{MIN} \leq T_A \leq T_{MAX}$  unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$T_C$	Conversion Time	$f_{CLK}=640$ kHz (Note 6)	103		114	$\mu\text{s}$
$T_C$	Conversion Time	(Notes 5, 6)	66		73	$1/f_{CLK}$
$f_{CLK}$	Clock Frequency	$V_{CC}=5V$ , (Note 5)	100	640	1460	kHz
	Clock Duty Cycle		40		60	%
CR	Conversion Rate in Free-Running Mode	INTR tied to $\overline{WR}$ with $\overline{CS}=0 V_{DC}$ , $f_{CLK}=640$ kHz	8770		9708	conv/s
$t_{W(\overline{WR})L}$	Width of $\overline{WR}$ Input (Start Pulse Width)	$\overline{CS}=0 V_{DC}$ (Note 7)	100			ns
$t_{ACC}$	Access Time (Delay from Falling Edge of $\overline{RD}$ to Output Data Valid)	$C_L=100$ pF		135	200	ns
$t_{1H}, t_{0H}$	TRI-STATE Control (Delay from Rising Edge of $\overline{RD}$ to Hi-Z State)	$C_L=10$ pF, $R_L=10k$ (See TRI-STATE Test Circuits)		125	200	ns
$t_{W1}, t_{R1}$	Delay from Falling Edge of $\overline{WR}$ or $\overline{RD}$ to Reset of INTR			300	450	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## AC Electrical Characteristics (Continued)

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 4 and section 2.0.

Note 7: The  $\overline{CS}$  input is assumed to bracket the  $\overline{WR}$  strobe input and therefore timing is dependent on the  $\overline{WR}$  pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the  $\overline{WR}$  pulse (see timing diagrams).

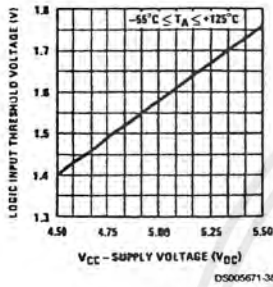
Note 8: None of these ADCs requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 7.

Note 9: The  $V_{REF/2}$  pin is the center point of a two-resistor divider connected from  $V_{CC}$  to ground. In all versions of the ADC0801, ADC0802, ADC0803, and ADC0805, and in the ADC0804LCJ, each resistor is typically 16 k $\Omega$ . In all versions of the ADC0804 except the ADC0804LCJ, each resistor is typically 2.2 k $\Omega$ .

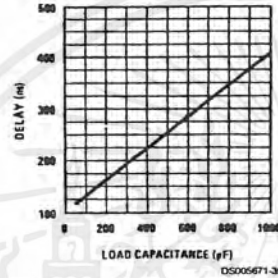
Note 10: Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

## Typical Performance Characteristics

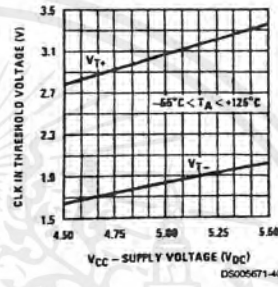
Logic Input Threshold Voltage vs. Supply Voltage



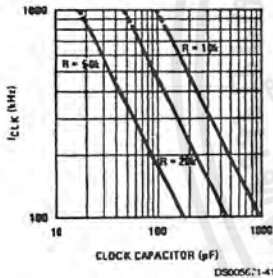
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



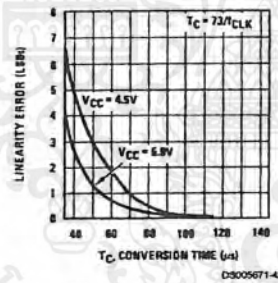
CLK IN Schmitt Trip Levels vs. Supply Voltage



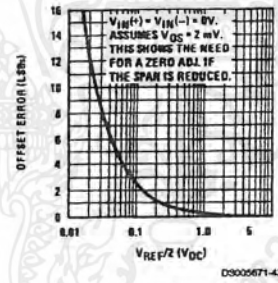
f<sub>CLK</sub> vs. Clock Capacitor



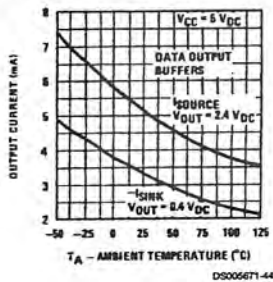
Full-Scale Error vs Conversion Time



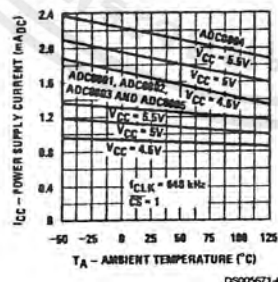
Effect of Unadjusted Offset Error vs. V<sub>REF/2</sub> Voltage



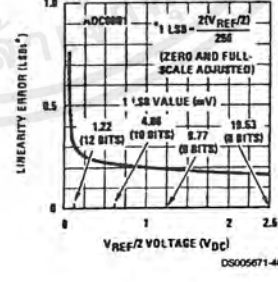
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)



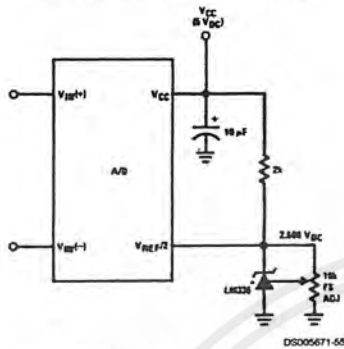
Linearity Error at Low V<sub>REF/2</sub> Voltages



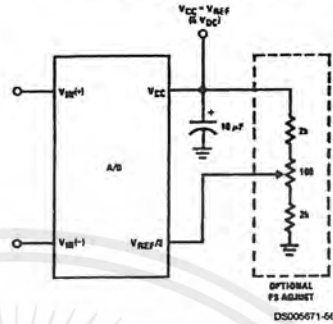
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

Absolute with a 2.500V Reference

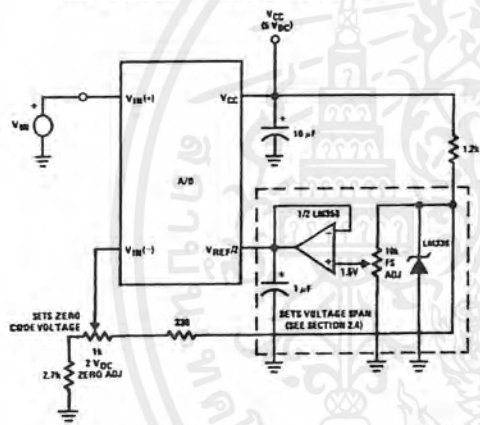


Absolute with a 5V Reference

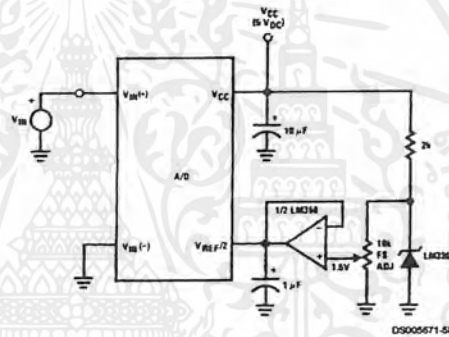


\*For low power, see also LM385-2.5

Zero-Shift and Span Adjust:  $2V \leq V_{IN} \leq 5V$



Span Adjust:  $0V \leq V_{IN} \leq 3V$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM565/LM565C Phase Locked Loop

### General Description

The LM565 and LM565C are general purpose phase locked loops containing a stable, highly linear voltage controlled oscillator for low distortion FM demodulation, and a double balanced phase detector with good carrier suppression. The VCO frequency is set with an external resistor and capacitor, and a tuning range of 10:1 can be obtained with the same capacitor. The characteristics of the closed loop system—bandwidth, response speed, capture and pull in range—may be adjusted over a wide range with an external resistor and capacitor. The loop may be broken between the VCO and the phase detector for insertion of a digital frequency divider to obtain frequency multiplication.

The LM565H is specified for operation over the  $-55^{\circ}\text{C}$  to  $+125^{\circ}\text{C}$  military temperature range. The LM565CN is specified for operation over the  $0^{\circ}\text{C}$  to  $+70^{\circ}\text{C}$  temperature range.

### Features

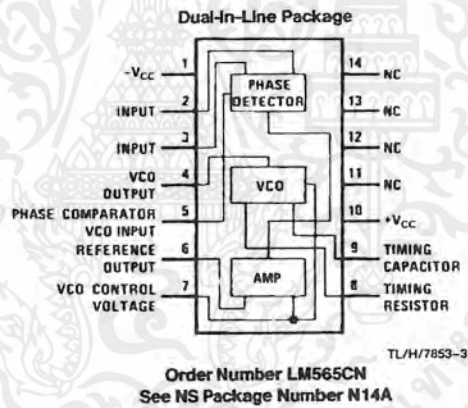
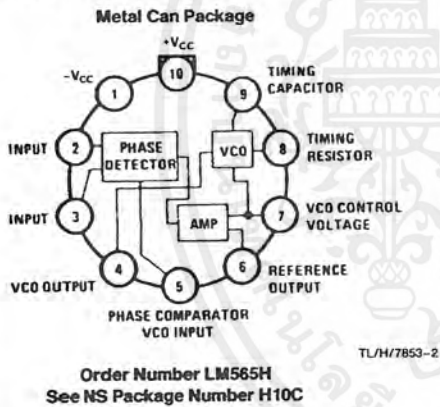
- 200 ppm/ $^{\circ}\text{C}$  frequency stability of the VCO
- Power supply range of  $\pm 5$  to  $\pm 12$  volts with 100 ppm/% typical
- 0.2% linearity of demodulated output

- Linear triangle wave with in phase zero crossings available
- TTL and DTL compatible phase detector input and square wave output
- Adjustable hold in range from  $\pm 1\%$  to  $> \pm 60\%$

### Applications

- Data and tape synchronization
- Modems
- FSK demodulation
- FM demodulation
- Frequency synthesizer
- Tone decoding
- Frequency multiplication and division
- SCA demodulators
- Telemetry receivers
- Signal regeneration
- Coherent demodulators

### Connection Diagrams



## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage  $\pm 12V$   
 Power Dissipation (Note 1) 1400 mW  
 Differential Input Voltage  $\pm 1V$

Operating Temperature Range

LM565H  $-55^{\circ}C$  to  $+125^{\circ}C$   
 LM565CN  $0^{\circ}C$  to  $+70^{\circ}C$

Storage Temperature Range

$-65^{\circ}C$  to  $+150^{\circ}C$

Lead Temperature (Soldering, 10 sec.)

$260^{\circ}C$

## Electrical Characteristics AC Test Circuit, $T_A = 25^{\circ}C$ , $V_{CC} = \pm 6V$

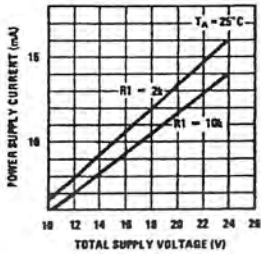
Parameter	Conditions	LM565			LM565C			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Current			8.0	12.5		8.0	12.5	mA
Input Impedance (Pins 2, 3)	$-4V < V_2, V_3 < 0V$	7	10			5		k $\Omega$
VCO Maximum Operating Frequency	$C_0 = 2.7$ pF	300	500		250	500		kHz
VCO Free-Running Frequency	$C_0 = 1.5$ nF $R_0 = 20$ k $\Omega$ $f_0 = 10$ kHz	-10	0	+10	-30	0	+30	%
Operating Frequency Temperature Coefficient			-100			-200		ppm/ $^{\circ}C$
Frequency Drift with Supply Voltage			0.1	1.0		0.2	1.5	%/V
Triangle Wave Output Voltage		2	2.4	3	2	2.4	3	$V_{p-p}$
Triangle Wave Output Linearity			0.2			0.5		%
Square Wave Output Level		4.7	5.4		4.7	5.4		$V_{p-p}$
Output Impedance (Pin 4)			5			5		k $\Omega$
Square Wave Duty Cycle		45	50	55	40	50	60	%
Square Wave Rise Time			20			20		ns
Square Wave Fall Time			50			50		ns
Output Current Sink (Pin 4)		0.6	1		0.6	1		mA
VCO Sensitivity	$f_0 = 10$ kHz		6600			6600		Hz/V
Demodulated Output Voltage (Pin 7)	$\pm 10\%$ Frequency Deviation	250	300	400	200	300	450	mV $_{p-p}$
Total Harmonic Distortion	$\pm 10\%$ Frequency Deviation		0.2	0.75		0.2	1.5	%
Output Impedance (Pin 7)			3.5			3.5		k $\Omega$
DC Level (Pin 7)		4.25	4.5	4.75	4.0	4.5	5.0	V
Output Offset Voltage $ V_7 - V_6 $			30	100		50	200	mV
Temperature Drift of $ V_7 - V_6 $			500			500		$\mu V/^{\circ}C$
AM Rejection		30	40			40		dR
Phase Detector Sensitivity $K_D$			.68			.68		V/radian

Note 1: The maximum junction temperature of the LM565 and LM565C is  $+150^{\circ}C$ . For operation at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of  $+150^{\circ}C/W$  junction to ambient or  $+45^{\circ}C/W$  junction to case. Thermal resistance of the dual-in-line package is  $+85^{\circ}C/W$ .

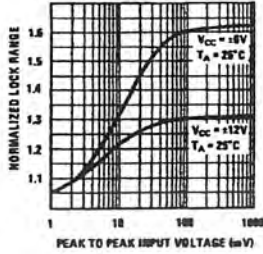
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Typical Performance Characteristics

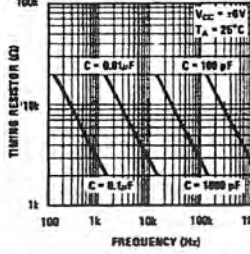
**Power Supply Current as a Function of Supply Voltage**



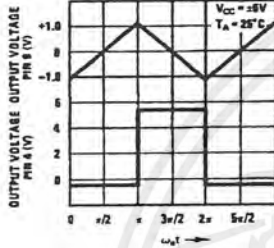
**Lock Range as a Function of Input Voltage**



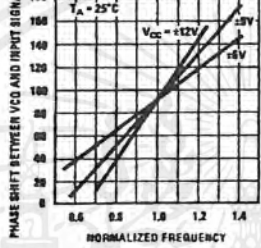
**VCO Frequency**



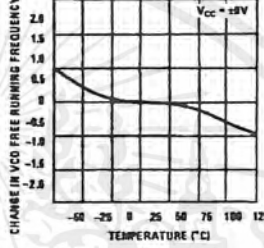
**Oscillator Output Waveforms**



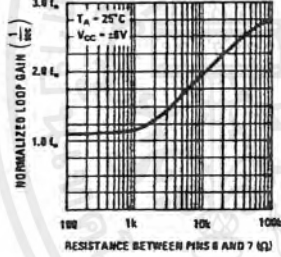
**Phase Shift vs Frequency**



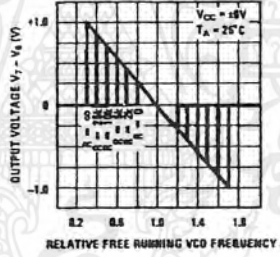
**VCO Frequency as a Function of Temperature**



**Loop Gain vs Load Resistance**



**Hold In Range as a Function of R6-7**

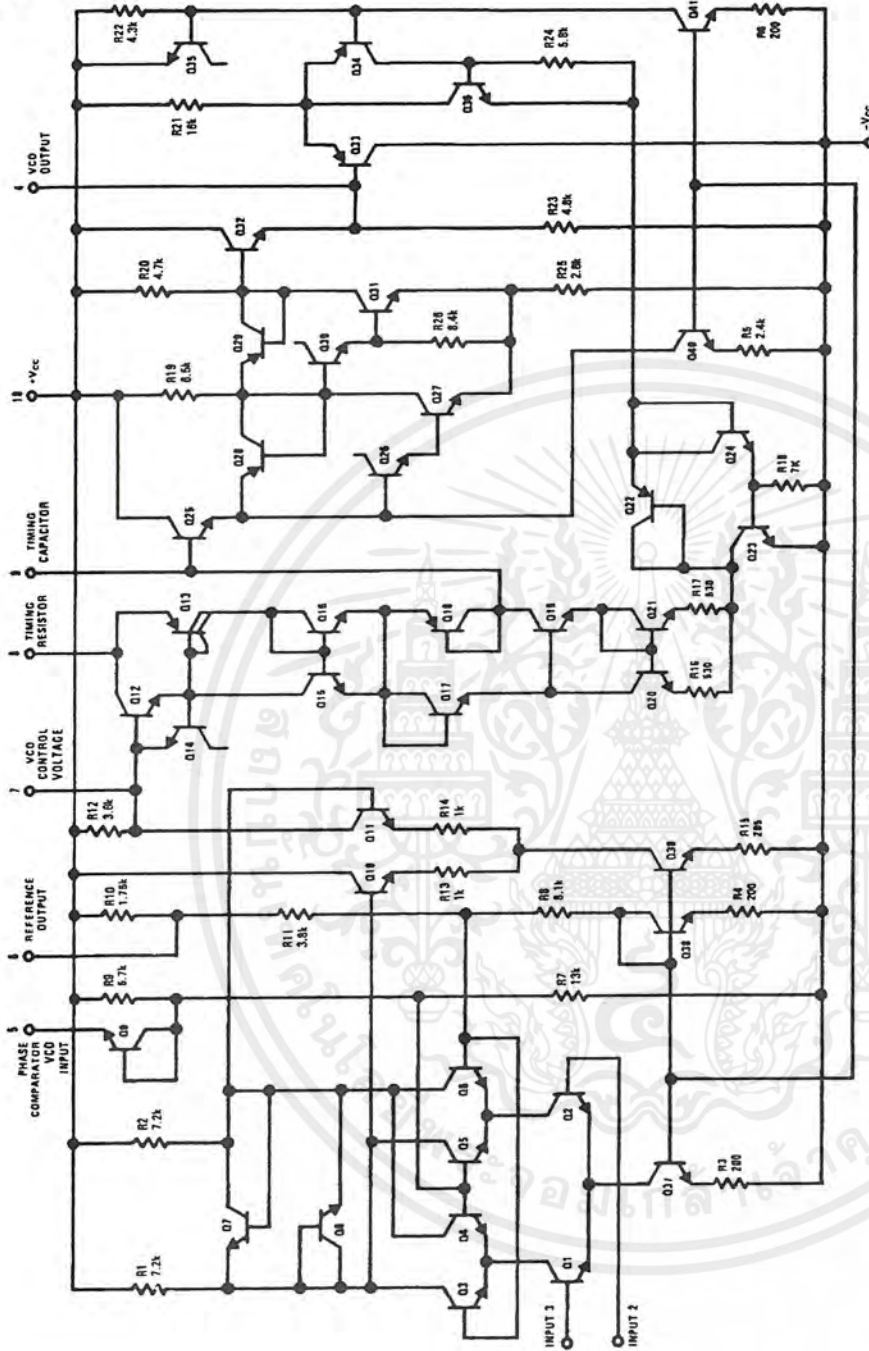


TL/H/7853-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Schematic Diagram

TLH/7853-1

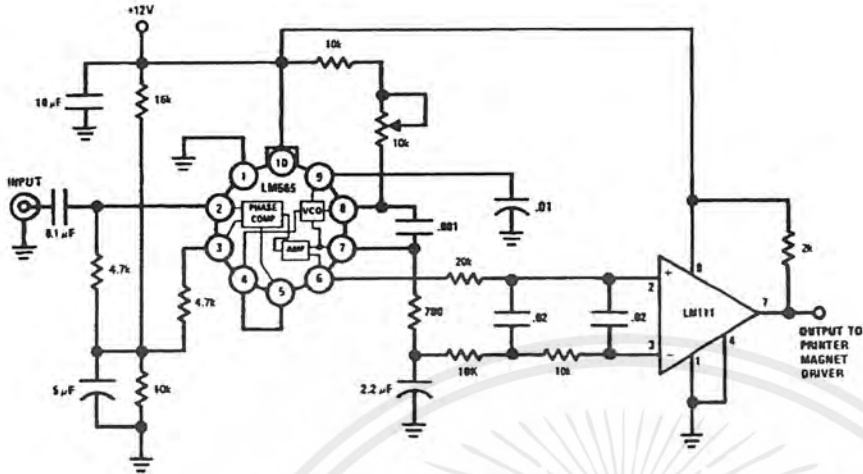


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



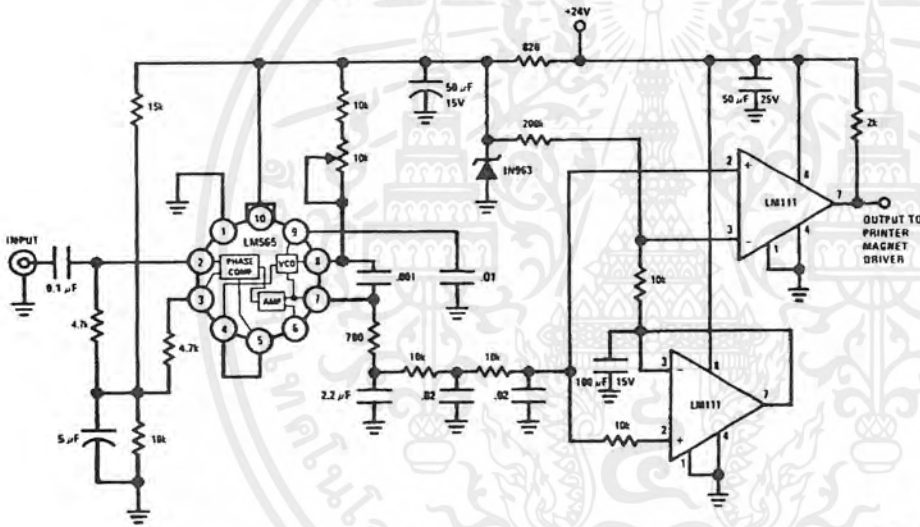
Typical Applications (Continued)

FSK Demodulator (2025–2225 cps)



TL/H/7853-7

FSK Demodulator with DC Restoration

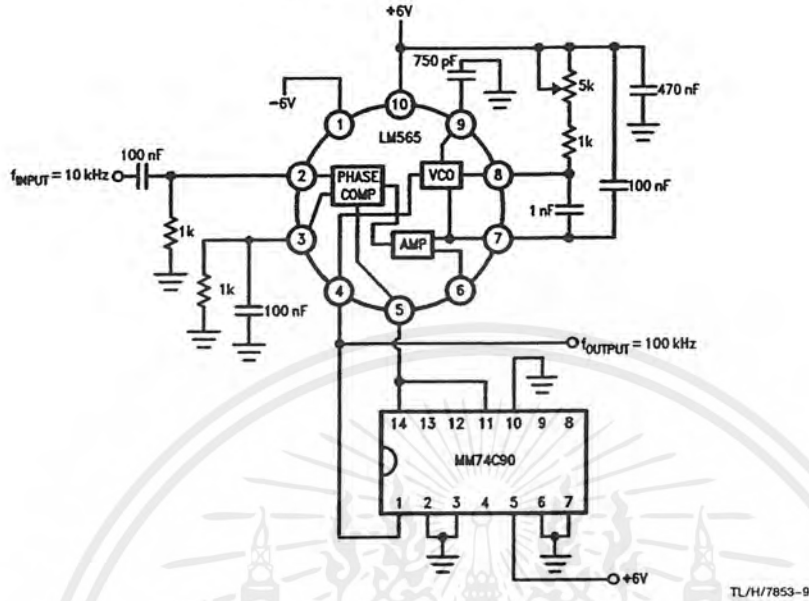


TL/H/7853-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

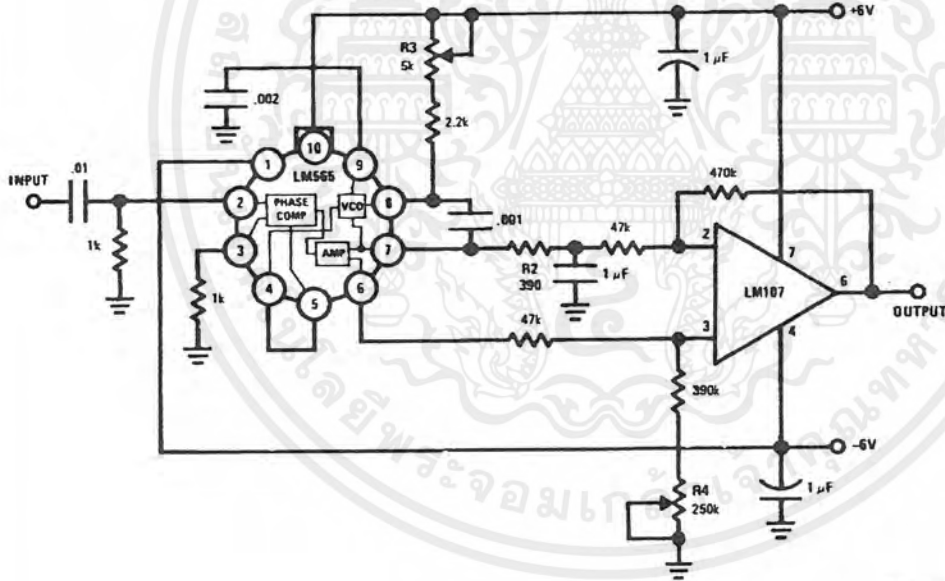
Typical Applications (Continued)

Frequency Multiplier ( $\times 10$ )



TL/H/7853-9

IRIG Channel 13 Demodulator



TL/H/7853-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Applications Information

In designing with phase locked loops such as the LM565, the important parameters of interest are:

### FREE RUNNING FREQUENCY

$$f_0 \approx \frac{0.3}{R_0 C_0}$$

**LOOP GAIN:** relates the amount of phase change between the input signal and the VCO signal for a shift in input signal frequency (assuming the loop remains in lock). In servo theory, this is called the "velocity error coefficient."

$$\text{Loop gain} = K_0 K_D \left( \frac{1}{\text{sec}} \right)$$

$$K_0 = \text{oscillator sensitivity} \left( \frac{\text{radians/sec}}{\text{volt}} \right)$$

$$K_D = \text{phase detector sensitivity} \left( \frac{\text{volts}}{\text{radian}} \right)$$

The loop gain of the LM565 is dependent on supply voltage, and may be found from:

$$K_0 K_D = \frac{33.6 f_0}{V_c}$$

$$f_0 = \text{VCO frequency in Hz}$$

$V_c$  = total supply voltage to circuit

Loop gain may be reduced by connecting a resistor between pins 6 and 7; this reduces the load impedance on the output amplifier and hence the loop gain.

**HOLD IN RANGE:** the range of frequencies that the loop will remain in lock after initially being locked.

$$f_H = \pm \frac{8 f_0}{V_c}$$

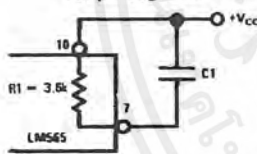
$$f_0 = \text{free running frequency of VCO}$$

$$V_c = \text{total supply voltage to the circuit}$$

### THE LOOP FILTER

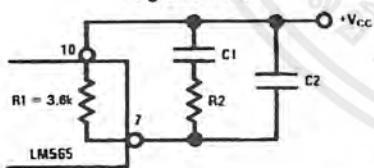
In almost all applications, it will be desirable to filter the signal at the output of the phase detector (pin 7); this filter may take one of two forms:

#### Simple Lag Filter



TL/H/7853-11

#### Lag-Lead Filter



TL/H/7853-12

A simple lag filter may be used for wide closed loop bandwidth applications such as modulation following where the frequency deviation of the carrier is fairly high (greater than 10%), or where wideband modulating signals must be followed.

The natural bandwidth of the closed loop response may be found from:

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_0 K_D}{R_1 C_1}}$$

Associated with this is a damping factor:

$$\delta = \frac{1}{2} \sqrt{\frac{1}{R_1 C_1 K_0 K_D}}$$

For narrow band applications where a narrow noise bandwidth is desired, such as applications involving tracking a slowly varying carrier, a lead lag filter should be used. In general, if  $1/R_1 C_1 < K_0 K_D$ , the damping factor for the loop becomes quite small resulting in large overshoot and possible instability in the transient response of the loop. In this case, the natural frequency of the loop may be found from

$$f_n = \frac{1}{2\pi} \sqrt{\frac{K_0 K_D}{\tau_1 + \tau_2}}$$

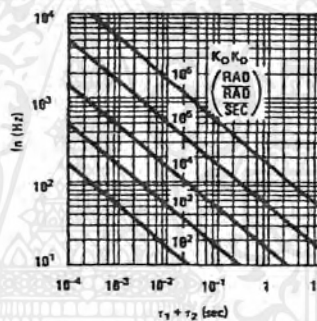
$$\tau_1 + \tau_2 = (R_1 + R_2) C_1$$

$R_2$  is selected to produce a desired damping factor  $\delta$ , usually between 0.5 and 1.0. The damping factor is found from the approximation:

$$\delta \approx \pi \tau_2 f_n$$

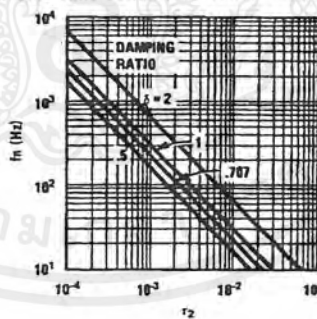
These two equations are plotted for convenience.

#### Filter Time Constant vs Natural Frequency



TL/H/7853-13

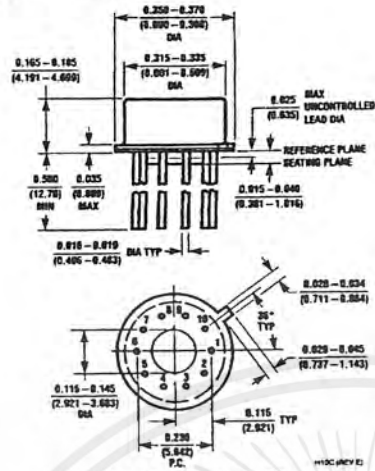
#### Damping Time Constant vs Natural Frequency



TL/H/7853-14

Capacitor  $C_2$  should be much smaller than  $C_1$  since its function is to provide filtering of carrier. In general  $C_2 \leq 0.1 C_1$ .

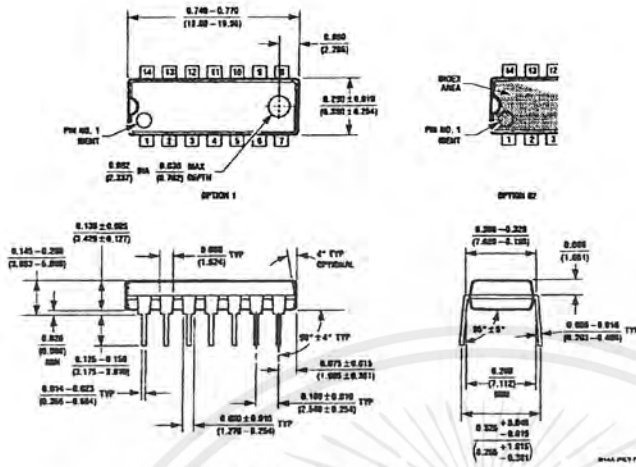
**Physical Dimensions** inches (millimeters)



**Metal Can Package (H)**  
**Order Number LM565H**  
**NS Package Number H10C**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)




Dual-In-Line Package (N)  
Order Number LM565CN  
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 <p><b>National Semiconductor Corporation</b> 1111 West Bardin Road Arlington, TX 76017 Tel: 1(800) 272-9959 Fax: 1(800) 737-7018</p>	<p><b>National Semiconductor Europe</b> Fax: (+49) 0-180-530 85 86 Email: crjwgo@tevm2.nsc.com Deutsch Tel: (+49) 0-180-530 85 85 English Tel: (+49) 0-180-532 78 32 Français Tel: (+49) 0-180-532 93 58 Italiano Tel: (+49) 0-180-534 16 80</p>	<p><b>National Semiconductor Hong Kong Ltd.</b> 13th Floor, Straight Block, Ocean Centre, 5 Canton Rd. Tsimshatsui, Kowloon Hong Kong Tel: (852) 2737-1600 Fax: (852) 2736-9960</p>	<p><b>National Semiconductor Japan Ltd.</b> Tel: 81-043-298-2308 Fax: 81-043-299-2408</p>
--	--	---	---

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้