

การผลิตซีดีจากแถบไทย



รพ.
ก ๕๖๓ก
๕๕๔๔

เลขที่.....
เลขทะเบียน..... 43937
วัน, เดือน, ปี 18 ต.ค. 2545

b.....
i.....

โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต
ภาควิชา ฟิสิกส์ประยุกต์
คณะวิทยาศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

611253454

Production Silicon from Thai rice hulls



A Special Project Submitted in Partial Fulfillment of the
Requirement for the Degree of Bachelor of Science
Department of Applied Physics
Faculty of Science
King Mongkut's Institute of Technology Ladkrabang

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ

การผลิตซิกิตอนจากแอลบไทย

นักศึกษา

นายกฤดา

ชื่นงเหลือม

นายนิพนธ์

บุญวัฒนาภรณ์

อาจารย์ที่ปรึกษา

ผศ.อนุพงษ์

ทรงประภา

ภาควิชา

ฟิสิกส์ประยุกต์

ปีการศึกษา

2544

ภาควิชา ฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้นับ
โครงการพิเศษฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต

(ผศ.วิชาญ เตชะธีระ)

หัวหน้าภาควิชา

คณะกรรมการ โครงการพิเศษ

(ผศ.ดร.เด่นห์ เอกะวิภาต)

ประธานกรรมการ

(ผศ.อนุพงษ์ ทรงประภา)

กรรมการ

(รศ.ดร.ปรีชา ยูพาพิน)

กรรมการ

(อาจารย์ภูมินทร์ จินดาจิธาวัฒน์)

กรรมการ

ลิขสิทธิ์ของภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ การข่งานเพื่อการศึกษาเท่านั้น เมื่อผู้นดูเห็นใบแจ้งประวัติเห็นต้นการคำ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ

การผลิตซิลิกอนจากแกลบไทย

นักศึกษา

นายกฤดา

ชินงูเหลื่อม

นายนิพนธ์

บุญวัฒนาภรณ์

อาจารย์ที่ปรึกษา

ผศ.อนุพงศ์

ตรงประภา

ภาควิชา

ฟิสิกส์ประยุกต์

ปีการศึกษา

2544

บทคัดย่อ

โครงการพิเศษนี้เป็นการวิจัยและพัฒนากระบวนการผลิตซิลิกอนเกรดเซลล์แสงอาทิตย์จากแกลบในเบื้องต้น ประกอบด้วย 3 ขั้นตอนหลักคือ การนำแกลบมาล้างด้วยน้ำปอลด ไอออนสลับกับการย่อยสลายในกรด จากนั้นทำการเผาผลึกได้ในเตาไฟฟ้าอุณหภูมิปานกลาง ทั้งเงื่อนไขในบรรยากาศของไนโตรเจนเพื่อให้ได้ส่วนผสมของซิลิกาและคาร์บอน และในอากาศปกติเพื่อให้ได้ซิลิกา การทดลองการเผาแบบประหัด โดยใช้เลนส์รวมแสงอาทิตย์ก็เป็นอีกวิธีที่ได้ศึกษาทดลอง ส่วนในขั้นตอนนี้สุดท้าย คือการทำปฏิกิริยารีดิวซ์ซิลิกาด้วยคาร์บอนในเตาบรรยากาศอาร์กอนที่ให้ความร้อนด้วยขดเกรฟไฟด์อุณหภูมิสูงสุดถึง 1500 องศาเซลเซียส ผลการทดสอบโดยการวิเคราะห์ด้วยเทคนิคเอ็กซ์เรย์ฟลูออเรสเซนซ์สเปกโทรสโคปีพบว่าปฏิกิริยายังไม่สมบูรณ์ มีธาตุซิลิกอนปะปนอยู่ในผลผลิตเพียง 63% โดยน้ำหนัก จึงได้มีการศึกษาออกแบบสร้างเตาอาร์คที่ให้อุณหภูมิสูงกว่าเพื่อเตรียมการทำปฏิกิริยาให้มีประสิทธิภาพยิ่งขึ้นสำหรับการทดลองในโครงการขั้นต่อไปในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Project Title	Production Silicon from Thai rice hulls	
Name	Mr.Kridda	Chuenguleam
	Mr.Nipon	Bunyawattanaporn
Special Project Advisor	Asst.Prof. Anupong	Srongprapa
Department	Applied Physics	
Academic Year	2001	



ABSTRACT

Preliminary research and development on a process for producing solar-grade silicon from Thai rice hulls has been done. It starts with alternate washes and digests raw material in DI water and acid, follows by separate burning in nitrogen and in air using a medium temperature electric furnace to produce silica-carbon mixture and silica respectively. An attempt has also been made for economic burning using focus sunlight. Then carbothermic reduction is taken place in argon atmosphere at 1500°C using high temperature graphite heating element furnace. X-rays fluorescent spectroscopic elemental analysis shows that the amount of silicon in the end product are around 63% by weight. To provide complete reaction at higher temperature, an arc furnace is also designed and constructed and will be operated in the second phase project.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการพิเศษนี้สำเร็จลุล่วงไปได้ด้วยดีเนื่องจากความสนับสนุน ช่วยเหลือ และความอนุเคราะห์จากบุคคลหลายๆ ฝ่ายดังนี้

บิดามารดา และผู้ปกครอง

ผู้ให้กำลังใจและคอยห่วงใยเสมอมา

ผศ. อนุพงศ์ ตรงประภา

ผู้ให้การตั้งสอน, ถ่ายทอดความรู้ ให้คำแนะนำ

และห่วงใยเสมอมา ตลอดจนโอกาสในการทำงาน

ผศ.ดร. จิติ หนูแก้ว

ผู้ให้การตั้งสอน, ถ่ายทอดความรู้, ให้ใช้เครื่องมือ

และคำแนะนำด้วยดีเสมอมา

คุณสมคิด กางแก้ว

ผู้ให้คำแนะนำ และช่วยเหลือตลอดมา

คณาจารย์ทุกท่าน

ผู้ประสิทธิ์ประสาทวิชา ตลอดจนวิทยาการต่างๆ

นายสุชุม ลียกิจมงคล

ผู้คอยช่วยเหลือในด้านการออกแบบ

นายณรงชัย ทองน้อย

ผู้คอยช่วยเหลือในสิ่งที่ต้องการ

เพื่อนๆ พี่ๆ น้องๆ ทุกคน

ที่คอยให้ความช่วยเหลือตลอดมา

ขอขอบคุณผู้อยู่เบื้องหลังทุกท่าน ที่ไม่ได้เอ่ยนาม ณ ที่นี้ และ ภาควิชาฟิสิกส์ประยุกต์ สจล.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญเรื่อง

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญเรื่อง	ง-จ
สารบัญรูปภาพ	ฉ-ช
สารบัญตาราง	ซ
บทที่ 1 บทนำ	1
1.1 ความเป็นมาของโรงงานพิเศษ	1
1.2 วัตถุประสงค์ของโรงงานพิเศษ	3
1.3 ขอบเขตของโรงงานพิเศษ	3
1.4 ประโยชน์ที่ได้รับจากโรงงานพิเศษ	3
บทที่ 2 กระบวนการทำซิลิกอนจากแกลบ	4
2.1 การสกัดเอาซิลิกา (SiO_2) จากแกลบ	4
2.2 กระบวนการผลิตพหุผลึกซิลิกอนจากซิลิกาในแกลบ	7
บทที่ 3 ปฏิกิริยาอาร์ค และเทคนิคการวิเคราะห์ ธาตุส่วนผสม	10
3.1 ปฏิกิริยาอาร์ค	10
3.2 เทคนิคการวิเคราะห์ ธาตุส่วนผสม	14
บทที่ 4 การออกแบบระบบและการทดลอง	29
4.1 ระบบเตาอุณหภูมิสูงที่ใช้กระแสผ่านตัวต้านทานแกรไฟต์	29
4.2 ระบบของเตาอาร์คที่ออกแบบขึ้น	36
4.3 วิธีทดลองใน โรงงานพิเศษ	47
บทที่ 5 ผลการทดลอง	51
5.1 ผลการทดสอบการควบคุมป้อนกลับระบบการเคลื่อนที่ขั้วไฟฟ้าแอโนดในปฏิกิริยาอาร์ค	51
5.2 ผลการทดลองการเผาแกลบในอากาศโดยใช้แสงอาทิตย์	52
5.3 ผลการทดลองการสกัดเอาซิลิกา (SiO_2) และคาร์บอนจากแกลบ	52
5.4 ผลการทดลองการเปลี่ยนซิลิกาให้เป็นซิลิกอน	58
5.5 ผลการทำปริมาณวิเคราะห์โดยการใช้วิธีเปรียบเทียบมาตรฐาน	61
บทที่ 6 สรุปผลการทดลอง และข้อเสนอแนะ	64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 6.1. สรุปผลการศึกษา 64
 6.2. ข้อเสนอแนะและแนวทางในการพัฒนา 65
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก (ก) ขั้นตอนการวิเคราะห์ผลด้วยเครื่อง X-ray Fluorescence
ภาคผนวก (ข) โปรแกรมภาษา C จำลองที่ใช้ในการควบคุมการอาร์ค
ภาคผนวก (ค) รายละเอียดอุปกรณ์ต่างๆ ที่ใช้จำลองการควบคุมให้เกิดการอาร์ค
เอกสารอ้างอิง
ประวัติผู้จัดทำโครงการพิเศษ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2-1 สรุปลักษณะของโครงการพิเศษในการทำซีลิกอนจากแคลบ	9
รูปที่ 3-1 การอาร์ค ระหว่างขั้วไฟฟ้าทั้งสอง	11
รูปที่ 3-2 ที่สภาวะ steady state แสดงการเปลี่ยนแปลงของโวลตเตจ และกระแสในการคายประจุ	11
รูปที่ 3-3 ภาพการกระจาย Voltage ในการอาร์ค	12
รูปที่ 3-4 ตัวอย่างของเตาอาร์ค ที่ใช้อยู่ในโรงงานอุตสาหกรรม	13
รูปที่ 3-5 รูปเตาอาร์คที่มีผู้ใช้ในการทำซีลิกอนจากแคลบ	13
รูปที่ 3-6 แสดงแผนภาพองค์ประกอบของประกอบต่างๆของเครื่อง XRFS แบบ Wavelength dispersion	14
รูปที่ 3-7 แสดงแผนภาพเครื่อง XRFS แบบ Energy Dispersive system	16
รูปที่ 3-8 แสดงการจัดเครื่องมือที่ใช้วิเคราะห์ด้วยเทคนิค XRFS แบบ Energy Dispersive system	16
รูปที่ 3-9 แสดงลักษณะแผนภาพของหลอดรังสีเอกซ์	17
รูปที่ 3-10 แสดงลักษณะของรังสีเอกซ์สเปกตรัมจากธาตุต่างๆที่ใช้ทำหลอดทดลอง	18
รูปที่ 3-11 แสดงขนาด Window (Thr2-Thr 1) ที่ยอมให้สัญญาณ V2 ผ่านไปได้	19
รูปที่ 3-12 แสดงการใช้ analyzing crystal ในเครื่องสเปกโตรมิเตอร์	19
รูปที่ 3-13 แสดงตัวอย่างสเปกตรัมของเอกซ์เรย์ฟลูออเรสเซนซ์ แบบ Energy dispersion system	20
รูปที่ 3-14 แสดงตัวอย่างสเปกตรัมของเอกซ์เรย์ฟลูออเรสเซนซ์ แบบ Wavelength dispersion system	21
รูปที่ 3-15 แสดงลักษณะกราฟที่วิเคราะห์ด้วยเทคนิค Standard addition	22
รูปที่ 3-16 แสดงความสัมพันธ์ของความเข้มข้นสัมพัทธ์ของเอกซ์เรย์ฟลูออเรสเซนซ์กับ ความเข้มข้นของธาตุที่วิเคราะห์	23
รูปที่ 3-17 แสดงกราฟมาตรฐานในการหาปริมาณธาตุและแสดง Random และ Systematic Errors	26
รูปที่ 4-1 แสดงตัวทำความร้อนแกรไฟต์	29
รูปที่ 4-2 แสดงการประกอบตัวทำความร้อนและฉนวนกันความร้อนเข้ากับฐานรองและเป็นด้านล่าง	30
รูปที่ 4-3 แสดงขั้วน้ำเข้า-ออก ของฐานรองตัวทำความร้อน ฐานรองฉนวนแกรไฟต์	30
รูปที่ 4-4 แสดงลักษณะหม้อแปลงไฟฟ้าที่ทำขึ้น	31
รูปที่ 4-5 แสดงภายในห้องทำปฏิกิริยา หรือ ส่วนเตาเมื่อประกอบส่วนต่างๆ เข้าไปแล้ว	31
รูปที่ 4-6 แสดงระบายความร้อนรอบตัวเตา	32
รูปที่ 4-7 แสดงระบบระบายความร้อนที่มาจากน้ำประปา ระบบเปิด ที่ปรับปรุงใหม่	33
รูปที่ 4-8 แสดงเครื่องทำความเย็น (Chiller) ที่ใช้ในการระบายความร้อนแบบระบบปิด 2 หน่วย	33
รูปที่ 4-9 แสดงระบบควบคุมอุณหภูมิ ของเตาอุณหภูมิสูงที่ใช้กระแสผ่านตัวต้านทานแกรไฟต์	34
รูปที่ 4-10 แสดงมุมมองภายนอกของเตาก่อนการปรับปรุงและหลังการปรับปรุง, ภาพภายในเตาทำปฏิกิริยา และภาพเครื่องวัดอุณหภูมิที่ขณะทำงานจริงๆ	35
รูปที่ 4-11 แสดงการวัดอุณหภูมิเพื่อทดสอบระบบ ในสถานะที่ไต้สาร ณ ตำแหน่งที่บรรจุสาร	35

รูปที่ 4-12 แสดงรูปจำลองภาชนะเตาอาร์คที่ออกแบบขึ้น	36
รูปที่ 4-13 ตัวภาชนะภายนอก (ถังค้ำนอก) มีการเจาะท่อเพื่อให้มีการระบายน้ำหรือการระบายความร้อน	37
รูปที่ 4-14 เมื่อใส่ภาชนะชั้นในลงไปในถังที่ทำจากท่อแอสแตนเลสที่ไม่มีรอยต่อ	37
รูปที่ 4-15 ฝาด้านบนพร้อมภาชนะ	38
รูปที่ 4-16 ฝาด้านบนเมื่อเริ่มใส่ขี้เถ้า โนค โดยมีแผ่นเทปลอนกันระหว่างขี้เถ้ากับขี้เถ้า โนค	38
รูปที่ 4-17 ฝาด้านบนเมื่อเริ่มใส่ตัวจับขี้เถ้า โนค	39
รูปที่ 4-18 ฝาด้านบนเมื่อใส่ขี้เถ้า โนคลงในแท่นตัวจับ	39
รูปที่ 4-19 ฝาด้านบนเมื่อใส่แท่นล็อกขี้เถ้า โนค	40
รูปที่ 4-20 ฝาด้านบนเมื่อใส่มอเตอร์เพื่อทำการเคลื่อนที่ขึ้นลงของขี้เถ้า โนค	40
รูปที่ 4-21 สเตลภายนอกตัวภาชนะ	41
รูปที่ 4-22 แสดงภายนอกตัวภาชนะจริงที่ได้ออกแบบขึ้น	41
รูปที่ 4-23 แสดงระบบการควบคุมให้เกิดการอาร์ค และระบบการควบคุมอุณหภูมิให้คงที่	42
รูปที่ 4-24 ระบบการควบคุมอุณหภูมิให้คงที่ในเตาอาร์ค	43
รูปที่ 4-25 แสดงไคแกรม ขั้นตอนการทำให้เกิดการอาร์คควบคุมโดยไมโครคอนโทรลเลอร์	44
รูปที่ 4-26 แสดงกราฟจำลองการเคลื่อนที่ของขี้เถ้าอาร์ค โดยมีความสัมพันธ์ระหว่างระยะทางกับเวลา	45
รูปที่ 4-27 แสดงอุปกรณ์การควบคุมสเตปปีงมอเตอร์	46
รูปที่ 4-28 การจ่ายพัลส์ในแบบคงที่	46
รูปที่ 4-29 การจ่ายพัลส์ในแบบที่ปรับปรุง โดยใช้ตัวกำเนิดสัญญาณพัลส์	47
รูปที่ 4-30 อุปกรณ์การจำลองการอาร์คพร้อมคอมพิวเตอร์เก็บค่าการเปลี่ยนแปลงอุณหภูมิ	47
รูปที่ 4-31 แสดงเตาเผาไฟฟ้าอุณหภูมิสูงแกนทรงกระบอก พร้อมที่ใส่สาร	48
รูปที่ 4-32 แสดงการเผาเคลือบขณะทำการทดลอง โดยใช้ Fresnel Lens	48
รูปที่ 4-33 แสดงภายในเตา (graphite heating furnace) ที่ อุณหภูมิประมาณ 1500 องศาเซลเซียส	49
รูปที่ 5-1 แสดงกราฟที่ได้จากการจำลองการอาร์ค	51
รูปที่ 5-2 แสดงการเผาเคลือบโดยใช้แสงอาทิตย์	52
รูปที่ 5-3 ผลที่ได้จากการนำเคลือบที่ได้จากโรงสีข้าวมาทำความสะอาดด้วยน้ำดีไอและกรดเกลือ	53
รูปที่ 5-4 ผลที่ได้จากการนำเคลือบที่ได้จากการทำความสะอาดมาเผาในอากาศจะได้ซิลิกอนไดออกไซด์	53
รูปที่ 5-5 ผลที่ได้จากการนำเคลือบที่ทำความสะอาดแล้วมาเผาในบรรยากาศของแก๊สไนโตรเจนบริสุทธิ์	54
รูปที่ 5-6 แสดงผลที่ได้จากเครื่อง X-ray Fluorescence Spectroscopy หลังจากทำการสกัดซิลิกาจากเคลือบ	55
รูปที่ 5-7 รูปสารที่ได้จากการรีดิวซ์ซิลิกาด้วยคาร์บอน ที่อุณหภูมิสูงกว่า 1500 องศาเซลเซียส	60
รูปที่ 5-8 แสดงกราฟของการวิเคราะห์ด้วย XRF ของ Sample	61
รูปที่ 5-9 แสดงกราฟของการวิเคราะห์ด้วย XRF ของ Standard	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2-1 แสดงส่วนของธาตุองค์ประกอบในเคลือบ	4
ตารางที่ 2-2 แสดงความเข้มข้นของธาตุที่มีในเคลือบ	5
ตารางที่ 2-3 แสดงน้ำหนักที่หายไปและสีที่เกิดจากการเผาเคลือบในอากาศที่ถูกจำกัดที่อุณหภูมิต่างๆ	5
ตารางที่ 2-4 แสดงความเปลี่ยนแปลงของเคลือบเมื่อเผาที่อุณหภูมิ 500°C	6
ตารางที่ 2-5 แสดงความแตกต่างของการสลายตัวของการเผาภายใต้บรรยากาศ N_2 และในอากาศ	7
ตารางที่ 3-1 แสดงสาเหตุของความผิดพลาดในการวิเคราะห์ด้วยเทคนิคทาง XRFs	27
ตารางที่ 5-1 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในเคลือบหลังจากทำการสกัด ซิลิกาจากเคลือบ	54
ตารางที่ 5-2 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในเคลือบที่เผาในอากาศ	56
ตารางที่ 5-3 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในเคลือบเผาใน N_2	57
ตารางที่ 5-4 แสดงผลที่ได้จากการวัดปริมาณสารประกอบใน Si	58
ตารางที่ 5-5 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในการเผาเคลือบก่อนการปรับปรุงเตา	59
ตารางที่ 5-6 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในการเผาเคลือบหลังการปรับปรุงเตา	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการพิเศษ

เป็นที่ทราบกันดีว่าปัญหาเศรษฐกิจส่วนหนึ่งที่สำคัญของประเทศไทยก็คือความต้องการใช้เชื้อเพลิงของภาคประชากร ธุรกิจ อุตสาหกรรม มีสูงเกินกว่ากำลังการผลิตจากแหล่งภายในประเทศทั้งในรูปของก๊าซธรรมชาติ และพลังงานน้ำจากเขื่อน จึงจำเป็นต้องพึ่งพาพลังงานจากต่างประเทศในรูปแบบการนำเข้าน้ำมันเป็นมูลค่ามหาศาลในทุกปี

การใช้พลังงานจากเซลล์แสงอาทิตย์จัดว่าเป็นหนทางหนึ่งในการแบ่งเบาภาระการเสียดุลย์การค้าดังกล่าว แต่ปัญหาที่อยู่ที่การที่ประเทศยังไม่สามารถผลิตเซลล์แสงอาทิตย์ได้เองอย่างครบวงจรด้วยวัตถุดิบภายในประเทศ และเทคโนโลยีต้นทุนต่ำ เซลล์แสงอาทิตย์ที่มีวางจำหน่ายอยู่ซึ่งส่วนใหญ่ทำจากซิลิกอนจึงอยู่ในลักษณะของการนำชิ้นส่วนแว่นผลึกจากนอกเข้ามาประกอบทำให้มีราคาแพง

ปัจจุบันวัตถุดิบที่สำคัญของอุตสาหกรรมซิลิกอนคือซิลิกา (Silica) ซึ่งมีอยู่ตามธรรมชาติในรูปแบบต่างๆ ได้แก่ หินควอตซ์ (quartzite) และทรายแก้ว (quartz sand) อุปกรณ์สารกึ่งตัวนำโดยทั่วไปจำเป็นต้องใช้ผลึกเดี่ยว (monocrystalline) คุณภาพดีซึ่งปลูกขึ้นมาจากกรรมวิธีผลึก ซิลิกอน (polycrystalline Si) เป็นวัตถุดิบเริ่มต้น โดยวิธี โซคาลาสกี (czochralski)

ซิลิกอนเกรดอุตสาหกรรม (Metallurgical grade, MG-Si) ซึ่งได้จากการทำปฏิกิริยาระหว่างควอตซ์และคาร์บอนที่อุณหภูมิสูงกว่า 1700 องศาเซลเซียสในเตาอาร์คนั้นเป็นพหุผลึกซิลิกอนที่มีราคาถูก แต่ทว่ามีสารเจือปนในปริมาณที่สูงมากเกินกว่าจะนำมาทำสิ่งประดิษฐ์สารกึ่งตัวนำได้จึงต้องมีวิธีการที่จะทำให้ความบริสุทธิ์สูงขึ้น ในการผลิตพหุผลึกซิลิกอนที่ความบริสุทธิ์สูงมาก (ultra-high purity) หรือ electronic grade, EG-Si นั้นจำเป็นต้องเสียค่าใช้จ่ายเพิ่มขึ้นอีกกว่า 100 เท่าสำหรับซิลิกอนในปริมาณเดียวกัน ทั้งนี้ก็ด้วยขบวนการสกัดสารเจือปนออกมีความซับซ้อน เช่นในการทำปฏิกิริยาและการกลั่นสารประกอบพวกซิลเลน (Silanes) ขั้นตอนต่างๆ จะต้องมีมาตรการควบคุมอย่างเข้มงวดเนื่องจากความเป็นพิษและความสามารถในการระเบิดได้เองของสารตัวอย่างกระบวนการแพร่หลายในอุตสาหกรรมก็คือกระบวนการซีเมน (Siemen Process) ซึ่งนำ MG-Si มาทำปฏิกิริยากับ anhydrous hydrochloric acid ที่อุณหภูมิประมาณ 240 องศาเซลเซียส จะได้ส่วนผสมของ trichlorosilane และ silicon tetrachloride ตามสมการ



ส่วนผสมของ Chloro-silanes จะถูกทำให้ควบแน่นแล้วผ่านขั้นตอนการกลั่นและแลกเปลี่ยนไอออน (ion-exchange) เพื่อแยก by-product และสารเจือปนจนได้ trichlorosilane ที่มีความบริสุทธิ์สูง ระดับของสารเจือปนในขนาด 1 ส่วนในพันล้านส่วนของ โมเลกุล จากนั้นทำปฏิกิริยากับ hydrogen บริสุทธิ์จะได้ EG-Si ตามสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก พหุผลึกซิลิกอนที่ผลิตโดยขบวนการดังกล่าวยังมีราคาสูง และการผลิตจากโรงงานที่สร้างขึ้นใหม่ก็จะสู้ราคากับโรงงานเก่าไม่ได้ โรงงานอุตสาหกรรมจำนวนมากจึงได้พยายามแสวงหาขบวนการใหม่ๆ ได้แก่

1. Union Carbide Process
2. Battelle Process
3. Motorola Process
4. Westinghouse Process
5. Dow Corning Process
6. Aerochem Process
7. Stanford Research Institute Process
8. Schumacher Process

กระบวนการส่วนใหญ่ (ยกเว้นกระบวนการที่ 1) จะได้ซิลิกอนระดับความบริสุทธิ์ต่ำกว่า EG-Si โดยอยู่ในระดับกลางที่เรียกว่า ซิลิกอนเกรดโซลาร์ (Sola-grade-Si) ซึ่งมีราคาไม่แพงนัก และมีบทบาทในวงการอุตสาหกรรมเซลล์แสงอาทิตย์ที่ต้องการลดต้นทุนการผลิตเพื่อแข่งขันกับต้นทุนราคาของแหล่งพลังงานชนิดอื่นๆ วิธีหนึ่งของการผลิตก็เช่น การทำปฏิกิริยา redox ระหว่างควอไซต์ที่มีความบริสุทธิ์สูงมาก กับคาร์บอนที่มีความบริสุทธิ์สูงเช่นกัน

นอกเหนือจากควอไซต์ และทรายแก้ว แกลบหรือเปลือกข้าวก็เป็นแหล่งของซิลิกาที่น่าสนใจ ส่วนประกอบหลักของแกลบ ได้แก่ cellulose, lignin และซิลิกา โดยมีซิลิกาอยู่ประมาณ 15% โดยน้ำหนักและครึ่งหนึ่งของปริมาณนี้เป็นซิลิกอน ได้มีการสกัดซิลิกอนจากแกลบในอเมริกา ญี่ปุ่น และมาเลเซีย ด้วยวิธีการที่ไม่ยุ่งยากและสำหรับประเทศไทยซึ่งเป็นประเทศผู้ผลิตข้าวรายสำคัญของโลก การใช้แกลบเป็นวัตถุดิบในการผลิตมีข้อดีเหนือกว่าการใช้ควอไซต์ หรือทรายแก้วทั่วไป คือ

1. ประเทศไทยมีแกลบเป็นผลพลอยได้ จากการผลิตข้าว โดยมีปริมาณค่อนข้างสม่ำเสมอทุกปี ปีละกว่า 1 ล้านตัน และแม้จะมีการนำไปใช้ประโยชน์เป็น วัสดุก่อสร้าง, ฉนวนความร้อน, ผสมดินเพื่อการเกษตร ตลอดจนการเผาไหม้เพื่อทำให้เกิดพลังงาน แต่ก็จัดว่าเป็นส่วนน้อย ส่วนใหญ่จะถูกนำไปทิ้งหรือ เผาทำลาย
2. ซิลิกาในแกลบมีสารเจือปนประเภทโลหะน้อยกว่าในทรายแก้ว
3. แกลบมีคาร์บอนเป็นองค์ประกอบหลักอยู่ด้วยจึงใช้ประโยชน์ในการทำปฏิกิริยาได้
4. ซิลิกาในแกลบมีโครงสร้างการจับตัวของโมเลกุลที่สามารถถูก reduce ได้ง่ายกว่า (มี reactivity สูงกว่า)
5. มีความเป็นไปได้ที่จะทำการผลิต ซิลิกาเกรดโซลาร์ จากแกลบได้ด้วยกระบวนการที่ง่าย และต้นทุนต่ำ
6. ทรายแก้วมักมีอยู่ตามชายหาดที่เป็นสถานที่ท่องเที่ยวและควอไซต์ ก็พบมากในบริเวณป่าเขาตั้งนั้น การขุดมาใช้ประโยชน์ก็จะเป็นการทำลายทรัพยากรท่องเที่ยวและสภาพแวดล้อมของเขตอนุรักษ์

นับตั้งแต่ปี พ.ศ. 2530 ห้องปฏิบัติการตั้งประดิษฐ์สารกึ่งตัวนำ ภาควิชาฟิสิกส์ประยุกต์ ได้มีการเสนอเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้วยประการใดๆ แนวความคิด ในการพัฒนาซิลิกอนเกรดเซลล์แสงอาทิตย์ จากแกลบไทยในช่วงเริ่มต้นของการมีสำนักงานคณะไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรรมการพัฒนาวิทยาศาสตร์และเทคโนโลยี (STDB) ซึ่งต่อมาเปลี่ยนไปเป็นสำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ แต่ก็มีได้มีโอกาสดำเนินการ ในปี 2544 ได้มีประกาศให้เสนอ เอกสารเชิงหลักการการหาจุดตั้งต้นที่ดีที่สุดเพื่อพัฒนาการผลิตซิลิกอน ในโครงการผลิตพลังงานไฟฟ้า จากแสงอาทิตย์ โดยสภาวิจัยแห่งชาติ และห้องปฏิบัติการฯ ได้รับการจัดสรรเงินทุน จำนวน 50,000 บาท เป็นค่าตอบแทนในการ ทำเอกสารรวบรวมข้อมูลงานการทำวิจัยที่เกี่ยวข้องกับแถบทั้งหมดจึงได้ใช้เงินจำนวนนี้ในการทดลอง และพัฒนาในขั้นต้น

1.2. วัตถุประสงค์ของโครงการพิเศษ

เพื่อเริ่มต้นการปฏิบัติทดลองในงานพัฒนาแผงซิลิกอนที่มีความบริสุทธิ์ เพียงพอในการทำเซลล์แสงอาทิตย์ จากแถบไทย

1.3. ขอบเขตของโครงการพิเศษ

1. ศึกษารวบรวมกรรมวิธีต่างๆ ในการเตรียมซิลิกอนจากแถบที่มีในอดีตจนถึงปัจจุบัน
2. ศึกษาเงื่อนไขวิธีการเตรียมซิลิกา และคาร์บอนจากแถบให้ได้ความบริสุทธิ์สูง
3. ศึกษาการควบคุมการเกิดพหุผลึกซิลิกอนในปฏิริยาระหว่าง ซิลิกา และคาร์บอน จากแถบในเตาตัวด้านทานแกรไฟต์ที่ปรับปรุงจากเตาโซดลาสกที่มีอยู่เดิม
4. ออกแบบเตาอาร์คอุณหภูมิสูงเพื่อเตรียมการทำปฏิริยา ในงานพัฒนาขั้นต่อไป

1.4. ประโยชน์ที่ได้รับจากโครงการพิเศษ

จะเป็นการเพิ่มคุณค่าของแถบ ซึ่งเป็นของเหลือใช้ในการเกษตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

กระบวนการทำซิลิกอนจากแกลบ

กระบวนการทำซิลิกอนจากแกลบมี 2 ขั้นตอนหลัก ก็คือ

ขั้นตอนที่ 1. การสกัดเอาซิลิกา (SiO_2) จากแกลบ

ขั้นตอนที่ 2. การเปลี่ยนซิลิกาให้เป็นซิลิกอน

2.1 การสกัดเอาซิลิกา (SiO_2) จากแกลบ

ในขั้นตอนแรก ก็มักจำเป็นจะต้องมีการเผาแกลบซึ่งก็ขึ้นกับวิธีการว่าจะมีการทำ Leaching หรือ Hydrolysis โดยกรดในระดับความเข้มข้นต่างๆ เพื่อแปรรูปน้ำตาลอินทรีย์ ที่เป็นส่วนประกอบสำคัญของแกลบ ไปใช้ประโยชน์ ลดปริมาณสิ่งเจือปนในซิลิกาที่ต้องการก่อนหรือไม่ (เช่น ได้ Xylose ใช้ในอุตสาหกรรมอาหาร, ได้ Furfural ที่ใช้ในอุตสาหกรรม ไนลอน และยา)

มีผู้ที่ได้ทำการศึกษาส่วนประกอบของแกลบ ผลที่ได้เป็นดังตารางที่ 2-1

ส่วนประกอบ	% โดยน้ำหนัก
Water	2.4-11.35
Crude Protein	1.7-7.26
Crude fat	0.38-2.98
Nitrogen free extract	24.7-38.79
Crude fiber	31.71-49.92
Ash	13.16-29.04
Pentosans	16.94-21.95
Cellulose	34.34-43.8
Other	21.4-46.97

ตารางที่ 2-1 แสดงส่วนของธาตุองค์ประกอบในแกลบ

เถ้าของแกลบประกอบด้วยธาตุองค์ประกอบส่วนน้อย 15 ธาตุ [21] ซึ่งมีอยู่ในปริมาณ 1-1200 ppm. ธาตุเหล่านี้คือ Aluminum, boron, calcium, iron, potassium, magnesium, manganese, sodium, phosphorus, sulfur และ titanium โดยทั้งหมดจะมีปริมาณรวมเท่ากับ 1% โดยน้ำหนักของแกลบ และความเข้มข้นของสารเจือที่พบในแกลบจากข้าวของมาเลเซีย เป็นดังตารางที่ 2-2

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Element	Ppm.
Al	10
B	1
Ca	1000
Fe	20
K	1200
Mg	300
Mn	200
Na	20
P	50
S	20
Ti	1

ตารางที่ 2-2 แสดงความเข้มข้นของธาตุที่มีในแกลบ

กรรมวิธีในการเผาแกลบนั้น ถ้าต้องการเพียงซิลิกา ก็มักกระทำในบรรยากาศของออกซิเจน หรือในอากาศ แต่ถ้าต้องการให้ได้คาร์บอนด้วย ก็จะทำ กระบวนการไพโรลิซิส (Pyrolysis) คือ การเผาในบรรยากาศของอาร์กอน หรือไนโตรเจน

Processing temperature(°C)	Weight loss(%)	Colour of ash residue
300	29.8	Black
400	66.8	Grey
500	77.1	White
600	74.7	Grey
700	69.4	Black
800	73.5	Black
1000	75.8	Black

ตารางที่ 2-3 แสดงน้ำหนักที่หายไปและสีที่เกิดจากการเผาแกลบในอากาศที่ถูกจำกัดที่อุณหภูมิต่างๆ เป็นเวลา 1 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเผาเคลือบในอากาศนั้นก็จะต้องทำให้เป็นเถ้าสีขาวซึ่งจะขึ้นอยู่กับอุณหภูมิในการเผาด้วย ดังตารางที่ 2-3 [10] จะแสดงถึงน้ำหนักที่หายไปและสีที่เกิดจากการเผาเคลือบที่อุณหภูมิต่างๆหลังจากการเผา โดยที่เคลือบจะสลายตัวอย่างดีที่อุณหภูมิระหว่าง 450°C ถึง 550 °C หากต่ำกว่า 450°C จะสลายตัวได้ไม่ดี และที่อุณหภูมิมากกว่า 550°C จนถึง 1000°C เถ้าเคลือบก็จะสลายตัวได้ไม่ดีเช่นกัน โดยที่การเปลี่ยนแปลงของเคลือบที่การเผาที่อุณหภูมิ 500°C ในเวลาต่างๆ สามารถแสดงได้ดังตารางที่ 2-4

Time(min)	Weight loss(%)	Colour
0	0	Gold-Yellow
1	41.7	Black
3	45.6	Black
5	49.2	Black
10	56.0	Black
30	76.1	Grey
60	78.8	White

ตารางที่ 2-4 แสดงความเปลี่ยนแปลงของเคลือบเมื่อเผาที่อุณหภูมิ 500°C

ในตารางที่ 2-4 เมื่อเผาเคลือบมากกว่าเวลา 1 นาที จะสามารถทำให้ส่วนที่สามารถไหม้ไฟได้หมดไป และหลังจาก 10 ถึง 30 นาที ส่วนประกอบที่ระเหยได้จะหมดไปและที่เวลาเดียวกันนั้นเองส่วนประกอบที่เป็นคาร์บอนเริ่มต้นก็จะหมดไป โดยที่จะใช้เวลาในการทำปฏิกิริยาทั้งหมดภายในเวลา 60 นาที ซึ่งความแตกต่างของการสลายตัวของเคลือบภายในบรรยากาศ N_2 และ ในอากาศจะแสดงได้ดังตารางที่ 2-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(°C)	เผาแกลบในบรรยากาศ N ₂	เผาแกลบโดยไม่มีการจำกัดอากาศ
100	100°C endothermic reaction: pentosan and formation of	Decomposition of Volatile constituents and tar
200		230-500°C exothermic reaction: Decomposition of cellulose and Oxidation of the free carbon
300	270°C exothermic reaction: decomposition of cellulose and formation of volatile constituents(CO)	
400	360°C exothermic reaction: decomposition of lignin and formation of volatile constituents(CO,CH ₄)	
700	700-800°C exothermic reaction: crystallization of SiO ₂ and fixed C residue	700-800°C exothermic reaction: crystallization of SiO ₂
800	Black rice husk ash	White rice husk ash

ตารางที่ 2-5 แสดงความแตกต่างของการสลายตัวของการเผาภายใต้บรรยากาศ N₂ และในอากาศ[10]

การเผาแกลบดิบโดยไม่ควบคุมจะมีมลพิษในอากาศสูงมาก และบางประเทศมีกฎหมายห้ามอย่างเข้มงวด สำหรับบริษัท ผู้ผลิตแกลบของไทยส่งออกนอก และโครงการโรงไฟฟ้าพลังแกลบที่กำลังดำเนินการจัดสร้างขึ้นที่จังหวัดนครสวรรค์นั้น จำเป็นต้องมีระบบกำจัดมลพิษ เช่น ระบบไฟฟ้าสถิตย์

2.2 กระบวนการผลิตพหุผลิกซิลิกอนจากซิลิกาในแกลบ

ในขั้นตอนที่ 2 ของการเปลี่ยนซิลิกา ให้เป็นซิลิกอนนั้นมี 2 แนวทางหลัก คือ การทำปฏิกิริยา Reduction ที่อุณหภูมิสูงเปลี่ยนซิลิกาไปเป็น ซิลิกอนโดยตรงหรือ การเปลี่ยนซิลิกาให้เป็นสารประกอบพวกไซเลน

2.2.1. การ Reduce ซิลิกาด้วยคาร์บอน

หลังจากทำการ Pyrolysis แกลบจะได้ซิลิกาและคาร์บอนในระดับอัตราส่วน โมล ประมาณ 1:4 เมื่อทำการปรับ อัตราส่วนให้เพิ่มขึ้นเป็น 1: 2 ก็จะสามารถ reduce ที่อุณหภูมิ 1800 องศาเซลเซียส เพื่อให้ได้ ซิลิกอนตามสมการ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ใด ๆ ก็ตาม ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2. การ Reduce ซิลิกาด้วย แมกนีเซียม

โดยการนำแร่แกลบซึ่งได้จากการเผาแกลบในอากาศ มาทำปฏิกิริยากับ แมกนีเซียม ที่อุณหภูมิ 600-650° เซลเซียส จะได้ซิลิกอน ตามสมการ



2.2.3. การผลิตแมกนีเซียมซิลิไซด์ (Magnesium silicide) และไซเลน แล้วทำการสลาย (decompose)

ไซเลน

เริ่มต้นด้วยการหลอมแร่แกลบเข้ากับแมกนีเซียมในอัตราส่วน โมล $\text{SiO}_2 : \text{Mg} = 1 : 4$ จะได้แมกนีเซียมซิลิไซด์ตามสมการ



ทำการ Hydrolysis แมกนีเซียมซิลิไซด์จะได้ ไซเลน



ทำการ สลาย ไซเลน ใน Fluidized bed จะได้พหุผลึกซิลิกอนตามสมการ



2.2.4. การผลิตซิลิกอนเตตระคลอไรด์ (Silicon tetrachloride) แล้ว reduce ด้วยสังกะสี

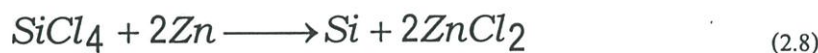
การทำ Chlorination ที่อุณหภูมิ 1000° เซลเซียส ต่อ แกลบที่กำลังถูก pyrolyse จะได้ซิลิกอนเตตระคลอไรด์ ตามสมการ



หรือ



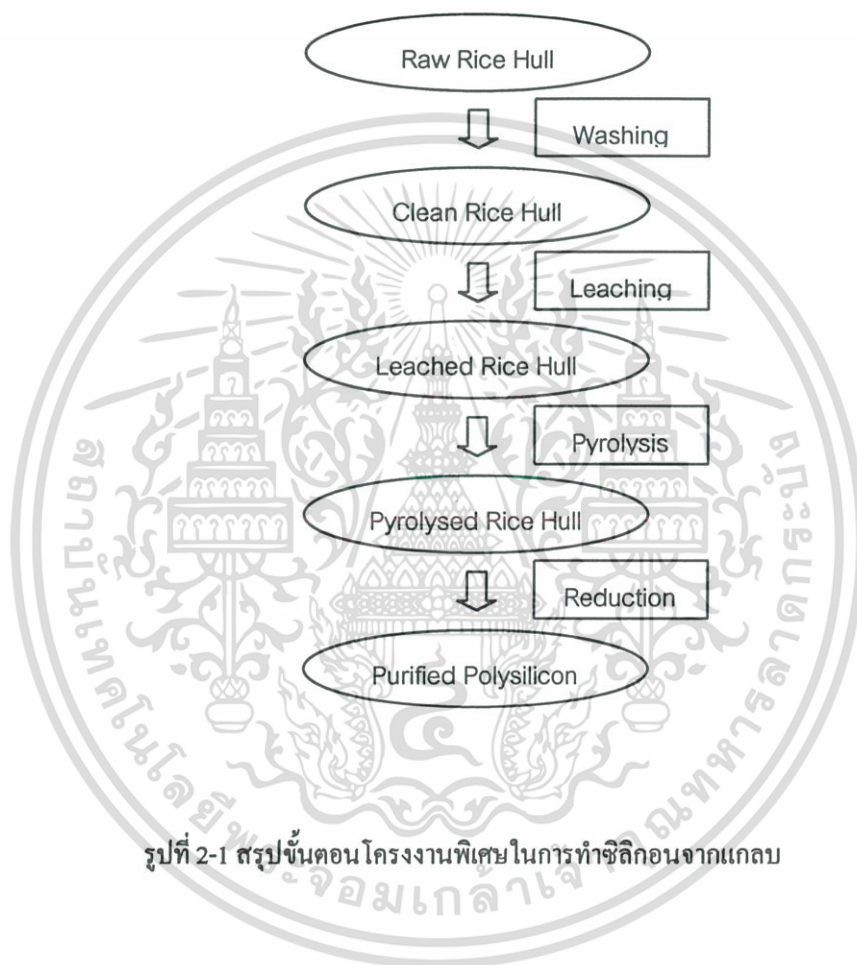
ทำการ Reduce ซิลิกอนเตตระคลอไรด์ด้วยไอสังกะสีจะได้ ซิลิกอน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2. การreduce ซิลิกาในแกลบด้วยคาร์บอน

การทำซิลิกอนจากแกลบในโรงงานพิเศษนี้ ในส่วนของการเปลี่ยนซิลิกาให้เป็นซิลิกอน ได้เลือกกรรมวิธีการ Reduce ด้วยคาร์บอน โดยมีขั้นตอนทั้งหมดแสดงได้ตามรูปที่ 2-1



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

ปรากฏการณ์อาร์ค และเทคนิคการวิเคราะห์ ธาตุส่วนผสม

เนื่องจากกระบวนการในการเปลี่ยนแกลบให้เป็นซิลิกอนอย่างมีประสิทธิภาพจะต้องผ่านขั้นตอนที่สำคัญ 2 ส่วนคือ การทำปฏิกิริยาระหว่าง SiO_2 กับ C ในเตาอาร์คที่จะออกแบบสร้างขึ้น และการวิเคราะห์ส่วนประกอบของผลิตภัณฑ์ได้ ในแต่ละขั้นตอน ความรู้เกี่ยวกับปรากฏการณ์ การอาร์ค และกรรมวิธีการ ในการวิเคราะห์ธาตุจึงถือได้ว่าเป็นสิ่งจำเป็น

3.1 ปรากฏการณ์การอาร์ค

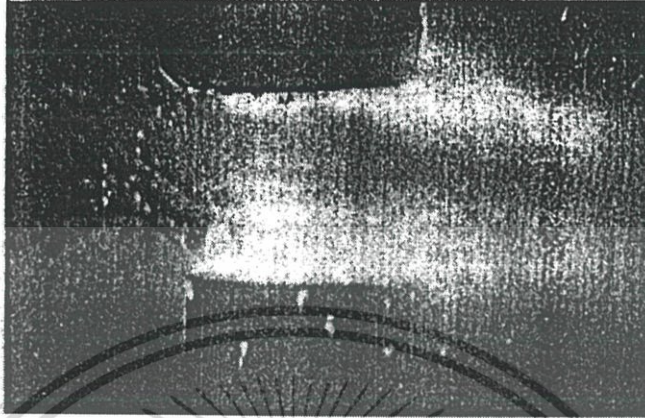
อาร์คเป็นการคายประจุ ให้แสงและความร้อน จากสองขั้วไฟฟ้าใกล้กันที่มีกระแสสูงไหลผ่านในสภาวะความดันต่ำหรือในบรรยากาศปกติ ค้นพบเป็นครั้งแรกโดย นักเคมีชาวอังกฤษ ชื่อ Sir Humphry Davy ในปี ค.ศ.1800

เทคนิคเบื้องต้นในการอาร์ค [1] คือที่ปลายของขั้วไฟฟ้ามักจะมีลักษณะแหลม และมักทำจากคาร์บอน นำมาสัมผัสกันและให้กระแสสูง (เช่น ประมาณ 10 แอมป์) ผ่านด้วยการทำให้เกิดการลัดวงจร กระแสนี้เป็นสาเหตุให้เกิดความเข้มความร้อนที่จุดสัมผัสทำให้อากาศหรือก๊าซแตกตัว และถ้าเมื่อขั้วไฟฟ้าแยกออก จะเกิดอาร์คเป็นประกายไฟจากเงื่อนไขว้ข้างต้น การคายประจุที่สะสมระหว่างขั้วไฟฟ้า โดยอิเล็กตรอนอิสระที่ขั้วคาโทด (cathode) จะวิ่งไปสู่ขั้วแอโนด(anode) แต่ประจุบวกก็ไปในทิศทางกันข้ามกับอิเล็กตรอน ประจุที่อัดแน่นนั้นเป็นผลให้เกิดความร้อนขึ้นที่ขั้วไฟฟ้า และที่ขั้วบวกจะเกิดความร้อนขึ้นเพราะว่าอิเล็กตรอนมากกระแทกที่ขั้วทำให้เกิดพลังงานรวมขึ้น ในขั้วไฟฟ้าที่ความดันปกติ ที่ขั้วบวกจะมีอุณหภูมิถึง 3500 องศาเซลเซียส (6332 องศาฟาเรนไฮต์) [23]

ความเข้มความร้อน จากการอาร์คไฟฟ้านี้ มักใช้ประโยชน์ในเตาพิเศษที่ไว้หลอมวัสดุที่หลอมยาก และยังสามารถทำอุณหภูมิในเตาได้ถึงประมาณ 2800 องศาเซลเซียส (5072 องศาฟาเรนไฮต์) การอาร์คใช้ประโยชน์เป็นความเข้มของแหล่งกำเนิดแสงที่สูง แสงจากการอาร์คมีประโยชน์ในด้านการรวมของแสง เพราะว่า 85% ของความเข้มแสงมาจาก พื้นที่เล็กๆ ที่ขั้วคาร์บอนบวก เช่น แต่เดิมใช้เป็นตะเกียงสำหรับแสงในที่ถ้ำ และเป็นส่วนสำคัญในการทำให้เห็นภาพในเครื่องฉายภาพยนตร์ และโปรเจกเตอร์รุ่นเก่า

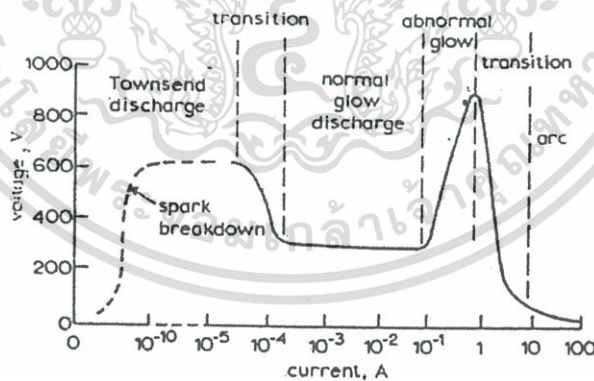
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1 ลักษณะทั่วไปของการเกิด arc discharge (General description of glow and arc discharge)



รูปที่ 3-1 การอาร์ค ระหว่างขั้วไฟฟ้าทั้งสอง

การอาร์คเป็นการคายประจุทางไฟฟ้าระหว่างแก๊สหรือ ไอจากขั้วไฟฟ้า ซึ่งเป็นสาเหตุให้เกิดความต่างศักย์ตกคร่อมบริเวณขั้วแคโทด ซึ่งมีค่าประมาณความต่างศักย์หยุดยั้งของขั้วแคโทด(โดยทั่วไปมีค่าในระดับ 10 V)กระแสที่ไหลสามารถมีได้หลายค่าโดยไม่มีข้อจำกัดใดๆ โดยมีความสัมพันธ์กับค่าความต่างศักย์ในลักษณะ ดังรูปที่ 3-2 พิจารณาที่ความดัน 1 torr ซึ่งค่ากระแสที่ไหลสูงกว่าค่าน้อยที่สุดซึ่งจะมีค่าประมาณ 30 มิลลิแอมป์ หรือต่ำกว่านั้น ที่กระแสต่ำกว่าที่กล่าวมาจะทำให้เกิดโวลเตจ ตกคร่อมขั้วแคโทดประมาณ 300 โวลต์ (ในช่วง 100-500 โวลต์)



รูปที่ 3-2 ที่สภาวะ steady state แสดงการเปลี่ยนแปลงของ โวลต์เตจ และกระแสในการคายประจุที่ความดัน 1 torr

ที่จุดสูงสุดของกราฟ ช่วงกระแสต่ำในส่วน Spark breakdown จะทำให้เกิดการคายประจุที่ความดัน 1 torr กระแสในการทำให้เกิดคายประจุทางไฟฟ้ามีค่าที่อิสระ และถ้ากระแสเพิ่มขึ้น ในความดันของแก๊สที่ลดลงจากการลดลงของความดันทานในรูปที่ 3-2 (กระแสเพิ่มขึ้นแต่โวลต์เตจที่ แสดงว่าค่าความดันทานมีค่าต่ำลง)

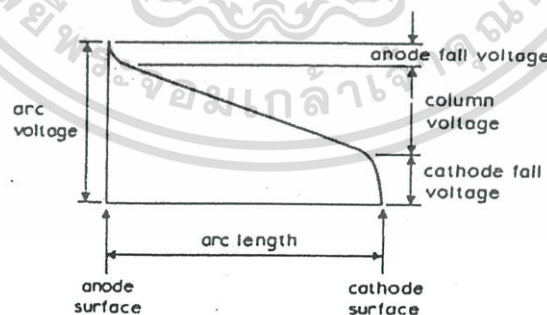
หลังจากเกิดการพังทลายของ Gap ในช่องว่างของอากาศแล้ว ก็ยังคงทำให้เกิดการ transition จากการคายประจุที่เพิ่มขึ้นและค่าโวลเตจ เปลี่ยนแปลงเป็น ได้หลายค่าดังรูปที่แสดง โดยกระแสที่เปลี่ยนไปจะทำให้เกิดชนิดของการคายประจุต่างๆซึ่ง เป็นผลมาจากความร้อนที่สูญเสียเนื่องจากการอาร์ค การพังทลายแบบสปราร์คจะเกิดขึ้นในแก๊ส

ที่มีความดันเท่ากับความดันบรรยากาศหรือสูงกว่า ซึ่งการที่จะทำให้เกิดการสปาร์ค ได้นั้นจำเป็นจะต้องมีแรงดันที่สูงตกคร่อมบริเวณขั้วไฟฟ้าในวงจร ซึ่งสัมพันธ์กับ ความต้านทาน จะเกิดการ สปาร์คคิสชาร์ต แบบ transient ก่อนจะถึง การคลายประจุแบบคงที่ โดยทั่วไปสภาวะที่เกิดเงื่อนไขแบบนี้ จะมีช่วงเวลาประมาณ 2-3 μs แล้วขั้วไฟฟ้าจะถูกแยกออกจากกัน

สรุปการเกิดขึ้นของการอาร์ค ก่อนจะเกิดการอาร์คได้ ก็จะต้องทำให้ เกิดการสปาร์ค หรือทำให้ประจุสามารถวิ่งผ่านอากาศได้ก่อนสปาร์ค หลังจากนั้นเมื่อเพิ่มกระแสมากขึ้นอิเล็กตรอนก็ยิ่ง ไหลข้ามได้มาก เมื่ออิเล็กตรอนวิ่งระหว่างขั้วไฟฟ้าและก็ชนอะตอมในอากาศมากเข้า เมื่อถึงจุดๆ หนึ่งก็ทำให้เกิดที่ระหว่างขั้วไฟฟ้าเกิดการแตกตัวกลายเป็นประจุแล้วก็สามารถนำไฟฟ้าได้หรือเรียก พลาสมา แล้วโวลต์ก็จะลดลงมาและเมื่อเพิ่มกระแสขึ้นเรื่อยๆ จนถึงอีกระดับหนึ่งหรือ abnormal glow ค่า โวลต์ก็จะเพิ่มขึ้นจนถึงประมาณ 800 โวลต์ ที่ 1 แอมป์ แก๊สที่อยู่ระหว่างขั้ว ก็จะมีการอาร์คขึ้น ค่า โวลต์ก็จะตกลงอย่างมาก

3.1.2. ความสัมพันธ์ของขอบเขตของขั้วไฟฟ้าต่อการเกิดพลาสมาในการอาร์ค (Relation of electrode region to plasma column in an arc)

การสูญเสียเนื่องจากการอาร์ค เกิดจากการเพิ่มขึ้นของการคายประจุ ทำให้มีโวลต์ตกที่ตกคร่อมขั้วแคโทดเล็กน้อยประมาณ 8 – 20 โวลต์ และมีการตกคร่อมในส่วนของขั้วแอโนด (ในตัวสารทั่วไปจะมีค่า 1-22 โวลต์) ดังรูป 3-3 ซึ่งสามารถมีค่ามากกว่านี้ ถ้าเป็นการอาร์คระหว่างขั้วคาร์บอนบริสุทธิ์ ค่าโวลต์ที่ตกคร่อมระหว่างขั้วแคโทดกับแอโนด จะเกิดขึ้นห่างจากขั้วไฟฟ้าเล็กน้อย จึงเป็นสาเหตุให้สนามไฟฟ้าในบริเวณนี้สูง บริเวณที่เกิดการอาร์คสนามไฟฟ้า น้อยกว่า 10 โวลต์ต่อเซนติเมตร และถ้าระบบได้มีการปรับปรุง โดยระบบหล่อเย็นทั้งของเหลวและก๊าซจะเพิ่มได้ 100 โวลต์ต่อเซนติเมตร และการอาร์คใน Sonic nozzle ที่ความดันมากกว่าบรรยากาศอาจทำได้มากถึง 300 โวลต์ต่อเซนติเมตร ในทางตรงข้ามค่าสนามไฟฟ้าที่บางส่วนของบริเวณแคโทดอาจจะมีค่าถึง 10 โวลต์ต่อเซนติเมตร

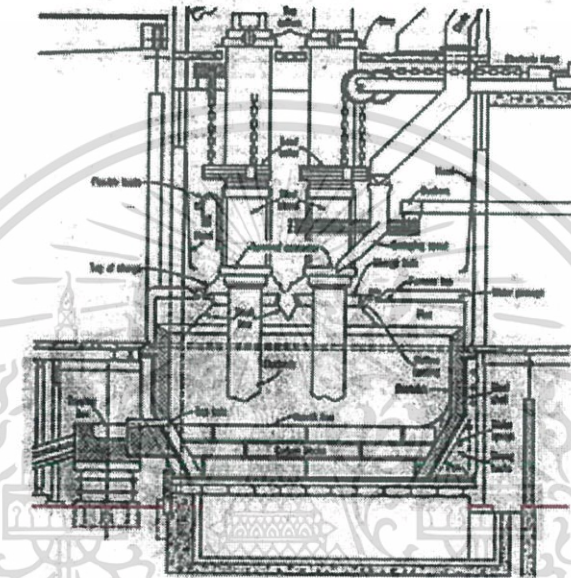


รูปที่ 3-3 ภาพการกระจาย Voltage ในการอาร์ค

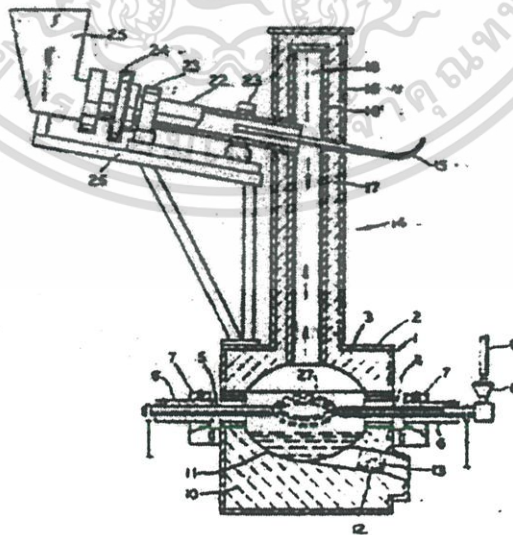
ในทำนองเดียวกันถึงแม้ว่าความหนาแน่นกระแสในบริเวณที่เกิดการอาร์คจะอยู่ในระดับ 10^2 - 10^3 แอมป์

ต่อตารางเซนติเมตร แต่ก็สามารถเพิ่มได้จนถึง 10^6 - 10^7 แอมป์ต่อตารางเซนติเมตร ที่ขั้วแคโทดที่ไม่มีการเอกซาร์นิเป็นเอกซาร์นิที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อมูญูชาติเหินาไปไซประโยชน์ดานการค่า Thermionic และจะมีค่าประมาณ 10^4 - 10^5 แอมป์ต่อตารางเซนติเมตร ที่ขั้วแอโนดซึ่งเป็นสาเหตุทำให้เกิดความไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แตกต่างของอุณหภูมิระหว่างบริเวณที่เกิดการอาร์คมากในควมดันบรรยากาศหรือสูงกว่า และที่บริเวณที่มีค่าความดันบรรยากาศต่ำใกล้ๆ ขั้วไฟฟ้า ซึ่งสามารถแบ่งส่วนการอาร์คได้เป็น 3 ส่วน คือ ส่วนที่อยู่ระหว่างตรงกลางขั้วไฟฟ้า และบริเวณขั้วไฟฟ้า บางที่เรียกบริเวณนี้ว่าบริเวณทรานซิสชันหรือ contraction region ซึ่งสนามไฟฟ้าและความหนาแน่นกระแสจะเกิดขึ้นที่นี่ บริเวณที่กล่าวอยู่ระหว่างขั้วไฟฟ้า ถ้ามีการอาร์คเป็นเวลานานๆ จะมีผลทำให้บริเวณใกล้ๆ ขั้วอิเล็กโทรดและบริเวณข้างเคียงของ Contraction region จะเกิดการกลายเป็นไอของขั้วไฟฟ้า



รูปที่ 3-4 ตัวอย่างของเตาอาร์ค ที่ใช้อยู่ใน โรงงานอุตสาหกรรม [22]



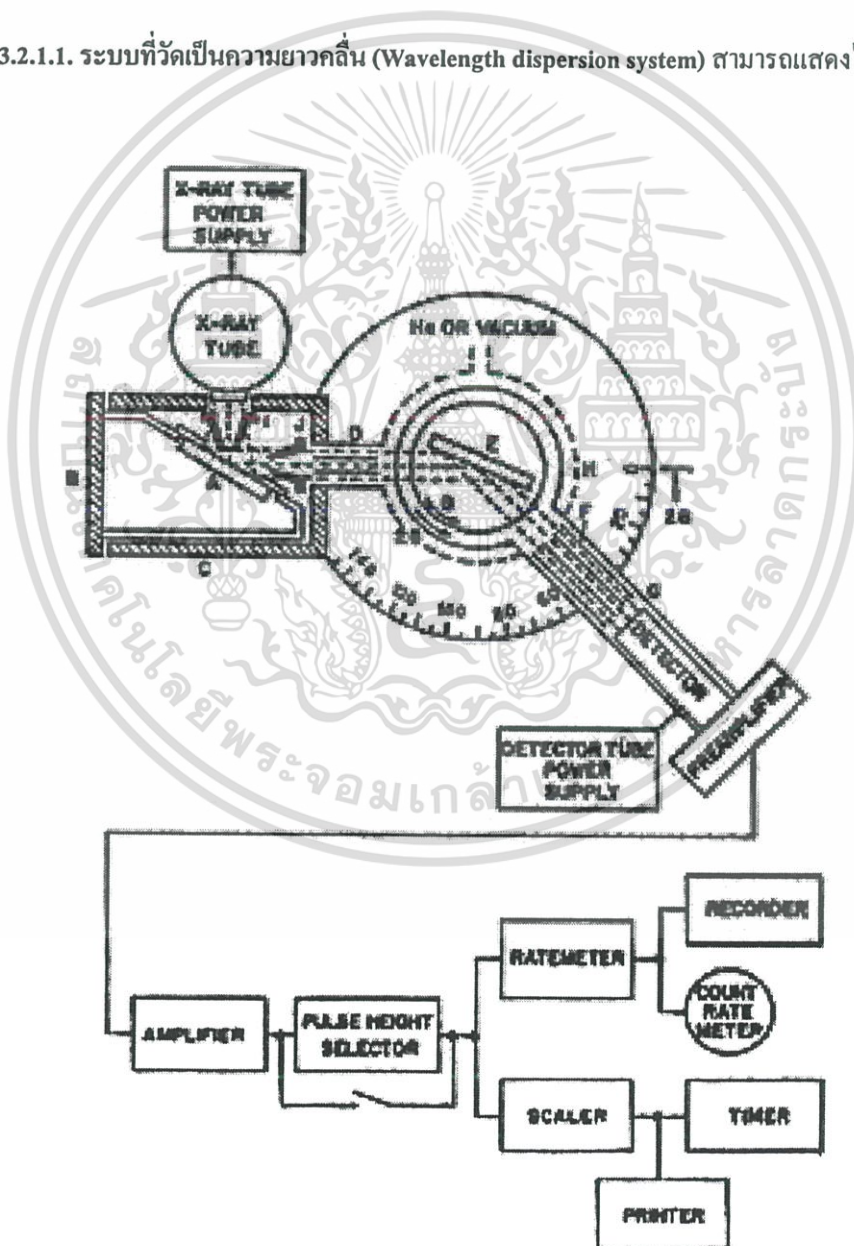
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในห้องเรียนเพื่อใช้ประกอบการเรียนการสอน ไม่ให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 เทคนิคการวิเคราะห์ ธาตุส่วนผสม

วิธีที่ใช้ในการวิเคราะห์ธาตุมีด้วยกันหลายวิธี เช่น SIMS, Plasma Spectroscopy, X-ray Spectroscopy เครื่องมือบางอย่างมีขีดความสามารถสูง แต่มีราคาแพง จึงไม่มีหน่วยงานใดตั้งชื่อเข้ามาใช้ ในโครงการพิเศษนี้ใช้ X-ray Spectroscopy หรือ X-ray Fluorescence Spectroscopy เพราะมีอยู่หลายที่ในประเทศ และเป็นเทคนิควิเคราะห์ ซึ่งสามารถวิเคราะห์ได้ทั้งธาตุเดี่ยวทีละธาตุ หรือ หลายธาตุพร้อมกัน

3.2.1 เครื่อง X-ray Fluorescence Spectroscopy มีด้วยกัน 2 ระบบ [24] คือ

3.2.1.1. ระบบที่วัดเป็นความยาวคลื่น (Wavelength dispersion system) สามารถแสดง ได้ดังรูปที่ 3-6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดรูปที่ 3-6 แสดงแผนภาพองค์ประกอบของประกอบต่างๆของเครื่อง XRFS แบบ Wavelength dispersion

จะประกอบด้วยส่วนต่างๆที่สำคัญ 3 ส่วน คือ

X-Ray Generator ประกอบด้วย

- X-ray tube
- X-ray power controller
- High voltage transformer
- X-ray tube cooling unit
- Filter

Spectrometer ประกอบด้วย

- Sample compartment
- Collimators
- Analyzing crystals
- Detectors

Data systems ประกอบด้วย

- computer
- Printer
- Recorder

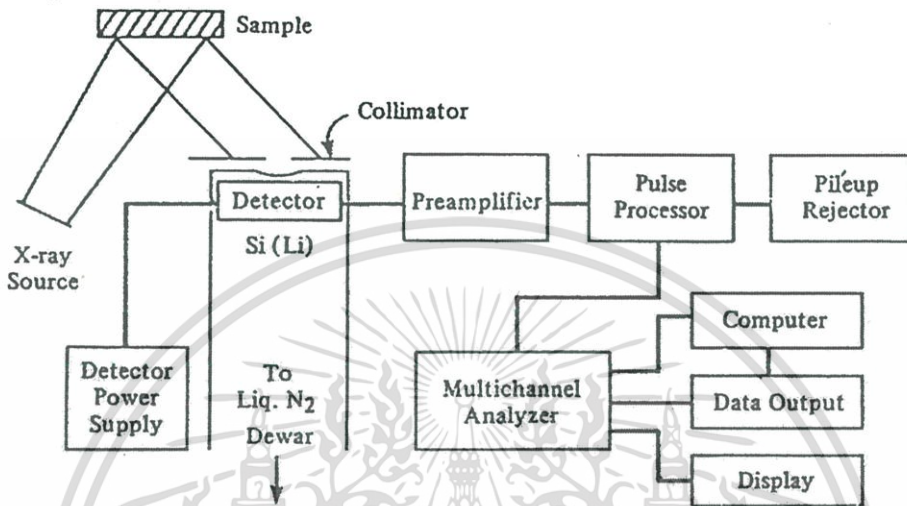
โดยในการวิเคราะห์สารด้วยเทคนิคนี้ คือ จะให้ลำรังสีเอกซ์ที่ได้จาก X-ray Generator ไปยังสารตัวอย่าง เพื่อทำให้เกิดการ Interaction กับธาตุต่างๆในสารตัวอย่าง จะเกิด X-ray Fluorescence ขึ้นแล้วผ่านไปยัง Collimator เพื่อทำให้รังสีเอกซ์เป็นลำขนานและไปในทิศทางที่ต้องการ คือให้ไปกระทบกับ analyzing crystal ที่อยู่ใน Spectrometer ที่เป็นสูญญากาศ เพื่อแยกความยาวคลื่นรังสีเอกซ์ออกจากกัน คล้ายการทำงานของเกรตติง รังสีเอกซ์ที่มีความยาวคลื่นต่างๆ กันจะถูกวัดความเข้มหรือกำลัง โดย Syntillation detector และนำสัญญาณที่วัดได้ ไปยังเครื่องเก็บข้อมูล แล้วแสดงสเปกตรัมออกมาทาง printer หรือ recorder แล้วจึงนำข้อมูลที่ได้ของสารมาตรฐานและสารตัวอย่างไปวิเคราะห์เชิงคุณภาพและปริมาณต่อไป

3.2.1.2. ระบบที่วัดเป็นพลังงาน (KeV)(Energy dispersion system) จะประกอบด้วย

1. หัววัดซึ่งเป็น Si (Li) หรือ Ge (Li)
2. Detector power supply
3. ระบบ Cooling ซึ่งเป็น ไนโตรเจนเหลว
4. แหล่งผลิตเอกซ์เรย์(X-ray Source) ซึ่งอาจใช้ X-ray generator หรือ radioisotopes
5. Preamplifier และ amplifier ทำหน้าที่ขยายสัญญาณ
6. Multichannel analyzer (MCA) ซึ่งทำหน้าที่เก็บรวบรวมสัญญาณที่ได้จากดีเทคเตอร์ โดยมีการแยกขนาดของพลังงาน โดยที่พลังงานต่ำจะอยู่ใน channel ดันๆ แต่ถ้าพลังงานสูงขึ้นไปก็จะถูกเก็บไว้ในช่องสูงขึ้น
7. Data system

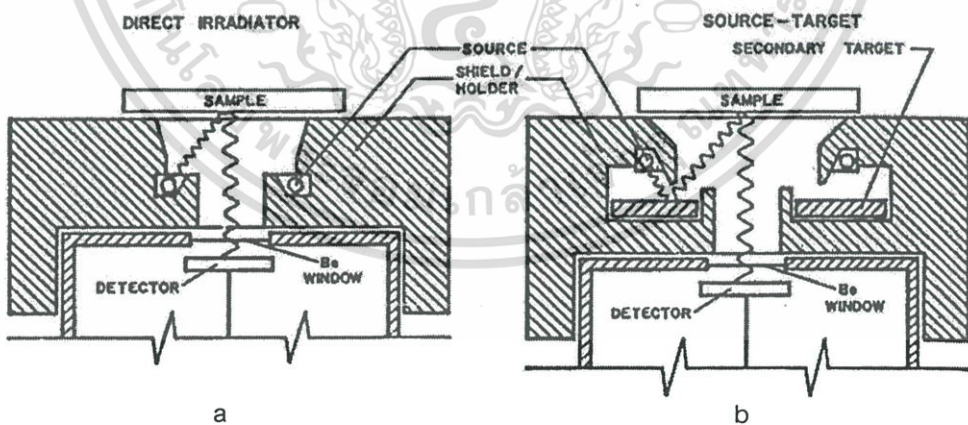
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์โดยเทคนิคนี้ จะใช้ไอโซโทปกัมมันตรังสีและมักจะทำให้ไอโซโทปมีลักษณะเป็นวงแหวน และต้องมีการป้องกันรังสีที่จะไปถูกคิเทคเตอร์อย่างดีด้วย ลักษณะการจัดเครื่องมือเป็นดังรูป 3-7



รูปที่ 3-7 แสดงแผนภาพเครื่อง XRFS แบบ Energy Dispersive system

การจัดเครื่องมือของระบบ Energy dispersive จะเป็นดังรูป 3-8



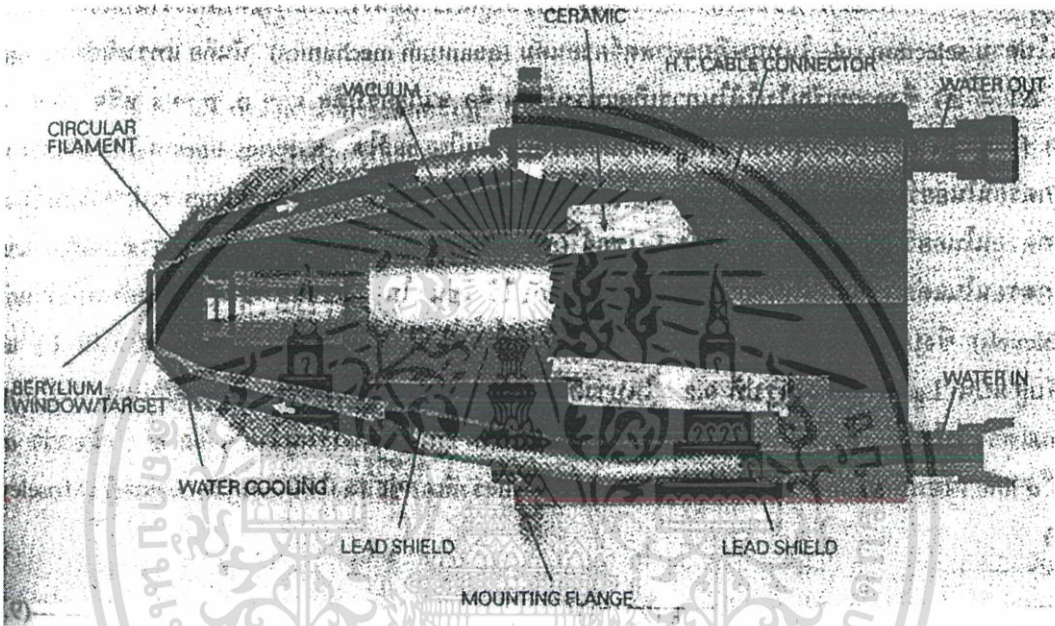
รูปที่ 3-8 แสดงการจัดเครื่องมือที่ใช้วิเคราะห์ด้วยเทคนิค XRFS แบบEnergy Dispersive system

- a) Direct irradiation(ซ้าย)
- b) Secondary target irradiation (ขวา)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2. หลักการที่ใช้ผลิตและวัดรังสีเอกซ์

X-ray tube สามารถกำเนิดรังสีเอกซ์ โดยทำการให้กระแสไฟฟ้าเข้าไปในหลอดรังสีเอกซ์ทำให้ไส้ของขั้วแคโทดร้อนขึ้นทำให้อิเล็กตรอนเกิดขึ้นอย่างหนาแน่น และเมื่อทำให้ขั้วแคโทดและขั้วแอโนดมีความต่างศักย์ จะทำให้อิเล็กตรอนวิ่งเข้าชนขั้วแอโนด จะเกิดรังสีเอกซ์และผ่านหน้าต่างเบริลเลียมออกมา หลอดรังสีนี้ก็มีหลายชนิดแล้วแต่นชนิดของขั้วโลหะที่ใช้ทำแอโนด เช่น Mo, W, Cr, Cu, Ag หรือ Rh เป็นต้นมีลักษณะดังรูป 3-9



รูปที่ 3-9 แสดงลักษณะแผนภาพของหลอดรังสีเอกซ์

รังสีเอกซ์ที่ได้อาจมาจากกัมมันตรังสี (Radioactive source) โดยทั่วไปนิยมใช้ทำให้เกิด X-ray Fluorescence ที่ใช้ในระบบ Energy dispersion system

3.2.2.1. การเลือกหลอดรังสี

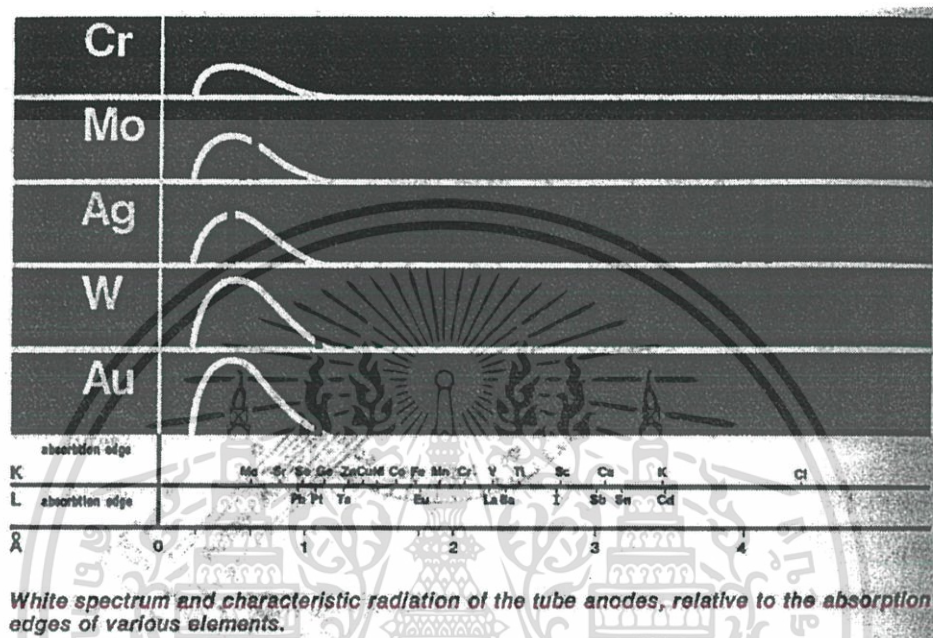
ในการทำให้ธาตุที่วิเคราะห์เกิด X-ray Fluorescence ได้ดี จะต้องเลือกพารามิเตอร์ต่างๆให้เหมาะสมดังนี้

- พลังงานของรังสีเอกซ์ที่จะทำให้ธาตุเกิด X-ray Fluorescence จะต้องมากกว่า absorption edge ของธาตุที่จะนำมาตรวจสอบ
- กำลังไฟฟ้าที่จะใช้กับหลอดรังสีเอกซ์จะต้องไม่เกิน 3 kW

3.2.2.2. ลักษณะเฉพาะของสเปกตรัมที่ได้จากหลอดรังสีเอกซ์

สเปกตรัมของรังสีเอกซ์นั้นจะประกอบด้วยสเปกตรัม 2 ชนิด คือ สเปกตรัมที่เป็นแถบ (band) และสเปกตรัมแบบต่อเนื่อง (continuum) ซึ่งเป็นลักษณะเฉพาะของธาตุที่ใช้ทำแอโนด หรือเรียกว่า White radiation ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้เด็ดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งพบการนำใบใช้

ซึ่งเกิดจากอิเล็กตรอนที่มีพลังงานสูง ถูกลดพลังงานลงหรือลดความเร็วลงระหว่างการชนกันเองของอิเล็กตรอน หรือชนกับอิเล็กตรอนในวัตถุ ทำให้มีการเปล่งรังสีออกมาเป็นเบรมสตราลุงกับสเปกตรัมที่เป็นเส้น ทับอยู่บนแถบสเปกตรัม ดังรูปแสดงลักษณะสเปกตรัมของรังสีเอกซ์จากธาตุต่างๆที่ใช้ทำหลอดรังสีเอกซ์



รูปที่ 3-10 แสดงลักษณะของรังสีเอกซ์สเปกตรัมจากธาตุต่างๆที่ใช้ทำหลอดทดลอง

3.2.2.3. ดีเทกเตอร์(Detector)

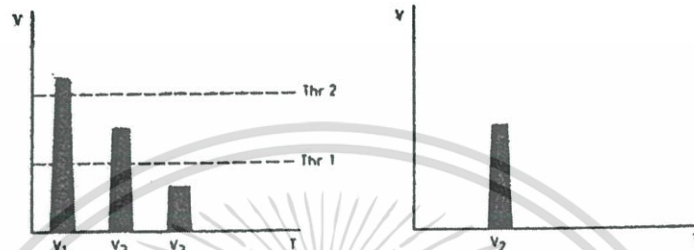
ดีเทกเตอร์ที่ใช้ในงานของ XRFS ที่นิยมมี 3 แบบ คือ

1. Gas ionization detectors เป็นดีเทกเตอร์ที่ใช้หลักการทำให้เกิด ไอออนในเซชันกับแก๊สที่บรรจุหรือผ่านเข้าไปในกระบอกแก๊ส เมื่อแก๊สเกิดอันตรกิริยากับรังสีเอกซ์จะเกิด ไอออนในเซชันและอิเล็กตรอนที่เกิดขึ้นจะชนกับโมเลกุลของแก๊สอื่นๆ เกิด ion pair มากขึ้น ไอออนบวกและอิเล็กตรอนจะวิ่งไปยังอิเล็กโทรดซึ่งใช้ศักย์ในการบังคับปริมาณไอออนโดยตรง ซึ่งดีเทกเตอร์แบบนี้จะมี dead time สั้นมาก และมีสภาพความไวสูง

2. Scintillation detector โดยใช้ TI หรือ NaI เป็นหัววัด โดยใช้หลักการคือ เมื่รังสีชนเข้ากับผลึก NaI (TI) อะตอมไอโอดีนจะดูดกลืนรังสีเอกซ์ทำให้ไอโอดีนอะตอมอยู่ในสถานะกระตุ้น และจะถ่ายเทพลังงานที่มากเกินไปยังอะตอมแคลเซียม แล้วอะตอมแคลเซียมจะเปล่งแสงออกมาที่ความยาวคลื่น 410 nm แสงนี้เข้าไปตกกระทบกับ photocathode ของ photomultiplier tube (PM. tube) ทำให้เกิดอิเล็กตรอนแล้วถูก ขยายกำลังด้วยไดโอด จนได้กระแสออกมาไหลไปสู่วงจรภายนอก แต่ขนาดของ pulse ยังไม่ใหญ่พอ จึงจำเป็นต้องผ่านเข้า preamplifier และ amplifier อีกครั้งหนึ่ง ดังนั้น สัญญาณที่ได้จากรังสีเอกซ์ซึ่งมีพลังงานต่างๆกันทำให้ได้สัญญาณหลังจาก amplifier แล้วมีขนาดต่างๆกัน เมื่อผ่านเข้าไปยัง discriminator ซึ่งสามารถเลือกวัดขนาดของสัญญาณได้ โดยใช้วิธีตั้ง window ให้กว้างพอที่จะให้สัญญาณผ่านไปได้ คือ ตั้ง upper level และ lower level

ไม่ (Threshold voltage, Thr-2 และ Threshold voltage, Thr-1) จะเห็นว่า discriminator DI ยอมให้สัญญาณขนาด VI

ไปได้ และ discriminator D2 ขอมให้สัญญาณขนาด V1 ผ่านเท่านั้น แต่เมื่อสัญญาณเข้าไปใน anticoincidence circuit สัญญาณ V1 จะถูกตัดไป ทำให้สามารถวัดได้เฉพาะ V2 เท่านั้นดังรูป นี่คือหลักการที่ pulse high analyzer ทำงาน ดังนั้นถ้ามีขนาดสัญญาณต่างๆกัน จะสามารถวัดแต่ละขนาดได้เนื่องจากรั้งสี่เอกซ์เปลี่ยนขนาดของ window (Thr-2 -Thr-1) ไปเรื่อยๆ เมื่อสัญญาณเข้าเครื่องวัด อัตราเร็วของการเกิดสัญญาณซึ่งเป็นปฏิภาคโดยตรงกับความเข้มข้นของสาร จึงทำให้สามารถวิเคราะห์เชิงปริมาณได้



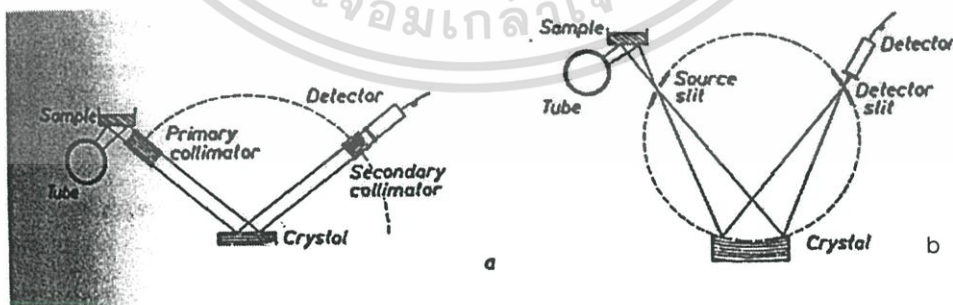
รูปที่ 3-11 แสดงขนาด Window (Thr2-Thr 1) ที่ยอมให้สัญญาณ V2 ผ่านไปได้

3. Semiconductor detector ซึ่งหัววัดอาจเป็น Ge (Li) หรือ Si (Li) แต่นิยมใช้ Si (Li) เนื่องจากพลังงานของรังสีเอกซ์น้อยกว่าพลังงานของรังสีแกมมา

Detector แบบที่ 1 และ 2 จะใช้ในระบบ Wavelength dispersion system ส่วนแบบที่ 3 จะใช้ในระบบ Energy dispersion system

3.2.2.4. การจัด Analysing crystal ในเครื่องสเปกโทรมิเตอร์ สามารถจัดได้ 2 แบบ คือ

- a) ใช้ plane crystal : แบบนี้จำเป็นต้องใช้ Collimator ในการทำให้รังสีเอกซ์ตกลงบนผลึก แต่มีข้อเสียคือจะไปทำให้รังสีเอกซ์ลดลง แต่สามารถทำการจัดได้ง่าย การขยายของสเปกตรัมไม่ขึ้นอยู่กัมุม
- b) ใช้ curve crystal : แบบนี้ไม่จำเป็นต้องใช้ Collimator และความเข้มไม่ลดลง แต่ใช้ช่องแสงเล็กๆควบคุม แต่มีข้อเสีย คือ รังสีที่เกิดจากสารตัวอย่างที่เป็นแผ่นมีจุดโฟกัสไม่แน่นอน



รูปที่ 3-12 แสดงการใช้ analysing crystal ในเครื่องสเปกโทรมิเตอร์, ใช้ Plane crystal (ซ้าย), ใช้ Curve crystal (ขวา)

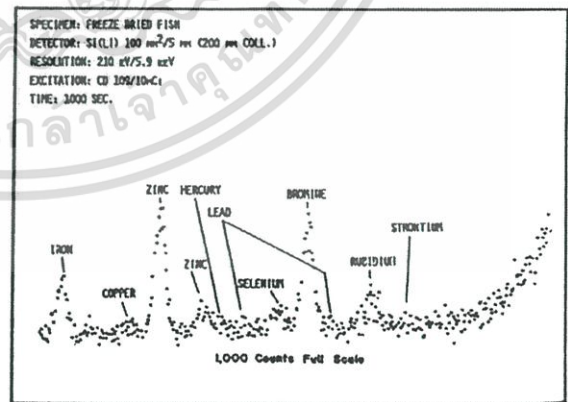
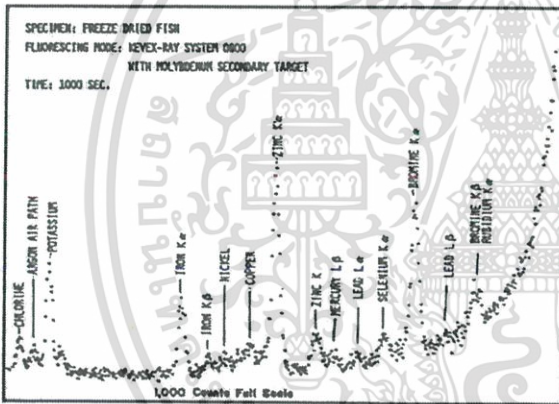
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3. เทคนิคการวิเคราะห์

3.2.3.1. การทำคุณภาพวิเคราะห์(Qualitative Analysis)

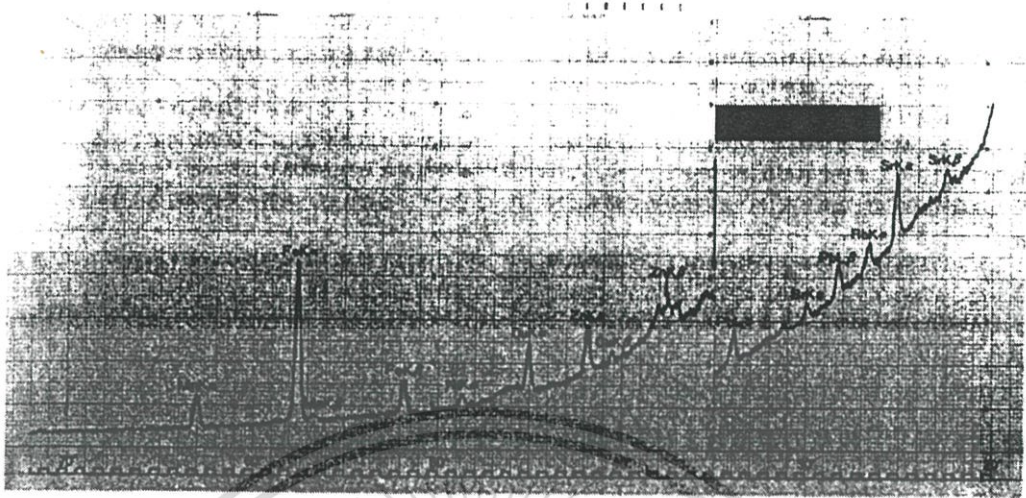
X-ray Fluorescenceที่เกิดจากราตุแต่ละชนิดนั้นจะมีลักษณะเฉพาะตัว นั่นคือจะมีพลังงาน (KeV) หรือความยาวคลื่น (°A) ของรังสีเอกซ์เฉพาะค่า เมื่อวัดรังสีเอกซ์ที่เกิดจากสารตัวอย่างได้เป็นสเปกตรัมแล้ว จะนำไปหาว่าพีกแต่ละพีกในสเปกตรัมนั้นมีพลังงานเท่าใด หรือมีความยาวคลื่นเท่าใด แต่ต้องพิจารณาด้วยว่า การวิเคราะห์นั้นใช้ analyzing crystal เป็นอะไร ก็จะทำให้ทราบได้ว่ามีธาตุอะไรบ้างในสารตัวอย่าง โดยการพิจารณาจะพิจารณาจากพีกใหญ่ๆก่อน เพราะเป็นองค์ประกอบหลักแล้วจึงค่อยพิจารณาพีกเล็กๆต่อไป เพื่อความง่ายและลดความผิดพลาดของการวิเคราะห์ได้ดียิ่งขึ้น

ในการวิเคราะห์เชิงคุณภาพของสารตัวอย่างนั้น จะนิยมใช้ชนิด Energy dispersion system มาก เพราะสามารถทำได้ง่าย รวดเร็ว และสามารถทำโดยอัตโนมัติ ส่วนชนิด Wavelength dispersion system นั้นก็สามารถทำได้แต่ยุ่งยากและช้ากว่า



รูปที่ 3-13 แสดงตัวอย่างสเปกตรัมของเอกซ์เรย์ฟลูออเรสเซนซ์ที่ใช้ XRFs แบบ Energy dispersion system

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-14 แสดงตัวอย่างสเปกตรัมของเอกซ์เรย์ฟลูออเรสเซนซ์ที่ใช้ XRFS แบบ Wavelength dispersion system

3.2.3.2 การทำปริมาณวิเคราะห์(Quantitative Analysis)

ในการทำปริมาณวิเคราะห์สามารถทำได้โดยการเปรียบเทียบความเข้มของรังสีเอกซ์ที่ได้จากสารตัวอย่าง กับความเข้มของรังสีเอกซ์ที่ได้จากสารมาตรฐาน แต่การที่จะสามารถเปรียบเทียบกันได้นั้นสิ่งสำคัญก็คือ ความใกล้เคียงกันระหว่างสารตัวอย่างกับสารมาตรฐานว่ามีมากน้อยเพียงใด ซึ่งถ้าใกล้เคียงกันมากๆ ค่า Correction factor ก็จะมีค่าน้อย แต่ถ้าต่างกันมากค่า Correction factor ก็จะมีค่ามาก

การวัดความเข้มของรังสีเอกซ์นั้นจะขึ้นอยู่กับความเข้มข้นหรือปริมาณของธาตุที่จะวิเคราะห์ และขึ้นอยู่กับองค์ประกอบต่างๆที่มีอยู่ในสารตัวอย่าง

ในทางปฏิบัติแล้ววิธีวัดความเข้มของรังสีเอกซ์ในตัวอย่างมีหลายวิธี ซึ่งแต่ละวิธีก็จะพยายามลด Matrix effect ให้เหลือน้อยๆ หรือทำ matrix correction ได้แก่

1. วิธีเปรียบเทียบมาตรฐาน เป็นวิธีที่นิยมใช้อย่างกว้างขวาง โดยการถ่ายภาพมาตรฐาน จากการใช้สารมาตรฐานซึ่งมีองค์ประกอบใกล้เคียงกัน หรืออาจใช้วิธีเปรียบเทียบกันโดยตรงจากสมการ

$$I_u/I_s = C_u/C_s$$

โดยที่ I_u และ I_s คือ ความเข้มของรังสีเอกซ์ที่วัดได้จากสารตัวอย่างและสารมาตรฐาน

C_u และ C_s คือ ความเข้มข้นของสารตัวอย่างและสารมาตรฐาน

2. Thin film technique โดยเตรียมสารตัวอย่างเป็นฟิล์มบางๆ ดังนั้นการเกิดอันตรกิริยาระหว่างธาตุในตัวอย่างจึงมีน้อยมาก การดูดกลืนรังสีเอกซ์ทั้ง primary และ secondary จะไม่มีการรบกวนซึ่งกันและกัน เอกซ์เรย์ที่เกิดขึ้นจึงเป็นปฏิกิริยาโดยตรงกับความเข้มของธาตุนั้นและมีลักษณะเป็นเส้นตรง เพราะทั้งสารตัวอย่างและสารมาตรฐานเตรียมในลักษณะเดียวกัน วิธีนี้เหมาะที่จะใช้ในกรณีที่มีสารตัวอย่างน้อยๆ

3. Dilution technique เป็นวิธีอีกหนึ่งที่ใช้กันทั่วไปเพื่อลด matrix effect โดยใช้วิธีทำให้สาร

เอกสารนี้เข้มและสารตัวอย่างจึงวัดได้จากรังสีเอกซ์ที่วัดได้โดยตรง หรือค่าที่วัดได้อาจไปวัดโดยสารที่เข้มก็จะมีการดูดกลืนค่า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รังสีเอกซ์ต่ำ เช่น Li_2CO_3 หรืออาจใช้วิธีหลอมสารตัวอย่างกับฟลักซ์ เช่น พวกบอแรกซ์ คาร์บอเนต หรือโพโรซิลเฟต ดังนั้น

$$\lim_{W_u \rightarrow 0} \mu_{\text{sample}} = \mu_{\text{solvent}} \quad (3.1)$$

โดยที่ W_u คือ Weight fraction ของสารตัวอย่าง

μ คือ ค่าเฉลี่ยของ Linear absorption coefficient ของสารตัวอย่างและตัวทำละลาย

ดังนั้นธาตุที่จะทำการวิเคราะห์จึงถูกทำให้เจือจางลงกลายเป็นองค์ประกอบรอง ทำให้ความสัมพันธ์ระหว่างความเข้มของรังสีเอกซ์กับความเข้มข้นมีลักษณะเป็นเส้นตรง

4. Standard addition technique เป็นเทคนิคที่ใช้วิธีเติมธาตุที่ใช้เป็นมาตรฐาน และทราบความเข้มข้นแน่นอนลงไปโดยสารตัวอย่างที่จะวิเคราะห์ โดยธาตุที่จะใช้เป็น reference ควรจะต้องมีสมบัติคล้ายสารที่จะวิเคราะห์ ทั่วไปจะใช้ธาตุที่เป็น reference ให้มีเลขอะตอมสูงกว่าหรือต่ำกว่าหนึ่งของธาตุที่จะวิเคราะห์ แต่ก็อาจใช้ธาตุที่เป็น reference ที่มีค่าเลขอะตอมสูงกว่าธาตุที่จะวิเคราะห์มากกว่าก็ได้

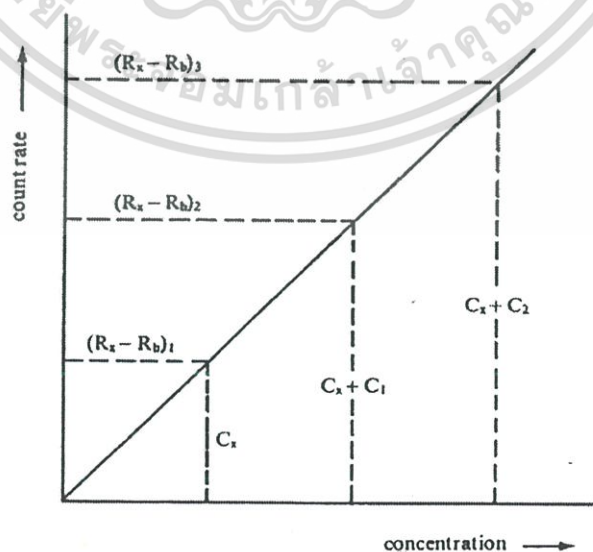
5. Internal standard technique เป็นเทคนิคที่คล้ายกับเทคนิค standard addition technique ต่างกันตรงที่จะใช้ธาตุที่จะเติมลงไปเป็นสารมาตรฐานเป็นชนิดเดียวกันกับธาตุที่จะวิเคราะห์ ในการวิเคราะห์จะวัดความเข้มของรังสีเอกซ์จากธาตุที่จะวิเคราะห์ก่อน และหลังการเติมสารมาตรฐาน โดยจะคิดค่าความสัมพันธ์ของความเข้มรังสีเอกซ์ที่วัดได้กับความเข้มข้นจะเป็นเส้นตรง แล้วทำการหาค่า C_x จากสูตร

$$(R_x - R_b)_1 / (R_x - R_b)_2 = C_x / (C_x + C_1) \quad (3.2)$$

โดยที่ R_x และ R_b คือ count rate ของสารตัวอย่าง และ background

C_x คือ ความเข้มข้นของธาตุ X ในสารตัวอย่าง

C_1 คือ ความเข้มข้นของสารมาตรฐานที่เติมลงไป



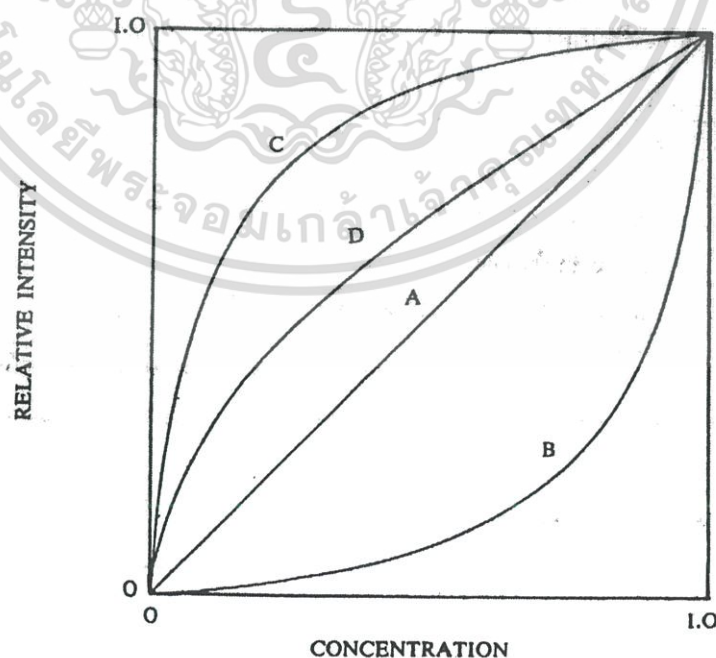
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งรูปที่ 3-15 แสดงลักษณะกราฟที่วิเคราะห์ด้วยเทคนิค Standard addition ซึ่งมีการนำไปใช้

เทคนิคนี้อาจเรียกว่า Spiking Technique ใช้ได้ดีในการวิเคราะห์ธาตุเดี่ยวในสารตัวอย่างที่ซับซ้อน แต่เทคนิคนี้มีข้อจำกัดที่ใช้ได้เฉพาะความเข้มข้นต่ำๆ

6. Scatter correction เป็นเทคนิคในการทำให้สารตัวอย่างไปทำให้รังสีเอกซ์จากหลอดเอกซเรย์กระเจิง ซึ่งการกระเจิงอาจเป็น coherent หรือ incoherent ก็ได้ โดยการกระเจิงนี้สามารถแก้ matrix effects ได้ เพราะทั้งรังสีเอกซ์ที่วิเคราะห์ และรังสีที่กระเจิงต่างก็มีผลกระทบกับ total mass absorption coefficient ของสารตัวอย่าง แต่จะได้ผลดีเมื่อใช้กับสารตัวอย่างที่มีเลขอะตอมต่ำ และเป็นธาตุที่มีน้ำหนักเบา

7. Mathematical correction เป็นวิธีการทางคณิตศาสตร์เพื่อนำมาใช้แก้ปัญหาเกี่ยวกับ matrix effect โดยจะเก็บพารามิเตอร์ต่างๆ เช่น absorption coefficient, fluorescence yield, สเปกตรัม, ความเข้มข้นของรังสีเอกซ์ และ ความเข้มข้น เป็นต้น จากข้อมูลเหล่านี้ สามารถนำไปใช้ทำนายความเข้มข้นของรังสีเอกซ์ที่จะเกิดขึ้นกับธาตุในสารตัวอย่างซึ่งมีองค์ประกอบต่างๆกัน โดยการสร้างสูตรเพื่อหาความเข้มข้นของรังสีเอกซ์ตามทฤษฎีขึ้น จากนั้นใช้สารมาตรฐานที่มีองค์ประกอบเหมือนกันนำไปปรับแก้ความเข้มข้นที่หาได้ตามทฤษฎีให้มีสภาพเหมือนกัน

ความเข้มข้นของรังสีเอกซ์ที่เกิดจากธาตุในสารตัวอย่างซึ่งจะมีลักษณะเฉพาะตัวจะขึ้นอยู่กับความเข้มข้นหรือสัดส่วนโดยน้ำหนักของธาตุนั้น และค่า Mass absorption coefficients ของธาตุต่างๆในสารตัวอย่างต่อ Primary radiation ในทำนองเดียวกัน ธาตุต่างๆในสารตัวอย่างก็จะดูดกลืนเอกซเรย์ฟลูออเรสเซนส์ด้วย และขึ้นอยู่กับค่า Mass absorption coefficient ของธาตุต่างๆในสารตัวอย่าง ผลกระทบต่างๆนี้สามารถสรุปออกมา ดังรูปที่ 3-16 เพื่อความสะดวกความเข้มของรังสีเอกซ์ของธาตุที่วิเคราะห์จะแสดงเป็นความเข้มสัมพัทธ์ ต่อ 100% ของธาตุที่วิเคราะห์ แล้วเขียนกราฟแสดงความสัมพันธ์กับความเข้มข้น



เอกสารนี้เป็นรูปที่ 3-16 แสดงความสัมพันธ์ของความเข้มสัมพัทธ์ของเอกซเรย์ฟลูออเรสเซนส์กับความเข้มข้นของธาตุที่วิเคราะห์ ไม่ควรนำข้อมูลนี้ไปใช้เพื่อวัตถุประสงค์อื่น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3-16 A เป็น Calibration curve ที่เป็นเส้นตรงในช่วงความเข้มข้นที่กว้างเมื่อธาตุต่างๆ ในสารตัวอย่างมีการดูดกลืน Primary radiation จาก X-ray source แล้วได้ความเข้มของรังสีเอกซ์ที่เป็นลักษณะเฉพาะของธาตุที่วิเคราะห์นั้นคงที่ตลอดช่วงของความเข้มข้น รูปร่าง B เป็นเส้นโค้งลงแสดงว่าการดูดกลืนของเมทริกซ์ที่มีต่อ Primary และ Fluorescence radiation มีมากกว่าการดูดกลืนของธาตุที่วิเคราะห์ ในรูป C มีลักษณะเป็นเส้นโค้งขึ้น แสดงว่าเมทริกซ์มีการดูดกลืน Primary และ Fluorescence radiation น้นน้อยกว่าการดูดกลืนของธาตุที่ทำการวิเคราะห์ จะทำให้ผลที่ได้มีค่าสูงกว่าความเป็นจริง

ทั้ง B และ C ในรูปที่ 3-16 สามารถอธิบายได้ด้วยสมการไฮเปอร์โบลาลสำหรับสารตัวอย่างที่ประกอบด้วยธาตุ 2 ธาตุ ดังสมการ

$$R=C/1+\alpha(1-C) \tag{3.3}$$

เมื่อ R = ความเข้มสัมพัทธ์
 C = ความเข้มข้นของธาตุที่วิเคราะห์
 α = ค่าคงที่ที่หาได้จากกรคำนวณ โดยใช้สารมาตรฐาน หรือทดลองด้วยสารมาตรฐาน
 เรียกว่า Influence coefficient
 โดยที่ $\alpha = 0$ ใน Curve A
 $\alpha = +$ ใน Curve B
 $\alpha = -$ ใน Curve C

สมการที่ 3.3 สามารถเขียนใหม่เมื่อมีธาตุวิเคราะห์ 2 ชนิด จากการใช้ LaChance-Trail จะได้

$$R_A=C_A/1+\alpha_{AB}C_B \tag{3.4}$$

เมื่อ R_A = ความเข้มสัมพัทธ์ของ A
 C_A และ C_B = ความเข้มข้นของ A และ B ในสารตัวอย่าง
 α_{AB} = Influence coefficient จากเมทริกซ์ A และ B

การหาค่า α_{AB} จากการทดลองนั้นจำเป็นต้องมีสารมาตรฐาน ซึ่งประกอบด้วยธาตุ A และ B ที่มีความเข้มข้นต่างๆกันในช่วงกว้าง ค่า α_{AB} จะหาได้จากสมการ

$$\alpha_{AB} = (C_A/R_A - 1)/C_B \tag{3.5}$$

ในทางปฏิบัติค่า α_{AB} จะหาได้ดีที่สุดโดยหาความชันจากกราฟแสดงความสัมพันธ์ระหว่าง $(C_A/R_A - 1)$ กับ C_B

ผลกระทบระหว่างธาตุต่างๆ ในตัวอย่างดังใน Curve D เอกซ์เรย์ฟลูออเรสเซนซ์ที่เกิดขึ้นจากเมทริกซ์จะช่วยให้เพิ่มความเข้มของเอกซ์เรย์ฟลูออเรสเซนซ์ของธาตุที่วิเคราะห์ให้สูงขึ้น แต่ผลที่ได้รับจะไม่รุนแรงเท่ากับ Curve C จึงเรียกปรากฏการณ์นี้ว่า Secondary fluorescence effect

จากสมการด้านบนนี้สามารถนำไปวิเคราะห์สารตัวอย่างที่มีหลายๆธาตุได้ ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ $R_i=C_i/1+\sum\alpha_{ij}C_j$ นั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้า(3.6)รค้ำ
 ไม่ว่าจะกรณีใด โดยที่ i และ j คือ ธาตุที่วิเคราะห์และธาตุที่เป็นเมทริกซ์ ตามลำดับ ของเอกสารทุกครั้งที่มีการนำไปใช้

เช่น ในกรณีที่สารตัวอย่างประกอบด้วยธาตุ 3 ชนิด คือ A, B และ C สามารถเขียนสมการได้ 3 สมการ คือ

$$R_A = C_A / (1 + \alpha_{AB} C_B + \alpha_{AC} C_C) \quad (3.7)$$

$$R_B = C_B / (1 + \alpha_{BA} C_A + \alpha_{BC} C_C) \quad (3.8)$$

$$R_C = C_C / (1 + \alpha_{CA} C_A + \alpha_{CB} C_B) \quad (3.9)$$

ดังนั้น ในการหาปริมาณของแต่ละธาตุจึงจำเป็นต้องหาค่าคงที่ของ Coefficient ให้ได้ก่อน โดยจะใช้ Regression method สำหรับหาค่า Coefficient ซึ่งจะต้องใช้สารมาตรฐานหลายๆชนิดที่มีความเข้มข้นต่างกัน เมื่อหาค่า Coefficient ได้แล้วก็จะหาค่าความเข้มข้นได้

โดยวิธีเหล่านี้สารตัวอย่างจะต้องเข้ากันเป็นเนื้อเดียว ขนาดของอนุภาคจะต้องละเอียดมากๆ และผิวหน้าจะต้องเรียบ ทั้งนี้ยกเว้นวิธี Thin film technique

3.2.4. ผลของเมทริกซ์ (Matrix Effects)

3.2.4.1. ความผิดพลาดต่างๆในการวิเคราะห์ด้วยเทคนิค XRFs

ในการวิเคราะห์หาปริมาณของธาตุด้วยเทคนิคทาง XRFs นั้น จะต้องวิเคราะห์ให้แน่ใจเสียก่อนว่าธาตุนั้นเป็นธาตุอะไร และมีธาตุอะไรบ้างในสารตัวอย่าง (matrix) โดยอาศัยดู characteristic lines ของสเปกตรัมซึ่งอาจเป็นความยาวคลื่นหรือพลังงานของเอกซเรย์ฟลูออเรสเซนซ์ที่เกิดขึ้น และเมื่อวัดความเข้มของเอกซเรย์นั้นก็จะสามารถทราบปริมาณของธาตุได้ โดยอ่านจากกราฟมาตรฐาน ซึ่งความเข้มของเอกซเรย์เป็นปฏิภาคโดยตรงกับความเข้มข้นของธาตุดังรูป แสดงลักษณะทั่วไปของกราฟมาตรฐาน ซึ่งเป็นกราฟเส้นตรง

$$Y = mx + c \quad (3.10)$$

$$(R_p)_i = m_i (\%i) + (R_b)_i \quad (3.11)$$

โดยที่

$(R_p)_i$ คือ peak counting rate ของธาตุ i (cps)

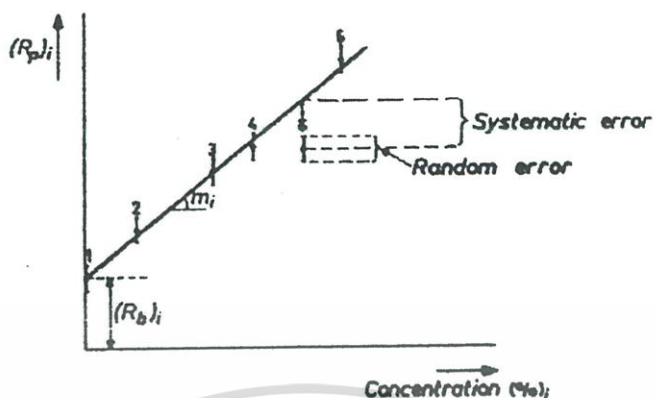
$(R_b)_i$ คือ background counting rate (cps)

m คือ slope (cps/%)

i คือ ธาตุที่ต้องการวิเคราะห์

$$\therefore \%i = (R_p)_i - (R_b)_i / m_i$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-17 แสดงกราฟมาตรฐานในการหาปริมาณธาตุและแสดง Random และ Systematic Errors

สารมาตรฐานที่นำมาทำกราฟมาตรฐาน Count rate ที่วัดได้แต่ละครั้งจะไม่เท่ากัน ซึ่งจากการวัดหลายๆ ครั้งก็จะได้ random errors ซึ่งใช้บอกความเที่ยงตรงของการวัดได้ random errors นี้เกิดขึ้นได้จากหลายสาเหตุ ที่สำคัญได้แก่

1. counting statistics
2. X-ray generator และ X-ray tube stability
3. ความผิดพลาดที่เกิดจากอุปกรณ์อื่นๆ

อย่างไรก็ตาม กราฟมาตรฐานควรจะอยู่ในช่วงของค่าที่วัดได้ แต่ถ้าค่าที่วัดได้ต่ำหรือสูงเกินไป จะเรียกความผิดพลาดนี้ว่า Systematic error ซึ่งเกิดได้จาก

1. ความผิดพลาดเนื่องจากเครื่องมือ (equipment error) เช่น เครื่องมือทำงาน ไม่ถูกต้อง
2. ความผิดพลาดเนื่องจากสารตัวอย่างเอง เช่น สารมาตรฐานที่ใช้ไม่เป็นไปสารมาตรฐาน

จริงๆ

ความผิดพลาดเหล่านี้จะเห็นได้ว่าบางอย่างสามารถควบคุมได้ หรือให้มีความผิดพลาดได้ค่าหนึ่งหรือให้ มีน้อยที่สุดได้ เช่น เกี่ยวกับเครื่องมือต่างๆและวิธีการ แต่สาเหตุที่สำคัญที่เหลือก็คือ สารตัวอย่างซึ่งจะเรียกว่า Matrix Effect ดังตารางที่ 3-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Random Errors	counting statistics generator and X-ray tube stability (~ 0.1%) equipment errors (< 0.05%)
Systematic Errors	sample errors equipment errors (< 0.05%)
	absorption (100%) enhancement (10%) particle effects (100%) chemical state (5%)
standard deviation ของการวัด (σ) ² = Σ (standard deviation แต่ละชนิด) ²	
$\epsilon_{\text{total}} = \sqrt{\underbrace{\epsilon_{\text{counting}}^2 + \epsilon_{\text{generator}}^2 + \epsilon_{\text{equipment}}^2}_{\text{random}} + \underbrace{\epsilon_{\text{sample}}^2 + \epsilon_{\text{equipment}}^2}_{\text{Systematic}}}$	

ตารางที่ 3-1 แสดงสาเหตุของความผิดพลาดในการวิเคราะห์ด้วยเทคนิคทาง XRFs

ผลของเมทริกซ์(Matrix Effect) อาจแบ่งออกได้เป็น 2 พวกใหญ่ๆ คือ การเกิดอันตรกิริยาระหว่างธาตุ (Elemental Interaction) กับผลทางกายภาพ(Physical Effects) และผลทั้งสองนี้ยังแบ่งออกเป็นส่วนย่อยๆ ได้อีก คือ

- Elemental interaction:
1. Absorption - Primary
- Secondary
 2. Enhancement

- Physical effect:
1. Particle size และ Surface effect
 2. Effect เนื่องจาก Chemical state

3.2.4.2 การเกิดอันตรกิริยาของธาตุ (Elemental interactions)

1. การดูดกลืนรังสีเอกซ์ (Absorption) การเกิดเอกซ์เรย์ฟลูออเรสเซนซ์กับอะตอมของธาตุในสารตัวอย่างนั้น จะเกิดทั้งอะตอมที่ผิวและอะตอมที่อยู่ลึกเข้าไปในสารตัวอย่าง ดังนั้นทั้ง primary X-rays และ Secondary X-Rays (X-Rays fluorescence) ที่จะต้องผ่านความหนาของสารตัวอย่างเข้าไปและผ่านออกมา จึงมีการเปลี่ยนไปจากเดิมด้วยการถูกดูดกลืน หรือเกิดการกระเจิง ทั้งนี้การดูดกลืนรังสีมากหรือน้อยขึ้นอยู่กับความหนาแน่นของสารตัวอย่าง, mass absorption coefficient ของธาตุต่างๆที่เป็นองค์ประกอบ และความหนาแน่นของสารตัวอย่าง

2. การเสริมให้รังสีเอกซ์เพิ่มขึ้น (Enhancement effect) ผลที่เกิดจากเมทริกซ์นี้จะทำให้ได้ผลการวิเคราะห์ที่มากกว่าที่เป็นจริง ทั้งนี้เนื่องจากธาตุที่ทำการวิเคราะห์สามารถให้รังสีเอกซ์จาก primary และ secondary excitation จึงทำให้ความเข้มของรังสีเอกซ์ที่วัดได้มากกว่าปกติ

3.2.4.3 ผลทางกายภาพของสารตัวอย่าง(Physical Effects)

1. เนื่องจากขนาดของอนุภาคและผิวหน้าของสารตัวอย่าง (Particle size and surface effects) เอกซ์เรย์ฟลูออเรสเซนซ์ที่เกิดจากธาตุต่างๆในสารตัวอย่าง จะเกิดขึ้นมากขึ้นขึ้นอยู่กับปริมาณของรังสีเอกซ์ที่สามารถผ่านเข้าไปในสารตัวอย่าง และที่ออกมาจากสารตัวอย่าง ดังนั้นการเตรียมตัวอย่างไม่ดีพอ ทำให้เกิดการ

กระเจิงของรังสีเอกซ์แตกต่างกัน สิ่งเหล่านี้มีผลอย่างมากต่อความถูกต้องของผลการวิเคราะห์ นอกจากนี้ เลขไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อะตอมของธาตุที่เป็นองค์ประกอบก็ยังมีผลต่อการผ่านของรังสีเอกซ์และการบดสารให้มีความละเอียดต่างกันก็มีผลด้วย

2. ผลเนื่องจาก Chemical state เนื่องจากเอ็กซ์เรย์ฟลูออเรสเซนซ์เกิดจากการที่อิเล็กตรอนจากเชลล์นอกมาสู่เชลล์ใน ความยาวคลื่นของรังสีเอกซ์จะเป็นปฏิภาคผกผันกับความแตกต่างของพลังงานจากสถานะแรกเริ่มกับสถานะสุดท้าย ซึ่งส่วนมากจะเกิดจาก K หรือ L ออร์บิทัลเท่านั้น การทำให้ความหนาแน่นของอิเล็กตรอน เปลี่ยนไปเนื่องจากการเปลี่ยน valence หรือ co-ordination มักจะทำให้ความยาวคลื่นเปลี่ยนแปลงได้ จึงทำให้มีผลต่อการวัดรังสีเอกซ์ แต่ข้อผิดพลาดอันนี้จะมีผลค่อนข้างน้อยต่อการวิเคราะห์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบระบบและการทดลอง

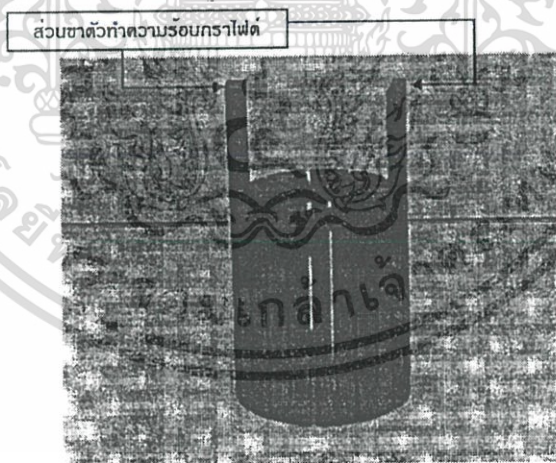
ในบทนี้ จะได้อธิบายถึงวิธีการทดลอง การปรับเปลี่ยนระบบเตาความร้อนแกรไฟต์ที่มีอยู่เดิม และการออกแบบสร้างเตาอาร์ค

4.1. ระบบเตาอุณหภูมิสูงที่ใช้กระแสผ่านตัวต้านทานแกรไฟต์

ในระบบของเตาที่ใช้ในการทำปฏิกิริยาเบื้องต้นนี้ ใช้เตาอุณหภูมิสูงที่ใช้กระแสผ่านตัวต้านทานแกรไฟต์ เป็นการดัดแปลงมาจากระบบปลุกผลึกโซคราตสกีเคมที่มีอยู่ เพื่อทำปฏิกิริยาระหว่าง SiO_2 กับ C จะแบ่งออกเป็น 3 ส่วน คือ ส่วนทำความร้อน ส่วนระบายความร้อน และส่วนควบคุมอุณหภูมิ

4.1.1. ส่วนทำความร้อน (Heating unit) ประกอบด้วย ตัวทำความร้อน(heating element) ขั้วส่งผ่านกระแส และแหล่งจ่ายกำลัง ไฟฟ้า

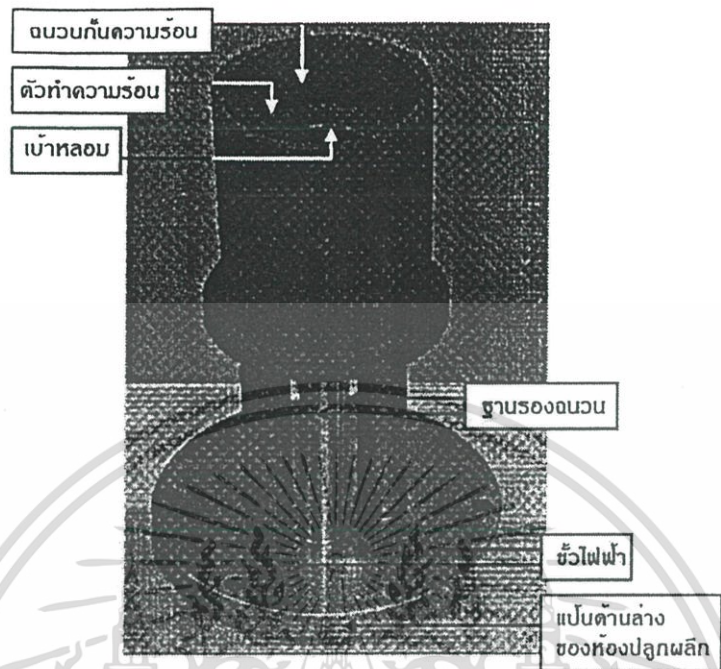
สำหรับตัวทำความร้อนนี้ ทำจากแกรไฟต์ (Graphite) ที่มีความบริสุทธิ์สูง มีค่าความต้านทานเท่ากับ 160 มิลลิโห์ม โดยมีจุดหลอมเหลวของแกรไฟต์มากกว่า 2000 องศาเซลเซียส ลักษณะของตัวทำความร้อนแกรไฟต์ แสดงดังรูปที่ 4-1 มีเส้นผ่านศูนย์กลางภายใน 63.5 มิลลิเมตร สูง 139.7 มิลลิเมตร เส้นผ่านศูนย์กลางภายนอก 76.9 มิลลิเมตร



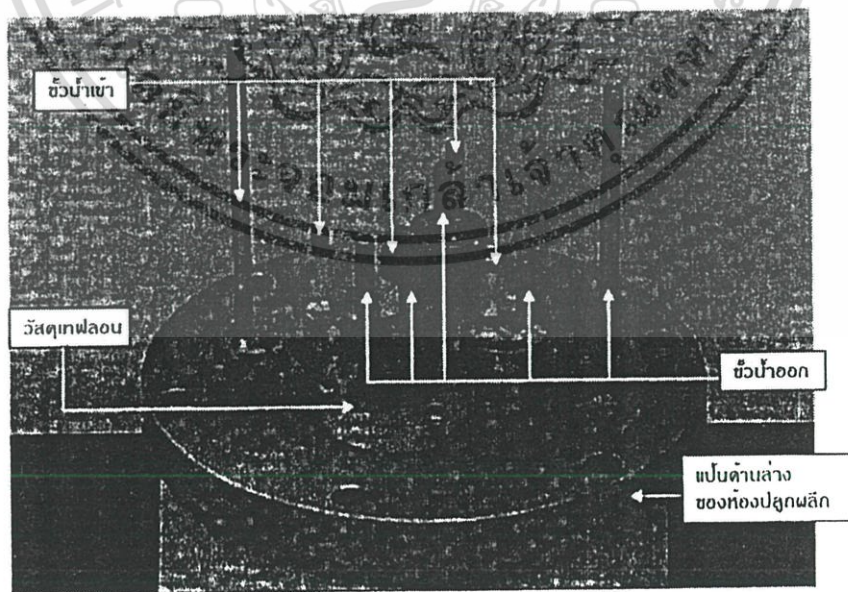
รูปที่ 4-1 แสดงตัวทำความร้อนแกรไฟต์

ส่วนขั้วนำกระแสไฟฟ้ามายังตัวทำความร้อนหรือขั้วไฟฟ้าได้ทำเป็นแท่งทองแดง สองแท่งมีความยาว 178.0 มิลลิเมตร เส้นผ่านศูนย์กลางภายใน 22.0 มิลลิเมตร เส้นผ่านศูนย์กลางภายนอก 28.0 มิลลิเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-2 แสดงการประกอบตัวทำความร้อนและฉนวนกันความร้อนเข้ากับฐานรองและเป็นด้านล่างห้องปลุกผลึกเป็นทรงกระบอกที่มีด้านในกลวงเพื่อใช้ในการหล่อเย็น แท่งทองแดงนอกจากจะเป็นส่วนนำกระแสหรือขั้วไฟฟ้าแล้ว ยังทำหน้าที่เป็นฐานรองตัวทำความร้อนด้วย และพื้นที่หน้าตัดด้านล่างของขั้วไฟฟ้ามีส่วนของท่อน้ำเข้า-ออก



รูปที่ 4-3 ภาพอีกฝั่งหนึ่งของแป้นด้านล่างของห้องทำปฏิกิริยา (reaction chamber) แสดงขั้วน้ำเข้า-ออกของฐานรองตัวทำความร้อน ฐานรองฉนวน เกรไฟด์ แม้ว่ากรณีใดๆ ทั้งสิ้น ออกทั้งหมดมีเหตุเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



No. of Phase...1
 KVA Rating...10
 Frequency...50
 Pry. Rated Voltage...220
 Sec. Rated Voltage...30
 Sec. Amp...333

รูปที่ 4-4 แสดงลักษณะหม้อแปลงไฟฟ้าที่ทำขึ้น

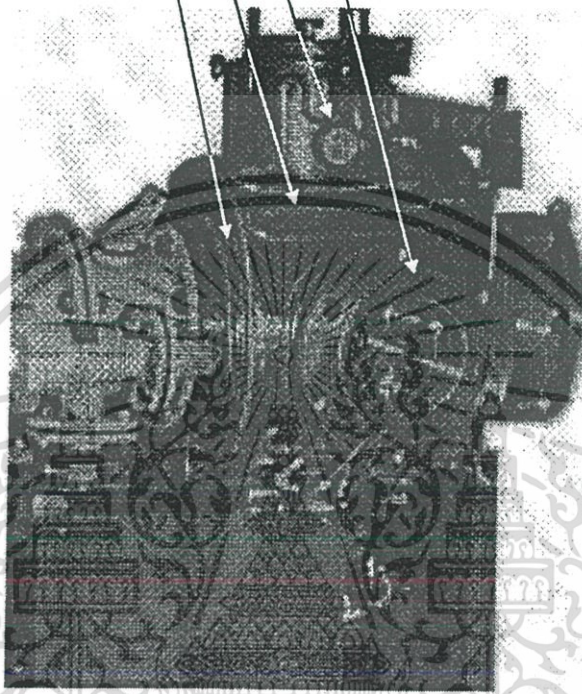
แหล่งจ่ายกำลังไฟฟ้ามีส่วนสัมพันธ์กับอุณหภูมิที่ต้องการนั่นก็หมายความว่าต้องจ่ายกำลังมากในระดับหนึ่งจึงจะได้อุณหภูมิถึงจุดที่ต้องการ เนื่องด้วยในการทำโครงการพิเศษนี้ต้องการใช้อุณหภูมิที่สูง โดยมีเป้าหมายอยู่ที่ 1800 องศาเซลเซียส การจ่ายกระแสและโวลต์จึงใช้แบบเต็มกำลัง ไม่มีการลดทอน โดยใช้อินพุททรานส์ฟอร์มเมอร์เหมือนเช่นกรณีของ ระบบเดิมซึ่งต้องการอุณหภูมิในระดับเพียง 1200 องศาเซลเซียส อุณหภูมิสูงสุดที่ได้จะมีความสัมพันธ์กับการระบายความร้อนในระบบว่าเป็นอย่างไร ถ้ามีการให้ความร้อนจนเกินกว่าจะระบายได้ทัน อุปกรณ์ต่างๆ เช่น วงแหวนประเก็นยางหรือแม่แต่ผนังของเตาที่ทำจาก แสตนเลส ขั้วไฟฟ้าที่ทำจากทองแดง ก็อาจหลอมเสียหายเพราะอุณหภูมินั้นสูงกว่าที่จะทนได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ รูปที่ 4-5 แสดงภายในห้องทำปฏิกิริยา หรือ ส่วนเตาเมื่อประกอบส่วนต่างๆ เข้าไปแล้วมีการนำไปใช้

4.1.2. ส่วนระบายความร้อน (Cooling system)

ท่อทองแดงสำหรับการหล่อเย็น
รอบห้องปลุกผลึก

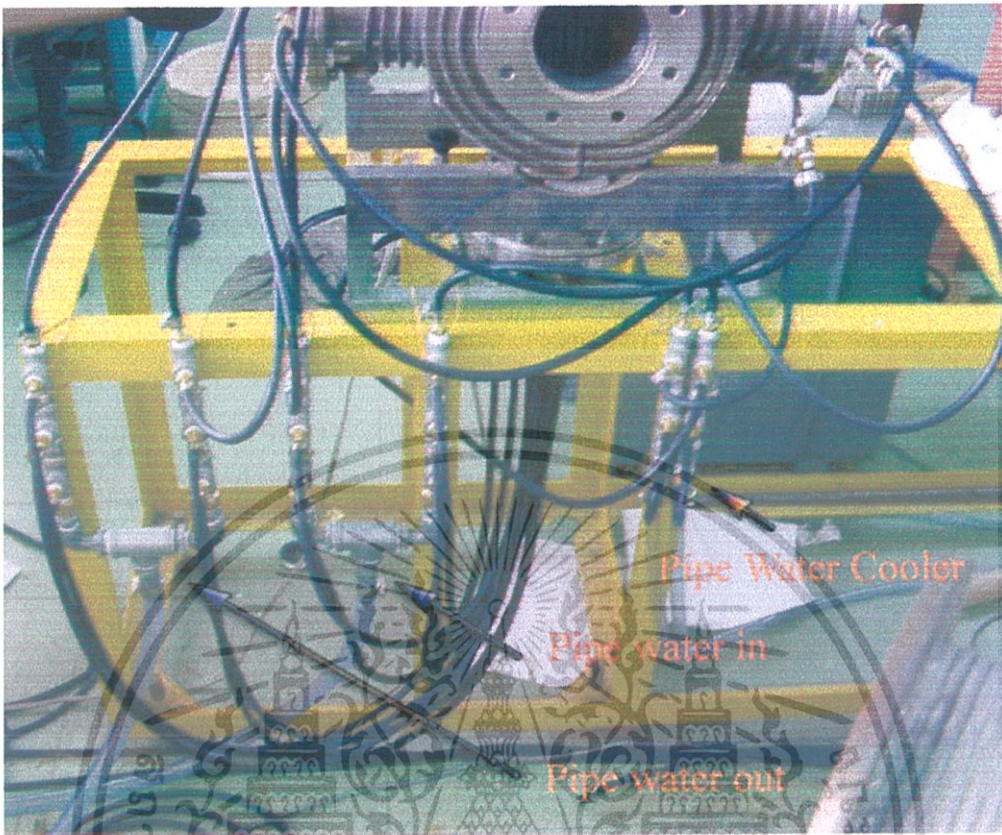


รูปที่ 4-6 แสดงระบายความร้อนรอบตัวเตา

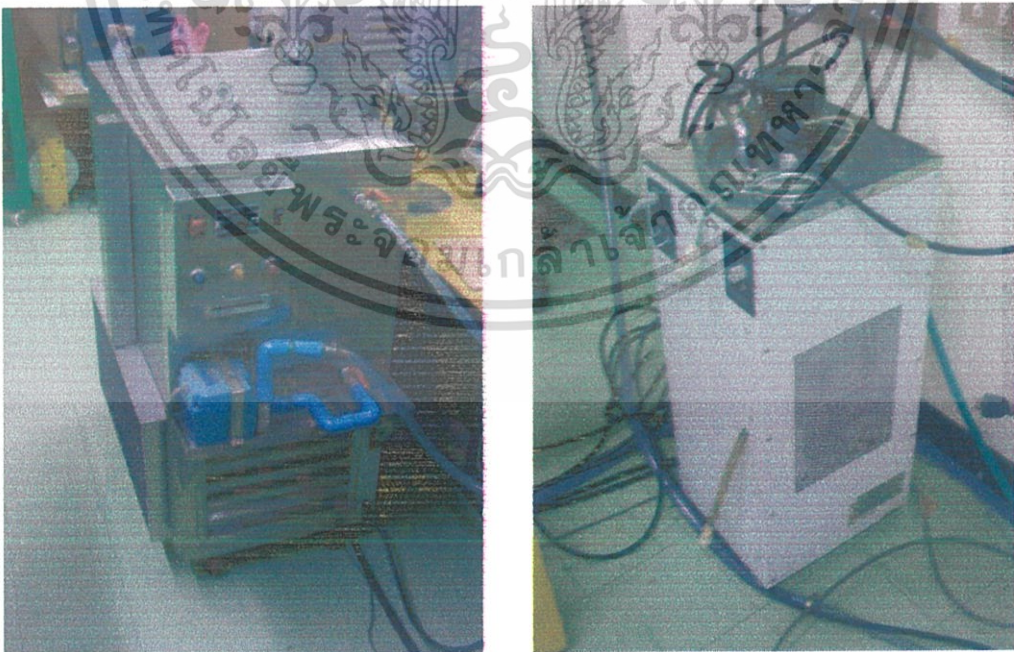
มีการออกแบบให้เป็นการหล่อเย็นด้วยน้ำ โดยส่งผ่านเข้าไปในท่อทองแดงที่วนไปมาตลอดทั้งตัวของผนังด้านนอกของเตา ฝาด้านบน ฝาด้านข้างซ้าย และฝาด้านข้างขวา โดยพยายามออกแบบให้การเดินท่อทองแดงขนาดเส้นผ่านศูนย์กลางภายใน 1/4 นิ้ว ครอบคลุมผ่านพื้นที่ให้มากที่สุด สำหรับฝาด้านบนกับฝาด้านล่างทำเป็นฝาแอสแตนเลสสองชั้นด้านในกลวงเพื่อใช้ในการหล่อเย็น โดยมีทางน้ำเข้าและออกจากทุกๆ ฝา รวมทั้งรอบๆ ตัวของเตา และได้ใช้วิธี การระบายความร้อนด้วยน้ำที่ออกมาจากก๊อกน้ำโดยตรงไหลเวียนผ่านรอบๆ เตาแล้วปล่อยน้ำนั้นทิ้งไป (ไม่มีการนำน้ำที่เข้าไประบายความร้อนแล้วกลับมาไหลเวียนอีก)

ในการออกแบบที่ได้กล่าวมานี้เป็นแบบของระบบก่อนการปรับปรุง มีผลให้ไม่สามารถระบายความร้อนได้ทันกับปริมาณความร้อนที่เพิ่มขึ้นที่ผนังแอสแตนเลส ส่งผลให้ประเก็นยางป้องกันการรั่วของอากาศ ใหม่ และเสียหายไป จึงได้มีการปรับปรุงให้การระบายความร้อนได้ทันกับปริมาณความร้อนที่เพิ่มขึ้น โดยได้ทำการสร้างระบบระบายความร้อนใหม่ และเพิ่มท่อส่งน้ำจำนวนมากไปยังตัวเตาดังรูป 4-7 จากแหล่งน้ำประปา ระบบเปิด 2 แหล่ง และเพิ่มระบบน้ำเย็นเพื่อระบายความร้อนที่เพิ่มขึ้นสูง โดยใช้การทำความเย็น(chiller) แบบระบบปิด 2 หน่วยเข้าช่วยระบายความร้อน นอกเหนือไปจากการใช้น้ำประปา ระบบเปิดจาก 2 แหล่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-7 แสดงระบบระบายความร้อนที่มาจากน้ำประปา ระบบเปิด ที่ปรับปรุงใหม่

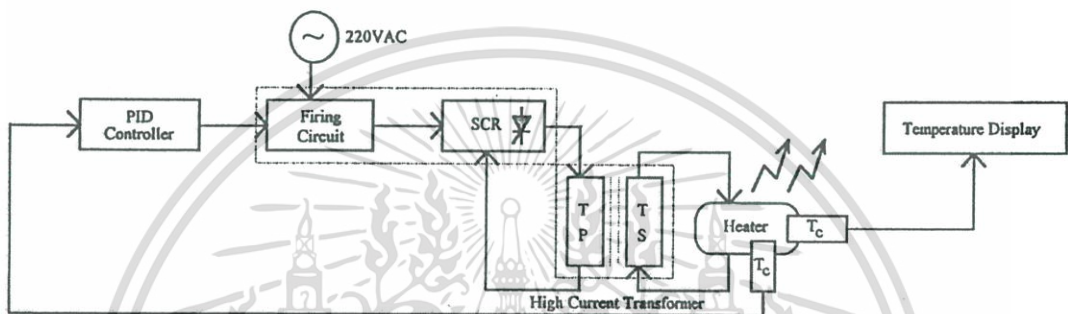


รูปที่ 4-8 แสดงเครื่องทำความเย็น (Chiller) ที่ใช้ในการระบายความร้อนแบบระบบปิด 2 หน่วย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากการปรับปรุงตัวเตาแล้ว สามารถเผาได้ถึงอุณหภูมิ 1500 องศาและตัวประกันยางป้องกันความร้อนของอากาศสามารถทนอุณหภูมิได้นานเกิน 30 นาที (ในแบบก่อนปรับปรุงทนอุณหภูมิได้นานแค่ 10 นาที) และตัวประกันยางไม่เสียรูปสามารถใช้งานต่อได้

4.1.3. ระบบควบคุมอุณหภูมิ

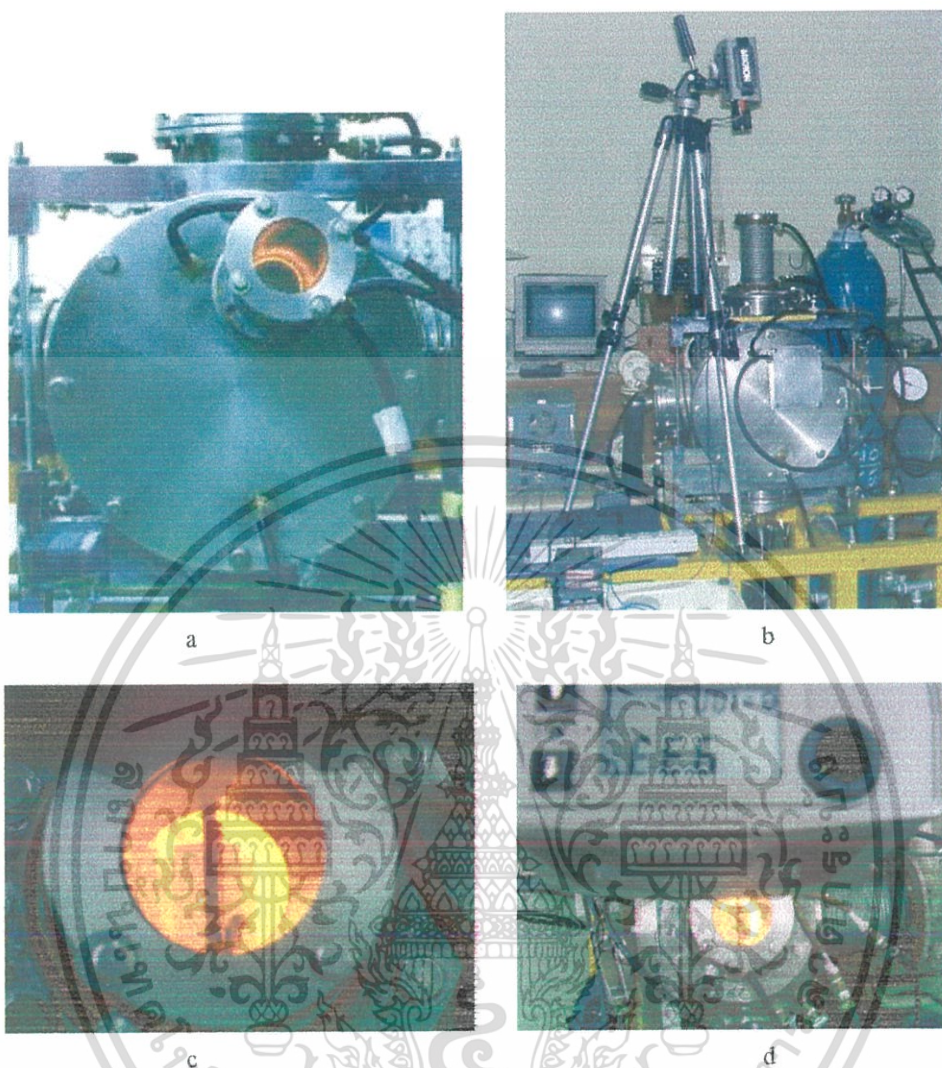
ระบบควบคุมอุณหภูมิ ใช้ PID ควบคุมการจ่ายกระแสให้กับ ขดลวด Primary ของ Transformer โดยจะรับค่าอินพุตจากหัววัดอุณหภูมิแบบเทอร์โมคัปเปิลภายในเตา และแสดงผล



รูปที่ 4-9 แสดงระบบควบคุมอุณหภูมิ ของเตาอุณหภูมิสูงที่ใช้กระแสผ่านตัวต้านทานแกรไฟต์

ในกรณีการวัดอุณหภูมิสูงมากนั้น(ในที่นี้ใช้กำลังโวลต์ที่ตกคร่อมตัวทำความร้อนแกรไฟต์อยู่ที่ 30 โวลต์ กระแส อยู่ที่ 330 แอมป์ รวมแล้วกำลังที่ไว้จะอยู่ที่ 9,900 วัตต์) การวัดนั้นไม่สามารถทำในลักษณะแบบสัมผัสด้วยหัววัดควบคุมความร้อน(thermocouple) ที่มีอยู่ได้ จึงมีการวัดรังสีความร้อนด้วยกล้องอินฟราเรดที่อยู่ภายนอกเตา และการจะใช้กล้องอินฟราเรดจะต้องมองเห็นตำแหน่งที่ต้องการวัด แต่ระบบเตาก่อนการปรับปรุงไม่ได้ออกแบบเพื่อการมองปฏิกิริยาโดยตรง จึงได้ทำการเปลี่ยนแปลงมุมมองจากมุมมองทางด้านหน้าเป็นมุมมองด้านบน และเพิ่มการระบายความร้อนรอบๆ กระงะที่ใช้ในการมองให้มากขึ้น (เพราะในระบบเก่านั้นการมองปฏิกิริยาจะดูจากรังสีที่สะท้อนออกมาจึงมีผลต่อความร้อนน้อยกว่า) และใช้กล้องอินฟราเรดโฟกัสเข้าไปได้ตรงจุดที่สารตัวอย่างอยู่ได้มากที่สุด จึงทำให้สามารถอ่านค่าอุณหภูมิได้ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-10 a : มุมมองภายนอกของเตาก่อนการปรับปรุง, b : มุมมองภายนอกของเตาหลังการปรับปรุง, c : ภาพภายในเตาทำปฏิกิริยา, d : ภาพเครื่องวัดอุณหภูมิที่ขณะทำงานจริงๆ

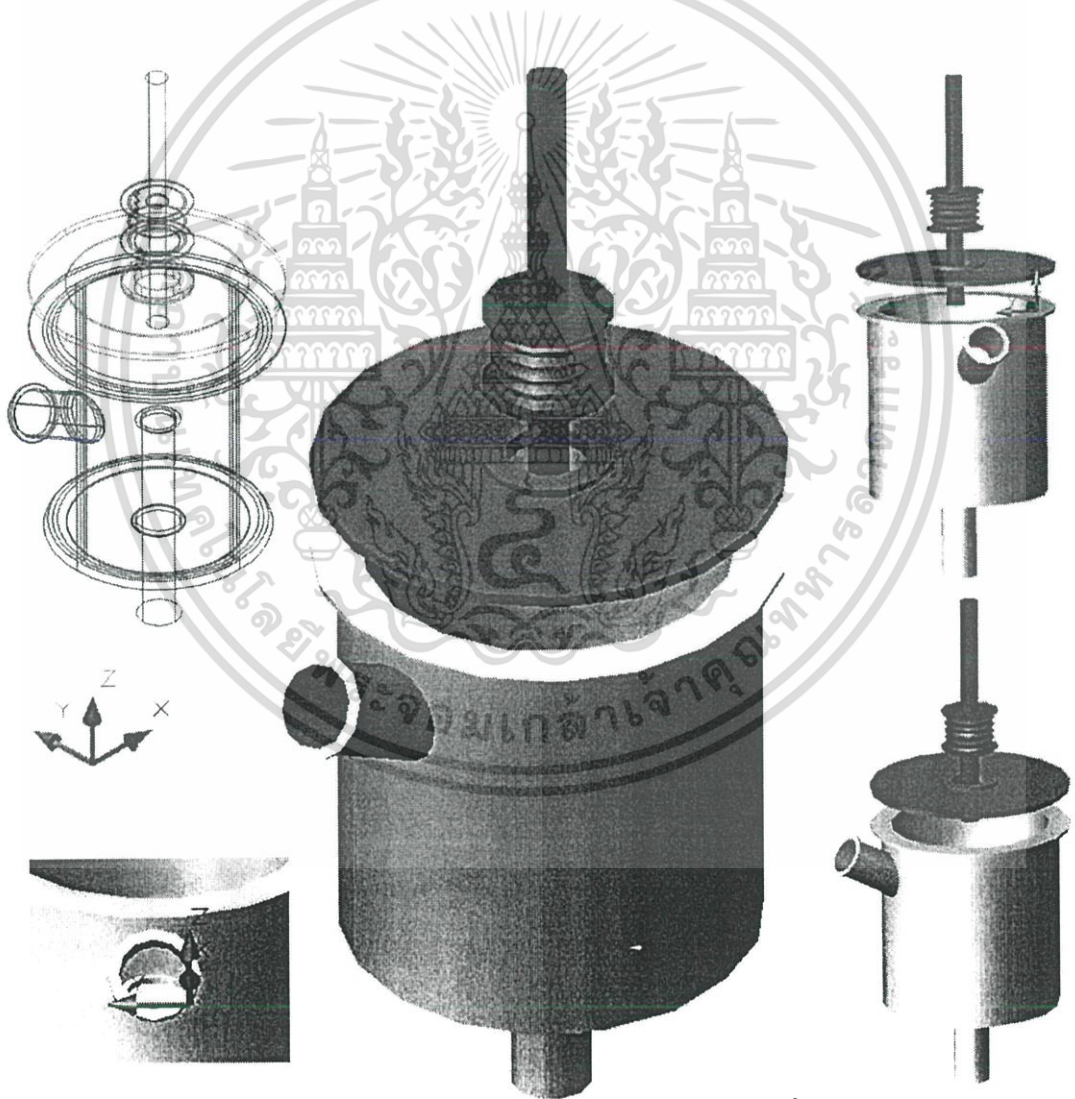


เอกสารนี้เป็นรูปที่ 4-11 งานติดตั้งการวัดอุณหภูมิเพื่อทดสอบระบบในภาชนะที่ใส่สาร ณ ตำแหน่งที่บรรจุสารก่อนการดำเนินการ
ไม่ปิดฝาเพื่อวัดอุณหภูมิภายในภาชนะจริง แปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ระบบของเตาอาร์คที่ออกแบบขึ้น

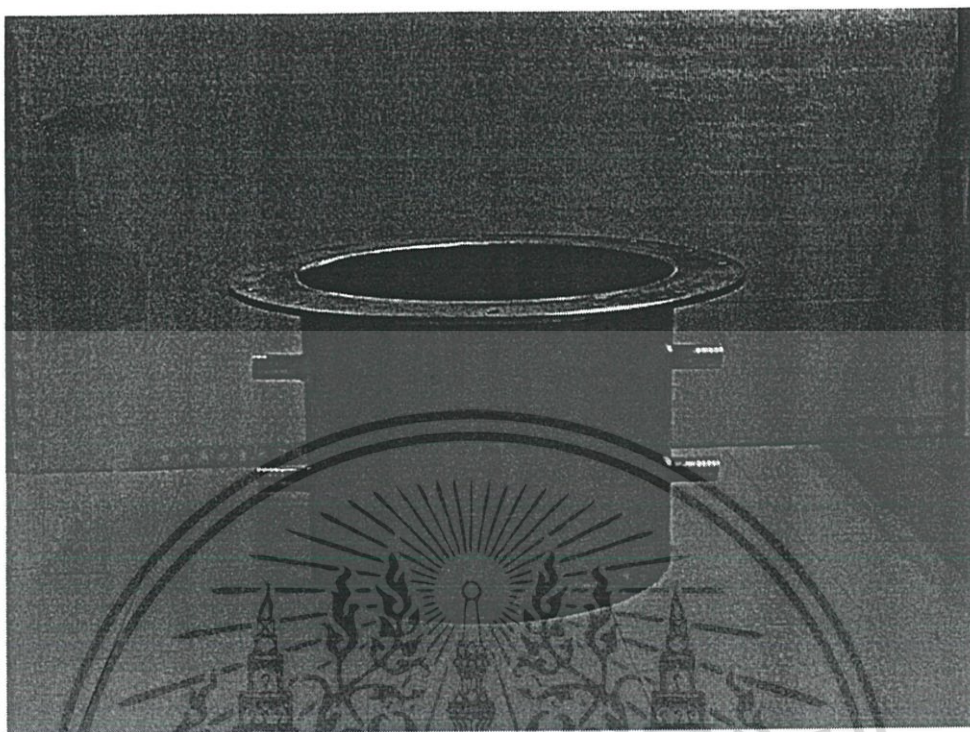
ระบบของเตาที่ออกแบบขึ้นนี้เป็นเตาอาร์คพร้อมการควบคุม ระบบการอาร์คที่จัดเตรียมทำขึ้นเป็นการแก้ปัญหาระบบเตาอุณหภูมิสูงที่ใช้กระแสผ่านตัวต้านทานแกรไฟต์ซึ่งไม่สามารถทำอุณหภูมิได้ถึง 1800 องศาเซลเซียส อันเนื่องมาจากปัญหาของการระบายความร้อน ระบบประกอบไปด้วย ส่วนภาชนะเตาอาร์คที่ออกแบบขึ้น การควบคุมการอาร์ค และและการควบคุมอุณหภูมิ

4.2.1 รูปแบบภาชนะ ภาชนะสำหรับทำการอาร์คที่ได้ทำการเขียนแบบ โครงสร้างเป็นคังรูป 4-12 จัดทำขึ้นด้วย แสตนเลส 2 ชั้น ระหว่างกลาง มีน้ำระบายความร้อนออกจากภาชนะ มีช่องคูการเกิดปฏิกิริยา และวัดอุณหภูมิผ่านกระจกแก้วไฟเร็กซ์ ระบบการเคลื่อนที่หัวอาร์ค ด้วยท่ออ่อนที่ทำจากแสตนเลส และหัวอาร์คทำด้วยคาร์บอน ลักษณะการประกอบขึ้นส่วนต่างๆของเตาอาร์คแสดงไว้ในรูปที่ 4-13 ถึงรูปที่ 4.22

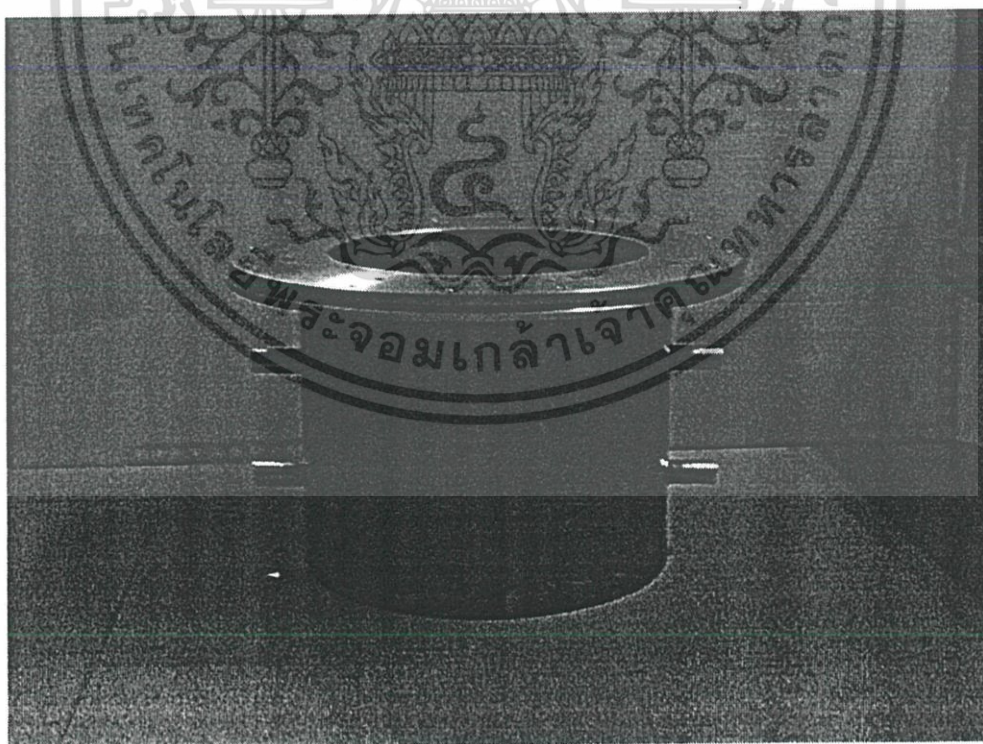


รูปที่ 4-12 แสดงรูปจำลองภาชนะเตาอาร์คที่ออกแบบขึ้น

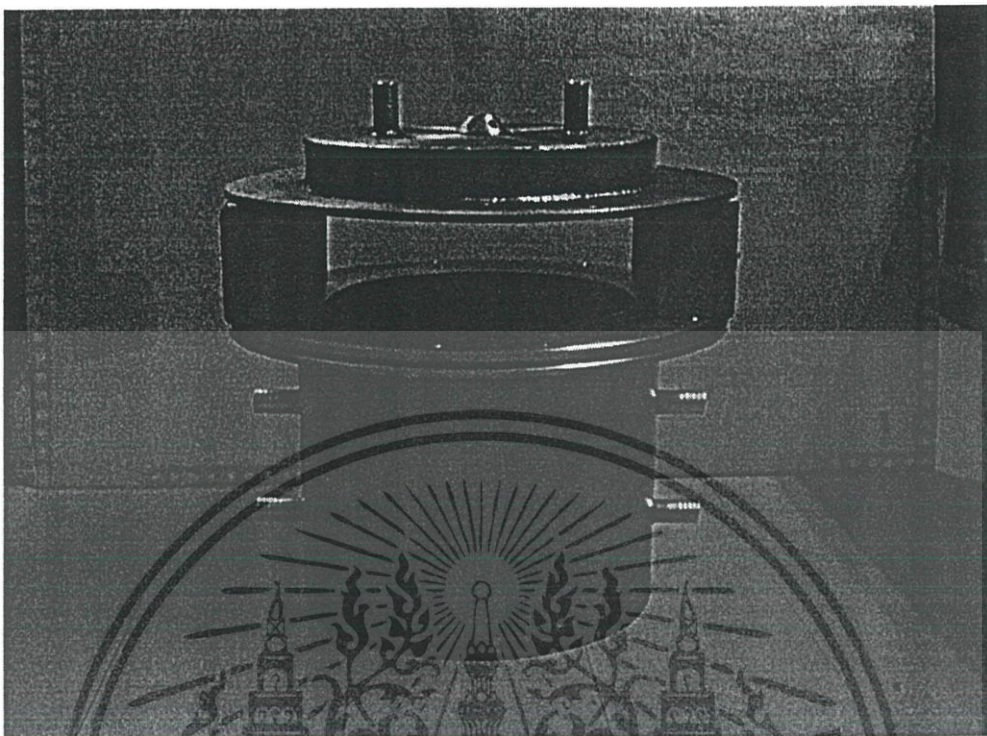
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



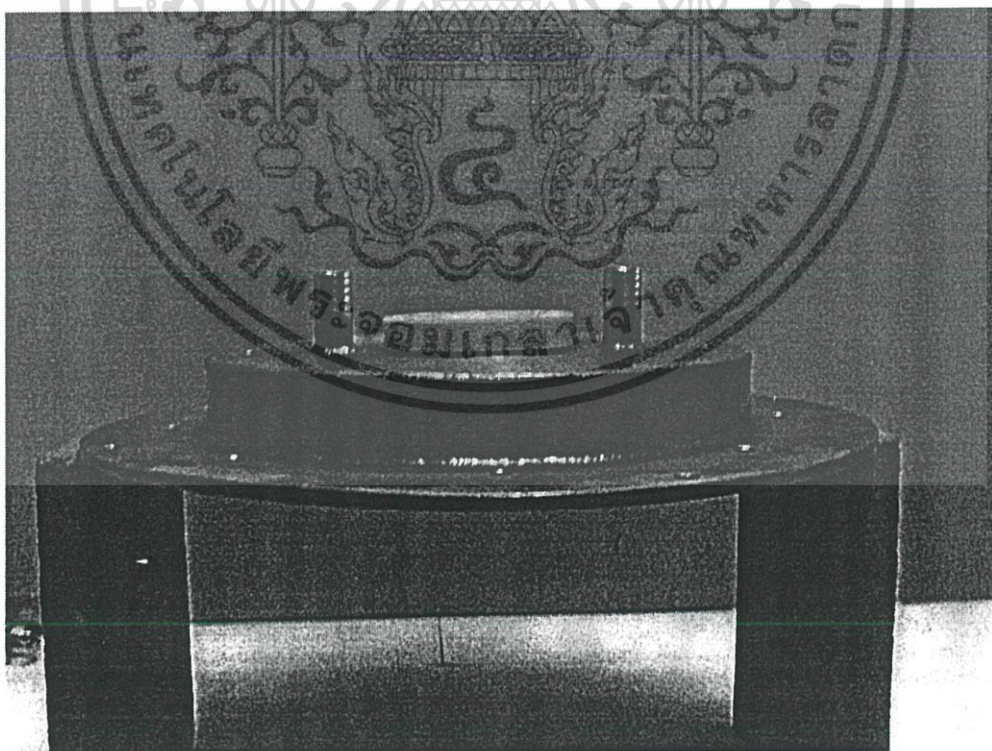
รูปที่ 4-13 ตัวภาชนะภายนอก (ถึงด้านนอก) มีการเจาะท่อเพื่อให้มีการระบายน้ำหรือการระบายความร้อน



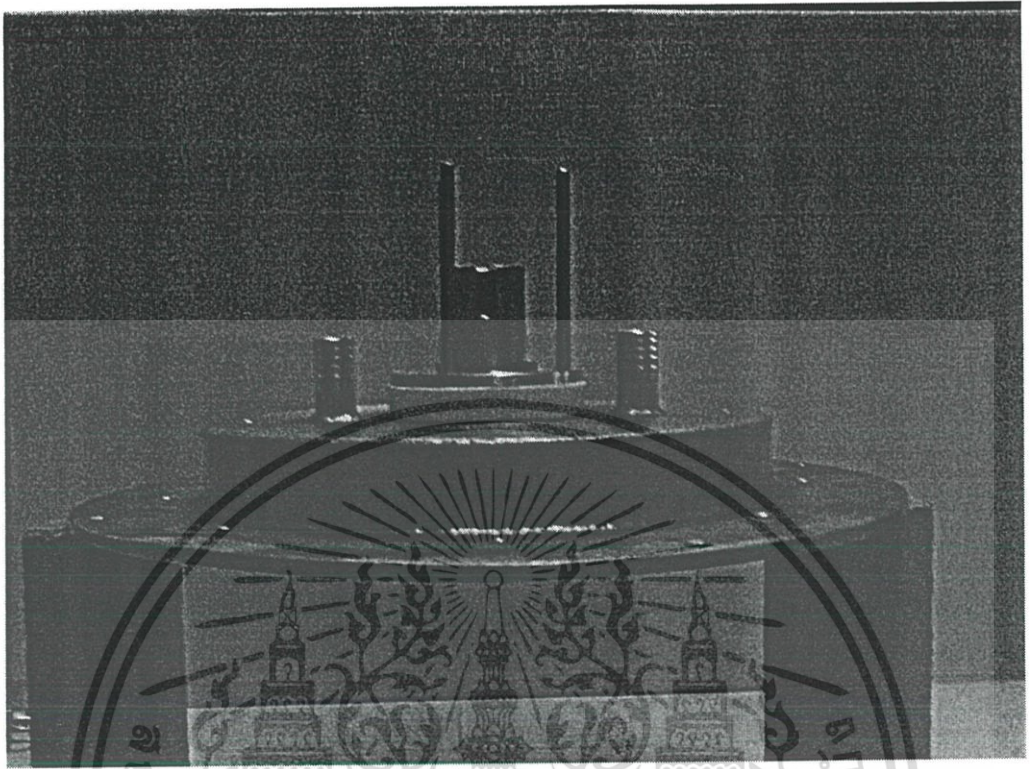
รูปที่ 4-14 เมื่อใส่ภาชนะชั้นในลงไปจนถึงที่ทำจากท่อแอสแตนเลสที่ไม่มีรอยต่อ จะกลายเป็นภาชนะ สอง
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ชั้นภายในจะมีถารไหลเวียนของน้ำเพื่อให้เกิดการระบายความร้อนได้ดี
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



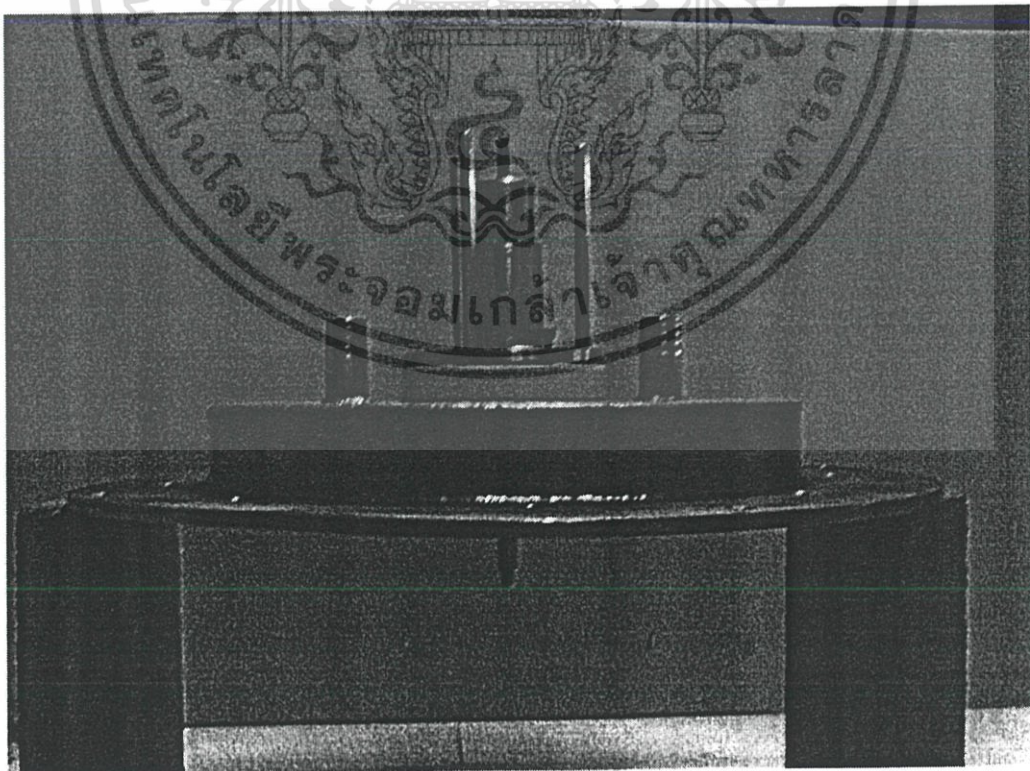
รูปที่ 4-15 ฝาด้านบนพร้อมภาชนะ



เอกสารนี้เป็นเอกสารที่เผยแพร่เพื่อการศึกษาเท่านั้น เมื่อเผยแพร่โดยไม่ได้รับอนุญาต
 รูปที่ 4-16 ฝาด้านบนเมื่อเริ่มจะทำการใส่ข้าวแอนด์โนคโดยจะมีแผ่นเทพลอนกันระหว่างข้าวแอนด์โนค(ตัวตั้ง)
 กับข้าวแอนด์โนค
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

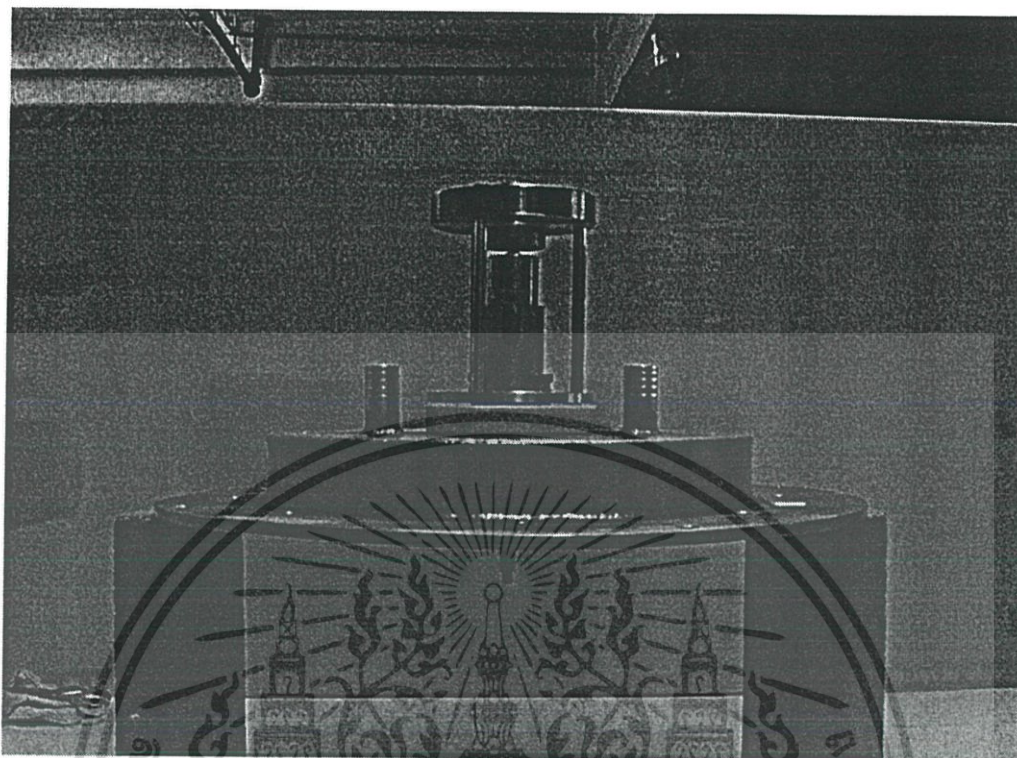


รูปที่ 4-17 ฝาด้านบนเมื่อเริ่มได้ตัวจับข้าวแอนด์ โนค

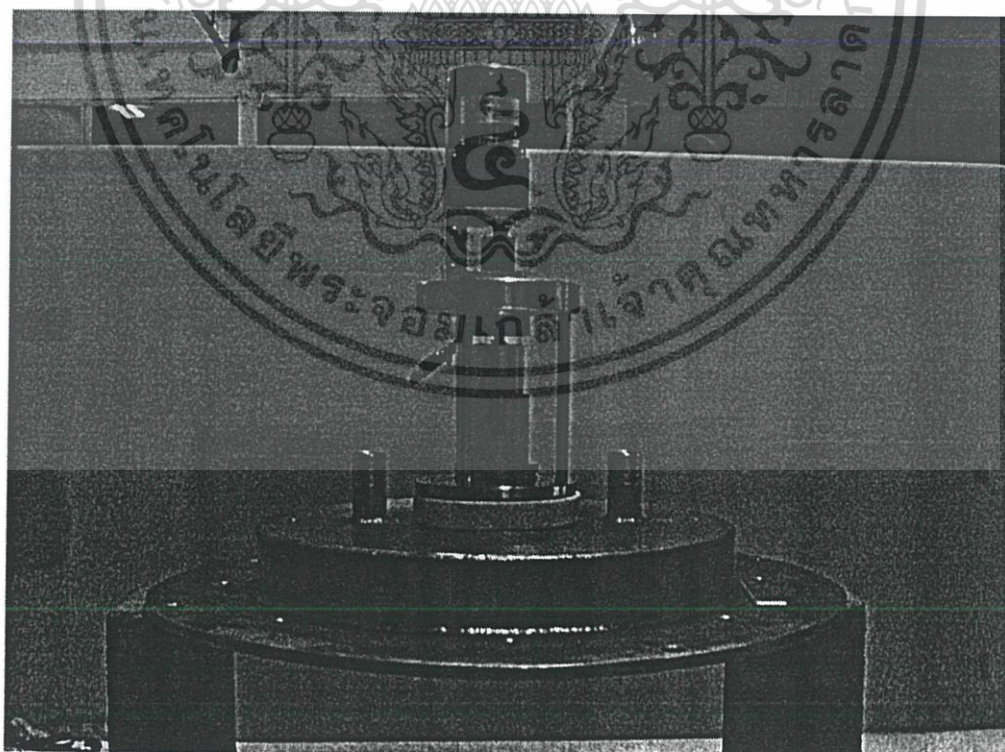


รูปที่ 4-18 ฝาด้านบนเมื่อใส่ข้าวแอนด์ โนคลงในแท่นตัวจับ

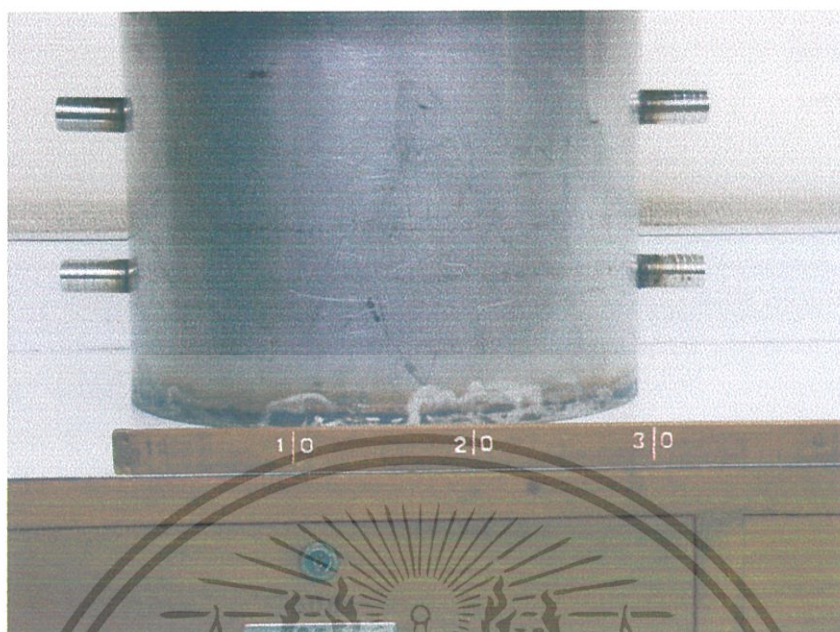
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่โดยไม่ขออนุญาต และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-19 ฝาด้านบนเมื่อใส่แท่งลือกซ์เวโนด



เอกสารนี้เป็นเอกสารที่รูปที่ 4-20 ฝาด้านบนเมื่อใส่มอเตอร์เพื่อทำการเคลื่อนที่ขึ้นลงของลือกซ์เวโนดได้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



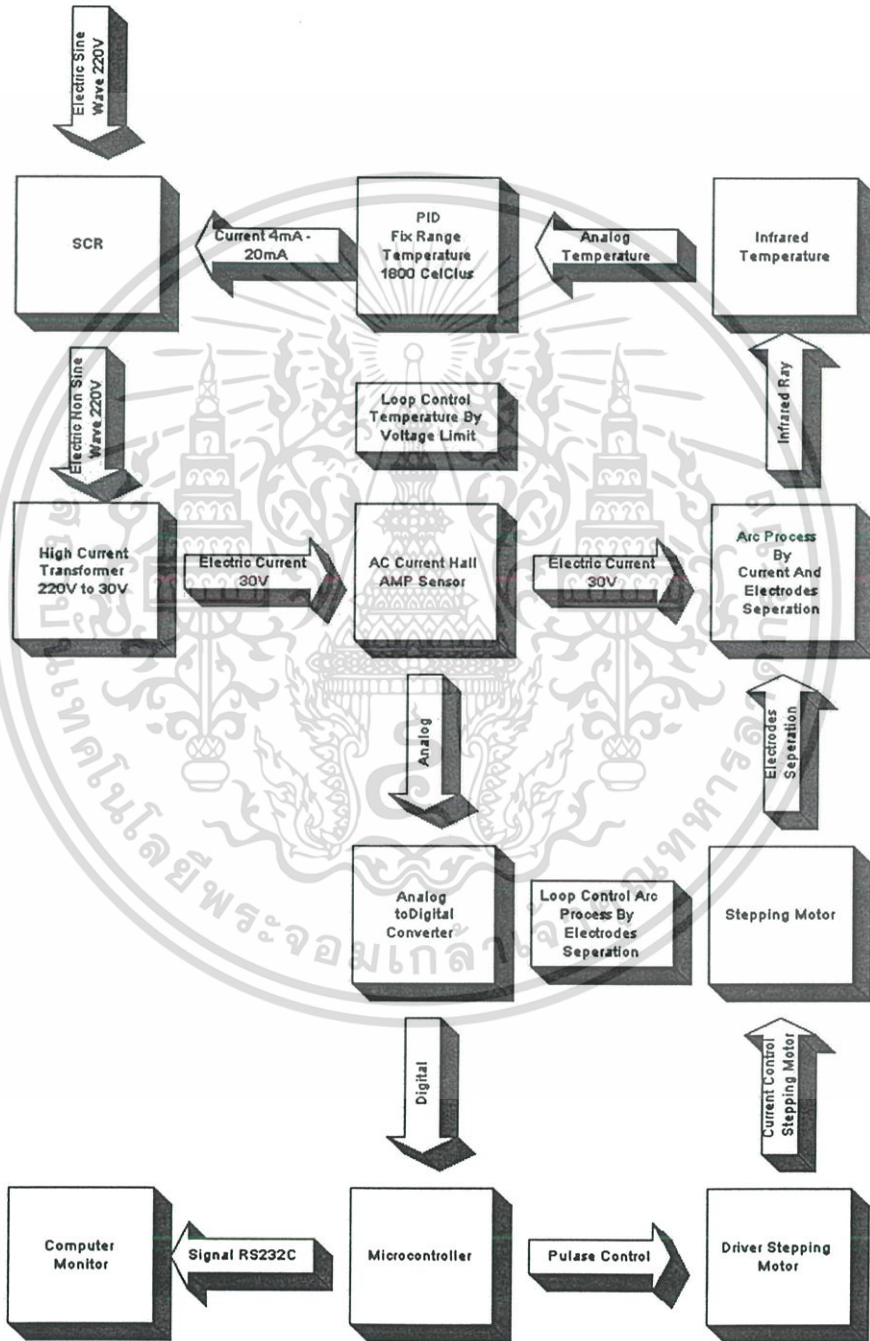
รูปที่ 4-21 สเกลภายนอกตัวภาชนะ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 4-22 แสดงภายนอกตัวภาชนะจริงที่ได้ออกแบบขึ้น
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2 ระบบควบคุมการอาร์ค

ระบบควบคุมการอาร์คเป็นระบบที่จำลองการเกิดการอาร์คโดยทำการควบคุมแบบลูปคอนโทรล 2 ระบบ ระบบแรกเป็นการควบคุมให้เกิดการอาร์ค โดยจะทำการควบคุมระยะห่างระหว่างขั้วแอโนด กับขั้วแคโทด และเมื่อเกิดการอาร์คแล้วก็จะทำการควบคุมอุณหภูมิให้คงที่ โดยจะควบคุมโวลต์ที่จ่ายให้แก่ ขั้วไฟฟ้า



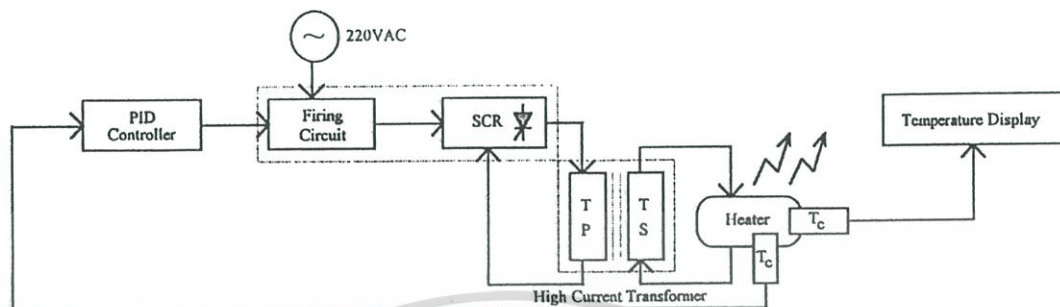
รูปที่ 4-23 แสดงระบบการควบคุมให้เกิดการอาร์ค (Loop Control Arc Process By Electrodes

Separation) และระบบการควบคุมอุณหภูมิให้คงที่ (Loop Control Temperature By Voltage Limit)

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.2.1 ระบบการควบคุมอุณหภูมิให้คงที่ (Loop Control Temperature By Voltage Limit)

จะเป็นหลักการเดียวกับในเตาทำความร้อนแกรไฟต์คังรูป 4-24



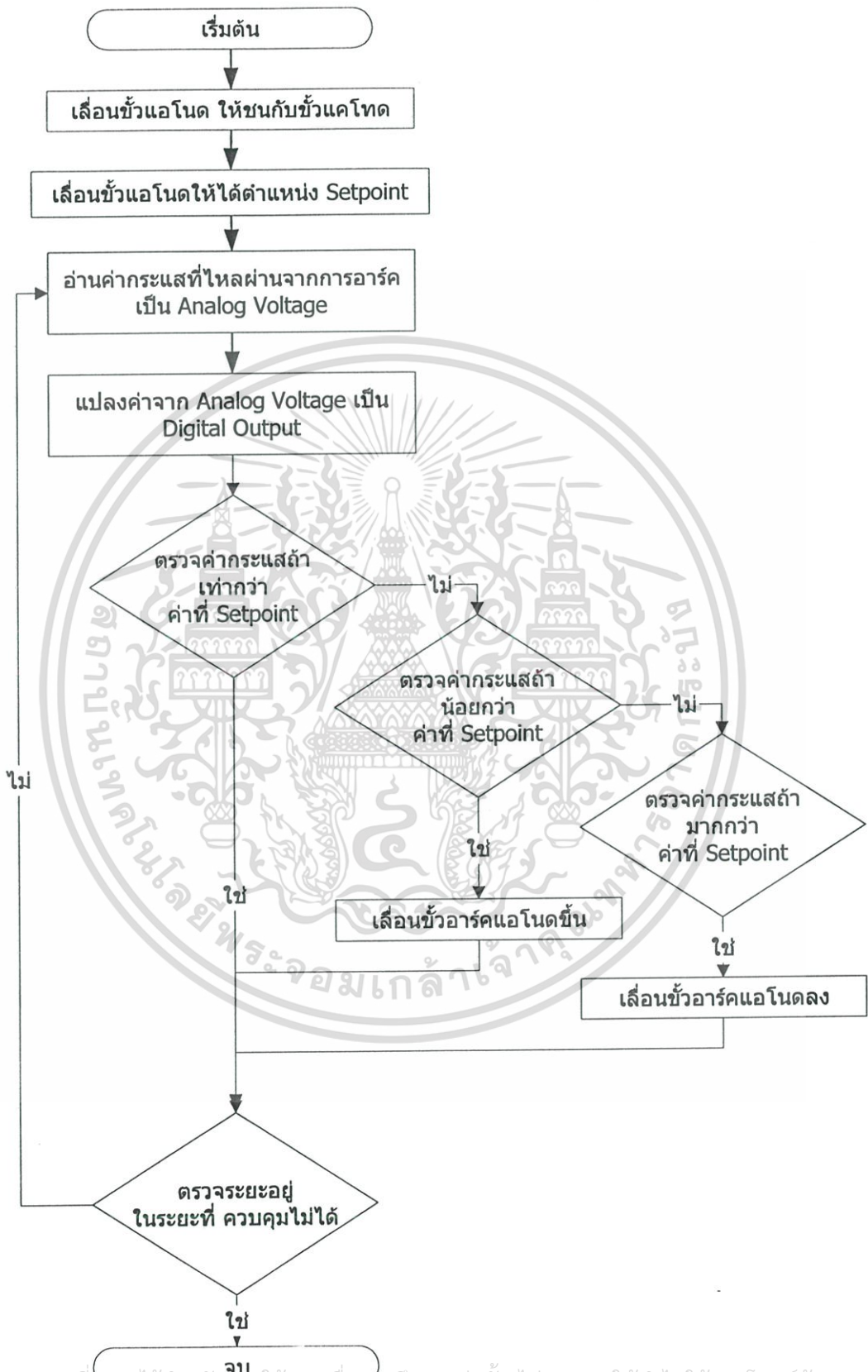
รูปที่ 4-24 ระบบการควบคุมอุณหภูมิให้คงที่ (Loop Control Temperature by Voltage Limit) ในเตาอาร์ค

ระบบการควบคุมอุณหภูมิให้คงที่จากรับอินพุตจาก กล้องวัดรังสีอินฟราเรด (Infrared Thermometer) ออกมาเป็นโวลเตจอนาลอกส่งต่อไปให้ PID (Proportional Integral Derivative) ตัว PID เมื่อถึงค่าอุณหภูมิที่ต้องการแล้ว ก็จะไปควบคุม SCR (Silicon Control Rectifier) ให้ทำการลดกำลังไฟฟ้าที่จ่ายให้ลง แต่ในไฟกระแสสลับ จะทำโดยการตัดสัญญาณรูป sine ให้เป็น ศูนย์โวลต์ โดย PID จ่ายกระแส 4 mA ให้กับ SCR แล้ว SCR จะตัดสัญญาณรูปสัญญาณ Sine เป็นศูนย์มากที่สุด (ที่ 20 mA จะไม่ตัดเลย)

4.2.2.2 ระบบการควบคุมให้เกิดการอาร์ค (Loop Control Arc Process By Electrodes Separation)

ระบบการจำลองการควบคุมให้เกิดการอาร์คนั้น จะทำการควบคุมระยะห่างระหว่างขั้วแอโนด กับขั้วแคโทด โดยหลักการงานจะประกอบด้วยไมโครคอนโทรลเลอร์จะส่งสัญญาณเรียกเก็บค่าจาก AtoD 7109 เพื่อรับสัญญาณอนาลอก จากหัววัดกระแส (Current Sensor) ในที่นี้จะใช้หัววัดระยะความห่าง ระหว่างหัววัดกับผิววัตถุแทน โดยจะได้รับสัญญาณอนาลอกระหว่าง -5 ถึง 5 โวลต์ (โดยหัววัดระยะทางเมื่อเคลื่อนที่เข้ามาใกล้แล้ว โวลต์ที่วัดได้ก็จะมีค่ามากขึ้น ซึ่งตรงกับหลักการอาร์ค คือเมื่อขั้วแอโนดเคลื่อนที่เข้าใกล้กับขั้วแคโทดแล้ว โวลต์ที่วัดได้จากหัววัดกระแสจะมีค่ามากขึ้น) แล้ว AtoD 7109 จะแปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลส่งต่อไปให้ไมโครคอนโทรลเลอร์ แล้วไมโครคอนโทรลเลอร์จะทำการตรวจค่าที่รับเข้ามาว่ามากกว่าหรือน้อยกว่าค่าที่ตั้งไว้ในการควบคุม ถ้าพบว่ามีค่ามากกว่า (ซึ่งหมายถึงใกล้เกินระยะที่ตั้งไว้) ก็จะสั่งให้สเต็ปมอเตอร์ เคลื่อนที่ขั้วไฟฟ้าแอโนดให้ห่างออกจากขั้วแคโทด (โดยสเต็ปมอเตอร์จะยึดกับเกลียวตัวหนอนตัวเมีย เมื่อหมุนเกลียวตัวหนอนตัวเมีย เกลียวของตัวหนอนตัวผู้ก็จะเคลื่อนที่ขึ้น ซึ่งขั้วแอโนดที่ยึดกับเกลียวตัวหนอนตัวผู้ก็จะเคลื่อนที่ขึ้นเช่นกัน) ถ้ามีค่าน้อยกว่า (ซึ่งหมายถึงไกลเกินระยะที่ตั้งไว้) ก็จะสั่งให้สเต็ปมอเตอร์ เคลื่อนที่ขั้วไฟฟ้าแอโนดเข้าใกล้ขั้วแคโทดมากขึ้น

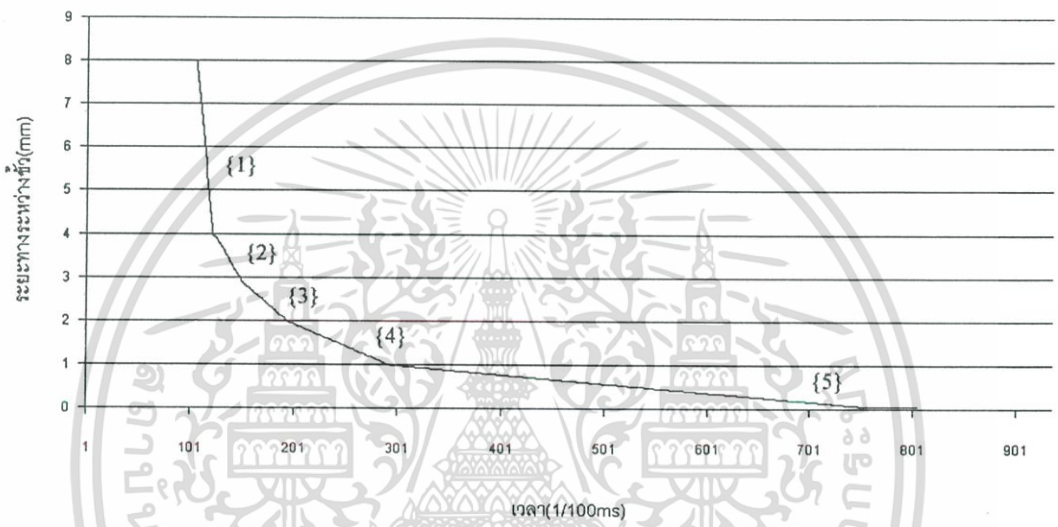
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ วันที่ 4-25 พฤศจิกายน 2563 ขั้นตอนการทำให้เกิดการอาร์คควบคุมโดยไมโครคอนโทรลเลอร์

โดยความเร็วของการเคลื่อนที่จะมีระดับอยู่ 5 ระดับความเร็ว ซึ่งแบ่งตามค่าโวลต์ที่เข้ามามีค่ามากกว่า 4 โวลต์ {1} วิ่งด้วยความเร็ว 40 เท่า หรือเท่ากับ 40 สเต็ปต่อ 2 มิลลิวินาที ถ้ามีค่าอยู่ระหว่าง 3-4 โวลต์ {2} ก็จะวิ่งที่ความเร็ว 20 เท่า ถ้ามีค่าอยู่ระหว่าง 2-3 โวลต์ {3} ก็จะวิ่งที่ความเร็ว 10 เท่า ถ้ามีค่าอยู่ระหว่าง 1-2 โวลต์ {4} ก็จะวิ่งที่ความเร็ว 5 เท่า ถ้ามีค่าอยู่ระหว่าง 0-1 โวลต์ {5} ก็จะวิ่งที่ความเร็ว 1 เท่า ดังรูปที่ 4-26

การเคลื่อนที่แบบจำลองการอาร์ค

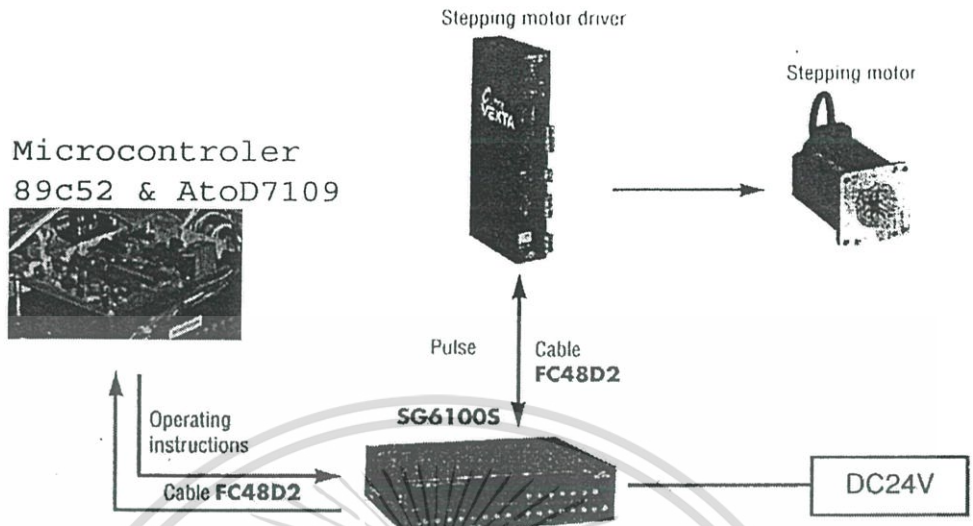


รูปที่ 4-26 แสดงกราฟจำลองการเคลื่อนที่ของขั้วอาร์ค โดยมีความสัมพันธ์ระหว่างระยะทางกับเวลา

ในการทดลองนี้ใช้ชิพ ICL7109CPL เป็นตัวแปลงสัญญาณอนาลอกเป็นดิจิตอล ความละเอียด 12 บิต 3 สถานะเอาต์ส่งข้อมูลผ่านพอร์ตนาน 8 บิต สถานะแรกเป็นการบอกสถานะของโวลต์ที่เข้ามาเป็นบวกหรือลบ และเกินช่วงทำงานหรือไม่ สถานะที่ 2 เป็นการส่งค่า 4 บิตบนของข้อมูล 12 bit และสถานะสุดท้ายคือ 8 บิตล่างของข้อมูล 12 บิต ช่วงสัญญาณอินพุตที่รับได้ -409.6 มิลลิโวลต์ ถึง 409.6 มิลลิโวลต์ ค่าความผิดพลาดจากสัญญาณรบกวน 1 ไมโครโวลต์ (V_{p-p}) ช่วงอุณหภูมิ 0-70 องศาเซลเซียส ค่าความผิดพลาด 1 ค่าดิจิตอลประมาณ 1 ไมโครโวลต์ต่อองศาเซลเซียส (Zero Reading Drift) ค่าความผิดพลาดเนื่องจากการนับประมาณ ± 1 ค่าดิจิตอล ในส่วนนี้ไมโครคอนโทรลเลอร์ จะทำการเก็บข้อมูลการแปลงสัญญาณอนาลอกเป็นดิจิตอล ใช้เวลาประมาณ 1 ไมโครวินาที ต่อการประมวลผลในหนึ่งค่า

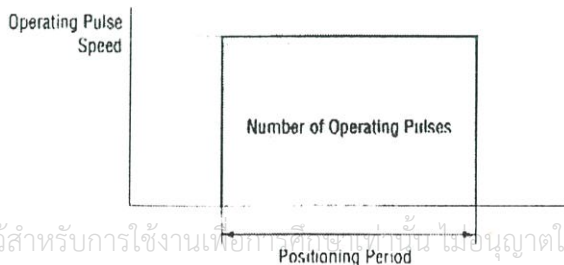
ในการเคลื่อนที่ใช้เกียร์ตัวหนอนความยาว 2 เซนติเมตร ยึดกับขั้วแอโนดและสเต็ปมอเตอร์ โดย 1 รอบการหมุนเกียร์จะสามารถเคลื่อนที่ได้ 3 มิลลิเมตร และ 1 รอบการหมุนเกียร์ของสเต็ปมอเตอร์จะมี 500 สเต็ป จะได้ว่า 1 สเต็ปของสเต็ปมอเตอร์จะสามารถเคลื่อนที่ได้ $3/500$ มิลลิเมตร หรือประมาณ 6 ไมครอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

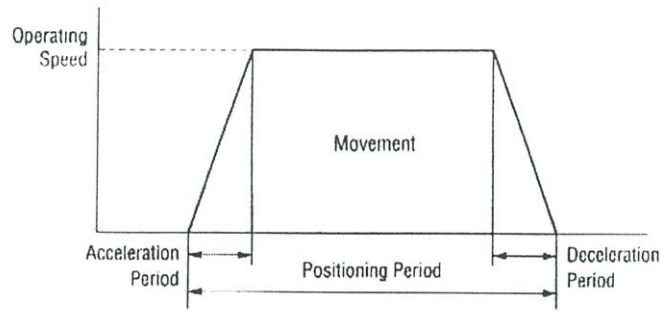


รูปที่ 4-27 แสดงอุปกรณ์การควบคุมสเต็ปมอเตอร์

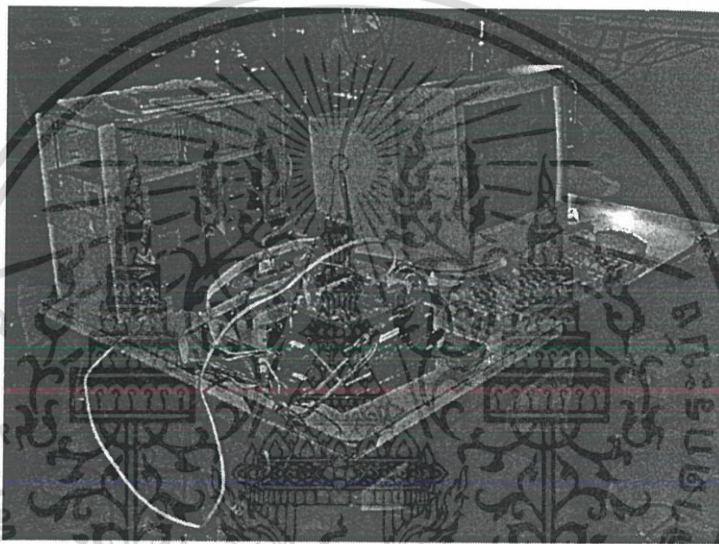
ในวงจรควบคุมสเต็ปมอเตอร์จะใช้ไมโครคอนโทรลเลอร์สเต็ปมอเตอร์ เป็นส่วนที่ทำหน้าที่การจ่ายกระแสให้แก่เฟสของสเต็ปมอเตอร์ การควบคุมนี้จะใช้สัญญาณพัลส์ เมื่อมีสัญญาณพัลส์มาหนึ่งพัลส์ สเต็ปมอเตอร์จะถูกผลักให้ไปในทิศทางของเฟสถัดไป และเมื่อครบ ทั้ง 5 เฟสแล้วก็จะเริ่มซี่ที่เฟสหนึ่งใหม่ ถ้าเทียบสัญญาณพัลส์ให้มีจำนวนต่อวินาทีหรือ ความถี่มากเท่าใด มอเตอร์ก็จะมีความเร็วรอบเท่ากับ ความถี่หารด้วย 500 สเต็ป แต่การใช้ความถี่หรือความเร็วเริ่มต้นที่ทำให้สเต็ปมอเตอร์หมุนจะอยู่ที่ค่าๆ หนึ่งเนื่องจากแรงเฉื่อยตอนเริ่มต้นและแรงเสียดทานของแท่นสแกน ในการแก้ปัญหานี้ได้ใช้ตัวกำเนิดสัญญาณพัลส์ (Pulse Generator) เพื่อลดแรงเนื่องจากความเฉื่อยเมื่อเริ่มหมุน และหยุดของ สเต็ปมอเตอร์ โดยการจ่ายพัลส์ที่มีความถี่ต่ำจะทำให้เสียเวลา แต่ใช้แรงในการหมุนน้อย การจ่ายพัลส์ที่มีความถี่สูงจะใช้เวลาน้อยแต่ต้องใช้แรงในการหมุนมาก ซึ่งการจ่ายพัลส์ในแบบใดแบบหนึ่งอย่างเดียวยจะทำให้เสียเวลาและเกิดการตื้นขึ้น (การเคลื่อนที่จากจุดหยุดนิ่ง แล้วเคลื่อนที่ด้วยความเร็วคงที่ มอเตอร์ก็จะต้องใช้แรงมากเพื่อชนะแรงเฉื่อย และยังทำให้เกิดการไม่ราบเรียบของการเคลื่อนที่หรือกระชาก) แต่ถ้าทำการเพิ่มความถี่จากจุดหยุดนิ่งจนถึงความเร็วที่ต้องการจะทำให้ลดแรงที่ต้องใช้ตอนเริ่มหมุนแกลงได้ และยังสามารถเพิ่มความถี่ได้สูงกว่าการจ่ายสัญญาณพัลส์ที่คงที่ ทำให้สามารถลดเวลาในการสแกนได้มาก โดยไมโครคอนโทรลเลอร์สเต็ปมอเตอร์ และส่วนกำเนิดสัญญาณพัลส์ จะใช้ของบริษัท VEXTA รุ่น UPK5107 และรุ่น SG6100



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงรูปที่ 4-28 การจ่ายพัลส์ในแก๊วคิงที่



รูปที่ 4-29 การจ่ายพัลส์ในแบบที่ปรับปรุงโดยใช้ตัวกำเนิดสัญญาณพัลส์



รูปที่ 4-30 อุปกรณ์การจำลองการอาร์คพร้อมคอมพิวเตอร์เก็บค่าการเปลี่ยนแปลงอุณหภูมิ

4.3 วิธีทดลองในโครงการพิเศษ

ในตอนเริ่มต้นใช้เกลบตัวอย่าง 500 กรัม และทำการทดลองตามขั้นตอนทั้งหมด 4 ขั้นตอน คือ

ขั้นตอนที่ 1. ทำความสะอาดเกลบ (Washing) เกลบ (500กรัม) จะถูกนำไปล้างด้วยน้ำ DI (Deionized)

จำนวน 1 ลิตร ในอ่าง Ultrasonic 2-3 ครั้ง

ขั้นตอนที่ 2. การย่อยสลายเกลบสะอาด (Leaching or digesting) โดยล้างเกลบจากขั้นตอนแรกด้วยกรดไฮโดรคลอริก (HCl) 2-3 ครั้ง ความเข้มข้นของกรดแปรผันอยู่ในช่วง 5-50% อุณหภูมิจะอยู่ในช่วง 50 องศาเซลเซียสจนถึงจุดเดือด แล้วทำการล้างกรดด้วยน้ำ DI แล้วอบให้แห้ง

ขั้นตอนที่ 3. การให้ความร้อนที่อุณหภูมิสูง จะแบ่งเป็น 2 ส่วนคือ

ส่วนที่ 1 การทำ Pyrolysis หรือเผาเกลบที่ย่อยสลายแล้ว ภายใต้แก๊ส Nitrogen ผลที่ได้ จะมี SiO_2 และ C ในสัดส่วน 1: 4 โดยมีเงื่อนไข คือ

อุณหภูมิ : 400-900 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เวลา : 10-30 นาที

ไม่ว่ากรณีใดๆ ทั้งสิ้น อัตราการปล่อย Nitrogen: 1-10 ลิตรต่อนาที ที่ความดันบรรยากาศ

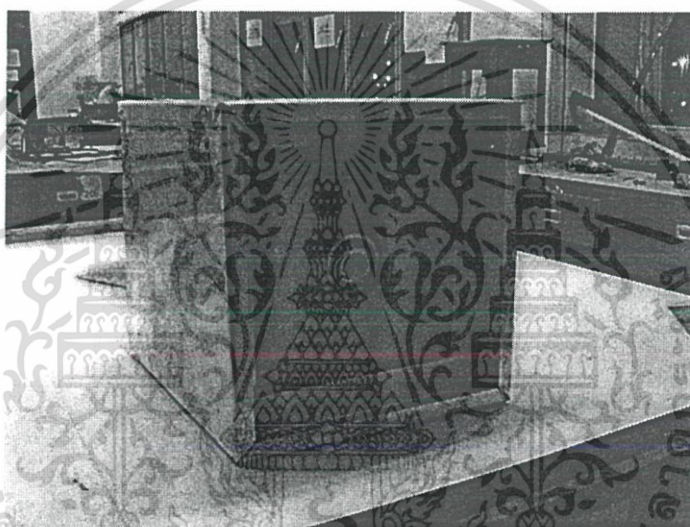
ส่วนที่ 2 การเผาเคลือบที่ย่อยสลายแล้วในออกซิเจน ในบรรยากาศ จะได้แก้วเคลือบ เป็น SiO_2 โดยมีเงื่อนไข คือ

อุณหภูมิ : 500 องศาเซลเซียส

เวลา : 10 นาที

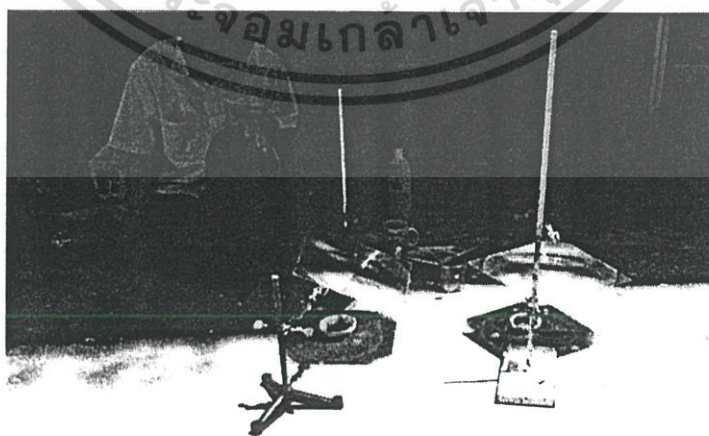
และในขั้นตอนนี้จะทำได้ 2 วิธี ดังนี้ คือ

1. นำแก้วเคลือบที่ล้างแล้วไปทำการเผาในท่อควอตซ์เตาไฟฟ้าอุณหภูมิสูง แกนทรงกระบอก(tubular furnace) ดังรูป



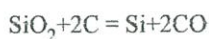
รูปที่ 4-31 แสดงเตาเผาไฟฟ้าอุณหภูมิสูงแกนทรงกระบอก พร้อมทั้งใส่สาร

2. นำไปเผากลางแจ้งโดยใช้เลนส์ขนาดใหญ่ในการโฟกัสไปที่เคลือบ ดังรูป 4-32



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาของนักศึกษา ไปลงภาคใดให้เอาไปใช้ให้เสร็จด้วยถ้า
รูปที่ 4-32 แสดงการเผาเคลือบขณะทำการทดลองโดยใช้ Fresnel Lens หรือ เลนส์ที่ใช้ในเครื่องฉาย
ไม่ว่าใครเจ็ทเตอร์ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนที่ 4. การรีดิวซ์ซิลิกาด้วยคาร์บอน ทำการนำสารที่ได้จากการ Pyrolysis ภายใต้อากาศ Nitrogen และการเผาแคลสภายใต้อากาศ มาปรับส่วนผสมให้ได้เป็น SiO_2 : C = 1: 2 แล้วนำไปใส่เตาทำความร้อนแกรไฟต์ โดยให้ทำปฏิกิริยากันที่อุณหภูมิสูง ประมาณ 1500 องศาเซลเซียส ดังรูปที่ 4-33 เพื่อจะให้ ได้ Si ตามปฏิกิริยา



รูปที่ 4-33 แสดงภายในเตา (graphite heating furnace) ที่ อุณหภูมิประมาณ 1500 องศาเซลเซียส ในขั้นตอนที่ 4 นี้มีการปฏิบัติดังนี้

1.เตรียมสาร ให้ได้ตามต้องการ สิ่งที่ต้องการในการเผาคือ SiO_2 : C = 60:24 หรือ 5:2 โดยมวล เมื่อนำ แกลบที่ได้จากการเผาในภายใต้อากาศในโตรเจน จะมี SiO_2 และ C ในสัดส่วน 1 : 4 นั่นหมายถึงมี 60 :48 กรัม หรือ 5:4 กรัม จึงต้องเติม SiO_2 หรือ แกลบที่ได้จากการเผาในอากาศ เข้าไปอีก 5 กรัม ก็จะได้ สัดส่วนเป็น SiO_2 : C = 10:4 กรัม เพราะฉะนั้น แกลบที่ได้จากการเผาในภายใต้อากาศในโตรเจน 9 กรัม ผสมกับแกลบที่ได้จากการเผาใน อากาศ 5 กรัม เพื่อให้ได้ SiO_2 และ C ในสัดส่วน 1 ต่อ 2 ตามที่ต้องการใส่ในถ้วยแกรไฟต์ นำเข้าไปไว้ใน ตำแหน่งแกนกลางขดแกรไฟต์

- 2.ปิดภาชนะเตาให้สนิทเพื่อไม่ให้เกิดการรั่วไหลของแก๊ส เข้าและออก
- 3.เปิดระบบทำความเย็นหรือระบบระบายความร้อน และตรวจเช็ค ไฟฟ้าต่างๆ ให้พร้อมใช้งาน
- 4.เปิดปั๊มสูญญากาศเพื่อสูบล้างอากาศออกให้หมด
- 5.ปล่อยแก๊สอาร์กอนเข้าไปแทนที่จนได้ระดับเหนือความดันบรรยากาศเล็กน้อย
- 6.เปิดวาล์วปล่อยแก๊สอาร์กอนออกเพื่อให้เกิดการไหลผ่านของแก๊สอาร์กอน ซึ่งปลายท่อที่แก๊สออกจะ

แช่อยู่ในน้ำมันความดันไอต่ำเพื่อไม่ให้เกิดการไหลทวนของอากาศจากภายนอกเข้าสู่ระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 7.เปิดสวิทซ์ให้กระแสไหลเข้าเต็มกำลังในแกรไฟต์ ซึ่งในกรณีนี้จะใช้เวลา 10 นาที อุณหภูมิก็จะมีค่าคงที่ในระดับ 1500 องศาเซลเซียส
- 8.ตรวจสอบอุณหภูมิมีความผิดปกติเกิดขึ้นหรือไม่ ถ้ามีปิดระบบทันที บันทึกค่าเวลาที่ใช้
9. เมื่อครบ 30 นาที ปิดสวิทซ์ที่จ่ายกระแส
- 10.รออุณหภูมิลดลงเหลืออุณหภูมิห้องแล้วจึงปิดระบบระบายความร้อน
- 11.นำสารที่ทำปฏิกิริยาออกมาวิเคราะห์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลการทดลอง

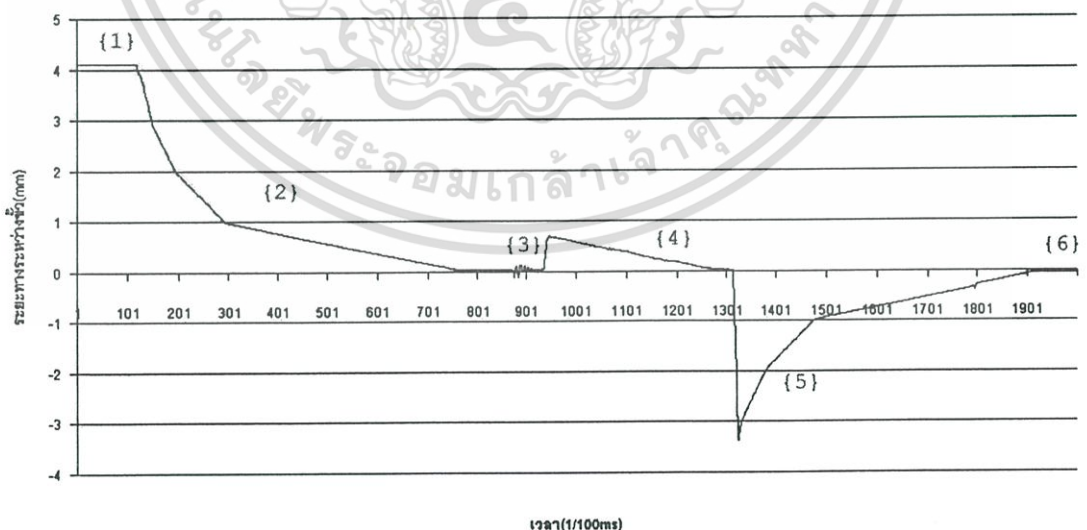
ในการศึกษาการสกัดซิลิกอนจากแคลบได้มีการทดสอบและทดลอง ซึ่งจะแบ่งผลการทดลองออกเป็น 5 ส่วนด้วยกันคือ

- 1 ผลการทดสอบการควบคุมป้อนกลับระบบการเคลื่อนที่ขั้วไฟฟ้าแอโนดในปรากฏการณ์อาร์ค
- 2 ผลการทดลองการเผาแคลบในอากาศโดยใช้แสงอาทิตย์
- 3 ผลการทดลองการสกัดเอาซิลิกา (SiO_2) จากแคลบ
- 4 ผลการทดลองการเปลี่ยนซิลิกาให้เป็นซิลิกอน
- 5 ผลการทำปริมาณวิเคราะห์โดยการใช้วิธีเปรียบเทียบมาตรฐาน (Comparison-Standard Methods)

5.1 ผลการทดสอบการควบคุมป้อนกลับระบบการเคลื่อนที่ขั้วไฟฟ้าแอโนดในปรากฏการณ์อาร์ค

เมื่อเกิดการอาร์คระบบควบคุมจะต้องพยายามรักษาระดับกระแสอาร์คให้คงที่ตามค่าที่ตั้งไว้ (Setpoint) แม้ว่าจะมีการควบคุมใดๆ จากความแปรปรวนของสภาวะรอบข้าง ในการทดสอบระบบได้จำลองกระแสอาร์คด้วยสัญญาณจากหัววัดระยะห่างระหว่างขั้ว แอโนด และคาโทด โดยการพิจารณาการตอบสนอง เมื่อมีการกำหนดค่าเริ่มต้น แตกต่างไปจากค่าที่ตั้งไว้ ในช่วงระยะห่างต่างๆ กัน ผลเป็นดังรูปที่ 5-1

การเคลื่อนที่แบบจำลองการอาร์ค



รูปที่ 5-1 แสดงกราฟที่ได้จากการจำลองการอาร์ค

เอกสารนี้เป็นเอกโดยเริ่มจากสภาวะ {1} เมื่อระบบควบคุมเริ่มทำงานก็จะเห็นความแตกต่างไปจากค่าที่ตั้งไว้มาก (ในที่นี้ไม่ว่าคือ 0) จึงบังคับให้สเต็ปมอเตอร์หมุนด้วยความเร็วสูงคงที่ค่าหนึ่งเลื่อนขั้วแอโนดเข้าใกล้ คาโทดอย่างรวดเร็ว แต่

เมื่อเริ่มเข้าถึงช่วงระยะหนึ่งก็จะปรับช้าลงเป็นอัตราเร็วค่าใหม่อีกค่าหนึ่งเป็นลำดับไป จนเข้าสู่ภาวะที่ {2} ก่อน จะลดระยะลงไปถึงค่าที่ตั้งไว้ ในสภาวะที่ {3} และหลังจากนั้น เมื่อมีการรบกวนจากภายนอกทำให้ค่าที่วัดได้ เบี่ยงเบนไปจากค่าที่ตั้งไว้ระบบก็จะทำงานในลักษณะ เช่นเดียวกันนี้ โดยรวมแล้วจะเห็นได้ว่า การตอบสนอง ของระบบใช้เวลาระดับ 10 วินาที ในการคืนสู่สภาวะที่กำหนด

5.2 ผลการทดลองการเผาแคลสในอากาศโดยใช้แสงอาทิตย์



รูปที่ 5-2 แสดงการเผาแคลสโดยใช้แสงอาทิตย์

ในการเผาแคลสโดยใช้แสงอาทิตย์นี้จะได้เป็นลักษณะจุดและถ้าเผาให้ ได้หมดภายในภาชนะจะต้อง มีการเลื่อนจุดนั้น ไปให้ทั่วภาชนะ ซึ่งจะต้องใช้เวลานาน และจากการทดลองได้มีการบันทึกค่าเฉลี่ยโดยควบคุม ทำการควบคุมสารตั้งต้นที่ 0.1017 กรัม จะใช้ เวลา 20 วินาที แคลสจะเป็นสีขาวจนหมด วัดอุณหภูมิขณะทำได้ ประมาณ 500 องศาเซลเซียส (เมื่อแดดแรง หรือความเข้มของแสงมาก) ซึ่งเมื่อนำมาชั่งจะเหลือ น้ำหนัก 0.0269 กรัม จะคิดเป็นน้ำหนักที่หายไป 73.5 % ซึ่งใกล้เคียงน้ำหนักที่หายไป 77.1 % ในการเผาที่อุณหภูมิ 500 องศา เซลเซียส สารที่ได้จะเป็นสีขาว จากตารางที่ 2-3 [10]

5.3 ผลการทดลองการสกัดเฮาซิลิกา (SiO_2) และคาร์บอนจากแคลส

แคลสซึ่งได้จากขั้นตอนการย่อยสลายในกรด การเผาในอากาศ และการเผาในไนโตรเจนบริสุทธิ์ มี ลักษณะภายนอกเป็นดังรูปที่ 5-1, 5-2 และ 5-3 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

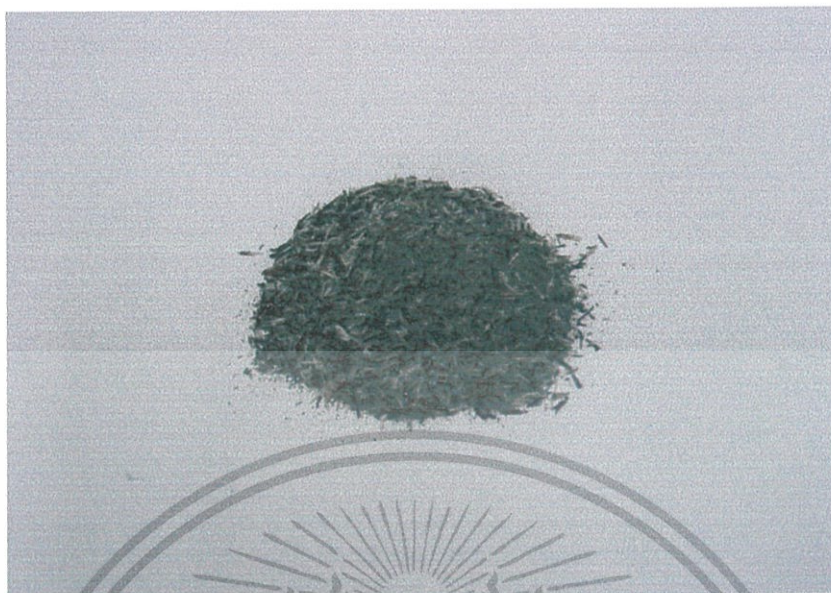


รูปที่ 5-3 ผลที่ได้จากการนำแกลบที่ได้จากโรงสีข้าวมาทำความสะอาดด้วยน้ำดีไอและกรดเกลือจากนั้น
อบให้แห้ง



รูปที่ 5-4 ผลที่ได้จากการนำแกลบที่ได้จากการทำความสะอาดในข้อ 1 มาเผาในอากาศจะได้ซิลิกอนได-
ออกไซด์ (SiO_2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

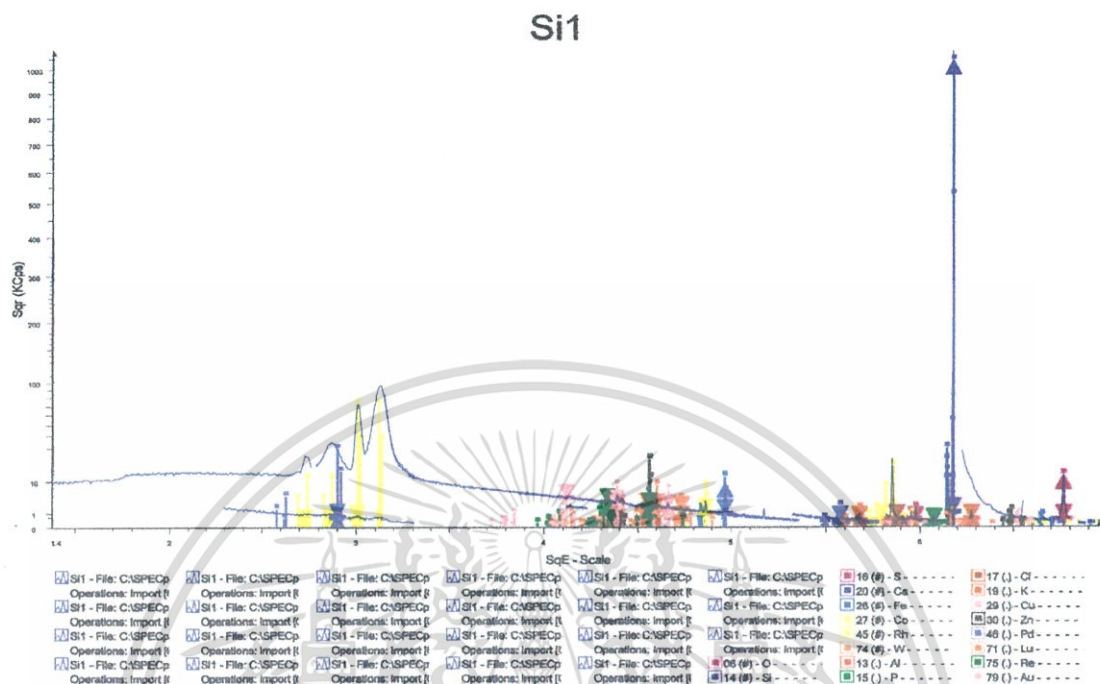


รูปที่ 5-5 ผลที่ได้จากการนำแกลบที่ทำความสะอาดแล้วมาเผาในบรรยากาศของแก๊สไนโตรเจนบริสุทธิ์ จะมีส่วนผสมของซิลิกอนไดออกไซด์ (SiO_2) และ คาร์บอน (C)

หลังจากที่ ผ่านวิธีการล้าง การเผาในอากาศ และการเผาภายใต้แก๊ส Nitrogen ทำการวิเคราะห์ผลโดยการทำคุณภาพวิเคราะห์ (Qualitative Analysis) โดยเครื่อง x-ray fluorescence ผลที่ได้จะเป็นดังตารางที่ 4-1

ธาตุ(Element)	Kilo-Count per sec	% by weight
Al_2O_3	0.6	0.0530
SiO_2	1041.0	97.9
P_2O_5	0.2	0.0295
SO_3	1.4	0.155
Cl	0.3	0.0156
K_2O	0.4	0.0135
CaO	0.9	0.0338
Cr_2O_3	0.4	0.00620
Fe_2O_3	8.0	0.0934
CoO	2.0	0.0172
CuO	1.0	0.00562
ZnO	0.5	0.00239
WO_3	2.2	0.0298
Compton=0.87	Rayleigh=1.24	Sum=98.37%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ตารางที่ 5-1 แสดงผลที่ได้จากตรวจวัดปริมาณสารประกอบในแกลบหลังจากทำการสกัด ซิลิกา (SiO_2) จากแกลบ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-6 แสดงผลที่ได้จากเครื่อง X-ray Fluorescence Spectroscopy หลังจากทำการสกัด ซิลิกา (SiO₂) จากแกลบ

ผลการทำคุณภาพวิเคราะห์ (Qualitative Analysis) โดยการเผาแกลบที่ข้อสลายแล้ว ภายใต้บรรยากาศ
ซึ่งจะได้แกลบเป็น SiO₂ เป็นดังตารางที่ 5-2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sample: แกลบเผาในอากาศ

Measuring Program: st-less-HS-Vac

สาร	KCps	%
F	0.1	3.68
Na ₂ O	0.2	0.395
MgO	0.2	0.136
Al ₂ O ₃	0.2	0.171
SiO ₂	122.0	94.7
SO ₃	0.3	0.112
Cl	0.5	0.135
K ₂ O	0.2	0.0333
CaO	0.4	0.0658
TiO ₂	0.6	0.0744
Fe ₂ O ₃	3.7	0.113
CuO	2.5	0.0527
Ru	0.3	0.0551
Rh	0.2	0.0426
Pd	0.4	0.0895
WO ₃	1.3	0.0655
Pt	0.7	0.0202
Au	1.8	0.0210

Compton	0.79
Rayleigh	0.93
Sum	100.00%

ตารางที่ 5-2 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในแกลบที่เผาในอากาศ

ผลการทำคุณภาพวิเคราะห์(Qualitative Analysis)โดยการให้ความร้อนที่อุณหภูมิสูง (Pyrolysis)

อุณหภูมิ : 400-900 องศาเซลเซียส ภายใต้แก๊ส Nitrogen เวลา : 10-30 นาที จะมี SiO₂ และ C ในสัดส่วน 1 : 4 เป็น

เอกสารนี้เขียนขึ้นเพื่อใช้ในการเรียนการสอนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Sample: แกลบลเผาใน N₂

Measuring Program: st-less-HS-Vac

สาร	KCps	%
F	0.1	4.61
Na2O	0.2	0.439
Al2O3	0.2	0.166
SiO2	118.8	93.5
SO3	0.5	0.171
Cl	0.9	0.226
K2O	0.6	0.0863
CaO	0.6	0.0996
TiO2	0.6	0.0798
Fe2O3	3.4	0.0984
NiO	0.5	0.0119
CuO	2.3	0.0496
ZnO	0.5	0.00827
Rb2O	2.4	0.0147
SrO	3.9	0.0299
Y2O3	3.6	0.0330
Ru	0.3	0.0646
Pd	0.4	0.0806
Er2O3	0.4	0.0487
HfO2	0.5	0.0260
WO3	1.1	0.0572
Pt	0.6	0.0163
Au	1.8	0.0233
ThO2	1.3	0.0176
UO2	2.7	0.0551
	Compton	0.79
	Rayleigh	0.91
	Sum	100.00%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ตารางที่ 5-3 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในแกลบลเผาใน N₂
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 ผลการทดลองการเปลี่ยนซิลิกาให้เป็นซิลิกอน

ผลการทำคุณภาพวิเคราะห์(Qualitative Analysis) โดยการนำตัวอย่างจากแผ่นเวเฟอร์ซิลิกอนจริงที่ได้จากโรงงานอุตสาหกรรมมาตรวจสอบ เป็นดังตารางที่ 5-4

Sample: Si

Measuring Program: st-less-HS-Vac

สาร	KCps	%
Na ₂ O	2.0	2.56
MgO	0.3	0.143
Al ₂ O ₃	0.4	0.250
SiO ₂	169.6	93.5
P ₂ O ₅	0.4	0.132
SO ₃	0.9	0.262
Cl	3.4	0.586
K ₂ O	2.7	0.260
CaO	1.7	0.187
TiO ₂	1.5	0.134
Fe ₂ O ₃	4.1	0.0760
CoO	0.7	0.0172
NiO	67.4	1.23
CuO	2.3	0.0347
Ru	0.2	0.0301
Pd	0.4	0.0532
WO ₃	14.5	0.536
Au	12.9	0.0267

Compton	0.91
Rayleigh	1.00
Sum	100.00%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งตารางที่ 5-4 แสดงผลที่ได้จากการวัดปริมาณสารประกอบใน Si ครั้งที่มีการนำไปใช้

ผลการทำคุณภาพวิเคราะห์(Qualitative Analysis)โดยการนำสารที่ได้จากการ Pyrolysis ภายได้แก๊ส Nitrogen และการเผาผลาญภายใต้อากาศ มาปรับส่วนผสมให้ได้เป็น $\text{SiO}_2 : \text{C} = 1 : 2$ แล้วนำไปใส่เตาฮีทเตอร์ แกรไฟต์ เพื่อให้ทำปฏิกิริยากัน ที่อุณหภูมิสูงกว่า 1200 องศาเซลเซียส ใช้ระยะเวลา 8 นาที เป็นดังตารางที่ 5-5

Sample: ผลการเผาผลาญก่อนการปรับปรุงเตา

Measuring Program: st-less-HS-Vac

สาร	KCps	%
F	0.1	3.98
Na ₂ O	0.4	0.768
MgO	0.2	0.155
Al ₂ O ₃	1.3	1.14
SiO ₂	111.0	92.3
SO ₃	0.4	0.123
Cl	1.0	0.254
K ₂ O	1.5	0.227
CaO	0.9	0.142
TiO ₂	1.2	0.159
Fe ₂ O ₃	6.5	0.271
NiO	0.5	0.0150
CuO	3.4	0.0769
ZnO	0.7	0.0123
Ru	0.3	0.0673
Pd	0.3	0.0562
Er ₂ O ₃	0.5	0.0637
HfO ₂	0.6	0.0369
WO ₃	2.4	0.130

Compton	0.79
Rayleigh	0.93
Sum	100.00%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้ง ตารางที่ 5-5 แสดงผลที่ได้จากกรวัดปริมาณสารประกอบในการเผาผลาญก่อนการปรับปรุงเตา

ผลการทำคุณภาพวิเคราะห์(Qualitative Analysis)โดยการนำสารที่ได้จากการ Pyrolysis ภายใต้อากาศ Nitrogen และการเผาผลาญภายใต้อากาศ มาปรับส่วนผสมให้ได้เป็น $\text{SiO}_2 : \text{C} = 1 : 2$ แล้วนำไปใส่เตาฮีทเตอร์ แกรไฟต์ที่ปรับปรุงใหม่ เพื่อให้ทำปฏิกิริยากัน ที่อุณหภูมิสูงกว่า 1500 องศาเซลเซียส ใช้ระยะเวลา 30 นาที เป็นดังตารางที่ 5-6

Sample: ผลการเผาผลาญหลังการปรับปรุงเตา

Measuring Program: st-less-HIS-Vac

สาร	Conc.(%)
O	--
SiO ₂	99.712
K ₂ O	0.056
Fe ₂ O ₃	0.028
WO ₃	--
Al ₂ O ₃	0.16
P ₂ O ₅	<<
CaO	0.031
CuO	0.012
H ₃ BO ₃	F 12.27

ตารางที่ 5-6 แสดงผลที่ได้จากการวัดปริมาณสารประกอบในการเผาผลาญหลังการปรับปรุงเตา



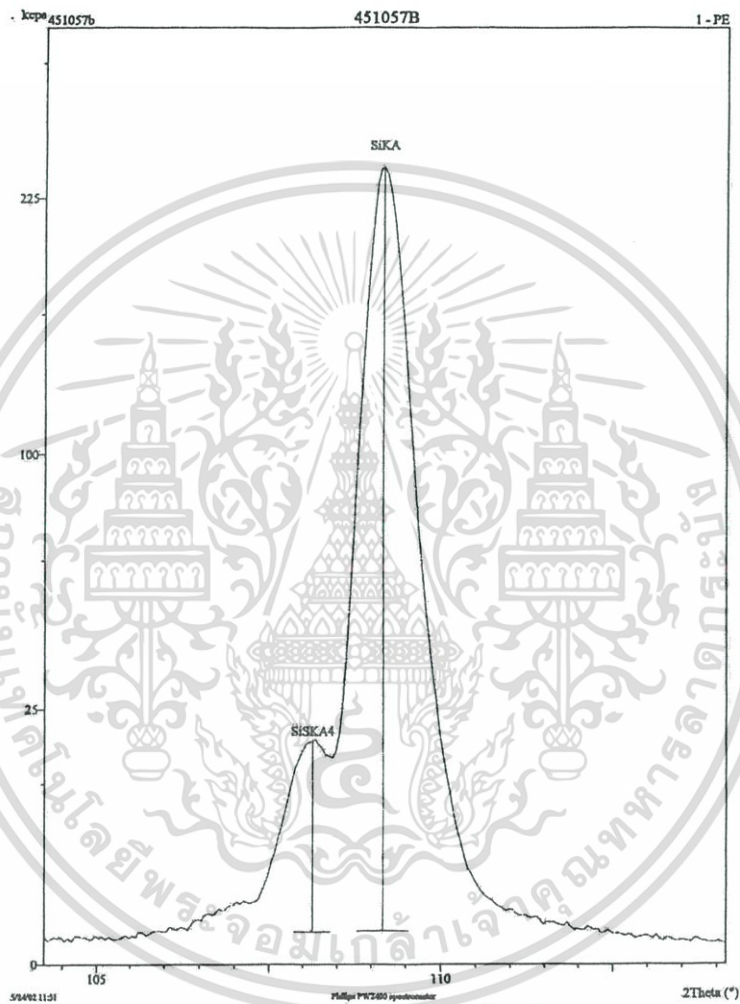
เอกสารนี้เป็นรูปที่ 5-7 รูปสารที่ได้จากการรีดิวซ์ซิลิกาด้วยคาร์บอน ในสัดส่วน $\text{SiO}_2 : \text{C} = 1 : 2$ ที่อุณหภูมิสูงกว่า 1500 องศาเซลเซียส อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 ผลการทำปริมาณวิเคราะห์โดยใช้วิธีเปรียบเทียบมาตรฐาน (Comparison-Standard Methods)

จะใช้สูตร

$$C_{\text{Sample}}/I_{\text{Sample}} = C_{\text{STD}}/I_{\text{STD}} \quad (5.1)$$

ทำการหาค่า C_{Sample} และ I_{Sample} จาก



รูปที่ 5-8 แสดงกราฟของกราฟวิเคราะห์ด้วย XRF ของ Sample

ซึ่งจากรูปที่ 5-8 สามารถคำนวณค่า C_{Sample} และ I_{Sample} ได้ดังนี้ คือ

จาก น้ำหนัก Sample = 3.3873 กรัม

น้ำหนัก Sample+ H_3BO_3 = 3.80202 กรัม

หา Dimension Factor

$$D = \frac{\text{น้ำหนัก Sample}}{\text{น้ำหนัก Sample} + \text{น้ำหนัก } \text{H}_3\text{BO}_3}$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

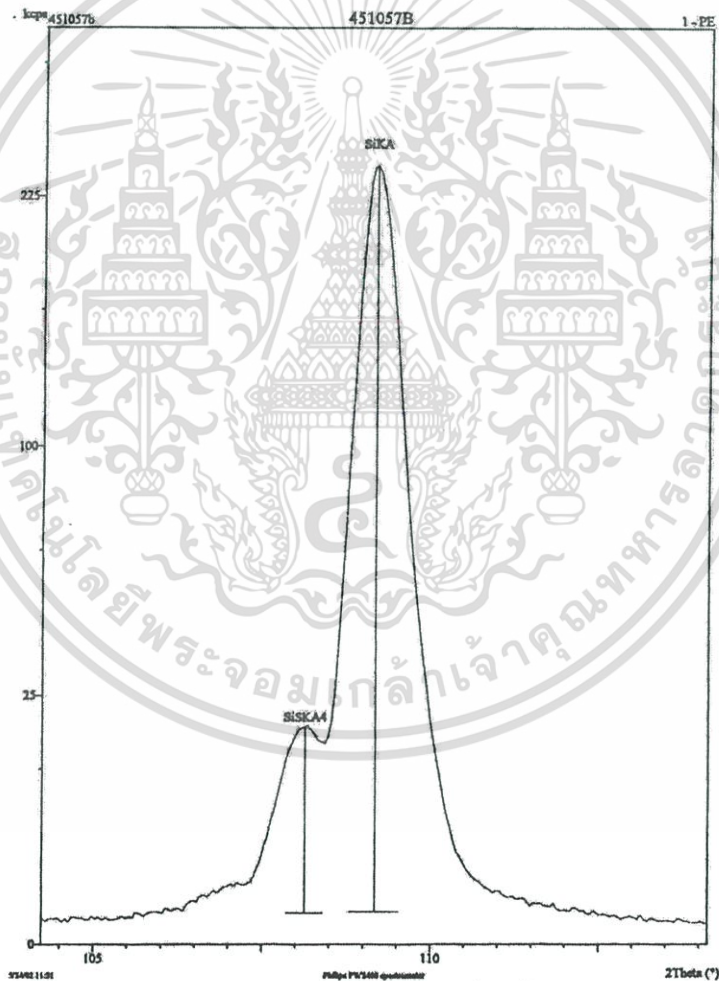
จากรูปที่ จะได้

$$I_{\text{Sample}} = 593.6226 \text{ Kcps}$$

นำค่าที่ได้มาทำการ Correction จะได้

$$\begin{aligned} I_{\text{Sample(Correction)}} &= I_{\text{Sample}}/D \\ &= 593.6226\text{Kcps}/0.8907 \\ &= 666.4675 \text{ Kcps} \end{aligned}$$

ทำการหาค่า C_{STD} และ I_{STD} จาก สเปกตรัมชนิดิกอนมาตรฐานซึ่งเป็น การนำชนิดิกอนบริสุทธิ์ มาวิเคราะห์ ซึ่งได้ผล ดังรูปที่ 5-7



รูปที่ 5-9 แสดงกราฟของการวิเคราะห์ด้วย XRF ของ Standard

ซึ่งจากรูปที่ 5-9 สามารถคำนวณค่า C_{STD} และ I_{STD} ได้ดังนี้ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรณีใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
จาก น้ำหนัก Sample = 1.4120 กรัม
ไม่ว่ากรณีใดๆ ห้ามขึ้น อีกร่างงานเพื่อให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
น้ำหนัก Sample+ H_3BO_3 = 6.0008 กรัม

หา Dimension Factor

$$\begin{aligned} D &= \text{น้ำหนัก Sample} / \text{น้ำหนัก Sample} + \text{H}_3\text{BO}_3 \\ &= 1.4120 \text{ กรัม} / 6.0008 \text{ กรัม} \\ &= 0.2353 \end{aligned}$$

จากรูปที่ จะได้

$$I_{\text{Sample}} = 243.3581 \text{ Kcps}$$

นำค่าที่ได้มาทำการ Correction จะได้

$$\begin{aligned} I_{\text{Sample(Correction)}} &= I_{\text{Sample}} / D \\ &= 243.3587 \text{ Kcps} / 0.2353 \\ &= 1034.2461 \text{ Kcps} \end{aligned}$$

เมื่อได้ค่า C_{Sample} , I_{Sample} , C_{STD} และ I_{STD} แล้วทำการหาค่า C_{Sample}

$$\text{จาก } C_{\text{Sample}} / I_{\text{Sample}} = C_{\text{STD}} / I_{\text{STD}}$$

$$\begin{aligned} C_{\text{Sample}} &= I_{\text{Sample}} * C_{\text{STD}} / I_{\text{STD}} \\ &= 666.4675 * (2.328 \text{ g/cc}) / 1034.2461 \\ &= 1.5002 \text{ g/cc} \end{aligned}$$

ความเข้มข้นของ Standard = 2.328 g/cc

ความเข้มข้นของ Sample = 1.5002 g/cc

นำมาคำนวณหาเปอร์เซ็นต์ Sample ได้ = 63.797%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

สรุปผลการทดลอง และข้อเสนอแนะ

6.1. สรุปผลการศึกษา

ในการทำการทดลองนั้นได้แบ่งเป็นขั้นตอนต่างในขั้นตอนที่ 1 เป็นการทำให้บริสุทธิ์หรือลดสิ่งเจือปนให้มากที่สุด ขั้นตอนที่ 2 เป็นการล้างและย่อยสลายด้วยกรด ส่วนในขั้นตอนที่ 3 ได้เลือกทำ 2 วิธี วิธีแรกเป็นการเผาในเตาไฟฟ้าผลที่ได้คือ ได้ ซิลิกา ในปริมาณสูงใช้เวลาสั้น แต่จะสิ้นเปลืองพลังงานไฟฟ้าสูง ส่วนวิธีที่สองเผาเคลบโดยใช้พลังงานแสงอาทิตย์เป็นการใช้พลังงานตามธรรมชาติที่มีอยู่ ในการทำปฏิกิริยาที่ได้ค่อนข้างบริสุทธิ์เพราะไม่ได้ใช้แก๊สหรือสารใดเป็นตัวให้ความร้อน แต่จะเสียเวลามากเมื่อเทียบกับปริมาณที่ได้ในแบบอื่นเนื่องจากจะกระทำได้เป็นจุด ซึ่งขึ้นอยู่กับเลนส์ที่ใช้ว่ามีขนาดใหญ่เล็กต่างกัน ส่วนในขั้นตอนที่ 4 เป็นการ รีควิซ์ซิลิกาด้วยคาร์บอน นั้นได้เลือกทำ 2 วิธี เช่นกัน วิธีแรก ใช้เตาทำความร้อนแกรไฟต์ ซึ่งเป็นการคัดแปลงเตาโซลลอสที่มีอยู่เดิม มาใช้ทำปฏิกิริยา ในการคัดแปลงนั้นมีข้อเสียเกิดขึ้นเนื่องจากตัวเตาไม่ได้ออกแบบมาเพื่อใช้อุณหภูมิสูง จึงได้มีการเปลี่ยนระบบระบายความร้อนให้รองรับได้ รวมถึงการเปลี่ยนมุมมองเพื่อการวัดให้ได้อุณหภูมิจริง ผลที่ได้เป็นระบบระบายความร้อนทันต่อการเพิ่มอุณหภูมิแต่กำลังของหม้อแปลงไม่เพียงพอต่อการทำอุณหภูมิให้ถึง 1800 องศาเซลเซียส ทำได้ เพียง 1500 องศาเซลเซียส ส่วนวิธีที่สองนั้นเป็นการศึกษาและทดลองการสร้างเตาอาร์ค โดยได้ศึกษาการอาร์ค สร้างตัวภาชนะและระบบระบายความร้อน และสร้างระบบควบคุมการอาร์คแต่ยังไม่ได้ใช้จริงเพียงแต่จำลองการอาร์คให้เกิดขึ้น เนื่องจากระยะเวลาในการทำโครงการพิเศษมีช่วงจำกัด

และจากผลการทดลองการผลิตซิลิกอนจากเคลบในขั้นตอน การรีควิซ์ซิลิกาด้วยคาร์บอนโดยวิธีการเผาในเตาทำความร้อนแกรไฟต์ จะได้ซิลิกอนปะปนอยู่ในผลผลิตเท่ากับ 63.797% โดยวิธีการเปรียบเทียบมาตรฐาน ที่ความเข้มข้นของสารมาตรฐาน = 2.328 g/cc และความเข้มข้นของสารตัวอย่าง = 1.5002 g/cc ซึ่งจำนวนเปอร์เซ็นต์ที่หายไปนั้นจะเกิดจากการที่คาร์บอนซึ่งเป็นตัวรีควิซ์ออกซิเจนยังคงเหลือ รวมถึงสารประกอบต่างๆ ด้วย ตามสมการ



นั้นไม่ได้เกิดการรีควิซ์ที่สมบูรณ์ เพราะถ้าไม่เกิดการทำปฏิกิริยา ซิลิกอนที่ปะปนอยู่ในผลผลิตควรจะมีปริมาณไม่เกิน 33.33% (จาก Si=28, O=16, C=12 จะได้เป็น $\frac{28}{56} = 33.33\%$) ทั้งนี้อาจเป็นผลมาจากอุณหภูมิในปฏิกิริยาที่ไม่สูงพอ โดยจากการทดลองสามารถทำได้ประมาณ 1500 องศาเซลเซียส แต่ในกระบวนการผลิตในอุตสาหกรรมอยู่ที่ประมาณ 1800 องศาเซลเซียส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2. ข้อเสนอแนะและแนวทางในการพัฒนา

1. ควรมีการทดลอง และพัฒนาการเผาแกลบโดยใช้พลังงานแสงอาทิตย์ อย่างมีประสิทธิภาพ
2. ในการรีดิวซ์ ซิลิกาด้วยคาร์บอนในเตาดัดด้านทานแกรไฟต์ที่มีอยู่สามารถพัฒนาให้อุณหภูมิสูงขึ้น โดย การปรับปรุงระบบระบายความร้อนให้ใช้ปริมาณน้ำน้อยลงแต่ยังสามารถระบายความร้อนให้วัสดุประกันคงสภาพไม่เสียหาย
3. ทำการทดลองการรีดิวซ์ซิลิกาด้วยคาร์บอน โดยเปลี่ยนจากเตาทำความร้อนแกรไฟต์ไปเป็นเตาที่ใช้การอาร์คแทน

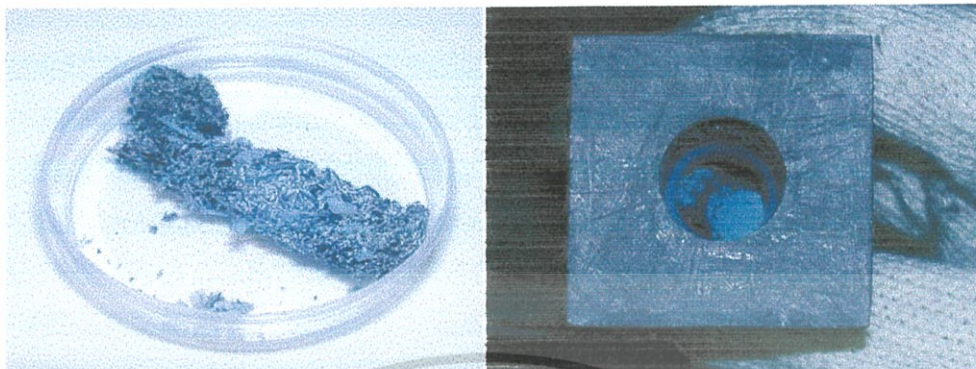


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการวิเคราะห์ผลด้วยเครื่อง X-ray Fluorescence



รูปที่ S-1 แสดงลักษณะของสารตัวอย่าง

1. ทำการเตรียมสารตัวอย่างที่ได้จากการเผาไหม้ให้ละเอียด แล้วนำไปชั่งให้ได้น้ำหนัก 0.5 กรัม

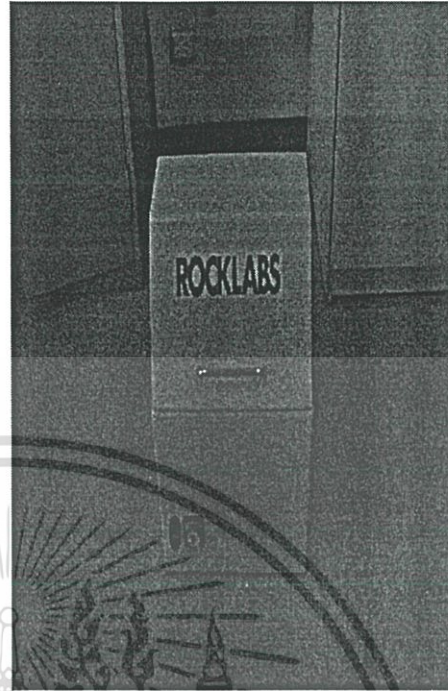


รูปที่ S-2 แสดงการชั่งน้ำหนักสารตัวอย่าง

2. นำสารตัวอย่างที่ได้ไปผสมกับ Boric acid น้ำหนัก 4.5 กรัม โดยนำไปเข้าเครื่องผสมสาร ดังรูป

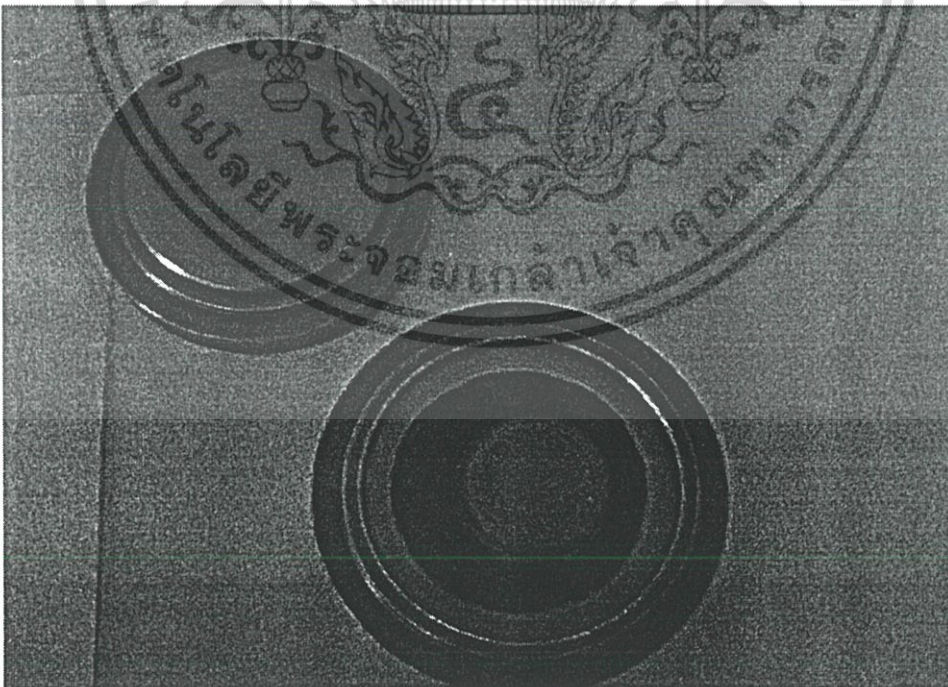
S-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ S-3 แสดงการนำสารมาผสมในเครื่องผสมสาร

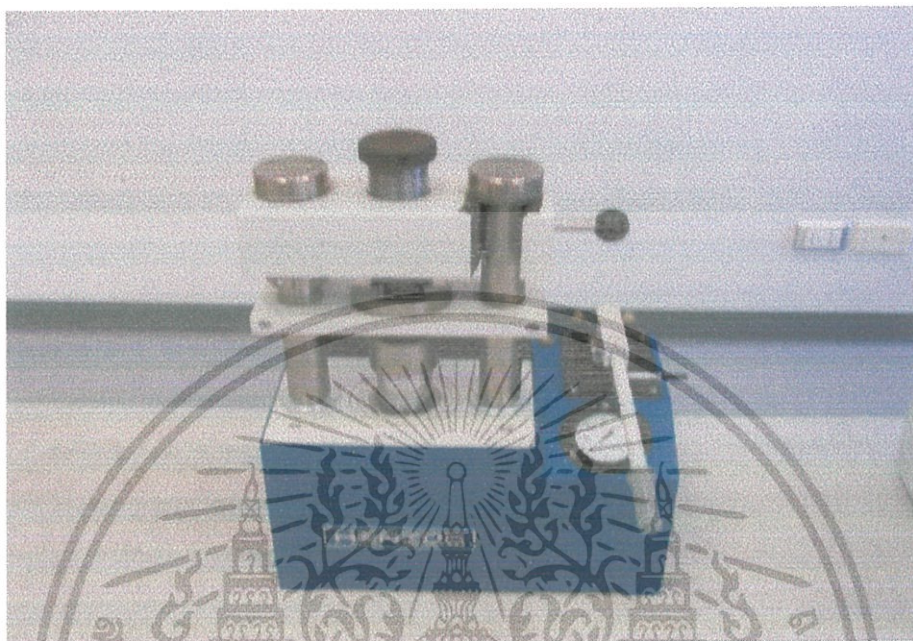
3. นำสารตัวอย่างที่ได้ออกจากภาชนะที่ใส่สารตัวอย่าง โดยนำไปใส่ในถ้วยใส่สารลักษณะดังรูป S-4 เพื่อนำไปทำการอัดต่อไป



รูปที่ S-4 แสดงลักษณะของสารผสมระหว่างสารตัวอย่างกับ Boric Acid

เอกสารนี้เป็นเอกสารที่ส่งงานวิชาสำหรับการเรียนเพื่อการศึกษาเท่านั้น เมื่อนูญาติเห็นว่าไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. นำสารตัวอย่างที่ใส่ในถ้วยใส่สารแล้ว ไปอัดด้วยเครื่องอัดสาร ดังรูป S-5 และจะได้สารที่พร้อมวิเคราะห์ ดังรูป S-6



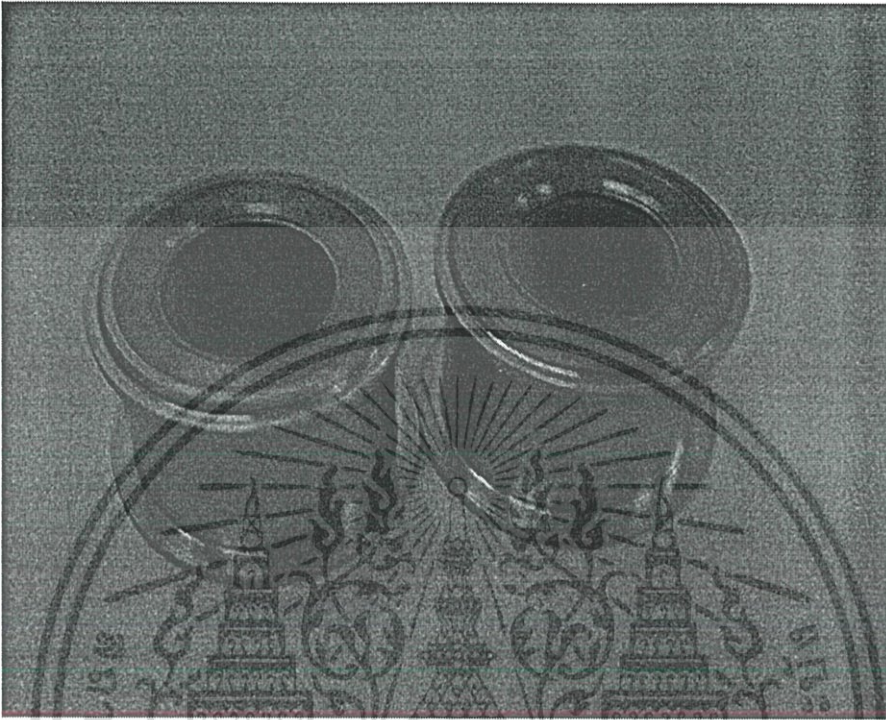
รูปที่ S-5 แสดงเครื่องอัดสาร



รูปที่ S-6 แสดงสารที่อัดเสร็จพร้อมที่จะวิเคราะห์

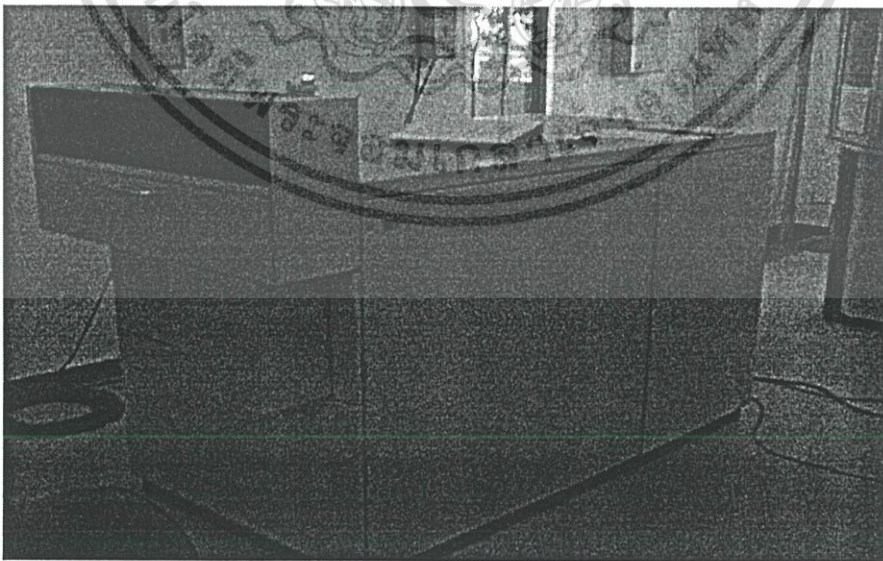
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. นำสารตัวอย่างที่ได้ไปใส่ในภาชนะที่เตรียมไว้ ดังรูป S-7



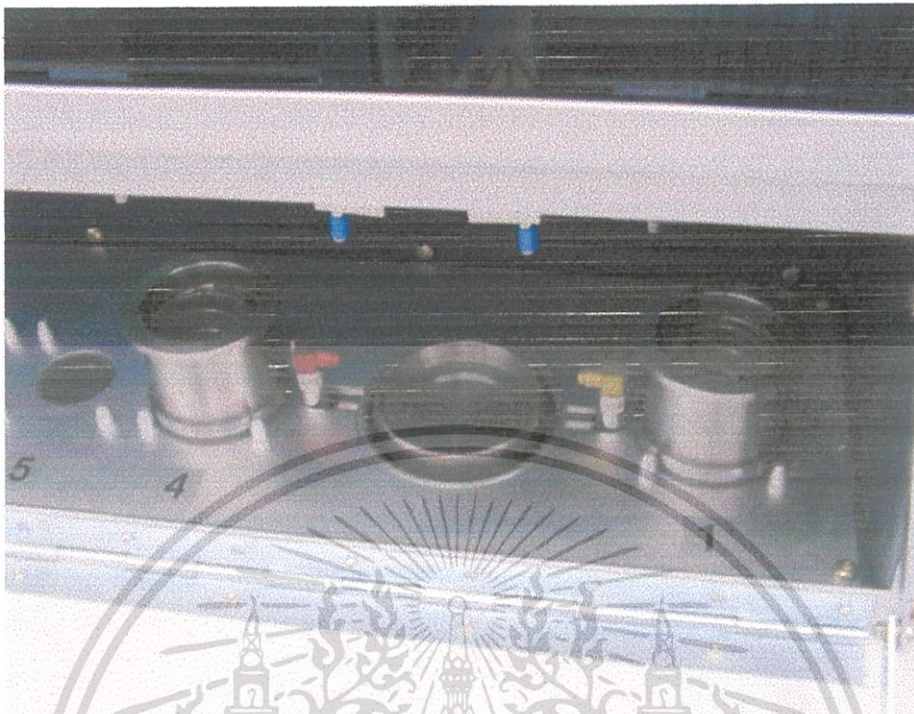
รูปที่ S-7 แสดงรูปสารใส่ในภาชนะรองรับก่อนนำเข้าเครื่อง

6. นำสารตัวอย่างไปใส่ในเครื่องเอกซเรย์ฟลูออเรสเซน เพื่อทำการวิเคราะห์ ดังรูป



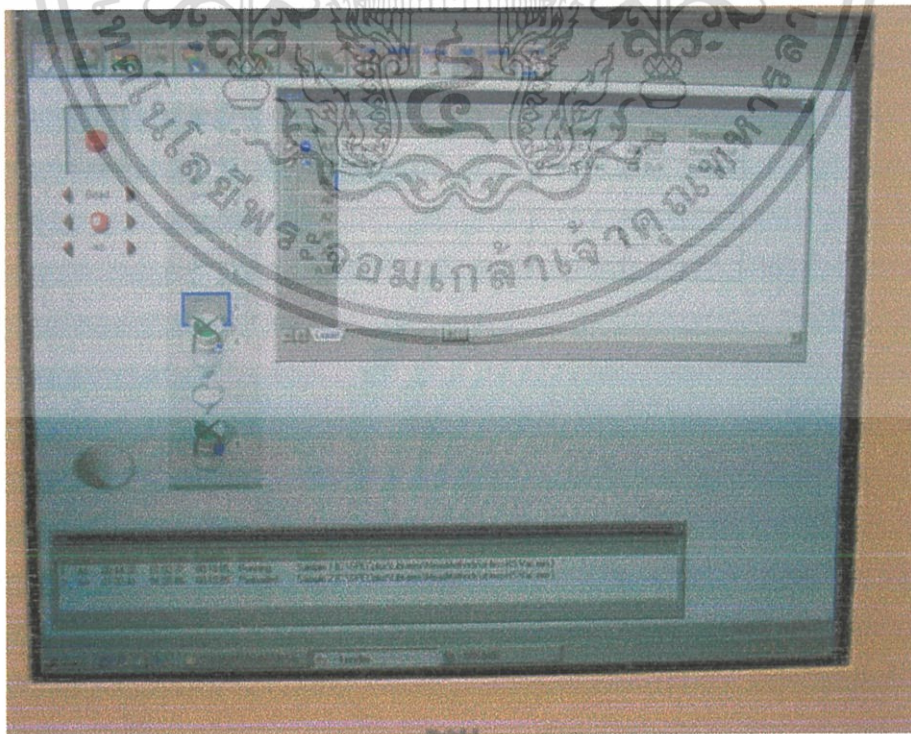
รูปที่ S-8 แสดงรูปเครื่องเอกซเรย์ฟลูออเรสเซน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

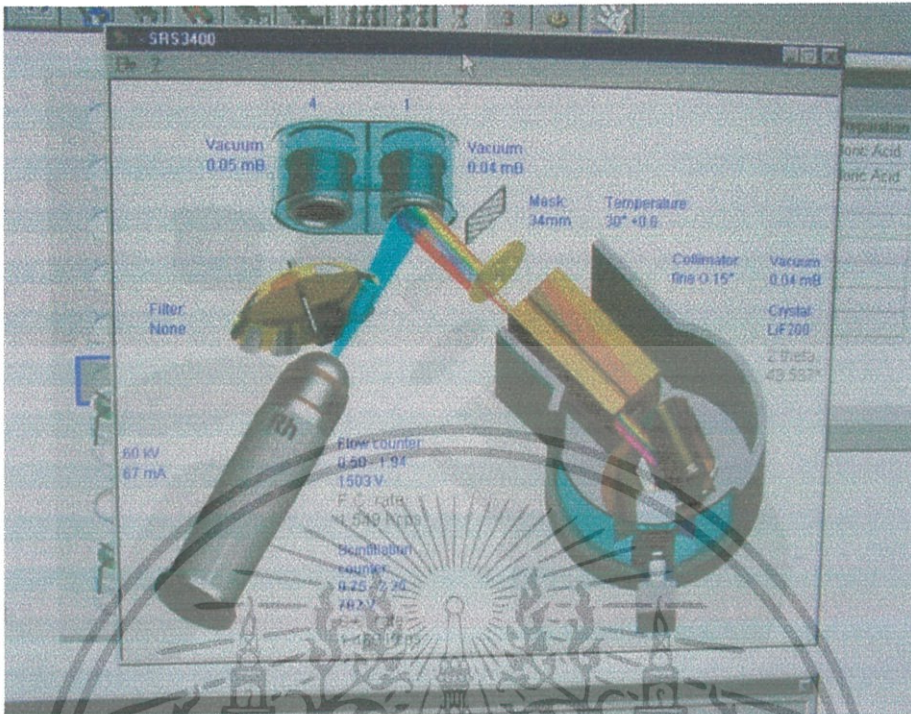


รูปที่ S-9 แสดงบริเวณที่ใส่สารในเครื่องเอกซเรย์ฟลูออเรสเซน

7. เปิดโปรแกรมควบคุมเพื่อป้องกันค่าให้แก่เครื่องเอกซเรย์ฟลูออเรสเซน ดังรูป S-10 และ S-11




เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นที่พิมพ์เห็นแต่เปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ S-11 แสดง โปรแกรมจำลองการทำงานของเครื่องเอกซเรย์ที่ลู่ออร์เรชัน

8. นำค่าที่ได้จากการบันทึกของเครื่องมาทำการคำนวณและปรับค่าให้ถูกต้องมากขึ้น โดยใช้โปรแกรม Evaluate ดังรูป S-12

BRUKER ADVANCED X-RAY SOLUTIONS



SPECTRA^{plus}

Release 2000

EVAL

Version 1.5 rev.36

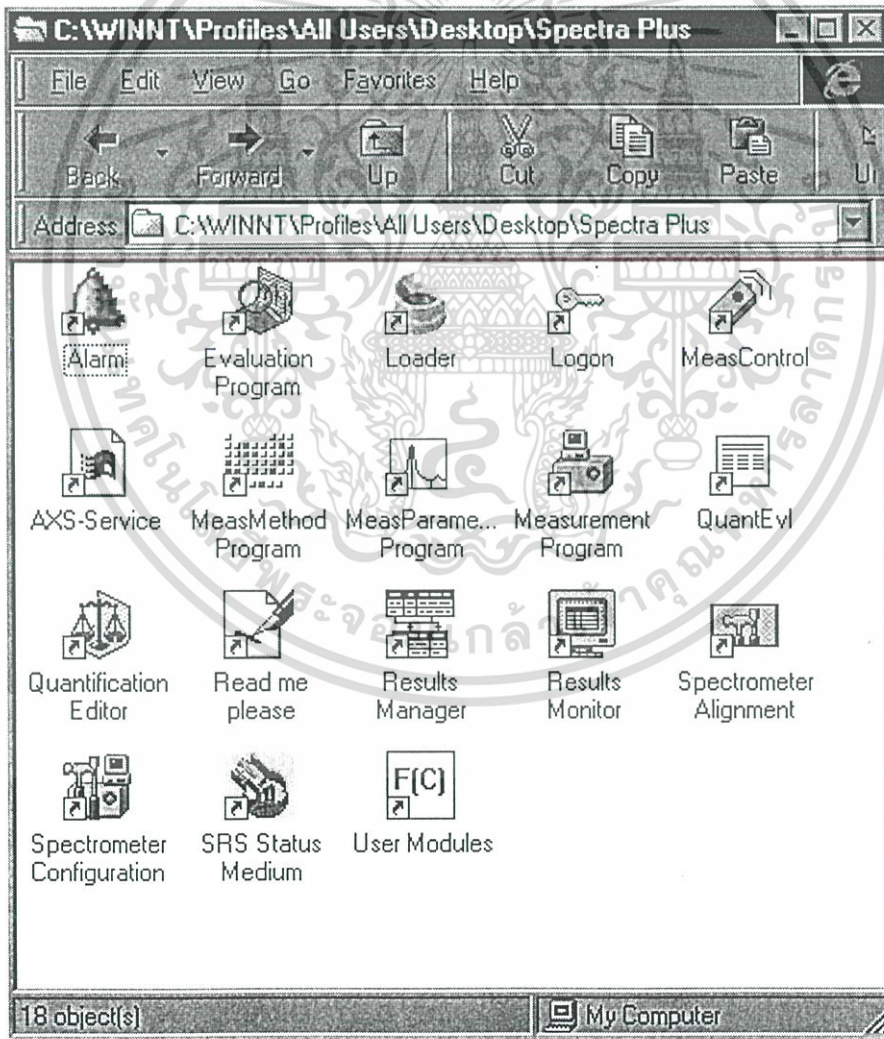
This program is protected by international copyright laws as described in the About Box.
SPECTRA^{plus} is a registered trademark of Bruker AXS. © 2000 Bruker AXS.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการเรียนการสอนเพื่อจุดประสงค์เฉพาะเท่านั้น ไม่สามารถนำข้อมูลไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีเปิด-ปิดเครื่อง X-ray Fluorescence ยี่ห้อ Bruker-Axs รุ่น SRS 3400

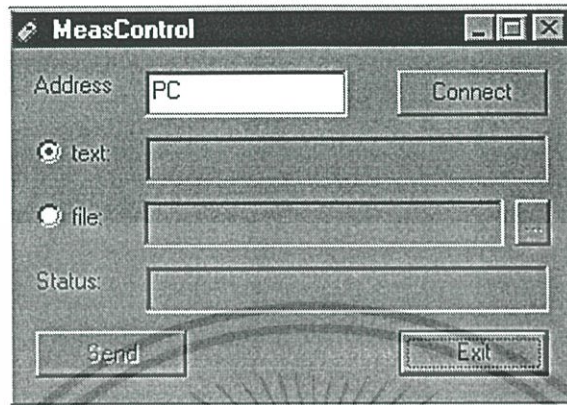
วิธีเปิดเครื่อง

1. เปิด Gas นาน 30 นาที(ถ้าไม่มีการใช้นานเกิน 2 วัน ให้เปิดทิ้งไว้ 2-3 ชั่วโมง)
2. เปิด Breaker Cooling แล้วเปิด Cooling
3. เปิด Breaker JUN-PUMP
4. เปิด Breaker (Switch XRF)
5. เปิดเครื่อง XRF
 - เปิดกุญแจ บิดไปที่ I
 - กดปุ่ม Stand by ค้างไว้จนไฟสีเขียวติด
 - รอจนไฟ BUSY ดับ กดปุ่มสีเขียวเปิด ON
6. เปิดเครื่อง Computer ไปที่โปรแกรม Spectra ดังรูปที่ S-13



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 7 เลือก Icon Measure Control แล้ว Click Connect ดังรูป (Check Flow ≈ 5.2 ,Conduct ≤ 2)



รูปที่ S-14 แสดง โปรแกรม Measure Control ซึ่งใช้ในการติดต่อกับเครื่อง

ทำการพิมพ์

- RC1 ↵
 - IN ↵ (รอ 30 วินาที)
 - IN9 ↵ (รอ 90 วินาที)
 - MD4 ↵ Check vacuum pump ทำงาน
 - AV ↵ วัดระดับ Vacuum Av=2.762
 - AV5 ↵ ให้ได้ AV ต่ำกว่า 600
 - RC0 ↵
 - ออกจากโปรแกรม
8. เปิด X-ray กดปุ่มฮีเลียม ON จะเห็นไฟสีเขียว ปิดประตูเครื่อง
 9. เข้าโปรแกรม Loader
 - กด Clear New Sample
 - ใส่น้ำ Sample
 - ใส่น้ำเชื้อสาร
 - ใช้ Method -> St-less Hs Vac
 - Type -> Bulk
 - Preparation -> Boric acid
 - Send -> All Sample
 - ปุ่ม SRS สีแดงกระพริบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีปิดเครื่อง

1. เปิด โปรแกรม Icon Measure Control แล้ว Click Connect และทำการพิมพ์

RC1 ↵

GC5 ↵

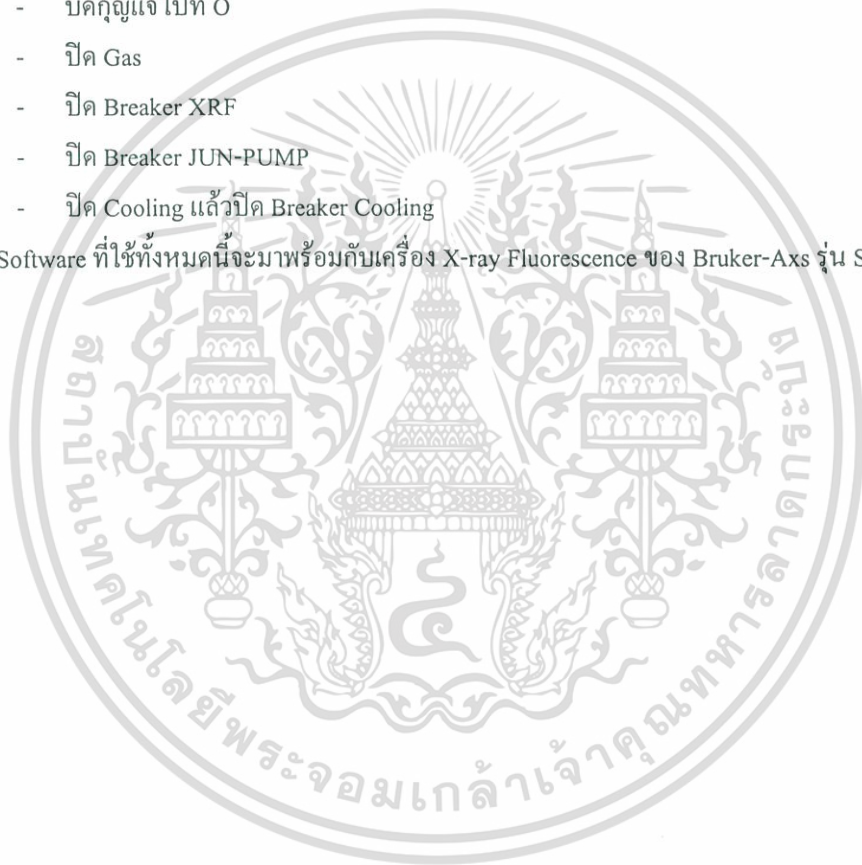
GV 20 ↵

IN ↵ (รอ 5 นาที)

RC0 ↵ (Standby 30 นาที)

- กดปุ่มสี่เหลี่ยม OFF
- บิดกุญแจไปที่ O
- ปิด Gas
- ปิด Breaker XRF
- ปิด Breaker JUN-PUMP
- ปิด Cooling แล้วปิด Breaker Cooling

(* หมายเหตุ : Software ที่ใช้ทั้งหมดนี้จะมาพร้อมกับเครื่อง X-ray Fluorescence ของ Bruker-Axs รุ่น SRS 3400)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        {
            num2=5;

            Loop();

        }

        if(num/1000==0)
        {
            num2=1;

            Loop();

        }

        }else{printf("-CCC%d-Distance, +",num2);}

        printf("%d.%03d ,mm",num/1000,num%1000);

        delay(timeread);

    }

}

}

}

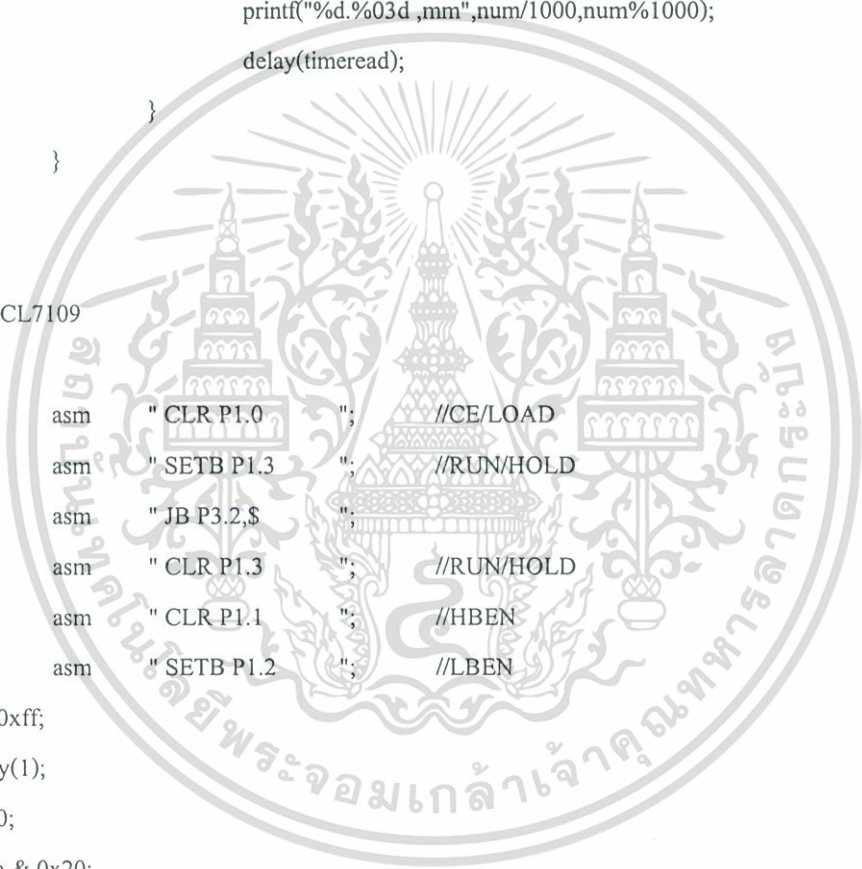
read() //form ICL7109
{
    asm " CLR P1.0 "; //CE/LOAD
    asm " SETB P1.3 "; //RUN/HOLD
    asm " JB P3.2,$ ";
    asm " CLR P1.3 "; //RUN/HOLD
    asm " CLR P1.1 "; //HBEN
    asm " SETB P1.2 "; //LBEN

    P0=0xff;
    delay(1);
    a=P0;
    c = a & 0x20;
    c>>=4;
    a &= 0x0f;
    num =a;
    num<<=8;

    asm " SETB P1.1 "; //HBEN
    asm " CLR P1.2 "; //LBEN

    P0=0xff;
    delay(1);

```



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

b=P0;
num|=b;
asm " SETB P1.0 "; //CE/LOAD
asm " SETB P1.2 "; //LBEN
}
PulseCW()
{
asm " SETB P2.2 ";
delay(1);
asm " CLR P2.2 "; //plus bollow
delay(1);
}
PulseCCW()
{
asm " SETB P2.3 ";
delay(1);
asm " CLR P2.3 "; //plus bollow
delay(1);
}
Loop()
{char l;
switch(c)
{
case(0x00):for(l=0;l<num2;l++)PulseCW(); printf("-CW%d-Distance, -",num2);break; //plus bollow
case(0x01):for(l=0;l<num2;l++)PulseCW(); printf("-CW%d-Distance, -",num2);break; //plus bollow
case(0x02):for(l=0;l<num2;l++)PulseCCW();printf("-CCW%d-Distance, +",num2);break; //plus bollow
case(0x03):for(l=0;l<num2;l++)PulseCCW();printf("-CCW%d-Distance, +",num2);break; //plus bollow
}
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
getnum()
{
    char s[6]; /* five characters plus terminator */
    char c,i;
    for (i = 0; (c =getch()) != '\n'; i++)
        { s[i] = c;}
    s[i] = '\0';
    if (i==0)
        return (-1);
    else
        return (_atoi(s));
}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดหัวข้อระยะทาง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

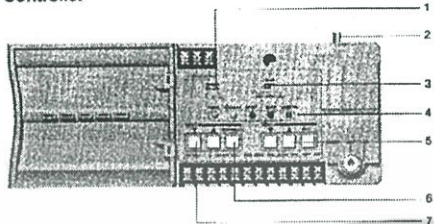
LK CCD Laser Displacement Sensors

- Photoelectric Sensors
- Area Sensors
- Proximity Sensors
- Pressure Sensors
- PLCs
- Counters/Timers
- Bar Code Readers
- Vision Systems
- Static Elimination
- High Precision Sensors
- Displacement Sensors
- Through-hole Measuring
- Analog Sensor Controllers
- Video Microscopes

- LK
- LK-1800
- LK-70
- LK
- LK
- LK-500
- LK-200
- LK-500
- LK-300

Part Names and Functions

Controller



Sensor head



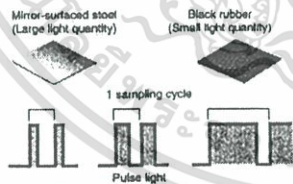
- 1 DIP switches**
Set alarm-hold function, key-lock function, and averaging function.
- 2 Sensor head connector**
- 3 Sensitivity setting switch**
Changes the received light sensitivity according to the reflectance of the target.
- 4 Indicators**
TIMING: Lights during synchronous (timing) input.
STABILITY: Lights yellow or green when a target is within the measuring range. Lights red when a target is out of the measuring range, or when the light quantity is insufficient or excessive.
BRIGHT: Lights when the light quantity is excessive.
DARK: Lights when the light quantity is insufficient.
LASER ON: Lights during laser emission.
- 5 SPAN adjustment key**
Finely adjusts the inclination of the analog output.
- 6 AUTO ZERO/RESET key**
Resets the analog output to 0 V (12 mA) at any point. Cancels AUTO ZERO function.
- 7 SHIFT adjustment key**
Finely adjusts the 0-point position of the analog output.
- 8 Operation Indicator**
Lights yellow or green when a target is within the measuring range. Blinks yellow when a target is out of the measuring range, or when the light quantity is insufficient or excessive.

Functions

LFTC circuit

The LK Series includes an LFTC (Laser Flash Time Control) circuit* that can automatically control the laser emission time based on the target surface condition. This function enables stable measurement of glossy metal targets, low-reflective black rubber targets and targets of various colors.

*Patent pending



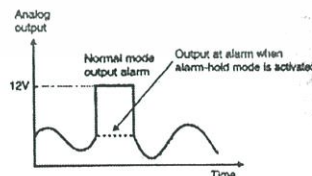
Response speed selection function

This function switches the measurement averaging time between 0.5 ms and 4 ms.* When the LK Series measures a target with a wide range of reflectivity or with a large color difference, this function enables the LK Series to ignore sporadic changes in measurement data to ensure stable measurement. This function enables the LK Series to be used for various targets.

* With the LK-081, LK-501 and LK-503, the measurement averaging time can be switched between 1 ms and 8 ms.

ANALOG OUTPUT HOLD function in alarm condition

When the alarm output is activated due to a large vibration of the target for an instant during measurement, the LK Series holds the analog output (measured value) immediately before the alarm output is activated. When the alarm output is reset, the LK Series continues measurement.



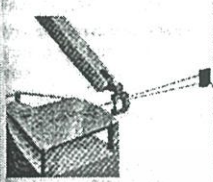
AUTO GAIN function

With a glossy target, the received light quantity is large. With a low-reflective target, the received light quantity is small. The AUTO GAIN function automatically adjusts the amplification factor of the light-receiving signal according to the received light quantity. This function enables stable measurement regardless of the light-receiving characteristics of the target.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CCD Laser Displacement Sensors LK

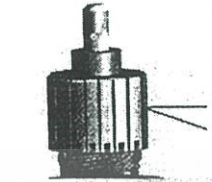
Applications



Measurement at a safe distance from a moving object



Measurement of tire-tread shape



Measurement of groove depth of motor commutator



Checking swell of aluminum cap

Specifications

Type		High-precision	Standard	Long-distance ⁴
Model	Sensor head	LK-031	LK-081	LK-501/LK-503
	Controller	LK-2001	LK-2101	LK-2501/LK-2503
Measurement mode		—	—	High-precision mode Long-range mode
Reference distance		30 mm 1.18"	80 mm 3.15"	350 mm 13.78" 500 mm 19.69"
Measuring range		±5 mm 0.20"	±15 mm 0.59"	±100 mm 3.94" ±250 mm 9.84"
Light source		Visible red semiconductor laser		
Maximum output		0.85 mW	0.95 mW	LK-501: 15 mW, LK-503: 0.95 mW
Pulse duration	FDA	3 to 482 μs	—	3 to 994 μs
Wavelength	IEC	670 nm		690 nm
Class	FDA	Class II	Class II	Class IIIb (LK-501), Class II (LK-503)
	IEC	Class 2	Class 2	Class 3B (LK-501), Class 2 (LK-503)
Spot diameter		Approx. 30 μm 1.17 Mil (at reference distance)	Approx. 70 μm 2.73 Mil (at reference distance)	Approx. 0.7 mm 0.03" Approx. 0.3 mm 0.01"
Resolution		1 μm 0.04 Mil	3 μm 0.12 Mil	10 μm 0.39 Mil 50 μm 1.95 Mil
Linearity		±0.1% of F.S. ²		
Sampling cycle		512 μs	—	1024 μs
Analog output	Voltage output	±5 V (1 mmV) ³		±10 V (10 μmV) ±5 V (50 μmV)
	Impedance	100 Ω		
	Current output	4 to 20 mA (Applicable load: 350 Ω max.)		
Alarm output		NPN: 100 mA max. (40 V max.) (N.C.), Residual voltage: 1 V max.		
Other functions		AUTO ZERO, Response selection, Shift/Span adjustment, Holding output in alarm condition		
Power supply		24 VDC ±10%		
Current consumption		400 mA max.		
Temperature fluctuation	Sensor head	0.01% of F.S./°C		0.02% of F.S./°C
	Controller	0.01% of F.S./°C		
Enclosure rating		IP-67		
Ambient light		Incandescent or fluorescent lamp: 10,000 lux max.		
Ambient temperature		0 to +50°C (32 to 122°F), No freezing		
Relative humidity		35 to 85%, No condensation		
Housing	Sensor head	Aluminum die-cast		
	Controller	Polycarbonate		
Weight (including cable)	Sensor head	Approx. 260 g	Approx. 385 g	Approx. 700 g
	Controller	Approx. 515 g		

- Resolution was obtained using KEYENCE's analog sensor controller (RD-50) with the number of averaging measurements set to 64.
Note: The ripple of the analog output may be 1 mV or more due to common mode noise when observed with an oscilloscope or a high-speed A/D conversion board.
- Linearity was obtained using KEYENCE's standard target (Zirconia block gauge: LK-031/LK-081, White ceramic block gauge: LK-501/LK-503).
- When measurement is impossible, 12 V (31.2 mA) is output.
- The LK-501 and LK-503 can both be used in High-precision mode or Long-range mode.

Photoelectric Sensors
Area Sensors
Proximity Sensors
Pressure Sensors
PLCs
Counters/Timers
Bar Code Readers
Vision Systems
Strobe Elimination
High Precision Sensors
Displacement Sensors
Through-Measuring
Adapt Sensor Controllers
Video Microscopes

LK
LK-1000
LK-70
LJ
LJ
EL-1
FK-589
LK-201
RS-500
RS-100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CCD Laser Displacement Sensors

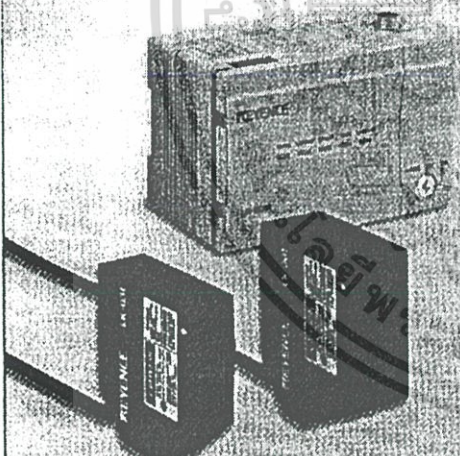
LK Series

Features

- Linearity of $\pm 0.1\%$ of F.S. (All models)
- Resolution of $1 \mu\text{m}$ 0.04 Mil (LK-031)
- $30 \mu\text{m}$ 1.2 Mil diameter beam spot (LK-031)
- Ultra long measuring distance up to 750 mm 29.53" (LK-501/503)
- Measurement unaffected by color, surface texture or stray light

Measuring Range

- High-precision $- 30 \pm 5 \text{ mm}$ (1.18" ± 0.20 ")
- Standard $- 80 \pm 15 \text{ mm}$ (3.15" ± 0.59 ")
- Long-distance $- 350 \pm 100 \text{ mm}$ (13.78" ± 3.94 ")
- $- 500 \pm 250 \text{ mm}$ (19.69" ± 9.84 ")



For More Info & Data
<http://world.keyence.com/askg>

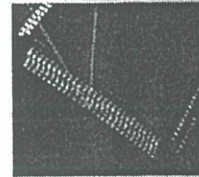
Description

Highly accurate measurement

Utilizing a newly developed CCD as the light-receiving element and a 32-bit ultra-high speed RISC processor for signal processing, the LK Series provides highly accurate measurement regardless of target surface properties. The LK-031 delivers a resolution of $1 \mu\text{m}$ 0.04 Mil and linearity of $\pm 0.1\%$ of F.S.

Visible laser beam spot of $30 \mu\text{m}$ diameter

KEYENCE's unique optical system minimizes lens aberration to give the LK-031 a minimum spot diameter of $30 \mu\text{m}$ 1.2 Mil. This enables the surface contour of a target to be accurately measured.



Unbeatable maximum range of 750 mm 29.53"

In long range mode, the measuring range of $500 \text{ mm} \pm 250 \text{ mm}$ 19.69" ± 9.84 " provides the capability for almost any application.



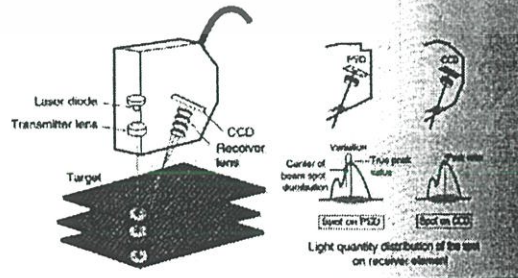
Stable measurement of various target surfaces

The patent-pending LFTC circuit enables measurement of multicolored or patterned targets. Low reflective targets, such as black rubber, can be measured without additional adjustment.

Sensor head is rated IP-67

Measurement principle

The CCD laser displacement sensor uses a triangulation measurement system. Conventional laser displacement sensors employ a PSD (Position Sensitive Detector) as the light-receiving element. However, the LK Series uses a CCD as the light-receiving element. The light reflected by a target passes through the receiver lens that focuses the light on the PSD or CCD. PSD-type sensors use the light quantity distribution of the entire beam spot on the PSD to determine the beam spot center and identifies this as the target position. However, the distribution of light quantity is affected by the surface condition of the target, causing variations in measured values. The CCD detects the pixel at the peak value of the light quantity distribution of the beam spot and identifies this as the target position. Therefore, the CCD enables stable, highly accurate displacement measurement, regardless of the light quantity distribution of the beam spot.

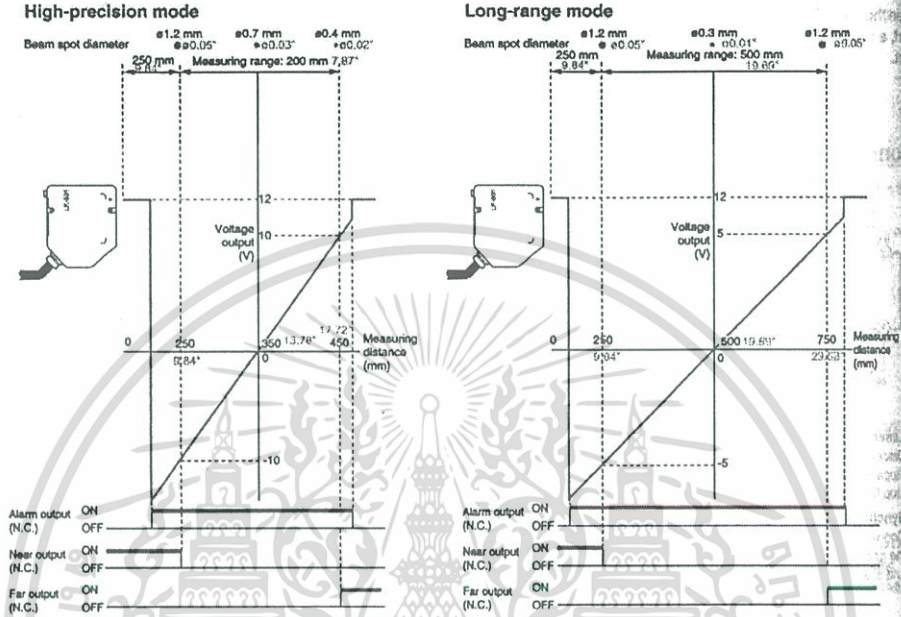


เอกสารนี้เป็นเอกสารที่เผยแพร่โดยทางบริษัทเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้หรือเผยแพร่ในการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LK CCD Laser Displacement Sensors

- Photoelectric Sensors
- Area Sensors
- Proximity Sensors
- Pressure Sensors
- PLCs
- Counters/Timers
- Bar Code Readers
- Vision Systems
- Static Elimination
- High Precision Sensors
- Displacement Sensors
- Thinbeam Measuring
- Analog Sensor Controllers
- Video Microscopes

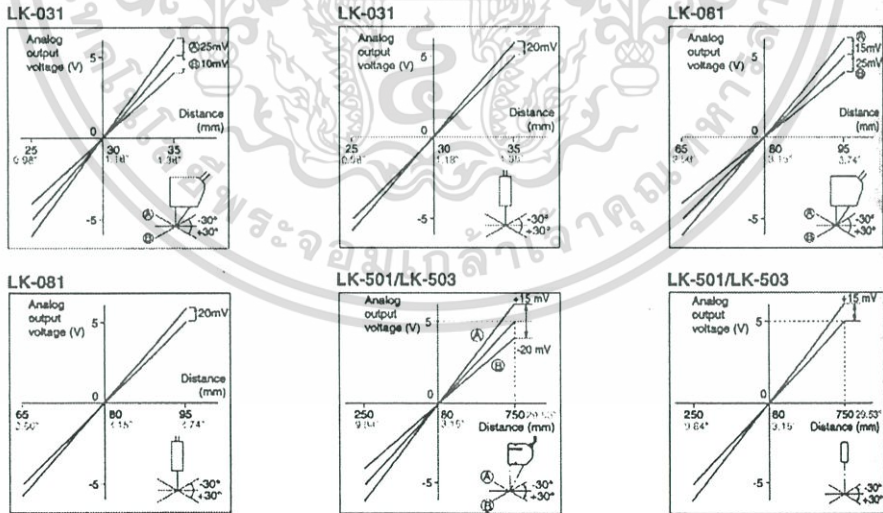
LK-501/LK-2501•LK-503/LK-2503



Characteristics

Angle characteristics

Changes in the span of the analog output when a white ceramic target is tilted by $\pm 30^\circ$ (Typical)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

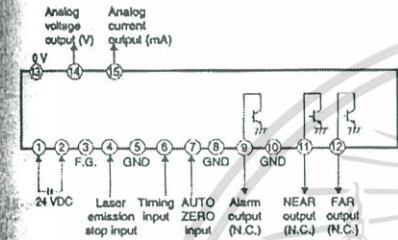
FAR/NEAR output function

When the sensor-to-target distance is too long or too short, a FAR or NEAR signal is output to external equipment.

AUTO ZERO key

Pressing the AUTO ZERO key resets any output value to 0 V. Using a standard target, you can complete the zero adjustment with a push of this key. The AUTO ZERO function can also be activated by short-circuiting the external input terminal.

Connections



Laser emission stop input

Disconnecting this terminal from the GND terminal (5, 8, 10) stops laser emission. Use this terminal in an emergency to stop laser emission.

Synchronous (timing) input

Connecting this terminal to the GND terminal (5, 8, 10) retains the analog output value just prior to the synchronous input, and stops laser emission.

7 AUTO ZERO Input

Connecting this terminal to the GND terminal (5, 8, 10) resets the analog output to 0 V (12 mA). The input is a one-shot input.

9 Alarm output (N.C.)

The output contact opens when measurement is impossible due to an insufficient or excessive light quantity, or due to the target being out of the measuring range.

11 NEAR alarm output (N.C.)

The output contact opens when a target is positioned closer than the measuring range.

12 FAR alarm output (N.C.)

The output contact opens when a target is positioned further than the measuring range.

14 Analog voltage output

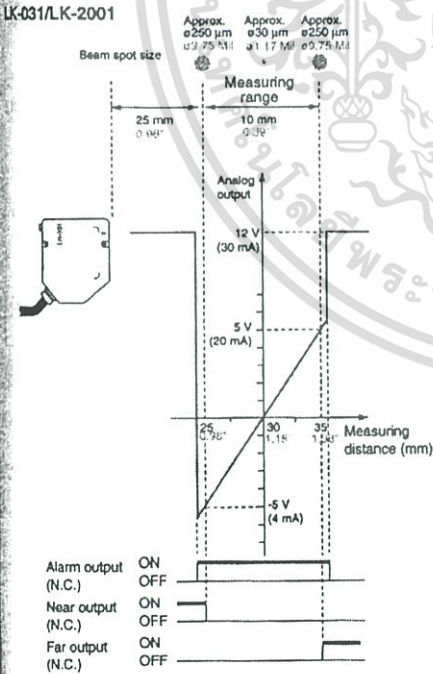
A voltage of ± 5 V relative to the full measuring range is output. $+12$ V is output when measuring is impossible.

15 Analog current output

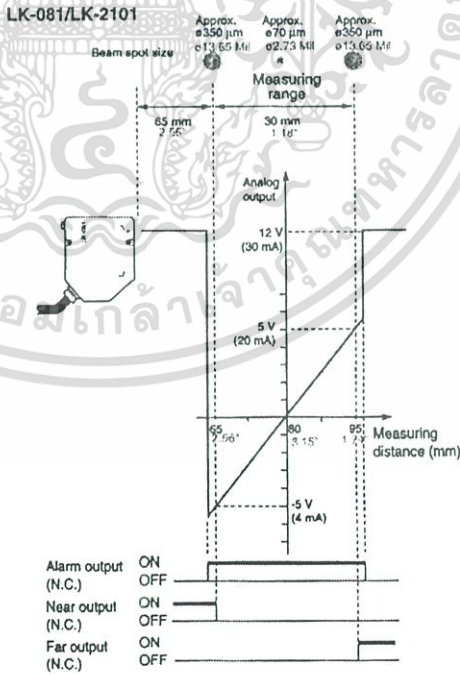
A current of 4 to 20 mA relative to the full measuring range is output. 31.2 mA is output when measuring is impossible.

Analog Output

LK-031/LK-2001



LK-081/LK-2101



- Photoelectric Sensors
- Area Sensors
- Proximity Sensors
- Pressure Sensors
- PLCs
- Counters Timers
- Barcode Readers
- Vision Systems
- Static Elimination
- High Precision Sensors
- Displacement Sensors
- Tribeam Measuring
- Analog Sensor Converters
- Video Microscopes

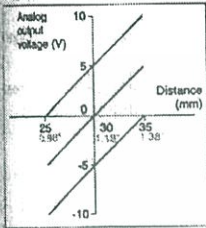
- LK
- LA-1000
- LA-75
- LC
- LS
- LS-A
- LS-500
- LS-200
- LS-500
- LS-300

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

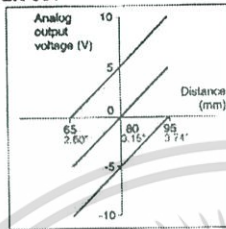
Zero-adjustment range

Within the whole measuring range

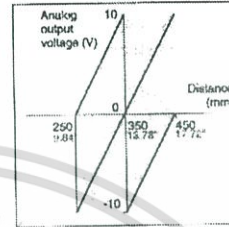
LK-031



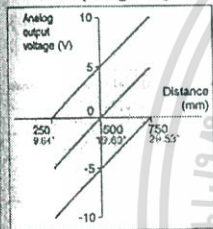
LK-081



LK-501/503(High-precision mode)

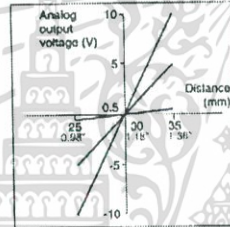


LK-501/503(Long-range mode)

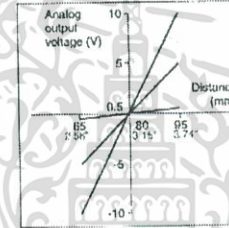


Span-adjustment range

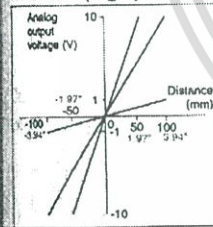
LK-031



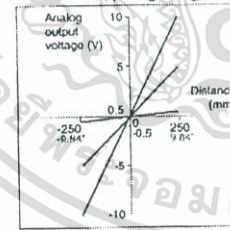
LK-081



LK-501/503(High-precision mode)



LK-501/503(Long-range mode)



- Photoelectric Sensors
- Area Sensors
- Position Sensors
- Pressure Sensors
- PLCs
- Counters/Timers
- Bar Code Readers
- Vision Systems
- Image Acquisition
- High Precision Sensors
- Displacement Sensors**
- Thermal Imaging
- Machine Vision
- Robotics

- LK**
- LK-031
- LK-081
- LK-501
- LK-503
- LK-501/503
- LK-501/503
- LK-501/503
- LK-501/503
- LK-501/503
- LK-501/503
- LK-501/503

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LK CCD Laser Displacement Sensors

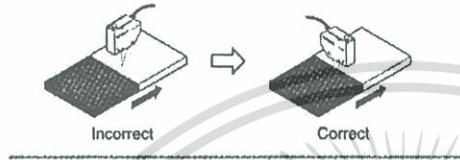
- Photoelectric Sensors
- Area Sensors
- Proximity Sensors
- Pressure Sensors
- PLCs
- Counters/Timers
- Bar Code Readers
- Vision Systems
- Static Elimination
- High Precision Sensors
- Displacement Sensors
- Through Beam Mesasuring
- Analog Sensor Controllers
- Linear Microscopes

- LK
- LD-5000
- LD-1
- LD-2
- LD-3
- LD-4
- LD-5000
- LD-2000
- LD-500
- LD-5000

Hints on Correct Use

Sensor head orientation

When a target consists of different colored portions or different materials separated by a border, measurement error may result depending on the orientation of the sensor head. To minimize measurement deviation, install the sensor head parallel to the border line, as shown below.



Noise interference

(The sensor head is case-grounded.)

Isolate the sensor power cable and connecting cable(s) from high-tension lines or power lines, otherwise the sensor may malfunction or the laser diode may deteriorate due to noise interference.

- If noise is present at the surface where the sensor head is mounted, install insulation between the mounting surface and the sensor head.
- Earth-ground the frame grounding terminal.

Do not connect the sensor head while the controller is turned on. The sensor head may be damaged.

Compatibility

The LK Series controller and sensor head have been factory-calibrated in pairs. Be sure to use a sensor head and controller having the same serial number, otherwise the values given in the specifications cannot be attained.

Interference area

Mounting position	Model	Model	Model
	LK-031	0 mm	280 mm 11.02"
	LK-081	0 mm	280 mm 11.02"
	LK-501	55 mm 2.17"	280 mm 11.02"
	LK-503	55 mm 2.17"	280 mm 11.02"

* With the LK-081, a target must be in the measuring range.

Cable extension

Keep the sensor head cable as short as possible to prevent noise interference. (Less than 35 m 114.8') Do not connect the sensor head while the controller is turned on or the sensor head may be damaged.

Warning

The LK Series conforms to FDA and IEC standards as follows:

Model	LK-031	LK-081	LK-501	LK-503
Class	Class II	Class II	Class IIb	Class II
	Class 2	Class 2	Class 3B	Class 2

LK-501

FDA Class IIb



IEC Class 3B



LK-031/081

FDA Class II



IEC Class 2



LK-503

FDA Class II

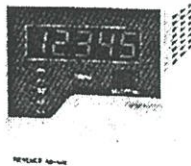


IEC Class 2



Option

RD Series Analog Sensor Controller



The RD Series processes analog input signals from sensors. It can easily perform various arithmetic operations such as tolerance limit differentiation and peak-to-peak hold. For details on the RD Series, see the RD Series descriptions.

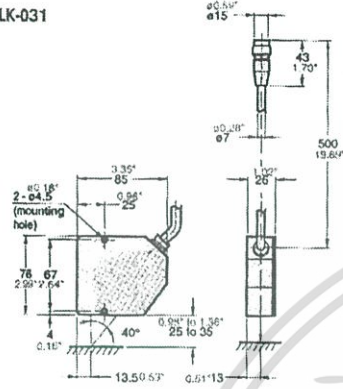
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dimensions

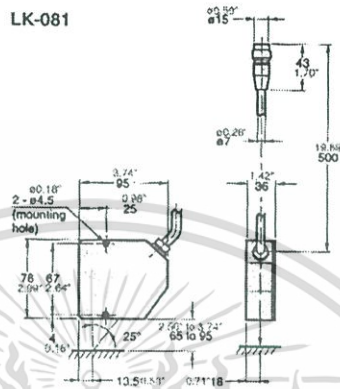
Sensor head

Unit: mm Inch

LK-031

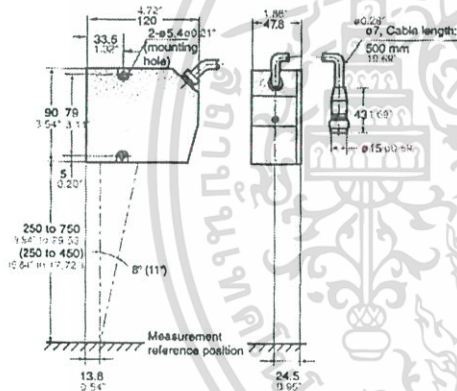


LK-081



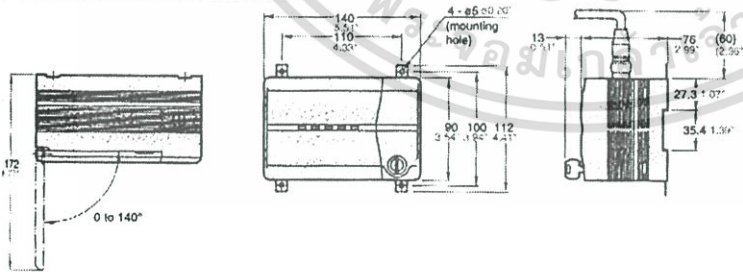
LK-501/LK-503

*Data in () applies to at high-precision mode.



Controller

LK-2001/LK-2101/LK-2501/LK-2503



Extension cable (optional)

Cable length (m)	Model
2 6.6'	LK-C2
5 16.4'	LK-C5
10 32.8'	LK-C10

- Photoelectric Sensor
- Area Sensor
- Proximity Sensor
- Pressure Sensor
- PLC
- Counters/Timer
- Bar Code Reader
- Vision System
- Staff Eliminator
- High Precision Sensor
- Displacement Sensors
- Thickness Measuring
- Analog Sensor Controller
- Video Microscopes

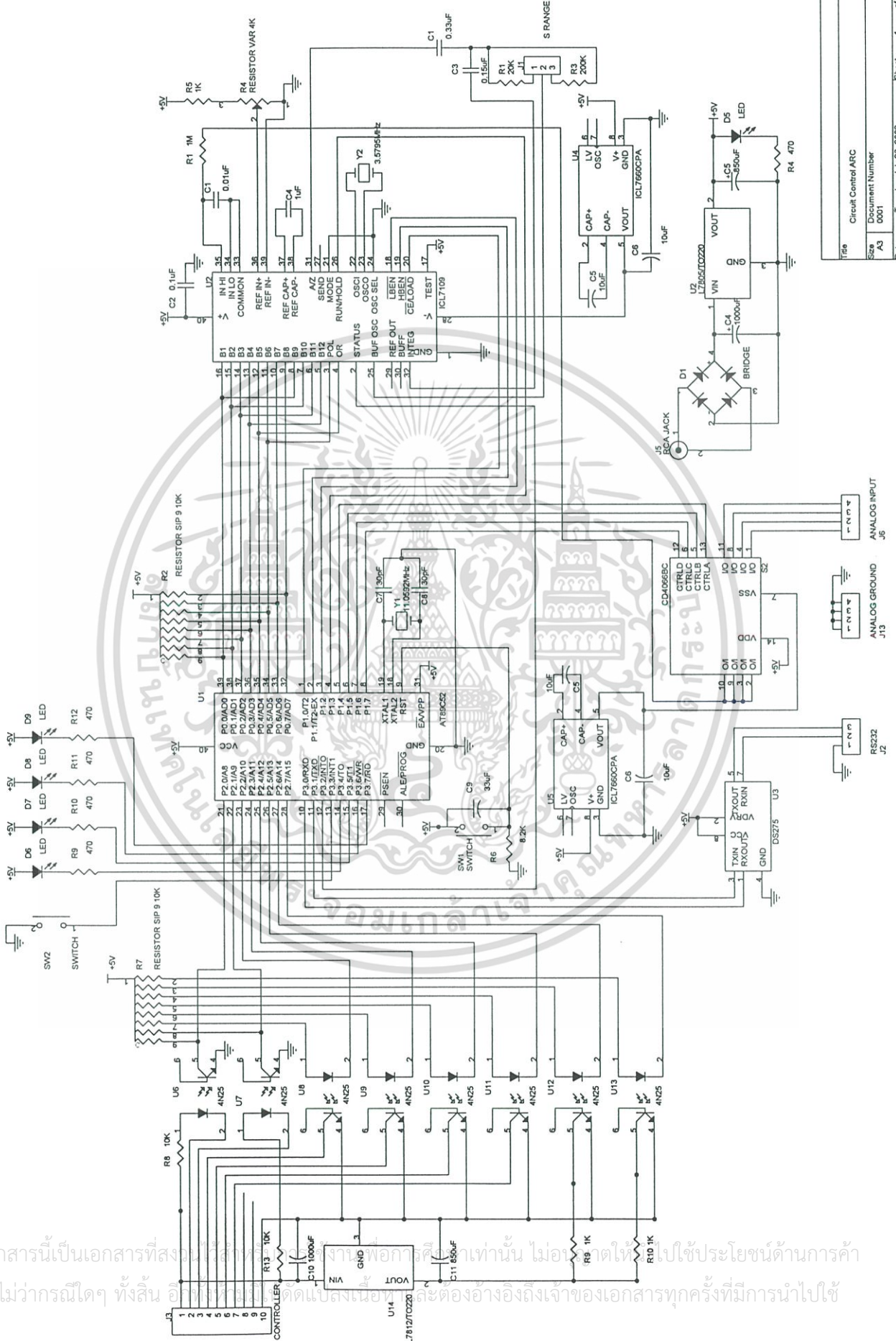
- LK
- LS-1000
- LS-100
- LS-10
- LS-5
- EX-3
- EX-100
- EX-200
- EX-500
- EX-1000

เอกสารนี้เป็นเอกสารทสงวนลิขสิทธิ์สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุฎาตหนาไปเซประยชนดานการค้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รายละเอียดวงจรรวมมาให้เกิดการอาร์ต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อย่างไรก็ตามผู้จัดทำเอกสารนี้ขอสงวนสิทธิ์ในสิ่งที่ปรากฏและไม่รับผิดชอบต่อความเสียหายใดๆ ที่เกิดขึ้นจากการนำเอกสารนี้ไปใช้

File	Circuit Control ARC
Size	Document Number
AS	0001
Date:	Tuesday, July 23, 2002
Sheet	1 of 1

J5 RCA JACK
 J6 ANALOG INPUT
 J13 ANALOG GROUND
 J2 RS232

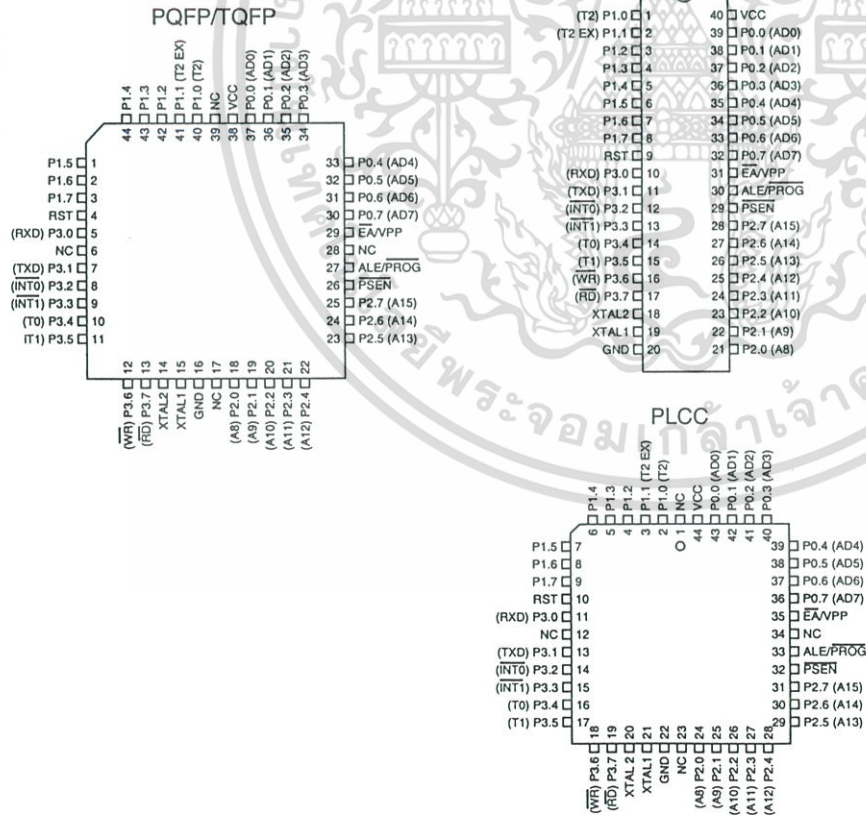
Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

Description

The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

Pin Configurations



8-bit Microcontroller with 8K Bytes Flash

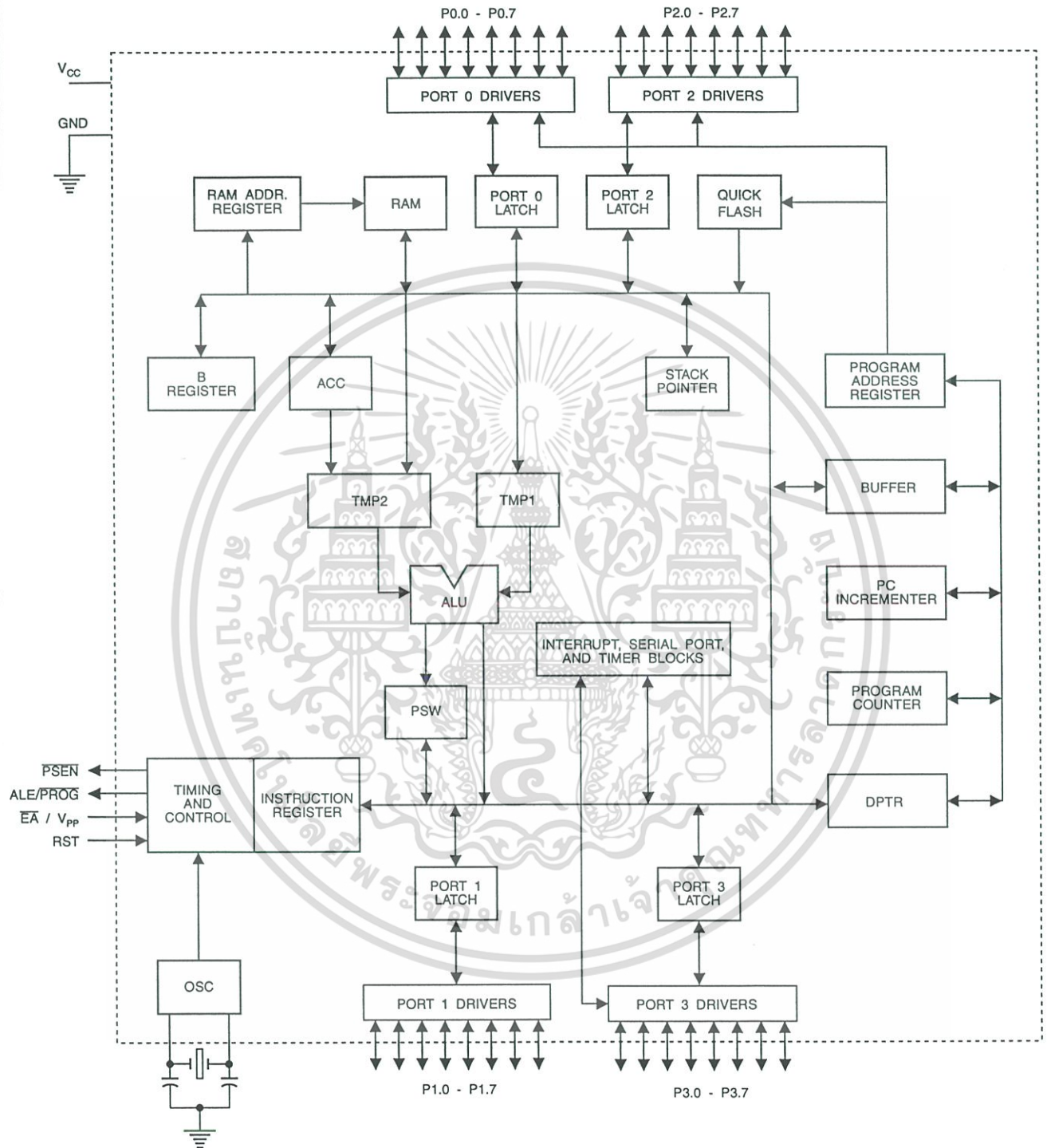
AT89C52

Rev. 0313H-02/00



เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับเรา **ATMEL** เราเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



AT89C52

The AT89C52 provides the following standard features: 8K bytes of Flash, 256 bytes of RAM, 32 I/O lines, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full-duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89C52 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next hardware reset.

Pin Description

VCC

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/PROG

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (\overline{PROG}) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external





• timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable is the read strobe to external program memory.

When the AT89C52 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

EA/VPP

External Access Enable. EA must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

EA should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89C52 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000		0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111							0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H	P0 11111111	SP 00000111	DPL 00000000	DPH 00000000			PCON 0XXX0000	87H

AT89C52

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตเห็นาไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke

new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 4) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Interrupt Registers The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.

Table 2. T2CON – Timer/Counter 2 Control Register

T2CON Address = 0C8H					Reset Value = 0000 0000B			
Bit Addressable								
Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/T2	Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered).
CP/RL2	Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

Data Memory

The AT89C52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction

specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ **ATMEL** ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า 5

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89C52 operate the same way as Timer 0 and Timer 1 in the AT89C51.

Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T2 in the SFR T2CON (shown in Table 2).

Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 3.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

Table 3. Timer 2 Operating Modes

RCLK +TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external

input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 4). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 1. Timer in Capture Mode

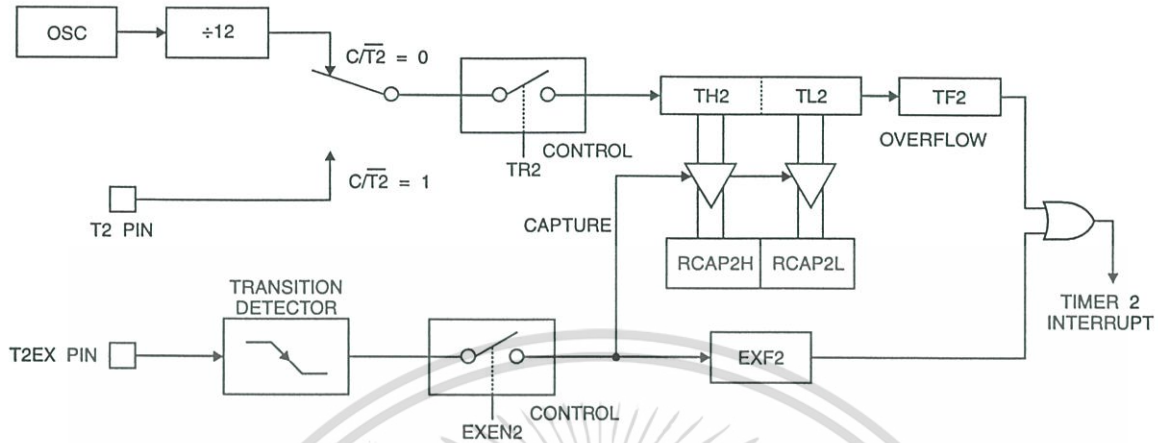


Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled. Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls

the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

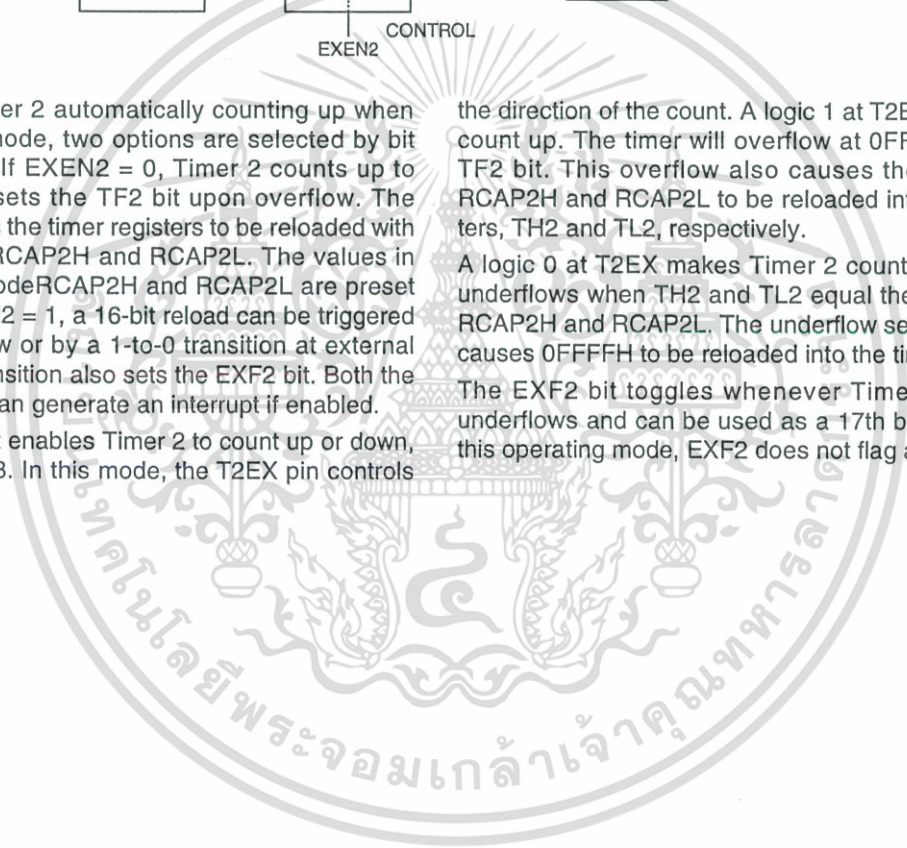


Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)

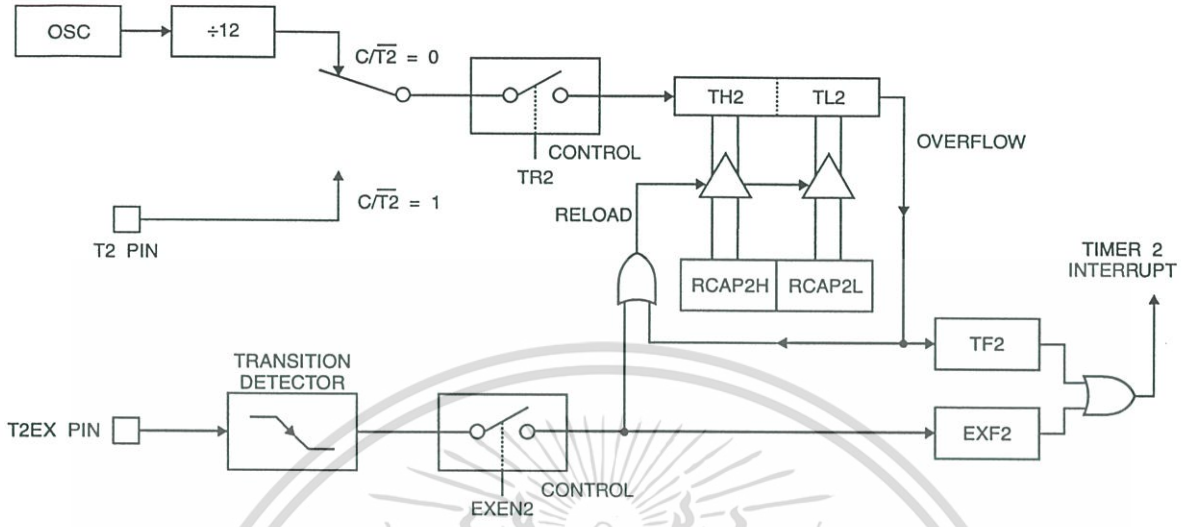


Table 4. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H								Reset Value = XXXX XX00B	
Not Bit Addressable									
Bit	7	6	5	4	3	2	1	T2OE	DCEN
Symbol	Function								
-	Not implemented, reserved for future								
T2OE	Timer 2 Output Enable bit.								
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.								

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

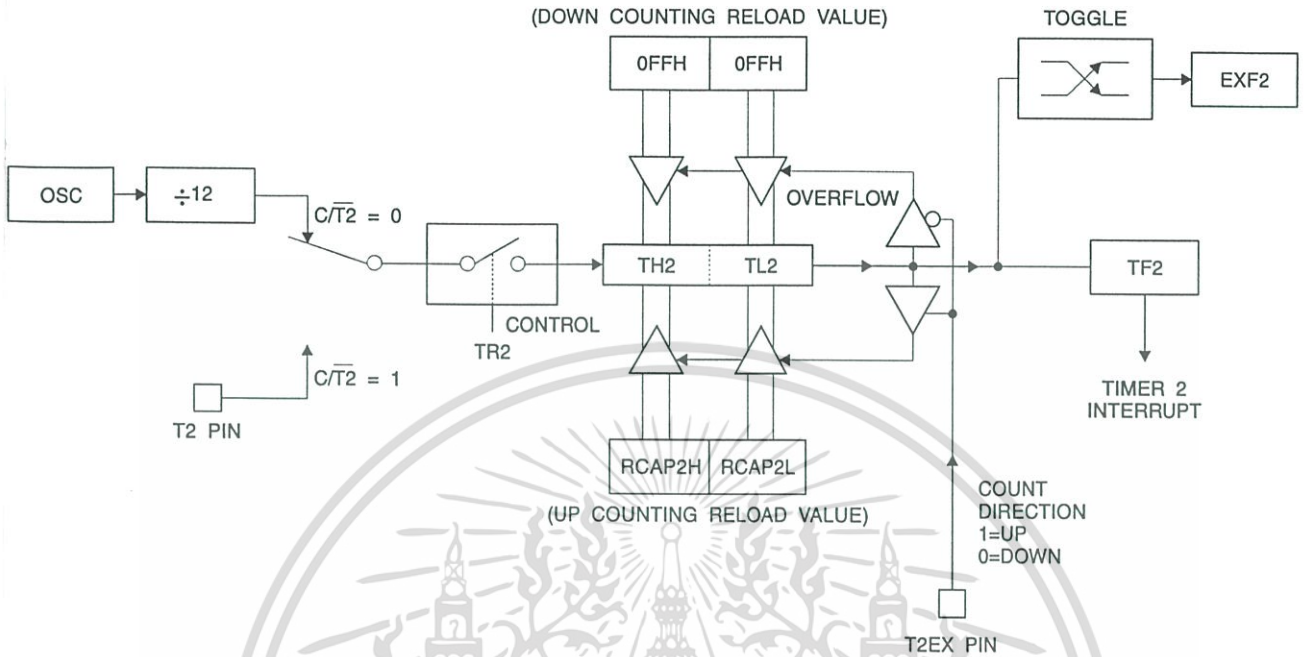
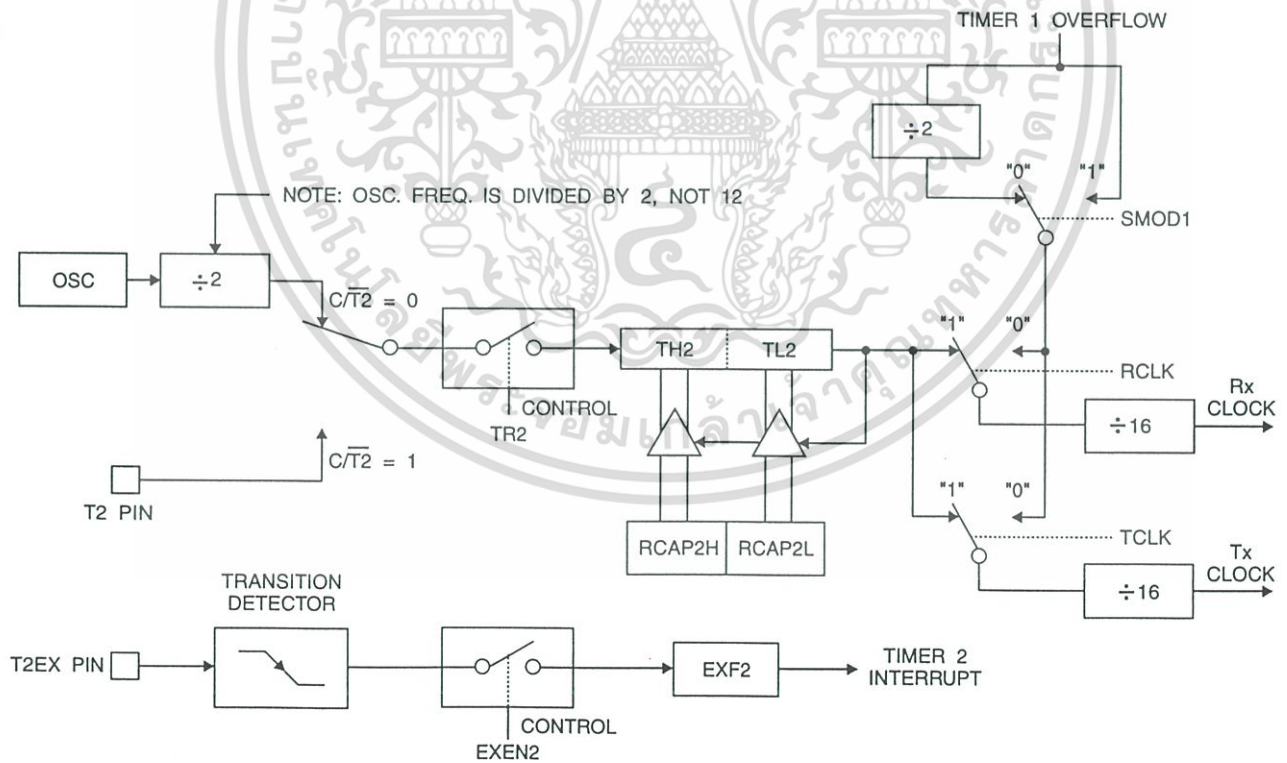


Figure 4. Timer 2 in Baud Rate Generator Mode



Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($CP/T2 = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it

increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

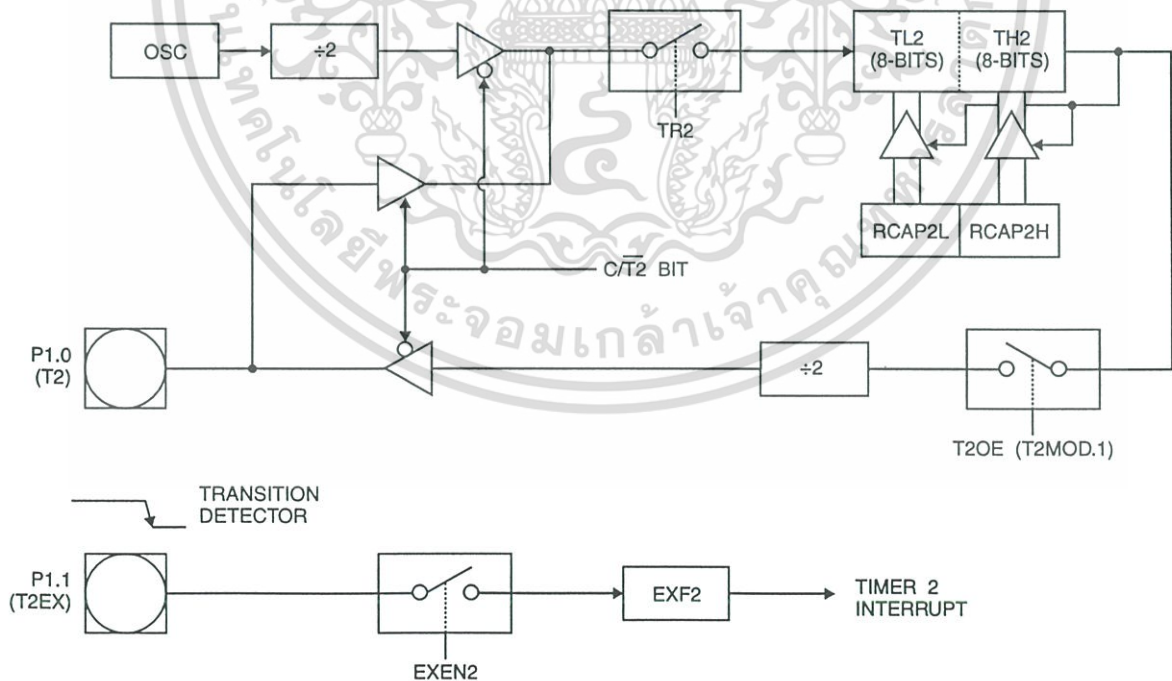
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ($TR2 = 1$) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 5. Timer 2 in Clock-out Mode



Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit C/T2 (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

UART

The UART in the AT89C52 operates the same way as the UART in the AT89C51.

Interrupts

The AT89C52 has a total of six interrupt vectors: two external interrupts ($\overline{\text{INT0}}$ and $\overline{\text{INT1}}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 6.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However,

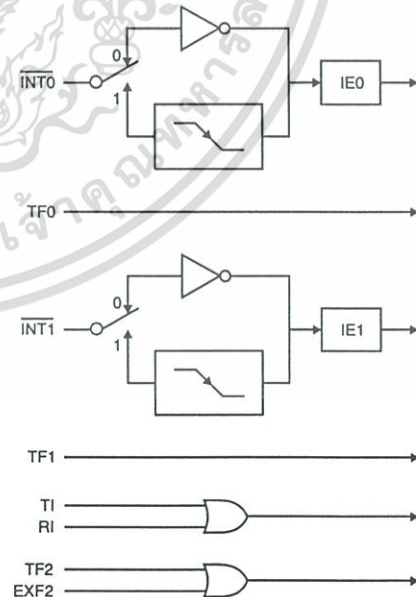
the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Table 5. Interrupt Enable (IE) Register

(MSB)							(LSB)
EA	-	ET2	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	Serial Port interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.
User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.		

Figure 6. Interrupt Sources



Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 7. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 8. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

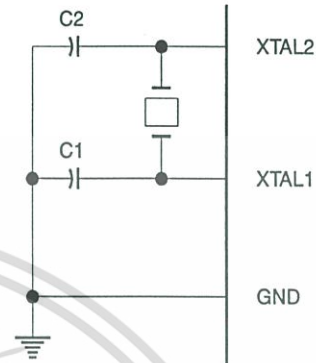
Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the power-down mode, the oscillator is stopped, and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. The only exit from power-down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC}

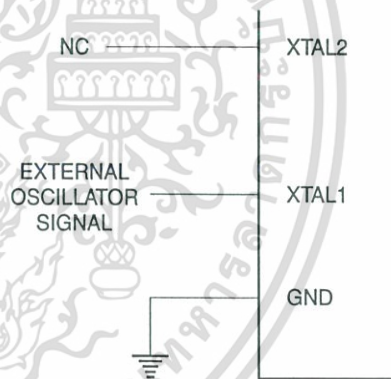
is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 7. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 8. External Clock Drive Configuration



Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{\text{PSEN}}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Program Memory Lock Bits

The AT89C52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

	V _{PP} = 12V	V _{PP} = 5V
Signature	(030H) = 1EH (031H) = 52H (032H) = FFH	(030H) = 1EH (031H) = 52H (032H) = 05H

Lock Bit Protection Modes

Program Lock Bits				Protection Type
LB1	LB2	LB3		
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled.
3	P	P	U	Same as mode 2, but verify is also disabled.
4	P	P	P	Same as mode 3, but external execution is also disabled.

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

Programming the Flash

The AT89C52 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The Low-voltage programming mode provides a convenient way to program the AT89C52 inside the user's system, while the high-voltage programming mode is compatible with conventional third-party Flash or EPROM programmers.

The AT89C52 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	V _{PP} = 12V	V _{PP} = 5V
Top-side Mark	AT89C52 xxxx yyww	AT89C52 xxxx - 5 yyww

The AT89C52 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Programming Algorithm Before programming the AT89C52, the address, data and control signals should be set up according to the Flash programming mode table and Figure 9 and Figure 10. To program the AT89C52, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V for the high-voltage programming mode.
5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling The AT89C52 features \overline{Data} Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on PO.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. \overline{Data} Polling may begin any time after a write cycle has been initiated.

Ready/Busy The progress of byte programming can also be monitored by the RDY/ \overline{BSY} output signal. P3.4 is pulled low after ALE goes high during programming to indicate \overline{BUSY} . P3.4 is pulled high again when programming is done to indicate READY.

Program Verify If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/ \overline{PROG} low for 10 ms. The code array is written with all 1s. The chip erase operation must be executed before the code memory can be reprogrammed.





Reading the Signature Bytes The signature bytes are read by the same procedure as a normal verification of locations 030H, 031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 52H indicates 89C52
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	$\bar{E}AV_{pp}$	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H
	Bit - 2	H	L		H/12V	H	H	L
	Bit - 3	H	L		H/12V	H	L	H
Chip Erase	H	L	(1)	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10 ms PROG pulse.

Figure 9. Programming the Flash Memory

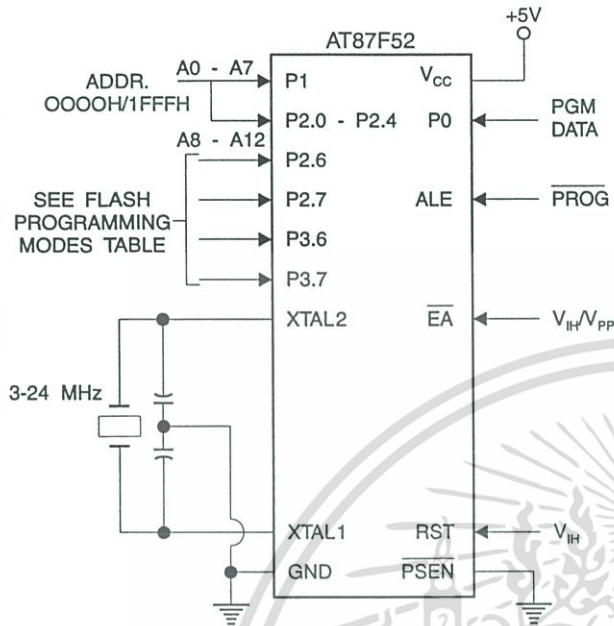
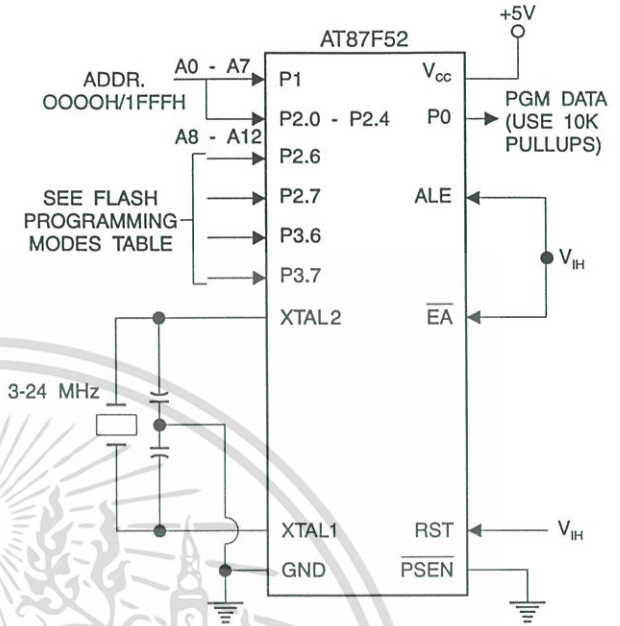


Figure 10. Verifying the Flash Memory



Flash Programming and Verification Characteristics

$T_A = 0^\circ\text{C to } 70^\circ\text{C}$, $V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold after $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{EHS}	P2.7 ($\overline{\text{ENABLE}}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
$t_{GHSL}^{(1)}$	V_{PP} Hold after $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float after $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t_{WC}	Byte Write Cycle Time		2.0	ms

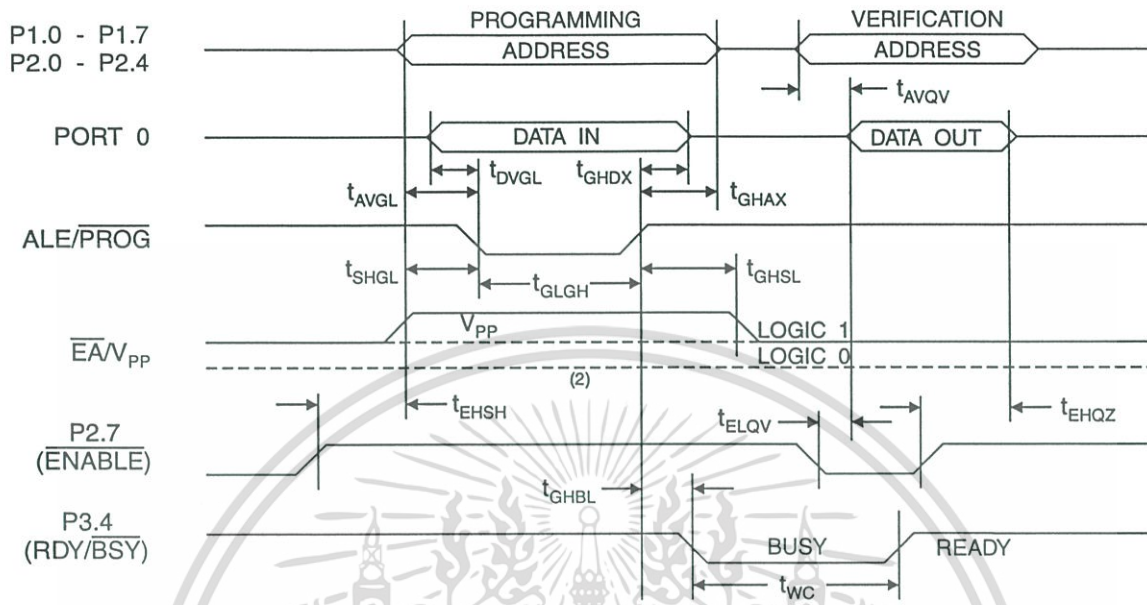
Note: 1. Only used in 12-volt programming mode.



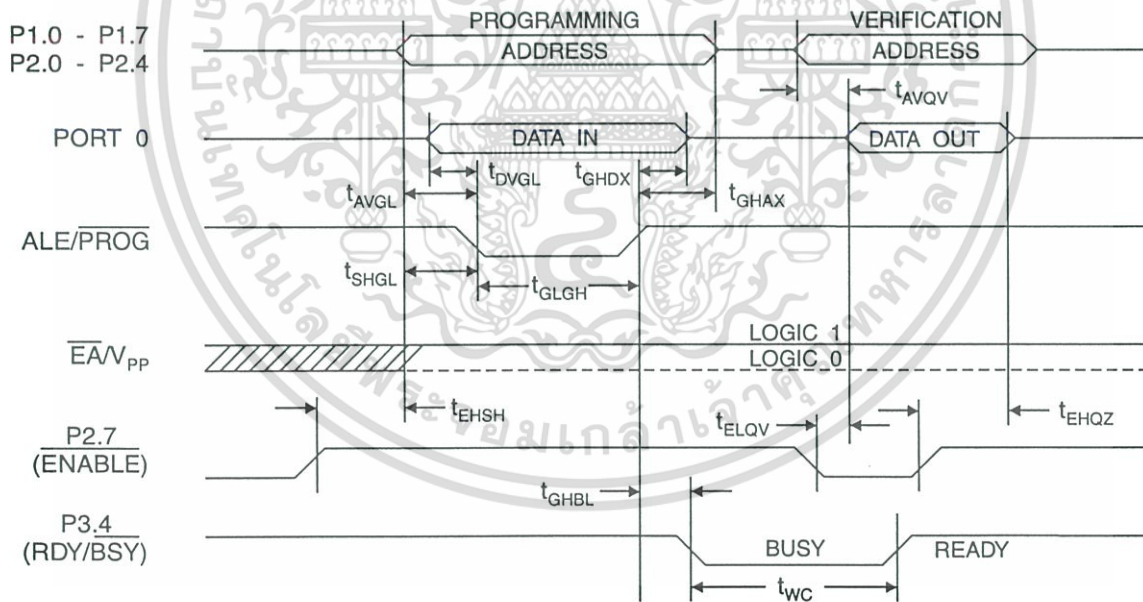
เอกสารนี้เป็นเอกสารทสงวนไว้สำหรับกรใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Flash Programming and Verification Waveforms - High-voltage Mode ($V_{PP}=12V$)



Flash Programming and Verification Waveforms - Low-voltage Mode ($V_{PP}=5V$)



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 5.0\text{V} \pm 20\%$, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except $\bar{E}A$)	-0.5	$0.2 V_{CC} - 0.1$	V
V_{IL1}	Input Low-voltage ($\bar{E}A$)		-0.5	$0.2 V_{CC} - 0.3$	V
V_{IH}	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low-voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V_{OL1}	Output Low-voltage ⁽¹⁾ (Port 0, ALE, $\bar{P}SEN$)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V_{OH}	Output High-voltage (Ports 1,2,3, ALE, $\bar{P}SEN$)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
I_{L1}	Input Leakage Current (Port 0, $\bar{E}A$)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RRST	Reset Pulldown Resistor		50	300	K Ω
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽¹⁾	$V_{CC} = 6\text{V}$		100	μA
		$V_{CC} = 3\text{V}$		40	μA

- Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V.





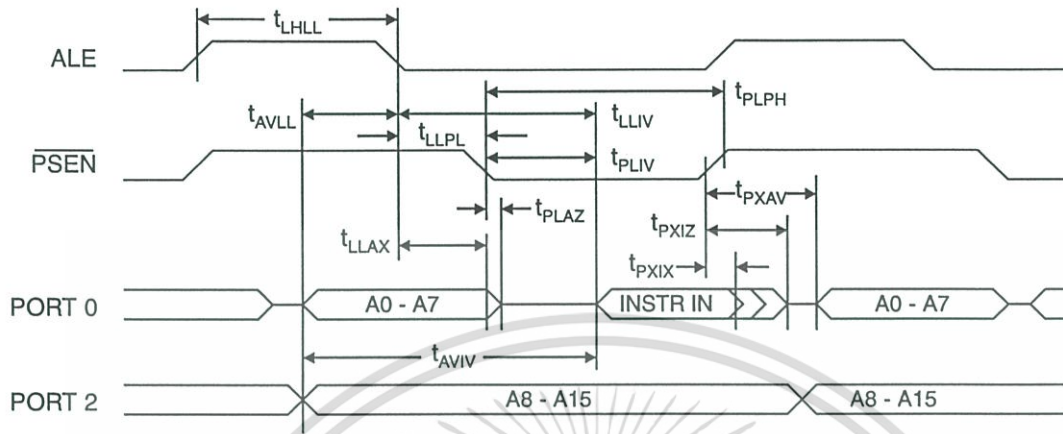
AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other outputs = 80 pF.

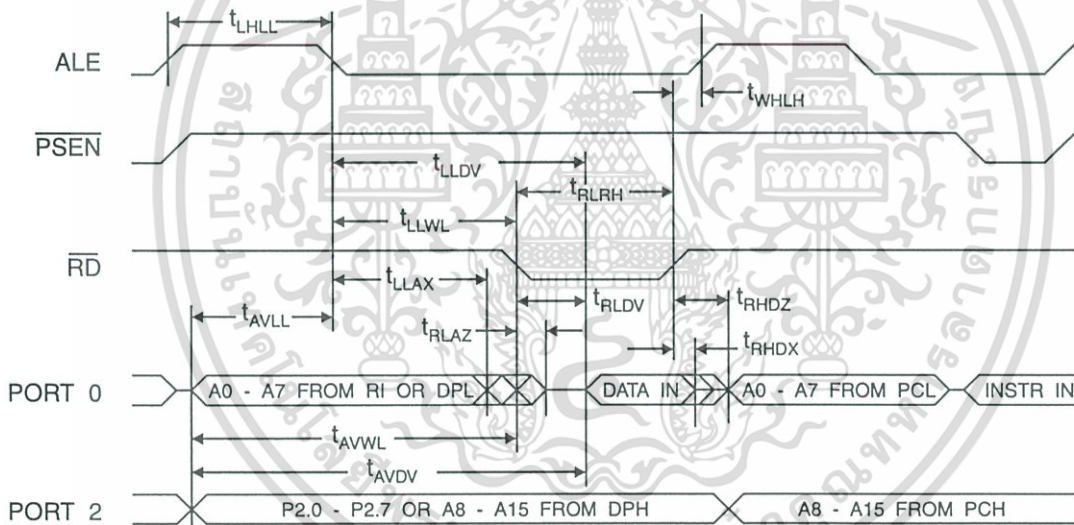
External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency			0	24	MHz
t_{LHL}	ALE Pulse Width	127		$2t_{CLCL}-40$		ns
t_{AVLL}	Address Valid to ALE Low	43		$t_{CLCL}-13$		ns
t_{LLAX}	Address Hold After ALE Low	48		$t_{CLCL}-20$		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}-65$	ns
t_{LLPL}	ALE Low to PSEN Low	43		$t_{CLCL}-13$		ns
t_{PLPH}	PSEN Pulse Width	205		$3t_{CLCL}-20$		ns
t_{PLIV}	PSEN Low to Valid Instruction In		145		$3t_{CLCL}-45$	ns
t_{PXIX}	Input Instruction Hold after PSEN	0		0		ns
t_{PXIZ}	Input Instruction Float after PSEN		59		$t_{CLCL}-10$	ns
t_{PXAV}	PSEN to Address Valid	75		$t_{CLCL}-8$		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}-55$	ns
t_{PLAZ}	PSEN Low to Address Float		10		10	ns
t_{RLRH}	\overline{RD} Pulse Width	400		$6t_{CLCL}-100$		ns
t_{WLWH}	\overline{WR} Pulse Width	400		$6t_{CLCL}-100$		ns
t_{RLDV}	\overline{RD} Low to Valid Data In		252		$5t_{CLCL}-90$	ns
t_{RHDX}	Data Hold After \overline{RD}	0		0		ns
t_{RHDZ}	Data Float After \overline{RD}		97		$2t_{CLCL}-28$	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}-150$	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}-165$	ns
t_{LLWL}	ALE Low to \overline{RD} or \overline{WR} Low	200	300	$3t_{CLCL}-50$	$3t_{CLCL}+50$	ns
t_{AVWL}	Address to \overline{RD} or \overline{WR} Low	203		$4t_{CLCL}-75$		ns
t_{QVWX}	Data Valid to \overline{WR} Transition	23		$t_{CLCL}-20$		ns
t_{QVWH}	Data Valid to \overline{WR} High	433		$7t_{CLCL}-120$		ns
t_{WHQX}	Data Hold After \overline{WR}	33		$t_{CLCL}-20$		ns
t_{RLAZ}	\overline{RD} Low to Address Float		0		0	ns
t_{WHLH}	\overline{RD} or \overline{WR} High to ALE High	43	123	$t_{CLCL}-20$	$t_{CLCL}+25$	ns

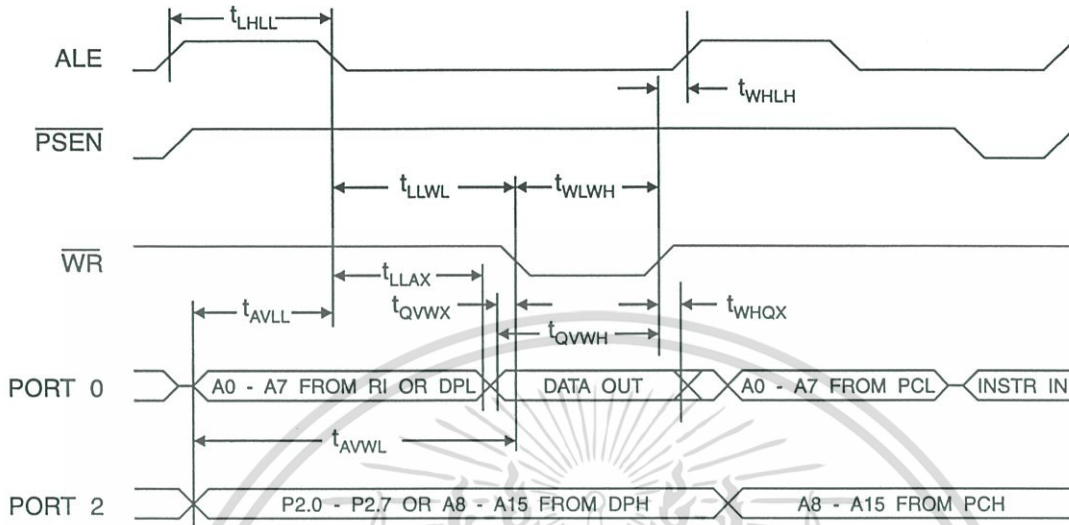
External Program Memory Read Cycle



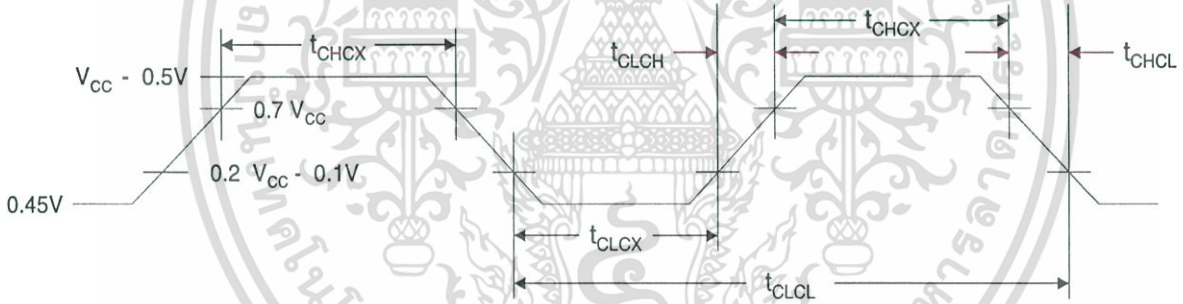
External Data Memory Read Cycle



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

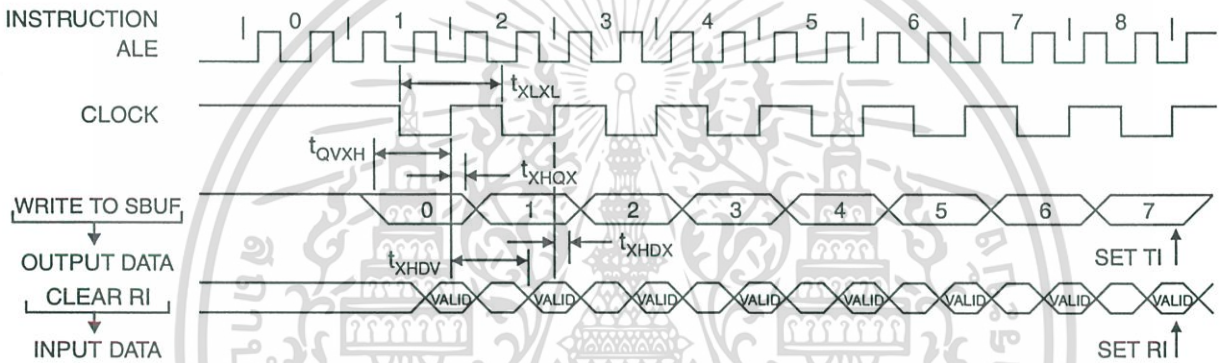
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

Serial Port Timing: Shift Register Mode Test Conditions

The values in this table are valid for $V_{CC} = 5.0V \pm 20\%$ and Load Capacitance = 80 pF.

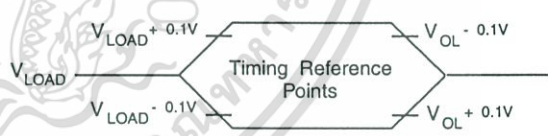
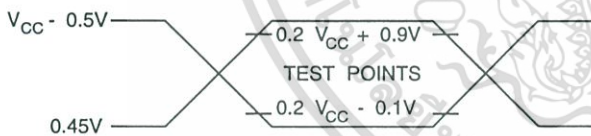
Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHGX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-117$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms (1)

Float Waveforms (1)



Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.





Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range	
12	5V ± 20%	AT89C52-12AC	44A	Commercial (0°C to 70°C)	
		AT89C52-12JC	44J		
		AT89C52-12PC	40P6		
		AT89C52-12QC	44Q		
			AT89C52-12AI	44A	Industrial (-40°C to 85°C)
			AT89C52-12JI	44J	
			AT89C52-12PI	40P6	
			AT89C52-12QI	44Q	
16	5V ± 20%	AT89C52-16AC	44A	Commercial (0°C to 70°C)	
		AT89C52-16JC	44J		
		AT89C52-16PC	40P6		
		AT89C52-16QC	44Q		
			AT89C52-16AI	44A	Industrial (-40°C to 85°C)
			AT89C52-16JI	44J	
			AT89C52-16PI	40P6	
			AT89C52-16QI	44Q	
20	5V ± 20%	AT89C52-20AC	44A	Commercial (0°C to 70°C)	
		AT89C52-20JC	44J		
		AT89C52-20PC	40P6		
		AT89C52-20QC	44Q		
			AT89C52-20AI	44A	Industrial (-40°C to 85°C)
			AT89C52-20JI	44J	
			AT89C52-20PI	40P6	
			AT89C52-20QI	44Q	
24	5V ± 20%	AT89C52-24AC	44A	Commercial (0°C to 70°C)	
		AT89C52-24JC	44J		
		AT89C52-24PC	40P6		
		AT89C52-24QC	44Q		
			AT89C52-24AI	44A	Industrial (-40°C to 85°C)
			AT89C52-24JI	44J	
			AT89C52-24PI	40P6	
			AT89C52-24QI	44Q	

Package Type

44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

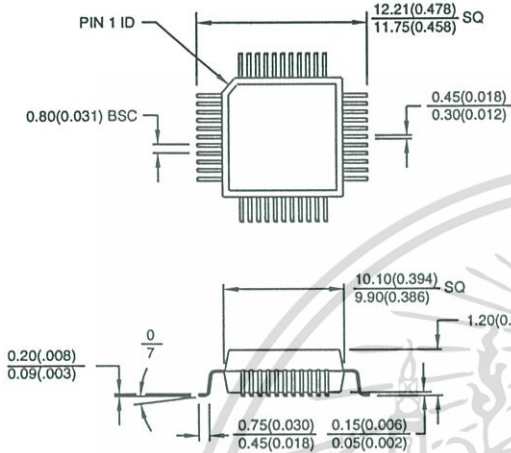
AT89C52

22

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตเห็นาเบเซประเษนดานการคา
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

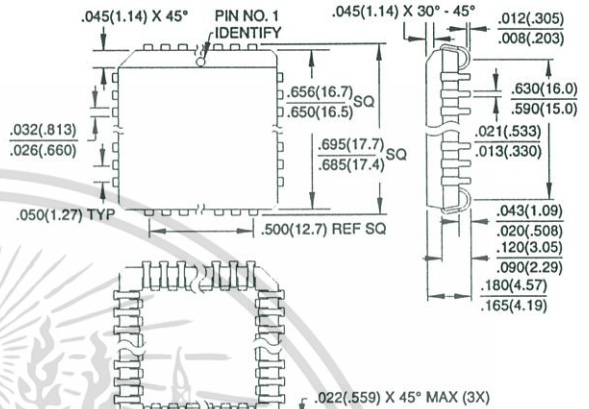
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)
 Dimensions in Millimeters and (Inches)*
 JEDEC STANDARD MS-026 ACB

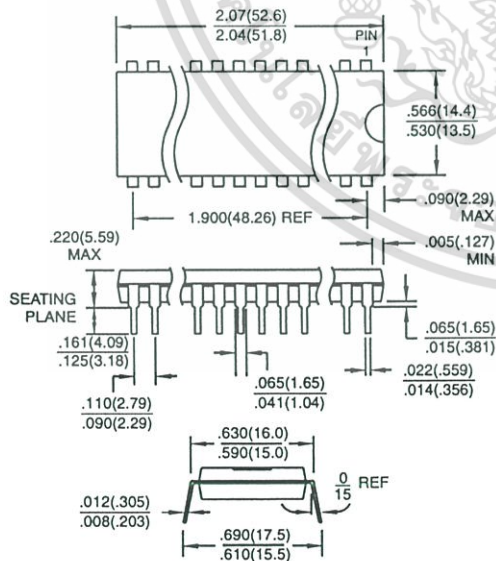


Controlling dimension: millimeters

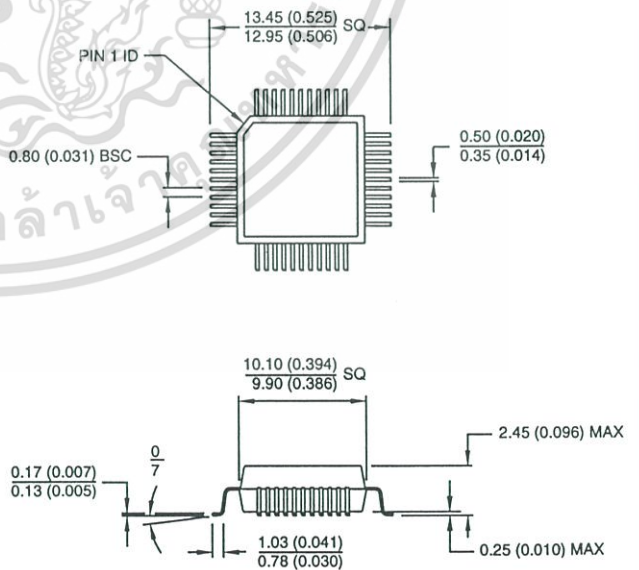
44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
 Dimensions in Inches and (Millimeters)
 JEDEC STANDARD MS-018 AC



40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
 Dimensions in Inches and (Millimeters)



44Q, 44-lead, Plastic Quad Flat Package (PQFP)
 Dimensions in Millimeters and (Inches)*
 JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters



เอกสารนี้เป็นเอกสารทรัพย์สินทางปัญญาของ ATMEL เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Atmel Headquarters

Corporate Headquarters

2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe

Atmel U.K., Ltd.
Coliseum Business Centre
Riverside Way
Camberley, Surrey GU15 3YL
England
TEL (44) 1276-686-677
FAX (44) 1276-686-697

Asia

Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan

Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Rousset

Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Fax-on-Demand

North America:
1-(800) 292-8635
International:
1-(408) 441-0732

e-mail

literature@atmel.com

Web Site

<http://www.atmel.com>

BBS

1-(408) 436-4309

© Atmel Corporation 1999.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด 0313H-02/00/xM

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIM

12 Bit A/D Converter With 3-State Binary Outputs

ICL7109

General Description

The ICL7109 is a monolithic 12 bit A/D converter designed for easy interface with microprocessors and UARTs. The 12 bit binary plus polarity and over-range outputs can be directly interfaced to a microprocessor bus. In this mode the ICL7109 is controlled by the microprocessor through the chip select and two byte enable inputs. For remote data logging applications the ICL7109 outputs are easily converted to a UART handshake mode, working with industry standard UARTs to provide serial data transmission.

This device offers high accuracy by lowering rollover error to less than 1 count and zero reading drift to less than $1 \mu\text{V}/^\circ\text{C}$. In many data acquisition systems the ICL7109 is an attractive, low cost, one-per-channel alternative to analog multiplexing due to its low power consumption and input bias current.

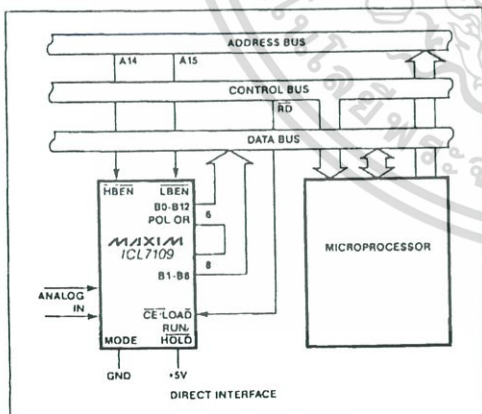
Maxim has added a zero-integrator phase to the ICL7109, eliminating overrange hangover, "crosstalk" and hysteresis effects. Maxim has also increased the current sourcing capabilities of the ICL7109, enabling it to rapidly drive the large capacitances often found on microprocessor busses.

Applications

This device is used in a wide range of data acquisition and control applications. Most applications involve the measurement of analog data:

Pressure	Speed	Voltage
Resistance	Flow	Weight
Temperature	Power	Current

Typical Operating Circuit



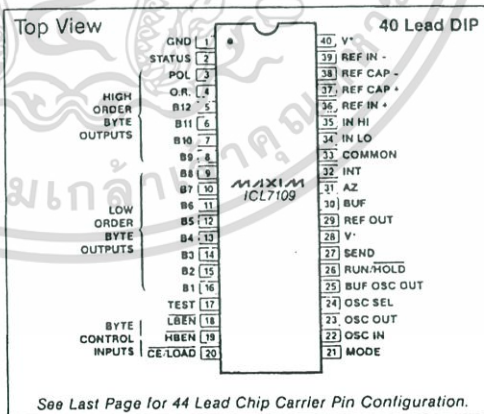
Features

- ◆ Improved 2nd Source! (See 3rd page for "Maxim Advantage™").
- ◆ Zero Integrator Phase for Fast Overload Recovery
- ◆ Hysteresis and "Crosstalk" Eliminated
- ◆ Enhanced Bus Driving Capability
- ◆ Byte Organized Three-state Outputs
- ◆ UART Handshake Mode for Serial Interfacing
- ◆ True Differential Input and Reference
- ◆ Up to 30 Conversions per Second
- ◆ Significantly Improved ESD Protection
- ◆ Monolithic, Low Power CMOS Design

Ordering Information

PART	TEMP. RANGE	PACKAGE
ICL7109MJL	-55°C to +125°C	40 Lead CERDIP
ICL7109JL	-20°C to +85°C	40 Lead CERDIP
ICL7109CPL	0°C to +70°C	40 Lead Plastic DIP
ICL7109COH	0°C to +70°C	44 Lead Plastic Chip Carrier
ICL7109C/D	0°C to +70°C	Dice

Pin Configuration



The "Maxim Advantage™" signifies an upgraded quality level. At no additional cost we offer a second-source device that is subject to the following: guaranteed performance over temperature along with tighter test specifications on many key parameters; and device enhancements, when needed, that result in improved performance without changing the functionality.

MAXIM

Maxim Integrated Products 1

Call toll free 1-800-998-8800 for free samples or literature.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

ABSOLUTE MAXIMUM RATINGS

Positive Supply Voltage (GND to V ⁺)	+6.2V	Operating Temperature	
Negative Supply Voltage (GND to V ⁻)	-9V	Cerdip Package (MJL)	-55°C ≤ T _A ≤ +125°C
Analog Input Voltage (Lo or Hi) (Note 1)	V ⁺ to V ⁻	Cerdip Package (CJL)	-20°C ≤ T _A ≤ +85°C
Reference Input Voltage (Lo or Hi) (Note 1)	V ⁺ to V ⁻	Plastic Package (CPL)	0°C ≤ T _A ≤ +70°C
Digital Input Voltage		Plastic Chip Carrier	
(Pins 2-27) (Note 2)	GND - 0.3V ≤ V _{IN} ≤ V ⁺ + 0.3V	(Quad) Package (Q)	0°C ≤ T _A ≤ +70°C
Power Dissipation (Note 3)		Storage Temperature	-65°C ≤ T _A ≤ +160°C
Cerdip Package	1W @ +85°C	Lead Temperature (Soldering, 10 sec.)	-300°C
Plastic Package	500mW @ +70°C		
Plastic Chip Carrier (Quad)	400mW @ +70°C		

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(All parameters with V⁺ = +5V, V⁻ = -5V, GND = 0V, T_A = 25°C, unless noted.)

ANALOG SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Zero Input Reading		V _{IN} = 0.0V Full Scale = 409.6mV	-0000 ₈	±0000 ₈	+0000 ₈	Octal Reading
Ratiometric Reading		V _{IN} = V _{REF} V _{REF} = 204.8mV	3777 ₈	3777 ₈ 4000 ₈	4000 ₈	Octal Reading
Non-Linearity (Max deviation from best straight line fit)		Full Scale = 409.6mV to 4.096V Over full operating temperature range.	1	±2	+1	Counts
Roll-over Error (difference in reading for equal pos. and neg. inputs near full scale)		Full Scale = 409.6mV to 4.096V Over full operating temperature range.	-1	±2	+1	Counts
Common Mode Rejection Ratio	CMRR	V _{CM} ±1V, V _{IN} = 0V Full Scale = 409.6mV		50		μV/V
Input Common Mode Range	V _{CMR}	Input HI, Input Low, Common	V ⁻ +1.5		V ⁺ -1.5	V
Noise (p-p value not exceeded 95% of time)	e _n	V _{IN} = 0V Full Scale = 409.6mV		15		μV
Leakage current at Input	I _{ILK}	V _{IN} = 0 All devices 25°C ICL7109CPL 0°C ≤ T _A ≤ +70°C ICL7109IDC -25°C ≤ T _A ≤ +85°C ICL7109MDL -55°C ≤ T _A ≤ +125°C		1 20 100 2	10 100 250 5	pA pA pA nA
Zero Reading Drift		V _{IN} = 0V		0.2	1	μV/°C
Scale Factor Temperature Coefficient		V _{IN} = 408.9mV = > 7770 ₈ reading Ext. Ref. 0 ppm/°C		1	5	ppm/°C
Supply Current V ⁺ to GND	I ⁺	V _{IN} = 0, Crystal Osc. 3.58MHz test circuit		700	1500	μA
Supply Current V ⁺ to V ⁻	I _{SUPP}	Pins 2-21, 25, 26, 27, 29, open		700	1500	μA
Ref Out Voltage	V _{REF}	Referred to V ⁺ , 25kΩ between V ⁺ and REF OUT	-2.4	-2.8	-3.2	V
Ref Out Temp. Coefficient		25kΩ between V ⁺ and REF OUT		80		ppm/°C
Input Common Mode Range	V _{CM}	IN HI, IN LO, COMMON	V ⁻ +1.5	V ⁺ -0.5 to V ⁻ +1.0	V ⁺ -1.0	V

Note 1: Input voltages may exceed the supply voltages, provided the input current is limited to ±100 μA.

Note 2: Due to the SCR structure inherent in the process used to fabricate these devices, connecting any digital inputs or outputs to voltages greater than V⁺ or less than GND may cause destructive device latchup. For this reason it is recommended that no inputs from sources other than the same power supply be applied to the ICL7109 before its power supply is established, and that in multiple supply systems the supply to the ICL7109 be activated first.

Note 3: This limit refers to that of the package and will not be obtained during normal operation.

The electrical characteristics above are a reproduction of a portion of Intersil's copyrighted (1983/1984) data book. This information does not constitute any representation by Maxim that Intersil's products will perform in accordance with these specifications. The "Electrical Characteristics Table" along with descriptive excerpts from the original manufacturer's data sheet have been included in this data sheet solely for comparative purposes.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



12 Bit A/D Converter With 3-State Binary Outputs

ICL7109

- ◆ Zero Integrator Phase ensures fast overload recovery
- ◆ "Crosstalk" and Hysteresis Eliminated
- ◆ Bus Driving Capability Enhanced
- ◆ Maxim Quality and Reliability
- ◆ Significantly Improved ESD Protection (Note 4)

ABSOLUTE MAXIMUM RATINGS This device conforms to the Absolute Maximum Ratings on the adjacent page.

ELECTRICAL CHARACTERISTICS

(V⁺ = +5V, V⁻ = -5V, GND = 0V, T_A = 25°C; Test Circuit Figure 1; unless noted.)

ANALOG SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Overload Recovery Time				0	1	Measurement Cycles
Zero Input Reading		V _{IN} = 0.0V Full Scale = 409.6mV	-0000 ₈	±0000 ₈	+0000 ₈	Octal Reading
Ratiometric Reading		V _{IN} = V _{REF} V _{REF} = 204.8mV	3777 ₈	3777 ₈ 4000 ₈	4000 ₈	Octal Reading
Non-Linearity (Max deviation from best straight line fit)		Full Scale = 409.6mV to 2.048V Over full operating temperature range. (Note 5)	-1	±.2	+1	Counts
Roll-over Error (difference in reading for equal pos. and neg. inputs near full scale)		Full Scale = 409.6mV to 2.048V Over full operating temperature range. (Note 5)	-1	±.2	+1	Counts
Common Mode Rejection Ratio	CMRR	V _{CM} ±1V, V _{IN} = 0V Full Scale = 409.6mV		50		μV/V
Input Common Mode Range	V _{CMR}	Input Hi, Input Low, Common	V ⁻ -1.5		V ⁺ +1.5	V
Noise (p-p value not exceeded 95% of time)	e _n	V _{IN} = 0V Full Scale = 409.6mV		15		μV
Leakage Current at Input	I _{ILK}	V _{IN} = 0V All devices, T _A = 25°C ICL7109CPL 0°C ≤ T _A ≤ +70°C ICL7109JL -20°C ≤ T _A ≤ +85°C ICL7109MJL -55°C ≤ T _A ≤ +125°C		1 20 100 2	10 100 250 5	pA pA pA nA
Zero Reading Drift		V _{IN} = 0V		0.2	1	μV/°C
Scale Factor Temperature Coefficient		V _{IN} = 408.9mV = 7770 ₈ reading Ext. Ref. 0 ppm/°C		1	5	ppm/°C
Supply Current V ⁺ to GND	I ⁺	V _{IN} = 0, Crystal Osc. 3.58MHz test circuit		700	1500	μA
Supply Current V ⁺ to V ⁻	I _{SUPP}	Pins 2-21, 25, 26, 27, 29 open		700	1500	μA
Ref Out Voltage	V _{REF}	Referred to V ⁺ , 25kΩ between V ⁺ and REF OUT	-2.4	-2.8	-3.2	V
Ref Out Temp. Coefficient		25kΩ between V ⁺ and REF OUT		80		ppm/°C

Note 4: All pins are designed to withstand electrostatic discharge (ESD) levels in excess of 2000V (test circuit per Mil Std 883, Method 3015.1).

Note 5: A 4.096V full scale voltage exceeds the Common Mode Voltage Range of the device. The full scale voltage has therefore been changed to 2.048V.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

ELECTRICAL CHARACTERISTICS

(All parameters with $V^+ = +5V$, $V^- = -5V$, GND = 0V, $T_A = 25^\circ C$, unless noted.)

DIGITAL SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output High Voltage	V_{OH}	$I_{OUT} = 100\mu A$ Pins 2-16, 18, 19, 20	3.5	4.3		V
Output Low Voltage	V_{OL}	$I_{OUT} = 1.6mA$		0.2	0.4	V
Output Leakage Current		Pins 3-16 high impedance		± 0.1	± 1	μA
Control I/O Pullup Current		Pins 18, 19, 20 $V_{OUT} = V^+ - 3V$ MODE input at GND		5		μA
Control I/O Loading		HBEN Pin 19 LBEN Pin 18			50	pF
Input High Voltage	V_{IH}	Pins 18-21, 26, 27 referred to GND	2.5			V
Input Low Voltage	V_{IL}	Pins 18-21, 26, 27 referred to GND			1	V
Input Pull-up Current		Pins 26, 27 $V_{OUT} = V^+ - 3V$		5		μV
Input Pull-up Current		Pins 17, 24 $V_{OUT} = V^+ - 3V$		25		μA
Input Pull-down Current		Pin 21 $V_{OUT} = GND + 3V$		5		μA
Oscillator Output Current	High O_{OH}	$V_{OUT} = 2.5V$		1		mA
	Low O_{OL}	$V_{OUT} = 2.5V$		1.5		mA
Buffered Oscillator Output Current	High BO_{OH}	$V_{OUT} = 2.5V$		2		mA
	Low BO_{OL}	$V_{OUT} = 2.5V$		5		mA
MODE Input Pulse Width	tw		50			ns

The electrical characteristics above are a reproduction of a portion of Intersil's copyrighted (1983/1984) data book. This information does not constitute any representation by Maxim that Intersil's products will perform in accordance with these specifications. The "Electrical Characteristics Table" along with descriptive excerpts from the original manufacturer's data sheet have been included in this data sheet solely for comparative purposes.

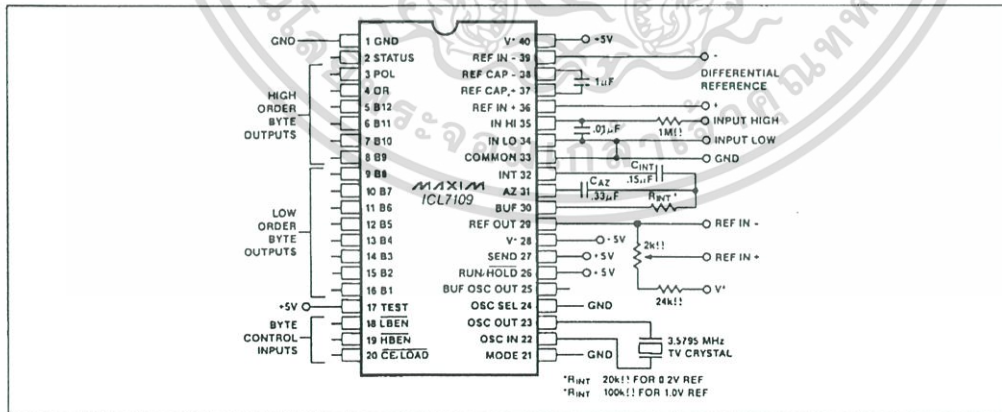


Figure 1. ICL7109 Test Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



12 Bit A/D Converter With 3-State Binary Outputs

ELECTRICAL CHARACTERISTICS Specifications below satisfy or exceed all "tested" parameters on adjacent page. ($V^+ = -5V$, $V^- = -5V$, GND = 0V, $T_A = 25^\circ C$, unless noted.)

DIGITAL SECTION

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output High Voltage	V_{OH}	Pins 2-16, 18-20. $I_{OUT} = 1mA$ $I_{OUT} = 100\mu A$	3.5 4.0	4.3 4.5		V V
Output Low Voltage	V_{OL}	$I_{OUT} = -1.6mA$		0.2	0.4	V
Output Leakage Current		Pins 3-16 high impedance		± 0.1	± 1	μA
Control I/O Pullup Current		Pins 18, 19, 20 $V_{OUT} = V^- - 3V$ MODE input at GND	2	5	20	μA
Control I/O Loading		HBEN Pin 19, LBEN Pin 18			50	pF
Input High Voltage	V_{IH}	Pins 18-21, 26, 27 referred to GND	2.5			V
Input Low Voltage	V_{IL}	Pins 18-21, 26, 27 referred to GND			1	V
Input Pull-up Current		Pins 26, 27 $V_{OUT} = V^+ - 3V$	2	5	20	μA
Input Pull-up Current		Pins 17, 24 $V_{OUT} = V^+ - 3V$	5	100	300	μA
Input Pull-down Current		Pin 21 $V_{OUT} = GND + 3V$	2	5	20	μA
Oscillator Output Current	High	O_{OH} $V_{OUT} = 2.5V$	1	2		mA
	Low	O_{OL} $V_{OUT} = 2.5V$	1.5	3		mA
Buffered Oscillator Output Current	High	BO_{OH} $V_{OUT} = 2.5V$	2	4		mA
	Low	BO_{OL} $V_{OUT} = 2.5V$	5	10		mA
MODE Input Pulse Width	t_w	(Note 6)	50			ns
Byte Enable Width	t_{BEA}	(Note 6)	350	100		ns
Data Access Time from Byte Enable	t_{DAB}	(Note 6)		150	350	ns
Data Hold Time from Byte Enable	t_{DHB}	(Note 6)		100	300	ns
Chip Enable Width	t_{CEA}	(Note 6)	400	120		ns
Data Access Time from Chip Enable	t_{DAC}	(Note 6)		175	400	ns
Data Hold Time from Chip Enable	t_{DHC}	(Note 6)		150	400	ns

Note 6: Guaranteed by design; sample tested only.

ICL7109

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

Table 1. PIN FUNCTIONS

PIN	FUNCTION	TYPE	DESCRIPTION
1	GND		Ground return for digital logic, 0V
2	STATUS	Output	HI = Converter in integrate phase, or deintegrate phase until data is latched LO = Converter in zero-integrator phase, auto-zero phase, or deintegrate phase after data is latched.
3	POL	Three state data output bits	Polarity — HI = Positive input.
4	OR		Overrange — HI = Overranged
5	B12		Bit 12 = Most significant bit
6	B11		Bit 11
7	B10		Bit 10
8	B9		Bit 9
9	B8		Bit 8
10	B7		Bit 7
11	B6		Bit 6
12	B5		Bit 5
13	B4		Bit 4
14	B3	Bit 3	
15	B2	Bit 2	
16	B1	Bit 1 = Least significant bit.	
17	TEST	Input	HI = Normal operation LO = All output bits high. MID = Counter output latches enabled. Connect to +5V if not used.
18	LBEN	Input Output	Low Byte Enable. When MODE is low and CE/LOAD is low, taking Low Byte Enable low activates low order byte outputs B1-B8. In handshake mode (when MODE is HI) this pin becomes a low byte flag output.
19	HBEN	Input Output	High Byte Enable. When MODE is low and CE/LOAD is low, taking High Byte Enable low activates high order byte outputs B9-B12, POL & OR. In handshake mode (when MODE is HI) this pin becomes a high byte flag output.
20	CE/LOAD	Input Output	When MODE is low, taking Chip Enable/Load high disables B1-B12, POL & OR. Taking it low enables B1-B12, POL & OR if HBEN and LBEN are low. In handshake mode (when MODE is HI) this pin becomes a load strobe output.
21	MODE	Input	LO = Converter in direct output mode. Makes LBEN, HBEN & CE/LOAD act as inputs controlling byte outputs directly. HI = Converter in handshake mode. Makes LBEN, HBEN & CE/LOAD act as outputs.
22	OSC IN	Input	Oscillator input.
23	OSC OUT	Output	Oscillator output.
24	OSC SEL	Input	Taking Oscillator Select high or leaving it open configures OSC IN, OSC OUT & BUF OSC OUT as an RC oscillator. Clock frequency = BUF OSC OUT frequency. Taking it low configures OSC IN & OSC OUT for crystal oscillators. Clock frequency = BUF OSC OUT frequency ÷ 58.
25	BUF OSC OUT	Output	Buffered Oscillator Output
26	RUN/HOLD	Input	HI = Continuous conversions every 8192 clock pulses. LO = Converter stops in auto-zero after completing the conversion in progress.
27	SEND	Input	Indicates ability of external device to accept data when converter is in handshake mode. Connect to +5V if not used.
28	V ⁻		Negative supply. Nominally -5V from GND.
29	REF OUT	Output	Reference voltage output. Nominally 2.8V below V ⁻ .
30	BUFFER	Output	Buffer Amplifier Output.
31	AUTO-ZERO		Inside foil of C _{AZ} connects here.
32	INTEGRATOR	Output	Outside foil of C _{INT} connects here.
33	COMMON		Analog Common.
34	INPUT LO		Low side of differential input.
35	INPUT HI		High side of differential input.
36	REF IN ⁻		Positive input of differential reference.
37	REF CAP ⁺		Positive side of reference capacitor.
38	REF CAP ⁻		Negative side of reference capacitor.
39	REF IN ⁺		Negative input of differential reference.
40	V ⁺	Input	Positive supply. Nominally +5V from GND.

Note: All digital levels are positive true.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

ICL7109

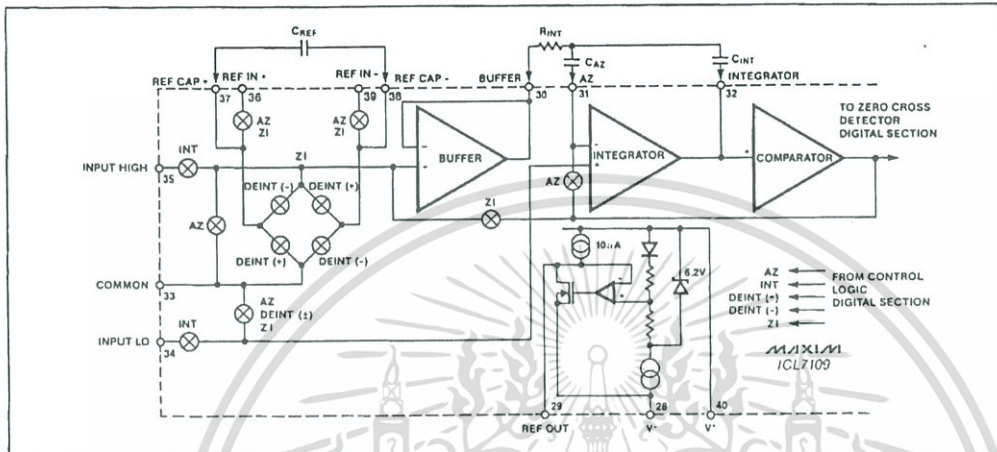


Figure 2. Analog Section

Detailed Description

Analog Section

The equivalent circuit of the Analog Section of the ICL7109 is shown in Figure 2. The circuit will perform conversions at a rate determined by the clock frequency (8192 clock periods per cycle) when the RUN/HOLD input is left open or connected to V^+ . Each measurement cycle is divided into four phases as shown in Figure 3. They are:

1. Auto-Zero (AZ)
2. Signal Integrate (INT)
3. De-integrate (DE)
4. Zero Integrator (ZI)

Auto-Zero Phase

Three events occur during Auto-zero. The inputs, In-Hi and In-Lo, are disconnected from the pins and internally shorted to analog common. The reference capacitor is charged to the reference voltage. Lastly, a feedback loop is closed around the system to charge the auto-zero capacitor C_{AZ} to compensate for offset voltages in the comparator, buffer amplifier and integrator. The inherent noise of the system determines the A-Z accuracy. In any event, the offset referred to the input is less than $10 \mu V$.

Signal Integrate Phase

The internal input high (In-Hi) and input low (In-Lo) are connected to the external pins, the internal short is removed and the auto-zero loop is opened. The converter then integrates the differential voltage between In-Hi and In-Lo for a fixed time of 2048 clock periods. Note that this differential voltage must be within the common mode range of the inputs. The

polarity of the integrated signal is determined at the end of this phase.

De-integrate Phase

The third phase is De-integrate, also known as reference integrate. Input high is internally connected across the previously charged reference capacitor and input low is internally connected to analog Common. The polarity detection circuit connects the reference capacitor with the polarity such that the integrator output returns with a fixed slope to the zero level established in the Auto-Zero phase. The time required for the output to return to zero (represented by the number of clock periods counted) is proportional to the input signal.

Zero Integrator Phase

Input low is shorted to analog Common and the reference capacitor is charged to the reference voltage. A feedback loop is closed around the system to input high, causing the integrator output to return rapidly to zero (See Figure 3). This phase normally lasts between 16 and 32 clock pulses but is extended to 1552 clock pulses after an overrange conversion.

This phase will remove any residual charge left on the integrator capacitor after an overload reading. This Zero Integrator phase virtually eliminates the problem of interaction or "crosstalk" between the various channels of a Maxim ICL7109 based multiple channel data acquisition system. Without the zero integrator phase, an overload on one channel would leave charge on the integrator capacitor, which would then be transferred to the autozero capacitor during the autozero cycle, resulting in an erroneous reading for the next channel that is measured after the channel with the overload.

MAXIM

7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

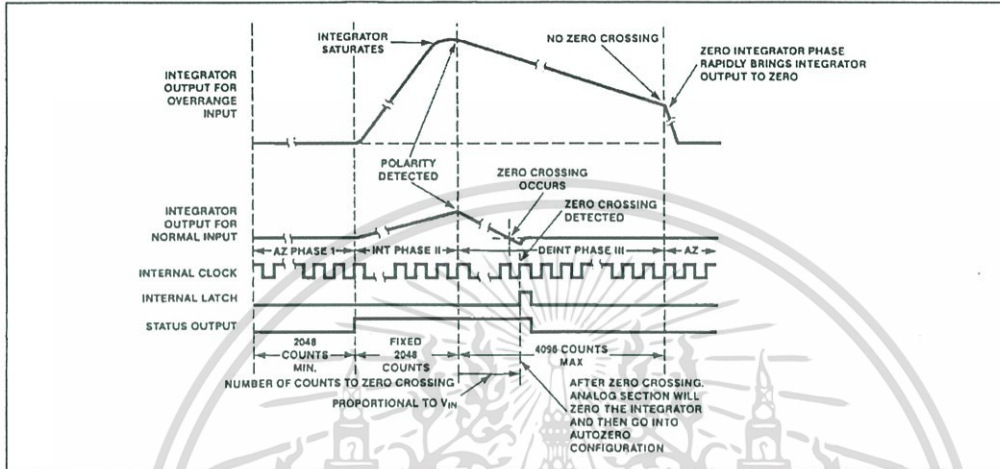


Figure 3. Conversion Timing (RUN/HOLD Pin High)

Differential Input

Differential input voltages anywhere within the common-mode range of the input amplifier can be accepted (specifically from 1.5V below the positive supply to 1.5V above the negative supply). The system has a CMRR of 86dB typical in this range. For optimum performance the input voltage at In-Lo and In-Hi should not come within 2 volts of either the positive or negative supply. Care must be exercised to ensure that the integrator output does not saturate, since the integrator also swings with the common-mode voltage. A large positive common-mode voltage with a near full-scale negative differential input voltage is a worst-case condition. When most of the swing has been used up by the positive common-mode voltage, the negative input signal drives the integrator positive. The integrator output swing can be reduced to less than the recommended 4V full-scale swing with little loss of accuracy in these critical applications. The integrator output can swing within 0.3V of either supply without loss of linearity.

The ICL7109 has been optimized for operation with analog common near digital ground. This allows for a 4V full scale integrator swing positive or negative which maximizes performance of the analog section with $\pm 5V$ power supplies.

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common-mode error is a roll over voltage. This is caused by the reference capacitor losing or gaining charge to stray capacitance on its nodes. The reference capacitor can gain charge

(increase voltage) if there is a large common-mode voltage. This is the result of a positive signal de-integration. In contrast, the reference capacitor will lose charge (decrease voltage) when de-integrating a negative input signal. Roll over error defines this difference in reference for positive or negative input voltages. This error can be held to less than one half count for worst-case condition by using an optimum reference capacitor. (See component value selection.)

By having the reference common mode voltage near or at analog COMMON, the roll-over error from these sources is minimized.

Component Value Selection

Care must be exercised in the selection of values for the integrator capacitor and resistor, auto-zero capacitor, reference voltage, and conversion rate for optimum performance of the analog section. The optimum values must be selected for each application.

Integrating Resistor

Both the integrator and buffer amplifier have a class A output stage with a quiescent current of $100 \mu A$, which can supply $20 \mu A$ with negligible non-linearity. The integrating resistor should be small enough that undue leakage requirements are not placed on the PC board, but large enough to keep the output current less than $40 \mu A$. For 2.048 volt full scale, $100k\Omega$ is optimum and similarly a $20k\Omega$ is optimum for a 409.6mV scale. For other full scale voltages, R_{INT} should be selected by the relation

$$R_{INT} = \frac{\text{full scale voltage (mV)}}{20 \mu A} k\Omega$$

12 Bit A/D Converter With 3-State Binary Outputs

ICL7109

Integrating Capacitor

C_{INT} (the integrating capacitor) should be selected for maximum integrator output voltage swing without saturation of the integrator (at 0.3 volt from either supply). A ± 3.5 to ± 4 volt integrator output swing is ideal for the ICL7109 with a ± 5 volt supplies and analog common connected to GND. Nominal values for C_{INT} and C_{AZ} are 0.15 μ F and 0.33 μ F, respectively, for 7½ conversions per second (61.44kHz clock frequency). These values should be changed to maintain the integrator output voltage swing, if different clock frequencies are used. The value of C_{INT} is generally given by

$$C_{INT} = \frac{(2048 \times \text{clock period}) (20 \mu\text{A})}{\text{Integrator output voltage swing (V)}} \mu\text{F}$$

To prevent roll-over and linearity errors a low dielectric absorption capacitor is required. Polypropylene capacitors give undetectable errors at reasonable cost up to 85°C. Teflon™ capacitors are recommended for the military temperature range. Polypropylene and Teflon™ capacitors should give less than 0.5 count of error due to dielectric absorption even though their absorption characteristics vary somewhat from unit to unit.

Auto-Zero Capacitor

The Maxim ICL7109 has a zero integrator phase which ensures that any charge left on the integrator after an overrange reading is removed before the autozero phase is started. This zero integrator phase allows the use of larger values of autozero capacitors than allowed with other manufacturer's ICL7109s. Normally, the optimum value of the autozero capacitor is between 2 and 4 times the value of the integrator capacitor. The typical value of the autozero capacitor is 0.33 μ F. Lower values of C_{AZ} increase the noise in the autozero loop; very large values will take a longer time to charge to the proper value after power-up.

The outer foil of C_{AZ} should be connected to the R_{INT}, C_{INT} summing junction and the inner foil to pin 31 for optimal rejection of stray pickup. Similarly, the inner foil of C_{INT} should be connected to the RC summing junction, and the outer foil of C_{INT} should be connected to pin 32. Above 85°C, Teflon™, or equivalent capacitors are recommended for their low leakage characteristics.

Reference Capacitor

Good results can be achieved in most applications with a 1 μ F capacitor. A larger value is required to prevent roll-over error where a 409.6mV scale is used and a large common mode voltage exists (i.e., the reference low is not at analog common). The roll-over error can generally be held to one half count by 10 μ F in this case. Above 85°C, Teflon™, or equivalent capacitors are again recommended for their low leakage characteristics.

Reference Voltage

An analog input of $V_{IN} = 2 \times V_{REF}$ generates a full scale output of 4096 counts. For a normalized scale, a reference of 204.8mV should be used for a 409.6mV full scale (100 μ V per LSB), and 1.024V reference should be used for a 2.048V full scale (500 μ V per LSB). There will exist a scale factor other than unity between the absolute output voltage to be measured and a desired digital output in many applications where the A/D is sensing the output of a transducer. In a weighing system, for example, the designer could possibly want a full scale reading when the voltage from the transducer is 0.682V. The input voltage should be measured directly and a reference voltage of 0.341V should be used instead of dividing the input down to 409.6mV. 34k Ω and 0.15 μ F are suitable values for the integrating resistor and capacitor. A divider on the input is thus avoided. When a zero reading is desired for non-zero input, another advantage of this system is realized. Examples might include temperature and weight measurements with an offset or tare. The offset may be introduced by connecting the voltage output of the transducer between common and analog high, and the offset voltage between common and analog low, observing polarities carefully. It may be more efficient, however, to perform this type of scaling or tare subtraction digitally using software in processor-based systems using the ICL7109.

Reference Sources

A major factor in the overall absolute accuracy of the converter is the stability of the reference voltage. The resolution of the ICL7109 at 12 bits is 244 ppm or one part in 4096. Therefore, a temperature difference of 3°C will introduce a one-bit error if the reference has a temperature coefficient of 80 ppm/°C (like the onboard reference). Where the ambient temperature is not controlled or where high-accuracy absolute measurements are being made, an external high quality reference should be used.

To generate a suitable reference voltage, the ICL7109 provides a REFERENCE OUTPUT (pin 29) which may be used with a resistive divider. This output will sink up to about 20mA without a significant output variation. A pullup bias device which sources about 10 μ A is also provided. The output voltage is nominally 2.8V below V^+ , and has a temperature coefficient of ± 80 ppm/°C typical. REF⁺ should be connected to the wiper of a precision potentiometer between REF OUT and V^+ , and REF OUT (Pin 29) should be connected to REF⁻ (pin 39) when using the onboard reference. Shown in the test circuit is the circuit for a 204.8mV reference. The fixed resistor should be removed for a 1V reference, and a 25k Ω precision

MAXIM

9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

potentiometer between REF OUT and V⁺ should be used.

Note that if pins 29 and 39 are tied together and pins 39 and 40 accidentally shorted (e.g., during testing), the reference supply will sink sufficient current to destroy the device. By placing a 1k Ω resistor in series with pin 39, this can be avoided.

Detailed Description

Digital Section

The digital section (Figure 4) includes: 1) the clock oscillator and divider circuit; 2) a 12-bit binary counter with output latches and TTL-compatible three-state output drivers; 3) control logic; and 4) UART handshake logic.

Note: The term "clock cycles" as used in the following discussion relates to the internal clock, which is the oscillator output \div 58 when OSC SEL is low.

Three-State Outputs

The ICL7109 has 14 three-state outputs: 12 data bits, 1 polarity bit, and 1 overrange bit. These bits are enabled either by the CE/LOAD, LBEN and HBEN control signals (see Table 2), or by entering the Handshake mode.

CE/LOAD, LBEN, and HBEN

These three control pins can function as either inputs or outputs. In the Direct interface mode (see "Interfacing" below), these three pins are Chip Enable and Byte Enable inputs. In the Handshake mode these three pins become outputs that load data into the

UART. These pins will be outputs while a handshake transfer is in progress or at any time that the Mode input is high.

Run/Hold Input

When the Run/Hold input is tied high, the ICL7109 continuously performs A/D conversions with a fixed length of 8192 clock cycles per conversion. When Run/Hold is taken low, the ICL7109 will complete the conversion in progress, then wait in the autozero phase. After the minimum autozero time has been completed, a high-going pulse on Run/Hold of at least 200 nanoseconds is required to start a new conversion; but any pulses during a conversion or up to 2048 clock cycles after Status goes low will be ignored. If the ICL7109 is holding at the end of the autozero phase, a new conversion will start and Status will go high within 7 clock cycles after Run/Hold goes high.

In addition to starting and stopping conversions, the Run/Hold pin can also be used to minimize conversion time. If Run/Hold is high, each conversion takes a full 8192 clock cycles, with the De-integrate phase taking 4096 clock cycles independent of input voltage. On the other hand, if Run/Hold is low at any time after Status goes low, the ICL7109 immediately jumps to the Auto-Zero phase rather than taking a full 4096 clock cycles for De-integrate. A simple way to ensure minimum conversion time is to drive the Run/Hold input with the Buffered Oscillator Output. When this is done, the conversion time is dependent on the input voltage: 4096 clock cycles for a zero voltage input, rising to 8192 clock cycles for full scale or overrange inputs.

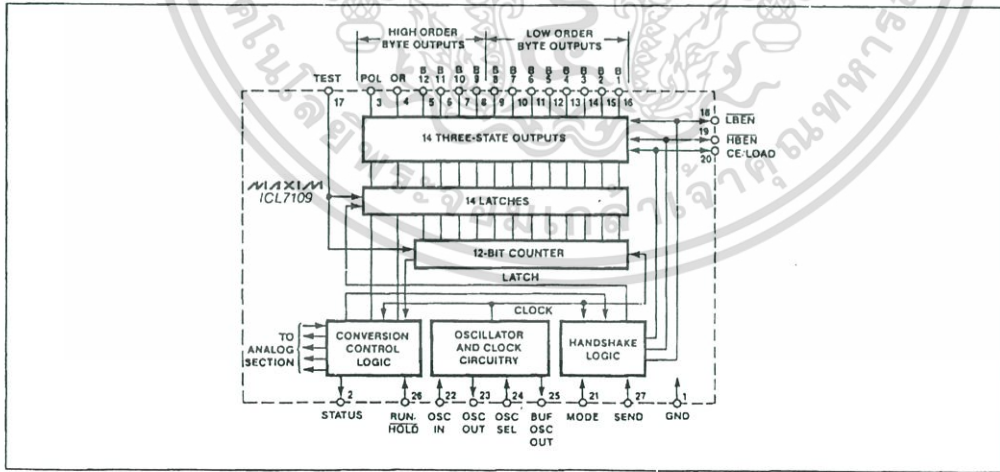


Figure 4. Digital Section

12 Bit A/D Converter With 3-State Binary Outputs

ICL7109

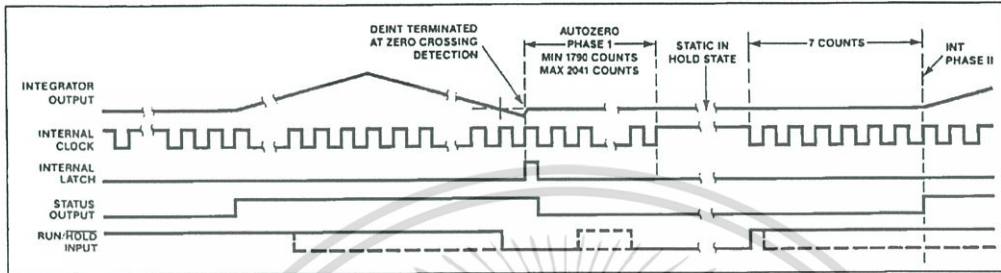


Figure 5. RUN/HOLD Operation

Mode Input

The Mode input is used to control the converter output mode. The converter is in its Direct output mode, where the output data is directly accessible under the control of the chip and byte enable inputs when the Mode pin is low or left open. (To ensure a low level when the pin is left open, this input is provided with an internal pulldown resistor.) When the Mode input is pulsed high, the converter enters the UART handshake mode and outputs the data in two bytes, then returns to "Direct" mode. The converter will output data in the handshake mode at the end of every conversion cycle when the Mode input remains high. (See "Handshake Mode" section for more details.)

Send Input

The Send Input is a handshake control input used during handshake transfers. The use of Send to control a handshake interface is discussed in the "Interfacing" section, below.

The Maxim ICL7109 contains an improved power-up reset circuit that ensures that the ICL7109 powers up in the Direct mode if the Mode input is low, but other manufacturer's ICL7109s may power up in the Handshake mode even if the Mode input is held low. Although the Send input on the Maxim ICL7109 can be tied either high or low if only the Direct mode is used, other manufacturer's ICL7109s require that the Send input be tied high so that the ICL7109 will return to the Direct mode in 7 clock cycles if the Handshake mode is inadvertently entered on power-up.

Oscillator

The ICL7109 has a versatile three terminal oscillator that may be operated as a crystal or RC oscillator. It also may be overdriven by an external clock source. To optimize it for crystal or RC operation, the Oscillator Select input changes the internal configuration of the oscillator. The oscillator is configured for RC operation when the Oscillator Select input is high or left open (the input is provided with an internal pullup resistor), and the internal clock will be of the same phase and frequency as the signal at the Buffered Oscillator Output. (See Figure 6 for the resistor and capacitor connections.) Oscillation will occur in the circuit at a frequency given by $f = 0.45/RC$. The oscillator resistor should be 100kΩ. The capacitor value should be chosen such that 2048 clock periods are close to an integral multiple of the 60Hz period for optimum 60Hz line rejection, but the capacitor value should not be less than 50pF.

A feedback device and input and output capacitors are added to the oscillator when the Oscillator Select input is low. With no external components, the oscillator will function with most crystals in the 1 to 5MHz range. (See Figure 7.) A fixed ÷ 58 circuit is inserted between the Buffered Oscillator Output and the internal clock by taking the Oscillator Select input low. This division ratio provides 33.18ms integration time, by using a 3.58MHz TV crystal.

$$T = (2048 \text{ clock periods}) \times \frac{58}{3.58\text{MHz}} = 33.18\text{ms}$$

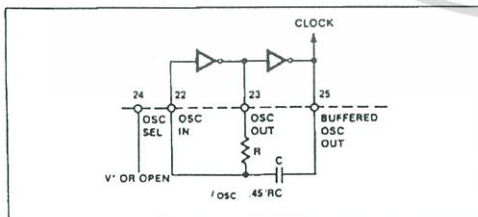


Figure 6. RC Oscillator

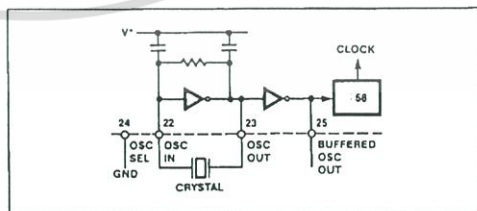


Figure 7. Crystal Oscillator

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

This time is quite close to 33.33ms or two 60Hz periods. The error is lower than one percent, which will yield better than 40dB of 60Hz rejection. If at any time the oscillator is to be overdriven, the overdriving signal should be applied at the Oscillator Input, and the Oscillator Output should be left open. When Oscillator Select is left open, the internal clock will be of the same duty cycle, frequency and phase as the input signal. The clock will be the input frequency divided by 58 when Oscillator Select is at Ground. The divide by 58 circuit will operate reliably up to about 5MHz (Oscillator Select low), while the converter itself will operate at clock rates up to 2 MHz (Oscillator Select high). This implies a conversion rate of 244 conversions/sec. To operate the converter at these rates the auto-zero and integrating capacitors must be scaled using the guidelines in the Component Selection section. As the conversion rate increases, the accuracy of the converter is compromised, primarily due to noise and the delay of the comparator. If the clock period is less than the comparator delay (typically 1-3 μ sec.), the low order bits become meaningless. At 2 MHz, typical readings with the inputs shorted may be 4-10 counts, rendering the 4 LSBs meaningless.

Note: At 15 conversions per second, the integration time of 2048 clock pulses equals one complete period of 60 Hz. This is therefore the maximum conversion rate that will provide 60 Hz noise rejection.

Status Output

At the end of a conversion cycle the Status output goes low, one-half clock period after new data from the conversion has been stored in the output latches. Status goes high at the beginning of Signal Integrate (Phase II). Figure 3 shows the timing details. This signal may be utilized as a flag indicating "data valid" for monitoring the status of the converter or to drive interrupts since data never changes while Status is low.

Test Input

The counter output latches are enabled when the Test input is taken to a level halfway between V^+ and Ground, allowing the counter contents to be examined. When the Test input is grounded, the internal clock is disabled and the counter outputs are all forced into the high state. The counter outputs will be clocked to the low state when the input returns to the $1/2 (V^+ - \text{Ground})$ voltage (or to V^+) and one

clock is applied. This facilitates testing of the counter and the output drivers.

Although the Test pin has an internal pullup, it should be tied high if not used. This ensures that high speed transitions on adjacent pins (particularly LBEN) do not inadvertently activate the test mode.

Interfacing Direct Mode

The ICL7109 is in the Direct mode when the Mode pin is low. In this mode the output interface is a simple parallel interface with a Chip Enable ($\overline{\text{CE/Load}}$) and two byte enables ($\overline{\text{HBEN}}$ and $\overline{\text{LBEN}}$). As shown in the truth table of Table 2, the least significant 8 bits of data are enabled when both $\overline{\text{CE/Load}}$ and $\overline{\text{LBEN}}$ are low. The upper 4 bits of data, polarity, and overrange are enabled whenever $\overline{\text{CE/Load}}$ and $\overline{\text{HBEN}}$ are low. The Maxim version of the ICL7109 has significantly enhanced current sourcing capability, which enables it to rapidly drive the large capacitances often found on microcomputer buses.

In Figure 12, an approach to interfacing several ICL7109s to a bus is shown. This is achieved by using the $\overline{\text{CE/Load}}$ inputs (decoded from an address possibly) to select the desired converter, and tying the $\overline{\text{HBEN}}$ and $\overline{\text{LBEN}}$ signals to several converters together.

The ICL7109 can also be controlled through I/O peripheral ports, as shown in Figures 14, 15 and 16. Figures 13 through 16 are some practical circuits utilizing the parallel three-state output capabilities of the ICL7109. Shown in Figure 16 is a straightforward interface to the Intel MCS-48, -80 and -85 systems via an 8255 PPI, where the ICL7109 data outputs are active at all times. The 8155 I/O ports may be utilized in the same way. Although a read performed while the data latches are undergoing updates will lead to scrambled data, this interface can be used in a read-

Table 2. DIRECT MODE TRUTH TABLE

$\overline{\text{CE/LOAD}}$	$\overline{\text{LBEN}}$	$\overline{\text{HBEN}}$	B1-B8	B9-B12, POL, OR
1	X	X	Hi-Z	Hi-Z
0	1	1	Hi-Z	Hi-Z
0	0	1	Data Out	Hi-Z
0	1	0	Hi-Z	Data Out
0	0	0	Data Out	Data Out

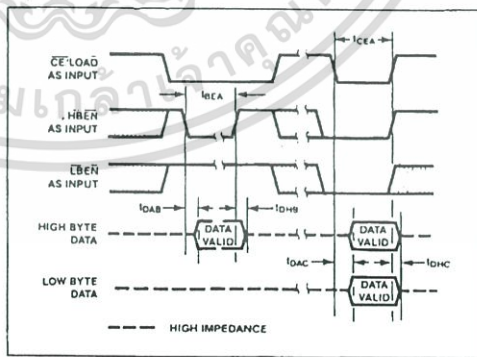


Figure 8. Direct Mode Output Timing

12 Bit A/D Converter With 3-State Binary Outputs

anytime mode. One way of solving this problem is to read the Status output as well. If it is high, read the data a second time after a delay of more than 1/2 converter clock period. If Status is still high, the first reading is correct. If Status is now low, the second reading is correct. On the other hand, the problem of timing is completely avoided by using a read-after-update sequence. (See Figure 14.) Data can be accessed by the high to low transition of the Status output driving an interrupt to the microprocessor. Figure 14 also demonstrates the Run/Hold input being used to initiate conversions under software control.

Figure 15 shows a similar interface to 650X or 680X systems. The transition of the Status output from high to low generates an interrupt via the Control Register B CB1 line. Note that CB2 controls the Run/Hold pin through Control Register B. This application permits software-controlled initiation of conversions.

Direct interfacing to most microprocessor busses is allowed by the three-state output capability of the ICL7109. (See Figure 13 and the typical operating circuit on the first page.) It is important that the

requirements for setup and hold times, and minimum pulse widths are met. There are also drive limitations on long busses that should be noted. In general, this type of interface is favored only if the memory peripheral address density is low so that simple address decoding can be used. Interrupt handling can mandate several extra components. The use of interfacing devices will simplify the system in many cases.

Handshake Mode

Handshake Mode permits the interface with a number of external devices. For example, byte enables may be used as load enables or as byte identification flags, and external latches may be clocked by the rising edge of CE/Load.

The handshake mode is specifically designed to directly interface the ICL7109 to industry standard UARTs, with no external logic required. The ICL7109 is in the handshake mode whenever the Mode input is high. In the handshake mode the CE/Load, LBEN and HBEN pins are outputs and Send is an input. A typical UART to ICL7109 interface is shown in Figure 18, with the interface timing shown in Figures 9 through 11.

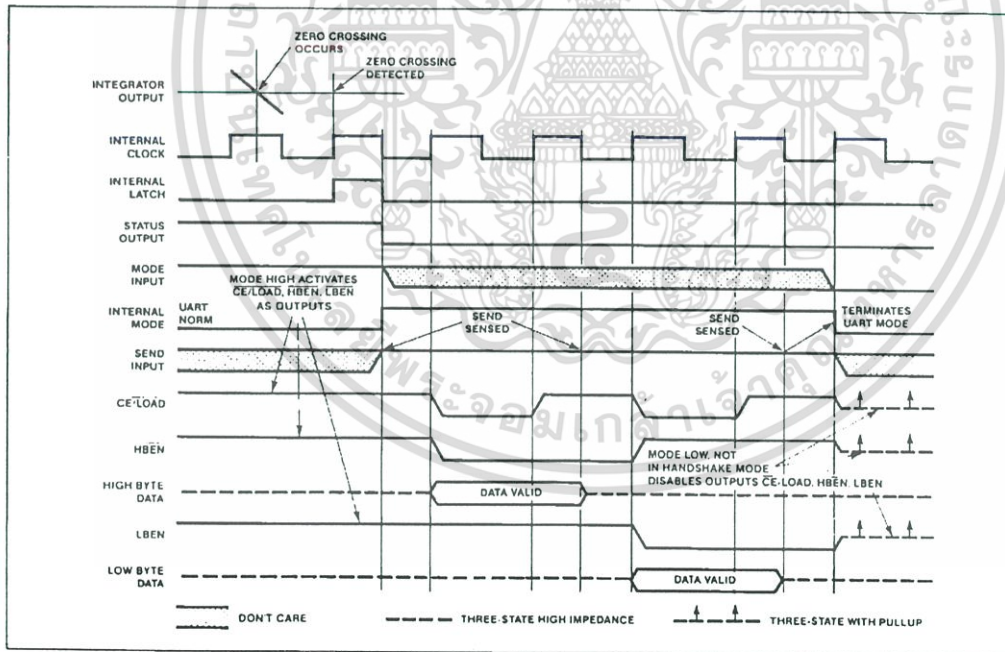


Figure 9. Handshake With Send Held Positive

12 Bit A/D Converter With 3-State Binary Outputs

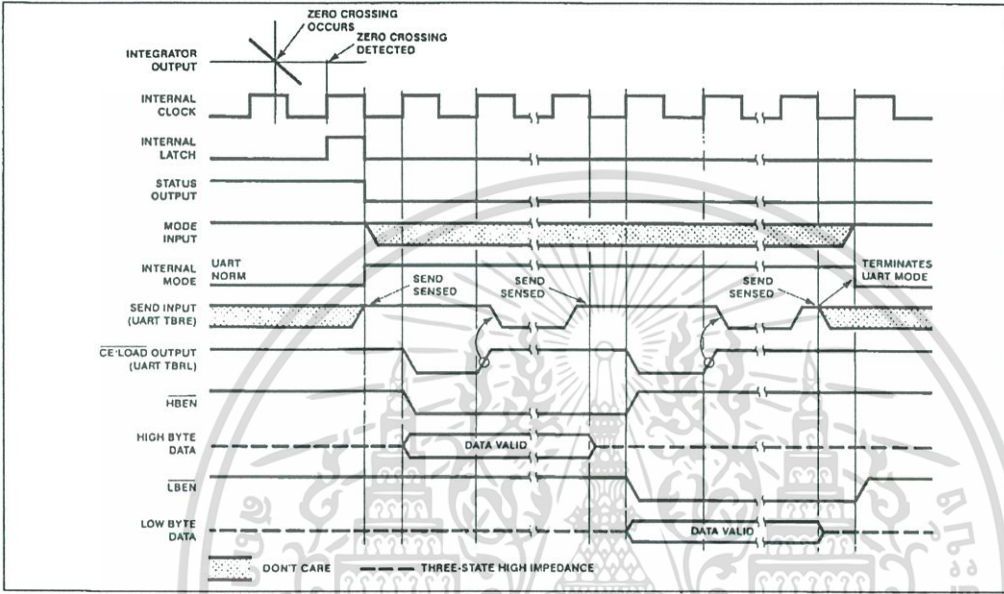


Figure 10. Handshake - Typical UART Interface Timing

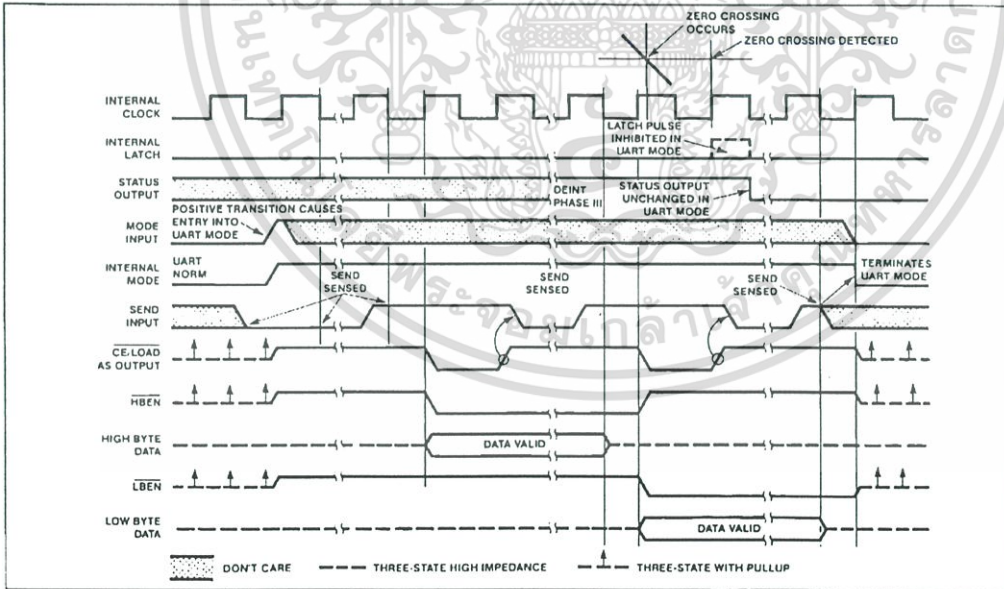


Figure 11. Handshake Triggered By Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

When Mode is continuously held high, a new UART transmission will be started when Status goes low, provided Send is high at that time. As shown in Figure 10 the high byte of data will be written into the UART by the first pulse of $\overline{CE}/\text{Load}$. The \overline{TBRE} signal of the UART will momentarily go low upon receiving the data. After the UART transfers the data to the transmitter register, the UART's \overline{TBRE} output drives the ICL7109's Send input high. The ICL7109 senses the high level on the Send input and loads the low byte of data into the UART with a second pulse of $\overline{CE}/\text{Load}$. The ICL7109 continues its conversion cycles while this handshake takes place, and if the UART's \overline{TBRE} has driven the ICL7109 Send input high by the end of the next conversion, the data transfer sequence will repeat. If the UART's \overline{TBRE} (and therefore the ICL7109's Send input) is low when the ICL7109 completes the next conversion, the internal latch pulse is inhibited and the data from that conversion is lost.

A handshake transfer can be initiated by a high-going pulse on the Mode pin. Upon receiving a high going pulse, the ICL7109 sets an internal Mode latch and will start a handshake transmission when Status goes low at the end of the next conversion. An alternate method of controlling the ICL7109 is to leave Mode high and initiate conversions via the Run/Hold input. With this method the ICL7109 will first make a conversion then transmit the data. Another method of initiating a transmission is shown in Figure 11. Here Mode is pulsed high while Send is low. A UART transmission is started when Send is taken high (at least 2 negative clock edges later).

The UART mode is also useful in interfacing the ICL7109 to I/O ports such as the 8255 and 6520. Figure 17 is an example of such an interface. The handshake operation with the 8255 is controlled by inverting its Input Buffer Full (IBF) flag to drive the Send input to the ICL7109, and using the $\overline{CE}/\text{Load}$ to drive the 8255 strobe. The internal control register of the PPI should be set in MODE 1. The next conversion's result will be strobed into the port if the 8255 IBF flag is low and the ICL7109 is in handshake mode. The strobe will cause IBF to go high (Send goes low) which will prevent the ICL7109 from loading the second byte of data. The PPI will generate an interrupt. When executed, the result is that the data is read. The IBF will be reset low when the byte is read which causes the ICL7109 to sequence into the next byte. Figure 17 shows the PC7 line of the PPI connected to the Mode input of the ICL7109. If this input is tied high or left high, the data from every conversion will be sequenced into the system (provided the data access takes less time than a conversion). The output sequence can be obtained on demand by using the PC7 output to drive the Mode input. Note that the 8255 can service another peripheral device since only one port is used. The 8155 can utilize the same arrangement.

The ICL7109 is not limited to the applications described here. These examples show some of the many interfaces and uses of the ICL7109 and merely provide a point of departure for users to develop appropriate systems. Many of the suggestions made here may be combined. More specifically, the uses of the Mode, Status, and Run/Hold signals may be mixed.

Typical Applications

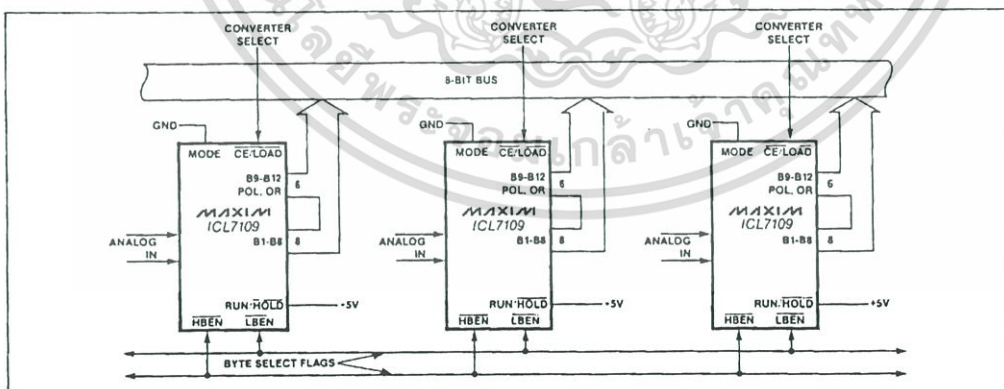


Figure 12. Three-stating several 7109s to a Bus

12 Bit A/D Converter With 3-State Binary Outputs

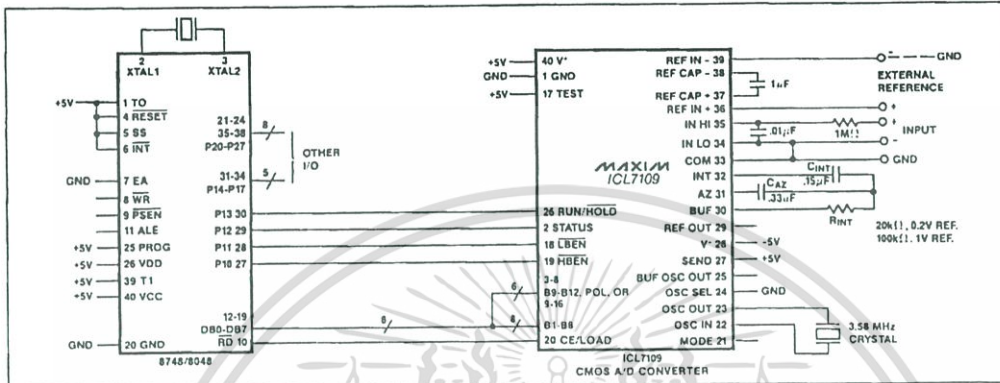


Figure 13. Typical Connection Diagram Parallel Interface with MCS-48 Microcomputer

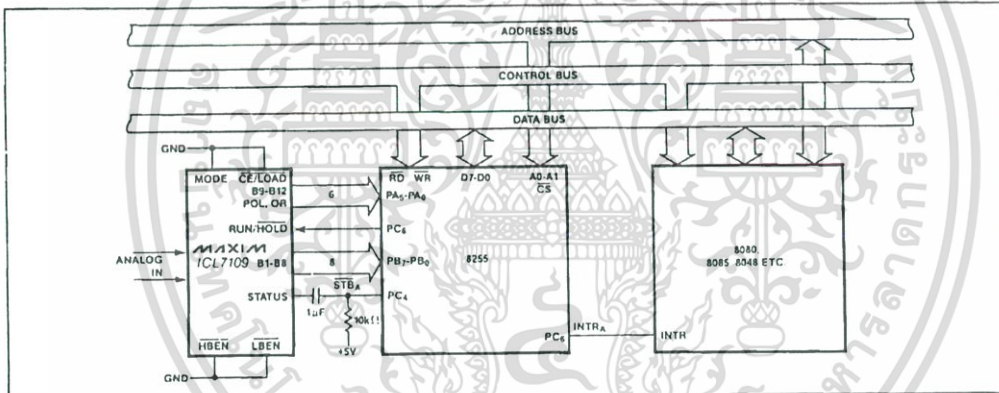


Figure 14. Full-time Parallel Interface to MCS-48, -80, -85 Microcomputers with Interrupt

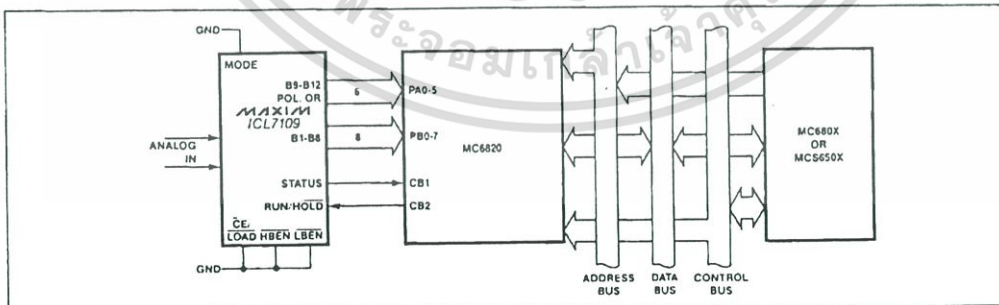


Figure 15. Full-time Parallel Interface to MS680X or MCS650X Microprocessors

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

ICL7109

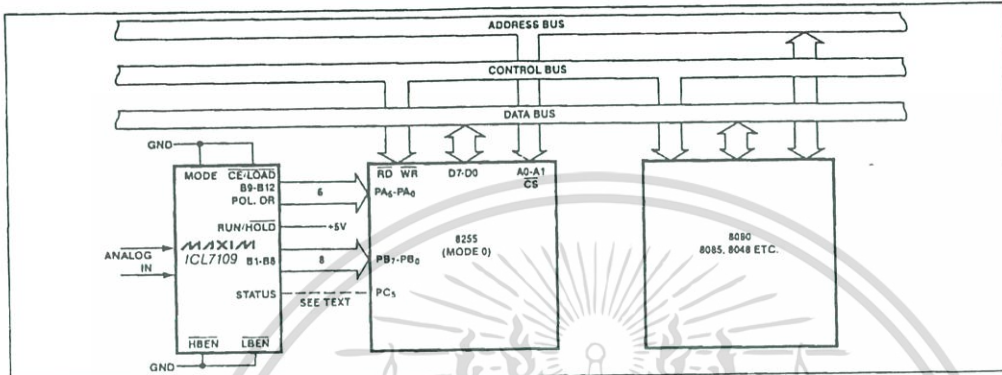


Figure 16. Full-time Parallel Interface to MCS-48, -80, -85 Microcomputer Systems

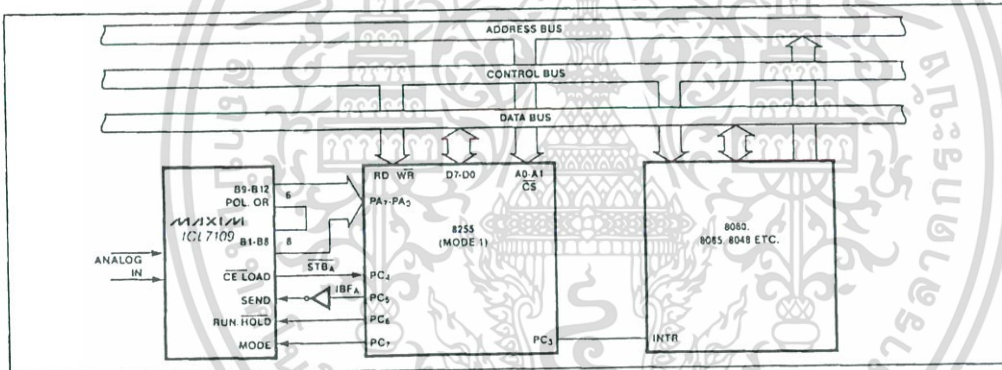


Figure 17. Handshake Interface - ICL7109 to MCS-48, -80, -85

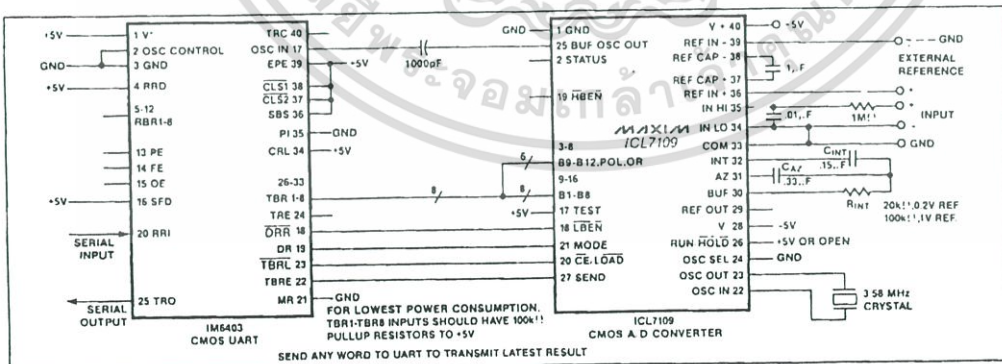


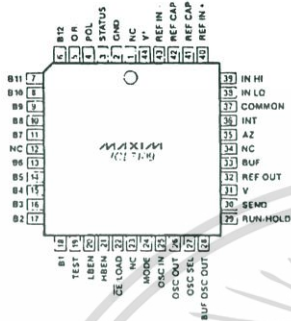
Figure 18. Typical Connection Diagram UART Interface

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

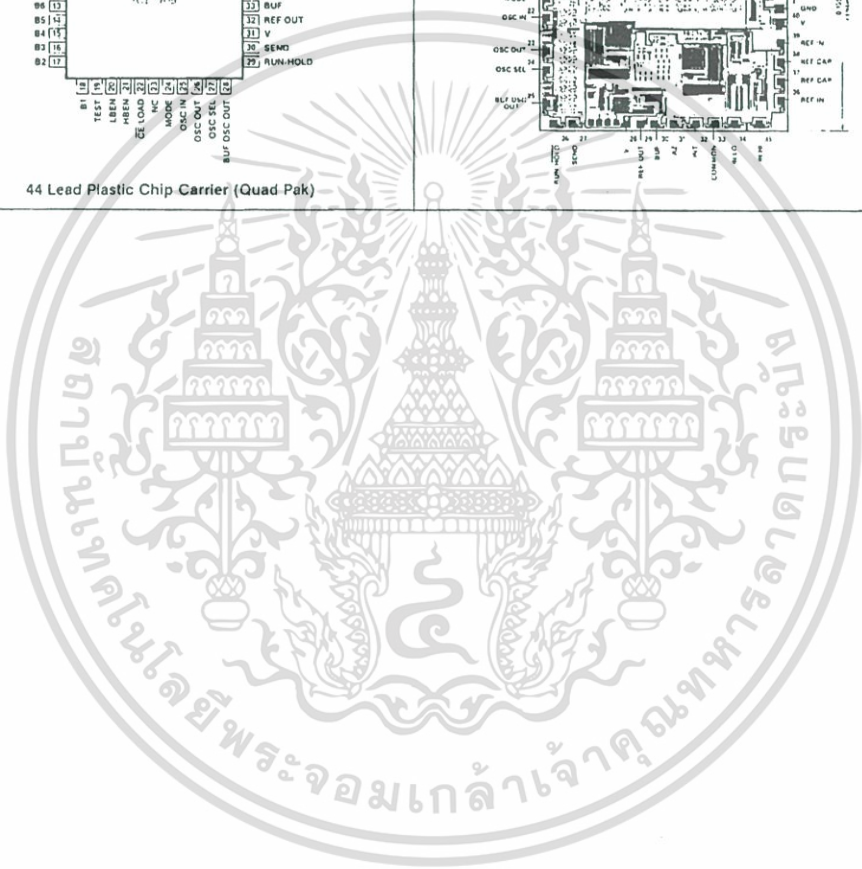
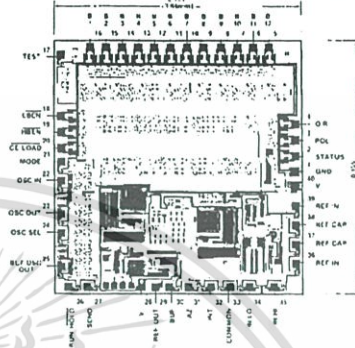
12 Bit A/D Converter With 3-State Binary Outputs

Pin Configuration



44 Lead Plastic Chip Carrier (Quad Pak)

Chip Topography

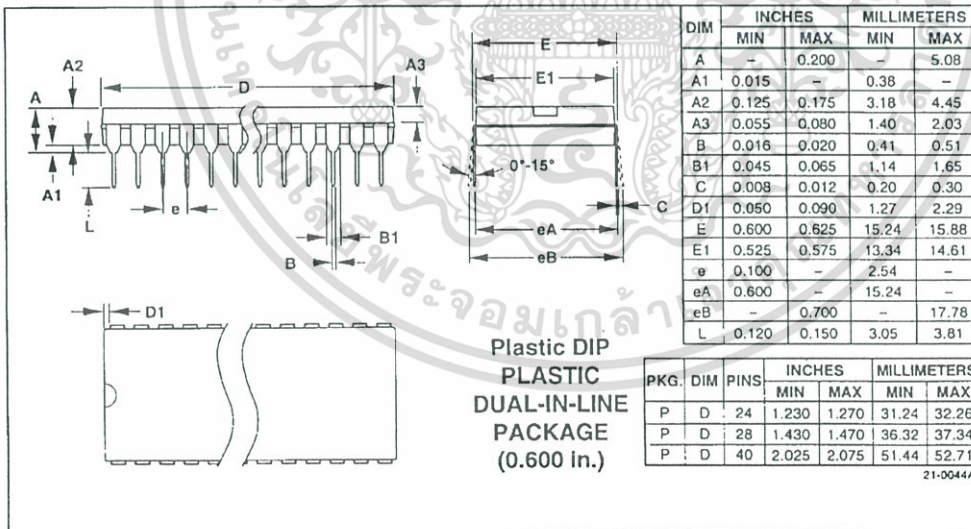
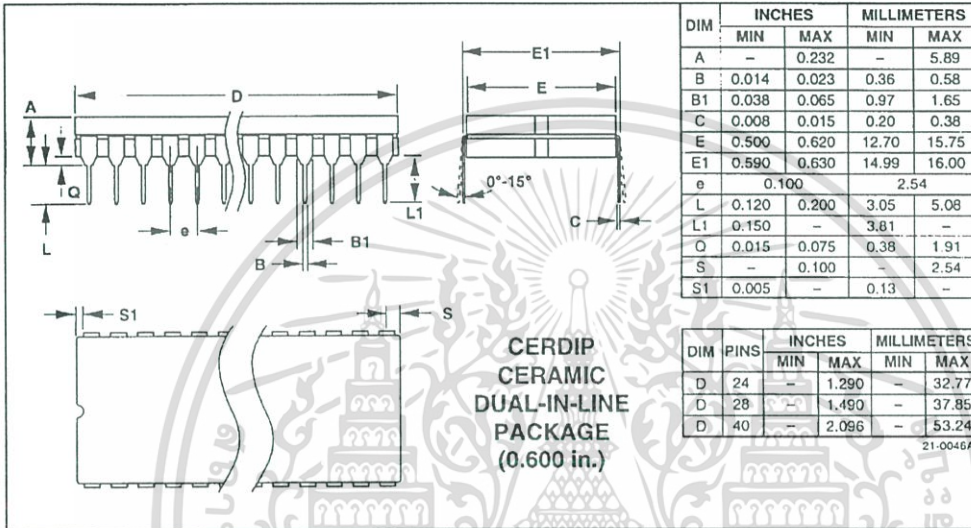


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

Package Information

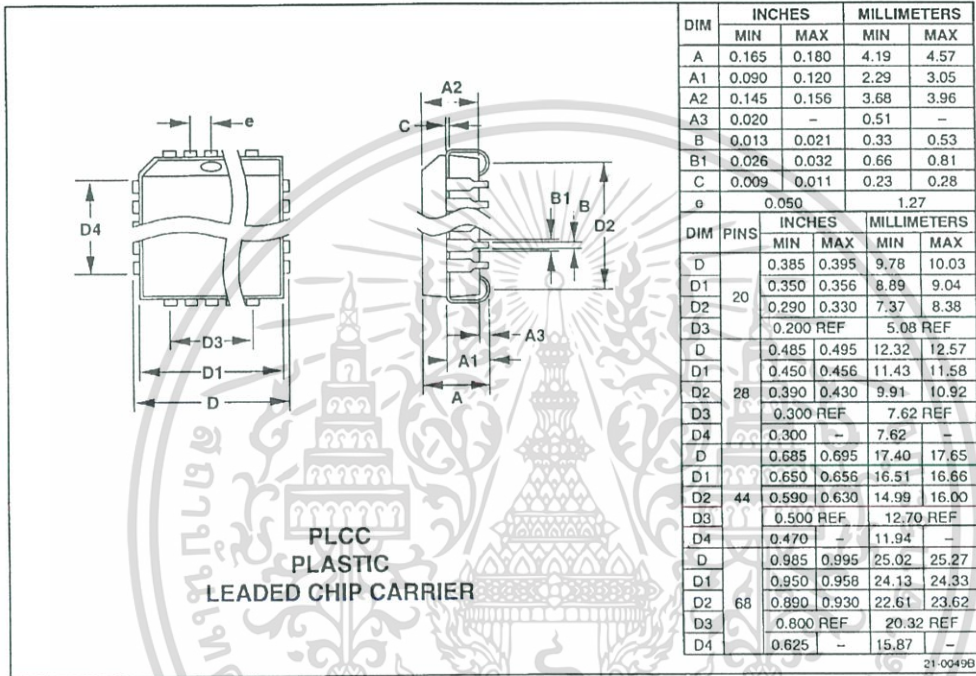
ICL7109



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12 Bit A/D Converter With 3-State Binary Outputs

Package Information (continued)



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

20 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1995 Maxim Integrated Products

Printed USA

MAXIM is a registered trademark of Maxim Integrated Products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DALLAS
SEMICONDUCTOR

DS275 Line-Powered RS-232 Transceiver Chip

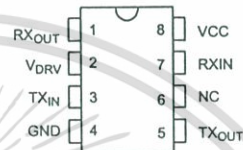
FEATURES

- Low-power serial transmitter/receiver for battery-backed systems
- Transmitter steals power from receive signal line to save power
- Ultra-low static current, even when connected to RS-232-E port
- Variable transmitter level from +5 to +12 volts
- Compatible with RS-232-E signals
- Available in 8-pin, 150-mil wide SOIC package (DS275S) and 14-pin TSSOP package
- Low-power CMOS

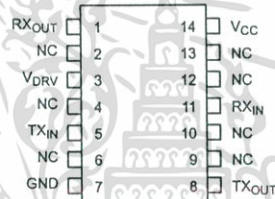
ORDERING INFORMATION

DS275	8-pin DIP
DS275S	8-pin SOIC
DS275E	14-pin TSSOP

PIN ASSIGNMENT



DS275 8-PIN DIP (300 MIL)
DS275S 8-PIN SOIC (150 MIL)



DS275E 14-PIN TSSOP

PIN DESCRIPTION

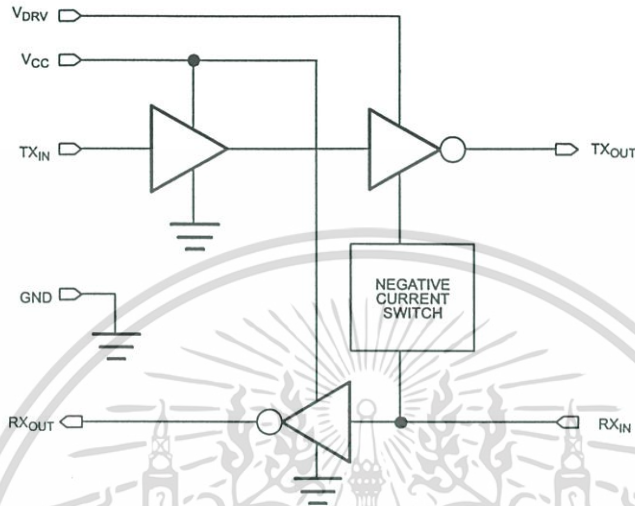
RX _{OUT}	—	RS-232 Receiver Output
V _{DRV}	—	Transmit Driver +V
TX _{IN}	—	RS-232 Driver Input
GND	—	System Ground (0V)
TX _{OUT}	—	RS-232 Driver Output
NC	—	No Connection
RX _{IN}	—	RS-232 Receiver Input
V _{CC}	—	System Logic Supply (+5V)

DESCRIPTION

The DS275 Line-Powered RS-232 Transceiver Chip is a CMOS device that provides a low-cost, very low-power interface to RS-232 serial ports. The receiver input translates RS-232 signal levels to common CMOS/TTL levels. The transmitter employs a unique circuit which steals current from the receive RS-232 signal when that signal is in a negative state (marking). Since most serial communication ports remain in a negative state statically, using the receive signal for negative

power greatly reduces the DS275's static power consumption. This feature is especially important for battery-powered systems such as laptop computers, remote sensors, and portable medical instruments. During an actual communication session, the DS275's transmitter will use system power (5–12 volts) for positive transitions while still employing the receive signal for negative transitions.

DS275 BLOCK DIAGRAM Figure 1



OPERATION

Designed for the unique requirements of battery-backed systems, the DS275 provides a low-power half-duplex interface to an RS-232 serial port. Typically, a designer must use an RS-232 device which uses system power during both negative and positive transitions of the transmit signal to the RS-232 port. If the connector to the RS-232 port is left connected for an appreciable time after the communication session has ended, power will statically flow into that port, draining the battery capacity. The DS275 eliminates this static current drain by stealing current from the receive line (RX_{IN}) of the RS-232 port when that line is at a negative level (marking). Since most asynchronous communication over an RS-232 connection typically remains in a marking state when data is not being sent, the DS275 will not consume system power in this condition. System power would only be used when positive-going transitions are needed on the transmit RS-232 output (TX_{OUT}) when data is sent. However, since synchronous communication sessions typically exhibit a very low duty-cycle, overall system power consumption remains low.

RECEIVER SECTION

The RX_{IN} pin is the receive input for an RS-232 signal whose levels can range from ± 3 to ± 15 volts. A negative data signal is called a mark while a positive data signal is

called a space. These signals are inverted and then level-shifted to normal +5 volt CMOS/TTL logic levels. The logic output associated with RX_{IN} is RX_{OUT} which swings from +V_{CC} to ground. Therefore, a mark on RX_{IN} produces a logic 1 at RX_{OUT}; a space produces a logic 0.

The input threshold of RX_{IN} is typically around 1.8 volts with 500 millivolts of hysteresis to improve noise rejection. Therefore, an input positive-going signal must exceed 1.8 volts to cause RX_{OUT} to switch states. A negative-going signal must now be lower than 1.3 volts (typically) to cause RX_{OUT} to switch again. An open on RX_{IN} is interpreted as a mark, producing a logic 1 at RX_{OUT}.

TRANSMITTER SECTION

TX_{IN} is the CMOS/TTL-compatible input for digital data from the user system. A logic 1 at TX_{IN} produces a mark (negative data signal) at TX_{OUT} while a logic 0 produces a space (positive data signal). As mentioned earlier, the transmitter section employs a unique driver design that uses the RX_{IN} line for swinging to negative levels. The RX_{IN} line must be in a marking or idle state to take advantage of this design; if RX_{IN} is in a spacing state, TX_{OUT} will only swing to ground. When TX_{OUT} needs to transition to a positive level, it uses the V_{DRV} power pin

for this level. V_{DRV} can be a voltage supply between 5 to 12 volts, and in many situations it can be tied directly to the +5 volt V_{CC} supply. *It is important to note that V_{DRV} must be greater than or equal to V_{CC} at all times.*

The voltage range on V_{DRV} permits the use of a 9-volt battery in order to provide a higher voltage level when TX_{OUT} is in a space state. When V_{CC} is shut off to the DS275 and V_{DRV} is still powered (as might happen in a battery-backed condition), only a small leakage current (about 50–100 nA) will be drawn. If TX_{OUT} is loaded during such a condition, V_{DRV} will draw current only if RX_{IN} is not in a negative state. During normal operation ($V_{CC}=5$ volts), V_{DRV} will draw less than 2 μ A when TX_{OUT} is marking. Of course, when TX_{OUT} is spacing, V_{DRV} will draw substantially more current – about 3 mA depending upon its voltage and the impedance that TX_{OUT} sees.

The TX_{OUT} output is slow-rate limited to less than 30 volts/us in accordance with RS-232 specifications. In the event TX_{OUT} should be inadvertently shorted to ground, internal current-limiting circuitry prevents damage, even if continuously shorted.

RS-232 COMPATIBILITY

The intent of the DS275 is not so much to meet all the requirements of the RS-232 specification as to offer a low-power solution that will work with most RS-232 ports with a connector length of less than 10 feet. As a prime example, the DS275 will not meet the RS-232 requirement that the signal levels be at least ± 5 volts minimum when terminated by a 3K Ω load and $V_{DRV}=+5$ volts. Typically 4 volts will be present at TX_{OUT} when spacing under this condition. However, since most RS-232 receivers will correctly interpret any voltage over 2 volts as a space, there will be no problem transmitting data.

APPLICATIONS INFORMATION

The DS275 is designed as a low-cost, RS-232-E interface expressly tailored for the unique requirements of battery-operated handheld products. As shown in the electrical specifications, the DS275 draws exceptionally low operating and static current. During normal operation when data from the handheld system is sent from the TX_{OUT} output, the DS275 only draws significant V_{DRV} current when TX_{OUT} transitions positively (spacing). This current flows primarily into the RS-232 receiver's

3–7K Ω load at the other end of the attaching cable. When TX_{OUT} is marking (a negative data signal), the V_{DRV} current falls dramatically since the negative voltage is provided by the transmit signal from the other end of the cable. This represents a large reduction in overall operating current, since typical RS-232 interface chips use charge-pump circuits to establish both positive and negative levels at the transmit driver output.

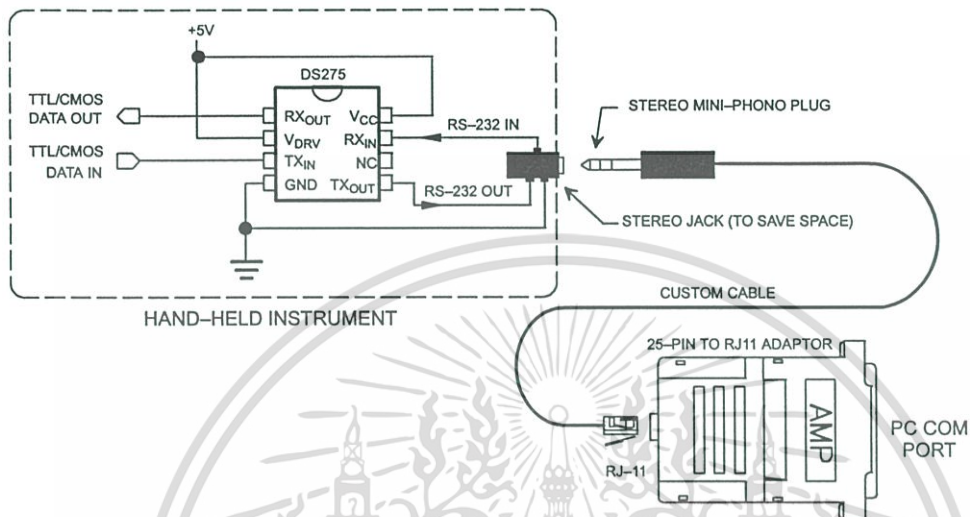
To obtain the lowest power consumption from the DS275, observe the following guidelines. First, to minimize V_{DRV} current when connected to an RS-232 port, always maintain TX_{IN} at a logic 1 when data is not being transmitted (idle state). This will force TX_{OUT} into the marking state, minimizing V_{DRV} current. Second, V_{DRV} current will drop to less than 100 nA when V_{CC} is grounded. Therefore, if V_{DRV} is tied directly to the system battery, the logic +5 volts can be turned off to achieve the lowest possible power state.

FULL-DUPLEX OPERATION

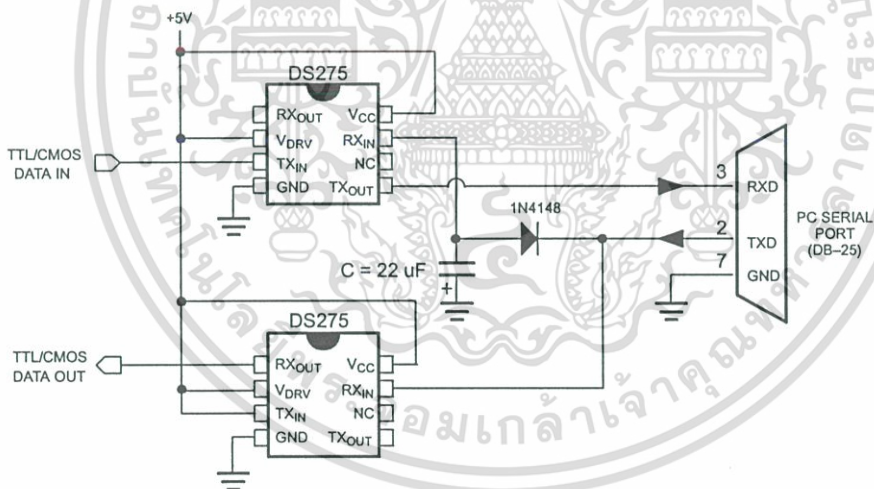
The DS275 is intended primarily for half-duplex operation; that is, RX_{IN} should remain idle in the marking state when transmitting data out TX_{OUT} and visa versa. However, the part can be operated full-duplex with most RS-232-E serial ports since signals swinging between 0 and +5V will usually be correctly interpreted by an RS-232-E receiver device. The 5-volt swing occurs when TX_{OUT} attempts to swing negative while RX_{IN} is at a positive voltage, which turns on an internal weak pull-down to ground for the TX_{OUT} driver's negative reference. So, transmit mark signals at TX_{OUT} may have voltage jumps from some negative value (corresponding to RX_{IN} marking) to approximately ground. One possible problem that may occur in this case is if the receiver at the other end requires a negative voltage for recognizing a mark. In this situation, the full-duplex circuit shown in Figure 3 can be used as an alternative. The 22 μ F capacitor forms a negative-charge reservoir; consequently, when the TXD line is spacing (positive), TX_{OUT} still has a negative source available for a time period determined by the capacitor and the load resistance at the other end (3–7K Ω). This circuit was tested from 150–19,200 bps with error-free operation using a SN75154 Quad Line Receiver as the receiver for the TX_{OUT} signal. Note that the SN75154 can have a marking input threshold below ground; hence there is the need for TX_{OUT} to swing both positive and negative in full-duplex operation with this device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HANDHELD RS-232-C APPLICATION USING A STEREO MINI-JACK Figure 2



FULL-DUPLEX CIRCUIT USING NEGATIVE-CHARGE STORAGE Figure 3



NOTE:

The capacitor stores negative charge whenever the TXD signal from the PC serial port is in a marking data state (a negative voltage that is typically -10 volts). The top DS275's TX_{OUT} uses this negative charge reservoir when it is in a marking state. The capacitor will discharge to 0 volts when the TXD line is spacing (and TX_{OUT} is still marking) at a time constant determined by its value and the value of the load resistance reflected back to TX_{OUT}. However, when TXD is marking, the capacitor will quickly charge back to -10 volts. Note that TXD remains in a marking state when idle, which improves the performance of this circuit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

V_{CC}	-0.3 to +7.0 volts
V_{DRV}	-0.3 to +13.0 volts
RX_{IN}	± 15 volts
TX_{IN}	-0.3 to $V_{CC} + 0.3$ volts
TX_{OUT}	± 15 volts
RX_{OUT}	-0.3 to $V_{CC} + 0.3$ volts
Storage Temperature	-55°C to +125°C
Operating Temperature	0°C to 70°C

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Logic Supply	V_{CC}	4.5	5.0	5.5	V	1
Transmit Driver Supply	V_{DRV}	4.5	5-12	13.0	V	1
Logic 1 Input	V_{IH}	2.0		$V_{CC}+0.3$	V	2
Logic 0 Input	V_{IL}	-0.3		+ 0.8	V	
RS-232 Input Range (RX_{IN})	V_{RS}	-15		+15	V	
Dynamic Supply Current $TX_{IN} = V_{CC}$	I_{DRV1}		400	800	μA	3
	I_{CC1}		40	100	μA	
$TX_{IN} = GND$	I_{DRV1}		3.8	5.0	mA	
	I_{CC1}		40	100	μA	
Static Supply Current $TX_{IN} = V_{CC}$	I_{DRV2}		1.5	10.0	μA	4
	I_{CC2}		10.0	15.0	μA	
$TX_{IN} = GND$	I_{DRV2}		3.8	5.0	mA	
	I_{CC2}		10.0	20.0	μA	
Driver Leakage Current ($V_{CC} = 0V$)	I_{DRV3}		0.05	1.0	μA	5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DC ELECTRICAL CHARACTERISTICS(0°C to 70°C; $V_{CC} = V_{DRV} = 5V \pm 10\%$)

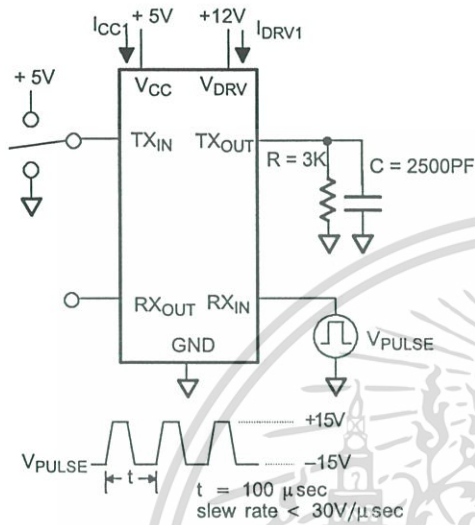
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
TX _{OUT} Level High	V _{OTXH}	3.5	4.0	5.0	V	6
TX _{OUT} Level Low	V _{OTXL}	-8.5	-9.0		V	7
TX _{OUT} Short Circuit Current	I _{SC}		+20	+85	mA	
TX _{OUT} Output Slew Rate	t _{SR}			30	V/μs	
Propagation Delay	t _{PD}		5		μs	8
RX _{IN} Input Threshold Low	V _{TL}	0.8	1.2	1.6	V	
RX _{IN} Input Threshold High	V _{TH}	1.6	2.0	2.4	V	
RX _{IN} Threshold Hysteresis	V _{HYS}	0.5	0.8		V	9
RX _{OUT} Output Current @ 2.4 V	I _{OH}	-1.0			mA	
RX _{OUT} Output Current @ 0.4 V	I _{OL}			3.2	mA	

NOTES:

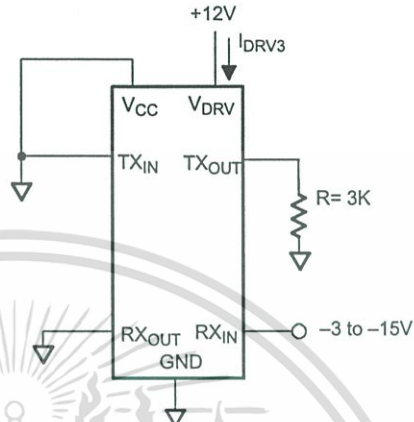
1. V_{DRV} must be greater than or equal to V_{CC} .
2. $V_{CC} = V_{DRV} = 5V \pm 10\%$.
3. See test circuit in Figure 4.
4. See test circuit in Figure 5.
5. See test circuit in Figure 6.
6. TX_{IN} = V_{IL} and TX_{OUT} loaded by 3KΩ to ground.
7. TX_{IN} = V_{IH}, RX_{IN} = -10 volts and TX_{OUT} loaded by 3KΩ to ground.
8. TX_{IN} to TX_{OUT} – see Figure 7.
9. $V_{HYS} = V_{TH} - V_{TL}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

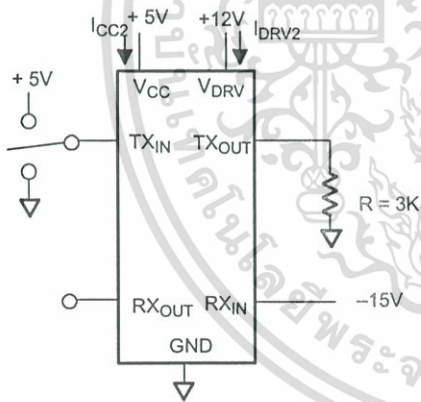
DYNAMIC OPERATING CURRENT TEST CIRCUIT Figure 4



DRIVER LEAKAGE TEST CIRCUIT Figure 6

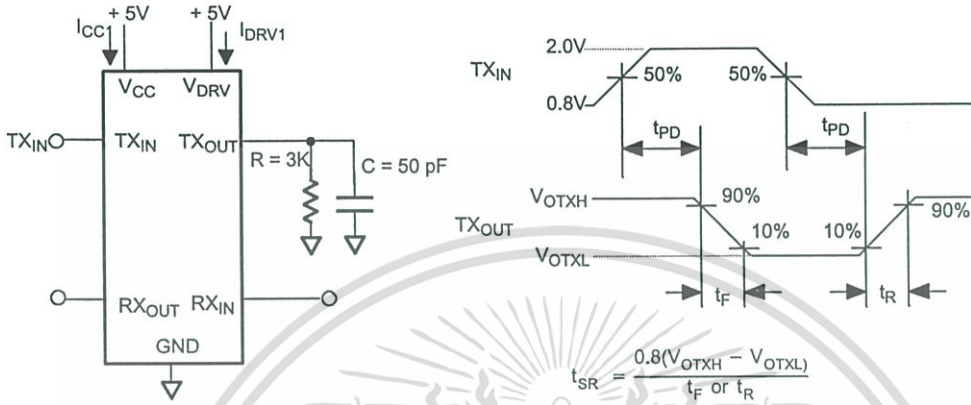


STATIC OPERATING CURRENT TEST CIRCUIT Figure 5

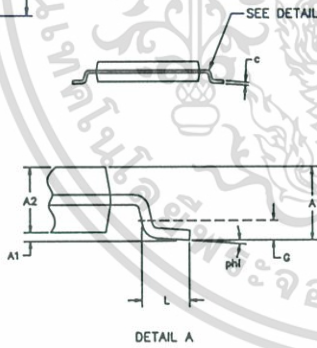
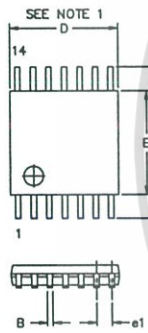


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROPAGATION DELAY TEST CIRCUIT Figure 7



DS275E 14-PIN TSSOP



DIM	MIN	MAX
A MM	-	1.10
A1 MM	0.05	-
A2 MM	0.75	1.05
B MM	0.18	0.30
C MM	0.09	0.18
D MM	4.90	5.10
E MM	4.40 NOM	
e1 MM	0.65 BSC	
G MM	0.25 REF	
H MM	6.25	6.55
L MM	0.50	0.70
phi	0°	8°

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Introduction

This application note describes a device originally designed to solve the specific problem of needing a negative supply when only a positive supply is available. This is very common, and occurs, for example, in systems using dynamic RAMs where the three-supply devices require a low current body bias supply of around -5V. Negative supply voltage is also desired in systems with a lot of digital logic (at +5V) but containing a small analog section using A/O converters, such as the ICL7107 or ICL7109 and/or op amps and comparators, operating on ground referenced signals. In all these cases, the current requirement and regulation are not very demanding, but nevertheless, generating such a -5V supply is usually expensive and inefficient. Typically, a large number of discrete and integrated-circuit components are needed to convert the common +5V line into a negative one, or to add an extra output to the main supply, the backplane wiring, etc.

This problem is solved by the ICL7660, a monolithic CMOS power supply circuit offering unique performance advantages over previously available devices. With the addition of only two noncritical capacitors (for charge pump and storage), it performs the complete supply voltage conversion from positive to negative for any input voltage between +1.5V and +10V, and provides the complementary output voltage of -1.5V to -10V. (An additional diode is needed for voltages above 6.5V.) The device operates by charging a pump capacitor to the input supply voltage and then applying the capacitor across the output supply, transferring the necessary charge to an open-circuit storage capacitor.

The ICL7660 delivers an open-circuit output equal to the negative of the input voltage to within 0.1%. Capable of producing 20mA, the device has a power-conversion efficiency of about 98% for load currents of 2mA to 5mA. The use of two or more ICL7660s extends the device's capability, as will be shown later.

Principles of Operation

Since the ICL7660 multiplies either positive or negative voltages by a factor of two, it can be considered a simple voltage doubler. This basic voltage doubling operation is shown in Figure 1, where S₁ and S₃ are the switches used to charge C₁, and S₂ and S₄ transfer the charge to C₂. It differs from most voltage doublers in that the usual blocking diodes are replaced by on-chip active MOS transistor switches.

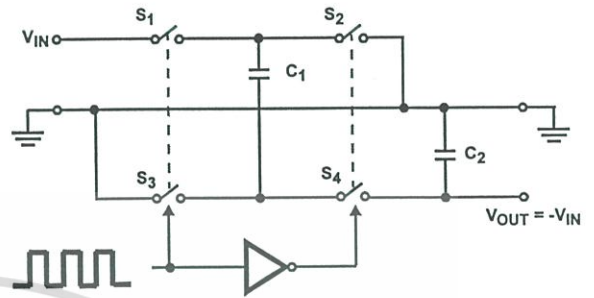


FIGURE 1. IDEALIZED VOLTAGE DOUBLER

For a negligible load, clearly the voltage inversion will be nearly perfect, with only a tiny charge being lost to stray capacitance. With a significant load, the behavior is more complex.

The amount of charge transferred from C₁ to C₂ depends upon the amount lost from C₂ to the load, and this charge must be made up by C₁ from the basic power supply. The switches themselves also have series resistance, leading to further theoretical complications, but the net result is a typical overall output impedance of around 55Ω (100Ω Max), provided that the capacitors are sufficiently large. For the natural oscillation frequency of the built-in oscillator (approximately 10kHz) values of 10μF are adequate.

The complete implementation of this function is achieved on a single CMOS chip, as shown in Figure 2.

The ICL7660 contains all the necessary conversion functions on-chip, except for the external pump and output reservoir capacitors and is made with a low-threshold CMOS technology using p- and N-Channel transistors that turn on at 0.6V. The low power dissipation, simplicity, and small chip size of CMOS make it a near-ideal technology for this application.

The ICL7660 contains an RC oscillator, a series voltage regulator, a voltage-level translator, and a logic network (Figure 2). The logic network senses the voltage on the sources and drains of the two output N-Channel transistors Q3 and Q4 and ensures that their substrates are always correctly biased.

Power Efficiency

In the case where a capacitor is charged and discharged between two voltages, V₁ and V₂, the energy lost is defined by

$$E = \frac{C(V_1^2 - V_2^2)}{2}$$

Application Note 051

where C is value of the capacitor in farads and E is the lost energy. If $V_1 = V_2$ is very small compared with V_1 , the percentage energy loss is also small, given as:

$$\frac{100(V_1^2 - V_2^2)}{2(V_1^2)}$$

At the limit, when $V_2 = V_1$, no energy is lost. If the values of C_1 and C_2 in Figure 1 are made very large and their impedances at the switching frequency are very low compared with the load resistance, energy-conversion efficiencies approaching 100% can be obtained. Energy is

lost only by a change of voltage during the transfer of charge into and out of a capacitor.

Detailed Description

Oscillator - Divider - Regulator

The ICL7660S oscillator (Figure 3) drives a conventional divide-by-2 counter whose principal function is to supply a 50% duty cycle output (at half the input frequency) to the voltage-level translator circuit. The conventional static counter requires a two-phase clock, and supplies an output signal and its complement.

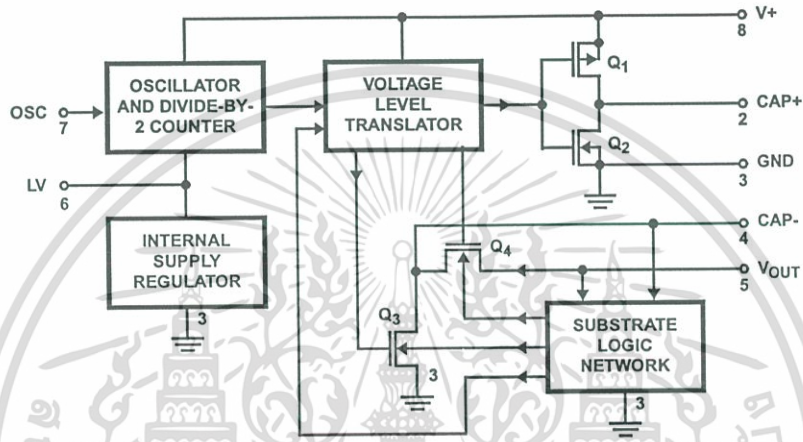


FIGURE 2. FUNCTIONAL DIAGRAM OF COMPLETE CHIP

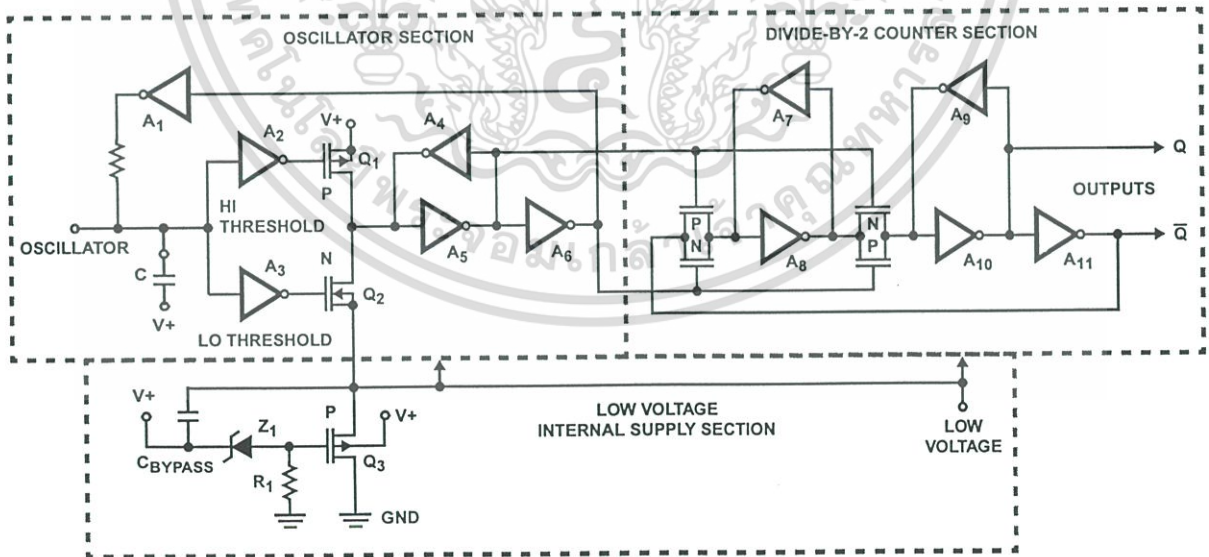


FIGURE 3. THE ICL7660S OSCILLATOR, DIVIDER AND INTERNAL REGULATOR

Application Note 051

When the output of inverter A1 is switched high, capacitor C charges positively until inverter A2 (which has a high input-voltage trip point) switches its output low, to turn on transistor Q₁. Q₁ in turn forces the ratioed-inverter latch A4 - A5 to switch its output low. C then discharges negatively until inverter A3 (which has a low input-voltage trip point) switches its output high, turning on transistor Q₂. The output of Q₂ resets A₄ - A₅ and restarts the cycle.

Since the oscillator has a high input impedance of about 1MΩ, it may be driven from an external source such as a TTL gate or equivalent, or its frequency may be lowered by the addition of an external capacitor. At room temperature with a +5V supply and no external capacitor, the oscillator frequency will be 10kHz. The internal capacitance is about 10pF.

A series voltage regulator consisting of zener reference diode Z₁, resistor R₁, and source-follower P-Channel transistor Q₃ provides a partially regulated supply for all the low voltage circuitry on the chip. The regulator can supply up to -5V (with respect to the positive power supply) for input supply voltages of about 6V and higher. Because of the

modest size of Q₃, the voltage regulator not only reduces power consumption at high supply voltages, but also limits the maximum current taken by the oscillator and the divide-by-2 counter.

The LV terminal can be used to short out the on-chip series regulator for better operation at low supply voltages. With the Low-Voltage terminal connected to ground, operation with an input supply voltage as low as 1V is possible. At higher voltages, however, it is mandatory that this terminal be open, in order to allow the internal voltage regulator to stop device latchup and avoid internal damage.

The Level-Translator and Output Switches

The level translators (Figure 4) provide switching signals to the gates of the four output transistors, Q₁ through Q₄, with amplitudes equal to the sum of the output and supply voltages. They also ensure that a break-before-make sequence takes place as switching alternates between charge and pump configurations.

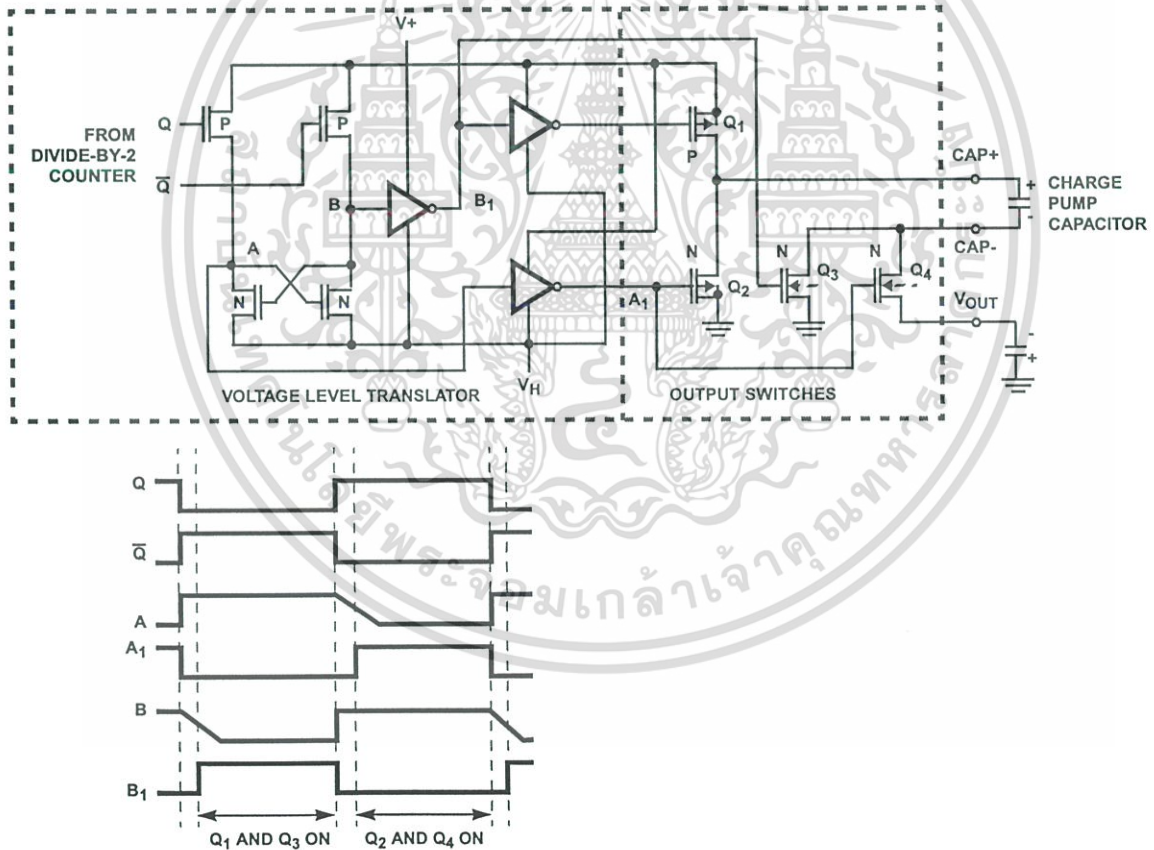


FIGURE 4. THE ICL7660S OUTPUT SWITCHES AND VOLTAGE LEVEL TRANSLATOR CIRCUIT

The Substrate Logic Network

The substrate logic network (Figure 5) is the most critical part of the converter chip. Its two main functions are to make sure that the substrates of Q_2 and Q_4 (Figure 4) are never forward-biased with respect to their sources and drains, and to establish the most negative voltage of any part of the circuit in either the charge or the pump cycles. This internal negative supply, V_{-} , is used to power the level translators. It drives the gate of either Q_3 or Q_4 to a voltage similar to that of the sources to ensure transistor turn off.

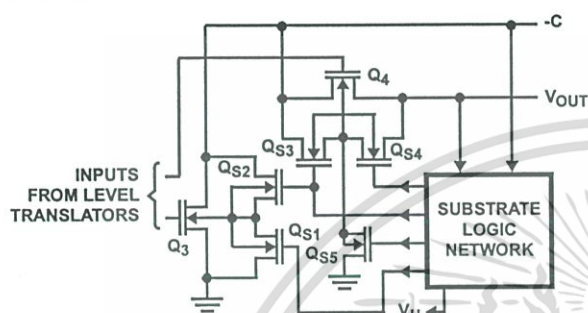


FIGURE 5. THE SUBSTRATE LOGIC NETWORK

Transistors Q_3 and Q_4 require special drive considerations, since the sources and drains are inverted on each device during pump and charge phases. Consider Q_3 's operation, for example. During the charge phase, the most positive source/drain terminal is connected to the external charge-pump capacitor. This terminal is then, by definition, the drain, whereas the source which is more negative is connected to ground. To minimize Q_3 's resistance, it is also desirable to connect its substrate to ground and not to the output voltage or to V_H , since reverse-biasing the substrate of an MOS transistor with respect to its source increases its threshold voltage, and therefore the ON resistance.

During the pumping phase, the external capacitor's negative terminal is shifted negatively by a voltage approximately equal to the supply voltage. In this case, the most negative source/drain terminal is connected to the negative side of the external capacitor (and thus becomes the source of Q_3), and its drain is connected to ground.

Similar source-drain reversals occur for Q_4 except that here conditions are different for output short-circuit operation than during normal operation. Sensing circuitry monitors the voltages on the external capacitors negative side and V_{OUT} , and compares them with ground. The substrate of Q_4 is then connected to the most negative of them. Figure 5 shows the substrate steering transistors for Q_3 and Q_4 . The steering transistors (Q_{S1-5} are relatively small N-Channel devices, and share Q_3 and Q_4 's substrates).

SCR Latch Up

A CMOS device is inherently a four-layer, or silicon-controlled-rectifier (SCR), structure. This structure can be

turned on through the forward biasing of the inherent pn junctions, and unless external current-limiting circuitry is used, latchup and resultant failure can occur.

The N-Channel transistor source acts as the cathode of the SCR, and the p+ source of the P-Channel transistor acts as the anode. Either N- or P-Channel drains can act as the SCR gate. With about 2V or more across the anode and cathode, the SCR can have either a low-impedance (ON) or high impedance (OFF) state. For the ON state to occur, three things must happen: the product of the transistors' current gains, or betas, must be at least unity, a current greater than the holding current must be present, and a trigger pulse must be applied to either gate of the SCR. Trigger signals may be caused by static discharge on the gates or by connecting either gate to the power supplies before connecting Power-supply lines to other terminals of the SCR. Even extremely high rates of voltage change across any two or more SCR pn junctions can produce latchup.

Triggering a CMOS SCR causes it to present an extremely low impedance (1Ω to 100Ω) across the power supply. Unless the power supply is current-limited, the device latches up and is often destroyed, usually by the vaporization of one of the bonding wires.

Although ICL7660 output-section switching transients are mainly capacitive, they inject currents into the substrate. At high input supply voltages, these transients can forward-bias junctions associated with the p-well or the Q_4 substrate. This in turn may trigger the inherent SCR in Q_4 and the adjacent on-chip circuitry. The result is to rapidly discharge the reservoir capacitor.

After the reservoir capacitor is almost totally discharged and the current in the SCR has fallen below the holding value, the device again operates correctly, until the output voltage (reservoir capacitance voltage) reaches the same critical value, and the latchup phenomenon starts again. Since this effect occurs only during the start of the charge cycle, and not during the pump cycle, isolating the reservoir capacitor with an external diode at the V_{OUT} terminal prevents capacitor discharge. This is recommended when using the device at higher voltage and temperatures. Otherwise the substrate logic network prevents SCR triggering, which is therefore not a problem for most operating conditions.

Basic Application

The applications of the ICL7660 are remarkably varied, especially considering the rather narrow nature of the basic device function.

The basic circuit is shown in Figure 6, and the output characteristics for 5V inversion in Figure 7. For light loads, the output voltage follows the input very precisely, while for heavier loads, the output can be viewed as having perfect inversion, plus an output resistance of about 55Ω .

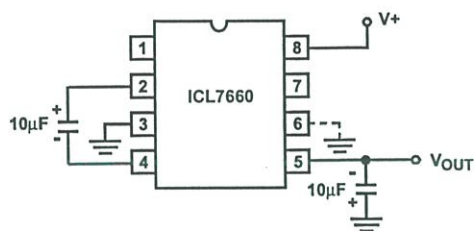


FIGURE 6. SIMPLE NEGATIVE CONVERTER

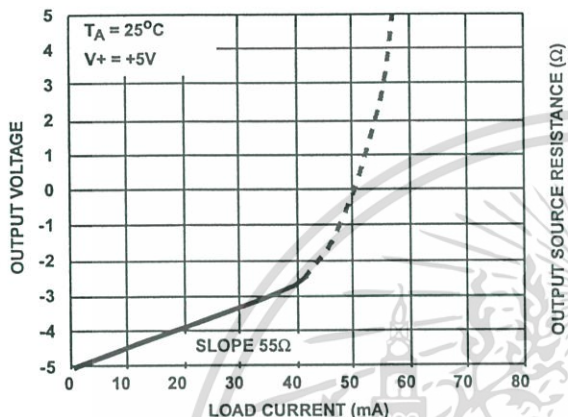


FIGURE 7. OUTPUT CHARACTERISTICS

Thus at 18mA load, the output voltage drops about 1V below the input. Beyond around 40mA, the voltage drop becomes very nonlinear, and the circuit self-limits, thereby protecting itself against excessive power dissipation. The output ripple is dependant primarily upon the output capacitor, since this must hold up the load during half the cycle time (or one oscillator period). In the steady-state case, this ripple is made up during the other half cycle time, and enough pump capacitance should be used to ensure that this is done monotonically. The recommended values ensure this for the internal oscillator frequency.

For operation at low voltages, the output impedance begins to rise rather rapidly, as a result of reduced turn-on voltage on the MOSFET switches (Figure 8). This effect can be reduced by bypassing the internal regulator, tying LV to Ground, as shown in Figure 9. This must not be done, however, if the incoming supply exceeds 8V under any circumstances, as the Internal logic oscillator and divider stages will be damaged. Note also the use of a series diode (Dx) at higher voltage and temperature, to protect the device against SCR action.

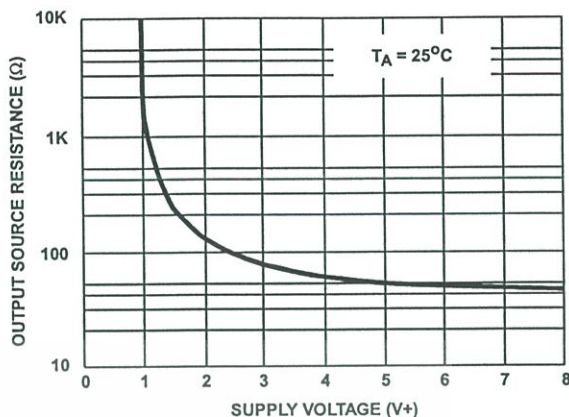


FIGURE 8. OUTPUT RESISTANCE

Figure 9 also shows an external oscillator capacitor. This can be used to reduce the oscillator frequency, giving a slight improvement in efficiency; see Figure 10.

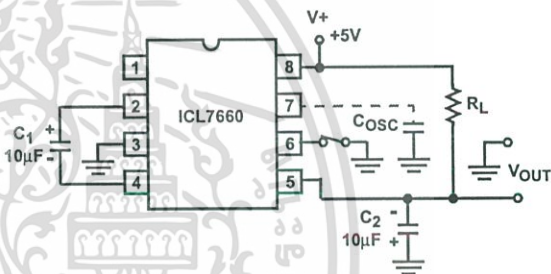


FIGURE 9. VARIATIONS OF BASIC CIRCUIT

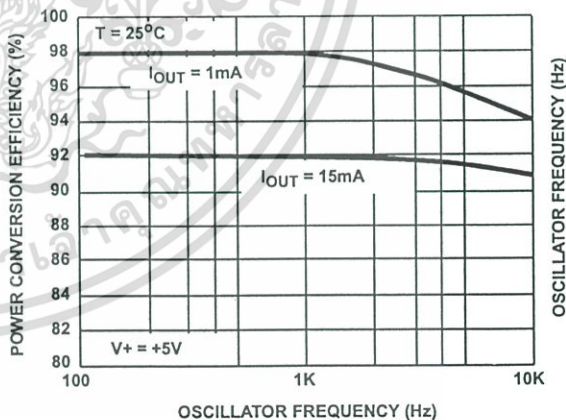


FIGURE 10. EFFICIENCY CHANGE WITH OSCILLATOR FREQUENCY

The dependence of the frequency on this external capacitance is shown in Figure 11. This can also be done to move the frequency away from a band of undue sensitivity to EMI in a system. However the output ripple will be increased, and the output impedance also unless the pump and storage capacitors are correspondingly increased.

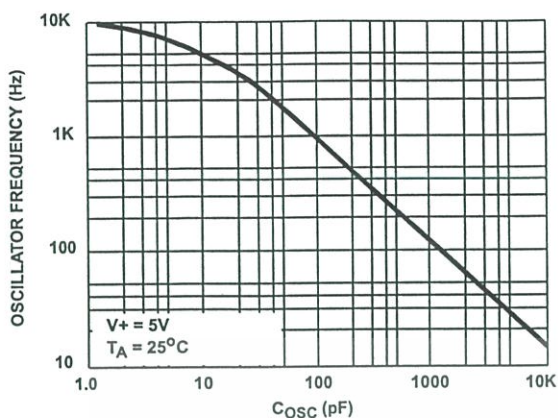


FIGURE 11. FREQUENCY VARIATION WITH OSCILLATOR CAPACITANCE

Synchronization to an external clock can be readily achieved, as shown in Figure 12. A TTL device can be used with the addition of a pull-up resistor (10kΩ to V+ is suitable), as can any input swinging rail-to-rail on the positive supply. The series resistor prevents problems with overdrive on the internal logic. Output transitions occur on the positive edge of the external input.

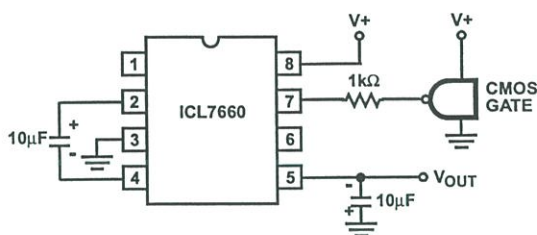


FIGURE 12. EXTERNAL CLOCKING

Wider (Parallel Connections)

For applications where the voltage drop due to load current is excessive, several ICL7660s can be paralleled. Normally this cannot be done efficiently with power supply circuits, since each one has a different idea of where the "ideal" output voltage would be and they usually end up fighting each other. However, here they see equal input voltages, and the virtually perfect inversion assures that each one does have the same idea of where the output should be so load sharing is assured. Each device must have a separate pump capacitor, since the oscillators cannot be synchronized except with an external drive, and even then the -2 will be in a random condition. The connections are shown in Figure 13. Naturally the output capacitor is common to each device. Running independently, the ripple content will include components at the difference frequency as well as the individual pumping frequencies. If this is undesirable, a single exclusive NOR gate can be used to put two ICL7660s into antiphase by comparing the outputs on pin 2, and clocking one to maintain near synchronization with the basic oscillator of the other, as shown in Figure 14.

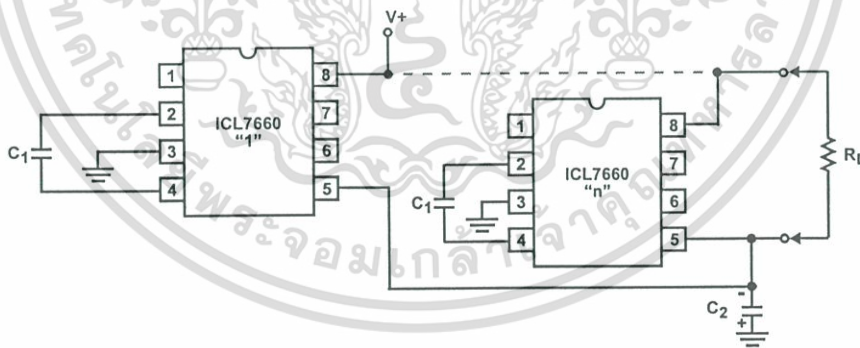


FIGURE 13. PARALLELING DEVICES

Application Note 051

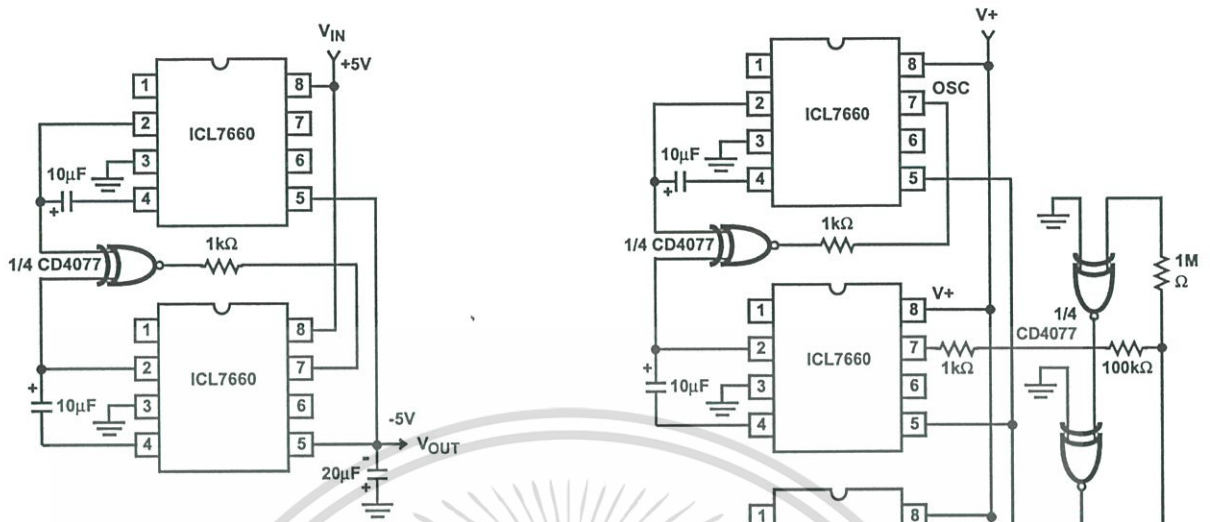


FIGURE 14. SYNCHRONIZING TWO ICL7660S

The concept can be extended to drive four devices in four separate phases, using a single extra logic-gate package, as shown in Figure 15. The duty cycle of the oscillator is reasonably close to 50%, so driving two pairs, each in the configuration of Figure 14, from opposite phases of the oscillator gives four separately-timed pumps per cycle. This circuit will give about 75mA output before the voltage drops by 1V, or an output impedance of under 14Ω. The four phase operation minimizes the ripple, while ensuring very even load sharing. For even more parallel synchronous device, a Johnson counter using Q and Q outputs should be considered.

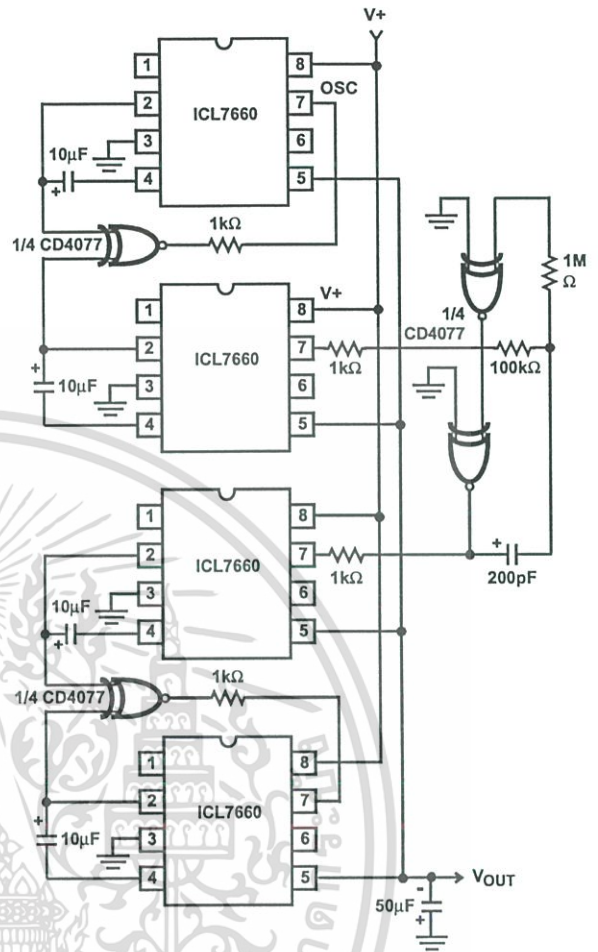


FIGURE 15. SYNCHRONIZING A QUAD

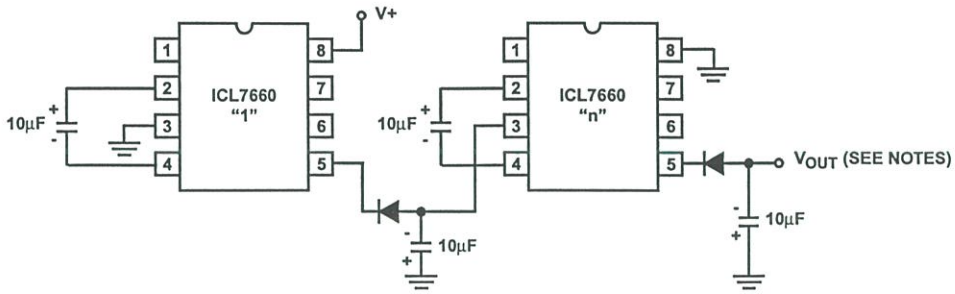
Deeper (Series Connection)

It is also possible to connect ICL7660s in series, cascading them to generate higher negative voltages. The basic connections are shown in Figure 16.

This technique can be extended to several multiplication levels. However, the basic limitations of this technique must be recognized. In line with the Laws of Thermodynamics, the input current required for each stage is twice the load current on that stage, plus the quiescent current required to operate that stage.

Thus the load current is rapidly multiplied down the chain, as shown in Figure 17. Note also that the quiescent current increases the load current on each stage, though not as fast as the ultimate load itself.

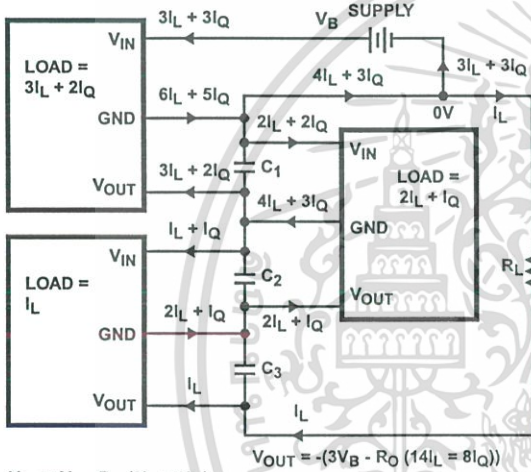
Application Note 051



NOTES:

1. $V_{OUT} = -n+$ for $1.5V \leq V+ \leq 6.5V$
2. $V_{OUT} = -n(V+ - V_{FOX})$ for $6.5V \leq V+ \leq 10.0V$.

FIGURE 16. CASCADING DEVICES FOR INCREASED OUTPUT VOLTAGE



$$V_{C1} = V_B - R_O (3I_L = 2I_Q)$$

$$V_{C2} = V_B - R_O (5I_L = 3I_Q)$$

$$V_{C3} = V_B - R_O (6I_L = 3I_Q)$$

FIGURE 17. CURRENT FLOW FOR CASCADED DEVICES

Furthermore, the loss in voltage in early stages due to series resistance is multiplied through all subsequent stages. Thus the effective output impedance mounts rapidly with the number of stages. (See Table 1.) This effect can be reduced by paralleling devices in the lowest stages (see above.) If the weighting corresponds to the square of the position, the effective resistance to load current goes up only linearly with the number of stages, but the cost quickly becomes prohibitive. Nevertheless, for light loads and moderate multiplication, useful performance can be achieved.

TABLE 1.

# STAGES	RESISTANCE	MULTIPLIERS
n	$R_O(L)$	$R_O(Q)$
1	1	0
2	5	2
3	14	8
4	30	20
5	55	40

A variation of this circuit, another form of series circuit, is shown in Figure 18. This circuit can be used effectively to generate -15V from +5V in light load applications using only two devices. The output impedance corresponds roughly to $n = 2$ in Table 1, much better than if the previous circuit were used with $n = 3$. In general, geometric increases, as in Figure 18, are better until the voltage limit is reached, at which time arithmetic cascading as in Figure 16 must be utilized.

Upside Down (Positive Multiplication)

The ICL7660 may be employed to achieve positive voltage multiplication using the circuit shown in Figure 19. In this application, the pump inverter switches of the ICL7660 are used to charge C_1 to a voltage level of $V+ - V_F$ (where $V+$ is the supply voltage and V_F is the forward voltage drop of diode D_1) On the transfer cycle, the voltage on C_1 plus the supply voltage ($V+$) is applied through diode D_2 to capacitor C_2 . The voltage thus created on C_2 becomes $(2V+) - (2V_F)$ or twice the supply voltage minus the combined forward voltage drops of diodes D_1 and D_2 .

The source impedance of the output (V_{OUT}) will depend on the output current, but for $V+ = 5V$ and an output current of 10mA it will be approximately 60 Ω .

Application Note 051

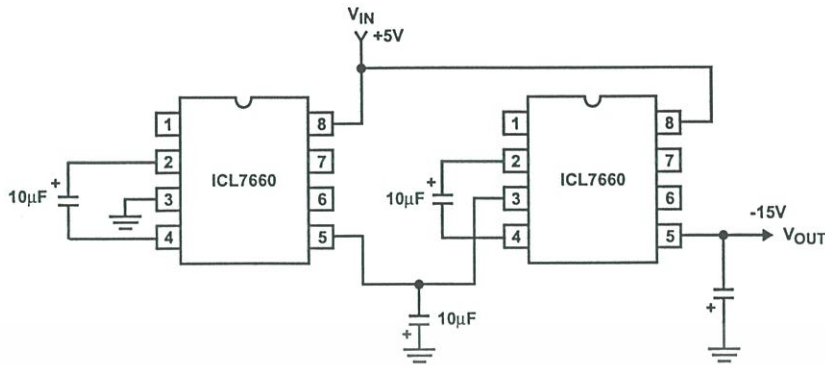


FIGURE 18. GETTING -15V FROM +5V

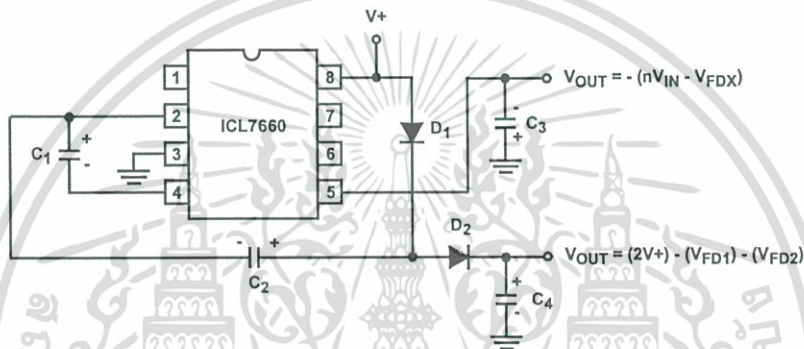


FIGURE 19. COMBINED NEGATIVE CONVERTER AND POSITIVE MULTIPLIER

Divide and Conquer

The ICL7660 can be used to split a supply in half, as shown in Figure 20.

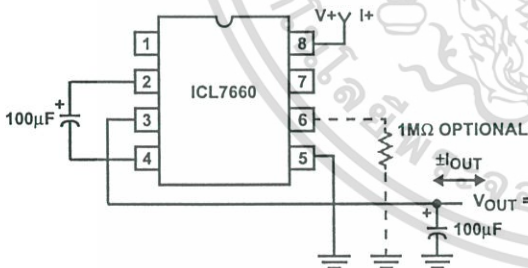


FIGURE 20. EFFICIENT SUPPLY SPLITTING

Here the "basic" output connection and the "basic" negative supply input are exchanged and the output voltage thus becomes the midpoint. Start-up can be a problem, and although careful capacitance and load balancing may frequently be adequate, a simple resistor to LV will always work. The circuit is useful for series-fed line systems, where a heavy local load at low voltage can be converted to a lighter current, at high voltage. Other useful applications are in driving low voltage (e.g., +7.5V) circuits from $\pm 15V$

supplies, or low voltage logic from 9V or 12V batteries. The output impedance is extremely low; all parts of the circuit cooperate in sharing the current, and so act in parallel.

For other division ratios, the series configurations of Figure 16 can be driven backwards, to generate V_{IN}/n , or even $m/n(V_{IN})$, for small values of m and n . Again, care must be taken to ensure start-up for each device.

One interesting combination of several preceding circuits is shown in Figure 21, where a +15V supply is converted, via +7.5V and -7.5V, to -15V using three ICL7660s. The output impedance of this circuit is about 250 Ω .

For cases where the output impedance of an ICL7660 circuit is too high, obviously some form of output regulation can be used. However in most cases adequate regulation can be achieved at high efficiency by pre-regulating the input. A suitable circuit is shown in Figure 22, using the ICL7611 low power CMOS op amp. Because of the large source-current capability of this op amp, even on its lowest bias current setting, very efficient operation is possible. An ICL8069 bandgap device is used as the reference generator for the regulator. The output impedance can be reduced to 4 Ω , while maintaining a current capability of well over 10mA. In designing circuits of this type, it is important to remember that there is a switching delay averaging one oscillator cycle

Application Note 051

between the output of the op amp and the actual output voltage. This can have substantial repercussions on the transient response if the time-constants in the circuit are not adequate. If multiple voltage converters are used, synchronization schemes such as those of Figures 14 and 15 are probably advisable.

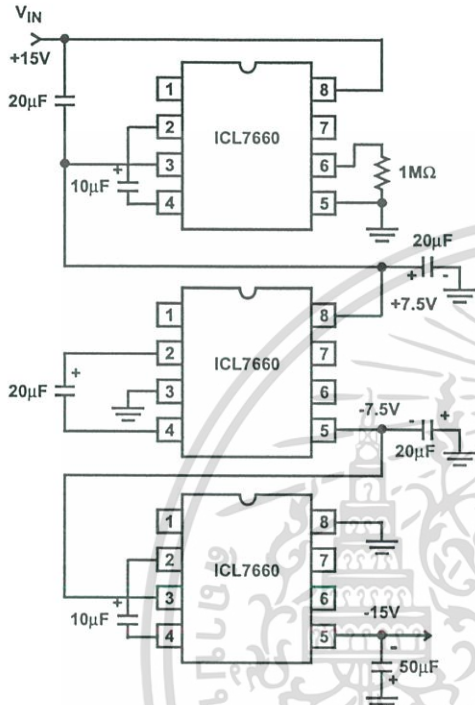


FIGURE 21. +15V TO -15V IN THREE EASY STAGES

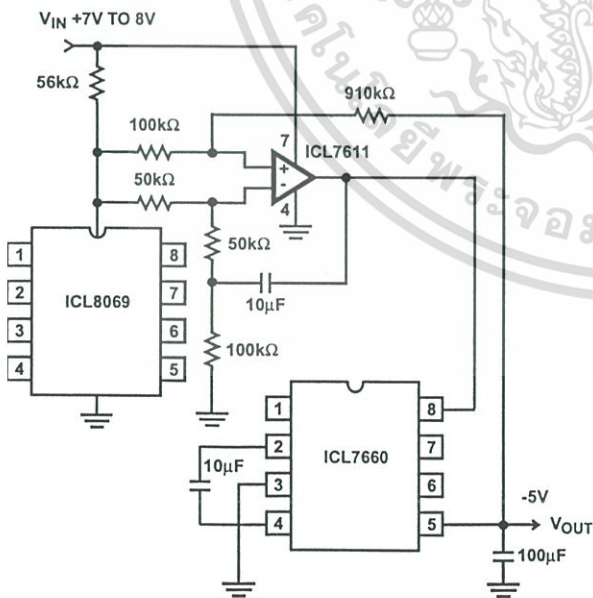


FIGURE 22. REGULATED OUTPUT INVERTER

Messing About

The applications shown so far have corresponded to the use of the ICL7660 as a sort of equivalent of single turns on a power transformer, with paralleled turns to get more current, series turns for more voltage, etc. However, there are some other possibilities. By looking again at the block diagram (Figure 2), it is evident that the device could be used as a 50% duty cycle high power clock driver, using either the internal oscillator or an external signal, as in Figure 23. An antiphase clock can also be derived from the circuit, as shown, but the pull-up on this output, being an N-Channel switch only, does not have as good a voltage swing. It is adequate for TIC level operation, but for CMOS clocking may require an external pull-up resistor or transistor.

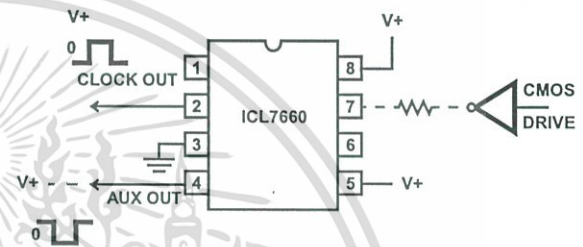


FIGURE 23. HIGH POWER CLOCK DRIVE

Another interesting class of applications comes from the capability to synchronously detect the output of an AC driven transducer, as shown in Figure 24. (This could be viewed as a signal transformer application.) Although the circuit shown utilizes a linear transformer type of transducer, any similar device may be used. The output voltage, which is correctly phased and of either polarity, may be fed into an A/D converter for display or microprocessor interface as desired.

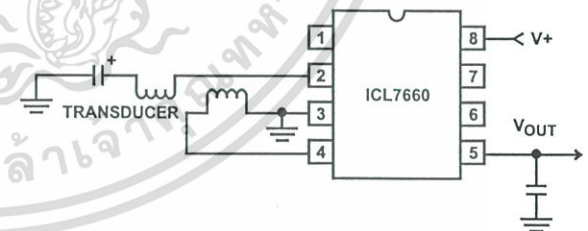


FIGURE 24. TRANSDUCER DRIVER AND DETECTOR



All Intersil semiconductor products are manufactured, assembled and tested under ISO9000 quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site <http://www.intersil.com>

Sales Office Headquarters

NORTH AMERICA

Intersil Corporation
P. O. Box 883, Mail Stop 53-204
Melbourne, FL 32902
TEL: (407) 724-7000
FAX: (407) 724-7240

EUROPE

Intersil SA
Mercure Center
100, Rue de la Fusee
1130 Brussels, Belgium
TEL: (32) 2.724.2111
FAX: (32) 2.724.22.05

ASIA

Intersil (Taiwan) Ltd.
7F-6, No. 101 Fu Hsing North Road
Taipei, Taiwan
Republic of China
TEL: (886) 2 2716 9310
FAX: (886) 2 2715 3029

GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPPLERS

4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

DESCRIPTION

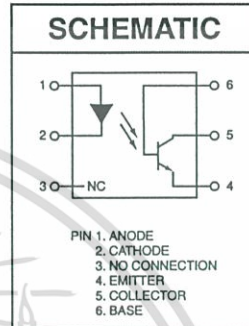
The general purpose optocouplers consist of a gallium arsenide infrared emitting diode driving a silicon phototransistor in a 6-pin dual in-line package.

FEATURES

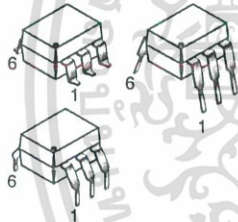
- UL recognized (File # E90700)
- VDE recognized (File # 94766)
 - Add option V for white package (e.g., 4N25V-M)
 - Add option 300 for black package (e.g., 4N25.300)
- Also available in white package by specifying -M suffix, eg. 4N25-M except H11A2, H11A4 and H11A5

APPLICATIONS

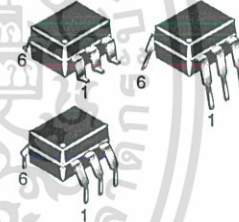
- Power supply regulators
- Digital logic inputs
- Microprocessor inputs



WHITE PACKAGE (-M SUFFIX)



BLACK PACKAGE (NO -M SUFFIX)



ABSOLUTE MAXIMUM RATINGS (T_A = 25°C unless otherwise specified)

Parameter	Symbol	Value	Units
TOTAL DEVICE			
Storage Temperature	T _{STG}	-55 to +150	°C
Operating Temperature	T _{OPR}	-55 to +100	°C
Lead Solder Temperature	T _{SOL}	260 for 10 sec	°C
Total Device Power Dissipation @ T _A = 25°C	P _D	250	mW
Derate above 25°C		3.3 (non-M), 2.94 (-M)	
EMITTER			
DC/Average Forward Input Current	I _F	100 (non-M), 60 (-M)	mA
Reverse Input Voltage	V _R	6	V
Forward Current - Peak (300µs, 2% Duty Cycle)	I _{F(pk)}	3	A
LED Power Dissipation @ T _A = 25°C	P _D	150 (non-M), 120 (-M)	mW
Derate above 25°C		2.0 (non-M), 1.41 (-M)	mW/°C
DETECTOR			
Collector-Emitter Voltage	V _{CEO}	30	V
Collector-Base Voltage	V _{CBO}	70	V
Emitter-Collector Voltage	V _{ECO}	7	V
Detector Power Dissipation @ T _A = 25°C	P _D	150	mW
Derate above 25°C		2.0 (non-M), 1.76 (-M)	mW/°C

4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ Unless otherwise specified.)

INDIVIDUAL COMPONENT CHARACTERISTICS

Parameter	Test Conditions	Symbol	Min	Typ**	Max	Unit
EMITTER						
Input Forward Voltage	($I_F = 10 \text{ mA}$)	V_F		1.18	1.50	V
Reverse Leakage Current	($V_R = 6.0 \text{ V}$)	I_R		0.001	10	μA
DETECTOR						
Collector-Emitter Breakdown Voltage	($I_C = 1.0 \text{ mA}, I_F = 0$)	BV_{CEO}	30	100		V
Collector-Base Breakdown Voltage	($I_C = 100 \mu\text{A}, I_F = 0$)	BV_{CBO}	70	120		V
Emitter-Collector Breakdown Voltage	($I_E = 100 \mu\text{A}, I_F = 0$)	BV_{ECO}	7	10		V
Collector-Emitter Dark Current	($V_{CE} = 10 \text{ V}, I_F = 0$)	I_{CEO}		1	50	nA
Collector-Base Dark Current	($V_{CB} = 10 \text{ V}$)	I_{CBO}			20	nA
Capacitance	($V_{CE} = 0 \text{ V}, f = 1 \text{ MHz}$)	C_{CE}		8		pF

ISOLATION CHARACTERISTICS

Characteristic	Test Conditions	Symbol	Min	Typ**	Max	Units
Input-Output Isolation Voltage	(Non-'M', Black Package) ($f = 60 \text{ Hz}, t = 1 \text{ min}$)	V_{ISO}	5300			Vac(rms)*
	('M', White Package) ($f = 60 \text{ Hz}, t = 1 \text{ sec}$)		7500			Vac(pk)
Isolation Resistance	($V_{I-O} = 500 \text{ VDC}$)	R_{ISO}	10^{11}			Ω
Isolation Capacitance	($V_{I-O} = \emptyset, f = 1 \text{ MHz}$)	C_{ISO}		0.5		pF
	('M' White Package)			0.2	2	pF

Note

* 5300 Vac(rms) for 1 minute equates to approximately 9000 Vac (pk) for 1 second

** Typical values at $T_A = 25^\circ\text{C}$

4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

TRANSFER CHARACTERISTICS ($T_A = 25^\circ\text{C}$ Unless otherwise specified.)

DC Characteristic	Test Conditions	Symbol	Device	Min	Typ**	Max	Unit			
Current Transfer Ratio, Collector to Emitter	$(I_F = 10 \text{ mA}, V_{CE} = 10 \text{ V})$	CTR	4N35	100						
			4N36							
			4N37							
			H11A1							
			H11A5							
			H11A5							
	$(I_F = 10 \text{ mA}, V_{CE} = 10 \text{ V}, T_A = -55^\circ\text{C})$		4N25	20						
			4N26							
			H11A2							
			H11A3							
			4N27							
			4N28							
$(I_F = 10 \text{ mA}, V_{CE} = 10 \text{ V}, T_A = +100^\circ\text{C})$	H11A4	10								
	4N35									
	4N36									
	4N37									
	4N35						40			
	4N36									
4N37										
4N35										
4N36										
4N37										
Collector-Emitter Saturation Voltage	$(I_C = 2 \text{ mA}, I_F = 50 \text{ mA})$	$V_{CE(SAT)}$	4N25			0.5	V			
			4N26							
			4N27							
			4N28							
			4N35							
	$(I_C = 0.5 \text{ mA}, I_F = 10 \text{ mA})$		4N36			0.3				
			4N37							
			H11A1							
			H11A2							
			H11A3							
AC Characteristic	$(I_F = 10 \text{ mA}, V_{CC} = 10 \text{ V}, R_L = 100\Omega)$ (Fig.20)	T_{ON}	4N25		2		μs			
			4N26							
			4N27							
			4N28							
			H11A1							
			H11A2							
			H11A3							
			H11A4							
			H11A5							
			H11A5							

** Typical values at $T_A = 25^\circ\text{C}$

4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

TRANSFER CHARACTERISTICS (Cont.)

AC Characteristic	Test Conditions	Symbol	Device	Min	Typ**	Max	Unit
Non Saturated Turn-on Time	$(I_C = 2 \text{ mA}, V_{CC} = 10 \text{ V}, R_L = 100\Omega)$ (Fig.20)	T_{ON}	4N35		2	10	μs
			4N36 4N37				
Turn-off Time	$(I_F = 10 \text{ mA}, V_{CC} = 10 \text{ V}, R_L = 100\Omega)$ (Fig.20)	T_{OFF}	4N25 4N26 4N27 4N28 H11A1 H11A2 H11A3 H11A4 H11A5		2		μs
			4N35 4N36 4N37			2	

** Typical values at $T_A = 25^\circ\text{C}$

4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

TYPICAL PERFORMANCE CURVES

Fig. 1 LED Forward Voltage vs. Forward Current (Black Package)

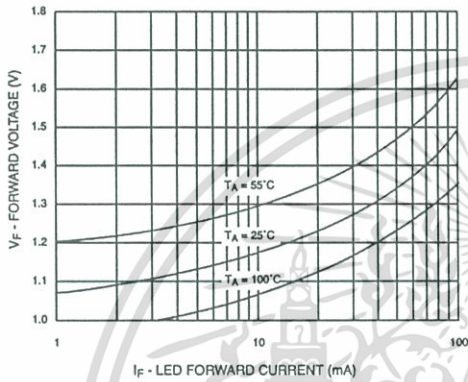


Fig. 2 LED Forward Voltage vs. Forward Current (White Package)

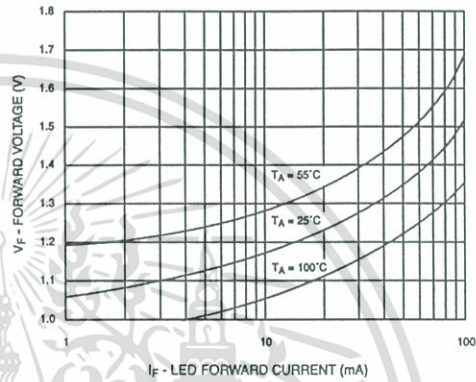


Fig. 3 Normalized CTR vs. Forward Current (Black Package)

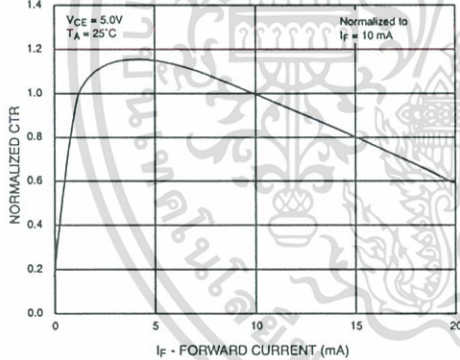


Fig. 4 Normalized CTR vs. Forward Current (White Package)

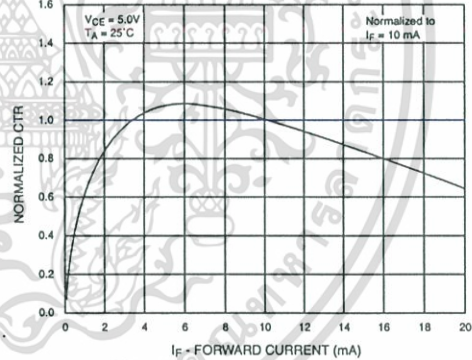


Fig. 5 Normalized CTR vs. Ambient Temperature (Black Package)

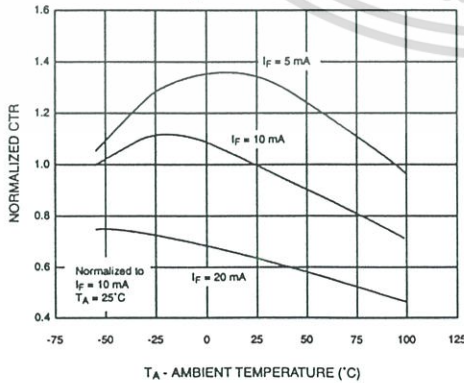
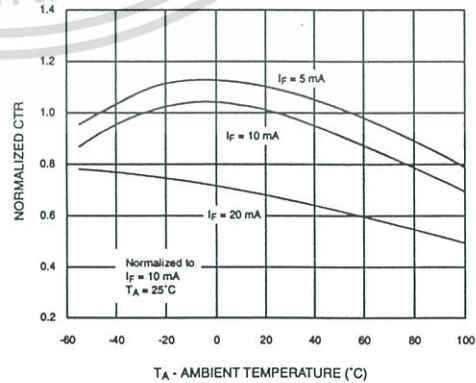


Fig. 6 Normalized CTR vs. Ambient Temperature (White Package)



4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

Fig. 7 CTR vs. RBE (Unsaturated)
(Black Package)

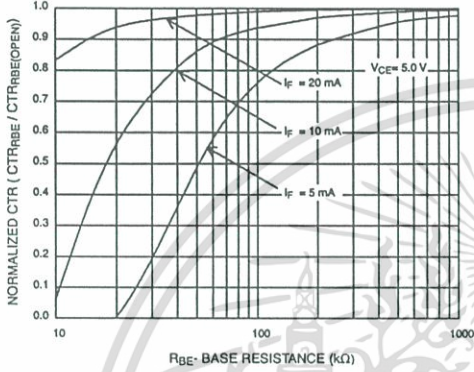


Fig. 8 CTR vs. RBE (Unsaturated)
(White Package)

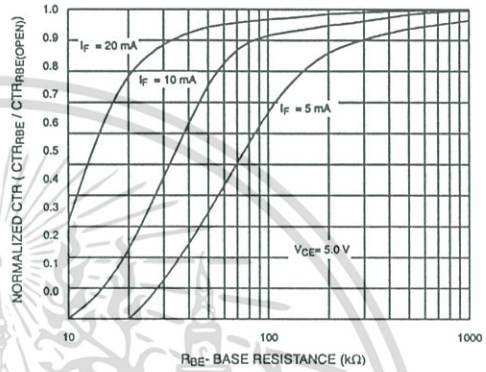


Fig. 9 CTR vs. RBE (Saturated)
(Black Package)

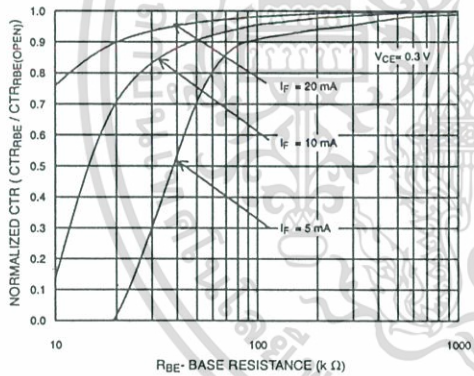


Fig. 10 CTR vs. RBE (Saturated)
(White Package)

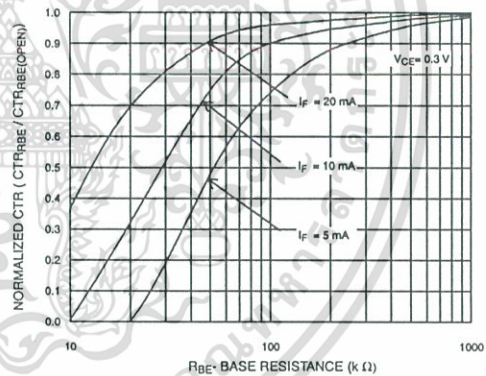


Fig. 11 Collector-Emitter Saturation Voltage vs. Collector Current
(Black Package)

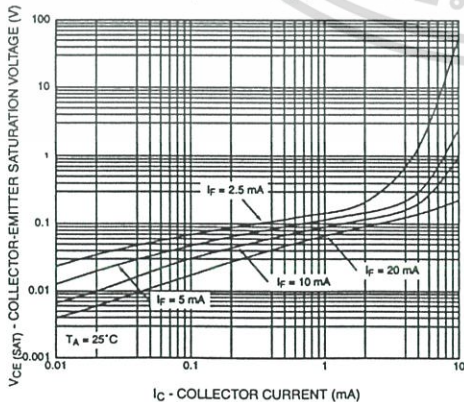
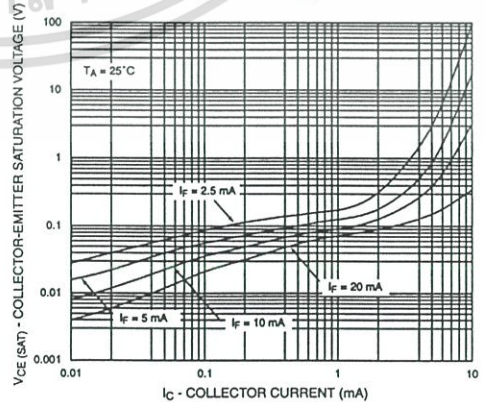


Fig. 12 Collector-Emitter Saturation Voltage vs. Collector Current
(White Package)



4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

Fig. 13 Switching Speed vs. Load Resistor
(Black Package)

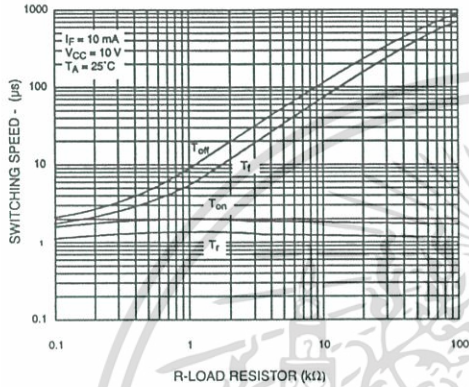


Fig. 14 Switching Speed vs. Load Resistor
(White Package)

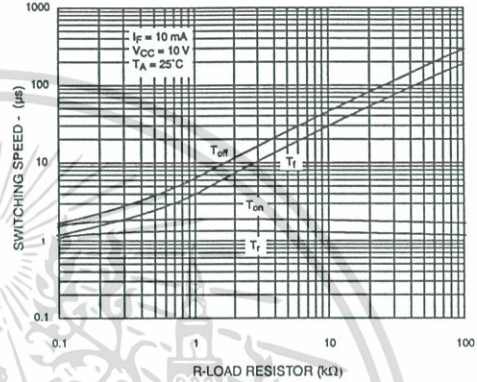


Fig. 15 Normalized t_{on} vs. R_{BE}
(Black Package)

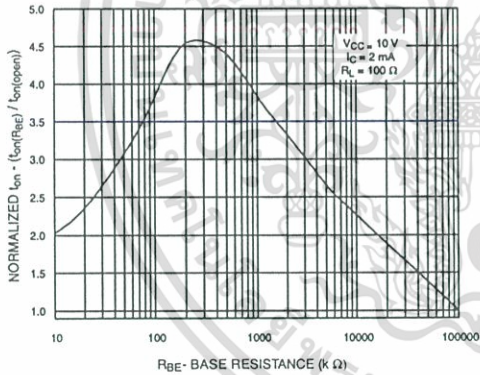


Fig. 16 Normalized t_{on} vs. R_{BE}
(White Package)

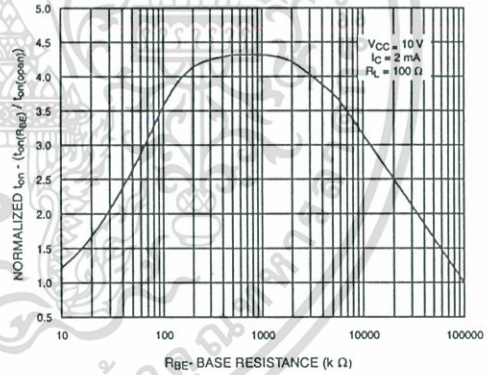


Fig. 17 Normalized t_{off} vs. R_{BE}
(Black Package)

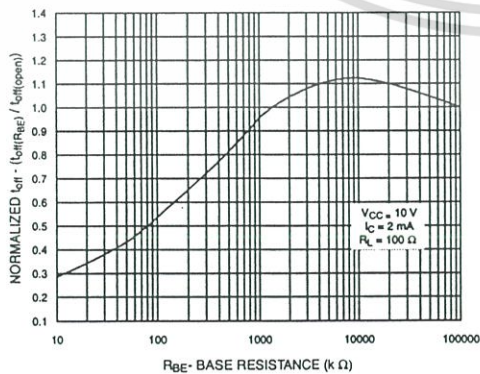
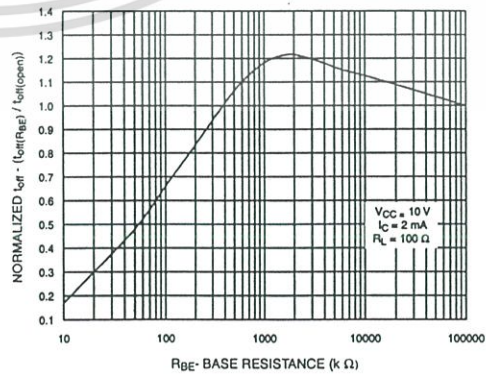


Fig. 18 Normalized t_{off} vs. R_{BE}
(White Package)



4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

Fig. 19 Dark Current vs. Ambient Temperature

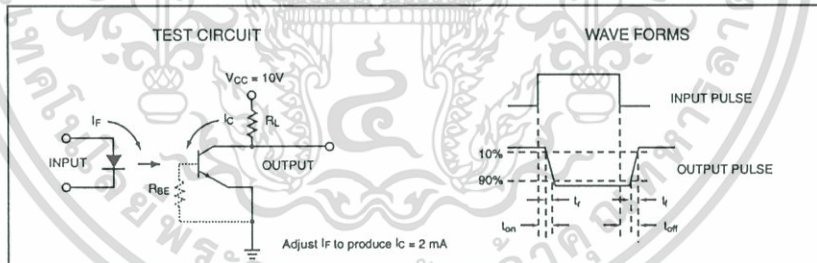
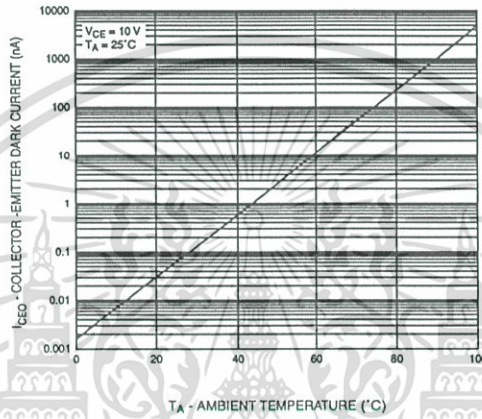


Figure 20. Switching Time Test Circuit and Waveforms

4N25
4N37

4N26
H11A1

4N27
H11A2

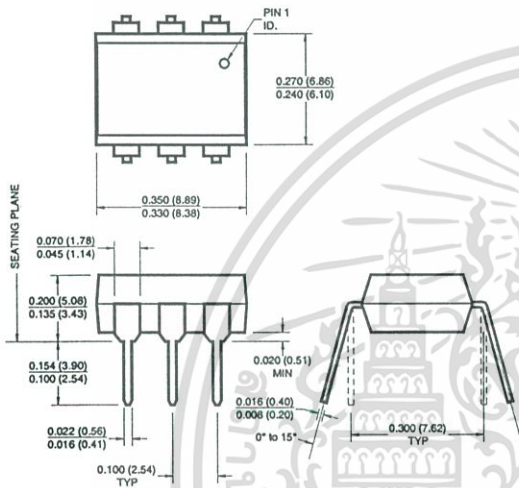
4N28
H11A3

4N35
H11A4

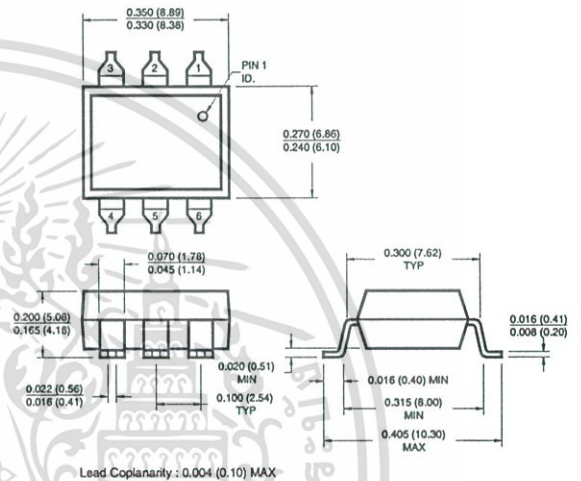
4N36
H11A5

Black Package (No -M Suffix)

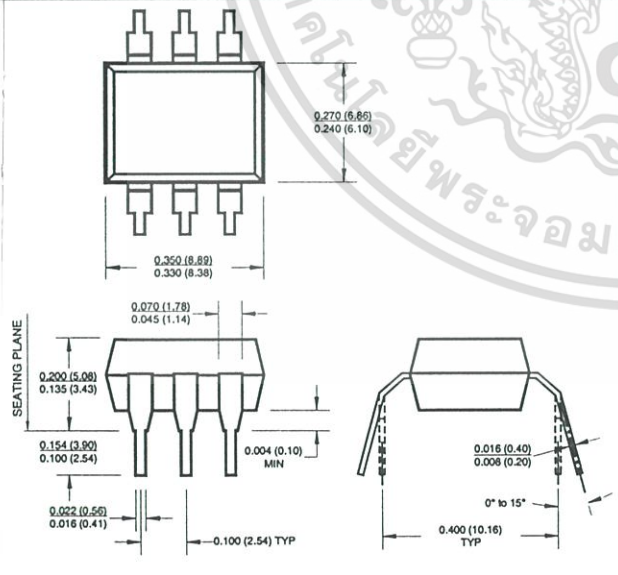
Package Dimensions (Through Hole)



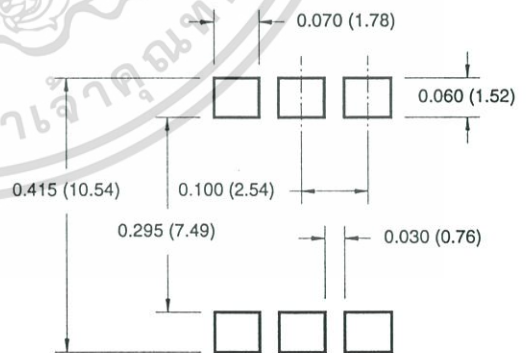
Package Dimensions (Surface Mount)



Package Dimensions (0.4" Lead Spacing)



**Recommended Pad Layout for
Surface Mount Leadform**



NOTE

All dimensions are in inches (millimeters)

GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPLEDERS

4N25
4N37

4N26
H11A1

4N27
H11A2

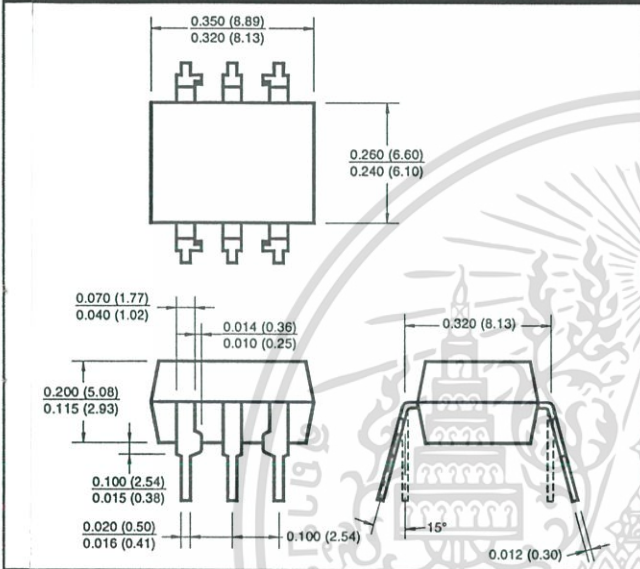
4N28
H11A3

4N35
H11A4

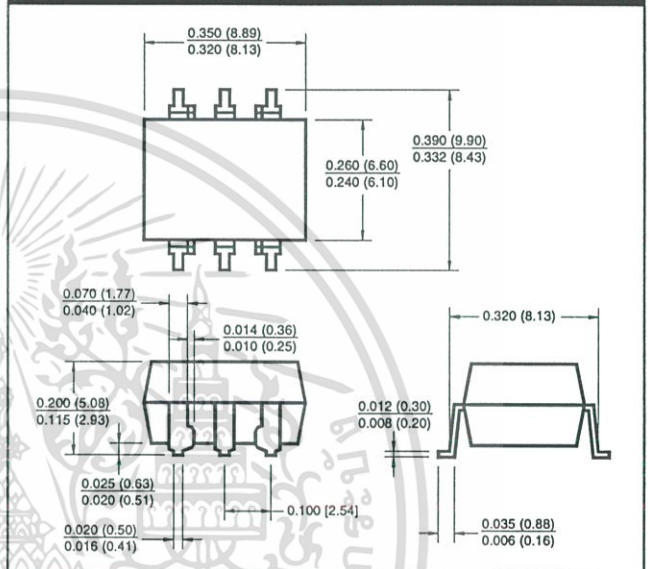
4N36
H11A5

White Package (-M Suffix)

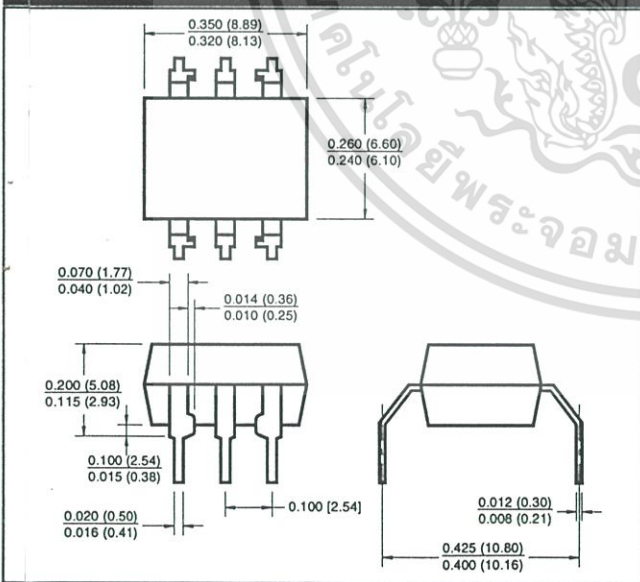
Package Dimensions (Through Hole)



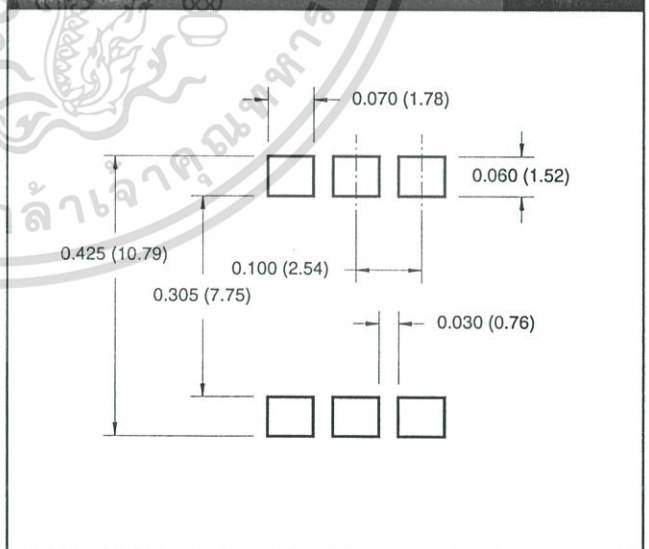
Package Dimensions (Surface Mount)



Package Dimensions (0.4" Lead Spacing)



Recommended Pad Layout for Surface Mount Leadform



NOTE

All dimensions are in inches (millimeters)

GENERAL PURPOSE 6-PIN PHOTOTRANSISTOR OPTOCOUPPLERS

4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

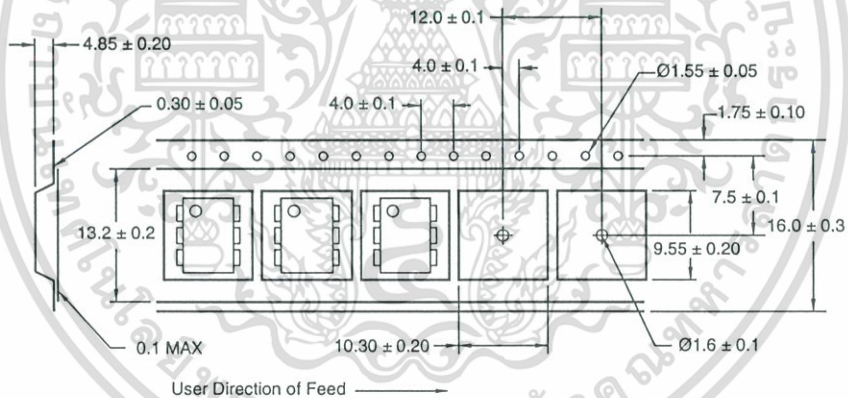
4N35
H11A4

4N36
H11A5

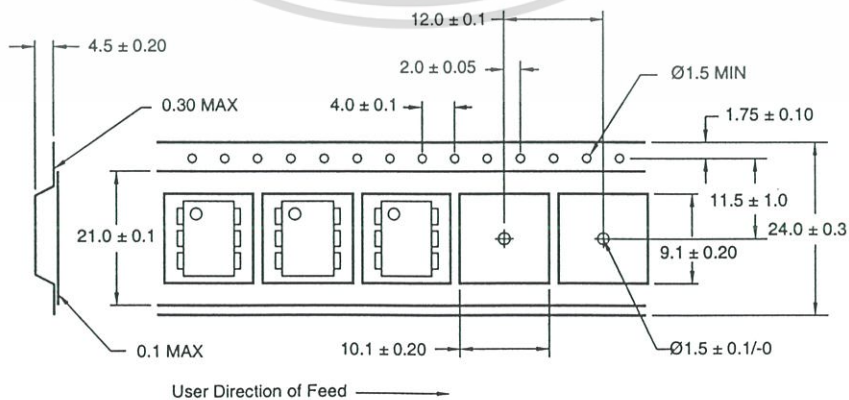
ORDERING INFORMATION

Order Entry Identifier		
Black Package (No Suffix)	White Package (-m Suffix)	Option
.S	S	Surface Mount Lead Bend
.SD	SR2	Surface Mount; Tape and reel
.W	T	0.4" Lead Spacing
.300	V	VDE 0884
.300W	TV	VDE 0884, 0.4" Lead Spacing
.3S	SV	VDE 0884, Surface Mount
.3SD	SR2V	VDE 0884, Surface Mount, Tape & Reel

QT Carrier Tape Specifications ("D" Taping Orientation) (Black Package, No Suffix)



QT Carrier Tape Specifications ("D" Taping Orientation) (White Package, -M Suffix)



4N25
4N37

4N26
H11A1

4N27
H11A2

4N28
H11A3

4N35
H11A4

4N36
H11A5

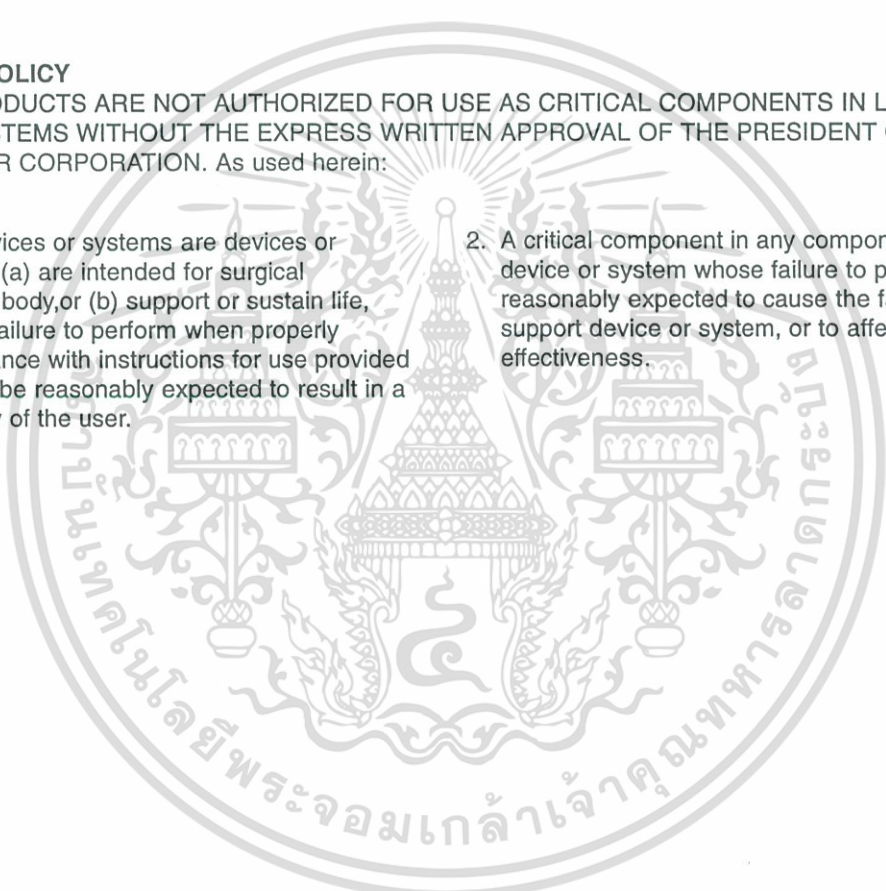
DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



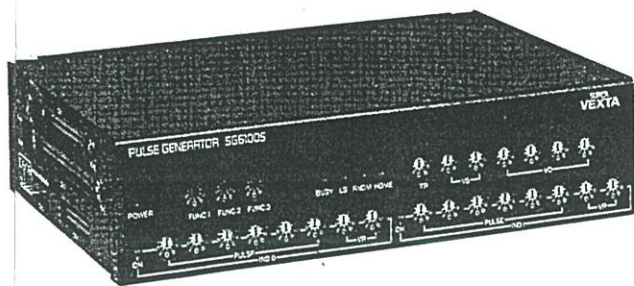


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

STEPPING MOTORS
11DK
DM11
Fin
11MK
5-Phase
3-Phase
Low Speed

Data-Setting Controller

SG6100S



The **SG6100S** is a high-performance controller that can perform simple settings and operations for the pulse count control and pulse speed control required for stepping motor operating instructions. It packs the functions needed for stepping motor positioning into a compact unit. The DC 24V power supply and photocoupler interface needed for connection to a programmable controller are built in. The programmable controller output unit can be connected directly to either open collector transistor output or relay output.

Simple Data Settings

- Simple data can be set with the digital switches on the controllers' front panel.

Loaded With Functions

- Packed with all the functions needed for positioning control.
 - Positioning operation
 - Return to electrical home
 - Continuous operation
 - 1-pulse operation
 - Return to home
 - CW/CCW limit stop and release functions
 - Self-inspection function

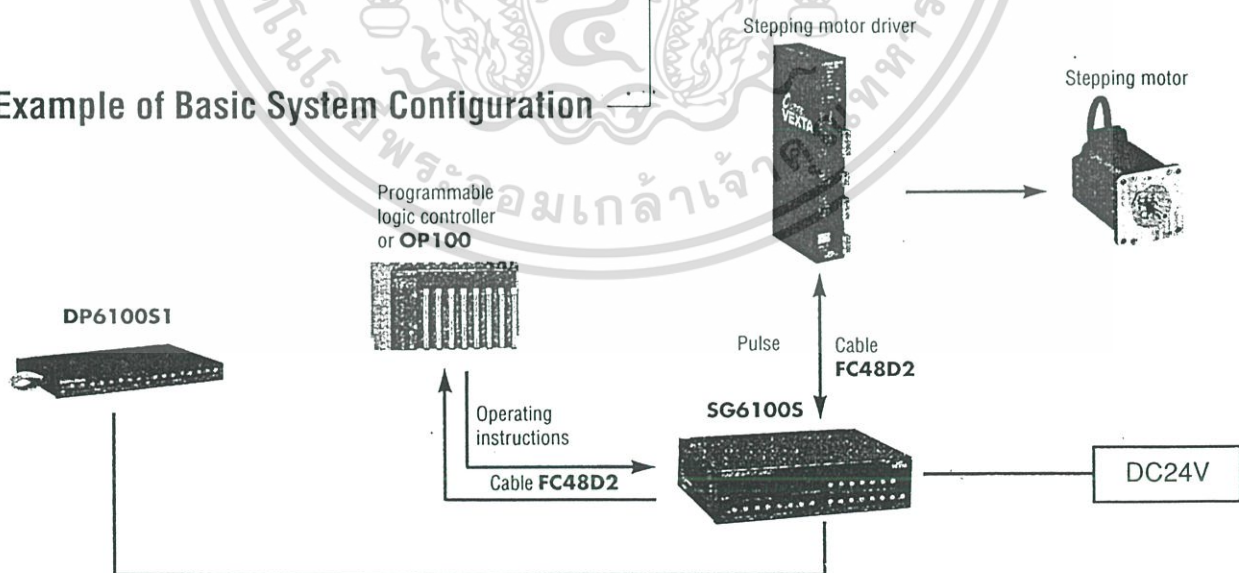
Two Types of Positioning Data

- The controller can set two types of positioning data.
- The controller can set and select up to 16 types of data when the optional unit **DP6100S1** is added.

Main Specifications

Positioning data	Setting	2 steps, or up to 16 steps with the data pack expansion
	Setting method	Set data with digital switches on front panel
Positioning control		Incremental system (point to point)
		1-999,999 pulses per step
		Operating pulse speed 50Hz-100kHz
		Starting pulse speed 50Hz-100kHz
		Constant speed pulse rate 1-3000Hz or 2-6000Hz
Operating modes		Acceleration /deceleration rate 1-1000ms/kHz
		Positioning operation (indexing)
		Return to electrical home (returning)
		Home detection operation (homing)
		Continuous operation (scanning)
Input signals		1-pulse operation (jogging)
		DC 24V photocoupler input, input impedance 4.7k Ω
Output signals		Photocoupler transistor output, DC 24V max., 25mA max.
Power supply		DC 24V \pm 10%, 0.35A max.
Ambient temperature		0°C ~ +40°C
Ambient humidity		20-85% (Non condensing)

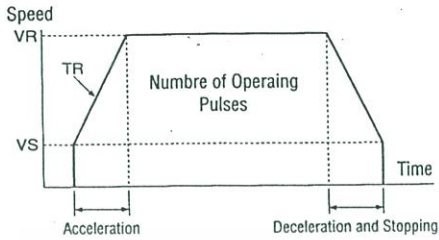
Example of Basic System Configuration



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Operating Methods

- The following section illustrates the procedures for positioning with an operating pattern like the one shown in the figure.



VR: Motor starting/stopping speed during acceleration/deceleration
 TR: A constant (rate) for giving the acceleration/deceleration time expressed as the acceleration/deceleration time per 1kHz.
 VR: Operating speed during acceleration/deceleration

1. Setting the Data

The PULSE, TR, VS and VR data can all be set using the digital switches on the front panel.

① Setting PULSE (number of movement pulses)

Set the number of movement pulses as a numeral between 1 and 999,999 in pulse units.



② Setting TR (acceleration/deceleration rate), VS (starting pulse speed) and VR (operating pulse speed)

Set the appropriate codes for the required data using switches according to the speed data table.

Example: When set for a starting pulse speed of 300Hz (code: 03), operating pulse speed 10kHz (code: 99) and an acceleration/deceleration rate of 40 ms/kHz (Code: 2).



2. Operation

After data is set, operate as described below using external signals.

- ① Select Operating Mode ... Input the INDEX (CN2, A-24) signals.
- ② Select IND No. ... Enter the M0-M3 (CN2, A-15 to A-18) signals.
- ③ Select direction of rotation ... Enter the CW/CCW (CN2, A-19) signals.
- ④ START input ... When the START (CN2, A-10) signal is input, operation begins.

↓ Outputs a BUSY signal (CN2, B4) while operating

After operation ends, the next move is performed by performing steps ②, ③ and ④.

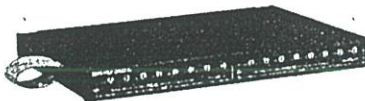
Accessories

OP100



A dedicated control unit for the SG6100S. By connecting this control unit to the controller with the flat cable (included with the OP100), it can be used to perform operations such as positioning and return to home manually.

DP6100S1



A dedicated expansion positioning data pack for the SG6100S. Use it when the controller's two types of positioning data are not enough. Each data pack provides an additional two types of positioning data. Up to seven DP6100S1 data packs can be added to a single SG6100S controller (for up to 16 types of data).

Cables



FC32D1
FC32D2



FC48D1
FC48D2

Although connectors for the power supply, controller, driver and limit switches are included, cable must be furnished separately.

To connect the controller, driver and limit switches, use twisted pair cable or these optional connection cables.

- Flat Cables for CN1
FC32D1 (1m long)
FC32D2 (2m long)

Dedicated flat cables (32 core, with connector) for connecting the SG6100S, driver and limit switches.

- Flat Cables for CN2
FC48D1 (1m long)
FC48D2 (2m long)

Dedicated flat cables (48 core, with connector) for connecting the SG6100S and programmable controller.

Input/Output Signals for SG Series

- RANDOM**
(negative logic output)
Becomes "L" at time of return to home position when electrical return to home position is executed. Also becomes "L" when power is turned ON and when an RTNCR or RESET signal is input.
- ★**HOME**
(negative logic output)
Becomes "L" level when HOMELS and TIMING signals are input simultaneously (unrelated to operation mode). During return to mechanical home position operation, the system stops when the mechanical home position is detected, but in other operation modes this stop occurs only when a HOME signal is output; the motor does not stop.
- ★**BUSY**
(negative logic output)
Becomes "L" level when the controller receives START input. While BUSY output is in progress, the system will not accept subsequent START input (only CWLS, CCWLS, RESET and STOP inputs and, during continuous operation, S-DOWN input are accepted).
- ★**LS**
(negative logic output)
Becomes "L" level when a CWLS or CCWLS signal is input. When the LS signal is at "L" level, START signals are not accepted (START signals are only accepted during continuous operation and when in return to mechanical home position mode).
- ☆**OVERHEAT**
(negative logic output)
Becomes "L" level when an OVERHEAT signal, which is output from the driver when the driver is abnormal, is input.



Programmable Controller (external)



- ★**Operation mode selection input**: This selection signal executes the different types of operation. When the input signal needed to execute a given operation drops to "L" level, that operation mode is selected.
- ★**Step number selection input**: This input selects the step number into which the data needed for motor positioning operation have been written.
- ★**RESET (negative logic input)**: This input returns the controller to the initial condition and has priority over all input signals.
- ★**HOLD OFF (negative logic input)**: This input instructs the motor supply current to the driver to shut OFF (a HOLD OFF signal is output at the same time). The motor shaft can be turned by external force while this signal is being input.
- S-DOWN (negative logic input)**: This is the deceleration command input during continuous operation. After deceleration, operation continues until a STOP (or RESET, CWLS or CCWLS) signal is input at the start pulse speed.
- RTNCR (negative logic input)**: This is the electrical home position setting input (the return pulse is cleared, and at the same time the RANDOM output is set to "L" level).
- ★**START (negative logic input)**: This is the motor start instruction input in each operation mode. The operation mode selection input and the step number selection input must be finalized before this START input.
- ★**STOP (negative logic input)**: This is the motor stop instruction input in each operation mode. When this signal is input, the pulses are stopped immediately and, at the same time, the internal counter is cleared (the RANDOM output is set to "L" level).

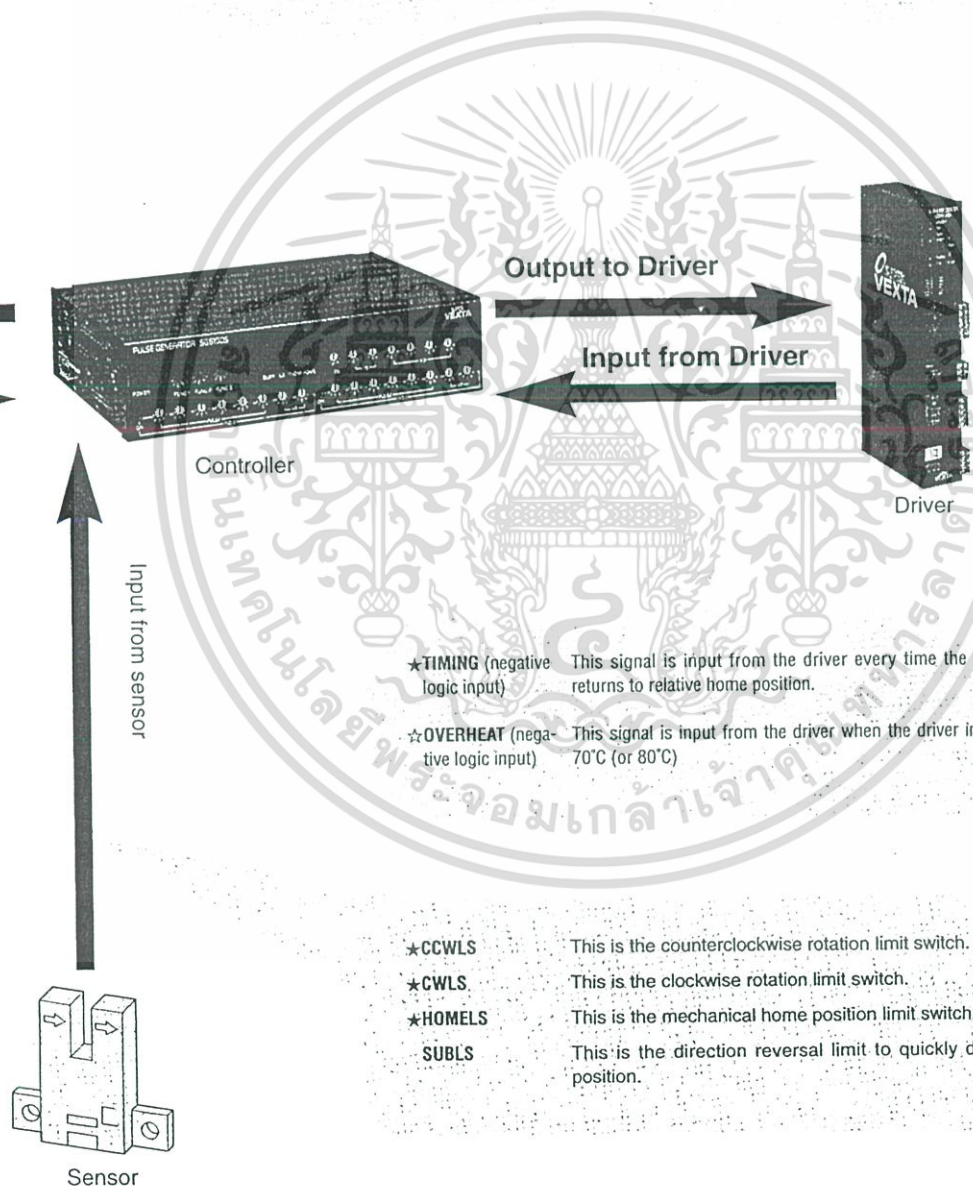
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามใช้เพื่อการค้าโดยไม่ได้รับอนุญาตจากผู้ผลิต

Signal line necessary for stepping motor control, for example in positioning operation and return to home position operation.
 Signal line to be connected as necessary

★CW-PULSE This is the 2-pulse input mode driver negative logic pulse output.
 ★CCW-PULSE CW-PULSE: clockwise pulse output
 CCW-PULSE: counterclockwise pulse output

PULSE This is the 1-pulse input mode driver negative logic pulse output.
 CW/CCW PULSE: pulse output
 CW/CCW: rotation direction output

☆HOLD OFF When at "L" level, shuts the motor current OFF, so that the motor shaft can be turned by external force (used for example in manual positioning).

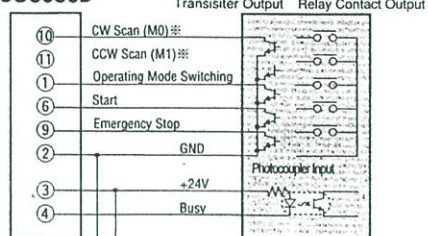


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Wiring For Programmable Logic Controller

SG8030S SG8030D

Programmable Controller



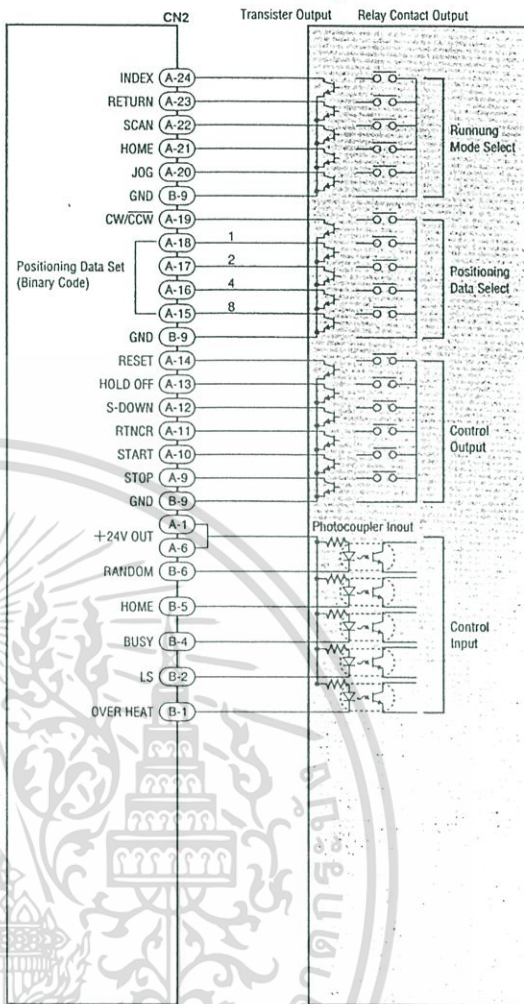
※ (M0) and (M1) are inputs for the SG8030D.
(They are used for selecting the positioning data.)



Five output and one input points are available.
They can be eliminated if required.

SG6100S

Programmable Controller



16 output and 5 input points are available.
They can be eliminated if required.

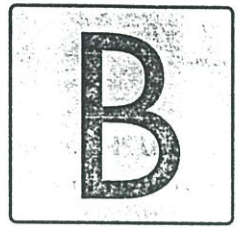
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



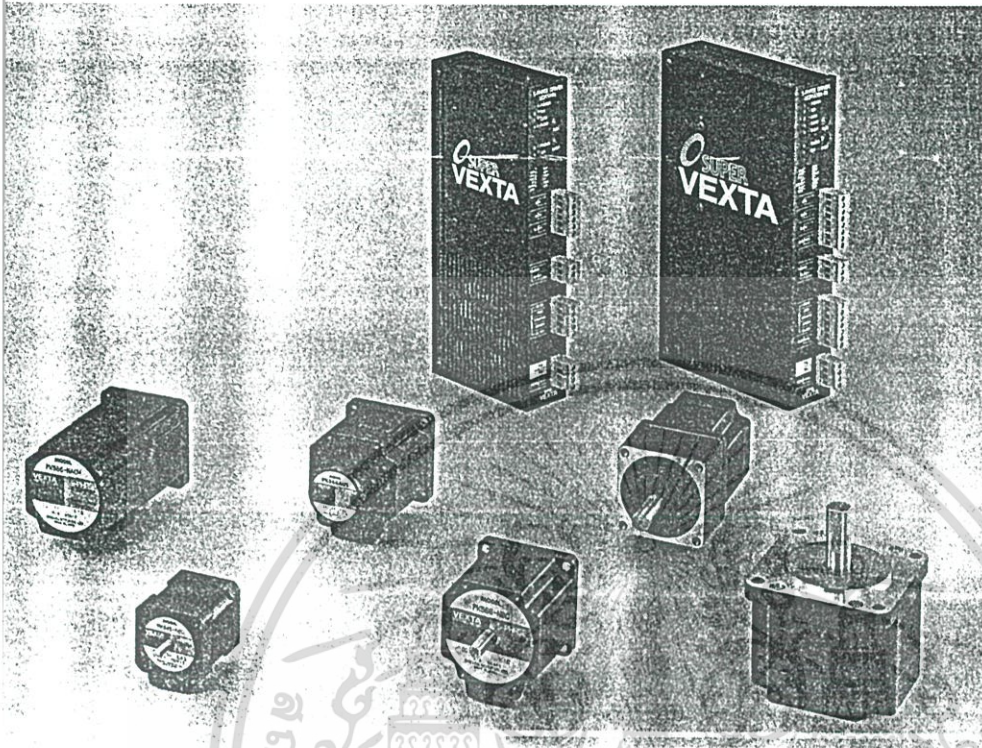
รายละเอียด Stepping Motor Driver UPK5114

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ORIENTAL MOTOR CATALOGUE



UPK Series



5-PHASE HIGH TORQUE STEPPING MOTOR UNIT

Outline and Features.....	B-42
Product Line	B-46
Standard Type, High Speed Type	B-48
Electromagnetic Brake Type	B-60
TH Geared Type.....	B-68
PL Geared Type	B-78
Harmonic Geared Type	B-86
Motor & Driver Combinations	B-94
Wiring Diagrams.....	B-95
Description of Input/Output Signals.....	B-96

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UPK Series

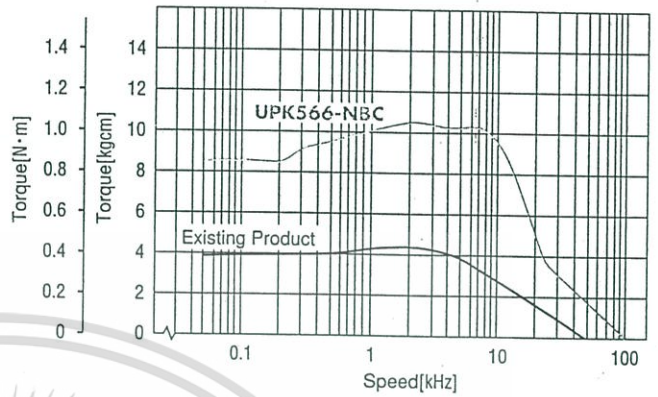
The **UPK** series yet packs more torque with less vibration in a high-torque 5-phase stepping motor and driver. The **UPK** series is as easy to use as ever, but with a dramatic increase in torque with less vibration and less noise. They provide powerful performance for any positioning application.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

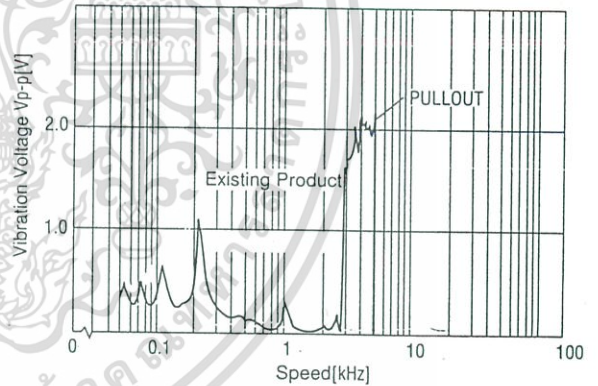
High Torque

The **UPK** series of high-torque 5-phase stepping motor and driver provide dramatically more torque than conventional 5-phase stepping motor and driver with the same motor size. If you need the same torque as before, this means a smaller motor size, so devices can be smaller and lighter weight.



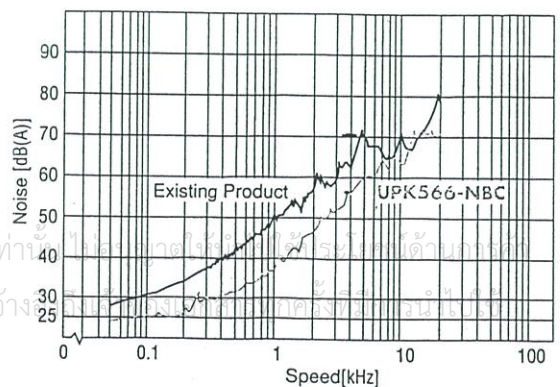
Low Vibration

The **UPK** series does more than provide higher torque. It was also designed so the motor produces less vibration, and a new driver was developed that includes a vibration control circuit to dramatically reduce vibration in the middle speed range (1~5 kHz).



Low Noise

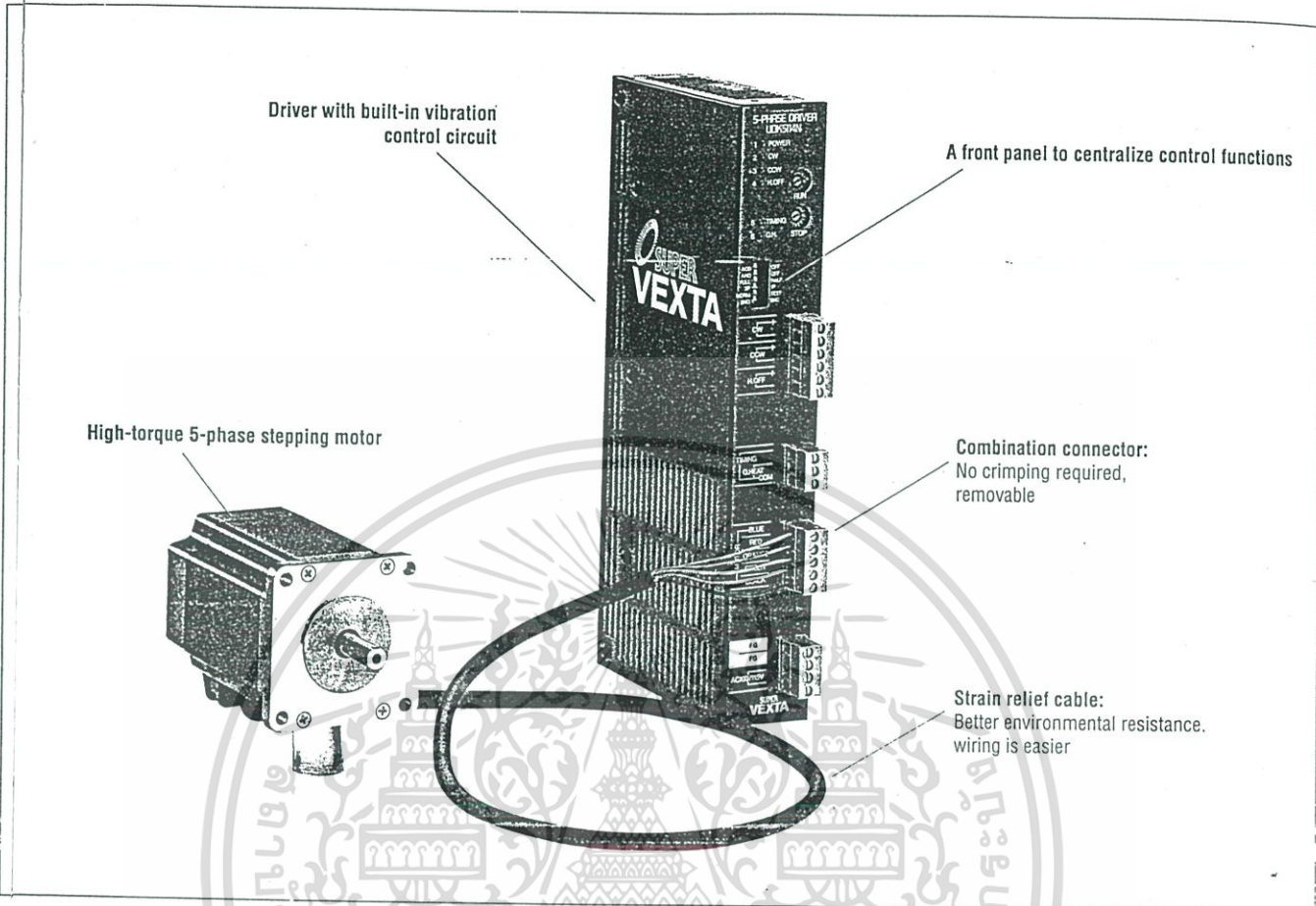
The motor was designed on a new principle to produce excellent sound performance. The motor components are more rigid and the motor structure has been redesigned to achieve a significant reduction in audible noise.



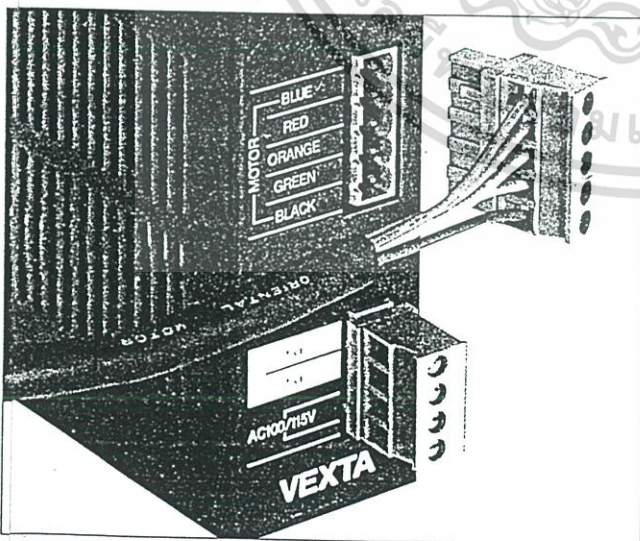
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้เพื่อวัตถุประสงค์อื่นใดได้จากการตีพิมพ์โดยไม่ได้รับอนุญาตจากผู้ผลิต

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้าง

The Simple Wiring and Operation of the UPK Series



THE COMBINATION CONNECTOR



The combination connector is an easy-to-use simple terminal that has all the advantages of both terminal strips and connectors. To connect signal lines, power lines or motor lead lines, simply insert them into the combination connector and tighten the screw. It has a special mechanism to prevent loosening, so you get high reliability without having to crimp the terminals. The connector can be removed with the leads connected, so installation and maintenance are easier than ever.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The UPK Series of Dedicated Drivers. Filled With Functions for a Friendly Design.

Driver operating status is visible at a glance

Signal monitor display

Easy to confirm I/O signals.

- POWER: Power input display
- CW: CW pulse input display
- CCW: CCW pulse input display
- H.OFF: Output-current-off input display
- M.B.F.: Electromagnetic brake release input display (only for electromagnetic brake type)
- TIMING: Excitation timing output display
- O.H.: Overheat output display

Control electromagnetic brake action with signals

M.B.FREE (Electromagnetic brake release) input

(only for electromagnetic brake type)

- Reduces heat generation
- Save energy

Built-in power supply for electromagnetic brake

M.BRAKE (Electromagnetic brake) power supply output

(only for electromagnetic brake type)

- DC 24V
- No separate power supply needed, reducing costs and saves space
- Wiring is centralized, so work is easier

Can be used anywhere

For any power supply

Can be used with AC 100V $\pm 15\%$ (50/60Hz) or AC 115V $\pm 15\%$ (60Hz).

The UPK series have five drivers for combination with motors. The functions below are common to them all. The example described below is the UDK5114N-M driver, for motors with electromagnetic brakes.

A full range of driver functions are on the front panel.

Motor operating current adjustment switch
Motor stop current adjustment switch

Easy to adjust the motor current with digital switches. No ammeter necessary.

Automatic current-cutback function switch

This function automatically lowers current when the motor is at rest in order to suppress heat generation. The function can be set and defeated with this switch.

Automatic output-current-off function switch

When the level of heat within the driver reaches abnormal levels, this function automatically switches the motor current off. The function can be set and defeated by this switch.

Step angle switch

Switches the motor's step angle.
FULL: 0.72°/step, HALF: 0.36°/step

Pulse input mode switch

Switches between 1-pulse input and 2-pulse input.

Self-inspection function switch

This function inspects and checks the connection between driver and motor using the driver's built-in oscillator.

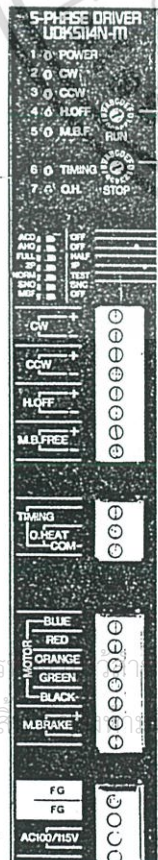
Note: This should normally be set to NORM.

Overheat output logic switch

Switches the overheat alarm output logic.
SNO: Normal open
SNC: Normal closed
Match the setting to the device.

Electromagnetic brake function switch

(only for electromagnetic brake type)
Switches the method of electromagnetic brake action.
MBF: Always released, works when not conductive
OFF: Always activates, released when M.B.FREE is input



เอกสารนี้เป็นเอกสาร
ไม่ผ่านการตีพิมพ์
ให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Product Line of UPK Series

Motor Size	42						
TH : Holding Torque							
Standard Type Single-Phase 100V Input	TH : 1.3kgcm (0.13N·m)	TH : 1.8kgcm (0.18N·m)	TH : 2.4kgcm (0.24N·m)	TH : 4.2kgcm (0.42N·m)			
	UPK543-NAC UPK543-NBC	UPK544-NAC UPK544-NBC	UPK545-NAC UPK545-NBC	UPK564-NAC UPK564-NBC			
High-Speed Type Single-Phase 100V Input							
Standard Type Single-Phase 100V Input	TH : 4.2kgcm (0.42N·m)						
Electromagnetic Brake Type	UPK564-NACM						
High-Speed Type Single-Phase 100V Input							
TH Geared Type Single-Phase 100V Input	TH : 3.5kgcm (0.35N·m)	TH : 7kgcm (0.7N·m)	TH : 10kgcm (1.0N·m)	TH : 15kgcm (1.5N·m)	TH : 15kgcm (1.5N·m)	TH : 12.5kgcm (1.25N·m)	TH : 25kgcm (2.5N·m)
	UPK543A-TG3.6 UPK543B-TG3.6	UPK543A-TG7.2 UPK543B-TG7.2	UPK543A-TG10 UPK543B-TG10	UPK543A-TG20 UPK543B-TG20	UPK543A-TG30 UPK543B-TG30	UPK564A-TG3.6 UPK564B-TG3.6	UPK564A-TG7.2 UPK564B-TG7.2
PL Geared Type Single-Phase 100V Input	TH : 40kgcm (4.0N·m)						
Harmonic Geared Type Single-Phase 100V Input	UPK566A-PG7.2 UPK566B-PG7.2						
	TH : 55kgcm (5.5N·m)						
						UPK564A-HG50 UPK564B-HG50	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

60

85/90 (PL, Harmonic Geared Type)

TH : 8.3kgcm (0.83N·m)	TH : 16.6kgcm (1.66N·m)	TH : 21kgcm (2.1N·m)	TH : 41kgcm (4.1N·m)	TH : 63kgcm (6.3N·m)			
UPK566-NAC UPK566-NBC	UPK569-NAC UPK569-NBC	UPK596-NAC UPK596-NBC	UPK599-NAC UPK599-NBC	UPK5913-NAC UPK5913-NBC			
	TH : 16.6kgcm (1.66N·m)	TH : 21kgcm (2.1N·m)	TH : 41kgcm (4.1N·m)	TH : 63kgcm (6.3N·m)			
	UPK569H-NAC UPK569H-NBC	UPK596H-NAC UPK596H-NBC	UPK599H-NAC UPK599H-NBC	UPK5913H-NAC UPK5913H-NBC			
TH : 8.3kgcm (0.83N·m)	TH : 16.6kgcm (1.66N·m)	TH : 21kgcm (2.1N·m)	TH : 41kgcm (4.1N·m)	TH : 63kgcm (6.3N·m)			
UPK566-NACM	UPK569-NACM	UPK596-NACM	UPK599-NACM	UPK5913-NACM			
	TH : 16.6kgcm (1.66N·m)	TH : 21kgcm (2.1N·m)	TH : 41kgcm (4.1N·m)	TH : 63kgcm (6.3N·m)			
	UPK569H-NACM	UPK596H-NACM	UPK599H-NACM	UPK5913H-NACM			
TH : 30kgcm (3.0N·m)	TH : 35kgcm (3.5N·m)	TH : 40kgcm (4.0N·m)	TH : 45kgcm (4.5N·m)	TH : 90kgcm (9.0N·m)	TH : 90kgcm (9.0N·m)	TH : 120kgcm (12.0N·m)	TH : 120kgcm (12.0N·m)
UPK564A-TG10 UPK564B-TG10	UPK564A-TG20 UPK564B-TG20	UPK564A-TG30 UPK564B-TG30	UPK596A-TG3.6 UPK596B-TG3.6	UPK596A-TG7.2 UPK596B-TG7.2	UPK596A-TG10 UPK596B-TG10	UPK596A-TG20 UPK596B-TG20	UPK596A-TG30 UPK596B-TG30
TH : 80kgcm (8.0N·m)		TH : 200kgcm (20N·m)	TH : 370kgcm (37N·m)				
UPK564A-PG36 UPK564B-PG36		UPK599A-PG7.2 UPK599B-PG7.2	UPK596A-PG36 UPK596B-PG36				
TH : 80kgcm (8.0N·m)		TH : 250kgcm (25N·m)	TH : 370kgcm (37N·m)				
UPK564A-HG100 UPK564B-HG100		UPK596A-HG50 UPK596B-HG50	UPK596A-HG100 UPK596B-HG100				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UPK Standard Type

UPK High Speed Type

The **UPK** series consists of a high torque step motor and a high performance driver with new vibration control circuitry to minimize mid-frequency resonance.

The **UPK** series can satisfy the requirement of any applications requiring compact, smooth and quiet operation.

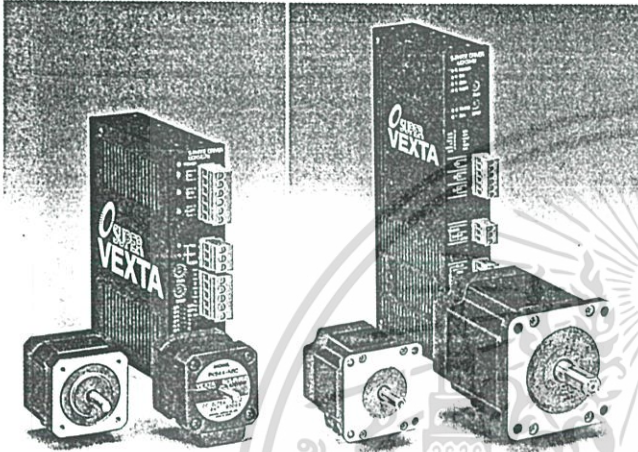
FEATURES

Standard Type

The **UPK** standard types come in a large variety of performances and 3 types of mounting sizes.
 Motor size: 42mmsq, 60mmsq, 85mmsq.
 Holding Torque: 1.3kgcm (0.13N·m)~63kgcm (6.3N·m)

High Speed Type

This product is suitable for applications requiring "higher speed operation" and "smaller sized equipment".



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

High Power Stepping Motor Units: UPK series

Standard Type
UPK543-NAC (Single Shaft)
UPK543-NBC (Double Shaft)
 •Holding Torque 1.3kgcm (0.13N·m)



Standard Type
UPK544-NAC (Single Shaft)
UPK544-NBC (Double Shaft)
 •Holding Torque 1.8kgcm (0.18N·m)



Standard Type
UPK545-NAC (Single Shaft)
UPK545-NBC (Double Shaft)
 •Holding Torque 2.4kgcm (0.24N·m)



Standard Type
UPK564-NAC (Single Shaft)
UPK564-NBC (Double Shaft)
 •Holding Torque 4.2kgcm (0.42N·m)



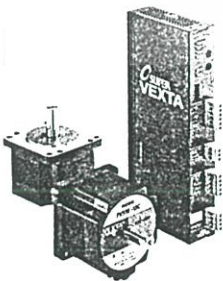
Standard Type
UPK566-NAC (Single Shaft)
UPK566-NBC (Double Shaft)
 •Holding Torque 8.3kgcm (0.83N·m)



Standard Type
UPK569-NAC (Single Shaft)
UPK569-NBC (Double Shaft)
 High Speed Type
UPK569H-NAC (Single Shaft)
UPK569H-NBC (Double Shaft)
 •Holding Torque 16.6kgcm (1.66N·m)



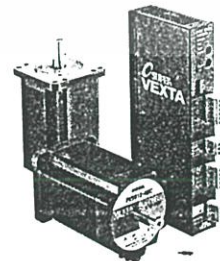
Standard Type
UPK596-NAC (Single Shaft)
UPK596-NBC (Double Shaft)
 High Speed Type
UPK596H-NAC (Single Shaft)
UPK596H-NBC (Double Shaft)
 •Holding Torque 21kgcm (2.1N·m)



Standard Type
UPK599-NAC (Single Shaft)
UPK599-NBC (Double Shaft)
 High Speed Type
UPK599H-NAC (Single Shaft)
UPK599H-NBC (Double Shaft)
 •Holding Torque 41kgcm (4.1N·m)



Standard Type
UPK5913-NAC (Single Shaft)
UPK5913-NBC (Double Shaft)
 High Speed Type
UPK5913H-NAC (Single Shaft)
UPK5913H-NBC (Double Shaft)
 •Holding Torque 63kgcm (6.3N·m)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PRODUCT NUMBER CODE

UPK 5 6 9 □

Type No Letter: Standard
H: High Speed

Motor Case Length

Motor Frame Size 4: 42mm sq.

6: 60mm sq.

9: 85mm sq.

5-phase

5-phase High Torque Motor Unit
UPK series

N A C

Cable type

Shaft Type A: Single Shaft

B: Double Shaft

New Drive System

SPECIFICATIONS Standard Type

Unit Model	Single Shaft	UPK543-NAC	UPK544-NAC	UPK545-NAC	UPK564-NAC	UPK566-NAC	UPK569-NAC
	Double Shaft	UPK543-NBC	UPK544-NBC	UPK545-NBC	UPK564-NBC	UPK566-NBC	UPK569-NBC
Holding Torque	kgcm	1.3	1.8	2.4	4.2	8.3	16.6
	N·m	0.13	0.18	0.24	0.42	0.83	1.66
Rotor Inertia	gcm ²	35	54	68	175	280	560
	kg·m ²	35×10 ⁻⁷	54×10 ⁻⁷	68×10 ⁻⁷	175×10 ⁻⁷	280×10 ⁻⁷	560×10 ⁻⁷
Rated Current	A/phase	0.75			1.4		
Basic Step Angle		0.72°					
Insulation Class		Class B (130°C)					
Power Input		Single-Phase100V±15% 50/60Hz 1.1A or Single-Phase115V±15% 60Hz 1.1A				Single-Phase100V±15% 50/60Hz 4.8A or Single-Phase115V±15% 60Hz 4.8A	
Output Current	A/phase	0.75			1.4		
Excitation Mode		<ul style="list-style-type: none"> • Full Step (4 phase excitation): 0.72°/step • Half Step (4-5 phase excitation): 0.36°/step (Switch selectable) 					
Input Signals	Input Signal Circuit	Photocoupler Input (optically isolated), Input Impedance: 220Ω, Input Current 20mA. H: 4~5V L: 0~0.5V					
	• CW Pulse Input (Pulse Input)	CW Step Command Input (Step Command Input at 1-Pulse Input Mode) Pulse width: 5 μ sec. minimum, Pulse rise/pulse fall time 2 μ sec. maximum, Motor moves at pulse rising edge. (Negative logic pulse input)					
	• CCW Pulse Input (Direction-of-Rotation Input)	CCW Step Command Input (Direction Command Input at 1-Pulse Input Mode H:CCW,L:CW) Pulse width: 5 μ sec. minimum, Pulse rise/pulse fall time 2 μ sec. maximum, Motor moves at pulse rising edge. (Negative logic pulse input)					
Output Signals	• Output-Current-Off Input	At L level, the current to the motor is cut off and the shaft can be rotated by hand. At H level, the current set by RUN potentiometer is supplied to the motor.					
	Output Signal Circuit	Photocoupler, Open-Collector Output (Emitter common) External use condition: 24V DC maximum, 10mA maximum					
	• Excitation-Timing Output	Signal is output every time the excitation sequence returns to step 0. (Photocoupler is ON) Full step: Signal is output every 10 pulses, Half step: Signal is output every 20 pulses					
Functions	• Overheat Output	The overheat signal is output when the internal temperature of the driver rises abnormally (with the photocoupler ON or OFF, Automatic return available). The motor stops automatically by the output-current-off function. The output logic of the photocoupler is based on the setting of the overheat output logic switch.					
	Functions	Automatic current-cutback, output-current-off, self-inspection, pulse input switch, step angle switch, overheat output logic switch					
Display (LED)		Power source input, CW input, CCW input, output-current-off input, excitation timing output, overheat output					
Cooling Method		Convection Cooling					
Mass	Motor kg	0.25	0.3	0.4	0.6	0.8	1.3
	Driver kg	0.45			0.9		
Insulation Resistance	Motor	100M Ω or more under normal ambient temperature and humidity when the megger reading between the windings and frame is DC 500V.					
	Driver	The value is 100M Ω or more measured by a 500V DC megger for the case to power source input terminal, case to signal I/O terminal, and power source input terminal to signal I/O terminal at normal temperature and humidity.					
Dielectric Strength	Motor	Under normal ambient temperature and humidity, sufficient to withstand 1.0kV at 50Hz (0.5kV for UPK54□ type) applied between the windings and the case for one minute following a period of continuous operation.					
	Driver	No abnormality is recognized when 1.0kV at 50Hz is applied for one minute to the case to power source input terminal, case to signal I/O terminal, and power source input terminal to signal I/O terminal at normal temperature and humidity.					
Ambient Temperature	Motor	-10°C ~ +50°C					
	Driver	0°C ~ +50°C					

• The value given for holding torque is the value when operated with the dedicated driver with rated current and 5-phase excitation.

• The current indicated in power input is the maximum current drawn by the driver. The current drawn by the driver varies with pulse speed.

Note: Do not attempt to measure insulation resistance and/or dielectric strength while motor and driver are connected for UPK54□ type.

Unit Model	Single Shaft	UPK596-NAC	UPK599-NAC	UPK5913-NAC
	Double Shaft	UPK596-NBC	UPK599-NBC	UPK5913-NBC
Holding Torque	kgcm	21	41	63
	N·m	2.1	4.1	6.3
Rotor Inertia	gcm ²	1400	2700	4000
	kg·m ²	1400×10 ⁻⁷	2700×10 ⁻⁷	4000×10 ⁻⁷
Rated Current	A/phase		1.4	
Basic Step Angle			0.72°	
Insulation Class			Class B (130°C)	
Power Input			Single-Phase 100V±15% 50/60Hz 4.8A or	
Output Current	A/phase		Single-Phase 115V±15% 60Hz 4.8A	
Excitation Mode			<ul style="list-style-type: none"> • Full Step (4 phase excitation): 0.72°/step • Half Step (4-5 phase excitation): 0.36°/step (Switch selectable) 	
Input Signals	Input Signal Circuit	Photocoupler Input (optically isolated), Input Impedance: 220Ω, Input Current 20mA. H: 4~5V L: 0~0.5V		
	• CW Pulse Input (Pulse Input)	CW Step Command Input (Step Command Input at 1-Pulse Input Mode) Pulse width: 5 μ sec. minimum, Pulse rise/pulse fall time 2 μ sec. maximum, Motor moves at pulse rising edge. (Negative logic pulse input)		
	• CCW Pulse Input (Direction-of-Rotation Input)	CCW Step Command Input (Direction Command Input at 1-Pulse Input Mode H:CCW,L:CW) Pulse width: 5 μ sec. minimum, Pulse rise/pulse fall time 2 μ sec. maximum, Motor moves at pulse rising edge. (Negative logic pulse input)		
	• Output-Current-Off Input	At L level, the current to the motor is cut off and the shaft can be rotated by hand. At H level, the current set by RUN potentiometer is supplied to the motor.		
Output Signals	Output Signal Circuit	Photocoupler, Open-Collector Output (Emitter common) External use condition: 24VDC maximum, 10mA maximum		
	• Excitation-Timing Output	Signal is output every time the excitation sequence returns to step 0. (Photocoupler is ON) Full step: Signal is output every 10 pulses, Half step: Signal is output every 20 pulses		
	• Overheat Output	The overheat signal is output when the internal temperature of the driver rises abnormally (with the photocoupler ON or OFF. Automatic return available). The motor stops automatically by the output-current-off function. The output logic of the photocoupler is based on the setting of the overheat output logic switch.		
Functions	Automatic current-cutback, output-current-off, self-inspection, pulse input switch, step angle switch, overheat output logic switch			
Display (LED)	Power source input, CW input, CCW input, output-current-off input, excitation timing output, overheat output			
Cooling Method	Convection Cooling			
Mass	Motor kg	1.7	2.8	3.8
	Driver kg		0.9	
Insulation Resistance	Motor	100M Ω or more under normal ambient temperature and humidity when the megger reading between the windings and frame is DC 500V.		
	Driver	The value is 100M Ω or more measured by a 500V DC megger for the case to power source input terminal, case to signal I/O terminal, and power source input terminal to signal I/O terminal at normal temperature and humidity.		
Dielectric Strength	Motor	Under normal ambient temperature and humidity, sufficient to withstand 1.0kV at 50Hz applied between the windings and the case for one minute following a period of continuous operation.		
	Driver	No abnormality is recognized when 1.0kV at 50Hz is applied for one minute to the case to power source input terminal, case to signal I/O terminal, and power source input terminal to signal I/O terminal at normal temperature and humidity.		
Ambient Temperature	Motor Driver	10°C ~ +50°C หน้าไปใช้ประโยชน์ด้านการค้า 0°C ~ +50°C		

• The value given for holding torque is the value when operated with the dedicated driver with rated current and 5-phase excitation.
 • The current indicated in power input is the maximum current drawn by the driver. The current drawn by the driver varies with pulse speed.

■ SPECIFICATIONS High Speed Type

Unit Model	Single Shaft	UPK569H-NAC	UPK596H-NAC	UPK599H-NAC	UPK5913H-NAC
	Double Shaft	UPK569H-NBC	UPK596H-NBC	UPK599H-NBC	UPK5913H-NBC
Holding Torque	kgcm	16.6	21	41	63
	N·m	1.66	2.1	4.1	6.3
Rotor Inertia	gcm ²	560	1400	2700	4000
	kg·m ²	560×10 ⁻⁷	1400×10 ⁻⁷	2700×10 ⁻⁷	4000×10 ⁻⁷
Rated Current	A/phase	2.8			
Basic Step Angle	0.72°				
Insulation Class	Class B (130°C)				
Power Input	Single-Phase 100V ± 15% 50/60Hz 7.5A or Single-Phase 115V ± 15% 60Hz 7.5A				
Output Current	A/phase	2.8			
Excitation Mode	<ul style="list-style-type: none"> • Full Step (4 phase excitation): 0.72°/step • Half Step (4-5 phase excitation): 0.36°/step (Switch selectable) 				
Input Signals	Input Signal Circuit	Photocoupler Input (optically isolated), Input Impedance: 220Ω, Input Current 20mA, H: 4~5V L: 0~0.5V			
	• CW Pulse Input (Pulse Input)	CW Step Command Input (Step Command Input at 1-Pulse Input Mode) Pulse width: 5 μ sec. minimum, Pulse rise/pulse fall time 2 μ sec. maximum, Motor moves at pulse rising edge. (Negative logic pulse input)			
	• CCW Pulse Input (Direction-of-Rotation Input)	CCW Step Command Input (Direction Command Input at 1-Pulse Input Mode H:CCW,L:CW) Pulse width: 5 μ sec. minimum, Pulse rise/pulse fall time 2 μ sec. maximum, Motor moves at pulse rising edge. (Negative logic pulse input)			
	• Output-Current-Off Input	At L level, the current to the motor is cut off and the shaft can be rotated by hand. At H level, the current set by RUN potentiometer is supplied to the motor.			
Output Signals	• Output Signal Circuit	Photocoupler, Open-Collector Output (Emitter common) External use condition: 24V DC maximum, 10mA maximum			
	• Excitation-Timing Output	Signal is output every time the excitation sequence returns to step 0. (Photocoupler is ON) Full step: Signal is output every 10 pulses, Half step: Signal is output every 20 pulses			
	• Overheat Output	The overheat signal is output when the internal temperature of the driver rises abnormally (with the photocoupler ON or OFF. Automatic return available). The motor stops automatically by the output-current-off function. The output logic of the photocoupler is based on the setting of the overheat output logic switch.			
Functions	Automatic current-cutback, output-current-off, self-inspection, pulse input switch, step angle switch, overheat output logic switch				
Display (LED)	Power source input, CW input, CCW input, output-current-off input, excitation timing output, overheat output				
Cooling Method	Convection Cooling				
Mass	Motor kg	1.3	1.7	2.8	3.8
	Driver kg	1.2			
Insulation Resistance	Motor	100M Ω or more under normal ambient temperature and humidity when the megger reading between the windings and frame is DC 500V.			
	Driver	The value is 100M Ω or more measured by a 500V DC megger for the case to power source input terminal, case to signal I/O terminal, and power source input terminal to signal I/O terminal at normal temperature and humidity.			
Dielectric Strength	Motor	Under normal ambient temperature and humidity, sufficient to withstand 1.0kV at 50Hz applied between the windings and the case for one minute following a period of continuous operation.			
	Driver	No abnormality is recognized when 1.0kV at 50Hz is applied for one minute to the case to power source input terminal, case to signal I/O terminal, and power source input terminal to signal I/O terminal at normal temperature and humidity.			
Ambient Temperature	Motor	-10°C ~ +50°C			
	Driver	0°C ~ +50°C			

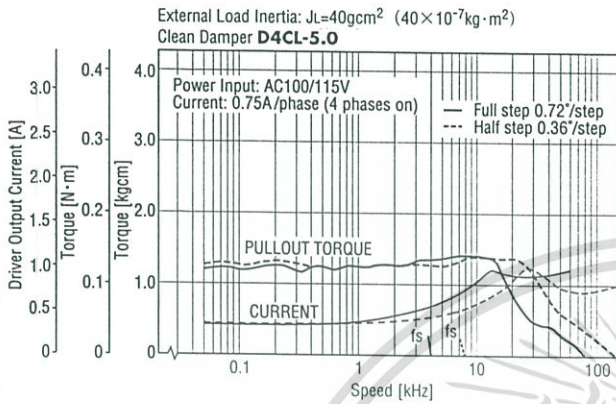
● The value given for holding torque is the value when operated with the dedicated driver with rated current and 5-phase excitation.

● The current indicated in power input is the maximum current drawn by the driver. The current drawn by the driver varies with pulse speed.

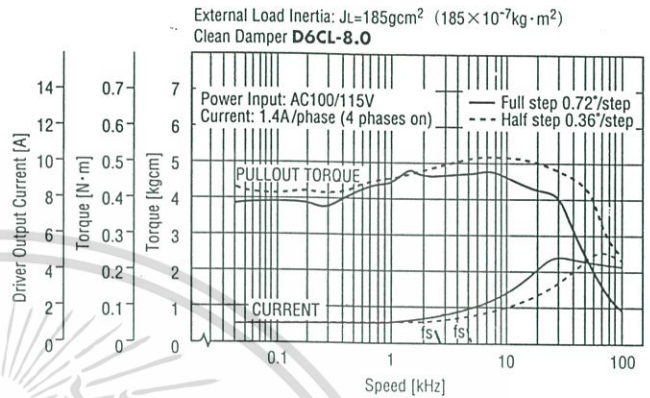
SPEED - TORQUE CHARACTERISTICS

Standard Type

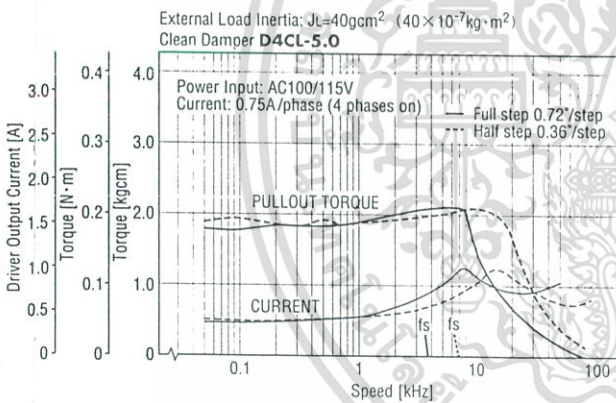
UPK543-NBC



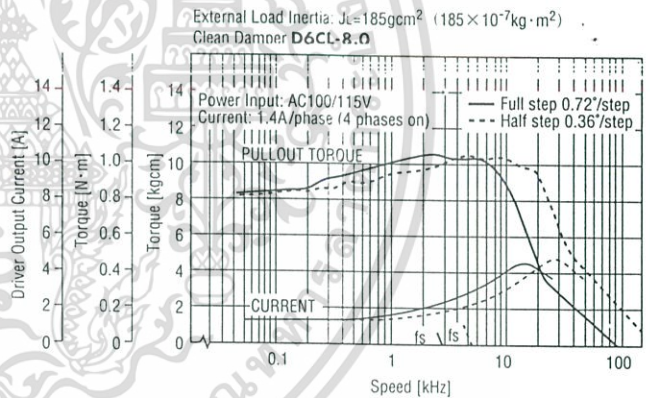
UPK564-NBC



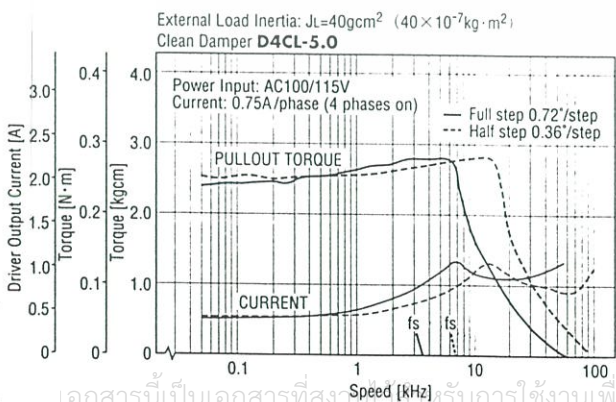
UPK544-NBC



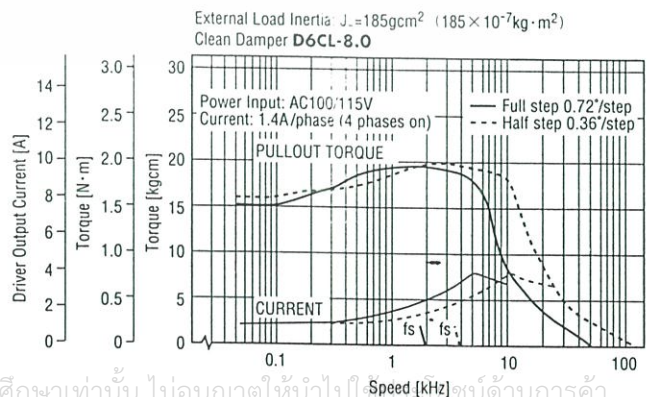
UPK566-NBC



UPK545-NBC



UPK569-NBC

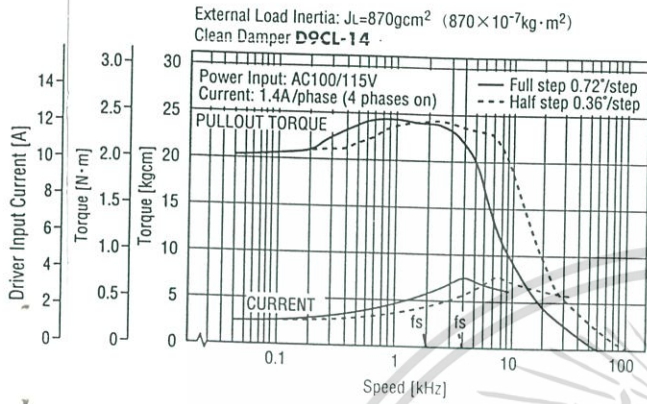


เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้หรือจำหน่าย
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

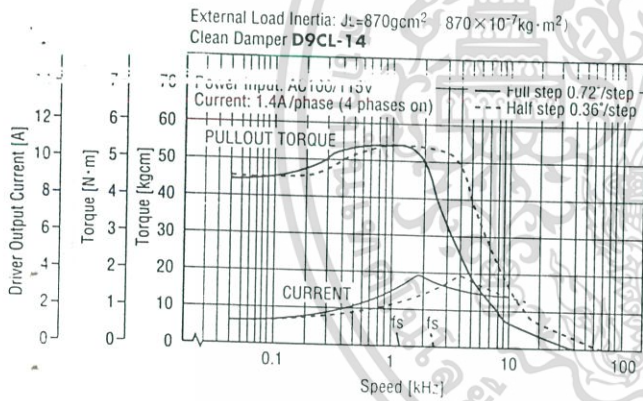
- Notes:
1. Pay attention to heat dissipation from motor and driver. In particular, remember that the motor will produce a considerable amount of heat under certain conditions. Be sure to keep the temperature of the motor case under 100°C.
 2. The holding torque is reduced by the automatic current cutback function at motor standstill.

SPEED - TORQUE CHARACTERISTICS

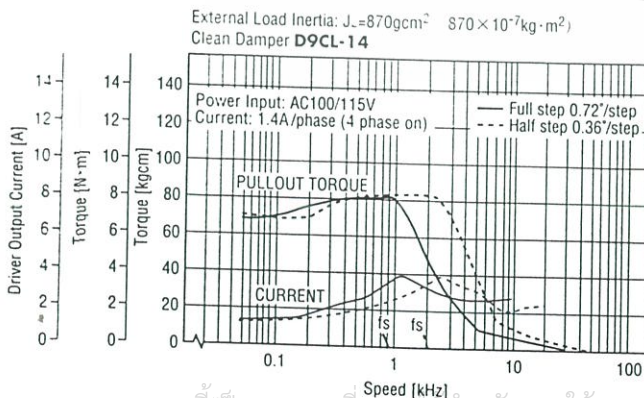
UPK596-NBC



UPK599-NBC



UPK5913-NBC



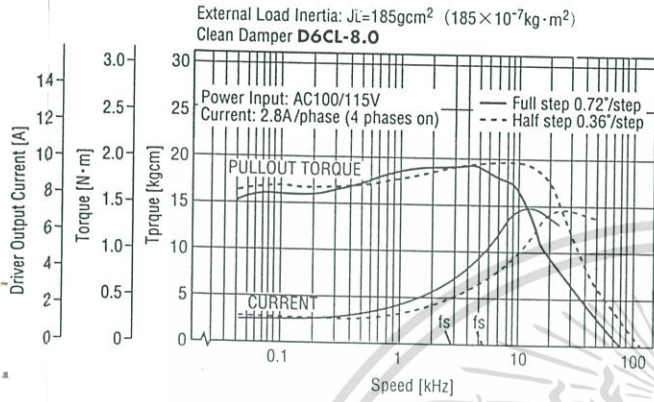
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notes:

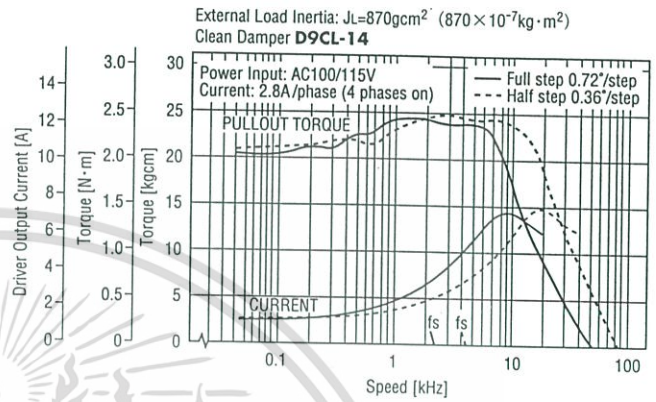
1. Pay attention to heat dissipation from motor and driver. In particular, remember that the motor will produce a considerable amount of heat under certain conditions. Be sure to keep the temperature of the motor case under 100°C.
2. The holding torque is reduced by the automatic current cutback function at motor standstill.

•High Speed Type

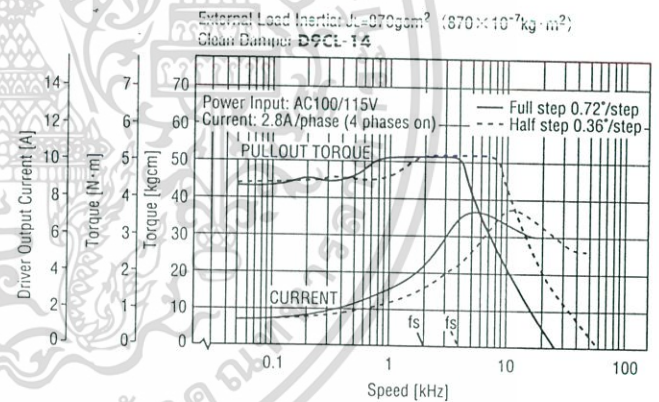
UPK569H-NBC



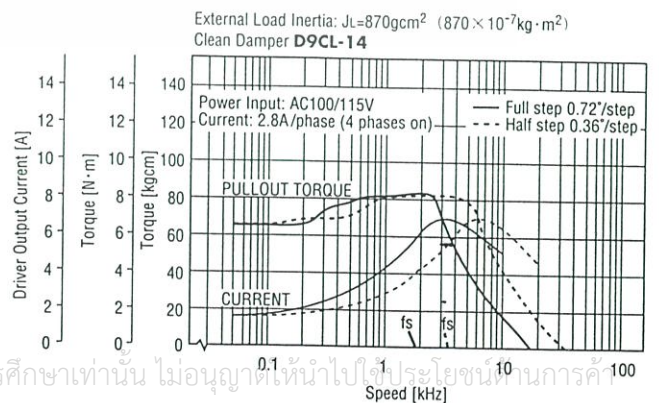
UPK596H-NBC



UPK599H-NBC



UPK5913H-NBC



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notes:

1. Pay attention to heat dissipation from motor and driver. In particular, remember that the motor will produce a considerable amount of heat under certain conditions. Be sure to keep the temperature of the motor case under 100°C.
2. The holding torque is reduced by the automatic current cutback function at motor standstill.

DIMENSIONS

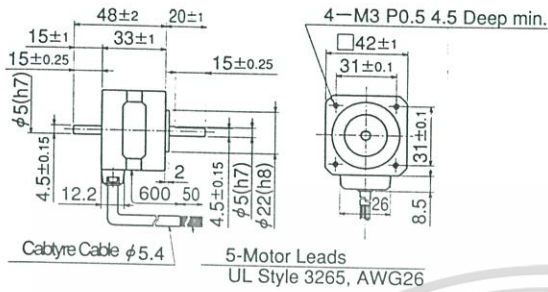
Motor (Standard and High Speed Type) unit = mm

UPK543-NAC (Single shaft)

Motor Model : PK543-NAC Mass 0.25kg/Driver Model : UDK5107N

UPK543-NBC (Double shaft)

Motor Model : PK543-NBC Mass 0.25kg/Driver Model : UDK5107N

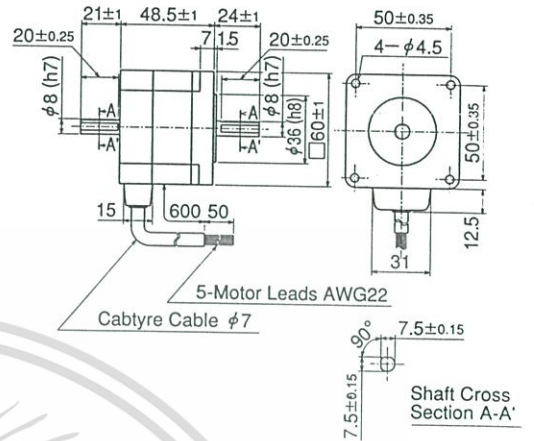


UPK564-NAC (Single shaft)

Motor Model : PK564-NAC Mass 0.6kg/Driver Model : UDK5114N

UPK564-NBC (Double shaft)

Motor Model : PK564-NBC Mass 0.6kg/Driver Model : UDK5114N

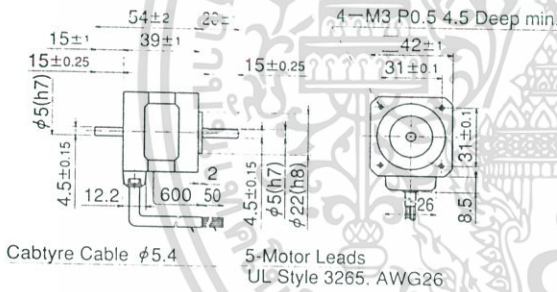


UPK544-NAC (Single shaft)

Motor Model : PK544-NAC Mass 0.3kg/Driver Model : UDK5107N

UPK544-NBC (Double shaft)

Motor Model : PK544-NBC Mass 0.3kg/Driver Model : UDK5107N

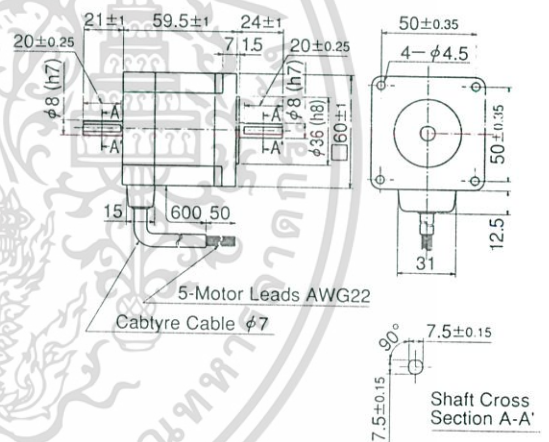


UPK566-NAC (Single shaft)

Motor Model : PK566-NAC Mass 0.8kg/Driver Model : UDK5114N

UPK566-NBC (Double shaft)

Motor Model : PK566-NBC Mass 0.8kg/Driver Model : UDK5114N

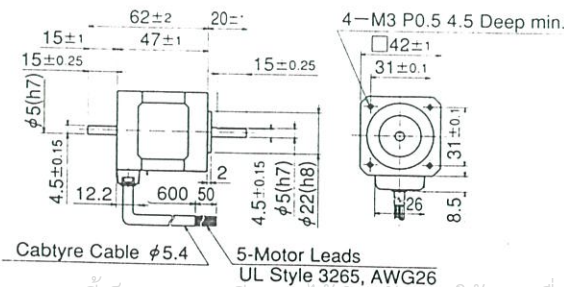


UPK545-NAC (Single shaft)

Motor Model : PK545-NAC Mass 0.4kg/Driver Model : UDK5107N

UPK545-NBC (Double shaft)

Motor Model : PK545-NBC Mass 0.4kg/Driver Model : UDK5107N



UPK569-NAC (Single shaft)

Motor Model : PK569-NAC Mass 1.3kg/Driver Model : UDK5114N

UPK569-NBC (Double shaft)

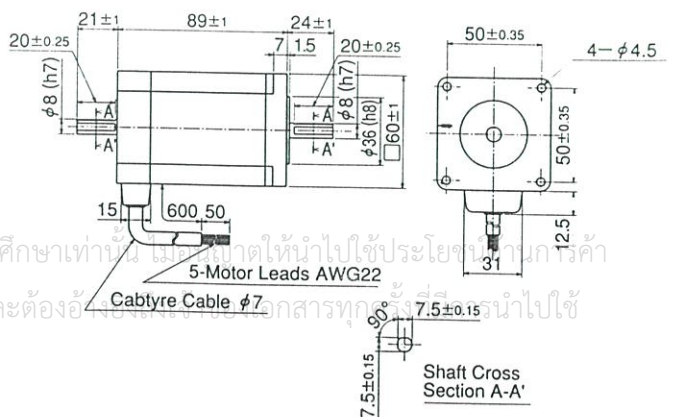
Motor Model : PK569-NBC Mass 1.3kg/Driver Model : UDK5114N

UPK569H-NAC (Single shaft)

Motor Model : PK569H-NAC Mass 1.3kg/Driver Model : UDK5128N

UPK569H-NBC (Double shaft)

Motor Model : PK569H-NBC Mass 1.3kg/Driver Model : UDK5128N



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำตัวนี้ไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงเอกสารทุกฉบับที่ปรากฏไว้

* These dimensions are of a double-shaft models. For single shaft models, ignore the colored areas.

UPK596-NAC (Single shaft)

Motor Model : PK596-NAC Mass 1.7kg/Driver Model : UDK5114N

UPK596-NBC (Double shaft)

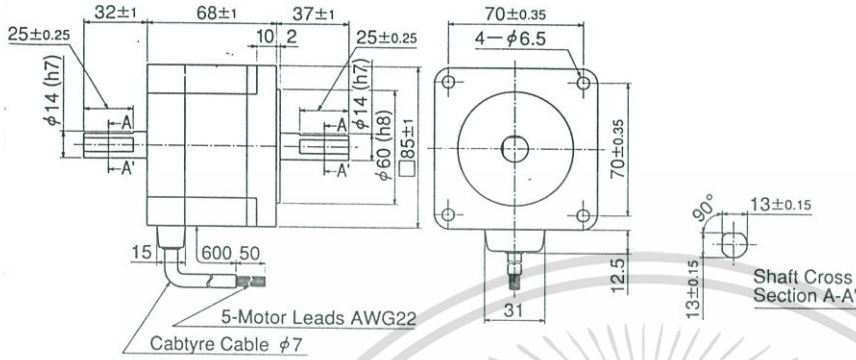
Motor Model : PK596-NBC Mass 1.7kg/Driver Model : UDK5114N

UPK596H-NAC (Single shaft)

Motor Model : PK596H-NAC Mass 1.7kg/Driver Model : UDK5128N

UPK596H-NBC (Double shaft)

Motor Model : PK596H-NBC Mass 1.7kg/Driver Model : UDK5128N



UPK599-NAC (Single shaft)

Motor Model : PK599-NAC Mass 2.8kg/Driver Model : UDK5114N

UPK599-NBC (Double shaft)

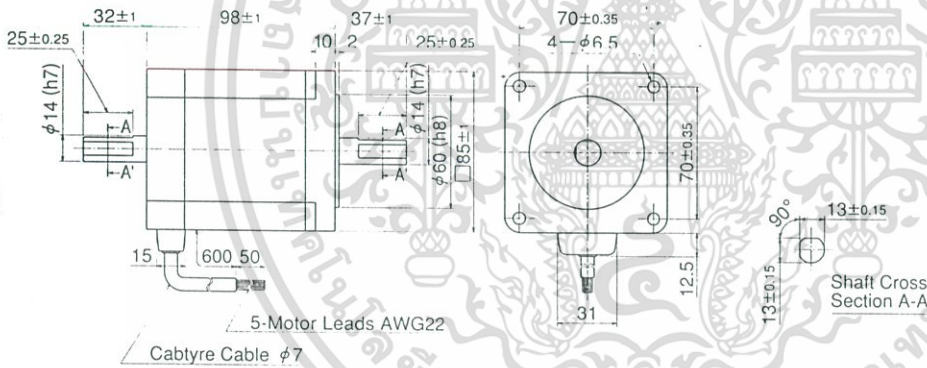
Motor Model : PK599-NBC Mass 2.8kg/Driver Model : UDK5114N

UPK599H-NAC (Single shaft)

Motor Model : PK599H-NAC Mass 2.8kg/Driver Model : UDK5128N

UPK599H-NBC (Double shaft)

Motor Model : PK599H-NBC Mass 2.8kg/Driver Model : UDK5128N



UPK5913-NAC (Single shaft)

Motor Model : PK5913-NAC Mass 3.8kg/Driver Model : UDK5114N

UPK5913-NBC (Double shaft)

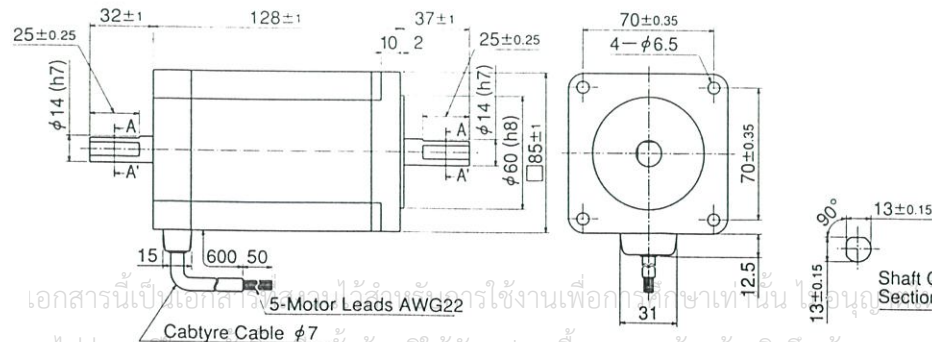
Motor Model : PK5913-NBC Mass 3.8kg/Driver Model : UDK5114N

UPK5913H-NAC (Single shaft)

Motor Model : PK5913H-NAC Mass 3.8kg/Driver Model : UDK5128N

UPK5913H-NBC (Double shaft)

Motor Model : PK5913H-NBC Mass 3.8kg/Driver Model : UDK5128N



เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท อีทีอี จำกัด ใช้สำหรับงานเพื่อการศึกษเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

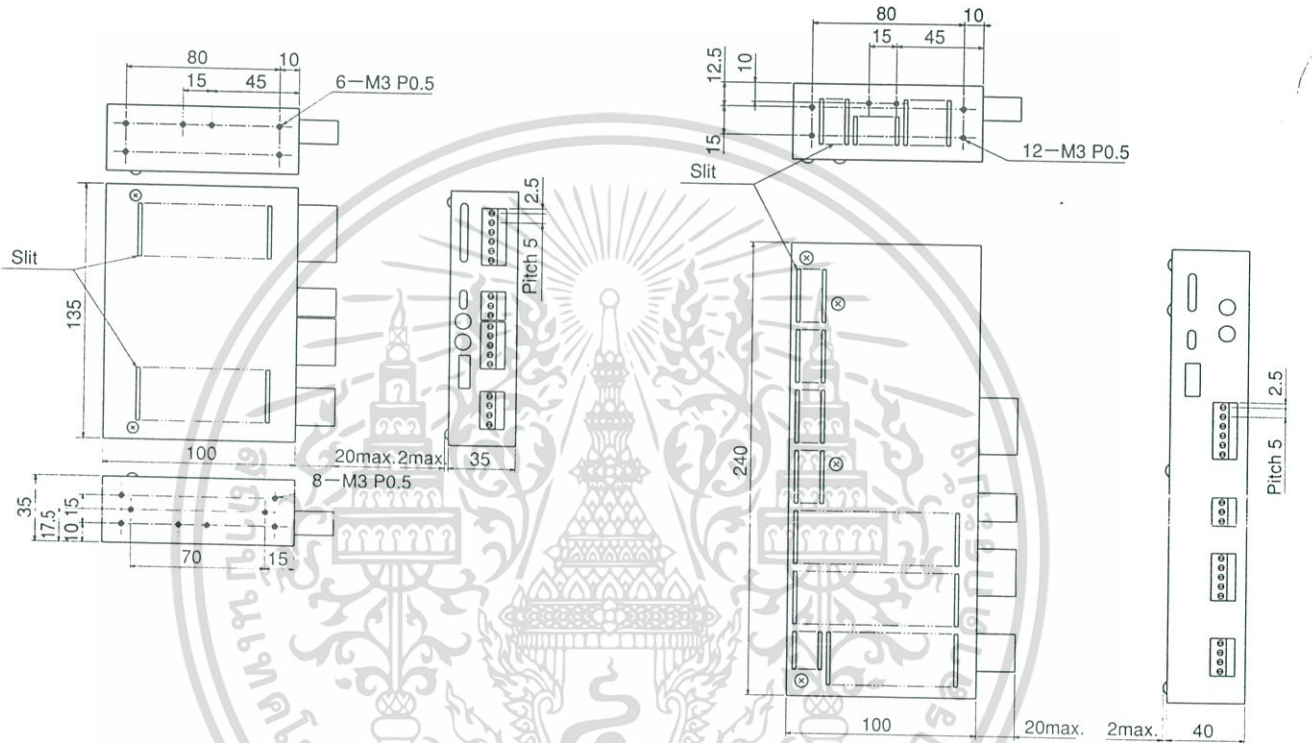
* These dimensions are of a double-shaft models. For single shaft models, ignore the colored areas.

●Driver unit = mm

Standard Type

For **UPK543-N□C, UPK544-N□C, UPK545-N□C**
 Driver Model : UDK5107N Mass 0.45kg

For **UPK564-N□C, UPK566-N□C, UPK569-N□C, UPK596-N□C, UPK599-N□C, UPK5913-N□C**
 Driver Model : UDK5114N Mass 0.9kg



Mounting Bracket A (2Pieces.included) Mounting Bracket B (2Pieces.included) Mounting Bracket A (2Pieces.included) Mounting Bracket B (2Pieces.included)



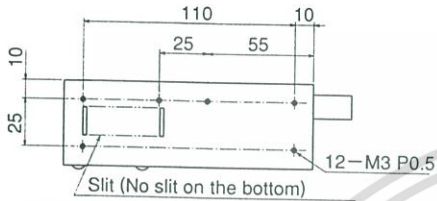
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOR ACCESSORIES

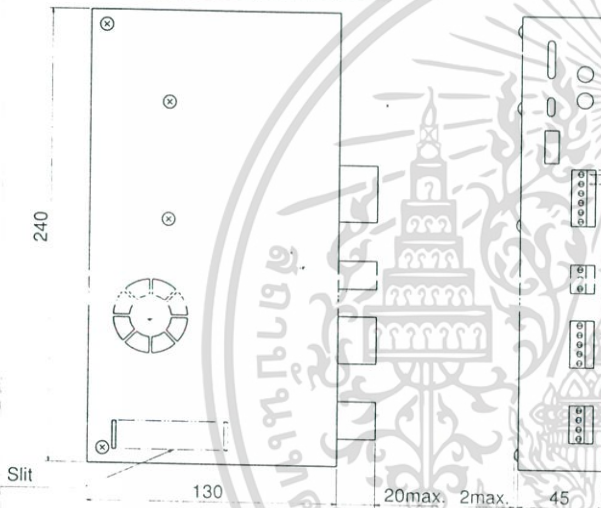
Motor Mounting Brackets: Page B-172

High Speed Type

For **UPK569H-N□C**,
UPK596H-N□C, **UPK599H-N□C**, **UPK5913H-N□C**
 Driver Model : UDK5128N Mass1.2kg



Clean Damper: Page B-175
 Effective at suppressing motor vibration and improving high-speed performance.

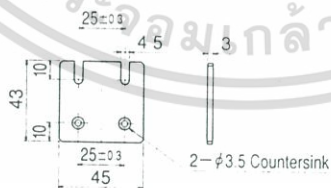
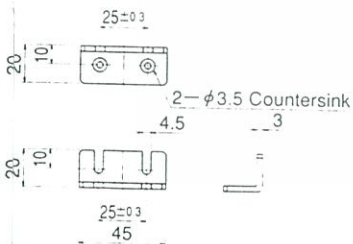


Flexible Coupling: Page B-176
 Clamping Type
 Set Screw type



Mounting Bracket A (2Pieces.included)

Mounting Bracket B (2Pieces.included)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] A.E.Guile, Ph.D., B.Sc.(Eng.), C.Eng., F.I.E.E. "ARC-electrode phenomena" IEEE Paper 6428 S.Commissioned Review 1971
- [2] LEON L.BRAM ROBERT S.PHILLIPS, NORMA H. DICKEY *Funk & Wagnalls New Encyclopedia ECLECTICISM to EUTERPE Publishers since 1876*
- [3] ศศ.ดร.เสนธ์ เอกะวิภาค, ศศ.อนุพงษ์ ศรีงประภา "ระบบปลูกผลึกแบบโซลารเซลล์" รายงานการวิจัยเสนอต่อ สำนักงานคณะกรรมการวิจัยแห่งชาติ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ, 2534
- [4] L.P. HUNT and V.D.Dosaj, *Solar Silicon via the Dow Corning Process*, Final Report JPL Contract NO. 954559, 1979
- [5] C.L. Yaws, et al., *New Technologies for Solar Energy Silecon : Cost Analysis of BCL Process*, Solar Energy Vol.24, PP.359-365, 1980
- [6] V.D. Dosaj, et al., *Method for Producing Solar -Cell-Grade Silicon*, U.S. Patent no 4,247528, 1981
- [7] V.M.H. Govindarao, *Utilization of Rice Husk*, Science and Industrial Research, PP. 495-515, 1980
- [8] J. James and M.S. Rao, *Characterization of Silica in Rice Husk Ash*, Am, Ceram Soc. Bull. V65[8], PP.1177-1180., 1986
- [9] S. Sugita, *Method of Producing Active Rice Husk Ash*, U.S. Patent no 5,329,867, ปี ค.ศ.1984
- [10] A. Tutsek, et al., *Method of Profucing Low-Carbon White Husk Ash*, U.S. Patent no. 4,049,464. ปี ค.ศ.1977
- [11] H.N.Acharya and S.K.Dutta, *Production of Magnesium Silicide and Silane from Rice Husk Ash*, Solar Energy Materials, V.3, PP 441-445., 1980
- [12] D.N.Bose, et al., *Large Grain Polycrystalline Silicon from Rice Husk*, Solar Energy materials, V7, PP. 319-321., 1982
- [13] I.A. Rahman, et al., *Effect of Nitric Acid Digestion on Organic Materials and Silica in Rice Husk*, J Mater. Chem., V7(8), PP.1505-1509, 1997
- [14] J.A. Amick, *Method for Producing Solar Cell – Grade Silecon from Rice Hulls*, U.S. Patent no.4,214,920, 1980
- [15] P.K. Basu, et al., *Manufacture of Silicon Tetrachloride from Rice Hulls*, AIChE Journal, V.19 (3), PP.439-445., 1973
- [16] R.A.Frosch, *Method of Producing Silicon*, U.S.Patant no.4,188,368.,1980
- [17] J.Dietl, et al., *Aluminothermic Reduction of Quartz Sand*, 4th E.C. Photo voltaic Solar Conference, PP.941-945.,1982

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- [18] T.L. Chu and S.S. Chu, Partial Purification of Metallurgical Silicon by Acid Extraction, J.Electrochem. Soc : Sol, V.130 (2) ,PP.455-457,1983
- [19] A.K. Jain,et al, Reaction Kinetic of Paddy Husk Thermal Decomposition, Energy Conversion Engineering Conference, V.4 ,PP.2274-2279.,1996
- [20] R.Laine, Neutral Alkoxysilane from Silica,J.An.Chem Soc.,V122,PP.10063-10072,2000
- [21] L.P. Hunt, J.P. Dismukes, and J.A. Amick, Rice Hulls as a Raw Material for Producing Silicon
- [22] Dan Oakland, Ehiting Corporation, Furnaces Electric (ARC), Encyclopedia of Chemical Technology PP.531-541, 1986
- [23] Funk & Wagnalls, New Encyclopedia
- [24] รศ. แม้น อมรสิทธิ์ ผศ.ดร. อมร เพชรสม “หลักการและเทคนิคการวิเคราะห์เชิงเครื่องมือ” ศูนย์หนังสือ จุฬาลงกรณ์มหาวิทยาลัย ,พิมพ์ครั้งที่ 1,หน้า 424-498 ,พ.ศ.2539



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้จัดทำโครงการพิเศษ

นาย กฤดา ชื่นจูเหลือ้ม เกิดเมื่อวันที่ 26 กรกฎาคม พ.ศ. 2523 สำเร็จการศึกษาระดับมัธยมศึกษาตอนต้น และตอนปลายจากโรงเรียนมัธยมศึกษาศึกษา จังหวัด กรุงเทพมหานคร และสำเร็จการศึกษาระดับปริญญาตรี จากภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2544

นาย นิพนธ์ บุญวัฒนาภรณ์ เกิดเมื่อวันที่ 7 สิงหาคม พ.ศ. 2522 สำเร็จการศึกษาระดับมัธยมศึกษาตอนต้นและตอนปลายจากโรงเรียนพระปฐมวิทยาลัย จังหวัด นครปฐม และสำเร็จการศึกษาระดับปริญญาตรี จากภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2544



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้