

เครื่องมือวัดพลังงานไฟฟ้า



Hom 1



ปิติ เลิศมั่งมี  
วิระชัย ถิกสฤติย์

พ.พ.  
พ. ๒๕๕๓  
๕๕๓

เลขหมู่.....  
เลขทะเบียน..... 43936  
วัน, เดือน, ปี..... 18 ต.ค. 2545

b.....  
i.....

โครงการนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตรบัณฑิต  
ภาควิชาฟิสิกส์ประยุกต์  
คณะวิทยาศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2544

## Energy meter



A Special Project Submitted in Partial Fulfillment of the  
Requirement for the Bachelor Degree of Science  
Department of Applied Physics  
King Mongkut's Institute of Technology  
Ladkrabang

2001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ

เครื่องวัดพลังงานไฟฟ้า

โดย

นายปิติ

เลิศมั่งมี

นายวีระชัย

ถึกสถิตย์

ภาควิชา

ฟิสิกส์ประยุกต์

อาจารย์ที่ปรึกษา

ผศ.วิชิต

ศิริโชติ

ภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้โครงการพิเศษนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิทยาศาสตร์บัณฑิต

(ผศ.วิชาญ เตชิตธีระ)

หัวหน้าภาควิชา

คณะกรรมการโครงการพิเศษ

ผศ.วิชิต ศิริโชติ

ประธานกรรมการ

อ.ภูมินทร์ จินดาจิธาวัฒน์

กรรมการ

อ.ภัทรียา กิตติเดชาชาญ

กรรมการ

อ.เบญจพล ต้นอู่

กรรมการ

ลิขสิทธิของภาควิชาฟิสิกส์ประยุกต์ คณะวิทยาศาสตร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อโครงการพิเศษ	เครื่องวัดพลังงานไฟฟ้า	
นักศึกษา	นายปิติ	เลิศมั่งมี
อาจารย์ที่ปรึกษา	นายวีระชัย	ถึกสถิตย์
ภาควิชา	ผศ.วิชิต	ศิริโชติ
ปีการศึกษา	ฟิสิกส์ประยุกต์	
	2544	

#### บทคัดย่อ

โครงการพิเศษนี้ได้ทำการศึกษาและสร้างเครื่องมือตรวจวัดพลังงานไฟฟ้าโดยใช้ชิพเบอร์ AD7755 และ ไมโครคอนโทรลเลอร์ AT89C52 ซึ่งจะอาศัยวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอลขนาด 16 บิต แบบเดลตาซิกมา อยู่ 2 ช่องที่มีอยู่ในชิพ AD7755 เป็นตัวรับค่าสัญญาณของกระแสไฟฟ้าและแรงดันไฟฟ้า โดยใช้วงจรโวลต์เตจดีไวเดอร์ และวงจร斬รีซิสเตอร์ สัญญาณเอาต์พุตที่ออกมาได้มาจากการอินทิเกรตค่าเรียลเพาเวอร์ โดยสัญญาณพัลส์ที่ออกมาจะมีความสัมพันธ์กับค่าพลังงานไฟฟ้าที่ไหลดใช้ ซึ่งจะทำการนับพัลส์ด้วยไมโครคอนโทรลเลอร์ AT89C52 ค่าพลังงานที่ได้ จะแสดงผลเป็น kWh ออกทางจอแสดงผลแบบผลิกเลทขนาด 16 ตัวอักษร 1 บรรทัด และสามารถบันทึกข้อมูลของค่าพลังงานไฟฟ้าที่วัดในแต่ละช่วงเวลาไว้ได้ โดยเก็บไว้ในหน่วยความจำแบบ EEPROM 24C16

Special Project Title	Energy Meter	
Name	Mr.Piti	Lertmangmee
	Mr.Weerachai	Thueksathit
Special Project Advisor	Asst.Prof.Wichit	Sirichote
Department	Applied Physics	
Academic	2001	

### Abstract

A device used for measuring electrical energy; namely the energy meter has been studied and built. The circuit is based on the use of AD7755, energy metering chip and AT89C52 microcontroller. The AD7755 has two channel 16-bit delta-sigma ADC. The voltage and current inputs were supplied to the AD7755 by using voltage divider and shunt resistor respectively. The real power is integrated with time producing pulse output. The pulse signal corresponds the electrical energy drawn by a load was fed to the counter unit of the 89C52. The reading of kWh was displayed on 16x1 line LCD and was saved at the specified duration.

## กิตติกรรมประกาศ

โครงการพิเศษนี้ สามารถสำเร็จลุล่วงไปได้ด้วยดีเนื่องจากความสนับสนุน ช่วยเหลือ และความอนุเคราะห์จากบุคคลหลายท่าน ซึ่งต้องขอขอบคุณพระคุณเป็นอย่างสูงไว้ ณ. ที่นี้ด้วย

ผศ.วิชิต ศิริโชติ	ผู้ซึ่งถ่ายทอดวิชาความรู้ทั้งด้านวิชาการ ให้คำปรึกษาในการทำงานเป็นอย่างดีมาตลอดจนโครงการนี้สามารถสำเร็จลุล่วงไปได้ด้วยดี และคอยสนับสนุนอุปกรณ์ในโครงการทำให้สามารถเกิดโครงการนี้ได้
ผศ. อนุพงษ์ สรงประภา	ผู้ซึ่งคอยให้การสนับสนุนอุปกรณ์ที่ใช้ในการทดลองเป็นอย่างดี
บิดา-มารดา และครอบครัว	ผู้ซึ่งให้กำเนิดเลี้ยงดูให้โอกาสในการศึกษาและให้กำลังใจตลอดมา
อาจารย์ เบญจพล ตันอู่	ผู้ซึ่งคอยให้คำปรึกษาและสนับสนุนอุปกรณ์ที่ใช้ในการทดลองเป็นอย่างดี
คุณ อนันตชัย นัยจิตร	ผู้ซึ่งคอยให้คำปรึกษาและชี้แนะแนวทางในการทำงานให้สำเร็จลุล่วงไปได้ด้วยดี
คุณ สุรศักดิ์ บุญกล้า	และ
คุณ ชาญ เชาวน์ปฏิภาณ	และ
คุณ นพพล นฤนาทดำรงค์	ที่คอยให้คำปรึกษาในทุกๆเรื่อง
คุณ ศลิษา วังทอง	สำหรับบอร์ดเรียนรู้อุปกรณ์ที่ใช้ศึกษาตลอดการทดลอง
เพื่อนๆ พี่ลิสต์ทุกคน	ที่คอยเป็นเพื่อนที่แสนดีตลอดมา

ขอกราบขอบพระคุณ

นายปิติ เลิศมั่งมี

นายวีระชัย ถีกสถิตย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญเรื่อง

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญเรื่อง	ง-ฉ
สารบัญรูป	ช-ซ
สารบัญตาราง	ณ
บทที่ 1 บทนำ	
1.1 ความสำคัญและที่มาของการวิจัย	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 ขอบเขตของการดำเนินงาน	2
1.4 ประโยชน์ที่คาดว่าจะได้รับ	2
บทที่ 2 ทฤษฎีและหลักการที่เกี่ยวข้อง	
2.1 พลังงานไฟฟ้า	3
2.2 ความหมายของกำลังไฟฟ้าและเพาเวอร์แฟคเตอร์	4
2.3 เครื่องวัดพลังงานไฟฟ้า	7
2.3.1 วัดตัวอวาร์มิเตอร์เฟสเดียวแบบอาศัยการ เหนี่ยวนำไฟฟ้า	7
2.4 หลักการของชั้นตรีซสเตอร์	12
2.4.1 วงจรโวลต์เตจดีไวด์เดอร์	13
2.5 ไมโครคอนโทรลเลอร์ MCS-51	14
2.5.1 ตำแหน่งของขา MCS-51	16
2.6 แผงแสดงผลแบบ LCD	18
2.7 ชิพฐานเวลา DS1307 Real – Time Clock	20
2.8 หลักการของ Serial EEPROM	23
2.9 บัส I <sup>2</sup> C	26

	หน้า
2.9.1 โปรโตคอลของบัส I <sup>2</sup> C	26
2.9.1.1 ข้อมูลแต่ละบิต	28
2.9.1.2 สัญญาณ START/STOP	28
2.9.1.3 การรับส่งข้อมูล	29
2.9.1.4 การตอบรับ ACK	29
2.9.1.5 การถ่ายโอนที่สมบูรณ์	30
2.10 ชิพ Energy meter AD7755	30
2.10.1 ตำแหน่งของขา AD7755	31
<b>บทที่ 3 การดำเนินการวิจัย</b>	
3.1 ส่วนวัดค่าพลังงานไฟฟ้า	32
3.1.1 ส่วนรับค่าสัญญาณอนาล็อกอินพุทที่เป็นกระแสไฟฟ้า	32
3.1.2 ส่วนรับค่าสัญญาณอนาล็อกอินพุทที่เป็นแรงดันไฟฟ้า	33
3.1.3 ส่วนส่งค่าพลังงานไฟฟ้าที่วัดได้ไปยังไมโครคอนโทรลเลอร์	33
3.2 ส่วนไมโครคอนโทรลเลอร์	34
3.2.1 ส่วนรับข้อมูล	34
3.2.1.1 ส่วนรับข้อมูลจาก AD7755	34
3.2.2 ส่วนส่งข้อมูล	35
3.2.2.1 ส่วนแสดงผล	35
3.2.2.2 ส่วนบันทึกข้อมูลที่วัดได้	36
3.3 การปรับเทียบมิเตอร์	36
3.4 ฟอร์ซาร์ทแสดงการทำงานของโปรแกรม	37

	หน้า
<b>บทที่ 4 ผลการทดลอง</b>	
4.1 ผลการทดลองการวัดค่าพลังงานไฟฟ้าที่โหลดต่างๆ	41
4.1.1 ผลการทดลองที่วัดได้ใน 1 วัน ที่โหลด ไม่สม่ำเสมอ	41
4.1.2 ผลการทดลองที่โหลดสม่ำเสมอ	44
<b>บทที่ 5 สรุปผลการศึกษาและข้อเสนอแนะ</b>	
5.1 สรุปผล	46
5.2 แนวทางการพัฒนา	46



## สารบัญรูป

	หน้า
รูปที่ 1 กราฟความสัมพันธ์ของกำลังไฟฟ้าและเวลา	3
รูปที่ 2 กำลังไฟฟ้ากระแสสลับในโหลดชนิดความต้านทาน	5
รูปที่ 3 กำลังงานไฟฟ้ากระแสสลับในโหลดชนิดอินดักทีฟ	6
รูปที่ 4 กำลังไฟฟ้ากระแสสลับในโหลดทั่วไป	6
รูปที่ 5 รูปแสดงส่วนประกอบของวัตต์อวาร์มิเตอร์	8
รูปที่ 6 แสดงส่วนประกอบต่าง ๆ และชุดบอกปริมาณพลังงานไฟฟ้า	9
รูปที่ 7 แสดงการต่อกิโลวัตต์อวาร์มิเตอร์หนึ่งเฟส	9
รูปที่ 8 ชุดบอกปริมาณของพลังงานไฟฟ้า	10
รูปที่ 9 กิโลวัตต์อวาร์มิเตอร์	10
รูปที่ 10 แสดงการต่อกิโลวัตต์อวาร์มิเตอร์ร่วมกับอุปกรณ์อื่น ๆ	11
รูปที่ 11 รูปการต่อชั้นตรีซิสเตอร์	12
รูปที่ 12 รูปวงจรโวลต์เดจดีไวเดอร์	13
รูปที่ 13 แสดงโครงสร้างภายในของ MCS-51	15
รูปที่ 14 ลักษณะของไมโครคอนโทรลเลอร์ 89C51/52	16
รูปที่ 15 โมดูลของ LCD	18
รูปที่ 16 ไดอะแกรมวงจรอินเตอร์เฟสโมดูล LCD กับ ไมโครคอนโทรลเลอร์	19
รูปที่ 17 ไดอะแกรมผังเวลาของสัญญาณที่ใช้อินเตอร์เฟส กับโมดูล LCD	19
รูปที่ 18 ไดอะแกรมโครงสร้างภายในชิพ DS1307	21
รูปที่ 19 รีจิสเตอร์ต่างๆของแต่ละแอดเดรสภายในชิพ DS1307	21
รูปที่ 20 บิตฟิลด์ของรีจิสเตอร์ต่างๆที่เก็บค่าเวลาต่างๆ จะเก็บเป็นรหัส BCD	22
รูปที่ 21 แสดงการเลือกความถี่	23
รูปที่ 22 แสดงไดอะแกรมภายในชิพ 24C16	24
รูปที่ 23 โครงสร้างภายในและการจัดขาของชิพ 24C16	24
รูปที่ 24 แสดงถึงการใช้บิตเลือกตำแหน่ง	25

## สารบัญรูป (ต่อ)

	หน้า
รูปที่ 25 แสดงวิธีการใช้บัล $I^2C$ ในการต่อกับชิพภายนอกหลายตัว	26
รูปที่ 26 แสดงวงจรภายในที่เป็นแบบสองทิศทาง	27
รูปที่ 27 แสดงการส่งผ่านบิตบนบัล $I^2C$	28
รูปที่ 28 แสดงสัญญาณ START/STOP	28
รูปที่ 29 แสดงการส่งผ่านข้อมูล	29
รูปที่ 30 แสดงสัญญาณ ACK	29
รูปที่ 31 แสดงการถ่ายโอนข้อมูล	30
รูปที่ 32 ชิพ AD7755	31
รูปที่ 33 รูปการเชื่อมต่อส่วนรับสัญญาณอินพุต V1 กับ AD7755	32
รูปที่ 34 รูปแสดงการเชื่อมต่อส่วนรับสัญญาณอินพุต V2 AD7755	33
รูปที่ 35 รูปการต่อวงจรชิพAD7755	34
รูปที่ 36 รูปการเชื่อมต่อระหว่าง AD7755 กับ AT89C52	35
รูปที่ 37 รูปการเชื่อมต่อระหว่างแอลซีดีกับชิพAT89C52	35
รูปที่ 38 รูปส่วนบันทึกข้อมูล	36
รูปที่ 39 ไฟร์ชาร์ทแสดงโปรแกรมหลัก	37
รูปที่ 40 ไฟร์ชาร์ทแสดงส่วนเก็บข้อมูล	38
รูปที่ 41 ไฟร์ชาร์ทแสดงส่วนการตั้งเวลาและวัน	39
รูปที่ 42 ไฟร์ชาร์ทแสดงการเรียกดูข้อมูล	40
รูปที่ 43 กราฟแสดงค่าพลังงานไฟฟ้าที่โหลดไม่สม่ำเสมอ	42
รูปที่ 44 กราฟแสดงค่าพลังงานที่ใช้ไปในแต่ละชั่วโมง	43
รูปที่ 45 กราฟแสดงค่าพลังงานที่วัดได้ทุก ๆ 3 นาที	44
รูปที่ 46 กราฟแสดงค่าพลังงานที่วัดได้ในช่วงเวลา	45

## สารบัญตาราง

	หน้า
ตารางที่ 1 ผลการทดลองที่ไหลดไม่สม่ำเสมอ	41
ตารางที่ 2 ผลการทดลองที่ไหลดสม่ำเสมอ	44



## บทที่ 1

### บทนำ

#### 1.1 ความสำคัญและที่มาของการวิจัย

ในปัจจุบันประเทศไทยได้มีการขยายตัวของชุมชนมากขึ้นทั้งในเมืองหลวงและชนบท ฉะนั้นความต้องการทางสาธารณูปโภคขั้นพื้นฐาน เช่น ไฟฟ้า จึงมีความต้องการมากขึ้น ซึ่งแทบทุกครัวเรือน ไม่ว่าจะเป็นเมืองหลวงหรือชนบทที่ทำการไฟฟ้าสามารถให้บริการได้ถึงต่างก็ต้องการไฟฟ้า แต่พลังงานไฟฟ้ามีกระบวนการผลิตที่สำคัญมาจากทรัพยากรธรรมชาติ เช่น ถ่านหิน ซึ่งใช้แล้วหมดสิ้นไป จึงต้องมีการประหยัดพลังงานไฟฟ้า โดยการประหยัดพลังงานไฟฟ้านี้เราจำเป็นต้องทราบค่าพลังงานที่ใช้ไป แต่ในการวัดค่าพลังงานไฟฟ้านี้เราไม่สามารถทราบถึงพลังงานไฟฟ้าได้เพียงจากประสาทสัมผัสโดยตรงของเรา เราจึงต้องอาศัยปรากฏการณ์ทางกายภาพ เพื่อเปลี่ยนปริมาณพลังงานไฟฟ้าเหล่านั้นให้เป็นปริมาณที่เราสามารถรับทราบได้โดยจากประสาทสัมผัสโดยเรามีวิธีวัดพลังงานไฟฟ้า เช่น กิโลวัตต์อวเวอร์มิเตอร์ และ เครื่องวัดพลังงานไฟฟ้าแบบดิจิตอลควบคุมด้วยไมโครคอนโทรลเลอร์

ซึ่งในการวิจัยนี้เราใช้วิธีแบบดิจิตอลมิเตอร์ ทำการวัดพลังงานไฟฟ้าออกมาโดยจะวัดปริมาณของกระแสและแรงดันโดยที่จะวัดกระแสออกมาในรูปของแรงดัน

#### 1.2 วัตถุประสงค์ของโครงการ

1.2.1 เพื่อศึกษาการเชื่อมต่อระบบไมโครคอนโทรลเลอร์กับระบบตรวจวัดสัญญาณ

1.2.2 เพื่อเรียนรู้หลักในการออกแบบระบบให้ใช้งานได้ง่ายและใช้งานได้จริง

1.2.3 เพื่อเรียนรู้ลักษณะงานที่เป็นระบบและรู้จักวิเคราะห์ปัญหา

1.2.4 เพื่อศึกษาระบบตรวจวัดสัญญาณ

1.2.5 เพื่อศึกษาการใช้ระบบไมโครคอนโทรลเลอร์

### 1.3 ขอบเขตของการดำเนินงาน

- ในส่วนแรกจะเป็นการศึกษาระบบการตรวจวัดสัญญาณและรวบรวมข้อมูล
- ในส่วนที่สองจะเป็นการออกแบบและวิเคราะห์ความผิดพลาดแล้วแก้ไข
- ส่วนถัดมาเป็นการออกแบบอุปกรณ์ที่จะทำหน้าที่ตรวจวัดสัญญาณบันทึกผลคำนวณผลและแสดงผล ซึ่งอยู่ในรูปของอุปกรณ์ทางดิจิทัลซึ่งจะน่าจะให้ความเชื่อถือได้สูงกว่า
- ส่วนสุดท้ายเป็นส่วนการประกอบอุปกรณ์ทดสอบงานจริงและสรุปผลความพึงพอใจ

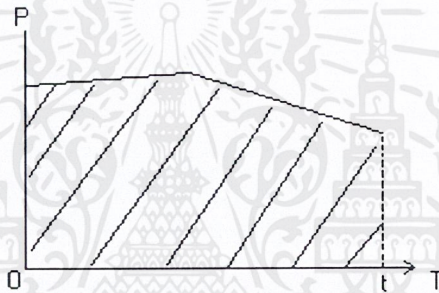
### 1.4 ประโยชน์ที่คาดว่าจะได้รับ

- 1.4.1 รู้จักประยุกต์ใช้งานระบบไมโครคอนโทรลเลอร์เพื่อให้เกิดประโยชน์ยิ่งขึ้น
- 1.4.2 รู้จักค้นคว้าข้อมูลและวิเคราะห์ข้อมูล
- 1.4.3 รู้จักวิธีการทำงานอย่างมีระบบและสามารถแก้ไขปัญหาได้อย่างมีประสิทธิภาพและเหตุผล
- 1.4.4 ได้อุปกรณ์ที่มีประโยชน์ต่อส่วนรวมและสังคม

## บทที่ 2 ทฤษฎีและหลักการที่เกี่ยวข้อง

### 2.1 พลังงานไฟฟ้า

พลังงานไฟฟ้านั้นจะเป็นผลคูณของกำลังไฟฟ้ากับเวลาจึงทำให้สามารถหาพลังงานไฟฟ้าออกมาได้ โดยจากกราฟความสัมพันธ์ของกำลังไฟฟ้าและเวลาดังนี้



รูปที่ 1 กราฟความสัมพันธ์ของกำลังไฟฟ้าและเวลา

พลังงานไฟฟ้านั้นสามารถหาได้จากสมการ

$$w = \int_0^T P dt \quad (2.1)$$

= พื้นที่ใต้กราฟของกำลังไฟฟ้าจาก 0 → T

พื้นที่ใต้กราฟ = (ค่าเฉลี่ย) × (ความหนาของกราฟ)

จะได้ว่า  $w = VxIxT$  ;  $P = VxI$  (2.2)

เพราะฉะนั้น  $W = PxT$  (2.3)

จาก  $T = 1/f$  เมื่อ  $f$  เป็นความถี่ จะได้ว่า  $W = \frac{VxI}{f}$  (2.4)

$$\text{Energy Meter (wh)} = \text{Power } (P) \times \text{Time } (T) \quad (2.5)$$

$$\text{Energy Meter (wh)} = \frac{\text{Power } (P) \times \text{Time } (T)}{1000} \quad (2.6)$$

## 2.2 ความหมายของกำลังไฟฟ้าและเพาเวอร์แฟคเตอร์

ในวงจรไฟฟ้ากระแสตรงกำลังไฟฟ้า  $P$  ที่ใช้ไปในความต้านทานที่โหลด  $R$  จะมีค่าเป็นดังนี้

$$P = VI = I^2R = \frac{V^2}{R} \quad (\text{วัตต์}) \quad (2.7)$$

โดยที่  $V$  เป็นแรงดันตกคร่อมโหลด และ  $I$  เป็นกระแสที่ไหลผ่านโหลด ในวงจรไฟฟ้ากระแสสลับ กำลังไฟฟ้าที่ใช้ไปในโหลด ขณะที่แรงดันตกคร่อมโหลดเท่ากับ  $V(t)$  และกระแสในโหลดเท่ากับ  $i(t)$  เป็นกำลังงานไฟฟ้าแต่ละขณะซึ่งมีค่าเป็น

$$p(t) = v(t)i(t) \quad (\text{วัตต์}) \quad (2.8)$$

สมมติว่าแรงดันตกคร่อมโหลดเป็นแรงดันไฟฟ้าสลับรูปไซน์ที่มีสมการเป็น

$$v = V_m \sin \omega t \quad (\text{โวลต์}) \quad (2.9)$$

ถ้าโหลดมีความต้านทานเป็น  $R$  กระแสที่ไหลผ่านโหลด  $i$  จะเขียนได้เป็น

$$\left(\frac{V_m}{R}\right) \sin \omega t = I_m \sin \omega t \quad (\text{แอมแปร์}) \quad (2.10)$$

เพราะฉะนั้น  $p$  จะเขียนได้เป็น

$$p = V_m I_m \sin^2 \omega t \quad (\text{วัตต์}) \quad (2.11)$$

สมการข้างบนนี้ได้เขียนรูปแสดงไว้ให้ดูในรูปที่ 2 เช่นเดียวกับค่าจำกัดความของค่าประสิทธิภาพเฉลี่ยของ  $p$  ในหนึ่งช่วงเวลาครบรอบซึ่งก็คือกำลังไฟฟ้าโดยเฉลี่ย  $P$  จะมีค่าเป็น

$$p = \left(\frac{V_m}{I_m}\right) = VI = I^2 R = \frac{V^2}{R} \quad (\text{วัตต์}) \quad (2.12)$$

โดยให้  $V$  และ  $I$  เป็นค่าประสิทธิผลของ  $V$  และ  $i$  ตามลำดับ สมการนี้รูปแบบเดียวกับสมการกระแสตรง  $P$  ในสมการนี้เรียกว่ากำลังไฟฟ้ากระแสสลับ ถ้าโหลดเป็นตัวรีแอคทีฟ (Reactive element) เช่น อินдукแตนซ์  $L$  เป็นต้น

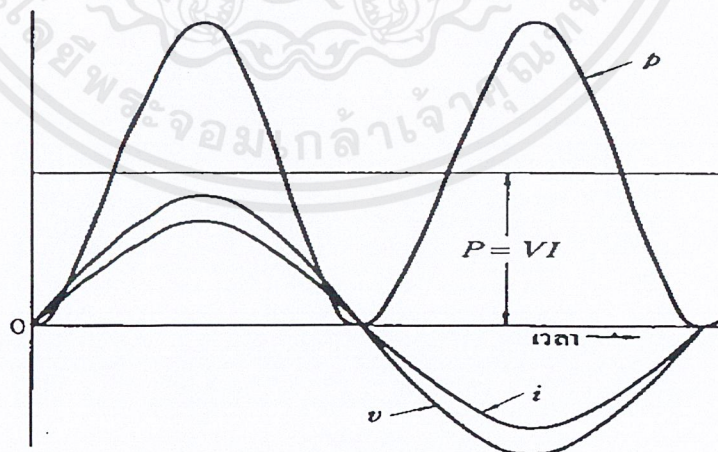
$$i = \left(\frac{V_m}{\omega L}\right) \sin\left(\omega t - \frac{\pi}{2}\right) = I_m \sin\left(\omega t - \frac{\pi}{2}\right) \quad (2.13)$$

ความสัมพันธ์แสดงไว้ในรูปที่ 4 และกรณีนี้ กำลังเฉลี่ย  $P$  จะมีค่าเป็นดังนี้

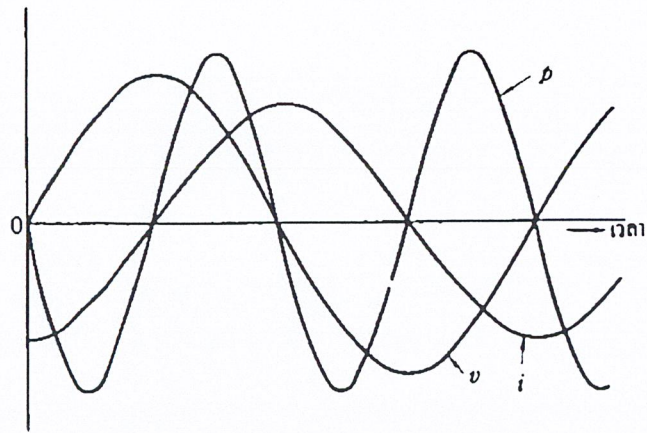
$$P = VI \cos \varphi \quad (2.14)$$

โดยอาศัยความสัมพันธ์ที่ว่า

$$\cos \varphi = \frac{R}{\sqrt{R^2 + X^2}} \quad (2.15)$$



รูปที่ 2 กำลังไฟฟ้ากระแสสลับในโหลดชนิดความต้านทาน

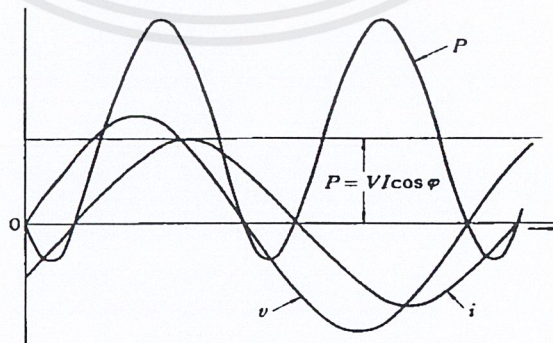


รูปที่ 3 กำลังงานไฟฟ้ากระแสสลับในโหลดชนิดอินดักทีฟ

เราจะหาต่อไปได้ว่า

$$P = I^2 R = \frac{V^2}{R} \quad (2.16)$$

ที่กล่าวมาข้างต้น จะเห็นได้ว่า โดยทั่วไปแล้วกำลังเฉลี่ยในกรณีของไฟฟ้ากระแสสลับแสดงโดยผลคูณแรงดันประสิทธิผลคร่อมโหลดกับกระแสประสิทธิผลที่ไหลผ่านโหลดกับค่า  $\cos$  ของมุมระหว่างเฟสของแรงดันกับกระแส กำลังเฉลี่ยนี้จะมีค่าเท่ากับกำลังที่ใช้ไปในความต้านทานของโหลด กำลังนี้จึงเรียกว่า กำลังประสิทธิผล ส่วนกำลังแต่ละขณะซึ่งมีค่าเท่ากับ  $p = VI \sin \phi$  อันเป็นกำลังถ่ายเทไปมาระหว่างต้นกำเนิดกำลังกับรีแอกแตนซ์ของโหลดโดยไม่มีการสิ้นเปลืองไป เรียกว่า กำลังรีแอกทีฟค่าของ  $VI$  เรียกว่า กำลังที่ปรากฏและค่าของ  $\cos \phi$  เรียกว่า เพาเวอร์แฟคเตอร์



รูปที่ 4 กำลังไฟฟ้ากระแสสลับในโหลดทั่วๆไป

## 2.3 เครื่องวัดพลังงานไฟฟ้า

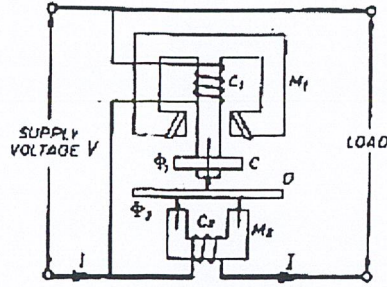
เครื่องวัดพลังงานไฟฟ้า คือ เครื่องวัดแบบรวมยอด (บวกรทบ) ใช้สำหรับวัดปริมาณของพลังงานไฟฟ้าที่ป้อนให้กับวงจรหนึ่งในเวลาที่กำหนดให้เวลาหนึ่ง เครื่องวัดแบบนี้ไม่สามารถที่บอกค่ากำลังของไฟฟ้าโดยตรงได้ เช่นไม่สามารถบอกได้ว่าขณะนี้กำลังไฟฟ้าหรือพลังงานไฟฟ้าที่ป้อนให้กับวงจรมีค่าเท่าไร เพราะว่าการบวกรทบหรือรวมยอดของกำลังไฟฟ้านี้ เป็นการรวมยอดของปริมาณที่ได้ใช้มาทั้งหมด เครื่องวัดพลังงานไฟฟ้ามีหลายแบบด้วยกัน เช่น วัดต่ออาร์มิเตอร์ เป็นต้น

### 2.3.1 วัดต่ออาร์มิเตอร์เฟสเดียวแบบอาศัยการเหนี่ยวนำไฟฟ้า

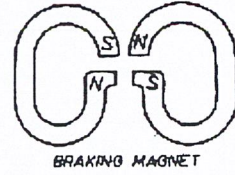
เครื่องวัดที่ทำงานด้วยการเหนี่ยวนำไฟฟ้าเป็นแบบที่ใช้กันทั่ว ๆ ไป ในเครื่องวัดไฟฟ้ากระแสสลับ และมักจะได้พบเห็นเสมอทั้งในบ้านและในโรงงานอุตสาหกรรม มิเตอร์แบบนี้จะวัดพลังงานไฟฟ้าในหน่วยกิโลวัตต์อาร์มิเตอร์ หรือ กิโลวัตต์ชั่วโมง หลักการทำงานเหมือนกันกับเครื่องวัดกำลังไฟฟ้าที่ทำงานด้วยการเหนี่ยวนำไฟฟ้า และส่วนประกอบที่เหมือนกันก็คือเคอร์เรนคอยล์ และโวลท์เตจคอยล์ ส่วนที่แตกต่างกันก็คือในเครื่องวัดกำลังไฟฟ้าหรือวัตต์มิเตอร์จะใช้สปริง และเข็มชี้ ส่วนวัตต์อาร์มิเตอร์จะใช้แม่เหล็กหมุนและชุดของเฟือง

แม่เหล็กหมุนจะทำให้เกิดกระแสไหลวนขึ้นในจาน อลูมิเนียมที่หมุนตลอดเวลาแทนที่จะให้จานเคลื่อนที่ไปเป็นมุมหนึ่งมุมใดและค่าที่ได้ออกมาจะเป็นค่าของปริมาณไฟฟ้า หรือ ปริมาณของพลังงานไฟฟ้าที่ป้อนให้กับวงจรหนึ่งในเวลาที่กำหนด โดยการรวมยอดด้วยชุดของตัวเลขหมุนหรือชุดของเข็มชี้

ส่วนประกอบ เครื่องวัดแบบนี้ประกอบด้วยแม่เหล็กไฟฟ้า 2 ชุด คือ แม่เหล็กไฟฟ้า  $M_1$  และ  $M_2$  แม่เหล็ก  $M_1$  เรียกว่าแม่เหล็กขนาน ขดลวดที่ทำให้เกิดแม่เหล็กไฟฟ้าชุดนี้จะต่อขนานกับแรงดันของโหลด กระแสไฟฟ้าที่ไหลผ่านขดลวดชุดนี้จะแปรผันโดยตรงกับแรงดันของโหลด  $V$  แม่เหล็กอีกชุดหนึ่งคือ  $M_2$  เรียกว่าแม่เหล็กอันดับ ขดลวดที่ทำให้เกิดแม่เหล็กชุดนี้ต่ออันดับกับโหลด กระแสไฟฟ้าที่ไหลผ่านขดลวดชุดนี้จะแปรผันโดยตรงกับกระแสของโหลด แม่เหล็ก  $M_2$  นี้จะสร้างเส้นแรงแม่เหล็ก  $\phi_2$  ขึ้นมา และแม่เหล็ก  $M_1$  จะสร้างเส้นแรงแม่เหล็ก  $\phi_1$  ขึ้นมา ดังนั้นจึงกล่าวได้ว่า  $\phi_2$  จะแปรผันโดยตรงกับกระแสของโหลด  $I$  และมีเฟสเดียวกันกับกระแส  $I$  ด้วย ส่วน  $\phi_1$  จะแปรผันโดยตรงกับแรงดันของโหลด  $V$  และมีมุมต่างเฟส  $90^\circ$  ล้าหลังกับแรงดันของโหลด มุมต่างเฟสอันนี้สามารถที่จะปรับแต่งได้โดยการปรับตำแหน่งของแหวนทองแดง  $C$  ที่สวมอยู่ที่แกนกลางของแม่เหล็กขนาน  $M_1$  ดังรูป



ก. แสดงการต่อขั้วตัวซิงโครมอเตอร์



ข. แม่เหล็กหน่วง

### รูปที่ 5 รูปแสดงส่วนประกอบของวัตต์อาร์มิเตอร์

เส้นแรงแม่เหล็ก  $\phi_1$  ส่วนใหญ่จะเคลื่อนที่ผ่านช่องว่างไปยังแกนด้านข้างของแม่เหล็ก  $M_1$  แต่มีเส้นแรงแม่เหล็กอีกจำนวนหนึ่งที่มีจำนวนน้อยที่เคลื่อนที่ผ่านจาน D และเป็นเส้นแรงแม่เหล็กส่วนที่ทำให้เกิดแรงบิดบายเบนขึ้น เส้นแรงแม่เหล็ก  $\phi_1$  และ  $\phi_2$  จะทำให้เกิดแรงดันไฟฟ้าเหนี่ยวนำขึ้นในจาน D และจะเกิดกระแสไฟฟ้าไหลวนขึ้นในจาน D ด้วย ปฏิกริยาระหว่างเส้นแรงแม่เหล็กทั้งสองจำนวนกับกระแสไหลวนทั้งสอง จะทำให้เกิดแรงบิดหรือแรงขับขึ้นมาจากที่จาน D ส่วนแรงหน่วงหรือแรงบิดควบคุม เกิดขึ้นได้จากแม่เหล็กถาวรหนึ่งคู่ดังรูปที่ 5 และรูปที่ 6 ซึ่งติดตั้งเป็นแนวเส้นตรงตามแนวเส้นผ่านศูนย์กลางของจานและให้มีทิศทางของอำนาจแม่เหล็กต้านกันกับอำนาจแม่เหล็กของ  $M_1$  และ  $M_2$  ทั้งนี้ก็เพื่อที่จะลดปฏิกริยาระหว่างอำนาจแม่เหล็กของ  $M_1$  และ  $M_2$

เมื่อขอบของจาน D เคลื่อนที่ผ่านช่องว่างระหว่างขั้ว N และ S ของแม่เหล็กหน่วงก็จะทำให้เกิดกระแสไฟไหลวนเหนี่ยวนำขึ้นในจาน กระแสไฟจำนวนนี้ จะทำให้เกิดแรงหน่วงขึ้น ซึ่งแรงหน่วง  $T_B$  จะมีค่าดังนี้

$$T_B \propto \frac{\phi^2 N}{r} \quad (2.17)$$

$\phi$  = เส้นแรงแม่เหล็กของแม่เหล็กหน่วง

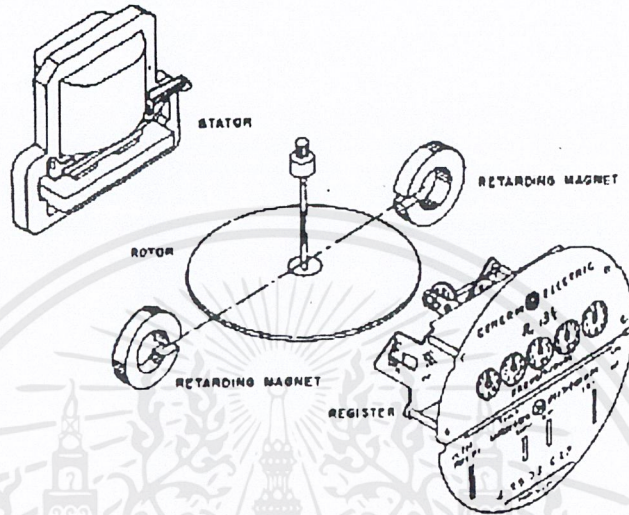
$N$  = ความเร็วของจานหมุน

$r$  = ความต้านทานของวงจกระแสไหลวนในจาน

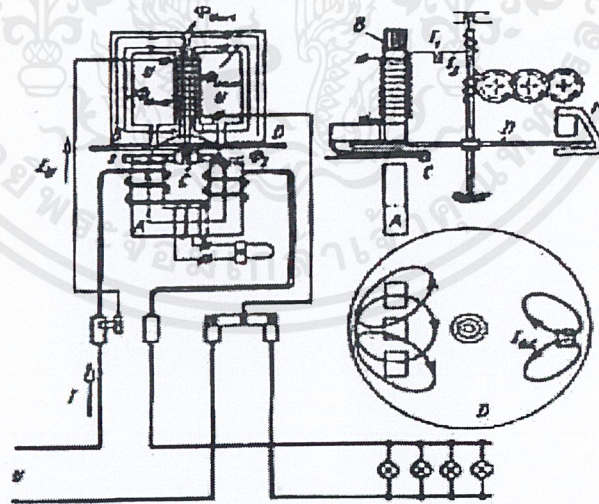
$$\text{จะได้ว่า} \quad T_B \propto N \quad (2.18)$$

เพราะว่า  $\phi$  และ  $r$  จะมีค่าคงที่เสมอ

จากรูปที่ 6 เป็นส่วนประกอบของกิโลวัตต์อวาร์มิเตอร์แบบหนึ่งเฟสหน้าปิด เป็นแบบเข็มชี้ ส่วนรูปที่ 7 เป็นวงจรการต่อวัตต์อวาร์หรือกิโลวัตต์อวาร์มิเตอร์เพื่อใช้งาน

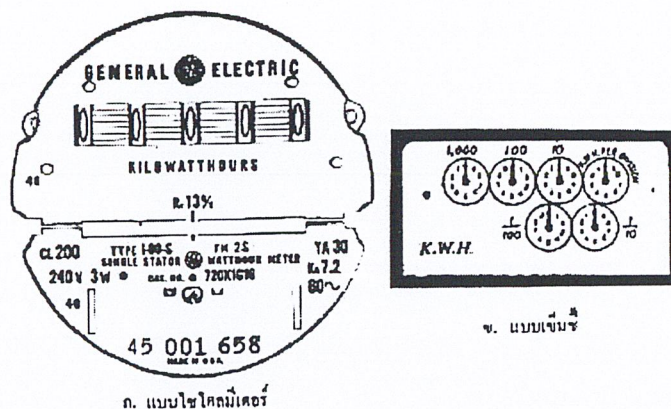


รูปที่ 6 แสดงส่วนประกอบต่าง ๆ และชุดบอกปริมาณพลังงานไฟฟ้า



รูปที่ 7 แสดงการต่อกิโลวัตต์อวาร์มิเตอร์หนึ่งเฟส

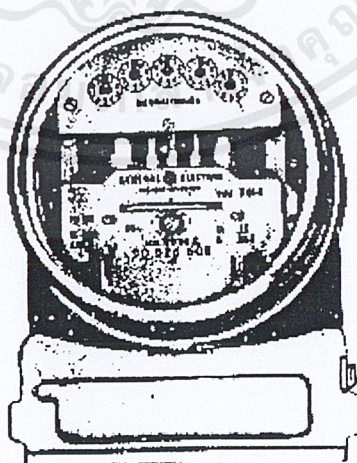
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8 ชุดบอกปริมาณของพลังงานไฟฟ้า

ชุดบอกปริมาณของพลังงานไฟฟ้า อาจจะเป็นเข็มชี้หรือแบบไซโคลมิเตอร์ ดูจากรูปที่ 8

ชุดบอกปริมาณของพลังงานไฟฟ้าแบบเก่าจะประกอบด้วยชุดของเฟืองทด (เฟืองทดตัวเล็กขับเฟืองตัวใหญ่) 4 ถึง 6 ตัวที่มีเข็มชี้ยึดติดอยู่ทุกตัว ให้เข็มชี้เคลื่อนที่ไปบนหน้าปัทม์ที่มีสเกลบอกไว้ สเกลบนหน้าปัทม์ของเฟืองหรือเข็มชี้แต่ละตัวจะแบ่งออกไว้เป็น 10 ช่องเท่ากัน สเกลบนหน้าปัทม์ของเฟืองตัวใหญ่จะมีค่ามากกว่าสเกลบนหน้าปัทม์ของเฟืองตัวเล็ก 10 เท่า คือ เมื่อเฟืองตัวเล็กหมุนไปได้ 10 รอบ เฟืองตัวใหญ่อยู่ถัดไปจะหมุนได้ 10 รอบ โดยเพลลาของเฟืองตัวเล็กจะเป็นเพลลาเดียวกันกับเพลลาของระบบเคลื่อนที่ของเครื่องวัดพลังงาน ดังเช่นรูปที่ 9



รูปที่ 9 กิโลวัตต์อวาร์มิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้อธิบายมาแล้วว่า แรงบิดบ้ายเบนหรือแรงขับของเครื่องมือวัดแบบนี้จะเป็นสัดส่วนกับกำลังไฟฟ้าในวงจรไฟฟ้านั้น ๆ

$$T_d \propto VI \cos \phi \quad (2.19)$$

เมื่อความเร็วของเครื่องวัดคงที่

$$T_B = T_d \quad (2.20)$$

จะได้ว่า

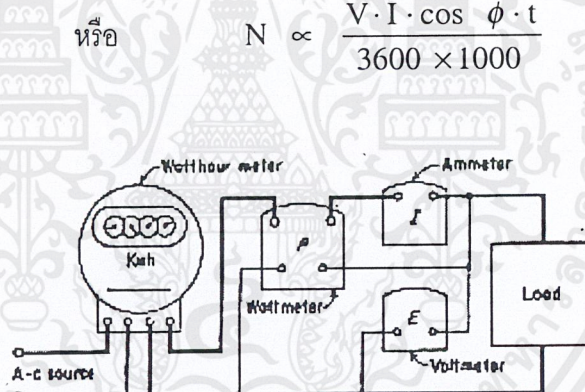
$$T_B \propto N \quad (2.21)$$

$$N \propto VI \cos \phi \quad (2.22)$$

$$\propto \text{กำลังไฟฟ้า ( W )}$$

$$N \propto \frac{V \cdot I \cdot \cos \phi \cdot t}{3600 \times 1000} \quad (2.23)$$

หรือ



รูปที่ 10 แสดงการต่อกิโลวัตต์อาร์มิเตอร์ร่วมกับอุปกรณ์อื่น ๆ

$$N = K \frac{V \cdot I \cdot \cos \phi \cdot t}{3600 \times 1000} \quad (2.24)$$

$$= K \frac{W \cdot t}{3600 \times 1000} \quad \text{รอบ}$$

$$t = \frac{3600 \times 1000 N}{K \cdot W} \quad \text{วินาที}$$

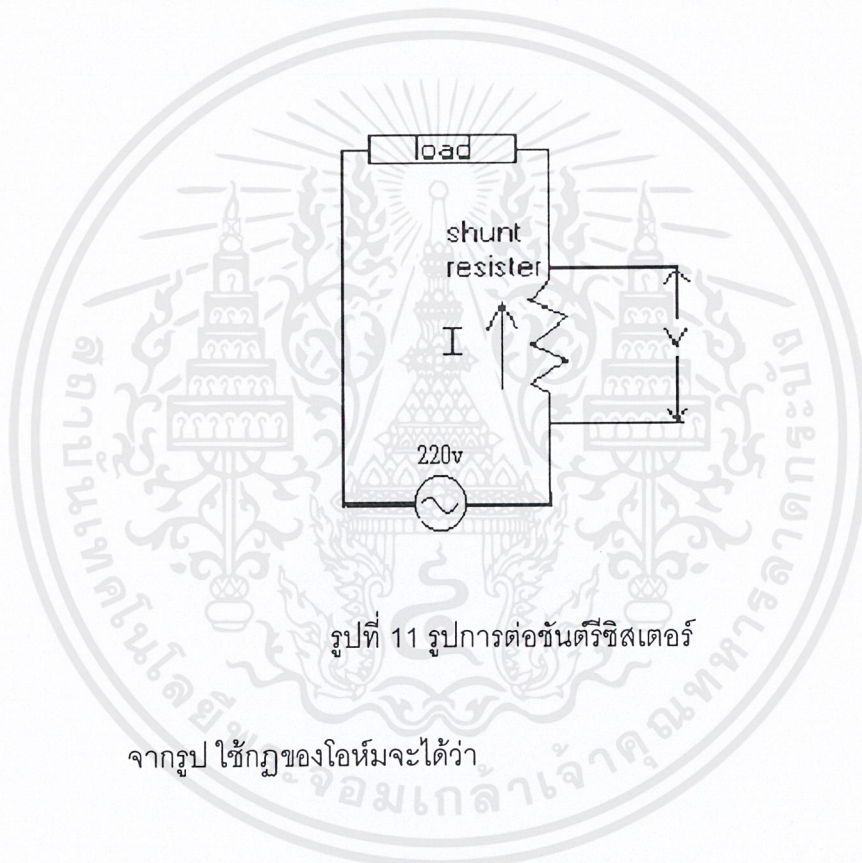
$$K = \text{ค่าคงที่ของเครื่องวัด (จำนวนรอบ/กิโลวัตต์ชั่วโมง)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจำนวนรอบทั้งหมดของเครื่องวัดจะเป็นสัดส่วนกับพลังงานไฟฟ้าของวงจรไฟฟ้านั้นเอง วงจรสำหรับการปรับแต่งสเกลของวัตต์อวาร์มิเตอร์จะต่อดังรูปที่ 10

## 2.4 หลักการของชัณฑ์ซิสเตอร์

การต่อชัณฑ์ซิสเตอร์ในวงจรนี้เพื่อจุดมุ่งหมาย 2 อย่างคือ ต้องการวัดค่าของกระแสไฟฟ้าออกมาในรูปของแรงดันไฟฟ้าและต้องการลดค่าของแรงดันไฟฟ้าลงเพื่อให้เหมาะสมกับการต่อใช้งาน



รูปที่ 11 รูปการต่อชัณฑ์ซิสเตอร์

จากรูป ใช้กฎของโอห์มจะได้ว่า

$$V=IR \quad (2.25)$$

โดยที่  $V$  = แรงดันไฟฟ้า หน่วยเป็นโวลต์

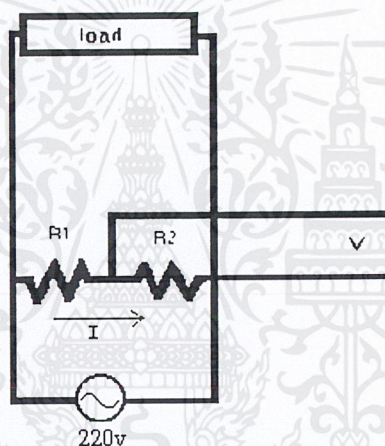
$I$  = กระแสไฟฟ้า หน่วยเป็น แอมแปร์

$R$  = ค่าความต้านทานของชัณฑ์ซิสเตอร์ หน่วยเป็น โอห์ม

เราให้ค่าความต้านทานที่ใช้มีค่าเป็น 1 มิลลิโห์ม เราจะได้ค่าแรงดันไฟฟ้าที่ตกคร่อมตัวต้านทานเป็น  $V=1/1000 (I)$  ซึ่งหมายความว่าแรงดันไฟฟ้าที่ตกคร่อมตัวต้านทานมีค่าเท่ากับหนึ่งในพันของกระแสไฟฟ้าที่ไหลผ่านตัวต้านทานจึงทำให้สามารถหาค่าของกระแสไฟฟ้าได้จากการวัดแรงดันไฟฟ้า

#### 2.4.1 วงจรโวลต์เตจดีไวด์เดอร์

วงจรโวลต์เตจดีไวด์เดอร์เป็นวงจรที่ใช้ในการลดทอนแรงดันไฟฟ้าลงเพื่อให้ได้ค่าแรงดันไฟฟ้าที่เหมาะสมกับการนำไปใช้งาน



รูปที่ 12 รูปวงจรโวลต์เตจดีไวด์เดอร์

จากรูปเมื่อ

$V$  = แรงดันไฟฟ้า หน่วยเป็นโวลต์

$I$  = กระแสไฟฟ้า หน่วยเป็น แอมแปร์

$R$  = ค่าความต้านทาน หน่วยเป็น โหห์ม

$$\text{จะได้ว่า} \quad IR_1 + IR_2 = 220 \text{ Volt} \quad (2.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อให้  $R_1$  มีค่ามากกว่า  $R_2$  มากๆ จะพบว่าแรงดันไฟฟ้าจะตกคร่อมที่  $R_1$  มากกว่า  $R_2$  มาก ตัวอย่างเช่น ให้  $R_1 = 1$  เมกะโอห์ม และ  $R_2 = 1$  กิโลโอห์ม

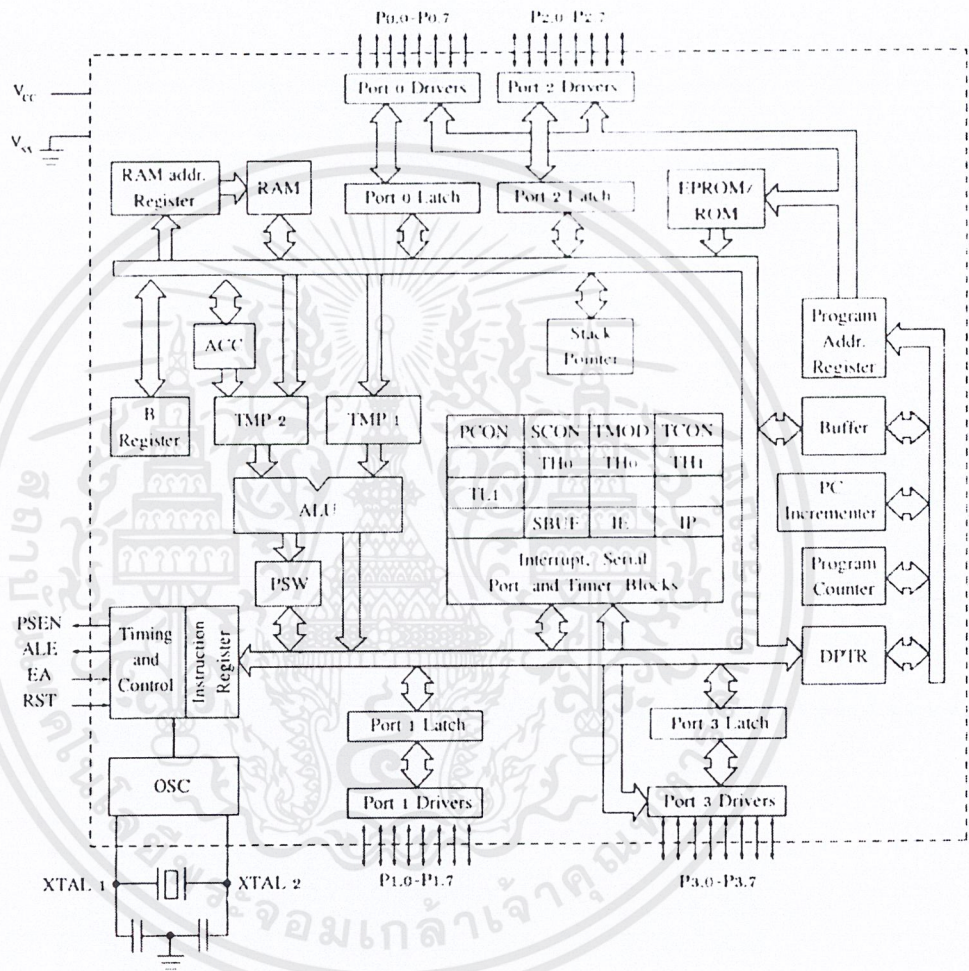
จะได้  $I = 220 \text{ โวลต์} / 1.001 \text{ เมกะโอห์ม} = 0.000219$  แอมป์ เพราะฉะนั้นจะได้แรงดันตกคร่อม  $R_1 = 219$  โวลต์ และตกคร่อม  $R_2 = 219$  มิลลิโวลต์ จะเห็นว่าถ้าเรานำแรงดันไฟฟ้าที่ตกคร่อม  $R_2$  ไปใช้งาน จะได้แรงดันไฟฟ้าที่ถูกลดทอนลง 1000 เท่า

## 2.5 ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นไมโครคอนโทรลเลอร์แบบชิพเดี่ยว (Single Chip Microcontroller) คือไมโครโปรเซสเซอร์ที่รวมเอาหน่วยความจำ ส่วนควบคุม และส่วนอินพุท/เอาต์พุท อยู่ในชิพตัวเดียวกัน ลักษณะทั่วไปของ MCS-51 ประกอบด้วย

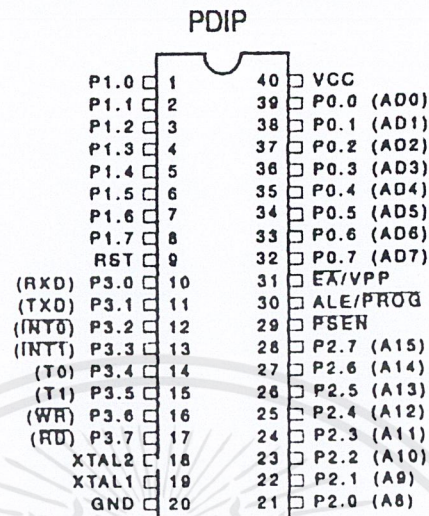
- ทำงานด้วยแหล่งจ่ายไฟ 5 โวลต์ เพียงแหล่งเดียว
- มีหน่วยความจำ ROM 4 K bytes (8051/8031) หรือ 8 K bytes (8052/8032)
- มีหน่วยความจำ RAM 128 bytes (8051/8031) หรือ 256 K bytes (8052/8032)
- มีพอร์ท I/O ขนาด 8 บิต 4 พอร์ท (32 บิต)
- มี Timer 16 บิต 2 ตัว (แต่ 8052, 8032, 8752 มี Timer 3 แหล่ง)
- สามารถอินเทอร์รัพท์ได้ 5 แหล่ง (แต่ 8052, 8032, 8752 มี 6 แหล่ง)
- มีพอร์ทอนุกรมที่สามารถรับส่งข้อมูลแบบ Full Duplex ความเร็วสูง
- อ้าหน่วยความจำโปรแกรมภายนอกได้ 64 K
- อ้าหน่วยความจำข้อมูลภายนอกได้ 64 K
- สามารถประมวลผลที่ละบิตได้
- หนึ่งวัฏจักรคำสั่งกินเวลาประมาณ 1 ไมโครวินาที ขณะทำงานด้วย Clock 12 MHz

ไมโครคอนโทรลเลอร์ ตระกูล MCS-51 ที่เป็นเบอร์พื้นฐานในตระกูลนี้คือ 8031, 8051 และ เบอร์ 8751 ซึ่งมีขาจำนวน 40 ขาเท่ากัน ใช้เวลาการทำงานในแต่ละคำสั่งเท่ากัน ใช้แรงดันไฟฟ้าเท่ากัน แต่สิ่งที่ต่างกันคือ ขนาดของหน่วยความจำโปรแกรมภายในชิพ



รูปที่ 13 แสดงโครงสร้างภายในของ MCS-51

## 2.5.1 ตำแหน่งของขา MCS-51



รูปที่ 14 ลักษณะของไมโครคอนโทรลเลอร์ 89C51/52

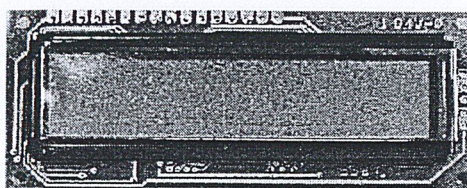
หน้าที่แต่ละขาของไมโครคอนโทรลเลอร์	
GND	ต่อลงกราวด์
Vcc	ต่อแหล่งจ่ายไฟฟ้ากระแสตรงแรงดัน 5 โวลท์
Port0	มีขนาด 8 บิต เป็นแบบโอเพินเดรน สามารถใช้งานเป็นพอร์ตอินพุต/เอาต์พุต ทั่วไปได้ เมื่อต้องการใช้เป็นอินพุตจะต้องส่งค่า 1 ไปยังแต่ละบิตเพื่อให้เป็น High Impedance นอกจากนั้นยังใช้ติดต่อหน่วยความจำโปรแกรมและข้อมูล ภายนอกได้อีกด้วย โดยทำหน้าที่ส่งแอดเดรสไบต์ต่ำ (A0-A7) ร่วมกับการรับ ส่งข้อมูล (D0-D7) จากหน่วยความจำภายนอกในระหว่างการเขียนหรืออ่าน ข้อมูล โดยมีวงจรถูกอำพรางใน
Port1	มีขนาด 8 บิต สามารถใช้งานเป็นพอร์ตอินพุต/เอาต์พุตทั่วไปได้ เมื่อต้องการ ใช้เป็นอินพุตจะต้องส่งค่า 1 ไปยังแต่ละบิตเพื่อให้เป็น High Impedance โดยมีวงจรถูกอำพรางใน

หน้าที่แต่ละขาของไมโครคอนโทรลเลอร์	
Port2	มีขนาด 8 บิต เป็นแบบโอเพินเดรน สามารถใช้งานเป็นพอร์ตอินพุต/เอาต์พุตทั่วไปได้ เมื่อต้องการใช้เป็นอินพุตจะต้องส่งค่า 1 ไปยังแต่ละบิตเพื่อให้เป็น High Impedance นอกจากนี้ยังใช้ติดต่อหน่วยความจำโปรแกรมและข้อมูลภายนอกได้อีกด้วย โดยทำหน้าที่ส่งแอดเดรสไบต์สูง (A8-A15) โดยมีวงจรถูกอภัยภายใน
Port3	มีขนาด 8 บิต สามารถใช้งานเป็นอินพุต/เอาต์พุตทั่วไปได้ เมื่อต้องการใช้เป็นอินพุตจะต้องส่งค่า 1 ไปยังแต่ละบิตเพื่อให้เป็น High Impedance โดยมีวงจรถูกอภัยภายใน นอกจากนี้ยังใช้งานในหน้าที่พิเศษต่างๆดังนี้ -P3.0(RXD) ใช้รับข้อมูลแบบอนุกรมจากภายนอก -P3.1(TXD) ใช้ส่งข้อมูลแบบอนุกรมสู่ภายนอก -P3.2(INT0) ใช้เป็นอินพุตสำหรับสัญญาณอินเทอร์รัพท์ภายนอกที่ 0 -P3.3(INT1) ใช้เป็นอินพุตสำหรับสัญญาณอินเทอร์รัพท์ภายนอกที่ 1 -P3.4(T0) ใช้เป็นอินพุตสัญญาณภายนอกให้เคาน์เตอร์ของไทเมอร์ 0 -P3.5(T1) ใช้เป็นอินพุตสัญญาณภายนอกให้เคาน์เตอร์ของไทเมอร์ 1 -P3.6(WR) ใช้เป็นสัญญาณควบคุมการเขียนข้อมูลหน่วยความจำข้อมูลภายนอก -P3.7(RD) ใช้เป็นสัญญาณควบคุมการอ่านข้อมูลหน่วยความจำข้อมูลภายนอก
RST	ใช้สำหรับรีเซ็ตชิพ โดยจะต้องอาศัยให้ขานี้เป็น high อย่างน้อย 2 แมกซ์ซีนไซเคิล จึงจะเกิดการรีเซ็ต โดยต้องต่อตัวต้านทานพูลดาวน์ไว้ ตลอดการทำงานเพื่อรักษาสถานะขานี้เป็น low อยู่เสมอ
XTAL1	ใช้ต่อกับคริสตอลภายนอก ทำหน้าที่เป็นอินพุตของวงจรรอสซิลเลเตอร์
XTAL2	ใช้ต่อกับคริสตอลภายนอก ทำหน้าที่เป็นอินพุตของวงจรรอสซิลเลเตอร์
PSEN	ใช้ส่งสัญญาณสโตรบ เพื่ออ่านคำสั่งจากโปรแกรมที่เก็บไว้ในหน่วยความจำภายนอกชิพ เมื่อชิพทำงานด้วยโปรแกรมจากหน่วยความจำโปรแกรมภายนอก ขานี้จะส่งสัญญาณสโตรบ 2 ครั้งในแต่ละแมกซ์ซีนไซเคิล แต่เมื่อชิพทำงานด้วยโปรแกรมจากหน่วยความจำโปรแกรมภายใน จะไม่มีสัญญาณออกมาจากขานี้

หน้าที่แต่ละขาของไมโครคอนโทรลเลอร์	
ALE/PROG	เป็นขาสำหรับส่งสัญญาณออกไปภายนอก เพื่อควบคุมการแลตซ์ค่าแอดเดรสไบต์ต่ำจากพอร์ต 0 ในระหว่างการติดต่อกับหน่วยความจำโปรแกรมหรือข้อมูลภายนอก ปกติเมื่อไม่มีการติดต่อหน่วยความจำโปรแกรมภายนอก ขานี้จะส่งสัญญาณพัลส์ออกมาด้วยความถี่ 1/6 ของความถี่ออสซิลเลเตอร์ ตลอดเวลา ดังนั้นเราสามารถนำความถี่จากขานี้ไปใช้งานอย่างอื่นได้ โดยขานี้จะแอกทีฟเมื่อมีการใช้คำสั่ง movc หรือ movx
EA	เป็นขาสำหรับเลือกใช้ให้ทำงานจากโปรแกรมที่อยู่ภายในชิพหรือภายนอกชิพ หากเป็น 0 หมายถึงให้ใช้โปรแกรมจากหน่วยความจำที่เก็บไว้ภายนอกชิพ หากเป็น 1 หมายถึงให้ใช้โปรแกรมภายในชิพ

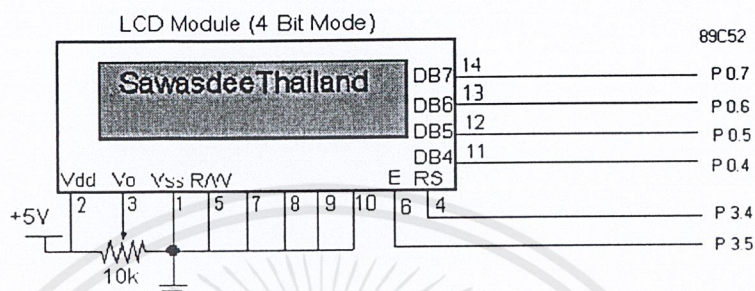
## 2.6 แผงแสดงผลแบบ LCD

ปัจจุบันนี้ มีอุปกรณ์ที่ใช้ติดต่อกับไมโครคอนโทรลเลอร์ในด้านแสดงผลมากมาย ตัวอย่างเช่น 7-เซกเมนต์, แอลอีดีชนิดดวง และ LCD แต่ข้อดีของ LCD ก็คือสามารถแสดงตัวอักษรที่มีความละเอียดได้มากกว่าและกินไฟต่ำ พร้อมทั้งมีให้เลือกใช้งานได้หลายแบบ เช่น แบบตัวอักษร, แบบกราฟิกส์โมโน และ กราฟิกส์สี ซึ่งก็แตกต่างกันออกไปในด้านของราคา, การออกแบบวงจร, หลักการทำงาน และ การนำไปประยุกต์ใช้งาน โดยในการวิจัยนี้ได้ใช้ LCD แบบตัวอักษรที่มีจำหน่ายและใช้กันค่อนข้างมากเป็นโมดูลสำเร็จรูป ภายในมี LSI ชิพเบอร์ HD44780 ทำหน้าที่ควบคุมตัวอย่างลักษณะของโมดูล LCD แสดงดังรูปที่ 15



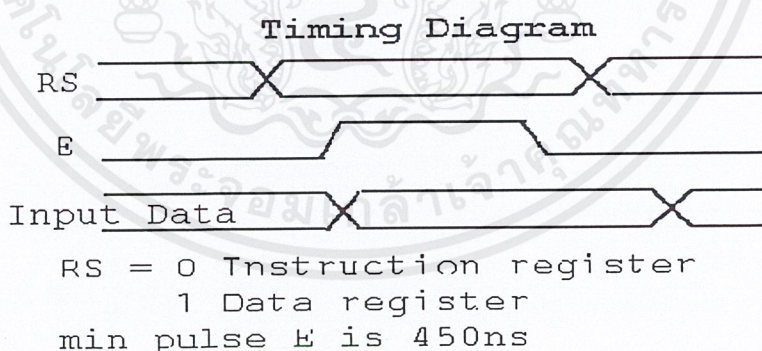
รูปที่ 15 โมดูลของ LCD

เนื่องจากโมดูล LCD ดังกล่าวมีชิพ HD44780 ทำหน้าที่รับข้อมูลที่ต้องการจากไมโครคอนโทรลเลอร์และจะกำเนิดสัญญาณที่ใช้ควบคุม LCD ข้อมูลที่ไมโครคอนโทรลเลอร์ส่งให้กับ HD44780 จะเก็บในหน่วยความจำบนชิพ HD44780 ในการใช้งานโมดูล LCD นี้เราเลือกใช้อินเตอร์เฟสกับไมโครคอนโทรลเลอร์เป็นแบบ 4 บิต วงจรและขาสัญญาณที่ใช้ในการอินเตอร์เฟสแสดงดังรูปที่ 16



รูปที่ 16 ไดอะแกรมวงจรอินเตอร์เฟสโมดูล LCD กับไมโครคอนโทรลเลอร์

จะเห็นได้ว่าจะใช้พอด P0 จำนวนสี่บิตคือ P0.7 – P0.4 และใช้ P3.3 ต่อเข้ากับขา RS เพื่อใช้เลือกระหว่างรีจิสเตอร์ข้อมูล (1) และรีจิสเตอร์คำสั่ง (0) ส่วน P3.5 ใช้กำเนิดสัญญาณควบคุมการเขียนคำสั่งและข้อมูล ไดอะแกรมผังเวลาของสัญญาณที่ใช้อินเตอร์เฟสแสดงดังรูปที่ 17



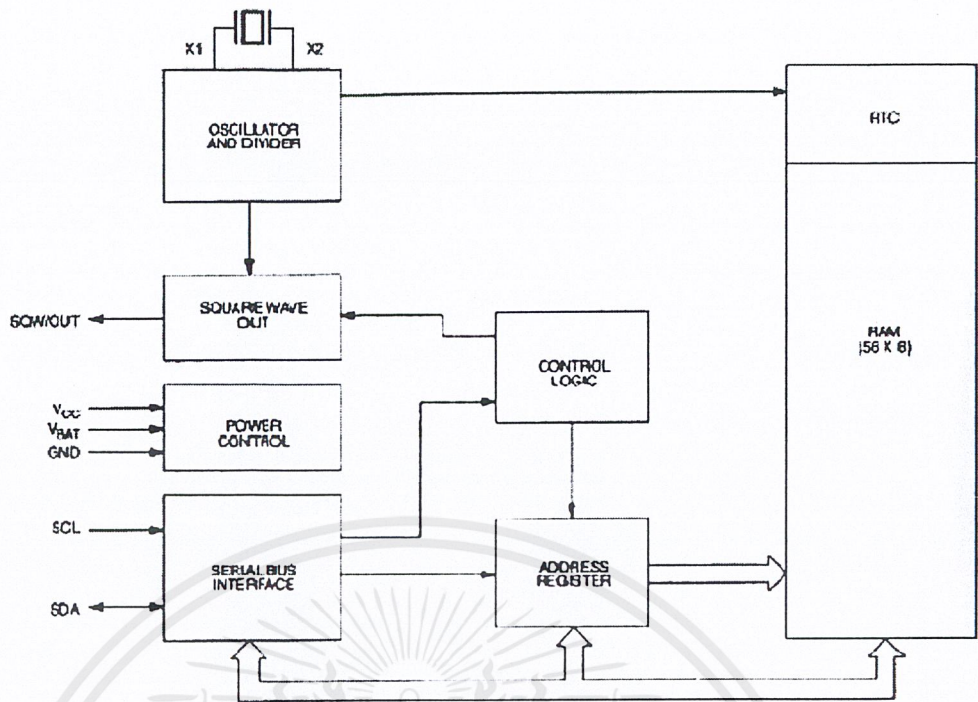
รูปที่ 17 ไดอะแกรมผังเวลาของสัญญาณที่ใช้อินเตอร์เฟสกับโมดูล LCD

สำหรับโมดูล LCD ที่เราเลือกใช้ในการวิจัยนี้เป็นแบบที่สามารถผลได้หนึ่งบรรทัดๆ ละสิบหกตัวอักษร แต่ละตำแหน่งที่ปรากฏบน LCD จะมีแอดเดรสประจำ และหน้าที่ของขาต่างๆ นั้นแบ่งเป็นกลุ่มของขาได้ดังต่อไปนี้

ขาที่	หน้าที่
1	ต่อเข้ากับกรานด์
2	ต่อเข้ากับแหล่งจ่ายไฟ
3	ต่อเข้ากับแหล่งจ่ายไฟ มีไว้สำหรับปรับความเข้มหน้าจอ LCD
4	ขา Register Select (RS) มีไว้สำหรับเป็นตัวบอกแก่ LCD ว่า สิ่งที่เป็นข้อมูล (1) หรือคำสั่ง (0)
5	ขา Read/Write instruction มีไว้สำหรับควบคุมการอ่านหรือเขียนข้อมูล LCD ถ้าเป็น 0 จะทำการเขียนข้อมูลไปที่ LCD ถ้าเป็น 1 จะทำการเขียนข้อมูลจาก LCD
6	ขา Enable (E) มีไว้สำหรับสั่งให้ LCD ทำการประมวลผล
7-10	ข้อมูล 4 บิตล่าง
11-14	ข้อมูล 4 บิตบน

## 2.7 ชิปฐานเวลา DS1307 Real – Time Clock

ที่ผ่านมาจะเห็นได้ว่า เราสามารถเขียนโปรแกรมสร้างฐานเวลา โดยใช้ไทเมอร์ต่างๆ กันมาแล้ว แต่ก็มีทั้งข้อดีและข้อเสีย ข้อดีของการใช้ไทเมอร์ในไมโครคอนโทรลเลอร์ คือ ไม่ต้องต่อวงจรภายนอกให้ยุ่งยาก แต่ก็มีข้อเสีย คือ กรณีไฟฟ้าดับ เราไม่สามารถจะให้ชิพทำงานนับฐานเวลาต่อไปได้ แต่เราก็สามารถแก้ไขได้โดย การใช้ชิพ DS1307 เป็นนาฬิกาบอกเวลาให้กับชิพพร้อมทั้งวงจรไฟสำรองโดยภายในชิพ DS1307 นอกจากจะมีรีจิสเตอร์ไว้เก็บเวลาแล้วยังมีรีจิสเตอร์ที่ใช้เก็บข้อมูลได้อีก 56 ไบต์ รวมทั้งยังสามารถโปรแกรมเลือกความถี่เอาท์พุทได้อีกด้วย เรามาดูโครงสร้างอย่างง่ายของ DS1307 ดังรูปที่ 18



รูปที่ 18 ไตอะแกรมโครงสร้างภายในชิพ DS1307

จะเห็นได้ว่าการอินเทอร์ชิพ DS1307 กับไมโครคอนโทรลเลอร์นั้น จะใช้เพียง 2 เส้นเท่านั้น คือ SDA และ SCL หรือเรียกอีกอย่างหนึ่งว่าการเชื่อมต่อแบบบัส I<sup>2</sup>C ขา V<sub>bat</sub> นั้นต่อกับแบตเตอรี่ +3 V ขาที่ใช้กำเนิดพัลส์สี่เหลี่ยมคือ SQW/OUT สำหรับรีจิสเตอร์ทางขวามีรายละเอียดแอดเดรสดังรูปที่ 19

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

รูปที่ 19 รีจิสเตอร์ต่างๆของแต่ละแอดเดรสภายในชิพ DS1307

ตำแหน่ง 00H – 06H นั้นเป็นรีจิสเตอร์ที่ใช้เก็บค่าเวลา ตำแหน่ง 07H นั้นเป็นรีจิสเตอร์ควบคุมขา SQW/OUT ส่วนตำแหน่ง 08H – 3FH เป็นรีจิสเตอร์ที่เราสามารถเขียนข้อมูลใดๆลงไปเก็บและอ่านกลับขึ้นมาได้ สำหรับค่าที่เก็บเป็นนาฬิกานั้นจะเป็นรหัส BCD โดยมีรายละเอียดของแต่ละบิตดังรูปที่ 20

	BIT 7								BT0
00H	CH	10 SECONDS			SECONDS				00-59
	X	10 MINUTES			MINUTES				00-59
	X	12 24	10 HR A/P	10 HR	HOURS				01-12 00-23
	X	X	X	X	X	DAY			1-7
	X	X	10 DATE		DATE				01-28/29 01-30 01-31
	X	X	X	10 MONTH	MONTH				01-12
		10 YEAR			YEAR				00-99
07H	OUT	X	X	SQWE	X	X	RS1	RS0	

รูปที่ 20 บิตฟิลด์ของรีจิสเตอร์ต่างๆที่เก็บค่าเวลาต่างๆเก็บเป็นรหัส BCD

ส่วนบิตที่ 7 นั้นเป็นรีจิสเตอร์ใช้ควบคุมขา SQW/OUTว่าจะให้มีค่าความถี่เท่าใด

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	X	X	SQWE	X	X	RS1	RS0

บิต 7 ใช้กำหนดค่าระดับลอจิกกรณีที่เราไม่ต้องการกำเนิดพัลส์สี่เหลี่ยม ถ้า OUT มีค่าเป็น 1 ขา SQW/OUT จะเป็น 1 ถ้า OUT เป็น 0 ขา SQW/OUT จะเป็น 0 ตาม

บิต 4 ถ้า SQWE เป็น 1 จะกำเนิดพัลส์สี่เหลี่ยมที่มีความถี่เอาท์พุทตาม BIT 1 และ BIT 0 ดังนี้

RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1 Hz
0	1	4.096 kHz
1	0	8.192 kHz
1	1	32.768 kHz

รูปที่ 21 แสดงการเลือกความถี่

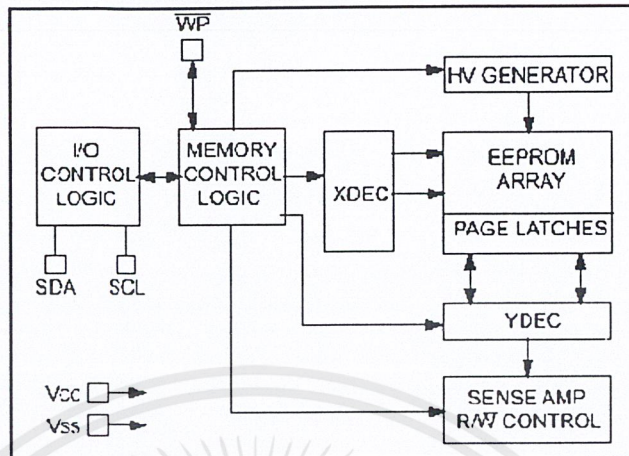
## 2.8 หลักการของ Serial EEPROM

Serial EEPROM นั้นเป็นหน่วยความจำชนิดหนึ่งที่ได้รับการพัฒนา เพื่อประโยชน์ในการเพิ่มขนาดความจุของหน่วยความจำสำหรับระบบไมโครคอนโทรลเลอร์ และสำหรับเก็บรักษาข้อมูลเพราะสมบัติของ EEPROM นั้นบันทึกข้อมูลและคงข้อมูลได้โดยไม่ต้องใช้ไฟเลี้ยง สามารถโปรแกรมและลบได้ด้วยไฟฟ้า ด้วยคุณสมบัติดังกล่าวมาแล้วทั้งหมดสามารถสรุปได้ดังนี้

- มีขนาด 8 ขา ในลักษณะบรรจุภัณฑ์แบบ DIP และ PLCC
- ความจุหน่วยความจำมีตั้งแต่ 16 kbit ถึง 256 kbit
- กินกระแสไฟฟ้าต่ำ
- ลบได้ 1,000,000 ครั้ง ช่วงอายุการเก็บข้อมูล 100 ปี ถึง 400 ปี (ตามแต่คุณสมบัติของชิพ) โดยไม่ต้องใช้ไฟเลี้ยง
- ใช้ไฟเลี้ยง +5.0 โวลท์
- ใช้มาตรฐานการสื่อสารแบบ Microwire หรือ I<sup>2</sup>C หรือ SPI

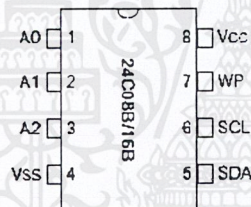
โดยในการวิจัยนี้ใช้ชิพ 24C16 ดังแสดงไว้ดังรูปที่ 22

### BLOCK DIAGRAM



รูปที่ 22 แสดงไดอะแกรมภายในชิพ 24C16

PDIP



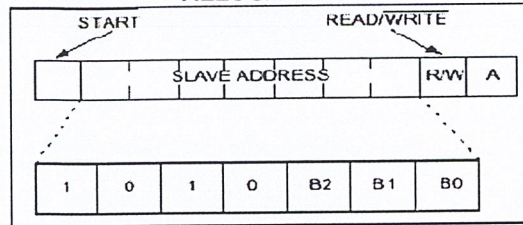
Name	Function
Vss	Ground
SDA	Serial Address/Data I/O
SCL	Serial Clock
WP	Write Protect Input
Vcc	+4.5V to 5.5V Power Supply
A0, A1, A2	No Internal Connection

รูปที่ 23 โครงสร้างภายในและการจัดขาของชิพ 24C16

Slave address ของชิพ 24C16 จะอยู่ในไบต์ควบคุมไบต์แรกที่ตัวส่งให้กับ 24C16 เป็นดังนี้ จะสังเกตว่ามีบิตที่ใช้เลือกตำแหน่งของหน่วยความจำอยู่สามบิต ด้วย คือ B2 B1 และ B0

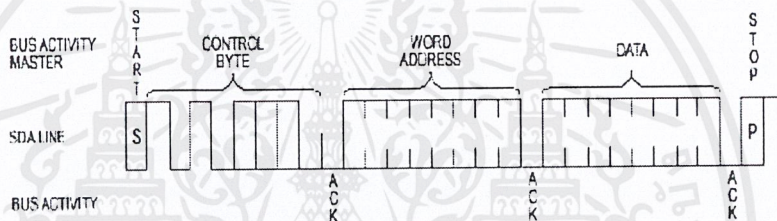
Operation	Control Code	Block Select	R/W
Read	1010	Block Address	1
Write	1010	Block Address	0

FIGURE 3-2: CONTROL BYTE ALLOCATION



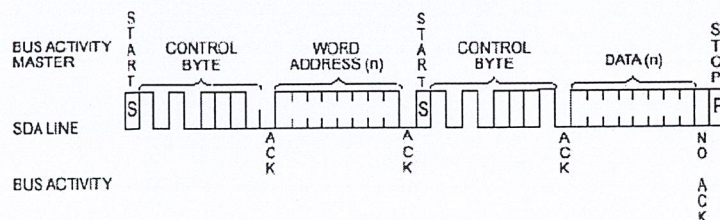
รูปที่ 24 แสดงถึงการใช้บิตเลือกตำแหน่ง

ฟอร์มเมตของลำดับไบนารีที่ใช้ในการควบคุมการเขียนข้อมูลลงในชิพ 24C16



เริ่มต้นด้วยไบนารีควบคุมพร้อมทั้งบิตทั้งสามที่ใช้ในการเลือกบล็อก ตามด้วย word address และข้อมูลที่ต้องการเขียนลงในหน่วยความจำ สำหรับการล้างข้อมูลของเซลล์ที่ต้องการเขียนข้อมูลลงไปนั้น วงจรล้างและวงจรควบคุมการเขียนจะทำงานโดยอัตโนมัติ กระบวนการดังกล่าวจะกินเวลาประมาณ 2 ms ตามแต่ละผู้ผลิต

ส่วนฟอร์มเมตลำดับไบนารีที่ใช้ในการอ่านข้อมูลแบบตำแหน่งใดๆเป็นดังนี้ เราต้องใช้กระบวนการการเขียนตำแหน่งที่ต้องการอ่านเช่นเดียวกับการเขียนข้อมูลโดยระบุตำแหน่งในสองไบนารีแรก ตามด้วยไบนารีควบคุมแต่เป็นการอ่านแทน ไบนารีสี่จะเป็นไบนารีที่อ่านได้ โดยเราเลือกให้การอินเตอร์เฟสกับไมโครคอนโทรลเลอร์แบบ I<sup>2</sup>C

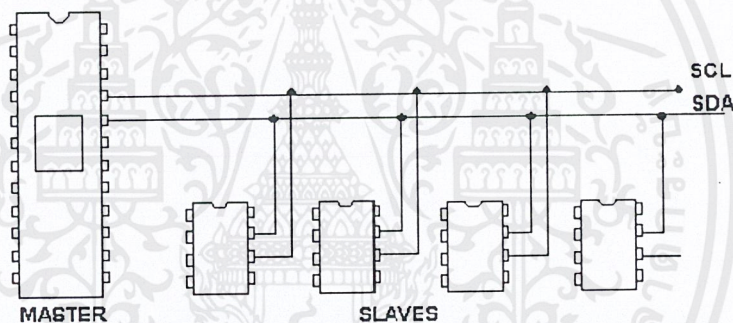


## 2.9 บัส I<sup>2</sup>C

บัส I<sup>2</sup>C เป็นบัสในการช่วยลดข้อจำกัดของพอตที่ใช้กับการอินเทอร์เฟซไมโครคอนโทรลเลอร์กับชิพภายนอก โดยบัส I<sup>2</sup>C นั้นต้องการสายไอโอเพียงสองเส้นเท่านั้น จึงทำให้เราสามารถต่อกับชิพได้หลายตัวพร้อมกัน การรับส่งข้อมูลของบัส I<sup>2</sup>C นั้นเป็นแบบอนุกรมและมีลำดับที่เป็นไปตามโปรโตคอลของบัส I<sup>2</sup>C ความเร็วที่ใช้รับส่งข้อมูลสำหรับแบบที่ใช้กันทั่วไปสามารถทำได้ถึง 100 kbit/s คำว่า I<sup>2</sup>C นี้ย่อมาจาก Inter Integrated Circuit

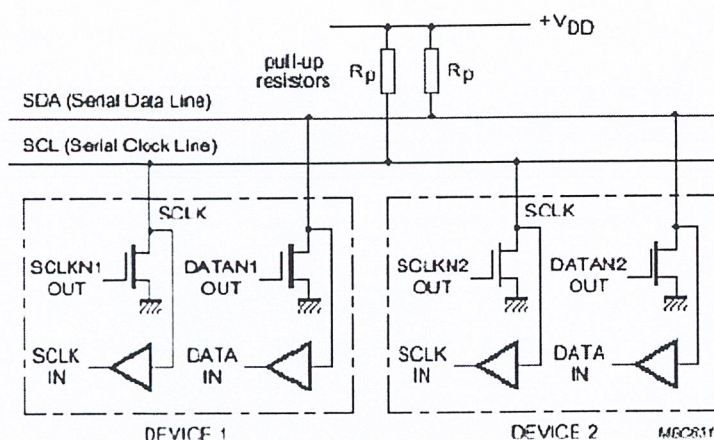
### 2.9.1 โปรโตคอลของบัส I<sup>2</sup>C

เราสามารถต่อบัส I<sup>2</sup>C สำหรับตัวแม่ตัวเดียวและตัวลูกหลายตัวโดยแสดงไว้ดังรูปที่ 25



รูปที่ 25 แสดงวิธีการใช้บัส I<sup>2</sup>C ในการต่อกับชิพภายนอกหลายตัว

สายสัญญาณที่ใช้มีเพียงสองเส้น คือ Serial Data Line (SDA) และ Serial Clock Line (SCL) สายสัญญาณทั้งสองนี้เป็นแบบส่งสัญญาณได้สองทิศทาง วงจรเอาต์พุตพอตจะต้องเป็นแบบโอเพนเดรน หรือ โอเพนคอลเลคเตอร์ ทำให้ต้องต่อตัวต้านทานพูลอัพภายนอกเช่น 10 กิโลโอห์ม ตัวอย่างวงจรภายในของพอตที่เป็นแบบสองทิศทาง คือ เป็นไปได้ทั้งอินพุตและเอาต์พุตแสดงดังรูปที่ 26

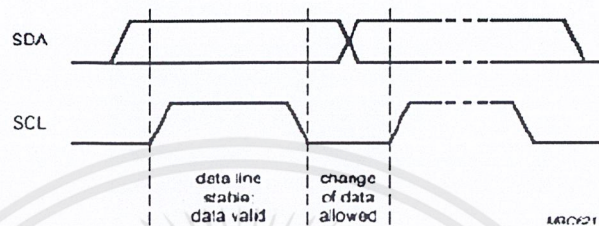


รูปที่ 26 แสดงวงจรภายในที่เป็นแบบสองทิศทาง

โดยชิพเพอร์เฟอรัลหรือชิพตัวลูกแต่ละตัวจะมีแอดเดรสประจำตัวที่ไม่เหมือนกัน แต่ละตัวสามารถทำงานเป็นได้ทั้งรับหรือส่งข้อมูล ขึ้นอยู่กับหน้าที่ของชิพ ตัวอย่างการทำงานของบัส I<sup>2</sup>C ที่ใช้ในแบบที่มีตัวแม่ตัวเดียนั้น ถ้าตัวแม่หรือตัวลูกจะส่งข้อมูลออกไปบนบัส ตัวที่สร้างสัญญาณ สตาร์ท จะเป็น บัสมาสเตอร์ หรือเรียกว่าเป็นตัวส่ง ตัวที่เหลือจะเป็นตัวรับจะรอรับคำสั่งทันที สมมติว่าตัว มาสเตอร์ ซึ่งเป็นซีพียู ดังรูปข้างบน นั้นกำเนิดสัญญาณ สตาร์ท ตัวลูกทุกตัวจะรอรับคำสั่ง จากนั้นซีพียู จะส่งแอดเดรส ของตัวลูกที่ต้องการติดต่อ หากแอดเดรสประจำตัวของตัวลูกตัวใดตรงกับแอดเดรสที่ได้รับ ตัวลูกตัวนั้นจะกำเนิดสัญญาณตอบรับ ACK แต่ถ้าไม่ตรงกัน ตัวลูกทั้งหมดก็จะไม่ทำอะไรจนกว่าจะได้รับสัญญาณหยุด เพื่อกลับมาตรวจแอดเดรสต่อไป สมมติว่าซีพียูได้รับสัญญาณตอบรับ ACK จากนั้นซีพียูจะทำการส่งข้อมูลให้กับตัวลูกตัวนั้น จนกระทั่งการส่งข้อมูลเสร็จสิ้น ซีพียูจะกำเนิดสัญญาณหยุด จะทำให้บัสกลับมาอยู่ในสภาวะพร้อมที่จะให้ชิพตัวใดๆกำเนิดสัญญาณ STAR ต่อไปมาดูรายละเอียดของโปรโตคอลที่ใช้ดังนี้

### 2.9.1.1 ข้อมูลแต่ละบิต

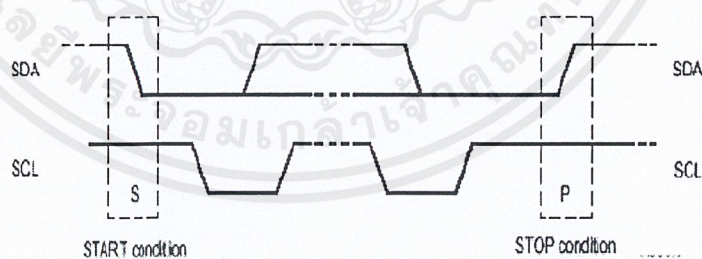
รูปที่ 27 แสดงลักษณะข้อมูลแต่ละบิต ข้อมูลหนึ่งบิตจะรับส่งกันที่สัญญาณนาฬิกาหนึ่งลูก ข้อมูลที่ปรากฏบน SDA จะต้องเสถียร ในขณะที่ SCL เป็นลอจิก "1" หากมีการเปลี่ยนแปลงในช่วงที่ SCL เป็นลอจิก "1" จะถูกตีความว่าเป็นสัญญาณควบคุม ในช่วงที่ SCL เป็นลอจิก "0" ข้อมูลที่ SDA สามารถเปลี่ยนแปลงได้



รูปที่ 27 แสดงการส่งผ่านบิตบนบัส I<sup>2</sup>C

### 2.9.1.2 สัญญาณ START/STOP

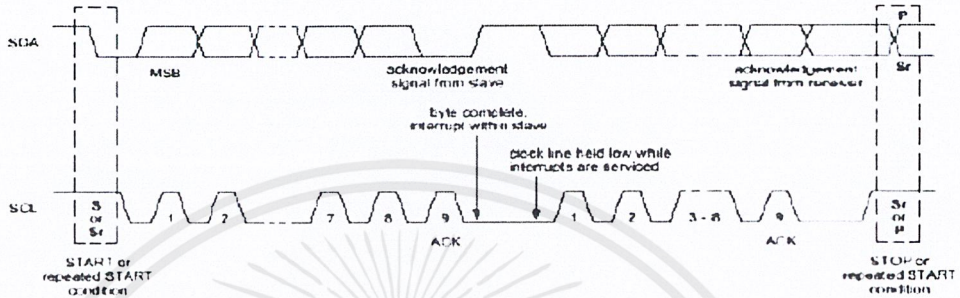
ขณะที่ SCL เป็นลอจิก "1" การเปลี่ยนแปลงของระดับลอจิกที่ SDA จาก 1 เป็น 0 คือ Start แต่ถ้าเปลี่ยนจาก 0 เป็น 1 คือ Stop ภายหลังจากสถานะ Start บัสจะไม่ว่าง การรับส่งข้อมูลจะกระทำในระหว่างนี้ จนกระทั่งตัว Master กำเนิดสัญญาณ Stop บัสจะว่างพร้อมที่ให้งานต่อไปได้



รูปที่ 28 แสดงสัญญาณ START/STOP

### 2.9.1.3 การรับส่งข้อมูล

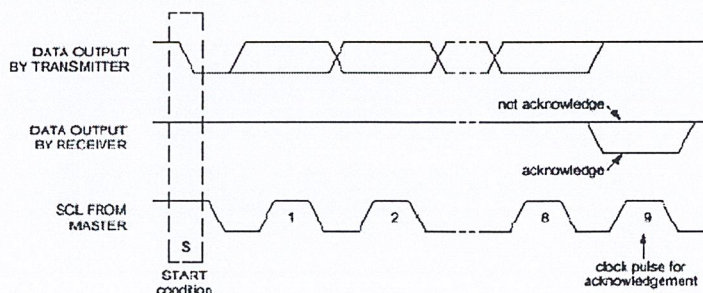
ในระหว่างสัญญาณ START และ STOP นั้นจำนวนข้อมูลที่ถ่ายโอนสามารถมีได้ไม่จำกัด ข้อมูลแต่ละไบต์มีขนาด 8 บิต โดยบิตที่ทำการส่งจะเริ่มต้นด้วยบิต MSB ส่วนบิตที่ 9 นั้นจะเป็นบิตที่ใช้ตอบรับจากตัวรับว่าข้อมูลได้รับถูกต้อง จากนั้นตัวส่งจึงจะส่งไบต์ถัดไป จนกระทั่งหมด ตัวส่งจะกำเนิดสัญญาณ STOP



รูปที่ 29 แสดงการส่งผ่านข้อมูล

### 2.9.1.4 การตอบรับ ACK

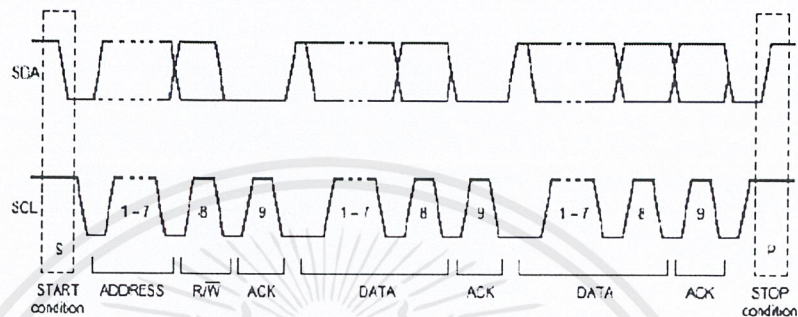
เรามาดูรายละเอียดการตอบรับของตัวรับว่าเป็นเช่นใด รูปที่ 30 แสดงสัญญาณที่เกิดขึ้น ในช่วงสัญญาณนาฬิกาที่ 9 ตัวส่งที่ส่งข้อมูลนั้นจะปล่อยบิตให้เป็นระดับลอจิก "1" ส่วนตัวรับหลังจากได้รับข้อมูลครบทุกบิตแล้ว จะเป็นตัวกำเนิดสัญญาณตอบรับ ACK โดยการดึงระดับลอจิกของสาย SDA ให้เป็น "0" ทุกครั้งที่ตัวรับได้รับข้อมูลแต่ละไบต์ จะต้องกำเนิดสัญญาณตอบรับ แต่ถ้าตัวรับไม่สามารถรับข้อมูลได้ ตัวรับจะบังคับให้ตัวส่งหยุดอยู่ในสภาวะรอคอย โดยการบังคับให้ SCL เป็นลอจิก "0" ตัวส่งเองถ้ามองเห็น SCL เป็น "0" ก็จะต้องเวลา ไทม์เอาท์ ถ้าเกินก็จะกำเนิดสัญญาณ STOP



รูปที่ 30 แสดงสัญญาณ ACK

### 2.9.1.5 การถ่ายโอนที่สมบูรณ์

รูปที่ 31 แสดงสัญญาณของการถ่ายโอนข้อมูลที่สมบูรณ์สังเกตในไบต์แรกจะเป็นไบต์ที่บอกแอดเดรสของตัวลูกที่ต้องการติดต่อ ซึ่งมีเพียง 7 บิต บิตที่ 8 เป็นบิตบอกทิศทาง (RW) ถ้าบิตนี้เป็น "0" จะบอกว่าตัวแม่ต้องการส่งข้อมูลให้ตัวลูก แต่ถ้าเป็น "1" หมายถึงตัวแม่ร้องขอข้อมูลจากตัวลูก



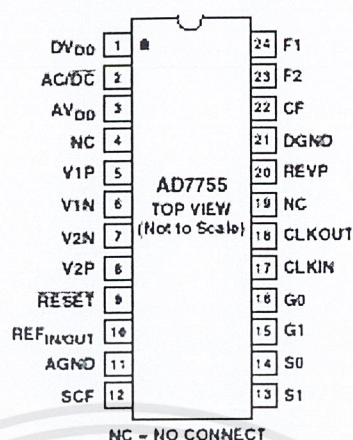
รูปที่ 31 แสดงการถ่ายโอนข้อมูล

## 2.10 ชิป Energy meter AD7755

ชิพ AD7755 เป็นชิพที่มีความละเอียดสูงในการวัดพลังงานไฟฟ้าซึ่งจะมีส่วนที่จะเป็นสัญญาณอนาล็อกอยู่เพียง เอดีซี และ วงจรเรฟเฟอเรนซ์ นอกนั้นจะเป็นดิจิตอลเป็นหลักซึ่งจะให้ค่าที่มีความเที่ยงตรงและละเอียด โดยมีคุณสมบัติดังนี้

- มีความเที่ยงตรงสูง
- ใช้วัดค่าของพลังงานไฟฟ้ากระแสสลับและกระแสตรงได้
- ใช้เทคโนโลยี CMOS
- ใช้ไฟเลี้ยงเพียง 5 โวลต์
- สามารถต่อตรงเพื่อขับ อิเล็กโทรแมคคานิก มอเตอร์ได้และมอเตอร์ 2 เฟสได้
- ให้ค่าของพลังงานไฟฟ้าที่วัดได้ออกมาในรูปแบบพัลส์ที่มีความถี่สัมพันธ์กับค่าพลังงานไฟฟ้า

**PIN CONFIGURATION**  
**DIP and SSOP Packages**



รูปที่ 32 ชิป AD7755

2.10.1 ตำแหน่งของขา AD7755

หน้าที่แต่ละขาของชิพ AD7755	
AGND	ต่อกราวด์
DV <sub>DD</sub>	ต่อแหล่งจ่ายไฟฟ้ากระแสตรงแรงดัน 5 โวลท์
AC/DC	ถ้าขานี้เป็น high ใช้วัดกระแสสลับ ถ้าขานี้เป็น low ใช้วัดกระแสตรง
V1P,V1N	เป็นอินพุทเซนเนลที่ 1 ใช้รับค่ากระแส รับค่าแรงดันไฟฟ้าได้มากที่สุด ±470 mV
V2P,V2N	เป็นอินพุทเซนเนลที่ 2 ใช้รับค่าแรงดัน รับค่าแรงดันไฟฟ้าได้มากที่สุด ±660 mV
CF	ให้ค่าลอจิกเอาต์พุทออกมาเป็นค่า real power และสามารถใช้สำหรับปรับเทียบได้
SCF	เลือกใช้การปรับเทียบที่ขา CF
CLKIN	เป็นขาที่รับสัญญาณนาฬิกาจากภายนอก
CLKOUT	เป็นขาที่รับสัญญาณนาฬิกาจากภายนอก
S1,S0	ให้เลือกความถี่ที่ใช้ใน DFC
G0,G1	ใช้เลือก gain ของเซนเนลที่ 1
RESET	ใช้เป็นรีเซ็ตตัวชิพ AD7755

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3 การดำเนินการวิจัย

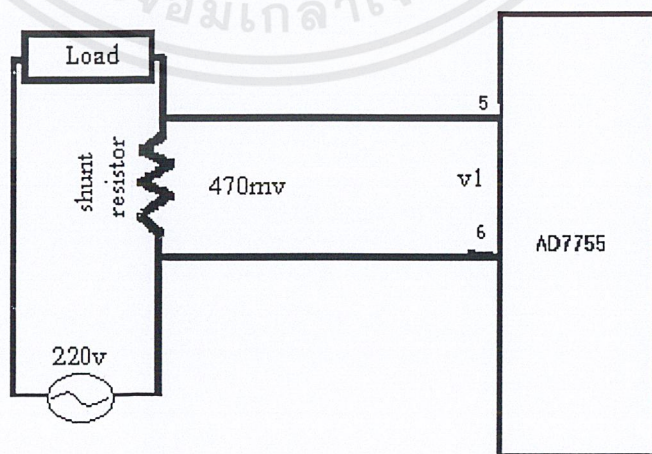
การทำงานในโครงงานพิเศษนี้ได้ออกแบบเครื่องวัดพลังงานไฟฟ้าระบบดิจิตอลซึ่งแบ่งออกเป็นส่วนหลักๆ ได้ 2 ส่วน ซึ่งประกอบไปด้วยส่วนที่ใช้วัดค่าพลังงานไฟฟ้า และส่วนที่สองคือส่วนของไมโครคอนโทรลเลอร์ซึ่งจะใช้เป็นตัวประมวลผล เก็บค่าที่วัดได้และแสดงค่าของพลังงานไฟฟ้าที่วัดได้

#### 3.1 ส่วนวัดค่าพลังงานไฟฟ้า

ในส่วนวัดค่าพลังงานไฟฟ้าจะแบ่งออกเป็น 3 ส่วนคือ

##### 3.1.1 ส่วนรับค่าสัญญาณอนาล็อกอินพุทที่เป็นกระแสไฟฟ้า

ซึ่งคือ แชนแนล วิ1 ของ AD7755(ขา 5 และขา 6 ) สัญญาณอินพุทที่เป็นกระแสนี้จะถูกวัดในรูปของความต่างศักย์โดยใช้ ชันตรีซิสเตอร์ ค่าความต่างศักย์ที่ได้จาก ชันตรีซิสเตอร์ จะนำมาต่อกับ ขาแชนแนล วิ1 ของ ชิพAD7755 ซึ่งขาทั้งสองนี้จะรับค่าความต่างศักย์ของสัญญาณอนาล็อกอินพุทส่วนที่เป็นกระแส ไฟฟ้า ค่าความต่างศักย์สูงสุด ของสัญญาณที่แชนแนล วิ1 ควรจะไม่เกิน 470 มิลลิโวลต์ ซึ่งที่แชนแนล วิ1 นี้จะมีโปรแกรมเมเบิลเกนแอมพลิไฟลเลอร์ (PGA) เพื่อให้ง่ายต่อการเชื่อมต่อ

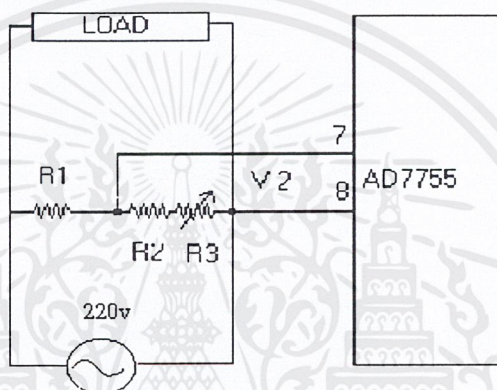


รูปที่ 33 รูปการเชื่อมต่อส่วนรับสัญญาณอินพุท V1กับ AD7755

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.1.2 ส่วนรับค่าสัญญาณอนาลอกอินพุทที่เป็นแรงดันไฟฟ้า

ซึ่งคือ แชลแนล วี2 ของAD7755 (ขา 7และ ขา 8 ) เนื่องจากชิพ AD7755 มีข้อจำกัดคือที่แชลแนล วี2 ไม่สามารถรับค่าแรงดันไฟฟ้าได้เกิน 660 มิลลิโวลต์ แต่ค่าแรงดันไฟฟ้าที่จะวัดมีค่าสูงถึง 220 โวลต์ จึงต้องทำการลดค่าของแรงดันไฟฟ้าลงโดยการใช้อุปกรณ์แรงดันลดที่เรียกว่าโวลต์ไดโอดคอปเปอร์ ซึ่ง สัญญาณอินพุทที่เป็นแรงดันไฟฟ้าจะถูกลดค่าแรงดันไฟฟ้าลง ค่าความต่างศักย์ที่ได้จากวงจรโวลต์ไดโอดคอปเปอร์จะนำมาต่อกับขาแชลแนล 2 ของชิพ AD7755 ซึ่งขานี้จะรับค่าความต่างศักย์ของสัญญาณอนาลอกอินพุทส่วนที่เป็นแรงดันไฟฟ้า



รูปที่ 34 รูปแสดงการเชื่อมต่อส่วนรับสัญญาณอินพุท V2 AD7755

### 3.1.3 ส่วนส่งค่าพลังงานไฟฟ้าที่วัดได้ไปยังไมโครคอนโทรลเลอร์

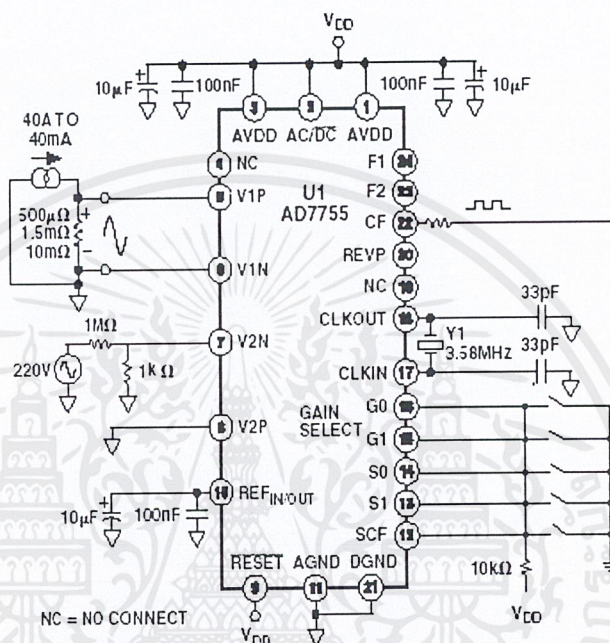
ส่วนนี้จะเป็นการทำงานของ AD7755 ซึ่งหลังจากรับค่ากระแสไฟฟ้าและแรงดันไฟฟ้าที่เป็นสัญญาณอนาลอกเข้ามาทางแชลแนล1 และ แชลแนล2แล้วค่าทั้งสองจะถูกแปลงเป็นดิจิตอลด้วยวงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล หลังจากนั้นจะนำค่ากระแสไฟฟ้าและแรงดันไฟฟ้าที่เป็นดิจิตอลมาคูณกันด้วยวงจรคูณจะทำให้ได้ค่าของพลังงานไฟฟ้าออกมาเมื่อได้ค่าพลังงานไฟฟ้าแล้ว ก่อนที่AD7755จะส่งค่าพลังงานไฟฟ้าออกมาได้ทำการแปลงค่าพลังงานไฟฟ้าที่เป็นดิจิตอลนี้ไปเป็นความถี่ด้วยวงจรแปลงสัญญาณดิจิตอลเป็นความถี่ซึ่งจะทำให้ได้ค่าพลังงานไฟฟ้าที่ออกมาจากAD7755ออกมาในรูปของพัลส์ที่มีความถี่ขึ้นกับพลังงานไฟฟ้า

ความสัมพันธ์ของค่าพลังงานไฟฟ้าและความถี่

$$\text{Average Frequency} = \text{Average Real Power} = \text{Counter/Timer}$$

เพราะฉะนั้นจะได้

$$\text{Energy} = \text{Average Power} \times \text{Time} = (\text{Counter/Time}) \times \text{Time} = \text{Counter}$$



รูปที่ 35 รูปการต่อวงจรชิพAD7755

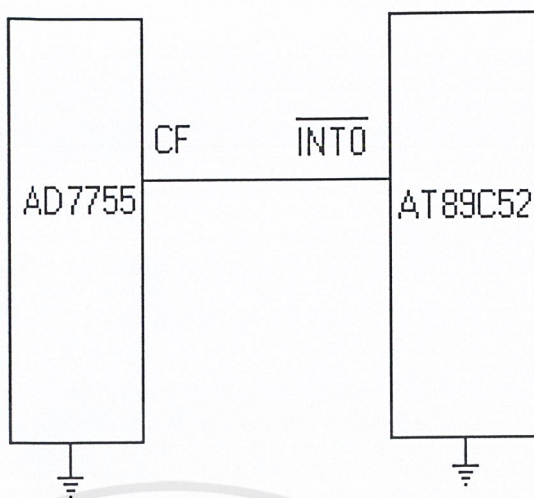
### 3.2 ส่วนไมโครคอนโทรลเลอร์

ในส่วนของไมโครคอนโทรลเลอร์แบ่งออกเป็น 2 ส่วน

#### 3.2.1 ส่วนรับข้อมูล

##### 3.2.1.1 ส่วนรับข้อมูลจาก AD7755

ไมโครคอนโทรลเลอร์จะรับข้อมูลจาก AD7755 โดยต่อขา CF ของ AD7755 เข้ากับ ขา INTO ของไมโครคอนโทรลเลอร์ โดยสัญญาณที่ออกมาจาก A7755 จะเป็นลักษณะพัลส์ที่มีความถี่



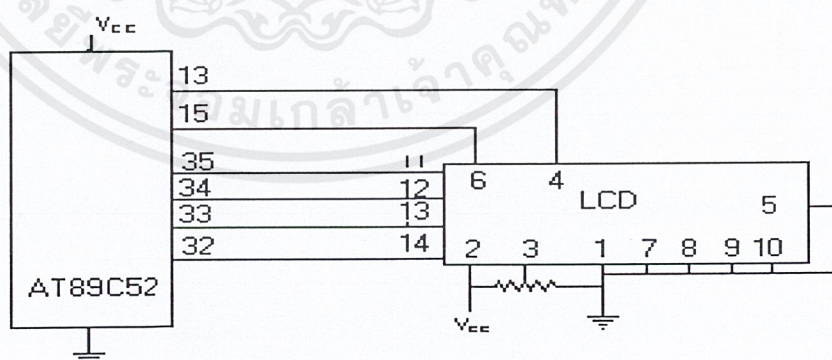
รูปที่ 36 รูปการเชื่อมต่อระหว่าง AD7755 กับ AT89C52

### 3.2.2 ส่วนส่งข้อมูล

ส่วนส่งข้อมูลแบ่งออกเป็น 2 ส่วนคือส่วนบันทึกข้อมูลและส่วนแสดงผล

#### 3.2.2.1 ส่วนแสดงผล

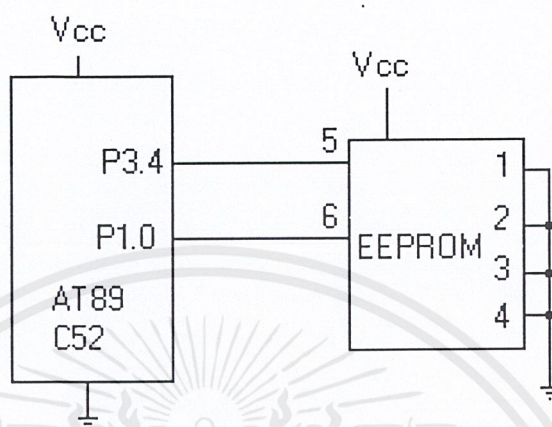
ส่วนแสดงผลจะแสดงค่าของพลังงานไฟฟ้าที่วัดได้ออกทางหน้าจอของแอลซีดี ซึ่งมีการเชื่อมต่อดังรูป



รูปที่ 37 รูปการเชื่อมต่อระหว่างแอลซีดีกับชิพ AT89C52

### 3.2.2.2 ส่วนบันทึกข้อมูลที่วัดได้

ส่วนของการบันทึกข้อมูลได้ใช้ EEPROM ในการบันทึกค่าของพลังงานไฟฟ้าที่วัดได้ ซึ่งไมโครคอนโทรลเลอร์จะเป็นตัวส่งค่าไปเก็บไว้ที่ EEPROM เป็นการส่งรับข้อมูลแบบ I<sup>2</sup>C



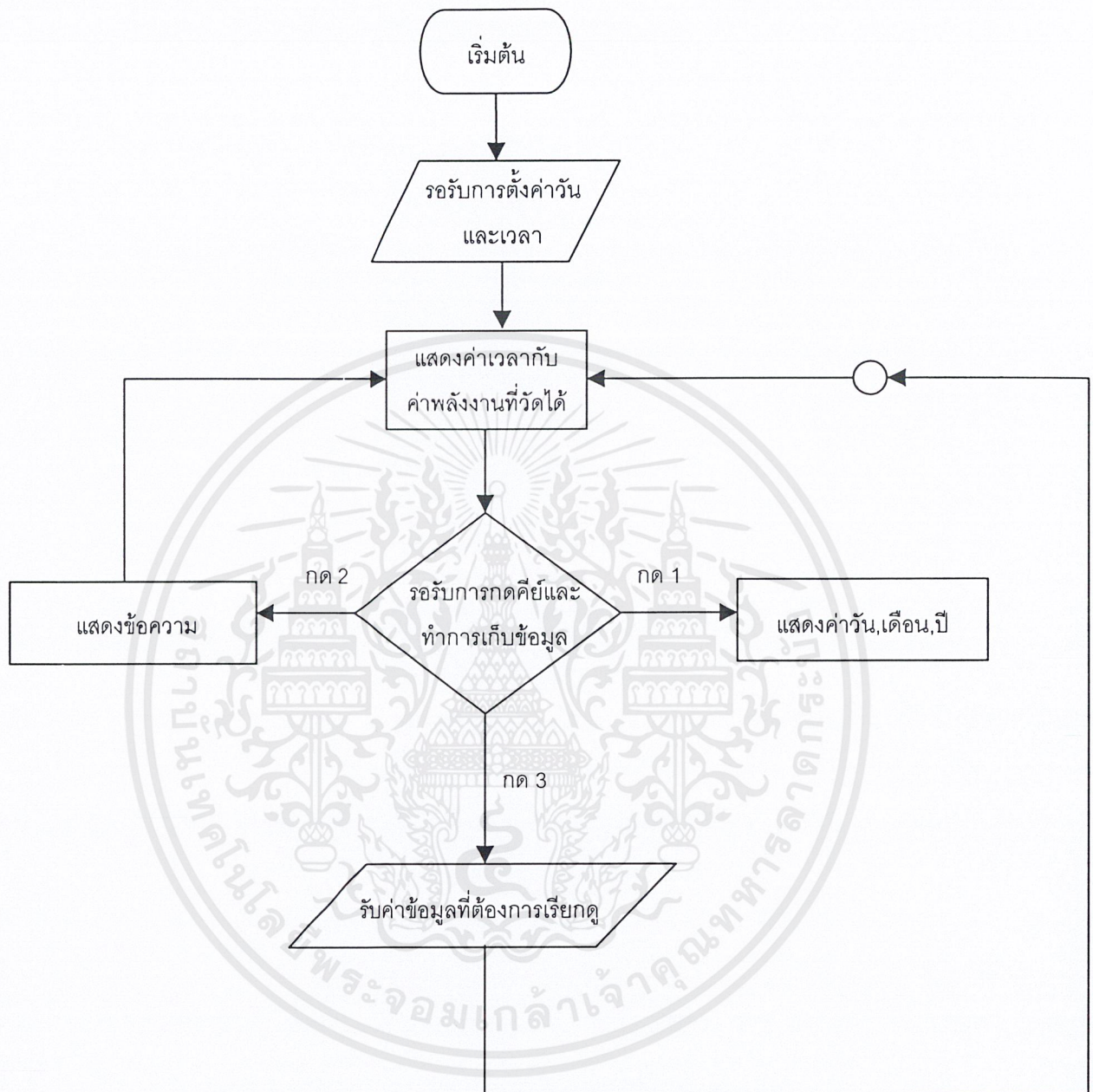
รูปที่ 38 รูปส่วนบันทึกข้อมูล

### 3.3 การปรับเทียบมิเตอร์

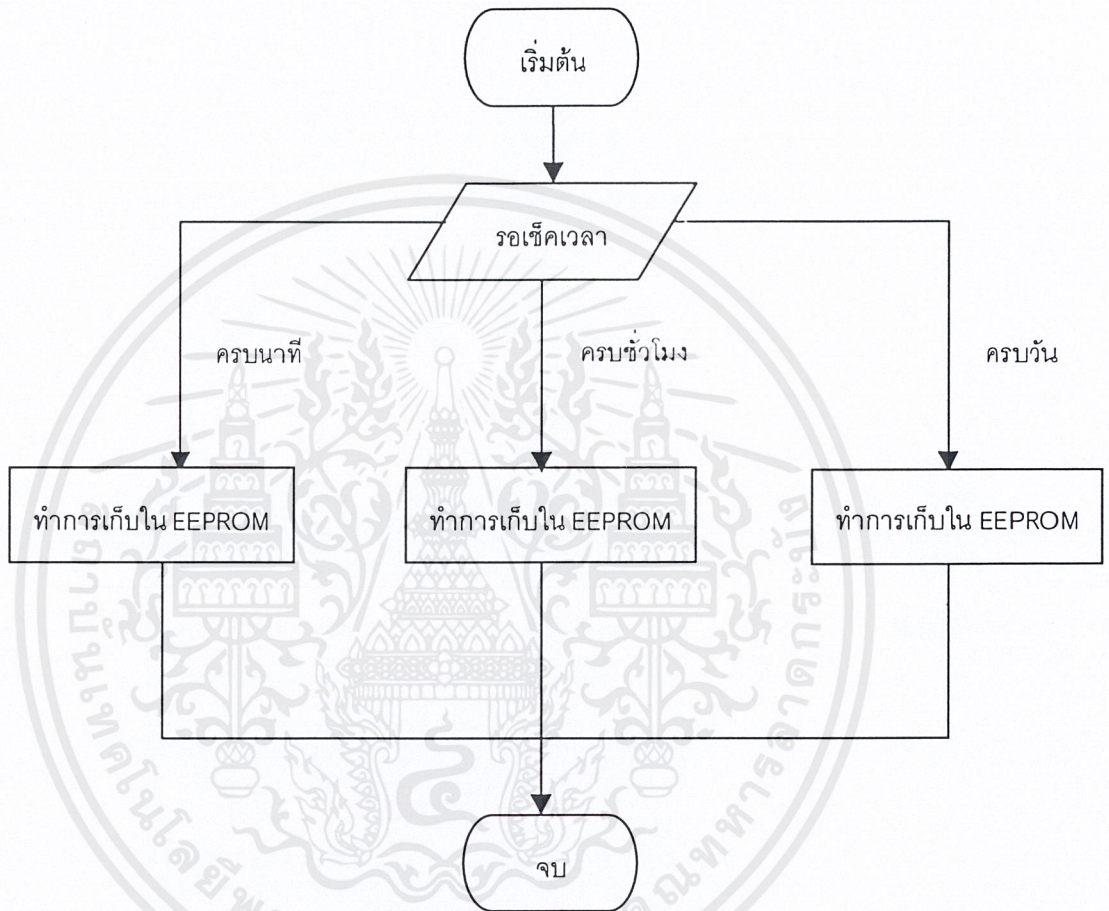
การปรับเทียบมีความสำคัญอย่างมากในเครื่องมือวัดทุกชนิด เพื่อความถูกต้องแม่นยำ และน่าเชื่อถือ ในโครงการนี้เนื่องด้วยค่าที่นับได้จากพัลส์ที่ออกมาจากยังไม่ใช่ค่าที่ถูกต้องแต่เป็นค่าที่มีความสัมพันธ์กับค่าพลังงานไฟฟ้าที่วัดได้ เราจึงต้องทำการปรับเทียบกับมิเตอร์ที่ใช้งานจริงของการไฟฟ้า การปรับเทียบสามารถทำได้โดยปรับที่เชลแนลวี2 เพื่อปรับความถี่ของพัลส์ที่ออกมาให้ได้ตามต้องการ

เริ่มแรกจะทำการต่อมิเตอร์เข้ากับโหลดและมิเตอร์ของการไฟฟ้าหลังจาก นั้นเปิดสวิตช์โหลดให้ทำงานไปจนกระทั่งโหลดใช้พลังงานไฟฟ้าไป 1 วัตต์อว โดยดูจากมิเตอร์ของการไฟฟ้า หลังจากนั้นปิดสวิตช์แล้วดูค่าที่มิเตอร์นับจำนวนพัลส์ได้ตัวอย่างเช่น นับได้ 200 พัลส์ หมายความว่าถ้าใช้ พลังงานไฟฟ้าไป 1 วัตต์อว มิเตอร์ตัวนี้จะนับค่าได้ 200 พัลส์ เมื่อทราบค่าแล้ว ก็จะใช้ค่านี้เป็นค่าคงที่ที่กำหนดขึ้นมาสำหรับมิเตอร์ตัวนี้ และนำไปใช้ในส่วนโปรแกรมของไมโครคอนโทรลเลอร์ เพื่อประมวลผล

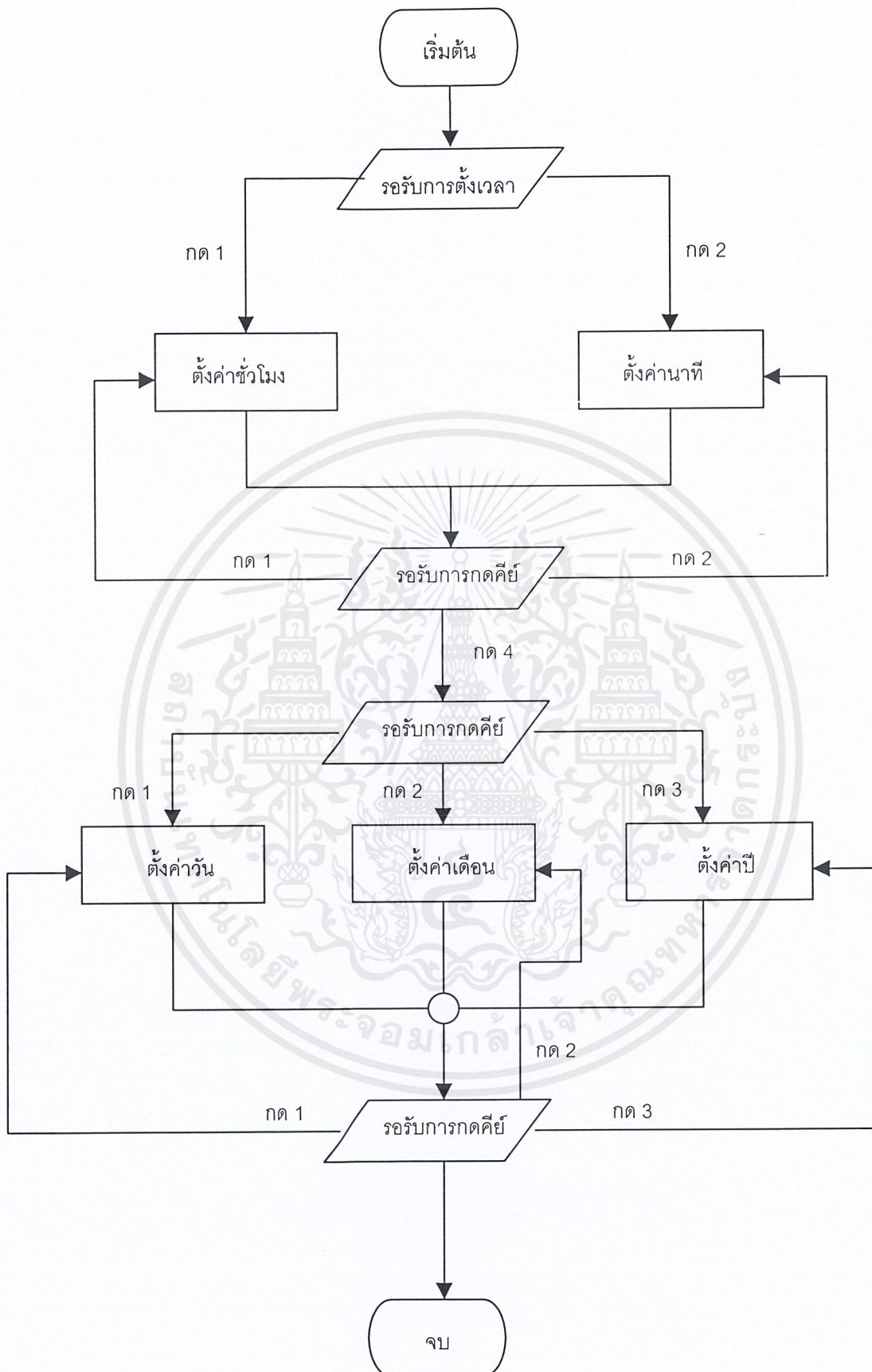
## 3.4 โฟลว์ชาร์ทของโปรแกรมส่วนต่างๆ



รูปที่ 39 โฟลว์ชาร์ทแสดงโปรแกรมหลัก

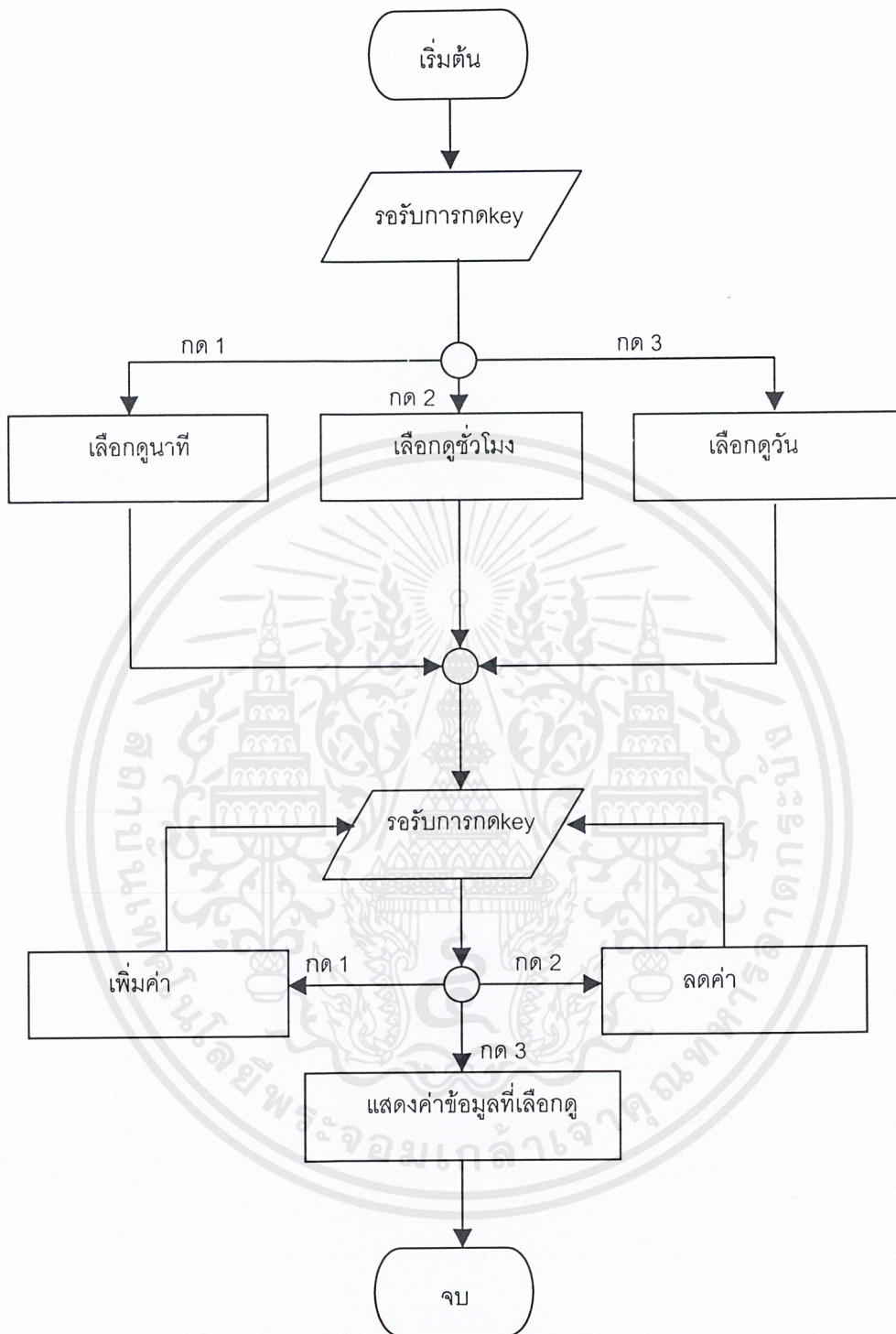


รูปที่ 40 โปรแกรมที่แสดงส่วนเก็บข้อมูล



รูปที่ 41 ไพรซ์ชาร์ทแสดงส่วนการตั้งเวลาและวัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 42 โปรแกรมแสดงการเรียกดูข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### ผลการทดลอง

#### 4.1 ผลการทดลองการวัดค่าพลังงานไฟฟ้าที่โหลดต่างๆ

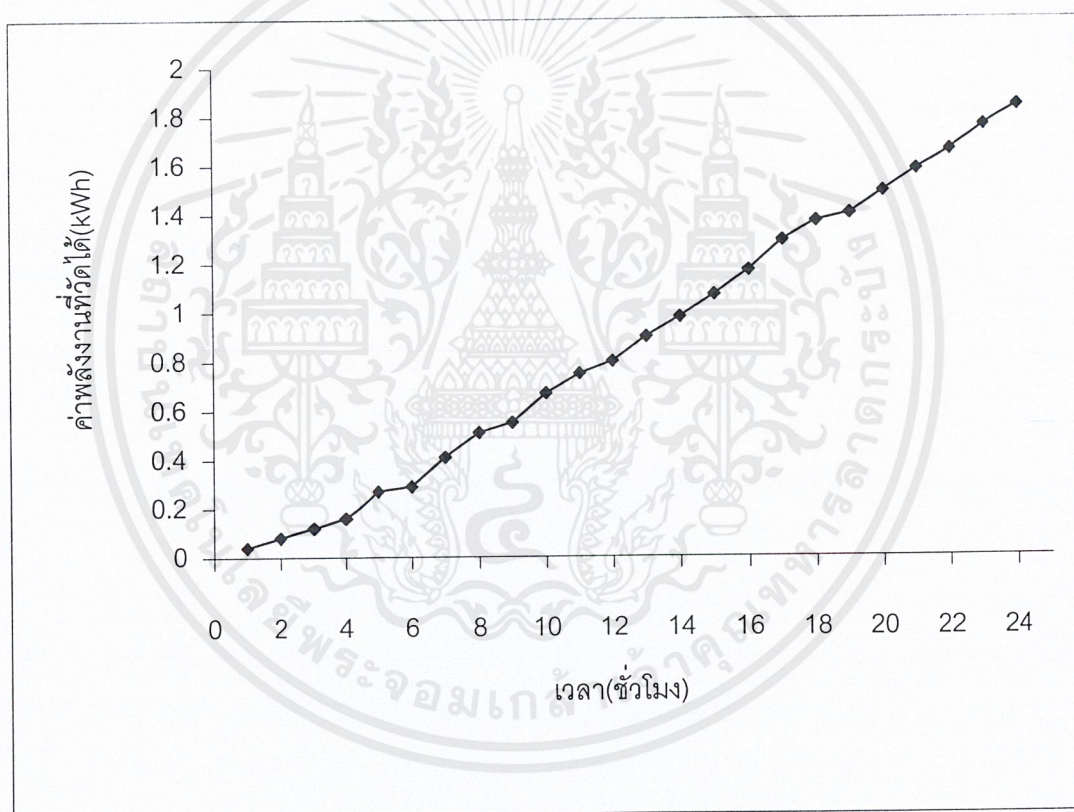
##### 4.1.1 ผลการทดลองที่วัดได้ใน 1 วัน ที่โหลดไม่สม่ำเสมอ

##### ตารางที่ 1 ผลการทดลองที่โหลดไม่สม่ำเสมอ

ชั่วโมง	พลังงาน (kWh)	พลังงานที่ใช้ไปใน แต่ละชั่วโมง	พลังงานที่วัดได้จาก กิโลวัตต์อวาเออร์มิเตอร์
0	0.00	-	0
1	0.04	0.04	0.04
2	0.08	0.04	0.08
3	0.12	0.04	0.12
4	0.16	0.04	0.16
5	0.27	0.11	0.27
6	0.29	0.02	0.29
7	0.41	0.12	0.41
8	0.51	0.10	0.51
9	0.55	0.04	0.55
10	0.67	0.12	0.67
11	0.75	0.08	0.75
12	0.80	0.05	0.80
13	0.90	0.10	0.90
14	0.98	0.08	0.98
15	1.07	0.09	1.07
16	1.17	0.10	1.17
17	1.29	0.12	1.29
18	1.37	0.08	1.37
19	1.40	0.03	1.40
20	1.49	0.09	1.49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชั่วโมง	พลังงาน (kWh)	พลังงานที่ใช้ไปในแต่ละชั่วโมง	พลังงานที่วัดได้จากกิโลวัตต์อวอร์มิเตอร์
21	1.58	0.09	1.58
22	1.66	0.08	1.66
23	1.76	0.10	1.76
24	1.84	0.08	1.84



รูปที่ 43 กราฟแสดงค่าพลังงานไฟฟ้าที่โหลดไม่สม่ำเสมอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 44 กราฟแสดงค่าพลังงานที่ใช้ไปในแต่ละชั่วโมง

จากกราฟผลการทดลองรูปที่ 43 นี้จะเห็นได้ว่าค่าของพลังงานไฟฟ้าจะมีค่ามากขึ้นเรื่อย ๆ ตามระยะเวลาโดยขึ้นอยู่กับโหลดที่ไม่สม่ำเสมอและจากรูปที่ 44 จะเห็นว่าค่าพลังงานไฟฟ้าที่ใช้ไปในแต่ละชั่วโมงจะมีค่ามากน้อยแตกต่างกันซึ่งเป็นผลมาจากโหลดที่ไม่สม่ำเสมอนั้นเอง

#### 4.1.2 ผลการทดลองที่ไหลดสมำเสมอ

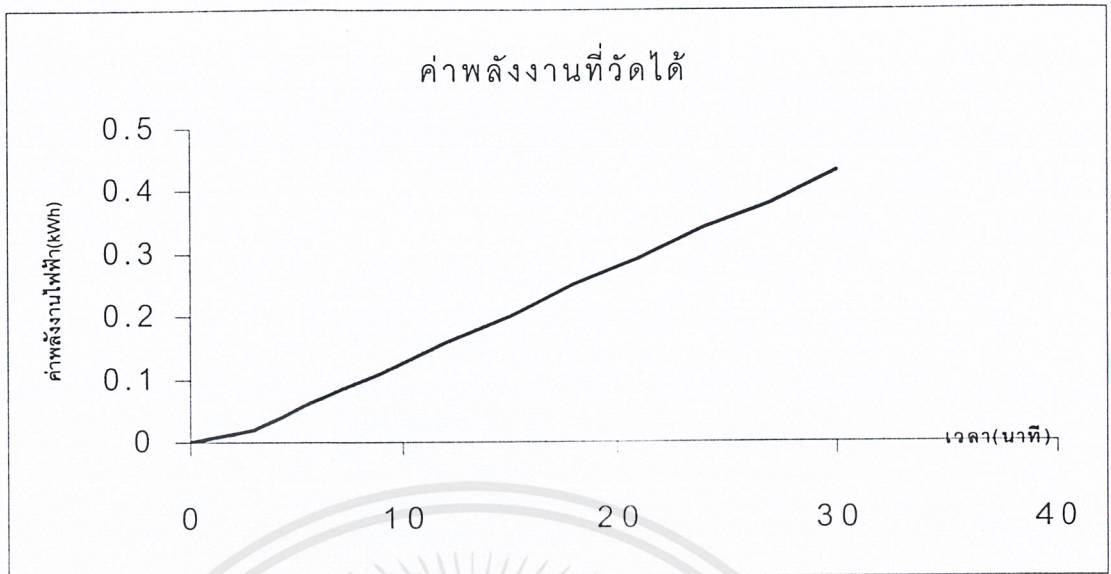
ตารางที่ 2 ผลการทดลองค่าพลังงานที่วัดได้ที่ไหลดสมำเสมอ

เวลา	ค่าพลังงานที่วัดได้ (kWh)	ค่าที่อ่านได้จากมิเตอร์ (kWh)
0	0.00	0.00
3	0.02	0.02
6	0.07	0.07
9	0.11	0.11
12	0.16	0.16
15	0.2	0.2
18	0.25	0.25
21	0.29	0.29
24	0.34	0.34
27	0.38	0.38
30	0.43	0.43



รูปที่ 45 กราฟแสดงค่าพลังงานที่วัดได้ทุกๆ 3 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 46 กราฟแสดงค่าพลังงานที่วัดได้ในช่วงเวลาทุกๆ3นาที

จากกราฟผลการทดลองรูปที่ 46 จะเห็นได้ว่าเมื่อเราใช้โหลดที่มีค่าสม่ำเสมอจะได้กราฟออกมาค่อนข้างจะเป็นเส้นตรงเนื่องจากค่าพลังงานที่ใช้ไปค่อนข้างจะสม่ำเสมอได้จากกราฟรูปที่ 45 จะเห็นได้ว่าค่าพลังงานมีค่าต่างกันอยู่แค่ 0.01 ที่ยังมีความต่างอยู่เพราะโหลดที่ใช้ยังมีความสม่ำเสมอไม่มากนัก

## บทที่ 5

### สรุปผลการศึกษาและข้อเสนอแนะ

#### 5.1 สรุปผล

เครื่องวัดพลังงานไฟฟ้าแบบดิจิทัลที่ได้จัดทำขึ้นมาเสร็จสมบูรณ์แล้วนั้นสามารถวัดค่าของพลังงานไฟฟ้าได้ และสามารถบันทึกค่าของพลังงานไฟฟ้าที่เข้าไปในช่วงเวลาต่างๆได้ โดยได้ทำการทดสอบไปกับกิโลวัตต์อวามิเตอร์ด้วยค่าโหลดที่ไม่สม่ำเสมอเป็นเวลา 1 วัน และที่ค่าโหลด 1000วัตต์ เป็นเวลา 30 นาที ซึ่งจากผลการทดสอบที่ได้พบว่าเครื่องวัดพลังงานไฟฟ้าแบบดิจิทัลสามารถทำการวัดค่าพลังงานไฟฟ้าได้ตรงกับกับค่าของกิโลวัตต์อวามิเตอร์ และเมื่อเปรียบเทียบกันแล้วเครื่องวัดพลังงานไฟฟ้ามีข้อดีกว่าตรงที่สามารถเก็บข้อมูลไว้ให้เรียกดูย้อนหลังได้ และสามารถอ่านค่าได้ง่ายกว่า แต่ยังมีข้อเสียอยู่คือเมื่อใช้งานไปเป็นระยะเวลานานอาจเกิดค่าผิดพลาดขึ้นได้เนื่องจาก เครื่องวัดพลังงานไฟฟ้าไม่ได้ทำการวัดพลังงานไฟฟ้าที่ตัวมันเองได้เข้าไป ซึ่งอาจแก้ไขได้โดยการหาค่าพลังงานที่เข้าไปของเครื่องวัดในแต่ละชั่วโมงแล้วทำการบวกเพิ่มเข้าไป

#### 5.2 แนวทางการพัฒนา

- 1) พัฒนารูปแบบของการทำงานให้เป็นระบบเครือข่าย คือ การให้เครื่องวัดต่อกับserver แล้วให้ server เป็นตัวเก็บข้อมูลแทน ซึ่งสามารถเรียกดูข้อมูลได้แบบเครือข่าย
- 2) พัฒนาโปรแกรมคอมพิวเตอร์ให้สามารถเก็บข้อมูลของค่าพลังงานไฟฟ้าให้อยู่ในรูปของฐานข้อมูลได้



ภาคผนวก ก. ซอร์ทโคดโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include "8051io.h"
#include "8051reg.h"
#include "8051int.h"
#include "8051bit.h"
#include "ds1307.c"
#include "scankey.c"
#include "lcd.c"

INTERRUPT(_IE0_)external0_interrupt()
{
    clrbit(TCON.1);

    if (count++==1205)
    {
        count=00;
        if (num++==99999)
        {
            num=00;
        }
    }
}

main()
{
    i_LCD();
    initRTC();
    count=num=00;
    hh=mi=00;
    dd=01;
    mm=00;
    yy=00;

    setbit (IE.7);          //setbit EA
    setbit (IE.0);          //setbit INTO
    setbit (TCON.0);        //setbit ITO

```

```
setbit (TCON.4);      //setbit TR0
```

```
while (1)
```

```
{
```

```
    readRTC();
```

```
    selecttime();
```

```
}
```

```
}
```





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/*
 * ds1307.c
 * Real-time Clock Chip with I2C Interfacing DS1307
 *
 * Compiled with Dunfield Micro-C for 8051 Release 3.2
 */

extern register char cputick,lastread;
unsigned register char i, flag1, buffer[8], mi2, s1, s2, date;
unsigned register char dat, mou, yea, hou, minu, se1;
unsigned register char sec, min, hour, h1, h2, mi1, mouth;
unsigned register char year, dat1, mou1, yea1, hou1, min1, se2;
unsigned register char y1, y2, m1, m2, d1, d2, hh, mm, yy, dd, mi;
unsigned register int temp, xch;
unsigned register int count, num;
register char ho, mo, da;

initRTC()
{
    send_start();
    send_byte(0xD0);
    send_byte(0x00); // point to address 0
    send_byte(0x00); // sec register
    send_byte(0x04); // min register
    send_byte(0x04); // hour register
    send_byte(0x02); // day register
    send_byte(0x18); // date register
    send_byte(0x03); // month register
    send_byte(0x02); // year register
    send_stop();
}

```

```

output_1Hz()
{
    send_start();
    send_byte(0xD0);
    send_byte(0x07);           // point to address 7
    send_byte(0x09);           // enable 1Hz output
    send_stop();
}

```

```

readRTC()
{
    send_start();
    send_byte(0xD0);
    send_byte(0x00);
    send_stop();

    send_start();
    send_byte(0xD1);

    lastread = 0;
    for (i=0;i<6;i++)
        buffer[i] = read_byte();
        lastread = 1;
        buffer[i] = read_byte();
    send_stop();
    updateclock();
}

```

```

updateclock()
{
    date = buffer[4];
    month = buffer[5];
    year = buffer[6];
    hour = buffer[2];
    min = buffer[1];
}

```

```

    sec = buffer[0];
    showdex();
}

```

```

showdex()
{
    dat = xchdex(date);
    mou = xchdex(mouth);
    yea = xchdex(year);
    hou = xchdex(hour);
    minu = xchdex(min);
    se1 = xchdex(sec);
}

```

```

xchdex(int x)
{
    if (x <= 9)
        return (x - 0);
    if ((x >= 16) && (x <= 25))
        return (x - 6);
    if ((x >= 32) && (x <= 41))
        return (x - 12);
    if ((x >= 48) && (x <= 57))
        return (x - 18);
    if ((x >= 64) && (x <= 73))
        return (x - 24);
    if ((x >= 80) && (x <= 89))
        return (x - 30);
}

```

```

bcd()
{
    asm{

```

```

        MOV A,date

```

```

ANL A,#0Fh
MOV d2,A
MOV A,date
ANL A,#0F0h
SWAP A
MOV d1,A
MOV A,mouth
ANL A,#0Fh
MOV m2,A
MOV A,mouth
ANL A,#0F0h
SWAP A
MOV m1,A
MOV A,year
ANL A,#0Fh
MOV y2,A
MOV A,year
ANL A,#0F0h
SWAP A
MOV y1,A

MOV A,hour
ANL A,#0Fh
MOV h2,A
MOV A,hour
ANL A,#0F0h
SWAP A
MOV h1,A
MOV A,min
ANL A,#0Fh
MOV mi2,A
MOV A,min
ANL A,#0F0h
SWAP A
MOV mi1,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        MOV A,sec
        ANL A,#0Fh
        MOV s2,A
        MOV A,sec
        ANL A,#0F0h
        SWAP A
        MOV s1,A
    }
}

```

```
send_clock()
```

```

{
    bcd();
    lcdwi(0x80);
    lcdwd(d1+48);
    lcdwd(d2+48);
    lcdwd('/');
    lcdwd(m1+48);
    lcdwd(m2+48);
    lcdwd('/');
    lcdwd(y1+48);
    lcdwd(y2+48);
}

```

```
send_settime()
```

```

{
    lcdwi(0x80);
    lcdwd('S');
    lcdwd('e');
    lcdwd('t');
    lcdwd(' ');
    lcdwd('T');
    lcdwd('i');
    lcdwd('m');
    lcdwd('e');
}

```

```

lcdwi(0xC0);
lcdwd(' ');
lcdwd(' ');
lcdwd(h1+48);
lcdwd(h2+48);
lcdwd(':');
lcdwd(mi1+48);
lcdwd(mi2+48);
lcdwd(' ');
}

```

```
send_setdate()
```

```

{
    lcdwi(0x80);
    lcdwd('S');
    lcdwd('e');
    lcdwd('t');
    lcdwd('D');
    lcdwd('a');
    lcdwd('t');
    lcdwd('e');
    lcdwd(' ');
    lcdwi(0xC0);
    lcdwd(d1+48);
    lcdwd(d2+48);
    lcdwd('/');
    lcdwd(m1+48);
    lcdwd(m2+48);
    lcdwd('/');
    lcdwd(y1+48);
    lcdwd(y2+48);
}

```

```
send_test()
```

```
{
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

bcd();
lcdwi(0x80);
lcdwd(h1+48);
lcdwd(h2+48);
lcdwd(':');
lcdwd(mi1+48);
lcdwd(mi2+48);
lcdwd(':');
lcdwd(s1+48);
lcdwd(s2+48);
lcdwi(0xC0);
lcdwd(' ');
lcdwd((num/10000)+48);
lcdwd(((num%10000)/1000)+48);
lcdwd(((num%1000)/100)+48);
lcdwd('.');
lcdwd(((num%100)/10)+48);
lcdwd((num%10)+48);
lcdwd(' ');
}

```





ซอฟต์แวร์โปรแกรม SCANKEY.C

```

/*
 * scankey.c
 * Compiled with Dunfield Micro-C for 8051 Release 3.2
 *
 */

unsigned register int add,lo,hi,ddata,hdata,mdata,whdata,energy,b1,b2,b3;
unsigned register int a,b,c,high,low;
unsigned register char boyd, boyd1, day, boyd2;
unsigned register char sw_data, key, flag;
char *title1 = "settime ";
char *title2 = "or data";
char *td1 = " Set ";
char *td2 = " Time";
char *td3 = " Set ";
char *td4 = " Date";
char *sel=" Select";
char *data = " Data";
char *press="Press Ot";
char *other="her Key";
char *plese=" Plese ";
char *wait=" Wait ";
char *minhour="Min Hour";
char *hourdate=" Date #";
char *hello=" Hello ";
char *ja=" Ja ^_^";
char *en=" Enter"

keypa()
{
    while(flag)
    detectk();
    delay(5);
    while(!flag)
    detectk();

```

```

        delay(5);
        Key();
    }

detectk()
{
    char x;
    P2=0x0f;
    delay(1);
    x = P2 | 0xf0;
    if((~x)==0)
    {
        flag=0;
        show();
    } else
    {
        flag=1;
    }
    show()
    {
        readRTC();
        Savedata();
        send_test();
    }
}

keypad()
{
    while(flag)
        detectkey();
        delay(5);
    while(!flag)
        detectkey();
        delay(5);
    Key();
}

```

```

}

detectkey()
{
    char x;
    P2=0x0f;
    delay(1);
    x = P2 |= 0xf0;
    if((~x)==0)
        flag=0;
    else
        flag=1;
}

Key()
{
    P2 |= 0xFF;
    sw_data = P2;
    sw_data & 0x0f;

    switch (~sw_data)
    {
        case 0x08:key=1;
            break;
        case 0x04:key=2;
            break;
        case 0x02:key=3;
            break;
        case 0x01:key=4;
            break;
    }
}
}

```

```

select()
{
    keypa();
    switch (key)
    {
        case 1: lcdclr();
                send_clock();
                delay(1500);
                select();
                break;
        case 2: lcdclr();
                lcd2(hello,ja);
                delay(1500);
                select();
                break;
        case 3: lcdclr();
                selectdata();
                break;
        case 4: select();
                break;
    }
}

```

```

selecttime()
{ lcd2(td1,td2);
  delay(500);
  while(1)
  {lcdclr();
   send_settime();
   keypad();

```

```

        switch (key)
        {
        case 1: boyd|=0x08;
                setttime();
                break;
        case 2: boyd1|=0x01;
                setttime();
                break;
        case 3: boyd1|=0x04;
                setttime();
                break;
        case 4: selectdate();
                break;
        }send_settime();
    }
}

selectdate()
{
    lcdclr();
    send_setdate();
    while (1)
    {
        keypad();
        switch (key)
        {
        case 1: boyd|=0x01;
                boyd1|=0x02;
                setttime();
                break;
        case 2: boyd|=0x02;
                setttime();
                break;
        case 3: boyd|=0x04;
                setttime();
                break;

```

```

        case 4: select();
                break;
        }send_setdate();
    }
}

settime()
{
    if (boyd1&0x02)
    {
        boyd1&=0x00;
        if (++day>7)
        {
            day=01;
        }
    }
    if (boyd&0x01)
    {
        boyd&=0x00;
        if (mm==2)
        {
            if ((yy%4)==0)
            {
                if (++dd>29)
                {
                    dd=01;
                }
            }
        }
        if ((yy%4)!=0)
        {
            if (++dd>28)
            {
                dd=01;
            }
        }
    }
}

```

```

    }
}

if (mm==4 || mm==6 || mm==9 || mm==11)
{
    if (++dd>30)
    {
        dd=01;
    }
}

if (mm==1 || mm==3 || mm==5 || mm==7 || mm==8 || mm==10 || mm==12)
{
    if (++dd>31)
    {
        dd=01;
    }
    date=xchbcd(dd);
}

if (boyd&0x02)
{
    boyd&=0x00;
    if (++mm>12)
    {
        mm=01;
    }
    mouth=xchbcd(mm);
}

if (boyd&0x04)
{

```

```

        boyd&=0x00;
    if (++yy>99)
    {
        yy=00;
    }
    year=xchbcd(yy);
}

if (boyd&0x08)
{
    boyd&=0x00;
    if (++hh>23)
    {
        hh=00;
    }
    hour=xchbcd(hh);
}
if (boyd1&0x01)
{
    boyd1&=0x00;
    if (++mi>59)
    {
        mi=0;
    }
    min=xchbcd(mi);
}

if (boyd1&0x04)
{
    boyd&=0x00;
    sec=00;
}

send_start();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

send_byte(0xD0);
send_byte(0x00);
send_byte(sec);
send_byte(min);
send_byte(hour);
send_byte(day);
send_byte(date);
send_byte(month);
send_byte(year);
send_stop();
send_clock();
}

int xchbcd(int n)
{
char s[3];
int j;
for (j=0;j<2;j++)
    s[j]=n;
    s[j]='\0';
return ((s[0]/10)<<4)|((s[1]%10));
}

Savedata()
{ mc=minu;
  ho=hou;
  da=dat;

  a=(hou+100);
  b=(dat+200);

  if (se1==00)
  {
      wword(minu,num);
  }
}

```

```

    if (minu==0 && se1==0)
    {
        wword(a,num);
    }

    if (hou==0 && minu==0 && se1==0)
    {
        wword(b,num);
    }
}

wword(int j,int k)
{
    j=j*2;
    eewrite(j,k);
    eewrite(j+1, k>>=8);
}

rword(int j)
{
    j=j*2;
    lo=eeread(j);
    hi=eeread(j+1);
    return((hi<<=8)||lo);
}

selectdata()
{ lcd2(sel,data);
  delay(500);
  lcdclr();
  lcd2(minhour,hourdate);
  while (1)
  { keypad();

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

switch (key)
{
case 1: lcdclr();
        setmo();
        break;
case 2: lcdclr();
        setho();
        break;
case 3: lcdclr();
        setda();
        break;
case 4: select();
        break;
}
}
}

setmo()
{
send_min();
while (1)
{keypad();
switch (key)
{
case 1: if (++mo>59)
        {
            mo=0;
        }
        send_min();
        break;
case 2: if (--mo<0)
        {
            mo=59;
        }
        send_min();
}
}
}

```

```

        break;
    case 3: b1=mo;
            lcdclr();
            energy=rword(b1);
            lcd2(plese,wait);
            delay(500);
            lcdclr();
            delay(500);
            send_data();
            delay(1500);
            select();
            break;
    case 4: select();
            break;
        }
    }
}

setho()
{
    send_hour();

    while (1)
    {keypad();
        switch (key)
        {
        case 1: if (++ho>23)
                {
                    ho=0;
                }
                send_hour();
                break;
        case 2: if (--ho<0)
                {
                    ho=23;

```

```

    }
    send_hour();
    break;

case 3: b2=(ho+100);
        energy=rword(b2);
        lcd2(plese,wait);
        delay(500);
        lcdclr();
        delay(500);
        send_data();
        delay(1500);
        select();
        break;
case 4: select();
        break;
}
}
}
setda()
{
    send_date();
    while (1)
    {keypad();
        switch (key)
        {
        case 1: if (++da>31)
                {
                    da=01;
                }
                send_date();
                break;
        case 2: if (--da<01)

```

```

        {
            da=31;
        }
        send_date();
        break;
case 3: b3=(da+200);
        energy=rword(b3);
        lcd2(plese,wait);
        delay(500);
        lcdclr();
        delay(500);
        send_data();
        delay(1500);
        select();
        break;
case 4: select();
        break;
    }
}
}
send_data()
{
    lcdwi(0x80);
    lcdwd(' ');
    lcdwd(' ');
    lcdwd(' ');
    lcdwd('D');
    lcdwd('a');
    lcdwd('t');
    lcdwd('a');
    lcdwd(' ');
    lcdwi(0xc0);
    lcdwd(' ');
    lcdwd((energy/10000)+48);

```

```

lcdwd(((energy%10000)/1000)+48);
lcdwd(((energy%1000)/100)+48);
lcdwd('.');
lcdwd(((energy%100)/10)+48);
lcdwd((energy%10)+48);
lcdwd(' ');
}

```

```
send_min()
```

```

{
    lcdwi(0x80);
    lcdwd(' ');
    lcdwd('M');
    lcdwd('i');
    lcdwd('n');
    lcdwd(' ');
    lcdwd((mo/10)+48);
    lcdwd((mo%10)+48);
    lcd1(en);
}

```

```
send_hour()
```

```

{
    lcdwi(0x80);
    lcdwd('H');
    lcdwd('o');
    lcdwd('u');
    lcdwd('r');
    lcdwd(' ');
    lcdwd((ho/10)+48);
    lcdwd((ho%10)+48);
    lcd1(en);
}

```

```
send_date()
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

{
    lcdwi(0x80);
    lcdwd('D');
    lcdwd('a');
    lcdwd('t');
    lcdwd('e');
    lcdwd(' ');
    lcdwd((da/10)+48);
    lcdwd((da%10)+48);
    lcd1(en);
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/*
 * 8051lcd1.c
 * 4-bit interfacing LCD driver functions
 * signal 8051 port bit
 * E P3.5 (15=>6)
 * RS P3.4 (14=>4)
 *
 * D4 P0.4 (35=>11)
 * D5 P0.5 (34=>12)
 * D6 P0.6 (33=>13)
 * D7 P0.7 (32=>14)
 */
register unsigned ACCU;

asm_equ()
{
asm "E EQU P3.5";
asm "RS EQU P3.4";
}

pulseE()
{
asm{
    SETB E
    NOP
    CLR E
}
}

pause(int j)
{
int i;

```

```

for (i = 0; i < j; i++)
;
}

lcdwi(char c) /* write instruction to instruction register */
{
ACCU = c; /* use ACCU for interfacing to Assembly */
asm {
    MOV A,ACCU /* copy ACCU to accumulator */
    CLR RS /* RS = 0 instruction register */
    CLR E
    MOV P0,A /* put high nibble first */
    SETB E
    NOP
    CLR E
    MOV A,ACCU
    SWAP A /* swap high and low nibble */
    MOV P0,A /* then followed with low nibble */
    SETB E
    NOP
    CLR E
}
pause(1);
}

lcdwd(char c) /* write data to data register */
{
ACCU = c; /* use ACCU for interfacing to Assembly */
asm {
    MOV A,ACCU
    SETB RS /* write data */
    CLR E

```

```

MOV P0,A /* similarly put high nibble first */
SETB E
NOP
CLR E
SWAP A
MOV P0,A /* then followed with low nibble */
SETB E
NOP
CLR E
}
pause(1);
}
i_LCD()/*initialize LCD in accordance with HD44780 4-bit mode*/
{
asm" CLR RS";
asm" CLR E";
P0 = 0x30;
pulseE();
delay(10);
pulseE();
delay(1);
pulseE();
delay(1);
P0 = 0x20;
pulseE();
pulseE();
pulseE();

lcdwi(0x28); // set 4-bit bus, 1/16 line, 5*7 dots
lcdwi(0x0c); // on display,off cursor, no blink
lcdwi(0x06); // entry mode DDRAM auto address increment
lcdwi(1); // clear display

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
delay(5);
}

lcdclr()
{
    lcdwi(1);
    delay(10);
}

print_LCD(char a,char *s)
{
    lcdwi(a);
    while (*s != 0)
        lcdwd(*s++);
}

lcd(char *s1)
{
    print_LCD(0x80,s1);
}

lcd1(char *s1)
{
    print_LCD(0xC0,s1);
}

lcd2(char *s1, char *s2)
{
    print_LCD(0x80,s1);
    print_LCD(0xC0,s2);
}
```

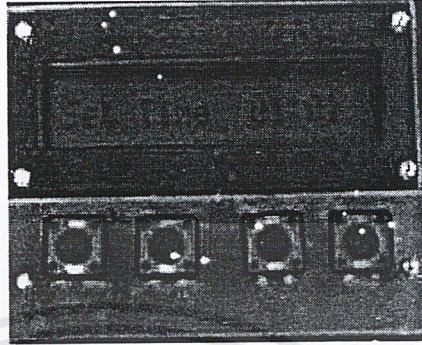


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ขั้นตอนการใช้งาน

เริ่มแรก

ทำการตั้งค่าเวลา

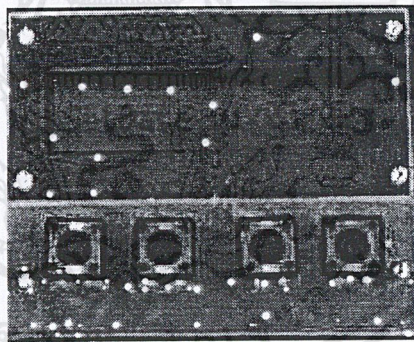


กด 1 เพื่อเปลี่ยนค่าชั่วโมง

กด 2 เพื่อเปลี่ยนค่านาที

กด 4 เมื่อได้ค่าที่ต้องการแล้ว

ทำการตั้งค่าวันที่



กด 1 เพื่อเปลี่ยนค่าวัน

กด 2 เพื่อเปลี่ยนค่าเดือน

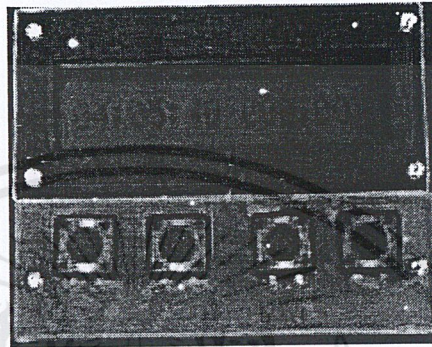
กด 3 เพื่อเปลี่ยนค่าปี

กด 4 เมื่อได้ค่าที่ต้องการแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อตั้งค่าเวลาและวันที่เสร็จแล้วให้ทำการต่อโหลดเข้ากับมิเตอร์เพื่อวัดค่าพลังงานไฟฟ้า

ที่หน้าจอหลัก

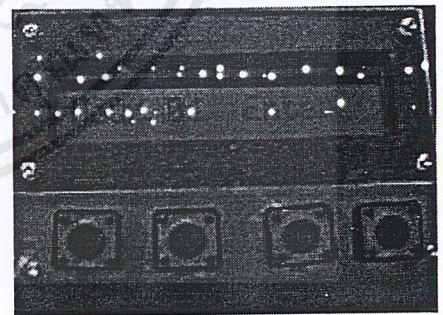
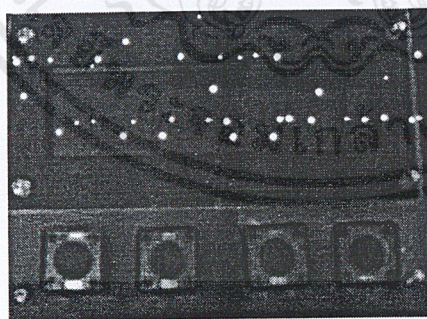


กด 1 เพื่อดูวันที่  
การเรียกดูข้อมูล

กด 2 เพื่อดูข้อความ

กด 3 เพื่อดูข้อมูล

ทำได้โดยการกด 3 ที่หน้าจอหลักจะปรากฏข้อความ Select data และ Min Hour Date เลือกข้อมูลที่ต้องการโดยกดปุ่มที่ตรงกับข้อความ



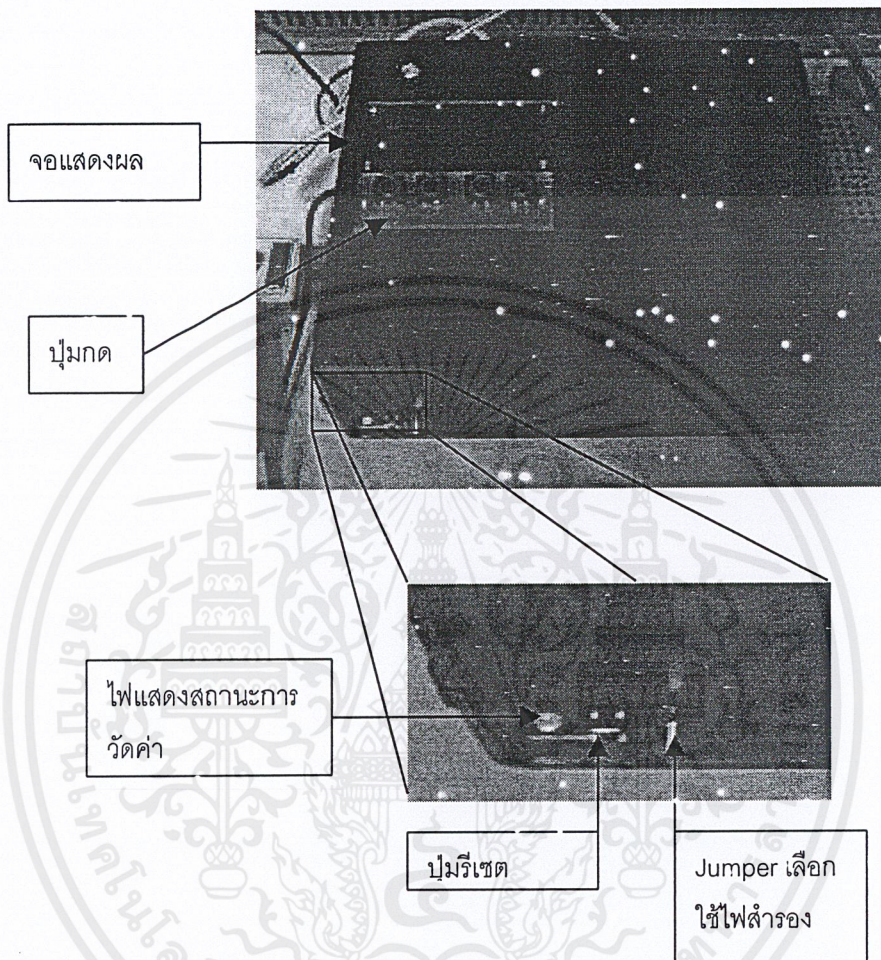
หลังจากนั้นกด 1 เพื่อเพิ่มเวลา กด 2 เพื่อลดเวลา กด 3 เมื่อได้ค่าที่ต้องการ แล้ว  
รอสักครู่

จะปรากฏข้อมูลที่จะเรียกดูขึ้นมาระยะเวลาหนึ่งแล้วจะกลับสู่หน้าจอหลักเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ในการเรียกดูข้อมูลหากกด 4 จะกลับสู่หน้าจอหลัก

หน้าตาของ energy meter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The seal of Rajabhat Buriram University is a circular emblem. It features a central five-tiered umbrella (parasol) with a sunburst above it. The emblem is flanked by two smaller umbrellas and is surrounded by intricate floral and geometric patterns. The Thai text around the border of the seal reads "มหาวิทยาลัยราชภัฏบรียรัมย์" (Mahavithayalai Rajabhat Buriram) at the top and "พระจอมเกล้าเจ้าคุณทหารลาดกระบัง" (Prachonkiet Jao Kun Thara Ladkrabang) at the bottom.

ภาคผนวก ค. รายละเอียดอุปกรณ์ที่ใช้ในโครงการพิเศษ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



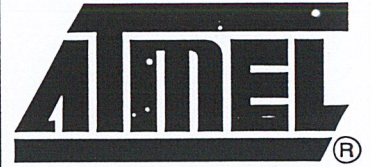
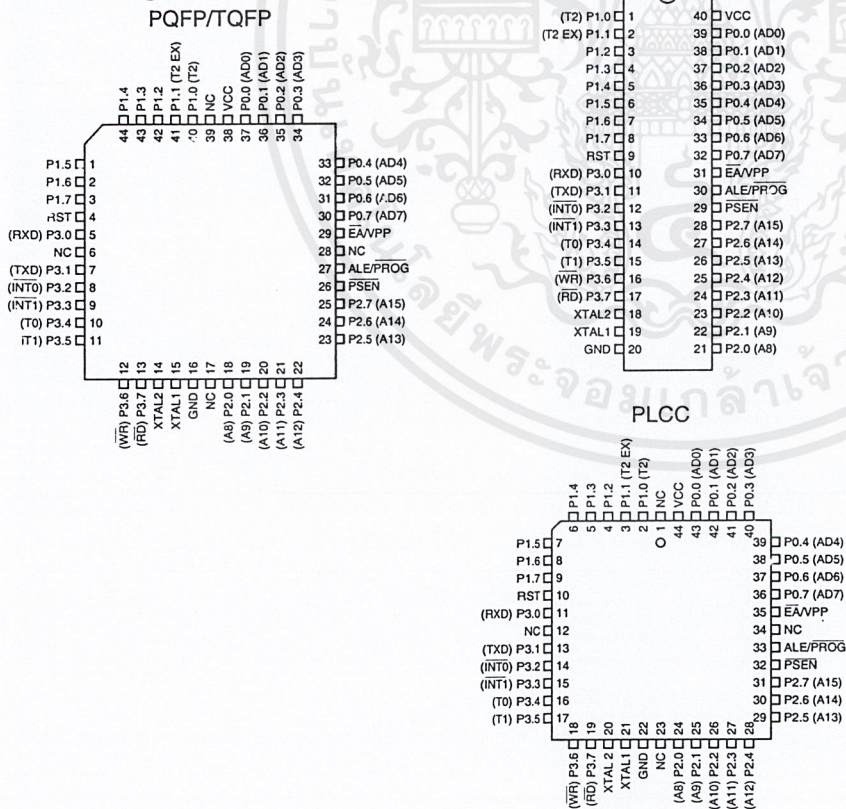
## Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Flash Memory
- Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Programmable Serial Channel
- Low-power Idle and Power-down Modes

## Description

The AT89C52 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of Flash programmable and erasable read only memory (PEROM). The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 and 80C52 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C52 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

## Pin Configurations



## 8-bit Microcontroller with 8K Bytes Flash

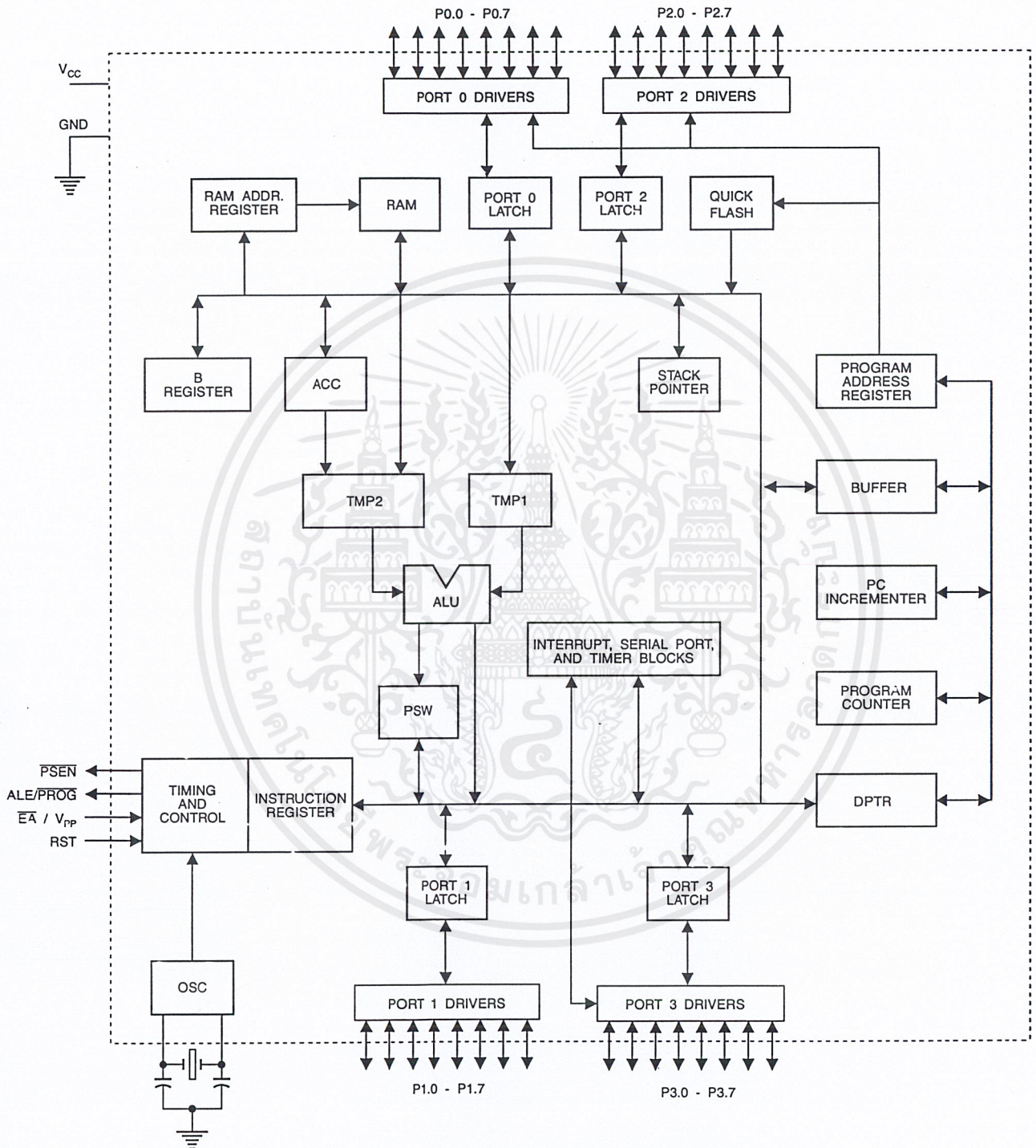
## AT89C52

Rev. 0313H-02/00



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Block Diagram



The AT89C52 provides the following standard features: 8K bytes of Flash, 256 bytes of RAM, 32 I/O lines, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full-duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89C52 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next hardware reset.

## Pin Description

### VCC

Supply voltage.

### GND

Ground.

### Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

### Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)

### Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

### Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

### RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

### ALE/ $\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ( $\overline{PROG}$ ) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external





timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

### $\overline{\text{PSEN}}$

Program Store Enable is the read strobe to external program memory.

When the AT89C52 is executing code from external program memory,  $\overline{\text{PSEN}}$  is activated twice each machine cycle, except that two  $\overline{\text{PSEN}}$  activations are skipped during each access to external data memory.

### $\overline{\text{EA/VPP}}$

External Access Enable.  $\overline{\text{EA}}$  must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed,  $\overline{\text{EA}}$  will be internally latched on reset.

$\overline{\text{EA}}$  should be strapped to  $V_{CC}$  for internal program executions.

This pin also receives the 12-volt programming enable voltage ( $V_{PP}$ ) during Flash programming when 12-volt programming is selected.

### XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

### XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89C52 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000								0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0E8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000								0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111								97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DPL 00000000	DPH 00000000				PCON 0XXX0000	87H

## Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke

new features. In that case, the reset or inactive values of the new bits will always be 0.

**Timer 2 Registers** Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 4) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

**Interrupt Registers** The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.

**Table 2. T2CON – Timer/Counter 2 Control Register**

T2CON Address = 0C8H					Reset Value = 0000 0000B			
Bit Addressable								
Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T $\bar{2}$	CP/RL $\bar{2}$
	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/T $\bar{2}$	Timer or counter select for Timer 2. C/T $\bar{2}$ = 0 for timer function. C/T $\bar{2}$ = 1 for external event counter (falling edge triggered).
CP/RL $\bar{2}$	Capture/Reload select. CP/RL $\bar{2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL $\bar{2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

## Data Memory

The AT89C52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction

specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```



Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

## Timer 0 and 1

Timer 0 and Timer 1 in the AT89C52 operate the same way as Timer 0 and Timer 1 in the AT89C51.

## Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit  $C/\overline{T}2$  in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 3. Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

Table 3. Timer 2 Operating Modes

RCLK +TCLK	CF/ $\overline{RL}2$	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external

input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

## Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

## Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 4). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 1. Timer in Capture Mode

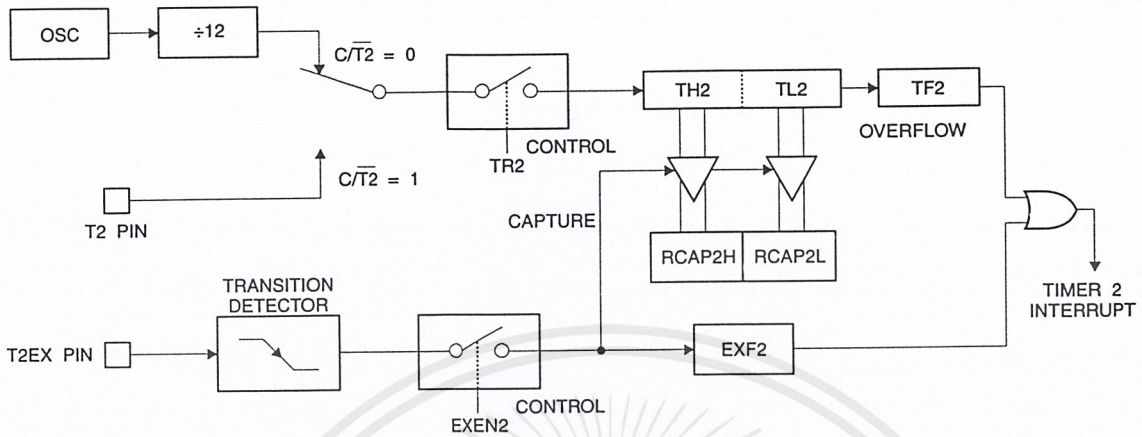


Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in Timer in Capture Mode RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled. Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls

the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively. A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers. The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.



Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)

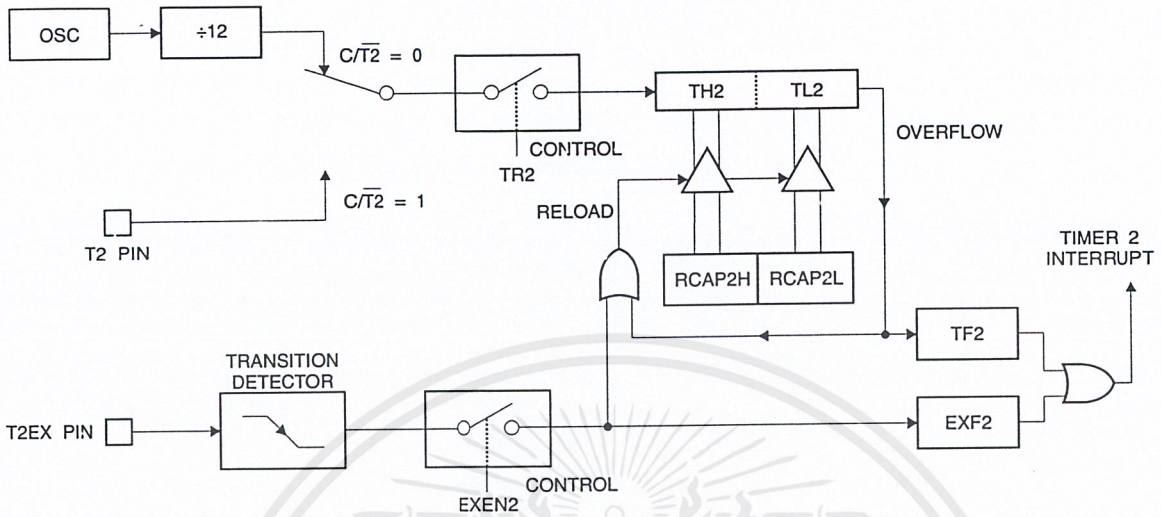


Table 4. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H							Reset Value = XXXX XX00B	
Not Bit Addressable								
Bit	7	6	5	4	3	2	T2OE	DCEN
	-	-	-	-	-	-		

Symbol	Function
-	Not implemented, reserved for future
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

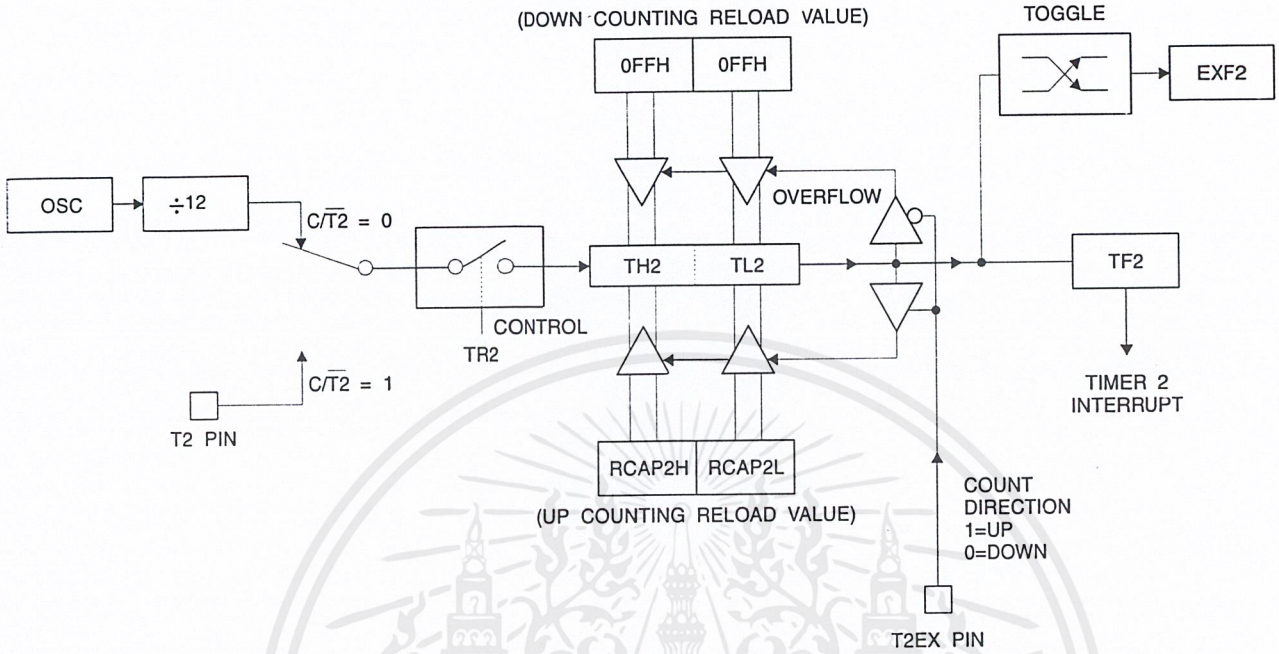
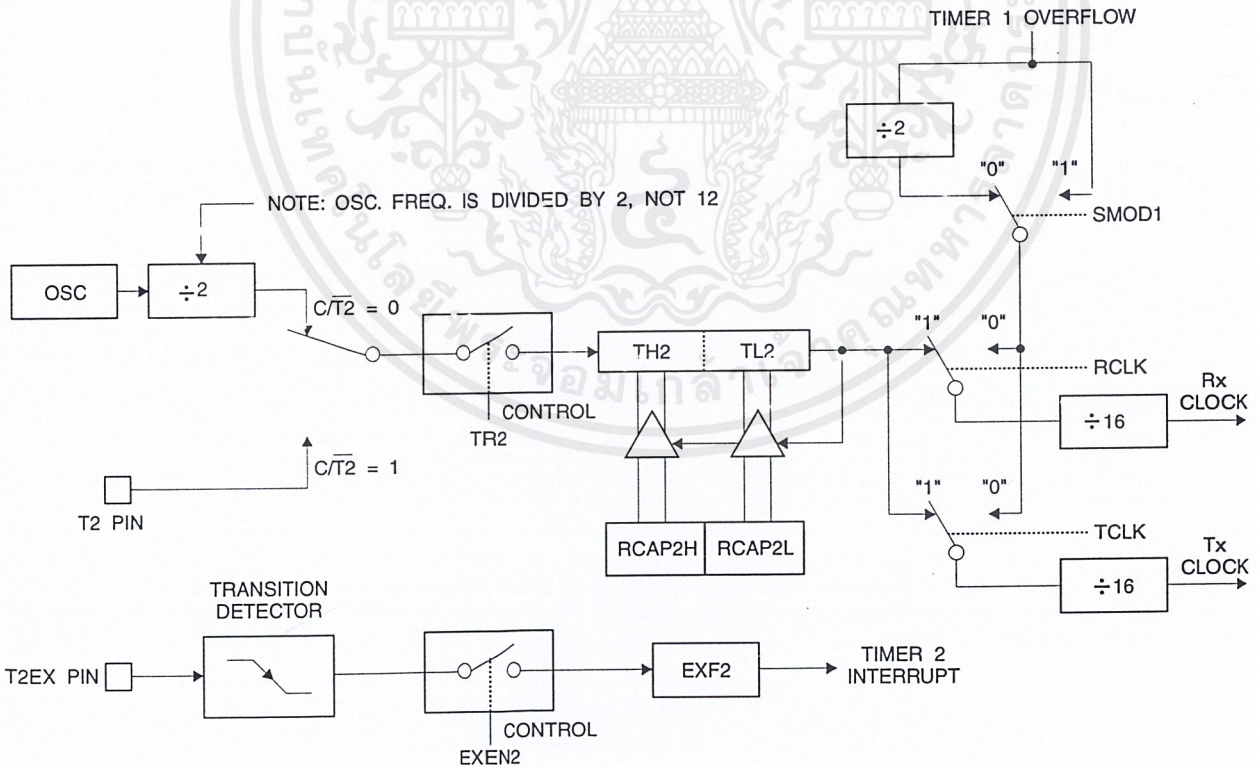


Figure 4. Timer 2 in Baud Rate Generator Mode



## Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ( $CP/\overline{T2} = 0$ ). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it

increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

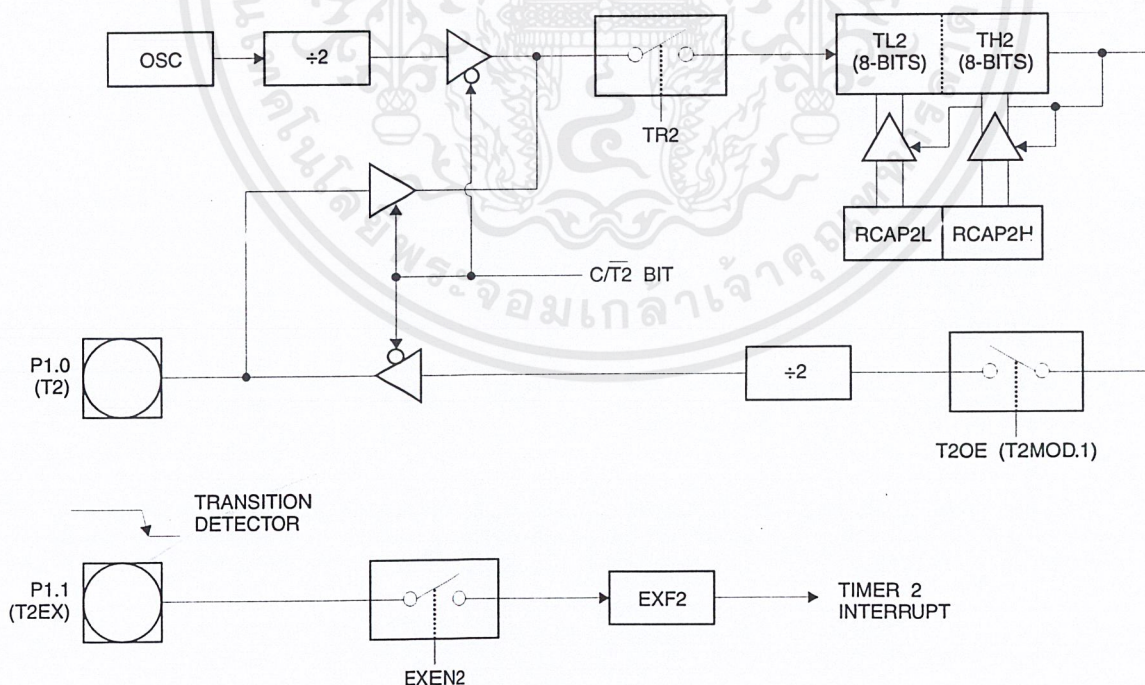
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ( $TR2 = 1$ ) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 5. Timer 2 in Clock-out Mode



## Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit  $C/\overline{T2}$  (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

## UART

The UART in the AT89C52 operates the same way as the UART in the AT89C51.

## Interrupts

The AT89C52 has a total of six interrupt vectors: two external interrupts (INT0 and INT1), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 6.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However,

the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

**Table 5. Interrupt Enable (IE) Register**

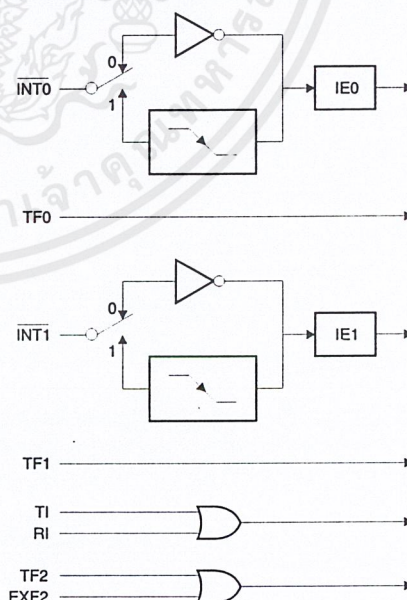
(MSB)							(LSB)
EA	-	ET2	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	Serial Port interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

**Figure 6. Interrupt Sources**



## Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 7. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 8. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

## Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

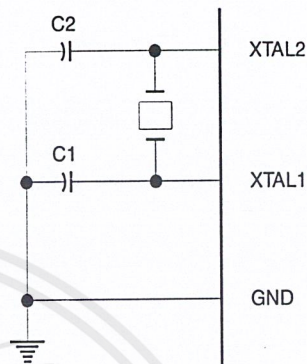
Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

## Power-down Mode

In the power-down mode, the oscillator is stopped, and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. The only exit from power-down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before  $V_{CC}$

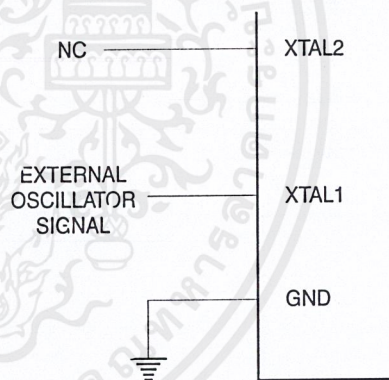
is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 7. Oscillator Connections



Note:  $C1, C2 = 30 \text{ pF} \pm 10 \text{ pF}$  for Crystals  
 $= 40 \text{ pF} \pm 10 \text{ pF}$  for Ceramic Resonators

Figure 8. External Clock Drive Configuration



## Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

## Program Memory Lock Bits

The AT89C52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

	V <sub>PP</sub> = 12V	V <sub>PP</sub> = 5V
Signature	(030H) = 1EH (031H) = 52H (032H) = FFH	(030H) = 1EH (031H) = 52H (032H) = 05H

## Lock Bit Protection Modes

Program Lock Bits				Protection Type
LB1	LB2	LB3		
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash memory is disabled.
3	P	P	U	Same as mode 2, but verify is also disabled.
4	P	P	P	Same as mode 3, but external execution is also disabled.

When lock bit 1 is programmed, the logic level at the  $\overline{EA}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of  $\overline{EA}$  must agree with the current logic level at that pin in order for the device to function properly.

## Programming the Flash

The AT89C52 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V<sub>CC</sub>) program enable signal. The Low-voltage programming mode provides a convenient way to program the AT89C52 inside the user's system, while the high-voltage programming mode is compatible with conventional third-party Flash or EPROM programmers.

The AT89C52 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	V <sub>PP</sub> = 12V	V <sub>PP</sub> = 5V
Top-side Mark	AT89C52 xxxx yyww	AT89C52 xxxx - 5 yyww

The AT89C52 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

**Programming Algorithm** Before programming the AT89C52, the address, data and control signals should be set up according to the Flash programming mode table and Figure 9 and Figure 10. To program the AT89C52, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise  $\overline{EA}/V_{PP}$  to 12V for the high-voltage programming mode.
5. Pulse ALE/ $\overline{PROG}$  once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

**Data Polling** The AT89C52 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on PO.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

**Ready/Busy** The progress of byte programming can also be monitored by the RDY/ $\overline{BSY}$  output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.

**Program Verify** If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

**Chip Erase** The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/ $\overline{PROG}$  low for 10 ms. The code array is written with all 1s. The chip erase operation must be executed before the code memory can be reprogrammed.





**Reading the Signature Bytes** The signature bytes are read by the same procedure as a normal verification of locations 030H, 031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 52H indicates 89C52
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

## Programming Interface

Every code byte in the Flash array can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

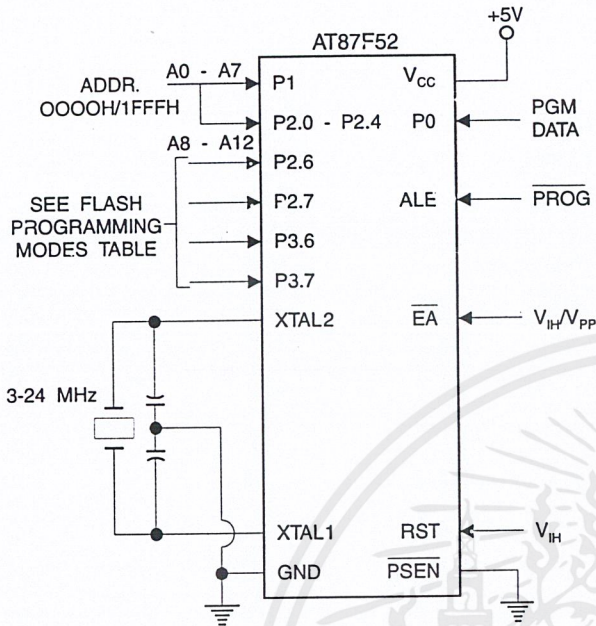
All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

## Flash Programming Modes

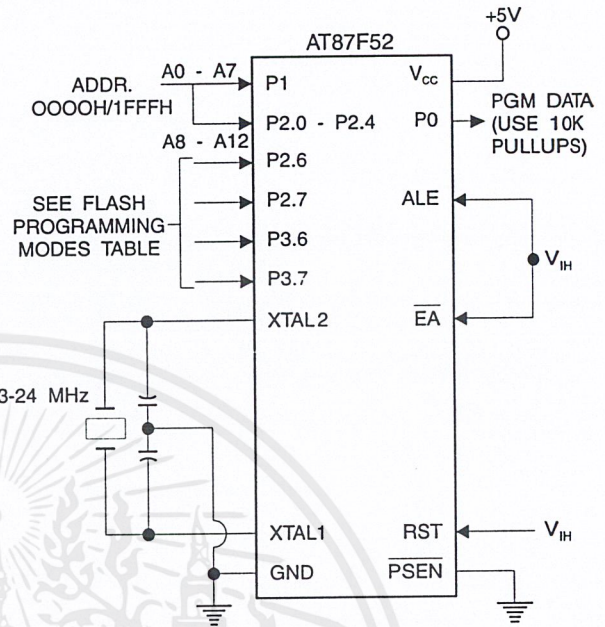
Mode	RST	PSEN	ALE/PROG	$\bar{E}A/V_{pp}$	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L		H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L		H/12V	H	H	H
	Bit - 2	H	L		H/12V	H	H	L
	Bit - 3	H	L		H/12V	H	L	L
Chip Erase	H	L	(1)	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

Note: 1. Chip Erase requires a 10 ms PROG pulse.

**Figure 9. Programming the Flash Memory**



**Figure 10. Verifying the Flash Memory**



## Flash Programming and Verification Characteristics

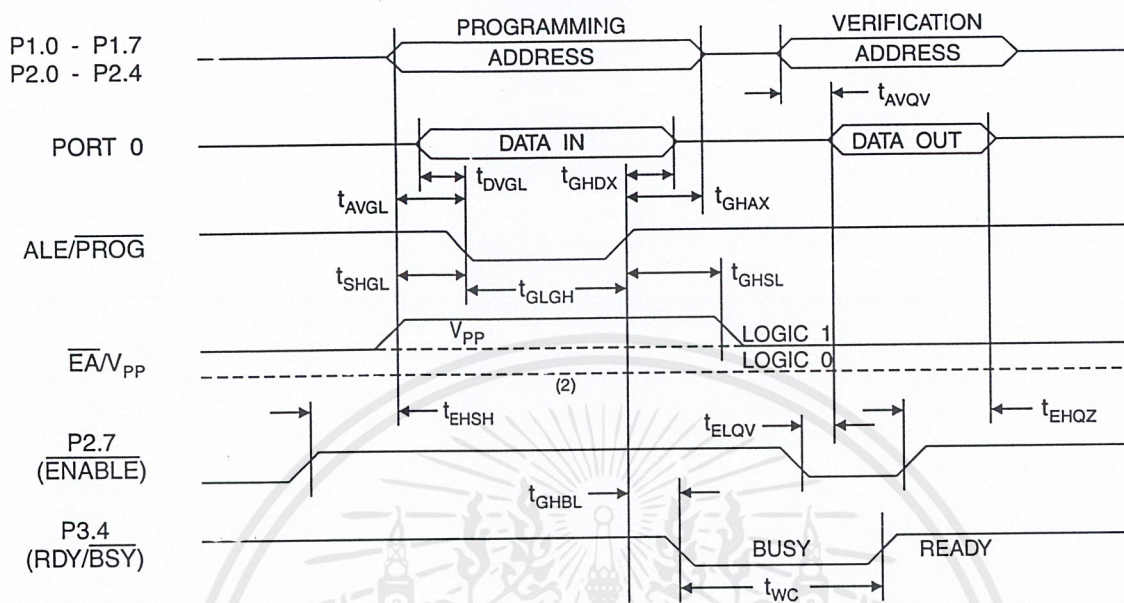
$T_A = 0^\circ\text{C to } 70^\circ\text{C}, V_{CC} = 5.0 \pm 10\%$

Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
$t_{AVGL}$	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHAX}$	Address Hold after $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{DVGL}$	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHDX}$	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{EHS}$	P2.7 ( $\overline{\text{ENABLE}}$ ) High to $V_{PP}$	$48t_{CLCL}$		
$t_{SHGL}$	$V_{PP}$ Setup to $\overline{\text{PROG}}$ Low	10		$\mu\text{s}$
$t_{GHSL}^{(1)}$	$V_{PP}$ Hold after $\overline{\text{PROG}}$	10		$\mu\text{s}$
$t_{GLGH}$	$\overline{\text{PROG}}$ Width	1	110	$\mu\text{s}$
$t_{AVQV}$	Address to Data Valid		$48t_{CLCL}$	
$t_{ELQV}$	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
$t_{EHQZ}$	Data Float after $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
$t_{GHBL}$	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	$\mu\text{s}$
$t_{WC}$	Byte Write Cycle Time		2.0	ms

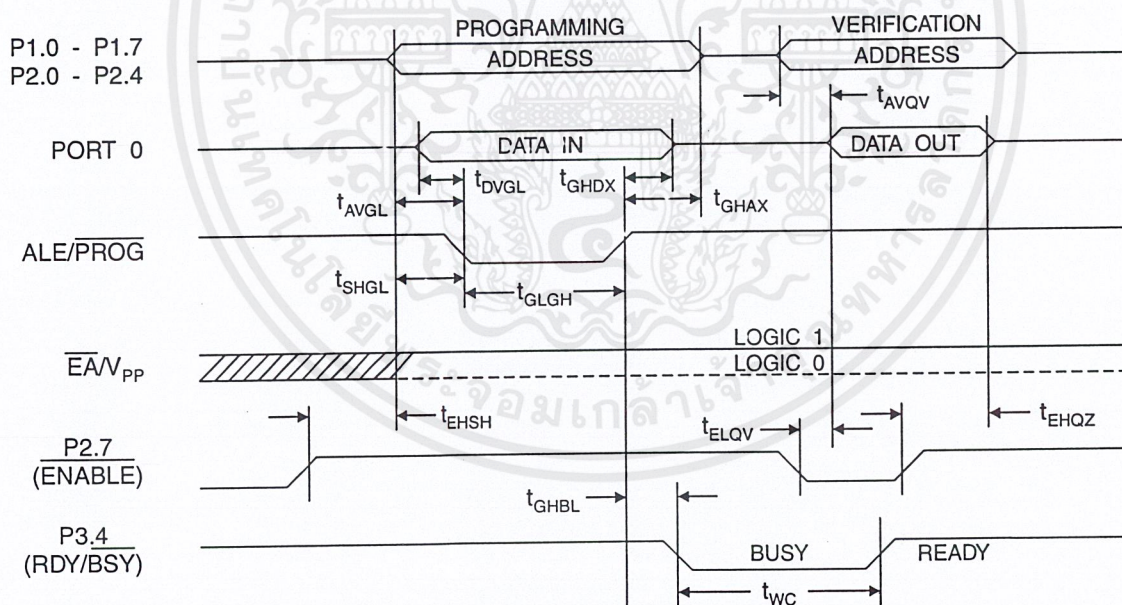
Note: 1. Only used in 12-volt programming mode.



### Flash Programming and Verification Waveforms - High-voltage Mode ( $V_{PP}=12V$ )



### Flash Programming and Verification Waveforms - Low-voltage Mode ( $V_{PP}=5V$ )



## Absolute Maximum Ratings\*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

The values shown in this table are valid for  $T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$  and  $V_{CC} = 5.0\text{V} \pm 20\%$ , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units	
$V_{IL}$	Input Low-voltage	(Except $\overline{EA}$ )	-0.5	$0.2 V_{CC}-0.1$	V	
$V_{IL1}$	Input Low-voltage ( $\overline{EA}$ )		-0.5	$0.2 V_{CC}-0.3$	V	
$V_{IH}$	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC}+0.9$	$V_{CC}+0.5$	V	
$V_{IH1}$	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC}+0.5$	V	
$V_{OL}$	Output Low-voltage <sup>(1)</sup> (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V	
$V_{OL1}$	Output Low-voltage <sup>(1)</sup> (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V	
$V_{OH}$	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V	
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V	
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V	
$V_{OH1}$	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V	
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V	
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V	
$I_{IL}$	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	$\mu\text{A}$	
$I_{TL}$	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	$\mu\text{A}$	
$I_{LI}$	Input Leakage Current (Port 0, $\overline{EA}$ )	$0.45 < V_{IN} < V_{CC}$		$\pm 10$	$\mu\text{A}$	
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$	
$C_{IO}$	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF	
$I_{CC}$	Power Supply Current	Active Mode, 12 MHz		25	mA	
		Idle Mode, 12 MHz		6.5	mA	
	Power-down Mode <sup>(1)</sup>	$V_{CC} = 6\text{V}$			100	$\mu\text{A}$
		$V_{CC} = 3\text{V}$			40	$\mu\text{A}$

Notes: 1. Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:

Maximum  $I_{OL}$  per port pin: 10 mA

Maximum  $I_{OL}$  per 8-bit port:

Port 0: 26 mA      Ports 1, 2, 3: 15 mA

Maximum total  $I_{OL}$  for all output pins: 71 mA

If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum  $V_{CC}$  for Power-down is 2V.





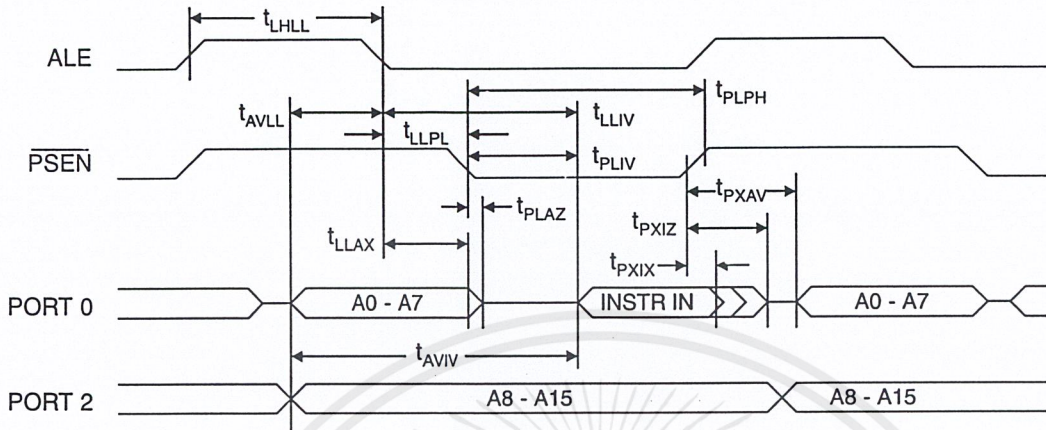
## AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$ , and  $\overline{\text{PSEN}}$  = 100 pF; load capacitance for all other outputs = 80 pF.

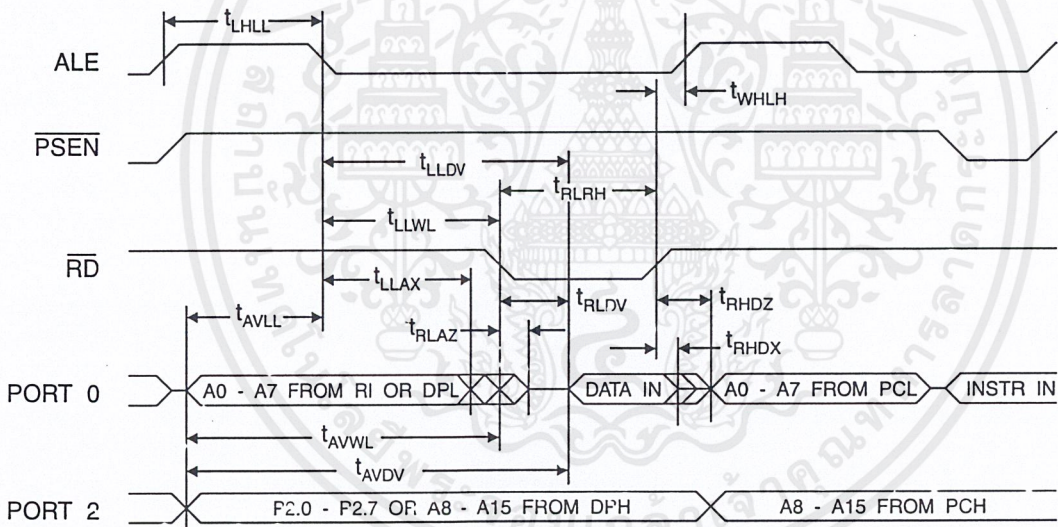
### External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	24	MHz
$t_{\text{LHLL}}$	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
$t_{\text{AVLL}}$	Address Valid to ALE Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{LLAX}}$	Address Hold After ALE Low	48		$t_{\text{CLCL}}-20$		ns
$t_{\text{LLIV}}$	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
$t_{\text{LLPL}}$	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-13$		ns
$t_{\text{PLPH}}$	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-20$		ns
$t_{\text{PLIV}}$	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-45$	ns
$t_{\text{PXIX}}$	Input Instruction Hold after $\overline{\text{PSEN}}$	0		0		ns
$t_{\text{PXIZ}}$	Input Instruction Float after $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-10$	ns
$t_{\text{PXAV}}$	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
$t_{\text{AVIV}}$	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-55$	ns
$t_{\text{PLAZ}}$	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
$t_{\text{RLRH}}$	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{WLWH}}$	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
$t_{\text{RLDV}}$	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
$t_{\text{RHDX}}$	Data Hold After $\overline{\text{RD}}$	0		0		ns
$t_{\text{RHDXZ}}$	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
$t_{\text{LLDV}}$	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
$t_{\text{AVDV}}$	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
$t_{\text{LLWL}}$	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
$t_{\text{AVWL}}$	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
$t_{\text{QVWX}}$	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-20$		ns
$t_{\text{QVWH}}$	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-120$		ns
$t_{\text{WHQX}}$	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-20$		ns
$t_{\text{RLAZ}}$	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
$t_{\text{WHLH}}$	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-20$	$t_{\text{CLCL}}+25$	ns

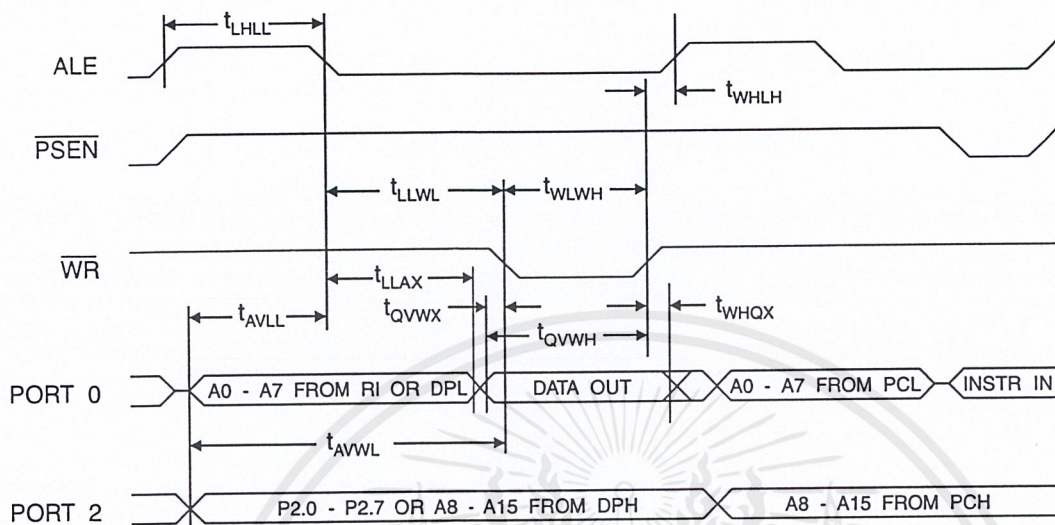
External Program Memory Read Cycle



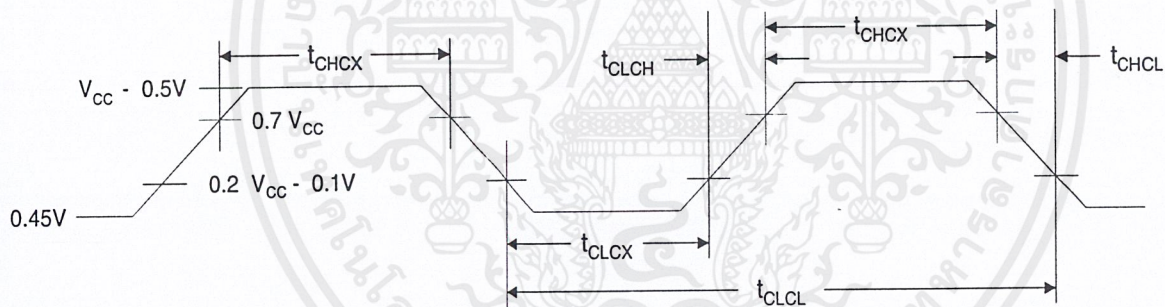
External Data Memory Read Cycle



## External Data Memory Write Cycle



## External Clock Drive Waveforms



## External Clock Drive

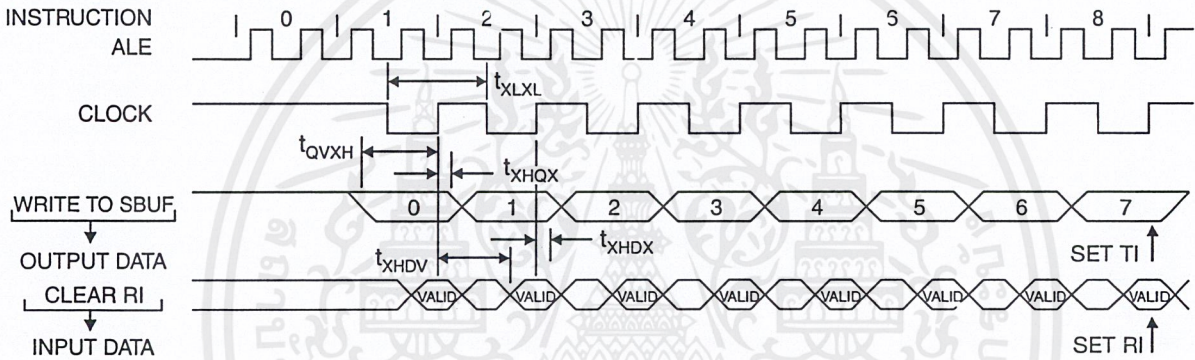
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{CLCL}$	Clock Period	41.6		ns
$t_{CHCX}$	High Time	15		ns
$t_{CLCX}$	Low Time	15		ns
$t_{CLCH}$	Rise Time		20	ns
$t_{CHCL}$	Fall Time		20	ns

## Serial Port Timing: Shift Register Mode Test Conditions

The values in this table are valid for  $V_{CC} = 5.0V \pm 20\%$  and Load Capacitance = 80 pF.

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
$t_{XLXL}$	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		$\mu s$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
$t_{XHGX}$	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-117$		ns
$t_{XHDX}$	Input Data Hold After Clock Rising Edge	0		0		ns
$t_{XHDX}$	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

## Shift Register Mode Timing Waveforms



## AC Testing Input/Output Waveforms<sup>(1)</sup>

## Float Waveforms<sup>(1)</sup>



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded  $V_{OH}/V_{OL}$  level occurs.





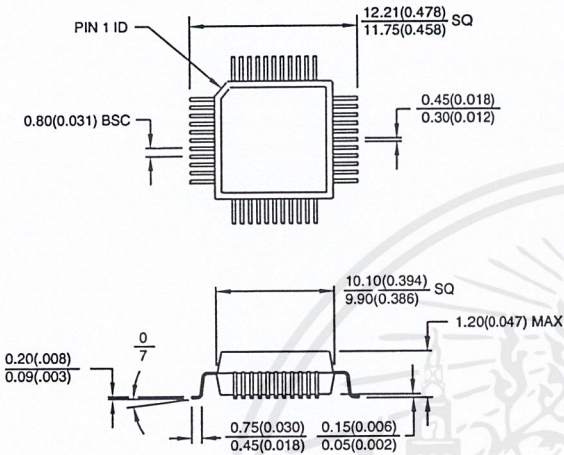
## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C52-12AC	44A	Commercial (0°C to 70°C)
		AT89C52-12JC	44J	
		AT89C52-12PC	40P6	
		AT89C52-12QC	44Q	
	Industrial (-40°C to 85°C)	AT89C52-12AI	44A	
		AT89C52-12JI	44J	
		AT89C52-12PI	40P6	
		AT89C52-12QI	44Q	
16	5V ± 20%	AT89C52-16AC	44A	Commercial (0°C to 70°C)
		AT89C52-16JC	44J	
		AT89C52-16PC	40P6	
		AT89C52-16QC	44Q	
	Industrial (-40°C to 85°C)	AT89C52-16AI	44A	
		AT89C52-16JI	44J	
		AT89C52-16PI	40P6	
		AT89C52-16QI	44Q	
20	5V ± 20%	AT89C52-20AC	44A	Commercial (0°C to 70°C)
		AT89C52-20JC	44J	
		AT89C52-20PC	40P6	
		AT89C52-20QC	44Q	
	Industrial (-40°C to 85°C)	AT89C52-20AI	44A	
		AT89C52-20JI	44J	
		AT89C52-20PI	40P6	
		AT89C52-20QI	44Q	
24	5V ± 20%	AT89C52-24AC	44A	Commercial (0°C to 70°C)
		AT89C52-24JC	44J	
		AT89C52-24PC	40P6	
		AT89C52-24QC	44Q	
	Industrial (-40°C to 85°C)	AT89C52-24AI	44A	
		AT89C52-24JI	44J	
		AT89C52-24PI	40P6	
		AT89C52-24QI	44Q	

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

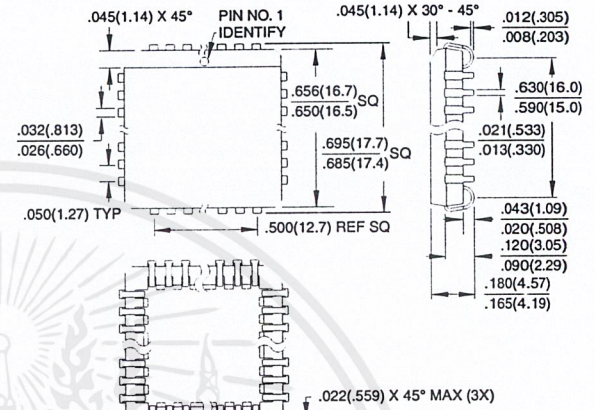
Packaging Information

**44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)**  
 Dimensions in Millimeters and (Inches)\*  
 JEDEC STANDARD MS-026 ACB

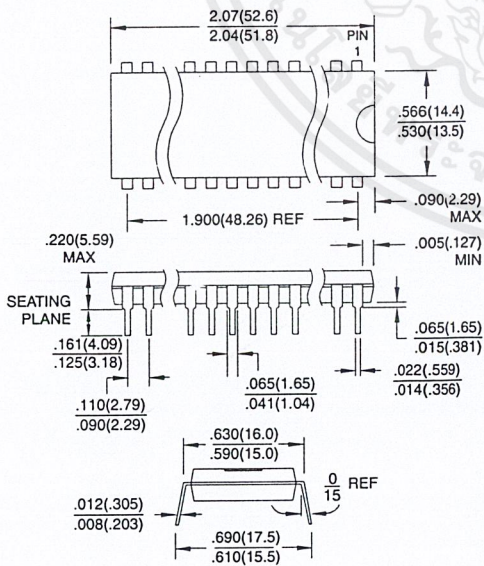


Controlling dimension: millimeters

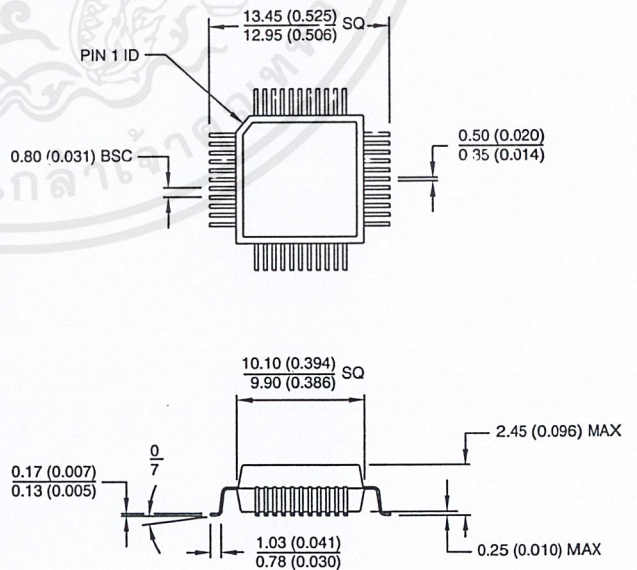
**44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)**  
 Dimensions in Inches and (Millimeters)  
 JEDEC STANDARD MS-018 AC



**40P6, 40-lead, 0.600" Wide, Plastic Dual In Line Package (PDIP)**  
 Dimensions in Inches and (Millimeters)



**44Q, 44-lead, Plastic Quad Flat Package (PQFP)**  
 Dimensions in Millimeters and (Inches)\*  
 JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters





## Atmel Headquarters

**Corporate Headquarters**  
2325 Orchard Parkway  
San Jose, CA 95131  
TEL (408) 441-0311  
FAX (408) 487-2600

## Europe

Atmel U.K., Ltd.  
Coliseum Business Centre  
Riverside Way  
Camberley, Surrey GU15 3YL  
England  
TEL (44) 1276-686-677  
FAX (44) 1276-686-697

## Asia

Atmel Asia, Ltd.  
Room 1219  
Chinachem Golden Plaza  
77 Mody Road Tsimhatsui  
East Kowloon  
Hong Kong  
TEL (852) 2721-9778  
FAX (852) 2722-1369

## Japan

Atmel Japan K.K.  
9F, Tonetsu Shinkawa Bldg.  
1-24-8 Shinkawa  
Chuo-ku, Tokyo 104-0033  
Japan  
TEL (81) 3-3523-3551  
FAX (81) 3-3523-7581

## Atmel Operations

**Atmel Colorado Springs**  
1150 E. Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906  
TEL (719) 576-3300  
FAX (719) 540-1759

## Atmel Rousset

Zone Industrielle  
13106 Rousset Cedex  
France  
TEL (33) 4-4253-6000  
FAX (33) 4-4253-6001

## Fax-on-Demand

North America:  
1-(800) 292-8635  
International:  
1-(408) 441-0732

## e-mail

literature@atmel.com

## Web Site

<http://www.atmel.com>

## BBS

1-(408) 436-4309

## © Atmel Corporation 1999.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

0313H-02/00/xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### FEATURES

- High Accuracy, Supports 50 Hz/60 Hz IEC 687/1036  
Less than 0.1% Error Over a Dynamic Range of  
500 to 1
- The AD7755 Supplies *Average Real Power* on the  
Frequency Outputs F1 and F2
- The High Frequency Output CF Is Intended for  
Calibration and Supplies *Instantaneous Real Power*
- The Logic Output REVP Can Be Used to Indicate a  
Potential Miswiring or Negative Power
- Direct Drive for Electromechanical Counters and  
Two Phase Stepper Motors (F1 and F2)
- A PGA in the Current Channel Allows the Use of Small  
Values of *Shunt* and *Burden* Resistance
- Proprietary ADCs and DSP Provide High Accuracy over  
Large Variations in Environmental Conditions and  
Time
- On-Chip Power Supply Monitoring
- On-Chip Creep Protection (No Load Threshold)
- On-Chip Reference 2.5 V 6 8% (30 ppm/8C Typical)  
with External Overdrive Capability
- Single 5 V Supply, Low Power (15 mW Typical)
- Low Cost CMOS Process

### GENERAL DESCRIPTION

The AD7755 is a high accuracy electrical energy measurement IC. The part specifications surpass the accuracy requirements as quoted in the IEC1036 standard. See Analog Devices' Application Note AN-559 for a description of an IEC1036 watt-hour meter reference design.

The only analog circuitry used in the AD7755 is in the ADCs and reference circuit. All other signal processing (e.g., multiplication and filtering) is carried out in the digital domain. This approach provides superior stability and accuracy over extremes in environmental conditions and over time.

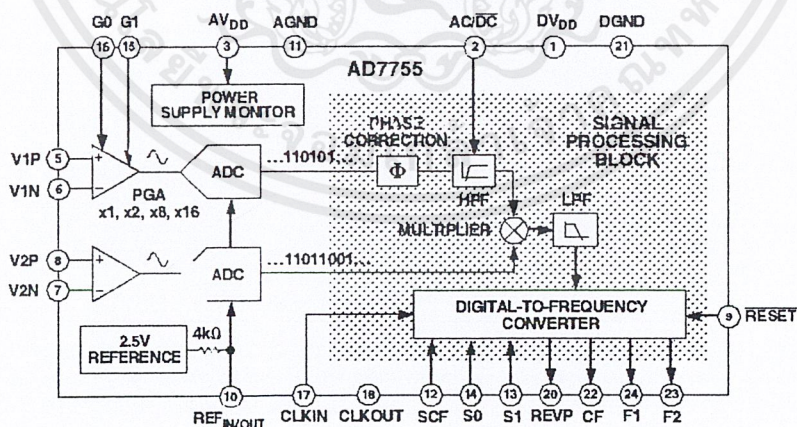
The AD7755 supplies average real power information on the low frequency outputs F1 and F2. These logic outputs may be used to directly drive an electromechanical counter or interface to an MCU. The CF logic output gives instantaneous real power information. This output is intended to be used for calibration purposes, or interfacing to an MCU.

The AD7755 includes a power supply monitoring circuit on the AV<sub>DD</sub> supply pin. The AD7755 will remain in a reset condition until the supply voltage on AV<sub>DD</sub> reaches 4 V. If the supply falls below 4 V, the AD7755 will also be reset and no pulses will be issued on F1, F2 and CF.

Internal phase matching circuitry ensures that the voltage and current channels are phase matched whether the HPF in Channel 1 is on or off. An internal no-load threshold ensures that the AD7755 does not exhibit any creep when there is no load.

The AD7755 is available in 24-lead DIP and SSOP packages.

### FUNCTIONAL BLOCK DIAGRAM



\*U.S. Patents 5,745,323, 5,760,617, 5,862,069, 5,872,469.

### REV. B

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781/329-4700 World Wide Web Site: <http://www.analog.com>  
Fax: 781/326-8703 © Analog Devices, Inc., 2000

# AD7755-SPECIFICATIONS

( $AV_{DD} = DV_{DD} = 5\text{ V} \pm 5\%$ ,  $AGND = DGND = 0\text{ V}$ , On-Chip Reference,  $CLKIN = 3.58\text{ MHz}$ ,  
 $T_{MIN}$  to  $T_{MAX} = -40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ )

Parameter	A Version	B Version	Unit	Test Conditions/Comments
<b>ACCURACY<sup>1,2</sup></b>				
Measurement Error <sup>1</sup> on Channel 1				Channel 2 with Full-Scale Signal ( $\pm 660\text{ mV}$ ), $25^{\circ}\text{C}$
Gain = 1	0.1	0.1	% Reading typ	Over a Dynamic Range 500 to 1
Gain = 2	0.1	0.1	% Reading typ	Over a Dynamic Range 500 to 1
Gain = 8	0.1	0.1	% Reading typ	Over a Dynamic Range 500 to 1
Gain = 16	0.1	0.1	% Reading typ	Over a Dynamic Range 500 to 1
Phase Error <sup>1</sup> Between Channels				Line Frequency = 45 Hz to 65 Hz
V1 Phase Lead $37^{\circ}$ (PF = 0.8 Capacitive)	$\pm 0.1$	$\pm 0.1$	Degrees( $^{\circ}$ ) max	$AC/\overline{DC} = 0$ and $AC/\overline{DC} = 1$
V1 Phase Lag $60^{\circ}$ (PF = 0.5 Inductive)	$\pm 0.1$	$\pm 0.1$	Degrees( $^{\circ}$ ) max	$AC/\overline{DC} = 0$ and $AC/\overline{DC} = 1$
AC Power Supply Rejection <sup>1</sup>				$AC/\overline{DC} = 1$ , $S_0 = S_1 = 1$ , $G_0 = G_1 = 0$
Output Frequency Variation (CF)	0.2	0.2	% Reading typ	$V_1 = 100\text{ mV rms}$ , $V_2 = 100\text{ mV rms}$ , @ 50 Hz Ripple on $AV_{DD}$ of 200 mV rms @ 100 Hz
DC Power Supply Rejection <sup>1</sup>				$AC/\overline{DC} = 1$ , $S_0 = S_1 = 1$ , $G_0 = G_1 = 0$
Output Frequency Variation (CF)	$\pm 0.3$	$\pm 0.3$	% Reading typ	$V_1 = 100\text{ mV rms}$ , $V_2 = 100\text{ mV rms}$ , $AV_{DD} = DV_{DD} = 5\text{ V} \pm 250\text{ mV}$
<b>ANALOG INPUTS</b>				
Maximum Signal Levels	$\pm 1$	$\pm 1$	V max	See Analog Inputs Section
Input Impedance (DC)	390	390	k $\Omega$ min	$V_{1P}$ , $V_{1N}$ , $V_{2N}$ and $V_{2P}$ to AGND
Bandwidth (-3 dB)	14	14	kHz typ	$CLKIN = 3.58\text{ MHz}$
ADC Offset Error <sup>1,2</sup>	$\pm 25$	$\pm 25$	mV max	$CLKIN/256$ , $CLKIN = 3.58\text{ MHz}$
Gain Error <sup>1</sup>	$\pm 7$	$\pm 7$	% Ideal typ	Gain = 1, See Terminology and Performance Graphs
Gain Error Match <sup>1</sup>	$\pm 0.2$	$\pm 0.2$	% Ideal typ	External 2.5 V Reference, Gain = 1 $V_1 = 470\text{ mV dc}$ , $V_2 = 660\text{ mV dc}$ External 2.5 V Reference
<b>REFERENCE INPUT</b>				
REF <sub>INOUT</sub> Input Voltage Range	2.7 2.3	2.7 2.3	V max V min	2.5 V + 8% 2.5 V - 8%
Input Impedance	3.2	3.2	k $\Omega$ min	
Input Capacitance	10	10	pF max	
<b>ON-CHIP REFERENCE</b>				
Reference Error	$\pm 200$	$\pm 200$	mV max	Nominal 2.5 V
Temperature Coefficient	$\pm 30$	$\pm 30$ $\pm 60$	ppm/ $^{\circ}\text{C}$ typ ppm/ $^{\circ}\text{C}$ max	
<b>CLKIN</b>				
Input Clock Frequency	4 1	4 1	MHz max MHz min	Note All Specifications for CLKIN of 3.58 MHz
<b>LOGIC INPUTS<sup>3</sup></b>				
SCF, S0, S1, $AC/\overline{DC}$ , RESET, G0 and G1				
Input High Voltage, $V_{INH}$	2.4	2.4	V min	$DV_{DD} = 5\text{ V} \pm 5\%$
Input Low Voltage, $V_{INL}$	0.8	0.8	V max	$DV_{DD} = 5\text{ V} \pm 5\%$
Input Current, $I_{IN}$	$\pm 3$	$\pm 3$	$\mu\text{A}$ max	Typically 10 nA, $V_{IN} = 0\text{ V}$ to $DV_{DD}$
Input Capacitance, $C_{IN}$	10	10	pF max	
<b>LOGIC OUTPUTS<sup>3</sup></b>				
F1 and F2				
Output High Voltage, $V_{OH}$	4.5	4.5	V min	$I_{SOURCE} = 10\text{ mA}$ $DV_{DD} = 5\text{ V}$
Output Low Voltage, $V_{OL}$	0.5	0.5	V max	$I_{SINK} = 10\text{ mA}$ $DV_{DD} = 5\text{ V}$
CF and REVP				
Output High Voltage, $V_{OH}$	4	4	V min	$I_{SOURCE} = 5\text{ mA}$ $DV_{DD} = 5\text{ V}$
Output Low Voltage, $V_{OL}$	0.5	0.5	V max	$I_{SINK} = 5\text{ mA}$ $DV_{DD} = 5\text{ V}$

Parameter	A Version	B Version	Unit	Test Conditions/Comments
POWER SUPPLY				For Specified Performance
AV <sub>DD</sub>	4.75	4.75	V min	5 V - 5%
	5.25	5.25	V max	5 V + 5%
DV <sub>DD</sub>	4.75	4.75	V min	5 V - 5%
	5.25	5.25	V max	5 V + 5%
AI <sub>DD</sub>	3	3	mA max	Typically 2 mA
DI <sub>DD</sub>	2.5	2.5	mA max	Typically 1.5 mA

## NOTES

<sup>1</sup>See Terminology section for explanation of specifications.

<sup>2</sup>See Plots in Typical Performance Graphs.

<sup>3</sup>Sample tested during initial release and after any redesign or process change that may affect this parameter.

Specifications subject to change without notice.

## TIMING CHARACTERISTICS<sup>1, 2</sup> ( $AV_{DD} = DV_{DD} = 5 V \pm 5\%$ , $AGND = DGND = 0 V$ , On-Chip Reference, $CLKIN = 3.58 MHz$ , $T_{MIN}$ to $T_{MAX} = -40^{\circ}C$ to $+85^{\circ}C$ )

Parameter	A, B Versions	Unit	Test Conditions/Comments
$t_1$ <sup>3</sup>	275	ms	F1 and F2 Pulsewidth (Logic Low)
$t_2$	See Table III	sec	Output Pulse Period. See Transfer Function Section
$t_3$	$1/2 t_2$	sec	Time Between F1 Falling Edge and F2 Falling Edge
$t_4$ <sup>3, 4</sup>	90	ms	CF Pulsewidth (Logic High)
$t_5$	See Table IV	sec	CF Pulse Period. See Transfer Function Section
$t_6$	$CLKIN/4$	sec	Minimum Time Between F1 and F2 Pulse

## NOTES

<sup>1</sup>Sample tested during initial release and after any redesign or process change that may affect this parameter.

<sup>2</sup>See Figure 1.

<sup>3</sup>The pulsewidths of F1, F2 and CF are not fixed for higher output frequencies. See Frequency Outputs Section.

<sup>4</sup>The CF pulse is always 18  $\mu s$  in the high frequency mode. See Frequency Outputs section and Table IV.

Specifications subject to change without notice.

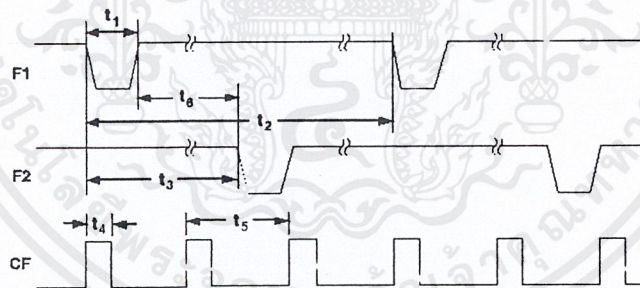


Figure 1. Timing Diagram for Frequency Outputs

## ORDERING GUIDE

Model	Package Description	Package Options
AD7755AAN	Plastic DIP	N-24
AD7755AARS	Shrink Small Outline Package	RS-24
AD7755ABRS	Shrink Small Outline Package	RS-24
EVAL-AD7755EB	AD7755 Evaluation Board	
AD7755AAN-REF	AD7755 Reference Design PCB (See AN-559)	

# AD7755

## ABSOLUTE MAXIMUM RATINGS\*

( $T_A = +25^\circ\text{C}$  unless otherwise noted)

$AV_{DD}$ to AGND	-0.3 V to +7 V
$DV_{DD}$ to DGND	-0.3 V to +7 V
$DV_{DD}$ to $AV_{DD}$	-0.3 V to +0.3 V
Analog Input Voltage to AGND	
V1P, V1N, V2P and V2N	-6 V to +6 V
Reference Input Voltage to AGND	-0.3 V to $AV_{DD} + 0.3$ V
Digital Input Voltage to DGND	-0.3 V to $DV_{DD} + 0.3$ V
Digital Output Voltage to DGND	-0.3 V to $DV_{DD} + 0.3$ V
Operating Temperature Range	
Industrial (A, B Versions)	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C

24-Lead Plastic DIP, Power Dissipation	450 mW
$\theta_{JA}$ Thermal Impedance	105°C/W
Lead Temperature, (Soldering 10 sec)	260°C
24-Lead SSOP, Power Dissipation	450 mW
$\theta_{JA}$ Thermal Impedance	112°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

\*Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those listed in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the AD7755 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high-energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



## TERMINOLOGY

### MEASUREMENT ERROR

The error associated with the energy measurement made by the AD7755 is defined by the following formula:

$$\text{Percentage Error} = \frac{\text{Energy Registered by the AD7755} - \text{True Energy}}{\text{True Energy}} \times 100\%$$

### PHASE ERROR BETWEEN CHANNELS

The HPF (High Pass Filter) in Channel 1 has a phase lead response. To offset this phase response and equalize the phase response between channels, a phase correction network is also placed in Channel 1. The phase correction network matches the phase to within  $\pm 0.1^\circ$  over a range of 45 Hz to 65 Hz and  $\pm 0.2^\circ$  over a range 40 Hz to 1 kHz. See Figures 22 and 23.

### POWER SUPPLY REJECTION

This quantifies the AD7755 measurement error as a percentage of reading when the power supplies are varied.

For the ac PSR measurement a reading at nominal supplies (5 V) is taken. A 200 mV rms/100 Hz signal is then introduced onto the supplies and a second reading obtained under the same input signal levels. Any error introduced is expressed as a percentage of reading—see Measurement Error definition.

For the dc PSR measurement a reading at nominal supplies (5 V) is taken. The supplies are then varied  $\pm 5\%$  and a second reading is obtained with the same input signal levels. Any error introduced is again expressed as a percentage of reading.

### ADC OFFSET ERROR

This refers to the dc offset associated with the analog inputs to the ADCs. It means that with the analog inputs connected to AGND, the ADCs still see a small dc signal (offset). The offset decreases with increasing gain in channel V1. This specification is measured at a gain of 1. At a gain of 16, the dc offset is typically less than 1 mV. However, when the HPF is switched on, the offset is removed from the current channel and the power calculation is not affected by this offset.

### GAIN ERROR

The gain error of the AD7755 is defined as the difference between the measured output frequency (minus the offset) and the ideal output frequency. It is measured with a gain of 1 in channel V1. The difference is expressed as a percentage of the ideal frequency. The ideal frequency is obtained from the AD7755 transfer function—see Transfer Function section.

### GAIN ERROR MATCH

The gain error match is defined as the gain error (minus the offset) obtained when switching between a gain of 1 and a gain of 2, 8, or 16. It is expressed as a percentage of the output frequency obtained under a gain of 1. This gives the gain error observed when the gain selection is changed from 1 to 2, 8 or 16.

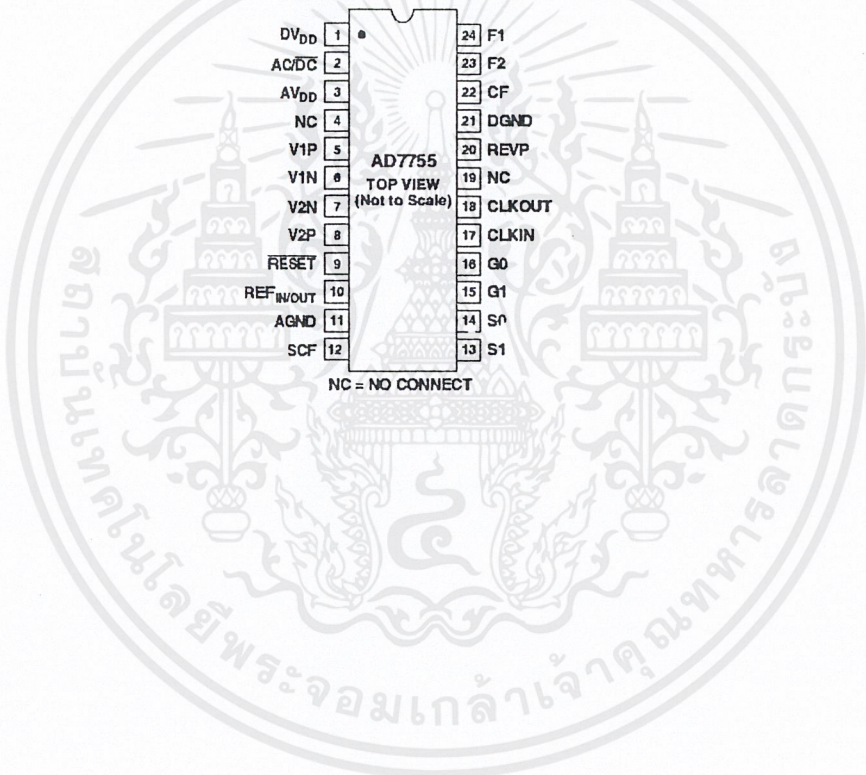
## PIN FUNCTION DESCRIPTIONS

Pin No.	Mnemonic	Description
1	DV <sub>DD</sub>	Digital Power Supply. This pin provides the supply voltage for the digital circuitry in the AD7755. The supply voltage should be maintained at $5\text{ V} \pm 5\%$ for specified operation. This pin should be decoupled with a $10\text{ }\mu\text{F}$ capacitor in parallel with a ceramic $100\text{ nF}$ capacitor.
2	AC/ $\overline{\text{DC}}$	High Pass Filter Select. This logic input is used to enable the HPF in Channel 1 (the current channel). A logic one on this pin enables the HPF. The associated phase response of this filter has been internally compensated over a frequency range of $45\text{ Hz}$ to $1\text{ kHz}$ . The HPF filter should be enabled in power metering applications.
3	AV <sub>DD</sub>	Analog Power Supply. This pin provides the supply voltage for the analog circuitry in the AD7755. The supply should be maintained at $5\text{ V} \pm 5\%$ for specified operation. Every effort should be made to minimize power supply ripple and noise at this pin by the use of proper decoupling. This pin should be decoupled to AGND with a $10\text{ }\mu\text{F}$ capacitor in parallel with a ceramic $100\text{ nF}$ capacitor.
4, 19	NC	No Connect.
5, 6	V1P, V1N	Analog Inputs for Channel 1 (Current Channel). These inputs are fully differential voltage inputs with a maximum differential signal level of $\pm 470\text{ mV}$ for specified operation. Channel 1 also has a PGA and the gain selections are outlined in Table I. The maximum signal level at these pins is $\pm 1\text{ V}$ with respect to AGND. Both inputs have internal ESD protection circuitry and in addition an overvoltage of $\pm 6\text{ V}$ can be sustained on these inputs without risk of permanent damage.
7, 8	V2N, V2P	Negative and Positive Inputs for Channel 2 (Voltage Channel). These inputs provide a fully differential input pair. The maximum differential input voltage is $\pm 660\text{ mV}$ for specified operation. The maximum signal level at these pins is $\pm 1\text{ V}$ with respect to AGND. Both inputs have internal ESD protection circuitry and an overvoltage of $\pm 6\text{ V}$ can also be sustained on these inputs without risk of permanent damage.
9	$\overline{\text{RESET}}$	Reset Pin for the AD7755. A logic low on this pin will hold the ADCs and digital circuitry in a reset condition. Bringing this pin logic low will clear the AD7755 internal registers.
10	REF <sub>IN/OUT</sub>	This pin provides access to the on-chip voltage reference. The on-chip reference has a nominal value of $2.5\text{ V} \pm 8\%$ and a typical temperature coefficient of $30\text{ ppm}/^\circ\text{C}$ . An external reference source may also be connected at this pin. In either case this pin should be decoupled to AGND with a $1\text{ }\mu\text{F}$ ceramic capacitor and $100\text{ nF}$ ceramic capacitor.
11	AGND	This provides the ground reference for the analog circuitry in the AD7755, i.e., ADCs and reference. This pin should be tied to the analog ground plane of the PCB. The analog ground plane is the ground reference for all analog circuitry, e.g., anti-aliasing filters, current and voltage transducers, etc. For good noise suppression the analog ground plane should only be connected to the digital ground plane at one point. A star ground configuration will help to keep noisy digital currents away from the analog circuits.
12	SCF	Select Calibration Frequency. This logic input is used to select the frequency on the calibration output CF. Table IV shows how the calibration frequencies are selected.
13, 14	S1, S0	These logic inputs are used to select one of four possible frequencies for the digital-to-frequency conversion. This offers the designer greater flexibility when designing the energy meter. See Selecting a Frequency for an Energy Meter Application section.
15, 16	G1, G0	These logic inputs are used to select one of four possible gains for Channel 1, i.e., V1. The possible gains are 1, 2, 8 and 16. See Analog Input section.
17	CLKIN	An external clock can be provided at this logic input. Alternatively, a parallel resonant AT crystal can be connected across CLKIN and CLKOUT to provide a clock source for the AD7755. The clock frequency for specified operation is $3.579545\text{ MHz}$ . Crystal load capacitance of between $22\text{ pF}$ and $33\text{ pF}$ (ceramic) should be used with the gate oscillator circuit.
18	CLKOUT	A crystal can be connected across this pin and CLKIN as described above to provide a clock source for the AD7755. The CLKOUT pin can drive one CMOS load when an external clock is supplied at CLKIN or by the gate oscillator circuit.
20	REVP	This logic output will go logic high when negative power is detected, i.e., when the phase angle between the voltage and current signals is greater than $90^\circ$ . This output is not latched and will be reset when positive power is once again detected. The output will go high or low at the same time as a pulse is issued on CF.

# AD7755

Pin No.	Mnemonic	Description
21	DGND	This provides the ground reference for the digital circuitry in the AD7755, i.e., multiplier, filters and digital-to-frequency converter. This pin should be tied to the analog ground plane of the PCB. The digital ground plane is the ground reference for all digital circuitry, e.g., counters (mechanical and digital), MCUs and indicator LEDs. For good noise suppression the analog ground plane should only be connected to the digital ground plane at one point only, e.g., a star ground.
22	CF	Calibration Frequency Logic Output. The CF logic output gives instantaneous real power information. This output is intended to be used for calibration purposes. Also see SCF pin description.
23, 24	F2, F1	Low Frequency Logic Outputs. F1 and F2 supply <i>average real power</i> information. The logic outputs can be used to directly drive electromechanical counters and two phase stepper motors. See Transfer Function section.

### PIN CONFIGURATION DIP and SSOP Packages



# Typical Performance Characteristics—AD7755

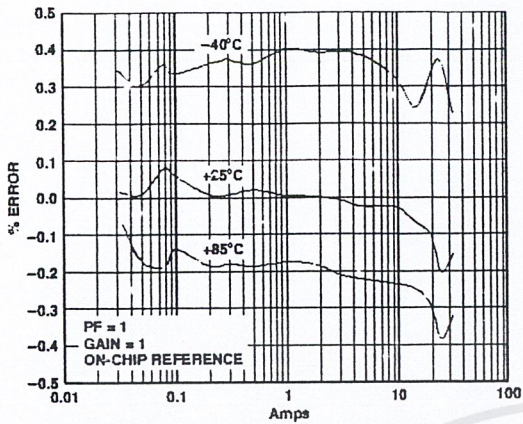


Figure 2. Error as a % of Reading (Gain = 1)

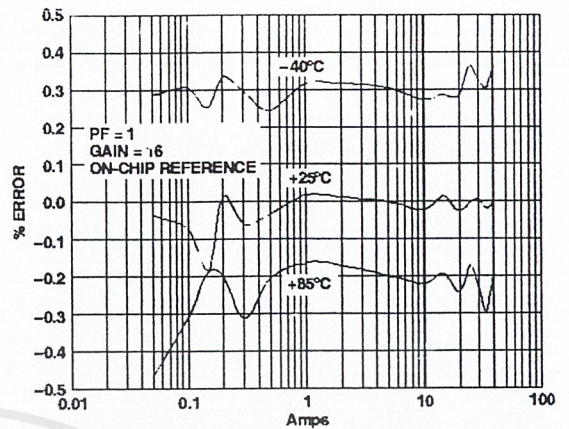


Figure 5. Error as a % of Reading (Gain = 16)

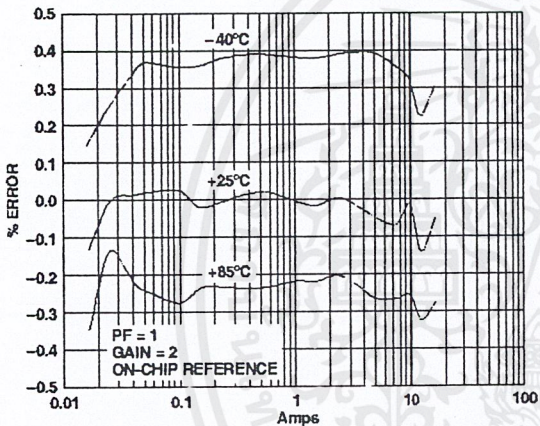


Figure 3. Error as a % of Reading (Gain = 2)

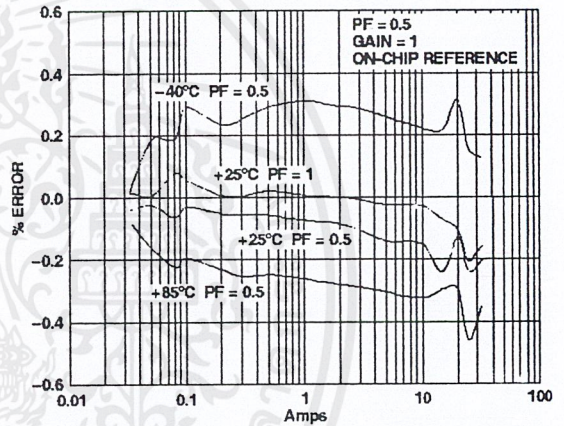


Figure 6. Error as a % of Reading (Gain = 1)

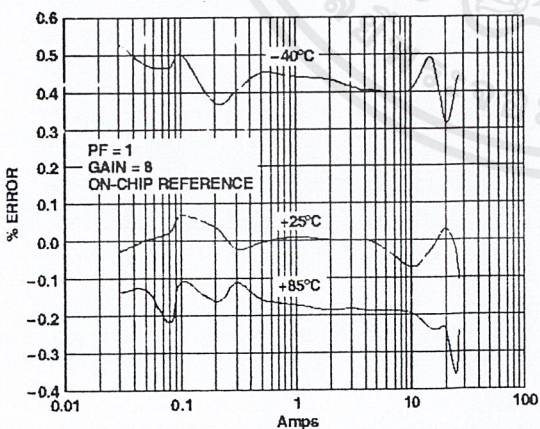


Figure 4. Error as a % of Reading (Gain = 8)

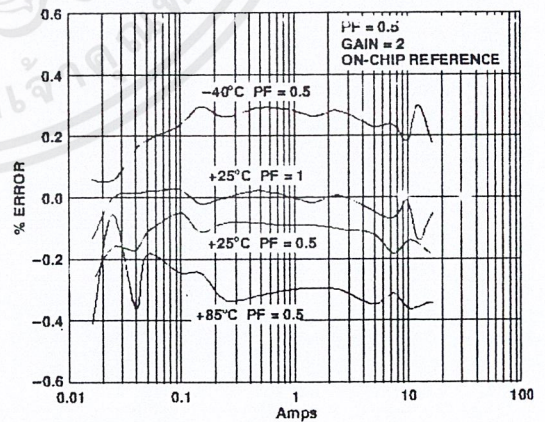


Figure 7. Error as a % of Reading (Gain = 2)

# AD7755

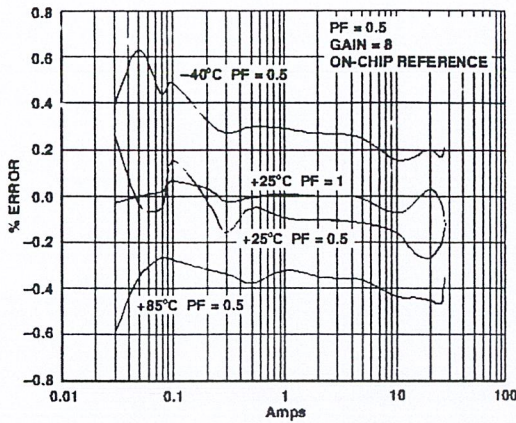


Figure 8. Error as a % of Reading (Gain = 8)

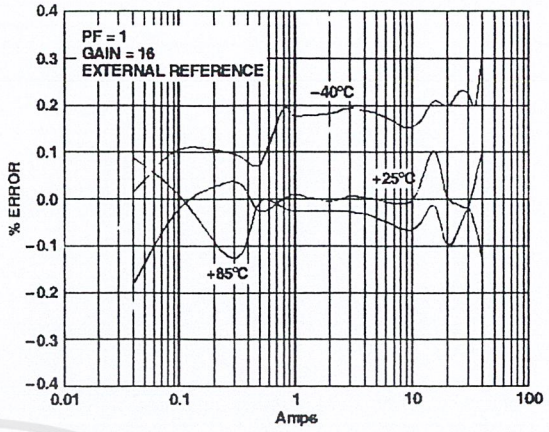


Figure 11. Error as a % of Reading over Temperature with an External Reference (Gain = 16)

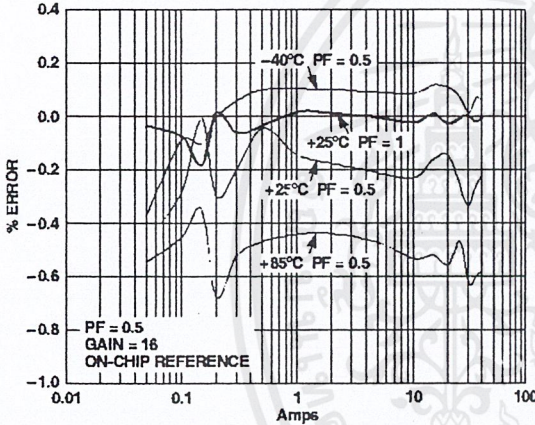


Figure 9. Error as a % of Reading (Gain = 16)

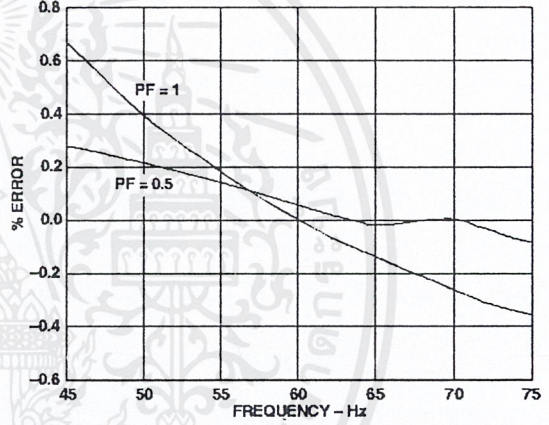


Figure 12. Error as a % of Reading over Frequency

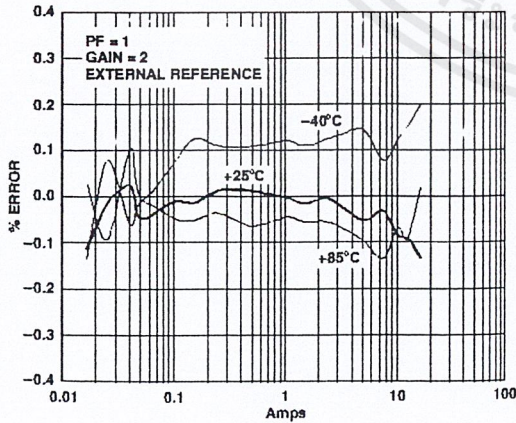


Figure 10. Error as a % of Reading over Temperature with an External Reference (Gain = 2)

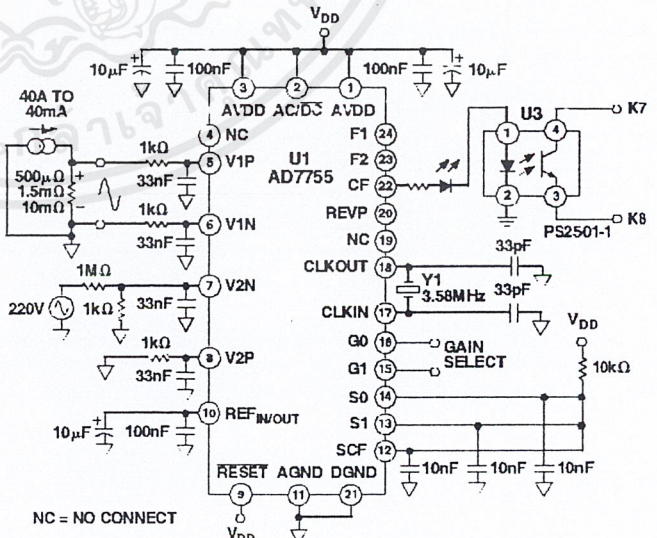


Figure 13. Test Circuit for Performance Curves

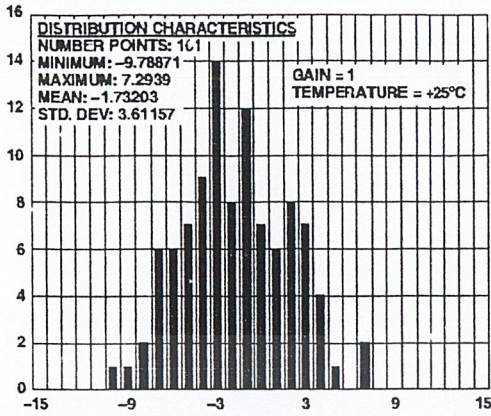


Figure 14. Channel 1 Offset Distribution (Gain = 1)

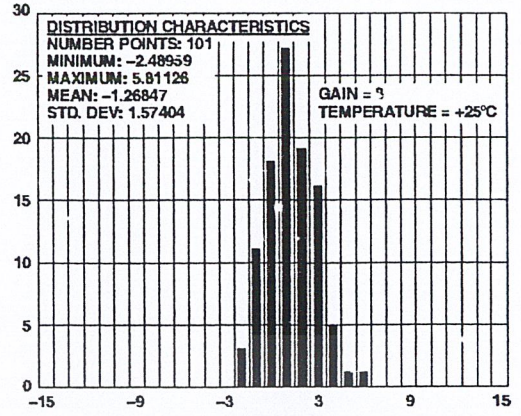


Figure 17. Channel 1 Offset Distribution (Gain = 8)

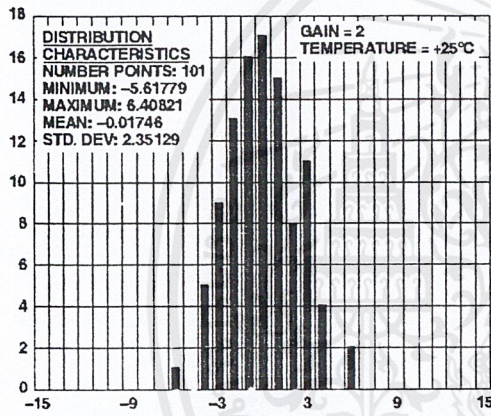


Figure 15. Channel 1 Offset Distribution (Gain = 2)

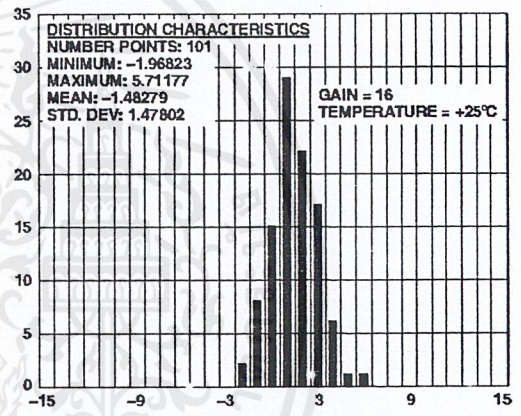


Figure 18. Channel 1 Offset Distribution (Gain = 16)

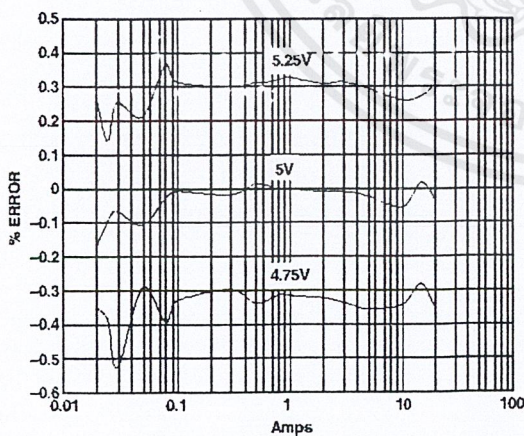


Figure 16. PSR with Internal Reference (Gain = 16)

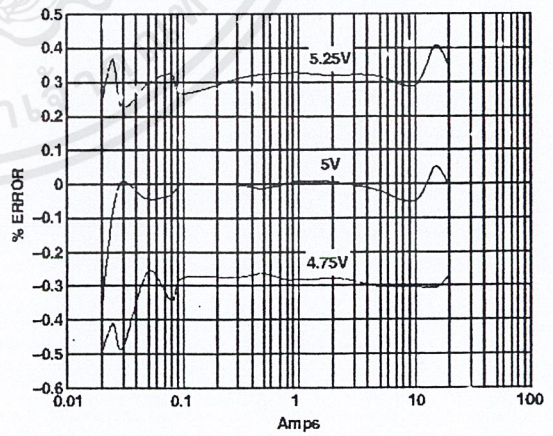


Figure 19. PSR with External Reference (Gain = 16)

# AD7755

## THEORY OF OPERATION

The two ADCs digitize the voltage signals from the current and voltage transducers. These ADCs are 16-bit second order sigma-delta with an oversampling rate of 900 kHz. This analog input structure greatly simplifies transducer interfacing by providing a wide dynamic range for direct connection to the transducer and also simplifying the antialiasing filter design. A programmable gain stage in the current channel further facilitates easy transducer interfacing. A high pass filter in the current channel removes any dc component from the current signal. This eliminates any inaccuracies in the real power calculation due to offsets in the voltage or current signals—see HPF and Offset Effects section.

The real power calculation is derived from the instantaneous power signal. The instantaneous power signal is generated by a direct multiplication of the current and voltage signals. In order to extract the real power component (i.e., the dc component), the instantaneous power signal is low-pass filtered. Figure 20 illustrates the instantaneous real power signal and shows how the real power information can be extracted by low-pass filtering the instantaneous power signal. This scheme correctly calculates real power for nonsinusoidal current and voltage waveforms at all power factors. All signal processing is carried out in the digital domain for superior stability over temperature and time.

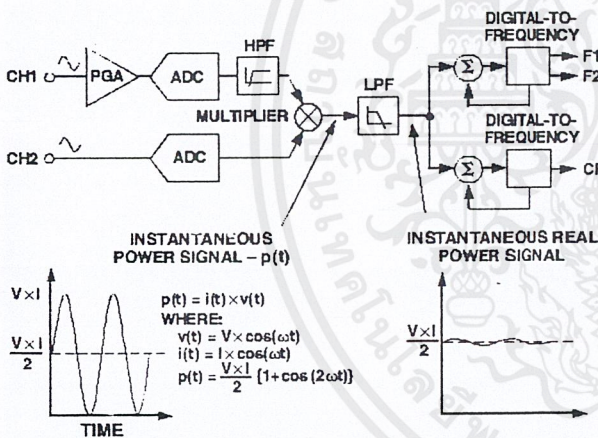


Figure 20. Signal Processing Block Diagram

The low frequency output of the AD7755 is generated by accumulating this real power information. This low frequency inherently means a long accumulation time between output pulses. The output frequency is therefore proportional to the average real power. This average real power information can, in turn, be accumulated (e.g., by a counter) to generate real energy information. Because of its high output frequency and hence shorter integration time, the CF output is proportional to the instantaneous real power. This is useful for system calibration purposes that would take place under steady load conditions.

### Power Factor Considerations

The method used to extract the real power information from the instantaneous power signal (i.e., by low-pass filtering) is still valid even when the voltage and current signals are not in phase. Figure 21 displays the unity power factor condition and a DPF (Displacement Power Factor) = 0.5, i.e., current signal lagging

the voltage by 60°. If we assume the voltage and current waveforms are sinusoidal, the real power component of the instantaneous power signal (i.e., the dc term) is given by

$$\left(\frac{V \times I}{2}\right) \times \cos(60^\circ).$$

This is the correct real power calculation.

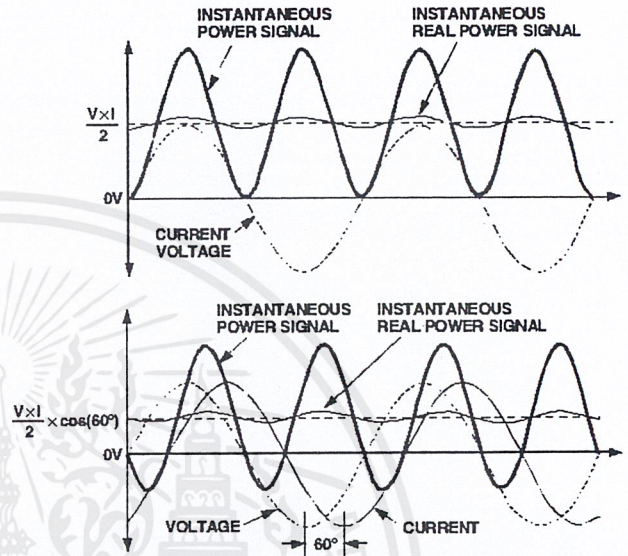


Figure 21. DC Component of Instantaneous Power Signal Conveys Real Power Information PF < 1

### Nonsinusoidal Voltage and Current

The real power calculation method also holds true for nonsinusoidal current and voltage waveforms. All voltage and current waveforms in practical applications will have some harmonic content. Using the Fourier Transform, instantaneous voltage and current waveforms can be expressed in terms of their harmonic content.

$$v(t) = V_0 + 2 \times \sum_{h \neq 0} V_h \times \cos(\omega t + \alpha h) \quad (1)$$

where:

- $v(t)$  is the instantaneous voltage
- $V_0$  is the average value
- $V_h$  is the rms value of voltage harmonic  $h$
- and
- $\alpha h$  is the phase angle of the voltage harmonic.

$$i(t) = I_0 + 2 \times \sum_{h \neq 0} I_h \times \cos(\omega t + \beta h) \quad (2)$$

where:

- $i(t)$  is the instantaneous current
- $I_0$  is the dc component
- $I_h$  is the rms value of current harmonic  $h$
- and
- $\beta h$  is the phase angle of the current harmonic.

Using Equations 1 and 2, the real power  $P$  can be expressed in terms of its fundamental real power ( $P_1$ ) and harmonic real power ( $P_H$ ).

$$P = P_1 + P_H$$

where:

$$P_1 = V_1 \times I_1 \cos \phi_1 \tag{3}$$

and

$$P_H = \sum_{h \neq 1}^{\infty} V_h \times I_h \cos \phi_h \tag{4}$$

As can be seen from Equation 4 above, a harmonic real power component is generated for every harmonic, provided that harmonic is present in both the voltage and current waveforms. The power factor calculation has previously been shown to be accurate in the case of a pure sinusoid, therefore the harmonic real power must also correctly account for power factor since it is made up of a series of pure sinusoids.

Note that the input bandwidth of the analog inputs is 14 kHz with a master clock frequency of 3.5795 MHz.

**ANALOG INPUTS**

**Channel V1 (Current Channel)**

The voltage output from the current transducer is connected to the AD7755 here. Channel V1 is a fully differential voltage input. V1P is the positive input with respect to V1N.

The maximum peak differential signal on Channel 1 should be less than  $\pm 470$  mV (330 mV rms for a pure sinusoidal signal) for specified operation. Note that Channel 1 has a programmable gain amplifier (PGA) with user selectable gain of 1, 2, 8 or 16 (see Table I). These gains facilitate easy transducer interfacing.

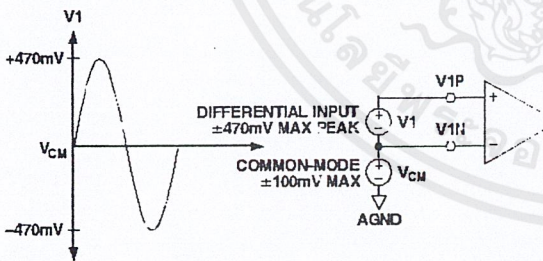


Figure 22. Maximum Signal Levels, Channel 1, Gain = 1

The diagram in Figure 22 illustrates the maximum signal levels on V1P and V1N. The maximum differential voltage is  $\pm 470$  mV divided by the gain selection. The differential voltage signal on the inputs must be referenced to a common mode, e.g. AGND. The maximum common mode signal is  $\pm 100$  mV as shown in Figure 22.

Table I. Gain Selection for Channel 1

G1	G0	Gain	Maximum Differential Signal
0	0	1	$\pm 470$ mV
0	1	2	$\pm 235$ mV
1	0	8	$\pm 60$ mV
1	1	16	$\pm 30$ mV

**Channel V2 (Voltage Channel)**

The output of the line voltage transducer is connected to the AD7755 at this analog input. Channel V2 is a fully differential voltage input. The maximum peak differential signal on Channel 2 is  $\pm 660$  mV. Figure 23 illustrates the maximum signal levels that can be connected to the AD7755 Channel 2.

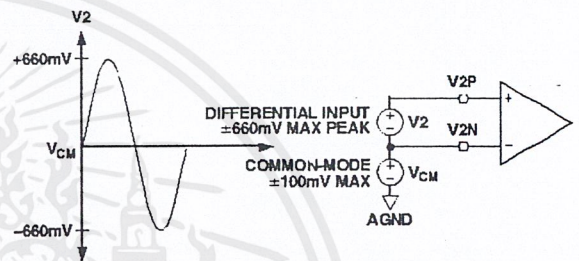


Figure 23. Maximum Signal Levels, Channel 2

Channel 2 must be driven from a common-mode voltage, i.e., the differential voltage signal on the input must be referenced to a common mode (usually AGND). The analog inputs of the AD7755 can be driven with common-mode voltages of up to 100 mV with respect to AGND. However best results are achieved using a common mode equal to AGND.

**Typical Connection Diagrams**

Figure 24 shows a typical connection diagram for Channel V1. A CT (current transformer) is the current transducer selected for this example. Notice the common-mode voltage for Channel 1 is AGND and is derived by center tapping the burden resistor to AGND. This provides the complementary analog input signals for V1P and V1N. The CT turns ratio and burden resistor  $R_b$  are selected to give a peak differential voltage of  $\pm 470$  mV/ Gain at maximum load.

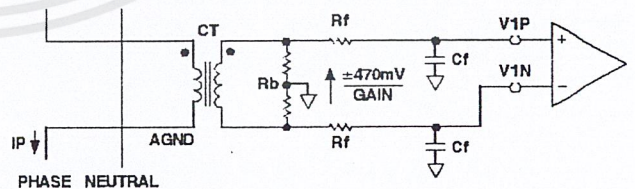


Figure 24. Typical Connection for Channel 1

# AD7755

Figure 25 shows two typical connections for Channel V2. The first option uses a PT (potential transformer) to provide complete isolation from the mains voltage. In the second option the AD7755 is biased around the neutral wire, and a resistor divider is used to provide a voltage signal that is proportional to the line voltage. Adjusting the ratio of Ra, Rb and VR is also a convenient way of carrying out a gain calibration on the meter.

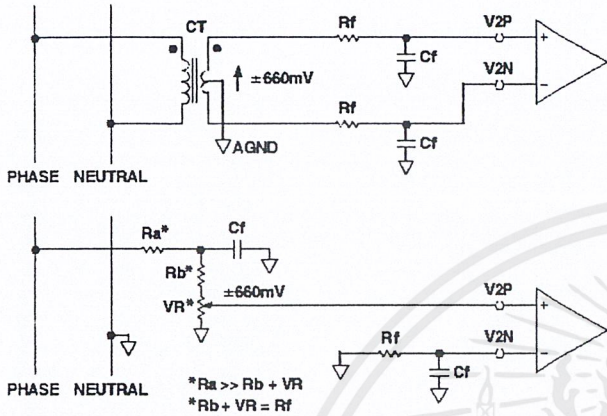


Figure 25. Typical Connections for Channel 2

## POWER SUPPLY MONITOR

The AD7755 contains an on-chip power supply monitor. The Analog Supply (AV<sub>DD</sub>) is continuously monitored by the AD7755. If the supply is less than 4 V ± 5%, the AD7755 will be reset. This is useful to ensure correct device start-up at power-up and power-down. The power supply monitor has built in hysteresis and filtering. This gives a high degree of immunity to false triggering due to noisy supplies.

As can be seen from Figure 26, the trigger level is nominally set at 4 V. The tolerance on this trigger level is about ±5%. The power supply and decoupling for the part should be such that the ripple at AV<sub>DD</sub> does not exceed 5 V ± 5% as specified for normal operation.

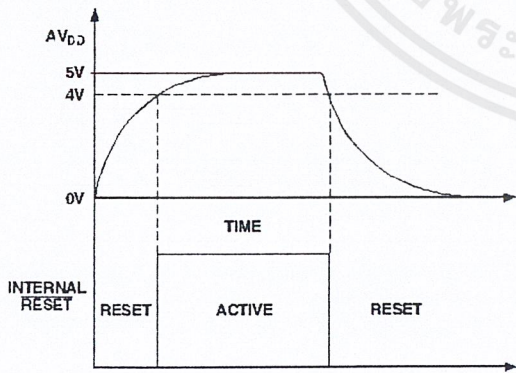


Figure 26. On-Chip Power Supply Monitor

## HPF and Offset Effects

Figure 27 shows the effect of offsets on the real power calculation. As can be seen, an offset on Channel 1 and Channel 2 will contribute a dc component after multiplication. Since this dc component is extracted by the LPF and used to generate the real power information, the offsets will have contributed a constant error to the real power calculation. This problem is easily avoided by enabling the HPF (i.e., pin AC/DC is set logic high) in Channel 1. By removing the offset from at least one channel, no error component can be generated at dc by the multiplication. Error terms at cos(ωt) are removed by the LPF and the digital-to-frequency conversion—see Digital-to-Frequency Conversion section.

$$\left\{ \frac{V \times I}{2} + \dots \right\} \times \left\{ \dots \right\} = \frac{V \times I}{2} + \dots + \frac{V \times I}{2} \times \cos(2 \dots)$$

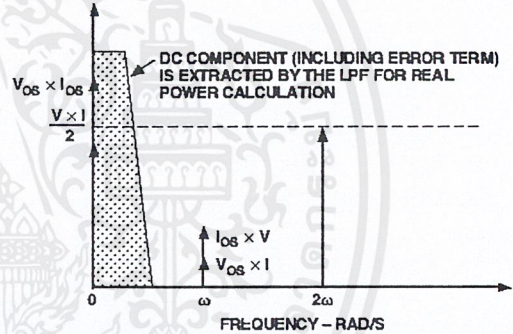


Figure 27. Effect of Channel Offset on the Real Power Calculation

The HPF in Channel 1 has an associated phase response that is compensated for on-chip. The phase compensation is activated when the HPF is enabled and is disabled when the HPF is not activated. Figures 28 and 29 show the phase error between channels with the compensation network activated. The AD7755 is phase compensated up to 1 kHz as shown. This will ensure correct active harmonic power calculation even at low power factors.

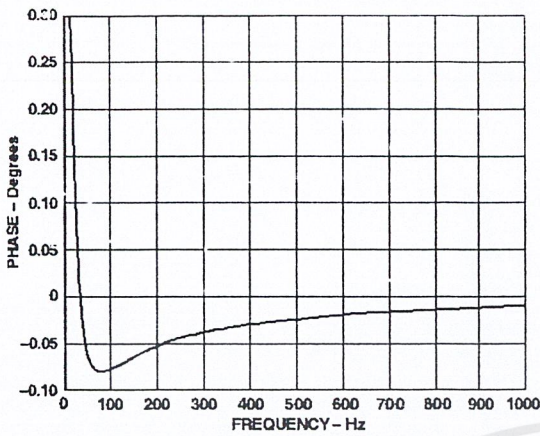


Figure 28. Phase Error Between Channels (0 Hz to 1 kHz)

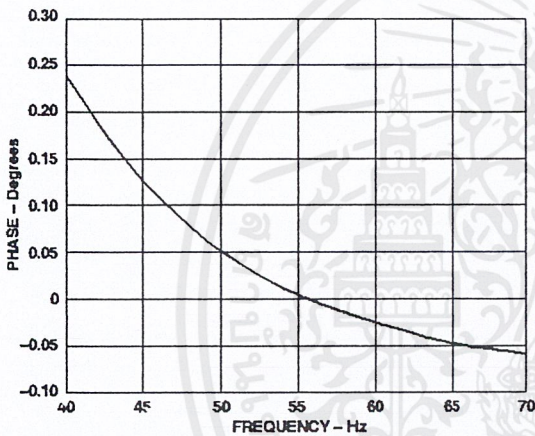


Figure 29. Phase Error Between Channels (40 Hz to 70 Hz)

**DIGITAL-TO-FREQUENCY CONVERSION**

As previously described, the digital output of the low-pass filter after multiplication contains the real power information. However since this LPF is not an ideal “brick wall” filter implementation, the output signal also contains attenuated components at the line frequency and its harmonics, i.e.,  $\cos(h\omega t)$  where  $h = 1, 2, 3, \dots$  etc.

The magnitude response of the filter is given by:

$$|H(f)| = \frac{1}{1 + (f / 8.9 \text{ Hz})} \tag{5}$$

For a line frequency of 50 Hz this would give an attenuation of the  $2\omega$  (100 Hz) component of approximately -22 dBs. The dominating harmonic will be at twice the line frequency, i.e.,  $\cos(2\omega t)$  and this is due to the instantaneous power signal.

Figure 30 shows the instantaneous real power signal at the output of the CPF which still contains a significant amount of instantaneous power information, i.e.,  $\cos(2\omega t)$ . This signal is then passed to the digital-to-frequency converter where it is integrated (accumulated) over time in order to produce an output frequency. This accumulation of the signal will suppress or average out any non-dc components in the instantaneous real power signal. The average value of a sinusoidal signal is zero. Hence the frequency generated by the AD7755 is proportional to the average real power. Figure 30 shows the digital-to-frequency conversion for steady load conditions, i.e., constant voltage and current.

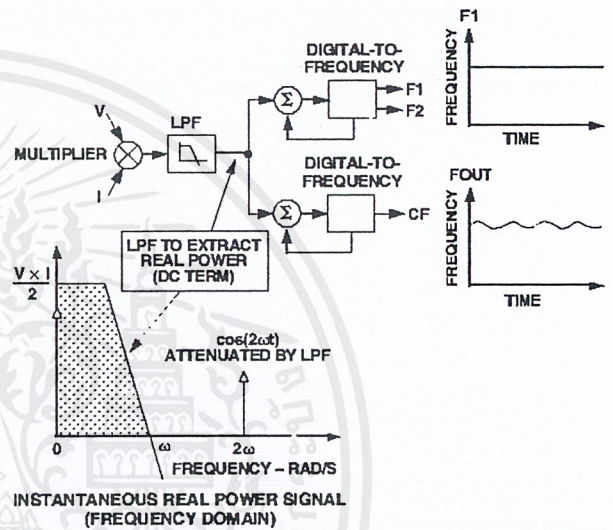


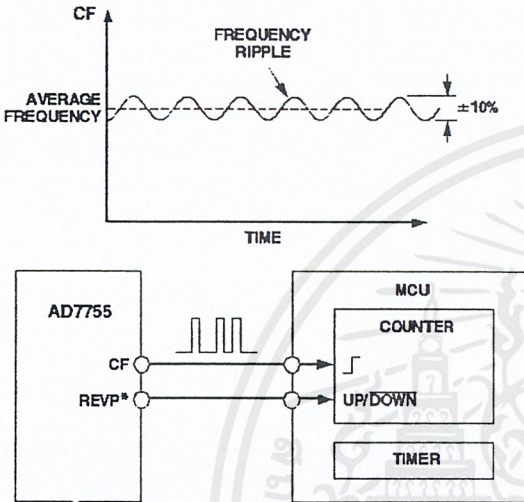
Figure 30. Real Power-to-Frequency Conversion

As can be seen in the diagram, the frequency output CF is seen to vary over time, even under steady load conditions. This frequency variation is primarily due to the  $\cos(2\omega t)$  component in the instantaneous real power signal. The output frequency on CF can be up to 2048 times higher than the frequency on F1 and F2. This higher output frequency is generated by accumulating the instantaneous real power signal over a much shorter time while converting it to a frequency. This shorter accumulation period means less averaging of the  $\cos(2\omega t)$  component. As a consequence, some of this instantaneous power signal passes through the digital-to-frequency conversion. This will not be a problem in the application. Where CF is used for calibration purposes, the frequency should be averaged by the frequency counter. This will remove any ripple. If CF is being used to measure energy, e.g., in a microprocessor-based application, the CF output should also be averaged to calculate power. Because the outputs F1 and F2 operate at a much lower frequency, a lot more averaging of the instantaneous real power signal is carried out. The result is a greatly attenuated sinusoidal content and a virtually ripple-free frequency output.

# AD7755

## Interfacing the AD7755 to a Microcontroller for Energy Measurement

The easiest way to interface the AD7755 to a microcontroller is to use the CF high frequency output with the output frequency scaling set to  $2048 \times F1, F2$ . This is done by setting  $SCF = 0$  and  $S0 = S1 = 1$ , see Table IV. With full-scale ac signals on the analog inputs, the output frequency on CF will be approximately 5.5 kHz. Figure 31 illustrates one scheme which could be used to digitize the output frequency and carry out the necessary averaging mentioned in the previous section.



\*REVP MUST BE USED IF THE METER IS BIDIRECTIONAL OR DIRECTION OF ENERGY FLOW IS NEEDED

Figure 31. Interfacing the AD7755 to an MCU

As shown, the frequency output CF is connected to an MCU counter or port. This will count the number of pulses in a given integration time which is determined by an MCU internal timer. The average power is proportional to the average frequency is given by:

$$\text{Average Frequency} = \frac{\text{Average Real Power}}{\text{Time}} = \frac{\text{Counter}}{\text{Timer}}$$

The energy consumed during an integration period is given by:

$$\text{Energy} = \text{Average Real Power} \times \text{Time} = \text{Counter} \times \text{Time} = \text{Counter}$$

For the purpose of calibration, this integration time could be 10 to 20 seconds in order to accumulate enough pulses to ensure correct averaging of the frequency. In normal operation the integration time could be reduced to one or two seconds depending, for example, on the required update rate of a display. With shorter integration times on the MCU the amount of energy in each update may still have some small amount of ripple, even under steady load conditions. However, over a minute or more the measured energy will have no ripple.

## Power Measurement Considerations

Calculating and displaying power information will always have some associated ripple that will depend on the integration period used in the MCU to determine average power and also the load. For example, at light loads the output frequency may be 10 Hz. With an integration period of two seconds, only about 20 pulses will be counted. The possibility of missing one pulse always exists as the AD7755 output frequency is running asynchronously to the MCU timer. This would result in a one-in-twenty or 5% error in the power measurement.

## TRANSFER FUNCTION

### Frequency Outputs F1 and F2

The AD7755 calculates the product of two voltage signals (on Channel 1 and Channel 2) and then low-pass filters this product to extract real power information. This real power information is then converted to a frequency. The frequency information is output on F1 and F2 in the form of active low pulses. The pulse rate at these outputs is relatively low, e.g., 0.34 Hz maximum for ac signals with  $S0 = S1 = 0$ —see Table III. This means that the frequency at these outputs is generated from real power information accumulated over a relatively long period of time. The result is an output frequency that is proportional to the average real power. The averaging of the real power signal is implicit to the digital-to-frequency conversion. The output frequency or pulse rate is related to the input voltage signals by the following equation.

$$\text{Freq} = \frac{8.06 \times 10^{-4} \times V1 \times V2 \times \text{Gain} \times F_{1-4}}{V_{REF}^2}$$

where:

- Freq = Output frequency on F1 and F2 (Hz)
- V1 = Differential rms voltage signal on Channel 1 (volts)
- V2 = Differential rms voltage signal on Channel 2 (volts)
- Gain = 1, 2, 8 or 15, depending on the PGA gain selection made using logic inputs G0 and G1
- V<sub>REF</sub> = The reference voltage (2.5 V ± 8%) (volts)
- F<sub>1-4</sub> = One of four possible frequencies selected by using the logic inputs S0 and S1—see Table II.

Table II. F<sub>1-4</sub> Frequency Selection

S1	S0	F <sub>1-4</sub> (Hz)	XTAL/CLKIN*
0	0	1.7	3.579 MHz/2 <sup>21</sup>
0	1	3.4	3.579 MHz/2 <sup>20</sup>
1	0	6.8	3.579 MHz/2 <sup>19</sup>
1	1	13.6	3.579 MHz/2 <sup>18</sup>

NOTE

\*F<sub>1-4</sub> is a binary fraction of the master clock and therefore will vary if the specified CLKIN frequency is altered.

**Example 1**

Thus if full-scale differential dc voltages of +470 mV and -660 mV are applied to V1 and V2 respectively (470 mV is the maximum differential voltage that can be connected to Channel 1 and 660 mV is the maximum differential voltage that can be connected to Channel 2), the expected output frequency is calculated as follows:

$$\begin{aligned} \text{Gain} &= 1, G_0 = G_1 = 0 \\ F_{14} &= 1.7 \text{ Hz}, S_0 = S_1 = 0 \\ V_1 &= +470 \text{ mV dc} = 0.47 \text{ V (rms of dc} = \text{dc)} \\ V_2 &= -660 \text{ mV dc} = 0.66 \text{ V (rms of dc} = |\text{dc}|) \\ V_{\text{REF}} &= 2.5 \text{ V (nominal reference value).} \end{aligned}$$

NOTE: If the on-chip reference is used, actual output frequencies may vary from device to device due to reference tolerance of  $\pm 8\%$ .

$$\text{Freq} = \frac{8.06 \times 0.47 \times 0.66 \times 1 \times 1.7}{2.5^2} = 0.68$$

**Example 2**

In this example, with ac voltages of  $\pm 470$  mV peak applied to V1 and  $\pm 660$  mV peak applied to V2, the expected output frequency is calculated as follows:

$$\begin{aligned} \text{Gain} &= 1, G_0 = G_1 = 0 \\ F_{14} &= 1.7 \text{ Hz}, S_0 = S_1 = 0 \\ V_1 &= \text{rms of } 470 \text{ mV peak ac} = 0.47/\sqrt{2} \text{ volts} \\ V_2 &= \text{rms of } 660 \text{ mV peak ac} = 0.66/\sqrt{2} \text{ volts} \\ V_{\text{REF}} &= 2.5 \text{ V (nominal reference value).} \end{aligned}$$

NOTE: If the on-chip reference is used, actual output frequencies may vary from device to device due to reference tolerance of  $\pm 8\%$ .

$$\text{Freq} = \frac{8.06 \times 0.47 \times 0.66 \times 1 \times 1.7}{\sqrt{2} \times \sqrt{2} \times 2.5^2} = 0.34$$

As can be seen from these two example calculations, the maximum output frequency for ac inputs is always half of that for dc input signals. Table III shows a complete listing of all maximum output frequencies.

**Table III. Maximum Output Frequency on F1 and F2**

S1	S0	Max Frequency for DC Inputs (Hz)	Max Frequency for AC Inputs (Hz)
0	0	0.68	0.34
0	1	1.36	0.68
1	0	2.72	1.36
1	1	5.44	2.72

**Frequency Output CF**

The pulse output CF (Calibration Frequency) is intended for use during calibration. The output pulse rate on CF can be up to 2048 times the pulse rate on F1 and F2. The lower the  $F_{14}$  frequency selected, the higher the CF scaling (except for the high frequency mode SCF = 0, S1 = S0 = 1). Table IV shows how the two frequencies are related, depending on the states of

the logic inputs S0, S1 and SCF. Because of its relatively high pulse rate, the frequency at this logic output is proportional to the instantaneous real power. As is the case with F1 and F2, the frequency is derived from the output of the low-pass filter after multiplication. However, because the output frequency is high, this real power information is accumulated over a much shorter time. Hence less averaging is carried out in the digital-to-frequency conversion. With much less averaging of the real power signal, the CF output is much more responsive to power fluctuations—see Signal Processing Block in Figure 20.

**Table IV. Maximum Output Frequency on CF**

SCF	S1	S0	$F_{14}$ (Hz)	CF Max for AC Signals (Hz)
1	0	0	1.7	$128 \times F_1, F_2 = 43.52$
0	0	0	1.7	$64 \times F_1, F_2 = 21.76$
1	0	1	3.4	$64 \times F_1, F_2 = 43.52$
0	0	1	3.4	$32 \times F_1, F_2 = 21.76$
1	1	0	6.8	$32 \times F_1, F_2 = 43.52$
0	1	0	6.8	$16 \times F_1, F_2 = 21.76$
1	1	1	13.6	$16 \times F_1, F_2 = 43.52$
0	1	1	13.6	$2048 \times F_1, F_2 = 5.57 \text{ kHz}$

**SELECTING A FREQUENCY FOR AN ENERGY METER APPLICATION**

As shown in Table II, the user can select one of four frequencies. This frequency selection determines the maximum frequency on F1 and F2. These outputs are intended to be used to drive the energy register (electromechanical or other). Since only four different output frequencies can be selected, the available frequency selection has been optimized for a meter constant of 100 imp/kWhr with a maximum current of between 10 A and 120 A. Table V shows the output frequency for several maximum currents ( $I_{\text{MAX}}$ ) with a line voltage of 220 V. In all cases the meter constant is 100 imp/kWhr.

**Table V. F1 and F2 Frequency at 100 imp/kWhr**

$I_{\text{MAX}}$	F1 and F2 (Hz)
12.5 A	0.076
25 A	0.153
40 A	0.244
60 A	0.367
80 A	0.489
120 A	0.733

The  $F_{14}$  frequencies allow complete coverage of this range of output frequencies on F1 and F2. When designing an energy meter the nominal design voltage on Channel 2 (voltage) should be set to half-scale to allow for calibration of the meter constant. The current channel should also be no more than half-scale when the meter sees maximum load. This will allow over current signals and signals with high crest factors to be accommodated. Table VI shows the output frequency on F1 and F2 when both analog inputs are half-scale. The frequencies listed in Table VI align very well with those listed in Table V for maximum load.

# AD7755

Table VI. F1 and F2 Frequency with Half-Scale AC Inputs

S1	S0	F <sub>1-4</sub>	Frequency on F1 and F2-CH1 and CH2 Half-Scale AC Inputs
0	0	1.7	0.085 Hz
0	1	3.4	0.17 Hz
1	0	6.8	0.34 Hz
1	1	13.6	0.68 Hz

When selecting a suitable F<sub>1-4</sub> frequency for a meter design, the frequency output at I<sub>MAX</sub> (maximum load) with a meter constant of 100 imp/kWhr should be compared with Column 4 of Table VI. The frequency that is closest in Table VI will determine the best choice of frequency (F<sub>1-4</sub>). For example, if a meter with a maximum current of 25 A is being designed, the output frequency on F1 and F2 with a meter constant of 100 imp/kWhr is 0.153 Hz at 25 A and 220 V (from Table V). Looking at Table VI, the closest frequency to 0.153 Hz in column four is 0.17 Hz. Therefore F<sub>2</sub> (3.4 Hz—see Table II) is selected for this design.

### Frequency Outputs

Figure 1 shows a timing diagram for the various frequency outputs. The outputs F1 and F2 are the low frequency outputs that can be used to directly drive a stepper motor or electromechanical impulse counter. The F1 and F2 outputs provide two alternating low going pulses. The pulsewidth (t<sub>1</sub>) is set at 275 ms and the time between the falling edges of F1 and F2 (t<sub>3</sub>) is approximately half the period of F1 (t<sub>2</sub>). If however the period of F1 and F2 falls below 550 ms (1.81 Hz) the pulsewidth of F1 and F2 is set to half of their period. The maximum output frequencies for F1 and F2 are shown in Table III.

The high frequency CF output is intended to be used for communications and calibration purposes. CF produces a 90 ms-wide active high pulse (t<sub>4</sub>) at a frequency proportional to active power. The CF output frequencies are given in Table IV. As in the case of F1 and F2, if the period of CF (t<sub>5</sub>) falls below 180 ms, the CF pulsewidth is set to half the period. For example, if the CF frequency is 20 Hz, the CF pulsewidth is 25 ms.

NOTE: When the high frequency mode is selected, (i.e., SCF = 0, S1 = S0 = 1) the CF pulsewidth is fixed at 18 μs. Therefore t<sub>4</sub> will always be 18 μs, regardless of output frequency on CF.

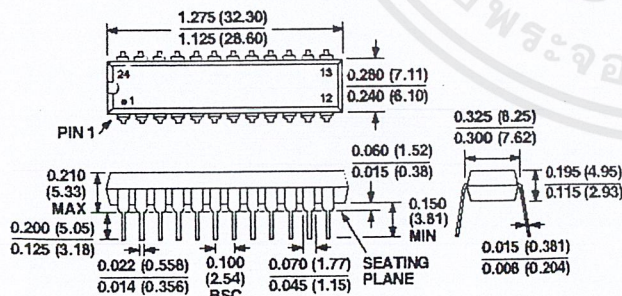
### NO LOAD THRESHOLD

The AD7755 also includes a “no load threshold” and “start-up current” feature that will eliminate any creep effects in the meter. The AD7755 is designed to issue a minimum output frequency on all modes except when SCF = 0 and S1 = S0 = 1. The no-load detection threshold is disabled on this output mode to accommodate specialized application of the AD7755. Any load generating a frequency lower than this minimum frequency will not cause a pulse to be issued on F1, F2 or CF. The minimum output frequency is given as 0.0014% of the full-scale output frequency for each of the F<sub>1-4</sub> frequency selections—see Table II. For example, an energy meter with a meter constant of 100 imp/kWhr on F1, F2 using F<sub>2</sub> (3.4 Hz), the maximum output frequency at F1 or F2 would be 0.0014% of 3.4 Hz or 4.76 × 10<sup>-5</sup> Hz. This would be 3.05 × 10<sup>3</sup> Hz at CF (64 × F1 Hz). In this example the no-load threshold would be equivalent to 1.7 W of load or a start-up current of 8 mA at 220 V. Comparing this value to the IEC1036 specification which states that the meter must start up with a load equal to or less than 0.4% I<sub>b</sub>. For a 5A (I<sub>b</sub>) meter 0.4% of I<sub>b</sub> is equivalent to 20 mA.

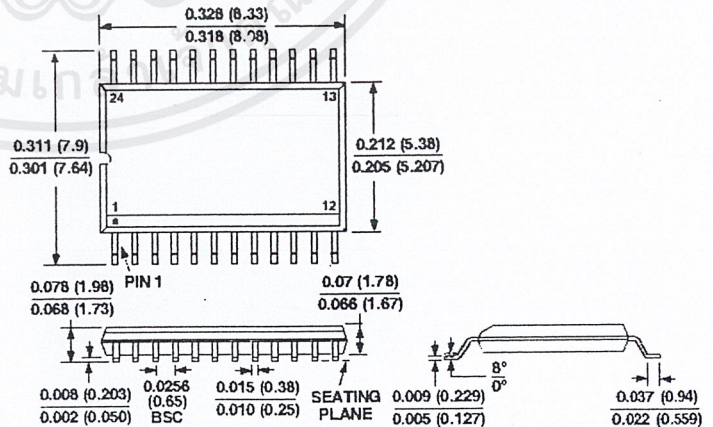
### OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

24-Lead Plastic DIP (N-24)



24-Lead Shrink Small Outline Package (RS-24)



## 16K 1.8V I<sup>2</sup>C™ Serial EEPROM

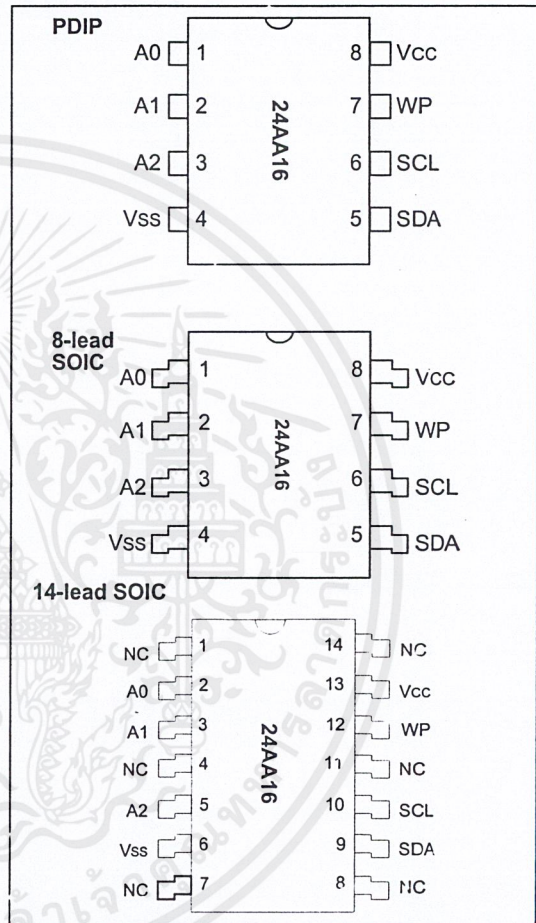
### FEATURES

- Single supply with operation down to 1.8V
- Low power CMOS technology
  - 1 mA active current typical
  - 10  $\mu$ A standby current typical at 5.5V
  - 3  $\mu$ A standby current typical at 1.8V
- Organized as 8 blocks of 256 bytes (8 x 256 x 8)
- 2-wire serial interface bus, I<sup>2</sup>C™ compatible
- Schmitt trigger, filtered inputs for noise suppression
- Output slope control to eliminate ground bounce
- 100 kHz (1.8V) and 400 kHz (5V) compatibility
- Self-timed write cycle (including auto-erase)
- Page-write buffer for up to 16 bytes
- 2 ms typical write cycle time for page-write
- Hardware write protect for entire memory
- Can be operated as a serial ROM
- ESD protection > 4,000V
- 1,000,000 erase/write cycles guaranteed
- Data retention > 200 years
- 8-pin DIP, 8-lead or 14-lead SOIC packages
  - Commercial (C): 0°C to +70°C
  - Industrial (I): -40°C to +85°C

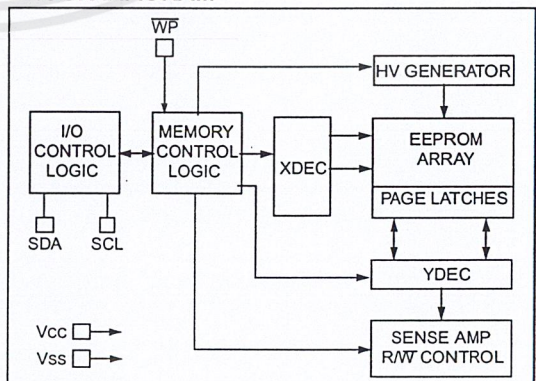
### DESCRIPTION

The Microchip Technology Inc. 24AA16 is a 1.8 volt 16K bit Electrically Erasable PROM. The device is organized as eight blocks of 256 x 8-bit memory with a 2-wire serial interface. Low voltage design permits operation down to 1.8 volts with standby and active currents of only 3  $\mu$ A and 1 mA, respectively. The 24AA16 also has a page-write capability for up to 16 bytes of data. The 24AA16 is available in the standard 8-pin DIP and both 8-lead and 14-lead surface mount SOIC packages.

### PACKAGE TYPES



### BLOCK DIAGRAM



I<sup>2</sup>C is a trademark of Philips Corporation.

# 24AA16

## 1.0 ELECTRICAL CHARACTERISTICS

### 1.1 Maximum Ratings\*

Vcc.....7.0V  
 All inputs and outputs w.r.t. VSS.....-0.6V to Vcc +1.0V  
 Storage temperature .....-65°C to +150°C  
 Ambient temp. with power applied.....-65°C to +125°C  
 Soldering temperature of leads (10 seconds).....+300°C  
 ESD protection on all pins.....≥ 4 kV

\*Notice: Stresses above those listed under "Maximum ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability

TABLE 1-1: PIN FUNCTION TABLE

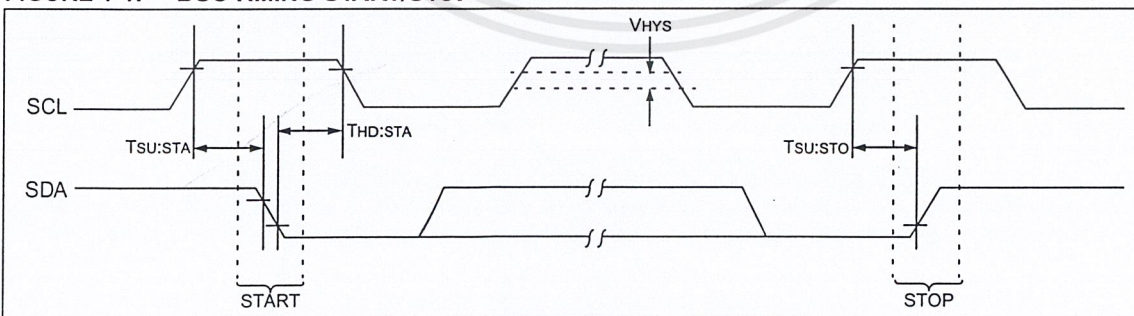
Name	Function
Vss	Ground
SDA	Serial Address/Data I/O
SCL	Serial Clock
WP	Write Protect Input
Vcc	+1.8V to 5.5V Power Supply
A0, A1, A2	No Internal Connection

TABLE 1-2: DC CHARACTERISTICS

Vcc = 1.8V to +5.5V Commercial (C): Tamb = 0°C to +70°C Industrial (I): Tamb = -40°C to +85°C						
Parameter	Symbol	Min	Typ	Max	Units	Conditions
WP, SCL and SDA pins:						
High level input voltage	V <sub>IH</sub>	.7 Vcc	—	—	V	
Low level input voltage	V <sub>IL</sub>	—	—	.3 Vcc	V	
Hysteresis of Schmitt trigger inputs	V <sub>HYS</sub>	.05 Vcc	—	—	V	(Note)
Low level output voltage	V <sub>OL</sub>	—	—	.40	V	I <sub>OL</sub> = 3.0 mA, Vcc = 1.8V
Input leakage current	I <sub>LI</sub>	-10	—	10	μA	V <sub>IN</sub> = .1V to Vcc
Output leakage current	I <sub>LO</sub>	-10	—	10	μA	V <sub>OUT</sub> = .1V to Vcc
Pin capacitance (all inputs/outputs)	C <sub>IN</sub> , C <sub>OUT</sub>	—	—	10	pF	Vcc = 5.0V (Note 1) Tamb = 25°C, F <sub>CLK</sub> = 1 MHz
Operating current	I <sub>CC</sub> Write	—	—	3	mA	Vcc = 5.5V, SCL = 400 kHz
	I <sub>CC</sub> Read	—	0.5	—	mA	Vcc = 1.8V, SCL = 100 kHz
		—	—	1	mA	Vcc = 5.5V, SCL = 400 kHz
		—	0.05	—	mA	Vcc = 1.8V, SCL = 100 kHz
Standby current	I <sub>CCS</sub>	—	—	100	μA	Vcc = 5.5V, SDA=SCL=Vcc
		—	—	30	μA	Vcc = 3.0V, SDA=SCL=Vcc
		—	3	—	μA	Vcc = 1.8V, SDA=SCL=Vcc WP = Vss

Note: This parameter is periodically sampled and not 100% tested.

FIGURE 1-1: BUS TIMING START/STOP



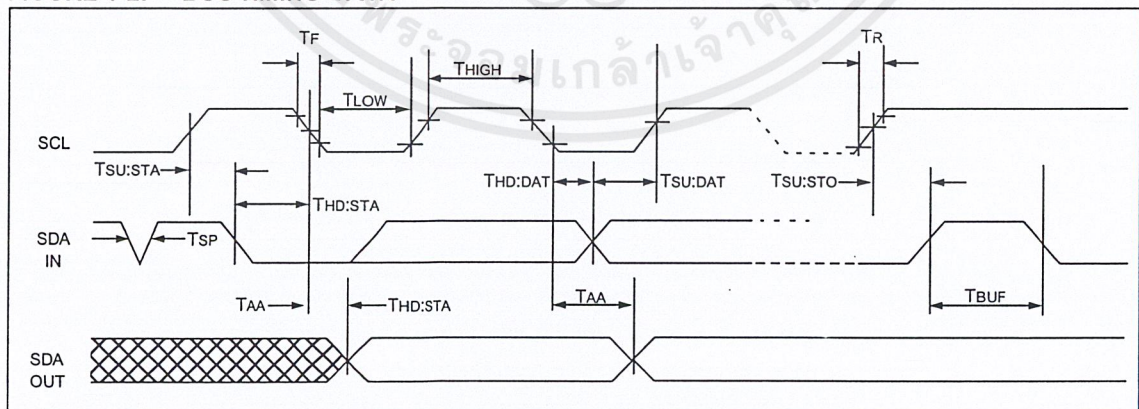
**TABLE 1-3: AC CHARACTERISTICS**

Parameter	Symbol	STANDARD MODE		V <sub>CC</sub> = 4.5-5.5V FAST MODE		Units	Remarks
		Min	Max	Min	Max		
Clock frequency	FCLK	—	100	—	400	kHz	
Clock high time	T <sub>HIGH</sub>	4000	—	600	—	ns	
Clock low time	T <sub>LOW</sub>	4700	—	1300	—	ns	
SDA and SCL rise time	T <sub>R</sub>	—	1000	—	300	ns	(Note 1)
SDA and SCL fall time	T <sub>F</sub>	—	300	—	300	ns	(Note 1)
START condition hold time	T <sub>HD:STA</sub>	4000	—	600	—	ns	After this period the first clock pulse is generated
START condition setup time	T <sub>SU:STA</sub>	4700	—	600	—	ns	Only relevant for repeated START condition
Data input hold time	T <sub>HD:DAT</sub>	0	—	0	—	ns	
Data input setup time	T <sub>SU:DAT</sub>	250	—	100	—	ns	
STOP condition setup time	T <sub>SU:STO</sub>	4000	—	600	—	ns	
Output valid from clock	T <sub>AA</sub>	—	3500	—	900	ns	(Note 2)
Bus free time	T <sub>BUF</sub>	4700	—	1300	—	ns	Time the bus must be free before a new transmission can start
Output fall time from V <sub>IH</sub> min to V <sub>IL</sub> max	T <sub>OF</sub>	—	250	20 + 0.1 C <sub>B</sub>	250	ns	(Note 1), C <sub>B</sub> ≤ 100 pF
Input filter spike suppression (SDA and SCL pins)	T <sub>SP</sub>	—	50	—	50	ns	(Note 3)
Write cycle time	T <sub>WR</sub>	—	10	—	10	ms	Byte or Page mode
Endurance	—	1M	—	1M	—	cycles	25°C, V <sub>CC</sub> = 5.0V, Block Mode (Note 4)

Note 1: Not 100% tested. C<sub>B</sub> = total capacitance of one bus line in pF.

- 2: As a transmitter, the device must provide an internal minimum delay time to bridge the undefined region (minimum 300 ns) of the falling edge of SCL to avoid unintended generation of START or STOP conditions
- 3: The combined T<sub>SP</sub> and V<sub>IHS</sub> specifications are due to new Schmitt trigger inputs which provide improved noise and spike suppression. This eliminates the need for a T<sub>i</sub> specification for standard operation.
- 4: This parameter is not tested but guaranteed by characterization. For endurance estimates in a specific application, please consult the Total Endurance Model which can be obtained on our website.

**FIGURE 1-2: BUS TIMING DATA**



# 24AA16

## 2.0 FUNCTIONAL DESCRIPTION

The 24AA16 supports a Bi-directional 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as transmitter, and a device receiving data as receiver. The bus has to be controlled by a master device which generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions, while the 24AA16 works as slave. Both master and slave can operate as transmitter or receiver but the master device determines which mode is activated.

## 3.0 BUS CHARACTERISTICS

The following bus protocol has been defined:

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is HIGH will be interpreted as a START or STOP condition.

Accordingly, the following bus conditions have been defined (Figure 3-1).

### 3.1 Bus not Busy (A)

Both data and clock lines remain HIGH.

### 3.2 Start Data Transfer (B)

A HIGH to LOW transition of the SDA line while the clock (SCL) is HIGH determines a START condition. All commands must be preceded by a START condition.

### 3.3 Stop Data Transfer (C)

A LOW to HIGH transition of the SDA line while the clock (SCL) is HIGH determines a STOP condition. All operations must be ended with a STOP condition.

### 3.4 Data Valid (D)

The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal.

The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of the data bytes transferred between the START and STOP conditions is determined by the master device and is theoretically unlimited, although only the last 16 will be stored when doing a write operation. When an overwrite does occur it will replace data in a first in first out fashion.

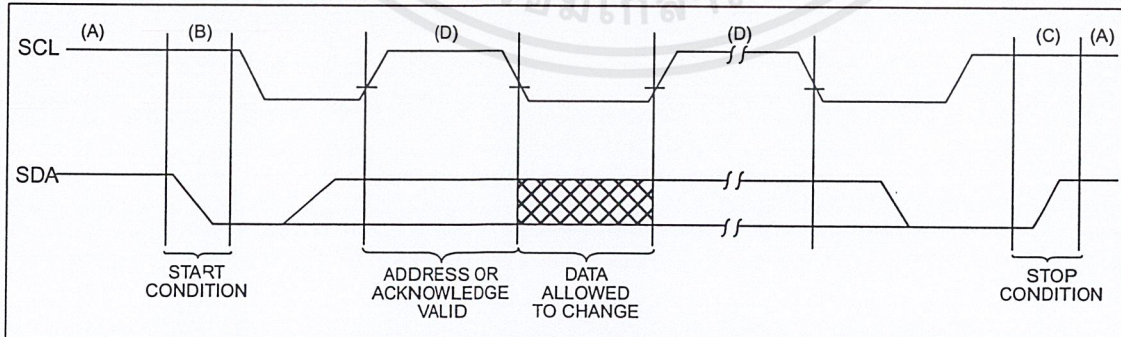
### 3.5 Acknowledge

Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

**Note:** The 24AA16 does not generate any acknowledge bits if an internal programming cycle is in progress.

The device that acknowledges, has to pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

FIGURE 3-1: DATA TRANSFER SEQUENCE ON THE SERIAL BUS



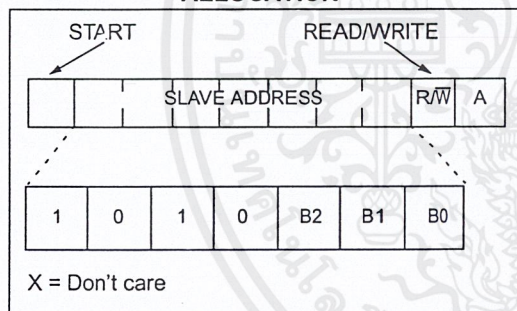
## 3.6 Device Addressing

A control byte is the first byte received following the start condition from the master device. The control byte consists of a 4-bit control code, for the 24AA16 this is set as 1010 binary for read and write operations. The next three bits of the control byte are the block select bits (B2, B1, B0). They are used by the master device to select which of the eight 256 word blocks of memory are to be accessed. These bits are in effect the three most significant bits of the word address. It should be noted that the protocol limits the size of the memory to eight blocks of 256 words, therefore the protocol can support only one 24AA16 per system.

The last bit of the control byte defines the operation to be performed. When set to one a read operation is selected, when set to zero a write operation is selected. Following the start condition, the 24AA16 monitors the SDA bus checking the device type identifier being transmitted, upon a 1010 code the slave device outputs an acknowledge signal on the SDA line. Depending on the state of the R/W bit, the 24AA16 will select a read or write operation.

Operation	Control Code	Block Select	R/W
Read	1010	Block Address	1
Write	1010	Block Address	0

**FIGURE 3-2: CONTROL BYTE ALLOCATION**



## 4.0 WRITE OPERATION

### 4.1 Byte Write

Following the start condition from the master, the device code (4 bits), the block address (3 bits), and the R/W bit which is a logic low is placed onto the bus by the master transmitter. This indicates to the addressed slave receiver that a byte with a word address will follow after it has generated an acknowledge bit during the ninth clock cycle. Therefore the next byte transmitted by the master is the word address and will be written into the address pointer of the 24AA16. After receiving another acknowledge signal from the 24AA16 the master device will transmit the data word to be written into the addressed memory location. The 24AA16 acknowledges again and the master generates a stop condition. This initiates the internal write cycle, and during this time the 24AA16 will not generate acknowledge signals (Figure 4-1).

### 4.2 Page Write

The write control byte, word address and the first data byte are transmitted to the 24AA16 in the same way as in a byte write. But instead of generating a stop condition the master transmits up to sixteen data bytes to the 24AA16 which are temporarily stored in the on-chip page buffer and will be written into the memory after the master has transmitted a stop condition. After the receipt of each word, the four lower order address pointer bits are internally incremented by one. The higher order seven bits of the word address remains constant. If the master should transmit more than 16 words prior to generating the stop condition, the address counter will roll over and the previously received data will be overwritten. As with the byte write operation, once the stop condition is received an internal write cycle will begin (Figure 4-2)

**Note:** Page write operations are limited to writing bytes within a single physical page, regardless of the number of bytes actually being written. Physical page boundaries start at addresses that are integer multiples of the page buffer size (or 'page size') and end at addresses that are integer multiples of [page size - 1]. If a page write command attempts to write across a physical page boundary, the result is that the data wraps around to the beginning of the current page (overwriting data previously stored there), instead of being written to the next page as might be expected. It is therefore necessary for the application software to prevent page write operations that would attempt to cross a page boundary.

# 24AA16

FIGURE 4-1: BYTE WRITE

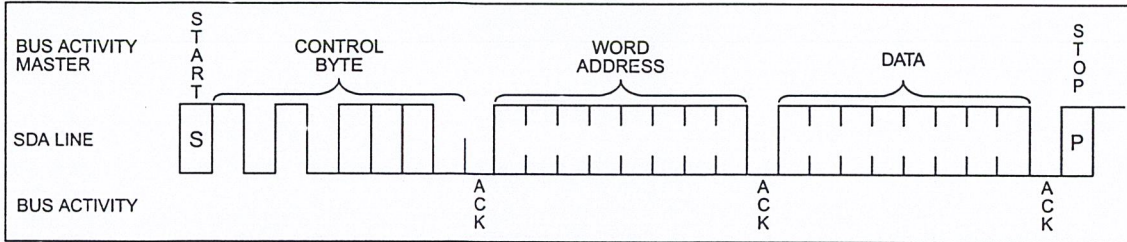
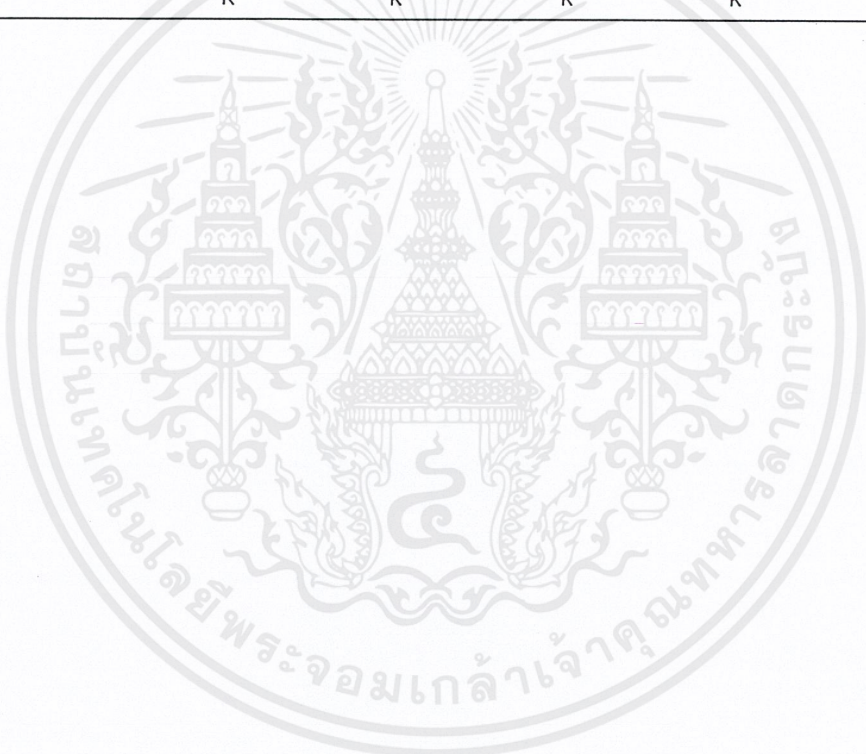
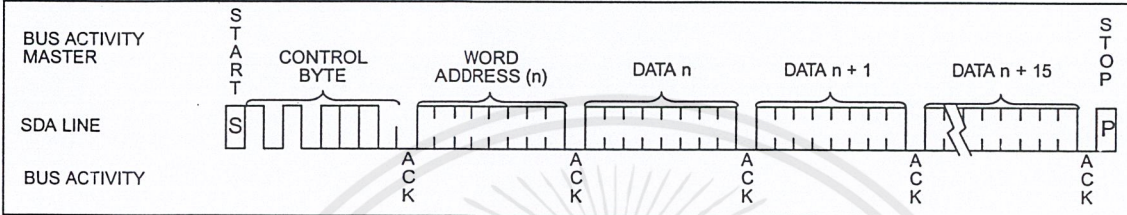


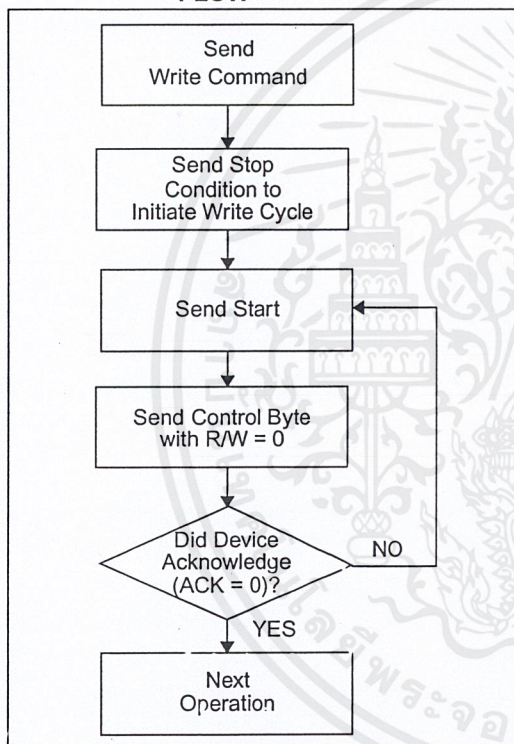
FIGURE 4-2: PAGE WRITE



## 5.0 ACKNOWLEDGE POLLING

Since the device will not acknowledge during a write cycle, this can be used to determine when the cycle is complete (this feature can be used to maximize bus throughput). Once the stop condition for a write command has been issued from the master, the device initiates the internally timed write cycle. ACK polling can be initiated immediately. This involves the master sending a start condition followed by the control byte for a write command ( $R/\overline{W} = 0$ ). If the device is still busy with the write cycle, then no ACK will be returned. If the cycle is complete, then the device will return the ACK and the master can then proceed with the next read or write command. See Figure 5-1 for flow diagram.

**FIGURE 5-1: ACKNOWLEDGE POLLING FLOW**



## 6.0 WRITE PROTECTION

The 24AA16 can be used as a serial ROM when the WP pin is connected to VCC. Programming will be inhibited and the entire memory will be write-protected.

## 7.0 READ OPERATION

Read operations are initiated in the same way as write operations with the exception that the  $R/\overline{W}$  bit of the slave address is set to one. There are three basic types of read operations: current address read, random read, and sequential read.

### 7.1 Current Address Read

The 24AA16 contains an address counter that maintains the address of the last word accessed, internally incremented by one. Therefore, if the previous access (either a read or write operation) was to address  $n$ , the next current address read operation would access data from address  $n + 1$ . Upon receipt of the slave address with  $R/\overline{W}$  bit set to one, the 24AA16 issues an acknowledge and transmits the 8-bit data word. The master will not acknowledge the transfer but does generate a stop condition and the 24AA16 discontinues transmission (Figure 7-1).

### 7.2 Random Read

Random read operations allow the master to access any memory location in a random manner. To perform this type of read operation, first the word address must be set. This is done by sending the word address to the 24AA16 as part of a write operation. After the word address is sent, the master generates a start condition following the acknowledge. This terminates the write operation, but not before the internal address pointer is set. Then the master issues the control byte again but with the  $R/\overline{W}$  bit set to a one. The 24AA16 will then issue an acknowledge and transmits the eight bit data word. The master will not acknowledge the transfer but does generate a stop condition and the 24AA16 discontinues transmission (Figure 7-2).

### 7.3 Sequential Read

Sequential reads are initiated in the same way as a random read except that after the 24AA16 transmits the first data byte, the master issues an acknowledge as opposed to a stop condition in a random read. This directs the 24AA16 to transmit the next sequentially addressed 8-bit word (Figure 7-3).

To provide sequential reads the 24AA16 contains an internal address pointer which is incremented by one at the completion of each operation. This address pointer allows the entire memory contents to be serially read during one operation.

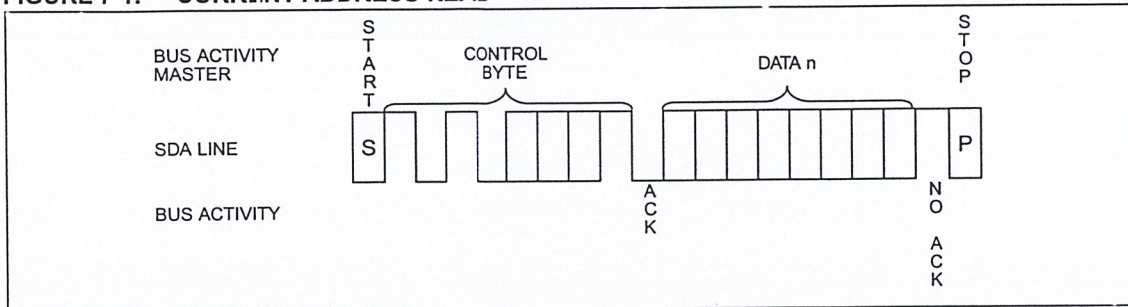
### 7.4 Noise Protection

The 24AA16 employs a VCC threshold detector circuit which disables the internal erase/write logic if the VCC is below 1.5 volts at nominal conditions.

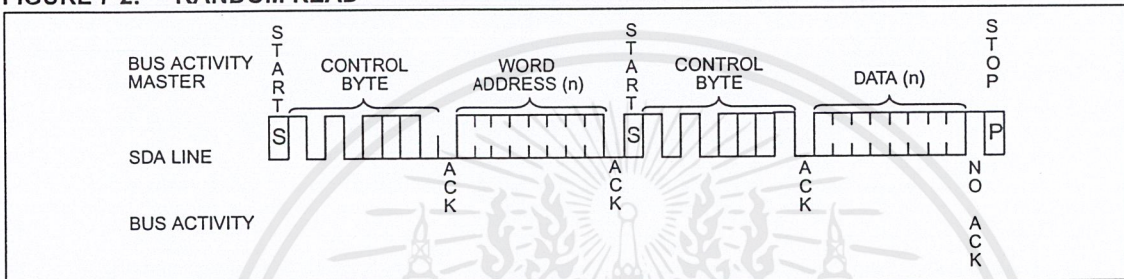
The SCL and SDA inputs have Schmitt trigger and filter circuits which suppress noise spikes to assure proper device operation even on a noisy bus.

# 24AA16

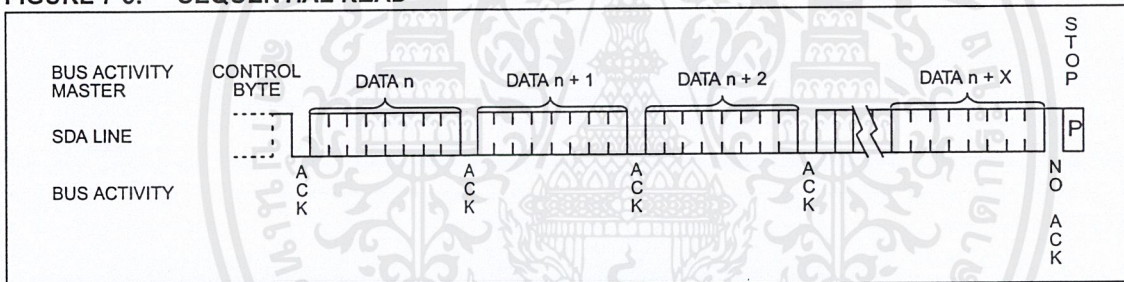
**FIGURE 7-1: CURRENT ADDRESS READ**



**FIGURE 7-2: RANDOM READ**



**FIGURE 7-3: SEQUENTIAL READ**



## 8.0 PIN DESCRIPTIONS

### 8.1 SDA Serial Address/Data Input/Output

This is a Bi-directional pin used to transfer addresses and data into and data out of the device. It is an open drain terminal, therefore the SDA bus requires a pullup resistor to Vcc (typical 10KΩ for 100 kHz, 2 KΩ for 400 kHz) from 24LC04B/08B.

For normal data transfer SDA is allowed to change only during SCL low. Changes during SCL high are reserved for indicating the START and STOP conditions.

### 8.2 SCL Serial Clock

This input is used to synchronize the data transfer from and to the device.

### 8.3 WF

This pin must be connected to either Vss or Vcc.

If tied to Vss, normal memory operation is enabled (read/write the entire memory).

If tied to Vcc, WRITE operations are inhibited. The entire memory will be write-protected. Read operations are not affected.

This feature allows the user to use the 24AA16 as a serial ROM when WP is enabled (tied to Vcc).

### 8.4 A0, A1, A2

These pins are not used by the 24AA16. They may be left floating or tied to either Vss or Vcc.

## 24AA16 Product Identification System

To order or to obtain information (e.g., on pricing or delivery), please use the listed part numbers, and refer to the factory or the listed sales offices.

<b>24AA16</b> - <b>/P</b>	<b>Package:</b>	P = Plastic DIP (300 mil Body), 8-lead SL = Plastic SOIC (150 mil Body), 14-lead SN = Plastic SOIC (150 mil Body), 8-lead
	<b>Temperature Range:</b>	Blank = 0°C to +70°C I = -40°C to +85°C
	<b>Device:</b>	24AA16 1.8K, 16K I <sup>2</sup> C Serial EEPROM 24AA16T 1.8K, 16K I <sup>2</sup> C Serial EEPROM (Tape and Reel)

## Sales and Support

### Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Corporate Literature Center U.S. FAX: (602) 786-7277
3. The Microchip Worldwide Site ([www.microchip.com](http://www.microchip.com))

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

### New Customer Notification System

Register on our web site ([www.microchip.com/cn](http://www.microchip.com/cn)) to receive the most current information on our products.



# MICROCHIP

## WORLDWIDE SALES AND SERVICE

### AMERICAS

#### Corporate Office

Microchip Technology Inc.  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 480-786-7200 Fax: 480-786-7277  
Technical Support: 480-786-7627  
Web Address: <http://www.microchip.com>

#### Atlanta

Microchip Technology Inc.  
500 Sugar Mill Road, Suite 200B  
Atlanta, GA 30350  
Tel: 770-640-0034 Fax: 770-640-0307

#### Boston

Microchip Technology Inc.  
5 Mount Royal Avenue  
Marlborough, MA 01752  
Tel: 508-480-9990 Fax: 508-480-8575

#### Chicago

Microchip Technology Inc.  
333 Pierce Road, Suite 180  
Itasca, IL 60143  
Tel: 630-285-0071 Fax: 630-285-0075

#### Dallas

Microchip Technology Inc.  
4570 Westgrove Drive, Suite 160  
Addison, TX 75248  
Tel: 972-818-7423 Fax: 972-818-2924

#### Dayton

Microchip Technology Inc.  
Two Prestige Place, Suite 150  
Miamisburg, OH 45342  
Tel: 937-291-1654 Fax: 937-291-9175

#### Detroit

Microchip Technology Inc.  
Tri-Atria Office Building  
32255 Northwestern Highway, Suite 190  
Farmington Hills, MI 48334  
Tel: 248-538-2250 Fax: 248-538-2260

#### Los Angeles

Microchip Technology Inc.  
18201 Von Karman, Suite 1090  
Irvine, CA 92612  
Tel: 949-263-1888 Fax: 949-263-1338

#### New York

Microchip Technology Inc.  
150 Motor Parkway, Suite 202  
Hauppauge, NY 11788  
Tel: 631-273-5305 Fax: 631-273-5335

#### San Jose

Microchip Technology Inc.  
2107 North First Street, Suite 590  
San Jose, CA 95131  
Tel: 408-436-7950 Fax: 408-436-7955

### AMERICAS (continued)

#### Toronto

Microchip Technology Inc.  
5925 Airport Road, Suite 200  
Mississauga, Ontario L4V 1W1, Canada  
Tel: 905-405-6279 Fax: 905-405-6253

### ASIA/PACIFIC

#### Hong Kong

Microchip Asia Pacific  
Unit 2101, Tower 2  
Metroplaza  
223 Hing Fong Road  
Kwai Fong, N.T., Hong Kong  
Tel: 852-2-401-1200 Fax: 852-2-401-3431

#### Beijing

Microchip Technology, Beijing  
Unit 915, 6 Chaoyangmen Bei Dajie  
Dong Erhuan Road, Dongcheng District  
New China Hong Kong Manhattan Building  
Beijing 100027 PRC  
Tel: 86-10-85282100 Fax: 86-10-85282104

#### India

Microchip Technology Inc.  
India Liaison Office  
No. 6, Legacy, Convent Road  
Bangalore 560 025, India  
Tel: 91-80-229-0061 Fax: 91-80-229-0062

#### Japan

Microchip Technology Intl. Inc.  
Benex S-1 6F  
3-18-20, Shinyokohama  
Kohoku-Ku, Yokohama-shi  
Kanagawa 222-0033 Japan  
Tel: 81-45-471-6166 Fax: 81-45-471-6122

#### Korea

Microchip Technology Korea  
168-1, Youngbo Bldg. 3 Floor  
Samsung-Dong, Kangnam-Ku  
Seoul, Korea  
Tel: 82-2-554-7200 Fax: 82-2-558-5934

#### Shanghai

Microchip Technology  
RM 406 Shanghai Golden Bridge Bldg.  
2077 Yan'an Road West, Hong Qiao District  
Shanghai, PRC 200335  
Tel: 86-21-6275-5700 Fax: 86 21-6275-5060

### ASIA/PACIFIC (continued)

#### Singapore

Microchip Technology Singapore Pte Ltd.  
200 Middle Road  
#07-C2 Prime Centre  
Singapore 188980  
Tel: 65-334-8870 Fax: 65-334-8850

#### Taiwan, R.O.C

Microchip Technology Taiwan  
10F-1C 207  
Tung Hua North Road  
Taipei, Taiwan, ROC  
Tel: 886-2-2717-7175 Fax: 886-2-2545-0139

### EUROPE

#### United Kingdom

Arizona Microchip Technology Ltd.  
505 Eskdale Road  
Winnersh Triangle  
Wokingham  
Berkshire, England RG41 5TU  
Tel: 44 118 921 5858 Fax: 44-118 921-5835

#### Denmark

Microchip Technology Denmark ApS  
Regus Business Centre  
Lautrup høj 1-3  
Ballerup DK-2750 Denmark  
Tel: 45 4420 9895 Fax: 45 4420 9910

#### France

Arizona Microchip Technology SARL  
Parc d'Activite du Moulin de Massy  
43 Rue du Saule Trapu  
Batiment A - ler Etage  
91300 Massy, France  
Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

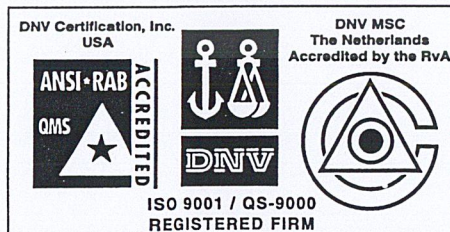
#### Germany

Arizona Microchip Technology GmbH  
Gustav-Heinemann-Ring 125  
D-81739 München, Germany  
Tel: 49-89-627-144 0 Fax: 49-89-627-144-44

#### Italy

Arizona Microchip Technology SRL  
Centro Direzionale Colleoni  
Palazzo Taurus 1 V. Le Colleoni 1  
20041 Agrate Brianza  
Milan, Italy  
Tel: 39-039-65791-1 Fax: 39-039-6899883

11/15/99



Microchip received QS-9000 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona in July 1999. The Company's quality system processes and procedures are QS-9000 compliant for its PICmicro® 8-bit MCUs, KEELoc® code hopping devices, Serial EEPROMs and microperipheral products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001 certified.

All rights reserved. © 1999 Microchip Technology Incorporated. Printed in the USA. 11/99

Printed on recycled paper.

Information contained in this publication regarding device applications and the like is intended for suggestion only and may be superseded by updates. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights. The Microchip logo and name are registered trademarks of Microchip Technology Inc. in the U.S.A. and other countries. All rights reserved. All other trademarks mentioned herein are the property of their respective companies.

© 1999 Microchip Technology Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

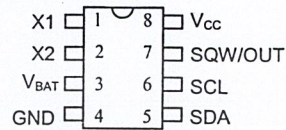
### FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 56 byte nonvolatile RAM for data storage
- 2-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500 nA in battery backup mode with oscillator running
- Optional industrial temperature range -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Recognized by Underwriters Laboratory

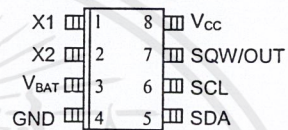
### ORDERING INFORMATION

DS1307	8-Pin DIP
DS1307Z	8-Pin SOIC (150 mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

### PIN ASSIGNMENT



DS1307 8-Pin DIP (300 mil)



DS1307Z 8-Pin SOIC (150 mil)

### PIN DESCRIPTION

V <sub>CC</sub>	- Primary Power Supply
X1, X2	- 32.768 kHz Crystal Connection
V <sub>BAT</sub>	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square wave/Output Driver

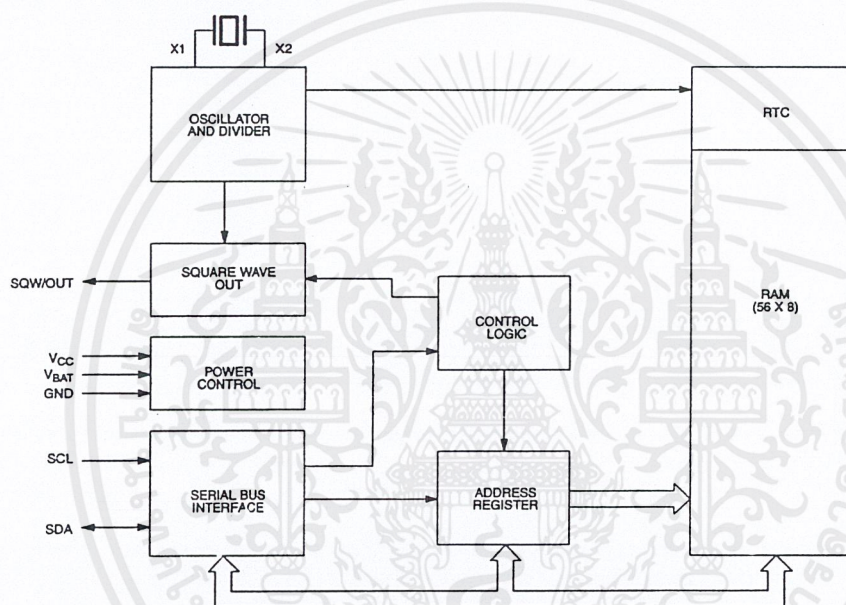
### DESCRIPTION

The DS1307 Serial Real Time Clock is a low power, full BCD clock/calendar plus 56 bytes of nonvolatile SRAM. Address and data are transferred serially via a 2-wire bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit which detects power failures and automatically switches to the battery supply.

## OPERATION

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When  $V_{CC}$  falls below  $1.25 \times V_{BAT}$  the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When  $V_{CC}$  falls below  $V_{BAT}$  the device switches into a low current battery backup mode. Upon power up, the device switches from battery to  $V_{CC}$  when  $V_{CC}$  is greater than  $V_{BAT} + 0.2V$  and recognizes inputs when  $V_{CC}$  is greater than  $1.25 \times V_{BAT}$ . The block diagram in Figure 1 shows the main elements of the Serial Real Time Clock.

## DS1307 BLOCK DIAGRAM Figure 1



## SIGNAL DESCRIPTIONS

$V_{CC}$ , **GND** - DC power is provided to the device on these pins.  $V_{CC}$  is the +5 volt input. When 5 volts is applied within normal limits, the device is fully accessible and data can be written and read. When a 3-volt battery is connected to the device and  $V_{CC}$  is below  $1.25 \times V_{BAT}$ , reads and writes are inhibited. However, the Timekeeping function continues unaffected by the lower input voltage. As  $V_{CC}$  falls below  $V_{BAT}$  the RAM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at  $V_{BAT}$ .

$V_{BAT}$  - Battery input for any standard 3-volt lithium cell or other energy source. Battery voltage must be held between 2.0 and 3.5 volts for proper operation. The nominal write protect trip point voltage at which access to the real time clock and user RAM is denied is set by the internal circuitry as  $1.25 \times V_{BAT}$  nominal. A lithium battery with 48 mAhr or greater will back up the DS1307 for more than 10 years in the absence of power at 25 degrees C.

**SCL (Serial Clock Input)** - SCL is used to synchronize data movement on the serial interface.

**SDA (Serial Data Input/Output)** - SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

**SQW/OUT (Square Wave/ Output Driver)** - When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1 Hz, 4 kHz, 8 kHz, 32 kHz). The SQW/OUT pin is open drain which requires an external pullup resistor. SQW/OUT will operate with either Vcc or Vbat applied.

**X1, X2** - Connections for a standard 32.768 kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5 pF.

For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations with Dallas Real Time Clocks." The DS1307 can also be driven by an external 32.768 kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

Please review Application Note 95, "Interfacing the DS1307 with a 8051-Compatible Microcontroller" for additional information.

## RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The real time clock registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

### DS1307 ADDRESS MAP Figure 2

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

## CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The real time clock registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the Binary-Coded Decimal (BCD) format. Bit 7 of Register 0 is the Clock Halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

**Please note that the initial power on state of all registers is not defined. Therefore it is important to enable the oscillator (CH bit=0) during initial configuration.**

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-23 hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-read the registers in case of an update of the main registers during a read.

### DS1307 TIMEKEEPER REGISTERS Figure 3

	BIT7								BIT0	
00H	CH	10 SECONDS			SECONDS					00-59
	X	10 MINUTES			MINUTES					00-59
	X	12 24	10 HR A/P	10 HR	HOURS					01-12 00-23
	X	X	X	X	X	DAY				1-7
	X	X	10 DATE		DATE					01-28/29 01-30 01-31
	X	X	X	10 MONTH	MONTH					01-12
		10 YEAR			YEAR					00-99
07H	OUT	X	X	SQWE	X	X	RS1	RS0		

### CONTROL REGISTER

The DS1307 Control Register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	X	X	SQWE	X	X	RS1	RS0

**OUT (Output control):** This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE=0, the logic level on the SQW/OUT pin is 1 if OUT=1 and is 0 if OUT=0.

**SQWE (Square Wave Enable):** This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits.

**RS (Rate Select):** These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

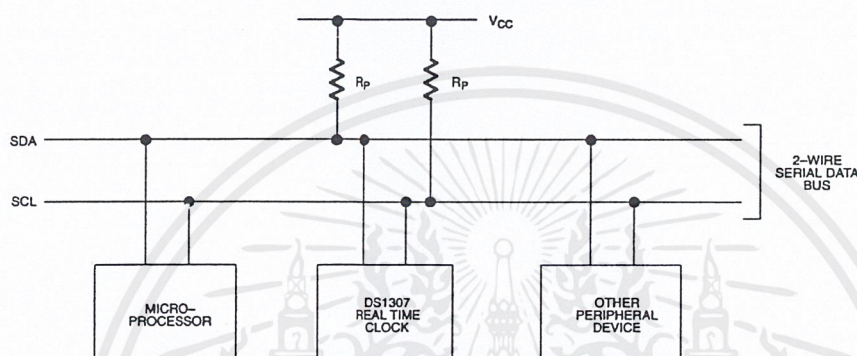
### SQUAREWAVE OUTPUT FREQUENCY Table 1

RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1 Hz
0	1	4.096 kHz
1	0	8.192 kHz
1	1	32.768 kHz

## 2-WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device which generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is shown in Figure 4.

### TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

**Bus not busy:** Both data and clock lines remain HIGH.

**Start data transfer:** A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

**Stop data transfer:** A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

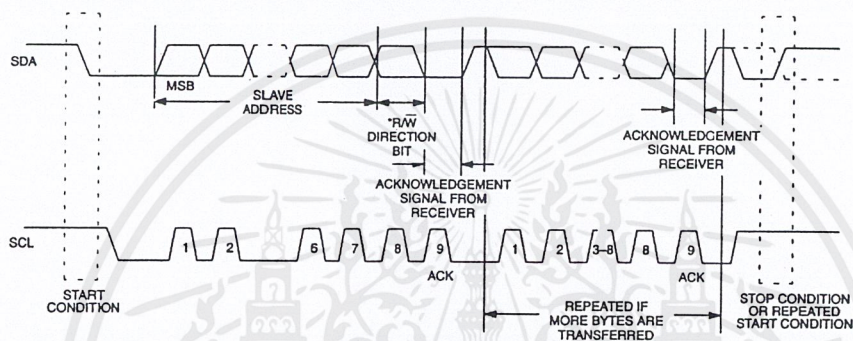
**Data valid:** The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a ninth bit. Within the 2-wire bus specifications a regular mode (100 kHz clock rate) and a fast mode (400 kHz clock rate) are defined. The DS1307 operates in the regular mode (100 kHz) only.

**Acknowledge:** Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

## DATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the R/W bit, two types of data transfer are possible:

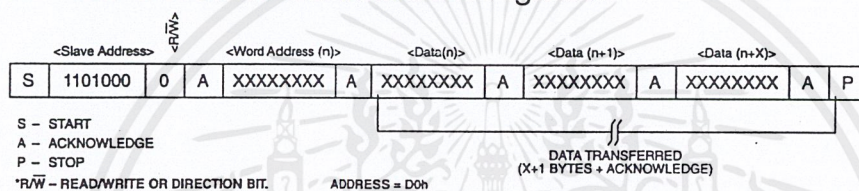
1. **Data transfer from a master transmitter to a slave receiver.** The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.
2. **Data transfer from a slave transmitter to a master receiver.** The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a 'not acknowledge' is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

The DS1307 may operate in the following two modes:

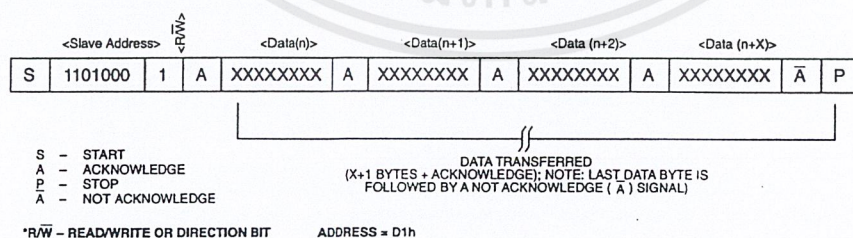
1. **Slave receiver mode (DS1307 write mode):** Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and \*direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the \*direction bit ( $\overline{R/\overline{W}}$ ) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307 This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

## DATA WRITE - SLAVE RECEIVER MODE Figure 6



2. **Slave transmitter mode (DS1307 read mode):** The first byte is received and handled as in the slave receiver mode. However, in this mode, the \*direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the \*direction bit ( $\overline{R/\overline{W}}$ ) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a Not Acknowledge to end a read.

## DATA READ - SLAVE TRANSMITTER MODE Figure 7



**ABSOLUTE MAXIMUM RATINGS\***

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Operating Temperature	0°C to 70°C (-40°C to 85°C for industrial)
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds DIP See JPC/JEDEC Standard J-STD-020A for Surface Mount Devices

\* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

**RECOMMENDED DC OPERATING CONDITIONS**

(0°C to 70°C or -40°C to +85°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V <sub>CC</sub>	4.5	5.0	5.5	V	1
Logic 1	V <sub>IH</sub>	2.2		V <sub>CC</sub> +0.3	V	1
Logic 0	V <sub>IL</sub>	-0.3		+0.8	V	1
V <sub>BAT</sub> Battery Voltage	V <sub>BAT</sub>	2.0		3.5	V	1

**DC ELECTRICAL CHARACTERISTICS**(0°C to 70°C or -40°C to +85°C; V<sub>CC</sub>=4.5V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I <sub>LI</sub>			1	μA	10
I/O Leakage	I <sub>LO</sub>			1	μA	11
Logic 0 Output	V <sub>OL</sub>			0.4	V	2
Active Supply Current	I <sub>CCA</sub>			1.5	mA	9
Standby Current	I <sub>CCS</sub>			200	μA	3
Battery Current (OSC ON); SQW/OUT OFF	I <sub>BAT1</sub>		300	500	nA	4
Battery Current (OSC ON); SQW/OUT ON (32 kHz)	I <sub>BAT2</sub>		480	800	nA	4

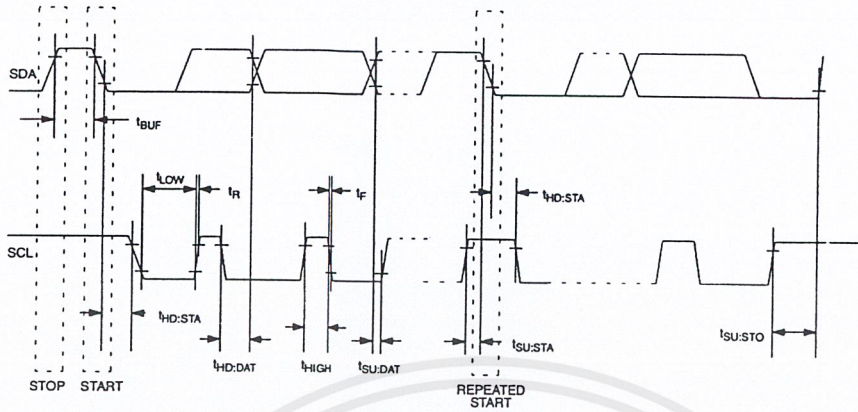
**AC ELECTRICAL CHARACTERISTICS**(0°C to 70°C or -40°C to +85°C;  $V_{CC}=4.5V$  to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	$f_{SCL}$	0		100	kHz	
Bus Free Time Between a STOP and START Condition	$t_{BUF}$	4.7			$\mu s$	
Hold Time (Repeated) START Condition	$t_{HD:STA}$	4.0			$\mu s$	5
LOW Period of SCL Clock	$t_{LOW}$	4.7			$\mu s$	
HIGH Period of SCL Clock	$t_{HIGH}$	4.0			$\mu s$	
Set-up Time for a Repeated START Condition	$t_{SU:STA}$	4.7			$\mu s$	
Data Hold Time	$t_{HD:DAT}$	0			$\mu s$	6, 7
Data Set-up Time	$t_{SU:DAT}$	250			ns	
Rise Time of Both SDA and SCL Signals	$t_R$			1000	ns	
Fall Time of Both SDA and SCL Signals	$t_F$			300	ns	
Set-up Time for STOP Condition	$t_{SU:STO}$	4.7			$\mu s$	
Capacitive Load for each Bus Line	$C_B$			400	pF	8
I/O Capacitance	$C_{I/O}$		10		pF	
Crystal Specified Load Capacitance			12.5		pF	

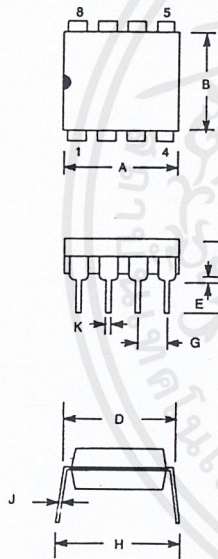
**NOTES:**

- All voltages are referenced to ground.
- Logic zero voltages are specified at a sink current of 5 mA at  $V_{CC}=4.5V$ ,  $V_{OL}=GND$  for capacitive loads.
- $I_{CCS}$  specified with  $V_{CC}=5.0V$  and SDA, SCL=5.0V.
- $V_{CC}=0V$ ,  $V_{BAT}=3V$ .
- After this period, the first clock pulse is generated.
- A device must internally provide a hold time of at least 300 ns for the SDA signal (referred to the  $V_{IHMIN}$  of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.
- The maximum  $t_{HD:DAT}$  has only to be met if the device does not stretch the LOW period ( $t_{LOW}$ ) of the SCL signal.
- $C_B$  - total capacitance of one bus line in pF.
- $I_{CCA}$  - SCL clocking at max frequency = 100 kHz.
- SCL only.
- SDA and SQW/OUT

**TIMING DIAGRAM Figure 8**



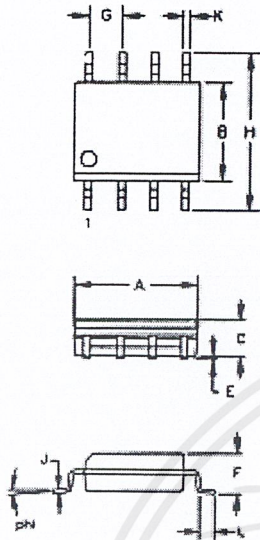
**DS1307 64 X 8 SERIAL REAL TIME CLOCK  
8-PIN DIP MECHANICAL DIMENSIONS**



PKG	8-PIN		
	DIM	MIN	MAX
A	IN.	0.360	0.400
	MM	9.14	10.16
B	IN.	0.240	0.260
	MM	6.10	6.60
C	IN.	0.120	0.140
	MM	3.05	3.56
D	IN.	0.300	0.325
	MM	7.62	8.26
E	IN.	0.015	0.040
	MM	0.38	1.02
F	IN.	0.120	0.140
	MM	3.04	3.56
G	IN.	0.090	0.110
	MM	2.29	2.79
H	IN.	0.320	0.370
	MM	8.13	9.40
J	IN.	0.008	0.012
	MM	0.20	0.30
K	IN.	0.015	0.021
	MM	0.38	0.53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DS1307Z 64 X 8 SERIAL REAL TIME CLOCK 8-PIN SO<sub>i</sub>C (150-MIL) MECHANICAL DIMENSIONS



PKG	8-PIN (150 MIL)	
DIM	MIN	MAX
A IN.	0.188	0.196
MM	4.78	4.98
B IN.	0.150	0.158
MM	3.81	4.01
C IN.	0.048	0.062
MM	1.22	1.57
E IN.	0.004	0.010
MM	0.10	0.25
F IN.	0.053	0.069
MM	1.35	1.75
G IN.	0.050 BSC	
MM	1.27 BSC	
H IN.	0.230	0.244
MM	5.84	6.20
J IN.	0.007	0.011
MM	0.18	0.28
K IN.	0.012	0.020
MM	0.30	0.51
L IN.	0.010	0.050
MM	0.41	1.27
phi	0°	8°

56-G2008-001

## บรรณานุกรม

1. ณรงค์ ชอนตะวัน , เครื่องวัดไฟฟ้า , จัดพิมพ์โดย อมรินทร์การพิมพ์
2. ศุภชัย สุรินทร์วงศ์ , เทคโนโลยีไฟฟ้ากระแสสลับ , จัดพิมพ์โดย สมาคมส่งเสริมเทคโนโลยี (ไทย - ญี่ปุ่น)
3. อภรณ์ เก่งพล และไอซามุ นิชิโนะ , เครื่องวัดและการวัดทางไฟฟ้า , จัดพิมพ์โดย สมาคมส่งเสริมความรู้เทคนิคระหว่างประเทศ
4. Alan Symonds , Electrical Power Equipment and Measurement : with heavy current electrical applications , McGraw - Hill
5. วีวัฒน์ ประกอบผล , การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ , จัดพิมพ์โดย สมาคมส่งเสริมเทคโนโลยี (ไทย - ญี่ปุ่น)
6. วิจิต ศิริชาติ , การเขียนโปรแกรม MCS51 ด้วยภาษา C , จัดพิมพ์โดย บริษัท แอนนาดิจิตอล กรุ๊ป จำกัด