สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องบันทึกข้อมูลแบบไร้สาย

WIRELESS DATA LOGGER

นายนพรัตน์ จันทร์ทอง

นายศิระ ศิริวัน

ปพ.
ท 184 ค
2544

เลขหมู่.....
เลขทะเบียน 45872
วัน, เดือน, ปี 19 ก.พ. 2546

.b.....
.i.....

ปริญญานิพนธ์เล่มนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมการวัดคุม

ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

b41931435

WIRELESS DATA LOGGER

NOPPARAT JANTHONG

SIRA SIRIWAN

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING

DEPARTMENT OF INSTRUMENTATION ENGINEERING

FACULTY OF ENGINEER

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาวิศวกรรมการวัดคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

หัวข้อปริญญานิพนธ์ เครื่องบันทึกข้อมูลแบบไร้สาย
WIRELESS DATA LOGGER

ผู้จัดทำ นายนพรัตน์ จันทร์ทอง **รหัสประจำตัว** 42015387
นายศิระ ศิริวัน **รหัสประจำตัว** 42015403

ปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมการวัดคุม

ปีการศึกษา 2544

อาจารย์ผู้ควบคุมปริญญานิพนธ์	ลายมือชื่อ
ผศ.สักรียา ชิตวงศ์	

วัน/เดือน/ปี ที่สอบ วันพุธที่ 27 มีนาคม พ.ศ. 2545

สถานที่สอบ ณ ห้องสอบปริญญานิพนธ์ ภาควิชาวิศวกรรมการวัดคุม

ภาควิชารับรองแล้ว

(ผศ.ประสิทธิ์ จุลเสรีวงศ์)

หัวหน้าภาควิศวกรรมการวัดคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องบันทึกข้อมูลแบบไร้สาย
	WIRELESS DATA LOGGER
นักศึกษาผู้จัดทำ	นายนพรัตน์ จันทร์ทอง
	นายศิระ ศิริวัน
อาจารย์ที่ปรึกษา	ผศ.สักรียา ชิตวงศ์
ปีการศึกษา	2544

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้ได้กล่าวถึง การออกแบบสร้างเครื่องเก็บข้อมูลสัญญาณแอนะลอกด้วยคอมพิวเตอร์ เพื่อเป็นการศึกษาถึงการประยุกต์ใช้งานของไมโครคอนโทรลเลอร์ และคอมพิวเตอร์ ทำให้เกิดประโยชน์ใช้งานได้จริง ซึ่งได้ศึกษาพัฒนาทั้งด้านฮาร์ดแวร์ และซอฟท์แวร์ เพื่อทำการเก็บรับข้อมูลต่างๆจากอุปกรณ์ภายนอกโดยอัตโนมัติ ไม่ต้องอาศัยมนุษย์มาควบคุมดูแล ลักษณะของโครงงานจะใช้งานร่วมกับฮาร์ดแวร์ โดยมีช่องสำหรับรับข้อมูลทั้งหมด 8 ช่องทาง พร้อมทั้งช่องที่ติดต่อกับคอมพิวเตอร์เพื่อทำการรับ-ส่งข้อมูลอีก 1 ช่องทาง ในส่วนของการแสดงผลนั้น จะอาศัยซอฟท์แวร์ของเครื่องคอมพิวเตอร์มาเป็นตัวจัดการข้อมูล

สำหรับส่วนอุปกรณ์เสริม คือ เครื่องส่งและรับแบบไร้สายนั้นได้เป็นส่วนเพิ่มเติมเพื่อให้การรับ-ส่งข้อมูลจากเครื่องคอมพิวเตอร์กับอุปกรณ์รับทางปลายทางเพื่อให้การบันทึกข้อมูลมีความสะดวกยิ่งขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis title	Wireless Data Logger	
Authors	Mr.Nopparat	Janthong
	Mr.Sira	Siriwan
Thesis Advisor	Asst.Prof. Sakreya	Chitwong
Year	2001	

ABSRACT

This thesis presents design of analog signal data storager by computer for studying microcontroller and computer to apply. The content of this thesis consists of hardware and software developed to receive and storage data from peripheral devices automatic ally(non human control). The analog signal data storage have channels of 8 and display them by computer controlled by with software programming.

The support equipment is transmitter and receiver used for sending and receiving data between computer and destination devices to more convenience.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

คณะผู้จัดทำขอขอบพระคุณอาจารย์ที่ปรึกษา อาจารย์สักรียา ชิตวงศ์ และอาจารย์ประจำภาควิชาวิศวกรรมการวัดคุมทุกท่านที่ให้คำปรึกษาและคำแนะนำต่างๆ จนช่วยให้การทำปริญญานิพนธ์สำเร็จ

ขอขอบคุณเพื่อน ภาควิชาวิศวกรรมการวัดคุมทุกคนที่ช่วยให้กำลังใจและคอยช่วยเหลือทุกๆ เรื่อง

สุดท้ายนี้คุณความดีที่พึงมีมาจากการกระทำปริญญานิพนธ์เล่มนี้ขอมอบแด่บิดา มารดา ครูอาจารย์ และผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย I

บทคัดย่อภาษาอังกฤษ II

กิตติกรรมประกาศ III

สารบัญ IV

สารบัญรูป VI

สารบัญตาราง VIII

บทที่ 1 บทนำ

1.1 ความเป็นมาและเหตุจูงใจ 1

1.2 วัตถุประสงค์ของปริญญานิพนธ์ 1

1.3 ขอบเขตของปริญญานิพนธ์ 2

1.4 ขั้นตอนการศึกษา 2

บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

2.1 โครงสร้างสถาปัตยกรรม MCS – 51 3

2.2 การสื่อสารข้อมูล(Data Communications) 7

2.3 รูปแบบการส่งข้อมูลอนุกรม 10

2.4 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์ 13

2.5 ความรู้เบื้องต้นเกี่ยวกับ I^2C 16

2.6 DS1307 ไอซีสร้างฐานเวลาจริงหรือรีลไทม์คล็อก 23

2.7 หลักการและทฤษฎีของระบบควบคุมระยะไกลแบบไร้สาย 28

2.8 การแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบแฟลช 30

บทที่ 3 การออกแบบฮาร์ดแวร์

3.1 ลักษณะการนำไปใช้งานของฮาร์ดแวร์ 33

3.2 การออกแบบฮาร์ดแวร์ 34

3.3 ส่วนการทำงานต่างๆของอุปกรณ์ 35

3.4 หลักการทำงาน 38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

บทที่ 4 การออกแบบซอฟท์แวร์

4.1 มาตรฐานคำสั่งที่ใช้ในการติดต่อสื่อสารระหว่างเครื่องคอมพิวเตอร์กับชุด Data Logger..... 40

4.2 การออกแบบซอฟท์แวร์โปรแกรม..... 42

บทที่ 5 การทดลองและผลการทดลอง

5.1 วัตถุประสงค์ของการทดลอง..... 44

5.2 ทฤษฎีพื้นฐาน..... 44

5.3 ผลการทดลอง..... 45

บทที่ 6 สรุปวิจารณ์ผลการทดลอง

6.1 สรุป..... 47

6.2 วิจารณ์..... 47

เอกสารอ้างอิง..... 48

ภาคผนวก..... 49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
2.1	โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์	4
2.2	แสดงการจัดตำแหน่งขาต่าง ๆ ของไมโครคอนโทรลเลอร์ตระกูล MCS – 51	5
2.3	ส่วนประกอบของระบบสื่อสาร	8
2.4	รูปแบบของการติดต่อสื่อสารข้อมูล	9
2.5	ภาพทั่วไปของสัญญาณอักษรอะซิงโครนัส	11
2.6	รูปคลื่นของตัวอักษรอะซิงโครนัส 6 บิต	13
2.7	รายละเอียดเบื้องต้นของไอซีแปลงสัญญาณเพื่อเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์	14
2.8	วงจรเชื่อมต่อ MAX232 หรือ ICL232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์และไมโครคอนโทรลเลอร์	15
2.9	ผังแสดงการเชื่อมต่อของอุปกรณ์ต่าง ๆ บนระบบบัส I^2C	17
2.10	การต่อตัวต้านทานพูลอัปบนสายสัญญาณในระบบบัส I^2C	18
2.11	การต่อตัวต้านทาน Rs เพื่อลดสัญญาณรบกวนขนาดใหญ่ที่อาจเข้ามาในบัส I^2C	18
2.12	ไดอะแกรมเวลาแสดงสถานะต่าง ๆ ในบัส I^2C	20
2.13	รูปแบบของข้อมูลกำหนดแอดเดรสที่ใช้ในการอ้างถึงแบบ 7 บิต	20
2.14	รูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บัส I^2C เมื่อใช้การอ้างถึงแบบ 7 บิต	22
2.15	รูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บัส I^2C เมื่อใช้การอ้างถึงแบบ 10 บิต	22
2.16	การจัดขาของไอซี DS1307 ไอซีสร้างฐานเวลาจริง(RTC)	23
2.17	โครงสร้างภายในของไอซีรีลไทม์คล็อกเบอร์ DS1307	25
2.18	(ก) การจัดสรรหน่วยความจำแรมภายใน DS1307	26
	(ข) รายละเอียดของรีจิสเตอร์เก็บค่าเวลาและรีจิสเตอร์ควบคุมของ DS1307	26
2.19	รูปแบบของข้อมูลสำหรับติดต่อกับ DS1307 ในโหมดการเขียนข้อมูล	27
2.20	รูปแบบของข้อมูลสำหรับติดต่อกับ DS1307 ในโหมดการอ่านข้อมูล	27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่		หน้า
2.21	แสดงระบบของ Remote Control	28
2.22	ไดอะแกรมของ Remote Control	28
2.23	ไดอะแกรมของเครื่องส่ง	29
2.24	เครื่องส่งที่มีการมอดูเลทของสัญญาณ	29
2.25	ไดอะแกรมของภาครับ	30
2.26	วงจรพื้นฐานของ FLASH A/D	30
3.1	แสดงการใช้งานของData Logger แบบต่อโดยตรงกับเครื่องคอมพิวเตอร์	33
3.2	แสดงการใช้งานของData Logger เก็บข้อมูลที่เครื่อง Data Logger	34
3.3	แสดงการใช้งานของ Data Logger แบบไม่ใช้สาย	34
3.4	แสดงส่วนการทำงานต่างๆของโครงงาน	35
3.5	รูปวงจร	37
4.1	แสดงลำดับการทำงานของส่วน Data Logger	39
4.2	แสดงลักษณะของข้อมูลที่นำมาจัดเก็บในตาราง	42
5.1	แสดงหน้าจอหลักของโปรแกรม	46
5.2	แสดงถึงระดับของสัญญาณอินพุตในขณะรับค่า	46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ **หน้า**

2.1 ตารางรายละเอียดของตระกูล MCS – 51..... 4

2.2 ค่าของเอาต์พุตเปลี่ยนแปลงไปตามช่วงแรงดันของแอนะลอก.....31

5.1 ผลการทดลองของ ADC 45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและเหตุจูงใจ

ในโรงงานอุตสาหกรรมส่วนใหญ่โดยทั่วไปจะใช้การเก็บข้อมูลสัญญาณแอนะลอกต่างๆ ด้วย Recorder ซึ่งจะมีการแสดงผลเป็นกราฟบนกระดาษ ซึ่งในการใช้งานขั้นต้นนั้นมีปัญหามากมาย ปัญหาที่พบคือ

1. ผู้วิเคราะห์ต้องมีความชำนาญพอสมควรในการวิเคราะห์ข้อมูลแต่ละตัว
2. ข้อมูลไม่สามารถจัดเก็บได้อย่างมีประสิทธิภาพ
3. สิ้นเปลืองกระดาษ

ดังนั้นโครงงานนี้จึงถูกนำเสนอเพื่อสร้างเครื่องเก็บข้อมูลเพื่อแก้ปัญหาดังที่กล่าวมาข้างต้น

1.2 วัตถุประสงค์ของปริญญานิพนธ์

ในการจัดทำโครงงาน Wireless Data Logger นี้เพื่อจัดเก็บข้อมูลสัญญาณที่ได้จากอุปกรณ์การวัดเข้าที่เครื่องคอมพิวเตอร์ ซึ่งประโยชน์ของการเก็บข้อมูลโดยใช้เครื่อง Data Logger นี้ก็คือสามารถจัดเก็บข้อมูลได้ครั้งละหลายช่องสัญญาณในเวลาเดียวกันโดยแสดงผลในรูปของกราฟและฐานข้อมูล สามารถตั้งค่าเวลาในการจัดเก็บค่าสัญญาณได้(Sampling) ทำให้มีความสะดวกในการทำงานเป็นอย่างมาก ในส่วนของการส่งและรับแบบไร้สายนั้น เป็นส่วนที่เพิ่มเติมขึ้นมาจากส่วนของ Data Logger ทำให้การจัดเก็บข้อมูลนั้นไม่ต้องใช้สายสัญญาณระหว่างเครื่องคอมพิวเตอร์ กับชุด Data Logger จึงทำให้เกิดความสะดวกในการเคลื่อนย้ายและเพิ่มระยะทำการวัดให้กับ ชุดของ Data Logger

ซึ่งพอจะสรุปความสามารถของโครงงาน Wireless Data Logger ได้ดังนี้

- มีขนาดเล็ก สามารถเคลื่อนย้ายได้สะดวก
- ใช้งานได้สะดวก
- มีค่าที่วัดได้ค่าหนึ่งและสามารพัฒนาได้
- ความเร็วในการแซมปลิ้งขึ้นอยู่กับบอดเรทที่ใช้
- จัดเก็บข้อมูลและสามารถเรียกดูใหม่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 ขอบเขตของปริญญานิพนธ์

เพื่อสร้างเครื่องต้นแบบให้ใช้งานได้จริง

1.4 ขั้นตอนการศึกษา

1. ศึกษาหลักการทำงานของการแปลงสัญญาณแอนะลอกเป็นดิจิตอล
2. ศึกษาการทำงานของไมโครคอนโทรลเลอร์
3. ศึกษาการเขียนโปรแกรมด้วย Delphi
4. ออกแบบวงจร Data Logger
5. จัดสร้างวงจรตามที่ออกแบบไว้
6. เขียนโปรแกรมควบคุมระบบ
7. ตรวจสอบการทำงาน
8. หาข้อผิดพลาดและแนวทางแก้ไข
9. สรุปผลการทดลอง แนวทางการพัฒนาต่อไปในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎี

2.1 โครงสร้างสถาปัตยกรรม MCS – 51

คุณสมบัติทั่วไปที่สำคัญของไมโครคอนโทรลเลอร์ MCS – 51 มีดังนี้

1. เป็นไมโครคอนโทรลเลอร์ขนาด 8 บิต
2. มีวงจรออสซิเลเตอร์และวงจรผลิตสัญญาณนาฬิกาภายในไอซี
3. มีขาสัญญาณอินพุตเอาต์พุตจำนวน 32 บิต
4. สามารถเชื่อมต่อหน่วยความจำภายนอก (External Data Memory) โดยอ้างตำแหน่งได้ถึง 64 K
5. มีหน่วยความจำโปรแกรมภายในตัว (ON-Chip Data Memory) ขนาด 4 K โดยเฉพาะเบอร์ 8052 จะมีหน่วยความจำในส่วนนี้ถึง 8 K สำหรับเบอร์ 8031 และเบอร์ 8032 จะไม่มีหน่วยความจำในส่วนนี้
6. มีหน่วยความจำข้อมูลภายในตัว(On-chip data memory) ขนาด 128 ไบต์ โดยเฉพาะเบอร์ 8032 และเบอร์ 8052 จะมีหน่วยจำในส่วนนี้ถึง 256 ไบต์
7. หน่วยความจำข้อมูลภายในบางส่วนสามารถเข้าถึงระดับบิตได้ด้วย ทำให้สามารถตรวจสอบสถานะบิตได้ง่าย ส่งผลให้การเขียนโปรแกรมทำได้ง่ายขึ้น
8. มีไทเมอร์ / เคาน์เตอร์ (timer/counter) ขนาด 16 บิต จำนวน 2 ตัว โดยเฉพาะเบอร์ 8032 และ 8052 จะมีไทเมอร์/เคาน์เตอร์ จำนวน 3 ตัว
9. การอินเตอร์รัพท์สามารถทำได้จาก 5 แหล่งกำเนิดโดยเฉพาะเบอร์ 8032 และ 8052 จะทำการอินเตอร์รัพท์ได้จาก 6 แหล่งกำเนิดโดยการอินเตอร์รัพท์ยังสามารถจัดระดับความสำคัญได้เป็น 2 ระดับ
10. มีพอร์ตสื่อสารอนุกรมภายในตัวเอง ซึ่งทำงานเป็นฟูลดูเพลกซ์ (full duplex)
11. มีคำสั่งในการคำนวณทางคณิตศาสตร์และทางตรรกศาสตร์
12. คำสั่งโดยส่วนใหญ่ใช้เวลาเพียง 1 ไมโครวินาที เมื่อใช้คริสตอลความถี่ 12 เมกะเฮิรตซ์
13. ต้องการแหล่งจ่ายไฟ 5 โวลต์ เพียงชุดเดียว

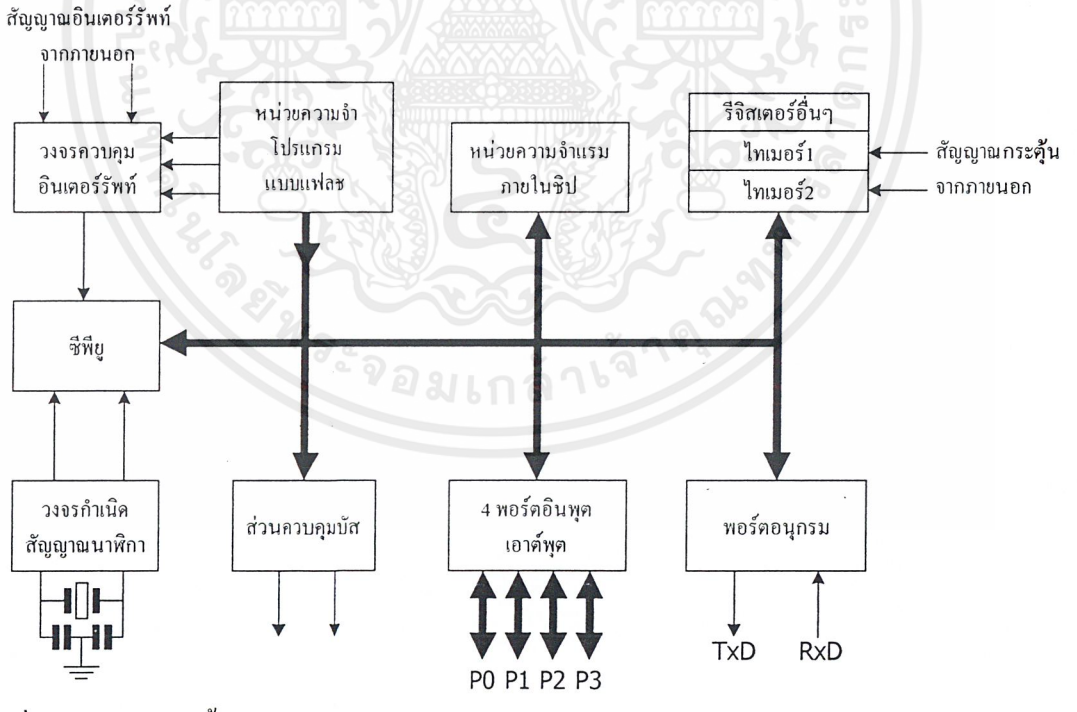
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 ตารางรายละเอียดของตระกูล MCS – 51

เบอร์	หน่วยความจำภายใน		ตัวจับเวลา / ตัวนับจำนวน	อินเตอร์รัพท์
	โปรแกรม	ข้อมูล		
8052AH	8K*8ROM	256*8RAM	3*16Bit	6
8051AH	4K*8ROM	128*8RAM	2*16Bit	5
8051	4K*8ROM	128*8RAM	2*16Bit	5
8032AH	ไม่มี	256*8RAM	2*16Bit	5
8031AH	ไม่มี	128*8RAM	2*16Bit	5
8031	ไม่มี	128*8RAM	2*16Bit	5
8751H	4K*8ROM	128*8RAM	2*16Bit	5
8752H	4K*8ROM	128*8RAM	2*16Bit	5

2.1.1 โครงสร้างภายในของ MCS – 51

โครงสร้างภายในของ MCS – 51 แสดงดังในรูปที่ 2.1

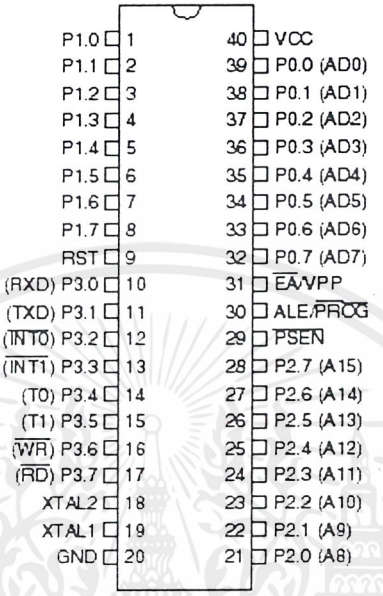


รูปที่ 2.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2 โครงสร้างภายนอกของ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS – 51 ทุกเบอร์จะมีตำแหน่งขาพื้นฐานที่เหมือนกัน ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 แสดงการจัดตำแหน่งขาต่าง ๆ ของไมโครคอนโทรลเลอร์ตระกูล MCS – 51

สำหรับหน้าที่การใช้งานของแต่ละขามีดังนี้

1. ขา V_{cc} เป็นขาป้อนแรงดันไฟเลี้ยง +5 โวลต์
2. ขา V_{ss} เป็นขากราวด์
3. ขาพอร์ต 0 (Port 0) มี 8 ขา ได้แก่ขา P0.0 – P0.7 เป็นพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทางสำหรับการใช้งานทั่วไป โดยใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ตเพื่อกำหนดให้ขาพอร์ตเหล่านั้นอยู่ในสภาวะปล่อยลอย ซึ่งในสถานะนี้เองสามารถนำไปใช้เป็นอินพุตอิมพีแดนซ์สูงได้ นอกจากพอร์ตนี้จะใช้งานเป็นพอร์ตอินพุทเอาต์พุทแล้วมันยังถูกใช้ในการติดต่อกับหน่วยความจำภายนอกด้วย โดยทำหน้าที่ในการกำหนดตำแหน่งแอดแดดเดรสไบต์ต่ำ (A0-A7) ซึ่งจะใช้เป็นแบบมัลติเพล็กซ์กับการรับส่งข้อมูลขนาด 8 บิต (D0-D7)
4. ขาพอร์ต 1 (Port 1) มี 8 ขาได้แก่ขา P1.0 – P1.7 เป็นขาพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง สำหรับการใช้งานทั่วไป โดยถ้าใช้เป็นอินพุตพอร์ตจะต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ตเพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากนี้สำหรับเบอร์ 8032 และ 8052 ขาพอร์ต P1.0-P1.1 จะถูกนำมาใช้งานเป็นขา T2 และ ขา T2EX ตามลำดับด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ขาพอร์ต 2 (Port 2) 8 ขา ได้แก่ขา P2.0 – P2.7 เป็นขาพอร์ตอินพุตเอาต์พอร์ตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ตเพื่อกำหนดให้เป็นพอร์ตอินพุตนอกจากนี้จะใช้งานเป็นอินพุตเอาต์พุตพอร์ตแล้วมันยังถูกใช้งานในการติดต่อกับหน่วยความจำภายนอกด้วย โดยทำหน้าที่ในการกำหนดตำแหน่งแอดเดรสไบต์สูง (A0-A15)

6. ขาพอร์ต 3 (Port 3) มี 8 ขาได้แก่ขา P3.0-P3.7 เป็นขาอินพุทเอาต์พุตแบบ 2 ทิศทาง สำหรับใช้งานทั่วไป โดยถ้าใช้งานเป็นอินพุตพอร์ตต้องทำการเขียนค่า 1 ไปยังแต่ละบิตของพอร์ตเพื่อกำหนดให้เป็นพอร์ตอินพุต นอกจากนี้จะใช้งานเป็นพอร์ตอินพุตเอาต์พุตแล้วมันยังถูกใช้งานในหน้าที่พิเศษต่าง ๆ

7. ขารีเซต (reset) ใช้สำหรับการใช้รีเซตการทำงานของไมโครคอนโทรลเลอร์ โดยการรีเซตต้องคงสภาวะเป็นอย่างน้อย 2 แมชชีนไซเคิล ในขณะที่ออสซิเลเตอร์ยังทำงานอยู่

8. ขา ALE/PROG เป็นขาสัญญาณเพื่อทำหน้าที่ควบคุมการแลตช์ (latch) ค่าตำแหน่งแอดเดรสไบต์ต่ำเมื่อต้องการติดต่อกับหน่วยความจำภายนอก นอกจากนี้ขานี้ยังทำหน้าที่เป็นอินพุตรับพัลส์ในการโปรแกรม ในส่วนของหน่วยความจำโปรแกรมภายในเป็น EPROM สำหรับไมโครคอนโทรลเลอร์ ตระกูล MCS – 51 ที่มีหน่วยความจำภายในเป็น EPROM

9. ขา PSEN (Program Store Enable) ทำหน้าที่เป็นสัญญาณสโตรบเพื่ออ่านคำสั่งจากหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ประมวลผลคำสั่งจากหน่วยภายนอก ขานี้จะส่งสัญญาณสโตรบจำนวน 2 ครั้งในแต่ละแมชชีนไซเคิล แต่ในขณะที่ติดต่อกับหน่วยความจำภายนอกจะไม่มีการส่งสัญญาณสโตรบแต่อย่างใด

10. ขา EA/VPP (External Access Enable/VPP) เป็นขาสำหรับการเลือกใช้หน่วยความจำโปรแกรมจากภายในหรือภายนอก โดยมีสถานะเป็น 0 จะหมายถึงให้ไมโครคอนโทรลเลอร์รับคำสั่งจากหน่วยความจำภายนอกที่ตำแหน่งแอดเดรส 0000-0FFFH (0000-1FFFH ถ้าเป็นเบอร์ 8052) อย่างไรก็ตามถ้าบิตป้องกัน (security bit) ในหน่วยความจำ EPROM ถูกโปรแกรมไว้ ไมโครคอนโทรลเลอร์จะไม่รับคำสั่งจากภายนอกเลย นอกจากนี้ขานี้ยังทำหน้าที่รับแรงดันไฟสำหรับการโปรแกรม(Vpp) ขนาด 12 โวลต์ เพื่อใช้ในระหว่างการโปรแกรม EPROM

11. ขา XTAL1 และขา XTAL2 เป็นขาอินพุตและเอาต์พุตของวงจรอินเวอร์ติ้งออสซิลเลตอร์แอมปลิไฟเออร์ (inverting oscillator amplifier) สำหรับใช้ต่อร่วมกับคริสตอลภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 การสื่อสารข้อมูล (Data Communications)

เทคโนโลยีการสื่อสารไร้สาย คำว่าการสื่อสารคือ พฤติกรรม ขั้นตอน และเทคโนโลยีต่าง ๆ ที่ทำให้สามารถส่งหรือแปลความหมายของข้อมูลข่าวสารได้ เป็นกระบวนการแลกเปลี่ยนข้อมูลข่าวสารกัน เช่น การสื่อสารระหว่างบุคคลเพื่อถ่ายทอดความคิดความรู้สึกไปยังอีกคนหนึ่ง แต่การสื่อสารของคนก็มีขีดจำกัดทางด้านภาษาที่แตกต่างกัน หรืออุปสรรคด้านระยะทางที่ห่างไกลกันมากระหว่างผู้รับสาร ดังนั้นมนุษย์จึงคิดค้นและพัฒนาวิธีการและเทคนิคใหม่ ๆ ขึ้นมาเพื่อลดขีดจำกัดในด้านต่าง ๆ ของการสื่อสาร ดังเช่น การพัฒนาของการสื่อสารไร้สาย สำหรับคำว่าไร้สายนั้นแสดงว่าตัวกลางที่นำพาสัญญาณให้กับระบบสื่อสารนั้นไม่จำเป็นต้องใช้สาย แต่มีการใช้เทคนิคและวิธีการเข้ามาช่วยในการนำพาข้อมูลข่าวสารผ่านตัวกลางที่ไม่สามารถมองเห็นได้

สิ่งที่สำคัญสิ่งหนึ่งในระบบการสื่อสารคือ ความถี่ ซึ่งแน่นอนที่สุดคือ ความหมายของช่วงกว้าง (Band Width) ของความถี่จะต้องเข้ามาเกี่ยวข้องด้วย ช่วงกว้างความถี่นี้จะขึ้นอยู่กับลักษณะการใช้งาน เริ่มตั้งแต่ประมาณ 100 Hz ซึ่งในระบบโทรเลขจนถึงหลาย ๆ เมกกะเฮิร์ท 1 MHz ในระบบโทรทัศน์

สิ่งที่สำคัญอีกสิ่งหนึ่งคือ กำลัง (Power) เครื่องส่งวิทยุอาจจะมีกำลังเป็นร้อยกิโลวัตต์ในขณะที่กำลังในสายส่งโทรศัพท์มีหน่วยแค่ มิลลิวัตต์ ในระบบสื่อสารดาวเทียม สัญญาณที่รับเข้าเครื่องรับมีหน่วยเป็นไมโครวัตต์ ในกรณีที่สัญญาณมีกำลังอ่อนมากๆการออกแบบก็ยุ่งยากมากขึ้นโดยเฉพาะการถ่ายเทพลังงานจากวงจรหนึ่งไปอีกวงจรหนึ่ง เพื่อให้ได้พลังงานสูงสุดนั้น การทำให้อิมพีแดนซ์ระหว่างวงจรต่อวงจรแมทช์ (Match) กันจึงเป็นที่สำคัญ การลดทอน (Attenuation) หรือการสูญเสีย (Loss) ในวงจรก็เป็นสิ่งสำคัญที่จะต้องคำนึงถึงในการออกแบบวงจร อีกทั้งอัตราส่วนระหว่างสัญญาณต่อสัญญาณรบกวน (S/N ratio) ด้วย

ข้อมูลข่าวสารที่รับหรือสารระหว่างกัน แบ่งออกได้เป็น 3 พวกใหญ่ๆ คือ

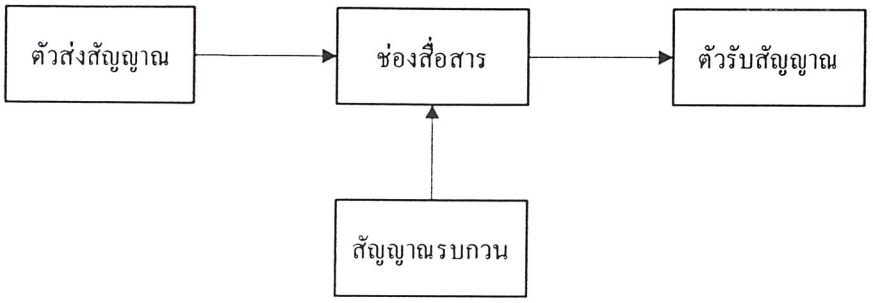
1. เสียงหรือออดิโอ (audio) ได้แก่เสียงพูดในระบบโทรศัพท์ เสียงพูด เสียงเพลง หรือเสียงดนตรีซึ่งต้องการคุณภาพเสียงดีในระบบวิทยุกระจายเสียง

2. ภาพ (picture) ได้แก่ภาพนิ่งในระบบโทรสาร (facsimile) และระบบส่งภาพระยะไกล (telephoto) ภาพยนตร์ในระบบโทรทัศน์

3. ข้อมูล (data) ส่วนใหญ่ส่งมาเป็นรหัสให้แก่เครื่องยนต์ เครื่องจักร เครื่องคอมพิวเตอร์ ได้แก่ข้อมูลและคำสั่งในระบบโทรมาตร ตัวอักษรในระบบโทรพิมพ์ หรือโทรเลข ข้อมูลคอมพิวเตอร์ในระบบสื่อสารคอมพิวเตอร์

ก่อนที่จะเริ่มกล่าวต่อไปในรายละเอียดของระบบสื่อสารไร้สาย ขอให้พิจารณาดูองค์ประกอบของระบบสื่อสารไร้สาย ซึ่งมีลักษณะเช่นเดียวกันกับองค์ประกอบโดยทั่วไปของการสื่อสารทุกประเภท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 ส่วนประกอบของระบบสื่อสาร

จากรูป 2.3 ระบบสื่อสารไม่ว่าในรูปแบบใดจะมีส่วนประกอบพื้นฐานที่เหมือนกันอยู่ 4 อย่างดังนี้

1. ตัวส่งสัญญาณ (Transmitter) ตัวส่งสัญญาณอิเล็กทรอนิกส์ที่ถูกออกแบบมาเพื่อที่จะแปลงข้อมูลข่าวสารหรือเสียงพูดให้เป็นรูปแบบที่สามารถส่งออกไปในตัวกลางหรือช่องสัญญาณ ได้แก่ อุปกรณ์ที่ใช้ในการส่งสัญญาณคลื่นวิทยุไมโครเวฟ เครื่องส่งวิทยุกระจายเสียง เป็นต้น

2. สื่อกลางหรือช่องสื่อสาร (Communication Channel) เป็นตัวกลางที่ให้สัญญาณอิเล็กทรอนิกส์จากผู้ส่ง ณ สถานที่หนึ่งผ่านไปยังผู้รับในอีกสถานที่หนึ่งได้ ตัวกลางในที่นี้ได้แก่ คลื่นวิทยุ และในตัวกลางนี้ส่วนทำให้สัญญาณที่ถูกส่งลดทอนลงไปได้ส่วนหนึ่ง

3. สัญญาณรบกวน (Noise) เป็นพลังงานรูปแบบต่างๆ ที่มีลักษณะไม่แน่นอน เข้ามาในระบบสื่อสาร มีผลรบกวนสัญญาณข้อมูลที่ถูกส่งมาในช่วงสื่อสาร บางครั้งสัญญาณรบกวนอาจเกิดขึ้นในวงจรของตัวรับสัญญาณก็ได้ สำหรับสื่อสารไร้สายนั้น นอยส์ที่ได้รับเข้ามาได้แบ่งออกเป็น 4 ประเภท คือ

3.1 นอยส์บรรยากาศ(Atmospheric noise) เกิดจากการแปรปรวนของบรรยากาศที่ห่อหุ้มโลกเช่น ฟ้าแลบ ฟ้าร้อง ฟ้าผ่า ก่อให้เกิดคลื่นวิทยุแผ่กระจายออกไปรอบโลก นอยส์บรรยากาศเกิดขึ้นตลอดเวลาแม้จะไม่มีพายุฝนฟ้าคะนองก็ตาม

3.2 นอยส์จากอวกาศ(Space noise) เกิดจากดวงอาทิตย์และดวงดาวนับล้าน ๆ ดวงในจักรวาล ดวงอาทิตย์เป็นวัตถุที่มีขนาดมหึมาและมีความร้อนสูงถึง 6000 องศาเซลเซียสที่ผิวดวงอาทิตย์จะแผ่พลังงานออกมามีสเปกตรัมความถี่กว้างมาก พลังงานนี้ปรากฏออกมาเป็นนอยส์คงที่ อย่างไรก็ตามที่ดวงอาทิตย์ยังมีความแปรปรวนอื่นอีก เช่น จุดบนดวงอาทิตย์ (Sun spot) การลุกโชติช่วง(Solar flare) ซึ่งก่อให้เกิดนอยส์เพิ่มขึ้นอีก นอกจากดวงอาทิตย์บางดวงที่ไกลออกไปจากระบบสุริยะจักรวาลก็เหมือนดวงอาทิตย์ คือ มีความร้อนสูง สามารถกำเนิดนอยส์มายังโลกได้

3.3 นอยส์ที่เกิดขึ้นจากสิ่งประดิษฐ์ที่มนุษย์สร้างขึ้น(man made noise) ได้แก่ นอยส์จากมอเตอร์ไฟฟ้า เช่น พัดลมที่เป่าผม เครื่องดูดฝุ่น นอกจากนี้ยังมีนอยส์จากระบบจุดระเบิดรถยนต์ การรั่วของสายไฟแรงสูง หลอดไฟฟลูออเรสเซนต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 นอยส์ภายในตัวอุปกรณ์ในเครื่องรับ(internal noise) แยกออกเป็น 2 ประเภท คือ นอยส์อุณหภูมิ(Thermal noise) และช็อตนอยส์(Shot noise) นอยส์อุณหภูมิเกิดจากการเคลื่อนที่ของอิเล็กตรอนในตัวอุปกรณ์ บางครั้งเรียกว่าจอห์นนอยส์ (Johnson noise) ส่วนช็อตนอยส์เกิดขึ้นในอุปกรณ์แอกทีฟ (actiive device) ทุกชนิด เนื่องจากการรวมตัวของอิเล็กตรอนกับโฮล(hole) เช่น ในทรานซิสเตอร์ ซึ่งไม่ขึ้นกับอุณหภูมิ

4. ตัวรับสัญญาณ (Receiver) เป็นวงจรอิเล็กทรอนิกส์ที่ถูกออกแบบให้รับสัญญาณที่ถูกส่งออกมาทางช่องสื่อสาร และทำการแปลงสัญญาณให้กลับไปอยู่ในรูปแบบที่ผู้รับปลายทางสามารถเข้าใจได้ เช่น ตัวรับสัญญาณจากดาวเทียม

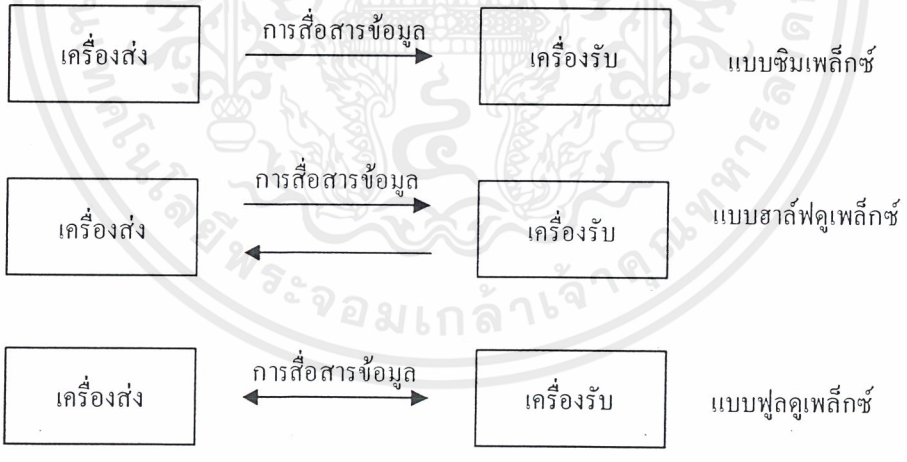
รูปแบบของการติดต่อสื่อสาร

การติดต่อสื่อสารอาจจะแบ่งตามรูปลักษณะได้ 3 แบบ ตามรูปที่ 2.4

1. แบบซิมเพล็กซ์ (Simplex) ข้อมูลส่งได้ในทางเดียวเท่านั้นบางครั้งเรียกว่าการส่งทิศทางเดียว (Unidirectional data bus)

2. แบบฮาล์ฟดูเพล็กซ์ (Half duplex) ข้อมูลสามารถส่งได้ทั้งสองสถานี แต่จะต้องผลัดกันรับกันส่ง จะส่งและรับพร้อมกันไม่ได้

3. แบบฟูลดูเพล็กซ์ (Full duplex) ทั้งสองสถานีสามรถรับและส่งได้ในเวลาเดียวกัน



รูปที่ 2.4 รูปแบบของการติดต่อสื่อสารข้อมูล

การส่งแบบฟูลดูเพล็กซ์และฮาล์ฟดูเพล็กซ์ ไม่ขึ้นอยู่กับจำนวนสายในการติดต่อบางครั้งเรียกว่า ทูไวร์ (Two wires) หรือ สองเส้น และโฟร์ไวร์ (Four wires) หรือ 4 เส้น ใช้ในการบรรยายถึงลักษณะการสื่อสารข้อมูลที่อาจจะทำให้เข้าใจได้ง่ายขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 รูปแบบการส่งข้อมูลอนุกรม

ข่าวสารบนสายการสื่อสารนั้นมีลักษณะเป็นกลุ่มของบิต ซึ่งเรียกว่าตัวอักษร (Character) ตัวอักษรจะทำมีขนาดที่จำกัดแน่นอนโดยปกติทั่วไปแล้วเครื่องมือการสื่อสารจะไม่ส่งข้อมูลที่เป็นเพียงครึ่งหรือค่อนตัวอักษร จะต้องส่งไปเป็นข้อมูลของตัวอักษรที่สมบูรณ์ ดังนั้นถ้าจะกล่าว ตัวอักษร ก็คืออะตอมของเนื้อข้อมูลในการสื่อสารก็คงไม่ผิด

การส่งข้อมูลแบบซิงโครนัส

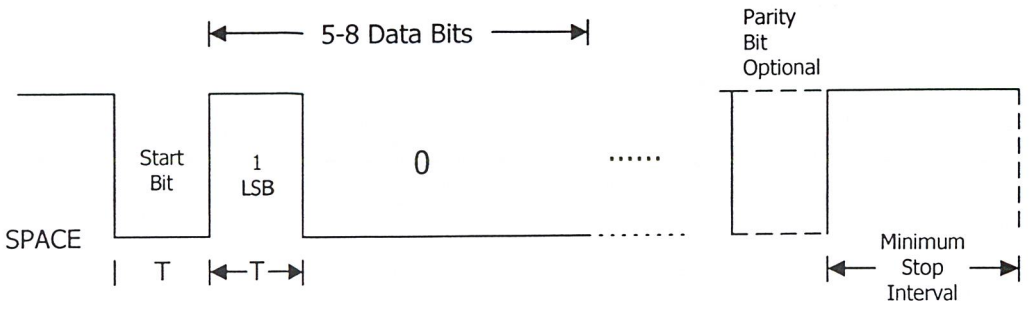
การใช้คำศัพท์คำว่า อะซิงโครนัส และซิงโครนัส นั้น จะใช้อ้างถึงเวลาที่สัมพันธ์กันระหว่างเวลาการส่งตัวอัษรแต่ละตัวอักษรบนสายส่งข้อมูล ถ้าจะกล่าวถึงความหมายตามตัวอักษรแล้ว อะซิงโครนัสก็หมายถึง ไม่มีความสัมพันธ์ระหว่างกัน (Not synchronous) แต่อย่างไรก็ดีความหมายของการส่งข้อมูลในระบบอะซิงโครนัสนั้นหมายถึงว่า การส่งตัวอักษรตัวหนึ่ง ๆ นั้นจะเริ่มต้นที่เวลาใดก็ได้ เวลาที่ว่างในระหว่างการส่งอักษรแต่ละตัวไม่มีความแน่นอน ช่วงเวลาที่ว่าง (Idle times) นี้ไม่มีการจำกัดระยะเวลาไว้ได้แต่อย่างใด ดังนั้นรูปแบบการส่งข้อมูลแบบนี้ จึงเหมาะสมกับข้อมูลที่เกิดจากการพิมพ์ตัวอักษรของพนักงานที่ใช้อุปกรณ์ในการพิมพ์ แต่ละครั้งที่กดแป้นพิมพ์ตัวอักษร ตัวอักษรก็จะถูกส่งไปแบบ อะซิงโครนัส

ในรูปแบบ ซิงโครนัส เวลาที่ว่างระหว่างตัวอักษรจะถูกขจัดออกไป บิตแรกของตัวอักษรจะส่งตามหลังบิตสุดท้ายของตัวอักษรที่ส่งมาก่อนนั้นแล้วอย่างต่อเนื่อง นั่นคือ บนสายส่งข้อมูลนั้นจะต้องมีอะไรถูกส่งผ่านอยู่เสมอ และถ้ามีช่วงเวลาที่อุปกรณ์ที่ควบคุมสายไม่มีอะไรเป็นพิเศษที่จะถูกส่ง ช่วงเวลานี้จะต้องถูกเติมอักษรข้อมูลที่ไม่ใช่อักขระ(non alphanumerical characters) ซึ่งกำหนดจุดมุ่งหมายพิเศษเฉพาะ เพื่อจะทำให้เกิดการสูญเสียการควบคุมการส่งแบบซิงโครนัสนี้ไปได้ เช่น การที่เครื่องรับไม่สามารถกำหนดได้ว่า ตัวอักษรที่ส่งมานั้นสิ้นสุดที่ไหน และตัวอักษรตัวต่อไปจะเริ่มต้นที่ใด และเมื่อบิตข้อมูลเป็น 1 หรือ 0 ยาวเกินไป จะทำให้ขาดสัญญาณควบคุมสัญญาณนาฬิกาไป ดังนี้เป็นต้น

การสื่อสารแบบอะซิงโครนัส

รูปที่ 2.5 เป็นภาพทั่วไปของตัวอักษรแบบอะซิงโครนัส เวลาจะผ่านไปในลักษณะที่เคลื่อนไปสู่ขวามือของหน้ากระดาษ สิ่งแรกที่ควรสังเกตก็คือสถานะของสายการสื่อสารแบบไบนารี่นั้นจะเรียก มาร์ค (Mark) และ สเปซ (space) มากกว่า “1 ” และ “ 0 ”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 ภาพทั่วไปของสัญญาณอักษรอะซิงโครนัส

ในช่วงเวลาที่ว่างระหว่างตัวอักษร สถานะของสายส่งสัญญาณจะถูกรักษาไว้ให้มีค่าเป็นมาร์คและโดยคำนิยายของการส่งสัญญาณแบบอะซิงโครนัส การส่งตัวอักษรสามารถจะเริ่มจากเวลาใดก็ได้เมื่อสายว่าง แต่อย่างไรก็ตาม เพื่อให้ระบบสามารถที่จะทำงานได้ จะต้องมีสภาวะบางอย่างที่จะใช้บอกกับเครื่องรับให้รับรู้ว่าในช่วงเวลาใดกำลังมีข้อมูลตัวอักษรปรากฏอยู่บนสาย สภาวะที่ใช้นอกจากนั้นก็คือ บิตเริ่มต้น(Start bit) บิตเริ่มต้นนี้ไม่ใช่บิตข้อมูล แต่เป็นสัญญาณควบคุม (Control signal) ที่จุดเริ่มต้นของ " บิตเริ่มต้น" นี้สถานะของสายส่งข้อมูลจะเปลี่ยนเป็นมาร์ค เป็นสเปซ และจะถูกรักษาให้อยู่ในสถานะสเปซนี้ตลอดช่วงเวลาที่กำหนด T ค่าหนึ่งเรียกว่าเวลาบิต (bit time)

ถัดจากบิตเริ่มต้นไปทันทีนั้นจะเป็นบิตข้อมูลตัวอักษร ซึ่งจะเป็นเนื้อหาข้อมูลของตัวอักษรแต่ละตัวที่ถูกส่ง บิตที่มีนัยสำคัญน้อยที่สุด (least significant bit) ซึ่งนิยมเขียนย่อว่า LSB จะถูกส่งตามบิตเริ่มต้นก่อนเป็นอันดับแรก แต่ละช่วงเวลาของบิตข้อมูลจะมีความยาวเท่ากับ T ซึ่งเท่ากับช่วงเวลาของบิตเริ่มต้น เวลาบิต T นี้เป็นพารามิเตอร์พื้นฐานที่สำคัญของสายการสื่อสาร อัตราการส่งข้อมูล (data rate) ของสายการสื่อสารในหน่วย บิตต่อวินาที สามารถคำนวณได้โดยความสัมพันธ์ต่อไปนี้คือ

อัตราการส่งข้อมูล = 1/T (บิต/วินาที: b/s)

ความยาวของตัวอักษรอาจจะอยู่ระหว่าง 5-8 บิตข้อมูล ขึ้นอยู่กับการออกแบบอุปกรณ์นั้นขึ้นมา อุปกรณ์บางอย่างถูกออกแบบขึ้นด้วยการกำหนดบิตหนึ่งเพิ่มขึ้นมาด้วยการกำหนดบิตหนึ่งเพิ่มขึ้นมาต่อท้ายบิตข้อมูลเพื่อใช้เป็นตัวช่วยตรวจสอบความผิดพลาด ซึ่งอาจจะเกิดขึ้นได้เมื่อทำการส่งข้อมูลผ่านช่องการสื่อสาร บิตที่เพิ่มขึ้นมาเพื่อทำหน้าที่ดังกล่าวนี้ เรียกว่า พาริตี้บิต (parity bit) การเลือกค่าของพาริตี้บิตมีหลักการดังนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พาริตี้คู่ (Even parity)

ทำการกำหนดค่าพาริตี้โดยการนับจำนวนบิตข้อมูลที่มีสถานะเป็นมาร์ค(1) สถานะของพาริตี้จะถูกจัดให้มีค่าเป็นมาร์ค (1) หรือ สเปซ (0) เพื่อทำให้จำนวนบิตทั้งหมด รวมทั้งพาริตี้บิตมีจำนวนบิตที่เป็นมาร์ครวมกันแล้วมีค่าเป็นคู่ (การนับไม่รวมบิตเริ่มต้น)

พาริตี้คี่ (Odd parity)

มีหลักการคล้ายกับหลักการแรก ต่างกันตรงที่เลือกค่าของพาริตี้บิตนั้น จะทำให้จำนวนของบิตที่เป็นมาร์ค ในจำนวนที่บิตรวมกันแล้วมีค่าเป็นจำนวนคี่แทนที่จะเป็นคู่

แน่นอนว่าเครื่องรับและเครื่องส่งนั้นถ้าใช้ระบบการตรวจสอบพาริตี้บิตนั้นจะต้องใช้ระบบเดียวกัน ถ้าเครื่องส่งใช้ระบบพาริตี้คู่ แต่เครื่องรับใช้พาริตี้คี่ ระบบก็ล้มเหลว การตรวจสอบความผิดพลาดที่อาจจะเกิดขึ้นจากการส่งสัญญาณผ่านช่องการสื่อสารก็เพียงแต่เครื่องรับตรวจสอบดูว่าข้อมูลที่รับเข้ามามีพาริตี้ตรงตามชนิดที่ออกแบบไว้หรือไม่ ถ้ามีบิตผิดพลาดเกิดขึ้นก็หมายความว่ามีบิตใดบิตหนึ่งเปลี่ยนจาก 0 เป็น 1 หรือ จาก 1 เป็น 0 ก็จะทำให้จำนวนผลรวมของบิตที่เป็น 1 แตกต่างไปจากจำนวนคู่หรือคี่ที่กำหนด เครื่องรับก็จะรู้ได้ว่าในกรณีนั้น ข้อมูลที่รับเข้ามาเกิดผิดพลาดแล้ว

จากรูปที่ 2.5 เมื่อสิ้นสุดบิตสุดท้ายแล้ว สถานะของสายส่งข้อมูลก็จะถูกบังคับกลับเป็นมาร์คอีกครั้ง นี่คือการเริ่มต้นของ ช่วงการหยุด (stop interval) ซึ่งจะมีผู้ใช้คำเรียกคลาดเคลื่อนว่าบิตสิ้นสุด (stop bit) กันมากมันเป็นจุดเริ่มต้นของเวลาที่ว่างระหว่างการส่งตัวอักษรแบบ อะซิงโครนัส แต่เพื่อเป็นการประกันว่าจะมีการเปลี่ยนแปลงสถานะของสายจากมาร์คเป็นสเปซในการเริ่มต้นของบิตเริ่มต้นของการส่งตัวอักษรตัวใหม่นั้นจะเกิดความจำเป็นที่จะต้องจัดช่วงการหยุดจากท้ายสุดของบิตสุดท้ายของตัวอักษรตัวเก่าให้มีขึ้น ไม่เช่นนั้นถ้าบิตสุดท้ายของตัวอักษรตัวเก่า มีสถานะเป็นสเปซแล้ว สถานะการเริ่มต้นของบิตเริ่มต้นที่สังเกตจากการเปลี่ยนแปลงสถานะของสายจากมาร์คมาเป็นสเปซก็จะไม่มีความชัดเจน ช่วงการหยุดนั้นจะมีช่วงเวลาน้อยที่สุดเท่าใดนั้น มีใช้ต่างกันไปตามการออกแบบระบบสื่อสารข้อมูลนั้น ๆ ที่นิยมใช้กันอยู่ทั่วไปคือ 1 หรือ 2 เท่าของเวลาบิต T และมีอยู่เหมือนกันที่ใช้เวลา 1.5T และเนื่องจากรูปแบบการส่งเป็นแบบอะซิงโครนัส ช่วงการหยุดนี้จะไม่มีการกำหนดช่วงค่าเวลาว่าค่าที่นานที่สุดควรเป็นเท่าไร

การคำนวณอัตราส่งตัวอักษร

ค่าอัตราส่งสูงสุด (Maximum rate) ของการส่งอักษรต่อวินาทีซึ่งเครื่องส่งแบบอะซิงโครนัสจะสามารถส่งได้ค่าสูงสุดนี้เกิดขึ้นได้ก็ต่อเมื่อตัวอักษรแต่ตัวใกล้กันมากที่สุดเท่าที่จะมากได้ นั่นคือช่วงต่อระหว่างตัวอักษรแต่ละตัวมีช่วงเวลาเพียงเท่ากับช่วงเวลาหยุด (stop interval)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

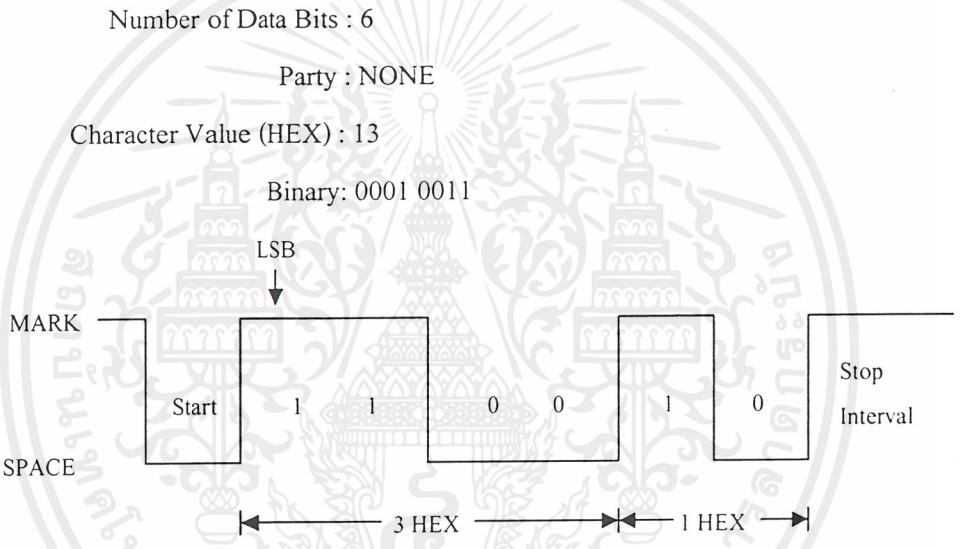
ที่น้อยที่สุด ดังนั้นสูตรการคำนวณที่เกี่ยวกับอัตราการส่งบิตข้อมูล และขนาดความยาวของตัวอักษร จึงเป็นดังต่อไปนี้คือ

อัตราการส่งอักษรต่อวินาที = อัตราการส่งข้อมูล(b/s) / จำนวนบิตต่อตัวอักษร

เราสามารถที่จะคำนวณหาขนาดของข้อมูลได้ดังนี้คือ

จำนวนบิตต่อตัวอักษร = 1(จำนวนบิตเริ่มต้น) + จำนวนบิตข้อมูล + พาริตี้(1 หรือ 0) + ช่วงเวลาหยุดที่สิ้นสุด

ตัวอย่างของรูปคลื่นของอักษรอะซิงโครนัส แสดงให้เห็นถึงตัวอย่างของรูปคลื่นที่เกิดจากตัวอักษรอะซิงโครนัสแบบต่าง ๆ เพราะบิตข้อมูลในหนึ่งตัวอักษรมีจำนวน 5-8 บิต ดังนั้นเราจึงเราสามารถอ้างอิงถึงค่าตามลำดับของมันได้ด้วยค่าในเลขฐาน 16 (Hexadecimal)



รูปที่ 2.6 รูปคลื่นของตัวอักษรอะซิงโครนัส 6 บิต

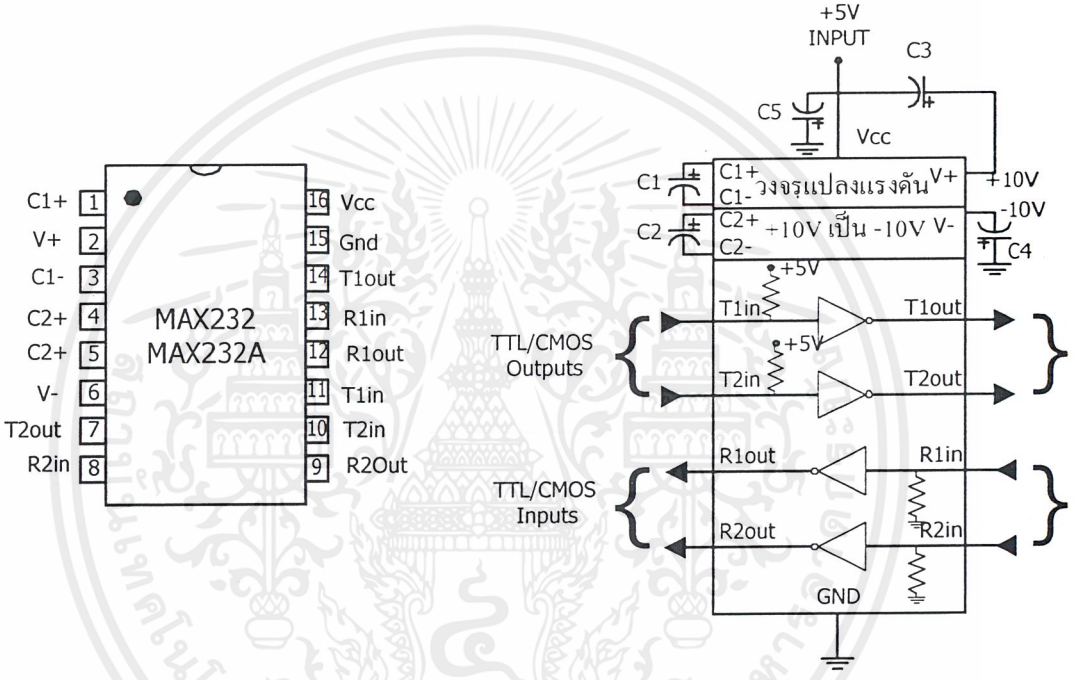
จากรูป 2.6 เป็นตัวอักษรที่มีบิตข้อมูล 6 บิต ดังนั้นถ้าเราจะอ้างถึงค่าของมันด้วยเลขฐาน 16 เราก็คิดแค่ 4 บิตแรกเป็นหลักแรกของเลขฐาน 16 ที่เราอ้างถึงในที่นี้คือ 3H และหลักที่ 2 ของฐาน 16 ที่จะอ้างถึงสำหรับรูปแบบนี้ก็จะใช้บิตข้อมูลที่ 5 และที่ 6 รวมกับบิต 0 สองบิต ซึ่งไม่ปรากฏในสัญญาณเป็นตัวกำหนดค่าโดยถือ บิตข้อมูลที่ 5 เป็น LSB เพราะฉะนั้นในรูปที่ 2.6 นี้ก็จะได้เลขฐาน 16 หลักที่ 2 คือ 1H

ความจริงแล้ว ขีดแบ่งรอยต่อเวลาระหว่างบิตข้อมูลต่าง ๆ ที่มีระดับเดียวกันดังแสดงในรูปนั้นจะไม่มีปรากฏให้เห็นแต่ในที่นี้แสดงไว้เพื่อให้เป็นจุดสังเกตเท่านั้น ตามรูปไม่มีการใช้พาริตี้ บิตหลังสุดท้ายจะเป็นช่วงการหยุดระหว่างตัวอักษรทันที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์

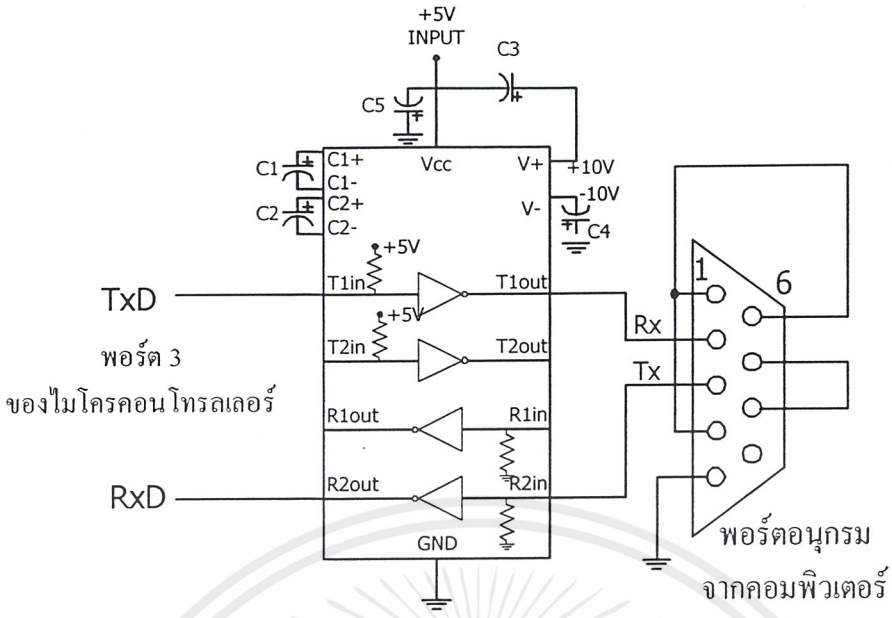
การใช้งานวงจรพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 มักนิยมใช้ในการติดต่อสื่อสารเพื่อแลกเปลี่ยนข้อมูลกับคอมพิวเตอร์ผ่านทางพอร์ตอนุกรมในมาตรฐาน RS-232 เป็นส่วนใหญ่ แต่เนื่องจากระดับสัญญาณของพอร์ต RS-232 มีระดับตั้งแต่ 3 ถึง 12 โวลต์ทางด้านบวกและลบ ในขณะที่ระดับสัญญาณของไมโครคอนโทรลเลอร์ MCS-51 อยู่ในระดับทีทีแอล ดังนั้นจึงไม่สามารถเชื่อมต่อพอร์ตอนุกรมของไมโครคอนโทรลเลอร์ MCS-51 เข้ากับพอร์ตอนุกรมของไมโครคอมพิวเตอร์ได้โดยตรง จึงต้องอาศัยการเชื่อมต่อผ่านไอซีพิเศษที่ทำหน้าที่ในการแปลงระดับสัญญาณ



รูปที่2.7 รายละเอียดเบื้องต้นของไอซีแปลงสัญญาณเพื่อเชื่อมต่อกับพอร์ตอนุกรมของคอมพิวเตอร์

ไอซีที่ทำหน้าที่ในการแปลงระดับสัญญาณนี้ต้องทำการแปลงข้อมูลส่งของ ไมโครคอนโทรลเลอร์ MCS-51 จากระดับทีทีแอลไปเป็นระดับของ RS-232 และทำการแปลงข้อมูลรับจากคอมพิวเตอร์จากระดับของ RS-232 เป็นระดับทีทีแอลเพื่อให้สามารถถ่ายทอดไปยังไมโครคอนโทรลเลอร์ MCS-51 ได้อย่างสมบูรณ์ ไอซีดังกล่าวมีด้วยกันหลายเบอร์จากหลายผู้ผลิต อาทิ MAX232 จาก MAXIM หรือ ICL232 จาก HARRIS เป็นต้น ในรูปที่ 2.8 แสดงการจัดขาของไอซี ICL232 ซึ่งใช้ในการแปลงสัญญาณ RS-232 ส่วนวงจรของการต่อกับไมโครคอนโทรลเลอร์ MCS-51 แสดงในรูปที่ 2.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 วงจรเชื่อมต่อ MAX232 หรือ ICL232 เข้ากับพอร์ตอนุกรมของคอมพิวเตอร์และไมโครคอนโทรลเลอร์

2.4.1 การเขียนหรือส่งข้อมูลออกจากพอร์ตอนุกรม

ข้อมูลที่ต้องการส่งออกทุกค่าต้องนำไปเก็บไว้ที่รีจิสเตอร์ของบัฟเฟอร์ของอนุกรม ซึ่งก็คือ รีจิสเตอร์ SBUF ดังตัวอย่าง

```
MOV   SBUF,#'A'
```

จากคำสั่งข้างต้นเป็นการส่งข้อมูลของตัวอักษร A ออกไปยังพอร์ตอนุกรมของไมโครคอนโทรลเลอร์อย่างไรก็ตามก่อนทำการส่งข้อมูลทุกครั้ง ต้องแน่ใจว่าบิต TI เคลียร์หรือมีค่าเป็น " 0 " และเมื่อทำการส่งข้อมูลเรียบร้อยแล้ว ก็จะเกิดการเซตบิต TI เพื่อแจ้งให้ทราบ ดังตัวอย่างโปรแกรมต่อไปนี้

```
CLR   TI          ;เคลียร์บิต TI เพื่อเตรียมการส่งข้อมูลออก
MOV   SBUF,#'A'   ;ส่งข้อมูลของตัวอักษร A ไปยังพอร์ตอนุกรม
JNB   TI,$        ;รอการเซตของบิต TI เพื่อแจ้งการส่งข้อมูลที่เสร็จสมบูรณ์
```

2.4.2 การอ่านหรือรับข้อมูลจากพอร์ตอนุกรม

การรับข้อมูลจากพอร์ตอนุกรมสามารถกระทำได้ง่ายมาก เพียงทำการตรวจสอบว่าบิต RI เกิดการเซตขึ้นหรือไม่ ถ้าพบว่ามีการเซตเกิดขึ้นแล้ว ให้ทำการอ่านค่าจากรีจิสเตอร์ SBUF โดยต้องทำการโอนย้ายข้อมูลผ่านทางแอกคิวมูเลเตอร์หรือรีจิสเตอร์ A ดังตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
CLR   RI        ;เคลียร์บิต TI เพื่อเตรียมการส่งข้อมูลออก
JNB   RI,$      ;รอคอยการเซตของบิต RI อันเป็นการแจ้งให้ทราบว่า การรับ
                ;ข้อมูลเสร็จสมบูรณ์และมีข้อมูลเกิดขึ้นที่รีจิสเตอร์ SBUF
MOV   A,SBUF    ;อ่านค่าจากรีจิสเตอร์ โดยการโอนย้ายข้อมูลผ่านทางรีจิสเตอร์ A
CLR   RI        ;หลังจากทำการอ่านข้อมูลเรียบร้อยแล้ว ต้องทำการเคลียร์
                ;บิต RI เสมอ
```

2.5 ความรู้เบื้องต้นเกี่ยวกับ I^2C

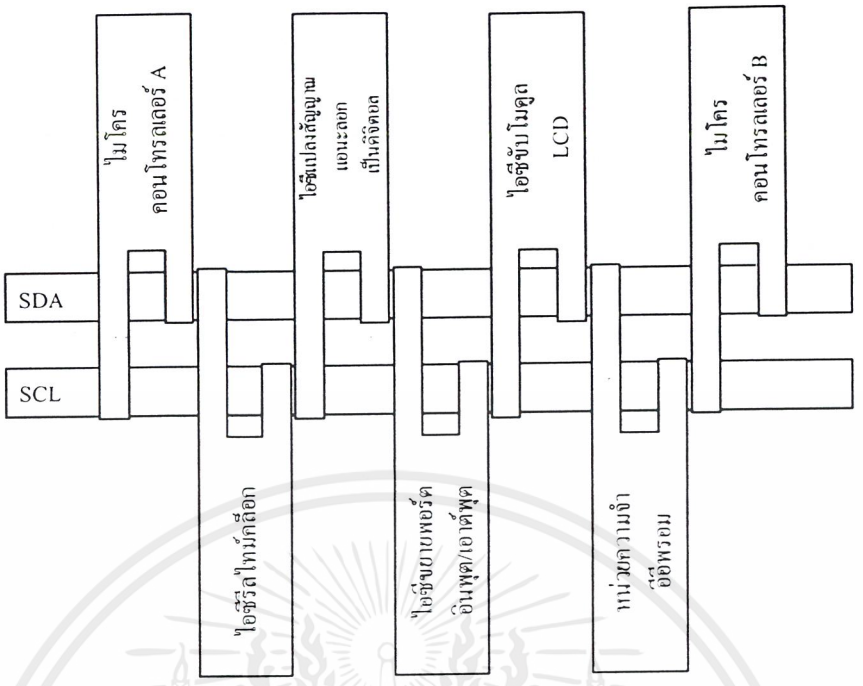
I^2C ย่อมาจาก Inter-IC Communication หมายถึง การติดต่อสื่อสารระหว่างไอซี โดยบัส I^2C ได้รับการพัฒนาขึ้นโดยฟิลิปส์(Phillips) ด้วยจุดมุ่งหมายหลักคือ ต้องการให้ไอซีหรือโมดูลสามารถติดต่อ สั่งงาน และควบคุมภายใต้สายสัญญาณเพียง 2 เส้น เส้นหนึ่งคือ สายข้อมูล อีกเส้นหนึ่งคือ สายสัญญาณนาฬิกาที่ใช้ในการกำหนดจังหวะการทำงาน การต่อร่วมกันของอุปกรณ์บนบัส I^2C ทำได้ง่ายมาก เพียงต่อสายข้อมูลและสายสัญญาณนาฬิกาของอุปกรณ์แต่ละตัวขนานหรือพ่วงกันไป ส่วนการกำหนดแอดเดรสหรือตำแหน่งสำหรับติดต่ออุปกรณ์แต่ละตัว จะใช้รหัสข้อมูลและการกำหนดสภาวะที่ขาแอดเดรสของอุปกรณ์แต่ละตัว

สายข้อมูลบนบัส I^2C มีชื่อเรียกอย่างเป็นทางการว่า สายข้อมูลอนุกรมหรือ SDA (Serial Data Line) ส่วนสายสัญญาณนาฬิกามีชื่อเรียกว่า สายสัญญาณนาฬิกาอนุกรมหรือ SCL (Serial Clock Line) ในการอธิบายต่อไปนี้จะเรียกว่าสายสัญญาณทั้งสองว่า สาย SDA และ SCL

ในรูปที่ 2.9 แสดงผังของการเชื่อมต่ออุปกรณ์ต่าง ๆ บนบัส I^2C จะเห็นได้ว่า อุปกรณ์ที่ทำการเชื่อมต่อบนบัส I^2C มีหลากหลาย ไม่ว่าจะเป็นไอซีขยายพอร์ตอินพุตเอาต์พุต(I/O Expander) , ไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอล (ADC) และแปลงสัญญาณดิจิตอลเป็นแอนะลอก (DAC) ,ไอซีรีลไทม์คล็อก(RTC), ไอซีขับโมดูล(LCD), หน่วยความจำอีอีพรอม และไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 2.9 ผังแสดงการเชื่อมต่อของอุปกรณ์ต่าง ๆ บนระบบบัส I^2C

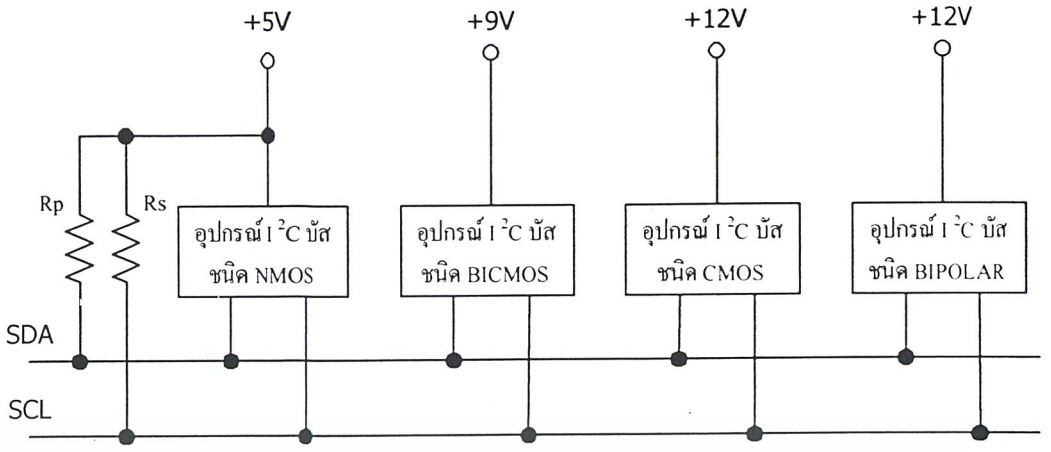
2.5.1 คุณสมบัติทั่วไปของบัส I^2C

สาย SDA และ SCL เป็นสายสัญญาณ 2 ทิศทาง(bi-direction line) ต้องมีการต่อตัวต้านทานพูลอัปกับแรงดัน +5 V ไว้ตลอดเวลา เพื่อให้สายมีสถานะลอจิกในขณะที่ไม่มีการติดต่อใช้งาน ทั้งยังช่วยในการป้องกันสัญญาณรบกวนที่อาจมีเข้ามาในสายสัญญาณทั้งสอง วงจรเอาต์พุต ของอุปกรณ์ที่ต่ออยู่บนบัส I^2C ต้องมีลักษณะเป็นวงจรเดรนเปิด(open-rain) หรือคอลเล็กเตอร์เปิด(open collector)

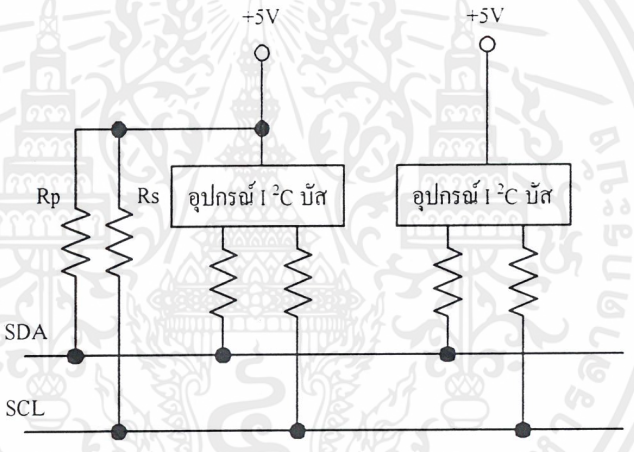
อัตราการถ่ายทอดข้อมูลบนบัส I^2C สูงถึง 100 กิโลบิตต่อวินาทีในโหมดปกติ (standard mode) และสูงถึง 400 กิโลบิตต่อวินาทีในโหมดความเร็วสูง(fast mode) อุปกรณ์ที่ต่อร่วม อยู่บนบัส I^2C จะต้องมีค่าความจุไฟฟ้ารวมที่เกิดขึ้นระหว่างสาย SDA และ SCL ไม่เกิน 400 พิโคฟาราด การเข้าถึงอุปกรณ์บนบัส I^2C ใช้ข้อมูลสำหรับการเข้าถึง 2 ค่า คือ 7 บิต(7-bit addressing) หรือ 10 บิต (10-bit addressing)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

45872



รูปที่ 2.10 การต่อตัวต้านทานพูลอัปบนสายสัญญาณในระบบบัส I^2C



รูปที่ 2.11 การต่อตัวต้านทาน Rs เพื่อลดสัญญาณรบกวนขนาดใหญ่ที่อาจเข้ามาในบัส I^2C

ข้อเด่นอีกประการหนึ่งของบัส I^2C คือ สามารถเชื่อมต่ออุปกรณ์ที่ใช้ไฟเลี้ยง +5 V ในขณะที่อีกตัวหนึ่งใช้ไฟเลี้ยง +12 V การต่อร่วมกันบนบัส I^2C สามารถกระทำได้ในลักษณะเดียวกันกับกรณีที่อุปกรณ์ทั้งสองใช้ไฟเลี้ยงเท่ากัน กล่าวคือ ให้ต่อสาย SDA และ SCL ของอุปกรณ์แต่ละตัวเข้าด้วยกัน และต้องต่อตัวตัวต้านทานพูลอัป (Rp) เข้ากับแรงดัน +5 V ไว้ด้วยเสมอ ดังแสดงในรูปที่ 2.10

ในกรณีที่อาจมีแรงดันไฟกระชากขนาดใหญ่ปะปนเข้ามาในบัส I^2C ที่ขา SDA และ SCL ของอุปกรณ์แต่ละตัวต้องต่อตัวต้านทานอนุกรมกับขา SDA และ SCL เรียกว่า Rs ก่อนต่อเข้าสู่บัส I^2C ดังในรูปที่ 2.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 หลักการของบัส I^2C

บัส I^2C ประกอบด้วยสายสัญญาณ 2 เส้น ดังที่ได้กล่าวมาแล้วคือ SDA และ SCL อุปกรณ์ที่ต่อพ่วงบนบัสสามารถมีได้มากมาย ดังนั้นจึงต้องมีการกำหนดรูปแบบการติดต่อบนบัส หรือเรียกว่า โปรโตคอล(protocol) เพื่อให้ผู้ใช้งานทราบว่า ขณะนี้อุปกรณ์ตัวใดติดต่อกันอยู่ และอุปกรณ์ตัวใดเป็นตัวรับหรือตัวส่ง ต่อไปนี้จะอธิบายลักษณะ หน้าที่ และนิยามของอุปกรณ์ที่ต่ออยู่บนบัส I^2C เพื่อเป็นข้อตกลงพื้นฐานก่อนที่จะอธิบายการทำงานของบัส I^2C ต่อไป

*อุปกรณ์ที่เป็นผู้สร้างข้อมูล*หรือส่งข้อมูล เรียกว่า ตัวส่ง (transmitter)

อุปกรณ์ที่เป็นผู้รับข้อมูล เรียกว่า ตัวรับ (receiver) อุปกรณ์บนบัส I^2Cสามารถเป็นได้ทั้งตัวรับและตัวส่ง บางอุปกรณ์ทำหน้าที่เป็นตัวรับอย่างเดียว จะไม่มีอุปกรณ์ใดบนบัส I^2C ที่ทำหน้าที่เป็นตัวส่งอย่างเดียว

อุปกรณ์ที่ทำหน้าที่ควบคุมจังหวะการติดต่อพ่วงเข้าไปบนบัส I^2C เรียกว่า มาสเตอร์ (master)

อุปกรณ์ที่ถูกควบคุมหรืออุปกรณ์ที่ต่อพ่วงเข้าไปบนบัส I^2C เรียกว่า สเลฟ (slave)

ข้อกำหนด 2 ประการสำคัญของการติดต่อบนบัส I^2C คือ

1. การถ่ายทอดข้อมูลจะเกิดขึ้นได้เมื่อบัสว่างเท่านั้น

2. ในระหว่างการถ่ายทอดข้อมูล เมื่อใดก็ตามที่สาย SCL มีสถานะเป็นลอจิกสูง สายข้อมูลต้องรักษาข้อมูลไว้ อย่าให้เกิดการเปลี่ยนแปลงขึ้นเด็ดขาด มิฉะนั้น สัญญาณที่เกิดขึ้นจะได้รับการแปลความหมายเป็นสัญญาณควบคุมแทน

2.5.3 สภาวะที่เกิดขึ้นบนบัส I^2C

มีด้วยกัน 5 สภาวะ ดังนี้

1. บัสว่าง(Bus not busy) สภาวะนี้เกิดขึ้นเมื่อสถานะลอจิกบนสาย SDA และ SCL เป็นลอจิกสูงทั้งคู่ นั่นหมายความว่า การถ่ายทอดข้อมูลสามารถเริ่มต้นขึ้นได้

2. เริ่มต้นการถ่ายทอด (start data transfer) เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากสูงไปต่ำ ในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสภาวะที่เกิดนี้ว่า สภาวะเริ่มต้น (START)

3. หยุดการถ่ายทอดข้อมูล(stop data transfer) เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากต่ำไปสูง ในขณะที่สาย SCL มีสภาวะลอจิกสูง เรียกสภาวะที่เกิดขึ้นนี้ว่า สภาวะหยุด (STOP)

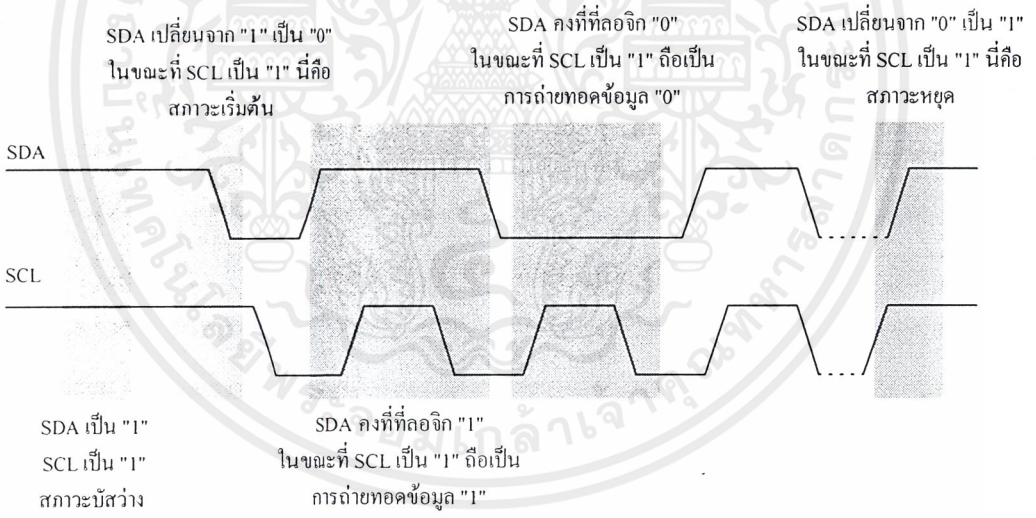
4. ข้อมูลดำรงอยู่บนบัส(data valid) สภาวะนี้เกิดขึ้นถัดจากสภาวะเริ่มต้น โดยสถานะลอจิกที่เกิดขึ้นบนสาย SDA ก็คือข้อมูลที่ทำการถ่ายทอด เมื่อสาย SCL เป็นลอจิกสูง สถานะที่สาย SDA ต้องคงที่ เพื่อให้อุปกรณ์รับรู้ข้อมูลในจังหวะนั้นว่า เป็น “1” หรือ “0” ข้อมูลอาจเกิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

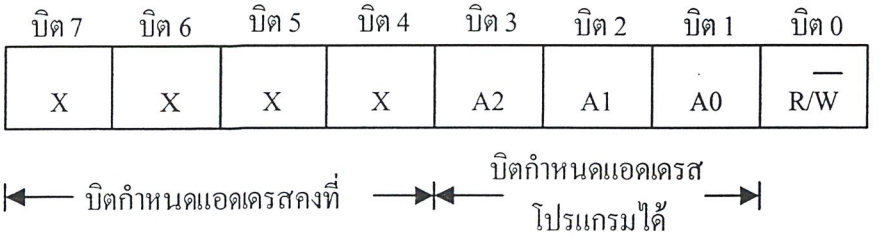
การเปลี่ยนแปลงได้ในขณะที่สาย SCL เป็นลอจิกต่ำ แต่เมื่อใดก็ตามที่ต้องการให้เกิดการถ่ายทอดข้อมูลอย่างสมบูรณ์ สถานะลอจิกที่ขา SDA ต้องคงที่ตลอดช่วงเวลาที่สาย SCL มีสถานะลอจิกสูง หากเกิดการเปลี่ยนแปลงสถานะลอจิกในขณะที่สาย SCL มีลอจิกสูงอยู่นั้น อุปกรณ์มาสเตอร์ที่ทำการควบคุมการถ่ายทอดข้อมูลจะแปลความหมายเป็นสภาวะหนดหรือสภาวะเริ่มต้นก็ได้ ทำให้ข้อมูลที่ทำการถ่ายทอดนั้นเกิดความผิดหลาดขึ้น

5. รับรู้ข้อมูล(acknowledge) เกิดขึ้นหลังจากที่การถ่ายทอดข้อมูลจากตัวส่งมายังตัวรับเกิดขึ้นอย่างสมบูรณ์ โดยตัวส่งจะทำการส่งข้อมูลมา 1 บิตเรียกว่า บิตรับรู้ (acknowledge bit) มีสถานะเป็นลอจิกสูง หลังจากส่งข้อมูลมาครบถ้วน ส่วนอุปกรณ์มาสเตอร์จะทำการส่งสัญญาณ รับรู้พิเศษซึ่งสัมพันธ์กับสัญญาณนาฬิกาเพื่อตอบสนองบิตรับรู้ที่ส่งมาจากตัวส่ง ทางด้านตัวรับ จะส่งบิตรับรู้ที่มีสถานะลอจิกต่ำลงบนบัส อุปกรณ์สเลฟที่ถูกอ้างถึงในการติดต่อหรือกำลังติดต่ออยู่ในขณะนั้นก็จะกำเนิดบิตรับรู้เพื่อตอบสนองให้ทราบว่าได้รับข้อมูลในแต่ละไบต์เรียบร้อยแล้ว

ในรูปที่ 2.12 เป็นไดอะแกรมเวลาที่แสดงถึงการเกิดสภาวะต่าง ๆ บนบัส I^2C ไม่ว่าจะเป็นสภาวะบัส ว่าง ,เริ่มต้น ,ถ่ายทอดข้อมูล ,รับรู้ และการหยุดการถ่ายทอดข้อมูล



รูปที่ 2.12 ไดอะแกรมเวลาแสดงสถานะต่าง ๆ ในบัส I^2C



รูปที่ 2.13 รูปแบบของข้อมูลกำหนดแอดเดรสที่ใช้ในการอ้างถึงแบบ 7 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.4 การทำงานบนบัส I^2C

ก่อนที่จะเริ่มต้นการถ่ายทอดข้อมูลระหว่างอุปกรณ์ต่าง ๆ ที่ต่ออยู่บนบัส ต้องมีการอ้างถึงเสียก่อน โดยการอ้างถึงอุปกรณ์บนบัส I^2C นั้นจะใช้การอ้างถึงแบบ 7 บิต หรือ 10 บิต ในกรณีที่มีอุปกรณ์ต่ออยู่บนบัสไม่มากใช้การอ้างถึงแบบ 7 บิตก็เพียงพอแล้ว แต่ถ้ามีอุปกรณ์ต่ออยู่บนบัสมาก กว่า 127 แอดเดรส จำเป็นจะต้องใช้การอ้างถึงแบบ 10 บิต หลังจากที่ติดต่ออุปกรณ์แต่ละตัวได้เรียบร้อยแล้ว ก็จะเริ่มต้นการถ่ายทอดข้อมูลกันต่อไป

ดังนั้นหัวใจสำคัญในอันดับแรกของการทำงานบนบัส I^2C คือการอ้างถึงอุปกรณ์แต่ละตัว ซึ่งในที่นี้จะอธิบายรายละเอียดของการอ้างถึงทั้ง 2 รูปแบบ

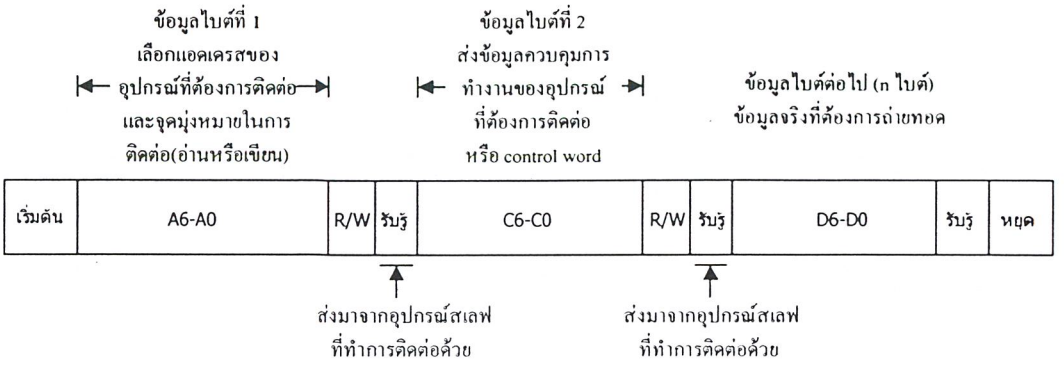
การอ้างถึงแบบ 7 บิต (7-bit addressing)

ข้อมูลไบต์แรกที่เกิดขึ้นหลังเกิดจากสภาวะเริ่มต้นคือ ข้อมูลที่ใช้ในการอ้างถึงอุปกรณ์ที่ต้องการติดต่อ หรือ ข้อมูลกำหนอแอดเดรส โดยมีรูปแบบแสดงในรูปที่ 2.13 ใน 7 บิตบน รวมทั้งบิต MSB ด้วยจะเป็นข้อมูลแอดเดรสของอุปกรณ์สเลฟที่ต้องการติดต่อ โดยแบ่งเป็นบิตกำหนดแอดเดรสคงที่ (fixed address bit) จำนวน4 บิต ซึ่งข้อมูลนี้อุปกรณ์แต่ละตัวจะถูกกำหนดมาจากผู้ผลิต ไม่สามารถเปลี่ยนแปลงแก้ไขได้ ถัดมาอีก 3 บิตเป็นบิตกำหนดแอดเดรสที่สามารถโปรแกรมได้ (programmable address bit) โดยผู้ใช้งานต้องกำหนดสถานะลอจิกให้แก่ขา A0-A2 ของอุปกรณ์ที่มีการเชื่อมต่อแบบบัส I^2C ส่วนในบิต LSB เป็นบิตที่ใช้กำหนดการอ่านค่าหรือเขียนข้อมูลกับอุปกรณ์สเลฟตัวนั้น ๆ หากบิต LSB เป็น “0” หมายถึงต้องการเขียนข้อมูลไปยังอุปกรณ์นั้น ถ้าเป็น “1” จะเป็นการอ่านข้อมูลจากอุปกรณ์สเลฟ

ข้อมูลในไบต์ต่อมาคือ **ข้อมูลควบคุม** (control byte) ในอุปกรณ์แต่ละตัวมีการกำหนดข้อมูลควบคุมที่แตกต่างกันไป ยกตัวอย่าง ไอซีขยายพอร์ตมีข้อมูลควบคุมที่ใช้กำหนดว่า บิตใดเป็นอินพุต บิตใดเป็นเอาต์พุต ในขณะที่ไอซี ADC/DAC ต้องการข้อมูลควบคุมเพื่อกำหนดให้ทำงานเป็นวงจร ADC หรือ DAC เป็นต้น

ข้อมูลในไบต์ต่อมาคือ **ข้อมูลที่ทำการถ่ายทอดจริง** (data) หลังจากที่มีการถ่ายทอดข้อมูลในแต่ละไบต์ อุปกรณ์สเลฟที่ได้รับการติดต่อสื่อสารต้องส่งสัญญาณรับรู้ตอบกลับมาด่วยทุกครั้ง เพื่อให้กระบวนการถ่ายทอดข้อมูลสามารถดำเนินต่อไปได้ ในรูปที่ 2.14 แสดงรูปแบบข้อมูลอนุกรมที่เกิดขึ้นในการติดต่อบนบัส I^2C ของการอ้างถึงแบบ 7 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 รูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บัส I^2C เมื่อใช้การอ้างถึงแบบ 7 บิต

รูปที่ 2.15 รูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บัส I^2C เมื่อใช้การอ้างถึงแบบ 10 บิต

การอ้างถึงแบบ 10 บิต

ในการอ้างถึงแบบนี้ ยังคงใช้รูปแบบข้อมูลที่เหมือนกับแบบ 7 บิต หากแต่จะมีข้อมูลเพิ่มเติมขึ้นมาเล็กน้อย โดยในข้อมูลไบต์แรกหลังหลังจากเกิดสภาวะเริ่มต้น ต้องกำหนดให้ 5 บิตบนมีข้อมูลเป็น 11110 ส่วนอีก 2 บิตถัดมาเป็นบิตแอดเดรสของอุปกรณ์ที่ต้องการติดต่อ ในบิต LSB ของข้อมูลไบต์แรกยังคงเป็นการกำหนดว่าต้องการอ่านหรือเขียนข้อมูลกับอุปกรณ์สเลฟตัวที่ต้องการติดต่อด้วย ข้อมูลไบต์ต่อมาเป็นข้อมูลแอดเดรสในไปไบต์ที่ 2 ของอุปกรณ์ที่ต้องการติดต่อด้วย ข้อมูลไบต์ถัดไปจึงเป็นข้อมูลควบคุม ข้อมูลหลังจากนั้นก็จะเป็นจริงที่ใช้ในการติดต่อ

เช่นเดียวกับการอ้างถึงแบบ 7 บิต หลังจากถ่ายข้อมูลครบทุกไบต์ ต้องมีสภาวะรับรู้เกิดขึ้นเพื่อให้กระบวนการถ่ายทอดข้อมูลสามารถดำเนินต่อไป ในรูปที่ 2.15 แสดงรูปแบบข้อมูลของการอ้างถึงแบบ 10 บิต

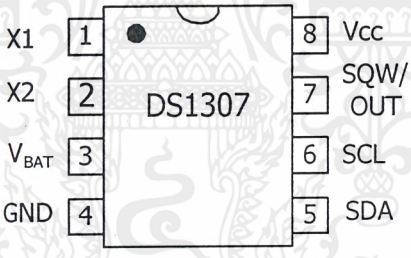
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 DS1307 ไอซีสร้างฐานเวลาจริงหรือรีลไทม์คล็อก (RTC)

ผู้ผลิต ดัลลัสเซมิคคอนดักเตอร์(Dallas semiconductor) มีหน้าที่สร้างฐานเวลาจริงให้แก่ระบบไมโครคอนโทรลเลอร์ โดย DS1307 จะให้ข้อมูลเกี่ยวกับเวลาทั้งหมด ไม่ว่าจะเป็นค่าของช่วงที่ละเอียดถึงหลักวินาที,นาที,ชั่วโมง,วันที่,วันในสัปดาห์,เดือน และปี โดยสามารถปรับวันเดือนปีให้ตรงตามปฏิทินได้อย่างถูกต้อง รวมการกำหนดในปีอธิกสุรทินด้วย คุณสมบัติทางเทคนิคที่สำคัญมีดังนี้

- เป็นไอซีรีลไทม์คล็อกให้ข้อมูลตั้งแต่วินาทีจนถึงปี รวมถึงการปรับวันในปีอธิกสุรทินด้วย สามารถให้ข้อมูลเวลาได้อย่างเที่ยงตรงถึงปีคริสตศักราช 2100
- มีหน่วยความจำนอนโวลาไทล์แรม 56 ไบต์อยู่ภายใน สามารถใช้เก็บข้อมูลทั่วไปได้
- ใช้การเชื่อมต่อแบบระบบบัส I^2C
- มีวงจรตรวจจับไฟเลี้ยงต่ำหรือหายไปอย่างอัตโนมัติ และสามารถรักษาข้อมูลเวลาไว้ได้แม้ไม่มีไฟเลี้ยง

2.6.1 รายละเอียดขาต่อใช้งานของ DS1307



รูปที่ 2.16 การจัดขาของไอซี DS1307 ไอซีสร้างฐานเวลาจริง(RTC)

ในรูปที่ 2.16 แสดงการจัดขาของ DS1307 แต่ละขามีหน้าที่และการใช้งานมีดังนี้

Vcc, GND (ขา 8, 4) ต่อกับไฟเลี้ยง +5 V

Vbat (ขา 3) ใช้ต่อกับแบตเตอรี่ 3V เพื่อรักษาการทำงานของวงจรสร้างฐานเวลาของ DS1307 ให้คงอยู่ต่อไปแม้ไม่มีไฟเลี้ยงจ่ายให้แก่ DS1307 ชนิดของแบตเตอรี่ที่เหมาะสมคือแบตเตอรี่แบบลิเธียม ซึ่งมีความจุ 40 mAhr หรือมากกว่า จะสามารถรักษาข้อมูลได้นาน 10 ปีที่อุณหภูมิ 25 องศาเซลเซียส

SDA, SCL (ขา 5 และ 6) เป็นขาสำหรับเชื่อมต่อกับไมโครคอนโทรลเลอร์บนระบบบัส I^2C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SQW OUT (ขา 7) ที่ขานี้จะสัญญาณรูปสี่เหลี่ยมส่งออกมา โดยสามารถเลือกความถี่ได้ 1, 4.096, 8.192 และ 32 kHz ในการใช้งานต้องต่อตัวต้านทาน 1 K พูลอัปที่ขานี้ด้วย

X1, X2 (ขา 1 และ 2) ใช้ต่อคริสตอลความถี่มาตรฐาน 32.768 kHz เพื่อใช้เป็นฐานเวลาในการสร้างค่าเวลาจริง ในการใช้งานต้องต่อคริสตอลเข้ากับขาทั้งสองนี้และต้องต่อตัวเก็บประจุค่าต่ำ ๆ ประมาณ 15 pF คร่อมกับขากราวด์ด้วย

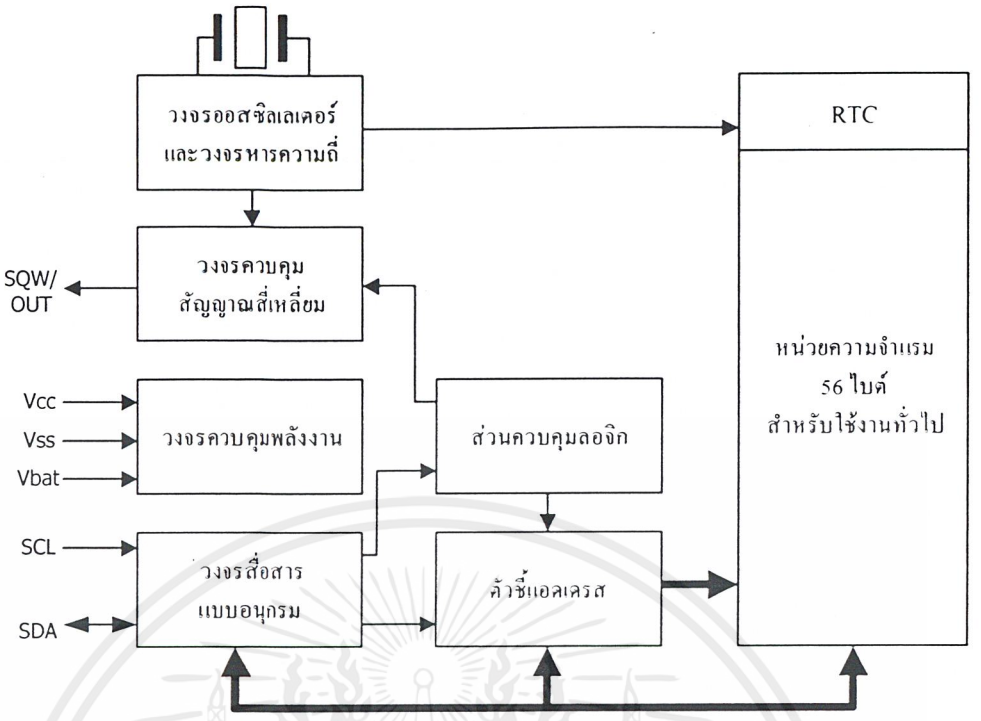
2.6.2 การทำงานของ DS1307

ไอซี DS1307 จัดการเชื่อมต่อในแบบบัส I^2C โดยจะทำงานเป็นอุปกรณ์สเลฟเสมอ ดังนั้นการติดต่อเพื่อใช้งานจึงต้องกำหนดรูปแบบตามที่กำหนดไว้ในการติดต่อแบบ I^2C ในรูปที่ 2.10 แสดงส่วนประกอบหลักที่สำคัญและไดอะแกรมการทำงานของ DS1307 วงจรออสซิลเลเตอร์ถือเป็นหัวใจหลักของไอซี เนื่องจากเป็นจุดเริ่มต้นของการสร้างข้อมูลเวลาจริง ในขณะที่ DS1307 ทำงานที่ขา SQW / OUT จะมีสัญญาณพัลส์เหลี่ยมส่งออกมาตลอดเวลาในกรณีที่มีการอีนาเบิลวงจรกำเนิดสัญญาณพัลส์ที่รีจิสเตอร์ควบคุม ค่าความถี่ของสัญญาณนี้สามารถเลือกได้ 4 ค่า คือ 1Hz, 4.096kHz, 8.192kHz และ 32kHz พร้อมกันนั้นก็จะมีการเก็บค่าของเวลาไว้ในหน่วยความจำนอนโวลาไทม์แรม ซึ่งมีขนาดรวม 64 ไบต์ แต่จัดสรรให้ใช้เก็บข้อมูลเวลา 8 ไบต์ และเป็นหน่วยความจำสำหรับเก็บข้อมูลทั่วไปสำหรับผู้ใช้งานอีก 56 ไบต์

วงจรควบคุมพลังงานไฟฟ้าจะคอยตรวจสอบสภาวะของไฟเลี้ยงไอซี หากไฟเลี้ยงต่ำกว่า 1.25*Vbat ก็จะควบคุมให้ DS1307 ได้ ดังนั้นในการใช้งาน DS1307 ต้องระมัดระวังอย่าให้ไฟเลี้ยงตกต่ำกว่า 1.25xV BAT ไอซี DS1307 จะเข้าสู่โหมดสำรองข้อมูลกระแสต่ำทันที จะไม่มีการส่งสัญญาณพัลส์ ออกมาที่ขา SQW/OUT แต่วงจรสร้างฐานเวลายังคงทำงานเพื่อให้ค่าของเวลาเดินไปอย่างไม่ผิดพลาด เมื่อมีไฟเลี้ยงปรากฏขึ้นอีกครั้ง DS1307 ก็จะสามารถให้ค่าของเวลาที่เป็นจริงแก่ผู้ใช้งานได้ต่อไป

วงจรสื่อสารอนุกรมภายใน DS1307 ได้รับการกำหนดให้ทำงานตามรูปแบบของบัส I^2C เป็นช่องการการสื่อสารระหว่าง DS1307 กับอุปกรณ์มาสเตอร์ ผู้ใช้งานสามารถเข้าถึงหน่วยความจำที่ใช้เก็บค่าเวลาและหน่วยความจำใช้งานทั่วไปได้โดยการเขียนข้อมูลตามรูปแบบที่กำหนดในระบบบัส I^2C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 โครงสร้างภายในของไอซีรีลไทม์คล็อกเบอร์ DS1307

2.6.3 การจัดสรรหน่วยความจำใน DS1307

ในรูปที่ 2.18 (ก) แสดงการจัดสรรพื้นที่ของหน่วยความจำภายใน DS1307 พื้นที่ 7 ไบต์แรกตั้งแต่แอดเดรส 00H-06H เป็นพื้นที่ของรีจิสเตอร์ค่าเวลาใช้ในการเก็บข้อมูลเกี่ยวกับเวลา ไบต์ต่อมาที่แอดเดรส 07H เป็นพื้นที่ของรีจิสเตอร์ควบคุมการทำงานของ DS1307 ในรูปที่ 2.18 (ข) แสดงรายละเอียดของรีจิสเตอร์ค่าเวลาและรีจิสเตอร์ควบคุมของ DS1307

ด้วยการจัดสรรพื้นที่แบบนี้ ทำให้ผู้ใช้งานสามารถเรียกข้อมูลเวลาออกมาได้ตามต้องการ โดยไม่จำเป็นต้องอ่านออกมาทั้งหมดก็ได้ ค่าของเวลาทั้งหมดจะอยู่ในรูปของเลขฐานสิบ สำหรับการแสดงเวลาในรูปของชั่วโมงสามารถเลือกได้ว่าต้องการแบบ 12 หรือ 24 ชั่วโมง โดยกำหนดที่บิต 6 ของแอดเดรส 02H และเมื่อเลือกแบบ 12 ชั่วโมง ที่บิต 5 ในแอดเดรสเดียวกันจะใช้ในการแสดงค่า AM/PM โดยถ้าบิตนี้เป็น “1” หมายถึง ค่าชั่วโมงในขณะนี้เป็นช่วงเวลาหลังเที่ยงวัน ในกรณีที่เป็นการแสดงค่า 2 ของหลักสิบในหน่วยชั่วโมง

2.6.4 รีจิสเตอร์ควบคุม

มีแอดเดรสอยู่ที่ 07H มีรายละเอียดของแต่ละบิตดังนี้

OUT (Output control):ใช้ในการควบคุมระดับลอจิกที่ขา SQW OUT ในกรณีที่ดิสเอเบิลการกำเนิดสัญญาณสี่เหลี่ยม โดยถ้าบิตนี้เป็น “1” ที่ขา SQW OUT ก็จะเป็น “1” ถ้าบิตนี้เป็น “0” ที่ขา SQW OUT ก็เป็น “0”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก)

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
CH	ข้อมูลวินาที(หลักสิบ)			ข้อมูลวินาที(หลักหน่วย)			
X	ข้อมูลนาที(หลักสิบ)			ข้อมูลนาที(หลักหน่วย)			
X	12 ชั่วโมง / 24 ชั่วโมง	12 ชั่วโมง / AM/PM	ข้อมูลชั่วโมง (หลักสิบ)	ข้อมูลชั่วโมง(หลักหน่วย)			
X	X	X	X	X	ข้อมูลวันในสัปดาห์		
X	X	ข้อมูลวันที่ (หลักสิบ)		ข้อมูลวันที่(หลักหน่วย)			
X	X	X	ข้อมูลเดือน (หลักสิบ)	ข้อมูลเดือน(หลักหน่วย)			
ข้อมูลปี(หลักสิบ)				ข้อมูลปี(หลักหน่วย)			
OUT	X	X	SQWE	X	X	RS1	RS0

(ข)

รูปที่ 2.18 (ก) การจัดสรรหน่วยความจำแรมภายใน DS1307

(ข) รายละเอียดของรีจิสเตอร์เก็บค่าเวลาและรีจิสเตอร์ควบคุมของ DS1307

SQWE (Square Wave Enable) : ใช้ในการเอ็นเอเบิลวงจรกำเนิดสัญญาณสี่เหลี่ยมที่ขา SQW OUT ถ้าต้องการให้มีสัญญาณสี่เหลี่ยมออกให้กำหนดบิตนี้เป็น "1"

RS1, RS0 (Rate Select) : ใช้ในการเลือกความถี่ของสัญญาณสี่เหลี่ยมที่ออกจากขา SQW OUT ดังมีรายละเอียดต่อไปนี้

RS1	RS0	ค่าความถี่ของสัญญาณสี่เหลี่ยม
0	0	1 Hz
0	1	4.096 KHz
1	0	8.192 KHz
1	1	32.768 KHz

2.6.5 โหมดการทำงานของ DS1307

มีด้วยกัน 2 โหมดคือ โหมดเขียนข้อมูลและโหมดอ่านข้อมูล ในการใช้งาน DS1307 ตามปกติจะใช้งานเฉพาะโหมดอ่านข้อมูลเท่านั้น เนื่องจากไมโครคอนโทรลเลอร์จะติดต่อกับ DS1307 เพื่ออ่านข้อมูลของเวลาไปใช้งาน โหมดการเขียนข้อมูลจะถูกใช้งานก็ต่อเมื่อต้องการตั้งค่าเวลาใหม่และต้องการเขียนข้อมูลลงในหน่วยความจำใช้งานทั่วไป อย่างไรก็ตาม เมื่อเริ่มต้นติดต่อกับ DS1307 จำเป็นอย่างยิ่งที่จะต้องเข้าสู่โหมดการเขียนข้อมูลก่อนเพื่อกำหนดแอดเดรสที่ต้องการอ่านข้อมูล จากนั้นจึงเปลี่ยนโหมดการทำงานมาเป็นโหมดการอ่านข้อมูล

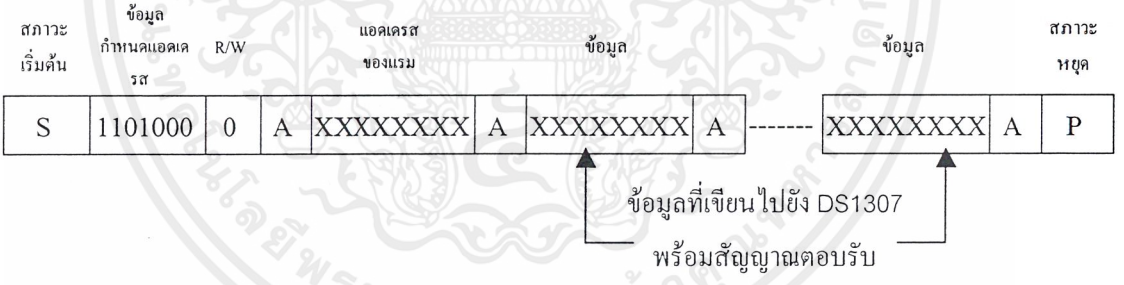
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมดการเขียนข้อมูล

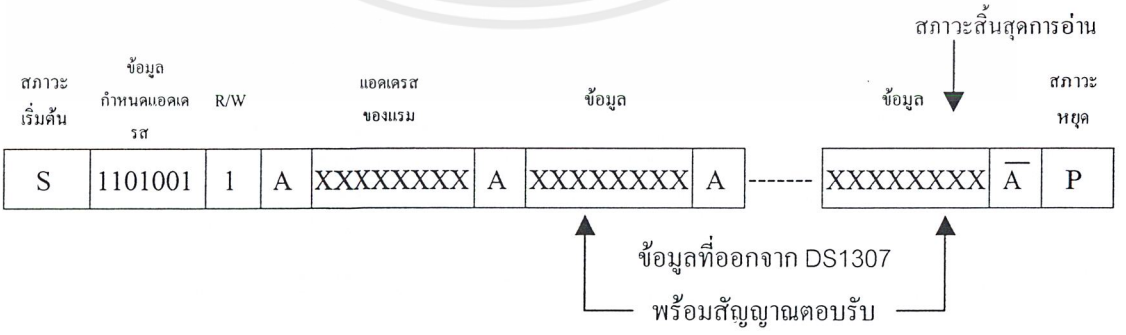
มีรูปแบบดังในรูปที่ 2.19 เริ่มต้นเมื่อไมโครคอนโทรลเลอร์ทำการกำหนดสภาวะเริ่มต้น (Start: S) จากนั้นส่งข้อมูลกำหนดแอดเดรส 1101000 ตามด้วยข้อมูลเลือกการเขียนนั่นคือค่า 0 จากนั้นจะรอการตอบรับจาก DS1307 ขั้นตอนต่อมาคือส่งข้อมูลเพื่อเลือกแอดเดรสที่ต้องการเขียน จากนั้นรอการตอบรับจาก DS1307 เมื่อมีการตอบรับมาเรียบร้อย ก็เริ่มทยอยเขียนลงไปครั้งละแอดเดรส หลังจากเขียนข้อมูลในแต่ละแอดเดรส จะต้องหยุดรอการตอบรับจาก DS1307 ทุกครั้ง จึงจะสามารถเขียนข้อมูลต่อไปได้ เมื่อเขียนเรียบร้อยแล้วให้ส่งสภาวะหยุด(Stop:P)เป็นอันสิ้นสุดกระบวนการเขียนข้อมูล

โหมดการอ่านข้อมูล

มีรูปแบบแสดงในรูปที่ 2.20 เริ่มต้นการทำงานเหมือนกับโหมดการเขียนข้อมูลคือไมโครคอนโทรลเลอร์ กำหนดสภาวะเริ่มต้นแล้วส่งข้อมูลกำหนดแอดเดรสตามด้วยข้อมูลเลือกการอ่านซึ่งเท่ากับ 1 จากนั้นรอการตอบรับจาก DS1307 เมื่อตอบรับเรียบร้อย DS1307 จะทยอยส่งข้อมูลออกมาให้ไมโครคอนโทรลเลอร์คราวละ 1 แอดเดรสหรือ 1 ไบต์ โดยแอดเดรสที่เลือกอ่านข้อมูลจะต้องมีการกำหนดมาก่อนล่วงหน้าด้วยโหมดการเขียนข้อมูลวิธีการง่าย ๆ คือ เข้าสู่โหมดการเขียนข้อมูลก่อน เมื่อถึงจังหวะที่ต้องเขียนข้อมูล ข้อมูลที่ออกมาจาก DS1307 ก็จะเป็นข้อมูลจากแอดเดรสที่กำหนดไว้ก่อนหน้านี้



รูปที่ 2.19 รูปแบบของข้อมูลสำหรับติดต่อกับ DS1307 ในโหมดการเขียนข้อมูล



รูปที่ 2.20 รูปแบบของข้อมูลสำหรับติดต่อกับ DS1307 ในโหมดการอ่านข้อมูล

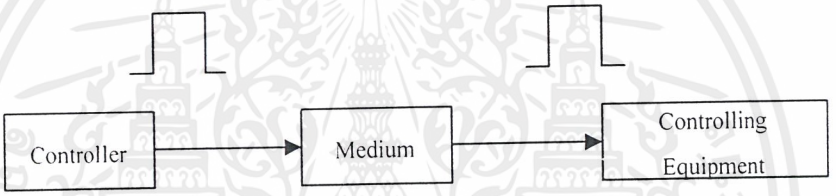
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 หลักการและทฤษฎีของระบบควบคุมระยะไกลแบบไร้สาย

2.7.1 ความรู้พื้นฐานเกี่ยวกับ Remote Control

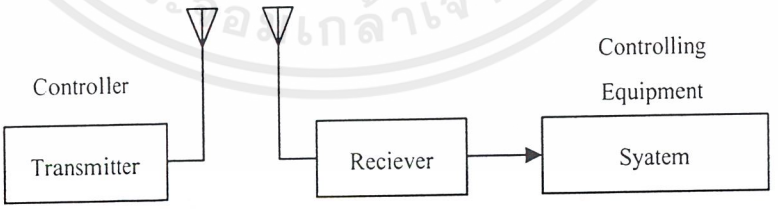
Remote Control เป็นระบบทางไฟฟ้าหรืออิเล็กทรอนิกส์ ซึ่งมีอุปกรณ์ที่ถูกควบคุมที่อยู่ระยะไกลจากตัวควบคุม ระหว่างตัวควบคุมและตัวถูกควบคุมจะต้องมีตัวกลางเป็นตัวส่งผ่านสัญญาณในการควบคุม เช่น สัญญาณจากคลื่นวิทยุ คลื่นเสียง ไมโครเวฟ หรืออื่นๆ ซึ่งตัวกลางนี้อาจจะเป็นอากาศ หรือ สายส่งสัญญาณก็ได้

จากรูปที่ 2.21 เป็นการแสดงถึงระบบของ Remote Control ตัวควบคุมจะเป็นตัวผลิตสัญญาณที่ใช้ในการบังคับตัวถูกควบคุม(Controlled Equipment) โดยมีตัวกลาง(Medium)เป็นตัวรับสัญญาณจากตัวควบคุมไปยังวงจรถูกควบคุมในภาพ ตัวสัญญาณที่ถูกส่งออกมาจากตัวควบคุม จะเป็นในรูปของพัลส์ เมื่อพัลส์นี้เข้าไปในตัวถูกควบคุมแล้ว พัลส์จะเป็นตัวกระตุ้นระบบสวิทช์ของตัวถูกควบคุม



รูปที่ 2.21 แสดงระบบของ Remote Control

ในทางปฏิบัติแล้วตัวควบคุมนี้อาจจะเป็นตัวผลิตสัญญาณพัลส์ที่ตัวเครื่องส่ง(Transmitter) ตัวกลางอาจจะเป็นอากาศและตัวถูกควบคุมอาจจะเป็นเครื่องรับ (Receiver) และระบบสวิทช์ ดังรูปที่ 2.22 แสดงให้เห็นระบบไดอะแกรมของ Remote Control



รูปที่ 2.22 ไดอะแกรมของ Remote Control

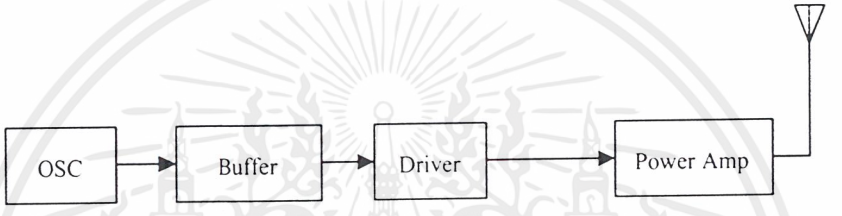
เครื่องส่ง(Transmitter)

โดยอาศัยหลักการของ เครื่องส่งวิทยุ เราได้ใช้ความถี่บางความถี่ที่สามารถเดินทางในอากาศได้ เช่น ความถี่ MF RF Microwave และ Infra-Red เป็นต้น เมื่อเราผลิตความถี่นี้ออกมาแล้ว ส่งให้มันไปในอากาศ ดังนั้นสำหรับตัวเครื่องส่งแล้วจึงต้องมีตัวที่ผลิตความถี่ที่จะส่งออก

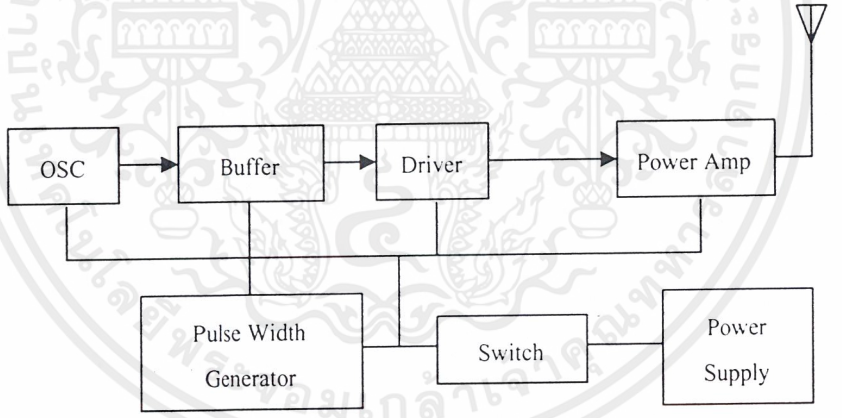
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อากาศ หรือ ตัวกำหนดแสงอินฟราเรด และที่ตัวเครื่องรับก็เช่นเดียวกันกับเครื่องรับวิทยุคือ จะรับเอาคลื่นที่อยู่ในอากาศนั้นมาแล้วแปลความหมาย ซึ่งตัวผลิตความถี่ของส่งจะผลิตความถี่เท่าไรนั้นขึ้นอยู่กับจุดประสงค์ในการใช้งานของเรา เพราะในย่านความถี่ต่าง ๆ ก็มีข้อดี ข้อเสีย ที่แตกต่างกันออกไป

สำหรับไดอะแกรมของเครื่องส่งจะประกอบด้วยภาคสร้างความถี่ (Oscillator) ภาคที่กั้น OSC กับ Driver (Buffer) ภาคขับสัญญาณ(Driver) และภาคขยายกำลัง(Power Amplifier) ดังรูปที่ 2.23 ซึ่งเป็นตัวอย่างของเครื่องส่งอย่างง่าย ๆ สำหรับวงจรที่มีความกว้างของพัลส์เราเรียกการผสมสัญญาณนี้ว่ามอดูเลเตอร์(Modulator) แล้วสัญญาณจะผ่านออกมาทางบัฟเฟอร์ภาคขับสัญญาณจนกระทั่งถึง ภาคขยายกำลังเพื่อขยายสัญญาณให้มีขนาดสูงขึ้น จากนั้นก็ส่งออกอากาศดังรูป



รูปที่ 2.23 ไดอะแกรมของเครื่องส่ง



รูปที่ 2.24 เครื่องส่งที่มีการมอดูเลทของสัญญาณ

ในรูปที่ 2.23 สัญญาณจากวงจรผลิตความถี่(OSC) จะเป็นตัวกระตุ้นตัวถูกควบคุม (Controlled Equipment) ทำงาน

สำหรับรูปที่ 2.24 สัญญาณจากสัญญาณรหัสความกว้างของพัลส์จะเป็นตัวกระตุ้นให้ตัวถูกควบคุม (Controlled Equipment) ทำงาน

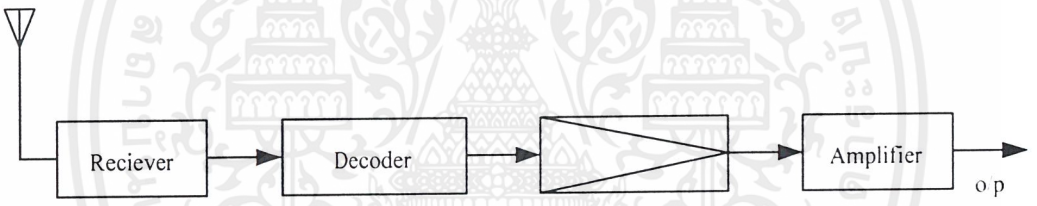
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติสัญญาณจากวงจรผลิตความถี่และสัญญาณรหัสก็คือความถี่ทั้งคู่ แต่อาจจะมีความแตกต่างกันบ้าง โดยทั่วไปแล้วความถี่ของ OSC จะสูงกว่าความกว้างของพัลส์และความถี่ของภาคสร้างความกว้างขอลพัลส์(Pulse Width Generator) จะออกมาในรูปของความกว้างของพัลส์

เครื่องรับ (Receiver)

เครื่องรับของวงจร Remote Control จะเป็นตัวที่รับสัญญาณจากอากาศที่ถูกส่งมาโดยเครื่องส่ง ดังนั้นสำหรับภาครับจึงต้องมีความสามารถในการรับความถี่ที่ถูกส่งโดยเครื่องส่งเท่านั้น ทั้งนี้เพื่อป้องกันการรบกวน สัญญาณจากที่อื่น

สำหรับเครื่องรับส่วนใหญ่ของวงจรประกอบด้วย ภาครับ และภาคถอดรหัส(Decoder) ภาครับจะรับเอาสัญญาณที่ส่งจากเครื่องส่งเข้าไปในเครื่องและตัวถอดรหัสจะทำการถอดสัญญาณที่รับได้ออกมาเป็นพัลส์เพื่อจะใช้งานต่อไป ก่อนที่จะเอาไปใช้งานสัญญาณที่ได้ ควรจะได้รับการขยายก่อน เพื่อให้สัญญาณมีขนาดใหญ่ขึ้น

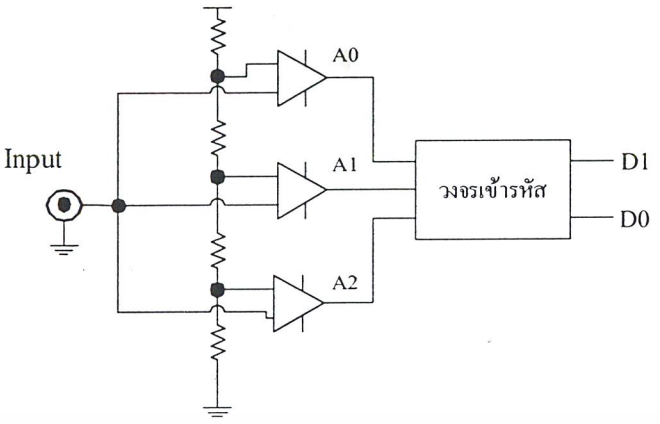


รูปที่ 2.25 ไดอะแกรมของภาครับ

2.8 การแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลแบบแฟลช (FLASH A/D)

หลักการแบบง่ายที่สุดของการแปลงสัญญาณแอนะลอกไปเป็นสัญญาณดิจิตอลแบบขนานแสดงดังรูปโดยใช้ตัวเปรียบเทียบ 3 ตัวต่อในลักษณะ “ขนานกัน” มีตัวต้านทานต่อแบ่งแรงดันอ้างอิงไว้ กำหนดค่าแรงดันต่ำที่สุดที่ตัวเปรียบเทียบทั้ง 3 ตัว และยังสามารถทำงานได้แรงดันอ้างอิงซึ่งอาจจะมีค่าเท่ากับแรงดันสูงสุดของสัญญาณอินพุตที่เป็นแอนะลอกก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.26 วงจรพื้นฐานของ FLASH A/D

ตารางที่ 2.2 ค่าของเอาต์พุตเปลี่ยนแปลงไปตามช่วงแรงดันของแอนะลอก

แอนะลอกอินพุต (โวลต์)	ตัวเปรียบเทียบ			เอาต์พุต	
	A0	A1	A2	D0	D1
0 – 1	0	0	0	0	0
1 – 2	1	0	0	0	1
2 – 3	1	1	0	1	0
3 - 4	1	1	1	1	1

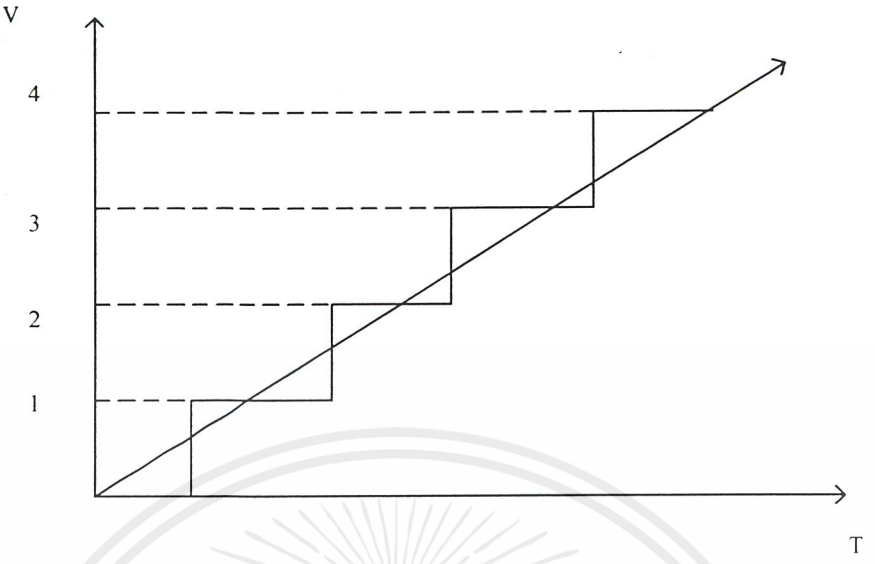
จากตารางที่ 2.2 จะเห็นได้ว่า ตัวเปรียบเทียบแต่ละตัวจะให้เอาต์พุตเป็น 1 ก็ต่อเมื่อแรงดันอินพุตมีค่าสูงกว่าแรงดันอ้างอิงของตัวมันเปรียบเทียบแต่ละตัว ซึ่งมีค่าแตกต่างกันและถ้าสมมุติให้แรงดันมีค่าอยู่ในช่วง 3-4 โวลต์ จะทำให้ตัวเปรียบเทียบทั้ง 3 ตัวให้เอาต์พุตเป็น 1 หมด เอาต์พุตจากตัวเปรียบเทียบทั้งหมดจะส่งไปที่วงจรเข้ารหัส เพื่อทำให้เป็นสัญญาณดิจิตอลในระบบฐานสองต่อไป

จากรูปที่ 2.27 จะตอบสนองต่อแรงดันอินพุต (แอนะลอก) 4 ระดับด้วยกัน และแต่ละระดับมีความแตกต่างกัน 1 โวลต์ ดังนั้นความละเอียดของวงจรนี้มีขนาด 2 บิต เราสามารถหาความละเอียดของวงจรได้จากจำนวนตัวเปรียบเทียบคือ

จำนวนเปรียบเทียบ = 2^{n-1}

เมื่อ n = ความละเอียด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 แสดงการควอนไตซิ่ง โดยการใช้วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล คอนเวอร์เตอร์เปลี่ยนแรงดันแอนะลอกเป็นเลขฐานสองที่ระดับต่าง ๆ

ถ้าต้องการความละเอียดขนาด 8 บิต จะต้องใช้ตัวเปรียบเทียบถึง 255 ตัว (แทนค่า n = 8) จากลักษณะการต่อตัวเปรียบเทียบให้ขนานกัน เพื่อให้ระดับอินพุตไปพร้อมกัน เราจึงเรียกวงจรนี้ว่าแปลงสัญญาณแอนะลอกไปเป็นดิจิตอลแบบขนาน (Parallel A/D Converter) เนื่องจากมันสามารถตอบสนองต่อสัญญาณอินพุตที่เป็นแบบแอนะลอก และแปลงแอนะลอกให้เป็นดิจิตอลด้วยความเร็วสูง เราจึงเรียกได้อีกอย่างหนึ่งว่า วงจรแปลงสัญญาณแอนะลอกไปเป็นสัญญาณดิจิตอลแบบแฟลช (Flash A/D Converter)

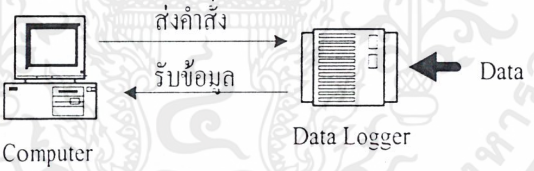
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบฮาร์ดแวร์

3.1 ลักษณะการนำไปใช้งานของฮาร์ดแวร์

ก่อนที่จะเสนอในขัวข้อของการออกแบบฮาร์ดแวร์นั้นจะขอกล่าวถึงการนำเอาโครงงาน Data Logger นี้ไปใช้งานก่อนเพื่อง่ายต่อการทำความเข้าในในด้านฮาร์ดแวร์ โดยในการนำไปใช้งานของโครงงาน Data Logger นี้สามารถใช้งานได้ 3 ลักษณะ คือ

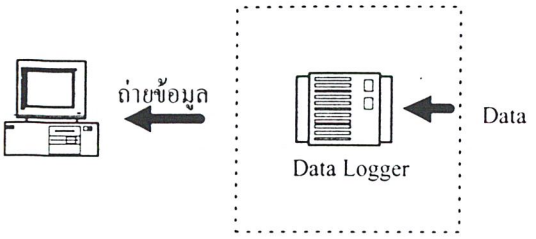
1. ลักษณะการใช้งานแบบต่อโดยตรงกับเครื่องคอมพิวเตอร์ ในการเชื่อมต่อลักษณะนี้เครื่องคอมพิวเตอร์จะทำหน้าที่เป็นชุด Data Logger คือจะสั่งให้ไมโครคอนโทรลเลอร์ทำการแปลงสัญญาณแอนะลอกอินพุตให้เป็นสัญญาณดิจิตอลแล้วส่งข้อมูลไปเก็บไว้ที่เครื่องคอมพิวเตอร์ ข้อมูลที่เก็บในเครื่องคอมพิวเตอร์นั้นจะประกอบไปด้วยค่าของสัญญาณที่ได้รับมาจากส่วนของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแล้วนำมารวมกับข้อมูลฐานเวลาจริง (Real Time Clock) ที่ได้มาจากการอ่านมาจากเครื่องคอมพิวเตอร์ เมื่อได้ข้อมูลทั้งหมดแล้วก็จะทำการแสดงผลและบันทึกค่าต่อไป



รูปที่ 3.1 แสดงการใช้งานของ Data Logger แบบต่อโดยตรงกับเครื่องคอมพิวเตอร์

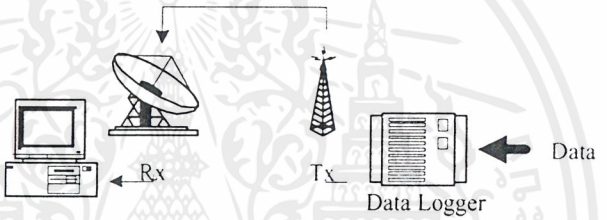
2. ลักษณะการเก็บข้อมูลที่เครื่อง Data Logger โดยที่ระหว่างการเก็บข้อมูลไม่ต้องอาศัยเครื่องคอมพิวเตอร์มาทำการสั่งการ การใช้งานลักษณะนี้เครื่อง Data Logger จะทำการแปลงข้อมูลแอนะลอกมาเป็นดิจิตอลแล้วทำการอ่านค่าเวลาจริง(Real Time Clock)จากส่วนสร้างฐานเวลาเพื่อนำมารวมกันกับข้อมูลที่อ่านมาได้ หลังจากนั้นจะเก็บข้อมูลลงไปใน EEPROM และจะทำลักษณะนี้ไปเรื่อยๆจนกว่าจะหยุดการทำงานหรือจนกว่า EEPROM นั้นเต็มจนไม่สามารถเก็บข้อมูลได้อีก หลังจากได้ข้อมูลที่ต้องการแล้วก็จะมาถึงส่วนของการถ่ายเทข้อมูลจากเครื่อง Data Logger ไปสู่เครื่องคอมพิวเตอร์ โดยจะทำการโอนย้ายข้อมูลที่ได้นั้นเข้าเครื่องคอมพิวเตอร์ทั้งหมดทาง Software ของเครื่องคอมพิวเตอร์ และจะแสดงผลของข้อมูลในลักษณะเดียวกันกับแบบแรก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงการใช้งานของ Data Logger เก็บข้อมูลที่เครื่อง Data Logger

3. ลักษณะการต่อใช้งานโดยมีการโอนถ่ายข้อมูลจาก Data Logger มายังเครื่องคอมพิวเตอร์ทางพอร์ต RS-232 เป็นแบบไร้สาย(Wireless) โดยที่ข้อมูลยังเป็นข้อมูลแบบอนุกรมเช่นเดิม การใช้งานลักษณะนี้จะเป็นการสื่อสารทางเดียวคือจะเป็นการสื่อสารจากเครื่อง Data Logger มายังเครื่องคอมพิวเตอร์



รูปที่ 3.3 แสดงการใช้งานของ Data Logger แบบไม่ใช้สายส่งข้อมูล

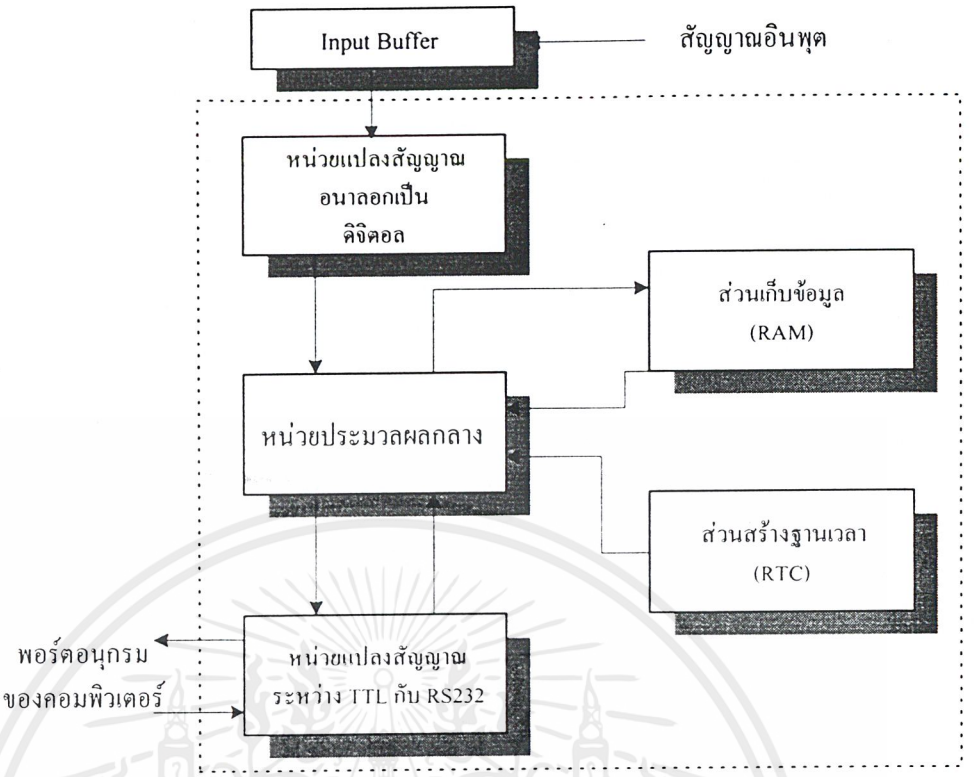
3.2 การออกแบบฮาร์ดแวร์

ในการนำการติดต่อสื่อสารแบบอนุกรมไปประยุกต์ใช้งานในระบบการวัดหรือทำการเก็บค่าสัญญาณที่ต้องการ จะมีการทำงาน โดยมีเครื่องคอมพิวเตอร์ทำหน้าที่เป็นอุปกรณ์สั่งงานเพื่อควบคุมอุปกรณ์ในการวัด ซึ่งคอมพิวเตอร์จะทำการติดต่อกับอุปกรณ์ภายนอกเพื่อตรวจสอบหรือทำการเก็บค่าสัญญาณในรูปแบบต่างๆซึ่งส่วนใหญ่จะอยู่ในรูปของแรงดัน (0-5V หรือ 1-5V) และกระแส (4-20mA)

ในส่วนของการเชื่อมต่อระหว่างเครื่องคอมพิวเตอร์กับชุด Data Logger นั้น ได้เลือกการเชื่อมต่อเป็นแบบอนุกรมเพราะว่าใช้สายสัญญาณที่น้อย (เพียง 3 เส้น), เชื่อมต่อได้ไกล และสามารถทำการสื่อสารผ่านตัวกลางรับส่งข้อมูลที่เป็นแบบไร้สายได้ง่าย

ชุด Data Logger นี้ได้มีการกำหนดรูปแบบสัญญาณอินพุตไว้เป็นมาตรฐานคือ สัญญาณแอนะลอกขนาด 0-5 โวลต์ จำนวน 8 ช่อง แต่ในความเป็นจริงแล้วรูปแบบสัญญาณที่ใช้กันในงานอุตสาหกรรมส่วนใหญ่จะอยู่ในรูปของแรงดัน (0-5 โวลต์ หรือ 1-5 โวลต์) และกระแส (4-20mA) จึงต้องมีการทำอุปกรณ์ที่ทำหน้าแปลงแรงดัน 1-5 โวลต์ และกระแส 4-20mA ให้มาอยู่ในรูปของสัญญาณ 0-5 โวลต์เพื่อทำการเก็บค่าต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 แสดงส่วนการทำงานต่างๆของโครงงาน

3.3 ส่วนการทำงานต่างๆของอุปกรณ์

1. หน่วยประมวลผลกลาง

หน่วยประมวลผลกลางจะทำหน้าที่ควบคุมการทำงานของส่วนหรือหน่วยการทำงานต่างๆ ในโครงงาน และทำหน้าที่ติดต่อสื่อสารแลกเปลี่ยนข้อมูลกับคอมพิวเตอร์โดยอาศัยโปรโตคอล ซึ่งในโครงงานนี้ได้เลือกใช้ไอซีเบอร์ AT89c51 ซึ่งเป็นไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ซึ่งมีคุณสมบัติที่สามารถทำการติดต่อสื่อสารในแบบอนุกรมได้หลายโหมดการทำงาน มีพอร์ตขนานให้ใช้งานได้หลายพอร์ต อีกทั้งยังมีความสะดวกในการติดต่อกับอุปกรณ์รอบข้างส่วนอื่นๆ เช่น A/D Converter EEProm RTC LCD เป็นต้น และใช้ภาษาแอสแซมบลี้ในการควบคุมทั้งหมด

2. หน่วยแปลงสัญญาณระหว่าง TTL กับ RS-232

เนื่องจากคอมพิวเตอร์ใช้สัญญาณ RS-232 ในการติดต่อสื่อสารแบบอนุกรม และไมโครคอนโทรลเลอร์ 89c51 ใช้สัญญาณ TTL ในการติดต่อสื่อสารแบบอนุกรม ดังนั้นจึงต้องมีหน่วยการทำงานที่ทำหน้าที่แปลงระดับสัญญาณแบบ TTL ให้เป็นสัญญาณแบบ RS-232 และแปลงระดับสัญญาณแบบ RS-232 ให้เป็นสัญญาณแบบ TTL ซึ่งในวงจรนี้ได้เลือกใช้ไอซีเบอร์ MAX232 โดยสามารถทำการแปลงระดับสัญญาณแบบ TTL ให้เป็นสัญญาณแบบ RS-232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แปลงระดับสัญญาณแบบ RS-232 ให้เป็นสัญญาณแบบ TTL ได้โดยต่ออุปกรณ์ภายนอกอีกไม่กี่ตัว ทำให้ง่ายในการออกแบบวงจร

3. หน่วยแปลงสัญญาณแอนะลอกเป็นดิจิตอล 8 ช่อง

เนื่องจากได้กำหนดให้โครงงานสามารถรองรับสัญญาณแอนะลอก 0-5 โวลต์ ได้ 8 ช่อง แต่คอมพิวเตอร์ต้องใช้สัญญาณแบบดิจิตอลในการทำงาน ดังนั้นจึงต้องมีหน่วยแปลงสัญญาณแอนะลอกเป็นดิจิตอล ทำหน้าที่รับสัญญาณแอนะลอก 0-5 โวลต์ แล้วแปลงเป็นสัญญาณดิจิตอลเพื่อส่งให้คอมพิวเตอร์นำไปใช้งานต่อไป ในโครงงานนี้เลือกใช้ไอซีเบอร์ AD7828 ซึ่งมีวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลและวงจรมัลติเพลกเซอร์ 8 ช่องในตัวเดียวกัน ทำให้ไม่ต้องเพิ่มวงจรมัลติเพลกเซอร์ 8 ช่องอีก และไอซีตัวนี้ยังไม่ต้องการวงจรกำเนิดความถี่ภายนอกอีกด้วย เพียงแต่ต่อแรงดันอ้างอิงบวกและลบ เข้าไปเท่านี้ก็สามารถใช้งานได้แล้ว

4. ส่วนเก็บขอมูล(EEPROM)

ในการเก็บข้อมูลบางครั้งจำส่วนที่ต้องการเก็บข้อมูลมีระยะทางที่ไกล ไม่สามารถที่จะต่อสาย RS-232 กับเครื่องคอมพิวเตอร์ได้จึงจำเป็นเป็นต้องบันทึกข้อมูลลงในเครื่อง Data Logger โดยตรง โดยจะนำข้อมูลที่ต้องการบันทึกค่าไปเก็บลงใน EEPROM หลังจากที่บันทึกข้อมูลเสร็จแล้วจึงทำการโอนย้ายข้อมูลจากเครื่อง Data Logger ไปสู่เครื่องคอมพิวเตอร์อีกครั้ง

EEPROM ที่เลือกใช้คือเบอร์ AT24LC256 มีขนาดหน่วยความจำ 32K Bytes โดย EEPROM นี้สามารถเขียนและคงค้างสภาวะข้อมูลได้ด้วยโดยไม่ต้องการชุด Battery Backup ซึ่งสะดวกกว่า RAM มาก ส่วนในการลบข้อมูลนั้นก็ทำได้โดยการเขียนโปรแกรมเข้าไป ในการเชื่อมต่อกับไมโครคอนโทรลเลอร์นั้นจะเป็นแบบ I^2C บัส ซึ่งใช้สายสัญญาณเพียง 2 เส้น ทำให้ง่ายในการต่อวงจร แต่ในการเขียนโปรแกรมติดต่อนั้นก็มีความลำบากเล็กน้อยแต่ก็สามารถติดต่อได้ด้วยดี

5. ส่วนสร้างฐานเวลา(Real Time Clock)

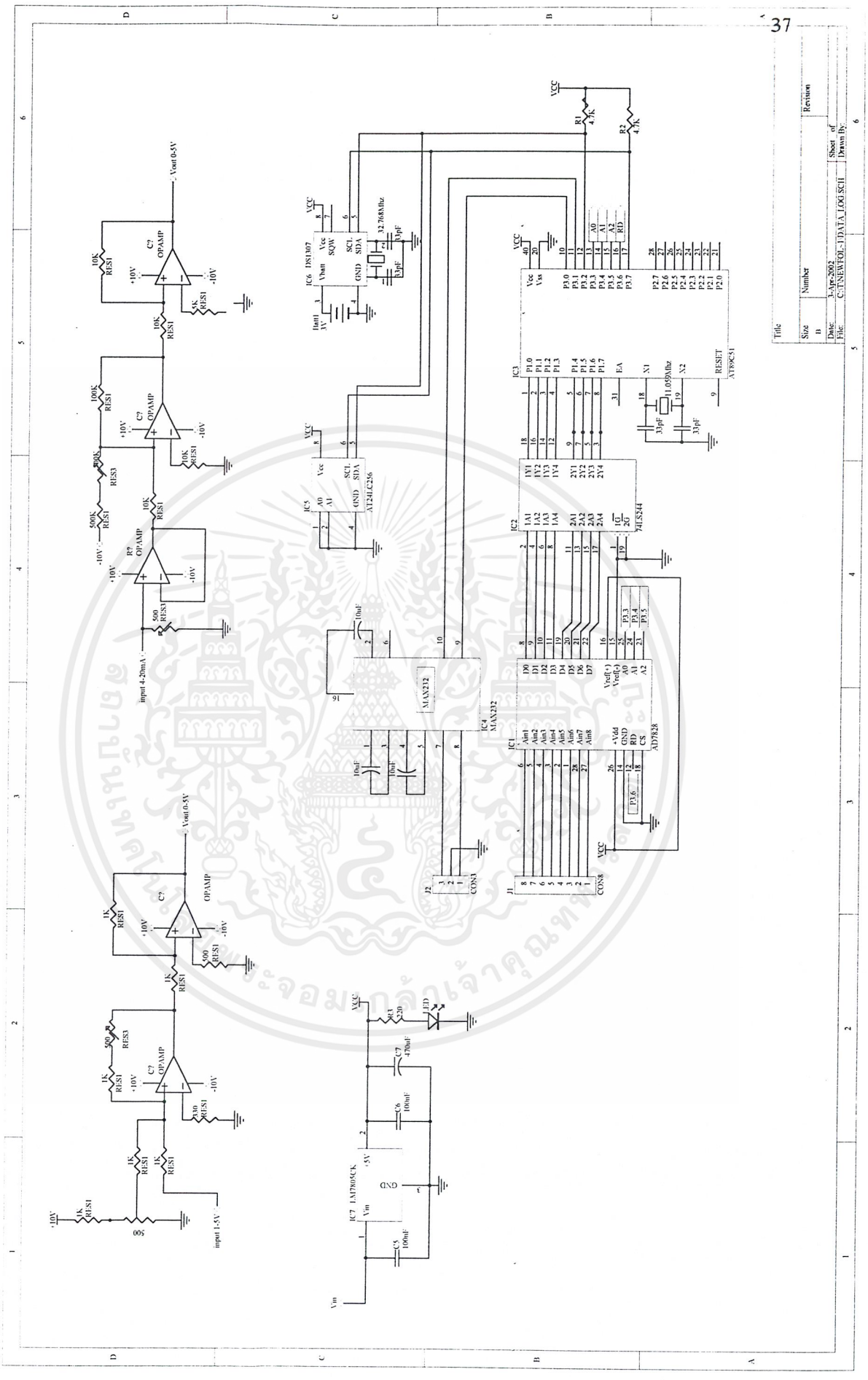
ส่วนนี้จะเป็นส่วนที่สร้างฐานเวลาให้กับวงจร Data Logger โดยเวลาที่ใช้นั้นจะประกอบไปด้วย ชั่วโมง นาที วินาที และจะทำงานร่วมกับ ส่วนเก็บข้อมูล (EEPROM) โดยจะนำค่าเวลาที่ได้นั้นไปเก็บรวมกับข้อมูลรับเข้ามา

RTC ที่เลือกใช้คือเบอร์ DS1307 ไอซีเบอร์นี้มีการเชื่อมต่อแบบ I^2C บัสเช่นเดียวกับ AT24LC256 การใช้งานก็เหมือนกับการติดต่อกับ RAM ตัวหนึ่งซึ่งสามารถเปลี่ยนค่าของเวลาได้ด้วยตัวของมันเอง

6. ส่วนบัฟเฟอร์ที่อินพุต

ส่วนนี้เป็นส่วนที่เพิ่มเข้ามาทำหน้าที่แปลงสัญญาณรูปของแรงดัน 1-5 โวลต์ให้เป็น 0-5 โวลต์ และยังสามาถรับสัญญาณอินพุตในรูปของกระแสได้อีกด้วยเพียงต่อตัวต้านทานขนาด 250 โอห์มเข้าไปขนานระหว่างขั้วสัญญาณที่ต้องการวัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 รูปวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 หลักการทำงาน

การทำงานของวงจรจะถูกควบคุมโดยไมโครคอนโทรลเลอร์ทั้งหมดตั้งแต่ส่วนของการแปลงจากสัญญาณแอนะลอกเป็นดิจิตอล การเก็บข้อมูลลง EEPROM รวมทั้งการอ่านค่าจาก Real Time Clock โดยเริ่มจากไมโครคอนโทรลเลอร์ส่งสัญญาณ RD (Read) จากพอร์ต 3.6 เพื่ออ่านค่าข้อมูลดิจิตอลที่ได้มาจากการแปลงมาจากสัญญาณแอนะลอกข้อมูลนี้จะเป็นแบบขนาน 8 บิต เมื่อได้ข้อมูลแล้วจะนำไปเก็บไว้ใน EEPROM การส่งข้อมูลเข้าไปเก็บใน EEPROM นี้จะส่งข้อมูลแบบอนุกรมเนื่องจาก EEPROM ที่ใช้นั้นเป็นแบบ I^2C หลังจากนั้นจะทำการอ่านค่า Real Time Clock แล้วนำค่าที่ได้ไปเก็บไว้ใน EEPROM อีกครั้งหนึ่งซึ่งถือว่าเป็นการทำงานครบหนึ่งรอบ

เมื่อต้องการอ่านค่าของข้อมูลจาก Data Logger จะต้องให้เครื่องคอมพิวเตอร์ส่งสัญญาณอ่านข้อมูลออกมา หลังจากนั้นชุด Data Logger จะเริ่มส่งข้อมูลทั้งหมดไปที่เครื่องคอมพิวเตอร์เพื่อแสดงผลต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
การออกแบบซอฟท์แวร์

หลังจากที่ได้สร้างฮาร์ดแวร์ของโครงงานเสร็จเรียบร้อยแล้ว ยังไม่สามารถนำโครงงานไปใช้งานได้ทันที จำเป็นต้องเขียนโปรแกรมให้กับไมโครคอนโทรลเลอร์ 89C51 ในส่วนของตัวประมวลผลกลาง เพื่อกำหนดหน้าที่และลำดับการทำงานของโครงงานเสียก่อน

รูปที่ 4.1 แสดงลำดับการทำงานของส่วน Data Logger

เมื่อได้ลำดับการทำงานของโครงงานแล้วขั้นต่อมาจะทำการออกแบบคำสั่งในการควบคุมทำงานของไมโครคอนโทรลเลอร์โดยการสั่งงานนั้นจะมีการสั่งงานมาจากเครื่องคอมพิวเตอร์ โดยผ่านทางพอร์ตอนุกรม และเนื่องจากการติดต่อผ่านพอร์ตอนุกรมไม่สามารถส่งข้อมูลจำนวนมากไปพร้อมๆ กันได้ แต่ว่าโครงงานจำเป็นจะต้องรับและส่งข้อมูลสัญญาณดิจิตอลอินพุตซึ่งเป็นทั้งคำสั่งในการอ่านหรือควบคุมการทำงานของไมโครคอนโทรลเลอร์รวมถึงข้อมูลดิจิตอลจาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไมโครคอนโทรลเลอร์ที่ได้มาจากการแปลงสัญญาณแอนะลอกจำนวน 8 ช่อง จึงต้องมีการกำหนดมาตรฐานในการติดต่อสื่อสาร (Protocol) ขึ้นมาในการติดต่อสื่อสารระหว่างโครงงานและคอมพิวเตอร์ให้สามารถทำการติดต่อสื่อสารกันได้อย่างถูกต้อง

4.1 มาตรฐานคำสั่งที่ใช้ในการติดต่อสื่อสารระหว่างเครื่องคอมพิวเตอร์กับ Data Logger

1. ชุดของคำสั่งที่เครื่องคอมพิวเตอร์ส่งให้กับไมโครคอนโทรลเลอร์เพื่อควบคุมการทำงาน ประกอบไปด้วย

   - ชุดคำสั่งอ่านและเขียนข้อมูล

     คำสั่งนี้เครื่องคอมพิวเตอร์จะส่งออกไปยังชุด Data Logger เพื่ออ่านหรือเขียนข้อมูลลงในหน่วยความจำ EEPROM

@	RM	AAAA	Chr(13)

ชุดคำสั่งอ่านข้อมูล

@	WM	AAAA	DDDD	Chr(13)

ชุดคำสั่งเขียนข้อมูล

   - ชุดคำสั่งอ่านและตั้งเวลาในส่วนสร้างฐานเวลา DS1307

@	RR	Chr(13)

ชุดคำสั่งอ่านข้อมูลเวลา

@	WM	DDDDDDD	Chr(13)

ชุดคำสั่งเขียนข้อมูลเวลา

   - ชุดคำสั่งอ่านข้อมูลแอนะลอกอินพุต

@	RA	Chr(13)

ชุดคำสั่งอ่านข้อมูลแอนะลอกอินพุต

   - ชุดคำสั่งอ่านสถานะของชุด Data Logger ว่าในขณะนี้ ชุด Data Logger ได้ตั้งช่องอิตพุตช่องอะไรไว้บ้างและแต่ละอินพุตนั้นได้ตั้งไว้รับอินพุตประเภทใด

@	RD	Chr(13)

ชุดคำสั่งอ่านข้อมูลสถานะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ชุดของข้อมูลที่ไมโครคอนโทรลเลอร์ส่งให้กับเครื่องคอมพิวเตอร์

- ชุดข้อมูลแอนะลอก

@	RA	DDDDDDDD

ชุดข้อมูลแอนะลอก

- ชุดข้อมูลเวลา

@	RR	DDDDDDD

ชุดข้อมูลเวลา

- ชุดข้อมูลในหน่วยความจำ EEPROM

@	RM	DDDD

ชุดข้อมูลในหน่วยความจำ EEPROsM

- ชุดข้อมูลสถานะ

@	RD	DDDDDDDDDD

ชุดข้อมูลสถานะ

จากมาตรฐานที่กำหนดไว้ของรูปแบบชุดข้อมูลที่ใช้ในการติดต่อสื่อสาร ซึ่งมีความแตกต่างกันในแต่ละคำสั่ง จึงต้องมีการตรวจสอบด้วยว่าชุดคำสั่งหรือชุดของข้อมูลนั้นมีรูปแบบถูกต้องตามมาตรฐานที่กำหนดไว้หรือไม่ ในส่วนของไมโครคอนโทรลเลอร์นั้นซึ่งมีการสื่อสารกับเครื่องคอมพิวเตอร์ผ่านทางพอร์ตอนุกรมซึ่งสามารถรับข้อมูลได้เพียงครั้งละ 1 ไบต์หรือ 1 ตัวอักษรเท่านั้น จึงจำเป็นจะต้องเขียนโปรแกรมในการจัดเก็บข้อมูลที่ได้รับจากคอมพิวเตอร์ และนำชุดข้อมูลที่จัดเก็บได้นั้นมาตรวจสอบว่ามีรูปแบบของข้อมูลที่ถูกต้องตามมาตรฐานที่กำหนดไว้หรือไม่ หลังจากนั้นจึงจะนำข้อมูลนั้นไปประมวลผลต่อไป

หลังจากที่ได้แนวความคิดในการออกแบบชุดคำสั่งแล้ว จึงนำเอาชุดคำสั่งนี้มาออกแบบเป็นซอฟท์แวร์เพื่อเขียนเป็นโปรแกรมให้กับไมโครคอนโทรลเลอร์ 89C51 ทำหน้าที่ติดต่อสื่อสารกับคอมพิวเตอร์ผ่านทางพอร์ตอนุกรมและควบคุมการทำงานส่วนการทำงานต่างๆ ให้ทำงานได้ตามความต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การออกแบบซอฟท์แวร์โปรแกรม

ในการออกแบบส่วนนี้จะใช้โปรแกรม Delphi 5 ในการเขียนโปรแกรม โดยโปรแกรมนี้ออกแบบเพื่อใช้ในการจัดการการติดต่อเพื่อส่งข้อมูลที่ได้จากส่วนฮาร์ดแวร์ และนำข้อมูลที่ได้มาจัดเก็บในรูปแบบตาราง แบ่งออกตามช่องรับสัญญาณแอนะลอกอินพุต อ้างอิงตามเวลาที่ได้ทำการรับค่า โดยมีรูปแบบของตารางดังรูปที่ 4.2 และนำข้อมูลที่อยู่ในตาราง มาแสดงผลในรูปแบบของกราฟเชิงเส้น อ้างอิงตามแกนเวลา

Ch1	Ch2	Ch3	Ch4	Ch5	Ch6	Ch7	Ch8	Time

รูปที่ 4.2 แสดงลักษณะของข้อมูลที่นำมาจัดเก็บในตาราง

โดยโครงสร้างของโปรแกรมประกอบด้วย ส่วนควบคุมการติดต่อระหว่างฮาร์ดแวร์และคอมพิวเตอร์ ส่วนที่ทำหน้าที่ในการจัดการข้อมูล ส่วนการแสดงผล และจะมีส่วนที่ทำหน้าที่ในการตั้งเวลาของฮาร์ดแวร์

หลักการของซอฟท์แวร์

ในการออกแบบซอฟท์แวร์เพื่อใช้ในการติดต่อรับข้อมูลที่ได้จากฮาร์ดแวร์ รวมไปถึงการส่งข้อมูลวันเวลาเพื่อให้ฮาร์ดแวร์เริ่มทำงานในตอนแรก จำเป็นอย่างยิ่งที่จะต้องออกแบบซอฟท์แวร์ให้สามารทำงานสัมพันธ์กันกับฮาร์ดแวร์ ซึ่งในการออกแบบโปรแกรมของโครงงานนี้ได้ใช้โปรแกรม Delphi 5 ในการออกแบบ โดยลักษณะของซอฟท์แวร์ตามโครงสร้างนั้นจะมีหน้าต่างโปรแกรมหลักหนึ่งหน้าต่าง และจะมีเมนูเพื่อเลือกการใช้งานที่หน้าต่างนี้ เพื่อรองรับความต้องการของผู้ใช้ ซึ่งจากโครงสร้างของซอฟท์แวร์นี้สามารถแสดงรายละเอียดได้ดังนี้ รายละเอียดของข้อมูลจามวันเวลาที่เริ่มการบันทึก ลักษณะกราฟเชิงเส้นของสัญญาณแอนะลอกอินพุตโดยข้อมูลสามารถโอนย้ายจากฮาร์ดแวร์มาไว้ที่เครื่องคอมพิวเตอร์เพื่อเก็บบันทึกเป็นไฟล์ฐานข้อมูลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแสดงผลออกทางจอภาพ

การแสดงผลออกทางจอภาพนั้น จะใช้การแสดงผลในรูปแบบของตารางและรูปกราฟเชิงเส้น เพื่อให้ผู้ใช้สามารถที่จะวิเคราะห์ถึงจุดต่างๆ ของค่าสัญญาณได้

การเก็บข้อมูล

ในการเก็บบันทึกข้อมูลที่ได้จากฮาร์ดแวร์ไว้ในส่วนของคอมพิวเตอร์นี้ จะเก็บบันทึกอยู่ในรูปของฐานข้อมูลแบบ Paradox และแฟ้มข้อมูลที่เก็บบันทึกได้สามารถที่จะนำไปเปิดในโปรแกรมที่สนับสนุนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
การทดลองและผลการทดลอง

5.1 วัตถุประสงค์ของการทดลอง

1. เพื่อทดสอบการทำงานของโครงงาน
2. เพื่อศึกษาและหาคุณสมบัติจริงของโครงงาน
3. เพื่อทดสอบและวัดรูปคลื่นสัญญาณ

5.2 ทฤษฎีพื้นฐาน

โครงงาน Data Logger นี้มีวัตถุประสงค์เพื่อแสดงผลและบันทึกข้อมูลของสัญญาณแอนะลอก ในรูปของแรงดัน 0-5 โวลต์ 1-5 โวลต์ และ กระแส 4-20mA โดยมีลักษณะการใช้งานได้ 3 แบบ คือ

1. ลักษณะการใช้งานแบบต่อโดยตรงกับเครื่องคอมพิวเตอร์ โดยที่เครื่องคอมพิวเตอร์มีหน้าที่เป็นตัวควบคุมไมโครคอนโทรลเลอร์ในการอ่านค่าสัญญาณอินพุต ข้อมูลที่อ่านได้จะถูกนำมาเก็บไว้ที่เครื่องคอมพิวเตอร์โดยตรงในลักษณะการแซมปลิ้งสัญญาณแบบเวลาจริง ลักษณะของการสุ่มแบบเวลาจริงนี้ก็คือการนำสัญญาณที่ได้มาไปแสดงผลทันทีแบบจุดต่อจุดโดยไม่ต้องใช้การเก็บข้อมูลไว้ในหน่วยความจำแล้วนำมาแสดงผล การใช้งานลักษณะนี้จะต้องต่อสายสัญญาณ RS-232 ระหว่างเครื่องคอมพิวเตอร์กับชุด Data Logger ตลอดเวลา ในส่วนของการสุ่มเพื่อแปลงสัญญาณแอแนะลอกเป็นดิจิตอลนั้น สามารถทำได้สูงสุดที่ประมาณ 80 ครั้งใน 1 วินาที (ข้อมูล 1 ชุด ประกอบไปด้วย 3 start byte 8 data byte และในแต่ละ byte จะประกอบไปด้วย 10 บิต เพราะฉะนั้นข้อมูล 1 ชุด มี 110 บิต) สาเหตุที่สามารถทำได้เท่านี้ก็เนื่องมาจากการติดต่อสื่อสารแบบอนุกรมมีข้อจำกัดในเรื่องของบอดเรท (baud rate) ซึ่งในโครงงานนี้ใช้ baud rate ในการติดต่อสื่อสารที่ 9600 bps

2. ลักษณะการเก็บข้อมูลที่เครื่อง Data Logger โดยไม่ต้องอาศัยเครื่องคอมพิวเตอร์มาทำการควบคุมการอ่านข้อมูล การใช้งานแบบนี้เริ่มต้นด้วยการนำชุด Data Logger ไปต่อเข้ากับเครื่องคอมพิวเตอร์โดยผ่านทางสาย RS-232 เพื่อให้เครื่องคอมพิวเตอร์ส่งสถานะของช่องรับสัญญาณอินพุตต่างๆ ว่าให้ช่องใดทำงานและตั้งช่วงเวลาการแซมปลิ้งสัญญาณ เมื่อเครื่องคอมพิวเตอร์ส่งสัญญาณสถานะเรียบร้อยแล้วก็สามารถถอดสาย RS-232 ออกได้ และนำเอาชุด Data logger นี้ไปใช้งานเก็บสัญญาณได้ทันที โดยไม่ต้องมีเครื่องคอมพิงเตอร์มาควบคุม ในส่วนของข้อมูลที่เก็บเข้ามานั้นจะประกอบไปด้วยข้อมูลที่ได้จากการแปลงสัญญาณแอนะลอกเป็นดิจิตอลและเวลาที่ทำการแปลงสัญญาณ โดยฐานเวลาที่ใช้นั้นได้มาจากไอซีเบอร์ DS1307 ซึ่งสามารถกำเนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฐานเวลาได้น้อยที่สุดก็คือ 1 วินาที เมื่อได้ข้อมูลรวมกับเวลาที่แซมปลิ้งแล้วก็จะนำข้อมูลนี้ไปเก็บไว้ใน EEPROM ส่วนการแสดงผลของข้อมูลนั้นก็ทำได้โดยต่อชุด Data Logger ไปต่อเข้ากับเครื่องคอมพิวเตอร์โดยผ่านทางสาย RS-232 เพื่อส่งข้อมูลไปที่เครื่องคอมพิวเตอร์และทำการแสดงผลรวมทั้งบันทึกผลต่อไป

3. ลักษณะการใช้งานส่งข้อมูลแบบไร้สาย สามารถทำได้โดยการต่อชุดเครื่องรับส่งแบบไร้สายเข้ากับชุด Data Logger

5.3 ผลการทดลอง

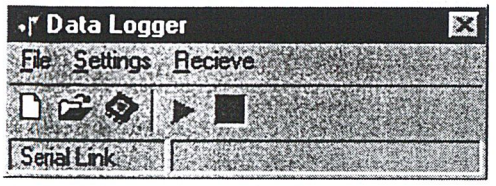
สำหรับวงจร ADC AD7828 เป็นไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอลขนาด 8 บิต ซึ่งสามารถเลือกสัญญาณแอนะลอกอินพุตได้ 8 ช่องสัญญาณ โดยการทำหนดสัญญาณที่ขา A0 A1 และ A2 ซึ่งได้ทำการทดลองโดยการป้อนระดับแรงดันต่างเข้าไปในตัวอุปกรณ์และอ่านค่าสัญญาณเอาต์พุตดิจิตอล ผลการทดลองดังตารางที่ 5.1

ตารางที่ 5.1 ผลการทดลองของ ADC

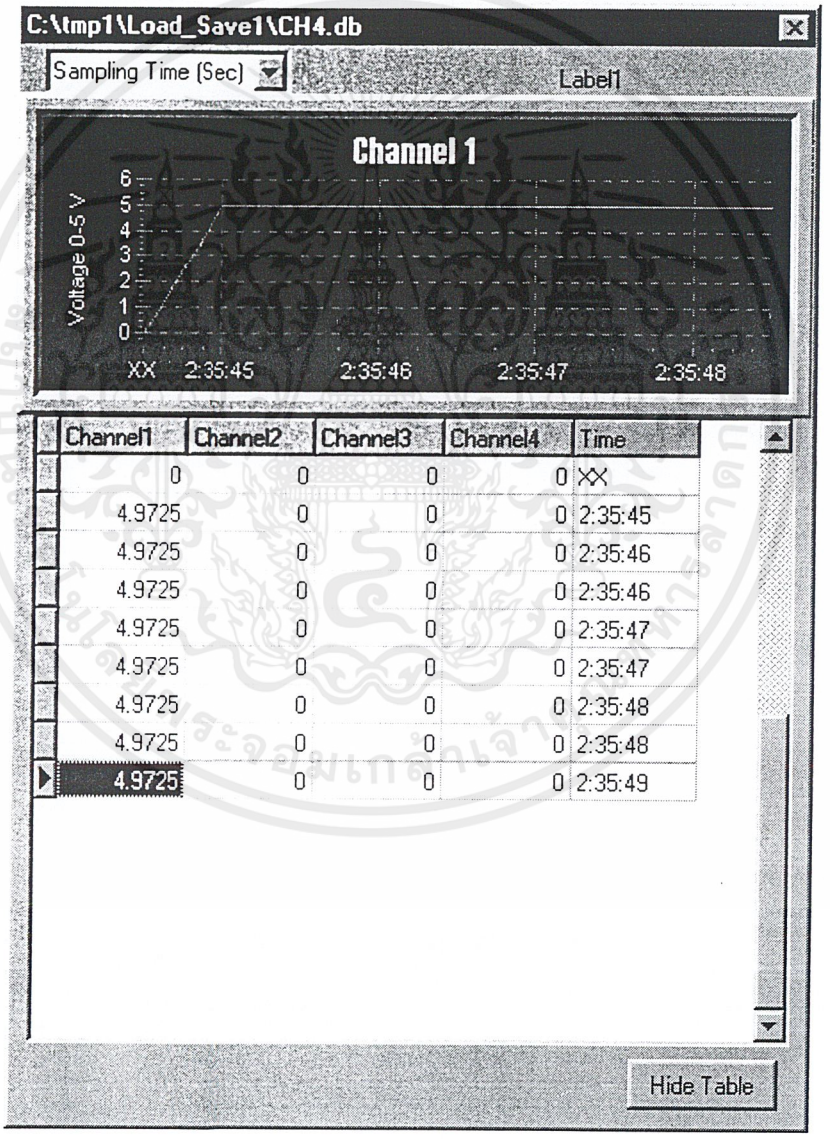
Input Voltage(V)	ผลการทดลอง	ค่าจากการคำนวณ	% ค่าผิดพลาด (%)
0	0000 0000	0000 0000	0
0.33	0001 0001	0001 0001	0
0.667	0010 0010	0010 0001	3.03
1.0	0011 0011	0011 0010	2.0
1.33	0100 0100	0100 0100	0
1.667	0101 0101	0101 0100	1.19
2.0	0110 0110	0110 0110	0
2.33	0111 0111	0111 0111	0
2.667	1000 1000	1000 1000	0
3.0	1101 1101	1001 1000	0.66
2.33	1010 1010	1010 1010	0
3.667	1011 1011	1011 1011	0
4.0	1100 1100	1100 1101	0.49
4.33	1101 1101	1101 1110	0.45
4.667	1110 1110	1110 1110	0
5	1111 1111	1111 1111	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการนำเอาชุด Data Logger ไปใช้งานทำได้โดยการป้อนระดับแรงดันต่างๆเข้าไปที่ชุด Data Logger และอ่านค่าระดับแรงดันอินพุตที่ได้จากโปรแกรมแสดงผลข้อมูล



รูปที่ 5.1 แสดงหน้าจอหลักของโปรแกรม



รูปที่ 5.2 แสดงถึงระดับของสัญญาณอินพุตในขณะรับค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
สรุปและวิจารณ์ผลการทดลอง

6.1 สรุป

จากการทำงานที่ผ่านมาทั้งหมดในโครงงานนี้ ตั้งแต่การเตรียมการหาข้อมูล แล้วนำข้อมูลที่ได้มาทำการวางแนวทางการออกแบบ โดยศึกษาตั้งแต่หลักการของการแปลงสัญญาณแอนะลอกเป็นดิจิตอล การบันทึกข้อมูล การอินเตอร์เฟสกับคอมพิวเตอร์ การสื่อสารข้อมูลแบบไร้สาย ตลอดจนการเขียนโปรแกรมจัดการข้อมูล นำมาสู่การหาอุปกรณ์และเทคโนโลยีในการนำมาใช้กับการออกแบบโดยแยกออกเป็น 2 ส่วนคือ ฮาร์ดแวร์ ซอฟท์แวร์ แล้วนำไปสู่การออกแบบและการทำงานจนสำเร็จลุล่วง โดยมีอุปสรรคบ้างในการหาข้อมูลเกี่ยวกับเครื่องรับ-ส่งข้อมูล ส่วนปัญหาทางด้านซอฟท์แวร์นั้นมีน้อยมาก

จากการทำงานทั้งหมดสามารถได้รับความรู้ความสามารถเพิ่มเติมจากประสพการณ์ในการทำงาน ทั้งการทดลองจริง และคำแนะนำที่ได้รับจากอาจารย์ที่ปรึกษา เพื่อที่สามารถนำไปใช้ในการทำงานต่างๆ ต่อไปในอนาคต

6.2 วิจารณ์

ในการส่งข้อมูลทางเดียวแบบไร้สายโดยใช้เครื่องส่งสัญญาณ(Wireless) ที่ใช้ในโครงงานนี้จะเป็นการส่งข้อมูลจากเครื่อง Data Logger ไปยังเครื่องคอมพิวเตอร์ ซึ่งจากการทดลองจะพบว่าข้อเสียของการสื่อสารทางเดียวนั้นก็คือ เมื่อตัวส่งข้อมูลออกมาแล้วแล้วเกิดความผิดพลาดซึ่งความผิดพลาดนี้อาจจะเกิดจากผู้ส่ง ส่งข้อมูลมาผิด หรือตัวกลางในการส่งมีการรบกวนมาก หรือตัวรับเองรับข้อมูลไม่ทัน เมื่อเกิดความผิดพลาดขึ้นมาแล้วเราไม่สามารถบอกให้ตัวส่ง ส่งข้อมูลมาใหม่หรือให้ตัวส่งหยุดรอตัวรับเพื่อจัดการกับข้อมูลที่ส่งมาแล้วได้ ดังนั้นข้อมูลที่จะทำการส่งแบบไร้สายนั้นจึงไม่ควรที่จะเป็นข้อมูลที่มีความจำเป็นสูง หรือต้องการความเร็วในการส่งข้อมูลสูง

ส่วนของชุด Data Logger นั้นในการรับข้อมูลแอนะลอก ถ้าจะต้องการให้มีการรับข้อมูลที่มีความหลากหลาย ก็ทำได้โดยการออกแบบชุดแปลงสัญญาณต่างๆ ให้อยู่ในรูปของแรงดัน 0-5 V. ในส่วนของความเร็วในการแซมปลิ้งนั้นขึ้นอยู่กับบอดเรทที่ใช้ และโปรโตคอลก็เป็นส่วนสำคัญ ถ้าเรายิ่งใช้โปรโตคอลที่มีตัวอักษรน้อยเท่าใด ความเร็วในการแซมปลิ้งสัญญาณแอนะลอกก็จะยิ่งสูงขึ้น ขึ้นอยู่กับความจำเป็นในการใช้งานว่าจำเป็นต้องการช่องในการรับสัญญาณอินพุตมากหรือต้องการความเร็วในการแซมปลิ้งมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. "เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51" วรพจน์ กรแก้ววัฒนกุล , ชัยวัฒน์ ลิ้มพรจิตรวิไล : บริษัท อินโนเวตีฟ เอ็กเพอริเมนต์ จำกัด
2. "ไมโครคอนโทรลเลอร์ MCS-51" อุดม จีนประดับ : สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ 2541
3. "คู่มือการเขียนโปรแกรมด้วย Delphi 4.0 ฉบับสมบูรณ์" จักรพงษ์ สุขประเสริฐ , กนกพร ภาวศุทธิกุล , สัจจะ จรัสรุ่งรวีวร : สำนักพิมพ์อินโฟเพรส 2542
4. "คู่มือการเขียนโปรแกรม Delphi 4.0 " กนก กุสุมาลย์นุกูล , ไกรวุฒิ มั่นเสถียรสิน
5. โกวิทย์ ตังคะพิภพ, เมธี ภักดี : "ออสซิลโลสโคปสำหรับการทดลองพื้นฐาน" วิทยานิพนธ์สำหรับปริญญาอุตสาหกรรมสาสตร์บัณฑิต สาขาเทคโนโลยีอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปีการศึกษา 2542

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

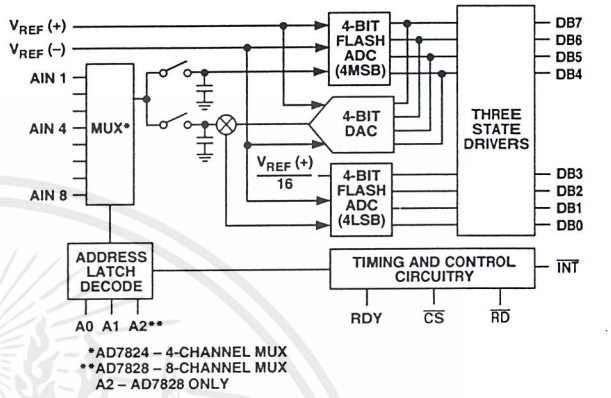
LC²MOS High Speed 4- & 8-Channel 8-Bit ADCs

AD7824/AD7828

FEATURES

- 4- or 8-Analog Input Channels
- Built-In Track/Hold Function
- 10 kHz Signal Handling on Each Channel
- Fast Microprocessor Interface
- Single 5 V Supply
- Low Power: 50 mW
- Fast Conversion Rate, 2.5 µs/Channel
- Tight Error Specification: 1/2 LSB

FUNCTIONAL BLOCK DIAGRAM



*AD7824 – 4-CHANNEL MUX
**AD7828 – 8-CHANNEL MUX
A2 – AD7828 ONLY

GENERAL DESCRIPTION

The AD7824 and AD7828 are high-speed, multichannel, 8-bit ADCs with a choice of 4 (AD7824) or 8 (AD7828) multiplexed analog inputs. A half-flash conversion technique gives a fast conversion rate of 2.5 µs per channel and the parts have a built-in track/hold function capable of digitizing full-scale signals of 10 kHz (157 mV/µs slew rate) on all channels. The AD7824 and AD7828 operate from a single 5 V supply and have an analog input range of 0 V to 5 V, using an external 5 V reference.

Microprocessor interfacing of the parts is simple, using standard Chip Select ($\overline{CS}$) and Read ($\overline{RD}$) signals to initiate the conversion and read the data from the three-state data outputs. The half-flash conversion technique means that there is no need to generate a clock signal for the ADC. The AD7824 and AD7828 can be interfaced easily to most popular microprocessors.

The AD7824 and AD7828 are fabricated in an advanced, all ion-implanted, linear-compatible CMOS process (LC²MOS) and have low power dissipation of 40 mW (typ). The AD7824 is available in a 0.3" wide, 24-lead "skinny" DIP, while the AD7828 is available in a 0.6" wide, 28-lead DIP and in 28-terminal surface mount packages.

PRODUCT HIGHLIGHTS

1. 4- or 8-channel input multiplexer gives cost-effective space-saving multichannel ADC system.
2. Fast conversion rate of 2.5 µs/channel features a per channel sampling frequency of 100 kHz for the AD7824 or 50 kHz for the AD7828.
3. Built-in track-hold function allows handling of 4- or 8-channels up to 10 kHz bandwidth (157 mV/µs slew rate).
4. Tight total unadjusted error spec and channel-to-channel matching eliminate the need for user trims.
5. Single 5 V supply simplifies system power requirements.
6. Fast, easy-to-use digital interface allows connection to most popular microprocessors with minimal external components. No clock signal is required for the ADC.

REV. D

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781/329-4700 World Wide Web Site: http://www.analog.com
Fax: 781/326-8703
© Analog Devices, Inc., 2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AD7824/AD7828—SPECIFICATIONS (V_{DD} = 5 V, $V_{REF}(+)$ = 5 V, $V_{REF}(-)$ = GND = 0 V unless otherwise noted. All specifications T_{MIN} to T_{MAX} unless otherwise noted. Specifications apply for Mode 0.)

Parameter	K Version[1]	L Version	B, T Versions	C, U Versions	Unit	Conditions/Comments
ACCURACY						
Resolution	8	8	8	8	Bits	
Total Unadjusted Error[2]	±1	±1/2	±1	±1/2	LSB max	
Minimum Resolution for which						
No Missing Codes Are Guaranteed	8	8	8	8	Bits	
Channel-to-Channel Mismatch	±1/4	±1/4	±1/4	±1/4	LSB max	
REFERENCE INPUT						
Input Resistance	1.0/4.0	1.0/4.0	1.0/4.0	1.0/4.0	kΩ min/kΩ max	
$V_{REF}(+)$ Input Voltage Range	$V_{REF}(-)$/ V_{DD}	$V_{REF}(-)$/ V_{DD}	$V_{REF}(-)$/ V_{DD}	$V_{REF}(-)$/ V_{DD}	V min/V max	
$V_{REF}(-)$ Input Voltage Range	GND/ $V_{REF}(+)$	GND/ $V_{REF}(+)$	GND/ $V_{REF}(+)$	GND/ $V_{REF}(+)$	V min/V max	
ANALOG INPUT						
Input Voltage Range	$V_{REF}(-)$/ $V_{REF}(+)$	$V_{REF}(-)$/ $V_{REF}(+)$	$V_{REF}(-)$/ $V_{REF}(+)$	$V_{REF}(-)$/ $V_{REF}(+)$	V min/V max	
Input Leakage Current	±3	±3	±3	±3	µA max	Analog Input Any Channel
Input Capacitance[3]	45	45	45	45	pF typ	0 V to 5 V
LOGIC INPUTS						
$\overline{RD}$, $\overline{CS}$, A0, A1 & A2						
V_{INH}	2.4	2.4	2.4	2.4	V min	
V_{INL}	0.8	0.8	0.8	0.8	V max	
I_{INH}	1	1	1	1	µA max	
I_{INL}	−1	−1	−1	−1	µA max	
Input Capacitance[3]	8	8	8	8	pF max	Typically 5 pF
LOGIC OUTPUTS						
DB0–DB7 & $\overline{INT}$						
V_{OH}	4.0	4.0	4.0	4.0	V min	I_{SOURCE} = 360 µA
V_{OL}	0.4	0.4	0.4	0.4	V max	I_{SINK} = 1.6 mA
I_{OUT} (DB0–DB7)	±3	±3	±3	±3	µA max	Floating State Leakage
Output Capacitance[3]	8	8	8	8	pF max	Typically 5 pF
RDY						
V_{OL}[4]	0.4	0.4	0.4	0.4	V max	I_{SINK} = 2.6 mA
I_{OUT}	±3	±3	±3	±3	µA max	Floating State Leakage
Output Capacitance	8	8	8	8	pF max	Typically 5 pF
SLEW RATE, TRACKING[3]	0.7	0.7	0.7	0.7	V/µs typ	
	0.157	0.157	0.157	0.157	V/µs max	
POWER SUPPLY						
V_{DD}	5	5	5	5	Volts	±5% for Specified Performance
I_{DD}[5]	16	16	20	20	mA max	$\overline{CS}$ = $\overline{RD}$ = 2.4 V
Power Dissipation	50	50	50	50	mW typ	
	80	80	100	100	mW max	
Power Supply Sensitivity	±1/4	±1/4	±1/4	±1/4	LSB max	±1/16 LSB typ V_{DD} = 5 V ± 5%

NOTES

[1]Temperature ranges are as follows: K, L Versions; 0°C to 70°C
B, C Versions; −40°C to +85°C
T, U Versions; −55°C to +125°C

[2]Total Unadjusted Error includes offset, full-scale and linearity errors.

[3]Sample tested at 25°C by Product Assurance to ensure compliance.

[4]RDY is an open drain output.

[5]See Typical Performance Characteristics.

Specifications subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

(T_A = 25°C unless otherwise noted)

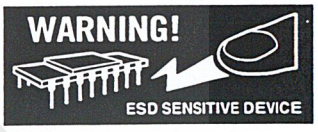
V_{DD} ..... 0 V, 7 V
Digital Input Voltage to GND
($\overline{RD}$, $\overline{CS}$, A0, A1 & A2) ..... −0.3 V, V_{DD} + 0.3 V
Digital Output Voltage to GND
(DB0, DB7, RDY & $\overline{INT}$) ..... −0.3 V, V_{DD} + 0.3 V
V_{REF} (+) to GND ..... V_{REF} (−), V_{DD} + 0.3 V
V_{REF} (−) to GND ..... 0 V, V_{REF} (+)
Analog Input (Any Channel) ..... −0.3 V, V_{DD} + 0.3 V

Operating Temperature Range
Commercial (K, L Versions) ..... 0°C to 70°C
Industrial (B, C Versions) ..... −25°C to +85°C
Extended (T, U Versions) ..... −55°C to +125°C
Storage Temperature Range ..... −65°C to +150°C
Lead Temperature (Soldering, 10 secs) ..... 300°C
Power Dissipation (Any Package) to 75°C ..... 450 mW
Derates above 75°C by ..... 6 mW/°C

*Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

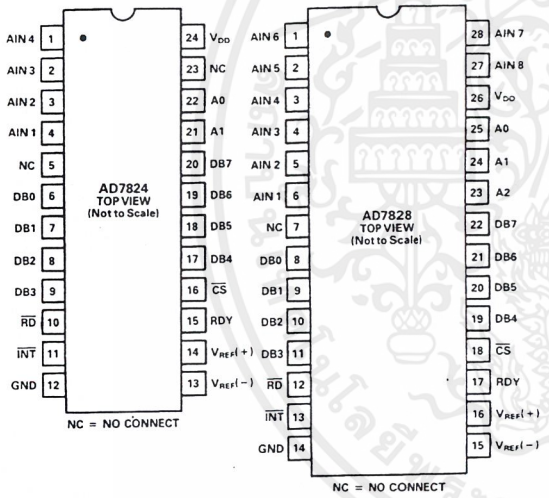
CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although these devices feature proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high-energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.

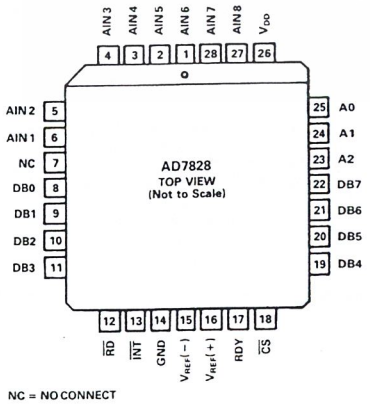


PIN CONFIGURATIONS

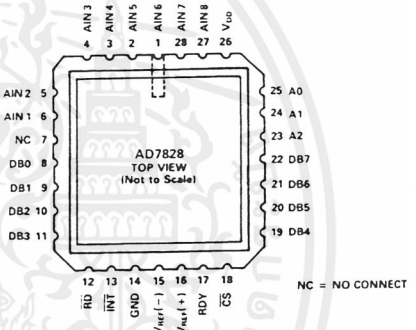
DIP/SOIC/SSOP



PLCC



LCCC



ORDERING GUIDE

Model	Temperature Range	Total Unadjusted Error (LSBs)	Package Option
AD7824KN	0°C to 70°C	±1	N-24
AD7824LN	0°C to 70°C	±1/2	N-24
AD7824KR	0°C to 70°C	±1	R-24
AD7824BQ	−40°C to +85°C	±1	Q-24
AD7824CQ	−40°C to +85°C	±1/2	Q-24
AD7824TQ*	−55°C to +125°C	±1	Q-24
AD7824UQ*	−55°C to +125°C	±1/2	Q-24
AD7828KN	0°C to 70°C	±1	N-28
AD7828LN	0°C to 70°C	±1/2	N-28
AD7828KP	0°C to 70°C	±1	P-28A
AD7828LP	0°C to 70°C	±1/2	P-28A
AD7828BQ	−40°C to +85°C	±1	Q-28
AD7828CQ	−40°C to +85°C	±1/2	Q-28
AD7828BR	−40°C to +85°C	+1	R-28
AD7828BRS	−40°C to +85°C	+1	RS-28
AD7828TQ*	−55°C to +125°C	±1	Q-28
AD7828UQ*	−55°C to +125°C	±1/2	Q-28
AD7828TE*	−55°C to +125°C	±1	E-28A
AD7828UE*	−55°C to +125°C	±1/2	E-28A

*Available to /883B processing only. Contact our local sales office for military data sheet. For U.S. Standard Military Drawing (SMD) see DESC Drawing #5692-88764.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATIONAL DIAGRAM

The AD7824 is a 4-channel 8-bit A/D converter and the AD7828 is an 8-channel 8-bit A/D converter. Operational diagrams for both of these devices are shown in Figures 3 and 4. The addition of just a 5 V reference allows the devices to perform the analog-to-digital function.

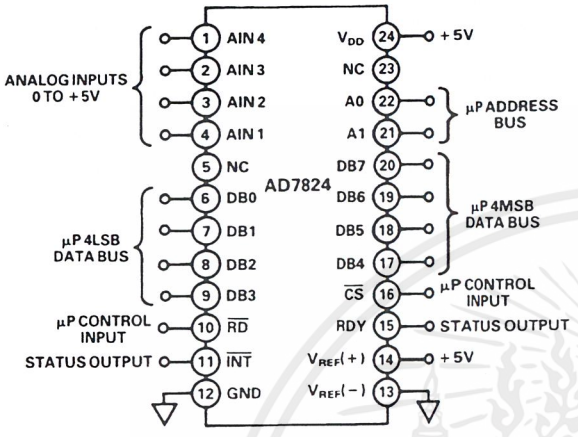


Figure 3. AD7824 Operational Diagram

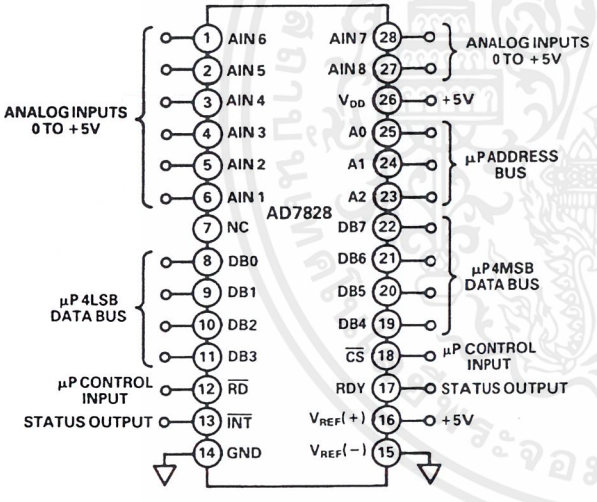


Figure 4. AD7828 Operational Diagram

CIRCUIT INFORMATION

BASIC DESCRIPTION

The AD7824/AD7828 uses a half-flash conversion technique whereby two 4-bit flash A/D converters are used to achieve an 8-bit result. Each 4-bit flash ADC contains 15 comparators which compare the unknown input to a reference ladder to get a 4-bit result. For a full 8-bit reading to be realized, the upper 4-bit flash, the most significant (MS) flash, performs a conversion to provide the 4 most significant data bits. An internal DAC, driven by the 4 MSBs, then recreates an analog approximation of the input voltage. This analog result is subtracted from the input, and the difference is converted by the lower flash ADC, the least significant (LS) flash, to provide the 4 least significant bits of the output data.

APPLYING THE AD7824/AD7828

REFERENCE AND INPUT

The two reference inputs on the AD7824/AD7828 are fully differential and define the zero to full-scale input range of the A/D converter. As a result, the span of the analog input voltage for all channels can easily be varied. By reducing the reference span, V_{REF} (+) − V_{REF} (−), to less than 5 V the sensitivity of the converter can be increased (e.g., if V_{REF} = 2 V then 1 LSB = 7.8 mV). The input/reference arrangement also facilitates ratiometric operation.

This reference flexibility also allows the input channel voltage span to be offset from zero. The voltage at V_{REF} (−) sets the input level for all channels which produces a digital output of all zeroes. Therefore, although the analog inputs are not themselves differential, they have nearly differential-input capability in most measurement applications because of the reference design. Figures 5 to 7 show some of the configurations that are possible.

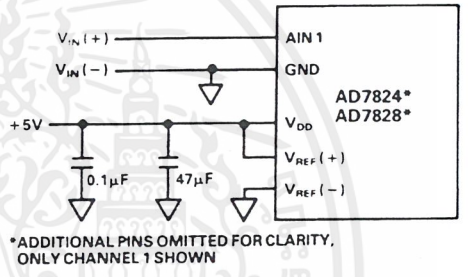


Figure 5. Power Supply as Reference

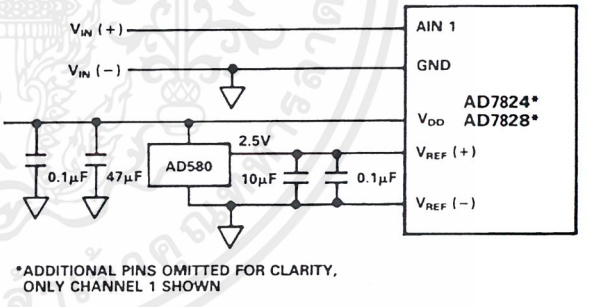


Figure 6. External Reference Using the AD580, Full-Scale Input is 2.5 V

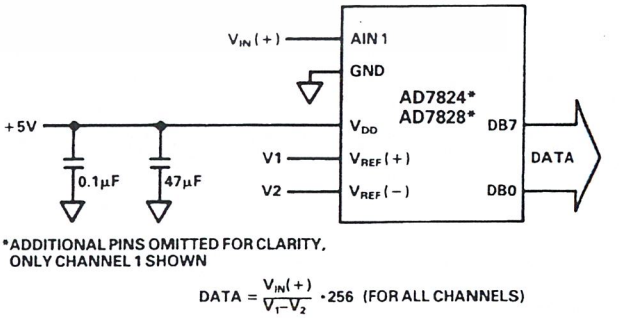


Figure 7. Input Not Referenced to GND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UNIPOLAR OPERATION

The analog input range for any channel of the AD7824/ AD7828 is 0 V to 5 V as shown in the unipolar operational diagram of Figure 10. Figure 11 shows the designed code transitions which occur midway between successive integer LSB values (i.e., 1/2 LSB, 3/2 LSB, 5/2 LSB, FS 3/2 LSBs). The output code is Natural Binary with 1 LSB = FS/256 = (5/256) V = 19.5 mV.

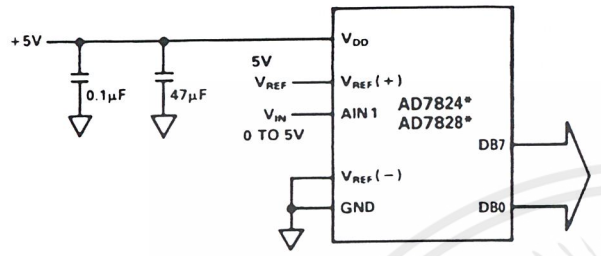


Figure 10. AD7824/AD7828 Unipolar 0 V to 5 V Operation

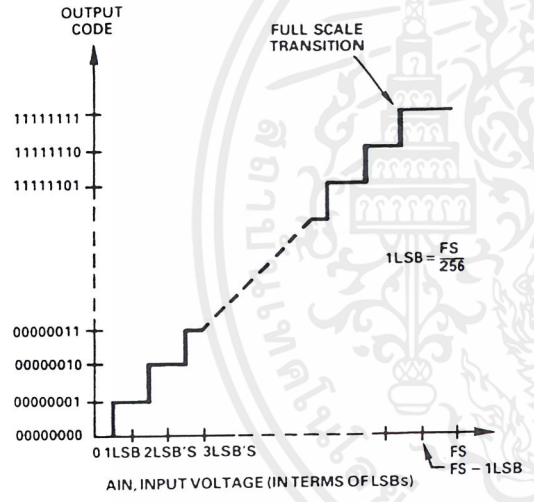


Figure 11. Ideal Input/Output Transfer Characteristic for Unipolar 0 V to 5 V Operation

BIPOLAR OPERATION

The circuit of Figure 12 is designed for bipolar operation. An AD544 op-amp conditions the signal input (V_{IN}) so that only positive voltages appear at AIN 1. The closed loop transfer function of the op amp for the resistor values shown is given below:

$$AIN\ 1 = (2.5 - 0.625\ V_{IN})\ Volts$$

The analog input range is ±4 V and the LSB size is 31.25 mV. The output code is complementary offset binary. The ideal input/output characteristic is shown in Figure 13.

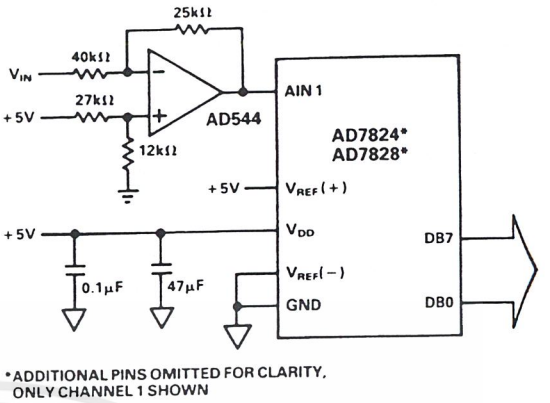


Figure 12. AD7824/AD7828 Bipolar ±4 V Operation

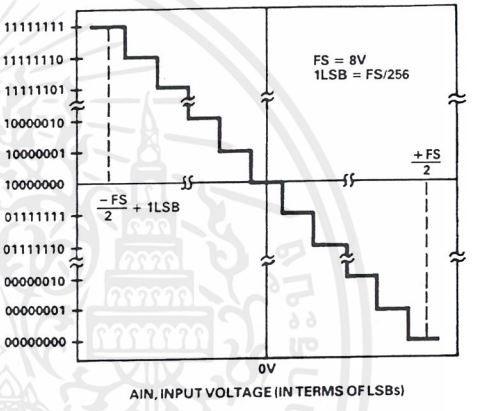


Figure 13. Ideal Input/Output Transfer Characteristic for ±4 V Operation

TIMING AND CONTROL

The AD7824/AD7828 has two digital inputs for timing and control. These are Chip Select ($\overline{CS}$) and Read ($\overline{RD}$). A READ operation brings $\overline{CS}$ and $\overline{RD}$ low which starts a conversion on the channel selected by the multiplexer address inputs (see Table I). There are two modes of operation as outlined by the timing diagrams of Figures 14 and 15. Mode 0 is designed for microprocessors which can be driven into a WAIT state. A READ operation (i.e., $\overline{CS}$ and $\overline{RD}$ are taken low) starts a conversion and data is read when conversion is complete. Mode 1 does not require microprocessor WAIT states. A READ operation initiates a conversion and reads the previous conversion results.

Table I. Truth Table for Input Channel Selection

AD7824		AD7828			
A1	A0	A2	A1	A0	Channel
0	0	0	0	0	AIN 1
0	1	0	0	1	AIN 2
1	0	0	1	0	AIN 3
1	1	0	1	1	AIN 4
		1	0	0	AIN 5
		1	0	1	AIN 6
		1	1	0	AIN 7
		1	1	1	AIN 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MODE 0

Figure 14 shows the timing diagram for Mode 0 operation. This mode can only be used for microprocessors which have a WAIT state facility, whereby a READ instruction cycle can be extended to accommodate slow memory devices. A READ operation brings $\overline{CS}$ and $\overline{RD}$ low which starts a conversion. The analog multiplexer address inputs must remain valid while $\overline{CS}$ and $\overline{RD}$ are low. The data bus (DB7–DB0) remains in the three-state condition until conversion is complete. There are two converter status outputs on the AD7824/AD7828, interrupt ($\overline{INT}$) and ready (RDY) which can be used to drive the microprocessor READY/WAIT input. The RDY is an open drain output (no internal pull-up device) which goes low on the falling edge of $\overline{CS}$ and goes high impedance at the end of conversion, when the 8-bit conversion result appears on the data outputs. If the RDY status is not required, then the external pull-up resistor can be omitted and the RDY output tied to GND. The $\overline{INT}$ goes low when conversion is complete and returns high on the rising edge of $\overline{CS}$ or $\overline{RD}$.

MODE 1

Mode 1 operation is designed for applications where the microprocessor is not forced into a WAIT state. A READ operation takes $\overline{CS}$ and $\overline{RD}$ low which triggers a conversion (see Figure 15). The multiplexer address inputs are latched on the rising edge of $\overline{RD}$. Data from the previous conversion is read from the three-state data outputs (DB7–DB0). This data may be disregarded if not required. Note, the RDY output (open drain output) does not provide any status information in this mode and must be connected to GND. At the end of conversion $\overline{INT}$ goes low. A second READ operation is required to access the new conversion result. This READ operation latches a new address into the multiplexer inputs and starts another conversion. $\overline{INT}$ returns high at the end of the second READ operation, when $\overline{CS}$ or $\overline{RD}$ returns high. A delay of 2.5 µs must be allowed between READ operations.

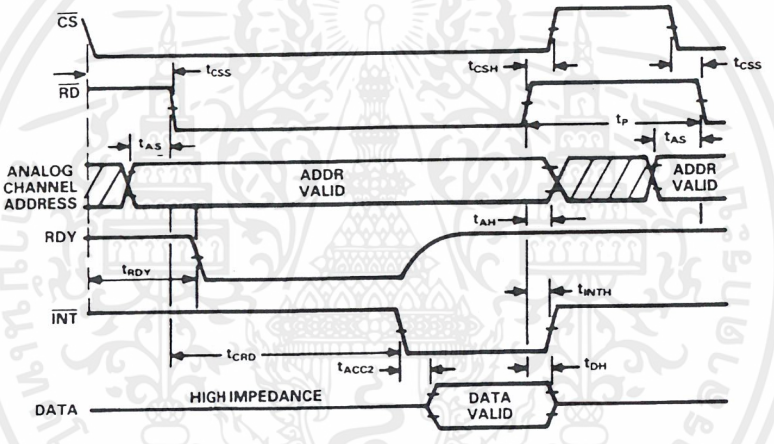


Figure 14. Mode 0 Timing Diagram

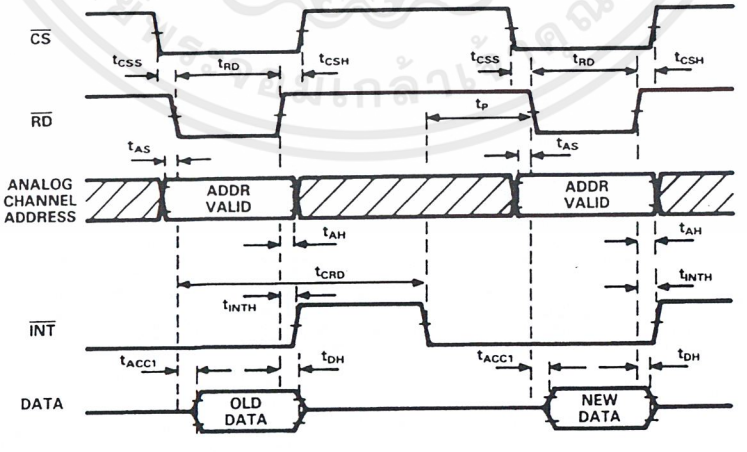


Figure 15. Mode 1 Timing Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MICROPROCESSOR INTERFACING

The AD7824/AD7828 is designed to interface to microprocessors as Read Only Memory (ROM). Analog channel selection, conversion start and data read operations are controlled by $\overline{CS}$, $\overline{RD}$ and the channel address inputs. These signals are common to all memory peripheral devices.

Z80 MICROPROCESSOR

Figure 16 shows a typical AD7824/AD7828–Z80 interface. The AD7824/AD7828 is operating in Mode 0. Assume the ADC is assigned a memory block starting at address C000. The following LOAD instruction to any of the addresses listed in Table II will start a conversion of the selected channel and read the conversion result.

LD B, (C000)

At the beginning of the instruction cycle when the ADC address is selected, RDY asserts the WAIT input, so that the Z80 is forced into a WAIT state. At the end of conversion RDY returns high and the conversion result is placed in the B register of the microprocessor.

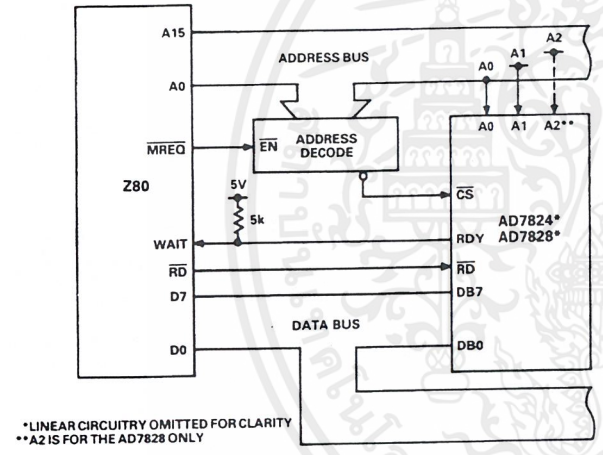


Figure 16. AD7824/AD7828–Z80 Interface

Table II. Address Channel Selection

Address	AD7824 Channel	AD7828 Channel
C000	1	1
C001	2	2
C002	3	3
C003	4	4
C004		5
C005		6
C006		7
C007		8

MC68000 MICROPROCESSOR

Figure 17 shows a MC68000 interface. The AD7824/AD7828 is operating in Mode 0. Assume the ADC is again assigned a memory block starting at address C000. A MOVE instruction to any of the addresses in Table II starts a conversion and reads the conversion result.

MOVE•B $C000,D0

Once conversion has begun, the MC68000 inserts WAIT states, until INT goes low asserting DTACK at the end of conversion. The microprocessor then places the conversion results in the D0 register.

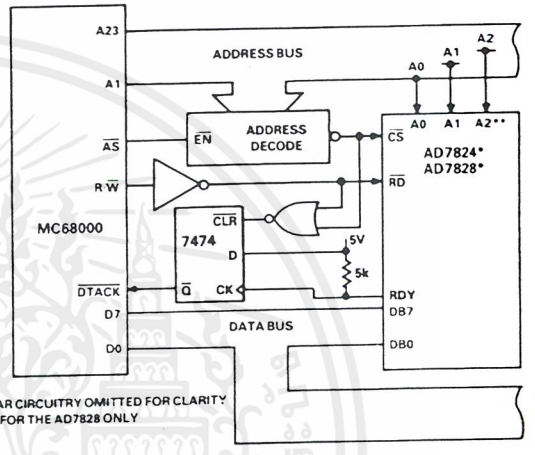


Figure 17. AD7824/AD7828–MC68000 Interface

TMS32010 MICROCOMPUTER

A TMS32010 interface is shown in Figure 18. The AD7824/AD7828 is operating in Mode 1 (i.e., no µP WAIT states). The ADC is mapped at a port address. The following I/O instruction starts a conversion and reads the previous conversion result into the accumulator.

IN, A PA (PA = PORT ADDRESS)

The port address (000 to 111) selects the analog channel to be converted. When conversion is complete a second I/O instruction (IN, A PA) reads the up-to-date data into the accumulator and starts another conversion. A delay of 2.5 µs must be allowed between conversions.

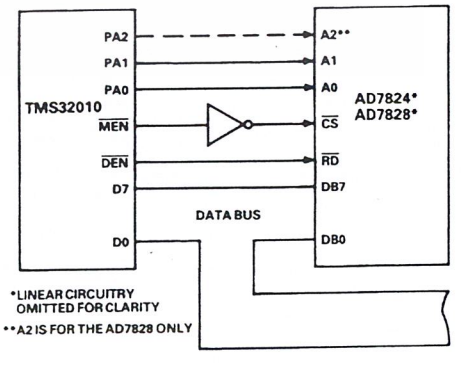
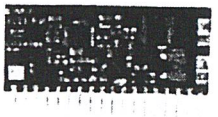


Figure 18. AD7824/AD7828–TMS32010 Interface

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LINX TECHNOLOGIES
WIRELESS MADE SIMPLE

HIGH PERFORMANCE
RF MODULE
RXM-900-HP-II



HP SERIES-II RECEIVER MODULE DESIGN GUIDE

DESCRIPTION:

The HP Series-II receiver module is designed for the cost-effective, high-performance wireless transfer of analog or digital data, in the popular 902-928MHz band. The receiver offers eight selectable channels and, when paired with an HP Series-II transmitter, is capable of receiving analog and digital information for distances up to 1000 feet (under optimum conditions). The receiver employs an advanced microprocessor-controlled synthesized architecture. Like all Linx modules, the HP Series-II requires no tuning and in most cases no external RF components *(except an antenna)*, making integration straightforward even for engineers lacking previous RF experience.

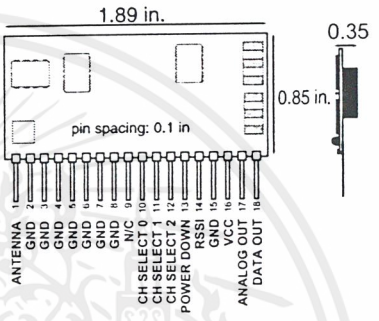


Figure 1: Physical Package

FEATURES:

- 8 Binary Selectable Reception Frequencies
- Exceptional Sensitivity (-95dBm @ 10^{-5} BER typical)
- High Serial Data Rate (50Kbps max.)
- Direct Serial Interface
- Fully Qualified Data Output
- Wide-Range Audio-Capable Analog Output (50Hz-25KHz)
- Cost-Effective
- No External RF Components Required (Except Antenna)
- Manufacturing-Friendly SIP-Style Packaging
- Precision-Synthesized Frequency Reference
- Wide Supply Range (2.7-16V DC)
- Receive Signal Strength (RSSI) and Powerdown Pins
- No Production Tuning

APPLICATIONS INCLUDE:

- Continuous Data Transfer
- Home/Industrial Automation
- Wireless Networking
- Remote Control
- Remote Access
- Remote Monitoring/Telemetry
- Fire/Security Alarms
- Long-Range RFID
- High-Quality Wireless Audio
- Analog Signal Transfer
- General Wire Elimination

ORDERING INFORMATION

PART #	DESCRIPTION
MDEV-900-HP-II	Evaluation Kit 900 MHz
TXM-900-HP-II	Transmitter 900 MHz
RXM-900-HP-II	Receiver 900 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS

ABOUT THESE MEASUREMENTS

The performance parameters listed below are based on module operation at 25°C from a 5VDC supply unless otherwise noted. It is recommended all ground pins be connected to the ground-plane. The pin marked N/C has no physical connection and is designed only to add support.

Parameter	Designation	Min.	Typical	Max.	Units	Notes
Input Voltage	V_{CC}	2.7	–	16.0	Volts	–
Supply Current	I_{CC}	16	18	20	mA	1
Sleep Current	I_{SLP}	–	–	50	µA	–
Data output:						
Logic low	V_{DOL}	GND	–	0.5	VDC	–
Logic high	V_{DOH}	V_{CC}-.3	–	V_{CC}	VDC	–
RF input impedance	R_{IN}	–	50	–	Ohms	–
Receive frequency	F_C	903.37	–	921.37	MHz	2
Noise Bandwidth	N_{3DB}	–	280	–	KHz	–
Data Bandwidth		300	–	50,000	Bps	–
Audio Bandwidth		50	–	25,000	Hz	–
Sensitivity		-92	-95	-100	dBm	3
DC Modulation Sensitivity		-88	–	–	dBm	4
RSSI:						
Dynamic Range		60	70	80	dB	–
Gain	G_{RSSI}	–	24	–	mV/dB	–
Voltage/No Carrier		–	–	1.6	mV	–
Spurious Emmissions		–	–	-45	dBm	–
Interference Rejection:						
Half F_C Spurious		–	60	–	dB	–
F_C±1MHz		–	20	–	dB	–

Figure 2: Specifications table

Notes:

1. Over full operating voltage
2. Depends on CS0 - CS2 voltage levels
3. For 10^{-5} BER @ 9600 bps
4. Minimum input power level to ensure that data output can hold a DC level

Absolute Maximum Ratings:			
Supply voltage Vcc	-0.3	to	18 VDC
Operating temperature	0°C	to	+70°C
Storage temperature	-45°C	to	+85°C
Soldering temperature	+260°C for 15 sec.		
RF input, pin 1	0 dBm		

***NOTE* Exceeding any of the limits of this section may lead to permanent damage to the device. Furthermore, extended operation at these maximum ratings may reduce the life of this device.**

Figure 3: Maximum ratings table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE GRAPHS

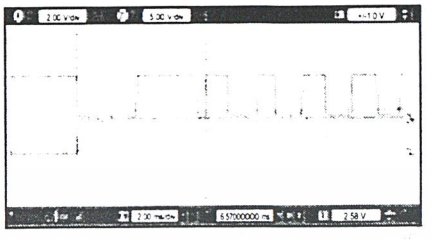


Figure 4: Receiver Turn-on Time

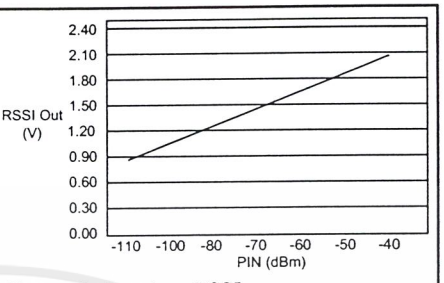


Figure 5: Receiver RSSI

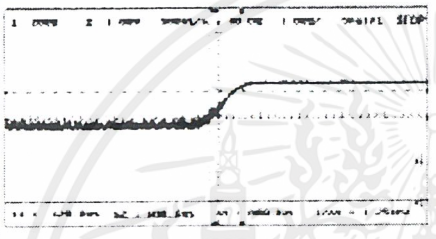


Figure 6: RSSI Response Time

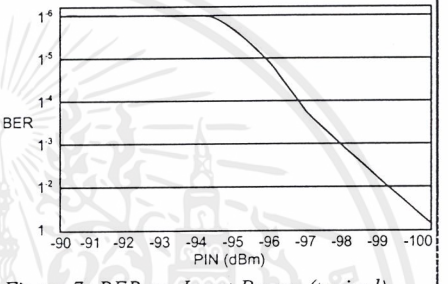


Figure 7: BER vs. Input Power (typical)

CAUTION

This product incorporates numerous static-sensitive components. Always wear an ESD wrist strap and observe proper ESD handling procedures when working with this device. Failure to observe this precaution may result in module damage or failure.

PHYSICAL PACKAGING

The receiver is packaged as a hybrid through-hole SIP-style module with 18 pins spaced at .1" intervals. Baseband components occupy the rear of the board while high-frequency components are grouped on the front. Pin 1 is on the far left of the board when viewed from the front.

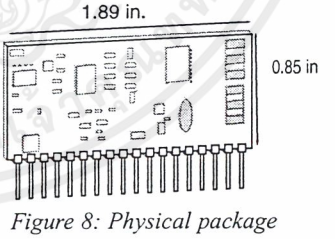


Figure 8: Physical package

PRODUCTION CONSIDERATIONS

The SIP module may be installed using hand- or wave-solder techniques. The module should not be subjected to reflow. If the module is subject to production wash cycles, adequate drying time should be allowed prior to power-up. If the wash cycle introduces contaminants, the module's performance may be adversely affected.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HP-II RECEIVER MANUAL TIMING CONSIDERATIONS

There are five major timing considerations the engineer must be aware of when designing with the HP Series-II receiver. These are shown in figure 8A below, and are labeled T_1 through T_5.

Parameter	Description	Min.	Max.
T_1	Carrier turn-on settling time		5 mSec
T_2	Max time between data output transitions		33 mSec
T_3	Max Channel Change Time (Time to Valid Data)		10 mSec
T_4	Receiver Turn-on Time		12 mSec
T_5	Receiver Off Time	1 mSec	

Figure 8A: Time Considerations Table

T_1

While the HP-II transmitter is turned off (i.e., the receiver is not receiving a carrier), the receiver's output is squelched. When the HP-II transmitter is turned on, there is a finite time between the power-up of the transmitter and the transmitter being on-channel. This is known as the transmitter power-up time.

Once the transmitter is on-channel, its CTS line goes high indicating that the transmitter is ready to send data. However, at this time the receiver is not ready to receive data. It takes some time for the receiver to settle once the CTS pin on the transmitter is high. This time is shown in figure 8A as T_1.

In short, T_1 is the maximum time required for the data output of the receiver to be valid once the transmitter's CTS pin goes high. This assumes that the receiver is already powered up.

T_2

The minimum baud rate of the HP-II receiver is 300 baud, assuming that the serial data is 10 bits, including a start and stop bit, each of opposite polarity. Therefore, even if the data itself was all 1's or all 0's, the start and stop bit would create a transition every 10 bits (or once every 33mSec). If a transition does not occur in the 33mSec time, and the power level presented at the receiver's RF input is above the DC modulation sensitivity, the data output will go high and remain high until the next byte. Once the minimum baud rate has been violated, though, the first byte transmitted after the delay will be in error if any of the lower 4 bits are 0's.

The designer must either guarantee that there will never be a delay of more than 33mSec between transitions on the transmitter's data input pin or must always send a 255 (or FF hex) following a delay of more than 33mSec. See applications note AN-00160 for more information.

T_3-T_5 are self-explanatory

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTIONS:

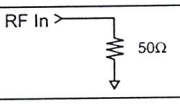
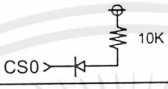
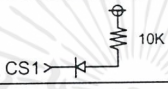
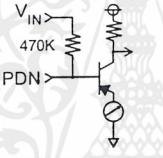
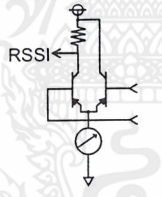
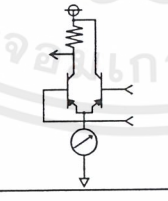
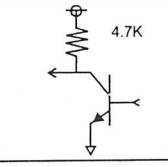
PIN#	Name	Equivalent CTK	Description
1	RF Input/ Antenna Input		50-ohm RF Input
2-8	Gnd		Analog Ground
9	N/C		No Connection
10	CS0		Channel Select 0
11	CS1		Channel Select 1
12	CS2		Channel Select 2
13	PDN		Power down (Active Low)
14	RSSI		Received Signal Strength Indicator
15	Gnd		Digital Ground
16	VCC		Voltage Input 2.7-16V
17	Analog Out		1V p-p Analog Output
18	Data Out		Digital Data Output

Figure 9: Pin functions and equivalent circuits

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THEORY OF OPERATION

The HP-II-RXM is a high-performance, eight-channel, dual-conversion superhet FM receiver capable of receiving analog or digital data.

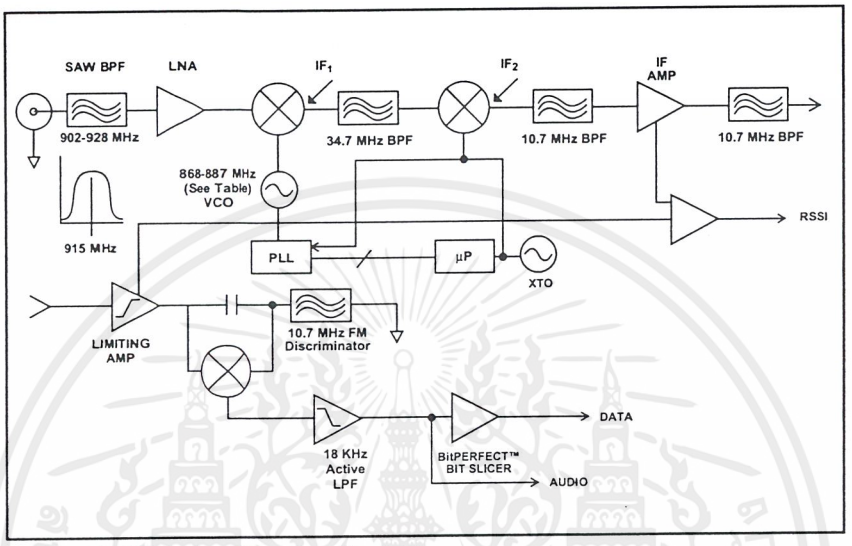


Figure 10: HP Series-II Receiver Block Diagram

Digital information is modulated at the transmitter using FSK (frequency shift keying), the binary form of frequency modulation. FSK offers significant advantages over AM-based modulation methods, i.e., increased noise immunity and the ability of the receiver to "capture" in the presence of multiple signals. These advantages will be particularly appreciated in crowded bands like those in which the HP-II operates. While FSK modulation is not the most bandwidth-efficient manner of modulating digital data, it is an excellent choice for reliable, low-cost, low-power RF products such as the HP Series-II.

To transmit analog information the module employs FM modulation. In this mode, simple to complex waveforms can be introduced at the transmitter's data pin and recovered with minimal distortion at the receiver's analog output pin.

The user-supplied antenna is connected at pin 1 (see Figure 1). The HP-II-RXM RF port is matched to 50 ohms to support interface to commonly available antennas such as those manufactured by Linx.

The RF signal coming in from the antenna is filtered by a SAW (surface acoustic wave) filter. The purpose of the SAW BPF is to attenuate unwanted RF energy (i.e., not in the 902-928 MHz band) that is present at the antenna. A SAW device provides significantly steeper roll-off and higher out-of-band attenuation than other filter types such as an LC bandpass.

Once filtered by the SAW, the signal is then amplified by a Low-Noise Amplifier (LNA) to increase the receiver sensitivity and lower the overall noise figure of the receiver. After the LNA, the signal is mixed with a synthesized local oscillator to perform the first frequency conversion.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The first IF frequency is 34.7 MHz. This frequency is achieved by setting the synthesizer frequency to a value that is lower than the incoming RF energy from the antenna.

A high-performance IF receiver strip is used to perform the second conversion and the FM demodulation. The IF strip takes the 34.7 MHz frequency from the first conversion, mixes it with a high-precision 24.0 MHz crystal oscillator-generated frequency to produce the second IF of 10.7 MHz, and amplifies it in preparation for FM demodulation.

FM demodulation is achieved with an on-board gilbert multiplier. The output of the IF strip is a demodulated waveform that, after filtering, very closely resembles the original waveform used to modulate the transmitter.

A high-performance, active low-pass filter cleans up the audio signal, removing all of the unwanted noise from the FM demodulation process. The output of this filter is provided to the audio output pin and to the BitPERFECT bit slicer, which uses proprietary methods to support a wide dynamic range of modulation rates (300 bps to 50Kbps) with no prerequisites for waveform duty cycle.

An on-board micro-controller is used to manage receiver functions and to provide a simple interface to external circuitry. The micro-controller performs the following functions:

- FREQUENCY SYNTHESIZER PROGRAMMING: The micro-controller reads the three-channel select input lines and programs the frequency synthesizer registers to the proper values for a given channel. This frees the user from complex programming requirements and allows for manual channel selection via switches in product designs where a microprocessor is not used.

- BASEBAND DATA QUALIFICATION: The micro-controller monitors the signal quality and squelches the data output when the signal is not strong enough for accurate data detection. This prevents noise on the data output pin during low-signal or no-signal conditions.

BOARD LAYOUT CONSIDERATIONS

If you are at all familiar with RF devices you may be concerned about specialized layout requirements. Fortunately, because of the care taken by Linx in the layout of the module's PCB, integrating an HP Series-II receiver into your design is very straightforward. By adhering carefully to a few basic design and layout rules, you can enjoy a trouble-free path to RF success.

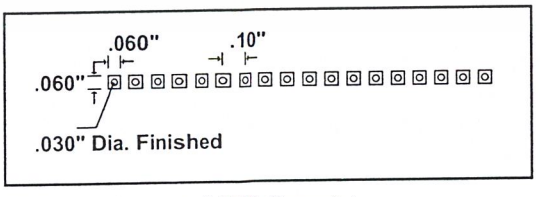


Figure 11: Suggested PCB Footprint

Figure 11 shows the suggested PCB footprint for the HP Series-II receiver.

A ground-plane (as large as possible) should be placed directly under the HP-II receiver. This ground-plane can also be critical to the performance of your antenna.

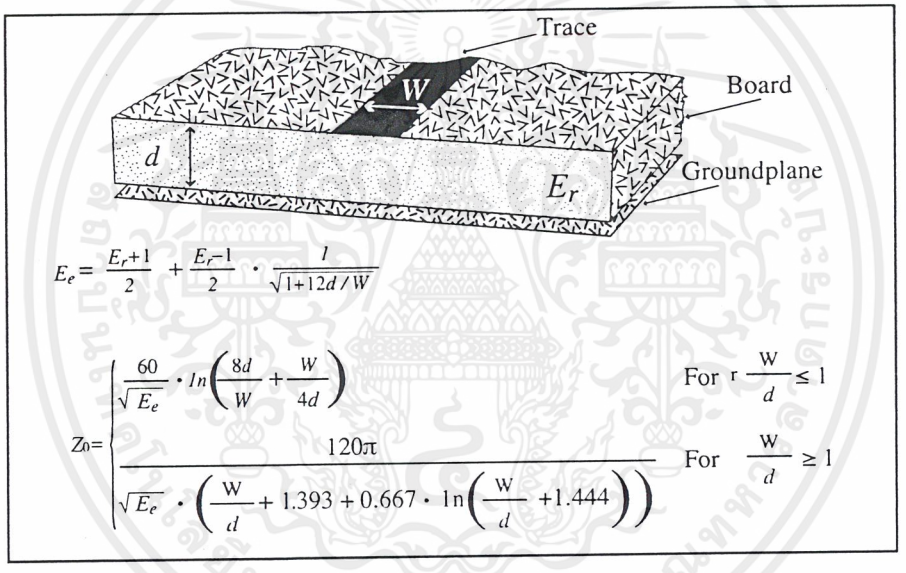
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The HP-II receiver should, as much as reasonably possible, be isolated from all other components on your PCB. Specifically, high-frequency circuitry such as crystal oscillators should be kept as far away as possible from the HP-II receiver.

If the receiver is to be mounted parallel to the board, it should be laid over so that the side with the crystal is closest to the PC board and the RF side is facing away from the PC board.

The trace from the receiver to the antenna should be kept as short as possible. A simple trace is suitable for runs up to 1/4 inch for antennas with wide bandwidth characteristics. For longer runs or to avoid detuning a high-Q narrow bandwidth antenna such as a helical, use a 50-ohm coax or 50-ohm microstrip transmission line as shown below.

MICROSTRIP DETAILS



$$E_e = \frac{E_r+1}{2} + \frac{E_r-1}{2} \cdot \frac{1}{\sqrt{1+12d/W}}$$

$$Z_0 = \begin{cases} \dfrac{60}{\sqrt{E_e}} \cdot ln\left(\dfrac{8d}{W} + \dfrac{W}{4d}\right) & \text{For } r\ \dfrac{W}{d} \le 1 \\ \dfrac{120\pi}{\sqrt{E_e} \cdot \left(\dfrac{W}{d} + 1.393 + 0.667 \cdot \ln\left(\dfrac{W}{d} + 1.444\right)\right)} & \text{For } \dfrac{W}{d} \ge 1 \end{cases}$$

Dielectric Constant	Width/Height (W/d)	Effective Dielectric Constant	Characteristic Impedance
4.8	1.8	3.59	50.0
4	2	3.07	51.0
2.55	3	2.12	48.0

Figure 12: Microstrip formulas (E_r = Dielectric constant of PCB material)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER CONSIDERATIONS

POWER SUPPLY

The user must provide a clean source of power to the receiver to ensure proper operation. In an FM receiver, power-supply noise will manifest itself as AM and FM noise in the receiver circuitry, reducing the overall sensitivity of the receiver. Providing a good power supply for the module is a designer's first line of defense in the battle for receiver sensitivity.

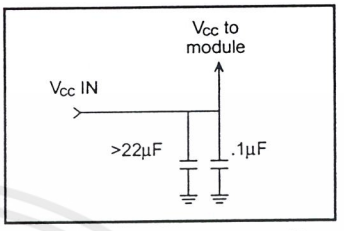


Figure 13: Suggested supply filter

The HP-II-RXM incorporates a precision Low-Dropout Regulator on-board which allows the module to operate over an input voltage range of 2.7 to 16 volts DC. The module's power-supply line should have low ESR bypass capacitors configured as shown in fig. 13.

POWER UP SEQUENCE

The HP-II-RXM is controlled by an on-board microprocessor. When power is applied, a start-up sequence is executed. At the end of the start-up sequence, the receiver is ready to receive data.

Figure 14 shows the start-up sequence. This sequence is executed when power is applied to the VCC pin or when the PDN pin is cycled from low to high.

On power-up, the microprocessor reads the external channel-selection lines and sets the frequency synthesizer to the appropriate channel. Once the frequency synthesizer has locked on to the selected channel's frequency, the receiver is ready to accept data.

Figure 4 on Pg. 3 shows the typical turn-on response time for an HP Series-II receiver. The response time was measured by connecting the module's RF input to a signal generator which is set to the proper channel frequency with an output power of -80dBm and FM modulated at 50kHz deviation with a 1kHz square wave. You will notice that the data output remains squelched until the internal start-up procedure has been executed and the receiver is ready to receive data.

The HP-II-RXM can be put into an ultra-low-current (<50uA) power-down mode by holding the PDN pin low. If the PDN pin is left floating or held high, the receiver will turn fully on. In power-down mode, the receiver is completely shut down. Thus, the RSSI circuit CANNOT be used to monitor for channel activity.

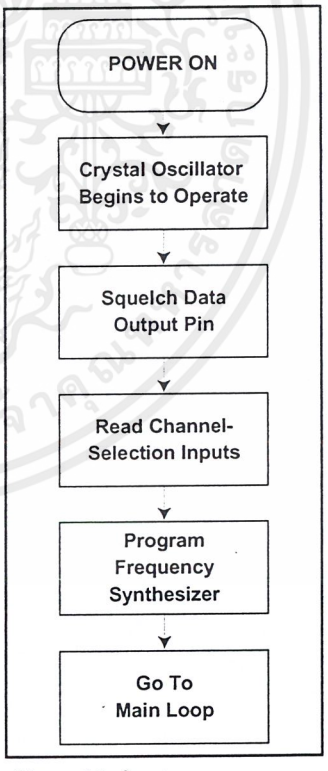


Figure 14: Start-up sequence

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTE: READ THIS IF YOU ARE GOING TO PERIODICALLY POWER-DOWN RECEIVER!!

A common method of reducing receiver power consumption is to turn the receiver off via the PDN pin for some time interval and wake the receiver periodically to check for the presence of a transmitted signal. In order to implement this method with an HP-II receiver successfully, there are some timing requirements the user must observe when powering up the receiver to check for channel activity.

At power-up the receiver's on-board microprocessor will begin its start-up routine as detailed previously. A 12 mSec time period must be allotted to allow this routine to be completed. After 12 mSec, the data and RSSI circuits are fully qualified and reliable.

The off-period is determined by the discharge rate of the internal bypass capacitors. The capacitors must fully discharge to ensure that subsequent power-ups will reliably restart the microprocessor. This minimum time should be no less than 1 mSec. If the user is finding that the transmitter is not reliable starting up after power-up, this time should be increased.

CHANNEL SELECTION

The HP-II receiver module features eight user-selectable channels. The channel of operation is determined by the state of pins CS0-CS2. Figure 15 shows a channel-selection table based on the pins' states. The on-board microprocessor performs all PLL loading functions. This frees the user from complex programming requirements and allows for manual channel selection via switches in product designs where a microprocessor is not used.

CS2	CS1	CS0	Channel	Frequency
0	0	0	0	903.37
0	0	1	1	906.37
0	1	0	2	907.87
0	1	1	3	909.37
1	0	0	4	912.37
1	0	1	5	915.37
1	1	0	6	919.87
1	1	1	7	921.37

Figure 15: Channel-Selection Table

ANALOG OUTPUT

The analog output is derived after amplification in the BitPERFECT bit slicer. The analog output is valid from 50 Hz to 25 KHz, providing an AC signal of about 1V peak-to-peak. This output should not be used to drive a low-impedance load such as a speaker. In applications requiring direct drive into a speaker, such as the transmission of audio, a simple op-amp circuit like the one shown in Figure 16 can be used. In this circuit, the op-amp is used to act as an impedance converter.

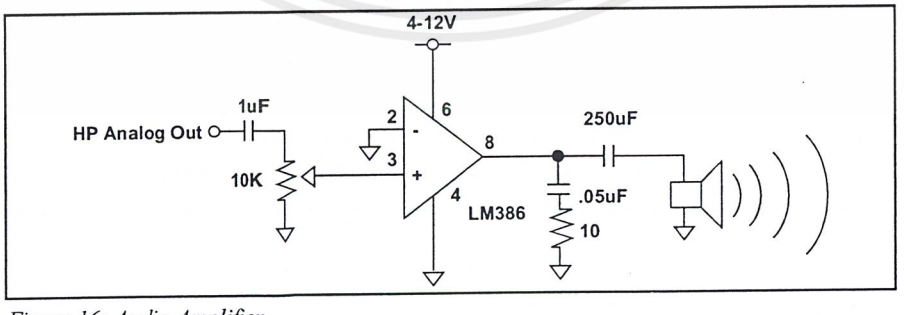


Figure 16: Audio Amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THE DATA OUTPUT

Once a reliable RF link has been established, the challenge becomes how to effectively transfer data across it. While a properly designed RF link provides reliable data transfer under most conditions, there are still distinct differences from a wired link that must be addressed. Since the HP-II modules do not incorporate internal coding/decoding, a user has tremendous flexibility in how data is handled.

The data output is generated by an on-board open-collector comparator and swings from 0V (representing the reception of a logic "0") to VIN (representing a logic "1"). This output is capable of sinking 2 mA of current and presents a 4.7K source resistance when sourcing current. If additional current sourcing or sinking capacity is required, the user should use a buffer gate to service the additional loads.

When a carrier is not present, the data output is continuously high. Although the audio output of the receiver is pure noise, an internal squelch circuit is used to hold the data output low. The data output will "break squelch" anytime the RF energy present at the antenna input is strong enough to cause the RSSI voltage to rise above the factory-set squelch level. Typically, a receiver will only break squelch when a carrier is present on the desired frequency. However, strong signals at interfering frequencies can also cause the data output to break squelch.

When a carrier is present with no modulation, the data output will remain continuously high when the RF signal input level is above the DC Modulation Sensitivity. Note that the DC modulation sensitivity is higher than the data sensitivity of the receiver. The ability to maintain a DC level on the data output requires a higher SNR than is required to receive data. When the RF signal input level is below the DC modulation sensitivity but above the data sensitivity, the receiver's output will contain valid data when the incoming carrier is modulated. However, in this condition the receiver may not hold a continuous high level on the data output when the carrier is not being modulated.

This feature is unique to the HP Series-II and is designed to support direct operation with UARTs which require their input to be continuously marking (or high). The HP Series-II transmitters and receivers can be directly connected between two UARTs without the need for buffering or logical inversion.

Another area of consideration is that of data structure or protocol. If you are not familiar with the considerations for sending serial data in a wireless environment you will want to review Linx application note #00160 (Considerations for sending data with the HP Series-II). These issues should be clearly understood prior to commencing a significant design effort.

If you want to transfer simple control or status signals such as button presses or switch closures, and your product does not have a microprocessor on board your product or you wish to avoid protocol development, consider using an encoder and decoder IC set. These chips are available from a wide range of manufacturers including: Microchip (Keeloq), Holtek, and Motorola. These chips take care of all encoding, error checking, and decoding functions and generally provide a number of data pins to which switches can be directly connected. In addition, address bits are usually provided for security and to allow the addressing of multiple receivers independently. These IC's are an excellent way to bring basic Remote Control/Status products quickly and inexpensively to market. Additionally, it is a simple task to interface with inexpensive microprocessors such as the Microchip PIC or one of many IR, remote control, DTMF, and modem IC's.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

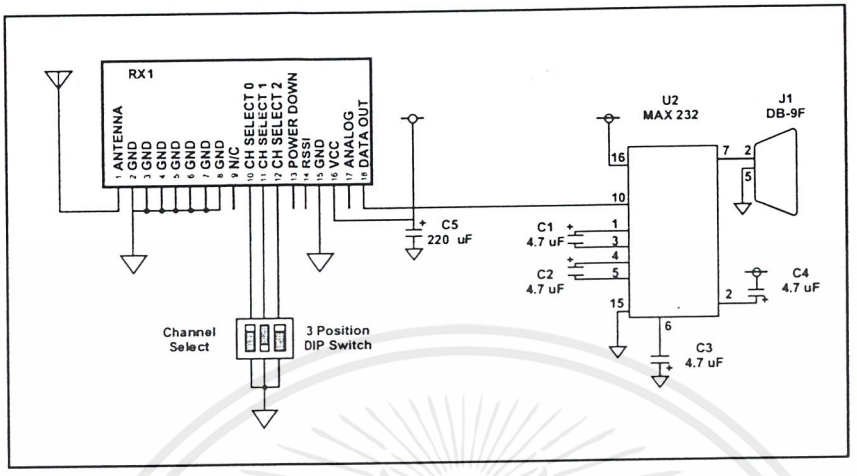


Figure 17: Typical Application - RS-232 Interface

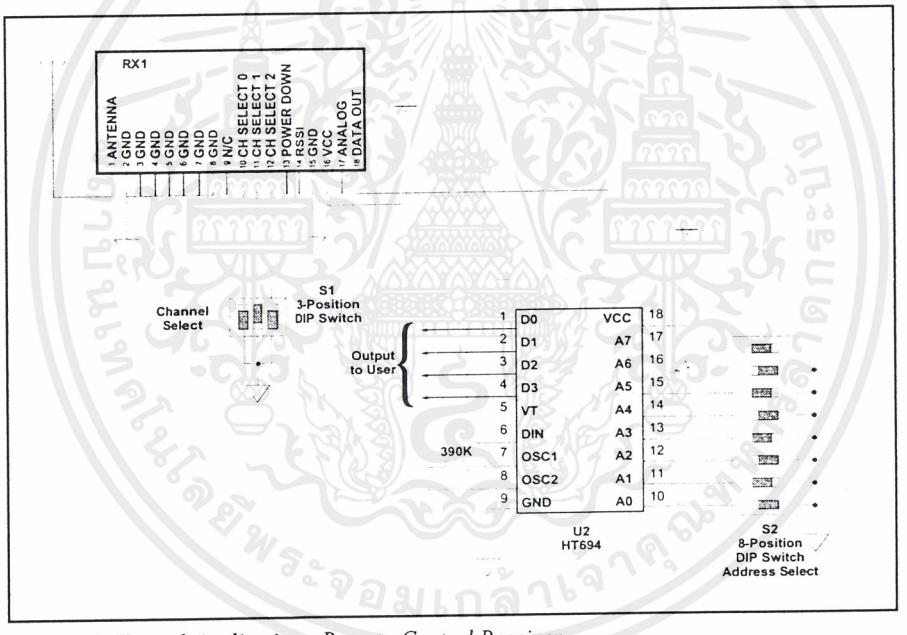


Figure 18: Typical Application - Remote-Control Receiver

PROXIMITY OPERATION

If modules are combined to form a transceiver they should be operated in half-duplex, meaning that only the transmitter or receiver is active at any time. When combined with certain high-gain antennas the HP-II transmitter can, in close proximity, exceed -10dBm power into the receiver. Since the receiver does not incorporate an AGC this can result in poor performance or complete shutdown of the receiver. This effect occurs when both the transmitter and receiver have the high-gain antennas connected and are in close proximity (1-5 feet) of each other.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RSSI CIRCUIT

The HP Series-II receivers are equipped with an on-board Received-Signal-Strength-Indicator (RSSI) circuit. RSSI is useful to check for channel occupation, and interference as well as signal strength determination.

The RSSI circuit provides a DC voltage which is logarithmically proportional to the incoming signal strength present at the RF input pin. The RSSI circuit has a voltage range of about 800mV to 2.5 V and a dynamic signal range of better than 60 dB.

Figure 5 on p. 3 shows the RSSI output versus input signal strength. This graph is a characterization only and is adapted from measurements made from a small sampling of receivers. The RSSI response is different for every FM-IF chip, and is therefore different for every HP Series-II receiver. Calibration parameters are stored on-board to compensate for this variation.

Figure 6 on p. 3 shows the RSSI response time with an input power of -80dBm. This graph basically shows how long it takes the RSSI voltage to respond to an instantaneous increase in output power. If the carrier is AM modulated, or OOK modulated (in the case of data), the RSSI pin can be used for demodulation.

NOTE: MAKING SIGNAL STRENGTH MEASUREMENTS WITH THE RSSI CIRCUIT

If your application requires that you accurately measure the incoming signal strength (distance measurement, for example), then you must calibrate the RSSI circuit on a receiver-by-receiver basis.

The calibration process is simple. Using a signal generator, inject a -40dBm unmodulated carrier into the receiver and measure the RSSI voltage. Repeat the same for an input signal level of -100dBm. This is known as a two-point "slope" calibration.

To determine the slope of the RSSI response, use the following equation:

M=60/(V2-V1)

Where M=slope in dB/volts

V1=the voltage measured at -100dBm

V2=the voltage measured at -40dBm

Using this slope, you can determine the signal strength for any RSSI voltage using the following formula:

$SS=M * (V_1-V_m) +100dBm$

Where SS=signal strength in dBm

M=previously determined slope

Vm=measured RSSI voltage

If you are using a microprocessor with an A/D converter, this process can easily be achieved in software. If not, it can also be achieved using standard analog measurement circuitry.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RECEIVER SENSITIVITY PERFORMANCE

The sensitivity of a receiver is critical to the overall range-performance of a wireless link. Among wireless manufacturers this measurement is particularly subject to specmanship due to the variety of methods and conditions under which sensitivity can be tested.

A hallmark of Linx designs is outstanding sensitivity, but more importantly our sensitivity specifications are based on harsh testing. The receiver sensitivity for the HP Series-II is specified for a given bit-error-rate (BER), which is measured using a pseudo-random bitstream generated by a bit-error-rate-tester (BERT). A sample of each lot of modules is tested for sensitivity, and therefore the quoted sensitivity is a characterization of the module, and not a guaranteed specification. The receiver sensitivity test setup used by Linx is shown in the figure below.

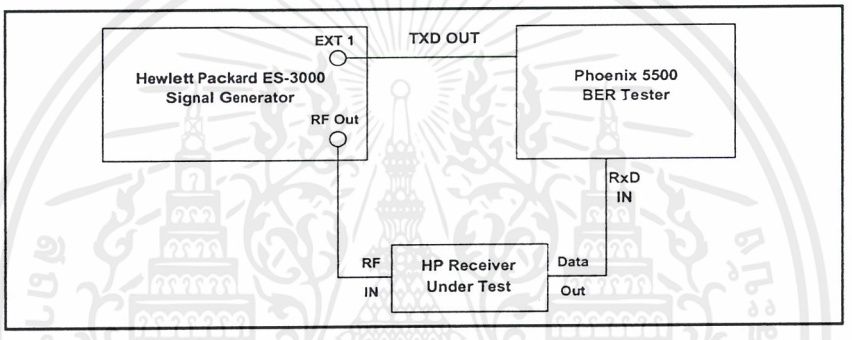


Figure 19: Sensitivity Test Setup

Figure 7 on page 3 shows the typical BER versus input power for the HP Series-II receivers. This graph can be used to determine the actual sensitivity you can attain for a given application. For instance, high-rate data communications would require a BER of $<1^{-5}$ where a low-rate data application with redundant data transmission may only require a BER of $<1^{-2}$.

Based on the sensitivity characterization of the HP-II receiver and the output power of the transmitter as legally allowed by the FCC, a path loss model can be used to show that the open field range of an HP-II link can exceed 1,000 feet. The actual ability of a particular product utilizing the HP Series-II receivers to attain this range-performance depends on many factors including:

1). Quality of receiving antenna

2). Actual path loss model (open field, inter-building, city, etc.)

3). Quality of power supply

The HP-II development kit you purchased contains two development boards that can be used to properly evaluate an HP-II data link's range-performance. If you have any difficulties duplicating the same range with your own product, you should carefully review all Linx documentation for hints on what the problem might be. If all else fails, contact Linx and discuss your design with an application engineer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANTENNA CONSIDERATIONS

The choice of antennas is one of the most critical and often overlooked design considerations. The range, performance, and legality of an RF link is critically dependent upon the type of antenna employed. Proper design and matching of an antenna is a complex task requiring sophisticated test equipment and a strong background in principles of RF propagation. While adequate antenna performance can often be obtained by trial and error methods, you may also want to consider utilizing a professionally designed antenna such as those offered by Linx. Our low-cost antenna line is designed to ensure maximum performance and compliance with Part 15 attachment requirements. The purpose of the following sections is to give you a basic idea of some of the considerations involved in the design and selection of antennas. For a more comprehensive discussion please review Linx applications note #00500 "Antennas: Design, Application, Performance".

THE TRANSMITTER ANTENNA

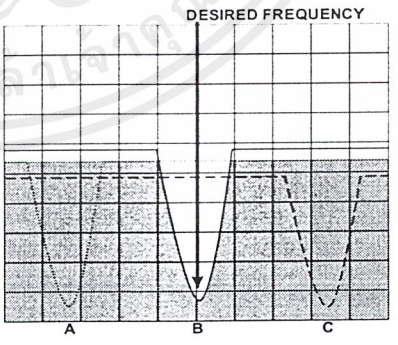
The transmitter antenna allows RF energy to be efficiently radiated from the output stage into free space. In modular designs such as the HP, a transmitter's output power is often slightly higher than the legal limit. This allows a designer to utilize an inefficient antenna in order to achieve full legal power while meeting size, cost, or cosmetic objectives. For this reason a transmitter's antenna can generally be less efficient than the antenna used on the receiver.

THE RECEIVER ANTENNA

A receiving antenna should give its optimum performance at the frequency or in the band for which a receiver was designed, and capture as little as possible of other off-frequency signals. The efficiency of the receiver's antenna is critical to maximizing range-performance. Unlike the transmitter antenna, where legal operation may mandate a reduction in antenna efficiency or attenuation, the receiver's antenna should be optimized as much as is practical.

It is usually best to utilize a basic quarter-wave whip for your initial concept evaluation. Once the prototype product is operating satisfactorily, a production antenna should be selected to meet the cost, size and cosmetic requirements of the product.

Maximum antenna efficiency is always obtained when the antenna is at resonance. If the antenna is too short, capacitive reactance is present; if it is too long, inductive reactance will be present. The indicator of resonance is the minimum point in the VSWR curve. You will see from the following example that antenna (A) is resonant at too low a frequency, indicating excessive length, while antenna (C) is resonant at too high a frequency, indicating the antenna is too short. Antenna (B), however, is "just right."



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Antenna resonance should not be confused with antenna impedance. The difference between resonance and impedance is most easily understood by considering the value of VSWR at its lowest point. The lowest point of VSWR indicates the antenna is resonant, but the value of that low point is determined by the quality of the match between the antenna, the transmission line, and the device it is attached to.

To fully appreciate the importance of an antenna that is both resonant and matched consider that an antenna with a VSWR of 1.5 will effectively transmit approximately 95% of its power while an antenna with a VSWR of 10 will only transmit about 30%. (See pg. 23)

GENERAL ANTENNA RULES

The following general rules should help in maximizing antenna performance:

1. Proximity to objects such as a user's hand or body, or metal objects will cause an antenna to detune. For this reason the antenna shaft and tip should be positioned as far away from such objects as possible.
2. Optimum performance will be obtained from a 1/4- or 1/2-wave straight whip mounted at a right angle to the ground-plane. In many cases this isn't desirable for practical or ergonomic reasons; thus, an alternative antenna style such as a helical, loop, patch, or base-loaded whip may be utilized.
3. If an internal antenna is to be used, keep it away from other metal components, particularly large items like transformers, batteries, and PCB tracks and ground-planes. In many cases, the space around the antenna is as important as the antenna itself.
4. In many antenna designs, particularly 1/4-wave whips, the ground-plane acts as a counterpoise, forming, in essence, a 1/2-wave dipole. For this reason adequate ground-plane area is essential. As a general rule the ground-plane to be used as counterpoise should have a surface area ≥ the overall length of the 1/4-wave radiating element.
5. Remove the antenna as far as possible from potential interference sources. Any frequency of sufficient amplitude to enter the receiver's front end will reduce system range, cause increased bit errors, and can even prevent reception entirely. There are many possible sources of internally generated interference. Switching power supplies, oscillators, even relays can also be significant sources of potential interference. Here again, the single best weapon against such problems is attention to placement and layout. Filter the module's power supply with a high-frequency bypass capacitor. Place adequate ground-plane under all potential sources of noise. Shield noisy board areas whenever practical.
6. In some applications it is advantageous to place the receiver and its antenna away from the main equipment. This avoids interference problems and allows the antenna to be oriented for optimum RF performance. Always use 50Ω coax such as RG-174 for the remote feed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANTENNA STYLES

From a coat hanger to a tuned Yagi, there are literally hundreds of antenna styles and variations that can be employed. Following is a brief discussion of the styles most commonly utilized in compact RF designs. The selection chart broadly categorizes key areas of antenna performance. In reviewing this section it is important to recognize that each antenna style will produce widely varying results based on the specific design execution and optimization. Additional information can be found in Linx application notes #00500, #00100, #00125 and #00140.

Whip Style

A whip-style antenna provides exceptional performance and is easy to integrate. A low-cost whip is generally made of a wire or rod while more expensive whip designs are encapsulated in rubber or plastic to improve appearance and minimize the potential for damage to the antenna element. A whip is often combined with a helical winding to reduce the overall length. This technique is commonly referred to as "base loading".

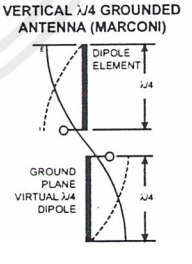
1/4-wave wire lengths for HP frequencies:
902-928MHz = 3.06"

Every frequency has a physical length that it occupies in space. That length is referred to as the *wavelength* and is theoretically determined by two factors: 1) the frequency itself and 2) the speed of propagation. The wavelength of the frequency to be received or transmitted determines an antenna's length. Since an antenna has a dielectric constant greater than that of free space, the velocity of a wave on the antenna is slower. This fact, along with several other factors, has led antenna designers to accept the formula below as an accurate starting point for determining the physical length of a half-wave antenna. The resultant length may be divided in half for a quarter wave.

$$L = \frac{234}{F_{MHz}}$$

Where:
L=length in feet of quarter-wave length
F=operating frequency in megahertz

Because of its compact length, a popular antenna style for Part 15 applications is the 1/4-wave whip. It is important to note that in order to operate effectively the 1/4 wave must radiate against a ground-plane. The ground-plane can be a metal case or ground area on a PCB of at least equivalent area to the antenna's surface. The ground-plane acts as a counterpoise, in essence forming an effective half-wave dipole as illustrated.



There are many manufacturers providing high-quality whip antennas. It is important to remember, however, that Part 15 requires a permanent attachment or attachment with a unique or not commonly available connector. This rules out the use of whips employing standard connectors such as BNC's.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Helical Style

A helical is a wire coil usually wound from steel, copper or brass. This antenna is very efficient given its small size. The helical is an excellent choice for products requiring good range-performance and a concealed internal antenna element. Care must be exercised in placement, however, as a helical detunes badly when located in proximity with other conductive objects. Because a helical has a high "Q" factor its bandwidth is very narrow and inter-coil spacing has a pronounced effect on antenna performance. For this reason it is usually best to utilize a premade helical which has been professionally optimized to achieve maximum performance.

Loop Style

A loop or track-style antenna is usually printed directly on the PCB making it the most cost-effective of antenna styles. There are many different styles and shapes of loops which can be utilized, including spirals and rectangles. A loop has excellent immunity to proximity detuning (i.e., a user's body) and is easily concealed inside products which have a plastic case. Despite these advantages a loop is difficult to match and tune without expensive RF test equipment. An improperly designed loop will have a very high SWR and may induce harmonics. For this reason a helical or whip style is usually a better choice for applications requiring maximum range-performance. For products where cost or size is critical, a designer will generally want to have a loop professionally designed and optimized.

HP Antenna Selection Chart

PARAMETER	LOOP	HELICAL	WHIP
Ultimate performance	●	●●	●●●
Ease of design setup	●	●●	●●●
Size	●●	●●●	●
Immunity to proximity effects	●●●	●●	●
HP-II Range (open ground to similar antenna)	400 ft.	600 ft.	1,000+ ft.

●=FAIR ●●=GOOD ●●●=EXCELLENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANTENNA SHARING

Many times when a transmitter and receiver module are combined to form a transceiver the designer will find it advantageous for the modules to share a single antenna. To accomplish this an antenna switch must be used to provide isolation between each of the modules. There are a wide variety of antenna switches available which are cost-effective and straight-forward to use. Among the most popular are switches from Alpha, Motorola, Philips, TriQuint, and NEC. Look for an antenna switch that has high isolation and low loss at the desired frequency of operation. Generally, the TX or RX status of a switch will be controlled by a product's microprocessor, but selection may also be made manually by the user. In some cases where the characteristics of the TX and RX antennas need to be different or switch losses are unacceptable the designer may find it more practical to utilize two discrete antennas.

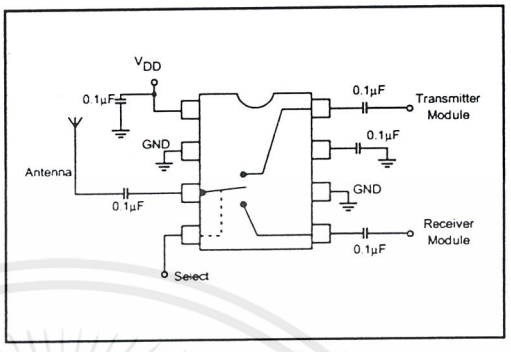
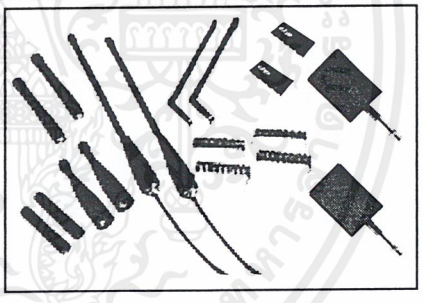


Figure 20: Typical Antenna Switch

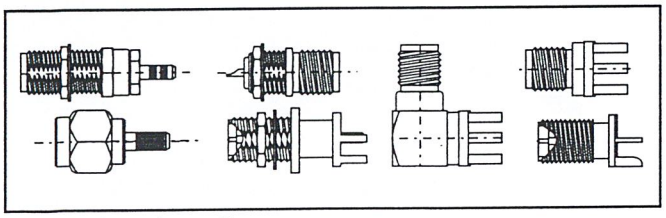
LINX ANTENNA OPTIONS

Linx offers a full line of antennas which are optimized for the frequencies at which our modules operate. The antennas are cost-effectively priced in volume and designed to maximize the performance of your product. For complete details, visit the Linx website at www.linxtechnologies.com, or contact the Linx literature department at (800)736-6677.



LINX CONNECTOR OPTIONS

The FCC requires that antennas designed for use on Part 15 products be either permanently attached, or utilize a unique and proprietary connector not available to the general public. Linx offers a full line of connectors designed to comply with these requirements. To insure the continued compliance of these connectors, details are not available on our website. However, complete connector specifications may be obtained by contacting the Linx literature department at (800)736-6677.

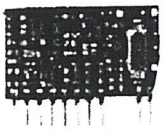


Part 15-Compliant Connectors

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LINX TECHNOLOGIES
WIRELESS MADE SIMPLE

HIGH PERFORMANCE
RF MODULE
TXM-900-HP-II



HP SERIES-II TRANSMITTER MODULE DESIGN GUIDE

DESCRIPTION:

The HP Series-II transmitter module is designed for the cost-effective, high-performance wireless transfer of analog or digital data, in the popular 902-928MHz band. The transmitter offers eight selectable channels and, when paired with an HP Series-II receiver, is capable of transmitting analog and digital information for distances of up to 1000 ft. (under optimal conditions). To assure robust performance, the transmitter employs FM/FSK modulation and an advanced microprocessor-controlled synthesized architecture. Like all Linx modules, the HP Series-II requires no tuning and in most cases no external RF components *(except an antenna)*, making integration straightforward even for engineers lacking previous RF experience.

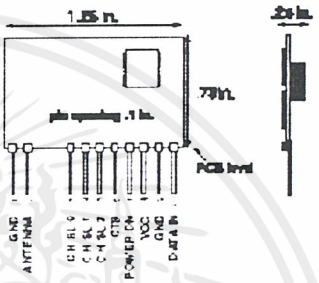


Figure 1: Physical Dimensions

FEATURES:

- 8 Binary Selectable Transmission Frequencies
- FM/FSK Modulation For Noise Immunity
- Cost-Effective
- Precision Synthesized Frequency Reference
- Direct Analog/Serial Interface
- High Data Rate (50Kbps max.)
- Can Be Used To Transmit Analog (Including Audio) or Digital Data
- Wide Supply Range (2.7-16V DC)
- Power-Down & CTS Functions
- No Production Tuning
- No External RF Components Required (Except Antenna)
- FCC Compliant Output Power (0dBm typical)

APPLICATIONS INCLUDE:

- Continuous Data Transfer
- Home/Industrial Automation
- Wireless Networking
- Remote Control
- Remote Access
- Remote Monitoring/Telemetry
- Fire/Security Alarms
- Long-Range RFID
- High-Quality Wireless Audio
- Analog Signal Transfer
- General Wire Elimination

ORDERING INFORMATION

PART #	DESCRIPTION
MDEV-900-HP-II	Evaluation Kit 900 MHz
TXM-900-HP-II	Transmitter 900 MHz
RXM-900-HP-II	Receiver 900 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PERFORMANCE DATA TXM-900-HP-II

ABOUT THESE MEASUREMENTS

The performance parameters listed below are based on module operation at 25°C from a 5VDC supply unless otherwise noted.

Parameter	Designation	Min.	Typical	Max.	Units	Notes
Input Voltage (Vcc)	V_{CC}	2.7	–	16.0	VDC	–
Supply current	I_{CC}	–	15	17	mA	–
Sleep current	I_{CS}	–	–	50	µA	
Operating frequency	F_C	902	–	928	MHz	–
Overall frequency accuracy		-50	–	+50	KHz	–
Output Power		-3	0	+4	dBm	–
Spurious Emissions		–	–	-50	dBc	1
Harmonic Emissions		–	–	-50	dBc	–
Occupied Bandwidth		–	32	–	KHz	–
PON to CTS High Time	T_{PON}	–	8	12	mSec	–
Minimum Off	T_{MINOFF}	1	–	–	mSec	–
Channel Change Time	Time	–	–	1.2	mSec	–
Fdev		50	75	95	KHz p-p	–

Figure 2: Performance data table

Notes:

1. Tested to 2nd Harmonic

Absolute Maximum Ratings:			
Supply voltage Vcc, using pin 7	-0.3	to	+18 VDC
Operating temperature	0°C	to	+70°C
Storage temperature	-45°C	to	+85°C
Soldering temperature	+260°C for 10 sec.		
Any input or output pin	-0.3	to	Vcc

***NOTE* Exceeding any of the limits of this section may lead to permanent dama ge of the device. Furthermore, extended operation at these maximum ratings may reduce the life of this device.**

Figure 3: Maximum ratings table

CAUTION

This product incorporates numerous static-sensitive components. Always wear an ESD wrist strap and observe proper ESD handling procedures when working with this device. Failure to observe this precaution may result in module damage or failure.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE GRAPHS

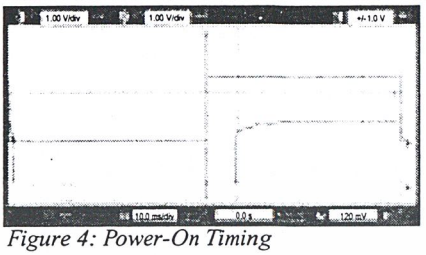


Figure 4: Power-On Timing

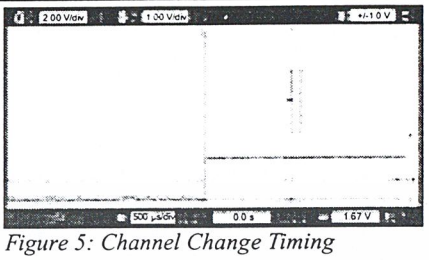


Figure 5: Channel Change Timing

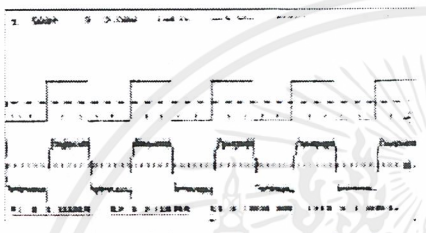


Figure 6: Modulation Linearity for Square Wave Input

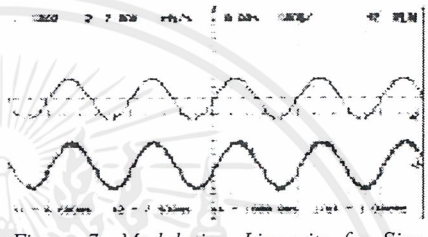


Figure 7: Modulation Linearity for Sine Wave Input

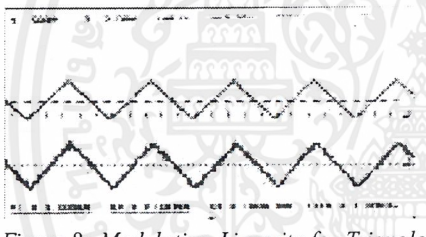


Figure 8: Modulation Linearity for Triangle Wave Input

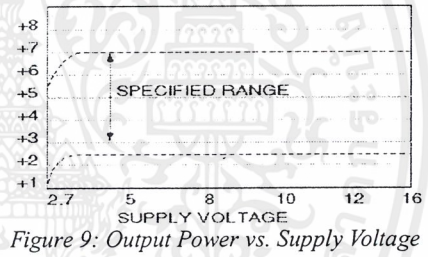


Figure 9: Output Power vs. Supply Voltage

PHYSICAL PACKAGING

The transmitter is packaged as a hybrid through-hole SIP-style module with 10 pins spaced at .1" intervals with a .3" gap between pins 2 & 3. Baseband components occupy the rear of the board while high-frequency components are grouped on the front.

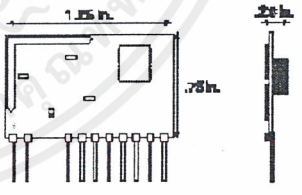


Figure 10: Physical package

PRODUCTION CONSIDERATIONS

The SIP module may be installed using hand- or wave-solder techniques. The module should not be subjected to reflow. If the module is subject to production wash cycles, adequate drying time should be allowed prior to power-up. If the wash cycle introduces contaminants, the module's performance may be adversely affected.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTION

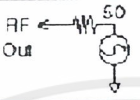
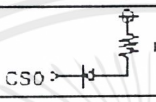
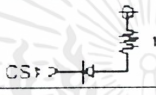
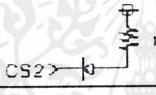
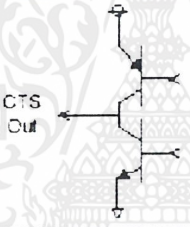
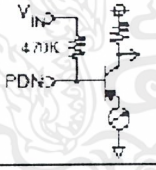
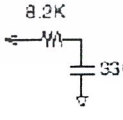
PIN#	PIN Name	Equivalent CTK	Description
1	GND		Analog Ground
2	RF/ANT Out		50 Ohm RF Output
3	CS0		Channel Select 0
4	CS1		Channel Select 1
5	CS2		Channel Select 2
6	CTS		Clear-to-Send Output
7	PDN		Power down (Active Low)
8	VCC		Voltage Input 2.7-16V
9	GND		Digital Ground
10	Analog In/Data In		Digital/Analog Input 0-3V 0-5V *See text "Inputting Digital Data"*

Figure 11: Pin functions and equivalent circuits

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THEORY OF OPERATION

The HP-II-TXM is a high-performance, eight-channel, FM transmitter capable of transmitting analog or digital data.

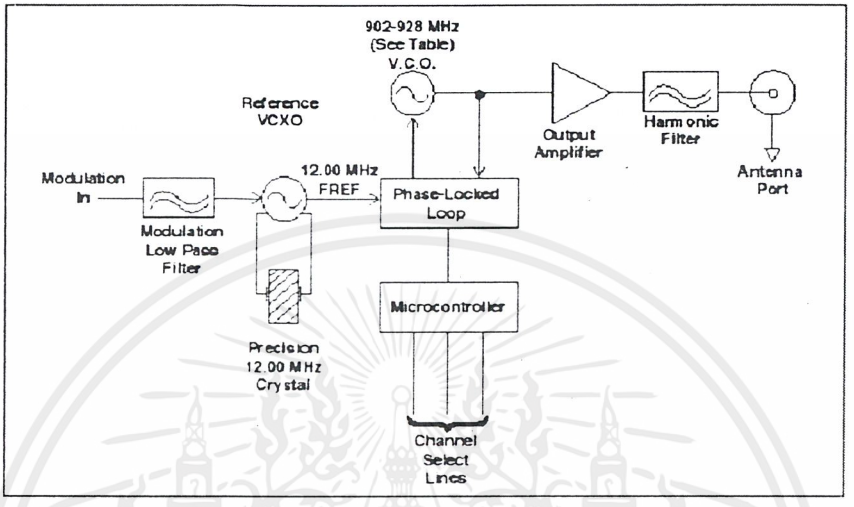


Figure 12: HP Series-II transmitter block diagram

Digital information is modulated at the transmitter using FSK (frequency shift keying), the binary form of frequency modulation. FSK offers significant advantages over AM-based modulation methods, i.e., increased noise immunity and the ability of the receiver to "capture" in the presence of multiple signals. These advantages will be particularly appreciated in crowded bands like those in which the HP-II operates. While FSK modulation is not the most bandwidth-efficient manner of modulating digital data, it is an excellent choice for reliable, low-cost, low-power RF products such as the HP Series-II.

To transmit analog information the module reverts to FM modulation. In this mode simple to complex waveforms can be introduced at the transmitter's data pin and recovered with minimal distortion at the receiver's analog output pin.

The user-supplied antenna is connected at pin 2 (see Figure 1).The HP Series-II transmitters are designed to operate with a 50-ohm load.

An accurate 12.00MHz VCXO (voltage-controlled crystal oscillator) serves as the frequency reference for the transmitter. The modulation input pin is connected to the VCXO through a two-pole low-pass filter. The low-pass filter is used to shape the incoming data and limit the transmission bandwidth to 25kHz.

The reference frequency is directly modulated.This method affords two benefits. First, it eliminates the need for a frequency conversion in the transmitter, reducing size, cost, and current consumption. Second, it allows the modulation to occur within the loop bandwidth of the frequency synthesizer allowing a wide modulation bandwidth of 50Hz to 25kHz.

The modulated 12.00MHz reference frequency is applied to the Phase-Locked Loop (PLL). The PLL, combined with a 902-928MHz VCO, forms a stable frequency synthesizer that can be programmed to oscillate at a number of preset frequencies.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

An on-board micro-controller reads the channel-selection lines and programs the PLL to the desired channel frequency. The micro-controller also monitors the status of the PLL and indicates when the transmitter is stable and ready to transmit data by asserting the CTS line high.

A buffer amplifier is used to isolate the VCO from the antenna and to increase the output power of the transmitter. The output of the buffer amplifier is connected to a LPF which is used to suppress harmonic emissions. All harmonic specifications are based on a 50-ohm load.

BOARD LAYOUT CONSIDERATIONS

If you are at all familiar with RF devices you may be concerned about specialized layout requirements. Fortunately, because of the care taken by Linx in the layout of the module's PCB, integrating an HP Series-II transmitter into your design is very straightforward.By adhering carefully to a few basic design and layout rules, you can enjoy a trouble-free path to RF success.

A ground-plane (as large as possible) should be placed directly under the HP-II transmitter. This ground-plane can also be critical to the performance of your antenna.

The HP-II transmitter should, as much as reasonably possible, be isolated from all other components on your PCB. Specifically, high-frequency circuitry such as crystal oscillators should be kept as far away as possible from the transmitter module.

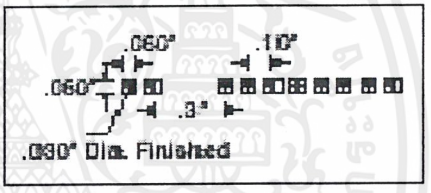


Figure 13: HP Series-II transmitter footprint

If the transmitter must be mounted horizontally, it should be laid over so that the side with the crystal is closest to the user's PC board and the RF side is facing away from the PC board.

The trace from the receiver to the antenna should be kept as short as possible. A simple trace is suitable for runs up to 1/8 inch for monopole antennas with wide bandwidth characteristics. For longer runs or to avoid detuning a narrow bandwidth antenna such as a helical, use a 50-ohm coax or 50-ohm microstrip transmission line as shown in Figure 14.

Observant designers will notice that the output power of the HP Series-II is set 5-6dB above Part 15 limits (assuming the use of a unity antenna).This is done purposefully to allow designers with less efficient antennas to achieve the maximum output power allowed by law. In cases where an efficient antenna style such as a whip is utilized, it is often necessary to make provisions for external attenuation. This is easily accomplished by providing pads for a three-resistor attenuation network as shown in fig. 13A. The inline pads may be bridged if the network is not needed. The resistors should be a surface-

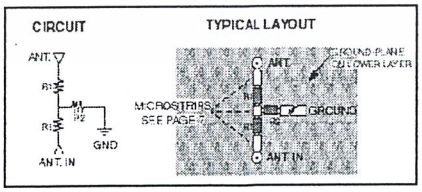


Figure 13A: Attenuation pad layout

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

mount type. They should be grouped closely and the overall trace to the antenna kept as short as possible. Calculate the feed-trace width as shown under the "Microstrip Details" section of this manual and the trace should pass over a suitable ground-plane. Further details regarding T-pad values can be found in application note #00150 - "Use and Design of T-Attenuation Pads".

MICROSTRIP DETAILS

A transmission line is a medium whereby RF energy is transferred from one place to another with minimal loss. This is a critical factor, particularly in high-frequency products like the HP-II because the trace leading to the module's antenna can effectively contribute to the length of the antenna, changing its resonant bandwidth. In order to minimize loss and detuning, some form of transmission line between the antenna and the module is needed, unless the antenna connection can be made in close proximity:<1/8 in. to the module. One common form of transmission line is coax cable, another is the *microstrip*. The term refers to a PCB trace running over a ground-plane which is designed to serve as a transmission line between the module and the antenna.The width is based on the desired characteristic impedance, the thickness of the PCB, and its dielectric constant. The correct trace width can be easily calculated using the information below.

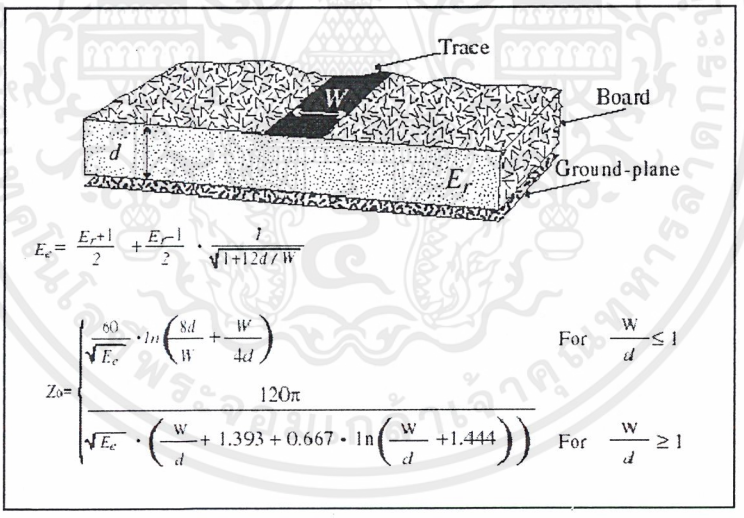


Figure 14: Microstrip formulas (Er = Dielectric constant of pc board material)

Dielectric Constant	Width/Height (W/d)	Effective Dielectric Constant	Characteristic Impedance
4.8	1.8	3.59	50.0
4	2	3.07	51.0
2.55	3	2.12	48.0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POWER CONSIDERATIONS

The user must provide a clean source of power to the transmitter module in order to ensure proper operation. The transmitter incorporates a precision Low-Dropout Regulator on-board which allows the module to operate over an input voltage range of 2.7 to 16 volts DC. The module's power-supply line should have low ESR bypass capacitors configured as shown in figure 15.

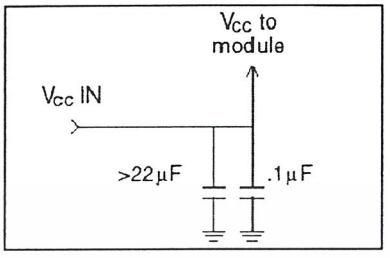


Figure 15: Suggested supply filter

POWER-UP

The HP-II-TXM is controlled by an on-board microprocessor. When power is applied, a start-up sequence is executed. At the end of the start-up sequence, the transmitter is ready to transmit data.

Figure 16 shows the start-up sequence. This sequence is executed when power is applied to the VCC pin or when the PDN pin is cycled from low to high.

Once the initial power-on delay has been executed, the on-board microprocessor reads the external channel-selection lines and sets the frequency synthesizer to the appropriate channel. Figure 4 on p. 3 shows the typical turn-on response time for an HP Series-II transmitter. When the frequency synthesizer has locked on to the proper channel frequency, the circuit is ready to accept data. This is acknowledged by the CTS line transitioning high.

The transmitter is then ready to accept modulated data from a user's circuit.

The HP-II-TXM can be put into an ultra-low-current (50µA) power-down mode by holding the PDN pin low. This removes all power from the transmitter's circuitry. If PDN is left floating or held high, the transmitter will wake up and begin normal operation. No transmitter functions work when PDN is low.

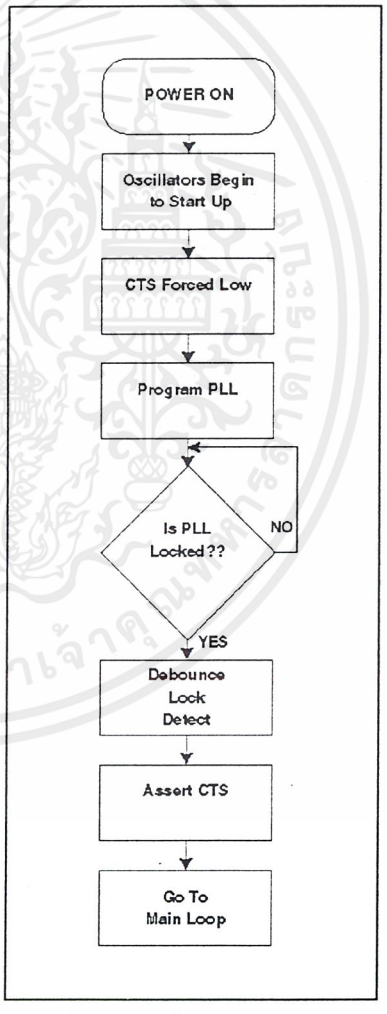


Figure 16: Start-up sequence

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTE: READ THIS IF YOU ARE GOING TO PERIODICALLY POWER DOWN THE TRANSMITTER!!

There are some timing requirements the user must observe when periodically powering-up the transmitter.

The on-period is determined by the start-up procedure and requires the user to leave the transmitter on for 8-12 mSec.After this time the transmitter is stable and ready to transmit valid data.

The off-period is determined by the discharge rate of the internal bypass capacitors. The capacitors must fully discharge to ensure that subsequent power-ups will reliably restart the microprocessor. This minimum time should be no less than 1 mSec.If the transmitter is not reliably starting after power-up, this time should be increased.

CTS OUTPUT

The Clear-To-Send output is used to indicate to the user's circuitry when the transmitter is ready to accept data. This pin can be monitored to allow transmission to begin immediately upon the transmitter's synthesizer locking on frequency.

In a typical application, a micro-controller will raise the PDN line high (powering-up the transmitter) and begin to monitor the CTS line. When the CTS line goes high, the micro-controller would start sending data.

In applications where CTS is not used, i.e., an extra I/O pin is not available, the user's circuit should wait a minimum of 50mSec after raising the PDN pin high before transmitting any data.

In applications where remote-control encoders are used, the data is being sent redundantly and there is no need to monitor the CTS pin or to wait a fixed time.

CHANNEL SELECTION

The HP-II transmitter module features eight user-selectable channels. The channel of operation is determined by the state of pins CS0-CS2. Figure 17 shows a channel-selection table based on the pins'states. The on-board microprocessor performs all PLL loading functions. This frees the user from complex programming requirements and allows for manual channel selection via switches in product designs where a microprocessor is not used.

CS2	CS1	CS0	Channel	Frequency
0	0	0	0	903.37
0	0	1	1	906.37
0	1	0	2	907.87
0	1	1	3	909.37
1	0	0	4	912.37
1	0	1	5	915.37
1	1	0	6	919.87
1	1	1	7	921.37

Figure 17: Channel Selection Table

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INPUTTING DIGITAL DATA

The data input pin may be directly connected to virtually any digital peripheral including microcontrollers, encoders, and UARTs. The data input has been optimized for NRZ serial data that transitions from 0V to 3V (or has a 3V Pk amplitude).

The equivalent circuit of the data input pin is shown in figure 11. An 8.2K series resistor with a 3300pF shunt capacitor forms a low-pass filter and serves to limit the risetimes of the incoming square waves. The designer must be careful to ensure that this pin is driven with a low impedance to prevent changing the cutoff frequency of the low-pass filter.

If the data input pin is driven from a 5V source (i.e., a microcontroller's UART that is powered by 5V), the designer should put a 2.2K resistor in series with the data pin.

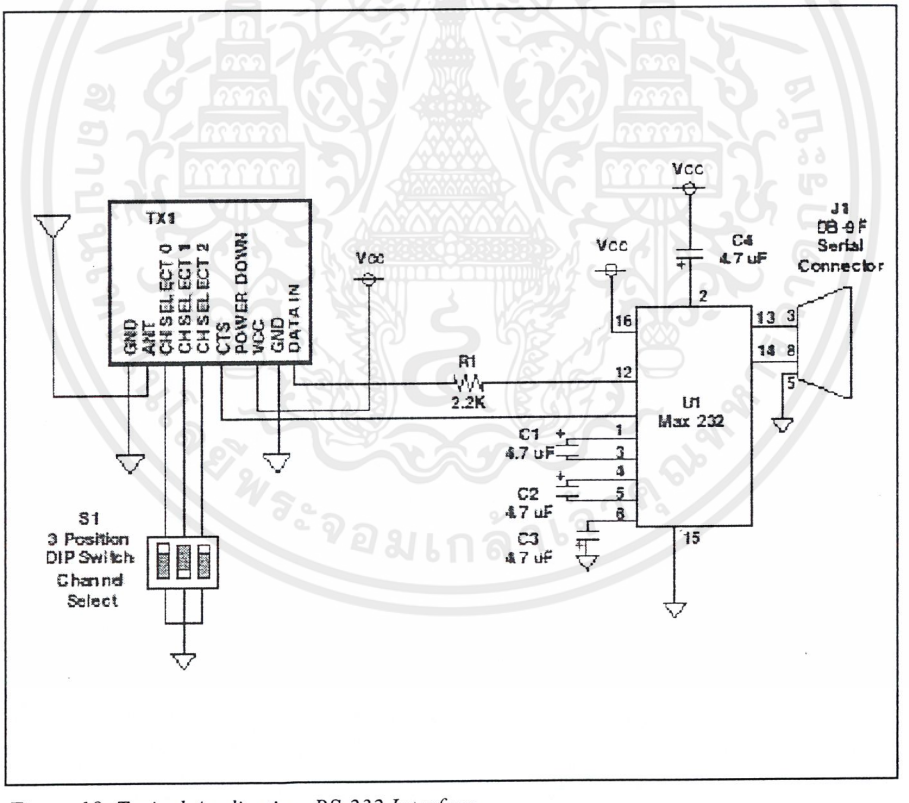


Figure 18: Typical Application: RS-232 Interface

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

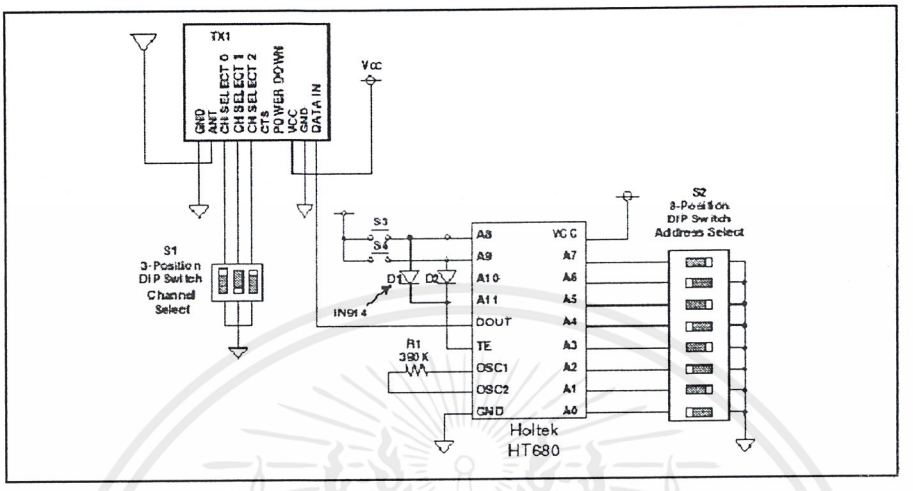


Figure 19: Typical Application: Remote-Control Transmitter

INPUTTING ANALOG SIGNALS

HP Series-II modules are capable of transmitting a wide range of analog signals with minimal distortion. The Typical Performance Graphs on p. 3 of this manual illustrate the modulation linearity for a variety of simple waveforms. The module is equally adept at transmitting complex waveforms such as voice. Analog signals ranging from 50 Hz to 25 KHz may be applied to the data input pin. The voltage swing on the data input pin should be between ground and 3 volts. This voltage directly modulates the VCXO in order to obtain an FM output.

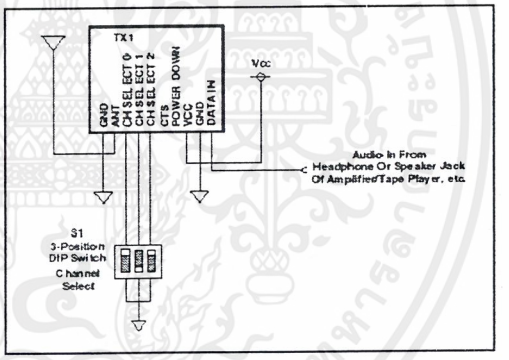


Figure 20: Typical Application: Voice Transmitter

The illustration above shows the simplicity of transmitting audio with the HP Series-II. In applications where the highest audio quality is required an external compandor such as a Phillips SA576 may be employed to increase dynamic range and reduce noise.

PROXIMITY OPERATION

Multiple transmitters may be active on separate channels so long as an adjacent channel's signal does not enter the receiver at a level exceeding the rejection capability of the receiver. If modules are combined to form a transceiver they should be operated in half-duplex, meaning that only the transmitter or receiver is active at any time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANTENNA CONSIDERATIONS

The range of the RF link is widely variable and depends upon the type of antenna employed and the operating environment. Proper design and matching of an antenna is a complex task requiring sophisticated test equipment and a strong background in principles of RF propagation. While adequate antenna performance can often be obtained by trial and error methods, you may also want to consider utilizing a premade antenna from Linx. Our low-cost antenna line is designed to ensure maximum performance and Part 15 compliance.

It is usually best to utilize a basic quarter-wave whip for your initial concept evaluation.This can easily be made from a piece of wire as shown on the next page. Once the prototype product is operating satisfactorily, a production antenna should be selected to meet the cost, size and cosmetic requirements of the product. It is important to recognize that the antenna plays a significant role in determining the performance and legality of your end product.In order to gain a better understanding of the considerations involved in the design and selection of antennas please review Linx applications note #00500 "Antennas: Design, Application, Performance".

The following notes should help in achieving optimum antenna performance:

1. Proximity to objects such as a user's hand or body, or metal objects will cause an antenna to detune. For this reason the antenna shaft and tip should be positioned as far away from such objects as possible.

2. Optimum performance will be obtained from a 1/4- or 1/2-wave straight whip mounted at a right angle to the ground-plane. In many cases this isn't desirable for practical or ergonomic reasons;thus, an alternative antenna style such as a helical, loop, patch, or base-loaded whip may be utilized.

3. It is always a good practice to include a T-attenuation pad as described under "Board Layout Considerations". This allows your product's output power to be adjusted for certification purposes without change or compromise to the antenna.

4. If an internal antenna is to be used, keep it away from other metal components, particularly large items like transformers, batteries, and PCB tracks and ground-planes. In many cases, the space around the antenna is as important as the antenna itself.

5. In many antenna designs, particularly 1/4-wave whips, the ground-plane acts as a counterpoise, forming, in essence, a 1/2-wave dipole. For this reason adequate ground-plane area is essential. As a general rule the ground-plane to be used as counterpoise should have a surface area ≥ the overall length of the 1/4-wave radiating element.

6. Remove the antenna as far as possible from potential internal interference sources. Switching power supplies, oscillators, even relays can also be significant sources of potential interference. The single best weapon against such problems is attention to placement and layout. Filter the module's power supply with a high-frequency bypass capacitor. Place adequate ground-plane under all potential sources of noise. Shield noisy board areas whenever practical.

7. In some applications it is advantageous to place the transmitter and its antenna away from the main equipment. This avoids interference problems and allows the antenna to be oriented for optimum RF performance. Always use 50Ω coax such as RG-174 for the remote feed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COMMON ANTENNA STYLES

From a coat hanger to a tuned Yagi, there are literally hundreds of antenna styles and variations that can be employed. Following is a brief discussion of the three styles most commonly utilized in compact RF designs. The selection chart broadly categorizes key areas of antenna performance. In reviewing this section it is important to recognize that each antenna style will produce widely varying results based on the specific design execution and optimization. Additional antenna information can be found in Linx application notes #00500, #00100, #00126 and #00140.

HP Antenna Selection Chart

PARAMETER	LOOP	HELICAL	WHIP
Ultimate performance	●	●●	●●●
Ease of design setup	●	●●	●●●
Size	●●	●●●	●
Immunity to proximity effects	●●●	●●	●
HP Range (open ground to similar antenna)	400 ft.	600 ft.	1,000+ ft.

●=FAIR ●●=GOOD ●●●=EXCELLENT

Whip Style

1/4 wave wire lengths for HP-II frequencies:
902-928MHz =3.06"

A whip-style antenna provides exceptional performance and is easy to integrate. A low-cost whip is generally made of a wire or rod while more expensive whip designs are encapsulated in rubber or plastic to improve appearance and minimize the potential for damage to the antenna element. A whip is often combined with a helical winding to reduce the overall length. This technique is commonly referred to as "base loading". The wavelength of the frequency to be received or transmitted determines an antenna's length.Since a full-wave antenna is quite long, a partial wavelength antenna such as a 1/2- or 1/4-wave is generally used. For testing, or even production, a whip can be easily made from a piece of solid conductor wire cut to the appropriate length.Length for a half-wave is easily determined using the following formula.The resultant length may be divided in half for a quarter-wave.

$$L = \frac{234}{F_{MHz}}$$

Where:
L=length in feet of half-wave length
F=operating frequency in megahertz

Helical Style

A helical is a wire coil usually wound from steel, copper or brass. This antenna is very efficient given its small size. The helical is an excellent choice for products requiring good range-performance and a concealed internal antenna element. Care must be exercised in placement, however, as a helical detunes badly when located in proximity with other conductive objects. Because a helical has a high "Q" factor its bandwidth is very narrow and inter-coil spacing has a pronounced effect on antenna performance. For this reason, it is usually best to utilize a premade helical which has been professionally optimized to achieve maximum performance.

Loop Style

A loop or track-style antenna is usually printed directly on the PCB, making it the most cost-effective of antenna styles. There are many different styles and shapes of loops which can be utilized, including spirals and rectangles. A loop has excellent immunity to proximity detuning (i.e., a user's body) and is easily concealed inside products which have a plastic case. Despite these advantages, a loop is difficult to match and tune without expensive RF test equipment.An improperly designed loop will have a very high SWR and may induce harmonics. For this reason a helical or whip style is usually a better choice for applications requiring maximum range-performance.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้