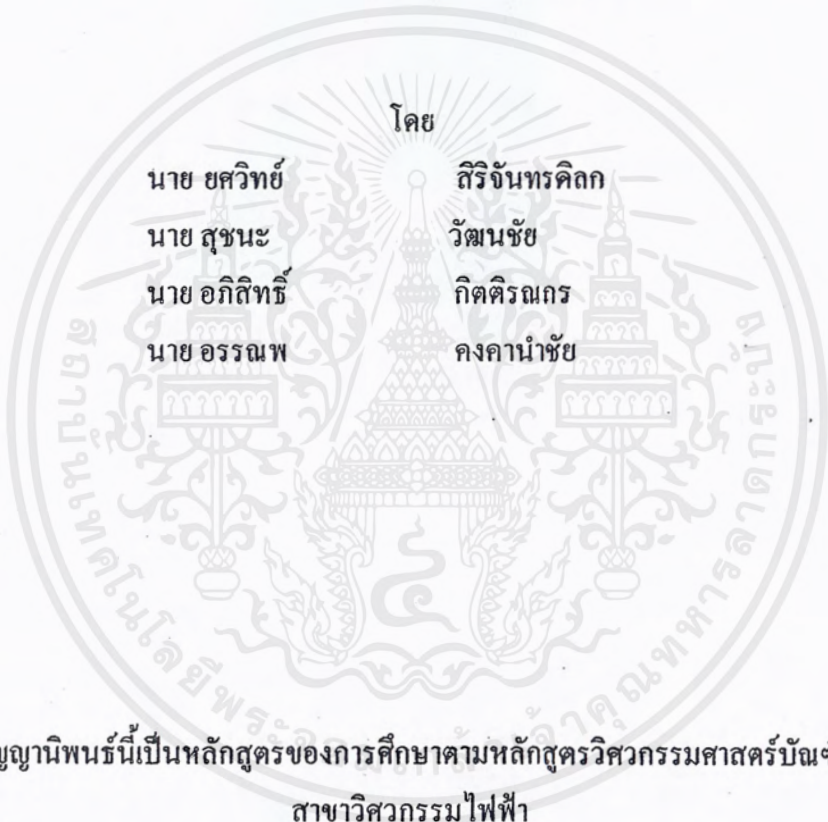


สามเฟส เดลต้ามีอดคูเลต พีคัปปลิวเอ็มอินเวอร์เตอร์สำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ  
3-PHASE DELTA MODULATED PWM INVERTER  
FOR INDUCTION MOTOR DRIVE



โดย  
นาย ยศวิทย์                      ศิริจันทร์ดิลก  
นาย สุขนะ                        วัฒนชัย  
นาย อภิติทธิ                    กิตติธรรณกร  
นาย อรรถนพ                    คงคาน้ำชัย

ปริญญานิพนธ์นี้เป็นหลักสูตรของการศึกษิตตามหลักสูตรวิศวกรรมศาสตรบัณฑิต  
สาขาวิศวกรรมไฟฟ้า

พ.พ.  
ม 1544      สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
2543      ปีการศึกษา 2543

เลขหมู่.....  
เลขทะเบียน 42609  
วัน, เดือน, ปี- 4 ส.ย. 2545

b.....  
i.....

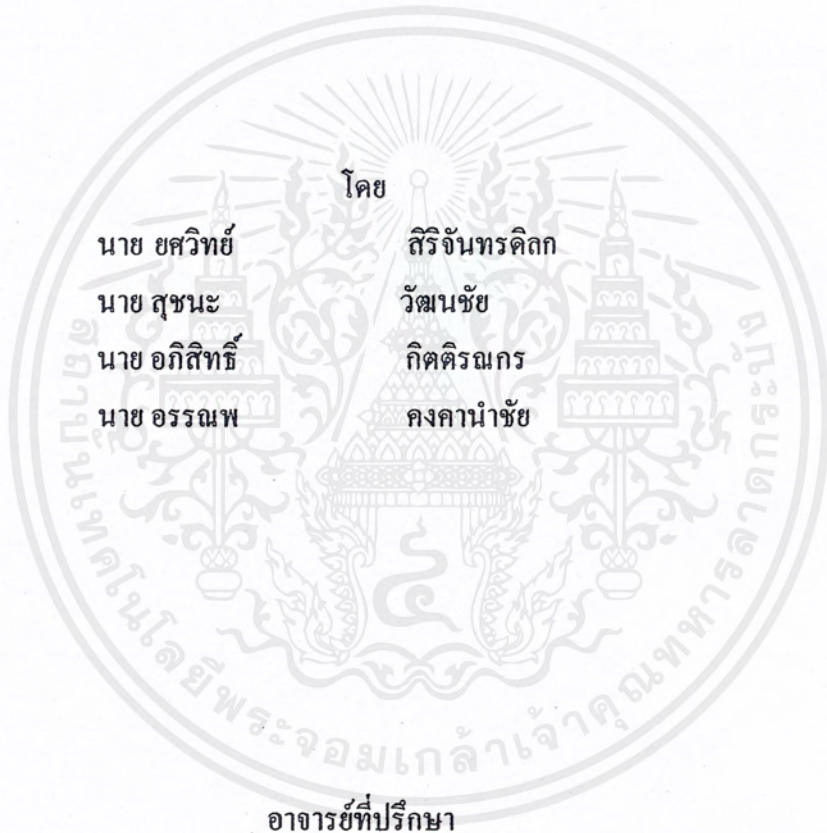
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปีการศึกษา 2543

สามเฟส เดลต้ามีอดคดูเลต พีดับบลิวเอ็มอินเวอร์เตอร์สำหรับขับเคลื่อนเหนียวนำ

3-PHASE DELTA MODULATED PWM INVERTER

FOR INDUCTION MOTOR DRIVE



ผศ.ดร. วิจิตร      กิณเรศ

อ. สุรินทร์      คำฝอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2543

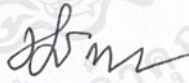
ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

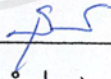
เรื่อง สามเฟส เกล็ดค้ำมือคูลเลต พีคับบลิวเอ็มอินเวอร์เตอร์สำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ

ผู้จัดทำ

- |                 |                |
|-----------------|----------------|
| 1. นาย ยศวิทย์  | สิริจันทร์คิลก |
| 2. นาย สุชนะ    | วัฒนชัย        |
| 3. นาย อภิสัทธี | กิตติธรรณ      |
| 4. นาย อรรถนพ   | คงคานำชัย      |



\_\_\_\_\_  
อาจารย์ที่ปรึกษา  
(ผศ.ดร. วิจิตร กิณเรศ)



\_\_\_\_\_  
อาจารย์ที่ปรึกษา  
(อ.สุรินทร์ คำฝอย)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

สามเฟสเคลด้ามือคูลูเลตพีดับบลิวเอ็มอินเวอร์เตอร์  
สำหรับขับเคลื่อนเหนี่ยวนำสามเฟส

ยศวิทย์ ตีรจันทร์ดิลก

สุชนะ วัฒนชัย

อภิสิทธิ์ กิตติธรรม

อรรณพ คงคานำชัย

ผศ.ดร. วิจิตร กิณเรศ

อาจารย์ที่ปรึกษา

อ. สุรินทร์ คำฝอย

อาจารย์ที่ปรึกษา

ปีการศึกษา 2543

บทคัดย่อ

ปริญญาานิพนธ์ฉบับนี้ได้นำเสนออินเวอร์เตอร์สามเฟสสำหรับขับเคลื่อนเหนี่ยวนำสามเฟส ขนาด 1 แรงม้า โดยใช้เทคนิคเคลด้ามือคูลูเลตแบบอะซิงโครนัส ที่มีการป้อนกลับทางด้านเอาต์พุต โดยหลักการนี้จะพยายามรักษาระดับแรงดันเอาต์พุตมาตรฐานให้มีค่าคงที่เมื่อมีการเพิ่มโหลดให้กับมอเตอร์และลดระยะเวลาในการฟื้นตัวให้มอเตอร์เข้าสู่สภาวะคงที่เร็วขึ้น และในปริญญาานิพนธ์นี้ยังได้พูดถึงหลักการงานเคลด้ามือคูลูเลตและการออกแบบค่าตัวประกอบต่างๆ อีกทั้งยังทำการทดลองเพื่อให้เห็นจริงว่าผลการทดลองสอดคล้องตามทฤษฎี

### 3-PHASE DELTA MODULATED PWM INVERTER FOR INDUCTION MOTOR DRIVE

Yodsawit	Sirichantaradilok	
Sushana	Wattanachai	
Apisit	Kittironagorn	
Unnop	Kongkanumchai	
Asst.Dr. Vijit	Kinnares	Advisor
Surin	Khomfoi	Advisor

2000

#### ABSTRACT

This thesis proposes a 3-phase asynchronous delta modulate inverter for driving induction motor 3-phase 1 HP. This method will keep fundamental output voltage constant when load increasing and reduce recovery time to steady state. And this thesis explain about delta modulation technical and design parameters of delta modulation . Furthermore in this thesis show the result of experiment that it is in line with theory.

## สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
สารบัญ	III
สารบัญรูป	V
บทที่ 1 บทนำ	1
1.1 ปัญหาและที่มา	1
1.2 จุดประสงค์	2
1.3 ขอบเขตของปริญญานิพนธ์	3
บทที่ 2 หลักการพื้นฐานของเทคนิคเคลด้ามือคดดูเลด	4
2.1 วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ	4
2.2 การควบคุมความเร็วของมอเตอร์ด้วยการเปลี่ยนแรงดันและความถี่	4
2.3 หลักการพื้นฐานเทคนิคเคลด้ามือคดดูเลดแบบอะซิงโครนัส	7
2.4 การวิเคราะห์หลักการทํางานของเทคนิคเคลด้ามือคดดูเลดแบบอะซิงโครนัส	8
2.5 การออกแบบพารามิเตอร์ของวงจรเคลด้ามือคดดูเลด	15
2.6 ลักษณะความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่	16
2.7 ลักษณะรูปคลื่นเคลด้ามือคดดูเลดที่ความถี่สัญญาณ ไซน์อ้างอิงต่างๆ	18
2.8 ลักษณะรูปคลื่นเคลด้ามือคดดูเลดที่ขนาดแรงดันสัญญาณ ไซน์อ้างอิงต่างๆ	20
บทที่ 3 หลักการที่นำมาประยุกต์ใช้	23
3.1 หลักการของเทคนิคเคลด้ามือคดดูเลดที่มีการป้อนกลับทางคํานคชี่ลิ่งค้	23
3.2 หลักการทํางานของวงจรเคลด้ามือคดดูเลดที่มีการป้อนกลับทางคํานคชี่ลิ่งค้	27
บทที่ 4 วงจรที่ใช้ในการสร้งอินเวอร์เตอร์	30
4.1 วงจรแปลงไฟ 1 เฟสกระแสดลัับเป็นไฟกระแสดรง	30
4.2 วงจรคําลังของอินเวอร์เตอร์โดยใช้ไอจีบีทีเป็นอุปกรณ์สวอิทช์	31
4.3 วงจรกั้นกระแสดกระชาก(By pass switch)	31
4.4 วงจรสร้งสัญญาณ ไซน์อ้างอิงสามเฟส	32
4.5 วงจรหน่วงเวลา	33
4.6 วงจรขั้บเกท	34

	หน้า
4.7 วงจรแหล่งจ่ายแรงดันไฟเลี้ยงสำหรับวงจรควบคุม	35
4.8 วงจรเคลด้ามีอคคูเลตพื้นฐาน	36
4.9 วงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับทางด้านคิซีลิ่งค์	37
บทที่ 5 ผลการทดลองและสรุป	39
5.1 การทดสอบคุณสมบัติแรงดันมูลฐานต่อความถี่ของวงจรเคลด้ามีอคคูเลต	39
5.2 การทดลองคุณสมบัติแรงบิด-ความเร็วรอบของมอเตอร์เหนี่ยวนำ	41
5.3 การทดลองเพื่อพิสูจน์ว่าวงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับ ทางด้านคิซีลิ่งค์สามารถทำงานได้ตรงกับทฤษฎีที่ตั้งสมมุติฐานไว้	44
5.4 การทดลองวัดสัญญาณแรงดันกับกระแสไลน์ของมอเตอร์	46
5.5 การทดลองหาความสัมพันธ์ของแรงดันมูลฐานกับโหลดที่เพิ่มขึ้น	50
5.6 การทดลองวัดระยะเวลาในการฟื้นตัวของมอเตอร์เหนี่ยวนำ	51
5.7 การทดลองหาค่าแรงดันมูลฐานเมื่อแรงดันเอซีของแหล่งจ่ายมีการเปลี่ยนแปลง	54
บทที่ 6 สรุปและวิจารณ์ผลการทดลอง	56
ภาคผนวก	
เอกสารอ้างอิง	
กิตติกรรมประกาศ	

## สารบัญรูป

หน้า

รูปที่ 2.1 แสดงการเปลี่ยนแปลงของแรงดัน, ทอร์ค, กระแสสเตเตอร์กับความถี่	5
รูปที่ 2.2 แสดงบล็อกไดอะแกรมการทำงานของอินเวอร์เตอร์	5
รูปที่ 2.3 แสดงบล็อกไดอะแกรมของวงจรเคลด้ามีอคคูเลต	7
รูปที่ 2.4 แสดงรูปคลื่นเคลด้ามีอค (a) แรงดันป้อนกลับ $V_f$ และแรงดันไซน์อ้างอิง (b) แรงดันเอาต์พุต $V_o$ (c) ค่าผลต่าง (error)	8
รูปที่ 2.5 ทางเดิน phase plan เมื่อ $v_r = 0$	10
รูปที่ 2.6 รูปคลื่นเคลด้ามีอคเมื่อ $v_r = 0$	10
รูปที่ 2.7 ทางเดิน phase plan เมื่อ $v_r$ เป็นสัญญาณ dc ขนาด $V_r$	11
รูปที่ 2.8 แสดงทางเดิน phase plane ในกรณี $v_r$ เป็นสัญญาณ ac	12
รูปที่ 2.9 วงจรเคลด้ามีอคคูเลต	15
รูปที่ 2.10 แสดงแรงดันมูลฐานกับความถี่สัญญาณไซน์อ้างอิงที่ $V_r$ ขนาดต่างๆ	17
รูปที่ 2.11 แสดงรูปคลื่น $V_o$ และ $V_f$ ในโหมดคลื่น PWM ที่ความถี่ 25 Hz	18
รูปที่ 2.12 แสดงรูปคลื่นสัญญาณ $V_o$ และ $V_f$ ในโหมดคลื่น PWM ที่ความถี่ 50 Hz	18
รูปที่ 2.13 แสดงรูปคลื่นสัญญาณ $V_o$ และ $V_f$ ในขณะ over-modulation ที่ความถี่ 70 Hz	19
รูปที่ 2.14 แสดงรูปคลื่นสัญญาณ $V_o$ และ $V_f$ ในโหมดคลื่นสแควร์ที่ความถี่ 100 Hz	19
รูปที่ 2.15 แสดงรูปคลื่นสัญญาณ $V_o$ และ $V_f$ เมื่อ $V_r = 6V$ เมื่อความถี่ = 50 Hz	20
รูปที่ 2.16 แสดงรูปคลื่นสัญญาณ $V_o$ และ $V_f$ เมื่อ $V_r = 8V$ เมื่อความถี่ = 50 Hz	21
รูปที่ 2.17 แสดงรูปคลื่นสัญญาณ $V_o$ และ $V_f$ เมื่อ $V_r = 10V$ เมื่อความถี่ = 50 Hz	21
รูปที่ 3.1 แสดงสัญญาณเอาต์พุต PWM ที่ค่า $E = 8V$ , $f_r = 50$ Hz	24
รูปที่ 3.2 แสดงสัญญาณเอาต์พุต PWM ที่ค่า $E = 6V$ , $f_r = 50$ Hz	24
รูปที่ 3.3 แสดงสัญญาณเอาต์พุต PWM ที่ค่า $E = 10V$ , $f_r = 50$ Hz	25
รูปที่ 3.4 แสดงความสัมพันธ์ของแรงดันมูลฐานกับค่า $E$ ที่เปลี่ยนไป	26
รูปที่ 3.5 แสดงบล็อกไดอะแกรมของวงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับแรงดันดิซีลิงค์	28
รูปที่ 3.6 แสดงกราฟความสัมพันธ์ของแรงดันดิซีลิงค์กับค่า $E$	29
รูปที่ 4.1 วงจรกำลังของระบบอินเวอร์เตอร์ 3 เฟส	30
รูปที่ 4.2 แสดงวงจรกันกระแสชากเข้าตัวเก็บประจุ	32
รูปที่ 4.3 แสดงวงจรสร้างสัญญาณไซน์อ้างอิงสามเฟส	32
รูปที่ 4.4 แสดงวงจรหน่วงเวลา	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 4.5 แสดงวงจรขับเกท	34
รูปที่ 4.6 แสดงวงจรไฟเลี้ยง	35
รูปที่ 4.7 แสดงวงจรเคลด้ามีอคคูเลตแบบอะซิงโครนัส	36
รูปที่ 4.8 วงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับจากทางด้านคิซีลิ่งค์	38
รูปที่ 5.1 กราฟแสดงผลของแรงดันเอาท์พุทมาตรฐานเมื่อทำการคงค่าแรงดันไซน์อ้างอิง และปรับความถี่เพิ่มขึ้น	40
รูปที่ 5.2 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์โดยใช้เทคนิคเคลด้ามีอคคูเลตที่ไม่มีการป้อนกลับคิซีลิ่งค์โดยใช้ตัวเก็บประจุขนาด 4700uF	42
รูปที่ 5.3 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์โดยใช้เทคนิคเคลด้ามีอคคูเลตที่มีการป้อนกลับจากคิซีลิ่งค์โดยใช้ตัวเก็บประจุขนาด 4700uF	42
รูปที่ 5.4 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์โดยใช้เทคนิคเคลด้ามีอคคูเลตที่ไม่มีการป้อนกลับจากคิซีลิ่งค์โดยใช้ตัวเก็บประจุขนาด 1400 uF	43
รูปที่ 5.5 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์โดยใช้เทคนิคเคลด้ามีอคคูเลตที่มีการป้อนกลับจากคิซีลิ่งค์โดยใช้ตัวเก็บประจุขนาด 1400 uF	43
รูปที่ 5.6 ด้านบนแสดงสัญญาณก่อนเข้าวงจรอินทิเกรต ด้านล่างแสดงสัญญาณแรงดันเอาท์พุทที่มีการกระเพื่อม	45
รูปที่ 5.7 ด้านบนแสดงสัญญาณป้อนกลับก่อนเข้าวงจรอินทิเกรต (E) ด้านล่างแสดงสัญญาณที่ออกจากวงจรอินทิเกรต ( $V_p$ )	45
รูปที่ 5.8 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 35Hz ระบบไม่มีการป้อนกลับทางด้านคิซีลิ่งค์	47
รูปที่ 5.9 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 35Hz ของระบบมีการป้อนกลับทางด้านคิซีลิ่งค์	47
รูปที่ 5.10 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 50 Hz ระบบไม่มีการป้อนกลับทางด้านคิซีลิ่งค์	48
รูปที่ 5.11 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 50 Hz ระบบที่มีการป้อนกลับทางด้านคิซีลิ่งค์	48
รูปที่ 5.12 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 70Hz ระบบที่ไม่มีการป้อนกลับทางด้านคิซีลิ่งค์	49

รูปที่ 5.13 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 70Hz ระบบที่มีการป้อนกลับทางค่านิจิซิงค์	49
รูปที่ 5.14 แสดงความสัมพันธ์ของแรงดันมูลฐานกับ โหลดที่เพิ่มขึ้น	51
รูปที่ 5.15 กระแสไลน์เข้ามอเตอร์ระบบที่ไม่มีการป้อนกลับ โดยใช้ตัวเก็บประจุขนาด 1410 $\mu$ F	52
รูปที่ 5.16 กระแสไลน์เข้ามอเตอร์ระบบที่มีการป้อนกลับ โดยใช้ตัวเก็บประจุขนาด 1410 $\mu$ F	52
รูปที่ 5.17 กระแสไลน์เข้ามอเตอร์ระบบ ไม่มีการป้อนกลับ โดยใช้ตัวเก็บประจุขนาด 940 $\mu$ F	53
รูปที่ 5.18 กระแสไลน์เข้ามอเตอร์ระบบที่มีการป้อนกลับ โดยใช้ตัวเก็บประจุขนาด 940 $\mu$ F	53
รูปที่ 5.19 แสดงผลการทดลองเปรียบเทียบของแรงดัน ไลน์มูลฐานเมื่อทำการปรับแรงดัน AC	55



# บทที่ 1

## บทนำ

ในโรงงานอุตสาหกรรม อินเวอร์เตอร์มีบทบาทสำคัญเนื่องจากในโรงงานอุตสาหกรรมทั่วไปจะใช้มอเตอร์เหนี่ยวนำ โดยที่อินเวอร์เตอร์จะเป็นเครื่องมือที่ใช้ในการควบคุมความเร็วรอบของมอเตอร์ หนึ่งในชนิดของอินเวอร์เตอร์ที่นิยมใช้คือ พีคดับลิวเอ็มอินเวอร์เตอร์ คุณสมบัติของอินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำพื้นฐานก็คือ สามารถที่จะปรับความถี่ได้เป็นสัดส่วนกับความถี่ที่ต้องการ สามารถปรับแรงดันเอาต์พุตเพื่อรักษาอัตราส่วนแรงดันต่อความถี่ให้คงที่ตลอดช่วงแรงบิดคงที่ตามต้องการ สามารถช่วยกระแสได้เต็มพิคที่ความถี่ใดๆ ซึ่งอยู่ในช่วงแรงบิดที่ต้องการ สำหรับการควบคุมความเร็วของอินดักชั่นมอเตอร์โดยทั่วไปจะมีการควบคุมการทำงาน 2 ย่าน นั่นคือถ้าความถี่ของอินเวอร์เตอร์ ต่ำกว่าความถี่ที่กำหนด จะต้องควบคุมให้แรงดันต่อความถี่มีค่าคงที่ เพื่อให้ฟลักซ์ของสนามแม่เหล็กในช่องอากาศมีค่าคงที่ ซึ่งจะทำให้มอเตอร์มีทอร์คสูงสุดคงที่ ส่วนในย่านที่ความถี่ของอินเวอร์เตอร์สูงกว่าความถี่ที่กำหนด จะควบคุมให้แรงดันเอาต์พุตของอินเวอร์เตอร์มีค่าคงที่เท่ากับค่าที่กำหนด การทำงานของมอเตอร์ในย่านนี้จะส่งผลให้มอเตอร์มีกำลังที่คงที่ แต่แรงบิดจะลดลงทั้งนี้เพื่อป้องกันมอเตอร์ไม่ให้เกิดการโอเวอร์โหลด และป้องกันฉนวนที่ใช้ ซึ่งจะทำให้มอเตอร์เสียหาย

### 1.1 ปัญหาและที่มา

ตามที่ได้กล่าวถึงคุณสมบัติพื้นฐานของอินเวอร์เตอร์ จะพบว่าเทคนิคหนึ่งที่น่าสนใจและนำศึกษาเพื่อพัฒนาต่อไปนั่นคือเทคนิคเคลด้ามีอดคูเลต โดยอินเวอร์เตอร์เทคนิคเคลด้ามีอดคูเลตแบบทั่วไปนั้นมีความง่าย ไม่ยุ่งยากซับซ้อน สามารถควบคุมแรงดันและความถี่ทางด้านเอาต์พุตได้อย่างต่อเนื่อง ลดทอนองค์ประกอบฮาร์โมนิกส์อันดับต่ำได้ดี มีการทำงาน สองโหมดคือโหมดคลื่นพีคดับลิวเอ็ม ใช้สำหรับขับเคลื่อนมอเตอร์เมื่อความถี่ของอินเวอร์เตอร์ต่ำกว่าความถี่ที่กำหนด ซึ่งจะให้แรงดันมูลฐานต่อความถี่ทางด้านเอาต์พุต ( $v/f$ ) คงที่ และในโหมดคลื่นสแควร์จะให้แรงดันมูลฐานคงที่เมื่อมอเตอร์ทำงานในย่านความถี่มากกว่าความถี่ที่กำหนด ซึ่งมีคุณสมบัติที่สามารถนำไปขับเคลื่อนมอเตอร์เหนี่ยวนำได้

ในวงจรอินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำโดยทั่วไปแล้ว เมื่อมอเตอร์มีการรับโหลดเพิ่มขึ้นแหล่งจ่ายไฟทางด้านดีซีลิงค์จะตกลง ทำให้แรงดันเอาต์พุตมูลฐานของอินเวอร์เตอร์ลดลง จากเทคนิคเคลด้ามีอดคูเลตที่ได้กล่าวมาแล้ว เมื่อวิเคราะห์หลักการทำงานของอินเวอร์เตอร์เทคนิคเคลด้ามีอดคูเลตจะพบส่วนที่สามารถนำไปประยุกต์ได้ ส่วนนั้นคือส่วนที่มีการป้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กลับจากทางเอาท์พุทของวงจรกำลังไปยังส่วนของวงจรควบคุม จากส่วนนี้เองเป็นส่วนที่ใช้ในการป้อนกลับเพื่อรักษาระดับและความกว้างของสัญญาณที่ดับบลิวเอ็มเอาท์พุทให้สอดคล้องกับสัญญาณในอ้างอิง

## 1.2 จุดประสงค์

จุดประสงค์ของปริญญาานิพนธ์ฉบับนี้คือสามารถนำวงจรเคลด้ามีอคเดิมมาประยุกต์ใช้ออกแบบวงจรใหม่ให้สามารถรักษาระดับแรงดันมูลฐานของเอาท์พุท โดยทำการป้อนกลับสัญญาณแรงดันจากทางด้านดีซีลิงค์ จากการป้อนกลับของแรงดันดีซีลิงค์นี้ วงจรจะพยายามรักษาระดับแรงดันมูลฐานของเอาท์พุทให้คงที่ โดยการควบคุมความกว้างของพัลส์ที่ดับบลิวเอ็ม เมื่อระดับแรงดันทางด้านดีซีลิงค์เกิดการเปลี่ยนแปลง โดยสาเหตุที่ทำให้แรงดันดีซีลิงค์เกิดการเปลี่ยนแปลงมีหลายประการ เช่น มอเตอร์มีการจ่ายโหลดเพิ่มขึ้น , ตัวเก็บประจุมีขนาดไม่เหมาะสมทำให้เกิดริปเปิ้ล(ripple) ในส่วนของดีซีลิงค์ , แรงดันเอซีของแหล่งจ่ายเกิดการเปลี่ยนแปลง เป็นต้น

จากสาเหตุต่างๆที่ได้กล่าวมาแล้วจะพบว่าอินเวอร์เตอร์แบบเคลด้ามีอคที่มีการป้อนกลับจากแรงดันดีซีลิงค์จะสามารถแก้ปัญหาดังกล่าวได้ในระดับหนึ่ง เช่น สามารถลดระยะเวลาฟื้นตัวของมอเตอร์ สามารถรักษาระดับแรงดันมูลฐานเอาท์พุทให้คงที่ และลดทอนผลกระทบของแรงดันกระเพื่อมเมื่อตัวเก็บประจุมีขนาดจำกัด

อย่างไรก็ตามเทคนิคเคลด้ามีอคที่ได้กล่าวถึงนี้ เป็นชนิดอะซิงโครนัสทำให้มีปัญหาเกี่ยวกับความไม่สมดุลย์ของแรงดันและกระแสในแต่ละเฟสเนื่องจากไม่มีการชิ่งโครไนส์กันระหว่างเฟส ทำให้เกิดปัญหาเมื่อนำไปใช้ในการขับมอเตอร์ วิธีการแก้ปัญหาดังกล่าวนี้สามารถทำได้โดยการใช้วงจรสร้างสัญญาณให้ระบบมีการชิ่งโครไนส์

รายละเอียดในแต่ละบทของปริญญาานิพนธ์ฉบับนี้คือ

บทที่ 1 จะกล่าวถึงเนื้อหาโดยย่อของแต่ละบท ภาพรวมของปริญญาานิพนธ์ และหลักการใหม่ที่จะนำเสนอ พร้อมทั้งขอบเขตของปริญญาานิพนธ์

บทที่ 2 จะกล่าวถึงทฤษฎีพื้นฐาน และการออกแบบวงจรที่ใช้ตลอดจนอธิบายส่วนประกอบของวงจรเคลด้ามีอคคู่เลดแบบอะซิงโครนัส

บทที่ 3 จะกล่าวถึงหลักการนำทฤษฎีพื้นฐานไปประยุกต์เพื่อใช้ในการรักษาระดับแรงดันมูลฐาน และวงจรที่ใช้ประกอบการอธิบาย

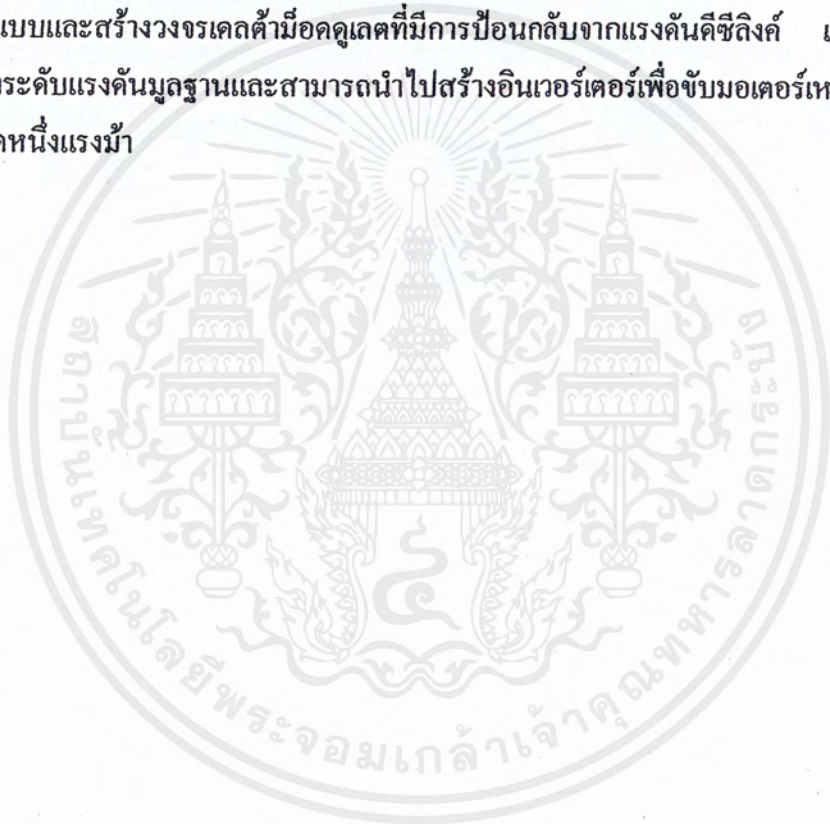
บทที่ 4 จะกล่าวถึงวงจรทั้งหมดที่ใช้ในการสร้างอินเวอร์เตอร์ ประกอบด้วยส่วนของวงจรกำลังและส่วนของวงจรควบคุม พร้อมอธิบายหลักการการทำงานในแต่ละวงจร

บทที่ 5 แสดงถึงผลการทดลองในการขับมอเตอร์เหนี่ยวนำ 3 เฟส โดยใช้อินเวอร์เตอร์แบบเคลด้ามีอดต่างๆไปเปรียบเทียบกับแบบที่มีการป้อนกลับจากทางค่านดิซิงค์ เช่น คุณสมบัติกราฟแรงบิดกับความเร็วของมอเตอร์ ลักษณะแรงดันไลน์เอ๊าท์พุท

บทที่ 6 สรุปและวิจารณ์ผลการทดลอง พร้อมกับข้อเสนอแนะ

### 1.3 ขอบเขตของปริญญาานิพนธ์

ศึกษาวิเคราะห์การทำงานของเทคนิคเคลด้ามีอดดูเลคพีคดับลิวเอ็มทัวไป เพื่อนำไปใช้ในการออกแบบและสร้างวงจรเคลด้ามีอดดูเลคที่มีการป้อนกลับจากแรงดันดิซิงค์ เพื่อนำไปใช้ในการรักษาระดับแรงดันมูลฐานและสามารถนำไปสร้างอินเวอร์เตอร์เพื่อขับมอเตอร์เหนี่ยวนำสามเฟสขนาดหนึ่งแรงม้า



## บทที่ 2

# หลักการพื้นฐานของเทคนิคเคลื่อนที่มือคดดูเลต

### 2.1 วิธีการควบคุมความเร็วรอบของมอเตอร์เหนี่ยวนำ

วิธีการควบคุมความเร็วรอบของอินดักชันมอเตอร์ สามารถพิจารณาสมการดังนี้

$$N_r = (1-S) * \left(\frac{120}{P}\right) * f \quad \text{rpm} \quad (2.1)$$

ดังนั้น การควบคุมความเร็วทำได้โดยการควบคุมความถี่ของแหล่งจ่ายไฟ ( $f$ ) สลิปของโรเตอร์ ( $S$ ) และจำนวนขั้วของสเตเตอร์ ( $P$ ) และวิธีการควบคุมที่เหมาะสมที่สุด คือการควบคุมความถี่ของแหล่งจ่ายไฟโดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีการต่อเนื่อง ประสิทธิภาพของมอเตอร์สูง ในขณะที่การควบคุมความเร็วของอินดักชันมอเตอร์โดยการเปลี่ยนจำนวนขั้วจะทำได้จำกัดช่วงการเปลี่ยนความเร็วแคบและไม่ต่อเนื่องและใช้ได้กับอินดักชันมอเตอร์ที่ออกแบบไว้พิเศษเท่านั้น ส่วนการควบคุมความเร็วของมอเตอร์โดยการควบคุมสลิป ทำได้โดยการเปลี่ยนค่าสลิปทำให้มอเตอร์มีประสิทธิภาพต่ำลง เพราะประสิทธิภาพของมอเตอร์ขึ้นอยู่กับค่าสลิป

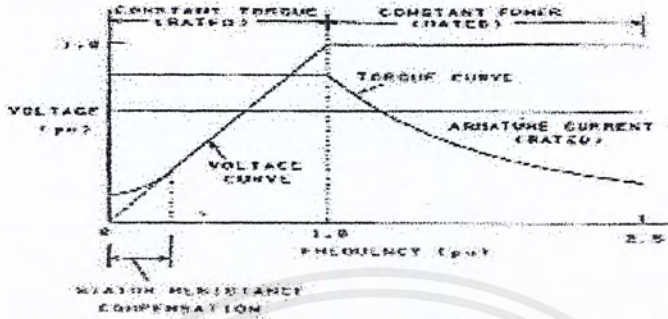
### 2.2 การควบคุมด้วยการเปลี่ยนแรงดันและความถี่ ( Variable Voltage , Variable frequency ) หรือ VVVF

การควบคุมด้วยการเปลี่ยนแรงดันและความถี่เป็นวิธีการควบคุมมอเตอร์เหนี่ยวนำ โดยใช้อินเวอร์เตอร์ขับเคลื่อน เพื่อที่จะให้ได้แรงดัน และความถี่ทางเอาต์พุต เป็นไปตามหลักการควบคุมความเร็วรอบของมอเตอร์ ดังแสดงในรูปที่ 2.1

ความเร็วของมอเตอร์จะเปลี่ยนตามการเปลี่ยนความเร็วเชิงโคโรนัส ของสนามแม่เหล็กในช่องอากาศที่อยู่ระหว่างสเตเตอร์และโรเตอร์ การที่จะเปลี่ยนความเร็วเชิงโคโรนัสได้นั้นสามารถทำได้โดยการเปลี่ยนความถี่ของอินเวอร์เตอร์ ซึ่งการควบคุมความถี่นี้จะคล้ายกับการควบคุมดิซีมอเตอร์คือเมื่อต้องการเพิ่มความเร็วของอินดักชันมอเตอร์ทำได้โดยการเพิ่มความถี่ของแรงดันเอาต์พุตของอินเวอร์เตอร์ แต่การเพิ่มความถี่เพียงอย่างเดียวจะทำให้ฟลักซ์แม่เหล็กในช่องอากาศของมอเตอร์ลดลงเนื่องจากเมื่อเพิ่มความถี่จะทำให้ ค่าความต้านทานเหนี่ยวนำแม่เหล็ก(magnetizing reactance) เพิ่มขึ้นจึงเป็นผลให้ กระแสแม่เหล็ก (magnetizing current) ในมอเตอร์ลดลงก็จะทำให้ทอร์คของมอเตอร์ลดลง ในการที่จะรักษาค่าทอร์คให้คงที่เมื่อทำการเพิ่มความเร็วจะต้องทำให้ฟลักซ์แม่เหล็กในช่องอากาศ คงที่ โดยต้องทำให้อัตราส่วนของแรงดันกับความถี่มีค่าคงที่ ( $v/f$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คงที่ ก็จะทำให้ทอร์คคงที่ การควบคุมอินดักชั่นมอเตอร์ โดยวิธี VVVF นี้ทำให้สามารถเร่งเครื่องจากความเร็วเป็นศูนย์



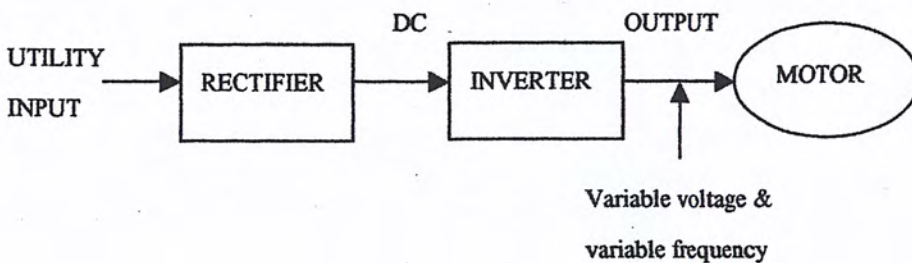
รูปที่ 2.1 แสดงการเปลี่ยนแปลงของแรงดัน,ทอร์ค,กระแสเตเตอร์กับความถี่

ไปสู่ความเร็วที่ต้องการ โดยมีทอร์คสูงสุดได้ และสามารถควบคุมให้เข้าสู่สภาวะอยู่คงตัว (steady state) นอกจากนี้ ในตอนที่ต้องการหยุดอินดักชั่นมอเตอร์ อาจจะสามารถควบคุมให้สลีปมีค่าเป็นลบ ซึ่งจะทำให้อินดักชั่นมอเตอร์ทำงานเป็น เครื่องกำเนิดไฟฟ้าเหนี่ยวนำ(induction generator) เปลี่ยนพลังงานกลเป็นพลังงานไฟฟ้า ป้อนกลับเข้าไปยังอินเวอร์เตอร์ถ้ามีการสลายพลังงานนี้ทิ้งไปที่ตัวต้านทานเรียกว่าไดนามิกเบรกหรือถ้าป้อนกลับเข้าแหล่งจ่ายเอชซึ่งจะเป็นรีเจอร์เนอทิฟเบรกกึ่งซึ่งทำได้ยากกว่า

**อินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำ**

อินเวอร์เตอร์ที่จะใช้ที่นี่ จะต้องสามารถเปลี่ยนแปลงแรงดันและความถี่ตามคุณสมบัติดังนี้

1. สามารถที่จะปรับความถี่ได้ เป็นสัดส่วนกับความเร็วรอบที่ต้องการ
2. สามารถปรับแรงดันเอาท์พุทเพื่อรักษาอัตราส่วนแรงดันต่อความถี่ (v/f) ให้คงที่ตลอดช่วงแรงบิดคงที่ตามต้องการ



รูปที่ 2.2 แสดงบล็อก ไดอะแกรมการทำงานของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. สามารถจ่ายกระแสได้เต็มพิกัดที่ความถี่ใดๆ ซึ่งอยู่ในช่วงทอร์คคงที่ที่ต้องการ จากรูปที่ 2.2 แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนเหนี่ยวนำประกอบด้วยวงจรเรกติฟายเออร์ ทำหน้าที่แปลงไฟกระแสสลับ เป็นไฟกระแสตรง ผ่านวงจรอินเวอร์เตอร์เปลี่ยนไฟดีซี เป็นสัญญาณพีคดับลิวเอ็มที่มีสัญญาณมาตรฐานเป็นรูปไซน์ โดยในปริยญาณิพนธ์นี้ ได้ใช้อินเวอร์เตอร์เทคนิคเซลล์ด้ามีอคคูเลตในการขับเคลื่อนซึ่ง ได้จะกล่าวถึงเทคนิคนี้ต่อไป

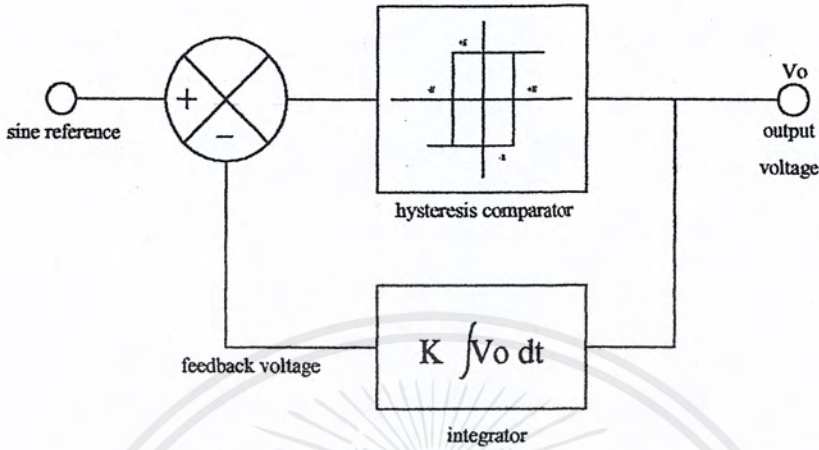
เทคนิคที่ใช้กับอินเวอร์เตอร์แบบต่างๆ มีลักษณะที่คล้ายกันคือ ต้องการให้เปลี่ยนความถี่และแรงดันเอาท์พุทได้อย่างต่อเนื่อง โดยรักษาแรงดันต่อความถี่ให้คงที่ ตลอดย่านการปรับความถี่ มีวงจรควบคุมง่ายไม่ยุ่งยากสลับซับซ้อน อย่างไรก็ตามเทคนิคเหล่านั้นยังมีบางอย่างที่มีข้อเสีย เช่น เทคนิค SPWM แบบต่างๆ ไปที่นิยมใช้กัน ถึงแม้จะปรับความถี่และแรงดันได้อย่างต่อเนื่อง สามารถลดทอนองค์ประกอบของฮาร์โมนิคส์สูงได้เป็นอย่างดี แต่ค่ายูติไลเซชัน (utilization) ของแรงดันเอาท์พุทจากแรงดันดีซีลิงค์มีเพียง 64 % เท่านั้น ซึ่งเป็นค่าที่ค่อนข้างต่ำ ดังนั้นในทางปฏิบัติจะสามารถแก้ไขได้โดยให้มีการเปลี่ยนโหมดการทำงานจากโหมดคลื่นพีคดับลิวเอ็มไปสู่โหมดคลื่นสแควร์ ในขณะที่มอเตอร์ทำงานที่ความเร็วรอบสูง ซึ่งปัญหาที่เกิดขึ้นในการเปลี่ยนโหมดการทำงานนี้ จะมีผลมากกับอินเวอร์เตอร์ที่มีทรานซิสเตอร์เป็นอุปกรณ์สวิทซ์ เพราะความไม่ต่อเนื่องของการเปลี่ยนโหมด จากปัญหาดังกล่าวเทคนิคเซลล์ด้ามีอคสามารถแก้ปัญหาเหล่านี้ได้เป็นอย่างดีโดยเทคนิคเซลล์ด้ามีอคนี้จะให้

1. มีการทำงานด้วยอัตราส่วนของแรงดันมาตรฐานต่อความถี่ทางด้านเอาท์พุทคงที่ ซึ่งไม่ต้องการมีวงจรภายนอกที่ซับซ้อนเพิ่มเข้าไปแต่อย่างใด

2. มีการเปลี่ยนโหมดการทำงานจากคลื่นพีคดับลิวเอ็มไปสู่โหมดคลื่นสแควร์(square) ได้อย่างราบเรียบและต่อเนื่องซึ่งจะให้ค่ายูติไลเซชันของแรงดันทางด้านเอาท์พุทจากแรงดันดีซีลิงค์สูง

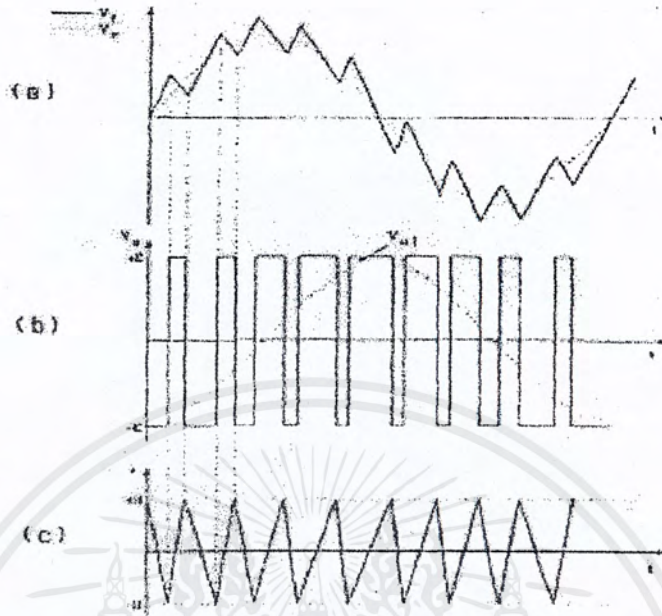
เทคนิคการมีอคคูเลตแบบเซลล์ด้าถือว่าการมีอคคูเลตความกว้างของพัลส์ชนิดหนึ่งสามารถแยกออกเป็น 2 ชนิด คือ อะซิงโครนัส และซิงโครนัส เทคนิคเซลล์ด้ามีอคแบบอะซิงโครนัสนี้โดยธรรมชาติของการเกิดรูปคลื่น นอกจากจะเป็นการมีอคแบบพัลส์-วิดแล้ว ยังมีการมีอคแบบความถี่ (frequency modulation) เข้ามารวมอยู่ด้วยทำให้คาบของคลื่น PWM ไม่เท่ากันเป็นผลให้สัญญาณสวิทซ์ PWM เปลี่ยนแปลงตลอดเวลามากไม่แน่นอน เนื่องจากไม่มีการซิงโครไนส์กับสัญญาณไซน์อ้างอิง ซึ่งในที่นี้จะกล่าวถึงชนิดอะซิงโครนัสเท่านั้น

### 2.3 หลักการพื้นฐานของเทคนิคเดลด้ามีอดแบบอะซิงโครนัส



รูปที่ 2.3 แสดงบล็อกไดอะแกรมของวงจรถัดด้ามีอดอะซิงโครนัส

จากรูปเมื่อสัญญาณเอาต์พุทของส่วนฮิสเทอรีซิส(Hysteresis) มีค่าเท่ากับ  $-E$  สัญญาณป้อนกลับ ( $V_f$ ) ที่ได้จากการอินทิเกรตสัญญาณ  $V_o$  จะเพิ่มขึ้นอย่างเชิงเส้นด้วยความชัน  $KE$  และผลต่างของสัญญาณไชน่อ้างอิง  $V_r$  กับ  $V_f$  คือค่า error จะลดลงจนถึงค่า  $-H$  แล้วสัญญาณเอาต์พุทจะเปลี่ยนจาก  $-E$  ไปเป็น  $+E$  และค่า error จะเพิ่มขึ้นจาก  $-H$  จนถึง  $+H$  แล้วเอาต์พุทก็เปลี่ยนเป็น  $-E$  อีกครั้ง และจะเป็นแบบนี้ไปเรื่อยๆ ซ้ำแบบเดิม ดังรูปที่ 2.4 ดังนั้นสัญญาณป้อนกลับ  $V_f$  จะออสซิลเลตอยู่ในช่วงความกว้างของฮิสเทอรีซิสที่ได้ออกแบบไว้ถ้าความกว้างของฮิสเทอรีซิสมีน้อยแล้วจะทำให้  $V_f$  เข้าใกล้  $V_r$  มากยิ่งขึ้นสัญญาณ  $V_o$  ที่ออกจากวงจรถัดด้ามีอดนี้จะใช้ในการขับเคลื่อนที่ขาของ อุปกรณ์สวิทช์ซึ่งในอินเวอร์เตอร์ ขนาดแรงดันและความถี่ของอินเวอร์เตอร์ สามารถควบคุมได้โดยการควบคุมแรงดันและความถี่ของสัญญาณไชน่อ้างอิง



รูปที่ 2.4 แสดงรูปคลื่นเคลดลูปปิด (a) แรงดันป้อนกลับ  $V_r$  และแรงดันไชน้อ้างอิง (b) แรงดันเอาต์พุต  $V_o$  (c) ค่าผลต่าง (error)

วงจรถัดนี้มีจุดด้อยที่ได้กล่าวมามีส่วนประกอบต่างๆ เพียงแค่ส่วนฮิสเทอรีซิสและส่วนอินทิเกรต เท่านั้น การควบคุมไม่ยุ่งยาก แต่จะเกิดการมีจุดด้อยทางความถี่ด้วย ทำให้คาบเวลาของสัญญาณที่ดับบลิวเอ็มไม่คงที่ ผลก็คือจะทำให้เกิดแรงดันฮาร์โมนิกส้อย (subharmonics) ซึ่งทำให้เกิดแรงบิดพาราซิติค (parasitic torque) ขึ้นในมอเตอร์และจะทำให้เกิดความไม่สมดุลของแรงดันไลน์ทั้งสามเฟส

#### 2.4 การวิเคราะห์หลักการเคลดลูปปิด ชนิด อะซิงโครนัส

ในการวิเคราะห์การมีจุดด้อยแบบเคลดลูปนี้จะใช้วิธี phase plane ซึ่งสามารถอธิบายคุณสมบัติและลักษณะของการเกิดรูปคลื่นเคลดลูปปิดได้อย่างชัดเจน จากแผนภาพบล็อกของรูปที่ 2.3 สามารถเขียนสมการแสดงความสัมพันธ์ต่างๆ ได้ดังนี้

$$V_r = K \int v_o dt \quad (2.2)$$

$$e = v_r - v_r \quad (2.3)$$

$$v_o = G(e) \quad (2.4)$$

ซึ่ง K คือค่าคงที่ของอินทิเกรเตอร์ ซึ่งมีค่าเท่ากับ  $-1/RC$

$G(e)$  คือ ฟังก์ชัน multiform ของ ฮิสเทอรีซิส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้ากำหนดให้  $v_0$  และ  $v_r/K$  เป็นตัวแปรของ phase plane บนแกนตั้งและแกนนอนตามลำดับ และให้

$$\int v_0 dt = X \quad (2.5)$$

จากสมการที่ (2.3) สามารถวิเคราะห์การป้อนสัญญาณ  $v_r$  ในลักษณะต่างๆ ได้ดังนี้  
กรณีที่ 1 เมื่อ  $v_r = 0$

จากสมการที่(2.3) และ (2.4) เขียนใหม่จะได้

$$\begin{aligned} e &= -v_r = -Kx \\ x' &= G(-Kx) \end{aligned} \quad (2.6)$$

สมการที่ (2.6) แทน limit cycle ของฮิสเทอรีซิสแสดงในรูปที่ 2.5 ซึ่งเป็นทางเดิน phase plane โดยแรงดัน เอาท์พุท  $v_0$  หรือ  $x'$  จะออกสวิตช์ได้ด้วยคาบต่างๆ หนึ่งซึ่งเป็น เวลาที่จุดของ phase plane เคลื่อนที่รอบ limit cycle ที่มีจุดศูนย์กลางที่ 0 และจากรูปที่ 2.6 ซึ่งเป็นลักษณะรูปคลื่น เดลต้ามีอดที่เกิดขึ้น เมื่อ  $v_r = 0$  สามารถคำนวณหาคาบเวลาของ limit cycle ได้ดังนี้

$$\text{จาก } e = -Kx \text{ ดังนั้น } e = -K \int_0^1 -Edt \quad (\text{ระหว่างค่าเวลา } t_0 \text{ และ } t_1 \text{ จะได้ } v_0 = -E)$$

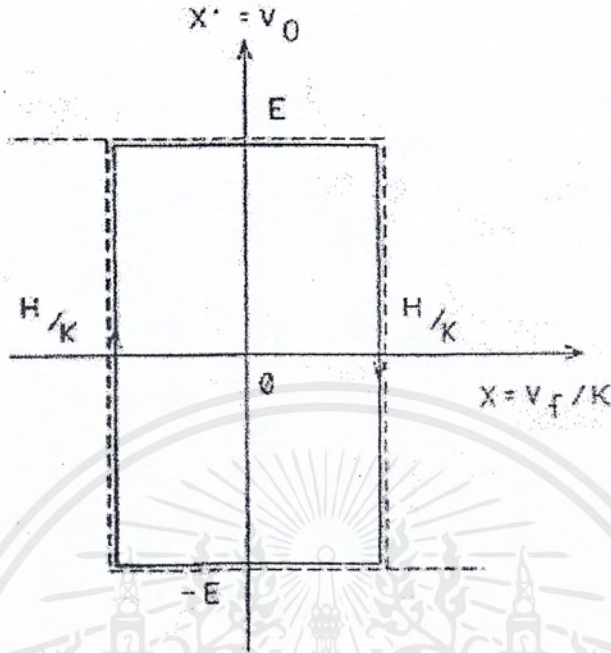
$$\text{ที่ } t_0 \text{ จะได้ } e = H$$

$$\text{ที่ } t_1 \text{ จะได้ } e = -H$$

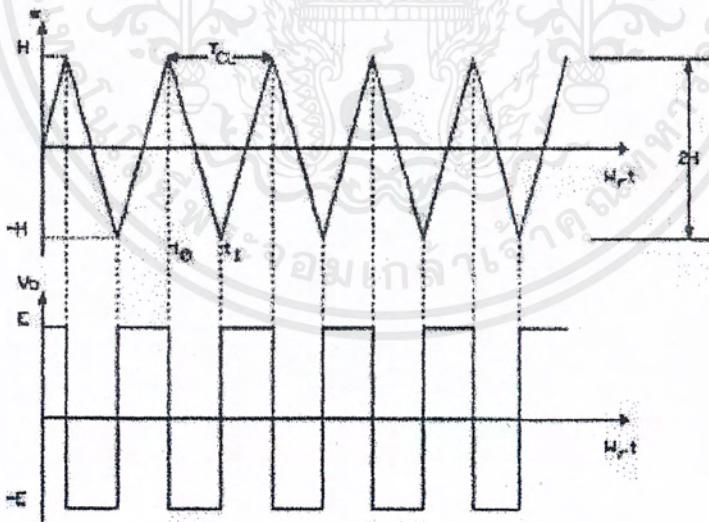
$$\text{ดังนั้น } t_1 - t_0 = 2H/KE$$

$$T_d/2 = 2H/KE$$

$T_d = 4H/KE$  คือคาบของ limit cycle คาบของ limit cycle นี้ถือได้ว่าเป็นคาบเวลาน้อยที่สุดของพัลส์-วิดท์ที่เกิดขึ้น



รูปที่ 2.5 ทางเดิน phase plan เมื่อ  $v_r = 0$



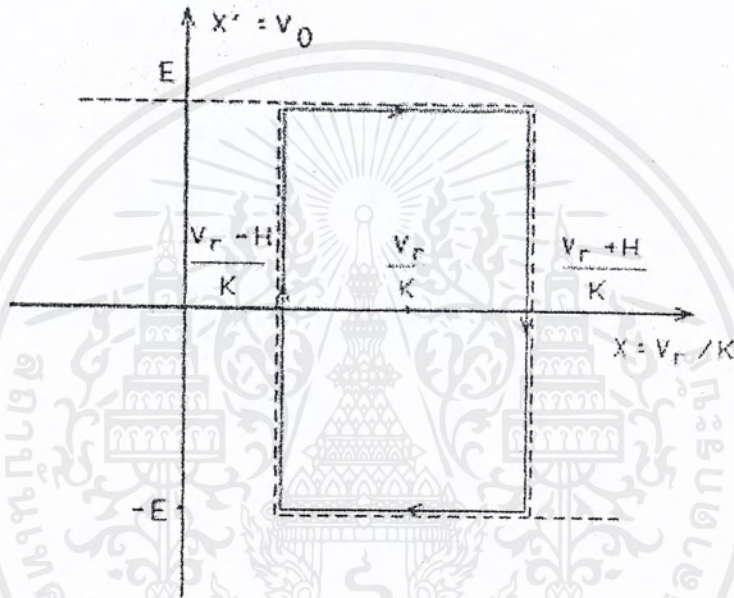
รูปที่ 2.6 รูปคลื่นเคลด้าเมื่อ  $v_r = 0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีที่ 2 เมื่อ  $v_r$  เป็นสัญญาณ dc ขนาด  $V_r$  สมการ (2.6) สามารถนำมาเขียนใหม่ได้ดังนี้

$$x' = G(V_r - Kx) \quad (2.7)$$

ทางเดิน phase plane แสดงได้ดังรูปที่ 2.7



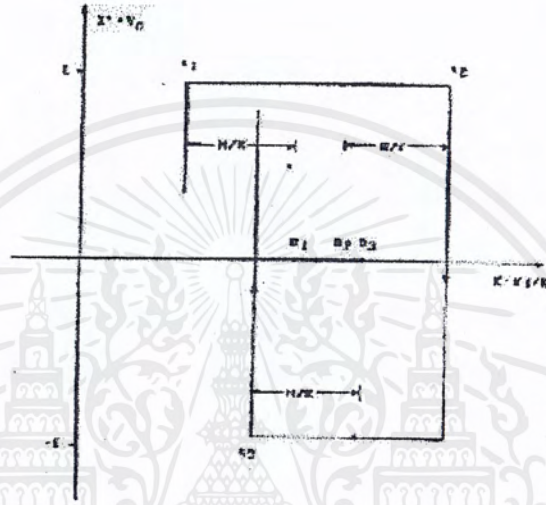
รูปที่ 2.7 ทางเดิน phase plane เมื่อ  $v_r$  เป็นสัญญาณ dc ขนาด  $V_r$

นั่นคือ limit cycle จะเลื่อนไปตามแกนอนทางขวาเพื่อเข้าสู่จุดศูนย์กลางใหม่คือ  $V_r/K$  ซึ่งไม่ได้ทำให้รูปร่างของ phase plan เปลี่ยนไปแต่อย่างใด ดังนั้นขนาดของสัญญาณ  $V_r$  สำหรับกรณีนี้จะไม่มีผลต่อการมีอด ขณะที่ความถี่ของการออสซิลเลตยังคงเดิมอยู่

กรณีที่ 3 เมื่อสัญญาณอ้างอิง  $v_r$  เป็นสัญญาณ ac โดยมีสมการ  $v_r = V_r \sin(\omega_r t)$  จุดศูนย์กลาง (0) ของ limit cycle จะแปรตามสัญญาณ  $v_r$  ตามสมการ  $0_r = (V_r/K) \sin(\omega_r t)$  และเคลื่อนที่ไปตามแกนอนในขณะที่จุดที่กำลังพิจารณาของ phase plane เคลื่อนที่ไปตามทางเดิมของมัน และทางเดินนี้สามารถเขียนแสดงได้ดังรูปที่ 2.8

การสวิทช์ที่เวลา  $t_1$  จะเกิดขึ้นก็ต่อเมื่อระยะทางระหว่างจุดที่กำลังพิจารณา และจุดศูนย์กลาง (0) เท่ากับ  $H/K$  หลังจากนั้นจุดทั้งสองจะเคลื่อนที่ไปในทิศทางเดียวกัน จนกระทั่งถึงจุดที่

กำลังพิจารณาเคลื่อนที่ผ่านจุดศูนย์กลางไปจนมีค่าเท่ากับ  $H/K$  ก็จะเกิดการสวิตช์ของสัญญาณเอาท์พุทที่  $t = t_2$  ผลต่างของ  $t_1$  และ  $t_2$  นี้คือเวลาของพัลส์บวก ( $\Delta t_+$ ) หลังจากเกิดการสวิตช์ที่  $t = t_2$  แล้วจุดทั้งสองจะเคลื่อนที่ไปในทิศทางตรงข้ามกัน เมื่อระยะระหว่างจุดทั้งสองเท่ากับ  $H/K$  อีกครั้งหนึ่ง การสวิตช์ใหม่ก็จะเกิดขึ้น  $t = t_3$  ซึ่งจะเป็นการสวิตช์ครบรอบพอดี ผลต่างของเวลา  $t_2$  และ  $t_3$  คือเวลาของพัลส์ลบ ( $\Delta t_-$ )



รูปที่ 2.8 แสดงทางเดิน phase plane ในกรณี  $v_r$  เป็นสัญญาณ ac

ดังนั้นสามารถหาค่าพัลส์บวกและพัลส์ลบได้ดังนี้

พิจารณารูปที่ 2.8 เนื่องจาก  $\int v_o dt = x$  และ  $x = v_r/K$  ดังนั้น

$$\text{พัลส์บวก} = E\Delta t_+ = E(t_2 - t_1) = 2H/K + (0_2 - 0_1)$$

$$\text{ซึ่ง} \quad 0_1 = v_r(t_1)/K \text{ ดังนั้น}$$

$$E\Delta t_+ = 2H/K + [v_r(t_2) - v_r(t_1)]/K$$

ในทำนองเดียวกัน

$$\text{พัลส์ลบ} = E\Delta t_- = E(t_3 - t_2) = 2H/K - [0_3 - 0_2]$$

$$= 2H/K - [v_r(t_3) - v_r(t_2)]/K \quad (2.8)$$

ในการแก้สมการ (2.7) และ (2.8) เพื่อหาค่าเวลาแล้วนำไปหาค่าพัลส์บวกและพัลส์ลบจะใช้วิธีนิวตันราบสัน และเพื่อให้ง่ายต่อการวิเคราะห์ สมมติว่าค่าความถี่ของการสวิตช์ซึ่งสูงกว่าความถี่ของสัญญาณอ้างอิงมากๆ จะได้ว่า

$$v_r(t_2) - v_r(t_1) = \frac{dv_r(t)}{dt} \Delta t_+ \quad (2.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_r(t_3) - v_r(t_2) = \frac{dv_r(t)}{dt} \Delta t. \quad (2.10)$$

ถ้าสมการของสัญญาณไซน์อ้างอิงคือ  $v_r = V_r \sin(\omega_r t)$  ดังนั้นความชันของสัญญาณอ้างอิงไซน์คือ

$$\frac{dv_r(t)}{dt} (t) = V_r \omega_r \cos \omega_r t \quad (2.11)$$

จากสมการที่ (2.9), (2.10) และ (2.11) จะได้

$$\Delta t_+ = \frac{2H}{KE \frac{[1 - V_r \omega_r \cos(\omega_r t)]}{KE}} \quad (2.12)$$

เมื่อแปลความหมายของสมการที่ (2.12) จะเห็นได้ว่าเมื่อสัญญาณอ้างอิงไซน์มีค่าลดลงหรือความชันของสัญญาณไซน์จะมีค่าเป็นลบ จะทำให้พัลส์บวามีค่ากว้างขึ้น สังเกตได้จากรูปและสัญญาณ error จะเปลี่ยนค่าจาก -H เป็น +H ใช้เวลานาน ในทำนองเดียวกันค่าเวลาของพัลส์ลบ

$$\Delta t_- = \frac{2H}{KE \frac{[1 + V_r \omega_r \cos(\omega_r t)]}{KE}} \quad (2.13)$$

จากสมการที่(2.13) จะเห็นว่าเมื่อสัญญาณอ้างอิงไซน์มีค่าเพิ่มขึ้นหรือค่าความชันของสัญญาณไซน์มีค่าเป็นบวกจะทำให้พัลส์ลบมีค่ากว้างมากขึ้นและสัญญาณ error จะเปลี่ยนค่าจาก -H เป็น +H ใช้เวลานาน

จากสมการ(2.12) และ(2.13) คาบของพัลส์วัดคือ

$$\Delta t_+ + \Delta t_- = T_c = \frac{4H}{KE \frac{[1 - (V_r \omega_r \cos(\omega_r t))^2]}{(KE)^2}} \quad (2.14)$$

ให้  $m = V_r \omega_r \cos(\omega_r t)$  ซึ่งเป็นความชันของรูปคลื่นไซน์ ดังนั้นสมการ(3.17) เขียนใหม่ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

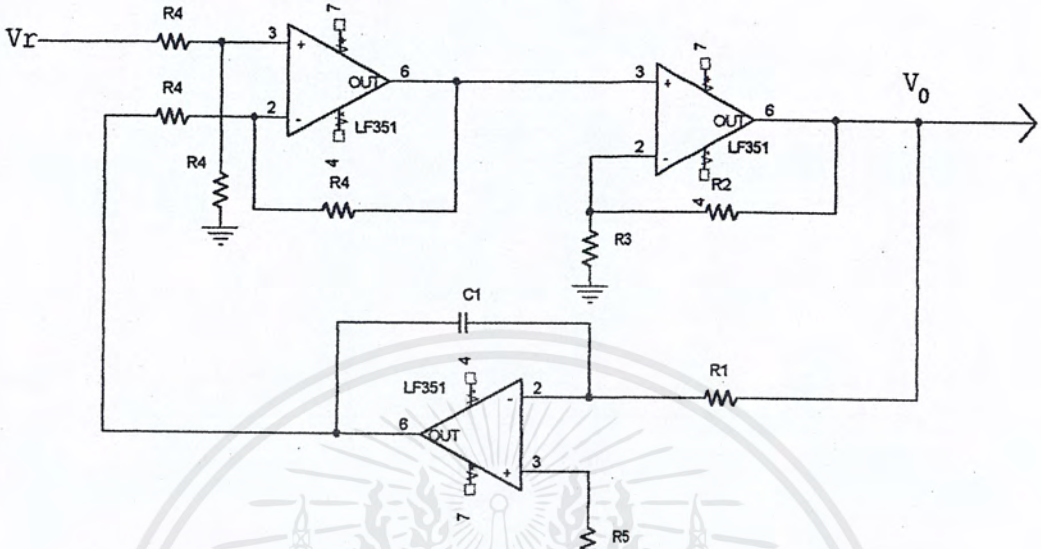
$$T_c = \frac{4H}{KE(1 - \frac{m^2}{K^2 E^2})} \quad (2.15)$$

ดังนั้นความถี่ของพัลส์วิดคือ

$$f_c = \frac{KE}{4H} (1 - \frac{m^2}{K^2 E^2}) \quad (2.16)$$

จากสมการแสดงให้เห็นว่าเมื่อเปลี่ยนขนาดและความถี่ของแรงดันไซน์อ้างอิงจะทำให้ความถี่ของสัญญาณมอดูเลตพีดับบลิวเอ็มเปลี่ยนไป โดยเมื่อขนาดหรือความถี่ของแรงดันไซน์อ้างอิงเพิ่มขึ้น จะทำให้ความถี่ของการมอดูเลตน้อยลง หรือมีคาบของสัญญาณกว้างขึ้น แต่ถ้าขนาดหรือความถี่ของแรงดันไซน์อ้างอิงลดลงจะทำให้ความถี่ของสัญญาณสวิทซ์มากขึ้น หรือมีคาบของสัญญาณสั้นลง ดังนั้นเมื่อความถี่หรือขนาดของแรงดันไซน์อ้างอิงสูงมากขึ้นเรื่อยๆ จำนวนพัลส์ของสัญญาณจะลดลงจนกระทั่งเปลี่ยนจากโหมดพีดับบลิวเอ็มไปสู่โหมดคลื่นสแควร์ โดยที่สัญญาณจะเปลี่ยนไปสู่โหมดคลื่นสแควร์ เมื่อความถี่ของสัญญาณไซน์อ้างอิงมีค่าเกินกว่าค่าความถี่กำหนดที่ได้กำหนดหรือออกแบบไว้ การเปลี่ยนโหมดการทำงานจากโหมดพีดับบลิวเอ็มไปสู่โหมดคลื่นสแควร์โดยอัตโนมัติ เป็นข้อดีของเทคนิคเคลด้ามมอดูเลตสำหรับการนำไปใช้กับอินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำ

## 2.5 การออกแบบพารามิเตอร์ของวงจรเคลต้ามือคดูเลต



รูปที่ 2.9 วงจรเคลต้ามือคดูเลต

จากบล็อกไดอะแกรมรูปที่ 1 สามารถออกแบบเป็นวงจรเคลต้ามือคดูเลตได้ดังรูปที่ 2.9 และจากรูปที่ 2.9 นี้จะสามารถนำไปคำนวณและทำการทดลองได้สำหรับค่าพารามิเตอร์ ของวงจร ที่จะต้องออกแบบคือ ค่าที่มีผลต่อการเปลี่ยนแปลงแอมพลิจูดที่พหุนาม 2 ที่คือค่าคงที่เวลาของวงจรอินทิเกรเตอร์  $R_1C$  และค่าความกว้างฮิสเทอรีซิส จะสามารถปรับได้ที่ค่า  $R_2$  และ  $R_3$  เนื่องจากวงจรอินทิเกรเตอร์ใช้ทำหน้าที่กรองให้ความถี่อันดับแรกผ่าน ดังนั้นจะได้สมการเอาท์พุทของการกรองความถี่อันดับ  $n$  ใดๆ คือ

$$V_n = (V_{in})/nR_1C\omega_r \quad (2.17)$$

จากสมการข้างต้นสามารถหาค่า  $R_1C$  ได้จากสมการ

$$R_1C = E/(2\pi V_r f_n) \quad (2.18)$$

เพราะการออกแบบ ออกแบบที่ความถี่ที่เปลี่ยนการทำงานจากโหมคคลื่นที่ดับบลิวเอ็ม เป็น โหมคคลื่นสแควร์ ดังนั้นที่ความถี่กำหนด  $f_n$  จะมีค่าแรงดันเอาท์พุทเท่ากับค่าไฟเลี้ยงให้กับวงจรฮิสเทอรีซิส หรือค่า  $E$

ที่วงจร ฮิสเทอรีซิส สามารถปรับเปลี่ยนค่าความกว้างของฮิสเทอรีซิส ได้ดังสมการ

$$\text{ความกว้าง ฮิสเทอรีซิส (H)} = R_2 E / (R_2 + R_3) \quad (2.19)$$

จากสมการที่ 7 สามารถหาค่า  $R_2, R_3$  ได้จากสมการ

$$R_2 / (R_2 + R_3) = (2R_1 C N_{cm})^{-1} \quad (2.20)$$

โดยที่ค่า  $N_{cm}$  คือ จำนวนครั้งของการสวิตช์มากที่สุดต่อคาบ และค่า  $R_1 C$  สามารถหาได้จากสมการที่ 6 จากสมการเหล่านี้ จะสามารถกำหนดค่าพารามิเตอร์ต่างๆที่ใช้ในวงจรได้ โดยจะกำหนดให้

1. ความถี่ที่ใช้คือ  $f_b = 50 \text{ Hz}$
2. ขนาดของสัญญาณ ไซน์อ้างอิง  $V_r = 8 \text{ V}$
3. แรงดันสวิตช์เอาท์พุทของคอมพาราเตอร์  $E = 8 \text{ V}$
4. จำนวนครั้งของการสวิตช์ที่มากที่สุด  $N_{cm} = 3000$  ครั้งต่อวินาที

จากข้อมูลที่กำหนดจะสามารถคำนวณหาค่าพารามิเตอร์ต่างๆได้ดังนี้

จากสมการที่ 2.18 แทนค่าจะได้  $R_1 C = 8 / (2\pi * 50 * 8) = 0.00318$

ทำการเลือกค่า  $C$  ที่เหมาะสม ให้  $C = 0.1 \mu\text{F}$

ดังนั้น  $R_1 = 31.8 \text{ k}\Omega$  เลือกใช้ค่าที่เหมาะสมจะได้  $R_1 = 33 \text{ k}\Omega$

เพราะฉะนั้น  $R_1 C$  ที่ปรับใหม่เท่ากับ  $0.0033$

และจาก สมการที่ 2.20 แทนค่าจะได้  $R_2 / (R_2 + R_3) = 1 / (2 * 3000 * 0.0033) =$

ในการเลือกค่า  $R_2$  และ  $R_3$  จะประมาณใช้ค่าที่เหมาะสมจึงกำหนดให้

$$R_2 = 1 \text{ k}\Omega \quad \text{ดังนั้น} \quad R_3 = 18 \text{ k}\Omega$$

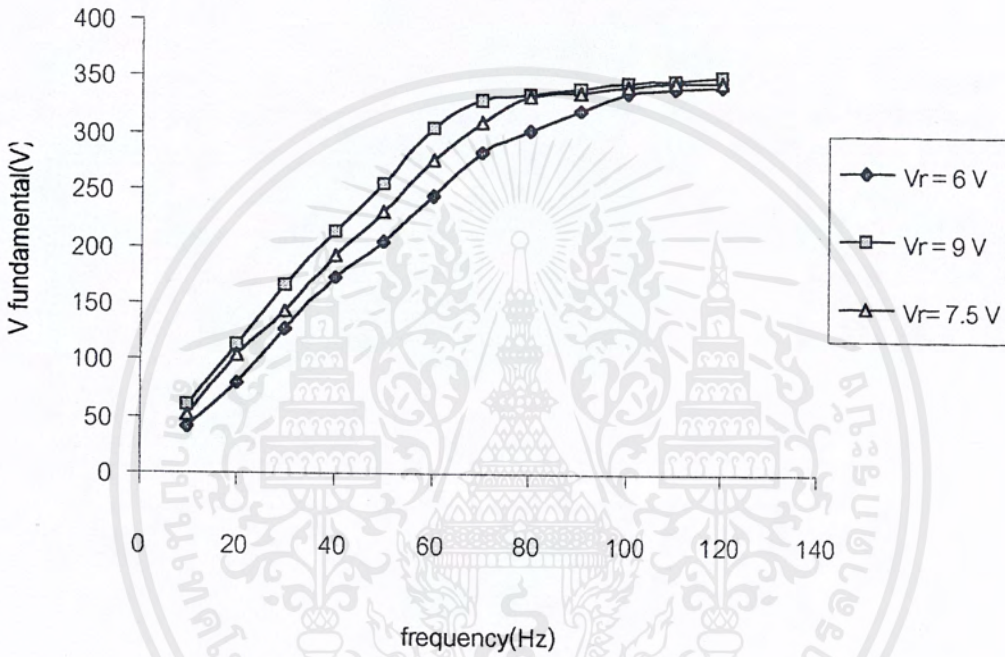
จึงได้ค่า  $N_{cm}$  ที่มีการปรับใหม่คือ  $2830$  ครั้งต่อวินาที

## 2.6 ลักษณะความสัมพันธ์ระหว่างแรงดันมูลฐานกับความถี่

จากคุณสมบัติของพื้นฐานของอินเวอร์เตอร์โดยทั่วไปที่จะต้องสามารถควบคุมความเร็วของมอเตอร์เหนี่ยวนำให้มีการทำงานเป็น 2 ช่วงคือช่วงความถี่ของอินเวอร์เตอร์ ต่ำกว่าความถี่ที่กำหนด จะต้องควบคุมให้แรงดันต่อความถี่มีค่าคงที่ และช่วงที่ความถี่สูงกว่าความถี่ที่กำหนด จะควบคุมให้แรงดันเอาท์พุทของอินเวอร์เตอร์มีค่าคงที่เท่ากับค่าที่กำหนด ดังนั้นจึงทำการเก็บข้อมูลและบันทึกผลดังแสดงในรูปที่ 2.9

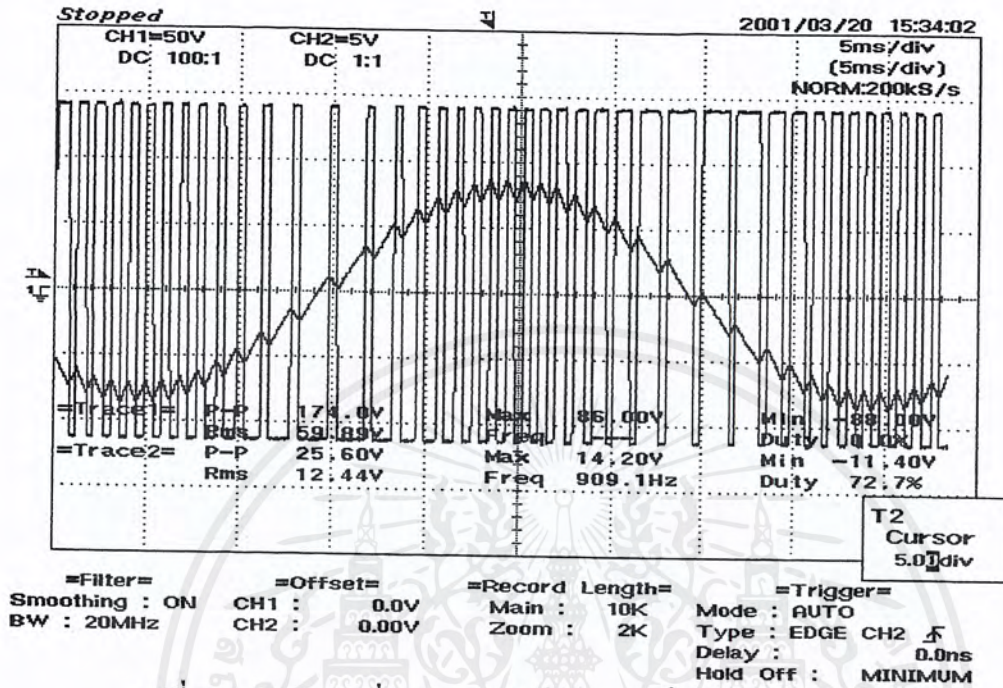
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟรูปที่ 2.10 แสดงการเปลี่ยนขนาดแรงดันไซน์อ้างอิงที่  $V_r = 6\text{ V}$ ,  $7.5\text{ V}$  และ  $9\text{ V}$  จะเห็นได้ว่าการทำงานเป็น 2 ช่วง โดยที่ในช่วงการทำงานในโหมดพีคบิดเบือนจะให้คุณสมบัติ อัตราส่วนแรงดันมูลฐานต่อความถี่มีค่าคงที่ และค่าอัตราส่วนหรือความชันดังกล่าวนี้จะขึ้นอยู่กับค่าความถี่ที่กำหนด นั่นคือเราสามารถปรับค่าฟลักส์ในแอร์-แก๊ปได้โดยการปรับขนาดแรงดันไซน์อ้างอิง

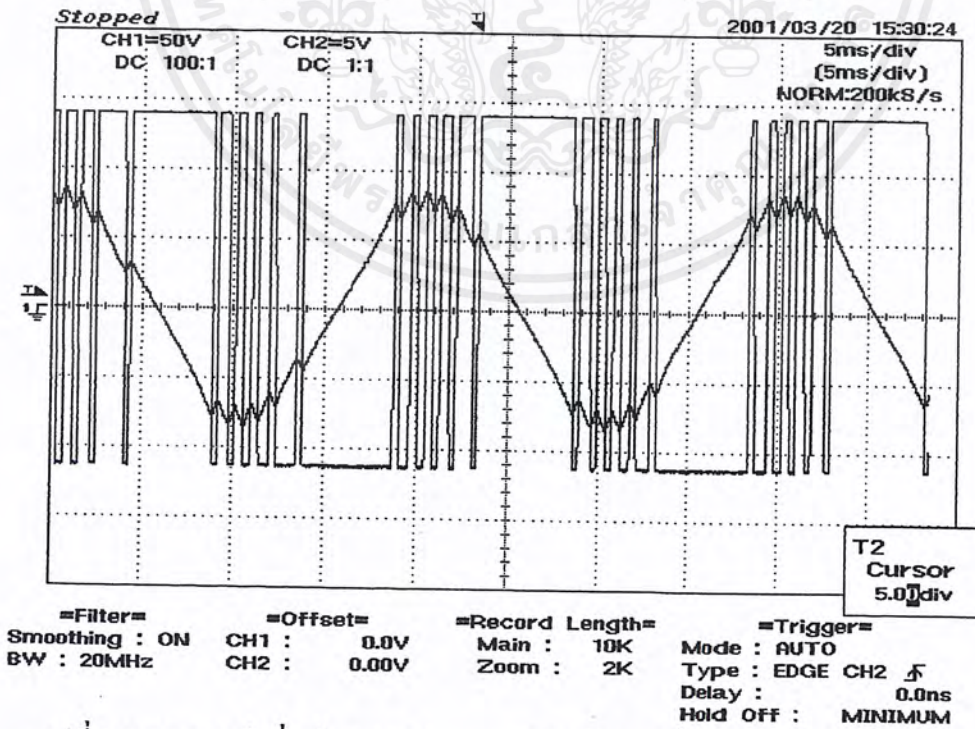


รูปที่ 2.10 แสดงแรงดันมูลฐานกับความถี่สัญญาณไซน์อ้างอิงที่  $V_r$  ขนาดต่างๆ

2.7 ลักษณะรูปคลื่นเดคต้ามืดที่ความถี่สัญญาณในอ้างอิงต่างๆ

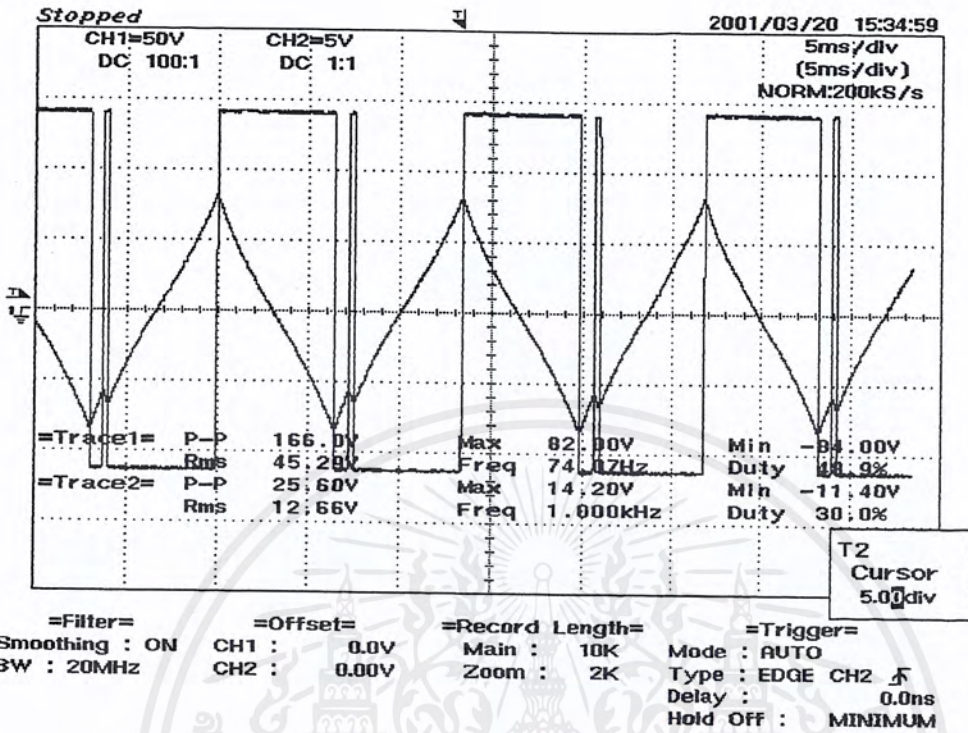


รูปที่ 2.11 แสดงรูปคลื่น  $V_o$  และ  $V_r$  ในโหมดคลื่น PWM ที่ความถี่ 25 Hz

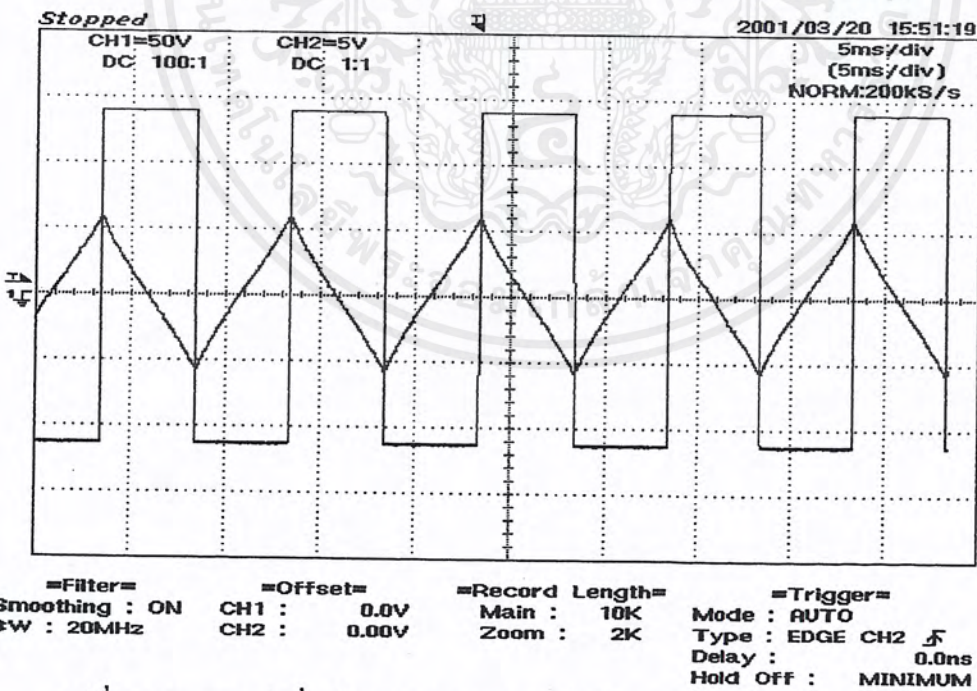


รูปที่ 2.12 แสดงรูปคลื่นสัญญาณ  $V_o$  และ  $V_f$  ในโหมดคลื่น PWM ที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 แสดงรูปคลื่นสัญญาณ  $V_o$  และ  $V_f$  ในขณะ over-modulation ที่ความถี่ 70 Hz

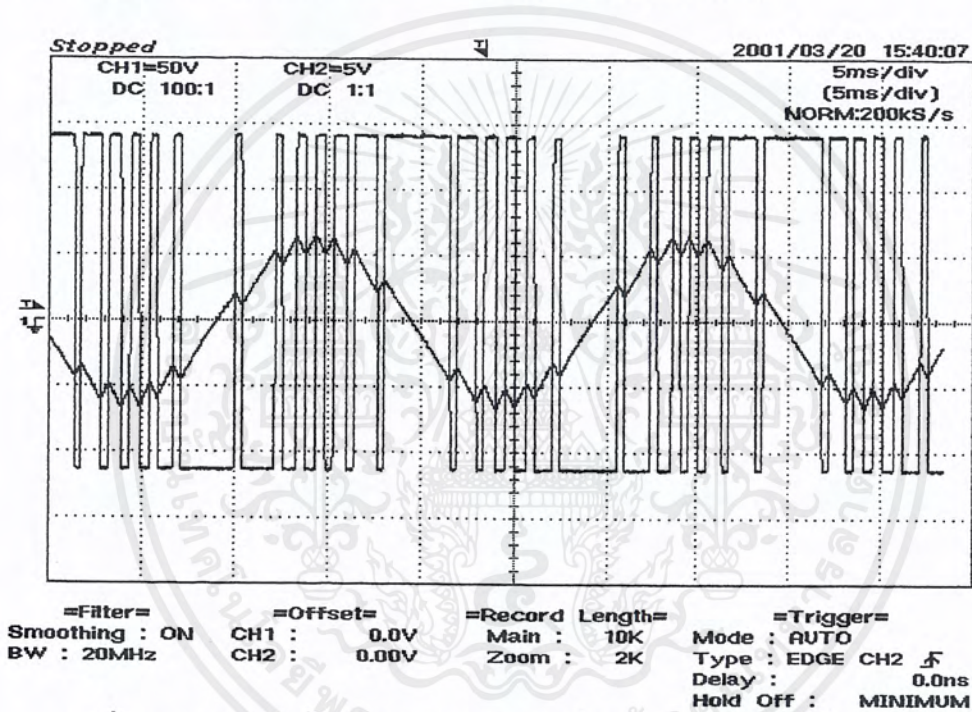


รูปที่ 2.14 แสดงรูปคลื่นสัญญาณ  $V_o$  และ  $V_f$  ในโหมดคลื่นสแควร์ที่ความถี่ 100 Hz

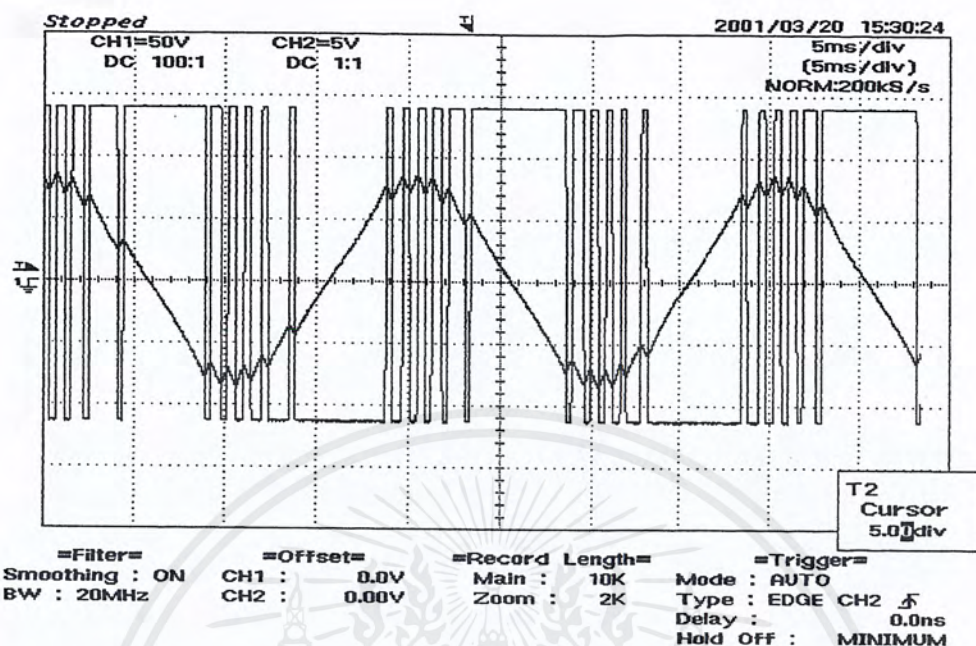
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.11, 2.12 ,2.13 และ 2.14 แสดงลักษณะรูปคลื่นที่ความถี่ต่างๆ ซึ่งทำงานในโหมด PWM และ Square สังเกตเห็นว่าในโหมดคลื่น PWM เมื่อความถี่สัญญาณไซน์สูงขึ้น จำนวนพัลส์จะลดลง โดยอัตโนมัติและจะมีเนื้อพัลส์เพิ่มขึ้นเพื่อรักษาค่าแรงดันมูลฐานต่อความถี่ให้มีค่าคงที่จนกระทั่งเข้าสู่โหมด Square แรงดันมูลฐานจะมีค่าคงที่แม้จะเพิ่มความถี่สัญญาณไซน์อ้างอิงเพื่อรักษากำลังให้คงที่

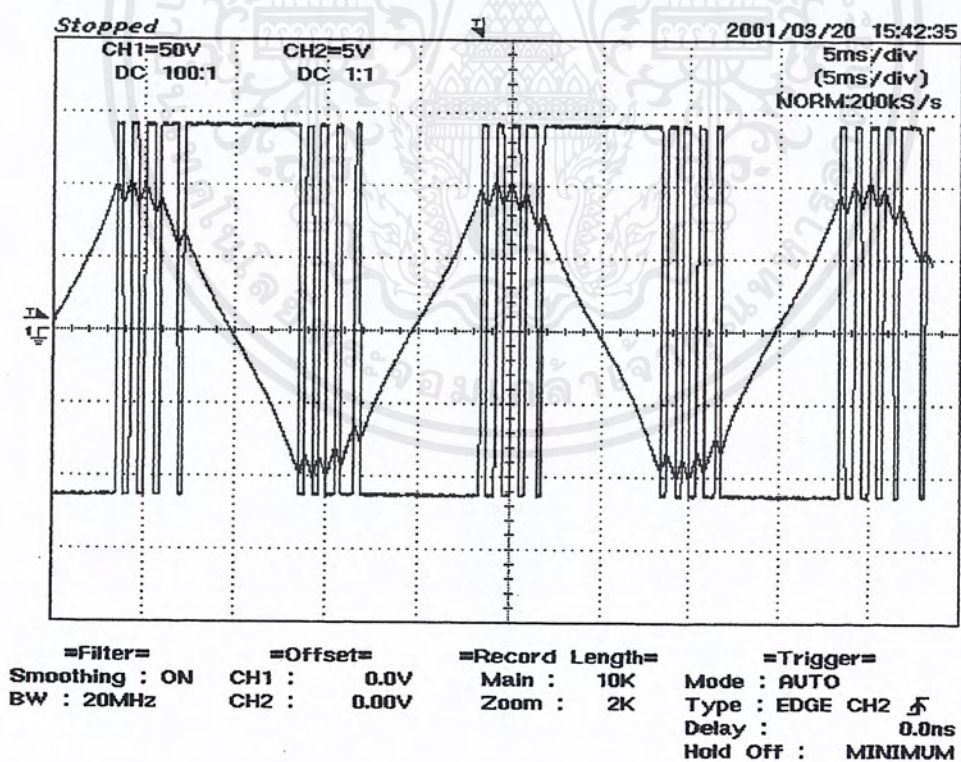
## 2.8 ลักษณะรูปคลื่นเคลด้ามีอดที่ขนาดแรงดันสัญญาณไซน์อ้างอิงต่างๆ



รูปที่ 2.15 แสดงรูปคลื่นสัญญาณ  $V_o$  และ  $V_r$  เมื่อ  $V_r = 6V$  เมื่อความถี่ = 50 Hz



รูปที่ 2.16 แสดงรูปคลื่นสัญญาณ  $V_o$  และ  $V_f$  เมื่อ  $V_r = 8V$  เมื่อความถี่ = 50 Hz



รูปที่ 2.17 แสดงรูปคลื่นสัญญาณ  $V_o$  และ  $V_f$  เมื่อ  $V_r = 10V$  เมื่อความถี่ = 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.15 , 2.16 และ 2.17 แสดงให้เห็นว่าเมื่อขนาดของแรงดัน ไซน์อ้างอิงเพิ่มขึ้น จำนวนพัลส์สวิทช์ซึ่งจะลดลง โดยที่พัลส์จะมีความกว้างมากขึ้น ความถี่การสวิทช์ซึ่งลดลง

เราสามารถกำหนดให้ดัชนีการมีอคติของวงจรถัดนี้มีอคติคือค่า

$$M_r = \frac{V_r \omega_r}{KE} \quad (2.21)$$

จากการวิเคราะห์เทคนิคเซลล์ดัมป์คนี้จะสามารถสรุปได้ว่า

1. ถ้าดัชนีการมีอคติน้อยกว่า 1 (ความถี่น้อยกว่าความถี่มูลฐาน) จะได้ค่าแรงดันเป็นสัดส่วนโดยตรงกับความถี่ โดยที่ค่า  $V_r$ ,  $K$ ,  $E$  จะต้องมีค่าคงที่ ดังนั้นจากคุณสมบัติข้อนี้ จะสามารถเปลี่ยนความถี่ของอินเวอร์เตอร์ ในย่าน 0 Hz ถึงความถี่ที่กำหนดจะทำให้ อัตราส่วนแรงดันต่อความถี่มีค่าคงที่ โดยไม่ต้องมีการควบคุมทั้งแอมพลิจูดและความถี่ของสัญญาณ ไซน์อ้างอิงให้มีอัตราส่วนคงที่เพื่อที่จะให้ได้คุณสมบัติดังกล่าวอย่างเช่นเทคนิค SPWM ทำให้การควบคุมง่ายขึ้นว่าเป็นข้อดีสำหรับเทคนิคเซลล์ดัมป์คนี้
2. ถ้าดัชนีการมีอคติมากกว่า 1 ค่าแรงดันมูลฐานจะ ไม่มีความสัมพันธ์เป็นเชิงเส้นกับความถี่แต่จะเป็นเส้นโค้งจนเปลี่ยนเป็น โหมคคลื่นสแควร์

ค่าที่มีผลต่ออัตราการมีอคติคือ  $V_r$ ,  $K$ ,  $\omega_r$  และ  $E$  โดยที่ในบทถัดไปเราจะใช้ประโยชน์ของการเปลี่ยนแปลงค่า  $E$  ในการรักษาค่าแรงดันมูลฐานให้คงที่ซึ่งจะกล่าวถึงในบทต่อไป

### บทที่ 3

## หลักการที่นำมาใช้

ในการขับมอเตอร์เหนี่ยวนำสามเฟสด้วยอินเวอร์เตอร์โดยทั่วไปแล้ว เมื่อทำการเพิ่มภาระให้กับมอเตอร์เหนี่ยวนำจะทำให้แรงดันทางด้านอินพุทหรือแรงดันทางด้านดิซีลิงค์ตกลง ส่งผลให้แรงดันพินดาเมนทอลและความเร็วรอบของมอเตอร์ตกลง ซึ่งจะใช้เวลาช่วงหนึ่งในการกลับเข้าสู่สภาวะคงตัว เรียกช่วงเวลานี้ว่า “เวลาฟื้นตัวของมอเตอร์” หรือ รีโคเวอรี่ไทม์ ในโครงการนี้ได้ทำการสร้างและทดลองอินเวอร์เตอร์ที่ทำให้แรงดันพินดาเมนทอลของมอเตอร์มีค่าคงที่ขณะขับโหลดเพิ่มขึ้น และลดระยะเวลาในการฟื้นตัวของมอเตอร์ให้สั้นลง โดยใช้หลักการของเทคนิคเคลด้ามีอคดูเลตที่มีการป้อนกลับของแรงดันทางด้านดิซีลิงค์ซึ่งมีหลักการทำงานดังนี้

#### 3.1 หลักการของเทคนิคเคลด้ามีอคดูเลตที่มีการป้อนกลับ

จากหลักการพื้นฐานของเคลด้ามีอคดูเลตที่กล่าวมาแล้วในบทที่ 2 เราสามารถนำหลักการนี้มาปรับปรุงแก้ไขเพื่อนำไปสร้างอินเวอร์เตอร์ โดยมีหลักการในการพิจารณาเทคนิคเคลด้ามีอคดูเลตดังต่อไปนี้

จากสมการที่ (2.15) , (2.16) และ (2.21) จะได้ดัชนีการมีอคดูเลต

$$M_a = \frac{V_r \omega_r}{KE} \quad (3.1)$$

แรงดันพินดาเมนทอลมีค่าเท่ากับ

$$V_{o1} = M_a V_{dc} \quad (3.2)$$

โดยที่  $M_a$  คือดัชนีการมีอคดูเลตของเทคนิคเคลด้ามีอค

$V_r$  คือขนาดของสัญญาณไซน์อ้างอิง

$V_{o1}$  คือแรงดันเอาต์พุทพินดาเมนทอล

$V_{dc}$  คือแรงดันที่ดิซีลิงค์

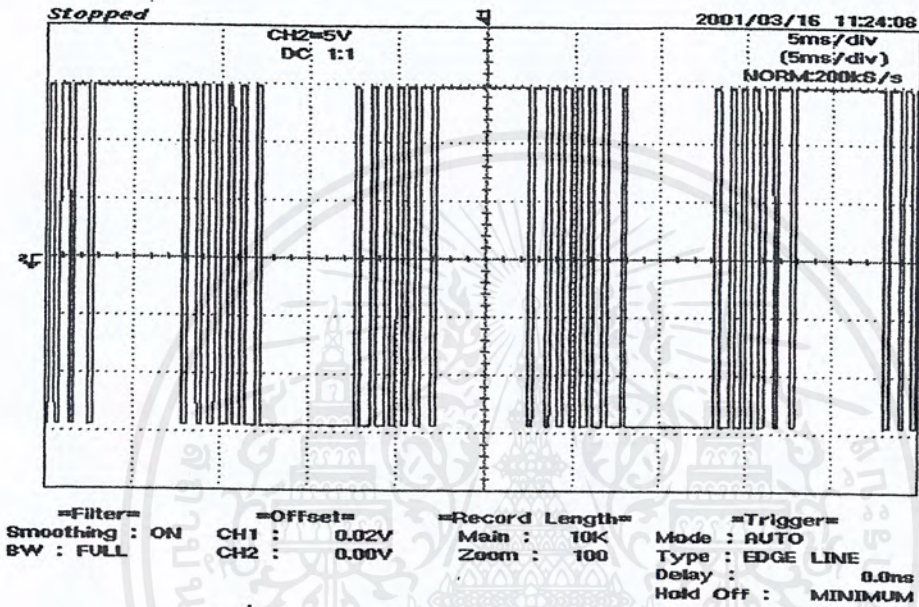
$\omega_r$  คือความถี่เชิงมุมของสัญญาณไซน์อ้างอิง

$K$  คือค่าคงที่อินทิเกรทของวงจรเคลด้ามีอคดูเลต

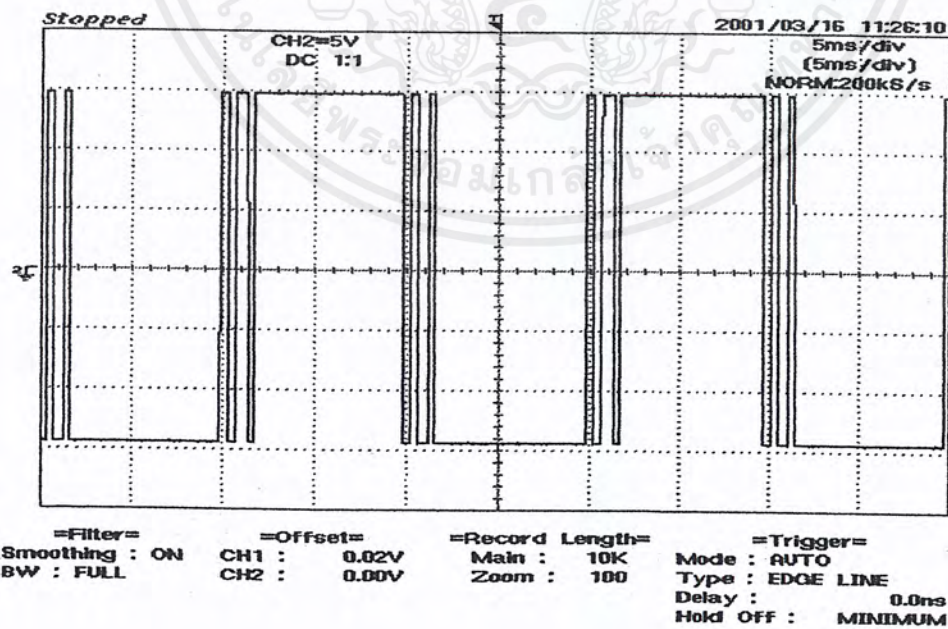
$E$  คือขนาดสัญญาณเอาต์พุทที่คลิบบลิวเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่กล่าวมาในขั้นต้น สามารถตั้งสมมติฐานได้ว่าเมื่อค่า E มีการเปลี่ยนแปลงจะเป็นผลทำให้ความถี่และคาบเวลาของสัญญาณสวิทช์ซึ่งเปลี่ยนไป โดยที่ค่า E ต่ำคาบเวลาของสัญญาณสวิทช์ซึ่งจะกว้างหรือมีความถี่สวิทช์ซึ่งต่ำ และเมื่อค่า E สูงคาบเวลาของสัญญาณสวิทช์ซึ่งจะแคบหรือมีความถี่สวิทช์ซึ่งสูง

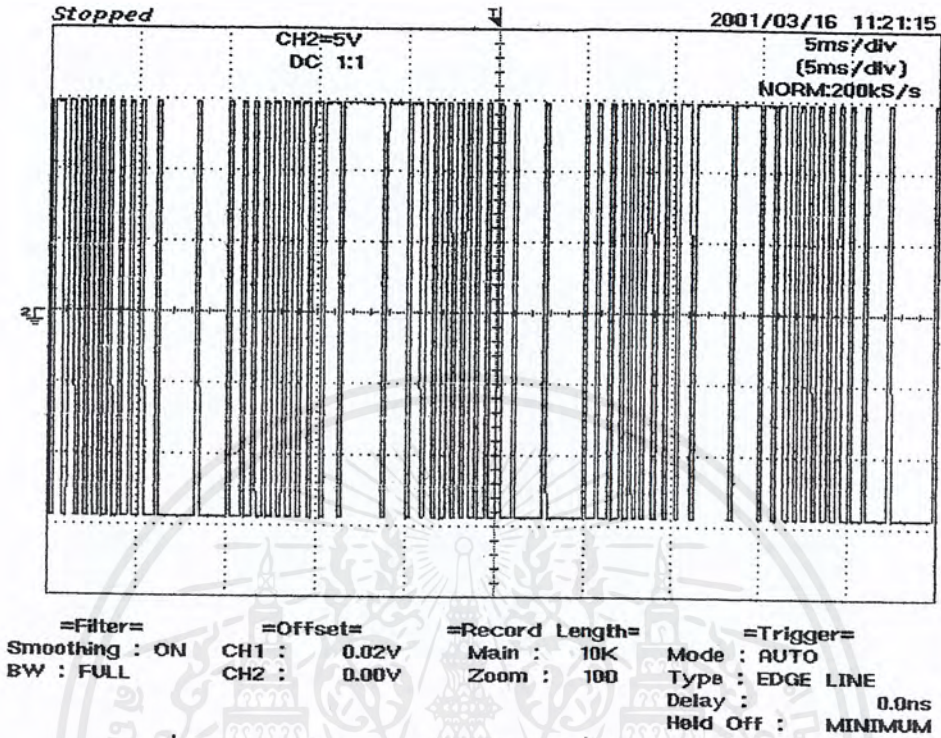


รูปที่ 3.1 แสดงสัญญาณเอาต์พุต PWM ที่ค่า  $E = 8V$  ,  $f_r = 50 \text{ Hz}$



รูปที่ 3.2 แสดงสัญญาณเอาต์พุต PWM ที่ค่า  $E = 6V$  ,  $f_r = 50 \text{ Hz}$

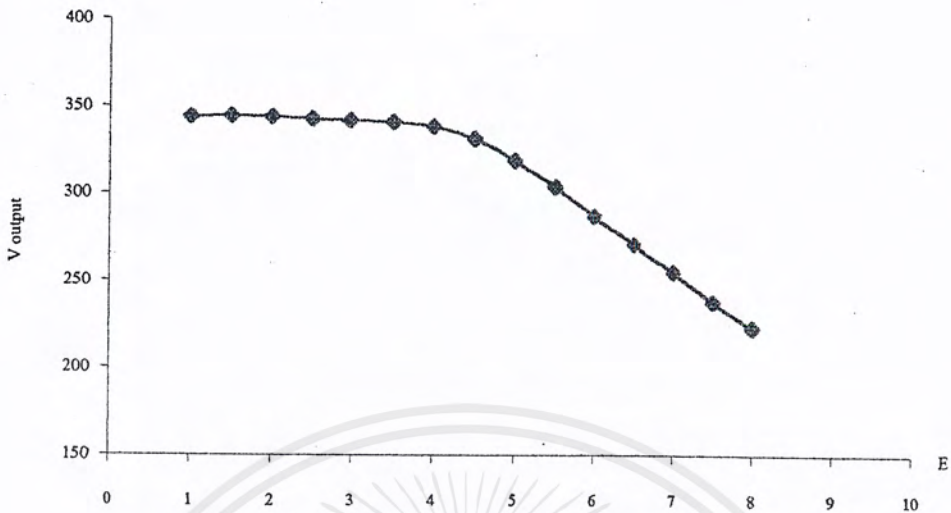
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงสัญญาณเอาต์พุต PWM ที่ค่า  $E = 10 \text{ V}$ ,  $f_r = 50 \text{ Hz}$

จากรูปที่ 3.1, 3.2 และ 3.3 แสดงให้เห็นสัญญาณสวิทช์ซึ่งที่พารามิเตอร์เดียวกัน เมื่อค่า  $E$  มีการเปลี่ยนแปลงจะทำให้สัญญาณสวิทช์ซึ่งมีการเปลี่ยนไปด้วย โดยเมื่อ  $E$  ค่าลดลงสัญญาณจะมีความถี่สวิทช์ซึ่งต่ำลง และมีดัชนีการมอดูเลต ( $M_u$ ) เพิ่มขึ้น เมื่อ  $E$  เพิ่มขึ้นจากเดิมสัญญาณจะมีความถี่ในการสวิทช์ซึ่งสูงขึ้นและมีดัชนีการมอดูเลตลดลง ตามสมการที่ (2.16) และสมการที่ (3.1)

จากการเปลี่ยนแปลงของสัญญาณสวิทช์ซึ่งเมื่อค่า  $E$  เปลี่ยนไป จะทำให้แรงดันมูลฐานของสัญญาณมีค่าเปลี่ยนตาม  $M_u$  ตามสมการที่ (3.1) โดยเมื่อ  $E$  มีค่าน้อยลง  $M_u$  จะเพิ่มขึ้นทำให้แรงดันมูลฐานมีค่าเพิ่มขึ้น และเมื่อ  $E$  มีค่ามากขึ้น  $M_u$  จะลดลงทำให้แรงดันมูลฐานมีค่าลดลง ทั้งนี้เนื่องมาจากการที่คาบของสัญญาณมีการเปลี่ยนแปลงไป ถ้าคาบของสัญญาณกว้างขนาดของแรงดันมูลฐานจะมีค่าสูง ถ้าคาบของสัญญาณแคบ ขนาดของแรงดันมูลฐานจะมีค่าต่ำ ซึ่งสามารถแสดงได้ในรูปที่ 3.4 เป็นกราฟแสดงความสัมพันธ์ของขนาดของแรงดันมูลฐานกับค่า  $E$  ที่เปลี่ยนแปลงไป



รูปที่ 3.4 แสดงความสัมพันธ์ของแรงดันมูลฐานกับค่า E ที่เปลี่ยนไป

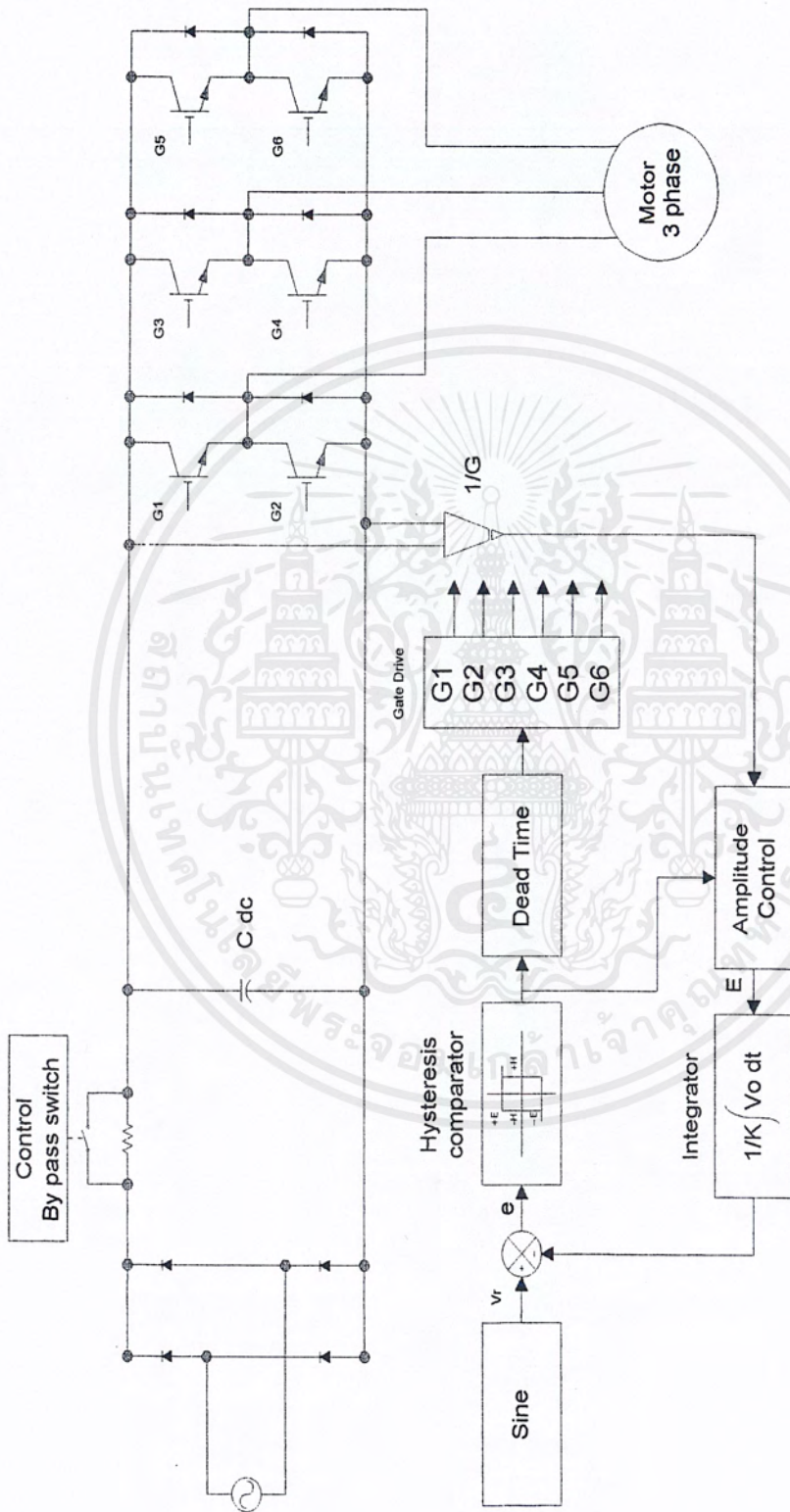
จากสมมติฐานนี้สามารถนำไปประยุกต์ใช้ได้กับการขับมอเตอร์ที่ใช้อินเวอร์เตอร์ควบคุม จากหลักการที่ว่าเมื่อมอเตอร์มีการรับโหลดมากขึ้นจะทำให้แรงดันไฟตรงทางด้านดีซีลิงค์ที่จ่ายให้กับวงจรกำลังของมอเตอร์มีค่าตกลง ทำให้แรงดันมูลฐานที่จ่ายให้กับมอเตอร์มีค่าลดลงด้วย จากหลักการของวงจรถวลตัวมีอคติเลดที่เมื่อค่า E ลดลงจะทำให้แรงดันมูลฐานเพิ่มขึ้น เราจึงอาศัยแรงดันไฟตรงที่ตกลงนี้มาเป็นตัวควบคุมค่า E ของวงจรถวลตัวมีอคติเลดให้มีค่าเปลี่ยนตามแรงดันไฟตรงที่เปลี่ยน เพื่อควบคุมขนาดแรงดันมูลฐานที่จ่ายให้กับมอเตอร์มีค่าคงที่หรือตกลงน้อยโดยไม่สนใจขนาดแรงดันไฟตรงที่ตกลงไป แต่มีข้อจำกัดถ้าหากแรงดันตกลงมากๆ จนค่า E ต่ำมากเกินไปจะไม่สามารถรักษาแรงดันให้คงที่ได้ เนื่องจากสัญญาณสวิทชิงเริ่มเกิดการโอเวอร์มอด และจะเปลี่ยนเป็น Square wave แล้วจึงไม่สามารถชดเชยแรงดันได้อีกเพราะที่โหมด Square wave จะให้ค่าแรงดันมูลฐานคงที่

### 3.2 หลักการทำงานของวงจรเคลดค้ำมือคูดุเลตที่มีการป้อนกลับ

จากรูปที่ 3.5 แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์ที่ใช้เทคนิคเคลดค้ำมือคูดุเลตที่มีการป้อนกลับแรงดันจากทางด้านคิซีลิ่งค์ซึ่งประกอบไปด้วยส่วนวงจรกำลังและวงจรควบคุมเหมือนกับวงจรอินเวอร์เตอร์แบบอะซิงโครนัส โดยได้มีการเพิ่มส่วนวงจรที่ใช้ตรวจจับการเปลี่ยนแปลงขนาดของแรงดันคิซีลิ่งค์เพื่อทำการป้อนกลับการเปลี่ยนแปลงนี้ เพื่อนำมาควบคุมขนาดของสัญญาณสวิทช์ซึ่งที่ป้อนกลับมายังวงจรอินทิเกรท (E)

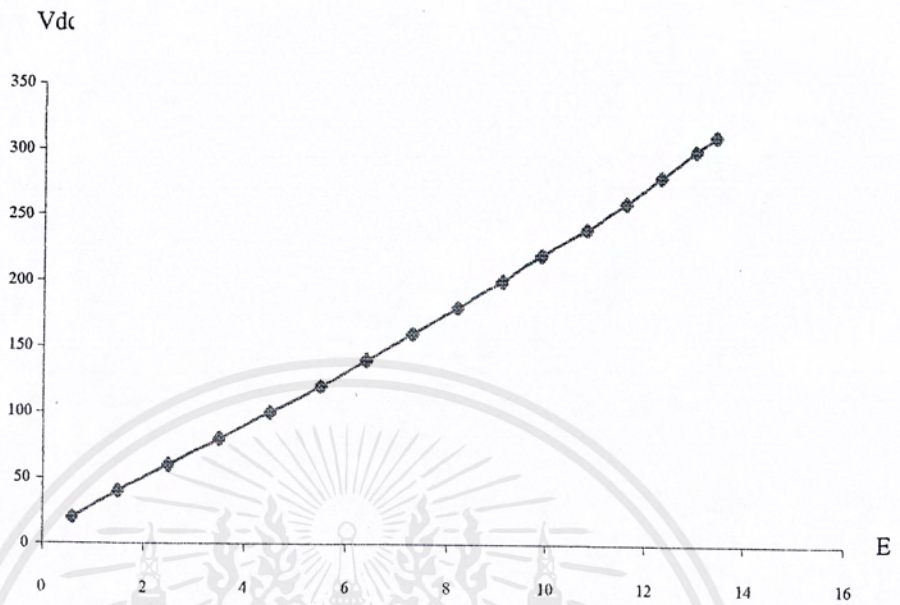
หลักการทำงานคือวงจรจะตรวจวัดการเปลี่ยนแปลงของระดับแรงดันที่คิซีลิ่งค์ แล้วทำการป้อนกลับมายังส่วนของวงจรควบคุมขนาด (Amplitude control) เพื่อควบคุมให้ค่า E เปลี่ยนแปลงตามขนาดของแรงดันคิซีลิ่งค์ที่เปลี่ยนไปตามรูปที่ 3.6 ซึ่งค่า E จะมีความสัมพันธ์ในลักษณะที่แปรผันตามกับแรงดันคิซีลิ่งค์ จุดประสงค์คือเพื่อควบคุมความถี่ของการสวิทช์ซึ่งจะมีผลต่อขนาดของแรงดันมูลฐานตามทฤษฎีที่กล่าวมาข้างต้น คือเมื่อมอเตอร์มีการรับโหลดมากขึ้นจะทำให้แรงดันคิซีลิ่งค์ที่จ่ายให้วงจรกำลังของอินเวอร์เตอร์มีค่าตกลง ซึ่งจะทำให้ค่า E ของวงจรเคลดค้ำมือคูดุเลตมีค่าลดลง ความถี่ของสัญญาณสวิทช์จะน้อยลงและดัชนีการมอดูเลตเพิ่มขึ้น ซึ่งส่วนนี้จะไปชดเชยกับแรงดันคิซีลิ่งค์ที่ตกลงทำให้สามารถสร้างแรงดันมูลฐานให้มีค่าคงที่หรือลดลงไม่มากได้ ส่วนในกรณีที่เกิดแรงดันเกินค่า E จะเพิ่มขึ้น ความถี่ของสัญญาณสวิทช์และดัชนีการมอดูเลตลดลง ซึ่งทำให้วงจรยังคงรักษาแรงดันมูลฐานให้คงที่แม้ว่าจะเกิดแรงดันเกินก็ตาม

จากหลักการที่กล่าวมานี้จะนำสร้างวงจรอินเวอร์เตอร์ที่สามารถรักษาระดับแรงดันมูลฐานของมอเตอร์ได้ซึ่งจะทำให้มอเตอร์มีระยะเวลาพื้นตัวเร็วขึ้น โดยได้แสดงผลการทดลองการเปรียบเทียบความแตกต่างระหว่างวงจรเคลดค้ำมือคูดุเลตที่มีการควบคุมค่า E กับแบบที่ไม่มีการควบคุมค่า E ให้เห็นในส่วนของผลการทดลองและสรุปผล



รูปที่ 3.5 แสดงบล็อกไดอะแกรมของวงจรเคลื่อนที่ด้วยแรงดันแรงดันที่มอดูเลตที่มีการป้องกันแรงดันเกิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงกราฟความสัมพันธ์ของแรงดันดีซีถึงกับค่า E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

# วงจรที่ใช้ในการสร้างอินเวอร์เตอร์

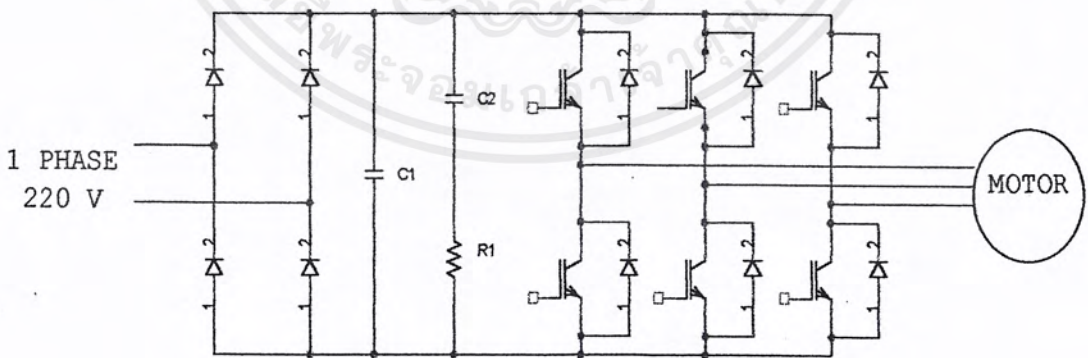
### บทนำ

ในบทนี้จะกล่าวถึงวงจรทั้งหมดที่ใช้ในการสร้างอินเวอร์เตอร์ที่ใช้เทคนิคเคลด้า มีอคคูเลต ซึ่งมีส่วนประกอบหลักดังแสดงในบล็อกไดอะแกรมรูปที่ 3.5

จากรูปที่ 3.5 สามารถแบ่งวงจรออกเป็นส่วนที่สำคัญได้ดังนี้

1. วงจรแปลงไฟกระแสสลับ 1 เฟส เป็นไฟกระแสตรง (1 $\phi$  Bridge Diode Rectifier)
2. วงจรอินเวอร์เตอร์สามเฟส โดยใช้ IGBT เป็นอุปกรณ์สวิตช์
3. วงจรกันกระแสกระชาก (By pass switch circuit)
4. วงจรสร้างสัญญาณไซน์อ้างอิงสามเฟส
5. วงจรหน่วงเวลา
6. วงจรขับเกท
7. วงจรแหล่งจ่ายแรงดันไฟเลี้ยงสำหรับวงจรควบคุม
8. วงจรเคลด้ามีอคคูเลตพื้นฐาน
9. วงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับทางด้านดิสคิงค์

### 4.1 วงจรแปลงไฟกระแสสลับหนึ่งเฟสให้เป็นไฟกระแสตรง



รูปที่ 4.1 วงจรกำลังของระบบอินเวอร์เตอร์ 3 เฟส

จากรูปที่ 4.1 วงจรแปลงไฟกระแสสลับนี้ประกอบด้วยไดโอด 4 ตัวคั่นแบบ ฟูลบริดจ์ (Full Bridge) ทำหน้าที่แปลงไฟกระแสสลับ 1 เฟส ให้เป็นไฟตรง โดยไดโอดจะนำกระแสเมื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันแหล่งจ่ายไฟกลับมีค่ามากกว่าแรงดันที่ตัวเก็บประจุ เมื่อแรงดันที่แหล่งจ่ายน้อยกว่าแรงดันที่ตัวเก็บประจุ ตัวเก็บประจุจะทำการจ่ายกระแสแทน

#### 4.2 วงจรกำลังอินเวอร์เตอร์ 3 เฟส

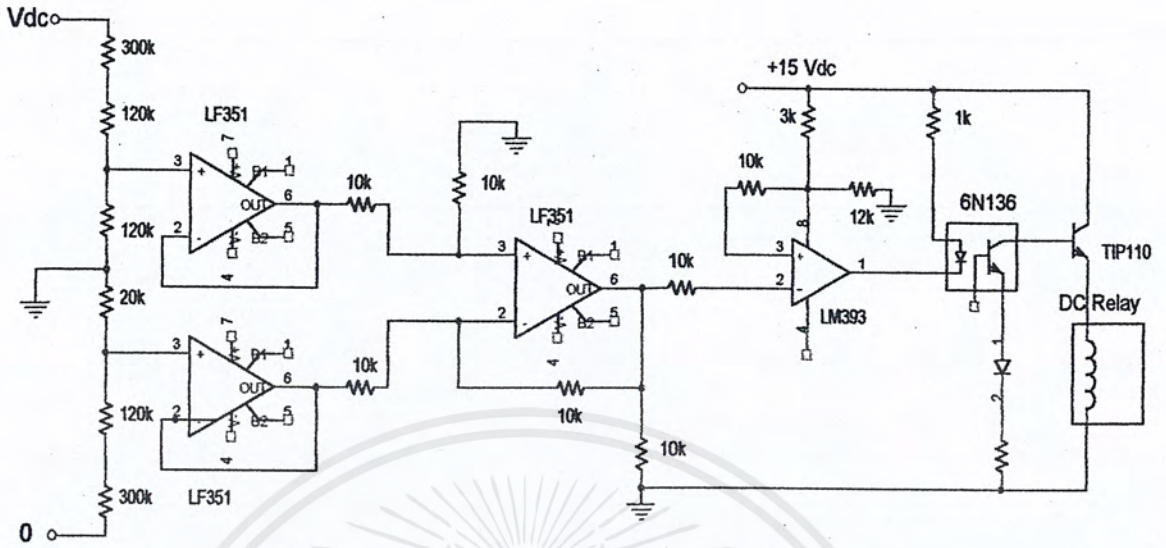
วงจรมีเป็นวงจรที่สำคัญมากที่สุดในระบบอินเวอร์เตอร์ ทำหน้าที่เปลี่ยนไฟกระแสตรงให้เป็นไฟกระแสสลับ และสามารถปรับเปลี่ยนแรงดันและความถี่ของเอาต์พุตได้ ในโครงงานนี้ได้เลือกใช้ IGBT เป็นอุปกรณ์สวิตซ์ซึ่ง เนื่องจาก IGBT มีความเร็วในการสวิตซ์สูงกว่าเมื่อเทียบกับอุปกรณ์อื่น เช่น ไทริสเตอร์ นอกจากนี้ยังสามารถทนแรงดันและกระแสได้สูง การควบคุมให้ IGBT นำกระแสหรือหยุดนำกระแสทำได้ง่าย โดยควบคุมกระแสที่จ่ายให้กับขาเกตของ IGBT ที่วงจรขับเคลื่อน

ในส่วนของไดโอดที่ต่อขนานกับ IGBT แต่ละตัว เพื่อให้กระแสสามารถไหลผ่านได้อย่างต่อเนื่องในช่วงที่ IGBT หยุดนำกระแสในกรณีที่โหลดเป็นชนิดอินดักทีฟโหลด เช่น มอเตอร์ การต่อไดโอดจะต่อคร่อม IGBT ในลักษณะ anti parallel ดังที่แสดงในรูปที่ 4.2 ไดโอดที่ใช้จะต้องเป็นชนิดฟื้นตัวเร็ว (fast recovery diode) ขนาดพิกัดที่ทนได้ของไดโอดที่นำมาต่อจะต้องไม่น้อยกว่าพิกัดของ IGBT นอกจากนี้ยังมี IGBT ชนิดที่มีไดโอดต่ออยู่ในตัวอยู่แล้วซึ่งสะดวกต่อการนำไปใช้มากกว่าแบบที่ไม่มีไดโอด แต่จะมีราคาแพงกว่าการใช้ IGBT แบบที่ไม่มีไดโอดแล้วนำไดโอดมาต่อแยกเอง ในโครงงานนี้ได้เลือกใช้ IGBT ชนิดที่มีไดโอดต่อรวมอยู่แล้วเพื่อความสะดวกในการติดตั้ง และประหยัดเนื้อที่

#### 4.3 วงจรกันกระแสกระชาก (By pass switch)

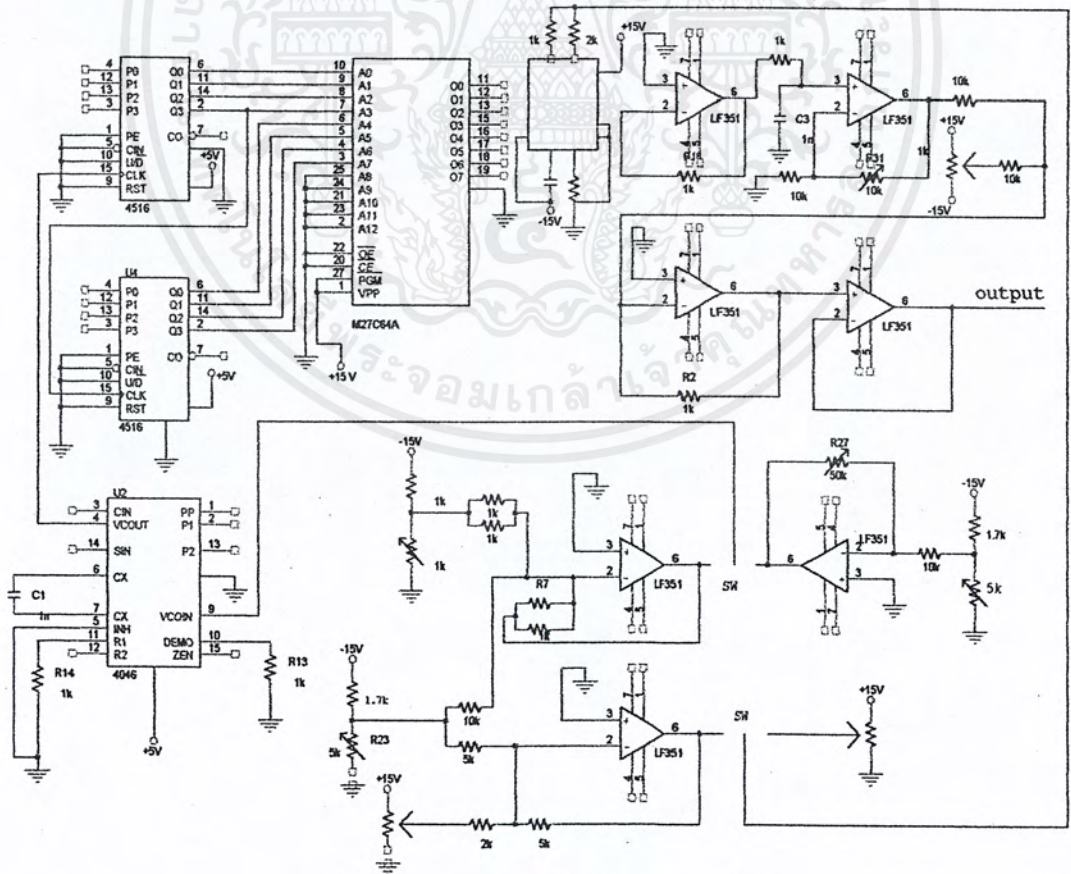
รูปที่ 4.2 แสดงวงจรกันกระแสกระชาก ซึ่งใช้ในกรณีที่ต้องการสตาร์ทมอเตอร์โดยการสับเบรกเกอร์หรือสวิตซ์ไฟกระแสสลับจากการไฟฟ้าเข้าที่วงจรกำลังของอินเวอร์เตอร์โดยตรง โดยไม่ต้องใช้วารีแอกคัลยาบิคในการจ่ายแรงดันไฟฟ้าให้กับอินเวอร์เตอร์ วงจรนี้จะช่วยลดกระแสกระชากในตอนสตาร์ทมอเตอร์เหนี่ยวนำ โดยการให้กระแสชาร์จที่ตัวเก็บประจุจนมีแรงดันเท่ากับแหล่งจ่ายก่อน จากนั้นก็จะตัด  $R_s$  ออกแล้วจึงต่อส่วนคิซึลิ่งค์เข้ากับส่วนวงจรกำลังของอินเวอร์เตอร์

การทำงานของวงจรจะตรวจวัดขนาดแรงดันที่คิซึลิ่งค์โดยวิธีแบ่งแรงดัน (voltage divider) แล้วนำมาเปรียบเทียบกับค่าแรงดันที่ได้ตั้งค่าไว้ โดยใช้ไอซีคอมพาราเตอร์ LM393 เมื่อแรงดันที่คิซึลิ่งค์มีค่ามากกว่าแรงดันที่ได้ตั้งไว้ ทรานซิสเตอร์จะเริ่มนำกระแสและทำให้มีไฟเลี้ยงไปจ่ายให้คิซึลิ่งค์ (DC Relay) ไปสั่งให้วงจรกำลังตัดตัวต้านทาน  $R_s$  ออกจากวงจรโดยใช้แม่เหล็กคอนแทคเตอร์ (magnetic contactor)



รูปที่ 4.2 แสดงวงจรกันกระแสแทรกเข้าตัวเก็บประจุ

#### 4.4 วงจรสร้างสัญญาณไซน์อ้างอิงสามเฟส



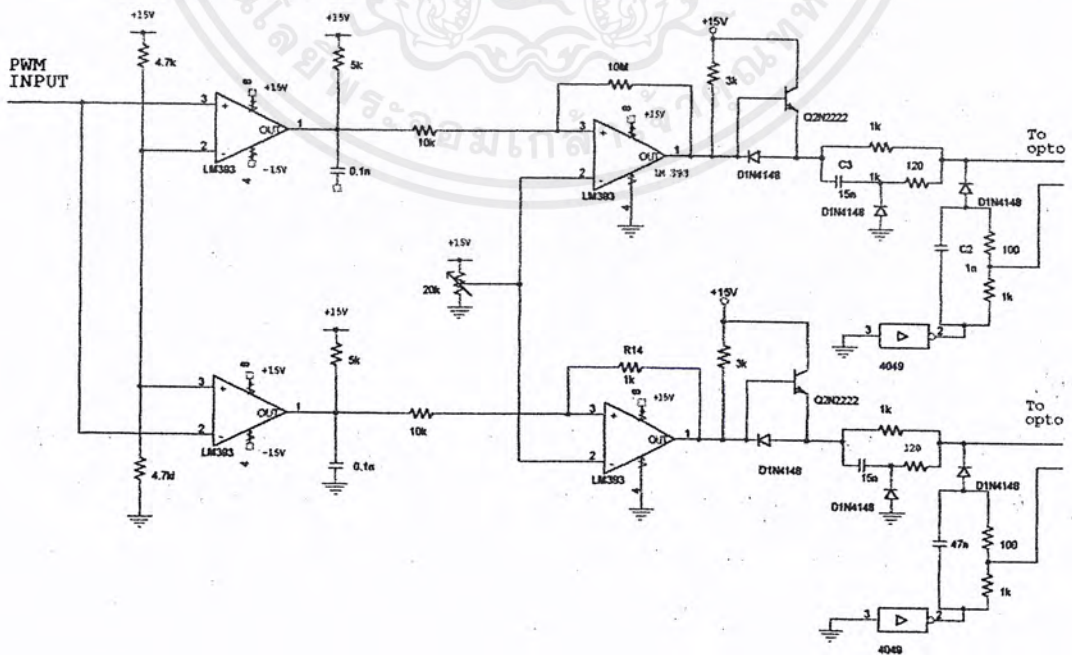
รูปที่ 4.3 แสดงวงจรสร้างสัญญาณไซน์อ้างอิงสามเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.3 แสดงวงจรสร้างสัญญาณไซน์อ้างอิง โดยจะทำการเก็บข้อมูลของคลื่นรูปไซน์ที่อยู่รูปของ look up table ลงไปในหน่วยความจำของ EPROM ข้อมูลแต่ละค่าจะเป็นเลขทางดิจิทัลที่แทนขนาดแอมพลิจูดของสัญญาณไซน์ที่มุมต่างๆ ความละเอียดของสัญญาณไซน์ที่ได้จะขึ้นอยู่กับจำนวนข้อมูลที่เก็บไว้ใน EPROM ถ้าทำการเก็บข้อมูลของสัญญาณไซน์ใน 1 คาบเป็นจำนวน 256 ข้อมูล ข้อมูลแต่ละตำแหน่งจะอยู่ห่างกันประมาณ 1.406 องศา ค่าของข้อมูลทั้ง 256 ข้อมูลนี้แสดงในตารางที่ ภาคผนวก การทำงานจะใช้การอ้างอิงแอดเดรสในการเรียกข้อมูลจาก EPROM มาใช้งาน โดยใช้ไอซีเบอร์ MC14156 ซึ่งเป็นไอซี 8 bit up/down counter ในการอ้างอิงแอดเดรสโดยการนับสัญญาณนาฬิกา และใช้ไอซีเบอร์ MC14046 ในการสร้างสัญญาณนาฬิกา การนับจะนับขึ้นหรือลงจนครบ 256 ค่าก็จะได้สัญญาณไซน์หนึ่งรูปคลื่น จากนั้นตัวนับจะทำการรีเซ็ตแล้วกลับมานับใหม่อีกครั้งเพื่อสร้างสัญญาณไซน์คลื่นต่อไป สัญญาณเอาต์พุตที่ได้จาก EPROM ยังเป็นสัญญาณดิจิทัลอยู่จึงต้องแปลงเป็นสัญญาณอนาล็อกโดยใช้ D/A converter ไอซีเบอร์ MC1408 สัญญาณอนาล็อกที่ได้นี้จะอยู่ในรูปของสัญญาณกระแสจึงต้องเปลี่ยนให้เป็นแรงดันโดยผ่านวงจร current to voltage converter เพื่อให้สัญญาณไซน์นี้สามารถนำไปใช้งานได้

ในการสร้างสัญญาณไซน์สามเฟสจะใช้ EPROM 3 ตัว ที่เก็บค่าข้อมูลเหมือนกันเพียงแต่มีการเลื่อนตำแหน่งของข้อมูลให้ห่างกัน 120 องศา และ 240 องศา ตามลำดับ

4.5 วงจรหน่วงเวลา ( Time Lock Out)

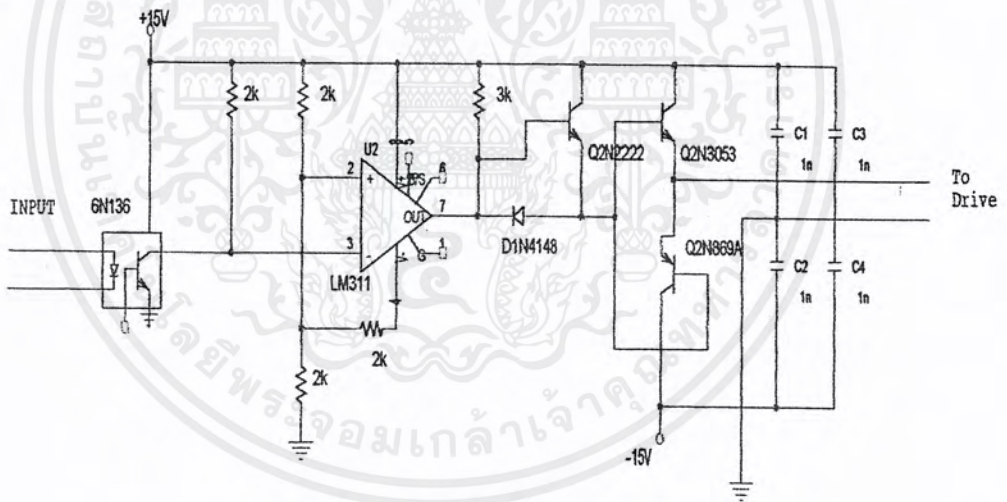


รูปที่ 4.4 แสดงวงจรหน่วงเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นวงจรที่ใช้ในการแยกและสร้างสัญญาณที่ไปควบคุมการนำกระแสของ IGBT ที่อยู่ในกึ่งเดียวกัน โดยจะมีการสร้างช่วงเวลาเดดไทม์ (dead time) ขึ้นเพื่อป้องกันไม่ให้ IGBT สองตัวที่อยู่ในกึ่งเดียวกันนำกระแสพร้อมกัน ในขณะที่มีสับเปลี่ยนการทำงานซึ่งจะทำให้เกิดการลัดวงจรขึ้น ทำให้มีกระแสจำนวนมากไหลผ่าน IGBT แม้จะเป็นช่วงเวลาสั้นๆ แต่ก็ทำให้เกิดการเสียหายได้ การสร้างเดดไทม์เป็นการหน่วงสัญญาณการนำกระแสของ IGBT แต่ละตัวออกไป การตั้งค่าเวลาเดดไทม์นี้ต้องตั้งให้เหมาะสม ถ้าตั้งค่ามากเกินไปจะทำให้แรงดันมูลฐานมีค่าลดลงและทำให้ฮาร์โมนิคอันดับต่ำมีค่าสูงขึ้น แต่ถ้าตั้งค่าน้อยเกินไปจะเสี่ยงต่อการที่ IGBT จะนำกระแสพร้อมกัน จากการทดลองได้เลือกค่าเวลาเดดไทม์ไว้ที่ 6 us ภายในวงจรจะประกอบด้วยวงจรถอมพาราเรเตอร์, วงจรอินทิเกรท และวงจรถยายสัญญาณ โดยค่าเวลาเดดไทม์สามารถตั้งได้โดยการปรับค่าแรงดันที่เปลี่ยนไปตามค่าความต้านทานที่สามารถปรับค่าได้ สัญญาณที่ได้จากวงจรถอมพาราเรเตอร์จะถูกนำไปผ่านทรานซิสเตอร์เพื่อขยายกระแสก่อนจะไปเข้าวงจรขับเคลื่อนต่อไป

#### 4.6 วงจรขับเคลื่อน



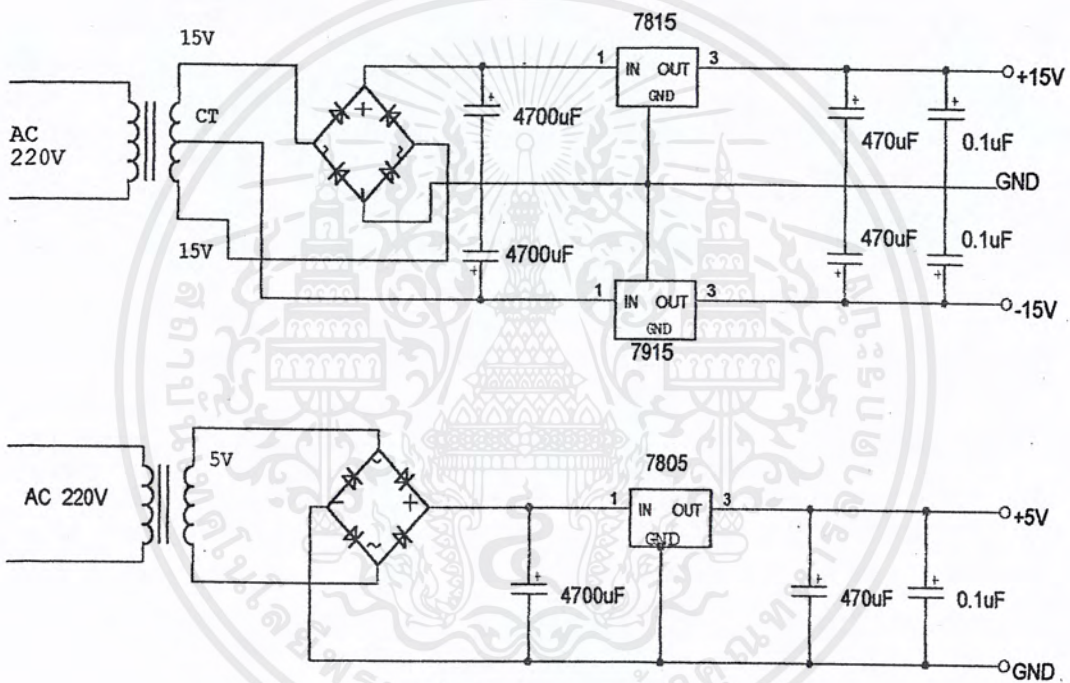
รูปที่ 4.5 แสดงวงจรถอบ

วงจรถอบที่ใช้จะมี 6 ชุด เพื่อใช้ในการขับ IGBT 6 ตัว โดยชุดที่ใช้ขับ IGBT ที่อยู่ในกึ่งด้านล่างทั้งสามกึ่งสามารถใช้กราวด์ร่วมกันได้ ส่วนชุดที่ใช้ขับ IGBT ตัวที่อยู่ในกึ่งด้านบนจะต้องแยกกราวด์ออกจากกัน วงจรถอบจะทำการแยกกราวด์ของวงจรถอบออกจากวงจรถอบกำลังโดยใช้ไอซี ออปโตได้อิโซเลเตอร์ (opto isolator) เบอร์ 6N136 เพื่อป้องกันวงจรถอบเกิดความเสียหายหากมีความผิดปกติขึ้นที่วงจรถอบกำลัง จากนั้นก็จะทำให้สัญญาณควบคุมที่มาจากวงจรถอบเป็นเวลาที่มีแคชชีกบวกรให้มีสัญญาณทางซิกนัลด้วย เพื่อทำการรีเวอร์สไบอัส IGBT ให้หยุดนำกระแสเร็วขึ้น

และสามารถทำการสวิทช์ซึ่งที่ความถี่สูงได้ แล้วสัญญาณที่ได้นี้จะผ่านทรานซิสเตอร์ก่อนเพื่อทำการขยายกระแสอีกทีก่อนจะนำไปขับ IGBT

สัญญาณขับเกทที่ได้นี้พบว่าบางครั้งจะมีสไปค์ของแรงดันเกิดขึ้น ซึ่งอาจมีผลกระทบต่อการทำงานของวงจรได้ วิธีที่จะช่วยแก้ไขได้คือทำการต่อตัวเก็บประจุรอมระหว่างแรงดันไฟเลี้ยงกับกราวด์ ทั้ง ไฟเลี้ยงบวกและลบ

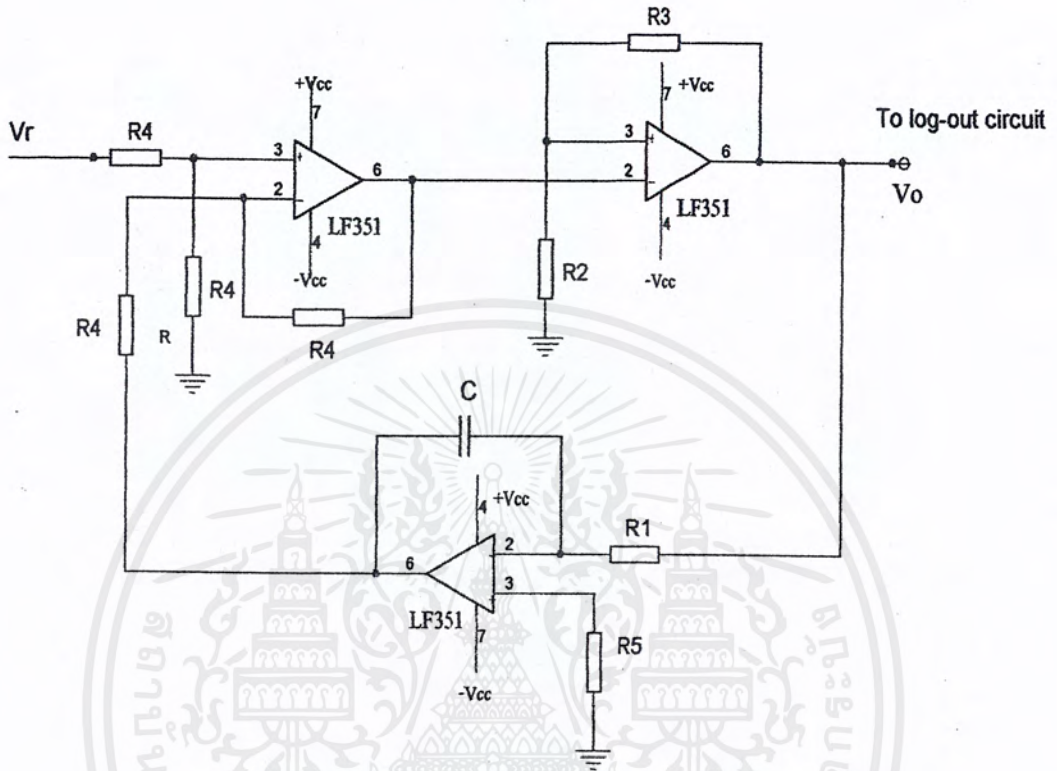
### 4.7 วงจรไฟเลี้ยง



รูปที่ 4.6 แสดงวงจรไฟเลี้ยง

จากรูปที่ 4.6 แสดงวงจรไฟเลี้ยง +15 V , -15V และ +5V โดยใช้วงจรไฟเลี้ยง +5V 1 ชุด สำหรับจ่ายให้กับวงจรสร้างสัญญาณไซน์อ้างอิงสามเฟส ส่วนวงจรไฟเลี้ยง +15 V, -15V ใช้ทั้งหมด 6 ชุด คือ 1 ชุดสำหรับจ่ายให้กับวงจรสร้างสัญญาณไซน์อ้างอิง 3เฟส , วงจรเคลด้ามีอคคูเลต และ วงจรสร้างเคดโทม 4 ชุด สำหรับจ่ายให้กับวงจรขับเกท โดยที่วงจรขับเกทที่ใช้ขับ IGBT ในกึ่งคานด่างสามตัวสามารถใช้วงจรไฟเลี้ยงเดียวกันได้เพราะมีกราวด์ร่วมกัน ส่วนวงจรขับเกทของ IGBT ที่อยู่ในกึ่งบนต้องใช้เลี้ยงแยกเนื่องจาก IGBT ตัวบนสามตัวไม่ได้มีกราวด์ร่วมกัน และไฟเลี้ยงอีกหนึ่งชุดใช้สำหรับจ่ายให้กับวงจรกันกระแสะกระชาก (by pass switch)

4.8 วงจรเคลต้ามืดดูแลแบบอะซิงโครนัส



รูปที่ 4.7 แสดงวงจรเคลต้ามืดดูแลแบบอะซิงโครนัส

จากรูปที่ 4.7 วงจรรวมประกอบด้วยวงจรลบบที่นำเอาสัญญาณไซน์อ้างอิงมาลบกับสัญญาณที่ป้อนกลับจากวงจรอินทิเกรต ผ่านวงจรฮิสเทอรีซิสคอมพาราเตอร์เพื่อทำการเปรียบเทียบสัญญาณ error ที่ได้จากการลบกันโดยค่าขอบเขตของฮิสเทอรีซิสสามารถกำหนดได้โดยการเปลี่ยน ค่า  $R_2$  และ  $R_3$  ในวงจร ค่าคงที่อินทิเกรตปรับได้โดยการเปลี่ยนค่า  $C$  และ  $R_1$  ส่วนค่าของ  $R_5$  ควรให้ มีค่าเท่ากับหรือใกล้เคียงกับ  $R_1$  เพื่อลดออฟเซตที่อาจเกิดขึ้นในวงจรอินทิเกรต ส่วนค่า  $R_4$  ในวง จรจะกำหนดให้เป็นเท่าใดก็ได้ นอกจากนี้ในทางปฏิบัติที่ขา 6 ของออปแอมป์ในวงจรลบอาจต่อ ตัวต้านทานลงกราวด์ด้วย เพื่อช่วยลดออฟเซตส่วนวิธีการคำนวณหาค่าพารามิเตอร์ต่างๆนี้ ได้ อธิบายไว้ในบทที่ 2 แล้ว

#### 4.9 วงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับทางด้านดีซีลิงค์

จากรูปที่ 4.8 แสดงวงจรเคลด้ามีอคคูเลตที่มีการป้อนกลับสัญญาณแรงดันไฟตรงที่จ่ายให้ วงจรกำลังของอินเวอร์เตอร์เพื่อตรวจวัดการเปลี่ยนแปลงของแรงดันเพื่อนำไปควบคุมสัญญาณ สวิตซ์ซึ่งที่ไปขับ IGBT จุดประสงค์คือต้องการควบคุมแรงดันพินคาเมนทอลของมอเตอร์ให้มีค่าคง ที่หรือเปลี่ยนแปลงน้อยที่สุดเมื่อมีการใส่โหลดให้มอเตอร์ ซึ่งจะทำให้อินเวอร์เตอร์สามารถฟื้นตัวได้ เร็วกว่าวงจรเคลด้ามีอคคูเลตที่ไม่มีการป้อนกลับ ทฤษฎีและหลักการของวงจรมีได้กล่าวเอาไว้ แล้วในบทที่ 3

วงจรมีหลักการการทำงานเหมือนกับวงจรเคลด้ามีอคคูเลต แต่จะมีการควบคุมขนาดของ สัญญาณที่ออกจากวงจรฮิสเทอรีซิสก่อนที่จะผ่านวงจรอินทิเกรต เพื่อควบคุมความถี่สวิตซ์ของ สัญญาณเอาต์พุต โดยการตรวจจับสัญญาณจากแรงดันไฟตรงจะใช้ไอซีออปโตไอโซเลเตอร์ เบอร์ 6N136 และมีตัวต้านทานต่ออยู่เพื่อจำกัดกระแสที่ไหลผ่าน โดยกระแสดังกล่าวต้องไม่เกิน ค่าที่ออปโตไอโซเลเตอร์ทนได้ เอาต์พุตที่ออกมาจะเป็นสัญญาณแรงดันที่เปลี่ยนไปตามแรงดัน ไฟตรงที่วงจรกำลัง โดยมีค่าสูงสุดเท่ากับแรงดันไฟเลี้ยงที่จ่ายให้กับออปโตไอโซเลเตอร์เมื่อแรง ดันไฟตรงมีค่าเท่ากับพิกัด จากนั้นนำไปผ่านวงจรบัฟเฟอร์เพื่อคงค่าแรงดัน แล้วนำแรงดันนี้ไป จ่ายเป็นไฟเลี้ยงให้กับ ไอซี 4049 กับ 4050 ซึ่งเป็นไอซีที่ให้เอาต์พุตมีขนาดเท่ากับแรงดันไฟเลี้ยง ที่จ่ายให้กับตัวมัน

ในส่วนวงเคลด้ามีอคคูเลตสัญญาณเอาต์พุตจะถูกทำให้เหลือแต่ซีกบวก ก่อนนำมาเข้าไอ ซี 4049 กับ 4050 เนื่องจากไอซีสองตัวนี้ไม่สามารถทำงานที่ซีกลบได้ การทำให้สัญญาณเหลือแต่ ซีกบวกทำได้โดยต่อไดโอดลงกราวด์ที่เอาต์พุตในลักษณะรีเวอร์สไบอัส จะทำให้สัญญาณลบไหล ผ่านไดโอดลงกราวด์ไป จากนั้นสัญญาณที่ได้จะนำไปผ่านไอซี 4049 กับ 4050 ที่มีแรงดันไฟ เลี้ยงเปลี่ยนตามแรงดันไฟตรงของวงจรกำลัง เอาต์พุตที่ออกมาจะมีลักษณะอินเวอร์สกัน จากนั้น สัญญาณที่ได้จากไอซี 4050 กับ 4049 จะถูกนำมาลบกันที่วงจรลบก่อนจะไปเข้าวงจรอินทิเกรต

เมื่อจ่ายโหลดให้กับมอเตอร์จะทำให้แรงดันไฟตรงที่จ่ายให้กับอินเวอร์เตอร์มีค่าลดลง ซึ่ง ส่งผลให้แรงดันไฟเลี้ยงที่จ่ายให้ไอซี 4049 กับ 4050 มีค่าลดลงด้วย ทำให้ความถี่สัญญาณสวิตซ์ซึ่ง ลดลง ดังนั้นการมีอคคูเลตเพิ่มขึ้นเพื่อไปชดเชยกับแรงดันไฟตรงที่ตกลงจึงทำให้แรงดันมูดูฐานของ อินเวอร์เตอร์มีค่าคงที่หรือตกลงน้อยกว่าเทคนิคเคลด้ามีอคคูเลตพื้นฐานตามทฤษฎีที่กล่าวมาแล้ว



## บทที่ 5

### ผลการทดลอง

การทดลองแบ่งออกเป็น 3 ส่วนคือ 1.แสดงคุณสมบัติพื้นฐานของอินเวอร์เตอร์เทคนิคเคลดตัวมีอคคูเลต 2.แสดงผลของการเปลี่ยนแรงดันดิซิงลิ้งค์ต่อผลของแรงดันเอาต์พุทมาตรฐาน 3.การเปรียบเทียบระบบที่ไม่มีการป้อนกลับกับระบบที่มีการป้อนกลับ

#### 5.1 การทดลองคุณสมบัติแรงดันมาตรฐานต่อความถี่

##### สมมุติฐาน

อินเวอร์เตอร์เทคนิคเคลดตัวมีอคคูเลตแบ่งการทำงานออกเป็น 2 โหมด คือในช่วงที่ความถี่ของอินเวอร์เตอร์ต่ำกว่าความถี่กำหนดจะทำงานในโหมดคลื่นพีคดับบลิวเอ็มซึ่งจะมีอัตราส่วนของแรงดันมาตรฐานต่อความถี่คงที่ และจะให้ค่าแรงบิดสูงสุดคงที่ ส่วนในช่วงความถี่สูงกว่าความถี่กำหนดจะทำงานในโหมดคลื่นสแควร์ซึ่งจะมีค่าแรงดันเอาต์พุทมาตรฐานคงที่ และจะให้ค่ากำลังสูงสุดคงที่แต่แรงบิดสูงสุดจะลดลง

##### อุปกรณ์ที่ใช้ในการทดลอง

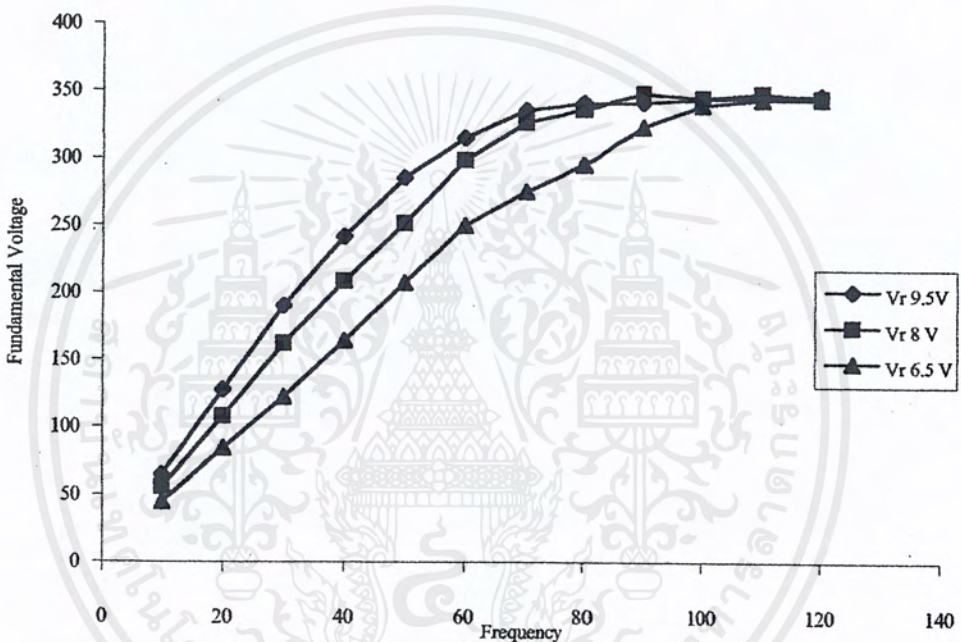
1. ดิจิตอลสโคป (Storage Scope) 1 เครื่อง
2. โพรบ×100 1 เส้น โพรบ×10 1 เส้น
3. วาริแอก 1 เฟส 15 A 1 ตัว
4. มัลติมิเตอร์ 1 เครื่อง

##### ขั้นตอนการทดลอง

1. ปรับขนาดของสัญญาณไซน์อ้างอิงเท่ากับ 8 V
2. ปรับความถี่ของสัญญาณไซน์อ้างอิงที่ 10 Hz ถึง 120 Hz.
3. บันทึกผลของแรงดันไลน์เอาต์พุท
4. ปรับขนาดของสัญญาณไซน์อ้างอิงเป็น 6.5 V และ 9.5 V แล้วบันทึกผล

### ผลการทดลอง

รูปที่ 5.1 กราฟแสดงผลของแรงดันเอาต์พุตมูลฐานเมื่อทำการคงค่าแรงดัน ไซน์อ้างอิง และปรับความถี่เพิ่มขึ้น จากกราฟจะเห็นว่าอินเวอร์เตอร์แบ่งการทำงานออกเป็น 2 ช่วงคือช่วงปรับความถี่เพิ่มขึ้นแรงดันเพิ่มขึ้นตาม ช่วงสองปรับความถี่เพิ่มขึ้นแรงดันคงที่ และการปรับเพิ่มขนาดแรงดัน ไซน์อ้างอิงทำให้กราฟช่วงแรกชันขึ้น



รูปที่ 5.1 กราฟแสดงผลของแรงดันเอาต์พุตมูลฐานเมื่อทำการคงค่าแรงดัน ไซน์อ้างอิง และปรับความถี่เพิ่มขึ้น

### สรุปผลการทดลอง

จากผลการทดลองที่ได้สรุปว่าอินเวอร์เตอร์เทคนิคเคลดค้ำมีอคตุเลตแบ่งการทำงานเป็น 2 โหมด คือช่วงความถี่ต่ำกว่าความถี่กำหนดจะรักษาอัตราส่วนแรงดันต่อความถี่มีค่าคงที่เพื่อทำให้ air gap flux ของมอเตอร์ให้คงที่ทำให้มีแรงบิดสูงสุดคงที่ และในช่วงความถี่สูงกว่าความถี่กำหนด จะรักษาแรงดันมูลฐานให้คงที่แต่แรงบิดสูงสุดจะลดลงซึ่งเป็นไปตามคุณสมบัติที่ต้องการของอินเวอร์เตอร์ที่ใช้ขับมอเตอร์เหนี่ยวนำ

## 5.2 การทดลองเปรียบเทียบคุณสมบัติแรงบิดกับความเร็วรอบของมอเตอร์ (Torque-Speed Curve)

### สมมุติฐาน

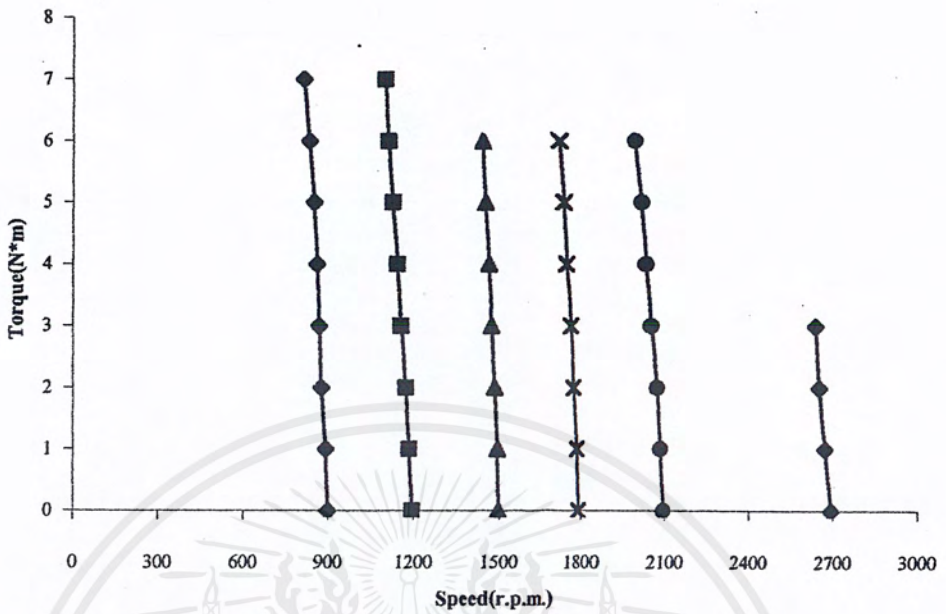
ทำการเปรียบเทียบระบบที่มีการป้อนกลับแรงดันจากคิซีถึงคักกับระบบที่ไม่มีการป้อนกลับ เพื่อดูผลของความสัมพันธ์ระหว่างแรงบิดกับความเร็วรอบของมอเตอร์ โดยที่ความเร็วรอบมอเตอร์แบบที่มีการป้อนกลับควรจะตกลงน้อยกว่าแบบไม่มีการป้อนกลับเมื่อทำการเพิ่ม โหลดขึ้น และต้องเป็นไปตามคุณสมบัติของอินเวอร์เตอร์

### อุปกรณ์ที่ใช้ในการทดลอง

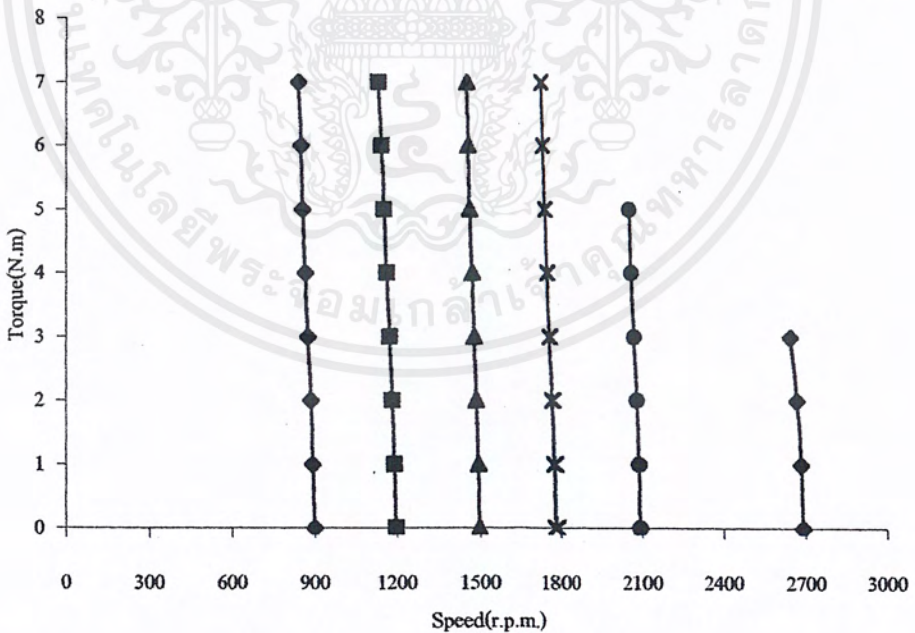
1. ดิจิตอลสโคป (storage scope) 1 เครื่อง
2. โพรบ×100 1 เส้น โพรบ×10 1 เส้น
3. วาริแอก 1 เฟส 10 A 2 ตัว
4. มัลติมิเตอร์ 3 ตัว
5. วงจรตรวจจับกระแส (LEM)
6. มิเตอร์วัดความเร็วรอบ (Tacchometer) 1 ตัว

### ขั้นตอนการทดลอง

1. คงค่าขนาดสัญญาณไซน์อ้างอิงที่ 8 V เก็บผลการทดลองที่ความถี่ต่างๆ
2. เก็บผลแรงดันไลน์และความเร็วขณะไม่มีโหลด และ ขณะมีโหลดขนาด 1 N.m จนถึงที่ 7 N.m
3. ทำการทดลอง 2 ครั้งคือระบบที่ไม่มีการป้อนกลับและระบบที่มีการป้อนกลับ

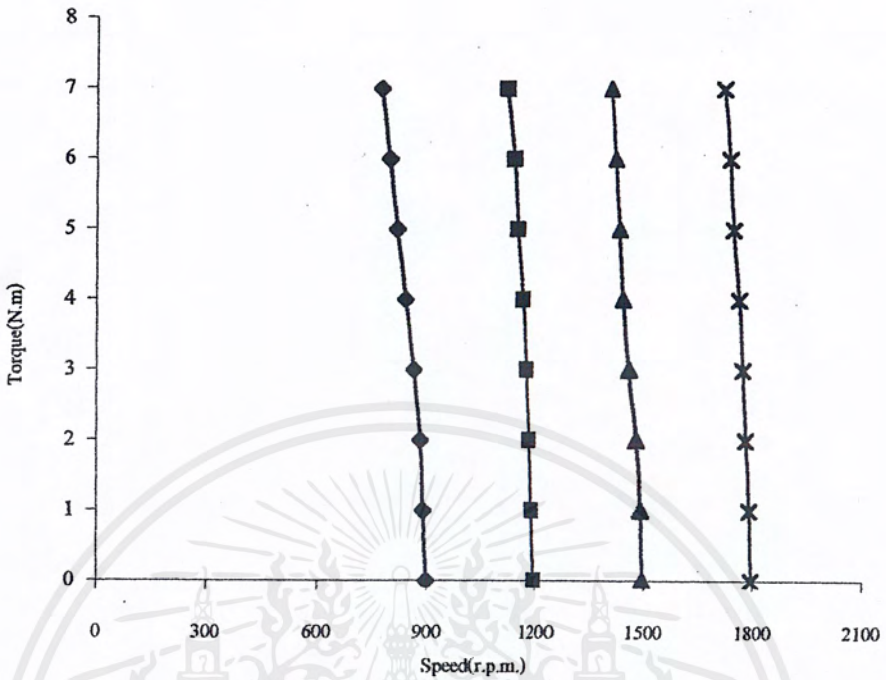


รูปที่ 5.2 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์โดยใช้เทคนิคเคลตต้ามีอคดูเลตที่ไม่มีการป้อนกลับคิซีลิ่งโดยใช้ตัวเก็บประจุขนาด 4700uF

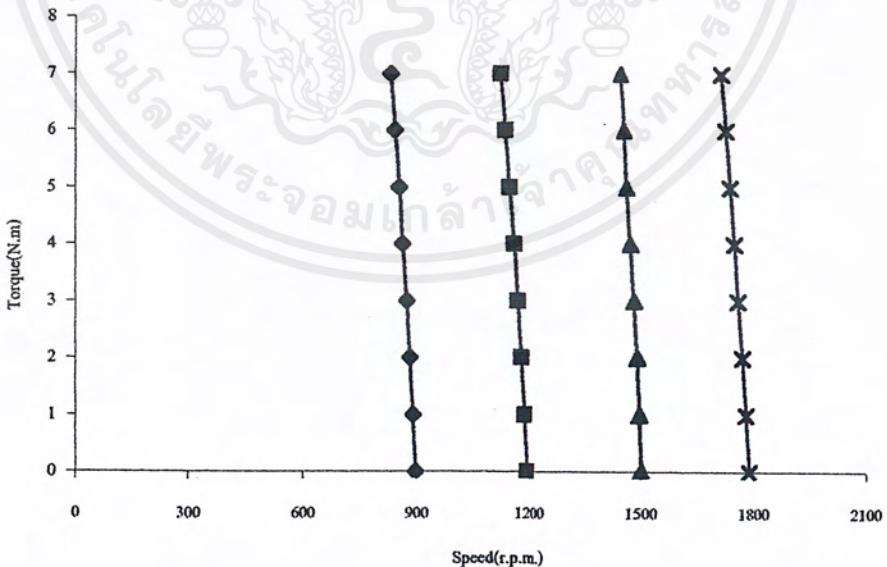


รูปที่ 5.3 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์โดยใช้เทคนิคเคลตต้ามีอคดูเลตที่มีการป้อนกลับจากคิซีลิ่งโดยใช้ตัวเก็บประจุขนาด 4700uF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์ โดยใช้เทคนิคเคลด้า มีอคดูเลตที่ไม่มีการป้อนกลับจากคิซีลิ่งค์ โดยใช้ตัวเก็บประจุขนาด 1400 uF



รูปที่ 5.5 กราฟความสัมพันธ์แรงบิดกับความเร็วรอบของมอเตอร์ โดยใช้เทคนิคเคลด้า มีอคดูเลตที่มีการป้อนกลับจากคิซีลิ่งค์ โดยใช้ตัวเก็บประจุขนาด 1400 uF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### สรุปผลการทดลอง

อินเวอร์เตอร์เทคนิคเคลด้ามีอคคูเลตที่มีการป้อนกลับแรงดันทางด้านคิซีลิ่งค์เมื่อมอเตอร์จ่ายโหลดเพิ่มขึ้นความเร็วรอบจะตกลงน้อยกว่าระบบที่ไม่มีการป้อนกลับแรงดันทางด้านคิซีลิ่งค์ การที่ระบบที่มีการป้อนกลับมีความเร็วลดลงน้อยกว่านั้นพิจารณาจากทฤษฎีของมอเตอร์เหนี่ยวนำ คือความเร็วรอบจะแปรผันตรงกับแรงดันมูลฐานที่จ่ายให้กับมอเตอร์ ดังนั้นในระบบที่มีการป้อนกลับซึ่งสามารถรักษาแรงดันมูลฐานที่ลดลงจากการเกิดแรงดันกระเพื่อมที่คิซีลิ่งค์ เมื่อมอเตอร์จ่ายกระแสเพิ่มขึ้นให้มีค่าคงที่หรือตกลงไม่มาก จะทำให้มอเตอร์มีความเร็วรอบตกลงน้อยเมื่อทำการจ่ายโหลดเพิ่มขึ้น และเมื่อลดค่าตัวเก็บประจุที่คิซีลิ่งค์ลงจะเห็นความแตกต่างชัดเจนขึ้น เพราะตัวเก็บประจุที่มีขนาดเล็กจะมีแรงดันกระเพื่อมมากกว่าตัวเก็บประจุที่มีขนาดใหญ่ในกรณีที่จ่ายกระแสขนาดเท่ากัน

### 5.3 แสดงสัญญาณที่จุดต่าง ๆ เพื่อให้เห็นถึงระบบการทำงานแบบป้อนกลับ

#### สมมุติฐาน

สัญญาณที่ป้อนกลับเข้าวงจรอินทิเกรตเป็นส่วนกับสัญญาณที่คิซีลิ่งค์และสัญญาณที่ป้อนกลับ จะยังคงความสามารถของเทคนิคเคลด้ามีอคคูเลตไว้ โดยสัญญาณที่ออกจากวงจรอินทิเกรตจะยังคงมีลักษณะเป็นรูปไซน์

#### อุปกรณ์ที่ใช้ในการทดลอง

1. คิซีลิ่งค์โคป (storage scope) 1 เครื่อง
2. โพรบ×100 1 เส้น โพรบ×10 1 เส้น
3. วาริแอก 1 เฟส ขนาด 10 A 2 ตัว
4. มัลติมิเตอร์ 3 ตัว
5. ตัวเก็บประจุขนาด 470  $\mu$ F 4 ตัว

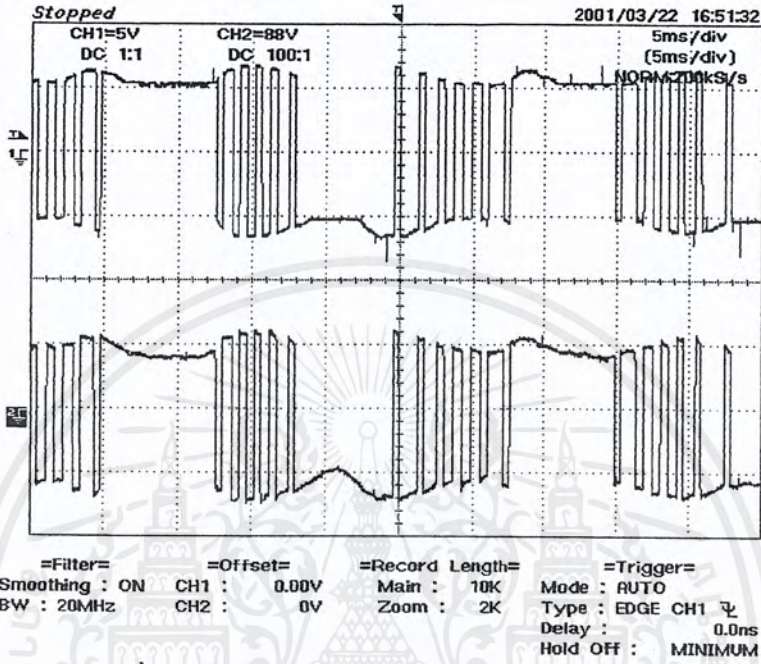
#### ขั้นตอนการทดลอง

1. จ่ายแรงดันไฟตรงขนาด 310 V ให้อินเวอร์เตอร์แล้วจ่ายโหลดให้มอเตอร์ที่พิกัดขนาด 5 N.m ที่ความถี่อินเวอร์เตอร์เท่ากับ 50 Hz
2. วัดสัญญาณแรงดันเอาต์พุตที่มีการกระเพื่อมที่วงจรถูกกำลังของอินเวอร์เตอร์เทียบกับสัญญาณก่อนเข้าวงจรอินทิเกรต (E)
3. วัดสัญญาณเอาต์พุตจากวงจรอินทิเกรต ( $V_p$ ) เทียบกับสัญญาณไซน์อ้างอิงและสัญญาณก่อนเข้าวงจรอินทิเกรต (E)
4. บันทึกผลการทดลองโดยใช้คิซีลิ่งค์โคป

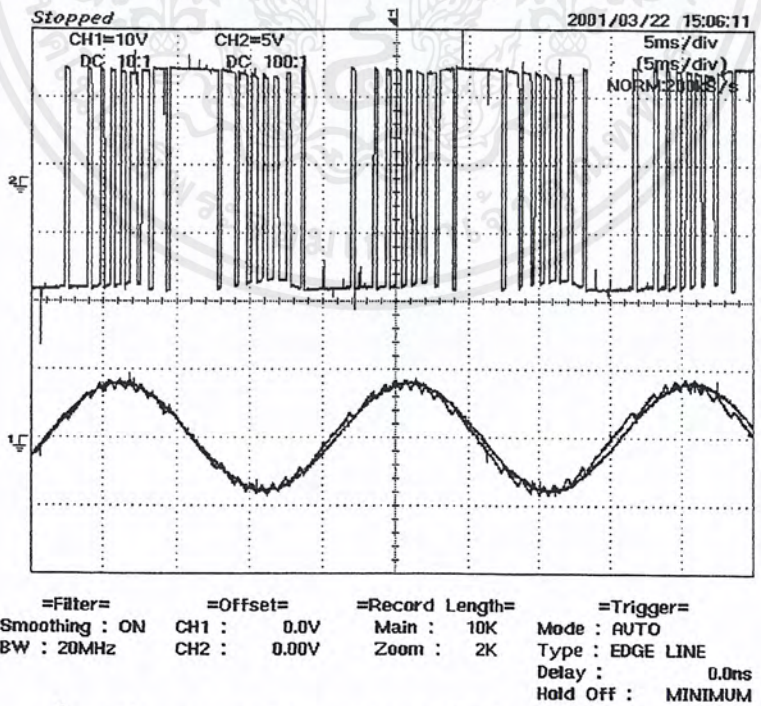
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. บันทึกผลการทดลองโดยใช้ดิจิตอลสโคป

ผลการทดลอง



รูปที่ 5.6 คำนบนแสดงสัญญาณก่อนเข้าวงจรอินทิเกรต  
 ด้านล่างแสดงสัญญาณแรงดันเอาต์พุตที่มีการกระเพื่อม



รูปที่ 5.7 คำนบนแสดงสัญญาณป้อนกลับก่อนเข้าวงจรอินทิเกรต (E)  
 ด้านล่างแสดงสัญญาณที่ออกจากวงจรอินทิเกรต ( $V_f$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### สรุปผลการทดลอง

เมื่อแรงดันที่คิซีลิ่งค์มีการกระเพื่อม เทคนิคเคลด้ามืดดูเลดที่มีการป้อนกลับนั้นสัญญาณก่อนเข้าวงจรอินทิเกรต (E) จะมีการกระเพื่อมด้วย ซึ่งสัญญาณที่คิซีลิ่งค์ที่มีการกระเพื่อมนี้อาจทำให้แรงดันมูลฐานที่มีความถี่เท่าเดิม ดังเกิดได้จากสัญญาณเมื่อผ่านวงจรอินทิเกรตจะยังคงให้สัญญาณเอาต์พุตที่มีความถี่เท่ากับสัญญาณ ไซน์อ้างอิงเนื่องจากวงจรฮิสเทอรีซิสมีแบนด์คั้งที่ และการที่สัญญาณก่อนเข้าอินทิเกรต (E) มีการกระเพื่อมหรือมีขนาดลดลงดังกล่าวทำให้ความชันของสัญญาณเอาต์พุตจากวงจรอินทิเกรตลดลงเป็นผลให้สัญญาณเอาต์พุตสวิทช์มีพัลส์กว้างขึ้นหรือมีความถี่สวิทช์ลดลง แต่ยังคงมีความถี่มูลฐานของระบบอินเวอร์เตอร์เท่าเดิม

### 5.3 รูปภาพแรงดัน-กระแสไลน์ของมอเตอร์เทียบกันระหว่างสองระบบ

#### สมมุติฐาน

เมื่อมีการจ่ายโหลดให้กับมอเตอร์เพิ่มขึ้นจะทำให้แรงดันที่คิซีลิ่งค์ตกลง อินเวอร์เตอร์ที่ใช้เทคนิคเคลด้ามืดที่มีการป้อนกลับจะมีการชดเชยส่วนของริปลีตที่ตกลง โดยรูปคลื่นแรงดันจะมีการขยายออก ทำให้ความถี่สวิทช์ของสัญญาณลดลง เพื่อให้แรงดันมูลฐานมีค่าคงที่

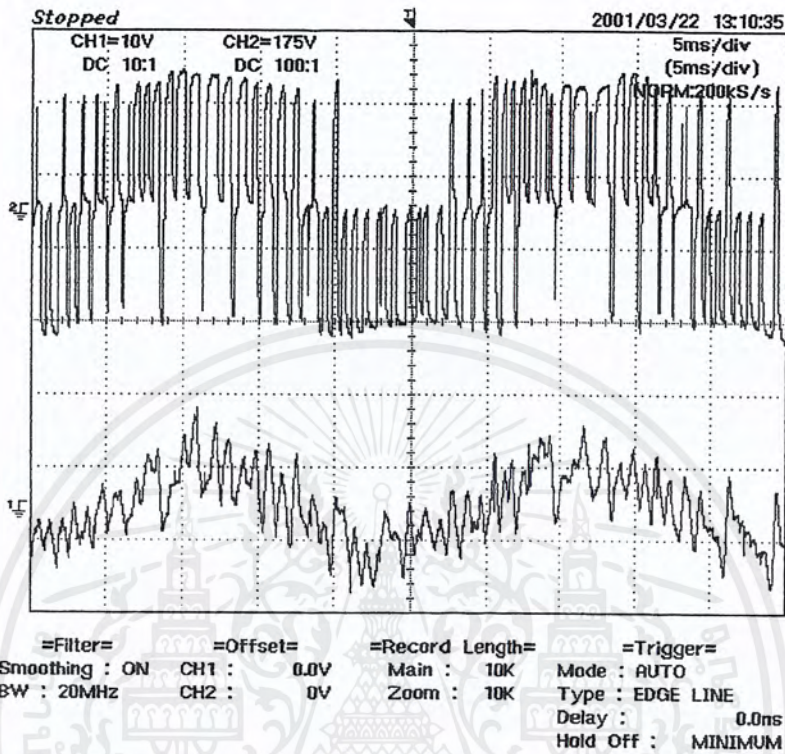
#### อุปกรณ์ที่ใช้ในการทดลอง

1. ดิจิตอลสโคป (Storage Scope) 1 เครื่อง
2. โพรบ\*100 1 เส้น    โพรบ\*10 1 เส้น
3. วาริแอก 1 เฟส 10 A    2 ตัว
4. มัลติมิเตอร์ 3 ตัว
6. วงจรตรวจวัดกระแส (LEM)

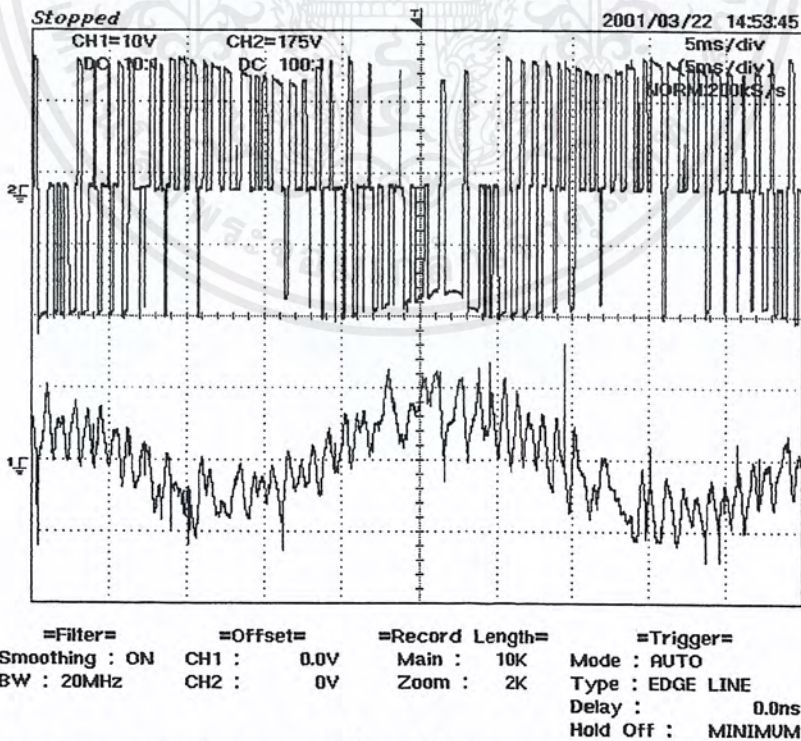
#### ขั้นตอนการทดลอง

1. จ่ายแรงดันคิซีลิ่งค์คั้งที่ 310 Vdc โดยใช้ตัวเก็บประจุขนาด 940  $\mu\text{F}$
2. ปรับความถี่สัญญาณ ไซน์อ้างอิงที่ 35 , 50 และ 70 Hz
3. ทำการจ่ายโหลดที่ขนาด 3 N.m
4. บันทึกรูปคลื่นของแรงดันและกระแสไลน์
5. ทำการทดลองทั้งเทคนิคเคลด้ามืดที่มีการป้อนกลับและ ไม่มีการป้อนกลับจากทางด้านคิซีลิ่งค์เพื่อนำมาเปรียบเทียบกัน

## ผลการทดลอง



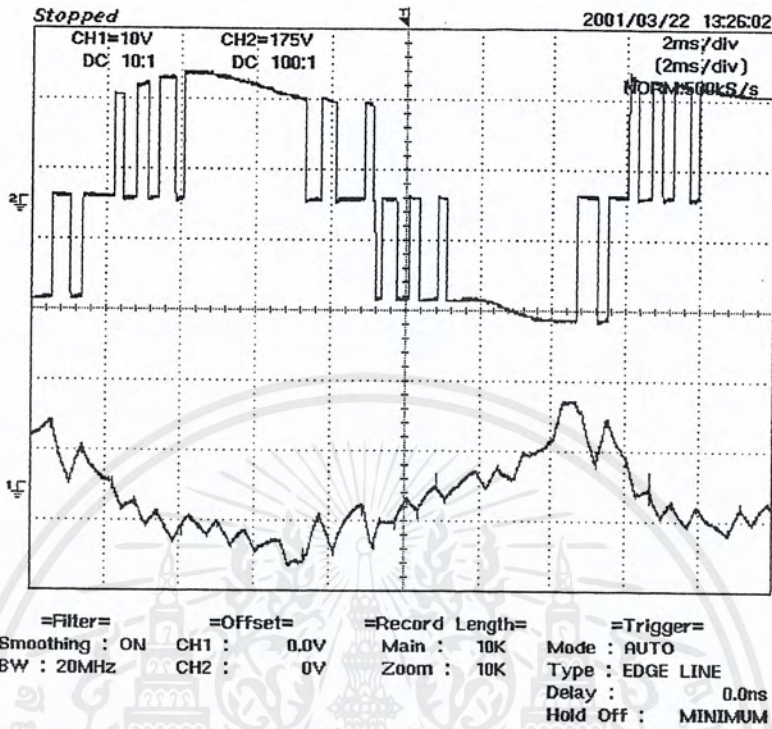
รูปที่ 5.8 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 35Hz ระบบ ไม่มีการป้อนกลับทางด้านดิซีลิงค์



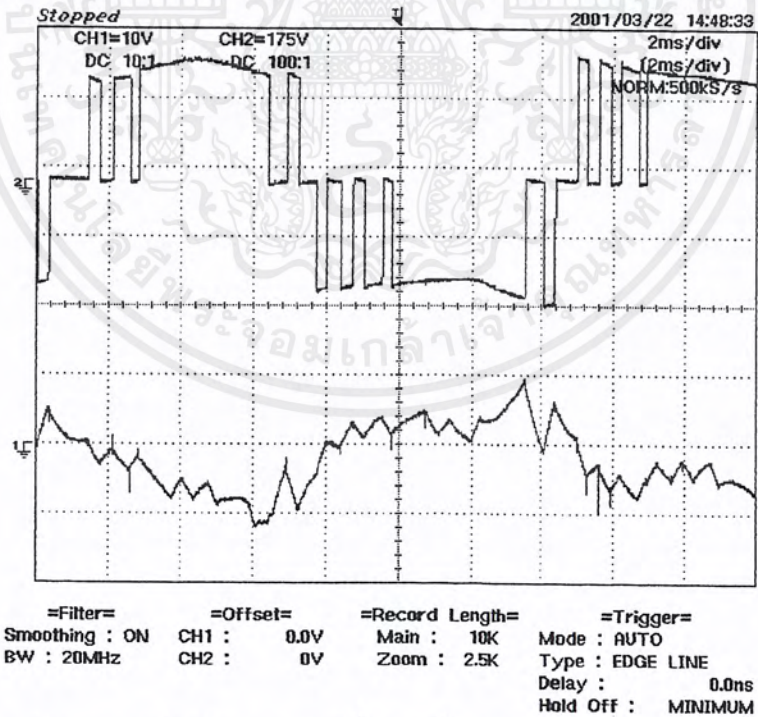
รูปที่ 5.9 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 35Hz ของระบบมีการป้อนกลับทางด้านดิซีลิงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปที่ 5.12 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 70Hz ระบบที่ไม่มีการป้อนกลับทางด้านดีซีลิงค์



รูปที่ 5.13 แรงดัน-กระแสไลน์ของมอเตอร์ที่ความถี่ 70Hz ระบบที่มีการป้อนกลับทางด้านดีซีลิงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### สรุปผลการทดลอง

จากกราฟจะเห็นว่าระบบที่มีการป้อนกลับแรงดันคิซีลิ่งค์ พัลส์สวิทซ์ซึ่งจะมีการขยายออก และมีความถี่สวิทซ์ต่ำลง และได้ทำการลดขนาดตัวเก็บประจุที่คิซีลิ่งค์เพื่อให้เห็นผลของแรงดันกระเพื่อม (Ripple Voltage) และการขยายของพัลส์สวิทซ์ได้ชัดเจนยิ่งขึ้น แรงดันไลน์ของมอเตอร์ของระบบที่มีการป้อนกลับแรงดันคิซีลิ่งค์ขณะที่มีการเพิ่มโหลดให้กับมอเตอร์จะเกิดการกระเพื่อม จะส่งผลให้พัลส์สวิทซ์ของแรงดันขยายออกและกระแสจะมีรูปร่างเข้าใกล้สัญญาณไซน์ส่งผลให้แรงดันมูลฐานมีค่าคงที่

### 5.4 การทดลองหาความสัมพันธ์ระหว่างแรงดันมูลฐานกับโหลดที่เพิ่มขึ้น

#### สมมุติฐาน

จากความสัมพันธ์ของอัตราการใช้คูลเลอร์ แปรผกผันกับขนาดของสัญญาณเอาท์พุท พิตับบลิวเอ็มป้อนกลับ (E) เมื่อทำการจ่ายโหลดให้มอเตอร์เพิ่มขึ้น แรงดันมูลฐานจะตกลง แต่ถ้าใช้เทคนิคเคลด้าม้อคคูเลตที่แบบที่มีการป้อนกลับจากแรงดันคิซีลิ่งค์ แรงดันมูลฐานจะมีค่าคงที่หรือตกลงน้อยกว่าวงจรถัดคูลเลอร์ที่ไม่มีป้อนกลับแรงดันคิซีลิ่งค์

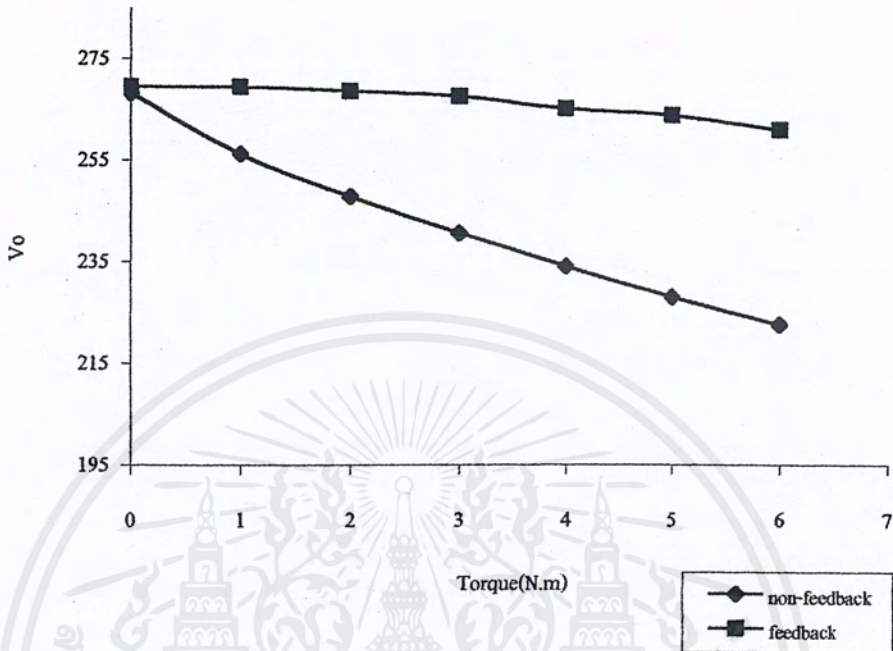
#### อุปกรณ์ที่ใช้ในการทดลอง

1. คิวคอสต โคป (Storage Scope) 1 เครื่อง
2. โพรบ\*100 1 เส้น โพรบ\*10 1 เส้น
3. วาริแอค 1 เฟส 10 A 1 ตัว
4. มัลติมิเตอร์ 1 เครื่อง

#### ขั้นตอนการทดลอง

1. ทดลองแบบ ไม่มีการป้อนกลับคงค่าแรงดันคิซีลิ่งค์เท่ากับ 310 V
2. ปรับความถี่สัญญาณ ไซน์อ้างอิงที่ 50 Hz
3. ทำการใส่โหลดที่ขนาด 1 ถึง 5 Nm บันทึกค่าแรงดันมูลฐาน
4. นำค่าที่ได้มาพล็อตกราฟ
5. ทำการทดลองแบบที่มีการป้อนกลับสัญญาณแรงดันคิซีลิ่งค์โดยทำการทดลองเช่นเดียวกับการทดลองที่ไม่มีการป้อนกลับในข้อ 2-4

## ผลการทดลอง



รูปที่ 5.14 แสดงความสัมพันธ์ของแรงดันมูลฐานกับโหลดที่เพิ่มขึ้น

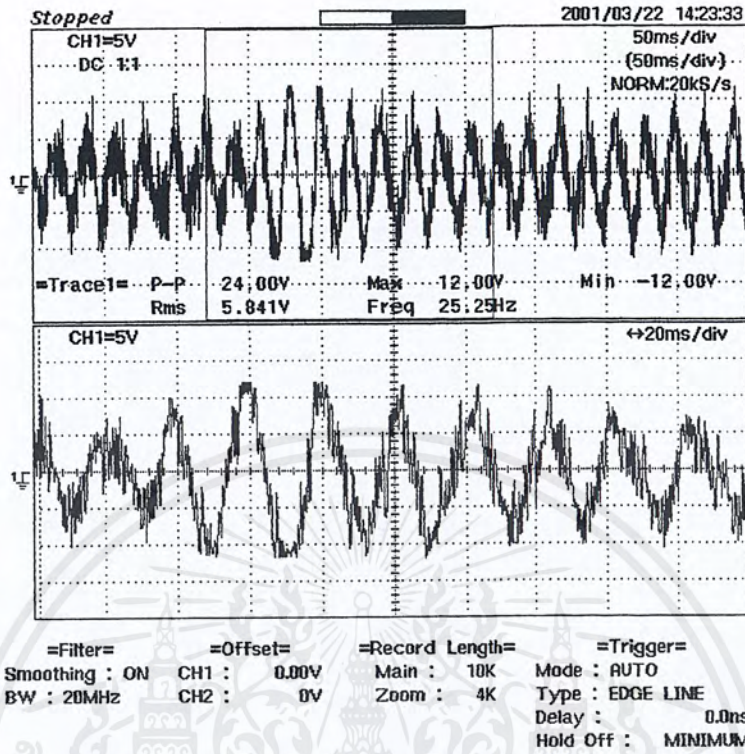
จากกราฟจะเห็นว่าระบบป้อนกลับแรงดันทางด้านดิซิงค์จะชดเชยแรงดันมูลฐานที่ตกลงได้เมื่อได้โหลดให้มอเตอร์เพิ่มขึ้นทำให้แรงดันมูลฐานของมอเตอร์มีค่าค่อนข้างคงที่หรือ ตกลงน้อยกว่าเมื่อเปรียบเทียบกับวงจรที่ไม่มีป้อนกลับทางด้านดิซิงค์

## สรุปผลการทดลอง

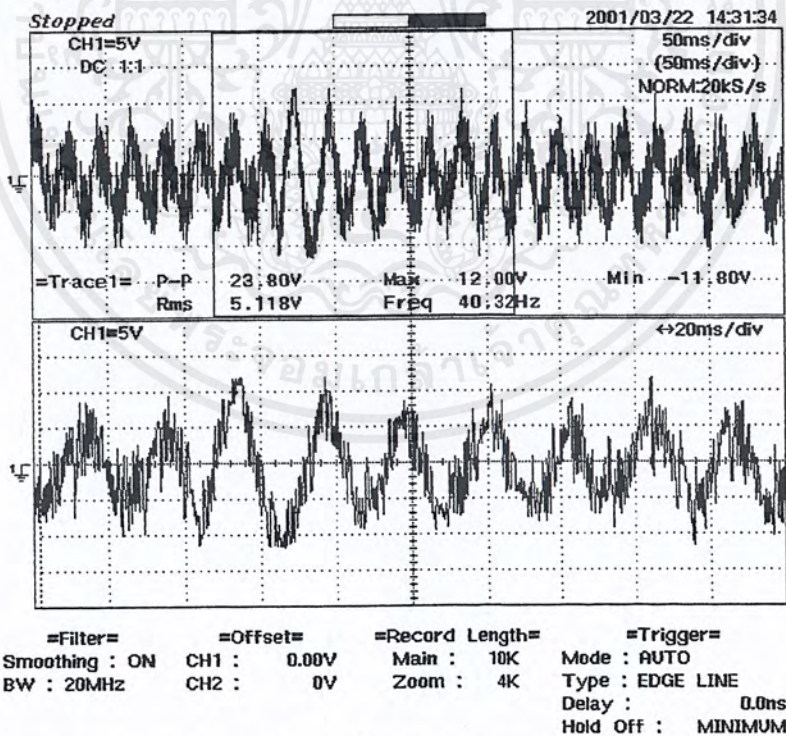
เมื่อทำการจ่ายโหลด แรงดันดิซิงค์จะเกิดแรงดันกระเพื่อมมากขึ้น ส่งผลให้อัตราการมือคูลเตดเพิ่มมากขึ้นในระบบที่มีการป้อนกลับ ส่วนระบบที่ไม่มีป้อนกลับจะเห็นได้ชัดว่าแรงดันไลต์มูลฐานจะลดลง มากกว่าระบบที่ไม่มีป้อนของแรงดันดิซิงค์

## 5.5 การทดลองวัดเวลาในการฟื้นตัวของมอเตอร์

การทดลองระยะเวลาคืนตัวของมอเตอร์ โดยแสดงผลของกระแสเมื่อทำการจ่ายโหลดแบบฉับพลันขนาดพิคก 5 N.m ที่ความถี่ไซน์อ้างอิง 50 Hz แรงดันเอซี จากวาริแอกขนาด 220 V ผลการทดลองจะแสดงเป็นกราฟกระแสไลน์เข้ามอเตอร์ดังนี้

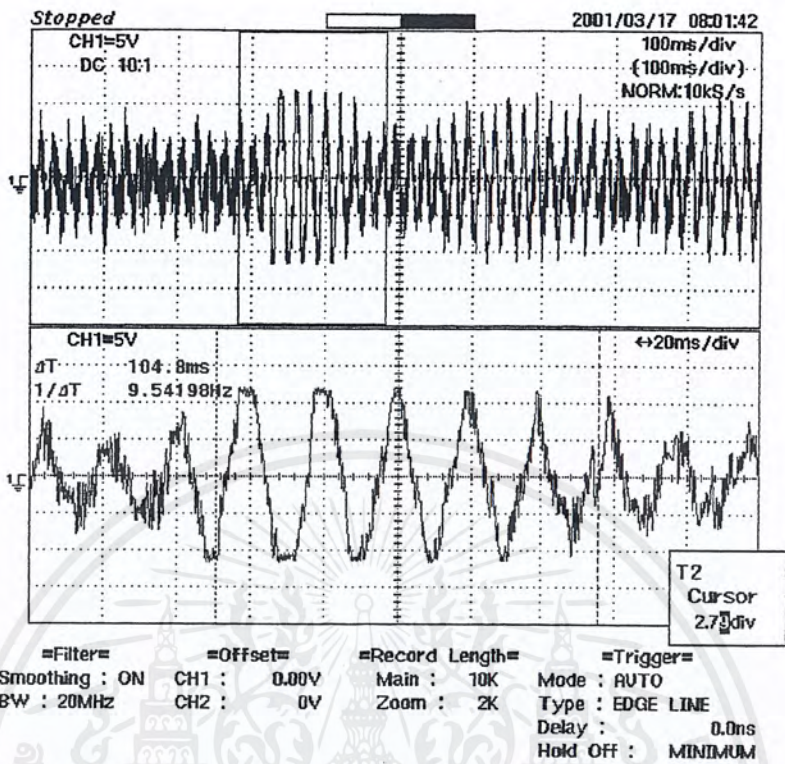


รูปที่ 5.15 กระแสไลน์เข้ามาเตอร์ระบบที่ไม่มีการป้อนกลับโดยใช้ตัวเก็บประจุขนาด 1410  $\mu\text{F}$

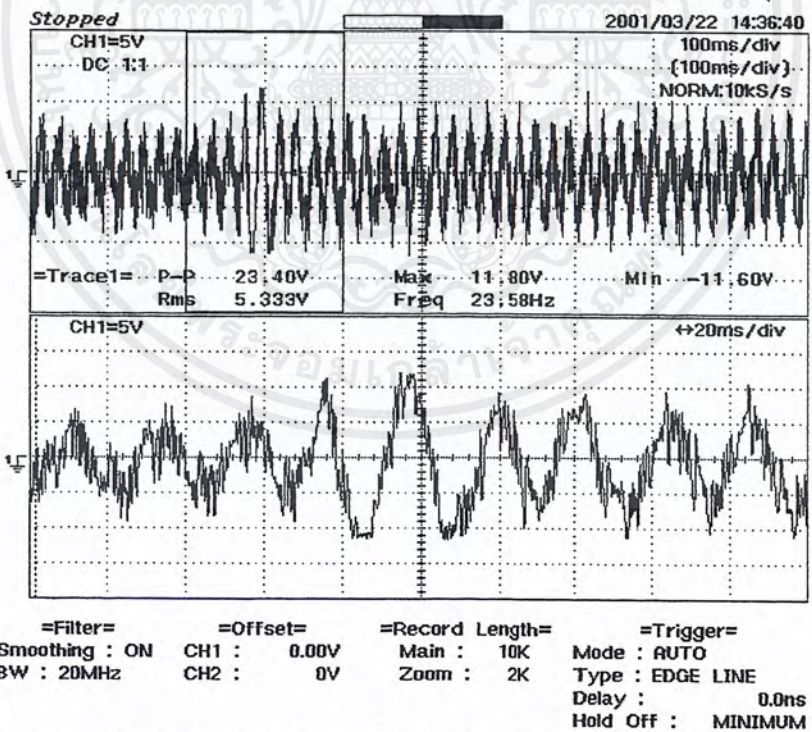


รูปที่ 5.16 กระแสไลน์เข้ามาเตอร์ระบบที่มีการป้อนกลับโดยใช้ตัวเก็บประจุขนาด 1410  $\mu\text{F}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.17 กระแสไลน์เข้ามอเตอร์ระบบไม่มีการป้อนกลับโดยใช้ตัวเก็บประจุขนาด 940  $\mu F$



รูปที่ 5.18 กระแสไลน์เข้ามอเตอร์ระบบที่มีการป้อนกลับโดยใช้ตัวเก็บประจุขนาด 940  $\mu F$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### สรุปผลการทดลอง

เมื่อมอเตอร์มีการเพิ่มโหลดให้กับมอเตอร์อย่างฉับพลัน จะเห็นได้ว่า อินเวอร์เตอร์แบบที่มีการป้อนกลับจะมีระยะเวลาฟื้นตัวเร็วกว่าแบบที่ไม่มีการป้อนกลับ แต่จะเห็นผลได้ไม่ชัดเจนนักเนื่องจากเครื่องมือที่ใช้วัดขนาดแรงบิด วัดได้ไม่ถึงพิกัดของมอเตอร์จึงทำให้แรงดันที่ตกลงไม่มาก เวลาที่ใช้ในการคืนตัวจึงต่างกันไม่มาก โดยถ้าค่าตัวเก็บประจุมีขนาดเล็กจะสามารถมองเห็นผลได้ชัดเจนยิ่งขึ้น

### 5.6 ความสัมพันธ์ของแรงดันมูลฐานกับแรงดันเอซีที่มีการเปลี่ยนแปลง

#### สมมติฐาน

แรงดันเอาท์พุทมูลฐานของมอเตอร์ควรจะมีค่าค่อนข้างคงที่เมื่อแรงดันเอซีมีการเปลี่ยนแปลงไม่ว่าจะมากขึ้นหรือลดลง เนื่องจากวงจรจะทำการชดเชยแรงดันที่ตกลง หรือพยายามรักษาให้มีเท่าเดิมแม้ว่าแรงดันที่แหล่งจ่ายจะเกิน

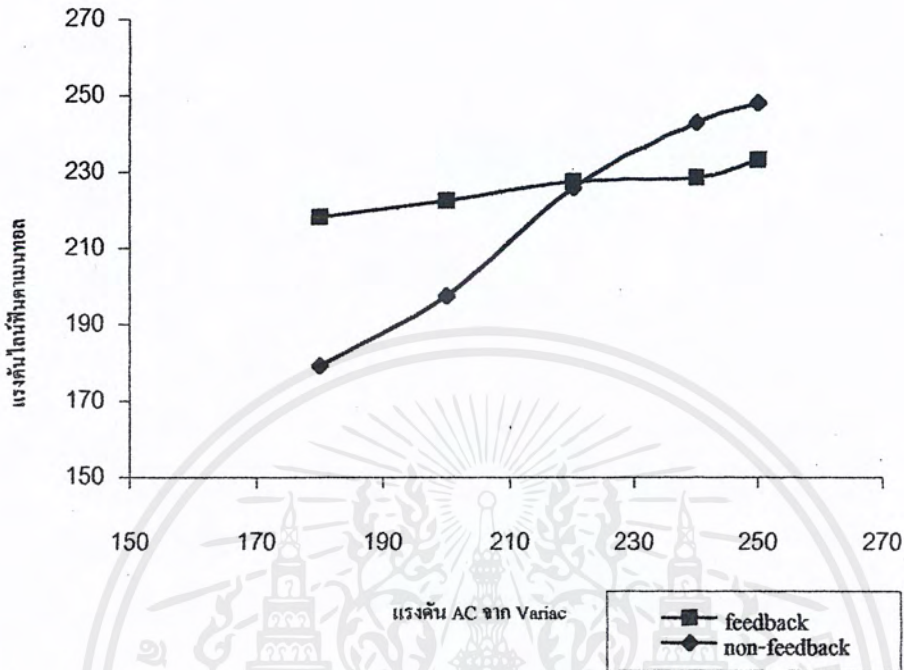
#### อุปกรณ์ที่ใช้ในการทดลอง

1. ดิจิตอลสโคป (Storage Scope) 1 เครื่อง
2. โพรบ\*100 1 เส้น โพรบ\*10 1 เส้น
3. วาริแอก 1 เฟส 10 A 1 ตัว
4. มัลติมิเตอร์ 1 เครื่อง

#### ขั้นตอนการทดลอง

1. คงค่าแรงดันดีซีลิงค์เท่ากับ 310 V ปรับค่าอัตราขยาย (gain) ให้ขนาดของ (E) เท่ากับ 8 V
2. คงค่าสัญญาณไซน์อ้างอิงที่ 8 V ความถี่ 50 Hz
3. ใช้ตัวเก็บประจุที่คี่ซีลิงค์ขนาด 4700  $\mu\text{F}$  เพื่อรักษาระดับแรงดันดีซีลิงค์ไม่ให้เกิดการกระเพื่อม เมื่อทำการ โหลดขนาด 5 N.m ทุกๆ จุดที่ทำการทดลอง
4. ปรับค่าแรงดันอินพุทโดยใช้วาริแอกปรับแรงดันที่ 180, 200, 220, 240, 250 Vac
5. ทำการทดลองโดยไม่มีการป้อนกลับสัญญาณแรงดันดีซีลิงค์โดยทำการทดลองเช่นเดียวกับทำการทดลองที่มีการป้อนกลับในข้อ 2-4

## ผลการทดลอง



รูปที่ 5.19 แสดงผลการทดลองเปรียบเทียบของแรงดันไลน์มูลฐานเมื่อทำการปรับแรงดัน AC

จากกราฟเมื่อแรงดัน AC จาก Variac ขณะไม่มีการป้อนกลับมีค่าเพิ่มขึ้นจาก 180-250 V ค่าแรงดันมูลฐานจะมีค่าเพิ่มขึ้นอย่างเป็นเชิงเส้น ขณะที่ระบบที่มีการป้อนกลับเมื่อปรับแรงดัน AC จาก Variac วงจรอินเวอร์เตอร์จะพยายามรักษาระดับแรงดันไลน์มูลฐานไว้ที่ค่าใกล้เคียงกับค่าที่ base frequency

## สรุปผลการทดลอง

เมื่อแรงดันเอซมีเปลี่ยนแปลงระบบที่มีการป้อนกลับวงจรอินเวอร์เตอร์จะทำการรักษาระดับแรงดันมูลฐานที่เปลี่ยนแปลงให้มีค่าค่อนข้างคงที่ ขึ้นอยู่กับการออกแบบวงจรอินเวอร์เตอร์ ว่าต้องการรักษาระดับแรงดันที่แรงดันเท่าไร โดยการกำหนดค่า(E)ที่การออกแบบหาค่าพารามิเตอร์ของวงจรเดคต้ามีอด มีประโยชน์ในการนำไปใช้กับมอเตอร์เมื่อแรงดันจากการไฟฟ้ามีการเกินหรือตกมอเตอร์จะยังคงได้รับแรงดันมูลฐานที่ค่าเท่าเดิม ขณะที่ระบบที่ไม่มีการป้อนกลับเมื่อแรงดันจากการไฟฟ้าเปลี่ยนไปมอเตอร์จะได้รับแรงดันมูลฐานที่เปลี่ยนไป

## บทที่ 6

### สรุปและวิจารณ์ผลการทดลอง

ในปฏิญญาฉบับนี้ ได้ทำการศึกษาคุณสมบัติของเทคนิคเคลด้ามือคูลูเลตชนิดอะซิงโครนัส ทั้งแบบที่มีการป้อนกลับและไม่มีการป้อนกลับจากเอาท์พุท เพื่อนำมาใช้สร้างอินเวอร์เตอร์สำหรับขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟส และได้มีการทำการทดลองคุณสมบัติต่างๆของอินเวอร์เตอร์ ซึ่งจากการทดลองต่างๆพบว่า มีความสอดคล้องกับทฤษฎีที่อ้างไว้ โดยที่การทดลองต่างๆที่เกิดขึ้นเป็นผลมาจากการพยายามชดเชยแรงดันดีซีลิงค์ที่ตกลงไป ซึ่งอินเวอร์เตอร์จะพยายามรักษาระดับแรงดันมูลฐานให้คงที่

จากผลการทดลองต่างๆสามารถสรุปคุณสมบัติของเทคนิคเคลด้ามือคูลูเลตได้ดังนี้

1. วงจรที่ใช้สร้างสัญญาณควบคุม มีการทำงานที่ง่าย ไม่ซับซ้อน
2. มีคุณสมบัติที่เหมาะสมในการนำมาสร้างอินเวอร์เตอร์เพื่อขับเคลื่อนมอเตอร์เหนี่ยวนำโดยมีการทำงาน 2 โหมคคือที่ความถี่ต่ำกว่าความถี่มูลฐานจะมีอัตราส่วนแรงดันต่อความถี่คงที่ ภายใต้เงื่อนไขทอร์คคงที่ และที่ความถี่สูงกว่าความถี่มูลฐาน จะให้แรงดันมูลฐานคงที่ภายใต้เงื่อนไขกำลังคงที่
3. การควบคุมอัตราส่วนแรงดันมูลฐานต่อความถี่สามารถทำได้โดยแค่เปลี่ยนความถี่ของสัญญาณไซน์อ้างอิง
4. ในระบบอินเวอร์เตอร์ที่มีการป้อนกลับแรงดันจากดีซีลิงค์จะมีคุณสมบัติในการรักษาระดับแรงดันมูลฐานให้คงที่หรือตกลงน้อย เมื่อมอเตอร์มีการรับโหลดมากขึ้น และทำให้มอเตอร์มีระยะเวลาในการฟื้นตัวเร็วขึ้น เมื่อนำไปเปรียบเทียบกับวงจรเคลด้ามือคูลูเลตที่ไม่มีการป้อนกลับ และความเร็วของมอเตอร์เมื่อมีการรับโหลดเพิ่มขึ้นจะตกลงน้อยกว่าที่ขนาดโหลดเดียวกัน

อย่างไรก็ตามเทคนิคเคลด้ามือคูลูเลตนี้ยังมีข้อเสียในเรื่องการไม่สมดุลย์ของแรงดันระหว่างไลน์ เป็นผลให้มีการกระเพื่อมของแรงดันและกระแส และมีฮาร์โมนิกเกิดขึ้นมาก ซึ่งทำให้มอเตอร์ทำงานได้ไม่ดีนัก

### ปัญหาที่พบและข้อเสนอแนะ

1. ในการทดลองหาค่าแรงดันมูลฐานของมอเตอร์จะใช้การนำเอารูปคลื่นที่วัดได้จากสโคป อิเล็กทรอนิกส์ แล้วมาทำการแตกค่าฮาร์โมนิคในโปรแกรม MATLAB ซึ่งทำให้ค่าที่ได้อาจมีการคลาดเคลื่อน จึงควรทำการทดลองหลายครั้งแล้วนำมาหาค่าเฉลี่ยเพื่อลดความผิดพลาด

2. ในการทดลองหาความสัมพันธ์ระหว่างแรงบิดกับความเร็วรอบเนื่องจากมอเตอร์เหนี่ยวนำที่ใช้ในการทดสอบเป็นมอเตอร์ขนาดพิกัด 2.2 กิโลวัตต์แต่อุปกรณ์ที่ใช้วัดค่าแรงบิดไม่สามารถวัดได้ถึงพิกัดจึงทำให้ได้กราฟที่ไม่ชัดเจน

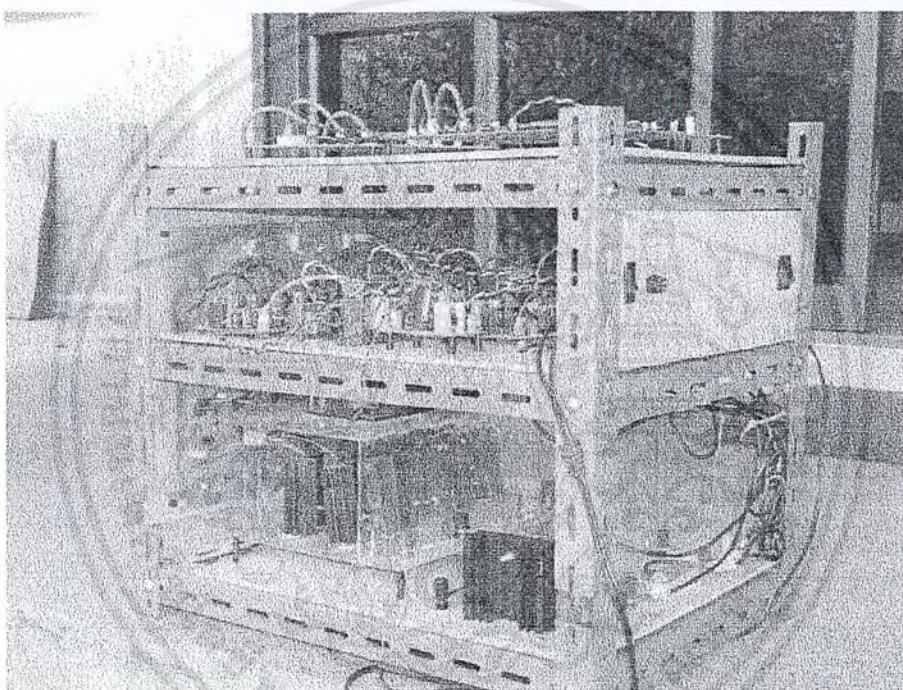
3. ในการทดลองใช้อินเวอร์เตอร์ขับมอเตอร์บางครั้งจะมีสัญญาณรบกวนจากภายนอกซึ่งมีผลทำให้วงจรมีการทำงานผิดพลาดเป็นอันตราย อินเวอร์เตอร์จึงควรมีการป้องกันและลดทอนสัญญาณรบกวนนี้โดยใช้สายชิลด์ในการส่งสัญญาณระหว่างวงจร หรือถ้าสามารถสร้างวงจรป้องกันการช็อตบรานซ์ (Short branch) ได้จะดีมากเพราะสามารถป้องกันความเสียหายของไอจีบีทีได้

4. อุปกรณ์ที่ใช้ในการทดลองมีจำนวนจำกัดทำให้ไม่เพียงพอต่อความต้องการของนักศึกษาส่งผลให้เกิดความล่าช้าในการดำเนินงาน โดยเฉพาะอย่างยิ่ง ดิจิตอลสโคปและ โพรบคู่มือ

## ภาคผนวก ก

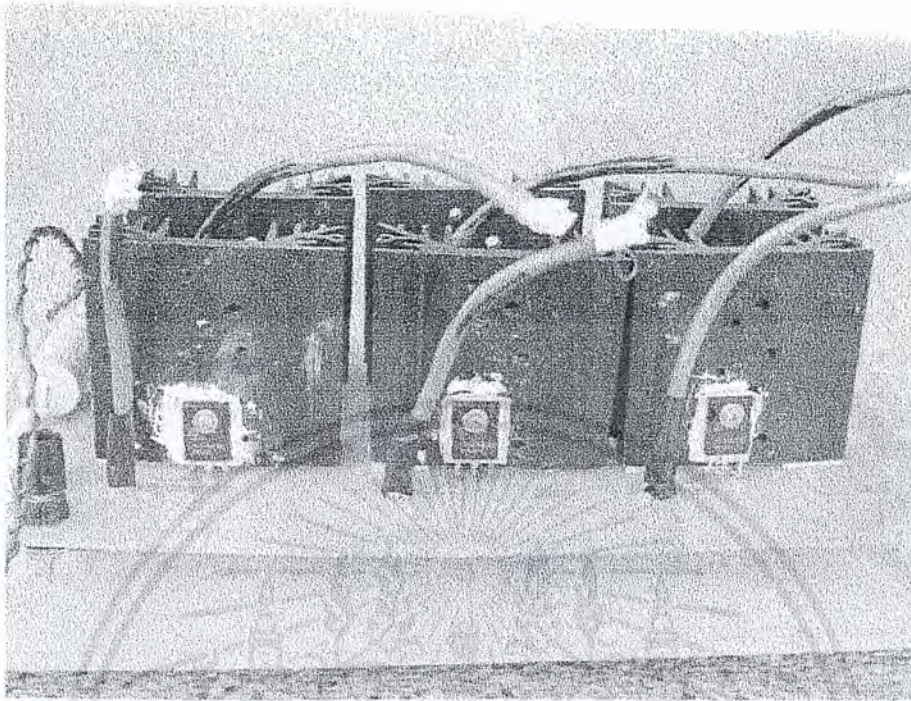
### ชิ้นงานปริญาานิพนธ์

ระบบอินเวอร์เตอร์ที่ใช้ในการขับเคลื่อนเหนี่ยวนำโดยใช้เทคนิคเคลด้ามีอคดูเลต จะประกอบด้วยส่วนวงจรกำลัง วงจรกรองไฟตรง วงจร By pass switch วงจรจับเกท วงจรหน่วงเวลา วงจรเคลด้ามีอคดูเลต และวงจรสร้างสัญญาณไซน์อ้างอิงสามเฟส ซึ่งวงจรทั้งหมดจะลงอยู่ในแผ่น PCB เพื่อลดสัญญาณรบกวน โดยวงจรต่างๆแสดงได้ดังรูป

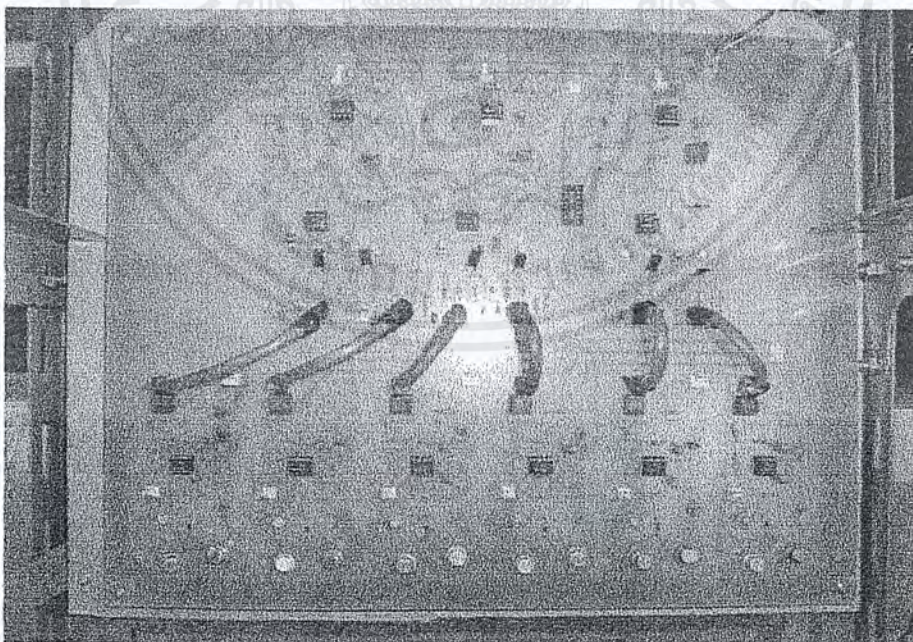


รูปที่ ก.1 แสดงชิ้นงานทั้งหมดที่ประกอบเสร็จสมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

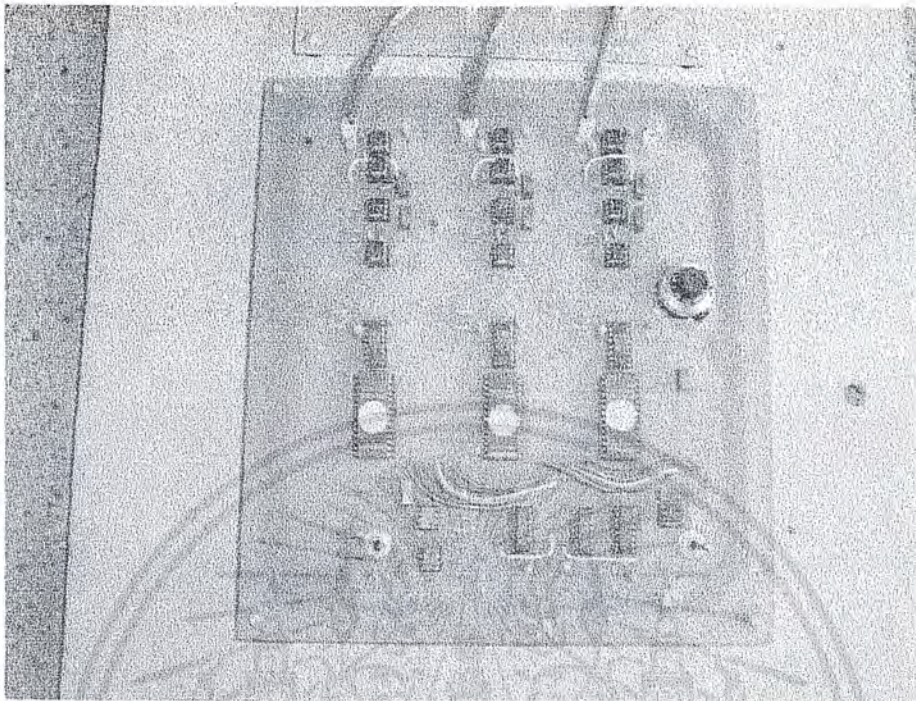


รูปที่ ก.2 แสดงวงจรกำลังของอินเวอร์เตอร์ที่ใช้ IGBT เป็นอุปกรณ์ในการสวิตช์

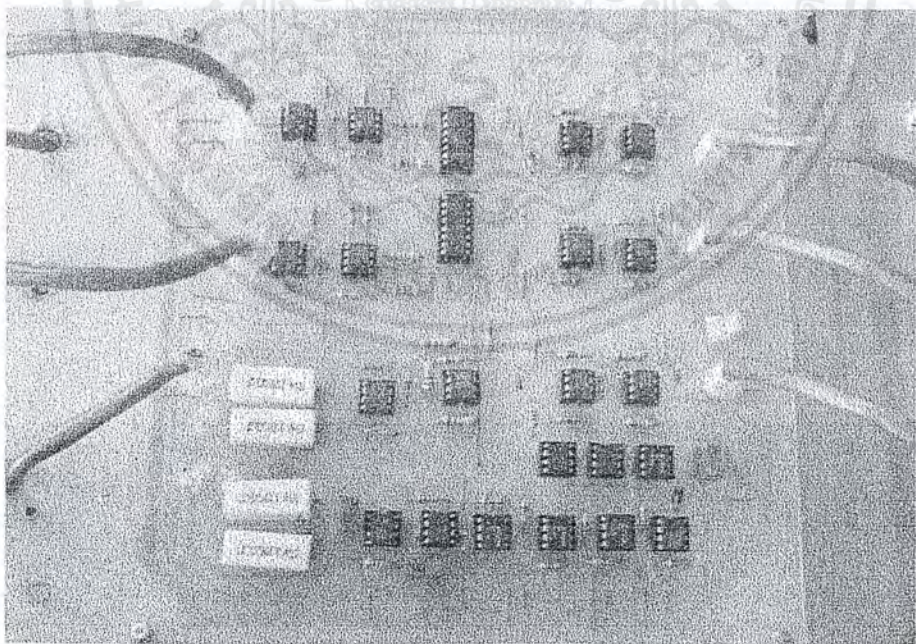


รูปที่ ก.3 วงจรหน่วงเวลาและวงจรขั้วเกท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.4 แสดงวงจรไซน์อั้งอิง



รูปที่ ก.5 แสดงวงจรเคลต้ามืดดูเลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ภาคผนวก ข

ข้อมูลที่เก็บไว้ในหน่วยความจำ EPROM เพื่อใช้ในการสร้างสัญญาณ ไชน์อ้างอิง 3 เฟส

### EPROM A

Address	Data
0000	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
0011	B3 B6 B9 BC BF C1 C4 C7 C9 CC CE D1 D3 D5 D8 DA DC
0022	DE E0 E2 E4 E6 E8 EA EC ED EF F0 F2 F3 F5 F6 F7 F8
0033	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
0044	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 F0
0055	EF ED EC EA E8 E6 E4 E2 E0 DE DC DA D8 D5 D3 D1 CE
0066	CC C9 C7 C4 C1 BF BC B9 B6 B3 B1 AE AB A8 A5 A2 9F
0077	9C 99 96 92 8F 8C 89 86 83 80 7C 79 76 73 70 6D 64
0088	67 63 60 5D 5A 57 54 51 4F 4C 49 46 43 40 3E 3B 38
0099	36 33 31 2E 2C 2A 27 25 23 21 1F 1D 1B 19 17 15 13
00AA	12 10 0F 0D 0C 0A 09 08 07 06 05 04 03 03 02 01 01
00BB	01 01 01 01 01 01 01 01 01 01 01 01 01 02 03 03 04
00CC	05 06 07 08 09 0A 0C 0D 0F 10 12 13 15 17 19 1B 1B
00DD	1F 21 23 25 27 2A 2C 2E 31 33 36 38 3B 3E 40 43 46
00EE	49 4C 4F 51 54 57 5A 5D 60 63 67 6B 6D 70 73 76 79
00FF	7C

### EPROM B

Address	Data
0000	10 0F 0D 0C 0A 09 08 07 06 05 04 03 03 02 01 01 01
0011	01 01 01 01 01 01 01 01 01 01 01 01 01 02 03 03 04 05
0022	06 07 08 09 0A 0C 0D 0F 10 12 13 15 17 19 1B 1B 1F
0033	21 23 25 27 2A 2C 2E 31 33 36 38 3B 3E 40 43 46 49
0044	4C 4F 51 54 57 5A 5D 60 63 67 6B 6D 70 73 76 79 7C
0055	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0066	B3 B6 B9 BC BF C1 C4 C7 C9 CC CED1 D3 D5 D8 DA DC
0077	DE E0 E2 E4 E6 E8 EA EC ED EF F0 F2 F3 F5 F6 F7 F8
0088	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
0099	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 F0
00AA	EF ED EC EA E8 E6 E4 E2 E0 DE DC DA D8 D5 D3 D1 CE
00BB	CC C9 C7 C4 C1 BF BC B9 B6 B3 B1 AE AB A8 A5 A2 9F
00CC	9C 99 96 92 8F 8C 89 86 83 80 7C 79 76 73 70 6D 64
00DD	67 63 60 5D 5A 57 54 51 4F 4C 49 46 43 40 3E 3B 38
00EE	36 33 31 2E 2C 2A 27 25 23 21 1F 1D 1B 19 17 15 13
00FF	12

**EPROM C**

Address	Data
0000	ED EC EA E8 E6 E4 E2 E0 DE DC DA D8 D5 D3 D1 CE CC
0011	C9 C7 C4 C1 BF BC B9 B6 B3 B1 AE AB A8 A5 A2 9F 9C
0022	99 96 92 8F 8C 89 86 83 80 7C 79 76 73 70 6D 64 67
0033	63 60 5D 5A 57 54 51 4F 4C 49 46 43 40 3E 3B 38 36
0044	33 31 2E 2C 2A 27 25 23 21 1F 1D 1B 19 17 15 13 12
0055	10 0F 0D 0C 0A 09 08 07 06 05 04 03 03 02 01 01 01
0066	01 01 01 01 01 01 01 01 01 01 01 01 01 02 03 03 04 05
0077	06 07 08 09 0A 0C 0D 0F 10 12 13 15 17 19 1B 1B 1F
0088	21 23 25 27 2A 2C 2E 31 33 36 38 3B 3E 40 43 46 49
0099	4C 4F 51 54 57 5A 5D 60 63 67 6B 6D 70 73 76 79 7C
00AA	80 83 86 89 8C 8F 92 96 99 9C 9F A2 A5 A8 AB AE B1
00BB	B3 B6 B9 BC BF C1 C4 C7 C9 CC CED1 D3 D5 D8 DA DC
00CC	DE E0 E2 E4 E6 E8 EA EC ED EF F0 F2 F3 F5 F6 F7 F8
00DD	F9 FA FB FC FC FD FE FE FF FF FF FF FF FF FF FF
00EE	FF FF FE FE FD FC FC FB FA F9 F8 F7 F6 F5 F3 F2 F0
00FF	EF

ภาคผนวก ก

ข้อมูลไอซีเบอร์ 4049, 4050, 4046, 4516



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4046B  
SCL4446B



# CMOS PHASE-LOCKED LOOPS

## FEATURES

- ◆ Very low power consumption – 70  $\mu$ W (typ) @  $f_o = 10$ kHz, 5Vdc
- ◆ Operating frequency range (no offset) – Up to 3MHz (typ) @ 10Vdc (SCL4046B) Up to 4MHz (typ) @ 10Vdc (SCL4446B)
- ◆ Low frequency drift – 0.04%/ $^{\circ}$ C (typ) @ 10Vdc
- ◆ Choice of two phase comparators:
  1. Exclusive-OR network
  2. Edge-controlled memory network with phase-pulse output for lock indication
- ◆ VCO Inhibit control for ON-OFF keying and ultra-low standby power consumption
- ◆ High VCO linearity 1% (typ)
- ◆ Source-follower output of VCO control input (Demodulator Output)
- ◆ Zener Diode to assist Supply Regulation
- ◆ Balanced Output Drive Current Specifications

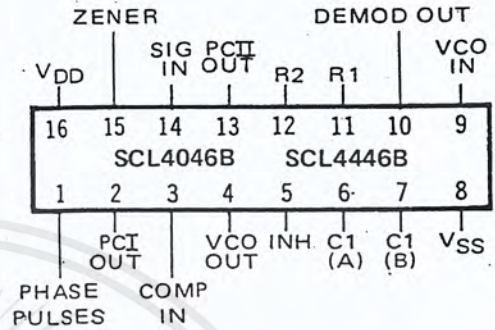
## APPLICATIONS

- ◆ FM demodulator and modulator
- ◆ Frequency synthesis and multiplication
- ◆ Frequency discriminator
- ◆ Data synchronization
- ◆ Voltage-to-frequency conversion
- ◆ Tone decoding
- ◆ FSK-Modems
- ◆ Signal conditioning

## DESCRIPTION

The SCL4046B and SCL4446B phase-locked loops contain two phase comparators, a voltage-controlled oscillator (VCO), source follower, and zener diode. The comparators have two common inputs. The Signal input can be used directly coupled to large voltage signals, or indirectly coupled (with a series capacitor) to small voltage signals. The self-bias circuit adjusts small voltage signals in the linear region of the amplifier. Phase comparator I (an exclusive-OR gate) provides a digital error signal  $PCI_{OUT}$ , and maintains  $90^{\circ}$  phase shift at the center frequency between Signal and Comparator inputs (both at 50% duty cycle). Phase comparator II (with leading edge sensing logic) provides digital error signals  $PCII_{OUT}$  and Phase Pulses, and maintains a  $0^{\circ}$  phase shift between input signals (duty cycle is immaterial). The linear VCO produces an output signal  $VCO_{OUT}$  whose frequency is determined by the voltage of input  $VCO_{IN}$  and the capacitor and resistors connected to pins  $C1_A$ ,  $C1_B$ ,  $R1$ , and  $R2$ . The source follower output, Demod Out, with an external resistor is used where the  $VCO_{IN}$  signal is needed but no loading can be tolerated. The inhibit input  $Inh$ , when high, disables the VCO and source follower to minimize standby power consumption. The zener diode can be used to assist in power supply regulation.

## CONNECTION DIAGRAM (all packages)



### Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

## RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

DC Supply Voltage	$V_{DD} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$	-55 to +125	$^{\circ}$ C
C, D, F, H Device		-40 to +85	$^{\circ}$ C
E Device			

## BLOCK DIAGRAM

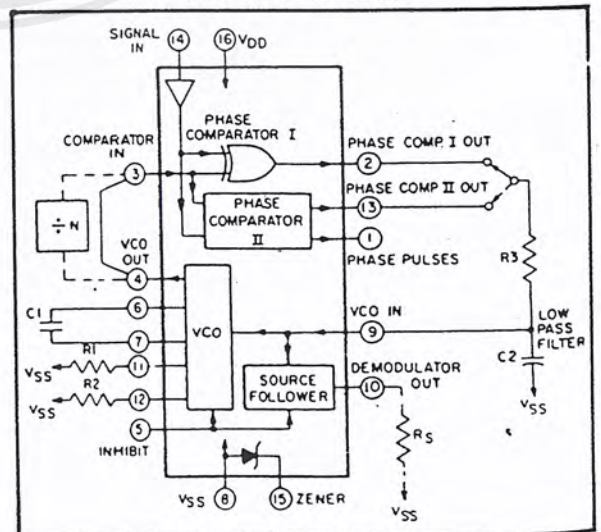


Fig.1

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### VCO SECTION

The VCO requires one external capacitor (C1) and one to two external resistors (R1 or R1 and R2). Resistor R1 and capacitor C1 determine the frequency range of the VCO and resistor R2 enables the VCO to have a frequency offset if required. The high input impedance ( $10^{12}\Omega$ ) of the VCO simplifies the design of low-pass filters by permitting the designer a wide choice of resistor-to-capacitor ratios. In order not to load the low-pass filter, a source-follower output of the VCO input voltage is provided at terminal 10 (DEMODULA-

TOR OUTPUT). If this terminal is used, a load resistor ( $R_S$ ) of  $50k\Omega$  or more should be connected from this terminal to  $V_{SS}$ . If unused, this terminal should be left open. The VCO can be connected directly or through frequency dividers to the comparator input of the phase comparators. A full CMOS logic swing is available at the output of the VCO. A logic 0 on the INHIBIT input "enables" the VCO and the source follower, while a logic 1 "turns off" both to minimize stand-by power consumption.

### PHASE COMPARATORS

The phase-comparator signal input (terminal 14) can be direct-coupled provided the signal swing is within CMOS logic levels [logic "0"  $\leq 30\% (V_{DD} - V_{SS})$ , logic "1"  $\geq 70\% (V_{DD} - V_{SS})$ ]. For smaller swings the signal must be capacitively coupled to the self-biasing amplifier at the signal input.

Phase comparator I is an exclusive-OR network; it operates analogously to an over-driven balanced mixer. To maximize the lock range, the signal and comparator-input frequencies must have a 50% duty cycle. With no signal or noise on the signal input, this phase comparator has an average output voltage equal to  $V_{DD}/2$ . The low-pass filter connected to the output of phase comparator I supplies the averaged voltage to the VCO input, and causes the VCO to oscillate at the center frequency ( $f_o$ ).

The frequency range of input signals on which the PLL will lock, if it was initially out of lock, is defined as the frequency capture range ( $2f_c$ ).

The frequency range of input signals on which the loop will stay locked if it was initially in lock is defined as the frequency lock range ( $2f_L$ ). The capture range can not exceed the lock range.

With phase comparator I, the range of frequencies over which the PLL can acquire lock (capture range) is dependent on the low-pass-filter characteristics, and can be made as large as the lock range. Phase-comparator I enables a PLL system to remain in lock in spite of high amounts of noise in the input signal.

One characteristic of this type of phase comparator is that it may lock onto input frequencies that are close to harmonics of the VCO center-frequency. A second characteristic is that the phase angle between the signal and the comparator input varies between  $0^\circ$  and  $180^\circ$ , and is  $90^\circ$  at the center frequency. Figure 2 shows the (typical) triangular phase-to-output response characteristic of phase-comparator I. Typical waveforms for a CMOS phase-locked-loop employing phase comparator I in locked condition is shown in Figure 3.

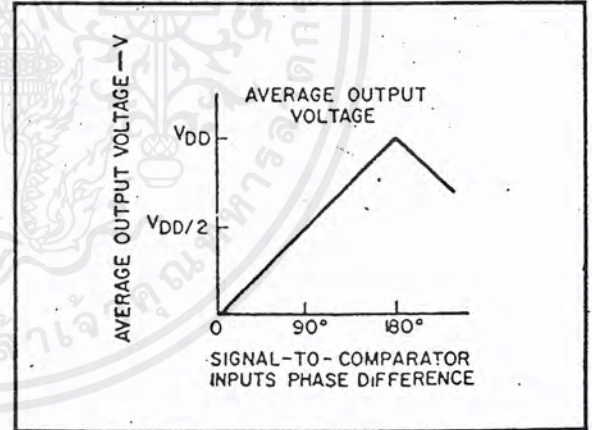


Fig. 2 — Phase-comparator I characteristics at low-pass filter output.

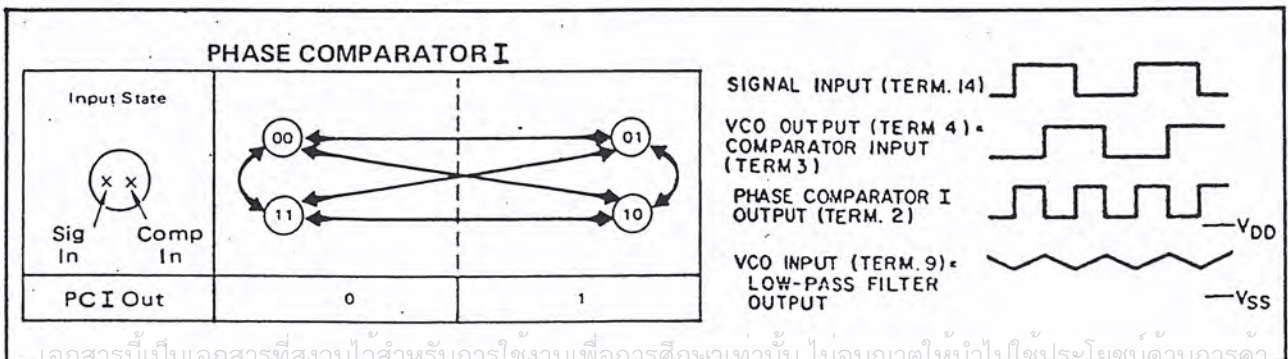


Fig. 3 — Typical waveforms employing phase comparator I in locked condition

PHASE COMPARATOR II

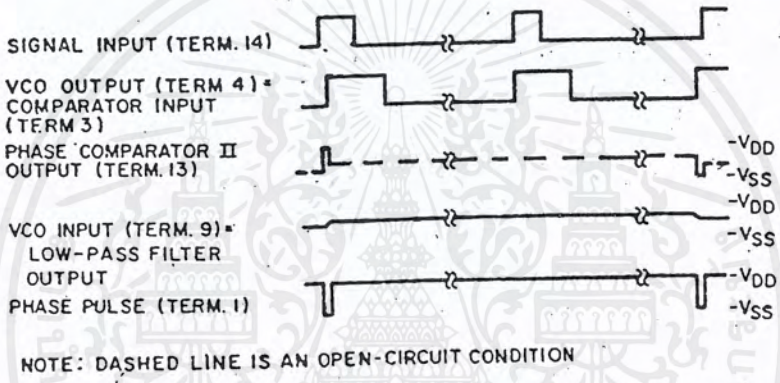
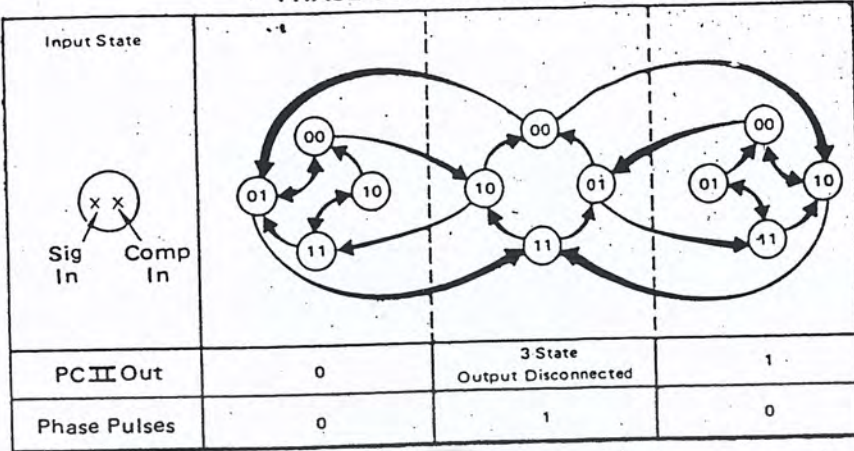


Fig. 4 – Typical waveforms employing phase comparator II in locked condition.

Phase-comparator II is an edge-controlled digital memory network. It consists of several flip-flop stages, control gating, and a three state output circuit comprising p- and n-type drivers having a common output node. When the p-MOS or n-MOS drivers are ON, they pull the output up to  $V_{DD}$  or down to  $V_{SS}$ , respectively. This type of phase comparator acts only on the positive edges of the signal and comparator inputs. The duty cycles of the signal and comparator inputs are not important since positive transitions control the PLL system utilizing this type of comparator. If the signal lags the comparator input in phase, the n-type output driver is maintained ON for a time corresponding to the phase difference. If the comparator input lags the signal in phase, the p-type output driver is maintained ON for a time corresponding to the phase difference. Subsequently, the capacitor voltage of the low-pass filter connected to this phase comparator is adjusted until the signal and comparator inputs are equal in both phase and frequency. At this stable point, both p- and n-type output

drivers remain OFF. Thus, the phase comparator output becomes an open circuit and holds the voltage on the capacitor of the low-pass filter constant. Moreover, the signal at the "phase pulses" output is a high level which can be used for indicating a locked condition. Thus, for phase comparator II, no phase difference exists between signal and comparator input over the full VCO frequency range. Moreover, the power dissipation due to the low-pass filter is reduced when this type of phase comparator is used because both the p- and n-type output drivers are OFF for most of the signal input cycle.

It should be noted that the PLL lock range for this type of phase comparator is equal to the capture range, independent of the low-pass filter. With no signal present at the signal input, the VCO is adjusted to its lowest frequency for phase comparator II. Figure 4 shows typical waveforms for a CMOS PLL employing phase comparator II in a locked condition.

DESIGN INFORMATION

This information is a guide for approximating the values of external components for the SCL4046B and SCL4446B in a Phase-Locked Loop system. The selected external components must be within the following ranges:

$R1, R2 \geq 2k\Omega, R_S \geq 10k\Omega$   
 $C1 \geq 15pF$

In addition to the given design information refer to Figure 5 for R1, R2, and C1 component selections.

CHARACTERISTICS	USING PHASE COMPARATOR I		USING PHASE COMPARATOR II	
	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET	VCO WITHOUT OFFSET $R_2 = \infty$	VCO WITH OFFSET
VCO Frequency				
For No Signal Input	VCO in PLL system will adjust to center frequency, $f_0$		VCO in PLL system will adjust to lowest operating frequency, $f_{min}$	
Frequency Lock Range, $2f_L$	$2f_L = \text{full VCO frequency range}$ $2f_L = f_{max} - f_{min}$			
Frequency Capture Range, $2f_C$	 $\tau = R3C2$ $2f_C \approx \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{\tau}}$		 $f_C = f_L$	
Loop Filter Component Selection	For $2f_C$ , see Ref.			
Phase Angle between Signal and Comparator	$90^\circ$ at center frequency ( $f_0$ ), approximating $C^D$ and $180^\circ$ at ends of lock range ( $2f_L$ )		Always $0^\circ$ in lock	
Locks on Harmonics of Center Frequency	Yes		No	
Signal Input Noise Rejection	High		Low	
VCO Component Selection	<ul style="list-style-type: none"> <li>- Given: <math>f_0</math></li> <li>- Use <math>f_0</math> with Fig.5a to determine R1 and C1</li> </ul>	<ul style="list-style-type: none"> <li>- Given: <math>f_0</math> and <math>f_L</math></li> <li>- Calculate <math>f_{min}</math> from the equation <math>f_{min} = f_0 - f_L</math></li> <li>- Use <math>f_{min}</math> with Fig. 5b to determine R2 and C1</li> <li>- Calculate <math>\frac{f_{max}}{f_{min}}</math> from the equation <math>\frac{f_{max}}{f_{min}} = \frac{f_0 + f_L}{f_0 - f_L}</math></li> <li>- Use <math>\frac{f_{max}}{f_{min}}</math> with Fig.5c to determine ratio R2/R1 to obtain R1</li> </ul>	<ul style="list-style-type: none"> <li>- Given: <math>f_{max}</math></li> <li>- Calculate <math>f_0</math> from the equation <math>f_0 = \frac{f_{max}}{2}</math></li> <li>- Use <math>f_0</math> with Fig.5a to determine R1 and C1</li> </ul>	<ul style="list-style-type: none"> <li>- Given: <math>f_{min}</math> &amp; <math>f_{max}</math></li> <li>- Use <math>f_{min}</math> with Fig 5b to determine R2 and C1</li> <li>- Calculate <math>\frac{f_{max}}{f_{min}}</math></li> <li>- Use <math>\frac{f_{max}}{f_{min}}</math> with Fig.5c to determine ratio R2/R1 to obtain R1</li> </ul>

REF. G. S. Moschytz, "Miniaturized RC Filters Using Phase-Locked Loop", BSTJ, May, 1965.

ELECTRICAL CHARACTERISTICS <sup>1, 3</sup>

PARAMETER	V <sub>DD</sub> (Vdc)	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT	I <sub>DD</sub>	Inhibit = V <sub>DD</sub> Signal Input = V <sub>DD</sub>	—	5	—	0.05	5	—	150	μA <sub>dc</sub>
			—	10	—	0.01	10	—	300	
			—	20	—	0.2	20	—	600	
TOTAL POWER DISSIPATION	P <sub>T</sub>	Inh = V <sub>SS</sub> , VCO <sub>IN</sub> = $\frac{V_{DD}}{2}$ f <sub>o</sub> = 10kHz, <sup>2</sup> C <sub>L</sub> = 15pF R1 = 1MΩ, R2 = R <sub>S</sub> = ∞	—	—	—	0.07	—	—	—	mW
			—	—	—	0.6	—	—	—	
			—	—	—	2.4	—	—	—	

NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.  
= -40°C for E device.

T<sub>HIGH</sub> = +125°C for C, D, F, H device.  
= + 85°C for E device.

<sup>3</sup> VCO output (pin 4) and Phase Comparator Outputs (pins 2 and 13) have been designed for balanced output drive current specifications. Consult Family Specifications.

PARAMETER	CONDITIONS	V <sub>DD</sub>	25°C			UNIT			
			Min.	Typ.	Max.				
<b>VCO SECTION</b>									
MAXIMUM OPERATING FREQUENCY SCL4046B	f <sub>max</sub> R2 = ∞ VCO <sub>IN</sub> = V <sub>DD</sub>	R1 C1 10k 50pF	5	0.5	0.8	—	MHz		
			10	1.0	1.5	—			
			15	1.3	1.9	—			
		5k 50pF	5	0.6	1.0	—	MHz		
			10	1.4	2.1	—			
			15	1.8	2.7	—			
		2k 50pF	5	—	1.3	—	MHz		
			10	—	2.9	—			
			15	—	3.8	—			
		SCL4446B	R2 = ∞ VCO <sub>IN</sub> = V <sub>DD</sub>	R1 C1 10k 50pF	5	0.7	1.0	—	MHz
					10	1.3	2.0	—	
					15	1.9	2.8	—	
5k 50pF	5			0.9	1.3	—	MHz		
	10			1.9	2.9	—			
	15			2.6	3.9	—			
2k 50pF	5			—	1.8	—	MHz		
	10			—	3.9	—			
	15			—	5.4	—			
LINEARITY	R2 = ∞ VCO <sub>IN</sub> = 2.5±0.3V, R1 ≥ 10kΩ VCO <sub>IN</sub> = 5.0±2.5V, R1 ≥ 400kΩ VCO <sub>IN</sub> = 7.5±5.0V, R1 ≥ 1MΩ			5	—	1	—	%	
				10	—	1	—		
				15	—	1	—		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	CONDITIONS	V <sub>DD</sub>	+25°C			UNIT			
			Min.	Typ.	Max.				
<b>VCO SECTION (Continued)</b>									
TEMPERATURE-FREQUENCY STABILITY	No Offset	R2 = ∞	5	—	0.12-0.24	—	% / °C		
			10	—	0.04-0.08	—			
			15	—	0.015-0.03	—			
	With Offset	R2 ≤ 10X R1	5	—	0.06-0.12	—	% / °C		
			10	—	0.05-0.1	—			
			15	—	0.03-0.06	—			
INPUT RESISTANCE (VCO <sub>IN</sub> )	R <sub>IN</sub>	5, 10, 15	—	10 <sup>6</sup>	—	MΩ			
OUTPUT DUTY CYCLE		All valid input combinations and voltages	—	50	—	%			
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	C <sub>L</sub> = 50pF	5	—	100	200	ns		
			10	—	50	100			
			15	—	40	80			
<b>PHASE COMPARATORS</b>									
INPUT RESISTANCE Signal Input	R <sub>IN</sub>	5, 10, 15	5	1	3	—	MΩ		
			10	0.2	0.7	—			
			15	0.1	0.3	—			
Comparator Input	R <sub>IN</sub>	5, 10, 15	—	10 <sup>6</sup>	—	MΩ			
AC-COUPLED INPUT SENSITIVITY Signal Input	V <sub>IN</sub>	5, 10, 15	5	—	200	400	mV		
			10	—	400	800			
			15	—	700	1400			
OUTPUT TRANSITION TIME	PCI, PCII Outputs	t <sub>TLH</sub> , t <sub>THL</sub>	C <sub>L</sub> = 50pF	5	—	100	200	ns	
				10	—	50	100		
				15	—	40	80		
	Phase Pulses Output	t <sub>TLH</sub> , t <sub>THL</sub>	5, 10, 15	C <sub>L</sub> = 50pF	5	—	130	260	ns
					10	—	65	130	
					15	—	50	100	
<b>DEMODULATOR OUTPUT</b>									
OFFSET VOLTAGE	VCO <sub>IN</sub> - V <sub>DEM</sub>	R <sub>S</sub> ≥ 50kΩ	5	—	1.4	2.2	V <sub>dc</sub>		
			10	—	1.6	2.2			
			15	—	1.8	2.2			
LINEARITY		R <sub>S</sub> ≥ 50kΩ VCO <sub>IN</sub> = 2.5 ± 0.3V VCO <sub>IN</sub> = 5.0 ± 2.5V VCO <sub>IN</sub> = 7.5 ± 5.0V	5	—	0.1	—	%		
			10	—	0.6	—			
			15	—	0.8	—			
<b>ZENER DIODE</b>									
ZENER VOLTAGE	V <sub>Z</sub>	I <sub>Z</sub> = 50μA	—	6.3	7.0	7.7	V		
DYNAMIC RESISTANCE	R <sub>Z</sub>	I <sub>Z</sub> = 1mA	—	—	100	—	Ω		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

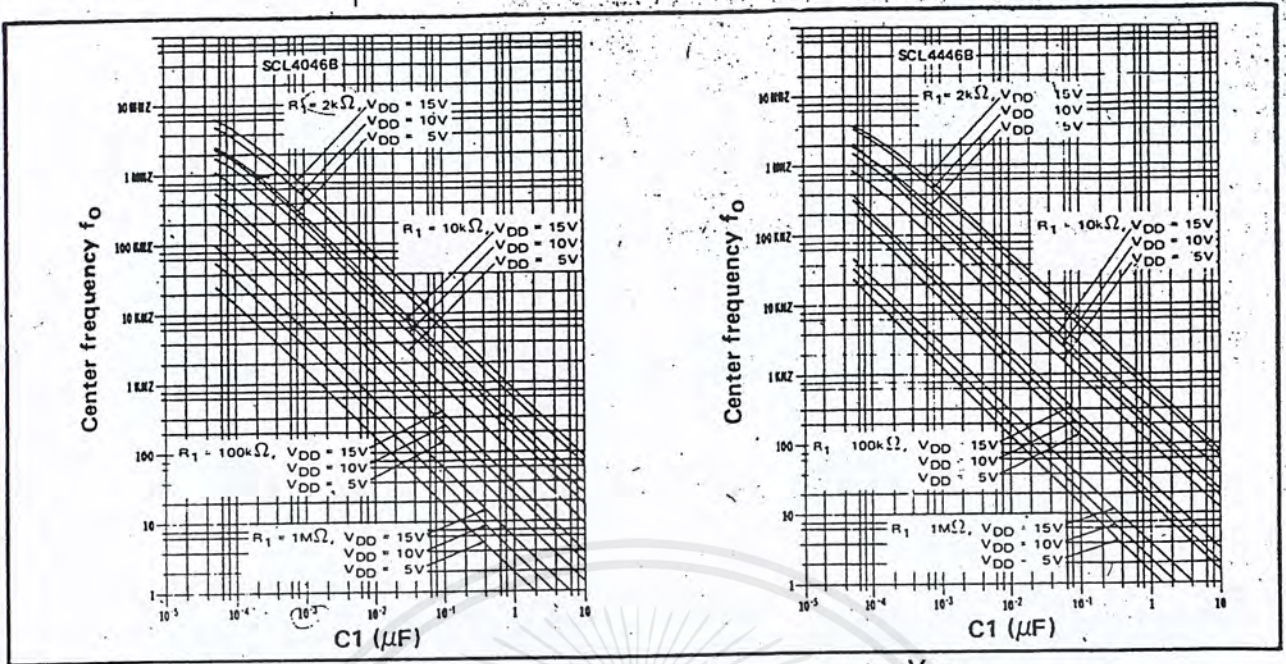


Fig. 5 (a) Typical center frequency ( $f_o$ ) vs  $C_1$  ( $R_2 = \infty$ ,  $V_{COIN} = \frac{V_{DD}}{2}$ ,  $T_A = 25^\circ C$ )

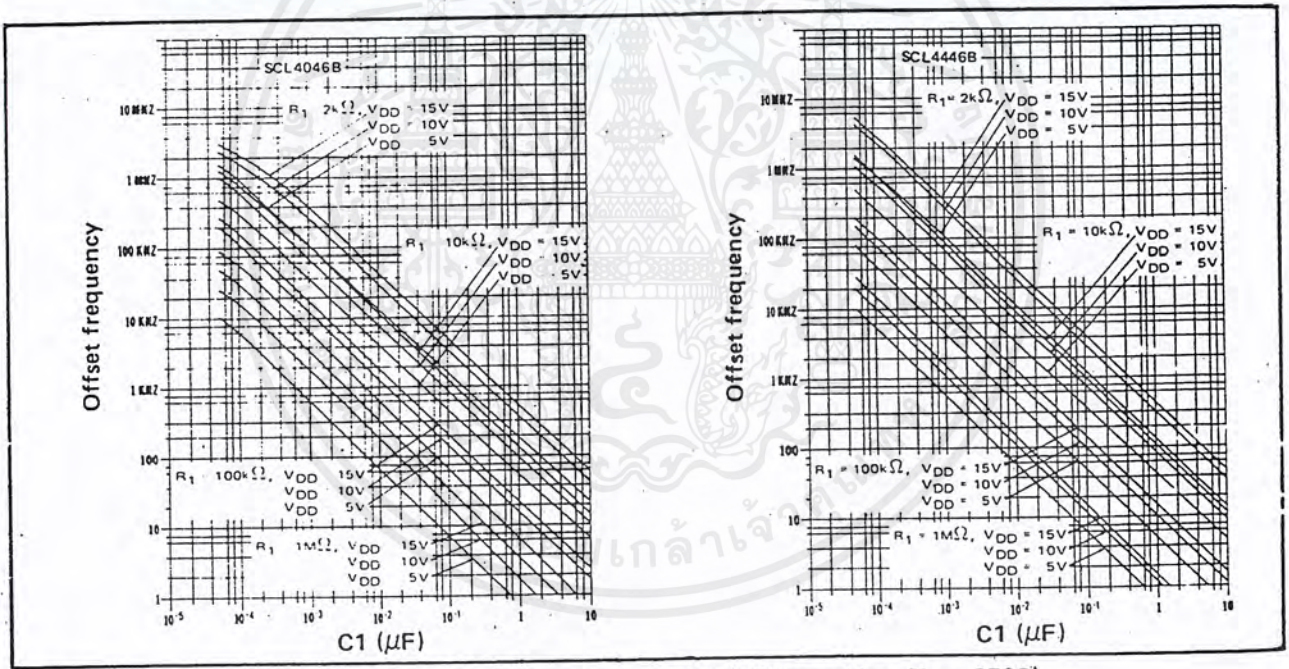


Fig. 5 (b) Typical frequency offset vs  $C_1$  ( $V_{COIN} = V_{SS}$ ,  $T_A = 25^\circ C$ )

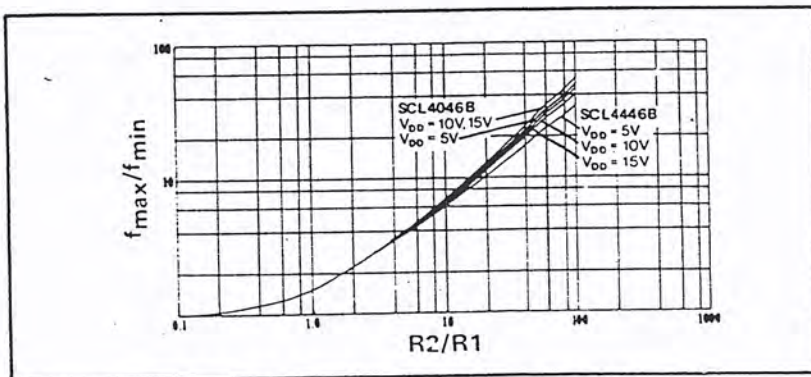


Fig. 5 (c) Typical  $f_{max}/f_{min}$  vs  $R_2/R_1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

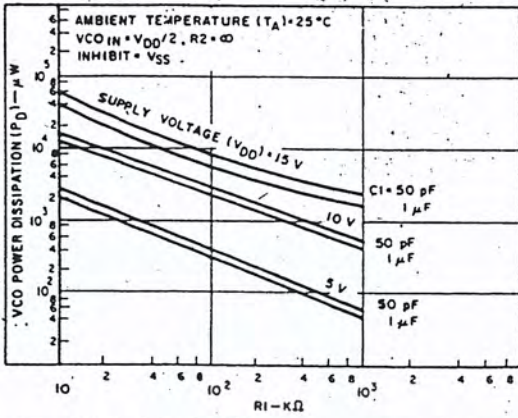


Fig. 6 (a) - Typical VCO power dissipation at center frequency vs R1.

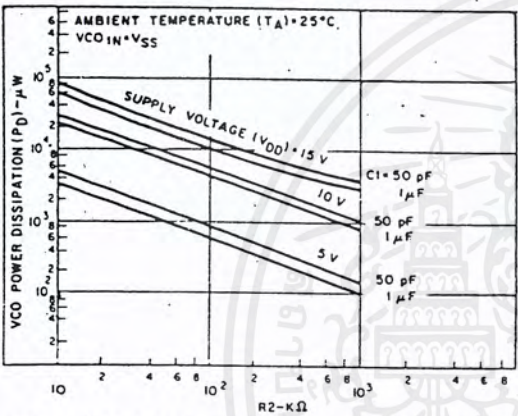


Fig. 6 (b) - Typical VCO power dissipation at  $f_{min}$  vs R2.

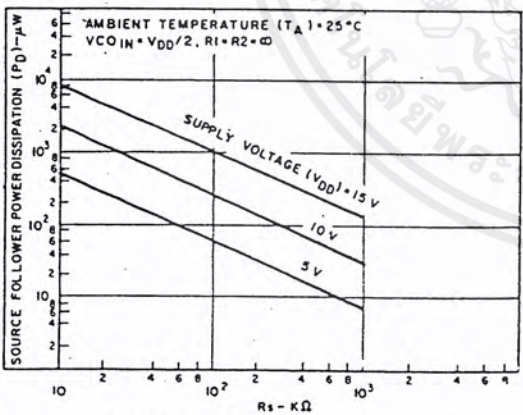


Fig. 6 (c) - Typical source follower power dissipation vs  $R_S$ .

NOTE: To obtain approximate total power dissipation of PLL system for no-signal input

$$P_D (\text{Total}) = P_D (f_0) + P_D (f_{MIN}) + P_D (R_S) - \text{Phase Comparator I}$$

$$P_D (\text{Total}) = P_D (f_{MIN}) - \text{Phase Comparator II}$$

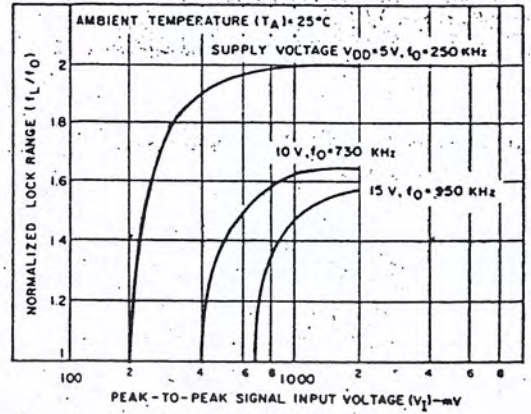


Fig. 7 - Typical lock range vs signal input amplitude

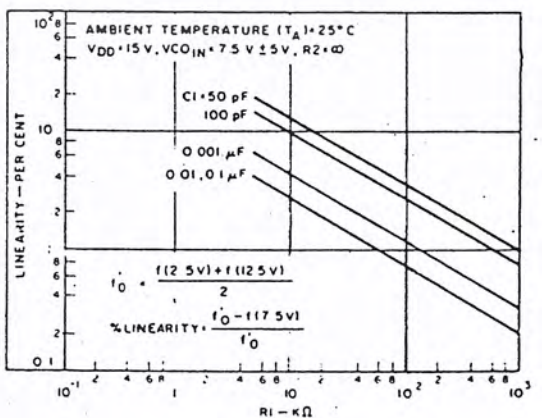
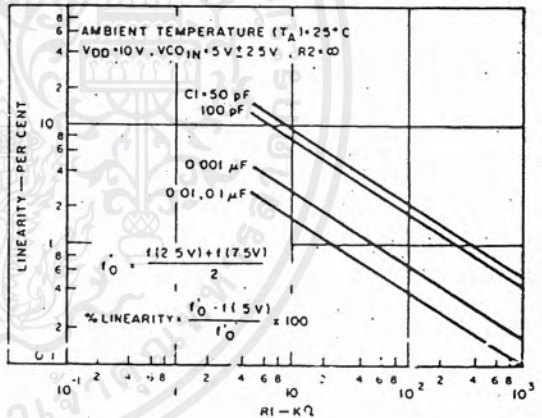


Fig. 8(a, b) - Typical VCO linearity vs R1 and C1

**SCL4049UB Inverting  
SCL4050B Non-Inverting**



**CMOS  
HEX BUFFERS/CONVERTERS**

**FEATURES**

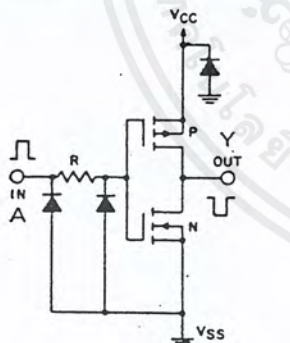
- ◆ Direct Drive of 2 TTL/DTL Loads
- ◆ Operation from Single Supply
- ◆ Pin-for Pin Replacements for SCL4009B, SCL4010B

**DESCRIPTION**

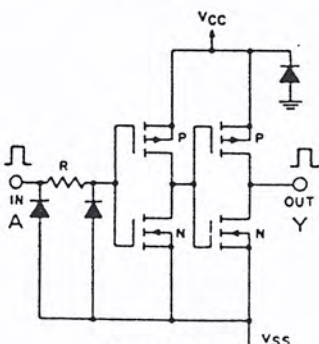
The SCL4049UB and SCL4050B are Inverting and Non-Inverting Hex Buffers, respectively, and feature logic-level conversion using only one supply voltage ( $V_{CC}$ ). The Input-signal high level ( $V_{IH}$ ) can exceed the  $V_{CC}$  supply voltage when these devices are used for logic-level conversions. These devices are intended for use as CMOS-to-DTL/TTL converters and can drive directly two DTL/TTL Loads.

The SCL4049UB and SCL4050B are interchangeable with SCL4009UB and SCL4010B devices, respectively. In these applications the SCL4049UB and SCL4050B are pin-compatible with the SCL4009UB and SCL4010B, respectively, and can be substituted for these devices in existing as well as in new designs. Terminal No. 16 is not connected internally on the SCL4049UB or SCL4050B; therefore, connection to this terminal is of no consequence to circuit operation.

**SCHEMATIC DIAGRAMS**

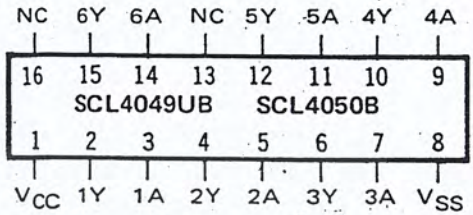


**SCL4049UB**



**SCL4050B**

**CONNECTION DIAGRAM  
(all packages)**



Add suffix for package:

- C 16-pin Cerdip
- D 16-pin Ceramic
- E 16-pin Epoxy
- F 16-pin Flat
- H Chip

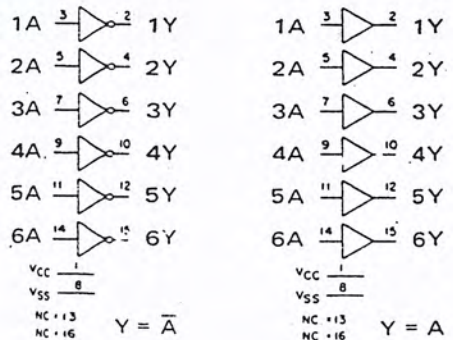
**RECOMMENDED OPERATING CONDITIONS**

For maximum reliability:

DC Supply Voltage	$V_{CC} - V_{SS}$	3 to 15	Vdc
Operating Temperature	$T_A$		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

Note: These devices contain input protection networks to  $V_{SS}$  only. Therefore,  $V_{IH}$  (max) may exceed  $V_{CC}$  without damage (subject to absolute maximum ratings).

**LOGIC DIAGRAMS**



**SCL4049UB**

**SCL4050B**

## ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS<sup>1,3</sup>

PARAMETER	V <sub>CC</sub> (Vdc)	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units		
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.			
QUIESCENT DEVICE CURRENT	V <sub>CC</sub>	V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	5	1.0	—	0.005	1.0	—	30	μAdc		
			10	2.0	—	0.01	2.0	—	60			
			15	4.0	—	0.02	4.0	—	120			
MINIMUM INPUT HIGH VOLTAGE SCL4049UB	V <sub>IH</sub>	V <sub>OL</sub> =0.5V V <sub>OL</sub> =1.0V V <sub>OL</sub> =1.5V	5	4.0	—	2.75	4.0	—	4.0	Vdc		
			10	8.0	—	5.5	8.0	—	8.0			
			15	12.0	—	8.25	12.0	—	12.0			
MAXIMUM INPUT LOW VOLTAGE SCL4049UB	V <sub>IL</sub>	V <sub>OH</sub> =3.6V V <sub>OH</sub> =7.2V V <sub>OH</sub> =10.8V	5	1.0	—	1.0	2.25	—	1.0	Vdc		
			10	2.0	—	2.0	4.5	—	2.0			
			15	3.0	—	3.0	6.75	—	3.0			
OUTPUT LOW (SINK) CURRENT C, D, F, H devices	I <sub>OL</sub>	V <sub>OL</sub> =0.4V V <sub>OL</sub> =0.5V V <sub>OL</sub> =1.5V V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub>	5	4.0	—	3.2	6.4	—	2.4	mAdc		
			10	10	—	8.0	16	—	5.6			
			15	30	—	24.0	40	—	16.8			
			E device	V <sub>OL</sub> =0.4V V <sub>OL</sub> =0.5V V <sub>OL</sub> =1.5V V <sub>IN</sub> =V <sub>SS</sub> or V <sub>DD</sub>	5	3.8	—	3.2	6.4	—	2.6	mAdc
					10	9.6	—	8.0	16	—	6.4	
					15	28	—	24.0	40	—	19	

NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.

= -40°C for E device.

T<sub>HIGH</sub> = +125°C for C, D, F, H device.

= + 85°C for E device.

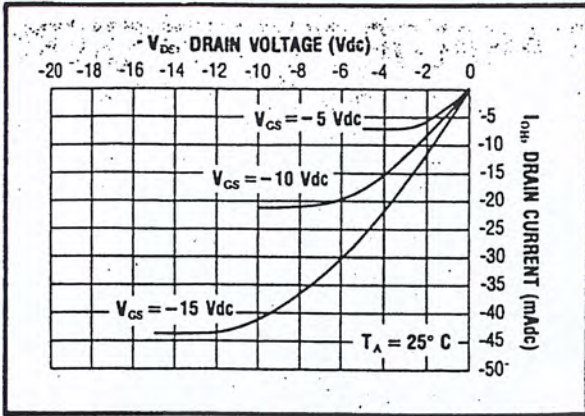
<sup>3</sup> These devices have been designed to meet the balanced output drive current specifications for Output High (Source) Current. Consult Family Specifications.

DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

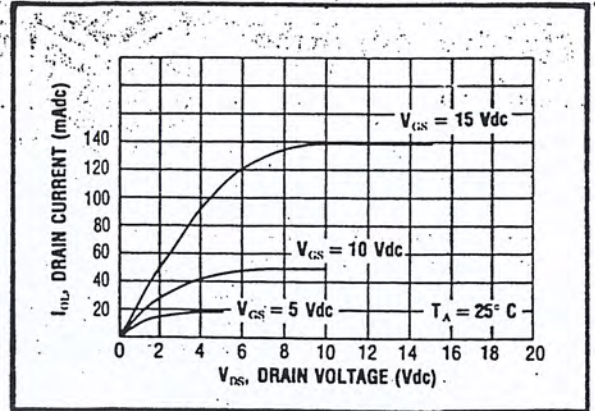
PARAMETER		V <sub>IN</sub> (Vdc)	V <sub>CC</sub> (Vdc)	Min.	Typ.	Max.	Units		
PROPAGATION DELAY TIME SCL4049UB	t <sub>PLH</sub>	5	5	—	60	120	ns		
		10	10	—	32	65			
		15	15	—	25	50			
		SCL4050B	t <sub>PLH</sub>	10	5	—	45	90	ns
				15	5	—	45	90	
				5	5	—	70	140	
	SCL4049UB		t <sub>PHL</sub>	10	10	—	40	80	ns
				15	15	—	30	60	
				10	5	—	15	30	
		SCL4050B	t <sub>PHL</sub>	15	5	—	10	20	ns
				5	5	—	55	110	
				10	10	—	27	55	
OUTPUT TRANSITION TIME	t <sub>TLH</sub>		15	15	—	15	30	ns	
			10	5	—	50	100		
			15	5	—	50	100		
	SCL4049UB	t <sub>THL</sub>	5	5	—	30	60	ns	
			10	10	—	20	40		
			15	15	—	15	30		
SCL4050B	t <sub>THL</sub>	5	5	—	30	60	ns		
		10	10	—	20	40			
		15	15	—	15	30			
INPUT CAPACITANCE	C <sub>IN</sub>								

เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้ ไม่อนุญาตให้แก้ไข 22.5 ไม่นัด pF

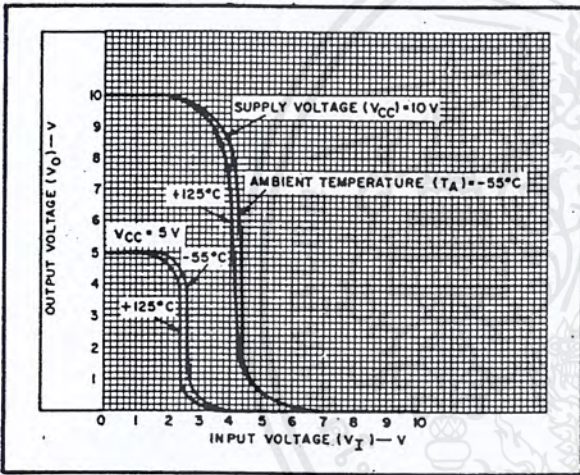
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



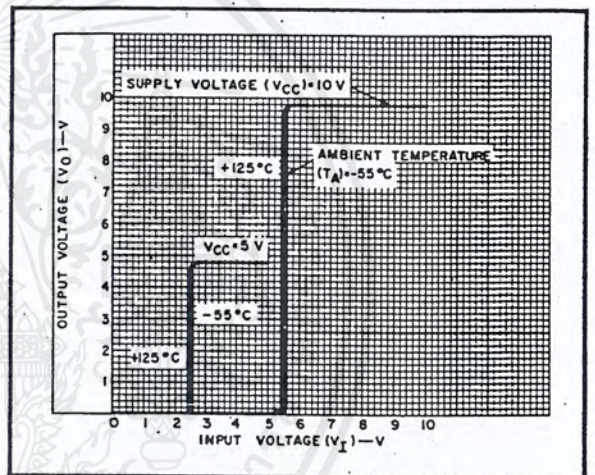
Typical P-Channel Source Current Characteristics



Typical N-Channel Sink Current Characteristics



Typical voltage transfer characteristics as a function of temperature for SCL4049UB.



Typical voltage transfer characteristics as a function of temperature for SCL4050B.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**FEATURES**

- ◆ Internally Synchronous for High Speed
- ◆ Asynchronous Preset Enable
- ◆ Asynchronous Reset
- ◆ Logic Edge-Clocked Design
- ◆ 6MHz Counting Rate @ 10Vdc
- ◆ Carry Output for Cascading Stages

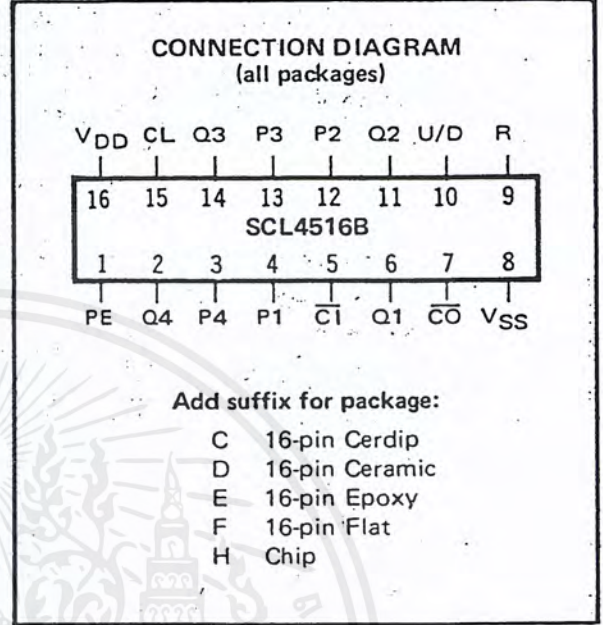
**DESCRIPTION**

The SCL4516B consists of a four-stage Up/Down Counter with provisions for "look-ahead" carry in both counting modes. The inputs consist of a single Clock, Carry-in (Clock Enable), Reset, Up/Down, Preset Enable, and four individual Jam signals. Four separate buffered Q signals and a Carry-out signal are provided as outputs.

A high Preset Enable signal allows information on the Jam inputs to preset the counter to any state asynchronously with the Clock. A high on the Reset line resets all stages to the "zero" state. The counter is advanced one count at the positive transition of the Clock when the Carry-in and Preset Enable signals are low. Advancement is inhibited when the Carry-in or Preset Enable signals are high. The Carry-out signal is normally high and goes low when the counter reaches its maximum count in the Up mode or the minimum count in the Down mode, provided the Carry-in signal is low. The Carry-in signal in the low state can thus be considered a "Clock Enable." The Carry-in terminal must be connected to V<sub>SS</sub> when not in use.

The counter counts Up when the Up/Down input is high, and Down when the Up/Down input is low. Multiple packages can be connected in either a parallel-clocking or a ripple-clocking arrangement. Parallel clocking provides synchronous control and hence faster response from all counting outputs. Ripple-clocking allows for longer clock input rise and fall times.

This counter finds primary use in up/down and differential counting and frequency synthesizer applications. It is also useful in A/D and D/A conversion and for magnitude and sign generation.



**RECOMMENDED OPERATING CONDITIONS**

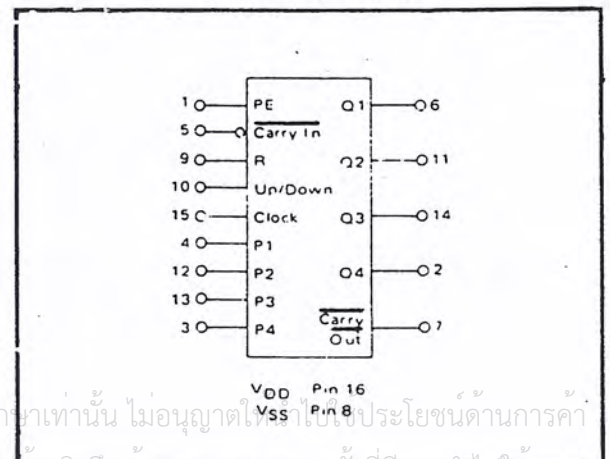
For maximum reliability:

DC Supply Voltage	V <sub>DD</sub> - V <sub>SS</sub>	3 to 15	Vdc
Operating Temperature	T <sub>A</sub>	-55 to +125	°C
C, D, F, H Device		-40 to +85	°C
E Device			

**TRUTH TABLE**

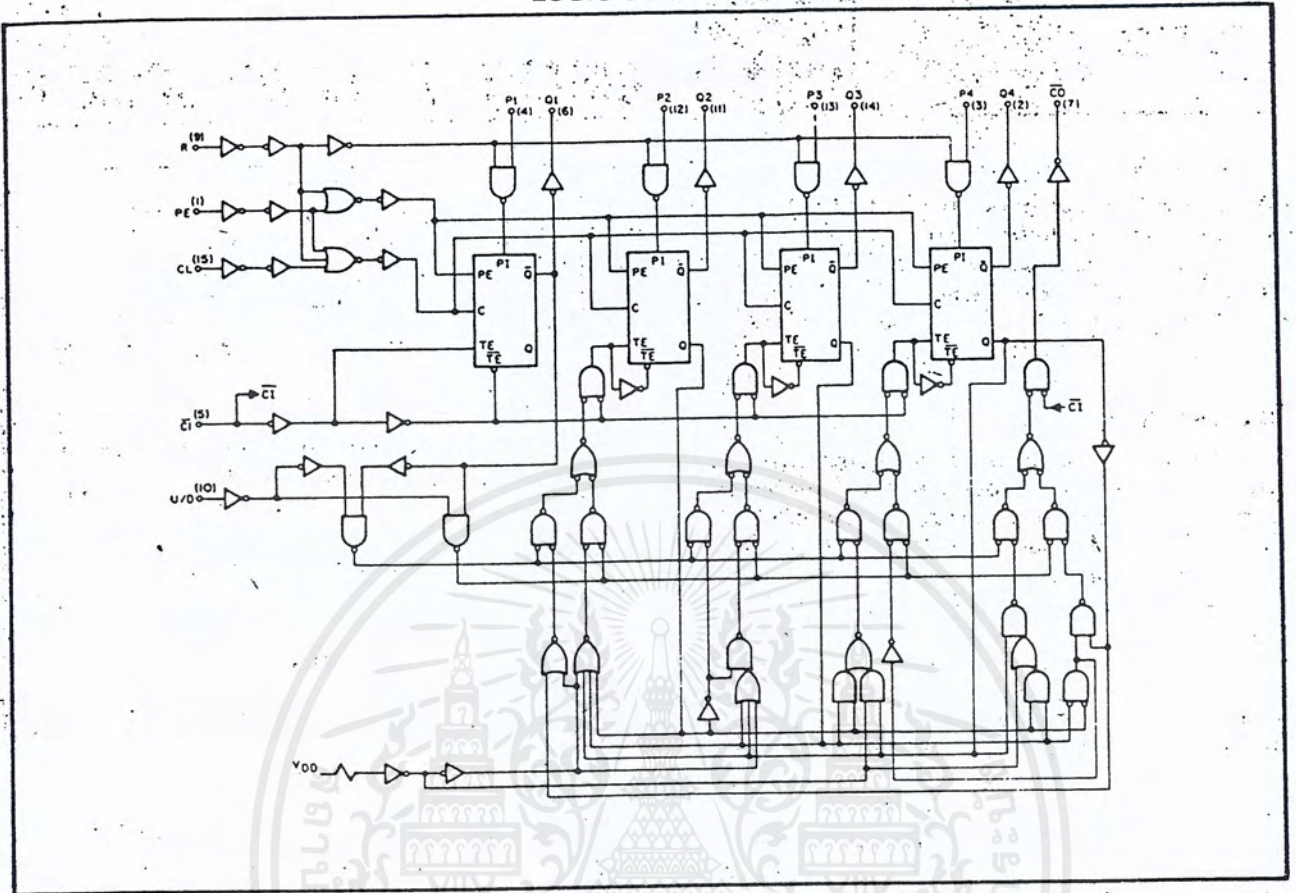
CARRY IN	UP/DOWN	PRESET ENABLE	RESET	ACTION
1	X	0	0	No Count
0	1	0	0	Count Up
0	0	0	0	Count Down
X	X	1	0	Preset
X	X	X	1	Reset

**BLOCK DIAGRAM**

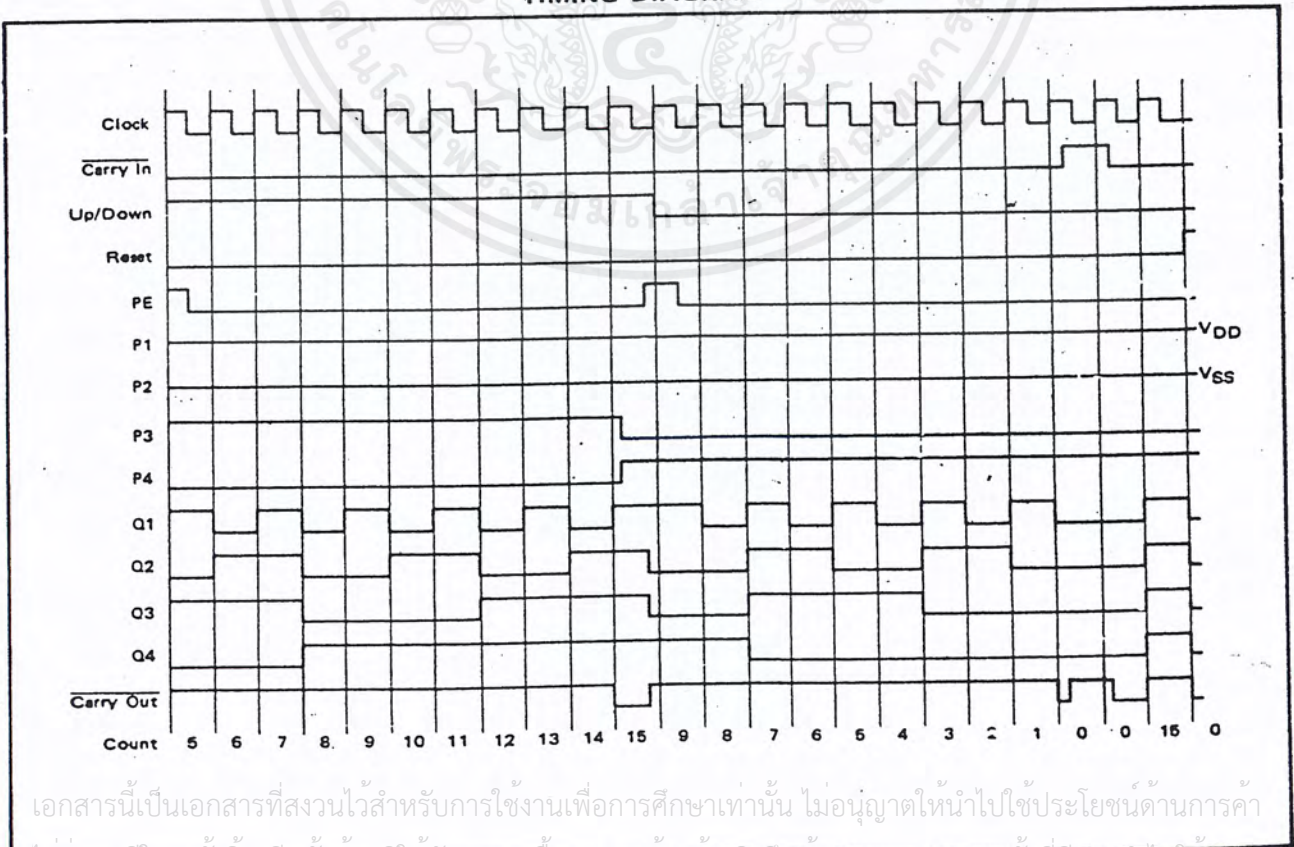


X = Don't Care

LOGIC DIAGRAM



TIMING DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ในเวลากรณใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ทำแปลงเนื้อหา และดัดแปลง ฟอนต์ หรือแก้ไข ของเอกสารทุกครั้งที่มีการนำใบใช้

## ELECTRICAL CHARACTERISTICS

STATIC CHARACTERISTICS<sup>1</sup>

PARAMETER	V <sub>DD</sub> (V <sub>dC</sub> )	CONDITIONS	T <sub>LOW</sub> <sup>2</sup>		+25°C			T <sub>HIGH</sub> <sup>2</sup>		Units
			Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
QUIESCENT DEVICE CURRENT I <sub>DD</sub>	5	V <sub>IN</sub> = V <sub>SS</sub> or V <sub>DD</sub> All valid input combinations	—	5	—	0.05	5	—	150	μA <sub>dC</sub>
	10		—	10	—	0.1	10	—	300	
	15		—	20	—	0.2	20	—	600	

NOTES: <sup>1</sup> Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications".

<sup>2</sup> T<sub>LOW</sub> = -55°C for C, D, F, H device.  
= -40°C for E device.

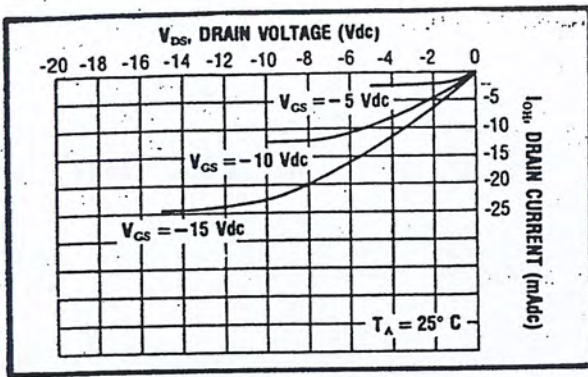
T<sub>HIGH</sub> = +125°C for C, D, F, H device.  
= + 85°C for E device.

DYNAMIC CHARACTERISTICS (C<sub>L</sub> = 50pF, T<sub>A</sub> = 25°C)

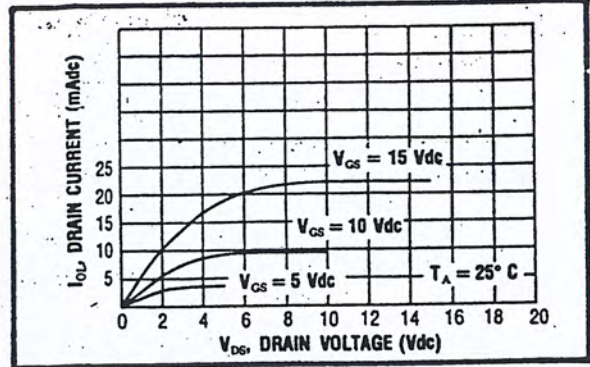
PARAMETER	V <sub>DD</sub> (V <sub>dC</sub> )	Min.	Typ.	Max.	Units	
<b>CLOCKED OPERATION</b>						
PROPAGATION DELAY TIME Clock to Q  Clock to <u>Carry Out</u>  <u>Carry In</u> to <u>Carry Out</u>	t <sub>PLH</sub> , t <sub>PHL</sub>	5	—	325	650	ns
		10	—	125	250	
		15	—	100	200	
	5	—	325	650	ns	
		10	—	125		250
		15	—	100		200
	5	—	175	350	ns	
		10	—	75		150
		15	—	55		110
OUTPUT TRANSITION TIME	t <sub>TLH</sub> , t <sub>THL</sub>	5	—	130	260	ns
		10	—	65	130	
		15	—	50	100	
MINIMUM CLOCK PULSE WIDTH	PW <sub>CL</sub>	5	—	170	340	ns
		10	—	85	170	
		15	—	70	140	
MAXIMUM CLOCK FREQUENCY	f <sub>CL</sub>	5	1.5	3.0	—	MHz
		10	3.0	6.0	—	
		15	4.0	8.0	—	
MAXIMUM CLOCK RISE AND FALL TIME <sup>1</sup>	t <sub>CL</sub> , t <sub>CL</sub>	5	15	—	—	μs
		10	15	—	—	
		15	15	—	—	
MINIMUM SETUP TIME Carry In  Up/Down	t <sub>setup</sub>	5	—	130	260	ns
		10	—	65	130	
		15	—	50	100	
	5	—	250	500	ns	
		10	—	100		200
		15	—	75		150
<b>PRESET OR RESET OPERATION</b>						
PROPAGATION DELAY TIME Preset Enable or Reset to Q  Preset Enable or Reset to <u>Carry Out</u>	t <sub>PLH</sub> , t <sub>PHL</sub>	5	—	325	650	ns
		10	—	125	250	
		15	—	100	200	
	5	—	410	820	ns	
		10	—	165		330
		15	—	130		260
MINIMUM PRESET ENABLE OR RESET PULSE WIDTH	PW <sub>PE</sub> , PW <sub>R</sub>	5	—	100	200	ns
		10	—	50	100	
		15	—	40	80	
PRESET ENABLE OR RESET REMOVAL TIME	t <sub>rem</sub>	5	—	325	650	ns
		10	—	110	220	
		15	—	90	180	

<sup>1</sup> When units are cascaded, the maximum rise and fall times of the clock input should be equal to or less than the transition times of the data outputs driving data inputs, plus the propagation delay of the output driving stage for the output capacitive load.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

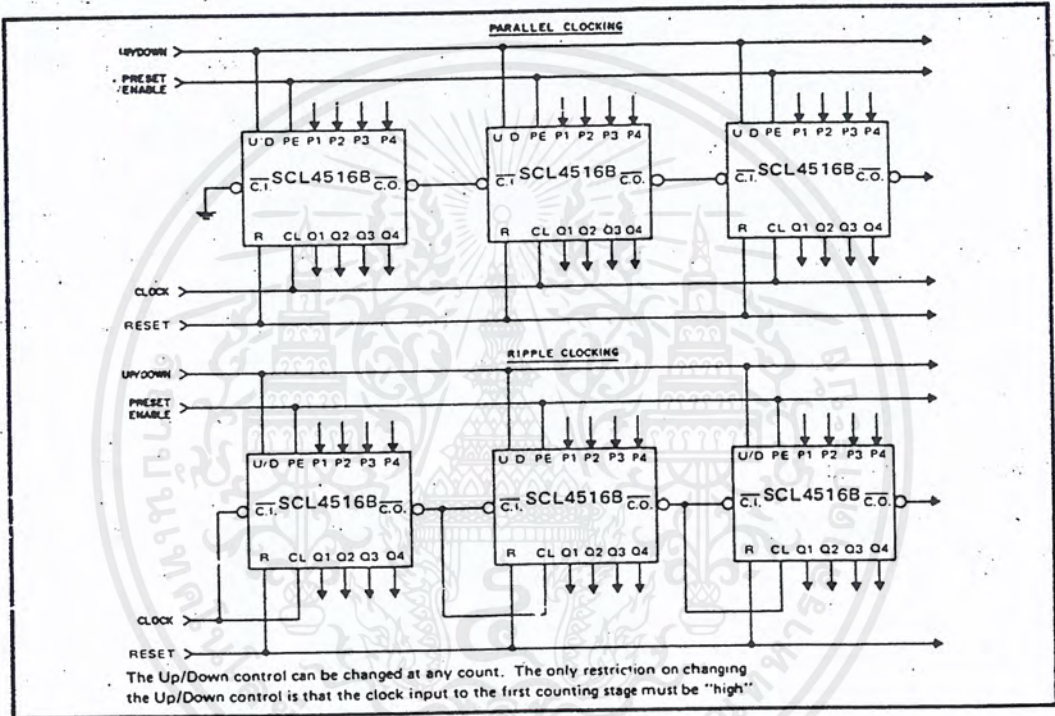


Typical P-Channel Source Current Characteristics

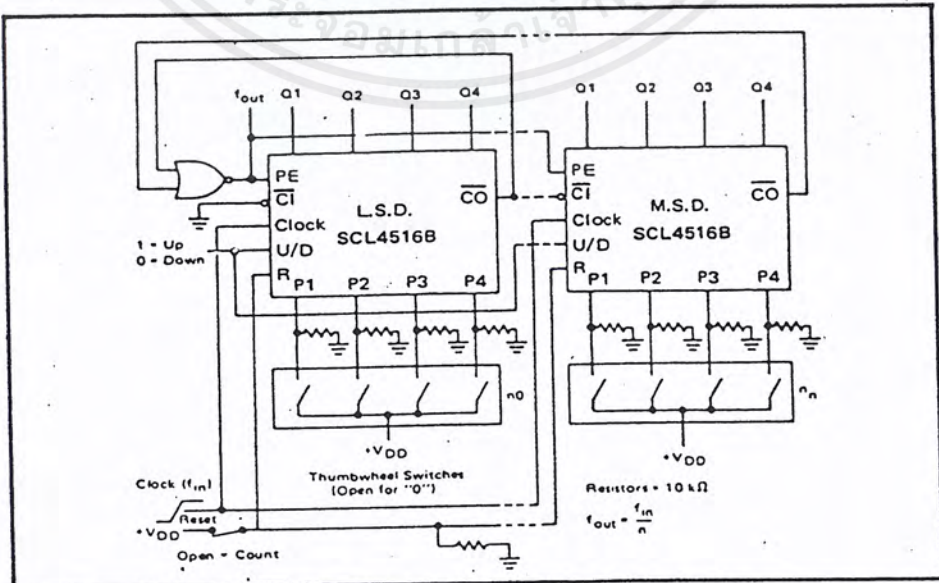


Typical N-Channel Sink Current Characteristics

APPLICATIONS INFORMATION  
CASCADING COUNTERS



Cascading counter packages.

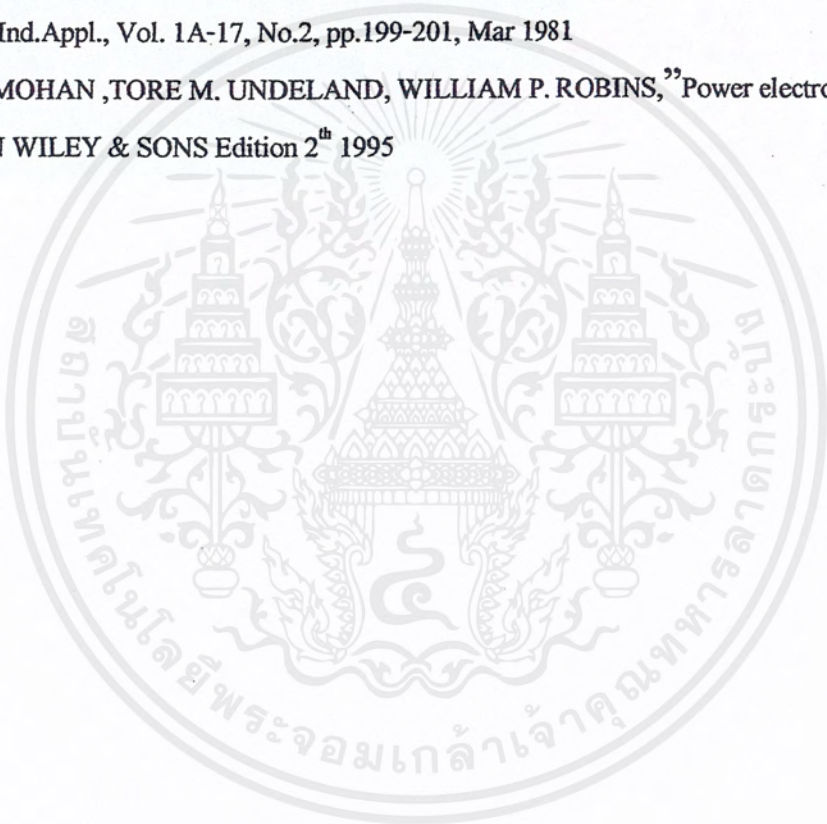


Programmable Cascaded Frequency Divider

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต่อวงจรอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### เอกสารอ้างอิง

1. วิจิตร กิณเรศ, สามเฟส เกล็ดค้ำมีอคคูลเตด พีคดับบลิวเอ็ม อินเวอร์เตอร์ สำหรับการขับเคลื่อนมอเตอร์เหนี่ยวนำ, วิทยานิพนธ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, ปีการศึกษา 2534
2. รศ.ดร. วิริยะ พิเชฐจำเริญ, เพาเวอร์อิเล็กทรอนิกส์, บริษัทซีเอ็ดยูเคชั่นจำกัด (มหาชน) พ.ศ. 2537
3. P.D. Ziogas, "The delta modulation technique in static PWM Inverter", IEEE Trans. Ind. Appl., Vol. 1A-17, No.2, pp.199-201, Mar 1981
4. NED MOHAN, TORE M. UNDELAND, WILLIAM P. ROBINS, "Power electronics" JOHN WILEY & SONS Edition 2<sup>th</sup> 1995



## กิตติกรรมประกาศ

ขอขอบคุณ ผศ.ดร. วิจิตร กิณเรศ และ อ.สุรินทร์ คำฝอย เป็นอย่างสูงที่ให้ความรู้ให้คำปรึกษาแนะนำเกี่ยวกับปริญญาบัตรฉบับนี้ทั้งทางด้านทฤษฎีและปฏิบัติ จนทำให้ปริญญาบัตรฉบับนี้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณรุ่นพี่ปริญญาโทภาควิชาวิศวกรรมไฟฟ้าที่ตึกL ทุกคนโดยเฉพาะ

นายก่าพล ศิริจันทร์พงษ์ 43061140

สุดท้ายขอกราบขอบพระคุณบิดามารดาผู้ให้กำเนิดเลี้ยงดูอุปการะให้การศึกษา และให้กำลังใจมาโดยตลอด รวมถึงอาจารย์ทุกท่านที่ได้ให้การอบรมสั่งสอนและให้ความรู้ทุกท่าน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้