

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ชุดควบคุมการขับเคลื่อนมอเตอร์เหนี่ยวนำ  
INDUCTION MOTOR CONTROL



นางสาวจุฑารัตน์ ชาวไร่เงิน  
นางสาวเจริญลักษณ์ รัตนกร  
นายวิรัตน์ ศรีเรือง

ปริญญาานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิศวกรรมการวัดคุมทางอุตสาหกรรม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2542

เลขหม.....
เลขทะเบียน..... 36802
วัน, เดือน, ปี..... 29 ส.ค. 2543

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2542

ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีเจ้าคุณทหารลาดกระบัง

เรื่อง ชุดควบคุมการขับเคลื่อนมอเตอร์เหนี่ยวนำ

ผู้จัดทำ

นางสาวจุฑารัตน์ ชาวไร่เงิน เลขประจำตัว 39014091

นางสาวเจริญลักษณ์ รัตนกร เลขประจำตัว 39014095

นายวิรัตน์ ศรีเรือง เลขประจำตัว 39014485



อาจารย์ที่ปรึกษา

( อาจารย์ไสว พงศ์สวัสดิ์ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# INDUCTION MOTOR CONTROL

MISS JUTARUT CHAUGRAI-NGERN

MISS JAROENLUCK RATTANAKORN

MR.WIRUT SRIRUENG

MR.SAWAI PONGSWATD ADVISOR

1999

## ABSTRACT

Motor Control Set or Inverter usually has been used to control operation of motor, but in the present the control set, which has many operational function and high drive power, has high price. This project is taking the three phase induction motor control set easily, which has low price, to modify connect to the control set which is used with microcontroller devices so that develop operational function and speed motor control function are able to operate as need.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทที่ 1 บทนำ	
1.1 แนวคิดในการจัดทำปริญญานิพนธ์	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของโครงการ	2
บทที่ 2 หลักการและทฤษฎี	
2.1 มอเตอร์เหนี่ยวนำกระแสสลับ	3
2.1.1 ทฤษฎีพื้นฐานและหลักการควบคุม	3
2.1.2 แรงบิดของอินดักชันมอเตอร์	4
2.1.3 วิธีสตาร์ทอินดักชันมอเตอร์	5
2.1.4 วิธีการควบคุมความเร็วรอบของอินดักชันมอเตอร์	10
2.2 การอินเตอร์เฟสและแปลงสัญญาณของข้อมูล	15
2.2.1 การแปลงสัญญาณดิจิตอลเป็นอนาลอก	23
2.2.2 การแปลงสัญญาณอนาลอกเป็นดิจิตอล	34
2.2.3 การรับคำสั่งและการแสดงผล	33
2.3 การควบคุมแบบ FUZZY	39
2.3.1 คลิซเซต	39
2.3.2 ฟัซซี่เซต	41
2.3.3 ฟัซซี่ลอจิก	44
2.3.4 การประยุกต์ใช้งานฟัซซี่ลอจิก	45
2.3.5 หลักการหาFUZZY CONTROL RULE	49
2.3.6 การนำระบบ FUZZY LOGIC CONTROL มาใช้	50
บทที่ 3 การออกแบบและการทำงาน	
3.1 บล็อกไดอะแกรมของโครงการระบบควบคุมอินดักชันมอเตอร์	52
3.2 หลักการและขั้นตอนการทำงาน	53
3.3 FLOW CHART ฟังก์ชันคอนโทรลของโปรแกรมที่ใช้ควบคุม	57
3.4 การออกแบบชุดขับเคลื่อนมอเตอร์เหนี่ยวนำ 1 เฟส	61

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทที่ 4 การทดลองและผลการทดลอง	
4.1 วงจรเชื่อมต่อ ( Interface )	62
4.2 อินเวอร์เตอร์	66
4.3 ผลตอบสนองของระบบควบคุม	86
บทที่ 5 สรุปผลและปัญหาที่เกิดขึ้น	
5.1 สรุปผลการทดลอง	94
5.2 สรุปปัญหาที่เกิดขึ้น	95
ภาคผนวก DATA SHEET	
กิตติกรรมประกาศ	
บรรณานุกรม	

## บทที่ 1

### บทนำ

#### 1.1 แนวคิดในการจัดทำปฏิญานิพนธ์

ในปัจจุบันเทคโนโลยีด้านต่างๆที่ใช้ในด้านอุตสาหกรรมกำลังพัฒนาขึ้นเกี่ยวกับความต้องการของการควบคุมความเร็วมอเตอร์ ซึ่งเป็นตัวขับเคลื่อนในโรงงานอุตสาหกรรมก็ยิ่งทวีความต้องการสูงขึ้นเช่นกัน ทั้งนี้ต้องสามารถควบคุมความเร็วได้ต่อเนื่องแม่นยำ มีเสถียรภาพ และประสิทธิภาพดีเยี่ยม ราคาถูก สะดวกและง่ายต่อการบำรุงรักษา ตลอดจนต้องปราศจากการทำให้เกิดสถานะใดๆ ต่อในระบบอุตสาหกรรมและระบบไฟฟ้าด้วย

เนื่องจากมอเตอร์ไฟฟ้ากระแสสลับแบบเหนี่ยวนำมีข้อดีกว่ามอเตอร์กระแสตรง ซึ่งเคยนำมาใช้เป็นต้นกำลังชนิดปรับความเร็วได้กล่าวคือ มอเตอร์เหนี่ยวนำโครงสร้างแข็งแรงทนทาน มีลักษณะปกปิดมิดชิด มีส่วนประกอบสำคัญเพียงสองส่วน คือ ส่วนอยู่นิ่ง (Stator) และส่วนที่หมุน (Rotor) ทำให้มอเตอร์เหนี่ยวนำมีราคาถูก ขนาดกระทัดรัดกว่าที่ขนาดกำลังม้าเท่ากัน สามารถทำงานได้นานโดยต้องการการซ่อมบำรุงน้อยมาก ใช้งานได้ดีแม้ในสถานที่ฝุ่นละอองมาก หรือบริเวณที่มีความชื้นสูง หรือแม้แต่บริเวณที่ไวต่อการระเบิดเนื่องจากประกายไฟ จึงทำให้มอเตอร์เหนี่ยวนำเป็นที่นิยมใช้ในโรงงานอุตสาหกรรมมากกว่าแบบกระแสตรง แต่มอเตอร์เหนี่ยวนำไม่เหมาะสมต่อการใช้งานแบบเปลี่ยนแปลงความเร็ว เนื่องจากมีความเร็วค่อนข้างคงที่ เพราะความเร็วของมอเตอร์เหนี่ยวนำแปรผันตามความถี่ไฟสลับของแหล่งจ่ายเท่านั้น

#### 1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาและรู้จักการออกแบบ SOFTWARE ของ MICROCONTROLLER
2. เพื่อศึกษาและรู้จักการออกแบบ HARDWARE ที่ใช้ในการอินเทอร์เฟสเพื่อใช้ในการควบคุมความเร็วของมอเตอร์เหนี่ยวนำกระแสสลับ
3. เพื่อให้สามารถควบคุมความเร็วของมอเตอร์เหนี่ยวนำกระแสสลับโดยใช้ MICROCONTROLLER

### 1.3 ขอบเขตของโครงการ

ชุดควบคุมการขับเคลื่อนมอเตอร์เหนี่ยวนำเป็นโครงการที่เกี่ยวกับการควบคุมความเร็วของมอเตอร์เหนี่ยวนำกระแสสลับโดยควบคุมมอเตอร์เหนี่ยวนำ 3 เฟสและมอเตอร์เหนี่ยวนำ 1 เฟส โดยการป้อนค่าความเร็วรอบของมอเตอร์ที่ต้องการแล้วใช้การควบคุมแบบฟีดแบ็คเพื่อควบคุมความเร็วรอบของมอเตอร์ให้ได้ใกล้เคียงกับค่าที่ต้องการ ในสภาวะที่มอเตอร์มีภาระงานขนาดต่างๆ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### หลักการและทฤษฎี

#### 2.1 มอเตอร์เหนี่ยวนำกระแสสลับ

##### 2.1.1 ทฤษฎีพื้นฐานและหลักการควบคุม

โครงสร้างมอเตอร์เหนี่ยวนำกระแสสลับประกอบด้วยส่วนอยู่นิ่งหรือสเตเตอร์ (Stator) และส่วนที่หมุนหรือโรเตอร์ (Rotor) การทำงานของมอเตอร์เหนี่ยวนำนั้นเริ่มจากการได้รับพลังงานจากแหล่งจ่ายไฟที่ป้อนให้กับสเตเตอร์ เกิดการเหนี่ยวนำส่งผ่านไปขับโรเตอร์ทำให้เกิดการหมุนขึ้น โดยที่ขดลวดของสเตเตอร์จะทำหน้าที่สร้างสนามแม่เหล็กที่มีค่าคงที่ขึ้นในช่องอากาศ (Air Slip) ระหว่างสเตเตอร์และโรเตอร์ และสนามแม่เหล็กจะหมุนด้วยความเร็วซิงโครนัสซึ่งเป็นไปตามความสัมพันธ์ ดังสมการที่ 2.1

$$N_s = \frac{120 f}{P} \quad (2.1)$$

โดยที่

- $N_s$  - ความเร็วรอบซิงโครนัส (rpm)
- $f$  - ความถี่ที่ขดลวดสเตเตอร์ได้รับ (Hz)
- $p$  - จำนวนขั้ว (Pole) ของขดลวดสเตเตอร์

ด้วยผลของการเหนี่ยวนำทำให้เกิดกระแสไหลในโรเตอร์ซึ่งมีความถี่เดียวกันกับแหล่งจ่ายไฟขณะที่โรเตอร์มีความเร็วรอบ  $N_r$  ใดๆที่มีค่าความแตกต่างจากความเร็ว  $N_s$  จะเกิดการเหนี่ยวนำขึ้นบนโรเตอร์และทำให้เกิดทอร์ค ความแตกต่างของความเร็วทั้งสองนี้เรียกว่า สลิปหรือการไถล (Slip)

$$\begin{aligned} S &= \frac{N_s - N_r}{N_r} \\ &= \frac{W_s - W_r}{W_s} \end{aligned} \quad (2.2)$$

$$= \frac{W_{s1}}{W_s} \quad (2.3)$$

โดยที่  $W_s$  - ความถี่เชิงมุมของสเตเตอร์ ( Stator angular frequency )  
 $W_r$  - ความถี่เชิงมุมทางไฟฟ้าของโรเตอร์ ( Rotor angular frequency )  
 $W_{s1}$  - ความถี่เชิงมุมสลลิป ( Slip angular frequency )

จากสมการที่ (2.1) และ (2.2) จะได้สมการความเร็วของมอเตอร์ดังนี้

$$N_r = \frac{(1-s)(120f)}{P} \quad \text{rpm} \quad (2.4)$$

จากสมการที่ (2.4) การควบคุมความเร็วของมอเตอร์ทำได้โดยการควบคุมความถี่ของแหล่งจ่ายไฟ ( $f$ ) จำนวนขั้วของสเตเตอร์ ( $p$ ) และสลลิปของโรเตอร์ ( $s$ ) วิธีการควบคุมที่เหมาะสมที่สุดคือ การควบคุมความถี่ของแหล่งจ่ายไฟโดยใช้อินเวอร์เตอร์ เพราะจะทำให้การควบคุมมีการต่อเนื่อง ประสิทธิภาพของมอเตอร์สูงขณะควบคุมความเร็วของมอเตอร์เหนี่ยวนำ วิธีการควบคุมโดยการเปลี่ยนจำนวนขั้วของสเตเตอร์จะควบคุมการเปลี่ยนแปลงความเร็วได้ในช่วงแคบและการควบคุมจะไม่ต่อเนื่อง ดังนั้นวิธีการนี้จะใช้กับมอเตอร์ที่ออกแบบไว้เป็นพิเศษ ส่วนวิธีการควบคุมโดยการเปลี่ยนค่าสลลิปนั้นจะทำให้มอเตอร์มีประสิทธิภาพต่ำลง เพราะประสิทธิภาพของมอเตอร์จะขึ้นอยู่กับค่าสลลิป

### 2.1.2 แรงบิดของอินดักชันมอเตอร์

แรงบิดที่เกิดขึ้นที่โรเตอร์คือแรงที่จะต้านหรือเอาชนะต่อโหลดที่กระทำกับมอเตอร์หรือ หมายถึงแรงที่ทำให้มอเตอร์หมุน จากเรื่องมอเตอร์ไฟตรงแรงบิดที่เกิดขึ้นกับมอเตอร์ไฟตรงจะแปรผันโดยตรงกับกระแสอาร์เมเจอร์ และเส้นแรงแม่เหล็กจากขั้วแม่เหล็กสเตเตอร์ ในทำนองเดียวกัน แรงบิดของอินดักชันมอเตอร์ จะแปรผันโดยตรงกับกระแสโรเตอร์ เส้นแรงแม่เหล็กจากขลวดแม่เหล็กจากขลวดแม่เหล็กจากขลวดสเตเตอร์ นอกจากนี้แล้วแรงบิดมอเตอร์ไฟสลลิปยังขึ้นอยู่กับค่าเพาเวอร์แฟคเตอร์ของโรเตอร์อีกด้วย

$$\begin{aligned} \text{ดังนั้น} \quad \text{แรงบิด} \quad T &\propto \phi I_2 \cos\theta_2 \\ &= K\phi I_2 \cos\theta_2 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ  $I_2$  = กระแสโรเตอร์ขณะโรเตอร์อยู่กับที่  
 $\phi$  = เส้นแรงแม่เหล็กจากขดลวดสเตเตอร์  
 $\text{Cos}\theta_2$  = เพาเวอร์แฟคเตอร์โรเตอร์  
 $\theta_2$  = มุมต่างเฟสของกระแสโรเตอร์กับแรงเคลื่อนเหนี่ยวนำโรเตอร์  
 $K$  = ค่าคงที่

แรงเคลื่อนเหนี่ยวนำโรเตอร์ขณะโรเตอร์อยู่กับที่

$$E_2 \propto \phi$$

$$\therefore T \propto E_2 I_2 \text{Cos}\theta_2$$

$$= K_1 E_2 I_2 \text{Cos}\theta_2 \quad (2.5)$$

$$K_1 = \text{ค่าคงที่}$$

### 2.1.3 วิธีสตาร์ทอินดักชันมอเตอร์

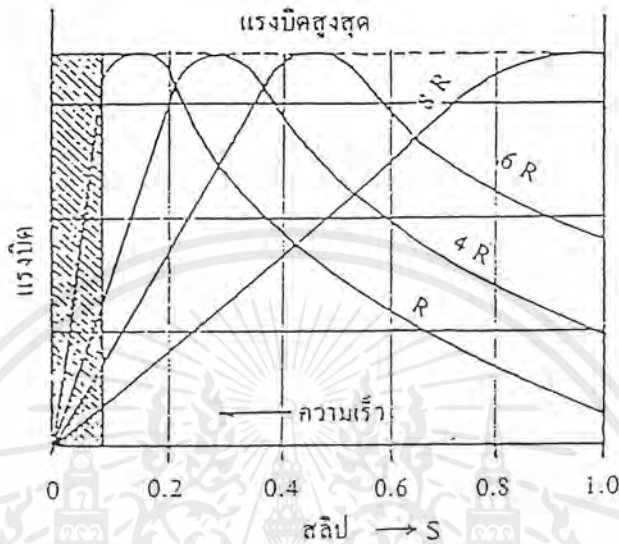
มอเตอร์ไฟฟ้าสลับเรียกว่า อินดักชันมอเตอร์ก็เหมือนกับหม้อแปลงไฟฟ้า นั่นก็คือโรเตอร์ทำหน้าที่เป็นขดลวดทุติยภูมิ จะต่างกันเพียงชนิดเดียวคือ โรเตอร์ของมอเตอร์จะเชื่อมครบวงจรแบบวงจรลัดตลอดเวลา ดังนั้นเมื่อป้อนไฟฟ้าสลับให้กับขดลวดสเตเตอร์แล้ว กระแสอินพุทของขดลวดสเตเตอร์ (ขดลวดปฐมภูมิ) จะสูงมากโดยเฉพาะอย่างยิ่งในช่วงสตาร์ท เนื่องจากในช่วงสตาร์ทนี้จะยังไม่มีแรงเคลื่อนเหนี่ยวนำย้อนกลับเกิดต้านกับแรงดันป้อน กระแสในช่วงสตาร์ทของช่วงสตาร์ทของอินดักชันมอเตอร์จะมีค่าประมาณ 5 - 7 เท่าของกระแสเมื่อมอเตอร์ทำงานเต็มพิกัด แต่แรงบิดในช่วงนี้จะมีค่าประมาณ 1.5-2.5 เท่าของแรงบิดที่โหลดเต็มพิกัดเท่านั้น กระแสไฟที่มีค่าสูงในช่วงนี้ จะมีผลทำให้เกิดแรงดันไฟลัด (drop) ในสายอินจะมีผลต่อการทำงานของอุปกรณ์ไฟฟ้าอื่นที่ต่อรวมในวงจรเดียวกัน ดังนั้นมอเตอร์ที่มีขนาดตั้งแต่ 30 แรงม้าขึ้นไปจึงไม่ควรที่จะสตาร์ทโดยตรง (Direct start หรือ on line start) แรงบิดสตาร์ทของอินดักชันมอเตอร์สามารถที่จะแก้ไขให้ดีขึ้นได้ โดยการเพิ่มความต้านทานให้กับวงจรโรเตอร์ ซึ่งกรณีนี้สามารถใช้กับมอเตอร์ 3 เฟสแบบสลีปรिंगได้เป็นอย่างดี แต่ไม่สามารถนำไป โดยการลดแรงดันป้อนของสเตเตอร์ในช่วงสตาร์ท เมื่อมอเตอร์ทำงานแล้วจึงเพิ่มแรงดันให้มีค่าตามพิกัดกำหนด

#### 2.1.3.1 วิธีสตาร์ทอินดักชันมอเตอร์แบบสลีควเรลเกจโรเตอร์

ก. วิธีสตาร์ทโดยตรง (Direct start หรือ on line start) วิธีนี้มักจะใช้กับมอเตอร์ขนาดแรงม้าต่ำๆ คือไม่ควรเกิน 30 แรงม้า ดังได้กล่าวแล้วว่า กระแสสตาร์ทจะมีค่าสูงมากประมาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5-7 เท่าของกระแสฟูลโหลด (กระแสเต็มพิกัด) แต่แรงบิดต่ำมากคือเพียง 1.5-2.5 เท่าของแรงบิดที่โหลดเต็มพิกัดเท่านั้น วงจรสตาร์ทโดยตรงดังรูปที่ 2-1

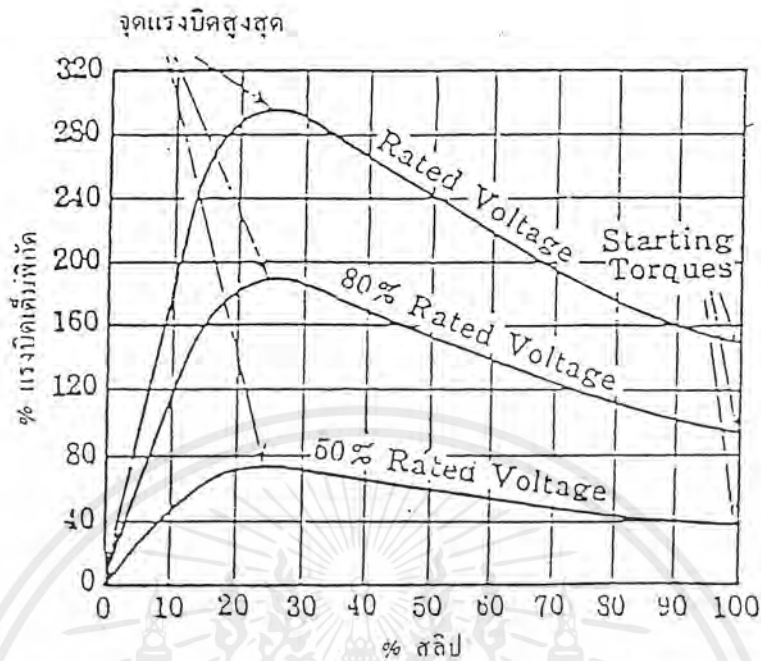


รูปที่ 2-1 วงจรสตาร์ทโดยตรง

ข. วิธีสตาร์ทโดยลดแรงดันป้อน (Reduce voltage start)

วิธีสตาร์ทอินดักชันมอเตอร์แบบลดแรงดันป้อนมีหลายวิธีด้วยกันดังนี้

1. ต่อความต้านทานอันดับกับมอเตอร์ (Primary resistor or rheostar) เพื่อที่จะลดแรงดันป้อนในช่วงสตาร์ทให้ต่ำลง กระแสไฟในช่วงสตาร์ทก็จะลดลงด้วย เนื่องจากกระแสจะแปรผันโดยตรงกับแรงดัน และแรงบิดแปรผันกับแรงดันกำลังสอง สมมติว่าแรงดันป้อนลดลง 50% ด้วย แต่แรงบิดสตาร์ทก็จะลดลงเพียง 25% ของแรงบิดเมื่อโหลดเต็มพิกัดเท่านั้น เมื่อมอเตอร์ทำงานและมีความเร็วสูงขึ้นแล้วจึงค่อยๆ ถอดวงจรขดลวดสเตเตอร์ วงจรสตาร์ทแบบนี้ดังรูปที่ 2-2



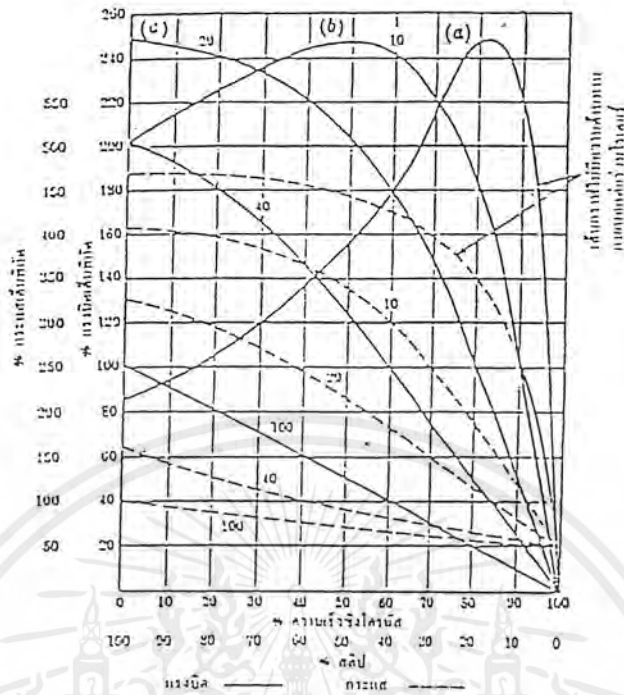
รูปที่ 2-2 วงจรสตาร์ทลดแรงดันด้วยต่อความต้านทานอันดับกับมอเตอร์

## 2. ต่อออโต - ทรานซ์ฟอร์มเมอร์อันดับกับมอเตอร์ (Auto-transformer)

วิธีสตาร์ทมอเตอร์แบบนี้บางทีก็เรียกว่า ออโต - สตาร์ทเตอร์ (auto-starter) หรือ คอมเพนเซเตอร์ (Compentor) ซึ่งจะประกอบด้วย ออโต - ทรานซ์ฟอร์มเมอร์ และสวิตช์อัตโนมัติ ตามรูปใช้ออโต - ทรานซ์ฟอร์มเมอร์ หนึ่งเฟส 3 ตัว หรือออโต - ทรานซ์ฟอร์มเมอร์ สามเฟสหนึ่งตัว เมื่อเริ่มสตาร์ทจะสับสวิตช์ไปยังตำแหน่งสตาร์ท (start) จะสังเกตเห็นว่าแรงดันป้อนมอเตอร์จะมีค่าลดลงเหลือเพียง XV เท่านั้น เมื่อมอเตอร์มีความเร็วสูงขึ้นประมาณ 80% ของความเร็วเต็มพิกัดแล้วจึงสับสวิตช์ไปยังตำแหน่งรัน (run)

ขณะนี้แรงดันป้อนมอเตอร์จะมีค่าเต็มพิกัด คือ V สวิตช์ที่ใช้ ถ้าใช้กับมอเตอร์ขนาดแรงม้าต่ำจะใช้ชนิด air break แต่ถ้าเป็นมอเตอร์ขนาดแรงม้าสูงจะใช้สวิตช์ชนิด oil-immersed ทั้งนี้เพื่อลดการสปาร์ค (spark) ที่หน้าสัมผัส

วิธีสตาร์ทแบบนี้จะออกแบบให้มีรอยต่อ (tap) ที่หม้อแปลงเป็น 3 ขนาดด้วยกันคือ 80 65 และ 50 เปอร์เซ็นต์ของแรงดันป้อนเต็มพิกัด เพื่อให้สามารถเลือกแรงดันสตาร์ทได้อย่างเหมาะสมวงจรสตาร์ทแบบนี้ดังรูปที่ 2-3

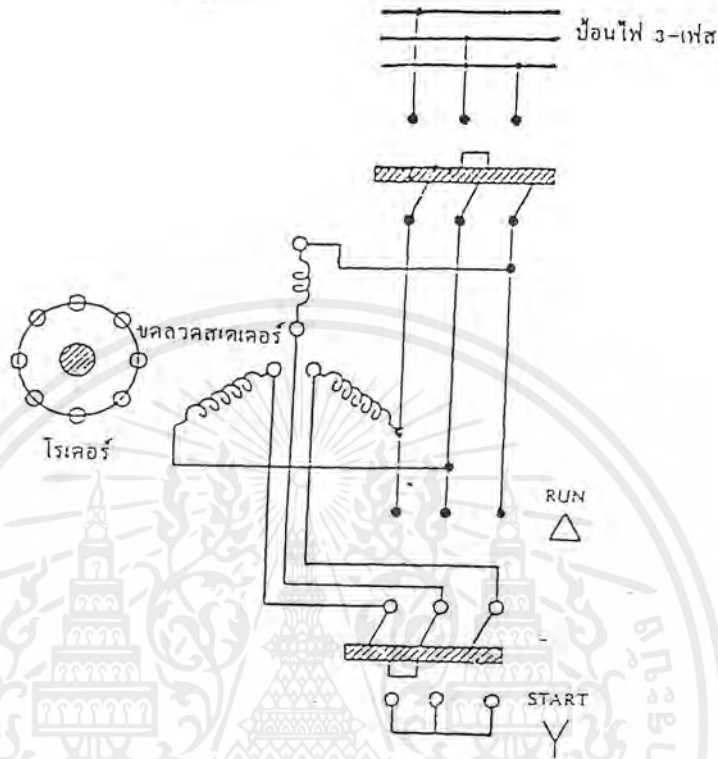


รูปที่ 2-3 วงจรสตาร์ทแบบต่อออต - ทราન્ซ์ฟอร์เมอร์อันดับกับมอเตอร์

### 3. วิธีสตาร์ทแบบ สตาร์ท-เดลต้า (Star-Delta Starter)

วิธีนี้จะใช้กับมอเตอร์สามเฟสที่ขดลวดสเตเตอร์ทำงานแบบเดลต้าเท่านั้น วงจรสตาร์ทจะประกอบด้วยสวิตช์จะประกอบด้วยสวิตช์ชนิด 2 ทาง แบบ TPDT โดยสวิตช์นี้จะต่อขดลวดสเตเตอร์แบบสตาร์ทในตอนสตาร์ท และต่อขดลวดแบบเดลต้าเมื่อมอเตอร์ทำงานปกติ

ขณะสตาร์ท ขดลวดต่อแบบสตาร์นั้น แรงดันป้อนขดลวดแต่ละขดจะมีค่า  $1/\sqrt{3}$  ของแรงดันปกติ แต่แรงบิดสตาร์ทจะมีค่าเพียง  $1/3$  ของแรงบิดเมื่อโหลดเต็มพิกัด คือเมื่อมอเตอร์ต่อแบบเดลต้า และทำงานที่แรงดันเต็มพิกัด และกระแสสตาร์ทจะลดลงในสัดส่วนเดียวกับแรงดันป้อนขณะสตาร์ท คือลดลง  $1/\sqrt{3}$  ของกระแสโหลดเต็มพิกัด วิธีสตาร์ทมอเตอร์วิธีนี้มีราคาถูก และการควบคุมทำได้ง่ายและสะดวก วงจรสตาร์ทตั้งรูปที่ 2-4

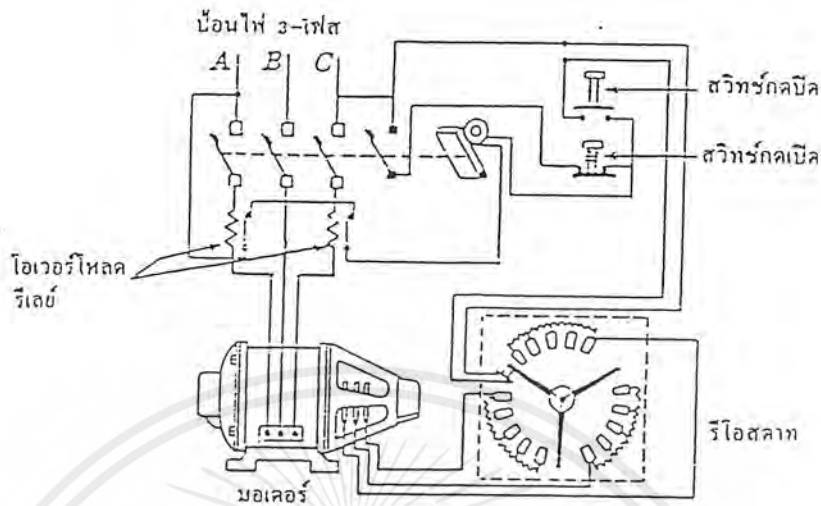


รูปที่ 2-4 วงจรสตาร์ทแบบสตาร์-เดลต้า

2.1.3.2 วิธีสตาร์ทอินดักชันมอเตอร์แบบวาวด์โรเตอร์

มอเตอร์แบบวาวด์โรเตอร์หรือสลีปรिंगมอเตอร์นี้มักจะสตาร์ทด้วยแรงดันเต็มพิกัด คือแรงดันตามพิกัดให้กับขดลวดสเตเตอร์เลย กระแสไฟตอนสตาร์ทจะถูกปรับให้ลดลงโดยการต่อความต้านทานที่ปรับค่าได้เข้ากับวงจรวงจรโรเตอร์ ความต้านทานที่ปรับค่าได้หรือที่เรียกว่า รีโอสตาท จะต่อร่วมกับโรเตอร์ด้วยการต่อแบบสตาร์ ( star ) ขณะสตาร์ทจะปรับความต้านทานให้มีค่าสูงๆ ร่วมในวงจรวงจรโรเตอร์ แต่พอความเร็วสูงขึ้นแล้ว จึงค่อยๆ ลดความต้านทานลง จนกระทั่งตัดออกหมด และต่อถ้ดวงจรวงจรโรเตอร์

การเพิ่มความต้านทานเข้าไปในโรเตอร์นั้นไม่เพียงแต่จะให้กระแสสตาร์ทลดลงเท่านั้น ยังทำให้แรงบิดสตาร์ทสูงขึ้นด้วย เนื่องจากเพาเวอร์แฟกเตอร์ดีขึ้น



รูปที่ 2-5 วงจรสตาร์ทมอเตอร์แบบต่อตรง

รีโอสลากที่ต่อร่วมกับมอเตอร์อาจจะปรับความต้านทานได้เป็นขั้นๆ หรือเป็นแบบปรับค่าได้อย่างต่อเนื่องก็ได้ และอาจจะเป็นแบบบังคับด้วยมือหรือแบบทำงานอัตโนมัติก็ได้

#### 2.1.4 วิธีการควบคุมความเร็วรอบของอินดักชันมอเตอร์

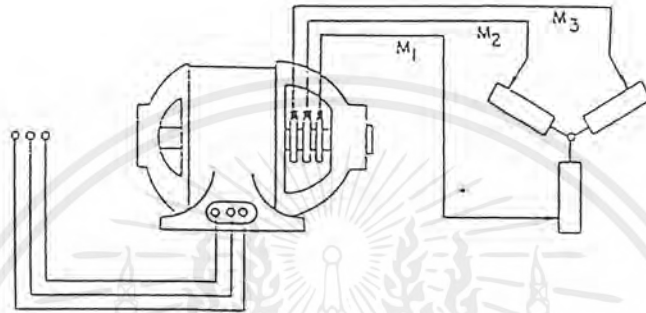
การควบคุมความเร็วรอบของอินดักชันมอเตอร์ ทำได้หลายวิธีซึ่งสามารถแยกการควบคุมได้ดังนี้

##### 2.1.4.1 การควบคุมโวลต์ที่เตงของสเตเตอร์ (Stator voltage control)

การควบคุมความเร็วของมอเตอร์โดยควบคุมโวลต์ที่เตงของสเตเตอร์นี้ ช่วงความเร็วที่ควบคุมได้จะแคบ ไม่เหมาะสมกับงานที่ต้องการทอร์คเริ่มต้นสูง สำหรับกราฟความสัมพันธ์ระหว่างทอร์ค - ความเร็ว ของมอเตอร์เหนี่ยวนำที่ได้จากวิธีการควบคุมโวลต์ที่เตงของขดสเตเตอร์

จะเห็นว่าทอร์คเปลี่ยนแปลงไปตามโวลต์ที่เตงที่จ่ายให้กับขดสเตเตอร์ของมอเตอร์ และเส้นกราฟทอร์ค - ความเร็ว นั้นจะแปรค่าโดยตรงกับความเร็วกำลังสอง ดังนั้นเราสามารถปรับความเร็วของมอเตอร์ได้ โดยการปรับโวลต์ที่เตงที่ป้อนเข้ามอเตอร์ เพื่อให้จุดตัดระหว่างเส้นกราฟทอร์ค - ความเร็ว ของมอเตอร์ตัดกับเส้นกราฟทอร์ค - ความเร็ว ของโหลดที่ความเร็วหรือสลิปที่

ต้องการ การควบคุมของมอเตอร์เหนี่ยวนำโดยการควบคุม โวลต์เตจของสเตเตอร์นี้จะใช้วิธีการควบคุมแบบเฟสของไฟไลน์ (Phase control) ดังแสดงในรูปที่ 2-6



รูปที่ 2-6 แสดงวงจรกำลัง 3 เฟสเอซีเพาเวอร์คอนโทรลแบบควบคุมเฟส

วิธีการควบคุมแบบนี้จะทำได้ง่าย และวงจรควบคุมมีราคาถูก แต่จะมีประสิทธิภาพต่ำ เนื่องจากเปอร์เซ็นต์ของกำลังการสูญเสียในโรเตอร์ของมอเตอร์จะเพิ่มขึ้นตามค่าสลิป นอกจากนี้ การเพิ่มขึ้นของกระแสในสเตเตอร์เมื่อสลิปเพิ่มขึ้นทำให้กำลังสูญเสียในสเตเตอร์เพิ่มขึ้นด้วย เป็นผลให้ประสิทธิภาพและทอร์คของมอเตอร์ลดลงมาก โดยเฉพาะที่ความเร็วรอบต่ำๆ เนื่องจากมอเตอร์ต้องทำงานที่ค่าสลิปสูง อีกทั้งการควบคุมแบบ 3 เฟสนี้เป็นผลทำให้เกิดฮาร์โมนิคขึ้นทั้งในเอซีไลน์ และในตัวของมอเตอร์ ทำให้มีการสูญเสียเพิ่มขึ้นอีกและทำให้เพาเวอร์แฟคเตอร์ของระบบลดลงตามความเร็วของมอเตอร์

#### 2.1.4.2 การควบคุมสลิปเพาเวอร์

วิธีการควบคุมความเร็วโดยการควบคุมสลิปของโรเตอร์นี้ สามารถควบคุมได้จากโวลต์เตจของแหล่งจ่ายไฟ หรือควบคุมกำลังในโรเตอร์ ซึ่งความสัมพันธ์ระหว่างกำลังเอาต์พุต ( $P_{out}$ ) กำลังสูญเสียในโรเตอร์ ( $P_c$ ) กับกำลังที่ส่งผ่านจากสเตเตอร์ไปยังโรเตอร์ (Airgap power  $P_g$ ) แสดงได้ดังนี้

$$P_{out} = (1 - s)P_g \quad (2.6)$$

จากสมการเหล่านี้จะเห็นว่าถ้าควบคุมอัตราส่วนระหว่างกำลังสูญเสียในโรเตอร์กับกำลังเอาต์พุทของมอเตอร์ได้ก็จะควบคุมสลิปของโรเตอร์ได้ ตัวอย่างเช่น ในกรณีของมอเตอร์เหนี่ยวนำแบบขดลวดพัน (wound rotor induction motor) การควบคุมสลิปของโรเตอร์ทำได้โดยการแปรค่าของความต้านทานที่ต่อเข้ากับวงจรมอเตอร์ การควบคุมวิธีนี้ถึงแม้จะทำได้ง่ายแต่จะมีข้อเสียในแง่ของประสิทธิภาพของระบบโดยเฉพาะที่ความเร็วรอบต่ำๆ หรือที่สลิปค่าสูง ดังจะเห็นได้จากค่าของ Rotor power ratio ดังสมการที่ (2.7)

$$\text{Rotor power ratio} = \frac{P_{out}}{P_g} = 1 - S \quad (2.7)$$

#### 2.1.4.3 การควบคุมโดยไซโคลคอนเวอร์เตอร์

ไซโคลคอนเวอร์เตอร์ (Cyclo converter) เป็นวงจรที่ทำการเปลี่ยนความถี่ของแหล่งจ่ายไฟฟ้ากระแสสลับความถี่หนึ่งไปเป็นอีกความถี่หนึ่ง ที่ปรับค่าโดยตรงโดยไม่ผ่านดีซีลิงค์โดยทั่วไปความถี่เอาต์พุทของไซโคลคอนเวอร์เตอร์จะต่ำกว่าความถี่อินพุทคือ อยู่ในย่าน  $0 - 1/3$  เอ็มพีของความถี่อินพุทส่วนใหญ่ไซโคลคอนเวอร์เตอร์จะใช้ในการขับเคลื่อนมอเตอร์ที่ต้องการความเร็วรอบต่ำและต้องการกำลังงานสูง การเปลี่ยนแปลงความถี่ของไซโคลคอนเวอร์เตอร์อาจใช้เทคนิคแบบควบคุมเฟส ข้อเสียของการควบคุมความเร็วโดยใช้ไซโคลคอนเวอร์เตอร์คือสามารถควบคุมความถี่ได้ในย่านที่จำกัด อินพุทเพาเวอร์แฟกเตอร์มีค่าต่ำ และเอาต์พุทโวลต์เตจมีองค์ประกอบของฮาร์โมนิกส์ปะปนอยู่มาก ข้อดีของการควบคุมแบบนี้คือ ประสิทธิภาพการทำงานของระบบดีขึ้นเนื่องจากไม่มีดีซีลิงค์ สามารถควบคุมองค์ประกอบหลักมูลของเอาต์พุทโวลต์เตจภายในไซโคลคอนเวอร์เตอร์ วงจรใช้วิธีการเปลี่ยนการนำกระแสโดยไลต์คอมมิวเตทซึ่งมีความยุ่งยากในการควบคุมน้อยกว่าการเปลี่ยนการนำกระแสแบบบังคับ (Forced Commutation)

#### 2.1.4.4 การควบคุมอัตราส่วนระหว่างโวลต์เตจต่อความถี่ (V/F)

การควบคุมความเร็วของมอเตอร์อีกวิธีหนึ่งคือ การควบคุมโดยการเปลี่ยนความถี่ที่ป้อนเข้ามอเตอร์ แต่การเปลี่ยนแปลงความถี่จะมีผลทำให้สนามแม่เหล็กหรือฟลักซ์แม่เหล็ก (Magnetic flux) ในช่องอากาศมีการเปลี่ยนแปลงไป และถ้าการเปลี่ยนแปลงไปของฟลักซ์แม่เหล็กเป็นไปแบบไม่คงที่แล้ว จะมีผลทำให้ประสิทธิภาพการทำงานลดลง การควบคุมการเปลี่ยนแปลงของฟ

ฟลักซ์แม่เหล็กให้คงที่ตามการเปลี่ยนแปลงของความถี่ สามารถควบคุมได้จากอัตราส่วนของโวลต์ต่อความถี่ โดยที่ความสัมพันธ์ระหว่างโวลต์ต่อที่ป้อนเข้ามอเตอร์ความถี่และฟลักซ์แม่เหล็กที่เกิดขึ้นจะเป็นไปตามสมการที่ (2.8)

$$V = k\phi\Gamma \quad (2.8)$$

หรือ

$$\phi = \frac{V}{k\Gamma}$$

โดย  $V$  - โวลต์ต่อที่ป้อนเข้ามอเตอร์  
 $\phi$  - ฟลักซ์แม่เหล็กในช่องอากาศ  
 $k$  - ค่าคงที่

โดยปกติมอเตอร์จะถูกออกแบบให้ฟลักซ์แม่เหล็กมีค่าอยู่ตรงส่วนเข้าโค้ง ( knee point ) ของเส้นโค้งลักษณะสมบัติของการทำให้เป็นแม่เหล็ก ( Magnetization curve ) ซึ่งถ้ามีการลดความถี่ลงโดยที่ไม่ลดระดับโวลต์ต่อลงด้วยแล้ว จะทำให้ฟลักซ์แม่เหล็กมีค่าสูงขึ้นตามความสัมพันธ์ในสมการที่ 2.8 และจะมีค่าเข้าไปในย่านอิ่มตัว ( Saturation tegion ) ทำให้ความหนาแน่นของฟลักซ์แม่เหล็กในแกนเหล็กเพิ่มขึ้นเกิดการสูญเสียในแกนเหล็ก ( iron loss ) เพิ่มมากขึ้น เป็นผลทำให้ประสิทธิภาพของมอเตอร์ลดลง ดังนั้นในทางปฏิบัติจึงต้องทำการลดอัตราการเพิ่มในมอเตอร์ลงโดยลดระดับโวลต์ให้เป็นอัตราส่วนโดยตรงกับอัตราการลดลงของความถี่ เพื่อจะรักษาฟลักซ์แม่เหล็กให้มีค่าอยู่ตรงส่วนเข้าโค้งการทำให้เป็นแม่เหล็กของแกนเหล็ก ในทางตรงกันข้ามถ้ามีการเพิ่มความถี่ที่ป้อนเข้ามอเตอร์ให้สูงขึ้นโดยไม่เพิ่มระดับโวลต์ต่อแล้วก็จะทำให้ฟลักซ์แม่เหล็กลดลง ซึ่งมีผลทำให้แรงบิดของมอเตอร์ลดลงดังความสัมพันธ์ในสมการที่ 2-9 ทำให้มอเตอร์ไม่สามารถทำงานที่ประสิทธิภาพสูงสุดได้

$$T = k\phi I_r \cos\theta \quad (2.9)$$

โดยที่  $T$  = เอาท์พุททอร์คของมอเตอร์  
 $\phi$  = ฟลักซ์แม่เหล็กในช่องอากาศ  
 $I_r$  = กระแสในโรเตอร์  
 $\theta$  = มุมแตกต่างระหว่างเฟสของโวลต์ต่อและกระแสในโรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำงานเดียวกันจึงต้องทำการเพิ่มระดับโวลต์เดจให้สูงขึ้น เพื่อจะรักษาฟลักซ์แม่เหล็กและแรงบิดของมอเตอร์ให้มียค่าคงที่ การรักษาฟลักซ์แม่เหล็กสามารถพิจารณาได้ด้วยสมการทางคณิตศาสตร์โดยพิจารณาจากกฎของฟาราเดย์ (Faraday's law)

$$e = \frac{d\phi}{dt} \quad (2.10)$$

$$\phi = \int e dt \quad (2.11)$$

จากสมการที่ 2.11 จะได้ว่าค่าฟลักซ์คือ พื้นที่ใต้เส้นโค้งรูปคลื่นโวลต์เดจ ดังนั้นถ้ารักษาพื้นที่ใต้เส้นโค้งรูปคลื่นโวลต์เดจให้มียค่าคงที่แล้วมอเตอร์ก็จะทำงานได้อย่างมีประสิทธิภาพและมีแรงบิดเหมาะสมสูงสุดซึ่งวิธีการนี้เรียกว่า วิธีการรักษาโวลต์เดจต่อความถี่คงที่ (V/f)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2 การอินเทอร์เฟสและการแปลงสัญญาณของข้อมูล

ไมโครคอมพิวเตอร์นั้นปกติจะมีพอร์ท (Port) อยู่กับตัวมันเสมอเพื่อเป็นการติดต่อกับอุปกรณ์ภายนอกเพื่อประโยชน์ในการควบคุมอุปกรณ์ต่างๆ แต่ในหลายๆ กรณีอุปกรณ์จำนวนมากต้องถูกควบคุมด้วยสัญญาณอนาล็อก (Analog) ซึ่งเป็นสัญญาณที่ต่อเนื่อง ตัวอย่างอุปกรณ์ เช่น เอนซีมอเตอร์ (ความเร็วในการหมุน) จะถูกควบคุมด้วยไมโครคอมพิวเตอร์จึงเป็นเหตุให้สัญญาณทางดิจิทัลที่เอาท์พุทต้องเปลี่ยนเป็นสัญญาณอนาล็อก และอินพุทจะต้องทำการแปลงสัญญาณอนาล็อกเป็นดิจิทัลเสียก่อน ดังนั้นวงจรการแปลงสัญญาณจากดิจิทัลเป็นอนาล็อก (D/A) และจากอนาล็อกเป็นดิจิทัล (A/D) จึงมีบทบาทเข้ามาเกี่ยวข้อง

### 2.2.1 การแปลงสัญญาณดิจิทัลเป็นอนาล็อก

หน้าที่หลักของตัวแปลงสัญญาณ D/A ก็คือ โดยการนำเอากลุ่มของบิตข้อมูลจากคอมพิวเตอร์หรือวงจรดิจิทัลอื่นๆ และแปลงรูปแบบของบิตนั้นให้เป็นสัญญาณเสมือนระดับโวลต์เตจที่ต่อเนื่อง ปกติแล้วรูปแบบของบิตที่ส่งผ่านตัวแปลงสัญญาณ D/A มักจะแสดงในรูปแบบเลขฐานสองมีระดับสัญญาณเอาท์พุทของ D/A ควรจะเป็นระดับที่แตกต่างกันสำหรับแต่ละอินพุท

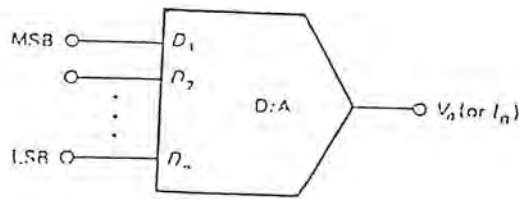
#### หลักเบื้องต้นของการแปลงสัญญาณดิจิทัลเป็นอนาล็อก

โดยปกติแล้วจะใช้บล็อกโคแอดเวอร์เป็นตัวแทน DAC (D/A Converter) ในรูปที่ 2-10 สัญญาณเอาท์พุทออกจาก DAC อาจจะเป็นระดับศักดาหรือกระแสไฟฟ้าก็ได้ อย่างไรก็ตามลักษณะของสัญญาณเอาท์พุทขึ้นอยู่กับโครงสร้างวงจรภายในตัว DAC ว่าจะให้เอาท์พุทเป็นอย่างไร จำนวนของระดับศักดาหรือกระแสไฟฟ้าที่ซึ่งสร้างมาจากเอาท์พุทของ DAC นั้นมาจาก สูตรในการหาคือ

$$N = 2^n \quad (2.12)$$

โดย N - จำนวนระดับของสัญญาณเอาท์พุทที่แตกต่างกัน

n - จำนวนบิตอินพุทของ DAC



รูปที่ 2-7 บล็อกไดอะแกรมของตัวแปลงสัญญาณดิจิทัลเป็นอนาลอก

จำนวนของระดับที่แตกต่างกันของเอาต์พุต DAC นั้นอาจใช้นิยามความหมายของ เรสโวลูชัน (Resolution) ของอุปกรณ์ ค่าเรสโวลูชันนี้เป็นวิธีหนึ่งที่ใช้บอกคุณภาพของ DAC ซึ่งหาได้จากอัตราส่วน 1 ใน N ส่วน โดยมาแล้วมักบอกอยู่ในรูปของเปอร์เซ็นต์ ดังสมการ

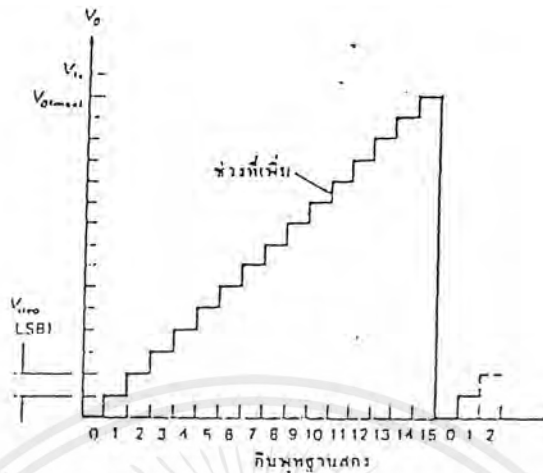
$$\% \text{ ของเรสโวลูชัน} = (1/2^n) \times 100\% \quad (2.13)$$

เราจะเห็นว่าถ้ามีการเพิ่มอินพุตหลายๆ จะทำให้ค่าเรสโวลูชันดีขึ้น (นั่นก็คือเปอร์เซ็นต์ของเรสโวลูชันจะน้อยลง) ในปัจจุบันถ้าเราดูจากคู่มือไอซีจะนิยมบอกค่าเรสโวลูชันตามค่าบิต เช่น คอนเวอร์เตอร์ ชนิด 8 บิต ก็จะเขียนว่า 8 bit resolution เป็นต้น

$$* \% \text{ ของเรสโวลูชันนั้นในบางตำราอาจใช้เป็น } (1/2^{n-1}) \times 100\% *$$

ค่าของเรสโวลูชันในอีกความหมายหนึ่งก็คือ เปอร์เซ็นต์ของความเที่ยงตรงของเอาต์พุตที่จำกัดอินพุต (Finite input) เพื่อเทียบกับเอาต์พุตสมบูรณ์แบบ (Full scale output) เอาต์พุตสมบูรณ์แบบก็คือ เอาต์พุตที่เกิดจาก DAC ซึ่งมีอินพุตไม่จำกัด (Infinite input) เราจะเห็นได้ว่ายิ่งเปอร์เซ็นต์เรสโวลูชันยิ่งน้อยเท่าไรจะได้เอาต์พุตที่ใกล้เคียงอุดมคติเท่านั้น ในทางปฏิบัติ DAC ไม่สามารถให้สามารถให้เอาต์พุตที่สมบูรณ์แบบได้เพราะมีอินพุตจำกัด

พิจารณารูปที่ 2-7 สมมติว่ามี 4 อินพุต กราฟแสดง \$V\_o\$ ต่อไบนารีอินพุตจะได้ดังรูปที่ 2-8 สังเกตว่าจะมีอินพุตที่แบ่งแยกกันอยู่ 16 ระดับศักดาโดยเริ่มต้นที่ 0 V และมีช่วงขึ้น (Riser) อยู่ 15 ช่วง



รูปที่ 2-8 กราฟแสดงคุณลักษณะของ DAC 4 บิตอินพุท

ถ้าเราต้องการให้ได้เอาต์พุทสมบูรณแบบ เราจะต้องเพิ่มอินพุทและจะทำให้เกิดขั้นที่ 16 ไปเรื่อยๆ โดยขึ้นแบบ step (ขั้นบันได) เอาต์พุทที่เพิ่มขึ้นในแต่ละขั้นเรามักเรียกว่า LSB (Least significant bit) คือการเปลี่ยนแปลงหน่วยย่อยที่สุดเมื่อมีการเปลี่ยนสภาวะอินพุท การเพิ่มของเอาต์พุท (สัปดาห์หรือกระแส) สำหรับแต่ละขั้นนั้น มีความสัมพันธ์ดังสมการ

$$\text{ขนาดของขั้น} = V_{FS}/2^n \quad (2.14)$$

โดยที่  $n$  = จำนวนไบนารีอินพุท

$V_{FS}$  = สัปดาห์เอาต์พุทสมบูรณแบบ (Full scale output)

เรตไซรูล์ของ DAC ใช้เป็นตัวบ่งชี้ถึงความถูกต้องของอุปกรณ์เพราะเรตไซรูล์เป็นตัวจำกัดความเที่ยงตรงของอุปกรณ์ แต่เรตไซรูล์กับความเที่ยงตรง (Accuracy) มิใช่สิ่งเดียวกัน แต่ก็ไม่จำเป็นว่าค่าเอาต์พุทที่ออกมาจะเกิดมาจากอินพุทบิตในเงื่อนไขอุดมคติ เอาต์พุทของ DAC สามารถถูกต้องได้ภายใน  $\pm 1/2$  ของ  $V_{step}$  (หรืออาจหมายถึง  $\pm 1/2$  LSB เพราะ  $1 \text{ step} = 1 \text{ LSB}$ ) อย่างไรก็ตามข้อผิดพลาดใน DAC นั้นมักเกิดจากหลายสาเหตุ โดยทั่วไปแล้วเกิดจากเครื่องมือและโครงสร้างของวงจร DAC ในรูปที่ 2-9 แสดงผลของความผิดพลาดชนิดต่างๆ บนกราฟ DAC ในอุดมคติ กราฟของ DAC ในอุดมคติจะเป็นเส้นตรงและต่อ

เนื่อง ( ไม่มีข้อผิดพลาดเลย ) และเป็นที่น่าอนในทางปฏิบัติเราไม่สามารถจะสร้างเหตุการณ์เช่นนี้ได้เลย



รูปที่ 2-9 กราฟแสดงคุณลักษณะและผลของความผิดพลาดชนิดต่างๆ ของ DAC

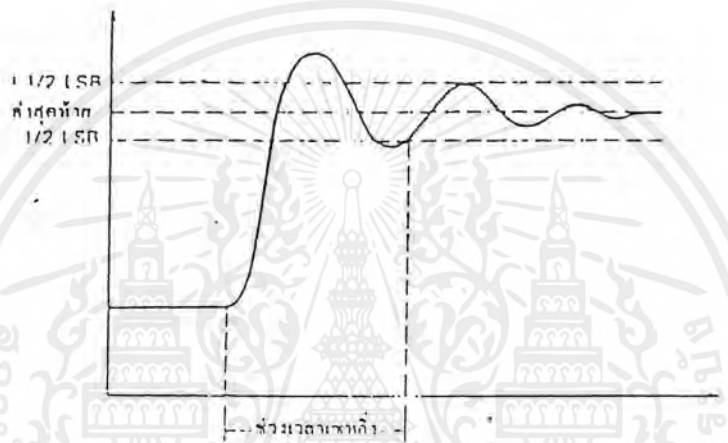
ข้อผิดพลาดออฟเซต ( Offset error ) เป็นผลมาจากเอาต์พุตของ DAC ไม่เป็น 0 เมื่ออินพุตเป็น 0 ผลอันนี้จะเลื่อน  $V_o$  ( หรือ  $I_o$  ) ให้สูงไปกว่าเดิม ถ้ามีแต่ข้อผิดพลาดอย่างนี้เพียงอย่างเดียวเอาต์พุตจะผิดพลาดในปริมาณที่คงที่

ข้อผิดพลาดอัตราขยาย ( Gain error ) บางครั้งเรียกว่าข้อผิดพลาดสเกลลิง ( Scaling error ) ข้อผิดพลาดชนิดนี้จะสร้างขนาดของขั้น ( Step size ) ใหญ่เกินไปหรือเล็กเกินไปกว่าปกติ ( LSB ไม่ปกติ ) เอาต์พุตเพิ่มผิดปกติอาจมากขึ้นหรือน้อยลงกว่าปกติ

ข้อผิดพลาดลิเนียร์ ( Linearity error ) ข้อผิดพลาดชนิดนี้เกิดขึ้นมาจากวงจรภายในของ DAC ซึ่งไม่ลิเนียร์ ( Nonlinearity ) เช่น ถ้าอัตราขยายของ DAC ไม่คงที่แล้วขนาดของเอาต์พุตก็จะแปรเปลี่ยนไปได้ ผลของข้อผิดพลาดชนิดนี้ก็คือจะทำให้เอาต์พุตเบี่ยงเบนไม่เป็นเส้นตรง ข้อผิดพลาดมักเกิดจากอุณหภูมิที่แปรเปลี่ยนอย่างรวดเร็วและข้อผิดพลาดชนิดนี้ยากมากที่จะแก้ไข

ในการระบุเกี่ยวกับ DAC นั้นเป็นการระบุความสัมพันธ์กับเวลาซึ่งวงจรไฟฟ้าได้ใช้ไปในการแปลงสัญญาณคุณสมบัติอื่นนี้เรียกว่า เวลาเซตลิ่ง (Settlingtime) เวลาเซตลิ่ง หมายถึง เวลาที่ใช้ไปสำหรับให้อาท์พุทตอนแรกเคลื่อนที่เข้าหาจุดเอาท์พุทสุดท้ายตามเปอร์เซ็นต์ของเอาท์พุทระบุไว้ โดยปกติจะใช้ว่า  $\pm 1/2$  LSB (1 LSB ก็คือ ขนาดของขั้น)

รูปภาพ 2-10 เป็นการแสดงถึงการเปลี่ยนแปลงระดับของเอาท์พุทและแสดงถึงวิธีการสังเกตช่วง “เวลาเซตลิ่ง”



รูปที่ 2-10 กราฟของ DAC ที่ตอบสนองกับเวลาซึ่งแสดงถึงเวลาเซตลิ่ง (Setting time)

จากตัวอย่างนี้เอาท์พุทของมันได้แสดงถึงการกระเพื่อมเกิน (Overshoot) ช่วงเอาท์พุทที่ต้องการ การกระเพื่อมเกินเป็นสิ่งปกติในวงจร DAC เมื่อไรก็ตามที่เอาท์พุทถึงช่วงที่เราต้องการและไม่กระเพื่อมสูงกว่าที่เราต้องการ เราเรียกช่วงนั้นว่า สภาวะสุดท้าย กรณีที่จะผิดพลาดออกไปของช่วงเวลาเซตลิ่ง (Settling time) ก็คือ ต้องการเปลี่ยนเอาท์พุทสูงสุดเพื่อความเข้าใจ พิจารณา DAC ซึ่งมีเวลาเซตลิ่งเท่ากับ 10 ms เพื่อที่เราจะได้อรับเอาท์พุทที่ถูกต้องภายใต้เงื่อนไขของอินพุทไบนารีอินพุทจะต้องไม่เปลี่ยนค่าเร็วกว่า 10 ms/ครั้ง

### วงจรการแปลงสัญญาณดิจิทัลเป็นอนาลอก

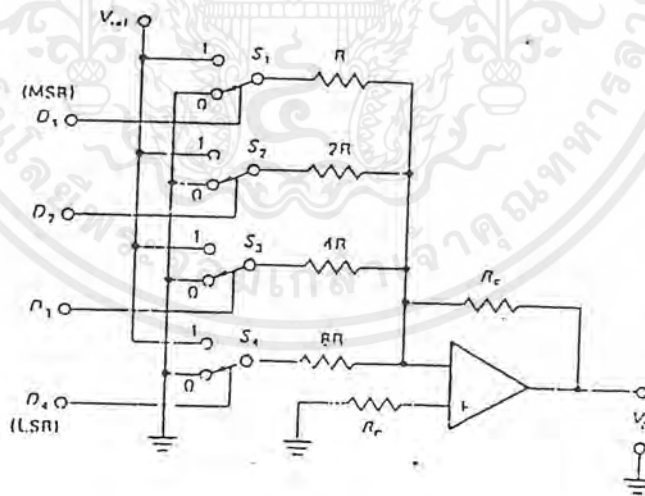
DAC โดยปกติแล้วมักจะใช้ออปแอมป์ในการออกแบบวงจรโดยเฉพาะอุปกรณ์ D/A ไบนารีที่จะกล่าวถึงวงจร DAC 2 แบบ ซึ่งแต่ละแบบได้ถูกประยุกต์ใช้งานกันทั่วไป

### 1. Weight Resistor Summing Amplifier

เป็นแบบที่ง่ายที่สุดแบบหนึ่งของ DAC ก็คือ การใช้โดยการให้น้ำหนัก เพื่อที่จะให้วงจรไม่ยุ่งยากก็เลยแสดงเพียง 4 อินพุต สวิตช์จะถูกควบคุมด้วยสัญญาณอินพุตจาก D1-D4 เพื่อจะไปต่อเข้ากับ  $V_{ref}$  (แรงดันอ้างอิง) โดยใช้มาตรฐานของวงจรอปแอมป์เราจะสามารถหาเอาท์พุทโวลต์เตจของวงจรนี้จากสูตร

$$V_o = -V_{ref} (D_1 R_F / R + D_2 R_F / 2R + D_3 R_F / 4R + D_4 R_F / 8R) \quad (2.15)$$

เครื่องหมายลบในสมการ 2.15 นั้นเป็นตัวแสดงว่าเป็นการต่อออปแอมป์ในลักษณะอินเวอร์ต ถ้า  $V_{ref}$  เป็นสัปดาห์บวก  $V_o$  จะเป็นสัปดาห์ลบและถ้า  $V_{ref}$  เป็นสัปดาห์ลบ  $V_o$  ก็จะเป็นสัปดาห์บวก ค่าของ  $R_F$  ใช้ในการคำนวณหาอัตราขยายของ DAC  $R_F$  ยิ่งมากสัปดาห์พุทก็จะมากขึ้นไปด้วย S1-S4 ตามปกติแล้วจะไม่ใช้สวิตช์ทางกลส่วนมาจะใช้เป็นพวก CMOS อนุตลอกสวิตช์ เช่น ไอซีเบอร์ LF1331 ซึ่งสวิตช์เหล่านี้จะถูกควบคุมให้เปิดหรือปิดโดยระดับสัญญาณ



รูปที่ 2-11 Weighted resistor D/A converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เวลาที่ใช้ในการแปลงสัญญาณส่วนสำคัญในการพิจารณาความเร็วของการแปลงสัญญาณ มักขึ้นอยู่กับวงจรที่ช่วงเวลาไปทั้งหมด เวลาเซตติง (Setting time) ที่ไม่เป็น 0 ขนาดของตัวออปแอมป์ อัตราสลับ (Slew rate) คือ อัตราการเปลี่ยนแปลงที่มากที่สุดที่เป็นไปได้ที่จะเกิดขึ้นที่เอาต์พุตของออปแอมป์ (เป็น Large signal) แบนด์วิท (Bandwidth) เป็นช่วงของความถี่ที่ทำงานได้และสัมพันธ์กับอัตราสลับ (เป็น Small signal) ในการพิจารณาตอนนี้อัตราสลับมีความสำคัญกว่าแบนด์วิท เนื่องจากเราต้องการที่จะได้สัญญาณเอาต์พุตที่ใหญ่ และมีช่วงขึ้นที่เร็ว ถ้าเราต้องการเปลี่ยนแปลงสัญญาณเร็ว เราต้องใช้ออปแอมป์ที่มีความเร็วสูง (เป็น High slew rate) ถ้าเราควรระมัดระวังในการใช้ในวงจรดิจิทัลที่สามารถที่จะเปลี่ยนสถานะของเอาต์พุตได้ด้วยความเร็วสูง ถ้า DAC ไม่สามารถเปลี่ยนเอาต์พุตของมันให้เร็วกว่าผลตอบสนอง การเปลี่ยนอินพุตแล้ววงจรนั้นก็ไม่สามารถนำมาใช้งานได้

เวลาเซตติง (Setting time) ประมาณ 150 ms หรือต่ำกว่านั้นเหมาะสำหรับใช้อ่านโดยทั่วไป ถ้าเป็นออปแอมป์เบอร์ 741 ซึ่งใช้เป็นตัว converter ของรูป 2-11 จะมีอัตราการเปลี่ยนแปลงสูงสุด นั่นหมายถึงว่า ถ้าอินพุตไบนารีเริ่มต้นที่ 0 และเป็น 111 เอาต์พุตใช้ 50 s ในการแปลงซึ่งจากการคำนวณดูเหมือนว่าวงจรนี้ให้เอาต์พุตได้เร็ว แต่ถ้าเปรียบเทียบกับวงจรอื่นๆ ยังจัดว่าช้าพอสมควร

วงจรดังรูปที่ 2-11 จะมีประโยชน์แต่มีข้อเสียหลายอย่างเช่น ในกรณีที่บิตของข้อมูลเพิ่มมากขึ้นค่าของตัวต้านทานจะมากมายหลายค่าตามไปด้วยเช่น กรณี 8 บิต เราต้องใช้ตัวต้านทาน  $R, 2R, 4R, \dots, 128R$  ค่ามากที่สุดจะเท่ากับค่าน้อยสุดหรือในกรณี 12 บิต ค่าที่มากที่สุดจะต้องใช้ 2048 ของค่าที่น้อยที่สุดจึงสร้างยากในทางปฏิบัติและยังมีปัญหาที่เกิดจากอุณหภูมิเพราะว่าตัวต้านทานมักมีการเปลี่ยนแปลงตามอุณหภูมิ

## 2. R-2R แลตเตอร์ DAC (R-2R Ladder D/A Converter)

ทางเลือกของวงจร DAC แบบให้น้ำหนักไบนารีก็คือ วงจร R-2R แลตเตอร์ รูป 2-12 จากออปแอมป์ถูกต่อในลักษณะ “นอนอินเวอร์ตติ้ง (non inverting)” และจะสามารถเห็นลักษณะของวงจรเป็นรูปบันได (ladder) ตัว ladder ของวงจรนี้จะทำตัวเป็นเสมือนตัวปรับระดับศักดา ศักดาอินพุตของออปแอมป์มีความสัมพันธ์กับแลตเตอร์ ดังสมการ

$$V_{IN} = D_1 V_{ref}/2 + D_2 V_{ref}/4 + D_3 V_{ref}/8 + D_4 V_{ref}/16 \quad (2.16)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ 2.16 สามารถแสดงได้ดังนี้

$$V_{in} = V_{ref} (D_1/2 + D_2/4 + D_3/8 + D_4/16) \quad (2.16 a)$$

$$\begin{aligned} D_n &= 1 \text{ เมื่อ } \text{ต่อ } V_{ref} \\ &= 0 \text{ เมื่อ } \text{ต่อ } GND \end{aligned}$$

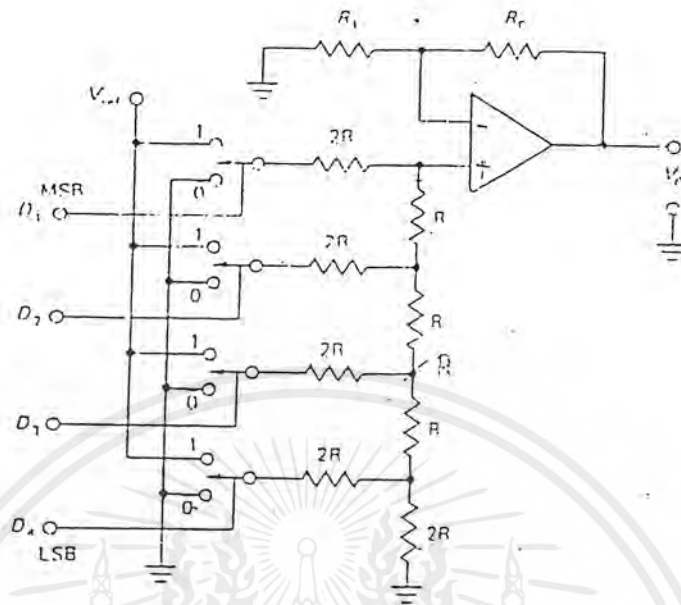
อัตราขยายสัปดาห์ (voltage gain) ของนอนอินเวอร์ตออปแอมป์จะใช้สมการ

$$A_v = 1 + R_F/R_1 = \frac{V_{O-}}{V_{IN}} \quad (2.17)$$

ตามสมการ 2.16(a) และ 2.17 จะได้ว่า

$$V_{O-} = A_v V_{ref} (D_1/2 + D_2/4 + D_3/8 + \dots) \quad (2.18)$$

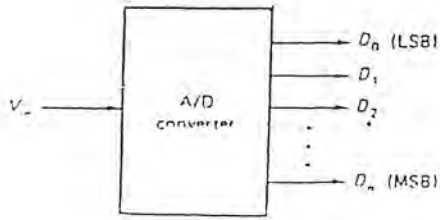
ข้อได้เปรียบของวงจร R-2R แลคเตอร์ก็คือ มีแค่ค่าความต้านทานที่แตกต่างกันเพียง 2 ค่าซึ่งใช้ในอินพุทของออปแอมป์ซึ่งแก้ปัญหาเรื่องความต้านทานหลายๆ ค่าและในการสร้างจะสร้างตัวต้านทานทั้งหมดลงบนชิปเดียวกันจึงทำให้มีคุณสมบัติเหมือนกัน ตลอดวงจรที่เพิ่มบิดมากขึ้น วงจรแลคเตอร์สามารถแบ่งกระแสแยกไหลได้แน่นอนกว่าตัวต้านทานให้น้ำหนัก



รูปที่ 2-12 R-2R แลคเคเตอร์ DAC

### 2.2.2 การแปลงสัญญาณอนาลอกเป็นดิจิทัล

ปกติแล้วไมโครคอมพิวเตอร์ก็จะมี การติดต่อกับอุปกรณ์ทางอนาลอกจึงจำเป็นที่จะ ต้องการรับสัญญาณหรือข้อมูลเข้ามาเพื่อที่จะประมวลผลต่อไป ตัว A/D คอนเวอร์เตอร์นั้นก็ คือ ตัวเปลี่ยนสัญญาณจากอนาลอกเป็นสัญญาณดิจิทัล รูปที่ 2-13 แสดงบล็อกไดอะแกรมของ A/D คอนเวอร์เตอร์ วงจรนี้จะผลิตเอาต์พุตแบบไบนารี N บิตซึ่งจะเป็นอัตราส่วนกับแรงดัน อินพุต จากกราฟรูปที่ 2-14 ซึ่งแสดงถึงคุณสมบัติของ A/D คอนเวอร์เตอร์แบบ 4 บิต จะ เห็นว่าคล้ายคลึงกันมากกับรูปที่ 2-8 หลังจากนั้นไปเราจะมาพิจารณาถึงพารามิเตอร์ที่สำคัญซึ่งมี ผลต่อคุณสมบัติของ A/D คอนเวอร์เตอร์



รูปที่ 2-13 สัญลักษณ์ของ A/D คอนเวอร์เตอร์

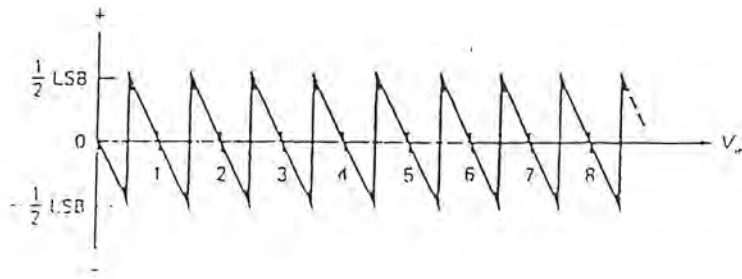


รูปที่ 2-14 คุณสมบัติของ A/D คอนเวอร์เตอร์แบบ 4 บิต

#### หลักการของ A/D คอนเวอร์เตอร์

กุญแจสำคัญที่เราใช้ในการพิจารณาคุณสมบัติของการเปลี่ยนแปลงสัญญาณอนาลอกเป็นดิจิทัลนั้นสามารถสังเกตได้จากรูปที่ 2-14 ในกรณีของการแปลงสัญญาณจากดิจิทัลเป็นอนาลอกนั้นตัวที่กำหนดความถูกต้องก็คือ จำนวนบิตในกรณีของการแปลงสัญญาณจากอนาลอกเป็นดิจิทัลก็เช่นเดียวกันจากรูปที่ 2-14 จะเห็นว่า จำนวนขั้นบันได (stair-step) ทั้งหมดมี 16 ขั้น เอาท์พุทของ A/D คอนเวอร์เตอร์นั้นจะถูกประมาณว่าเป็นสัญญาณอินพุทแบบดิจิทัล กราฟแสดงข้อผิดพลาดในเอาท์พุทที่จุดต่างๆ ดูได้จากรูปที่ 2-15

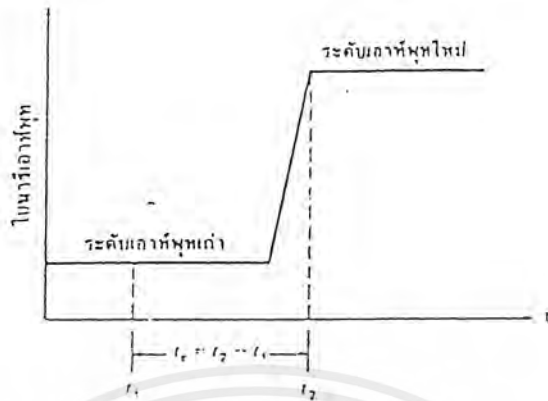
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-15 ข้อผิดพลาดของ A/D คอนเวอร์เตอร์

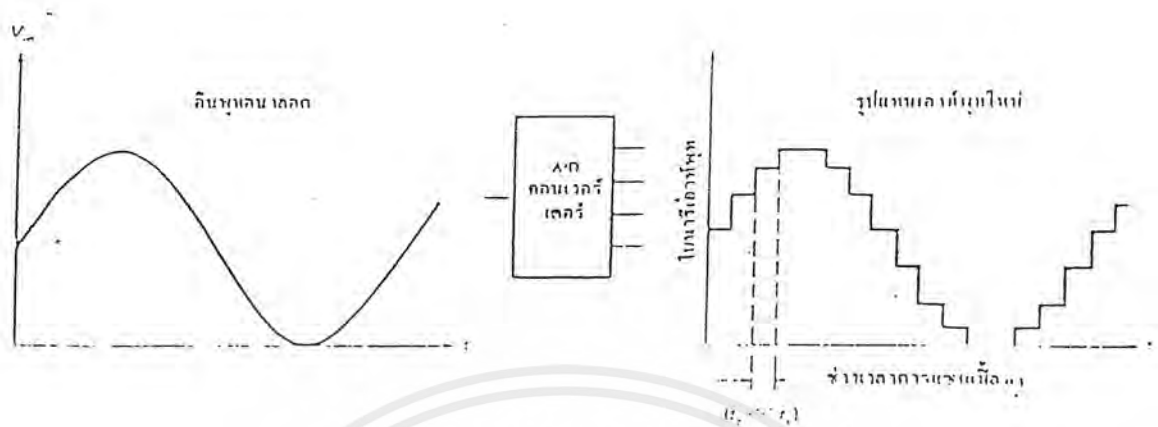
ในกรณีของตัวแปลงที่มีเรสโซลูชันสูงๆ (อินพุทบิตมาก) ความกว้างสูงสุดของข้อผิดพลาดจะลดลงตามบททฤษฎีแล้ว ถ้าเป็น A/D คอนเวอร์เตอร์ในอุดมคติจะต้องมีเอาท์พุทมากจนนับไม่ได้ (ถึง  $\infty$ ) ดังนั้นจะมีค่าเรสโซลูชันถึง  $\infty$  จะทำให้กราฟรูปที่ 2-15 แทนตั้งเป็น 0 แต่ไม่มีทางเกิดขึ้นได้ในทางปฏิบัติข้อผิดพลาดที่เกิดจากมีเรสโซลูชันที่จำกัดเรียกว่า ข้อผิดพลาดควอนไทซ์ (quantizing error) ข้อผิดพลาดชนิดนี้ไม่สามารถจำกัดได้

เอาท์พุทของ A/D คอนเวอร์เตอร์ ก็คือระดับอินพุทซึ่งจะคงที่ในเวลาหนึ่ง สิ่งนี้ชี้ให้เห็นว่า A/D คอนเวอร์เตอร์ ทำงานโดยการแซมเปิ้ลปริมาณของสัญญาณอนาลอกและต้องแน่ใจว่าสัญญาณจะคงที่ ณ ช่วงเวลานั้น เราจึงต้องมีวงจรสำหรับค้างค่า (hold) ของสัญญาณจึงทำให้เราสามารถแซมเปิ้ลและโฮลด์ (sample and hold) เพื่อแน่ใจว่าปริมาณของอินพุทจะไม่เปลี่ยนแปลงที่กำลังทำการแปลงสัญญาณ เวลาในการแปลงสัญญาณและอัตราการแซมเปิ้ล เป็นปัจจัยในการพิจารณาอย่างมาก เวลาในการแปลงสัญญาณ (conversion time)  $t_c$  คือเวลาที่เข้าไประหว่างที่อินพุทเข้ามาจนถึงการแสดงค่าของไบนารีเอาท์พุท ในกรณีที่เอาท์พุทจะเริ่มผันเปลี่ยนจาก 0 ไปถึงค่าที่มากที่สุด ในรูปที่ 2-16 เป็นตัวอย่างของเวลาหน่วย (time delay)



รูปที่ 2-16 แสดงการตอบสนองของเวลาแปลงสัญญาณ (conversion time) ของ A/D

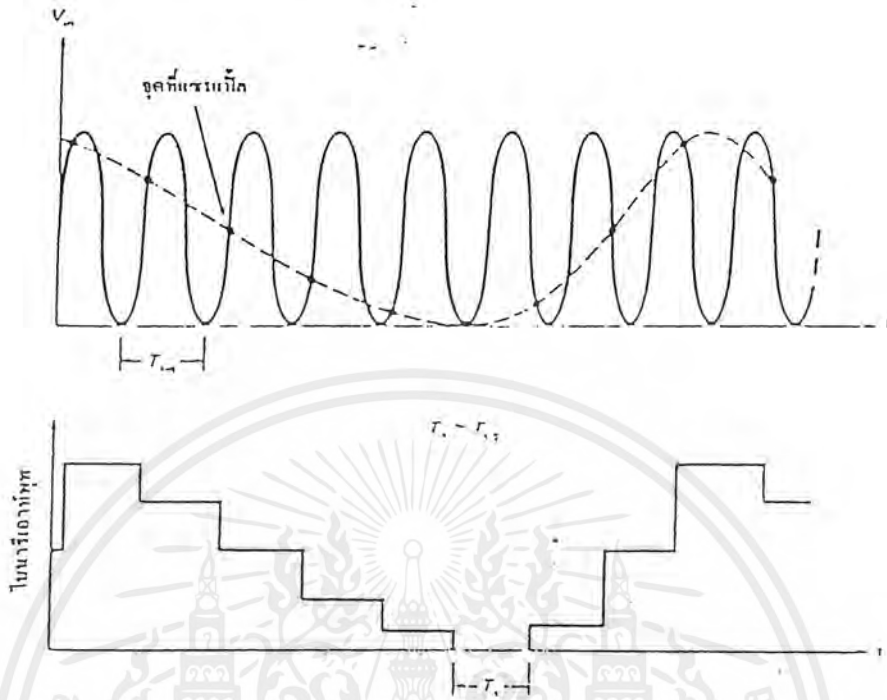
อินพุทที่เข้าในคอนเวอร์เตอร์จะอยู่ ณ เวลา  $t_1$  และสัญญาณตอบสนอง ณ  $t_2$  ผลต่างของทั้งสองก็คือ เวลาแปลงสัญญาณ  $t_c$  เวลาแปลงเป็นอัตราที่มากที่สุดซึ่งสัญญาณถูกแซมเปิ้ลในช่วงเวลาของการแซมเปิ้ล เรียกว่า เวลาแซมเปิ้ล (sample time) อัตราแซมเปิ้ลใช้ช่วงในการบอกเวลาแซมเปิ้ล เพื่อให้ทราบถึงผลของการแซมเปิ้ลบนสัญญาณอินพุทอนาลอกไปเป็นปริมาณดิจิทัล พิจารณาจากรูปกราฟไซน์ดังรูป 2-17



รูปที่ 2-17 ขบวนการแปลงเป็นสัญญาณดิจิทัลด้วยการ A/D คอนเวอร์เตอร์

ถ้าเราให้เวลาแปลงสัญญาณ  $t_c$  น้อยมากๆ จนตัดทิ้งได้เวลาในการแซมเปิ้ล  $1/10$  ของสัญญาณอินพุตจะได้กราฟเป็นรูปลักษณะแบบรูป 2-17 ถ้าเราเพิ่มอัตราแซมเปิ้ลและเพิ่มเรโซลูชัน (จำนวนเอาต์พุตบิต) ให้มากขึ้นก็จะได้ว่าเอาต์พุตที่ใกล้เคียงกับสัญญาณอนาลอกจากอินพุตมากขึ้น

ถ้าอินพุตเปลี่ยนแปลงระดับอย่างรวดเร็วเมื่อเทียบกับอัตราแซมเปิ้ล A/D คอนเวอร์เตอร์ไม่สามารถแสดงให้เห็นจากระบบเวลาแซมเปิ้ล (time sample system) เช่น A/D คอนเวอร์เตอร์อัตราความถี่ของการแซมเปิ้ลต้องอย่างน้อย 2 ครั้ง ต่อหนึ่งลูกคลื่นของสัญญาณอินพุต การกำหนดความถี่ในการแซมเปิ้ลแบบนี้ก็คือ ทฤษฎีไนควิสต์แซมเปิ้ล (nyquist sampling theorem) รูป 2-18 แสดงผลของการไม่ทำตามกฎของไนควิสต์



รูปที่ 2-18 การเพี้ยนเกิดขึ้นเมื่ออัตราแซมเปิลต่ำเกินไปเมื่อเทียบกับคาบเวลาของสัญญาณอินพุท

เราจะได้อาท์พุทของ A/D คอนเวอร์เตอร์เป็นเพี้ยน (alias) ในการใช้งานที่มีการเปลี่ยนแปลงสัญญาณอินพุทเร็วๆ เราควรที่จะใช้ในการแซมเปิ้ลแบบความเร็วสูง เพื่อจะให้ความถูกต้องมากในปัจจุบันการควบคุมระบบ จะใช้การแซมเปิ้ลที่มีอัตราสูง อัตราการแซมเปิ้ลที่มากที่สุดถูกจำกัดโดยความเร็วในการแปลงสัญญาณของ A/D คอนเวอร์เตอร์ เช่น ถ้าแซมเปิ้ลทุกๆ 10 ms ก็จะไม่ดีเมื่อความเร็วในการแปลงสัญญาณเป็น 500 ns จะทำให้อาท์พุทออกมาแบบนำไปใช้งานไม่ได้

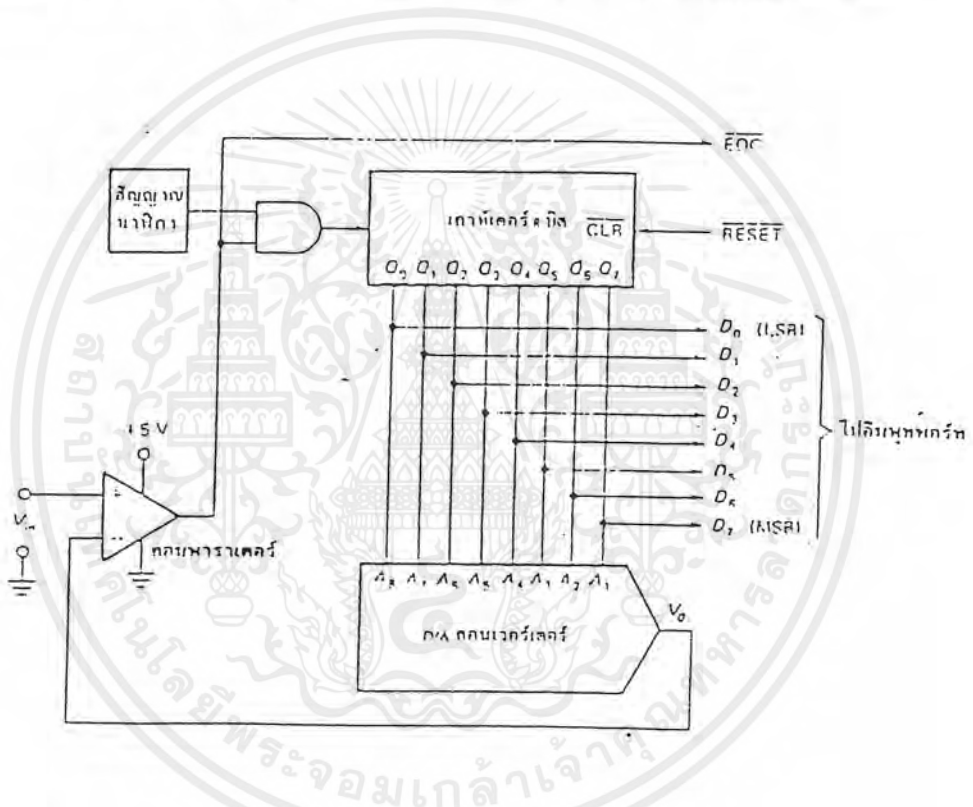
อีกจุดหนึ่งที่สำคัญก็คือ ข้อผิดพลาดที่เกิดขึ้นของ A/D คอนเวอร์เตอร์จะเกิดเป็นข้อผิดพลาดทางออฟเซต (offset), เกน (gain) และความไม่เป็นเส้นตรง (nonlinearity) ซึ่งมีความเที่ยงตรงของการแปลงสัญญาณข้อผิดพลาดพวกนี้จากวงจรที่นำมาสร้างเป็นตัว A/D คอนเวอร์เตอร์ซึ่งกล่าวในเรื่องต่อไปนี้

วงจรของ A/D คอนเวอร์เตอร์

ในปัจจุบันมีวิธีการและเทคโนโลยีมากมายเกี่ยวกับการแปลงสัญญาณแต่วิธีการหลักๆ ก็จะเป็นพวกที่จะกล่าวถึงต่อไปนี้

1. RAMP A/D CONVERTER

เป็นวิธีการที่เข้าใจได้ง่ายที่สุด แสดงดังรูป 2-19 หลักการของวงจรนี้ก็คือ ตัว D/A คอนเวอร์เตอร์ ตัวคอมพาราเตอร์ (comparator) และ D/A คอนเวอร์เตอร์ นี้คือรูปร่างของ A/D คอนเวอร์เตอร์ สมมติให้แรงดันบวกไฟตรงเข้าที่อินพุตของคอมพาราเตอร์



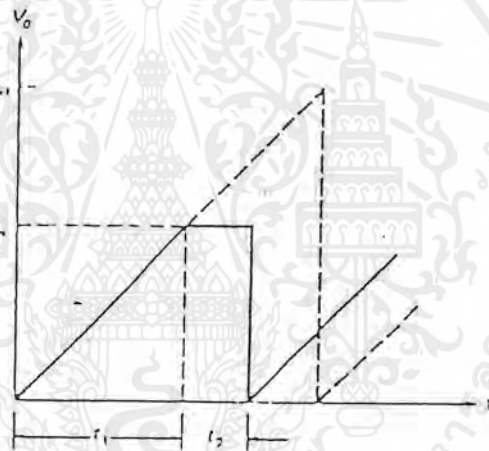
รูปที่ 2-19 A/D คอนเวอร์เตอร์ ซึ่งใช้ตัวไบนารีเคาน์เตอร์ (binary counter)

1. คอมพิวเตอร์ส่งสัญญาณส่งสัญญาณรีเซตไปที่เคาน์เตอร์ (counter) ป้อนสัญญาณอินพุต
2. ขณะที่สัญญาณนาฬิกาส่งไปที่เคาน์เตอร์เอาต์พุตของ D/A คอนเวอร์เตอร์ ( $V_o$ ) จะแสดงระดับแรงดันที่สูงขึ้น ดังรูปที่ 2-20

3. ณ จุดเดียวกันนี้ตัวเคาท์เดอรัจะนับเพิ่มขึ้นจนกระทั่งเอาท์พุทของ D/A คอนเวอร์เตอร์เกินค่าของ  $V_m$  เมื่อถึงจุดนี้เอาท์พุทของคอมพาราเตอร์จะแสดงค่าไปจนกระทั่งเป็น 0 โวลท์

เมื่อถึง 0 โวลท์ก็จะหยุดนาฬิกา หยุดการนับที่จุดซึ่ง  $V_o$  เพิ่งจะมากกว่า  $V_{in}$  ขา EOC จะลดระดับเป็นระดับต่ำและส่งไปให้คอมพิวเตอรืรู้ว่าขณะนี้ข้อมูลพร้อมที่จะอ่านได้แล้ว ขา EOC ยังสามารถใช้ในการเริ่มต้นอินเตอร์รัพท์ หรือใช้ในการส่งค่าควบคุมไปที่อินพุทพอร์ทแอสซท์

4. หลังจากคอมพิวเตอรือ่านข้อมูลเสร็จคอมพิวเตอรืก็จะส่งสัญญาณ A/D คอนเวอร์เตอร์หลังจากนั้นก็เริ่มทำกระบวนการแบบเดิมอีกครั้ง

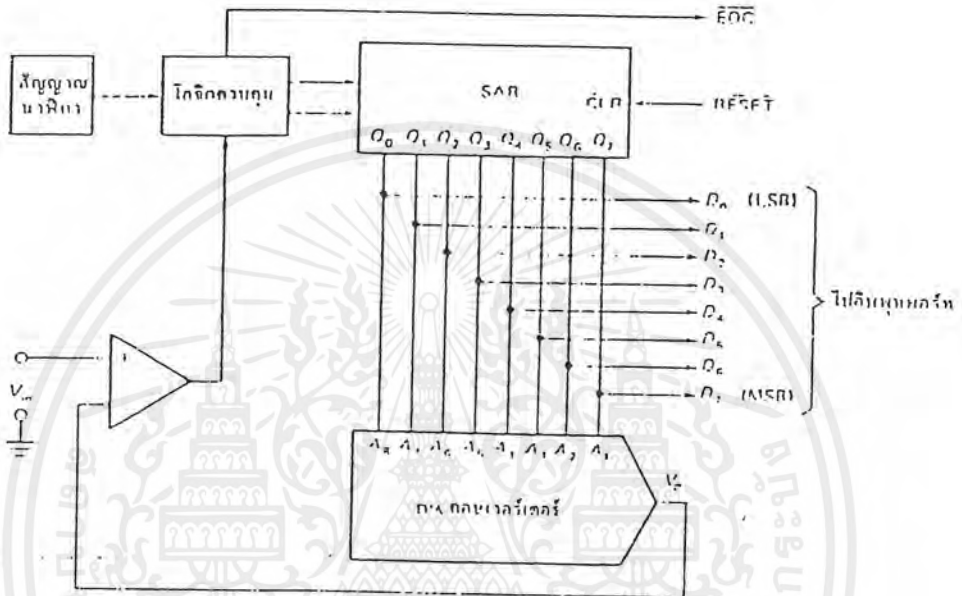


รูปที่ 2-20 กราฟเอาท์พุทของส่วน D/A ของ A/D คอนเวอร์เตอร์

กราฟรูปนี้แสดงการทำงานของแรมปี A/D คอนเวอร์เตอร์ โดย  $t_1$  แทนเวลาที่ตัวนับใช้เพื่อจะแรมปี (ramp) เอาท์พุทของ D/A คอนเวอร์เตอร์ที่เพิ่มจะเลย  $V_m$   $t_2$  แทนเวลา ระหว่างที่คอมพิวเตอรือ่านข้อมูลและส่งสัญญาณรีเซต  $t_2$  ขึ้นอยู่กับซอฟต์แวร์ที่จะควบคุมรีเซต เวลาที่ใช้ในการแปลงสัญญาณก็คือ  $t_1$  ถูกกำหนดโดยค่าของ  $V_m$  และความถี่ของสัญญาณนาฬิกา

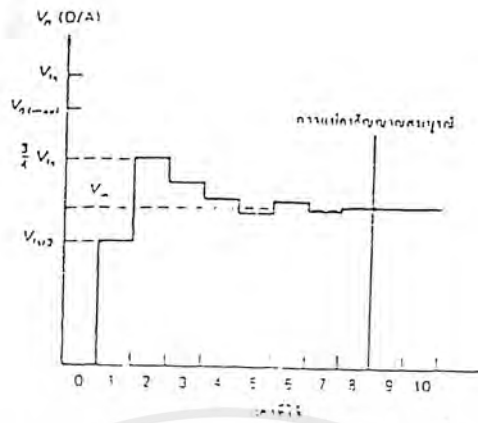
2. SUCCESSIVE APPROXIMATION A/D CONVERTER

ซิกเซสซีฟแอสปีก็อกซิเมชันรีซีสเตอร์ (SAR) เป็นตัวหลักของ A/D คอนเวอร์เตอร์ ซึ่งก็ใกล้เคียงกับแบบแรมป์ (RAMP) รูปที่ 2-21 แสดงบล็อกไดอะแกรมสำหรับแบบ SAR A/D คอนเวอร์เตอร์

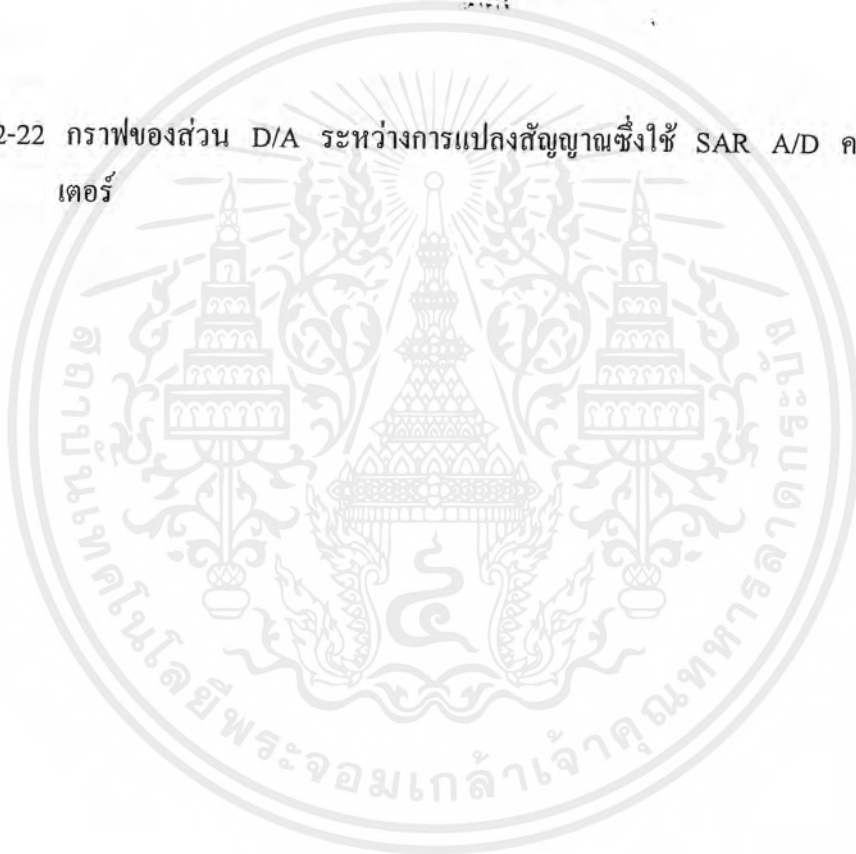


รูปที่ 2-21 คอนเวอร์เตอร์ซึ่งใช้เทคนิค SAR

ทั้งวิธีการของแรมป์และ SAR คอนเวอร์เตอร์ต่างก็ใช้ D/A คอนเวอร์เตอร์ และ คอมพาราเตอร์ในการทำงานเหมือนกันส่วนที่แตกต่างกันเห็นจะได้แก่ส่วนเคาท์เตอร์ วิธีการแรมป์ทำงานโดยอาศัยการนับขึ้นในการลำดับไบนารีจนกระทั่งเกิน  $V_{in}$  การทำงานของ SAR คอนเวอร์เตอร์จะอธิบายต่อไปและจะใช้รูป 2-21 และ 2-22 ในการบรรยาย



รูปที่ 2-22 กราฟของส่วน D/A ระหว่างการแปลงสัญญาณซึ่งใช้ SAR A/D คอนเวอร์เตอร์

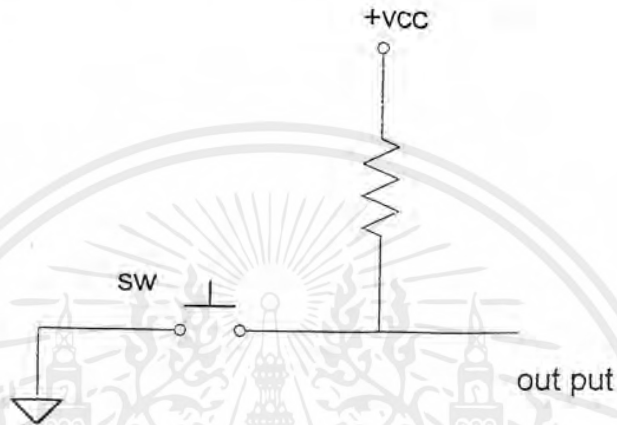


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.2.3 การรับคำสั่งและการแสดงผล

### 2.2.3.1 การรับข้อมูลจากคีย์บอร์ด

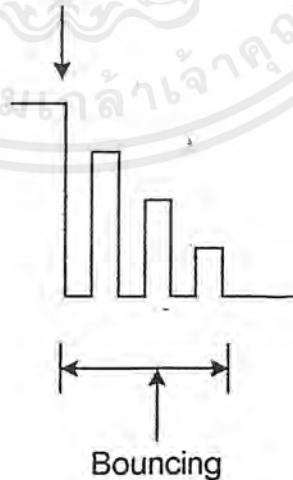
อุปกรณ์ในการรับข้อมูลที่ใช้คือ คีย์บอร์ด โดยคีย์บอร์ดจะทำหน้าที่ในการรับคำสั่งจากผู้  
ใช้ โดยพื้นฐานของคีย์บอร์ดคือ สวิตช์ โดยมีวงจรดังรูปที่ 2-23



รูปที่ 2-23 แสดงวงจรของสวิตช์

ขณะยังไม่กดสวิตช์เอาท์พุทจะมีค่าเท่ากับ +Vcc และเมื่อกดสวิตช์เอาท์พุทจะมีค่าเท่ากับ 0 โวลต์ เนื่องจากในการกดสวิตช์ โดยทั่วไปจะปรากฏพัลส์ที่ไม่ต้องการขึ้นมาซึ่งเกิดจากการกระเด็นของหน้าสัมผัส ปรากฏการณ์นี้เรียกว่า การบาวซ์ (Bounce) ดังรูปที่ 2-24

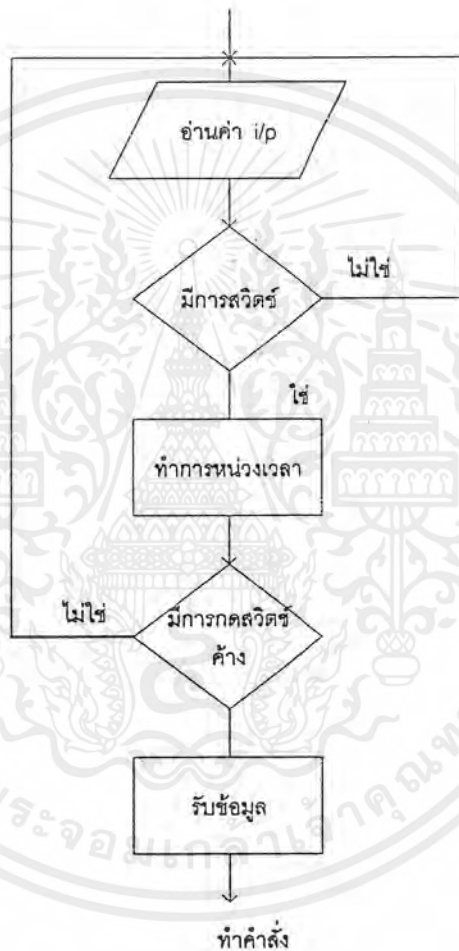
key close



รูปที่ 2-24 แสดงการเกิดบาวซ์ขณะกดสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเกิดบาวซ์จะทำให้การรับข้อมูลผิดพลาดได้ดังนั้นจึงต้องแก้สัญญาณบาวซ์โดยใช้ซอฟต์แวร์ โปรแกรมจะทำงานโดยการตรวจสอบการกดสวิทช์ครั้งแรกแล้วรอสักระยะเวลาช่วงหนึ่ง เพื่อที่จะให้ผ่านช่วงเวลาที่เกิดการบาวซ์ผ่านไป แล้วทำการอ่านค่าข้อมูลจากสวิทช์อีกครั้งหนึ่งเพื่อจะนำไปเป็นข้อมูล การแก้สัญญาณบาวซ์นั้นสามารถนำมาเขียนเป็นโฟลว์ชาร์ท ดังรูปที่ 2-25



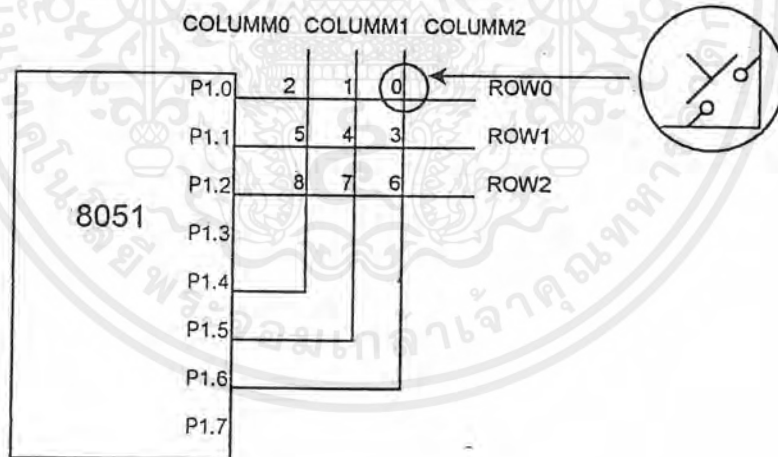
รูปที่ 2-25 โฟลว์ชาร์ทแสดงการแก้สัญญาณบาวซ์

จะเห็นว่าถ้าให้สวิทช์หนึ่งตัวแทนคำสั่ง 1 คำสั่ง จะทำให้เกิดการเปลี่ยนสวิทช์จำนวนมาก รวมทั้งเปลี่ยนสายที่จะใช้ติดต่อกับบอร์ด ดังนั้นจึงใช้คีย์บอร์ดโทรศัพท์ซึ่งเป็นคีย์บอร์ดแบบเมตริกซ์ การรับข้อมูลจากสวิทช์หลายตัวแบบเมตริกซ์ซึ่งเป็นการควบคุมการรับข้อมูลเข้ามาจากคีย์บอร์ด ซึ่งได้จัดวางไว้ในลักษณะแบบเมตริกซ์ โดยการใช้พอร์ทแบบขนานของ 8051 หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เบอร์อื่นๆ โดยปกติแล้วการควบคุมการรับสัญญาณอินพุตจากกลุ่มของสวิทช์ (คีย์บอร์ด) ก็มักใช้เส้นสัญญาณเดียวในการจัดการ แต่อย่างไรก็ตามหากว่าจำนวนของสวิทช์มีมากกว่า 8 ตัวแล้ว ก็จะต้องใช้เส้นสัญญาณจากพอร์ตนอกเหนือหนึ่งพอร์ทเข้ามาทำหน้าที่ดูแลตั้งนั้นหากว่าได้มีการจัดวางองค์ประกอบของสวิทช์เป็นแบบเมตริกซ์แล้ว (ดังรูปที่ 2-26) ก็จะทำให้สามารถลดจำนวนของเส้นสัญญาณเหล่านั้นลงได้มาก

หลักการของโปรแกรมในการตรวจสอบสภาพการกดสวิทช์ จะใช้หลักการ Keyboard Scan โดยเริ่มต้นต้องทำให้สภาวะลอจิกของทุกเส้นสัญญาณในแนวคอลัมน์เป็นค่า 1 เสียก่อน จากนั้นจึงจะเริ่มต้นกำหนดค่าลอจิกของเส้นสัญญาณแถวแรก (Row 0) เป็นลอจิก 0 เมื่อได้อ่านค่าข้อมูลของสัญญาณในแนวคอลัมน์เข้ามาตรวจสอบ หากพบว่าไม่มีเส้นสัญญาณใดมีค่าเป็นลอจิกค่าแสดงว่ามีการกดสวิทช์ที่ต่ออยู่ระหว่างคอลัมน์นั้นกับเส้นสัญญาณในแนวแถวแรก ทำให้สัญญาณทั้งสองในแถวแรกเชื่อมต่อกัน หากว่าไม่มีเส้นสัญญาณใดเป็นลอจิกค่าเลขแสดงว่าไม่มีการกดสวิทช์ใดๆ ในแถวแรกเลย จากนั้นก็จะดำเนินการซ้ำเช่นนี้กับเส้นสัญญาณในแถวอื่นๆ อีกในรอบถัดไปจนกระทั่งครบทุกแถว



รูปที่ 2-26 แสดงการต่อวงจร 8051 กับสวิทช์แบบกดติดปัลลอยด์แบบเมตริกซ์

### 2.2.3.2 อุปกรณ์แสดงผลโดยใช้จอ LCD

ในปัจจุบัน LCD เป็นที่นิยมกันเป็นอย่างมาก สำหรับการแสดงผลในเครื่องมือเครื่องใช้ต่างๆ ทั้งนี้เนื่องจากความเหมาะสมหลายๆ ด้านเช่นการใช้กระแสต่ำ สามารถแสดงผลเป็นอักษรและตัวเลขหรือแสดงเป็นกราฟฟิคสะดวกในการใช้งานกับคอมพิวเตอร์ได้ง่ายเพราะอาศัยหลักการเขียนโปรแกรมเพื่อสั่งงานให้แสดงผล นอกจากนี้ยังมีความสวยงามอีกด้วย

ทำงานโดยการส่งโปรแกรมควบคุมให้ LCD ทำตามหน้าที่ที่ต้องการดังนี้ เคลียร์ดิสเพลย์ (Clear Display) โฮมเคอร์เซอร์ (Home Cursor) ออน ออฟ เคอร์เซอร์ (On Off Cursor) และอื่นๆ แล้วแต่ความต้องการในการใช้งานโปรแกรมควบคุม เมื่อมีคำสั่งส่งไปยัง LCD ในแต่ละครั้งจะต้องรอให้ระบบการทำงานภายในของตัวโมดูลทำงานเรียบร้อยแล้ว จึงจะส่งคำสั่งต่อไปได้ซึ่งจะใช้วิธีตรวจสอบบิตซีซีแฟล็ก (Busy Flag) ในการใช้งานซึ่งส่วนใหญ่จะใช้กับโปรแกรมจะมีการกำหนดค่าเริ่มต้นไว้ส่วนต้นของโปรแกรม ซึ่งหลังจากนั้นจะเป็นการแสดงผลอ่านและเขียนลงใน DDRAM ต่อไป

การเขียนหรือการอ่านข้อมูลกับโมดูล LCD ก็คือการกำหนดคุณสมบัติต่างๆ ในการใช้งานของ LCD ตามชุดคำสั่งควบคุม และรวมไปถึงการเขียนข้อมูลที่เป็นข้อความ เพื่อให้ปรากฏบนแผงด้วย โดยมีรายละเอียดตามตารางต่อไปนี้

Instruction	R/S	R/W	7	6	5	4	3	2	1	0
Clear display	0	0	0	0	0	0	0	0	0	1
Cursor at home	0	0	0	0	0	0	0	0	1	*
Entry mode set	0	0	0	0	0	0	0	1	I/d	S
Display on/off	0	0	0	0	0	0	1	D	C	B
Display shift	0	0	0	0	0	1	S/c	R/I	*	*
Function set	0	0	0	0	1	dl	n	f	*	*
Set cgram add	0	0	0	1						
Set ddram add	0	0	1							
Busy,add.read	0	1	bf							
Cgram,ddram wr	1	0								
Cgram,ddram rd	1	1								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ความเข้าใจพื้นฐาน

1. การเขียนข้อมูลให้กับโมดูล LCD จะแบ่งเป็น 2 ลักษณะคือ คำสั่ง (Instruction) โดยจะกำหนดขาสัญญาณ RS คือถ้า  $RS = 0$  จะหมายถึง ส่งสัญญาณควบคุม (Instruction) หรืออ่านค่า flag สภาพการทำงานของโมดูล LCD และถ้า  $RS = 1$  จะหมายถึง การเขียนหรือการอ่านข้อมูลกับโมดูล LCD

2. หลักการในการเขียนข้อมูลให้โมดูล LCD นี้ คือ เมื่อมีการเขียนข้อมูลไปแล้ว ตัวโมดูล LCD จะต้องใช้เวลาในการทำงานชั่วขณะหนึ่ง (ตามเวลาทำงาน execute time) ซึ่งระบบไมโครฯสามารถตรวจสอบได้จาก Busy Flag (BF) และถ้าเรียบร้อยแล้วจึงจะสามารถเขียนข้อมูลอันต่อไปได้ในเวลากรณีที่การต่อวงจรเป็นแบบ I/O Port คือไม่สามารถอ่านข้อมูลย้อนกลับได้ระบบไมโครฯก็ต้องใช้วิธีการหน่วงเวลาแทน

3. การเขียนข้อมูลให้กับโมดูล LCD นี้สามารถทำได้ทั้งแบบ 8 บิต และ 4 บิต โดยกรณี 4 บิต จะใช้สายสัญญาณข้อมูลเพียง 4 เส้น คือ DB4-DB7 ก่อนแล้วตามด้วย DB0-DB3 และจะต้องกำหนดคุณสมบัติตามค่า DL ในคำสั่ง Function set ด้วย

4. DDRAM (Display Data Ram) คือหน่วยความจำภายในตัว LCD module ที่เป็น Buffer ของข้อมูลโดยถ้าเขียนรหัสแอสกีใดๆ ลงไปในหน่วยความจำ หน่วยความจำนี้ก็จะปรากฏเป็นตัวอักษรที่แผงแสดงทันที

5. CGRAM (Character Generator Ram) คือความหน่วยจำภายในตัวโมดูล LCD สำหรับเก็บภาพอักษรที่ผู้ใช้สามารถสร้างได้เอง (8 ตัว) โดยจะอ้างแอดเดรสได้ทั้งหมด 64 Byte คือ 8 ตัวอักษรคูณกับ 8 row

### LCD PORT

โมดูล LCD แบบ Dot Matrix มีขาสัญญาณทั้งหมด 14 ขา การใช้งาน LCD PORT นี้จะมีการจัดวงจรในแบบ Memory Map ซึ่งจะช่วยให้การเขียนโปรแกรมทำให้ง่าย โดยจะมองเห็นตำแหน่งต่างๆเป็นในรูปแอดเดรส ดังสรุปได้ดังนี้

ADDRESS	ลักษณะของ PORT ที่ติดต่อ
FA00H	สำหรับเขียนคำสั่ง ( $RS=0, R/W=0$ )
FA01H	สำหรับอ่านค่า BUSY ( $RS=0, R/W=1$ )
FA02H	สำหรับเขียนข้อมูล ( $RS=1, R/W=0$ )
FA03H	สำหรับอ่านข้อมูล ( $RS=1, R/W=1$ )

การใช้งานแบบ DOT MATRIX นี้จะสามารถเลือกรุ่นใดๆ ก็ได้ที่มีจำนวนตัวอักษร และจำนวนบรรทัดตามที่ต้องการเพราะใช้สายสัญญาณแบบเดียวกันหมด จะแตกต่างในด้านโปรแกรมเท่านั้น การนับหมายเลขขั้วต่อของ LCD PORT จะไม่เหมือนการนับโดยทั่วไป จึงควรดูให้แน่ใจก่อนการต่อใช้งาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 ระบบควบคุมฟัซซี่ (FUZZY CONTROL)

ระบบควบคุมฟัซซี่ (FUZZY CONTROL) มีพื้นฐานแนวความคิดมาจากทฤษฎีฟัซซี่ลอจิก (FUZZY LOGIC) และทฤษฎีฟัซซี่เซต (FUZZY SET) ฟัซซี่ลอจิก (FUZZY LOGIC) มีพื้นฐานอยู่บนทฤษฎีฟัซซี่เซต (FUZZY SET) ซึ่งจะช่วยให้สามารถอธิบายการปฏิบัติการและกฎการควบคุมของระบบเป็นคำพูดได้ชัดเจนขึ้น หลักสำคัญของทฤษฎีฟัซซี่เซตคือ ขอมรับสมาชิกที่มีลักษณะตามเซตเพียงบางส่วนเข้ามาเป็นสมาชิก ซึ่งแตกต่างจากทฤษฎีเซตดั้งเดิมที่เน้นชัดเจนเลยว่าเป็นสมาชิกของเซตหรือไม่เท่านั้น ไม่มีการเป็นสมาชิกของเซตบางส่วน

### 2.3.1 คลิซเซต (CRIPS SET)

ทฤษฎีคลิซเซต (CRIPS SET) เป็นทฤษฎีเซตที่เราคุ้นเคยกันดีโดยหลักการพื้นฐานของคลิซเซตมีดังนี้

#### 1. การเป็นสมาชิกของเซต

ถ้า  $X$  เป็นสมาชิกของเซต  $A$  เราจะใช้สัญลักษณ์

$$X \in A$$

ถ้า  $X$  ไม่เป็นสมาชิกของเซต  $A$  เราจะใช้สัญลักษณ์

$$X \notin A$$

ซึ่งในคลิซเซตนี้เราจะระบุชัดเจนว่าสมาชิกของ Universe เป็นสมาชิกของเซต  $A$  หรือไม่ เราสามารถแทนค่าระดับการเป็นสมาชิก (Membership function) ซึ่งแทนด้วยสัญลักษณ์  $\mu_A$  ดังนี้

$$\mu_A(x) = 1 \quad \text{ก็ต่อเมื่อ } x \in A$$

$$\mu_A(x) = 0 \quad \text{ก็ต่อเมื่อ } x \notin A$$

#### 2. การเป็นสับเซต

ถ้าสมาชิกทุกตัวของเซต  $A$  เป็นสมาชิกของเซต  $B$  จะเรียกว่าเซต  $A$  เป็นสับเซตของเซต  $B$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราใช้สัญลักษณ์การเป็นสับเซตดังนี้

$$A \subseteq B$$

3. การเท่ากันของเซต

ถ้าสมาชิกทุกตัวของเซต A เท่ากับสมาชิกทุกตัวของเซต B จะเรียกว่า เซต A เท่ากับเซต B

เราใช้สัญลักษณ์การเท่ากันดังนี้

$$A = B$$

4. การไม่เท่ากันของเซต

ถ้าสมาชิกทุกตัวของเซต A ไม่เท่ากับสมาชิกทุกตัวของเซต B จะเรียกว่าเซต A ไม่เท่ากับเซต B

เราใช้สัญลักษณ์การไม่เท่ากันดังนี้

$$A \neq B$$

5. การเป็นสับเซตแท้

ถ้าสมาชิกทุกตัวของเซต A เป็นสับเซตของเซต B และเซต A ไม่เท่ากับเซต B จะเรียกว่าเซต A เป็นสับเซตแท้ของเซต B

เราใช้สัญลักษณ์การเป็นสับเซตแท้ดังนี้

$$A \subset B$$

6. การปฏิบัติการเบื้องต้นของเซต ได้แก่

Complement เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะไม่ใช่สมาชิกของเซต

A เลย

$$\text{Complement } A = A'$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Union เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะมีสมาชิกของทุกเซตรวมอยู่  
 Intersection เป็นการสร้างเซตใหม่โดยสมาชิกของเซตใหม่จะมีสมาชิกซึ่งเป็นสมาชิก  
 ของทุกเซต

### 2.3.2 ฟัชซีเซต (FUZZY SET)

ทฤษฎีฟัชซีเซต (FUZZY SET) เป็นการรวมสมาชิกของหลายๆ คลิซเซต (CRIPS SET) ที่มีอยู่จริงและพอจะมีลักษณะเข้าร่วมกลุ่มได้ ฟัชซีเซตยอมรับการเป็นสมาชิกของสมาชิกที่มีลักษณะตามเซตเพียงบางส่วน ซึ่งจะมีการเปลี่ยนแปลงทีละน้อยระหว่างการมีคุณสมบัติของการเป็นสมาชิกอย่างครบถ้วนกับไม่มีคุณสมบัติของการเป็นสมาชิกเลย แม้ว่าจะไม่พร้อมกันก็ตาม จึงสามารถใช้ฟัชซีเซตไปทำงานกับระบบคลิซเซตได้

#### 1. การเป็นสมาชิกของฟัชซีเซต

ในระบบคลิซเซต (CRIPS SET) จะกำหนดเพียงว่า X เป็นสมาชิกของเซต A หรือไม่เป็นสมาชิกของเซต A โดยแทนด้วยฟังก์ชันระดับการเป็นสมาชิก (Membership function) เป็น 0 หรือ 1 แต่ฟัชซีเซตจะยอมรับสมาชิกที่มีลักษณะที่ถูกเพียงบางส่วนและผิดเพียงบางส่วน ไม่มีขอบเขตแน่นอน การประยุกต์ใช้ทฤษฎีฟัชซีเซตจะต้องแสดงค่าระดับ (Degree) ซึ่งเป็นค่าที่เป็นไปได้ที่จะเป็นสมาชิกของเซตหรือฟังก์ชันระดับการเป็นสมาชิก โดยเราใช้สัญลักษณ์  $\mu$  แทนค่าระดับความเป็นสมาชิกซึ่งมีค่าระหว่าง 0 ถึง 1 แสดงดังนี้

$$\mu_A(x) \rightarrow [0,1]$$

หมายความว่าระดับการเป็นสมาชิก (Grade of membership หรือ Degree of membership) ของ X ในฟัชซีเซต A อยู่ในช่วงทั้งหมดจาก 0 ถึง 1 เมื่อประยุกต์เข้ากับฟัชซีลอจิก ค่า  $\mu$  จะถูกเรียกว่า ค่าความจริงที่แสดงค่าระดับขอบเขตของเซตคือ

$$0 \leq x \leq 1$$

โดยถ้าค่าสูงแสดงว่ามีความเป็นสมาชิกมาก ถ้าค่าต่ำแสดงว่ามีความเป็นสมาชิกน้อย ค่า 0 จะหมายถึงไม่เป็นสมาชิกเลยและ 1 คือเป็นสมาชิกอย่างสมบูรณ์

ขอเน้นว่าฟังก์ชันระดับการเป็นสมาชิก ( Membership function ) ของฟัซซี่เซต ( FUZZY SET ) ถึงแม้ว่าจะมีค่าระหว่าง 0 ถึง 1 แต่อย่านำไปสับสนกับความน่าจะเป็น ( Probability ) ฟัซซี่เซตเป็นรูปแบบหนึ่งของความไม่แน่นอน ( Uncertainty ) และโดยธรรมชาติ ฟัซซี่เป็นศาสตร์ที่ไม่มีความเกี่ยวข้องกับสถิติ

## 2. นิยามที่ฟัซซี่เซตขยายมาจากคลิซเซต

ฟัซซี่เซตจะว่างก็ต่อเมื่อฟังก์ชันระดับการเป็นสมาชิกของฟัซซี่เซตนั้นเป็น 0 ตลอดทั้ง

X

ฟัซซี่เซต A และ B จะเท่ากันก็ต่อเมื่อ  $\mu_A(x) = \mu_B(x)$  สำหรับทุกๆ x ใน X เขียนแทนด้วย

$$A = B$$

Subset หรือ Containment นิยามโดย

$$A \supset B \leftrightarrow \mu_A(x) \leq \mu_B(x)$$

Complement ของฟัซซี่เซต A เขียนแทนด้วย  $A'$  นิยามโดย

$$\mu_{A'}(x) = 1 - \mu_A(x)$$

Union ของฟัซซี่เซต A และ B ซึ่งมีฟังก์ชันระดับการเป็นสมาชิก  $\mu_A(x)$  และ  $\mu_B(x)$  ตามลำดับสามารถแทนด้วยฟัซซี่เซต C โดยฟังก์ชันระดับการเป็นสมาชิกของฟัซซี่เซต C กำหนดโดย

$$\mu_C(x) = \text{Max} [\mu_A(x), \mu_B(x)] \quad \text{หรืออาจเขียนย่อเป็น}$$

$$\mu_C = \mu_A \vee \mu_B(x)$$

Intersection ของฟัซซี่เซต A และ B ซึ่งมีฟังก์ชันระดับการเป็นสมาชิก  $\mu_A(x)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\mu_B(x)$  ตามลำดับสามารถแทนด้วยฟัซซี่ C โดยฟังก์ชันระดับการเป็นสมาชิกของฟัซซี่เซต C กำหนดโดย

$$\mu_C(x) = \text{Min} [\mu_A(x), \mu_B(x)] \quad \text{หรืออาจเขียนย่อเป็น}$$

$$\mu_C = \mu_A \wedge \mu_B(x)$$

อย่างไรก็ตามไม่มีหลักการตายตัวว่าการ Union ต้องใช้ Max Operation การ Intersection ต้องใช้ Min Operation หรือการ Complement ต้องใช้  $\mu_{\bar{A}}(x) = 1 - \mu_A(x)$  ดังนั้นเพื่อให้ general มากขึ้นจึงนิยามสัจพจน์ (Axiom) ปฏิบัติการแต่ละชนิดดังนี้

$$\text{Complement } C : [0,1] \rightarrow [0,1]$$

Axiom C1 :  $C(0) = 1$  และ  $C(1) = 0$  หมายความว่าสามารถครอบคลุมคลิซเซต

Axiom C2 : สำหรับทุกๆ  $a, b \in [0,1]$  ถ้า  $a < b$  แล้ว  $C(a) \geq C(b)$  หมายความว่า C เป็น Monotonic nonincreasing

ทุกๆ การปฏิบัติการที่จะถือว่าเป็นการ Complement ได้อย่างน้อยที่สุดจะต้องสอดคล้องกับสัจพจน์ทั้งสอง

$$\text{Union } U : [0,1] \times [0,1] \rightarrow [0,1]$$

Axiom U1 :  $U(0,0) = 0$  ;  $U(0,1) = U(1,0) = U(1,1) = 1$  นั้นหมายความว่า จะต้องสามารถครอบคลุมคลิซเซต

Axiom U2 :  $U(a,b) = U(b,a)$  : มีคุณสมบัติการสลับที่

Axiom U3 : ถ้า  $a \leq a'$  และ  $b \leq b'$  แล้ว  $U(a,b) \leq U(a',b')$  หมายความว่า U เป็น Monotonic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Axiom U4 :  $U(U(a,b),c) = U(a,U(b,c))$  : มีคุณสมบัติการจัดหมู่

ทุกๆการปฏิบัติการจะถือว่าเป็นการ Union ได้อย่างน้อยที่สุดจะต้องสอดคล้องกับสัจพจน์ทั้งสี่

Intersection I :  $[0,1] \times [0,1] \rightarrow [0,1]$

Axiom I1 :  $I(1,1) = 1$  ;  $I(1,0) = I(0,1) = I(0,0) = 0$  นั้นหมายความว่า จะต้องสามารถครอบคลุมคณิษเซต

Axiom I2 :  $I(a,b) = I(b,a)$  ; มีคุณสมบัติการสลับที่

Axiom I3 : ถ้า  $a \leq a'$  และ  $b \leq b'$  แล้ว  $I(a,b) \leq I(a',b')$  หมายความว่า I เป็น Monotonic

Axiom I4 :  $I(I(a,b),c) = I(a,I(b,c))$  ; มีคุณสมบัติการจัดหมู่

ทุกๆการปฏิบัติการที่จะถือว่าเป็นการ Intersection ได้อย่างน้อยที่สุดต้องสอดคล้องกับสัจพจน์ทั้งสี่

### 2.3.3 ฟัชชีลอจิก (FUZZY LOGIC)

ฟัชชีลอจิก (FUZZY LOGIC) จะมีการกระทำทางลอจิกเพื่อรวมค่าลอจิกต่างๆ ให้เป็นค่าฟัชชีลอจิกคล้ายตัวแปรในระบบลอจิก 2 ระดับ โดยจะต้องมีกำหนดลักษณะความหมายให้แตกต่างกันแต่ใช้คำสั่งทางลอจิกที่เหมือนกันคือ AND, OR และ NOT ความหมายต่างๆ ในระบบฟัชชี (FUZZY SYSTEM) ถูกกำหนดโดย LA.Zadeh ผู้คิดค้นระบบฟัชชีลอจิก

#### การ AND ของฟัชชีลอจิก

ตามคำจำกัดความของ Zadeh คือค่าความจริงเป็นค่ามากที่สุด (Maximum) นั่นคือสำหรับค่าฟัชชี A และ B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\mu(A \text{ and } B) = \min(\mu_A, \mu_B)$$

การ OR ของฟัซซี่ลอจิก

ตามคำจำกัดความของ Zedeh คือค่าความจริงเป็นค่ามากที่สุด (Maximum)

$$\mu(A \text{ or } B) = \max(\mu_A, \mu_B) .$$

การ NOT ของฟัซซี่ลอจิก

$$\mu(\text{not } A) = 1 - \mu_A$$

ซึ่งการกระทำทั้ง 3 นี้เป็นสมมูลของการกระทำในลอจิก 2 ระดับ สำหรับค่า  $\mu$  มีค่าอยู่ระหว่าง 0 ถึง 1

### 2.3.4 การประยุกต์ใช้งานของฟัซซี่ลอจิก (FUZZY LOGIC APPLICATION)

โดยทั่วไปจะมีลักษณะโครงสร้างพื้นฐานแบ่งได้ 3 ส่วนหลักคือ

- การเปลี่ยนคลิซเซตเป็นฟัซซี่เซต (FUZZIER)
- กฎการวินิจฉัย (INFERENCE MECHANISM THAT EMPLOYS RULES)
- การเปลี่ยนฟัซซี่เป็นคลิซ (DEFUZZIFIER)

ในการใช้กับระบบจะต้องเปลี่ยนให้อยู่ในรูปของฟัซซี่โดเมน (FUZZY DOMAIN) เคลื่อนย้ายประมวลผลข้อมูลแล้วเปลี่ยนกลับให้อยู่ในรูปคลิซโดเมน (CRIPS DOMAIN) ตามเดิมซึ่งเหมือนกับการกระทำทางอนาลอก (ANALOG) คือเปลี่ยนให้อยู่ในรูปของโดเมนความถี่ (FREQUENCY DOMAIN) จากข้อมูลในโดเมนเวลา (TIME DOMAIN) เพราะว่าเป็นกระบวนการในโดเมนความถี่จะง่ายกว่าโดเมนเวลา ในระบบฟัซซี่ (FUZZY SYSTEM) กฎพื้นฐานสามารถอธิบายการทำงานของระบบในรูปของฟัซซี่ได้ง่าย ดังนั้นเราจะเปลี่ยนค่าอินพุทในรูปของคลิซไปอยู่ในฟัซซี่โดเมนมากกว่าจะเปลี่ยนจากฟัซซี่เซตไปอยู่ในรูปคลิซโดเมน

#### กฎการวินิจฉัย (INFERENCE)

สำหรับกฎการวินิจฉัยค่าอินพุทและค่าความจริงจะสนับสนุนเงื่อนไขสำหรับการสร้างส่วนกำหนดรูปแบบฟัซซี่ที่ช่วงปกติฟัซซี่คอมพิวเตอร์ จะสุ่มค่าของอินพุทและนำมาวินิจฉัยค่าเพื่อให้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ผลออกมาทางเอาต์พุทของระบบตามทฤษฎี ระบบจะรวมเอาค่าที่เป็นไปได้ทั้งหมดของอินพุท เพื่อนำมาวินิจฉัยและประมวลผล แต่จริงๆ แล้วการครอบคลุมค่าเหล่านี้ไม่จำเป็นในการใช้งานปกติ

กฎการวินิจฉัยนั้นได้มาจากการสร้างความสัมพันธ์ระหว่างอินพุทและเอาต์พุทขึ้นมา เพื่อนำไปสู่เอาต์พุทที่ต้องการ ซึ่งความสัมพันธ์ระหว่างอินพุทกับเอาต์พุทก็คือ RULE นั้นเอง เช่น เมื่อให้อินพุทของ controller คือ error (er) และ change of error (ce) ของระบบป้อนกลับ และให้อาต์พุทของ controller เป็นอินพุทของ process หรือ control input (ci) เราจะสามารถสร้างความสัมพันธ์ได้ดังนี้คือ

IF er = LN AND ce = LN THEN ci = LP

OR

IF er = SN AND ce = SN THEN ci = SP

OR

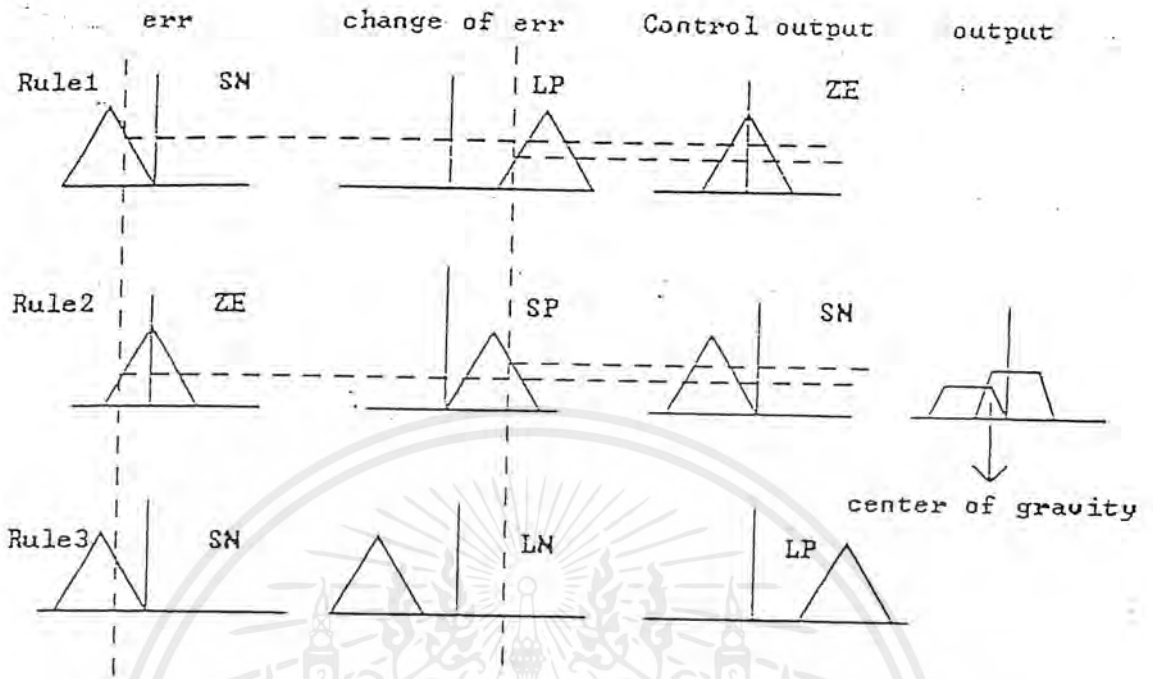
**หมายเหตุ** LN = Large Negative

SN = Small Negative

LP = Large Positive

SP = Small Positive

จากความสัมพันธ์ดังกล่าวนำมาแสดงได้ดังรูป



ซึ่งเมื่อนำ rule ทั้งหมดมารวมกันก็จะได้รูป Membership Function ของ control input โดยจะนำไปหาค่าของ control input ที่ต้องการได้ต่อไปอีก

วิธีการ DEFUZZIFIER

มีเทคนิคและวิธีการในการเปลี่ยนฟัซซี่เป็นคลิช (DEFUZZIER) มีอยู่หลายเทคนิคซึ่งจะกล่าวถึงเป็นบางเทคนิคดังนี้

1. เทคนิค Maximizer เลือกค่าสูงสุดจากหลายๆ แบบมาเพียงหนึ่ง

เป็นการใช้ค่าสูงสุดของค่าระดับการเป็นสมาชิกจากการกระทำหลายๆ แบบ แล้วเลือกกระทำเพียงหนึ่งรูปแบบ ถ้าหากเกิดการกระทำที่มีค่า  $\mu$  สูงสุดเท่ากัน 2 อย่าง จะต้องใช้รูปการแก้ปัญหาอีกลักษณะหนึ่ง คือ ใช้ค่าเฉลี่ยของค่าเอาท์พุทหรือเลือกการกระทำที่สัมพันธ์กับค่าระดับของระบบพื้นฐาน ถึงแม้เทคนิค Maximizer จะเป็นวิธีที่ง่ายที่สุดแต่ก็ไม่มีประสิทธิภาพเท่าที่ควร

## 2. ทฤษฎีค่าน้ำหนักเฉลี่ย

จะใช้ค่าเฉลี่ยของการกระทำหลังจากการกำหนดค่าระดับของระดับการเป็นสมาชิกไว้ล่วงหน้าแล้ว เป็นวิธีที่ง่ายและใช้การคำนวณเพียงเล็กน้อย แต่ก็ยังให้ค่าที่ไม่ค่อยชัดเจน เช่นเดียวกับเทคนิค Maximizer ที่เกิดความไม่ชัดเจนก็เพราะว่าค่าเอาท์พุทของฟังก์ชันระดับการเป็นสมาชิกมีค่าเอาท์พุทมากกว่าหนึ่งค่าต่อค่า  $\mu$  ที่กำหนดให้ ค่าเอาท์พุทฟังก์ชันของการเป็นสมาชิกมีลักษณะคล้ายกับรูปประมิตหรือประมิตตัดยอด ถ้า  $\mu = 0.5$  ค่าเอาท์พุทจากค่าฟังก์ชันของขอบสัญญาณทั้งด้านขาขึ้นและขาลง ถ้า  $\mu = 1$  จะมีค่าตรงกับช่วงของสัญญาณที่เกิดขึ้นทั้งหมด

วิธีการกำจัดความไม่ชัดเจนสามารถทำได้ด้วยกระบวนการแค้มป์ค่าในฟังก์ชันเอาท์พุท ซึ่งเป็นวิธีที่น่าเบื่อและไม่สามารถให้ค่าที่เป็นค่าตรงข้ามของฟังก์ชันอินพุทในการวิเคราะห์ด้วย

## 3. กรรมวิธีค่าศูนย์กลาง

เป็นการแสดงค่าเอาท์พุทที่สัมพันธ์กับค่าจุดศูนย์กลางมวลของเอาท์พุท ในระดับที่ทำงานเพราะเราไม่ใช่ค่าขอบของฟังก์ชันระดับการเป็นสมาชิกและจะไม่เกิดความไม่ชัดเจนอีกต่อไปกรรมวิธีค่าศูนย์กลางเป็นการคำนวณที่แน่นอนและเป็นการแก้ไขข้อบกพร่องที่เกิดขึ้นในวิธีอื่นๆ

ค่าศูนย์กลางมักจะสัมพันธ์กับค่าเอาท์พุทหนึ่งค่า ผลที่ได้จะเป็นการกระทำอย่างหยายๆภายในช่วงของเอาท์พุท กฎต่างๆไปจะต้องมีการปฏิบัติการเพียงจุดเดียวของแต่ละระบบในกรณีที่ต้องทำพร้อมๆ กันหลายกฎ ในการกระทำหนึ่งครั้งจะต้องเกิดการซ้อนทับกัน (OVERLAP) ของค่าฟังก์ชันอินพุทของระดับการเป็นสมาชิก เพื่อแก้ไขความไม่ต่อเนื่องของเอาท์พุท ถึงแม้ว่าจะมีข้อบกพร่องแต่ก็เป็นวิธีที่ดีที่สุดในการรวมกับ (COMBINATION) และการแปลงค่าฟัซซี่กลับคืน (DEFUZZIFICATION)

กรรมวิธีนี้จะรวมค่าเอาท์พุทของการกระทำหลายๆ ค่า เป็นค่าค่าเดียวสำหรับใช้ใน ระบบและค่าเอาท์พุทค่าเดียวนี้เป็นค่าน้ำหนักเฉลี่ยของศูนย์กลาง (CENTROD) ของแต่ละฟังก์ชันระดับการเป็นสมาชิก

## 4. กรรมวิธีซึ่งเกิดตัน : สัจเคราะห์เอาเอาท์พุทเดียว

เป็นเทคนิคพิเศษของแบบกรรมวิธีค่าศูนย์กลาง หรือจะเรียกอีกอย่างหนึ่งว่ากรรมวิธี REMAINING COMBINATION DEFUZZIFICATION วิธีนี้เป็นการนำค่าเอาท์พุทของฟัซซี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เซตมาใช้ใหม่ เป็นค่าเอาท์พุทค่าเดียว โดยใช้ค่าน้ำหนักเฉลี่ยจากการกระทำรวมหลายๆ อย่าง วิธีนี้ได้ค่าความถูกต้องน้อยกว่ากรรมวิธีค่าศูนย์กลาง และยังคงต้องการการช้อนทับกันของอินพุท ฟังก์ชัน เพื่อเป็นการหลีกเลี่ยงความไม่ต่อเนื่องของเอาท์พุทด้วยหลักการและการคำนวณที่ไม่ยุ่งยากและยังไม่มีใครคิดค้นวิธีใหม่และดีกว่านี้ กรรมวิธีนี้จึงน่าจะใช้แทนกรรมวิธีค่าศูนย์กลางได้ดีที่สุด

### 2.3.5 หลักการหา FUZZY CONTROL RULE

ในการออกแบบ Fuzzy controller นั้นมีปัญหาสำคัญอันหนึ่งคือการหา Fuzzy control rule ที่เหมาะสม ซึ่งวิธีที่สามารถนำมาใช้ได้จริงในงาน process control มีอยู่ 3 วิธี คือ

#### 1. จากความรู้และประสบการณ์ของผู้เชี่ยวชาญ

Fuzzy controller ส่วนมากจะได้รับการออกแบบโดยอ้างอิงกับความรู้และประสบการณ์ของวิศวกรควบคุม ซึ่งอันที่จริงแล้วสามารถกล่าวได้ว่า Fuzzy control นั้นเป็น application ที่ใช้ได้จริงอันแรกทางด้านระบบผู้เชี่ยวชาญ (Expert system) เลยทีเดียว

การออกแบบด้วยวิธีนี้เหมาะกับระบบที่ผู้ควบคุม ควบคุมเป็นหลักสำคัญ Control rule นั้นก็จะได้มาจากการ list วิธีการควบคุมต่างๆ โดยวิศวกรควบคุม แต่ข้อเสียวิธีนี้ก็คือ ส่วนมากผู้ควบคุมจะไม่สามารถถ่ายทอดออกมาได้เป็นลายลักษณ์อักษร โดยเฉพาะเมื่อระบบมีความซับซ้อนมาก

#### 2. จากการจำลองลักษณะการทำงานของผู้ควบคุม

เมื่อทักษะของผู้ควบคุมเป็นสิ่งสำคัญจึงจำเป็นมากที่จะหา Fuzzy control rule มาจากการจำลองลักษณะการทำงานของผู้ควบคุม ซึ่งวิธีนี้สามารถเป็นไปได้ที่จะแปลงการทำงานของผู้ควบคุมมาให้เป็นอินพุทและเอาท์พุทของ controller

วิธีค่อนข้างคล้ายคลึงกับการจำลองกระบวนการแต่ว่าการจำลองการทำงานของผู้ควบคุมนั้นจะง่ายกว่าการจำลองกระบวนการ เพราะอินพุทของระบบหาได้ง่ายกว่า แต่ในสถานการณ์จริงนั้นก็ควรจะรวมวิธี 1 และ 2 เข้าด้วยกัน

#### 3. จากการจำลองกระบวนการ

ในวิธีแรกนั้นมีพื้นฐานมาจากความคิดที่ว่าๆ ที่เกี่ยวกับคุณลักษณะของกระบวนการ เช่น เอาท์พุทเพิ่มขึ้นเมื่ออินพุทเพิ่มขึ้น, กระบวนการที่มี timelag ฯลฯ ส่วนวิธีที่ 2 จะใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉพาะตัวแปรที่มีให้แก่ผู้ควบคุมกระบวนการ ซึ่งทั้งสองวิธีนี้จะใช้ได้ดีเฉพาะในกรณีที่ผู้ควบคุมมีบทบาทสำคัญในการควบคุมกระบวนการเท่านั้น

แต่ถ้าไม่ต้องการขึ้นอยู่กับผู้ควบคุมและต้องการให้ผลการควบคุมดีกว่าการควบคุมด้วยผู้ควบคุม ก็จะมีการออกแบบอีกวิธีหนึ่งคือ การจำลองกระบวนการ ซึ่งเป็นวิธีที่ซับซ้อนกว่าการออกแบบวิธีนี้ได้มีการศึกษาวิจัยมาหลายครั้งด้วยกัน การจำลองกระบวนการในที่นี้จะเป็นการแสดงคุณลักษณะของ process ออกมาด้วย fuzzy set โดยพิจารณาจากอินพุท, ตัวแปรสถานะ และเอาท์พุท

มีแนวความคิดสองทางด้วยกันในการออกแบบ Fuzzy controller จากแบบจำลองพีซซี

- ทางแรก คือ การออกแบบให้ Control rule นั้น ทำการ compensate ลักษณะที่ไม่ต้องการของกระบวนการเพื่อให้ได้ตามเป้าหมายที่ต้องการ

- ทางที่สอง คือ เป็นไปตามทฤษฎีของ Optimal Control ซึ่งจะให้โครงสร้างและ parameter ของ control rule ทำให้ระบบที่มี Fuzzy controller ควบคุมอยู่นั้นเป็นไปตามเป้าหมายที่ต้องการ

### 2.3.6 การนำระบบ FUZZY LOGIC CONTROL ใช้ควบคุมกระบวนการ

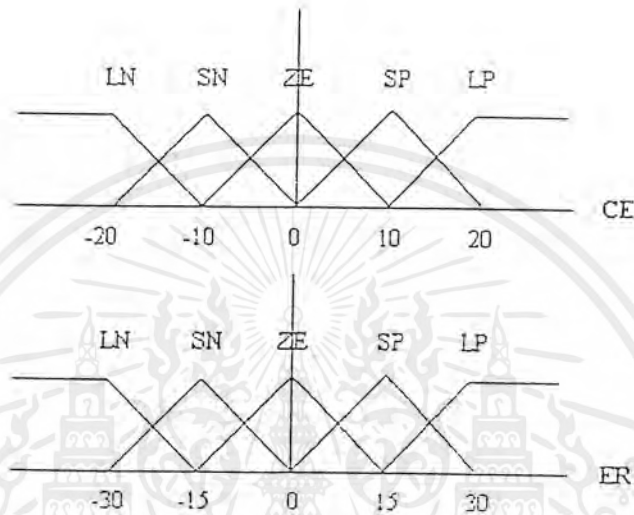
เมื่อ SENSOR ส่งสัญญาณกลับมาให้เราทราบว่า ค่าปัจจุบัน (PRESENT VALUE) นั้นมีค่าเป็นเท่าใด และทำการเปรียบเทียบผลต่างของค่านั้นว่ามากหรือน้อยกว่าค่าที่ตั้งไว้ (SET POINT) อยู่เท่าใด สำหรับในระบบ PID ค่าที่นำมาเปรียบเทียบจะเป็นผลเชิงตัวเลขเพื่อนำไปประมวลผลทางคณิตศาสตร์ และให้ค่าควบคุมนำไปใช้ในกระบวนการต่อไป แต่ในระบบ FUZZY ค่าที่ได้จะถูกนำมาเปรียบเทียบเป็น 5 ระดับดังนี้

1. PV มากกว่า SP มาก (LN)
2. PV มากกว่า SP ปานกลาง (SN)
3. PV เท่ากับ SP (ZE)
4. PV น้อยกว่า SP ปานกลาง (SP)
5. PV น้อยกว่า SP มาก (LP)

การตัดสินใจว่าผลต่างระหว่าง SP และ PV จะเป็นค่าเท่าใดในค่าต่างๆ 5 ค่าข้างต้น ซึ่งจะเป็นไปตามผลของทฤษฎี FUZZY LOGIC ดังนั้นค่า ERROR ต่างๆ จึงสามารถเป็นสมาชิกของค่าระดับต่างๆ ได้พร้อมกันหลายค่าและระดับความเป็นสมาชิกต่างๆ กัน เราอาจแบ่งแยกให้เด็ดขาดได้โดยการใช้การหาค่ากลางแบบถ่วงน้ำหนักซึ่งจะทำให้ค่าที่ได้เป็นค่าใดค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนึ่งโดยเด็ดขาด ตัวอย่างเช่น  $SP = 30$   $PV = 36$   $ER = 6$  ซึ่งค่า  $-6$  จะมีระดับความเป็นสมาชิกดังกราฟ คือเป็นได้ทั้ง SN และ ZE ส่วนจะเป็นอะไรนั้นต้องหาค่ากลางอีกครั้งหนึ่ง

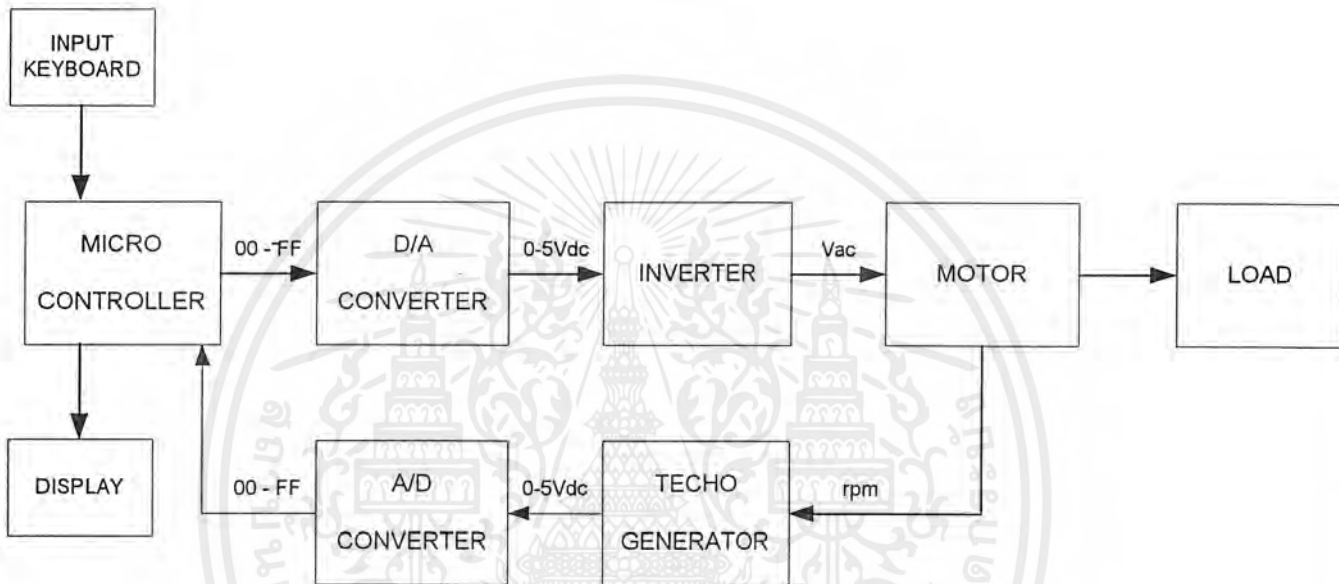


ในระบบการควบคุมแบบ PID ในพจน์ D สามารถหาได้จากค่าผลต่างของ ERROR ต่อเวลา ในระบบ FUZZY พจน์ D ก็มีใช้เช่นกันแต่เราเรียกว่า CHANGE OF ERROR และเช่นเดียวกันกับ ERROR ค่าที่ใช้ในการคำนวณในระบบ FUZZY จะมีการแบ่งระดับ CE เป็น 5 ระดับ และถูกแบ่งแยกโดยเด็ดขาดด้วยการคิดค่ากลางแบบถ่วงน้ำหนักค่าที่ได้จะถูกนำมากระทำทางตรรกตามทฤษฎี FUZZY SET ค่าที่ได้จะถูกนำมาหาค่ากลางแบบถ่วงน้ำหนักอีกครั้งหนึ่ง

### บทที่ 3

#### การออกแบบและการทำงาน

##### 3.1 บล็อกไดอะแกรมของโครงการระบบควบคุมอินตักซ์มอเตอร์



รูปที่ 3-1 ระบบการทำงานทั้งหมดของโครงการ

ส่วนประกอบของระบบคอนโทรลอินตักซ์มอเตอร์แสดงในบล็อกไดอะแกรมของรูปที่ 3-1 ซึ่งประกอบด้วยบล็อกไดอะแกรม 8 บล็อก คือ

- (1) MICROCONTROLLER
- (2) DIGITAL TO ANALOG CONVERTER
- (3) INVERTER
- (4) MOTOR
- (5) TECHOGENERATOR
- (6) ANALOG TO DIGITAL CONVERTER
- (7) INPUT KEYBOARD
- (8) LCD DISPLAY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การทำงานของระบบโดยรวม

เมื่อป้อนความเร็วรอบในการหมุนที่ค่าระดับอ้างอิง ( Setpoint ) ตามต้องการให้แก่ไมโครคอนโทรลเลอร์ผ่านทางคีย์บอร์ด เมื่อเข้า FUNCTION การ CONTROL ไมโครคอนโทรลเลอร์ จะทำการประมวลผลและส่งสัญญาณควบคุม (00-FF) ให้กับวงจร DAC เพื่อแปลงสัญญาณควบคุมนั้นเป็นสัญญาณอนาล็อก 0-5 Vdc ป้อนให้กับ INVERTER จากนั้น INVERTER จะทำการเปลี่ยนไฟฟ้ากระแสตรงไปเป็นไฟฟ้ากระแสสลับเพื่อใช้ในการขับเคลื่อนอินดักชันมอเตอร์ให้หมุนที่ความเร็วค่าหนึ่ง ขณะเดียวกับที่มอเตอร์หมุน TECHOGENERATOR จะสร้างแรงดันไฟฟ้ากระแสตรง (volt dc) ออกมาผ่านวงจร DIVIDER และวงจร ADC เพื่อแปลงเป็นสัญญาณดิจิตอลป้อนกลับเข้าสู่ไมโครคอนโทรลเลอร์ และไมโครคอนโทรลเลอร์จะนำสัญญาณป้อนกลับนี้ไปเปรียบเทียบกับค่า Setpoint แล้วทำการประมวลผลหาค่าเอาท์พุทที่เหมาะสม เพื่อควบคุมความเร็วของมอเตอร์ให้เข้าสู่ Setpoint ที่ต้องการได้

### 3.2 หลักการและขั้นตอนการทำงาน

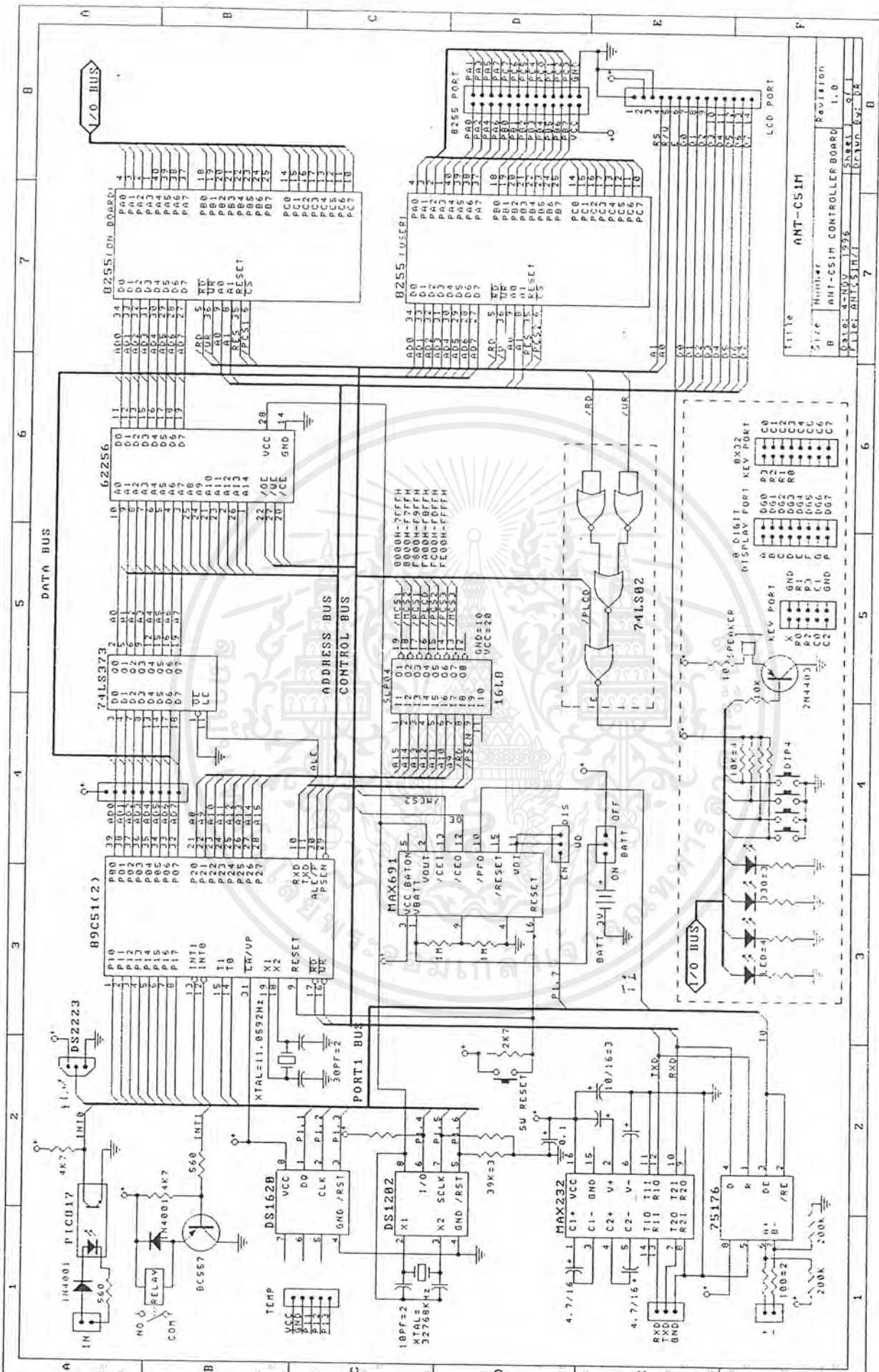
บล็อกไดอะแกรมแสดงแผนผังการทำงานของวงจรควบคุมความเร็วอินดักชันมอเตอร์ดังแสดงในรูปที่ 3-1 โดยหลักและขั้นตอนการทำงานของแต่ละบล็อกไดอะแกรมมีดังนี้

#### 3.2.1 ไมโครคอนโทรลเลอร์ ( MICROCONTROLLER )

บอร์ดไมโครคอนโทรลเลอร์ที่ใช้เป็นบอร์ดของ SILA รุ่น ANT C51M ประกอบด้วย CPU เบอร์ 89C51, INTERNAL RAM 120 Kbyte, PROGRAM MEMORY 4 Kbyte DATA MEMORY 32 Kbyte, LCD PORT, PORT 8255 2 ชุดสำหรับเป็น USER PORT และ PORT สำหรับใช้ในการรับค่าจาก KEYBOARD

#### หลักการทำงาน

ไมโครคอนโทรลเลอร์จะรับคำสั่งจาก KEYBOARD โดยผ่านทาง 8255 ชุดที่ 2 แล้วนำคำสั่งที่ได้มาประมวลผลและส่งสัญญาณควบคุมที่เหมาะสมในรูปสัญญาณดิจิตอลโดยผ่านทาง PORT A ของ 8255 ชุดที่ 1 ให้กับวงจร DAC ซึ่งจะต้องอาศัยข้อมูลจาก ADC ซึ่งเป็นส่วนของการป้อนกลับผ่านทาง PORT B ของ 8255 ชุดที่ 1 ด้วย เพื่อให้ได้สัญญาณควบคุม (volt dc) ป้อนให้กับ INVERTER เพื่อควบคุมความเร็วของ INDUCTION MOTOR ได้ตามต้องการ นอกจากนี้ยังมี LCD สำหรับแสดงค่าความเร็วของมอเตอร์และค่า Setpoint ของความเร็วที่ต้องการด้วย



ANT-C51M

Revision 1.0

ANT-C51M CONTROLLER BOARD

DATE: 4-NOV-1995

PLT: ANT-C51M/J

SALES: G/L

ORAWD: G/L

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

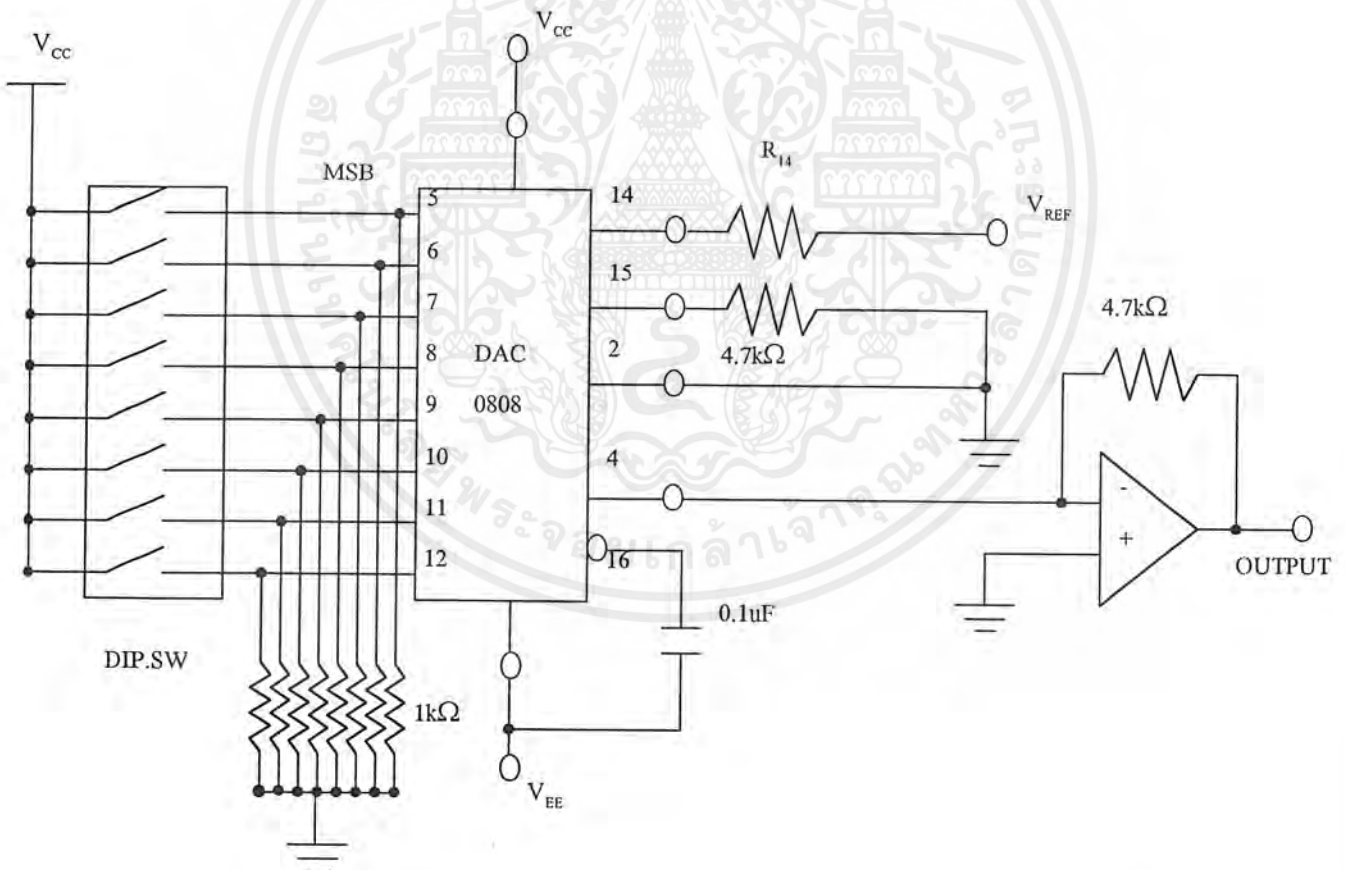
### 3.2.2 วงจรแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาลอก (DAC)

ประกอบด้วย DAC 0808 ทำหน้าที่ แปลงสัญญาณดิจิทัลเป็นอนาลอก การทำงานจะเริ่มขึ้นเมื่อได้รับสัญญาณดิจิทัลเข้าที่ขา A1 - A8 การแปลงสัญญาณจะเริ่มขึ้นโดยอัตโนมัติ จนได้ค่าทางอนาลอกจากขาที่เป็นเอาต์พุต โดยสัญญาณที่ได้จะอยู่ในรูปของกระแส

LF 351 ทำหน้าที่ เปลี่ยนเอาต์พุตของ DAC 0808 ที่อยู่ในรูปของกระแสให้เป็นแรงดัน

#### หลักการทํางาน

วงจรนี้จะรับสัญญาณดิจิทัลขนาด 8 บิต (00 - FF) มาจากไมโครคอนโทรลเลอร์ ผ่านทาง PORT A ของ 8255 ชุดที่ 1 และทำการแปลงให้เป็น 0-5 Vdc เพื่อป้อนให้กับ INVERTER



รูปที่ 3-2 วงจรแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2.3 อินเวอร์เตอร์ (INVERTER)

เป็นอุปกรณ์แปลงไฟชนิดหนึ่งที่แปลงไฟฟ้ากระแสตรงที่มีความถี่และแรงดันคงที่ไปเป็นไฟฟ้ากระแสสลับที่มีความถี่และแรงดันขนาดต่างๆ แหล่งจ่ายไฟที่เป็นอินพุทของอินเวอร์เตอร์จะเป็นแหล่งจ่ายไฟฟ้ากระแสสลับทั่วไปที่มีรูปคลื่นไซน์ แต่เอาต์พุทของอินเวอร์เตอร์จะมีรูปคลื่นแตกต่างจากรูปไซน์ซึ่งในโครงการนี้ใช้หือ MITSUBISHI 400W 200-230 V 50/60 Hz 2-4 A

### 3.2.4 มอเตอร์ (MOTOR)

เป็นส่วนที่ถูกควบคุมซึ่งเป็นแบบอินดักชันมอเตอร์ 3 เฟสซึ่งในโครงการนี้ใช้หือ MITSUBISHI 1/2 Hp 4 POLE 50 Hz 380 V

### 3.2.5 TECHOGENERATOR

เป็นเครื่องกำเนิดไฟฟ้ากระแสตรงถูกต่อคัปปลิงกับอินดักชันมอเตอร์ เมื่ออินดักชันมอเตอร์หมุนก็จะขับ TECHOGENERATOR ให้สร้างแรงดันไฟฟ้ากระแสตรงออกมา ซึ่งจะนำค่า Vdc ที่ได้นี้มาแปลงเป็นสัญญาณดิจิทัลเพื่อป้อนกลับไปยังไมโครคอนโทรลเลอร์เพื่อประมวลผลอีกครั้งหนึ่ง

### 3.2.6 วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล (ADC)

ประกอบด้วย ADC 0809 ทำหน้าที่ แปลงสัญญาณอนาลอกเป็นดิจิทัล ซึ่งจะสามารถรับสัญญาณอนาลอกได้ 8 CHANNEL คือ IN0 ถึง IN8 ซึ่งจะมีการเลือกจะใช้สัญญาณอนาลอกของ CHANNEL ใด โดยการใช้ ADDRESS DECODER ซึ่งมี 3 bit มาเป็นตัวเลือก เช่น ถ้าสัญญาณที่เข้า ADDRESS DECODER เป็น 000 หมายถึง เลือกสัญญาณอนาลอกที่ CHANNEL IN0 ค่าสัญญาณอนาลอกที่ได้จะถูกนำไปเปรียบเทียบกับค่าอ้างอิง โดยจะได้ผลลัพธ์เป็นสัญญาณดิจิทัลออกมาทางเอาต์พุท 8 bit คือ  $2^0$  ถึง  $2^7$

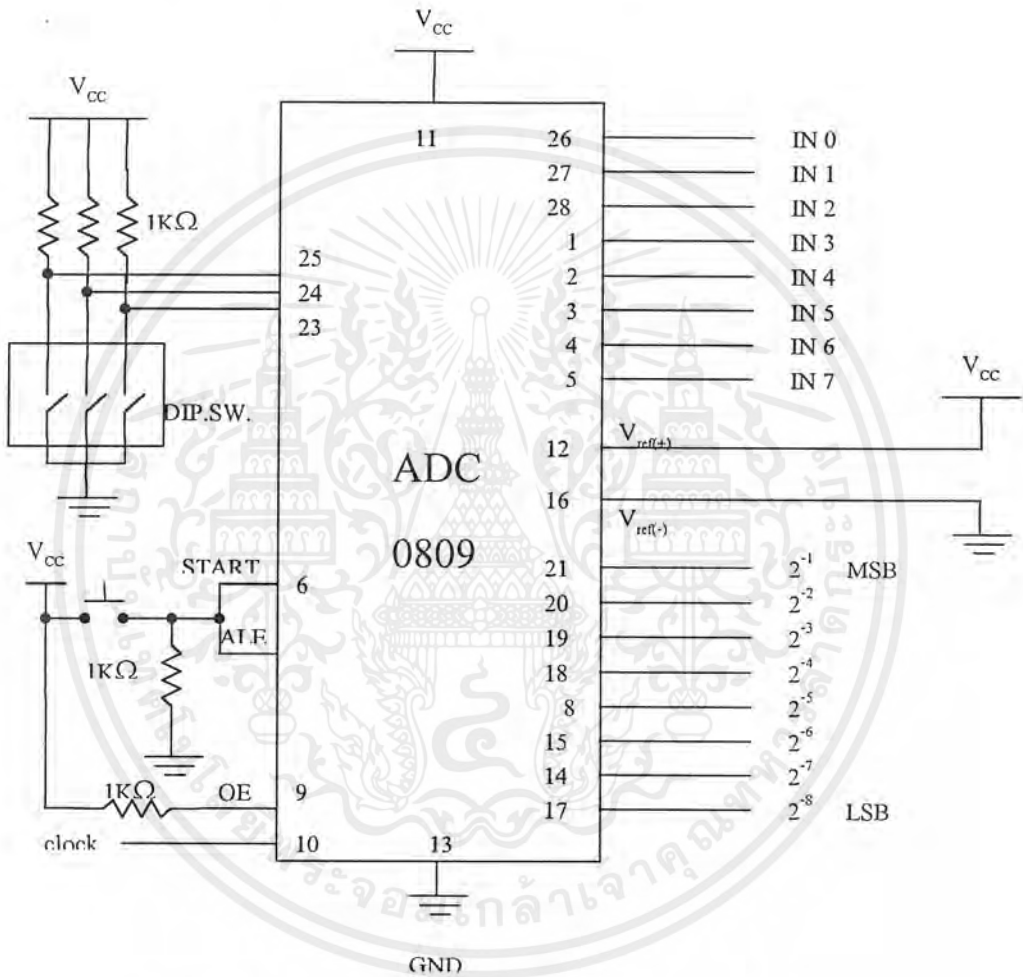
IC เบอร์ 555 ทำหน้าที่ สร้างสัญญาณนาฬิกา (clock) 100 kHz  
ป้อนให้กับ ADC 0809

IC เบอร์ 3140 (low pass filter) ทำหน้าที่ กรองสัญญาณรบกวน (noise) จาก TECHOGENERATOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### หลักการทำงาน

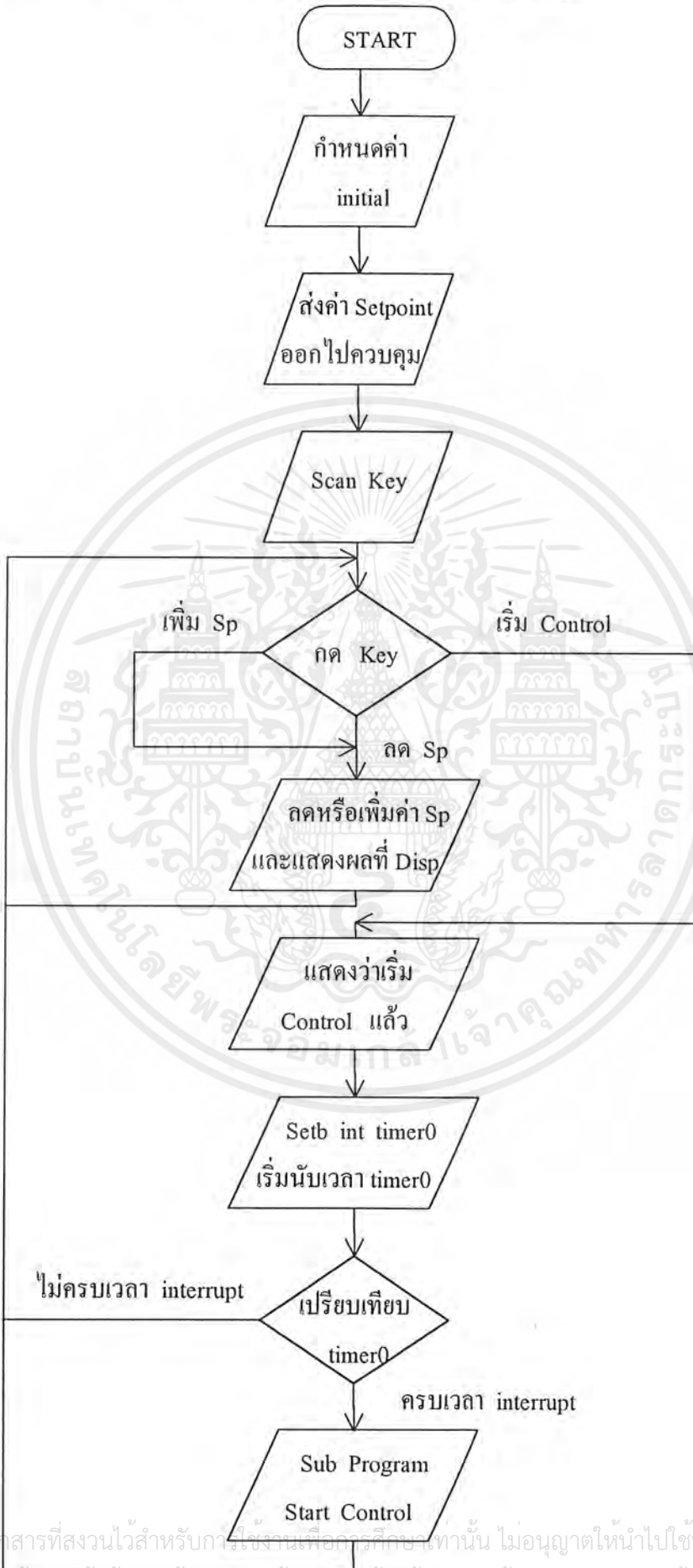
วงจรนี้จะรับสัญญาณอนาล็อก (0 - 5 Vdc) จาก TECHOGENERATOR เมื่อผ่านวงจร DIVIDER แล้วและทำการแปลงให้เป็นสัญญาณดิจิทัล (00 - FF) เพื่อป้อนเข้าไมโครคอนโทรลเลอร์ผ่านทาง PORT B ของ 8255 ชุดที่ 1



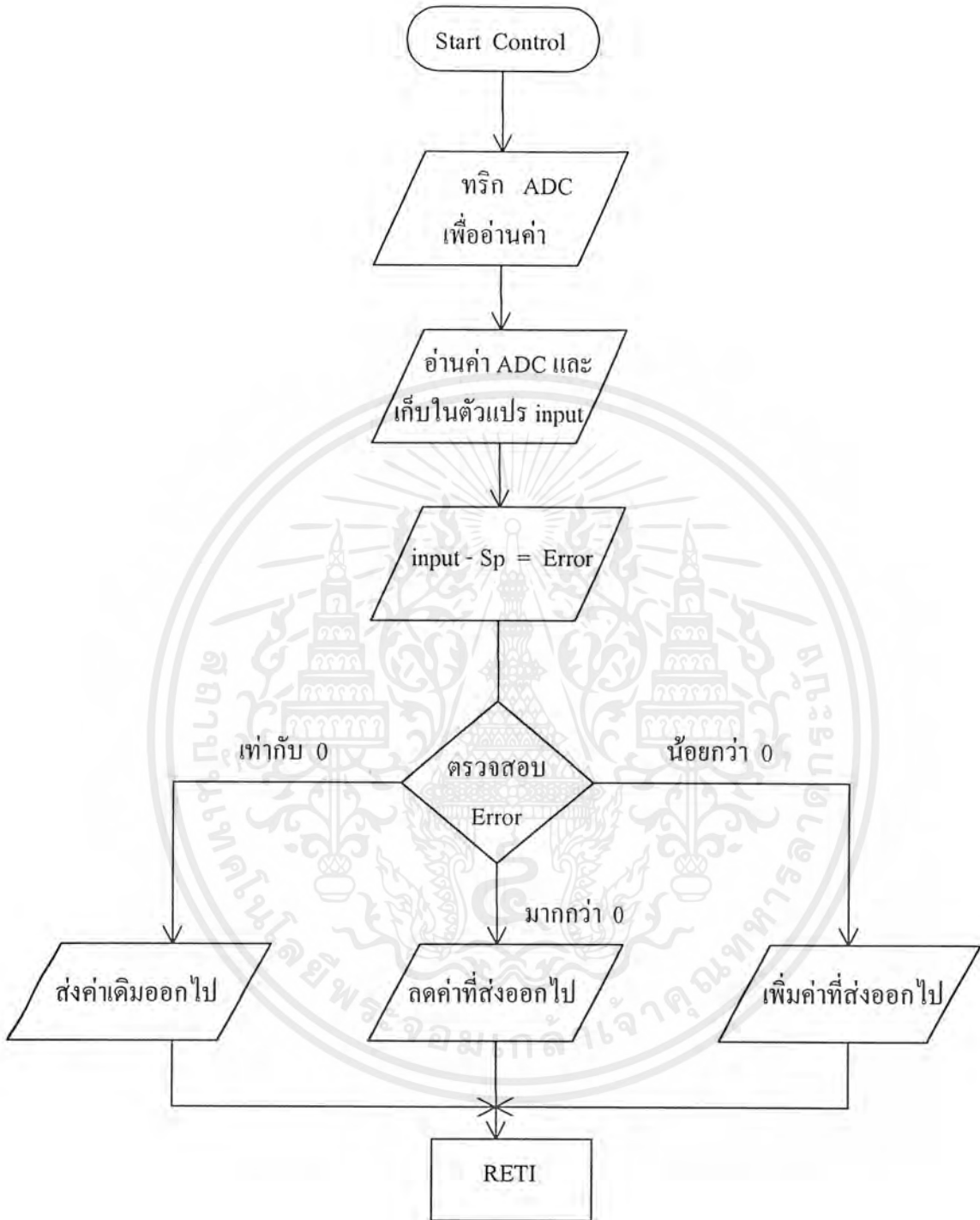
รูปที่ 3-3 วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 3.3 FLOW CHART ฟังก์ชันคอนโทรลของโปรแกรมที่ใช้ควบคุม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

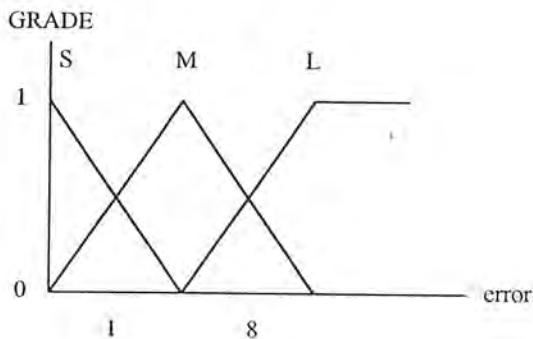
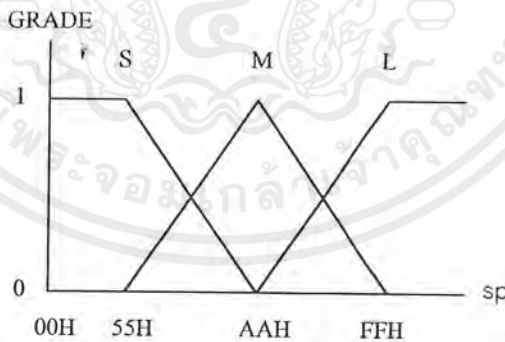
โดยในขั้นแรกที่เราเริ่มทำโปรแกรมควบคุม

การลดค่าที่ส่งออกไป หรือการเพิ่มค่าที่ส่งออกไป (ขอเรียกแทนด้วยตัวแปร change) จะกระทำทีละ 1 ไปเรื่อยๆ ดังตาราง

er \ SP	S	M	L
S	1	1	1
M	1	1	1
L	1	1	1

ต่อมาเมื่อมีการสร้าง function Control ที่มีการอ้างอิงหลักการของ Fuzzy โดยตัวแปรอินพุตเป็น sp และ error ได้ค่า change ดังตาราง

er \ sp	S	M	L
S	0	0	0
M	1	1	1
L	4	8	4



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อตัวแปรอินพุทเป็น error และ  $\Delta error$

$\Delta error$	N	Z	P
S	1	0	1
M	2	1	2
L	8	8	8

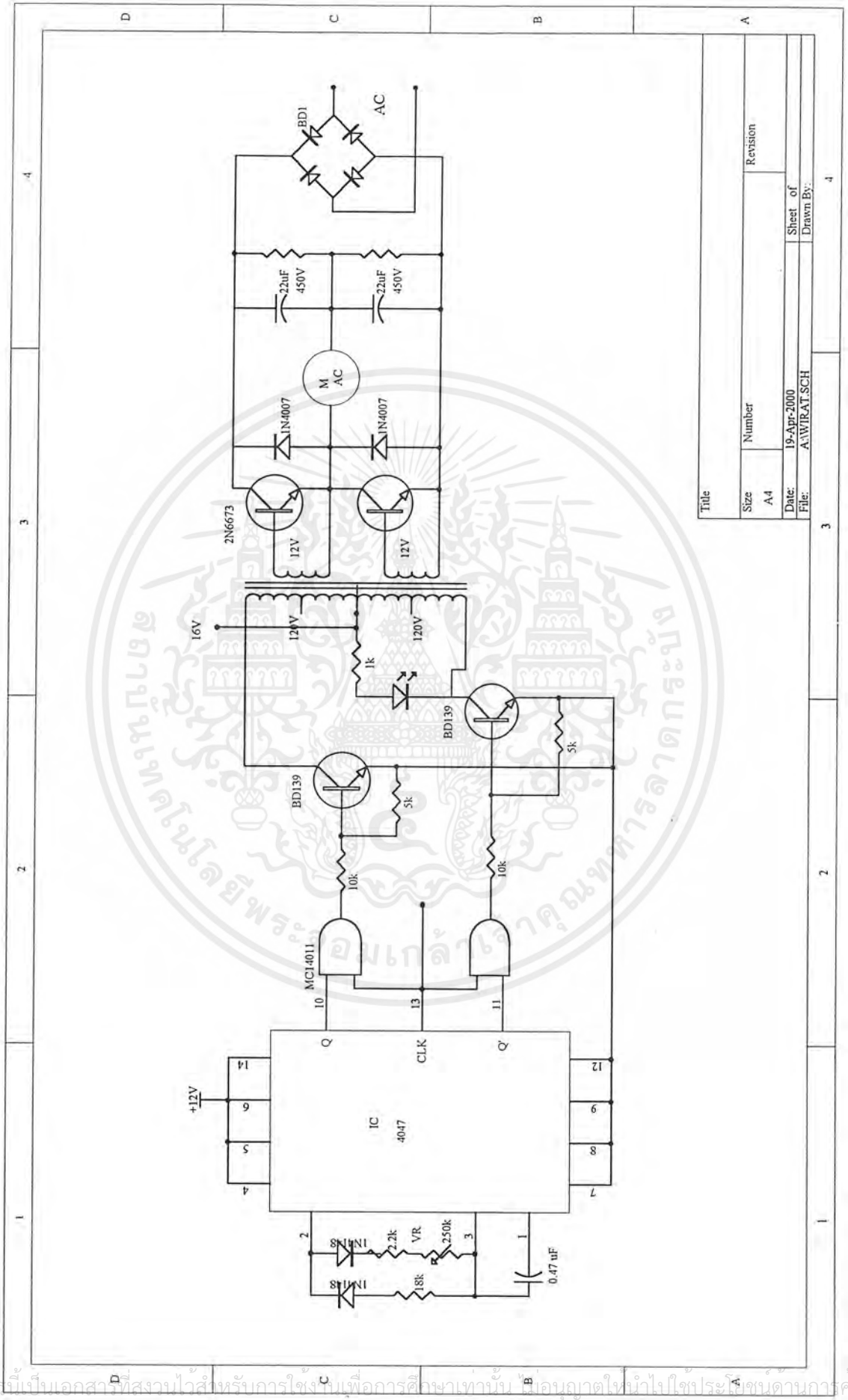
ซึ่งแต่ละแบบจะให้ลักษณะของผลตอบสนองนี้ต่างกันสังเกตได้จากผลการทดลอง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 การออกแบบชุดขับเคลื่อนมอเตอร์เหนี่ยวนำ 1 เฟส

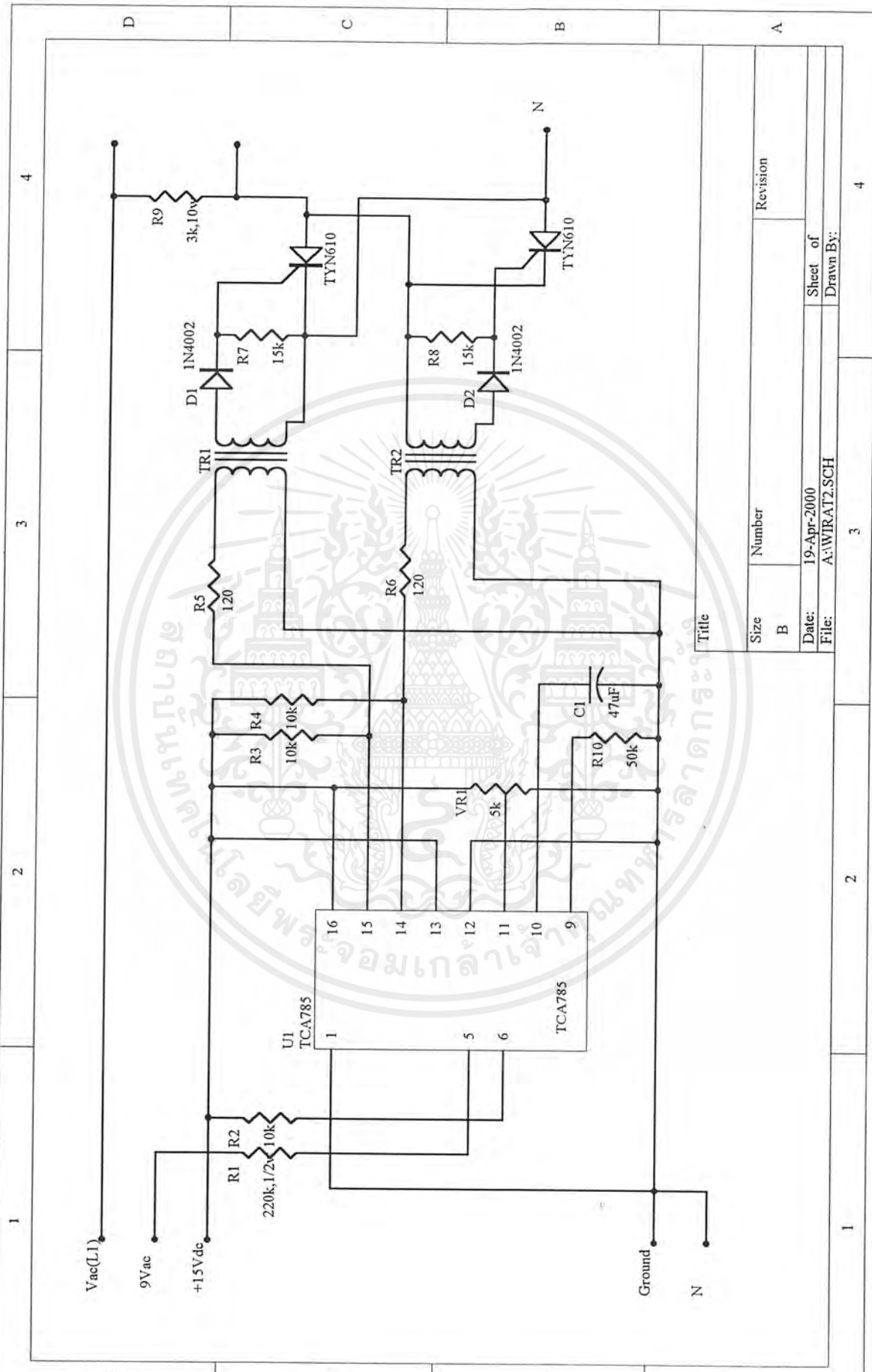
วงจรอินเวอร์เตอร์ 1 เฟสที่ใช้ในโครงงานนี้จะเป็นอินเวอร์เตอร์ 1 เฟสแบบรูปคลื่นสี่เหลี่ยมที่ใช้หลักการทํางานแบบสะพานครึ่ง โดยอาศัยการทํางานสลับกันของทรานซิสเตอร์กำลัง 2 ตัว ซึ่งทำหน้าที่คล้ายกับเป็นสวิตช์หนึ่งก้านสลับกลับไปกลับมาสองทาง (single pole double throw = SPDT) ทำให้แรงดันไฟตรงที่ออกจากวงจรเรียงกระแสตกคร่อมโหลดเป็นแรงดันไฟตรงที่เป็นบวกและเป็นลบสลับกัน ทำให้โหลดซึ่งเป็นเอซิมอเตอร์ 1 เฟสสามารถทํางานได้ ซึ่งเราสามารถขับเคลื่อนได้โดยการเปลี่ยนค่าแรงดันไฟตรงที่ออกจากวงจรเรียงกระแสซึ่งสามารถเปลี่ยนได้จากการเปลี่ยนค่าแรงดันไฟสลับก่อนเข้าวงจรเรียงกระแส โดยเราจะใช้วิธีควบคุมเฟส (phase control) ซึ่งอาศัยการทํางานของ SCR 2 ตัว โดยอาศัยสัญญาณทริกที่ออกมาจากขา 15 ซึ่งจะนำไปทริกขาเกตของ SCR ตัวที่ 1 และเมื่อระหว่างเป็นซีกลบของไฟสลับจะมีสัญญาณทริกออกมาจากขา 14 ซึ่งจะนำไปทริกขาเกตของ SCR อีกตัวหนึ่งโดยค่าแรงดันไฟสลับจะสามารถเปลี่ยนแปลงได้โดยการเปลี่ยนแปลงค่าแรงดันที่ขา 11 ของ TCA 785 ซึ่งเป็นแรงดันควบคุมสัญญาณทริกให้สามารถเปลี่ยนแปลงมุมเฟสได้ระหว่าง 0 และ 180 องศา



Title	
Size	Revision
A4	
Date:	Sheet of
19-Apr-2000	4
File:	Drawn By:
A:\WIRAT.SCH	

รูปที่ 3-4 วงจรอินเวอร์เตอร์ 1 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title	
Size	Number
B	
Date:	19-Apr-2000
File:	A:\WIRAT2.SCH
Sheet of	
Drawn By:	

รูปที่ 3-5 Phase Control

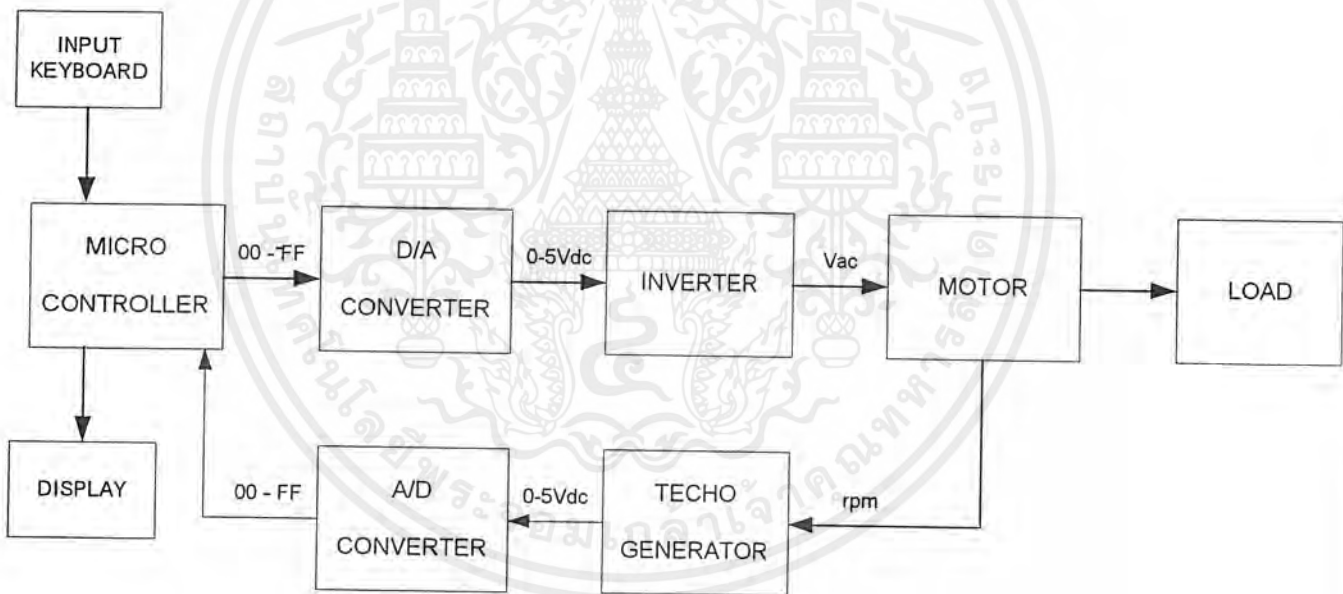
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 วงจรเชื่อมต่อ (Interface)

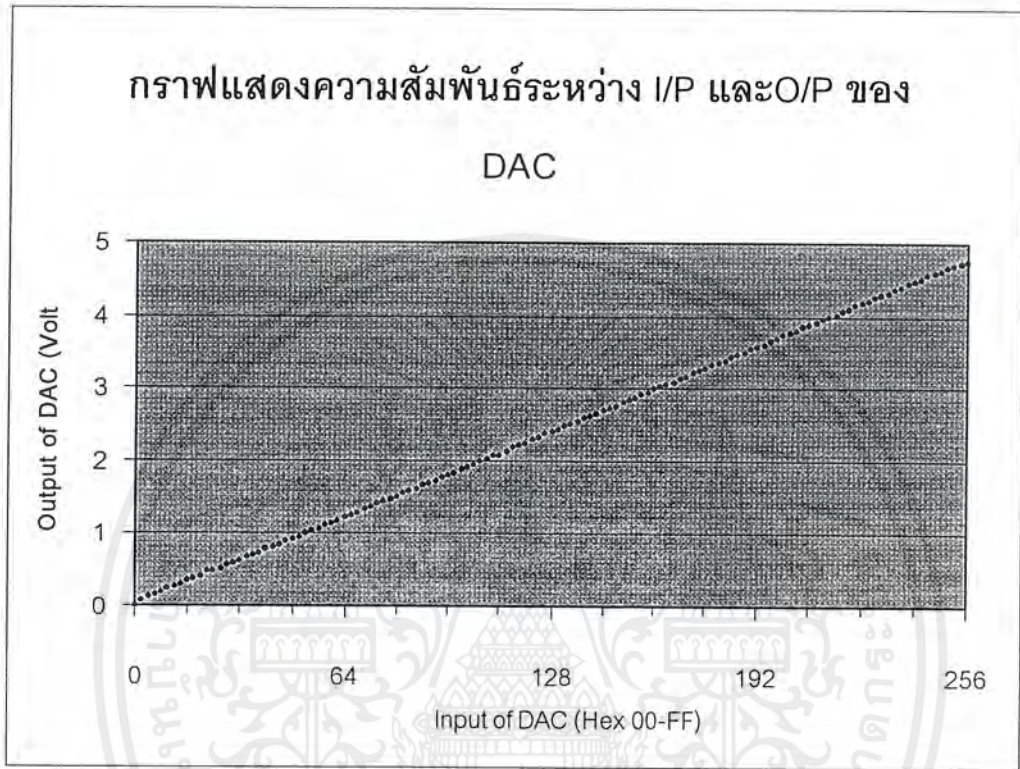
การทดลองส่วนของวงจร Interface โดยการเปลี่ยนแปลงค่าสัญญาณดิจิทัลจาก Microcontroller ที่ค่าต่างๆ เพื่อหาความเร็วรอบของมอเตอร์และหาสัญญาณดิจิทัลที่ป้อนกลับจากมอเตอร์โดยมอเตอร์จะต่อคัปปลิ่งอยู่กับเครื่องกำเนิดไฟฟ้ากระแสตรง ทำให้แรงดันเอาต์พุตแปรค่าตามความเร็วรอบที่ใช้ขับเคลื่อนเครื่องกำเนิดไฟฟ้ากระแสตรง จากนั้นใช้วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล (A/D) ในการแปลงสัญญาณ



รูปที่ 4-1 บล็อกไดอะแกรมของโครงการระบบควบคุมอินดักชันมอเตอร์

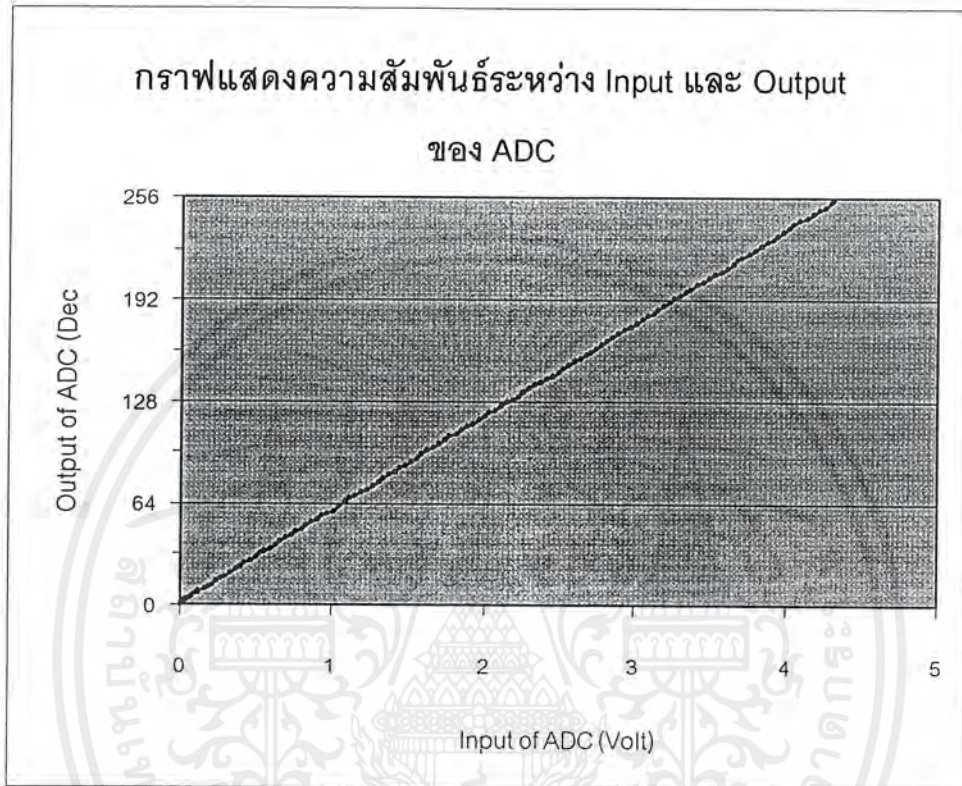
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 1 ผลการทดลองวงจร DAC แปลง (00-FF) เป็น (0-5 V)



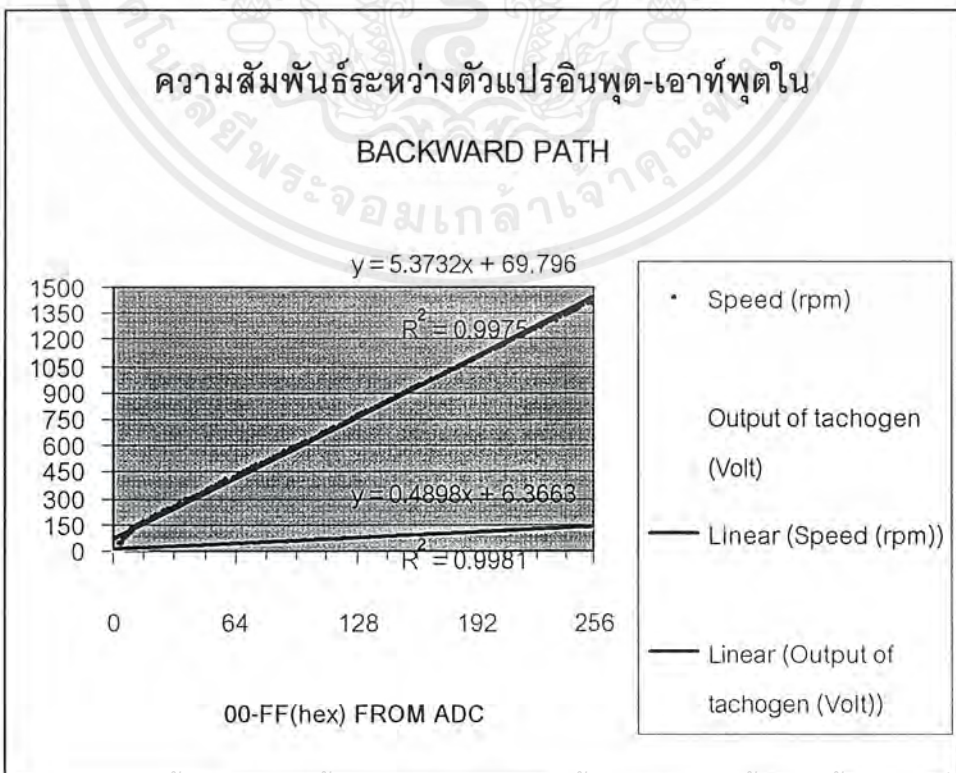
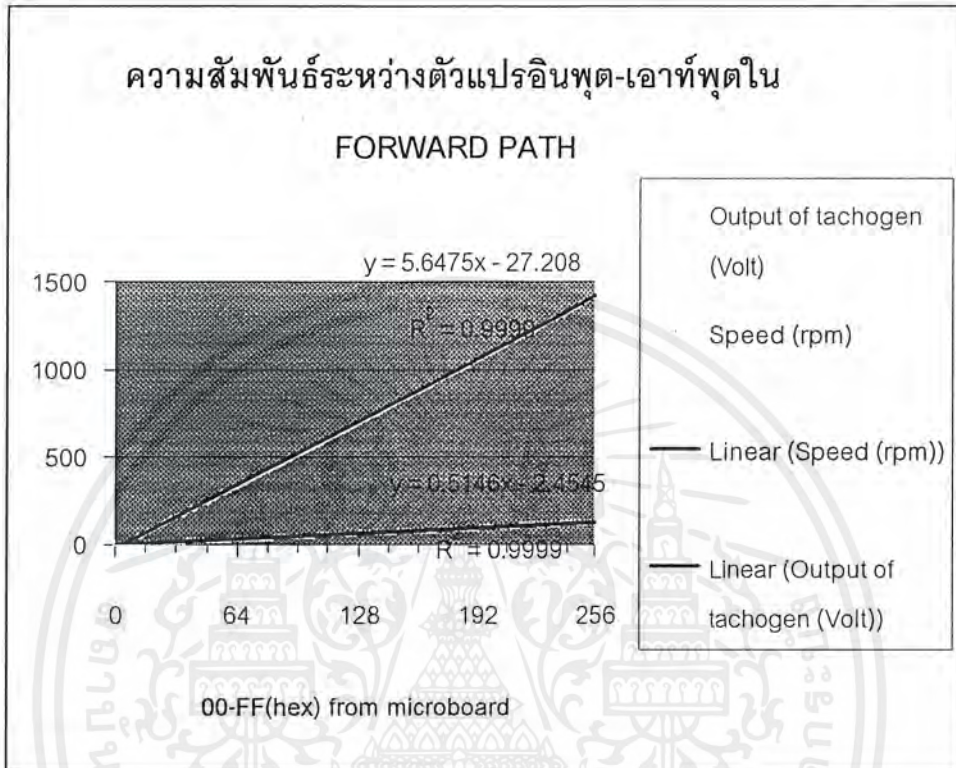
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2 ผลการทดลองวงจร ADC แปลง (0-5 V) เป็น (00-FF)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 3 ศึกษาความสัมพันธ์ระหว่างตัวแปรต่างๆ ใน LOOP ความคุม



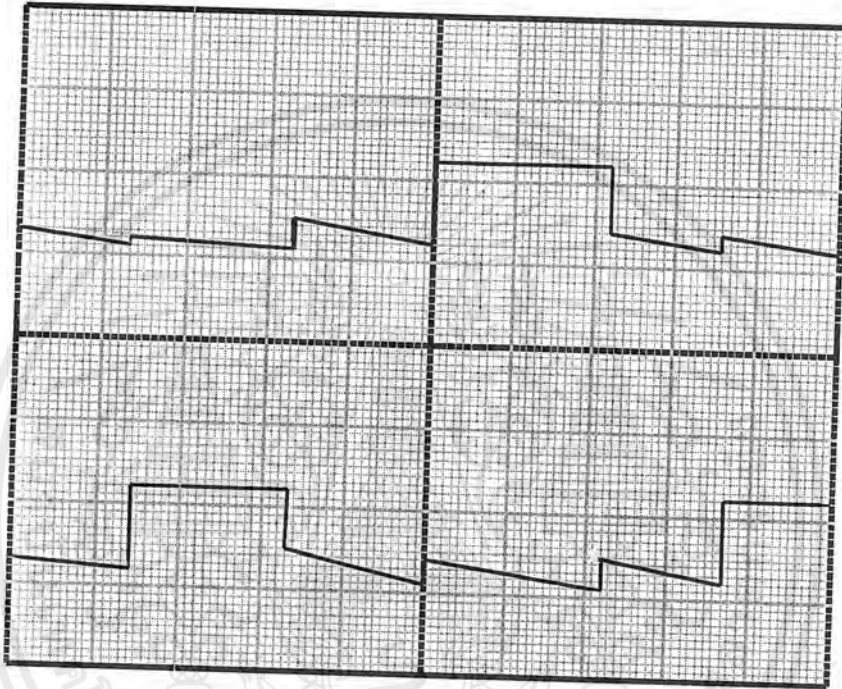
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2 อินเวอร์เตอร์ ( Inverter )

การทดลองของอินเวอร์เตอร์ 1 เฟส

ผลการทดลองที่ 1

1. เอาท์พุทที่ขา 4 และ 10 ของ MC 14011 เมื่อปรับที่ความถี่เท่ากับ 28.57 Hz



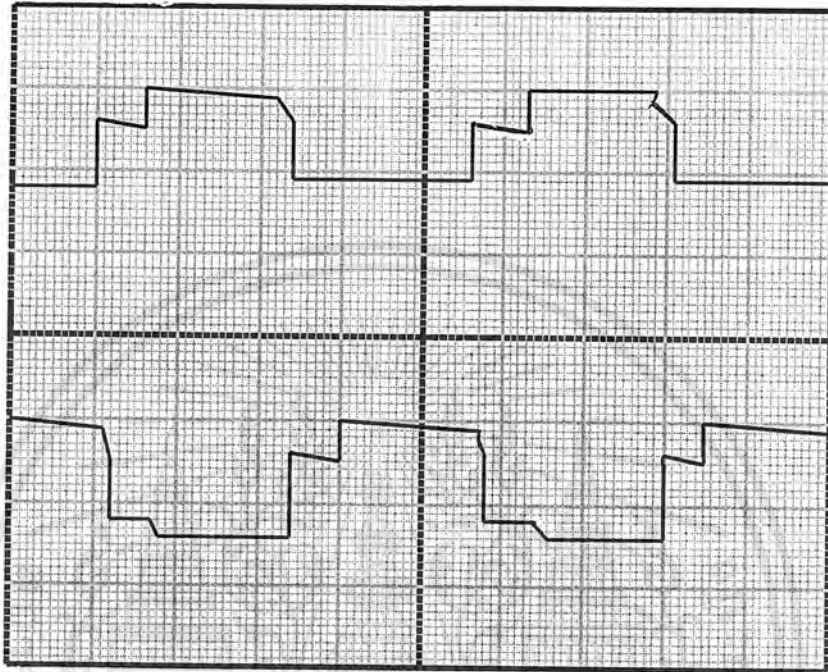
รูปที่ 4-1 VOLTS / DIV CH.1 10 V

CH.2 10 V

TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เอาที่พุกที่ขา 4 และ 10 ของ MC 14011 เมื่อปรับที่ความถี่เท่ากับ 41.66 Hz

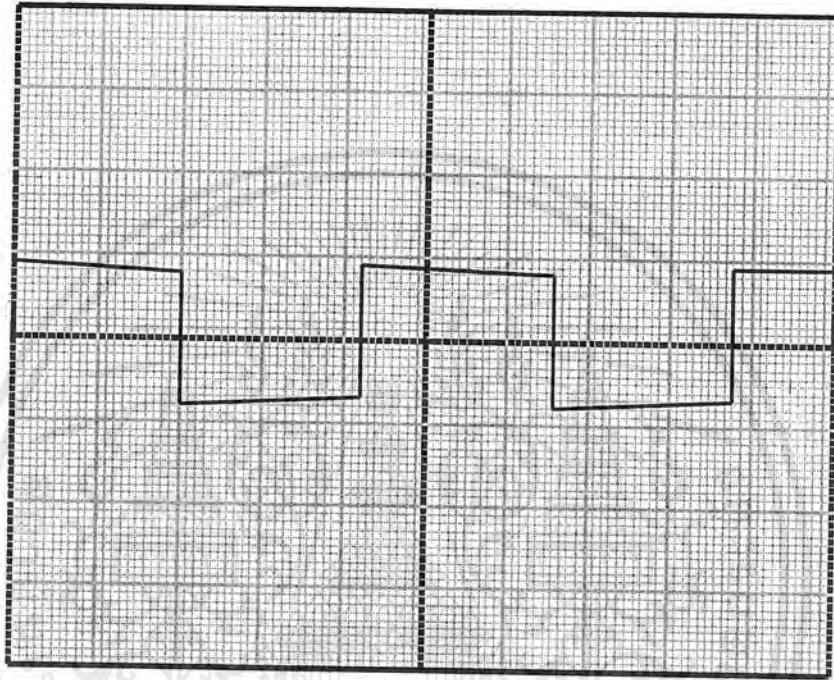


รูปที่ 4-2 VOLTS / DIV CH.1 10 V  
 CH.2 10 V  
 TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ผลการทดลองที่ 2

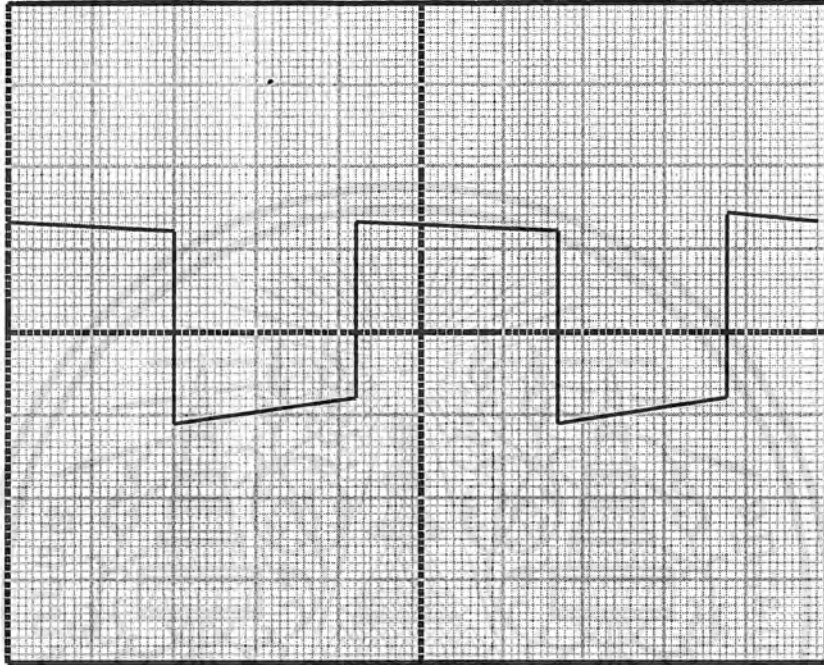
1. เมื่อใช้ Oscilloscope วัดคร่อมที่ Local ของวงจรรีเลย์เฟส 1 เฟส เมื่อจ่ายแรงดันไฟสลับให้ที่ 65 Volts



รูปที่ 4-3 VOLTS / DIV 10 V (PROBE\*10)  
TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. เมื่อใช้ Oscilloscope วัดক্রอมที่ Local ของวงจรถอนอินเวอร์เตอร์ 1 เฟส เมื่อจ่ายแรงดันไฟสลับให้ที่ 125 Volts



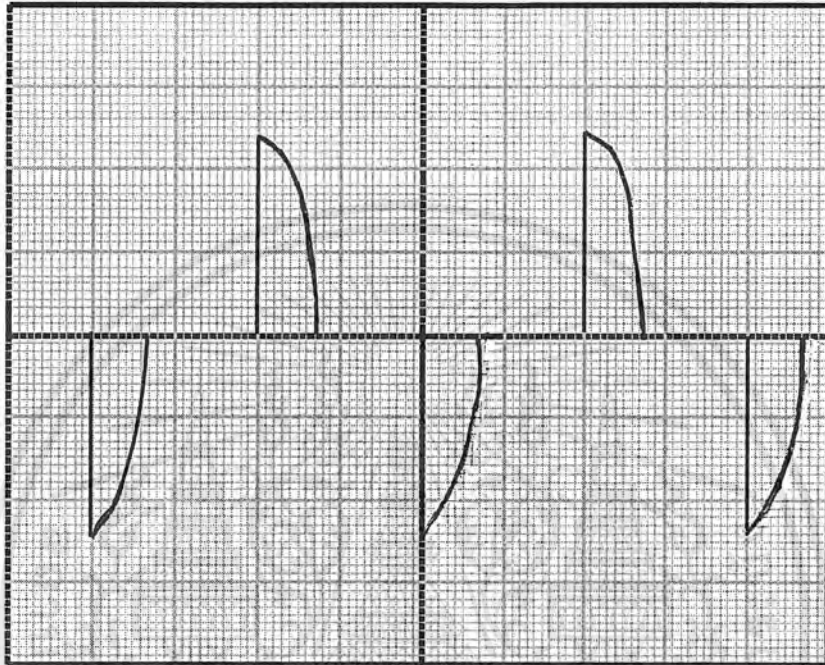
รูปที่ 4-4 VOLTS / DIV 10 V (PROBE\*10)

TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลองที่ 3 วงจร Phase Control

1. ใช้ Oscilloscope วัดคร่อม R 3k 10w ที่ค่า  $V_{11} = 12.94$  Volt

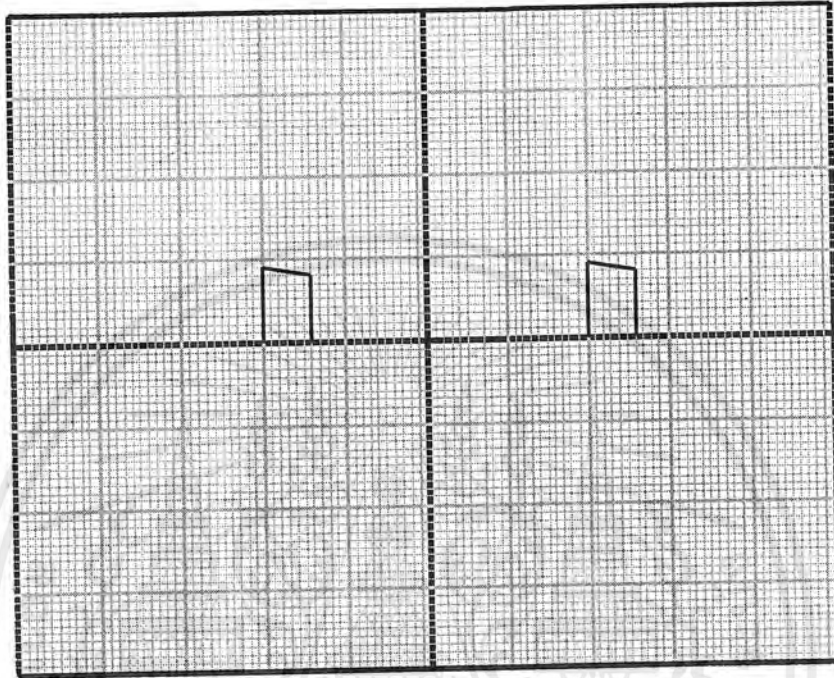


รูปที่ 4-5 VOLTS / DIV 10 V (PROBE\*10)

TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

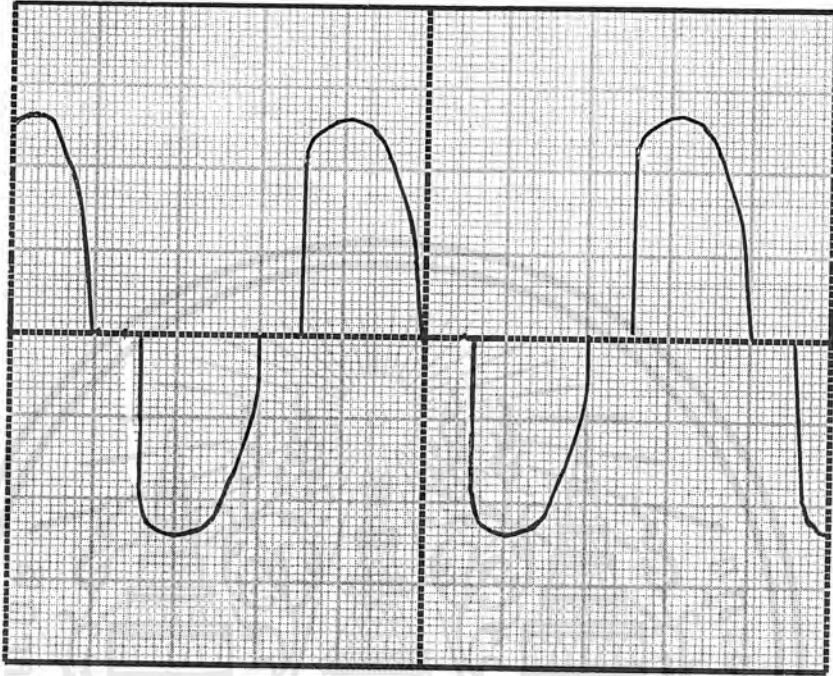
2. ใช้ Oscilloscope วัดที่ขาเกตของ SCR ที่ค่า  $V_{II} = 12.94$  Volt



รูปที่ 4-6 VOLTS / DIV 1 V  
TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

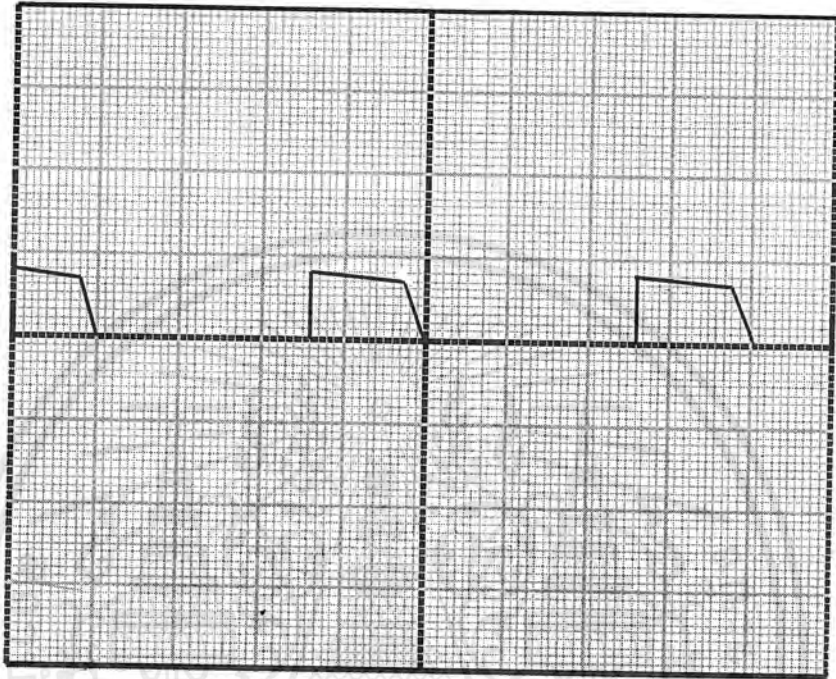
3. ใช้ Oscilloscope วัดคร่อม R 3k 10w ที่ค่า  $V_{II} = 6.22$  Volt



รูปที่ 4-7 VOLTS / DIV 10 V (PROBE\*10)  
TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ใช้ Oscilloscope วัดที่ขาเกตของ SCR ที่ค่า  $V_{II} = 6.22$  Volt

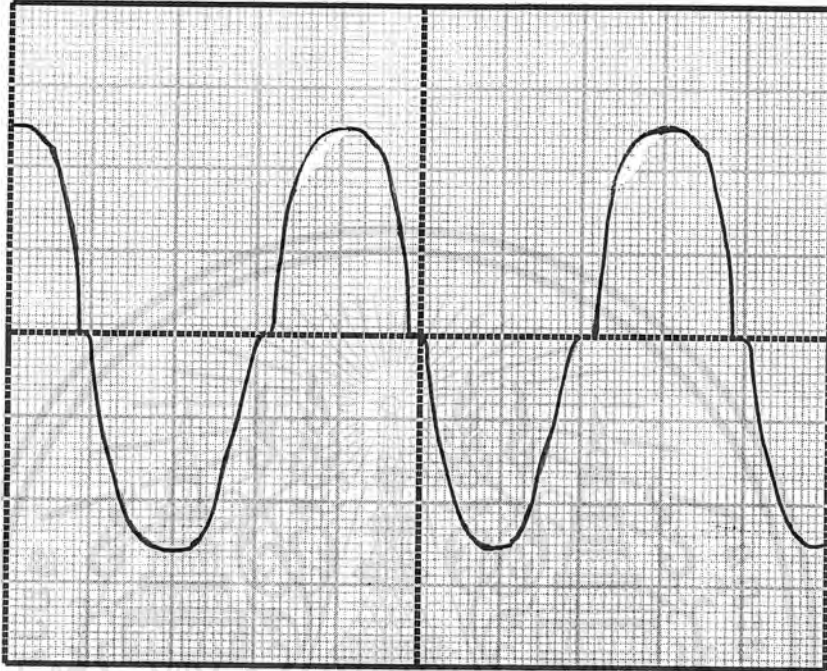


รูปที่ 4-8 VOLTS / DIV 1 V

TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

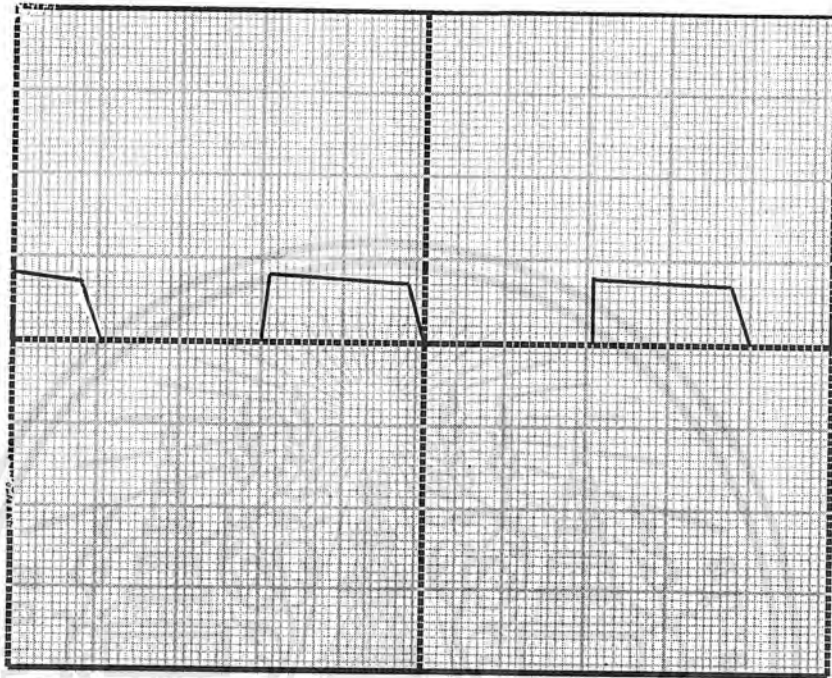
5. ใช้ Oscilloscope วัดคร่อม R 3k 10w ที่ค่า  $V_{in} = 0.004$  Volt



รูปที่ 4-9 VOLTS / DIV 10 V (PROBE\*10)  
TIMES / DIV 5 msec

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ใช้ Oscilloscope วัดที่ขาเกตของ SCR ที่ค่า  $V_{11} = 0.004$  Volt

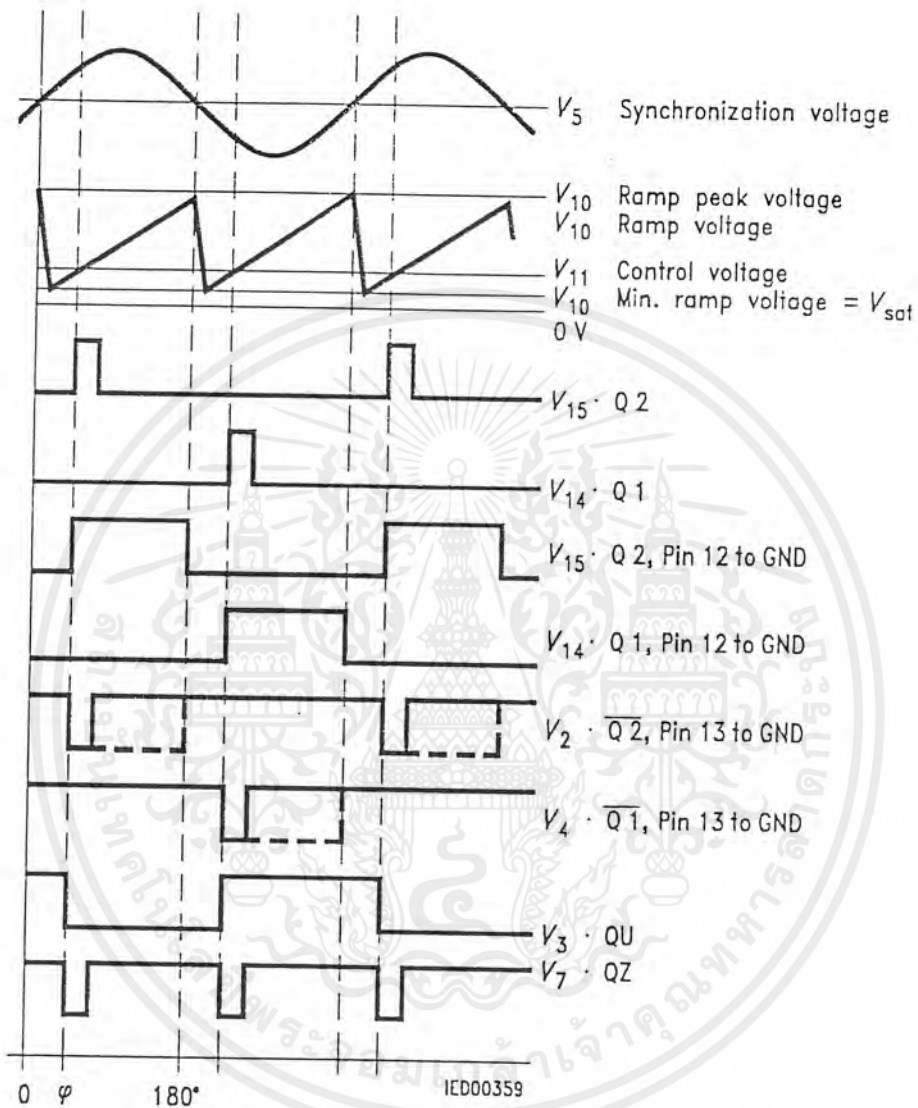


รูปที่ 4-10 VOLTS / DIV 1 V

TIMES / DIV 5 msec

#### สรุปผลการทดลอง

วงจร Phase Control จะควบคุมการทำงานของ SCR โดยระหว่างซีกบวกของไฟสลับ SCR จะได้รับทริกเกอร์พัลส์จากขา 15 ส่วนระหว่างซีกลบของไฟสลับ SCR จะได้รับทริกเกอร์พัลส์จากขา 14 โดยมุมการทริกจะสามารถเปลี่ยนแปลงได้ระหว่าง 0 องศา ถึง 180 องศา (สังเกตได้จากความกว้างของพัลส์) โดยการปรับค่าแรงดันที่ขา 11 เป็นผลให้แรงดันที่ตกคร่อมโหลด (R 3k 10w) เปลี่ยนค่าได้ตามแรงดันที่ขา 11 ที่เปลี่ยนไป

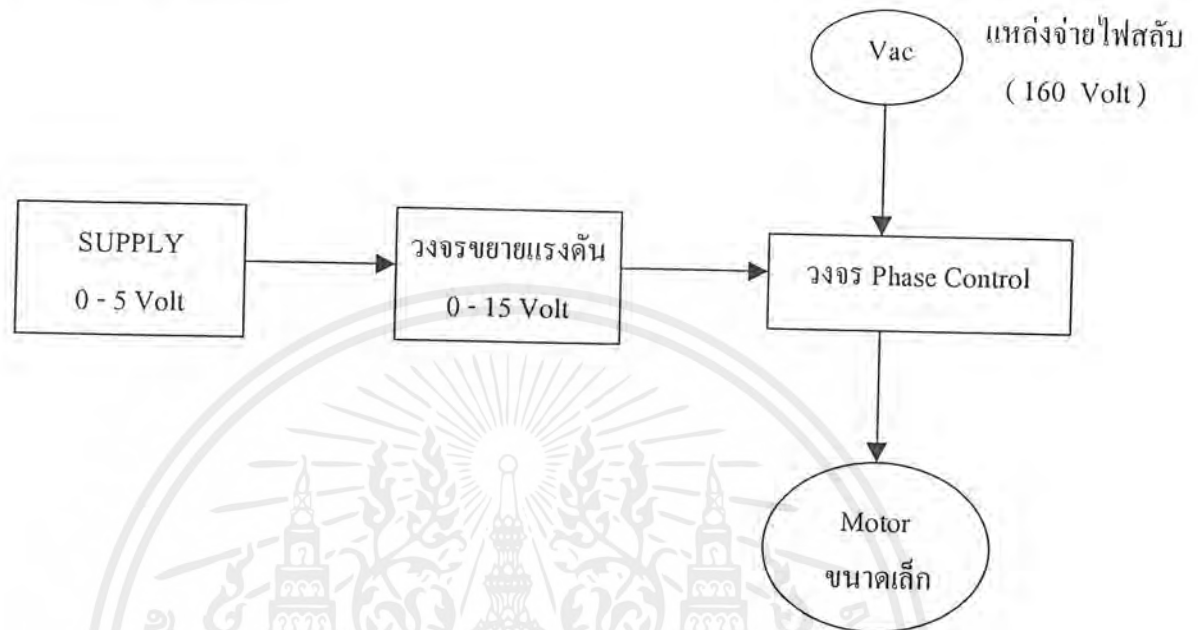


Pulse Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### การทดลองที่ 4

##### 1. ท่อวงจรตามรูปข้างล่าง



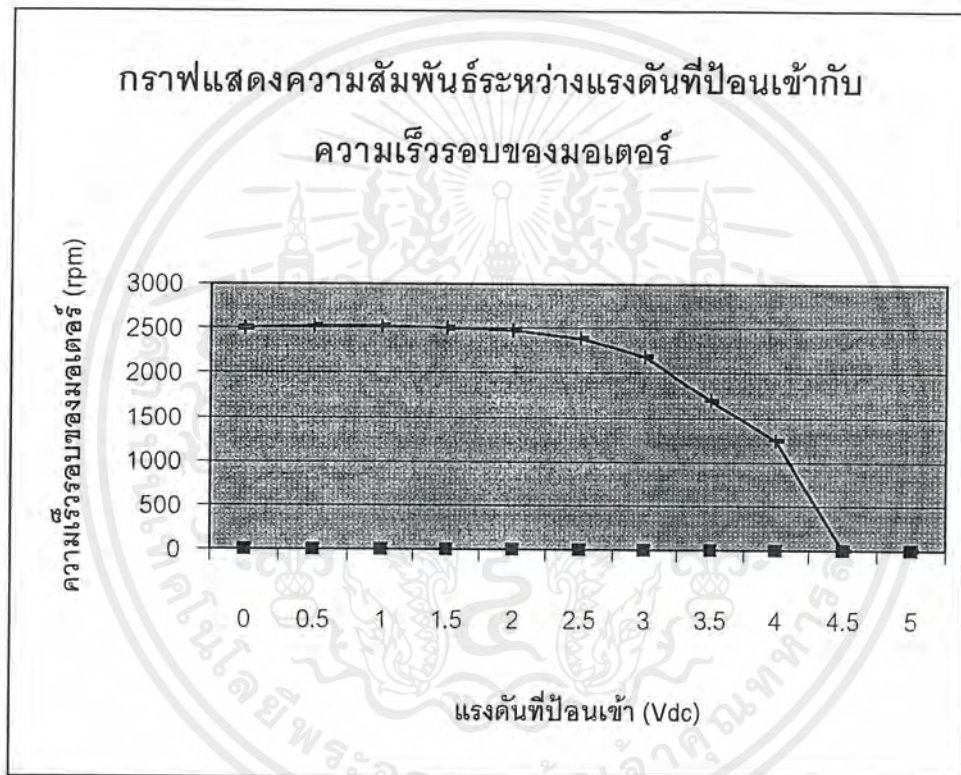
2. ใช้ Techometer วัดความเร็วรอบเมื่อค่าแรงดันที่แหล่งจ่ายเปลี่ยนแปลงไประหว่าง 0 - 5 โวลท์
3. จากนั้นเปลี่ยนจากแรงจ่ายไฟตรงที่ปรับค่าได้มาเป็นจ่ายจาก DAC ที่รับค่ามาจาก Microcontroller เมื่อป้อน Binary ที่ทำให้ค่าโวลท์ที่ออกจาก DAC สัมพันธ์กับค่าโวลท์ในข้อ 3
4. ใช้ Techometer วัดความเร็วรอบเมื่อค่าแรงดันที่ออกจาก DAC เปลี่ยนแปลงไปตามค่า Binary ที่ป้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ผลการทดลอง

แรงดันที่ป้อนเข้า (Vdc)	แรงดันที่ออกจากวงจรขยาย (Vdc)	ความเร็วรอบของมอเตอร์ (rpm)
5.0	14.03	0
4.5	14.00	0
4.0	12.35	1244
3.5	10.83	1698
3.0	9.41	2188
2.5	7.84	2387
2.0	6.28	2468
1.5	4.73	2504
1.0	3.27	2515
0.5	1.739	2516
0.0	0.142	2504

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

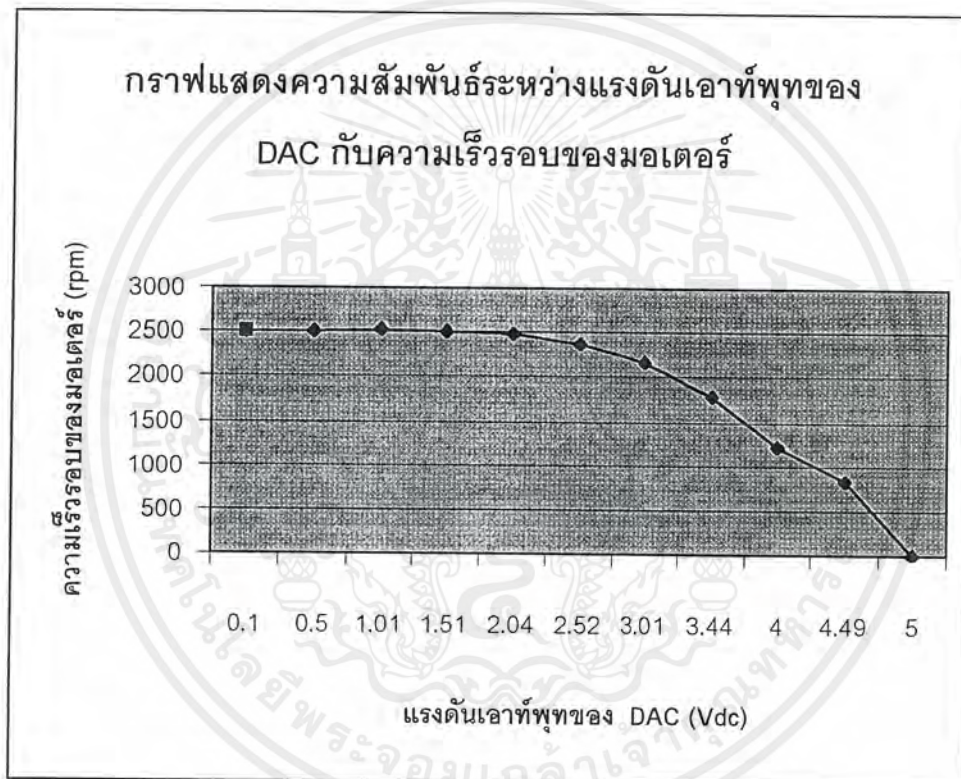


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

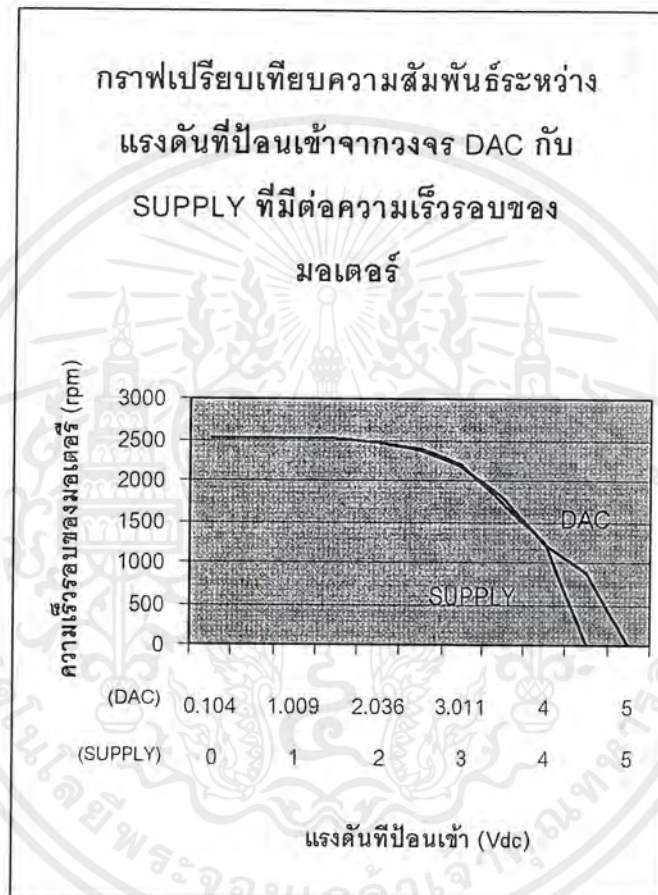
## ผลการทดลอง

ค่า Binary ที่ป้อน	แรงดันเอาต์พุตของ DAC (Vdc)	แรงดันที่ออกจากวงจร ขยาย (Vdc)	ความเร็วรอบของ มอเตอร์ (rpm)
FF	4.72	14.13	0
F1	4.49	13.54	884
D6	4.00	12.04	1229
B7	3.44	10.31	1778
9F	3.011	8.98	2160
84	2.518	7.70	2371
6A	2.036	6.30	2473
4D	1.505	4.72	2506
32	1.009	3.24	2517
16	0.499	1.711	2512
00	0.104	0.494	2507

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



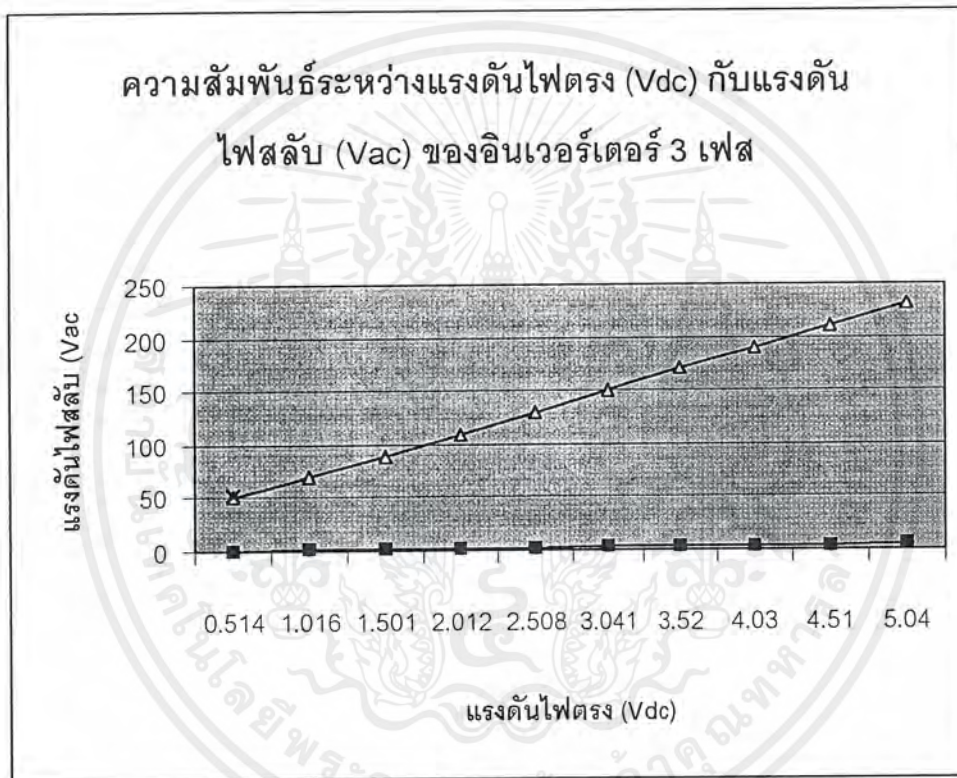
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ผลการทดลองที่ 5

1. วัดค่าแรงดันและความถี่ระหว่าง LINE-TO-LINE ที่ออกจากอินเวอร์เตอร์ 3 เฟส

แรงดันไฟตรง (Vdc)	แรงดันไฟสลับ (Vac)	ความถี่ (kHz)
0.514	50.8	2.48 - 3.00
1.016	69.0	2.34 - 2.59
1.501	86.01	2.23 - 2.51
2.012	106.9	2.19 - 2.41
2.508	126.3	2.17 - 2.51
3.041	147.8	2.28 - 2.41
3.52	167.2	2.22 - 2.40
4.03	186.0	2.24 - 2.41
4.51	205.2	2.29 - 2.47
5.04	226.8	2.05 - 2.50

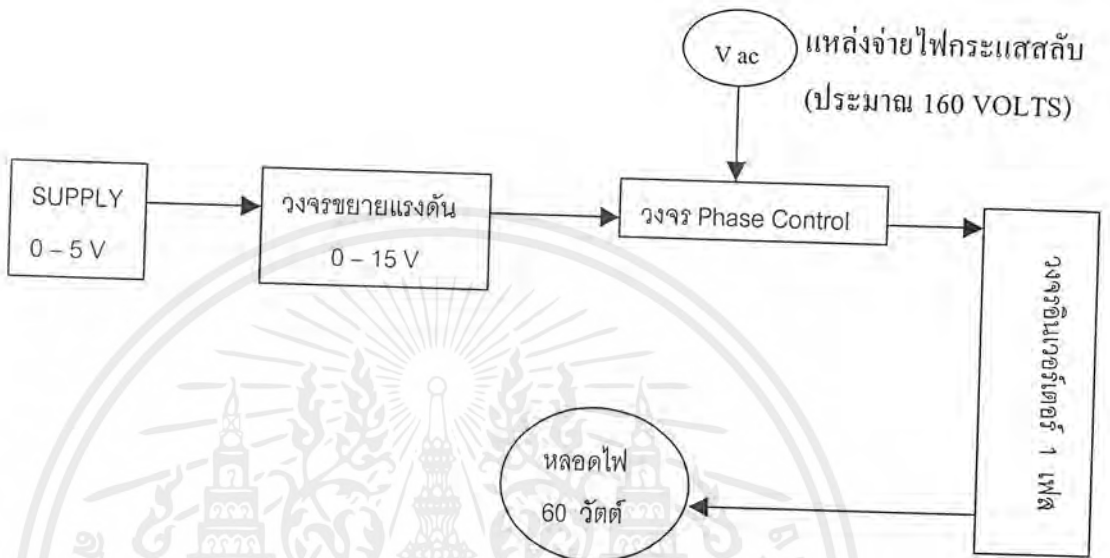
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ผลการทดลองที่ 6

### 1. ต่อดวงจรทั้งหมดดังรูป



### 2. สังเกตการเปลี่ยนแปลงของความสว่างของหลอดไฟ

#### ผลการทดลอง

จากการทดลองเมื่อให้ความถี่ที่ต่ำกว่า หนึ่ง (ประมาณ 50 Hz) หลอดไฟจะเริ่มสว่างเมื่อแรงดันอินพุทเป็น 4.4 โวลท์และจะค่อยๆ สว่างเพิ่มขึ้นเมื่อลดแรงดันอินพุทถึงประมาณ 2 โวลท์ ถ้าน้อยกว่านั้นแล้วก็จะสว่างคงที่ไม่เปลี่ยนแปลง

ในทางตรงกันข้ามเมื่อให้แรงดันคงที่ที่ต่ำกว่า หนึ่ง (ประมาณ 2.6 โวลท์) หลอดไฟก็จะค่อยๆ สว่างลดลง เมื่อปรับค่า R ที่ปรับค่าได้ที่ขา 3 ของ IC 4047 ให้ความถี่ของสัญญาณที่ออกมาจาก IC ดังกล่าวลดลงจากค่าที่ตั้งไว้ในตอนแรก (ประมาณ 50 Hz) หลอดไฟก็จะสว่างลดลงและจะสังเกตเห็นว่าหลอดไฟกระพริบชัดเจนขึ้นเมื่อปรับค่า R ดังกล่าวให้ความถี่ลดลง

#### 4.3 การทดลองผลตอบสนองของระบบควบคุม

เพื่อดูผลตอบสนองความเร็วรอบของมอเตอร์ในการเข้าสู่ค่า Setpoint ทั้งในขณะที่มีโหลด และไม่มีโหลด โดยโปรแกรม Fuzzy7d.hex มายังไมโครคอนโทรลเลอร์ เมื่อเลือกค่า Setpoint ( ความเร็วรอบของมอเตอร์ ) ที่ต้องการควบคุมแล้วกดปุ่ม CONTROL จะได้ผลตอบสนองซึ่งเป็นค่า volt จาก Techogenerator ดังรูป



การทดลองที่ 1 ผลตอบสนองที่ค่าความเร็ว Setpoint 74H ซึ่งทำการใส่โหลดเข้าไปด้วย โดยใช้ฟังก์ชันการควบคุมแบบเพิ่มค่าหรือลดค่าทีละ 1

คุณลักษณะของผลตอบสนองเป็นดังนี้

$$\text{Rise time} = 6.35 \text{ sec}$$

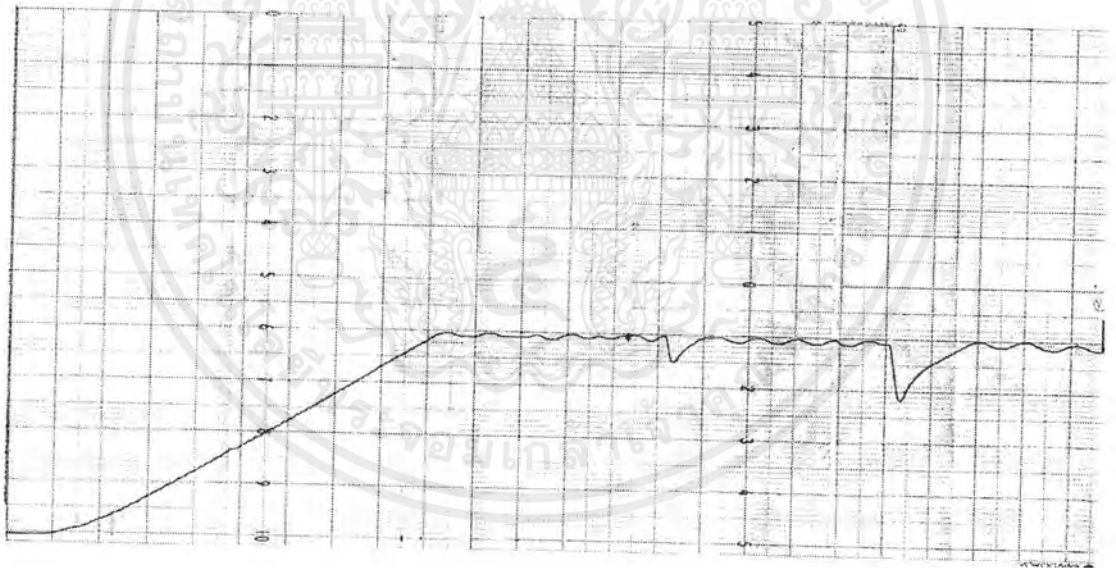
$$\text{Setting time} = 8.3 \text{ sec}$$

$$\text{Maximum Overshoot} = 0.025 \text{ V}$$

$$= 7.516 \text{ rpm}$$

$$\text{Ripple} = \pm 0.0375 \text{ V}$$

$$= \pm 11.275 \text{ rpm}$$



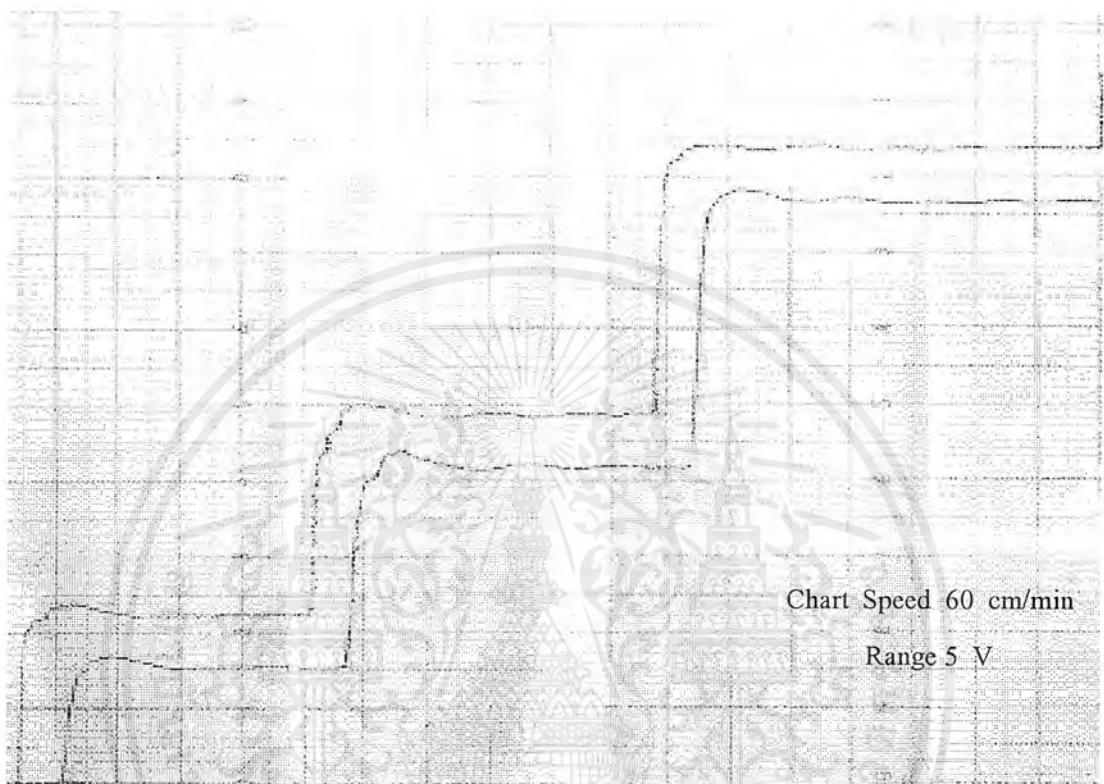
รูปที่ 4-11 ผลตอบสนองเมื่อใช้ฟังก์ชันการควบคุมแบบเพิ่มค่าหรือลดค่าทีละ 1

เส้นบน หมายถึง สัญญาณควบคุม

เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 2 ผลตอบสนองเมื่อเพิ่มค่า Setpoint จากระดับ Small ไปเป็น Medium ไปเป็น Large โดยใช้ฟังก์ชันการควบคุมแบบพีชชีลอจิก



รูปที่ 4-12 ผลตอบสนองเมื่อใช้ฟังก์ชันการควบคุมแบบพีชชีลอจิก  
เส้นบน หมายถึง สัญญาณควบคุม  
เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 3 ผลตอบสนองที่ค่าความเร็ว Setpoint ในระดับ Small คือ 28H ซึ่งทำการใส่โหลดเข้าไป 2 ค่า โดยใช้ฟังก์ชันการควบคุมแบบพีชชีลอจิก

คุณลักษณะของผลตอบสนองเป็นดังนี้

Rise time = 0.25 sec

Setting time = 1.1 sec

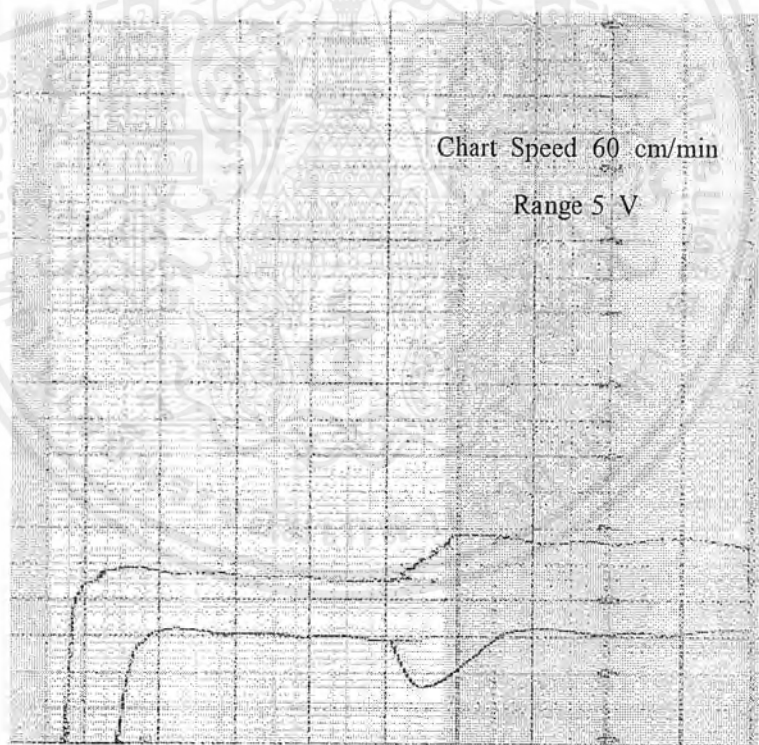
Maximum Overshoot = 0.05 V

= 15 rpm

Ripple =  $\pm 0.025$  V

=  $\pm 7.516$  rpm

=  $\pm 0.53\%$  of span

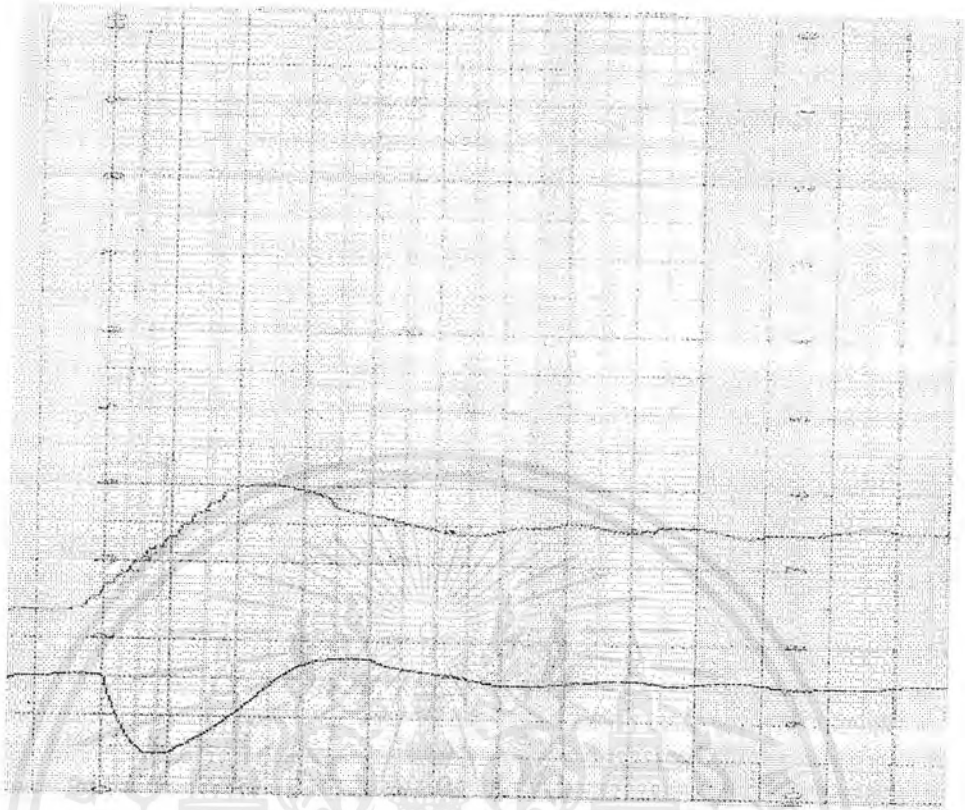


รูปที่ 4-13 ผลตอบสนองขณะมีโหลดค่าหนึ่ง

เส้นบน หมายถึง สัญญาณควบคุม

เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-14 ผลตอบสนองขณะมีโหลดที่เพิ่มขึ้นมากกว่าครั้งแรก

เส้นบน หมายถึง สัญญาณควบคุม

เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 4 ผลตอบสนองที่ค่าความเร็ว Setpoint ในระดับ Medium คือ 74H ซึ่งทำการใส่โหลดเข้าไป 2 ค่า โดยใช้ฟังก์ชันการควบคุมแบบพีซซีลอคจิก

คุณลักษณะของผลตอบสนองเป็นดังนี้

$$\text{Rise time} = 0.35 \text{ sec}$$

$$\text{Setting time} = 0.6 \text{ sec}$$

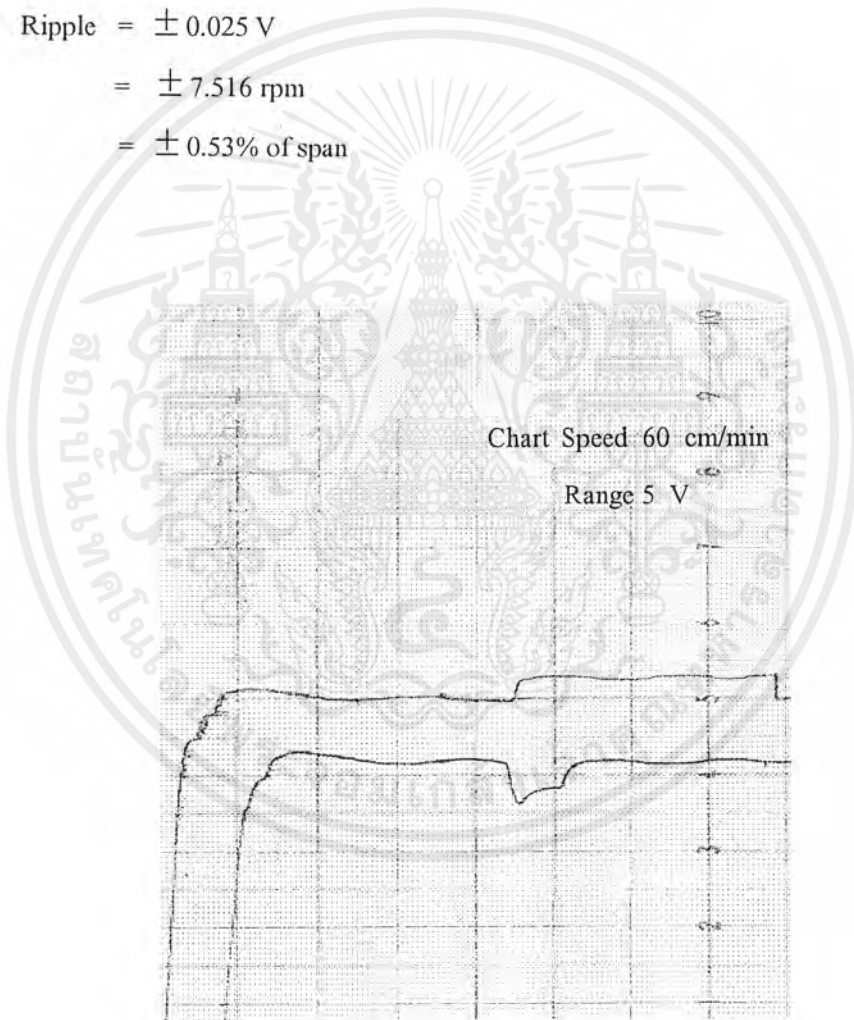
$$\text{Maximum Overshoot} = 0.09 \text{ V}$$

$$= 27.268 \text{ rpm}$$

$$\text{Ripple} = \pm 0.025 \text{ V}$$

$$= \pm 7.516 \text{ rpm}$$

$$= \pm 0.53\% \text{ of span}$$

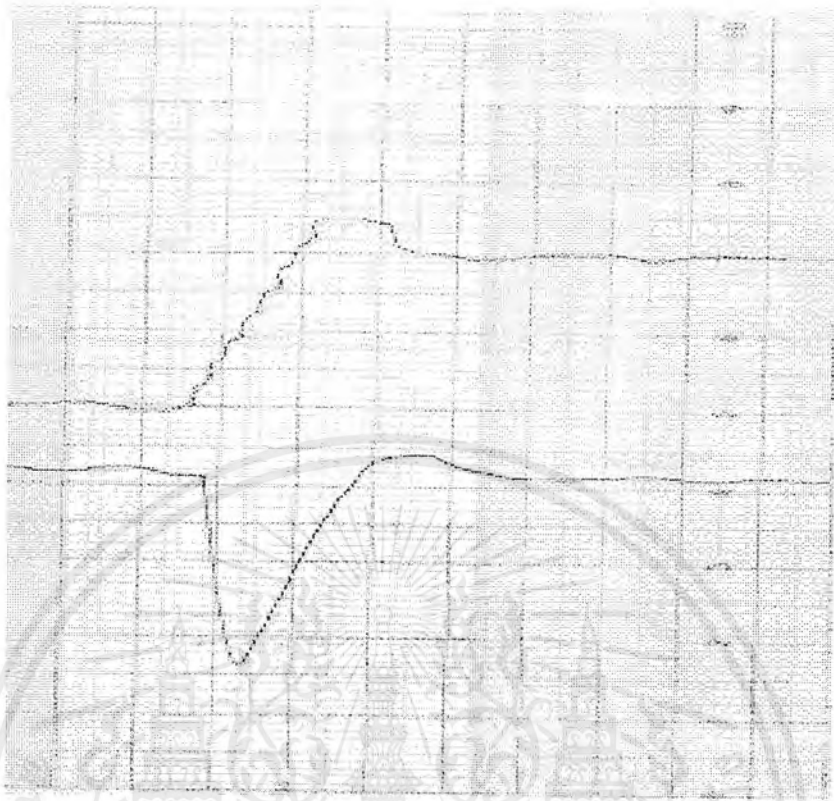


รูปที่ 4-15 ผลตอบสนองขณะมีโหลดค่าหนึ่ง

เส้นบน หมายถึง สัญญาณควบคุม

เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-16 ผลตอบสนองขณะมีโหลดที่เพิ่มขึ้นมากกว่าครั้งแรก

เส้นบน หมายถึง ตัวยานควบคุม

เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองที่ 6 ผลตอบสนองที่ค่าความเร็ว Setpoint ในระดับ Large คือ DC H ซึ่งทำการใส่โพลดเข้าไป 2 ค่า โดยใช้ฟังก์ชันการควบคุมแบบพีซซีลอจิก

คุณลักษณะของผลตอบสนองเป็นดังนี้

$$\text{Rise time} = 0.35 \text{ sec}$$

$$\text{Setting time} = 0.5 \text{ sec}$$

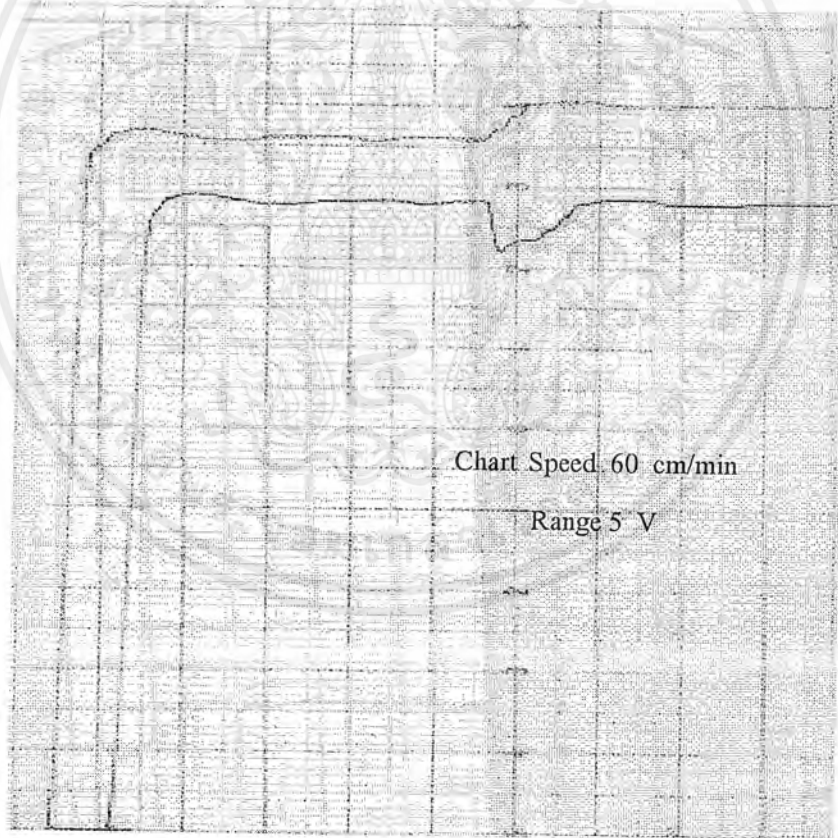
$$\text{Maximum Overshoot} = 0.075 \text{ V}$$

$$= 22.5 \text{ rpm}$$

$$\text{Ripple} = \pm 0.025 \text{ V}$$

$$= \pm 7.516 \text{ rpm}$$

$$= \pm 0.53\% \text{ of span}$$

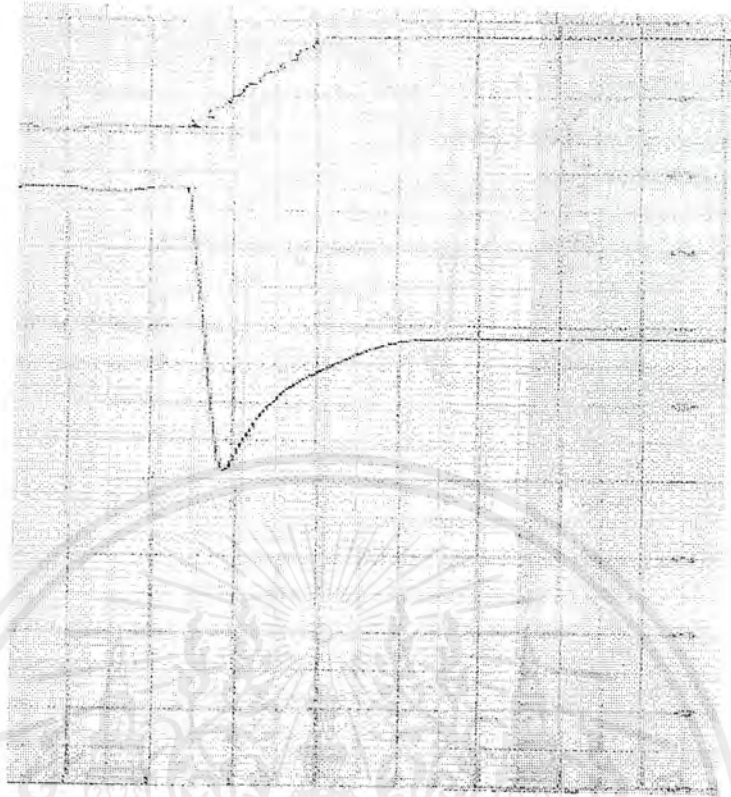


รูปที่ 4-17 ผลตอบสนองขณะมีโพลดค่าหนึ่ง

เส้นบน หมายถึง สัญญาณควบคุม

เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-18 ผลตอบสนองขณะมีโหลดที่เพิ่มขึ้นมากกว่าครั้งแรก  
เส้นบน หมายถึง สัญญาณควบคุม  
เส้นล่าง หมายถึง ผลตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปผลและปัญหาที่เกิดขึ้น

#### 5.1 สรุปผลการทดลอง

จากการทดลองควบคุมกระบวนการพบว่าฟังก์ชันการควบคุมแบบเพิ่มค่าหรือลดค่าทีละ 1 จะให้ค่าผลตอบสนองของระบบเข้าสู่ค่าอ้างอิงได้ช้า เกิดค่า Ripple ที่สภาวะคงตัวสูง แต่สำหรับฟังก์ชันการควบคุมแบบพีชชีลจิก ค่าผลตอบสนองของระบบเข้าสู่ค่าอ้างอิงได้เร็ว มีค่า Overshoot เล็กน้อย เกิดค่า Ripple ที่สภาวะคงตัวไม่สูงนัก และสามารถปรับตัวเพื่อลดผลกระทบที่เกิดจากการรบกวนจากภายนอกได้ในระดับหนึ่ง

#### 5.2 สรุปปัญหาที่เกิดขึ้น

##### วงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล (ADC)

1. สัญญาณดิจิตอลที่ได้จากวงจร ADC จะมีค่าไม่นิ่งเมื่อทำการทริกในแต่ละครั้ง ที่ค่าสัญญาณอนาลอก (volt dc) ที่ได้จาก TECHOGENERATOR ค่าหนึ่ง สาเหตุก็เนื่องมาจากสัญญาณรบกวนที่ออกมาจาก TECHOGENERATOR ดังนั้นแก้ไขโดยการใส่วงจร low pass filter เข้าไประหว่างวงจร DIVIDER และวงจร ADC ซึ่งทำให้สัญญาณดิจิตอลที่ได้เสถียรขึ้น
2. ปัญหาจากสัญญาณไฟกระชากทำให้ตัว IC ADC 0809 ร้อนและเสียบินที่สุด ซึ่งแก้ไขโดยต่อ C ขนาด  $0.01 \mu\text{F}$  คร่อมที่ขา  $V_{CC}$

##### อินเวอร์เตอร์ (Inverter)

ขีดจำกัดความสามารถของ INVERTER คือเมื่อจ่ายแรงดันไฟฟ้ากระแสตรงให้กับ INVERTER ที่สูงๆ (ประมาณ 4.0 - 5.0 Vdc) แล้วทำการลดลงอย่างรวดเร็ว INVERTER จะหยุดทำงานเป็นผลให้มอเตอร์หยุดหมุนทันทีซึ่งจะเป็นปัญหาสำหรับการควบคุมความเร็วที่ต้องการเปลี่ยนค่า Setpoint จากมากไปน้อยทันที ซึ่งจะแก้ไขในส่วนของโปรแกรมไม่ให้มีการส่งสัญญาณควบคุมเพื่อลดค่าแรงดันไฟฟ้ากระแสตรงอย่างทันทีทันใด

##### มอเตอร์ (Motor)

ที่ค่าความเร็วต่างๆ เอาร์ทัพของ ADC จะเพิ่มขึ้นในอัตราที่น้อยกว่าที่ค่าความเร็วอื่นๆ เมื่อความเร็วรอบเปลี่ยนแปลง (หรือมีความชันน้อยกว่านั่นเอง) ซึ่งเป็นผลมาจากการคับปลิงระหว่างมอเตอร์กับเครื่องกำเนิดไฟฟ้ากระแสตรง ดังนั้นค่าความถี่และค่าแรงเฉื่อยของโรเตอร์ของมอเตอร์และเครื่องกำเนิดไฟฟ้าก็มีผลต่อการหมุนทั้งสิ้น อาจแก้ปัญหาโดยมีการหล่อลื่นที่ดีและออกแบบในส่วนของโมเมนต์ความเฉื่อยของแกนโรเตอร์ที่เหมาะสม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### อินเวอร์เตอร์ 1 เฟส

1. การทำงานของ SCR ในวงจร Phase Control SCR จะเริ่มทำงานที่มุมเฟสของสัญญาณทริกโกด์ 180 องศา และเมื่อมุมเฟสของสัญญาณทริกกลดลงมาเรื่อยๆ จนถึงประมาณ 90 องศา ซึ่งเป็นช่วงที่มีค่าแรงดันไฟสลับสูงสุด SCR ก็ยังสามารถทำงานได้เนื่องจากเป็นช่วงแรงดันที่อาโนดสูงกว่าแรงดันที่แคโทด แต่เมื่อมุมเฟสของสัญญาณทริกกลดจาก 90 องศา ลงมาที่ 0 องศา ทำให้ SCR ไม่สามารถทำงานได้เนื่องจากเป็นช่วงแรงดันที่อาโนดน้อยกว่าแรงดันที่แคโทด

2. การคายประจุของตัวเก็บประจุในวงจรอินเวอร์เตอร์ 1 เฟส เมื่อแรงดันไฟตรงที่ออกจากวงจรเรียงกระแสค่อยๆ เพิ่มขึ้นในช่วงแรกก่อนที่จะคงที่ ตัวเก็บประจุตัวหนึ่งสามารถคายประจุได้ทันก่อนที่ตัวเก็บประจุอีกตัวหนึ่งจะถูกชาร์จ และเมื่อแรงดันไฟตรงเพิ่มมาถึงค่าๆ หนึ่ง ซึ่งไม่สามารถเพิ่มขึ้นได้อีกแล้ว ทั้งๆ ที่ค่าแรงดันไฟสลับก่อนเข้าวงจรเรียงกระแสเพิ่มขึ้นเพราะว่าตัวเก็บประจุตัวหนึ่งคายประจุไม่ทันทำให้แรงดันที่ค้างอยู่ไปดันแรงดันของตัวเก็บประจุอีกตัวหนึ่งที่ ถูกชาร์จ

จากสาเหตุทั้ง 2 ดังกล่าวทำให้ไม่สามารถเปลี่ยนแปลงแรงดันที่ตกคร่อมโหลดในวงจรอินเวอร์เตอร์ 1 เฟส ได้ตลอดแต่สามารถเปลี่ยนแปลงได้ในช่วงๆ หนึ่งเท่านั้นดังเช่นในการทดลองที่ 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

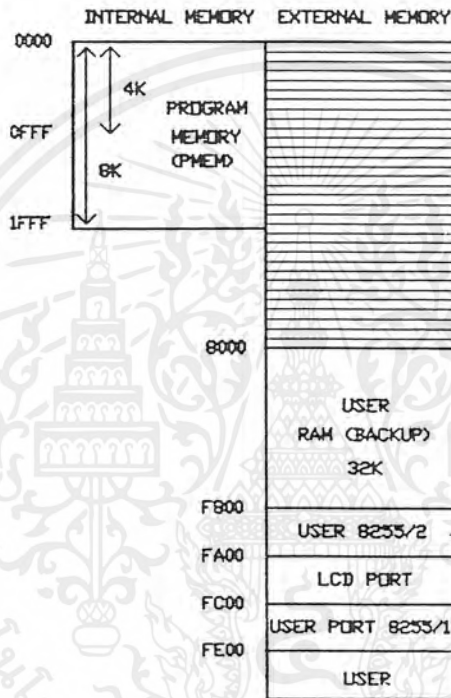
## ANT - C51M

### คุณสมบัติของ ANT-C51M ( HARDWARE)

CPU	89C51,89C52 MICROCONTROLLER (CLOCK 11.0592 MHz)
INTERNAL RAM	128 BYTE,256 BYTE
PROGRAM MEMORY	4 KBYTE, 8 KBYTE (89C51/52)
DATA MEMORY	32 KBYTE 0000 - 7FFFH (62256)
LCD PORT	MEMORY MAP (FA00H - FB00H)
PORT 8255/1	USER PORT (FC00H - FDFFFH) 8255 I/O PORT
PORT 8255/2	DISPLAY 8 DIGIT (F800 - F9FFFH) KEYS 8*32 AND KEYS 3*4 USER LED = 4 AND DIP SWITCH 4 SOUND ON-BOARD SPEAKER 1 BIT
RESET	MAX691(RESET,WATCHDOG,BACK BATTERY,POWER FAIL)
JUMPER	2-WAYS BATTERY (ON,OFF) AND WATCH-DOG (ON,OFF)
TERMIAL	RELAY (10A 277VAC) (10A 30VDC) NO COM NC INPUT SENSOR ( + IN - ) + RS485 - (75176)
CONNECTOR	2-PIN SP (SPEAKER) 2-PIN RS485 2-PIN 5V DC SUPPLY 3-PIN RS232
OPTION	8-PIN RTC SOCKET (DS1202) 8-PIN RS485 SOCKET (75176) 16-PIN RS232 SOCKET (MAX232)
POWER	5 VDC (FULL OPTION) 12 VDC (FULL OPTION) SUPPLY SENSOR
PCB	4 * 5.5 INCH



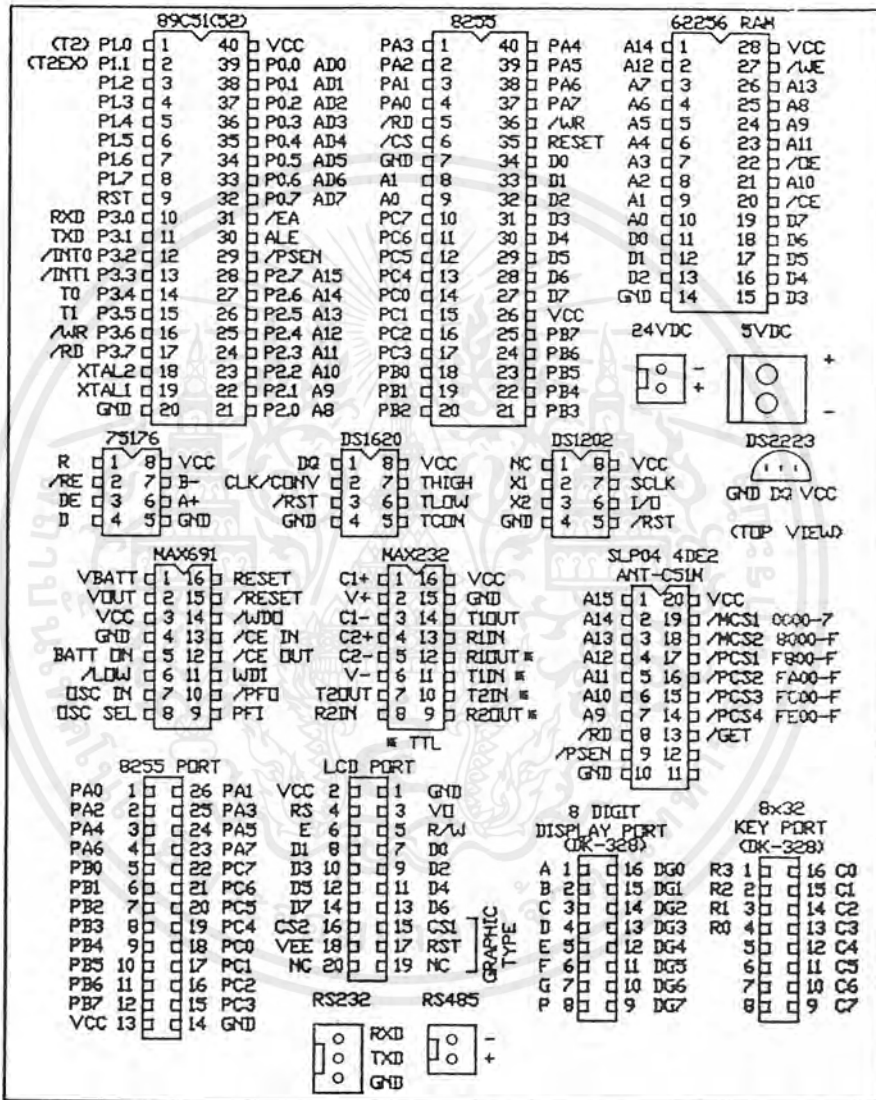
ภาพแสดง MEMORY MAP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANT - C51M

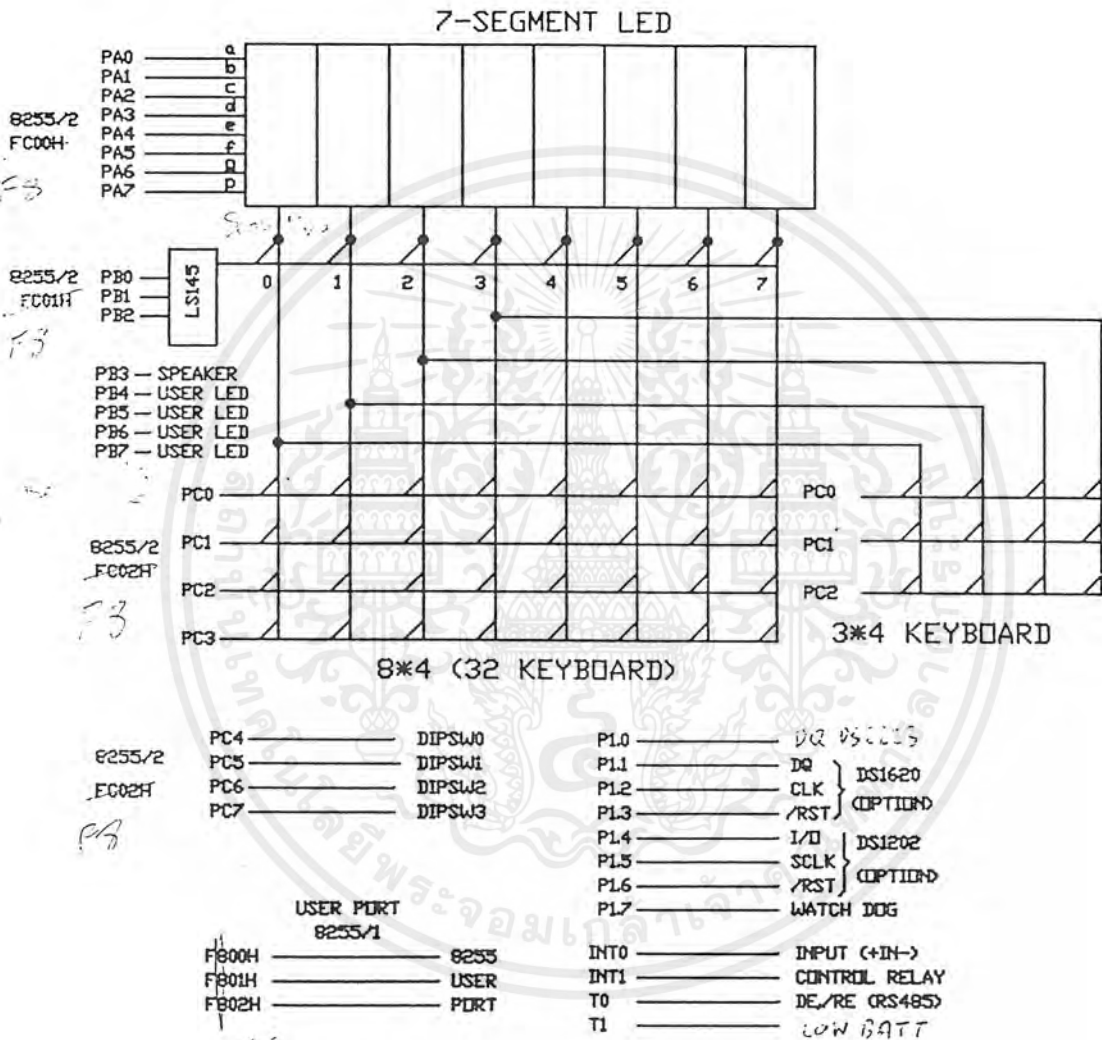
ภาพแสดงรายละเอียดของ CPU,CHIP,CONNECTOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANT - C51M

ภาพแสดงวงจร ANT - C51M



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## DAC0808 8-Bit D/A Converter

### General Description

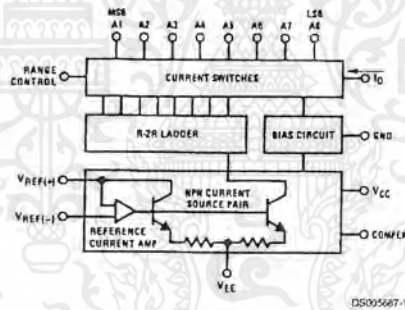
The DAC0808 is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with  $\pm 5V$  supplies. No reference current ( $I_{REF}$ ) trimming is required for most applications since the full scale output current is typically  $\pm 1$  LSB of  $255 I_{REF}/256$ . Relative accuracies of better than  $\pm 0.19\%$  assure 8-bit monotonicity and linearity while zero level output current of less than  $4 \mu A$  provides 8-bit zero accuracy for  $I_{REF} \geq 2$  mA. The power supply currents of the DAC0808 is independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

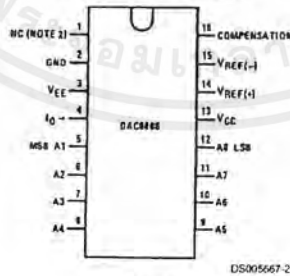
### Features

- Relative accuracy:  $\pm 0.19\%$  error maximum
- Full scale current match:  $\pm 1$  LSB typ
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/ $\mu s$
- Power supply voltage range:  $\pm 4.5V$  to  $\pm 18V$
- Low power consumption: 33 mW @  $\pm 5V$

### Block and Connection Diagrams



Dual-In-Line Package

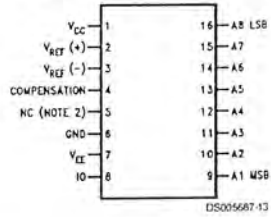


Top View  
Order Number DAC0808  
See NS Package M16A or N16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Block and Connection Diagrams (Continued)

Small-Outline Package



## Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	N PACKAGE (N16A) (Note 1)		SO PACKAGE (M16A)
		DAC0808LCN	MC1408P8	DAC0808LCM
8-bit	$0^{\circ}\text{C} \leq T_A \leq +75^{\circ}\text{C}$			

Note 1: Devices may be ordered by using either order number.

## Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Power Supply Voltage

$V_{CC}$	+18 $V_{DC}$
$V_{EE}$	-18 $V_{DC}$

Digital Input Voltage,  $V_5$ - $V_{12}$  -10  $V_{DC}$  to +18  $V_{DC}$

Applied Output Voltage,  $V_O$  -11  $V_{DC}$  to +18  $V_{DC}$

Reference Current,  $I_{14}$  5 mA

Reference Amplifier Inputs,  $V_{14}$ ,  $V_{15}$   $V_{CC}$ ,  $V_{EE}$

Power Dissipation (Note 4) 1000 mW

ESD Susceptibility (Note 5) TBD

Storage Temperature Range

-65°C to +150°C

Lead Temp. (Soldering, 10 seconds)

Dual-In-Line Package (Plastic) 260°C

Dual-In-Line Package (Ceramic) 300°C

Surface Mount Package

Vapor Phase (60 seconds) 215°C

Infrared (15 seconds) 220°C

## Operating Ratings

Temperature Range

$T_{MIN} \leq T_A \leq T_{MAX}$

DAC0808

$0 \leq T_A \leq +75^\circ\text{C}$

## Electrical Characteristics

( $V_{CC} = 5V$ ,  $V_{EE} = -15 V_{DC}$ ,  $V_{REF}/R_{14} = 2 \text{ mA}$ , and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$E_r$	Relative Accuracy (Error Relative to Full Scale $I_O$ )	(Figure 4)				%
	DAC0808LC (LM1408-8)				$\pm 0.19$	%
	Settling Time to Within $\frac{1}{2}$ LSB (Includes $t_{PLH}$ )	$T_A = 25^\circ\text{C}$ (Note 7), (Figure 5)		150		ns
$t_{PLH}$ , $t_{PHL}$	Propagation Delay Time	$T_A = 25^\circ\text{C}$ , (Figure 5)		30	100	ns
$TC_{IO}$	Output Full Scale Current Drift			$\pm 20$		ppm/°C
MSB	Digital Input Logic Levels	(Figure 3)				
$V_{IH}$	High Level, Logic "1"		2			$V_{DC}$
$V_{IL}$	Low Level, Logic "0"				0.8	$V_{DC}$
MSB	Digital Input Current	(Figure 3)				
	High Level	$V_{IH} = 5V$		0	0.040	mA
	Low Level	$V_{IL} = 0.6V$		-0.003	-0.8	mA
$I_{15}$	Reference Input Bias Current	(Figure 3)		-1	-3	$\mu\text{A}$
	Output Current Range	(Figure 3)				
		$V_{EE} = -5V$	0	2.0	2.1	mA
		$V_{EE} = -15V$ , $T_A = 25^\circ\text{C}$	0	2.0	4.2	mA
$I_O$	Output Current	$V_{REF} = 2.000V$ , $R_{14} = 1000\Omega$ , (Figure 3)	1.9	1.99	2.1	mA
	Output Current, All Bits Low	(Figure 3)		0	4	$\mu\text{A}$
	Output Voltage Compliance (Note 3)	$E_r \leq 0.19\%$ , $T_A = 25^\circ\text{C}$			-0.55, +0.4	$V_{DC}$
		$V_{EE} = -5V$ , $I_{REF} = 1 \text{ mA}$ $V_{EE}$ Below -10V			-5.0, +0.4	$V_{DC}$
$SRI_{REF}$	Reference Current Slew Rate	(Figure 6)	4	8		mA/ $\mu\text{s}$
	Output Current Power Supply Sensitivity	$-5V \leq V_{EE} \leq -16.5V$		0.05	2.7	$\mu\text{A/V}$
	Power Supply Current (All Bits Low)	(Figure 3)				
$I_{CC}$				2.3	22	mA
$I_{EE}$				-4.3	-13	mA
$V_{CC}$	Power Supply Voltage Range	$T_A = 25^\circ\text{C}$ , (Figure 3)	4.5	5.0	5.5	$V_{DC}$
$V_{EE}$			-4.5	-15	-16.5	$V_{DC}$
	Power Dissipation					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Electrical Characteristics (Continued)

( $V_{CC} = 5V$ ,  $V_{EE} = -15V$ ,  $V_{DC}$ ,  $V_{REF}/R14 = 2\text{ mA}$ , and all digital inputs at high logic level unless otherwise noted.)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	All Bits Low	$V_{CC} = 5V$ , $V_{EE} = -5V$		33	170	mW
	All Bits High	$V_{CC} = 5V$ , $V_{EE} = -15V$		106	305	mW
		$V_{CC} = 15V$ , $V_{EE} = -5V$		90		mW
		$V_{CC} = 15V$ , $V_{EE} = -15V$		160		mW

**Note 2:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

**Note 3:** Range control is not required.

**Note 4:** The maximum power dissipation must be derated at elevated temperatures and is dictated by  $T_{JMAX}$ ,  $\theta_{JA}$ , and the ambient temperature,  $T_A$ . The maximum allowable power dissipation at any temperature is  $P_D = (T_{JMAX} - T_A)/\theta_{JA}$  or the number given in the Absolute Maximum Ratings, whichever is lower. For this device,  $T_{JMAX} = 125^\circ\text{C}$ , and the typical junction-to-ambient thermal resistance of the dual-in-line J package when the board mounted is  $100^\circ\text{C/W}$ . For the dual-in-line N package, this number increases to  $175^\circ\text{C/W}$  and for the small outline M package this number is  $100^\circ\text{C/W}$ .

**Note 5:** Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

**Note 6:** All current switches are tested to guarantee at least 50% of rated current.

**Note 7:** All bits switched.

**Note 8:** Pin-out numbers for the DAL060X represent the dual-in-line package. The small outline package pinout differs from the dual-in-line package.

## Typical Application

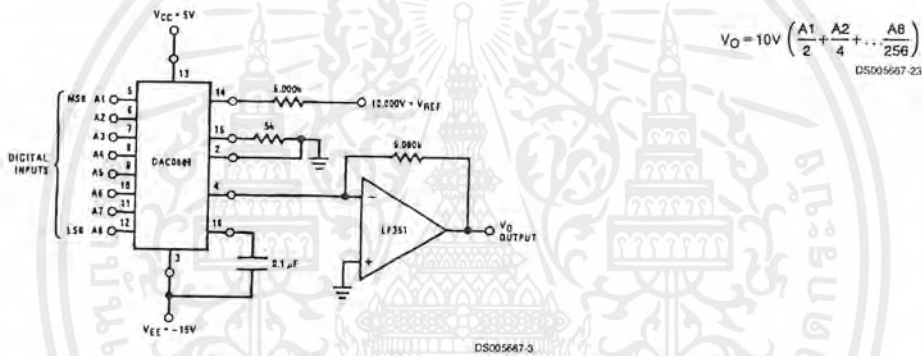
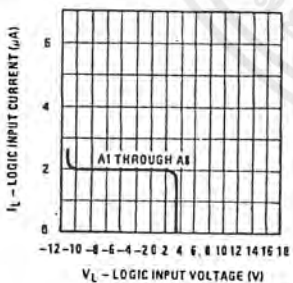


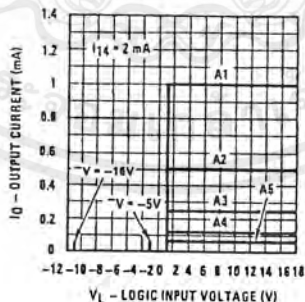
FIGURE 1. +10V Output Digital to Analog Converter (Note 8)

## Typical Performance Characteristics $V_{CC} = 5V$ , $V_{EE} = -15V$ , $T_A = 25^\circ\text{C}$ , unless otherwise noted

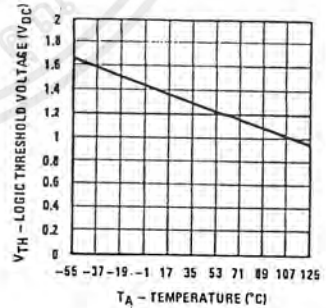
Logic Input Current vs Input Voltage



Bit Transfer Characteristics



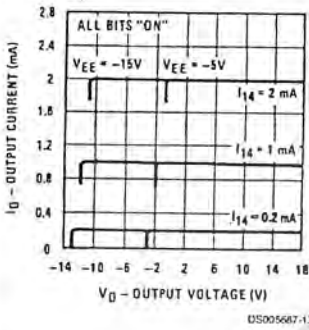
Logic Threshold Voltage vs Temperature



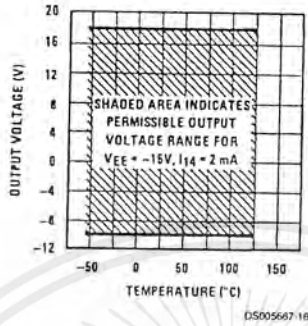
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Typical Performance Characteristics**  $V_{CC} = 5V$ ,  $V_{EE} = -15V$ ,  $T_A = 25^\circ C$ , unless otherwise noted (Continued)

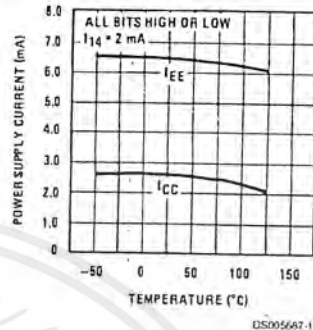
**Output Current vs Output Voltage (Output Voltage Compliance)**



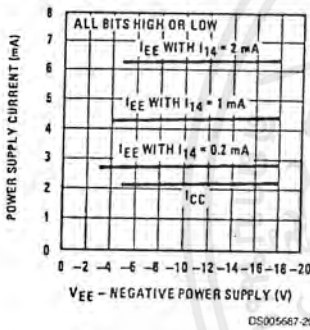
**Output Voltage Compliance vs Temperature**



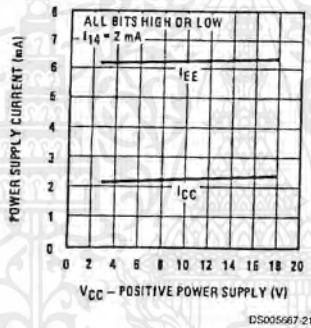
**Typical Power Supply Current vs Temperature**



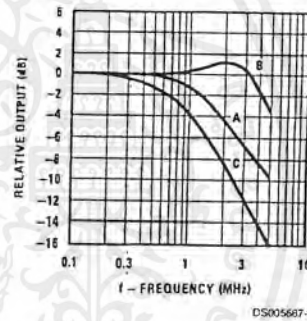
**Typical Power Supply Current vs VEE**



**Typical Power Supply Current vs VCC**



**Reference Input Frequency Response**



Unless otherwise specified:  $R_{14} = R_{15} = 1\text{ k}\Omega$ ,  $C = 15\text{ pF}$ , pin 16 to  $V_{EE}$ ;  $R_L = 50\Omega$ , pin 4 to ground.

Curve A: Large Signal Bandwidth Method of Figure 7,  $V_{REF} = 2\text{ Vp-p}$  offset 1V above ground.

Curve B: Small Signal Bandwidth Method of Figure 7,  $R_L = 250\Omega$ ,  $V_{REF} = 50\text{ mVp-p}$  offset 200 mV above ground.

Curve C: Large and Small Signal Bandwidth Method of Figure 9 (no op amp,  $R_L = 50\Omega$ ),  $R_S = 50\Omega$ ,  $V_{REF} = 2V$ ,  $V_S = 100\text{ mVp-p}$  centered at 0V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

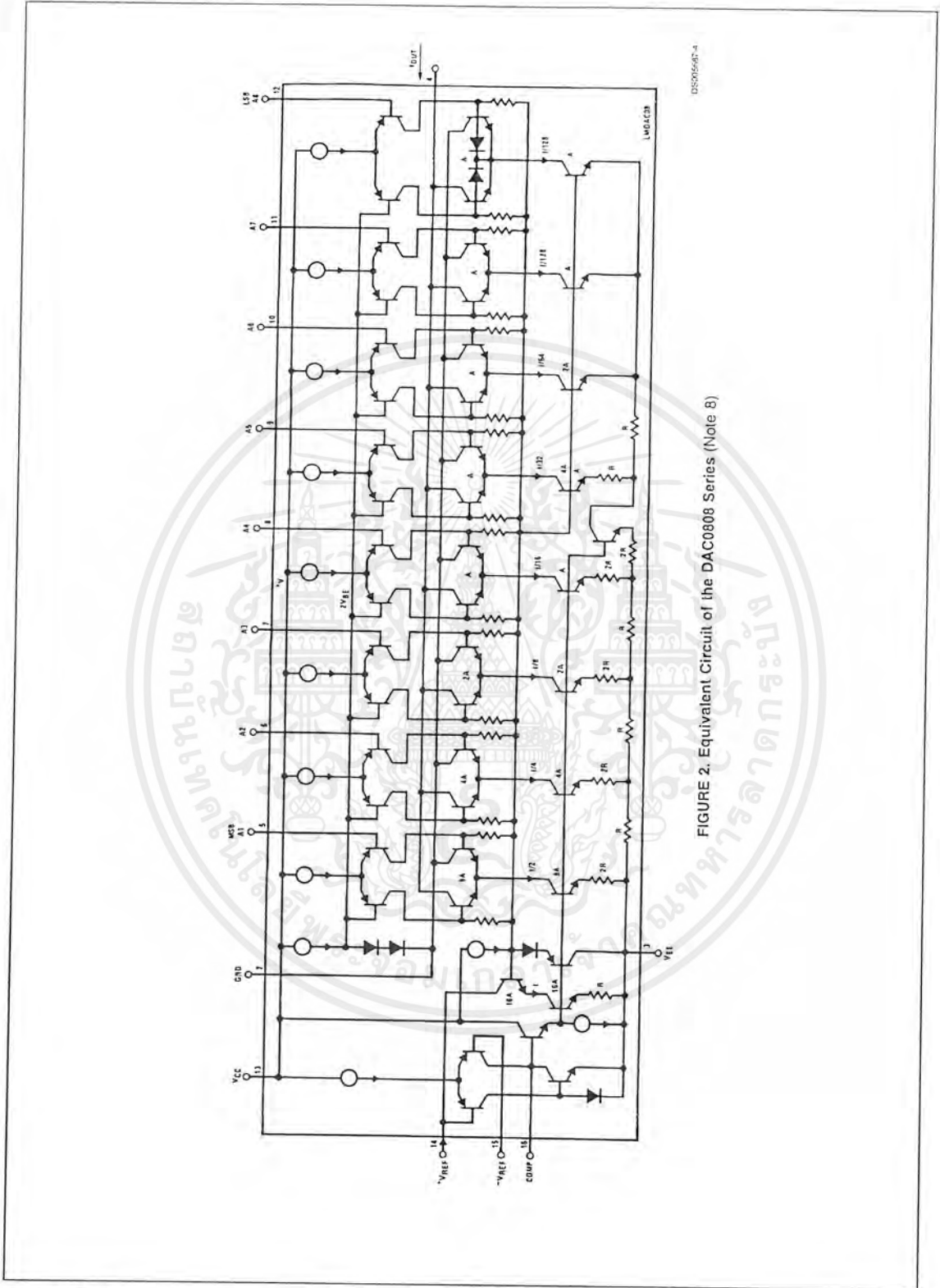
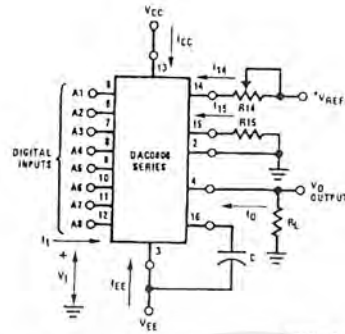


FIGURE 2. Equivalent Circuit of the DAC0808 Series (Note B)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Test Circuits



DS005667-6

$V_1$  and  $I_1$  apply to inputs A1–A8.

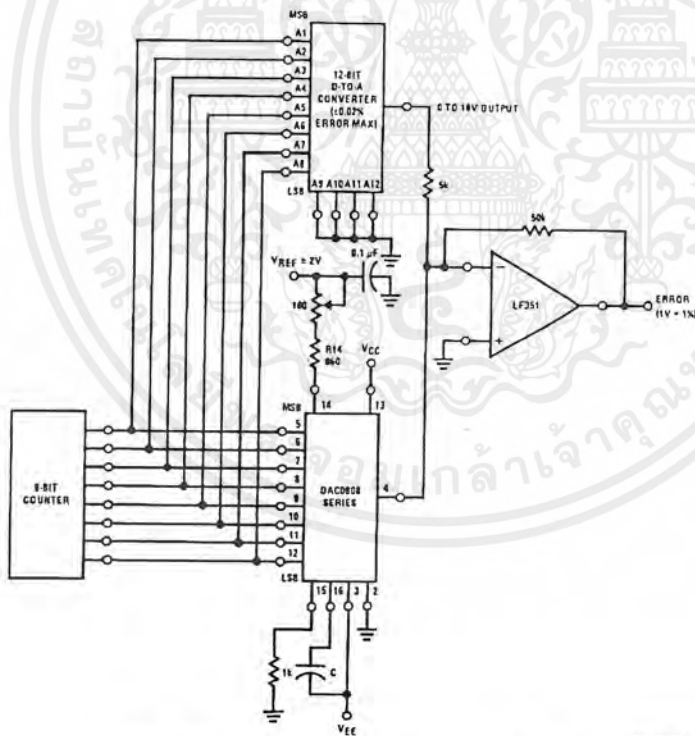
The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_O = K \left( \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

$$\text{where } K = \frac{V_{REF}}{R_{14}}$$

and  $A_N = "1"$  if  $A_N$  is at high level  
 $A_N = "0"$  if  $A_N$  is at low level

FIGURE 3. Notation Definitions Test Circuit (Note 8)



DS005667-7

FIGURE 4. Relative Accuracy Test Circuit (Note 8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits (Continued)

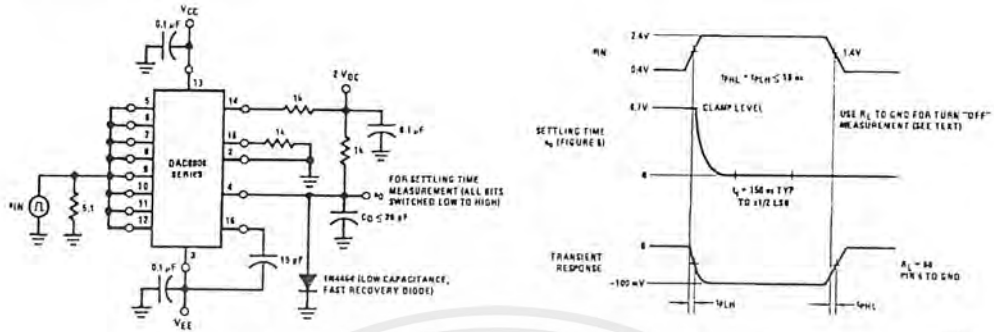


FIGURE 5. Transient Response and Settling Time (Note 8)

DS005667-6

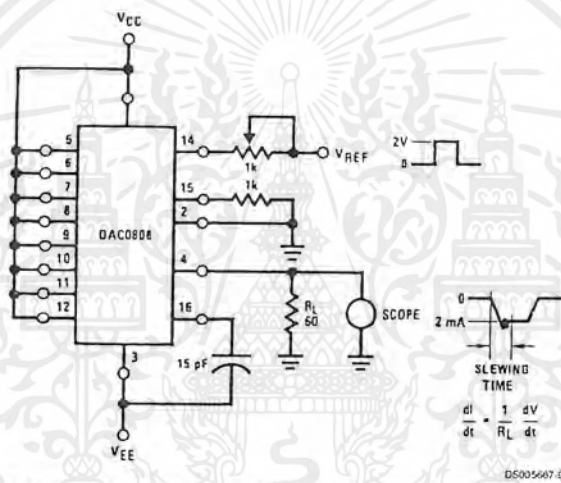


FIGURE 6. Reference Current Slew Rate Measurement (Note 8)

DS005667-9

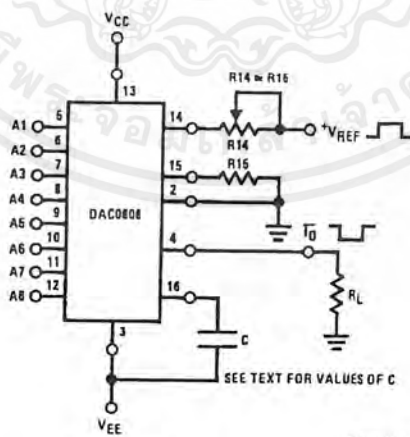


FIGURE 7. Positive  $V_{REF}$  (Note 8)

DS005667-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Test Circuits (Continued)

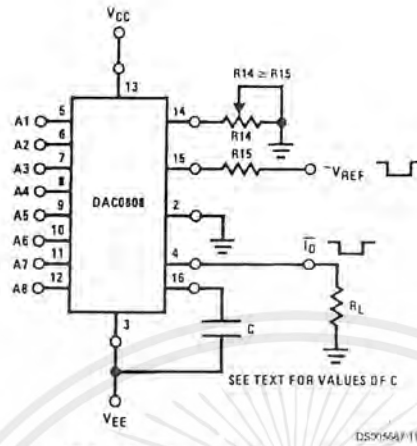


FIGURE 8. Negative  $V_{REF}$  (Note 8)

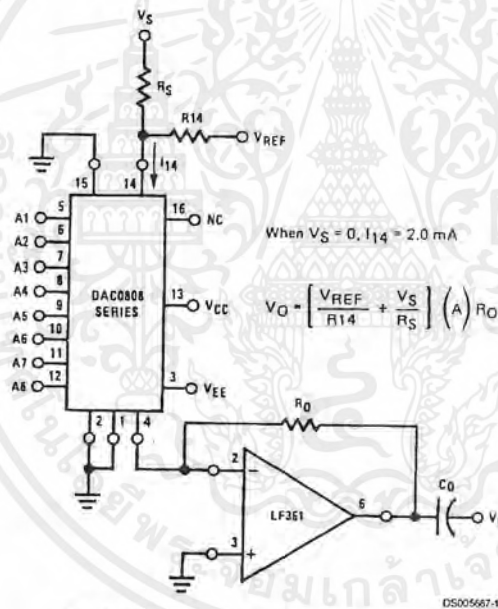


FIGURE 9. Programmable Gain Amplifier or Digital Attenuator Circuit (Note 8)

## Application Hints

### REFERENCE AMPLIFIER DRIVE AND COMPENSATION

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current,  $I_{14}$ , must always flow into pin 14, regardless of the set-up method or reference voltage polarity. Connections for a positive voltage are shown in Figure 7. The reference voltage source supplies the full current  $I_{14}$ . For bipolar reference signals, as in the multiplying mode,

$R_{15}$  can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate  $R_{15}$  with only a small sacrifice in accuracy and temperature drift.

The compensation capacitor value must be increased with increases in  $R_{14}$  to maintain proper phase margin; for  $R_{14}$  values of 1, 2.5 and 5 k $\Omega$ , minimum capacitor values are 15, 37 and 75 pF. The capacitor may be tied to either  $V_{EE}$  or ground, but using  $V_{EE}$  increases negative supply rejection.

A negative reference voltage may be used if  $R_{14}$  is grounded and the reference voltage is applied to  $R_{15}$  as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor

## Application Hints (Continued)

to  $V_{EE}$  on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 4V above the  $V_{EE}$  supply. Bipolar input signals may be handled by connecting R14 to a positive reference voltage equal to the peak positive input level at pin 15.

When a DC reference voltage is used, capacitive bypass to ground is recommended. The 5V logic supply is not recommended as a reference voltage. If a well regulated 5V supply which drives logic is to be used as the reference, R14 should be decoupled by connecting it to 5V through another resistor and bypassing the junction of the 2 resistors with 0.1  $\mu$ F to ground. For reference voltages greater than 5V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

### OUTPUT VOLTAGE RANGE

The voltage on pin 4 is restricted to a range of -0.55 to 0.4V when  $V_{EE} = -5V$  due to the current switching methods employed in the DAC0808.

The negative output voltage compliance of the DAC0808 is extended to -5V where the negative supply voltage is more negative than -10V. Using a full-scale current of 1.992 mA and load resistor of 2.5 k $\Omega$  between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.960V. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of  $R_L$  up to 500 $\Omega$  do not significantly affect performance, but a 2.5 k $\Omega$  load increases worst-case settling time to 1.2  $\mu$ s (when all bits are switched ON). Refer to the subsequent text section on Settling Time for more details on output loading.

### OUTPUT CURRENT RANGE

The output current maximum rating of 4.2 mA may be used only for negative supply voltages more negative than -8V, due to the increased voltage drop across the resistors in the reference current amplifier.

### ACCURACY

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full-scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full-scale current. The relative accuracy of the DAC0808 is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder.

The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the DAC0808 has a very low full-scale current drift with temperature.

The DAC0808 series is guaranteed accurate to within  $\pm 1/2$  LSB at a full-scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2 mA, with the loss of 1 LSB (8  $\mu$ A) which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12-bit converter is calibrated for a full-scale output current of 1.992 mA. This is an optional step since the DAC0808 accuracy is essentially the same between 1.5 and 2.5 mA. Then the DAC0808 circuits' full-scale current is trimmed to the same value with R14 so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accuracy D-to-A converter. 16-bit accuracy implies a total error of  $\pm 1/2$  of one part in 65,536 or  $\pm 0.00076\%$ , which is much more accurate than the  $\pm 0.019\%$  specification provided by the DAC0808.

### MULTIPLYING ACCURACY

The DAC0808 may be used in the multiplying mode with 8-bit accuracy when the reference current is varied over a range of 256:1. If the reference current in the multiplying mode ranges from 16  $\mu$ A to 4 mA, the additional error contributions are less than 1.6  $\mu$ A. This is well within 8-bit accuracy when referred to full-scale.

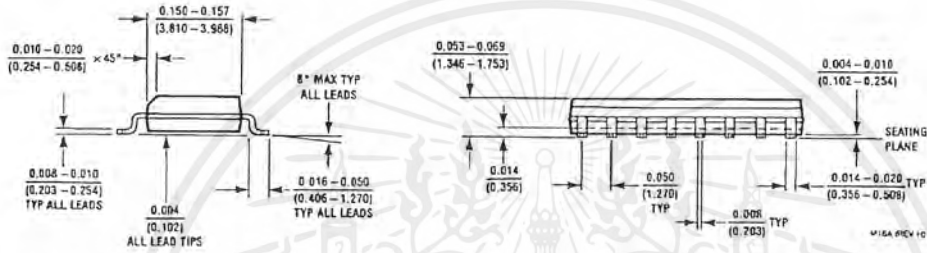
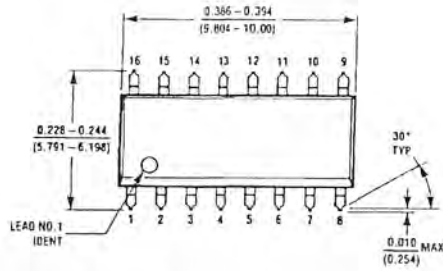
A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the DAC0808 is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a DC reference current is 0.5 to 4 mA.

### SETTLING TIME

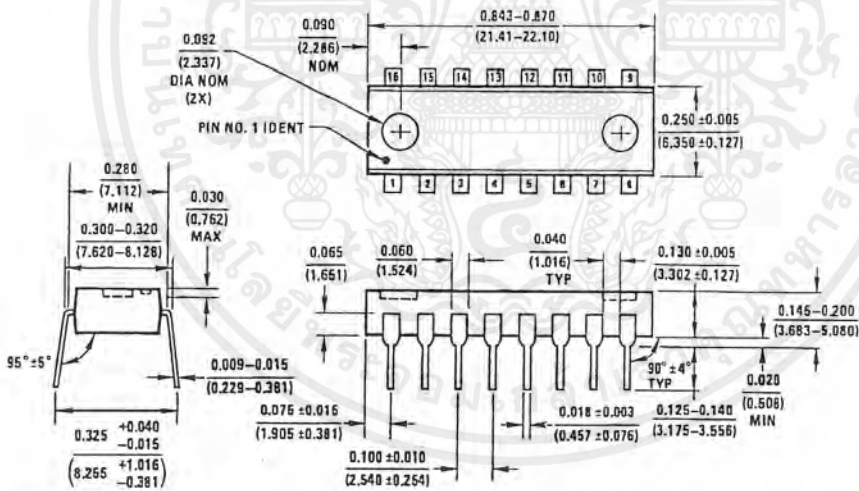
The worst-case switching condition occurs when all bits are switched ON, which corresponds to a low-to-high transition for all bits. This time is typically 150 ns for settling to within  $\pm 1/2$  LSB, for 8-bit accuracy, and 100 ns to  $1/2$  LSB for 7 and 6-bit accuracy. The turn OFF is typically under 100 ns. These times apply when  $R_L \leq 500\Omega$  and  $C_O \leq 25$  pF.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100  $\mu$ F supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

**Physical Dimensions** inches (millimeters) unless otherwise noted



Small Outline Package  
Order Number DAC0808LCM  
NS Package Number M16A



Dual-In-Line Package  
Order Number DAC0808  
NS Package Number N16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Notes



**LIFE SUPPORT POLICY**

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 National Semiconductor Corporation  
Americas  
Tel: 1-800-272-9959  
Fax: 1-800-737-7018  
Email: support@nsc.com  
  
www.national.com

National Semiconductor Europe  
Fax: +49 (0) 1 80-530 85 86  
Email: europe.support@nsc.com  
Deutsch Tel: +49 (0) 1 80-530 85 85  
English Tel: +49 (0) 1 80-532 78 32  
Français Tel: +49 (0) 1 80-532 83 58  
Italiano Tel: +49 (0) 1 80-534 16 80

National Semiconductor Asia Pacific Customer Response Group  
Tel: 65-2544466  
Fax: 65-2504466  
Email: sea.support@nsc.com

National Semiconductor Japan Ltd.  
Tel: 81-3-5639-7560  
Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# ADC0808/ADC0809

## 8-Bit $\mu$ P Compatible A/D Converters with 8-Channel Multiplexer

### General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8-single-ended analog signals.

The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE<sup>®</sup> outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

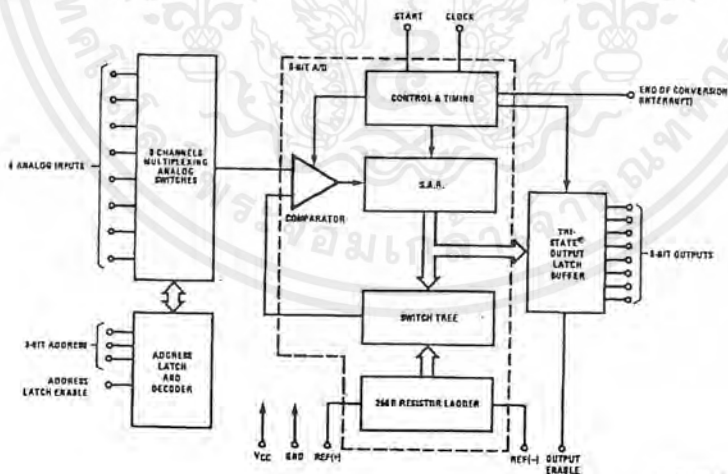
### Features

- Easy interface to all microprocessors
- Operates ratiometrically or with 5 V<sub>DC</sub> or analog span adjusted voltage reference
- No zero or full-scale adjust required
- 8-channel multiplexer with address logic
- 0V to 5V input range with single 5V power supply
- Outputs meet TTL voltage level specifications
- Standard hermetic or molded 28-pin DIP package
- 28-pin molded chip carrier package
- ADC0808 equivalent to MM74C949
- ADC0809 equivalent to MM74C949-1

### Key Specifications

- |                          |                               |
|--------------------------|-------------------------------|
| ■ Resolution             | 8 Bits                        |
| ■ Total Unadjusted Error | $\pm 1/2$ LSB and $\pm 1$ LSB |
| ■ Single Supply          | 5 V <sub>DC</sub>             |
| ■ Low Power              | 15 mW                         |
| ■ Conversion Time        | 100 $\mu$ s                   |

### Block Diagram



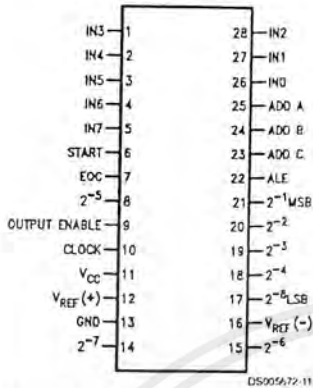
See Ordering Information

TRI-STATE<sup>®</sup> is a registered trademark of National Semiconductor Corp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Connection Diagrams

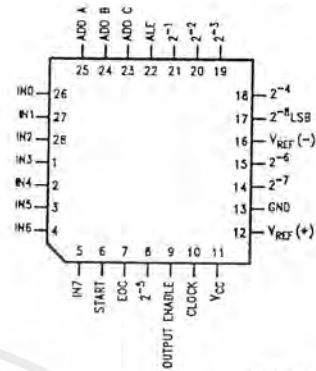
Dual-In-Line Package



DS005672-11

Order Number ADC0808CCN or ADC0809CCN  
See NS Package J28A or N28A

Molded Chip Carrier Package



DS005672-12

Order Number ADC0808CCV or ADC0809CCV  
See NS Package V28A

### Ordering Information

TEMPERATURE RANGE		-40°C to +85°C			-55°C to +125°C
Error	±½ LSB Unadjusted	ADC0808CCN	ADC0808CCV	ADC0808CCJ	ADC0808CJ
	±1 LSB Unadjusted	ADC0809CCN	ADC0809CCV		
Package Outline		N28A Molded DIP	V28A Molded Chip Carrier	J28A Ceramic DIP	J28A Ceramic DIP

**Absolute Maximum Ratings** (Notes 2, 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_{CC}$ ) (Note 3)	6.5V
Voltage at Any Pin Except Control Inputs	-0.3V to ( $V_{CC}+0.3V$ )
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C

Dual-In-Line Package (ceramic)	300°C
Molded Chip Carrier Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 8)	400V

**Operating Conditions** (Notes 1, 2)

Temperature Range (Note 1)	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0808CCN, ADC0809CCN	-40°C $\leq T_A \leq$ +85°C
ADC0808CCV, ADC0809CCV	-40°C $\leq T_A \leq$ +85°C
Range of $V_{CC}$ (Note 1)	4.5 $V_{DC}$ to 6.0 $V_{DC}$

**Electrical Characteristics**

Converter Specifications:  $V_{CC}=5$   $V_{DC}=V_{REF+}$ ,  $V_{REF-}=GND$ ,  $T_{MIN} \leq T_A \leq T_{MAX}$  and  $f_{CLK}=640$  kHz unless otherwise stated.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
	ADC0808					
	Total Unadjusted Error	25°C			$\pm 1/2$	LSB
	(Note 5)	$T_{MIN}$ to $T_{MAX}$			$\pm 3/4$	LSB
	ADC0809					
	Total Unadjusted Error	0°C to 70°C			$\pm 1$	LSB
	(Note 5)	$T_{MIN}$ to $T_{MAX}$			$\pm 1 1/4$	LSB
	Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		k $\Omega$
	Analog Input Voltage Range	(Note 4) V(+) or V(-)	GND-0.10		$V_{CC}+0.10$	$V_{DC}$
$V_{REF(+)}$	Voltage, Top of Ladder	Measured at Ref(+)		$V_{CC}$	$V_{CC}+0.1$	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$	Voltage, Center of Ladder		$V_{CC}/2-0.1$	$V_{CC}/2$	$V_{CC}/2+0.1$	V
$V_{REF(-)}$	Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
$I_{IN}$	Comparator Input Current	$f_c=640$ kHz, (Note 6)	-2	$\pm 0.5$	2	$\mu\text{A}$

**Electrical Characteristics**

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV,  $4.75 \leq V_{CC} \leq 5.25V$ ,  $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$  unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>ANALOG MULTIPLEXER</b>						
$I_{OFF(+)}$	OFF Channel Leakage Current	$V_{CC}=5V$ , $V_{IN}=5V$ , $T_A=25^\circ\text{C}$ $T_{MIN}$ to $T_{MAX}$		10	200	nA $\mu\text{A}$
$I_{OFF(-)}$	OFF Channel Leakage Current	$V_{CC}=5V$ , $V_{IN}=0$ , $T_A=25^\circ\text{C}$ $T_{MIN}$ to $T_{MAX}$	-200 -1.0	-10		nA $\mu\text{A}$
<b>CONTROL INPUTS</b>						
$V_{IN(1)}$	Logical "1" Input Voltage		$V_{CC}-1.5$			V
$V_{IN(0)}$	Logical "0" Input Voltage				1.5	V
$I_{IN(1)}$	Logical "1" Input Current (The Control Inputs)	$V_{IN}=15V$			1.0	$\mu\text{A}$
$I_{IN(0)}$	Logical "0" Input Current (The Control Inputs)	$V_{IN}=0$	-1.0			$\mu\text{A}$
$I_{CC}$	Supply Current	$f_{CLK}=640$ kHz		0.3	3.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CCN, ADC0808CCV, ADC0809CCN and ADC0809CCV,  $4.75 \leq V_{CC} \leq 5.25V$ ,  $-40^\circ C \leq T_A \leq +85^\circ C$  unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
<b>DATA OUTPUTS AND EOC (INTERRUPT)</b>						
$V_{OUT(1)}$	Logical "1" Output Voltage	$V_{CC} = 4.75V$ $I_{OUT} = -360\mu A$ $I_{OUT} = -10\mu A$		2.4 4.5		V(min) V(min)
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$			0.45	V
$V_{OUT(0)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$			0.45	V
$I_{OUT}$	TRI-STATE Output Current	$V_O = 5V$ $V_O = 0$	-3		3	$\mu A$ $\mu A$

## Electrical Characteristics

Timing Specifications  $V_{CC} = V_{REF(+)} = 5V$ ,  $V_{REF(-)} = GND$ ,  $t_r = t_f = 20 \text{ ns}$  and  $T_A = 25^\circ C$  unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{WS}$	Minimum Start Pulse Width	(Figure 5)		100	200	ns
$t_{WALE}$	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
$t_s$	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
$t_H$	Minimum Address Hold Time	(Figure 5)		25	50	ns
$t_D$	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	$\mu s$
$t_{HT}, t_{HO}$	OE Control to Q Logic State	$C_L = 50 \text{ pF}$ , $R_L = 10k$ (Figure 8)		125	250	ns
$t_{1H}, t_{0H}$	OE Control to Hi-Z	$C_L = 10 \text{ pF}$ , $R_L = 10k$ (Figure 8)		125	250	ns
$t_c$	Conversion Time	$f_c = 640 \text{ kHz}$ , (Figure 5) (Note 7)	90	100	116	$\mu s$
$f_c$	Clock Frequency		10	640	1280	kHz
$t_{EOC}$	EOC Delay Time	(Figure 5)	0		8+2 $\mu s$	Clock Periods
$C_{IN}$	Input Capacitance	At Control Inputs		10	15	pF
$C_{OUT}$	TRI-STATE Output Capacitance	At TRI-STATE Outputs		10	15	pF

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from  $V_{CC}$  to GND and has a typical breakdown voltage of 7  $V_{DC}$ .

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the  $V_{CC}$  supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog  $V_{IN}$  does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0  $V_{DC}$  to 5  $V_{DC}$  input voltage range will therefore require a minimum supply voltage of 4.900  $V_{DC}$  over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Note 8: Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

## Functional Description

**Multiplexer.** The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. *Table 1* shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE 1.

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

### CONVERTER CHARACTERISTICS

#### The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (*Figure 1*) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in *Figure 1* are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached  $+1/2$  LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. *Figure 2* shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

*Figure 4* shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

Functional Description (Continued)

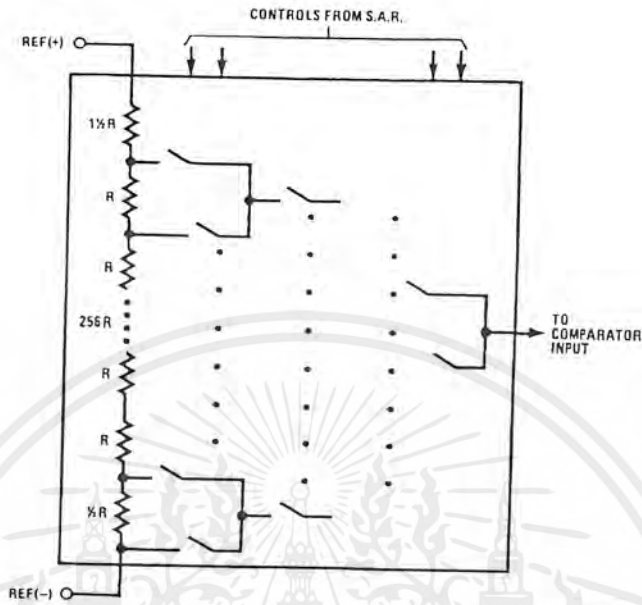


FIGURE 1. Resistor Ladder and Switch Tree

DS005672-2

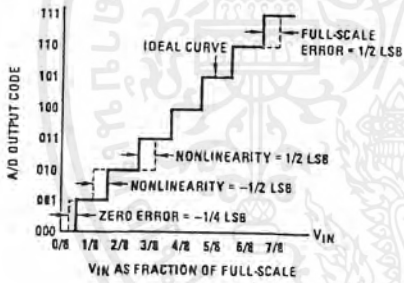


FIGURE 2. 3-Bit A/D Transfer Curve

DS005672-13

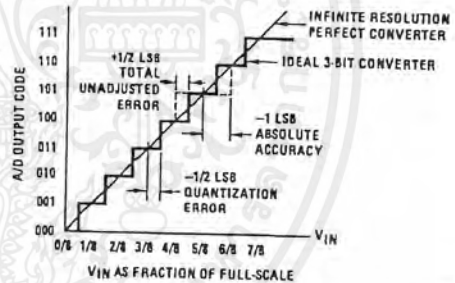


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

DS005672-14

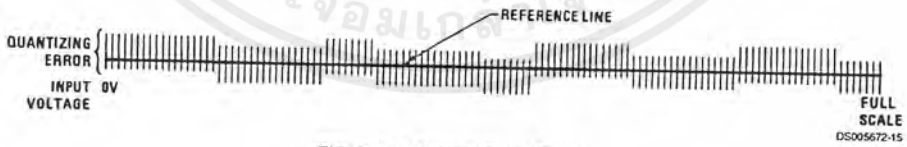


FIGURE 4. Typical Error Curve

DS005672-15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Timing Diagram

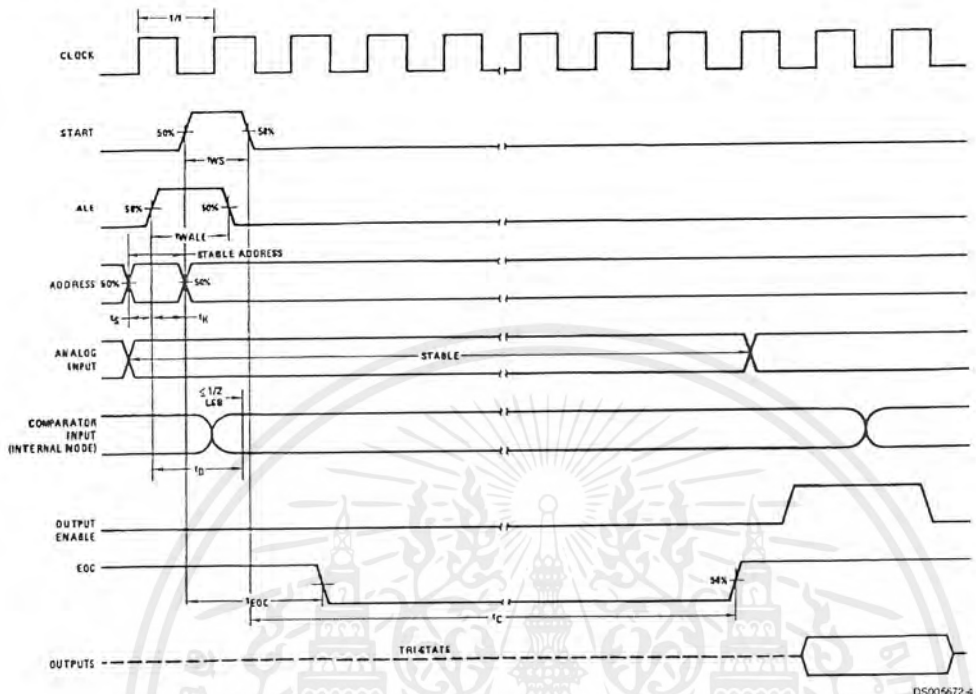


FIGURE 5.

DS005672-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Applications Information (Continued)

tern reference must be used which relates the full-scale voltage to the standard volt. For example, if  $V_{CC}=V_{REF}=5.12V$ , then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

### 2.0 RESISTOR LADDER LIMITATIONS

The voltages from the resistor ladder are compared to the selected into 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref(+), should not be more positive than the supply, and the bottom of the ladder, Ref(-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

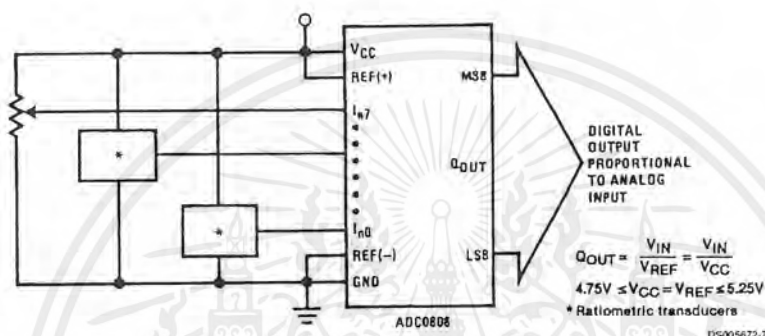


FIGURE 9. Ratiometric Conversion System

The ADC0808 needs less than a milliamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10  $\mu F$  output capacitor.

The top and bottom ladder voltages cannot exceed  $V_{CC}$  and ground, respectively, but they can be symmetrically less than  $V_{CC}$  and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about  $V_{CC}/2$  since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

**Applications Information** (Continued)

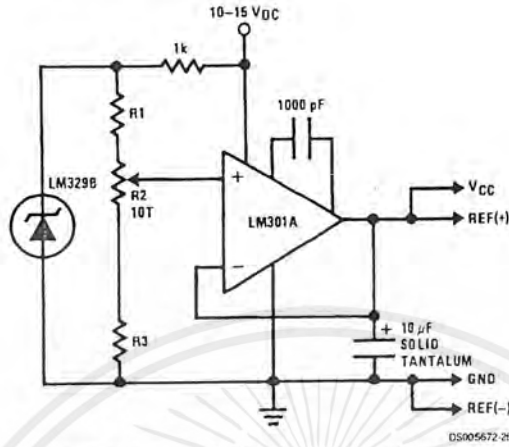
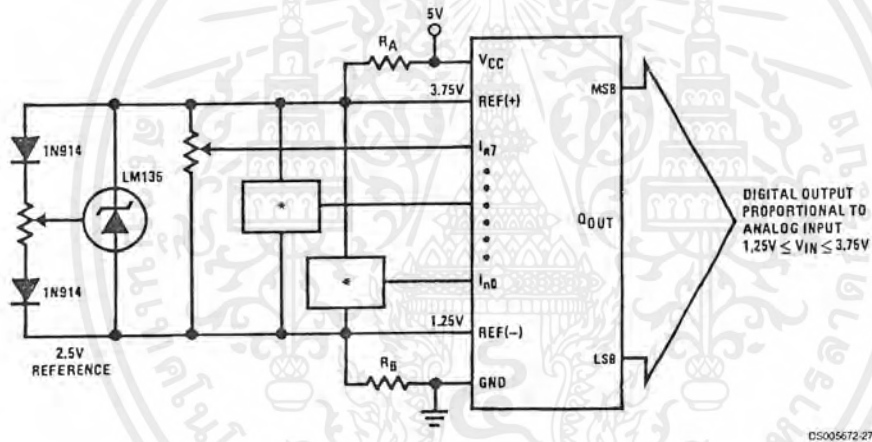


FIGURE 12. Typical Reference and Supply Circuit



$R_A = R_B$   
 \*Ratiometric transducers

FIGURE 13. Symmetrically Centered Reference

**3.0 CONVERTER EQUATIONS**

The transition between adjacent codes N and N+1 is given by:

$$V_{IN} = \left\{ (V_{REF(+)} - V_{REF(-)}) \left[ \frac{N}{256} + \frac{1}{512} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} \left\{ (V_{REF(+)} - V_{REF(-)}) \left[ \frac{N}{256} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (3)$$

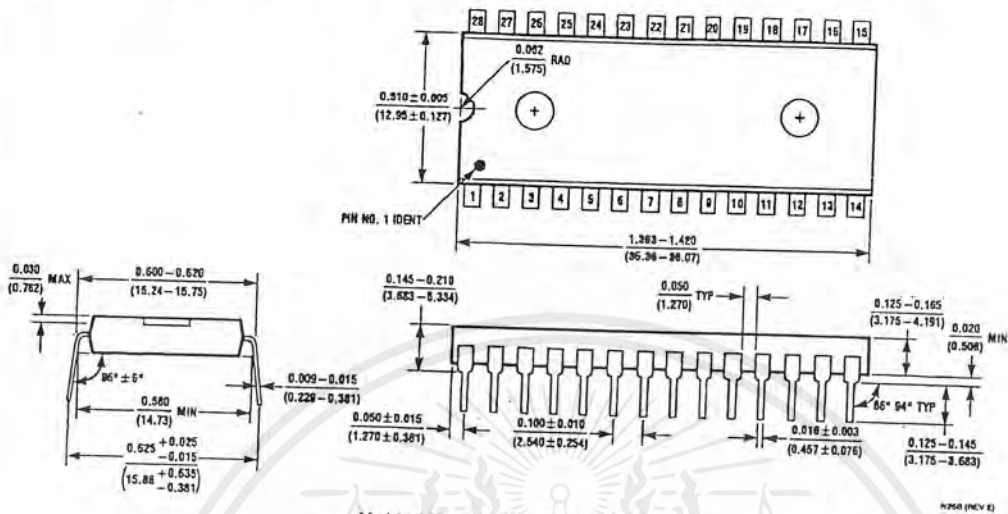
The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

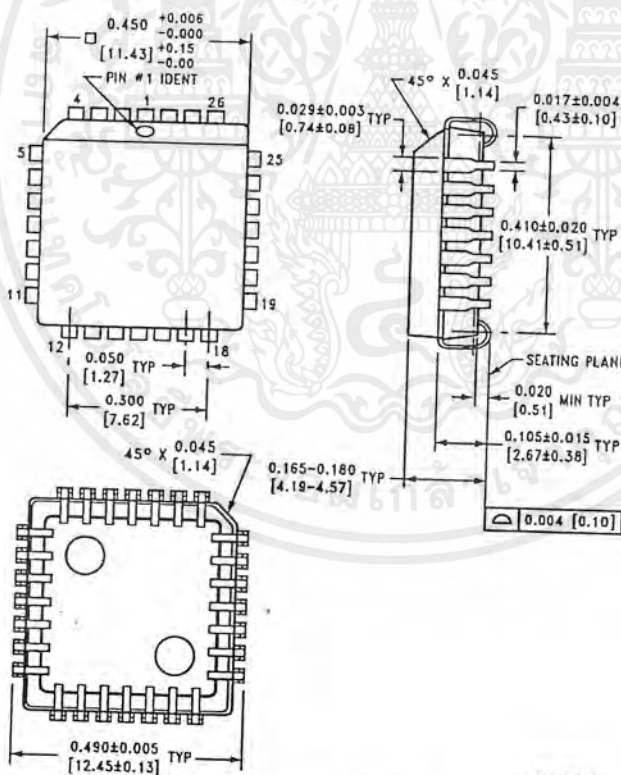
Where:  $V_{IN}$  = Voltage at comparator input  
 $V_{REF(+)}$  = Voltage at Ref(+)  
 $V_{REF(-)}$  = Voltage at Ref(-)  
 $V_{TUE}$  = Total unadjusted error voltage (typically  $V_{REF(+)} \div 512$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters) unless otherwise noted



**Molded Dual-In-Line Package (N)**  
 Order Number ADC0808CCN or ADC0809CCN  
 NS Package Number N28B



**Molded Chip Carrier (V)**  
 Order Number ADC0808CCV or ADC0809CCV  
 NS Package Number V28A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


**MOTOROLA**

## JFET Input Operational Amplifiers

These low cost JFET input operational amplifiers combine two state-of-the-art analog technologies on a single monolithic integrated circuit. Each internally compensated operational amplifier has well matched high voltage JFET input devices for low input offset voltage. The JFET technology provides wide bandwidths and fast slew rates with low input bias currents, input offset currents, and supply currents.

These devices are available in single, dual and quad operational amplifiers which are pin-compatible with the industry standard MC1741, MC1458, and the MC3403/LM324 bipolar devices.

- Input Offset Voltage of 5.0 mV Max (LF347B)
- Low Input Bias Current: 50 pA
- Low Input Noise Voltage: 16 nV/ $\sqrt{\text{Hz}}$
- Wide Gain Bandwidth: 4.0 MHz
- High Slew Rate: 13V/ $\mu\text{s}$
- Low Supply Current: 1.8 mA per Amplifier
- High Input Impedance:  $10^{12} \Omega$
- High Common Mode and Supply Voltage Rejection Ratios: 100 dB

### MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	$V_{CC}$ $V_{EE}$	+18 -18	V
Differential Input Voltage	$V_{ID}$	$\pm 30$	V
Input Voltage Range (Note 1)	$V_{IDR}$	$\pm 15$	V
Output Short Circuit Duration (Note 2)	$t_{SC}$	Continuous	
Power Dissipation at $T_A = +25^\circ\text{C}$ Derate above $T_A = +25^\circ\text{C}$	$P_D$ $1/\theta_{JA}$	900 10	mW mW/ $^\circ\text{C}$
Operating Ambient Temperature Range	$T_A$	0 to +70	$^\circ\text{C}$
Operating Junction Temperature Range	$T_J$	115	$^\circ\text{C}$
Storage Temperature Range	$T_{stg}$	-65 to +150	$^\circ\text{C}$

- NOTES: 1. Unless otherwise specified, the absolute maximum negative input voltage is limited to the negative power supply.  
2. Any amplifier output can be shorted to ground indefinitely. However, if more than one amplifier output is shorted simultaneously, maximum junction temperature rating may be exceeded.

# LF347, B LF351 LF353

### FAMILY OF JFET OPERATIONAL AMPLIFIERS

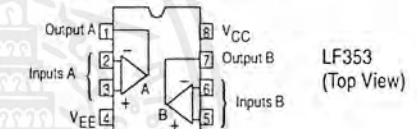
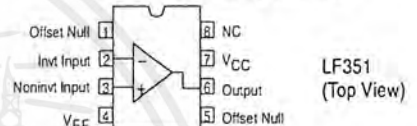


**N SUFFIX**  
PLASTIC PACKAGE  
CASE 626



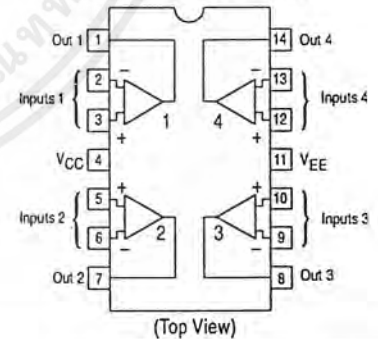
**D SUFFIX**  
PLASTIC PACKAGE  
CASE 751  
(SO-8)

#### PIN CONNECTIONS



**N SUFFIX**  
PLASTIC PACKAGE  
CASE 646

#### PIN CONNECTIONS



### ORDERING INFORMATION

Device	Function	Operating Temperature Range	Package
LF351D LF351N	Single Single	$T_A = 0^\circ\text{ to } +70^\circ\text{C}$	SO-8 Plastic DIP
LF353D LF353N	Dual Dual		SO-8 Plastic DIP
LF347BN LF347N	Quad Quad		Plastic DIP Plastic DIP

# LF347, B LF351 LF353

**ELECTRICAL CHARACTERISTICS** ( $V_{CC} = +15$  V,  $V_{EE} = -15$  V,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

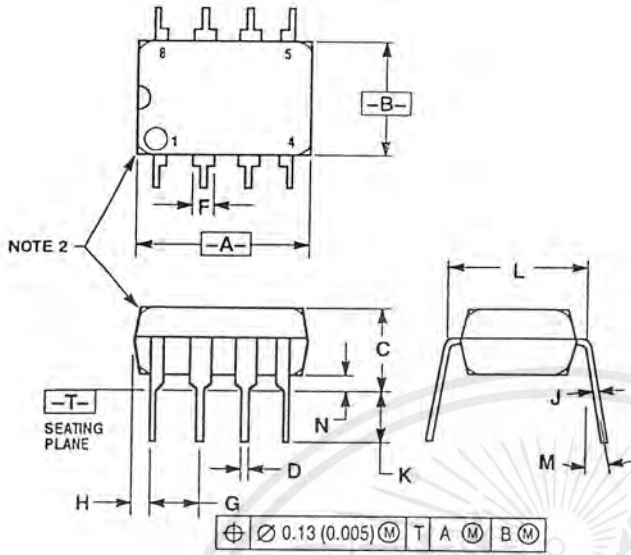
Characteristic	Symbol	LF347B			LF347, LF351, LF353			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ( $R_S \leq 10$ k, $V_{CM} = 0$ ) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	$V_{IO}$	–	1.0	5.0	–	5.0	10	mV
		–	–	8.0	–	–	13	
Avg. Temperature Coefficient of Input Offset Voltage $R_S \leq 10$ k, $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	$\Delta V_{IO}/\Delta T$	–	10	–	–	10	–	$\mu\text{V}/^\circ\text{C}$
Input Offset Current ( $V_{CM} = 0$ , Note 3) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	$I_{IO}$	–	25	100	–	25	100	pA
		–	–	4.0	–	–	4.0	nA
Input Bias Current ( $V_{CM} = 0$ , Note 3) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	$I_{IB}$	–	50	200	–	50	200	pA
		–	–	8.0	–	–	8.0	nA
Input Resistance	$r_i$	–	$10^{12}$	–	–	$10^{12}$	–	$\Omega$
Common Mode Input Voltage Range	$V_{ICR}$	$\pm 11$	+15	–	$\pm 11$	+15	–	V
			–12			–12		
Large-Signal Voltage Gain ( $V_O = \pm 10$ V, $R_L = 2.0$ k) $T_A = +25^\circ\text{C}$ $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	$A_{VOL}$	50	100	–	25	100	–	V/mV
		25	–	–	15	–	–	
Output Voltage Swing ( $R_L = 10$ k)	$V_O$	$\pm 12$	$\pm 14$	–	$\pm 12$	$\pm 14$	–	V
Common Mode Rejection ( $R_S \leq 10$ k)	CMR	80	100	–	70	100	–	dB
Supply Voltage Rejection ( $R_S \leq 10$ k)	PSRR	80	100	–	70	100	–	dB
Supply Current	$I_D$	–	7.2	11	–	7.2	11	mA
LF347		–	–	–	–	1.8	3.4	
LF351		–	–	–	–	3.6	6.5	
LF353		–	–	–	–	–	–	
Short Circuit Current	$I_{SC}$	–	25	–	–	25	–	mA
Slew Rate ( $A_V = +1$ )	SR	–	13	–	–	13	–	V/ $\mu\text{s}$
Gain-Bandwidth Product	BWp	–	4.0	–	–	4.0	–	MHz
Equivalent Input Noise Voltage ( $R_S = 100$ $\Omega$ , $f = 1000$ Hz)	$e_n$	–	24	–	–	24	–	$\text{nV}/\sqrt{\text{Hz}}$
Equivalent Input Noise Current ( $f = 1000$ Hz)	$i_n$	–	0.01	–	–	0.01	–	$\text{pA}/\sqrt{\text{Hz}}$
Channel Separation (LF347, LF353) 1.0 Hz $\leq f \leq 20$ kHz (Input Referred)	–	–	–120	–	–	–120	–	dB

For Typical Characteristic Performance Curves, refer to MC34001, 34002, 34004 data sheet.

**NOTE:** 3. Input bias currents of JFET input op amps approximately double for every  $10^\circ\text{C}$  rise in junction temperature. To maintain junction temperatures as close to ambient as is possible, pulse techniques are utilized during test.

OUTLINE DIMENSIONS

N SUFFIX  
PLASTIC PACKAGE  
CASE 626-05  
ISSUE K

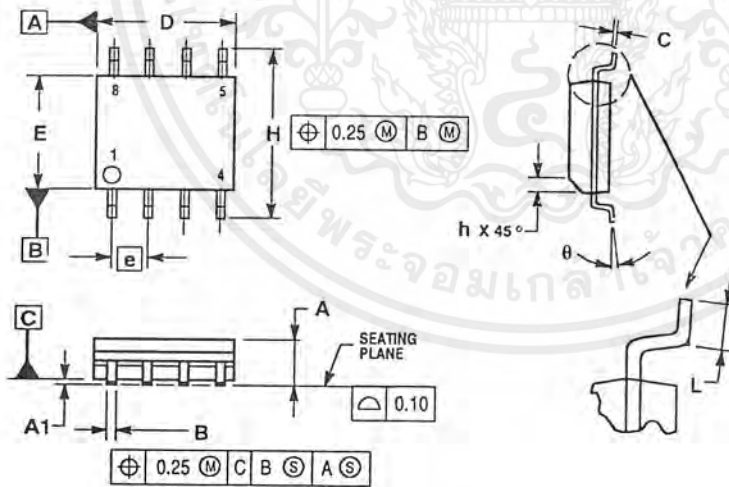


NOTES:

1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	10°		10°	
N	0.76	1.01	0.030	0.040

D SUFFIX  
PLASTIC PACKAGE  
CASE 751-05  
(SO-8)  
ISSUE R



NOTES:

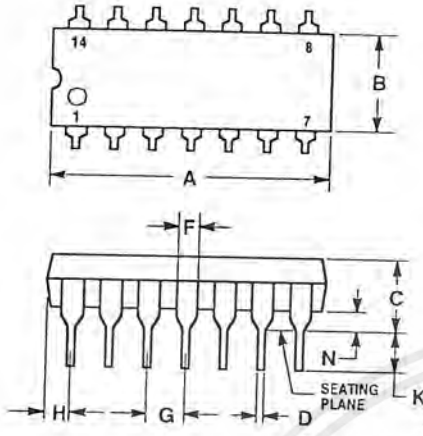
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. DIMENSIONS ARE IN MILLIMETERS.
3. DIMENSION D AND E DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
5. DIMENSION B DOES NOT INCLUDE MOLD PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	1.35	1.75
A1	0.10	0.25
B	0.35	0.49
C	0.18	0.25
D	4.80	5.00
E	3.80	4.00
e	1.27 BSC	
H	5.80	6.20
h	0.25	0.50
L	0.40	1.25
theta	0° 7°	

# LF347, B LF351 LF353

## OUTLINE DIMENSIONS

N SUFFIX  
PLASTIC PACKAGE  
CASE 646-06  
ISSUE L



### NOTES:

- LEADS WITHIN 0.13 (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.
- DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
- DIMENSION B DOES NOT INCLUDE MOLD FLASH.
- ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.715	0.770	18.16	19.56
B	0.240	0.260	6.10	6.60
C	0.145	0.185	3.69	4.69
D	0.015	0.021	0.38	0.53
F	0.040	0.070	1.02	1.78
G	0.100 BSC		2.54 BSC	
H	0.052	0.095	1.32	2.41
J	0.008	0.015	0.20	0.38
K	0.115	0.135	2.92	3.43
L	0.300 BSC		7.62 BSC	
M	0°	10°	0°	10°
N	0.015	0.039	0.39	1.01

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

### How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;  
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE 602-244-6609  
INTERNET: <http://Design-NET.com>

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,  
3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

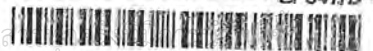
ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,  
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



**MOTOROLA**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น MOTOROLA ANALOG IC DEVICE DATA

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสาร



## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้คงไม่สามารถที่จะสำเร็จลุล่วงไปได้ถ้าไม่ได้รับความช่วยเหลือจาก อ.ไสว พงศ์สวัสดิ์ ที่คอยให้คำปรึกษาและช่วยแก้ไขปัญหาต่างๆ ด้วยดีตลอดเวลา เพื่อนักศึกษาคณะวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม ที่จอยให้คำปรึกษาและคำแนะนำต่างๆ สุดท้ายขอขอบคุณภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรมสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังที่ได้เอื้อเฟื้อในเรื่องเครื่องมือและอุปกรณ์ต่างๆ ในการทำโครงการที่ให้ประสบผลสำเร็จลุล่วงไปด้วยดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

1. ณรงค์ ชอนตะวัน, "มอเตอร์ไฟฟ้ากระแสสลับ", สำนักผู้ตรวจราชการกรมอาชีวศึกษา, กระทรวงศึกษาธิการ, กรุงเทพฯ, 2530
2. ร.ศ. สัมพันธ์ หาญชล, "เครื่องกลไฟฟ้า 2", ภาควิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้า ธนบุรี, กรุงเทพฯ, 2519
3. ชานินทร์ ถาวรศาสนวงศ์, ทินกรคึก, "การอินเตอร์เฟส", ห.จ.ก. สำนักพิมพ์ฟิสิกส์เซ็นเตอร์ กรุงเทพฯ, 2536
4. สุนทร วิฑูรพจน์, "การโปรแกรมภาษาแอสเซมบลีของไมโครคอนโทรลเลอร์ตระกูล 8051", บริษัทซีเอ็ดยูเคชั่น, 2537
5. "คู่มือ/เทียบ ไอซี TTL", บริษัทซีเอ็ดยูเคชั่น จำกัด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้